

เครื่องรับแบบคอสตาสที่ปรับปรุงขึ้นใหม่

AN IMPROVED COSTAS'S RECEIVER



วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชาวิศวกรรมไฟฟ้า

บัณฑิตวิทยาลัย

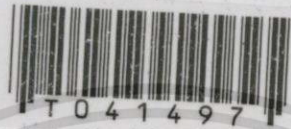
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. 2544

ISBN 974-648-484-2

เครื่องรับแบบคอสแทสที่ปรับปรุงขึ้นใหม่

AN IMPROVED COSTAS'S RECEIVER



เลขหมู่.....
เลขทะเบียน..... 41497
วัน, เดือน, ปี 19 ก.พ. 2545

b.....
i.....

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชาวิศวกรรมไฟฟ้า

บัณฑิตวิทยาลัย

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ.2544

ISBN 974-648-484-2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

๑๑๖๖๕๖

AN IMPROVED COSTAS'S RECEIVER



**A THESIS SUBMITTED IN PARTIAL FULFILLMENT
OF THE REQUIREMENT FOR THE DEGREE OF
MASTER OF ENGINEERING IN ELECTRICAL ENGINEERING
SCHOOL OF GRADUATE STUDIES
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG**

2001

ISBN 974-648-484-2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



COPYRIGHT 2001

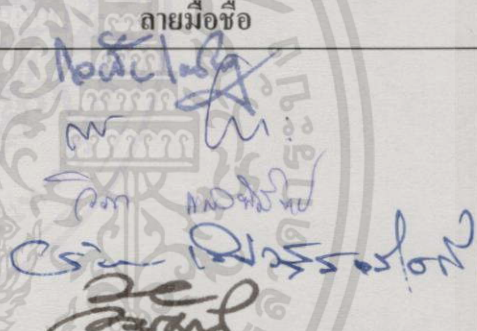
SCHOOL OF GRADUATE STUDIES

KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บัณฑิตวิทยาลัย
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ใบรับรองวิทยานิพนธ์

หัวข้อวิทยานิพนธ์ เครื่องรับแบบคอสเทสที่ปรับปรุงขึ้นใหม่
AN IMPROVED COSTAS'S RECEIVER
ชื่อนักศึกษา นายธรรมนุญ สุขหวาน
รหัสประจำตัว 38061218
ปริญญา วิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชา วิศวกรรมไฟฟ้า
อาจารย์ผู้ควบคุมวิทยานิพนธ์ ศ.ดร.วิวัฒน์ กิรานนท์

คณะกรรมการสอบวิทยานิพนธ์		ลายมือชื่อ
รศ.ดร.กอบชัย	เดชหาญ	
รศ.สมยศ	จุมณะปิยะ	
ผศ.วิภา	แสงพิสิทธิ์	
ผศ.ดร.จริยา	เลิศจรัสอร่ามดี	
ศ.ดร.วิวัฒน์	กิรานนท์	

วัน/เดือน/ปี ที่สอบ 24 ตุลาคม 2544 เวลา 10.00-12.00 น.

สถานที่สอบ ณ อาคาร 12 ชั้น ชั้น 4 (ห้อง E12-404)

บัณฑิตวิทยาลัยรับรองแล้ว

(รศ.ดร.บุญวิวัฒน์ อัครชู)
คณบดีบัณฑิตวิทยาลัย

วันที่.....๒๐.....เดือน.....พ.ศ.....๒๕๔๔.....

หัวข้อวิทยานิพนธ์	เครื่องรับแบบคอสเทสที่ปรับปรุงขึ้นใหม่
นักศึกษา	นายธรรมบุญ สุขหวาน
รหัสประจำตัว	38061218
ปริญญา	วิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชา	วิศวกรรมไฟฟ้า
พ.ศ.	2544
อาจารย์ผู้ควบคุมวิทยานิพนธ์	ศาสตราจารย์ ดร. วิวัฒน์ กิรานนท์

บทคัดย่อ

วิทยานิพนธ์นี้ได้นำเสนอเครื่องรับแบบคอสเทสที่ปรับปรุงใหม่ด้วยการลดจำนวนวงจรกรองความถี่ต่ำผ่านในวงปิดของเครื่องรับแบบคอสเทสรูปแบบพื้นฐานหรือรูปแบบสามัญที่ใช้กันอยู่ทั่วไปออกไป 2 ชุด ซึ่งนอกจากจะทำให้เกิดการประหยัดอุปกรณ์ได้แล้ว ยังทำให้การประวิงเวลาของการประมวลสัญญาณในวงจรลดลงด้วย จึงทำให้ผลตอบสนองของวงจรเร็วขึ้นและยังคงไว้ซึ่งคุณสมบัติของวงจรที่สามารถทำให้เกิดการชิง โคร โนซ์สัญญาณทั้งในทางความถี่และเฟสได้สามารถนำไปใช้งานในระบบสื่อสารได้อย่างกว้างขวาง เช่น การประยุกต์ใช้คีมอดูเลตสัญญาณเอเอ็มชนิดแถบข้างคู่ขจัดคลื่นพาห้ ผลการจำลองเครื่องรับด้วยโปรแกรมคอมพิวเตอร์และผลการทดลองจากวงจรจริง ให้ผลคีมอดูเลตสัญญาณได้อย่างสมบูรณ์

Thesis Title	An Improved Costas 's Receiver
Student	Mr. Thammanoon Sukhwan
Student ID.	38061218
Degree	Master of Engineering
Programme	Electrical Engineering
Year	2001
Thesis Advisor	Professor Dr.Wiwat Kiranon

ABSTRACT

This thesis presents an improved version of the Costas receiver which two typical low-pass filter circuits were eliminated. The improved version is likewise cost effective due to its obvious advantage of component saving. In addition, a smaller delay time in signal processing is achieved resulting into a faster response with meanwhile maintaining the frequency and phase synchronization of the receiver. The improved version of the Costas receiver can also be used as a model for frequency synchronized circuit and can be applied as demodulator circuit for telecommunication. A proof of which is provided by applied this improved version of the Costas receiver to demodulate an AM-double sideband-suppressed carrier signal. The computer simulation and experimental results are well agree.

กิตติกรรมประกาศ

ผู้เขียนขอกราบขอบพระคุณ ศาสตราจารย์ ดร. วิวัฒน์ กิรานนท์ อาจารย์ที่ปรึกษาเป็น
อย่างสูง ที่ได้อบรมสั่งสอนความรู้ด้านวิชาการต่างๆ พร้อมทั้งปลูกฝังเรื่องคุณธรรมกับความมีวินัย
ให้กับผู้เขียนมาโดยตลอด ทำให้สามารถนำไปใช้ดำเนินชีวิตในปัจจุบันได้จริง ดังที่ผู้เขียนได้ยึด
เป็นแนวทางปฏิบัติจนสามารถทำวิทยานิพนธ์เล่มนี้ให้สำเร็จสมบูรณ์ลงได้ และขอขอบพระคุณ
ผศ. ดร. จริยา เลิศจรุสร่วมดี ผศ. วิภา แสงพิลิตธิ์ และคุณวินัย ศิริผลหลาย สำหรับคำแนะนำ
ความช่วยเหลือต่างๆ และขอขอบคุณ พี่ๆ เพื่อนๆ และน้องๆ ทุกคน ที่ให้ความช่วยเหลือ และเป็น
กำลังใจเสมอมา

นอกจากนี้ขอกราบขอบพระคุณมารดาผู้ให้กำเนิดที่ไม่ทันได้เห็นความสำเร็จของผู้เขียน
และขอขอบคุณ บิดา ตลอดจนถึง พี่และน้องๆ ในครอบครัวทุกท่าน ที่ได้สนับสนุนและคอยเป็น
กำลังใจมาโดยตลอด และท้ายสุดนี้ต้องขอขอบคุณสถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหาร
ลาดกระบังที่ได้เอื้อเฟื้ออุปกรณ์และเครื่องมือวัดทางไฟฟ้าต่างๆ สำหรับใช้ในการทำวิทยานิพนธ์ฉบับนี้
คุณค่าและประโยชน์อันเกิดขึ้นจากวิทยานิพนธ์นี้ ผู้เขียนขอมอบแด่ผู้มีพระคุณทุกท่าน

ธรรมบุญ สุขหวาน

สารบัญ

	หน้า
บทคัดย่อ.....	I
บทคัดย่อภาษาอังกฤษ.....	II
กิตติกรรมประกาศ.....	III
สารบัญ.....	IV
สารบัญรูป.....	VI
บทที่ 1 บทนำ.....	1
1.1 ความเป็นมาและความสำคัญของปัญหา.....	1
1.2 วัตถุประสงค์ของวิทยานิพนธ์.....	2
1.3 ขอบเขตของการทำวิจัย.....	3
1.4 ประโยชน์ที่คาดหวังจะได้รับจากการวิจัย.....	3
บทที่ 2 เครื่องรับแบบคอสเทสรูปแบบสามัญ.....	4
2.1 กล่าวนำ.....	4
2.2 วงจรเฟสล็อกกลุป.....	4
2.2.1 หลักการทำงานของวงจรเฟสล็อกกลุป.....	5
2.2.2 การวิเคราะห์ความสามารถในการซิงโครไนซ์สัญญาณของ วงจรเฟสล็อกกลุป.....	15
2.3 เครื่องรับแบบคอสเทสรูปแบบสามัญ.....	30
2.3.1 หลักการทำงานของเครื่องรับแบบคอสเทสรูปแบบสามัญ.....	30
2.3.2 การวิเคราะห์ความสามารถในการซิงโครไนซ์สัญญาณของเครื่องรับ แบบคอสเทสรูปแบบสามัญ.....	34
บทที่ 3 วงจรพื้นฐานที่เกี่ยวข้อง.....	42
3.1 กล่าวนำ.....	42
3.2 วงจรเฟสดีเทกเตอร์.....	42
3.2.1 การมอดูเลต.....	42
3.2.2 การดีมอดูเลตสัญญาณดีเอสบี เอสซี.....	45
3.2.3 วงจรคูณแบบบนาลอก.....	48
3.3 วงจรลูปฟิลเตอร์.....	51

IV

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ (ต่อ)

	หน้า
3.4 วงจรวีซีโอ.....	53
3.5 วงจรเลื่อนเฟส -90°	56
บทที่ 4 เครื่องรับแบบคอสเทสที่ปรับปรุงขึ้นใหม่.....	59
4.1 กล่าวนำ.....	59
4.2 หลักการทำงานของเครื่องรับแบบคอสเทสที่ปรับปรุงใหม่.....	59
4.3 การวิเคราะห์ความสามารถในการซิงโครไนซ์สัญญาณของเครื่องรับแบบ คอสเทสที่ปรับปรุงใหม่.....	63
4.4 วงจรจำลองการทำงานของเครื่องรับแบบคอสเทสที่ปรับปรุงใหม่.....	67
4.4.1 ผลการทดสอบวงจรจำลอง เมื่อสัญญาณอินพุต $s_i(t)$ เป็นสัญญาณ คลื่นพาห์ที่ยังไม่มีการมอดูเลต.....	71
4.4.2 ผลการทดสอบวงจรจำลอง เมื่อสัญญาณอินพุต $s_i(t)$ เป็นสัญญาณ มอดูเลตเอเอ็ม ดีเอสบี เอสซี.....	74
บทที่ 5 ผลการทดลอง.....	81
5.1 กล่าวนำ.....	81
5.2 เครื่องรับแบบคอสเทสที่ปรับปรุงใหม่ที่ค่อประกอบขึ้นจริง.....	81
5.3 สรุปผลการทดลอง.....	85
บทที่ 6 บทสรุปและวิจารณ์.....	87
เอกสารอ้างอิง.....	89
ภาคผนวก	
ผลงานวิจัยที่เกี่ยวข้องกับวิทยานิพนธ์และในระหว่างศึกษาที่ได้รับ การตีพิมพ์.....	91
ประวัติผู้เขียน.....	104

สารบัญรูป

รูปที่	หน้า
2.1	แผนผังวงจรเฟสล็อกถูปรูปแบบพื้นฐานทั่วไป.....5
2.2	แผนผังของวงจรเฟสดีเทกเตอร์ชนิดต่างๆ.....6
2.3	แผนผังของวงจรเฟสล็อกถูปรูปแบบ เมื่อความถี่ของสัญญาณอินพุต $s_i(t)$ และสัญญาณเอาต์พุต $s_o(t)$ มีค่าแตกต่างกัน.....14
2.4	แผนผังวงจรสมมูลของวงจรเฟสล็อกถูปรูปแบบเชิงเส้น.....17
2.5	วงจรกรองความถี่ต่ำผ่านแบบอาร์ซีฟิลเตอร์.....18
2.6	ผลตอบสนองทางขนาดของวงจรกรองความถี่ต่ำผ่านแบบอาร์ซีฟิลเตอร์.....18
2.7	วงจรกรองความถี่ต่ำผ่านแบบพาสซีฟฟิลเตอร์.....19
2.8	ผลตอบสนองทางขนาดของวงจรกรองความถี่ต่ำผ่านแบบพาสซีฟฟิลเตอร์.....19
2.9	วงจรกรองความถี่ต่ำผ่านแบบแอคทีฟฟิลเตอร์.....20
2.10	ผลตอบสนองทางขนาดของวงจรกรองความถี่ต่ำผ่านแบบแอคทีฟฟิลเตอร์.....21
2.11	วงจรกรองความถี่ต่ำผ่านแบบพีไอแอคทีฟฟิลเตอร์.....22
2.12	ผลตอบสนองทางขนาดของวงจรกรองความถี่ต่ำผ่านแบบพีไอแอคทีฟฟิลเตอร์.....23
2.13	การเปลี่ยนแปลงทางเฟสของสัญญาณอินพุตแบบ phase step.....23
2.14	การเปลี่ยนแปลงทางความถี่ของสัญญาณอินพุตแบบ frequency step.....24
2.15	แผนผังเครื่องรับแบบคอสเทสกรูปรูปแบบสามัญ.....30
2.16	แผนผังวงจรสมมูลของเครื่องรับแบบคอสเทสกรูปรูปแบบสามัญ.....36
3.1	กระบวนการมอดูเลตสัญญาณดีเอสบี เอสซี.....43
3.2	กระบวนการดีมอดูเลตสัญญาณดีเอสบี เอสซี.....46
3.3	แผนผังของวงจรเฟสดีเทกเตอร์ชนิดวงจรถูแบบอนาลอก.....49
3.4	กราฟคุณลักษณะเฉพาะของวงจรเฟสดีเทกเตอร์ชนิดวงจรถูแบบอนาลอก.....50
3.5	วงจรกรองความถี่ต่ำผ่านแบบ Sallen and Key.....51
3.6	ผลตอบสนองทางขนาดของวงจรกรองความถี่ต่ำผ่านแบบ Sallen and Key.....53
3.7	แผนผังวงจรวีซีโอ.....53
3.8	กราฟคุณลักษณะเฉพาะของวงจรวีซีโอ.....55
3.9	วงจรเลื่อนเฟส -90°56
3.10	ผลตอบสนองทางขนาดและเฟสของวงจรเลื่อนเฟส -90°58

สารบัญรูป (ต่อ)

รูปที่	หน้า
4.1	แผนผังวงจรของเครื่องรับแบบคอสเทสที่ปรับปรุงใหม่.....59
4.2	แผนผังเครื่องรับแบบคอสเทสที่ปรับปรุงใหม่เมื่อประยุกต์ใช้งานเป็นวงจรตีเทกต์สัญญาณเอเอ็มดีเอสบี เอสซี (ในสถานะซิงโครไนซ์ $\theta(t) = 0$).....63
4.3	แผนผังวงจรสมมูลของเครื่องรับแบบคอสเทสที่ปรับปรุงใหม่.....65
4.4	บล็อกไดอะแกรมและ dialog box ของ product ที่ใช้จำลองการทำงานเป็นวงจรคูณแบบอนาลอก.....68
4.5	บล็อกไดอะแกรมและ dialog box ของ transfer function ที่ใช้จำลองการทำงานเป็นวงจรกรองความถี่ต่ำผ่านแบบ Sallen and Key.....69
4.6	บล็อกไดอะแกรมและ dialog box ของ VCO ที่ใช้จำลองการทำงานเป็นวงจรวีซีโอ.....69
4.7	บล็อกไดอะแกรมและ dialog box ของ transfer function ที่ใช้จำลองการทำงานเป็นวงจรเลื่อนเฟส -90°70
4.8	แผนผังวงจรจำลองการทำงานของเครื่องรับแบบคอสเทสที่ปรับปรุงใหม่.....70
4.9	วงจรจำลองการทำงานของเครื่องรับแบบคอสเทสรูปแบบสามัญและที่ปรับปรุงใหม่.....71
4.10	ผลการทดลองวงจรจำลองการทำงานของเครื่องรับ เมื่อป้อนสัญญาณอินพุต $s_i(t)$ รูปคลื่นไซน์ความถี่ 20 kHz.....72
4.11	ผลการทดลองวงจรจำลองการทำงานของเครื่องรับ เมื่อเลื่อนความถี่ของสัญญาณอินพุต $s_i(t)$ จาก 20 kHz เพิ่มขึ้นเป็น 20.50 kHz.....73
4.12	ผลการทดลองวงจรจำลองการทำงานของเครื่องรับ เมื่อเลื่อนความถี่ของสัญญาณอินพุต $s_i(t)$ จากความถี่ 20.50 kHz ลดลงเหลือ 19.50 kHz.....73
4.13	วงจรจำลองการทำงานของเครื่องรับแบบคอสเทสที่ปรับปรุงใหม่ เพื่อประยุกต์ใช้งานเป็นวงจรตีเทกต์สัญญาณเอเอ็ม ดีเอสบี เอสซี.....75
4.14	ผลการทดลองวงจรจำลอง เมื่อสัญญาณอินพุต $s_i(t)$ มีความถี่คลื่นพาห์ 20 kHz และสัญญาณข่าวสาร $m(t)$ รูปคลื่นไซน์ความถี่ 1000 Hz.....76
4.15	ผลการทดลองวงจรจำลอง เมื่อเลื่อนความถี่คลื่นพาห์ของสัญญาณอินพุต $s_i(t)$ จากความถี่ 20 kHz เพิ่มขึ้นเป็น 20.20 kHz.....76
4.16	ผลการทดลองวงจรจำลอง เมื่อเลื่อนความถี่คลื่นพาห์ของสัญญาณอินพุต $s_i(t)$ จากความถี่ 20.20 kHz ลดลงเหลือ 19.80 kHz.....77

สารบัญรูป (ต่อ)

รูปที่	หน้า
4.17 วงจรจำลองการทำงานของเครื่องรับแบบคอสเทสที่ปรับปรุงใหม่เพื่อการประยุกต์ใช้งานเป็นวงจรเทกต์สัญญาณเอเอ็ม ดีเอสบี เอสซี (สัญญาณข่าวสาร $m(t)$ เป็นรูปคลื่นสามเหลี่ยม).....	78
4.18 ผลการทดลองวงจรจำลอง เมื่อสัญญาณอินพุต $s_i(t)$ มีความถี่คลื่นพาห์ 20 kHz และสัญญาณข่าวสาร $m(t)$ รูปคลื่นสามเหลี่ยมความถี่ 1000 Hz.....	78
4.19 ผลการทดลองวงจรจำลอง เมื่อเลื่อนความถี่คลื่นพาห์ของสัญญาณอินพุต $s_i(t)$ จากความถี่ 20 kHz เพิ่มขึ้นเป็น 20.20 kHz.....	79
4.20 ผลการทดลองวงจรจำลอง เมื่อเลื่อนความถี่คลื่นพาห์ของสัญญาณอินพุต $s_i(t)$ จากความถี่ 20.20 kHz ลดลงเหลือ 19.80 kHz.....	79
5.1 แผนผังเครื่องรับแบบคอสเทสที่ปรับปรุงใหม่ที่ต่อประกอบขึ้นจริง.....	82
5.2 ผลการทดลองการคิโมดูเลตสัญญาณ DSB-SC ที่สัญญาณคลื่นพาห์ 20 kHz และสัญญาณข่าวสารรูปคลื่นไซน์ที่ความถี่ 500 Hz.....	83
5.3 ผลการทดลองการคิโมดูเลตสัญญาณ DSB-SC ที่สัญญาณคลื่นพาห์ 20 kHz และสัญญาณข่าวสารรูปคลื่นไซน์ที่ความถี่ 500 Hz.....	83
5.4...ผลการทดลองการคิโมดูเลตสัญญาณ DSB-SC ที่สัญญาณคลื่นพาห์ 20 kHz และสัญญาณข่าวสารรูปคลื่นสามเหลี่ยมที่ความถี่ 500 Hz.....	84
5.5 ผลการทดลองการคิโมดูเลตสัญญาณ DSB-SC ที่สัญญาณคลื่นพาห์ 20 kHz และสัญญาณข่าวสารรูปคลื่นสามเหลี่ยมที่ความถี่ 500 Hz.....	84
5.6 ผลการทดลองการคิโมดูเลตสัญญาณ DSB-SC เมื่อเลื่อนความถี่คลื่นพาห์ของสัญญาณอินพุต $s_i(t)$ จากความถี่ 20 kHz เพิ่มขึ้นเป็น 20.20 kHz.....	85

บทที่ 1

บทนำ

1.1 ความเป็นมาและความสำคัญของปัญหา

วงจรมอดูเลเตอร์แบบร่วมนัย (coherent demodulator) หรือวงจรมอดูเลเตอร์แบบสัมพันธ์ (synchronous demodulator) มีความสำคัญในระบบสื่อสาร เนื่องจากเป็นวงจรที่มีความสามารถกู้สัญญาณคลื่นพาห้ (carrier signal) ในระบบอนาลอกและนำข้อมูลสัญญาณนาฬิกา (clock signal) ออกจากระบบดิจิทัลได้ วงจรทำให้เกิดการซิงโครไนซ์ (synchronization) สัญญาณคลื่นพาห้ และสัญญาณนาฬิกาทางด้านเครื่องรับได้ทั้งความถี่และเฟส จึงมีประโยชน์อย่างมากโดยเฉพาะในการดีมอดูเลต (demodulation) หรือการตีเทคต์ (detect) สัญญาณทั้งในระบบอนาลอกและดิจิทัล เช่น การตีเทคต์สัญญาณเอเอ็ม ดีเอสบี เอสซี (amplitude modulation double sideband-suppress carrier : AM DSB-SC) สัญญาณเอฟเอ็ม (frequency modulation : FM) สัญญาณพีเอ็ม (phase modulation : PM) สัญญาณเอฟเอสเค (frequency shift keying : FSK) และสัญญาณพีเอสเค (phase shift keying : PSK) เป็นต้น [1-7] จึงทำให้วงจรมอดูเลเตอร์แบบร่วมนัยถูกนำไปใช้งานในระบบสื่อสารต่างๆอย่างกว้างขวางไม่ว่าจะเป็นระบบสื่อสารข้อมูลย่านความถี่ไมโครเวฟ (microwave communication systems) ระบบสื่อสารข้อมูลผ่านดาวเทียม (satellite communication systems) ระบบสื่อสารข้อมูลผ่านเส้นใยแก้วนำแสง (optical fiber communication systems) ระบบการนำร่อง (navigation systems) และระบบการวัดพิสัย (ranging systems) เป็นต้น [8-11]

จากคามนิยมที่แพร่หลายและความสามารถใช้งานได้อย่างกว้างขวางนี้เอง ดึงดูดความสนใจศึกษาคุณสมบัติของวงจรมอดูเลเตอร์แบบร่วมนัย โดยเฉพาะวงจรเครื่องรับคอสเทส (costas's receiver) หรือที่เรียกอีกชื่อว่า วงปิดของคอสเทส (Costas's loop) ให้มีขึ้นเพื่อใช้ในการซิงโครไนซ์สัญญาณคลื่นพาห้ของเครื่องรับและเครื่องส่งทั้งความถี่และเฟส ซึ่งปรกติลักษณะทั่วไปของวงจรจะมีรูปแบบโครงสร้างพื้นฐานเป็นวงจรเฟสล็อกคูป (phase locked loop : PLL) แบบวงคู่ (double loop)

คุณสมบัติของเครื่องรับแบบคอสเทสมีข้อดีกว่าวงจรมอดูเลเตอร์แบบร่วมนัยชนิดอื่นคือ [12-14]

1. การตีเทคต์สัญญาณมอดูเลตเอเอ็ม ดีเอสบี เอสซี เมื่อค่าความคลาดเคลื่อนทางเฟสระหว่างสัญญาณคลื่นพาห้ทางเครื่องส่งกับเครื่องรับมีค่าแตกต่างกันเท่ากับ 90° องศา วงจรก็ยังสามารถบังคับให้เฟสของคลื่นพาห้จากวงจรออสซิลเลเตอร์ประจำเครื่องรับ (local oscillator) มาซิงโครไนซ์กับเฟสของคลื่นพาห้จากเครื่องส่งได้
2. มีความไว (sensitivity) ต่อการตีเทคต์สัญญาณที่มีระดับสัญญาณต่ำๆ
3. มีความสามารถในการซิงโครไนซ์สัญญาณมอดูเลตที่มีค่าอัตราของสัญญาณต่อสัญญาณรบกวน (signal to noise : SNR) ต่ำๆ ได้ดี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4. มีความสามารถในการชึงโครไนซ์สัญญาณที่เกิดการผิดเพี้ยนเชิงเฟส (phase distortion) และการเลื่อนทางความถี่ (doppler shift) อย่างรุนแรงได้
5. สามารถลดการแทรกสอดของสัญญาณ (interference) ได้

จากข้อดีที่กล่าวมา จะเห็นได้ว่าเครื่องรับแบบคอสเทสเหมาะกับการนำไปใช้งานในระบบโทรมาตร (telemetry system) หรือระบบการวัดทางไกลที่นิยมทำกันในงานด้านอวกาศและดาราศาสตร์ที่มีการส่งสัญญาณ BPSK (binary phase shift keying) หรือแบบ QPSK (quadrature phase shift keying) สำหรับบรรจุข้อมูลทางวิทยาศาสตร์จากสถานีอวกาศ (space station) หรือยานอวกาศ (spacecraft) ส่งลงมายังสถานีภาคพื้นดิน (earth station) ต่างๆบนโลก สถานีภาคพื้นดินจะใช้เครื่องรับแบบคอสเทสเพื่อชึงโครไนซ์สัญญาณกับสัญญาณที่ถูกส่งมาเป็นระยะทางไกลๆ ซึ่งมีกำลังงานของค่า SNR ต่ำ มีการผิดเพี้ยนเชิงเฟสและความถี่อย่างรุนแรง [6,9] ซึ่งในเรื่องนี้องค์กร CCSDS (Consultation Committee for Space Data System) ได้รับรองและแนะนำให้ใช้เครื่องรับแบบคอสเทสกับระบบรับส่งสัญญาณแบบขจัดคลื่นพาห้ (suppressed carrier systems) [6]

จะเห็นได้ว่า เครื่องรับแบบคอสเทสนี้ไม่ได้ถูกจำกัดการใช้งานแต่ในระบบการส่งสัญญาณเอเอ็มแบบขจัดคลื่นพาห้ (AM suppressed carrier) เท่านั้น แต่สามารถใช้งานเป็นวงจรดีเทกต์สัญญาณมอดูเลตแบบต่างๆในระบบสื่อสารได้อีกมากด้วย

จากความเป็นมาและข้อดีต่างๆของเครื่องรับแบบคอสเทสที่ได้กล่าวมา ทำให้การศึกษาหลักการทํางานและรูปแบบโครงสร้างพื้นฐานนั้นเป็นที่น่าสนใจเพื่อหาจุดที่ควรที่จะพัฒนางจรให้ดียิ่งขึ้น [6,7,15] ได้พบว่า ถ้าหากสามารถลดจำนวนวงจรประกอบที่ไม่จำเป็นลงได้ จะก่อให้เกิดประโยชน์อย่างมาก โดยเฉพาะในการลดต้นทุนการผลิต ซึ่งนอกจากนั้นยังทำให้โครงสร้างของเครื่องรับมีความซับซ้อนน้อยกว่าเดิมด้วย จากผลการศึกษาวิเคราะห์พบว่า เราสามารถที่จะลดจำนวนวงจรรองความถี่ต่ำผ่านในวงปิดของเครื่องรับแบบคอสเทสรูปแบบเดิมที่ใช้กันอยู่ทั่วไปออกไปได้ถึง 2 ชุด

1.2 วัตถุประสงค์ของวิทยานิพนธ์

จากความสำคัญอันเป็นประเด็นดังได้กล่าวมาในหัวข้อ 1.1 วิทยานิพนธ์นี้จึงได้นำเสนอถึงการปรับปรุงเครื่องรับแบบคอสเทสด้วยการลดวงจรรองความถี่ต่ำผ่านในวงปิดของคอสเทสรูปแบบสามัญเดิมออก 2 ชุด ทำให้ประหยัดอุปกรณ์ที่ใช้ลงได้ โดยความสามารถในการชึงโครไนซ์สัญญาณคลื่นพาห้ทางเครื่องรับกับคลื่นพาห้ทางเครื่องส่งยังเหมือนเดิม วิทยานิพนธ์นี้จะแสดงให้เห็นว่าการลดจำนวนวงจรรองความถี่ต่ำผ่านลง 2 ชุดนั้น สามารถวิเคราะห์ได้โดยหลักการ และสามารถสร้างขึ้นได้ทางปฏิบัติจริง

1.3 ขอบเขตของการทำวิจัย

การศึกษาวิจัยได้มุ่งเน้นไปที่การทำงานของเครื่องรับแบบใหม่ที่สามารถชิงโครโมสัณญาณทางเครื่องรับทั้งในทางความถี่และเฟสได้กับสัญญาณจากระบบการส่งสัญญาณแบบอนาลอก โดยวิทยานิพนธ์ที่นำเสนอนี้ได้นำวงจรต่างๆที่เป็นองค์ประกอบพื้นฐานของเครื่องรับแบบคอสเทส เช่น วงจรเฟสดีเทกเตอร์ วงจรกรองความถี่ต่ำผ่าน วงจรวีซีไอ และวงจรเลื่อนเฟส -90° มาประกอบเป็นเครื่องรับแบบที่ปรับปรุงใหม่เพื่อยืนยันแนวคิดทางทฤษฎีด้วยผลการจำลองการทำงานของเครื่องรับด้วยโปรแกรม MATLAB บนเครื่องคอมพิวเตอร์ส่วนบุคคล (personal computer) และด้วยผลการทดลองจากเครื่องรับที่ประกอบขึ้นจริง ด้วยการนำไปประยุกต์ใช้งานคิโมดูเลตสัญญาณเอเอ็มชนิดแถบข้างคู่ขั้วคลื่นพาห้

1.4 ประโยชน์ที่คาดหวังจะได้รับจากการวิจัย

เครื่องรับแบบคอสเทสที่ปรับปรุงใหม่ที่ได้นำเสนอในวิทยานิพนธ์ฉบับนี้ สามารถนำไปใช้เป็นแม่แบบในการประยุกต์ใช้งานเป็นวงจรดีเทกต์สัญญาณเอเอ็ม ดีเอสบี เอสซี ในระบบการมอดูเลตแบบอนาลอกได้ นอกจากนี้ยังสามารถดัดแปลงเป็นวงจรสังเคราะห์ความถี่ (frequency synthesis) วงจรกู้สัญญาณคลื่นพาห้ (carrier recovery) และวงจรกู้สัญญาณนาฬิกา (clock recovery) ในระบบสื่อสารต่างๆได้อีกมาก และมุ่งหวังเป็นอย่างยิ่งว่า การปรับปรุงเครื่องรับขึ้นใหม่นี้จะเป็นแม่แบบในการพัฒนาเพื่อนำไปใช้งานเป็นวงจรดีเทกต์สัญญาณมอดูเลตในระบบดิจิทัลต่างๆได้อีกมาก โดยเฉพาะอย่างยิ่งการดีเทกต์สัญญาณมอดูเลตแบบ BPSK หรือ QPSK ในระบบการโทรมาตร เป็นต้น

บทที่ 2

เครื่องรับแบบคอสเทสทรูปแบบสามัญ

2.1 กล่าวนำ

เนื่องจากวิทยานิพนธ์นี้มีจุดมุ่งหมายในการนำเสนอเกี่ยวกับการปรับปรุงเครื่องรับแบบคอสเทสขึ้นใหม่ด้วยการลดจำนวนวงจรรองความถี่ต่ำผ่านในวงปิดของคอสเทสทรูปแบบสามัญที่ใช้อยู่เดิมออก 2 ชุด โดยไม่กระทบต่อคุณสมบัติในการซิงโครไนซ์ของเครื่องรับ ดังนั้นในบทที่ 2 นี้จึงได้อธิบายถึงเครื่องรับแบบคอสเทสทรูปแบบสามัญ เพื่อเกิดประโยชน์ต่อการศึกษาการทำงานและวิเคราะห์ความสามารถในการซิงโครไนซ์ของเครื่องรับแบบคอสเทสที่ปรับปรุงใหม่ในบทที่ 4 ต่อไป และเนื่องจากวงจรมีรูปแบบโครงสร้างพื้นฐานเป็นวงจรเฟสล็อกกลูปแบบวงคู่จึงจำเป็นอย่างยิ่งที่ต้องอธิบายหลักการดำเนินงานพื้นฐานของวงจรเฟสล็อกกลูปซึ่งมีรูปแบบโครงสร้างพื้นฐานเป็นวงจรแบบวงเดี่ยว (single loop) [16-19] เพื่อให้การศึกษารองรับของเครื่องรับแบบคอสเทสทั้งรูปแบบสามัญและที่ปรับปรุงใหม่เกิดความเข้าใจได้ง่ายขึ้น ดังรายละเอียดต่อไปนี้

2.2 วงจรเฟสล็อกกลูป

วงจรเฟสล็อกกลูป (phase locked loops : PLL) เป็นวงจรที่ทำให้เกิดการซิงโครไนซ์สัญญาณของเครื่องส่งทางด้านเครื่องรับได้ทั้งในทางความถี่และเฟส หรือกล่าวอีกนัยหนึ่งว่าเป็นวงจรที่สามารถผลิตสัญญาณเอาต์พุตขึ้นมาติดตามความถี่และเฟสของสัญญาณอินพุตหรือสัญญาณอ้างอิงที่มีความถี่และเฟสแตกต่างกันไปให้มีความถี่และเฟสตรงกันได้ ซึ่งวงจร PLL นี้ได้รับความนิยมและถูกนำไปประยุกต์ใช้งานในระบบควบคุม (control systems) ต่างๆ เช่น ระบบควบคุมความเร็วมอเตอร์ ระบบควบคุมเครื่องกำเนิดไฟฟ้า เป็นต้น และด้วยคุณสมบัติของวงจร PLL ที่สามารถซิงโครไนซ์สัญญาณได้เป็นอย่างดีโดยเฉพาะสัญญาณที่เกิดการเลื่อนความถี่ (doppler shift) และการเดิน (jitter) อย่างรุนแรง จึงทำให้วงจร PLL ได้รับความนิยมและถูกนำไปประยุกต์ใช้งานกันอย่างแพร่หลายในงานด้านสื่อสารต่างๆทั้งในระบบอนาล็อกและดิจิทัลมาจนถึงปัจจุบัน [7,16]

วงจร PLL ได้ถูกนำเสนอขึ้นโดย Appleton ในปี ค.ศ. 1923 และ Bellescize ในปี ค.ศ. 1932 [16] ซึ่งมีวัตถุประสงค์เพื่อทดลองใช้เป็นวงจรซิงโครไนซ์สัญญาณคลื่นพาห้ของเครื่องรับวิทยุ (radio receiver) ในระบบการส่งคลื่นวิทยุกระจายเสียง (radio broadcasting) แต่เนื่องจากอุปกรณ์ทางอิเล็กทรอนิกส์ต่างๆ ในขณะนั้นมีราคาแพงมาก จึงไม่ได้รับความนิยมเท่าที่ควร ซึ่งต่อมาวงจร PLL ก็กลับมานิยมอีกครั้งในปี ค.ศ. 1940 และเพิ่มความนิยมมากขึ้นเมื่อเข้าสู่ยุคไอซี (integrated circuit) ในปี ค.ศ. 1970

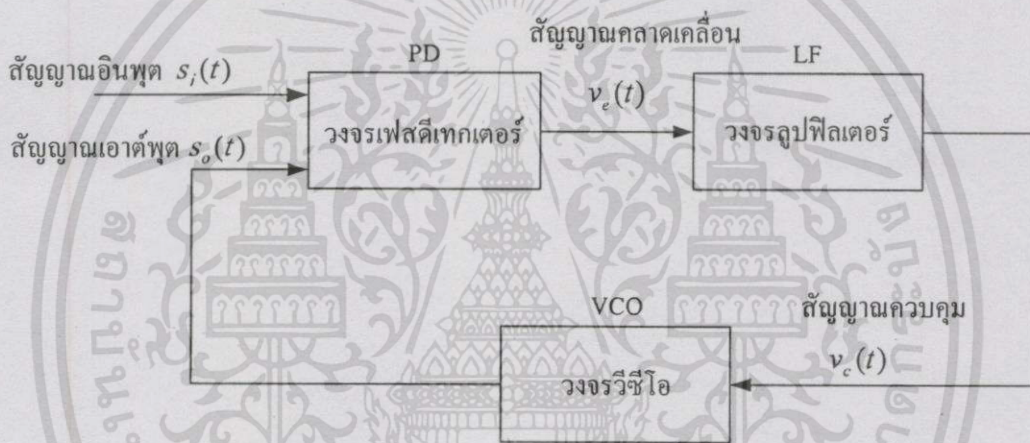
โดยรูปแบบของวงจร PLL ที่ใช้งานกันโดยทั่วไปในปัจจุบันมีอยู่ด้วยกัน 4 ชนิด คือ วงจรเฟสล็อกกลูป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ทางอื่น
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แบบเชิงเส้น (linear PLL : LPLL) วงจรเฟสล็อกแบบดิจิทัล (digital PLL : DPLL) วงจรเฟสล็อกแบบดิจิทัลทั้งหมด (all-digital PLL : ADPLL) และวงจรเฟสล็อกแบบถูกควบคุมด้วยโปรแกรม (software controlled PLL : SCPLL) เป็นต้น [18] ซึ่งในที่นี้ได้ยกตัวอย่างรูปแบบโครงสร้างพื้นฐานและหลักการการทำงานของวงจร PLL แบบเชิงเส้นขึ้นมาอธิบาย เพื่อใช้ประกอบการศึกษาและวิธีวิเคราะห์ความสามารถของเครื่องรับแบบคอสเทสต่อไป ดังรายละเอียดต่อไปนี้คือ

2.2.1 หลักการทำงานของวงจรเฟสล็อก

วงจร PLL ถูกต่อประกอบขึ้นจากวงจรต่างๆที่เกี่ยวข้องดังนี้คือ วงจรเฟสดีเทกเตอร์ วงจรรูปฟิลเตอร์ และวงจรวีซีโอ ดังแผนผังวงจรในรูปที่ 2.1

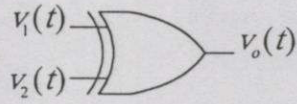


รูปที่ 2.1 แผนผังวงจรเฟสล็อกแบบพื้นฐานทั่วไป

จากรูปที่ 2.1 สามารถอธิบายหน้าที่และการทำงานพื้นฐานของวงจรต่างๆ ได้พอสังเขปดังนี้คือ

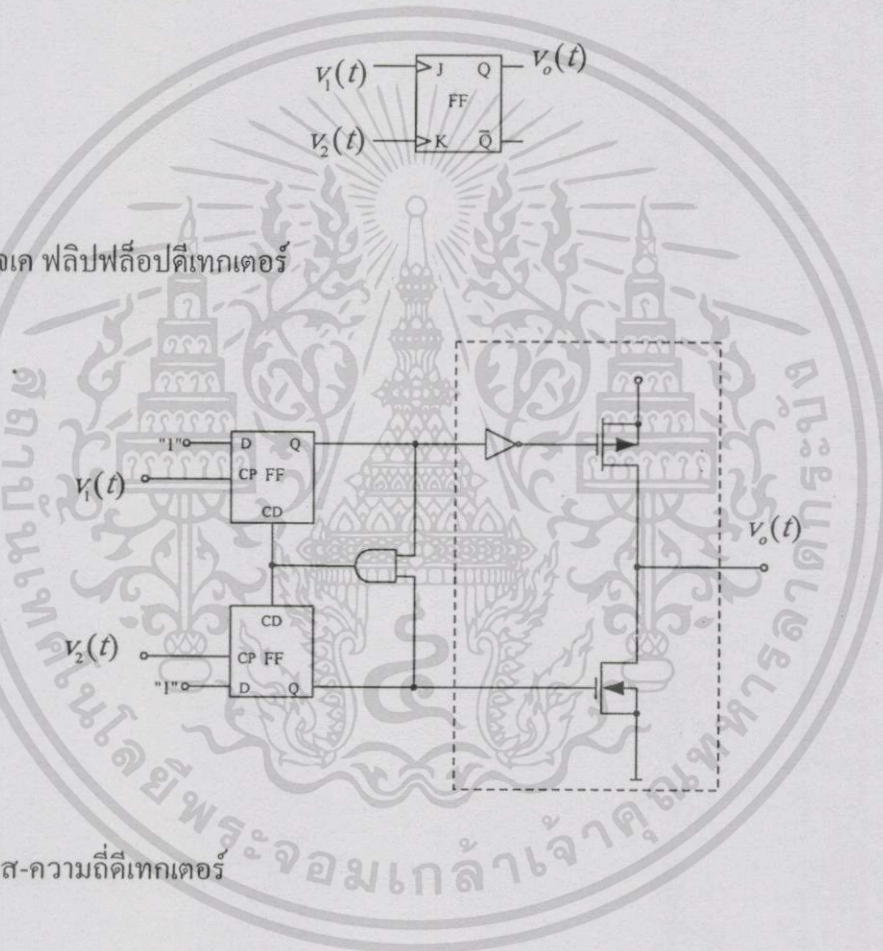
1. วงจรเฟสดีเทกเตอร์ (phase detector : PD) หรือวงจรเปรียบเทียบเฟส (phase comparator) ทำหน้าที่ในการเปรียบเทียบความถี่และเฟสระหว่างสัญญาณที่รับเข้ามาจากภายนอกวงจร PLL (ในที่นี้กำหนดให้เป็นสัญญาณอินพุต) กับสัญญาณที่ผลิตขึ้นจากวงจรวีซีโอ (กำหนดให้เป็นสัญญาณเอาต์พุต) ดังแสดงในรูปที่ 2.1 โดยผลการเปรียบเทียบระหว่างสัญญาณอินพุต $s_i(t)$ กับสัญญาณเอาต์พุต $s_o(t)$ ทำให้ได้สัญญาณคลาดเคลื่อน $v_e(t)$ (error signal) ที่แปรผันตามค่าความคลาดเคลื่อนทางความถี่และเฟสระหว่างสัญญาณทั้งสองนี้ (ในสภาวะการทำงานเริ่มต้น สัญญาณทั้งสองจะมีความถี่แตกต่างกัน) ถูกส่งสัญญาณไปยังวงจรรูปฟิลเตอร์ตามรูปที่ 2.1 สำหรับชนิดของวงจร PD ที่นิยมนำไปใช้งานในระบบควบคุม และระบบสื่อสารทั้งในระบบอนาล็อกและดิจิทัลนั้น มีอยู่ด้วยกันหลายชนิดได้แก่ วงจรเอ็กซ์คลูซีฟอดีเทกเตอร์ (EX-OR detector) วงจรเจค-ฟลิปฟล็อปดีเทกเตอร์ (JK-flipflop detector)

วงจรเฟส-ความถี่ดีเทกเตอร์ (phase-frequency detector) และวงจรถนแบบอนาลอก (analog multiplier) เป็นต้น ดังแผนผังวงจรในรูปที่ 2.2 [18]

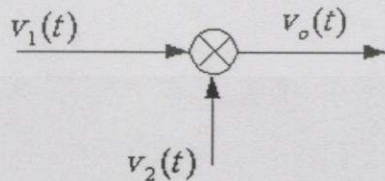


(ก) วงจรเอ็กซ์คลูซีฟออดีเทกเตอร์

(ข) วงจรเจเค ฟลิปฟลอปดีเทกเตอร์



(ค) วงจรเฟส-ความถี่ดีเทกเตอร์



(ง) วงจรถนแบบอนาลอก

รูปที่ 2.2 แผนผังของวงจรเฟสดีเทกเตอร์ชนิดต่างๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ซึ่งในวิทยานิพนธ์นี้ได้แสดงการซิงโครไนซ์สัญญาณในระบบบนาลอก จึงได้เลือกใช้วงจร PD ชนิดวงจรคูณแบบบนาลอกต่อประกอบขึ้นเป็นวงจร PLL และเครื่องรับที่นำเสนอในวิทยานิพนธ์ฉบับนี้

2. วงจรลูปฟิลเตอร์ (loop filter : LF) ทำหน้าที่เป็นวงจรกรองความถี่สัญญาณคลาดเคลื่อน $v_c(t)$ ซึ่งถูกออกแบบให้เป็นวงจรกรองความถี่ต่ำผ่าน (low pass filter) เพื่อใช้ขจัดสัญญาณความถี่สูงของสัญญาณคลาดเคลื่อน $v_c(t)$ ที่ไม่ต้องการออกไป ทำให้ได้เอาต์พุตที่วงจร LF เป็นสัญญาณควบคุม $v_c(t)$ (control signal) ตามแผนผังวงจรในรูปที่ 2.1 โดยสัญญาณนี้จะถูกนำไปใช้ควบคุมหรือบังคับวงจรวีซีโอผลิตสัญญาณเอาต์พุต $s_o(t)$ ให้มีความถี่และเฟสตรงกับสัญญาณอินพุต $s_i(t)$ ต่อไป

3. วงจรวีซีโอ (voltage controlled oscillator : VCO) ทำหน้าที่เป็นวงจรออสซิลเลเตอร์ประจำเครื่องรับ (เครื่องรับในที่นี้ก็คือวงจร PLL) เพื่อใช้ผลิตสัญญาณเอาต์พุต $s_o(t)$ ให้มีความถี่เบี่ยงเบนออกไปจากความถี่ศูนย์กลาง (center frequency) หรือความถี่ทำงานอิสระ (free running frequency : ω_o) ซึ่งแปรผันหรือเป็นสัดส่วนโดยตรงกับระดับขนาดแรงดันของสัญญาณที่ป้อนเป็นอินพุตให้กับวงจร VCO (ในที่นี้ก็คือสัญญาณควบคุม $v_c(t)$) ทำให้สัญญาณเอาต์พุต $s_o(t)$ มีความถี่และเฟสตรงกับสัญญาณอินพุต $s_i(t)$ ได้อย่างพอดี โดยคุณลักษณะเฉพาะของวงจร VCO เมื่อสัญญาณควบคุม $v_c(t)$ มีค่าเท่ากับศูนย์ จะผลิตสัญญาณเอาต์พุต $s_o(t)$ มีความถี่เท่ากับความถี่ทำงานอิสระ ω_o (มีหน่วยเป็นเรเดียนต่อวินาที) [20] ซึ่งในทางปฏิบัติ ความถี่ทำงานอิสระเกิดขึ้นจากระดับขนาดของแรงดันออฟเซต (offset voltage) ของวงจร VCO ค่าหนึ่ง ซึ่งสามารถใช้จูน (tune) เลือกค่าความถี่ทำงานอิสระที่ต้องการได้ การอธิบายหลักการการทำงานของวงจรจะเริ่มต้นด้วยการสมมติให้สัญญาณเอาต์พุต $s_o(t)$ มีความถี่เท่ากับความถี่ทำงานอิสระ ω_o เมื่อสัญญาณควบคุม $v_c(t)$ เป็นศูนย์

รายละเอียดเกี่ยวกับคุณลักษณะเฉพาะของวงจรคูณแบบบนาลอก วงจรลูปฟิลเตอร์ และวงจรวีซีโอ จะได้อธิบายถึงอีกครั้งในบทที่ 3

จากลักษณะหน้าที่และการทำงานของวงจรต่างๆ ที่ได้กล่าวมาในข้างต้น เมื่อนำมาต่อประกอบขึ้นตามแผนผังวงจรในรูปที่ 2.1 จะสังเกตว่า วงจร PLL มีลักษณะเป็นระบบควบคุมการป้อนกลับ (feedback control system) [21] ซึ่งสามารถอธิบายหลักการการทำงานของวงจร PLL ได้ดังนี้คือ ในสภาวะการทำงานเริ่มต้นที่เวลา $t=0$ สัญญาณเอาต์พุต $s_o(t)$ ที่ผลิตขึ้นจากวงจร VCO จะมีความถี่เท่ากับความถี่ทำงานอิสระ ω_o เนื่องจากสัญญาณควบคุม $v_c(t)$ ที่เกิดขึ้นในสภาวะนี้มีค่าเท่ากับศูนย์ การพิจารณาหลักการการทำงานของวงจร PLL จะสมมติให้สัญญาณอินพุต $s_i(t)$ ในสภาวะนี้เป็นสัญญาณคลื่นรูปไซน์ที่มีความถี่แตกต่างไปจากความถี่ทำงานอิสระของสัญญาณเอาต์พุต $s_o(t)$ เพียงเล็กน้อยได้ ซึ่งสามารถเขียนอธิบายรูปคลื่นสัญญาณทั้งสองให้อยู่ในรูปแบบของสมการคณิตศาสตร์ทั่วไปได้คือ

$$s_i(t) = A \cos(\omega_i t + \theta_i(t)) \quad (2.1)$$

และ

$$s_o(t) = B \cos(\omega_o t + \phi_o(t)) \quad (2.2)$$

โดย ω_i, ω_o คือ ความถี่เชิงมุมของสัญญาณอินพุต $s_i(t)$ และความถี่ทำงานอิสระของสัญญาณเอาต์พุต $s_o(t)$ ตามลำดับ มีหน่วยเป็น เรเดียนต่อวินาที (rad/sec)

θ_i, ϕ_o คือ ค่าเฟสเริ่มต้นของสัญญาณอินพุต $s_i(t)$ และสัญญาณเอาต์พุต $s_o(t)$ ตามลำดับ มีหน่วยเป็น เรเดียน (radian)

และ A, B คือ ระดับขนาดของสัญญาณ $s_i(t)$ และสัญญาณ $s_o(t)$ ตามลำดับ มีหน่วยเป็น โวลต์ (volt)

จากความแตกต่างทางความถี่ของสัญญาณอินพุต $s_i(t)$ และสัญญาณเอาต์พุต $s_o(t)$ ตามสมการที่ (2.1) และสมการที่ (2.2) เมื่อคูณสัญญาณทั้งสองด้วยวงจร PD ชนิดวงจรถูกแบบอนาลอก ดังแผนผังในรูปที่ 2.1 ทำให้ ได้สัญญาณคลาดเคลื่อน $v_e(t)$ ที่เอาต์พุตของวงจร PD เท่ากับ

$$\begin{aligned} v_e(t) &= s_i(t) \cdot s_o(t) \\ &= AB \cos(\omega_i t + \theta_i(t)) \cos(\omega_o t + \phi_o(t)) \\ &= K_d [\cos((\omega_i - \omega_o)t + \theta_i(t) - \phi_o(t)) + \cos((\omega_i + \omega_o)t + \theta_i(t) + \phi_o(t))] \end{aligned} \quad (2.3)$$

โดยในที่นี้ K_d คือ ค่าเกนขยายของวงจรเฟสดีเทกเตอร์ $K_d = \frac{K_m AB}{2}$ มีหน่วยเป็น โวลต์ต่อ เรเดียน (V/rad)

และ K_m คือ ค่าเกนขยายของวงจรถูกแบบอนาลอก โดยในที่นี้สมมติให้มีค่าเท่ากับ 1 เพื่อสะดวกต่อการพิจารณาสัญญาณคลาดเคลื่อน $v_e(t)$

จากสมการที่ (2.3) ที่ได้คือ สัญญาณคลาดเคลื่อน $v_e(t)$ ที่มีค่าความถี่ชั่วขณะอยู่ในรูปผลต่าง และผลบวกทางความถี่และเฟสระหว่างสัญญาณอินพุต $s_i(t)$ กับสัญญาณเอาต์พุต $s_o(t)$

ดังนั้นสัญญาณ $v_c(t)$ เมื่อถูกกรองความถี่ด้วยวงจร LF เพื่อขจัดเทอมผลบวกหรือความถี่สูง (ในพจน์ที่ 2) ออกไป จะทำให้ได้สัญญาณควบคุม $v_c(t)$ ที่เอาต์พุตของวงจร LF เป็น

$$v_c(t) = K_d \cos((\omega_i - \omega_o)t + \theta_i(t) - \phi_o(t)) \quad (2.4)$$

สัญญาณควบคุม $v_c(t)$ ตามสมการที่ (2.4) นี้คือ สัญญาณที่เกิดขึ้นในสภาวะการทำงานเริ่มต้น และอยู่ในสถานะทรานเซียน (transient state) ซึ่งแปรผันตามค่าผลต่างทางความถี่และเฟสระหว่างสัญญาณอินพุต $s_i(t)$ กับสัญญาณเอาต์พุต $s_o(t)$ และถ้าหากกระบวนการป้อนกลับของวงจร PLL ได้ใช้เวลานานเพียงพอจนทำให้สัญญาณควบคุม $v_c(t)$ เข้าสู่สถานะคงตัว (steady state) คือ มีผลต่างทางความถี่ $(\omega_i - \omega_o)$ เท่ากับศูนย์ได้ จะทำให้สัญญาณ $s_o(t)$ ที่ผลิตขึ้นจากวงจรวีซีโอ มีความถี่ตรงกับสัญญาณอินพุต $s_i(t)$ ได้ ซึ่งในสภาวะนี้ สัญญาณเอาต์พุต $s_o(t)$ จะถูกสมมติเขียนอยู่ในรูปแบบของสมการคณิตศาสตร์ทั่วไปได้คือ

$$s_o(t) = B \cos(\omega_i t + \psi_o(t)) \quad (2.5)$$

โดย ψ_o คือ มุมเฟสเริ่มต้นของสัญญาณเอาต์พุต $s_o(t)$ เมื่อเกิดการซิงโครไนซ์ทางความถี่กับสัญญาณอินพุต $s_i(t)$

จากสัญญาณเอาต์พุต $s_o(t)$ ในสมการที่ (2.2) จนกระทั่งได้เป็นสัญญาณเอาต์พุต $s_o(t)$ ดังสมการที่ (2.5) จะสังเกตว่า ค่าความถี่ชั่วขณะของสัญญาณเอาต์พุต $s_o(t)$ มีค่าเปลี่ยนแปลงไป ดังนั้นเมื่อพิจารณาความสัมพันธ์ของค่าความถี่ชั่วขณะที่เปลี่ยนแปลงไปนั้น โดยนำค่าในสมการทั้งสองมาเปรียบเทียบกัน จะได้ความสัมพันธ์ของการเปลี่ยนแปลงทางเฟส $\phi_o(t)$ เท่ากับ

$$\phi_o(t) = (\omega_i - \omega_o)t + \psi_o(t) \quad (2.6)$$

และเมื่อนำความสัมพันธ์ในสมการที่ (2.6) ไปแทนค่าในสมการที่ (2.4) ทำให้ได้สัญญาณควบคุม $v_c(t)$ เป็น

$$\begin{aligned} v_c(t) &= K_d \cos[(\omega_i - \omega_o)t + \theta_i(t) - \phi_o(t)] \\ &= K_d \cos[(\omega_i - \omega_o)t + \theta_i(t) - (\omega_i - \omega_o)t - \psi_o(t)] \quad (2.7) \end{aligned}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ภายในเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสัญญาณควบคุม $v_c(t)$ ที่ได้ตามสมการที่ (2.7) แสดงให้เห็นว่า การเปลี่ยนแปลงทางเฟส $\phi_o(t)$ ของสัญญาณเอาต์พุต $s_o(t)$ ตามความสัมพันธ์ในสมการที่ (2.6) จะทำให้สัญญาณเอาต์พุต $s_o(t)$ ที่ผลิตขึ้นจากวงจร VCO มีความถี่เท่ากับสัญญาณอินพุต $s_i(t)$ เมื่อสัญญาณควบคุม $v_c(t)$ เข้าสู่สถานะคงตัว ซึ่งจะสังเกตว่า สัญญาณควบคุม $v_c(t)$ ที่ได้จะกลายเป็นสัญญาณไฟตรงที่แปรผันตามผลต่างของเฟสระหว่างสัญญาณอินพุต $s_i(t)$ กับสัญญาณเอาต์พุต $s_o(t)$ โดยผลต่างทางเฟสของสัญญาณควบคุม $v_c(t)$ นี้ จะแสดงให้เห็นว่า สัญญาณเอาต์พุต $s_o(t)$ มีเฟสตรงกับสัญญาณอินพุต $s_i(t)$ ได้ เมื่อผลต่างทางเฟสมีค่าเท่ากับศูนย์ ($\theta_i - \psi_o = 0$) และนี่คือเหตุผลหนึ่ง ว่าทำไมจึงเรียกวงจรชนิดนี้ว่า วงจรเฟสล็อก

จากสัญญาณควบคุม $v_c(t)$ ที่ได้ตามสมการที่ (2.7) เมื่อย้อนกลับไปพิจารณาพฤติกรรมของกระบวนการป้อนกลับของวงจร PLL ที่เกิดขึ้น โดยอาศัยคุณลักษณะเฉพาะของวงจรวีซีโอที่ผลิตสัญญาณเอาต์พุต $s_o(t)$ ให้มีความถี่ชั่วขณะเบี่ยงเบนหรือเปลี่ยนแปลงไปตามสัดส่วนโดยตรงกับสัญญาณควบคุม $v_c(t)$ โดยให้ค่าความถี่ชั่วขณะ ω_{inst} นี้มีค่าเท่ากับ อัตราการเปลี่ยนแปลงทางเฟสชั่วขณะที่เวลาใดๆ ซึ่งสามารถเขียนความสัมพันธ์ของค่าความถี่ชั่วขณะของสัญญาณเอาต์พุต $s_o(t)$ ในสมการที่ (2.2) ได้เป็น

$$\begin{aligned}\omega_{inst}(t) &= \frac{d}{dt}(\omega_o t + \phi_o(t)) \\ &= \omega_o + \frac{d\phi_o(t)}{dt}\end{aligned}\tag{2.8}$$

จากความสัมพันธ์ของค่าความถี่ชั่วขณะ ω_{inst} ที่ได้ตามสมการที่ (2.8) และคุณลักษณะเฉพาะของวงจรวีซีโอ ทำให้ค่าความถี่ชั่วขณะมีการเบี่ยงเบนทางความถี่ออกไปจากความถี่ทำงานอิสระ ω_o ของสัญญาณเอาต์พุต $s_o(t)$ เป็นไปตามความสัมพันธ์ ดังต่อไปนี้คือ

$$\frac{d\phi_o(t)}{dt} = K_o v_c(t)\tag{2.9}$$

โดยที่ K_o คือ เกนขยายทางความถี่ของวงจรวีซีโอ มีหน่วยเป็น เรเดียนต่อวินาทีต่อโวลต์ (rad/sec-V)

ดังนั้นเมื่อนำความสัมพันธ์ของการเปลี่ยนแปลงทางเฟส $\phi_o(t)$ ของสัญญาณเอาต์พุต $s_o(t)$ ในสมการที่ (2.6) กับสัญญาณควบคุม $v_c(t)$ ในสมการที่ (2.7) (ในสถานะคงตัว) แทนค่าในสมการที่ (2.9) ได้ความสัมพันธ์เป็น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\frac{d}{dt}[(\omega_i - \omega_o)t + \psi_o] = K_o K_d \cos(\theta_i - \psi_o) \quad (2.10)$$

$$\omega_i - \omega_o = K_o K_d \cos(\theta_i - \psi_o)$$

และเมื่อพิจารณาหาค่าความสัมพันธ์ทางเฟส ψ_o ของสัญญาณเอาต์พุต $s_o(t)$ ตามสมการที่ (2.10) ได้ความสัมพันธ์เป็น

$$\psi_o = \theta_i - \cos^{-1} \left[\frac{\omega_i - \omega_o}{K_o K_d} \right] \quad (2.11)$$

นำสมการที่ (2.11) ที่ได้ แทนค่าในสมการที่ (2.7) ทำให้ได้สัญญาณควบคุม $v_c(t)$ เป็น

$$\begin{aligned} v_c(t) &= K_d \cos(\theta_i - \psi_o) \\ &= K_d \cos \left[\theta_i - \theta_i + \cos^{-1} \left(\frac{\omega_i - \omega_o}{K_o K_d} \right) \right] \\ &= \frac{\omega_i - \omega_o}{K_o} \end{aligned} \quad (2.12)$$

จากสมการที่ (2.12) ที่ได้ แสดงให้เห็นว่าสัญญาณควบคุมป้อนกลับ $v_c(t)$ จะมีค่าเท่ากับศูนย์ได้เมื่อความถี่ของสัญญาณอินพุต $s_i(t)$ กับสัญญาณเอาต์พุต $s_o(t)$ มีค่าเท่ากัน ($\omega_i = \omega_o$) หรือ $v_c(t)$ มีค่าเข้าใกล้ศูนย์ได้เมื่อเกินขยายทางความถี่ K_o ของวงจรวีซีไอมีค่ามากกว่าผลต่างทางความถี่ของสัญญาณทั้งสองมากๆ ($K_o \gg \omega_i - \omega_o$) เมื่อการทำงานได้เข้าสู่สถานะคงตัว ดังนั้นเมื่อนำสัญญาณควบคุมในสมการที่ (2.12) แทนค่าในสมการที่ (2.8) จะได้ค่าความถี่ชั่วขณะ ω_{inst} ของสัญญาณเอาต์พุต $s_o(t)$ เท่ากับ

$$\begin{aligned} \omega_{inst} &= \omega_o + \frac{d\phi_o(t)}{dt} \\ &= \omega_o + K_o v_c(t) \\ &= \omega_o + K_o \left[\frac{\omega_i - \omega_o}{K_o} \right] \end{aligned} \quad (2.13)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการที่ (2.13) ที่ได้ สามารถแสดงให้เห็นได้อย่างชัดเจนว่า พฤติกรรมการป้อนกลับของวงจร PLL และคุณลักษณะเฉพาะของวงจรวิธีโอทีผลิตสัญญาณเอาต์พุต $s_o(t)$ มีความถี่เปลี่ยนแปลงไปตามสัดส่วนโดยตรงกับสัญญาณควบคุม $v_c(t)$ จะสามารถผลิตสัญญาณเอาต์พุต $s_o(t)$ ให้มีความถี่เท่ากับสัญญาณอินพุต $s_i(t)$ ได้ตรงกันพอดี

เมื่อย้อนกลับไปพิจารณาผลต่างทางเฟสที่เกิดขึ้นในสมการที่ (2.11) ในช่วงเวลาที่วงจร PLL เข้าสู่สภาวะการซิงโครไนซ์ทางความถี่ กล่าวคือ เมื่อความถี่ระหว่างสัญญาณอินพุต $s_i(t)$ กับสัญญาณเอาต์พุต $s_o(t)$ ตรงกัน ($\omega_i = \omega_o$) จะได้ค่าผลต่างทางเฟสเป็น

$$\begin{aligned}\theta_i - \psi_o &= \cos^{-1} \left[\frac{\omega_i - \omega_o}{K_o K_d} \right] \\ &= \cos^{-1}(0) \\ &= 90^\circ\end{aligned}\tag{2.14}$$

จากสมการที่ (2.14) ที่ได้ แทนค่าในสมการที่ (2.12) จะได้สัญญาณควบคุม $v_c(t)$ เท่ากับ

$$\begin{aligned}v_c(t) &= K_d \cos 90^\circ \\ &= 0\end{aligned}\tag{2.15}$$

จากสมการที่ (2.15) แสดงให้เห็นว่า เมื่อสัญญาณเอาต์พุต $s_o(t)$ มีความถี่ ω_o เท่ากับความถี่ ω_i ของสัญญาณอินพุต $s_i(t)$ ($\omega_o = \omega_i$) สัญญาณทั้งสองจะมีเฟสต่างกัน 90° พอดี (phase quadrature) และในทำนองเดียวกันถ้าผลต่างทางเฟสที่เกิดขึ้นในสมการที่ (2.14) เกิดจากความถี่ของสัญญาณอินพุต $s_i(t)$ และสัญญาณเอาต์พุต $s_o(t)$ แตกต่างกันเล็กน้อย ($\omega_i \neq \omega_o$) ถ้าผลต่างทางความถี่ของสัญญาณทั้งสองนี้มีค่าน้อยกว่าค่าผลคูณของลูปเกนขยาย (loop gain) $K_o K_d$ มากๆ ($\omega_i - \omega_o \ll K_o K_d$) ก็จะได้ค่าผลต่างเฟสเป็น

$$\begin{aligned}\theta_i - \psi_o &\cong \cos^{-1} \left[\frac{\omega_i - \omega_o}{K_o K_d} \right] \\ &\cong \cos^{-1}(0) \\ &\cong 90^\circ\end{aligned}\tag{2.16}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการที่ (2.16) ที่ได้ เมื่อพิจารณาหาค่าความสัมพันธ์ทางเฟส ψ_o ของสัญญาณเอาต์พุต $s_o(t)$ ในกรณีที่ความถี่ ($\omega_i \neq \omega_o$) จะได้ค่าประมาณทางเฟส ψ_o เป็น

$$\psi_o \cong \theta_i - 90^\circ \quad (2.17)$$

จากสมการที่ (2.17) ที่ได้ สามารถเขียนความสัมพันธ์ของค่าเฟส ψ_o ให้สอดคล้องกับค่าประมาณทางเฟสที่เกิดขึ้นได้ใหม่เป็น

$$\begin{aligned} \psi_o &\cong \theta_i - 90^\circ \\ &= \theta_o - 90^\circ \end{aligned} \quad (2.18)$$

โดยกำหนดให้ θ_o คือ ค่าเฟสของสัญญาณเอาต์พุต $s_o(t)$ ในกรณีที่ความถี่ $\omega_i \neq \omega_o$

ดังนั้นเมื่อนำสมการที่ (2.18) ที่ได้ ไปแทนค่าในสมการที่ (2.5) และสมการที่ (2.7) จะได้สัญญาณเอาต์พุต $s_o(t)$ และสัญญาณควบคุม $v_c(t)$ ตามลำดับดังนี้คือ

$$\begin{aligned} s_o(t) &= B \cos(\omega_i t + \psi_o(t)) \\ &= B \cos(\omega_i t + \theta_o(t) - 90^\circ) \\ &= B \sin(\omega_i t + \theta_o(t)) \end{aligned} \quad (2.19)$$

และ

$$\begin{aligned} v_c(t) &= K_d \cos(\theta_i(t) - \psi_o(t)) \\ &= K_d \cos(\theta_i(t) - \theta_o(t) + 90^\circ) \\ &= -K_d \sin(\theta_i(t) - \theta_o(t)) \end{aligned} \quad (2.20)$$

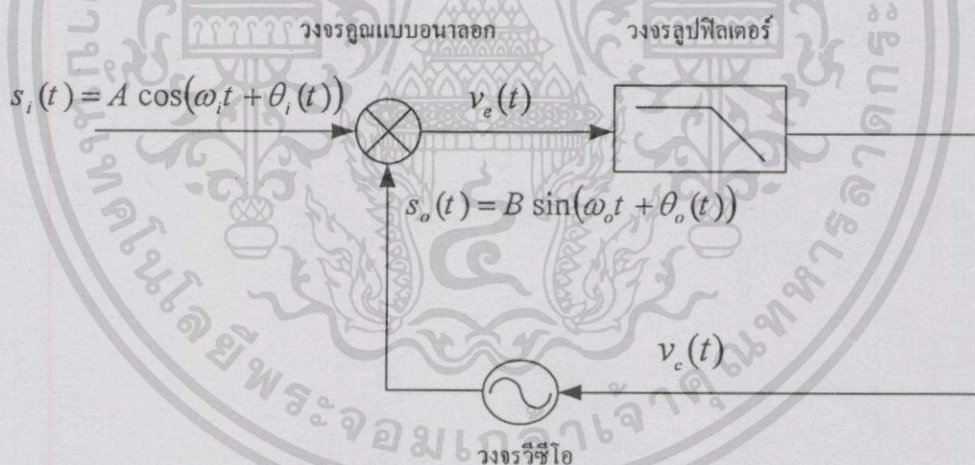
จากสมการที่ (2.19) ที่ได้ คือสัญญาณเอาต์พุต $s_o(t)$ ที่มีความถี่ตรงกับสัญญาณอินพุต $s_i(t)$ ในสมการที่ (2.1) ดังนั้นถ้าให้ความถี่ของสัญญาณ $s_o(t)$ แตกต่างจากสัญญาณ $s_i(t)$ เพียงเล็กน้อย

จึงเขียนรูปคลื่นสัญญาณเอาต์พุต $s_o(t)$ ให้สอดคล้องกับความสัมพันธ์ดังกล่าวได้ใหม่เป็น

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้สำหรับใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปเผยแพร่โดยไม่ได้รับอนุญาต
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$s_o(t) = B \sin(\omega_o t + \theta_o(t)) \quad (2.21)$$

และสมการที่ (2.20) ที่ได้ พบว่าสัญญาณควบคุม $v_c(t)$ มีค่าติดเครื่องหมายลบ ซึ่งการพิจารณาหลักการการทำงานของวงจรวจร PLL โดยทั่วไปในทางทฤษฎีจะไม่นิยมเขียนเครื่องหมายลบนี้ เพื่อสะดวกต่อการพิจารณาวิเคราะห์สัญญาณ แต่ในทางปฏิบัติเครื่องหมายนี้จะบ่งบอกให้ทราบว่า วงจรวีซีโอที่นำมาต่อประกอบภายในวงจรวจร PLL นั้น จะต้องเป็นวงจรชนิดแบบลบที่ให้ความถี่ของสัญญาณเอาต์พุต $s_o(t)$ มีค่าเพิ่มขึ้นเมื่อสัญญาณควบคุม $v_c(t)$ มีขนาดเป็นลบ และให้ความถี่ลดลงเมื่อสัญญาณควบคุมมีขนาดเป็นบวก ซึ่งการพิจารณาหลักการการทำงานของวงจรวจร PLL ในตำราและบทความวิชาการส่วนใหญ่นิยมพิจารณาในสภาวะการทำงานเริ่มต้นที่ความถี่ของสัญญาณอินพุต $s_i(t)$ และสัญญาณเอาต์พุต $s_o(t)$ แตกต่างกันเล็กน้อย [16-19] โดยสมมติให้ค่าผลต่างทางความถี่มีค่าน้อยกว่าค่าผลคูณของลูบเกนขยายมากๆ ($\omega_i - \omega_o \ll K_o K_d$) ดังนั้นจึงพบว่าส่วนใหญ่มักนิยมใช้สัญญาณอินพุต $s_i(t)$ สมการที่ (2.1) และสัญญาณเอาต์พุต $s_o(t)$ ตามสมการที่ (2.21) ซึ่งสามารถแสดงความสัมพันธ์ของสัญญาณต่างๆในวงจรวจร PLL ได้ดังแผนผังวงจรวจรในรูปที่ 2.3



รูปที่ 2.3 แผนผังวงจรวจรเฟสล็อกกลูบ เมื่อความถี่ของสัญญาณอินพุต $s_i(t)$ และสัญญาณเอาต์พุต $s_o(t)$ มีค่าแตกต่างกัน

จากหลักการการทำงานของวงจรวจร PLL ที่อธิบายมา ได้แสดงให้เห็นว่า วงจรวจร PLL สามารถทำให้เกิดการซิงโครไนซ์สัญญาณคลื่นพาห้ของเครื่องส่งกับเครื่องรับได้ ในหัวข้อต่อไปจะแสดงการวิเคราะห์ความสามารถในการซิงโครไนซ์สัญญาณของวงจรวจร PLL ที่ทำให้ค่าความคลาดเคลื่อน

ทางเฟสที่เกิดขึ้นมีค่าลดน้อยลงเท่ากับศูนย์ได้อย่างไร เพื่อสนับสนุนหลักการในทางทฤษฎีของวงจรร PLL ตามที่อธิบายมาในหัวข้อ 2.2.1 ดังรายละเอียดต่อไปนี้คือ

2.2.2 การวิเคราะห์ความสามารถในการซิงโครไนซ์สัญญาณของวงจรรเฟสล็อกถูบ

จากหลักการทำงานของวงจรร PLL ในหัวข้อที่ 2.2.1 ได้นำมาวิเคราะห์ความสามารถในการซิงโครไนซ์สัญญาณเครื่องส่งทางด้านเครื่องรับของวงจรร PLL ได้คือ เมื่อสัญญาณอินพุต $s_i(t)$ ในสมการที่ (2.1) และสัญญาณเอาต์พุต $s_o(t)$ ในสมการที่ (2.21) ถูกคูณสัญญาณกันที่วงจรรคูณแบบอนาลอกตามแผนผังวงจรรในรูปแบบที่ 2.3 ทำให้ได้สัญญาณคลาดเคลื่อน $v_e(t)$ ที่เอาต์พุตของวงจรรคูณเท่ากับ

$$v_e(t) = K_d \sin[(\omega_i - \omega_o)t + \theta_i(t) - \theta_o(t)] + [(\omega_i + \omega_o)t + \theta_i(t) + \theta_o(t)] \quad (2.22)$$

เมื่อสัญญาณคลาดเคลื่อน $v_e(t)$ ที่ได้ตามสมการที่ (2.22) ถูกกรองความถี่ด้วยวงจรรูปฟิลเตอร์เพื่อขจัดสัญญาณในส่วนความถี่สูงออกไป ทำให้ได้สัญญาณควบคุม $v_c(t)$ ที่เอาต์พุตของวงจรรูปฟิลเตอร์เป็น

$$v_c(t) = K_d \sin[(\omega_i - \omega_o)t + \theta_i(t) - \theta_o(t)] \quad (2.23)$$

และเมื่อสัญญาณคลาดเคลื่อน $v_e(t)$ และสัญญาณควบคุม $v_c(t)$ เข้าสู่สถานะคงตัว ($\omega_i = \omega_o$) ตามหลักการที่ได้อธิบายมาในหัวข้อ 2.2.1 แล้ว จะได้สัญญาณ $v_e(t)$ และสัญญาณ $v_c(t)$ ตามลำดับดังนี้คือ

$$v_e(t) = K_d \sin[(\theta_i(t) - \theta_o(t)) + (2\omega_i t + \theta_i(t) + \theta_o(t))] \quad (2.24)$$

และ

$$v_c(t) = K_d \sin(\theta_i(t) - \theta_o(t)) \quad (2.25)$$

จากสมการที่ (2.24) และสมการที่ (2.25) ที่ได้ เมื่อพิจารณาพบว่า วงจรร PLL จัดเป็นระบบไม่เชิงเส้น (nonlinear system) ยิ่งถ้าหากค่าผลต่างหรือค่าความคลาดเคลื่อนทางเฟสของสัญญาณอินพุต $s_i(t)$ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กับสัญญาณเอาต์พุต $s_o(t)$ มีค่ามากๆ จะทำให้วงจร PLL ไม่สามารถเข้าสู่สภาวะซิงโครไนซ์ได้หรือ อาจใช้เวลานานมากจนกว่าสัญญาณควบคุม $v_c(t)$ จะเข้าสู่สถานะคงตัว ดังนั้นการออกแบบวงจร PLL จึงต้องให้ค่าผลต่างทางความถี่ของสัญญาณทั้งสองมีค่าน้อยกว่าค่าของลูบเกนมากๆ (ซึ่งในที่นี้ จะไม่กล่าวถึงรายละเอียดเกี่ยวกับการออกแบบวงจร PLL [18]) จึงทำให้วงจร PLL จัดอยู่ในระบบเชิงเส้น (linear system) ได้ โดยสมมติให้ค่าผลต่างทางความถี่และเฟสของสัญญาณคลาดเคลื่อน $v_c(t)$ มีค่าน้อยมากๆ และอาศัยคุณสมบัติการกระจายของอนุกรมเทเลอร์ (Taylor's series) เมื่อ $\sin(x) \cong x$ ($x \ll 1$) [17-19] จึงสามารถเขียนความสัมพันธ์ของสัญญาณคลาดเคลื่อน $v_c(t)$ และสัญญาณควบคุม $v_c(t)$ ได้ใหม่ดังนี้คือ

$$v_c(t) = K_d(\theta_i(t) - \theta_o(t)) + K_d(2\omega_i t + \theta_i(t) + \theta_o(t)) \quad (2.26)$$

และ

$$v_c(t) = K_d(\theta_i(t) - \theta_o(t)) \quad (2.27)$$

จากสมการที่ (2.26) ที่ได้ จะไม่นำเทอมความถี่สูง (พจน์ที่ 2) มาพิจารณา เนื่องจากจะถูกขจัดออกไป ด้วยวงจรฟิลเตอร์ ดังนั้นการพิจารณาสัญญาณคลาดเคลื่อน $v_c(t)$ จึงสมมติให้สัญญาณมีค่าประมาณ เท่ากับสัญญาณควบคุม $v_c(t)$ ตามสมการที่ (2.27) ได้ ซึ่งสามารถเขียนความสัมพันธ์ได้เป็น

$$\begin{aligned} v_c(t) &\cong v_c(t) = K_d(\theta_i(t) - \theta_o(t)) \\ &= K_d\theta_c(t) \end{aligned} \quad (2.28)$$

โดยให้ θ_c คือ ค่าความคลาดเคลื่อนทางเฟส

จากสมการที่ (2.28) ที่ได้ ทำให้การทำงานของวงจร PLL จัดเป็นระบบเชิงเส้น ดังนั้นจึงวิเคราะห์ ความสามารถในการซิงโครไนซ์ของวงจร PLL ในโดเมนความถี่ได้ โดยอาศัยคุณสมบัติการแปลง ลาลาซ ซึ่งสามารถสรุปความสัมพันธ์ของสัญญาณต่างๆ ในโดเมนความถี่ของวงจร PLL ได้ดังนี้คือ [18]

$$\begin{aligned} V_c(s) &= K_d(\theta_i(s) - \theta_o(s)) \\ &= K_d\theta_c(s) \end{aligned} \quad (2.29)$$

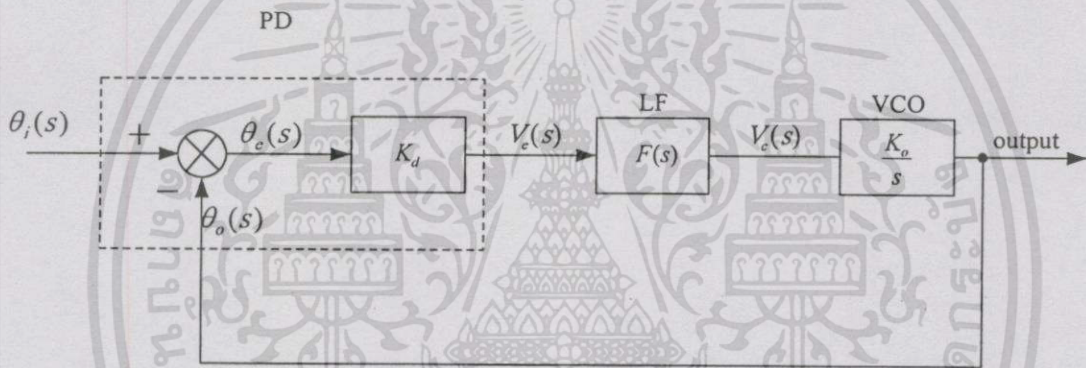
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$V_c(s) = F(s)V_e(s) \tag{2.30}$$

และ

$$\theta_o(s) = \frac{K_o V_c(s)}{s} \tag{2.31}$$

จากสมการที่ (2.29) ถึง สมการที่ (2.31) ที่ได้ สามารถใช้ความสัมพันธ์ของสมการดังกล่าว เขียนให้อยู่ในรูปวงจรมูลของวงจรเฟสล็อกแบบเชิงเส้น ได้ดังแผนผังวงจรรูปที่ 2.4



รูปที่ 2.4 แผนผังวงจรมูลของวงจรเฟสล็อกแบบเชิงเส้น

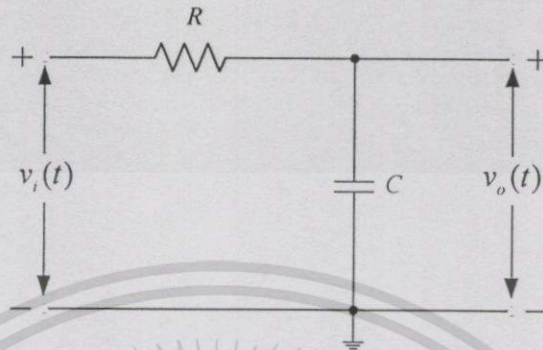
โดยสามารถเขียนความสัมพันธ์ของฟังก์ชันถ่ายโอน (transfer function) ของความคลาดเคลื่อนทางเฟส $\theta_e(s)$ ต่อ $\theta_i(s)$ ได้เป็น

$$H_e(s) = \frac{\theta_e(s)}{\theta_i(s)} = \frac{s}{s + K_o K_d F(s)} \tag{2.32}$$

โดยในที่นี้จะขอยกตัวอย่างฟังก์ชันถ่ายโอนของวงจรรูปฟิลเตอร์ $F(s)$ แบบต่างๆ ที่ถูกออกแบบเป็นวงจรรองความถี่ต่ำผ่านและนำไปแทนค่าในสมการที่ (2.32) เพื่อพิจารณาค่าความคลาดเคลื่อนทางเฟสที่เกิดขึ้นในสภาวะการทำงานเริ่มต้น มีค่าลดน้อยลงเมื่อระบบเข้าสู่สภาวะคงตัวได้หรือไม่ ซึ่งลักษณะวงจรและฟังก์ชันถ่ายโอนของวงจรรูปฟิลเตอร์แบบต่างๆมีรายละเอียดดังนี้คือ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1. วงจรกรองความถี่ต่ำผ่านแบบอาร์ซีฟิลเตอร์ (RC filter) ซึ่งมีลักษณะวงจรดังแสดงในรูปที่ 2.5 [19]



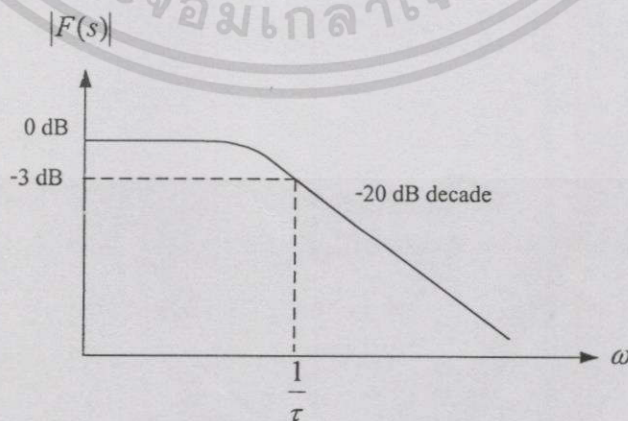
รูปที่ 2.5 วงจรกรองความถี่ต่ำผ่านแบบอาร์ซีฟิลเตอร์

จากรูปที่ 2.5 แสดงความสัมพันธ์ของอัตราส่วนแรงดันเอาต์พุต $v_o(t)$ ต่อแรงดันอินพุต $v_i(t)$ ได้ฟังก์ชันถ่ายโอนของวงจรกรองความถี่ต่ำผ่านแบบอาร์ซีฟิลเตอร์ในโดเมนความถี่เป็น [19]

$$F(s) = \frac{V_o(s)}{V_i(s)} = \frac{1}{1 + s\tau} \quad (2.33)$$

โดย τ คือ ค่าคงตัวทางเวลา (time constant) ($\tau = RC$)

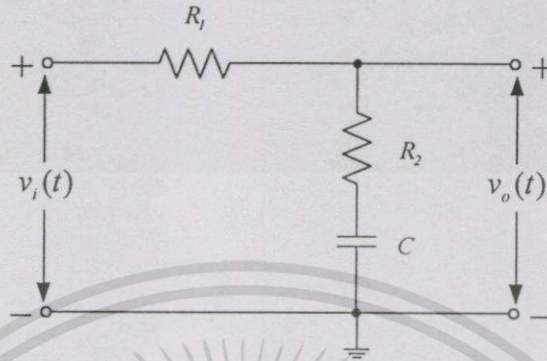
จากสมการที่ (2.33) ที่ได้พบว่า วงจรกรองความถี่ต่ำผ่านแบบอาร์ซีประกอบด้วย 1 โพล (pole) กับ 1 ซีโร่ (zero ที่ตำแหน่ง ∞) และสามารถแสดงผลตอบสนองทางขนาดของวงจรได้ดังรูปที่ 2.6



รูปที่ 2.6 ผลตอบสนองทางขนาดของวงจรกรองความถี่ต่ำผ่านแบบอาร์ซีฟิลเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. วงจรกรองความถี่ต่ำผ่านแบบพาสซีฟฟิลเตอร์ (passive filter) ซึ่งมีลักษณะวงจร ดังแสดงในรูปที่ 2.7 [18]



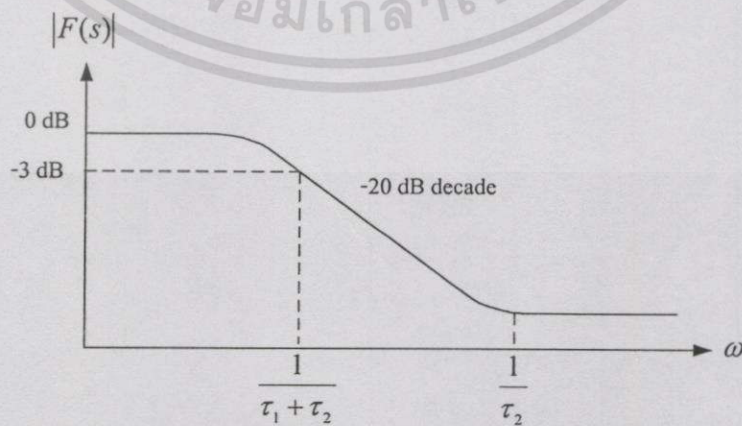
รูปที่ 2.7 วงจรกรองความถี่ต่ำผ่านแบบพาสซีฟฟิลเตอร์

จากรูปที่ 2.7 แสดงความสัมพันธ์ของอัตราส่วนแรงดันเอาต์พุต $v_o(t)$ ต่อแรงดันอินพุต $v_i(t)$ ได้ฟังก์ชันถ่ายโอนของวงจรกรองความถี่ต่ำผ่านแบบพาสซีฟฟิลเตอร์ในโดเมนความถี่เป็น

$$F(s) = \frac{1 + s\tau_2}{1 + s(\tau_1 + \tau_2)} \quad (2.34)$$

โดย $\tau_1 = R_1C$ และ $\tau_2 = R_2C$

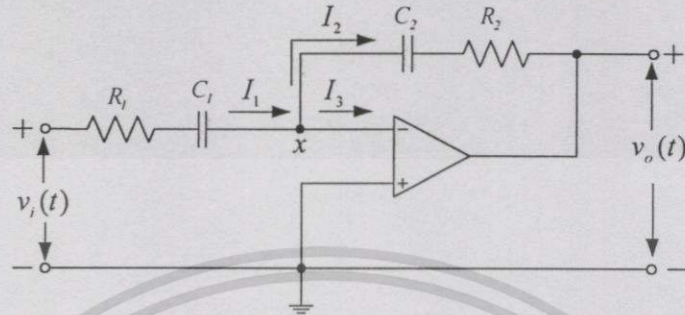
จากสมการที่ (2.34) ที่ได้พบว่า วงจรกรองความถี่ต่ำผ่านชนิดนี้ประกอบด้วย 1 โพล กับ 1 ซีโร และสามารถแสดงผลตอบสนองทางขนาดของวงจรได้ดังรูปที่ 2.8



รูปที่ 2.8 ผลตอบสนองทางขนาดของวงจรกรองความถี่ต่ำผ่านแบบพาสซีฟฟิลเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3. วงจรกรองความถี่ต่ำผ่านแบบแอกทีฟฟิลเตอร์ (active filter) ซึ่งมีลักษณะวงจร ดังแสดงในรูปที่ 2.9



รูปที่ 2.9 วงจรกรองความถี่ต่ำผ่านแบบแอกทีฟฟิลเตอร์

จากรูปที่ 2.9 ได้อาศัยกฎ KCL (Kirchhoff's current law) พิจารณาโนด (node) x ได้ความสัมพันธ์ของกระแสเป็น

$$I_1 = I_2 + I_3 \quad (2.35)$$

จากสมการที่ (2.35) ที่ได้ พิจารณาโดยอาศัยคุณสมบัติของวงจรออปแอมป์ที่อินพุตอิมพีแดนซ์และอัตราขยายลูปเปิด (open loop gain) ของวงจรมีค่าสูงมาก [22] จึงประมาณได้ว่า กระแส I_3 ตามรูปที่ 2.9 ไม่สามารถไหลผ่านความต้านทานอินพุตของออปแอมป์ได้ ทำให้กระแส $I_3 = 0$ จึงเขียนความสัมพันธ์ของสมการที่ (2.35) ได้ใหม่เป็น

$$I_1 = I_2 \quad (2.36)$$

$$\frac{sC_1}{(1 + sC_1R_1)}(V_i - V_x) = \frac{sC_2}{(1 + sC_2R_2)}(V_x - V_o)$$

จากสมการที่ (2.36) ที่ได้และคุณสมบัติของวงจรออปแอมป์ตามที่กล่าวมา จึงประมาณได้ว่า แรงดันที่โนด x มีค่าเท่ากับแรงดันที่ขั้วบวก (+) ของออปแอมป์ซึ่งต่อเทียบกราวด์ไว้ดังแสดงในรูปที่ 2.9 ทำให้แรงดัน v_x มีค่าประมาณเท่ากับศูนย์ ดังนั้นสมการที่ (2.36) สามารถเขียนความสัมพันธ์ของสมการได้ใหม่เป็น

$$\frac{sC_1}{(1+sC_1R_1)}V_I = -\frac{sC_2}{(1+sC_2R_2)}V_O \quad (2.37)$$

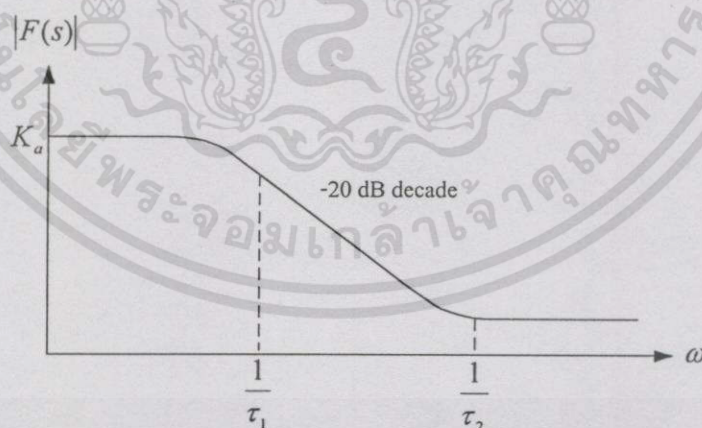
$$\frac{V_O(s)}{V_I(s)} = -\frac{C_1}{C_2} \cdot \frac{(1+sC_2R_2)}{(1+sC_1R_1)}$$

จัดสมการที่ (2.37) ขึ้นใหม่ ได้ความสัมพันธ์ของฟังก์ชันถ่ายโอนของวงจรกรองความถี่ต่ำผ่านแบบแอกทีฟฟิลเตอร์เป็น

$$F(s) = K_a \frac{1+s\tau_2}{1+s\tau_1} \quad (2.38)$$

โดย $\tau_1 = R_1C_1$, $\tau_2 = R_2C_2$ และ $K_a = -\frac{C_1}{C_2}$

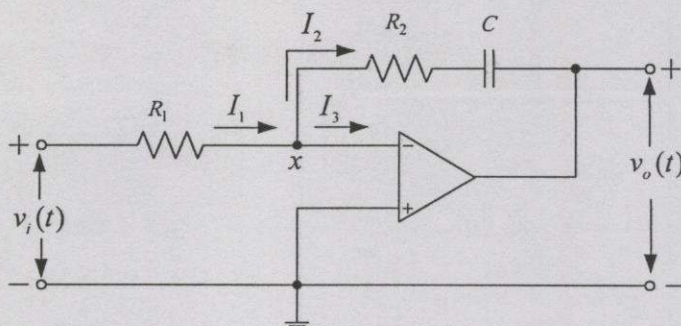
จากสมการที่ (2.38) ที่ได้พบว่า วงจรกรองความถี่ต่ำผ่านชนิดนี้ประกอบด้วย 1 โพลและ 1 ซีโร ซึ่งสังเกตได้ว่า ฟังก์ชันถ่ายโอนที่ได้คล้ายกับวงจรกรองความถี่ต่ำผ่านแบบพาสซีฟฟิลเตอร์มาก แต่แตกต่างกันที่วงจรกรองความถี่ต่ำผ่านแบบแอกทีฟฟิลเตอร์มีเกนขยายที่สูง ซึ่งสามารถแสดงผลตอบสนองทางขนาดของวงจรได้ดังรูปที่ 2.10



รูปที่ 2.10 ผลตอบสนองทางขนาดของวงจรกรองความถี่ต่ำผ่านแบบแอกทีฟฟิลเตอร์

4. วงจรกรองความถี่ต่ำผ่านแบบพีไอแอกทีฟฟิลเตอร์ (proportional integral active filter : PI filter) ซึ่งมีลักษณะของวงจรดังแสดงในรูปที่ 2.11 [18]

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.11 วงจรกรองความถี่ต่ำผ่านแบบพีไอแอกทีฟฟิลเตอร์

จากรูปที่ 2.11 ได้อาศัยกฎของ KCL พิจารณาที่โหนด x ได้ความสัมพันธ์ของกระแสเป็น

$$I_1 = I_2 + I_3 \quad (2.39)$$

จากสมการที่ (2.39) ที่ได้ พิจารณาโดยอาศัยคุณสมบัติของวงจรรอปแอมป์ตามที่กล่าวมาแล้ว จึงประมาณได้ว่า กระแส I_3 ตามรูปที่ 2.11 ไม่สามารถไหลผ่านความต้านทานอินพุตของออปแอมป์ได้ ทำให้กระแส $I_3 = 0$ จึงเขียนความสัมพันธ์ของสมการที่ (2.39) ได้ใหม่เป็น

$$I_1 = I_2$$

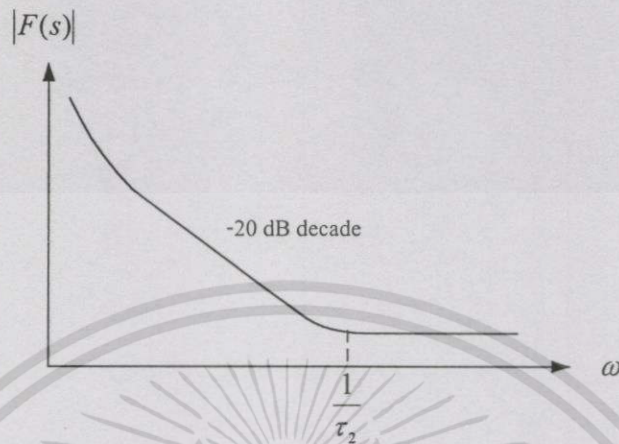
$$\frac{V_i - V_x}{R_1} = \frac{sC}{(sCR_2 + 1)} (V_x - V_o) \quad (2.40)$$

และจากสมการที่ (2.40) ประมาณได้ว่า แรงดันที่โหนด x มีค่าเท่ากับแรงดันที่ขั้วบวก (+) ของออปแอมป์ที่ต่อเทียบกราวด์ดังแสดงในรูปที่ 2.11 ทำให้แรงดัน v_x มีค่าประมาณเท่ากับศูนย์ ดังนั้นได้ความสัมพันธ์ฟังก์ชันถ่ายโอนของวงจรกรองความถี่ต่ำผ่านแบบพีไอแอกทีฟฟิลเตอร์ในโดเมนความถี่เป็น

$$F(s) = \frac{V_o(s)}{V_i(s)} = K_a \frac{s\tau_2 + 1}{s\tau_1} \quad (2.41)$$

โดย $\tau_1 = R_1C$, $\tau_2 = R_2C$ และ $K_a = -1$

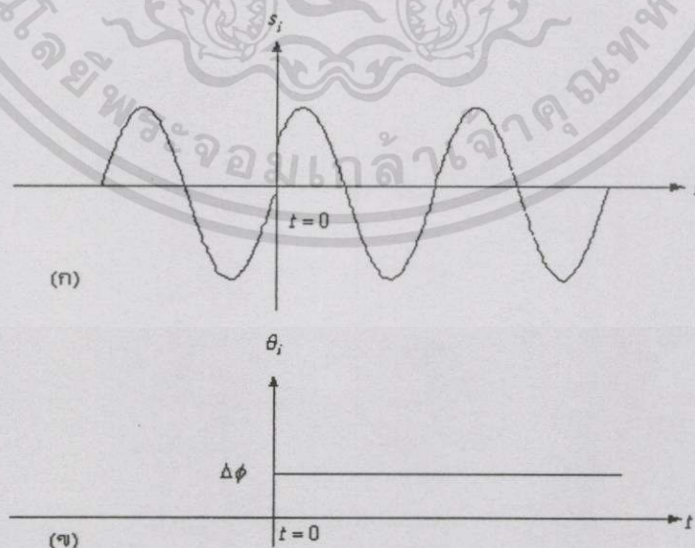
จากสมการที่ (2.41) ที่ได้ พบว่าวงจรกรองความถี่ชนิดนี้ประกอบด้วย 1 โพล (pole ที่ตำแหน่ง 0) และ 1 ซีโร ซึ่งสามารถแสดงผลตอบสนองทางขนาดของวงจรดังรูปที่ 2.12



รูปที่ 2.12 ผลตอบสนองทางขนาดของวงจรกรองความถี่ต่ำผ่านแบบพีไอแอกทีฟฟิลเตอร์

จากสมการที่ (2.33), (2.34), (2.38) และ (2.41) ที่ได้ นำไปแทนค่าในสมการที่ (2.32) เพื่อพิจารณากระบวนการป้อนกลับของวงจร PLL ที่ทำให้ค่าความคลาดเคลื่อนทางเฟส $\theta_e(t)$ ที่เกิดขึ้นมีค่าลดลงได้ โดยอาศัยทฤษฎี final value theorem [17-19] มาใช้พิจารณาหาค่า $\theta_e(t)$ ของสัญญาณคลาดเคลื่อน $v_e(t)$ ที่เปลี่ยนแปลงไปตามเฟส $\theta_i(t)$ ของสัญญาณอินพุต $s_i(t)$ ซึ่งมีลักษณะของการเปลี่ยนแปลงทางเฟสในรูปแบบต่างๆดังรายละเอียดต่อไปนี้

1. การเปลี่ยนแปลงทางเฟสของสัญญาณอินพุตแบบ phase step



รูปที่ 2.13 ลักษณะการเปลี่ยนแปลงทางเฟสของสัญญาณอินพุตแบบ phase step

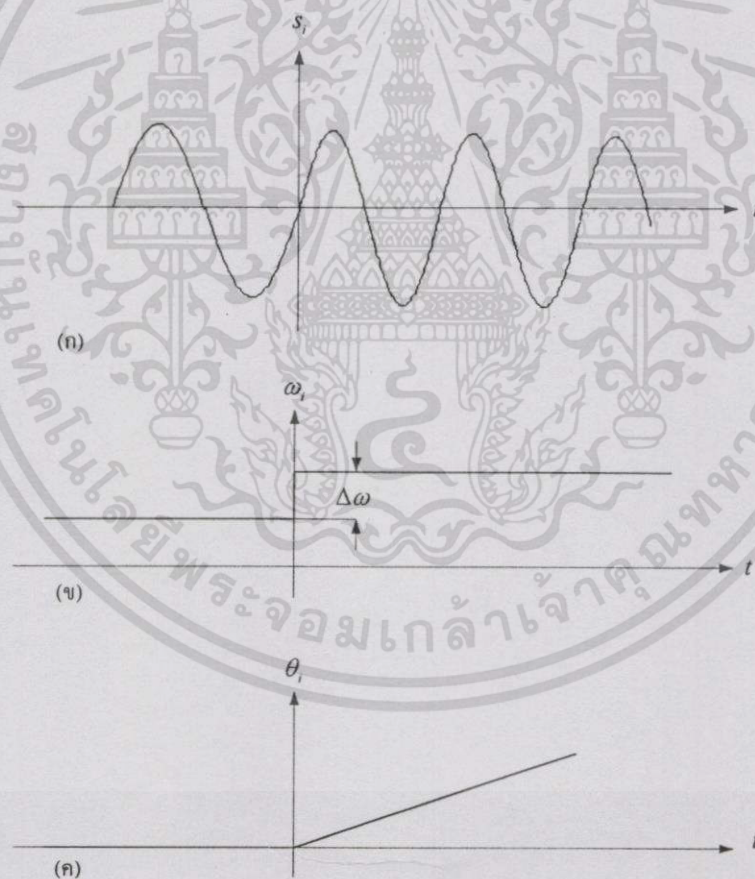
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 2.13(ก) กำหนดให้รูปคลื่นสัญญาณอินพุตเป็น $s_i(t) = A \sin(\omega_i t + \theta_i(t))$ โดยในสภาวะปกติที่เวลา $t < 0$ มีขนาดของการเปลี่ยนแปลงทางเฟส $\theta_i(t)$ เท่ากับศูนย์ดังแสดงในรูปที่ 2.13(ข) และให้สัญญาณอินพุต $s_i(t)$ เกิดการเปลี่ยนแปลงอย่างทันทีทันใดที่เวลา $t = 0$ ตามรูปที่ 2.6(ก) มีขนาดของการเปลี่ยนแปลงทางเฟส $\theta_i(t)$ เท่ากับ $\Delta\phi$ ตามรูปที่ 2.13(ข) ซึ่งลักษณะความสัมพันธ์ของการเปลี่ยนแปลงทางเฟสที่เกิดขึ้นดังกล่าวนี้เรียกว่า เฟสสเตป (phase step) ได้รับความสัมพันธ์เป็น

$$\theta_i(t) = \Delta\phi u(t) \quad (2.42)$$

โดยที่ $u(t)$ คือ ยูนิตสเตปฟังก์ชัน (unit step function) [18]

2. การเปลี่ยนแปลงทางความถี่ของสัญญาณอินพุตแบบ frequency step



รูปที่ 2.14 ลักษณะการเปลี่ยนแปลงทางความถี่ของสัญญาณอินพุตแบบ frequency step

จากรูปที่ 2.14(ก) สมมติให้ความถี่เชิงมุมของสัญญาณอินพุต $s_i(t)$ มีค่าเท่ากับ ω_i ที่เวลา $t < 0$ และให้สัญญาณอินพุตมีการเปลี่ยนแปลงทางความถี่เพิ่มขึ้นจากเดิมไป $\Delta\omega$ ที่เวลา $t \geq 0$ ดังแสดงในรูปที่ 2.14(ข) เขียนสมการความสัมพันธ์ของของสัญญาณอินพุตได้เป็น

$$\begin{aligned} s_i(t) &= A \sin(\omega_i t + \theta_i(t)) \\ &= A \sin(\omega_i t + \Delta\omega t) \end{aligned} \quad (2.43)$$

และจากสมการที่ (2.43) ได้รับความสัมพันธ์ทางเฟส $\theta_i(t)$ มีค่าเท่ากับการเปลี่ยนแปลงทางความถี่ $\Delta\omega$ ที่เบี่ยงเบนออกไปจากความถี่กลาง ω_i ของสัญญาณอินพุต $s_i(t)$ ซึ่งเขียนสมการได้เป็น

$$\theta_i(t) = \Delta\omega t \quad (2.44)$$

จากสมการที่ (2.42) และสมการที่ (2.44) ที่ได้ เมื่อพิจารณาเฟส $\theta_i(t)$ ของสัญญาณอินพุต $s_i(t)$ ในโดเมนความถี่โดยอาศัยคุณสมบัติการแปลงลาปลาซ ทำให้ได้ลักษณะการเปลี่ยนแปลงทางเฟส $\theta_i(t)$ ของสัญญาณอินพุตชนิดต่างๆตามลำดับดังนี้คือ [18]

phase step

$$\theta_i(s) = \frac{\Delta\Phi}{s} \quad (2.45)$$

frequency step

$$\theta_i(s) = \frac{\Delta\omega}{s^2} \quad (2.46)$$

จากสมการที่ (2.45) และสมการที่ (2.46) ที่ได้ นำไปแทนค่าในสมการที่ (2.32) เพื่อพิจารณาค่าความคลาดเคลื่อนทางเฟส $\theta_e(t)$ ที่เกิดขึ้น โดยจัดรูปแบบความสัมพันธ์ของสมการที่ (2.32) ได้เป็น

$$\theta_e(s) = \frac{s}{s + K_o K_d F(s)} \cdot \theta_i(s) \quad (2.47)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และจากสมการที่ (2.47) ได้พิจารณาหาค่าความคลาดเคลื่อนทางเฟส $\theta_e(t)$ ที่เกิดขึ้นในวงจร PLL โดยอาศัยคุณสมบัติของทฤษฎี final value theorem ได้ความสัมพันธ์ของสมการเป็น

$$[\theta_e(t)]_{t \rightarrow \infty} = \lim_{s \rightarrow 0} s \cdot \frac{s}{s + K_o K_d F(s)} \cdot \theta_i(s) \quad (2.48)$$

นำฟังก์ชันถ่ายโอนในสมการที่ (2.33), (2.34), (2.38) และ (2.41) ของวงจรรูปฟิลเตอร์ แทนค่าในสมการที่ (2.48) และพิจารณาหาค่าความคลาดเคลื่อนทางเฟส $\theta_e(t)$ ที่เกิดขึ้น เมื่อสัญญาณอินพุต $s_i(t)$ ที่ป้อนให้กับวงจร PLL มีการเปลี่ยนแปลงทางเฟส $\theta_i(t)$ ในลักษณะต่างๆทางโดเมนความถี่ตามสมการที่ (2.45) และสมการที่ (2.46) ทำให้ได้ค่าความคลาดเคลื่อนทางเฟส $\theta_e(t)$ ดังรายละเอียดต่อไปนี้

1. ค่าความคลาดเคลื่อนทางเฟส $\theta_e(t)$ ที่เกิดขึ้น เมื่อสัญญาณอินพุต $s_i(t)$ มีการเปลี่ยนแปลงทางเฟส $\theta_i(t)$ แบบ phase step

กรณีเลือกใช่วงจรกรองความถี่ต่ำผ่านแบบอาร์ซีฟิลเตอร์

$$\begin{aligned} [\theta_e(t)]_{t \rightarrow \infty} &= \lim_{s \rightarrow 0} s \cdot \frac{s(1+s\tau)}{s(1+s\tau) + K_o K_d} \cdot \frac{\Delta\phi}{s} \\ &= \lim_{s \rightarrow 0} \frac{(s^2\tau + s)\Delta\phi}{s^2\tau + s + K_o K_d} \\ &= 0 \end{aligned} \quad (2.49)$$

กรณีเลือกใช่วงจรกรองความถี่ต่ำผ่านแบบพาสซีฟฟิลเตอร์

$$\begin{aligned} [\theta_e(t)]_{t \rightarrow \infty} &= \lim_{s \rightarrow 0} s \cdot \frac{s(1+s(\tau_1 + \tau_2))}{s(1+s(\tau_1 + \tau_2)) + K_o K_d(1+s\tau_2)} \cdot \frac{\Delta\phi}{s} \\ &= \lim_{s \rightarrow 0} \frac{(s^2(\tau_1 + \tau_2) + s)\Delta\phi}{s^2(\tau_1 + \tau_2) + s(1 + K_o K_d \tau_2) + K_o K_d} \\ &= 0 \end{aligned} \quad (2.50)$$

กรณีเลือกใช้งานจรรองความถี่ผ่านแบบแอกทีฟฟิลเตอร์

$$\begin{aligned} [\theta_e(t)]_{t \rightarrow \infty} &= \lim_{s \rightarrow 0} s \cdot \frac{s(1+s\tau_1)}{s(1+s\tau_1) + K_o K_d K_a (1+s\tau_2)} \cdot \frac{\Delta\phi}{s} \\ &= \lim_{s \rightarrow 0} \frac{(s^2\tau_1 + s)\Delta\phi}{s^2\tau_1 + s(1 + K_o K_d K_a) + K_o K_d K_a} \end{aligned} \quad (2.51)$$

$$= 0$$

กรณีเลือกใช้งานจรรองความถี่ผ่านแบบพีไอแอกทีฟฟิลเตอร์

$$\begin{aligned} [\theta_e(t)]_{t \rightarrow \infty} &= \lim_{s \rightarrow 0} s \cdot \frac{s^2\tau_1}{s^2\tau_1 + K_o K_d K_a (1+s\tau_2)} \cdot \frac{\Delta\phi}{s} \\ &= \lim_{s \rightarrow 0} \frac{s^2\tau_1 \Delta\phi}{s^2\tau_1 + sK_o K_d K_a + K_o K_d K_a} \end{aligned} \quad (2.52)$$

$$= 0$$

จากสมการที่ (2.49) ถึง สมการที่ (2.52) ที่ได้พบว่า การเลือกใช้ฟังก์ชันถ่ายโอนของวงจรถูฟิลเตอร์ชนิดต่างๆในวงจร PLL ตามที่ได้กล่าวมา ทำให้ความคลาดเคลื่อนทางเฟส $\theta_e(t)$ ของสัญญาณคลาดเคลื่อน $v_e(t)$ ที่เกิดขึ้นในสภาวะการทำงานเริ่มต้น (สัญญาณในสถานะทรานเซียน) มีค่าลดน้อยลงจนเท่ากับศูนย์ได้ เมื่อสัญญาณอินพุตที่ป้อนให้กับวงจร PLL มีการเปลี่ยนแปลงทางเฟส $\theta_i(t)$ แบบ phase step ซึ่งในกรณีนี้ สัญญาณคลาดเคลื่อน $v_e(t)$ จะเข้าสู่สถานะคงตัวได้อย่างรวดเร็ว ทำให้เกิดการซิงโครไนซ์สัญญาณได้ทั้งในทางความถี่และเฟส

2. ค่าความคลาดเคลื่อนทางเฟส $\theta_e(t)$ ที่เกิดขึ้น เมื่อสัญญาณอินพุต $s_i(t)$ มีการเปลี่ยนแปลงทางความถี่แบบ frequency step

กรณีเลือกใช้วงจรกรองความถี่ต่ำผ่านแบบอาร์ซีฟิลเตอร์

$$\begin{aligned}
 [\theta_e(t)]_{t \rightarrow \infty} &= \lim_{s \rightarrow 0} s \cdot \frac{s(1+s\tau)}{s(1+s\tau) + K_o K_d} \cdot \frac{\Delta\omega}{s^2} \\
 &= \lim_{s \rightarrow 0} \frac{(s\tau + 1)\Delta\omega}{s^2\tau + s + K_o K_d} \\
 &= \frac{\Delta\omega}{K_o K_d}
 \end{aligned} \tag{2.53}$$

กรณีเลือกใช้วงจรกรองความถี่ต่ำผ่านแบบพาสซีฟฟิลเตอร์

$$\begin{aligned}
 [\theta_e(t)]_{t \rightarrow \infty} &= \lim_{s \rightarrow 0} s \cdot \frac{s(1+s(\tau_1 + \tau_2))}{s(1+s(\tau_1 + \tau_2)) + K_o K_d(1+s\tau_2)} \cdot \frac{\Delta\omega}{s^2} \\
 &= \lim_{s \rightarrow 0} \frac{(s(\tau_1 + \tau_2) + 1)\Delta\omega}{s^2(\tau_1 + \tau_2) + s(1 + K_o K_d \tau_2) + K_o K_d} \\
 &= \frac{\Delta\omega}{K_o K_d}
 \end{aligned} \tag{2.54}$$

กรณีเลือกใช้วงจรกรองความถี่ต่ำผ่านแบบแอกทิฟฟิลเตอร์

$$\begin{aligned}
 [\theta_e(t)]_{t \rightarrow \infty} &= \lim_{s \rightarrow 0} s \cdot \frac{s(1+s\tau_1)}{s(1+s\tau_1) + K_o K_d K_a(1+s\tau_2)} \cdot \frac{\Delta\omega}{s^2} \\
 &= \lim_{s \rightarrow 0} \frac{(s\tau_1 + 1)\Delta\omega}{s^2\tau_1 + s(1 + K_o K_d K_a \tau_2) + K_o K_d K_a} \\
 &= \frac{\Delta\omega}{K_o K_d K_a}
 \end{aligned} \tag{2.55}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กรณีเลือกใช้งานวงจรกรองความถี่ต่ำผ่านแบบพีโอแอกทีฟฟิลเตอร์

$$\begin{aligned}
 [\theta_e(t)]_{t \rightarrow \infty} &= \lim_{s \rightarrow 0} s \cdot \frac{s^2 \tau_1}{s^2 \tau_1 + K_o K_d K_a (1 + s \tau_2)} \cdot \frac{\Delta \omega}{s^2} \\
 &= \lim_{s \rightarrow 0} \frac{s \tau_1 \Delta \omega}{s^2 \tau_1 + s K_o K_d K_a \tau_2 + K_o K_d K_a} \\
 &= 0
 \end{aligned} \tag{2.56}$$

จากสมการที่ (2.53) และสมการที่ (2.54) ที่ได้พบว่า การเลือกใช้ฟังก์ชันถ่ายโอนของวงจรรูปฟิลเตอร์ชนิดดังกล่าวในวงจร PLL ทำให้ค่าความคลาดเคลื่อนทางเฟส $\theta_e(t)$ ของสัญญาณคลาดเคลื่อน $v_e(t)$ ที่เกิดขึ้นในสภาวะการทำงานเริ่มต้น เมื่อสัญญาณอินพุต $s_i(t)$ ที่ป้อนให้กับวงจรมีการเปลี่ยนแปลงทางความถี่แบบ frequency step มีค่า $\theta_e(t)$ ลดน้อยลงเท่ากับศูนย์เมื่อสัญญาณ $v_e(t)$ เข้าสู่สถานะคงตัวได้ เมื่อกำหนดให้ผลคูณเกนขยายวงปิด ($K_o K_d$) ของวงจรรูปฟิลเตอร์ มีค่ามากกว่าความถี่เบี่ยงเบน $\Delta \omega$ มากๆ ($K_o K_d \ll \Delta \omega$) สำหรับสมการที่ (2.55) และสมการที่ (2.56) ที่ได้พบว่า การเลือกใช้งานวงจรรูปฟิลเตอร์ชนิดที่มีอุปกรณ์ประเภทแอกทีฟประกอบขึ้นเป็นวงจรมัน (ออปแอมป์) ทำให้ผลคูณเกนขยายวงปิดมีค่าสูงกว่าการใช้อุปกรณ์ประเภทพาสซีฟประกอบวงจร จึงทำให้ความคลาดเคลื่อนทางเฟส $\theta_e(t)$ ที่เกิดขึ้นมีค่าลดน้อยลงเท่ากับศูนย์ได้รวดเร็วกว่าสมการที่ (2.53) และสมการที่ (2.54) โดยเฉพาะอย่างยิ่งการใช้งานวงจรรูปฟิลเตอร์ชนิดวงจรรองความถี่ต่ำผ่านแบบพีโอแอกทีฟฟิลเตอร์ ซึ่งมีโพลอยู่ที่จุดกำเนิด ($s=0$) ทำให้ความคลาดเคลื่อนทางเฟส $\theta_e(t)$ มีค่าลดน้อยลงเท่ากับศูนย์ได้ดีกว่าวงจรรองความถี่ต่ำผ่านแบบพาสซีฟฟิลเตอร์เมื่อสัญญาณอินพุต $s_i(t)$ ที่ป้อนให้กับวงจรมีการเปลี่ยนแปลงทางความถี่แบบ frequency step ดังนั้นจะเห็นว่า วงจรรองความถี่ต่ำผ่านที่ออกแบบโดยใช้ออปแอมป์ต่อประกอบขึ้นเป็นวงจร ให้ความสามารถในการซิงโครไนซ์สัญญาณของวงจรรูปฟิลเตอร์ ได้ดีจึงเหมาะสมที่จะนำวงจรรูปฟิลเตอร์ในลักษณะนี้ไปใช้ในเครื่องรับแบบคอสเทสที่ปรับปรุงใหม่ในบทที่ 4 โดยรายละเอียดเกี่ยวกับวงจรรองความถี่ต่ำผ่านแบบแอกทีฟที่ใช้จะได้อธิบายถึงในบทที่ 3 ต่อไป

จากหลักการงานและการวิเคราะห์ความสามารถในการซิงโครไนซ์สัญญาณของวงจรรูปฟิลเตอร์ทั้งในโดเมนเวลาและความถี่ ได้แสดงให้เห็นคุณสมบัติของวงจรรูปฟิลเตอร์ ที่ทำให้เกิดการซิงโครไนซ์สัญญาณของเครื่องส่งทางด้านเครื่องรับได้ทั้งในทางความถี่และเฟส ซึ่งลำดับขั้นตอนและวิธีการพิจารณาการทำงานของวงจรรูปฟิลเตอร์ สามารถนำไปใช้ในการพิจารณาการทำงานของเครื่องรับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

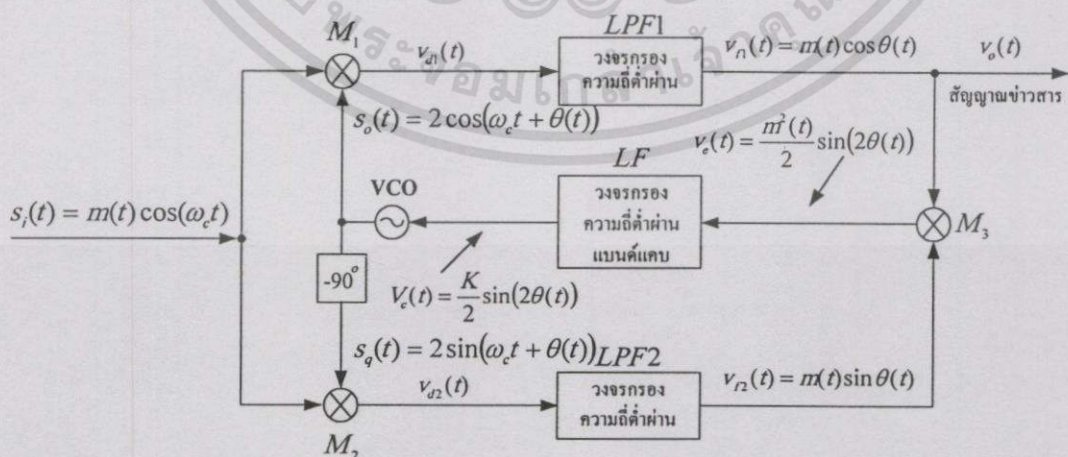
แบบคอสเทสทั้งรูปแบบสามัญและที่ปรับปรุงใหม่ได้ โดยรายละเอียดเกี่ยวกับการทำงานของเครื่องรับแบบคอสเทสรูปแบบสามัญจะได้อธิบายในลำดับหัวข้อต่อไปนี้เป็นที่

2.3 เครื่องรับแบบคอสเทสรูปแบบสามัญ

เครื่องรับแบบคอสเทสรูปแบบสามัญ คือ วงจรคิมอดูเลเตอร์แบบร่วมนัยหรือวงจรคิมอดูเลเตอร์แบบสัมพันธ์ชนิดหนึ่ง ที่มีพฤติกรรมการป้อนกลับจนทำให้เกิดการชิงโครไนซ์สัญญาณของเครื่องส่งทางเครื่องรับได้ทั้งในทางความถี่และเฟส ซึ่งถูกนำเสนอขึ้นโดย J.P. Costas ในปี ค.ศ. 1956 [26] เพื่อทดลองใช้งานเป็นวงจรถิทัศน์สัญญาณเอเอ็ม ดีเอสบี เอสซี ในระบบสื่อสารข้อมูลของหน่วยงานราชการภายในกองทัพและองค์กรธุรกิจเอกชนขนาดใหญ่ แต่ไม่ได้รับความนิยมเท่าที่ควรเพราะเทคนิคการดีเทกต์สัญญาณของเครื่องรับวิทยุระบบซูเปอร์เฮเทอโรไดน์ (superheterodyne) ยังได้รับความนิยมอยู่มากเนื่องจากต้นทุนการผลิตถูกกว่า [12,21] และเมื่อเข้าสู่ยุคไอซี การประยุกต์ใช้งานของเครื่องรับแบบคอสเทสรูปแบบสามัญในงานด้านระบบสื่อสารต่างๆ จึงกลับมาได้รับความนิยมและใช้งานกันโดยทั่วไปเพิ่มมากขึ้นจนถึงปัจจุบัน โดยความนิยมที่เพิ่มขึ้นนี้ส่วนหนึ่งเกิดจากคุณสมบัติของเครื่องรับที่สามารถกู้สัญญาณคลื่นพาห้ในระบบอนาล็อกและนำข้อมูลสัญญาณนาฬิกาออกจากระบบดิจิทัลได้นั่นเอง โดยรายละเอียดเกี่ยวกับหลักการทำงานสามารถอธิบายได้ดังต่อไปนี้คือ

2.3.1 หลักการทำงานของเครื่องรับแบบคอสเทสรูปแบบสามัญ

เครื่องรับแบบคอสเทสรูปแบบสามัญมีองค์ประกอบของวงจรพื้นฐานต่างๆ ที่ต่อประกอบขึ้นเป็นเครื่องรับได้แก่ วงจรเฟสล็อกเตอร์ วงจรวีซีโอ วงจรเลื่อนเฟส -90° และวงจรกรองความถี่ต่ำผ่าน ตามแผนผังของเครื่องรับที่แสดงในรูปที่ 2.15



รูปที่ 2.15 แผนผังเครื่องรับแบบคอสเทสรูปแบบสามัญ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 2.15 พิจารณาหลักการทํางานของเครื่องรับได้ โดยสมมติให้สัญญาณอินพุต $s_i(t)$ ที่ป้อนให้กับเครื่องรับมีรูปคลื่นสัญญาณเป็น

$$s_i(t) = m(t) \cos(\omega_c t + \theta_c(t)) \quad (2.57)$$

โดย $m(t)$ คือ สัญญาณข้อมูลหรือสัญญาณข่าวสารที่มอดูเลตแบบแอมพลิจูด (AM) มากับสัญญาณคลื่นพาห้ $\cos(\omega_c t + \theta_c(t))$

ω_c คือ ค่าความถี่เชิงมุมของสัญญาณคลื่นพาห้

θ_c คือ ค่าเฟสเริ่มต้นของสัญญาณคลื่นพาห้

จากสมการที่ (2.57) เพื่อให้เกิดความสะดวกในการวิเคราะห์สัญญาณ จึงสมมติให้ $\theta_c = 0$ ได้ โดยไม่ทำให้เสียความหมายในการวิเคราะห์สัญญาณแต่อย่างใด ซึ่งสามารถเขียนรูปคลื่นสัญญาณอินพุต $s_i(t)$ ได้ใหม่เป็น

$$s_i(t) = m(t) \cos(\omega_c t) \quad (2.58)$$

และในสภาวะการทํางานเริ่มต้นที่เวลา $t = 0$ สัญญาณเอาต์พุต $s_o(t)$ ที่ผลิตขึ้นจากวงจรวีซีโอตามแผนผังในรูปที่ 2.15 มีความถี่เท่ากับความถี่ทํางานอิสระ ω_o เนื่องจากสัญญาณควบคุม $v_c(t)$ ที่เกิดขึ้นในสภาวะนี้มีค่าเท่ากับศูนย์ ซึ่งโดยปกติของการออกแบบเครื่องรับจะกำหนดให้ความถี่ทํางานอิสระ ω_o ของเครื่องรับมีค่าใกล้เคียงความถี่ ω_c ของสัญญาณอินพุต $s_i(t)$ ดังนั้นในที่นี้จึงสมมติให้รูปคลื่นสัญญาณเอาต์พุต $s_o(t)$ มีค่าเป็น

$$s_o(t) = 2 \cos(\omega_c t + \theta(t)) \quad (2.59)$$

โดย θ คือ ความคลาดเคลื่อนทางเฟสที่เปลี่ยนแปลงไปตามเวลา (คิดความคลาดเคลื่อนทางความถี่รวมอยู่ด้วย)

จากรูปที่ 2.15 สัญญาณเอาต์พุต $s_o(t)$ ส่วนหนึ่งจะถูกส่งผ่านวงจรเลื่อนเฟส -90° ทำให้ได้สัญญาณเป็น

$$s_q(t) = 2 \sin(\omega_c t + \theta(t)) \quad (2.60)$$

จากสมการที่ (2.58) ถึง สมการที่ (2.60) เมื่อพิจารณาทางเดินของสัญญาณตามแผนผังในรูปที่ 2.15 ได้สัญญาณที่เกิดจากการคูณกันระหว่างสัญญาณอินพุต $s_i(t)$ กับสัญญาณเอาต์พุต $s_o(t)$ ที่วงจรเฟสดีเทกเตอร์ชนิดวงจรถูกแบบอนาล็อก (ในที่นี้กำหนดให้เกนขยาย K_m ของวงจรถูกมีค่าเท่ากับ 1) ได้สัญญาณที่เอาต์พุตของวงจรถูก M_1 เท่ากับ

$$\begin{aligned} v_{d1}(t) &= s_i(t) \cdot s_o(t) \\ &= 2m(t) \cos(\omega_c t) \cos(\omega_c t + \theta(t)) \\ &= m(t) \cos \theta(t) + m(t) \cos(2\omega_c t + \theta(t)) \end{aligned} \quad (2.61)$$

และสัญญาณที่เกิดจากการคูณกันระหว่างสัญญาณอินพุต $s_i(t)$ กับสัญญาณ $s_q(t)$ ทำให้ได้สัญญาณที่เอาต์พุตของวงจรถูก M_2 เท่ากับ

$$\begin{aligned} v_{d2}(t) &= s_i(t) \cdot s_q(t) \\ &= m(t) \cos(\omega_c t) \sin(\omega_c t + \theta(t)) \\ &= m(t) \sin \theta(t) + m(t) \sin(2\omega_c t + \theta(t)) \end{aligned} \quad (2.62)$$

จากสมการที่ (2.61) และ สมการที่ (2.62) ที่ได้ เมื่อนำสัญญาณทั้งสองไปผ่านวงจรถูกความถี่ต่ำผ่าน LPF₁ และ LPF₂ ตามรูปที่ 2.15 เพื่อขจัดสัญญาณในส่วนความถี่สูง (พจน์ที่ 2) ทำให้ได้เอาต์พุตที่วงจร LPF₁ และวงจร LPF₂ ตามลำดับดังนี้

$$v_{r1}(t) = m(t) \cos \theta(t) \quad (2.63)$$

และ

$$v_{r2}(t) = m(t) \sin \theta(t) \quad (2.64)$$

จากสมการที่ (2.63) และ สมการที่ (2.64) ที่ได้ เมื่อนำสัญญาณทั้งสองมอดูเลตหรือคูณซ้ำอีกครั้งตามแผนผังในรูปที่ 2.15 ทำให้ได้สัญญาณที่เอาต์พุตของวงจรถูก M_3 เป็น

$$\begin{aligned}
 v_e(t) &= v_{r1}(t) \cdot v_{r2}(t) \\
 &= m^2(t) \cos\theta(t) \sin\theta(t) \\
 &= \frac{m^2(t)}{2} \sin 2\theta(t)
 \end{aligned} \tag{2.65}$$

จากสมการที่ (2.65) ที่ได้ ถ้าสมมติให้สัญญาณข่าวสารเป็น $m(t) = \cos(\omega_m t)$ โดย ω_m คือ ความถี่เชิงมุมของสัญญาณข่าวสาร ทำให้เขียนสมการของสัญญาณ $v_e(t)$ ได้ใหม่เป็น

$$\begin{aligned}
 v_e(t) &= \frac{m^2(t)}{2} \sin 2\theta(t) \\
 &= \frac{K}{2} [1 + \cos(2\omega_m t)] \sin(2\theta(t)) \\
 &= \frac{K}{2} [\sin(2\theta(t)) + \cos(2\omega_m t) \sin(2\theta(t))]
 \end{aligned} \tag{2.66}$$

โดยให้ K คือ ค่าเฉลี่ยของสัญญาณ $m^2(t)$

จากสมการที่ (2.66) ที่ได้ เมื่อนำสัญญาณนี้ไปป้อนผ่านวงจรกรองความถี่ต่ำผ่านชนิดแบนด์แคปหรือวงจรฟิลเตอร์ (LF) ตามแผนผังวงจรในรูปที่ 2.15 โดยออกแบบให้วงจรกรองความถี่นี้มีแบนด์วิดท์ (bandwidth) น้อยกว่าค่าความถี่ต่ำสุดของสัญญาณ $m^2(t)$ เพื่อขจัดสัญญาณความถี่สูงออกไป (พจน์ที่ 2) ได้สัญญาณควบคุม $v_c(t)$ ที่เอาต์พุตของวงจรกรองความถี่ต่ำผ่านแบบแบนด์แคปเป็น

$$v_c(t) = \frac{K}{2} \sin 2\theta(t) \tag{2.67}$$

จากสมการที่ (2.67) สัญญาณควบคุม $v_c(t)$ นี้จะถูกนำไปใช้ควบคุมวงจรรีซีโอให้ผลิตสัญญาณเอาต์พุต $s_o(t)$ มีความถี่และเฟสตรงกับสัญญาณอินพุต $s_i(t)$ และเดิมที ที่การพิจารณาได้สมมติให้สัญญาณอินพุต $s_i(t)$ ในสมการที่ (2.58) มีความถี่คลื่นพาห์ ω_c เท่ากับสัญญาณเอาต์พุต $s_o(t)$ ตามสมการที่ (2.59) (ในสภาวะการทำงานเริ่มต้น) ทำให้ค่าความคลาดเคลื่อนทางเฟส $\theta(t)$ ที่เกิดขึ้นมีค่าน้อยมาก ซึ่งความสัมพันธ์ของการเปลี่ยนแปลงทางเฟส $\theta(t)$ ของสัญญาณเอาต์พุต $s_o(t)$ สามารถอาศัยขั้นตอนการพิจารณาของวงจร PLL ตามสมการที่ (2.6) ถึง สมการที่ (2.15) เพื่อแสดงให้เห็นหลักการการทำงานของเครื่องรับที่ทำให้เกิดการซิงโครไนซ์สัญญาณคลื่นพาห์ทางเครื่องรับได้ทั้งในทาง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปเผยแพร่หรือใช้เพื่อการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความถี่และเฟส โดยในที่นี้จะไม่พิสูจน์ซ้ำอีก ดังนั้นการพิจารณาสัญญาณควบคุม $v_c(t)$ ในสมการที่ (2.67) เมื่อค่าความคลาดเคลื่อนทางเฟส $\theta(t)$ ที่เกิดขึ้นมีค่าน้อยมาก โดยอาศัยคุณสมบัติการกระจายอนุกรมของเทเลอร์ ($\sin x \approx x$ เมื่อ $x \ll 1$) จึงประมาณสัญญาณควบคุม $v_c(t)$ ได้เป็น

$$\begin{aligned} v_c(t) &= \frac{K}{2} \sin(2\theta(t)) \\ &\cong K\theta(t) \end{aligned} \quad (2.68)$$

จากสมการที่ (2.68) ได้สัญญาณควบคุม $v_c(t)$ ที่แปรผันตามค่าความคลาดเคลื่อนทางเฟส $\theta(t)$ ที่ทำให้ค่าความถี่ชั่วขณะของสัญญาณเอาต์พุต $s_o(t)$ ที่ผลิตขึ้นจากวงจรวีซีโอเป็นสัดส่วนโดยตรงกับสัญญาณควบคุม $v_c(t)$ และเมื่อพฤติกรรมการป้อนกลับของสัญญาณควบคุม $v_c(t)$ ในวงปิดของเครื่องรับตามแผนผังรูปที่ 2.15 ที่เกิดขึ้นซ้ำๆ และได้ใช้เวลานานเพียงพอ (สัญญาณเข้าสู่สถานะคงตัว) ทำให้ความคลาดเคลื่อนทางเฟส $\theta(t)$ มีค่าลดน้อยลงเท่ากับศูนย์ ได้สัญญาณเอาต์พุต $s_o(t)$ ในสมการที่ (2.59) มีค่ากลายเป็น $2\cos(\omega_c t)$ ดังนั้นเครื่องรับแบบคอสเทสรูปแบบสามัญ จึงทำให้เกิดการชิงโครโมไนซ์สัญญาณคลื่นพาห้ทางเครื่องรับได้ทั้งในทางความถี่และเฟส

จากหลักการการทำงานของเครื่องรับแบบคอสเทสรูปแบบสามัญที่อธิบายมา ได้แสดงให้เห็นการทำงานของเครื่องรับที่ทำให้เกิดการชิงโครโมไนซ์สัญญาณคลื่นพาห้ของเครื่องส่งทางด้านเครื่องรับได้ทั้งความถี่และเฟสเป็นอย่างไร โดยในหัวข้อต่อไปจะเป็นการวิเคราะห์ความสามารถในการชิงโครโมไนซ์สัญญาณของเครื่องรับแบบคอสเทสรูปแบบสามัญ โดยแสดงให้เห็นว่า ความคลาดเคลื่อนทางเฟสที่เกิดขึ้นจะมีค่าลดน้อยลงเท่ากับศูนย์ได้ เพื่อสนับสนุนหลักการการทำงานทางทฤษฎีของเครื่องรับที่ได้อธิบายมาแล้วมาในหัวข้อ 2.3.1 ดังรายละเอียดต่อไปนี้

2.3.2 การวิเคราะห์ความสามารถในการชิงโครโมไนซ์สัญญาณของเครื่องรับแบบคอสเทสรูปแบบสามัญ

จากลำดับขั้นตอนในการพิจารณาหลักการการทำงานของเครื่องรับแบบคอสเทสรูปแบบสามัญในหัวข้อที่ 2.3.1 เมื่อนำมาวิเคราะห์ความสามารถในการชิงโครโมไนซ์สัญญาณของเครื่องส่งทางด้านเครื่องรับได้คือ สมมติให้สัญญาณอินพุต $s_i(t)$ กับสัญญาณเอาต์พุต $s_o(t)$ ตามแผนผังในรูปที่ 2.15 มีความถี่เท่ากัน แต่ให้เฟสของสัญญาณทั้งสองมีค่าแตกต่างกันเล็กน้อย โดยเขียนรูปคลื่นสัญญาณทั้งสองให้อยู่ในรูปสมการคณิตศาสตร์ทั่วไปได้ดังนี้คือ

$$s_i(t) = m(t) \cos(\omega_c t + \theta_i(t)) \quad (2.69)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และ

$$s_o(t) = 2 \cos(\omega_c t + \theta_o(t)) \quad (2.70)$$

โดย ω_c คือ ค่าความถี่กลางของสัญญาณทั้งสอง

θ_i, θ_o คือ ค่าเฟสเริ่มต้นของสัญญาณอินพุต $s_i(t)$ และสัญญาณเอาต์พุต $s_o(t)$ ตามลำดับ

และเมื่อพิจารณาทางเดินของสัญญาณในเครื่องรับแบบคอสเทสตามรูปที่ 2.15 ทำให้ได้สัญญาณที่เอาต์พุตของวงจรถูก M_3 เป็น

$$v_c(t) = \frac{m^2(t)}{2} \sin 2\theta_c(t) \quad (2.71)$$

โดยที่ θ_c คือ ค่าความคลาดเคลื่อนทางเฟสระหว่างสัญญาณอินพุต $s_i(t)$ กับสัญญาณเอาต์พุต $s_o(t)$ ($\theta_c = \theta_i - \theta_o$)

จากสมการที่ (2.71) ที่ได้ เมื่อนำสัญญาณนี้ผ่านวงจรถองความถี่ต่ำผ่านแบบแบนด์แคบตามที่ได้อธิบายมาแล้วในสมการที่ (2.65) ถึงสมการที่ (2.68) โดยให้สัญญาณควบคุม $v_c(t)$ ที่ได้มีค่าประมาณเท่ากับสัญญาณ $v_c(t)$ เนื่องจากสัญญาณความถี่สูงจะไม่ถูกนำมาพิจารณา ได้ความสัมพันธ์เป็น

$$v_c(t) \cong v_c(t) = K\theta_c(t) \quad (2.72)$$

โดยที่ K คือ ค่าเฉลี่ยของสัญญาณ $\frac{m^2(t)}{2}$

จากสมการที่ (2.72) ที่ได้ ทำให้การทำงานของเครื่องรับจัดเป็นระบบเชิงเส้น ดังนั้นจึงวิเคราะห์ความสามารถในการซิงโครไนซ์สัญญาณของเครื่องรับแบบคอสเทสแบบสามัญ ในโดเมนความถี่ได้ โดยอาศัยคุณสมบัติการแปลงลาปลาซ ซึ่งสามารถสรุปความสัมพันธ์ของสัญญาณต่างๆ ในโดเมนความถี่ของเครื่องรับได้ดังนี้คือ

$$V_c(s) = K\theta_c(s) \quad (2.73)$$

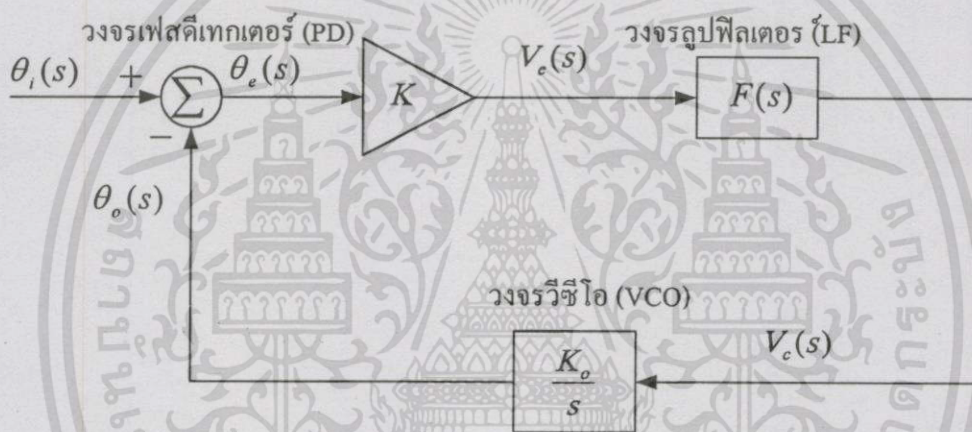
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$V_c(s) = F(s)V_e(s) \quad (2.74)$$

และ

$$\theta_o(s) = \frac{K_o V_c(s)}{s} \quad (2.75)$$

จากสมการที่ (2.73) ถึง สมการที่ (2.75) ที่ได้ เมื่อใช้ความสัมพันธ์ของสมการดังกล่าว เขียนให้อยู่ในรูปวงจรมุมของเครื่องรับแบบคอสเทสได้ ดังแผนผังวงจรในรูปที่ 2.16



รูปที่ 2.16 แผนผังวงจรมุมของเครื่องรับแบบคอสเทสรูปแบบสามัญ

จากรูปที่ 2.16 แสดงให้เห็นว่า การทำงานของเครื่องรับแบบคอสเทสรูปแบบสามัญซึ่งมีรูปแบบโครงสร้างพื้นฐานเป็นวงจรมุมแบบวงคู่ตามแผนผังวงจรในรูปที่ 2.15 เมื่ออาศัยเงื่อนไขและความสัมพันธ์ของสัญญาณต่างๆของเครื่องรับตามที่ได้อธิบายมา จึงสามารถพิจารณาให้อยู่ในรูปวงจรมุมแบบวงเดี่ยวได้ [23] โดยสามารถเขียนความสัมพันธ์ฟังก์ชันถ่ายโอนของความคลาดเคลื่อนทางเฟส $\theta_e(s)$ ต่อ $\theta_i(s)$ ได้เป็น

$$H_e(s) = \frac{\theta_e(s)}{\theta_i(s)} = \frac{s}{s + K_o K F(s)} \quad (2.76)$$

จากสมการที่ (2.76) ที่ได้ เมื่อเปรียบเทียบกับฟังก์ชันถ่ายโอนของวงจร PLL ในสมการที่ (2.32) พบว่า มีลักษณะรูปแบบของสมการเหมือนกัน แต่แตกต่างกันตรงที่ K ของเอกสารนี้เป็นเอกสารทศวงวินวสำหรับกรใช้งานเพื่อการศึกษาเท่านั้น ไมอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เครื่องรับแบบคอสเทสคือ ค่าเฉลี่ยของสัญญาณ $m^2(t)$ ส่วน K_d ของวงจรถ่าย PLL คือ ค่าเกนขยายของวงจรถ่ายเฟสดีเทกเตอร์ ดังนั้นวิธีการวิเคราะห์ความสามารถในการซิงโครไนซ์สัญญาณของเครื่องรับแบบคอสเทส เพื่อแสดงให้เห็นว่า ความคลาดเคลื่อนทางเฟส $\theta_e(t)$ ที่เกิดขึ้นในสภาวะการทำงานเริ่มต้นมีค่าลดน้อยลงเท่ากับศูนย์ได้หรือไม่เมื่อเวลาผ่านไป จึงเขียนความสัมพันธ์ของความคลาดเคลื่อนทางเฟสของเครื่องรับได้เป็น

$$\theta_e(s) = \frac{s}{s + K_o K F(s)} \cdot \theta_i(s) \quad (2.77)$$

จากสมการที่ (2.77) เมื่อพิจารณาค่าความคลาดเคลื่อนทางเฟส $\theta_e(t)$ ที่เกิดขึ้นเมื่อสัญญาณอินพุต $s_i(t)$ มีการเปลี่ยนแปลงทางเฟส $\theta_i(t)$ ในลักษณะต่างๆ ในโดเมนความถี่ตามสมการที่ (2.45) และสมการที่ (2.46) ดังรายละเอียดต่อไปนี้คือ

1. ค่าความคลาดเคลื่อนทางเฟส $\theta_e(t)$ ที่เกิดขึ้น เมื่อสัญญาณอินพุต $s_i(t)$ มีการเปลี่ยนแปลงทางเฟส $\theta_i(t)$ แบบ phase step
กรณีเลือกใช่วงจรกรองความถี่ต่ำผ่านแบบอาร์ซีฟิลเตอร์

$$\begin{aligned} [\theta_e(t)]_{t \rightarrow \infty} &= \lim_{s \rightarrow 0} s \cdot \frac{s(1+s\tau)}{s(1+s\tau) + K_o K} \cdot \frac{\Delta\phi}{s} \\ &= \lim_{s \rightarrow 0} \frac{(s^2\tau + s)\Delta\phi}{s^2\tau + s + K_o K} \\ &= 0 \end{aligned} \quad (2.78)$$

- กรณีเลือกใช่วงจรกรองความถี่ต่ำผ่านแบบพาสซีฟฟิลเตอร์

$$\begin{aligned} [\theta_e(t)]_{t \rightarrow \infty} &= \lim_{s \rightarrow 0} s \cdot \frac{s(1+s(\tau_1 + \tau_2))}{s(1+s(\tau_1 + \tau_2)) + K_o K(1+s\tau_2)} \cdot \frac{\Delta\phi}{s} \\ &= \lim_{s \rightarrow 0} \frac{(s^2(\tau_1 + \tau_2) + s)\Delta\phi}{s^2(\tau_1 + \tau_2) + s(1 + K_o K\tau_2) + K_o K} \end{aligned} \quad (2.79)$$

= 0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กรณีเลือกใช้งานจรรยาบรรณความถี่ต่ำผ่านแบบแอกทีฟฟิลเตอร์

$$\begin{aligned}
 [\theta_e(t)] &= \lim_{t \rightarrow \infty} \lim_{s \rightarrow 0} s \cdot \frac{s(1+s\tau_1)}{s(1+s\tau_1) + K_o K_a K(1+s\tau_2)} \cdot \frac{\Delta\phi}{s} \\
 &= \lim_{s \rightarrow 0} \frac{(s^2\tau_1 + s)\Delta\phi}{s^2\tau_1 + s(1 + K_o K_a K\tau_2) + K_o K_a K} \\
 &= 0
 \end{aligned} \tag{2.80}$$

กรณีเลือกใช้งานจรรยาบรรณความถี่ต่ำผ่านแบบพีไอแอกทีฟฟิลเตอร์

$$\begin{aligned}
 [\theta_e(t)] &= \lim_{t \rightarrow \infty} \lim_{s \rightarrow 0} s \cdot \frac{s^2\tau_1}{s^2\tau_1 + K_o K_a K(1+s\tau_2)} \cdot \frac{\Delta\phi}{s} \\
 &= \lim_{s \rightarrow 0} \frac{s^2\tau_1\Delta\phi}{s^2\tau_1 + sK_o K_a K\tau_2 + K_o K_a K} \\
 &= 0
 \end{aligned} \tag{2.81}$$

จากสมการที่ (2.78) ถึงสมการที่ (2.81) ที่ได้พบว่า ฟังก์ชันถ่ายโอนของวงจรรูปฟิลเตอร์ชนิดต่างๆตามสมการที่ (2.33), (2.34), (2.38) และ (2.41) ที่ได้นำไปแทนค่าในสมการที่ (2.77) ทำให้ค่าความคลาดเคลื่อนทางเฟส $\theta_e(t)$ ของสัญญาณคลาดเคลื่อน $v_e(t)$ ที่เกิดขึ้นในสภาวะการทำงานเริ่มต้นเมื่อสัญญาณอินพุต $s_i(t)$ มีการเปลี่ยนแปลงทางเฟสแบบ phase step มีค่าลดน้อยลงจนเท่ากับศูนย์ได้ ซึ่งในกรณีนี้ สัญญาณคลาดเคลื่อน $v_e(t)$ จะเข้าสู่สถานะคงตัวอย่างรวดเร็วทำให้เกิดการชิงโครโมสสัญญาณทางเครื่องรับได้ทั้งในทางความถี่และเฟส

2. ค่าความคลาดเคลื่อนทางเฟส $\theta_e(t)$ ที่เกิดขึ้น เมื่อสัญญาณอินพุต $s_i(t)$ มีการเปลี่ยนแปลงทางความถี่แบบ frequency step

กรณีเลือกใช่วงจรกรองความถี่ต่ำผ่านแบบอาร์ซีฟิลเตอร์

$$\begin{aligned}
 [\theta_e(t)]_{t \rightarrow \infty} &= \lim_{s \rightarrow 0} s \cdot \frac{s(1+s\tau)}{s(1+s\tau) + K_o K} \cdot \frac{\Delta\omega}{s^2} \\
 &= \lim_{s \rightarrow 0} \frac{(s\tau + 1)\Delta\omega}{s^2\tau + s + K_o K} \\
 &= \frac{\Delta\omega}{K_o K}
 \end{aligned} \tag{2.82}$$

กรณีเลือกใช่วงจรกรองความถี่ต่ำผ่านแบบพาสซีฟฟิลเตอร์

$$\begin{aligned}
 [\theta_e(t)]_{t \rightarrow \infty} &= \lim_{s \rightarrow 0} s \cdot \frac{s(1+s(\tau_1 + \tau_2))}{s(1+s(\tau_1 + \tau_2)) + K_o K(1+s\tau_2)} \cdot \frac{\Delta\omega}{s^2} \\
 &= \lim_{s \rightarrow 0} \frac{(s(\tau_1 + \tau_2) + 1)\Delta\omega}{s^2(\tau_1 + \tau_2) + s(1 + K_o K\tau_2) + K_o K} \\
 &= \frac{\Delta\omega}{K_o K}
 \end{aligned} \tag{2.83}$$

กรณีเลือกใช่วงจรกรองความถี่ต่ำผ่านแบบแอกทีฟฟิลเตอร์

$$\begin{aligned}
 [\theta_e(t)]_{t \rightarrow \infty} &= \lim_{s \rightarrow 0} s \cdot \frac{s(1+s\tau_1)}{s(1+s\tau_1) + K_o K_a K(1+s\tau_2)} \cdot \frac{\Delta\omega}{s^2} \\
 &= \lim_{s \rightarrow 0} \frac{(s\tau_1 + 1)\Delta\omega}{s^2\tau_1 + s(1 + K_o K_a K\tau_2) + K_o K_a K} \\
 &= \frac{\Delta\omega}{K_o K_a K}
 \end{aligned} \tag{2.84}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กรณีเลือกใช้งานวงจรองความถี่ต่ำผ่านแบบพีโอแอกทีฟฟิลเตอร์

$$\begin{aligned}
 [\theta_e(t)]_{t \rightarrow \infty} &= \lim_{s \rightarrow 0} s \cdot \frac{s^2 \tau_1}{s^2 \tau_1 + K_o K_a K (1 + s \tau_2)} \cdot \frac{\Delta \omega}{s^2} \\
 &= \lim_{s \rightarrow 0} \frac{s \tau_1 \Delta \omega}{s^2 \tau_1 + s K_o K_a K + K_o K_a K} \\
 &= 0
 \end{aligned} \tag{2.85}$$

จากสมการที่ (2.82) และสมการที่ (2.85) ที่ได้พบว่า ฟังก์ชันถ่ายโอนของวงจรรูปฟิลเตอร์ชนิดดังกล่าวมา เมื่อนำไปแทนค่าลงในสมการที่ (2.77) ทำให้ความคลาดเคลื่อนทางเฟส $\theta_e(t)$ ของสัญญาณคลาดเคลื่อน $v_e(t)$ ที่เกิดขึ้นในสภาวะการทำงานเริ่มต้นเมื่อสัญญาณอินพุต $s_i(t)$ มีการเปลี่ยนแปลงทางความถี่แบบ frequency step มีค่าความคลาดเคลื่อนทางเฟสลดน้อยลงเท่ากับศูนย์ได้เมื่อผลคูณเกนขยายวงปิด ($K_o K$) ของเครื่องรับมีค่ามากกว่าความถี่เบี่ยงเบน $\Delta \omega$ มากๆ ($K_o K \ll \Delta \omega$) จึงทำให้ค่า $\theta_e(t)$ ลดน้อยลงเท่ากับศูนย์ได้เมื่อสัญญาณคลาดเคลื่อน $v_e(t)$ เข้าสู่สถานะคงตัว สำหรับสมการที่ (2.84) และสมการที่ (2.85) ที่ได้เป็นที่ทราบกันดีว่า ฟังก์ชันถ่ายโอนของวงจรรูปฟิลเตอร์ชนิดวงจรรองความถี่ต่ำผ่านแบบแอกทีฟ มีเกนขยายวงปิดมากกว่าวงจรรชนิดแบบพาสซีฟฟิลเตอร์ตามที่ได้กล่าวมาแล้ว ดังนั้น ความคลาดเคลื่อนทางเฟสที่เกิดขึ้นจึงมีค่าลดน้อยลงเท่ากับศูนย์ได้รวดเร็วกว่าค่าความคลาดเคลื่อนทางเฟสในสมการที่ (2.82) และสมการที่ (2.73) โดยเฉพาะอย่างยิ่ง การใช้ฟังก์ชันถ่ายโอนของวงจรรองความถี่ต่ำผ่านแบบพีโอแอกทีฟฟิลเตอร์ ซึ่งมีโพลอยู่ที่จุดกำเนิด ($s = 0$) ทำให้ค่าความคลาดเคลื่อนทางเฟส $\theta_e(t)$ มีค่าลดน้อยลงเท่ากับศูนย์ได้ดีกว่าวงจรรองความถี่ต่ำผ่านแบบพาสซีฟฟิลเตอร์เมื่อสัญญาณอินพุตที่ป้อนให้กับเครื่องรับมีการเปลี่ยนแปลงทางความถี่แบบ frequency step

จากหลักการงานและการวิเคราะห์ความสามารถในการซิงโครไนซ์สัญญาณของเครื่องรับแบบคอสเทสกรุปแบบสามัญ แสดงให้เห็นถึงคุณสมบัติของวงจรที่ทำให้เกิดการซิงโครไนซ์สัญญาณของเครื่องส่งทางด้านเครื่องรับได้ทั้งในทางความถี่และเฟส ซึ่งเมื่อพิจารณาวิเคราะห์การทำงานของเครื่องรับอย่างละเอียดแล้วพบว่า สัญญาณคลาดเคลื่อน $v_e(t)$ ในสมการที่ (2.66) จะถูกรองสัญญาณด้วยวงจรรองความถี่ต่ำผ่านชนิดแบนด์แคปเพื่อขจัดสัญญาณความถี่สูง (พจน์ที่ 2) ออกไป ทำให้ได้สัญญาณควบคุม $v_c(t)$ ตามสมการที่ (2.67) ที่กลายเป็นสัญญาณไฟตรงและถูกนำไปใช้ควบคุมวงจรวีซีโอผลิตสัญญาณ $s_o(t)$ ให้มีความถี่และเฟสตรงกับคลื่นพาห้ของสัญญาณอินพุต $s_i(t)$ จุดนี้เองที่ทำให้สามารถพัฒนาเครื่องรับแบบคอสเทสขึ้นใหม่ได้ด้วยการลดจำนวนวงจรรองความถี่ต่ำผ่าน LPF₁ กับ LPF₂ ในวงปิดของเครื่องรับแบบคอสเทส รูปแบบสามัญออกไป ทำให้เหลือเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรกรองความถี่ต่ำผ่านชนิดแบนด์แคปหรือวงจรรูปฟิลเตอร์เพียงชุดเดียว โดยออกแบบให้วงจรกรองความถี่ต่ำผ่านชนิดนี้มีแบนด์วิดท์แคบและคมเพียงพอต่อการขจัดสัญญาณความถี่สูงที่ไม่ต้องการออกไปได้ ซึ่งวงจรคูณ M_3 กับวงจรกรองความถี่ต่ำผ่านชนิดแบนด์แคปที่เหลือนี้อาจสามารถประมาณเป็นวงจรเทคเตอร์ได้ จึงทำให้สัญญาณควบคุม $v_c(t)$ มีค่าเฉลี่ยเป็นสัญญาณไฟตรงและแปรผันตามค่าความคลาดเคลื่อนทางเฟส ดังนั้นเครื่องรับแบบคอสเทสที่ปรับปรุงใหม่ ที่นำเสนอในวิทยานิพนธ์นี้จะเหลือองค์ประกอบของวงจรพื้นฐานต่างๆที่ต่อประกอบขึ้นเป็นเครื่องรับได้แก่ วงจรเฟสดีเทกเตอร์ 3 ชุด วงจรรูปฟิลเตอร์ 1 ชุด วงจรวีซีโอ 1 ชุด และวงจรเลื่อนเฟส -90° 1 ชุด เท่านั้น ซึ่งคุณลักษณะเฉพาะของวงจรต่างๆที่ใช้ต่อประกอบขึ้นเป็นเครื่องรับและหลักการทำงานจะได้อธิบายถึงรายละเอียดในบทที่ 3 และบทที่ 4 ตามลำดับต่อไป



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3

วงจรพื้นฐานที่เกี่ยวข้อง

3.1 กล่าวนำ

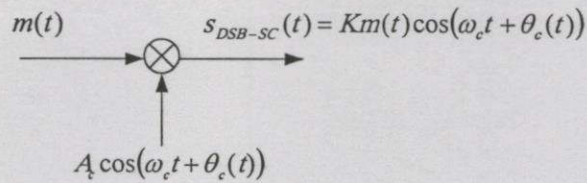
จากหลักการการทำงานของเครื่องรับคอสเทสรูปแบบสามัญที่ได้อธิบายในบทที่ 2 ทำให้พบจุดในการพัฒนาเครื่องรับขึ้นใหม่ด้วยการลดจำนวนวงจรกรองความถี่ต่ำผ่านภายในวงปิดของเครื่องรับแบบคอสเทสรูปแบบสามัญออกไปได้ 2 ชุด ทำให้เหลือวงจรต่างๆที่เกี่ยวข้องคือ วงจรเฟสดีเทกเตอร์ วงจรลูฟิสเตอร์ วงจรวีซีโอ และวงจรเลื่อนเฟส -90° ดังนั้นในบทที่ 3 นี้จะได้กล่าวถึงคุณลักษณะเฉพาะของวงจรต่างๆที่ใช้ประกอบขึ้นเป็นเครื่องรับแบบคอสเทสที่ปรับปรุงใหม่ ดังรายละเอียดต่อไปนี้คือ

3.2 วงจรเฟสดีเทกเตอร์

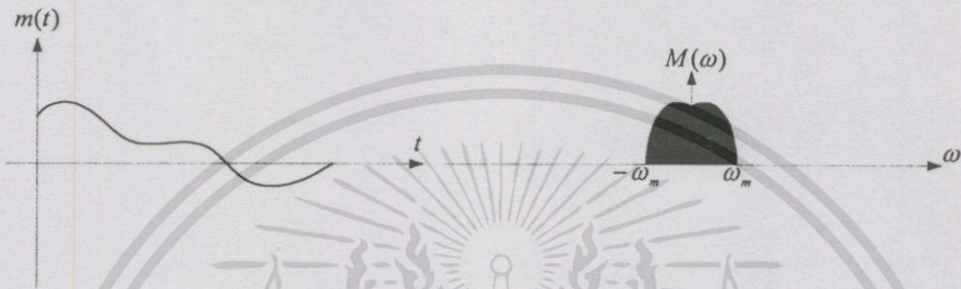
วงจรเฟสดีเทกเตอร์หรือวงจรเปรียบเทียบเฟส ทำหน้าที่เปรียบเทียบความถี่และเฟสระหว่างสัญญาณอินพุตที่ป้อนให้กับวงจร ได้เอาต์พุตเป็นสัญญาณที่มีค่าแปรผันตามผลต่างทางความถี่และเฟสของสัญญาณอินพุตทั้งสอง ซึ่งวงจรเฟสดีเทกเตอร์ที่นิยมใช้กันอยู่ทั่วไปในระบบอนาลอกและระบบดิจิทัลมีอยู่ด้วยกันหลายชนิดตามที่ได้กล่าวมาแล้วในบทที่ 2 โดยวิทยานิพนธ์ที่นำเสนอต้องการแสดงการทำงานที่ทำให้เกิดการซิงโครไนซ์สัญญาณทางเครื่องรับทั้งในทางความถี่และเฟส ได้กับสัญญาณจากระบบการส่งสัญญาณแบบอนาลอก ดังนั้นจึงเลือกใช้วงจรเฟสดีเทกเตอร์ชนิดวงจรคูณแบบอนาลอก โดยวงจรในทางปฏิบัติได้เลือกใช้ไอซีเบอร์ LM 1496N ซึ่งเป็นวงจรมอดูเลเตอร์แบบได้คูล (balanced modulator) ที่ใช้คูณสัญญาณกันอยู่ทั่วไป [29] จึงขออธิบายถึงหลักการมอดูเลตสัญญาณเอเอ็ม ดีเอสบี เอสซี เพื่อใช้ประกอบการศึกษาคุณลักษณะเฉพาะของวงจรคูณแบบอนาลอก และลักษณะของสัญญาณมอดูเลตจากเครื่องส่งที่จะถูกซิงโครไนซ์สัญญาณทางด้านเครื่องรับแบบคอสเทสที่ปรับปรุงใหม่ ดังรายละเอียดต่อไปนี้คือ

3.2.1 การมอดูเลต

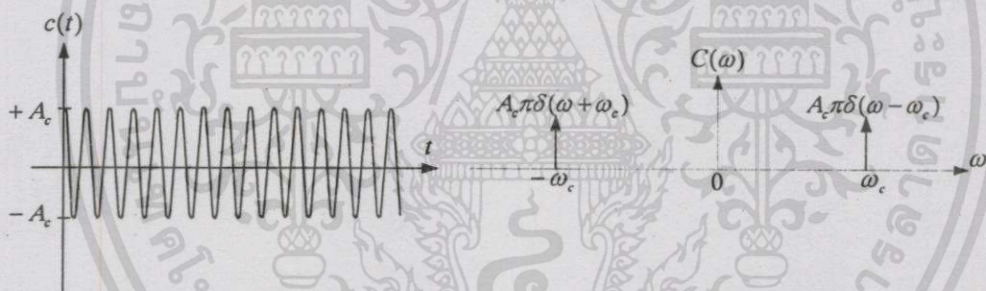
การมอดูเลตแอมพลิจูดแบบแถบข้างคู่ซัดคตินพาห์ (AM double sideband-suppressed carrier) ซึ่งเรียกย่อว่า ดีเอสบี เอสซี (DSB-SC) คือ การมอดูเลตแอมพลิจูดที่ใช้ระดับความแรงของสัญญาณข่าวสารไปทำให้ค่าพารามิเตอร์คือ แอมพลิจูดของสัญญาณคลื่นพาห์เปลี่ยนแปลงไป ในขณะที่ค่าความถี่และเฟสของสัญญาณคลื่นพาห์ยังมีค่าคงเดิม ซึ่งกระบวนการมอดูเลตสัญญาณ DSB-SC สามารถแสดงได้ดังรูปที่ 3.1(ก) [15]



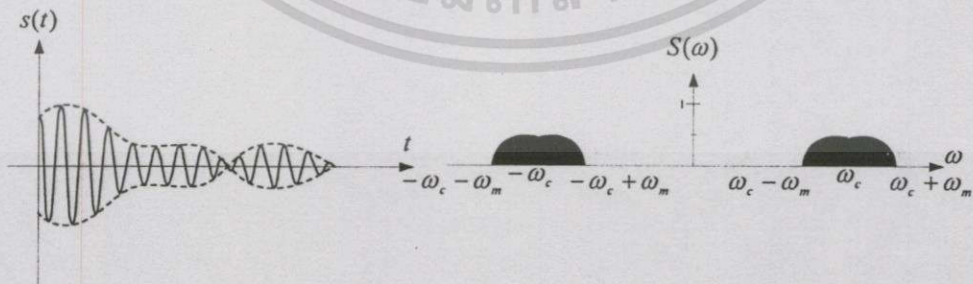
(ก) แผนผังของกระบวนการมอดูเลตสัญญาณแบบดีเอสบี เอสซี



(ข) แสดงคู่ความสัมพันธ์สัญญาณข่าวสารในโดเมนเวลากับความหนาแน่นสเปกตรัมของสัญญาณข่าวสารในโดเมนความถี่



(ค) แสดงคู่ความสัมพันธ์สัญญาณคลื่นพาห้ใน โดเมนเวลากับสเปกตรัมของสัญญาณคลื่นพาห้ในโดเมนความถี่



(ง) แสดงคู่ความสัมพันธ์สัญญาณมอดูเลตแบบดีเอสบี เอสซี ในโดเมนเวลากับความหนาแน่นสเปกตรัมของสัญญาณดีเอสบี เอสซี ในโดเมนความถี่

รูปที่ 3.1 กระบวนการมอดูเลตสัญญาณแบบดีเอสบี เอสซี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยกำหนดให้ $m(t)$ เป็นสัญญาณข่าวสารที่นำมามอดูเลตกับสัญญาณคลื่นพาห้ $A_c \cos(\omega_c t + \theta_c(t))$ ที่สามารถเขียนให้อยู่ในรูปสมการทั่วไปได้คือ

$$s_{DSB-SC}(t) = Km(t) \cos(\omega_c t + \theta_c(t)) \quad (3.1)$$

โดย K คือ ค่าคงที่ ที่กระบวนการมอดูเลตจัดการควบคุมสัดส่วนขนาดของสัญญาณคลื่นพาห้ A_c ให้แปรผันตามสัญญาณข่าวสาร $m(t)$ [24]

และจากสมการที่ (3.1) ที่ได้ สามารถวิเคราะห์คุณสมบัติการเลื่อนทางความถี่ (frequency-shifting property) ของสัญญาณได้ โดยอาศัยคู่ความสัมพันธ์ของผลการแปลงฟูริเยร์ (Fourier transform pairs) แสดงลักษณะการเลื่อนสเปกตรัมทางความถี่ของสัญญาณ [15,25] แต่เพื่อให้การวิเคราะห์สัญญาณง่ายขึ้น ได้สมมติให้ค่า $K=1$ และเฟส $\theta_c=0$ ซึ่งจะไม่ทำให้เสียความหมายโดยทั่วไปแต่อย่างใด ความสัมพันธ์ของสัญญาณในสมการที่ (3.1) จึงเขียนได้ใหม่เป็น

$$s_{DSB-SC}(t) = m(t) \cos(\omega_c t) \quad (3.2)$$

โดยสมมติว่า $m(t)$ มีค่าการแปลงฟูริเยร์เป็น $M(\omega)$ กล่าวคือ

$$\mathcal{F}\{m(t)\} \leftrightarrow M(\omega) \quad (3.3)$$

เราอาจเขียนภาพความสัมพันธ์นี้ได้ดังแสดงในรูปที่ 3.1(ข) และในทำนองเดียวกันสัญญาณคลื่นพาห้ $A_c \cos(\omega_c t)$ เมื่อถูกทำการแปลงฟูริเยร์แล้วจะได้คู่ความสัมพันธ์ของสัญญาณในโดเมนความถี่เป็น

$$\mathcal{F}\{A_c \cos(\omega_c t)\} \leftrightarrow A_c [\delta(\omega + \omega_c) + \delta(\omega - \omega_c)] \quad (3.4)$$

จากสมการที่ (3.4) ได้แสดงรูปคลื่นสัญญาณและสเปกตรัมของสัญญาณคลื่นพาห้ $A_c \cos(\omega_c t)$ ดังแสดงในรูปที่ 3.1(ค) การมอดูเลตสัญญาณในสมการที่ (3.2) ที่ทำให้เกิดการเลื่อนทางความถี่ของสัญญาณ โดยอาศัยคุณสมบัติของการแปลงฟูริเยร์ จะได้คู่ความสัมพันธ์ของสัญญาณเป็น

$$\mathcal{F}\{m(t) \cos(\omega_c t)\} = S_{DSB-SC}(\omega) = \frac{1}{2} [M(\omega + \omega_c) + M(\omega - \omega_c)] \quad (3.5)$$

และจากสมการที่ (3.5) ได้แสดงรูปคลื่นสัญญาณและสเปกตรัมของสัญญาณ DSB-SC ดังแสดงในรูปที่ 3.1(ง) ซึ่งกระบวนการมอดูเลตสัญญาณ DSB-SC ตามรูปที่ 3.1(ก) และสมการที่ (3.5) แสดงให้เห็นว่า สเปกตรัมของสัญญาณ $m(t)$ ถูกเลื่อนความถี่ไปอยู่ที่ช่วงความถี่ $\omega_c \leq |\omega| \leq \omega_c + \omega_m$ ซึ่งเรียกว่า ไซด์แบนด์สูง (upper-sideband) หรือที่เรียกย่อว่า ยูเอสบี (USB) และที่บริเวณช่วงความถี่ $\omega_c - \omega_m \leq |\omega| \leq \omega_c$ ที่เรียกว่า ไซด์แบนด์ต่ำ (lower-sideband) เรียกย่อว่า แอลเอสบี (LSB)

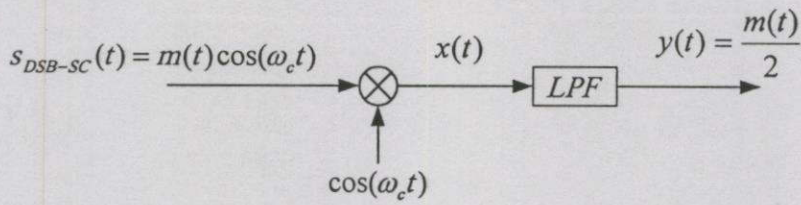
จากกระบวนการมอดูเลตดังกล่าวนี้ควรสังเกตอีกด้วยว่า ถ้าสัญญาณ $m(t)$ นั้น ไม่มีส่วนประกอบเชิงความถี่ที่เป็นไฟตรง ไซด์แบนด์ทั้งสองที่เกิดจากการมอดูเลตก็จะอยู่ห่างจากกันอย่างชัดเจน และสเปกตรัมของสัญญาณเอเอ็มก็จะไม่เกิดมีองค์ประกอบความถี่ที่ $\omega \pm \omega_c$ ปรากฏ กล่าวคือ มันจะไร้สัญญาณที่ความถี่คลื่นพาห์ในกรณีดังกล่าว ด้วยเหตุนี้เองทำให้กระบวนการมอดูเลตสัญญาณแบบนี้ได้ชื่อว่า การมอดูเลตแอมพลิจูดแบบไซด์แบนด์คู่ขจัดคลื่นพาห์ หรือ การมอดูเลตแอมพลิจูดแบบแถบข้างคู่ขจัดคลื่นพาห์ นั่นเอง

สำหรับการที่จะแยกสัญญาณข่าวสาร $m(t)$ ออกจาก $s_{DSB-SC}(t)$ นั้น กระบวนการที่ทำหน้าที่นี้เรียกว่า การดีเทกต์ (detect) หรือ การดีมอดูเลต (demodulate) สัญญาณ ดังรายละเอียดต่อไปนี้คือ

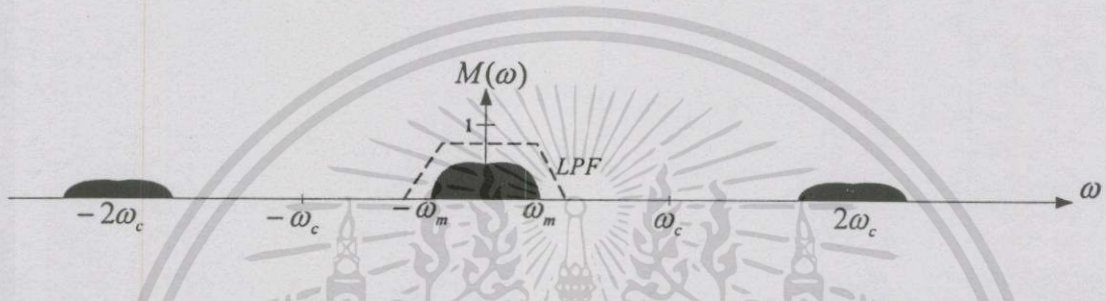
3.2.2 การดีมอดูเลตสัญญาณดีเอสบี เอสซี

การดีมอดูเลตสัญญาณ DSB-SC คือ กระบวนการแยกสัญญาณข่าวสาร $m(t)$ ออกจากสัญญาณคลื่นพาห์ $\cos(\omega_c t)$ ทางด้านเครื่องรับปลายทางทำได้จาก การเลื่อนสเปกตรัมของสัญญาณข่าวสาร $m(t)$ ให้กลับมาอยู่ในตำแหน่งเดิมอีกครั้ง โดยการนำสัญญาณ DSB-SC ที่รับได้มามอดูเลตซ้ำอีกครั้งกับสัญญาณคลื่นพาห์ $\cos(\omega_c t)$ ดังแผนผังของกระบวนการดีมอดูเลตสัญญาณ DSB-SC ในรูปที่ 3.2(ก) ซึ่งสามารถเขียนความสัมพันธ์หาค่าสัญญาณ $x(t)$ ตามรูปได้คือ

$$\begin{aligned} x(t) &= s_{DSB-SC}(t) \cdot \cos(\omega_c t) \\ &= m(t) \cos(\omega_c t) \cos(\omega_c t) \\ &= \frac{m(t)}{2} + \frac{m(t)}{2} \cos(2\omega_c t) \end{aligned} \quad (3.6)$$



(ก) แผนผังกระบวนการคีมอดูเลตสัญญาณแบบดีเอสบี เอสซี



(ข) แสดงการเลื่อนสเปกตรัมสัญญาณข่าวสาร $M(\omega)$ กลับตำแหน่งเดิม

รูปที่ 3.2 กระบวนการคีมอดูเลตสัญญาณแบบดีเอสบี เอสซี

จากสมการที่ (3.6) ที่ได้ เมื่ออาศัยคุณสมบัติของผลการแปลงฟูรีเยร์ จะได้

$$\mathcal{F}\left\{\frac{m(t)}{2} + \frac{m(t)}{2}\cos(2\omega_c t)\right\} = \frac{1}{2}M(\omega) + \frac{1}{4}[M(\omega + 2\omega_c) + M(\omega - 2\omega_c)] \quad (3.7)$$

จากสมการที่ (3.7) แสดงถึงสเปกตรัมของสัญญาณ $x(t)$ ที่เป็นดังแสดงในรูปที่ 3.2(ข) ซึ่งเมื่อจัดสัญญาณในส่วนที่เป็นความถี่สูงออกไปด้วยวงจรกรองความถี่ต่ำผ่าน ทำให้เหลือเพียงสเปกตรัม $\frac{1}{2}M(\omega)$ ออกมา ดังนั้นสัญญาณเอาต์พุต $y(t)$ ที่ได้จากกระบวนการคีมอดูเลตสัญญาณ DSB-SC ตามแผนผังในรูปที่ 3.2(ก) คือ

$$y(t) = \frac{m(t)}{2} \quad (3.8)$$

การคิโมอูเลตสัญญาณ DSB-SC ด้วยวิธีการมอดูเลตหรือการคูณสัญญาณคลื่นพาห้ทางเครื่องรับที่มีความถี่และเฟสตรงกับสัญญาณคลื่นพาห้จากเครื่องส่งเข้าไปอีกครั้ง สามารถที่จะเลื่อนสเปกตรัมสัญญาณ $m(t)$ ให้กลับมาอยู่ในตำแหน่งเดิมได้ ข้อเสียในทางปฏิบัติของการคิโมอูเลตสัญญาณด้วยวิธีการนี้ เกิดขึ้นจากวงจรออสซิลเลเตอร์ประจำเครื่องรับไม่สามารถผลิตสัญญาณคลื่นพาห้ที่มีความถี่และเฟสตรงกับสัญญาณคลื่นพาห้ทางเครื่องส่งได้พอดี ทำให้สัญญาณข่าวสาร $m(t)$ ที่ตีเทกต์ได้เกิดการผิดเพี้ยนหรือสูญเสียข้อมูลข่าวสารไป ซึ่งผลของความผิดพลาดหรือความคลาดเคลื่อนทางความถี่หรือเฟสของสัญญาณคลื่นพาห้ทางเครื่องรับที่ไม่ตรงกับสัญญาณคลื่นพาห้จากเครื่องส่ง ซึ่งพิจารณาได้ดังต่อไปนี้คือ สมมติให้วงจรออสซิลเลเตอร์ประจำเครื่องรับผลิตสัญญาณคลื่นพาห้เป็น $\cos[(\omega_c + \Delta\omega)t + \delta]$ ที่มีความถี่และเฟสคลาดเคลื่อนไปจากสัญญาณคลื่นพาห้จากเครื่องส่ง โดยให้ $\Delta\omega$ และ δ คือค่าความคลาดเคลื่อนทางความถี่และเฟสตามลำดับ จากกระบวนการคิโมอูเลตสัญญาณตามรูปที่ 3.2 สัญญาณ DSB-SC จะถูกมอดูเลตซ้ำอีกครั้งกับสัญญาณคลื่นพาห้ $\cos[(\omega_c + \Delta\omega)t + \delta]$ ได้ความสัมพันธ์ของสัญญาณเป็น

$$\begin{aligned} x(t) &= s_{DSB-SC}(t) \cdot \cos[(\omega_c + \Delta\omega)t + \delta] \\ &= m(t) \cos(\omega_c t) \cos[(\omega_c + \Delta\omega)t + \delta] \\ &= \frac{1}{2} m(t) \cos(\Delta\omega t + \delta) + \frac{1}{2} m(t) \cos[(2\omega_c + \Delta\omega)t + \delta] \end{aligned} \quad (3.9)$$

จากสมการที่ (3.9) นี้ สัญญาณความถี่สูง (พจน์ที่ 2) จะถูกขจัดออกไปด้วยวงจรกรองความถี่ต่ำผ่านซึ่งได้เอาต์พุตเป็น

$$y(t) = \frac{m(t)}{2} \cos(\Delta\omega t + \delta) \quad (3.10)$$

จากสมการที่ (3.10) ที่ได้ สามารถพิจารณาผลกระทบที่เกิดขึ้นจากความคลาดเคลื่อนของสัญญาณคลื่นพาห้ทางเครื่องรับ โดยแบ่งการพิจารณาออกเป็น 3 กรณี คือ

กรณีที่ 1 เมื่อไม่มีความคลาดเคลื่อนทางความถี่และเฟส กล่าวคือ $\Delta\omega = 0$ และ $\delta = 0$ สัญญาณเอาต์พุต $y(t)$ ในสมการที่ (3.10) จะได้เป็น

$$y(t) = \frac{m(t)}{2} \quad (3.11)$$

ซึ่งสมการที่ (3.11) นี้ให้ผลตรงกับสมการที่ (3.8) ทำให้การตีเทกต์สัญญาณข่าวสาร $m(t)$ ได้สัญญาณข่าวสารเดิมที่ส่งมาจากเครื่องส่งเป็นไปตามคาดหมาย

กรณีที่ 2 เมื่อ $\Delta\omega = 0$ และ $\delta \neq 0$ ทำให้ได้สัญญาณเอาต์พุต $y(t)$ ในสมการที่ (3.10) เป็น

$$y(t) = \frac{m(t)}{2} \cos \delta \quad (3.12)$$

จากสมการที่ (3.12) สิ่งที่ได้ก็คือ สัญญาณเอาต์พุต $y(t)$ ที่มีค่าแปรผันตามค่าความคลาดเคลื่อนทางเฟส δ และจากความสัมพันธ์ $|\cos(\delta)| \leq 1$ พบว่า สัญญาณเอาต์พุต $y(t)$ จะมีระดับขนาดสัญญาณลดลง และถ้า δ มีค่าเท่ากับ $\pm 90^\circ$ สัญญาณ $y(t)$ ที่ได้จะมีค่าเท่ากับศูนย์ ($\cos(\pm 90^\circ) = 0$) ทำให้การตีเทกต์สัญญาณไม่ประสบผลสำเร็จตามต้องการ

กรณีที่ 3 $\Delta\omega \neq 0$ และ $\delta = 0$ ทำให้ได้สัญญาณเอาต์พุต $y(t)$ ในสมการที่ (3.10) เป็น

$$y(t) = \frac{m(t)}{2} \cos(\Delta\omega t) \quad (3.13)$$

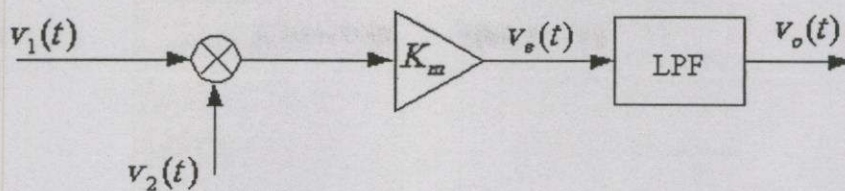
จากสมการที่ (3.13) ที่ได้ แสดงให้เห็นว่าสัญญาณเอาต์พุต $y(t)$ จะมีลักษณะรูปสัญญาณผิเค็ยขึ้นไปจากสัญญาณข่าวสาร $m(t)$ เดิม เนื่องจากสัญญาณข่าวสาร $m(t)$ ที่ตีเทกต์ได้ถูกมอดูเลตอยู่กับสัญญาณรูปคลื่นไซน์ที่มีความถี่ $\Delta\omega$ สัญญาณเอาต์พุต $y(t)$ จะไม่เป็นไปตามความคาดหมาย

จากกระบวนการคิมอดูเลตสัญญาณที่กล่าวมา ทำให้พบประเด็นสำคัญของกระบวนการคิมอดูเลตสัญญาณคือ สัญญาณคลื่นพาห้ที่ผลิตขึ้นจากวงจรออสซิลเลเตอร์ประจำเครื่องรับจะต้องผลิตสัญญาณให้มีความถี่และเฟสตรงกับสัญญาณคลื่นพาห้จากเครื่องส่งได้พอดี จึงจะสามารถตีเทกต์สัญญาณข่าวสารที่ไม่ผิเค็ยขึ้นไปจากสัญญาณข่าวสารเดิมได้ ซึ่งเครื่องรับแบบคอสเทสที่นำเสนอในวิทยานิพนธ์นี้ สามารถทำให้เกิดการซิงโครไนซ์สัญญาณทางเครื่องรับทั้งในทางความถี่และเฟสได้

จากหลักการมอดูเลตและคิมอดูเลตที่อธิบายมา พบว่าวงจรแบบอนาลอกมีบทบาทสำคัญอย่างมากในการตีเทกต์เฟส ซึ่งสามารถแสดงคุณลักษณะเฉพาะของวงจรเฟสตีเทกเตอร์ได้ในหัวข้อต่อไปนี้คือ

3.2.3 วงจรคณแบบอนาลอก

วงจรคณแบบอนาลอกที่ใช้ในวิทยานิพนธ์นี้ มีหลักการทำงานและคุณลักษณะเฉพาะของวงจรที่ไม่ยุ่งยากซับซ้อน มีรายละเอียดดังต่อไปนี้



รูปที่ 3.3 แผนผังของวงจรเฟสดีเทกเตอร์ชนิดวงจรคูณแบบอนาลอก

จากแผนผังวงจรคูณแบบอนาลอกในรูปที่ 3.3 ได้สมมติให้สัญญาณอินพุตที่ป้อนให้วงจรเป็นสัญญาณรูปคลื่นไซน์ $v_1(t) = A\cos(\omega_1 t + \theta_1(t))$ กับ $v_2(t) = B\sin(\omega_2 t + \theta_2(t))$ เมื่อคูณกันแล้วได้เอาต์พุตเป็น

$$\begin{aligned} v_e(t) &= v_1(t) \cdot v_2(t) = K_m AB \cos(\omega_1 t + \theta_1(t)) \sin(\omega_2 t + \theta_2(t)) \\ &= -K_d \sin((\omega_1 - \omega_2)t + \theta_1(t) - \theta_2(t)) + K_d \sin((\omega_1 + \omega_2)t + \theta_1(t) + \theta_2(t)) \end{aligned} \quad (3.14)$$

โดยค่าคงที่ในสมการที่ (3.14) ถูกนิยามไว้ดังนี้คือ $K_d = \frac{K_m AB}{2}$ คือ ค่าเกนขยายของวงจร

เฟสดีเทกเตอร์ มีหน่วยเป็น โวลต์ต่อเรเดียน $\left(\frac{V}{rad}\right)$

และ K_m คือ เกนขยายของวงจรคูณแบบอนาลอก

จากสมการที่ (3.14) เมื่อพิจารณาความสัมพันธ์ของสัญญาณ $v_e(t)$ ในกรณีที่สัญญาณ $v_1(t)$ กับสัญญาณ $v_2(t)$ มีค่าความถี่เท่ากัน ($\omega_1 = \omega_2$) จะได้

$$v_e(t) = -K_d \sin(\theta_1(t) - \theta_2(t)) + K_d \sin(2\omega_1 t + \theta_1(t) + \theta_2(t)) \quad (3.15)$$

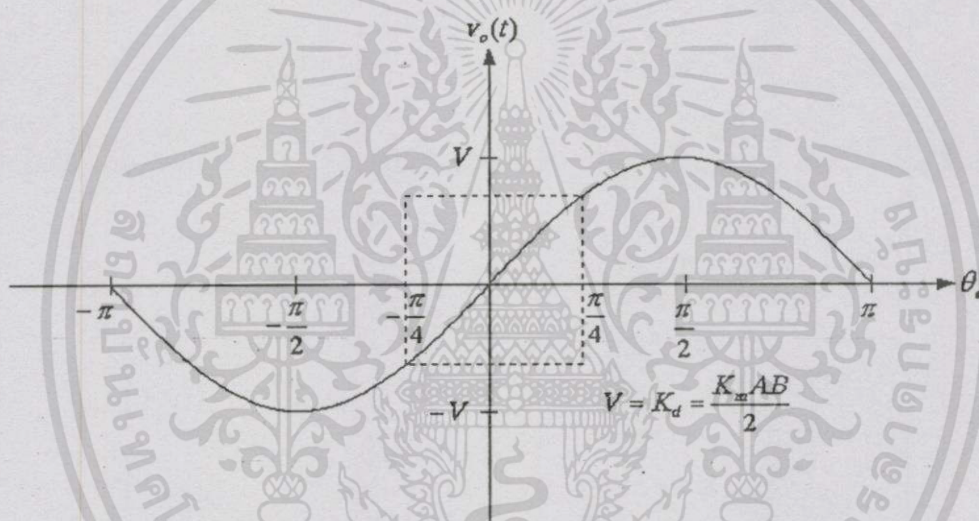
และจากสมการที่ (3.15) เมื่อสัญญาณความถี่สูง (พจน์ที่ 2) ถูกขจัดออกไปด้วยวงจรกรองความถี่ต่ำผ่าน (LPF) ดังรูปที่ 3.2 จะได้เอาต์พุตของวงจร LPF เป็น

$$\begin{aligned} v_o(t) &= K_d \sin(\theta_1(t) - \theta_2(t)) \\ &= K_d \sin \theta_e(t) \end{aligned} \quad (3.16)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยที่ $\theta_e(t)$ คือ ค่าผลต่างหรือค่าความคลาดเคลื่อนทางเฟสของสัญญาณ $v_1(t)$ กับสัญญาณ $v_2(t)$ และ เพื่อสะดวกต่อการพิจารณาวิเคราะห์สัญญาณ จึงไม่ติดเครื่องหมายลบ

สมการที่ (3.16) แสดงความสัมพันธ์ของสัญญาณ $v_o(t)$ ที่แปรผันตามค่าผลต่างทางเฟสของสัญญาณอินพุตทั้งสอง ซึ่งแสดงให้เห็นว่าวงจรแบบอนาล็อกที่ประกอบด้วย LPF สามารถใช้เป็นวงจรเฟสดีเทกเตอร์หรือวงจรถิเทคต์เฟสได้นั่นเอง และจากการพิจารณาสมการที่ (3.16) กับความสัมพันธ์ $\sin(\pm 90^\circ) = \pm 1$ ทำให้ได้ว่าสัญญาณ $v_o(t)$ จะมีระดับขนาดของสัญญาณสูงสุดทางด้านบวกเท่ากับค่าเกนขยาย K_d เมื่อค่าความคลาดเคลื่อนทางเฟส $\theta_e = 90^\circ$ และมีขนาดต่ำสุดทางด้านลบเมื่อ $\theta_e = -90^\circ$ ความสัมพันธ์ของสมการที่ (3.16) สามารถแสดงกราฟคุณลักษณะเฉพาะของวงจรเฟสดีเทกเตอร์ชนิดวงจรถูกแบบอนาล็อกได้ดังรูปที่ 3.4



รูปที่ 3.4 กราฟคุณลักษณะเฉพาะของวงจรเฟสดีเทกเตอร์ชนิดวงจรถูกแบบอนาล็อก

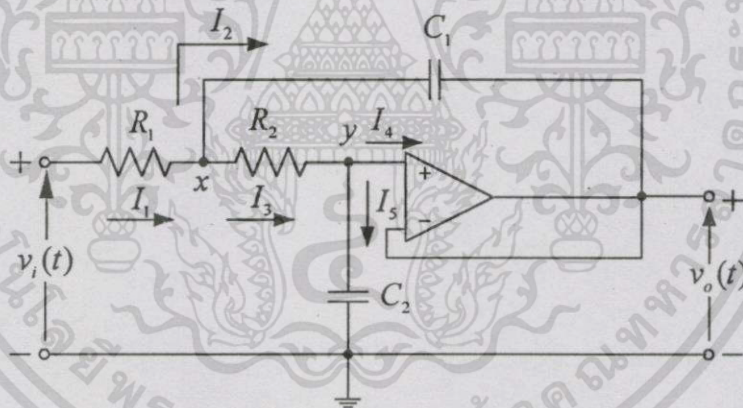
จากรูปที่ 3.4 แสดงให้เห็นระดับขนาดของสัญญาณ $v_o(t)$ มีค่าสูงสุดทั้งด้านซีกบวกและลบ เมื่อความคลาดเคลื่อนทางเฟส $v_o(t)$ มีค่าเท่ากับ $\pm 90^\circ$ ซึ่งการกำหนดให้คุณลักษณะเฉพาะของวงจรถูกแบบอนาล็อกมีความสัมพันธ์ในลักษณะที่เป็นเชิงเส้นได้นั้น จะต้องสมมติให้ค่าความคลาดเคลื่อนทางเฟส θ_e มีค่าน้อยมาก และจากการอาศัยคุณสมบัติการกระจายของอนุกรมเทเลอร์ (Taylor's series) ที่มีความสัมพันธ์ $\sin x \approx x$ เมื่อ $x \ll 1$ จึงสามารถประมาณค่าความสัมพันธ์ของสัญญาณ $v_o(t)$ ในสมการที่ (3.16) ให้อยู่ในรูปสมการที่มีความสัมพันธ์แบบเชิงเส้นได้คือ

$$v_o(t) \cong K_d \theta_e(t) \quad (3.17)$$

และจากสมการที่ (3.17) กับการอาศัยคุณสมบัติการกระจายของอนุกรมเทเลอร์ จึงสามารถประมาณค่าความคลาดเคลื่อนทางเฟส θ_e ซึ่งทำให้วงจรเฟสดีเทกเตอร์ชนิดวงจรรูณแบบอนาลอกมีความสัมพันธ์แบบเชิงเส้นได้เมื่อ θ_e มีค่าประมาณอยู่ในช่วง $-\frac{\pi}{4} < \theta_e < \frac{\pi}{4}$ ตามที่ได้แสดงในรูปที่ 3.3

3.3 วงจรลูปฟิลเตอร์

วงจรรูปลูปฟิลเตอร์ (loop filter : LF) คือ วงจรที่ทำหน้าที่เป็นวงจรรองสัญญาณซึ่งถูกออกแบบเป็นวงจรรองความถี่ต่ำผ่าน (low pass filter) เพื่อใช้ประมวลสัญญาณและขจัดสัญญาณความถี่สูงที่ไม่ต้องการออกไป ซึ่งในวิทยานิพนธ์ฉบับนี้ได้เลือกใช้วงจรรูปลูปฟิลเตอร์ชนิดวงจรรองความถี่ต่ำผ่านแบบใช้อุปกรณ์แอคทีฟ (ออปแอมป์) ต่อประกอบขึ้นเป็นวงจร เนื่องจากวงจรรูปลูปฟิลเตอร์ชนิดนี้จะให้เกนขยายที่สูงกว่าวงจรรองความถี่ต่ำผ่านที่ใช้อุปกรณ์ประเภทพาสซีฟตามที่ได้อธิบายมาแล้วในบทที่ 2 โดยในหัวข้อนี้ได้นำวงจรรองความถี่ต่ำผ่านแบบ Sallen and Key (S&K) มาใช้ทดสอบหลักการทํางานและความสามารถในการซิงโครไนซ์สัญญาณของเครื่องรับแบบคอสเทสที่ปรับปรุงใหม่ซึ่งมีลักษณะวงจรดังแสดงในรูปที่ 3.5



รูปที่ 3.5 วงจรรองความถี่ต่ำผ่านแบบ Sallen and Key

จากรูปที่ 3.5 ได้อาศัยกฎ KCL และคุณสมบัติของวงจรรอแอมป์ในอุดมคติที่มีอินพุตอิมพีแดนซ์และอัตราขยายลูปเปิด (open loop gain) มีค่าสูงมาก [22] ทำให้กระแส $I_4 = 0$ ดังนั้นแรงดันที่โหนด y ขั้วบวก (+) จะมีค่าเท่ากับแรงดันที่ขั้วลบ (-) ของออปแอมป์ ($v_y = v_o$) ได้ความสัมพันธ์ของกระแสเป็น

$$I_3 = I_5$$

$$\frac{V_x - V_o}{R_2} = V_o s C_2 \quad (3.18)$$

$$V_x = V_o (s C_2 R_2 + 1)$$

และที่โหนด x ได้ความสัมพันธ์ของกระแสคือ

$$I_1 = I_2 + I_3$$

$$\frac{(V_i - V_x)}{R_1} = (V_x - V_o) s C_1 + \frac{(V_x - V_o)}{R_2} \quad (3.19)$$

$$V_i = (V_x - V_o) \left[s C_1 R_1 + \frac{R_1}{R_2} \right] + V_x$$

นำสมการที่ (3.18) แทนค่าในสมการที่ (3.19) ได้เป็น

$$V_i = V_o s C_2 R_2 \left[s C_1 R_1 + \frac{R_1}{R_2} \right] + V_o (s C_2 R_2 + 1) \quad (3.20)$$

$$\frac{V_o(s)}{V_i(s)} = \frac{1}{[s^2 (C_1 C_2 R_1 R_2) + s (C_2 R_1 + C_2 R_2) + 1]}$$

ดังนั้นวงจรกรองความถี่ต่ำผ่านแบบ Sallen and Key ในรูปที่ 3.5 ได้ฟังก์ชันถ่ายโอนเท่ากับ

$$F(s) = \left[\frac{1}{s^2 \tau_1 \tau_2 + s(\tau_2 + \tau_3) + 1} \right] \quad (3.21)$$

โดยให้ $\tau_1 = C_1 R_1$, $\tau_2 = C_2 R_2$ และ $\tau_3 = C_2 R_1$

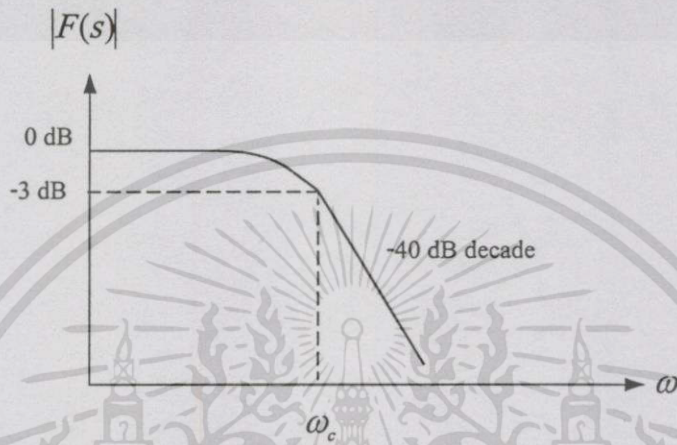
จากสมการที่ (3.21) ได้ $\omega_c^2 = \frac{1}{C_1 C_2 R_1 R_2}$ ดังนั้นความถี่ cutoff ของวงจรกรองความถี่ต่ำผ่านแบบ

Sallen and Key มีค่าเท่ากับ $f_c = \frac{1}{2\pi \sqrt{C_1 C_2 R_1 R_2}}$ โดยในวิทยานิพนธ์ได้ออกแบบให้ค่า $C_1 = C_2 = C$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

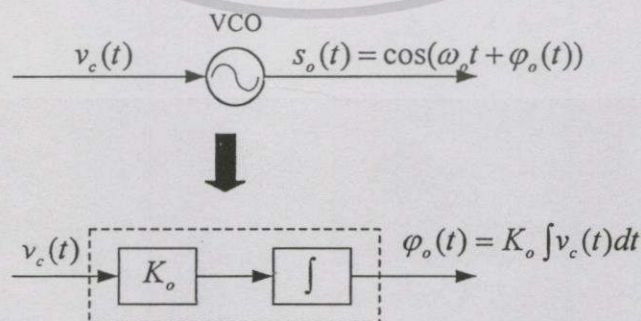
และ $R_1 = R_2 = R$ จึงทำให้ความถี่ cut off มีค่าเท่ากับ $f_c = \frac{1}{2\pi CR}$ และจากสมการที่ (3.21) พบว่า ฟังก์ชันถ่ายโอนของวงจร Sallen and Key เป็นวงจรอันดับที่ 2 จึงทำให้วงจรชนิดนี้มีแบนด์วิดท์ ที่แคบกว่าวงจรกรองความถี่ต่ำผ่านอันดับที่ 1 ตามสมการที่ (2.33), (2.34), (2.38) และ (2.41) ในบทที่ 2 ซึ่งสามารถแสดงผลตอบสนองทางขนาดของวงจร Sallen and Key ดังรูปที่ 3.6



รูปที่ 3.6 ผลตอบสนองทางขนาดของวงจรกรองความถี่ต่ำผ่านแบบ Sallen and Key

3.4 วงจรวีซีโอ

วงจรวีซีโอ (voltage controlled oscillator : VCO) คือ วงจรออสซิลเลเตอร์ที่มีคุณสมบัติในการผลิต สัญญาณให้มีความถี่เป็นสัดส่วนโดยตรงกับแรงดันอินพุตที่ป้อนให้กับวงจรวีซีโอ ซึ่งนิยมใช้กันอย่าง กว้างขวางในวงจรทางอิเล็กทรอนิกส์ เครื่องมือวัดทางไฟฟ้า และ โดยเฉพาะอย่างยิ่งวงจรดีมอดูเลเตอร์ใน ระบบสื่อสารต่างๆ โดยลักษณะคุณสมบัติในการผลิตสัญญาณคลื่นพาห้ของวงจรวีซีโอสามารถแสดง ได้ตามแผนผังวงจรในรูปที่ 3.7



รูปที่ 3.7 แผนผังวงจรวีซีโอ

จากคุณสมบัติของวงจรวีซีโอซึ่งมีพฤติกรรมธรรมชาติในการออสซิลเลตสัญญาณเมื่อแรงดันอินพุตที่ป้อนให้วงจรวีซีโอมีค่าเท่ากับศูนย์ ทำให้วงจรวีซีโอผลิตความถี่ขึ้นมาค่าหนึ่งซึ่งเรียกว่า ความถี่ทำงานอิสระ (free running frequency : ω_o) [16-19] หรือ ค่าความถี่ศูนย์กลาง (center frequency) ซึ่งได้นำไปใช้อ้างอิงหรือกำหนดย่านความถี่ในการทำงานของเครื่องรับของวงจรมอดูเลเตอร์แบบร่วมนัยชนิดต่างๆ เช่น วงจรเฟสล็อกกลูป และเครื่องรับแบบคอสเทสที่นำเสนอในวิทยานิพนธ์นี้ เป็นต้น และจากรูปที่ 3.7 สามารถอธิบายคุณสมบัติในการผลิตสัญญาณเอาต์พุตของวงจรวีซีโอได้ โดยให้สัญญาณเอาต์พุตที่ผลิตขึ้นจากวงจรวีซีโอเป็นสัญญาณคลื่นรูปไซน์ $\cos(\omega_o t + \phi_o(t))$ ดังนั้น ค่าเฟสชั่วขณะของสัญญาณเอาต์พุต $s_o(t)$ มีความสัมพันธ์เป็น

$$\phi(t)_{inst} = \omega_o t + \phi_o(t) \quad (3.22)$$

โดย $\phi_o(t)$ คือค่าเฟสเริ่มต้น

จากสมการที่ (3.22) และจากความสัมพันธ์ของค่าความถี่ชั่วขณะว่าคือ อัตราการเปลี่ยนแปลงทางเฟสชั่วขณะ ณ. เวลาใดๆ ทำให้สามารถเขียนความสัมพันธ์ของสมการความถี่ชั่วขณะ ω_{inst} ได้เป็น

$$\begin{aligned} \omega_{inst} &= \frac{d\phi(t)_{inst}}{dt} \\ &= \omega_o + \frac{d\phi_o(t)}{dt} \end{aligned} \quad (3.23)$$

จากพฤติกรรมการทำงานในวงจรวีซีโอ ที่จะผลิตสัญญาณเอาต์พุต $s_o(t)$ ให้มีความถี่เป็นสัดส่วนโดยตรงกับแรงดันอินพุตที่ป้อนให้กับวงจรวีซีโอ ตามแผนผังวงจรที่แสดงในรูปที่ 3.7 กับความสัมพันธ์จากเทอมที่ 2 ของสมการที่ (3.23) ทำให้รู้ว่าอัตราการเปลี่ยนแปลงทาง $\phi_o(t)$ ณ. เวลาใดมีค่าดังนี้คือ

$$\frac{d\phi_o(t)}{dt} = K_o v_c(t) \quad (3.24)$$

โดยที่ K_o คือค่าเกนขยายของวงจรวีซีโอ มีหน่วยเป็นเรเดียนต่อเวลาต่อโวลต์ $\left(\frac{\text{rad}}{\text{sec-V}}\right)$

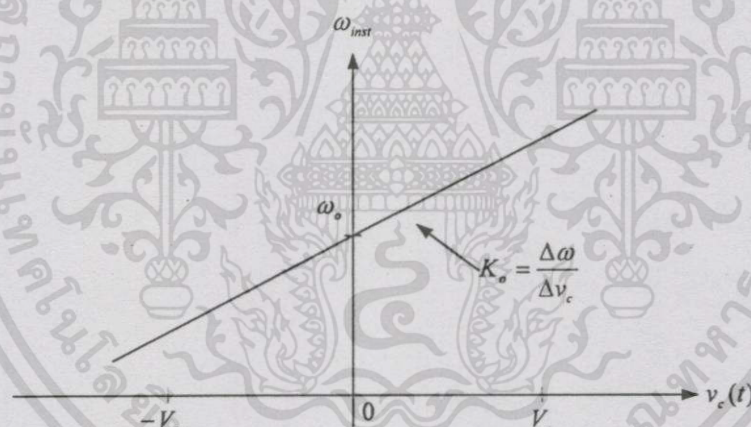
สมการที่ (3.24) ที่ได้คือ ความถี่ที่เปลี่ยนแปลงหรือเบี่ยงเบนออกจากความถี่ศูนย์กลาง ω_o ของวงจรวีซีโอ และเมื่อกำหนดให้ $\Delta\omega$ คือ ค่าความถี่เบี่ยงเบนที่เกิดขึ้น เราจะสามารถเขียนความสัมพันธ์ได้เป็น

$$\Delta\omega = K_o v_c(t) \quad (3.25)$$

นำสมการที่ (3.25) แทนค่าในสมการที่ (3.23) จะได้ความสัมพันธ์ของค่าความถี่ชั่วขณะ ω_{inst} ของสัญญาณเอาต์พุต $s_o(t)$ เป็น

$$\begin{aligned} \omega_{inst} &= \omega_o + \Delta\omega \\ &= \omega_o + K_o v_c(t) \end{aligned} \quad (3.26)$$

จากสมการที่ (3.26) สามารถแสดงกราฟคุณลักษณะเฉพาะของวงจรวีซีโอได้ดังรูปที่ 3.8



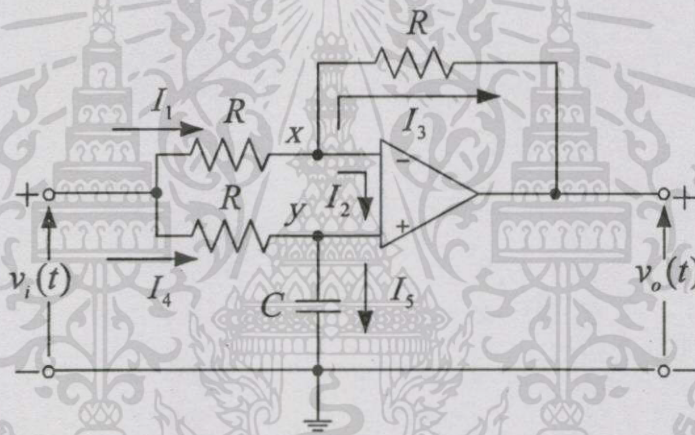
รูปที่ 3.8 กราฟคุณลักษณะเฉพาะของวงจรวีซีโอ

จากกราฟคุณลักษณะเฉพาะของวงจรวีซีโอดังแสดงในรูปที่ 3.8 ได้สมมติให้เป็นวงจรวีซีโอเชิงอุดมคติที่ผลิตสัญญาณให้มีความสัมพันธ์ของความถี่ที่เบี่ยงเบนเป็นสัดส่วนโดยตรงกับแรงดันอินพุตที่ป้อนให้กับวงจรในลักษณะความสัมพันธ์ที่เป็นเชิงเส้น ซึ่งในทางปฏิบัติลักษณะคุณสมบัติของวงจรวีซีโอที่ผลิตสัญญาณคลื่นพาห่จะมีความสัมพันธ์ที่ไม่เป็นเชิงเส้น โดยขึ้นอยู่กับการออกแบบสร้างวงจรวีซีโอในแต่ละชนิด เช่น วงจรวีซีโอแบบแวล์แคป (varicap VCOs) วงจรวีซีโอแบบเรโซแนนซ์ (resonant VCOs) และวงจรวีซีโอแบบคริสตัล (crystal VCOs) เป็นต้น [20] สำหรับในวิทยานิพนธ์นี้ได้เลือกใช้ไอซีเบอร์ XR2206C มาใช้เป็นวงจรวีซีโอโดยประกอบอยู่ในวงปิดของเครื่องรับเพื่อทดลองการทำงานของเครื่องรับแบบคอสเทตส์ที่นำเสนอใน

วิทยานิพนธ์นี้ โดยรายละเอียดเกี่ยวกับลักษณะทางกายภาพของวงจรและคุณสมบัติทางไฟฟ้าต่างๆ ของไอซีเบอร์นี้ สามารถดูข้อมูลได้จาก data sheet ทั่วไป [30]

3.5 วงจรเลื่อนเฟส -90°

วงจรเลื่อนเฟส -90° (phase shifter -90°) ทำหน้าที่เลื่อนเฟสของสัญญาณอินพุตออกไป โดยสัญญาณเอาต์พุตที่ได้จะต่างเฟสกับสัญญาณอินพุต -90° ซึ่งวงจรเลื่อนเฟสที่ใช้เป็นองค์ประกอบ พื้นฐานในวงปิดของเครื่องรับแบบคอสเทสที่นำเสนอในวิทยานิพนธ์นี้ ได้เลือกใช้และออกแบบขึ้น จากวงจรกรองผ่านทุกความถี่ (all-pass filter) [26] ที่ให้ผลตอบสนองทางขนาดเท่ากันทุกความถี่และ สามารถเลื่อนเฟสของสัญญาณอินพุตไป -90° ณ ความถี่ cutoff ที่ได้ออกแบบไว้ โดยวงจรกรองผ่าน ทุกความถี่มีลักษณะดังรูปที่ 3.9



รูปที่ 3.9 วงจรเลื่อนเฟส -90°

จากรูปที่ 3.9 พิจารณาวงจรที่โหนด x โดยอาศัยกฎ KCL และคุณสมบัติของวงจรออปแอมป์ ได้ความสัมพันธ์ของกระแสเป็น

$$I_1 = I_3$$

$$\frac{V_i - V_x}{R} = \frac{V_x - V_o}{R} \quad (3.27)$$

$$V_i = 2V_x - V_o$$

และพิจารณาวงจรที่โหนด y ได้ความสัมพันธ์ของกระแสเป็น

เอกสารนี้เป็นเอกสารสงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$I_5 = I_2 + I_4$$

$$V_Y sC = \frac{V_I - V_Y}{R} \quad (3.28)$$

$$V_Y = \frac{V_I}{(sCR + 1)}$$

จากคุณสมบัติของวงจรรอปแอมป์ที่มีอินพุตอิมพีแดนซ์และอัตราขยายรูปเปิดสูงมาก จึงทำให้กระแส $I_2 = 0$ ดังนั้นแรงดันที่โนด x และ y จะมีค่าเท่ากัน ($V_x = V_y$) เมื่อนำสมการที่ (3.28) ไปแทนค่าในสมการที่ (3.27) ได้ความสัมพันธ์เป็น

$$V_o = -\left(V_I - \frac{2V_I}{(sCR + 1)} \right) \quad (3.29)$$

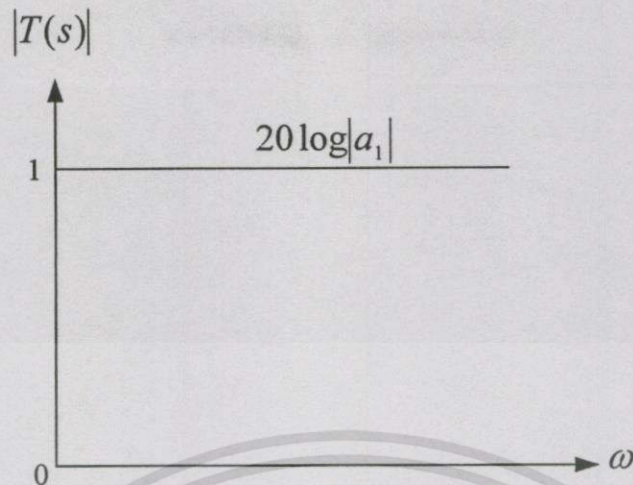
$$\frac{V_o}{V_I} = -\frac{(sCR - 1)}{(sCR + 1)}$$

ดังนั้นวงจรเลื่อนเฟส -90° ในรูปที่ 3.9 ได้ฟังก์ชันถ่ายโอนเท่ากับ

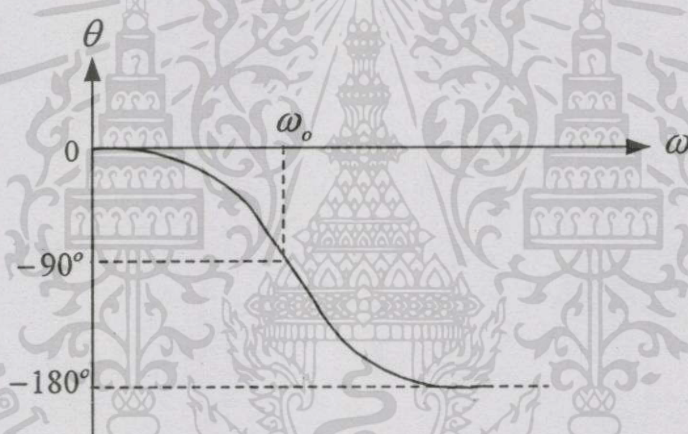
$$T(s) = -a_1 \frac{(s - \omega_o)}{(s + \omega_o)} \quad (3.30)$$

โดยให้ $\omega_o = \frac{1}{RC}$ และ a_1 คือ เกนขยายของวงจรเลื่อนเฟสที่มีค่าเท่ากับ 1

จากสมการที่ (3.30) ที่ได้ สามารถแสดงผลตอบสนองทางขนาดและเฟสของวงจรเลื่อนเฟส -90° ดังแสดงในรูปที่ 3.10



(ก) ผลตอบสนองทางขนาดของวงจรเลื่อนเฟส



(ข) ผลตอบสนองทางเฟสของวงจรเลื่อนเฟส

รูปที่ 3.10 ผลตอบสนองทางขนาดและเฟสของวงจรเลื่อนเฟส -90°

จากวงจรพื้นฐานต่างๆที่เกี่ยวข้องตามที่ได้อธิบายกล่าวมานั้น ได้แสดงลักษณะเฉพาะของวงจรที่จะถูกนำไปต่อประกอบขึ้นเป็นเครื่องรับแบบคอสมแทสที่ปรับปรุงใหม่ ซึ่งวงจรต่างๆนี้สามารถจำลองการทำงานด้วยโปรแกรมคอมพิวเตอร์ MATLAB หรือต่อประกอบขึ้นจากอุปกรณ์ทางอิเล็กทรอนิกส์ได้ โดยจะได้ทดลองการทำงานของเครื่องรับที่นำเสนอเพื่อยืนยันแนวคิดทางทฤษฎีและผลการทดลองทางปฏิบัติในบทที่ 4 และบทที่ 5 ตามลำดับต่อไป

บทที่ 4

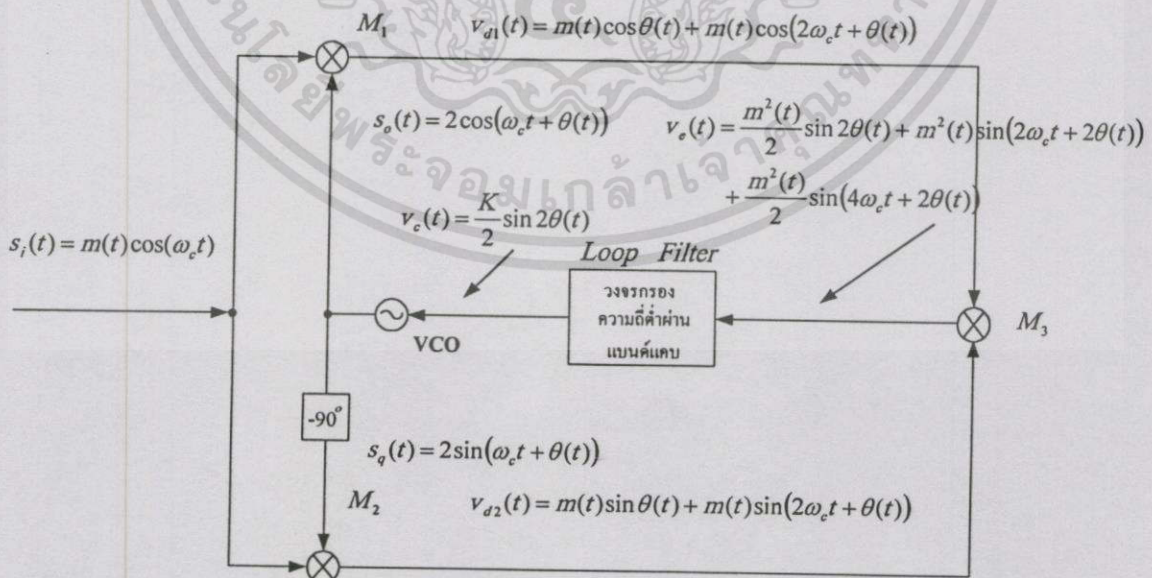
เครื่องรับแบบคอสเทสที่ปรับปรุงขึ้นใหม่

4.1 กล่าวนำ

ในบทที่ 2 ได้อธิบายถึงหลักการทํางานและจุดที่สามารถพัฒนาเครื่องรับแบบคอสเทสรูปแบบสามัญขึ้นใหม่ได้ด้วยการลดจำนวนวงจรกรองความถี่ต่ำผ่านภายในวงปิดของคอสเทสออกได้ถึง 2 ชุด ทำให้วงจรต่างๆที่ประกอบขึ้นเป็นเครื่องรับมีน้อยลงตามรายละเอียดของวงจรต่างๆที่ได้กล่าวมาแล้ว ในบทที่ 3 ในบทที่ 4 นี้จะได้แสดงหลักการทํางานและวิเคราะห์ความสามารถในการซิงโครไนซ์สัญญาณของเครื่องรับกับเครื่องส่งทั้งความถี่และเฟส โดยสามารถยืนยันขั้นแนวคิดในทางทฤษฎีด้วยผลการจำลองการทํางานของเครื่องรับแบบคอสเทสที่ปรับปรุงใหม่ด้วยโปรแกรมคอมพิวเตอร์ MATLAB ดังรายละเอียดที่จะได้อธิบายต่อไปนี้

4.2 หลักการทํางานของเครื่องรับแบบคอสเทสที่ปรับปรุงใหม่

เครื่องรับแบบคอสเทสรูปแบบสามัญประกอบไปด้วยวงจรพื้นฐานต่างๆตามแผนผังวงจรดังแสดงไว้ในรูปที่ 2.15 ของบทที่ 2 เมื่อทำการพัฒนาเครื่องรับขึ้นใหม่ด้วยการลดจำนวนวงจรกรองความถี่ต่ำผ่านในวงปิดของคอสเทสรูปแบบสามัญออกได้ 2 ชุด จะทำให้เหลือวงจรต่างๆที่ประกอบเป็นเครื่องรับดังแผนผังวงจรในรูปที่ 4.1



รูปที่ 4.1 แผนผังวงจรของเครื่องรับแบบคอสเทสที่ปรับปรุงใหม่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยการพิจารณาวิเคราะห์หลักการการทำงานของเครื่องรับในรูปที่ 4.1 จะกำหนดให้ตัวแปรต่างๆ ที่ใช้สอดคล้องกับตัวแปรในรูปที่ 2.15 เพื่อให้การศึกษาพิจารณาวิเคราะห์การทำงานของเครื่องรับ สอดคล้องและทำให้เกิดความเข้าใจได้ง่าย ซึ่งรายละเอียดของหลักการทํางานสามารถอธิบายได้ ดังต่อไปนี้คือ

จากรูปที่ 4.1 สมมติให้สัญญาณอินพุต $s_i(t)$ ที่ป้อนให้เครื่องรับและสัญญาณเอาต์พุต $s_o(t)$ ที่ผลิตขึ้นจากวงจรวีซีโอของเครื่องรับมีรูปคลื่นสัญญาณเช่นเดียวกับการพิจารณาหลักการทํางานของเครื่องรับแบบคอสเทสรูปแบบสามัญตามสมการที่ (2.58) และสมการที่ (2.59) ตามลำดับคือ

$$s_i(t) = m(t) \cos(\omega_c t) \quad (4.1)$$

และ

$$s_o(t) = 2 \cos(\omega_c t + \theta(t)) \quad (4.2)$$

โดยให้ $m(t)$ คือ สัญญาณข้อมูลหรือสัญญาณข่าวสาร

ω_c คือ ค่าความถี่เชิงมุมของสัญญาณคลื่นพาห้

θ คือ ค่าความคลาดเคลื่อนทางเฟสที่เปลี่ยนแปลงไปตามเวลา

จากรูปที่ 4.1 สัญญาณเอาต์พุต $s_o(t)$ ตามสมการที่ (4.2) ส่วนหนึ่งจะถูกส่งผ่านวงจรเลื่อนเฟส -90° ทำให้ได้สัญญาณเป็น

$$s_q(t) = 2 \sin(\omega_c t + \theta(t)) \quad (4.3)$$

จากสมการที่ (4.1) ถึง สมการที่ (4.3) ที่ได้ เมื่อพิจารณาทางเดินของสัญญาณตามแผนผังในรูปที่ 4.1 จะได้สัญญาณที่เอาต์พุตของวงจรเฟสดีเทกเตอร์ชนิดวงจรถูกแบบบนาลอก ($K_m = 1$) M_1 เท่ากับ

$$\begin{aligned} V_{d1}(t) &= s_i(t) \cdot s_o(t) \\ &= 2m(t) \cos(\omega_c t) \cos(\omega_c t + \theta(t)) \\ &= m(t) \cos \theta(t) + m(t) \cos(2\omega_c t + \theta(t)) \end{aligned} \quad (4.4)$$

และสัญญาณที่เอาต์พุตของวงจรถูก M_2 เท่ากับ

$$\begin{aligned} v_{d2}(t) &= s_i(t) \cdot s_q(t) \\ &= 2m(t) \cos(\omega_c t) \sin(\omega_c t + \theta(t)) \\ &= m(t) \sin \theta(t) + m(t) \sin(2\omega_c t + \theta(t)) \end{aligned} \quad (4.5)$$

จากสมการที่ (4.4) และสมการที่ (4.5) นี้ เมื่อนำไปมอดูเลตหรือคูณสัญญาณกันอีกครั้ง ตามแผนผังในรูปที่ 4.1 ทำให้ได้สัญญาณที่เอาต์พุตของวงจรถูก M_3 เป็น

$$\begin{aligned} v_c(t) &= v_{d1}(t) \cdot v_{d2}(t) \\ &= 4m^2(t) \cos^2(\omega_c t) \cos(\omega_c t + \theta(t)) \sin(\omega_c t + \theta(t)) \\ &= \frac{m^2(t)}{2} \sin 2\theta(t) + m^2(t) \sin(2\omega_c t + 2\theta(t)) + \frac{m^2(t)}{2} \sin(4\omega_c t + 2\theta(t)) \end{aligned} \quad (4.6)$$

เมื่อนำสัญญาณนี้ไปป้อนผ่านวงจรรองความถี่ต่ำผ่านชนิดแบนด์แคบตามแผนผังในรูปที่ 4.1 โดยออกแบบให้วงจรรองความถี่นี้มีแบนด์วิดท์น้อยกว่าค่าความถี่ต่ำสุดของสัญญาณ $m^2(t)$ เช่นเดียวกับที่ได้กล่าวมาแล้วในบทที่ 2 เพื่อขจัดสัญญาณความถี่สูงออกไป จะได้สัญญาณควบคุม $v_c(t)$ ที่เอาต์พุตของวงจรรองความถี่ต่ำผ่านตามแผนผังในรูปที่ 4.1 เป็น

$$v_c(t) = \frac{K}{2} \sin 2\theta(t) \quad (4.7)$$

โดยที่ K คือ ค่าเฉลี่ยของสัญญาณ $m^2(t)$

จากสมการที่ (4.7) ที่ได้ พบว่าสัญญาณควบคุม $v_c(t)$ จากเครื่องรับแบบคอสเทสที่ปรับปรุงใหม่ นี้มีค่าของสัญญาณเท่ากับสัญญาณควบคุม $v_c(t)$ ของเครื่องรับแบบคอสเทสรูปแบบสามัญตามสมการที่ (2.58) ที่ได้กล่าวมาแล้วในบทที่ 2 ดังนั้นสัญญาณ $v_c(t)$ ตามสมการที่ (4.7) นี้ จึงสามารถนำไปใช้ควบคุมวงจรวีซีโอให้ผลิตสัญญาณเอาต์พุต $s_o(t)$ ให้มีความถี่และเฟสตรงกับสัญญาณอินพุต $s_i(t)$ ที่รับเข้ามาได้ ซึ่งในขณะที่มีการทำงานอยู่ในสภาวะซิงโครไนซ์ทางความถี่นั้น เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

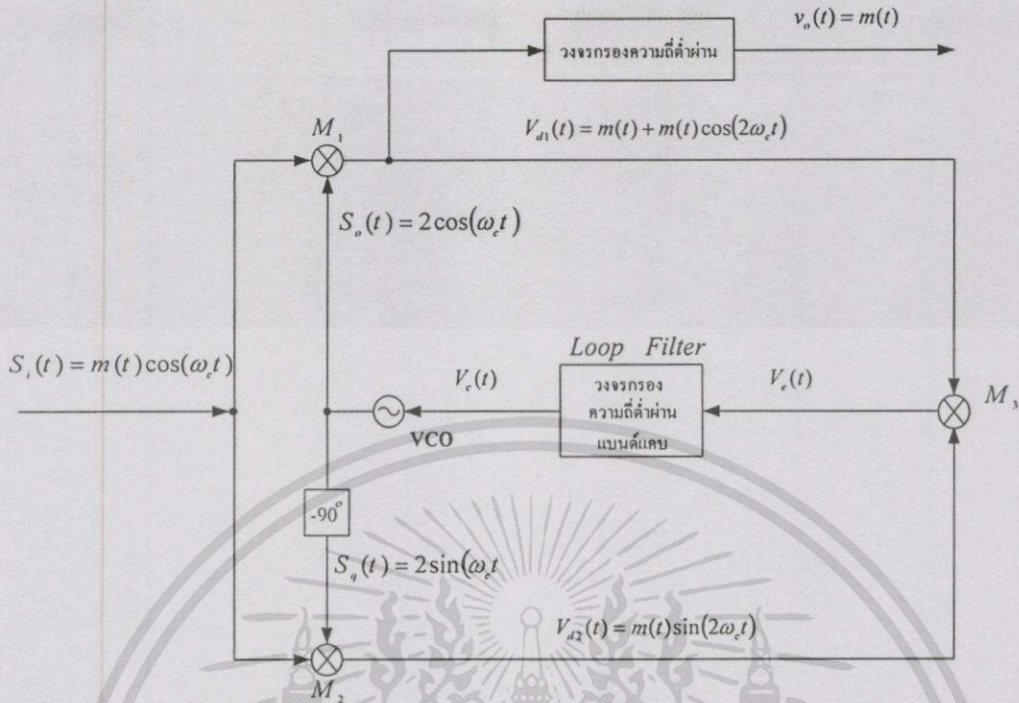
ค่าความคลาดเคลื่อนทางเฟส $\theta(t)$ ที่เกิดขึ้นในสภาวะนี้จะมีค่าน้อยมาก และเมื่ออาศัยคุณสมบัติ $\sin x \approx x$ เมื่อ $x \ll 1$ สัญญาณควบคุม $v_c(t)$ จะเขียนประมาณได้เป็น

$$v_c(t) \approx K\theta(t) \quad (4.8)$$

แสดงให้เห็นว่า สัญญาณควบคุม $v_c(t)$ มีค่าแปรตามค่าความคลาดเคลื่อน $\theta(t)$ เพราะฉะนั้นค่า $v_c(t)$ นี้ จะทำให้ค่าความถี่ชั่วขณะของสัญญาณเอาต์พุต $s_o(t)$ จากวงจรวีซีโอมีค่าความถี่เปลี่ยนแปลง ขึ้นอยู่กับค่า $\theta(t)$ นั้น โดยพฤติกรรมการป้อนกลับของสัญญาณควบคุม $v_c(t)$ ตามแผนผังในรูปที่ 4.1 ที่เกิดขึ้นค่า $v_c(t)$ นี้จะไปลดค่าความผิดพลาดทางความถี่ของ $s_o(t)$ ลงเรื่อยๆ และเมื่อสัญญาณเข้าสู่สถานะคงตัวจะทำให้ค่าความคลาดเคลื่อนทางเฟส $\theta(t)$ มีค่าน้อยลงเท่ากับศูนย์ตามที่ได้อธิบายมาแล้วในบทที่ 2 ซึ่งจะทำให้สัญญาณเอาต์พุต $s_o(t)$ ในสมการที่ (4.2) มีค่ากลายเป็น $s_o(t) = 2\cos\omega_c t$ ดังนั้นเครื่องรับแบบคอสเทสที่ปรับปรุงใหม่ตามแนวคิดที่นำเสนอนี้ จึงสามารถทำให้เกิดการชิงโครโมไนซ์สัญญาณคลื่นพาห้ทางเครื่องรับทั้งในทางความถี่และเฟสได้เช่นเดียวกับเครื่องรับแบบคอสเทสรูปแบบสามัญ ซึ่งหากต้องการแยกสัญญาณข้อมูล $m(t)$ ออกจากสัญญาณคลื่นพาห้แบบเอเอ็ม ดีเอสบี เอสซี (AM DSB-SC) ตามสมการที่ (4.1) สามารถกระทำได้โดยนำวงจรกรองความถี่ต่ำผ่านไปเชื่อมต่อที่เอาต์พุตของวงจรคูณ M_1 ดังแสดงในรูปที่ 4.2 เพื่อขจัดสัญญาณความถี่สูงของสัญญาณ $v_{d1}(t)$ ออกไป ก็จะได้สัญญาณ $m(t)$ ที่เอาต์พุตของ วงจรกรองความถี่ต่ำผ่านกล่าวคือ

$$v_o(t) = m(t) \quad (4.9)$$

แสดงให้เห็นว่า การทำงานของเครื่องรับที่ปรับปรุงใหม่นี้สามารถทำให้เกิดการชิงโครโมไนซ์สัญญาณคลื่นพาห้ของเครื่องส่งทางด้านเครื่องรับได้ และในหัวข้อต่อไปจะเป็นการพิจารณาการชิงโครโมไนซ์สัญญาณของเครื่องรับ เพื่อสนับสนุนหลักการการทำงานที่ได้อธิบายมา โดยผลการดีเทกต์สัญญาณข้อมูลจะได้ใช้โปรแกรมคอมพิวเตอร์ MATLAB จำลองการทำงานของเครื่องรับแบบคอสเทสที่ปรับปรุงใหม่เพื่อยืนยันแนวคิดในทางทฤษฎีดังจะได้กล่าวถึงรายละเอียดในหัวข้อที่ 4.4 ต่อไป



รูปที่ 4.2 แผนผังเครื่องรับแบบคอสเทสที่ปรับปรุงใหม่ เมื่อประยุกต์ใช้งานเป็นวงจรรีเทกต์สัญญาณเอเอ็ม ดีเอสบี เอสซี (ในสถานะซิงโครไนซ์ $\theta(t) = 0$)

4.3 การวิเคราะห์ความสามารถในการซิงโครไนซ์สัญญาณของเครื่องรับแบบคอสเทสที่ปรับปรุงใหม่

จากหลักการทำงานของเครื่องรับที่ปรับปรุงใหม่ในหัวข้อที่ 4.2 อาศัยความสัมพันธ์ของสมการที่ (4.8) ทำให้สามารถพิจารณาความสามารถของเครื่องรับในโดเมนความถี่ได้ โดยอาศัยคุณสมบัติการแปลงลาปลาซมาช่วย ซึ่งในหัวข้อนี้จะเริ่มต้นพิจารณาวิเคราะห์ความสามารถในการซิงโครไนซ์สัญญาณจากเครื่องส่งทางด้านเครื่องรับ โดยสมมติให้สัญญาณอินพุต $s_i(t)$ กับสัญญาณเอาต์พุต $s_o(t)$ ตามรูปที่ 4.1 มีความถี่เท่ากันและให้เฟสของสัญญาณทั้งสองมีค่าแตกต่างกันเล็กน้อย ในที่นี้จะสมมติรูปคลื่นสัญญาณทั้งสองให้อยู่ในรูปสมการคณิตศาสตร์ตามลำดับดังนี้

$$s_i(t) = m(t) \cos(\omega_c t + \theta_i(t)) \tag{4.10}$$

และ

$$s_o(t) = 2 \cos(\omega_c t + \theta_o(t)) \quad (4.11)$$

โดย θ_i, θ_o คือ ค่าเฟสเริ่มต้นของสัญญาณอินพุต $s_i(t)$ กับสัญญาณเอาต์พุต $s_o(t)$ ตามลำดับ

และเมื่อพิจารณาทางเดินของสัญญาณในเครื่องรับแบบคอสมเทสตามรูปที่ 4.1 ทำให้ได้สัญญาณที่เอาต์พุตของวงจรถูก M_3 เป็น

$$v_c(t) = \frac{m^2(t)}{2} \sin 2\theta_e(t) + m^2(t) \sin(2\omega_c t + 2\theta_i(t)) + \frac{m^2(t)}{2} \sin(4\omega_c t + 2\theta_i(t) + 2\theta_o(t)) \quad (4.12)$$

โดย θ_e คือ ค่าความคลาดเคลื่อนทางเฟสของสัญญาณอินพุต $s_i(t)$ กับสัญญาณเอาต์พุต $s_o(t)$ ($\theta_e = \theta_i - \theta_o$)

เมื่อนำสัญญาณนี้ไปผ่านวงจรถองความถี่ต่ำผ่านชนิดแบนด์แคบตามที่ได้อธิบายมาแล้วในสมการที่ (4.6) ถึง สมการที่ (4.8) จะ ได้สัญญาณควบคุม $v_c(t)$ เป็น

$$v_c(t) = v_e(t) \cong K\theta_e(t) \quad (4.13)$$

จากสมการที่ (4.13) ที่ได้ จะกำหนดให้สัญญาณคลาดเคลื่อน $v_e(t)$ มีค่าเท่ากับสัญญาณควบคุม $v_c(t)$ เนื่องจากความถี่สูงของสัญญาณคลาดเคลื่อน $v_e(t)$ ถูกจัดออกไปด้วยวงจรถองความถี่ต่ำผ่านชนิดแบนด์แคบ ดังนั้นเมื่อจะพิจารณาการทำงานของเครื่องรับแบบคอสมเทสในโดเมนความถี่ทำได้โดยอาศัยคุณสมบัติการแปลงลาปลาซซึ่งจะให้ความสัมพันธ์ของสัญญาณต่างๆ ได้ดังนี้คือ

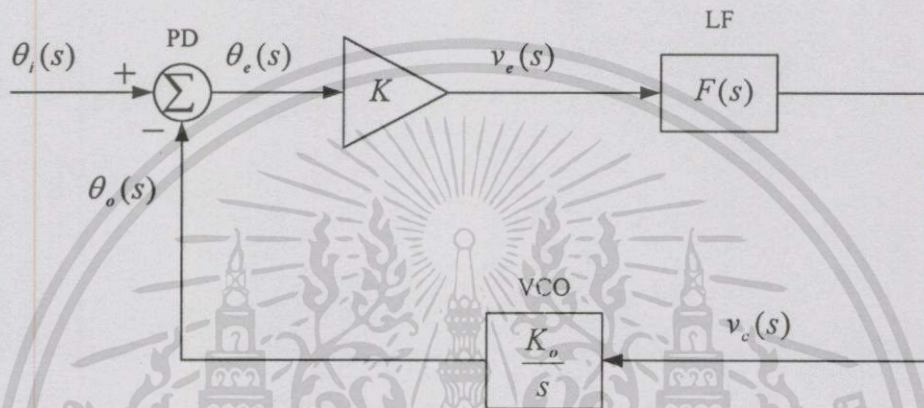
$$\begin{aligned} V_c(s) &= K(\theta_i(s) - \theta_o(s)) \\ &= K\theta_e(s) \end{aligned} \quad (4.14)$$

$$V_c(s) = F(s)V_e(s) \quad (4.15)$$

และ

$$\theta_o(s) = \frac{K_o V_c(s)}{s} \quad (4.16)$$

เราสามารถให้ความสัมพันธ์ตามสมการที่ (4.14) ถึง สมการที่ (4.16) ไปเขียนบล็อกไดอะแกรมในรูปวงจรมูลของเครื่องรับแบบคอสเทสที่ปรับปรุงใหม่ได้ ดังแผนผังวงจรในรูปที่ 4.3



รูปที่ 4.3 แผนผังวงจรมูลของเครื่องรับแบบคอสเทสที่ปรับปรุงใหม่

จะเห็นได้ว่าเครื่องรับแบบคอสเทสที่ปรับปรุงใหม่ซึ่งมีลักษณะเป็นวงจร PLL แบบวงคู่ตามรูปที่ 4.1 สามารถอาศัยความสัมพันธ์ของสัญญาณต่างๆ ในโดเมนความถี่ที่เกิดขึ้น มาเขียนวงจรให้อยู่ในรูปวงจรมูลแบบวงเดียวได้ [23] และจากแผนผังวงจรในรูปที่ 4.3 สามารถหาความสัมพันธ์ฟังก์ชันถ่ายโอนของค่าความคลาดเคลื่อนทางเฟส $\theta_c(s)$ ต่อเฟส $\theta_i(s)$ ได้เป็น

$$H_c(s) = \frac{\theta_c(s)}{\theta_i(s)} = \frac{s}{s + K_o K F(s)} \quad (4.17)$$

ดังนั้นค่าความคลาดเคลื่อนทางเฟส $\theta_c(t)$ ที่เกี่ยวเนื่องกับเฟส $\theta_i(t)$ ของสัญญาณอินพุต $s_i(t)$ สามารถหาได้คือ

$$\theta_c(s) = \frac{s}{s + K_o K F(s)} \cdot \theta_i(s) \quad (4.18)$$

จากสมการที่ (4.19) สามารถอาศัยคุณสมบัติของทฤษฎี final value theorem มาใช้เพื่อพิจารณาหาค่าความคลาดเคลื่อนทางเฟส $\theta_e(t)$ ที่เกิดขึ้นในสภาวะการทำงานเริ่มต้นว่า จะมีค่าน้อยลงเมื่อระบบเข้าสู่สถานะคงตัวได้หรือไม่เมื่อสัญญาณอินพุต $s_i(t)$ มีการเปลี่ยนแปลงทางเฟสในลักษณะต่างๆตามที่ได้กล่าวมาแล้วในบทที่ 2 ซึ่งสามารถเขียนความสัมพันธ์ของสมการได้เป็น

$$[\theta_e(t)]_{t \rightarrow \infty} = \lim_{s \rightarrow 0} s \cdot \frac{s}{s + K_o K F(s)} \cdot \theta_i(s) \quad (4.19)$$

จากสมการที่ (4.19) ได้นำฟังก์ชันถ่ายโอนของวงจรรองความถี่ต่ำผ่านแบบ Sallen and Key ตามสมการที่ (3.21) แทนค่าลงในสมการที่ (4.19) เพื่อพิจารณาหาค่าความคลาดเคลื่อนทางเฟส $\theta_e(t)$ ที่เกิดขึ้นเมื่อสัญญาณอินพุต $s_i(t)$ มีการเปลี่ยนแปลงทางเฟส $\theta_i(t)$ แบบต่างๆตามสมการที่ (2.40) และสมการที่ (2.41) ทำให้ได้ค่า $\theta_e(t)$ ดังรายละเอียดต่อไปนี้

ค่าความคลาดเคลื่อนทางเฟส $\theta_e(t)$ ที่เกิดขึ้น เมื่อสัญญาณอินพุต $s_i(t)$ มีการเปลี่ยนแปลงทางเฟส $\theta_i(t)$ แบบ phase step

$$\begin{aligned} [\theta_e(t)]_{t \rightarrow \infty} &= \lim_{s \rightarrow 0} s \cdot \frac{s(s^2 \tau_1 \tau_2 + s(\tau_2 + \tau_3) + 1)}{s(s^2 \tau_1 \tau_2 + s(\tau_2 + \tau_3) + 1) + K_o K} \cdot \frac{\Delta \phi}{s} \\ &= \lim_{s \rightarrow 0} \frac{(s^3 \tau_1 \tau_2 + s^2(\tau_2 + \tau_3) + s) \Delta \phi}{s^3 \tau_1 \tau_2 + s^2(\tau_2 + \tau_3) + s + K_o K} \\ &= 0 \end{aligned} \quad (4.20)$$

จากสมการที่ (4.20) ที่ได้ พบว่าค่าความคลาดเคลื่อนทางเฟส $\theta_e(t)$ ของสัญญาณคลาดเคลื่อน $v_e(t)$ ที่เกิดขึ้นในสภาวะการทำงานเริ่มต้น เมื่อสัญญาณอินพุต $s_i(t)$ มีการเปลี่ยนแปลงทางเฟส $\theta_i(t)$ แบบ phase step จะทำให้ค่า $\theta_e(t)$ มีค่าน้อยลงเท่ากับศูนย์ได้อย่างรวดเร็ว ทำให้เกิดสภาวะการชิงโครไนซ์สัญญาณทางเครื่องรับทั้งในทางความถี่และเฟสได้

ค่าความคลาดเคลื่อนทางเฟส $\theta_e(t)$ ที่เกิดขึ้น เมื่อสัญญาณอินพุต $s_i(t)$ มีการเปลี่ยนแปลงทางความถี่แบบ frequency step

$$\begin{aligned} [\theta_e(t)]_{t \rightarrow \infty} &= \lim_{s \rightarrow 0} s \cdot \frac{s(s^2\tau_1\tau_2 + s(\tau_2 + \tau_3) + 1)}{s(s^2\tau_1\tau_2 + s(\tau_2 + \tau_3) + 1) + K_o K} \cdot \frac{\Delta\omega}{s^2} \\ &= \lim_{s \rightarrow 0} \frac{(s^2\tau_1\tau_2 + s(\tau_2 + \tau_3) + 1)\Delta\omega}{s^3\tau_1\tau_2 + s^2(\tau_2 + \tau_3) + s + K_o K} \\ &= \frac{\Delta\omega}{K_o K} \end{aligned} \quad (4.21)$$

จากสมการที่ (4.21) ที่ได้ พบว่าค่าความคลาดเคลื่อนทางเฟส $\theta_e(t)$ ของสัญญาณคลาดเคลื่อน $v_e(t)$ ที่เกิดขึ้นในสภาวะการทำงานเริ่มต้นเมื่อสัญญาณอินพุต $s_i(t)$ มีการเปลี่ยนแปลงทางความถี่แบบ frequency step จะทำให้ค่า $\theta_e(t)$ มีค่าลดน้อยลงจนเท่ากับศูนย์ได้เมื่อกระบวนการทำงานป้อนกลับของเครื่องรับได้ใช้เวลานานเพียงพอจนสัญญาณ $v_e(t)$ เข้าสู่สถานะคงตัวได้นั้น จะต้องออกแบบให้ค่าผลคูณเกนขยายวงปิด $K_o K$ ของเครื่องรับมีค่ามากกว่าค่าความถี่เบี่ยงเบน $\Delta\omega$ มากๆ ($\Delta\omega \ll K_o K$) จึงจะสามารถทำให้ค่า $\theta_e(t)$ มีค่าลดน้อยลงเท่ากับศูนย์ได้

จากการพิจารณาวิเคราะห์ค่าความคลาดเคลื่อนทางเฟส $\theta_e(t)$ ที่เกิดขึ้นจากการเปลี่ยนแปลงทางเฟสของสัญญาณอินพุต $s_i(t)$ แบบต่างๆ ที่ได้กล่าวมานั้น จึงสรุปได้ว่า เครื่องรับแบบคอสเทสที่ปรับปรุงใหม่ด้วยการลดจำนวนวงจรกรองความถี่ต่ำผ่านออกไปได้ 2 ชุดนั้น จะยังคงรักษาคุณสมบัติและการทำงานของเครื่องรับที่ทำให้เกิดการชิง โคร โนซ์ สัญญาณทางเครื่องรับได้ทั้งในทางความถี่และเฟส โดยผลการจำลองการทำงานของเครื่องรับด้วยโปรแกรมคอมพิวเตอร์ MATLAB ที่จะได้กล่าวถึงในหัวข้อต่อไปนี้จะช่วยยืนยันแนวคิดทางทฤษฎีได้เป็นอย่างดี ดังรายละเอียดต่อไปนี้

4.4 วงจรจำลองการทำงานของเครื่องรับแบบคอสเทสที่ปรับปรุงใหม่

จากแผนผังของเครื่องรับแบบคอสเทสที่ปรับปรุงใหม่ ซึ่งถูกต่อประกอบขึ้นจากวงจรพื้นฐานต่างๆ ที่เกี่ยวข้องได้แก่ วงจรคูณแบบอนาล็อก 3 ชุด วงจรกรองความถี่ต่ำผ่านชนิดแบนด์แคป 1 ชุด วงจรวีซีโอ 1 ชุด และวงจรเลื่อนเฟส 1 ชุด ตามที่ได้แสดงไว้ในรูปที่ 4.1 สามารถจำลองและทดสอบการทำงานในเชิงเวลาของเครื่องรับที่นำเสนอนี้ได้ด้วยโปรแกรมคอมพิวเตอร์ โดยการใช้ simulink ซึ่งเป็นเครื่องมือ

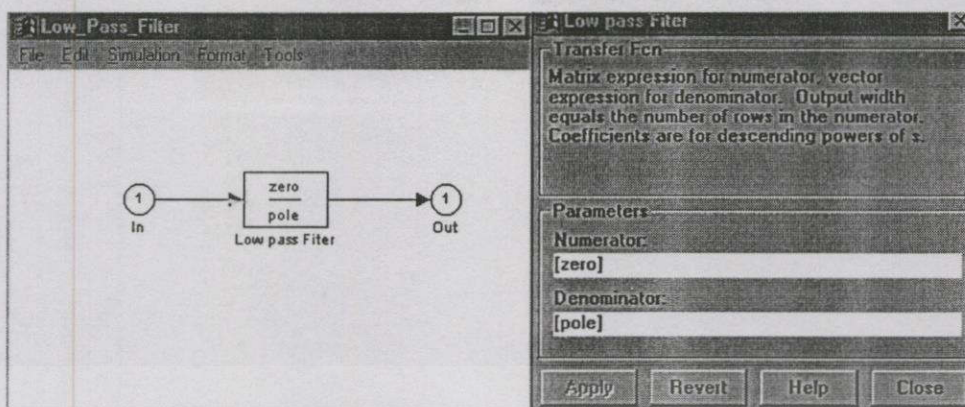
(toolbox) ที่อยู่ใน โปรแกรม MATLAB ซึ่งการใช้งาน simulink จะกระทำโดยการนำบล็อกไดอะแกรม (block diagram) แต่ละบล็อกในหน้าต่างของ library simulink ซึ่งมีคุณสมบัติตรงกับวงจรพื้นฐานต่างๆ ที่เกี่ยวข้องมาต่อประกอบขึ้นเป็นวงจรจำลองการทำงานของเครื่องรับแบบคอสแทสที่ปรับปรุงใหม่ ซึ่งมีลักษณะของบล็อกไดอะแกรมและรายละเอียดในการจำลองแบบการทำงานดังต่อไปนี้คือ [27-28]

วงจรคูณแบบอนุกรม เลือกใช้บล็อกไดอะแกรมของ product ที่อยู่ใน library simulink/nonlinear โดยกำหนดค่าใน dialog box ของ product ให้เป็นวงจรคูณที่มี 2 อินพุต และ 1 เอาต์พุต ดังแสดง ในรูปที่ 4.4 (บล็อกไดอะแกรม product มีค่าเกนขยายของวงจรคูณ $K_m = 1$)



รูปที่ 4.4 บล็อกไดอะแกรมและ dialog box ของ product ที่ใช้จำลองการทำงานเป็นวงจรคูณแบบอนุกรม

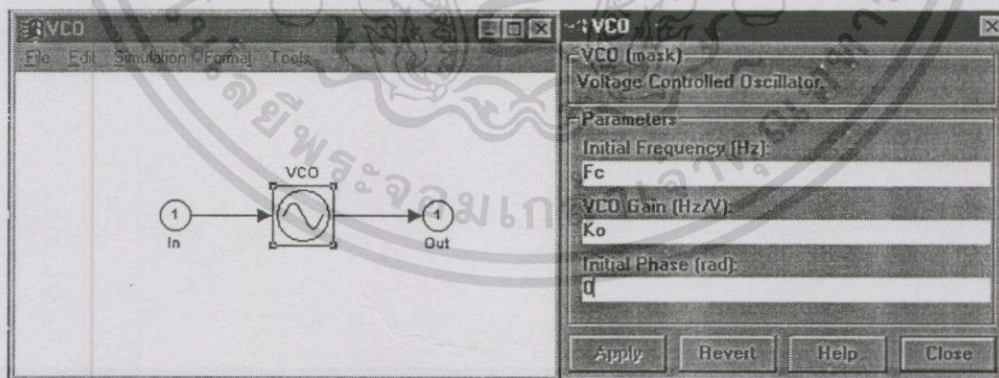
วงจรกรองความถี่ต่ำผ่านชนิดแบนด์แคป เลือกใช้บล็อกไดอะแกรมของ transfer function ที่อยู่ใน library simulink/linear โดยกำหนดค่าใน dialog box ของ transfer function ให้เป็นวงจรกรองความถี่ต่ำผ่านที่ประกอบไปด้วยโพลและซีโร ดังแสดงในรูปที่ 4.5 (ในที่นี้จะได้นำฟังก์ชันถ่ายโอนของวงจรกรองความถี่ต่ำผ่านแบบ Sallen and Key ที่ได้อธิบายในบทที่ 3 มาใส่ค่าลงใน dialog box ของบล็อกไดอะแกรม transfer function นี้)



รูปที่ 4.5 บล็อกไดอะแกรมและ dialog box ของ transfer function ที่ใช้จำลองการทำงานเป็น วงจรกรองความถี่ต่ำผ่านแบบ Sallen and Key

จากรูปที่ 4.5 ได้ออกแบบให้เป็นวงจรกรองความถี่ต่ำผ่านแบบ Sallen and Key 1 ชุด มีความถี่ คัทออฟ (cut off) ที่ 3183 Hz ได้ฟังก์ชันถ่ายโอนของวงจรเท่ากับ $F(s) = \frac{1}{0.25 \times 10^{-8} s^2 + 1 \times 10^{-4} s + 1}$

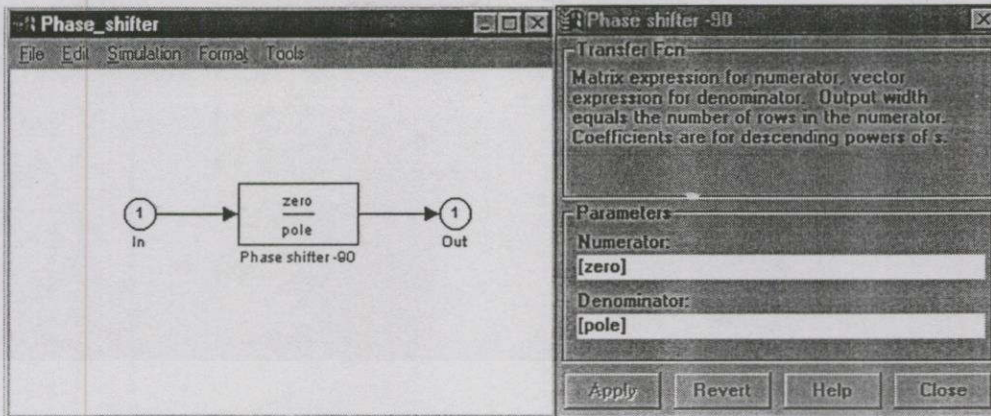
วงจรวีซีโอ เลือกใช้บล็อกไดอะแกรมของ VCO ที่อยู่ใน library simulink/com_sync โดยกำหนด ค่าใน dialog box ของ VCO มีค่าความถี่กลาง f_c ($\omega_c = 2\pi f_c$) ของสัญญาณเอาต์พุต $s_o(t)$ ที่ผลิตขึ้นจากวงจรวีซีโอในสภาวะการทำงานเริ่มต้นมีค่าเท่ากับ 20 kHz และให้ค่าเกนขยายทาง ความถี่ K_o ของวงจรวีซีโอมีค่าเท่ากับ -3200 Hz/v (จาก data sheet ของไอซีเบอร์ XR2206C) และ กำหนดให้เฟสเริ่มต้นมีค่าเท่ากับ $\frac{\pi}{2}$ เรเดียน (90° องศา) ดังแสดงในรูปที่ 4.6



รูปที่ 4.6 บล็อกไดอะแกรมและ dialog box ของ VCO ที่ใช้จำลองการทำงานเป็นวงจรวีซีโอ

วงจรเลื่อนเฟส -90° เลือกใช้บล็อกไดอะแกรมของ transfer function ที่อยู่ใน library simulink/linear โดยกำหนดค่าใน dialog box ของ transfer function ให้เป็นวงจรกรองความถี่ต่ำผ่านที่ประกอบไปด้วย โพลและซีโร ดังแสดงในรูปที่ 4.7

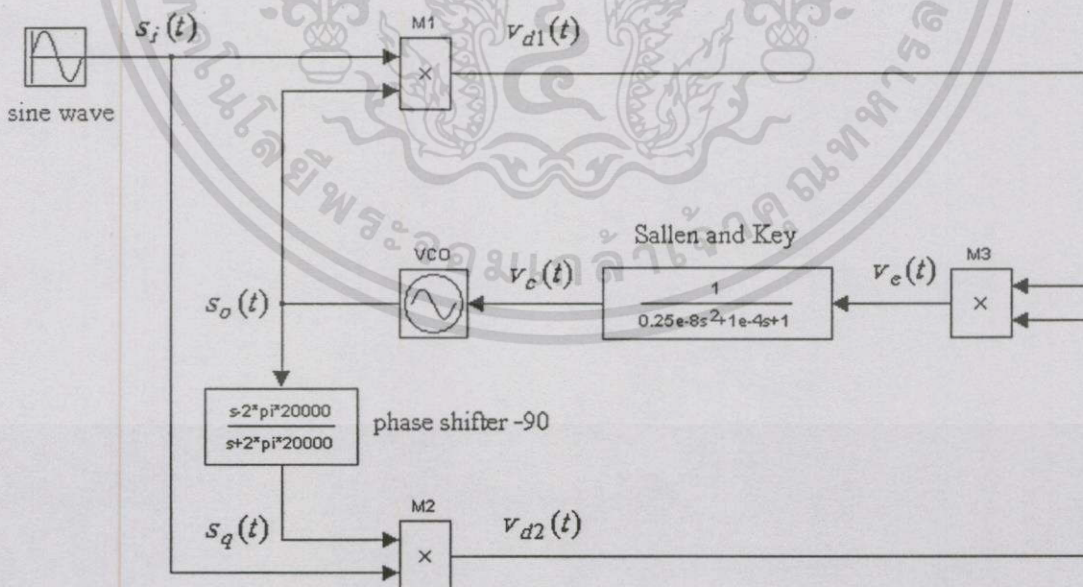
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.7 บล็อกไดอะแกรมและ dialog box ของ transfer function ที่ใช้จำลองการทำงานเป็น วงจรเลื่อนเฟส -90°

จากรูปที่ 4.7 ได้ออกแบบให้วงจรเลื่อนเฟสมีคุณสมบัติเป็นวงจรกรองผ่านทุกความถี่ (all pass filter) (อธิบายมาแล้วในบทที่ 3) ที่สามารถเลื่อนเฟสของสัญญาณเอาต์พุต $s_o(t)$ ออกไป -90° ที่ความถี่ 20 kHz ได้ฟังก์ชันถ่ายโอนเท่ากับ $T(s) = \frac{s - 2\pi(20000)}{s + 2\pi(20000)}$

จากบล็อกไดอะแกรมต่างๆที่ใช้จำลองการทำงานของวงจรที่เกี่ยวข้องในรูปที่ 4.4 ถึง รูปที่ 4.7 เมื่อนำมาต่อประกอบขึ้นเป็นเครื่องรับตามแผนผังวงจรในรูปที่ 4.1 ทำให้ได้วงจรจำลองการทำงานของเครื่องรับแบบคอสเทสที่ปรับปรุงใหม่ ดังแสดงในรูปที่ 4.8



รูปที่ 4.8 แผนผังวงจรจำลองการทำงานของเครื่องรับแบบคอสเทสที่ปรับปรุงใหม่

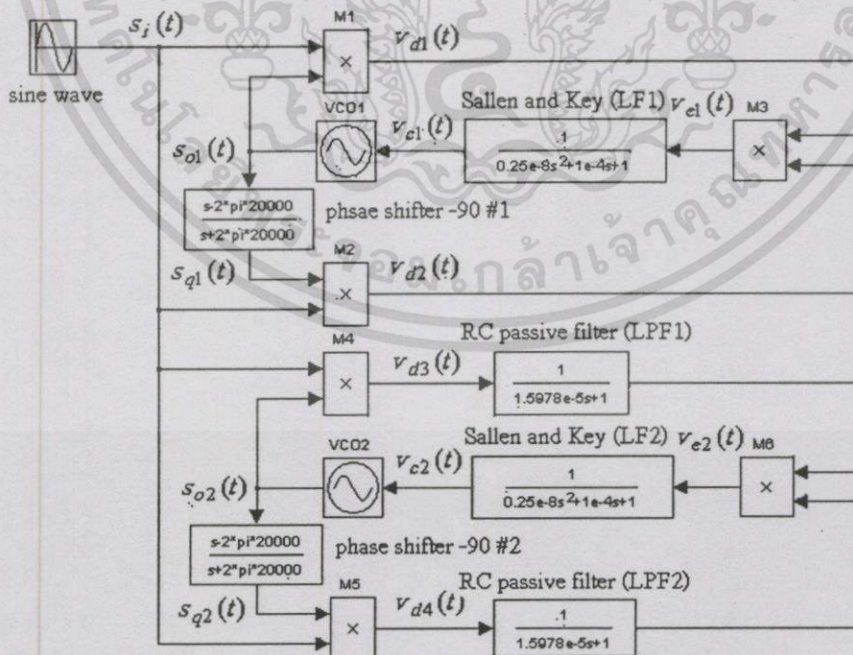
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 4.8 ได้ทำการทดสอบการทำงานของวงจรจำลอง โดยแบ่งการทดลองออกเป็น 2 กรณีคือ

1. เมื่อสัญญาณอินพุต $s_i(t)$ ที่ป้อนให้กับวงจรจำลองเป็นสัญญาณคลื่นพลาห์ที่ยังไม่มีการมอดูเลต
2. เมื่อสัญญาณอินพุต $s_i(t)$ ที่ป้อนให้กับวงจรจำลองเป็นสัญญาณมอดูเลตเอเอ็ม ดีเอสบี เอสซี ซึ่งผลการทดลองวงจรจำลองการทำงานของเครื่องรับแบบคอสเทสที่ปรับปรุงใหม่ มีรายละเอียดดังหัวข้อต่อไปนี้

4.4.1 ผลการทดสอบวงจรจำลอง เมื่อสัญญาณอินพุต $s_i(t)$ เป็นสัญญาณคลื่นพลาห์ที่ยังไม่มีการมอดูเลต

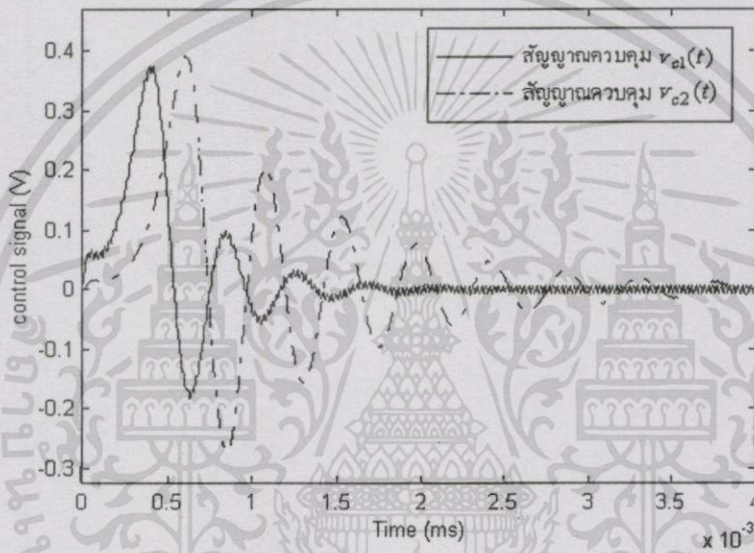
จากวงจรจำลองในรูปที่ 4.8 กำหนดให้สัญญาณ $s_i(t)$ ถูกผลิตขึ้นจากบล็อกโคไซน์แอม sine wave (เป็นบล็อกโคไซน์แอมที่อยู่ในหน้าต่าง library simulink/source) เป็นสัญญาณรูปคลื่นไซน์ ($s_i(t) = \cos(\omega_c t)$) ที่มีความถี่ ω_c เท่ากับ 20 kHz ป้อนเป็นอินพุตให้กับวงจรจำลองตามรูปที่ 4.8 เพื่อตรวจวัดสัญญาณควบคุม $v_c(t)$ ที่แปรผันตามค่าความคลาดเคลื่อนทางเฟส $\theta_e(t)$ ของสัญญาณอินพุต $s_i(t)$ กับสัญญาณเอาต์พุต $s_o(t)$ ที่สภาวะการทำงานเริ่มต้น (สัญญาณเกิดสถานะทรานเซียน) จนเข้าสู่สถานะคงตัว โดยการทดลองนี้ได้ทำการทดสอบสัญญาณควบคุม $v_c(t)$ ที่เกิดขึ้นจากวงจรจำลองการทำงานของเครื่องรับแบบคอสเทสรูปแบบสามัญด้วย เพื่อเปรียบเทียบผลการทดลองของวงจรจำลองทั้งสองแบบดังแสดงวงจรในรูปที่ 4.9



รูปที่ 4.9 วงจรจำลองการทำงานของเครื่องรับแบบคอสเทสรูปแบบสามัญและที่ปรับปรุงใหม่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

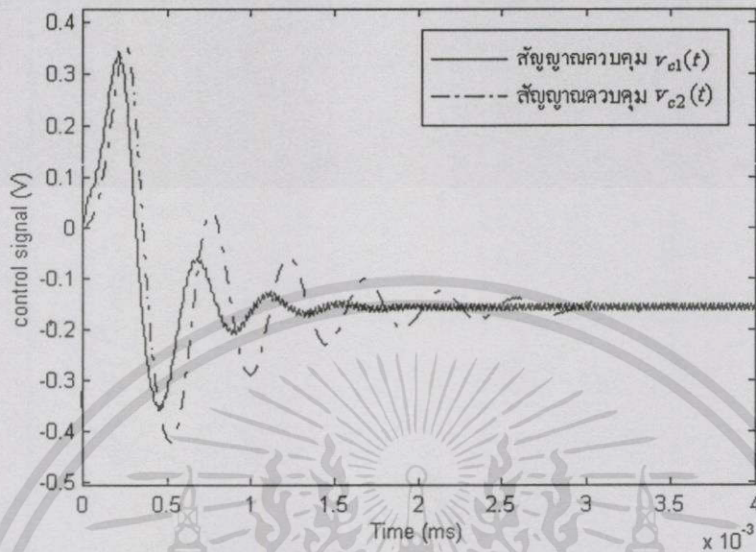
เมื่อกำหนดให้วงจรกรองความถี่ต่ำผ่าน LPF_1 และ LPF_2 ที่ใช้ภายในเครื่องรับแบบคอสเทสรูปแบบเดิมเป็นวงจรกรองความถี่ต่ำผ่านแบบอาร์ชีฟิลเตอร์ที่ได้กล่าวมาแล้วในบทที่ 2 และให้องค์ประกอบอื่นๆของวงจรพื้นฐานที่เกี่ยวข้องเป็นชนิดเดียวกับวงจรต่างๆที่ต่อประกอบขึ้นในวงปิดของเครื่องรับแบบคอสเทสที่ปรับปรุงใหม่ด้วย ดังวงจรจำลองการทำงานที่ได้แสดงไว้ในรูปที่ 4.9 และเมื่อป้อนสัญญาณอินพุต $s_i(t)$ ให้กับวงจรตามรูปที่ 4.9 ทำให้ได้สัญญาณควบคุม $v_{c1}(t)$ ของเครื่องรับแบบคอสเทสที่ปรับปรุงใหม่และสัญญาณควบคุม $v_{c2}(t)$ ของเครื่องรับแบบคอสเทสรูปแบบสามัญ ดังผลจำลองการทำงานทดลองในรูปที่ 4.10



รูปที่ 4.10 ผลการทดลองวงจรจำลองการทำงานของเครื่องรับ เมื่อป้อนสัญญาณอินพุต $s_i(t)$ รูปคลื่นไซน์ ความถี่ 20 kHz

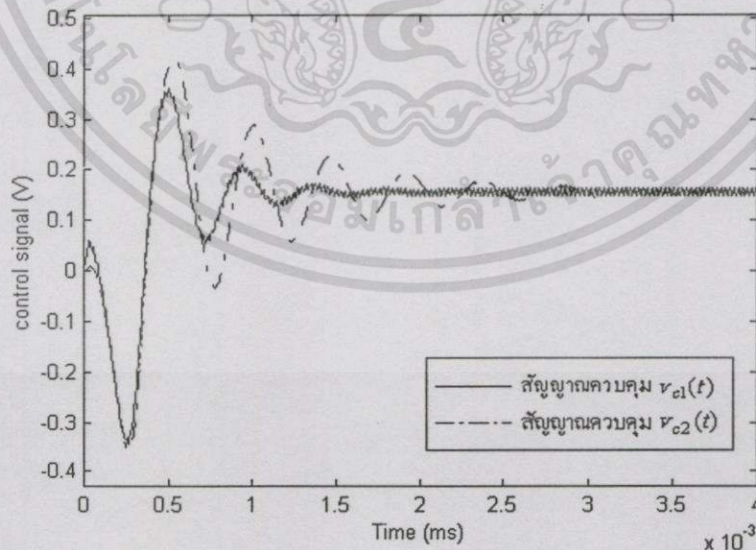
จากผลการทดลองในรูปที่ 4.10 ที่ได้แสดงให้เห็นว่า สัญญาณควบคุม $v_{c1}(t)$ และ $v_{c2}(t)$ ที่เกิดขึ้นในสภาวะการทำงานเริ่มต้นเมื่อสัญญาณอินพุต $s_i(t)$ มีความถี่ใกล้เคียงหรือเท่ากับความถี่ของสัญญาณเอาต์พุต $s_{o1}(t)$ และ $s_{o2}(t)$ ซึ่งกระบวนการป้อนกลับของเครื่องรับแบบคอสเทสทั้งสองที่ได้จำลองการทำงานตามรูปที่ 4.9 สามารถทำให้สัญญาณควบคุมทั้งสองที่มีค่าแปรผันตามค่าความคลาดเคลื่อนทางเฟส (ซึ่งในที่นี้กำหนดให้เป็น $\theta_{e1}(t)$ และ $\theta_{e2}(t)$ ตามลำดับ) ที่อยู่ในสถานะทรานเซียน มีค่าความคลาดเคลื่อนทางเฟสลดลงและเท่ากับศูนย์ได้เมื่อสัญญาณควบคุม $v_{c1}(t)$ และ $v_{c2}(t)$ เข้าสู่สถานะคงตัว ทำให้ได้สัญญาณควบคุมที่มีขนาดสัญญาณเท่ากับศูนย์ ซึ่งจะได้ความถี่ของสัญญาณอินพุตมีค่าเท่ากับความถี่ทำงานอิสระของสัญญาณเอาต์พุต

ต่อจากนั้นได้ทดลองเลื่อนความถี่ของสัญญาณอินพุต $s_i(t)$ จาก 20 kHz เพิ่มขึ้นเป็น 20.50 kHz ได้ผลการทดลองดังแสดงในรูปที่ 4.11



รูปที่ 4.11 ผลการทดลองวงจรจำลองการทำงานของเครื่องรับ เมื่อเลื่อนความถี่ของสัญญาณอินพุต $s_i(t)$ จาก 20 kHz เพิ่มขึ้นเป็น 20.50 kHz

และนอกจากนั้น ได้ทดลองเลื่อนความถี่ของสัญญาณอินพุต $s_i(t)$ จาก 20.50 kHz ลดลงมาที่ความถี่ 19.50 kHz ได้ผลการทดลองดังแสดงในรูปที่ 4.12



รูปที่ 4.12 ผลการทดลองวงจรจำลองการทำงานของเครื่องรับ เมื่อเลื่อนความถี่ของสัญญาณอินพุต $s_i(t)$ จาก 20.50 kHz ลดลงเหลือ 19.50 kHz

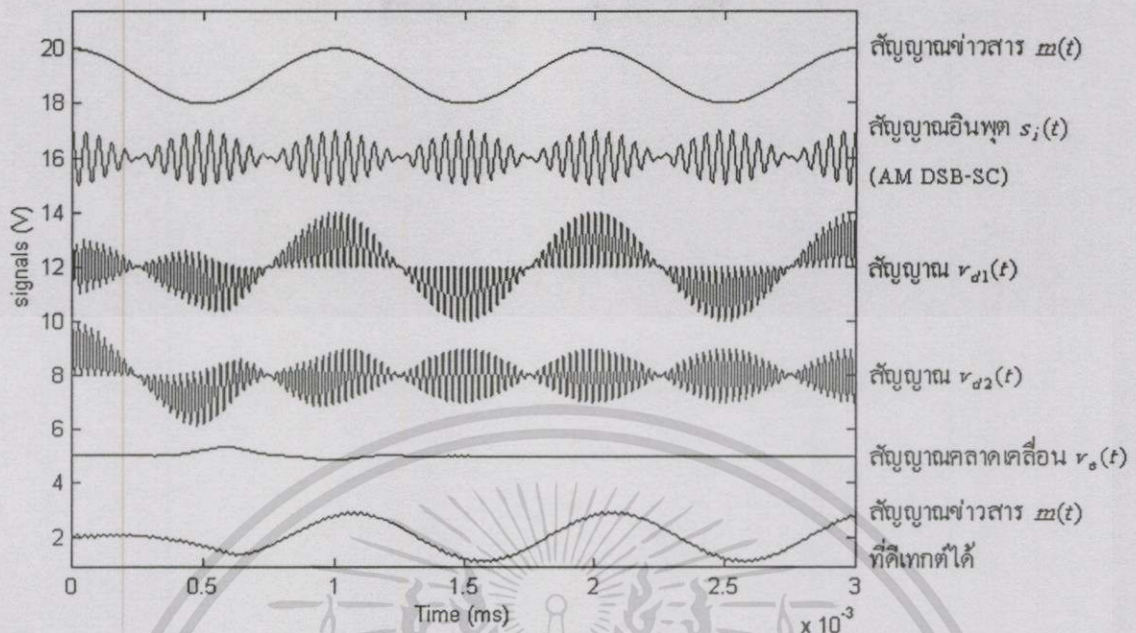
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากผลการทดลองในรูปที่ 4.10 ถึง รูปที่ 4.12 เป็นการเปรียบเทียบผลการทดสอบระหว่างสัญญาณควบคุม $v_{c1}(t)$ ของเครื่องรับแบบคอสเทสที่ปรับปรุงใหม่กับสัญญาณควบคุม $v_{c2}(t)$ ของเครื่องรับแบบคอสเทสรูปแบบสามัญที่เกิดขึ้นในสภาวะการทำงานเริ่มต้น (เมื่อสัญญาณอินพุต $s_i(t)$ มีความถี่ที่แตกต่างไปจากความถี่ของสัญญาณเอาต์พุต $s_{o1}(t)$ และ $s_{o2}(t)$) ซึ่งผลการทดลองที่ได้แสดงให้เห็นว่า กระบวนการป้อนกลับของเครื่องรับทั้งสองแบบตามวงจรจำลองในรูปที่ 4.9 สามารถทำให้สัญญาณควบคุม $v_{c1}(t)$ และ $v_{c2}(t)$ ที่มีค่าแปรผันตามค่าความคลาดเคลื่อนทางเฟส $\theta_{e1}(t)$ และ $\theta_{e2}(t)$ (รวมค่าความคลาดเคลื่อนทางความถี่ด้วย) ที่อยู่ในสถานะทรานเซียนมีค่าความคลาดเคลื่อนทางเฟสลดน้อยลงจนมีค่าเข้าใกล้ศูนย์เมื่อสัญญาณควบคุมเข้าสู่สถานะคงตัว (กระบวนการป้อนกลับของเครื่องรับได้ใช้เวลานานอย่างเพียงพอจะทำให้ค่าความคลาดเคลื่อนทางเฟสที่เกิดขึ้นมีค่าลดน้อยลงจนมีค่าเท่ากับศูนย์) โดยผลการทดลองในรูปที่ 4.11 ได้แสดงผลการทดลองเมื่อสัญญาณอินพุต $s_i(t)$ มีการเปลี่ยนแปลงทางความถี่เพิ่มขึ้นโดยมีค่ามากกว่าความถี่กลาง (f_c) ของสัญญาณเอาต์พุต $s_{o1}(t)$ และ $s_{o2}(t)$ ทำให้สัญญาณควบคุม $v_{c1}(t)$ และ $v_{c2}(t)$ ที่ได้มีขนาดของสัญญาณเป็นลบ และผลการทดลองในรูปที่ 4.12 เป็นการแสดงผลการทดลองเมื่อสัญญาณอินพุต $s_i(t)$ มีความถี่ลดลงโดยมีค่าน้อยกว่าความถี่กลางของสัญญาณเอาต์พุต ทำให้สัญญาณควบคุมที่ได้มีขนาดสัญญาณเป็นบวก ซึ่งสัญญาณควบคุมที่ได้นี้จะถูกนำไปใช้ป้อนเป็นอินพุตให้กับวงจรซีโอผลิตสัญญาณเอาต์พุต $s_{o1}(t)$ และ $s_{o2}(t)$ ที่มีความถี่และเฟสตรงกับสัญญาณอินพุต $s_i(t)$ ได้อย่างพอดี ดังนั้นผลการทดลองในรูปที่ 4.11 ถึง รูปที่ 4.12 จึงยืนยันแนวคิดทางทฤษฎีของเครื่องรับแบบคอสเทสที่ปรับปรุงใหม่ที่สามารถลดจำนวนวงจรรองความถี่ต่ำผ่านภายในวงปิดของคอสเทสรูปแบบสามัญที่ใช้กันอยู่ทั่วไปออกไปได้ 2 ชุดในทางทฤษฎีได้เป็นอย่างดี ซึ่งนอกจากจะประหยัดอุปกรณ์ลงได้แล้ว ยังทำให้ค่าประวิงเวลา (delay time) ในการประมวลสัญญาณของวงจรลดน้อยลง จึงทำให้ผลตอบสนองของเครื่องรับแบบคอสเทสที่ปรับปรุงใหม่เร็วกว่าเครื่องรับแบบคอสเทสรูปแบบสามัญดังผลการทดลองในรูปที่ 4.11 ถึง รูปที่ 4.12 ซึ่งนับเป็นข้อดีอีกข้อหนึ่งของการปรับปรุงเครื่องรับที่นำเสนอในวิทยานิพนธ์ฉบับนี้อีกด้วย

สำหรับในหัวข้อต่อไปที่จะได้กล่าวถึงนี้ เป็นการทดสอบวงจรจำลองการทำงานของเครื่องรับแบบคอสเทสที่ปรับปรุงใหม่ เมื่อสัญญาณอินพุต $s_i(t)$ เป็นสัญญาณมอดูเลตเอเอ็ม ดีเอสบี เอสซี เพื่อสนับสนุนหลักการการทำงานของเครื่องรับที่สามารถทำให้เกิดการชิง โครโมสสัญญาณทางเครื่องรับได้ทั้งในทางความถี่และเฟส โดยการนำวงจรจำลองนี้ไปประยุกต์ใช้งานเป็นวงจรดีเทกต์สัญญาณ ซึ่งมีรายละเอียดเกี่ยวกับการทดลองดังหัวข้อต่อไปนี้

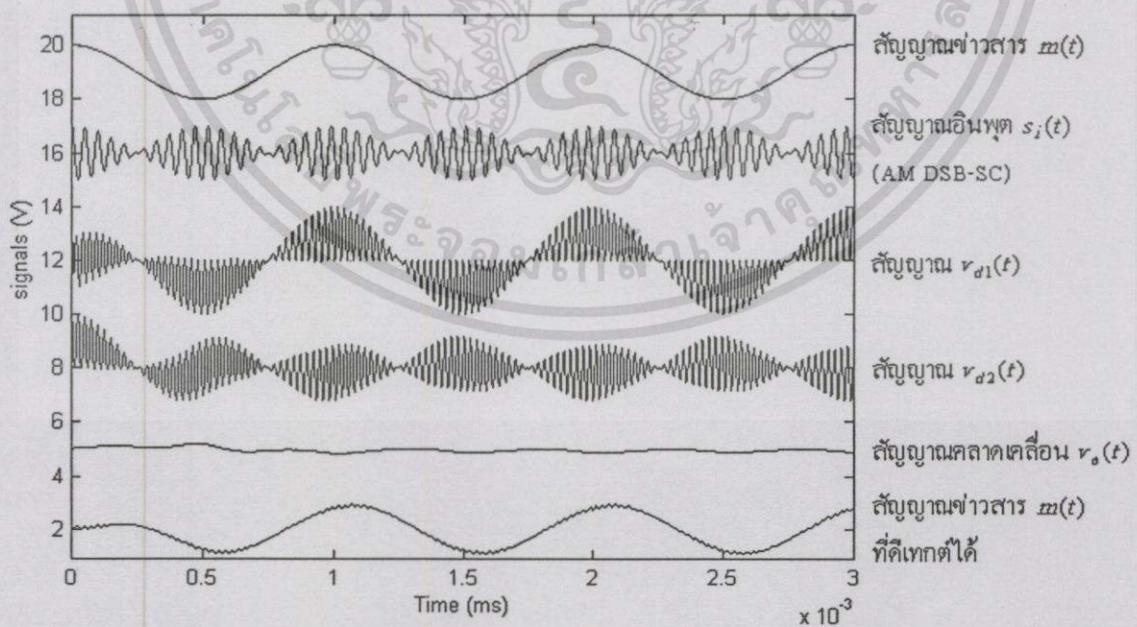
4.4.2 ผลการทดสอบวงจรจำลอง เมื่อสัญญาณอินพุต $s_i(t)$ เป็นสัญญาณมอดูเลตเอเอ็ม ดีเอสบี เอสซี

โดยอาศัยวงจรจำลองในรูปที่ 4.9 ได้พร้อมต่อวงจรรองความถี่ต่ำผ่านแบบอาร์ซีฟิลเตอร์ (RC filter) เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.14 ผลการทดลองวงจรจำลอง เมื่อสัญญาณอินพุต $s_i(t)$ มีความถี่คลื่นพาห์ 20 kHz และสัญญาณข่าวสาร $m(t)$ รูปคลื่นไซน์ความถี่ 1000 Hz

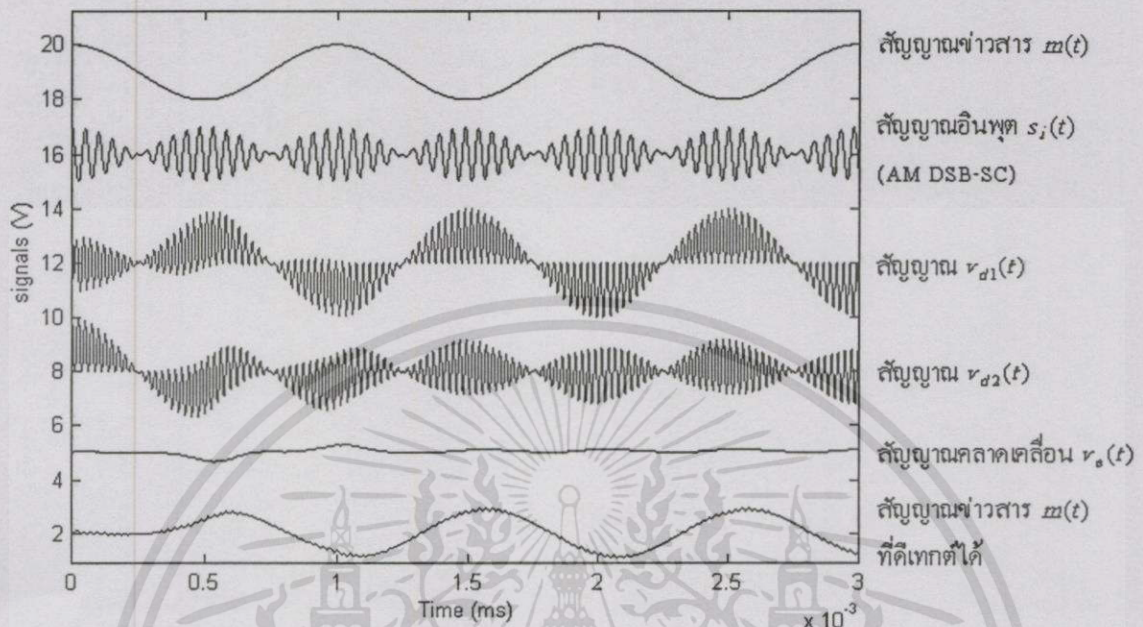
จากนั้นได้ทดลองเลื่อนความถี่คลื่นพาห์ของสัญญาณอินพุต $s_i(t)$ จาก 20 kHz เพิ่มขึ้นเป็น 20.20 kHz ได้ผลการทดลองดังแสดงในรูปที่ 4.15



รูปที่ 4.15 ผลการทดลองวงจรจำลอง เมื่อเลื่อนความถี่คลื่นพาห์ของสัญญาณอินพุต $s_i(t)$ จากความถี่ 20 kHz เพิ่มขึ้นเป็น 20.20 kHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

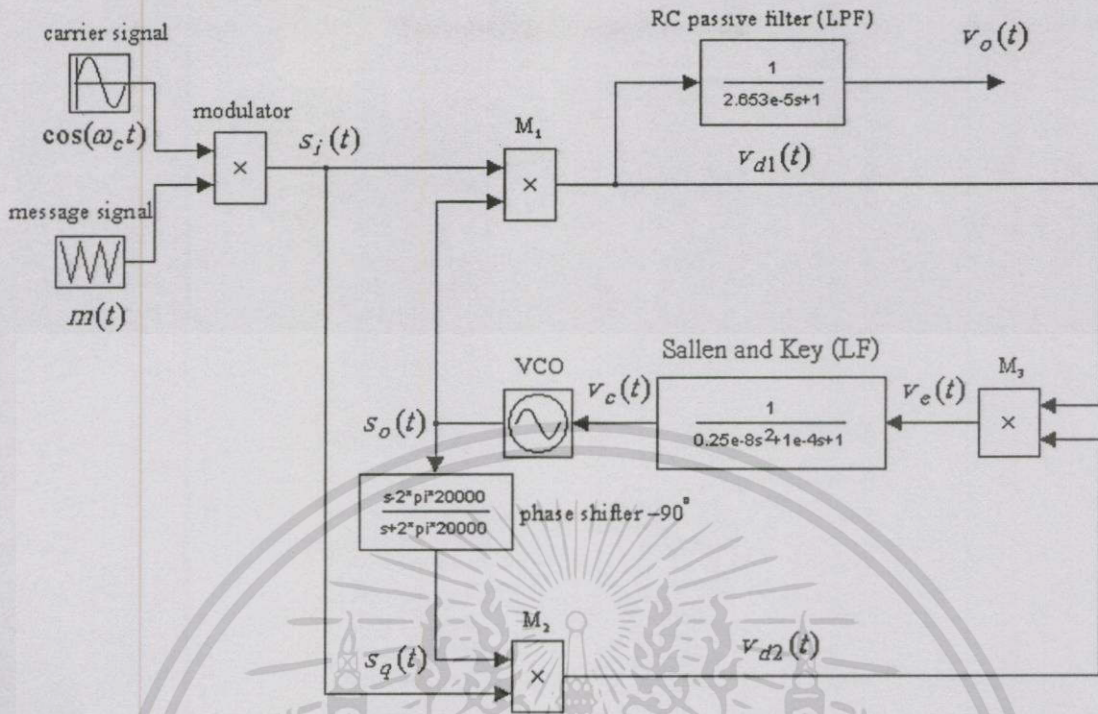
ต่อจากนั้นยังได้ทดลองเลื่อนความถี่คลื่นพาห้ของสัญญาณอินพุต $s_i(t)$ จาก 20.20 kHz ลดลงมาที่ความถี่ 19.80 kHz ได้ผลการทดลองดังรูปที่ 4.16



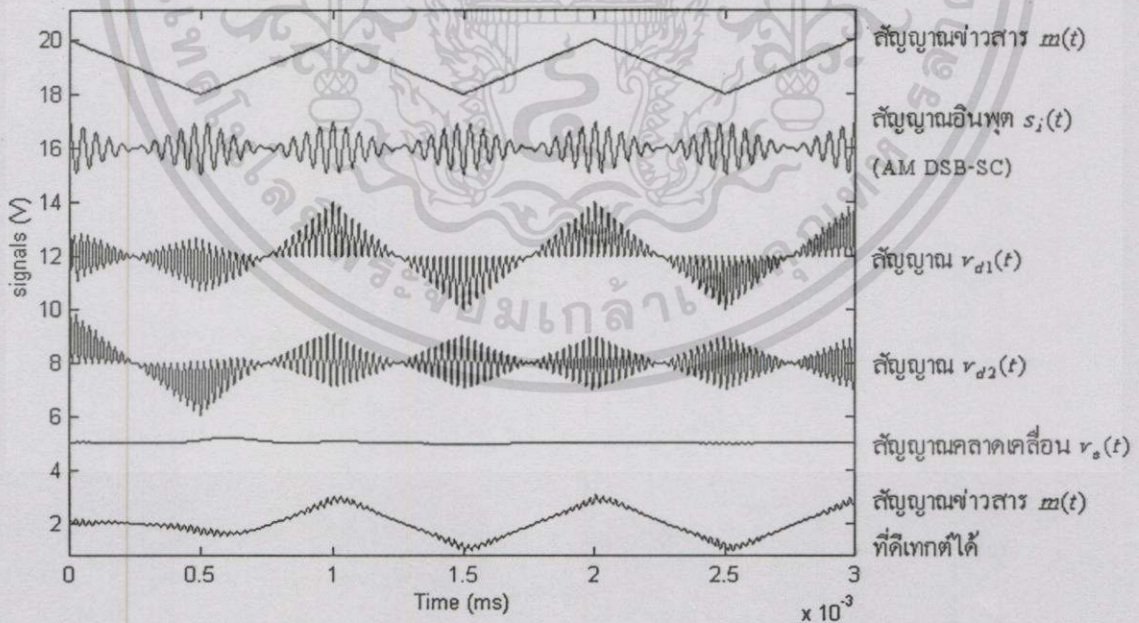
รูปที่ 4.16 ผลการทดลองวงจรจำลอง เมื่อเลื่อนความถี่คลื่นพาห้ของสัญญาณอินพุต $s_i(t)$ จากความถี่ 20.20 kHz ลดลงเหลือ 19.80 kHz

นอกจากนั้นได้ทดลองเปลี่ยนสัญญาณข่าวสาร $m(t)$ ของสัญญาณอินพุต $s_i(t)$ จากสัญญาณรูปคลื่นไซน์ไปเป็นสัญญาณรูปคลื่นสามเหลี่ยมความถี่ 1000 Hz โดยใช้บล็อกไดอะแกรม repeating sequence ที่อยู่ใน library : simulink/source ซึ่งกำหนดค่าใน dialog box มีช่วงเวลาของสัญญาณ (time values) เท่ากับ [0.25e-4 5e-4 7.5e-4 10e-4] และค่าเอาต์พุตของสัญญาณ (output values) เท่ากับ [1 0 -1 0 1] โดยในส่วนของวงจร LPF ที่ต่อเพิ่มเข้าไปที่เอาต์พุตของวงจรคูณ M_1 ได้ออกแบบให้มีความถี่ cutoff เท่ากับ 6000 Hz ดังวงจรจำลองที่แสดงในรูปที่ 4.17 และเมื่อทดลองป้อนสัญญาณอินพุต $s_i(t)$ ดังกล่าวนี้ให้กับวงจรจำลองการทำงานของเครื่องรับแบบคอสเทสที่ปรับปรุงใหม่ โดยใช้สัญญาณข่าวสาร $m(t)$ รูปคลื่นสามเหลี่ยมความถี่ 1000 Hz ดังแสดงในสัญญาณแถบบนสุดในรูปที่ 4.18 ถูกมอดูเลตกับสัญญาณคลื่นพาห้ความถี่ 20 kHz ตามรูปที่ 4.17 ได้เอาต์พุตที่วงจรมอดูเลเตอร์เป็นสัญญาณมอดูเลตเอเอ็ม ดีเอสบี เอสซี ดังแสดงในแถบสัญญาณที่ 2 ทำให้ได้สัญญาณควบคุม $v_c(t)$ ทางด้านเครื่องรับเป็นสัญญาณไฟตรงเมื่อเข้าสู่สถานะคงตัวดังแสดงในแถบสัญญาณที่ 5 โดยสัญญาณควบคุม $v_c(t)$ นี้จะบังคับให้วงจรรีซีโอผลิตสัญญาณเอาต์พุต $s_o(t)$ ทางด้านเครื่องรับที่ทำให้เกิดการซิงโครไนซ์กับสัญญาณอินพุต $s_i(t)$ ได้ทั้งความถี่และเฟส ทำให้สามารถตีเทคต์สัญญาณข่าวสาร $m(t)$ รูปคลื่นสามเหลี่ยมออกจากสัญญาณ $v_{d1}(t)$ ได้เป็นสัญญาณ $v_o(t)$ ดังแสดงในแถบสัญญาณล่างสุดในรูปที่ 4.18

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



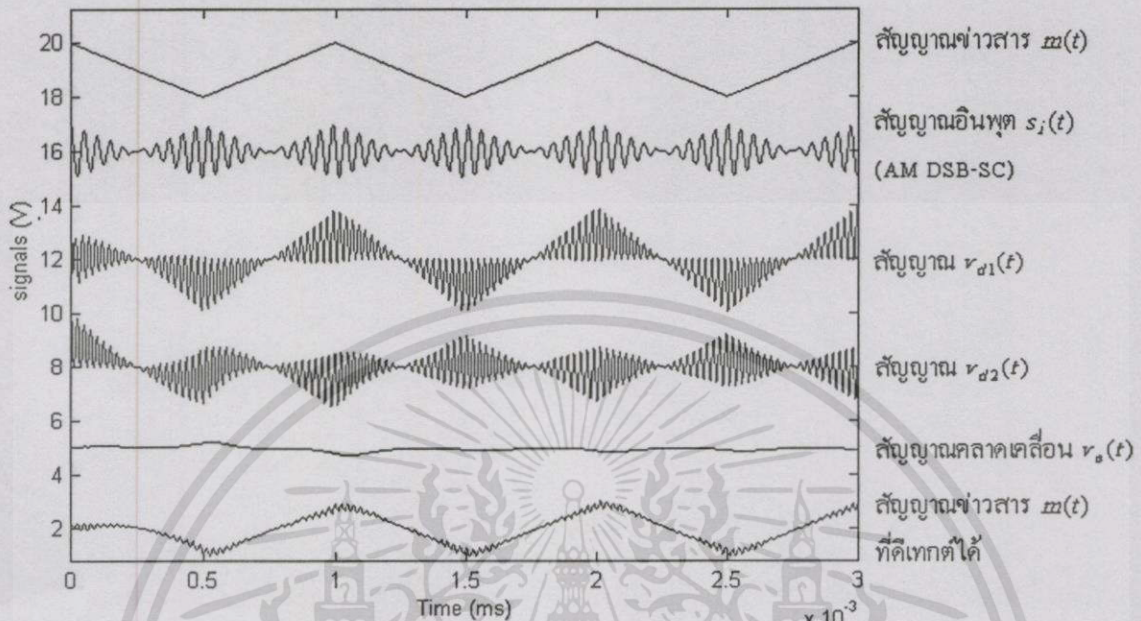
รูปที่ 4.17 วงจรจำลองการทำงานของเครื่องรับแบบคอสเทสที่ปรับปรุงใหม่ เพื่อการประยุกต์ใช้งานเป็นวงจรดีเทกต์สัญญาณเอเอ็ม ดีเอสบี เอสซี (สัญญาณข่าวสาร $m(t)$ เป็นรูปคลื่นสามเหลี่ยม)



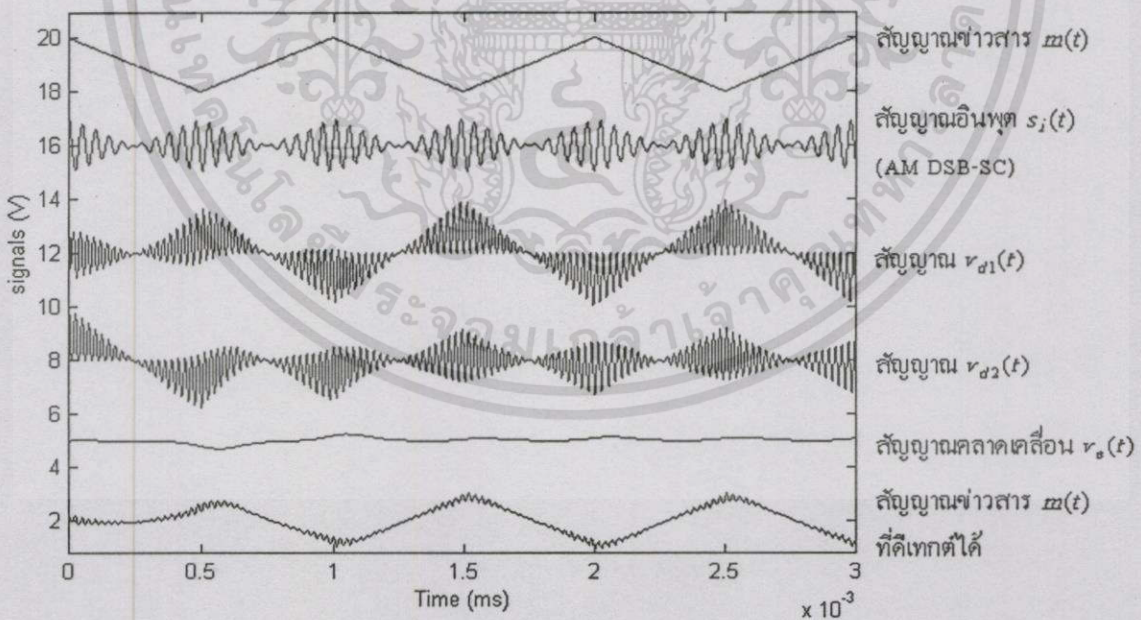
รูปที่ 4.18 ผลการทดลองวงจรจำลอง เมื่อสัญญาณอินพุต $s_i(t)$ มีความถี่คลื่นพาห์ 20 kHz และสัญญาณข่าวสาร $m(t)$ รูปคลื่นสามเหลี่ยมความถี่ 1000 Hz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากนั้นได้ทดลองเลื่อนความถี่คลื่นพาห้ของสัญญาณอินพุต $s_i(t)$ ไปที่ความถี่ 20.20 kHz และ 19.80 kHz ได้ผลการทดลองดังแสดงในรูปที่ 4.19 และรูปที่ 4.20 ตามลำดับคือ



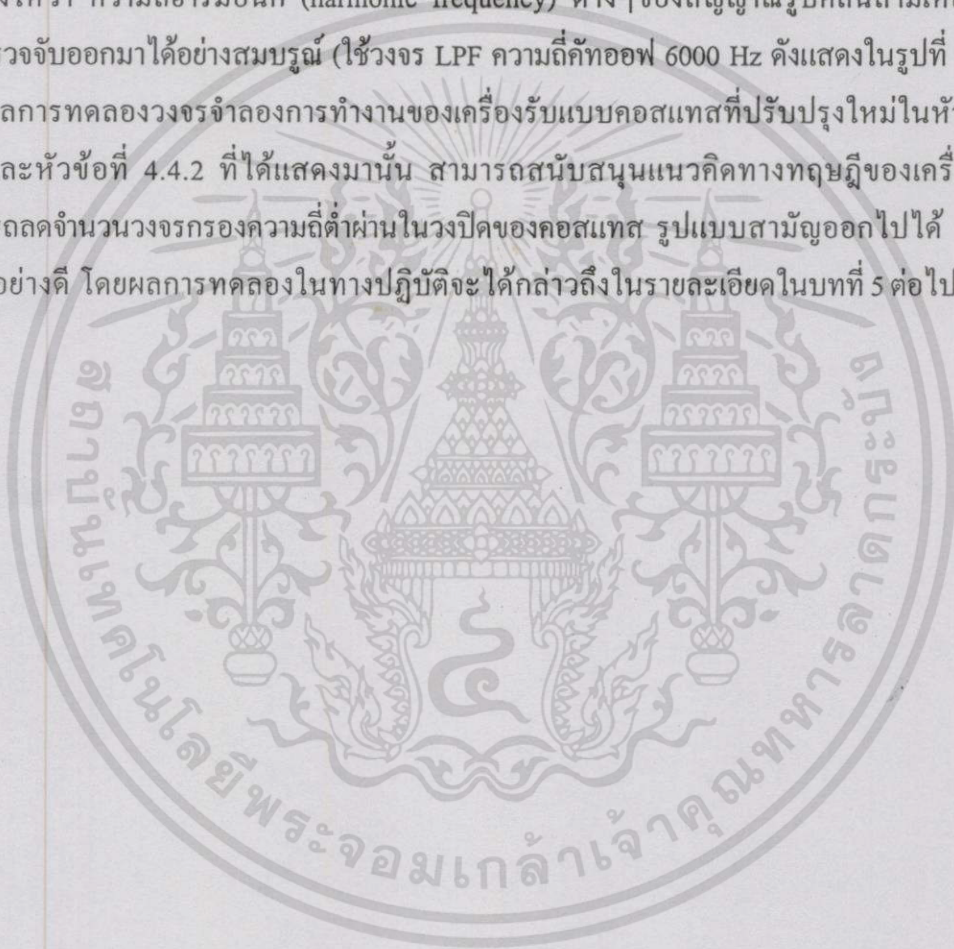
รูปที่ 4.19 ผลการทดลองวงจรจำลอง เมื่อเลื่อนความถี่คลื่นพาห้ของสัญญาณอินพุต $s_i(t)$ จากความถี่ 20 kHz เพิ่มขึ้นเป็น 20.20 kHz



รูปที่ 4.20 ผลการทดลองวงจรจำลอง เมื่อเลื่อนความถี่คลื่นพาห้ของสัญญาณอินพุต $s_i(t)$ จากความถี่ 20.20 kHz ลดลงเหลือ 19.80 kHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากผลการทดลองวงจรจำลองการทำงานของเครื่องรับแบบคอสเทสที่ปรับปรุงใหม่ เพื่อการประยุกต์ใช้งานเป็นวงจรดีเทกต์สัญญาณเอเอ็ม ดีเอสบี เอสซี เมื่อสัญญาณข่าวสาร $m(t)$ เป็นสัญญาณรูปคลื่นไซน์ (ตามผลการทดลองในรูปที่ 4.14 ถึง รูปที่ 4.16) ซึ่งแสดงให้เห็นว่า วงจรจำลองการทำงานของเครื่องรับที่นำเสนอนี้สามารถทำให้เกิดการชิงโครโมเนสส์สัญญาณคลื่นพาห้ทางเครื่องรับได้ทั้งในทางความถี่และเฟส จึงทำให้สามารถดีเทกต์สัญญาณข่าวสาร $m(t)$ เป็นไปอย่างสมบูรณ์ และผลการทดลองในรูปที่ 4.18 ถึง รูปที่ 4.20 ยังแสดงให้เห็นว่าวงจรจำลองการทำงานของเครื่องรับสามารถดีเทกต์สัญญาณข่าวสาร $m(t)$ รูปคลื่นสามเหลี่ยมออกมาได้ ซึ่งแสดงให้เห็นว่า ความถี่ฮาร์โมนิก (harmonic frequency) ต่างๆของสัญญาณรูปคลื่นสามเหลี่ยมนี้ได้ถูกตรวจจับออกมาได้อย่างสมบูรณ์ (ใช้วงจร LPF ความถี่คัทออฟ 6000 Hz ดังแสดงในรูปที่ 4.17) ดังนั้นผลการทดลองวงจรจำลองการทำงานของเครื่องรับแบบคอสเทสที่ปรับปรุงใหม่ในหัวข้อที่ 4.4.1 และหัวข้อที่ 4.4.2 ที่ได้แสดงมานั้น สามารถสนับสนุนแนวคิดทางทฤษฎีของเครื่องรับที่สามารถลดจำนวนวงจรกรองความถี่ต่ำผ่านในวงปีคของคอสเทส รูปแบบสามัญออกไปได้ 2 ชุดได้เป็นอย่างดี โดยผลการทดลองในทางปฏิบัติจะได้กล่าวถึงในรายละเอียดในบทที่ 5 ต่อไป



บทที่ 5

ผลการทดลอง

5.1 กล่าวนำ

หลักการทํางานและผลการจำลองการทํางานของเครื่องรับแบบคอสเทสที่ปรับปรุงใหม่ในบทที่ 4 นั้น สามารถยืนยันแนวคิดทางทฤษฎีในการลดจำนวนวงจรองความถี่ต่ำผ่านในวงบิดของคอสเทสแบบสามัญออกไปได้ 2 ชุด โดยยังรักษาคุณสมบัติในการซิงโครไนซ์สัญญาณทางเครื่องรับทั้งในทางความถี่และเฟสได้เป็นอย่างดี ในบทที่ 5 นี้ จะได้แสดงผลการทดลองการทํางานของเครื่องรับที่ได้ต่อประกอบขึ้นจริงจากวงจรต่างๆที่เกี่ยวข้องตามที่ได้กล่าวมาแล้วในบทที่ 3 เพื่อทดสอบและยืนยันผลการทํางานของเครื่องรับที่นำเสนอในทางปฏิบัติ ดังรายละเอียดต่อไปนี้

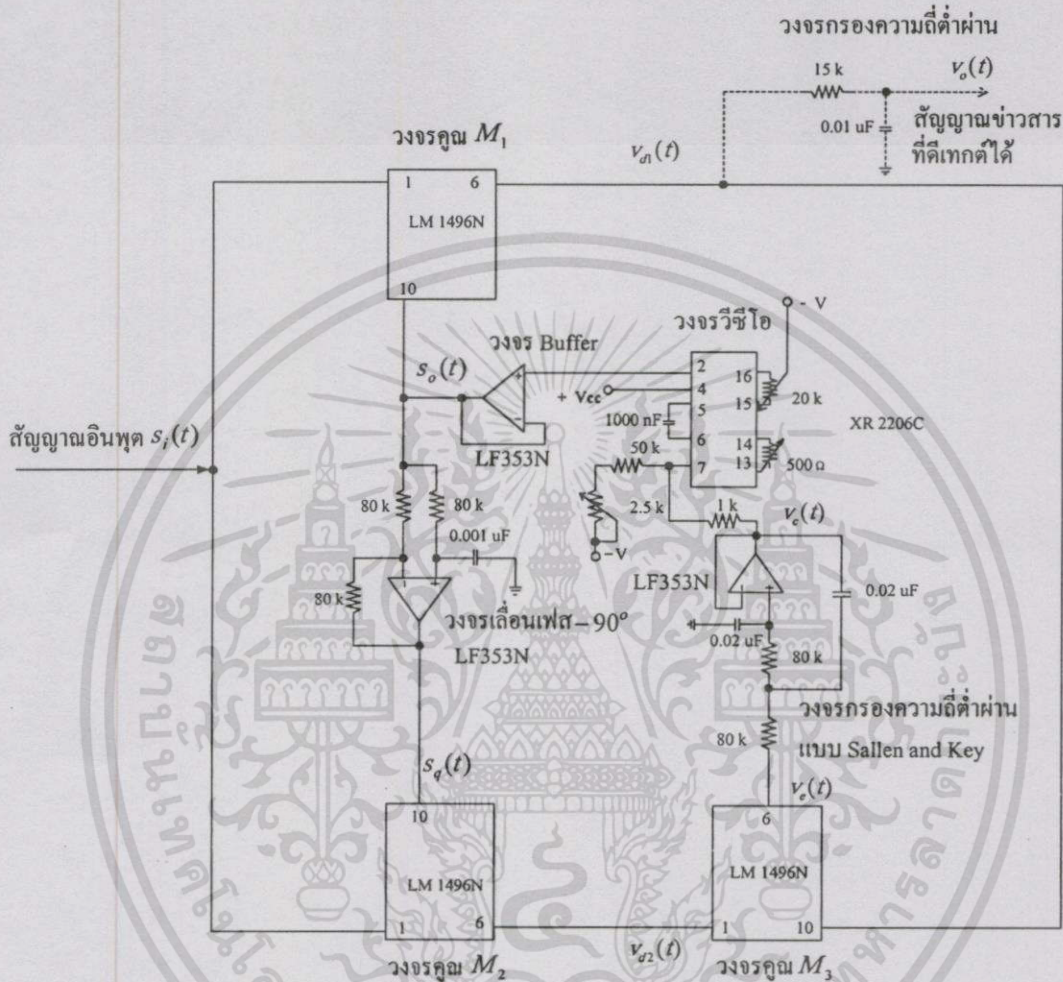
5.2 เครื่องรับแบบคอสเทสที่ปรับปรุงใหม่ที่ต่อประกอบขึ้นจริง

จากแผนผังของเครื่องรับที่ปรับปรุงใหม่ในรูปที่ 4.2 และวงจรจำลองการทํางานในรูปที่ 4.13 ที่ได้ยกตัวอย่างการนำเครื่องรับแบบคอสเทสไปประยุกต์ใช้งานเป็นวงจรดีเทกต์สัญญาณเอเอ็ม ดีเอสบี เอสซี เพื่อแสดงหลักการทํางานของเครื่องรับที่ทำให้เกิดการซิงโครไนซ์สัญญาณคลื่นพาห้ทางเครื่องรับได้ทั้งในทางความถี่และเฟส โดยวงจรพื้นฐานต่างๆที่ได้จำลองขึ้นด้วยโปรแกรมคอมพิวเตอร์ MATLAB จะถูกต่อประกอบขึ้นจริงจากวงจรพื้นฐานหรือไอซีต่างๆตามที่ได้กล่าวไว้ในบทที่ 3 นำมาต่อประกอบขึ้นเป็นเครื่องรับแบบคอสเทสที่ปรับปรุงใหม่ตามแผนผังของเครื่องรับที่นำเสนอในรูปที่ 4.2 และรูปที่ 4.13 ได้เครื่องรับที่ต่อประกอบขึ้นจริงดังแผนผังวงจรในรูปที่ 5.1 ซึ่งประกอบไปด้วยวงจรพื้นฐานต่างๆที่เกี่ยวข้องคือ

1. วงจรคูณแบบอนาล็อก 3 ชุด (M_1 , M_2 และ M_3) เลือกใช้ไอซีเบอร์ LM 1496N ซึ่งเป็นวงจรมอดูเลเตอร์-ดีมอดูเลเตอร์แบบได้ดุล (balanced modulator-demodulator) โดยออกแบบให้ค่าเกนขยายของวงจรคูณ K_m มีค่าเท่ากับ 1
2. วงจรวีซีโอ 1 ชุด เลือกใช้ไอซีเบอร์ XR2206C โดยออกแบบและกำหนดให้ค่าเกนขยายทางความถี่ของวงจรวีซีโอ K_o มีค่าเท่ากับ -3200 เฮิร์ตซ์ต่อโวลต์ (Hz/V)
3. วงจรกรองความถี่ต่ำผ่านแบบ Sallen and Key 1 ชุด โดยออกแบบเป็นวงจรกรองความถี่ต่ำผ่านแบบแบนด์แคปมีความถี่ cutoff ประมาณ 100 Hz
4. วงจรเลื่อนเฟส -90° 1 ชุด ที่ออกแบบขึ้นจากวงจรกรองผ่านทุกความถี่
5. วงจรกรองความถี่ต่ำผ่าน (LPF) ที่ออกแบบขึ้นจากวงจรกรองความถี่ต่ำผ่านแบบอาร์ซีฟิลเตอร์ โดยออกแบบให้มีความถี่ cutoff ประมาณ 1000 Hz

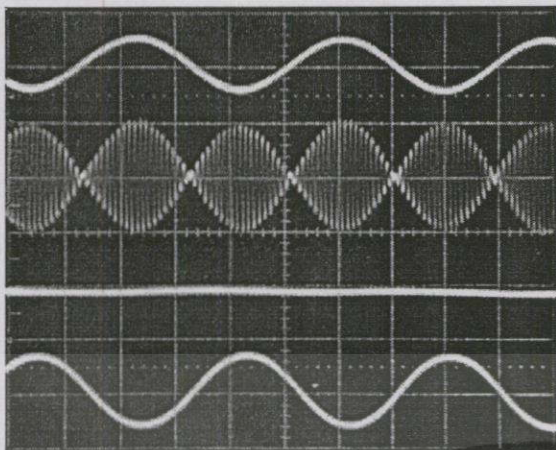
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รายละเอียดของข้อมูลไอซีเบอร์ต่างๆที่ได้กล่าวมาในข้างต้น สามารถหาได้จาก data sheet ทั่วไป [29-31] และจากวงจรพื้นฐานต่างๆที่ได้กล่าวมาเมื่อนำมาต่อประกอบขึ้นเป็นเครื่องรับ ได้วงจรตามแผนผังในรูปที่ 5.1



รูปที่ 5.1 แผนผังเครื่องรับแบบคอสเทสที่ปรับปรุงใหม่ที่ต่อประกอบขึ้นจริง

โดยขั้นตอนแรกของการทดลอง ได้ใช้สัญญาณคลื่นรูปไซน์ความถี่ 500 Hz เป็นสัญญาณข่าวสาร $m(t)$ (แสดงโดยสัญญาณบนสุดในรูปที่ 5.2) มอดูเลตกับสัญญาณคลื่นพาห้ความถี่ 20 kHz ได้เป็นสัญญาณมอดูเลต DSB-SC (แสดงโดยสัญญาณแถบที่ 2) ที่ใช้ป้อนเป็นสัญญาณอินพุต $s_i(t)$ ให้กับเครื่องรับคอสเทสตามรูปที่ 5.1 ทำให้เกิดสัญญาณ $v_c(t)$ ที่ใช้ควบคุมวงจรวีซีโอเป็นไฟตรง (แสดงโดยสัญญาณแถบที่ 3) ทำให้ได้สัญญาณเอาต์พุต $v_o(t)$ ดังแสดงในแถบสัญญาณล่างสุดในรูปที่ 5.2



สัญญาณข่าวสารรูปคลื่นรูปไซน์

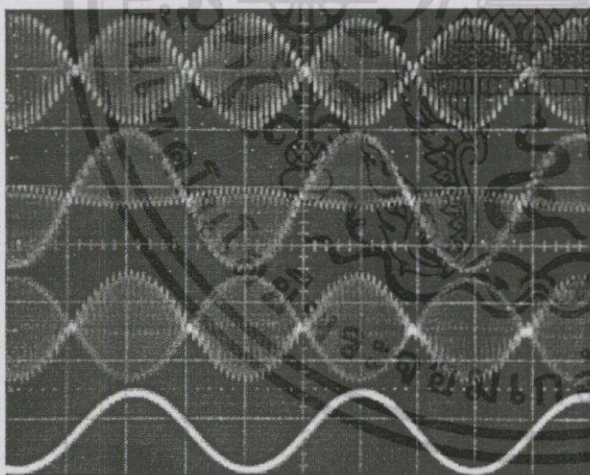
สัญญาณมอดูเลตคือเอสบี เอสซี $s_i(t)$

สัญญาณ $v_c(t)$

สัญญาณข่าวสารที่ตีเทกต์ได้จาก
วงจรนี้ $v_o(t)$

รูปที่ 5.2 ผลการทดลองการมอดูเลตสัญญาณ DSB-SC ที่สัญญาณคลื่นพาห์ 20 kHz และสัญญาณ
ข่าวสารรูปคลื่นไซน์ ที่ความถี่ 500 Hz

จากขั้นตอนการทดลองดังกล่าว ได้ทดลองวัดสัญญาณ $v_{d1}(t)$ และ $v_{d2}(t)$ เพื่อพิจารณาลักษณะ
ความสัมพันธ์ของสัญญาณที่เกิดขึ้นจากกระบวนการตีเทกต์สัญญาณข่าวสาร $m(t)$ ได้ลักษณะของ
สัญญาณทั้งสองดังแสดงโดยแถบสัญญาณที่ 2 และที่ 3 ในรูปที่ 5.3



สัญญาณมอดูเลตคือเอสบี เอสซี $s_i(t)$

สัญญาณ $v_{d1}(t)$

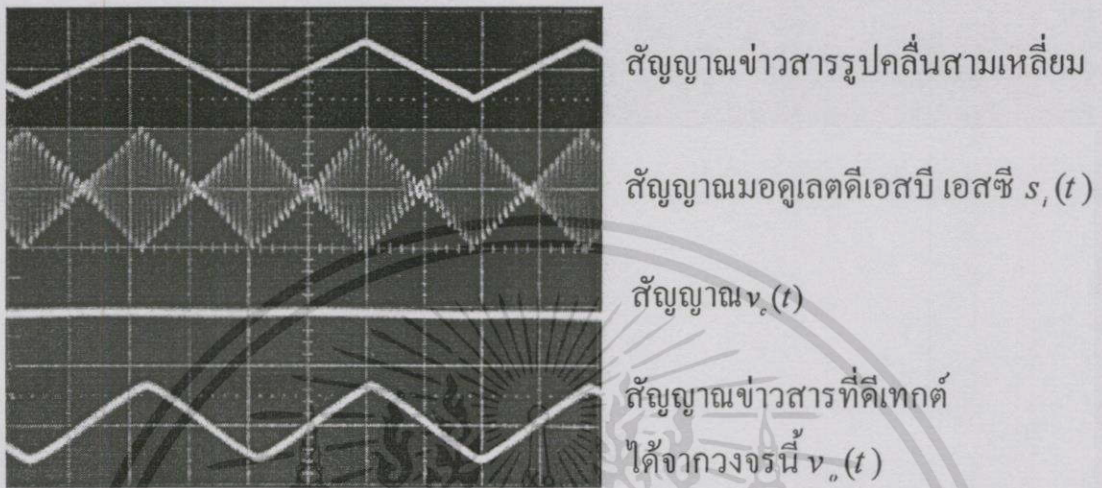
สัญญาณ $v_{d2}(t)$

สัญญาณข่าวสารที่ตีเทกต์
ได้จากวงจรนี้ $v_o(t)$

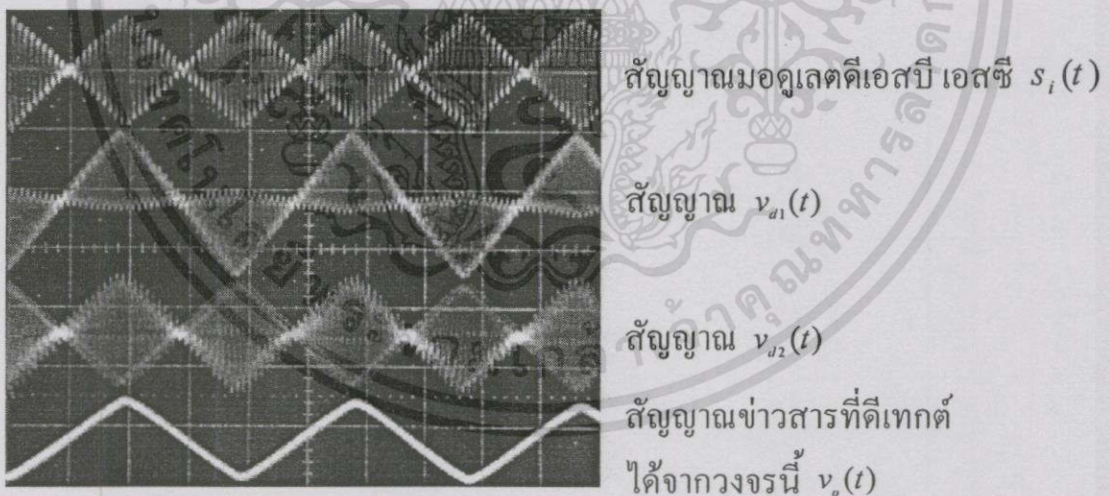
รูปที่ 5.3 ผลการทดลองการมอดูเลตสัญญาณ DSB-SC ที่สัญญาณคลื่นพาห์ 20 kHz และสัญญาณ
ข่าวสารรูปคลื่นไซน์ ที่ความถี่ 500 Hz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากนั้นได้ทดลองเปลี่ยนสัญญาณข่าวสาร $m(t)$ เป็นสัญญาณรูปคลื่นสามเหลี่ยมความถี่ 500 Hz มอดูเลตกับสัญญาณคลื่นพาห้ความถี่ 20 kHz เช่นเดิม ได้ผลการทดลองดังแสดงในรูปที่ 5.4 และรูปที่ 5.5



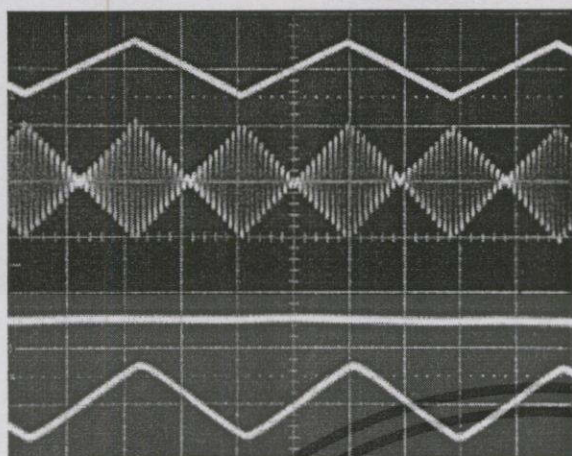
รูปที่ 5.4 ผลการทดลองการมอดูเลตสัญญาณ DSB-SC ที่สัญญาณคลื่นพาห้ 20 kHz และสัญญาณข่าวสารรูปคลื่นสามเหลี่ยม ที่ความถี่ 500 Hz



รูปที่ 5.5 ผลการทดลองการดีมอดูเลตสัญญาณ DSB-SC ที่สัญญาณคลื่นพาห้ 20 kHz และสัญญาณข่าวสารรูปคลื่นสามเหลี่ยม ที่ความถี่ 500 Hz

นอกจากนั้นยังได้ทดลองเลื่อนความถี่คลื่นพาห้ของสัญญาณมอดูเลต DSB-SC จาก 20 kHz เพิ่มขึ้นเป็น 20.20 kHz ได้ผลการทดลองดังแสดงในรูปที่ 5.6

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



สัญญาณข่าวสารรูปคลื่นสี่เหลี่ยม

สัญญาณมอดูเลตคี่เฮสปี เอสซี $s(t)$

สัญญาณ $v_c(t)$

สัญญาณข่าวสารที่ตีเทกต์

ได้จากวงจรนี้ $v_o(t)$

รูปที่ 5.6 ผลการทดลองการดีมอดูเลตสัญญาณ DSB-SC เมื่อเลื่อนความถี่คลื่นพาห์ของสัญญาณอินพุต $s_i(t)$ จากความถี่ 20 kHz เพิ่มขึ้นเป็น 20.20 kHz

จากผลการทดลองในรูปที่ 5.2 ถึง รูปที่ 5.6 ที่ได้ แสดงให้เห็นว่า เครื่องรับแบบคอสเทสที่ปรับปรุงใหม่สามารถลดจำนวนวงจรกรองความถี่ต่ำผ่าน ในวงปิดของคอสเทสรูปแบบสามัญออกไปได้ 2 ชุด ซึ่งสามารถทำให้เกิดการชิงโครโมสสัญญาณได้ทั้งในทางความถี่และเฟส ดังนั้นเครื่องรับที่นำเสนอนี้ จึงสามารถตีเทกต์สัญญาณข่าวสาร $m(t)$ คืนกลับคืนมาได้ ดังผลการทดลองตีเทกต์สัญญาณข่าวสาร $m(t)$ รูปคลื่นสามเหลี่ยม ได้แสดงให้เห็นว่าความถี่ฮาร์มอนิกต่างๆ ของสัญญาณข่าวสาร $m(t)$ รูปคลื่นสามเหลี่ยมนี้สามารถถูกตรวจจับออกมาได้อย่างสมบูรณ์ (ในการทดลองได้ใช้วงจร LPF ที่ความถี่คัทออฟ 6000 Hz เพื่อตีเทกต์สัญญาณข่าวสารรูปคลื่นสามเหลี่ยม)

5.3 สรุปผลการทดลอง

จากผลการทดลองการทำงานของเครื่องรับแบบคอสเทสที่ปรับปรุงใหม่จากวงจรจำลองการทำงานด้วยโปรแกรม MATLAB ในบทที่ 4 และวงจรที่ต่อประกอบขึ้นจริงในบทที่ 5 นี้ ได้ผลการทดลองจากทุกขั้นตอนที่ได้ แสดงให้เห็นว่าการทำงานของเครื่องรับที่นำเสนอนี้สามารถทำให้เกิดการชิงโครโมสของสัญญาณทางเครื่องรับได้ทั้งความถี่และเฟส ซึ่งสามารถสนับสนุนและยืนยันแนวคิดหลักการของเครื่องรับแบบคอสเทสที่ปรับปรุงใหม่ที่สามารถลดจำนวนวงจรกรองความถี่ต่ำผ่าน ในวงปิดของคอสเทสรูปแบบสามัญออกไปได้ 2 ชุดทั้งในทางทฤษฎีและทางปฏิบัติได้เป็นอย่างดี และจากผลการทดลองแสดงให้เห็นว่าการลดจำนวนวงจรกรองความถี่ต่ำผ่านลงนี้นอกจากจะช่วย

ประหยัดจำนวนอุปกรณ์ลงแล้ว ยังทำให้ค่าการประวิงเวลาของการประมวลสัญญาณในวงจรลดน้อยลงด้วย จึงทำให้ผลตอบสนองของวงจรรวดเร็วกว่าเครื่องรับแบบคอสมอสรูปแบบสามัญ จากหลักการที่นำเสนอและผลการทดลองที่ได้ สามารถนำเครื่องรับที่ปรับปรุงใหม่นี้ไปประยุกต์ใช้งานในการชิงโครโมสสัญญาณในระบบสื่อสารต่างๆ ได้ทั้งในระบบอนาล็อกและดิจิทัล ซึ่งผลการทดลองจากเครื่องรับที่นำเสนอนี้ให้เอาต์พุตที่เหมือนสัญญาณข่าวสารเดิม ซึ่งการดีเทกต์สัญญาณมอดูเลตเอเอ็ม ดีเอสบี เอสซี ไม่สามารถทำได้ด้วยการใช้ตัววงจรเอนVELOPE ดีเทกเตอร์ (envelope detector) ได้จากการทดลองที่ได้จึงเห็นว่าเครื่องรับที่นำเสนอในวิทยานิพนธ์นี้ทำงานได้ดี จึงเป็นที่คาดหวังว่าเครื่องรับแบบคอสมอสที่ปรับปรุงใหม่นี้จะได้รับความนิยมเป็นแม่แบบแทนเครื่องรับแบบคอสมอสรูปแบบสามัญต่อไป



บทที่ 6

บทสรุปและวิจารณ์

วิทยานิพนธ์นี้ได้นำเสนอเครื่องรับแบบคอสเทสที่ได้ปรับปรุงใหม่ด้วยการลดจำนวนวงจรรองความถี่ต่ำผ่านในวงปิดของเครื่องรับแบบคอสเทสรูปแบบสามัญเดิมที่ใช้กันอยู่ทั่วไปออกไปได้ถึง 2 ชุด โดยยังคงรักษาไว้ซึ่งคุณสมบัติของวงจรที่สามารถทำให้เกิดการชิงโครโมในสัญญาณคลื่นพาห้ทางเครื่องรับกับสัญญาณจากเครื่องส่งทั้งในทางความถี่และเฟสได้เป็นอย่างดี ด้วยการออกแบบให้วงจรลูฟฟิลเตอร์ที่เหลือเพียงชุดเดียวภายในวงปิดของเครื่องรับนี้เป็นวงจรรองความถี่ต่ำผ่านที่มีแบนด์วิดท์แคบและคมเพียงพอต่อการประมวลสัญญาณ จะจัดสัญญาณหรือสัญญาณรบกวนในเทอมความถี่สูงที่ไม่ต้องการออกไปได้ เพื่อให้กระบวนการป้อนกลับของเครื่องรับคงรักษาความสามารถในการแยกเอาสัญญาณคลื่นพาห้ออกจากสัญญาณที่รับเข้ามาได้อย่างมีประสิทธิภาพ ซึ่งนอกจากจะทำให้เกิดการประหยัดอุปกรณ์ลงได้แล้ว ยังทำให้ค่าการประวิงเวลาของการประมวลสัญญาณในวงจรลดน้อยลงด้วย จึงทำให้ผลตอบสนองของวงจรรวดเร็วขึ้น โดยวิทยานิพนธ์ที่นำเสนอนี้ได้มุ่งเน้นประเด็นในเรื่องการทำงานของเครื่องรับแบบคอสเทสที่ปรับปรุงใหม่เพื่อสนับสนุนและยืนยันแนวคิดของหลักการของเครื่องรับที่ยังสามารถทำให้เกิดการชิงโครโมในสัญญาณคลื่นพาห้ทั้งในทางความถี่และเฟสได้เช่นเดียวกับเครื่องรับในรูปแบบเดิมเป็นสำคัญ จึงได้แบ่งเนื้อหาในวิทยานิพนธ์ฉบับนี้ออกเป็น 5 บทด้วยกัน คือ บทที่ 1 เป็นการกล่าวถึงความเป็นมาของเครื่องรับแบบคอสเทสที่มีความสามารถโดดเด่นอย่างยิ่ง โดยเฉพาะการชิงโครโมในสัญญาณที่มี SNR ต่ำๆ ซึ่งถึงกับมีองค์กรที่ดำเนินกิจการด้านอวกาศให้การยอมรับและออกมารับรองให้ใช้เครื่องรับแบบคอสเทสในการชิงโครโมในสัญญาณมอดูเลตแบบต่างๆ และด้วยความสำคัญของปัญหาที่เกิดขึ้นซึ่งเป็นเหตุจูงใจให้เกิดการศึกษาค้นคว้าวิจัยเพื่อพัฒนาและปรับปรุงเครื่องรับแบบคอสเทสขึ้นใหม่

บทที่ 2 เป็นเนื้อหาเกี่ยวกับเครื่องรับแบบคอสเทสรูปแบบสามัญ เพื่อแสดงลักษณะรูปแบบโครงสร้างและหลักการการทำงานของเครื่องรับแบบเดิม และการวิเคราะห์ความสามารถในการชิงโครโมในสัญญาณทางเครื่องรับ ทำให้พบจุดที่พัฒนาเครื่องรับคอสเทสขึ้นใหม่ได้ด้วยการลดจำนวนวงจรรองความถี่ต่ำผ่านในวงปิดของเครื่องรับแบบเดิมออกไปได้ 2 ชุด

จากนั้นในบทที่ 3 เป็นการกล่าวถึงวงจรพื้นฐานต่างๆที่เกี่ยวข้องที่นำไปใช้ต่อประกอบขึ้นเป็นเครื่องรับแบบคอสเทสที่ปรับปรุงใหม่ โดยเนื้อหาจะประกอบไปด้วยคุณลักษณะเฉพาะของวงจรต่างๆที่สามารถนำไปออกแบบวงจรขึ้นมาใช้ได้

ในบทที่ 4 เป็นเนื้อหาสำคัญของวิทยานิพนธ์ฉบับนี้ ที่ได้นำเสนอการทำงานของเครื่องรับแบบคอสเทสที่ปรับปรุงใหม่ด้วยการลดจำนวนวงจรรองความถี่ต่ำผ่านในวงปิดของเครื่องรับแบบ

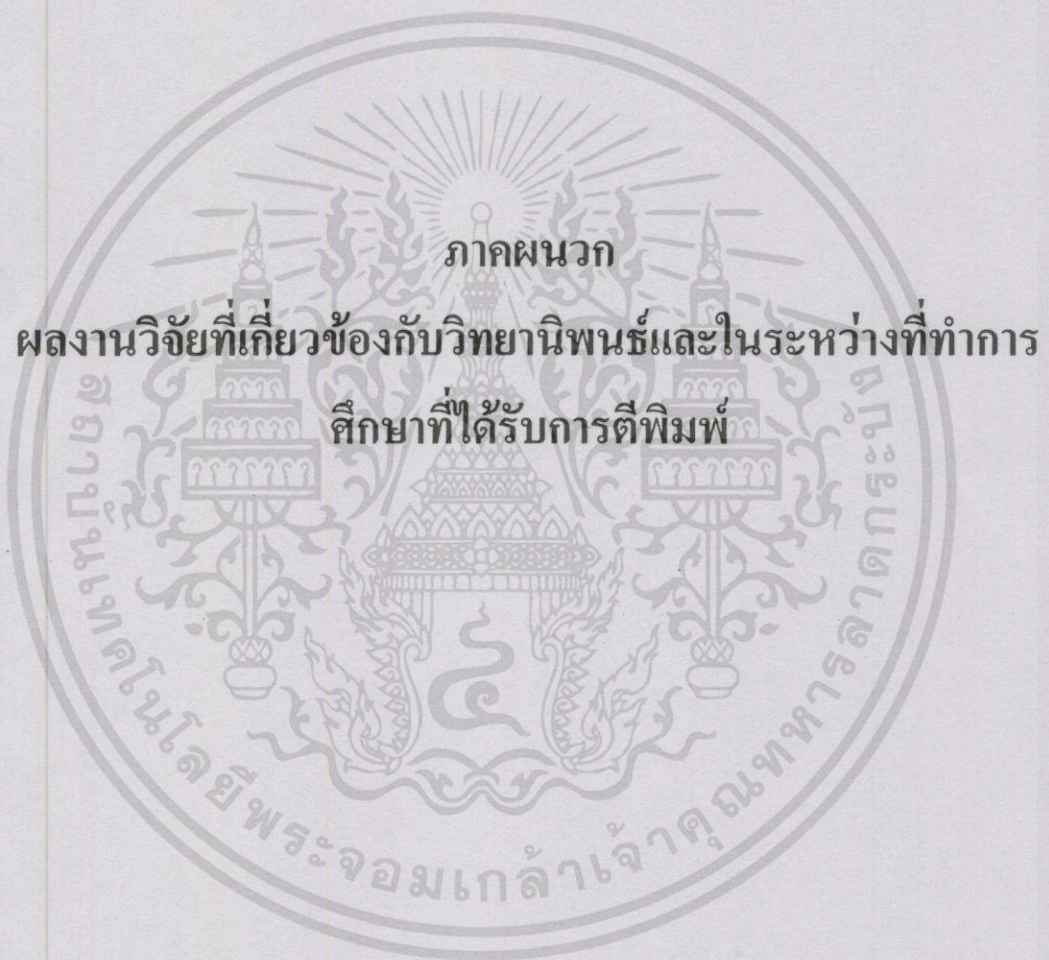
เดิมออกไปได้ 2 ชุด โดยได้อาศัยหลักการและวิธีการวิเคราะห์ความสามารถในการซิงโครไนซ์สัญญาณด้วยวงจรเฟสล็อกูปซึ่งมีรูปแบบโครงสร้างพื้นฐานแบบวงเดี่ยวมาใช้พิจารณาวิเคราะห์การทำงานและความสามารถในการซิงโครไนซ์สัญญาณด้วยเครื่องรับแบบคอสเทสที่ปรับปรุงใหม่ซึ่งมีรูปแบบโครงสร้างพื้นฐานเป็นวงจรเฟสล็อกูปแบบวงคู่ เพื่อแสดงให้เห็นถึงการทำงานของวงจรที่ยังคงรักษาความสามารถในการซิงโครไนซ์สัญญาณคลื่นพาห์ทางเครื่องรับทั้งทางความถี่และเฟสได้ โดยผลจำลองการทำงานของเครื่องรับด้วยโปรแกรมคอมพิวเตอร์ MATLAB ให้ผลสอดคล้องตามหลักการทางทฤษฎี

บทที่ 5 แสดงผลการทดลองเครื่องรับแบบคอสเทสที่ปรับปรุงใหม่ที่ถูกต่อประกอบขึ้นจริงโดยนำวงจรพื้นฐานต่างๆที่เกี่ยวข้องในบทที่ 3 มาใช้ ซึ่งผลการทดลองจากการนำเครื่องรับไปประยุกต์ใช้งานดิเทกต์สัญญาณมอดูเลตเอเอ็ม ดีเอสบี เอสซี ให้ผลในทางปฏิบัติสอดคล้องกับหลักการและผลจำลองการทำงานของเครื่องรับแบบคอสเทสในทางทฤษฎีได้จริง ซึ่งผลการทดลองทางปฏิบัติที่ได้ในบทที่ 5 นี้ ทุกขั้นตอนได้แสดงให้เห็นความสามารถในการติดตามความถี่และทำให้เกิดการซิงโครไนซ์ของสัญญาณคลื่นพาห์ได้ทั้งในทางความถี่และเฟส ที่สามารถยืนยันได้อย่างแน่นอนว่า การปรับปรุงเครื่องรับขึ้นใหม่ด้วยการลดจำนวนวงจรรองความถี่ต่ำผ่านในวงปิดของเครื่องรับแบบคอสเทสรูปแบบสามัญออกไป 2 ชุด นอกจากจะช่วยประหยัดจำนวนอุปกรณ์ลงแล้ว ยังทำให้การประวิงเวลาในวงจรลดน้อยลงด้วย จึงทำให้ผลตอบสนองของวงจรรวดเร็วขึ้นกว่าเครื่องรับแบบคอสเทสรูปแบบสามัญ โดยเครื่องรับที่ปรับปรุงขึ้นนี้สามารถนำไปประยุกต์ใช้ได้กับการซิงโครไนซ์สัญญาณคลื่นพาห์ต่างๆทั้งในระบบอนาลอกและดิจิทัลได้ ซึ่งผลการทดลองด้วยการยกตัวอย่างการประยุกต์ใช้งานดิเทกต์สัญญาณเอเอ็ม ดีเอสบี เอสซี ได้สัญญาณแอดด์พุดที่เหมือนกับสัญญาณข่าวสารเดิมเป็นไปตามคาดหมาย จึงคาดหวังได้ว่าเครื่องรับแบบคอสเทสที่ปรับปรุงใหม่จะได้รับความนิยมใช้เป็นแม่แบบแทนเครื่องรับแบบคอสเทสรูปแบบสามัญ

เอกสารอ้างอิง

- [1] McGuffin B. F., Kwong P. "I/Q Channel Reversal Correcting Properties of an SQPSK Costas Loop with Integrated Symbol," IEEE Trans. Commu., vol.36, no.9, Sept. 1988. pp. 1082-1086.
- [2] Sangriotis M., Xezonakis I. "Digital Costas Loop-Like PLL for The Carrier Recovery of A QPSK Signal," Electron. Lett, vol.29, no.10, May. 1993. pp. 897-899.
- [3] Norimatsu S., Iwashita K. "PSK Optical Homodyne Detection Using External Cavity Laser Diodes in Costas Loop," IEEE Photon. Technol. Lett., vol.2, no. 5, May. 1990. pp. 374-376.
- [4] Amourah M., Geiger R. "A Modified Costas Loop for Clock Recovery and Frequency Synthesis," Proc. IEEE ISCAS, 1998. pp. 171-175.
- [5] Mileant A., Hinedi A. "Lock Dection in Costas Loops," IEEE Trans. Commu., vol.40, no.3, Mar. 1992. pp. 480-483.
- [6] Nguyen T. M. "The Behavior of a Costas Loop in the Presence of Space Telemetry Signals," IEEE Trans. Commu., vol.40, no.1, Jan. 1992. pp. 190-198.
- [7] William C.L. **Synchronization Systems in Communication and Control**, New Jersey : Prentice-Hall, Inc. 1972.
- [8] Du Toit N.D. "A Microwave Spread Spectrum Modem," Proc.IEEE-COMSIG,1989. pp. 43-47.
- [9] Gevargiz J.M. "Performance Analysis of on All Digital BPSK Demodulator," Proc.IEEE GLOBECOM'93,vol.3, 1993. pp. 1670-1676.
- [10] Chiou Y., Wang L. "Effect of Optical Amplifier Noise on Laser Linewidth Requirment in Long Haul Optical Fiber Communication Systems with Costas PLL Receiver," J.Lightwave Technol., vol.14, no. 10, Oct. 1996. pp. 2126-2134.
- [11] McGraw G.A., Braasch M.S. "Modeling of Tracking Loop Noise and Dynamics for Efficient Similation of Spread Spectrum Ranging System," IEEE Trans. Aerosp. Electron. Syst., vol.34, no.3. Jan. 1998. pp. 1003-1008.
- [12] Costas J. P. "Synchronous Communications," Proc. IRE, vol. 44, Dec. 1956. pp. 1713-1718.
- [13] Simom M.K., Lindsey W.C. "Optimum Performance of Suppressed Carrier Receivers with Costas Loop Tracking," IEEE Trans. On Commu., vol. COM-25, no. 2, Feb.1977. pp. 215-227.
- [14] Rennet M., Bobrosky B.Z. "Costas Loop and PLL's Under Doppler Acceleration-Optimization and Threshold Calculation," IEEE., . 1995. pp. 373-377.

- [15] Lathi B.P. **Modern Digital and Analog Communication System**. 3rd Ed. New York : Oxford University Press, Inc.1998.
- [16] Hsieh G.C., Hung J.C. "Phase-Locked Loop Techniques-A Survey," IEEE Trans. Ind. Electron., vol.43, no.6. Dec. 1996. pp. 609-615.
- [17] Blanchard A. **Phase-locked Loop : Application to Coherent Receiver Design**. New York : Wiley,1976.
- [18] Best R.E. **Phase Locked Loop, Design, Simulation & Application**. 3rd Ed. New York : Mc Graw-Hill,1997.
- [19] Encinas J.B. **Phase Locked Loop**. London : Chapman&Hill,1993.
- [20] Wolaver D. H. **Phase-Locked Loop Circuit Design**. New Jersey : Prentice Hall, Inc.1991.
- [21] D'azzo J. J. Houpis C. H. **Linear Control System Analysis and Design : Conventional and Modern**. 4th ed. Mc Graw-Hill,1995.
- [22] Sedra A. S., Smith K. C. **Microelectronic Circuit**. 3rd. ed. Reading : Saunds College publishing, Inc.1991
- [23] Djordjevic I. B., Stefanovic M.C., Ilic S.S., and Djordjevic G.T. "An Example of a Hybrid System : Coherent Optical System with Costas Loop in Receiver-System for Transmission in Baseband," J.Lightwave Technol., vol. 16, no. 2, Feb. 1998. pp. 177-183.
- [24] วิวัฒน์ กิรานนท์. **วิศวกรรมสื่อสาร. คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง : อักษรสยามการพิมพ์. 2540**
- [25] Stremles F.G. **Introduction to Communication Systems**. 3rd Ed. Reading : Addison-Wesley publishing company, Inc.1990.
- [26] Valkenburg M. E. **Analog Filter Design**. New York : Holt, Renhart and Winston, 1982.
- [27] Robert H. B. **Modern Contro; Systems Analysis and Design Using MATLAB**. Reading : Addison-Wesley publishing Company, Inc.1957.
- [28] มนัส สังวรศิลป์ วรรณภัทรอมรกุล **คู่มือการใช้ MATLAB ฉบับสมบูรณ์. : อิน โฟเพรส. 2543**
- [29] National Semiconductor. 1995. **LM1596/LM1496 Balanced Modulator-Demodulator**. [Online]. Available : <http://www.national.com/pf/LM/LM1496.html>.
- [30] Exar the analog pius company. 1997. **XR-2206 Monolithic Function Generator..** [Online]. Available : <http://www.exar.com/products/xr2206.pdf>.
- [31] National Semiconductor. 2000. **LF353 Wide Bandwidth Dual JFET Input Operational Amplifier General Description**. [Online]. Available : <http://www.national.com/pf/LF/LF353.html>.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับกรใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ลาดกระบัง

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าลาดกระบัง

ENGINEERING

ปีที่ 17 ฉบับที่ 2

มิถุนายน 2543

1.	การวิเคราะห์ข้อมูลใน ISUP ของโครงข่ายบริการร่วมระบบดิจิทัล ฉัตรชัย วัฒนพันธุ์ พิเชฐ ม่วงนวล บุญย สุขเกษม	1
2.	ระบบควบคุมการใช้งานโทรศัพท์สำหรับชุมสายปลายทางอัตโนมัติ สุรเชษฐ์ ศิษยาภิรมย์ พิเชฐ ม่วงนวล อวิธ พึ่งมา	6
3.	การศึกษาปริมาณกราฟฟิคทางสายระหว่างชุมสายโทรศัพท์ท้องถิ่นกับชุมสายต่อผ่านภายในท้องถิ่นเพื่อปรับปรุงวงจรเชื่อมต่อโทรศัพท์ให้ เหมาะสมกับปริมาณการสื่อสารในอนาคต ชูชาติ พุทธระกูล วิษัย สังขวิจิตร พิเชฐ ม่วงนวล อวิธ พึ่งมา	12
4.	การปรับปรุงสถานีฐานของโทรศัพท์เคลื่อนที่ระบบ AMPS โดยวิธีกำลังสองน้อยที่สุด อรรถสิทธิ์ อินทรน้อย พิเชฐ ม่วงนวล อวิธ พึ่งมา	18
5.	เครื่องรับแบบวงปิดของคอสเทสที่ปรับปรุงขึ้นใหม่ ธรรมบุญ สุขหวาน วิษัย ศิริผลหลาย จริญญา เลิศจรสวรรค์ วิชา แสงพิสิทธิ์	24
6.	การประยุกต์โครงข่ายเชื่อมต่อกายในกับการส่ง PCM-TDM frame ดำรงศักดิ์ จันทร์เรือง กอบชัย เดชหาญ	30
7.	Discrete Array Antenna Pattern Synthesis with Side Lobe Level Controllable Chuwong Phongcharoenpanich Voravit Ongwongwattana Sompol Kolsulvit Monai Krairiksh	36
8.	การแสดงคุณสมบัติการเชื่อมต่อโทรคมนาคมหลายรูปแบบ และการบีบอัดข้อมูลลงบนเครือข่ายเฟรมวีดิโอ ธวัชชัย มะพะสาสุโร กอบชัย เดชหาญ ชาลิน สุวรรณวงศ์	41
9.	การทดลองกระบวนการที่ถูกควบคุมระยะไกลผ่านทางอินเทอร์เน็ต สรรเพชญ์ เชื้อแก้ว ประสิทธิ์ จุฬเสวีวงศ์ วิษัย วัชรูชา	47
10.	วงจรถ่ายเก็บค่าความถี่ 57 เมกะเฮิร์ต แบบ RC ที่สามารถปรับค่าของเฟสของเอาต์พุตได้ด้วยแรงดันควบคุม วิษัย สังขวิจิตร พิเชฐ ม่วงนวล อวิธ พึ่งมา อติศักดิ์ มนต์ประภัสสร	53
11.	การสร้างตัวกรองเชิงเลขแบบหลายแถบความถี่ผ่าน สายป่าน หอมจันทร์ สุวิทย์ อิมมัน พงษ์ เจริญ กอบชัย เดชหาญ	59
12.	การควบคุมการผสมผล Dot Matrix ขนาดใหญ่โดยไมโครโปรเซสเซอร์ต่อแบบ Master-Slave ประวิดิชัย สมานรักษ์ พิเชฐ ม่วงนวล อวิธ พึ่งมา	65
13.	ตัวควบคุมพีซีที่ออกแบบปรับค่าสมรรถนะด้วยตัวเอง อุมาพร ทองรักษ์ กิตติ โพธิ์ขวัญวิวัฒน์กิจ นิมิต บุญภิรมย์	71
14.	การตรวจหาเชิงเวลาเร็วในภาพเซลล์เม็ดเลือดแดงโดยการใช้แบบจำลองที่ซับซ้อนของฮิสโตแกรม กวีช สมกันธา สมชัย เขียวสาวิรักษ์ บุญยวีร์ เครือตราช	77
15.	การออกแบบทวนขนาดของหัวอ่านแม่เหล็กไฟฟ้าที่เหมาะสมที่สุดโดยเทคนิคโปรแกรมทางคณิตศาสตร์ มงคล มงคลสงศ์โรจน์ อมรรักษ์ ฉัตรสุภา	83
16.	อุปกรณ์จัดเรียงในวงจรไฟฟ้ากระแสสลับแรงดันต่ำโดยโพลีซิลลิคเชิงเลข สนธยา เมืองน้อย กอบชัย เดชหาญ สมยศ จงณะปิยะ	89
17.	การวิเคราะห์ขนาดกระแสไฟฟ้าของสายเคเบิลที่ใช้ในช่องชาร์พรางเดินสาย และท่อย่อยสายโคเคิน ไชยา สายัณห์ สุธี บรรจงจิตร	95
18.	การลดสัญญาณรบกวนในสายนำหรือสวิตช์ในระบบไฟฟ้ากำลังแบบ 3 เฟส 4 สาย ที่ล่อภัยการไฟฟ้าที่ไม่เป็นเชิงเส้น วีรเทพ พงศ์ศรีเพียร จงรักษ์ บุญเส็ง	101
19.	การหาค่าพารามิเตอร์ของมอเตอร์เหนี่ยวนำขณะการทำงานในสภาวะคงตัว เอก พันธุ์พิง สหวาพร อุบลสิน ชัยภูมิ วรรณะสาร	107
20.	การวิเคราะห์เปรียบเทียบสมรรถนะของเทคนิคควบคุมกระแสสำหรับการควบคุมมอเตอร์เหนี่ยวนำ 3 เฟส แบบดักแคว้นฟลักซ์ พิเชฐ วัชรพาน วิจิตร กิณเรศ	113
21.	การพัฒนาการออกแบบที่เหมาะสมสำหรับหม้อแปลงไฟฟ้าขนาดเล็กลงแบบเซลล์ ก้องเกียรติ กาญจนรัตน์ ชัยวุฒิ ฉัตรอุทัย	119
22.	Effects of Feed Temperature on The Coupling of Endothermic-Exothermic Reactions in a Multitubular Heat Exchanger Reactor Teerapol Buranasod Piyarat Intanakul Noppakorn Thamphiphit Prakob Kitchaiya	125
23.	การออกแบบเพื่อหาขนาดที่เหมาะสมที่สุดของเครื่องแลกเปลี่ยนความร้อน โดยใช้วิธีรอยเดน-เฟลด์เซอร์-โกลด์เฟรม-ชันโน มงคล มงคลสงศ์โรจน์ วัชรินทร์ พึ่งเจริญ	131
24.	พฤติกรรมทางสถิติและพลศาสตร์ของเบริงเพลากลมห่อหุ้มด้วยสารหล่อลื่นนอน-นิวตรอนเมียน โดลาแตนท์ มงคล มงคลสงศ์โรจน์ ชนิษฐา วงษ์สีดาแก้ว	137
25.	การวิเคราะห์การสั่นสะเทือนของเฟืองเฉียง มงคล มงคลสงศ์โรจน์ ชนิษฐา วงษ์สีดาแก้ว	143

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เครื่องรับแบบวงปิดของคอสเทสที่ปรับปรุงขึ้นใหม่

An improved Costas loop

ธรรมบุญ สุขหวาน วินัย ศิริผลหลาย จริญญา เลิศจรัสอร่ามดี วิภา แสงพิสิทธิ์
คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

บทคัดย่อ

บทความนี้ได้นำเสนอเครื่องรับแบบวงปิดของคอสเทสที่ปรับปรุงขึ้นด้วยการลดจำนวนวงจรกรองความถี่ต่ำผ่านในวงปิดของคอสเทสแบบสามขั้วที่ใช้ออกไปได้ถึง 2 วงจร ซึ่งนอกจากจะทำให้เกิดการประหยัดอุปกรณ์แล้ว ก็จะทำให้เกิดการหน่วงเวลาของการประมวลสัญญาณในวงจรมีน้อยลงด้วย จึงทำให้ผลตอบสนองของวงจรเร็วขึ้น ผลการทดลองต้องวงจรเพื่อหาคออสเทสสัญญาณแอมป์ชนิดแถบข้างคู่จตุรคลื่นทำให้ผลการหาคออสเทสสัญญาณได้อย่างสมบูรณ์

Abstract

The paper presents an improved version of the Costas loop. With the proposed method, the two typical low-pass filter circuits are eliminated. In addition to an obvious advantage of component saving, a smaller delay time in signal processing is achieved resulting in a faster response. The experimental result shows that the new method can completely demodulate an AM-double sideband-suppressed carrier signal.

1. บทนำ

วงจรมอดูเลเตอร์แบบร่วมขั้ว (Coherent demodulator) มีความสำคัญในระบบสื่อสารและโทรคมนาคม เพราะมีความสามารถในการแยกเอาสัญญาณคลื่นพาห้และข้อมูลของสัญญาณนาฬิกาออกจากสัญญาณที่รับเข้ามา จึงมีประโยชน์อย่างมากในการตีเทคต์สัญญาณทั้งในระบบการมอดูเลตแบบอนาล็อกและการมอดูเลตแบบดิจิทัล [1-6] การแยกสัญญาณคลื่นพาห้ที่นิยมทำกันอย่างแพร่หลาย นิยมใช้วงจรปิดของคอสเทส (Costas loop) เพื่อทำให้เกิดการซิงโครไนซ์ (synchronization) ของคลื่นพาห้ทางเครื่องรับทั้งในทางความถี่และเฟส [1,4] ในโลกแห่งเทคโนโลยีปัจจุบันที่สายอากาศ, เครื่องรับ และระบบประมวลสัญญาณต่างๆ ที่ใช้ล้วนมีประสิทธิภาพสูงในการเพิ่มกำลังสัญญาณ (signal power) ทำให้สามารถเพิ่มอัตราบิต (bit rate) ในระบบดิจิทัลแบบต่างๆ ได้สูง โดยเฉพาะในระบบการวัดทางไกล (telemetry system)

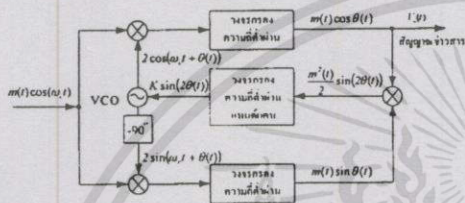
ซึ่งในเรื่องนี้องค์กร CCSDS (Consultative Committee for Space Data System) ได้ตั้งกติกามีข้อเสนอแนะให้ใช้เครื่องรับแบบวงปิดของคอสเทสกับระบบการรับส่งสัญญาณแบบขจัดคลื่นพาห้ (suppressed carrier system) [6] ดังนั้นจะเห็นได้ว่าวงปิดของคอสเทสมีความสำคัญมากในระบบการซิงโครไนซ์สัญญาณคลื่นพาห้ต่างๆ โดยเฉพาะจำกัคอยู่แต่เพียงในระบบการส่งสัญญาณแอมป์แบบขจัดคลื่นพาห้ (AM suppressed carrier) [7] เท่านั้น

รูปแบบของวงปิดแบบคอสเทสที่พบกันอยู่โดยทั่วไปนั้นเป็นวง PLL (phase locked loop) แบบวงคู่ (double loop) ซึ่งใช้วงจรกรองความถี่ต่ำผ่าน (LPF) ประกอบอยู่ในวงจรถึง 3 ชุด [1-9] จากการพิจารณาวิเคราะห์วงจรแบบคอสเทสที่นิยมใช้กันอยู่อย่างละเอียด ทำให้เราพบว่าเราสามารถที่จะลดจำนวน LPF ลงได้เหลือเพียง LPF ชุดเดียว จึงได้ทำการวิเคราะห์และได้ทำการประกอบวงจรด้วย

อุปกรณ์ที่หาได้จากห้องทดลอง ทบว่าวงจรทำงานได้ เป็นไปตามหลักการอย่างดี

2. หลักการ

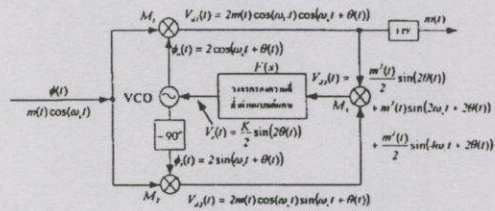
รูปแบบพื้นฐานโดยทั่วไปของวงปิดแบบคอสเทส มีดังแสดงในรูปที่ 1 [6-8] หลักการทำงานของวงจรมี อยู่ในเอกสารวิชาการทั่วไปเช่น [7,8] โดยค่าตัวแปร $m(t)$ ที่แสดง



รูปที่ 1 บล็อกไดอะแกรมเครื่องรับแบบวงปิดของคอสเทส

ในรูปที่ 1 นี้คือ สัญญาณข้อมูลที่มีคุณลักษณะเอเอ็มมักับ คลื่นพาห์รูปไซน์ $\cos(\omega_c t)$ และ $\theta(t)$ คือ ค่าความต่างเฟส (รวมถึงความถี่ด้วย)ของคลื่นพาห์ทางเครื่องส่งกับคลื่นพาห์ทางเครื่องรับ ซึ่งผลผลิตออกมาจากวงจรวีซีโอ (VCO: Voltage Controlled Oscillator) ในสถานะทรานเซียน (transient state) $\theta(t)$ จะมีค่าไม่เป็นศูนย์ ซึ่งหมายความว่าคลื่นพาห์ทางเครื่องรับจะมีควมถี่และเฟสไม่ตรงกับค่าความถี่และเฟสของคลื่นพาห์ทางเครื่องส่ง แต่เมื่อวงปิดนี้ทำงานเข้าสู่สถานะคงตัว (steady state) ค่า $\theta(t)$ จะมีค่าเข้าสู่ศูนย์ ซึ่งหมายความว่า ค่าคลื่นพาห์ของเครื่องรับจากวงจรวีซีโอ จะจึง โน้ชกับคลื่นพาห์ของเครื่องส่งทั้งความถี่และเฟส

วงปิดของคอสเทสตามรูปที่ 1 นั้น เมื่อนำมาพัฒนาใหม่แล้วจะได้เป็นวงจรดังแสดงในรูปที่ 2 ในวงจรที่พัฒนาใหม่นี้ ไม่มีการใช้ LPF ที่กรองความถี่สูงที่อยู่ ในเอาต์พุตของวงจรคูณสัญญาณ M_1 ในส่วนบนและ M_2 ส่วนล่างของวงจร ซึ่งแตกต่างไปจากวงจรในรูปที่ 1 คงเหลือใช้แค่วงจรกรองความถี่ต่ำชนิดแบนด์แคบที่มีแบนด์วิดท์ (bandwidth) น้อยกว่าค่าความถี่ต่ำสุดของ



รูปที่ 2 บล็อกไดอะแกรมเครื่องรับแบบวงปิดของคอสเทสที่ปรับปรุงขึ้นใหม่

สัญญาณ $m'(t)$ ที่อินพุตของวงจรวีซีโอเท่านั้น เมื่อปรับปรุงวงจรเช่นนี้แล้ว จะพบว่าวงจรคูณสัญญาณ M_1 และวงจรกรองความถี่ต่ำสามารถใช้ประมาณเป็นวงจรถูกตัดเฟส $\theta(t)$ ออกมาได้ เช่นเดียวกับวงจรเดิมตามรูปที่ 1 การทำงานของวงจรตามรูปที่ 2 สามารถอธิบายได้ดังต่อไปนี้คือ สมมติให้สัญญาณอินพุตของระบบตามรูปที่ 2 คือ

$$\phi(t) = m(t) \cos(\omega_c t) \tag{1}$$

และให้สัญญาณคลื่นพาห์ที่เกิดจากวงจรวีซีโอ ในระยะเริ่มแรกคือ

$$\phi_c(t) = 2 \cos(\omega_c t + \theta(t)) \tag{2}$$

โดยที่ค่าตัวแปรต่าง ๆ นั้น กำหนดให้เหมือนกับค่าตัวแปรต่างๆ ในรูปที่ 1 ทุกประการ

สัญญาณเอาต์พุตของ VCO นี้ส่วนหนึ่งจะถูกส่งผ่านวงจรเลื่อนเฟส (-90°) ทำให้เกิดสัญญาณ

$$\phi_c(t) = 2 \sin(\omega_c t + \theta(t)) \tag{3}$$

ขึ้นที่อินพุตข้างหนึ่งของวงจรคูณ M_1

โดยการพิจารณาทางเดินของสัญญาณตามรูปที่ 2 จะได้ค่าสัญญาณเอาต์พุตของวงจรคูณ M_1 และ M_2 คือ $V_u(t)$ และ $V_l(t)$ ตามลำดับดังต่อไปนี้คือ

$$V_u(t) = 2m(t) \cos(\omega_c t) \cos(\omega_c t + \theta(t)) \tag{4}$$

$$V_{s2}(t) = 2m(t) \cos(\omega_c t) \sin(\omega_c t + \theta(t)) \quad (5)$$

สัญญาณ $V_{s1}(t)$ และ $V_{s2}(t)$ นี้จะถูกนำไปคูณกัน โดยวงจรรคูณ M , ทำให้ได้สัญญาณเอาต์พุต $V_{s3}(t)$ ตามสมการต่อไปนี้

$$\begin{aligned} V_{s3}(t) &= 4m^2(t) \cos^2(\omega_c t) \cos(\omega_c t + \theta(t)) \sin(\omega_c t + \theta(t)) \\ &= \frac{m^2(t)}{2} \sin(2\theta(t)) + m^2(t) \sin(2\omega_c t + 2\theta(t)) \\ &+ \frac{m^2(t)}{2} \sin(4\omega_c t + 2\theta(t)) \end{aligned} \quad (6)$$

เมื่อสัญญาณ $V_{s3}(t)$ นี้ผ่านวงจรรองความถี่ต่ำผ่านแบนด์แคบ วงจรจะกรองสัญญาณที่มีความถี่สูง (2 พจน์หลังของ (6)) ออก และจะเหลือค่า $m^2(t)$ ออกเป็นไฟตรง ซึ่งถ้ากำหนดให้ค่าเฉลี่ยนี้เป็น K ก็จะทำให้ค่าเอาต์พุต $V_c(t)$ ของวงจรรองสัญญาณที่มีความถี่ต่ำดังต่อไปนี้คือ

$$V_c(t) = \frac{K}{2} \sin(2\theta(t)) \quad (7)$$

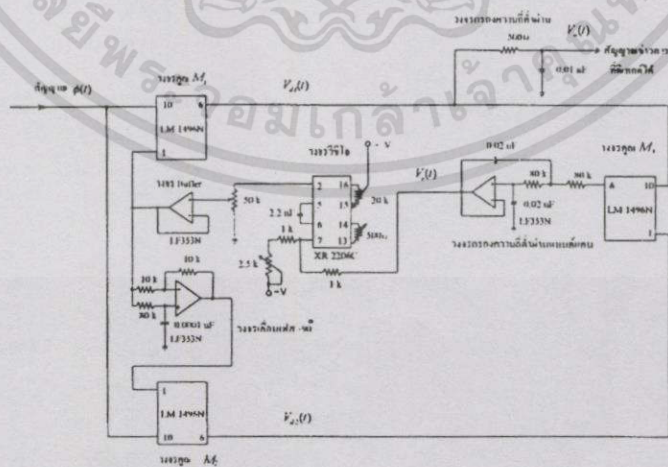
เนื่องจาก $\sin(2\theta(t)) \approx 2\theta(t)$ เมื่อ $\theta(t)$ มีค่าน้อย ดังนั้นจะได้

$$V_c(t) \approx K\theta(t) \quad (8)$$

นั่นคือเราจะได้ $V_c(t)$ ไปควบคุมวงจรวีซีโอด้วยค่าที่แปรตามค่าผิดพลาดของเฟส และถ้าเราเลือกจรวีซีโอที่มีค่าความถี่ลดลงเมื่ออินพุตเป็นค่าบวก แต่มีค่าความถี่เพิ่มขึ้นเมื่ออินพุตเป็นค่าลบ ดังนั้น $V_c(t)$ นี้จะไปควบคุมทำให้ค่าการผิดพลาดของเฟสของสัญญาณ $\phi_c(t)$ จากวีซีโอมีค่าลดลง พฤติกรรมของวงจรรวมรูปที่ 2 นี้จะเกิดซ้ำอยู่เช่นนี้ตลอดเวลา จนกระทั่ง $\theta(t)$ มีค่าเป็นศูนย์ นั่นคือ $\phi_c(t)$ มีค่ากลายเป็น $2 \cos(\omega_c t)$ ซึ่งเป็นคลื่นพหุที่มีความถี่และเฟสเท่ากับคลื่นพหุที่รับเข้ามา นั่นคือในสถานะคงตัว วีซีโอจะผลิตความถี่ได้จึง โครโมโซมกับคลื่นพหุจากเครื่องส่งตามต้องการ

3. การทดลองและผล

เป็นที่ทราบกันว่าวงปิดแบบคอสแทสมีนิยมใช้กันในการตรวจจับสัญญาณเอเอ็มชนิดที่เรียกว่า การตรวจจับแบบซิงโครนัส (Synchronous detection) วงจรที่นำเสนอสามารถนำมาปรับปรุงเพียงเล็กน้อย คือเพิ่มวงจรรองความถี่ต่ำผ่าน ที่เอาต์พุตของวงจรรคูณ M , ขึ้นก็จะได้วงจรถักสัญญาณเอเอ็มแบบซิงโครนัสตามต้องการ เราได้ทำการทดลองต่อวงจรดังกล่าวนี้ โดยใช้อุปกรณ์ที่หาได้จากห้องทดลอง วงจรที่ประกอบขึ้นจาก IC และอุปกรณ์ต่างๆมีดังแสดงในรูปที่ 3

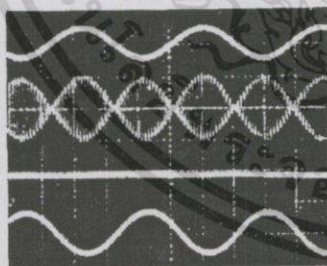


รูปที่ 3 เครื่องรับแบบวงปิดของคอสแทสที่ปรับปรุงขึ้นใหม่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

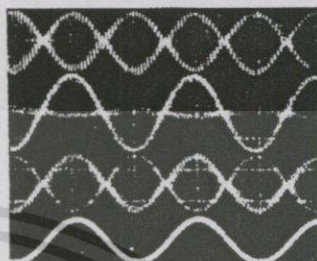
ในการทดลองนี้ได้ใช้ IC LM1496N เป็นวงจรคูณ $M_1 \cdot M_2$ และ M_1 ใช้ IC XR2206C เป็นวงจรวีซีโอ และใช้ op-amp เบอร์ LF 353N มาสร้างเป็นวงจรเลื่อนเฟส (-90°) วงจรกรองความถี่ต่ำผ่านแบบคัตออฟ 100 Hz และวงจรรีเฟอรั่ ภายในวงจรปิดแบบคอสเทสซึ่งได้ปรับปรุงขึ้นใหม่ และได้เพิ่มวงจรกรองความถี่ต่ำผ่านแบบ RC ความถี่คัตออฟ 32 kHz ขึ้นที่เอาต์พุตของวงจรคูณ M_1 เพื่อกรองเอาความถี่สูงออกเพื่อให้ได้สัญญาณขาขาวออกมาในต้นแ่งงของ $V_{out}(t)$ ตามต้องการ

ได้ทดลองใช้สัญญาณรูปไซน์ 500 Hz แสดงโดยสัญญาณบนสุดในรูปที่ 4) มอดูเลตแบบแอมป์ซิมิลซัดคคลื่นพาห์ (AM - suppressed carrier) ด้วยคลื่นพาห์ความถี่ 20 kHz ซึ่งได้สัญญาณแอมป์ $\phi(t)$ ดังแสดงในรูปที่ 4 แถบสัญญาณที่ 2 จากข้างบน ป้อนเป็นสัญญาณอินพุตของวงจรวัดแบบคอสมาสาในรูปที่ 3 จะทำให้เกิดสัญญาณควมคววีซีโอเป็นไฟตรง ดังแสดงโดยสัญญาณแถบที่ 3 ในรูปที่ 4 และได้สัญญาณเอาต์พุต $V_{out}(t)$ ที่ตีเทกต์ได้ดังแสดงในแถบสัญญาณล่างสุดของรูปที่ 4 จะพบว่าสัญญาณที่ตีเทกต์ได้ เหมือนกับสัญญาณเดิมก่อนทำการมอดูเลตตามต้องการ



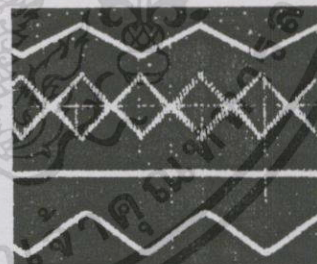
รูปที่ 4 สัญญาณบนสุดคือสัญญาณขาขาวรูปคลื่นไซน์ สัญญาณที่ 2 คือ สัญญาณมอดูเลต $\phi(t)$ สัญญาณที่ 3 คือ สัญญาณ $V_{in}(t)$ และสัญญาณที่ 4 คือ สัญญาณขาขาวที่ตีเทกต์ได้จากวงจรนี้

ในการทดลองนี้ เมื่อวัดสัญญาณ $V_{in}(t)$ และ $V_{out}(t)$ จะมีลักษณะดังแสดงโดยแถบสัญญาณที่ 2 และที่ 3 ในรูปที่ 5



รูปที่ 5 สัญญาณบนสุดคือ สัญญาณ $\phi(t)$ สัญญาณที่ 2 คือ สัญญาณ $V_{in}(t)$ สัญญาณที่ 3 คือ $V_{out}(t)$ และสัญญาณที่ 4 ก็คือ สัญญาณขาขาวที่ตีเทกต์ได้

ได้ทดลองเปลี่ยนสัญญาณขาขาว $m(t)$ เป็นสัญญาณรูปสามเหลี่ยมความถี่ 500 Hz มอดูเลตกับคลื่นพาห์ที่มีความถี่ 20 kHz เช่นเดิม จะได้ผลการทดลองดังแสดงในรูปที่ 6 และรูปที่ 7 ซึ่งจะพบว่าเราสามารถตีเทกต์สัญญาณรูปสามเหลี่ยมออกมาได้ก็ขงดี ซึ่งแสดงให้เห็นว่าความถี่ harmonic ต่างๆของสัญญาณรูปสามเหลี่ยมมี สามารถถูกตรวจจับออกมาได้อย่างครบสมบูรณ์



รูปที่ 6 สัญญาณบนสุดคือ สัญญาณขาขาวรูปคลื่นสามเหลี่ยม สัญญาณที่ 2 คือ สัญญาณมอดูเลต $\phi(t)$ สัญญาณที่ 3 คือ สัญญาณ $V_{in}(t)$ และสัญญาณที่ 4 คือ สัญญาณขาขาวที่ตีเทกต์ได้จากวงจรนี้

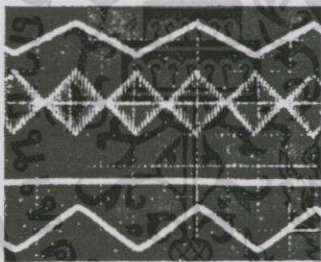
นอกจากนี้แล้วยังได้ทำการทดสอบโดยลดองเคลื่อนความถี่ของคลื่นพาห์ขงสัญญาณเคเดิมไปอีกเล็กน้อยคือ ให้คลื่นพาห์กลยเป็น 20.18 kHz และได้ทำการตีมอดูเลตสัญญาณด้วยวงจรที่ได้ปรับปรุงใหม่นี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

พบว่าเชิงได้ผลดีเช่นเดิมดังแสดงในรูปที่ 8 แสดงว่าวงจรสามารถทำการซิงโครไนซ์สัญญาณจากวิธีล็อกกับสัญญาณ



รูปที่ 7 สัญญาณบนสุดคือ สัญญาณมอดูเลต $\phi(t)$ สัญญาณที่ 2 คือ สัญญาณ $V_{11}(t)$ สัญญาณที่ 3 คือ $V_{22}(t)$ และสัญญาณที่ 4 ก็คือ สัญญาณข่าวสารที่ตีเทกต์ได้



รูปที่ 8 เมื่อความถี่คลื่นพาห์ของสัญญาณเอเอ็ม มีค่าความถี่เพิ่มขึ้นจาก 20 kHz เป็น 20.18 kHz

คลื่นพาห์ได้อย่างถูกต้อง ดังนั้นจึงเห็นได้ชัดเจนว่าผลการทดลองทุกตอนสนับสนุน และยืนยันหลักการที่ได้นำเสนอว่าทำงานได้จริงเป็นอย่างดี

4. สรุปและวิจารณ์

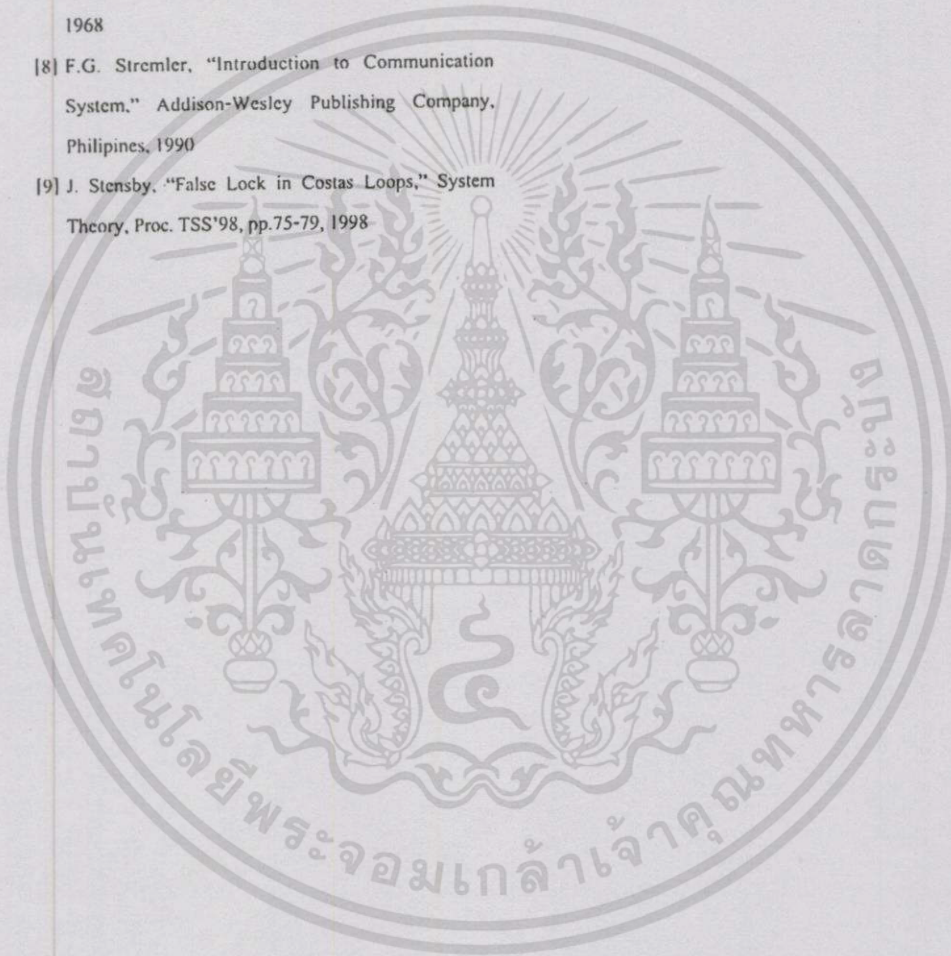
บทความนี้ได้นำเสนอวงปิดแบบคอสเทส. ที่ได้ปรับปรุงขึ้นใหม่ วงจรมีข้อดีที่สามารถลดวงจรกรองความถี่ต่ำผ่านลงได้ถึง 2 ชุด ทำให้เหลือวงจรกรองความถี่ต่ำผ่านแบบแคบอยู่เพื่อใช้เป็นส่วนประกอบของวงจรตีเทกต์เฟสให้กับวงจรเดิชา เป็นการแน่นอนว่าผลการลดวงจรกรองความถี่ต่ำลงนี้นอกจากจะช่วยประหยัดจำนวนอุปกรณ์แล้วตัวกัมจะมีผลทำให้ล่าช้ากว่าเวลา (delay time) ภายใน

วงจรคอสตอลงด้วย ซึ่งเป็นเหตุทำให้ผลตอบสนองของวงจรมีความเร็วยิ่งขึ้น วงจรสามารถนำไปประยุกต์ใช้ได้กับการซิงโครไนซ์คลื่นพาห์ในงานสื่อสารต่างๆทั้งในระบบอนาลอกและระบบดิจิทัล โดยประเด็นสำคัญของบทความเป็นการนำเสนอหลักการเบื้องต้นในการซิงโครไนซ์ความถี่ สัญญาณรบกวนในเทอมความถี่สูงที่ไม่ต้องการจะถูกขจัดออกไปด้วยวงจรกรองความถี่ต่ำผ่านแบบแบนด์แคบ ได้ทำการทดลองต่อวงจรเพื่อสนับสนุนหลักการที่เสนอด้วยวิธีการตีเทกต์สัญญาณเอเอ็มแบบซิงคลีนาห์ ซึ่งไม่สามารถใช้วงจรเอนVELOPE DETECTOR (Envelope detector) ได้ ผลการทดลองให้เอาต์พุตที่เหมือนสัญญาณข่าวสารเดิม การทดลองนี้จะเห็นว่าการซิงโครไนซ์งานได้จึงเป็นการคาดหวังได้ว่าวงจรที่ได้ปรับปรุงใหม่นี้จะได้รับความนิยมเป็นแม่แบบแทนวงปิดแบบคอสเทสเดิม

5. เอกสารอ้างอิง

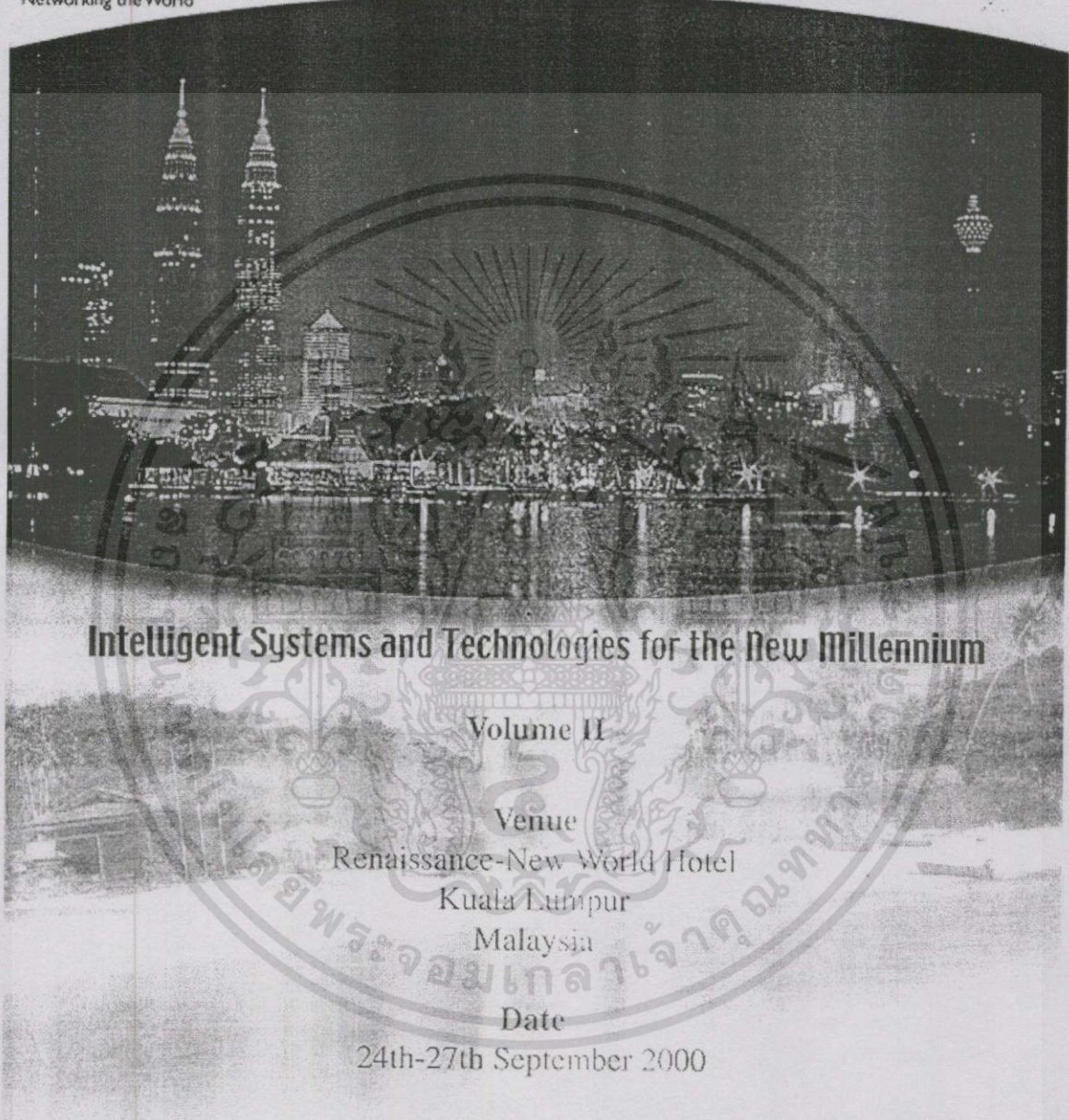
- [1] B. F. Meguffin and P. Kwong, "1/O Channel Reversal Correcting Properties of an SQPSK Costas Loop with Integrated Symbol," IEEE Trans. Commu., Vol.36, No.9, pp.1082-1086, 1988
- [2] M. Sangriotis and I. Xezonakis, "Digital Costas Loop-Like PLL for The Carrier Recovery of A QPSK Signal," Electron. Lett., Vol.29, No.10., pp.897-899, 1993
- [3] S. Norimatsu and K. Iwashita, "PSK Optical Homodyne Detection Using External Cavity Laser Diodes in Costas Loop," IEEE Photon. Technol. Lett., Vol.2, No. 5, pp.374-376, 1990
- [4] M. Amourah and R. Geiger, "A Modified Costas Loop for Clock Recovery and Frequency Synthesis," Circuits and System, Proc. IEEE ISCAS'98, pp.171-175, 1998
- [5] A. Mileant and S. Hinedi, "Lock Dection in Costas Loops," IEEE Trans. Commu., Vol.40, No. 3, pp.480-483, 1992

- [6] T. M. Nguyen, "The Behavior of a Costas Loop in the Presence of Space Telemetry Signals," IEEE Trans. Commu., Vol.40, No.1., pp.190-198, 1992
- [7] B. P. Lathi, "Modern Digital and Analog, Communication Systems," Holt, Rinehart and Winston, Inc.; Florida, 1968
- [8] F.G. Stremler, "Introduction to Communication System," Addison-Wesley Publishing Company, Philipines, 1990
- [9] J. Stensby, "False Lock in Costas Loops," System Theory, Proc. TSS'98, pp.75-79, 1998





2000 TENCON PROCEEDINGS



Intelligent Systems and Technologies for the New Millennium

Volume II

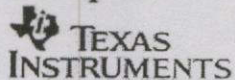
Venue

Renaissance-New World Hotel
Kuala Lumpur
Malaysia

Date

24th-27th September 2000

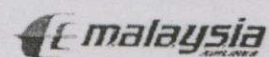
Co-Sponsor



Sponsor

IEEE Region 10
(Asia Pacific)

Official Carrier



IEEE CATALOG NUMBER: 00CH37119

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Electronically Tunable Synthetic Floating Inductance

WANNAYA NGAMKHAM

Faculty of Engineering, Mahanakorn University
of Technology, Bangkok 10530 Thailand
Email: wannaya@mut.ac.th

WIWAT KIRANON,

CHARIYA LOESCHARATARAMDEE AND
THAMMANOON SUKHWAN

Faculty of Engineering and Research Center for
Communications and Information Technology (ReCCIT)
King Mongkut's Institute of Technology Ladkrabang
Bangkok 10520 Thailand

Abstract: This paper presents a simple design of electronically tunable synthetic floating inductance for realization in the translinear form. The proposed circuit is composed of three main translinear loops and the only passive component in the circuit is a grounded capacitor. Thus the circuit does not require any conditions of component matching. Simulation results confirm the theoretical analysis as closed agreement for the application of the synthesized inductance in a resonant circuit is obtained.

Keywords

Analog signal processing, Integrated circuit design, Translinear, Floating inductance, Inductor-substitution.

I. INTRODUCTION

The desirability of designing a circuit without the use of a physical coil has made the inductor-substitution techniques the topic of great interest for decades. This is due to a well-known fact that using an inductor in a circuit causes some difficulties as the inductor is hard to build, heavy in weight and not suitable to adapt to integrated circuit implementation.

In the early days, the active structures to imitate inductance are gyrators [1] realized by the use of RC active circuit with the op-amps as the active elements [2]. The method is obviously limited by the characteristics of the op-amps. In addition, the circuit suffers from that it contains a large number of both active and passive elements. A recently improved version of simulated inductance that overcomes the limited performance in the op-amp circuits is by the use of current conveyors. A pile of about 40 pieces of research work demonstrating the development of using current conveyors and current feedback amplifiers to synthesize inductance was given in [3] and [4]. Typical sufferings the synthesis would have to bear include the constraint of component matching, the need of non-grounded passive element and the use of excessive number of active and/or passive elements. It was reported in [5] of no such difficulties in simulating the inductance. However, a different kind of shortcoming exists in [5] as the circuit is in fact only a unilateral floating inductor.

In this paper, a simple circuit based on the translinear principle to synthesize floating inductance is described. The attractive features of the proposed circuit include the following. First and very importantly, unlike [5] the current circuit is offering a true floating synthetic inductor. Second, the circuit allows an electronically tunable function for the inductance value can be adjusted by varying the bias current of the translinear loop. Third, the proposed circuit consists of only 3 major translinear loops and the circuit seems to have an advantage in terms of the number of active elements used over all the circuits of the same function [3-5].

II. CIRCUIT DESCRIPTION

The proposed floating inductance uses the mixed translinear cell [6] shown in Fig. 1 as a basis for the circuit realization. The analysis of the circuit, assuming all the standard translinear conditions of temperature and area junctions [7], can be described as in the following. From the KVL, the voltage across the base-emitter junction of the transistor Q_2 is given by

$$V_{be2} = V_{be1} + V_A - V_B \quad (1)$$

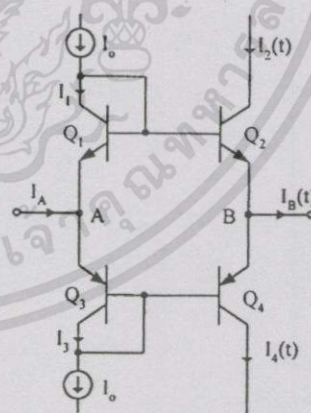


Fig. 1 Basic mixed translinear cell

The approximation of the collector current with respect to the base-emitter voltage [8] gives the following collector current of Q_2

$$\begin{aligned}
 I_2(t) &= I_s e^{\frac{V_{be1} + V_A - V_B}{V_T}} \\
 &= I_s e^{\frac{V_T \ln(\frac{I_o}{I_s}) + V_A - V_B}{V_T}} \\
 &= I_o e^{\frac{V_{AB}}{V_T}} \quad (2)
 \end{aligned}$$

where
 I_s is the reverse saturation current of the junction
 V_T is the thermal voltage
 $V_{AB} = V_A - V_B$

Similarly, the collector current of Q_4 can be found as

$$I_4(t) = I_o e^{\frac{V_{AB}}{V_T}} \quad (3)$$

Equations (2) and (3) gives the following current difference

$$\begin{aligned}
 I_B(t) &= I_2(t) - I_4(t) \\
 &= 2I_o \sinh\left(\frac{V_{AB}}{V_T}\right) \quad (4)
 \end{aligned}$$

If $V_{AB} \ll V_T$, the hyperbolic sine function can be approximated as

$$\sinh\left(\frac{V_{AB}}{V_T}\right) \cong \frac{V_{AB}}{V_T}$$

Therefore (4) becomes

$$I_B(t) = 2I_o \frac{V_{AB}}{V_T} \quad (5)$$

Or the following equivalent resistance between nodes A and B is established:

$$\begin{aligned}
 R_x &= \frac{V_{AB}}{I_B} \\
 R_x &= \frac{V_T}{2I_o} \quad (6)
 \end{aligned}$$

Note that with DC biased by two identical current sources and the usual assumption of very large current gain β then $I_1 = I_3 \cong I_o$ and hence $I_A \cong 0$.

Fig.2 shows a compound translinear loop constructed from connecting two identical mixed translinear cells of Fig. 1. In the circuit Q_9, Q_{10}, Q_{11} and

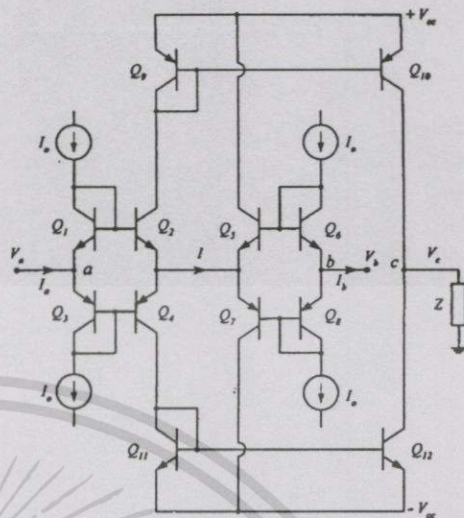


Fig.2 Mixed translinear loop functioning as V-I and I-V converters

Q_{12} constitute the current mirrors so as to copy I_2 and I_4 . It should be clear that $I_a = I_b = 0$ while the current I generated in the circuit is given by

$$I = 2I_o \frac{(V_a - V_b)}{2V_T} \quad (7)$$

provided that $V_a - V_b \ll 2V_T$.

Then (7) can also be written in relation to the intrinsic resistance (6) as follows

$$I = \frac{V_a - V_b}{2R_x} \quad (8)$$

The current I is copied to node c and flowing through an impedance Z . This produces the following voltage

$$V_c = IZ = \frac{V_a - V_b}{2R_x} Z \quad (9)$$

In the case of a capacitor across node c and the ground, the voltage in (9) becomes

$$V_c = \frac{V_a - V_b}{2SCR_x} \quad (10)$$

The next step will show how an inductive impedance can be generated from the circuit of Fig. 2. As seen in Fig. 3, the voltage in (10) is applied as the input to the other set of the mixed translinear loop of Fig. 1. This voltage generates another current, I_{out} . In the similar manner as (5) and (6), I_{out} can be found as

$$I_{out} = \frac{V_c}{R_{x2}}$$

where

$$R_{x2} = \frac{V_T}{2I_{o2}}$$

$$Z_T = \frac{V_a - V_b}{I_{out}}$$

$$= S(2R_x R_{x2} C) \tag{11}$$

This current is then copied using 2 complementary and 2 crossed-couple current mirrors. The copied currents $-I_{out}$ and I_{out} are, respectively, fed to the input nodes a and b of Fig. 2. This results in an impedance of

Obviously, Z_T represents an impedance of a floating inductor with the inductance value of $2R_x R_{x2} C$. The complete schematic diagram of the floating inductance generating circuit is shown in Fig. 4.

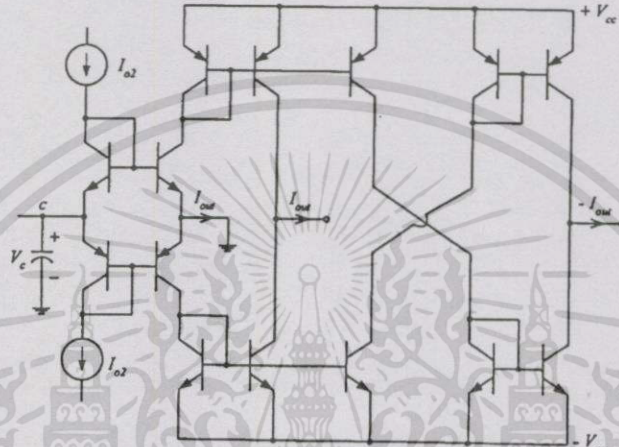


Fig. 3 Two - output transadmittance circuit

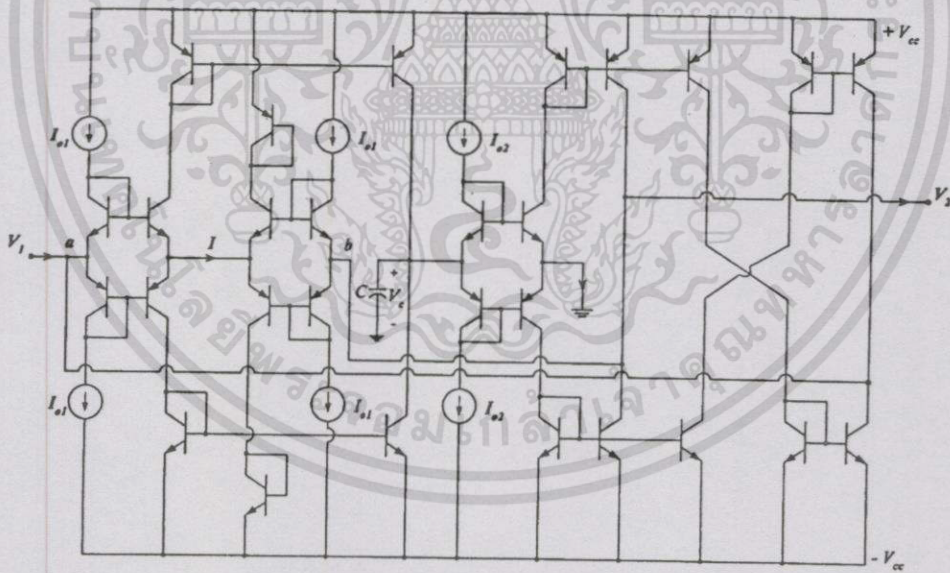


Fig. 4 Complete schematic diagram of the floating inductance generating circuit

III. SIMULATION RESULTS

The circuit of Fig. 4 was simulated using $C = 3nF$, $\pm 2.5V$ power supplies and the bipolar transistors NPN: NR 100N and PNP: PR 100N. The detail of the parameters of these transistors can be found in [9]. Then the floating inductance was applied in an RLC series-resonant circuit. The circuit is as shown in Fig.5, where the input $V_i = 1V_{pp}$, $C_R = 1nF$, and $R = 1k\Omega$.

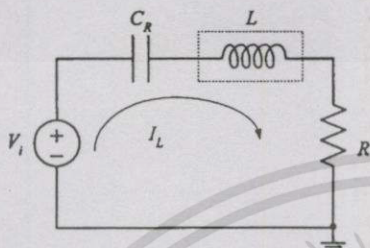


Fig 5 Series-resonant circuit

The results for different bias currents are shown in Fig. 6. The loop currents associated with the bias current of $50\mu A$, $70\mu A$ and $100\mu A$ (or $L = 0.4mH$, $0.2mH$, $0.1mH$) give the resonant frequencies of $249kHz$, $349kHz$ and $501kHz$ as compared to the theoretical values of $252kHz$, $356kHz$ and $504kHz$, respectively. The corresponding bandwidth for each case is $393kHz$, $790kHz$ and $1.52MHz$ as compared to the theoretical values of $398kHz$, $796kHz$ and $1.59MHz$, respectively.

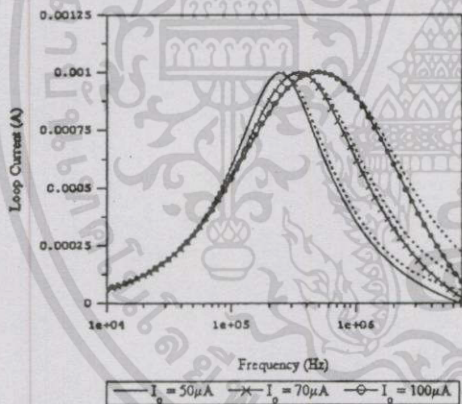


Fig 6. Loop currents of the circuit in Fig. 5

IV. DISCUSSION REMARKS AND CONCLUSION

This paper presents a novel design of floating inductance based on translinear circuits. A number of advantages is achieved as the proposed circuit is very compact with only 3 main translinear loops as the heart of

the circuit and the only passive component is a grounded capacitor. Adjusting the inductance value is also convenient by varying the bias current. Acceptable performance of the circuit is confirmed through computer simulation which shows closed agreement between its results and the theoretical analysis. Finally, if a grounded inductor is needed then a large number of transistors can be reduced. The circuit for designing ground inductance will consist of only 2 main translinear loops of Fig.1, 2 complementary current mirrors and a grounded capacitor. Last but not least, it is seen from (10) and (6) the dependency between temperature and the simulated inductance value. However, temperature compensation techniques are available [10-11]. Particularly, the latter offers a very simple scheme to compensate for temperature sensitivity.

V. REFERENCES:

- [1] M.E. Van Valkenburg, Analog Filter Design, New York: Saunders College, 1982.
- [2] R. H. S. Riordan, "Simulated inductor using differential amplifiers", Electronics Letters, pp.50-51, 1967.
- [3] B. Wilson, "Recent development in current conveyors and current mode circuit", IEE Proceedings, Pt. G, Vol. 137, pp.63-77, 1990.
- [4] P.V. Ananda Mohan ; "Grounded capacitor based grounded and floating inductance simulation using current conveyors", Electronics Letters, Vol. 34, No. 11, pp.1037-1038, 1998.
- [5] A. Soliman and M. A. Alturaigi, "Current mode of lossless floating inductance", International Journal of Electronics, Vol. 83, No. 6, pp.825-829, 1967.
- [6] A. Fabre, O. Saaid, F. Wiest and C. Boucheron, "High frequency application based on a new current controlled conveyor", IEEE Transactions on circuit and Systems -I: Fundamental Theory and Application, Vol.43, No. 2, pp.82-91, 1996
- [7] C. Toumazou F. J. Lidgely, and D. G. Haigh, Analogue IC design: the current-mode approach, Preter peregrinus: London, 1990.
- [8] A. S. Sedra and K. C. Smith, Microelectronic Circuits, Oxford University Press Inc., 1991.
- [9] D. R. Frey, "Log-domain filtering: an approach to current mode filtering", IEE Proceeding G, Vol. 140, pp. 406-416, 1993.
- [10] W. Surakampontorn, V. Riewruja, K. Kumwachara and C. Fongsamut, "Temperature compensation of translinear current conveyor and OTA", Electronics Letters, Vol. 34, No. 8, pp.707-709, 1998.
- [11] W. Kiranon, C. Loescharataramdee, N. Kiatwarin and P. wardkein, "Electronically controlled negative resistance based on translinear circuits", IEEE International Symposium on Intelligent Signal Processing and Communication Systems, pp. 645-648, 1999.

ประวัติผู้เขียน

นายธรรมนุญ สุขหวาน เกิดเมื่อวันที่ 21 มิถุนายน 2511 ที่จังหวัดนครศรีธรรมราช สำเร็จการศึกษาประโยควิชาชีพชั้นต้น (ปวช.) สาขาไฟฟ้ากำลัง จากวิทยาลัยเทคนิคสมุทรสาคร ปีการศึกษา 2531 การศึกษาประโยควิชาชีพชั้นสูง (ปวส.) สาขาไฟฟ้ากำลัง จากวิทยาลัยเทคนิคสมุทรสงคราม ปีการศึกษา 2533 และวิศวกรรมศาสตรบัณฑิต สาขาโทรคมนาคม จากมหาวิทยาลัยเทคโนโลยีมหานคร ปีการศึกษา 2538



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้