

การออกแบบวงจรหาค่าสูงสุดและต่ำสุดความเร็วสูงชนิดสองอินพุท  
โดยใช้เทคโนโลยีทรานซิสเตอร์แบบซีมอส

DESIGN OF CMOS TWO INPUT HIGH-SPEED MAX/MIN CIRCUIT



ฉบับนี้พิมพ์ขึ้นเป็นส่วนหนึ่งของงานที่ศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิตที่

สาขาวิชาวิศวกรรมไฟฟ้า

บัณฑิตวิทยาลัย

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. 2544

ISBN 974-648-363-3

การออกแบบวงจรค่าสูงสุดและต่ำสุดความเร็วสูงชนิดสองอินพุท โดยใช้  
เทคโนโลยีทรานซิสเตอร์แบบซีมอส

DESIGN OF CMOS TWO INPUT HIGH-SPEED MAX/MIN CIRCUIT



รัชชัย นิมภาลี  
THAWATCHAI CHIMPALEE

เลขหมู่.....  
เลขทะเบียน..... 40642  
วัน, เดือน, ปี..... 18 ต.ค. 2544

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชาวิศวกรรมไฟฟ้า

บัณฑิตวิทยาลัย

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. 2544

ISBN 974-648-363-3

.b.....
.i.....

# DESIGN OF CMOS TWO INPUT HIGH-SPEED MAX/MIN CIRCUIT



A THESIS SUBMITTED IN PARTIAL FULFILLMENT  
OF THE REQUIREMENTS FOR THE DEGREE OF  
MASTER OF ENGINEERING IN ELECTRICAL ENGINEERING  
SCHOOL OF GRADUATE STUDIES  
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

2001

ISBN 974-648-363-3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



**COPY RIGHT 2001**

**SCHOOL OF GRADUATE STUDIES**

**KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บัณฑิตวิทยาลัย  
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง  
ใบรับรองวิทยานิพนธ์

หัวข้อวิทยานิพนธ์ การออกแบบวงจรหาค่าสูงสุดและต่ำสุด ความเร็วสูงชนิดสองอินพุทโดยใช้เทคโนโลยีทรานซิสเตอร์แบบซีมอส  
DESIGN OF CMOS TWO INPUT HIGH-SPEED MAX/MIN CIRCUIT

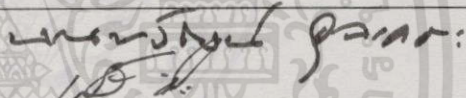
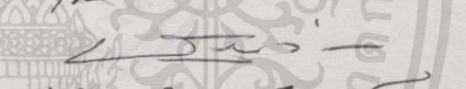
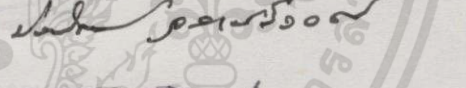
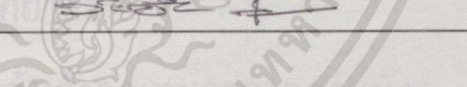

ชื่อนักศึกษา นายธวัชชัย ภูมิภาณี

รหัสประจำตัว 42061035

ปริญญา วิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชา วิศวกรรมไฟฟ้า

อาจารย์ผู้ควบคุมวิทยานิพนธ์ รศ.ดร.วันชัย รุ่งรุจา

คณะกรรมการสอบวิทยานิพนธ์	ลายมือชื่อ
ดร.นนทวัฒน์ จุลนคร	
ผศ.ดร.เกียรติศักดิ์ กมวัชระ	
อาจารย์วรวงศ์ ตั้งศรีรัตน์	
ผศ.ประสิทธิ์ จุลเสวีวงศ์	
รศ.ดร.วันชัย รุ่งรุจา	

วัน/เดือนปี ที่สอบ 24 กรกฎาคม 2544 เวลา 10.00-12.00 น.

สถานที่สอบ ณ อาคาร 12 ชั้น ชั้น 4 (ห้อง E12-404)

บัณฑิตวิทยาลัยรับรองแล้ว

(รศ.ดร.บุญวัฒน์ อัคร)

คณบดีบัณฑิตวิทยาลัย

วันที่.....๖.....เดือน.....พ.ศ. ๒๕๔๔

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อวิทยานิพนธ์	การออกแบบวงจรหาค่าสูงสุดและต่ำสุดความเร็วสูงชนิดสองอินพุทโดยใช้เทคโนโลยีทรานซิสเตอร์แบบซิมอส
นักศึกษา	นายรัชชัย ฉิมภาลี
รหัสนักศึกษา	42061035
ปริญญา	วิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชา	วิศวกรรมไฟฟ้า
พ.ศ.	2544
อาจารย์ผู้ควบคุมวิทยานิพนธ์	รศ.ดร. วันชัย ธีรรัฐจา

### บทคัดย่อ

วิทยานิพนธ์ฉบับนี้เป็นการนำเสนอหลักการออกแบบวงจรหาค่าสูงสุดต่ำสุดความเร็วสูงสองอินพุทสำหรับสัญญาณอนาลอกบนพื้นฐานของเทคโนโลยีทรานซิสเตอร์แบบซิมอส ที่มีการทำงานในช่วงอิมิตัวเป็นหลัก วงจรที่ได้นำเสนอนี้สามารถจะทำการเลือกค่าสูงสุดหรือต่ำสุดได้ โดยการควบคุมด้วยสัญญาณแรงดันจากภายนอก เนื่องจากวงจรทำงานในลักษณะสัญญาณกระแสจึงมีช่วงปฏิบัติการทางขนาดที่กว้าง, มีความถี่ในการทำงานสูงและใช้แหล่งจ่ายไฟแรงดันต่ำได้ จากจุดเด่นของวงจรที่ได้ทำการออกแบบประกอบกับคุณสมบัติที่ดีของการสร้างเป็นวงจรด้วยทรานซิสเตอร์แบบมอสทำให้มีความเหมาะสมที่จะนำวงจรที่ทำการออกแบบนี้ไปพัฒนาสร้างเป็นวงจรรวมโดยใช้เทคโนโลยีมอสทรานซิสเตอร์แบบมาตรฐาน และเพื่อทดสอบสมรรถนะการทำงานของวงจรที่ได้ทำการออกแบบขึ้น โดยเลียนแบบการทำงานของวงจรด้วยโปรแกรม PSPICE เพื่อที่จะยืนยันถึงช่วงปฏิบัติการและความถูกต้องเที่ยงตรงของวงจรที่ได้นำเสนอว่ามีความถูกต้องเป็นไปตามหลักการ

<b>Thesis Title</b>	Design of CMOS two input high-speed Max/Min circuit
<b>Student</b>	Mr. Thawatchai Chimpalee
<b>Student ID.</b>	42061035
<b>Degree</b>	Master of Engineering
<b>Programme</b>	Electrical of Engineering
<b>Year</b>	2001
<b>Thesis Advisor</b>	Assoc.Prof.Dr. Vanchai Riewruja

### Abstract

This thesis presents an integrated circuit technique for implementing two input high-speed Max/Min circuit for analog signal processing based on CMOS technology. All transistors in the circuit are operated in their saturation region. The proposed circuit can be selected maximum or minimum operation by an external control voltage. The most distinguishing feature of this approach is that the operation is performed in current domain, to cause the proposed circuit has a wide dynamic range, high frequency and can be operated with low power supply voltage. The proposed method is suitable for fabrication using CMOS technology. The PSICE simulation results confirm that the performance of the proposed circuit, i.e. dynamic range, accuracy and frequency response, are in agreement with the proposed principle.

## กิตติกรรมประกาศ

วิทยานิพนธ์ฉบับนี้สำเร็จลุล่วงได้ด้วยดีผู้เขียนขอกราบขอบพระคุณ รองศาสตราจารย์ ดร.วันชัย ธีร์รุจา อาจารย์ที่ปรึกษาเป็นอย่างสูงที่ได้ให้ความรู้ความคิดริเริ่ม คำปรึกษาและคำแนะนำแนวทางในการแก้ไขปัญหาดังกล่าวอย่างทันท่วงที ตลอดจนการฝึกฝนให้ผู้เขียนมีความสามารถในการทำวิจัยและพัฒนาได้อย่างมีประสิทธิภาพมาโดยตลอดระยะเวลาการศึกษา

ขอกราบขอบพระคุณ คุณพ่อคุณแม่ที่คอยห่วงใยและให้การสนับสนุนในการศึกษารวมทั้งพี่และน้องๆที่คอยให้กำลังใจแก่ผู้เขียนมาโดยตลอด

สุดท้ายนี้ขอขอบคุณสำนักงานพัฒนาวิทยาศาสตร์และเทคโนโลยีแห่งชาติภายใต้โครงการทุนส่งเสริมวิชาชีพนักวิจัยประเภทรางวัลพัฒนาวิชาชีพนักวิจัย และศูนย์เทคโนโลยีอิเล็กทรอนิกส์และคอมพิวเตอร์แห่งชาติภายใต้โครงการสนับสนุนการออกแบบวงจรรวมในสถาบันการศึกษาที่ให้ทุนและเครื่องมือสนับสนุนในการทำวิทยานิพนธ์รวมถึงบัณฑิตวิทยาลัยที่ได้ให้ทุนสนับสนุนในการเดินทางไปสัมมนาวิชาการซึ่งเป็นส่วนหนึ่งในวิทยานิพนธ์นี้เช่นกัน

ธวัชชัย นิรมล

# สารบัญ

	หน้า
บทคัดย่อภาษาไทย.....	I
บทคัดย่อภาษาอังกฤษ.....	II
กิตติกรรมประกาศ.....	III
สารบัญ.....	IV
สารบัญตาราง.....	VII
สารบัญรูป.....	VIII
บทที่ 1 บทนำ.....	1
1.1 กล่าวนำ.....	1
1.2 วัตถุประสงค์ในการทำวิทยานิพนธ์.....	1
1.3 หลักการใหม่ในวิทยานิพนธ์.....	2
1.4 รายละเอียดของวิทยานิพนธ์.....	2
บทที่ 2 ทฤษฎีการทำงานของมอสเฟต.....	3
2.1 กล่าวนำ.....	3
2.2 มอสเฟตชนิดเอ็นฮานซ์เมนต์.....	4
2.2.1 โครงสร้าง.....	5
2.2.2 คุณสมบัติการทำงาน.....	9
2.2.3 CMOS.....	12
2.3 มอสเฟตชนิดดีพีเอ็น.....	13
2.4 วงจรสมมูลของมอสเฟต.....	15
2.5 ผลตอบสนองทางความถี่.....	17
2.6 เปรียบเทียบข้อดีและข้อเสียระหว่างมอสเฟตกับไบโพลาร์ทรานซิสเตอร์.....	22
2.6.1 ข้อดีของมอสเฟตเมื่อเทียบกับไบโพลาร์ทรานซิสเตอร์.....	22
2.6.2 ข้อเสียของมอสเฟตเมื่อเทียบกับไบโพลาร์ทรานซิสเตอร์.....	23
2.7 บทสรุป.....	24

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา IV จะต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญ(ต่อ)

หน้า

บทที่ 3 วงจรหาค่าสูงสุดและหาค่าต่ำสุดทั่วไป.....	25
3.1 กล่าวนำ.....	25
3.2 วงจรหาค่าสูงสุด.....	25
3.2.1 วงจรหาค่าสูงสุดแบบที่ 1.....	25
3.2.2 วงจรหาค่าสูงสุดแบบที่ 2.....	26
3.3 วงจรหาค่าต่ำ.....	28
3.3.1 วงจรหาค่าต่ำสุดแบบที่ 1.....	28
3.3.2 วงจรหาค่าต่ำสุดแบบที่ 2.....	29
3.4 บทสรุป.....	31
บทที่ 4 กลุ่มวงจรที่ใช้ในวิทยานิพนธ์.....	32
4.1 กล่าวนำ.....	32
4.2 วงจรสะท้อนกระแส.....	32
4.2.1 วงจรสะท้อนกระแสแบบพื้นฐาน.....	32
4.2.2 วงจรสะท้อนกระแสแบบมีจุดออกหลายจุดแบบพื้นฐาน.....	37
4.2.3 วงจรหาค่าเฉลี่ย.....	39
4.3 วงจรเรียงกระแสแบบเต็มคลื่น.....	44
4.4 วงจรสวิตช์อิเล็กทรอนิกส์.....	53
4.5 บทสรุป.....	59
บทที่ 5 การออกแบบวงจรหาค่าสูงและต่ำสุดความเร็วสูงแบบสองอินพุต.....	60
5.1 กล่าวนำ.....	60
5.2 วงจรหาค่าสูงสุดและต่ำสุดแบบสองอินพุต.....	60
5.2.1 หลักการทำงาน.....	60
5.3 การวิเคราะห์หาสมรรถนะการทำงานของวงจร.....	64
5.3.1 การวิเคราะห์หาช่วงปฏิบัติงานของวงจร.....	64

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญ(ต่อ)

หน้า

5.3.2 การวิเคราะห์หาผลตอบสนองทางความถี่.....	64
5.3.3 การวิเคราะห์หาค่าความผิดพลาดของวงจร.....	66
5.4 ผลการเขียนแบบการทำงานด้วยโปรแกรม PSPICE.....	67
5.5 บทสรุป.....	70
บทที่ 6 บทสรุปและวิจารณ์.....	71
6.1 บทสรุปและวิจารณ์.....	71
6.2 ข้อเสนอแนะและแนวทางการทำวิจัยและพัฒนาต่อ.....	71
เอกสารอ้างอิง.....	72
ภาคผนวก ก. การวิเคราะห์หาข้อผิดพลาดของวงจรย่อยที่ใช้ในการออกแบบ.....	74
ภาคผนวก ข. การวิเคราะห์ผลตอบสนองต่อสัญญาณขนาดเล็กของวงจรหาค่า เฉลี่ยที่ใช้การออกแบบ.....	80
ภาคผนวก ค. ตารางแสดงค่าความนำและค่าตัวเก็บประจุที่ใช้ในการคำนวณ.....	82
ภาคผนวก ง. ผลงานวิจัยที่ได้รับการตีพิมพ์.....	84
ประวัติผู้เขียน.....	96

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา VU และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# สารบัญตาราง

ตารางที่	หน้า
5.1 การเลือกใช้ $W$ และ $L$ ของมอสเฟตในวงจรคั้งแสดงในรูปที่ 5.2.....	67
ค.1 แสดงค่าความนำ( $g_{m1}$ )และค่าตัวเก็บประจุ( $C_{gs1}$ )ที่ใช้ในการคำนวณ.....	82



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา **VIH** และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# สารบัญรูป

รูปที่	หน้า
2.1 สัญลักษณ์ของมอสทรานซิสเตอร์.....	3
2.2 แสดงโครงสร้างของมอสเฟทแบบเอ็นฮานซ์เมนต์ชนิดเอ็นแซนแนล.....	5
2.3 แสดงการทำงานของมอสทรานซิสเตอร์ในช่วงต่างๆ.....	8
2.4 แบบจำลองการทำงานของมอสเฟท (ก) NMOS (ข) PMOS.....	9
2.5 แสดงกราฟความสัมพันธ์ระหว่าง $I_D-V_{DS}$ ตามสมการ (2.4) ขณะที่ $\lambda=0$ .....	11
2.6 แสดงคุณสมบัติที่ทางออก (output characteristics) ของมอสทรานซิสเตอร์.....	12
2.7 โครงสร้างของ CMOS.....	13
2.8 มอสทรานซิสเตอร์แบบดีพลีชันเอ็นแซนแนล.....	13
2.9 แสดงคุณสมบัติ $I_D-V_{DS}$ ของมอสทรานซิสเตอร์แบบดีพลีชันเอ็นแซนแนล.....	14
2.10 แสดงคุณสมบัติ $I_D-V_{DS}$ ของมอสเฟททั้งหมด.....	15
2.11 แบบจำลองสัญญาณขนาดเล็กของมอสเฟท (ก) ไม่พิจารณาผลของ $\lambda$ ขณะทำงาน ในช่วงอิ่มตัว (ข) พิจารณาผลของ $\lambda$ โดยเพิ่มความต้านทานที่ทางออก.....	15
2.12 แบบจำลองสัญญาณขนาดเล็กของมอสเฟท กรณีที่ฐานรองไม่ต่ออยู่กับซอส.....	16
2.13 (ก) แบบจำลองวงจรมุมของมอสเฟทที่มีความถี่สูง (ข) วงจรมุมสำหรับกรณีซอส ต่อกับฐานรอง (ค) วงจรมุมตามรูป (ข) กรณี $C_{db}$ มีค่าน้อยมาก (ง) วงจรมุมที่ใช้ในวิทยานิพนธ์นี้ในกรณีที่ $C_{db}$ และ $C_{gs}$ มีค่าน้อยมาก.....	18
2.14 แสดงการหาอัตราขยายกระแสขณะเปิดวงจร.....	21
3.1 วงจรหาค่าสูงสุดชนิดสองอินพุต.....	26
3.2 วงจรหาค่าสูงสุดชนิดหลายอินพุต.....	26
3.3 วงจรหาค่าต่ำสุดโดยหลักการของบราวน์แคปเฟอ์เร็น.....	28
3.4 วงจรหาค่าต่ำสุดแบบหลายอินพุต.....	30
4.1 แสดงวงจรสะท้อนกระแสแบบพื้นฐานชนิดเอ็นแซนแนล.....	32
4.2 แสดงคุณสมบัติที่เอาต์พุตของวงจรสะท้อนกระแสในรูปที่ 4.1 ในกรณี $M_1$ และ $M_2$ สมพียงกัน.....	34
4.3 (ก) แบบจำลองสัญญาณขนาดเล็กของ $M_1$ (ข) วงจรมุมของแบบจำลอง สัญญาณขนาดเล็กของ $M_1$ .....	35
4.4 (ก) แบบจำลองสัญญาณขนาดเล็กของวงจรสะท้อนกระแส (ข) วงจรมุมของ แบบจำลองสัญญาณขนาดเล็กของรูป (ก).....	35

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา VIII ต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญรูป(ต่อ)

รูปที่	หน้า
4.5 วงจรสมมูลของสัญญาณขนาดเล็กของวงจรสะท้อนกระแสในรูปที่ 4.1.....	36
4.6 วงจรสะท้อนกระแสแบบมีจุดออกหลายจุดแบบพื้นฐาน.....	37
4.7 แบบจำลองสัญญาณขนาดเล็กของวงจรสะท้อนกระแสแบบมีจุดออก หลายจุดแบบพื้นฐาน.....	37
4.8 วงจรสมมูลของแบบจำลองสัญญาณขนาดเล็กของรูปที่ 4.7.....	38
4.9 วงจรสมมูลของสัญญาณขนาดเล็กของวงจรสะท้อนกระแสแบบมีหลายจุดออก ในรูปที่ 4.6.....	38
4.10 วงจรหาค่าเฉลี่ย.....	40
4.11 วงจรสมมูลของสัญญาณขนาดเล็กของวงจรหาค่าเฉลี่ย.....	43
4.12 วงจรเรียงกระแสแบบเต็มคลื่น.....	45
4.13 วงจรสมมูลของสัญญาณขนาดเล็กของวงจรเรียงกระแสแบบเต็มคลื่นเมื่อ $I_{in} > 0$ .....	50
4.14 วงจรสมมูลของสัญญาณขนาดเล็กของวงจรเรียงกระแสแบบเต็มคลื่นเมื่อ $I_{in} < 0$ .....	52
4.15 วงจรสวิตช์อิเล็กทรอนิกส์.....	53
4.16 วงจรสมมูลของสัญญาณขนาดเล็กของวงจรสวิตช์อิเล็กทรอนิกส์กรณีที่มี $V_C > 0$ .....	57
4.17 วงจรสมมูลของสัญญาณขนาดเล็กของวงจรสวิตช์อิเล็กทรอนิกส์กรณีที่มี $V_C < 0$ .....	59
5.1 แผนผังการทำงานของวงจร.....	61
5.2 วงจรหาค่าสูงสุดและค่าต่ำสุดความเร็วสูงแบบสองอินพุต.....	63
5.3 ผลการเดินแบบการทำงานของวงจรในรูปที่ 5.2 เมื่อป้อนกระแสจุดเข้า $I_{in1}$ และ $I_{in2}$ เป็นสัญญาณไซน์ที่มีขนาด $0 \mu A$ ถึง $200 \mu A$ (ก) สัญญาณไซน์ 10 KHz (ข) สัญญาณไซน์ 1 MHz (ค) สัญญาณไซน์ 10 MHz (ง) เป็นสัญญาณควบคุม $V_{con}$ .....	68
5.4 ผลการเดินแบบการทำงานของวงจรในรูปที่ 5.2 เมื่อป้อนกระแสจุดเข้า $I_{in1}$ และ $I_{in2}$ เป็นสัญญาณรูปสามเหลี่ยม ที่มีขนาด $0 \mu A$ และ $200 \mu A$ (ก) สัญญาณสามเหลี่ยม 100 KHz (ข) สัญญาณสามเหลี่ยม 1 MHz (ค) เป็นสัญญาณควบคุม $V_{con}$ .....	69
ก.1 วงจรสะท้อนกระแสแบบพื้นฐาน.....	71
ข.1 วงจรสมมูลของสัญญาณขนาดเล็กของวงจรหาค่าเฉลี่ยที่ใช้อยู่ในรูปที่ 5.2.....	80

# บทที่ 1

## บทนำ

### 1.1 กล่าวนำ

ปัจจุบันวงจรที่มีหลักการทำงานในลักษณะของการหาค่าสูงสุด (Max Circuit) หรือ หาค่าต่ำสุด (Min Circuit) ของสัญญาณกระแส มีการประยุกต์ใช้งานอย่างกว้างขวางในด้านของการประมวลผลสัญญาณทางอนาล็อก , การประมวลผลสัญญาณภาพ และการควบคุมแบบพีซี วงจรหาค่าสูงสุดและหาค่าต่ำสุดของสัญญาณกระแสได้มีการพัฒนาอย่างต่อเนื่องมาโดยตลอด [9] – [12] แต่วงจรที่มีการพัฒนามานี้สามารถทำงานได้เฉพาะการหาค่าสูงสุดหรือค่าต่ำสุดเพียงอย่างเดียวอย่างใดอย่างหนึ่งเท่านั้นในการประยุกต์ใช้งานทางด้านวงจรในกรณีที่มีการตัดสินใจในการตั้งการให้วงจรหาค่าสูงสุดหรือค่าต่ำสุดสามารถทำได้โดยการนำวงจรหาค่าสูงสุดและหาค่าต่ำสุดมาผ่านวงจรสวิตช์แบบอิเล็กทรอนิกส์ เพื่อเลือกค่าสูงสุดหรือค่าต่ำสุดตามต้องการแต่วิธีดังกล่าวเกิดปัญหาทางด้านความเร็วในการทำงาน , ค่าผิดพลาดที่เกิดจากวงจรถ่ายค่าสูงสุดหรือค่าต่ำสุดเองและเกิดจากการทำงานของมอสทรานซิสเตอร์ทางด้านจุดออกของวงจรหาค่าสูงสุดและหาค่าต่ำสุดจะมีการเปลี่ยนสถานะการทำงานจากช่วงอิมพัลส์เป็นช่วงไม้อิมพัลส์ช่วงเวลาที่ผ่านมามีการนำเสนอวงจรหาค่าสูงสุดและหาค่าต่ำสุดสำหรับสัญญาณแรงดัน [ ] แต่เนื่องจากวงจรมีการทำงานในรูปของแรงดันเป็นผลให้ความเร็วในการทำงานและผลตอบสนองทางความถี่ถูกจำกัดทำให้การประยุกต์ใช้งานได้ในช่วงแคบ จากที่กล่าวมาข้างต้นจึงเป็นที่มาของวิทยานิพนธ์เรื่องการออกแบบวงจรหาค่าสูงสุดและค่าต่ำสุดฉบับนี้ โดยได้คิดและพัฒนางจรหาค่าสูงสุดและค่าต่ำสุดสำหรับสัญญาณกระแสที่มีความแม่นยำและเที่ยงตรงที่ดีและมีผลตอบสนองทางความถี่ที่กว้าง

### 1.2 วัตถุประสงค์ในการทำวิทยานิพนธ์

ในการทำวิทยานิพนธ์นี้จะเป็นการศึกษาและออกแบบวงจรหาค่าสูงสุดและค่าต่ำสุดความเร็วสูงชนิดสองอินพุทในโหมดกระแสสำหรับสัญญาณอนาล็อก เพื่อศึกษาถึงคุณสมบัติและหลักเกณฑ์ในการออกแบบวงจรบนพื้นฐานของเทคโนโลยีทรานซิสเตอร์แบบซีมอสที่มีการทำงานในช่วงอิมพัลส์เป็นหลัก วงจรที่ได้นำเสนอในวิทยานิพนธ์นี้ถูกออกแบบให้สามารถเลือกการทำงานระหว่างเป็นวงจรหาค่าสูงสุดหรือวงจรหาค่าต่ำสุดได้ภายในวงจรเดียวกัน โดยไม่ต้องนำวงจรหาค่าสูงสุดและวงจรหาค่าต่ำสุดมาต่อรวมกันเพื่อที่จะทำงานในลักษณะดังกล่าวรวมถึงการมีช่วงปฏิบัติการทางขนาด , ช่วงปฏิบัติการทางความถี่ที่กว้างและมีความเที่ยงตรงที่ดี โดยมุ่งเน้นให้โครงสร้างของวงจรเหมาะสม

วงจรเหมาะสมที่จะนำไปพัฒนาสร้างเป็นวงจรรวมและเนื่องจากวงจรที่นำเสนอทำงานอยู่ในโหมดกระแสตรงนั้นจึงสามารถพัฒนาให้ใช้กับแหล่งจ่ายไฟแรงดันต่ำลงได้

### 1.3 หลักการใหม่ในวิทยานิพนธ์

วิทยานิพนธ์นี้นำเสนอการออกแบบวงจรหาค่าสูงสุดและค่าต่ำสุดชนิดสองอินพุตความเร็วสูงในโหมดกระแสสำหรับสัญญาณอนาล็อกบนพื้นฐานของเทคโนโลยีทรานซิสเตอร์แบบซิมอส ที่มีการทำงานในช่วงอิมิตัวเป็นหลักซึ่งวงจรที่ได้ออกแบบมีจุดเด่นคือวงจรสามารถทำงานได้ในสองลักษณะคือเป็นวงจรหาค่าสูงสุดหรือเป็นวงจรหาค่าต่ำสุดซึ่งควบคุมลักษณะการทำงานดังกล่าวได้ด้วยสายสัญญาณแรงดันจากภายนอก วงจรถูกออกแบบมาเพื่อใช้กับสัญญาณอินพุตที่เป็นสัญญาณกระแสและเอาท์พุตที่ได้ก็จะเป็นสัญญาณกระแสเช่นกัน ผลจากการจัดการกับสัญญาณในรูปแบบของสัญญาณกระแสนี้ทำให้วงจรมีความเร็วในการทำงานสูงและมีช่วงปฏิบัติการทางขนาดและความถี่ที่กว้างรวมถึงใช้แหล่งจ่ายแรงดันไฟที่ต่ำเพียง 3 โวลต์

### 1.4 รายละเอียดของวิทยานิพนธ์

ในวิทยานิพนธ์นี้แบ่งออกเป็น 6 บทและภาคผนวก 3 ภาค โดยแต่ละบทมีรายละเอียดดังต่อไปนี้

- บทที่ 1 เป็นการนำและวัตถุประสงค์ในการทำวิทยานิพนธ์
- บทที่ 2 กล่าวถึงหลักการทำงานของวงจรหาค่าสูงสุดและวงจรหาค่าต่ำสุดทั่วไป
- บทที่ 3 อธิบายถึงกลุ่มวงจรย่อยที่ใช้ในวิทยานิพนธ์
- บทที่ 4 เป็นการนำเสนอการออกแบบวงจรหาค่าสูงสุดและค่าต่ำสุดชนิดสองอินพุตความเร็วสูงบนโดยใช้เทคโนโลยีทรานซิสเตอร์แบบซิมอส ซึ่งประกอบขึ้นจากกลุ่มวงจรย่อยที่ได้กล่าวไว้ในบทที่ 3 พร้อมทั้งยืนยันขั้นตอนการทำงานที่ได้ด้วยผลการเขียนแบบการทำงานด้วยโปรแกรม PSPICE
- บทที่ 5 ซึ่งเป็นบทสุดท้ายจะเป็นการสรุปผลงานที่ได้นำเสนอในวิทยานิพนธ์นี้และเสนอแนวทางในการทำวิจัยต่อ

ส่วนในช่วงท้ายของวิทยานิพนธ์นี้จะเป็นภาคผนวกโดยจะแบ่งเป็นทั้งหมด 4 ภาค ดังต่อไปนี้

- ภาคผนวก ก. การวิเคราะห์หาข้อผิดพลาดของวงจรย่อยที่ใช้ในการออกแบบ
- ภาคผนวก ข. การวิเคราะห์ผลตอบสนองต่อสัญญาณขนาดเล็กของวงจรหาค่าเฉลี่ยที่ใช้การออกแบบ
- ภาคผนวก ค. ตารางแสดงค่าความนำและค่าตัวเก็บประจุที่ใช้ในการคำนวณ
- ภาคผนวก ง. ผลงานวิจัยที่ได้รับการตีพิมพ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 2

# ทฤษฎีการทำงานของมอสเฟต

### 2.1 กล่าวนำ

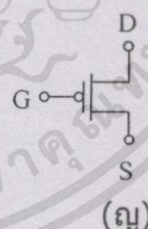
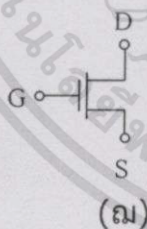
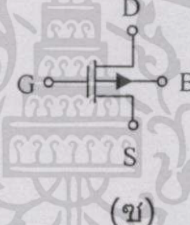
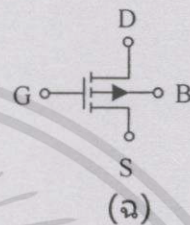
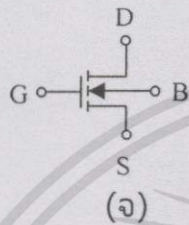
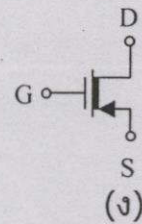
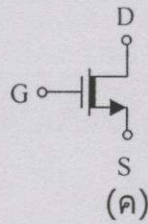
มอสเฟต(Metal Oxide Semiconductor Field Effect Transistor หรือ MOSFET) หรือทรานซิสเตอร์ชนิดมอส หรือมอสทรานซิสเตอร์ จริงๆแล้วแนวความคิดเกี่ยวกับมอสได้มีการพัฒนามาก่อนการสร้างไบโพลาร์ทรานซิสเตอร์ (Bipolar Transistor) [1] ในต้นทศวรรษ 1930 ได้มีหลักฐานแสดงถึงการจดสิทธิบัตรสำหรับอุปกรณ์ที่คล้ายกับซิลิกอนมอสเฟตสมัยใหม่ แต่ไม่ได้สร้างขึ้นจากซิลิกอน โดยในสมัยนั้นในกระบวนการสร้างยากที่จะควบคุมรอยสัมผัสหรือรอยต่อของฉนวนกับสารกึ่งตัวนำ (insulator-semiconductor) และขาดความเข้าใจในกระบวนการของฉนวนและสารกึ่งตัวนำ ทำให้อุปกรณ์ที่คล้ายมอสเฟตในสมัยนั้นไม่สามารถนำไปใช้งานจริงได้ จนกระทั่งการเกิดขึ้นของกระบวนการ silicon planar และเทคโนโลยีสมัยใหม่สามารถควบคุมรอยต่อระหว่างออกไซด์และซิลิกอนได้ดี ทำให้มอสเฟตสามารถนำมาใช้งานได้จริงและเป็นที่แพร่หลายในปลายทศวรรษ 1970

มอสเฟตเป็นทรานซิสเตอร์ที่ทำงานโดยผลของสนามไฟฟ้า สามารถถูกแบ่งเป็นประเภทต่างๆ ได้มากมายขึ้นอยู่กับเกณฑ์ที่ใช้ในการแบ่ง เช่นถ้าแบ่งตามชนิดของพาหะที่ใช้ในการนำกระแสจะสามารถแบ่งได้เป็นสองชนิด คือ มอสเฟตชนิดช่องทางเกินกระแสชนิดเอ็น (n-channel MOSFET) เป็นทรานซิสเตอร์ที่ใช้อิเล็กตรอนในการนำกระแส และมอสเฟตชนิดช่องทางเกินกระแสชนิดพี (p-channel MOSFET) เป็นทรานซิสเตอร์ที่ใช้โฮลเป็นพาหะในการนำกระแสโดยสัญลักษณ์แสดงมอสทรานซิสเตอร์ชนิดเอ็นและพีได้แสดงดังรูปที่ 2.1 ถ้าแบ่งมอสทรานซิสเตอร์ตามลักษณะการทำงานจะสามารถแบ่งได้สองลักษณะ คือ ทรานซิสเตอร์แบบเอ็นฮานซ์เมนต์โหมด (Enhancement Mode Transistor) และทรานซิสเตอร์แบบดีพลีชันโหมด (Depletion Mode Transistor)



รูปที่ 2.1 สัญลักษณ์ของมอสทรานซิสเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



NMOS

PMOS

รูปที่ 2.1 (ต่อ)

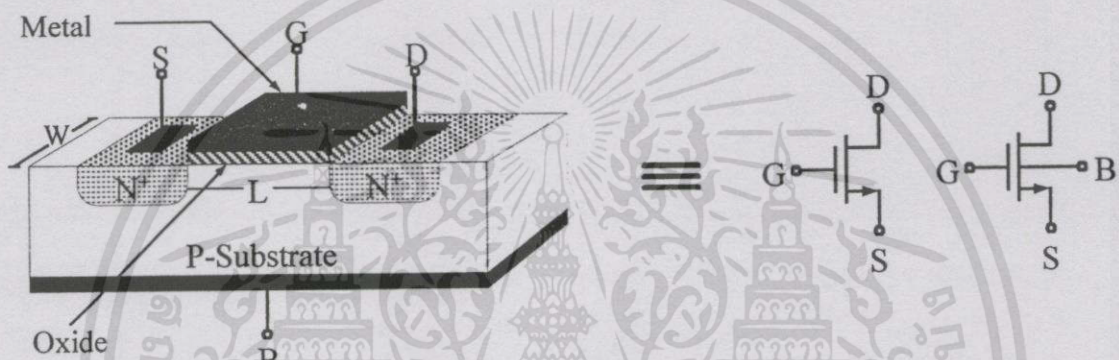
2.2 มอสเฟตชนิดเอ็นฮานซ์เมนต์

มอสทรานซิสเตอร์ชนิดเอ็นฮานซ์เมนต์ เป็นชนิดที่เป็นที่นิยมใช้กันอย่างแพร่หลายมากกว่าชนิดดีฟิชั่น โดยหัวข้อนี้จะได้กล่าวถึงโครงสร้างและคุณสมบัติในการทำงานของมอสทรานซิสเตอร์ชนิดเอ็นฮานซ์เมนต์และในส่วนสุดท้ายของหัวข้อนี้จะอธิบายถึง CMOS

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 2.2.1 โครงสร้าง

รูปที่ 2.2 แสดงถึงโครงสร้างของมอสเฟตแบบเอ็นทรานซ์เมนต์ชนิดเอ็นแซนแนลซึ่งมีส่วนซอส (Source) และเดรน (Drain) สร้างขึ้นจากการแพร่อะตอมสารเจือชนิดเอ็น (n-type) ที่มีความหนาแน่นสูง ( $n^+$ ) เข้าไปในแผ่นผลึกฐานรอง (Body หรือ Substrate) ของสารกึ่งตัวนำชนิดพี (p-type) ซึ่งเป็นแผ่นผลึกซิลิกอนรูปเดี่ยว (single-crystal silicon wafer) และส่วนของเกต (Gate) จะเป็นโลหะ (Metal) หรือชั้นของโพลีซิลิกอนซึ่งซ้อนอยู่บนชั้นของออกไซด์ โดยมีโลหะอะลูมิเนียมเป็นขั้วต่อไฟฟ้าของส่วนเกตจากโพลีซิลิกอนและเป็นขั้วไฟฟ้าของทั้งซอสและเดรนด้วย



รูปที่ 2.2 แสดง โครงสร้างของมอสเฟตแบบเอ็นทรานซ์เมนต์ชนิดเอ็นแซนแนล

การทำงานของมอสทรานซิสเตอร์ชนิดเอ็นทรานซ์เมนต์ซึ่งอธิบายเกี่ยวกับทรานซิสเตอร์ชนิดเอ็นแซนแนล สามารถพิจารณาได้ตามโครงสร้างรูปที่ 2.3 ซึ่งแสดงถึงการทำงานในช่วงต่างๆของ  $V_{DS}$  และ  $V_{GS}$  จากรูปที่ 2.3 (ก) ซอส, เดรน และฐานรองต่อลงกราวด์ ในกรณีนี้มีผลให้ทรานซิสเตอร์ทำงานคล้ายกับตัวเก็บประจุ โดยเกตและผิวของซิลิกอนได้ฉนวนซิลิกอนไดออกไซด์ทำหน้าที่เสมือนแผ่นระนาบ (plate) ของตัวเก็บประจุซึ่งมีซิลิกอนไดออกไซด์เป็นฉนวนคั่นระหว่าง ถ้า  $V_{GS}$  มีค่าเป็นลบประจุพาหะชนิดบวกหรือ โฮลจะถูกดึงดูดเข้ามาสะสมบริเวณแซนแนล มีผลให้บริเวณแซนแนลกลายเป็น  $p^+$  และเรียกว่า แซนแนลสะสม (accumulated channel) บริเวณซอสและเดรนที่เป็น  $n$  ถูกแยกจากกันด้วยแซนแนล  $p^+$  เมื่อมองในลักษณะของวงจรมูลแล้วจะพบว่ามีลักษณะของไดโอดสองตัวต่อหันหลังชนกัน (back-to-back diodes) ดังนั้นถ้าจะเกิดกระแสไหลได้แรงดันที่ซอสเดรนจะต้องมีค่ามากๆซึ่งกระแสที่เกิดขึ้นจะเป็นกระแสรั่วไหล (leakage current) หรือกรณีที่แรงดันเดรนซอสมีค่ามากจนทำให้ทรานซิสเตอร์เบรคดาวน์ [2]

ในกรณีที่แรงดันเกตมีค่าเป็นบวกไม่มากประจุบวกข้างใต้เกตจะถูกผลักออกไป ทำให้แซนแนลเปลี่ยนเป็น  $p^-$  และบริเวณปลอดพาหะ (depletion region) ในที่สุด เมื่อแรงดันที่เกต

เพิ่มมากขึ้นประจุลบหรืออิเล็กตรอนจะถูกดึงดูดเข้ามาที่บริเวณแชนแนลและแชนแนลจะแปรสภาพเป็นบริเวณ n ตามรูปที่ 2.3 (ข) ซึ่งเชื่อมต่อบริเวณซอสและเดรนเข้าด้วยกัน และเรียกว่าแชนแนลกลับ (invert channel) แรงดันเกตซอสที่ทำให้ความหนาแน่นของอิเล็กตรอนได้เกณฑ์ค่าเท่ากับ ความหนาแน่นของโฮลบริเวณฐานรอง เป็นที่นิยามของแรงดันขีดเริ่มของทรานซิสเตอร์ (transistor threshold voltage) ใช้สัญลักษณ์  $V_T$  สำหรับค่าแรงดันเกตซอสมากกว่า  $V_T$  จะมีแชนแนลชนิดอื่นเกิดขึ้น และสามารถเกิดการนำไฟฟ้าระหว่างเดรนและซอสได้สำหรับกรณีค่าแรงดันที่เกต-ซอสน้อยกว่า  $V_T$  ปกติจะสมมติว่าทรานซิสเตอร์ไม่ทำงาน (Off) และไม่มีกระแสไหลระหว่างซอสและเดรน อย่างไรก็ตามการสมมติว่ามีไม่กระแสไหลระหว่างซอสและเดรนระหว่างที่ทรานซิสเตอร์ออฟนั้นเป็นเพียงการประมาณเท่านั้น ในความเป็นจริงสำหรับแรงดันเกตที่มีค่าใกล้เคียง  $V_T$  จะไม่ใช่ทำให้เกิดมีการเปลี่ยนแปลงของกระแสอย่างทันทีทันใดแต่จะเกิดกระแสได้ขีดเริ่ม (Subthreshold current) สามารถไหลได้ปริมาณเล็กน้อย

เมื่อแรงดันเกตซอส  $V_{GS}$  มีค่ามากกว่า  $V_T$  ทำให้แชนแนลเกิดขึ้นดังนั้นเมื่อ  $V_{GS}$  เพิ่มขึ้น ความหนาแน่นของอิเล็กตรอนในแชนแนลก็จะเพิ่มขึ้นด้วย และสรุปได้ว่าค่าความหนาแน่นของประจุพาหะจะแปรผันตาม  $V_{GS} - V_T$  ซึ่งนิยามเป็น แรงดันเกตซอสประสิทธิภาพ (effective gate-source voltage) ใช้สัญลักษณ์  $V_{eff}$  ดังนั้นค่าความหนาแน่นของประจุอิเล็กตรอนแสดงได้โดย

$$Q = C_{ox} (V_{GS} - V_T) = C_{ox} V_{eff} \quad (2.1)$$

โดย  $C_{ox}$  เป็นค่าความจุไฟฟ้าที่เกตต่อหนึ่งหน่วยพื้นที่

เมื่อแรงดันที่เดรนมีค่ามากกว่าศูนย์โวลต์เล็กน้อย ทำให้เกิดความต่างศักย์ที่ซอสเดรนมีผลให้เกิดกระแสไหลจากเดรนไปซอส ความสัมพันธ์ระหว่าง  $V_{DS}$  และกระแส  $I_D$  จะเหมือนกับกรณีของความต้านทาน โดยมีความสัมพันธ์ดังนี้ [3]

$$I_D = \mu Q \frac{W}{L} V_{DS} \quad (2.2)$$

ขณะที่  $\mu$  เป็นค่าความคล่องตัวของอิเล็กตรอนที่ผิวซิลิกอนและ  $Q$  เป็นค่าความหนาแน่นของประจุในแชนแนลต่อหนึ่งหน่วยพื้นที่ จากสมการที่ (2.1) และ (2.2) จะได้

$$I_D = \mu C_{ox} \frac{W}{L} (V_{GS} - V_T) V_{DS} \quad (2.3)$$

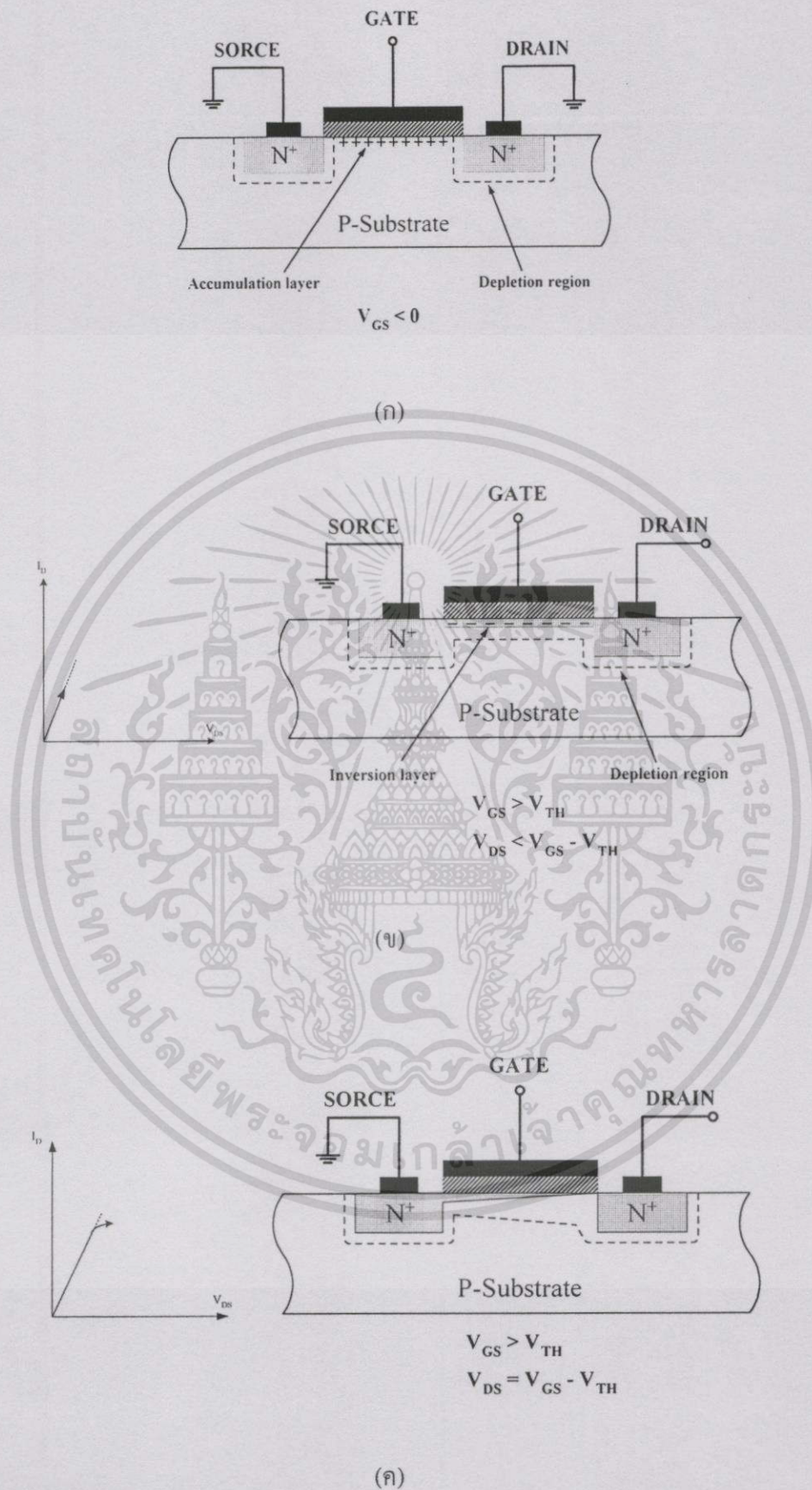
สมการ (2.3) นี้เป็นความสัมพันธ์ที่สามารถใช้ได้เพียงกรณีแรงดันเดรนซอสมีค่าเข้าใกล้ศูนย์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับกรใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทำงานของทรานซิสเตอร์ในเชิงโครงสร้างอธิบายได้ตามรูปที่ 2.3 (ข) โดยเมื่อ  $V_{GS}$  มากกว่า  $V_T$  และ  $V_{DS} = 0V$  ซึ่งขณะนี้เซนแนลถูกเหนี่ยวนำให้เกิดขึ้นแต่ไม่มีกระแสไหลเนื่องจากแรงดันระหว่างซอสและเดรนมีค่าเป็นศูนย์โวลต์ และเมื่อให้แรงดัน  $V_{DS}$  ค่าน้อยๆค่าหนึ่งจะทำให้เกิดมีกระแสไหลผ่านเซนแนลได้ ซึ่งการทำงานของมอสทรานซิสเตอร์ในช่วงนี้เสมือนเป็นตัวต้านทานมีความสัมพันธ์เป็นตามสมการ (2.3) และแสดงได้ด้วยกราฟในรูปที่ 2.3 (ข) และจะเห็นว่า  $I_D$  และ  $V_{DS}$  สัมพันธ์กันอย่างเชิงเส้นสำหรับค่า  $V_{DS}$  น้อยๆ

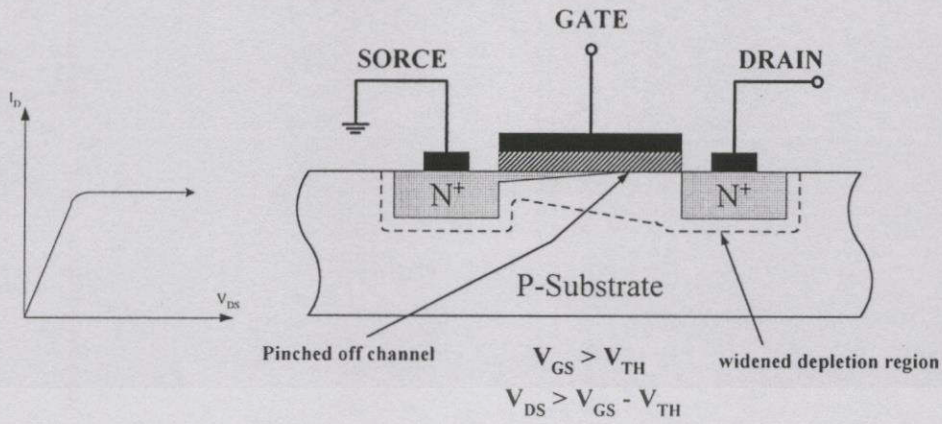
เมื่อแรงดันเดรนซอสเพิ่มมากขึ้นความหนาแน่นของประจุพาหะที่เซนแนลจะลดลงตามแนวเซนแนลจากซอสไปเดรนตามรูปที่ 2.3 (ค) การลดลงของประจุพาหะในเซนแนลนี้มีผลให้เกิดแรงดันตกคร่อมเซนแนลที่ตำแหน่งต่างๆไม่เท่ากัน กล่าวคือ สมมติว่าแรงดันที่เดรนมีค่ามากกว่าแรงดันที่ซอสจะมีการเพิ่มของแรงดันจากซอสไปเดรนอย่างค่อเนื่องภายในเซนแนลมีผลให้แรงดันตกคร่อมระหว่างเกตและเซนแนลจะมีค่าสูงสุดเท่ากับ  $V_{GS}$  ที่ตำแหน่งด้านซอสและแรงดันเกตเซนแนลมีค่าต่ำที่สุดที่ตำแหน่งปลายด้านเดรน และแรงดันเกตที่ทำให้เซนแนลคือ  $V_G = V_{GS} - V_T$  (เมื่อ  $V_{GS} < V_T$  กระแสจะไม่ไหลและไม่มีเซนแนลเกิดขึ้น) เพื่อที่จะทำให้เซนแนลเกิดขึ้นได้เป็นแนวยาวไปจนถึงจุดปลายด้านเดรน แรงดันเกตจะต้องมีค่ามากกว่า  $V_{DS}$  นั่นคือ  $V_G > V_{DS}$  หรือ  $(V_{GS} - V_T) > V_{DS}$  ซึ่งหมายถึง แรงดันที่เกตเมื่อเทียบกับทุกจุดในแนวเซนแนลจะต้องมีศักย์เป็นบวกจึงจะทำให้เกิดเซนแนล โดยในขณะที่ทรานซิสเตอร์ทำงานและอยู่ในช่วงไม่อิ่มตัว กระแสเดรน  $I_D$  จะมีค่าเพิ่มขึ้นตามการเพิ่มของแรงดัน  $V_{DS}$  อย่างไม่เป็นเชิงเส้นตามกราฟในรูป 2.3 (ค) การทำงานของทรานซิสเตอร์ในช่วงนี้ ( $V_{DS} < V_{GS} - V_T$ ) เรียกว่า ช่วงไม่อิ่มตัว (Nonsaturation region) เมื่อ  $V_{DS}$  มีค่ามากขึ้นจนกระทั่ง  $V_{DS} = V_{GS} - V_T$  ทรานซิสเตอร์เริ่มเข้าสู่ภาวะอิ่มตัวและลักษณะโครงสร้าง ของทรานซิสเตอร์ในช่วงนี้แสดงได้ดังรูปที่ 2.3 (ค)

และเมื่อค่าของแรงดัน  $V_{DS}$  เพิ่มขึ้น ไปอีกจนกระทั่งมีค่า  $V_{DS} > V_{GS} - V_T$  ในกรณีนี้แรงดันที่ตกคร่อมเซนแนลที่ปลายด้านเดรนมีค่าสูงกว่า  $V_{GS} - V_T$  จะทำให้เกิดมีภาวะพินชออฟ (Pinch off) กล่าวคือ เซนแนลซึ่งเป็นช่องทางเดินกระแสจะขาดออกเริ่มจากบริเวณด้านเดรน ทั้งนี้เนื่องจากไม่มีสนามไฟฟ้าซึ่งจะมาเหนี่ยวนำให้มีการสะสมของประจุลบ เพื่อทำหน้าที่เป็นเซนแนล ดังนั้นช่องทางเดินกระแสจึงขาดออกจากกันแสดงตามรูปที่ 2.3 (ง) และจะมีกระแสแพร่ (Diffusion current) จากส่วนของซอสไปยังเดรน ช่องเดินกระแสจะแสดงคุณสมบัติความต้านทานสูงและคล้ายกับเป็นแหล่งจ่ายกระแสที่ แม้ว่า  $V_{DS}$  จะมีค่าเพิ่มตามก็ดังที่แสดงในรูปที่ 2.3 (ง) การทำงานของทรานซิสเตอร์ในช่วงนี้เรียกว่า ช่วงอิ่มตัว (Saturation region หรือ active region)



รูปที่ 2.3 แสดงการทำงานของมอสทรานซิสเตอร์ในช่วงต่างๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.3 (ต่อ)

2.2.2 คุณสมบัติการทำงาน

คุณสมบัติการทำงานของมอสทรานซิสเตอร์จะพิจารณาได้จากแบบจำลองสัญญาณขนาดใหญ่ (Large-signal model) ตามรูปที่ 2.4



รูปที่ 2.4 แบบจำลองการทำงานของมอสเฟต (ก) NMOS (ข) PMOS

สมการแสดงความสัมพันธ์ระหว่างกระแสและศักดาสำหรับมอสทรานซิสเตอร์ที่ทำงานในช่วงไม่อิ่มตัวแสดงได้ตามสมการ (2.4) [4]

$$I_D = \beta \left[ (V_{GS} - V_T) - \left( \frac{V_{DS}}{2} \right) \right] V_{DS} (1 + \lambda V_{DS}) \tag{2.4}$$

โดย

$$\beta = \frac{K'W}{L}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$K' = \mu_0 C_{ox}$$

$\mu_0$  คือ ค่าความคล่องตัวของผิว (surface mobility) ของพาหะในช่องทางเดินกระแส  
( $\text{cm}^2/\text{volt.seconds}$ )

$C_{ox} = \epsilon_{ox} / t_{ox}$  คือ ค่าความจุไฟฟ้าต่อหนึ่งหน่วยพื้นที่ (capacitance per unit area)  
ของเกตออกไซด์

W คือ ความกว้างประสิทธิผลของแชนแนล (effective channel width)

L คือ ความยาวประสิทธิผลของแชนแนล (effective channel length)

$\lambda$  คือ channel length modulation parameter ( $\text{volts}^{-1}$ )

$$V_T = V_{T0} + \gamma \left[ \sqrt{2|\phi_F| + V_{SB}} - \sqrt{2|\phi_F|} \right] \quad (2.5)$$

$$V_{T0} = V_T(V_{SB} = 0) = V_{FB} + 2|\phi_F| + \frac{\sqrt{2q\epsilon_{si}N_{SUB}2|\phi_F|}}{C_{ox}} \quad (2.6)$$

$$\gamma = \frac{\sqrt{2q\epsilon_{si}N_{SUB}}}{C_{ox}} \quad \text{คือ bulk threshold parameter (volts}^{1/2}\text{)} \quad (2.7)$$

$$\phi_F = \frac{kT}{q} \ln\left(\frac{N_{SUB}}{n_i}\right) \quad \text{คือ strong inversion surface potential (volts)} \quad (2.8)$$

$$V_{FB} = \phi_{GB} - \frac{Q_{SS}}{C_{ox}} \quad \text{คือ flatband voltage (volts)} \quad (2.9)$$

$$\phi_{GB} = \phi_F(\text{substrate}) - \phi_F(\text{gate})$$

$$\phi_F(\text{substrate}) = \frac{kT}{q} \ln\left(\frac{n_i}{N_{SUB}}\right) \quad \text{สำหรับกรณี NMOS ที่มีฐานรองเป็นพี}$$

$$\phi_F(\text{gate}) = \frac{kT}{q} \ln\left(\frac{N_{gate}}{n_i}\right) \quad \text{สำหรับกรณี NMOS ที่มีเกตเป็น n-polysilicon}$$

$Q_{SS}$  คือ ค่าประจุออกไซด์ (oxide charge)

k คือ ค่าคงที่ Boltzmann's =  $1.381 \times 10^{-23} \text{ J/K} = 8.62 \times 10^{-5} \text{ eV/K}$

T คือ อุณหภูมิ (K)

$n_i$  คือ ความหนาแน่นของพาหะชนิด intrinsic =  $1.45 \times 10^{10} \text{ cm}^{-3}$

หรือสมการของมอดุสทรานซิสเตอร์ในช่วงไม่อิ่มตัว สามารถเขียนในอีกรูปหนึ่งได้เป็น [5]

$$I_D = F(V_D, V_G) - F(V_S, V_G) \quad (2.10)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

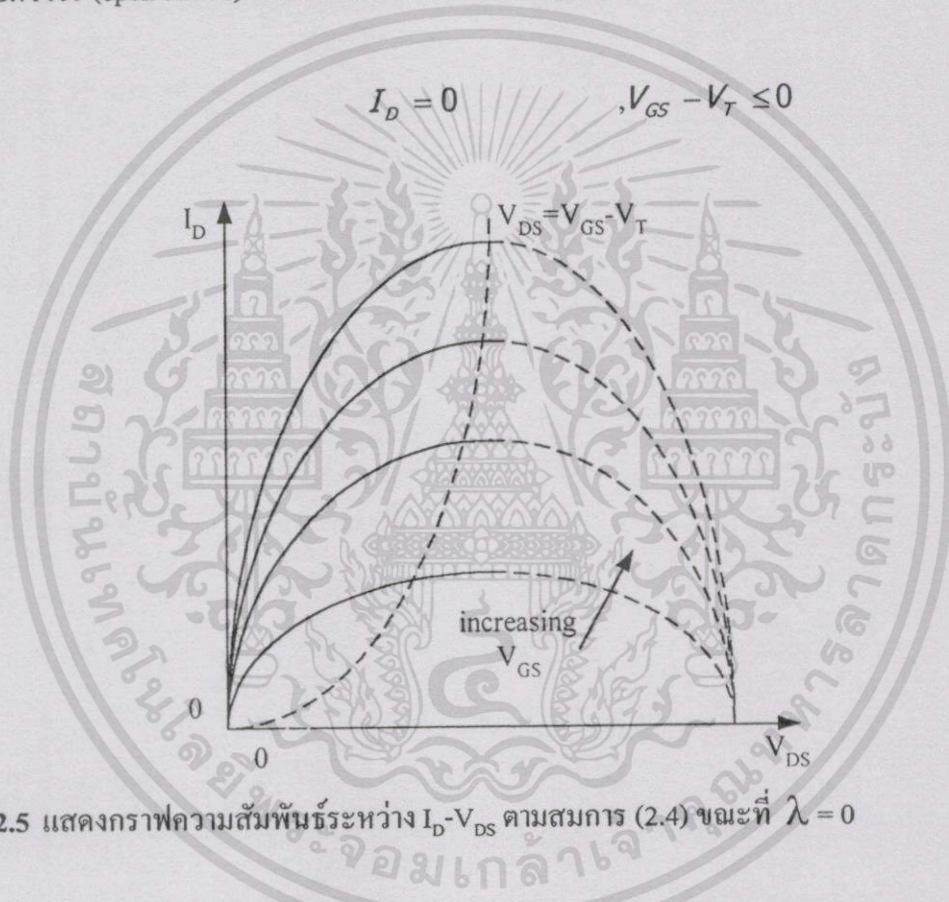
โดยที่

$$F(V_X, V_G) = 2K(V_G - V_B - V_{FB} - \phi_F)V_X - K(V_X - V_B)^2 - \frac{4}{3}K\gamma(V_X - V_B + \phi_F)^2$$

$$K = \frac{W}{2L} \mu C_{ox}$$

สมการ (2.4) และ (2.10) สามารถทำงานได้ในช่วงต่างๆ ขึ้นกับค่า  $V_{GS} - V_T$  ถ้าค่า  $V_{GS} - V_T$  เป็นศูนย์หรือลบมอสทรานซิสเตอร์จะอยู่ในช่วงคัตออฟ (cut off) ซึ่งแซนแนลจะมีพฤติกรรมแบบเปิดวงจร (open circuit) โดยเขียนเป็นความสัมพันธ์ได้ดังนี้

$$I_D = 0, V_{GS} - V_T \leq 0 \quad (2.11)$$



รูปที่ 2.5 แสดงกราฟความสัมพันธ์ระหว่าง  $I_D - V_{DS}$  ตามสมการ (2.4) ขณะที่  $\lambda = 0$

จากสมการ (2.4) สมมติให้  $\lambda = 0$  นำมาเขียนกราฟได้ตามรูปที่ 2.5 สำหรับค่า  $V_{GS} - V_T$  ค่าต่างๆ จุดสูงสุดของกราฟแต่ละเส้นเรียกว่า จุดอิ่มตัว (saturate) โดยค่าต่างๆของ  $V_{DS}$  ที่เกิดขึ้นที่ค่านี้เรียกว่า ศักดาอิ่มตัว (saturation voltage)

$$V_{DS}(sat) = V_{GS} - V_T \quad (2.12)$$

$V_{DS}(sat)$  เป็นค่าที่แบ่งขอบเขตการทำงาน โดยค่า  $V_{DS}$  น้อยกว่า  $V_{DS}(sat)$  แล้วมอสทรานซิสเตอร์จะทำงานในช่วงไม่อิ่มตัว ตามสมการ (2.4) และมีเงื่อนไขว่า

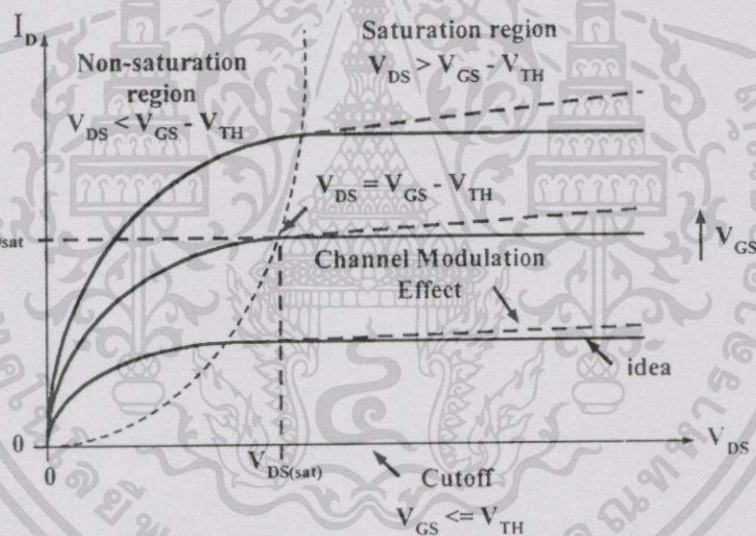
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$0 < V_{DS} \leq (V_{GS} - V_T) \quad (2.13)$$

เมื่อ  $V_{DS}$  มีค่ามากกว่า  $V_{DS(sat)}$  ช่วงนี้เรียกว่า ช่วงอิ่มตัว (saturation region) ช่วงนี้กระแส  $I_D$  ไม่ขึ้นกับ  $V_{DS}$  ถ้าสมมติว่าไม่พิจารณาผลของ  $\lambda$  ดังนั้นจะได้รับความสัมพันธ์ตามสมการ (2.14)

$$I_D = \frac{\beta}{2} (V_{GS} - V_T)^2 (1 + \lambda V_{DS}) \quad .0 < (V_{GS} - V_T) \leq V_{DS} \quad (2.14)$$

จากรูปที่ 2.6 แสดงถึงคุณสมบัติที่ทางออก (output characteristics) ของมอสทรานซิสเตอร์ ซึ่งได้จากสมการ (2.4), (2.11), (2.13) และ (2.14) โดยที่เส้นทึบในรูปที่ 2.6 ไม่พิจารณาถึงผลของ  $\lambda$  ( $\lambda=0$ ) ส่วนเส้นประจะเป็นการพิจารณาผลของ  $\lambda$  ( $\lambda \neq 0$ )



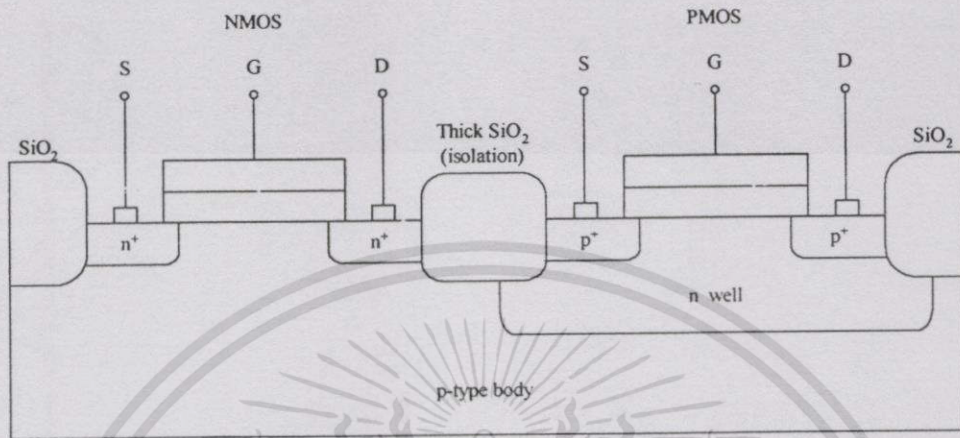
รูปที่ 2.6 แสดงคุณสมบัติที่ทางออก (output characteristics) ของมอสทรานซิสเตอร์

### 2.2.3 CMOS [6]

CMOS ย่อมาจาก Complementary MOS เป็นเทคโนโลยีที่ใช้มอสทรานซิสเตอร์ทั้งชนิดเอ็นแชนแนลและพีแชนแนล มาสร้างลงบนฐานรองเดียวกัน แม้วงจร CMOS จะสร้างได้ยากกว่า NMOS แต่มีข้อดีคือสามารถทำให้ออกแบบวงจรได้อย่างมีประสิทธิภาพ ในปัจจุบัน CMOS มีบทบาทสำคัญมากในเทคโนโลยีวงจรรวมแบบมอสและสามารถใช้ได้ทั้งในวงจรรวมเชิงอุปมาน (analog) และเชิงเลข (digital) เทคโนโลยี CMOS ได้เติบโตขึ้นอย่างรวดเร็วและนักออกแบบวงจรได้ให้ความสนใจในการออกแบบวงจรโดยใช้ CMOS มากขึ้น และได้มีการแปลงวงจรประยุกต์ (application) จากเทคโนโลยีไบโพลาร์ไปเป็นเทคโนโลยีแบบ CMOS มากมาย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

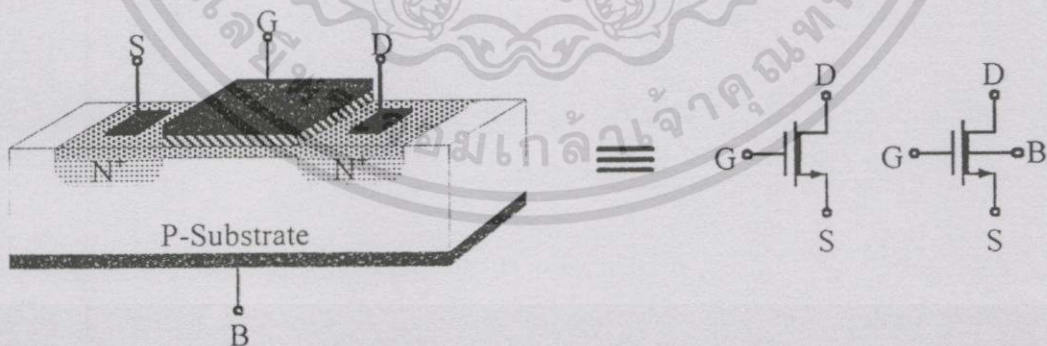
รูปที่ 2.7 เป็นโครงสร้างแบบ CMOS และอธิบายถึงการสร้าง PMOS และ NMOS บนแผ่นฐานรองเดียวกัน สังเกตว่าขณะนี้ NMOS สามารถสร้างได้โดยตรง PMOS จะสร้างขึ้นได้โดยต้องสร้างบ่อเอ็น (n well) ขึ้นก่อน โดยที่มอสทั้งสองตัวถูกแยกจากกันโดยฉนวนออกไซด์



รูปที่ 2.7 โครงสร้างของ CMOS

### 2.3 มอสเฟตชนิดดีพลีชัน

ทรานซิสเตอร์แบบดีพลีชันชนิดเอ็นแชนแนลมีลักษณะ โครงสร้างและสัญลักษณ์แสดงตามรูปที่ 2.8 โดยส่วนของซอสและเดรนจะถูกสร้างขึ้นโดยการแพร่อะตอมสารเจือชนิดเอ็นซึ่งมีความหนาแน่นสูงเข้าไปในผลึกแผ่นฐานรองของสารกึ่งตัวนำชนิดพี หลังจากนั้นส่วนของแชนแนลจะถูกสร้างขึ้นด้วยวิธีการอิมพลานเตชันซึ่งเป็นวิธีการยิงอะตอมสารเจือเข้าไปในเนื้อสารกึ่งตัวนำ ลักษณะโครงสร้างอื่นๆของทรานซิสเตอร์แบบนี้จะเหมือนกับแบบเอ็นแชนแนลที่ทุกประการ



รูปที่ 2.8 มอสทรานซิสเตอร์แบบดีพลีชันชนิดเอ็นแชนแนล

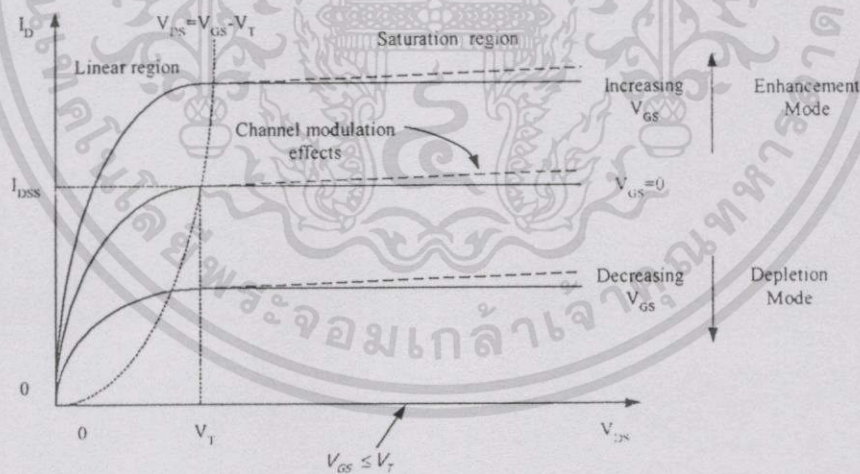
จากลักษณะ โครงสร้างในรูปที่ 2.8 จะเห็นว่าขณะที่แรงดันเกตเป็นศูนย์และแรงดันซอสเดรน  $V_{DS}$  มีค่าหนึ่งก็จะมีกระแสเดรนเกิดขึ้น นั่นก็คือแม้ว่าไม่มีแรงดันเกตกระแสก็สามารถ

ไหลผ่านแชนแนลได้เนื่องจากแชนแนลถูกสร้างขึ้นมาก่อนแล้ว ซึ่งต่างจากกรณีเอ็นฮานซ์เมนต์ที่จำเป็นต้องให้แรงดันเกตมีค่าๆหนึ่งเพื่อเหนี่ยวนำให้เกิดแชนแนล

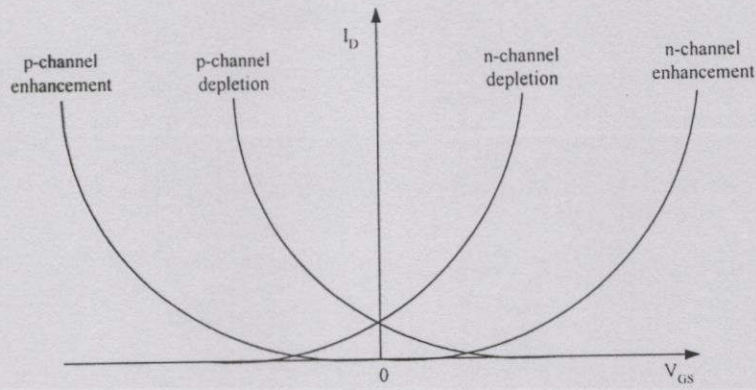
การนำไฟฟ้าและความลึกของแชนแนลจะถูกควบคุมด้วย  $V_{GS}$  เหมือนกับกรณีของเอ็นฮานซ์เมนต์ เมื่อให้ค่า  $V_{GS}$  เป็นบวกจะทำให้กว้างขึ้น โดยการดึงอิเล็กตรอนเข้ามาสะสมที่แชนแนลและทำให้การนำไฟฟ้าดีขึ้น เมื่อค่า  $V_{GS}$  เป็นลบอิเล็กตรอนจะถูกผลักออกจากแชนแนลทำให้แชนแนลแคบลงและการนำไฟฟ้าลดลงในการทำงานขณะที่  $V_{GS}$  เป็นค่าลบนั้นเรียกว่า การทำงานในช่วงตีฟิล์ชั้น โหมด เมื่อ  $V_{GS}$  เป็นลบมากขึ้นจนถึงค่าหนึ่งซึ่งทำให้อิเล็กตรอนถูกผลักออกไปจากแชนแนลจนหมด (depleted) และแชนแนลหายไป ทำให้กระแส  $I_D$  มีค่าเป็นศูนย์แม้ว่า  $V_{DS}$  ไม่เป็นศูนย์ก็ตาม โดยค่าที่เป็นลบของ  $V_{GS}$  ที่ทำให้แชนแนลหายไปนั้นก็คือค่าแรงดันขีดเริ่ม (threshold voltage) ของมอสเฟตแบบตีฟิล์ชั้นชนิดเอ็นแชนแนล

จากรูปที่ 2.9 ได้แสดงถึงคุณสมบัติ  $I_D-V_{DS}$  ของมอสทรานซิสเตอร์แบบตีฟิล์ชั้นชนิดเอ็นแชนแนลซึ่งคล้ายกับกรณีเอ็นฮานซ์เมนต์ ยกเว้นค่า  $V_T$  มีค่าเป็นลบสำหรับ NMOS และเป็นบวกสำหรับ PMOS และสามารถทำเป็นแบบเอ็นฮานซ์เมนต์โหมดได้โดยการให้ค่า  $V_{GS}$  มีค่าเป็นบวก

กราฟ  $I_D-V_{GS}$  ตามรูปที่ 2.10 เป็นการสรุปรวมคุณสมบัติ  $I_D-V_{GS}$  ทั้งหมดของมอสเฟตทั้งชนิดการทำงานแบบเอ็นฮานซ์เมนต์โหมดและตีฟิล์ชั้น โหมด และชนิดช่องทางเดินกระแสชนิดเอ็นและชนิดพี



รูปที่ 2.9 แสดงคุณสมบัติ  $I_D-V_{DS}$  ของมอสทรานซิสเตอร์แบบตีฟิล์ชั้นชนิดเอ็นแชนแนล



รูปที่ 2.10 แสดงคุณสมบัติ  $I_D$ - $V_{DS}$  ของมอสเฟตทั้งหมด

## 2.4 วงจรสมมูลของมอสเฟต

วงจรสมมูล (Small-signal equivalent circuit models) ของมอสเฟตเป็นการแทนอุปกรณ์มอสเฟตด้วยวงจรไฟฟ้า เพื่อนำไปใช้ในการวิเคราะห์ผลตอบสนองหรือพฤติกรรมของสัญญาณขนาดเล็กโดยพิจารณาแยกกับการวิเคราะห์สัญญาณขนาดใหญ่ ซึ่งพิจารณาเป็นปริมาณทางไฟตรง (dc quantities) ซึ่งได้กล่าวไปแล้วในหัวข้อ 2.2.2

มอสเฟตมีพฤติกรรมเป็นแรงดันควบคุมแหล่งกำเนิดกระแส (voltage-controlled current source) โดยเป็นการให้สัญญาณ  $v_{gs}$  และทำให้เกิดกระแส  $g_m v_{gs}$  ที่ปลายด้านเดรน ความต้านทานที่ทางเข้า (input resistance) มีค่าสูงมากในทางปฏิบัติซึ่งในทางอุดมคติถือว่าเป็นอนันต์ ความต้านทานที่ทางออก (ความต้านทานที่มองเข้าไปที่ปลายด้านเดรน) มีค่าสูงด้วย ในการพิจารณาอย่างง่ายจะสมมติว่ามีค่าอนันต์ตามรูปที่ 2.11 (ก)



รูปที่ 2.11 แบบจำลองสัญญาณขนาดเล็กของมอสเฟต (ก) ไม่พิจารณาผลของ  $\lambda$  ขณะทำงานในช่วงอิมิตัว (ข) พิจารณาผลของ  $\lambda$  โดยเพิ่มความต้านทานที่ทางออก

ข้อเสียของแบบจำลองสัญญาณขนาดเล็กในรูปที่ 2.11 (ก) คือจะเป็นการสมมติว่ากระแสเดรนจะอยู่ในช่วงอิมิตัวและไม่ขึ้นกับแรงดันเดรน ซึ่งจากหัวข้อที่กล่าวมาข้างต้นพบว่าคุณสมบัติของมอสเฟตในช่วงอิมิตัวนั้นจริงๆแล้วขึ้นอยู่กับ  $V_{DS}$  ในลักษณะเชิงเส้นตามสมการ (2.11) ทำให้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แบบจำลองได้เปลี่ยนไปเป็นรูปที่ 2.11 (ข) โดยมีตัวต้านทาน ( $r_o$ ) ฝาคออยู่ระหว่างทรานซิสเตอร์และซอสซึ่งมีค่าประมาณ

$$r_o \cong \frac{|V_A|}{I_D} \quad (2.15)$$

ขณะที่  $V_A = 1/\lambda$  โดยทั่วไปค่า  $r_o$  อยู่ในช่วง 10 ถึง 1000 กิโลโอห์ม

ค่า  $r_o$  ที่พิจารณาข้างต้นเป็นการพิจารณาทรานซิสเตอร์ที่ทำงานในช่วงอิมิตวซึ่งให้ค่าความต้านทานที่ทางออกมีค่ามาก (แขนแนลขาออกจกกันระหว่างซอสและทราน) ขณะที่มอสทรานซิสเตอร์ที่ทำงานในช่วงไม้อิมิตวนั้นค่าความต้านทานที่ทางออกจะมีค่าเป็น [4]

$$r_o = \frac{1}{g_{ds}} = \frac{\partial V_{ds}}{\partial I_d} \cong \frac{1}{\beta(V_{GS} - V_T - V_{DS})} \quad (2.16)$$

เราจะพิจารณาพารามิเตอร์ที่สำคัญอีกตัวหนึ่งในการวิเคราะห์สัญญาณขนาดเล็ก คือ ค่าทรานคอนดักแตนซ์  $g_m$  ซึ่งมีค่าแสดงตามสมการที่ (2.17)

$$g_m = \frac{\partial I_d}{\partial V_{gs}} \quad (2.17)$$

ในกรณีที่มอสทรานซิสเตอร์ทำงานในช่วงอิมิตวจากสมการ (2.14) จะได้

$$g_m = \sqrt{\frac{2K'W}{L} |I_D| (1 + \lambda V_{DS})} \cong \sqrt{\frac{2K'W}{L} |I_D|} \quad (2.18)$$

จากสมการ (2.18) พบว่าค่าของ  $g_m$  ซึ่งเป็นพารามิเตอร์ของสัญญาณขนาดเล็กขึ้นอยู่กับค่ากระแสทราน  $I_D$  ซึ่งเป็นเงื่อนไขการทำงานของสัญญาณขนาดใหญ่ และในกรณีที่มอสทรานซิสเตอร์ทำงานในช่วงไม้อิมิตวจากสมการที่ (2.4) และ (2.17) จะได้

$$g_m = \frac{K'W}{L} V_{DS} (1 + \lambda V_{DS}) \cong \frac{K'W}{L} V_{DS} \quad (2.19)$$

แบบจำลองสัญญาณขนาดเล็กที่ได้กล่าวถึงข้างต้นเป็นแบบจำลองที่ยังไม่พิจารณาผลของฐานรอง (body effect) ซึ่งเกิดขึ้นเมื่อฐานรองไม่ได้ค่ออยู่กับปลายด้านทรานและทำให้เกิด  $V_{bs}$  ขึ้นแสดงตามรูปที่ 2.12

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญาณ  $V_{bs}$  จะทำให้เกิดกระแสทรานซิสเตอร์  $g_{mb} V_{bs}$  โดย  $g_{mb}$  เป็นค่าทรานคอนดักแตนซ์ที่ฐานรอง (body transconductance) [6]

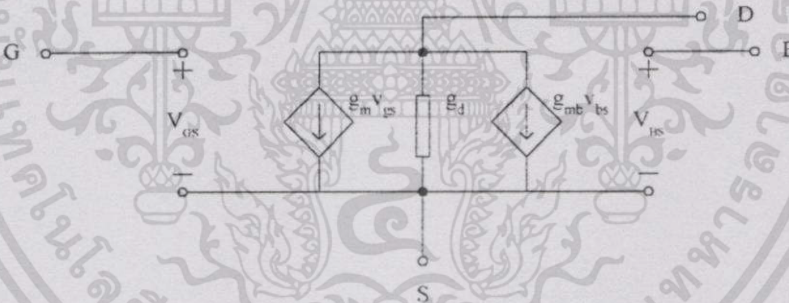
$$g_{mb} = \left. \frac{\partial I_d}{\partial V_{sb}} \right|_{V_{gs} = \text{const}} = \left. \frac{\partial I_d}{\partial V_{ds}} \right|_{V_{gs} = \text{const}} \quad (2.20)$$

กรณีมอสทรานซิสเตอร์ทำงานในช่วงอิ่มตัว จากสมการ (2.14), (2.5) และ (2.7) จะได้

$$g_{mbs} = g_m \frac{\gamma}{2(2|\phi_F| + V_{SB})^{1/2}} = \eta g_m \quad (2.21)$$

กรณีมอสทรานซิสเตอร์ทำงานในช่วงไม่อิ่มตัว จากสมการ (2.4), (2.5) และ (2.7) จะได้

$$g_{mbs} = \frac{\beta \gamma V_{DS}}{2(2|\phi_F| + V_{SB})^{1/2}} \quad (2.22)$$



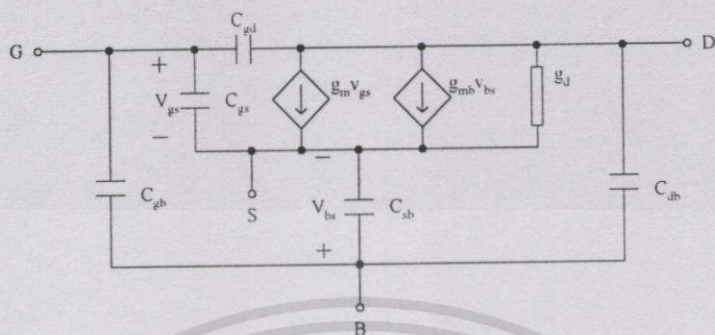
รูปที่ 2.12 แบบจำลองสัญญาณขนาดเล็กของมอสเฟต กรณีที่ฐานรองไม่ต่อกับซอส

### 2.5 ผลตอบสนองทางความถี่

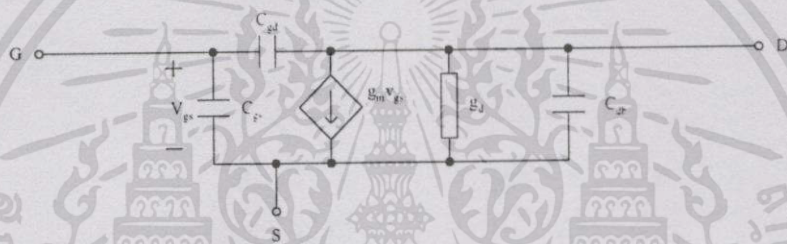
จากหัวข้อที่แล้วซึ่งได้กล่าวถึงวงจรสมมูลหรือแบบจำลองสัญญาณขนาดเล็กของมอสเฟต และหัวข้อนี้ จะได้เสนอถึงแบบจำลองวงจรสมมูลของมอสเฟตซึ่งได้รวมเอาค่าความเก็บประจุ (capacitances) มาพิจารณาด้วย จากรูปที่ 2.13 (ก) ได้แสดงถึงแบบจำลองสัญญาณขนาดเล็กของมอสเฟตซึ่งรวมถึงตัวเก็บประจุจำนวนห้าตัวคือ  $C_{gs}$ ,  $C_{gd}$ ,  $C_{gb}$ ,  $C_{sb}$  และ  $C_{db}$  อย่างไรก็ตามวงจรนี้ค่อนข้างยุ่งยากและซับซ้อนในการวิเคราะห์ด้วยมือ แต่เหมาะสมสำหรับการวิเคราะห์โดยใช้การจำลองการทำงานโดยใช้โปรแกรมคอมพิวเตอร์ และในรูปที่ 2.13 (ข) ได้แสดงวงจรสมมูลกรณีที่มีซอสเชื่อมต่อกับฐานรองซึ่งวงจรที่ได้มีความสะดวกในการวิเคราะห์มากกว่าวงจรในรูปที่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

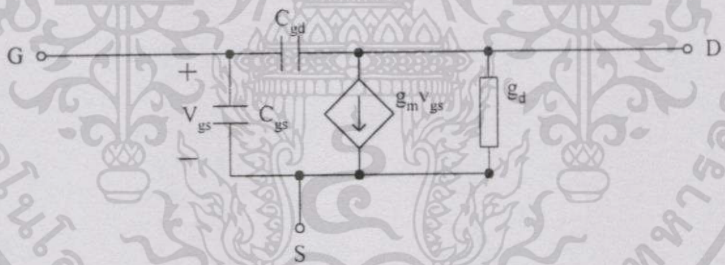
2.13 (ก) มาก แต่อย่างไรก็ตามวงจรในรูปที่ 2.13 (ง) เป็นวงจรที่เหมาะสมในการวิเคราะห์ด้วยมือมากที่สุด โดยพิจารณาว่าค่าความจุ  $C_{db}$  และ  $C_{gd}$  มีค่าน้อยมากๆซึ่งจะทำให้ได้วงจรที่วิเคราะห์ได้ง่ายมากขึ้น



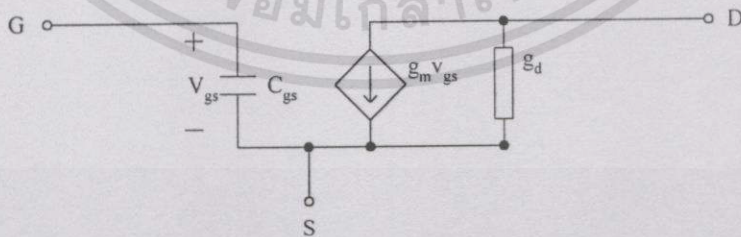
(ก)



(ข)



(ค)



(ง)

รูปที่ 2.13 (ก) แบบจำลองวงจรสมมูลของมอสเฟตที่ความถี่สูง

(ข) วงจรสมมูลสำหรับกรณีขอต่อกับฐานรอง

(ค) วงจรสมมูลตามรูป (ข) กรณี  $C_{db}$  มีค่าน้อยมาก

(ง) วงจรสมมูลที่ใช้ในวิทยานิพนธ์นี้ในกรณีที่  $C_{db}$  และ  $C_{gd}$  มีค่าน้อยมาก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$C_{sb} = \frac{A_s C_{sb0}}{\left(1 + \frac{V_{SB}}{\psi_0}\right)^{\frac{1}{n}}} \quad (2.23)$$

และ

$$C_{db} = \frac{A_d C_{db0}}{\left(1 + \frac{V_{DB}}{\psi_0}\right)^{\frac{1}{n}}} \quad (2.24)$$

โดย

$n=2$  กรณีรอยต่อพีเอ็นเป็นแบบขั้นบันได (step junction)

$n=3$  กรณีรอยต่อพีเอ็นเป็นแบบทางลาด (graded junction)

$C_{sb0}$  และ  $C_{db0}$  เป็นค่าความจุไฟฟ้ากรณี  $V_{SB}$  และ  $V_{DB}$  มีค่าเป็นศูนย์ตามลำดับ

$\psi_0$  เป็นแรงดันที่รอยต่อพีเอ็นขณะที่แรงดันภายนอกเป็นศูนย์ (built-in potential)

$A_s$  และ  $A_d$  เป็นพื้นที่ของซอสและเดรนรวมถึงพื้นที่ด้านข้าง (sidewall)

ค่าความจุไฟฟ้าระหว่างเกตและฐานรอง  $C_{gs}$  เป็นค่าความจุแฝงของออกไซด์ (parasitic oxide capacitance) ซึ่งเกิดขึ้นระหว่างชั้นสารทางด้านเกต (โลหะหรือโพลีซิลิกอน) กับฐานรอง โดยค่าความจุไฟฟ้า  $C_{gs}$  มีค่าคงที่ จริงแล้วค่าความจุไฟฟ้าแฝงชนิดนี้จะวางตัวตามแนวโพลีซิลิกอนและโลหะบนแผ่นซีพและจะถูกพิจารณาเฉพาะการจำลองและการคำนวณของวงจรและคุณสมบัติของอุปกรณ์ที่ความถี่สูง โดยใช้คอมพิวเตอร์ ค่าโดยทั่วไปจะขึ้นอยู่กับความหนาของออกไซด์และมีค่าอยู่ในช่วง 0.04 ถึง 0.15 เฟมโตฟารัดต่อตารางไมครอนของรอยต่อที่ล้อมล้ากัน

ค่าความจุไฟฟ้า  $C_{gs}$  และ  $C_{gd}$  เกิดจากเกตกับซอสและเกตกับเดรนตามลำดับโดยที่  $C_{ox}$  เป็นค่าความจุออกไซด์ต่อหนึ่งหน่วยพื้นที่จากเกตถึงเซนแนล ทำให้ค่าความจุไฟฟ้าทั้งหมดข้างใต้เกตมีค่าเท่ากับ  $C_{ox}WL$  ซึ่งค่านี้เป็นค่าโดยแท้จริงของการทำงานของมอสเฟตและเป็นรูปแบบการใช้งานในการควบคุมให้เกิดการนำไฟฟ้าที่เซนแนล ขณะที่ในช่วงที่มอสเฟตทำงานในช่วงไม้อิมิตัวค่าความจุไฟฟ้านี้จะแบ่งออกเป็นสองส่วนเท่าๆกันระหว่างซอสและเดรนจะได้

$$C_{gs} = C_{gd} = \frac{1}{2} C_{ox}WL \quad (2.25)$$

ขณะที่มอสเฟตทำงานในช่วงอิมิตัวเซนแนลจะหดแคบลงจนขาดออกที่ปลายด้านเดรนซึ่ง

ทำให้แรงดันเดรนมีผลเพียงเล็กน้อยต่อทั้งเซนแนลและประตูที่เกต ดังนั้นส่วนหนึ่งของค่า  $C_{gd}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยทั่วไปแล้วมีค่าเป็นศูนย์ในช่วงการทำงานอิมตัว ขณะที่อีกส่วนซึ่งเกิดจากค่าความจุแฝงที่ออกไซด์เนื่องจากบางส่วนของเกตซ้อนทับกับบางส่วนของแชนแนล โดยค่า  $C_{gs}$  มีค่าอยู่ในระดับ 1 ถึง 10 เฟมโตฟารัด และเนื่องจากในวิชานีพอนน์นี้มุ่งเน้นที่จะออกแบบวงจรให้มอสทรานซิสเตอร์ทำงานในช่วงอิมคั้งนั้นวงจรสมมูลที่จะใช้ในการวิเคราะห์ในวิชานีพอนน์นี้จะเป็นไปดังรูปที่ 2.13 (ง) คือค่าความจุไฟฟ้า  $C_{gs}$  จะไม่ถูกนำมาพิจารณาในวงจรสมมูล

ในการคำนวณค่า  $C_{gs}$  ในช่วงอิมตัวเราต้องคำนวณค่าจำนวนประจุทั้งหมด  $Q_T$  ที่อยู่ในแชนแนลจะได้

$$Q_T = \frac{2}{3} WLC_{ox} (V_{GS} - V_T) \quad (2.26)$$

ดังนั้น

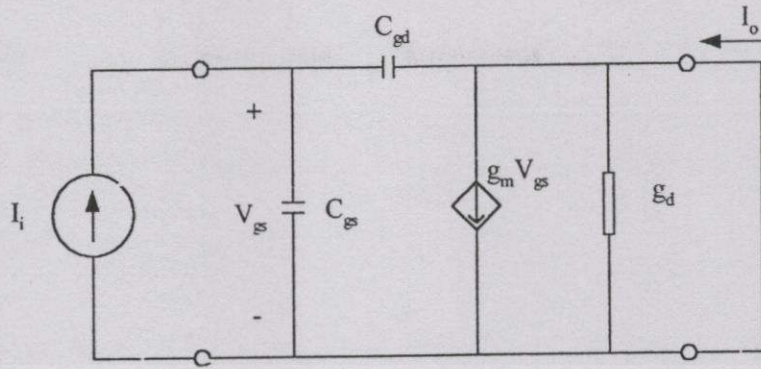
$$C_{gs} = \frac{\partial Q_T}{\partial V_{GS}} = \frac{2}{3} WLC_{ox} \quad (2.27)$$

นอกจากนี้ค่าความจุ  $C_{gs}$  ยังต้องรวมกับส่วนที่เกิดจากค่าความจุออกไซด์แฝงเนื่องจากพื้นที่บางส่วนของเกตซ้อนทับกับพื้นที่บางส่วนของซอส คุณสมบัติที่สำคัญอีกประการหนึ่งสำหรับการทำงานที่ความถี่สูงของมอสเฟตที่ทำงานเป็นวงจรขยาย คือ ความถี่ที่มีอัตราขยายเป็นหนึ่ง (unity-gain frequency)  $f_T$  โดยมีนิยามว่า เป็นความถี่ที่อัตราขยายกระแสของมอสเฟตที่อยู่ในรูปแบบวงจรซอสร่วม (common source configuration) มีค่าเป็นหนึ่งขณะที่ปิดวงจร (short circuit) จากรูปที่ 2.14 แสดงแบบจำลองไฮบริด-ไพ (hybrid- $\pi$ ) ของมอสเฟตในลักษณะซอสร่วมระหว่างอินพุตและเอาต์พุตพอร์ท ในการหาอัตราขยายกระแสขณะที่ปิดวงจรจะต้องทำการป้อนแหล่งกำเนิดกระแส  $I_i$  ที่อินพุตและที่เอาต์พุตปิดวงจรและทำการหากระแสที่เอาต์พุตได้ [6]

$$I_o = g_m V_{gs} - sC_{gd} V_{gs} \quad (2.28)$$

จากที่กล่าวข้างต้น  $C_{gd}$  มีค่าน้อยมากมีผลให้พจน์สุดท้ายของสมการ (2.28) มีค่าเข้าใกล้ศูนย์แล้วจะได้สมการใหม่คือ

$$I_o \cong g_m V_{gs} \quad (2.29)$$



รูปที่ 2.14 แสดงการหาอัตราขยายกระแสแฉะขณะปัดวงจร

จากรูปที่ 2.14 สามารถแสดง  $V_{gs}$  ในพจน์ของกระแสอินพุต  $I_i$  ได้

$$V_{gs} = \frac{I_i}{s(C_{gs} + C_{gd})} \quad (2.30)$$

จากสมการ (2.29) และ (2.30) จะได้อัตราขยายกระแสแฉะขณะปัดวงจร

$$\frac{I_o}{I_i} = \frac{g_m}{s(C_{gs} + C_{gd})} \quad (2.31)$$

โดย  $s = j\omega$  และจะได้ขนาดของอัตราขยายกระแสมีค่าเป็นหนึ่งที่ความถี่

$$\omega_T = \frac{g_m}{(C_{gs} + C_{gd})} \quad (2.32)$$

ดังนั้นความถี่ที่อัตราขยายเป็นหนึ่ง  $f_T = \omega_T / 2\pi$  คือ

$$f_T = \frac{g_m}{2\pi(C_{gs} + C_{gd})} \quad (2.33)$$

ซึ่งค่าของ  $f_T$  แปรผันตามค่า  $g_m$  และแปรผกผันกับค่าความจุไฟฟ้าภายในตัวมอสเฟต เมื่อแทนค่า  $g_m$  ในสมการที่ (2.18) จะพบว่าค่า  $f_T$  จะขึ้นอยู่กับค่ากระแส  $I_D$  ซึ่งสามารถสรุปได้ว่ากระแสมีส่วนในการทำงานของมอสเฟตที่ความถี่สูง ค่าโดยทั่วไปของ  $f_T$  จะมีค่าอยู่ในช่วงประมาณ 100 เมกะเฮิรตซ์ (MHz) สำหรับเทคโนโลยีแบบเก่า (เช่นเทคโนโลยีกระบวนการผลิตเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CMOS 5 ไมครอน) และมีค่าหลายกิกะเฮิรตซ์ (GHz) สำหรับเทคโนโลยีความเร็วสูง (high-speed technologies) ที่ใหม่กว่า (เช่น เทคโนโลยีกระบวนการผลิต CMOS 0.8 ไมครอน)

## 2.6 เปรียบเทียบข้อดีและข้อเสียระหว่างมอสเฟตกับไบโพลาร์ทรานซิสเตอร์ [7] – [8]

### 2.6.1 ข้อดีของมอสเฟตเมื่อเทียบกับไบโพลาร์ทรานซิสเตอร์

1. ต้องการขั้นตอนการผลิตประมาณร้อยละ 25 เมื่อเทียบกับขบวนการสร้างไบโพลาร์ทรานซิสเตอร์ ก็เนื่องจากการออกแบบสร้างมอสเฟตมีโครงสร้างและขบวนการที่ง่ายทำให้ใช้ต้นทุนในการผลิตต่ำ
2. สิ่งประดิษฐ์ถูกสร้างขึ้นมาได้มากกว่าและสามารถบรรจุหรือถูกใส่ไปในพื้นที่ที่จำกัดได้ในปริมาณมากและปัจจุบันเหมาะสมที่จะทำเป็นวงจรรวมขนาดใหญ่
3. ขาเดรน (Drain) และขาซอส (Source) ของมอสสามารถสลับแทนกันได้ซึ่งการทำงานยังคงไม่เปลี่ยนแปลงมากนักเพราะเนื่องจากว่ามอสมีความสมมาตร (Bilaterally symmetric) แตกต่างกับไบโพลาร์ทรานซิสเตอร์ที่ไม่สามารถจะสลับระหว่างขาอิมิตเตอร์ (Emitter) กับขาคอลเลกเตอร์ (Collector) ได้เพราะจะทำให้อัตราการขยายลดลงมาก
4. กระแสที่ไหลในมอสเฟตเป็นกระแสของพาหะชนิดเดียว คือ โฮล (Hole) หรือ อิเล็กตรอน (Electron) ซึ่งโฮลเป็นกระแสพาหะในมอสชนิดพีหรือพีมอส (PMOS) ส่วนอิเล็กตรอนเป็นกระแสพาหะในมอสชนิดเอ็น (NMOS) ดังนั้นจึงเรียกสิ่งประดิษฐ์นี้ว่า ยูนิโพลาร์ (Unipolar) ซึ่งแตกต่างไปจากไบโพลาร์ทรานซิสเตอร์ เช่น ทรานซิสเตอร์ชนิดเอ็นพีเอ็น (NPN) จะมีอิเล็กตรอนเป็นกระแสพาหะส่วนใหญ่ (Majority Carrier) และมีโฮลเป็นกระแสพาหะส่วนน้อย (Minority Carrier) เกิดขึ้นพร้อมกัน
5. ความต้านทานจุดเข้ามีค่าสูง (high-input Impedance) เนื่องจากว่าขาเกต (Gate) ซึ่งเป็นด้านจุดเข้ามีซิลิคอน ไดออกไซด์ ( $\text{SiO}_2$ ) เป็นฉนวนกันกระแสตรงหรือกระแสดีซี ดังนั้นความต้านทานจุดเข้าจึงมีค่ามากกว่า  $10^{14}$  โอห์ม หรือประมาณ  $10^{15}$  โอห์ม ที่อุณหภูมิห้อง
6. เนื่องจากความต้านทานที่จุดเข้ามีค่าสูงเองทำให้มอสเฟต จึงมีการทำงานโดยใช้แรงดันควบคุม (Voltage-Controlled) ซึ่งต่างจากไบโพลาร์ทรานซิสเตอร์ซึ่งมีการทำงานโดยส่วนมากใช้กระแสควบคุม (Current-Controlled)
7. เนื่องจากมอสเฟตมีการทำงาน โดยใช้แรงดันควบคุมจึงทำให้สามารถขับ (Drive) มอสเฟตตัวอื่นๆ ได้มีจำนวนมากซึ่งมีค่าแฟนเอาท์สูง (High Fan-out) และมีอัตราสูญเสียกำลังจุดเข้าเกิดขึ้นมีค่าต่ำมาก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

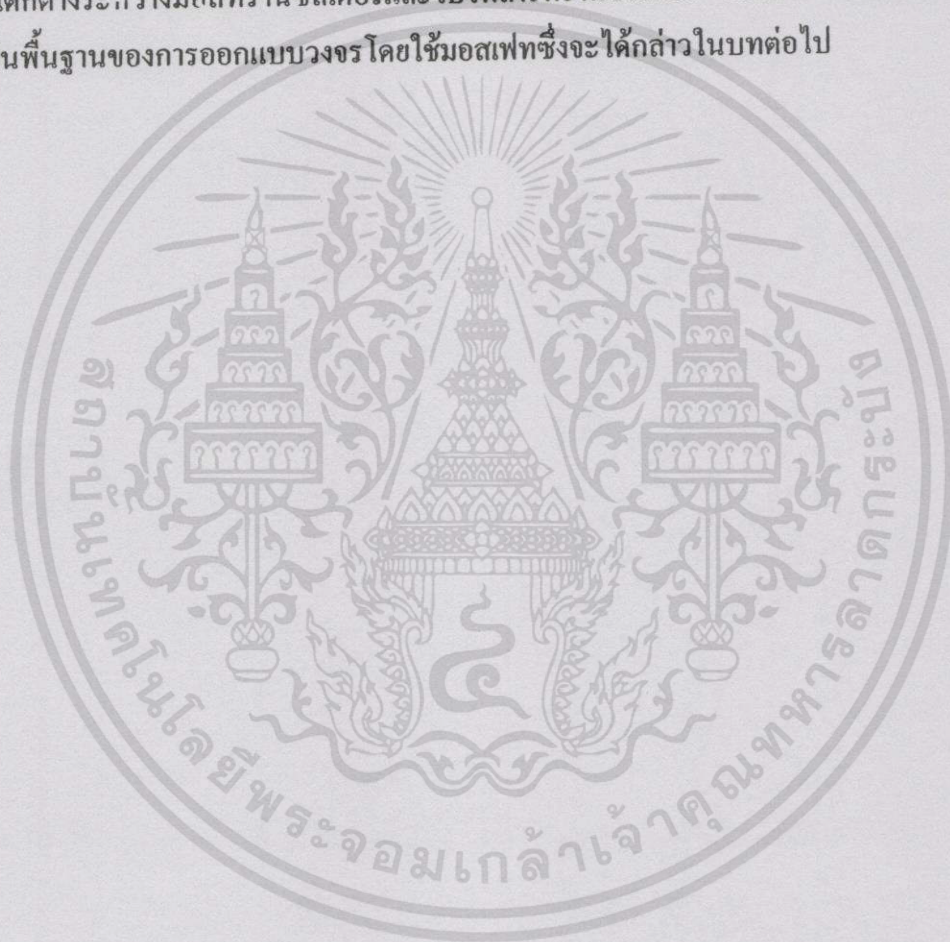
8. ไม่เกิดการวิ่งของความร้อน (thermal Runway) ภายในมอสเฟต อันเนื่องมาจากผลของอุณหภูมิที่เพิ่มขึ้นน้อยมาก นั่นคือถ้าอุณหภูมิมีค่าเพิ่มขึ้นกระแสที่ไหลผ่านมอสจะมีค่าค่อนข้างคงที่ซึ่งไม่เกิดการเสียหายเนื่องจากผลของความร้อนต่างไปจากไบโพลาร์ทรานซิสเตอร์คือ เมื่ออุณหภูมิเพิ่มขึ้นจะทำให้มีกระแสไหลเพิ่มขึ้น ผลอันนี้เองจะทำให้ทรานซิสเตอร์ที่ใช้งานที่กระแสสูงๆจึงต้องมีพีวส์คอยป้องกันการไหลเกินของกระแสเพื่อไม่ให้ทรานซิสเตอร์เสียหาย ซึ่งในมอสไม่จำเป็นต้องมีวงจรป้องกัน
9. ค่าแรงดันวิกฤต (Threshold Voltage) หรือ  $V_T$  ของมอสสามารถเปลี่ยนแปลงได้จากการให้การไบอัสที่แรงดันขอสกับฐานรอง (Source-Bulk Voltage) หรือ  $V_{SB}$
10. การใช้งานมอสเฟต ใช้งานกำลังต่ำซึ่งเป็นผลให้ถูกรบกวนทางไฟฟ้าที่เกิดขึ้นต่ำไปด้วย

#### 2.6.2 ข้อเสียของมอสเฟตเมื่อเทียบกับไบโพลาร์ทรานซิสเตอร์

1. ไม่สามารถทำงานได้โดยการใช้กระแสควบคุมได้
2. มีการทำงานที่ก้ำกึ่งต่ำ (Low Power) หรือทนการใช้งานที่ก้ำกึ่งสูงๆไม่ได้
3. มีความเร็วในการทำงานที่ต่ำกว่าไบโพลาร์ทรานซิสเตอร์ เนื่องจากมีค่าคาปาซิแตนซ์ทางด้านจุดเข้าที่สูงซึ่งเป็นข้อจำกัดการใช้งานทางด้านความถี่สูง แต่ในปัจจุบันได้มีการใช้เทคนิคในการสร้างโดยเพิ่มขึ้นซิลิกอนเข้าไประหว่างเกตออกไซด์ เพื่อช่วยลดค่าคาปาซิแตนซ์ที่เกตทำให้มีการทำงานเร็วขึ้น
4. ค่าของความนำหรือทรานคอนดักแตนซ์ (Transconductance) หรือ  $g_m$  มีค่าต่ำ
5. ในการจับหรือสับสวิตช์มอสจะต้องใช้ความระมัดระวังเป็นพิเศษ เนื่องจากผลของไฟฟ้าสถิตย์อาจจะทำให้ชั้นซิลิกอนไดออกไซด์ที่บางเกิดความเสียหายได้ ซึ่งความเสียหายนี้จะเกิดขึ้นระหว่างเกตกับแชนแนล ดังนั้นจึงต้องมีการจัดทางให้ไฟฟ้าสถิตย์ลงกราวด์เสียหรือมอสบางตัวจะมีการใส่ชิเนอร์ไดโอดระหว่างเกตกับซอสอีกทีหนึ่งเพื่อช่วยป้องกันอุปกรณ์ที่อาจจะเสียหายอันเนื่องมาจากแรงดันทรานเซียนท์ (Transient Voltage) จากการจับต้องวงจรขึ้นได้
6. สมการที่ใช้วิเคราะห์การทำงานของมอสเฟต มีความยุ่งยากมากกว่าสมการของไบโพลาร์ทรานซิสเตอร์อีกทั้งมอสเฟตยังมีหลายระดับ (Level) การทำงานอีกด้วย ดังเช่น ในโปรแกรมสำเร็จรูป SPICE รุ่น SPICE 2G.6 แบ่งการทำงานของมอสเฟตเป็น 3 ระดับคือ LEVEL1, LEVEL2 และ LEVEL3

## 2.7 บทสรุป

ในบทนี้เป็นการกล่าวถึง ชนิดของมอสเฟต โดยแบ่งตามลักษณะการทำงานซึ่งแบ่งเป็น มอสเฟตชนิดเอ็นฮานซ์เมนต์โหมดและมอสเฟตชนิดดีพีซีเอ็นโหมด อธิบายถึงโครงสร้างและ ลักษณะการทำงานการเกิดช่องทางเดินกระแส แบบจำลองสัญญาณขนาดใหญ่ แบบจำลอง สัญญาณขนาดเล็ก เทคโนโลยี CMOS การตอบสนองทางความถี่ของมอสเฟต วงจรสมมูลของ มอสทรานซิสเตอร์ที่ความถี่สูง ซึ่งจะต้องพิจารณาถึงค่าความจุไฟฟ้าต่างๆที่เกิดขึ้นจากโครงสร้าง ของมอสเฟต อิทธิพลของอุณหภูมิที่มีต่อมอสเฟต และสุดท้ายได้ทำการเปรียบเทียบให้เห็นถึง ความแตกต่างระหว่างมอสทรานซิสเตอร์และไบโพลาร์ทรานซิสเตอร์ โดยสิ่งที่ได้กล่าวถึงทั้งหมด นี้จะเป็นพื้นฐานของการออกแบบวงจรโดยใช้มอสเฟตซึ่งจะได้กล่าวในบทต่อไป



## บทที่ 3

# วงจรหาค่าสูงสุดและหาค่าต่ำสุดทั่วไป

### 3.1 กล่าวนำ

วงจร Max /Min เป็นส่วนประกอบพื้นฐานในระบบที่ต้องใช้การคำนวณชั้นสูง เช่น ฟัซซี (Fuzzy) หรืออนุตรอลเนคเวอ์ (Neural Network) ซึ่งวงจรดังกล่าวถูกคิดค้นและสร้างขึ้นทั้งหมดนั้นมีการทำงานที่อยู่ทั้งในสัคคาและกระแส เมื่อพิจารณาวงจรที่ทำงานในโหมดสัคคาซึ่งจะถูกสร้างบนพื้นฐานของออปแอมป์ (OPamp) ซึ่งนั้นก็หมายถึงวงจรที่ซับซ้อนและมีขนาดใหญ่ยังผลให้ความเร็วในการทำงาน ,ผลตอบสนองทางความถี่ถูกจำกัดโดยตัวของวงจรเอง และสูญเสียพลังงานมากซึ่งไม่เหมาะสมที่จะนำมาทำเป็นวงจรรวม ดังนั้นในปัจจุบันผู้ที่คิดค้นวงจรไฟฟ้าส่วนใหญ่จึงพยายามที่จะออกแบบวงจรของตนให้อยู่ในลักษณะการทำงานของโหมดกระแสเพราะวงจรที่ทำงานในโหมดกระแสจะมีผลตอบสนองทางความถี่และช่วงปฏิบัติการที่กว้างอีกทั้งยังมีขนาดเล็กและมีการสูญเสียพลังงานที่ต่ำกว่าเมื่อเทียบกับวงจรที่มีลักษณะการทำงานที่เหมือนกันแต่อยู่ในโหมดสัคคา ในหัวข้อถัดไปจะกล่าวถึงวงจร Max /Min ที่มีอยู่ก่อนแล้วในอดีต

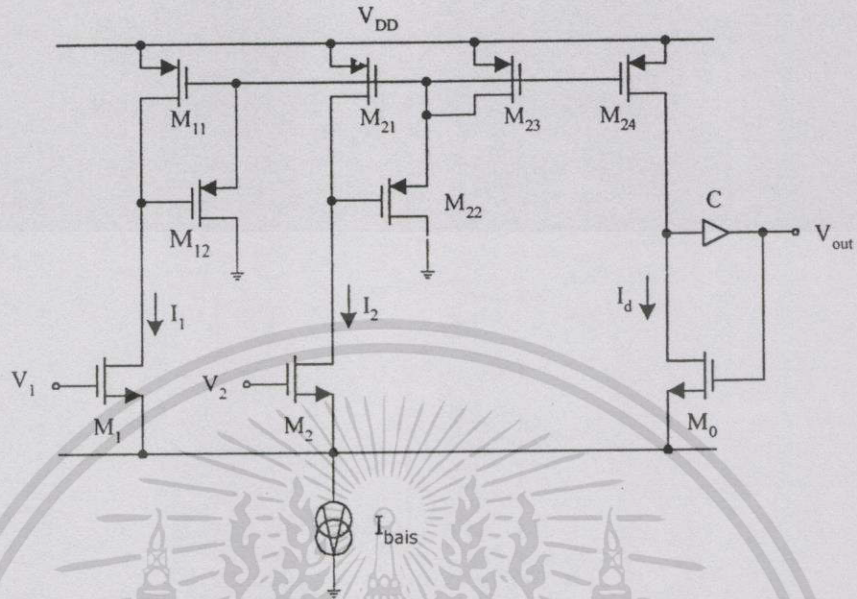
### 3.2 วงจรหาค่าสูงสุด(Max)

#### 3.2.1 วงจรหาค่าสูงสุดแบบที่ 1

รูปที่ 3.1 แสดงวงจร Max สองอินพุท[9] หรือเรียกอีกชื่อหนึ่งว่า winner take all เป็นวงจรหาค่าสูงสุดที่อยู่ในโหมดกระแสซึ่งถูกสร้างด้วยมอสทรานซิสเตอร์ โดยมีทรานซิสเตอร์  $M_{11}$ - $M_{12}$  ,  $M_{21}$ - $M_{22}$  ,  $M_{23}$  และ  $M_{24}$  เป็นมอสทรานซิสเตอร์ชนิด พี (PMOS) และทรานซิสเตอร์  $M_1$  ,  $M_2$  และ  $M_0$  เป็นมอสทรานซิสเตอร์ชนิด เอ็น (NMOS) สมมติให้ทรานซิสเตอร์  $M_{11}$  ,  $M_{21}$  และ  $M_{24}$  มีความสมพงษ์กันทุกประการและมีสัคคาตกคร่อมที่ขาเกตและซอสเท่ากัน จากเงื่อนไขนี้เองก็จะทำให้กระแสเดรนของทรานซิสเตอร์ทั้ง 3 มีค่าเท่ากันในที่นี้ก็คือ  $I_d$  โดยมอสทรานซิสเตอร์ทั้ง 3 อยู่ในสภาวะอิ่มตัว หลังจากนั้นกระแส  $I_d$  จะถูกนำมาเปรียบเทียบกับโหนด  $A_1$  และ  $A_2$  กับกระแสเดรน  $I_1$  และ  $I_2$  ของทรานซิสเตอร์  $M_1$  และ  $M_2$  ตามลำดับ

ทรานซิสเตอร์  $M_{12}$  และ  $M_{22}$  มีหน้าที่ช่วยไบอัส (BIAS) และจะมีเพียงตัวเดียวเท่านั้นที่จะทำงานในเวลาหนึ่งๆ ยกตัวอย่างเมื่อให้  $V_{m1} > V_{m2}$  กระแสเอาท์พุท  $I_d$  ก็จะมีค่าเท่ากับกระแสสูงสุดของกระแสอินพุทของวงจรซึ่งในที่นี้ก็คือ  $I_1$  พิจารณาที่โหนด  $A_1$  จะมีสัคคาต่ำกว่าที่โหนด  $A_2$  และจากลักษณะนี้จะทำให้ทรานซิสเตอร์  $M_{12}$  ทำงานและทำให้ทรานซิสเตอร์  $M_{11}$  ก็จะอยู่ในสภาวะ

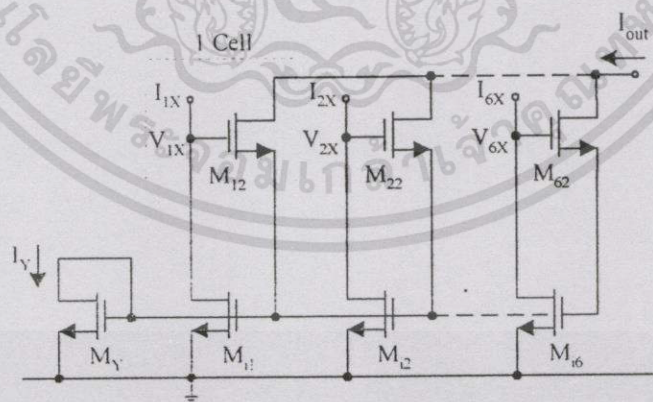
อิมิต์ สำหรับทรานซิสเตอร์  $M_{22}$  จะหยุดทำงานและทำให้ทรานซิสเตอร์  $M_{21}$  อยู่ในสภาวะไม่อิมิต์



รูปที่ 3.1 วงจรหาค่าสูงสุดชนิดสองอินพุท

เมื่อพิจารณาที่โหนด C กระแสเดรนของเอาต์พุททรานซิสเตอร์  $M_0$  จะมีค่าเท่ากับค่าสูงสุดระหว่างกระแสเดรน  $I_1$  และ  $I_2$  จากเงื่อนไขนี้จึงกล่าวได้ว่าศักดาเอาต์พุทก็จะเป็นค่าสูงสุดระหว่างศักดาอินพุทด้วยและวงจรนี้ยังสามารถขยายให้มีจำนวนอินพุทโดยการต่อขนานออกไป

3.2.2 วงจรหาค่าสูงสุดแบบที่ 2



รูปที่ 3.2 วงจรหาค่าสูงสุดชนิดหลายอินพุท

จากรูปที่ 3.2 แสดงวงจร Max แบบหลายอินพุท [10] ในที่นี้ขอยกตัวอย่าง 6 อินพุท สมมติให้อัตราส่วนความกว้างและความยาวของแชนแนล (W/L Channel) ของทรานซิสเตอร์ทุกตัวในวงจรที่ค่าเท่ากันและทรานซิสเตอร์ทุกตัวมีความสมพียงกันทุกประการ วงจรจะถูกแบ่งออก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เป็นลักษณะของเซลล์ในที่นี่จะขอเรียกว่า Max Cell โดย 1 เซลล์จะรองรับ 1 อินพุตและแต่ละเซลล์จะประกอบด้วยทรานซิสเตอร์ 2 ตัว คือ  $M_{11}$  และ  $M_{12}$  กระแส  $I_y$  ที่ไหลผ่านทรานซิสเตอร์  $M_y$  ซึ่งต่ออยู่ในลักษณะของไดโอดจะถูกใช้แทนแหล่งจ่ายกระแสคงที่ของวงจรนี้ สมมติให้ค่าของกระแสอินพุตที่มีค่ามากที่สุดเพียงค่าเดียวจากอินพุตทั้งหมดค่าในที่นี่ให้เป็น  $I_{1x}$

$$I_{1x} = \max(I_{1x}, I_{2x}, \dots, I_{6x}) \quad (3.1)$$

ศักดาตกคร่อมขาเดรน-ซอส  $V_{1x}, V_{2x}, \dots, V_{6x}$  ของทรานซิสเตอร์  $M_{11}, M_{21}, \dots, M_{61}$  จะเกิดขึ้นเนื่องมาจาก  $I_{1x}, I_{2x}, \dots, I_{6x}$  ตามลำดับ เมื่อพิจารณาศักดาตกคร่อมขาเดรน-ซอส  $V_{1x}$  นั้นเกิดขึ้นจากกระแสอินพุต  $I_{1x}$  ซึ่งสมมติให้มีค่าสูงสุดดังนั้น  $V_{1x}$  ก็จะเป็นศักดาที่มีค่าสูงสุดระหว่าง  $V_{1x}, V_{2x}, \dots, V_{6x}$  เช่นกัน สำหรับทรานซิสเตอร์  $M_{12}, M_{22}, \dots, M_{62}$  จะเปรียบได้กับวงจรขยายความต่าง เมื่อความแตกต่างของศักดา ( $V_{ID}$ ) ระหว่าง  $V_{1x}$  และ  $V_{ix}$  เพียง

$$V_{ID} = |V_{1x} - V_{ix}| > \left( \frac{2I_y}{K} \right)^{1/2} \quad (3.2)$$

กำหนดให้  $K = \left( \frac{\mu C_{ox}}{2} \right) \left( \frac{W}{L} \right)$  แล้วกระแส  $I_y$  จะไหลผ่านทรานซิสเตอร์ที่มีศักดาอินพุตสูงสุดในที่นี้ก็คือกระแสเดรน  $I_{12}$  ของ  $M_{12}$  ซึ่งก็จะมีค่าเท่ากับ  $I_y$  และกระแส  $I_{iz}$  ใน  $M_{i2}$  ( $i = 2, \dots, 6$ ) จะมีค่าเป็นศูนย์ เนื่องจากขาเกตของทรานซิสเตอร์ ( $M_{11}$ ) ของแต่ละเซลล์ถูกต่อเข้าด้วยกันซึ่งเป็นหลักการพื้นฐานของอุปกรณ์ป้อนกลับแบบบวกทำให้ศักดา  $V_y$  จะแปรผันตาม  $V_{1x}$  ดังนั้น  $V_y$  จะเท่ากับศักดาที่ตกคร่อมขาเกต-ซอสของทรานซิสเตอร์  $M_{11}$  จากเงื่อนไขนี้ทรานซิสเตอร์  $M_y$  และ  $M_{11}$  จะอยู่ในรูปของวงจรสะท้อนกระแสซึ่งกระแสเดรน  $I_y$  ก็จะมีค่าเท่ากับกระแสอินพุต  $I_{1x}$  ที่เป็นกระแสอินพุตสูงสุดและกระแสเอาต์พุต  $I_{out}$  จะเป็นดังสมการที่ (3.3)

$$I_{out} = I_{1z} + I_{2z} + \dots + I_{6z} \quad (3.3)$$

และ

$$I_{1z} = I_y = I_{1x} \quad (3.4)$$

$$I_{2z} = I_{3z} = \dots = I_{6z} = 0 \quad (3.5)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ดังนั้น

$$I_{out} = I_{1Z} = I_y = I_{1X} = \max(I_{1X}, I_{2X}, \dots, I_{6X}) \tag{3.6}$$

จากสมการที่ (3.6) กระแสเอาต์พุต  $I_{out}$  ก็จะมีค่าเท่ากับกระแสอินพุตสูงสุด ระหว่าง  $I_{1X}$  ถึง  $I_{6X}$

### 3.3 วงจรหาค่าต่ำสุด(Min)

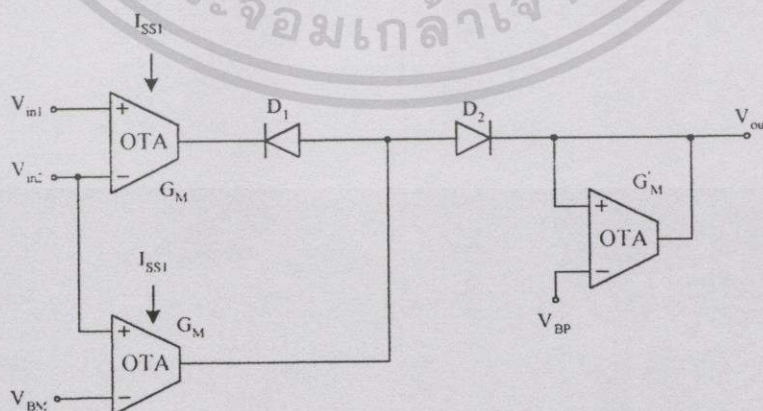
#### 3.3.1. วงจรหาค่าต่ำสุดแบบที่ 1

จากรูปที่ 3.3 แสดงวงจร Min ชนิด 2 อินพุต[11] โดยสร้างขึ้นจากวงจรถ่ายความนำหรือโอทีเอ (Operational transconductance amplifier : OTA) บนหลักการของบราวน์คิฟเฟอร์เรนโอเปอร์เรชัน(Bounded-difference operation) จากรูปวงจรประกอบด้วย OTA , ไดโอด 2 ตัว และตัวต้านทานที่สังเคราะห์ขึ้นโดย OTA ภายใน OTA ถูกสร้างขึ้นจากแหล่งจ่ายกระแสอย่างง่าย , มอสมทรานซิสเตอร์ชนิด เอ็น และ พี มีช่วงการทำงานของพีซีซี (fuzzy grade interval) คือ [0,1] จะถูกแทนด้วย  $[0v,1v]$  ซึ่งช่วงนี้จะถูกปรับปรุงให้แน่ใจว่า OTA จะทำงานในช่วงความเป็นเชิงเส้น หลักการของบราวน์คิฟเฟอร์เรนที่ถูกใช้ในการวิเคราะห์จะถูกกำหนดด้วยสมการที่ (3.7)

$$X \ominus Y = \begin{cases} X - Y & \text{ถ้า } X > Y \\ 0 & \text{ถ้า } X \leq Y \end{cases} \tag{3.7}$$

$$\min(V_{in1}, V_{in2}) = V_{in2} \ominus (V_{in2} \ominus V_{in1}) \tag{3.8}$$

ที่  $\ominus$  คือเครื่องหมายบราวน์คิฟเฟอร์เรน



รูปที่ 3.3 วงจรหาค่าต่ำสุดโดยหลักการของบราวน์คิฟเฟอร์เรน

จากวงจร Min ในรูปที่ 3.3 สามารถเขียนอยู่ในรูปความสัมพันธ์ตามสมการที่ (3.8) ทางด้านซ้ายสุดของเครื่องหมายบราวน์ดิฟเฟอเรนเชียลบนด้านขวามือของสมการ (3.8) สามารถที่จะแทนโดยผลต่างทางพีชคณิต (algebraic difference) เมื่อพิจารณาที่ไดโอด  $D_2$  สามารถที่จะเอาออกได้นอกเสียจาก  $V_{out}$  จะถูกกำหนดให้เป็นค่าบวกเท่านั้น ในความเป็นจริงสัปดาห์ออฟเซ็ท (Offset Voltage)  $V_{os}$  และ  $V'_{os}$  ของภาคอินพุตและภาคเอาต์พุตของ OTA ตามลำดับ ควรจะถูกนำมาพิจารณาด้วยเพราะฉะนั้นสมการที่ (3.8) จะถูกแทนด้วย

$$V_{out} = \frac{G_m}{G_m} [(V_{in2} + V_{DS} - V_{BM}) \ominus \{V_{in2} \ominus (V_{in1} + V_{os})\}] \quad (3.9)$$

สมมติให้  $V_{BP} = -V_{OS}$  เมื่อ  $V_{in1} + V_{os} \geq V_{in2}$  สมการที่ (3.9) จะสามารถเขียนใหม่ได้เป็น

$$V_{out} = \frac{G_m}{G_m} (V_{in2} + V_{os} - V_{BM}) \quad (3.10)$$

และเมื่อ  $V_{in1} + V_{os} < V_{in2}$  และ  $2V_{os} \geq V_{BM}$  จะได้

$$V_{out} = \frac{G_m}{G_m} (V_{in1} + 2V_{os} - V_{BM}) \quad (3.11)$$

จากสมการที่ (3.10) และ (3.11) จะมีความผิดพลาดอันเนื่องมาจากสัปดาห์ออฟเซ็ทซึ่งในสมการที่ (3.11) จะมีมากกว่าสมการที่ (3.10) ดังนั้นก็จะแสดงได้ว่าความผิดพลาดสูงสุดจะเกิดขึ้นหลังจาก  $V_{in1} = V_{in2}$

### 3.3.2 วงจรหาค่าต่ำสุดแบบที่ 2

จากรูปที่ 3.4 แสดงวงจร Min 3 อินพุต[12] กระแสเดรนของมอสทรานซิสเตอร์จะทำงานในสถานะอิ่มตัวซึ่งแสดงด้วยสมการ (3.12)

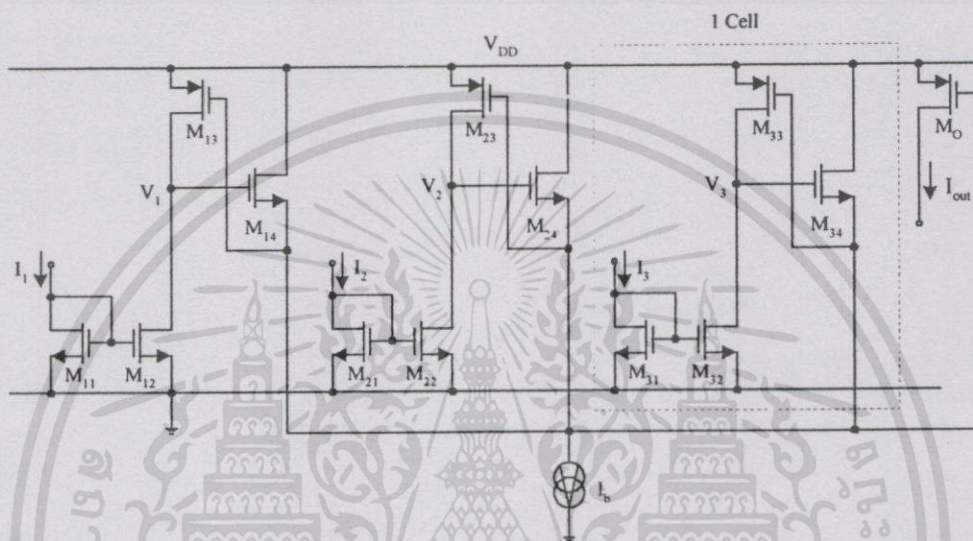
$$I_D = K(V_{GS} - V_T)^2 \quad (3.12)$$

ที่  $K = \left(\frac{\mu C_{ox}}{2}\right) \left(\frac{W}{L}\right)$ ,  $V_{GS}$  และ  $V_T$  เป็นตัวแปรภายในของทรานซิสเตอร์, สัปดาห์คร่อม

ขาเกต - ซอส และ สัปดาห์คร่อมตามลำดับ วงจรจะถูกแบ่งออกเป็นลักษณะของเซลล์ในที่นี่จะขอเรียกว่า Min Cell แต่ละเซลล์นั้นจะรองรับหนึ่งอินพุต โดยจะประกอบด้วยทรานซิสเตอร์สี่ตัว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คือ  $M_{11}$ ,  $M_{12}$ ,  $M_{13}$  และ  $M_{14}$  โดยที่  $M_{11}$  และ  $M_{12}$  ค่อยอยู่ในลักษณะของวงจรสะท้อนกระแสแบบพื้นฐานซึ่งจะทำหน้าที่ส่งผ่านกระแสอินพุตไปสู่ Min Cell ทรานซิสเตอร์  $M_{13}$  จะทำหน้าที่เป็นตัวจำกัดกระแส (Current Limiter) และ  $M_{14}$  เป็นรูปแบบของ multiple input source coupled circuit ซึ่งจะมีกระแส  $I_b$  ทำหน้าที่ไบอัสวงจรส่วนทรานซิสเตอร์  $M_{21}$  จะถูกใช้ในการจับค่ากระแสต่ำสุดไปสู่เอาต์พุตของวงจร



รูปที่ 3.4 วงจรหาค่าต่ำสุดแบบหลายอินพุต

การทำงานของวงจรมีดังนี้คือ สมมติให้กระแสอินพุตทั้งสามคือ  $I_1$ ,  $I_2$  และ  $I_3$  มีค่าเท่ากัน ศักดา  $V_1$ ,  $V_2$  และ  $V_3$  จะเกิดขึ้นจาก  $I_1$ ,  $I_2$  และ  $I_3$  ตามลำดับ ซึ่งค่าศักดาทั้งสามก็จะมีค่าเท่ากัน ด้วยสำหรับกระแส  $I_b$  จะถูกแบ่งออกเท่าๆกัน ไปยัง  $M_{21}$  ทั้ง 3 ตัวของวงจร Multiple input source coupled ถัดไปจะสมมติให้กระแส  $I_b$  ลดลงซึ่งการลดลงนี้จะทำให้ศักดา  $V_1$  ถูกสร้างขึ้นให้มีขนาดเพิ่มมากขึ้นเนื่องมาจาก high impedance ที่โหนด  $V_1$  ดังนั้นศักดา  $V_1$  ก็จะเกิดขึ้นจาก กระแสอินพุตต่ำสุด  $I_1$  และก็จะเป็ค่าศักดาสูงสุดระหว่าง  $V_1$ ,  $V_2$  และ  $V_3$  ถ้าค่าความแตกต่างของศักดา ( $V_{DD}$ ) ระหว่าง  $V_1$  และ  $V_2$  หรือ  $V_1$  และ  $V_3$  เพียงพอ แล้วกระแส  $I_b$  จะไหลผ่านทรานซิสเตอร์  $M_{14}$  และทรานซิสเตอร์ตัวอื่นๆคือ  $M_{24}$  ( $i = 2, 3$ ) จะมีค่าเป็นศูนย์

$$V_{ID} = |V_1 - V_2| \geq \left(\frac{I_b}{K}\right)^{1/2} \quad \text{หรือ} \quad V_{ID} = |V_1 - V_3| \geq \left(\frac{I_b}{K}\right)^{1/2} \quad (3.13)$$

ในส่วนของวงจร multiple input source coupled ขาขอสและขาบอดีของทรานซิสเตอร์  $M_{24}$  ทั้ง 3 ตัวจะถูกต่อเข้าด้วยกันเพื่อหลีกเลี่ยงปรากฏการณ์บอดีเอฟเฟค จากสมการที่ (3.13) ถ้าเรากำหนดค่า  $I_b$  ให้มีขนาดเล็กๆและค่าความนำ  $K$  ให้มีขนาดใหญ่ก็จะทำให้เพิ่มความเร็วของวงจรขึ้น

นอกเหนือจากนั้น Common Voltage ( $V_{cm}$ ) ที่ถูกต่อไปยังขาเกตของทรานซิสเตอร์  $M_{3}$  ทั้ง 3 ตัวจะมีค่าตามศักดา  $V_1$  ที่ถูกสร้างขึ้นโดยกระแส  $I_1$  ซึ่งเป็นค่าต่ำสุดระหว่างกระแสอินพุตด้วยกัน ดังนั้นศักดาคร่อมขาซอส - เกต ของทรานซิสเตอร์  $M_{3}$  ทั้ง 3 ตัวก็จะเท่ากับ  $V_{DD} - V_{cm}$  เมื่อ  $V_{cm}$  มีค่าเพิ่มขึ้นก็จะเป็นการช่วยให้กระแสที่ไหลผ่านทรานซิสเตอร์นี้ลดลงด้วยเช่นกัน สำหรับเซลล์อื่นๆที่ไม่มีกระแสต่ำสุดไหลผ่านวงจรสะท้อนกระแสของแต่ละเซลล์นั้นก็เลยเสียฟังก์ชันของการสะท้อนกระแสไป จากผลนี้เองก็จะทำให้เกิดกระแสที่ไหลผ่าน Current Limiter เท่ากับกระแสอินพุตต่ำสุดและเมื่อนำทรานซิสเตอร์  $M_0$  ต่อขนานเข้าไปกระแสต่ำสุดระหว่างอินพุตทั้ง 3 ก็จะได้รับการกระแสเดรนของทรานซิสเตอร์  $M_0$  นั่นคือ  $I_0$

### 3.4 บทสรุป

เนื้อหาในบทนี้จะเป็นการยกตัวอย่างวงจรถ้าสูงสุด (Max Circuit) และวงจรถ้าต่ำ (Min Circuit) ที่เคยมีมาแล้วในอดีต จะเห็นได้ว่าจากตัวอย่างที่กล่าวถึงนั้นวงจรหนึ่งวงจรก็จะมีคุณสมบัติเพียงอย่างหนึ่งอย่างใดเท่านั้นในที่นี้ก็คือ วงจรถ้าสูงสุดก็จะหาค่าได้เฉพาะค่าสูงสุดเท่านั้นและวงจรถ้าต่ำสุดก็จะหาค่าได้เฉพาะค่าต่ำสุดเท่านั้น รวมถึงวงจรมันยังมีลักษณะการทำงานที่อยู่ในสภาวะอิ่มตัวกับสภาวะไม่อิ่มตัวชั่วขณะของมอสทรานซิสเตอร์ยกเว้นวงจรในหัวข้อ 3.3.2 ที่ทำงานอยู่ในสภาวะอิ่มตัวตลอดเวลา ซึ่งจากลักษณะการทำงานดังกล่าวจะส่งผลให้วงจรเกิดปัญหาด้านความเร็วในการทำงานจากเหตุผลนี้เองจึงทำให้เกิดความคิดที่จะคิดค้นวงจรที่สามารถทำงานได้ทั้งหาค่าสูงสุดหรือค่าต่ำสุดได้ภายในวงจรเดียวกันและวงจรมันจะต้องทำงานอยู่ในสภาวะอิ่มตัวตลอดเวลา

## บทที่ 4

# กลุ่มวงจรที่ใช้ในวิทยานิพนธ์

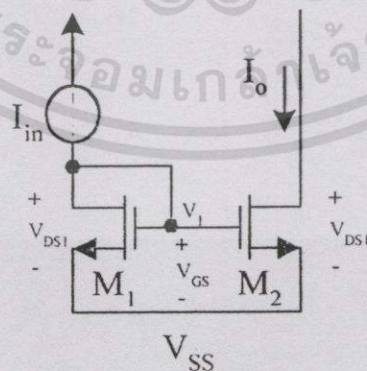
### 4.1 กล่าวนำ

จากบทที่ 2 ได้อธิบายถึงทฤษฎีและการทำงานของมอสเฟต แบบจำลองสัญญาณขนาด ใหญ่และเล็กการตอบสนองทางความถี่ ฯลฯ ในบทนี้จะได้นำเอาทฤษฎีพื้นฐานเหล่านี้มาเป็น ส่วนสำคัญในการออกแบบและอธิบายกลุ่มวงจรย่อยต่างๆที่ใช้ในวิทยานิพนธ์ฉบับนี้ ซึ่งประกอบ ด้วยวงจรสะท้อนกระแส , วงจรหาค่าเฉลี่ย, วงจรเรียงกระแสแบบเต็มคลื่นและวงจรสวิตช์ อีเล็กทรอนิกส์ โดยจะกล่าวถึงหลักการการทำงานและการวิเคราะห์หาคุณสมบัติต่างๆของวงจรเหล่านี้

### 4.2 วงจรสะท้อนกระแส [2, 13]

#### 4.2.1 วงจรสะท้อนกระแสแบบพื้นฐาน

วงจรสะท้อนกระแส (Current mirror) เป็นวงจรพื้นฐานที่สำคัญวงจรหนึ่งที่มีการนำไปใช้ เป็นวงจรย่อยในวงจรต่างๆมากมาย เช่น ใช้เป็นแหล่งกำเนิดกระแสคงที่ (Constant current source) คุณสมบัติของวงจรสะท้อนกระแสที่ดีจะต้องให้ค่ากระแสที่ทางเข้าเท่ากับกระแสที่ทางออกและมีความต้านทานที่ทางเข้าของสัญญาณต่ำและความต้านทานที่ทางออกของสัญญาณสูง วงจรสะท้อน กระแสใช้หลักการที่ว่าถ้าแรงดันเกตของมอสทรานซิสเตอร์ที่เหมือนกันสองตัวที่ค่าเท่ากัน แล้วกระแสที่ไหลผ่านแชนแนล (กระแสครน) จะเท่ากันด้วย



รูปที่ 4.1 แสดงวงจรสะท้อนกระแสแบบพื้นฐานชนิดเอ็นแชนแนล

จากรูปที่ 4.1 แสดงวงจรสะท้อนกระแสแบบพื้นฐานชนิดเอ็นแชนแนล (N-channel current mirror) โดยมีแหล่งกำเนิดกระแสคงที่  $I_{in}$  เป็นกระแสที่ทางเข้าและ  $I_o$  เป็นกระแสที่ทางออกหรือ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับกรใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กระแสที่ถูกสะท้อนมอสทรานซิสเตอร์  $M_1$  มีค่า  $V_{DS1} = V_{GS}$  ดังนั้นมอสทรานซิสเตอร์  $M_1$  จะทำงานในช่วงอิ่มตัว และสมมติให้มอสทรานซิสเตอร์  $M_2$  มีค่า  $V_{DS2} \geq V_{GS} - V_T$  ดังนั้นทำให้มอสทรานซิสเตอร์  $M_2$  ทำงานในช่วงอิ่มตัว จากสมการ (2.14) จะได้อัตราส่วนของกระแสเอาต์พุตต่อกระแสอินพุตดังนี้

$$\frac{I_o}{I_{in}} = \left( \frac{L_1 W_2}{W_1 L_2} \right) \left( \frac{V_{GS} - V_{T2}}{V_{GS} - V_{T1}} \right)^2 \left( \frac{1 + \lambda_2 V_{DS2}}{1 + \lambda_1 V_{DS1}} \right) \left( \frac{\mu_{o2} C_{ox2}}{\mu_{o1} C_{ox1}} \right) \quad (4.1)$$

เนื่องจากมอสทรานซิสเตอร์ทั้งสองตัวโดยทั่วไปจะถูกสร้างลงบนแผ่นวงจรรวมพร้อมๆ กัน ดังนั้นมอสทรานซิสเตอร์ทั้งสองตัวจึงมีความสมพียงกัน มีค่าพารามิเตอร์ในเชิงโครงสร้าง (Physical parameters) ทั้งหมด เช่น  $V_T$ ,  $\mu_0$ ,  $C_{ox}$  ฯลฯ เท่ากันหรือใกล้เคียงกัน ดังนั้นสมการที่ (4.1) สามารถเขียนใหม่ได้ดังนี้

$$\frac{I_o}{I_{in}} = \left( \frac{L_1 W_2}{W_1 L_2} \right) \left( \frac{1 + \lambda V_{DS2}}{1 + \lambda V_{DS1}} \right) \quad (4.2)$$

ถ้า  $V_{DS2} = V_{DS1}$  แล้ว

$$\frac{I_o}{I_{in}} = \frac{L_1 W_2}{W_1 L_2} \quad (4.3)$$

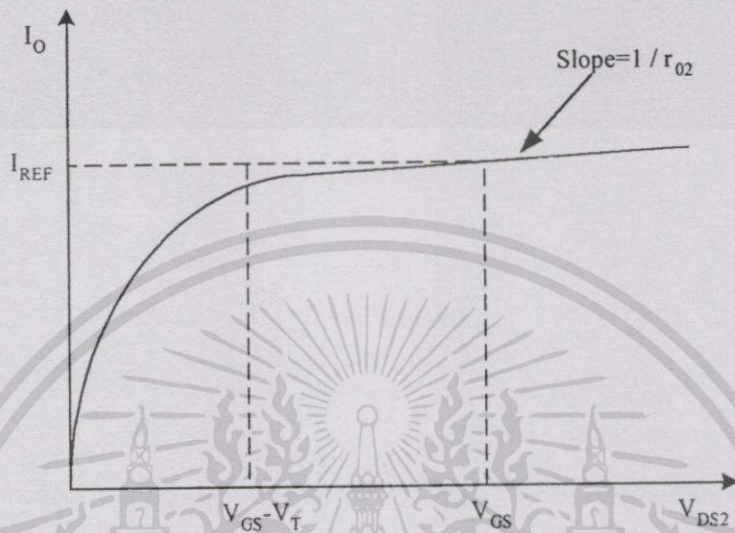
จากสมการที่ (4.3) จะเห็นว่าอัตราส่วน  $I_o/I_{in}$  ขึ้นอยู่กับค่าความกว้างและความยาวของช่องทางเดินกระแสซึ่งสามารถกำหนดได้ในการออกแบบ ถ้าให้  $W_1/L_1 = W_2/L_2$  แล้วจะได้กระแสที่เอาต์พุตเท่ากับกระแสที่อินพุต โดย  $M_2$  จะทำหน้าที่เสมือนแหล่งจ่ายกระแสคงที่ที่เอาต์พุต

จากข้างต้นได้สมมติว่าทรานซิสเตอร์  $M_2$  ทำงานในช่วงอิ่มตัวจึงจะได้ความสัมพันธ์ตามสมการ (4.3) ดังนั้นค่า  $V_{DS2}$  มีค่าต่ำสุดที่ทำให้วงจรทำงานได้อย่างเหมาะสมคือ

$$V_{DS2} = V_{GS} - V_T \quad (4.4)$$

อย่างไรก็ตามในทางปฏิบัติผลของ Channel length modulation effect จะมีอิทธิพลต่อการทำงานของแหล่งกำเนิดกระแสคงที่ พิจารณากรณีมอสทรานซิสเตอร์สองตัวสมพียงกันกระแสเดรนของ  $M_2$  จะเท่ากับกระแสเดรนของ  $M_1$  ก็ต่อเมื่อค่าแรงดันเดรนของ  $M_2$  เท่ากับแรงดัน

เดรนซอสของ  $M_1$  หมายความว่า  $V_{DS2} = V_{GS}$  เมื่อ  $V_{DS2}$  เพิ่มขึ้นค่า  $I_o$  จะเพิ่มขึ้นตามความต้านทานเอาต์พุต (Output resistance) ของ  $M_2$  ( $r_{o2}$ ) ที่เพิ่มขึ้น ซึ่งสามารถอธิบายได้ตามกราฟรูปที่ 4.2 สำหรับ  $M_2$  ทำงานที่  $V_{GS}$  คงที่ค่าหนึ่ง ( $V_{GS}$  ถูกกำหนดโดยกระแส  $I_{REF}$  ที่ไหลผ่าน  $M_1$ )



รูปที่ 4.2 แสดงคุณสมบัติที่เอาต์พุตของวงจรสะท้อนกระแสในรูปที่ 4.1 ในกรณี  $M_1$  และ  $M_2$  สมพงษ์กัน

จากกราฟรูป 4.2 สามารถหาค่าความต้านทานเอาต์พุต  $R_o$  ได้ดังนี้

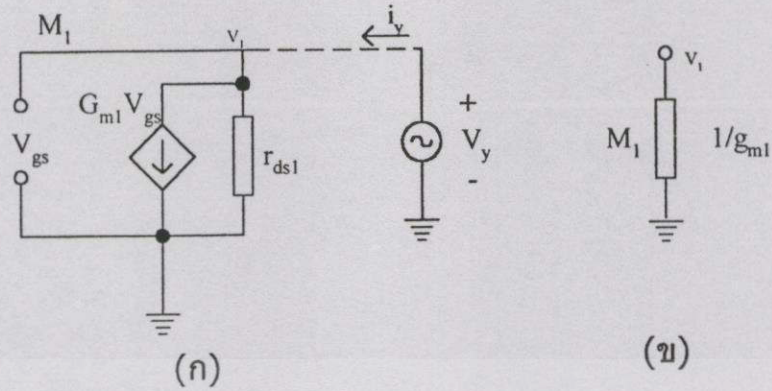
$$R_o = \frac{\Delta V_{DS2}}{\Delta I_o} = r_{o2} = \frac{V_{A2}}{I_o} \quad (4.5)$$

ขณะที่  $V_{A2}$  คือ Early Voltage ของ  $M_2$  ซึ่งค่า  $V_A$  ของทรานซิสเตอร์แปรผันตามค่าความยาวของช่องทางเดินกระแส ดังนั้นเมื่อต้องการค่าความต้านทานเอาต์พุตสูงจะต้องทำการออกแบบวงจรสะท้อนกระแสโดยใช้ทรานซิสเตอร์ที่มีช่องทางเดินกระแสยาว

ต่อไปจะได้ทำการวิเคราะห์ผลตอบสนองต่อสัญญาณขนาดเล็ก พิจารณาแบบจำลองสัญญาณขนาดเล็กเฉพาะของ  $M_1$  ตามรูปที่ 4.3 (ก) สังเกตว่า  $M_1$  ถูกต่อเสมือนเป็นไดโอด (ปลายเดรนและเกตต่อกัน) และ  $I_o$  จะถูกแทนด้วยเปิดวงจร (Open circuit) และสามารถหาค่าเอาต์พุตอิมพีแดนซ์ของ  $M_1$  ได้โดยต่อสัญญาณแรงดันทดสอบ  $V_y$  ที่โหนด  $V_1$  แล้ววัดสัญญาณกระแส  $I_y$  ได้ดังนี้

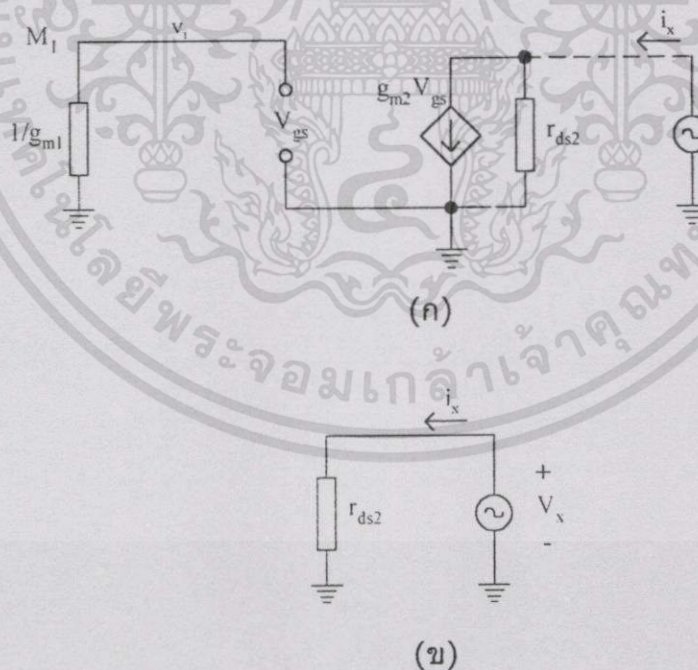
$$I_y = \frac{V_y}{r_{ds1}} + g_{m1}V_{gs} = \frac{V_y}{r_{ds1}} + g_{m1}V_y \quad (4.6)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.3 (ก) แบบจำลองสัญญาณขนาดเล็กละของ M1 (ข) วงจรสมมูลของแบบจำลองสัญญาณขนาดเล็กละของ M1

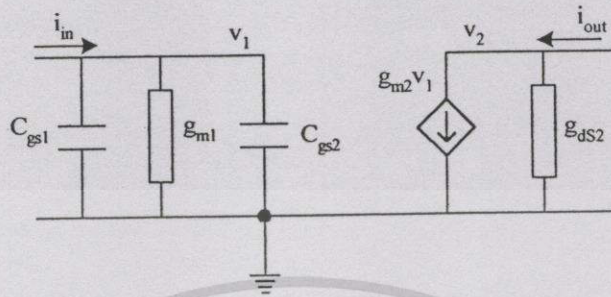
จะได้เอาท์พุทอิมพีแดนซ์ของ M1 คือ  $(1/g_{m1}) || r_{ds1}$  เนื่องจาก  $r_{ds1} \gg 1/g_{m1}$  ดังนั้นค่าเอาท์พุทอิมพีแดนซ์มีค่าประมาณ  $1/g_{m1}$  ซึ่งมีวงจรสมมูลตามรูปที่ 4.3 (ข) จากวงจรสมมูลของ M1 ข้างต้นได้แบบจำลองสัญญาณขนาดเล็กละของวงจรสะท้อนกระแสตามรูป 4.4 (ก) เมื่อ  $V_{gs}$  ต่อลงกราวด์ทำให้ไม่มีกระแสไหลผ่านตัวต้านทาน  $1/g_{m1}$  และ  $g_{m2}V_{gs} = 0$  จะได้วงจรสมมูลของแบบจำลองสัญญาณขนาดเล็กละตามรูป 4.4 (ข) ดังนั้นเอาท์พุทอิมพีแดนซ์ของสัญญาณขนาดเล็กละคือ  $r_{ds2}$



รูปที่ 4.4 (ก) แบบจำลองสัญญาณขนาดเล็กละของวงจรสะท้อนกระแส (ข) วงจรสมมูลของแบบจำลองสัญญาณขนาดเล็กละของรูป (ก)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 4.5 สามารถหาฟังก์ชันการส่งผ่าน (transfer function) ได้โดยสมมติให้แหล่งกำเนิดกระแสคงที่ในรูป 4.1  $I_{REF}$  แทนด้วยสัญญาณกระแสที่ทางเข้า  $I_m$



รูปที่ 4.5 วงจรสมมูลของสัญญาณขนาดเล็กของวงจรสะท้อนกระแสในรูปที่ 4.1

พิจารณาที่โหนด  $v_1$

$$I_{in}(s) = (sC_{gs1} + g_{m1} + sC_{gs2})V_1 \tag{4.7}$$

$$V_1 = \frac{I_{in}(s)}{sC_{gs1} + g_{m1} + sC_{gs2}} \tag{4.8}$$

พิจารณาที่โหนด  $v_2$

$$I_{out}(s) = g_{m2}V_1 \tag{4.9}$$

แทนสมการ (4.8) และ (4.9) จะได้ฟังก์ชันส่งผ่านดังนี้

$$\frac{I_{out}(s)}{I_{in}(s)} = \frac{g_{m2}}{g_{m1} + s(C_{gs1} + C_{gs2})} \tag{4.10}$$

หรือ

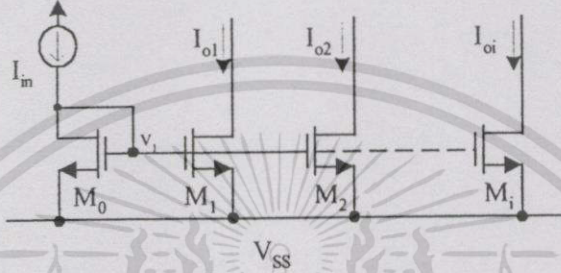
$$\frac{I_{out}(s)}{I_{in}(s)} = \frac{g_{m2}}{g_{m1}} \left[ \frac{1}{1 + \frac{s(C_{gs1} + C_{gs2})}{g_{m1}}} \right] \tag{4.11}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กรณีความถี่ต่ำหรือปานกลางจะได้ฟังก์ชันส่งผ่านดังนี้

$$\frac{I_{out}}{I_{in}} = \frac{g_{m2}}{g_{m1}} \tag{4.12}$$

4.2.2 วงจรสะท้อนกระแสแบบมีจุดออกหลายจุดแบบพื้นฐาน[13]



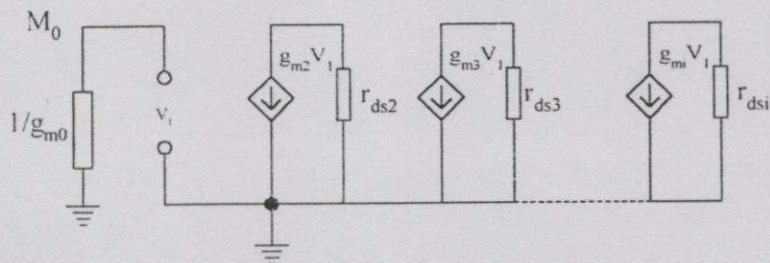
รูปที่ 4.6 วงจรสะท้อนกระแสแบบมีจุดออกหลายจุดแบบพื้นฐาน

จากรูปที่ 4.6 แสดงวงจรสะท้อนกระแสแบบมีจุดออกหลายจุดแบบพื้นฐานถ้าสมมุติว่าทุกตัวมีความสมพงษ์กันทุกประการ จะสามารถหาความสัมพันธ์ระหว่างกระแสจุดออก  $I_{oi}$  และกระแสจุดเข้า  $I_{in}$

$$\frac{I_{oi}}{I_{in}} = \frac{L_0 W_i}{W_0 L_i} \tag{4.13}$$

เมื่อ  $i$  คือจำนวนจุดออกของวงจร

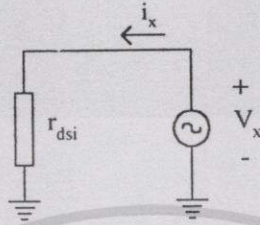
สำหรับเงื่อนไขที่จะทำให้วงจรทำงานอยู่ในช่วงอิมิตัวจะเหมือนกับที่พิจารณาในวงจรสะท้อนกระแส แบบพื้นฐานที่ได้กล่าวแล้วในหัวข้อ 4.2.1 ในรูปที่ 4.7 แสดงวงจรสมมูลของวงจรสะท้อนกระแสแบบมีจุดออกหลายจุดแบบพื้นฐาน



รูปที่ 4.7 แบบจำลองสัญญาณขนาดเล็กของวงจรสะท้อนกระแสแบบมีจุดออกหลายจุดแบบพื้นฐาน

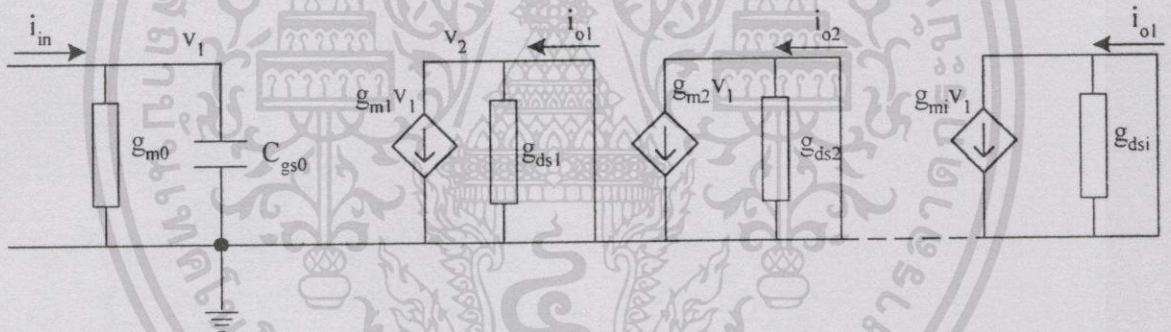
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากวงจรสมมูลของ  $M_0$  ข้างต้น เมื่อ  $V_1$  ถูกต่อลงกราวด์ทำให้ไม่มีกระแสไหลผ่านตัวต้านทาน  $g_{m1}$  และ  $g_{m2}V_1, g_{m3}V_1, \dots, g_{mi}V_1 = 0$  จะได้วงจรสมมูลของแบบจำลองสัญญาณขนาดเล็กตามรูปที่ 4.8



รูปที่ 4.8 วงจรสมมูลของแบบจำลองสัญญาณขนาดเล็กของรูปที่ 4.7

ดังนั้นเอาที่พหุคูณที่แกนซ์ของสัญญาณขนาดเล็กคือ  $r_{dsi}$  ( $i = 1, 2, \dots$ ) สมมติให้ทรานซิสเตอร์ทุกตัวมีความสัมพันธ์กันทุกประการ



รูปที่ 4.9 วงจรสมมูลของสัญญาณขนาดเล็กของวงจรสะท้อนกระแสแบบมีหลายจุดออกในรูปที่ 4.6

จากรูปที่ 4.9 สามารถหาฟังก์ชันการส่งผ่าน (transfer function) โดยใช้แบบจำลองวงจรสมมูลในรูปที่ 2.13 (ง) พิจารณาที่โหนด  $V_1$

$$I_{in}(s) = (sC_{gs0} + g_{m0})V_1 \tag{4.14}$$

$$V_1 = \frac{I_{in}(s)}{sC_{gs0} + g_{m0}} \tag{4.15}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

พิจารณาที่โหนด  $V_2$

$$I_{o1}(s) = g_{m1}V_1 \quad (4.16)$$

แทนสมการ (4.15) ใน (4.16) จะได้ฟังก์ชันส่งผ่านดังนี้

$$\frac{I_{o1}(s)}{I_{in}(s)} = \frac{g_{m1}}{g_{m0} + sC_{gs0}} \quad (4.17)$$

$$\frac{I_{o1}(s)}{I_{in}(s)} = \frac{g_{m1}}{g_{m0}} \left[ \frac{1}{1 + \frac{sC_{gs0}}{g_{m0}}} \right] \quad (4.18)$$

และเมื่อพิจารณาเช่นเดียวกัน  $I_{o2}$  และ  $I_{oi}$  จะสามารถแสดงฟังก์ชันการส่งผ่านในรูปทั่วไปของวงจรสะท้อนกระแสแบบมีจุดออกหลายจุดแบบพื้นฐานดังสมการที่ (4.19)

$$\frac{I_{oi}(s)}{I_{in}(s)} = \frac{g_{mi}}{g_{m0} + sC_{gs0}}, \quad i = 1, 2, \dots \quad (4.19)$$

หรือ

$$\frac{I_{oi}(s)}{I_{in}(s)} = \frac{g_{mi}}{g_{m0}} \left[ \frac{1}{1 + \frac{sC_{gs0}}{g_{m0}}} \right] \quad (4.20)$$

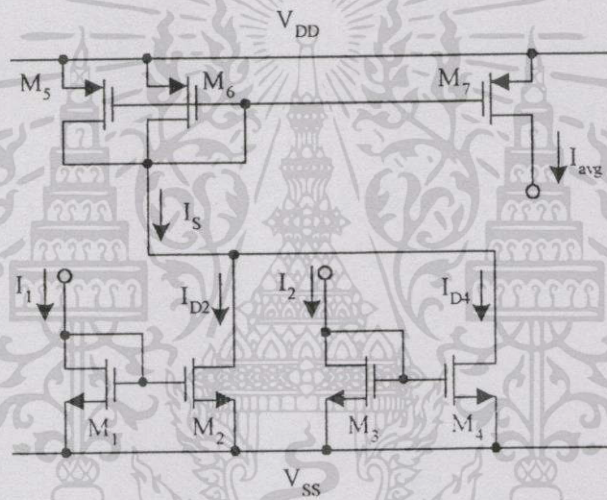
กรณีพิจารณาที่ความถี่ต่ำก็จะได้ฟังก์ชันการส่งผ่านดังสมการที่ (4.13) นั่นเอง

#### 4.2.3 วงจรหาค่าเฉลี่ย

รูปที่ 4.10 แสดงวงจรหาค่าเฉลี่ยที่สร้างขึ้นจากวงจรสะท้อนกระแสแบบพื้นฐานโดยมีวัตถุประสงค์เพื่อที่จะหาค่าเฉลี่ยระหว่างกระแสอินพุต 2 อินพุตในที่นี้คือ  $I_1$  และ  $I_2$  วงจรหาค่าเฉลี่ยจะประกอบด้วยวงจรสะท้อนกระแสที่สร้างจากมอสทรานซิสเตอร์ชนิดเอ็น 2 ชุดและชนิดพี 1 ชุด โดยกำหนดให้ค่าความกว้าง (W) และความยาว (L) ของช่องทางเดินกระแสของทรานซิสเตอร์  $M_1$ , เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$M_2$ ,  $M_3$  และ  $M_4$  มีค่าเท่ากันและทรานซิสเตอร์  $M_5$ ,  $M_6$  และ  $M_7$  มีค่าเท่ากัน จากเงื่อนไขนี้จะทำให้วงจรสะท้อนกระแส  $M_1$ - $M_2$  และ  $M_3$ - $M_4$  มีอัตราส่วนการส่งผ่านเป็น 1:1 คือ กระแสเดรน  $I_{D2}$  และ  $I_{D4}$  จะมีค่าเท่ากับ  $I_1$  และ  $I_2$  ตามลำดับ ซึ่งเป็นไปตามความสัมพันธ์ที่ได้จากสมการ (4.3) ดังนั้น  $I_S = I_{D2} + I_{D4} = I_1 + I_2$  สำหรับวงจรสะท้อนกระแสที่สร้างจากมอสทรานซิสเตอร์ชนิดพี ( $M_5$ - $M_7$ ) การต่อในลักษณะนี้จะทำให้อัตราส่วนการส่งผ่านของวงจรมีค่าเป็น 2 : 1 คือกระแสเดรนของ  $M_7$  จะมีค่าเป็นครึ่งหนึ่งของกระแสเดรนที่ไหลผ่าน  $M_5$  และ  $M_6$  จากลักษณะดังกล่าวเราจะได้รับค่ากระแสเฉลี่ย  $I_{avg}$  ของอินพุตทั้ง 2 สามารถแสดงได้ดังสมการที่ (4.21)

$$I_{avg} = I_{D7} = \frac{I_S}{2} = \frac{I_1 + I_2}{2} \quad (4.21)$$



รูปที่ 4.10 วงจรหาค่าเฉลี่ย

จากรูปที่ 4.10 เราจะทำการวิเคราะห์หาช่วงปฏิบัติการของวงจรโดยพิจารณาจากแบบจำลองสัญญาณขนาดใหญ่ และจากการทำงานของวงจรหาค่าเฉลี่ยที่ได้กล่าวไปแล้วได้กำหนดให้มอสเฟตทุกตัวทำงานในช่วงอิมิตัวซึ่งจะหาช่วงปฏิบัติการได้ดังนี้

1. พิจารณาที่วงจรสะท้อนกระแส  $M_1$ - $M_2$  โดยมีกระแสอินพุต  $I_{in1}$  เป็นอินพุตของวงจรโดยกำหนดให้กระแส  $I_{in2} = 0$  เนื่องจากมอสเฟต  $M_1$  และ  $M_2$  ต่อร่วมกันเป็นวงจรสะท้อนกระแสจะได้ความสัมพันธ์ดังนี้

$$V_{DS1} = V_{GS2} \quad (4.22)$$

จากเงื่อนไขการทำงานของมอสเฟต  $M_2$  ในช่วงอิ่มตัวคือ

$$V_{DS2} \geq V_{GS2} - V_T \quad (4.23)$$

$$V_{DS2} = V_{DD} - V_{SD5} \quad (4.24)$$

$$V_{GS2} = \sqrt{\frac{I_{in1}}{\beta_2}} + V_T, \quad \beta_2 = \frac{K'_p W_2}{2L_2} \quad (4.25)$$

แทนสมการที่ (4.24) และ (4.25) ใน (4.23) จะได้

$$V_{DD} - V_{SD5} \geq \sqrt{\frac{I_{in1}}{\beta_2}} + V_T - V_T \quad (4.26)$$

เนื่องจาก  $V_{SD5} = V_{GS5}$  ดังนั้น

$$V_{SD5} = V_{GS5} = \sqrt{\frac{I_{in1}}{\beta_5}} + V_T \quad (4.27)$$

$$V_{DD} - \left( \sqrt{\frac{I_{in1}}{\beta_5}} + V_T \right) \geq \sqrt{\frac{I_{in1}}{\beta_2}}, \quad \beta_5 = \frac{K'_p W_5}{2L_5} \quad (4.28)$$

หรือ

$$I_{in1} \leq \frac{(V_{DD} - V_T)^2 \beta_2 \beta_5}{(\sqrt{\beta_2} + \sqrt{\beta_5})^2} \quad (4.29)$$

จากสมการที่ (4.29) จะได้กระแสจุดเข้าสูงสุด  $I_{in1(max)}$  คือ

$$I_{in1(max)} = \frac{(V_{DD} - V_T)^2 \beta_2 \beta_5}{(\sqrt{\beta_2} + \sqrt{\beta_5})^2} \quad (4.30)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. พิจารณาที่วงจรสะท้อนกระแส  $M_3$ - $M_4$  โดยมีกระแสอินพุต  $I_{in2}$  เป็นอินพุตของวงจรโดยกำหนดให้กระแสอินพุต  $I_{in1} = 0$  เนื่องจากมอสเฟต  $M_3$  และ  $M_4$  ต่อร่วมกันเป็นวงจรสะท้อนกระแสจะได้รับความสัมพันธ์ดังนี้

$$V_{DS3} = V_{GS4} \quad (4.31)$$

จากเงื่อนไขการทำงานของมอสเฟต  $M_4$  ในช่วงอิมิตัวคือ

$$V_{DS4} \geq V_{GS4} - V_T \quad (4.32)$$

$$V_{DS4} = V_{DD} - V_{SD5} \quad (4.33)$$

$$V_{GS4} = \sqrt{\frac{I_{in2}}{\beta_4}} + V_T, \quad \beta_4 = \frac{K'_p W_4}{2L_4} \quad (4.34)$$

แทนสมการ (4.34) และ (4.33) ลงในสมการ (4.32) จะได้

$$V_{DD} - V_{SD5} \geq \sqrt{\frac{I_{in2}}{\beta_4}} + V_T - V_T \quad (4.35)$$

เนื่องจาก  $V_{SD5} = V_{GS5}$  ดังนั้น

$$V_{SD5} = V_{GS5} = \sqrt{\frac{I_{in2}}{\beta_5}} + V_T, \quad \beta_5 = \frac{K'_p W_5}{2L_5} \quad (4.36)$$

$$V_{DD} - \left( \sqrt{\frac{I_{in2}}{\beta_5}} + V_T \right) \geq \sqrt{\frac{I_{in2}}{\beta_4}} \quad (4.37)$$

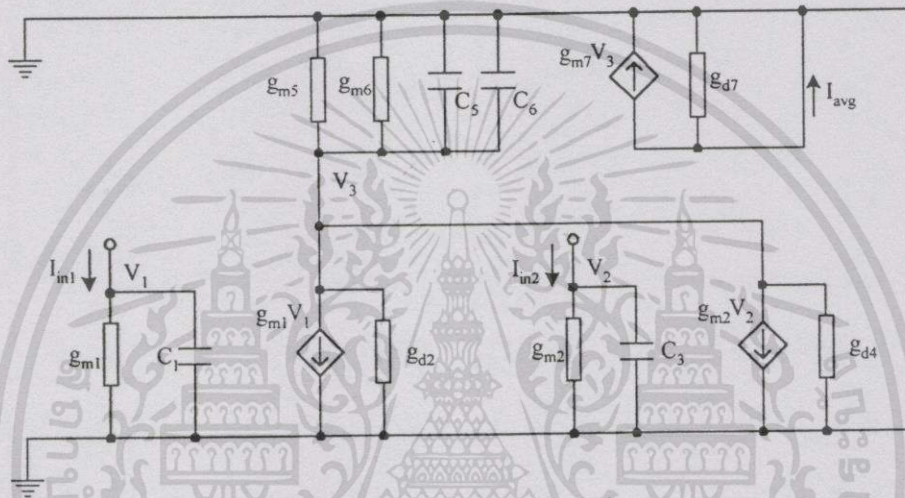
$$I_{in2} \leq \frac{(V_{DD} - V_T)^2 \beta_4 \beta_5}{(\sqrt{\beta_4} + \sqrt{\beta_5})^2} \quad (4.38)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการที่ (4.38) จะได้กระแสจุดเข้าสูงสุด  $I_{in2(max)}$  คือ

$$I_{in2(max)} = \frac{(V_{DD} - V_T)^2 \beta_4 \beta_5}{(\sqrt{\beta_4} + \sqrt{\beta_5})^2} \quad (4.39)$$

เนื่องจากวงจรหาค่าเฉลี่ยสามารถทำงานได้กับอินพุตที่มีค่าเป็นบวกเท่านั้น ดังนั้นค่ากระแสต่ำสุดในที่นี้จึงประมาณเท่ากับศูนย์หรือไม่มีกระแสอินพุตเข้าสู่วงจรนั่นเอง



รูปที่ 4.11 วงจรสมมูลของสัญญาณขนาดเล็กของวงจรหาค่าเฉลี่ย

ต่อไปจะเป็นการวิเคราะห์ผลตอบสนองต่อสัญญาณขนาดเล็กพิจารณาจากวงจรสมมูลของสัญญาณขนาดเล็กในรูปที่ 4.11 ผลตอบสนองทางความถี่สามารถหาได้ดังนี้

1. พิจารณากรณีที่  $I_{in1} > 0$  และ  $I_{in2} = 0$

พิจารณาที่โหนด  $V_1$  
$$I_{in1} = (g_{m1} + sC_1)V_1 \quad (4.40)$$

พิจารณาที่โหนด  $V_3$  
$$((g_{m5} + g_{m6}) + s(C_5 + C_6))V_3 = g_{m2}V_1 + g_{d2}V_3 \quad (4.41)$$

หรือ 
$$((g_{m5} + g_{m6}) + s(C_5 + C_6) - g_{d2})V_3 = g_{m2}V_1 \quad (4.42)$$

ถ้ากำหนดให้  $g_m \gg g_d$  จากสมการ (4.42) จะประมาณได้เป็น

$$\frac{((g_{m5} + g_{m6}) + s(C_5 + C_6))V_3}{g_{m2}} = V_1 \quad (4.43)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เนื่องจาก

$$I_{avg} = g_{m7}V_3 \quad (4.44)$$

จากสมการ (4.40), (4.43) และ (4.44) จะได้ผลตอบสนองทางความถี่ดังนี้

$$\frac{I_{avg}}{I_{in1}} = \frac{g_{m2}g_{m7}}{(g_{m1} + sC_1)((g_{m5} + g_{m6}) + s(C_5 + C_6))} \quad (4.45)$$

2. พิจารณากรณีที่  $I_{m2} > 0$  และ  $I_{in1} = 0$

พิจารณาที่โหนด  $V_2$  
$$I_{in2} = (g_{m3} + sC_3)V_2 \quad (4.46)$$

พิจารณาที่โหนด  $V_3$  
$$((g_{m5} + g_{m6}) + s(C_5 + C_6))V_3 = g_{m4}V_2 + g_{d4}V_3 \quad (4.47)$$

หรือ 
$$((g_{m5} + g_{m6}) + s(C_5 + C_6) - g_{d4})V_3 = g_{m4}V_2 \quad (4.48)$$

ถ้ากำหนดให้  $g_m \gg g_d$  จากสมการ (4.48) จะประมาณได้เป็น

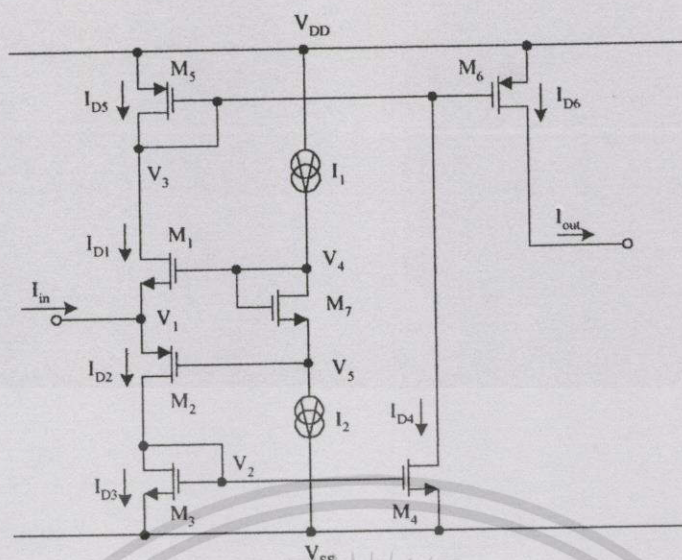
$$\frac{((g_{m5} + g_{m6}) + s(C_5 + C_6))V_3}{g_{m4}} = V_2 \quad (4.49)$$

จากสมการ(4.44), (4.46) และ (4.49) จะได้ผลตอบสนองทางความถี่ดังนี้

$$\frac{I_{avg}}{I_{in2}} = \frac{g_{m4}g_{m7}}{(g_{m3} + sC_3)((g_{m5} + g_{m6}) + s(C_5 + C_6))} \quad (4.50)$$

### 4.3 วงจรเรียงกระแสแบบเต็มคลื่น[14]

จากรูปที่ 4.12 แสดงวงจรเรียงกระแสแบบเต็มคลื่นโดยใช้ CMOS ที่ได้พัฒนาขึ้นใช้สำหรับสัญญาณขนาดเล็ก โดยมอสเฟต  $M_1$ ,  $M_2$ ,  $M_3$  และแหล่งจ่ายกระแสไบอัส  $I_1$  และ  $I_2$  เป็นวงจรย่อยที่การทำงานเป็นวงจรขยาย AB การทำงานของวงจรในรูปที่ 4.12 สามารถอธิบายได้ดังนี้เมื่อสมมติให้มอสเฟต  $M_3$  และ  $M_4$  รวมทั้ง  $M_5$  และ  $M_6$  มีคุณสมบัติที่เหมือนกันทุกประการและมอสเฟตทุกตัวทำงานในช่วงอิมิตัว วงจรสะท้อนกระแส  $M_3$ -  $M_4$  และ  $M_5$ -  $M_6$  มีอัตรากระแสผ่านกระแสเท่ากับหนึ่ง



รูปที่ 4.12 วงจรเรียงกระแสแบบเต็มคลื่น

ในกรณีที่กระแสจุดเข้า  $I_{in}$  มีค่ามากกว่าศูนย์ ( $I_{in} > 0$ ) หรือกระแสจุดเข้า  $I_{in}$  มีค่าเป็นบวก มอสเฟต  $M_1$  อยู่ในสภาวะไม่นำกระแส ดังนั้นกระแสเดรน  $I_{D1}$  ของมอสเฟต  $M_1$  จะมีค่าเท่ากับ ศูนย์และกระแสเดรน  $I_{D2}$  ของมอสเฟต  $M_2$  จะมีค่าเท่ากับกระแสที่จุดเข้า  $I_{in}$  และไหลผ่านวงจร สะท้อนกระแส  $M_3$ -  $M_4$  ทำให้กระแสเดรน  $I_{D4}$  ของมอสเฟต  $M_4$  มีค่าเท่ากับกระแสเดรน  $I_{D2}$  ของ มอสเฟต  $M_2$  ดังแสดงในสมการที่ (4.51)

$$I_{in} = I_{D2} = I_{D4} \quad (4.51)$$

ถ้ารวมกระแสที่จุดต่อระหว่างขาเกตและเดรนของมอสเฟต  $M_5$  จะได้กระแสเดรน  $I_{D5}$  ของ มอสเฟต  $M_5$  คือผลรวมของกระแสเดรน  $I_{D1}$  และ  $I_{D4}$  ดังแสดงในสมการที่ (4.52)

$$I_{D5} = I_{D1} + I_{D4} \quad (4.52)$$

จากสมการที่ (4.52) เนื่องจากว่ากระแสเดรน  $I_{D1}$  มีค่าเท่ากับศูนย์ดังนั้น

$$I_{D5} = I_{D4} \quad (4.53)$$

จากการทำงานของวงจรสะท้อนกระแส  $M_5$ -  $M_6$  ทำให้กระแสเดรน  $I_{D5}$  มีค่าเท่ากับกระแสเดรน  $I_{D6}$  ดังแสดงในสมการที่ (4.54)

$$I_{D5} = I_{D6} \quad (4.54)$$

จากสมการที่ (4.51), (4.52), (4.53) และ (4.54) จะได้ว่า

$$I_{D6} = I_{in} \quad (4.55)$$

ดังนั้นที่จุดออกของวงจรจะได้กระแสจุดออก  $I_{out}$  มีค่าเป็น

$$I_{out} = I_{D6} \quad (4.56)$$

จากสมการที่ (4.55) และ (4.56) จะได้ว่า

$$I_{out} = I_{in} \quad (4.57)$$

ในการทำงานเดียวกันถ้ากระแสจุดเข้า  $I_{in}$  มีค่าน้อยกว่าศูนย์ ( $I_{in} < 0$ ) หรือกระแสจุดเข้า  $I_{in}$  มีค่าเป็นลบมอสเฟต  $M_2$  จะอยู่ในสถานะไม่นำกระแส ดังนั้นกระแสเดรน  $I_{D2}$  จะมีค่าเท่ากับศูนย์และกระแสเดรน  $I_{D1}$  จะมีค่าเท่ากับกระแสจุดเข้า  $-I_{in}$  จากการดำเนินงานของวงจรสะท้อนกระแส  $M_3$ -  $M_4$  จะทำให้กระแสเดรน  $I_{D4}$  มีค่าเป็นศูนย์ด้วยเช่นเดียวกับค่าของกระแสเดรน  $I_{D2}$  ดังแสดงในสมการที่ (4.58)

$$I_{D2} = I_{D4} = 0 \quad (4.58)$$

จากสมการที่ (4.52) ซึ่งเป็นผลรวมของกระแสที่จุดต่อระหว่างขาเกตและเดรนของมอสเฟต  $M_5$  ถ้าแทนค่ากระแสเดรน  $I_{D1}$  ด้วยกระแสจุดเข้า  $-I_{in}$  จะได้ว่า

$$I_{D5} = -I_{in} \quad (4.59)$$

จากสมการที่ (4.54) ซึ่งเป็นผลการดำเนินงานของวงจรสะท้อนกระแส  $M_5$ -  $M_6$  ที่มีอัตราเกสร่งผ่านกระแสเท่ากับหนึ่งดังนั้นจะได้ว่า

$$I_{D6} = -I_{in} \quad (4.60)$$

ถ้าแทนค่ากระแสแตรน  $I_{D6}$  ในสมการที่ (4.60) ลงในสมการที่ (4.56) จะได้ค่าของกระแสจูดออก  $I_{out}$  มีค่าเป็น

$$I_{out} = -I_{in} \quad (4.61)$$

จากสมการที่ (4.57) และสมการที่ (4.61) สามารถสรุปได้ว่าค่าของกระแสจูดออก  $I_{out}$  จะมีค่าเป็น

$$I_{out} = \begin{cases} I_{in} & \text{เมื่อ } I_{in} > 0 \\ -I_{in} & \text{เมื่อ } I_{in} < 0 \end{cases} \quad (4.62)$$

หรือ

$$I_{out} = |I_{in}| \quad (4.63)$$

จากสมการที่ (4.63) แสดงให้เห็นว่าวงจรในรูปที่ 4.12 จะเป็นวงจรที่ทำหน้าที่เรียงกระแสแบบเต็มคลื่น

จากรูปที่ 4.12 เราจะทำการวิเคราะห์หาช่วงปฏิบัติงานของวงจรโดยพิจารณาจากแบบจำลองสัญญาณขนาดใหญ่ และจากการทำงานของวงจรเรียงกระแสแบบเต็มคลื่นที่ได้กล่าวไปแล้วได้กำหนดให้มอสเฟตทุกตัวทำงานในช่วงอิมตัวและสามารถหาช่วงปฏิบัติงานได้ดังนี้

1. พิจารณากรณีของกระแสจูดเข้าที่มีค่ามากกว่าศูนย์  $I_{in} > 0$

จากวงจรในรูป 4.12 ถ้าพิจารณาที่มอสเฟต  $M_4, M_5$  จะได้ว่า

$$V_{DS4} = V_{DD} - V_{GS5} \quad (4.64)$$

จากเงื่อนไขการทำงานของมอสเฟต  $M_4$  ในช่วงอิมตัวคือ

$$V_{DS4} \geq V_{GS4} - V_T \quad (4.65)$$

เนื่องจาก

$$V_{DS3} = V_{GS4} \quad (4.66)$$

$$V_{GS4} = \sqrt{\frac{I_{in}}{\beta_4}} + V_T, \quad \beta_4 = \frac{K'_p W_4}{2L_4} \quad (4.67)$$

แทนสมการ (4.64), (4.66) และ (4.67) ในสมการ (4.65) จะได้

$$V_{DD} - V_{SG5} \geq V_{GS4} - V_T \quad (4.68)$$

หรือ

$$V_{DD} - \left( \sqrt{\frac{I_{in}}{\beta_5}} + V_T \right) \geq \left( \sqrt{\frac{I_{in}}{\beta_4}} + V_T \right) - V_T \quad (4.69)$$

หรือ

$$(V_{DD} - 2V_T) - \sqrt{\frac{I_{in}}{\beta_5}} \geq \sqrt{\frac{I_{in}}{\beta_4}} \quad (4.70)$$

จากสมการที่ (4.70) สามารถจัดรูปใหม่ได้เป็น

$$(V_{DD} - 2V_T) \geq \sqrt{\frac{I_{in}}{\beta_4}} + \sqrt{\frac{I_{in}}{\beta_5}} \quad (4.71)$$

หรือ

$$I_{in} \leq \frac{(V_{DD} - 2V_T)^2 \beta_4 \beta_5}{(\sqrt{\beta_4} + \sqrt{\beta_5})^2} \quad (4.72)$$

จากสมการ (4.72) จะได้กระแสจุดเข้าสูงสุด  $I_{in(max)}$  คือ

$$I_{in(max)} = \frac{(V_{DD} - 2V_T)^2 \beta_4 \beta_5}{(\sqrt{\beta_4} + \sqrt{\beta_5})^2} \quad (4.73)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. พิจารณากรณีที่กระแสจุดเข้ามีค่าน้อยกว่าศูนย์  $I_{in} < 0$

จากรูปที่ 4.12 พิจารณาจากเงื่อนไขการทำงานของมอสเฟต  $M_1$  ในช่วงอิ่มตัวคือ

$$V_{DS1} \geq V_{GS1} - V_T \quad (4.74)$$

$$V_{DS1} = V_{DD} - V_{SG5} \quad (4.75)$$

จากสมการ (4.74) และ (4.75) จะได้

$$V_{DD} - V_{SG5} \geq V_{GS1} - V_T \quad (4.76)$$

$$V_{DD} - \left[ \sqrt{\frac{-I_{in}}{\beta_5}} + V_T \right] \geq \sqrt{\frac{-I_{in}}{\beta_1}} + V_T - V_T \quad (4.77)$$

หรือ

$$(V_{DD} - V_T) - \sqrt{\frac{-I_{in}}{\beta_5}} \geq \sqrt{\frac{-I_{in}}{\beta_1}} \quad (4.78)$$

จากสมการที่ (4.78) สามารถจัดรูปใหม่ได้เป็น

$$V_{DD} - V_T \geq \sqrt{\frac{-I_{in}}{\beta_1}} + \sqrt{\frac{-I_{in}}{\beta_5}} \quad (4.79)$$

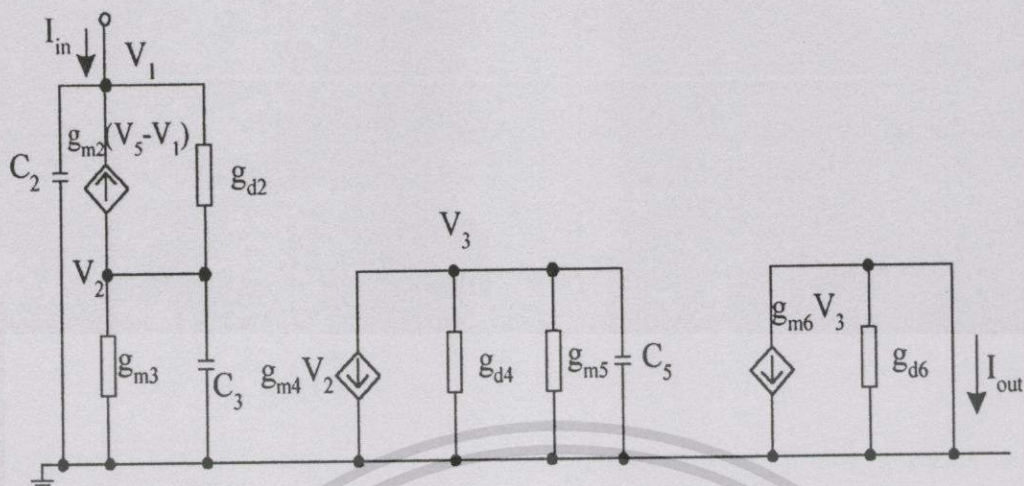
หรือ

$$I_{in} \geq \frac{-(V_{DD} - V_T)^2 \beta_1 \beta_5}{(\sqrt{\beta_1} + \sqrt{\beta_5})^2} \quad (4.80)$$

จากสมการ (4.80) จะได้กระแสจุดเข้าต่ำสุด  $I_{in(\min)}$  คือ

$$I_{in(\min)} = \frac{-(V_{DD} - V_T)^2 \beta_1 \beta_5}{(\sqrt{\beta_1} + \sqrt{\beta_5})^2} \quad (4.81)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.13 วงจรสมมูลของสัญญาณขนาดเล็กของวงจรเรียงกระแสแบบเต็มคลื่นเมื่อ  $I_m > 0$

ต่อไปจะเป็นการวิเคราะห์ผลตอบสนองต่อสัญญาณขนาดเล็กแบ่งได้เป็น 2 กรณีดังนี้

1. กรณีของกระแสจุดเข้ามีค่ามากกว่าศูนย์  $I_m > 0$

จากรูปที่ 4.13 แสดงวงจรสมมูลของสัญญาณขนาดเล็กของวงจรเรียงกระแสแบบเต็มคลื่น เมื่อกระแสที่จุดเข้ามีค่ามากกว่าศูนย์ การหาผลตอบสนองทางความถี่ของวงจรสามารถหาได้ดังนี้

พิจารณาที่โหนด  $V_1$

$$I_{in} = sC_2V_1 - g_{m2}(V_5 - V_1) + g_{d2}(V_1 - V_2) \quad (4.82)$$

$$I_{in} = (sC_2 + g_{m2})V_1 - g_{d2}V_2 \quad (4.83)$$

พิจารณาที่โหนด  $V_2$

$$-g_{m2}(V_5 - V_1) + g_{d2}(V_1 - V_2) = (g_{m3} + sC_3)V_2 \quad (4.84)$$

ถ้ากำหนดให้  $g_m \gg g_d$  จากสมการ (4.84) จะประมาณได้เป็น

$$(g_{m3} + sC_3)V_2 = g_{m2}V_1 \quad (4.85)$$

$$V_1 = \left( \frac{g_{m3} + sC_3}{g_{m2}} \right) V_2 \quad (4.86)$$

พิจารณาที่โหนด  $V_3$ , 
$$g_{m4}V_2 + g_{d4}V_3 = (g_{m5} + sC_5)V_3 \quad (4.87)$$

$$(g_{m5} + sC_5)V_3 = g_{m4}V_2 \quad (4.88)$$

$$V_2 = \left( \frac{g_{m5} + sC_5}{g_{m4}} \right) V_3 \quad (4.89)$$

แทนค่า  $V_1$  จากสมการ (4.86) ลงในสมการที่ (4.83) จะได้

$$I_{in} = \left[ \frac{(sC_2 + g_{m2})(sC_3 + g_{m3}) + g_{m2}g_{d2}}{g_{m2}} \right] V_2 \quad (4.90)$$

$$I_{in} = \left[ \frac{(sC_2 + g_{m2})(sC_3 + g_{m3})}{g_{m2}} \right] V_2 \quad (4.91)$$

แทนค่า  $V_2$  จากสมการ (4.89) ลงในสมการที่ (4.91) จะได้

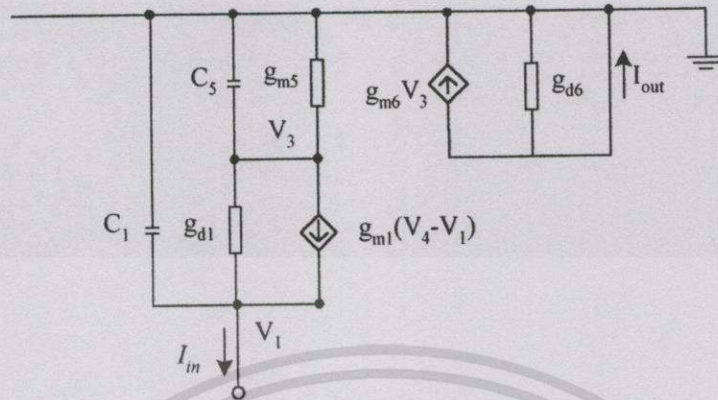
$$I_{in} = \left[ \frac{(sC_2 + g_{m2})(sC_3 + g_{m3})(sC_5 + g_{m5})}{g_{m2}g_{m4}} \right] V_3 \quad (4.92)$$

พิจารณาที่ที่เอาท์พุทของวงจรจะได้ 
$$I_{out} = g_{m6}V_3 \quad (4.93)$$

จากสมการที่ (4.92) และ (4.93) จะได้ผลตอบสนองทางความถี่ของวงจรดังนี้

$$\frac{I_{out}}{I_{in}} = \frac{g_{m2}g_{m4}g_{m6}}{(sC_2 + g_{m2})(g_{m3} + sC_3)(g_{m5} + sC_5)} \quad (4.94)$$

2. กรณีของกระแสจุกเข้ามีค่าน้อยกว่าศูนย์  $I_m < 0$



รูปที่ 4.14 วงจรสมมูลของสัญญาณขนาดเล็กลงของวงจรเรียงกระแสแบบเต็มคลื่นเมื่อ  $I_m < 0$

จากรูปที่ 4.14 แสดงวงจรสมมูลของวงจรเรียงกระแสแบบเต็มคลื่นเมื่อกระแสจุกเข้ามีค่าน้อยกว่าศูนย์ การหาผลตอบสนองทางความถี่ของวงจรสามารถหาได้ดังนี้

พิจารณาที่โหนด  $V_1$

$$I_{in} = g_{m1}(V_4 - V_1) + g_{d1}(V_3 - V_1) - sC_1 V_1 \quad (4.95)$$

หรือ

$$I_{in} = -(g_{m1} + sC_1)V_1 + g_{d1}V_3 \quad (4.96)$$

พิจารณาที่โหนด  $V_3$

$$g_{m1}(V_4 - V_1) + g_{d1}(V_3 - V_1) = (g_{m5} + sC_5)V_3 \quad (4.97)$$

ถ้ากำหนดให้  $g_m \gg g_d$  จากสมการ (4.97) จะประมาณได้ว่า

$$V_1 = -\frac{(g_{m5} + sC_5)}{g_{m1}} V_3 \quad (4.98)$$

แทนสมการ (4.98) ลงในสมการที่ (4.96) จะได้ว่า

$$I_{in} = \left[ \frac{(g_{m1} + sC_1)(g_{m5} + sC_5) + g_{m1}g_{d1}}{g_{m1}} \right] V_3 \quad (4.99)$$

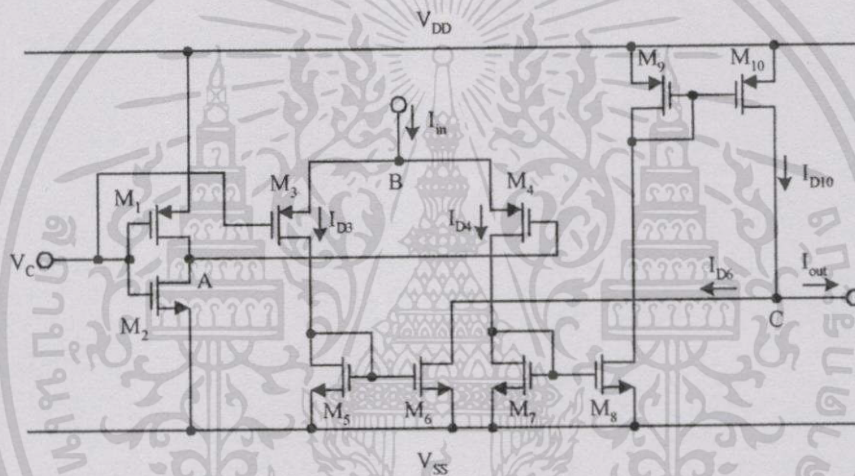
และจะประมาณได้เป็น 
$$I_{in} = \left[ \frac{(g_{m1} + sC_1)(g_{m5} + sC_5)}{g_{m1}} \right] V_3 \quad (4.100)$$

เนื่องจาก 
$$I_{out} = g_{m6} V_3 \quad (4.101)$$

จากสมการ (4.100) และ (4.101) จะได้ผลตอบสนองทางความถี่ของวงจรดังนี้

$$\frac{I_{out}}{I_{in}} = \frac{g_{m1} g_{m6}}{(g_{m1} + sC_1)(g_{m5} + sC_5)} \quad (4.102)$$

#### 4.4 วงจรสวิทช์อิเล็กทรอนิกส์



รูปที่ 4.15 วงจรสวิทช์อิเล็กทรอนิกส์

รูปที่ 4.15 แสดงวงจรสวิทช์อิเล็กทรอนิกส์ซึ่งประกอบขึ้นโดยมอสทรานซิสเตอร์  $M_1$ - $M_2$  ที่ทำหน้าที่เป็น inverter,  $M_3$ - $M_4$  ทำหน้าที่เป็น differential pair และ  $M_5$ - $M_{10}$  อยู่ในรูปของวงจรสะท้อนกระแสแบบพื้นฐาน โดยมีอัตราการส่งผ่านของกระแสเป็น 1:1 หลักการทำงานมีดังนี้คือ พิจารณาที่จุด B กระแสอินพุต  $I_{in}$  จะมีทิศไหลเข้าสู่โหนดนี้ตลอด เมื่อทำการจ่ายศักดาที่มีค่าเป็นบวกไปที่โหนด  $V_C$  และเนื่องจากมอสเฟต  $M_1$  และ  $M_2$  ต่ออยู่ในลักษณะของ inverter จากคุณสมบัติของ inverter ที่โหนด A จะมีศักดาเป็นค่าลบ จากเงื่อนไขนี้จะทำให้มอสเฟต  $M_3$  หยุดทำงานเนื่องมาจากศักดาที่ขาทมมีค่าสูงกว่าที่ขาทอสทำให้อยู่ในลักษณะของรีเวสไบอัส (Reverse Bias) สำหรับ  $M_4$  จะทำงานเนื่องมาจากเนื่องมาจากศักดาที่ขาทมมีค่าต่ำกว่าที่ขาทอสทำให้อยู่ในลักษณะของฟอร์เวสไบอัส (Forward Bias) ดังนั้นกระแส  $I_{in}$  จะไหลผ่านมอสเฟต  $M_4$  และจะถูกสะท้อนไปยังโหนด C ด้วยวงจรสะท้อนกระแส  $M_7$ - $M_8$  และ  $M_9$ - $M_{10}$  ซึ่งกระแสเดรนของมอสเฟต  $M_{10}$  ก็คือกระแสเอาต์พุต  $I_{out}$  ที่มีทิศไหลออกจากโหนด C

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แต่เมื่อจ่ายศักดาที่มีค่าเป็นลบไปที่โหนด  $V_C$  จากคุณสมบัติของ inverter ที่โหนด A จะมีศักดาเป็นบวกจากเงื่อนไขนี้จะทำให้มอสเฟต  $M_4$  หยุดทำงานเนื่องมาจากอยู่ในลักษณะของรีเวสไบอัสสำหรับมอสเฟต  $M_3$  ก็จะอยู่ในลักษณะฟอร์เวสไบอัสซึ่งจะตรงกันข้ามกับการจ่ายศักดา  $V_C$  ที่มีค่าเป็นบวก ดังนั้นกระแส  $I_{in}$  จะไหลผ่านมอสเฟต  $M_3$  และจะถูกสะท้อนไปยังโหนด C ด้วยวงจรสะท้อนกระแส  $M_5$ - $M_6$  ซึ่งกระแสเดรนของมอสเฟต  $M_6$  ก็คือ กระแสเอาต์พุต  $I_{out}$  ที่มีทิศไหลเข้าสู่โหนด C จากหลักการทำงานที่ได้กล่าวไปสามารถเขียนได้ดังสมการ (4.103) และ (4.104)

$$I_{D10} = \begin{cases} I_{in} & \text{เมื่อ } V_C = V_{DD} \\ 0 & \text{เมื่อ } V_C = V_{SS} \end{cases} \quad (4.103)$$

$$I_{D6} = \begin{cases} 0 & \text{เมื่อ } V_C = V_{DD} \\ I_{in} & \text{เมื่อ } V_C = V_{SS} \end{cases} \quad (4.104)$$

พิจารณาที่โหนด C กระแสเอาต์พุต  $I_{out}$  แสดงดังสมการที่ (4.105).

$$I_{out} = I_{D10} - I_{D6} \quad (4.105)$$

เมื่อนำสมการที่ (4.103) และ (4.104) แทนลงในสมการที่ (4.105) กระแสเอาต์พุต  $I_{out}$  จะสามารถแสดงได้ดังสมการที่ (4.106) และ (4.107) จะสังเกตได้ว่ากระแสเอาต์พุต  $I_{out}$  จะมีทิศไหลเข้าหรือออกจากโหนด C ด้วยการควบคุมศักดาที่โหนด  $V_C$  และจากลักษณะนี้ได้ถูกนำไปประยุกต์ใช้ในการออกแบบวงจรค่าสูงสุดต่ำสุดต่อไป

$$I_{out} = \begin{cases} I_{D10} & \text{เมื่อ } V_C = V_{DD} \\ -I_{D6} & \text{เมื่อ } V_C = V_{SS} \end{cases} \quad (4.106)$$

$$I_{out} = \begin{cases} I_{in} & \text{เมื่อ } V_C = V_{DD} \\ -I_{in} & \text{เมื่อ } V_C = V_{SS} \end{cases} \quad (4.107)$$

จากรูปที่ 4.15 เราจะทำการวิเคราะห์หาช่วงปฏิบัติการทางขนาดโดยพิจารณาจากแบบจำลองสัญญาณขนาดใหญ่ และจากการทำงานของวงจรสวิทช์อิเล็กทรอนิกส์ที่ได้กล่าวไปแล้วนั้น ได้กำหนดให้มอสเฟตทุกตัวทำงานในช่วงอิ่มตัวและสามารถหาช่วงปฏิบัติการทางขนาดได้ดังนี้

1. พิจารณากรณีที่ศักดา  $V_C$  มีค่าเท่ากับ  $V_{DD}$  ( $V_C > 0$ ) จากรูปที่ 4.15 พิจารณาที่มอสเฟต  $M_8$  จะได้เงื่อนไขการทำงานในช่วงอิมตัวคือ

$$V_{DS8} \geq V_{GS8} - V_T \quad (4.108)$$

เนื่องจาก

$$V_{DS8} = V_{DD} - V_{SD9} \quad (4.109)$$

และ

$$V_{DS7} = V_{GS8} \quad (4.110)$$

$$V_{GS8} = \sqrt{\frac{I_{in}}{\beta_8}} + V_T, \quad \beta_8 = \frac{K_p W_8}{2L_8} \quad (4.111)$$

แทนค่าสมการ (4.109) และ (4.111) ลงใน (4.108)

$$V_{DD} - V_{SD9} \geq \sqrt{\frac{I_{in}}{\beta_8}} + V_T - V_T \quad (4.112)$$

เนื่องจาก

$$V_{SD9} = \sqrt{\frac{I_{in}}{\beta_9}} + V_T \quad (4.113)$$

ดังนั้น

$$V_{DD} - \left( \sqrt{\frac{I_{in}}{\beta_9}} + V_T \right) \geq \sqrt{\frac{I_{in}}{\beta_8}} \quad (4.114)$$

$$V_{DD} - V_T \geq \sqrt{\frac{I_{in}}{\beta_8}} + \sqrt{\frac{I_{in}}{\beta_9}} \quad (4.115)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการ (4.115) จัดรูปใหม่ได้เป็น

$$I_{in} \leq \frac{(V_{DD} - V_T)^2 \beta_8 \beta_9}{(\sqrt{\beta_8} + \sqrt{\beta_9})^2} \quad (4.116)$$

จากสมการ (4.116) จะได้ค่ากระแสสูงสุด  $I_{in(max)}$  ขณะที่  $V_C > 0$  คือ

$$I_{in(max)} = \frac{(V_{DD} - V_T)^2 \beta_8 \beta_9}{(\sqrt{\beta_8} + \sqrt{\beta_9})^2} \quad (4.117)$$

2. พิจารณากรณีที่  $V_C$  มีค่าเท่ากับ  $V_{SS}$  ( $V_C < 0$ ) จากรูปที่ 4.15 พิจารณาที่มอสเฟต  $M_6$  จะได้เงื่อนไขการทำงานในช่วงอิมิตัวดังนี้

$$V_{DS6} \geq V_{GS6} - V_T \quad (4.118)$$

เนื่องจาก

$$V_{DS5} = V_{GS6} \quad (4.119)$$

และ

$$V_{DS6} = V_C - V_{SS} \quad (4.120)$$

$$V_{GS6} = \sqrt{\frac{I_{in}}{\beta_6}} + V_T, \quad \beta_6 = \frac{K'_p W_6}{2L_6} \quad (4.121)$$

แทนค่าสมการ (4.120) และ (4.121) ลงใน (4.118) จะได้

$$V_C - V_{SS} \geq \sqrt{\frac{I_{in}}{\beta_6}} + V_T - V_T \quad (4.122)$$

ดังนั้น

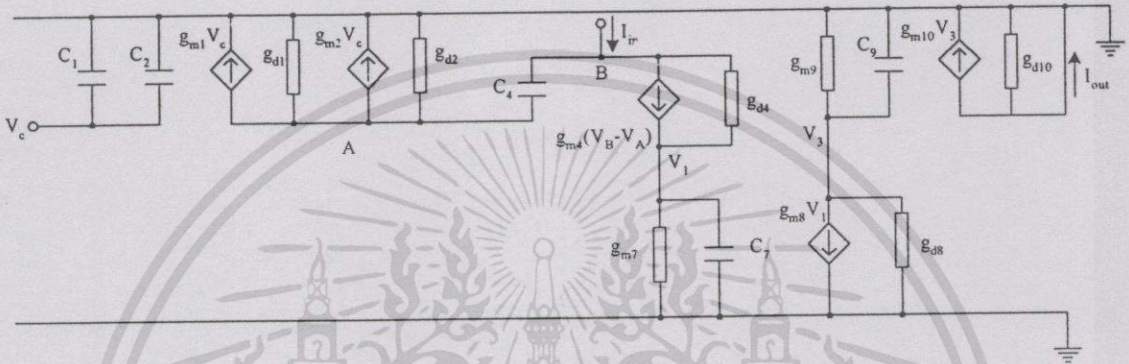
$$I_{in} \leq \beta_6 (V_C - V_{SS})^2 \quad (4.123)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการ (4.123) จะได้ว่ากระแสสูงสุด  $I_{in(max)}$  ขณะ  $V_C < 0$  คือ

$$I_{in(max)} = \beta_6 (V_C - V_{SS})^2 \quad (4.124)$$

เนื่องจากวงจรสวิทช์เล็กทรอนิกส์สามารถทำงาน ได้กับอินพุตที่เป็นค่าบวกเท่านั้น ดังนั้น ค่ากระแสอินพุตต่ำสุดในที่จะประมาณเท่ากับศูนย์คือ ไม่มีกระแสอินพุตไหลเข้าสู่วงจรมันเอง



รูปที่ 4.16 วงจรสมมูลของสัญญาณขนาดเล็กของวงจรสวิทช์เล็กทรอนิกส์กรณีที่  $V_C > 0$

ต่อไปจะเป็นการวิเคราะห์ผลตอบสนองต่อสัญญาณขนาดเล็กแบ่งได้เป็น 2 กรณีดังนี้

1. กรณีที่ศักดา  $V_C$  มีค่ามากกว่าศูนย์ ( $V_C > 0$ ) จากรูปที่ 4.16 แสดงวงจรสมมูลของสัญญาณขนาดเล็กของวงจรสวิทช์เล็กทรอนิกส์ การหาผลตอบสนองทางความถี่ของวงจรสามารถหาได้ดังนี้ ในที่นี้กำหนดให้  $g_m \gg g_d$

พิจารณาที่โหนด B

$$I_{in} = (sC_4 + g_{m4})(V_B - V_A) + g_{d4}(V_B - V_1) \quad (4.125)$$

พิจารณาที่โหนด  $V_1$

$$g_{m4}(V_B - V_A) + g_{d4}(V_B - V_1) = (g_{m7} + sC_7)V_1 \quad (4.126)$$

$$V_B = \frac{(g_{m7} + sC_7)}{g_{m4}}V_1 + V_A \quad (4.127)$$

พิจารณาที่โหนด  $V_3$

$$(g_{m9} + sC_9)V_3 = g_{m8}V_1 + g_{d8}V_3 \quad (4.128)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$V_3 = \frac{g_{m8}}{(g_{m9} + sC_9)} V_1 \quad (4.129)$$

เนื่องจาก

$$I_{out} = g_{m10} V_3 \quad (4.130)$$

$$I_{out} = \frac{g_{m8} g_{m10}}{g_{m9} + sC_9} V_1 \quad (4.131)$$

แทนค่าสมการ (4.127) ลงใน (4.125) จะได้

$$I_{in} = \frac{(sC_4 + g_{m4})(sC_7 + g_{m7})}{g_{m4}} V_1 \quad (4.132)$$

จากสมการ (4.131) และ (4.132) เราจะได้ผลตอบสนองทางความถี่ของวงจรดังนี้

$$\frac{I_{out}}{I_{in}} = \frac{g_{m4} g_{m8} g_{m10}}{(g_{m4} + sC_4)(g_{m7} + sC_7)(g_{m9} + sC_9)} \quad (4.133)$$

2. กรณีที่ศักดา  $V_C$  มีค่าน้อยกว่าศูนย์ ( $V_C < 0$ ) รูปที่ 4.17 แสดงวงจรสมมูลของสัญญาณขนาดเล็กของวงจรสวิทช์อิเล็กทรอนิกส์การหาผลตอบสนองทางความถี่ของวงจรสามารถหาได้ดังนี้

ในที่นี้กำหนดให้  $g_m \gg g_d$

พิจารณาที่โหนด B

$$I_{in} = (g_{m3} + sC_3)(V_B - V_C) + g_{d3}(V_B - V_2) \quad (4.134)$$

$$I_{in} = (g_{m3} + sC_3)(V_B - V_C) - g_{d3}V_2 \quad (4.135)$$

พิจารณาที่โหนด  $V_2$

$$g_{m3}(V_B - V_C) + g_{d3}(V_B - V_2) = (g_{m5} + sC_5)V_2 \quad (4.136)$$

$$V_B = \left( \frac{g_{m5} + sC_5}{g_{m3}} \right) V_2 + V_C \quad (4.137)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แทนค่าสมการ (4.137) ลงใน (4.135) จะได้

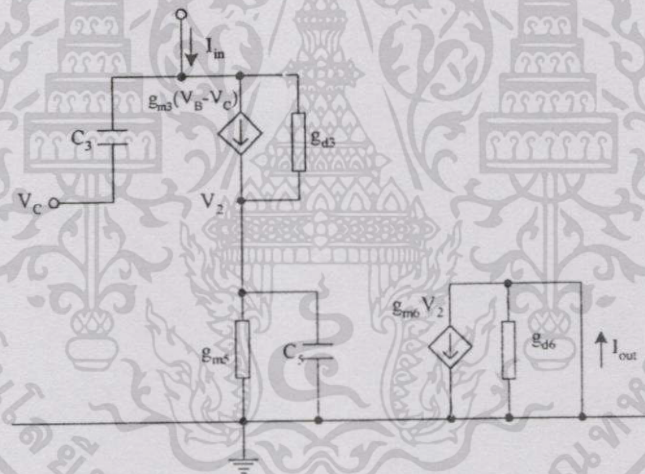
$$I_{in} = \frac{(g_{m3} + sC_3)(g_{m5} + sC_5)}{g_{m3}} V_2 \quad (4.138)$$

เนื่องจาก

$$I_{out} = g_{m6} V_2 \quad (4.139)$$

จากสมการ (4.138) และ (4.139) จะได้ผลคอบสนองทางความถี่ของวงจรดังนี้

$$\frac{I_{out}}{I_{in}} = \frac{g_{m3} g_{m6}}{(g_{m3} + sC_3)(g_{m5} + sC_5)} \quad (4.140)$$



รูปที่ 4.17 วงจรสมมูลของสัญญาณขนาดเล็ของวงจรสวิทช์อิเล็คทรอนิกส์กรณีที่มี  $V_c < 0$

#### 4.5 บทสรุป

กลุ่มวงจรย่อยที่ได้กล่าวถึงในบทนี้เป็นวงจรพื้นฐานที่สามารถนำไปประยุกต์ใช้ในการออกแบบวงจรหาค่าสูงสุดและค่าต่ำสุดแบบสองอินพุตความเร็วสูง ซึ่งจะได้อีกกล่าวในบทต่อไป

## บทที่ 5

# การออกแบบวงจรหาค่าสูงสุดและต่ำสุดความเร็วสูง แบบสองอินพุท

### 5.1 กล่าวนำ

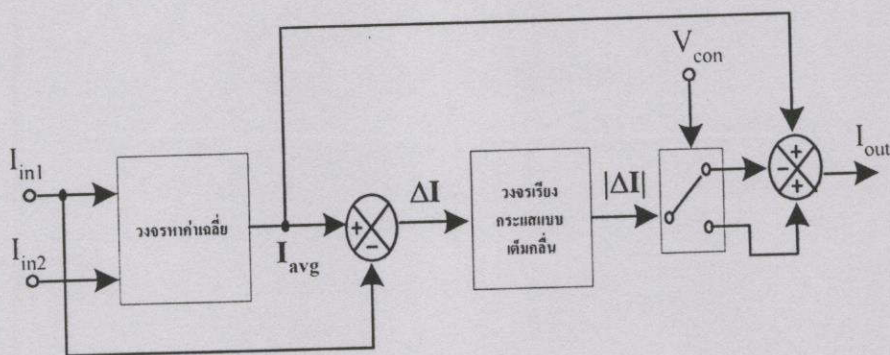
วงจรรหาค่าสูงสุด (Max circuit) หรือวงจรรหาค่าต่ำสุด (Min circuit) สำหรับสัญญาณอนาล็อกเป็นวงจรที่สำคัญมากวงจรหนึ่งที่ใช้ในการวัดประมวลผลสัญญาณ แต่วงจรที่ถูกคิดค้นมานั้นยังคงมีการทำงานได้เพียงการหาค่าสูงสุดหรือค่าต่ำสุดเพียงลักษณะใดลักษณะหนึ่งต่อหนึ่งวงจรเท่านั้น และวงจรดังกล่าวนี้ยังมีการทำงานในลักษณะของสภาวะอิมิตัวสลักับไม่อิมิตัวซึ่งจะทำให้ความเร็วในการทำงานของวงจรลดลง ดังนั้นจึงได้มีความคิดที่จะออกแบบวงจรที่สามารถหาได้ทั้งค่าสูงสุดและค่าต่ำสุดภายในวงจรเดียวกันซึ่งหลักการและแนวคิดรวมถึงผลจำลองการทำงานของวงจรที่ได้ทำการออกแบบขึ้นจะถูกกล่าวอยู่ในบทนี้ วงจรที่ได้ทำการออกแบบนั้นถูกออกแบบโดยการนำวงจรย่อยที่ได้กล่าวในบทที่ 4 มาทำการประยุกต์ใช้งานเพื่อให้ได้ลักษณะการทำงานตามที่ต้องการ ซึ่งจะได้ทำการอธิบายถึงรายละเอียดในหัวข้อถัดไปตามลำดับ

### 5.2 วงจรหาค่าสูงสุดและต่ำสุดแบบสองอินพุท

#### 5.2.1 หลักการทำงาน

แผนผังการทำงานของวงจรรหาค่าสูงสุดและต่ำสุด สำหรับสัญญาณกรแส 2 อินพุท โดยสามารถควบคุมได้จากสัญญาณภายนอกแสดงดังรูปที่ 5.1 ในแผนผังการทำงานจะแบ่งออกเป็น 3 ส่วนใหญ่ ซึ่งสามารถอธิบายหลักการได้ดังนี้ สัญญาณอินพุท  $I_{in1}$  และ  $I_{in2}$  จะถูกนำมาหาค่าเฉลี่ยซึ่งจะได้  $I_{avg} = (I_{in1} + I_{in2})/2$  จากนั้นกระแสเฉลี่ยจะถูกนำมาลบด้วยกระแสอินพุทเพียงหนึ่งอินพุทเท่านั้น ในที่นี้เลือกกระแสอินพุท  $I_{in1}$  ดังนั้นจะได้กระแสอินพุทของวงจรเรียงกระแสแบบเต็มคลื่นเป็น  $\Delta I = I_{avg} - I_{in1}$  และจากคุณสมบัติของวงจรเรียงกระแสแบบเต็มคลื่น กระแสเอาต์พุทของวงจรจะได้เป็น  $|\Delta I| = |I_{avg} - I_{in1}|$  และจะถูกป้อนให้กับวงจรสวิตซ์อิเล็กทรอนิกส์ ซึ่งเป็นส่วนสุดท้ายของแผนผังการทำงาน พิจารณาที่จุดออกหากต้องการกระแสเอาต์พุทของวงจร ( $I_{out}$ ) เป็นค่าสูงสุดก็สามารถทำได้โดยนำค่ากระแสเฉลี่ย ( $I_{avg}$ ) บวกกับกระแสที่ออกจากวงจรเรียงกระแสแบบเต็มคลื่น  $|\Delta I|$  ในทางตรงกันข้ามหากต้องการกระแสเอาต์พุทเป็นค่าต่ำสุดก็สามารถทำได้โดยนำกระแสเฉลี่ยมาลบด้วยกระแส  $|\Delta I|$  ซึ่งการที่จะบังคับให้นำกระแส  $|\Delta I|$  มาบวกหรือลบกับ  $I_{avg}$  สามารถทำได้โดยการควบคุมแรงดัน  $V_{con}$  ให้มีค่าเป็นบวกหรือเป็นลบตามลำดับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรรมใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.1 แผนผังการทำงานของวงจร

ในรูปที่ 5.2 แสดงวงจรหาค่าสูงสุดและต่ำสุดตามแผนผังและหลักการที่ได้นำเสนอในรูปที่ 5.1 โดยสามารถอธิบายรายละเอียดการทำงานได้ดังนี้ โมสทรานซิสเตอร์  $M_1 - M_4$  ทำหน้าที่เป็นวงจรหาค่าเฉลี่ยระหว่างกระแสอินพุต  $I_{in1}$  และ  $I_{in2}$  โดยมีวงจรสะท้อนกระแส  $M_5 - M_7$  และ  $M_8 - M_9$  ทำหน้าที่สะท้อนกระแส  $I_{in1}$  และ  $I_{in2}$  มารวมกันไหลผ่านขาเดรนของทรานซิสเตอร์  $M_1$  และ  $M_2$  ถ้ากำหนดให้ทรานซิสเตอร์แต่ละตัว ( $M_1 - M_9$ ) มีความสมพ่วงกันทุกประการจะได้กระแสเดรนของ  $M_3$  และ  $M_4$  ซึ่งเป็นค่ากระแสเฉลี่ย ( $I_{avg}$ ) ดังนี้คือ

$$I_{D3} = I_{D4} = I_{avg} = \frac{I_{m1} + I_{m2}}{2} \quad (5.8)$$

สำหรับในส่วนที่ 2 ของวงจรจะเป็นวงจรเรียงกระแสแบบเต็มคลื่นประกอบด้วยทรานซิสเตอร์  $M_{10} - M_{15}$  และแหล่งจ่ายกระแสที่  $I_1$  และ  $I_2$  กระแสเอาต์พุตของวงจรมีค่าเป็นค่าบวกของกระแสอินพุตของวงจรเสมอซึ่งหลักการการทำงานได้ถูกกล่าวไว้แล้วในหัวข้อที่ 4.3 เมื่อกระแสอินพุตของวงจรคือ  $\Delta I = I_{avg} - I_{in1}$  ดังนั้นกระแสเอาต์พุตของวงจรเรียงกระแสแบบเต็มคลื่นคือ

$$|\Delta I| = |I_{avg} - I_{in1}| \quad (5.9)$$

จากรูปที่ 5.2 และสมการที่ 5.9 จะสังเกตได้ว่ากระแส  $|\Delta I|$  มีทิศไหลเข้าโหนด C เสมอ ซึ่งเป็นอินพุตของวงจรสวิตช์อิเล็กทรอนิกส์และจะไหลผ่านทรานซิสเตอร์  $M_{19}$  และ  $M_{20}$  ตัวใดตัวหนึ่งโดยมีสัญญาณควบคุมจากภายนอก ( $V_{con} = V_{DD}$  หรือ  $V_{con} = V_{SS}$ ) เป็นตัวตัดสินใจเมื่อสัปดาห์  $V_{con}$  เป็นสัญญาณเชิงบวก ( $+V_{DD}$ ) ทำให้สัปดาห์ที่ขาเกตของ  $M_{19}$  เป็นบวกโดยที่ทรานซิสเตอร์  $M_{17}$  และ  $M_{18}$  ต่อร่วมกันเป็นอินเวอร์เตอร์ทำให้สัปดาห์ที่ขาเกตของ  $M_{20}$  มีค่าตรงกันข้ามกล่าวคือเป็นสัญญาณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สะท้อนกระแส  $M_{23} - M_{24}$  และ  $M_{25} - M_{26}$  ส่งผ่านไปยังโหนด D ในทางตรงกันข้ามหากสัญญาณควบคุมจากภายนอก  $V_{con}$  เป็นสัญญาณซีกลบ ( $-V_{SS}$ ) จะทำให้ศักดาที่ขาเกตของ  $M_{19}$  และ  $M_{20}$  เป็นสัญญาณซีกลบและบวกตามลำดับ กระแส  $|\Delta I|$  จะถูกส่งผ่านไปยังวงจรสะท้อนกระแส  $M_{21} - M_{22}$  เพื่อดึงกระแสออกจากโหนด D เมื่อพิจารณาที่โหนด D กระแสเอาต์พุตของวงจรที่ได้คือ

$$I_{out} = I_{D26} + I_{avg} - I_{D22} \quad (5.10)$$

และจากหลักการทํางานที่อธิบายในเบื้องต้นกระแสเดรนของทรานซิสเตอร์  $M_{26}$  และ  $M_{22}$  สามารถเขียนอยู่ในรูปสมการได้ดังนี้

$$I_{D26} = \begin{cases} |\Delta I| & \text{เมื่อ } V_{con} = V_{DD} \\ 0 & \text{เมื่อ } V_{con} = V_{SS} \end{cases} \quad (5.11)$$

$$I_{D22} = \begin{cases} 0 & \text{เมื่อ } V_{con} = V_{DD} \\ |\Delta I| & \text{เมื่อ } V_{con} = V_{SS} \end{cases} \quad (5.12)$$

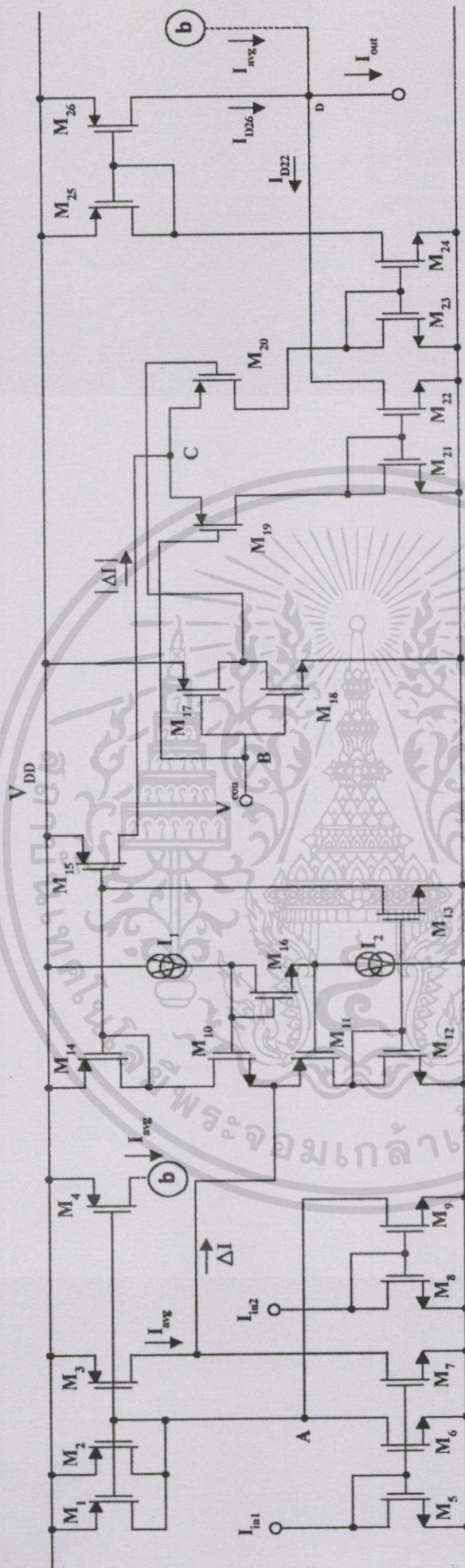
แทนสมการ (5.11) และ (5.12) ลงในสมการ (5.10) จะได้

$$I_{out} = \begin{cases} I_{avg} + |\Delta I| & \text{เมื่อ } V_{con} = V_{DD} \\ I_{avg} - |\Delta I| & \text{เมื่อ } V_{con} = V_{SS} \end{cases} \quad (5.13)$$

จากสมการที่ (5.8) ถึง (5.13) เนื่องจาก  $I_{avg}$  คือค่าอยู่ตรงกลางระหว่างค่าสูงสุด ( $I_{in Max}$ ) และค่าต่ำสุด ( $I_{in Min}$ ) จากกระแสอินพุตทั้งสอง ( $I_{in1}$  และ  $I_{in2}$ ) ส่วน  $|\Delta I|$  คือขนาดความแตกต่างของ  $I_{avg}$  กับค่ากระแสอินพุต  $I_{in1}$  ดังนั้นสมการที่ (5.13) จะสามารถเขียนได้ใหม่เป็น

$$I_{out} = \begin{cases} I_{in Max} & \text{เมื่อ } V_{con} = V_{DD} \\ I_{in Min} & \text{เมื่อ } V_{con} = V_{SS} \end{cases} \quad (5.14)$$

จากสมการที่ (5.14) แสดงให้เห็นว่าวงจรในรูปที่ 5.2 ประพฤติตัวเป็นวงจรหาค่าสูงสุดและต่ำสุดสำหรับสัญญาณกระแสแบบสองอินพุต ซึ่งสามารถควบคุมได้จากสายสัญญาณแรงดันจากภายนอก ( $V_{con}$ )



รูปที่ 5.2 วงจรหาค่าสูงสุดและค่าต่ำสุดความเร็วสูงแบบสองอินพุท

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 5.3 การวิเคราะห์หาสมรรถนะการทำงานของวงจร

#### 5.3.1 การวิเคราะห์หาช่วงปฏิบัติงานของวงจร

การหาช่วงปฏิบัติงานของวงจรถ้าค่าสูงสุดและต่ำสุดนั้น จะต้องพิจารณาจากช่วงปฏิบัติของวงจรร้อยทั้ง 3 วงจร ที่ถูกนำมาต่อรวมกันเป็นวงจรถ้าค่าสูงสุดและต่ำสุดที่ได้กล่าวไปแล้วในบทที่ 4 โดยจะนำค่ากระแสอินพุตสูงสุดที่ถูกวิเคราะห์ไว้แล้วของแต่ละวงจร มาทำการเปรียบเทียบกันบนพื้นฐานของความสมพ่วงกันทุกประการของทรานซิสเตอร์ ซึ่งค่ากระแสสูงสุดของวงจรถ้าค่าเฉลี่ย, วงจรเรียงกระแสแบบเต็มคลื่นและวงจรสวิตซ์อิเล็กทรอนิกส์ ถูกแสดงอยู่ในสมการที่ (4.30), (4.73) และ (4.116) ตามลำดับ จากค่าสูงสุดของวงจรร้อยทั้ง 3 วงจรเราจะทำการเลือกค่ากระแสอินพุตสูงสุดที่น้อยที่สุดใน 3 ค่า ที่จะยังคงทำให้วงจรทั้ง 3 ทำงานอยู่ในสภาวะอิ่มตัวและค่านั้นก็จะเป็นค่ากระแสอินพุตสูงสุดของวงจรถ้าค่าสูงสุดและต่ำสุดนั่นเองในที่นี้เมื่อทำการเปรียบเทียบแล้วก็คือค่ากระแสอินพุตสูงสุดของวงจรเรียงกระแสแบบเต็มคลื่นดังแสดงในสมการที่ (5.15)

$$I_{in(max)} = \frac{(V_{DD} - 2V_T)^2 \beta_{12} \beta_{14}}{(\sqrt{\beta_{12}} + \sqrt{\beta_{14}})^2} \quad (5.15)$$

สำหรับค่ากระแสอินพุตต่ำสุด ในที่นี้จะประมาณเท่ากับ ศูนย์ หรือ ไม่มีกระแสอินพุตไหลเข้าสู่วงจรมันเอง

#### 5.3.2 การวิเคราะห์ผลตอบสนองทางความถี่

จากหลักการทำงานของวงจรถ้าค่า 5.2 จะสามารถแยกการวิเคราะห์ออกได้เป็น 2 กรณี ดังนี้คือ

##### 1. กรณีที่วงจรทำการเลือกค่าสูงสุด

จากวงจรถ้าค่า 5.2 จะสามารถแบ่งวงจรถ้าค่าออกได้เป็น 3 ส่วนหลักๆคือ วงจรถ้าค่าเฉลี่ย, วงจรเรียงกระแสแบบเต็มคลื่นและวงจรสวิตซ์อิเล็กทรอนิกส์ ซึ่งทั้งสามวงจรถ้าค่าก็ได้มีการวิเคราะห์ผลตอบสนองทางความถี่ไปแล้วในบทที่ 4 และภาคผนวก ข. เพื่อที่จะทำการวิเคราะห์หาความถี่ที่เป็นตัวจำกัดสมรรถนะทางความถี่ของวงจรถ้าค่าสูงสุดจะทำได้โดยการนำผลตอบสนองทางความถี่ของวงจรถ้าค่าทั้งสามวงจรถ้าค่าในสมการที่ (ข.10), (ข.16), (4.94), (4.102) และ(4.133) มาพิจารณา

เมื่อทำการแทนค่าตัวแปรให้เป็นไปตามวงจรถ้าค่า 5.2 และจัดรูปใหม่ให้อยู่ในรูปของ  $(T_s+1)$  [ภาคผนวก ค.] จะได้อายุของค่าเวลาของ (Time constant) ดังแสดงในสมการต่อไปนี้ตามลำดับ

$$T_o = \frac{g_{m7}(c_1 + c_2)}{g_{m3}g_{m6} - g_{m1}g_{m7} - g_{m2}g_{m7}} \quad (5.16)$$

$$T_1 = \frac{c_1 + c_2}{g_{m1} + g_{m2}} \quad (5.17)$$

$$T_2 = \frac{c_5}{g_{m5}} \quad (5.18)$$

$$T_3 = \frac{c_{10}}{g_{m10}} \quad (5.19)$$

$$T_4 = \frac{c_{11}}{g_{m11}} \quad (5.20)$$

$$T_5 = \frac{c_{12}}{g_{m12}} \quad (5.21)$$

$$T_6 = \frac{c_{14}}{g_{m14}} \quad (5.22)$$

$$T_7 = \frac{c_{20}}{g_{m20}} \quad (5.23)$$

$$T_8 = \frac{c_{23}}{g_{m23}} \quad (5.24)$$

$$T_9 = \frac{c_{25}}{g_{m25}} \quad (5.25)$$

จากสมการที่ (5.16) ถึง (5.25) ทำการแทนค่า  $C_i$  และ  $g_{mi}$  ที่ได้กำหนดค่าไว้ในตารางในภาคผนวก ค. จะได้ค่าความถี่เชิงมุมซีโร(ZERO) ของ  $T_o$  ประมาณ 135.36 MHz และความถี่เชิงมุมโพล(POLE) ของ  $T_1, T_2, T_3, T_4, T_5, T_6, T_7, T_8$  และ  $T_9$  ประมาณ 269.41MHz,  $2.51 \cdot 10^3$ MHz,  $1.27 \cdot 10^3$ MHz,  $1.27 \cdot 10^3$ MHz, 746.59MHz, 572.1MHz, 396.69MHz,  $1.06 \cdot 10^3$ MHz และ 198.02MHz ตามลำดับจะเห็นได้ว่าค่าความถี่ของความถี่เชิงมุม  $T_o$  จะมีค่าต่ำที่สุดคือประมาณ 135.36MHz จึงถือว่าเป็นค่าความถี่ที่เป็นตัวจำกัดสมรรถนะทางความถี่ของวงจรในขณะที่วงจรทำการเลือกค่าสูงสุด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 2. กรณีที่วงจรทำการเลือกค่าต่ำสุด

ในกรณีนี้จะทำการพิจารณาเช่นเดียวกับในกรณีที่ 1 โดยนำผลตอบสนองทางความถี่ของวงจรย่อยทั้งสามวงจรมาพิจารณาซึ่งในที่นี้ก็คือสมการที่ (ข.10), (ข.16), (4.94), (4.102) และ (4.140) เมื่อทำการแทนค่าตัวแปรให้เป็นไปคังวงจรในรูปที่ 5.2 และจัดรูปใหม่ให้อยู่ในรูป  $(T_s+1)$  จะได้ค่าของค่าเวลาคงที่  $T_0, T_1, T_2, T_3, T_4, T_5$  และ  $T_6$  มีค่าเท่ากับในกรณีที่วงจรทำการเลือกค่าสูงสุดอยู่และจะมีค่าของค่าเวลาคงที่  $T_{10}$  และ  $T_{11}$  ที่เพิ่มขึ้นมาดังแสดงในสมการที่ (5.26) และ (5.27)

$$T_{10} = \frac{C_{19}}{g_{m19}} \quad (5.26)$$

$$T_{11} = \frac{C_{21}}{g_{m21}} \quad (5.27)$$

จากสมการที่ (5.26) และ (5.27) เพื่อแทนค่า  $C_i$  และ  $g_{mi}$  ตามที่ได้กำหนดไว้ในภาคผนวก ค. จะได้ค่าความถี่เชิงมุมโพลของ  $T_{10}$  และ  $T_{11}$  ประมาณ 396.69MHz และ  $1.06 \cdot 10^3$  MHz ตามลำดับ จากค่าดังกล่าวเมื่อทำการเปรียบเทียบกับค่าความถี่เชิงมุมของ  $T_0, T_1, T_2, T_3, T_4, T_5$  และ  $T_6$  จะได้ค่าความถี่เชิงมุมของ  $T_0$  ต่ำที่สุดคือ 135.36MHz ดังนั้นค่าความถี่ดังกล่าวจึงเป็นตัวจำกัดสมรรถนะทางความถี่ของวงจรในขณะที่ยังวงจรทำการเลือกค่าต่ำสุด

จากทั้งสองกรณีจะสังเกตได้ว่ามีค่าความถี่ที่จำกัดสมรรถนะของวงจรในทางความถี่ที่เท่ากัน ดังนั้นวงจรหาค่าสูงสุดและค่าที่ได้ออกแบบจึงถูกจำกัดความถี่ในการทำงานอยู่ที่ประมาณ 135.36MHz

### 5.3.3 การวิเคราะห์หาค่าความผิดพลาดของวงจร

จากหลักการการทำงานของวงจรในรูปที่ 5.2 การหาค่าความผิดพลาด ( $\epsilon_r$ ) ของวงจรหาค่าสูงสุดและค่าต่ำสุดแบบสองอินพุตนั้น จะต้องพิจารณาจากความผิดพลาดของวงจรย่อยทั้ง 3 วงจรที่ได้วิเคราะห์ไว้แล้วในภาคผนวก ก. เนื่องจากวงจรย่อยทั้ง 3 วงจรถูกอยู่ในลักษณะของอนุกรมกัน เมื่อนำสมการ (ก.11), (ก.20) และ (ก.28) มาแทนค่าและจัดรูปสมการใหม่ จะได้ความสัมพันธ์ระหว่างกระแสเอาต์พุต  $I_{out}$  และกระแสอินพุต  $I_{in}$  ของวงจรหาค่าสูงสุดและค่าต่ำสุด เป็นดังสมการที่ (5.28)

$$I_{out} = \frac{g_{m4}g_{m6}g_{m12}g_{m15}g_{m24}g_{m26}}{2g_{m1}g_{m5}g_{m11}g_{m14}g_{m23}g_{m25}} I_1 + \frac{g_{m4}g_{m9}g_{m12}g_{m15}g_{m24}g_{m26}}{2g_{m1}g_{m8}g_{m11}g_{m14}g_{m23}g_{m25}} I_2 \quad (5.28)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ดังนั้นจากสมการ (5.28) จะได้ค่าความผิดพลาด ( $\epsilon_r$ ) ของวงจรถ้าค่าสูงสุดและค่าต่ำสุด ที่ ออกแบบในรูปที่ 5.2 มีค่าดังนี้

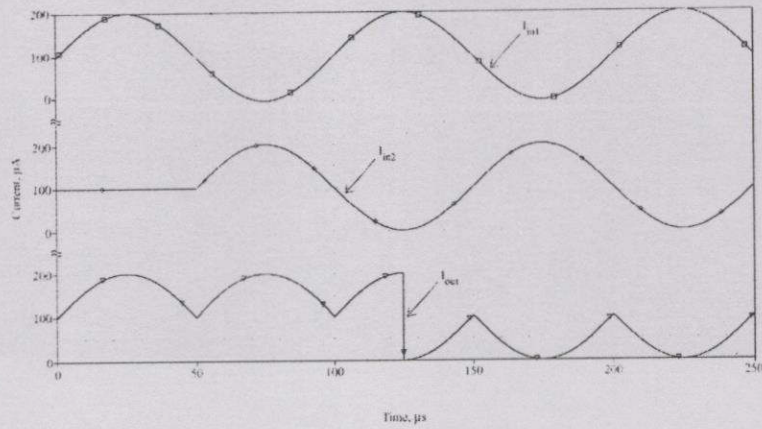
$$\epsilon_r = 1 - \frac{g_{m4}g_{m6}g_{m12}g_{m15}g_{m24}g_{m26}}{2g_{m1}g_{m5}g_{m11}g_{m14}g_{m23}g_{m25}} - \frac{g_{m4}g_{m9}g_{m12}g_{m15}g_{m24}g_{m26}}{2g_{m1}g_{m8}g_{m11}g_{m14}g_{m23}g_{m25}} \quad (5.29)$$

#### 5.4 ผลการเลียนแบบการทำงาน ด้วยโปรแกรม PSPICE

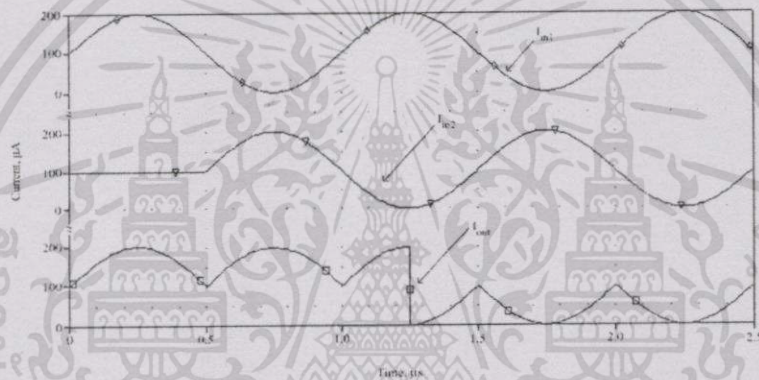
เพื่อทดสอบสมรรถนะของวงจรถ้าค่าสูงสุดและค่าต่ำสุดความเร็วสูงแบบสองอินพุท ที่ได้ ออกแบบขึ้น จะทำการทดสอบโดยเลียนแบบการทำงานของวงจรในรูปที่ 5.2 ด้วยโปรแกรม PSPICE ด้วยการใช้แบบจำลองมอสเฟต BSIM3V3 โดยใช้เทคโนโลยี CMOS ขนาด  $0.5 \mu\text{m}$  ซึ่ง ภายใต้อุปกรณ์มอสเฟตแต่ละตัว ได้กำหนดให้มีค่าความกว้างของแชนแนล  $W$  (channel Width) และความยาวของแชนแนล  $L$  (channel Length) แสดงไว้ในตารางที่ 5.1 และกำหนดแหล่งจ่ายไฟ  $V_{DD} = -V_{SS} = 3 \text{ V}$  แหล่งจ่ายกระแสไบอัส  $I_1 = 20 \mu\text{A}$ ,  $I_2 = 20 \mu\text{A}$ .

ตารางที่ 5.1 การเลือกใช้  $W$  และ  $L$  ของมอสเฟตในวงจรถ้าค่าแสดงในรูปที่ 5.2

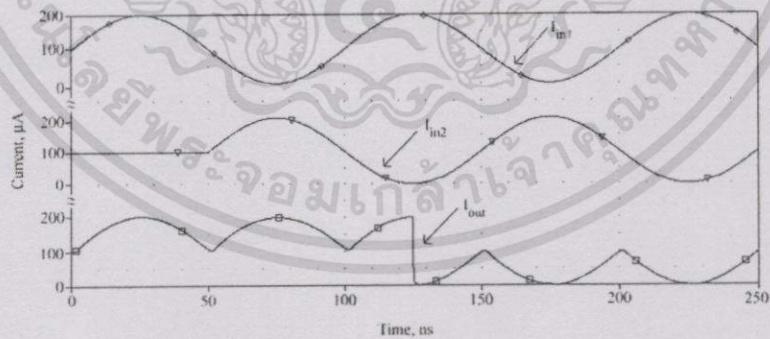
มอสเฟต	$W (\mu\text{m})$	$L (\mu\text{m})$
M1, M2, M3, M4	2.9	1.7
M5, M6, M7, M8, M9	2.3	1.7
M10	1.8	0.7
M11	1.8	0.7
M12, M13	2.5	0.7
M14, M15	8	0.7
M16	1	1
M17, M18, M19, M20	0.8	0.5
M21, M22, M23, M24, M25, M26	1	1



(ก) สัญญาณไซน์ 10 KHz



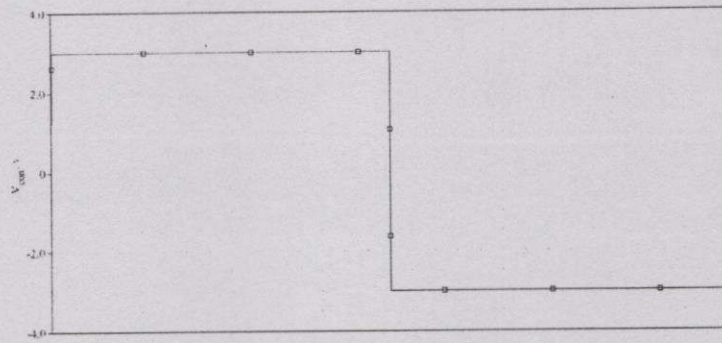
(ข) สัญญาณไซน์ 1 MHz



(ค) สัญญาณไซน์ 10 MHz

รูปที่ 5.3 ผลการเลียนแบบการทำงานของวงจรในรูปที่ 5.2 เมื่อป้อนกระแสจุดเข้า  $I_{in1}$  และ  $I_{in2}$  เป็นสัญญาณไซน์ ที่มีขนาด 0  $\mu\text{A}$  ถึง 200  $\mu\text{A}$

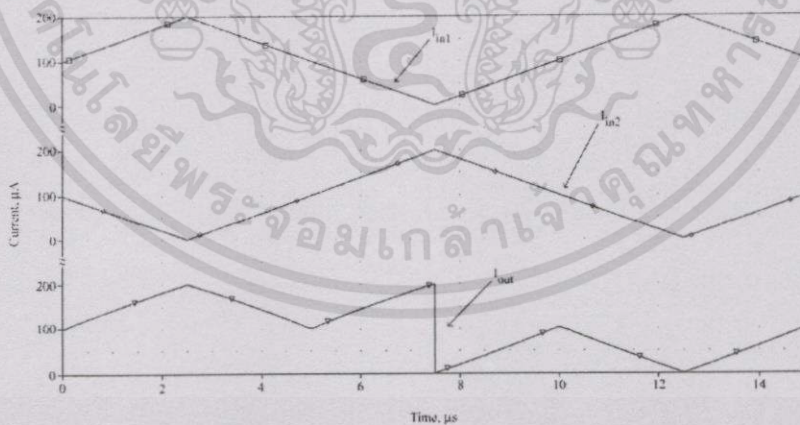
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ง)

รูปที่ 5.3 (ต่อ)

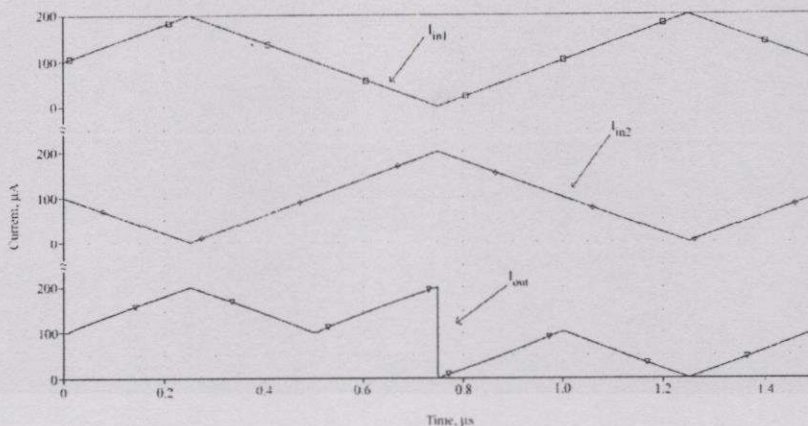
ในรูปที่ 5.3 เป็นผลการเขียนแบบการทำงานของวงจรในรูปที่ 5.2 เมื่อป้อนกระแสจุดเข้า  $I_{in1}$  และ  $I_{in2}$  เป็นสัญญาณไซน์ ที่มีขนาด  $0 \mu A$  ถึง  $200 \mu A$  โดยที่ กระแสอินพุท  $I_{in2}$  มีเฟสที่เลื่อนไปจากกระแสอินพุท  $I_{in1}$  อยู่ที่  $\pi$  เรเดียน ที่ความถี่ต่างๆ ดังนี้  $10 \text{ KHz}$ ,  $1 \text{ MHz}$  และ  $10 \text{ MHz}$  ซึ่งแสดงอยู่ในรูปที่ 5.3(ก), 5.3(ข) และ 5.3(ค) ตามลำดับ เพื่อเป็นการยืนยันถึงการทำงานกับสัญญาณในลักษณะอื่นได้เช่นกัน จึงทำการป้อนสัญญาณรูปสามเหลี่ยมขนาด  $0 \mu A$  ถึง  $200 \mu A$  โดยที่ กระแสอินพุท  $I_{in2}$  มีความต่างเฟสกับกระแสอินพุท  $I_{in1}$  อยู่ที่  $\pi$  เรเดียน ที่ความถี่ต่างๆ ดังนี้  $100 \text{ KHz}$  และ  $1 \text{ MHz}$  ซึ่งแสดงอยู่ในรูปที่ 5.4(ก) และ 5.4(ข) ตามลำดับ จากผลการเขียนแบบการทำงานของรูปที่ 5.3 และ 5.4 แสดงให้เห็นว่าวงจรที่ได้นำเสนอ มีช่วงปฏิบัติการที่กว้าง มีความถูกต้องแม่นยำในการทำงานสูงและสามารถทำงานได้ที่ความถี่ในย่านกว้าง



(ก) สัญญาณสามเหลี่ยม 100 KHz

รูปที่ 5.4 ผลการเขียนแบบการทำงานของวงจรในรูปที่ 5.2 เมื่อป้อนกระแสจุดเข้า  $I_{in1}$  และ  $I_{in2}$  เป็นสัญญาณรูปสามเหลี่ยม ที่มีขนาด  $0 \mu A$  ถึง  $200 \mu A$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(จ) สัญญาณสามเหลี่ยม 1 MHz

(ค) เป็นสัญญาณควบคุม  $V_{con}$ 

รูปที่ 5.4 (ต่อ)

## 5.5 บทสรุป

วงจรค่าสูงสุดและต่ำสุดแบบสองอินพุตความเร็วสูงที่มีการทำงานในโหมดกระแส โดย ใช้ CMOS แบบใหม่ ที่ได้นำเสนอนี้ สามารถควบคุมได้จากสายสัญญาณแรงดันจากภายนอกเพื่อที่จะให้วงจรมีค่าสูงสุดและต่ำสุดได้ และจากเทคนิคที่นำเสนอที่นำเสนอนี้วงจรจะมีช่วงปฏิบัติการทางความถี่ที่กว้างและมีความแม่นยำในการทำงานสูง จากการทดสอบ โดยการเลียนแบบการทำงานด้วยโปรแกรม PSPICE

## บทที่ 6

# บทสรุปและวิจารณ์

### 6.1 บทสรุปและวิจารณ์

ในการนำเสนอหลักการและวิธีการออกแบบวงจรหาค่าสูงสุดและต่ำสุดความเร็วสูงแบบสองอินพุตที่ได้นำเสนอขึ้นในวิทยานิพนธ์นี้ เป็นอีกแนวทางหนึ่งที่ได้ทำการวิจัยและพัฒนาขึ้น โดยการออกแบบวงจรจะอาศัยหลักการของวงจรรวมและการทำงานของวงจรจะอยู่ในรูปของกระแส ผลการทำงานของวงจรสามารถขึ้นขึ้นได้ด้วยผลการวิเคราะห์คุณสมบัติของวงจรในทางทฤษฎีและผลการเขียนแบบการทำงานของวงจรด้วยโปรแกรม PSPICE โดยวงจรที่ได้ทำการออกแบบนี้สามารถที่จะให้ค่ากระแสเอาต์พุตเป็นได้ทั้งค่าสูงสุดหรือค่าต่ำสุดระหว่างอินพุตทั้งสองของวงจร โดยการจะให้วงจรนั้นผลิตค่ากระแสเอาต์พุตเป็นค่าสูงสุดหรือค่าต่ำสุดนั้นสามารถควบคุมการเลือกได้จากสายสัญญาณแรงดันจากภายนอก จากข้อคิดตรงนี้เองเราจึงสามารถนำวงจรนี้ไปใช้ร่วมกับการทำงานที่ต้องการการตัดสินใจ เช่นในระบบควบคุมแบบพีซี

### 6.2 ข้อเสนอแนะและแนวทางการทำวิจัยและพัฒนาต่อ

วงจรหาค่าสูงสุดและต่ำสุดความเร็วสูงแบบสองอินพุตที่ได้นำเสนอในวิทยานิพนธ์นี้ยังคงสามารถป้อนอินพุตได้เพียงสองอินพุตเท่านั้นเนื่องจากหลักการที่ใช้ในการออกแบบนั้นเป็นการนำค่าเฉลี่ยระหว่างสองอินพุตมาลบกับอินพุตตัวใดตัวหนึ่ง จากผลลบที่ได้จะมีค่าเป็นได้ทั้งค่าลบและค่าบวกขึ้นอยู่กับว่าค่าเฉลี่ยนั้นมีค่ามากกว่าหรือน้อยกว่าอินพุตที่นำไปลบ และเมื่อนำค่าดังกล่าวไปเข้าวงจรเรียงกระแสแบบเต็มคลื่นจากคุณสมบัติของวงจรก็จะได้ค่าขนาดซึ่งจะมีค่าเป็นบวกเสมอ และเมื่อนำค่านี้ไปบวกหรือลบกับอินพุตตัวใดตัวหนึ่งก็จะได้ค่ากระแสสูงสุดหรือต่ำสุดออกมา จะสังเกตได้ว่าถ้าเราเปลี่ยนเป็นสามอินพุตหลักการนี้ก็จะใช้ไม่ได้อีกต่อไปเนื่องจากค่าเฉลี่ยที่จะนำไปลบกับอินพุตตัวใดตัวหนึ่งในสามตัวนั้นผลลบที่ได้จะมีขนาดไม่เท่ากันจึงเป็นเหตุผลข้อหนึ่งที่น่าจะนำไปพัฒนาต่อเพื่อที่จะสามารถใช้งานได้หลายอินพุต

จากการทำวิจัยยังพบอีกหนึ่งประการคือการสะท้อนกระแสที่ผิดพลาดของวงจรสะท้อนกระแสถ้าสามารถปรับปรุงวงจรสะท้อนกระแสให้มีค่าผิดพลาดที่น้อยลง ก็จะทำให้วงจรนี้มีค่าความผิดพลาดน้อยลงด้วยเช่นกัน

## เอกสารอ้างอิง

- [1] Richard S. Muller, Theodore I. Kamins. Device Electronics for Integrated Circuits. 2<sup>nd</sup> Ed. John Wiley&Sons, Inc. 1986
- [2] David A. Johns, Ken Martin. Analog Integrated Circuit Design. John Wiely&Sons, Inc. 1997
- [3] S. M. Sze. Physics of Semiconductor Devices. 2<sup>nd</sup> Ed. John Wiley&Sons, Inc. 1981
- [4] Philip E. Aleen, Douglas R. Holberg. CMOS Analog Circuit Design. New York Holt, Rinehart and Winston, Inc. 1987
- [5] M. Banu, Y. Tividis. "Detailed analysis of nonidealities in MOS fully integrated active RC filters based on balances netwroks," IEE Proc., vol. 131, Pt. G., Oct. 1984, pp. 190-196.
- [6] Adel S. Sedra, Kenneth C. Smith. Microelectronic Circuits. 4<sup>th</sup> Ed. New York. Oxford University Press, Inc. 1998.
- [7] Paul R. Gray, Robert G. Meyer. Analysis and Design of Analog Integrated Circuits. 3<sup>rd</sup> Ed. John Wiley&Sons, Inc. 1993
- [8] Giuseppe Massobrio, Paolo Antognetti. Semiconductor Device Modeling with SPICE. 2<sup>nd</sup> Ed. New York McGraw-Hill, Inc. 1993
- [9] Ion E. Opris, "Rail-to-Rail Multiple-Input Min/Max Circuit," IEEE Trans. On Circuits and Systems-part II, vol. 45, no. 1, Jan. 1998, pp. 137-140.
- [10] C.-Y. Hunang, B.-D. Liu, "Current-mode multiple input maximum circuit for fuzzy logic controllers," Electronics Lett., vol. 30, no.23, 1999, pp. 1038-1040.
- [11] T.Inoue, F. Ueno, T. Motomura, O. Setoguchi, R. Matsuo, "New High-speed analogue max and min circuits using OTA-Based bouned-difference operations," Electronics Lett., vol. 27, no. 12, 1991, pp.1034-1035.
- [12] C.-Y. Hunang, C.-J. Wang, B.-D. Liu, "Modular current-mode multiple input minimum circuit for fuzzy logic controllers," Electronics Lett. Vol. 32, no. 12, 1996, pp. 1067-1069.
- [13] วันชัย ธีรรุจา "การออกแบบและสังเคราะห์วงจรรอนาลอกฟังก์ชัน โดยใช้หลักการวงจรรวม" วิทยานิพนธ์วิศวกรรมศาสตรดุษฎีบัณฑิต สาขาวิศวกรรมไฟฟ้า บัณฑิตวิทยาลัย, สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- [14] R. Guntapong, V. Rieweuja, C. Fongsamut, A. Kaewpoonsuk , “ High frequency CMOS precision full-wave rectifier circuit” Proceedings of ISIC-99 8<sup>th</sup> , pp. 13-15.
- [15] เกียรติศักดิ์ คมวัชระ “การสร้างวงจรสายพานกระแสและวงจรแปลงความต้านทานค่าลบด้วย CMOS” วิทยานิพนธ์วิศวกรรมศาสตรมหาบัณฑิต สาขาวิศวกรรมไฟฟ้า บัณฑิตวิทยาลัย, สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง 2534



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ภาคผนวก ก.

## การวิเคราะห์หาค่าผิดพลาดของวงจรย่อยที่ใช้ในการออกแบบ

## 1. การหาค่าความผิดพลาดของวงจรหาค่าเฉลี่ย

จากหลักการทำงานของวงจรหาค่าเฉลี่ยที่ได้ออกแบบในรูปที่ 4.10 ความผิดพลาดของวงจรที่ได้ออกแบบจะเกิดจากวงจรสะท้อนกระแสแบบพื้นฐานที่มีอัตราการส่งผ่านกระแสเท่ากับหนึ่งและหนึ่งส่วนสอง โดยพิจารณาสมการดังต่อไปนี้

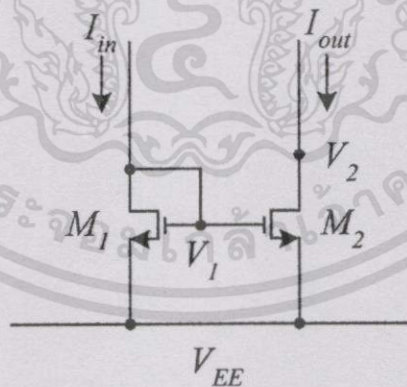
$$I_{out} = (1 - \varepsilon_a) I_{in} \quad (ก.1)$$

โดยที่  $I_{out}$  คือ กระแสจุดออกของวงจรสะท้อนกระแส

$\varepsilon_a$  คือ ค่าความผิดพลาดที่เกิดจากวงจรสะท้อนกระแส

$I_{in}$  คือ กระแสจุดเข้าของวงจรสะท้อนกระแส

จากวงจรสะท้อนกระแสแบบพื้นฐานที่มีอัตราการส่งผ่านกระแสเท่ากับหนึ่ง ดังแสดงในรูปที่ ก.1 ซึ่งจะได้ความสัมพันธ์ระหว่างกระแสจุดออก  $I_{out}$  และกระแสจุดเข้า  $I_{in}$  สำหรับสัญญาณขนาดเล็กดังนี้



รูปที่ ก.1 วงจรสะท้อนกระแสแบบพื้นฐาน

$$I_{out} = \frac{g_{m2}}{g_{m1}} I_{in} \quad (ก.2)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หรือ

$$I_{in} = \frac{g_{m1}}{g_{m2}} I_{out} \quad (ก.3)$$

โดยที่  $g_{mi}$  คือ ค่าอัตราขยายความนำของสัญญาณขนาดเล็กในมอสเฟต  $M_i$

ถ้าแทนค่ากระแสจุดเข้าของวงจรสะท้อนกระแสจากสมการที่ (ก.3) ลงในสมการที่ (ก.1) จะได้ค่าความผิดพลาด  $\varepsilon_a$  ที่เกิดจากวงจรสะท้อนกระแสแบบพื้นฐานจะมีค่าเท่ากับ

$$\varepsilon_a = 1 - \frac{g_{m2}}{g_{m1}} \quad (ก.4)$$

ความผิดพลาด ( $\varepsilon_r$ ) ของวงจรหาค่าเฉลี่ยก็เกิดจากวงจรสะท้อนกระแสเช่นกันเขียนเป็นสมการได้ดังนี้

$$I_{D2} = \frac{g_{m2}}{g_{m1}} I_1 \quad (ก.5)$$

$$I_{D4} = \frac{g_{m4}}{g_{m3}} I_2 \quad (ก.6)$$

จากรูปที่ 4.10 จะได้

$$I_S = I_{D2} + I_{D4} \quad (ก.7)$$

ดังนั้น

$$I_S = \frac{g_{m2}}{g_{m1}} I_1 + \frac{g_{m4}}{g_{m3}} I_2 \quad (ก.8)$$

จากรูปที่ 4.10 กระแส  $I_S$  คือกระแสครนของมอสเฟต  $M_5$  และ  $M_6$  ในสมการที่ (ก.9) จะแสดงความสัมพันธ์ระหว่าง  $I_{avg}$  และ  $I_S$

$$I_{avg} = \frac{g_{m7}}{2g_{m5}} I_S \quad (ก.9)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการที่ (ก.7) และ (ก.8) จะได้

$$I_{avg} = \frac{g_{m7}}{2g_{m5}} \left( \frac{g_{m2}}{g_{m1}} I_1 + \frac{g_{m4}}{g_{m3}} I_2 \right) \quad (\text{ก.10})$$

$$I_{avg} = \frac{g_{m7}g_{m2}}{2g_{m5}g_{m1}} I_1 + \frac{g_{m7}g_{m4}}{2g_{m5}g_{m3}} I_2 \quad (\text{ก.11})$$

จากสมการ (ก.11) จะได้ค่าความผิดพลาด ( $\epsilon_r$ ) ของวงจรถ่ายค่าเฉลี่ยที่ออกแบบในรูปที่ 4.10 มีค่าดังนี้

$$\epsilon_r = 1 - \frac{g_{m7}g_{m2}}{2g_{m5}g_{m1}} - \frac{g_{m7}g_{m4}}{2g_{m5}g_{m3}} \quad (\text{ก.12})$$

## 2. การหาค่าความผิดพลาดของวงจรรีขงกระแสแบบเต็มคลื่น

จากหลักการทํางานของวงจรรีขงกระแสแบบเต็มคลื่นที่ใช้ในการออกแบบในรูปที่ 4.12 กรณีของกระแสจุดเข้าที่มีค่ามากกว่าศูนย์ ( $I_{in} > 0$ ) และกรณีของกระแสจุดเข้าที่มีค่าน้อยกว่าศูนย์ ( $I_{in} < 0$ ) จะเห็นว่ามอสเฟต  $M_1$  และ  $M_2$  จะสลับกันทํางาน ดังนั้นในการหาค่าความผิดพลาด ( $\epsilon_r$ ) ของวงจรถ่ายค่าเฉลี่ยเพียงกรณีใดกรณีหนึ่ง ได้ดังนั้นจึงพิจารณาเฉพาะกรณีกระแสจุดเข้า  $I_{in}$  มีค่ามากกว่าศูนย์ ( $I_{in} > 0$ ) เท่านั้น

เมื่อเลือกพิจารณาในกรณีที่  $I_{in}$  มีค่ามากกว่าศูนย์นั้น มอสเฟต  $M_1$  จะอยู่ในสภาวะไม่นำกระแสกระแส  $I_{D1}$  ของมอสเฟต  $M_1$  จะมีค่าเท่ากับศูนย์ และกระแส  $I_{D2}$  ของมอสเฟต  $M_2$  จะมีค่าเท่ากับกระแสจุดเข้า  $I_{in}$  เขียนเป็นสมการได้ดังนี้

$$I_{in} = I_{D2} = I_{D4} \quad (\text{ก.13})$$

จากสมการที่ (ก.2) จะได้ว่าทํางานของวงจรถ่ายค่าเฉลี่ยแบบบวก  $M_3$  และ  $M_4$  ทำให้กระแส  $I_{D4}$  ของมอสเฟต  $M_4$  มีค่าเท่ากับ

$$I_{D4} = \frac{g_{m4}}{g_{m3}} I_{D3} \quad (\text{ก.14})$$

ถ้ารวมกระแสที่จุดต่อระหว่างขาเกตและเดรนของมอสเฟต  $M_5$  จะได้ว่ากระแสเดรน  $I_{D5}$  ของมอสเฟต  $M_5$  จะเป็นผลรวมของกระแสเดรน  $I_{D1}$  ของมอสเฟต  $M_1$  กับกระแสเดรน  $I_{D4}$  ของมอสเฟต  $M_4$  แต่เนื่องจากว่ากระแสเดรน  $I_{D1}$  ของมอสเฟต  $M_1$  มีค่าเท่ากับศูนย์ ดังนั้นเขียนเป็นสมการได้ว่า

$$I_{D5} = I_{D4} \quad (\text{ก.15})$$

แทนค่ากระแสเดรน  $I_{D4}$  จากสมการที่ (ก.14) ลงในสมการที่ (ก.15) จะได้ว่า

$$\frac{g_{m4}}{g_{m3}} I_{D3} = I_{D5} \quad (\text{ก.16})$$

จากสมการที่ (ก.3) จะได้ว่าการทำงานของวงจรถ่ายโอนกระแสแบบลบ  $M_5$  และ  $M_6$  มีค่ากระแสเดรน  $I_{D5}$  ของมอสเฟต  $M_5$  ดังนี้

$$I_{D5} = \frac{g_{m5}}{g_{m6}} I_{D6} \quad (\text{ก.17})$$

แทนค่ากระแสเดรน  $I_{D5}$  ของมอสเฟต  $M_5$  จากสมการที่ (ก.17) ลงในสมการที่ (ก.16) จะได้ว่า

$$\frac{g_{m4}}{g_{m3}} I_{D3} = \frac{g_{m5}}{g_{m6}} I_{D6} \quad (\text{ก.18})$$

ที่จุดออกของวงจรถ่ายโอนจะได้ว่า

$$I_{D6} = I_{out} \quad (\text{ก.19})$$

จากสมการที่ (ก.13), (ก.14) และ (ก.19) จะได้ว่า

$$I_{out} = \frac{g_{m4} g_{m6}}{g_{m5} g_{m3}} I_{in} \quad (\text{ก.20})$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการที่ (ก.20) จะได้ค่าความผิดพลาด ( $\varepsilon_r$ ) ของวงจรเรียงกระแสแบบเต็มคลื่นที่ ออกแบบในรูปที่ 4.12 ที่เกิดจากวงจรสะท้อนกระแสเป็นหลักดังนี้

$$\varepsilon_r = 1 - \frac{g_{m4}g_{m6}}{g_{m5}g_{m3}} \quad (\text{ก.21})$$

### 3. การหาค่าความผิดพลาดของวงจรสวิตซ์อิเล็กทรอนิกส์

จากหลักการการทำงานของวงจรสวิตซ์อิเล็กทรอนิกส์ที่ได้ออกแบบในรูปที่ 4.15 จะมีอยู่ 2 กรณีคือกรณีที่มีการจ่ายศักดา  $V_C$  เป็นค่าบวกและกรณีของการจ่ายศักดา  $V_C$  เป็นค่าลบจะเห็นได้ว่า มอสเฟต  $M_3$  และ  $M_4$  จะสลับกันทำงาน ดังนั้นในการหาค่าความผิดพลาดของวงจรจะพิจารณา เฉพาะในกรณีที่จ่ายศักดา  $V_C$  เป็นบวกเท่านั้นเนื่องจากความผิดพลาดส่วนใหญ่ของวงจรจะเกิดจาก วงจรสะท้อนกระแสเป็นหลักและขณะที่จ่ายศักดา  $V_C$  เป็นค่าบวกจะมีวงจรสะท้อนกระแส  $M_7$ - $M_8$  และ  $M_9$ - $M_{10}$  ทำงานซึ่งตรงกันข้ามกับการจ่ายศักดา  $V_C$  เป็นค่าลบที่จะมีเพียงวงจรสะท้อนกระแส  $M_5$ - $M_6$  ที่ทำงาน ซึ่งค่าความผิดพลาดที่เกิดขึ้นก็จะมามีค่าน้อยกว่าในกรณีที่จ่ายศักดา  $V_C$  เป็นค่า บวก จากที่ได้กล่าวไปจะสามารถเขียนเป็นสมการได้ดังนี้

$$I_{in} = I_{D4} \quad (\text{ก.22})$$

จากรูปที่ 4.15 ค่ากระแสเดรนของมอสเฟต  $M_7$  จะมีค่าเท่ากับกระแสจุดเข้า  $I_{in}$  ดังสมการ (ก.23)

$$I_{in} = I_{D4} = I_{D7} \quad (\text{ก.23})$$

จากสมการที่ (ก.23) และ (ก.2) จะได้ว่าการทำงานของวงจรสะท้อนกระแส  $M_7$  และ  $M_8$  ทำให้ กระแสเดรนของมอสเฟต  $M_8$  มีค่าดังนี้

$$I_{D8} = \frac{g_{m8}}{g_{m7}} I_{D7} \quad (\text{ก.24})$$

จากวงจรที่แสดงในรูปที่ 4.15 จะสังเกตได้ว่ากระแสเดรนของมอสเฟต  $M_8$  และ  $M_9$  มีค่าเท่ากันและ สามารถเขียนเป็นสมการดังนี้

$$I_{D9} = I_{D8} \quad (\text{ก.25})$$

จากสมการที่ (ก.25) และ (ก.2) กับการทำงานของวงจรถ่ายโอนกระแส  $M_9$ - $M_{10}$  ทำให้กระแสเดรน  $I_{D10}$  ของมอสเฟต  $M_{10}$  มีค่าดังนี้

$$I_{D10} = \frac{g_{m10}}{g_{m9}} I_{D9} \quad (\text{ก.26})$$

จากสมการที่ (ก.24) และ (ก.25) จะได้

$$I_{D10} = \frac{g_{m10}}{g_{m9}} \frac{g_{m8}}{g_{m7}} I_{D7} \quad (\text{ก.27})$$

เนื่องจาก  $I_{out} = I_{D10}$  และจากสมการ (ก.22), (ก.23) และ (ก.27) จะได้

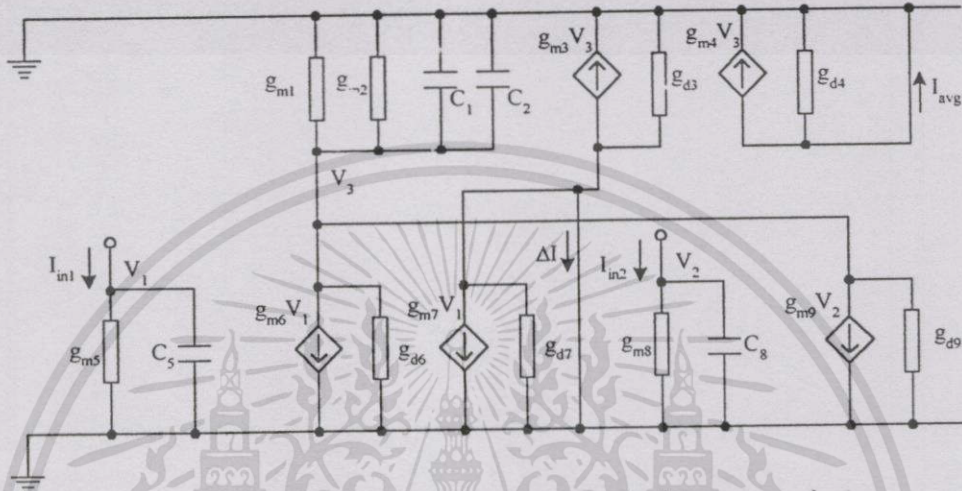
$$I_{out} = \frac{g_{m10}}{g_{m9}} \frac{g_{m8}}{g_{m7}} I_{in} \quad (\text{ก.28})$$

จากสมการที่ (ก.28) จะได้ค่าความผิดพลาด ( $\epsilon_r$ ) ของวงจรถ่ายโอนสัญญาณที่ออกแบบในรูปที่ 4.15 จะมีค่าดังนี้

$$\epsilon_r = 1 - \frac{g_{m10} g_{m8}}{g_{m9} g_{m7}} \quad (\text{ก.29})$$

## ภาคผนวก ข.

## การวิเคราะห์ผลตอบสนองต่อสัญญาณขนาดเล็กของ วงจรหาค่าเฉลี่ยที่ใช้ในการออกแบบ



รูปที่ ข.1 วงจรสมมูลของสัญญาณขนาดเล็กของวงจรหาค่าเฉลี่ยที่ใช้อยู่ในรูปที่ 5.2

ในภาคผนวก ข. เป็นการวิเคราะห์ผลตอบสนองต่อสัญญาณขนาดเล็กของวงจรหาค่าเฉลี่ย ที่นำมาประยุกต์ใช้ในวงจรหาค่าสูงสุดและต่ำสุด ในรูปที่ 5.2 โดยจะแบ่งออกเป็น 2 กรณี ดังนี้คือ กรณีที่ 1 เมื่อ  $I_{in1} > 0, I_{in2} = 0$

พิจารณาที่จุด  $V_1$  (ข.1)

$$I_{in1} = (g_{m5} + c_5 s) V_1$$

พิจารณาที่จุด  $V_3$  (ข.2)

$$[(g_{m1} + g_{m2}) + s(c_1 + c_2)] V_3 = g_{m6} V_1 + g_{d6} V_3$$

หรือ (ข.3)

$$V_3 [(g_{m1} + g_{m2}) + s(c_1 + c_2)] = g_{m6} V_1$$

$$V_1 = \frac{V_3 [(g_{m1} + g_{m2}) + s(c_1 + c_2)]}{g_{m6}} \quad (ข.4)$$

เนื่องจาก

$$\Delta I = g_{m3} V_3 - g_{m7} V_1 \quad (ข.5)$$

$$\Delta I = g_{m3} V_3 - \frac{g_{m7}}{g_{m6}} [(g_{m1} + g_{m2}) + s(c_1 + c_2)] V_3 \quad (ข.6)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\Delta I = \frac{g_{m3}g_{m6} - g_{m7}[(g_{m1} + g_{m2}) + s(c_1 + c_2)]V_3}{g_{m6}} \quad (\text{ข.7})$$

$$I_{in1} = \frac{(g_{m5} + sc_5)(g_{m1} + g_{m2}) + s(c_1 + c_2)]V_3}{g_{m6}} \quad (\text{ข.8})$$

จากสมการ (ข.7) และ (ข.8) จะได้ผลตอบสนองทางความถี่ดังนี้

$$\frac{\Delta I}{I_{in1}} = \frac{g_{m3}g_{m6} - g_{m7}[(g_{m1} + g_{m2}) + s(c_1 + c_2)]}{(g_{m5} + sc_5)(g_{m1} + g_{m2}) + s(c_1 + c_2)} \quad (\text{ข.9})$$

$$\frac{\Delta I}{I_{in1}} = \frac{[(g_{m3}g_{m6} - g_{m7}g_{m1} - g_{m7}g_{m2}) - sg_{m7}(c_1 + c_2)]}{(g_{m5} + sc_5)(g_{m1} + g_{m2}) + s(c_1 + c_2)} \quad (\text{ข.10})$$

กรณีที่ 2 เมื่อ  $I_{in2} > 0, I_{in1} = 0$

พิจารณาที่จุด  $V_2$   $I_{in2} = (g_{m8} + sc_8)V_2 \quad (\text{ข.11})$

พิจารณาที่จุด  $V_3$   $[(g_{m1} + g_{m2}) + s(c_1 + c_2)]V_3 = g_{m9}V_2 + g_{d9}V_3 \quad (\text{ข.12})$

หรือ  $[(g_{m1} + g_{m2}) + s(c_1 + c_2)]V_3 = g_{m9}V_2 \quad (\text{ข.13})$

$$V_2 = \frac{[(g_{m1} + g_{m2}) + s(c_1 + c_2)]V_3}{g_{m9}} \quad (\text{ข.14})$$

เนื่องจาก  $\Delta I = g_{m3}V_3 \quad (\text{ข.15})$

จากสมการ (ข.12), (ข.15) และ (ข.16) จะได้ผลตอบสนองทางความถี่ดังนี้

$$\frac{\Delta I}{I_{in2}} = \frac{g_{m3}g_{m9}}{(g_{m5} + sc_5)(g_{m1} + g_{m2}) + s(c_1 + c_2)} \quad (\text{ข.16})$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับกรใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ภาคผนวก ค.

## ตารางแสดงค่าความนำและค่าตัวเก็บประจุที่ใช้ในการคำนวณ

ตารางที่ ค.1 แสดงค่าความนำ( $g_{mi}$ )และค่าตัวเก็บประจุ( $C_{gsi}$ )ที่ใช้ในการคำนวณ

$G_{mi}$		$C_{gsi}$		$G_{mi}$		$C_{gsi}$	
i	ค่า(A/V)	i	ค่า(pF)	i	ค่า(A/V)	i	ค่า(pF)
$G_{m1}$	8.25E-05	$C_1$	48.73691E-03	$G_{m12}$	2.05E-05	$C_{12}$	4.37009E-03
$G_{m2}$	8.25E-05	$C_2$	48.73691E-03	$G_{m14}$	1.99E-04	$C_{14}$	55.36039E-03
$G_{m3}$	8.21E-05	$C_3$	48.73691E-03	$G_{m19}$	6.16E-06	$C_{19}$	2.47145E-03
$G_{m5}$	1.54E-04	$C_5$	9.76402E-03	$G_{m20}$	6.16E-06	$C_{20}$	2.47145E-03
$G_{m6}$	1.56E-04	$C_6$	9.76402E-03	$G_{m21}$	1.67E-05	$C_{21}$	2.49719E-03
$G_{m7}$	1.56E-04	$C_7$	9.76402E-03	$G_{m23}$	1.67E-05	$C_{23}$	2.49719E-03
$G_{m10}$	2.51E-05	$C_{10}$	3.14646E-03	$G_{m25}$	1.23E-05	$C_{25}$	9.88578E-03
$G_{m11}$	2.51E-05	$C_{11}$	3.14646E-03				

ค่าตัวเก็บประจุ  $C_{gs}$  สามารถหาได้จากสมการที่ (ค.1) [2]

$$C_{GS} = \frac{2}{3} WLC_{ox} + C_{GSov}W \quad (ค.1)$$

ค่าความถี่คัตออฟ(Cutoff frequency) สามารถหาได้จากสมการที่ (ค.2) [15]

$$f_{3db} = \frac{1}{2\pi T_i} \quad , T_i \text{ คือ ค่าเวลาดังที่} \quad (ค.2)$$

ต่อไปจะทำการนำผลตอบสนองทางความถี่ของวงจรย่อยทั้ง 3 มาทำการแทนค่าตัวแปร และจัดรูปใหม่ให้สอดคล้องกับวงจรในรูปที่ 5.2 สมการที่ (ข.10) สามารถจัดรูปใหม่ได้เป็น

$$\frac{\Delta I}{I_{in1}} = \left[ \frac{g_{m3}g_{m6} - g_{m1}g_{m7} - g_{m2}g_{m7}}{g_{m5}(g_{m1} + g_{m2})} \right] \frac{1 - s \left( \frac{g_{m7}(c_1 + c_2)}{g_{m3}g_{m6} - g_{m1}g_{m7} - g_{m2}g_{m7}} \right)}{\left( 1 + s \frac{c_5}{g_{m5}} \right) \left( 1 + s \frac{c_1 + c_2}{g_{m1} + g_{m2}} \right)} \quad (\text{ก.3})$$

สมการที่ (จ.16) สามารถจัดรูปใหม่ได้เป็น

$$\frac{\Delta I}{I_{in2}} = \left[ \frac{g_{m3}g_{m9}}{g_{m5}(g_{m1} + g_{m2})} \right] \frac{1}{\left( 1 + s \frac{c_5}{g_{m5}} \right) \left( 1 + s \frac{c_1 + c_2}{g_{m1} + g_{m2}} \right)} \quad (\text{ก.4})$$

สมการที่ (4.94) สามารถจัดรูปใหม่ได้เป็น

$$\frac{|\Delta I|}{\Delta I} = \left[ \frac{g_{m13}g_{m15}}{g_{m12}g_{m14}} \right] \frac{1}{\left( 1 + s \frac{c_{11}}{g_{m11}} \right) \left( 1 + s \frac{c_{12}}{g_{m12}} \right) \left( 1 + s \frac{c_{14}}{g_{m14}} \right)} \quad (\text{ก.5})$$

สมการที่ (4.102) สามารถจัดรูปใหม่ได้เป็น

$$\frac{|\Delta I|}{\Delta I} = \left[ \frac{g_{m15}}{g_{m14}} \right] \frac{1}{\left( 1 + s \frac{c_{10}}{g_{m10}} \right) \left( 1 + s \frac{c_{14}}{g_{m14}} \right)} \quad (\text{ก.6})$$

สมการที่ (4.133) สามารถจัดรูปใหม่ได้เป็น

$$\frac{I_{out}}{|\Delta I|} = \left[ \frac{g_{m24}g_{m26}}{g_{m23}g_{m25}} \right] \frac{1}{\left( 1 + s \frac{c_{20}}{g_{m20}} \right) \left( 1 + s \frac{c_{23}}{g_{m23}} \right) \left( 1 + s \frac{c_{25}}{g_{m25}} \right)} \quad (\text{ก.7})$$

สมการที่ (4.140) สามารถจัดรูปใหม่ได้เป็น

$$\frac{I_{out}}{|\Delta I|} = \left[ \frac{g_{m22}}{g_{m21}} \right] \frac{1}{\left( 1 + s \frac{c_{19}}{g_{m19}} \right) \left( 1 + s \frac{c_{21}}{g_{m21}} \right)} \quad (\text{ก.8})$$

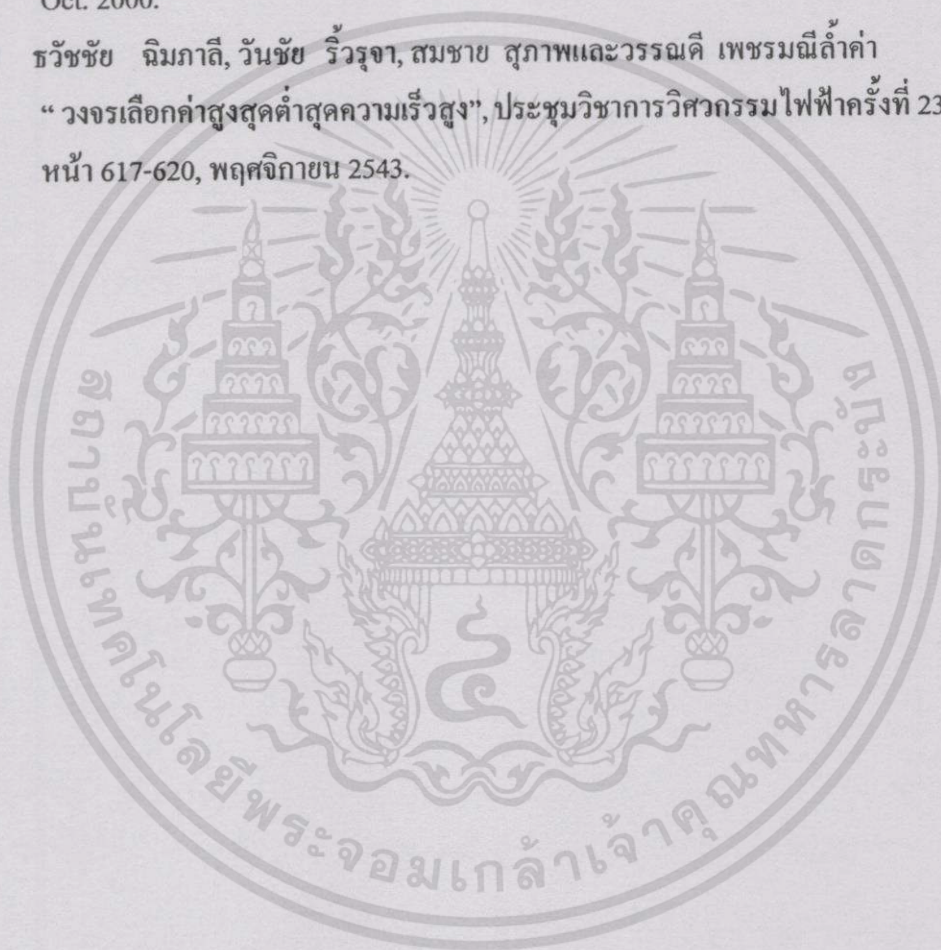
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ง.

## บทความที่ได้รับการตีพิมพ์ลงในวารสาร

มี 2 บทความดังต่อไปนี้

- [1] V. Riewruja, T. Chimpalee, A. Chaikla, S. Supaph  
 “ A High-speed Max/Min circuit”, Proceeding of the 15<sup>th</sup>, KACC’2000,  
 Oct. 2000.
- [2] ธวัชชัย ฉิมภาลี, วันชัย ธีวรุจา, สมชาย สุภาพและวรรณดี เพชรรมณีล้ำค่า  
 “ วงจรเลือกค่าสูงสุดค่าต่ำสุดความเร็วสูง”, ประชุมวิชาการวิศวกรรมไฟฟ้าครั้งที่ 23,  
 หน้า 617-620, พฤศจิกายน 2543.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# KACC 2000 제 15회 한국자동제어학술회의 요약문집

## 15th Korea Automatic Control Conference

- 일시 : 2000년 10월 19일(목) ~ 10월 21일(토)
- 장소 : 현대인재개발원(용인)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น

**ICASE** 제어·자동화·시스템공학회  
Institute of Control Automation and Systems Engineers Korea

Chair: Anong Linthong (KMITL)

14:00 Page 509

**Linear 3-Terminals Voltage Control Current Source**  
Jirawath Pamklang, Amnard Jenjiropipat and Surasak Niumcharoen, *KMITL, Thailand*

14:20 Page 510

**High-Speed BiCMOS Comparator**  
Jirawath Pamklang and Wanchana Thongtungsai, *KMITL, Thailand*

14:40 Page 511

**Solar Cells Characteristics Tester**  
Jirawath Pamklang, Amnard Jenjiropipat and Santi Hanklar *KMITL, Thailand*

15:00 Page 512

**A Current-mode peak detector circuit**  
Vanchai Riewruja, Anong Linthong, Anucha Kaewpoonsuk, Rojanakorn Guntapong and Somchai Supaph, *KMITL, Thailand*

15:20 Page 513

**A High-speed Max/Min circuit**  
Thawatchai Chimpalee, Vanchai Riewruja, Amphawan Chaikla and Somchai Supaph, *KMITL, Thailand*

15:40 Page 514

**A High frequency CMOS precision full-wave rectifier**  
Vanchai Riewruja, Chaleompun Wangwiwattana, Rojanakorn Guntapong, Amphawan Chaikla and Anong Linthong, *KMITL, Thailand*

---

**FPI09 : Room(502)**

**Robotics and Bio-Systems ( 1 )**

Chair: Jong-Hyeon Park (*Hanyang Univ.*)

14:00 Page 515

**Dynamic Robust Path-Following Using Temporary Path Generator for Mobile Robots with Nonholonomic Constraints**  
Seunghye Lee, Jongeuk Yim, and Jong Hyeon Park, *Hanyang Univ., Korea*

14:20 Page 516

**Learning-possibility for neuron model in Medical Superior Temporal area**  
Yasuhiro SEKIYA, Tomoo AOYAMA, and Hanxi ZHU, *Miyazaki University, Japan*, Zheng TANG, *Toiyama University, Japan*

14:40 Page 517

**Development of a Simulator for Off-Line Programming of Gantry-Robot Welding System**  
Choei Ki Ahn, Min-Cheol Lee, Kwon Son, and Jae-Won Choi, *Pusan National University, Korea*, Chang-Wook Jung and Hyung-Sik Kim, *Hyundai Heavy Industries co., Ltd. Korea*

15:00 Page 518

**Quantitative structure activity relationships for medicines based on use of neural networks**  
Tomoo AOYAMA and Hanxi ZHU, *Miyazaki University, Japan*, Umpei NAGASHIMA, *National Institute for Advanced Interdisciplinary Research, Japan*

15:20 Page 519

**A Bilateral Teleoperation Control Scheme for 2-DOF Manipulators with High Reduction Ratio Joints**  
Sung Ho Ahn and Ji Sup Yoon, *Korea Atomic Energy Research Institute, Korea*, Sang Jeong Lee, *Chungnam National Univ., Korea*

15:40 Page 520

**The running experiment of the wheel type mobile robot**  
Masanori Sugisaka and Hisashi Aito, *Oita University, Japan*

---

**FPI18 : Room(501)**

**Identification and Estimation**

Chair: Oh-Kyn Kwon (*Inha Univ.*)

16:10 Page 521

**Robust H\_infinity FIR Sampled-Data Filtering**  
Hee-Seob Ryu, Kyung-Sang Yoo, and Oh-Kyu Kwon, *Inha Univ., Korea*

16:30 Page 522

**Pre-filtering and Location Estimation of a Loose Part**  
Jung-Soo Kim and Tae-Wan Kim, *Korea Atomic Energy Research Institute, Korea*, Joon Lyoo, *Chungnam National Univ., Korea*

16:50 Page 523

**An Application of GP-based Prediction Model to Sunspots**  
Hirshi YANO, Ikuo YOSHIHARA, and Tomoo AOYAMA, *Miyazaki University, Japan*, Makoto NUMATA, *Tohoku University*, Moritoshi YASUNAGA, *Tsukuba University, Japan*

17:10 Page 524

**Financial Application of Time Series Prediction based on Genetic Programming**  
Ikuo YOSHIHARA, Tomoo AOYAMA, and Moritoshi YASUNAGA, *Miyazaki University, Japan*

17:30 Page 525

**Recursive State Space Model Identification Algorithms Using Subspace Extraction via Schur Complement**  
Yoshinori TAKEI, Jun IMAI, and Kiyoshi WADA, *Kyushu University, Japan*

17:50 Page 526

**Direct estimation of physical parameters of an RLC electrical circuit by sixteen continuous-time methods**  
Michel Mensler and Kiyoshi Wada, *Kyushu University, Japan*

18:10 Page 527

**Structural Dynamic System Reconstruction for Modal Parameter Estimation**  
Hyeung Yun Kim and Woonbong Hwang, *Changwon Proving Ground/ADD*

## A High-speed Max/Min circuit

V. Riewruja, T. Chimpalee, A. Chaikla,  
S. Supaph

Faculty of Engineering, King Mongkut's Institute of Technology Ladkrabang,  
Ladkrabang, Bangkok 10520, Thailand

(Tel: 66-2-739-1362; Fax: 66-2-326-9989; E-mail: [vanchai@cs.eng.kmitl.ac.th](mailto:vanchai@cs.eng.kmitl.ac.th))

### Abstract

An integrable circuit technique for implementing high-speed analog two-input Max/Min circuit is described. The realization method is suitable for fabrication using CMOS technology. The proposed circuit comprises a current mirror and electronic switch connected with an absolute value circuit. The maximum or minimum operation of the proposed circuit can be selected by an external control voltage. The proposed analog Max/Min circuit has a very sharp transfer characteristic and is suitable for real-time systems. Simulation results verified the circuit performances are agreed with the expected values.

### 1. Introduction

A maximum (Max) and minimum (Min) operations are most frequently used in the fuzzy inference systems. Recently, the applications of the fuzzy inference in industry, robotics, image processing and home electronics are receiving much attention [1]. Usually, the approach of the fuzzy inference systems is implemented in the form of software on digital computers. The processing speed of a digital computer is inefficient for the real-time application. An analog circuit technique can provide the advantage of high-speed operation. The realizations of Max/Min operations in analog circuit form so far have been implemented by using either a second generation current conveyor (CCII) [2] or an operational transconductance amplifier (OTA) [3] as a basic active circuit element. These approaches require diode function as an electronic switch to eliminate undesirable signal to provide Max/Min operations. However, the high-speed performance of these approaches is limited by the delay caused by the transition between "on" and "off" state of diodes. The dynamic range of the Max/Min circuits using OTA are also limited by the input stage of an OTA. Another approach is based on the use of CMOS circuit technique to provide Max/Min circuit [4]. The disadvantage of this approach is some of MOS transistors change the operation regions, saturation and nonsaturation region, that causes the distortion on the output signal and limits the operating speed.

The most reported realizations of Max/Min circuits so far have been implemented either maximum or minimum circuits. If both Max and Min circuits can integrate into same circuit scheme, then there are advantages to be gained. The purpose of this article is to propose a CMOS circuit technique for realization of the selectable Max/Min circuit. The proposed circuit consists of a current mirror and electronic switch connected with an absolute value circuit. The realization method can result in high accuracy and high-speed. The maximum or minimum operations can be selected by using an external voltage control.

### 2. Circuit description

The block diagram of the proposed principle is shown in figure 1. The input current  $I_{in1}$  and  $I_{in2}$  is taken to find average value,  $I_{avg} = (I_{in1} + I_{in2})/2$ . The output current of fullwave rectifier [8] resulted from the difference value of  $I_{avg}$  and  $I_{in1}$ ,  $\Delta I$ . The output current  $I_{out}$  produced by this circuit has two condition, the first condition is the maximum value of the summation of  $I_{avg}$  and  $|\Delta I|$  and the second condition is the minimum value of the difference between  $I_{avg}$  and  $|\Delta I|$ .

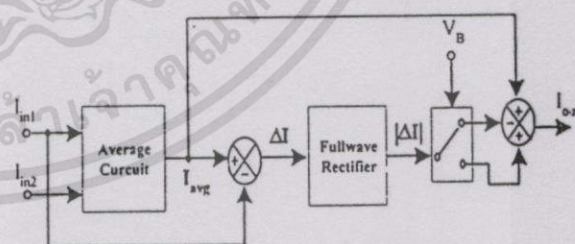


Fig. 1. The block diagram of the proposed circuit

Figure 2 shows the circuit that follows by the proposed principle in figure 1. An average value circuit [5-6] comprised two unity current mirrors of the transistors  $M_5 - M_7$  and  $M_8 - M_9$  that provide the summation of  $I_{in1}$  and  $I_{in2}$  through node A. Denote that the transistor  $M_1 - M_4$  form as a current mirror with current gain equal to 0.5 and the transistors are all matched and operated in their saturation region. The drain current of the transistors  $M_3$  and  $M_4$  can

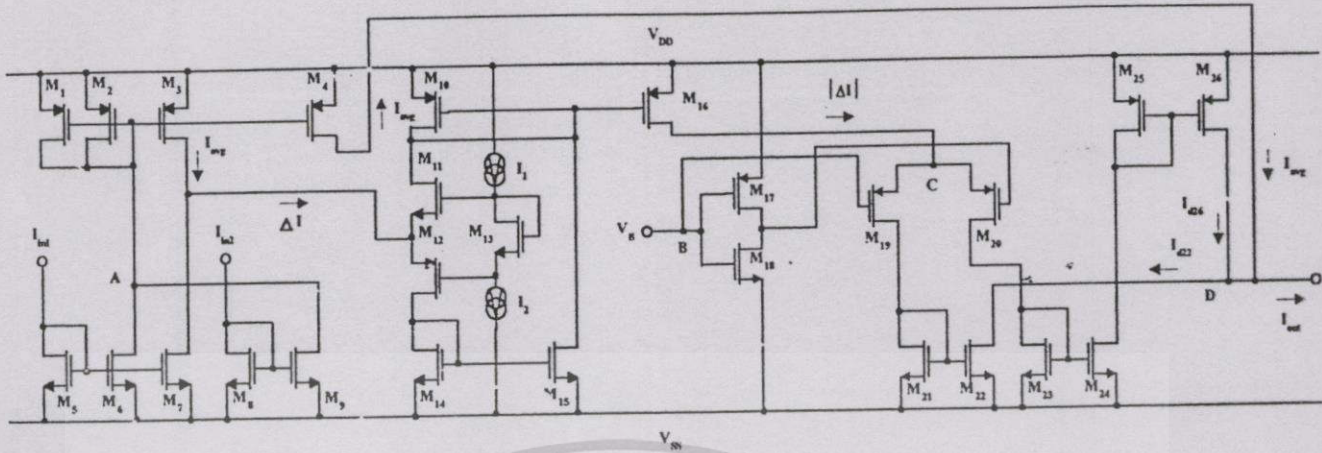


Fig. 2. The proposed circuit

be stated as

$$I_{d3} = I_{d4} = I_{avg} = \frac{I_{in1} + I_{in2}}{2} \quad (1)$$

where  $I_{di}$  is the drain current of the transistors  $M_i$ . The transistors  $M_{19} - M_{24}$  form as an electronic switch that is used to select a Max or Min operation. The input current of an electronic switch provides only positive current flow through it. Then the transistors  $M_{10} - M_{16}$  function as a fullwave rectifier [8] to provide an absolute value of the current  $\Delta I$  for the input of the electronic switch. The transistors  $M_{17}$  and  $M_{18}$  are operated in class B that function as an inverter. For the positive control voltage  $V_B$ , the transistors  $M_{18}$  and  $M_{19}$  are turned "on" and the transistor  $M_{17}$  and  $M_{20}$  are turned "off". Therefore the current  $|\Delta I|$  flows through the transistor  $M_{20}$  and is mirrored to node D by the current mirrors  $M_{23} - M_{24}$  and  $M_{25} - M_{26}$ . Similarly, the negative control voltage  $V_B$  causes the transistors  $M_{17}$  and  $M_{19}$  to turn "on", and the current  $|\Delta I|$  flows through the transistors  $M_{19}$  and mirrors to node D by the current mirror  $M_{21} - M_{22}$ . Considering at node D the output current of this circuit is given by

$$I_{out} = I_{d26} + I_{avg} - I_{d22} \quad (2)$$

The drain current of the transistor  $M_{22}$  and  $M_{26}$  can be written as

$$I_{d22} = \begin{cases} 0 & \text{when } V_B = V_{DD} \\ |\Delta I| & \text{when } V_B = V_{SS} \end{cases} \quad (3.1)$$

$$I_{d26} = \begin{cases} |\Delta I| & \text{when } V_B = V_{DD} \\ 0 & \text{when } V_B = V_{SS} \end{cases} \quad (3.2)$$

From the equation (2), (3.1) and (3.2) then the result can be written as

$$I_{out} = \begin{cases} I_{avg} + |\Delta I| & \text{when } V_B = V_{DD} \\ I_{avg} - |\Delta I| & \text{when } V_B = V_{SS} \end{cases} \quad (4)$$

Due to  $I_{avg}$  is the middle value between maximum input current,  $I_{in(max)}$ , and minimum input current,  $I_{in(min)}$ , for the current  $|\Delta I|$  is the difference value between the average current  $I_{avg}$  and the input current  $I_{in}$  then the equation (4) can be rewritten as

$$I_{out} = \begin{cases} I_{in(max)} & \text{when } V_B = V_{DD} \\ I_{in(min)} & \text{when } V_B = V_{SS} \end{cases} \quad (5)$$

It should be noted that the proposed circuit in figure 2 has a characteristic as two input current domain Max/Min circuit and can be controlled by external control voltage.

### 3. Simulation results

The performance of the proposed circuit were observed using the PSPICE analogue simulation program. The supply voltage  $V_{DD} = -V_{SS} = 3V$ . The current source  $I_1$  and  $I_2$  are set to  $30\mu A$ . The sinusoidal input signal current  $I_{in1}$  is  $200\mu A$  peak-to-peak and  $I_{in2}$  is  $200\mu A$  peak-to-peak with phase shift  $\pi/2$  radius. The CMOS  $0.5\mu m$  process parameters were used for the circuit simulation. The ratio of channel widths and lengths: (W/L) of devices are shown in Table 1. The simulated transient response for two input frequencies, 1 MHz and 10MHz, are shown in figure 3. It is evident that the performance of the proposed circuit is almost consistent with ideal case.

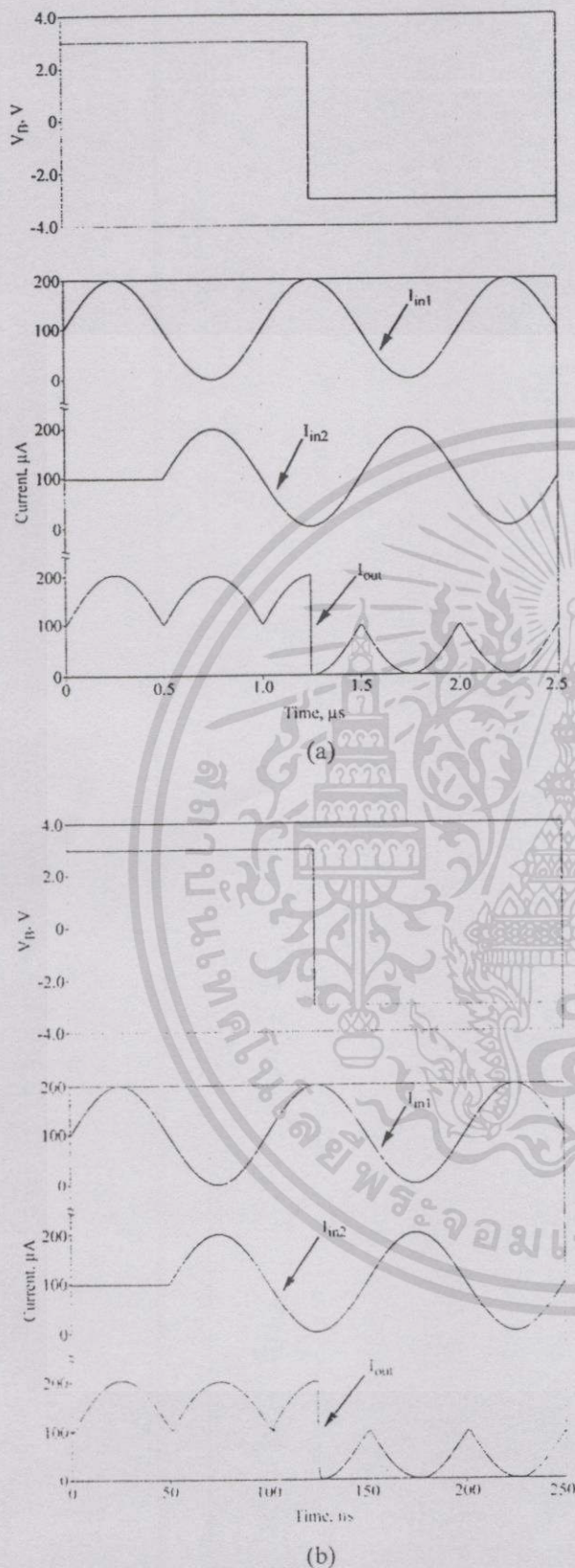


Fig.3. Transient response of the proposed circuit  
 (a) for frequency 1MHz  
 (b) for frequency 10MHz

Transistor	W/L( $\mu\text{m}$ )
M <sub>1</sub> - M <sub>4</sub>	2.9/1.7
M <sub>5</sub> - M <sub>9</sub>	2.3/1.7
M <sub>10</sub> - M <sub>16</sub>	2.5/0.7
M <sub>21</sub> - M <sub>26</sub>	1/1

Table 1 The ratio of channel widths and lengths

#### 4. Conclusion

A high speed Max/Min circuit is presented. The Max or Min operation can be selected by an external control voltage. PSPICE analogue simulation program confirmed the circuit performance is high accuracy and high speed operation.

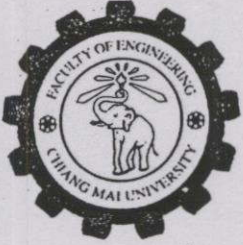
#### 5. Acknowledgments

The authors would like to express sincere gratitude to the National Science Technology Development Agency (NASTDA), and the National Electronics and Computer Technology Center (NECTEC), Thailand.

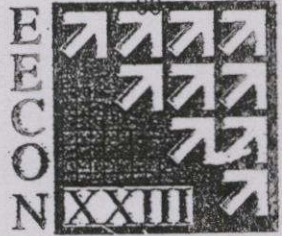
#### References

- [1]H. J. Zimmermann, *Fuzzy Set Theory and its applications*, Kluwer Academic Publishers, 1991
- [2]S.-I. Liu, Y.-S. Hwang and J.-H. Tsay, "CCII-BASED FUZZY MEMBERSHIP FUNCTION AND MAX/MIN CIRCUITS", *Electronics Lett.*, vol. 29 no. 1, pp. 116-118, 1993
- [3]T. INOUE, T. MOTOMURA, R. MATSUO, and F. UENO. "New OTA-based analog circuits for fuzzy membership functions and MAX/MIN operations". *IEICE Trans.*, vol. 74 no. 11, pp. 3619-3621, 1991
- [4]C.-Y. Hung, B.-D. Liu, "Current-mode multiple input maximum circuit for fuzzy logic controllers". *Electronics Lett.*, vol. 30 no. 23, pp. 1924-1925, 1994
- [5]S. Vlassis and S. Siskos, "CMOS analogue median circuit". *Electronics Lett.*, vol. 35 no. 13, pp. 1038-1040, 1999
- [6]S.-I. LIU, P. CHEN, C.-Y. CHEN and J.-G. HWU "Analog Maximum Median and Minimum circuit". *IEEE International Symposium on Circuit and Systems* Hong Kong, Jun 9-12, pp. 257-260, 1997
- [7]C. Toumazou, F. J. Lidgley and D. G. Haigh *Analogue IC Design: the current-mode approach* Peter Peregrinus Ltd., April, 1990
- [8]R. Guntapong, V. Riewruja, C. Fongsamut and A. Kaewpoonsuk, "High frequency CMOS precision full wave rectifier circuit", *ISIC-99, Singapore*, Sep 8-10 pp. 13-15, 1999

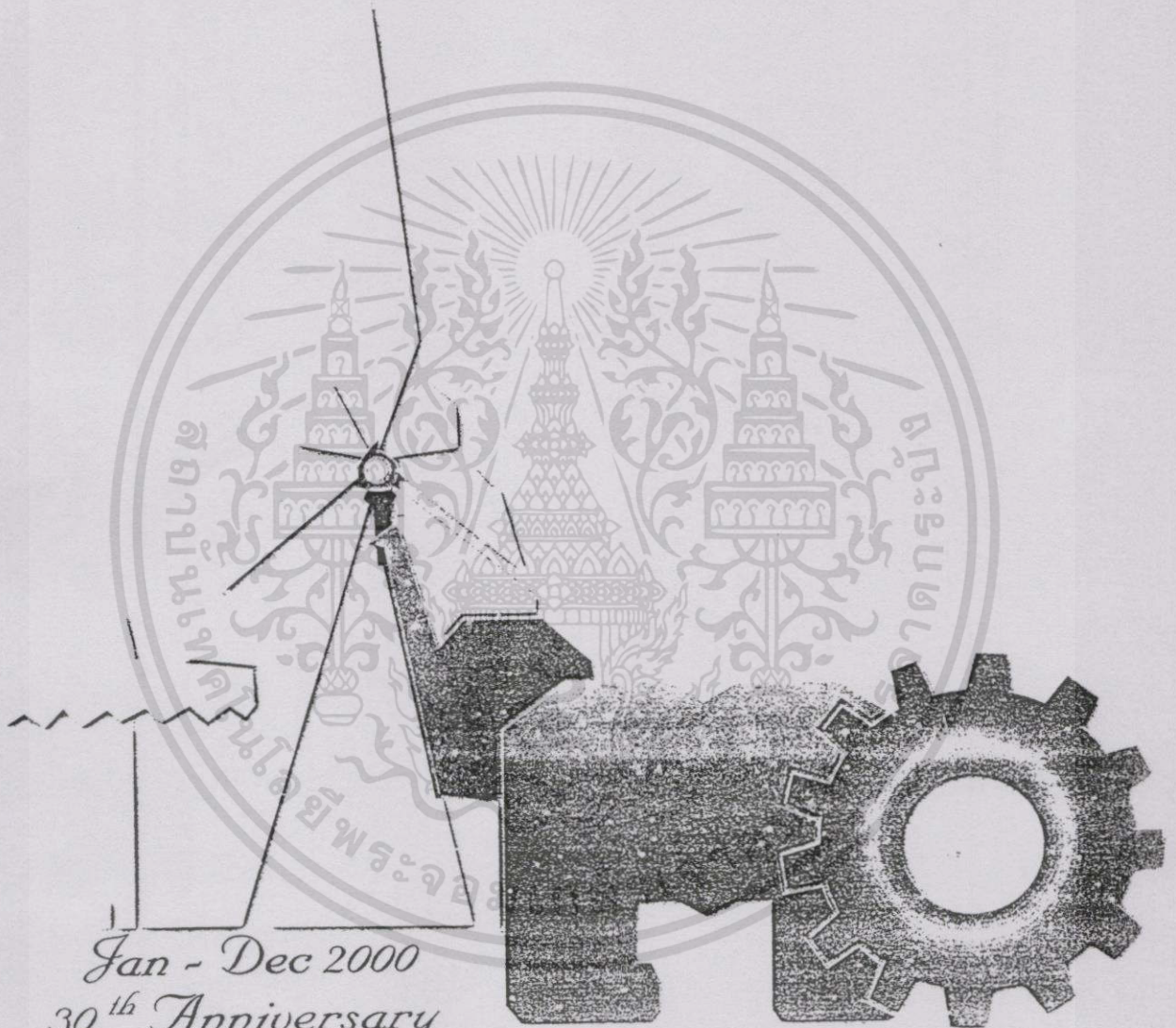
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น  
 ไม่ว่าการตีพิมพ์ใด ๆ ก็ตาม อาจมีให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



การประชุมวิชาการ  
ทางวิศวกรรมไฟฟ้า ครั้งที่ 23



23<sup>rd</sup> Electrical Engineering Conference  
(EECON-23)



Jan - Dec 2000  
30<sup>th</sup> Anniversary

Faculty of Engineering, Chiang Mai University

วันที่ 23-24 พฤศจิกายน 2543 โรงแรมดิเอ็มเพรส เชียงใหม่

ดำเนินการจัดประชุมโดย

เอกสารนี้เป็น **ภาควิชาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์**  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้  
มหาวิทยาลัยเชียงใหม่

- E13 : Improved Intelligent Adaptive Control System by Auto-Tuning Reference Model 613  
 Phornsuk Ratiroch-anant Hiroshi Hirata  
 Jongkol Ngamwiwit and Vipap Prejapanij  
*King Mongkut's Institute of Technology Ladkrabang and Tokai University*
- E14 : วงจรเลือกค่าสูงสุดต่ำสุดความเร็วสูง 617  
 ธวัชชัย ฉิมภาลี วันชัย ธีร์จุฑา สมชาย สุภาพ และ วรณดี เพชรณณิลำค่า  
 สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
- E15 : การเปรียบเทียบสมรรถนะของวงจรกรองแบบปรับตัวชนิดต่าง ๆ 621  
 ในการควบคุมผกผันแบบปรับตัว  
 ทวัฒน์ ไชยศรี และ วัชรพงษ์ โชวิฑูรกิจ  
 จุฬาลงกรณ์มหาวิทยาลัย
- E16 : Design of Fuzzy Controllers Using Genetic Algorithms 625  
 Athula Rajapakse  
*Asian Institute of Technology*
- E17 : วงจรเลื่อนเฟสที่ควบคุมได้ด้วยวิธีทางอิเล็กทรอนิกส์ แบบซิมอส 629  
 สมชาย สุภาพ วันชัย ธีร์จุฑา อนุชา แก้วพลสุข  
 ธศรี คัมภีระ และ ธิภาพรรณ แซ่ลี  
 สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
- หมวด F : อิเล็กทรอนิกส์ (Electronics : EL)
- F01 : วงจรกรองความถี่หลายรูปแบบโดยใช้วงจรสายพานกระแสร่นที่สอง 633  
 ที่ถูกควบคุมด้วยกระแส  
 วุฒิพร เลิศวาสนา อนุรี หล่อสวัสดิ์ศิริ  
 ราหู พันธุ์ฉลาด และ กนก เจนจิระพงศ์เวช  
 มหาวิทยาลัยเทคโนโลยีมหานคร และ  
 สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
- F02 : วงจรกรองสัญญาณหลายหน้าที่โหมคกระแสที่มีพื้นฐานอยู่บน 637  
 ทรานสลิเนียร์คอนเวอเตอร์  
 วิจิตรา เพ็ชรกิจ . อัจฉรารรรณ เนืองนิตย์  
 วิวัฒน์ กิรานนท์ และ วิภา แสงพิสิทธิ์  
 มหาวิทยาลัยสยาม และ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# วงจรถูกเลือกค่าสูงสุดต่ำสุดความเร็วสูง

## A High-speed Max/Min circuit

รัชชัย ฉิมภาติ วันชัย ธีวรุจา สมชาย สุภาพ และวรรณดี เพชรหมื่นล้ำค่า

ภาควิชาวิศวกรรมระบบควบคุม คณะวิศวกรรมศาสตร์ และสำนักวิจัยเพื่อการสื่อสารและเทคโนโลยีสารสนเทศ

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ถนนลาดกองกรุง เขตลาดกระบัง กรุงเทพฯ 10520 โทร.(02) 739-1362, E-mail: vanchai@mvlsi.eng.kmitl.ac.th

### บทคัดย่อ

บทความนี้ได้นำเสนอการออกแบบวงจรถูกเลือกค่าสูงสุดหรือค่าต่ำสุดความเร็วสูงสำหรับสัญญาณกระแสโดยใช้เทคโนโลยีซีเอ็มอสวงจรที่ได้พัฒนาขึ้นนี้ประกอบด้วย วงจรสะท้อนกระแส, วงจรสวิทช์อิเล็กทรอนิกส์ที่ต่อร่วมกับวงจรถูกเลือกค่าต่ำสุด วงจรที่ได้นำเสนอนี้สามารถจะทำการเลือกค่าสูงสุดหรือค่าต่ำสุดได้ โดยการควบคุมสายสัญญาณแรงดันจากภายนอกและมีช่วงปฏิบัติการที่กว้างมีผลตอบสนองของความเร็วได้ถึง 10MHz และการทำงานที่ไฟเลี้ยงต่ำคือ 3 โวลต์ สมรรถนะของวงจรถูกเลือกค่าต่ำสุดสามารถยืนยันได้ด้วยการจำลองการทำงานของวงจรถูกเลือกค่าต่ำสุดโปรแกรม PSPICE

คำสำคัญ : วงจรถูกเลือกค่าสูงสุดค่าต่ำสุด, โมสทรานซิสเตอร์

### Abstract

A High-speed Max/Min circuit, using CMOS technology, is proposed in this article. The proposed circuit comprises current mirror and switch electronic circuit connected with current minimum circuit. The circuit can be select maximum or minimum value. This circuit achieves wide dynamic range that is frequency response can be up to 10 MHz and uses to low voltage supply 3 Volts. The performance of circuit have been demonstrated by PSPICE simulation.

Keywords : A Max/Min circuit , Mos Transistor

### 1. บทนำ

วงจรถูกเลือกค่าต่ำสุดหรือค่าสูงสุดของสัญญาณกระแส มีหลักการปฏิบัติงานอย่างกว้างขวางในด้านของการประมวลผลสัญญาณทางอนาล็อก , การประมวลผลสัญญาณภาพและการควบคุมแบบพีซี วงจรถูกเลือกค่าสูงสุดและค่าต่ำสุดของสัญญาณกระแสได้มีการพัฒนาอย่างต่อเนื่องมาโดยตลอด[1]-[3] แต่

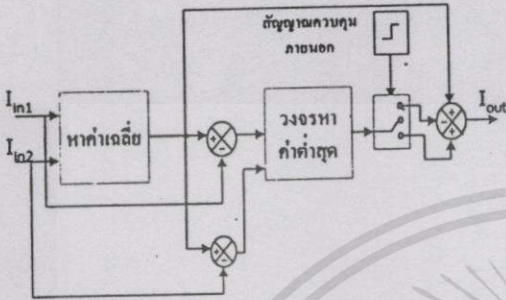
วงจรถูกเลือกค่าต่ำสุดหรือค่าต่ำสุดเพียงอย่างเดียวหนึ่งเท่านั้น ในการประยุกต์ใช้งานทางด้านวงจรถูกเลือกค่าต่ำสุดหรือค่าต่ำสุด จะสามารถทำได้โดยการนำวงจรถูกเลือกค่าสูงสุดและค่าต่ำสุดมาผ่านวงจรถูกเลือกค่าต่ำสุดหรือค่าต่ำสุด เพื่อเลือกค่าสูงสุดหรือค่าต่ำสุดตามต้องการแต่วิธีดังกล่าวเกิดปัญหาทางด้านความเร็วในการทำงานและค่าผิดพลาดที่เกิดขึ้นในช่วงสวิทช์อิเล็กทรอนิกส์ทำงาน , ค่าผิดพลาดที่เกิดจากวงจรถูกเลือกค่าต่ำสุดและค่าต่ำสุดเองและเกิดจากการทำงานของมอสทรานซิสเตอร์ทางด้านจุดออกของวงจรถูกเลือกค่าสูงสุดและค่าต่ำสุดจะมีการเปลี่ยนสถานะการทำงานจากช่วงอิมพัลส์เป็นช่วงไม่อิมพัลส์ซึ่งที่ผ่านมาได้มีการนำเสนอวงจรถูกเลือกค่าสูงสุดและค่าต่ำสุดสำหรับสัญญาณแรงดัน[5] ซึ่งประกอบด้วยวงจรถูกเลือกค่าต่ำสุด, วงจรถูกเลือกค่าต่ำสุดและวงจรถูกเลือกค่าต่ำสุด เนื่องจากวงจรถูกเลือกค่าต่ำสุดเป็นผลให้ความเร็วในการทำงานและผลตอบสนองของทางความถี่ถูกจำกัดโดยตัววงจรถูกเลือกค่าต่ำสุดและวงจรถูกเลือกค่าต่ำสุด[5] ทำให้การประยุกต์ใช้งานได้ในช่วงแคบ ในปัจจุบันได้มีการพัฒนาวงจรถูกเลือกค่าต่ำสุดหรือค่าต่ำสุดอย่างกว้างขวางทั้งนี้เนื่องมาจากวงจรถูกเลือกค่าต่ำสุดหรือค่าต่ำสุดจะมีช่วงปฏิบัติการทางความถี่ที่กว้างและยังสามารถพัฒนาให้ใช้กับแหล่งจ่ายไฟแรงดันต่ำลงได้

ในบทความนี้จึงเป็นการนำเสนอวงจรถูกเลือกค่าสูงสุดและค่าต่ำสุดสำหรับสัญญาณกระแส โดยสามารถเลือกได้ด้วยสัญญาณควบคุมจากภายนอก โดยจากหลักการที่นำเสนอวงจรถูกเลือกค่าต่ำสุดหรือค่าต่ำสุดที่มีความเร็วในช่วงสลับเปลี่ยนจากการหาค่าสูงสุดและค่าต่ำสุดที่สูงและมีผลตอบสนองของทางความถี่ที่กว้าง

### 2. หลักการทำงาน

แผนผังการทำงานของวงจรถูกเลือกค่าสูงสุดและค่าต่ำสุดสำหรับสัญญาณกระแส 2 อินพุทโดยสามารถควบคุมได้จากสัญญาณภายนอกแสดงดังรูปที่ 1 ซึ่งสามารถอธิบายหลักการทำงานได้ดังนี้สัญญาณกระแสอินพุท  $I_{n1}$  และ  $I_{n2}$  จะถูกนำมาหาค่าเฉลี่ยซึ่งจะได้  $I_{avg} = (I_{n1} + I_{n2}) / 2$  จากนั้นกระแสเฉลี่ยจะถูกนำมาลบด้วยกระแสอินพุทแต่ละตัวและป้อนให้กับวงจรถูกเลือกค่าต่ำสุด เนื่องจากผลต่างระหว่างกระแสเฉลี่ยกับกระแส

อินพุตทั้งสองจะมีขนาดเท่ากันแต่เครื่องหมายตรงข้าม  $|(I_{avg} - I_{in1})| = |(I_{avg} - I_{in2})|$  ดังนั้นจะได้กระแสที่ไหลออกจากวงจรถูกาคำค่าสุดเป็น  $\Delta I = |I_{avg} - I_{in1}| = |I_{avg} - I_{in2}|$  พิจารณาที่จุดออกหากต้องการค่ากระแสเอาต์พุตของวงจร ( $I_{out}$ ) เป็นค่าสูงสุดก็สามารถทำได้โดยนำค่ากระแสเฉลี่ย ( $I_{avg}$ ) บวกกับกระแสที่ออกจากวงจรถูกาคำค่าสุด ( $\Delta I$ ) ในทางตรงกันข้ามหากต้องการกระแสเอาต์พุตเป็นค่าต่ำสุดก็สามารถทำได้โดยนำกระแสเฉลี่ยมาลบด้วย  $\Delta I$



รูปที่ 1 แผนผังการทำงานของวงจร

ในรูปที่ 2 แสดงวงจรถูกาคำค่าสุดและจุดตามแผนผังและหลักการที่ได้นำเสนอในรูปที่ 1 โดยสามารถอธิบายรายละเอียดการทำงานได้ดังนี้ทรานซิสเตอร์  $M_1$  -  $M_2$  ทำหน้าที่เป็นวงจรถูกาค่าเฉลี่ยระหว่างกระแสอินพุต  $I_{in1}$  และ  $I_{in2}$  [4] โดยมีวงจรสะท้อนกระแส  $M_3$  -  $M_4$  และ  $M_5$  -  $M_6$  ทำหน้าที่สะท้อนกระแส  $I_{in1}$  และ  $I_{in2}$  มารวมกันไหลผ่านขาเรณของ  $M_1$  และ  $M_2$  ถ้ากำหนดให้ทรานซิสเตอร์แต่ละตัว ( $M_1$  -  $M_{11}$ ) มีความสมพจน์กันทุกประการจะได้กระแสเรณของ  $M_1$ ,  $M_4$  และ  $M_5$  ซึ่งเป็นค่ากระแสเฉลี่ยดังนี้คือ

$$I_{avg} = I_{d3} = I_{d4} = I_{d5} = \frac{I_{in1} + I_{in2}}{2} \quad (1)$$

สำหรับวงจรถูกาคำค่าสุด [4] ประกอบขึ้นมาจากแหล่งจ่ายกระแสคงที่  $I_0$  สามชุด ทำงานร่วมกับวงจรถูกาค่าสูงสุดแบบกระแส 2 อินพุต ซึ่งจะได้กระแสเรณของ  $M_{20}$  เป็นค่าสูงสุดระหว่างกระแสเรณของ  $M_{12}$  และ  $M_{15}$  ดังนั้นถ้ากำหนดให้  $|I_0| \geq |I_{in1}|, |I_{in2}|$  จะได้กระแสจุดออกของวงจรถูกาค่าสูงสุด  $\Delta I = I_0 - I_{avg}$  เป็นกระแสซึ่งเป็นค่าต่ำสุดระหว่างกระแส  $I_{in1}$  และ  $I_{in2}$  พิจารณาที่จุดเข้าของวงจรถูกาคำค่าสุด (A และ B) กระแสอินพุตของวงจรถูกาคำค่าสุด ( $I_{in1}$  และ  $I_{in2}$ ) ทั้งสองเกิดจากกระแสเฉลี่ยลบด้วยกระแสอินพุตทั้งสองตามลำดับซึ่งผลต่างจะมีขนาดเท่ากันแต่มีเครื่องหมายต่างกัน ดังนั้นจะได้กระแสจุดออกของวงจรถูกาคำค่าสุดดังนี้

$$\Delta I = |I_{avg} - I_{in1}| = |I_{avg} - I_{in2}| \quad (2)$$

จากรูปที่ 2 และสมการที่ 2 กระแส  $\Delta I$  จะไหลเข้าจุด C เสมอ และจะไหลผ่าน  $M_{21}$  หรือ  $M_{24}$  อย่างใดอย่างหนึ่งโดยมีสัญญาณควบคุมจากภายนอก ( $V_{con} = \pm V_{DD}$ ) เป็นตัวตัดสินใจเมื่อสักเวลา  $V_{con}$  เป็นสัญญาณซิกบวก ( $+V_{DD}$ ) ทำให้สักเวลาที่ขาเกตของ  $M_{21}$  เป็นบวกโดยที่ทรานซิสเตอร์  $M_{21}$  และ  $M_{22}$  ต่อร่วมกันเป็นอินเวอร์เตอร์ทำให้สักเวลาที่ขาเกตของ  $M_{24}$  มีค่าตรงกันข้ามกล่าวคือเป็นสัญญาณซิกลบ ( $-V_{DD}$ ) ซึ่งจะทำให้เกิดกระแสไหลผ่าน  $M_{24}$  และมีค่าอิมิตเท่ากับกระแส  $\Delta I$  และจะถูกลงกระแสที่อินกระแส  $M_{21} - M_{22}$  และ  $M_{23} - M_{20}$  ส่งผ่านไปยังจุดออก D ในทางตรงกันข้ามหากสัญญาณควบคุมจากภายนอก  $V_{con}$  เป็นสัญญาณซิกลบ ( $-V_{DD}$ ) จะทำให้สักเวลาที่ขาเกตของ  $M_{23}$  และ  $M_{24}$  เป็นสัญญาณซิกลบและซิกบวกตามลำดับกระแส  $\Delta I$  จะถูกส่งผ่านไปยังวงจรถักอินกระแส  $M_{23} - M_{22}$  เพื่อดึงกระแสออกจากจุด D เมื่อพิจารณาที่จุดออก D กระแสเอาต์พุตของวงจรที่ได้คือ

$$I_{out} = I_{d30} + I_{avg} - I_{d26} \quad (3)$$

และเนื่องจาก

$$I_{d30} = \begin{cases} 0 & \text{เมื่อ } V_{con} = -V_{DD} \\ \Delta I & \text{เมื่อ } V_{con} = +V_{DD} \end{cases} \quad (4.1)$$

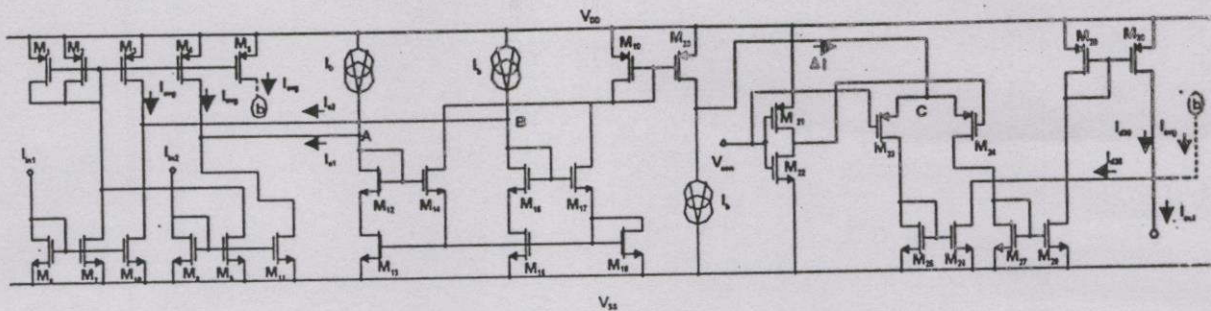
$$I_{d26} = \begin{cases} \Delta I & \text{เมื่อ } V_{con} = -V_{DD} \\ 0 & \text{เมื่อ } V_{con} = +V_{DD} \end{cases} \quad (4.2)$$

แทนค่า สมการที่ (4.1) และ (4.2) ลงในสมการที่ (3) จะได้

$$I_{out} = \begin{cases} I_{avg} + \Delta I & \text{เมื่อ } V_{con} = +V_{DD} \\ I_{avg} - \Delta I & \text{เมื่อ } V_{con} = -V_{DD} \end{cases} \quad (5)$$

จากสมการที่ (1) - (5) เนื่องจาก  $I_{avg}$  คือค่าที่อยู่ตรงกลางระหว่างค่าสูงสุด ( $I_{in Max}$ ) และค่าต่ำสุด ( $I_{in Min}$ ) จากกระแสอินพุตทั้งสอง ( $I_{in1}$  และ  $I_{in2}$ ) ส่วน  $\Delta I$  คือขนาดความแตกต่างของ  $I_{avg}$  กับค่ากระแสสูงสุดหรือต่ำสุดดังนั้นสมการที่ (5) จะสามารถเขียนใหม่ได้เป็น

$$I_{out} = \begin{cases} I_{in Max} & \text{เมื่อ } V_{con} = +V_{DD} \\ I_{in Min} & \text{เมื่อ } V_{con} = -V_{DD} \end{cases} \quad (6)$$



รูปที่ 2 วงจรเลือกค่าสูงสุดค่าต่ำสุดความเร็วสูง

จากสมการที่ (6) นั่นคือวงจรในรูปที่ 2 ประพจน์คือเป็นวงจรถูกค่าต่ำสุดและสูงสุดสำหรับสัญญาณกระแสสองอินพุตซึ่งสามารถควบคุมได้จากสัญญาณควบคุมภายนอก ( $V_{cm}$ )

เมื่อพิจารณาที่จุดออกของวงจรถูกค่าต่ำสุดที่ใช้เป็นส่วนประกอบในรูปที่ 2 จะเห็นว่าทรานซิสเตอร์  $M_{20}$  จะมีการทำงานในช่วงอิมิตัวคลอดเวลาทำงานซึ่งจะส่งผลให้ประสิทธิภาพด้านความเร็วในการทำงานของวงจรโดยรวมเร็วกว่าวิธีการใช้สวิทช์อิเล็กทรอนิกส์เลือกการทำงานระหว่างวงจรถูกค่าสูงสุดและค่าต่ำสุดที่ต่อร่วมกัน อันเนื่องมาจากมีการเปลี่ยนสถานะการทำงานจากอิมิตัวและไมอิมิตัวชั่วขณะระหว่างสวิทช์อิเล็กทรอนิกส์ทำงาน

3. ผลการเลียนแบบการทำงานของวงจร

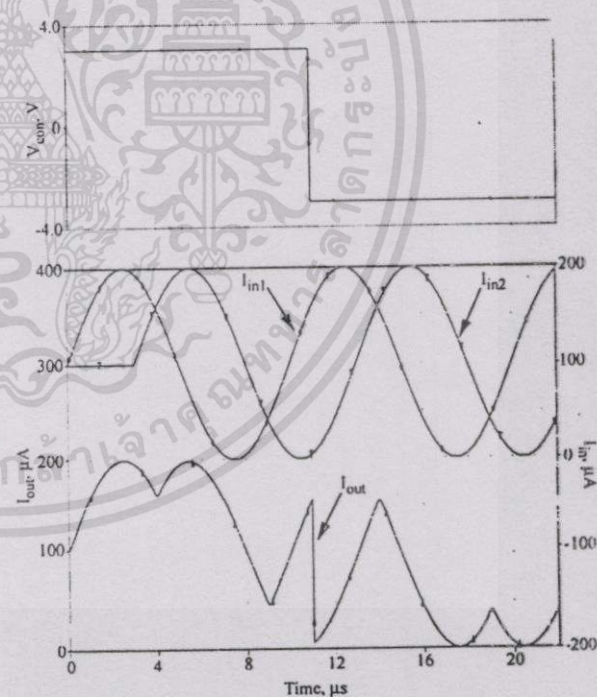
จากวงจรในรูปที่ 2 ได้ใช้โปรแกรม PSPICE เลียนแบบการทำงานของวงจรโดยใช้  $V_{DD} = -V_{SS} = 3V$ ,  $I_{load} = 100\mu A$  และมอสทรานซิสเตอร์เทคโนโลยี  $0.5\mu m$  ซึ่งกำหนดอัตราส่วนความกว้างต่อความยาวของแชนแนลของทรานซิสเตอร์ดังนี้

ทรานซิสเตอร์	W/L ( $\mu m$ )
$M_1 - M_5$	2.9/1.7
$M_6 - M_{11}$	2.5/1.7
$M_{12} - M_{20}$	2/0.5
$M_{21} - M_{30}$	0.8/0.5

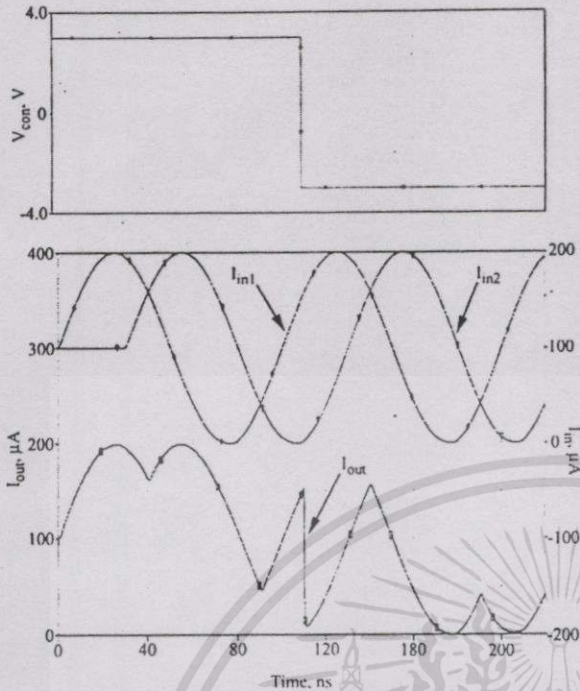
ตารางที่ 1 อัตราส่วนความกว้างต่อความยาวของแชนแนล

ในรูปที่ 3 แสดงผลการเลียนแบบการทำงานของวงจรมีเมื่อป้อนสัญญาณกระแสอินพุต  $I_{in1}$  และ  $I_{in2}$  เป็นสัญญาณรูปซายน์ขนาด

$100\mu A$  ความถี่  $100\text{ kHz}$  เฟสต่างกัน  $3\pi/4$  เรเดียน รูปที่ 4 แสดงผลการเลียนแบบการทำงานของวงจรมีเมื่อป้อนสัญญาณกระแสอินพุต  $I_{in1}$  และ  $I_{in2}$  เป็นสัญญาณรูปซายน์ขนาด  $100\mu A$  ความถี่  $10\text{ MHz}$  เฟสต่างกัน  $3\pi/4$  เรเดียน จากผลการเลียนแบบการทำงานในรูปที่ 3 และ 4 แสดงให้เห็นว่าวงจรที่ได้นี้สามารถมีช่วงปฏิบัติการที่กว้างมีความถูกต้องแม่นยำในการทำงานสูงและมีความเร็วในการทำงานในขณะที่เปลี่ยนการเลือกค่าระหว่างค่าสูงสุดหรือค่าต่ำสุด



รูปที่ 3 ผลการเลียนแบบการทำงานโดยที่  $I_{in1}$  และ  $I_{in2}$  เป็นสัญญาณกระแสรูปคลื่นซายน์ ความถี่  $100\text{ kHz}$



รูปที่ 4 ผลการเขียนแบบการทำงานโดยที่  $I_{in1}$  และ  $I_{in2}$  เป็นสัญญาณกระแสสลับคลื่นไซน์ ความถี่ 10 MHz

#### 4. สรุป

บทความนี้ได้นำเสนอเทคนิคการออกแบบวงจรหาค่าต่ำสุดและค่าสูงสุดซึ่งสามารถควบคุมได้จากสัญญาณภายนอกโดยอาศัยวงจรสวิตช์อิเล็กทรอนิกส์ที่ทำงานร่วมกับวงจรหาค่าเฉลี่ยและวงจรหาค่าต่ำสุดจากเทคนิคที่นำเสนอจะจริงจะมีช่วงปฏิบัติการทางความถี่ที่กว้างมีความถูกต้องแม่นยำในการทำงานและมีความเร็วสูงในขณะที่เปลี่ยนการเลือกค่าระหว่างค่าสูงสุดหรือค่าต่ำสุด

#### 5. กิตติกรรมประกาศ

ขอขอบคุณสำนักงานพัฒนาวิทยาศาสตร์และเทคโนโลยีแห่งชาติ (สวทช.) ภายใต้โครงการส่งเสริมวิชาชีพนักวิจัย ประเภทรางวัลพัฒนาวิชาชีพนักวิจัย และศูนย์เทคโนโลยีอิเล็กทรอนิกส์และคอมพิวเตอร์แห่งชาติ ภายใต้โครงการการออกแบบวงจรรวมขนาดใหญ่ และ Japan International Cooperation Agency (JICA) ที่ได้ให้ทุนและเครื่องมือสนับสนุนในการทำวิจัย

#### เอกสารอ้างอิง

[1] BATURONE I., HUERTAS J. L., BARRIGA A. and SANCHEZ-SOLANO S. : "Current-mode multiple-input Max circuit", Electron. Lett., 1994, 30, (9), pp. 678-680.

- [2] SASAKI M., INOUE T., SHIRAI Y., and UENO, F.: "Fuzzy multiple-input maximum and minimum circuits in current mode and their analyses using bounded-difference equations", IEEE Trans., 1990, C-39, (6), pp. 768-774.
- [3] BATURONE, I., BARRIGA, A., and HUERTAS, J.L.: "Multi-input voltage and current-mode min/max circuits", Proc. 3<sup>rd</sup> Int. Conf. On Fuzzy Logic, Neural Sets and Soft Computing, 1994. (Iizuka, Japan), pp.649-650.
- [4] VLASSIS S. and SISKOS S.: "CMOS analogue median circuit", Electron. Lett., 1999, 35, (13), pp. 1038-1040.
- [5] SHEN-IUAN LIU, POKI CHEN, CHIN-YANG CHEN and JENN-GWO HWU.: "Analog Maximum, Median and Minimum circuit", IEEE International Symposium on Circuit and Systems', June 9-12, 1997, Hong Kong.
- [6] C. Toumazou, F.J. Lidgely, and D.G. Haigh, Analogue IC Design: the current-mode approach, Peter Peregrinus Ltd., April, 1990

## ประวัติผู้เขียน

นาย ธวัชชัย ฉิมภาณี เกิดเมื่อวันที่ 22 เมษายน พ.ศ. 2521 จังหวัดกรุงเทพฯ และได้สำเร็จการศึกษาในระดับปริญญาตรี หลักสูตรวิศวกรรมศาสตรบัณฑิต สาขาวิศวกรรมไฟฟ้า ภาควิชาวิศวกรรมระบบควบคุม จากสถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ปีการศึกษา 2541 และในปีพ.ศ. 2542 ได้เข้าศึกษาต่อในระดับปริญญาโท หลักสูตรวิศวกรรมศาสตรมหาบัณฑิต สาขาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้