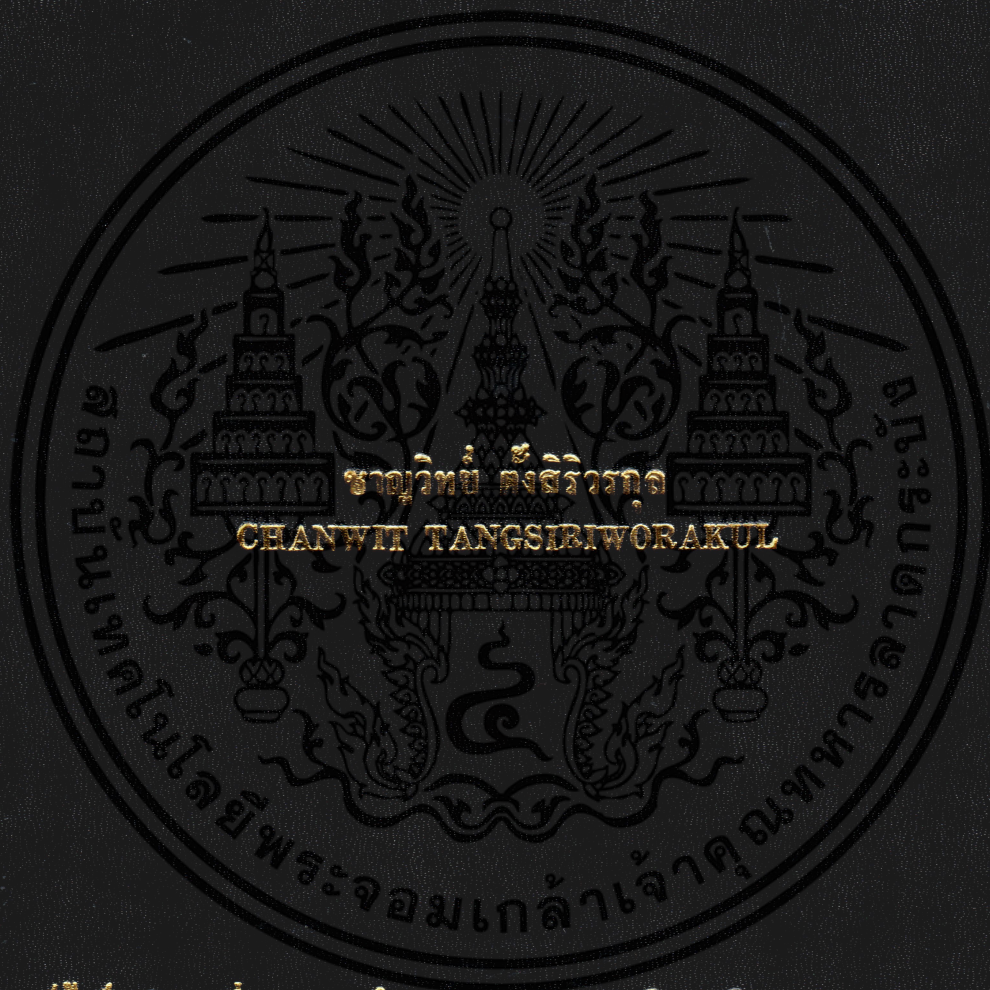


การวิเคราะห์และประเมินคุณสมบัติของเทคนิคเคดต้ามีอคคูลชันที่มีขอบเขต
ฮิสเตอร์รีซิสแบบต่าง ๆ สำหรับอินเวอร์เตอร์ชนิดจ่ายแรงดัน

ANALYSIS AND EVALUATION OF DELTA MODULATION
CHARACTERISTICS WITH VARIOUS TYPES OF HYSTERESIS BAND FOR
VOLTAGE SOURCE INVERTER



วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต

สาขาวิศวกรรมไฟฟ้า

บัณฑิตวิทยาลัย

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. 2544

ISBN 974-648-466-4

การวิเคราะห์และประเมินคุณสมบัติของเทคนิคเดลต้ามอดูเลชันที่มีขอบเขตฮิสเตอร์รีซิสแบบต่างๆสำหรับอินเวอร์เตอร์ชนิดจ่ายแรงดัน

ANALYSIS AND EVALUATION OF DELTA MODULATION
CHARACTERISTICS WITH VARIOUS TYPES OF HYSTERESIS BAND FOR
VOLTAGE SOURCE INVERTER



ชาญวิทย์ ตั้งสิริวรกุล

CHANWIT TANGSIRIWORAKUL

เลขหมู่.....
เลขทะเบียน.....41504
วัน, เดือน, ปี.....19 ก.พ. 2545

b.....
i.....

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชาวิศวกรรมไฟฟ้า

บัณฑิตวิทยาลัย

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. 2544

ISBN 974-648-466-4

**ANALYSIS AND EVALUATION OF DELTA MODULATION
CHARACTERISTICS WITH VARIOUS TYPES OF HYSTERESIS BAND FOR
VOLTAGE SOURCE INVERTER**



**A THESIS SUBMITTED IN PARTIAL FULFILLMENT
OF THE REQUIREMENT FOR THE DEGREE OF
MASTER OF ENGINEERING IN ELECTRICAL ENGINEERING
SCHOOL OF GRADUATE STUDIES
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG**

2001

ISBN 974-648-466-4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



COPYRIGHT 2001

SCHOOL OF GRADUATE STUDIES

KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

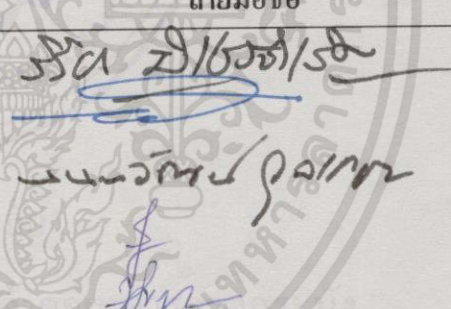
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บัณฑิตวิทยาลัย
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ใบรับรองวิทยานิพนธ์

หัวข้อวิทยานิพนธ์ การวิเคราะห์และประเมินคุณสมบัติของเทคนิคเดลต้ามีอดดูเลชันที่มีขอบเขต
ฮิสเตอร์รีซิสแบบต่าง ๆ สำหรับอินเวอร์เตอร์ชนิดจ่ายแรงดัน

ANALYSIS AND EVALUATION OF DELTA MODULATION
CHARACTERISTICS WITH VARIOUS TYPES OF HYSTERESIS
BAND FOR VOLTAGE SOURCE INVERTER

ชื่อนักศึกษา นายชาญวิทย์ ตั้งสิริวรกุล
รหัสประจำตัว 42061119
ปริญญา วิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชา วิศวกรรมไฟฟ้า
อาจารย์ผู้ควบคุมวิทยานิพนธ์ ผศ.ดร.วิจิตร กิณเรศ

คณะกรรมการสอบวิทยานิพนธ์		ลายมือชื่อ
รศ.ดร.วิริยะ	พิเชษฐจำเรญ	
ผศ.พิชิต	ลำยอง	
ดร.นนทวัฒน์	จุลเดชะ	
ร.อ.ผศ.ดร.วีระเชษฐ	ขันเงิน	
ผศ.ดร.วิจิตร	กิณเรศ	

วัน/เดือน/ปี ที่สอบ 31 ตุลาคม 2544 เวลา 12.00-13.00 น.
สถานที่สอบ ณ อาคาร 12 ชั้น ชั้น 4 (ห้อง E12-404)

บัณฑิตวิทยาลัยรับรองแล้ว



(รศ.ดร.บุญวัฒน์ อัจฉฐ)
คณบดีบัณฑิตวิทยาลัย

วันที่.....๖.....เดือน.....ตุลาคม.....พ.ศ.....๒๕๔๔

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อวิทยานิพนธ์	การวิเคราะห์และประเมินคุณสมบัติของเทคนิคเคลด้ามีอดคูเลชั่นที่มีขอบเขตฮีสเตอร์รีซิสแบบต่างๆสำหรับอินเวอร์เตอร์ชนิดจ่ายแรงดัน
นักศึกษา	นายชาญวิทย์ ตั้งสิริวรกุล
รหัสประจำตัว	42061119
ปริญญา	วิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชา	วิศวกรรมไฟฟ้า
พ.ศ.	2544
อาจารย์ผู้ควบคุมวิทยานิพนธ์	ผศ. ดร. วิจิตร กิมเรศ

บทคัดย่อ

วิทยานิพนธ์นี้ได้นำเสนอการวิเคราะห์และประเมินคุณสมบัติของเทคนิคเคลด้ามีอดคูเลชั่นที่มีขอบเขตฮีสเตอร์รีซิสแบบต่างๆเพื่อนำมาประยุกต์ใช้กับอินเวอร์เตอร์ชนิดจ่ายแรงดัน 1 เฟส เทคนิคเคลด้ามีอดคูเลชั่นที่ได้นำเสนอมีขอบเขตฮีสเตอร์รีซิส 3 แบบได้แก่ แบบคงที่ ไซน์ชอยคัล และปรับขอบเขตฮีสเตอร์รีซิส เพื่อปรับปรุงเพทเทอร์นแรงดันที่ดับบลิวเอ็มและคุณลักษณะของสเปคตรารายโมนิคส์ตามความเหมาะสมสำหรับการนำไปประยุกต์ใช้งาน โดยได้มีการวิเคราะห์และออกแบบผลการเปลี่ยนแปลงพารามิเตอร์ของวงจรเคลด้ามีอดคูเลเตอร์ที่มีขอบเขตฮีสเตอร์รีซิสทั้ง 3 แบบ เช่น แอมพลิจูดของสัญญาณไซน์อ้างอิง ค่าคงที่ทางเวลาของการอินทิเกรต และขอบเขตฮีสเตอร์รีซิส ด้วยกราฟคุณสมบัติโดยการนอร์มัลไลซ์พารามิเตอร์มีอดคูเลเตอร์ทำให้ง่ายต่อการเข้าใจและออกแบบเมื่อพารามิเตอร์ดังกล่าวเปลี่ยนแปลงไป รวมถึงการนำเสนอเทคนิคในการเพิ่มแรงดันมูลฐานของเทคนิคเคลด้ามีอดคูเลชั่น โดยเฉพาะที่ความถี่อินเวอร์เตอร์ต่ำ มีการเปรียบเทียบคุณสมบัติของเทคนิคเคลด้ามีอดคูเลชั่นกับเทคนิค SPWM ด้วยค่าดัชนีคุณภาพของแรงดันและกระแสเอาต์พุตของอินเวอร์เตอร์ด้วย THD , THD_1 และ DF ภายใต้สภาวะโหลดต่างๆ ในวิทยานิพนธ์นี้ยังได้มีการจำลองการทำงานของเทคนิคเคลด้ามีอดคูเลชั่นที่มีขอบเขตฮีสเตอร์รีซิสทั้ง 3 แบบภายใต้สภาวะดังกล่าวโดยใช้โปรแกรมสำเร็จรูป PSpice และได้นำผลจากการจำลองและทดลองมาเปรียบเทียบเพื่อตรวจสอบการทำงานของวงจรที่ได้ออกแบบไว้ ได้มีการออกแบบประยุกต์ใช้สำหรับงานที่ต้องการความถี่ด้านเอาต์พุตคงที่ โดยใช้ไมโครคอนโทรลเลอร์มาควบคุมการปรับขอบเขตฮีสเตอร์รีซิส และมีการเลือกค่าพารามิเตอร์ฟิลเตอร์ที่เหมาะสมพร้อมทั้งได้ตรวจสอบสมรรถนะของระบบอินเวอร์เตอร์ดังกล่าว นอกจากนี้ได้มีการทดสอบโดยการเปรียบเทียบในเบื้องต้นถึงการลดลงของ acoustic noise และ Conducted EMI ที่มีผลจากคุณลักษณะสเปคตรารายโมนิคส์เนื่องจากการสวิตชิงของเทคนิคพีดับบลิวเอ็มดังกล่าวซึ่งให้ผลเป็นที่น่าพอใจ

Thesis Title	Analysis and Evaluation of Delta Modulation Characteristics with Various Types of Hysteresis Band for Voltage Source Inverter
Student	Mr. Chanwit Tangsiriworakul
Student ID.	42061119
Degree	Master of Engineering
Programme	Electrical Engineering
Year	2001
Thesis Advisor	Asst.Prof. Dr.Vijit Kinnares

ABSTRACT

This thesis presents analysis and evaluation of characteristics of delta modulation techniques having various types of hysteresis band for applying to 1ϕ voltage source inverters. Three types of delta modulation techniques are proposed, namely fixed hysteresis band, sinusoidal hysteresis band and adaptive hysteresis band in order to improve PWM voltage pattern and characteristics of harmonic spectra for appropriate applications. Analysis and design for the effects of changing delta modulation parameters such as amplitude of sinusoidal reference, integrator time constant and hysteresis band width have been performed. By using normalized characteristic curves, it is easy to understand and design when modulator parameters are changed. Additionally, there are the proposed techniques which are used to increase fundamental voltage of delta modulation techniques especially for low inverter frequency. Also, the comparison of delta modulation and SPWM techniques based on quality index of output voltage and output current of inverter with THD_v , THD_i and DF under various load conditions has been made. In this thesis, the simulation using PSpice of the proposed delta modulation techniques under such conditions is included. The simulation and experimental results are compared and evaluated in order to verify circuit operation. Design for an application of a constant output frequency source using a microcontroller for hysteresis band control is given. Suitable filter parameters and inverter performance investigation are also given. In addition, the preliminary comparison testing of acoustic noise reduction and conducted EMI resulted from characteristics of harmonic spectra due to the switching of the proposed PWM techniques is included. The results appear satisfactory.

กิตติกรรมประกาศ

ผู้เขียนขอขอบพระคุณ ผศ.ดร.วิจิตร กิณเรศ อาจารย์ที่ปรึกษาเป็นอย่างสูง ที่ได้ให้คำปรึกษาและแนะนำต่างๆ จนกระทั่งวิทยานิพนธ์เล่มนี้สำเร็จลงได้ ขอขอบคุณภาควิชาวิศวกรรมไฟฟ้าและห้องสมุดคณะวิศวกรรมศาสตร์ที่เป็นแหล่งสนับสนุนทางด้านตำราและเอกสารอ้างอิง รวมทั้งเครื่องมือและอุปกรณ์ในการทำวิจัย

ขอขอบคุณ ร.อ.ผศ.ดร.วีระเชษฐ ชันเงิน อาจารย์ประจำภาควิชาวิศวกรรมไฟฟ้า และนักศึกษาประจำห้อง EMC ที่ให้ความรู้และอนุเคราะห์เกี่ยวกับเครื่องมือวัด Conducted EMI ในการทำวิจัย

ขอขอบคุณ ดร.นนทวัฒน์ จุลเคชะ และ ดร.ชนินทร์ ลักษณะานุสรณ์ อาจารย์ประจำภาควิชาวิศวกรรมระบบควบคุม ที่ให้ความรู้และอนุเคราะห์เกี่ยวกับเครื่องมือวัดกำลังงานไฟฟ้าหนึ่งเฟสในการทำวิจัย

ขอขอบคุณ คุณเฉลิมชาติ มานพ และคุณอรพดี สารมาศ ที่มีส่วนช่วยเหลือในการทำวิทยานิพนธ์ และเพื่อนๆ นักศึกษาทุกคนประจำอาคารเรียนรวม L ของภาควิชาวิศวกรรมไฟฟ้า

คุณค่าและประโยชน์อันพึงมีจากวิทยานิพนธ์เล่มนี้ ผู้เขียนขอบอบแด่ บิดา มารดา และผู้มีพระคุณทุกท่าน

ชาญวิทย์ ตั้งศิริวรกุล

สารบัญ

	หน้า
บทคัดย่อภาษาไทย.....	I
บทคัดย่อภาษาอังกฤษ.....	III
กิตติกรรมประกาศ.....	V
สารบัญ.....	VI
สารบัญตาราง.....	X
สารบัญรูป.....	XI
บทที่ 1 บทนำ.....	1
1.1 ความเป็นมาและความสำคัญของปัญหา.....	1
1.2 จุดมุ่งหมายและวัตถุประสงค์ของการศึกษา.....	2
1.3 วิธีการวิจัย.....	2
1.4 ขอบเขตของวิทยานิพนธ์.....	3
1.5 โครงสร้างของวิทยานิพนธ์.....	3
1.6 ประโยชน์ที่ได้จากวิทยานิพนธ์.....	4
บทที่ 2 ทฤษฎีพื้นฐานเกี่ยวกับเทคนิคและการวิเคราะห์คุณภาพรูปคลื่นพีดับบลิวเอ็ม.....	5
2.1 บทนำ.....	5
2.2 เทคนิคการสร้างสัญญาณพีดับบลิวเอ็มแบบต่างๆ.....	5
2.2.1 เทคนิคพีดับบลิวเอ็มแบบไซน์ชวยอดตัด.....	5
2.2.2 เทคนิคพีดับบลิวเอ็มแบบฉีดยาร์โมนิกส์ที่สาม.....	9
2.2.3 เทคนิคพีดับบลิวเอ็มแบบสี่เหลี่ยมคางหมู.....	10
2.2.4 เทคนิคพีดับบลิวเอ็มแบบสเปซเวกเตอร์.....	11
2.2.5 เทคนิคพีดับบลิวเอ็มแบบก้ำจัดฮาร์โมนิกส์.....	12
2.2.6 เทคนิคพีดับบลิวเอ็มแบบลดการกระเพื่อมของกระแส.....	13
2.2.7 เทคนิคพีดับบลิวเอ็มที่สร้างจากการปรับตัวของกระแส.....	14
2.2.8 เทคนิคพีดับบลิวเอ็มแบบ MRA.....	16
2.3 การวิเคราะห์รูปคลื่นสัญญาณ.....	19
2.4 การประเมินเทคนิคพีดับบลิวเอ็มด้วยค่าดัชนีคุณภาพ.....	20

สารบัญ (ต่อ)

	หน้า
2.4.1 Total Harmonic Distortion.....	21
2.4.2 อาร์เอ็มเอส.....	21
2.4.3 First-Order Distortion Factor	21
2.4.4 Second-Order Distortion Factor.....	22
2.5 ผลของสเปกตร้าฮาร์โมนิกส์เนื่องจากการสวิตซ์.....	23
2.6 สรุป.....	24
บทที่ 3 เทคนิคเคลด้ามีอคดูเลชั่น.....	25
3.1 บทนำ.....	25
3.2 เทคนิคเคลด้ามีอคดูเลชั่นแบบเชิงเส้น.....	26
3.2.1 เทคนิคการมอดูเลตแบบซิกมา-เคลด้า.....	27
3.3 Adaptive delta modulation	28
3.3.1 เทคนิคเคลด้ามีอคดูเลชั่นแบบพื้นฐาน.....	28
3.3.2 วิธีการจูนวงจรเคลด้ามีอคดูเลเตอร์.....	30
3.3.2.1 วิธีการจูนตัวฟิลเตอร์.....	30
3.3.2.2 Variable step delta modulation.....	34
3.3.3 เทคนิคเคลด้ามีอคดูเลชั่นชนิดซิงโครไนส์.....	37
3.4 สรุป.....	38
บทที่ 4 การวิเคราะห์และออกแบบเทคนิคเคลด้ามีอคดูเลชั่นที่มีขอบเขต	
ฮีสเตอร์รีซิสแบบต่างๆ.....	39
4.1 บทนำ.....	39
4.2 หลักการพื้นฐานของเทคนิคเคลด้ามีอคดูเลชั่น.....	39
4.3 การวิเคราะห์เทคนิคเคลด้ามีอคดูเลชั่นที่นำเสนอ.....	40
4.3.1 เคลด้ามีอคดูเลชั่นที่มีขอบเขตฮีสเตอร์รีซิสคงที่.....	40
4.3.2 เคลด้ามีอคดูเลชั่นที่มีขอบเขตฮีสเตอร์รีซิสเป็น ไชนูซอยดัล.....	45
4.3.3 เคลด้ามีอคดูเลชั่นที่มีการปรับขอบเขตฮีสเตอร์รีซิส.....	47
4.4 การออกแบบวงจรเคลด้ามีอคดูเลเตอร์.....	50
4.5 ตัวอย่างการออกแบบ.....	53

สารบัญ (ต่อ)

	หน้า
4.5.1 เทคนิคเคลด้ามืดคูเลขันที่มีขอบเขตฮีสเตอร์รีซิสคงที่.....	53
4.5.2 เทคนิคเคลด้ามืดคูเลขันที่มีขอบเขตฮีสเตอร์รีซิสเป็น ไซน์ซอซอดัล.....	54
4.5.3 เทคนิคเคลด้ามืดคูเลขันที่มีการปรับขอบเขตฮีสเตอร์รีซิส.....	55
4.6 เทคนิคในการเพิ่มแรงดันมูลฐาน.....	55
4.7 ผลการจำลองและทดลองของตัวอย่างการออกแบบ.....	59
4.7.1 ความสัมพันธ์ของจำนวนการสวิตช์กับขนาดสัญญาณ ไซน์อ้างอิง.....	63
4.8 การนอร์แมลไลซ์พารามิเตอร์มืดคูเสเตอร์เพื่อการออกแบบ.....	63
4.9 สรุป.....	70
บทที่ 5 การออกแบบวงจรควบคุมและวงจรกำลัง.....	71
5.1 บทนำ.....	71
5.2 ระบบวงจรกำลังที่ออกแบบและสร้างขึ้น.....	71
5.2.1 วงจรส่วนแปลงไฟฟ้ากระแสสลับ 1 เฟสเป็นไฟฟ้ากระแสตรง.....	72
5.2.2 วงจรส่วนกรองแรงดันให้เรียบ.....	72
5.2.3 วงจรกำลังอินเวอร์เตอร์หนึ่งเฟส.....	72
5.3 การออกแบบสร้างสัญญาณ ไซน์อ้างอิงและสัญญาณฮีสเตอร์รีซิส.....	73
5.3.1 วงจรการแปลง D/A.....	74
5.4 วงจรการสร้างเทคนิคเคลด้ามืดคูเลขันที่มีขอบเขตฮีสเตอร์รีซิสแบบต่างๆ.....	77
5.5 วงจรเคดไทม์.....	78
5.6 วงจรขั้วนำเกต.....	80
5.7 วงจรตรวจจับกระแส.....	81
5.8 วงจรป้องกัน.....	82
5.9 ชิ้นงานวิทยานิพนธ์.....	83
5.10 สรุป.....	83
บทที่ 6 การทดลองและผลการทดลอง.....	84
6.1 การทดสอบเพื่อเปรียบเทียบแพทเทอร์นแรงดันพีคกับลิแวม.....	84

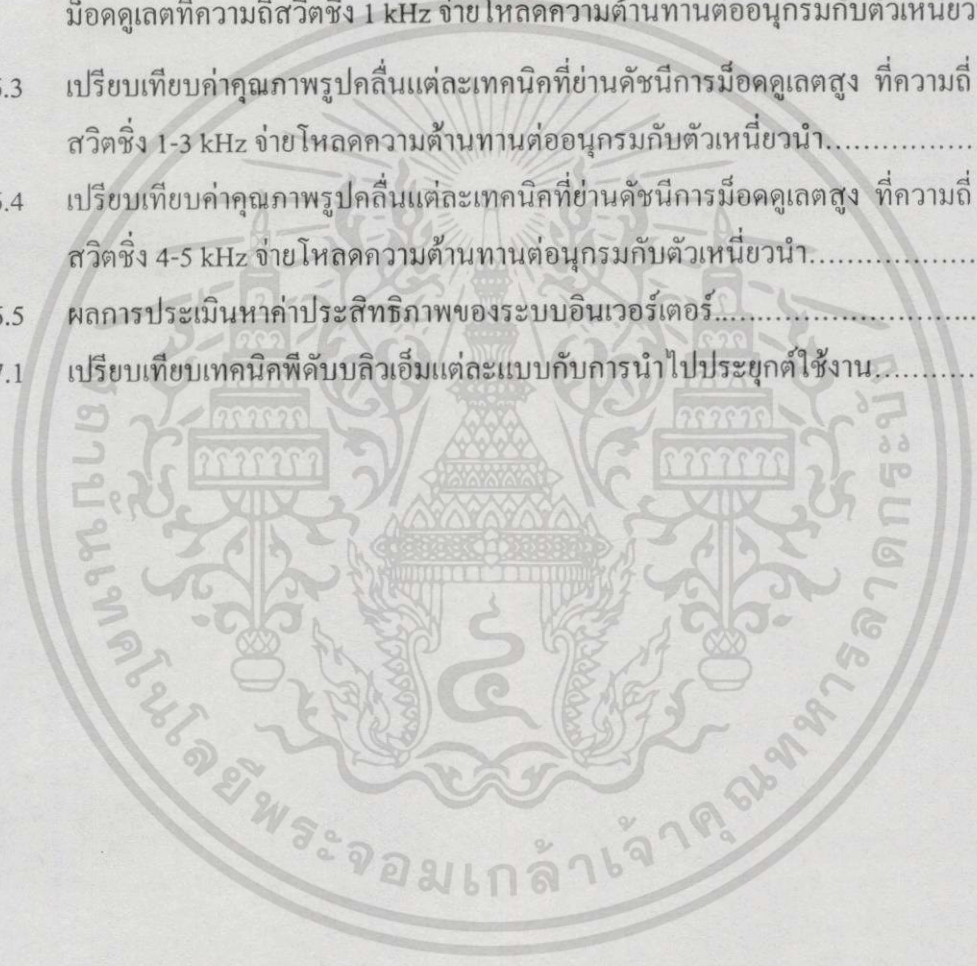
สารบัญ (ต่อ)

หน้า

6.2 ผลการทดสอบคุณสมบัติของอัตราส่วนแรงดันมูลฐานต่อความถี่ทางด้าน เอาต์พุต.....	101
6.3 ผลการทดลองเมื่อนำไปประยุกต์ใช้งานที่ต้องการความถี่เอาต์พุตคงที่.....	102
6.4 ผลการทดลองเปรียบเทียบสเปกตรารายรั่มอนิคล์ของเทคนิคพีดับบลิวเอ็ม ที่มีผลต่อ Acoustic noise และ Conducted EMI.....	109
บทที่ 7 สรุปและข้อเสนอแนะ.....	116
7.1 สรุปผลการทดลอง.....	116
7.2 ข้อเสนอแนะและงานวิจัยต่อไป.....	118
เอกสารอ้างอิง.....	120
ภาคผนวก ก.....	123
ภาคผนวก ข.....	127
ภาคผนวก ค.....	131
ภาคผนวก ง.....	143
ประวัติผู้เขียน.....	155

สารบัญตาราง

ตารางที่	หน้า
2.1	นิยามของดัชนีและปริมาณที่กำหนดคุณสมบัติและคุณภาพรูปคลื่นเอาต์พุต.....22
6.1	ความสัมพันธ์ระหว่างค่าดัชนีคุณภาพของรูปคลื่นแรงดันและกระแสกับค่าดัชนีการมีอคติที่ความถี่สวิดซ์ 1 kHz ข่ายโหลดความต้านทาน.....97
6.2	ความสัมพันธ์ระหว่างค่าดัชนีคุณภาพของรูปคลื่นแรงดันและกระแสกับค่าดัชนีการมีอคติที่ความถี่สวิดซ์ 1 kHz ข่ายโหลดความต้านทานต่ออนุกรมกับตัวเหนี่ยวนำ.....99
6.3	เปรียบเทียบค่าคุณภาพรูปคลื่นแต่ละเทคนิคที่ย่านดัชนีการมีอคติสูง ที่ความถี่สวิดซ์ 1-3 kHz ข่ายโหลดความต้านทานต่ออนุกรมกับตัวเหนี่ยวนำ.....101
6.4	เปรียบเทียบค่าคุณภาพรูปคลื่นแต่ละเทคนิคที่ย่านดัชนีการมีอคติสูง ที่ความถี่สวิดซ์ 4-5 kHz ข่ายโหลดความต้านทานต่ออนุกรมกับตัวเหนี่ยวนำ.....101
6.5	ผลการประเมินหาค่าประสิทธิภาพของระบบอินเวอร์เตอร์.....108
7.1	เปรียบเทียบเทคนิคพีดับบลิวเอ็มแต่ละแบบกับการนำไปประยุกต์ใช้งาน.....120



สารบัญรูป

รูปที่	หน้า
2.1	หลักการสร้างแพทเทอร์นพีดับบลิวเอ็มแบบ SPWM.....7
2.2	หลักการสร้างแพทเทอร์นพีดับบลิวเอ็มแบบ symmetric regular sampling.....8
2.3	หลักการสร้างแพทเทอร์นพีดับบลิวเอ็มแบบ asymmetric regular sampling9
2.4	หลักการสร้างแพทเทอร์นพีดับบลิวเอ็มแบบฉีดฮาร์โมนิกส์ที่สาม.....10
2.5	หลักการสร้างแพทเทอร์นพีดับบลิวเอ็มแบบสี่เหลี่ยมคางหมู.....11
2.6	หลักการสร้างแพทเทอร์นพีดับบลิวเอ็มแบบสเปซเวกเตอร์.....11
2.7	รูปคลื่นพีดับบลิวเอ็มที่ใช้เทคนิคการกำจัดฮาร์โมนิกส์.....12
2.8	หลักการสร้างสัญญาณพีดับบลิวเอ็มจากการปรับตัวของกระแสโหลดเมื่อเปรียบเทียบกับกระแสอ้างอิง.....15
2.9	วงจรสร้างสัญญาณพีดับบลิวเอ็มด้วยการปรับตัวของกระแส.....16
2.10	บล็อกไดอะแกรมของเทคนิค MRA พีดับบลิวเอ็ม.....17
2.11	วงจรของเทคนิค MRA พีดับบลิวเอ็ม.....17
2.12	หลักการสร้างสัญญาณควบคุมและแพทเทอร์นพีดับบลิวเอ็ม.....18
3.1	บล็อก ไดอะแกรมของเซลล์ดัมป์คูลเลอร์.....25
3.2	โครงสร้างชนิดของเทคนิคเซลล์ดัมป์คูลเลอร์.....26
3.3	บล็อก ไดอะแกรมของเทคนิคการมีดคูเลตแบบซิกมา-เซลล์ดัมป์.....27
3.4	บล็อก ไดอะแกรมของ Adaptive delta modulation28
3.5	วงจรเซลล์ดัมป์คูลเลอร์ที่นำเสนอ โดย Phoivos D. Ziogas.....29
3.6	รูปคลื่นของวงจรเซลล์ดัมป์คูลเลอร์แบบพื้นฐาน.....30
3.7	ความสัมพันธ์ของแรงดันมูลฐานกับความถี่ทางด้านเอาต์พุตของอินเวอร์เตอร์.....30
3.8	บล็อก ไดอะแกรมของเซลล์ดัมป์คูลเลอร์ด้วยดับเบิลอินทิเกรต.....32
3.9	ตัวอินทิเกรตที่ใช้ในวงจรเซลล์ดัมป์คูลเลอร์.....33
3.10	บล็อก ไดอะแกรมของเทคนิคจูนฟิลเตอร์ของเทคนิคเซลล์ดัมป์คูลเลอร์.....34
3.11	วงจรถูนฟิลเตอร์ของเทคนิคเซลล์ดัมป์คูลเลอร์.....34
3.12	บล็อก ไดอะแกรมของเทคนิค variable step delta modulation35
3.13	บล็อก ไดอะแกรมเทคนิคเซลล์ดัมป์คูลเลอร์ที่มีการรวมกันของจูนตัวอินทิเกรตกับ variable step.....36

สารบัญรูป (ต่อ)

รูปที่		หน้า
3.14	วงจรถอดคานาเทคนิคเคลด้ามีอดคูละชันที่มีการรวมกันของจูนตัวอินทิเกรตกับ variable step.....	36
3.15	บล็อกไดอะแกรมของเทคนิคเคลด้ามีอดคูละชันชนิดที่มีการซิงโครไนซ์.....	37
4.1	บล็อกไดอะแกรมของเทคนิคเคลด้ามีอดคูละชันที่มีขอบเขตฮิสเตอร์รีซิสกึ่งที่สำหรับ VSI.....	40
4.2	วงจรถอดคานาเทคนิคเคลด้ามีอดคูละชันที่มีขอบเขตฮิสเตอร์รีซิสกึ่งที่ใช้ในการทดลอง.....	40
4.3	รูปคลื่นเคลด้ามีอดคูละชันที่มีขอบเขตฮิสเตอร์รีซิสกึ่งที่.....	41
4.4	ค่าเวลาการเกิดพัลส์ของเทคนิคเคลด้ามีอดคูละชัน.....	42
4.5	ความถี่ของพัลส์ที่ดับบลิวเอ็มเปลี่ยนแปลงตามค่าความชันของสัญญาณไซน์อ้างอิง.....	44
4.6	บล็อกไดอะแกรมของเทคนิคเคลด้ามีอดคูละชันที่มีขอบเขตฮิสเตอร์รีซิสเป็นไซน์ซอซดัล.....	45
4.7	วงจรถอดคานาเทคนิคเคลด้ามีอดคูละชันที่มีขอบเขตฮิสเตอร์รีซิสเป็นไซน์ซอซดัลที่ใช้ในการทดลอง.....	46
4.8	รูปคลื่นเคลด้ามีอดคูละชันที่มีขอบเขตฮิสเตอร์รีซิสเป็นไซน์ซอซดัล.....	47
4.9	บล็อกไดอะแกรมของเทคนิคเคลด้ามีอดคูละชันที่มีการปรับขอบเขตฮิสเตอร์รีซิส.....	48
4.10	วงจรถอดคานาเทคนิคเคลด้ามีอดคูละชันที่มีการปรับขอบเขตฮิสเตอร์รีซิสที่ใช้ในการทดลอง.....	49
4.11	รูปคลื่นเคลด้ามีอดคูละชันที่มีการปรับขอบเขตฮิสเตอร์รีซิส.....	50
4.12	รูปคลื่นวงจรถอดคานาเทคนิคเคลด้ามีอดคูละชันเมื่อสัญญาณไซน์อ้างอิงเท่ากับศูนย์.....	52
4.13	วงจรถอดคานา Dual slope integrator.....	57
4.14	วงจรถอดคานา Dual slope integrator.....	58
4.15	ผลการทดลองเคลด้ามีอดคูละชันที่มีขอบเขตฮิสเตอร์รีซิสกึ่งที่.....	59
4.16	ผลการทดลองเคลด้ามีอดคูละชันที่มีขอบเขตฮิสเตอร์รีซิสเป็นไซน์ซอซดัล.....	59
4.17	ผลการทดลองเคลด้ามีอดคูละชันที่มีการปรับขอบเขตฮิสเตอร์รีซิส.....	60
4.18	ผลการทดลองเคลด้ามีอดคูละชันที่มีขอบเขตฮิสเตอร์รีซิสกึ่งที่.....	60
4.19	ผลการทดลองเคลด้ามีอดคูละชันที่มีขอบเขตฮิสเตอร์รีซิสเป็นไซน์ซอซดัล.....	61
4.20	ผลการทดลองเคลด้ามีอดคูละชันที่มีการปรับขอบเขตฮิสเตอร์รีซิส.....	61
4.21	สเปคตร้าฮาร์โมนิกส์ของแรงดันเอาต์พุตอินเวอร์เตอร์ โดยรูป (a,b), (c,d) และ (e,f) เป็นผลการทำงานของเทคนิคเคลด้ามีอดคูละชันที่มีขอบเขตฮิสเตอร์รีซิสกึ่งที่เป็นไซน์ซอซดัลและปรับขอบเขตฮิสเตอร์รีซิส ตามลำดับ.....	62

สารบัญรูป (ต่อ)

รูปที่	หน้า
4.22	การเปลี่ยนแปลงจำนวนการสวิตช์ที่ระดับแรงดัน ไลน์อ้างอิงต่างๆ.....63
4.23	ผลการเปลี่ยนแปลงดัชนีการมีอคดูแลดกับแรงดันมูลฐานที่ค่า S_{cn} ต่างๆ.....65
4.24	ผลการเปลี่ยนแปลงขอบเขตฮีสเตอร์รีซิสกับแรงดันมูลฐานที่ $S_{cn} = 1.0$ pu.....66
4.25	ผลการเปลี่ยนแปลงขอบเขตฮีสเตอร์รีซิสกับอันดับของฮาร์โมนิกส์ที่ $S_{cn} = 1.0$ pu.....66
4.26	ผลการเปลี่ยนแปลงค่าความชัน S_{cn} กับอันดับของฮาร์โมนิกส์ที่ค่า ΔV_n ต่างๆ.....67
4.27	ความถี่สเปกตร้าของแรงดันเอาต์พุตอินเวอร์เตอร์ด้วยโหลดความต้านทานที่ $M_{\Delta}=0.4$ pu., $S_{cn}=1.0$ pu. และ $\Delta V_n=0.015$ pu.....68
4.28	ความถี่สเปกตร้าของแรงดันเอาต์พุตอินเวอร์เตอร์ด้วยโหลดความต้านทานที่ $M_{\Delta}=0.4$ pu., $S_{cn}=1.0$ pu. และ $\Delta V_n=0.04$ pu.....69
4.29	ความถี่สเปกตร้าของแรงดันเอาต์พุตอินเวอร์เตอร์ด้วยโหลดความต้านทานที่ $M_{\Delta}=0.4$ pu., $S_{cn}=0.8$ pu. และ $\Delta V_n=0.015$ pu.....69
5.1	บล็อกไดอะแกรมระบบอินเวอร์เตอร์ด้วยเทคนิคเคลด้ามีอคดูแลชันที่นำเสนอ.....71
5.2	วงจรกำลังของระบบอินเวอร์เตอร์.....72
5.3	ตัวอย่างการแซมปลิงสัญญาณนาฬิกา.....73
5.4	วงจร D/A ที่ใช้ในการควบคุมขนาดสัญญาณอ้างอิงและฮีสเตอร์รีซิสของ วงจรเคลด้ามีอคดูแลเตอร์.....75
5.5	วงจรแปลง D/A ที่ใช้ในการสร้างสัญญาณอ้างอิงของวงจรเคลด้ามีอคดูแลเตอร์.....76
5.6	วงจรแปลง D/A ที่ใช้ในการสร้างสัญญาณฮีสเตอร์รีซิสของวงจรเคลด้ามีอคดูแลเตอร์.....76
5.7	ผลการทดลองของรูปคลื่น ไลน์อ้างอิงและรูปคลื่นฮีสเตอร์รีซิส.....77
5.8	วงจรเคลด้ามีอคดูแลเตอร์ที่มีการเลือกชนิดขอบเขตฮีสเตอร์รีซิสสำหรับ ใช้ในการทดลอง.....77
5.9	หลักการสร้างวงจรเคด ไทม์.....78
5.10	วงจรเคด ไทม์พร้อมด้วยวงจรดับสัญญาณเกด.....79
5.11	ผลการทดลองสัญญาณเอาต์พุตวงจรเคด ไทม์.....79
5.12	วงจรขั้วนำสัญญาณเกดของไอจีบีที.....80
5.13	ผลการทดลองสัญญาณขั้วนำเกดจริง.....81
5.14	วงจรตรวจจับกระแส.....81
5.15	วงจรป้องกันกระแสเกิน.....82

สารบัญรูป (ต่อ)

รูปที่		หน้า
5.16	เครื่องต้นแบบอินเวอร์เตอร์ 1 เฟสด้วยเทคนิคเคลด้ามีอดคูเลชันที่มี ขอบเขตฮิสเตอร์รีชีสแบบต่างๆ.....	83
6.1	รูปคลื่นแรงดันและกระแสเอาต์พุตอินเวอร์เตอร์ที่ได้จากการทดลอง เมื่อ $M_d=0.9$ ความถี่สวิตซิ่ง 3 kHz ในกรณีที่จ่ายโหลด RL	85
6.2	สเปกตราแรงดันที่ได้จากการจำลองและทดลองภายใต้เงื่อนไขเดียวกับรูปที่ 6.1.....	86
6.3	รูปคลื่นแรงดันและกระแสเอาต์พุตอินเวอร์เตอร์ที่ได้จากการทดลอง เมื่อ $M_d=0.6$ ความถี่สวิตซิ่ง 5 kHz ในกรณีที่จ่ายโหลด RL	88
6.4	สเปกตราแรงดันที่ได้จากการจำลองและทดลองภายใต้เงื่อนไขเดียวกับรูปที่ 6.3.....	89
6.5	ความสัมพันธ์ระหว่างค่าดัชนีการมีอดคูเลตกับแรงดันมูลฐานที่ความถี่สวิตซิ่ง 1 kHz ...	92
6.6	ความสัมพันธ์ระหว่างค่าดัชนีการมีอดคูเลตกับเปอร์เซ็นต์ THD_v ที่ความถี่สวิตซิ่ง 1kHz...	92
6.7	ความสัมพันธ์ระหว่างค่าดัชนีการมีอดคูเลตกับเปอร์เซ็นต์ THD_v ที่ความถี่สวิตซิ่ง 1kHz...	93
6.8	ความสัมพันธ์ระหว่างค่าดัชนีการมีอดคูเลตกับเปอร์เซ็นต์ DF_v ที่ความถี่สวิตซิ่ง 1kHz.....	93
6.9	ความสัมพันธ์ระหว่างค่าดัชนีการมีอดคูเลตกับเปอร์เซ็นต์ DF_v ที่ความถี่สวิตซิ่ง 1kHz.....	94
6.10	ความสัมพันธ์ระหว่างความถี่สวิตซิ่งกับเปอร์เซ็นต์ THD_v ที่ดัชนีการมีอดคูเลต เท่ากับ 0.8.....	95
6.11	ความสัมพันธ์ระหว่างความถี่สวิตซิ่งกับเปอร์เซ็นต์ THD_v ที่ดัชนีการมีอดคูเลต เท่ากับ 0.8	95
6.12	ความสัมพันธ์ระหว่างความถี่สวิตซิ่งกับเปอร์เซ็นต์ DF_v ที่ดัชนีการมีอดคูเลต เท่ากับ 0.8	96
6.13	ความสัมพันธ์ระหว่างความถี่สวิตซิ่งกับเปอร์เซ็นต์ DF_v ที่ดัชนีการมีอดคูเลต เท่ากับ 0.8	96
6.14	ความสัมพันธ์ระหว่างแรงดันมูลฐานกับความถี่อินเวอร์เตอร์.....	101
6.15	เปรียบเทียบเปอร์เซ็นต์ THD_v ของเทคนิคเคลด้ามีอดคูเลชันแบบต่างๆ.....	102
6.16	ผลของ LC ฟิลเตอร์กับเปอร์เซ็นต์ THD_v ที่โหลด 0.8 เพาเวอร์แฟกเตอร์ล่าหลัง สำหรับเทคนิคเคลด้ามีอดคูเลชันที่มีขอบเขตฮิสเตอร์รีชีสคงที่.....	103
6.17	ผลของ LC ฟิลเตอร์กับเปอร์เซ็นต์ THD_v ที่โหลด 0.8 เพาเวอร์แฟกเตอร์ล่าหลังสำหรับ เทคนิคเคลด้ามีอดคูเลชันที่มีขอบเขตฮิสเตอร์รีชีสเป็นไขนุชอยคัล.....	103

สารบัญรูป (ต่อ)

รูปที่		หน้า
6.18	ผลของ LC ฟิลเตอร์กับเปอร์เซ็นต์ THD _v ที่โหลด 0.8 เพาเวอร์แฟกเตอร์สำหรับเทคนิคเคลด้ามีอคดูเลชั่นที่มีการปรับขอบเขตฮีสเตอร์รีซิส.....	104
6.19	ผลการทดลองของเทคนิคเคลด้ามีอคดูเลชั่นที่มีขอบเขตฮีสเตอร์รีซิสคงที่.....	105
6.20	ผลการทดลองของเทคนิคเคลด้ามีอคดูเลชั่นที่มีขอบเขตฮีสเตอร์รีซิสเป็น ไซน์ชอยคัล... ..	105
6.21	ผลการทดลองของเทคนิคเคลด้ามีอคดูเลชั่นที่มีการปรับขอบเขตฮีสเตอร์รีซิส.....	106
6.22	ผลการทดลองของเทคนิค SPWM.....	106
6.23	การเปลี่ยนค่าดัชนีการมีอคดูเลตที่มีผลต่อลักษณะรูปคลื่นพีคดับลิวเอ็มกับสเปคตราฮาร์โมนิกส์ของแรงดันเอาต์พุตอินเวอร์เตอร์.....	110
6.24	ผลการเปรียบเทียบสเปคตราฮาร์โมนิกส์ที่มีผลต่อ acoustic noise เนื่องจากการสวิตชิง โดยรูป (a) เป็นผลของเทคนิค SPWM ส่วนรูป (b), (c) และ (d) เป็นผลของเทคนิคเคลด้ามีอคดูเลชั่นที่มีขอบเขตฮีสเตอร์รีซิสคงที่เมื่อเพิ่มค่าดัชนีการมีอคดูเลตตามลำดับ.....	111
6.25	ตำแหน่งเครื่องมือการวัด Conducted EMI.....	114
6.26	ผลการเปรียบเทียบ Conducted EMI ด้วยเทคนิคเคลด้ามีอคดูเลชั่นที่มีขอบเขตฮีสเตอร์รีซิสแบบต่างๆ กับ SPWM ที่ความถี่สวิตชิง 3 kHz.....	115
6.27	ผลการเปรียบเทียบ Conducted EMI ด้วยเทคนิคเคลด้ามีอคดูเลชั่นที่มีขอบเขตฮีสเตอร์รีซิสแบบต่างๆ กับ SPWM ที่ความถี่สวิตชิง 5 kHz.....	116
6.28	ผลการเปรียบเทียบ Conducted EMI ที่ความถี่สวิตชิง 5 kHz.....	117

บทที่ 1

บทนำ

1.1 ความเป็นมาและความสำคัญของปัญหา

เทคนิคพิดับบลิวเอ็มมีหลายชนิดที่ใช้สำหรับสแตติกอินเวอร์เตอร์ (static inverter) จุดประสงค์หลักของเทคนิคพิดับบลิวเอ็มเหล่านี้ก็เพื่อต้องการให้กระแสไหลคเข้าไกล้อุปกรณ์คลื่นไซน์ เนื่องจากมีข้อดีหลายประการ เช่น ลักษณะฟิลเตอร์ของแหล่งจ่ายไฟต่อเนื่อง (Uninterruptible Power Supply : UPS) ลดการกระเพื่อมของแรงบิด (torque pulsation) ในเครื่องจักรกลไฟฟ้าและอื่นๆ จากงานวิจัยที่ผ่านมาเทคนิคพิดับบลิวเอ็มที่เหมาะสมต้องมีคุณสมบัติคือ สามารถลดทอนองค์ประกอบฮาร์โมนิกส์อันดับต่ำ จำนวนครั้งในการสวิตช์น้อย ราคาถูก และวงจรควบคุมแรงดันเอาต์พุตง่าย[1] เทคนิคพิดับบลิวเอ็มดังที่กล่าวมานี้ถึงแม้ว่าจะใช้งานได้อย่างกว้างขวาง แต่วิธีการสร้างค่อนข้างยุ่งยากซับซ้อนซึ่งในแต่ละชนิดก็จะมีข้อดีและข้อเสียแตกต่างกันไป ในปัจจุบันได้มีงานวิจัยเพื่อศึกษาสัญญาณอ้างอิง (reference signal) ของเทคนิคพิดับบลิวเอ็มแบบต่างๆเพื่อนำมาใช้เป็นข้อมูลในการเลือกใช้ด้วยการวิเคราะห์สเปกตรัมฮาร์โมนิกส์ของแพทเทิร์นพิดับบลิวเอ็มแต่ละเทคนิค โดยพิจารณาจากคุณภาพและประสิทธิภาพในด้านต่างๆ อาทิเช่น ค่าดัชนีคุณภาพรูปคลื่น เป็นต้น นอกจากนี้เทคนิคพิดับบลิวเอ็มที่แตกต่างกันการได้ประโยชน์ในด้านต่างๆก็ยังคงแตกต่างกันไปอีกด้วย เช่น ไซนูซอยด์ลพิดับบลิวเอ็ม (SPWM) จะมีค่าแรงดันการได้ประโยชน์ของแรงดันเชื่อมโยงไฟฟ้ากระแสตรง (DC-Link Utilization) ค่อนข้างต่ำ และวงจรควบคุมแรงดันเอาต์พุตซับซ้อนส่งผลให้เสถียรภาพและความไว้วางใจต่ำ[1] นอกจากนี้จำนวนการสวิตช์มากจะส่งผลให้ค่าการสูญเสียที่เกิดจากสวิตช์ (switching loss) เพิ่มขึ้นตามไปด้วย การประยุกต์ใช้เทคนิคพิดับบลิวเอ็มกับแหล่งจ่ายไฟต่อเนื่องก็เพื่อปรับปรุงคุณภาพของแรงดันโวลต์ ลักษณะ และน้ำหนักของตัวฟิลเตอร์ โดยปกติแล้วแพทเทิร์นการสวิตช์ที่เลือกใช้ไม่ควรมียังองค์ประกอบฮาร์โมนิกส์อันดับต่ำ (โดยปกติไม่ควรต่ำกว่า 5 เท่าของความถี่มูลฐาน) ซึ่งจะทำให้ลดอิมพีแดนซ์เอาต์พุตของระบบ และลดขนาดของฟิลเตอร์ลงได้[2] และในงานบางอย่างเช่น การขับเคลื่อนเครื่องจักรกลไฟฟ้ากระแสสลับ (AC drive) ที่ต้องควบคุมอัตราส่วนแรงดันต่อความถี่ (V/f) ของเอาต์พุตอินเวอร์เตอร์ให้มีค่าคงที่เพื่อรักษาฟลักซ์แม่เหล็กในช่องอากาศให้มีค่าคงที่ที่ทำให้แรงบิดสูงสุดคงที่ (constant torque region) ซึ่งเทคนิคพิดับบลิวเอ็มบางเทคนิคสามารถทำได้ง่ายกว่าอีกเทคนิคหนึ่ง สรุปแล้วก็คือการออกแบบเทคนิคพิดับบลิวเอ็มจำเป็นจะต้องคำนึงถึงลักษณะงานที่จะนำไปประยุกต์ใช้ด้วย

จากที่กล่าวมาทั้งหมดนี้ค่าดัชนีคุณภาพรูปคลื่นของพิดับบลิวเอ็มจะมีความสำคัญมากเช่นกัน โดยจะมีสมการการคำนวณขึ้นอยู่กับสเปกตรัมฮาร์โมนิกส์ กล่าวคือจากแพทเทิร์นแรงดันพิดับบลิวเอ็มและกระแสที่ไหลผ่านโวลต์ของอินเวอร์เตอร์ ซึ่งในแต่ละเทคนิคพิดับบลิวเอ็มดังที่ได้

กล่าวว่าจะไม่สามารถเปลี่ยนแปลงแพทเทอร์นนี้ได้ ในยุคหลังๆ ได้มีการออกแบบเทคนิคที่ดับบลิวเอมที่สามารถเปลี่ยนแปลงแพทเทอร์นของแรงดันที่ดับบลิวเอม โดยการเปลี่ยนแปลงความถี่ของสัญญาณคลื่นพาหะเป็นแบบสุ่ม (random frequency) ซึ่งสเปกตรัมของแรงดันที่ได้จากแพทเทอร์นของแรงดันด้วยเทคนิคนี้จะทำให้เกิดการกระจายของฮาร์โมนิกส์ (spread harmonics) โดยเฉพาะฮาร์โมนิกส์ที่เกิดจากการสวิตซ์ ซึ่งมีข้อดีคือ สามารถลดการรบกวนทางสนามแม่เหล็ก (electromagnetic interference : EMI) การสั่นทางกล (mechanical vibration) และ acoustic noise ของเครื่องจักรกลไฟฟ้าลงได้[3] แต่เทคนิคดังกล่าวยังไม่เป็นที่นิยมมากนักเนื่องจากการควบคุมความถี่ของสัญญาณพาหะให้เกิดการเปลี่ยนแปลงซึ่งจะทำให้เกิดการกระจายของฮาร์โมนิกส์อยู่ในช่วงที่กำหนด ทำได้ค่อนข้างยากทั้งในการคำนวณและการออกแบบวงจรควบคุม[4] นอกจากนี้เทคนิคที่ดับบลิวเอมที่ได้กล่าวมายังมีอีกเทคนิคหนึ่งที่สามารถทำให้เกิดการกระจายของฮาร์โมนิกส์ได้ นั่นคือ เทคนิคเคลด้ามีอคคูเลชัน[1] ซึ่งเป็นเทคนิคที่มีงานวิจัยมานานแล้ว แต่ไม่เป็นที่นิยมใช้ในงานบางประเภท เช่น แหล่งจ่ายไฟต่อเนื่อง เพราะต้องใช้ตัวฟิลเตอร์ที่มีขนาดใหญ่ เนื่องจากผลของฮาร์โมนิกส์อันดับต่ำ แต่ข้อดีของเทคนิคเคลด้ามีอคคูเลชันสำหรับงานขับเคลื่อนมอเตอร์ คือ สามารถเปลี่ยนโหมดการทำงานจากโหมดการทำงานย่านแรงบิดคงที่เป็นย่านกำลังงานคงที่ (constant power region) ได้อย่างราบเรียบ (smooth transition) โดยปราศจากความถี่การวางรูปภายนอกที่ยู่ยากซับซ้อน ง่ายต่อการควบคุมแรงดันเอาต์พุตของอินเวอร์เตอร์ และวงจรสร้างง่าย[1]

1.2 จุดมุ่งหมายและวัตถุประสงค์ของการศึกษา

ในงานวิจัยนี้ต้องการนำเสนอการวิเคราะห์และประเมินคุณสมบัติเทคนิคที่ดับบลิวเอมของเทคนิคเคลด้ามีอคคูเลชันที่มีวัตถุประสงค์เพื่อปรับปรุงแพทเทอร์นที่ดับบลิวเอมเพื่อความเหมาะสมในการนำไปประยุกต์ใช้งานสำหรับอินเวอร์เตอร์ชนิดจ่ายแรงดัน แพทเทอร์นที่ดับบลิวเอมของเทคนิคเคลด้ามีอคคูเลชันที่ได้นำเสนอนี้จะถูกควบคุมด้วยขอบเขตฮิสเตอร์รีซิสกที่ แบบฮิสเตอร์รีซิสเป็นไขนุชอยคัล และแบบปรับขอบเขตฮิสเตอร์รีซิส เพื่อเปรียบเทียบคุณภาพรูปคลื่นที่ดับบลิวเอมทางด้านเอาต์พุตของอินเวอร์เตอร์ดังกล่าว

1.3 วิธีการวิจัย

- 1.3.1 ค้นคว้าทฤษฎีจากบทความวารสารต่างๆ เอกสาร และตำราที่สามารถให้ข้อมูลเกี่ยวกับเทคนิคต่างๆที่ใช้กับงานอินเวอร์เตอร์ชนิดจ่ายแรงดัน รวมทั้งเทคนิคเคลด้ามีอคคูเลชัน
- 1.3.2 วิเคราะห์การทำงานของวงจรด้วยสมการทางคณิตศาสตร์ และออกแบบวงจร

- 1.3.3 จำลองการทำงานตามวงจรที่ได้ออกแบบด้วยโปรแกรมสำเร็จรูปโดยคอมพิวเตอร์ เพื่อตรวจสอบผลทางทฤษฎีของเทคนิคนี้
- 1.3.4 สร้างและประกอบวงจรเป็นชุดทดสอบที่สามารถทดลองให้เห็นการทำงานจริงของวงจรนี้
- 1.3.5 สรุปและวิจารณ์ผลการทดลอง

1.4 ขอบเขตของวิทยานิพนธ์

วิทยานิพนธ์นี้มีวัตถุประสงค์เพื่อศึกษาการทำงานและพารามิเตอร์ที่สำคัญที่มีผลต่อแพทเทิร์นแรงดันพีคดับลิเวอ์มของเทคนิคเคลด้ามีอคคูเลชั่นที่มีขอบเขตฮิสเตอร์รีซิสกึ่งที่ แบบฮิสเตอร์รีซิสเป็นโซลูชอยคัล และแบบปรับขอบเขตฮิสเตอร์รีซิส ได้แก่ การเปลี่ยนค่าขอบเขตฮิสเตอร์รีซิส การเปลี่ยนค่าคงที่ทางเวลา การเปลี่ยนขนาดและความถี่สัญญาณไซน์อ้างอิง ซึ่งการควบคุมสัญญาณไซน์อ้างอิงและสัญญาณฮิสเตอร์รีซิสได้ใช้ไมโครคอนโทรลเลอร์มาควบคุมทำให้สามารถควบคุมขนาดของสัญญาณ และเสถียรภาพของวงจรดีกว่าการใช้วงจรทางอนาล็อกที่สร้างโดยเก็บข้อมูลของสัญญาณที่ต้องการไว้ในอีพรอม (EPROM) แล้วสร้างสัญญาณนาฬิกา (Clock) เพื่อชี้ตำแหน่งของข้อมูลและแสดงผลทางตัวแปลงสัญญาณดิจิทัลเป็นสัญญาณอนาล็อก เพื่อเปรียบเทียบคุณสมบัติของเทคนิคเคลด้ามีอคคูเลชั่นทั้ง 3 แบบด้วยค่าดัชนีคุณภาพของแรงดันและกระแสเอาต์พุตของอินเวอร์เตอร์ชนิดง่ายแรงดัน 1 เฟสด้วย THD_1 , THD_2 , DF_1 , DF_2 และผลของสเปคตราฮาร์โมนิกส์ เมื่อจ่ายโหลดเป็นความต้านทาน และความต้านทานต่ออนุกรมกับตัวเหนี่ยวนำ โดยมีการศึกษาถึงการนำเทคนิคดังกล่าวนี้ไปประยุกต์ใช้สำหรับงานที่ต้องการความถี่ทางด้านเอาต์พุตคงที่ โดยเลือกค่า LC ฟิลเตอร์ที่เหมาะสม และทำให้ค่า THD_1 ของโหลดมีค่าไม่เกิน 5%

1.5 โครงสร้างของวิทยานิพนธ์

ในวิทยานิพนธ์นี้ได้ศึกษาและวิจัยเพื่อวิเคราะห์และประเมินคุณสมบัติของเทคนิคเคลด้ามีอคคูเลชั่นที่มีขอบเขตฮิสเตอร์รีซิสกึ่งที่ แบบฮิสเตอร์รีซิสเป็นโซลูชอยคัล และแบบปรับขอบเขตฮิสเตอร์รีซิส รายละเอียดที่จะกล่าวถึงในวิทยานิพนธ์แบ่งเป็น 7 บทดังต่อไปนี้

บทที่ 1 ความเป็นมาและความสำคัญของปัญหา จุดมุ่งหมายและวัตถุประสงค์ของการศึกษา วิธีการวิจัย ขอบเขตของวิทยานิพนธ์ เนื้อหาคร่าวๆ ในแต่ละบท ตลอดจนประโยชน์ที่ได้จากการวิจัย

บทที่ 2 กล่าวถึงทฤษฎีของเทคนิคพีคดับลิเวอ์มแบบต่างๆ การวิเคราะห์รูปคลื่นสัญญาณ การประเมินเทคนิคพีคดับลิเวอ์มด้วยค่าดัชนีคุณภาพ และผลของสเปคตราฮาร์โมนิกส์เนื่องจากการสวิตชิง

บทที่ 3 กล่าวถึงชนิดของเทคนิคเคลด้ามือคดูละชั้น อธิบายพร้อมยกตัวอย่างวงจรเคลด้ามือคดูละแบบต่างๆสำหรับอินเวอร์เตอร์ชนิดจ่ายแรงดัน

บทที่ 4 วิเคราะห์และออกแบบพารามิเตอร์ที่มีผลต่อการทำงานของเทคนิคเคลด้ามือคดูละชั้นที่มีขอบเขตฮิสเตอร์รีซีตแบบต่างๆรวมถึงการนอร์แมลไลซ์พารามิเตอร์มือคดูละเตอร์ เทคนิคในการเพิ่มแรงดันมูลฐานที่ความถี่ต่ำ พร้อมทั้งผลการจำลองและทดลองของการออกแบบ

บทที่ 5 วงจรกำลัง และวงจรควบคุมการทำงานของเทคนิคเคลด้ามือคดูละชั้นที่มีขอบเขตฮิสเตอร์รีซีตสองที่ แบบฮิสเตอร์รีซีตเป็นไซน์ซอซอซัด และแบบปรับขอบเขตฮิสเตอร์รีซีตสำหรับอินเวอร์เตอร์ชนิดจ่ายแรงดัน 1 เฟส มีการอธิบายวงจรควบคุมในแต่ละส่วนและหลักการสร้างในเชิงปฏิบัติ ตลอดจนเทคนิคต่างๆในการแก้ปัญหาที่เกิดขึ้นในวงจร

บทที่ 6 การทดลองและผลการทดลองของเทคนิคเคลด้ามือคดูละชั้นที่มีขอบเขตฮิสเตอร์รีซีตแบบต่างๆสำหรับอินเวอร์เตอร์ชนิดจ่ายแรงดัน มีการเปรียบเทียบคุณสมบัติของเทคนิคเคลด้ามือคดูละชั้นทั้ง 3 แบบด้วยค่า THD_v , THD_i , DF_v และ DF_i ทดสอบเทคนิคการเพิ่มแรงดันมูลฐาน และมีการศึกษาเมื่อนำเทคนิคนี้ไปใช้กับงานที่ต้องการความถี่ด้านเอาต์พุตคงที่ โดยเลือกค่า LC ฟิลเตอร์ที่เหมาะสม และทำให้ค่า THD_v ของแรงดัน โหลดน้อยกว่า 5% และผลของสเปคตร้าฮาร์โมนิกส์เนื่องจากการสวิตชิงของเทคนิคที่ดับบลิวเอ็มแบบต่างๆ

บทที่ 7 สรุปและข้อเสนอแนะ

1.6 ประโยชน์ที่ได้จากวิทยานิพนธ์

- 1.6.1 เป็นการศึกษา วิเคราะห์ และประเมินคุณสมบัติของเทคนิคเคลด้ามือคดูละชั้นทั้ง 3 แบบด้วยดัชนีคุณภาพรูปคลื่นแรงดันและกระแสเอาต์พุตของอินเวอร์เตอร์
- 1.6.2 เป็นพื้นฐานในการศึกษาเทคนิคการควบคุมขอบเขตฮิสเตอร์รีซีตเพื่อนำไปประยุกต์ใช้กับเทคนิคการปรับตัวกระแสที่ใช้ในการควบคุมเครื่องจักรกลไฟฟ้าสมรรถนะสูง
- 1.6.3 ได้อินเวอร์เตอร์ที่มีการทำงานด้วยเทคนิคเคลด้ามือคดูละชั้นทั้ง 3 แบบ โดยนำไปประยุกต์ใช้กับงานที่เหมาะสมในแต่ละแบบ
- 1.6.4 เป็นพื้นฐานในการศึกษาการรบกวนทางสนามแม่เหล็กและ acoustic noise
- 1.6.5 เป็นแนวทางในการศึกษาสำหรับพัฒนารูปแบบวงจรให้มีการทำงานที่สมบูรณ์ยิ่งขึ้น

บทที่ 2

ทฤษฎีพื้นฐานเกี่ยวกับเทคนิคและการวิเคราะห์คุณภาพ รูปคลื่นพีดับบลิวเอ็ม

2.1 บทนำ

ในปัจจุบันอินเวอร์เตอร์ได้ถูกแบ่งออกเป็น 2 ประเภทใหญ่ๆคือ อินเวอร์เตอร์ชนิดจ่ายแรงดัน (voltage source inverter) และอินเวอร์เตอร์ชนิดจ่ายกระแส (current source inverter) โดยมีลักษณะที่แตกต่างกันคือ อินเวอร์เตอร์ชนิดจ่ายแรงดันจะมีไดโอดรีคตีไฟเออร์ทำหน้าที่เป็นแหล่งจ่ายแรงดันให้กับอินเวอร์เตอร์โดยมีคาปาซิเตอร์ที่มีค่ามากกรองแรงดันให้ราบเรียบ กล่าวคือที่ค่าแรงดันใดๆ รีคตีไฟเออร์ถูกสั่งให้คงค่านั้นไว้ เมื่อโหลดเปลี่ยนแรงดันจะคงที่แต่กระแสเปลี่ยนตามโหลด ส่วนอินเวอร์เตอร์ชนิดจ่ายกระแสจะมีทรานซิสเตอร์รีคตีไฟเออร์ทำหน้าที่เป็นแหล่งจ่ายกระแสให้กับอินเวอร์เตอร์โดยมีตัวเหนี่ยวนำ (inductor) ขนาดใหญ่ต่ออนุกรมอยู่ โดยที่ค่ากระแสค่าใดค่าหนึ่งเมื่อโหลดเปลี่ยนกระแสคงที่แต่แรงดันเปลี่ยนตามโหลด ซึ่งในวิทยานิพนธ์นี้จะกล่าวถึงเฉพาะอินเวอร์เตอร์ชนิดจ่ายแรงดันเท่านั้น

โดยทั่วไปแล้วอินเวอร์เตอร์ชนิดจ่ายแรงดันถือได้ว่าเป็นอินเวอร์เตอร์ที่ใช้กันอย่างแพร่หลายซึ่งสามารถแบ่งได้เป็น 2 ชนิด[6] คือ อินเวอร์เตอร์รูปคลื่นสี่เหลี่ยม (square-wave inverter) หรืออินเวอร์เตอร์รูปคลื่นขั้นบันได (step-wave inverter) กับอินเวอร์เตอร์แบบปรับความกว้างพัลส์ (pulse width modulation inverter) อินเวอร์เตอร์แบบรูปคลื่นสี่เหลี่ยมนั้น มักจะใช้ทรานซิสเตอร์เป็นอุปกรณ์หลักในภาคกำลัง แบ่งออกได้เป็น 2 ชนิด คืออินเวอร์เตอร์แบบรูปคลื่น 6 ขั้น (six-step inverter) และอินเวอร์เตอร์แบบรูปคลื่น 12 ขั้น (twelve-step inverter) ในปัจจุบันจะไม่ค่อยพบอินเวอร์เตอร์แบบรูปคลื่นสี่เหลี่ยมเพราะแรงดันและกระแสทางค่านเอาต์พุตอินเวอร์เตอร์จะประกอบด้วยสเปคตรารายโมนิกส์ที่ความถี่ต่ำเช่น $6k \pm 1$, $12k \pm 1$ และถือเป็นเทคโนโลยีเก่า ดังนั้นจะกล่าวถึงอินเวอร์เตอร์แบบปรับความกว้างพัลส์เท่านั้น ซึ่งมีวิธีการสร้างแบ่งออกได้ดังต่อไปนี้

2.2 เทคนิคการสร้างสัญญาณพีดับบลิวเอ็มแบบต่างๆ

อินเวอร์เตอร์แบบปรับความกว้างพัลส์หรือเรียกอีกอย่างหนึ่งว่าอินเวอร์เตอร์แบบพีดับบลิวเอ็มซึ่งในปัจจุบันได้มีการนำไปใช้งานอย่างแพร่หลายเนื่องจากมีข้อดีกว่าอินเวอร์เตอร์รูปคลื่นสี่เหลี่ยมอยู่หลายประการ ซึ่งสามารถสรุปข้อดี-ข้อเสียได้ดังนี้[5]

ข้อดีของการสวิตช์แบบพีดับบลิวเอ็ม

1. สเปกตร้าของฮาร์โมนิกส์อยู่ห่างจากองค์ประกอบมูลฐานมากกว่า เป็นการลดองค์ประกอบของฮาร์โมนิกส์อันดับต่ำที่ไม่เป็นที่ต้องการในด้านคุณภาพของรูปคลื่น
2. สามารถปรับระดับของแรงดันและกระแสได้อย่างเป็นเชิงเส้นตามค่าดัชนีการมอดูเลต (modulation index)

ข้อเสียของการสวิตช์แบบพีดับบลิวเอ็ม

1. ลดทอนองค์ประกอบมูลฐานลง ไปจากเดิม
2. ความถี่การสวิตช์เพิ่มขึ้นอย่างมากซึ่งเป็นสาเหตุให้เกิดค่าการสูญเสียจากการสวิตช์ที่เพิ่มมากขึ้นตามไปด้วย และจำเป็นต้องเลือกใช้อุปกรณ์ที่มีความเร็วในการสวิตช์สูง
3. ให้กำเนิดองค์ประกอบฮาร์โมนิกส์อันดับสูง(ความถี่สูง) มากกว่าแบบ 6 ชั้น

จากข้อดีของอินเวอร์เตอร์แบบพีดับบลิวเอ็มที่กล่าวมามีประโยชน์ต่อการพัฒนาวงจรอินเวอร์เตอร์อย่างมากรวมถึงในปัจจุบันอุปกรณ์สำหรับการสวิตช์แบบเกตเทิร์น-ออฟ (Gate turn-off power device) ได้รับการพัฒนาให้สามารถทำงานที่ความถี่สูงได้ ดังนั้นการสวิตช์แบบพีดับบลิวเอ็มจึงเป็นที่รู้จักและนิยมใช้กันอย่างแพร่หลายมากขึ้น ซึ่งตัวอย่างของเทคนิคพีดับบลิวเอ็มมีดังนี้

2.2.1 เทคนิคพีดับบลิวเอ็มแบบไซน์ชอยด์ล (Sinusoidal Pulse Width Modulation : SPWM)

เทคนิคนี้จะใช้หลักการโดยการนำรูปคลื่นไซน์เป็นสัญญาณอ้างอิงที่มีความถี่เท่ากับความถี่มูลฐานที่ต้องการออกแบบมาเปรียบเทียบกับคลื่นพาหะ โดยทั่วไปจะเป็นสัญญาณรูปสามเหลี่ยมที่มีความถี่เท่ากับความถี่การสวิตช์ที่ออกแบบไว้ ค่าอัตราส่วนของแอมพลิจูดรูปคลื่นไซน์อ้างอิงเทียบกับแอมพลิจูดของรูปคลื่นพาหะเรียกว่า ดัชนีการมอดูเลต (m_a) ซึ่งสามารถเขียนเป็นสมการรูปคลื่นสัญญาณอ้างอิงได้ดังนี้[5]

$$v_r = m_a \sin \omega t \quad (2.1)$$

โดยที่ $m_a = \frac{\hat{V}_r}{\hat{V}_{tri}}$

เมื่อ \hat{V}_r คือแอมพลิจูดสัญญาณไซน์อ้างอิง

\hat{V}_{tri} คือแอมพลิจูดรูปคลื่นพาหะ

และค่าอัตราส่วนระหว่างความถี่ของสัญญาณพาหะกับสัญญาณไซน์อ้างอิงจะนิยามโดยค่า m_f ซึ่งหาได้จาก

$$m_f = \frac{f_{tri}}{f_r} \quad (2.2)$$

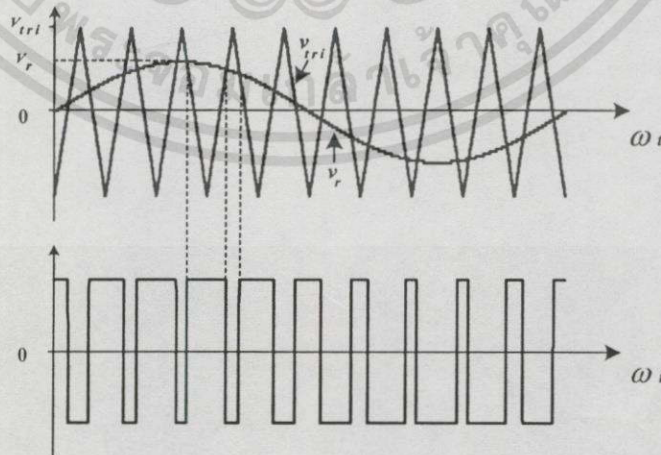
เมื่อ f_r คือความถี่ของรูปคลื่นสัญญาณไซน์อ้างอิง
 f_{tri} คือความถี่ของรูปคลื่นพาหะ

ในการพิจารณาสัญญาณแรงดันเอาต์พุตที่เกิดจากรูปคลื่นนี้สามารถพิจารณาได้ 2 ย่าน คือ ย่านการมอดูเลตเชิงเส้น (linear modulation) ($m_a \leq 1$) เป็นย่านที่แรงดันเอาต์พุตแปรผันตรงกับค่าของดัชนีการมอดูเลต โดยค่าแรงดันมูลฐานมีค่าดังสมการ

$$V_{I,rms} = \frac{V_d \times m_a}{\sqrt{2}} \quad (2.3)$$

เมื่อ V_d เป็นค่าระดับแรงดันเชื่อมโยงกระแสตรง

ย่านการโอเวอร์มอดูเลต (overmodulation) ($m_a > 1$) เป็นย่านที่แรงดันเอาต์พุตไม่แปรผันตรงแบบเชิงเส้นกับค่าขนาดของดัชนีการมอดูเลต ซึ่งโดยทั่วไปแล้วมักไม่มีการนำย่านนี้ไปใช้งาน ตัวอย่างลักษณะของการสวิตช์แบบ SPWM แสดงดังรูปที่ 2.1

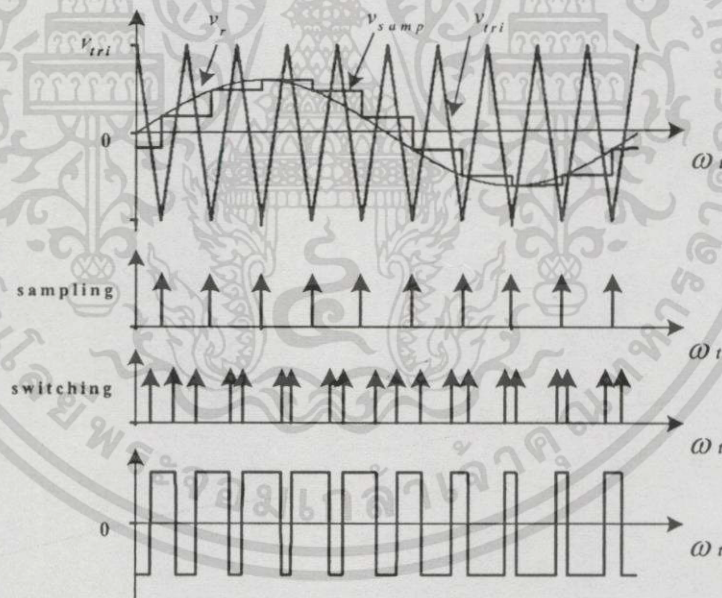


รูปที่ 2.1 หลักการสร้างแพทเทิร์นพีคดับลิวเอ็มแบบ SPWM

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เทคนิค SPWM ที่กล่าวมาแล้วนั้นอาจจะสร้างได้โดยใช้วงจรทางอนาล็อกหรือไมโครโปรเซสเซอร์ซึ่งเป็นเทคนิคทางดิจิทัล การสร้างด้วยวงจรอนาล็อกทำได้โดยการสร้างสัญญาณอ้างอิงซึ่งเป็นรูปคลื่นไซน์นำมาคอมพาราเตอร์ด้วยออปแอมป์กับสัญญาณสามเหลี่ยมเพื่อให้ได้สัญญาณที่ดับเบิลแอมป์ดังรูปที่ 2.1 วิธีการสร้างแบบนี้เรียกว่า natural sampling ซึ่งเป็นวิธีที่ง่าย ส่วนการสร้างโดยใช้ไมโครโปรเซสเซอร์ทำได้โดยการเก็บสถานะสวิทช์ซึ่งไว้ใน look up table หรือคำนวณแบบเวลาจริง (real-time) วิธีการสร้างแบบนี้เรียกว่า regular sampling ซึ่งจะเป็นการประมาณค่าความกว้างพัลส์ของเทคนิค natural sampling เพื่อลดองค์ประกอบฮาร์โมนิกส์ทางด้านเอาต์พุต หลักการพื้นฐานในการมอดูเลตจะคล้ายกับเทคนิค natural sampling โดยการใช้คลื่นสามเหลี่ยมและคลื่นไซน์ เพียงแต่จะสุ่มรูปคลื่นไซน์ (v_{smp}) ด้วยเวลาคงที่และแน่นอน เพื่อให้ได้ความกว้างพัลส์ เทคนิค regular sampling สามารถจำแนกออกเป็น 2 ชนิด คือ

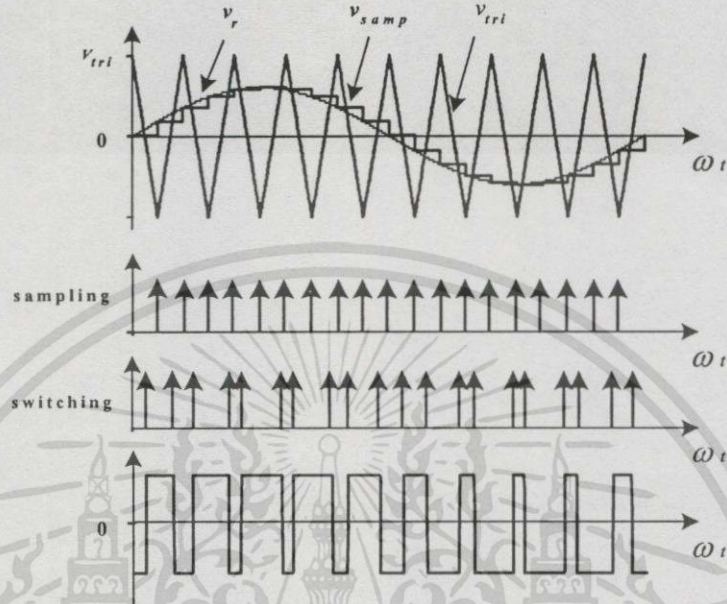
Symmetric regular sampling คาบของการสุ่มจะเท่ากับคาบของคลื่นพาหะ ขอบขาขึ้น และขอบขาลงของความกว้างพัลส์ห่างจากจุดศูนย์กลางของการสุ่มเท่ากันแสดงดังรูปที่ 2.2 ข้อดีของการสุ่มของเทคนิคนี้ ทำให้ไมโครโปรเซสเซอร์สามารถสร้างพีดับเบิลแอมป์ที่ให้ความถี่สวิทช์สูงได้



รูปที่ 2.2 หลักการสร้างแพทเทอร์นพีดับเบิลแอมป์แบบ symmetric regular sampling

Asymmetric regular sampling ความถี่ของการสุ่มจะเป็นสองเท่าของความถี่คลื่นพาหะ ขอบขาขึ้น และขอบขาลงของความกว้างพัลส์ห่างจากจุดศูนย์กลางไม่เท่ากันแสดงดังรูปที่ 2.3 วิธีนี้สามารถลดฮาร์โมนิกส์ได้ดีกว่า symmetric regular sampling เพราะจำนวนครั้งการสุ่มมากกว่าทำให้รูปคลื่นพี

ดัดบลิเอ็มมีคุณภาพดีกว่า แต่อย่างไรก็ตาม เทคนิคนี้จะทำให้ขีดจำกัดการทำงานของไมโครโปรเซสเซอร์น้อยลง เพื่อที่จะสร้างพีดับลิเอ็มให้ได้ความถี่สูงๆ



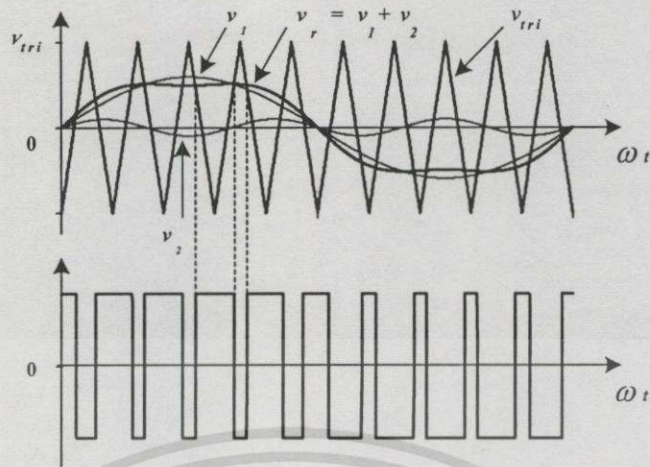
รูปที่ 2.3 หลักการสร้างแพทเทอร์นพีดับลิเอ็มแบบ asymmetric regular sampling

2.2.2 เทคนิคพีดับลิเอ็มแบบฉีดฮาร์โมนิกที่สาม (Third Harmonic Injection PWM : HIPWM)

สัญญาณอ้างอิงแบบนี้สร้างได้โดยการผสมสัญญาณฮาร์โมนิกที่สาม (v_3) เข้ากับสัญญาณไซน์อ้างอิง (v_1) จากงานวิจัยที่ผ่านมาได้มีการกำหนดแอมพลิจูดของฮาร์โมนิกที่สามประมาณ 17% ของสัญญาณไซน์อ้างอิง ซึ่งสรุปได้ว่าการใช้พีดับลิเอ็มในลักษณะนี้จะสามารถปรับปรุงสเปกตรัมของแรงดันฮาร์โมนิก และจะขยายย่านเชิงเส้นของการมอดูเลตสูงขึ้นเมื่อเปรียบเทียบกับ SPWM ประมาณ 15%[8] ดังนั้น จึงเป็นการลดฮาร์โมนิกและเพิ่มการได้ประโยชน์จากแรงดันเชื่อมโยงกระแสดรง โดยสมการในการสร้างสัญญาณอ้างอิงคือ

$$v_r = m_a \sin(\omega t) + \frac{1}{6} m_a \sin(3\omega t) \tag{2.4}$$

จากรูปที่ 2.4 แสดงลักษณะการเกิดรูปคลื่นพีดับลิเอ็มของเทคนิคนี้



รูปที่ 2.4 หลักการสร้างแพทเทอร์นพีดับบลิวเอ็มแบบซิดฮาร์โมนิกสี่ที่สาม

2.2.3 เทคนิคพีดับบลิวเอ็มแบบสี่เหลี่ยมคางหมู (Trapezoidal PWM)

เทคนิคนี้สัญญาณอ้างอิงจะเป็นรูปสี่เหลี่ยมคางหมู (v_r) แสดงดังรูปที่ 2.5 จากงานวิจัยที่ผ่านมาได้แนะนำเทคนิคนี้สำหรับการคำนวณแบบออนไลน์หรือแบบเวลาจริง (real-time) ข้อดีของเทคนิคนี้คือ จะให้ค่าแรงดันการได้ประโยชน์จากแรงดันเชื่อมโยงกระแสตรงมีค่าสูงกว่าเทคนิคอื่นๆ แต่จะเกิดฮาร์โมนิกอันดับต่ำ[8]

การสร้างสัญญาณสี่เหลี่ยมคางหมูสามารถทำได้ทั้งอนาล็อกและดิจิทัล แต่ทางดิจิทัลจะยุ่งยากในการสร้างเนื่องจากสมการที่ใช้ในการคำนวณซับซ้อน ส่วนทางอนาล็อกสามารถทำได้ง่ายกว่าโดยการคลิปลักษณะของสัญญาณสามเหลี่ยมตามที่ต้องการ ($\pm A_r$) ซึ่งจะมีความสัมพันธ์กับค่ายอดของสัญญาณสามเหลี่ยม ($A_{r(max)}$) คือ

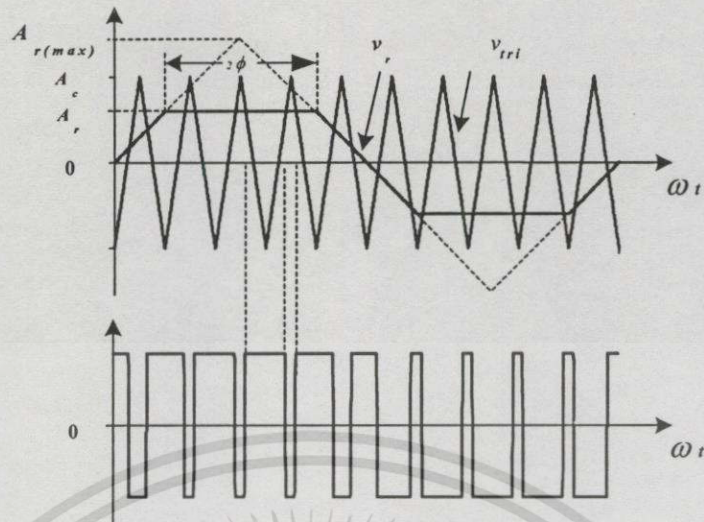
$$A_r = \sigma A_{r(max)} \quad (2.5)$$

เมื่อ σ คือแฟกเตอร์สัญญาณสามเหลี่ยม (triangular factor) เพราะว่าการอ้างอิงจะเป็นรูปคลื่นสามเหลี่ยมที่ $\sigma = 1$ ดังนั้น คำนีการมีอคติจะกำหนดโดย

$$m_a = \frac{A_r}{A_c} = \frac{\sigma A_{r(max)}}{A_c} \quad \text{for } 0 \leq m_a \leq 1 \quad (2.6)$$

ส่วนมุมของ flat portion ของรูปคลื่นสี่เหลี่ยมคางหมูจะกำหนดโดย

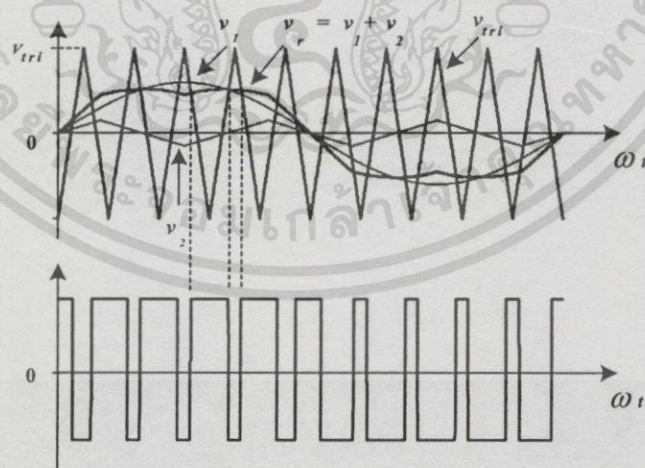
$$2\phi = (1 - \sigma)\pi \quad (2.7)$$



รูปที่ 2.5 หลักการสร้างแพทเทอร์นพีดับบลิวเอ็มแบบสี่เหลี่ยมคางหมู

2.2.4 เทคนิคพีดับบลิวเอ็มแบบสเปซเวกเตอร์ (Space Vector PWM : SVPWM) [9]

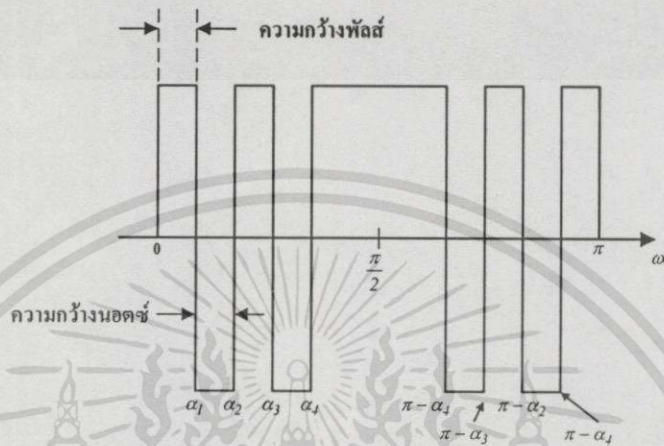
เทคนิคพีดับบลิวเอ็มแบบนี้เหมาะสำหรับการสร้างพีดับบลิวเอ็มด้วยไมโครคอนโทรลเลอร์ เพราะมีความเหมาะสมของสมการที่ใช้ในการคำนวณ และมีย่านเชิงเส้นของการมอดูเลตสูงกว่า SPWM ประมาณ 15% รูปคลื่นสมมูลของเทคนิคนี้สามารถสร้างด้วยวงจรทางอนาล็อกทำได้โดยการผสมสัญญาณไซน์อ้างอิง (v_1) กับสัญญาณสามเหลี่ยม (v_2) ที่มีความถี่เป็น 3 เท่าของสัญญาณไซน์อ้างอิงด้วยขนาด 25% ของสัญญาณไซน์อ้างอิง ดังรูปที่ 2.6



รูปที่ 2.6 หลักการสร้างแพทเทอร์นพีดับบลิวเอ็มแบบสเปซเวกเตอร์

2.2.5 เทคนิคพีดับบลิเวียมแบบกำจัดฮาร์โมนิกส์ (Harmonic Elimination Method)[8]

รูปคลื่นพีดับบลิเวียมของเทคนิคนี้แสดงดังรูปที่ 2.7 จากทฤษฎีการวิเคราะห์รูปคลื่นด้วยอนุกรมฟูเรียร์ พบว่าหากมีการกำหนดมุม $\alpha_1, \alpha_2, \alpha_3$ และ α_4 ให้เหมาะสมจะสามารถกำจัดฮาร์โมนิกส์ที่ต้องการรวมถึงสามารถควบคุมแรงดันมูลฐานได้ ซึ่งสามารถพิสูจน์ให้เห็นได้ดังต่อไปนี้



รูปที่ 2.7 รูปคลื่นพีดับบลิเวียมที่ใช้เทคนิคการกำจัดฮาร์โมนิกส์

เนื่องจากรูปคลื่นพีดับบลิเวียมตามรูปที่ 2.7 เป็นการสมมาตรแบบหนึ่งในสี่ (quarter-cycle symmetry) ดังนั้นสเปกตรัมแรงดันจะมีแต่ฮาร์โมนิกส์คี่ (odd harmonics) เท่านั้น ซึ่งสัมประสิทธิ์ (coefficients) ของอนุกรมฟูเรียร์จะหาได้จาก

$$a_n = 0 \tag{2.8}$$

$$b_n = \frac{4}{\pi} \int_0^{\pi/2} f(t) \sin n\omega t \, d\omega t \tag{2.9}$$

สมมติว่าขนาดรูปคลื่นพีดับบลิเวียมดังกล่าวมี $f(t) = \pm 1$ ดังนั้น

$$\begin{aligned} b_n &= \frac{4}{n\pi} \left[1 + 2 \left(-\cos n\alpha_1 + \cos n\alpha_2 - \dots + \cos n\alpha_k \right) \right] \\ &= \frac{4}{n\pi} \left(1 + 2 \sum_{k=1}^k (-1)^k \cos n\alpha_k \right) \end{aligned} \tag{2.10}$$

จากสมการ 2.10 สามารถกำหนดมุม α ได้ k จำนวน จาก α_1 ถึง α_k แล้วจึงนำ α จำนวนเท่ากับ k นี้มาควบคุมความถี่มูลฐาน 1 มุม ที่เหลือ $k-1$ มุมจะถูกนำไปกำจัดฮาร์โมนิกส์ที่ต้องการ สมมุติว่าเลือก $k=3$ จากหลักการข้างต้นสามารถเลือกกำจัดได้ 2 ฮาร์โมนิกส์โดยไม่สนใจฮาร์โมนิกส์ที่ 3 เนื่องจากสามารถกำจัดได้ด้วยการต่อมอเตอร์ 3 เฟสแบบสคาร์ ดังนั้นจะกำจัดฮาร์โมนิกส์ที่ 5 และ 7 แทนค่าต่างๆในสมการที่ 2.6 จะได้

$$\text{องค์ประกอบมูลฐาน} : b_1 = \frac{4}{\pi} (1 - 2\cos\alpha_1 + 2\cos\alpha_2 - 2\cos\alpha_3) \quad (2.11)$$

$$\text{องค์ประกอบฮาร์โมนิกส์อันดับที่ 5} : b_5 = \frac{4}{5\pi} (1 - 2\cos 5\alpha_1 + 2\cos 5\alpha_2 - 2\cos 5\alpha_3) = 0 \quad (2.12)$$

$$\text{องค์ประกอบฮาร์โมนิกส์อันดับที่ 7} : b_7 = \frac{4}{7\pi} (1 - 2\cos 7\alpha_1 + 2\cos 7\alpha_2 - 2\cos 7\alpha_3) = 0 \quad (2.13)$$

จากสมการที่ 2.11 ถึง 2.13 จะเห็นได้ว่าเป็นสมการไม่เชิงเส้น (nonlinear equation) ดังนั้นในการแก้ปัญหาต้องใช้วิธีการหาคำตอบเชิงตัวเลข (numerical method) จะสามารถแก้สมการเหล่านี้ได้ ซึ่งทำให้สามารถกำหนดมุม α_1 , α_2 และ α_3 เพื่อให้ฮาร์โมนิกส์ต่างๆถูกกำจัดไปตามที่ต้องการได้ สำหรับการสร้างรูปคลื่นพีคดับลิวเอ็มแบบนี้ก็ทำได้ด้วยโปรแกรมคอมพิวเตอร์ ทำได้โดยการเก็บตำแหน่งมุม และสภาวะการสวิตซ์ไว้ใน look up table ซึ่งข้อเสียของเทคนิคนี้คือ ต้องใช้หน่วยความจำจำนวนมากเพื่อเก็บข้อมูลดังกล่าว เมื่อต้องการใช้ระดับแรงดันที่แตกต่างกันไป

2.2.6 เทคนิคพีคดับลิวเอ็มแบบลดการกระเพื่อมของกระแส (Minimum Ripple Current Method)[8]

ที่จริงแล้ววิธีการสร้างรูปคลื่นพีคดับลิวเอ็มแบบกำจัดฮาร์โมนิกส์ที่ไม่ต้องการก็ถือได้ว่าเป็นวิธีที่ดีวิธีหนึ่ง แต่วิธีดังกล่าวยังมีข้อเสีย เนื่องจากว่าการกำจัดฮาร์โมนิกส์บางฮาร์โมนิกส์ที่ต้องการทำให้ฮาร์โมนิกส์อันดับต่ำมีขนาดสูงขึ้น ต่อมาได้มีงานวิจัยพยายามที่ค้นหาวิธีจะแก้ปัญหาดังกล่าว และพบว่าค่าความสูญเสียในตัวมอเตอร์เนื่องจากฮาร์โมนิกส์ต่างๆไม่ได้เกิดจากฮาร์โมนิกส์ของแรงดัน แต่เกิดจากฮาร์โมนิกส์ของกระแส และไม่ได้เกิดจากฮาร์โมนิกส์ใดฮาร์โมนิกส์หนึ่ง แต่เกิดจากผลรวมของกระแสฮาร์โมนิกส์ทุกตัวรวมกันเรียกว่า กระแสริปเปิล (ripple current) เทคนิคนี้จะสมมุติให้ไม่คิดผลของ skin effect ของพารามิเตอร์ซึ่งอาจจะเป็นสิ่งที่ไม่ถูกต้องมากนัก โดยเฉพาะอย่างยิ่งสำหรับขดลวดโรเตอร์ ซึ่งค่าของกระแสกระเพื่อมนี้สามารถหาได้จากสมการ

$$I_{\text{ripple}} = \sqrt{I_3^2 + I_5^2 + I_7^2 + I_9^2 + \dots} \quad (2.14)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการที่ 2.14 เปลี่ยนกระแสค่า rms ให้เป็นค่ายอด (peak) จะได้

$$I_{ripple} = \sqrt{\frac{I_{3m}^2}{2} + \frac{I_{5m}^2}{2} + \frac{I_{7m}^2}{2} + \frac{I_{9m}^2}{2} + \dots} \quad (2.15)$$

$$= \sqrt{\frac{1}{2} \sum_{n=3}^{\infty} \left(\frac{V_n}{n\omega_r L} \right)^2} \quad (2.16)$$

เมื่อ I_3, I_5, \dots	คือกระแส rms ของฮาร์โมนิกอันดับที่ 3, 5, ...
I_{3m}, I_{5m}, \dots	คือค่ายอดของกระแสฮาร์โมนิกอันดับที่ 3, 5, ...
n	คืออันดับของฮาร์โมนิก
V_n	คือขนาดค่ายอดของแรงดันฮาร์โมนิกอันดับที่ n
L	คือค่าลิกเกอรีแอกแทนซ์ของเครื่องจักรกลต่อเฟส
ω_r	คือความถี่เชิงมุมมูลฐาน

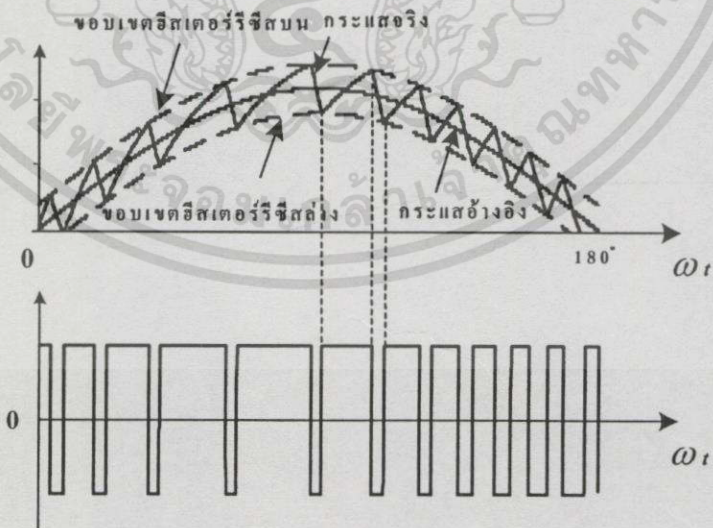
ค่าแรงดัน V_n จะหาค่าได้จากสมการที่ 2.10 เพราะแรงดันก็คือค่าของสัมประสิทธิ์ b_n นั่นเอง จากนั้นก็ใช้โปรแกรมคอมพิวเตอร์ในการหาค่า α ต่างๆที่ทำให้เกิดกระแสรีเปลน้อยที่สุดเท่าที่จะเป็นไปได้ โดยใช้วิธีที่เรียกว่า การหาค่าแบบวนซ้ำ (iteration method) หรือการลองผิดลองถูกอย่างมีหลักการ แต่ในความเป็นจริงเมื่อขับเคลื่อนมอเตอร์เหนี่ยวนำแบบ 3 เฟสไม่จำเป็นต้องนำทริปเปิดฮาร์โมนิกส์มาคิดก็ได้เนื่องจากรูปคลื่นฮาร์โมนิกส์ที่ 3 และที่เป็นจำนวนเท่าของ 3 จะมีขนาดและเฟสตรงกันทำให้เกิดการหักล้างกันหมด

2.2.7 เทคนิคพีดับบลิวเอ็มที่สร้างจากการปรับตัวของกระแส (Adaptive Current Control PWM)

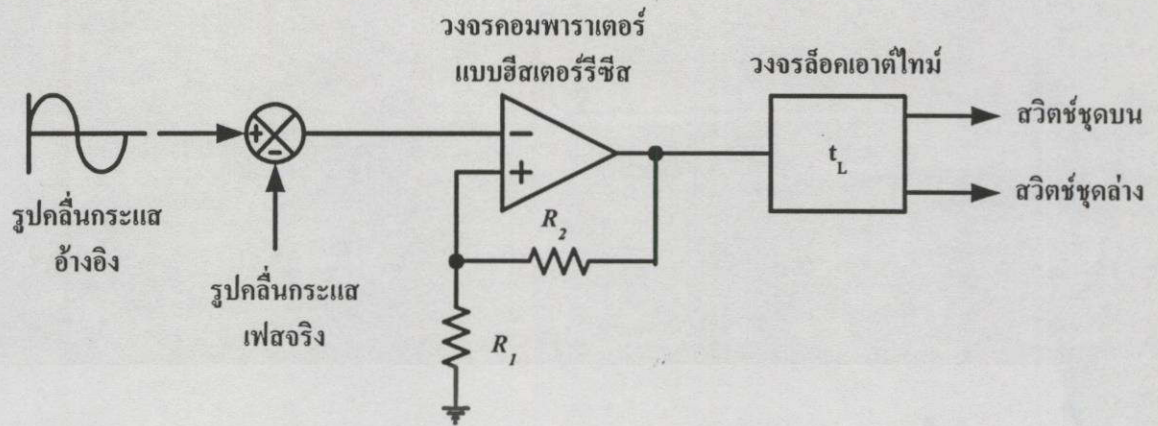
จากการวิเคราะห์ลักษณะฮาร์โมนิกส์ของรูปคลื่นแรงดันเอาต์พุตในหัวข้อที่ผ่านมาอินเวอร์เตอร์ชนิดจ่ายแรงดันที่ได้กล่าวแล้วนั้น ได้สมมุติให้ แรงดันเชื่อมโยงกระแสตรงมีค่าคงที่โดยไม่เกิดรีเปลในทางอุดมคติ แต่ในทางปฏิบัติจะเกิดรีเปลขึ้นได้เนื่องจากค่าของ LC หรือ C filter มีค่าไม่มากพอ ดังนั้นเทคนิคพีดับบลิวเอ็มที่สามารถควบคุมกระแสโดยขอบเขตของฮีสเตอร์รีซิส หรือมีการปรับตัวเองโดยอัตโนมัติก็จะแก้ปัญหานี้ได้เป็นอย่างดี[10] เทคนิคนี้จะใช้เป็นวงจรควบคุมกระแสโหลดซึ่งลักษณะรูปคลื่นพีดับบลิวเอ็มแสดงดังรูปที่ 2.8 โดยวงจรควบคุมจะสร้างกระแสไซน์อ้างอิงซึ่งมีขนาดและความถี่ตามต้องการซึ่งจะนำมาเปรียบเทียบกับกระแสเฟสจริงตามรูปที่

2.9

เมื่อกระแสไหลลเกินค่าขอบเขตบนของฮีสเตอร์รีซิสที่กำหนดไว้ ทรานซิสเตอร์ตัวบนในกิ่งของวงจรบริดจ์อินเวอร์เตอร์จะหยุดนำกระแส (turn-off) ในขณะที่ทรานซิสเตอร์ตัวล่างจะนำกระแส (turn on) เป็นผลให้แรงดันเอาต์พุตเปลี่ยนแปลงจากบวกเป็นลบและกระแสไหลลจะเริ่มลดลงจนกระทั่งถึงขอบเขตล่างของฮีสเตอร์รีซิสจะมีการเปลี่ยนการสวิตช์ โดยทรานซิสเตอร์ตัวบนจะนำกระแส และทรานซิสเตอร์ตัวล่างจะหยุดนำกระแส ซึ่งเป็นการครบรอบของการสวิตช์ในวงจรรูปที่ 2.9 ในส่วนของวงจรลอคเอาต์ t_L จะเป็นเวลาเคลไทม์เพื่อป้องกันไม่ให้เกิดฟลัดด์เนื่องจากการลัดวงจรของทรานซิสเตอร์ตัวบนและล่าง (shoot-through) กระแสจริงจะถูกบังคับให้ติดตามสัญญาณไซน์อ้างอิงให้อยู่ในขอบเขตฮีสเตอร์รีซิสที่ต้องการ โดยการสวิตช์กลับไปกลับมาของทรานซิสเตอร์ตัวบนและล่าง ดังนั้นกระแสรีปเปิล พิก-ทู-พิก จึงถูกควบคุมให้ปรับตัวอยู่ในขอบเขตฮีสเตอร์รีซิสตามค่าแรงดันเชื่อมโยงไฟฟ้ากระแสตรงที่มีการกระแสเพิ่ม ดังนั้นกระแสรีปเปิลอาร์เอ็มเอสซึ่งมีความสัมพันธ์กับกระแสรีปเปิลพิก-ทู-พิกจะถูกควบคุมส่งผลให้ลดการสูญเสียของเครื่องจักรกลในด้านของความร้อนได้[11] ถ้ากำหนดค่าความกว้างของขอบเขตของฮีสเตอร์รีซิสให้มีขนาดแคบ (โดยกำหนดได้จากค่าความต้านทาน R_1 และ R_2 ดังรูปที่ 2.9) จะทำให้กระแสเข้าใกล้รูปไซน์มากยิ่งขึ้นส่งผลให้ค่าความผิดเพี้ยนของกระแสฮาร์โมนิกส์ต่ำลง การสูญเสียในเครื่องจักรกลเนื่องจากฮาร์โมนิกส์ก็จะมีค่าน้อยลง การควบคุมกระแสพิกซ์ชั่วขณะ (instantaneous) จะเป็นข้อดีสำหรับอุปกรณ์สวิตช์อย่างเช่นเพาเวอร์ทรานซิสเตอร์ซึ่งจะไวต่อกระแสพิกซ์มาก เทคนิคการควบคุมกระแสนี้สามารถเปลี่ยนจาก โหมดพิตับบลิวเอ็ม ไปสู่โหมดแรงดันสี่เหลี่ยมซึ่งอยู่ในย่านกำลังงที่ได้อย่างต่อเนื่อง



รูปที่ 2.8 หลักการสร้างสัญญาณพิตับบลิวเอ็มจากการปรับตัวของกระแสไหลลเมื่อเปรียบเทียบกับกระแสอ้างอิง



รูปที่ 2.9 วงจรสร้างสัญญาณพีดับบลิวเอ็มด้วยการปรับตัวของกระแส

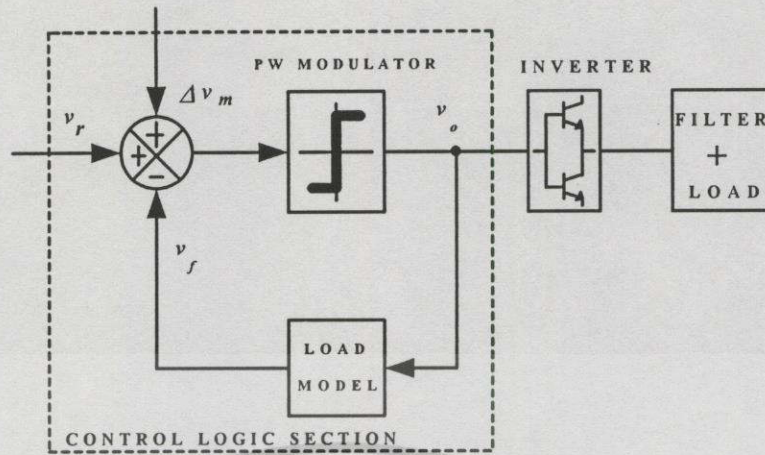
สำหรับเทคนิคเคลด้ามีอคคูเลเตอร์ที่ได้นำเสนอในวิทยานิพนธ์นี้มีหลักการเดียวกันกับวิธีสร้างสัญญาณพีดับบลิวเอ็มจากการปรับตัวของกระแสเพียงแต่ว่าไม่ได้นำสัญญาณป้อนกลับของกระแสจริงมาเปรียบเทียบ แต่จะมีการป้อนกลับจากตัวอินทิเกรตภายในวงจร ทำให้สะดวกง่าย และไม่ยุ่งยากในการควบคุมแรงดันและความถี่ซึ่งเหมาะสำหรับอินเวอร์เตอร์ชนิดจ่ายแรงดัน

2.2.8 เทคนิคพีดับบลิวเอ็มแบบ MRA (Model Reference Adaptive)[12]

แนวทางอย่างง่ายและเหมาะสมเพื่อกำหนดรูปร่างของรูปคลื่นแรงดันเอาต์พุต(โพล) /รูปคลื่นกระแสเอาต์พุตสำหรับคอนเวอร์เตอร์แบบโซลิตสเตรทที่ให้ โดยการเปรียบเทียบรูปคลื่นนี้กับสัญญาณอ้างอิงที่ต้องการ จากนั้นจะสวิตช์คอนเวอร์เตอร์โดยลดความผิดพลาดระหว่างสัญญาณที่ถูกเปรียบเทียบทั้ง 2 สัญญาณนี้ให้ต่ำสุดซึ่งต้องการตัวตรวจจับ (sensor) แรงดันและกระแสภายนอก(เพื่อควบคุมลอจิก)หนึ่งหรือมากกว่า ปัญหาก็คือตัวตรวจจับที่มีการแยกกราวด์นั้นมีราคาแพงและไม่น่าเชื่อถือถ้าตำแหน่งที่ติดตั้งตัวตรวจจับอยู่ภายนอกระบบอินเวอร์เตอร์

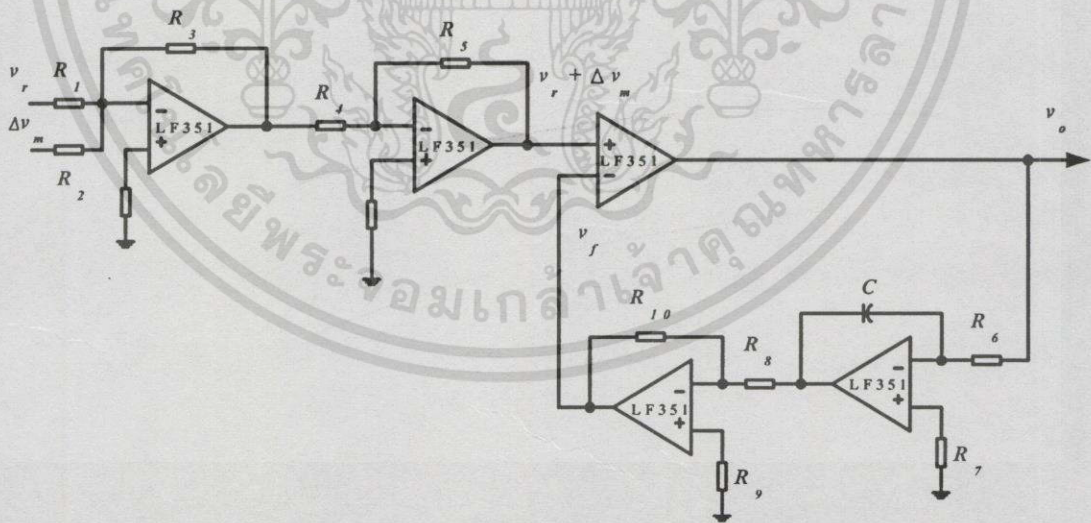
เทคนิค MRA ไม่ต้องการตัวตรวจจับภายนอกโดยใช้ประโยชน์จากการจำลองโพลที่อยู่ภายในบอร์ดควบคุมลอจิกดังบล็อกไดอะแกรมรูปที่ 2.10 ซึ่งความผิดพลาดที่น้อยที่สุดจะได้จากความผิดพลาดระหว่างสัญญาณอ้างอิง (v_r) และสัญญาณเอาต์พุตของการจำลองโพลหรือสัญญาณป้อนกลับ (v_f) นั่นเอง

พิจารณาความเป็นจริงเกี่ยวกับการจำลองอ้างอิง สังเกตว่าเมื่อความถี่สวิตซ์โดยทั่วไปมีหน่วยเป็น kHz ทำให้สามารถสรุปได้ว่าที่ความถี่นี้ โพลของอินเวอร์เตอร์โดยส่วนใหญ่แล้วมีความเป็นโพลอินดักทีฟสูง ด้วยเหตุนี้สำหรับกรณีของอินเวอร์เตอร์ชนิดจ่ายแรงดัน 3 เฟสโพลสามารถถูกประมาณได้ด้วยตัวเหนี่ยวนำบริสุทธิ์ (pure inductor) ดังนั้นเมื่อรูปคลื่นกระแสของตัวเหนี่ยวนำคือการอินทิเกรตของรูปคลื่นแรงดันที่คกคร่อมตัวเหนี่ยวนำจึงสามารถใช้ตัวอินทิเรตอย่างง่ายๆดังรูปที่ 2.10 เป็นการจำลองอ้างอิงสำหรับโพลอินเวอร์เตอร์



รูปที่ 2.10 บล็อกโคแอดเจอร์มของเทคนิค MRA พีดับบลิวเอ็ม

เทคนิค MRA พีดับบลิวเอ็มมีหลักการการทำงานคล้ายกับเทคนิคเดลด้ามีอดคูเลชั่น ด้วยเทคนิคนี้ ปัญหาที่เกี่ยวกับการเปลี่ยนแปลงของความถี่สวิตซ์และการเลื้อนเฟสสามารถแก้ไขได้ด้วยการนำคลื่นพาหะสามเหลี่ยมบวกกับสัญญาณไซน์อ้างอิงดังแสดงในรูปที่ 2.10 ซึ่งจะช่วยให้เพิ่มความซับซ้อนของวงจรมากขึ้น อย่างไรก็ตามมุมการสวิตซ์ด้วยเทคนิคนี้หาได้จากการตัดกันของสัญญาณอ้างอิงซึ่งประกอบด้วยสัญญาณไซน์ซอซคัลที่มีสัญญาณพาหะสามเหลี่ยมซ้อนทับอยู่และสัญญาณป้อนกลับซึ่งสามารถออกแบบเป็นวงจรการทดลองได้ดังรูปที่ 2.11

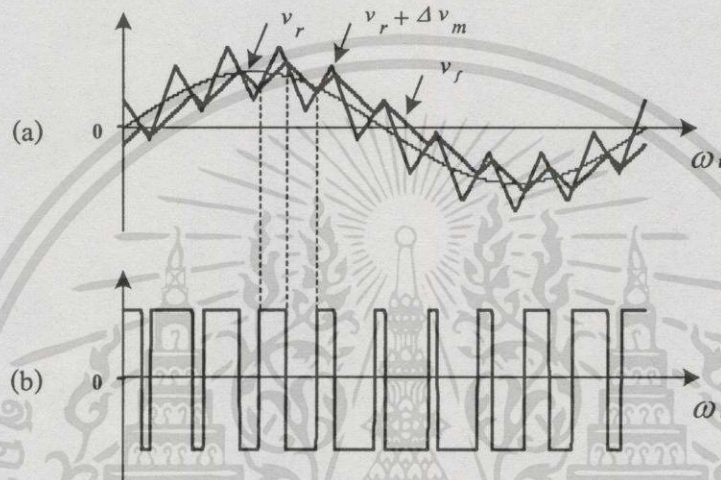


รูปที่ 2.11 วงจรของเทคนิค MRA พีดับบลิวเอ็ม

จากรูปที่ 2.12 เป็นสัญญาณที่วัดได้จากจุดต่างๆของวงจรรูปที่ 2.11 โดยที่มีมอดคูเลเตอร์นี้ทำงานด้วยการบังคับแรงดันป้อนกลับให้ตามสัญญาณอ้างอิงกับสัญญาณพาหะที่ถูกซ้อนทับ ($v_r + \Delta v_m$)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อสัญญาณอ้างอิงมากกว่าสัญญาณป้อนกลับทำให้ค่าสัญญาณ error และสัญญาณพีดับบลิวเอ็ม เป็นบวก โดยมีผลต่อการเพิ่มขึ้นของสัญญาณป้อนกลับซึ่งทำให้ค่าสัญญาณ error ลดลงมากขึ้นและเมื่อสัญญาณป้อนกลับมากกว่า $v_r + \Delta v_m$ เอาต์พุตจะเปลี่ยนเป็นลบซึ่งความชันของสัญญาณป้อนกลับจะลดลงและค่าสัญญาณ error จะเพิ่มขึ้น ดังนั้นค่าความชันของสัญญาณป้อนกลับจะถูกเลือกให้น้อยกว่าความชันของ $v_r + \Delta v_m$ เสมอ เพื่อให้แน่ใจว่ามีการตัดกันระหว่างสัญญาณทั้งสองอย่างแน่นอน



รูปที่ 2.12 หลักการสร้างสัญญาณควบคุมและแพทเทอร์นพีดับบลิวเอ็ม

(a) สัญญาณควบคุม (b) แพทเทอร์นพีดับบลิวเอ็ม

จากที่ได้กล่าวมาแล้วข้างต้นลักษณะเด่นของเทคนิค MRA มีดังนี้

- 1) สำหรับที่ $0 \leq f_r \leq f_b$ อัตราส่วน V_r/f ของเอาต์พุตอินเวอร์เตอร์จะคงที่ เมื่อ $f_r \geq f_b$ ค่าแรงดันมูลฐานจะเข้าสู่รูปคลื่นสี่เหลี่ยม และองค์ประกอบมูลฐานจะคงที่และไม่ขึ้นกับความถี่ของสัญญาณป้อนกลับ
- 2) ความถี่ฮาร์โมนิกส์ของรูปคลื่นสัญญาณป้อนกลับ และรูปคลื่นพีดับบลิวเอ็มเอาต์พุตนั้นจะเกิดขึ้นใกล้กับความถี่พาหะของสัญญาณมีอคติเลเตอร์ทำให้เราสามารถละเลยฮาร์โมนิกส์อันดับต่ำในสัญญาณป้อนกลับ และสัญญาณพีดับบลิวเอ็มเอาต์พุตได้
- 3) ฮาร์โมนิกส์ของแรงดันเอาต์พุตจะลดลงโดยการลดความถี่เอาต์พุต เมื่อแอมพลิจูดของคลื่นพาหะสามเหลี่ยมคงที่
- 4) เทคนิคนี้ทำงานโดยใช้หลักการของการป้อนกลับ และรูปคลื่นพีดับบลิวเอ็มเอาต์พุตจะเกิดจากการลดสัญญาณ error ระหว่างสัญญาณป้อนกลับและสัญญาณอ้างอิง ซึ่งทำให้การเลือกความถี่ของคลื่นพาหะไม่ขึ้นอยู่กับความถี่สัญญาณอ้างอิง ซึ่งไม่เหมือนกับเทคนิคพีดับบลิวเอ็มแบบอื่นๆเช่น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เทคนิคไซน์พีคดับลิแอมที่จะต้องกำหนดอัตราส่วนระหว่างความถี่ของคลื่นพาหะให้เหมาะสมกับความถี่สัญญาณไซน์ ถ้าอัตราส่วนไม่เหมาะสมจะทำให้เกิดฮาร์โมนิกส์ย่อย องค์ประกอบไฟฟ้ากระแสตรง (dc component) และอื่นๆที่เอาต์พุตของอินเวอร์เตอร์

5) องค์ประกอบฮาร์โมนิกส์ของแรงดันเอาต์พุตจะไม่ขึ้นอยู่กับแอมพลิจูดของคลื่นพาหะที่นำมา มีอคติ แต่จะมีผลต่อการเลื่อนเฟสระหว่างแรงดันอ้างอิง และองค์ประกอบมูลฐานของแรงดันเอาต์พุต ในทางอุดมคติสัญญาณป้อนกลับจะล่าหลังองค์ประกอบมูลฐานของแรงดันเอาต์พุต 90 องศา การเลื่อนเฟสนี้จะลดลงโดยการเพิ่มแอมพลิจูดของคลื่นพาหะ

6) การเปลี่ยนโหมดการทำงานจากโหมดพีคดับลิแอมเป็นโหมดแรงดันเอาต์พุตคงที่สามารถทำได้ อย่างราบเรียบ

2.3 การวิเคราะห์รูปคลื่นสัญญาณ

การวิเคราะห์ในเรื่องของค่าดัชนีที่ใช้วิเคราะห์ประสิทธิภาพของรูปคลื่นสัญญาณเอาต์พุตทั้งแรงดันและกระแสที่ใช้ในวิทยานิพนธ์นี้ จะอาศัยทฤษฎีของอนุกรมฟูเรียร์ในการวิเคราะห์รูปคลื่นสัญญาณที่ไม่เป็นรูปไซน์ (nonsinusoidal periodic) ซึ่งตามทฤษฎีสามารถอธิบายได้ดังนี้[15]

ฟังก์ชันคาบ $f(t)$ ทั่วไป จะสามารถเขียนอยู่ในรูปอนุกรมได้ดังสมการที่ 2.17

$$f(t) = a_0 + \sum_{n=1}^{\infty} [a_n \cos(n\omega_0 t) + b_n \sin(n\omega_0 t)] \tag{2.17}$$

เมื่อ

$$a_0 = \frac{1}{T} \int_{-\frac{T}{2}}^{\frac{T}{2}} f(t) dt \tag{2.18}$$

$$a_n = \frac{2}{T} \int_{-\frac{T}{2}}^{\frac{T}{2}} f(t) \cos(n\omega_0 t) dt \tag{2.19}$$

$$b_n = \frac{2}{T} \int_{-\frac{T}{2}}^{\frac{T}{2}} f(t) \sin(n\omega_0 t) dt \tag{2.20}$$

จากสมการที่ 2.18 ถึง 2.20 นิพจน์ a_0 คือค่าเฉลี่ยของรูปคลื่น ส่วนนิพจน์ a_n และ b_n จะเป็นค่าสัมประสิทธิ์ขององค์ประกอบไซน์และโคไซน์ตามลำดับ ซึ่งจากการรวมสมการทางคณิตศาสตร์สามารถเขียนได้อีกรูปแบบหนึ่งในสมการที่ 2.21

$$f(t) = a_0 + \sum_{n=1}^{\infty} C_n \cos(n\omega_0 t + \theta_n) \quad (2.21)$$

เมื่อ

$$C_n = \sqrt{a_n^2 + b_n^2} \quad \text{และ} \quad \theta_n = \tan^{-1} \left(\frac{-b_n}{a_n} \right) \quad (2.22)$$

หรือ

$$f(t) = a_0 + \sum_{n=1}^{\infty} C_n \sin(n\omega_0 t + \theta_n) \quad (2.23)$$

เมื่อ

$$C_n = \sqrt{a_n^2 + b_n^2} \quad \text{และ} \quad \theta_n = \tan^{-1} \left(\frac{a_n}{b_n} \right) \quad (2.24)$$

จากสมการที่ 2.21 ถึง 2.24 สามารถนำมาวิเคราะห์หาองค์ประกอบฮาร์โมนิกส์ของสัญญาณรูปคลื่นพีคดับลิวเอ็มได้ซึ่งจะใช้วิธีอนุกรมฟูเรียร์ในการวิเคราะห์หาค่าดัชนีคุณภาพของแรงดันและกระแสเอาต์พุตของอินเวอร์เตอร์ในหัวข้อต่อไป

2.4 การประเมินเทคนิคพีคดับลิวเอ็มด้วยค่าดัชนีคุณภาพ

หัวข้อนี้จะให้คุณลักษณะที่เที่ยงตรงของเทคนิคพีคดับลิวเอ็มสำหรับอินเวอร์เตอร์ชนิดจ่ายแรงดันที่ความถี่สวิตซ์ต่างๆ และค่าคงที่ของแรงดันเอาต์พุต การประเมินในหัวข้อนี้ของเทคนิคพีคดับลิวเอ็มภายใต้การใช้งานต่างๆ โดยปกติจะถูกควบคุมผ่านแรงดันและความถี่เอาต์พุต เช่น การควบคุม V/f เมื่อเป็นแหล่งจ่ายปรับเปลี่ยนความเร็วเครื่องจักรกลไฟฟ้า ในงานที่ต้องการความถี่อินเวอร์เตอร์คงที่เช่น แหล่งจ่ายไฟต่อเนื่อง เป็นต้น การควบคุมด้วยอินเวอร์เตอร์ดังกล่าวนี้ได้รับผล

สำเร็จโดยการเปลี่ยนแปลงแรงดันหรือความถี่เอาต์พุต สำหรับแฟคเตอร์คุณภาพที่ใช้ในงานวิจัยนี้ เพื่อประเมินเทคนิคพีดับบลิวเอ็มแบบต่างๆ โดยขึ้นอยู่กับการใช้งานซึ่งกำหนดโดย

2.4.1 Total Harmonic Distortion (THD)

ค่า Total Harmonic Distortion ทั้งของแรงดัน (THD_v) และกระแส (THD_i) ดัชนีที่ใช้ในการบ่งชี้คุณภาพของความผิดเพี้ยนของรูปคลื่นสัญญาณเอาต์พุตที่แตกต่างจากองค์ประกอบแรงดันหรือกระแสความถี่มูลฐาน ในการหาค่า THD นี้จะต้องอาศัยการวิเคราะห์โดยใช้ทฤษฎีฟูเรียร์ เพื่อหาองค์ประกอบความถี่มูลฐานและฮาร์โมนิกส์ของรูปคลื่นสัญญาณเอาต์พุต จึงสามารถนำไปเข้าสู่สูตรและหาค่าออกมาได้ โดยถ้าเปอร์เซ็นต์ THD มีค่ามากแสดงว่ารูปคลื่นสัญญาณมีความผิดเพี้ยน (distortion) มาก[5]

2.4.2 แรงดันมูลฐานอาร์เอ็มเอส

ค่าอาร์เอ็มเอสขององค์ประกอบความถี่มูลฐานของแรงดัน (V_{rms}) เป็นค่าระดับแรงดันที่ความถี่มูลฐานซึ่งเป็นความถี่ที่ใช้งานของอุปกรณ์ที่ต่อเข้ากับอินเวอร์เตอร์ องค์ประกอบนี้จะเป็นองค์ประกอบที่สร้างกำลังไฟฟ้าและเป็นองค์ประกอบที่ต้องการใช้งาน[5]

2.4.3 First-Order Distortion Factor (DF₁)

First-Order Distortion Factor แสดงการสูญเสียในขดลวดเนื่องจากแรงดันฮาร์โมนิกส์ในการควบคุมความเร็วเครื่องจักรกลไฟฟ้าจากการสวิตช์ด้วยอินเวอร์เตอร์ชนิดแหล่งจ่ายแรงดัน วงจรสมมูลฮาร์โมนิกส์ของอินคักชันแมชชีนจะสมมุติเป็นลิกเกจรีแอคแตนซ์ทั้งหมด (total leakage reactance) ที่ความถี่ฮาร์โมนิกส์ [10] ดังนั้น กระแสฮาร์โมนิกส์กำหนดให้โดย

$$I_n = \frac{V_n}{2\pi n f L_e} \quad (2.25)$$

เมื่อ V_n คือแรงดันฮาร์โมนิกส์

L_e คือลิกเกจอินคักแตนซ์ของมอเตอร์

n คืออันดับของฮาร์โมนิกส์

ในการขับเคลื่อนความเร็วเครื่องจักรกลไฟฟ้ากระแสสลับจำเป็นต้องรักษาอัตราส่วน V/f ให้คงที่ ดังนั้น องค์ประกอบมูลฐานของแรงดันเอาต์พุตอินเวอร์เตอร์เป็นสัดส่วนกับประสิทธิภาพการทำงาน สมการที่ 2.25 สามารถเขียนใหม่ได้เป็น

$$I_n \propto \frac{V_n}{nV_{LI}} \quad (2.26)$$

First-Order Distortion Factor ซึ่งเป็นสัดส่วนของแรงดันฮาร์โมนิกส์หารด้วยอันดับฮาร์โมนิกส์ ซึ่งทำให้ขนาดฮาร์โมนิกส์ลดลงเปรียบเสมือนการฟิลเตอร์แบบอันดับ 1 กำหนดได้โดย

$$DF_1 = \frac{100}{V_1} \sqrt{\sum_{n=2}^{\infty} \left[\frac{V_n}{n} \right]^2} \quad (2.27)$$

2.4.4 Second-Order Distortion Factor (DF_2)

สำหรับค่า DF_2 ที่นิยามในวิทยานิพนธ์นี้เป็นค่าคิสทอร์ชันแฟกเตอร์ที่มีตัวหารลดทอนสัญญาณขนาดเท่ากับ n^2 เมื่อ n เป็นเลขอันดับของฮาร์โมนิกส์ คำนี้อจะใช้ในการวิเคราะห์ความผิดเพี้ยนจากการต่อโหลดชนิดฟิลเตอร์แบบลำดับที่ 2 ตัวอย่างเช่นแหล่งจ่ายไฟต่อเนื่อง โดยมากมักมีวงจรฟิลเตอร์แบบ LC ชนิดอันดับที่ 2 อยู่ระหว่างชุดอินเวอร์เตอร์กับโหลด ซึ่งฟิลเตอร์ดังกล่าวจะมีการลดทอนฮาร์โมนิกส์แปรผันตามกำลังสองของอันดับฮาร์โมนิกส์ [5,10,16]

$$DF_2 = \frac{100}{V_1} \sqrt{\sum_{n=2}^{\infty} \left[\frac{V_n}{n^2} \right]^2} \quad (2.28)$$

ค่าดัชนีคุณภาพทั้งหมดที่กล่าวมาข้างต้นสามารถสรุปเป็นสมการได้ดังตารางที่ 2.1

ตารางที่ 2.1 นิยามของดัชนีและปริมาณที่กำหนดคุณสมบัติและคุณภาพรูปคลื่นเอาต์พุต

ค่า	นิยาม	ค่า	นิยาม
THD_v	$\frac{100}{V_1} \sqrt{\sum_{n=2}^{\infty} V_n^2} \text{ (%)}$	THD_i	$\frac{100}{I_1} \sqrt{\sum_{n=2}^{\infty} I_n^2} \text{ (%)}$
V_{rms}	$\frac{V_{peak}}{\sqrt{2}} \text{ (V)}$	DF_1	$\frac{100}{V_1} \sqrt{\sum_{n=2}^{\infty} \left[\frac{V_n}{n} \right]^2} \text{ (%)}$
DF_2	$\frac{100}{V_1} \sqrt{\sum_{n=2}^{\infty} \left[\frac{V_n}{n^2} \right]^2} \text{ (%)}$		

- เมื่อ V_n : ขนาดของแรงดันไฟฟ้าที่ฮาร์โมนิกอันดับที่ n
 THD_v : ค่า total harmonics distortion ของแรงดัน
 THD_i : ค่า total harmonics distortion ของกระแส
 DF_1 : ค่าดิสตอร์ชันแฟกเตอร์ด้านเอาต์พุต สำหรับการฟิลเตอร์แบบอันดับที่ 1
 DF_2 : ค่าดิสตอร์ชันแฟกเตอร์ด้านเอาต์พุต สำหรับการฟิลเตอร์แบบอันดับที่ 2

2.5 ผลของสเปกตร้าฮาร์โมนิกส์เนื่องจากการสวิตชิง

คุณลักษณะสเปกตร้าฮาร์โมนิกส์ของเทคนิคพีดับบลิวเอ็มที่ใช้สำหรับการประยุกต์ใช้งานต่างๆ เช่น การขับเคลื่อนมอเตอร์เหนี่ยวนำ แหล่งจ่ายไฟต่อเนื่อง แหล่งจ่ายไฟแบบสวิตชิง และอื่นๆ จะมีอิทธิพลอย่างมากต่อประสิทธิภาพของคอนเวอร์เตอร์ (converters) การกระเพื่อมของแรงบิด (torque ripple) การสั่นทางกล การรบกวนทางสนามแม่เหล็ก (conducted EMI) และ acoustic noise สิ่งเหล่านี้มีสาเหตุมาจากเทคนิคการมอดูเลตแบบต่างๆที่ใช้ในการควบคุม[4] กล่าวคือจะทำให้เกิดกลุ่มสเปกตร้าฮาร์โมนิกส์ที่มีสาเหตุมาจากการสวิตชิง ซึ่งบางเทคนิคกลุ่มสเปกตร้าฮาร์โมนิกส์ดังกล่าวมีไซด์แบนด์ (side band) มากกว่าอีกเทคนิคหนึ่งหรือมีแอมพลิจูดที่สูงกว่าเมื่อเทียบกับอีกเทคนิคหนึ่ง สาเหตุเหล่านี้เป็นผลให้เกิดปัญหาดังที่กล่าวมาแล้ว โดยเฉพาะ acoustic noise และการสั่นทางกล (เมื่อนำไปขับเคลื่อนมอเตอร์เหนี่ยวนำ) และเกิดการรบกวนทางสนามแม่เหล็กสำหรับแหล่งจ่ายไฟแบบสวิตชิง[15] แม้ว่าเทคนิค SPWM สามารถหลีกเลี่ยงปัญหาดังกล่าวได้โดยเลือกใช้ความถี่สวิตชิงให้สูงกว่า 16 kHz[4] แต่การสูญเสียจากการสวิตชิงจะสูงเพิ่มมากขึ้นเช่นเดียวกันทำให้ไม่เหมาะสมในการประยุกต์ใช้งานที่ต้องการกำลังงานสูง(higher-power applications) นอกจากนี้การฟิลเตอร์แรงดันเอาต์พุตอินเวอร์เตอร์อาจจะเป็นอีกวิธีหนึ่งที่สามารถทำให้การสั่นทางกลลดน้อยลง แต่วิธีนี้ไม่สามารถกำจัด acoustic noise ลงได้ และผลของฟิลเตอร์จะทำให้ประสิทธิภาพของระบบต่ำลง ราคาแพง และขนาดใหญ่ขึ้น[3]

ในส่วนของ acoustic noise โดยทั่วไปจะเกิดขึ้นเป็นสัดส่วนโดยตรงกับกำลัง 2 ของความหนาแน่นฟลักซ์ในช่องอากาศ ซึ่ง noise ส่วนใหญ่เกิดขึ้นจากคลื่นฟลักซ์ของฮาร์โมนิกส์ร่วมกับคลื่นฟลักซ์มูลฐาน และ noise สูงสุดเกิดขึ้นจากผลรวมของฟลักซ์ในแต่ละฮาร์โมนิกส์รวมที่ความถี่จำเพาะ เช่น ฮาร์โมนิกส์จากการสวิตชิง เป็นต้น[16] ซึ่ง acoustic noise สามารถทำให้ลดลงได้ด้วยการหลีกเลี่ยงการรวมกันของพลังงานฮาร์โมนิกส์ในโทนที่ชัดเจน (distinct tone) ซึ่งมีหลายเทคนิคในการลดผลดังกล่าว ซึ่งเทคนิคที่นิยมมาใช้คือ การกระจายของสเปกตร้าฮาร์โมนิกส์ของแรงดันและกระแส เพื่อให้ noise ที่เกิดขึ้นในโทนจำเพาะลดลง เช่น เทคนิคพีดับบลิวเอ็มแบบสุ่ม (random pulse width modulation : RPWM) เป็นแนวคิดใหม่ที่มีประสิทธิภาพทำให้ผล acoustic noise ลดลง เมื่อเลือกความถี่สวิตชิงต่ำกว่า 16 kHz เหตุผลก็คือสเปกตร้าฮาร์โมนิกส์ของอินเวอร์เตอร์ RPWM จะแพร่กระจายอย่างต่อเนื่อง ซึ่งในงานวิจัยดังกล่าวได้แบ่งเทคนิค RPWM ออกเป็น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3 แบบคือ randomized switching frequency, randomized pulse position และ random switching มีรายละเอียดดัง[4] และมีข้อสรุปคือ แม้ว่าเทคนิค RPWM แบบต่างๆจะได้รับผลสำเร็จ แต่การวิเคราะห์และออกแบบของเทคนิคนี้จะยากแก่การเข้าใจ นอกจากนี้รูปแบบสำเร็จ (closed form) ของการวิเคราะห์สเปกตร้าฮาร์โมนิกส์และกระบวนการการออกแบบของ RPWM จะยากในการพิสูจน์ นอกจากนี้ในการกำหนดช่วงความถี่ของสเปกตร้าฮาร์โมนิกส์ให้อยู่ในย่านที่ต้องการทำได้ยากในทางปฏิบัติ[14]

เทคนิคเคลด้ามีอคดูเลชั่นอาจจะเป็นอีกทางเลือกหนึ่งในการแก้ปัญหาดังกล่าว เนื่องจากเทคนิคนี้นอกจากเกิดการมีอคดูเลตทางความกว้างของพัลส์แล้วยังเกิดการมีอคดูเลตทางความถี่อีกด้วย ส่งผลให้สเปกตร้าฮาร์โมนิกส์เนื่องจากการสวิตซ์เกิดการกระจาย ซึ่งเป็นคุณสมบัติที่เกิดขึ้นภายในวงจรของเทคนิคเคลด้ามีอคดูเลชั่นเอง โดยปราศจากความถี่ความต้องการวงจรมานอกมาควบคุม เหมือนกับเทคนิคดังที่ได้กล่าวมาแล้วซึ่งต้องการวงจรควบคุมสัญญาณสามเหลี่ยมให้เกิดการเปลี่ยนแปลงแบบสุ่ม

2.6 สรุป

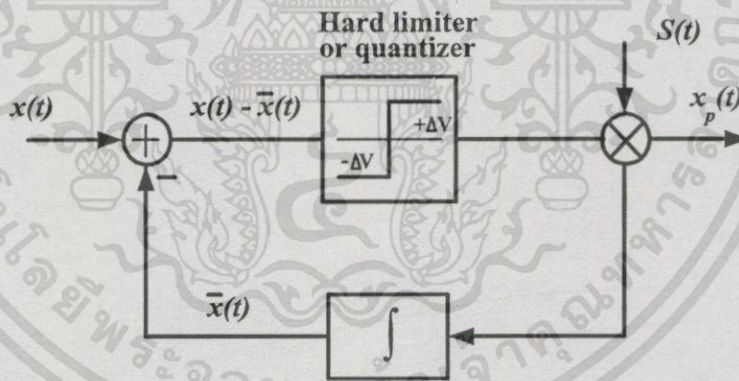
ในบทนี้ได้กล่าวถึงประเภทของอินเวอร์เตอร์ เทคนิคในการสร้างเพพเทอร์นพีดับบลิวเอ็มแบบต่างๆพร้อมทั้งยกตัวอย่างรูปคลื่นของเทคนิคพีดับบลิวเอ็มตลอดจนวงจรในการสร้าง ข้อดีข้อเสียของแต่ละเทคนิค การวิเคราะห์รูปคลื่นพีดับบลิวเอ็มด้วยวิธีการแปลงฟังก์ชันทางโคเมนเวลาไปยังโดเมนความถี่ ถัดมาคือคุณภาพต่างๆของรูปคลื่นพีดับบลิวเอ็มซึ่งเป็นค่าที่บอกถึงคุณภาพของรูปคลื่นแต่ละแบบ และในตอนท้ายยังได้กล่าวถึงผลกระทบเนื่องจากสเปกตร้าฮาร์โมนิกส์เนื่องจากการสวิตซ์ของเทคนิคพีดับบลิวเอ็มและแนวทางแก้ไขที่เป็นไปได้ บทต่อไปจะกล่าวถึงทฤษฎีและการสร้างพีดับบลิวเอ็มด้วยเทคนิคเคลด้ามีอคดูเลชั่นที่มีหลักการคล้ายกับเทคนิคการปรับตัวของกระแส และเทคนิค MRA พีดับบลิวเอ็มที่ได้กล่าวมาแล้ว

บทที่ 3

เทคนิคเคลต้ามืดคูละชัน

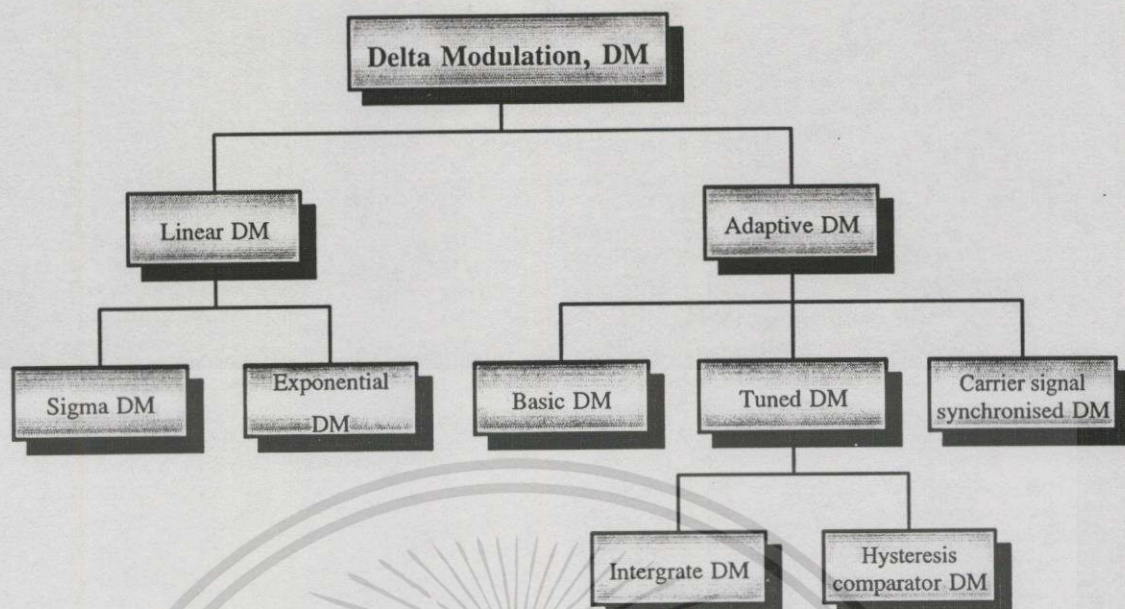
3.1 บทนำ

จากความต้องการใช้อินเวอร์เตอร์ชนิดจ่ายแรงดันแบบพีคบัปลิวเอ็มซึ่งได้กล่าวในบทที่แล้ว โดยเทคนิคพีคบัปลิวเอ็มแต่ละชนิดที่ใช้สร้างแพทเทอร์นสำหรับควบคุมอุปกรณ์สวิตซ์ของอินเวอร์เตอร์มีจุดประสงค์หลักขึ้นอยู่กับลักษณะการนำไปประยุกต์ใช้งานที่แตกต่างกันไป ซึ่งเทคนิคเคลต้ามืดคูละชันก็เป็นอีกเทคนิคหนึ่งในการสร้างสัญญาณพีคบัปลิวเอ็มเช่นกัน โดยที่มาของเทคนิคเคลต้ามืดคูละชันนี้ได้ใช้กันอย่างกว้างขวางในระบบสื่อสาร (telecommunication system) ซึ่งเรียกว่า การมอดคูละชันแบบรหัสพัลส์ (pulse code modulation) หรือที่เรียกย่อว่า พีซีเอ็ม (PCM) ทำหน้าที่เป็นตัวเปลี่ยนสัญญาณอนาล็อกให้อยู่ในรูปของรหัสดิจิทัลโดยกระบวนการสำคัญ 3 ประการ คือ การซักรหัสตัวอย่างสัญญาณ การทำควอนไทซ์ (quantize) สัญญาณ และการเข้ารหัสสัญญาณ วงจรเคลต้ามืดคูละชันนอกจากใช้งานในระบบสื่อสารแล้ว งานวิจัยทางด้านอื่นยังพบมีการใช้น้อย



รูปที่ 3.1 บล็อกไดอะแกรมของเคลต้ามืดคูละชัน

หลักการของการเปลี่ยนสัญญาณจากอนาล็อกเป็นดิจิทัลของเคลต้ามืดคูละชัน แสดงดังรูปที่ 3.1 สามารถอธิบายการทำงานได้ดังนี้ สัญญาณอินพุตเป็นสัญญาณอนาล็อก $X(t)$ จะถูกเปลี่ยนให้เป็นพัลส์ และพัลส์เหล่านี้จะถูกถอดรหัสกลับเป็นสัญญาณอนาล็อกอีกครั้งหนึ่ง โดยตัวอินทิเกรตซึ่งอยู่ในรูปของสัญญาณป้อนกลับ $\bar{x}(t)$ เป็นสัญญาณที่ประมาณค่าเพื่อติดตามสัญญาณ $X(t)$ โดยสัญญาณ $X(t)$ จะถูกเปรียบเทียบกับสัญญาณ $\bar{x}(t)$ เกิดเป็นสัญญาณ error ซึ่งจะถูกควอนไทซ์ ทำให้เกิดเป็นพัลส์บวกหรือลบขึ้นอยู่กับเครื่องหมายของสัญญาณ error [1]



รูปที่ 3.2 โครงสร้างชนิดของเทคนิคเคลดตำมอดคูเลชัน

ต่อมาได้มีการศึกษาค้นคว้าและวิจัยที่จะนำเทคนิคเคลดตำมอดคูเลชันนี้เพื่อนำมาใช้ในงานทางเพาเวอร์อิเล็กทรอนิกส์ โดยเฉพาะใช้กับอินเวอร์เตอร์เพื่อใช้ในการขับเคลื่อนเครื่องจักรกลไฟฟ้ากระแสสลับ แหล่งจ่ายไฟต่อเนื่อง ทั้งแบบฮาร์ดสวิตชิงและซอฟต์สวิตชิง เป็นต้น โดยสามารถจำแนกประเภทของเทคนิคเคลดตำมอดคูเลชันได้ดังรูปที่ 3.2 จากรูปสามารถจำแนกได้เป็น 2 ประเภท[19] คือ

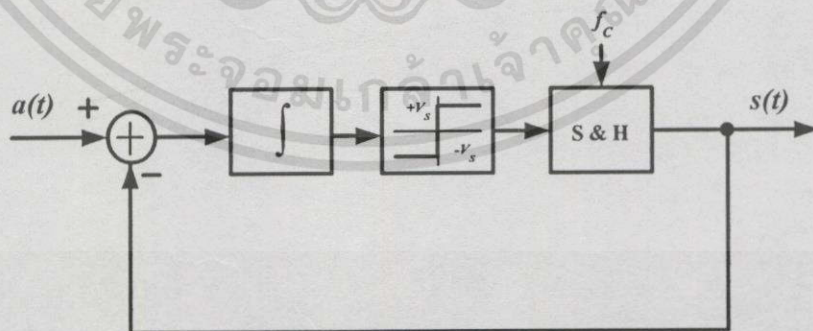
3.2 เทคนิคเคลดตำมอดคูเลชันแบบเชิงเส้น (Linear Delta Modulation)

องค์ประกอบหลักของเทคนิคเคลดตำมอดคูเลชันแบบเชิงเส้น คือตัวควอนไทซ์และตัวอินทิเกรต โดยขึ้นอยู่กับโครงสร้างของอุปกรณ์เหล่านี้สามารถถูกจำแนกได้เป็นการมีอดคูเลตแบบซิกมา-เดลต้าและการมีอดคูเลตแบบเอ็กโพเนนเชียล ซึ่งการมีอดคูเลตแบบซิกมา-เดลต้าจะใช้ตัวอินทิเกรตเป็นอุดมคติในส่วนของฟีดฟอร์เวิร์ด (feed-forward) และการป้อนกลับยูนิตี (unity feedback) จากเอาต์พุตไปลบกับสัญญาณอินพุต ส่วนการมีอดคูเลตแบบเอ็กโพเนนเชียลนั้นตัวอินทิเกรตจะถูกแทนที่ด้วยการรวมกันของความต้านทานและคาปาซิเตอร์ซึ่งทำหน้าที่เป็นวงจรกรองความถี่ต่ำผ่าน เอาต์พุตของเทคนิคนี้จะแสดงพัลส์ที่ดับบลิวเอ็มซึ่งถูกควอนไทซ์ทั้งทางเวลาและแอมพลิจูด ทำให้ในการควบคุมแรงดันและความถี่ยุ่งยากจึงไม่เหมาะกับการนำมาประยุกต์ใช้ในงานเพาเวอร์อิเล็กทรอนิกส์ ดังนั้น จึงกล่าวถึงเฉพาะการมีอดคูเลตแบบซิกมา-เดลต้าเท่านั้น

3.2.1 เทคนิคการมอดูเลตแบบซิกมา-เดลต้า (Sigma-Delta Modulated)

แต่เดิมเทคนิคการมอดูเลตแบบซิกมา-เดลต้าเป็นวิธีการเข้ารหัสสัญญาณวีดีโอ 1 บิต ต่อมาใช้เป็นหลักการพื้นฐานในการพัฒนาและเป็นที่รู้จักกันอย่างแพร่หลายในการแปลงสัญญาณอนาล็อกเป็นดิจิทัล (ADC) และการแปลงสัญญาณดิจิทัลเป็นอนาล็อก (DAC) [20] ในช่วงต่อมาได้มีการพัฒนาเทคนิคนี้กับงานทางด้านพาเวอร์อิเล็กทรอนิกส์ ซึ่งสามารถแสดงบล็อกไดอะแกรมได้ดังรูปที่ 3.3 ประกอบด้วยตัวอินทิเกรต ตัวควอนไทซ์ วงจรแซมปลิงและโฮลด์ซึ่งอยู่ในส่วนพีคฟอร์มเวิร์คและการป้อนกลับแบบยูนิติ

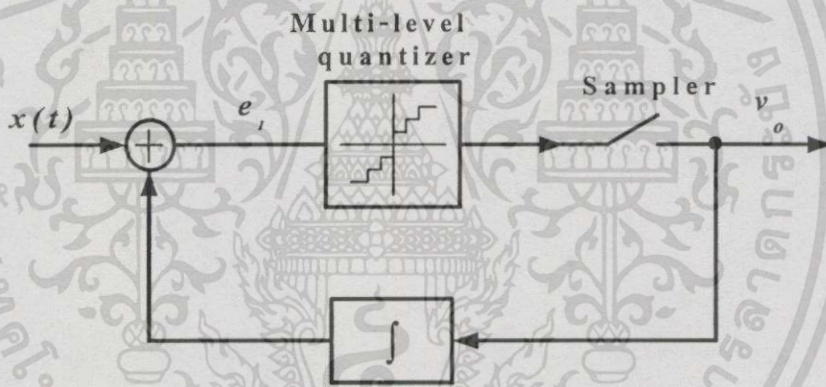
ตามรูปที่ 3.3 เป็นบล็อกไดอะแกรมที่นำเสนอโดย [21] สัญญาณ $a(t)$ จะเป็นสัญญาณอินพุตของวงจรการมอดูเลตแบบซิกมา-เดลต้า ซึ่งสัญญาณนี้จะนำมาลบกับสัญญาณ $s(t)$ ซึ่งเป็นสัญญาณป้อนกลับของสัญญาณเอาต์พุตที่คัปปลิงเอ็มจะเกิดสัญญาณ error ซึ่งสัญญาณ error นี้จะถูกอินทิเกรตด้วยตัวอินทิเกรตและส่งไปยังตัวคอมพาราเตอร์เพื่อทำให้เกิดพัลส์บวกหรือลบขึ้นอยู่กับเครื่องหมายของสัญญาณที่ได้จากตัวอินทิเกรต ซึ่งสัญญาณพัลส์ดังกล่าวจะถูกส่งไปที่อินพุตของวงจรแซมปลิงและโฮลด์ (S&H) เพื่อรอสัญญาณนาฬิกา (f_c) มาทริกทำให้มีการส่งพัลส์ออกไปทางเอาต์พุต โดยพัลส์ที่ส่งออกมาจะขึ้นอยู่กับเครื่องหมายของสัญญาณเอาต์พุตของคอมพาราเตอร์ซึ่งเอาต์พุตจะถูกแซมปลิงที่ $t=nT_c$ (ความถี่สัญญาณนาฬิกา $f_c = 1/T_c$) สัญญาณเอาต์พุตจะเปลี่ยนสถานะตามสัญญาณนาฬิกาที่ป้อน ถ้าสัญญาณอินพุตมีค่าคงที่ค่าเฉลี่ยของเอาต์พุตจะเท่ากับค่าคงที่นั้น จากหลักการทำงานจะเห็นได้ว่าเทคนิคนี้เหมาะสมอย่างมากเมื่อนำไปใช้กับวงจรอินเวอร์เตอร์ชนิดจ่ายแรงดันที่มีการสวิตชิ่งที่แรงดันศูนย์ (zero voltage switching) เพื่อที่จะลดการสูญเสียเนื่องจากการสวิตชิ่ง โดยจับสัญญาณที่แรงดันเชื่อมโยงกระแสตรงเป็นศูนย์แล้วนำสัญญาณนี้ไปใช้เป็นสัญญาณนาฬิกาให้กับระบบซึ่งเป็นวิธีที่ง่ายและได้มีผู้วิจัยให้ความสนใจและวิจัยในเรื่องนี้



รูปที่ 3.3 บล็อกไดอะแกรมของเทคนิคการมอดูเลตแบบซิกมา-เดลต้า

3.3 Adaptive Delta Modulation

รูปแบบ adaptive delta modulation หรือ rectangular delta modulation แสดงดังรูปที่ 3.4 ประกอบด้วยตัวอินทิเกรตในส่วนป้อนกลับ ตัวควอนไทซ์แบบหลายระดับ (multi-level quantizer) และวงจรแซมปลิง วงจรนี้มีคุณสมบัติในการติดตามสัญญาณอ้างอิงภายในระดับฮิสเตอร์ซิสที่ถูกกำหนดมาอย่างดี และให้คุณลักษณะ V/f ที่ต้องการ เทคนิคนี้สามารถถูกนำมาใช้สำหรับการควบคุมแรงดันหรือกระแสซึ่งขึ้นอยู่กับสัญญาณอ้างอิง กล่าวคือ ถ้าตัวสัญญาณคอมมานด์อินพุตเป็นสัญญาณกระแสและมีการป้อนกลับกระแสที่ไหลผ่านโหลดของอินเวอร์เตอร์จะเรียกเทคนิคนี้ว่าแบบ แบน หรือเทคนิคพีดับบลิวเอ็มด้วยการปรับตัวตามกระแส แต่ถ้าสัญญาณคอมมานด์อินพุตเป็นแรงดันและมีการป้อนกลับสัญญาณพีดับบลิวเอ็มด้วยกระบวนการกรองความถี่ต่ำผ่านจะเรียกว่าการมอดูเลตแบบเดลต้าหรือเทคนิคเดลต้ามีอดดูเลชั่น นอกจากนี้การควบคุมความถี่สวิตชิ่งและฮาร์โมนิกส์สามารถถูกควบคุมได้ง่ายโดยการปรับพารามิเตอร์ของตัวอินทิเกรต เปลี่ยนขนาดสัญญาณไซน์อ้างอิง และควบคุมระดับแรงดันฮิสเตอร์ซิส



รูปที่ 3.4 บล็อกไดอะแกรมของ Adaptive delta modulation

Adaptive DM หรือ rectangular DM สามารถถูกจำแนกออกได้เป็น 3 ประเภทดังนี้

1. เทคนิคเดลต้ามีอดดูเลชั่นแบบพื้นฐาน (Basic delta modulation)
2. เทคนิคเดลต้ามีอดดูเลชั่นแบบจูนฟิลเตอร์ (Tuned delta modulation)
3. เทคนิคเดลต้ามีอดดูเลชั่นแบบซิงโครไนส์ (Carrier signal synchronised delta modulation)

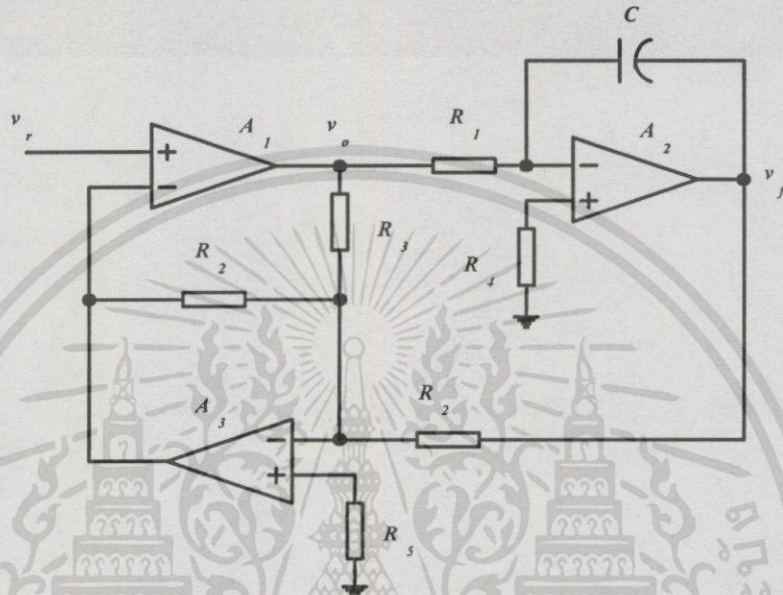
โดยสามารถอธิบายได้ดังนี้ คือ

3.3.1 เทคนิคเดลต้ามีอดดูเลชั่นแบบพื้นฐาน [22]

ลักษณะของรูปคลื่นของวงจรเดลต้ามีอดดูเลเตอร์แสดงดังรูปที่ 3.6 ซึ่งเกิดขึ้นจากวงจรเดลต้ามีอดดูเลเตอร์ดังรูปที่ 3.5 จากรูปที่ 3.6(a) แสดงสัญญาณป้อนกลับมีรูปร่างเป็นเดลต้าจางออกสเต็ป

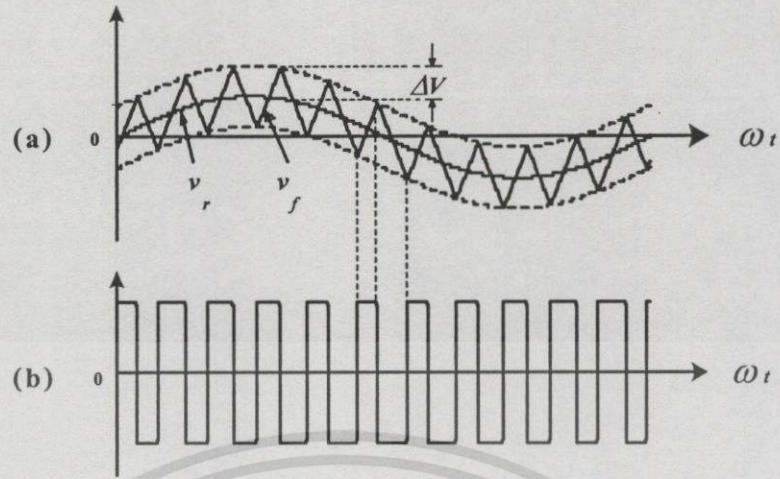
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รอบๆสัญญาณไซน์อ้างอิงอยู่ในขอบเขตฮีสเทอรีซิส ($\pm \Delta V$) ดังนั้นค่าขอบเขตของฮีสเทอรีซิสที่น้อยที่สุดและค่าความชันมากที่สุดของสัญญาณป้อนกลับจะเป็นพารามิเตอร์ที่กำหนดความถี่สวิตช์ของอุปกรณ์สวิตช์ในอินเวอร์เตอร์ รูป 3.6(b) แสดงสัญญาณพีคดับลิวเอ็มหรือสัญญาณสวิตช์ซึ่งของวงจรเคลด้ามีอคคูเลเตอร์ซึ่งจะนำไปขับอุปกรณ์สวิตช์ของอินเวอร์เตอร์

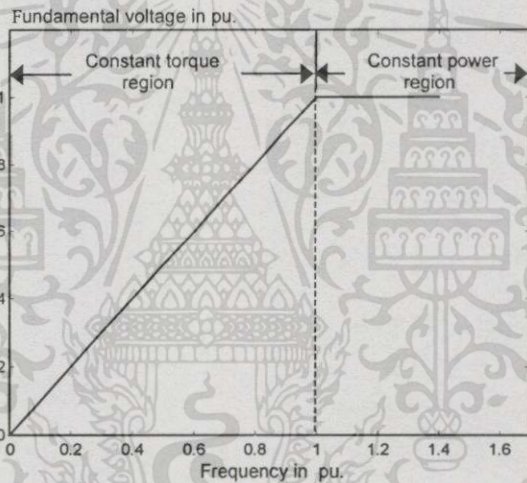


รูปที่ 3.5 วงจรเคลด้ามีอคคูเลเตอร์ที่นำเสนอโดย Phoivos D. Ziogas

วงจรเคลด้ามีอคคูเลเตอร์แบบนี้สามารถอธิบายการทำงานดังนี้ สัญญาณอ้างอิงไซน์ถูกป้อนเข้าที่อินพุตขั้วบวกของคอมพาราเตอร์ A_1 ในขณะที่สัญญาณป้อนกลับซึ่งถูกสร้างขึ้นโดยตัวอินทิเกรต A_2 จะป้อนเข้าที่ขั้วลบ ดังนั้นเมื่อไรก็ตามที่เอาต์พุตของ A_2 เกินค่าขอบเขตบน (upper) หรือขอบเขตล่าง (lower) ของขอบเขตฮีสเทอรีซิส ซึ่งกำหนดค่าได้ด้วยอัตราส่วนของ R_2/R_3 จะทำให้คอมพาราเตอร์ A_1 กลับขั้วของสัญญาณพีคดับลิวเอ็มหรือสัญญาณมีอคคูเลตทันที ซึ่งสัญญาณพีคดับลิวเอ็มทำหน้าที่เป็นอินพุตของ A_2 จะมีผลทำให้ความชันของสัญญาณป้อนกลับเปลี่ยนเครื่องหมายเป็นตรงกันข้ามและออสซิลเลตรอบๆสัญญาณอ้างอิง ผลของการออสซิลเลตนี้จะทำให้องค์ประกอบมูลฐานของสัญญาณป้อนกลับและสัญญาณอ้างอิงไซน์มีขนาดเท่ากัน คุณสมบัติทางอุดมคติของความสัมพันธ์ระหว่างแรงดันมูลฐานและความถี่ทางเอาต์พุตของอินเวอร์เตอร์ที่ได้นี้แสดงดังรูปที่ 3.7 ซึ่งเป็นคุณสมบัติที่เหมาะสมกับการนำไปใช้ในงานควบคุมเครื่องจักรกลไฟฟ้ากระแสสลับ



รูปที่ 3.6 รูปคลื่นของวงจรเซลล์ที่มีอคตุเลเตอร์แบบพื้นฐาน



รูปที่ 3.7 ความสัมพันธ์ของแรงดันมูลฐานกับความถี่ทางด้านเอาต์พุตของอินเวอร์เตอร์

3.3.2 วิธีการจูนวงจรเซลล์ที่มีอคตุเลเตอร์

วงจรเซลล์ที่มีอคตุเลเตอร์โดยปกติแล้วสามารถปรับเปลี่ยนความถี่สวิดซึ่งได้ 2 วิธี คือวิธีที่หนึ่ง โดยการปรับค่าความกว้างของขอบเขตฮีสเตอร์รีซิส และอีกวิธีหนึ่งโดยการปรับความชันของสัญญาณป้อนกลับ ดังนั้นจึงมีงานวิจัยเกี่ยวกับเทคนิคในการปรับความถี่สวิดซึ่งด้วยวิธีการจูนตัวอินทิเกรต และจูนค่าความกว้างของขอบเขตฮีสเตอร์รีซิส ซึ่งทั้ง 2 วิธี ได้มีวิธีการจูนที่แตกต่างกันไป และให้ข้อดีข้อเสียแตกต่างกันอีกด้วย ซึ่งสามารถอธิบายการทำงานของแต่ละวิธีได้ดังนี้

3.3.2.1 วิธีการจูนตัวฟิลเตอร์ (Tuned Filter)

วิธีการจูนตัวฟิลเตอร์ก็คือการจูนตัวอินทิเกรตในวงจรเซลล์ที่มีอคตุเลเตอร์นั่นเอง โดยจะใช้ตัวฟิลเตอร์ในการประมาณสัญญาณอ้างอิงอินพุตจากรูปคลื่นพีคดับลิวเอ็ม โดยของค์ประกอบฮาร์

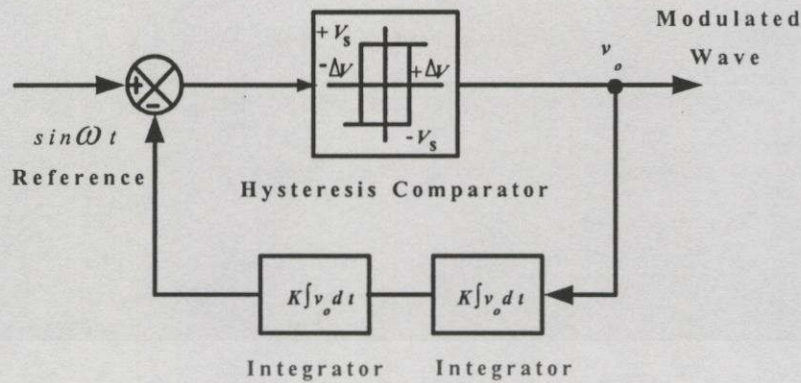
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โมนิคส์จะถูกเปลี่ยนโดยการเปลี่ยนคุณสมบัติของฟิลเตอร์ การจูนตัวฟิลเตอร์สามารถเปลี่ยนแปลงความถี่คัตออฟของตัวฟิลเตอร์และทำให้ฮาร์โมนิคส์ที่ไม่ต้องการออกจากเอาต์พุตของอินเวอร์เตอร์ วิธีนี้เหมาะสมอย่างยิ่งสำหรับการประยุกต์ใช้งานวงจรเซลล์ที่มีอคตฺลิตีกับอินเวอร์เตอร์ที่ใช้งานที่มีการเปลี่ยนแปลงความถี่ คุณสมบัติของวงจรนี้ขึ้นอยู่กับความง่ายของวงจรในการควบคุม ความหลากหลาย และความง่ายในการลดฮาร์โมนิคส์ (harmonic minimization) ในแบบออนไลน์ (online) การมีอคตฺลิตีของเทคนิคนี้จะลดฮาร์โมนิคส์แบบออนไลน์ของพีดีบีทวิเอ็มอินเวอร์เตอร์โดยปราศจากกระบวนการทำให้เหมาะสมแบบทั่วไป (optimization processes) ซึ่งให้ผลคล้ายคลึงกับเทคนิคการกำจัดฮาร์โมนิคส์หรือ harmonic-weighting เทคนิคแบบที่ใช้ทั่วไปเพื่อให้ได้รับผลดังกล่าวจะปรับปรุง (modify) องค์ประกอบฮาร์โมนิคส์ของเอาต์พุตอินเวอร์เตอร์โดยการสังเคราะห์รูปคลื่น (waveform synthesis) ซึ่งวิธีเหล่านี้จะใช้การคำนวณด้วยดิจิทัลขั้นสูงในการคำนวณแบบเวลาจริง (real time) และเหมาะสมสำหรับอินเวอร์เตอร์ทำงานที่ความถี่ที่กำหนดเท่านั้น ซึ่งถ้านำไปประยุกต์ใช้งานที่ความถี่เปลี่ยนแปลงจะต้องการข้อมูลมากในการคำนวณด้วยคอมพิวเตอร์โดยวิธีการเปิดตาราง และการประยุกต์ใช้งานจะถูกกำหนดในย่านที่ตั้งไว้[23]

ตัวอินทิเกรตแสดงฟังก์ชันการประมาณสัญญาณอินพุตจากสัญญาณเอาต์พุตโดยกระบวนการวงจรกรองความถี่ต่ำผ่านคั้งที่ได้กล่าวมาแล้ว ซึ่งสัญญาณจะถูกประมาณ โดยการเปรียบเทียบกับสัญญาณอินพุตจริงเพื่อกำหนดสัญญาณ error และถูกควอนไทซ์เพื่อสร้างสัญญาณพีดีบีทวิเอ็ม จากงานวิจัยที่ผ่านมาแนะนำโดยการเพิ่มตัวอินทิเกรตในส่วนป้อนกลับคั้งแสดงในรูปที่ 3.8 ของวงจรเซลล์ที่มีอคตฺลิตีหรือใช้กระบวนการเซลล์ที่มีอคตฺลิตีแบบ multistage ในการลดความถี่ฮาร์โมนิคส์อันดับต่ำจากเอาต์พุตอินเวอร์เตอร์[23] ตัวอินทิเกรตตัวที่ 2 แสดงวงจรกรองความถี่ต่ำผ่านตัวต่อไปเพื่อที่จะลดฮาร์โมนิคส์อันดับต่ำของความถี่ ข้อจำกัดของเทคนิคนี้คือ ถ้านำไปประยุกต์ใช้งานที่ความถี่สูงมากวงจรเซลล์ที่มีอคตฺลิตีจะขาดเสถียรภาพ[22] ดังนั้นข้อจำกัดคั้งกล่าวจะจำกัดการใช้งานในย่านกว้างของวงจรเซลล์ที่มีอคตฺลิตีแบบคั้งเปิดอินทิเกรต

แต่ยังมีอีกวิธีหนึ่งที่น่าสนใจเพื่อแก้ปัญหาของวงจรเซลล์ที่มีอคตฺลิตีแบบคั้งเปิดอินทิเกรตคือ วิธีการจูนความถี่คัตออฟของตัวฟิลเตอร์ วิธีนี้จะใช้ตัวอินทิเกรต 1 ตัวในวงจรเซลล์ที่มีอคตฺลิตี ซึ่งจะสามารถลดฮาร์โมนิคส์ที่ต้องการโดยปราศจากการจำกัดในย่านของความถี่ที่ใช้งาน และสามารถทำงานที่ความถี่สูงได้อย่างมีเสถียรภาพ วิธีนี้สามารถอธิบายการทำงานได้คั้งนี้

ตัวอินทิเกรตเป็นตัวฟิลเตอร์ที่ส่วนป้อนกลับของวงจรเซลล์ที่มีอคตฺลิตีสามารถจูนที่ความถี่คัตออฟใดๆด้วยสัญญาณคอมมานด์ (command signal) ซึ่งสัญญาณคอมมานด์นี้อาจเป็นสัญญาณเดียวกับสัญญาณไซน์อ้างอิงหรือสัญญาณที่เกิดขึ้นจากสัญญาณที่ใช้เปลี่ยนความถี่ของสัญญาณไซน์อ้างอิงของวงจรเซลล์ที่มีอคตฺลิตีนั่นเอง วิธีนี้ง่ายในการสร้างและให้สมรรถนะที่ดีภายใต้การทำงานที่ความถี่อินพุตมีการเปลี่ยนแปลงในย่านกว้าง



รูปที่ 3.8 บล็อกไดอะแกรมของเลตต์้ามีอคดูเลชันด้วยดับเบิลอินทิเกรต

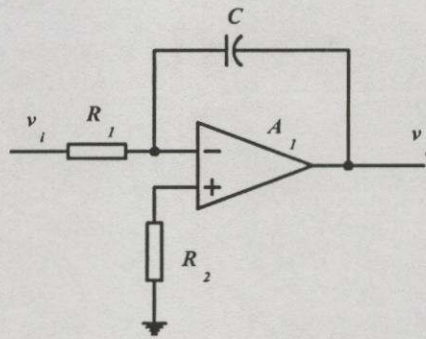
ตัวอินทิเกรตดังแสดงในรูปที่ 3.9(a) ใช้ในส่วนป้อนกลับของบล็อกไดอะแกรมรูปที่ 3.8 ซึ่งวงจรรองความถี่ต่ำผ่านจะให้ความถี่คutoff ฟังก์ชันที่จะถูกกำหนดโดยทรานส์เฟอร์ฟังก์ชัน

$$\frac{v_o(s)}{v_i(s)} = -\frac{1}{\tau s} \quad (3.1)$$

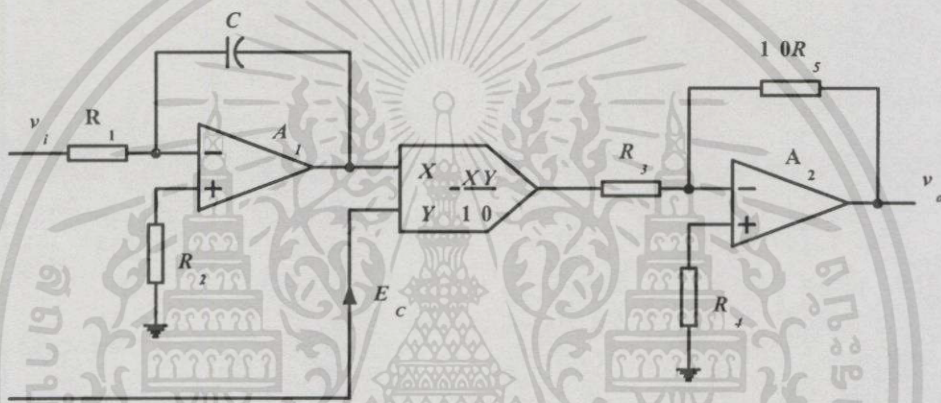
เมื่อ τ คือค่าคงที่ทางเวลาของฟิลเตอร์เท่ากับ $R_1 C$

เนื่องจากฟิลเตอร์ของสมการที่ 3.1 มีความถี่คutoff ฟังก์ชัน ซึ่งองค์ประกอบฮาร์โมนิกส์ของเอาต์พุตของเทคนิคนี้จะเปลี่ยนได้วิธีเดียวโดยการเปลี่ยนค่าเวลาคงที่ของตัวอินทิเกรต ซึ่งไม่เหมาะสมในการทำงานที่ความถี่มีการเปลี่ยนแปลงในย่านกว้างเนื่องจากต้องสร้างสัญญาณมาปรับเปลี่ยนค่าคงที่ทางเวลาดังกล่าว ดังนั้น จึงได้มีงานวิจัยโดยใช้วิธีการจูนตัวอินทิเกรตนำมาประยุกต์ใช้แทนวงจรรองความถี่ต่ำผ่านที่แสดงดังรูปที่ 3.9(b) วงจรการจูนฟิลเตอร์ คือการรวมกันของวงจรรูณทางอนาล็อกและตัวอินทิเกรต[23] ซึ่งทรานส์เฟอร์ฟังก์ชันหาได้จาก

$$\frac{v_o(s)}{v_i(s)} = -\frac{R_2/R_1}{\frac{10R_2C}{E_C}s + 1} \quad (3.2)$$



(a) วงจรแบบทั่วไป

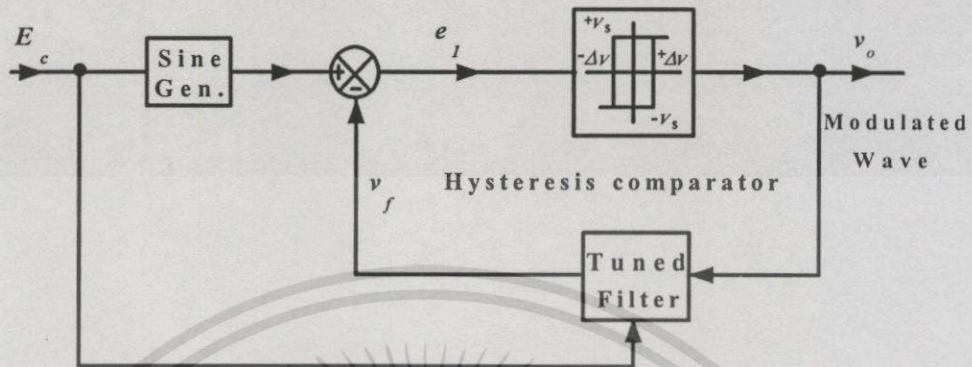


(b) วงจรที่มีการปรับตัวอินทิเกรต

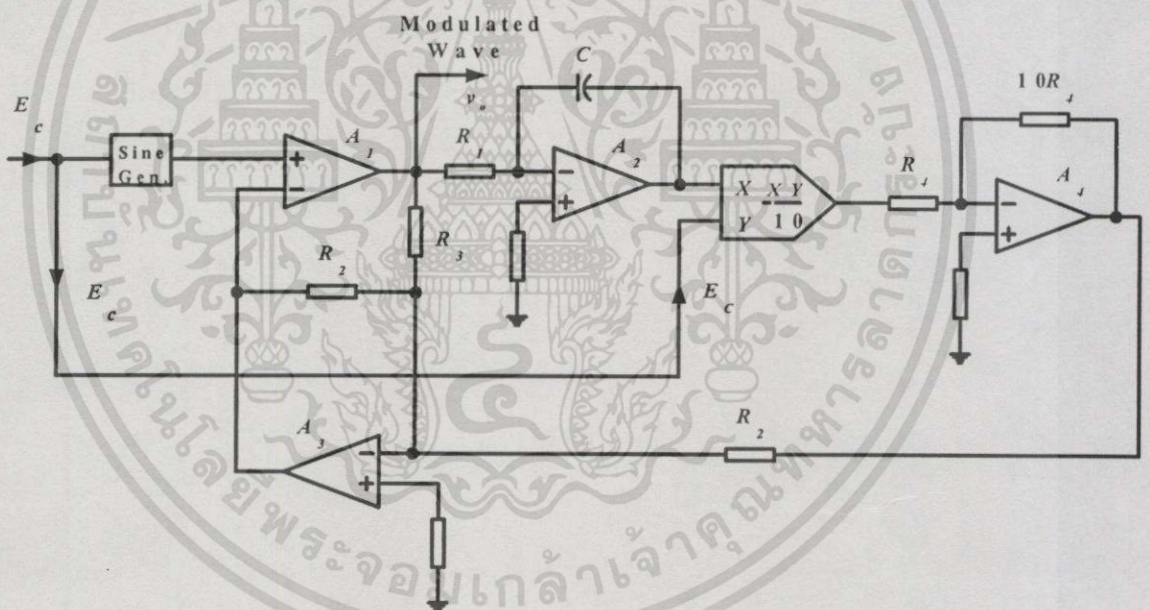
รูปที่ 3.9 ตัวอินทิเกรตที่ใช้ในวงจรเคลด้ามือคดูเลเตอร์

จากรูปที่ 3.9(b) สัญญาณอินพุตของวงจรคือ สัญญาณคอมมานด์ และเอาต์พุตของวงจรอินทิเกรต สัญญาณคอมมานด์จะเป็นสัญญาณเดียวกันหรือได้มาจากความถี่คอมมานด์ของอินเวอร์เตอร์ จากสมการที่ 3.2 แสดงการรวมกันของวงจรกับตัวอินทิเกรตทำให้สามารถเปลี่ยนแปลงค่าคงที่ทางเวลาของตัวอินทิเกรตด้วยสัญญาณคอมมานด์ การเปลี่ยนของค่าคงที่ทางเวลานี้ทำให้ความถี่คัตออฟของวงจรองเป็นพารามิเตอร์ที่เปลี่ยนแปลงได้ เนื่องจากความถี่คัตออฟเปลี่ยนแปลงด้วยสัญญาณคอมมานด์ โดยจะเปลี่ยนแปลงด้วยความถี่การทำงานของอินเวอร์เตอร์ การเปลี่ยนแปลงนี้ทำให้ความถี่การทำงานของวงจรมือคดูเลเตอร์เพิ่มขึ้น ความถี่คัตออฟที่ต่ำจะลดฮาร์โมนิคส์อันดับต่ำจากรูปคลื่นเอาต์พุตพัลส์บลิวเอ็ม การเพิ่มความถี่การทำงานจะส่งผลให้เอาต์พุตพัลส์บลิวเอ็มเปลี่ยนเป็นการทำงานในโหมดรูปคลื่นสี่เหลี่ยมได้อย่างราบเรียบ เพราะความชันมีค่ามากเกินไป (Slope overload)[23] บล็อกไดอะแกรมที่ปรับปรุงขึ้นของวงจรเคลด้ามือคดูเลเตอร์

โดยใช้การจูนตัวฟิลเตอร์แสดงในรูปที่ 3.10 จากบล็อกไดอะแกรมสามารถออกแบบเป็นวงจรทางอนาล็อกได้ดังรูปที่ 3.11



รูปที่ 3.10 บล็อกไดอะแกรมของเทคนิคจูนฟิลเตอร์ของเทคนิคเดลต้ามีอดดูเลขชั้น



รูปที่ 3.11 วงจรจูนฟิลเตอร์ของเทคนิคเดลต้ามีอดดูเลขชั้น

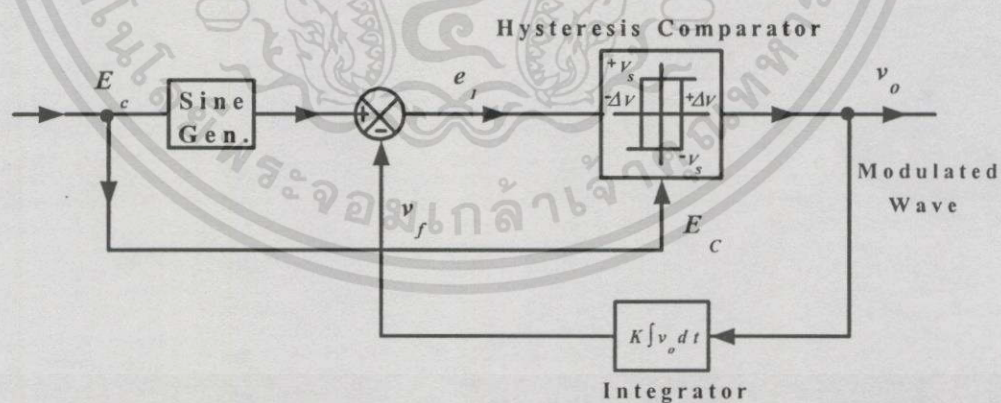
3.3.2.2 Variable Step Delta Modulation

เทคนิคเดลต้ามีอดดูเลขชั้นมีความสามารถในการทำให้รูปคลื่นที่ดับบลิวเอ็มของอินเวอร์เตอร์นั้นเหมาะสมแบบออนไลน์ โดยการจูนฟิลเตอร์และมัลติฟิลเตอร์ดังกล่าวมาแล้ว ซึ่งมีประโยชน์สำหรับระบบการขับเคลื่อนเครื่องจักรกลไฟฟ้ากระแสสลับซึ่งใช้อินเวอร์เตอร์แบบที่ดับบลิวเอ็มที่สามารถเปลี่ยนแปลงความเร็วได้ อย่างไรก็ตามการจูนฟิลเตอร์และมัลติฟิลเตอร์จะมีผลให้แรงดันเอาต์พุตมูลฐานของอินเวอร์เตอร์ลดลง กล่าวคือ จะส่งผลให้ค่าการได้ประโยชน์จาก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แรงดันเชื่อมโยงกระแสตรงดำนันเองซึ่งเป็นข้อเสียของเทคนิคนี้ ดังนั้นเพื่อที่จะแก้ปัญหาดังกล่าวนี้ ได้มีงานวิจัยต่อมาโดยเรียกว่า variable step delta modulation ซึ่งมีความสามารถในการรักษาแรงดันมูลฐานของรูปคลื่นเอาต์พุตของอินเวอร์เตอร์ให้ค่อนข้างคงที่ ข้อดีของเทคนิคนี้สำหรับการควบคุมแบบออนไลน์ของรูปคลื่นพีคดับลิวิตีสำหรับอินเวอร์เตอร์ต่างๆคือ มีรูปแบบที่ง่ายและคุณสมบัติที่หลากหลาย นอกจากนี้การใช้วงจรทางอนาล็อกหรือไมโครโปรเซสเซอร์สำหรับตัวควบคุม วงจรเคลด้ามีอคดูเลชันนั้นง่ายกว่าเทคนิคพีคดับลิวิตีแบบทั่วไป ช่วงที่ผ่านมาคุณสมบัติอื่นที่ดีของเทคนิคเคลด้ามีอคดูเลชันสำหรับการสร้างรูปคลื่นพีคดับลิวิตีอินเวอร์เตอร์ได้ถูกนำเสนอขึ้น ซึ่งแสดงให้เห็นว่าเทคนิคเคลด้ามีอคดูเลชันนี้มีความสามารถในการทำให้รูปคลื่นอินเวอร์เตอร์มีความสมบูรณ์มากยิ่งขึ้นโดยการปรับปรุงคุณสมบัติของตัวกรองในส่วนป้อนกลับ วิธีนี้ง่ายกว่าเทคนิคการ optimizing โดยทั่วไป[22] ดังที่ได้กล่าวมาแล้ว ซึ่งสามารถสร้างจริงได้ด้วยเทคนิคเคลด้ามีอคดูเลชันโดยไม่ต้องอาศัยการคำนวณทางคอมพิวเตอร์

สมการที่ 3.2 แสดงให้เห็นว่าค่าคงที่ทางเวลาของตัวอินทิเกรตนั้นสามารถเปลี่ยนแปลงได้ด้วยการควบคุมสัญญาณคอมมานด์ที่ความถี่การทำงานของอินเวอร์เตอร์เปลี่ยนแปลงด้วย ซึ่งสามารถนำไปลดฮาร์โมนิกส์ในอินเวอร์เตอร์ที่มีการเปลี่ยนแปลงความถี่ ปัญหาที่เกิดขึ้นของวิธีนี้คือการลดลงขององค์ประกอบมูลฐานของแรงดันเอาต์พุตของอินเวอร์เตอร์ ซึ่งได้มีวิธีแก้ไขโดยการควบคุมความกว้างของขอบเขตฮิสเตอร์รีซิสของตัวคอนโทรลเลอร์เพื่อให้ได้อินดับของฮาร์โมนิกส์ที่ต้องการ และในขณะเดียวกันก็สามารถรักษาขนาดขององค์ประกอบมูลฐานของแรงดันเอาต์พุตให้ค่อนข้างคงที่ได้

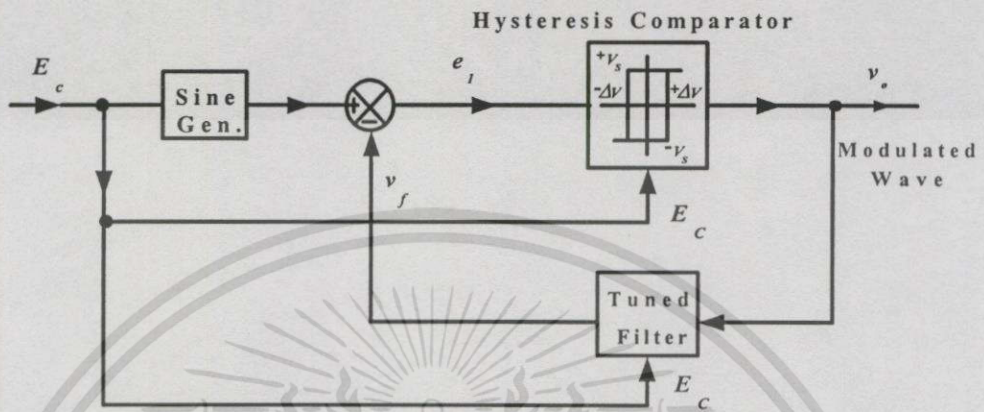


รูปที่ 3.12 บล็อกไดอะแกรมของเทคนิค variable step delta modulation

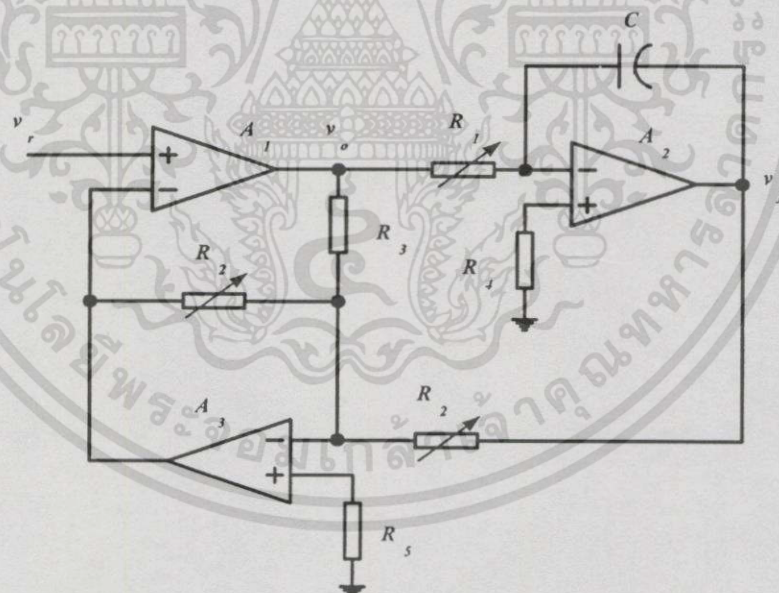
บล็อกไดอะแกรมของรูปแบบใหม่นี้แสดงในรูปที่ 3.12 ซึ่งรู้จักกันในนามของเทคนิค variable step delta modulation เพราะว่าขนาดความกว้างของขอบเขตฮิสเตอร์รีซิสของวงจรเคลด้ามีอคดูเลเตอร์ถูกทำให้เปลี่ยนด้วยการเปลี่ยนความถี่การทำงานของอินเวอร์เตอร์ วงจรเคลด้ามีอคดูเลเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ประเภทนี้ความกว้างของขอบเขตฮิสเตอร์รีซิสสามารถเปลี่ยนตามสัญญาณคอมมานด์ซึ่งควบคุมจากความถี่ของสัญญาณอินพุต เมื่อความถี่ของคลื่นไซน์อ้างอิงมีการเปลี่ยนแปลงสัญญาณคอมมานด์จะถูกกำหนดให้เกิดขึ้นเพื่อเปลี่ยนความกว้างของขอบเขตฮิสเตอร์รีซิส



รูปที่ 3.13 บล็อกไดอะแกรมเทคนิคเคลด้ามีอดคูเลชั่นที่มีการรวมกันของจูนตัวอินทิเกรตกับ variable step



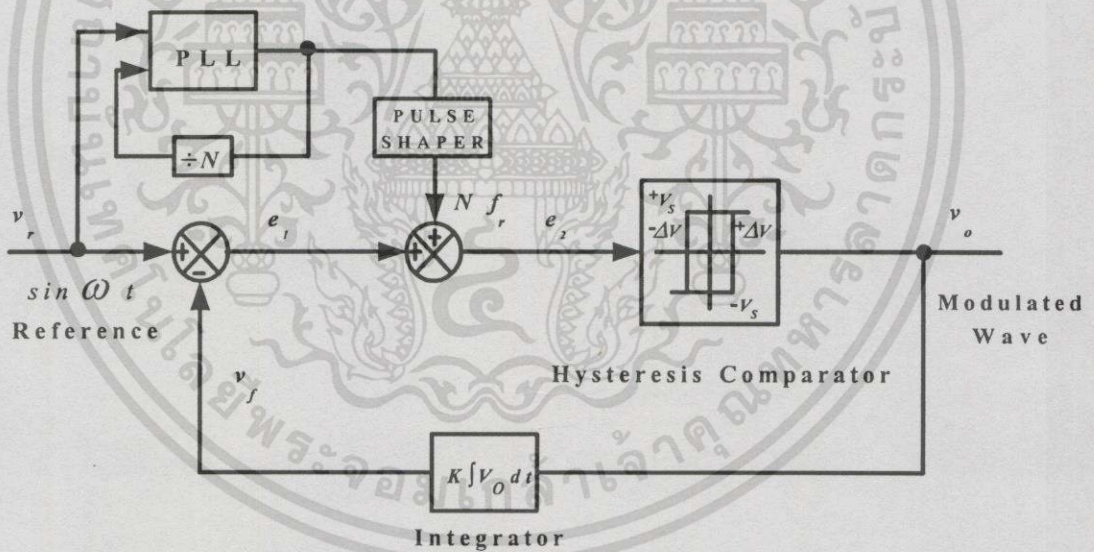
รูปที่ 3.14 วงจรการทดลองเทคนิคเคลด้ามีอดคูเลชั่นที่มีการรวมกันของจูนตัวอินทิเกรตกับ variable step

ต่อมาได้มีผู้วิจัยได้นำเสนอเทคนิคแบบใหม่โดยรวมทั้งการจูนฟิลเตอร์กับ variable step ของเทคนิคเคลด้ามีอดคูเลชั่นเข้าด้วยกัน ซึ่งเป็นการรวมข้อดีของทั้งสองเทคนิคในการลดทอนฮาร์โมนิกส์อันดับต่ำในแบบออนไลน์ ด้วยการปรับความต้านทาน R_2/R_3 ของตัวคอนไดซ์ซึ่งก็คือ การเอกลำนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปรับความกว้างของขอบเขตฮิสเตอร์รีซิส และ R , ของตัวอินทิเกรตคือ การปรับความถี่คัตออฟของตัวอินทิเกรต การปรับความต้านทาน R_2 และ R , สามารถปรับด้วยสัญญาณคอมมานด์ โดยสามารถออกแบบคั้งบล็อกไดอะแกรมที่ 3.13 และสามารถออกแบบเป็นวงจรทางอนาล็อกที่ใช้สำหรับการทดลองได้ดังรูปที่ 3.14

3.3.3 เทคนิคเดลต้ามีอดดูเลชั่นชนิดซิงโครไนส์

จากคุณสมบัติของเทคนิคเดลต้ามีอดดูเลชั่นแบบพื้นฐาน นอกจากจะเกิดการมีอดดูเลตทางความกว้างของพัลส์แล้วยังเกิดการมีอดดูเลตทางความถี่อีกด้วยทำให้รูปคลื่นพีคดับลิแวมมีคาบเวลาของพัลส์ไม่เท่ากันตลอดคาบเวลาของคลื่นมูลฐาน ดังนั้นได้มีงานวิจัยเพื่อแก้ปัญหาดังกล่าว โดยการสร้างระบบซิงโครไนส์ ซึ่งเทคนิคนี้ได้ใช้ระบบเฟสล็อกคูลูป (phase locked loop : PLL) ดังรูปบล็อกไดอะแกรมที่ 3.15 เพิ่มเข้ากับระบบเดลต้ามีอดดูเลเตอร์เพื่อสร้างระบบใหม่ซึ่งมีการมีอดดูเลตแบบซิงโครไนส์ โดยการเพิ่มสัญญาณเข้ากับสัญญาณ error เพื่อเป็นการบังคับให้คาบของพัลส์มีค่าเท่ากันทุกๆพัลส์ ซึ่งจะเป็นการกำจัดการมีอดดูเลตทางความถี่ที่เกิดขึ้น แต่อย่างไรก็ตามเทคนิคนี้ก็ไม่ได้นำไปประยุกต์ใช้งานอย่างกว้างขวางเนื่องจากวงจรมีความซับซ้อนและยุ่งยากมาก[25]



รูปที่ 3.15 บล็อกไดอะแกรมของเทคนิคเดลต้ามีอดดูเลชั่นชนิดซิงโครไนส์

นอกจากวิธีการที่กล่าวมาแล้วยังมีอีกเทคนิคหนึ่งในการทำให้ระบบเทคนิคเดลต้ามีอดดูเลชั่นมีการซิงโครไนส์กันได้ระหว่างสัญญาณไซน์อ้างอิงกับสัญญาณป้อนกลับ โดยการเพิ่มสวิตช์ที่เป็นอุปกรณ์เซมิคอนดักเตอร์คร่อมตัวคาปาซิเตอร์ในตัวอินทิเกรตของวงจรเดลต้ามีอดดูเลเตอร์ สวิตช์จะทำงานในแต่ละครึ่งไซเคิลของสัญญาณอ้างอิง โดยต้องเริ่มจากจุดเริ่มต้นของสัญญาณไซน์อ้างอิง สวิตช์จะทำงานในช่วงระยะเวลาอันสั้นที่จุดเริ่มต้นและที่จุดสิ้นสุดของแต่ละครึ่งไซเคิลของ

สัญญาณไซน์อ้างอิง เพื่อที่จะให้แรงดันคร่อมคาปาซิเตอร์มีค่าเป็นศูนย์ที่เวลานั้น ทำให้สัญญาณป้อนกลับได้เริ่มติดตามสัญญาณไซน์อ้างอิงที่จุดศูนย์ของสัญญาณไซน์อ้างอิงทุกครั้ง ทำให้ระบบมีการซิงโครไนส์กันอย่างต่อเนื่อง [22]

3.4 สรุป

ในการจำแนกประเภทของเทคนิคเคลด้ามีอดคูเลชั่นที่ได้มีการวิจัยและพัฒนาขึ้น สามารถแบ่งโดยพิจารณาตามพื้นฐานการวางตำแหน่งของตัวอินทิเกรต การควอนไทซ์ และการป้อนกลับ ซึ่งจะเห็นว่าเทคนิคเคลด้ามีอดคูเลชั่นมีหลากหลายรูปแบบเพื่อให้เหมาะสมสำหรับการนำไปประยุกต์ใช้งานต่างๆดังที่ได้กล่าวมาแล้ว โดยแต่ละวงจรจะมีข้อดีข้อเสียแตกต่างกัน และเมื่อนำไปใช้งานอื่นที่ไม่เหมาะสมอาจจะทำให้วงจรทำงานได้ไม่ดี และประสิทธิภาพในด้านต่างๆลดลงอีกด้วย ในส่วนของงานวิจัยนี้ได้เลือกวิธีการเปลี่ยนรูปร่างของขอบเขตฮิสเตอร์รีซิสด้วยสัญญาณฮิสเตอร์รีซิสที่เหมาะสม เนื่องจากการเปลี่ยนแปลงรูปร่างของขอบเขตฮิสเตอร์รีซิสจะมีผลต่อความถี่สวิตชิ่ง และลักษณะของสเปกตรัมฮาร์โมนิกส์เท่านั้น แต่ไม่มีผลกระทบต่อค่าแรงดันมูลฐานของวงจรเหมือนกับวิธีการปรับเปลี่ยนตัวอินทิเกรตแบบต่างๆ อาทิเช่น การจูนความถี่คัตออฟของตัวอินทิเกรตดังที่ได้กล่าวมาแล้ว ซึ่งจะได้ออกแบบวงจรเคลด้ามีอดคูเลชั่นดังกล่าวในบทต่อไป

การวิเคราะห์และออกแบบเทคนิคเคลดตำมือคดูละชันที่มีขอบเขต ฮีสเตอร์รีซิสแบบต่างๆ

4.1 บทนำ

วงจรเคลดตำมือคดูละชันที่มีการควบคุมขอบเขตฮีสเตอร์รีซิสที่ได้นำเสนอเป็นเทคนิคหนึ่งของเทคนิคเคลดตำมือคดูละชันที่มีข้อดีคือ สามารถควบคุมการเกิดการมีคดูละชันทางความถี่ของสเปคตรารวมโนติกส์ที่มีสาเหตุมาจากคุณลักษณะแพทเทอร์นพีคดับลิเวอ์เอ็มของฮีสเตอร์รีซิสแบบคงที่ได้โดยอาศัยสัญญาณฮีสเตอร์รีซิสที่เหมาะสม ทำให้คุณภาพของรูปคลื่นแรงดันพีคดับลิเวอ์เอ็มดีขึ้น ในบทนี้จะได้กล่าวถึงการวิเคราะห์และออกแบบพารามิเตอร์ต่างๆของเทคนิคเคลดตำมือคดูละชันที่มีขอบเขตฮีสเตอร์รีซิส 3 แบบได้แก่ แบบฮีสเตอร์รีซิสคงที่ แบบฮีสเตอร์รีซิสเป็นไขนุชอยดัล และแบบปรับขอบเขตฮีสเตอร์รีซิส ซึ่งการออกแบบสัญญาณขอบเขตฮีสเตอร์รีซิสที่ได้นำเสนอจะพิจารณาจากช่วงที่สัญญาณไขนุชอ์อิงมีความชันมากที่สุดรวมถึงความเหมาะสมในการออกแบบและสร้างเป็นวงจรจริงในทางปฏิบัติได้ ในการออกแบบได้มีการจำลองการทำงานด้วยโปรแกรม PSpice เพื่อตรวจสอบการทำงานที่ถูกต้องของวงจร เพื่อให้มั่นใจว่าวงจรที่ออกแบบมีความถูกต้อง และสอดคล้องกับทฤษฎีที่มีการวิเคราะห์ไว้

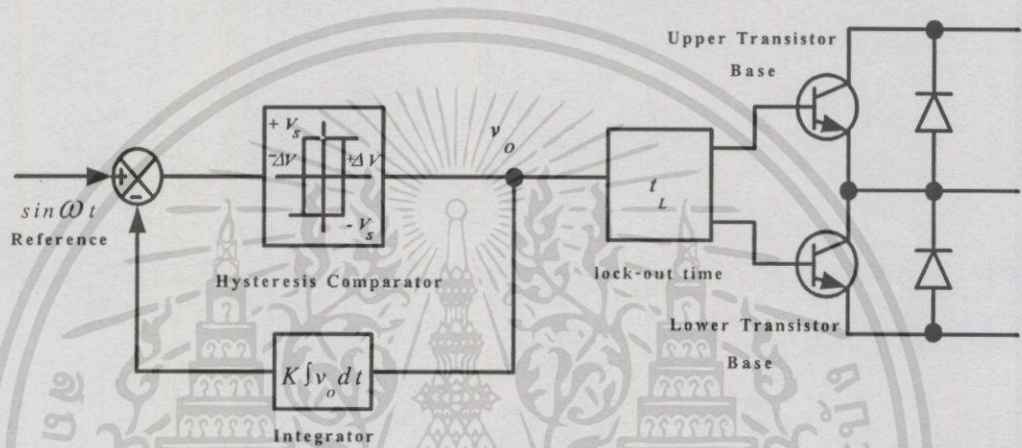
4.2 หลักการพื้นฐานของเทคนิคเคลดตำมือคดูละชัน

จากที่กล่าวมาแล้วในหัวข้อ 3.1 เป็นชนิดของเทคนิคเคลดตำมือคดูละชันแบบต่างๆที่ใช้กับอินเวอร์เตอร์ชนิดจ่ายแรงดันที่มีการนำไปประยุกต์ใช้งานแตกต่างกันไปตามคุณสมบัติและความเหมาะสมของแต่ละแบบ แต่จะสังเกตเห็นได้ว่าเทคนิคเคลดตำมือคดูละชันที่จริงแล้วก็ประกอบไปด้วยส่วนต่างๆเป็นพื้นฐานเดียวกันขึ้นอยู่กับตำแหน่งการวางของอุปกรณ์ ซึ่งประกอบด้วยส่วนที่สำคัญ 3 ส่วนคือ ตัวอินทิเกรต ตัวคอมพาราเตอร์แบบฮีสเตอร์รีซิสหรือตัวควอนไทซ์ และส่วนการป้อนกลับ กล่าวคือ ตัวอินทิเกรตซึ่งอาจจะอยู่ในตำแหน่งวงรอบป้อนกลับหรือส่วนพีคฟอร์เวิร์คก็ได้ และส่วนคอมพาราเตอร์แบบฮีสเตอร์รีซิสหรือตัวควอนไทซ์ซึ่งจะอยู่ในส่วนพีคฟอร์เวิร์ค แต่อย่างไรก็ตามเทคนิคเคลดตำมือคดูละชันที่มีขอบเขตฮีสเตอร์รีซิสคงที่จะมีความถี่สวิดชิงไม่คงที่เนื่องจากเกิดการมีคดูละชันทางความถี่ ซึ่งทำให้คาบเวลาของพัลส์พีคดับลิเวอ์เอ็มไม่เท่ากันตลอดคาบเวลาของคลื่นมูลฐานเป็นผลให้เกิดริเปิลของกระแสเอาต์พุตมากขึ้น และค่า THD เพิ่มขึ้น ส่งผลให้ฟิลเตอร์มีขนาดใหญ่ และการสูญเสียที่เพิ่มจากการสูญเสียปกติมากขึ้น ถึงแม้ว่าเทคนิคเคลดตำมือคดูละชัน

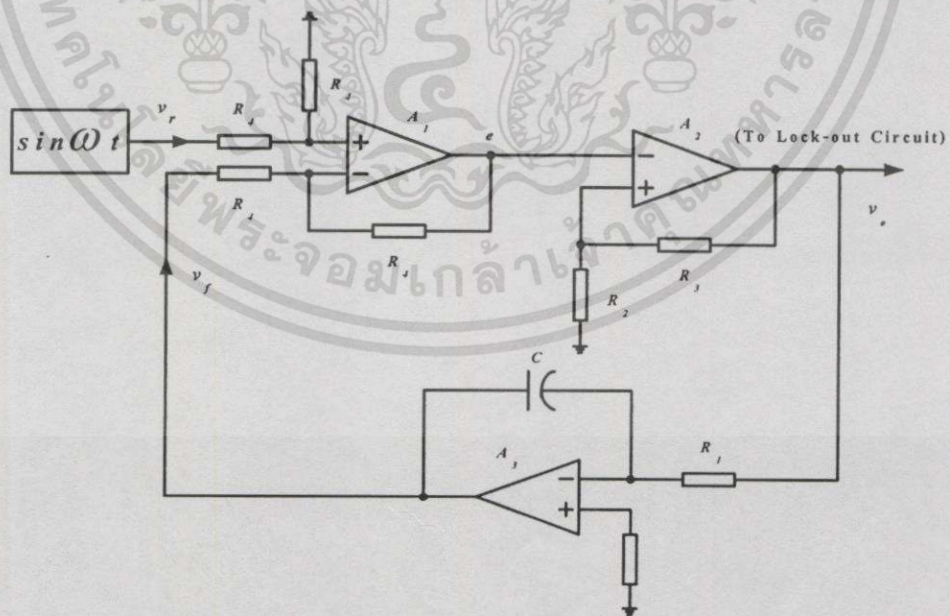
เลขชี้คณิตเชิง โครนัสจะแก้ปัญหาความถี่สวิตชิ่งไม่คงที่ และแรงดันไม่สมดุลระหว่างไลน์ของอินเวอร์เตอร์ 3 เฟสได้ แต่วงจรการส้างซับซ้อนและยุ่งยาก[26]

4.3 การวิเคราะห์เทคนิคเดลต้ามีอดดูเลชั่นที่นำเสนอ

4.3.1 เดลต้ามีอดดูเลชั่นที่มีขอบเขตฮิสเตอร์รีซิสกที่ (A Delta Modulation Technique with Fixed Hysteresis Band) [26-28]



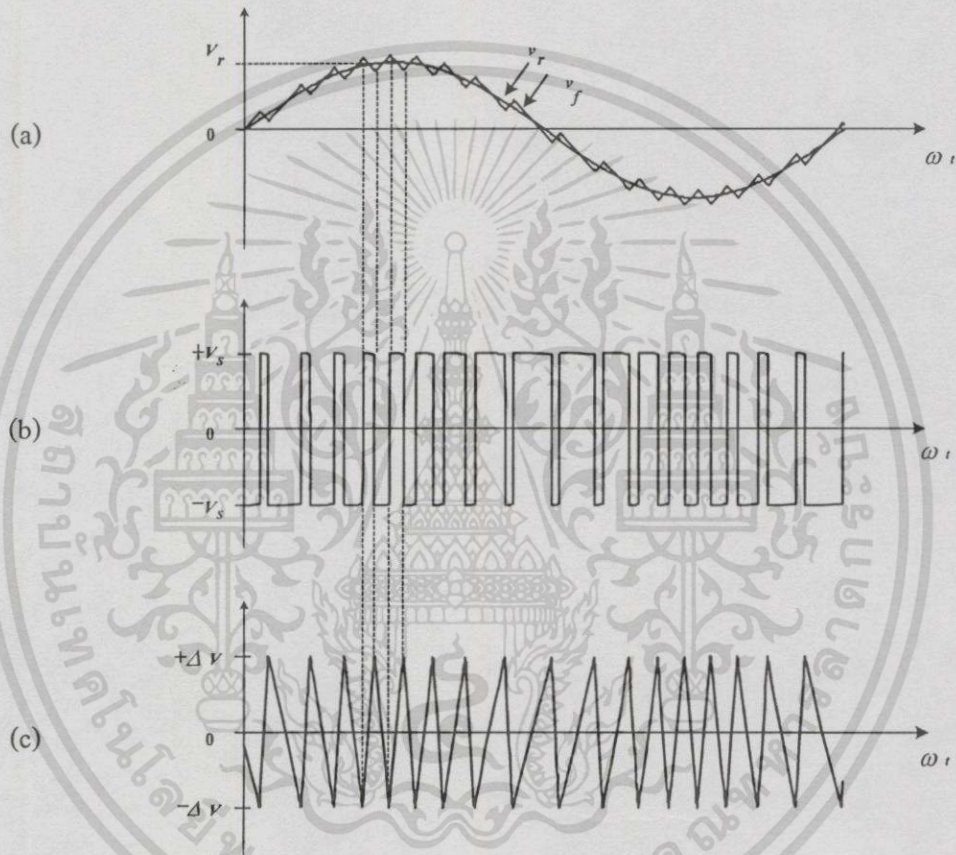
รูปที่ 4.1 บล็อกไดอะแกรมของเทคนิคเดลต้ามีอดดูเลชั่นที่มีขอบเขตฮิสเตอร์รีซิสกที่สำหรับ VSI



รูปที่ 4.2 วงจรเดลต้ามีอดดูเลเตอร์ที่มีขอบเขตฮิสเตอร์รีซิสกที่ที่ใช้ในการทดลอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไมอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หลักการทํางานของเทคนิคเคลด้ามีอคดูเลชั่นที่มีขอบเขตฮิสเตอร์รีซิสคงที่สามารถอธิบายด้วยบล็อกไดอะแกรมรูปที่ 4.1 โดยสัญญาณไซน์อ้างอิง (v_r) จะถูกเปรียบเทียบกับสัญญาณป้อนกลับ (v_f) ที่เกิดจากการอินทิเกรต (วงจรรองความถี่ต่ำ) สัญญาณเอาต์พุตพีดับบลิวเอ็มซึ่งผลต่างของ v_r และ v_f จะเกิดสัญญาณ error จากนั้นสัญญาณ error จะผ่านวงจรรวมพาราเตอร์แบบฮิสเตอร์รีซิส (hysteresis comparator) ทำให้เกิดพัลส์พีดับบลิวเอ็ม จากบล็อกไดอะแกรมดังรูปที่ 4.1 สามารถออกแบบเป็นวงจรทางอนาล็อกที่ใช้ในการทดลองดังรูปที่ 4.2



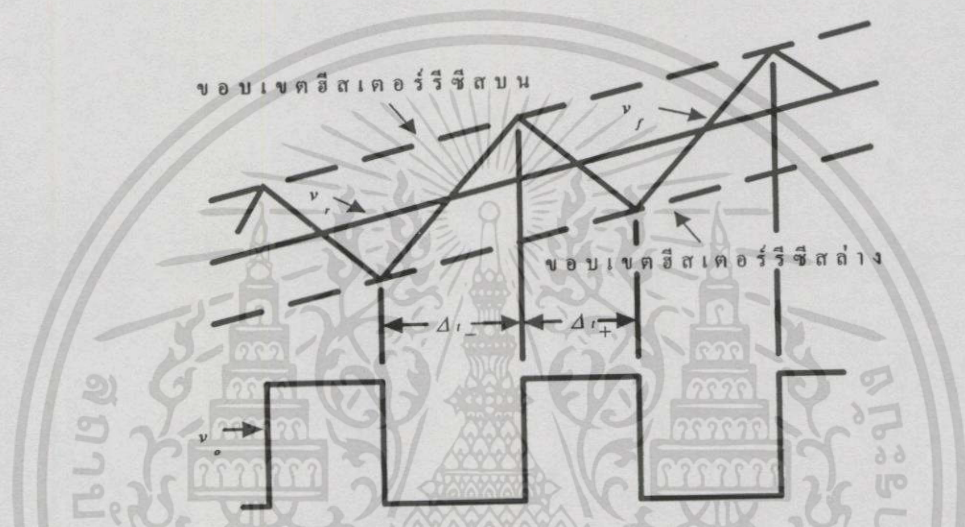
รูปที่ 4.3 รูปคลื่นเคลด้ามีอคดูเลชั่นที่มีขอบเขตฮิสเตอร์รีซิสคงที่

- แรงดันไซน์อ้างอิงและแรงดันป้อนกลับ
- แพทเทิร์นพีดับบลิวเอ็ม
- สัญญาณ error ของ v_r และ v_f

จากรูปที่ 4.3(a) แสดงแรงดันป้อนกลับที่ได้จากการอินทิเกรตสัญญาณเอาต์พุตพีดับบลิวเอ็ม ซึ่งจะเคลื่อนที่ติดตามสัญญาณไซน์อ้างอิงอยู่ระหว่างขอบเขตบนและล่าง (ขอบเขตฮิสเตอร์รีซิส) ด้วยขนาดขอบเขตฮิสเตอร์รีซิส $\pm \Delta v$ สัญญาณ v_r จะเปรียบเทียบกับ v_f ทำให้เกิดสัญญาณ error

ผังรูปที่ 4.3(c) และรูปที่ 4.3(b) เป็นรูปสัญญาณพีดับบลิวเอ็มที่ใช้ในการขับเกตของอุปกรณ์สวิตซ์ซึ่งจะสังเกตได้ว่าคาบเวลาของพัลส์พีดับบลิวเอ็มมีขนาดไม่เท่ากันตลอดคาบของคลื่นมูลฐานเนื่องจากเกิดการมีอคตุเลตทางความถี่ซึ่งเป็นข้อเสียของเทคนิคเคลด้ามีอคตุเลชั่นแบบนี้เมื่อนำไปประยุกต์ใช้งานที่ต้องการสเปคตราฮาร์โมนิกส์ที่เป็นกลุ่มตามความถี่สวิตซ์และจำนวนเท่าของความถี่สวิตซ์ซึ่ง เช่น แหล่งจ่ายไฟต่อเนื่อง เป็นต้น

รูปคลื่นพีดับบลิวเอ็มของเทคนิคเคลด้ามีอคตุเลชั่นที่มีขอบเขตฮิสเตอร์รีซีตลงที่จะมีคาบของพัลส์ไม่คงที่ ดังรูปที่ 4.4



รูปที่ 4.4 ค่าเวลาการเกิดพัลส์พีดับบลิวเอ็มของเทคนิคเคลด้ามีอคตุเลชั่น

จากรูปที่ 4.4 การออกแบบพารามิเตอร์ของวงจรจำเป็นต้องทราบสมการทางคณิตศาสตร์โดยค่าของพัลส์บวกแสดงดังสมการที่ 4.1

$$\Delta t_+ = \frac{2\Delta V}{S_C [1 - \frac{V_r \omega_r \cos(\omega_r t)}{S_C}]} \tag{4.1}$$

- โดยที่ Δt_+ คือค่าเวลาของพัลส์บวก
- ΔV คือค่าขอบเขตบนหรือล่างของฮิสเตอร์รีซีต
- S_C คือค่าความชันของสัญญาณป้อนกลับหรือสัญญาณพาหะ
- V_s คือค่าแรงดันสวิตซ์
- V_r คือค่าแอมพลิจูดของสัญญาณไซน์อ้างอิง
- ω_r คือความเร็วเชิงมุมของสัญญาณไซน์อ้างอิงเท่ากับ $2\pi f$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และค่าเวลาของพัลส์ลบ

$$\Delta t_- = \frac{2\Delta V}{S_C \left[1 + \frac{V_r \omega_r \cos(\omega_r t)}{S_C} \right]} \quad (4.2)$$

โดยที่ Δt_- คือค่าเวลาของพัลส์ลบ

ดังนั้น ค่าคาบของพัลส์หาได้จาก

$$\Delta t_+ + \Delta t_- = \frac{4\Delta V}{S_C \left[1 - \frac{(V_r \omega_r \cos(\omega_r t))^2}{S_C^2} \right]} \quad (4.3)$$

และความถี่สวิตชิง (f_c) คือ

$$f_c = \frac{S_C}{4\Delta V} \left[1 - \frac{0.5V_r^2 \omega_r^2 (1 + \cos 2\omega_r t)}{S_C^2} \right] \quad (4.4)$$

จากสมการที่ 4.4 ค่าความถี่สวิตชิงสูงสุด คือ

$$f_{cmax} = \frac{S_C}{4\Delta V} \quad \text{at} \quad \omega_r t = \frac{\pi}{2}, \frac{3\pi}{2}, \text{etc.} \quad (4.5)$$

และค่าความถี่สวิตชิงต่ำสุด คือ

$$f_{cmin} = \frac{S_C}{4\Delta V} \left[1 - \frac{V_r^2 \omega_r^2}{S_C^2} \right] \quad \text{at} \quad \omega_r t = 0, \pi, \text{etc.} \quad (4.6)$$

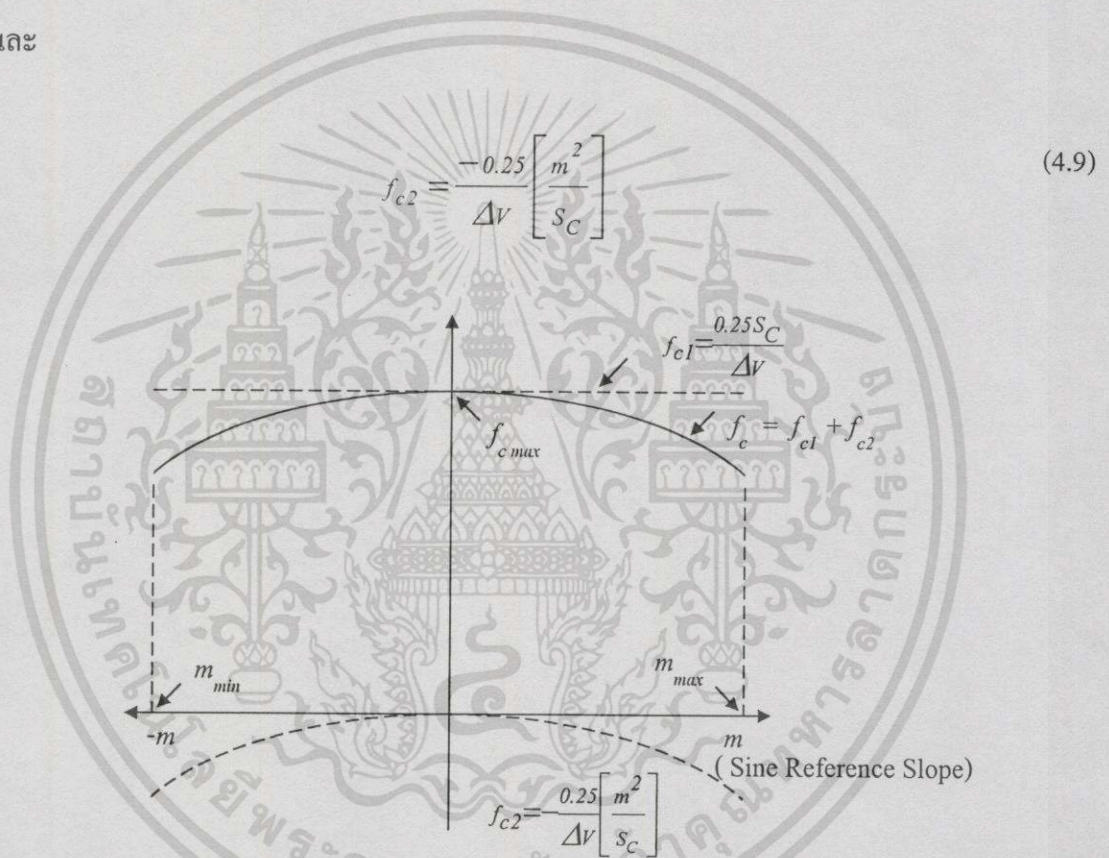
จากสมการที่ 4.4 สามารถวิเคราะห์ได้ว่าความถี่สวิตชิงจะเปลี่ยนค่าตามความชันของสัญญาณไซน์อ้างอิง โดยให้ $m =$ ความชันของสัญญาณไซน์อ้างอิง $= V_r \omega_r \cos \omega_r t$ ดังนั้นจัดรูปสมการใหม่ได้ดังสมการที่ 4.7

$$f_c = \frac{S_C}{4\Delta V} \left[1 - \frac{m^2}{S_C^2} \right] = f_{c1} + f_{c2} \quad (4.7)$$

เมื่อ

$$f_{c1} = \frac{0.25S_C}{\Delta V} \quad (4.8)$$

และ



รูปที่ 4.5 ความถี่ของพัลส์ที่ดับบลิวเอ็มเปลี่ยนแปลงตามค่าความชันของสัญญาณไซน์อ้างอิง

จากสมการที่ 4.7 ความถี่สวิตช์จะเปลี่ยนแปลงตามค่าความชันของสัญญาณไซน์อ้างอิงแสดงดังรูปที่ 4.5 โดยที่ค่าความชันจะแปรผกผันกับความถี่สวิตช์ซึ่งส่งผลให้ความถี่สวิตช์ไม่คงที่และรีปเปิลของกระแสโหลดจะมีค่ามากบริเวณพัลส์ที่มีความถี่สวิตช์ต่ำส่งผลให้ THD มีค่าเพิ่มขึ้น

4.3.2 เทคนิคการมอดูเลชันที่มีขอบเขตฮิสเตอร์รีซิสเป็นไซน์ซอชอยดัล (A Delta Modulation Technique with Sinusoidal Band) [26-28]

จากสมการที่ 4.4 เป็นสมการความถี่สวิดซิงของเทคนิคเดลต้ามอดูเลชันที่มีขอบเขตฮิสเตอร์รีซิสคองที่ซึ่งขอบเขตบนหรือล่างของฮิสเตอร์รีซิสคองที่สามารถกำหนดได้จากสมการที่ 4.10 กำหนดโดย

$$\Delta V = \frac{R_2 V_S}{R_2 + R_3} \tag{4.10}$$

ดังนั้น เพื่อต้องการมอดูเลตทางความถี่ของเทคนิคเดลต้ามอดูเลชันที่มีขอบเขตฮิสเตอร์รีซิสคองที่จึงได้มีการควบคุมขอบเขตฮิสเตอร์รีซิสเป็นไซน์ซอชอยดัล โดยกำหนดได้จากสมการที่ 4.11

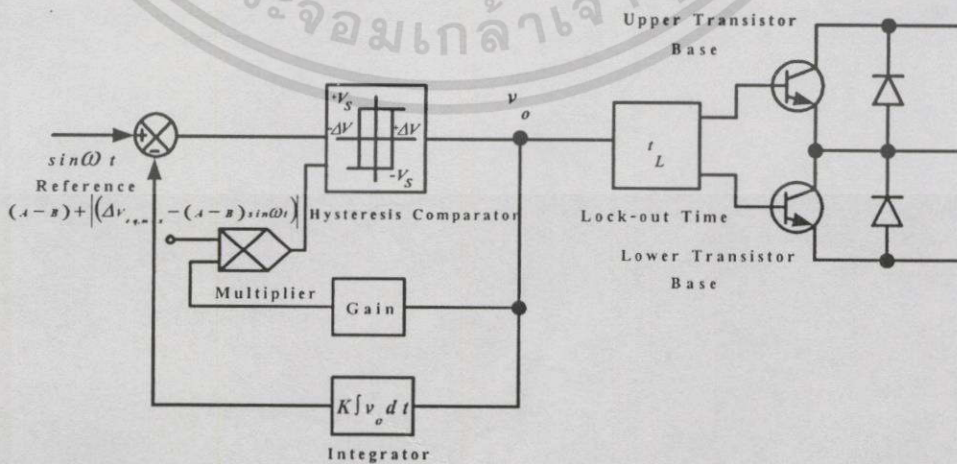
$$\Delta V_{eq} = (A - B) - \left[(\Delta V_{eq,max} - (A - B)) \sin \omega t \right] \tag{4.11}$$

เมื่อ

$$A = \frac{S_C}{4f_c} - \frac{0.5V_r^2 \omega_r^2}{4f_c S_C} \tag{4.12}$$

และ

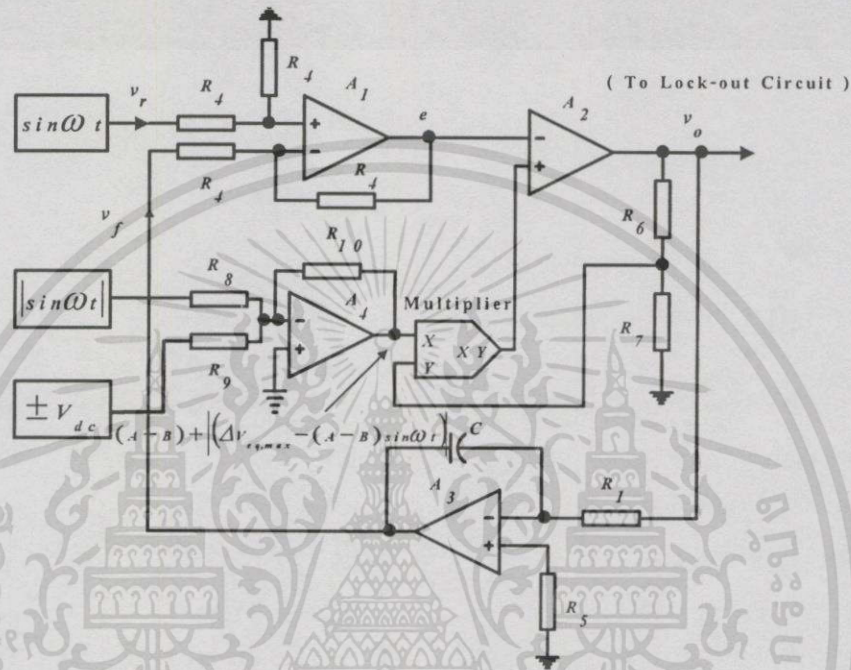
$$B = \frac{0.5V_r^2 \omega_r^2}{4f_c S_C} \tag{4.13}$$



รูปที่ 4.6 บล็อกไดอะแกรมของเทคนิคเดลต้ามอดูเลชันที่มีขอบเขตฮิสเตอร์รีซิสเป็นไซน์ซอชอยดัล

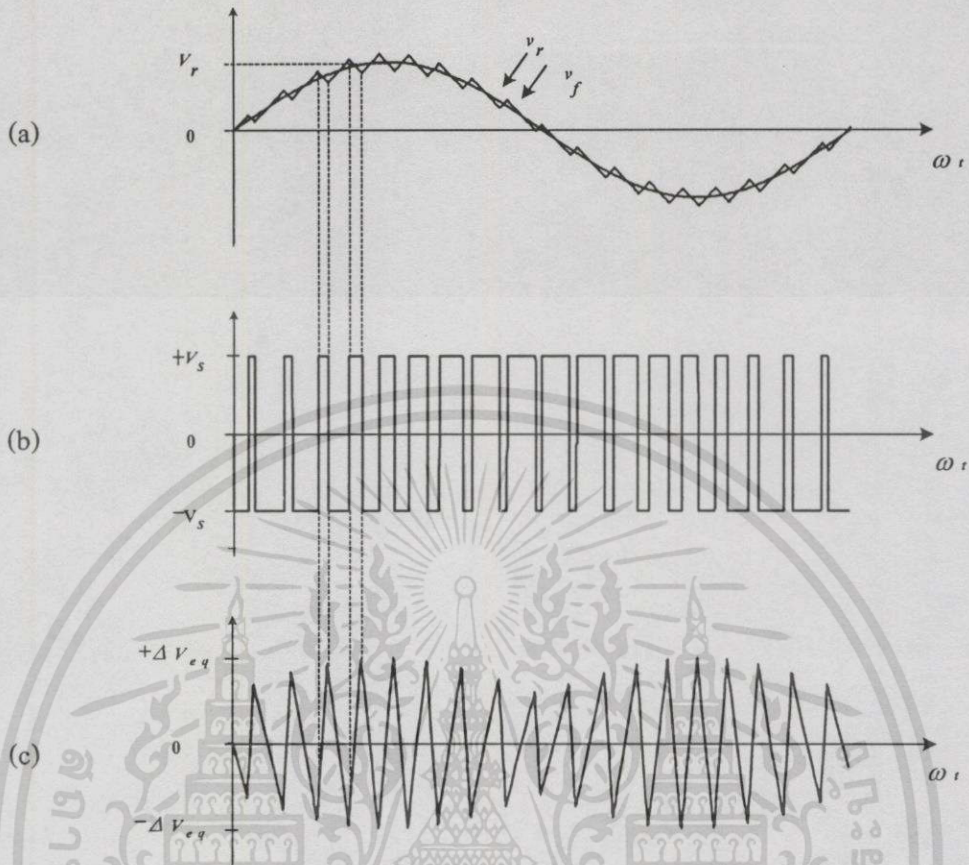
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หลักการทํางานของเทคนิคเคลด้ามีอคดูเลชั่นที่มีขอบเขตฮิสเตอร์รีซิสเป็นไขนุชอยคัลสามารถอธิบายด้วยบล็อกไดอะแกรมรูปที่ 4.6 การทํางานคล้ายกับรูปที่ 4.1 แต่จะเพิ่มส่วนของอัตราขยาย (Gain) และวงจรถคูณ (Multiplier) แบบ 4 ควอดแดนท์ เพื่อควบคุมให้ฮิสเตอร์รีซิสเปลี่ยนค่าตามสัญญาณ $|\sin \omega t|$ ในสมการที่ 4.11 จากรูปที่ 4.6 สามารถออกแบบเป็นวงจรรอนาล็อกคังรูปที่ 4.7



รูปที่ 4.7 วงจรถคูณด้วยเคลด้ามีอคดูเลชั่นที่มีขอบเขตฮิสเตอร์รีซิสเป็นไขนุชอยคัลที่ใช้ในการทดลอง

จากรูปที่ 4.8(b) จะสังเกตว่าคาบเวลาของพัลส์ที่มีค่ามากที่สุดเมื่อเทียบกับรูปที่ 4.3(b) จะมีค่าลดลงด้วยค่าฮิสเตอร์รีซิสน้อยที่สุด ซึ่งขอบเขตฮิสเตอร์รีซิสจะมีค่าสูงสุด ($\Delta v_{eq,max}$) จะเกิดที่ $\omega_r t = \frac{\pi}{2}, \frac{3\pi}{2}$ เมื่อ $m=0$ และค่าฮิสเตอร์รีซิสน้อยที่สุด ($\Delta v_{eq,min}$) จะเกิดขึ้นที่ $\omega_r t = 0, \pi$ เมื่อ m เป็นบวกและลบตามลำดับ



รูปที่ 4.8 รูปคลื่นเดลต้ามีอดคูลชันที่มีขอบเขตฮิสเตอร์รีซิสเป็นรูปไซน์ซอซคัล

- (a) แรงดันไซน์อ้างอิงและแรงดันป้อนกลับ
- (b) แพทเทิร์นพีคดับลิวเอ็ม
- (c) สัญญาณ error ของ v_r และ v_f

4.3.3 เดลต้ามีอดคูลชันที่มีการปรับขอบเขตฮิสเตอร์รีซิส (A Delta Modulation Technique with Adaptive Hysteresis Band) [13, 26-28]

จากสมการที่ 4.2 สามารถควบคุมค่าความถี่สวิดซึ่งให้คงที่ด้วยการปรับขอบเขตฮิสเตอร์รีซิสตามสมการ

$$\Delta v_{eq} = \frac{S_C}{4f_c} \left[1 - \frac{0.5V_r^2 \omega_r^2 (1 + \cos 2\omega_r t)}{S_C^2} \right] \tag{4.14}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการที่ 4.14 สามารถอธิบายหลักการทำงานของการปรับขอบเขตฮิสเตอร์รีซิส โดยขอบเขตฮิสเตอร์รีซิสสูงสุดพิจารณาได้จาก

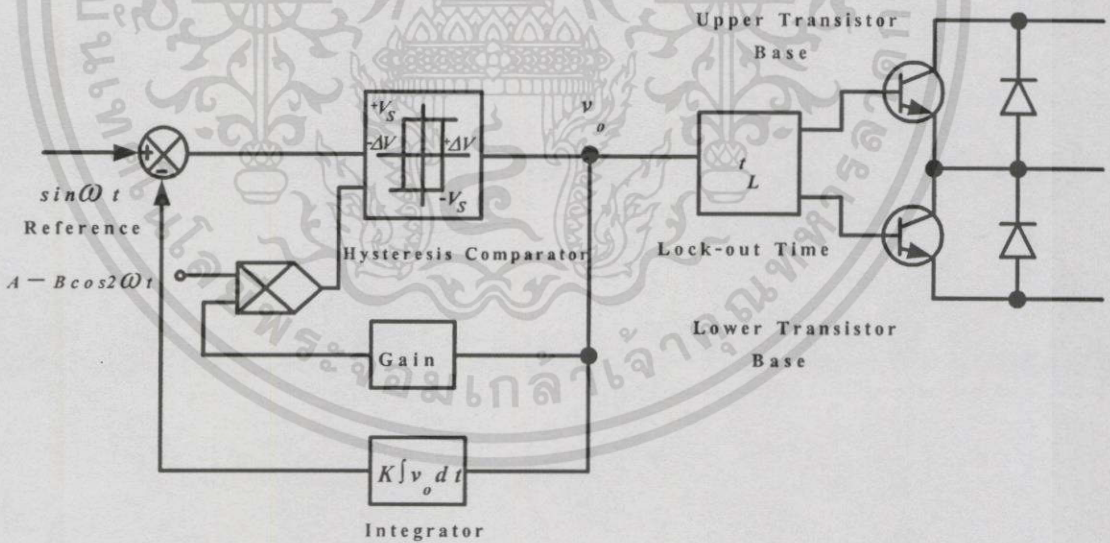
$$\Delta V_{eq,max} = \frac{S_C}{4f_c} \tag{4.15}$$

และขอบเขตฮิสเตอร์รีซิสต่ำสุดพิจารณาได้จาก

$$\Delta V_{eq,min} = \frac{S_C}{4f_c} \left[1 - \frac{V_r^2 \omega_r^2}{S_C^2} \right] \tag{4.16}$$

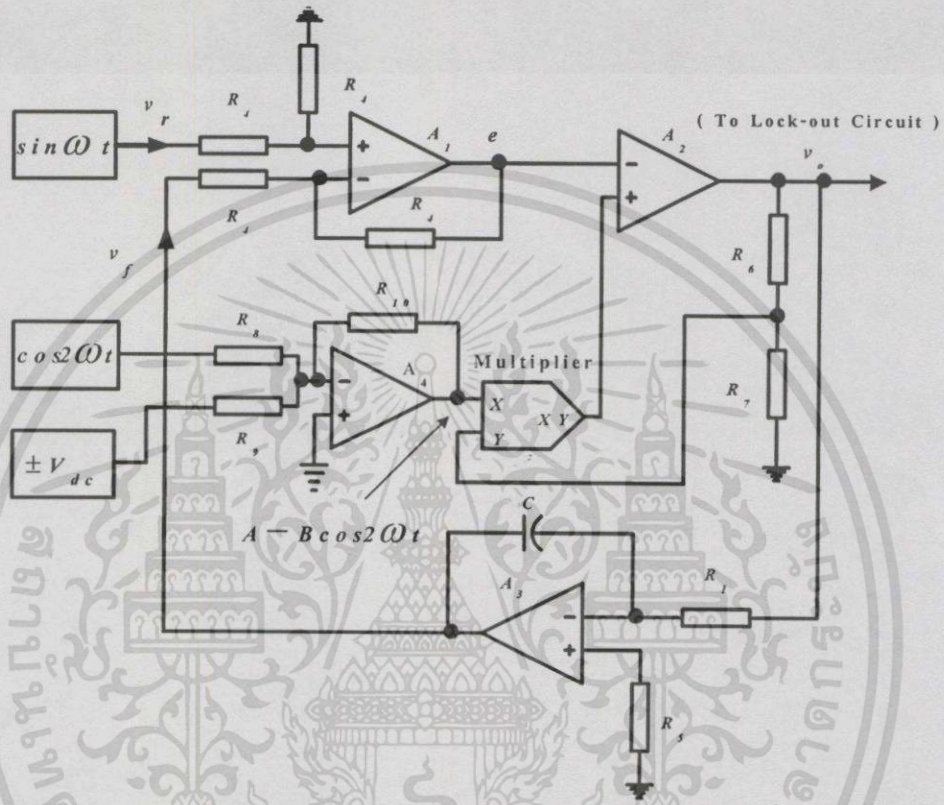
จากสมการที่ 4.14 จัดรูปสมการใหม่ดังสมการที่ 4.17

$$\Delta V_{eq} = A - B \cos 2\omega t \tag{4.17}$$



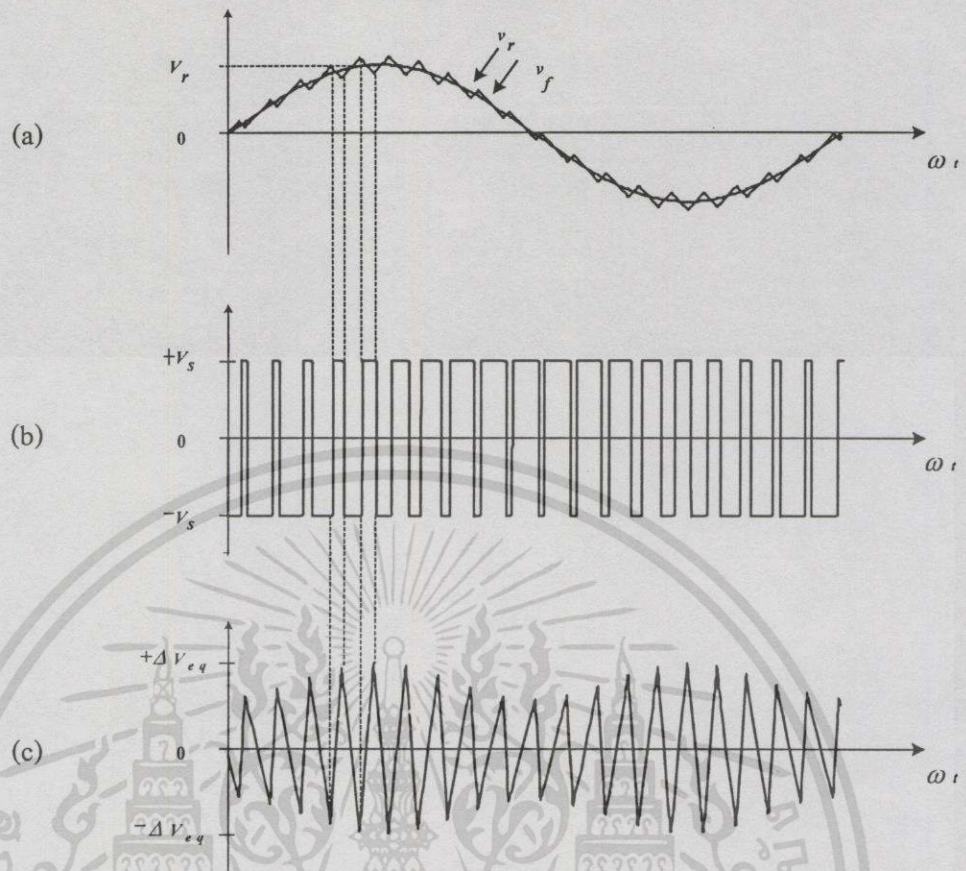
รูปที่ 4.9 บล็อกไดอะแกรมของเทคนิคเคลด้ามืออดเคลื่อนที่มีการปรับขอบเขตฮิสเตอร์รีซิส

หลักการทํางานของเทคนิคเคลด้ามีอคคูเลชั่นที่มีการปรับขอบเขตฮีสเตอร์รีซิสสามารถอธิบายด้วยบล็อกไดอะแกรมรูปที่ 4.9 การทํางานคล้ายกับรูปที่ 4.1 และ 4.6 แต่จะเพิ่มส่วนของอัตราขยายและวงจรคุมแบบ 4 ควอดแคนท์ เพื่อควบคุมให้ฮีสเตอร์รีซิสเปลี่ยนค่าตามสัญญาณ $\cos 2\omega t$ ในสมการที่ 4.14 จากรูปที่ 4.9 สามารถออกแบบเป็นวงจรรณาล็อคดังรูปที่ 4.10



รูปที่ 4.10 วงจรรณาล็อคที่มีอคคูเลชั่นที่มีการปรับขอบเขตฮีสเตอร์รีซิสที่ใช้ในการทดลอง

จากรูปที่ 4.11(b) จะสังเกตว่าคาบเวลาของพัลส์จะค่อนข้างคงที่ตลอดคาบของคลื่นมูลฐาน เมื่อเทียบกับรูปที่ 4.3(b) จะเห็นว่าคาบเวลาพัลส์ที่มีค่ามากที่สุดจะมีค่าลดลงด้วยค่าฮีสเตอร์รีซิสน้อยที่สุด ทำนองเดียวกันค่าคาบเวลาของพัลส์รูปที่ 4.11(b) จะมีค่าเท่ากับค่าคาบเวลาน้อยที่สุดของพัลส์ที่ได้จากรูปที่ 4.3(b) ซึ่งขอบเขตฮีสเตอร์รีซิสจะมีค่าสูงสุด ค่าฮีสเตอร์รีซิสสูงสุดจะเกิดที่ $\omega, t = \frac{\pi}{2}, \frac{3\pi}{2}$ เมื่อ $m=0$ และค่าฮีสเตอร์รีซิสน้อยที่สุดจะเกิดขึ้นที่ $\omega, t = 0, \pi$ เมื่อ m เป็นบวกและลบตามลำดับ



รูปที่ 4.11 รูปคลื่นเคลดำมีอดดูเลชันที่มีการปรับขอบเขตฮิสเตอร์รีซิส

- (a) แรงดันไซน์อ้างอิงและแรงดันป้อนกลับ
- (b) แพทเทอร์นพีคดับลิแอม
- (c) สัญญาณ error ของ v_r และ v_f

4.4 การออกแบบวงจรเคลดำมีอดดูเลเตอร์

จากบล็อกไดอะแกรมและวงจรที่ได้ออกแบบของเทคนิคเคลดำมีอดดูเลชันที่มีขอบเขตฮิสเตอร์รีซิสทั้ง 3 แบบที่ได้กล่าวมาแล้ว นำไปใช้ในการคำนวณหาพารามิเตอร์ของวงจรและการทดลอง ซึ่งในการออกแบบวงจรนี้ได้มีการจำลองการทำงานของวงจรควบคุมด้วยโปรแกรมสำเร็จรูป PSpice ควบคู่ไปกับการทดลองเพื่อให้มั่นใจได้ว่าวงจรเคลดำมีอดดูเลเตอร์ที่ออกแบบไว้มีความถูกต้อง ก่อนที่จะมีการต่อวงจรเพื่อทดลองจริง

สำหรับค่าพารามิเตอร์ของวงจรที่จะต้องออกแบบนี้ คือ ค่าคงที่ทางเวลาของตัวอินทิเกรต (R, C) ค่าขอบเขตฮิสเตอร์รีซิส ถ้าเป็นแบบขอบเขตฮิสเตอร์รีซิสคงที่สามารถกำหนดได้จากค่าความต้านทาน R_2 และ R_3 ดังนั้นในการทดลองจึงมีการปรับค่าเหล่านี้ด้วย จากรูปวงจรถอดลองที่ 4.2,

4.7 และ 4.10 สามารถวิเคราะห์เพื่อออกแบบค่าพารามิเตอร์ต่างๆของวงจรเซลล์มีอคตุเลเตอร์เพื่อ ยืนยันคุณสมบัติทางทฤษฎีได้ดังนี้

เนื่องจากออปแอมป์ A_3 เป็นตัวอินทิเกรตสำหรับทำหน้าที่เป็นวงจรกรองความถี่ต่ำผ่านอันดับ หนึ่ง ดังนั้น เอาต์พุตของการกรองที่อันดับ n ใดๆคือ

$$V_{fn} = \frac{V_{on}}{nR_f C \omega_r} \quad (4.18)$$

โดยที่ V_{fn} คือ ขนาดของฮาร์โมนิกอันดับที่ n ของสัญญาณป้อนกลับ

V_{on} คือ ขนาดของฮาร์โมนิกอันดับที่ n ของสัญญาณที่ดัดบลิวเอ็ม

จากสมการที่ 4.18 จะสังเกตได้ว่า ถ้าขนาดแรงดันมูลฐาน ($n=1$) จะมีขนาดเท่ากับสัญญาณ ไซน์อ้างอิง ดังนั้น

$$V_{f1} = V_r \quad (4.19)$$

และจากสมการที่ 4.18 และ 4.19 จะได้

$$V_{fn} = \frac{V_{on}}{R_f C \omega_r} \quad (4.20)$$

ดังนั้น

$$\frac{V_{on}}{\omega_r} = (R_f C) V_r \quad (4.21)$$

จากสมการที่ 4.21 จะสังเกตเห็นได้ว่า ถ้าให้ขนาดของสัญญาณไซน์อ้างอิงและค่าคงที่ทางเวลา ของตัวอินทิเกรตมีค่าคงที่ จะทำให้อัตราส่วนแรงดันมูลฐานต่อความถี่จะมีค่าคงที่ทุกๆความถี่ที่ ความถี่ต่ำกว่าความถี่ฐาน (base frequency) ซึ่งเป็นการทำงานในโหมดพีคดับลิวเอ็ม ทั้งนี้เพราะ $R_f C V_r$ เป็นค่าคงที่อัตราส่วนดังกล่าวจะคงที่จนกระทั่งความถี่สัญญาณไซน์อ้างอิงเท่ากับความถี่ ฐาน ($f_r = f_b$) แต่เมื่อความถี่สัญญาณไซน์อ้างอิงมีค่าสูงกว่าความถี่ฐานจะทำให้รูปคลื่นพีคดับลิวเอ็ม เกิดการ โอเวอร์มีอคตุเลชันหรือค่าค่านีการมีอคตุเลตมีค่ามากกว่าหนึ่งจนในที่สุดสัญญาณเอาต์ พูตจะเปลี่ยนจากคลื่นพีคดับลิวเอ็มเป็นคลื่นสี่เหลี่ยมซึ่งมีขนาดแรงดันมูลฐานตามสมการที่ 4.22

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$V_{ol} = \frac{4V_s}{\pi} \tag{4.22}$$

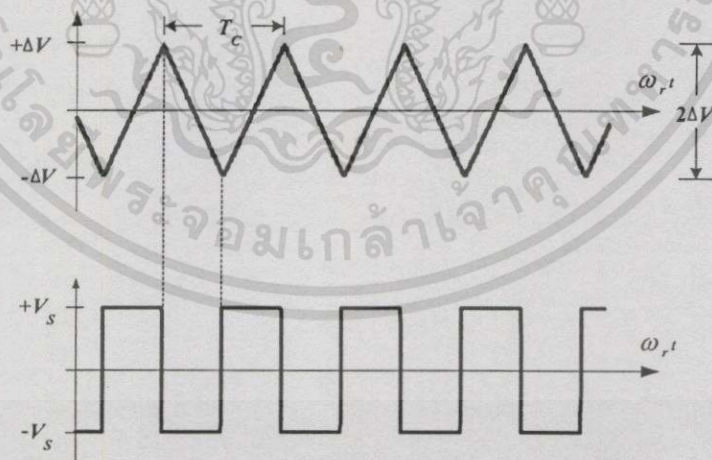
ในโหมดคลื่นสี่เหลี่ยมนี้แรงดันมูลฐานจะมีค่าคงที่และเป็นอิสระกับความถี่ โดยความถี่ที่กำหนดนี้สามารถพิจารณาค่าได้จากค่าคงที่ทางเวลา R_1C ของตัวอินทิเกรต A_3 ที่ $f_r=f_b$ เมื่อกำหนดให้ค่าดัชนีการมอดูเลตเท่ากับ 1 ทำให้ $V_{ol}=V_s$ ซึ่งกำหนดให้เป็นแรงดันที่กำหนด ดังนั้นจากสมการที่ 4.22 สามารถเขียนได้ใหม่เป็น

$$\frac{V_{ol}}{f_b} = \frac{V_s}{f_b} = 2\pi R_1 C V_r \tag{4.23}$$

ดังนั้น

$$R_1 C = \frac{V_s}{2\pi V_r f_b} \tag{4.24}$$

ออปแอมป์ A_3 จะทำหน้าที่เป็นตัวคอมพาราเตอร์แบบฮิสเตอร์รีซิส ซึ่งถ้าเป็นวงจรเคลด้ามีอคคูเลเตอร์ที่มีขอบเขตฮิสเตอร์รีซิสสองที่สามารถปรับค่าขอบเขตฮิสเตอร์รีซิสได้จากค่าความต้านทาน R_2 และ R_3 กำหนดโดยสมการที่ 4.10



รูปที่ 4.12 รูปคลื่นวงจรเคลด้ามีอคคูเลเตอร์เมื่อสัญญาณ ไซน์อ้างอิงเท่ากับศูนย์

ในขณะที่ความถี่หรือขนาดของสัญญาณ ไซน์อ้างอิงมีค่าเท่ากับศูนย์จะทำให้จำนวนครั้งของการสวิทช์ของรูปคลื่นพีดีบีบลิวเอ็มจะมีค่ามากที่สุดตามรูปที่ 4.12 ซึ่งสอดคล้องกับสมการที่ 4.25

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะวิธีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$f_C = \frac{I}{T_C} = \frac{N_{CM}}{2} \quad (4.25)$$

โดยที่ f_C คือความถี่สัญญาณป้อนกลับ

N_{CM} คือจำนวนครั้งของการสวิตช์มากที่สุดต่อคาบ

และจากสมการ

$$T_C = \frac{4\Delta V}{S_C} \quad (4.26)$$

ดังนั้นจะได้

$$T_C = \frac{4R_1CR_2}{R_2 + R_3} \quad (4.27)$$

จากสมการที่ 4.25 แทนลงในสมการ 4.27 จะได้

$$\frac{R_2}{R_2 + R_3} = \frac{I}{2R_1CN_{CM}} \quad (4.28)$$

ซึ่ง R_1C หาได้จากสมการที่ 4.27 และ N_{CM} กำหนดจำนวนครั้งของการสวิตช์ ค่าการสูญเสียของการสวิตช์ และประสิทธิภาพของระบบอินเวอร์เตอร์ จากสมการเหล่านี้สามารถกำหนดพารามิเตอร์ต่างๆในการออกแบบได้

4.5 ตัวอย่างการออกแบบ

เมื่อต้องการออกแบบเทคนิคเคลด้ามีอดคูลเลชันที่มีขอบเขตฮีสเตอร์รีซีตทั้ง 3 แบบที่มีความถี่สวิตช์เท่ากับ 1 kHz สามารถคำนวณและออกแบบพารามิเตอร์ได้ดังต่อไปนี้

4.5.1 เทคนิคเคลด้ามีอดคูลเลชันที่มีขอบเขตฮีสเตอร์รีซีตทั้ง 3

กำหนดให้ $f_{c,max}=1$ kHz, $V_r=6$ V, $S_C=2,893.67$ และ $V_S=13.6$ V

จากสมการที่ 4.10 และ 4.28 จะได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\frac{R_2}{R_2 + R_3} = \frac{K}{4f_{c,max}}$$

$$= \frac{212.77}{4 \times 1,000} = 0.053$$

กำหนดค่า $R_2 = 1 \text{ k}\Omega$ เมื่อ $R_3 = 20 \text{ k}\Omega$
จากสมการที่ 4.6 ความถี่สวิตช์ต่ำสุดเท่ากับ

$$f_{c,min} = 1,000 \times \left[1 - \frac{(6)^2 (2\pi \times 50)^2}{(212.77)^2 (13.6)^2} \right]$$

$$= 575.67 \text{ Hz}$$

ความถี่สวิตช์ซึ่งจะไม่คงที่และเปลี่ยนค่าอยู่ระหว่างความถี่ 575.67 Hz ถึง 1 kHz.

4.5.2 เทคนิคเคลดตำมีอดดูเลชั่นที่มีขอบเขตฮิสเตอร์รีซิสเป็นไขนุชอยคัล

ในการเปรียบเทียบสมรรถนะของเทคนิคเคลดตำมีอดดูเลชั่นชนิดนี้ได้กำหนดให้ขอบเขตฮิสเตอร์รีซิสบนมีค่าเท่ากับค่าสูงสุดของฮิสเตอร์รีซิสลงที่ ซึ่งสามารถกำหนดได้จากสมการที่ 4.11

$$A = \frac{2,893.67}{4 \times 1,000} - \frac{0.5 \times 6^2 \times (2 \times \pi \times 50)^2}{4 \times 1,000 \times 2,893.67}$$

$$= 0.7234 - 0.15348 = 0.5699 \text{ V}$$

$$B = \frac{0.5 \times 6^2 \times (2 \times \pi \times 50)^2}{4 \times 1,000 \times 2,893.67} = 0.15348 \text{ V}$$

$$\Delta V_{eq} = (0.4164) + |0.307 \times \sin \omega t| \text{ V}$$

นำค่าที่ได้เปรียบเทียบกับสมการที่ 4.11 จะได้ $A=0.5699$ และ $B=0.15348$ แล้วนำค่าที่ได้ไปปรับแต่งวงจรดังรูปที่ 4.7

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.5.3 เทคนิคเคลด้ามีอดคูเลชั่นที่มีการปรับขอบเขตฮิสเตอร์รีซิส

ในการเปรียบเทียบสมรรถนะของเทคนิคเคลด้ามีอดคูเลชั่นชนิดนี้ได้กำหนดให้ความถี่สวิตซ์ซึ่งมีค่าเท่ากับความถี่สวิตซ์สูงสุดของเทคนิคเคลด้ามีอดคูเลชั่นที่มีขอบเขตฮิสเตอร์รีซิสสองที่ซึ่งมีค่าเท่ากับ 1 kHz

$$\Delta V_{eq} = 0.5699 - 0.15348 \cos 2\omega_r t \text{ V}$$

นำค่าที่ได้เปรียบเทียบกับสมการที่ 4.17 จะได้ $A=0.5699$ และ $B=0.15348$ แล้วนำค่าที่ได้ไปปรับแต่งวงจรดังรูปที่ 4.10 เพื่อควบคุมให้ความถี่สวิตซ์คงที่เท่ากับ 1 kHz

4.6 เทคนิคในการเพิ่มแรงดันมูลฐาน (Boost fundamental voltage)

จากหัวข้อที่ 4.3 เป็นการอธิบายหลักการและการสร้างเทคนิคเคลด้ามีอดคูเลชั่นแบบต่างๆ ซึ่งสามารถอธิบายหลักการของเทคนิคนี้อีกแนวทางหนึ่งได้ โดยการพิจารณาจากเทคนิคการสร้างสัญญาณพีคดับลิแวมด้วยเทคนิคการปรับตัวของกระแส [29] กระแสที่ไหลผ่านโหลดของอินเวอร์เตอร์ซึ่งเป็นโหลดความต้านทานต่ออนุกรมกับตัวเหนี่ยวนำสามารถเขียนเป็นสมการได้ดังนี้

$$V_d(t) = Ri(t) + L \frac{di(t)}{dt} \quad (4.29)$$

จากสมการที่ 4.29 เปลี่ยนจากโดเมนเวลาเป็นโดเมน S ด้วยลาปลาซทรานส์ฟอร์ม จะได้

$$i(s) = \frac{V_d(s)}{RS} - \frac{V_d(s)}{R\left(s + \frac{R}{L}\right)} + \frac{i_L(0^-)}{s + \frac{R}{L}} \quad (4.30)$$

อินเวอร์สลาปลาซทรานส์ฟอร์มสมการที่ 4.30 จะได้

$$i(t) = i_L(0^-) e^{-Rt/L} + \frac{V_d}{R} \left(1 - e^{-Rt/L}\right) \quad (4.31)$$

เมื่อ $i_L(0^-)$ คือ ค่าเริ่มต้น (initial value) ของกระแส

V_d คือ ค่าแรงดันไฟฟ้ากระแสตรง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการที่ 4.31 เป็นสมการกระแสทางเวลาที่ไหลผ่านโหลด RL ต่ออนุกรมกันซึ่งเปรียบเสมือนแรงดันตกคร่อมคาปาซิเตอร์ของโหลด RC อนุกรม โดยมีความสัมพันธ์ดังนี้

$$V_d(t) = Ri(t) + V_C \quad ; \quad i = C \frac{dV_C}{dt} \quad (4.32)$$

จากสมการที่ 4.32 เปลี่ยนจากโดเมนเวลาเป็นโดเมน S ด้วยลาปลาซทรานส์ฟอร์ม จะได้

$$V_C(S) = \frac{V_d(S)/RC}{S\left(S + \frac{1}{RC}\right)} + \frac{RCV_C(0^-)}{S + \frac{1}{RC}} \quad (4.33)$$

อินเวอร์สลาปลาซทรานส์ฟอร์มสมการที่ 4.33 จะได้

$$V_C(t) = V_C(0^-)e^{-t/RC} + V_d\left(1 - e^{-t/RC}\right) \quad (4.34)$$

จากสมการที่ 4.31 เป็นสมการแรงดันตกคร่อมคาปาซิเตอร์ทางโดเมนเวลาที่มีความสอดคล้องกับสมการที่ 4.34 จะสังเกตเห็นได้ว่าสมการมีความสอดคล้องกัน โดยวิธีการสร้างวงจร RC อนุกรมกับออปแอมป์นี่จะเป็นวิธีที่ง่ายในการสร้างซึ่งใช้เป็นโหลดโมเดลแทนกระแสที่ไหลผ่านโหลด RL ของอินเวอร์เตอร์โดยเปรียบเทียบเทคนิคการควบคุมกระแสฮิสเตอร์รีซีสซึ่งสามารถอธิบายด้วยสมการทางคณิตศาสตร์โดยทำการดิฟเฟอเรนเชียลสมการที่ 4.34 จะได้

$$\frac{dV_C(t)}{dt} = m = V_d e^{-t/RC} \left(\frac{1}{RC}\right) + V_C(0^-) e^{-t/RC} \left(-\frac{1}{RC}\right) \quad (4.35)$$

จัดรูปสมการใหม่

$$m = \left(\frac{1}{RC}\right) \left(V_d(t) - V_C(0^-)\right) e^{-t/RC} \quad (4.36)$$

จากสมการที่ 4.36 แสดงให้เห็นว่าค่าความชันของแรงดันตกคร่อมคาปาซิเตอร์ คือ ฟังก์ชันการลดลงของเอ็กโพเนนเชียลสามารถพิจารณาได้เป็น 2 กรณี คือ

กรณีที่ 1 สำหรับ V_d เป็นบวก ความชัน (m_1) จะเป็นบวก และสามารถกำหนดขนาดได้ดังนี้

$$m_1 = \left(\frac{I}{RC} \right) (V_d(t) - V_C(0^-)) e^{-t/RC} \quad (4.37)$$

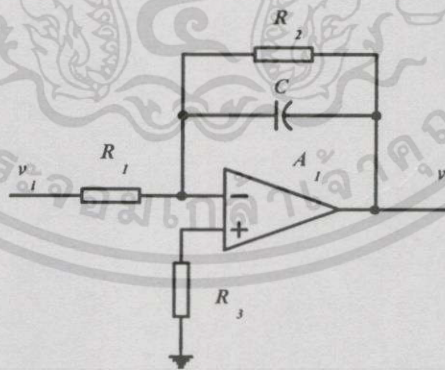
กรณีที่ 2 สำหรับ V_d เป็นลบ ความชัน (m_2) จะเป็นลบ และสามารถกำหนดขนาดได้ดังนี้

$$m_2 = \left(\frac{I}{RC} \right) (V_d(t) + V_C(0^-)) e^{-t/RC} \quad (4.38)$$

จากสมการที่ 4.37 และ 4.38 สามารถสร้างวงจร RC อนุกรมให้มีค่าความชันสูงขึ้นได้ด้วยวงจร dual slope integrator

จากที่กล่าวมาแล้วว่าตัวอินทิเกรตของวงจรเคลด้ามีอคตูลเลเตอร์ดังรูปที่ 3.9(a) จะมีผลกระทบอย่างมากต่อแพทเทอรันแรงดันทางด้านเอาต์พุต แรงดันมูลฐาน และองค์ประกอบสเปกตรฮาร์โมนิกส์ สมรรถนะของวงจรต่างๆที่เกี่ยวกับกระบวนการฟิลเตอร์ที่กล่าวมาแล้วนั้นจะได้รับประโยชน์จากแรงดันเชื่อมโยงกระแสตรงก่อนข้างต่ำ (ถ้าเลือกพารามิเตอร์เกินตัวอินทิเกรตไม่เหมาะสม) เพื่อที่จะแก้ปัญหาดังกล่าวจึงได้นำเสนอ Dual slope integrator โดยมีหลักการดังนี้

จากรูปที่ 3.9(a) เป็นวงจรอินทิเกรตทางอนาล็อกแบบทั่วไป ดังนั้น จึงได้ปรับปรุงวงจรอินทิเกรตขึ้นมาใหม่แสดงดังรูปที่ 4.13 และ 4.14



รูปที่ 4.13 วงจร Dual slope integrator

ตัวอินทิเกรตดังแสดงในรูปที่ 4.13 ใช้แทนในส่วนป้อนกลับของวงจรเคลด้ามีอคตูลเลเตอร์ดังรูปที่ 4.2 ซึ่งวงจรกรองความถี่ต่ำผ่านจะให้ความถี่คัตออฟคงที่ ซึ่งกำหนดโดยทรานส์เฟอร์ฟังก์ชันคือ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\frac{v_o(s)}{v_i(s)} = -\frac{k}{\tau s + 1} \quad (4.39)$$

เมื่อ k คือเกนของฟิลเตอร์เท่ากับ R_2/R_1 และ

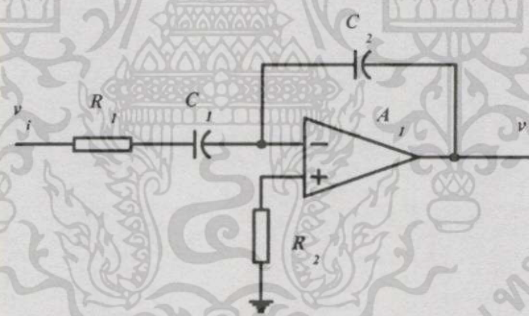
τ คือค่าคงที่ทางเวลาของฟิลเตอร์เท่ากับ $R_1 C$

จากวงจรรูปที่ 4.13 สามารถออกแบบวงจรได้อีกแบบหนึ่งได้ดังรูปที่ 4.14 ซึ่งวงจรมีคุณลักษณะเด่นในด้านการเพิ่มแรงดันมูลฐานได้เช่นกัน โดยมีทรานส์เฟอร์ฟังก์ชันดังนี้

$$\frac{v_o(s)}{v_i(s)} = \frac{k}{\tau s + 1} \quad (4.40)$$

เมื่อ k คือเกนของฟิลเตอร์เท่ากับ C_2/C_1 และ

τ คือค่าคงที่ทางเวลาของฟิลเตอร์เท่ากับ $R_1 C_1$



รูปที่ 4.14 วงจร Dual slope integrator

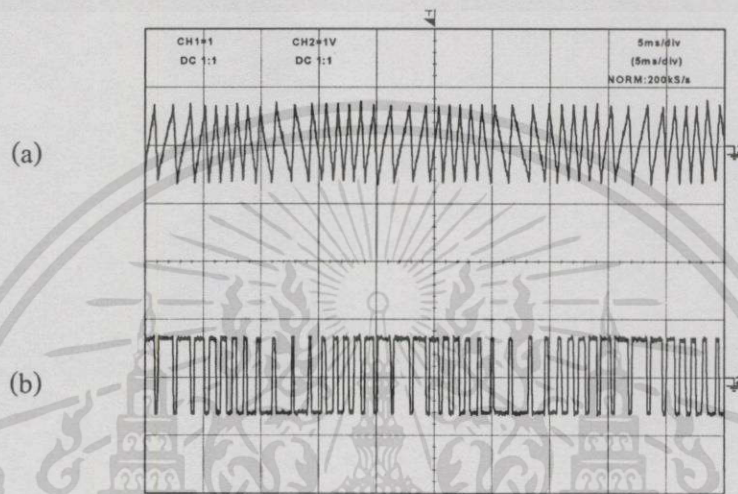
จากวงจรอินทิเกรตดังรูปที่ 4.13 และ 4.14 จะให้คุณสมบัติในการเพิ่มแรงดันมูลฐานที่ความถี่ต่ำได้ทั้งสองวงจร แต่ถ้าคำนึงถึงการปรับค่าพารามิเตอร์ของวงจรในการทดลองจะเห็นได้ว่าวงจรรูปที่ 4.13 มีความเหมาะสมมากกว่าด้วยการปรับค่าความต้านทาน ซึ่งจะสะดวกกว่าการปรับค่าของคาปาซิเตอร์ โดยสามารถอธิบายได้ดังนี้

จากสมการที่ 4.39 ตัวอินทิเกรตจะมีความถี่คัตออฟ และเกนขึ้นอยู่กับค่าความต้านทาน R_2 ซึ่งองค์ประกอบฮาร์โมนิกส์ของสัญญาณเอาต์พุตที่คัปปลิงเอมสามารถควบคุมด้วยค่าความต้านทาน R_2 นี้เช่นกัน ดังนั้น ในการนำไปประยุกต์ใช้งานต้องเลือกค่า R_2 ที่เหมาะสมซึ่งจะได้พิสัยในการทดลองบทที่ 6 ต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

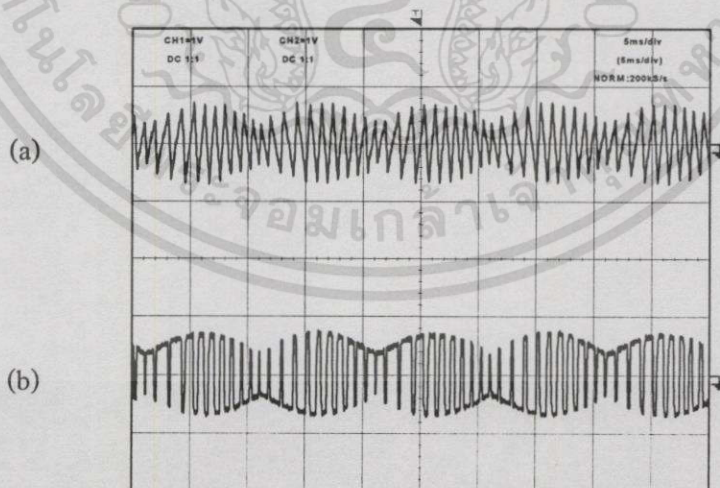
4.7 ผลการจำลองและทดลองของตัวอย่างการออกแบบ

เพื่อพิสูจน์ตัวอย่างการออกแบบของหัวข้อที่ 4.5 โดยได้ทดสอบด้วยอินเวอร์เตอร์แบบฟูลบริดจ์ (Full Bridge Inverter) แรงดันไฟฟ้าเชื่อมโยกระแสตรง $V_d=100V$ จ่ายโหลด RL ที่ประกอบด้วย $R=20\Omega$ และ $L=19mH$ สำหรับการจำลองได้ใช้โปรแกรมสำเร็จรูป Pspice เพื่อเปรียบเทียบวงจรเคลด้ามีอคคูลเตอร์ที่ได้ออกแบบขึ้น



รูปที่ 4.15 ผลการทดลองเคลด้ามีอคคูลชันที่มีขอบเขตฮิสเตอร์รีซีตลงที่

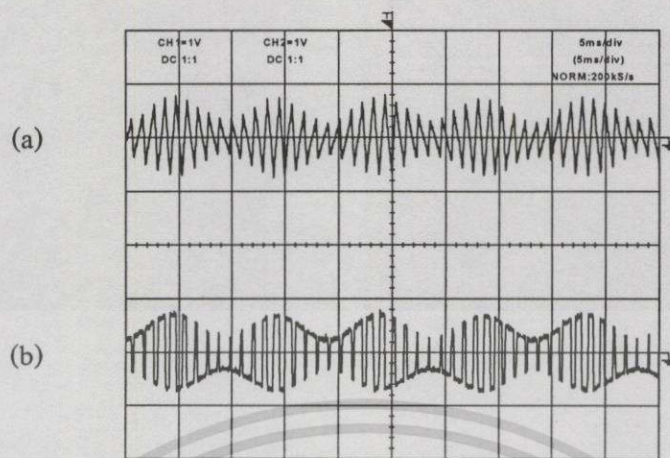
- (a) สัญญาณ error สเกล x:5 ms/DIV, y:1 V/div
 (b) สัญญาณเอาต์พุตของวงจรคุณ สเกล x:5 ms/DIV, y:1 V/div



รูปที่ 4.16 ผลการทดลองเคลด้ามีอคคูลชันที่มีขอบเขตฮิสเตอร์รีซีตเป็น ไชนูซอยด์

- (a) สัญญาณ error สเกล x:5 ms/DIV, y:1 V/div
 (b) สัญญาณเอาต์พุตของวงจรคุณ สเกล x:5 ms/DIV, y:1 V/div

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

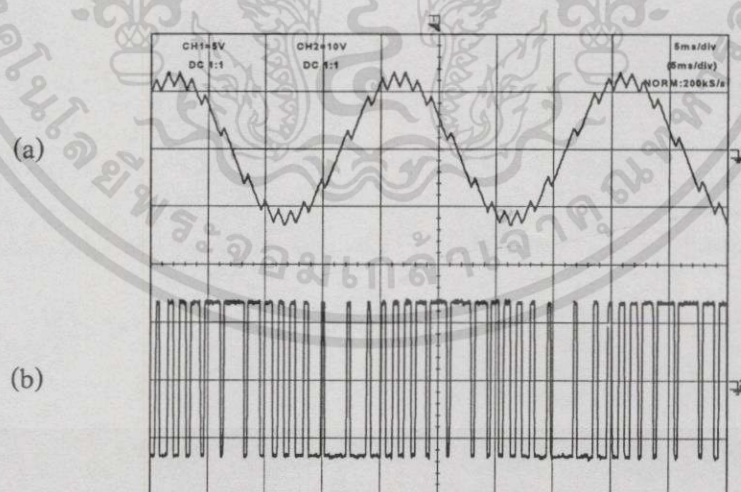


รูปที่ 4.17 ผลการทดลองเคลด้ามีอคดูเลขชั้นที่มีการปรับขอบเขตฮีสเตอร์รีซีต

(a) สัญญาณ error สเกล $x:5 \text{ ms/DIV}$, $y:1 \text{ V/div}$

(b) สัญญาณเอาต์พุตของวงจรคูณ สเกล $x:5 \text{ ms/DIV}$, $y:1 \text{ V/div}$

รูปที่ 4.15 ถึง 4.17 แสดงรูปคลื่นสัญญาณ error และเอาต์พุตวงจรคูณที่ได้จากการทดลองของเทคนิคเคลด้ามีอคดูเลขชั้นที่ได้มีการออกแบบตามลำดับ ซึ่งจากทั้ง 3 รูปนี้จะเห็นได้ว่าสัญญาณฮีสเตอร์รีซีตมีความสอดคล้องกับสมการที่ได้ออกแบบไว้แสดงว่าวงจรที่ได้ออกแบบมีความถูกต้องตามหลักการทางานที่ได้วิเคราะห์ไว้

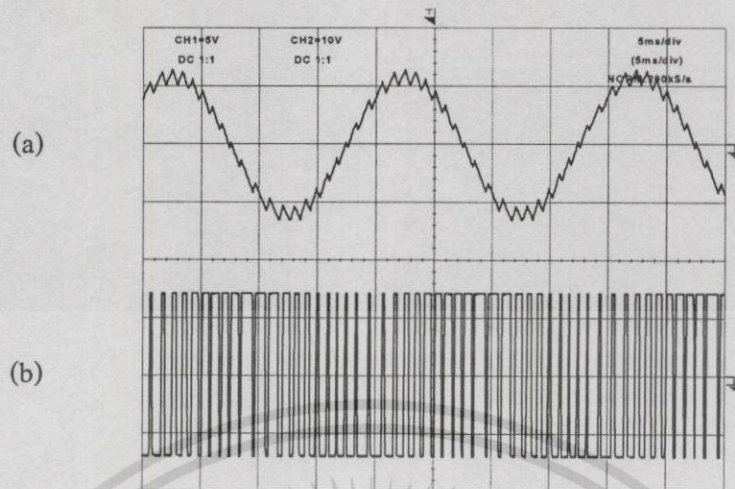


รูปที่ 4.18 ผลการทดลองเคลด้ามีอคดูเลขชั้นที่มีขอบเขตฮีสเตอร์รีซีตคงที่

(a) สัญญาณป้อนกลับ สเกล $x:5 \text{ ms/DIV}$, $y:5 \text{ V/div}$

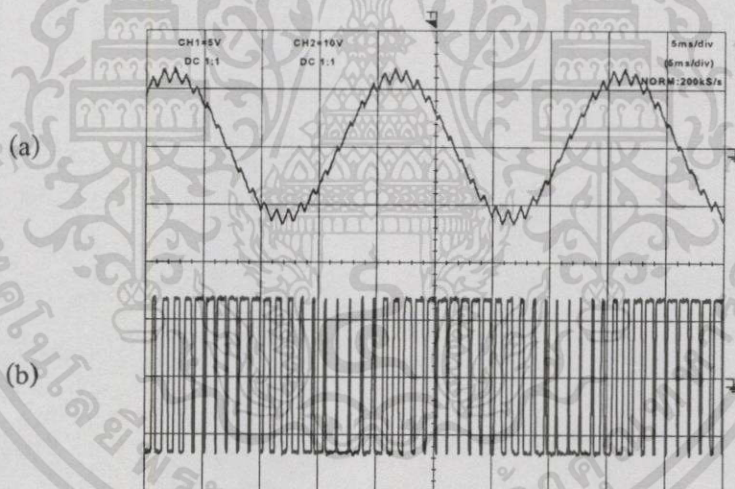
(b) สัญญาณพีคดับลิวเอ็ม สเกล $x:5 \text{ ms/DIV}$, $y:10 \text{ V/div}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.19 ผลการทดลองเคลด้ามีอดคูเลชั่นที่มีขอบเขตฮิสเตอร์รีซิสเป็น ไชนูซอยดัล

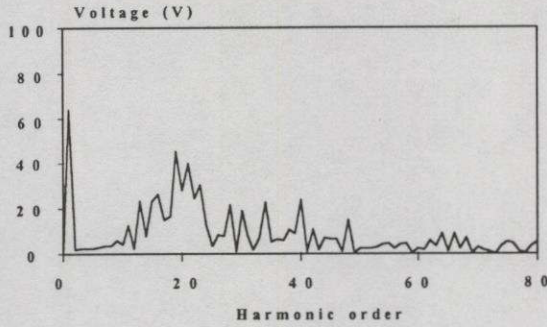
- (a) สัญญาณป้อนกลับ สเกล $x:5 \text{ ms/DIV}$, $y:5 \text{ V/div}$
 (b) สัญญาณพีคดับลิวเอ็ม สเกล $x:5 \text{ ms/DIV}$, $y:10 \text{ V/div}$



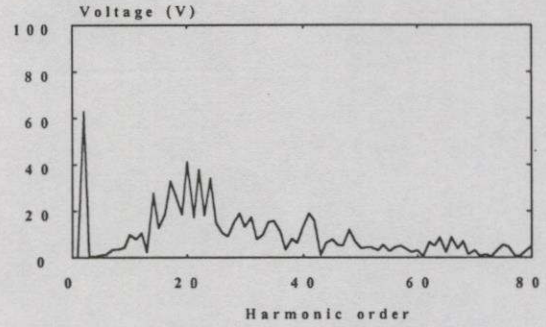
รูปที่ 4.20 ผลการทดลองเคลด้ามีอดคูเลชั่นที่มีการปรับขอบเขตฮิสเตอร์รีซิส

- (a) สัญญาณป้อนกลับ สเกล $x:5 \text{ ms/DIV}$, $y:5 \text{ V/div}$
 (b) สัญญาณพีคดับลิวเอ็ม สเกล $x:5 \text{ ms/DIV}$, $y:10 \text{ V/div}$

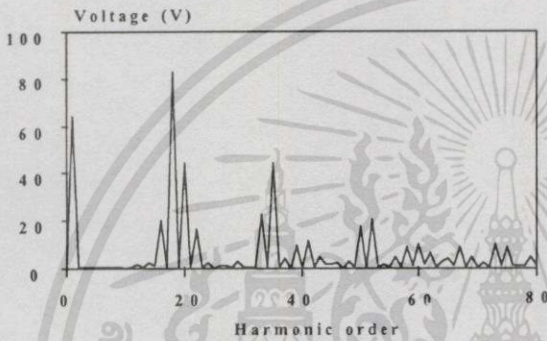
จากรูปที่ 4.18 ถึง 4.20 เป็นผลการทดลองที่ค่าพารามิเตอร์เดียวกันจะสังเกตเห็นได้ชัดเจนว่า ความถี่สวิดจิงของเทคนิคเคลด้ามีอดคูเลชั่นที่มีขอบเขตฮิสเตอร์รีซิสเป็น ไชนูซอยดัลและแบบปรับ ขอบเขตฮิสเตอร์รีซิสจะมีค่าค่อนข้างคงที่เมื่อเทียบกับฮิสเตอร์รีซิสคงที่



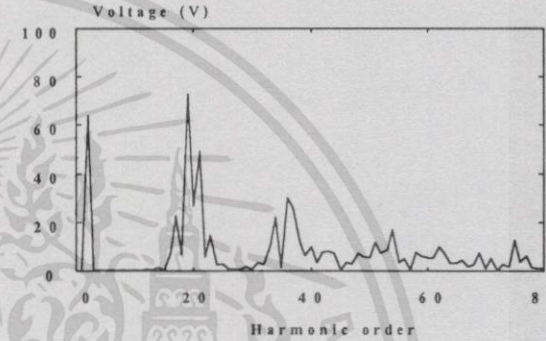
(a) ผลการจำลองสเปกตราแรงดันเอาต์พุต



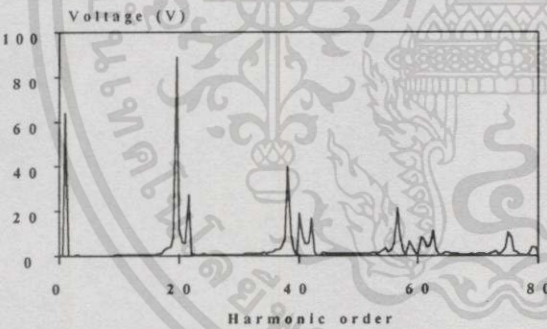
(b) ผลการทดลองสเปกตราแรงดันเอาต์พุต



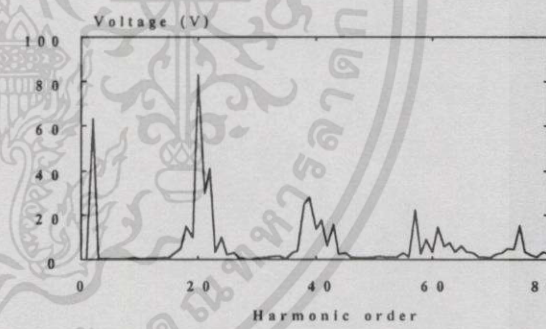
(c) ผลการจำลองสเปกตราแรงดันเอาต์พุต



(d) ผลการทดลองสเปกตราแรงดันเอาต์พุต



(e) ผลการจำลองสเปกตราแรงดันเอาต์พุต



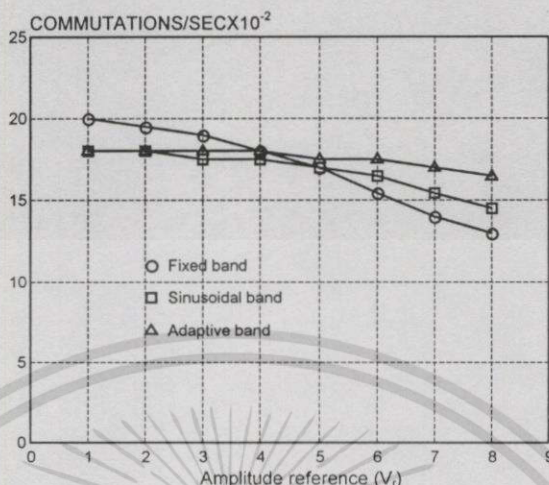
(f) ผลการทดลองสเปกตราแรงดันเอาต์พุต

รูปที่ 4.21 สเปกตราฮาร์โมนิกส์ของแรงดันเอาต์พุตอินเวอร์เตอร์ โดยรูป (a,b), (c,d) และ (e,f) เป็นผลการทำงานของเทคนิคเคลด้ามีอคคูเลชั่นที่มีขอบเขตฮิสเตอร์รีชีสลงที่แบบไซนูซอยดัล และปรับขอบเขตฮิสเตอร์รีชีส ตามลำดับ

จากรูปที่ 4.21 แสดงสเปกตราฮาร์โมนิกส์ของเทคนิคเคลด้ามีอคคูเลชั่นทั้ง 3 แบบจะสังเกตเห็นได้ว่าผลการจำลองและการทดลองมีค่าใกล้เคียงกัน โดยเทคนิคแบบฮิสเตอร์รีชีสลงที่จะเกิดการมีอคคูเลตทางความถี่สังเกตได้จากสเปกตราฮาร์โมนิกส์จะเกิดการกระจาย ส่วนรูป (c) และ (d) จะสามารถลดการมีอคคูเลตทางความถี่ได้ และรูป (e) และ (f) กลุ่มสเปกตราฮาร์โมนิกส์จะรวมกลุ่มที่ความถี่สวิตซ์ซึ่งประมาณ 1 kHz เนื่องจากคาบของแต่ละพัลส์จะมีค่าใกล้เคียงกัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.7.1 ความสัมพันธ์ของจำนวนการสวิตช์กับขนาดสัญญาณไซน์อ้างอิง



รูปที่ 4.22 การเปลี่ยนแปลงจำนวนการสวิตช์ที่ระดับแรงดัน ไซน์อ้างอิงต่างๆ

จากรูปที่ 4.22 เป็นการเปรียบเทียบจำนวนการสวิตช์ซึ่งมีผลต่อการสูญเสียของอินเวอร์เตอร์ เนื่องจากการสวิตช์ซึ่งเมื่อมีการเปลี่ยนแปลงขนาดสัญญาณ ไซน์อ้างอิง โดยเทคนิคเคลด้ามีอคดูเลชั่น ที่มีขอบเขตฮิสเตอร์รีซีตลงที่ที่ขนาด ไซน์อ้างอิงสูงๆจำนวนครั้งของการสวิตช์จะลดน้อยลง ส่วนที่ขนาด ไซน์อ้างอิงต่ำๆจะมีการสวิตช์มากขึ้น โดยมากกว่าฮิสเตอร์รีซีตทั้ง 2 แบบ ส่วนฮิสเตอร์รีซีต เป็น ไซน์ซอซอคัลจำนวนการสวิตช์จะมีผลเช่นเดียวกับแบบขอบเขตฮิสเตอร์รีซีตลงที่เมื่อมีการเปลี่ยนแปลงขนาด ไซน์อ้างอิง แต่จำนวนการสวิตช์มีการเปลี่ยนแปลงน้อยกว่าแบบขอบเขตฮิสเตอร์รีซีตลงที่ และแบบที่มีการปรับขอบเขตฮิสเตอร์รีซีตจำนวนการสวิตช์จะค่อนข้างคงที่ เมื่อมีการเปลี่ยนแปลงขนาด ไซน์อ้างอิง เนื่องจากความถี่สวิตช์ค่อนข้างคงที่ อย่างไรก็ตามจากการทดลองฮิสเตอร์รีซีต ทั้ง 3 แบบค่าแรงดันพื้นดามนทอลจะแปรผันตามขนาด ไซน์อ้างอิงและมีค่าใกล้เคียงกันมากทั้ง 3 แบบ คุณสมบัตินี้เหมาะกับการควบคุมแบบป้อนกลับของแรงดันเอาต์พุต

4.8 การนอร์แมลไลซ์พารามิเตอร์มีอคดูเลเตอร์เพื่อการออกแบบ

จากตัวอย่างการออกแบบในหัวข้อ 4.5 จะเห็นได้ว่าในการออกแบบสามารถกำหนดพารามิเตอร์ต่างๆได้ เช่น ขนาดสัญญาณ ไซน์อ้างอิง ความถี่สวิตช์ เป็นต้น เพื่อเปรียบเทียบสมรรถนะดังกล่าว แต่จะไม่สามารถระบุเป็นค่าที่แน่นอนของแรงดันมูลฐานทางด้านเอาต์พุตอินเวอร์เตอร์ได้เมื่อพารามิเตอร์ต่างๆเปลี่ยนแปลงไป ดังนั้น ในการออกแบบพารามิเตอร์ของเทคนิคเคลด้ามีอคดูเลชั่นนี้สามารถทำให้เข้าใจง่ายขึ้นด้วยกราฟคุณสมบัติของพารามิเตอร์มีอคดูเลเตอร์ประกอบด้วย 3 ตัว

แปรที่มีผลต่อค่าแรงดันมูลฐาน ความถี่สวิตชิง และ สเปกตรฮาซาร์โมนิกส์ของสัญญาณพีคดับลิว เอ็ม คือ

1. S_c คือค่าความชันของสัญญาณป้อนกลับ
2. ΔV_n คือค่าขอบเขตบนหรือล่างของฮีสเตอร์รีซิส
3. V_r คือค่าแอมพลิจูดของสัญญาณไซน์อ้างอิง

โดยค่าระดับการอิมตัวของแรงดันคอมพาราเตอร์แบบฮีสเตอร์รีซิสเลือกให้เป็นค่าแรงดันฐาน (base voltage) และความถี่เชิงมุมของสัญญาณไซน์อ้างอิงเลือกให้เป็นค่าความถี่ฐาน (base frequency) ดังนั้น ค่าออร์เมทไลซ์ของพารามิเตอร์มีอคคูเลเตอร์กำหนดให้โดย

$$M_{\Delta} = \frac{V_r}{V_S} \quad (4.41)$$

$$\Delta V_n = \frac{\Delta V}{V_S} \quad (4.42)$$

$$S_{cn} = \frac{I}{\tau \omega_r} \quad (4.43)$$

- เมื่อ
- M_{Δ} คือค่านีการมีอคคูเลต
 - ΔV_n คือค่าออร์เมทไลซ์ของขอบเขตบนหรือล่างฮีสเตอร์รีซิส
 - S_{cn} คือค่าออร์เมทไลซ์ของแกนตัวอินทิเกรต
 - τ คือค่าคงที่ทางเวลาของตัวอินทิเกรต

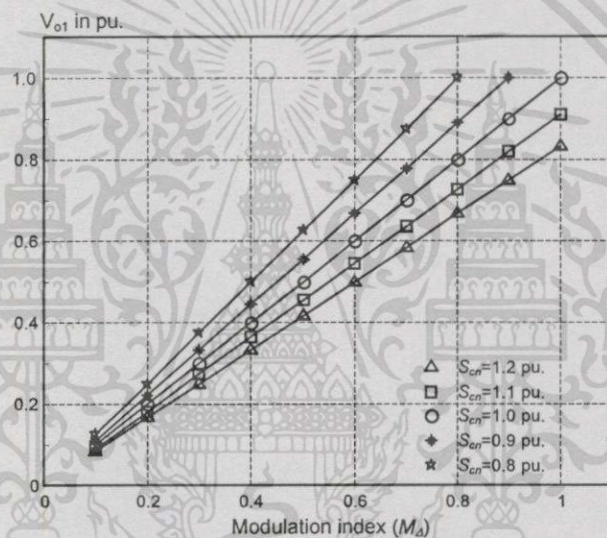
กราฟคุณสมบัติพารามิเตอร์มีอคคูเลเตอร์ได้จากการจำลองและการทดลองเปลี่ยนพารามิเตอร์ต่างๆของวงจรเซลล์ด้ามีอคคูเลเตอร์ โดยการจำลองได้ตั้งสมมุติฐานดังต่อไปนี้

1. แรงดันเชื่อมโยงกระแสตรงของอินเวอร์เตอร์ปราศจากกริปเปิด และกำหนดให้เท่ากับ 1.0 pu.
2. อุปกรณ์สวิตชิงของอินเวอร์เตอร์เป็นอุดมคติ
3. อิมพีแดนซ์ของโหลด (ในที่นี้คือความต้านทาน) กำหนดให้เป็นค่าฐานและเลือกให้มีค่าเท่ากับ 1.0 pu.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับกรใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำหรับการทดลองทำได้ด้วยการปรับพารามิเตอร์ต่างๆของวงจรเซลล์มีอคตุเลเตอร์ โดยค่าความชันของสัญญาณป้อนกลับปรับค่าได้จากความต้านทาน R_1 หรือค่าคาปาซิเตอร์ของตัวอินทิเกรต ส่วนคชันการมีอคตุเลตปรับค่าได้จากแอมพลิจูดของสัญญาณไซน์อ้างอิง และค่าขอบเขตฮีสเตอร์รีซิสปรับได้จากสมการฮีสเตอร์รีซิสดังที่ได้กล่าวมาแล้ว โดยค่าขอบเขตฮีสเตอร์รีซิสคงที่สามารถปรับค่าได้จากความต้านทาน R_2 และ R_3 ของวงจรคอมพาราเตอร์แบบฮีสเตอร์รีซิส

การวิเคราะห์องค์ประกอบสเปกตรารายโมนิคส์หาจากแพทเทอร์นแรงดันเอาต์พุตของอินเวอร์เตอร์ช่วง[2] เนื่องจากรูปคลื่นแรงดันเอาต์พุตของอินเวอร์เตอร์ไม่เป็นคาบอย่างแน่นอน (not strictly periodic) ดังนั้น จึงได้ใช้วิธีการวิเคราะห์สัญญาณโดยใช้ดิครีตฟูเรียร์ทรานส์ฟอร์ม (Discrete Fourier Transform : DFT) เพื่อหาองค์ประกอบฮาร์โมนิคส์ของเอาต์พุตอินเวอร์เตอร์



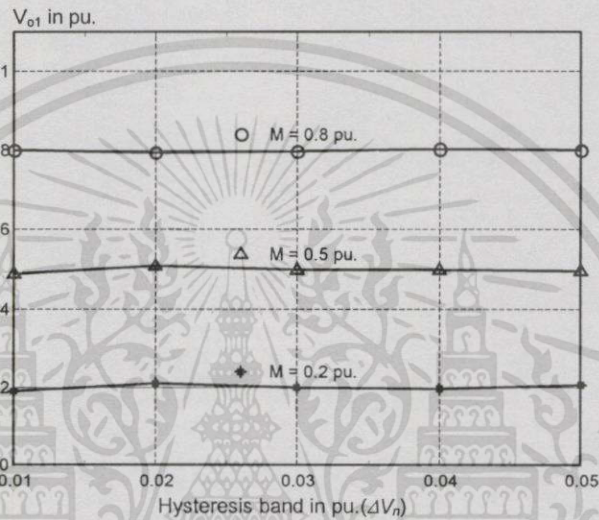
รูปที่ 4.23 ผลการเปลี่ยนแปลงคชันการมีอคตุเลตกับแรงดันมูลฐานที่ค่า S_{cn} ต่างๆ

จากกราฟรูปที่ 4.23 แสดงผลของการเปลี่ยนขนาดของสัญญาณไซน์อ้างอิงต่อขนาดขององค์ประกอบมูลฐานของรูปคลื่นแรงดันเอาต์พุตอินเวอร์เตอร์ ซึ่งความสัมพันธ์ระหว่างองค์ประกอบมูลฐานของรูปคลื่นเอาต์พุตอินเวอร์เตอร์และคชันการมีอคตุเลตจะเป็นเชิงเส้นและสามารถอธิบายด้วยสมการดังนี้

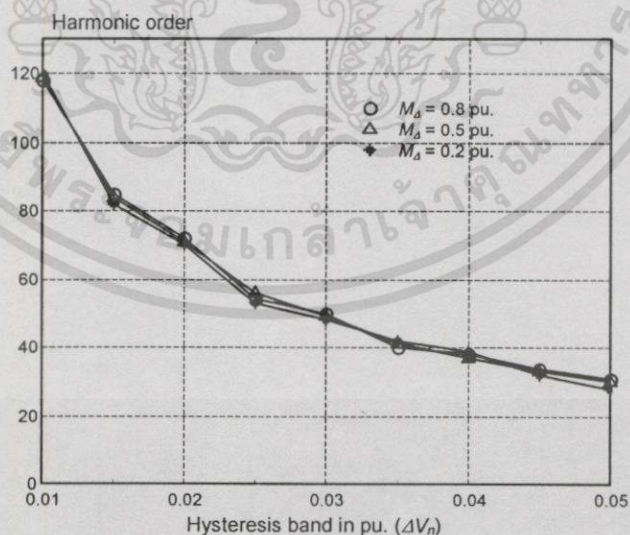
$$V_{o1} = \frac{M \Delta}{S_{cn}} \tag{4.44}$$

เมื่อ V_{o1} = ค่าพีคขององค์ประกอบมูลฐานของแรงดันเอาต์พุตอินเวอร์เตอร์

จากสมการที่ 4.44 ค่าแรงดันมูลฐานจะขึ้นอยู่กับค่าแอมพลิจูดของเกนตัวอินทิเกรตด้วย กล่าวคือ ถ้าดัชนีการมอดดูเลตคงที่ แต่เกนอินทิเกรตมีค่าเปลี่ยนแปลง โดยค่าเกนอินทิเกรตมากขึ้น จะส่งผลให้ค่าแรงดันมูลฐานต่ำลง และจากสมการจะเห็นได้ว่าค่าขอบเขตฮิสเตอร์รีซิสมีค่ามาก หรือน้อยจะไม่มีผลต่อค่าแรงดันมูลฐานของเอาต์พุตมอดดูเลเตอร์เลย กล่าวคือ การเปลี่ยนแปลง ความถี่สวิตช์ซึ่งโดยการเปลี่ยนแปลงขอบเขตฮิสเตอร์รีซิสไม่มีผลต่อแรงดันมูลฐานดังแสดงในรูปที่ 4.24



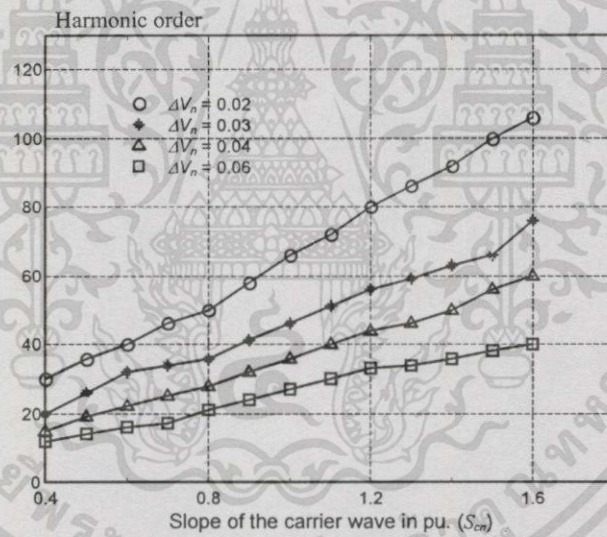
รูปที่ 4.24 ผลการเปลี่ยนแปลงขอบเขตฮิสเตอร์รีซิสกับแรงดันมูลฐานที่ $S_{cn} = 1.0$ pu.



รูปที่ 4.25 ผลการเปลี่ยนแปลงขอบเขตฮิสเตอร์รีซิสกับอันดับของฮาร์โมนิกส์ที่ $S_{cn} = 1.0$ pu.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 4.25 แสดงผลของการเปลี่ยนแปลงดัชนีการมอดูเลตต่ออันดับฮาร์โมนิกส์ที่เกิดจากการสวิตซ์ของแรงดันเอาต์พุตอินเวอร์เตอร์ จากรูปจะสังเกตเห็นได้ว่าการเปลี่ยนแปลงดัชนีการมอดูเลตจะไม่มีผลต่ออันดับฮาร์โมนิกส์ที่เกิดจากการสวิตซ์ แต่อย่างไรก็ตามการเปลี่ยนแปลงดัชนีการมอดูเลตจะมีผลต่อขนาดของฮาร์โมนิกส์ที่เกิดจากการสวิตซ์และฮาร์โมนิกส์ที่อยู่โดยรอบของแรงดันเอาต์พุตอินเวอร์เตอร์ โดยที่ดัชนีการมอดูเลตค่าสูงขนาดขององค์ประกอบฮาร์โมนิกส์ดังกล่าวจะมีค่าลดลง เช่นเดียวกับเทคนิคอื่นๆเช่น เทคนิค SPWM ดังนั้นรูปที่ 4.25 สามารถอธิบายความสัมพันธ์ระหว่างขอบเขตของฮิสเตอร์รีซีตและอันดับของฮาร์โมนิกส์อีกด้วย โดยขอบเขตฮิสเตอร์รีซีตค่าต่ำจะเป็นผลให้อันดับของฮาร์โมนิกส์เลื่อนออกห่างจากองค์ประกอบมูลฐานมาก ดังนั้น เพื่อที่จะลดขนาดและน้ำหนักของวงจรถ่ายไฟในการประยุกต์ใช้งานแหล่งจ่ายไฟต่อเนื่องจำเป็นต้องเลือกใช้ค่าขอบเขตฮิสเตอร์รีซีตที่มีขอบเขตฮิสเตอร์รีซีตดังกล่าว อย่างไรก็ตามผลนี้จะทำให้ความถี่สวิตซ์สูงขึ้นและส่งผลให้การสูญเสียจากการสวิตซ์สูงขึ้นด้วย ดังนั้น ในการออกแบบต้องเลือกค่าเหล่านี้ให้เหมาะสมเช่นกัน



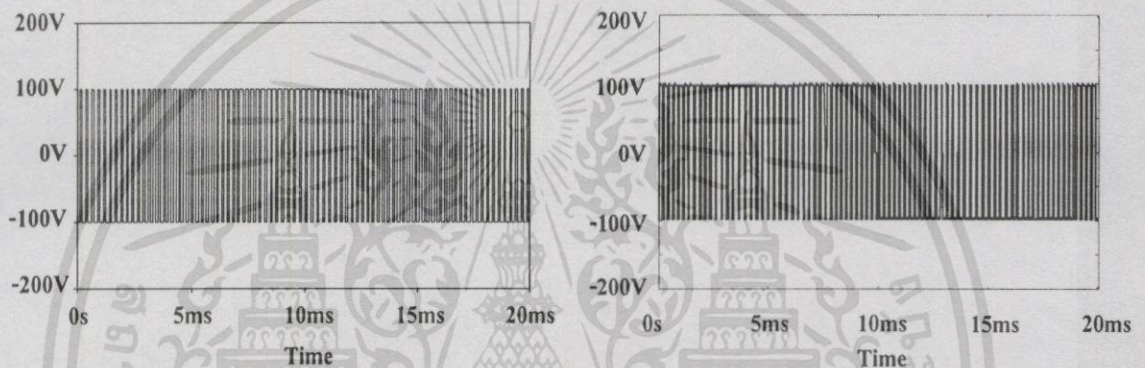
รูปที่ 4.26 ผลการเปลี่ยนแปลงค่าความชัน S_{cn} กับอันดับของฮาร์โมนิกส์ที่ค่า ΔV_n ต่างๆ

จากรูปที่ 4.26 แสดงผลการเปลี่ยนความชันของสัญญาณป้อนกลับต่ออันดับของฮาร์โมนิกส์จากการสวิตซ์ของแรงดันเอาต์พุตอินเวอร์เตอร์ รูปนี้แสดงให้เห็นว่าการเพิ่มค่าของความชันของสัญญาณป้อนกลับจะทำให้ความถี่สวิตซ์มีค่าเพิ่มขึ้นเช่นเดียวกัน อย่างไรก็ตามเกณฑ์การค่าสูงจะมีผลต่อค่าแรงดันมูลฐานของแพทเทอร์นพีดีบีบลิวเอ็มด้วย ดังนั้น ในการออกแบบต้องเลือกค่าความชัน S_{cn} ให้เหมาะสม

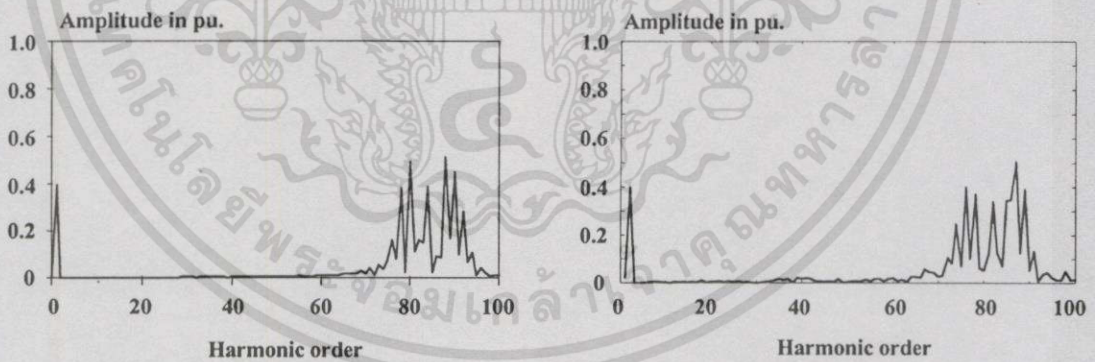
การทดสอบกราฟคุณสมบัติของเทคนิคเคลด้ามีมอดูเลชันจะทดสอบด้วยอินเวอร์เตอร์ฟูลบริดจ์ 1 เฟส โดยเลือกความถี่อินเวอร์เตอร์ 50 Hz จ่ายโหลดความต้านทาน รูปที่ 4.27 และ 4.28

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แสดงผลการเปลี่ยนแปลงค่าขอบเขตฮีสเตอร์รีซิสต่อความถี่สเปกตราของแรงดันเอาต์พุตอินเวอร์เตอร์ ทั้งสองรูปนี้แสดงว่าการเปลี่ยนค่า ΔV_n จะไม่มีผลต่อค่าแรงดันมูลฐานของรูปคลื่นแรงดันเอาต์พุตอินเวอร์เตอร์ อย่างไรก็ตามค่า ΔV_n ค่าต่ำจะเป็นผลให้เลือนอันดับของฮาร์โมนิกส์มีค่าสูงขึ้นและทำนองเดียวกัน รูปที่ 4.27 และ 4.29 แสดงผลการเปลี่ยนค่า S_{cn} ต่อแอมพลิจูดขององค์ประกอบมูลฐานของรูปคลื่นแรงดันเอาต์พุตอินเวอร์เตอร์ โดยจากรูปทั้งสองมีการเปลี่ยนแปลงค่าความชัน S_{cn} จาก 0.8 pu. เป็น 1.0 pu. ที่ดัชนีการมีอคติของ 0.4 pu. ส่งผลให้ค่าแรงดันมูลฐานมีค่าลดลงซึ่งตรงกับสมการที่ 4.44 อย่างไรก็ตามการเพิ่มค่าของ S_{cn} ทำให้มีความถี่สวิตชิ่งสูงขึ้นเช่นเดียวกับการปรับค่าขอบเขตฮีสเตอร์รีซิสให้มีค่าน้อยลงนั่นเอง



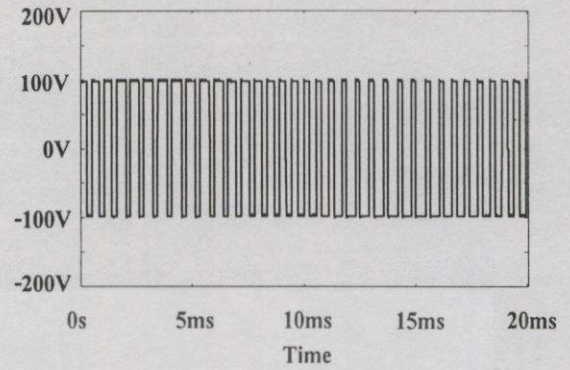
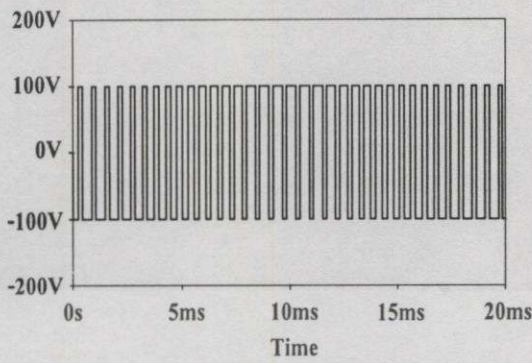
(a) ผลการจำลองรูปคลื่นแรงดันตกคร่อมโหลด (b) ผลการทดลองรูปคลื่นแรงดันตกคร่อมโหลด



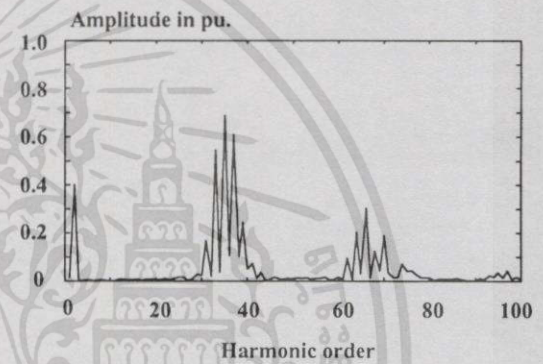
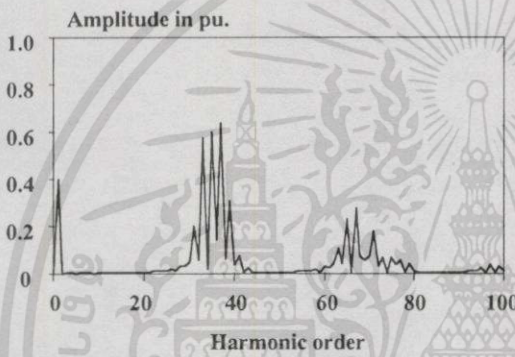
(c) สเปกตราแรงดันที่สอดคล้องกับรูป (a) (d) สเปกตราแรงดันที่สอดคล้องกับรูป (b)

รูปที่ 4.27 ความถี่สเปกตราของแรงดันเอาต์พุตอินเวอร์เตอร์ด้วยโพลความต้านทานที่

$$M_{\Delta}=0.4 \text{ pu.}, S_{cn}=1.0 \text{ pu.} \text{ และ } \Delta V_n=0.015 \text{ pu.}$$



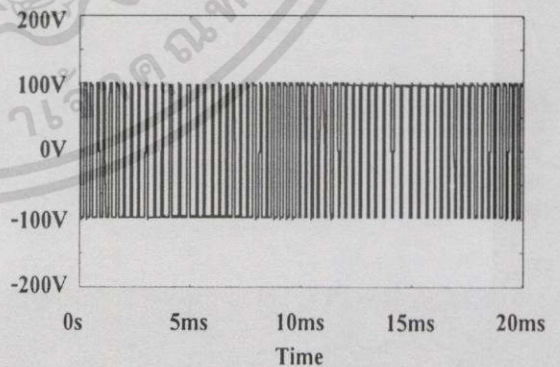
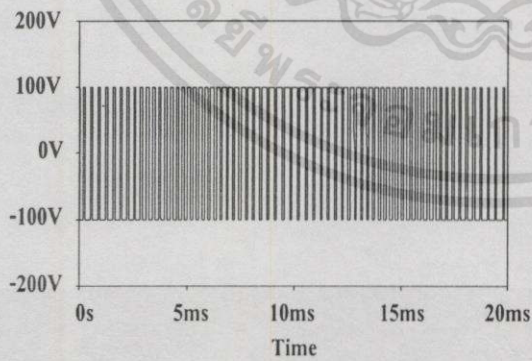
(a) ผลการจำลองรูปคลื่นแรงดันคกรวมโหลด (b) ผลการทดลองรูปคลื่นแรงดันคกรวมโหลด



(c) สเปกตรัมแรงดันที่สอดคล้องกับรูป (a) (d) สเปกตรัมแรงดันที่สอดคล้องกับรูป (b)

รูปที่ 4.28 ความถี่สเปกตรัมของแรงดันเอาต์พุตอินเวอร์เตอร์ด้วยโหลดความต้านทานที่

$$M_A=0.4 \text{ pu.}, S_{cn}=1.0 \text{ pu. และ } \Delta V_n=0.04 \text{ pu.}$$

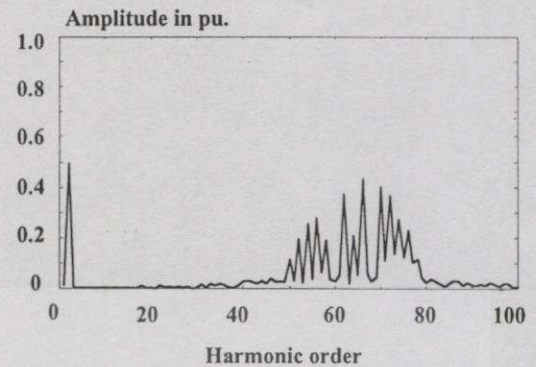
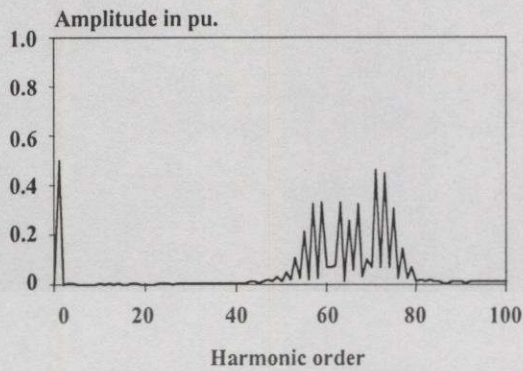


(a) ผลการจำลองรูปคลื่นแรงดันคกรวมโหลด (b) ผลการทดลองรูปคลื่นแรงดันคกรวมโหลด

รูปที่ 4.29 ความถี่สเปกตรัมของแรงดันเอาต์พุตอินเวอร์เตอร์ด้วยโหลดความต้านทานที่

$$M_A=0.4 \text{ pu.}, S_{cn}=0.8 \text{ pu. และ } \Delta V_n=0.015 \text{ pu.}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(c) สเปกตรัมแรงดันที่สอดคล้องกับรูป (a)

(d) สเปกตรัมแรงดันที่สอดคล้องกับรูป (b)

รูปที่ 4.29 (ต่อ)

จากการจำลองและทดลองดังรูปที่ 4.27 ถึง 4.29 เป็นการพิสูจน์กราฟนอร์แมลไลซ์พารามิเตอร์มือคูลเตอร์ซึ่งสามารถใช้ได้จริง แนวทางในการออกแบบสำหรับเทคนิคเคลด้ามีอคคูเลชันที่มีขอบเขตฮิสเตอร์รีซิสเป็น ไซนูซอยด์ล และแบบปรับขอบเขตฮิสเตอร์รีซิส สามารถออกแบบได้โดยกำหนดค่าดัชนีการมือคูลเตอร์ ค่าความชันสัญญาณป้อนกลับ และค่าขอบเขตฮิสเตอร์รีซิสสูงสุดก่อน จากนั้นนำค่าดังกล่าวไปแทนในสมการที่ 4.11 และ 4.14 ตามลำดับ เช่นเดียวกับตัวอย่างการออกแบบในหัวข้อ 4.5

4.9 สรุป

เทคนิคเคลด้ามีอคคูเลชันที่มีขอบเขตฮิสเตอร์รีซิสทั้ง 3 แบบที่ได้นำเสนอนี้ สามารถปรับเปลี่ยนแพพเทอร์นแรงดันพีคดับลิวเอ็มได้โดยใช้ขอบเขตฮิสเตอร์รีซิสที่แตกต่างกันดังที่ได้กล่าวมาแล้ว ซึ่งขอบเขตฮิสเตอร์รีซิสที่เปลี่ยนแปลงไปจะต้องมีวงจรสนับสนุนในการทำงาน โดยการออกแบบในวิทยานิพนธ์นี้ได้ใช้วงจรคูณแบบ 4 ควอดแคนซ์ และเกนที่เหมาะสมเพื่อช่วยในการกำหนดขอบเขตฮิสเตอร์รีซิสตามสมการที่ได้มีการออกแบบไว้ ทำให้วงจรเคลด้ามีอคคูเลชันที่นำเสนอมีความซับซ้อนของวงจรมากยิ่งขึ้น แต่คุณลักษณะสเปกตรัมฮาร์โมนิกส์มีการรวมกลุ่มส่งผลให้แพพเทอร์นพีคดับลิวเอ็มมีคุณภาพดีขึ้น นอกจากนี้คุณลักษณะการเปลี่ยนแปลงพารามิเตอร์ของวงจรยังคงคุณสมบัติเหมือนกับเทคนิคเคลด้ามีอคคูเลชันที่มีขอบเขตฮิสเตอร์รีซิสคงที่ซึ่งเป็นเทคนิคที่มีอยู่ก่อนแล้ว กล่าวคือ เมื่อมีการเปลี่ยนค่าความชันของสัญญาณป้อนกลับจะทำให้กลุ่มสเปกตรัมฮาร์โมนิกส์ของแรงดันที่เกิดจากการสวิตช์มีความถี่เพิ่มมากขึ้น และเมื่อมีการเปลี่ยนแปลงค่าความชันมากขึ้นจะส่งผลให้ขนาดของแรงดันมูลฐานลดลงเช่นกัน จากการจำลองและทดลองแสดงให้เห็นว่าวงจรที่ได้ออกแบบมีการทำงานที่ถูกต้องตามทฤษฎีที่ได้กล่าวไว้

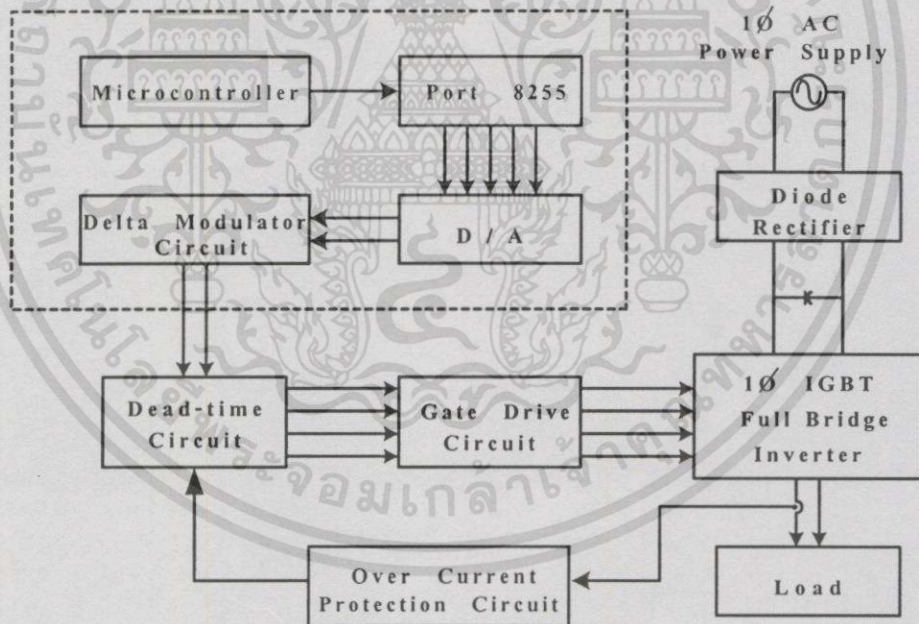
บทที่ 5

การออกแบบวงจรควบคุมและวงจรกำลัง

5.1 บทนำ

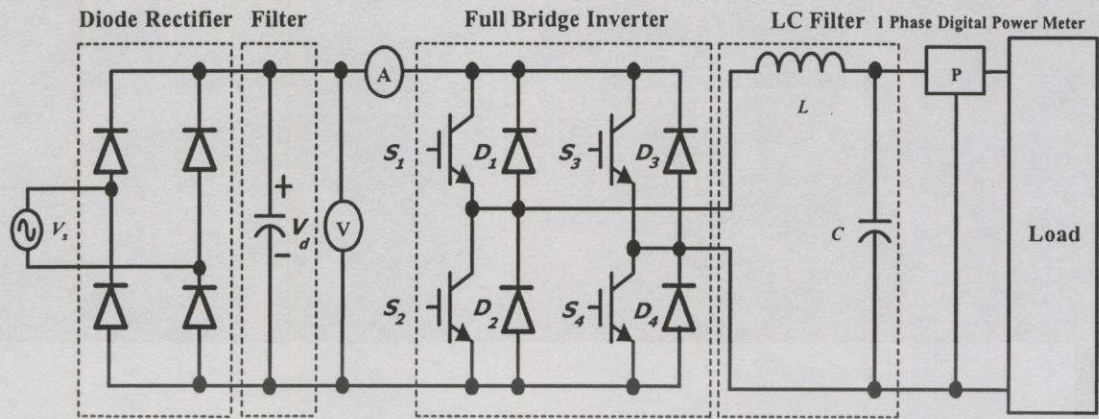
ในบทนี้จะกล่าวถึงระบบควบคุมทั้งหมด และวงจรกำลัง ที่ได้ออกแบบสร้างขึ้นเป็นระบบซึ่งประกอบด้วย วงจรเรกติไฟเออร์ วงจรฟิลเตอร์ และวงจรอินเวอร์เตอร์ เพื่อทดสอบระบบการทำงานของเทคนิคเคลด้ามีอดคูล์เซชันที่น่าเสนอ เมื่อนำไปทำงานร่วมกับอินเวอร์เตอร์ชนิดจ่ายแรงดันที่มีโพลดเป็นความต้านทาน และความต้านทานต่ออนุกรมกับตัวเหนี่ยวนำ และได้มีการนำไปประยุกต์ใช้สำหรับงานที่ต้องการความถี่ด้านเอาต์พุตคงที่ซึ่งเป็นคุณสมบัติส่วนหนึ่งของแหล่งจ่ายไฟต่อเนื่อง

5.2 ระบบวงจรกำลังที่ออกแบบและสร้างขึ้น



รูปที่ 5.1 บล็อกไดอะแกรมระบบอินเวอร์เตอร์ด้วยเทคนิคเคลด้ามีอดคูล์เซชันที่น่าเสนอ

ในรูปที่ 5.1 ได้แสดงบล็อกไดอะแกรมของวงจรกำลังและวงจรควบคุมของเทคนิคเคลด้ามีอดคูล์เซชัน โดยระบบวงจรควบคุมที่ได้ออกแบบจะเป็นแบบอนาล็อกกึ่งดิจิทัลทำงานร่วมกัน ทางด้านรายละเอียดของวงจรแต่ละบล็อกไดอะแกรมจะได้กล่าวถึงและนำเสนอในหัวข้อต่อไป



รูปที่ 5.2 วงจรกำลังของระบบอินเวอร์เตอร์

ในส่วนของวงจรกำลังตามรูปที่ 5.2 ประกอบด้วยส่วนสำคัญ มีหน้าที่และหลักการทำงานดังนี้

5.2.1 วงจรส่วนแปลงไฟฟ้ากระแสสลับ 1 เฟสเป็นไฟฟ้ากระแสตรง (Rectifier)

วงจรส่วนนี้ประกอบด้วยไดโอด 4 ตัวต่อแบบฟูลบริดจ์ (full bridge) ทำหน้าที่รับไฟฟ้ากระแสสลับอินพุต 1 เฟส แล้วเปลี่ยนเป็นไฟฟ้ากระแสตรงที่มีการกระเพื่อมของแรงดันก่อนเข้าวงจรกรองแรงดันด้วยคาปาซิเตอร์ฟิลเตอร์เพื่อกรองแรงดันให้เรียบต่อไป ในวิทยานิพนธ์นี้ได้เลือกใช้บริดจ์ไดโอดที่เป็นแบบ โมดูลขนาด 600 V 25 A โดยได้ออกแบบเผื่อไว้ให้สามารถทำงานที่แรงดันขาเข้าเกิดสถานะแรงดันเกินชั่วขณะ (over voltage) และสถานะกระแสกระชากไว้ด้วย

5.2.2 วงจรส่วนกรองแรงดันให้เรียบ (C-Filter)

ในส่วนของตัวเก็บประจุที่ต่อขนานกับวงจรเรกติไฟเออร์นี้จะใช้สำหรับกรองแรงดันเพื่อลดการกระเพื่อมของแรงดัน โดยเฉพาะวงจรอินเวอร์เตอร์ชนิดจ่ายแรงดันจำเป็นต้องมีตัวเก็บประจุที่มีขนาดใหญ่เพียงพอและทนแรงดันสูงได้ เพื่อจะได้ไม่เกิดการกระเพื่อมของแรงดัน ไฟฟ้ากระแสตรงด้านอินพุตที่จ่ายให้แก่อินเวอร์เตอร์ ในวิทยานิพนธ์นี้ได้เลือกใช้ตัวเก็บประจุชนิดอิเล็กโทรไลติกขนาด 5000 ไมโครฟารัด 450 V ซึ่งเป็นค่าเพียงพอที่จะไม่ทำให้เกิดการกระเพื่อมของแรงดัน

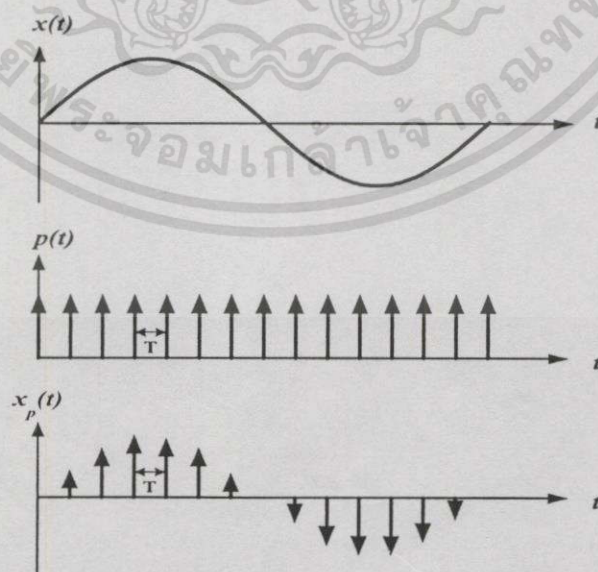
5.2.3 วงจรกำลังอินเวอร์เตอร์หนึ่งเฟส

วงจรอินเวอร์เตอร์เป็นวงจรที่ทำหน้าที่เปลี่ยนไฟฟ้ากระแสตรงให้เป็นไฟฟ้ากระแสสลับ และสามารถปรับเปลี่ยนแรงดันและความถี่เอาต์พุตได้ วงจรอินเวอร์เตอร์ที่ออกแบบสร้างขึ้นเป็นชนิดจ่ายแรงดัน เพราะสามารถควบคุมและออกแบบได้ง่าย แต่ปัญหาที่สำคัญสำหรับอินเวอร์เตอร์ชนิดนี้ คือการลัดวงจรภายในกึ่ง ซึ่งอาจทำให้อุปกรณ์สวิตซ์ชิ่งเสียหาย

ส่วนวิทยานิพนธ์นี้การทำงานจะใช้อินเวอร์เตอร์ชุดเดียวกันเพื่อเปรียบเทียบคุณสมบัติของเทคนิคการสวิตซ์แต่ละแบบ โดยออกแบบให้อินเวอร์เตอร์สามารถจ่ายโหลดขนาด 500 VA ซึ่งใช้ IGBT เป็นอุปกรณ์สวิตซ์ซึ่งมีพิกัด 20A 600V รุ่น IRG4PC40U เนื่องจากมีความเร็วในการสวิตซ์ซึ่งตามต้องการ ในส่วนอื่นของวงจรอินเวอร์เตอร์แบบนี้จำเป็นต้องมีฟรียูวี่ลิ่งไดโอด (free-wheeling diode) ต่อขนานอยู่กับ IGBT ซึ่งเป็นชนิดฟื้นตัวเร็วมาก (ultra fast recovery diode) โดยต่อในลักษณะ anti parallel สำหรับเป็นทางเดินของกระแสให้สามารถไหลได้อย่างต่อเนื่องเมื่อโหลดเป็นชนิดอินดักทีฟ ซึ่งได้ใช้ไดโอดขนาด 20A 600V

5.3 การออกแบบสร้างสัญญาณไซน์อ้างอิงและสัญญาณฮีสเตอร์รีซิส

ในการเปลี่ยนสัญญาณอนาล็อก $x(t)$ ให้เป็นสัญญาณดิจิทัล $x_p(t)$ เพื่อทำการประมวลผลนั้นสามารถทำได้โดยการแซมปลิงหรือตัดสัญญาณอนาล็อกออกเป็นช่วงๆ ดังรูปที่ 5.3 ซึ่งจะดูว่าความสูงหรือแอมพลิจูดให้เป็นเลขฐานสองออกมาแล้วส่งไปประมวลผลด้วยคอมพิวเตอร์ต่อไป จะเห็นได้ว่าส่วนที่ตัดออกเป็นชิ้นๆ นั้นมีระดับความสูงที่แตกต่างกันไปตามตำแหน่งของสัญญาณอนาล็อก และเมื่อกระทำอย่างต่อเนื่องก็จะเป็นเส้นดั่งเรียงกัน ดังนั้นจะได้สัญญาณดิจิทัลเรียงเป็นตัวเลขติดต่อกัน ปกติแล้วจะเรียกสัญญาณเหล่านี้ว่า sequence ใช้สัญลักษณ์เป็น $x[n]$ โดย n เป็นเหมือนตัวบอกตำแหน่ง สำหรับสิ่งที่สำคัญมากที่สุดก็คือความถี่ที่จะใช้ในการแซมปลิงสัญญาณ ($f_s=1/T$) ซึ่งจะทำการคั่นสัญญาณอนาล็อกด้วย D/A เป็นไปอย่างถูกต้อง ทั้งนี้เพราะหากทำการแซมปลิงสัญญาณด้วยความถี่ต่ำๆ แล้ว การคั่นสัญญาณอนาล็อกจะกระทำไม่ได้เลย แต่ถ้าแซมปลิงสัญญาณด้วยความถี่สูงๆ แล้วจะทำให้เสียพื้นที่ในหน่วยความจำที่เก็บสัญญาณนั้นมากขึ้น



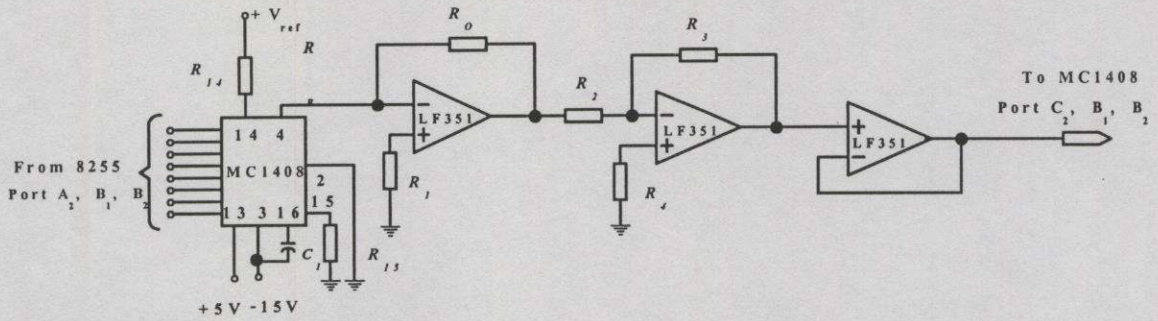
รูปที่ 5.3 ตัวอย่างการแซมปลิงสัญญาณอนาล็อก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในวิทยานิพนธ์นี้ได้ใช้ไมโครคอนโทรลเลอร์เป็นตัวสร้างสัญญาณไซน์อ้างอิง สัญญาณฮีสเตอร์รีซิสเป็นรูปโคไซน์ ($\cos \omega t$) และรูปแอมป์โซลูตไซน์ ($|\sin \omega t|$) สำหรับการแซมปลิงขนาดของสัญญาณที่ต้องการ 1 รูปคลื่น ทำได้โดยการเก็บข้อมูลของคลื่นรูปไซน์อ้างอิงไว้ในหน่วยความจำโปรแกรมของไมโครคอนโทรลเลอร์ เรียกว่า วิธีการเปิดตาราง (look up table) ซึ่งแต่ละข้อมูลเป็นเลขดิจิทัลที่แทนค่าแอมพลิจูดของคลื่นที่ต้องการที่จะแซมปลิงไปที่ค่ามุมต่างๆ ค่าความละเอียดของคลื่นไซน์ขึ้นอยู่กับจำนวนข้อมูลที่เก็บไว้ ดังนั้นถ้าสมมุติว่ามีการเก็บข้อมูลรูปไซน์หนึ่งไซเคิลจำนวน 2^8 หรือเท่ากับจำนวน 256 ข้อมูล จะได้ว่าข้อมูลแต่ละตำแหน่งห่างกัน $360/256 = 1.40625$ องศา ซึ่งข้อมูลที่เก็บจะอยู่ในรูปของเลขฐานสิบหก สำหรับการคำนวณหาค่าของข้อมูลเหล่านี้ขึ้นอยู่กับลักษณะการต่อของวงจรแปลงสัญญาณดิจิทัลเป็นสัญญาณอนาล็อก (digital to analog converter : D/A converter) และในการใช้งานสามารถต่อได้เป็น 2 แบบคือ วงจรต่อแบบเอาต์พุตเป็นบวกอย่างเดียว และแบบเอาต์พุตเป็นได้ทั้งบวกและลบ วงจรควบคุมแบบนี้จะดีกว่าการควบคุมโดยการเก็บข้อมูลไว้ใน look up table ที่แต่ละขนาดของสัญญาณไซน์อ้างอิงซึ่งจะเกิดความไม่ต่อเนื่องของสัญญาณเมื่อผ่านวงจร D/A

5.3.1 วงจรการแปลง D/A

วงจร D/A ที่ใช้ในวิทยานิพนธ์นี้เป็นแบบ Monolithic and Hybrid D/A Converter แบบนี้มีข้อดี คือค่าความคลาดเคลื่อนจากความต้านทานน้อยกว่าแบบอื่นๆ เพราะใช้ค่าความต้านทานที่สร้างขึ้นมาพร้อมกันในกระบวนการผลิตทางไอซีทำให้อัตราส่วนของความต้านทาน (R-2R Ladder) มีความแม่นยำกว่าวิธีใช้ค่าความต้านทานต่อภายนอกตัวออปแอมป์ โดยเลือกใช้ไอซีเบอร์ MC1408 ซึ่งจำเป็นต้องใช้แหล่งจ่ายไฟถึง 2 แหล่ง คือแหล่งจ่ายไฟกระแสตรง $\pm 15V$ และ $+5V$ ไอซีเบอร์ MC1408 ประกอบด้วยแอมพลิไฟเออร์กระแสอ้างอิง (reference current amplifier) ความต้านทานภายในต่อแบบ R-2R Ladder และ 8 high-speed current switch ในการต่อใช้งานต้องการเพียงความต้านทานและแรงดันอ้างอิงเท่านั้นเพื่อกำหนดค่าแรงดันเอาต์พุตที่ต้องการ ซึ่งไอซีเบอร์นี้มีความแม่นยำสูงมีค่าผิดพลาดเพียง $\pm \frac{1}{2}$ LSB ที่ 25 องศาเซลเซียส กระแสเอาต์พุตที่พิกัด 1.99 mA ในการใช้งานถ้าต้องการค่าแรงดันเอาต์พุตที่มีความถูกต้องสูงจะต้องมีการชดเชย (compensation) ด้วยการต่อคาปาซิเตอร์ระหว่างขา 3 กับ 16 ของไอซีโดยค่าของคาปาซิเตอร์จะมีค่ามากขึ้นตามค่าความต้านทาน R_{14} เพื่อรักษาเฟสแมจิ้น (phase margin) ทำให้วงจรทำงานอย่างมีเสถียรภาพ (stable) สำหรับค่าความต้านทาน R_{14} เท่ากับ 1, 2.5 และ 5 k Ω จะใช้ค่าคาปาซิเตอร์ต่ำสุดเท่ากับ 15, 37 และ 75 pF ตามลำดับ



รูปที่ 5.4 วงจร D/A ที่ใช้ในการควบคุมขนาดสัญญาณอ้างอิงและฮีสเตอร์ซีส์ของ วงจรเคลด้ามีอคคูเลเตอร์

จากวงจรรูปที่ 5.4 วงจรนี้จะส่งสัญญาณไฟฟ้ากระแสตรงที่เอาต์พุตเพื่อไปควบคุมขนาดของ สัญญาณไซน์อ้างอิง สัญญาณฮีสเตอร์ซีส์ และสัญญาณไฟฟ้ากระแสตรง วงจรนี้ประกอบด้วยไอซี แปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิทัลและออปแอมป์เบอร์ LF351 เพื่อสำหรับปรับแต่งขนาด และรูปร่างของสัญญาณที่ต้องการ โดยมีทั้งหมด 3 ชุดซึ่งแต่ละชุดของวงจรจะต่อในลักษณะเดียวกันแต่ต่างกันที่สัญญาณไฟฟ้ากระแสตรงอ้างอิงและเอาต์พุตของวงจร ซึ่งสามารถอธิบายการทำงาน ได้ดังนี้ ไมโครคอนโทรลเลอร์จะส่งสัญญาณในรูปเลขฐาน 16 ออกมาทางพอร์ตเอาต์พุต A₂, B₁ และ B₂ ของไอซี 8255 แล้ว D/A จะทำการแปลงเป็นค่าไฟฟ้ากระแสตรงที่ต้องการเพื่อนำไปควบคุมการทำงาน ของวงจรเคลด้ามีอคคูเลเตอร์ต่อไป

ค่าแรงดันเอาต์พุตสามารถคำนวณได้จากสมการที่ 5.1

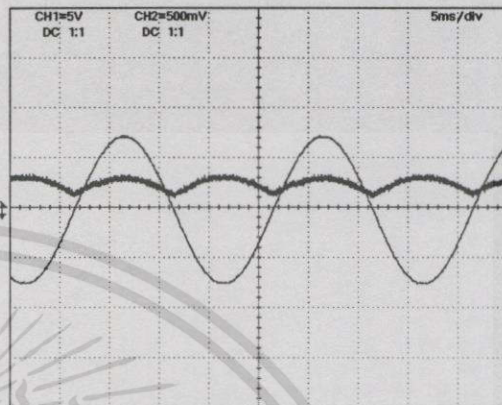
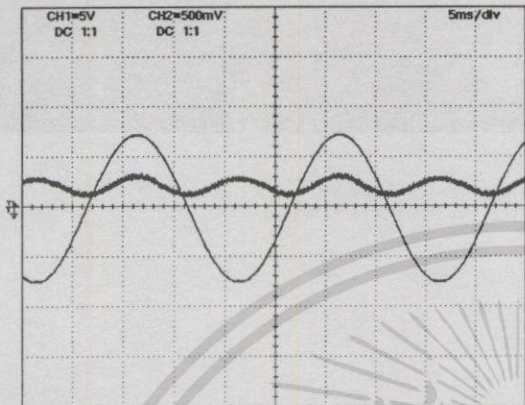
$$V_O = \frac{V_{ref} R_O}{R_{14}} \left(\frac{A_1}{2} + \frac{A_2}{4} + \frac{A_3}{8} + \frac{A_4}{16} + \frac{A_5}{32} + \frac{A_6}{64} + \frac{A_7}{128} + \frac{A_8}{256} \right) \tag{5.1}$$

- เมื่อ V_O = แรงดันสูงสุดที่ต้องการ
- V_{ref} = แรงดันไฟฟ้ากระแสตรงซึ่งเป็นแรงดันอ้างอิง
- A_1-A_8 = ข้อมูลที่คำนวณได้เมื่อแปลงเป็นเลขฐานสอง
- R_O, R_{14} = ค่าความต้านทานเพื่อปรับแต่งแรงดันที่ต้องการ

โดยที่ บิต A_8 ก็คือ LSB (least significant bit) ส่วน A_1 ก็คือ MSB (most significant bit)

วงจรรูปที่ 5.5 และ 5.6 เป็นวงจรส่งสัญญาณคอมมานด์ไซน์อ้างอิง และสัญญาณฮีสเตอร์ซีส์ ตามลำดับ วงจรทั้ง 2 นี้ประกอบด้วยไอซีแปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิทัลเบอร์

รูปที่ 5.7 เป็นสัญญาณที่วัดจากเอาต์พุตของวงจรรูปที่ 5.5 และ 5.6 ทางซ้ายมือของรูปที่ 5.7 แสดงสัญญาณไซน์อ้างอิงกับฮิสเตอร์รีซิสที่มีการปรับขอบเขต ส่วนทางขวามือเป็นสัญญาณไซน์อ้างอิงกับฮิสเตอร์รีซิสแบบไขวชอยคัล

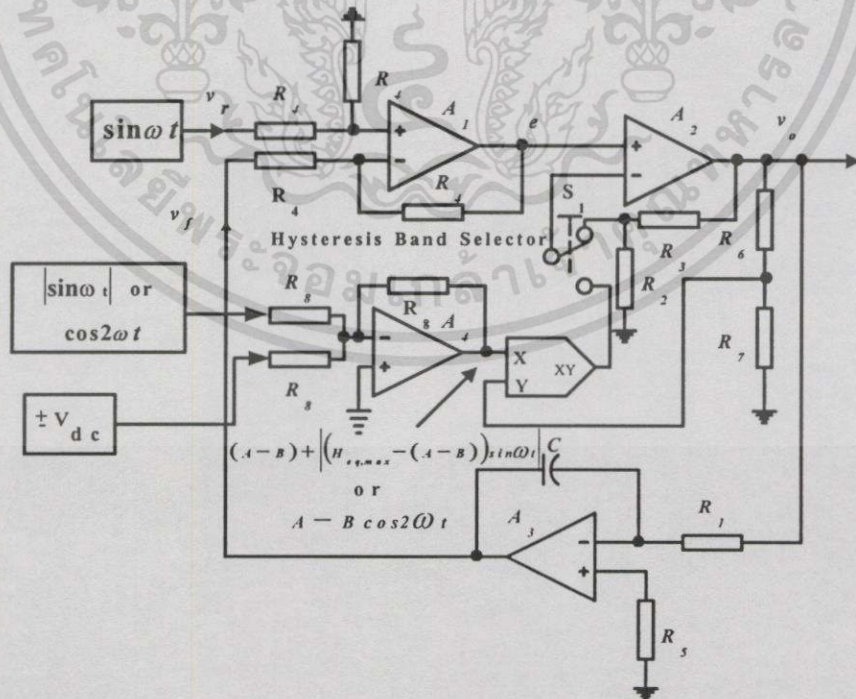


รูปไซน์อ้างอิงและฮิสเตอร์รีซิสขอบเขตบนที่มีการปรับขอบเขต

รูปไซน์อ้างอิงและฮิสเตอร์รีซิสขอบเขตบนแบบไขวชอยคัล

รูปที่ 5.7 ผลการทดลองของรูปคลื่นไซน์อ้างอิงและรูปคลื่นฮิสเตอร์รีซิส

5.4 วงจรการสร้างเทคนิคเคลด้ามีอดดูเลชั่นที่มีขอบเขตฮิสเตอร์รีซิสแบบต่างๆ



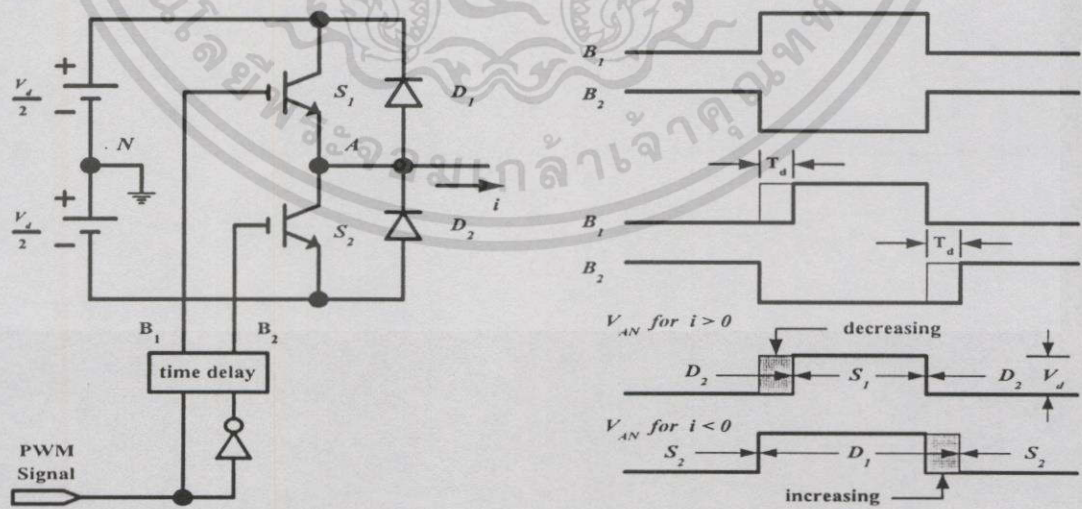
รูปที่ 5.8 วงจรเคลด้ามีอดดูเลชั่นที่มีการเลือกชนิดขอบเขตฮิสเตอร์รีซิสสำหรับการทดลอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 5.8 เป็นวงจรแสดงส่วนที่สร้างแพทเทอร์นพีคดับลิแวมของเซลล์มีอคคูเลชันที่มีขอบเขตฮิสเตอร์รีซิสกึ่งที่ ขอบเขตฮิสเตอร์รีซิสเป็นไขนุชอยคัล และแบบปรับขอบเขตฮิสเตอร์รีซิส ซึ่งสามารถเลือกการทำงานได้ด้วยการปรับเปลี่ยนตำแหน่งสวิตช์ (S_1) โดยออปแอมป์ A_1 จะเป็นตัวสร้างสัญญาณ error ออปแอมป์ A_2 ทำหน้าที่เป็นฮิสเตอร์รีซิสคอมพาราเตอร์ และออปแอมป์ A_3 ทำหน้าที่เป็นตัวอินทิเกรต ในขณะที่ทำงานในโหมดการควบคุมขอบเขตฮิสเตอร์รีซิสพัลส์กว้างที่บริเวณจุดตัดผ่านศูนย์ของสัญญาณ ไขนุชอ้างอิงจะถูกบังคับให้ความกว้างของพัลส์ลดลง เป็นผลให้ความเวลาของพัลส์พีคดับลิแวมตลอดคาบมูลฐานมีความถี่ค่อนข้างคงที่ส่งผลให้ลดการกระจายของฮาร์โมนิกส์อันดับต่ำลงได้ ซึ่งความถี่สวิตซ์ของเทคนิคเซลล์มีอคคูเลชันสามารถปรับได้ 2 วิธีคือวิธีที่หนึ่งเปลี่ยนค่าขอบเขตของฮิสเตอร์รีซิสด้วยการปรับค่าความต้านทาน R_2 และ R_3 วิธีที่สองคือเปลี่ยนค่าคงที่ทางเวลาของตัวอินทิเกรตด้วยการปรับค่าความต้านทาน R_1 และค่าคาปาซิเตอร์ในวงจร

5.5 วงจรเดดไทม์

เป็นวงจรแยกสัญญาณที่จะนำไปควบคุมอุปกรณ์สวิตซ์ IGBT ตัวบนและตัวล่างในกิ่งเดียวกันของวงจรอินเวอร์เตอร์ตามรูปที่ 5.9(a) โดยวงจรจะทำหน้าที่สร้างเดดไทม์เพื่อป้องกันไม่ให้ IGBT ทั้งสองทำงานพร้อมกัน ในขณะที่มีการเปลี่ยนสถานะการทำงานอันเนื่องมาจากผลของสโตเรจไทม์ของ IGBT เอง ซึ่งจะทำให้เกิดการลัดวงจรภายในกิ่งชั่วขณะ ผลก็คืออาจทำให้ IGBT เสียหายได้ หลักการสร้างเดดไทม์แสดงดังรูป 5.9(b) ซึ่งทำได้โดยสร้างเวลาหน่วงในการทำงานของ IGBT ทั้งสองออกไปมีค่าเท่ากับ T_d วงจรเดดไทม์ที่ได้ออกแบบแสดงดังรูปที่ 5.10

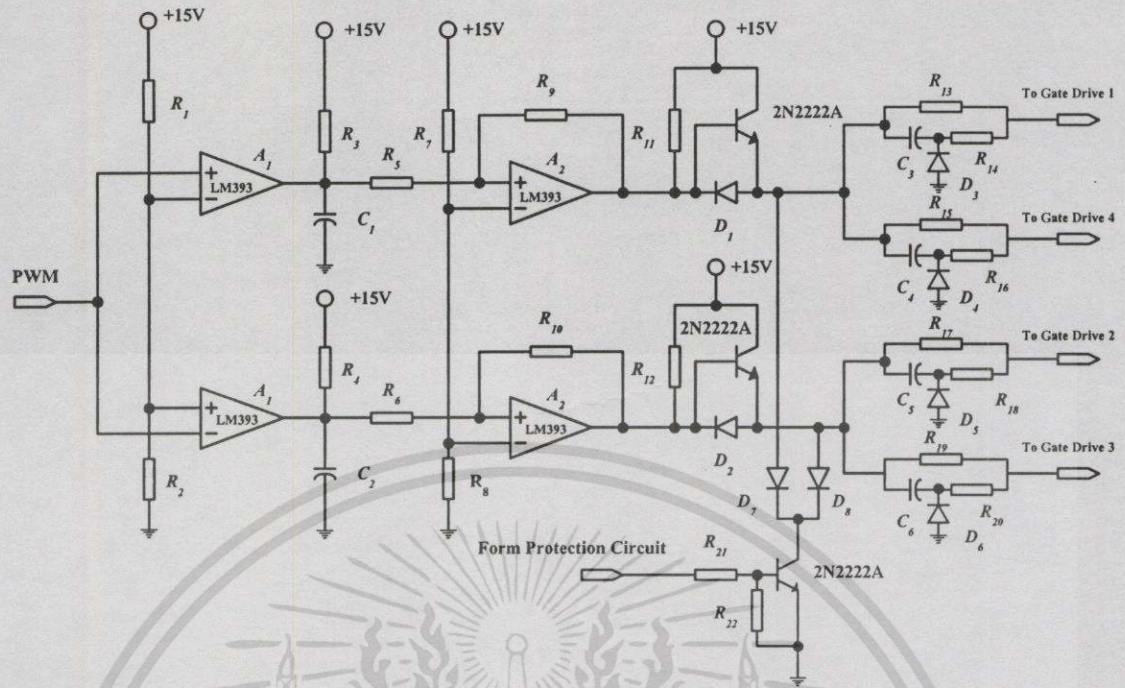


(a) วงจรกำลังอินเวอร์เตอร์

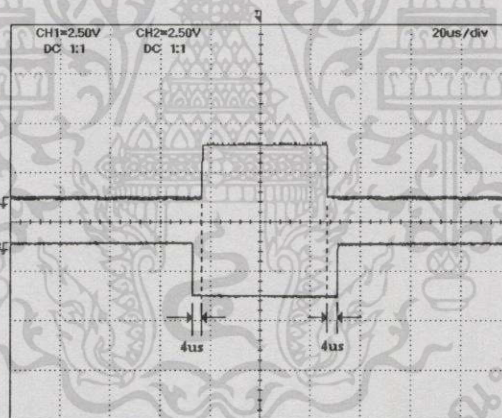
(b) สัญญาณต่างๆเมื่อมีการสร้างเดดไทม์

รูปที่ 5.9 หลักการสร้างวงจรเดดไทม์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.10 วงจรเคดใหม่พร้อมด้วยวงจรดับสัญญาณเกิด



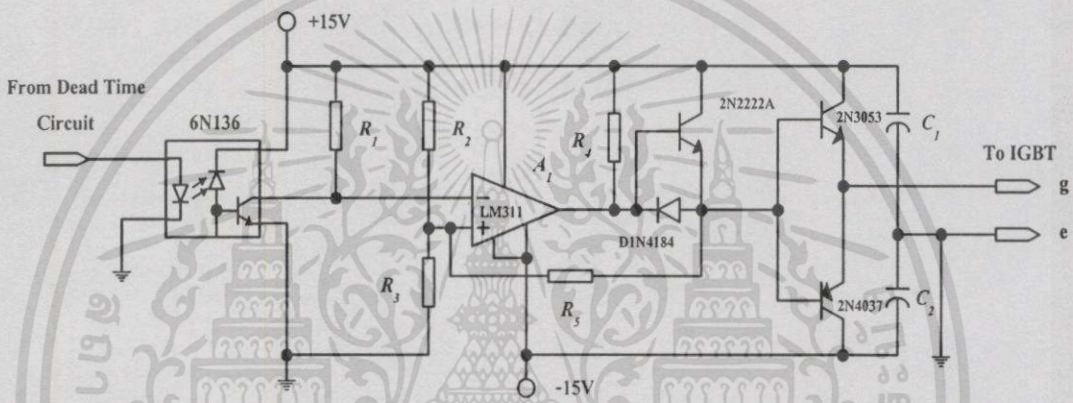
รูปที่ 5.11 ผลการทดลองสัญญาณเอาต์พุตวงจรถัดใหม่

วงจรรูปที่ 5.10 สัญญาณพีคดับลิวิตเอ็มที่ต้องการสร้างเคดใหม่จะเป็นอินพุตของวงจรถัดใหม่ ซึ่งวงจรถัดใหม่จะทำให้สัญญาณดังกล่าวมีค่าเวลาเคดใหม่เกิดขึ้นดังรูปคลื่นแสดงการทำงาน เวลาที่สามารถตั้งค่าได้จากค่าคงที่ทางเวลา RC (ตามวงจรถัดคือ R_3C_1 และ R_4C_2) ในทางทฤษฎีพบว่าถ้าค่าเวลาเคดใหม่สูงจะทำให้แรงดันเอาต์พุตมูลฐานลดลงไปจากเดิม และจะมีผลทำให้เกิดฮาร์โมนิคส์อันดับต่ำ ดังนั้นการกำหนดค่าเคดใหม่ที่เหมาะสมจะมีความสัมพันธ์กับค่า t_r และ t_f ของ IGBT จากการทดลองได้เลือกค่าที่เหมาะสมสำหรับการทำงานประมาณ $4 \mu s$ สัญญาณที่ออกจากวงจรถัดใหม่จะถูกส่งไปที่วงจรถัดถัดไป โดยได้แสดงผลการวัดจริงดังแสดงในรูปที่ 5.11

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

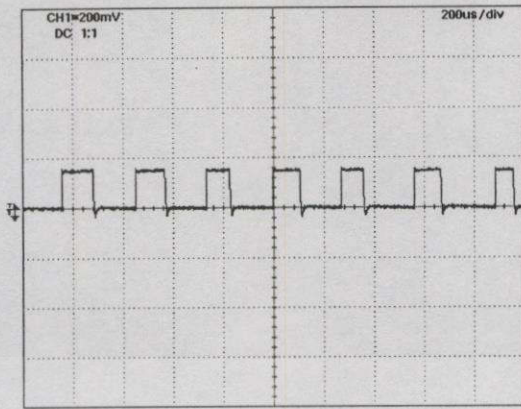
5.6 วงจรขับนำเกต

สัญญาณควบคุมการทำงานของ IGBT ที่ได้จากวงจรควบคุมจะต้องนำมาผ่านวงจรขับเกตก่อนส่งไปยัง IGBT เนื่องจาก IGBT ในวงจรอินเวอร์เตอร์แต่ละตัวจะทำงานที่ความต่างศักย์ไฟฟ้าแตกต่างกันจำเป็นต้องมีการแยกกราวด์ของ IGBT แต่ละตัว และนอกจากนี้ยังต้องการแยกส่วนวงจรควบคุมออกจากวงจรกำลัง เพื่อที่จะแยกสัญญาณพีดับลิวิตีเอ็มจากวงจรควบคุมและวงจรกำลังออกจากกันซึ่งอาจใช้พัลส์ทรานส์ฟอร์มเมอร์หรือออปโต โนวิทยานิพนธ์นี้ได้เลือกใช้ออปโตซึ่งเป็นอุปกรณ์แยกกราวด์โดยใช้แสง ดังนั้น การแยกกราวด์โดยใช้ออปโตจึงต้องสร้างวงจรไฟเลี้ยงที่เป็นอิสระต่อกันเพื่อจ่ายให้กับส่วนวงจรขับเกต

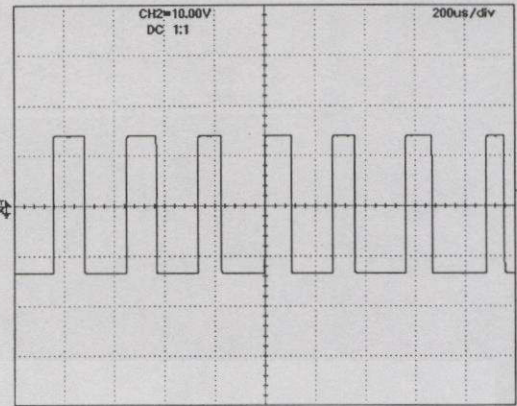


รูปที่ 5.12 วงจรขับนำสัญญาณเกตของไอจีบีที

วงจรขับเกตนี้ได้ออกแบบใช้กับ IGBT ทั้งหมด 4 ตัว ดังรูปที่ 5.12 แสดงวงจรขับเกตจริง โดยได้ใช้ออปโตเบอร์ 6N136 ซึ่งจะทนกระแสฟอร์เวิร์ดไบอัสสูงสุดเท่ากับ 25 mA และมีผลตอบสนองทางความเร็วสูงด้วย t_{PHL} และ t_{PLH} เท่ากับ 0.8 μs ที่ความต้านทานโหลดเท่ากับ 1.9 $k\Omega$ การทำงานของวงจรคือ สัญญาณพีดับลิวิตีเอ็มที่ถูกสร้างมาจากวงจรเคดไทม์จะข้ามผ่านออปโตเพื่อแยกกราวด์ระบบควบคุมออกจากวงจรกำลังด้วยการใช้หลักการส่งถ่ายสัญญาณด้วยแสง สัญญาณเอาต์พุตของออปโตจะกลับเฟสกับสัญญาณอินพุต ดังนั้นจึงต้องปรับแต่งสัญญาณให้อินเฟสกับอินพุตโดยใช้ออปแอมป์เบอร์ LM311 เป็นตัวคอมพาราเตอร์ จากนั้นใช้ทรานซิสเตอร์เบอร์ 2N2222A เป็นตัวขยายกระแสและส่งสัญญาณไปให้ทรานซิสเตอร์ที่ต่อเป็นแบบพหุพูล โดยใช้ทรานซิสเตอร์เบอร์ 2N3053 และ 2N4037 เพื่อขยายกระแสอีกครั้งและรักษาระดับแรงดันของสัญญาณขับเกตให้คงที่มีค่าเพียงพอกับความต้องการของอุปกรณ์สวิตชิง IGBT ที่ไม่ทำให้การทำงานของวงจรกำลังผิดพลาดไปได้ รูปคลื่นสัญญาณ PWM ก่อนเข้าวงจรและหลังจากผ่านวงจรแสดงดังรูปที่ 5.13



สัญญาณอินพุต

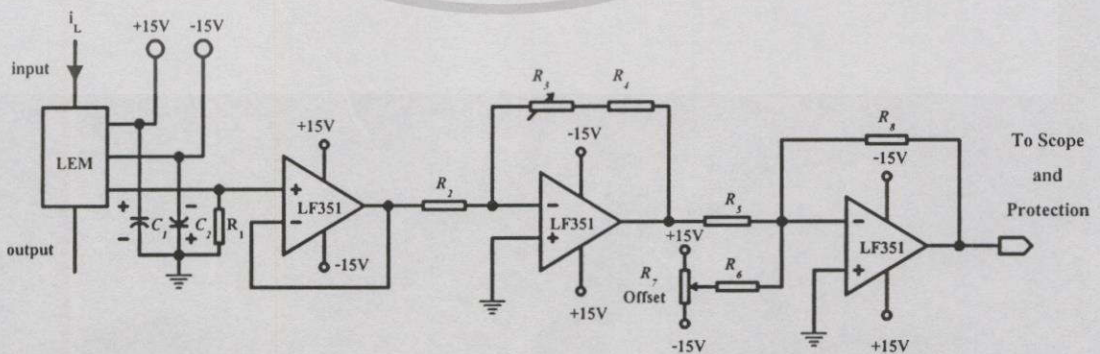


สัญญาณเอาต์พุต

รูปที่ 5.13 ผลการทดลองสัญญาณขั้วนำเกตจริง

5.7 วงจรตรวจจับกระแส

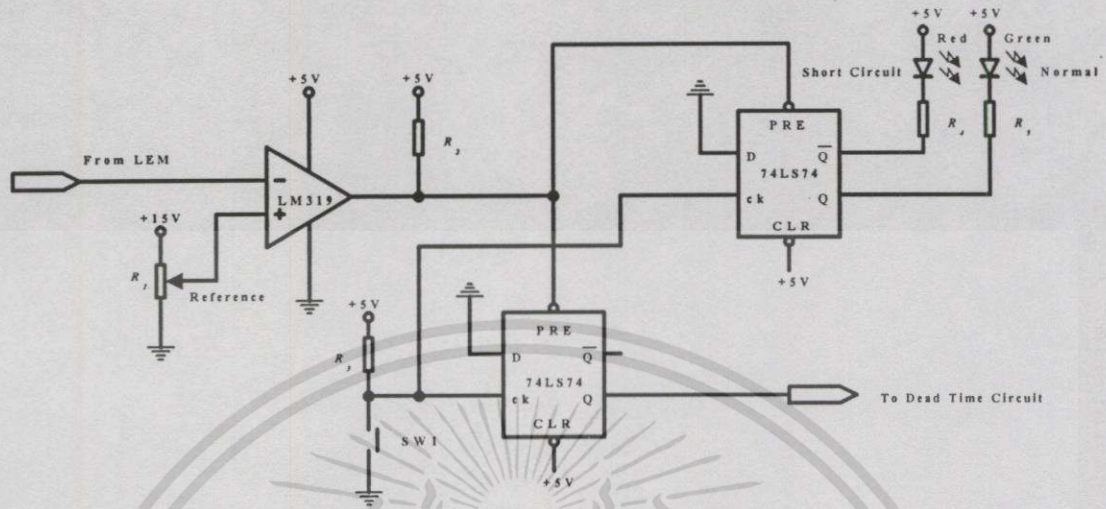
วงจรจะทำหน้าที่ตรวจจับกระแส (current transducer) เพื่อเก็บข้อมูลของกระแสที่ไหลผ่านโหลดของอินเวอร์เตอร์ และเป็นตัวตรวจจับกระแสเพื่อส่งไปยังวงจรป้องกันกระแสเกิน (over current protection) ในวิทยานิพนธ์นี้ได้ใช้ LEM ซึ่งเป็นอุปกรณ์ที่ใช้หลักการของ hall-effect เนื่องจากมีข้อดีกว่าหม้อแปลงกระแส (current transformer) คือสามารถตรวจจับได้ทั้งรูปคลื่นไฟฟ้ากระแสตรงและไฟฟ้ากระแสสลับตอบสนองความถี่สูงได้ ความผิดพลาดของสัญญาณที่ได้มีค่าต่ำ มีแบนวิดท์กว้าง มีให้เลือกใช้งานได้หลายขนาดและใช้งานง่าย ซึ่งในงานวิจัยนี้ได้ใช้ LEM เพื่อตรวจจับกระแสที่ไหลผ่านโหลดของอินเวอร์เตอร์ (I_L) เพื่อนำมาประมวลผลด้วยโปรแกรม Matlab และส่งสัญญาณให้วงจรป้องกันกระแสเกิน โดยได้เลือกพิกัด 25A รุ่น LA25-NP ใ้สำหรับการใช้งาน LEM จะต้องมีการปรับย่านให้เหมาะสม ซึ่งในวิทยานิพนธ์นี้ได้ปรับค่าไว้ที่ 1A(rms):1V(peak) นอกจากนี้ต้องมีวงจรสนับสนุนการทำงานด้วย เช่น แหล่งจ่ายไฟตรงขนาด $\pm 15V$ วงจรบัฟเฟอร์ เพื่อทำให้ค่าอิมพีแดนซ์ของวงจรสูงขึ้นและวงจรปรับค่าออฟเซตของสัญญาณ ตามรูปที่ 5.14



รูปที่ 5.14 วงจรตรวจจับกระแส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.8 วงจรป้องกัน

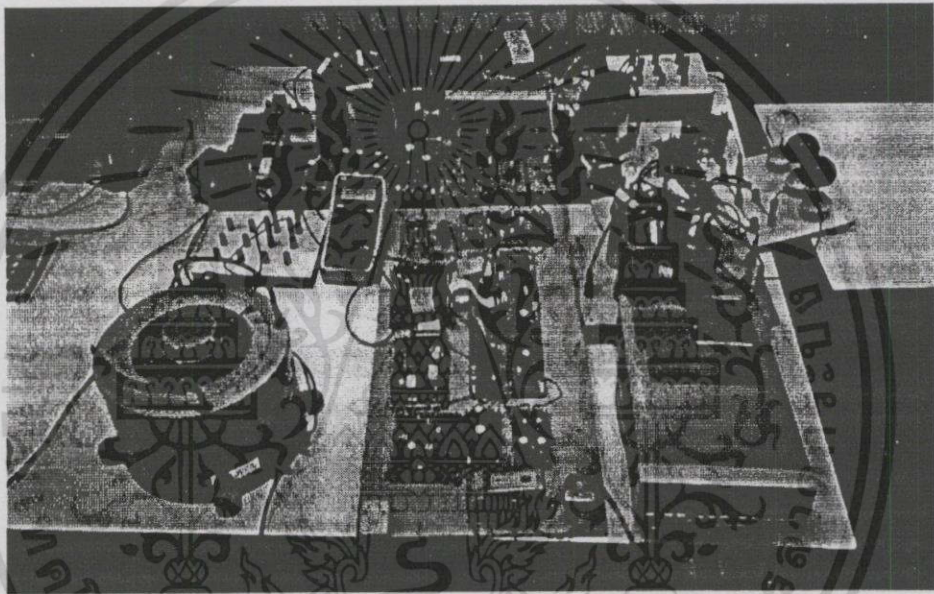


รูปที่ 5.15 วงจรป้องกันกระแสเกิน

จากรูปที่ 5.15 วงจรนี้จะรับสัญญาณกระแสจากเอาต์พุตของวงจรตรวจจับกระแสแล้วนำมาผ่านวงจรเรกติไฟเออร์และคาปาซิเตอร์เพื่อกรองให้เป็นสัญญาณไฟฟ้ากระแสตรงแล้วนำมาเปรียบเทียบกับสัญญาณไฟฟ้ากระแสตรงอ้างอิงด้วยออปแอมป์เบอร์ LM319 โดยออปแอมป์เบอร์นี้จะเปลี่ยนขนาดสัญญาณจาก +15V ให้เป็นสัญญาณที่มีขนาดเดียวกับสัญญาณทางคิจิตอลคือ +5V เพื่อส่งสัญญาณไปให้ขาพีซีตของตัว D ฟลิปฟลอปเบอร์ 74LS74 ซึ่งฟลิปฟลอปเบอร์นี้จะมี D ฟลิปฟลอป 2 ตัวในไอซีตัวเดียวกัน ถ้าวงจรตรวจจับกระแสส่งสัญญาณกระแสสูงกว่าสัญญาณไฟฟ้ากระแสตรงอ้างอิง ออปแอมป์ LM319 จะส่งสัญญาณขนาด 0V ไปทริกให้ D ฟลิปฟลอปทำงาน ส่งผลให้ LED (red) เปล่งแสงเพื่อแสดงให้รู้ว่าเกิดฟลัดด์ขณะเดียวกันขา Q ของฟลิปฟลอปจะส่งสัญญาณ high ที่มีขนาดเท่ากับ +5V แล้วส่งสัญญาณต่อไปยังวงจรเดดไทม์ (ทริกทรานซิสเตอร์ให้ทำงาน) เพื่อดับสัญญาณเกตก็เป็นกรป้องกันกระแสเกินให้กับระบบอินเวอร์เตอร์ ส่วนสวิทช์ SW₁ ทำหน้าที่เคลียร์สัญญาณฟลัดด์โดยกดสวิทช์ SW₁ จะทำให้หลอดไฟ LED (green) สว่างเมื่อสัญญาณจากวงจรตรวจจับกระแสต่ำกว่าแรงดันไฟฟ้ากระแสตรงอ้างอิง

5.9 ชิ้นงานวิทยานิพนธ์

เครื่องต้นแบบของอินเวอร์เตอร์หนึ่งเฟสที่ได้ออกแบบและสร้างขึ้นมีทั้งวงจรควบคุมและวงจรถูกำลังของภาคเรกติไฟเออร์ วงจรฟิวเตอร์ และวงจรอินเวอร์เตอร์ ได้นำเครื่องต้นแบบดังกล่าวไปทดสอบกับโหลดสถานะต่างๆ สำหรับวงจรถูกำลังนั้นได้ทำการติดตั้งใน PCB เพื่อลดปัญหาต่างๆ เช่น สัญญาณรบกวน สำหรับอุปกรณ์สวิตชิง IGBT ของชุดวงจรอินเวอร์เตอร์แต่ละตัวได้ยึดติดกับแผ่นระบายความร้อน (heat sink) และมีพัดลมช่วยในการถ่ายเทความร้อนพร้อมกับแผ่นปรีนซ์ของวงจรขับเคลื่อนได้ยึดติดอยู่ใกล้ตัวอุปกรณ์สวิตชิงเพื่อลดค่าอิมพีแดนซ์ของสายป้องกันสัญญาณรบกวนดังแสดงให้เห็นในรูปที่ 5.16



รูปที่ 5.16 เครื่องต้นแบบอินเวอร์เตอร์ 1 เฟสด้วยเทคนิคเคลด้ามอเตอร์ที่มีขอบเขตฮีสเตอร์รีชีสแบบต่างๆ

5.10 สรุป

ในบทนี้ได้ออกแบบและสร้างระบบควบคุมมอเตอร์ด้วยเทคนิคเคลด้ามอเตอร์ที่มีขอบเขตฮีสเตอร์รีชีสที่ ไซนูซอยดัล และแบบปรับขอบเขตฮีสเตอร์รีชีส ตลอดจนระบบวงจรถูกำลังของอินเวอร์เตอร์ ซึ่งมีการแสดงและอธิบายอย่างละเอียด รวมทั้งแสดงผลการทดสอบการทำงานของวงจรต่างๆ เพื่อตรวจสอบการทำงานและเป็นการยืนยันว่าวงจรที่ได้ออกแบบทำงานได้ถูกต้อง อีกทั้งแสดงชิ้นงานที่สร้างขึ้นเป็นเครื่องต้นแบบสำหรับการทดสอบต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 6

การทดลองและผลการทดลอง

อินเวอร์เตอร์เครื่องต้นแบบที่ได้สร้างขึ้นโดยใช้เทคนิคเซลล์ด้ามือคูลเลอร์ที่มีขอบเขตฮีสเตอร์รีซิสแบบต่างๆที่ได้นำเสนอได้แก่ แบบคงที่ แบบไซนูซoidal และแบบปรับขอบเขตฮีสเตอร์รีซิสสามารถนำไปทดสอบในกรณีที่โหลดเป็นความต้านทาน ความต้านทานต่ออนุกรมกับตัวเหนี่ยวนำ และได้ทดลองเมื่อนำไปประยุกต์ใช้งานที่ต้องการความถี่เอาต์พุตคงที่ และผลอื่นๆเพื่อทดสอบเปรียบเทียบคุณสมบัติของแพทเทอร์นพีคดับลิวเอ็มแต่ละเทคนิค นอกจากนี้ได้มีการนำผลการทดลองดังกล่าวไปเปรียบเทียบกับเทคนิค SPWM ซึ่งผลการทดลองสามารถแบ่งออกเป็นหัวข้อได้ดังต่อไปนี้

6.1 การทดสอบเพื่อเปรียบเทียบแพทเทอร์นแรงดันพีคดับลิวเอ็ม

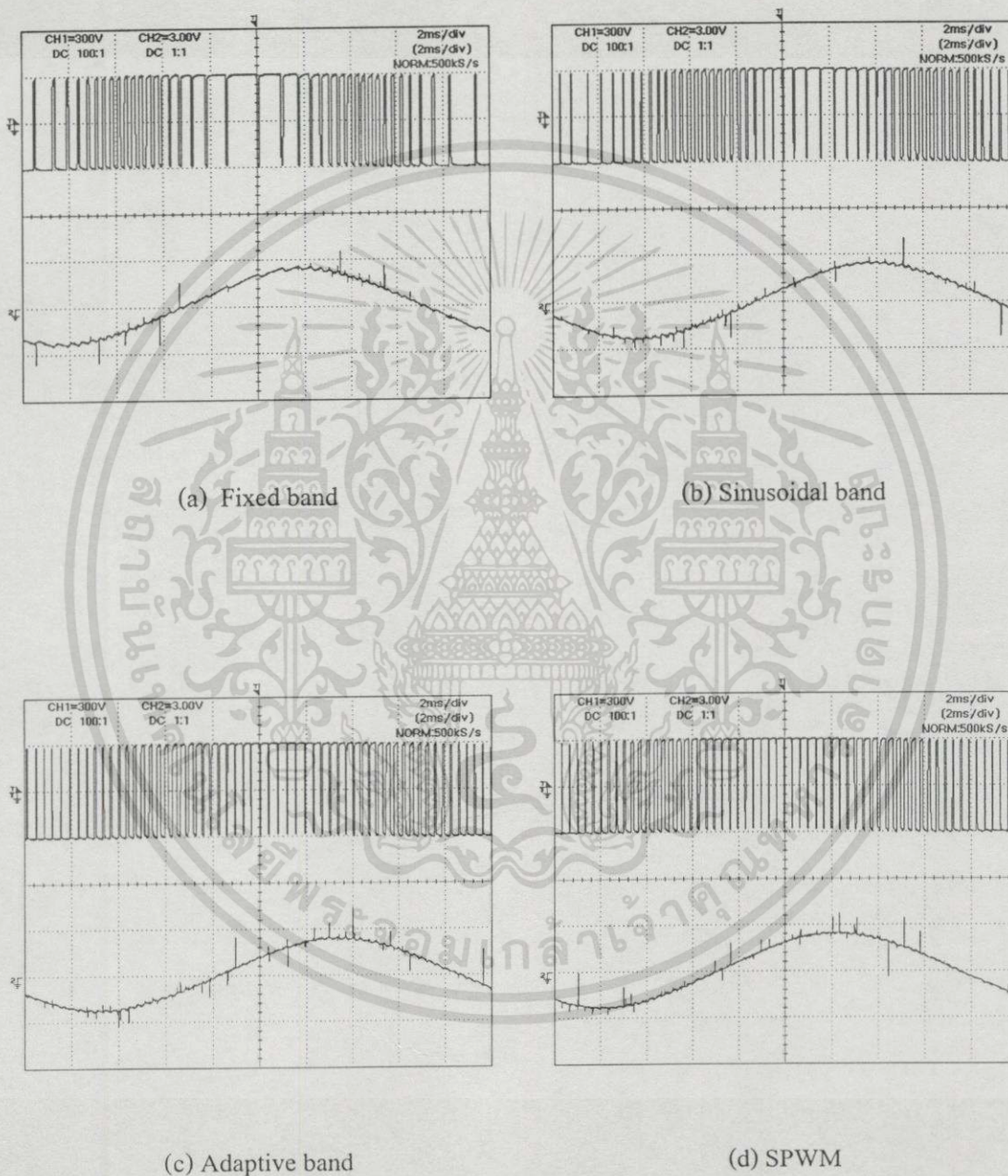
ในการจำลองการทำงานได้ใช้โปรแกรม PSpice แล้วเก็บข้อมูลให้อยู่ในไฟล์ *.csv เพื่อนำไปวิเคราะห์คุณภาพของรูปคลื่นด้วยโปรแกรม MATLAB (โปรแกรม MATLAB ที่ใช้ในการวิเคราะห์คุณภาพของรูปคลื่นต่างๆได้แสดงไว้ในภาคผนวก ข) ส่วนการทดลองได้จากการเก็บข้อมูลของรูปคลื่นแรงดัน และกระแสที่ไหลผ่านโหลดของอินเวอร์เตอร์โดยใช้ Digital Oscilloscope ยี่ห้อ YOGOKAWA รุ่น DL1520 ที่มี A/D ขนาด 8 bits 200MS/s 150 MHz เก็บข้อมูลให้อยู่ในไฟล์ *.csv แล้วนำไปวิเคราะห์คุณภาพรูปคลื่นด้วยค่าดัชนีคุณภาพของแรงดันและกระแสด้วยโปรแกรม MATLAB ต่อไป

ในการจำลองและทดลองเพื่อเปรียบเทียบเทคนิคเซลล์ด้ามือคูลเลอร์ทั้ง 3 แบบ กับเทคนิค SPWM นั้นได้ทดลองเปรียบเทียบที่ดัชนีการมือคูลเลอร์ค่าเดียวกัน กล่าวคือค่าแรงดันมูลฐานมีค่าเท่ากันในแต่ละดัชนีการมือคูลเลอร์ รวมถึงที่ความถี่สวิตชิ่งเดียวกันด้วย โดยในแต่ละเทคนิคพีคดับลิวเอ็มจะทำการเปลี่ยนค่าดัชนีการมือคูลเลอร์ตั้งแต่ 0.1 ถึง 1.0 โดยมีช่วงในการเปลี่ยนค่าเป็น 0.1 ในการออกแบบเทคนิคเซลล์ด้ามือคูลเลอร์ทั้ง 3 แบบได้ออกแบบตามหัวข้อที่ 4.5 และใช้กราฟนอร์แมลไลซ์พารามิเตอร์มือคูลเลอร์ในหัวข้อ 4.8 ส่วนเทคนิค SPWM ได้ออกแบบตามหัวข้อ 2.2.1 และในส่วนการแสดงผลของข้อมูลของเทคนิคเซลล์ด้ามือคูลเลอร์เพื่อความเข้าใจง่ายได้กำหนดดัชนีการมือคูลเลอร์ให้เหมือนกับเทคนิค SPWM เพราะเทคนิคเซลล์ด้ามือคูลเลอร์นั้นแรงดันมูลฐานจะขึ้นอยู่กับค่า s_m ที่ได้กำหนดไว้

ในส่วนการแสดงผลของรูปคลื่นสัญญาณของแรงดันและกระแสในแต่ละเทคนิคเซลล์ด้ามือคูลเลอร์ โดยได้ทดลองที่ความถี่สวิตชิ่ง 1-5 kHz จ่ายโหลดความต้านทานและความต้านทานต่ออนุกรมกับตัวเหนี่ยวนำ ป้อนแรงดันไฟฟ้ากระแสตรง 310 V ผลการทดลองสามารถแสดงได้ดังรูป

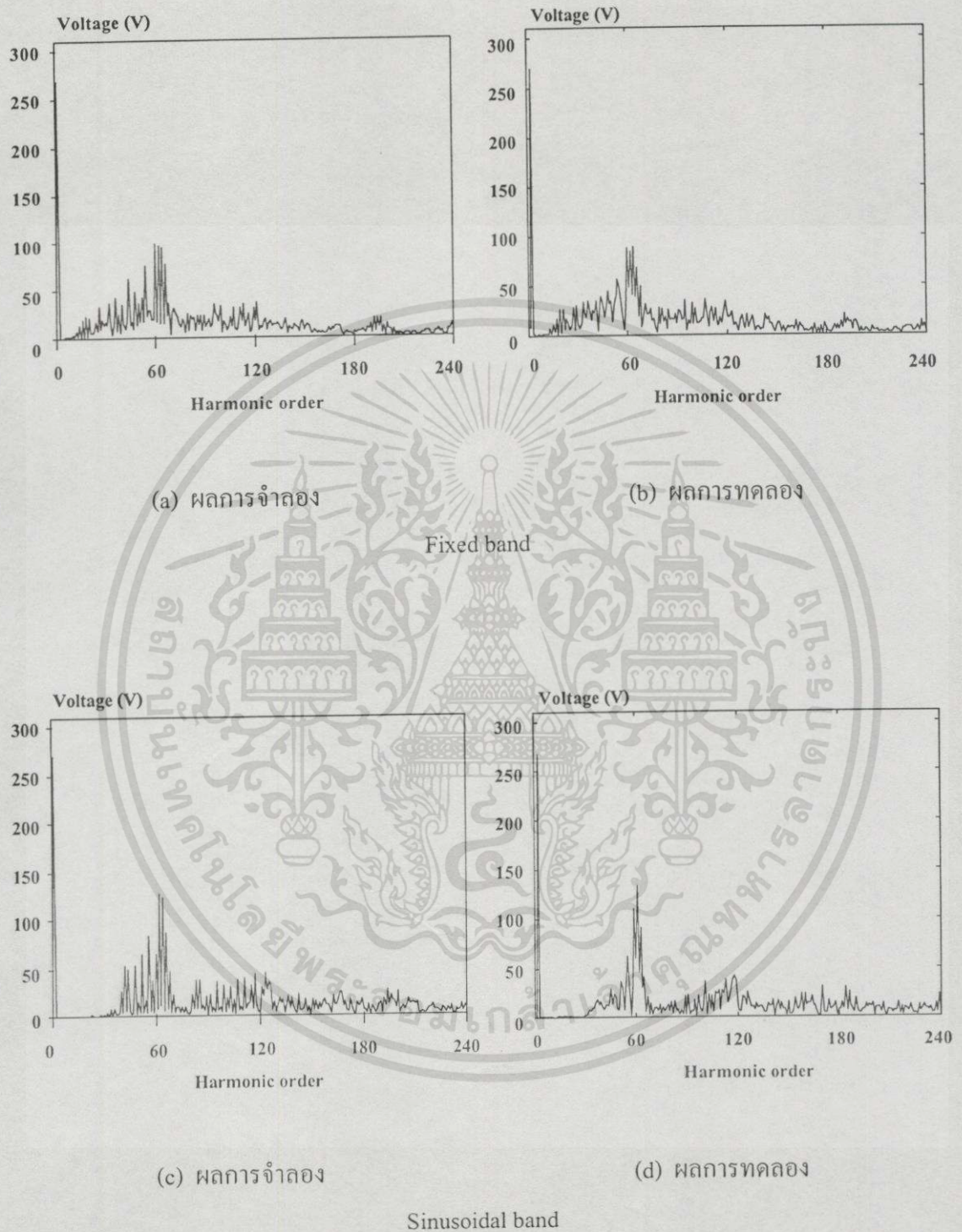
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ที่ 6.1 เมื่อค่า M_d เท่ากับ 0.9 ความถี่สวิตซิ่ง 3 kHz และรูปที่ 6.3 เป็นผลการทดลองที่ค่า M_d เท่ากับ 0.6 ความถี่สวิตซิ่ง 5 kHz และสามารถแสดงสเปกตร้าร์โมนิคส์ของเพทเทอร์นแรงดันของผลการทดลองรูปที่ 6.1 และ 6.3 ได้ดังรูปที่ 6.2 และรูปที่ 6.4 ตามลำดับ



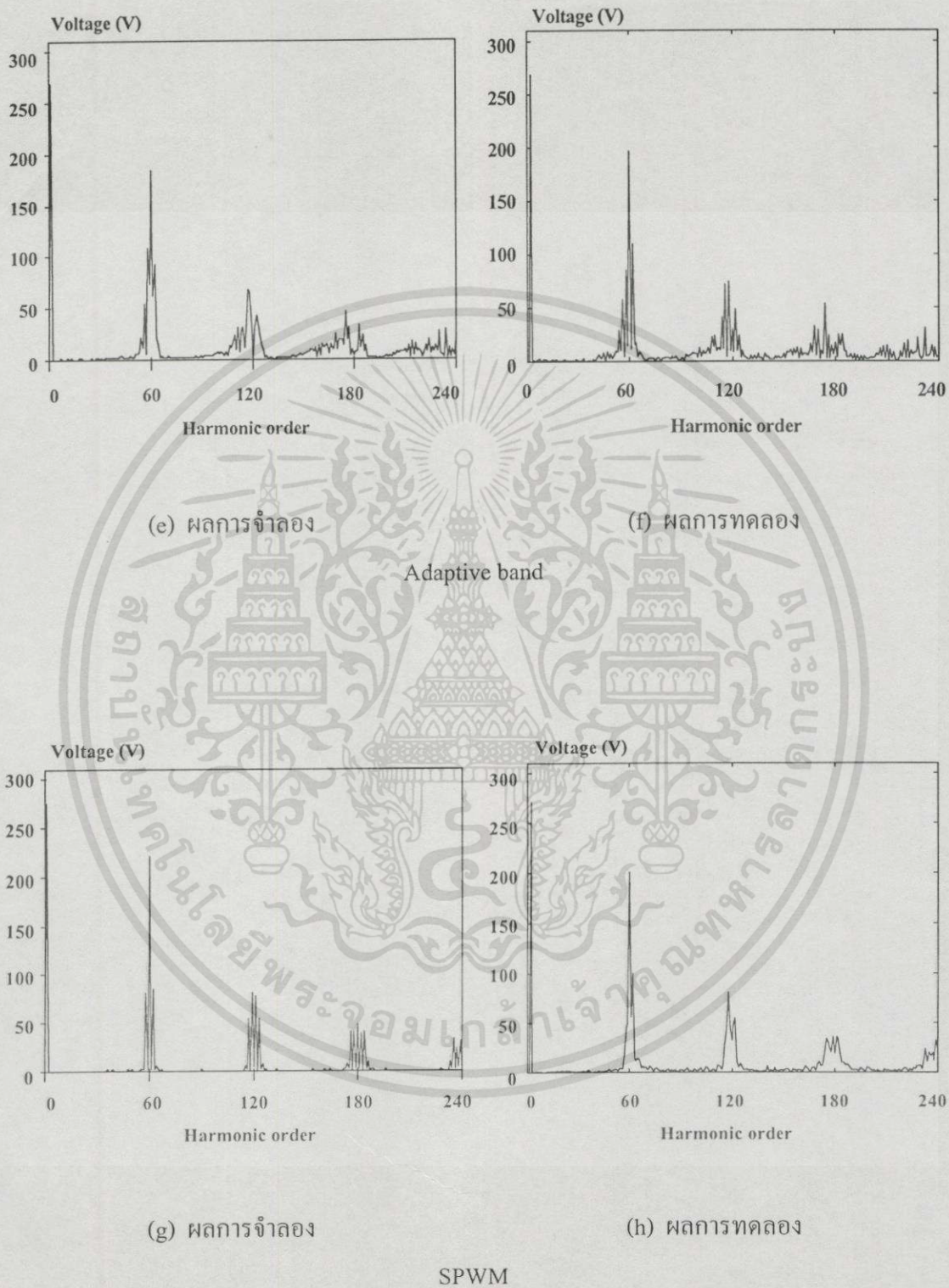
รูปที่ 6.1 รูปคลื่นแรงดันและกระแสเอาต์พุตอินเวอร์เตอร์ที่ได้จากการทดลอง เมื่อ $M_d=0.9$ ความถี่สวิตซิ่ง 3 kHz ในกรณีที่จ่ายโหลด RL

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะวิธีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



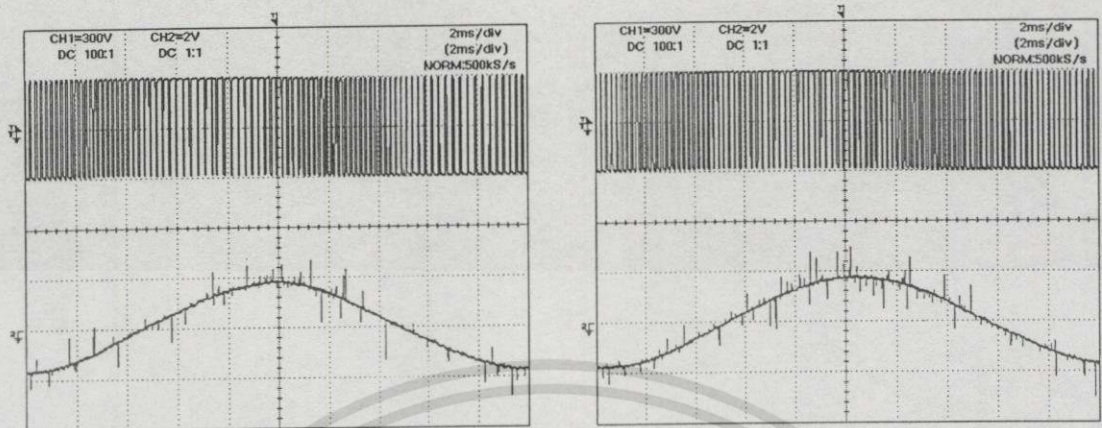
รูปที่ 6.2 สเปกตรัมแรงดันที่ได้จากการจำลองและทดลองภายใต้เงื่อนไขเดียวกับรูปที่ 6.1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



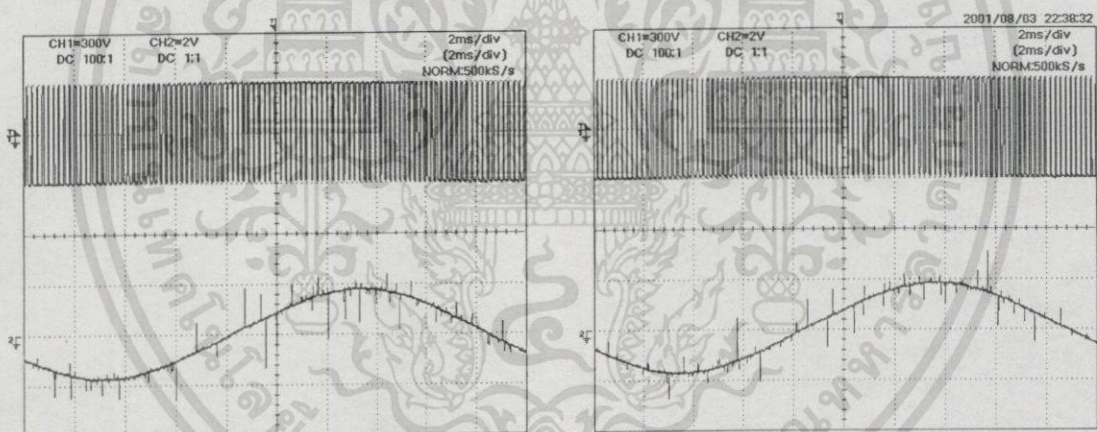
รูปที่ 6.2 (ต่อ)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(a) Fixed band

(b) Sinusoidal band

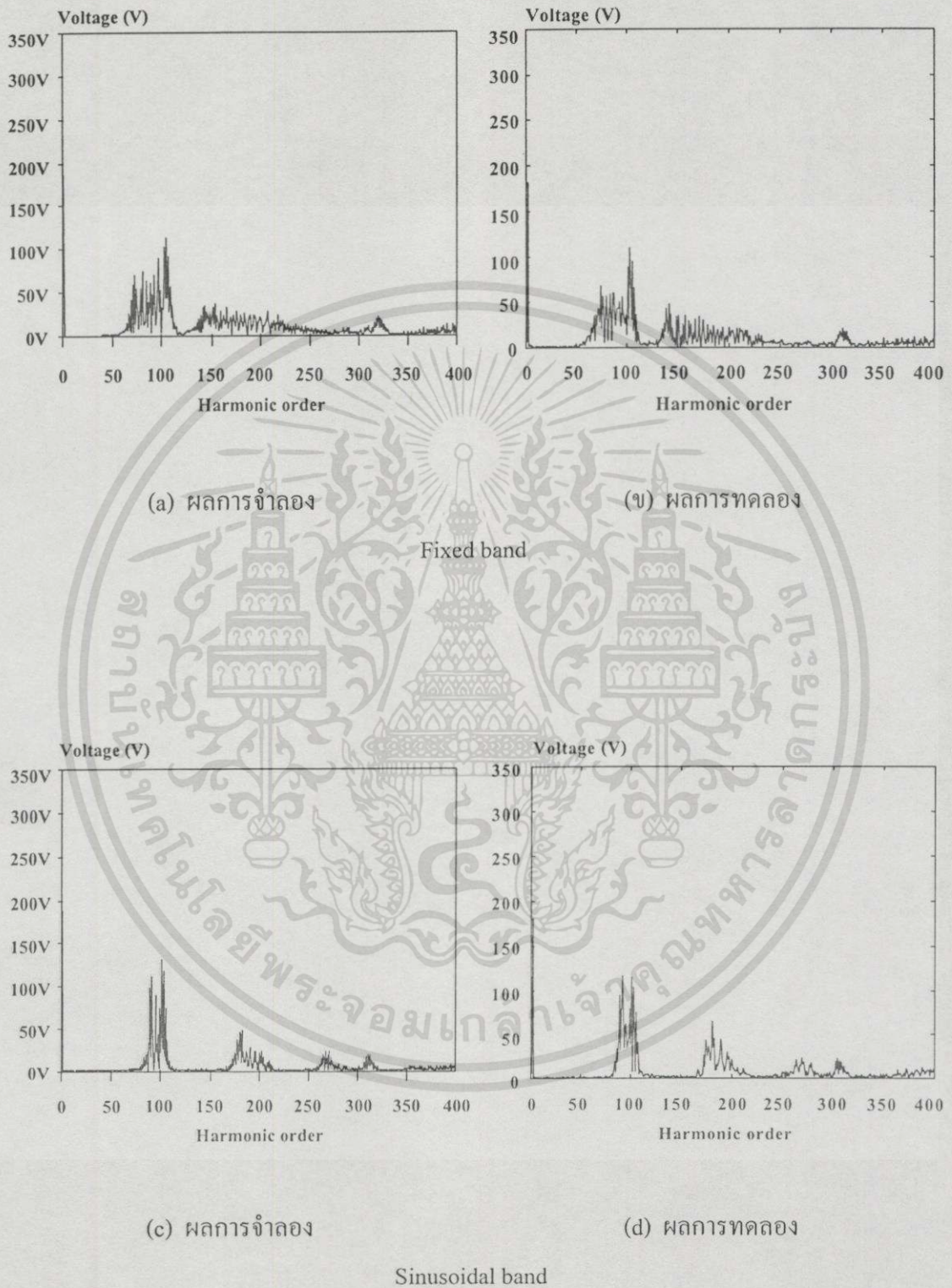


(c) Adaptive band

(d) SPWM

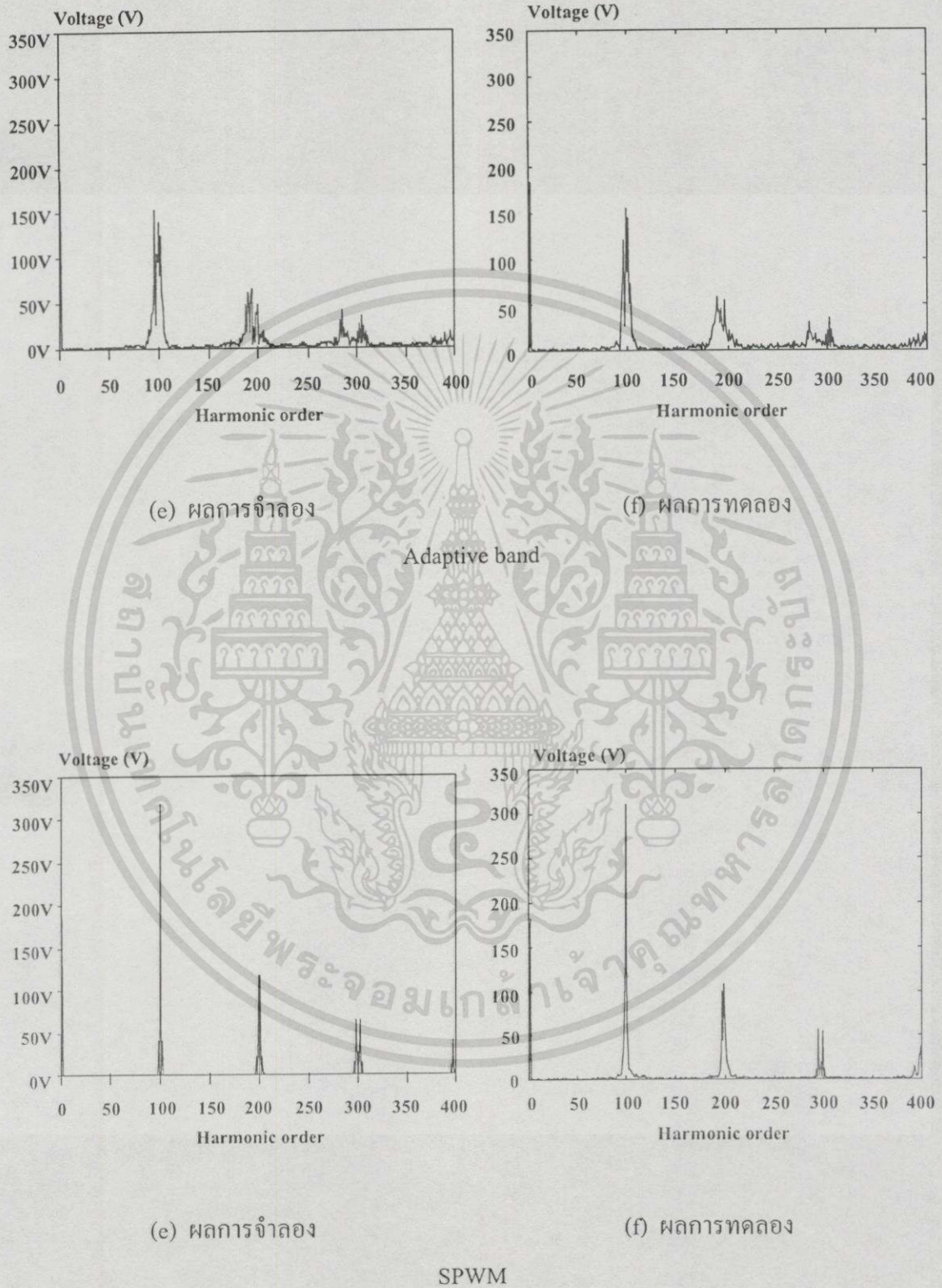
รูปที่ 6.3 รูปคลื่นแรงดันและกระแสเอาต์พุตอินเวอร์เตอร์ที่ได้จากการทดลอง เมื่อ $M_d=0.6$
ความถี่สวิตซิ่ง 5 kHz ในกรณีที่ย้ายโหลด RL

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 6.4 สเปกตร้าแรงดันที่ได้จากการจำลองและทดลองภายใต้เงื่อนไขเดียวกับรูปที่ 6.3

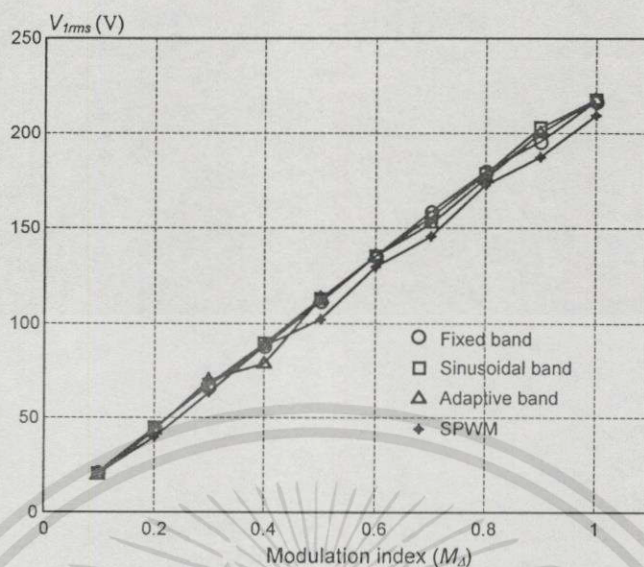
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



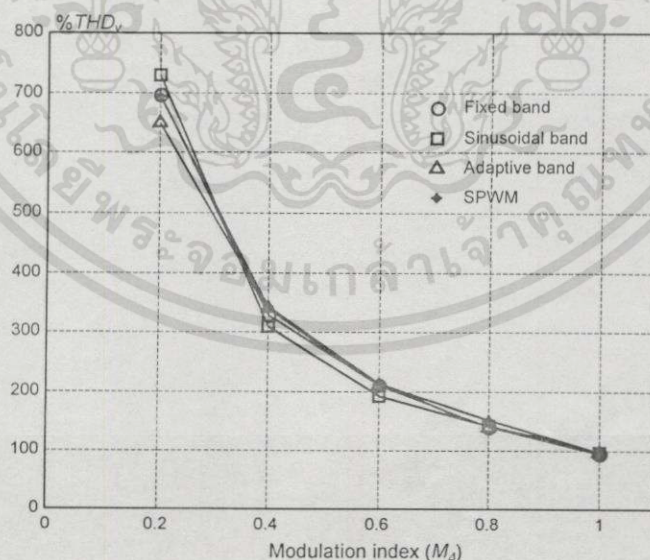
รูปที่ 6.4 (ต่อ)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ผลการทดลองรูปที่ 6.5 ถึงรูปที่ 6.9 เป็นการทดลองเปรียบเทียบความสัมพันธ์ระหว่างเทคนิคที่ดับเบิลวีเอ็มด้วยค่าดัชนีคุณภาพได้แก่ V_{rms} , $\%THD_v$, $\%THD_i$, $\%DF$, และ $\%DF$, กับค่าดัชนีการมีอคดูแลด ซึ่งจากสมการค่าดัชนีคุณภาพของรูปคลื่นจะพิจารณาจากแพทเทอร์นแรงดันและกระแสเอาต์พุตของอินเวอร์เตอร์ ซึ่งในรูปผลการทดลองดังกล่าวเป็นการทดลองกับเทคนิคเคลด้ามีอคดูแลดชั้นทั้ง 3 แบบ รวมถึงเทคนิค SPWM ด้วย จากการจำลองและทดลองค่าดัชนีคุณภาพของรูปคลื่นในกรณีที่จ่ายโหลดความต้านทาน และความต้านทานต่ออนุกรมกับตัวเหนี่ยวนำจะมีค่าใกล้เคียงกัน ยกเว้นค่า $\%THD_v$ กล่าวคือ ค่า $\%THD_v$ กับ $\%THD_i$ มีค่าใกล้เคียงกันมากในกรณีที่โหลดเป็นความต้านทาน เนื่องจากรูปคลื่นแรงดันและกระแสมีลักษณะคล้ายกัน ส่วนในกรณีโหลด RL ค่า $\%THD_v$ จะมีค่าลดลงมากกว่าค่า $\%THD_i$ มาก เนื่องจากกระแสฮาร์มอนิกส์ที่เกิดจากแรงดันที่เป็นรูปคลื่นพีคดับเบิลวีเอ็มจะถูกกำจัดลงด้วยค่าลิกเกจรีแอคแตนซ์ของโหลดตัวเหนี่ยวนำ ดังผลการทดลองรูปที่ 6.6 และ 6.7 ตามลำดับ ดังนั้น การแสดงกราฟความสัมพันธ์ต่างๆของค่าดัชนีคุณภาพของรูปคลื่นจะแสดงเพียงโหลดความต้านทานต่ออนุกรมกับตัวเหนี่ยวนำ รูปที่ 6.5 แสดงให้เห็นว่าค่าแรงดันมูลฐาน V_{rms} แปรผันตรงกับดัชนีการมีอคดูแลดเช่นเดียวกับเทคนิค SPWM รูปที่ 6.6 ถึงรูปที่ 6.9 แสดงค่า $\%THD_v$, $\%THD_i$, $\%DF$, และ DF , ซึ่งจากผลการทดลองจะเห็นได้ว่าที่ดัชนีการมีอคดูแลดมีค่าต่ำกราฟจะมีลักษณะใกล้เคียงกันและมีแนวโน้มลดลงที่ดัชนีการมีอคดูแลดมีค่าสูงขึ้น ทั้งนี้เนื่องจากกลุ่มสเปคตร้าฮาร์มอนิกส์ที่เกิดจากการสวิตชิ่งมีขนาดลดลง นอกจากนี้ที่ดัชนีการมีอคดูแลดมีค่าสูงเทคนิค SPWM และเทคนิคเคลด้ามีอคดูแลดชั้นที่มีขอบเขตฮิสเตอร์รีซีตเป็นไซน์ซอซัดและแบบปรับขอบเขตฮิสเตอร์รีซีตจะแสดงสมรรถนะที่ดีกว่าแบบฮิสเตอร์รีซีตคงที่ด้วยค่า $\%THD_i$ (กรณีโหลดความต้านทานอนุกรมกับตัวเหนี่ยวนำ) $\%DF$, และ $\%DF$, ดังรูปที่ 6.7, 6.8 และ 6.9 ตามลำดับ แต่ที่ดัชนีการมีอคดูแลดค่าต่ำจะไม่แตกต่างกันมากนักในทุกเทคนิค เนื่องจากที่ดัชนีการมีอคดูแลดดังกล่าวสเปคตร้าฮาร์มอนิกส์ที่เกิดขึ้นมีลักษณะคล้ายคลึงกัน

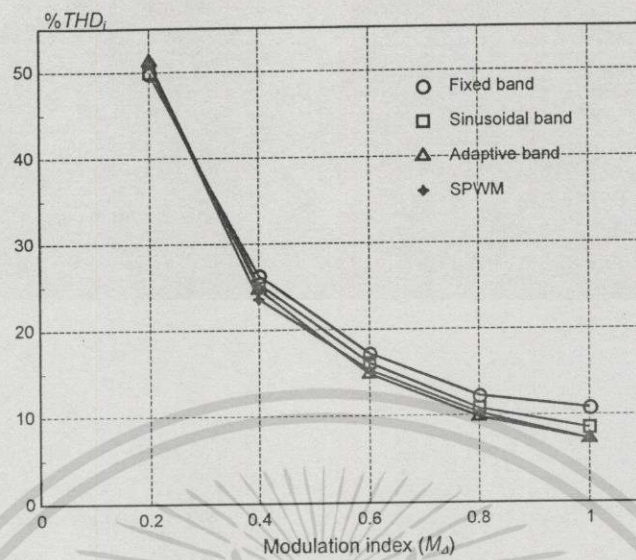


รูปที่ 6.5 ความสัมพันธ์ระหว่างค่าดัชนีการมอดูเลตกับแรงดันมูลฐานที่ความถี่สวิตซิ่ง 1 kHz

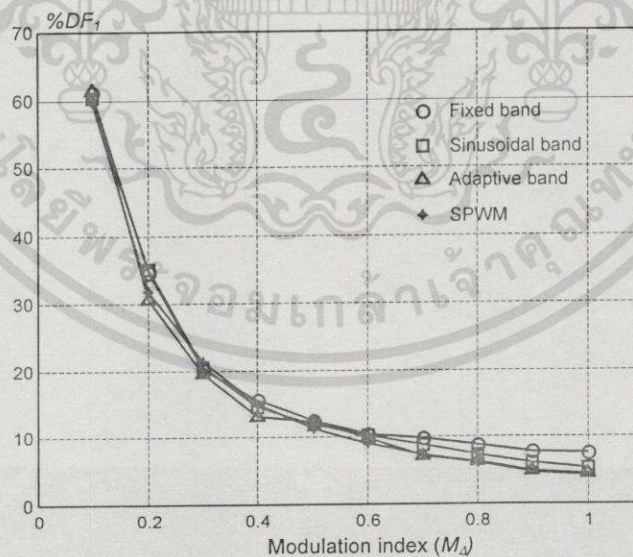


รูปที่ 6.6 ความสัมพันธ์ระหว่างค่าดัชนีการมอดูเลตกับเปอร์เซ็นต์ THD ที่ความถี่สวิตซิ่ง 1 kHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

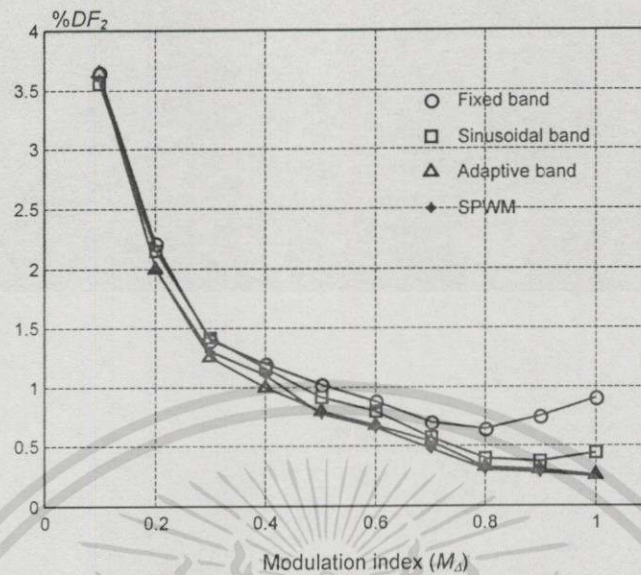


รูปที่ 6.7 ความสัมพันธ์ระหว่างค่าดัชนีการมอดูเลตกับเปอร์เซ็นต์ THD , ที่ความถี่สวิตซ์ 1kHz



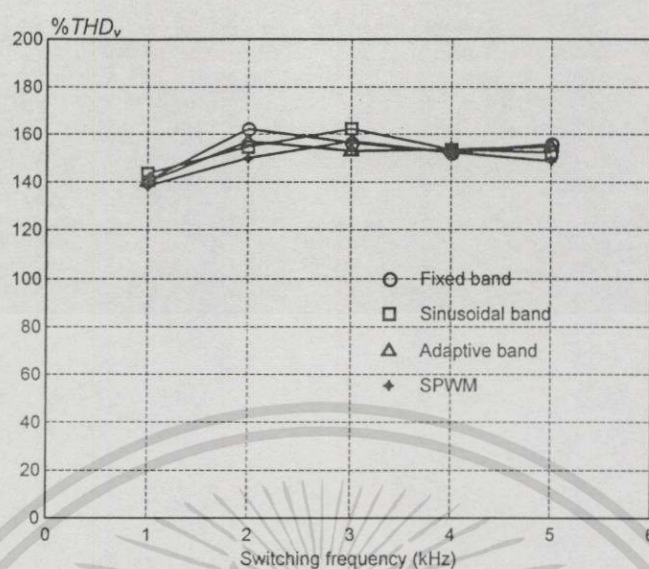
รูปที่ 6.8 ความสัมพันธ์ระหว่างค่าดัชนีการมอดูเลตกับเปอร์เซ็นต์ DF , ที่ความถี่สวิตซ์ 1kHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

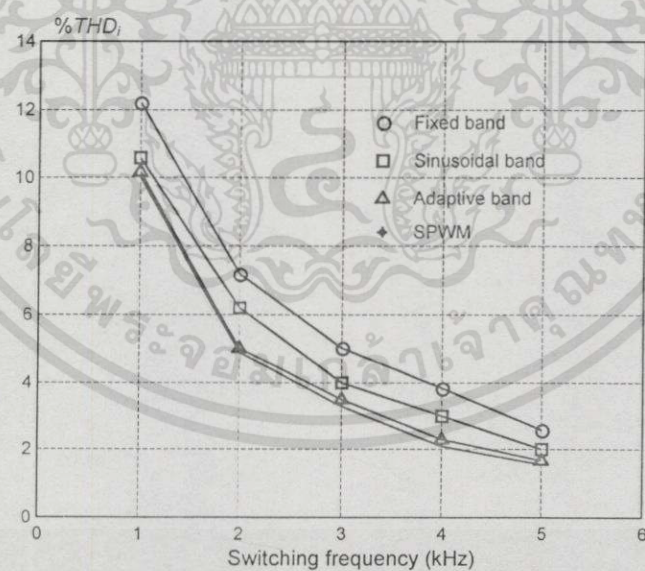


รูปที่ 6.9 ความสัมพันธ์ระหว่างค่าดัชนีการมอดูเลตกับเปอร์เซ็นต์ DF_2 ที่ความถี่สวิตซ์ 1kHz

รูปผลการทดลองที่ 6.10 ถึงรูปที่ 6.13 แสดงความสัมพันธ์ระหว่างความถี่สวิตซ์กับ $\%THD$, $\%THD_1$, $\%DF_1$ และ $\%DF_2$ ตามลำดับ โดยได้ทดลองที่ความถี่สวิตซ์ 1 kHz ถึง 5 kHz ดัชนีการมอดูเลตเท่ากับ 0.8 ทั้งนี้เนื่องจากเทคนิคเคลด้ามีอดูเลชั่นที่มีขอบเขตฮีสเตอร์รีซิสเป็นไซน์ซอซอซคัลและแบบปรับขอบเขตฮีสเตอร์รีซิสที่ความถี่สวิตซ์ 4 kHz ขึ้นไป ต้องเพิ่มความชันมากขึ้นเพื่อเพิ่มความกว้างของขอบเขตฮีสเตอร์รีซิส ส่งผลให้ค่าแรงดันมูลฐานมีค่าลดลง รูปที่ 6.10 แสดงให้เห็นว่า $\%THD_1$ จะมีค่าใกล้เคียงกันในทุกเทคนิค เมื่อความถี่สวิตซ์เปลี่ยนแปลง รูปที่ 6.11 ถึงรูปที่ 6.13 แสดงค่า $\%THD$, $\%DF_1$ และ $\%DF_2$ มีค่าลดลงที่ความถี่สวิตซ์ที่มีค่าเพิ่มขึ้นซึ่งสามารถสรุปคุณภาพของรูปคลื่นที่มีสมรรถนะที่ดีไปหาสมรรถนะที่ด้อยกว่าได้คือ เทคนิค SPWM เทคนิคเคลด้ามีอดูเลชั่นที่มีการปรับขอบเขตฮีสเตอร์รีซิส แบบไซน์ซอซอซคัล และแบบคงที่ ตามลำดับ

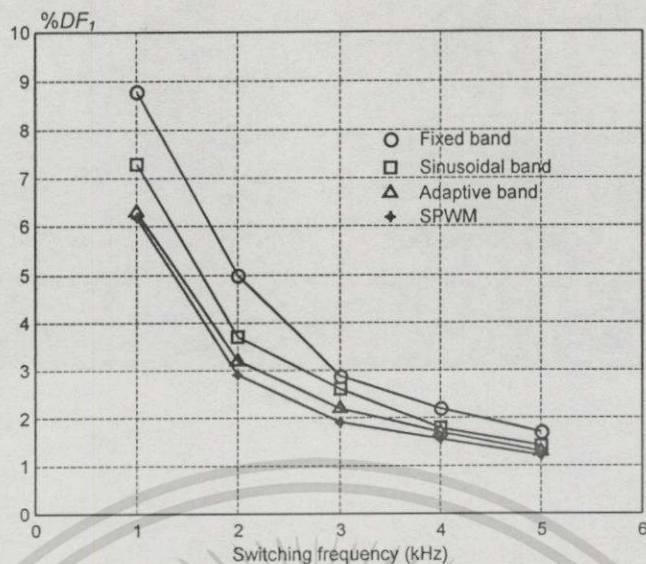


รูปที่ 6.10 ความสัมพันธ์ระหว่างความถี่สวิตซิ่งกับเปอร์เซ็นต์ THD_v ที่ดัชนีการมอดูเลตเท่ากับ 0.8

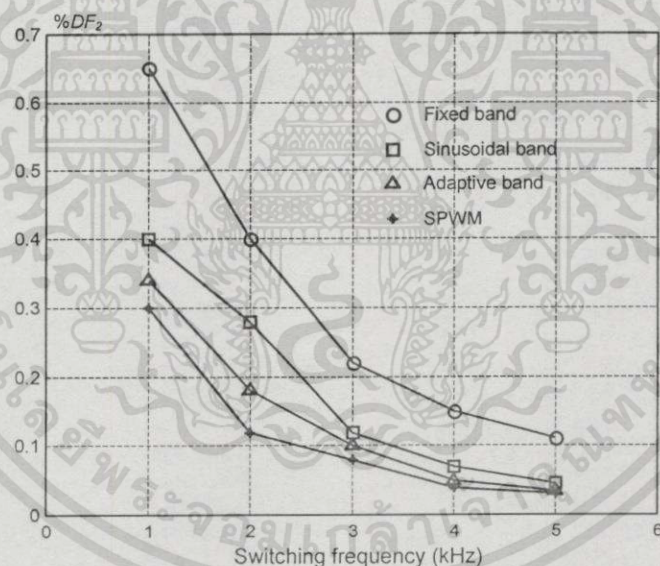


รูปที่ 6.11 ความสัมพันธ์ระหว่างความถี่สวิตซิ่งกับเปอร์เซ็นต์ THD_v ที่ดัชนีการมอดูเลตเท่ากับ 0.8

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 6.12 ความสัมพันธ์ระหว่างความถี่สวิตชิ่งกับเปอร์เซ็นต์ DF_1 ที่ดัชนีการมอดูเลตเท่ากับ 0.8



รูปที่ 6.13 ความสัมพันธ์ระหว่างความถี่สวิตชิ่งกับเปอร์เซ็นต์ DF_2 ที่ดัชนีการมอดูเลตเท่ากับ 0.8

ตัวอย่างตารางแสดงค่าดัชนีคุณภาพของรูปคลื่นที่ได้จากการจำลองและทดลอง สำหรับกรณีที่จ่ายโหลดเป็นความต้านทาน และความต้านทานต่ออนุกรมกับตัวเหนี่ยวนำสามารถแสดงได้ดังตารางที่ 6.1 และ 6.2 ตามลำดับ ซึ่งค่า V_{rms} , %THD, %DF₁ และ %DF₂ จะไม่แตกต่างกันมากนักและมีแนวโน้มไปในทางเดียวกัน แต่จะมีเพียงค่า THD เท่านั้นที่แตกต่างกันดังตาราง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางความสัมพันธ์ระหว่างค่าดัชนีคุณภาพของรูปคลื่นแรงดันและกระแสกับค่าดัชนีการมีอคติเลดที่ความถี่สวิตซิ่ง 1 kHz จำย โหลดความต้านทาน

ตารางที่ 6.1(ก) เทคนิคเคลด้ามีอคติเลดที่มิชอบเขตฮีสเตอร์รีซีตงที่

M_{Δ}	ค่าดัชนีคุณภาพของรูปคลื่นแรงดันและกระแสเอาต์พุต									
	$V_{I_{rms}}$	$V_{I_{rms}}^*$	THD_v	THD_v^*	THD_i	THD_i^*	DF_1	DF_1^*	DF_2	DF_2^*
0.1	21.2	21.6	1301.4	1311.5	1308.1	1311.5	59.7	58.5	3.42	2.98
0.2	45.0	42.6	680.9	743.0	682.5	743.0	31.7	34.2	1.76	1.78
0.3	66.5	63.1	453.0	447.8	445.3	447.8	22.0	19.9	1.38	1.01
0.4	87.8	90.7	331.2	305.2	325.1	305.2	16.3	14.3	1.15	0.98
0.5	111.6	112.1	252.6	239.9	245.3	239.9	12.8	11.5	1.03	0.79
0.6	135.6	132.4	198.7	200.4	200.1	200.4	10.6	9.6	0.60	0.58
0.7	159.1	147.2	161.4	171.7	161.5	171.7	8.8	8.9	0.65	0.46
0.8	180.6	172.4	134.5	138.1	133.3	138.1	7.7	7.2	0.41	0.38
0.9	195.7	194.6	115.2	113.8	115.4	113.8	7.6	6.5	0.39	0.59
1.0	217.0	214.8	96.1	102.3	94.6	102.4	7.0	5.9	0.51	0.76

ตารางที่ 6.1(ข) เทคนิคเคลด้ามีอคติเลดที่มิชอบเขตฮีสเตอร์รีซีตเป็น ไชนูซอยดัล

M_{Δ}	ค่าดัชนีคุณภาพของรูปคลื่นแรงดันและกระแสเอาต์พุต									
	$V_{I_{rms}}$	$V_{I_{rms}}^*$	THD_v	THD_v^*	THD_i	THD_i^*	DF_1	DF_1^*	DF_2	DF_2^*
0.1	20.3	21.6	1340.5	1347.9	1340.2	1349.2	63.1	59.8	3.42	3.03
0.2	44.5	42.5	697.0	724.5	714.6	724.1	29.5	38.7	2.13	2.13
0.3	67.6	64.5	443.6	439.2	447.9	439.0	18.6	20.4	1.68	1.44
0.4	89.5	89.7	315.5	309.0	318.5	309.1	14.2	14.6	1.13	0.96
0.5	113.2	110.2	246.8	244.8	240.8	244.9	10.8	11.5	0.89	0.79
0.6	135.8	135.1	200.0	191.1	193.0	191.2	8.6	9.6	0.81	0.69
0.7	156.4	148.8	165.8	168.6	163.5	168.6	7.4	7.8	0.61	0.42
0.8	178.9	174.2	135.4	134.5	133.4	134.5	5.9	6.0	0.53	0.36
0.9	203.1	195.4	107.5	112.1	105.9	112.2	5.4	5.3	0.45	0.31
1.0	217.7	215.0	94.8	96.4	94.7	96.4	5.2	4.8	0.47	0.40

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 6.1(ค) เทคนิคเคลด้ามีอคคูลูชั่นที่มีการปรับขอบเขตฮีสเตอร์รีซิส

M_{Δ}	ค่าดัชนีคุณภาพของรูปคลื่นแรงดันและกระแสเอาต์พุต									
	$V_{I_{rms}}$	$V_{I_{rms}}^*$	THD_v	THD_v^*	THD_i	THD_i^*	DF_1	DF_1^*	DF_2	DF_2^*
0.1	19.5	19.6	1379.9	1354.5	1340.7	1454.8	60.1	57.3	3.51	3.24
0.2	43.5	45.8	728.8	687.6	725.6	687.8	31.9	29.4	1.64	1.89
0.3	69.5	62.5	435.6	454.2	428.9	454.3	20.4	21.2	1.55	1.02
0.4	78.4	85.7	328.1	324.3	322.1	324.3	14.4	14.7	1.23	0.78
0.5	113.0	106.1	250.0	255.1	247.6	255.1	10.7	11.5	0.86	0.51
0.6	135.8	130.4	197.7	198.9	195.0	198.9	8.4	8.7	0.76	0.35
0.7	152.4	156.0	170.6	157.8	168.2	157.9	7.2	7.0	0.57	0.40
0.8	176.5	174.9	137.2	132.9	135.0	132.9	5.9	5.6	0.41	0.35
0.9	200.2	193.8	110.3	111.6	110.5	111.6	5.2	4.8	0.36	0.30
1.0	217.6	216.6	93.4	94.7	92.8	94.7	4.5	4.1	0.29	0.19

ตารางที่ 6.1(ง) เทคนิค SPWM

M_{Δ}	ค่าดัชนีคุณภาพของรูปคลื่นแรงดันและกระแสเอาต์พุต									
	$V_{I_{rms}}$	$V_{I_{rms}}^*$	THD_v	THD_v^*	THD_i	THD_i^*	DF_1	DF_1^*	DF_2	DF_2^*
0.1	20.6	21.4	1350.5	1360.6	1345.0	1360.6	60.3	59.8	3.54	3.22
0.2	39.5	42.8	749.2	691.6	743.5	691.7	35.7	31.4	1.73	1.32
0.3	62.7	64.4	465.6	440.8	455.2	440.8	21.9	20.4	1.26	0.89
0.4	87.9	85.7	325.4	324.1	322.5	324.1	16.5	14.8	0.79	0.68
0.5	102.0	107.2	275.1	252.0	270.8	252.0	12.5	11.3	0.74	0.42
0.6	129.5	128.7	208.4	202.5	208.4	202.5	10.3	8.8	0.51	0.36
0.7	145.9	150.1	178.3	166.1	175.0	166.1	7.7	7.1	0.46	0.35
0.8	173.3	171.5	140.8	137.6	134.8	137.6	5.8	5.7	0.39	0.28
0.9	187.8	193.0	123.9	112.0	122.9	112.0	5.1	4.7	0.31	0.23
1.0	215.8	214.9	96.3	92.1	101.8	92.1	4.2	3.9	0.21	0.19

มี * หมายถึง ผลที่ได้จากการจำลอง

ไม่มี * หมายถึง ผลที่ได้จากการวัด

$V_{I_{rms}}$ มีหน่วยเป็น V, THD_v , THD_i , DF_1 , และ DF_2 มีหน่วยเป็น %

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ความสัมพันธ์ระหว่างค่าดัชนีคุณภาพของรูปคลื่นแรงดันและกระแสกับค่าดัชนีการมีฮาร์มอนิก ที่ความถี่สวิตชิ่ง 1 kHz จ่ายโหลดความต้านทานต่ออนุกรมกับตัวเหนี่ยวนำ

ตารางที่ 6.2(ก) เทคนิคเคลด้ามีฮาร์มอนิกที่มิชอบเขตฮีสเตอร์รีซิสกึ่งที่

เทคนิค/ M_{Δ}	ค่าดัชนีคุณภาพของรูปคลื่นแรงดันและกระแสเอาต์พุต									
	V_{rms}	V_{rms}^*	THD_v	THD_v^*	THD_i	THD_i^*	DF_1	DF_1^*	DF_2	DF_2^*
Fixed 0.1	18.3	20.9	1320.0	1315.6	110.9	100.9	61.2	60.8	3.65	3.01
0.2	40.2	39.4	697.2	743.5	49.8	49.1	34.7	33.8	2.21	1.98
0.3	65.6	65.4	415.1	440.3	40.7	33.9	20.1	19.5	1.42	1.11
0.4	87.6	92.0	327.6	307.2	26.3	24.9	15.6	14.4	1.20	0.97
0.5	113.5	113.5	242.9	241.7	24.1	19.9	12.6	11.6	1.02	0.81
0.6	126.2	132.1	210.5	201.9	17.2	16.8	10.5	9.7	0.88	0.64
0.7	141.8	148.9	186.4	173.1	15.3	14.2	9.8	8.9	0.70	0.52
0.8	175.1	174.2	140.5	139.4	12.2	12.4	8.8	7.3	0.65	0.51
0.9	186.4	196.8	118.3	114.7	11.4	11.4	7.8	6.8	0.75	0.60
1.0	216.1	216.9	99.2	103.4	10.8	10.0	7.6	6.5	0.90	0.78

ตารางที่ 6.2(ข) เทคนิคเคลด้ามีฮาร์มอนิกที่มิชอบเขตฮีสเตอร์รีซิสเป็น ไซนูซอยดัล

เทคนิค/ M_{Δ}	ค่าดัชนีคุณภาพของรูปคลื่นแรงดันและกระแสเอาต์พุต									
	V_{rms}	V_{rms}^*	THD_v	THD_v^*	THD_i	THD_i^*	DF_1	DF_1^*	DF_2	DF_2^*
Sine 0.1	19.2	21.9	1370.9	1353.4	112.3	109.6	60.4	63.8	3.57	3.33
0.2	40.3	43.8	730.4	722.4	50.0	51.7	35.2	30.5	2.16	2.03
0.3	58.2	63.0	440.1	436.5	35.5	35.5	20.6	21.5	1.43	1.54
0.4	92.3	92.4	310.2	305.2	25.4	26.1	14.5	14.7	1.14	1.03
0.5	108.2	110.2	246.8	250.2	22.3	20.3	11.9	11.7	0.92	0.84
0.6	140.4	136.6	191.9	192.8	16.9	16.3	10.2	9.7	0.81	0.72
0.7	155.0	153.8	164.5	165.3	13.6	13.1	8.8	7.6	0.58	0.41
0.8	170.1	175.8	143.7	136.6	10.6	10.8	7.3	6.3	0.43	0.35
0.9	200.8	197.5	113.6	113.2	9.6	9.2	6.1	5.3	0.38	0.33
1.0	218.1	213.1	98.4	97.7	8.6	8.2	5.4	4.7	0.44	0.38

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 6.2(ค) เทคนิคเดลด้ามีอคคูณชั้นที่มีการปรับขอบเขตฮีสเตอร์รีซิส

เทคนิค/ M_{Δ}	ค่าดัชนีคุณภาพของรูปคลื่นแรงดันและกระแสเอาต์พุต									
	$V_{I_{rms}}$	$V_{I_{rms}}^*$	THD_v	THD_v^*	THD_i	THD_i^*	DF_1	DF_1^*	DF_2	DF_2^*
Adaptive0.1	20.3	19.6	1388.2	1360.5	105.2	103.7	61.3	60.7	3.65	3.65
0.2	46.7	46.7	650.6	686.9	51.3	52.4	30.5	29.5	2.03	1.93
0.3	64.0	63.6	460.8	456.5	40.6	35.6	19.6	21.2	1.25	1.32
0.4	90.2	86.9	340.5	326.6	24.6	25.6	13.1	14.8	1.04	0.87
0.5	110.0	107.4	259.2	257.2	18.2	19.6	12.4	11.6	0.81	0.65
0.6	129.4	131.7	210.2	201.1	14.9	15.3	9.8	8.8	0.68	0.47
0.7	143.6	154.2	162.3	158.8	11.6	12.2	7.2	7.1	0.54	0.38
0.8	175.4	177.9	140.3	133.1	10.3	9.8	6.3	5.7	0.33	0.30
0.9	197.3	196.9	112.6	112.0	8.4	8.4	5.0	4.9	0.30	0.24
1.0	216.3	214.0	98.5	96.1	7.3	7.2	4.5	4.1	0.26	0.20

ตารางที่ 6.2(ง) เทคนิค SPWM

เทคนิค/ M_{Δ}	ค่าดัชนีคุณภาพของรูปคลื่นแรงดันและกระแสเอาต์พุต									
	$V_{I_{rms}}$	$V_{I_{rms}}^*$	THD_v	THD_v^*	THD_i	THD_i^*	DF_1	DF_1^*	DF_2	DF_2^*
SPWM 0.1	20.9	21.6	1380.2	1362.6	120.0	112.0	59.8	62.7	3.60	3.22
0.2	43.1	43.2	694.0	691.1	51.0	55.1	31.8	31.8	2.02	1.57
0.3	62.0	64.9	478.4	446.9	36.5	35.8	21.3	20.7	1.34	1.02
0.4	89.8	86.4	341.8	328.6	23.6	25.9	14.9	14.9	1.11	0.74
0.5	113.2	108.2	279.7	255.2	21.3	19.7	12.1	11.1	0.78	0.56
0.6	128.9	129.9	212.7	204.8	16.4	15.5	9.1	8.9	0.66	0.44
0.7	147.9	151.5	178.6	168.1	12.6	12.4	7.3	7.2	0.48	0.35
0.8	165.6	173.1	144.1	138.4	10.0	10.0	6.2	5.8	0.31	0.28
0.9	190.9	194.7	123.7	113.3	8.9	8.2	4.8	4.7	0.28	0.23
1.0	215.4	216.9	98.0	93.1	7.2	6.9	4.3	3.9	0.25	0.19

มี * หมายถึง ผลที่ได้จากการจำลอง

ไม่มี * หมายถึง ผลที่ได้จากการวัด

$V_{I_{rms}}$ มีหน่วยเป็น V, THD_v , THD_i , DF_1 , และ DF_2 มีหน่วยเป็น %

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 6.3 และ 6.4 แสดงผลสรุปค่าดัชนีคุณภาพรูปคลื่นเกี่ยวกับข้อดีข้อเสียของแต่ละเทคนิคที่ดับบลิเวอ์ที่ความถี่สวิดซึ่ง 1-5 kHz โดยได้แสดงผลสรุปในช่วงดัชนีการมอดดูเลตสูงเท่านั้น เนื่องจากที่ดัชนีการมอดดูเลตต่ำจะให้ผลค่าดัชนีคุณภาพใกล้เคียงกันทุกเทคนิค

ตารางที่ 6.3 เปรียบเทียบค่าคุณภาพรูปคลื่นแต่ละเทคนิคที่ย่านดัชนีการมอดดูเลตสูง ที่ความถี่สวิดซึ่ง 1-3 kHz จำยโหลดความต้านทานต่ออนุกรมกับตัวเหนี่ยวนำ

เทคนิค	ค่าดัชนีคุณภาพของรูปคลื่นแรงดันและกระแสเอาต์พุต				
	V_{rms}	THD_v	THD_i	DF_1	DF_2
Fixed band	++	++	0	0	0
Sine band	++	++	+	+	+
Adaptive band	++	++	++	++	++
SPWM	++	++	++	++	++

ตารางที่ 6.4 เปรียบเทียบค่าคุณภาพรูปคลื่นแต่ละเทคนิคที่ย่านดัชนีการมอดดูเลตสูง ที่ความถี่สวิดซึ่ง 4-5 kHz จำยโหลดความต้านทานต่ออนุกรมกับตัวเหนี่ยวนำ

เทคนิค	ค่าดัชนีคุณภาพของรูปคลื่นแรงดันและกระแสเอาต์พุต				
	V_{rms}	THD_v	THD_i	DF_1	DF_2
Fixed band	++	++	0	0	0
Sine band	+	++	+	+	+
Adaptive band	+	++	++	++	++
SPWM	++	++	++	++	++

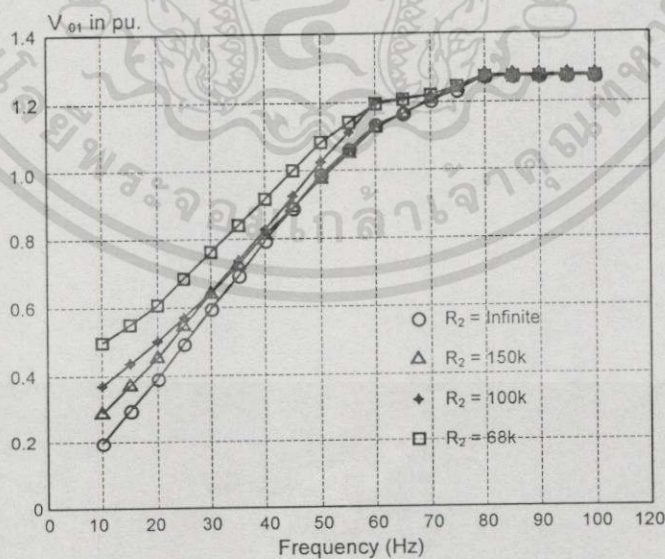
++ หมายถึง ให้คุณลักษณะและคุณสมบัติที่ดี

+ หมายถึง ให้คุณลักษณะและคุณสมบัติปานกลาง

0 หมายถึง ให้คุณลักษณะและคุณสมบัติที่ไม่ดี

6.2 ผลการทดสอบคุณสมบัติของอัตราส่วนแรงดันมูลฐานต่อความถี่ทางด้านเอาต์พุต

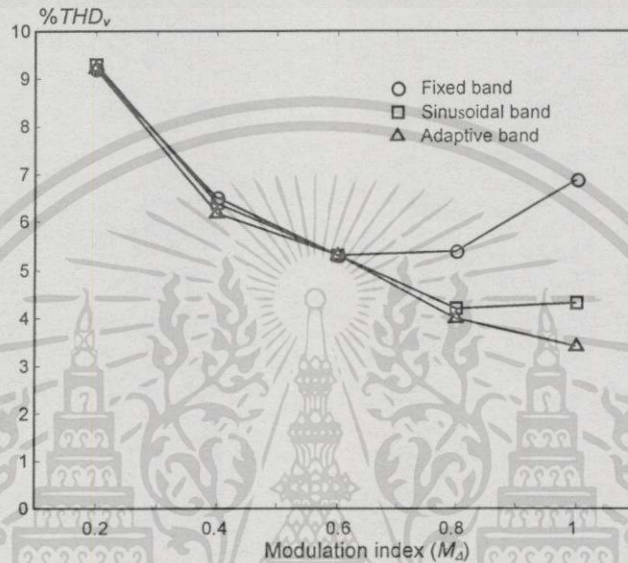
จากทฤษฎีในการเพิ่มแรงดันมูลฐานในหัวข้อ 4.6 โดยการเปลี่ยนตัวอินทิเกรตแบบธรรมดาเป็น dual slope integrator เพื่อพิสูจน์ทฤษฎีดังกล่าวได้ทำการทดสอบวงจรเคลด้ามีอคคูเลเตอร์ เพื่อหาความสัมพันธ์ระหว่างแรงดันมูลฐานกับความถี่อินเวอร์เตอร์ การทดสอบจะกำหนดความถี่ไว้ก่อน เพื่อปรับเปลี่ยนค่าอัตราส่วนแรงดันมูลฐานต่อความถี่มูลฐาน ผลที่ได้แสดงดังรูปที่ 6.14 ซึ่งมีความถี่ f_b เท่ากับ 50 Hz โดยที่แรงดันมูลฐานได้เทียบกับแรงดันไฟฟ้ากระแสตรงเชื่อมโยง จะสังเกตเห็นได้ว่าอัตราส่วนแรงดันต่อความถี่มูลฐานมีค่าคงที่ โดยที่ความถี่ต่ำแรงดันมูลฐานจะมีค่าสูงขึ้นเมื่อค่าความต้านทาน (R_2) ดังรูปที่ 4.13 มีค่าต่ำลง แต่ที่ความถี่สูงแรงดันมูลฐานจะมีค่าใกล้เคียงกัน และมีค่าเท่ากันที่โหมครูปคลื่นสี่เหลี่ยมซึ่งในโหมคนี้อัตราส่วนแรงดันมูลฐานจะเป็นอิสระต่อความถี่ที่เปลี่ยนแปลงไป ดังนั้นจากรูปจึงมีเหตุผลเพียงพอในการชดเชยแรงดันตกคร่อมความต้านทานของขดลวดสเตเตอร์ที่ความถี่ต่ำ และที่ความถี่มากกว่าความถี่ที่กำหนดจะเรียกว่า ช่วงการเกิดโอเวอร์ม็อคคูเลต จนกระทั่งเข้าสู่โหมครูปคลื่นสี่เหลี่ยมหรือเรียกว่า ย่านกำลังคงที่ โดยในย่านนี้จะมีการสูญเสียเนื่องจากการสวิตซ์ต่ำที่สุดซึ่งเทคนิคเคลด้ามีอคคูเลชันที่มีขอบเขตฮิสเตอร์รีซิสกซ์ที่สามารถเปลี่ยนโหมคการทำงานจากโหมคพีดับบลิวเอ็มเป็นโหมครูปคลื่นสี่เหลี่ยมได้อย่างราบเรียบ โดยปราศจากความต้องการวงจรที่ซับซ้อนเพราะสามารถปรับเปลี่ยนด้วยความถี่เพียงอย่างเดียว ส่วนเทคนิคเคลด้ามีอคคูเลชันที่มีขอบเขตฮิสเตอร์รีซิสเป็นโซลูชันที่ดี และแบบปรับขอบเขตฮิสเตอร์รีซิส จะมีความยุ่งยากมากกว่าแบบฮิสเตอร์รีซิสกซ์ที่ เนื่องจากการเปลี่ยนความถี่อินเวอร์เตอร์จำเป็นต้องปรับเปลี่ยนขอบเขตฮิสเตอร์รีซิสของเทคนิคดังกล่าวด้วย



รูปที่ 6.14 ความสัมพันธ์ระหว่างแรงดันมูลฐานกับความถี่อินเวอร์เตอร์

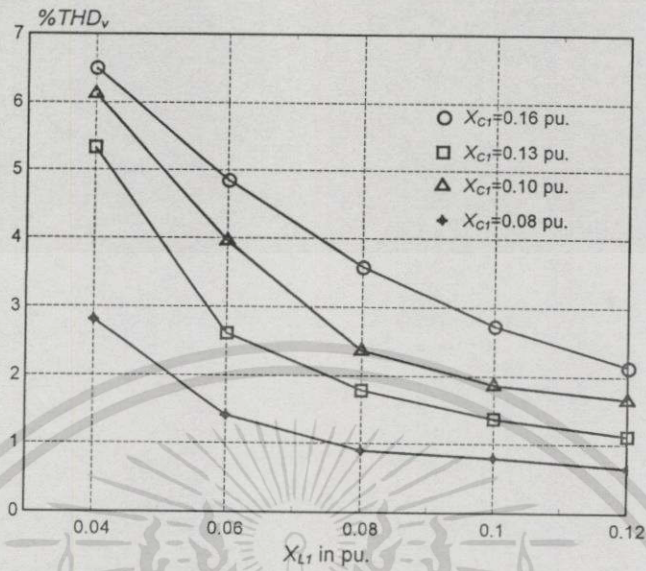
6.3 ผลการทดลองเมื่อนำไปประยุกต์ใช้งานที่ต้องการความถี่ด้านเอาต์พุตคงที่

ในการออกแบบได้เลือกค่าโหลดที่มีเพาเวอร์แฟคเตอร์เท่ากับ 0.8 ล้าหลัง (Lagging power factor) เพราะส่งผลกระทบต่อค่า THD_v มากที่สุด[2] ดังนั้นในวิทยานิพนธ์นี้จึงได้ออกแบบพิกัดอินเวอร์เตอร์ 500 VA แรงดัน 220 V(rms) THD_v น้อยกว่า 5% และอิมพีแดนซ์ฐานเท่ากับ 96.8 Ω โหลดเพาเวอร์แฟคเตอร์เปลี่ยนแปลงจาก 0.8 ถึง 1

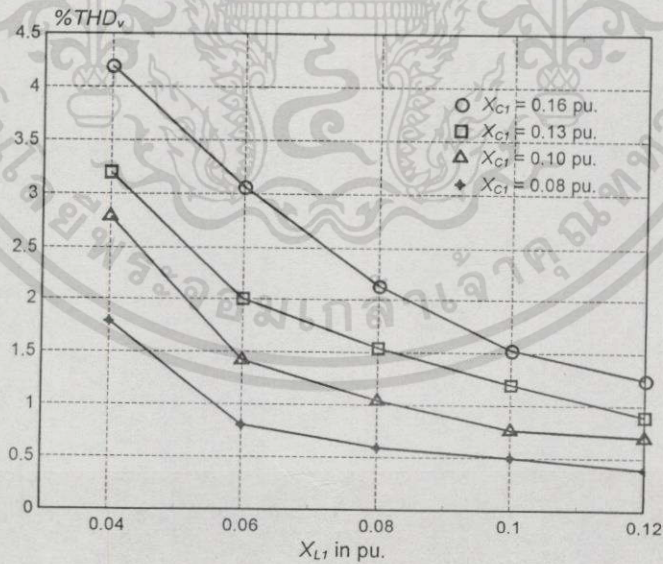


รูปที่ 6.15 เปรียบเทียบเปอร์เซ็นต์ THD_v ของเทคนิคเคลด้ามีอดดูเลชันแบบต่างๆ

จากรูปที่ 6.15 แสดงการเปรียบเทียบระหว่างเปอร์เซ็นต์ THD_v กับดัชนีการมีอดดูเลตของเทคนิคเคลด้ามีอดดูเลชันทั้ง 3 แบบ ในกรณีที่ให้ขนาดของตัวฟิลเตอร์คงที่โดยที่พิจารณาจากเคลด้ามีอดดูเลชันที่มีขอบเขตฮิสเตอร์รีชีสคงที่ที่ดัชนีการมีอดดูเลต 0.6 เพื่อแสดงให้เห็นถึงสมรรถนะที่แตกต่างกันอย่างชัดเจนที่ดัชนีการมีอดดูเลตสูงเนื่องจากการมีอดดูเลตทางความถี่ จะสังเกตเห็นได้ว่าที่ดัชนีการมีอดดูเลตสูงๆเทคนิคเคลด้ามีอดดูเลชันที่มีขอบเขตฮิสเตอร์รีชีสคงที่จะแสดงสมรรถนะที่ดีกว่าด้วยค่าเปอร์เซ็นต์ THD_v ที่มีค่ามากกว่าเทคนิคเคลด้ามีอดดูเลชันที่มีขอบเขตฮิสเตอร์รีชีสเป็น ไชนูซอยด์ลและแบบปรับขอบเขตฮิสเตอร์รีชีสตามลำดับ เนื่องจากที่ดัชนีการมีอดดูเลต 0.6 ขึ้นไปเทคนิคดังกล่าวจะเกิดการมีอดดูเลตทางความถี่เป็นอย่างมากส่งผลให้มีฮาร์โมนิกส์อันดับต่ำมากขึ้น นอกจากนี้เทคนิคเคลด้ามีอดดูเลชันที่มีการปรับขอบเขตฮิสเตอร์รีชีสจะแสดงสมรรถนะที่ดีกว่าเทคนิคทั้ง 2 ที่ดัชนีการมีอดดูเลต 0.8 ขึ้นไป

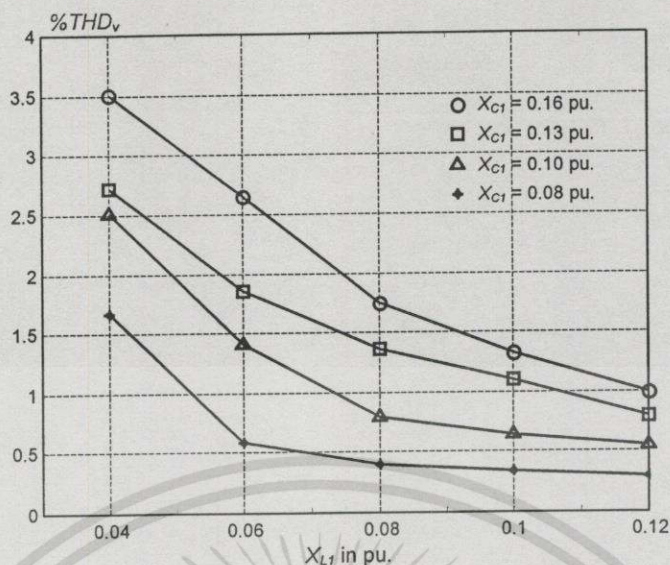


รูปที่ 6.16 ผลของ LC ฟิลเตอร์กับเปอร์เซ็นต์ THD_v ที่โหลด 0.8 เพาเวอร์แฟกเตอร์ล่าหลัง สำหรับเทคนิคเคลด้ามีอคดูเลชั่นที่มีขอบเขตฮิสเตอร์รีซิสกึ่งที่



รูปที่ 6.17 ผลของ LC ฟิลเตอร์กับเปอร์เซ็นต์ THD_v ที่โหลด 0.8 เพาเวอร์แฟกเตอร์ล่าหลัง สำหรับเทคนิคเคลด้ามีอคดูเลชั่นที่มีขอบเขตฮิสเตอร์รีซิสเป็น ไชนูชอยดัล

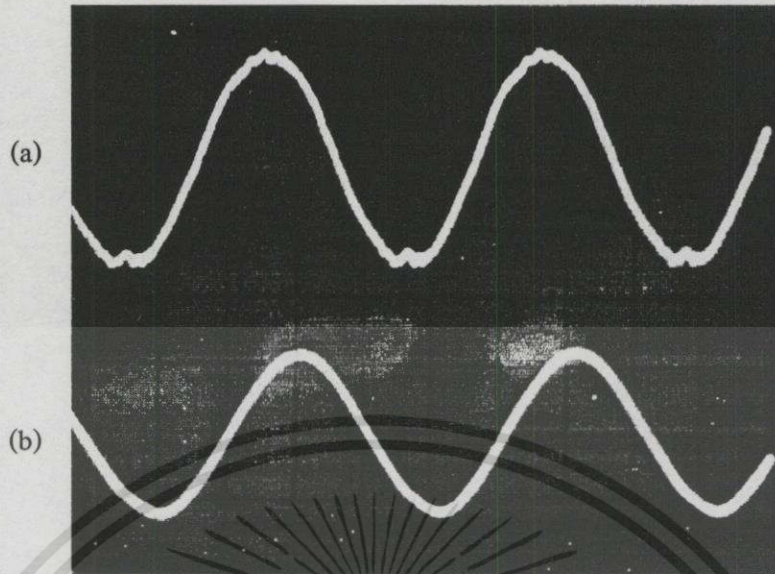
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 6.18 ผลของ LC ฟิลเตอร์กับเปอร์เซ็นต์ THD_v ที่โหลด 0.8 เพาเวอร์แฟกเตอร์ล่าช้า สำหรับเทคนิคเคลด้ามีอคดูเลชั่นที่มีการปรับขอบเขตฮิสเตอร์รีชีส

รูปที่ 6.16 ถึงรูปที่ 6.18 แสดงความสัมพันธ์ระหว่างผลการเปลี่ยนพารามิเตอร์ของ LC ฟิลเตอร์กับเปอร์เซ็นต์ THD ของแรงดันโหลดที่ดัชนีการมีอคดูเลต 0.8 ความถี่สวิตซิ่ง 1 kHz ซึ่งจากการทดลองดังกล่าวสามารถสรุปได้ คือในการเลือกค่าพารามิเตอร์ของฟิลเตอร์ต้องเลือกค่า X_{L1} ที่มีค่าน้อยเพราะถ้าค่ามากจะส่งผลให้ค่าแรงดันมูลฐานลดลง เนื่องจากเกิดแรงดันตกคร่อมที่ค่าความต้านทานของตัวเหนี่ยวนำ ส่วน X_{C1} ต้องเลือกที่มีค่ามากเพราะจะส่งผลให้ขนาดและราคาลดลง เมื่อกำหนดให้เปอร์เซ็นต์ THD_v ต้องไม่เกิน 5% นอกจากนี้ค่า LC ฟิลเตอร์ที่มีค่าน้อยจะให้ผลตอบแทนทางโคนามิคที่ดีกว่า ดังนั้นในวิทยานิพนธ์นี้ได้ใช้ผลของค่า X_{L1} และ X_{C1} ดังกล่าวมาทดลองเพื่อเป็นแนวทางในการเลือกขนาดฟิลเตอร์ที่ดัชนีการมีอคดูเลต 0.8 ความถี่สวิตซิ่ง 5 kHz สำหรับการทดลองเพื่อเปรียบเทียบสมรรถนะของเทคนิคเคลด้ามีอคดูเลชั่นทั้ง 3 รวมถึงเทคนิค SPWM ด้วย

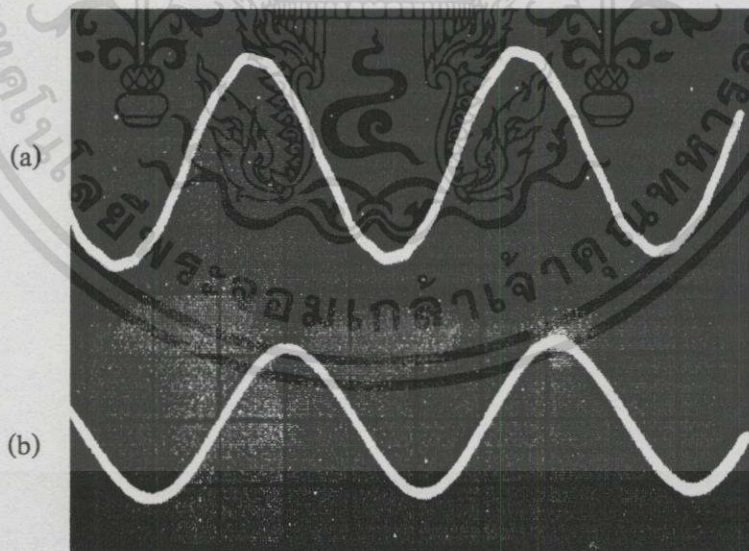
รูปที่ 6.19 ถึงรูปที่ 6.22 แสดงรูปคลื่นแรงดันและกระแสของผลการทดลองสำหรับการประยุกต์ใช้งานที่ต้องการความถี่เอาต์พุตคงที่ด้วยเทคนิคเคลด้ามีอคดูเลชั่นที่มีขอบเขตฮิสเตอร์รีชีสคงที่ แบบไซน์ซอซอคัล แบบปรับขอบเขตฮิสเตอร์รีชีส เปรียบเทียบกับเทคนิค SPWM ตามลำดับจากรูปเป็นการทดลองที่ความถี่สวิตซิ่งเท่ากับ 5 kHz ดัชนีการมีอคดูเลต 0.8 จ่ายโหลด RL ที่ 0.8 เพาเวอร์แฟกเตอร์ล่าช้า และได้เลือกขนาดฟิลเตอร์โดยใช้หลักการดังกล่าวโดยได้เลือกขนาดตามเทคนิคเคลด้ามีอคดูเลชั่นที่มีขอบเขตฮิสเตอร์รีชีสคงที่ที่ทำให้ค่า THD_v ไม่เกิน 5% โดยเลือกค่า $X_{L1}=0.019$ pu. และ $X_{C1}=2.63$ pu. ตามลำดับ จากรูปผลการทดลองดังกล่าวค่าเปอร์เซ็นต์ THD_v มีค่าเท่ากับ 4.97, 4.13, 3.28 และ 3.13 ตามลำดับ



รูปที่ 6.19 ผลการทดลองของเทคนิคเคลด้ามืออดดูเลชั่นที่มีขอบเขตฮีสเตอร์รีซีตงที่

(a) แรงดันโวลตสเกล x: 5 ms/DIV, y: 200 V/DIV

(b) กระแสโวลตสเกล x: 5 ms/DIV, y: 2.5 A/DIV

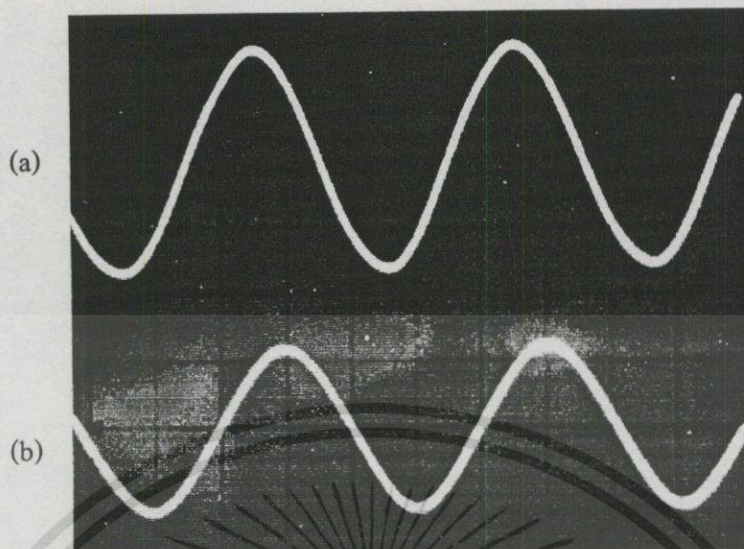


รูปที่ 6.20 ผลการทดลองของเทคนิคเคลด้ามืออดดูเลชั่นที่มีขอบเขตฮีสเตอร์รีซีตเป็น ไชนูชอยคัล

(a) แรงดันโวลตสเกล x: 5 ms/DIV, y: 200 V/DIV

(b) กระแสโวลตสเกล x: 5 ms/DIV, y: 2.5 A/DIV

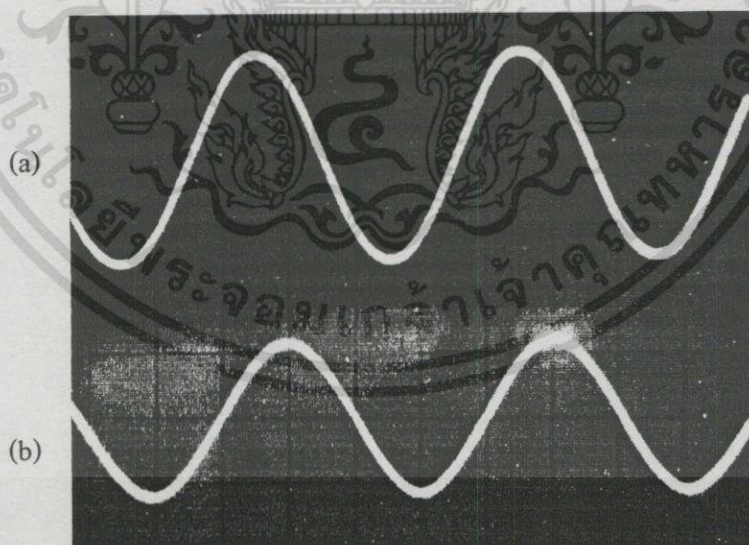
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 6.21 ผลการทดลองของเทคนิคเซลล์ด้ามืออดุลเลชันที่มีการปรับขอบเขตฮีสเทอรีซิส

(a) แรงดันโพลตสเกล x: 5 ms/DIV, y: 200 V/DIV

(b) กระแสโพลตสเกล x: 5 ms/DIV, y: 2.5 A/DIV



รูปที่ 6.22 ผลการทดลองของเทคนิค SPWM

(a) แรงดันโพลตสเกล x: 5 ms/DIV, y: 200 V/DIV

(b) กระแสโพลตสเกล x: 5 ms/DIV, y: 2.5 A/DIV

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 6.5 เป็นการทดสอบเพื่อหาค่าการสูญเสียและประสิทธิภาพของระบบอินเวอร์เตอร์เมื่อนำไปประยุกต์ใช้สำหรับงานที่ต้องการความถี่เอาต์พุตคงที่ โดยโหลดที่ใช้ทดสอบเป็นโหลดความต้านทานต่ออนุกรมกับตัวเหนี่ยวนำ และในการวัดกำลังเอาต์พุตได้ใช้ 1 เฟสดีจิตอลเพาเวอร์มิเตอร์ยี่ห้อ YOGOKAWA รุ่น 2534 ส่วนด้านแรงดันไฟฟ้าเชื่อมโยงกระแสตรงได้ใช้โวลต์มิเตอร์ และแอมมิเตอร์ที่เป็นชนิด True rms 20 kHz ยี่ห้อ HEWLETT PACKARD รุ่น 973A เป็นเครื่องมือวัดและทดสอบ ซึ่งข้อมูลเกี่ยวกับเครื่องมือวัดได้แสดงไว้ในภาคผนวก (ก) และตำแหน่งเครื่องมือวัดแสดงดังรูปที่ 5.2 การทดสอบนี้เป็นการเปรียบเทียบค่าประสิทธิภาพการทำงานของระบบอินเวอร์เตอร์ทั้ง 4 เทคนิค ดังนั้นเงื่อนไขในการทดลอง ก็จะรักษาแรงดันเอาต์พุตอินเวอร์เตอร์ให้มีค่าเท่ากับ 220 Vrms และฟิลเตอร์ที่ค่าเดียวกันตามสภาวะโหลดดังกล่าวซึ่งการทดสอบได้ผลดังนี้

ตารางที่ 6.5 ผลการประเมินหาค่าประสิทธิภาพของระบบอินเวอร์เตอร์

เทคนิคเคลด้ามีอดคูล์เลขันที่มีขอบเขตฮีสเตอร์รีซีตคงที่						
V_{out} (V)	I_{out} (A)	P_{out} (W)	V_{dc} (V)	I_{dc} (A)	P_{in} (W)	ประสิทธิภาพ (%)
220	0.73	124.8	392.5	0.40	157.0	79.5
220	1.41	235.6	401.2	0.69	276.8	85.1
220	2.14	347.8	408.1	0.95	387.7	89.7
220	2.77	463.6	412.5	1.24	511.5	90.6

เทคนิคเคลด้ามีอดคูล์เลขันที่มีขอบเขตฮีสเตอร์รีซีตเป็นไซนูซอยด์คัล						
V_{out} (V)	I_{out} (A)	P_{out} (W)	V_{dc} (V)	I_{dc} (A)	P_{in} (W)	ประสิทธิภาพ (%)
220	0.74	125.5	398.1	0.39	155.3	80.8
220	1.40	237.2	404.8	0.69	279.3	84.9
220	2.20	357.5	409.2	0.98	401.0	89.2
220	2.80	467.4	413.7	1.24	512.9	91.1

ตารางที่ 6.5 (ต่อ)

เทคนิคเซลล์ตัวนำยิ่งยวดที่มี การปรับขอบเขตฮีสเตอร์ซิส						
V_{out} (V)	I_{out} (A)	P_{out} (W)	V_{dc} (V)	I_{dc} (A)	P_{in} (W)	ประสิทธิภาพ (%)
220	0.75	124.6	400.3	0.38	152.1	81.9
220	1.42	244.1	409.8	0.69	282.7	86.3
220	2.14	361.9	413.5	0.97	401.0	90.2
220	2.83	470.5	418.2	1.23	514.4	91.4

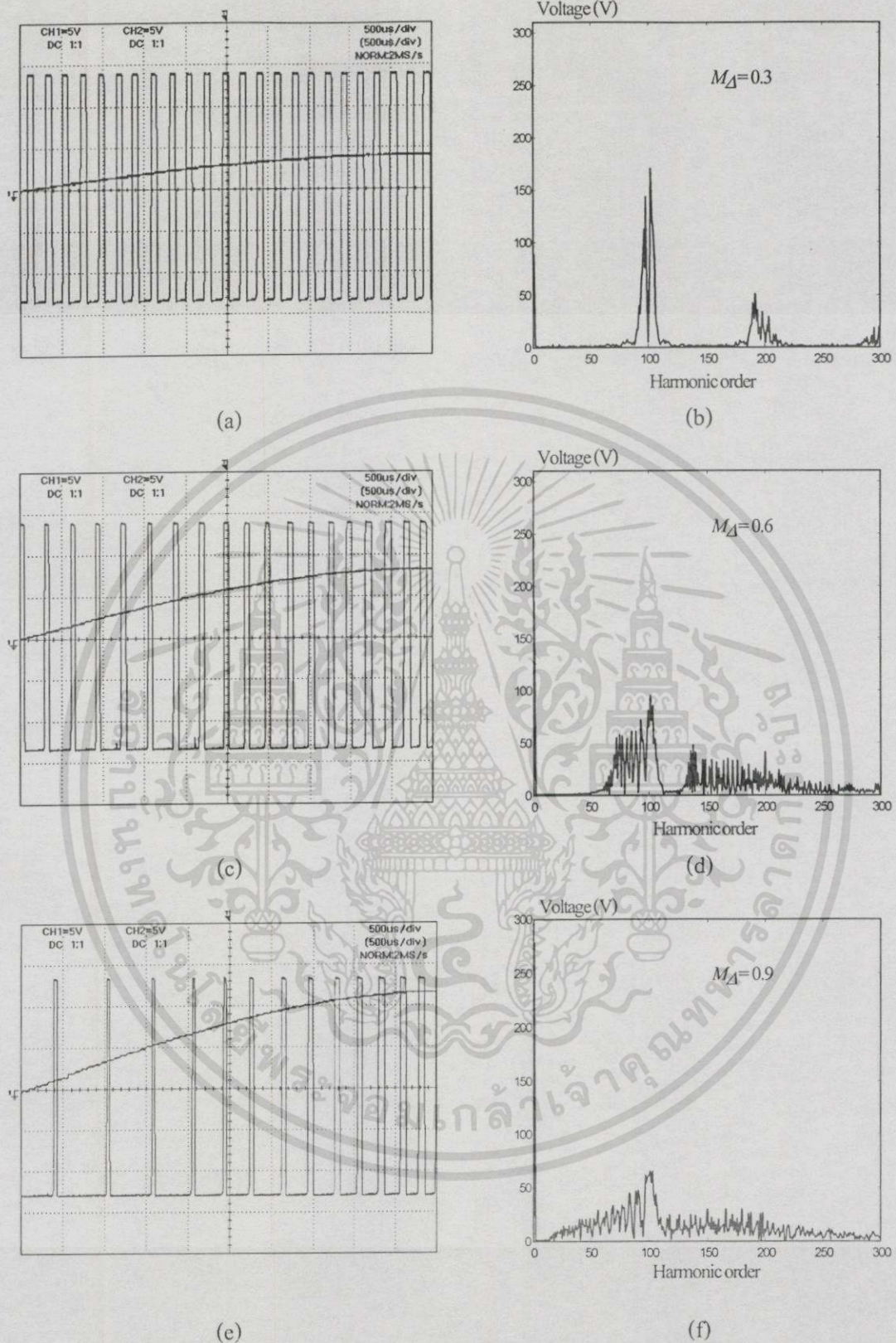
SPWM						
V_{out} (V)	I_{out} (A)	P_{out} (W)	V_{dc} (V)	I_{dc} (A)	P_{in} (W)	ประสิทธิภาพ (%)
220	0.73	122.4	396.7	0.38	150.7	81.2
220	1.43	245.7	409.7	0.70	286.8	85.7
220	2.12	359.6	414.9	0.96	398.3	90.2
220	2.77	469.2	418.2	1.22	510.2	91.9

จากผลการทดลองตารางที่ 6.5 เป็นการเปรียบเทียบประสิทธิภาพของระบบอินเวอร์เตอร์เมื่อนำไปประยุกต์ใช้งานที่ต้องการความถี่เอาต์พุตคงที่ด้วยเทคนิคเซลล์ตัวนำยิ่งยวดทั้ง 3 แบบรวมถึงเทคนิค SPWM ด้วย จากตารางผลการทดลองจะสังเกตเห็นได้ว่าประสิทธิภาพของระบบมีแนวโน้มไปในทางเดียวกัน กล่าวคือ ประสิทธิภาพมีค่าเพิ่มขึ้นเมื่อโหลดเพิ่มขึ้น เนื่องจากกำลังงานทางด้านเอาต์พุตที่เพิ่มขึ้นตามโหลดมีค่ามากกว่าการเพิ่มขึ้นของค่าการสูญเสียที่เกิดจากการสูญเสียต่างๆ เช่น การสูญเสียเนื่องจากการนำ (conduction loss) การสูญเสียเนื่องจากการสวิตซ์ และการสูญเสียเนื่องจากวงจรฟิลเตอร์ (ระบบอินเวอร์เตอร์ที่ใช้ทดสอบไม่มีหม้อแปลงในการเพิ่มแรงดันทำให้ไม่เกิดการสูญเสียในส่วนนี้) ซึ่งการเพิ่มขึ้นของประสิทธิภาพดังกล่าวมีความสอดคล้องกับ [30]

6.4 ผลการทดลองเปรียบเทียบสเปกตรารังสีของเทคนิคพีดับบลิวเอ็มที่มีผลต่อ

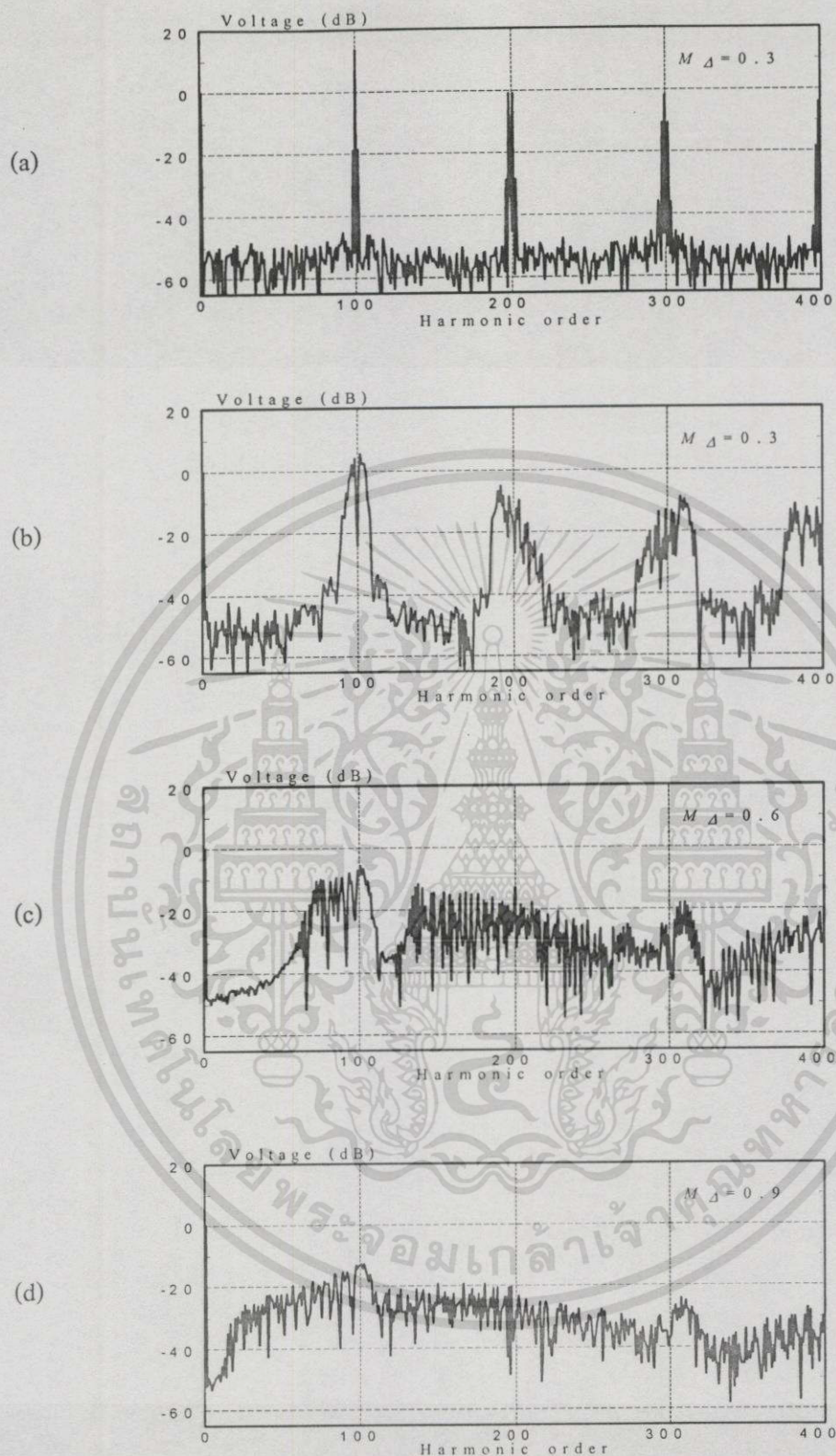
Acoustic noise และ Conducted EMI

จากผลการทดลองที่ผ่านมาแพทเทอร์นแรงดันพีดับบลิวเอ็มของเทคนิคเคลด้ามีอคคูเลชันที่มีขอบเขตฮิสเตอร์รีซิสที่จะเกิดการกระจายมากที่สุด เมื่อเทียบกับเทคนิคเคลด้ามีอคคูเลชันที่มีขอบเขตฮิสเตอร์รีซิสเป็นไซนูซอยด์ล และแบบปรับขอบเขตฮิสเตอร์รีซิส รวมถึงเทคนิค SPWM ด้วย ซึ่งข้อเสียของเทคนิคดังกล่าว คือเกิดการมีอคคูเลตทางความถี่เป็นอย่างมากที่ดัชนีการมีอคคูเลตค่าสูง เป็นผลทำให้เกิดการกระจายของสเปกตรารังสีของเทคนิคที่เกิดจากการสวิตซ์ ซึ่งทั้งนี้ฮาร์โมนิกส์ที่เกิดการกระจายจะกระจายเข้าหาความถี่มูลฐานและกระจายออกห่างความถี่มูลฐาน โดยมีฮาร์โมนิกส์ที่เกิดจากการสวิตซ์เป็นศูนย์กลาง ซึ่งเป็นข้อดีของแพทเทอร์นแรงดันของเทคนิคเคลด้ามีอคคูเลชันแบบนี้ แต่ข้อดีอย่างหนึ่งของคุณลักษณะสเปกตรารังสีของเทคนิคแบบนี้คือ จะมีข้อดีในเรื่องการลดผลของ Acoustic noise ดังที่ได้กล่าวมาแล้ว ดังนั้นในการทดลองของหัวข้อนี้จึงได้นำเทคนิคเคลด้ามีอคคูเลชันที่มีขอบเขตฮิสเตอร์รีซิสที่นำมาประยุกต์ใช้เพื่อหาพารามิเตอร์ที่จะทำให้แพทเทอร์นแรงดันพีดับบลิวเอ็มเกิดการมีอคคูเลตทางความถี่เพิ่มมากขึ้น สำหรับการทดลองนี้ได้ใช้ความถี่สวิตซ์ 5 kHz เพื่อศึกษาการกระจายของ สเปกตรารังสี ผลการทดลองรูปที่ 6.23 และรูปที่ 6.24 ได้แสดงการกระจายของสเปกตรารังสีตามการเปลี่ยนแปลงของแพทเทอร์นแรงดันที่เกิดจากการเปลี่ยนค่าดัชนีการมีอคคูเลต จากรูปผลการทดลองจะเห็นได้ว่าเมื่อเพิ่มค่าดัชนีการมีอคคูเลตจะทำให้เกิดการกระจายของสเปกตรารังสีมากขึ้น กล่าวคือจากรูปที่ 6.23 (a) จะสังเกตเห็นได้ว่าคาบเวลาของแต่ละพัลส์ค่อนข้างใกล้เคียงกันส่งผลให้สเปกตรารังสีเกิดการรวมกลุ่มที่ความถี่สวิตซ์และเป็นจำนวนเท่าด้วย ดังรูปสเปกตราที่ 6.23 (b) ส่วนรูป 6.23 (c) และ 6.23 (e) เมื่อเพิ่มขนาดสัญญาณไซน์อ้างอิงจะทำให้เกิดการมีอคคูเลตทางความถี่เพิ่มมากขึ้น สังเกตได้จากคาบเวลาของจำนวนพัลส์มีความแตกต่างกันมากขึ้น ส่งผลให้สเปกตรารังสีเนื่องจากการสวิตซ์มีการกระจายออกเป็นอย่างมากดังรูป สเปกตราที่ 6.23 (d) และรูป 6.23 (f) ตามลำดับ



รูปที่ 6.23 การเปลี่ยนค่าดัชนีการมอดูเลตที่มีผลต่อลักษณะรูปคลื่นพีคดับลิแวมกับสเปกตรารายร์โมนิกซ์ของแรงดันเอาต์พุตอินเวอร์เตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

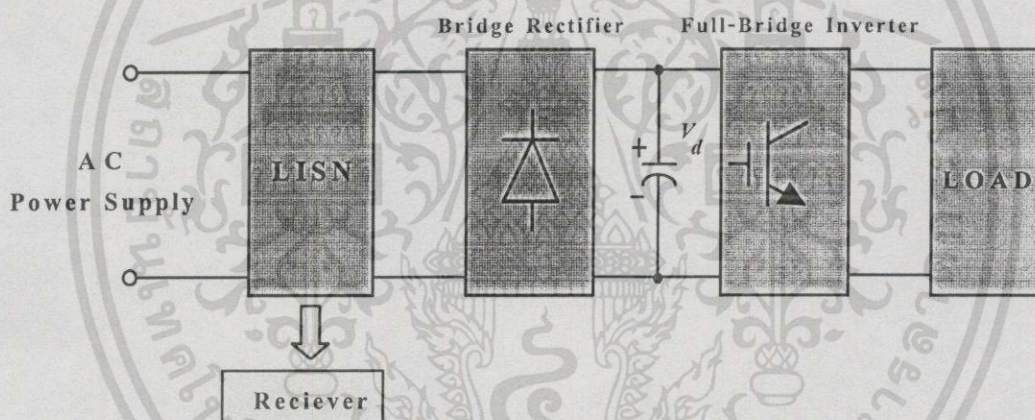


รูปที่ 6.24 ผลการเปรียบเทียบสเปกตรารวมของมอเตอร์ที่มีผลต่อ acoustic noise เนื่องจากการสวิตช์ซึ่งโดยรูป (a) เป็นผลของเทคนิค SPWM ส่วนรูป (b), (c) และ (d) เป็นผลของเทคนิคเคิลด้าที่มีอัตราส่วนที่มีขอบเขตฮิสเตอร์รีซีตงที่เมื่อเพิ่มค่าดัชนีการมอดูเลตตามลำดับ

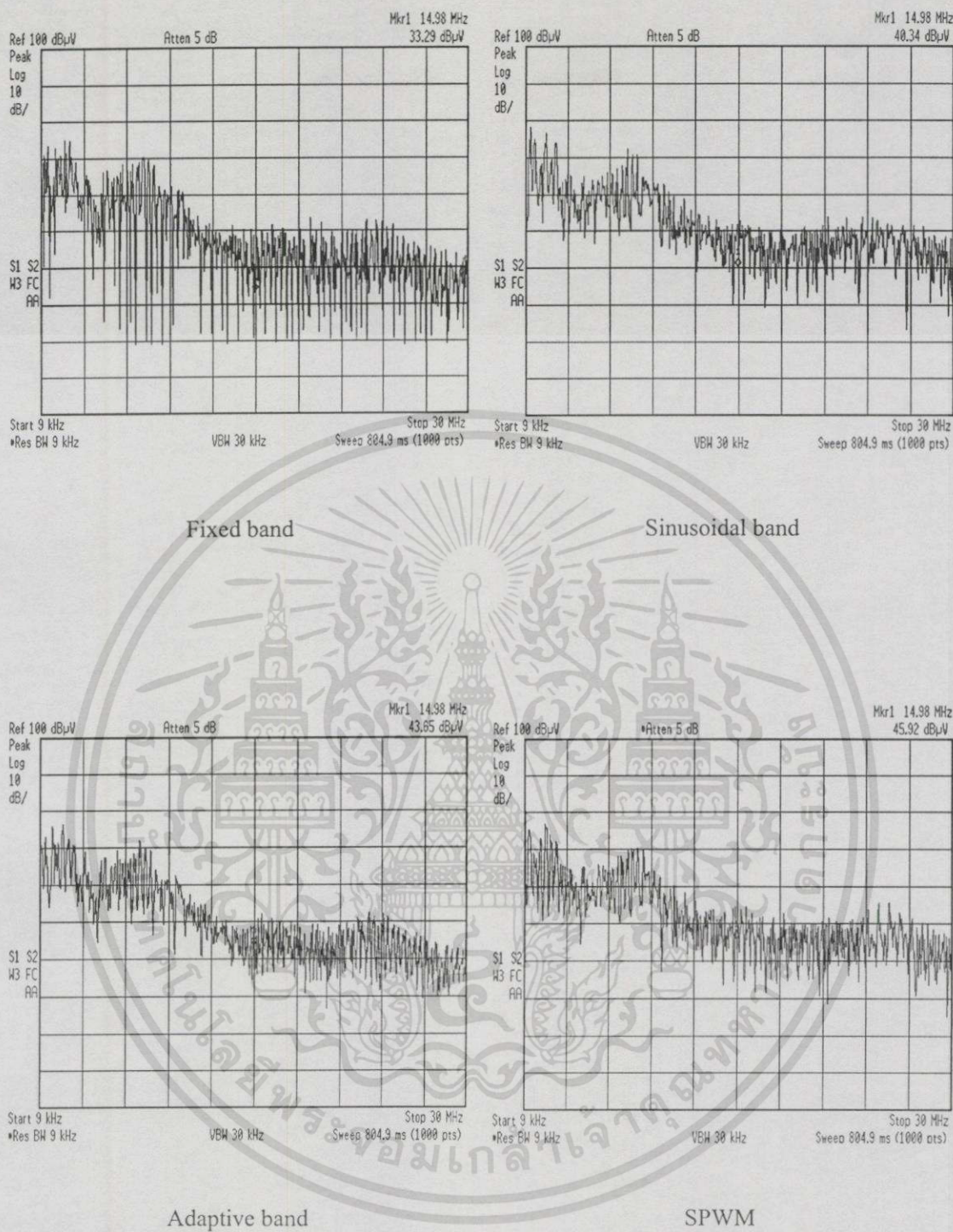
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในส่วนผลการทดลองรูปที่ 6.24 เป็นการเปรียบเทียบสเปกตรารฮาร์โมนิกส์ของแรงดันที่ดับ บลิวเอมที่จะมีผลต่อ acoustic noise ในหน่วยของ dB โดยใช้โปรแกรม Matlab เพื่อแสดงให้เห็นถึงความแตกต่างได้อย่างชัดเจนมากขึ้น รูปที่ 6.24 (a) แสดงสเปกตรารฮาร์โมนิกส์ของเทคนิค SPWM เปรียบเทียบกับรูป 6.24 (b) ซึ่งเป็นเทคนิคเคลด้ามีอดคูเลชั่นที่มีขอบเขตฮิสเตอร์รีซีตคองที่ที่ความถี่ สวิตซิง 5 kHz และคัซนีการมีอดคูเลตเท่ากับ 0.3 ค่าเดียวกัน จากรูปจะสังเกตเห็นได้ว่าสเปกตรารฮาร์ โมนิกส์ที่เกิดจากการสวิตซิงของเทคนิคทั้งสองจะมีลักษณะที่แตกต่างกันอย่างชัดเจน กล่าวคือ สเปกตรารฮาร์โมนิกส์เนื่องจากการสวิตซิงของรูป 6.24 (a) จะมีขนาดสูงกว่ารูป 6.24 (b) ซึ่งจะเป็ นผลทำให้เกิด acoustic noise เมื่อนำไปประยุกต์ใช้ขับเคลื่อนเครื่องจักรกลไฟฟ้า แนวทางหนึ่งในการลดผลดังกล่าวนี้คือการลดการรวมกันของพลังงานสเปกตรารฮาร์โมนิกส์ที่เกิดจากการสวิตซิง ด้วยการกระจายพลังงานสเปกตรารฮาร์โมนิกส์ดังกล่าว โดยจะสังเกตเห็นได้จากรูป 6.24 (c) และ 6.24 (d) ซึ่งเป็นผลของการเพิ่มค่าคัซนีการมีอดคูเลตของเทคนิคเคลด้ามีอดคูเลชั่นของรูปที่ 6.24 (b) จากผลการทดลองจะเห็นได้ว่า สเปกตรารฮาร์โมนิกส์ที่เกิดจากการสวิตซิงสูงสุดถูกลดทอนลงอย่าง มากเมื่อคัซนีการมีอดคูเลตมีค่าเพิ่มขึ้นทำให้เมื่อนำไปประยุกต์ใช้งานดังกล่าวจะสามารถลดผลของ acoustic noise ลงได้ แต่ในทางกลับกันจะสังเกตเห็นว่าสเปกตรารฮาร์โมนิกส์จะกระจายเข้าหา ความถี่มูลฐานมากขึ้นซึ่งอาจจะทำให้เกิดผลเสียได้เช่นกัน ถ้าหากนำไปประยุกต์ใช้ในบาง ประเภทที่ต้องการความถี่เอาต์พุตคงที่ เช่น แหล่งจ่ายไฟต่อเนื่อง แนวทางหนึ่งในการลดปัญหาดัง กล่าวทำได้โดยการเพิ่มความถี่สวิตซิงให้มีค่าสูงขึ้นหรือลดขนาดของคัซนีการมีอดคูเลตลง นอก จากนี้การเพิ่มค่าคัซนีการมีอดคูเลตของเทคนิค SPWM ก็สามารถลดผลดังกล่าวได้ เนื่องจากที่คัซนี การมีอดคูเลตค่าสูงจะส่งผลให้ค่าแรงดันมูลฐานเพิ่มมากขึ้น สเปกตรารฮาร์โมนิกส์จากการสวิตซิงมี ค่าลดลง แต่อย่างไรก็ตามเมื่อเปรียบเทียบที่ค่าคัซนีการมีอดคูเลตและความถี่สวิตซิงเดียวกัน เทคนิค เคลด้ามีอดคูเลชั่นสามารถลดผลดังกล่าวได้มากกว่าในทุกค่าคัซนีการมีอดคูเลต (ที่ความถี่สวิตซิง เดียวกัน)

การทดลองผลของ Conducted EMI เนื่องจากเทคนิคพีดับบลิวเอ็ม เพื่อเป็นกรณีศึกษาถึงความ เป็นไปได้ของเทคนิคพีดับบลิวเอ็มทั้ง 4 แบบที่มีผลต่อ Conducted EMI โดยโหลดที่ใช้ทดสอบเป็น โหลดความต้านทานต่ออนุกรมกับตัวเหนี่ยวนำ และในการวัดได้ใช้ EMC ANALYSIS ยี่ห้อ Agilent รุ่น E7401A ที่มีย่านความถี่ในการวัดตั้งแต่ 9 kHz - 1.5 GHz พร้อมกับ LISN (Line Impedance Stabilization Network) MODEL 3810/2 มีย่านความถี่ในการวัด 9 kHz – 30 MHz เป็น เครื่องมือวัดและทดสอบ ซึ่งข้อมูลเกี่ยวกับเครื่องมือวัดแสดงไว้ในภาคผนวก (ก) และตำแหน่งของ เครื่องมือวัดแสดงผังรูปที่ 6.25 การทดสอบนี้เป็นการเปรียบเทียบค่า Conducted EMI ของระบบอิน เวอร์เตอร์ดังกล่าว โดยได้วัดในโหมดคอมมอนด์ และมีเงื่อนไขในการทดลอง คือจะใช้ระบบอิน เวอร์เตอร์เดียวกันแต่มีการเปลี่ยนสัญญาณพีดับบลิวเอ็มด้วยเทคนิคดังกล่าวซึ่งการทดสอบได้ผลดัง รูปที่ 6.26 ถึง 6.28

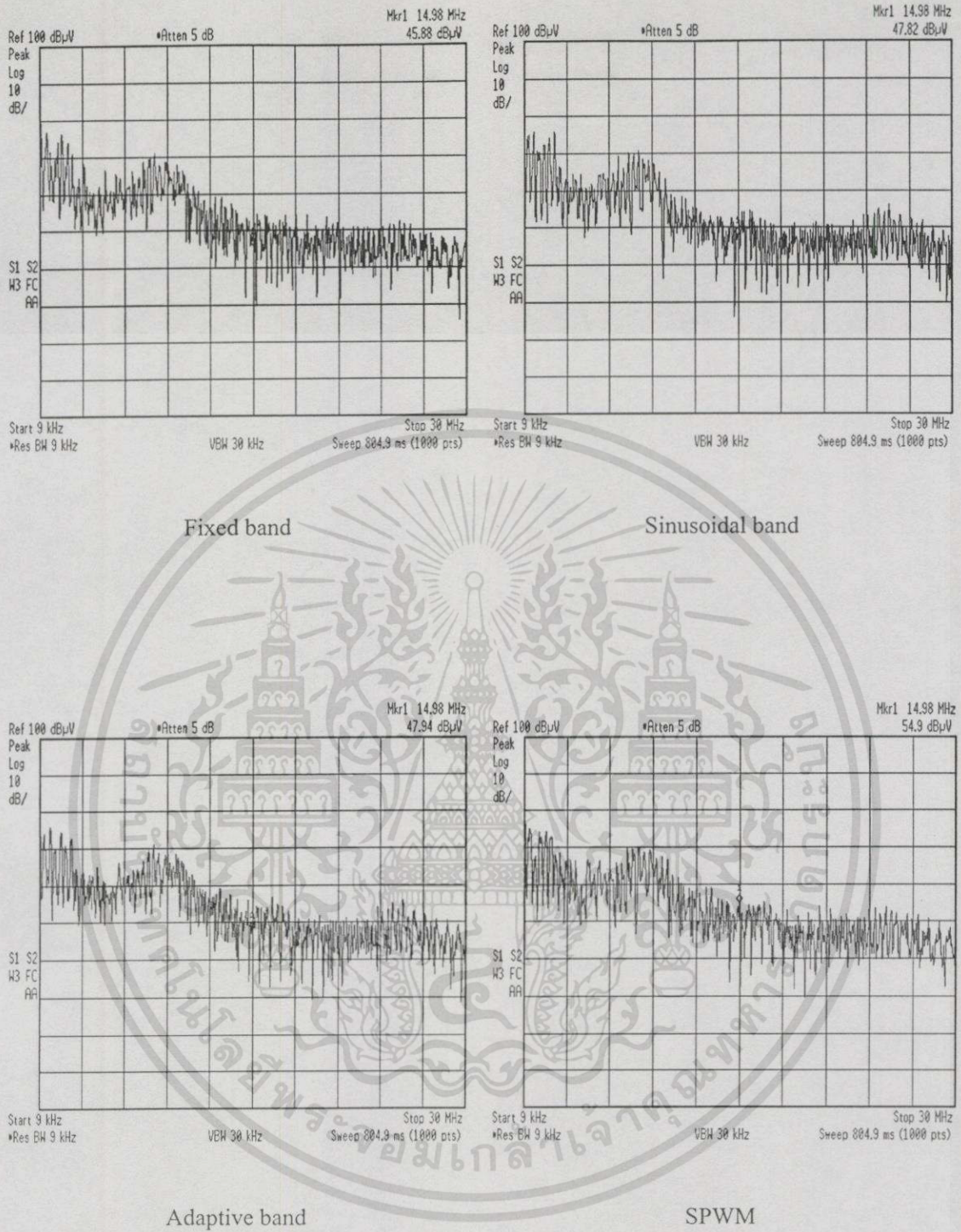


รูปที่ 6.25 ตำแหน่งเครื่องมือการวัด Conducted EMI



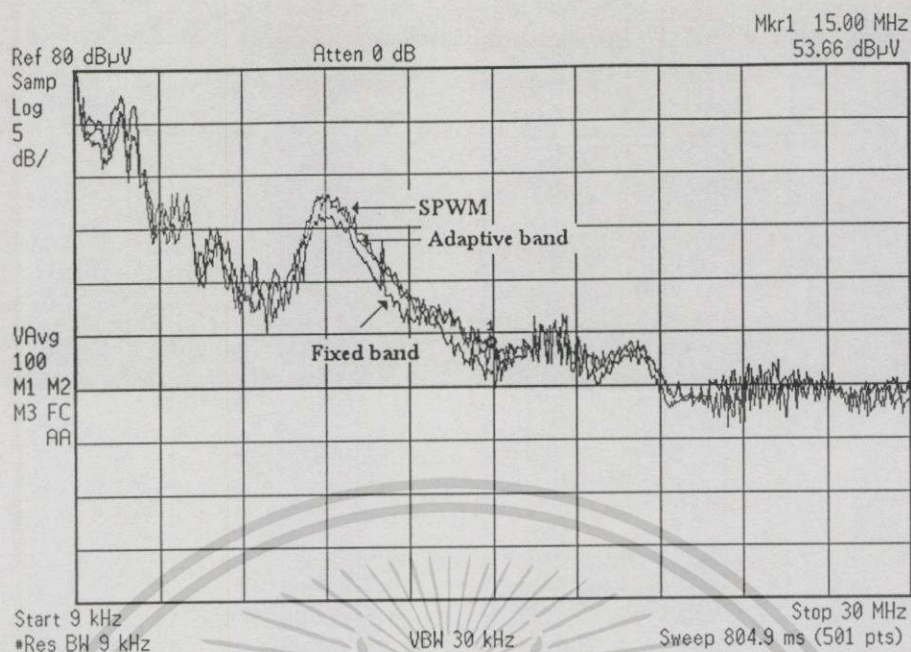
รูปที่ 6.26 ผลการเปรียบเทียบ Conducted EMI ด้วยเทคนิคเดลด้ามีอดดูเลชั่นที่มีขอบเขตฮีสเตอร์รีซิสแบบต่างๆ กับ SPWM ที่ความถี่สวิตซ์ 3 kHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 6.27 ผลการเปรียบเทียบ Conducted EMI ด้วยเทคนิคเคลด้ามีอดคูล์ชันที่มีขอบเขตฮีสเตอร์รีซิสแบบต่างๆ กับ SPWM ที่ความถี่สวิตซ์ 5 kHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 6.28 ผลการเปรียบเทียบ Conducted EMI ที่ความถี่สวิตซ์ 5 kHz

จากผลการทดลองรูปที่ 6.26 ถึง 6.28 เป็นการเปรียบเทียบผลของ Conducted EMI ที่ความถี่สวิตซ์ 3 kHz และ 5 kHz ซึ่งวิธีการวัดได้ใช้ LISN ต่อเข้ากับแหล่งจ่ายไฟกระแสสลับด้านอินพุตก่อนเข้าวงจรอินเวอร์เตอร์ โดยทดสอบที่โหลดความต้านทานต่ออนุกรมกับตัวเหนี่ยวนำ รูปที่ 6.26 และ 6.27 เป็นผลการทดสอบ Conducted EMI ของเทคนิคพีดับบลิวเอ็มทั้ง 4 แบบที่ความถี่สวิตซ์ 3 kHz และ 5 kHz ตามลำดับ ซึ่งจากรูปทั้ง 2 จะมีแนวโน้มลดลงคล้ายคลึงกัน ส่วนรูปที่ 6.28 เป็นการเปรียบเทียบเทคนิคพีดับบลิวเอ็มดังกล่าว โดยพล็อตอยู่ในกราฟเดียวกัน จากรูปแสดงให้เห็นว่าเทคนิคเคลด้ามีอคตูละชันที่มีขอบเขตฮิสเตอร์รีซิสกที่มีแนวโน้มที่จะลดลงมากกว่าเทคนิคอื่นๆ ซึ่งอาจจะมีสาเหตุมาจากเทคนิคดังกล่าวมีการลดการรวมกันของพลังงานฮาร์โมนิกส์เนื่องจากการสวิตซ์ตามคุณสมบัติของเทคนิคเคลด้ามีอคตูละชันแบบนี้ ข้อสังเกตอย่างหนึ่งคือจากการทดลองของรูปที่ 6.26 ถึงรูปที่ 6.28 จะสังเกตเห็นได้ว่าผลของเทคนิคพีดับบลิวเอ็มจะมีผลต่อการลดลงของ Conducted EMI น้อยซึ่งอาจจะมีสาเหตุมาจากความถี่สวิตซ์ที่ใช้ทดลองมีค่าต่ำ

สรุปและข้อเสนอแนะ

งานวิจัยนี้ได้วิเคราะห์และประเมินคุณสมบัติของเทคนิคเคลด้ามีอดคูเลชั่นที่มีขอบเขตฮีสเตอร์รีซิส 3 แบบประกอบด้วย แบบฮีสเตอร์รีซิสคงที่ แบบฮีสเตอร์รีซิสเป็นไซน์ซอซัด และแบบปรับขอบเขตฮีสเตอร์รีซิส เพื่อนำมาประยุกต์ใช้กับอินเวอร์เตอร์แบบพีดับบลิวเอ็มชนิดจ่ายแรงดัน โดยพิจารณาถึงความเหมาะสมในด้านต่างๆตามคุณสมบัติสเปคตราฮาร์โมนิกส์ของเทคนิคเคลด้ามีอดคูเลชั่นที่มีขอบเขตฮีสเตอร์รีซิสดังกล่าวได้แก่ ผลการเปรียบเทียบคุณภาพของรูปคลื่นพีดับบลิวเอ็มด้วยค่า THD_v , THD_i , DF_1 , และ DF_2 รวมถึงผลของ acoustic noise และ Conducted EMI ที่มีสาเหตุมาจากการสวิตชิง เป็นต้น โดยในขั้นแรกได้ศึกษาและวิเคราะห์ผลการจำลองการทำงานของเทคนิคเคลด้ามีอดคูเลชั่นด้วยโปรแกรม PSpice เพื่อการออกแบบ แล้วมีการตรวจสอบด้วยการทดลองจริงเปรียบเทียบกับผลการจำลองดังกล่าว ปรากฏว่าให้ผลสอดคล้องกันและสุดท้ายได้มีการนำเทคนิคเคลด้ามีอดคูเลชั่นทั้ง 3 แบบไปเปรียบเทียบกับเทคนิค SPWM ในด้านต่างๆอีกด้วย จากผลการทดสอบอินเวอร์เตอร์เครื่องต้นแบบโดยใช้เทคนิคเคลด้ามีอดคูเลชั่นทั้ง 3 แบบที่ได้สร้างขึ้นสำหรับอินเวอร์เตอร์ชนิดจ่ายแรงดันได้ผลเป็นที่น่าพอใจ ซึ่งจากผลการจำลองและทดลอง สามารถสรุปได้ดังนี้

7.1 สรุปผลการทดลอง

7.1.1 จากผลการจำลองและทดลองเปรียบเทียบค่าดัชนีคุณภาพรูปคลื่นพีดับบลิวเอ็มด้วยค่า THD_v , THD_i , DF_1 , และ DF_2 ที่ดัชนีการมีอดคูเลตต่างๆปรากฏว่าในทุกเทคนิคพีดับบลิวเอ็มของเทคนิคเคลด้ามีอดคูเลชั่นที่ได้นำเสนอ รวมถึงเทคนิค SPWM ด้วยจะไม่แตกต่างกันมากนักที่ดัชนีการมีอดคูเลตมีค่าต่ำ ส่วนที่ค่าดัชนีการมีอดคูเลตสูงๆเทคนิคเคลด้ามีอดคูเลชั่นที่มีขอบเขตฮีสเตอร์รีซิสคงที่จะมีความผิดเพี้ยนมากที่สุดด้วยค่า THD_v , DF_1 , และ DF_2 ในทุกความถี่สวิตชิงที่เปลี่ยนแปลงไป เนื่องจากเกิดการมีอดคูเลตทางความถี่ส่งผลให้สเปคตราฮาร์โมนิกส์เกิดการกระจาย ส่วนค่า THD_i มีค่าใกล้เคียงกันในทุกความถี่สวิตชิงที่ใช้ในการทดลอง

7.1.2 เทคนิคเคลด้ามีอดคูเลชั่นทุกเทคนิคที่นำเสนอจะให้ค่าการได้ประโยชน์จากแรงดันเชื่อมโยงกระแสตรงเท่ากับเทคนิค SPWM ที่ความถี่สวิตชิงไม่เกิน 3 kHz แต่ที่ความถี่สวิตชิงสูงกว่า 3 kHz เทคนิคเคลด้ามีอดคูเลชั่นแบบที่มีการควบคุมขอบเขตฮีสเตอร์รีซิสทั้ง 2 แบบจะให้แรงดันมูลฐานต่ำกว่าแบบฮีสเตอร์รีซิสคงที่และเทคนิค SPWM เนื่องจากสัญญาณควบคุมฮีสเตอร์รีซิสเป็นสัญญาณที่มีขนาดเล็กมาก (มีหน่วยเป็น mV)

- 7.1.3 จากการทดลองเมื่อนำไปประยุกต์ใช้งานที่ต้องการความถี่ด้านเอาต์พุตคงที่ที่ดัชนีการมอดูเลตมีค่าสูงเทคนิคเคลด้ามีอคูเลชั่นที่มีขอบเขตฮิสเตอร์รีซิสเป็น ไซนูซอยด์ล และแบบปรับขอบเขตฮิสเตอร์รีซิสจะมีสมรรถนะที่ต่ำกว่าแบบฮิสเตอร์รีซิสคงที่ เนื่องจากที่ดัชนีการมอดูเลตสูงๆเทคนิคดังกล่าวยังคงสามารถลดการกระจายของสเปกตร้าฮาร์โมนิกส์ที่เกิดจากการมอดูเลตทางความถี่ได้ดีจึงส่งผลให้ค่าพารามิเตอร์ของฟิลเตอร์มีขนาดเล็กลง ซึ่งเมื่อเปรียบเทียบที่ขนาดฟิลเตอร์เดียวกันค่า THD ของแรงดันโวลต์มีค่าเท่ากับ 4.97, 4.13 และ 3.28 ตามลำดับ แต่อย่างไรก็ตามเทคนิคเคลด้ามีอคูเลชั่นที่มีขอบเขตฮิสเตอร์รีซิสคงที่จะมีการสูญเสียเนื่องจากการสวิตซ์ต่ำกว่าเทคนิคทั้ง 2 แบบ เนื่องจากจำนวนครั้งของการสวิตซ์น้อยกว่า
- 7.1.4 การทดลองประสิทธิภาพเมื่อนำไปประยุกต์ใช้งานที่ต้องการความถี่ทางด้านเอาต์พุตคงที่ภายใต้เงื่อนไขที่ขนาดฟิลเตอร์ค่าเดียวกันทั้ง 4 เทคนิค โดยที่ความถี่คัตออฟของวงจรฟิลเตอร์ได้พิจารณาจากเทคนิคเคลด้ามีอคูเลชั่นที่มีขอบเขตฮิสเตอร์รีซิสคงที่ ปรากฏว่าประสิทธิภาพของระบบโดยรวมมีค่าใกล้เคียงกัน แต่อย่างไรก็ตามเทคนิคเคลด้ามีอคูเลชั่นที่มีการควบคุมขอบเขตฮิสเตอร์รีซิสทั้ง 2 แบบและเทคนิค SPWM สามารถใช้ขนาดฟิลเตอร์ที่เล็กกว่าภายใต้เงื่อนไขเมื่อกำหนดให้ค่า $\%THD$ มีค่าน้อยกว่า 5% เนื่องจากสเปกตร้าฮาร์โมนิกส์ของเทคนิคดังกล่าวมีการรวมกลุ่มคลอดย่านการปรับดัชนีการมอดูเลต
- 7.1.5 ผลการเปรียบเทียบสเปกตร้าฮาร์โมนิกส์ของแรงดันในแต่ละเทคนิคเพื่อวิเคราะห์ผลของ acoustic noise ปรากฏว่าเทคนิคเคลด้ามีอคูเลชั่นที่มีขอบเขตฮิสเตอร์รีซิสคงที่สามารถลดปัญหานี้ได้เป็นอย่างดีเมื่อเปรียบเทียบกับเคลด้ามีอคูเลชั่นที่มีขอบเขตฮิสเตอร์รีซิสเป็น ไซนูซอยด์ล แบบปรับขอบเขตฮิสเตอร์รีซิส และเทคนิค SPWM เนื่องจากเทคนิคนี้จะลดพลังงานของสเปกตร้าฮาร์โมนิกส์ในโทนที่ชัดเจนที่เกิดจากการสวิตซ์ลงไปด้วยการกระจายสเปกตร้าฮาร์โมนิกส์ โดยปราศจากวงจรควบคุมภายนอกที่ซับซ้อน เพราะเป็นคุณสมบัติของเทคนิคเอง ซึ่งเป็นข้อที่เหนือกว่าเทคนิค SPWM ที่จำเป็นต้องใช้วงจรภายนอกมาควบคุมความถี่ของสัญญาณสามเหลี่ยมให้เกิดการเปลี่ยนแปลงแบบสุ่มคลอดคาบมาตรฐานของสัญญาณอ้างอิงทำให้วงจรมีความยุ่งยากและซับซ้อน นอกจากนี้ที่ดัชนีการมอดูเลตมีค่าเพิ่มขึ้นจะสามารถลดผลของ acoustic noise ลงได้มากกว่าที่ดัชนีการมอดูเลตมีค่าต่ำ ทั้งนี้มีสาเหตุมาจากเกิดการมอดูเลตทางความถี่มากขึ้นนั่นเอง
- 7.1.6 ผลการทดลองเปรียบเทียบ Conducted EMI ที่มีสาเหตุมาจากแพทเทอร์นแรงดันพีคบลิเวอ์ทางด้านเอาต์พุตของทั้ง 4 เทคนิคจะสังเกตเห็นได้ว่าเทคนิคเคลด้ามีอคูเลชั่นที่มีขอบเขตฮิสเตอร์รีซิสคงที่มีแนวโน้มที่จะลดผลดังกล่าวลงได้มากกว่าเทคนิคอื่น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เนื่องจากสเปกตรารายโมนิคส์ที่เกิดจากการสวิตชิงของเทคนิคนี้เกิดการกระจายส่งผลให้เป็นการลดการรวมกันของพลังงานฮาร์โมนิคส์ดังกล่าว

จากข้อสรุปข้างต้นสามารถรวบรวมเป็นตารางการนำไปประยุกต์ใช้งานได้ดังตารางที่ 7.1

ตารางที่ 7.1 เปรียบเทียบเทคนิคที่ดับลิวิเอ็มแต่ละแบบกับการนำไปประยุกต์ใช้งาน

การประยุกต์ใช้งาน	เทคนิค			
	Fixed band	Sine band	Adaptive band	SPWM
1. ขับเคลื่อนมอเตอร์	+	+	+	+
2. แหล่งจ่ายไฟ	0	+	++	++
3. งานต้องการลดผล Acoustic noise	++	+	+	0
4. งานต้องการลดผล Conducted EMI	++	+	0	0

++ หมายถึง ให้คุณลักษณะและคุณสมบัติที่ดี

+ หมายถึง ให้คุณลักษณะและคุณสมบัติปานกลาง

0 หมายถึง ให้คุณลักษณะและคุณสมบัติที่ไม่ดี

7.2 ข้อเสนอแนะและงานวิจัยต่อไป

7.2.1 เนื่องจากเทคนิคเคลดดำมีอคดูชันสามารถเพิ่มแรงดันมูลฐาน โดยเฉพาะที่ความถี่อินเวอร์เตอร์ต่ำได้ ด้วยการต่อความต้านทานคร่อมคาปาซิเตอร์ของตัวอินทิเกรตหรือที่เรียกว่า dual slope integrator โดยปราศจากวงจรภายนอกมาควบคุม ซึ่งเป็นข้อดีที่เหนือกว่าเทคนิค SPWM ที่ต้องการวงจรภายนอกมาควบคุมเพื่อเปลี่ยนทั้งความถี่และขนาดของสัญญาณอ้างอิง รวมถึงวิธีการเพิ่มแรงดันเพื่อชดเชยผลดังกล่าวด้วย ทำให้มีความเป็นไปได้ว่าที่ความถี่ต่ำของระบบการขับเคลื่อนเครื่องจักรกลไฟฟ้าเพื่อที่จะลดปัญหาความซับซ้อนและยุ่งยากดังกล่าว อาจจะนำเทคนิคเคลดดำมีอคดูชันมาใช้เพื่อชดเชยผลของแรงดันตกคร่อมความต้านทานขดลวดสเตเตอร์ก็เป็นได้

7.2.2 เนื่องจากวงจรการสร้างสัญญาณที่ดับลิวิเอ็มในงานวิจัยนี้เป็นแบบอนาล็อกถึงดิจิทัล แต่วงจรส่วนใหญ่เป็นวงจรทางอนาล็อกทำให้เกิดสัญญาณรบกวนได้ง่าย โดยเฉพาะสัญญาณฮิสเตอร์ซิสซึ่งเป็นสัญญาณที่มีขนาดเล็กมากดังที่ได้กล่าวมาแล้ว ทำให้วงจรมีความอ่อนไหวต่อสัญญาณรบกวนซึ่งอาจทำให้ระบบการทำงานผิดพลาด ส่ง

ผลให้วงจรกำลังเกิดความเสียหายเนื่องจากการลัดวงจรชั่วขณะที่เกิดขึ้นของ อุปกรณ์สวิตซ์ ซึ่ง ดังนั้นงานวิจัยต่อไปควรเปลี่ยนวิธีการควบคุมด้วยวงจรควบคุมทาง ดิจิตอลโดยสร้างสัญญาณพีดับบลิวเอ็มของแต่ละเทคนิคด้วยไมโครคอนโทรลเลอร์ หรือ Digital Signal Processor : DSP ซึ่งจะช่วยแก้ปัญหาดังกล่าวได้ และจะช่วยลดค่า ใช้จ่ายของวงจรลงเช่น วงจรคูณแบบ 4 ควอดแดนซ์และเกน เป็นต้น ส่งผลให้การ ทำงานของวงจรถูกต้อง และมีเสถียรภาพดีขึ้นอีกด้วย

- 7.23 นอกจากเทคนิคเคลด้ามีอคคูเลชั่นที่มีขอบเขตฮิสเตอร์รีซีตงที่มีข้อดีในเรื่องของวง จรที่นำมาสร้างมีขนาดเล็กแล้ว คุณสมบัติของเทคนิคนี้ยังสามารถลดผลของ acoustic noise และ Conducted EMI ซึ่งมีสาเหตุมาจากการมีอคคูเลตทางความถี่ส่งผลให้เกิด การกระจายของกลุ่มสเปคตรฮาร์โมนิกส์ที่เกิดจากการสวิตซ์ ซึ่ง แต่เทคนิคดังกล่าวจะ ไม่เหมาะสมในการนำไปประยุกต์ใช้งานที่ต้องการความถี่ทางด้านเอาต์พุตคงที่ เช่น แหล่งจ่ายไฟต่อเนื่อง เนื่องจากจำเป็นต้องใช้วงจรฟิลเตอร์ที่มีขนาดใหญ่กว่าเทคนิค อื่นๆ เนื่องจากเกิดการมีอคคูเลตทางความถี่ดังที่ได้กล่าวมาแล้ว ซึ่งงานวิจัยต่อไปเพื่อ ที่จะทำให้เทคนิคเคลด้ามีอคคูเลชั่นแบบนี้เป็นที่นิยมใช้ได้อย่างกว้างขวางมากยิ่งขึ้น ซึ่งจำเป็นจะต้องหาวิธีที่จะทำให้การกระจายของฮาร์โมนิกส์ที่เกิดขึ้นนี้ไม่กระจายเข้า หาความถี่มูลฐาน แต่ควรกระจายออกห่างความถี่มูลฐาน โดยมีความถี่ที่เกิดจาก การสวิตซ์เป็นความถี่เริ่มต้น รวมถึงขนาดของสเปคตรฮาร์โมนิกส์มีค่าลดลงด้วย

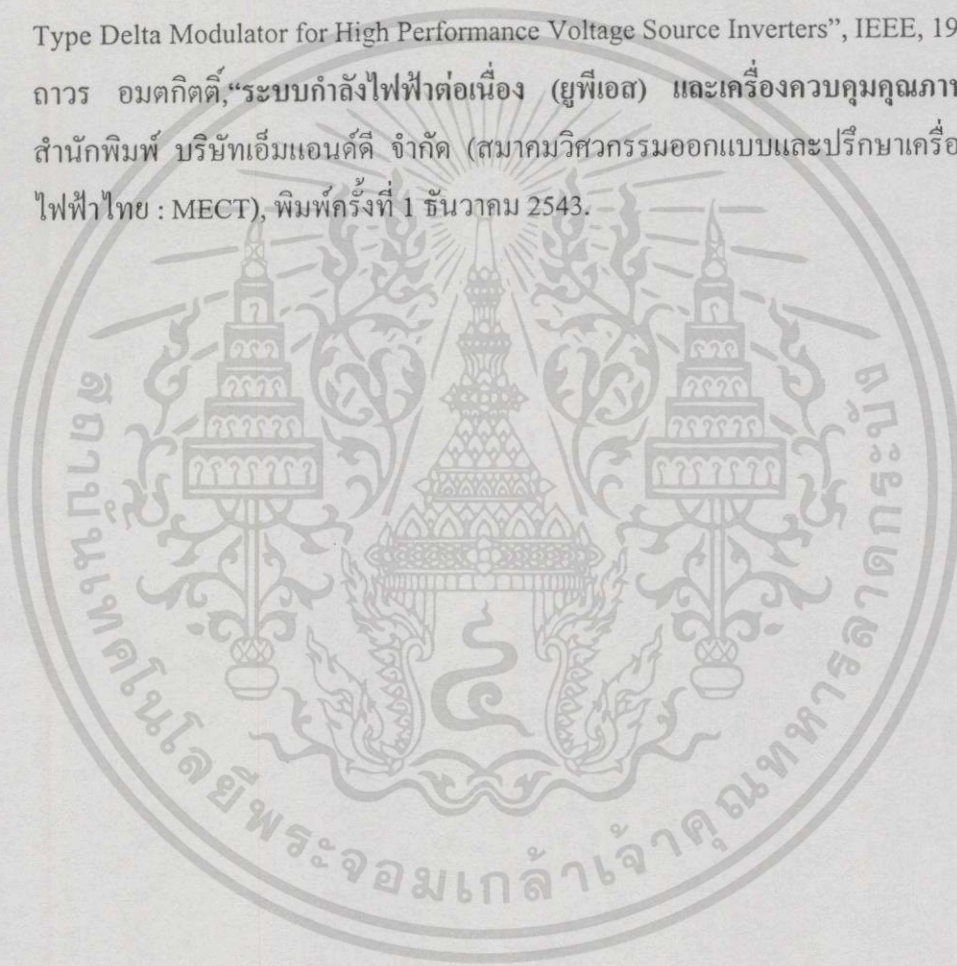
เอกสารอ้างอิง

- [1] M.A. Rahman, J.E. Quicoe and M.A Choundhury, "Performance Analysis of Delta PWM Inverters", IEEE Trans. Power Electron., Vol.PE-2, 1987, pp. 227-233.
- [2] Naser Abdel-Rahim and John E. Quicoe, "A Single-Phase Delta-Modulated Inverter for UPS Application", IEEE Trans. Industrial Electronics., vol.40, No.3, June 1993, pp.347-354.
- [3] C.M. Liaw and Y.M. Lin, "Random Slope PWM Inverter using Existing System Background Noise: Analysis, Design and Implementation", IEE Proc.-Elec . Power Appl., Vol. 147, No. 1, January 2000, pp. 45-54.
- [4] C.M. Liaw, Y.M. Lin, C.H. Wu and K.I. Hwu, "Analysis, Design, and Implementation of a Random Frequency PWM Inverter", IEEE Trans on power electronics., Vol. 15, No. 5, September 2000, pp. 843-854.
- [5] สมยศ เกียรติวนิชวิไล. "การวิเคราะห์และออกแบบสัญญาณควบคุมพีดับบลิวเอ็มอินเวอร์เตอร์ 3 เฟสโดยใช้โปรแกรม MATLAB", วิทยานิพนธ์ปริญญาโท, สจล., 2000.
- [6] ศิวะ หงษ์นภา, "ระบบขับเคลื่อนมอเตอร์ไฟฟ้ากระแสสลับ", สำนักพิมพ์ ส.ส.ท. (ไทยญี่ปุ่น), พิมพ์ครั้งที่ 1 ตุลาคม 2543.
- [7] N. Mohan, T.M. Undeland, W.P. Robbins, "**Power Electronics Converters, Application, and Design.**" John wiley&sons, second edition, 1995.
- [8] B.K.Bose, "**Power Electronics and AC Drives.**" Prentice-Hall, 1986.
- [9] M.H. Rashid, "**Power Electronics Circuits, Devices, and Applications.**" Penctice Hall, second edition, 1988.
- [10] M.A. Boostand and P.D. Ziogas, "State-of-the-Art Carrier PWM Techniques: A Critical Evaluation ", IEEE Trans. On industrial applicationd, Vol. 24, No. 2, March/April 1988.
- [11] ชัยทัศน์ มณีอินทร์. "การวิเคราะห์และออกแบบวงจรรีโซแนนซ์แบบขนานด้านแรงดันไฟฟ้าเชื่อมโยงกระแสตรงสำหรับสามเฟสพีดับบลิวเอ็มอินเวอร์เตอร์ขับเคลื่อนมอเตอร์เหนี่ยวนำ", วิทยานิพนธ์ปริญญาโท, สจล., 2001.
- [12] วิจิตร กิณเรศ. "สามเฟสเคลดดีมีอคดูเลตพีดับบลิวเอ็มอินเวอร์เตอร์สำหรับการขับเคลื่อนมอเตอร์เหนี่ยวนำ", วิทยานิพนธ์ปริญญาโท, สจล., 1991.

- [13] B.K. Bose, "An Adaptive Hysteresis-Band Current Control Technique of a Voltage-Fed PWM Inverter for Machine Drive System" IEEE Trans. Ind. Electron., Vol. 37, no. 5, 1990, pp.402-408.
- [14] G. Joos, P.D. Ziogas and D. Vicenti, "A Model Reference Adaptive PWM Technique", IEEE Trans. On power electronics, Vol. 5, No. 4, October 1990.
- [15] Daniel W.Hart, "Introduction to Power Electronics." London, prentice-hall, 1997.
- [16] V.G. Agelidis, P.D. Ziogas and G. Joos, "Dead Band PWM Switching Patterns", IEEE Trans. On power electronics, Vol. 11, No. 4, July 1996.
- [17] J. Paramesh and A.N. Jouanne, "Use of Sigma-Delta Modulation to Control EMI from Switch-Mode Power Supplies", IEEE Trans on industrial electronics., Vol. 48, No. 1, February 2001, pp. 111-117.
- [18] T.G. Habetler and D.M. Divan, "Acoustic Noise Reduction in Sinusoidal PWM Drives using a Randomly Modulated Carrier", IEEE Trans. on power electronics. , Vol. 6, No. 3, July 1991, pp. 326-363.
- [19] A.I. Maswood, "Delta Modulation Technique with PI Controller for Voltage Source Inverter a Superior Alternate", IPEC'99, Singapore, Vol. 2, May 1999, pp. 555-559.
- [20] S.S. Singh, F. Li, C. Garrett and R. Thomas, "A Study of Sigma-Delta Modulation Control Strategies for Multi-Level Voltage Source Inverters", IEE Power electronics and variable speed drives, 1998, pp. 347-352.
- [21] M.H. Kheraluwala and D.M. Divan , "Delta Modulation Strategies for Resonant Link Inverters", IEEE Trans. On power electronics, Vol. 5, No. 2, April 1990.
- [22] P.D. Ziogas, "The Delta Modulation Technique in Static PWM Inverters", IEEE Trans. Ind. Applicat., vol IA-17, 1981, pp. 199-204.
- [23] M.A. Rahman, J.E. Quicoe and M.A Choudhury, "Harmonic Minimization in Delta Modulated Inverter using Tuned Filters", PESC'88 Record , 1988, pp. 462-468.
- [24] A.H. Chowdhury, A. Mansoor, M.A. Choudhury and M.A. Rahman, "On-Line Improved Inverter Waveform by Variable Step Delta Modulation", IEEE , 1994, pp. 143-148.
- [25] C.F. Christiansen, M.I. Valla, and C.H. Rivetta, "A Synchronization Technique for Static Delta PWM Inverters" IEEE Trans. Ind. Electron., Vol. 35, no. 4, 1988, pp.502-507.
- [26] ชาญวิทย์ ตั้งสิริวรกุล, เฉลิมชาติ มานพ, วิจิตร กิณเรศ. "การออกแบบและวิเคราะห์วงจรเซลล์ที่มีอคตดูเลเตอร์ที่มีการปรับขอบเขตฮิสเตอร์รีซีสสำหรับอินเวอร์เตอร์ชนิดจ่ายแรงดัน." วารสารวิจัยและพัฒนา มจร., ปีที่ 22, ฉบับที่ 2 พฤษภาคม-สิงหาคม 2542, หน้า113-128.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

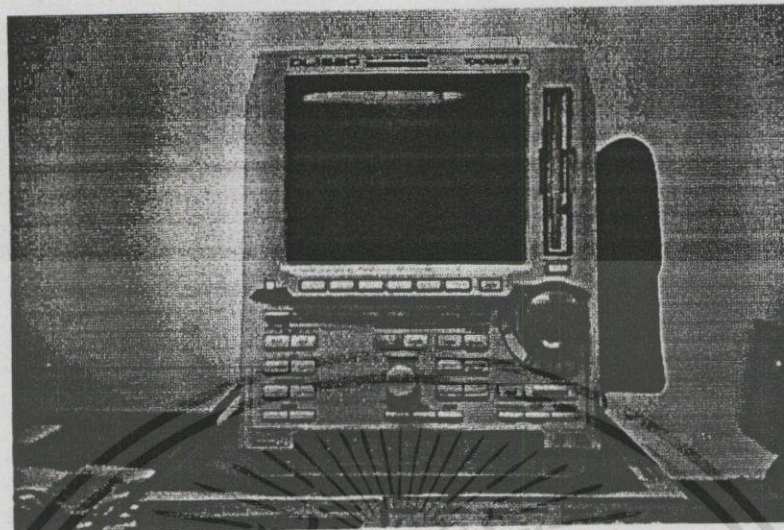
- [27] S. Sae-Sue, V. Kinnares, Ch. Tangsiriworakul, and S. Potivejkul, "Comparative Performance Evaluation of Fixed and Adaptive Hysteresis Band Delta Modulation Techniques for UPS.", IEEE Proc. Power Electronics and Drive Systems Conf., vol.2, July 1999, Hong Kong, pp. 956-960.
- [28] ชาญวิทย์ ตั้งสิริวรกุล, วิจิตร กิณเรศ. "การเปรียบเทียบคุณสมบัติของเทคนิคเดลต้ามีอดดูล์เลชั่นที่มีขอบเขตฮีสเตอร์รีซิสแบบต่างๆเพื่อประยุกต์ใช้กับแหล่งจ่ายไฟต่อเนื่อง."การประชุมวิชาการทางวิศวกรรมไฟฟ้าครั้งที่ 23, พฤษภาคม 2543, หน้า 153-156.
- [29] K.M. Rahman, M.A. Choudhury, M.R. Khan and M.A. Rahman, "Dual Slope Integrator Type Delta Modulator for High Performance Voltage Source Inverters", IEEE, 1997.
- [30] ถาวร อมตกิตติ์, "ระบบกำลังไฟฟ้าต่อเนื่อง (ยูทีเอส) และเครื่องควบคุมคุณภาพไฟฟ้า", สำนักพิมพ์ บริษัทเอ็มแอนคัส จำกัด (สมาคมวิศวกรรมออกแบบและปรึกษาเครื่องกลและไฟฟ้าไทย : MECT), พิมพ์ครั้งที่ 1 ธันวาคม 2543.



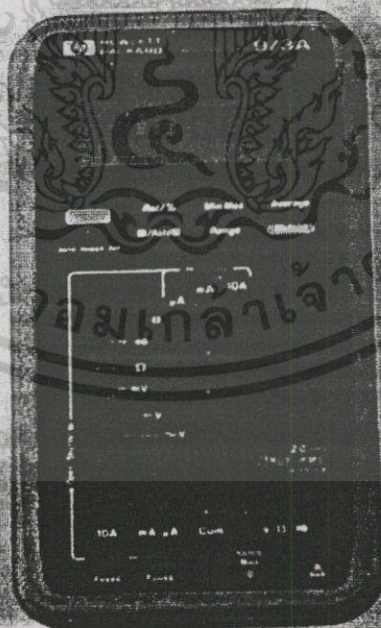


ข้อมูลเกี่ยวกับเครื่องมือวัดที่ใช้ทดสอบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

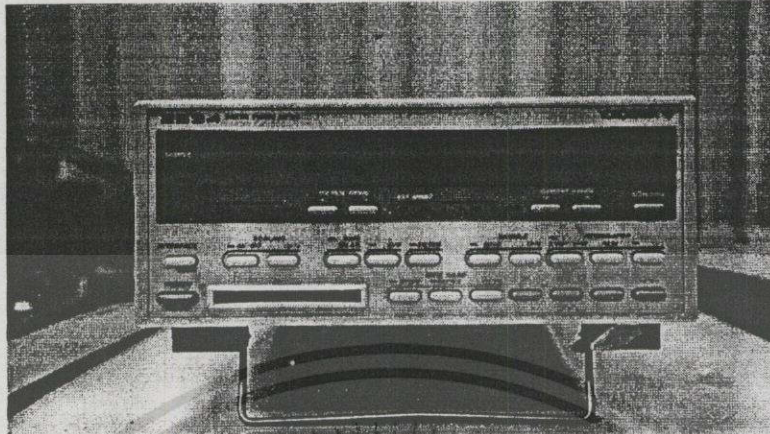


รูปที่ ก.1 Digital Oscilloscope ยี่ห้อ YOKOGAWA, 8bits 200M/s, 150 MHz

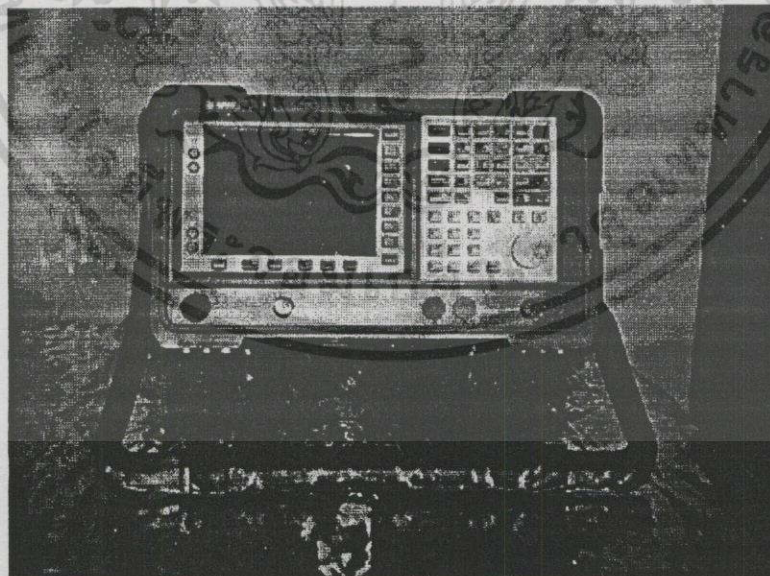


รูปที่ ก.2 เครื่องมือวัด โวลต์-แอมป์ด้านอินพุต ยี่ห้อ HEWLETT PACKARD 973A

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ ก.3 เครื่องมือวัดกำลังงานไฟฟ้า 1 เฟสด้านเอาต์พุต ยี่ห้อ YOKOGAWA รุ่น 2534



รูปที่ ก.4 เครื่องมือ EMC ANALYSIS เพื่อวัด Conducted EMI ยี่ห้อ Agilent

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ ก.5 อุปกรณ์ตรวจจับสัญญาณรบกวน LISN



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

%-----
%% Calculation program of parameter of delta modulation technique
%%
%-----
%% Input parameter of delta modulation technique
%-----
kk=input('k= ');
fcc=input('fc= ');
vrr=input('Vr= ');
fre=input('f= ');
ee=13.6;
ww1=2*pi*fre;
%-----
pot1=kk*ee/(4*fcc);
pot2=(0.5*vrr^2*ww1^2)/(4*fcc*kk*ee);
pot3=pot1-pot2
%-----
pot4=pot3-pot2;
pot5=pot3+pot2;
pot6=pot5-pot4;
%-----
%% Parameter of adaptive band
%-----
fprintf('** DC = %e      **\n',pot3)
fprintf('** Amplitude(-)= %e      **\n',pot2)
%-----
%% Parameter of sine band
%-----
fprintf('** DC = %e      **\n',pot4)
fprintf('** Amplitude(-)= %e      **\n',pot6)
%-----

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

%-----
%% Calculation program of quality index of PWM technique
%-----
st=input(' Input voltage data ');
st1=abs(fft(st(1:length(st)))/round((length(st)/2)));
st2=st1(2:round((length(st)/2)));
%-----

inn=input(' Input current data ');
inn1=abs(fft(inn(1:length(inn)))/round((length(inn)/2)));
in=inn1(2:round((length(inn)/2)));
%-----

zer=0;
for i=1:length(st);
    if st(i)>0;
        sw(i)=200;
    else
        sw(i)=0;
    end
end
%-----

%% Calculation program of pulse number
%-----

num=0;
for r=1:length(sw)-1
    if sw(r)~=sw(r+1)
        num=num+1;
    end
end
%-----

v11=st2(1)/sqrt(2);
fprintf(' ** V1rms = %e      **\n',v11)
%-----

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

%-----
hhh=st2;
hh1=160;
hh2=hhh(2:hh1);
bbb=sqrt(sum(hh2.^2));
thds=(bbb/hhh(1))*100;
fprintf(' ** THDv = %e      **\n',thds)
%-----

hhh1=in;
hh22=hhh1(2:hh1);
bbb1=sqrt(sum(hh22.^2));
thdsi=(bbb1/hhh1(1))*100;
fprintf(' ** THDi = %e      **\n',thdsi)
%-----

athd1=st2;
athd1=rot90(athd1);
athdd=athd1(2:hh1);
annn=(2:hh1);
am11=sqrt(sum((athdd./annn).^2));
am22=(100/athd1(1))*am11;
fprintf(' ** DF1 = %e      **\n',am22)
%-----

bthd1=st2;
bthd1=rot90(bthd1);
bthdd=bthd1(2:hh1);
bnnn=(2:hh1).^2;
bm11=sqrt(sum((bthdd./bnnn).^2));
bm22=(100/bthd1(1))*bm11;
fprintf(' ** DF2 = %e      **\n',bm22)
%-----

```

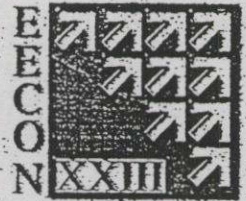
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



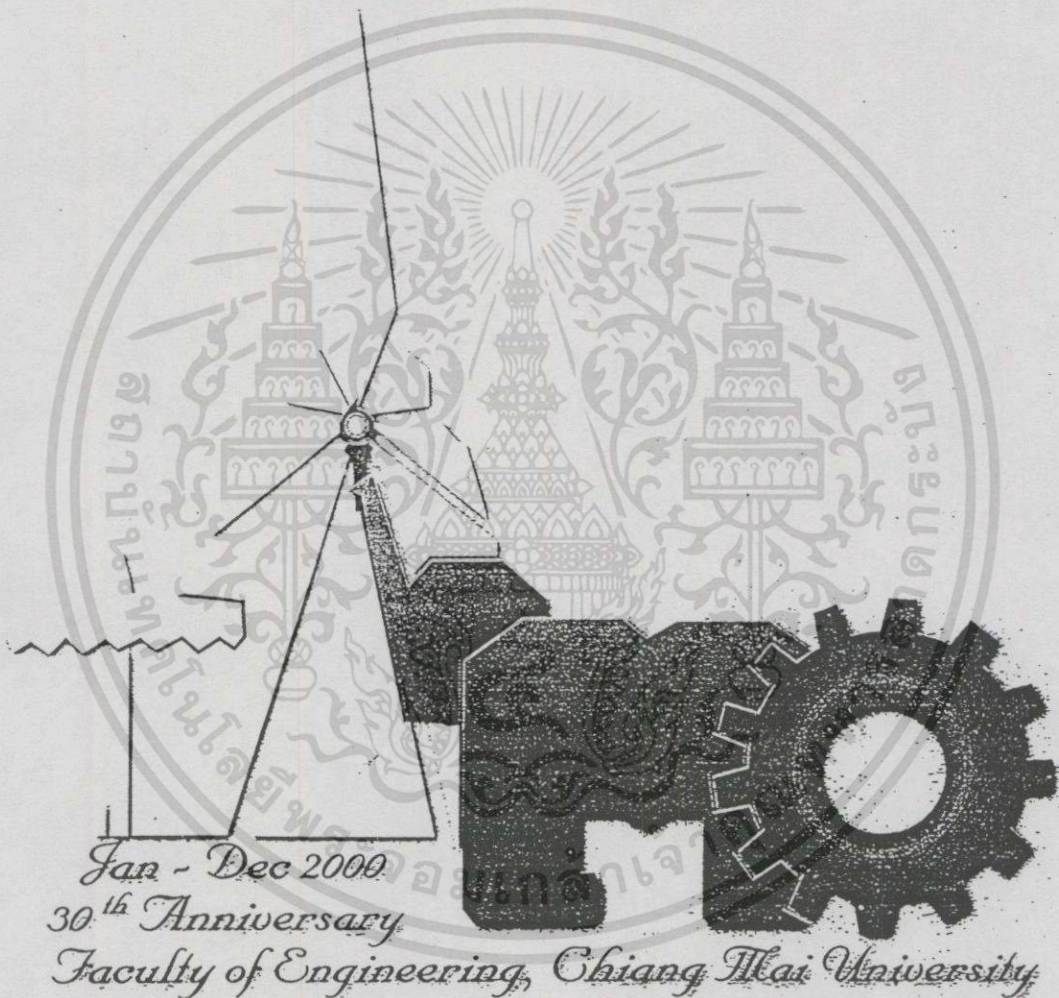
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



การประชุมวิชาการ
ทางวิศวกรรมไฟฟ้า ครั้งที่ 23



23rd Electrical Engineering Conference
(EECON-23)



วันที่ 23-24 พฤศจิกายน 2543 โรงแรมดิเอ็มเพรส เชียงใหม่

ดำเนินการจัดประชุมโดย

ภาควิชาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์

มหาวิทยาลัยเชียงใหม่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**การเปรียบเทียบคุณสมบัติของเทคนิคเคลด้ามีอคดูเลชั่นที่มีขอบเขตฮิสเตอร์รีซิสแบบต่างๆ
เพื่อประยุกต์ใช้กับแหล่งจ่ายไฟต่อเนื่อง**
**A Characteristic Comparison of Delta Modulation Techniques with Various Types of
Hysteresis Band For UPS Applications**

ชาญวิทย์ คังศิริวรกุล วิจิตร กิณเรศ
ภาควิชาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ถนนฉลองกรุง เขตลาดกระบัง กรุงเทพฯ 10520
โทร. (02) 326-6052 Ext.3058 โทรสาร.326-7338 E-mail : kkwijit@kmitl.ac.th

บทคัดย่อ

บทความนี้ได้นำเสนอการเปรียบเทียบคุณสมบัติของเทคนิคเคลด้ามีอคดูเลชั่นที่มีขอบเขตฮิสเตอร์รีซิสคงที่ ไซบรูซออสซิล และแบบปรับขอบเขตฮิสเตอร์รีซิสเพื่อประยุกต์ใช้กับแหล่งจ่ายไฟต่อเนื่อง โดยพิจารณาจำนวนการสวิตช์ สเปคตรัมแรงดันและ THD, ทางด้านเอาต์พุตได้มีการจำลองและทดลองเพื่อเปรียบเทียบสมรรถนะของวงจรเคลด้ามีอคดูเลชั่นที่ออกแบบขึ้น นอกจากนี้ยังมีการพิจารณาขนาดฟิลเตอร์สำหรับเทคนิคเหล่านี้

คำสำคัญ : เคลด้ามีอคดูเลชั่น, ขอบเขตฮิสเตอร์รีซิส, แหล่งจ่ายไฟต่อเนื่อง

Abstract

This paper presents a characteristic comparison of delta modulation techniques with various types of hysteresis band for UPS applications in terms of number of commutation, output voltage spectra and THD. A comparison between experiments and simulation has been made to verify performance of designed delta modulators. In addition, filter consideration for these techniques is given.

Keywords : Delta Modulation, Hysteresis Band, Uninterruptible Power Supply

1. คำนำ

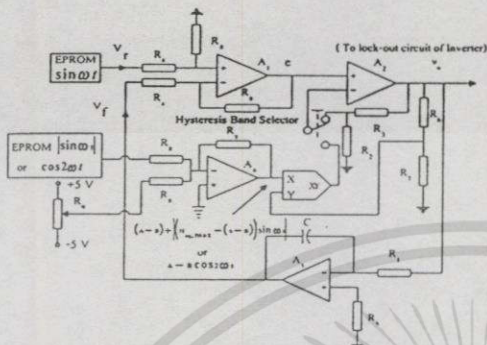
ในปัจจุบันแหล่งจ่ายไฟต่อเนื่อง (Uninterruptible Power Supply , UPS) นับได้ว่ามีความสำคัญต่องานอุตสาหกรรมซึ่งมีอินเวอร์เตอร์เป็นส่วนประกอบหลักส่วนใหญ่ได้อาศัยเทคนิค SPWM มาควบคุม อย่างไรก็ตามเทคนิค PWM แบบต่างๆก็มีข้อดีข้อเสียแตกต่างกันไป ดังนั้นจึงต้องมีการวิจัยทางด้านเทคนิคการสวิตช์ซึ่งเพื่อนำมาใช้เป็น

ข้อมูลในการเลือกใช้ จากงานวิจัยที่ผ่านมาเทคนิคในการสวิตช์ซึ่งที่เหมาะสมต้องมีคุณสมบัติคือ สามารถลดทอนองค์ประกอบฮาร์โมนิกอันดับค่าจำนวนครั้งในการสวิตช์น้อยเพื่อลดการสูญเสียจากการสวิตช์ ราคาถูก และวงจรควบคุมแรงดันเอาต์พุตอินเวอร์เตอร์ง่ายเพื่อเพิ่มเสถียรภาพและความไว้วางใจ [3] การประยุกต์ใช้เทคนิค PWM แบบต่างๆสำหรับการใช้แหล่งจ่ายไฟต่อเนื่องก็เพื่อปรับปรุงคุณภาพของแรงดันโหลดลดขนาด และน้ำหนักของตัวฟิลเตอร์ โดยปกติแล้วตัวฟิลเตอร์มักจะเป็นวงจรกรองอันดับสอง (L-C Filter) แม้ว่าเทคนิค PWM ดังกล่าวได้พัฒนาเป็นผลสำเร็จอย่างดี แต่วงจรควบคุมซับซ้อนซึ่งส่งผลให้เสถียรภาพต่ำลงโดยปกติแล้วรูปแบบการสวิตช์ที่เลือกใช้ไม่ควรมียังองค์ประกอบฮาร์โมนิกอันดับค่า (โดยปกติประมาณ 5 เท่าของความถี่พื้นฐานบนทอล)(2) จะเป็นผลให้ลดอิมพีแดนซ์เอาต์พุตของระบบและลดขนาดของฟิลเตอร์ได้ เทคนิคเคลด้ามีอคดูเลชั่นเป็นอีกวิธีหนึ่งที่ทำให้ข้อดีหลายประการเช่นสามารถลดทอนองค์ประกอบฮาร์โมนิกอันดับค่า วงจรสร้างง่าย ราคาถูก และง่ายต่อการควบคุมเอาต์พุตของอินเวอร์เตอร์ แต่เทคนิคเคลด้ามีอคดูเลชั่นที่มีฮิสเตอร์รีซิสคงที่จะมีความถี่สวิตช์ไม่คงที่เนื่องจากเกิดการมีอคดูเลชันทางความถี่ซึ่งทำให้คาบเวลาของพัลส์ PWM ไม่เท่ากันตลอดคาบเวลาของคลื่นพื้นฐานบนทอลเป็นผลให้เกิดการริบเบิลของกระแสเอาต์พุตมากขึ้น, เกิดการกระจายฮาร์โมนิกส์ (Spread Harmonics) และค่าTHD (Total Harmonic Distortion)เพิ่มขึ้น ส่งผลให้ฟิลเตอร์มีขนาดใหญ่ และการสูญเสียที่เพิ่มจากการสูญเสียปกติมากขึ้น บทความนี้จะเสนอเทคนิคเคลด้ามีอคดูเลชั่นที่มีการปรับขอบเขตฮิสเตอร์รีซิสเพื่อเปรียบเทียบคุณสมบัติดังกล่าว

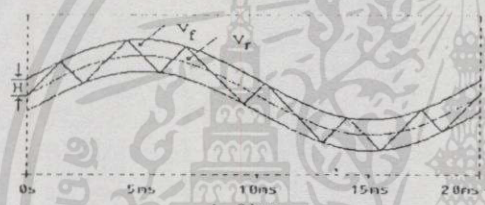
2. หลักการทำงานของเทคนิคเคลด้ามีอคดูเลชั่น

จากรูปที่ 1 เป็นวงจรเคลด้ามีอคดูเลชั่นที่ใช้ในการทดลองที่สามารถเลือกชนิดของขอบเขตฮิสเตอร์รีซิสได้โดยการเปลี่ยนค่าแห่งสวิตช์ ถ้าเลือกสวิตช์ไปที่ฮิสเตอร์รีซิสซึ่งสามารถอธิบายหลักการทำงานได้โดยสัญญาณแรงดันป้อนกลับ V_o ที่ได้จากการอินทิเกรตสัญญาณ PWM ซึ่งจะเคลื่อนที่ติดตามสัญญาณ V_i อย่างอิง V_o อยู่ระหว่าง

ขอบบนและล่าง (ขอบเขตฮิสเตอร์รีซิส) คำนวณค่าความกว้างของ ฮิสเตอร์รีซิส $\pm H$ ดังรูปที่ 2 สัญญาณ V_r จะเปรียบเทียบกับ V_f ทำให้เกิด สัญญาณ error จากนั้น สัญญาณ error จะผ่าน วงจร Hysteresis Comparator ทำให้เกิดพัลส์ PWM ดังรูปที่ 3



รูปที่ 1 วงจรเลือกค่าน้อยสุดของค่าน้อยของฮิสเตอร์รีซิสที่ใช้ในการทดลอง



รูปที่ 2 สัญญาณโชนอ้างอิง (V_r) และป้อนกลับ (V_f)

แนวทางในการออกแบบค่าพารามิเตอร์ของวงจรได้อธิบายไว้

แล้วใน [1] สามารถหาความถี่สวิทซ์ (f) ได้ดังนี้

$$f_c = \frac{KE}{4H} \left[1 - \frac{0.5V_r^2 \omega_r^2 (1 + \cos 2\omega_r t)}{K^2 E^2} \right] \quad (1)$$

โดยที่ H คือค่าขอบเขตของฮิสเตอร์รีซิส

K คือค่าเวลาที่ของอินทิเกรตเท่ากับ $\left(\frac{1}{R_1 C}\right)$

E คือค่าแรงดันสวิทซ์

V_r คือค่าแอมพลิจูดของสัญญาณโชนอ้างอิง

ω_r คือความเร็วเชิงมุม $2\pi f$

คหรีการมีอดหาได้โดย

$$M = \frac{V_r \omega_r}{KE} \quad (2)$$

3. ขอบเขตฮิสเตอร์รีซิสของเทคนิคเคลค้ำมือคูลูชั่น

เทคนิคเคลค้ำมือคูลูชั่นที่เสนอในบทความนี้ได้ออกแบบที่

พารามิเตอร์เดียวกัน แต่มีการปรับขอบเขตฮิสเตอร์รีซิส 3 แบบคือ

3.1 แบบฮิสเตอร์รีซิสคงที่ (Fixed Band)

ความถี่สวิทซ์จะเปลี่ยนแปลงตามค่าความชันของสัญญาณ โชนอ้างอิงส่งผลให้พัลส์ PWM มีความถี่สวิทซ์ไม่คงที่ โดยสัญญาณ ฮิสเตอร์รีซิสกำหนดโดยสมการที่ (3)

$$H = \frac{R_2 E}{R_2 + R_3} \quad (3)$$

3.2 แบบฮิสเตอร์รีซิสเป็นไซน์ซอซอดัล (Sinusoidal Band)

วิธีนี้จะลดการเกิดการมีอคตุเดททางความถี่โดยค่าความเวลา ของพัลส์มากที่สุดจะถูกคลงคด้วยค่าฮิสเตอร์รีซิสน้อยที่สุดดังสมการที่ 4

$$H_{eq} = (A - B) + (H_{eq,max} - (A - B)) \sin \omega t \quad (4)$$

เมื่อ
$$A = \frac{KE}{4f_c} - \frac{0.5V_r^2 \omega_r^2}{4f_c KE} \quad (5)$$

และ
$$B = \frac{0.5V_r^2 \omega_r^2}{A f_c KE} \quad (6)$$

3.2 แบบปรับขอบเขตฮิสเตอร์รีซิส (Adaptive Band)

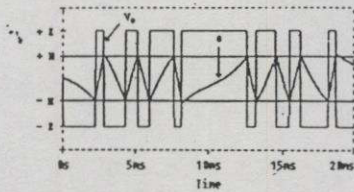
วิธีนี้จะบังคับความถี่สวิทซ์ให้ค่อนข้างคงที่ได้ โดยสัญญาณ ฮิสเตอร์รีซิสจะเปลี่ยนแปลงตามค่าฮิสเตอร์รีซิส ดังสมการที่ 7

$$H_{eq} = A - B \cos 2\omega t \quad (7)$$

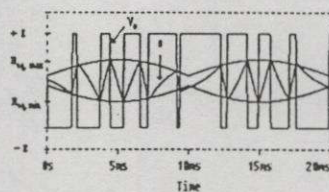
รูปที่ 3, 4 และ 5 แสดงสัญญาณ Error และพัลส์ PWM ของฮิสเตอร์ รีซิสคงที่ ไซน์ซอซอดัล และแบบปรับขอบเขตฮิสเตอร์รีซิสตามลำดับ

4. ผลการทดลองและผลการจำลอง

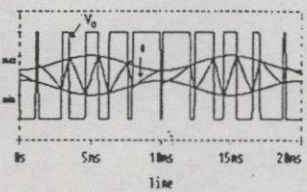
ในขั้นแรกจะเป็นการทดสอบการทำงานของเทคนิคเคลค้ำ มือคูลูชั่นที่มีขอบเขตฮิสเตอร์รีซิสทั้ง 3 แบบ โดยได้ออกแบบที่ $v_r = 6V$ ($M=0.66$) ความถี่สวิทซ์ 1 kHz เนื่องจากเทคนิคเคลค้ำมือคูลูชั่นปกติ จะใช้งานในช่วงความถี่สวิทซ์ 1-3 kHz ซึ่งเป็นช่วงที่เหมาะสมและให้ คุณสมบัตที่ดีในแง่ของค่าแรงดันได้ประโยชน์ของแรงดันเชื่อม โยง (DC Link Utilization) และการลดทอนฮาร์โมนิกอันดับที่ 2 และการ ควบคุมขอบเขตฮิสเตอร์รีซิสที่ M แม้แต่สวิทซ์สูงๆทำได้ค่อนข้างยากและ จะส่งผลให้ค่าแรงดันการ ได้ประโยชน์ของแรงดันเชื่อม โยงต่ำลง



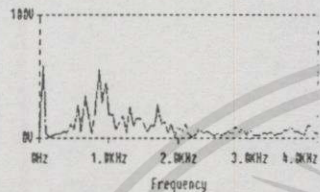
รูปที่ 3 รูปสัญญาณ error และพัลส์ PWM ที่มี สวิตเตอร์รีซิงคงที่



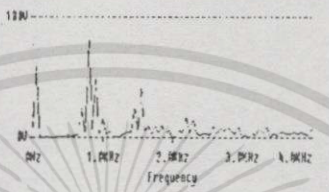
รูปที่ 4 รูปสัญญาณ error และพัลส์ PWM ที่มี สวิตเตอร์รีซิงคเป็นไขนุชชอดคัก



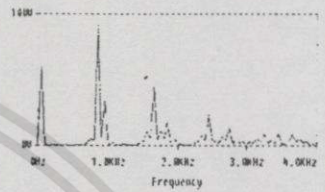
รูปที่ 5 รูปสัญญาณ error และพัลส์ PWM ที่มี การปรับขอบเขตสวิตเตอร์รีซิงค



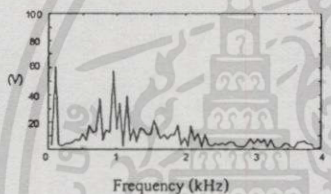
รูปที่ 6 ผลการจำลองสเปกตรัมแรงดันเอาต์พุต ที่มีสวิตเตอร์รีซิงคกที่



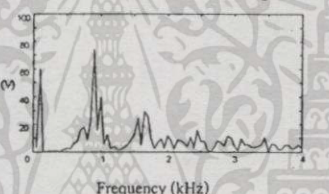
รูปที่ 8 ผลการจำลองสเปกตรัมแรงดัน เอาท์พุตที่มีสวิตเตอร์รีซิงคเป็น ไขนุชชอดคัก



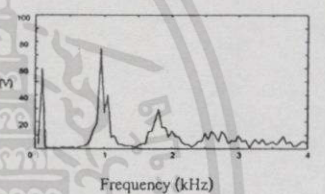
รูปที่ 10 ผลการจำลองสเปกตรัมแรงดัน เอาท์พุตที่มีการปรับขอบเขตสวิตเตอร์รีซิงค



รูปที่ 7 ผลการทดลองสเปกตรัมแรงดัน เอาท์พุตที่มีสวิตเตอร์รีซิงคกที่



รูปที่ 9 ผลการทดลองสเปกตรัมแรงดัน เอาท์พุตที่มีสวิตเตอร์รีซิงคเป็น ไขนุชชอดคัก



รูปที่ 11 ผลการทดลองสเปกตรัมแรงดัน เอาท์พุตที่มีการปรับขอบเขตสวิตเตอร์รีซิงค

อย่างไรก็ตามที่ความถี่สวิตซึ่งสูงจะส่งผลให้การสูญเสียจากการสวิตซึ่ง สูงขึ้นด้วย ในงานวิจัยนี้ได้ทดสอบด้วยอินเวอร์เตอร์แบบฟูลบริดจ์ (Full Bridge Inverter) แรงดัน DC Link $V_d = 100V$ ง่ายโหลด RL ที่ประกอบด้วย $R = 20\Omega$ และ $L = 19mH$ สำหรับการจำลองได้ใช้โปรแกรมสำเร็จ Pspice ซึ่งทั้งการจำลองและการทดลองมีค่าใกล้เคียงกันมากแสดงให้เห็น ว่าวงจรที่ได้ออกแบบมีการทำงานที่ถูกต้องดังรูปที่ 6 ถึง 11

จากรูปที่ 6 และ 7 จะเกิดการกระจายของฮาร์โมนิกส์อันดับ ค่าเป็นจำนวนมาก เนื่องจากการมีอคติของความถี่ซึ่งเป็นข้อเสียของ เทคนิคเคด้ามีอคติเดชั่นที่มีสวิตเตอร์รีซิงคกที่ จากรูปที่ 8 และ 9 แสดง สวิตเตอร์รีซิงคเป็นไขนุชชอดคักซึ่งมีผลให้ลดการกระจายของฮาร์โมนิกส์ อันดับค่าที่มีสาเหตุจากการมีอคติของความถี่ และจากรูปที่ 10 และ 11 เป็นการปรับขอบเขตสวิตเตอร์รีซิงคจะมีผลให้สเปกตรัมของ ฮาร์โมนิกส์เกิดขึ้นข้างความถี่สวิตซึ่ง 1 kHz เนื่องจากความเวลาของ พัลส์ค่อนข้างคงที่

จากรูปที่ 12 เป็นการเปรียบเทียบจำนวนสวิตซึ่งซึ่งมีผลต่อการ สูญเสียจากการสวิตซึ่งของอินเวอร์เตอร์ เทคนิคเคด้ามีอคติเดชั่นที่มี สวิตเตอร์รีซิงคกที่ที่คิซมีการมีอคติสูงๆจำนวนครั้งของการสวิตซึ่งจะลดน้อย ลง ส่วนที่คิซมีการมีอคติต่ำจะมีการสวิตซึ่งมากขึ้นโดยมากกว่าสวิตเตอร์ รีซิงคทั้ง 2 แบบ ส่วนสวิตเตอร์รีซิงคเป็นไขนุชชอดคักจำนวนการสวิตซึ่งจะมี ผลเช่นเดียวกับแบบสวิตเตอร์รีซิงคกที่เมื่อมีการเปลี่ยนคิซมีการมีอคติ แต่ จำนวนการสวิตซึ่งมีการเปลี่ยนแปลงน้อยกว่าสวิตเตอร์รีซิงคกที่ และแบบ ที่มีการปรับขอบเขตสวิตเตอร์รีซิงคจำนวนการสวิตซึ่งจะค่อนข้างคงที่ เมื่อมี การเปลี่ยนคิซมีการมีอคติ เนื่องจากความถี่สวิตซึ่งค่อนข้างคงที่ อย่างไรก็ตาม ความจากการทดลองสวิตเตอร์รีซิงคทั้ง 3 แบบค่าแรงดันที่ความมทอลจะ แปรผันตามคิซมีการมีอคติและมีค่าใกล้เคียงกันมากทั้ง 3 แบบซึ่งคิซมีการ มีอคติแปรผันตามสัญญาณไขนุชชอดคัก คุณสมบัตินี้เหมาะกับการควบคุม แบบป้อนกลับของแรงดันเอาต์พุต



PROCEEDINGS OF THE
 IEEE 1999 INTERNATIONAL CONFERENCE ON
 POWER ELECTRONICS AND DRIVE SYSTEMS
 PEDS'99

27 - 29 July 1999
 HONG KONG

IEEE Catalogue No.: 99TH8475

Volume 2

Venue: THE HONG KONG POLYTECHNIC UNIVERSITY

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Comparative Performance Evaluation of Fixed and Adaptive Hysteresis Band Delta Modulation Techniques for UPS

S. Sae-Sue*, V. Kinnares**, Ch. Tangsiriworakul** and S. Potivejkul**

*Dept. of Electrical Engineering, Faculty of Engineering, Mahanakorn University of Technology, Bangkok, Thailand.

**Dept. of Electrical Engineering, Faculty of Engineering, King Mongkut's Institute of Technology Ladkrabang, Bangkok, Thailand.

Abstract - The problem in a fixed hysteresis band delta modulation technique is a variation of switching frequency over the fundamental period of the modulation signal. This causes more subharmonics and higher load current ripple when comparing to the fixed PWM switching frequency. A simple constant switching frequency delta modulator with adaptive hysteresis band is proposed in this paper. This research work contributes to comparative performance evaluation of proposed and conventional delta modulation techniques in order to be applied to UPS. Also, the appropriate filter design is given.

I. INTRODUCTION

Static voltage source inverters (VSI) employ various PWM techniques to improve the quality of the load voltage [1]. This has led directly to a reduction in the size and weight of the filter components for UPS applications and a reduction in machine losses and other undesirable effects such as torque ripple for drive applications. Although these techniques have been successfully implemented for a wide range of applications, they suffer from complex control circuitry and moderate voltage utilization ratio. Delta modulation has become an established alternative to sine PWM in inverter application for offering a sinusoidal output with low harmonic contents and ease of control of inverter output voltage [2]-[6]. The synchronised delta modulation technique having fixed switching frequency can be found in [7]. This allows the solution to the unbalanced voltages in three phase system. However, the circuitry is very complex and difficult. The major disadvantage of delta modulation technique having fixed hysteresis band is the variation of switching frequency over the fundamental period of the modulating signal. As a consequence, the load current ripple exists. This effect may result in an increase in additional losses and peak load currents. There is a few research works for evaluating harmonic voltages generated by fixed and adaptive hysteresis band delta modulators for UPS applications.

In this paper, the delta modulator performance is given in terms of load current ripple and total harmonics voltage distortion associated with filters.

II. ANALYSIS OF DELTA MODULATION TECHNIQUES

A. Fixed Hysteresis Band

The principle of operation of the traditional delta modulation can be described with the aid of the block diagram shown in Fig. 1. A reference signal v_r is compared with a feedback signal or a carrier signal v_o , obtained by

integrating the modulator output signal (low pass filtering process.), to produce an error signal e . According to the sign and predetermined magnitude of e , the output of the modulator has two possible levels $\pm E$, whereas the time duration between two successive levels is determined by the slope of the reference signal.

Fig. 2(a), 2(b) and 2(c) show the waveforms at various nodes in the modulator block diagram. It can be seen that the feedback signal tracks the reference signal within the upper and lower boundary levels $\pm H$. From the modulator-operating principle, it can be observed that the output signal is decoded by the integrator in the feedback path.

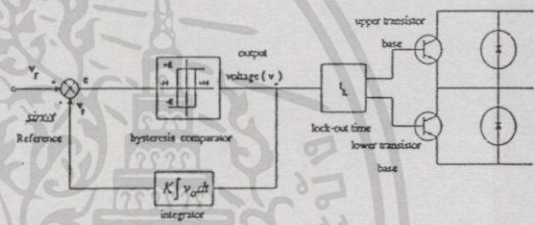


Figure 1. Block diagram of a simple modulator for PWM VSI

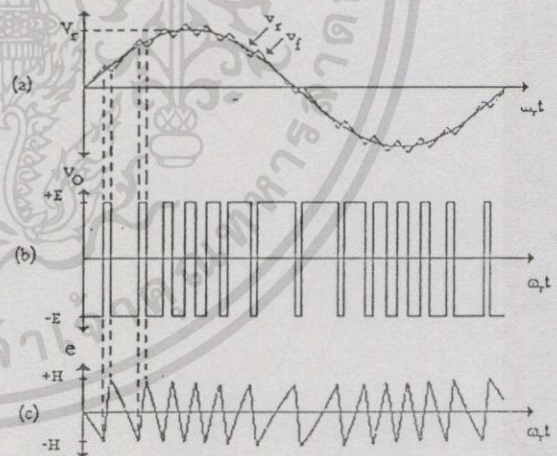


Figure 2. Delta modulation technique

- (a) reference voltage and feedback voltage
- (b) PWM signal with the variation of switching frequency
- (c) error signal with fixed hysteresis band $\pm H$

The fact is that the presence of frequency modulation in an ordinary delta modulator causes the variation of switching frequency of PWM waveforms. The variable switching frequency (frequency modulation) over fundamental period can be expressed as

$$f_c = \frac{KE}{4H} \left[1 - \frac{0.5V_r^2 \omega_r^2 (1 + \cos(2\omega_r t))}{K^2 E^2} \right] \quad (1)$$

Where H : Fixed Hysteresis band
 K : Integrator time constant
 E : Supply voltage
 V_r : Amplitude of reference signal
 ω_r : Reference angular frequency

The modulation index can also be defined as:

$$M = \frac{V_r \omega_r}{KE} \quad (2)$$

B. Adaptive Hysteresis Band

From (1), in order to keep switching frequency (f_c) constant, the hysteresis band becomes a variation with a function of cos(2ω_rt) and can be expressed as

$$H_{cq} = \frac{KE}{4f_c} \left[1 - \frac{0.5V_r^2 \omega_r^2 (1 + \cos(2\omega_r t))}{K^2 E^2} \right] \quad (3)$$

From (3), H_{cq} can be rearranged as

$$H_{cq} = (A - B) - B \cos(2\omega_r t) \quad (4)$$

Where

$$A - B = \frac{KE}{4f_c} - \frac{0.5V_r^2 \omega_r^2}{4f_c KE} \quad (5)$$

$$B = \frac{0.5V_r^2 \omega_r^2}{4f_c KE} \quad (6)$$

These parameters can be adjusted for required output voltage and frequency. The block diagram of operation of an adaptive hysteresis band delta modulator for PWM VSI is shown in Fig. 3. The practical circuit can be realised as shown in Fig. 4. The waveforms at various nodes of a proposed circuit are shown in Fig. 5. Clearly, the error signal shows the variation of hysteresis band. This mechanism enables PWM switching frequency to be constant for all PWM pulses.

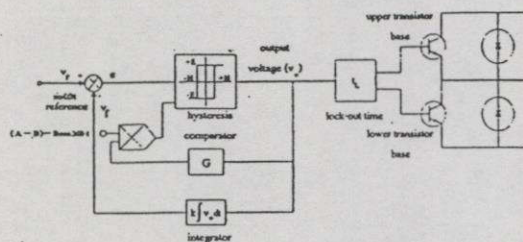


Figure 3. An adaptive hysteresis band delta modulator for PWM VSI

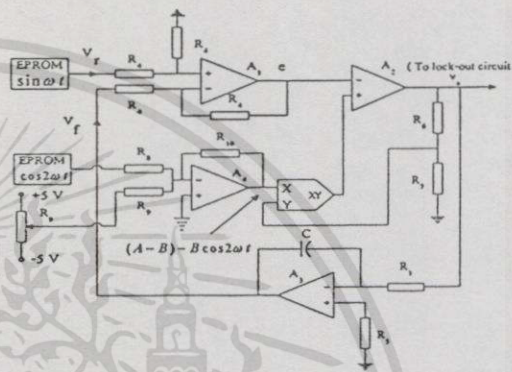


Figure 4. A practical circuit for an adaptive hysteresis band delta modulator

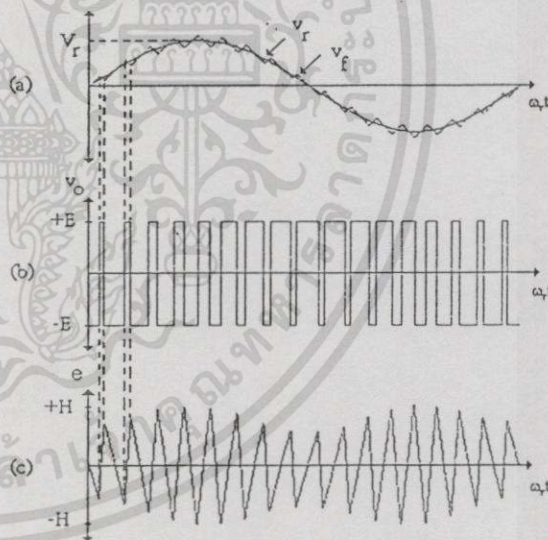


Figure 5. Adaptive hysteresis band delta modulation technique
 (a) reference voltage and feedback voltage
 (b) PWM signal with fixed switching frequency
 (c) error signal with adaptive hysteresis band

III. EXPERIMENTAL RESULTS

In order to investigate the effective operation of the designed circuit, the 1- ϕ IGBT full bridge inverter having dc link voltage $V_{dc}=100V$, and RL load with $R=40\Omega$ and $L=30mH$ is used. The fundamental frequency is 50 Hz. The maximum switching frequency for fixed hysteresis band is the same as for the adaptive hysteresis band of 1 kHz. This value is chosen in order to observe clearly different performance for both techniques.

Fig. 6, for fixed hysteresis band, shows the load current waveform and corresponding current spectra for experiments. The large ripple is apparent at around the top and bottom of cycle due to the low switching frequency of PWM pulses. The percentage of THD of load current is approximately 42.11%.

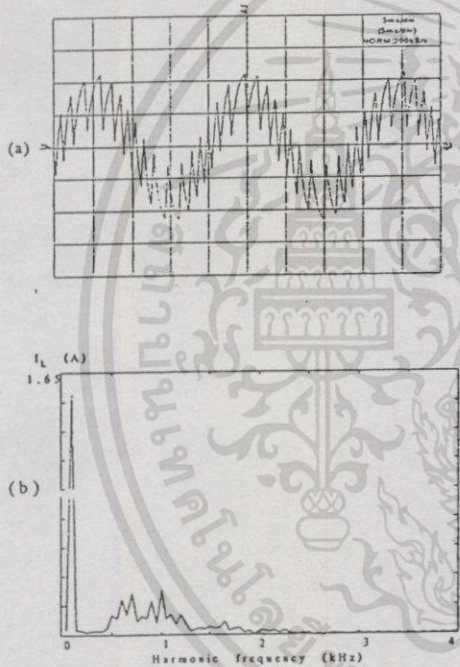


Figure 6. Experimental results of fixed hysteresis band delta modulation technique
 (a) Load current scale x: 5 ms/DIV, y: 1 A/DIV
 (b) Corresponding harmonic current spectra

Similarly, Fig. 7, for the adaptive hysteresis band, illustrates the load current and corresponding harmonic current spectra. Clearly, this technique gives smaller load current ripple when compared to a conventional delta modulator. Apparently, unlike that of the fixed hysteresis band, the distribution of current spectra is quite narrow. There is also harmonic sidebands around switching frequency of 1

kHz. This characteristic is similar to sinusoidal PWM. The percentage of THD of load current is approximately 33.41% which is significantly less than that of the conventional technique. This performance has proved the improvement of the adaptive hysteresis band technique.

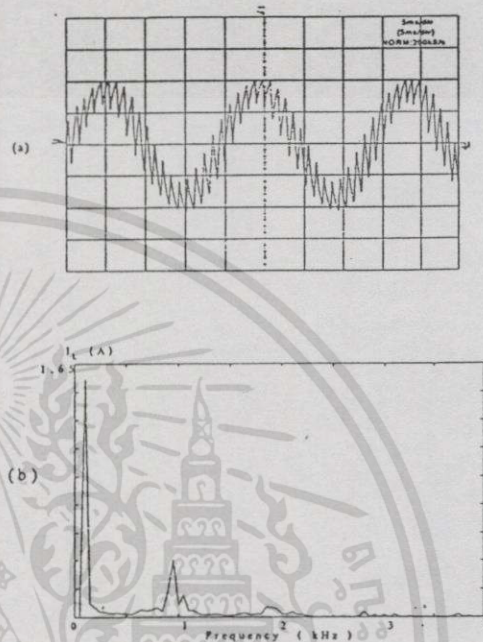


Figure 7. Experimental results of adaptive hysteresis band delta modulation technique
 (a) Corresponding harmonic current spectrum
 (b) Load current scale x: 5 ms/DIV, y: 1 A/DIV

IV. COMPARATIVE PERFORMANCE WITH A GIVEN FILTER

In UPS applications, the modulation index, M is a significant factor for controlling output voltage. A simple LC low pass filter with cut-off frequency of 100 Hz is used for an initial stage of performance evaluation for comparing total harmonic distortion of output voltage of fixed and adaptive hysteresis band techniques. However this is not an optimised design. Figs. 8 and 9, illustrate the relationship between modulation index and rms fundamental voltage relative to dc link voltage. The experimental and simulated results are in good agreement. This has proved effective for designed circuits. Both techniques offer the same level of fundamental voltage and the linear proportion of the fundamental voltage to modulation index. Note that the modulation index is linearly proportional to reference voltage as shown in (2). This is a good advantage for closed loop control of output voltage.

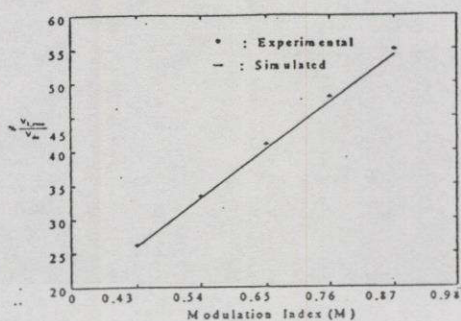


Figure 8. A variation of rms fundamental voltage with modulation index for a fixed hysteresis band technique.

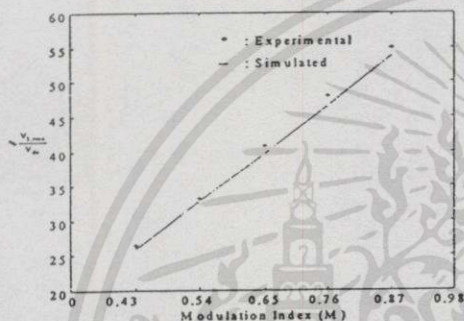


Figure 9. A variation of rms fundamental voltage with modulation index for adaptive hysteresis band technique.

Fig. 10 shows the comparative THD of output voltages between both techniques with a given LC filter and switching frequency. At lower modulation index, %THD for both techniques are not of significant difference whilst at higher modulation index, an adaptive hysteresis band offers the considerably less a percentage of THD. This shows the better quality waveform for adaptive hysteresis band technique over the fixed band one. This can reduce the size of filters. Clearly, at higher modulation index, a fixed hysteresis band technique gives larger a percentage of THD and tends to increase in THD. This results from the existence of the lower switching frequency of PWM pulse; and eventually transition into square wave operation mode for a very high modulation index.

V. APPROPRIATE FILTER DESIGN

Practically, a load voltage of THD $\leq 5\%$ is acceptable for UPS applications. The worst-case condition in terms of the load voltage THD is normally lagging power factor loads [2]. In order to design the appropriate filter, the following procedure may be performed.

The system specifications are as follows

Rated load VA rating (S_L) = 500 VA,

Rated load voltage (V_L) = 220 V (rms),
 THD of the load voltage $< 5\%$,
 Based impedance = 96.8 Ω

The load power factor is expected to vary from 0.8 lagging to unity.

As shown in Fig. 10, it can be seen that the worst case condition of THD of the load voltage is at the high modulation index for fixed hysteresis band. This is expected that in common practice, the delta modulated inverter will operate at high modulation index in order to keep output voltage constant for feedback control operation and to use low voltage dc supply in terms of size and cost consideration.

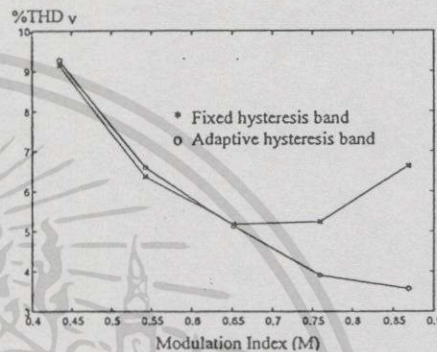


Figure 10. A comparison of percentage of total harmonic distortion between fixed hysteresis band and adaptive hysteresis band techniques.

Figs. 11 and 12 illustrate effect of L-C filter parameter on the total harmonic distortion with modulation index of 0.86. In order to obtain THD of load voltage within 5%, the lower L-C values should be considered. The reason for this is that the lower X_{L1} offers the better regulation of output voltage and cost depends on capacitor size. In addition, the good dynamic response of system requires a smaller L-C filter. Therefore, X_{L1} and X_{C1} are chosen at its lowest and its highest possible values, respectively while maintaining the THD of load voltage within its specified limits. Thus, referring to Fig. 11, approximately appropriate X_{L1} , X_{C1} are chosen as 0.06 pu. and 0.16 pu., respectively. However, this is not optimised design since it is not taken into account filter cost. More detail of normalised filter cost can be found in [2]. Quite clearly, as shown in Fig. 12, with the same filter, adaptive hysteresis band technique gives lower %THD when comparing to fixed hysteresis band technique. This shows the better performance for adaptive hysteresis band technique. In order to investigate the validity of the appropriate filter, the tests have been performed with input dc voltage of 270 V and load impedance of 95 Ω with 0.8 pf lagging.

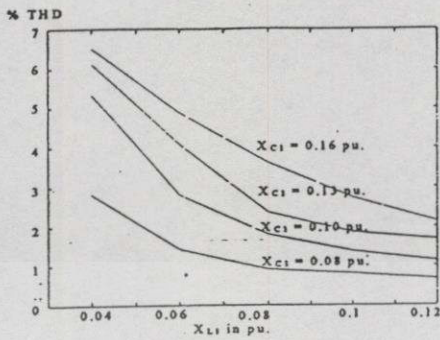


Figure 11. Effect of L-C filters on the total harmonic distortion of the load voltage at 0.8 pf lagging load for a fixed hysteresis band technique.

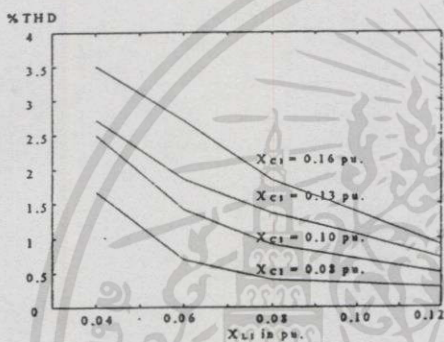


Figure 12. Effect of L-C filters on the total harmonic distortion of the load voltage at 0.8 pf lagging load for an adaptive hysteresis band technique.

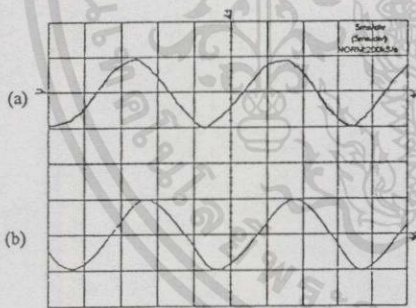


Figure 13. Experimental results of fixed hysteresis band delta modulation technique
(a) Load voltage scale x: 5 ms/DIV, y: 300 V/DIV
(b) Load current scale x: 5 ms/DIV, y: 3 A/DIV

Fig. 13 illustrates inverter output voltage and load current with the appropriate filter. The %THD of load voltage is approximately 6% which is higher than as would expect. The discrepancy could be the effect of the step-up transformer. However, for adaptive hysteresis band, Fig.14, shows

evidently the better performance with %THD of load voltage of 4.5% which is within the specified limits.

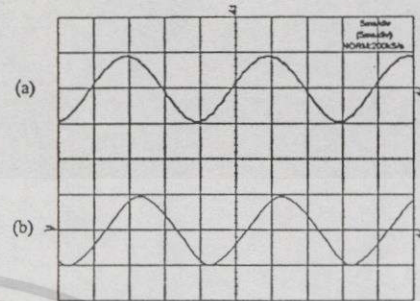


Figure 14. Experimental results of adaptive hysteresis band delta modulation technique
(a) Load voltage scale x: 5 ms/DIV, y: 300 V/DIV
(b) Load current scale x: 5 ms/DIV, y: 3 A/DIV

VI. CONCLUSIONS

This paper has dealt with comparative performance evaluation of fixed and adaptive hysteresis band delta modulation techniques for VSI. Some results have proved the better quality waveform for an adaptive hysteresis band over a fixed hysteresis band technique. Also, the variation of total harmonic distortion of output voltage with modulation index for both techniques are illustrated. Appropriate filter design is given. This research work is an initial stage for developing delta modulator with adaptive hysteresis band to be applied to UPS.

REFERENCES

1. Bows and E.S. Lai, "Investigation into optimising high switching frequency regular sampled PWM control for drives and static power converters", IEEE Trans. on PE., Vol.143, No. 4, July 1996.
2. Naser Abdel-Rahim and John E. Quaicoc "A Single-Phase Delta-Modulated Inverter for UPS Application", IEEE, Trans. On Ind. Electronics., vol 40, No 3, June 1993, pp. 347-354.
3. M.A. Rahman, J.E. Quaicoc and M.A Choundhury "Performance Analysis of Delta PWM Inverters", IEEE Trans. Power Electron., Vol. PE-2, pp. 227-233, July, 1987.
4. M.A. Rahman, J.E. Quaicoc and M.A Choundhury "Harmonic Minimization in Delta Modulated Inverter Using Tuned Filters", PESC'88 Record, April, 1988.
5. P.D. Ziogas "The Delta modulation technique in static PWM inverters", IEEE, Trans. Ind. Applicat., vol 1A-17, pp. 199-204, Mar/Apr. 1981.
6. Vijit Kinnares "3-φ Delta Modulated PWM Inverter for Induction Motor Drives", Master thesis, KMITL, 1991.
7. Christiansen, M.I. Valla, and C.H. Rivetta, "A synchronization technique for static delta PWM inverters" IEEE Trans. Ind. Electron., Vol. 35, no. 4, pp.502-507, Nov. 1988.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Internally Trimmed Precision IC Multiplier

AD534

FEATURES

- Pretrimmed to $\pm 0.25\%$ max 4-Quadrant Error (AD534L)
- All Inputs (X, Y and Z) Differential, High Impedance for $[(X_1 - X_2)(Y_1 - Y_2)/10 V] + Z_2$ Transfer Function
- Scale-Factor Adjustable to Provide up to X100 Gain
- Low Noise Design: 90 μV rms, 10 Hz-10 kHz
- Low Cost, Monolithic Construction
- Excellent Long Term Stability

APPLICATIONS

- High Quality Analog Signal Processing
- Differential Ratio and Percentage Computations
- Algebraic and Trigonometric Function Synthesis
- Wideband, High-Crest rms-to-dc Conversion
- Accurate Voltage Controlled Oscillators and Filters
- Available in Chip Form

PRODUCT DESCRIPTION

The AD534 is a monolithic laser trimmed four-quadrant multiplier divider having accuracy specifications previously found only in expensive hybrid or modular products. A maximum multiplication error of $\pm 0.25\%$ is guaranteed for the AD534L without any external trimming. Excellent supply rejection, low temperature coefficients and long term stability of the on-chip thin film resistors and buried Zener reference preserve accuracy even under adverse conditions of use. It is the first multiplier to offer fully differential, high impedance operation on all inputs, including the Z-input, a feature which greatly increases its flexibility and ease of use. The scale factor is pretrimmed to the standard value of 10.00 V; by means of an external resistor, this can be reduced to values as low as 3 V.

The wide spectrum of applications and the availability of several grades commend this multiplier as the first choice for all new designs. The AD534J ($\pm 1\%$ max error), AD534K ($\pm 0.5\%$ max) and AD534L ($\pm 0.25\%$ max) are specified for operation over the 0°C to +70°C temperature range. The AD534S ($\pm 1\%$ max) and AD534T ($\pm 0.5\%$ max) are specified over the extended temperature range, -55°C to +125°C. All grades are available in hermetically sealed TO-100 metal cans and TO-116 ceramic DIP packages. AD534J, K, S and T chips are also available.

PROVIDES GAIN WITH LOW NOISE

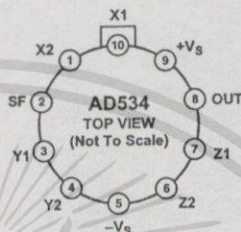
The AD534 is the first general purpose multiplier capable of providing gains up to X100, frequently eliminating the need for separate instrumentation amplifiers to precondition the inputs. The AD534 can be very effectively employed as a variable gain differential input amplifier with high common-mode rejection. The gain option is available in all modes, and will be found to simplify the implementation of many function-fitting algorithms

REV. B

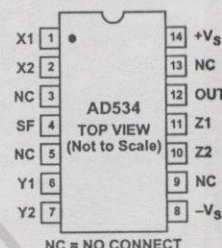
Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties which may result from its use. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices.

PIN CONFIGURATIONS

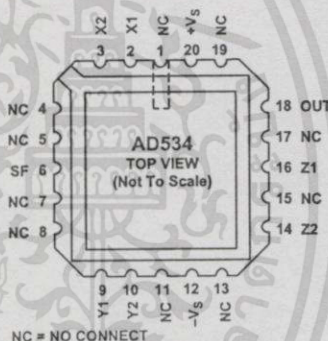
TO-100 (H-10A) Package



TO-116 (D-14) Package



LCC (E-20A) Package



such as those used to generate sine and tangent. The utility of this feature is enhanced by the inherent low noise of the AD534: 90 μV , rms (depending on the gain), a factor of 10 lower than previous monolithic multipliers. Drift and feedthrough are also substantially reduced over earlier designs.

UNPRECEDENTED FLEXIBILITY

The precise calibration and differential Z-input provide a degree of flexibility found in no other currently available multiplier. Standard MDSSR functions (multiplication, division, squaring, square-rooting) are easily implemented while the restriction to particular input/output polarities imposed by earlier designs has been eliminated. Signals may be summed into the output, with or without gain and with either a positive or negative sense. Many new modes based on implicit-function synthesis have been made possible, usually requiring only external passive components. The output can be in the form of a current, if desired, facilitating such operations as integration.

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
 Tel: 781/329-4700 World Wide Web Site: <http://www.analog.com>
 Fax: 781/326-8703 © Analog Devices, Inc., 1999

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

AD534—SPECIFICATIONS (@ T_A = + 25°C, ±V_S = 15 V, R ≥ 2 kΩ)

Model	AD534J			AD534K			AD534L			Units	
	Min	Typ	Max	Min	Typ	Max	Min	Typ	Max		
MULTIPLIER PERFORMANCE											
Transfer Function	$\frac{(X_1 - X_2)(Y_1 - Y_2)}{10 V} + Z_2$			$\frac{(X_1 - X_2)(Y_1 - Y_2)}{10 V} + Z_2$			$\frac{(X_1 - X_2)(Y_1 - Y_2)}{10 V} + Z_2$				
Total Error ¹ (-10 V ≤ X, Y ≤ +10 V)			±1.0			±0.5			±0.25	%	
T _A = min to max		±1.5			±1.0			±0.5		%	
Total Error vs. Temperature		±0.022			±0.015			±0.008		%/°C	
Scale Factor Error (SF = 10.000 V Nominal) ²		±0.25			±0.1			±0.1		%	
Temperature-Coefficient of Scaling Voltage		±0.02			±0.01			±0.005		%/°C	
Supply Rejection (±15 V ± 1 V)		±0.01			±0.01			±0.01		%	
Nonlinearity, X (X = 20 V p-p, Y = 10 V)		±0.4			±0.2	±0.3		±0.10	±0.12	%	
Nonlinearity, Y (Y = 20 V p-p, X = 10 V)		±0.2			±0.1	±0.1		±0.005	±0.1	%	
Feedthrough ³ , X (Y Nulled, X = 20 V p-p 50 Hz)		±0.3			±0.15	±0.3		±0.05	±0.12	%	
Feedthrough ³ , Y (X Nulled, Y = 20 V p-p 50 Hz)		±0.01			±0.01	±0.1		±0.003	±0.1	%	
Output Offset Voltage		±5	±30		±2	±15		±2	±10	mV	
Output Offset Voltage Drift		200			100			100		μV/°C	
DYNAMICS											
Small Signal BW (V _{OUT} = 0.1 rms)		1			1			1		MHz	
1% Amplitude Error (C _{LOAD} = 1000 pF)		50			50			50		kHz	
Slew Rate (V _{OUT} 20 p-p)		20			20			20		V/μs	
Settling Time (to 1%, ΔV _{OUT} = 20 V)		2			2			2		μs	
NOISE											
Noise Spectral-Density SF = 10 V		0.8			0.8			0.8		μV/√Hz	
SF = 3 V ⁴		0.4			0.4			0.4		μV/√Hz	
Wideband Noise f = 10 Hz to 5 MHz		1			1			1		mV/rms	
f = 10 Hz to 10 kHz		90			90			90		μV/rms	
OUTPUT											
Output Voltage Swing		±11			±11			±11		V	
Output Impedance (f ≤ 1 kHz)		0.1			0.1			0.1		Ω	
Output Short Circuit Current (R _L = 0, T _A = min to max)		30			30			30		mA	
Amplifier Open Loop Gain (f = 50 Hz)		70			70			70		dB	
INPUT AMPLIFIERS (X, Y and Z)⁵											
Signal Voltage Range (Diff. or CM)		±10			±10			±10		V	
Operating Diff.)		±12			±12			±12		V	
Offset Voltage X, Y		±5	±20		±2	±10		±2	±10	mV	
Offset Voltage Drift X, Y		100			50			50		μV/°C	
Offset Voltage Z		±5	±30		±2	±15		±2	±10	mV	
Offset Voltage Drift Z		200			100			100		μV/°C	
CMRR	60	80		70	90		70	90		dB	
Bias Current		0.8	2.0		0.8	2.0		0.8	2.0	μA	
Offset Current		0.1			0.1			0.05	0.2	μA	
Differential Resistance		10			10			10		MΩ	
DIVIDER PERFORMANCE											
Transfer Function (X ₁ > X ₂)		$10 V \frac{(Z_2 - Z_1)}{(X_1 - X_2)} + Y_1$			$10 V \frac{(Z_2 - Z_1)}{(X_1 - X_2)} + Y_1$			$10 V \frac{(Z_2 - Z_1)}{(X_1 - X_2)} + Y_1$			
Total Error ¹ (X = 10 V, -10 V ≤ Z ≤ +10 V)			±0.75			±0.35			±0.2	%	
(X = 1 V, -1 V ≤ Z ≤ +1 V)			±2.0			±1.0			±0.8	%	
(0.1 V ≤ X ≤ 10 V, -10 V ≤ Z ≤ 10 V)			±2.5			±1.0			±0.8	%	
SQUARE PERFORMANCE											
Transfer Function		$\frac{(X_1 - X_2)^2}{10 V} + Z_2$			$\frac{(X_1 - X_2)^2}{10 V} + Z_2$			$\frac{(X_1 - X_2)^2}{10 V} + Z_2$			
Total Error (-10 V ≤ X ≤ 10 V)			±0.6			±0.3			±0.2	%	
SQUARE-ROOTER PERFORMANCE											
Transfer Function (Z ₁ ≤ Z ₂)		$\sqrt{10 V(Z_2 - Z_1) + X_2}$			$\sqrt{10 V(Z_2 - Z_1) + X_2}$			$\sqrt{10 V(Z_2 - Z_1) + X_2}$			
Total Error ¹ (1 V ≤ Z ≤ 10 V)			±1.0			±0.5			±0.25	%	
POWER SUPPLY SPECIFICATIONS											
Supply Voltage										V	
Rated Performance		±8		±18		±8		±18		V	
Operating											
Supply Current		4		6		4		6		mA	
Quiescent											
PACKAGE OPTIONS											
TO-100 (H-10A)		AD534JH			AD534KH			AD534LH			
TO-116 (D-14)		AD534JD			AD534KD			AD534LD			
Chips					AD534K Chips						

NOTES

¹Figures given are percent of full scale, ±10 V (i.e., 0.01% = 1 mV).

²May be reduced down to 3 V using external resistor between -V_S and SF.

³Irreducible component due to nonlinearity; excludes effect of offsets.

⁴Using external resistor adjusted to give SF = 3 V.

⁵See Functional Block Diagram for definition of sections.

Specifications subject to change without notice.

Specifications shown in **boldface** are tested on all production units at final electrical test. Results from those tests are used to calculate outgoing quality levels. All min and max specifications are guaranteed, although only those shown in boldface are tested on all production units.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

AD534

Model	AD534S			AD534T			Units
	Min	Typ	Max	Min	Typ	Max	
MULTIPLIER PERFORMANCE							
Transfer Function	$\frac{(X_1 - X_2)(Y_1 - Y_2)}{10V} + Z_2$			$\frac{(X_1 - X_2)(Y_1 - Y_2)}{10V} + Z_2$			
Total Error ¹ (-10 V ≤ X, Y ≤ +10 V) T _A = min to max			±1.0 ±2.0		±1.0	±0.5	% %
Total Error vs. Temperature			±0.02			±0.01	%/°C
Scale Factor Error (SF = 10.000 V Nominal) ²		±0.25			±0.1		%
Temperature-Coefficient of Scaling Voltage		±0.02				±0.005	%/°C
Supply Rejection (±15 V ± 1 V)		±0.01			±0.01		%
Nonlinearity, X (X = 20 V p-p, Y = 10 V)		±0.4			±0.2	±0.3	%
Nonlinearity, Y (Y = 20 V p-p, X = 10 V)		±0.2			±0.1	±0.1	%
Feedthrough ³ , X (Y Nulled, X = 20 V p-p 50 Hz)		±0.3			±0.15	±0.3	%
Feedthrough ³ , Y (X Nulled, Y = 20 V p-p 50 Hz)		±0.01			±0.01	±0.1	%
Output Offset Voltage		±5	±30		±2	±15	mV
Output Offset Voltage Drift			500			300	μV/°C
DYNAMICS							
Small Signal BW (V _{OUT} = 0.1 rms)		1			1		MHz
1% Amplitude Error (C _{LOAD} = 1000 pF)		50			50		kHz
Slew Rate (V _{OUT} 20 p-p)		20			20		V/μs
Settling Time (to 1%, ΔV _{OUT} = 20 V)		2			2		μs
NOISE							
Noise Spectral-Density SF = 10 V SF = 3 V ⁴		0.8			0.8		μV/√Hz
		0.4			0.4		μV/√Hz
Wideband Noise f = 10 Hz to 5 MHz		1.0			1.0		mV/rms
f = 10 Hz to 10 kHz		90			90		μV/rms
OUTPUT							
Output Voltage Swing		±11			±11		V
Output Impedance (f ≤ 1 kHz)		0.1			0.1		Ω
Output Short Circuit Current (R _L = 0, T _A = min to max)		30			30		mA
Amplifier Open Loop Gain (f = 50 Hz)		70			70		dB
INPUT AMPLIFIERS (X, Y and Z)⁵							
Signal Voltage Range (Diff. or CM Operating Diff.)		±10 ±12			±10 ±12		V V
Offset Voltage X, Y		±5	±20		±2	±10	mV
Offset Voltage Drift X, Y		100			150		μV/°C
Offset Voltage Z		±5	±30		±2	±15	mV
Offset Voltage Drift Z			500			300	μV/°C
CMRR	60	80		70	90		dB
Bias Current		0.8	2.0		0.8	2.0	μA
Offset Current		0.1			0.1		μA
Differential Resistance		10			10		MΩ
DIVIDER PERFORMANCE							
Transfer Function (X ₁ > X ₂)	$10V \frac{(Z_2 - Z_1)}{(X_1 - X_2)} + Y_1$			$10V \frac{(Z_2 - Z_1)}{(X_1 - X_2)} + Y_1$			
Total Error ¹ (X = 10 V, -10 V ≤ Z ≤ +10 V)			±0.75			±0.35	%
(X = 1 V, -1 V ≤ Z ≤ +1 V)			±2.0			±1.0	%
(0.1 V ≤ X ≤ 10 V, -10 V ≤ Z ≤ 10 V)			±2.5			±1.0	%
SQUARE PERFORMANCE							
Transfer Function	$\frac{(X_1 - X_2)^2}{10V} + Z_2$			$\frac{(X_1 - X_2)^2}{10V} + Z_2$			
Total Error (-10 V ≤ X ≤ 10 V)			±0.6			±0.3	%
SQUARE-ROOTER PERFORMANCE							
Transfer Function (Z ₁ ≤ Z ₂)	$\sqrt{10V(Z_2 - Z_1)} + X_2$			$\sqrt{10V(Z_2 - Z_1)} + X_2$			
Total Error ¹ (1 V ≤ Z ≤ 10 V)			±1.0			±0.5	%
POWER SUPPLY SPECIFICATIONS							
Supply Voltage							V
Rated Performance		±15			±15		V
Operating	±8		±22	±8		±22	V
Supply Current							mA
Quiescent		4	6		4	6	mA
PACKAGE OPTIONS							
TO-100 (H-10A)	AD534SH			AD534TH			
TO-116 (D-14)	AD534SD			AD534TD			
E-20A	AD534SE			AD534TE			
Chips	AD534S Chips			AD534T Chips			

NOTES

¹Figures given are percent of full scale, ±10 V (i.e., 0.01% = 1 mV).

²May be reduced down to 3 V using external resistor between -V_S and SF.

³Irreducible component due to nonlinearity; excludes effect of offsets.

⁴Using external resistor adjusted to give SF = 3 V.

⁵See Functional Block Diagram for definition of sections.

Specifications subject to change without notice.

Specifications shown in boldface are tested on all production units at final electrical test. Results from those tests are used to calculate outgoing quality levels. All min and max specifications are guaranteed, although only those shown in boldface are tested on all production units.

REV. B

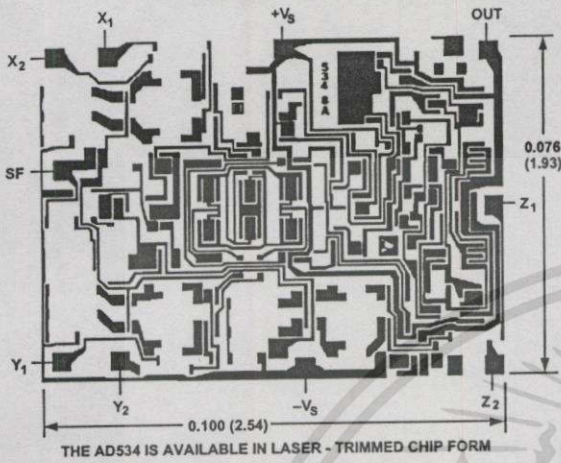
-3-

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

AD534

CHIP DIMENSIONS AND BONDING DIAGRAM

Dimensions shown in inches and (mm).
Contact factory for latest dimensions.



ABSOLUTE MAXIMUM RATINGS

	AD534J, K, L	AD534S, T
Supply Voltage	±18 V	±22 V
Internal Power Dissipation	500 mW	*
Output Short-Circuit to Ground	Indefinite	*
Input Voltages, X ₁ X ₂ Y ₁ Y ₂ Z ₁ Z ₂	±V _S	*
Rated Operating Temperature Range	0°C to +70°C	-55°C to +125°C
Storage Temperature Range	-65°C to +150°C	*
Lead Temperature Range, 60 s Soldering	+300°C	*

*Same as AD534J Specs.

Thermal Characteristics

- Thermal Resistance θ_{JC} = 25°C/W for H-10A
- θ_{JA} = 150°C/W for H-10A
- θ_{JC} = 25°C/W for D-14 or E-20A
- θ_{JA} = 95°C/W for D-14 or E-20A

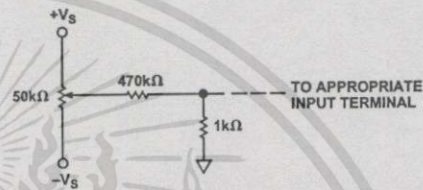


Figure 1. Optional Trimming Configuration

ORDERING GUIDE

Model	Temperature Range	Package Description	Package Option
AD534JD	0°C to +70°C	Side Brazed DIP	D-14
AD534KD	0°C to +70°C	Side Brazed DIP	D-14
AD534LD	0°C to +70°C	Side Brazed DIP	D-14
AD534JH	0°C to +70°C	Header	H-10A
AD534JH/+	0°C to +70°C	Header	H-10A
AD534KH	0°C to +70°C	Header	H-10A
AD534KH/+	0°C to +70°C	Header	H-10A
AD534LH	0°C to +70°C	Header	H-10A
AD534K Chip	0°C to +70°C	Chip	
AD534SD	-55°C to +125°C	Side Brazed DIP	D-14
AD534SD/883B	-55°C to +125°C	Side Brazed DIP	D-14
AD534TD	-55°C to +125°C	Side Brazed DIP	D-14
AD534TD/883B	-55°C to +125°C	Side Brazed DIP	D-14
JM38510/13902BCA	-55°C to +125°C	Side Brazed DIP	D-14
JM38510/13901BCA	-55°C to +125°C	Side Brazed DIP	D-14
AD534SE	-55°C to +125°C	LCC	E-20A
AD534SE/883B	-55°C to +125°C	LCC	E-20A
AD534TE/883B	-55°C to +125°C	LCC	E-20A
AD534SH	-55°C to +125°C	Header	H-10A
AD534SH/883B	-55°C to +125°C	Header	H-10A
AD534TH	-55°C to +125°C	Header	H-10A
AD534TH/883B	-55°C to +125°C	Header	H-10A
JM38510/13902BIA	-55°C to +125°C	Header	H-10A
JM38510/13901BIA	-55°C to +125°C	Header	H-10A
AD534S Chip	-55°C to +125°C	Chip	
AD534T Chip	-55°C to +125°C	Chip	

CAUTION

ESD (electrostatic discharge) sensitive device. Electrostatic charges as high as 4000 V readily accumulate on the human body and test equipment and can discharge without detection. Although the AD534 features proprietary ESD protection circuitry, permanent damage may occur on devices subjected to high energy electrostatic discharges. Therefore, proper ESD precautions are recommended to avoid performance degradation or loss of functionality.



AD534

FUNCTIONAL DESCRIPTION

Figure 2 is a functional block diagram of the AD534. Inputs are converted to differential currents by three identical voltage-to-current converters, each trimmed for zero offset. The product of the X and Y currents is generated by a multiplier cell using Gilbert's translinear technique. An on-chip "Buried Zener" provides a highly stable reference, which is laser trimmed to provide an overall scale factor of 10 V. The difference between XY/SF and Z is then applied to the high gain output amplifier. This permits various closed loop configurations and dramatically reduces nonlinearities due to the input amplifiers, a dominant source of distortion in earlier designs. The effectiveness of the new scheme can be judged from the fact that under typical conditions as a multiplier the nonlinearity on the Y input, with X at full scale (± 10 V), is $\pm 0.005\%$ of FS; even at its worst point, which occurs when $X = \pm 6.4$ V, it is typically only $\pm 0.05\%$ of FS. Nonlinearity for signals applied to the X input, on the other hand, is determined almost entirely by the multiplier element and is parabolic in form. This error is a major factor in determining the overall accuracy of the unit and hence is closely related to the device grade.

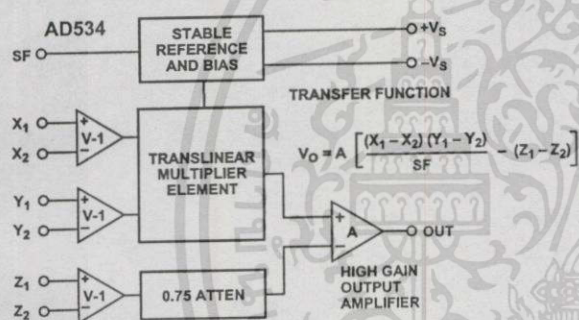


Figure 2. Functional Block Diagram

The generalized transfer function for the AD534 is given by:

$$V_{OUT} = A \left(\frac{(X_1 - X_2)(Y_1 - Y_2)}{SF} - (Z_1 - Z_2) \right)$$

where A = open loop gain of output amplifier, typically 70 dB at dc

X, Y, Z = input voltages (full scale = $\pm SF$, peak = $\pm 1.25 SF$)

SF = scale factor, pretrimmed to 10.00 V but adjustable by the user down to 3 V.

In most cases the open loop gain can be regarded as infinite, and SF will be 10 V. The operation performed by the AD534, can then be described in terms of equation:

$$(X_1 - X_2)(Y_1 - Y_2) = 10 V (Z_1 - Z_2)$$

The user may adjust SF for values between 10.00 V and 3 V by connecting an external resistor in series with a potentiometer between SF and $-V_S$. The approximate value of the total resistance for a given value of SF is given by the relationship:

$$R_{SF} = 5.4K \frac{SF}{10 - SF}$$

Due to device tolerances, allowance should be made to vary R_{SF} by $\pm 25\%$ using the potentiometer. Considerable reduction in bias currents, noise and drift can be achieved by decreasing SF . This has the overall effect of increasing signal gain without the customary increase in noise. Note that the peak input signal is always limited to $1.25 SF$ (i.e., ± 5 V for $SF = 4$ V) so the overall transfer function will show a maximum gain of 1.25. The performance with small input signals, however, is improved by using a lower SF since the dynamic range of the inputs is now fully utilized. Bandwidth is unaffected by the use of this option.

Supply voltages of ± 15 V are generally assumed. However, satisfactory operation is possible down to ± 8 V (see Figure 16). Since all inputs maintain a constant peak input capability of $\pm 1.25 SF$ some feedback attenuation will be necessary to achieve output voltage swings in excess of ± 12 V when using higher supply voltages.

OPERATION AS A MULTIPLIER

Figure 3 shows the basic connection for multiplication. Note that the circuit will meet all specifications without trimming.

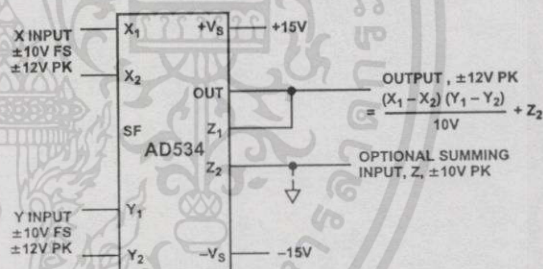


Figure 3. Basic Multiplier Connection

In some cases the user may wish to reduce ac feedthrough to a minimum (as in a suppressed carrier modulator) by applying an external trim voltage (± 30 mV range required) to the X or Y input (see Figure 1). Figure 19 shows the typical ac feedthrough with this adjustment mode. Note that the Y input is a factor of 10 lower than the X input and should be used in applications where null suppression is critical.

The high impedance Z_2 terminal of the AD534 may be used to sum an additional signal into the output. In this mode the output amplifier behaves as a voltage follower with a 1 MHz small signal bandwidth and a 20 V/ μ s slew rate. This terminal should always be referenced to the ground point of the driven system, particularly if this is remote. Likewise, the differential inputs should be referenced to their respective ground potentials to realize the full accuracy of the AD534.

AD534

A much lower scaling voltage can be achieved without any reduction of input signal range using a feedback attenuator as shown in Figure 4. In this example, the scale is such that $V_{OUT} = XY$, so that the circuit can exhibit a maximum gain of 10. This connection results in a reduction of bandwidth to about 80 kHz without the peaking capacitor $C_F = 200$ pF. In addition, the output offset voltage is increased by a factor of 10 making external adjustments necessary in some applications. Adjustment is made by connecting a 4.7 M Ω resistor between Z_1 and the slider of a pot connected across the supplies to provide ± 300 mV of trim range at the output.

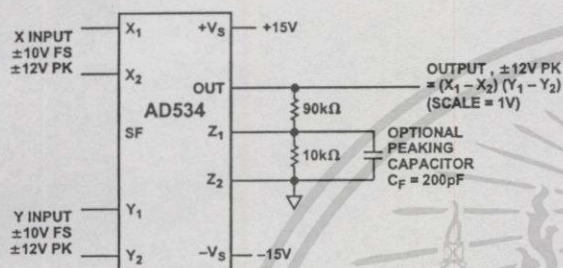


Figure 4. Connections for Scale-Factor of Unity

Feedback attenuation also retains the capability for adding a signal to the output. Signals may be applied to the high impedance Z_2 terminal where they are amplified by +10 or to the common ground connection where they are amplified by +1. Input signals may also be applied to the lower end of the 10 k Ω resistor, giving a gain of -9. Other values of feedback ratio, up to X100, can be used to combine multiplication with gain.

Occasionally it may be desirable to convert the output to a current, into a load of unspecified impedance or dc level. For example, the function of multiplication is sometimes followed by integration; if the output is in the form of a current, a simple capacitor will provide the integration function. Figure 5 shows how this can be achieved. This method can also be applied in squaring, dividing and square rooting modes by appropriate choice of terminals. This technique is used in the voltage-controlled low-pass filter and the differential-input voltage-to-frequency converter shown in the Applications section.

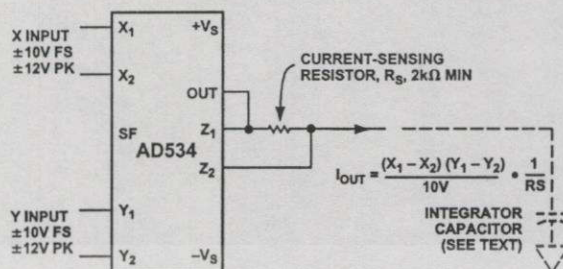


Figure 5. Conversion of Output to Current

OPERATION AS A SQUARER

Operation as a squarer is achieved in the same fashion as the multiplier except that the X and Y inputs are used in parallel. The differential inputs can be used to determine the output polarity (positive for $X_1 = Y_1$ and $X_2 = Y_2$, negative if either one of the inputs is reversed). Accuracy in the squaring mode is typically a factor of 2 better than in the multiplying mode, the largest errors occurring with small values of output for input below 1 V.

If the application depends on accurate operation for inputs that are always less than ± 3 V, the use of a reduced value of SF is recommended as described in the Functional Description section (previous page). Alternatively, a feedback attenuator may be used to raise the output level. This is put to use in the difference-of-squares application to compensate for the factor of 2 loss involved in generating the sum term (see Figure 8).

The difference-of-squares function is also used as the basis for a novel rms-to-dc converter shown in Figure 15. The averaging filter is a true integrator, and the loop seeks to zero its input. For this to occur, $(V_{IN})^2 - (V_{OUT})^2 = 0$ (for signals whose period is well below the averaging time-constant). Hence V_{OUT} is forced to equal the rms value of V_{IN} . The absolute accuracy of this technique is very high; at medium frequencies, and for signals near full scale, it is determined almost entirely by the ratio of the resistors in the inverting amplifier. The multiplier scaling voltage affects only open loop gain. The data shown is typical of performance that can be achieved with an AD534K, but even using an AD534J, this technique can readily provide better than 1% accuracy over a wide frequency range, even for crest-factors in excess of 10.

AD534

OPERATION AS A DIVIDER

The AD535, a pin-for-pin functional equivalent to the AD534, has guaranteed performance in the divider and square-rooter configurations and is recommended for such applications.

Figure 6 shows the connection required for division. Unlike earlier products, the AD534 provides differential operation on both numerator and denominator, allowing the ratio of two floating variables to be generated. Further flexibility results from access to a high impedance summing input to Y₁. As with all dividers based on the use of a multiplier in a feedback loop, the bandwidth is proportional to the denominator magnitude, as shown in Figure 23.

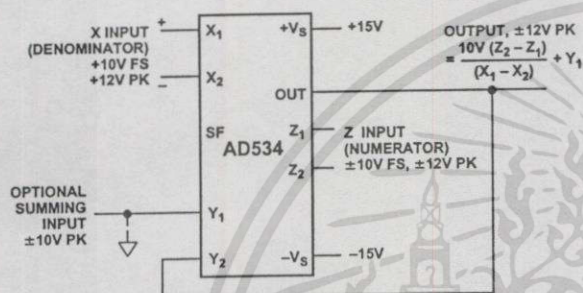


Figure 6. Basic Divider Connection

Without additional trimming, the accuracy of the AD534K and L is sufficient to maintain a 1% error over a 10 V to 1 V denominator range. This range may be extended to 100:1 by simply reducing the X offset with an externally generated trim voltage (range required is ±3.5 mV max) applied to the unused X input (see Figure 1). To trim, apply a ramp of +100 mV to +V at 100 Hz to both X₁ and Z₁ (if X₂ is used for offset adjustment, otherwise reverse the signal polarity) and adjust the trim voltage to minimize the variation in the output.*

Since the output will be near +10 V, it should be ac-coupled for this adjustment. The increase in noise level and reduction in bandwidth preclude operation much beyond a ratio of 100 to 1.

As with the multiplier connection, overall gain can be introduced by inserting a simple attenuator between the output and Y₂ terminal. This option, and the differential-ratio capability of the AD534 are utilized in the percentage-computer application shown in Figure 12. This configuration generates an output proportional to the percentage deviation of one variable (A) with respect to a reference variable (B), with a scale of one volt per percent.

OPERATION AS A SQUARE ROOTER

The operation of the AD534 in the square root mode is shown in Figure 7. The diode prevents a latching condition which could occur if the input momentarily changes polarity. As shown, the output is always positive; it may be changed to a negative output by reversing the diode direction and interchanging the X inputs. Since the signal input is differential, all combinations of input and output polarities can be realized, but operation is restricted to the one quadrant associated with each combination of inputs.

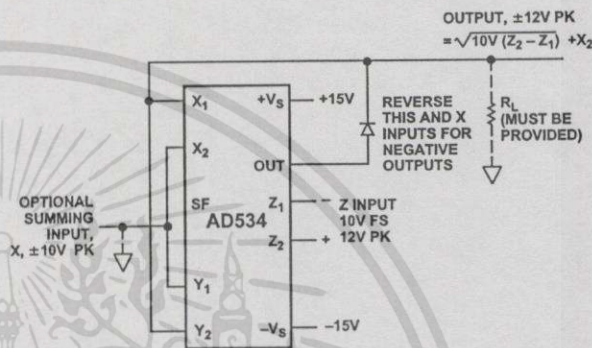


Figure 7. Square-Rooter Connection

In contrast to earlier devices, which were intolerant of capacitive loads in the square root modes, the AD534 is stable with all loads up to at least 1000 pF. For critical applications, a small adjustment to the Z input offset (see Figure 1) will improve accuracy for inputs below 1 V.

*See the AD535 data sheet for more details.

AD534—Applications Section

The versatility of the AD534 allows the creative designer to implement a variety of circuits such as wattmeters, frequency doublers and automatic gain controls to name but a few.

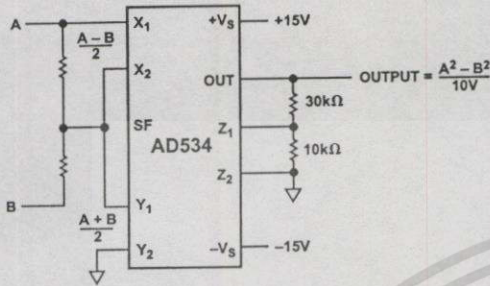
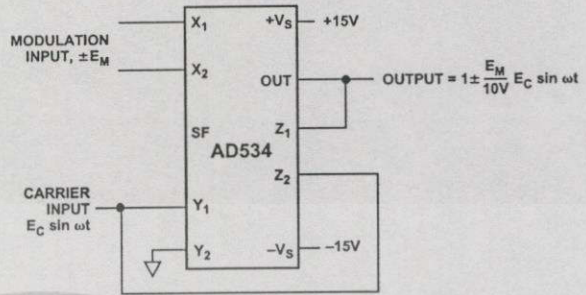
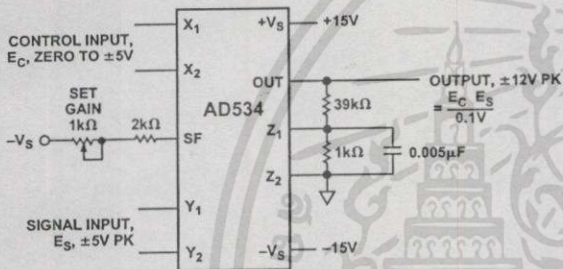


Figure 8. Difference-of-Squares



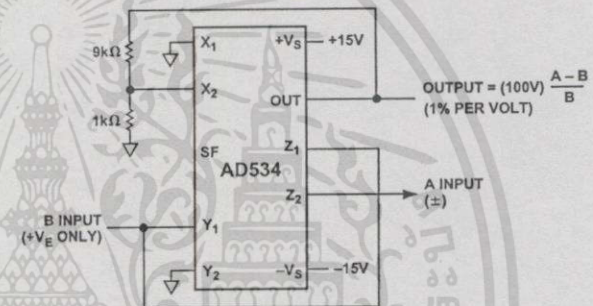
THE SF PIN OR A Z-ATTENUATOR CAN BE USED TO PROVIDE OVERALL SIGNAL AMPLIFICATION, OPERATION FROM A SINGLE SUPPLY POSSIBLE; BIAS Y₂ TO V_S/2.

Figure 11. Linear AM Modulator



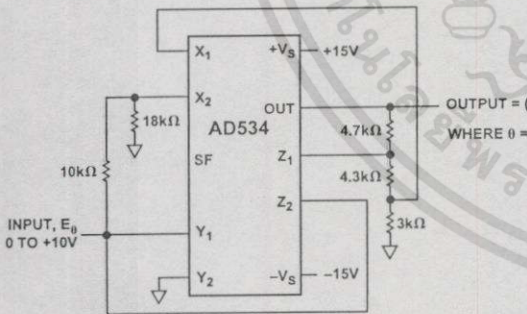
- NOTES:
- 1) GAIN IS X 10 PER-VOLT OF E_C, ZERO TO X 50
 - 2) WIDEBAND (10Hz – 30kHz) OUTPUT NOISE IS 3mV RMS, TYP CORRESPONDING TO A.F.S. S/N RATIO OF 70dB
 - 3) NOISE REFERRED TO SIGNAL INPUT, WITH E_C = ±5V, IS 60μV RMS, TYP
 - 4) BANDWIDTH IS DC TO 20kHz, -3dB, INDEPENDENT OF GAIN

Figure 9. Voltage-Controlled Amplifier



OTHER SCALES, FROM 10% PER VOLT TO 0.1% PER VOLT CAN BE OBTAINED BY ALTERING THE FEEDBACK RATIO.

Figure 12. Percentage Computer



USING CLOSE TOLERANCE RESISTORS AND AD534L, ACCURACY OF FIT IS WITHIN ±0.5% AT ALL POINTS. θ IS IN RADIAN.

Figure 10. Sine-Function Generator

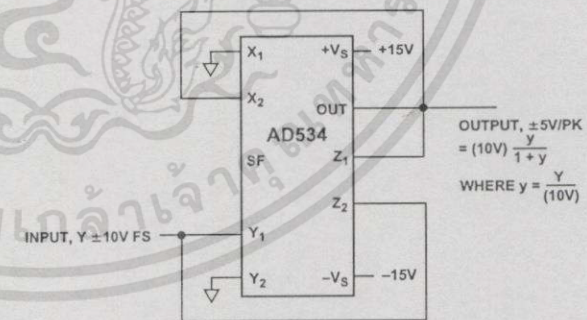
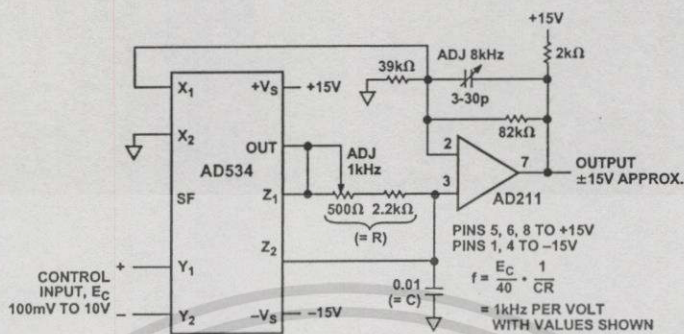


Figure 13. Bridge-Linearization Function

AD534



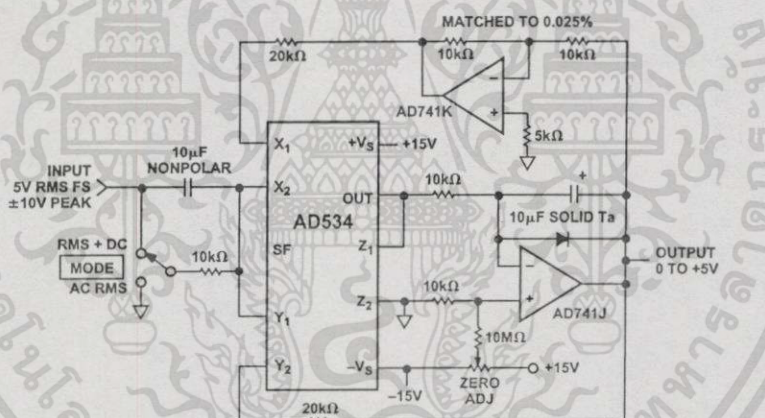
CALIBRATION PROCEDURE:

WITH $E_C = 1.0V$, ADJUST POT TO SET $f = 1.000kHz$. WITH $E_C = 8.0V$ ADJUST TRIMMER CAPACITOR TO SET $f = 8.000kHz$. LINEARITY WILL TYPICALLY BE WITHIN $\pm 0.1\%$ OF FS FOR ANY OTHER INPUT.

DUE TO DELAYS IN THE COMPARATOR, THIS TECHNIQUE IS NOT SUITABLE FOR MAXIMUM FREQUENCIES ABOVE $10kHz$. FOR FREQUENCIES ABOVE $10kHz$ THE AD537 VOLTAGE-TO-FREQUENCY CONVERTER IS RECOMMENDED.

A TRIANGLE-WAVE OF $\pm 5V$ PK APPEARS ACROSS THE $0.01\mu F$ CAPACITOR; IF USED AS AN OUTPUT, A VOLTAGE-FOLLOWER SHOULD BE INTERPOSED.

Figure 14. Differential-Input Voltage-to-Frequency Converter



CALIBRATION PROCEDURE:

WITH 'MODE' SWITCH IN 'RMS + DC' POSITION, APPLY AN INPUT OF $+1.00V_{DC}$. ADJUST ZERO UNTIL OUTPUT READS SAME AS INPUT. CHECK FOR INPUTS OF $\pm 10V$; OUTPUT SHOULD BE WITHIN $\pm 0.05\%$ ($5mV$).

ACCURACY IS MAINTAINED FROM $60Hz$ TO $100kHz$, AND IS TYPICALLY HIGH BY 0.5% AT $1MHz$ FOR $V_{IN} = 4V$ RMS (SINE, SQUARE OR TRIANGULAR-WAVE).

PROVIDED THAT THE PEAK INPUT IS NOT EXCEEDED, CREST-FACTORS UP TO AT LEAST TEN HAVE NO APPRECIABLE EFFECT ON ACCURACY.

INPUT IMPEDANCE IS ABOUT $10k\Omega$; FOR HIGH ($10M\Omega$) IMPEDANCE, REMOVE MODE SWITCH AND INPUT COUPLING COMPONENTS.

FOR GUARANTEED SPECIFICATIONS THE AD536A AND AD636 ARE OFFERED AS A SINGLE PACKAGE RMS-TO-DC CONVERTER.

Figure 15. Wideband, High-Crest Factor, RMS-to-DC Converter

AD534—Typical Performance Curves (typical at +25°C, with $V_S = \pm 15$ V dc, unless otherwise noted)

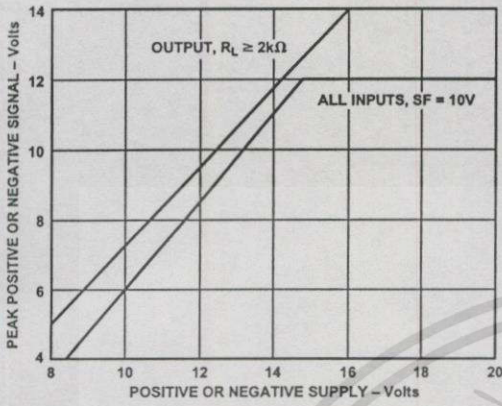


Figure 16. Input/Output Signal Range vs. Supply Voltages

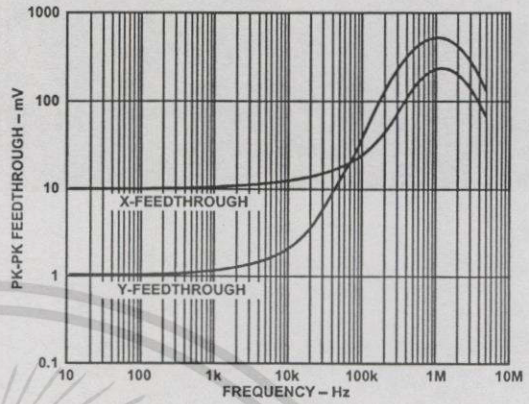


Figure 19. AC Feedthrough vs. Frequency

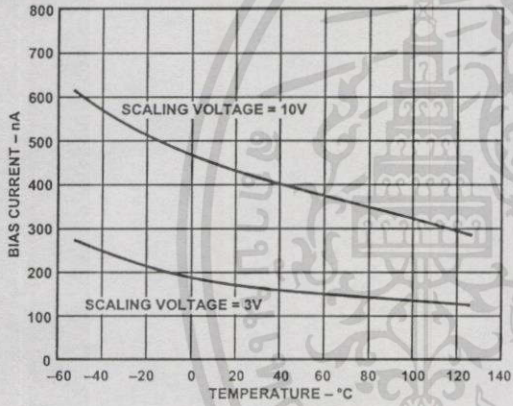


Figure 17. Bias Currents vs. Temperature (X, Y or Z Inputs)

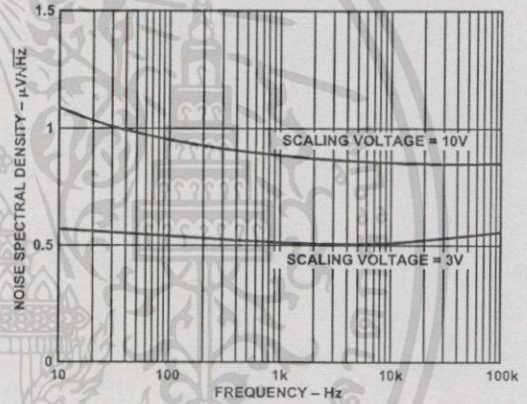


Figure 20. Noise Spectral Density vs. Frequency

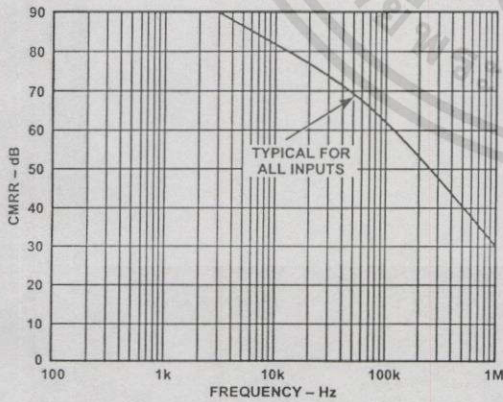


Figure 18. Common-Mode Rejection Ratio vs. Frequency

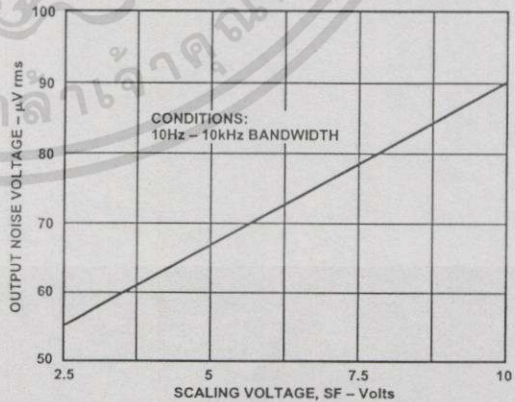


Figure 21. Wideband Noise vs. Scaling Voltage

AD534

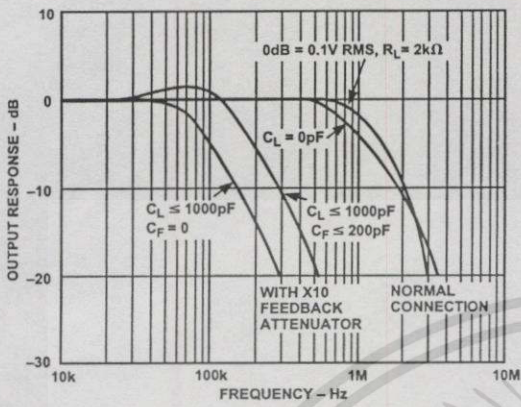


Figure 22. Frequency Response as a Multiplier

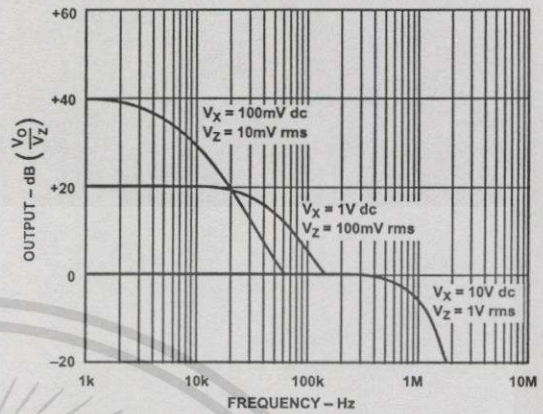


Figure 23. Frequency Response vs. Divider Denominator Input Voltage



ประวัติผู้เขียน

นายชาญวิทย์ ตั้งสิริวรกุล เกิดเมื่อวันที่ 20 กรกฎาคม พ.ศ. 2519 ที่จังหวัดยะลา สำเร็จการศึกษา ระดับประกาศนียบัตรวิชาชีพ(ไฟฟ้ากำลัง) และประกาศนียบัตรวิชาชีพชั้นสูง(ไฟฟ้ากำลัง) จากวิทยาลัยเทคนิคยะลาในปี พ.ศ. 2536 และ พ.ศ. 2538 ตามลำดับ และสำเร็จการศึกษาระดับปริญญาตรีจากคณะครุศาสตร์อุตสาหกรรม สาขาวิศวกรรมไฟฟ้า(ไฟฟ้ากำลัง) จากมหาวิทยาลัยเทคโนโลยีพระจอมเกล้าธนบุรี พ.ศ. 2540



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้