

ถาวรออกแบบวงจรเรียงกระแสแบบเต็มคลื่นสำหรับสัญญาณ  
ขนาดเล็ก โดยใช้ CMOS

DESIGN OF SMALL SIGNAL FULL-WAVE RECTIFIER CIRCUIT  
USING CMOS



วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต  
สาขาวิชาวิศวกรรมไฟฟ้า

บัณฑิตวิทยาลัย

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

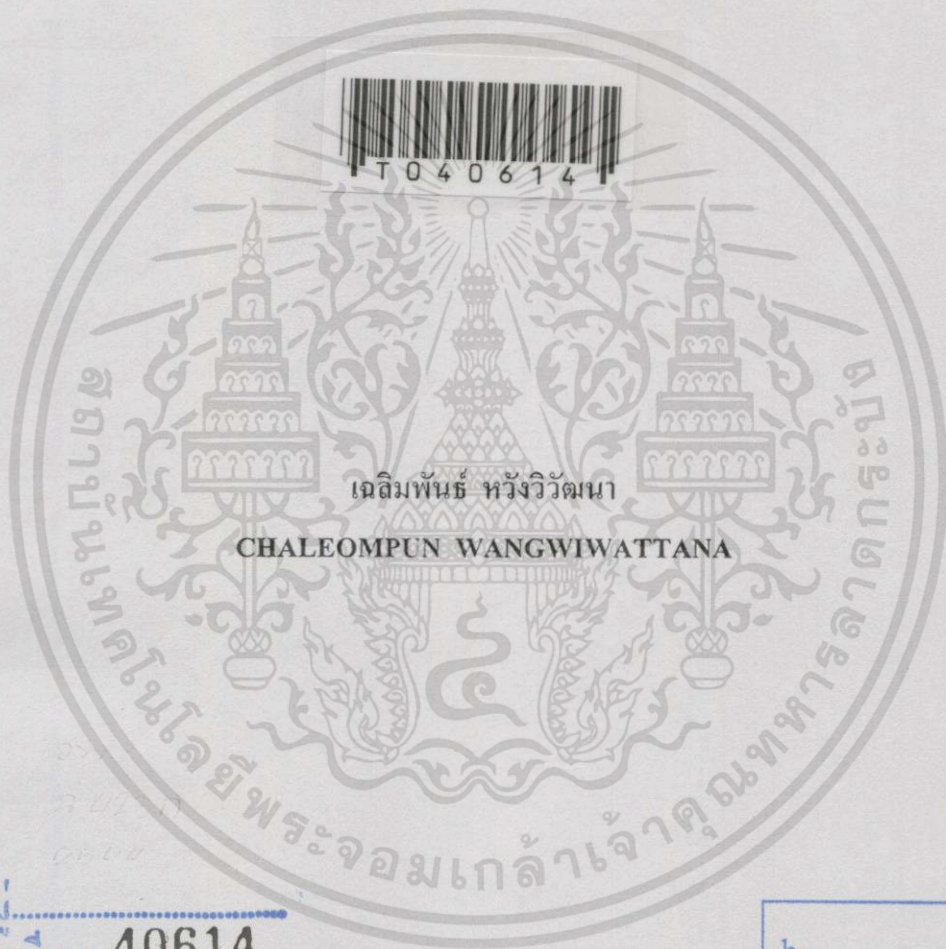
พ.ศ. 2544

ISBN 974-648-364-1

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

การออกแบบวงจรเรียงกระแสแบบเต็มคลื่น  
สำหรับสัญญาณขนาดเล็ก โดยใช้ CMOS

DESIGN OF SMALL SIGNAL FULL-WAVE RECTIFIER CIRCUIT  
USING CMOS



เฉลิมพันธ์ หวังวิวัฒนา

CHALEOMPUN WANGWIWATTANA

เลขหมู่.....  
เลขทะเบียน **40614**  
วัน, เดือน, ปี **18 ต.ค. 2544**

.b.....
.i.....

วิทยานิพนธ์ฉบับนี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต  
สาขาวิชาวิศวกรรมไฟฟ้า  
บัณฑิตวิทยาลัย  
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง  
พ.ศ. 2544

ISBN 974 - 648 - 364 - 1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านธุรกิจ  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**DESIGN OF SMALL SIGNAL FULL-WAVE RECTIFIER CIRCUIT  
USING CMOS**



**A THESIS SUBMITTED IN PARTIAL FULFILLMENT  
OF THE REQUIREMENT FOR THE DEGREE OF  
MASTER OF ENGINEERING IN ELECTRICAL ENGINEERING  
SCHOOL OF GRADUATE STUDIES  
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG**

**2001**

**ISBN 974 – 648 – 364 - 1**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



**COPYRIGHT 2001**

**SCHOOL OF GRADUATE STUDIES**

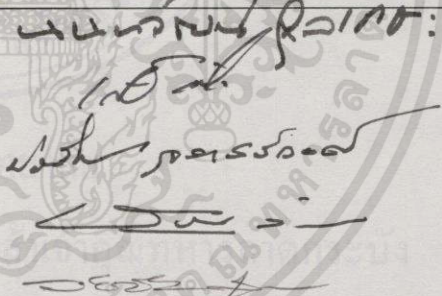
**KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บัณฑิตวิทยาลัย  
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง  
ใบรับรองวิทยานิพนธ์

หัวข้อวิทยานิพนธ์ การออกแบบวงจรเรียงกระแสแบบเต็มคลื่นสำหรับสัญญาณขนาดเล็ก  
โดยใช้ CMOS  
DESIGN OF SMALL SIGNAL FULL-WAVE RECTIFIER CIRCUIT  
USING CMOS

ชื่อนักศึกษา นายเฉลิมพันธ์ หวังวิวัฒนา  
รหัสประจำตัว 41061112  
ปริญญา วิศวกรรมศาสตรมหาบัณฑิต  
สาขาวิชา วิศวกรรมไฟฟ้า  
อาจารย์ผู้ควบคุมวิทยานิพนธ์ รศ.ดร. วันชัย ธีร์รุจา

คณะกรรมการสอบวิทยานิพนธ์		ลายมือชื่อ
ดร.นนทวัฒน์	จุลเดชะ	
ผศ.ดร.เกียรติศักดิ์	คมวิษระ	
ผศ.ประสิทธิ์	จุลเสวีวงศ์	
อาจารย์รพพงศ์	ตั้งศรีรัตน์	
รศ.ดร. วันชัย	ธีร์รุจา	

วัน/เดือน/ปี ที่สอบ 24 กรกฎาคม 2544 เวลา 13.30-15.30 น.

สถานที่สอบ ณ อาคาร 12 ชั้น 4 (ห้อง E12-404)

บัณฑิตวิทยาลัยรับรองแล้ว  
  
(รศ.ดร.บุญวัฒน์ อัทธู)  
คณบดีบัณฑิตวิทยาลัย

วันที่.....เดือน.....พ.ศ.....

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อวิทยานิพนธ์	การออกแบบวงจรเรียงกระแสแบบเต็มคลื่นสำหรับสัญญาณขนาดเล็กโดยใช้ CMOS
นักศึกษา	นายเฉลิมพันธ์ หวังวัฒนา
รหัสประจำตัว	41061112
ปริญญา	วิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชา	วิศวกรรมไฟฟ้า
พ.ศ.	2544
อาจารย์ผู้ควบคุมวิทยานิพนธ์	รศ.ดร. วันชัย ธีรรัฐจา

### บทคัดย่อ

วัตถุประสงค์ของวิทยานิพนธ์นี้เป็นนำเสนอวงจรเรียงกระแสแบบเต็มคลื่นสำหรับสัญญาณขนาดเล็กที่มีการทำงานในโหมดของกระแส โดยใช้ CMOS (Complementary MOS) ที่มีโครงสร้างเป็นวงจรขยายคลาส AB/B โดยวงจรเรียงกระแสแบบเต็มคลื่นแบบใหม่ที่ได้นำเสนอจะเป็นวงจรที่มีขนาดเล็ก อุปกรณ์น้อย ทำให้สามารถนำไปสร้างวงจรรวมได้ง่าย และมีประสิทธิภาพในการทำงานสูงตลอดจนให้ค่าความแม่นยำในการทำงานที่ดี โดยไม่มีความผิดเพี้ยนของสัญญาณในช่วงสัญญาณตัดผ่านศูนย์ (Zero-Crossing) และมีช่วงปฏิบัติงานในย่านกว้าง รวมทั้งมีผลตอบสนองต่อความถี่ในการปฏิบัติงานที่สูง การทดสอบสมรรถนะของวงจรเรียงกระแสแบบเต็มคลื่นที่ได้พัฒนาขึ้น จะทำการเขียนแบบการทำงานด้วยโปรแกรม PSPICE ผลการทดสอบสามารถยืนยันถึง ช่วงปฏิบัติการ ความแม่นยำ และผลตอบสนองทางความถี่ของวงจรที่ออกแบบเป็นไปตามหลักการที่นำเสนอไว้ในวิทยานิพนธ์

<b>Thesis Title</b>	Design of small signal full-wave rectifier circuit using CMOS
<b>Student</b>	Mr. Chaleompun Wangwiwattana
<b>Student ID.</b>	41061112
<b>Degree</b>	Master of Engineering
<b>Programme</b>	Electrical Engineering
<b>Year</b>	2001
<b>Thesis Advisor</b>	Assoc.Prof. Dr. Vanchai Riewruja

## ABSTRACT

In this thesis, the realization of a small signal full-wave rectifier circuit for analog signal processing, which operates throughout in the current domain, is presented. The proposed circuit makes use of a MOS class AB/B configuration, and provides a wide dynamic range and wide-band capability. The rectifier has a simple circuit configuration and is suitable for implementing in CMOS integrated circuit form as versatile building block. The characteristic of the circuit exhibits a low distortion in the output signal at low level input signal. The PSPICE simulation results confirm that the performance of the proposed circuit, i.e. dynamic range, accuracy and frequency response, are agreed with the theoretical results.

## กิตติกรรมประกาศ

วิทยานิพนธ์ฉบับนี้สำเร็จลุล่วงได้อย่างดี ด้วยความรู้ ความคิดริเริ่ม คำแนะนำและคำปรึกษาในการแก้ไขปัญหาดังกล่าว อย่างทุ่มเทจาก รศ.ดร.วันชัย ธีร์รุจา ซึ่งเป็นอาจารย์ผู้ควบคุมวิทยานิพนธ์ ผู้วิจัยรู้สึกซาบซึ้งในความอนุเคราะห์จากท่านและขอกราบขอบพระคุณเป็นอย่างสูง

ขอขอบพระคุณ รศ.ดร.กิตติ ธีร์เศรษฐ ผศ.ประสิทธิ์ จุลเสรีวงศ์ และอาจารย์ประจำภาควิชาวิศวกรรมการวัดคุมทุกท่าน ที่ได้ให้คำปรึกษาและคำแนะนำเป็นอย่างดีมาโดยตลอด

ขอขอบพระคุณ ผศ.ดร.เกียรติศักดิ์ คมวัชระ ดร.นนทวัฒน์ จุลเคชะ และ อ.วรพงษ์ ตั้งศรีรัตน์ ที่ได้ให้คำปรึกษาและคำแนะนำเป็นอย่างดีในการจัดทำวิทยานิพนธ์นี้

ขอขอบคุณน้องๆ นักศึกษาทุกคนรวมทั้งทีมงานของห้องปฏิบัติการ Mixed Signal Processing ที่ช่วยเหลือและให้คำแนะนำต่างๆ รวมทั้งเอื้อเฟื้ออุปกรณ์เครื่องมือและสถานที่ในการทำวิจัย ทำให้การเรียบเรียงวิทยานิพนธ์ฉบับนี้มีความสมบูรณ์มากยิ่งขึ้น

ขอขอบคุณภรรยา บุตรสาว และพี่ๆ น้องๆ ทุกคน ที่เป็นกำลังใจ พร้อมทั้งให้ความช่วยเหลือในด้านต่างๆ แก่ผู้วิจัยมาโดยตลอด

ขอขอบคุณบัณฑิตวิทยาลัย สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ที่ให้ทุนสนับสนุนในการจัดทำวิทยานิพนธ์

สุดท้ายนี้ขอขอบคุณ สำนักงานพัฒนาวิทยาศาสตร์และเทคโนโลยีแห่งชาติภายใต้โครงการทุนส่งเสริมวิชาชีพนักวิจัย ประเภทรางวัลพัฒนาวิชาชีพนักวิจัย และศูนย์เทคโนโลยีอิเล็กทรอนิกส์และคอมพิวเตอร์แห่งชาติภายในโครงการสนับสนุนการออกแบบวงจรรวมในสถาบันศึกษา ที่ให้ทุนและเครื่องมือสนับสนุนในการทำวิทยานิพนธ์นี้

เฉลิมพันธ์ หวังวิวัฒนา

# สารบัญ

	หน้า
บทคัดย่อภาษาไทย.....	I
บทคัดย่อภาษาอังกฤษ.....	II
กิตติกรรมประกาศ.....	III
สารบัญ.....	IV
สารบัญตาราง.....	VII
สารบัญรูป.....	VIII
บทที่ 1 บทนำ.....	1
1.1 กล่าวนำ.....	1
1.2 วัตถุประสงค์ในการทำวิทยานิพนธ์.....	2
1.3 หลักการใหม่ในวิทยานิพนธ์.....	2
1.4 รายละเอียดของวิทยานิพนธ์.....	3
บทที่ 2 วงจรเรียงกระแสแบบเต็มคลื่นทั่วไป.....	4
2.1 บทนำ.....	4
2.2 วงจรเรียงกระแสแบบเต็มคลื่นแบบพื้นฐาน.....	4
2.3 วงจรเรียงกระแสแบบเต็มคลื่นที่ใช้วงจรขยายคลาส B ต่อร่วมกับออปแอมป์.....	8
2.4 วงจรเรียงกระแสแบบเต็มคลื่นที่ใช้ออปแอมป์และตัวต้านทาน.....	10
2.5 วงจรเรียงกระแสแบบเต็มคลื่นแบบที่ใช้วงจรขยายคลาส AB.....	16
2.6 วงจรเรียงกระแสแบบเต็มคลื่นที่ใช้วงจรสายพานกระแสและไดโอด.....	19
2.7 วงจรเรียงกระแสแบบเต็มคลื่นที่ใช้วงจรขยายความนำหรือ โอทีเอ.....	20
2.8 บทสรุป.....	27
บทที่ 3 ความเป็นมาและทฤษฎีการทำงานของมอสเฟต.....	28
3.1 ความเป็นมาและวิวัฒนาการของมอสเฟต.....	28
3.2 เปรียบเทียบข้อดีและข้อเสียระหว่างมอสเฟตกับไบโพลาร์ทรานซิสเตอร์.....	29
3.3 การจำแนกของเฟต.....	31
3.4 บทสรุป.....	44

# สารบัญ(ต่อ)

หน้า

บทที่ 4 การออกแบบวงจรเรียงกระแสแบบเต็มคลื่นสำหรับสัญญาณขนาดเล็กโดยใช้ CMOS.....	45
4.1 บทนำ.....	45
4.2 รายละเอียดของวงจรเรียงกระแสแบบเต็มคลื่นที่ได้พัฒนาขึ้น.....	45
4.3 สมรรถนะของวงจร.....	51
4.4 ผลการเลียนแบบการทำงานด้วยโปรแกรม PSPICE.....	62
4.5 บทสรุป.....	65
บทที่ 5 บทสรุปและวิจารณ์.....	66
5.1 บทสรุปและวิจารณ์.....	66
5.2 ข้อเสนอแนะและแนวทางในการทำวิจัยและพัฒนาต่อ.....	66
เอกสารอ้างอิง.....	67
ภาคผนวก.....	70
ก. ความสัมพันธ์ระหว่างกระแสจุดออก $I_{out}$ และกระแสจุดเข้า $I_{in}$ ของวงจรสะท้อนกระแสแบบพื้นฐานสำหรับสัญญาณขนาดเล็ก.....	71
ข. วงจรเรียงกระแสแบบเต็มคลื่น โดยใช้อปแอมป์ต่อร่วมกับไดโอด ที่ใช้ในการทดสอบสมรรถนะวงจรเรียงกระแสแบบเต็มคลื่นที่ได้ออกแบบ.....	73
ค. แสดงบทความที่ได้รับการพิจารณาตีพิมพ์ในวารสารต่างประเทศ.....	74
ประวัติผู้เขียน.....	81

# สารบัญตาราง

ตารางที่	หน้า
4.1	การเลือกใช้ W และ L ของมอสเฟตในวงจรคั้งแสดงในรูปที่ 4.2.....62



# สารบัญรูป

รูปที่	หน้า
2.1	วงจรรีขงกระแสแบบเต็มคลื่นแบบพื้นฐาน.....5
2.2	วงจรรีขงกระแสแบบเต็มคลื่นแบบพื้นฐานที่ใช้อปแอมป์ 2 ตัว.....6
2.3	วงจรรีขงกระแสแบบเต็มคลื่นแบบพื้นฐานที่ใช้ลูป้อนกลับ.....6
2.4	วงจรรีขงกระแสแบบเต็มคลื่นแบบบริดจ์.....7
2.5	วงจรรีขงกระแสแบบเต็มคลื่นโดยใช้อปแอมป์ 2 ตัวกับวงจรขยายคลาส B.....8
2.6	ภาคจุดออกของอปแอมป์แบบใช้งานทั่วๆ ไป.....10
2.7	วงจรตามแรงดันสัญญาณ โดยใช้อปแอมป์.....11
2.8	วงจรรีขงกระแสแบบเต็มคลื่นโดยใช้อปแอมป์ 2 ตัว.....12
2.9	วงจรรีขงกระแสแบบเต็มคลื่นโดยใช้อปแอมป์ 3 ตัว.....14
2.10	วงจรรีขงกระแสแบบเต็มคลื่นโดยใช้วงจรขยายคลาส AB.....17
2.11	วงจรรีขงกระแสแบบเต็มคลื่นที่ใช้วงจรสายพานกระแสกับไดโอด.....19
2.12	วงจรรีขงกระแสแบบเต็มคลื่นโดยใช้วงจรขยายความนำแบบพื้นฐาน.....20
2.13	วงจรรีขงกระแสแบบเต็มคลื่นโดยใช้โอทีเอที่มีการชดเชยอุณหภูมิ.....24
2.14	ความสัมพันธ์ระหว่างกระแส $I_1$ กับแรงดันจุดเข้า $V_{in}$ .....24
2.15	ความสัมพันธ์ระหว่างกระแส $I_2$ กับแรงดันจุดเข้า $V_{in}$ .....25
3.1	โครงสร้างและสัญลักษณ์ของเจเพท.....31
3.2	คุณลักษณะของกระแสเดรนสำหรับเจเพทชนิดเอ็น-แชนแนล.....33
3.3	โครงสร้างและสัญลักษณ์ของมอสเฟทแบบดีเพลทชัน-โหมด.....33
3.4	โครงสร้างและสัญลักษณ์ของมอสเฟทแบบเอ็นฮานเมนท์-โหมด.....34
3.5	คุณลักษณะสมบัติของกระแสเดรนสำหรับมอสเฟททั้ง 4 รูปแบบ.....35
3.6	โครงสร้างและสัญลักษณ์ของมอสเฟทแบบเอ็นฮานเมนท์-โหมด ชนิดเอ็น-แชนแนล.....36
3.7	แสดงค่าของ $R_{ON}$ (ON Resistance) สำหรับเอ็นมอส ด้วยการกำหนดให้อัตราส่วน ของ $W/L$ มีค่าเป็น 10/10, 50/10, 100/10 และ 500 $\mu\text{m}/10 \mu\text{m}$ ตามลำดับ.....41
3.8	คุณลักษณะของกระแสเดรนสำหรับเอ็นมอส.....42
3.9(ก)	วงจรเสมือนของมอสเฟท.....43
3.9(ข)	วงจรเสมือนที่ใช้ในวิทยานิพนธ์นี้.....43
4.1	โครงสร้างพื้นฐานของวงจรขยายคลาส AB/B โดยใช้มอสเฟท.....45
4.2	วงจรรีขงกระแสแบบเต็มคลื่นสำหรับสัญญาณขนาดเล็กโดยใช้ CMOS.....47

## สารบัญรูป(ต่อ)

รูปที่	หน้า
4.3	การทำงานของวงจรเรียงกระแสแบบเต็มคลื่นที่ได้ออกแบบเมื่อ $i_{in} > 0$ .....51
4.4	การทำงานของวงจรเรียงกระแสแบบเต็มคลื่นที่ได้ออกแบบเมื่อ $i_{in} < 0$ .....54
4.5	วงจรเสมือนของสัญญาณขนาดเล็กของวงจรเรียงกระแสแบบเต็มคลื่นที่ได้ออกแบบ เมื่อ $i_{in} > 0$ .....55
4.6	วงจรเสมือนของสัญญาณขนาดเล็กของวงจรเรียงกระแสแบบเต็มคลื่นที่ได้ออกแบบ เมื่อ $i_{in} < 0$ .....57
4.7	วงจรสะท้อนกระแสแบบพื้นฐานโดยใช้มอสเฟต.....59
4.8	ผลการเลียนแบบการทำงานของวงจรในรูปที่ 4.2 เมื่อป้อนกระแสจุดเข้า $i_{in}$ เป็นไฟตรง.....62
4.9	เมื่อป้อนกระแสจุดเข้า $i_{in}$ เป็นสัญญาณไซน์ 1MHz ที่มีขนาด $-10\mu A$ ถึง $10\mu A$
4.9(ก)	ผลการเลียนแบบการทำงานของวงจรที่ใช้ฮอปแอมป์คู่ร่วมกับไดโอด.....63
4.9(ข)	ผลการเลียนแบบการทำงานของวงจรในรูปที่ 4.2.....63
4.10	เมื่อป้อนสัญญาณกระแสจุดเข้า $i_{in}$ เป็นสัญญาณไซน์ ที่มีขนาด $-50\mu A$ ถึง $50\mu A$
4.10(ก)	สัญญาณ ไซน์ 1MHz.....64
4.10(ข)	สัญญาณ ไซน์ 10MHz.....64
4.10(ค)	สัญญาณ ไซน์ 100MHz.....64

# บทที่ 1

## บทนำ

### 1.1 กล่าวนำ

ปัจจุบันอุตสาหกรรมทางด้านอิเล็กทรอนิกส์ ได้มีการพัฒนาให้เจริญก้าวหน้าไปเป็นอย่างมาก โดยเฉพาะชิ้นส่วนอุปกรณ์อิเล็กทรอนิกส์ อุปกรณ์ทางอิเล็กทรอนิกส์ต่างๆ หลายชนิดได้ถูกนำมา สร้างเป็นวงจรประมวลผลสัญญาณต่างๆ มากมาย โดยเริ่มจากระบบสุญญากาศมาเป็นสารกึ่งตัวนำ (Semiconductor) ที่มีลักษณะเป็นคิสคริต (Discrete) และมาเป็นรูปแบบวงจรรวม (Integrated Circuit) หรือที่เรียกว่าไอซี (IC) ในการออกแบบวงจรก็เช่นกันได้มีการนำเสนอการออกแบบวงจรโดยใช้หลักการใหม่ๆ ขึ้นมาอย่างมากมาย เพื่อให้สามารถนำวงจรไปประยุกต์ใช้งานได้ง่าย หรือออกแบบปรับปรุงแก้ไขวงจรที่มีอยู่แล้วให้มีคุณสมบัติ และมีประสิทธิภาพในการทำงานตลอดจนให้ค่าความละเอียดความแม่นยำในการทำงานที่ดียิ่งขึ้น และมีผลตอบสนองต่อความถี่ในการปฏิบัติงานที่สูงตามไปด้วย อีกทั้งต้องพยายามออกแบบให้วงจรมีความยุ่งยากน้อยลงและใช้จำนวนอุปกรณ์น้อยที่สุดเท่าที่จะเป็นไปได้ เพื่อให้สามารถรองรับกับเทคโนโลยีของวงจรรวมขนาดใหญ่ (Very Large Scale Integrator circuits: VLSI) ได้ง่าย

วงจรเรียงกระแสแบบเต็มคลื่นสำหรับสัญญาณขนาดเล็กเป็นวงจรหนึ่งที่มีความสำคัญสำหรับการประมวลผลสัญญาณแบบอนาลอก จากอดีตจนถึงปัจจุบันได้มีผู้เสนอการออกแบบหรือพัฒนากันมาอย่างต่อเนื่อง [1]-[3] วงจรเรียงกระแสแบบเต็มคลื่นในช่วงแรกๆ จะใช้ออปแอมป์ (Operation Amplifier หรือ Op-Amp) ต่อร่วมกับไดโอดและตัวต้านทาน [4]-[10] ซึ่งวงจรมีข้อจำกัดหลายอย่างคือ มีความผิดเพี้ยนของสัญญาณในช่วงสัญญาณตัดผ่านศูนย์ ช่วงปฏิบัติการทางความถี่แคบ ทำให้ประสิทธิภาพการทำงานของวงจรถ่ำ ดังนั้นจึงได้มีการพัฒนาการสร้างวงจรเรียงกระแสเพื่อลดข้อจำกัดต่างๆ ดังกล่าวขึ้น เช่น สร้างวงจรโดยใช้ออปแอมป์ต่อร่วมกับทรานซิสเตอร์ที่ทำงานแบบวงจรขยายคลาส B [11]-[12] หรือใช้ออปแอมป์ต่อร่วมกับตัวต้านทาน [13] เพื่อลดข้อจำกัดที่เกิดขึ้นจากวงจรแบบแรก แต่เนื่องจากการใช้ออปแอมป์เป็นหลักในวงจรจะทำให้สมรรถนะต่างๆ ของวงจรที่ออกแบบถูกจำกัดโดยออปแอมป์ จึงได้มีการพัฒนางจรเรียงกระแสแบบเต็มคลื่นที่มีคุณสมบัติและมีประสิทธิภาพในการทำงานขึ้นอย่างต่อเนื่องเพื่อให้วงจรมีความแม่นยำในการทำงานและผลตอบสนองทางความถี่สูงสุด อีกทั้งเพื่อให้ได้วงจรที่ใช้อุปกรณ์น้อยที่สุด ทำให่วงจรมีขนาดเล็ก เพื่อให้สามารถนำไปประยุกต์ใช้งานหรือสร้างเป็นวงจรรวมได้ง่ายและมีราคาต่อวงจรถ่ำ ปัจจุบันมีการนำวงจรเรียงกระแสแบบเต็มคลื่นไปประยุกต์งาน

อย่างกว้างขวาง เช่น การเปลี่ยนค่า RMS เป็นสัญญาณกระแสตรง ตัวตรวจจับขนาดของสัญญาณ (Peak Detector) และการสังเคราะห์วงจรแบบไม่เป็นเชิงเส้น [14] เป็นต้น

## 1.2 วัตถุประสงค์ในการทำวิทยานิพนธ์

จากการศึกษาค้นคว้าและวิจัยการออกแบบวงจรเรียงกระแสแบบเต็มคลื่นสำหรับสัญญาณขนาดเล็ก โดยใช้อุปกรณ์ทางอิเล็กทรอนิกส์ต่างๆ ทั้งที่เป็นแอคทีฟ (Active) และพาสซีฟ (Passive) เช่น การประยุกต์ใช้อุปกรณ์ร่วมกับไดโอด หรือคู่ร่วมกับตัวต้านทานหรือทรานซิสเตอร์ เป็นต้นจะพบว่าวงจรเรียงกระแสแบบเต็มคลื่นสำหรับสัญญาณขนาดเล็ก ที่ออกแบบโดยใช้อุปกรณ์ต่างๆ เหล่านี้มีข้อจำกัด เช่น วงจรมีขนาดใหญ่ สามารถใช้งานได้ในช่วงความถี่ต่ำ และเกิดความผิดเพี้ยนของสัญญาณมากระหว่างช่วงสัญญาณตัดผ่านศูนย์ซึ่งเป็นผลมาจากช่วงเวลาสะสม (Storage Time) ดังนั้นในการทำวิทยานิพนธ์เรื่องการออกแบบวงจรเรียงกระแสแบบเต็มคลื่นสำหรับสัญญาณขนาดเล็กโดย CMOS (Design of small signal full-wave rectifier circuit using CMOS) จึงได้กำหนดวัตถุประสงค์ในการทำวิทยานิพนธ์เอาไว้ดังนี้คือ

1. เพื่อศึกษาค้นคว้า วิจัย และพัฒนาหาวิธีการการออกแบบวงจรเรียงกระแสแบบเต็มคลื่นแบบใหม่ เพื่อช่วยขจัดปัญหาและข้อจำกัดที่เกิดจากการออกแบบวงจรแบบเดิมเพื่อให้ได้วงจรเรียงกระแสแบบเต็มคลื่นที่มีคุณสมบัติที่ดีที่สุดและวงจรมีความยืดหยุ่นสูง
2. เพื่อที่จะสามารถนำเอาวงจรที่ได้ออกแบบขึ้นดังกล่าวไปประยุกต์ใช้งานได้ง่าย
3. จำนวนอุปกรณ์ที่ใช้ในวงจรที่ออกแบบมีจำนวนน้อย
4. สามารถนำไปสร้างเป็นวงจรรวมได้

## 1.3 หลักการใหม่ในวิทยานิพนธ์

ในการทำวิทยานิพนธ์ฉบับนี้ วงจรเรียงกระแสแบบเต็มคลื่นสำหรับสัญญาณขนาดเล็กแบบใหม่ที่ได้นำเสนอขึ้น นี้ จะมีการทำงานในโหมดของกระแส โดยใช้ CMOS ที่มีโครงสร้างเป็นวงจรขยายคลาส AB/B ซึ่งการทำงานของวงจรในคลาส AB จะเป็นการเพิ่มความเร็วในการทำงานที่สูงขึ้น โดยลดผลของช่วงเวลาหน่วง (Delay Time) เป็นผลทำให้ความผิดเพี้ยนของสัญญาณในช่วงตัดผ่านศูนย์น้อยลง ทำให้วงจรสามารถใช้งานกับสัญญาณจุดเข้าที่มีขนาดเล็กได้ และการทำงานของวงจรในคลาส B จะเป็นการลดขนาดของวงจรให้เล็กลง ใช้อุปกรณ์น้อยเพื่อรองรับกับเทคโนโลยีของวงจรรวมขนาดใหญ่ นอกจากนั้นวงจรเรียงกระแสแบบเต็มคลื่นที่นำเสนอขึ้นนี้ยังใช้แหล่งจ่ายศักดาเพียงแค่ 2.4V เท่านั้น ซึ่งเป็นการพัฒนาเทคโนโลยีของ CMOS แบบอนาล็อก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้拿去ใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปแบบหนึ่ง เพื่อที่จะสามารถใช้พลังงานจากแหล่งจ่ายเบคเตอร์หรือแหล่งจ่ายพลังงานแบบพกพาได้ ทำให้เกิดความสะดวกมากยิ่งขึ้นในการใช้งาน

#### 1.4 รายละเอียดของวิทยานิพนธ์

ในวิทยานิพนธ์ฉบับนี้ ได้แบ่งเนื้อหาออกเป็น 5 บท และภาคผนวกอีก 3 ภาค โดยในแต่ละบทมีรายละเอียดดังต่อไปนี้

บทที่ 1 เป็นบทนำ จะเป็นการกล่าวถึงวัตถุประสงค์และหลักการใหม่ในการทำวิทยานิพนธ์ พร้อมทั้งรายละเอียดของวิทยานิพนธ์ในแต่ละบท

บทที่ 2 กล่าวถึงวงจรเรียงกระแสแบบเต็มคลื่นทั่วไป อันประกอบไปด้วยหลักการทำงานของวงจร โครงสร้างและคุณสมบัติต่างๆ ของวงจร รวมถึงการพิจารณาข้อดีข้อเสียของการออกแบบวงจรด้วยวิธีการนั้นๆ

บทที่ 3 กล่าวถึงความเป็นมาและวิวัฒนาการของมอสเฟต รวมทั้งการเปรียบเทียบข้อดีและข้อเสียระหว่างมอสเฟตกับ ไบโพลาร์ทรานซิสเตอร์ การจำแนกของเฟต และทฤษฎีการทำงาน ของมอสเฟต

บทที่ 4 กล่าวถึงหลักการการทำงานของวงจรเรียงกระแสแบบเต็มคลื่นสำหรับสัญญาณขนาดเล็กโดย CMOS วิเคราะห์หาคุณสมบัติต่างๆ ของวงจรทั้งทางทฤษฎีและปฏิบัติ โดยการจำลองเลียนแบบการทำงานของวงจรด้วยโปรแกรม PSPICE เพื่อยืนยันสมรรถนะการทำงานของวงจร

บทที่ 5 เป็นการสรุปผลงานที่ได้นำเสนอในวิทยานิพนธ์ พร้อมทั้งได้นำเสนอแนวทางในการวิจัยและพัฒนาต่อไป

ในส่วนสุดท้ายของวิทยานิพนธ์นี้ จะเป็นภาคผนวกซึ่งจะรวบรวมการวิเคราะห์สมการต่างๆ ของแต่ละบทเอาไว้ ดังมีรายละเอียดดังต่อไปนี้

ภาคผนวก ก. ความสัมพันธ์ระหว่างกระแสขุดออก  $I_{out}$  และกระแสจุดเข้า  $I_{in}$  ของวงจร สะท้อนกระแสแบบพื้นฐานที่มีอัตราการส่งผ่านกระแสเท่ากับหนึ่งสำหรับสัญญาณขนาดเล็ก

ภาคผนวก ข. วงจรเรียงกระแสแบบเต็มคลื่นโดยใช้โอปแอมป์ต่อร่วมกับไดโอดที่นำมาใช้ในการเลียนแบบการทำงานโดยโปรแกรม PSPICE เพื่อทดสอบสมรรถนะของวงจรเรียงกระแสแบบเต็มคลื่นที่ได้พัฒนาขึ้น

ภาคผนวก ค. ผลงานวิจัยที่ได้รับการตีพิมพ์ ในการประชุมวิชาการระดับนานาชาติ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

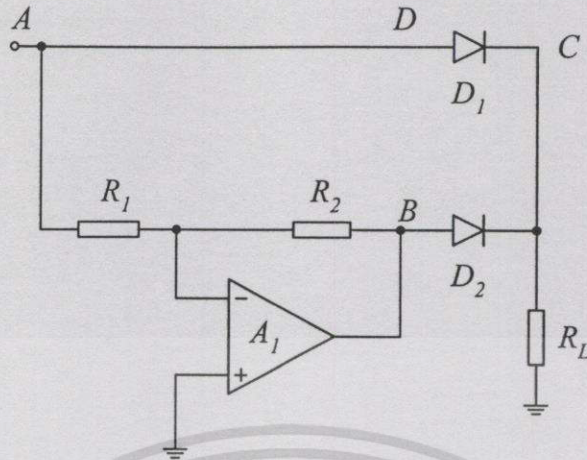
## วงจรเรียงกระแสแบบเต็มคลื่นทั่วไป

### 2.1 บทนำ

วงจรเรียงกระแสแบบเต็มคลื่น เป็นวงจรหนึ่งที่มีความสำคัญสำหรับการประมวลผลสัญญาณแบบอนาลอก จากอดีตถึงปัจจุบัน ได้มีผู้นำเสนอการออกแบบและพัฒนาวงจรเรียงกระแสแบบเต็มคลื่นกันมาอย่างต่อเนื่อง จุดมุ่งหมายเพื่อให้ได้วงจรเรียงกระแสแบบเต็มคลื่นที่มีคุณสมบัติดีที่สุด เช่น วงจรมีช่วงปฏิบัติการและผลตอบสนองทางความถี่ที่กว้าง ไม่มีความผิดเพี้ยนของสัญญาณ มีการใช้อุปกรณ์น้อยที่สุด ซึ่งทำให้วงจรมีขนาดเล็กที่สุดและราคาถูกที่สุด เพื่อให้เหมาะสมที่จะนำไปทำเป็นวงจรรวมหรือนำไปใช้งานร่วมกับวงจรอื่นๆ การออกแบบวงจรเรียงกระแสแบบเต็มคลื่นเริ่มต้นมาจากการสร้างวงจรเรียงกระแสแบบเต็มคลื่นโดยออปแอมป์ ไคโอดและตัวต้านทานต่อร่วมกัน [5] และที่พัฒนาโดยใช้ออปแอมป์ต่อร่วมกับไคโอดแบบบริดจ์ [6] ซึ่งถือว่าเป็นวงจรเรียงกระแสแบบเต็มคลื่นแบบพื้นฐาน และเป็นที่ทราบกันคืออยู่แล้วว่าการสร้างวงจรเรียงกระแสแบบเต็มคลื่นแบบพื้นฐานวิธีนี้มีข้อจำกัดที่ว่า วงจรมีความผิดเพี้ยนของสัญญาณค่อนข้างมาก และผลตอบสนองทางความถี่ที่แคบ จึงได้มีการพัฒนาวงจรเรียงกระแสแบบเต็มคลื่นด้วยวิธีการใหม่ๆ ขึ้นตามลำดับ เพื่อแก้ไขข้อจำกัดดังกล่าวและนำไปสู่จุดมุ่งหมายเพื่อให้ได้วงจรที่มีคุณสมบัติดีที่สุด เช่น การออกแบบวงจรเรียงกระแสแบบเต็มคลื่นโดยใช่วงจรขยายคลาส B ต่อร่วมกับออปแอมป์ [12] หรือใช้ออปแอมป์ต่อร่วมกับตัวต้านทาน [13] ออกแบบโดยใช้หลักการของวงจรทรานส์ลีนีเยร์รูป หรือการออกแบบโดยใช้หลักการของวงจรขยายคลาส AB [15] การออกแบบโดยใช่วงจรสายพานกระแส (Current Conveyor) [16] และการออกแบบวงจรเรียงกระแสแบบเต็มคลื่นโดยใช่วงจรขยายความนำหรือโอทีเอ [17] เป็นต้น ซึ่งรายละเอียดหลักการทำงานของวงจรแบบต่างๆ จะอธิบายในหัวข้อถัดไป

### 2.2 วงจรเรียงกระแสแบบเต็มคลื่นแบบพื้นฐาน

วงจรเรียงกระแสแบบเต็มคลื่นพื้นฐานนี้ จะประกอบด้วยไคโอด ออปแอมป์ ซึ่งเป็นอุปกรณ์ทางอิเล็กทรอนิกส์ชนิดหนึ่ง ที่ทำงานในรูปแบบสัญญาณจุดเข้าและจุดออกเป็นสัญญาณแรงดันและตัวต้านทาน [5] โดยออปแอมป์และตัวต้านทานทำงานเป็นวงจรขยายแบบกลับเฟส (Inverting Amplifier) ดังแสดงไว้ในรูปที่ 2.1



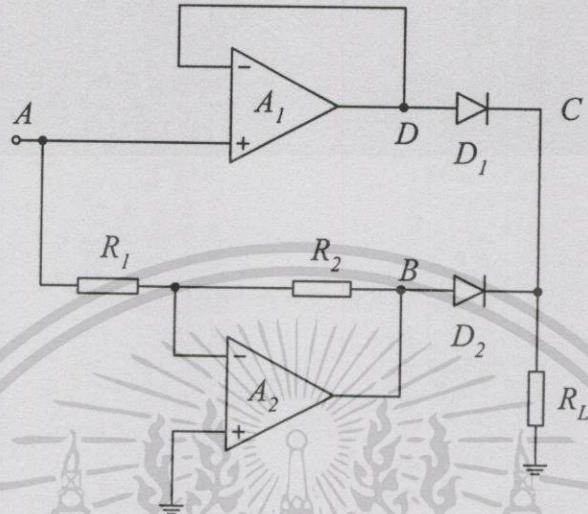
รูปที่ 2.1 วงจรเรียงกระแสแบบเต็มคลื่นแบบพื้นฐาน

จากรูปที่ 2.1 วงจรเรียงกระแสแบบเต็มคลื่นแบบพื้นฐาน ซึ่งประกอบด้วยไดโอด 2 ตัวคือ  $D_1$  และ  $D_2$  ต่อกับออปแอมป์  $A_1$  และตัวต้านทาน  $R_1$  กับ  $R_2$  ซึ่งมีการทำงานเป็นวงจรขยายแบบกลับเฟสที่มีอัตราขยายเท่ากับหนึ่ง หลักการทำงานสามารถอธิบายได้ดังนี้ เมื่อป้อนแรงดันจุดเข้าที่มีค่ามากกว่าศูนย์ เข้าที่จุด A ไดโอด  $D_1$  จะได้รับแรงดันแบบไบอัสตรง (Forward Bias) เป็นผลให้ไดโอด  $D_1$  นำกระแส ทำให้เกิดกระแสไหลผ่านไปยังจุด C ขณะเดียวกันแรงดันเข้าจากจุด A ที่มีค่ามากกว่าศูนย์จะไหลผ่านวงจรขยายแบบกลับเฟส ซึ่งประกอบด้วย ออปแอมป์  $A_1$  และตัวต้านทาน  $R_1$  กับ  $R_2$  จะทำให้จุด B มีค่าแรงดันเป็นลบ ดังนั้นไดโอด  $D_2$  จะได้รับแรงดันเป็นแบบไบอัสกลับ (Reverse Bias) ทำให้ไดโอด  $D_2$  ไม่สามารถนำกระแส ในทางตรงกันข้ามเมื่อป้อนแรงดันที่มีค่าน้อยกว่าศูนย์ ไดโอด  $D_1$  จะได้รับแรงดันแบบไบอัสกลับ ทำให้ไดโอด  $D_1$  ไม่สามารถนำกระแสได้ แต่ไดโอด  $D_2$  จะได้รับแรงดันเป็นแบบไบอัสตรงเนื่องจากวงจรขยายแบบกลับเฟส ทำให้ที่จุด B มีค่าแรงดันเป็นบวก เป็นผลให้ไดโอด  $D_2$  นำกระแส ไหลผ่านไปยังจุด C ดังนั้นกระแสที่ไหลผ่านตัวต้านทาน  $R_L$  จึงเป็นการเรียงกระแสแบบเต็มคลื่น

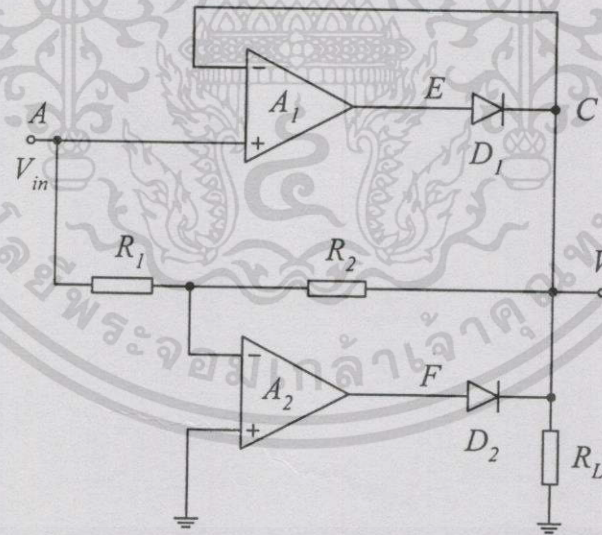
เมื่อพิจารณาสมรรถนะของวงจรนี้จะพบว่าวงจรมีความผิดเพี้ยนของสัญญาณในช่วงสัญญาณตัดผ่านศูนย์ เนื่องจากไดโอดที่ใช้ในวงจรมีการทำงานช่วง "On" และ "Off" นอกจากนี้วงจรยังมีค่าความต้านทานขาเข้า (Input Impedance) ต่ำ ซึ่งจะไม่สามารถใช้งานได้ดีในช่วงสัญญาณจุดเข้าที่มีขนาดต่ำๆ เนื่องจากไดโอดมีแรงดันตกคร่อมในช่วงไบอัสตรงที่ค่อนข้างสูง

จากรูปที่ 2.2 แสดงวงจรเรียงกระแสแบบเต็มคลื่นแบบพื้นฐานที่ใช้ออปแอมป์ 2 ตัว เพื่อลดข้อจำกัดของค่าความต้านทานขาเข้าที่ต่ำของวงจรแรก โดยการปรับปรุงวงจรเดิมให้ดีขึ้นด้วยการเพิ่มออปแอมป์อีกหนึ่งตัว แต่หลักการทำงานยังใช้หลักการแบบเดิม ทำให้วงจรเรียง

กระแสแบบเต็มคลื่นที่ใช้โอปแอมป์ 2 ตัวนี้มีค่าความต้านทานขาเข้าสูงขึ้น แต่ยังมีข้อจำกัดที่ความถี่เพี้ยนของสัญญาณในช่วงสัญญาณตัดผ่านศูนย์เช่นเดิม



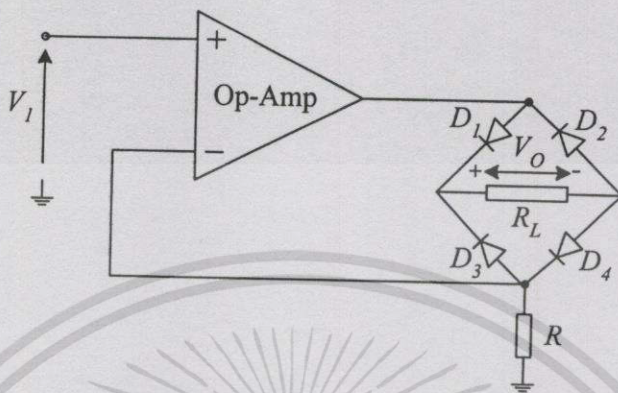
รูปที่ 2.2 วงจรเรียงกระแสแบบเต็มคลื่นแบบพื้นฐานที่ใช้โอปแอมป์ 2 ตัว



รูปที่ 2.3 วงจรเรียงกระแสแบบเต็มคลื่นแบบพื้นฐานที่ใช้ลูปป้อนกลับ

จากรูปที่ 2.3 แสดงวงจรเรียงกระแสแบบเต็มคลื่นแบบพื้นฐานที่ใช้ลูปป้อนกลับ (Feedback Loops) ซึ่งเป็นการพัฒนางจรเรียงกระแสแบบเต็มคลื่นแบบพื้นฐานแบบที่ใช้โอปแอมป์ 2 ตัว ให้ดีขึ้นกว่าเดิมคือนอกจากจะใช้ออปแอมป์ 2 ตัว เพื่อทำให้ค่าความต้านทานขาเข้าสูงขึ้นแล้วยังใช้เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การป้อนกลับของสัญญาณแรงดัน เพื่อลดเวลาหน่วงที่เกิดจากไดโอด ทำให้ลดปัญหาความผิดเพี้ยนของสัญญาณในช่วงสัญญาณตัดผ่านศูนย์ลงไปได้



รูปที่ 2.4 วงจรเรียงกระแสแบบเต็มคลื่นแบบบริดจ์

จากรูปที่ 2.4 แสดงวงจรเรียงกระแสแบบเต็มคลื่นพื้นฐานอีกแบบหนึ่งที่ใช้โอปแอมป์ต่อร่วมกับไดโอดแบบบริดจ์ [6] หลักการทำงานของวงจรอธิบายได้ดังนี้ เมื่อป้อนสัญญาณแรงดันจุดเข้า \$V\_I\$ ให้กับวงจร ถ้าแรงดันจุดเข้า \$V\_I\$ มีค่ามากกว่าศูนย์ จะเกิดกระแสไหลออกจากขาที่เป็นจุดออกของโอปแอมป์ โดยจะไหลผ่านไดโอด \$D\_1\$ ตัวต้านทาน \$R\_L\$ และไดโอด \$D\_4\$ ตามลำดับ ซึ่งค่ากระแสที่ได้จะมีค่าเท่ากับ \$V\_O/R\_L\$ และถ้าแรงดันจุดเข้า \$V\_I\$ มีค่าน้อยกว่าศูนย์ จะเกิดกระแสไหลผ่านไดโอด \$D\_3\$ ตัวต้านทาน \$R\_L\$ และไดโอด \$D\_2\$ ตามลำดับ ซึ่งค่ากระแสที่ได้จะมีค่าเท่ากับ \$V\_O/R\_L\$ ดังสมการ

$$I_o = \begin{cases} V_o/R_L & \text{โดยที่ } V_I > 0 \\ V_o/R_L & \text{โดยที่ } V_I < 0 \end{cases} \tag{2.1}$$

ซึ่งจะได้

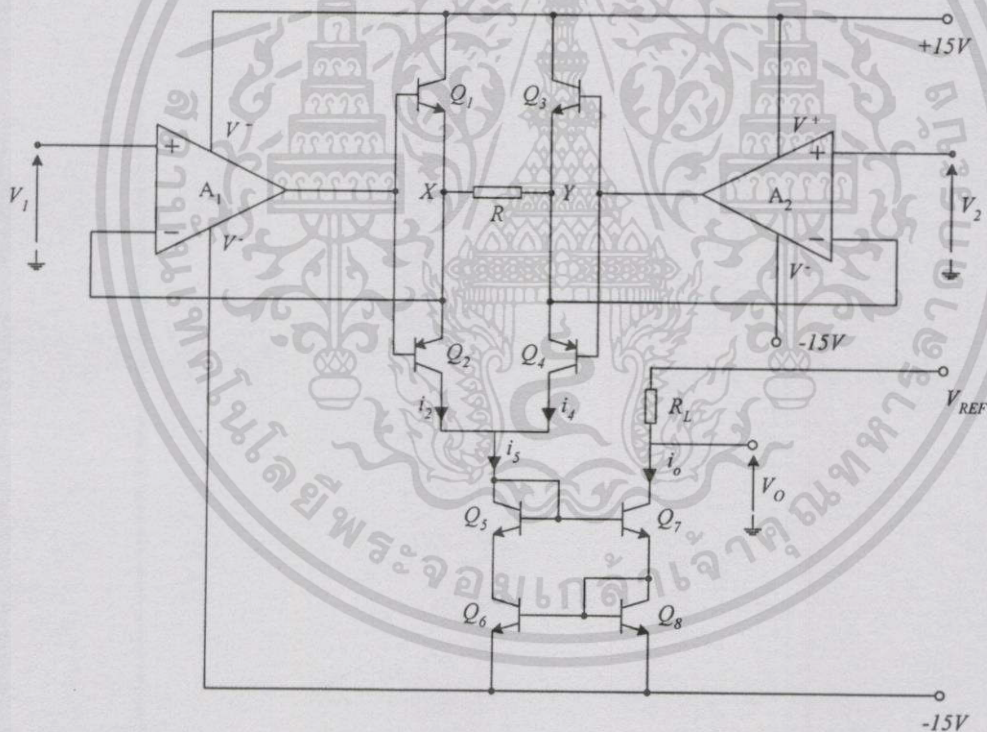
$$\begin{aligned} I_o &= |V_o/R_L| \\ &= |V_I/R_L| \end{aligned} \tag{2.2}$$

การออกแบบวิธีนี้จะเกิดความผิดเพี้ยนของสัญญาณในช่วงสัญญาณตัดผ่านศูนย์ และค่าความต้านทาน \$R\_L\$ ที่ใช้ในวงจรไม่ได้ต่อเทียบกับกราวด์ทำให้การนำไปใช้งานทำได้ยาก

อย่างไรก็ตามวงจรเรียงกระแสแบบเต็มคลื่นพื้นฐานทั้ง 4 แบบดังที่กล่าวมาข้างต้นมีข้อจำกัดอยู่ที่ช่วงความถี่ในการปฏิบัติงาน (Frequency Response) ซึ่งสามารถใช้งานได้ในช่วงความถี่ที่ไม่สูงมากนัก เนื่องจากตัวออปแอมป์มีผลตอบสนองทางความถี่ที่แคบ

### 2.3 วงจรเรียงกระแสแบบเต็มคลื่นที่ใช้วงจรขยายคลาส B ต่อร่วมกับออปแอมป์

ในหัวข้อนี้จะเป็นการกล่าวถึงการออกแบบวงจรเรียงกระแสแบบเต็มคลื่นอีกวิธีหนึ่งซึ่งใช้วงจรขยายคลาส B ต่อร่วมกับออปแอมป์ [12] โดยการออกแบบวิธีนี้จะช่วยลดข้อจำกัดที่เกิดจากการออกแบบวงจรเรียงกระแสแบบพื้นฐานที่ใช้ออปแอมป์ต่อร่วมกับไดโอดแบบบริดจ์ และยังสามารถเพิ่มอัตราขยาย (Gain) ของสัญญาณจุดออกได้ง่ายขึ้น ซึ่งวงจรจะประกอบด้วยออปแอมป์ 2 ตัวต่อร่วมกับวงจรขยายคลาส B ดังแสดงไว้ในรูปที่ 2.5



รูปที่ 2.5 วงจรเรียงกระแสแบบเต็มคลื่นโดยใช้ออปแอมป์ 2 ตัวกับวงจรขยายคลาส B

จากรูปที่ 2.5 แสดงวงจรเรียงกระแสที่พัฒนาให้ดีขึ้นโดยใช้ออปแอมป์ 2 ตัว เป็นตัวควบคุมสัญญาณแรงดันจุดเข้าที่ใช้ในวงจร ซึ่งการทำงานของวงจรจะกำหนดให้ออปแอมป์ทั้ง 2 ตัว มีคุณสมบัติเหมือนกันทุกประการ และทรานส์ซิสเตอร์ทุกตัวซึ่งในวงจรนี้ก็กำหนดให้มีคุณสมบัติเหมือนกันทุกประการเช่นกัน จะได้ว่า ที่จุด X และ Y จะมีแรงดันตกคร่อม

$V_x = V_1, V_y = V_2$  ดังนั้น  $V_{xy} = V_1 - V_2$  ถ้า  $V_1 > V_2$  กระแสที่จุดออก  $i_o$  จะมีค่าเท่ากับกระแส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปเผยแพร่บนสื่อออนไลน์  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$i_5$  ซึ่งเท่ากับผลรวมของกระแส  $i_4$  และ  $i_2$  แต่เนื่องจาก กระแส  $i_2$  มีค่าเท่ากับศูนย์ เพราะทรานส์ซิสเตอร์  $Q_2$  และ  $Q_3$  จะไม่ทำงาน (Cut off) ส่วนทรานส์ซิสเตอร์  $Q_1$  และ  $Q_4$  จะทำงาน (Conduct) จึงทำให้กระแส  $i_5$  มีค่าเท่ากับกระแส  $i_4$  หรือเท่ากับ  $V_{XY}/R$  ซึ่งสามารถเขียนเป็นสมการได้ดังนี้

$$\begin{aligned} i_o &= i_5 = i_4 \\ &= V_{XY}/R \\ &= (V_1 - V_2)/R \end{aligned} \quad (2.3)$$

ในทางกลับกันถ้า  $V_1 < V_2$  ทรานส์ซิสเตอร์  $Q_2$  และ  $Q_3$  จะทำงาน และทรานส์ซิสเตอร์  $Q_1$  และ  $Q_4$  จะไม่ทำงาน ทำให้ได้กระแส  $i_4$  มีค่าเท่ากับศูนย์ และกระแส  $i_2$  มีค่าเท่ากับ  $V_{YX}/R$  ดังนั้นกระแส  $i_o$  ซึ่งเท่ากับกระแส  $i_5$  จึงมีค่าเท่ากับ กระแส  $i_2$  ดังสมการ

$$\begin{aligned} i_o &= i_5 = i_2 \\ &= (V_2 - V_1)/R \end{aligned} \quad (2.4)$$

เมื่อนำสัญญาณที่จุดออกมารวมกัน จะได้สัญญาณในรูปของกระแสแบบเต็มคลื่นคือ

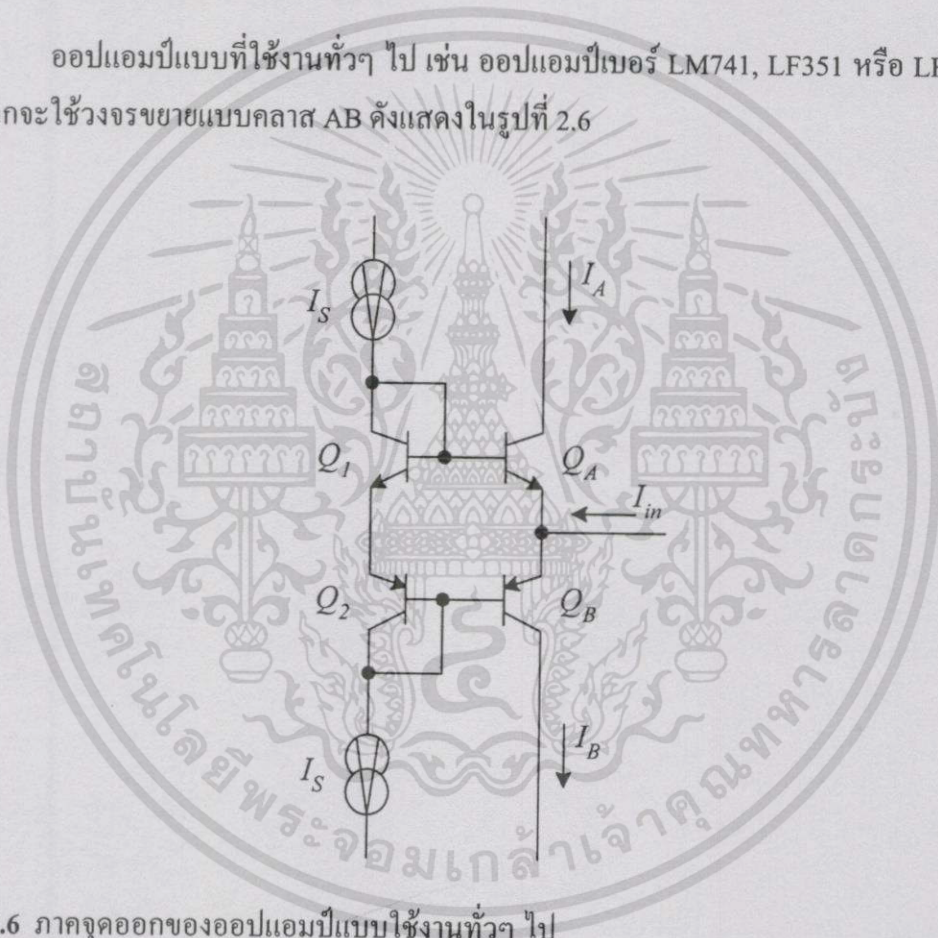
$$i_o = |V_1 - V_2|/R \quad (2.5)$$

สรุปได้ว่าการออกแบบวงจรเรียงกระแสแบบเต็มคลื่นที่ใช้วงจรขยายคลาส B ต่อร่วมกับออปแอมป์นั้น มีข้อดีคือสามารถควบคุมสัญญาณแรงดันจุดเข้าได้โดยใช้ค่าความแตกต่างของสัญญาณที่จุดเข้าที่ป้อนให้กับออปแอมป์ทั้ง 2 ตัว และสามารถลดผลของช่วงหน่วงเวลาที่เกิดขึ้นในไดโอด มีความเร็วในการทำงานที่สูงขึ้น แต่ก็ยังไม่สามารถลดช่วงเวลานิ่งลงไปได้มากนัก ทำให้ยังมีความผิดเพี้ยนของสัญญาณระหว่างช่วงสัญญาณตัดผ่านศูนย์ นอกจากนี้วงจรยังมีผลตอบสนองทางความถี่ที่แคบ เนื่องจากตัวออปแอมป์เองมีผลตอบสนองทางความถี่ที่แคบ ดังนั้นจะเห็นว่าวงจรเรียงกระแสแบบเต็มคลื่นที่ใช้ออปแอมป์ต่อร่วมกับวงจรขยายคลาส B นี้ยังมีข้อจำกัดอยู่มาก

### 2.4 วงจรเรียงกระแสแบบเต็มคลื่นที่ใช้ออปแอมป์และตัวต้านทาน

ในหัวข้อนี้จะเป็นการกล่าวถึง การออกแบบวงจรเรียงกระแสแบบเต็มคลื่นที่ใช้ ออปแอมป์คู่ร่วมกับตัวต้านทาน [13] โดยได้นำเสนอการออกแบบวงจรเรียงกระแสแบบเต็มคลื่นไว้ 2 แบบคือแบบที่ใช้ออปแอมป์ 2 ตัวคู่ร่วมกับตัวต้านทาน และแบบที่พัฒนาให้ดียิ่งขึ้นคือแบบที่ใช้ออปแอมป์ 3 ตัวคู่ร่วมกับตัวต้านทาน หลักการออกแบบวงจรทั้ง 2 แบบ จะประกอบด้วยวงจรย่อย 2 ส่วนคือ วงจรตามสัญญาณแรงดัน (Voltage Follower) และวงจรขยายผลต่าง (Differential Amplifier) โดยสามารถอธิบายได้ดังนี้

ออปแอมป์แบบที่ใช้กันทั่วไป เช่น ออปแอมป์เบอร์ LM741, LF351 หรือ LF441 ภาคจุดออกจะใช้วงจรขยายแบบคลาส AB ดังแสดงในรูปที่ 2.6



รูปที่ 2.6 ภาคจุดออกของออปแอมป์แบบใช้งานทั่วไป

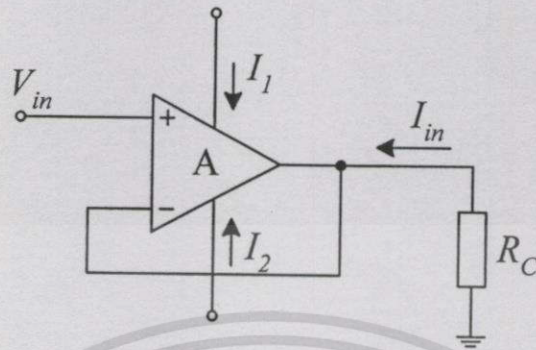
จากรูปที่ 2.6 จะได้ความสัมพันธ์ของกระแส  $I_A$  ,  $I_B$  ,  $I_S$  และกระแสสัญญาณจุดเข้า  $I_{in}$  ดังนี้

$$I_A = \left\{ (4I_S^2 + I_{in}^2)^{1/2} - I_{in} \right\} / 2 \tag{2.6}$$

$$I_B = \left\{ (4I_S^2 + I_{in}^2)^{1/2} + I_{in} \right\} / 2 \tag{2.7}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่ออนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

พิจารณาวจรตามแรงดันสัญญาณโดยใช้ฮอปแอมป์ ดังแสดงไว้ในรูปที่ 2.7



รูปที่ 2.7 วงจรตามแรงดันสัญญาณโดยใช้ฮอปแอมป์

จากรูปที่ 2.7 แรงดันสัญญาณ  $V_{in}$  จะถูกถ่ายทอดไปตกคร่อมความต้านทาน  $R_C$  เพื่อเปลี่ยนให้เป็นกระแสสัญญาณ  $I_{in}$  โดยที่  $I_{in} = V_{in}/R_C$  ซึ่งกระแสสัญญาณ  $I_{in}$  นี้จะถูกถ่ายทอดไปยังขาจ่ายกำลังไฟบวก (+) และขาจ่ายกำลังไฟลบ (-) ดังนั้นสามารถเขียนความสัมพันธ์ของกระแส  $I_{in}$ ,  $I_S$ ,  $I_1$  และ  $I_2$  ได้ดังนี้

$$I_1 \cong I^+ + I_S + I_A \quad (2.8)$$

$$I_2 \cong -I^- - I_S - I_B \quad (2.9)$$

โดยที่

$I^+$  และ  $I^-$  คือ กระแสคงที่ที่ใช้ในการไบอัสวงจร

$I_A$  และ  $I_B$  คือ กระแสจุดออกของฮอปแอมป์

$I_S$  คือ กระแสคงที่ที่ใช้ไบอัสภายในของฮอปแอมป์ที่ภาคจุดออก

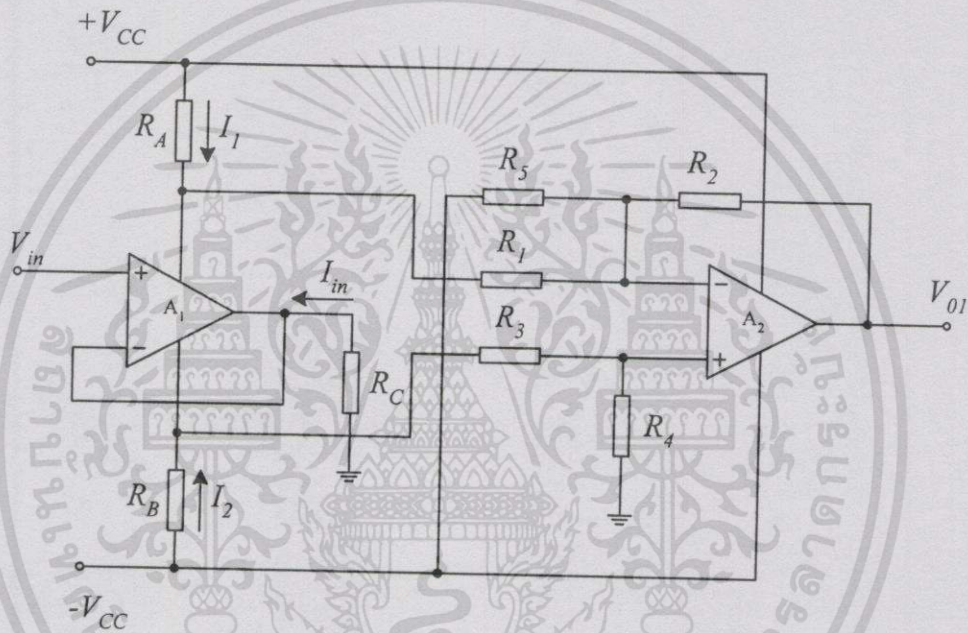
สังเกตจากสมการที่ (2.8) และสมการที่ (2.9) จะเห็นได้ว่ากระแสสัญญาณ  $I_A$  และ  $I_B$  นี้ได้มาจากสมการที่ (2.6) และสมการที่ (2.7) ตามลำดับ จากสมการที่ (2.8) และสมการที่ (2.9) ถ้ากำหนดให้กระแสสัญญาณจุดเข้า  $I_{in}$  มีค่ามากกว่ากระแสไบอัส  $I_S$  มากๆ แล้ว  $Q_A$  และ  $Q_B$  จะทำงานในลักษณะคลาซ B นั้นหมายความว่า

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$I_A = -I_{in} \quad , \quad I_B = 0 \quad \text{เมื่อ } I_{in} < 0 \quad (2.10)$$

$$I_A = 0 \quad , \quad I_B = -I_{in} \quad \text{เมื่อ } I_{in} > 0 \quad (2.11)$$

ดังนั้นเมื่อนำสัญญาณกระแส  $I_A$  และ  $I_B$  ซึ่งเป็นสัญญาณครึ่งคลื่น (half-wave Rectifier) ที่ถูกถ่ายทอดไปยังขาจ่ายกำลังไฟบวก (+) และขาจ่ายกำลังไฟลบ (-) ตามลำดับมารวมกันก็จะได้กระแสแบบเต็มคลื่นตามต้องการ



รูปที่ 2.8 วงจรเรียงกระแสแบบเต็มคลื่นโดยใช้ออปแอมป์ 2 ตัว

จากรูปที่ 2.8 แสดงวงจรเรียงกระแสแบบเต็มคลื่นโดยใช้ออปแอมป์ 2 ตัวต่อร่วมกับตัวต้านทาน โดยออปแอมป์  $A_1$  และตัวต้านทาน  $R_C$  ทำหน้าที่เหมือนวงจรตามแรงดันสัญญาณ และจากสมการที่ (2.6) ถึงสมการที่ (2.11) จะเห็นว่ากระแสสัญญาณ  $I_1$  และ  $I_2$  เป็นกระแสแบบเต็มคลื่น ดังนั้นตัวต้านทาน  $R_A$  และ  $R_B$  จะเป็นตัวถ่ายทอดสัญญาณ  $I_1$  และ  $I_2$  เข้าไปยัง วงจรขยายผลต่าง ซึ่งจะได้อสัญญาณจุดออกของออปแอมป์  $A_2$  เป็นดังนี้

$$V_{01} = -(V_{CC} + I_2 R_B) R_2 / R_3 + (R_2 / R_5) V_{CC} - (V_{CC} - I_1 R_A) (R_2 / R_1) \quad (2.12)$$

ถ้ากำหนดให้  $R_A = R_B$ ,  $R_1 = R_3 = R$  และ  $R_2 = mR$  โดยที่  $m$  เป็นค่าอัตราขยายผลต่าง

สัญญาณ แรงดันในวงจรขยายผลต่าง จากสมการที่ (2.12) จะได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับบริการเชิงงานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$V_{01} = -(2mV_{CC}) + (mV_{CC}R/R_5) - m(I_2R_A - I_1R_A) \quad (2.13)$$

แทนค่า  $I_1$  และ  $I_2$  จากสมการที่ (2.8) และสมการที่ (2.9) ลงในสมการที่ (2.13) โดยที่

$$I^+ = I^- = I$$

และ

$$|I_A| = |I_B| = |V_{in}|/R$$

จะได้ว่า

$$V_{01} = \{2mR_A(I + I_S) - 2mV_{CC} + mV_{CC}R/R_5\} + \frac{mR_A|V_{in}|}{R_C} \quad (2.14)$$

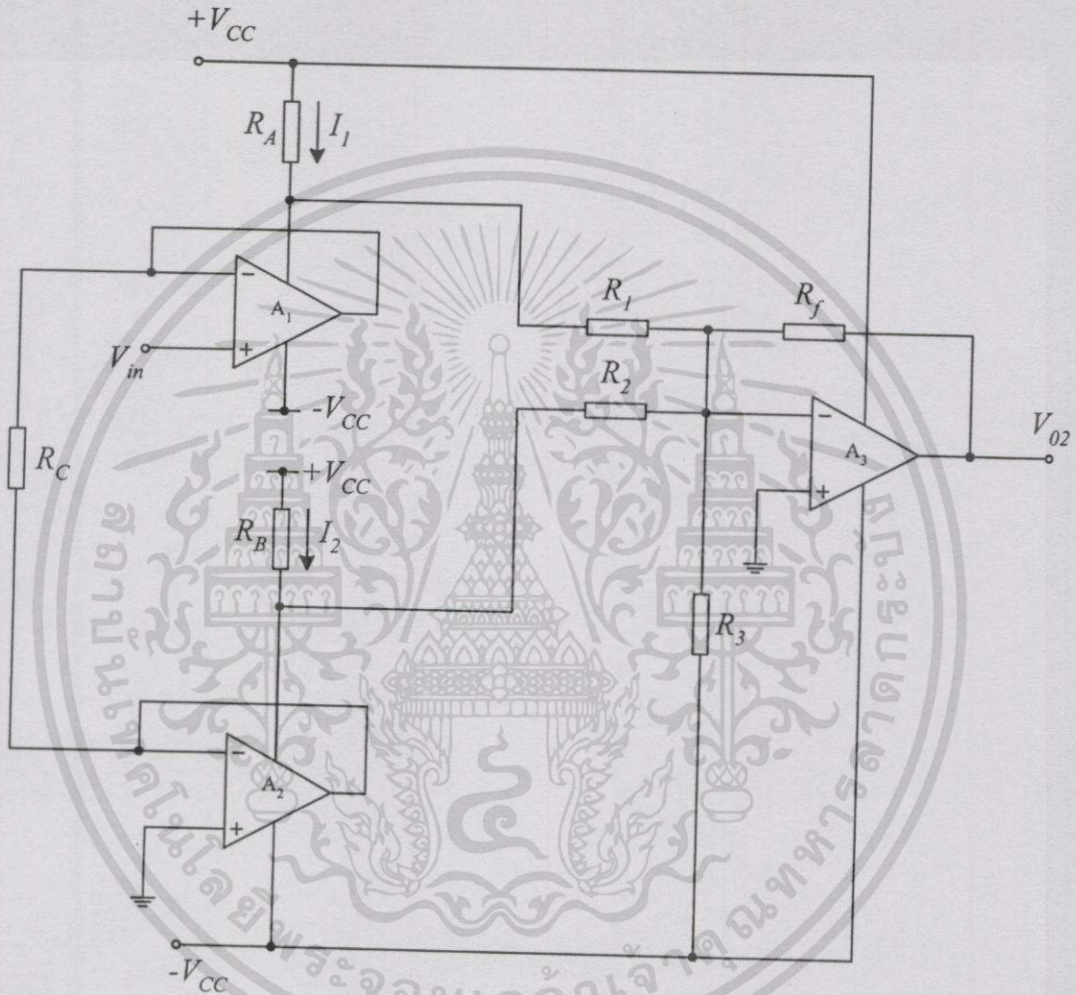
จากสมการที่ (2.14) จะเห็นว่า เทอมที่ 4 ในส่วนที่ขีดเส้นใต้ เป็นสัญญาณกระแสแบบเต็มคลื่น ส่วนเทอมที่อยู่ในวงเล็บปีกกาทั้งหมดต้องกำจัดทิ้ง เพื่อให้แรงดันคิซีมีค่าเป็นศูนย์ โดยการปรับตัวต้านทาน  $R_5$  ให้มีค่าเท่ากับ  $(R/2)/\{1 - (R_A/V_{CC})(I + I_S)\}$  หรือประมาณ  $R/2$  อีกทั้งยังต้องมีการปรับค่าความต้านทานขาเข้าที่ขากลับเฟส (Inverting Input) ให้มีค่าเท่ากับค่าความต้านทานขาเข้าที่ขาไม่กลับเฟส (Noninverting Input) ของออปแอมป์ที่เกิดขึ้นในวงจรขยายผลต่าง ซึ่งวงจรจะใช้  $R_4$  เป็นตัวปรับค่าดังกล่าว ดังนั้น  $R_4$  จึงต้องมีค่าที่เหมาะสมมาก หรือต้องมีค่าความเที่ยงตรงสูงมาก เพื่อแก้ปัญหาดังกล่าวจึงออกแบบวงจรเรียงกระแสแบบเต็มคลื่นโดยใช้ออปแอมป์ 3 ตัวต่อร่วมกับตัวต้านทาน ดังแสดงไว้ในรูปที่ 2.4.4 การทำงานของวงจรอธิบายได้ดังนี้ ออปแอมป์  $A_1$  และ  $A_2$  จะถูกต่อให้ทำงานเป็นวงจรตามแรงดันสัญญาณ เพื่อเปลี่ยนสัญญาณแรงดันให้เป็นสัญญาณกระแส  $I_{in}$  โดยที่  $I_{in} = V_{in}/R_C$  เมื่อ  $I_{in} < 0$  กระแสสัญญาณจุดเข้าจะถูกถ่ายทอดไปยังขาจ่ายไฟบวกของออปแอมป์  $A_1$  และเมื่อ  $I_{in} > 0$  กระแสสัญญาณจุดเข้าจะถูกถ่ายทอดไปยังขาจ่ายไฟบวกของออปแอมป์  $A_2$  ซึ่งความสัมพันธ์ของกระแส  $I_{in}, I_1, I_2$  และกระแสไบอัส  $I_S$  เป็นดังนี้

$$I_1 \cong I_1^+ + I_S + I_{A1} \quad (2.15)$$

$$I_2 \cong I_2^+ + I_S + I_{A2} \quad (2.16)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยที่  $I_1^+$  และ  $I_2^+$  คือกระแสคงที่ที่ใช้ในการไบอัสวงจร  
 $I_{A1}$  และ  $I_{A2}$  เป็นกระแสจุดออกของออปแอมป์  $A_1$  และ  $A_2$  ตามลำดับ  
 $I_S$  คือกระแสคงที่ที่ใช้ไบอัสภายในของออปแอมป์ที่ภาคจุดออก



รูปที่ 2.9 วงจรเรียงกระแสแบบเต็มคลื่นโดยใช้ออปแอมป์ 3 ตัว

ถ้าให้  $|I_{in}| \gg I_S$  แล้ว จะได้

$$I_{A1} = |I_{in}|, \quad I_{A2} = 0 \quad \text{เมื่อ } I_{in} < 0 \quad (2.17)$$

$$I_{A1} = 0, \quad I_{A2} = |I_{in}| \quad \text{เมื่อ } I_{in} > 0 \quad (2.18)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ใด ๆ การค้า  
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จะเห็นว่า ออปแอมป์  $A_1$  และ  $A_2$  จะสลับกันทำงาน ทำให้ได้สัญญาณจุดออกของออปแอมป์  $A_3$  เป็นคังสมการ

$$\begin{aligned} V_{02} &= -(V_{CC} - I_1 R_A)(R_f/R_1) - (V_{CC} - I_2 R_B)(R_f/R_2) + (V_{CC})R_f/R_3 \\ &= R_f V_{CC} \left\{ (1/R_3) - (1/R_2) - (1/R_1) \right\} + R_f \left\{ (I_1 R_A/R_1) + (I_2 R_B/R_2) \right\} \end{aligned} \quad (2.19)$$

แทนค่า  $I_1$  และ  $I_2$  จากสมการที่ (2.15) และสมการที่ (2.16) ลงในสมการที่ (2.19) จะได้

$$\begin{aligned} V_{02} &= R_f V_{CC} \left\{ (1/R_3) - (1/R_2) - (1/R_1) \right\} + R_f \left\{ (I_1^+ + I_S + I_{A1})(R_A/R_1) \right\} \\ &\quad + R_f \left\{ (I_2^+ + I_S + I_{A2})(R_B/R_2) \right\} \end{aligned} \quad (2.20)$$

ถ้ากำหนดให้

$$R_A = R_B, R_1 = R_2 = R$$

และออปแอมป์  $A_1$  และ  $A_2$  สมพงษ์กันทุกประการ นั่นคือ

$$I_1^+ = I_2^+ = I \quad \text{และ} \quad |I_{A1}| = |I_{A2}| = |V_{in}/R_C|$$

ดังนั้นจะได้สมการ

$$V_{02} = \left\{ 2(R_A R_f/R)(I_Q + I_S) - 2V_{CC}(R_f/R) + V_{CC}(R_f/R_3) \right\} + \frac{R_A R_f |V_{in}|}{(R_C R)} \quad (2.21)$$

จากสมการที่ (2.21) จะเห็นได้ว่า ในเทอมที่ 4 ที่ขีดเส้นใต้ซึ่งเป็นเทอมท้ายสุดของสมการคือสมการของวงจรเรียงกระแสแบบเต็มคลื่น ดังนั้นจึงต้องมีการกำจัดเทอมที่อยู่ในวงเล็บปีกกาทิ้ง เพื่อให้แรงดันดีซีมีค่าเป็นศูนย์โดยการปรับตัวต้านทาน  $R_3$  ให้มีค่าเท่ากับ  $(R/2)/\{1 - (R_A/V_{CC})(I + I_S)\}$  หรือประมาณ  $R/2$  ซึ่งวงจรนี้จะช่วยแก้ปัญหาที่เกิดขึ้นของวงจรที่ใช้ ออปแอมป์ 2 ตัวได้

อย่างไรก็ตามการออกแบบวงจรเรียงกระแสแบบเต็มคลื่นโดยใช้ออปแอมป์กับตัวต้านทานทั้ง 2 แบบ ยังมีข้อจำกัดอยู่มาก ซึ่งสามารถอธิบายเป็นข้อๆ ได้ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1. การกำหนดค่าตัวต้านทานต่างๆ ต้องมีความเหมาะสม เช่น ค่า  $R_C$  จะต้องกำหนดให้มีค่าต่ำๆ แต่ต้องไม่ต่ำมากเกินไป หรือการกำหนดค่าความต้านทาน  $R_1, R_2$  และ  $R_3$  ในวงจรแบบที่ใช้โอปแอมป์ 2 ตัว และค่าความต้านทาน  $R_1, R_2, R_f$  ในวงจรแบบที่ใช้โอปแอมป์ 3 ตัว เพื่อให่วงจรเรียงกระแสแบบเต็มคลื่นมีอัตราขยายที่เหมาะสม
2. ค่ากระแส  $|I_{in}|$  ที่ถูกถ่ายทอดมายังขาจ่ายกำลังไฟมีค่าสูง ดังนั้นจึงควรเลือกค่าความต้านทาน  $R_A$  และ  $R_B$  ให้มีค่าต่ำๆ
3. ในการปรับค่าแรงดันดีซีให้เป็นศูนย์ จะต้องเลือกค่าความต้านทานที่มีความเที่ยงตรงสูง หรือปรับค่าได้

สรุปว่าการออกแบบวงจรเรียงกระแสแบบเต็มคลื่น โดยใช้โอปแอมป์และตัวต้านทานทั้ง 2 แบบคือแบบที่ใช้โอปแอมป์ 2 ตัวต่อร่วมกับตัวต้านทาน และแบบที่ใช้โอปแอมป์ 3 ตัวต่อร่วมกับตัวต้านทาน เป็นการนำเสนอการสร้างวงจรเรียงกระแสแบบเต็มคลื่นโดยใช้หลักการใหม่ แต่ก็ยังมีข้อจำกัดค่อนข้างมาก โดยเฉพาะการกำหนดค่าความต้านทานของตัวต้านทานที่ใช้ในวงจรที่ต้องอาศัยการกำหนดค่าที่เหมาะสมมากหรือมีความเที่ยงตรงสูงมาก นอกจากนี้วงจรยังสามารถใช้งานได้ในช่วงปฏิบัติการที่ไม่กว้างมากนัก และการใช้โอปแอมป์ก็ยังมีผลตอบสนองทางความถี่ไม่สูงอีกด้วย เนื่องจากตัวโอปแอมป์เองมีค่าการตอบสนองทางความถี่ต่ำ

## 2.5 วงจรเรียงกระแสแบบเต็มคลื่นที่ใช้วงจรขยายคลาส AB

การออกแบบวงจรเรียงกระแสแบบเต็มคลื่นที่ใช้วงจรขยายคลาส AB [15] เป็นวงจรที่พัฒนาขึ้นมาใหม่ โดยมีการทำงานในโหมดของกระแส ซึ่งใช้หลักการของวงจรขยายคลาส AB ต่อร่วมกับวงจรสะท้อนกระแสแบบวิลสัน (Wilson Current Mirror) วงจรเรียงกระแสแบบเต็มคลื่นที่ใช้วงจรขยายคลาส AB แสดงไว้ดังรูปที่ 2.10 จากรูปวงจรจะประกอบด้วยทรานซิสเตอร์ 4 ตัวคือทรานซิสเตอร์  $Q_1, Q_2, Q_3$  และ  $Q_4$  ตามลำดับ ต่อร่วมกับวงจรสะท้อนกระแสที่มีอัตราการส่งผ่านกระแสเท่ากับหนึ่ง หลักการทำงานของวงจรอธิบายได้ดังนี้ เมื่อกำหนดให้กระแส  $I_1$  คือกระแสไบอัสที่ให้แก่ตัวทรานซิสเตอร์ และสมมุติให้ทรานซิสเตอร์ทุกตัวมีคุณสมบัติเหมือนกันทุกประการ เมื่อป้อนกระแสสัญญาณจุดเข้า  $I_{in}$  เข้ามาในวงจร จะทำให้ได้กระแส  $I_2$  และ  $I_3$  โดยที่สามารถเขียนเป็นสมการความสัมพันธ์ของ  $I_1, I_2, I_3$  และกระแสจุดเข้า  $I_{in}$  ได้ดังนี้

$$I_2 = \left\{ (I_{in}^2 + 4I_1^2)^{1/2} - I_{in} \right\} / 2 \quad (2.22)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ในการทำงานเดียวกันเมื่อป้อนกระแสจุดเข้า  $I_{in}$  ที่มีค่าน้อยกว่าศูนย์เข้าไปในวงจร จะได้สมการของกระแส  $I_2$  และ  $I_3$  เป็นดังนี้

$$I_2 \cong I_{in}$$

และ

(2.26)

$$I_3 \cong 0$$

จากสมการที่ (2.24) กระแสจุดออก  $I_o$  ได้จากการรวมกันของกระแส  $I_2$  และ  $I_3$  ดังนั้นสามารถเขียนสมการความสัมพันธ์ระหว่างกระแสจุดออก  $I_o$  และกระแสจุดเข้า  $I_{in}$  ได้ดังนี้

$$I_o = |I_{in}|$$

(2.27)

โดยกระแสจุดออก  $I_o$  ที่ได้นี้จะเป็กระแสแบบเต็มคลื่นของกระแสจุดเข้า  $I_{in}$

การออกแบบวงจรเรียงกระแสแบบเต็มคลื่นโดยใช้วงจรขยายคลาส AB นั้น มีข้อดีหลายประการเช่นวงจรมีขนาดเล็ก ใช้อุปกรณ์น้อย แต่ยังมีข้อจำกัดอยู่คือค่าของกระแสจุดเข้าคือ  $I_{in}$  จะต้องมีค่าสูงกว่ากระแสไบอัส  $I_1$  มาก ทำให้วงจรเรียงกระแสแบบเต็มคลื่นวิธีนี้ไม่สามารถใช้งานกับกระแสจุดเข้าที่มีขนาดเล็ก เพราะจะทำให้สัญญาณมีความผิดเพี้ยนไป โดยสามารถอธิบายจากสมการที่ (2.22) และสมการที่ (2.23) ที่เป็นสมการของกระแส  $I_2$  และ  $I_3$  ได้ดังนี้ [16]

$$I_2 = \left\{ (I_{in}^2 + 4I_1^2)^{1/2} - I_{in} \right\} / 2$$

และ

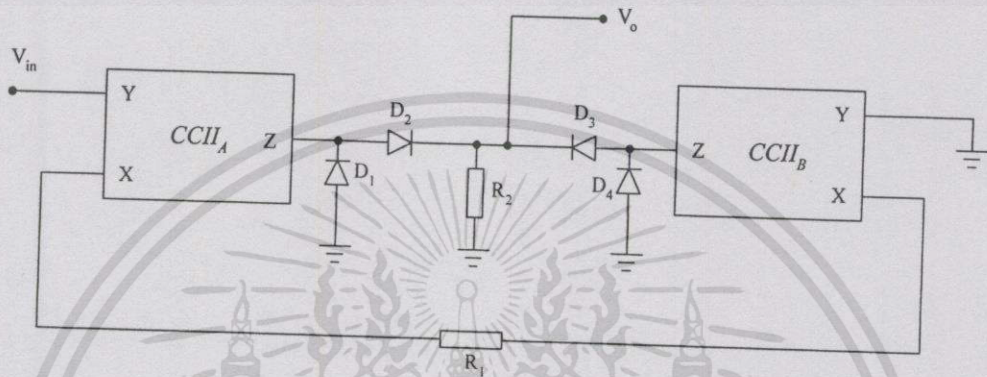
$$I_3 = \left\{ (I_{in}^2 + 4I_1^2)^{1/2} + I_{in} \right\} / 2$$

จากสมการจะเห็นว่าค่าของกระแส  $I_2$  และ  $I_3$  จะแปรผันตามค่าของกระแส  $I_{in}$  และ  $I_1$  โดยที่ค่าของกระแส  $I_1$  จะเป็นส่วนที่ทำให้สัญญาณกระแสแบบเต็มคลื่นที่ได้มีความผิดเพี้ยน ดังนั้นจึงต้องกำจัดค่ากระแส  $I_1$  ออกไป โดยการกำหนดให้กระแส  $I_1$  มีค่าน้อยมากๆ เมื่อเทียบกับค่า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กระแส  $I_{in}$  ทำให้ได้สัญญาณกระแสที่มีความผิดเพี้ยนต่ำลง ดังนั้นวงจรนี้จึงไม่เหมาะกับสัญญาณจุดเข้าที่มีขนาดเล็ก

## 2.6 วงจรเรียงกระแสแบบเต็มคลื่นที่ใช้วงจรสายพานกระแสและไดโอด



รูปที่ 2.11 วงจรเรียงกระแสแบบเต็มคลื่นที่ใช้วงจรสายพานกระแสกับไดโอด

จากรูปที่ 2.11 แสดงวงจรเรียงกระแสแบบเต็มคลื่นโดยใช้คุณสมบัติของวงจรสายพานกระแส [17] ซึ่งใช้จำนวน 2 ตัวคือ  $CCII_A$  และ  $CCII_B$  ต่อกับไดโอด และแหล่งจ่ายไฟกระแสตรง โดยวงจรสายพานกระแสทั้งสองจะทำหน้าที่แปลงแรงดันให้เป็นกระแสได้ดีกว่า ออปแอมป์ เนื่องจากวงจรสายพานกระแสเป็นอุปกรณ์ที่มีค่าความต้านทานต่ำใกล้เคียงกับกราวด์ (ground) มีขา X เป็นกระแสจุดเข้าหรือแรงดันจุดออก มีขา Y จะเป็นแรงดันจุดเข้าที่มีค่าความต้านทานขาเข้าสูง และขา Z จะเป็นจุดออกของวงจรสายพานกระแสที่อยู่ในรูปของกระแส นอกจากนี้วงจรสายพานกระแสยังเป็นอุปกรณ์ที่มีช่วงปฏิบัติการทางความถี่ที่กว้างมากถึง 100MHz หลักการทำงานของวงจรสามารถอธิบายได้ดังนี้ เมื่อป้อนแรงดันจุดเข้าที่มีค่ามากกว่า ศูนย์ ( $V_{in} > 0$ ) เข้าที่ขา Y หรือขาจุดเข้าของวงจรสายพานกระแส  $CCII_A$  จะทำให้เกิดกระแสไหลออกจากขา Z ซึ่งเป็นขาจุดออกของวงจรสายพานกระแส  $CCII_A$  โดยจะมีขนาดเท่ากับ  $V_{in}/R_1$  และจะไหลผ่านเข้าไปที่ขา Z ทำให้ไดโอด  $D_4$  และ  $D_2$  ทำงาน และจากการที่ไดโอด  $D_2$  ทำงาน กระแสจากขา Z ของวงจรสายพานกระแส  $CCII_A$  จะไหลผ่านไปยังตัวต้านทาน  $R_2$  และกำหนดให้  $R_1=R_2$  ทำให้แรงดันจุดออก  $V_o=V_{in}$  ในทำนองเดียวกันเมื่อแรงดันจุดเข้าที่มีค่าน้อยกว่าศูนย์ ( $V_{in} < 0$ ) ไดโอด  $D_3$  และ  $D_1$  จะทำงาน กระแสจุดออกของวงจรสายพานกระแส  $CCII_B$  จะไหลผ่านไปยังตัวต้านทาน  $R_2$  ทำให้ได้แรงดันจุดออก  $V_o=-V_{in}$  ซึ่งสามารถนำมาเขียนเป็นสมการได้ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

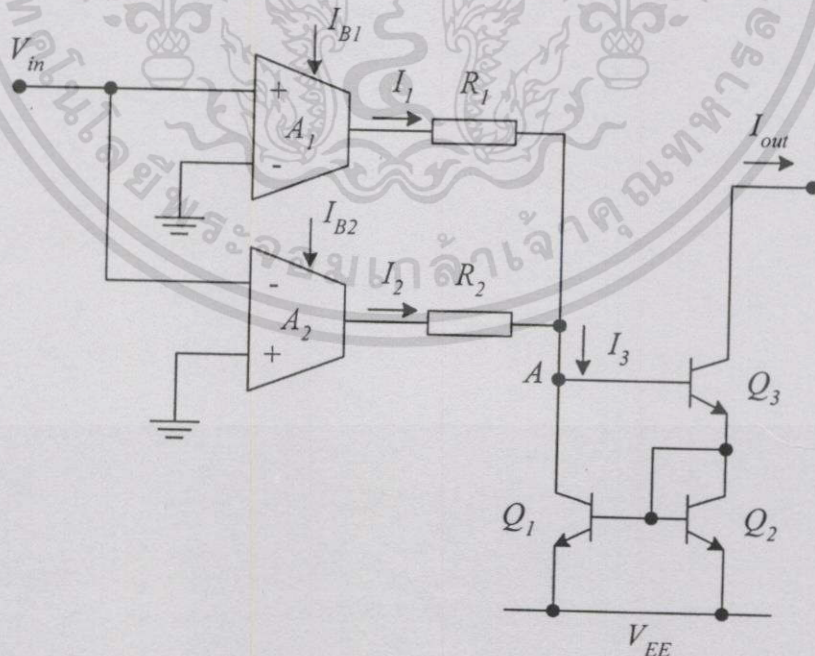
$$V_o = \begin{cases} -V_{in} & \text{เมื่อ } V_{in} < 0 \\ V_{in} & \text{เมื่อ } V_{in} > 0 \end{cases} \quad (2.28)$$

จากการออกแบบวงจรเรียงกระแสแบบเต็มคลื่นโดยใช้วงจรสายพานกระแสดังที่กล่าวไว้นั้นมีข้อดีคือ มีช่วงปฏิบัติการทางความถี่ที่กว้าง แต่อย่างไรก็ตามการออกแบบวงจรเรียงกระแสแบบเต็มคลื่นด้วยวิธีนี้จะเกิดช่วงเวลาหน่วงที่เกิดจากไดโอด ทำให้เกิดความผิดเพี้ยนของสัญญาณในช่วงตัดผ่านศูนย์ และต้องใช้วงจรสายพานกระแสถึง 2 ชุด ซึ่งเป็นการสิ้นเปลือง

### 2.7 วงจรเรียงกระแสแบบเต็มคลื่นที่ใช้วงจรขยายความนำหรือโอทีเอ

ในหัวข้อนี้จะเป็นการกล่าวถึง การออกแบบวงจรเรียงกระแสแบบเต็มคลื่นที่ใช้โอทีเอต่อร่วมกับตัวต้านทานและวงจรสะท้อนกระแสแบบวิลสัน [18] โดยได้นำเสนอการออกแบบวงจรเรียงกระแสแบบเต็มคลื่นไว้ 2 แบบ คือ วงจรเรียงกระแสแบบเต็มคลื่นโดยใช้วงจรขยายความนำแบบพื้นฐาน และวงจรเรียงกระแสแบบเต็มคลื่นโดยใช้วงจรขยายความนำที่มีการชดเชยอุณหภูมิ

#### 2.7.1 หลักการของวงจรเรียงกระแสแบบเต็มคลื่นโดยใช้โอทีเอแบบพื้นฐาน



รูปที่ 2.12 วงจรเรียงกระแสแบบเต็มคลื่นโดยใช้วงจรขยายความนำแบบพื้นฐาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 2.12 แสดงวงจรเรียงกระแสแบบเต็มคลื่นสำหรับสัญญาณขนาดเล็กโดยใช้ ไอทีเอแบบพื้นฐาน วงจรประกอบด้วยไอทีเอ 2 ตัว คือ  $A_1$  และ  $A_2$  วงจรสะท้อนกระแสแบบ วิตสันซึ่งประกอบด้วยทรานส์ซิสเตอร์ 3 ตัว คือ ทรานส์ซิสเตอร์  $Q_1, Q_2$  และ  $Q_3$  ตามลำดับ ที่ทำหน้าที่สะท้อนกระแส โดยมีอัตราการส่งผ่านกระแสเท่ากับหนึ่ง และตัวต้านทาน 2 ตัว คือ  $R_1$  และ  $R_2$  ที่มีค่าสูง การทำงานของวงจรสามารถอธิบายได้ดังนี้ กำหนดให้ค่าความนำ ( $g_m$ ) ของไอทีเอ  $A_1$  และ  $A_2$  มีค่าเท่ากัน และ  $V_{in}$  คือสัญญาณแรงดันจุดเข้าที่ให้กับวงจร

เมื่อป้อนแรงดัน  $V_{in}$  ที่มีค่ามากกว่าศูนย์เข้าไปในวงจร โดยแรงดันจะถูกป้อนเข้าที่ ขา (+) ของไอทีเอ  $A_1$  และที่ขา (-) ของไอทีเอ  $A_2$  จะเป็นผลทำให้เกิดกระแส  $I_1$  ไหลออก ผ่านตัวต้านทาน  $R_1$  มายังจุด A และเกิดกระแส  $I_2$  ไหลเข้าที่จุดออกของไอทีเอ  $A_2$  ซึ่งค่าของกระแส  $I_1$  และ  $I_2$  เป็นดังสมการ

$$I_1 = g_{m1} V_{in} \quad \text{เมื่อ } V_{in} > 0 \quad (2.29)$$

$$= \frac{I_{B1}}{2V_T} V_{in}$$

และ

$$I_2 = -g_{m2} V_{in} \quad \text{เมื่อ } V_{in} > 0 \quad (2.30)$$

$$= -\frac{I_{B2}}{2V_T} V_{in}$$

ในทางตรงกันข้ามเมื่อป้อนแรงดัน  $V_{in}$  ที่มีค่าน้อยกว่าศูนย์ สมการของกระแส  $I_1$  และ  $I_2$  จะเป็นดังนี้

$$I_1 = -g_{m1} V_{in} \quad \text{เมื่อ } V_{in} < 0 \quad (2.31)$$

$$= -\frac{I_{B1}}{2V_T} V_{in}$$

และ

$$\begin{aligned}
 I_2 &= g_{m2} V_{in} \\
 &= \frac{I_{B2}}{2V_T} V_{in} \quad \text{เมื่อ } V_{in} < 0
 \end{aligned} \tag{2.32}$$

เมื่อ  $V_{in} > 0$  กระแส  $I_1$  จะไหลออกจากจุดออกของโอทีเอ  $A_1$  และกระแส  $I_2$  จะไหลเข้ามายังจุดออกของโอทีเอ  $A_2$  แต่เนื่องจากวงจรสะท้อนกระแส  $Q_1$  ถึง  $Q_3$  ต่ออ้างอิงกับแหล่งจ่ายไฟ  $V_{EE}$  เป็นผลให้แรงดันที่จุด  $A$  มีค่าเท่ากับ  $2V_{BE} + V_{EE}$  ประกอบกับตัวต้านทาน  $R_2$  มีค่าสูง เป็นผลให้แรงดันที่จุดออกของโอทีเอ  $A_2$  มีค่าเป็นแรงดันลบที่ใกล้เคียงกับ  $V_{EE}$  ซึ่งจะทำให้ วงจรสะท้อนกระแสภาคจุดออกภายในโอทีเอ  $A_2$  ทำงานในช่วงอิ่มตัว (Saturate) และกระแส  $I_2$  มีค่าเข้าใกล้ศูนย์

ในทำนองเดียวกันเมื่อ  $V_{in} < 0$  กระแส  $I_1$  จะไหลเข้ามายังจุดออกของโอทีเอ  $A_1$  และกระแส  $I_2$  จะไหลออกจากจุดออกของโอทีเอ  $A_2$  และเนื่องจากวงจรสะท้อนกระแส  $Q_1$  ถึง  $Q_3$  ต่ออ้างอิงกับแหล่งจ่ายไฟ  $V_{EE}$  เป็นผลให้แรงดันที่จุด  $A$  มีค่าเท่ากับ  $2V_{BE} + V_{EE}$  ประกอบกับตัวต้านทาน  $R_1$  มีค่าสูง จึงเป็นผลให้แรงดันที่จุดออกของโอทีเอ  $A_1$  มีค่าเป็นแรงดันลบที่ใกล้เคียงกับ  $V_{EE}$  ซึ่งจะทำให้วงจรสะท้อนกระแสภาคจุดออกภายในโอทีเอ  $A_1$  ทำงานในช่วงอิ่มตัวและกระแส  $I_1$  มีค่าเข้าใกล้ศูนย์ ดังนั้นสมการของกระแส  $I_1$  และ  $I_2$  สามารถเขียนใหม่ได้ดังนี้

$$I_1 = \begin{cases} g_{m1} V_{in} = \left( \frac{I_{B1}}{2V_T} \right) V_{in} & \text{เมื่อ } V_{in} > 0 \\ 0 & \text{เมื่อ } V_{in} < 0 \end{cases} \tag{2.33}$$

$$I_2 = \begin{cases} 0 & \text{เมื่อ } V_{in} > 0 \\ g_{m2} V_{in} = \left( \frac{I_{B2}}{2V_T} \right) V_{in} & \text{เมื่อ } V_{in} < 0 \end{cases} \tag{2.34}$$

กระแส  $I_1$  และ  $I_2$  จะไหลไปรวมกันยังจุด A ทำให้ได้กระแส  $I_3$  มีขนาดเท่ากับกระแส  $I_1 + I_2$  โดยกระแส  $I_3$  นี้จะถูกวางจรสะท้อนกระแส  $Q_1$  ถึง  $Q_3$  ซึ่งมีอัตราการส่งผ่านเท่ากับหนึ่งส่งผ่านไปเป็นกระแสจุดออก  $I_{out}$  จะได้ความสัมพันธ์ของกระแสดังนี้

$$\begin{aligned} I_{out} &= -I_3 \\ &= -(I_1 + I_2) \end{aligned} \quad (2.35)$$

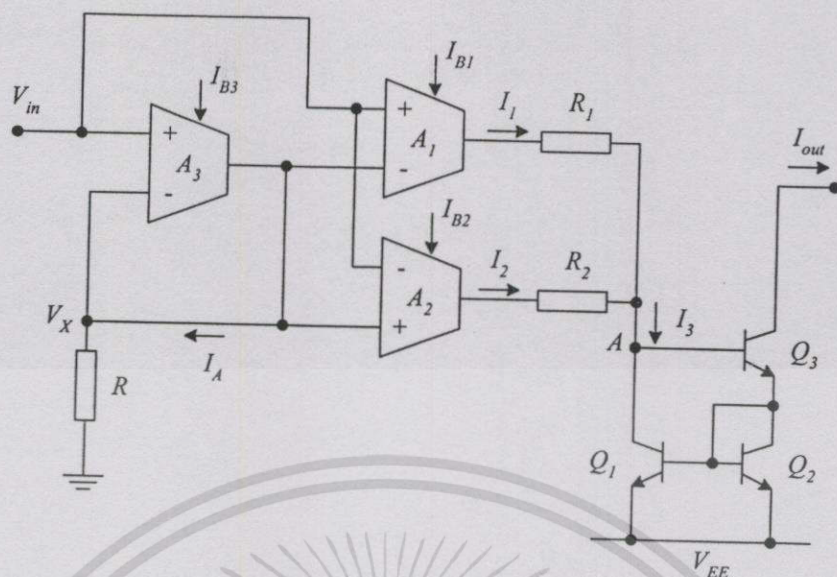
จากสมการที่ (2.33) สมการที่ (2.34) สมการที่ (2.35) และจากที่กำหนดให้ กระแสไบอัสของโอทีเอ  $A_1$  และ  $A_2$  มีค่าเท่ากัน คือ  $I_{B1} = I_{B2} = I_B$  ดังนั้นจะได้ว่า

$$\begin{aligned} I_{out} &= -g_m |V_{in}| \\ &= -\frac{I_B}{2V_T} |V_{in}| \end{aligned} \quad (2.36)$$

ดังนั้น กระแสจุดออก  $I_{out}$  ที่ได้จะเป็นการเรียงกระแสแบบเต็มคลื่นของแรงดันจุดเข้า  $V_{in}$  และจากสมการที่ (2.36) ที่ได้จะเห็นว่า ค่า  $V_T$  ในสมการคือผลของศักดาความร้อนที่เกิดขึ้นของตัวโอทีเอ ซึ่งมีผลต่อกระแสจุดออกที่ได้

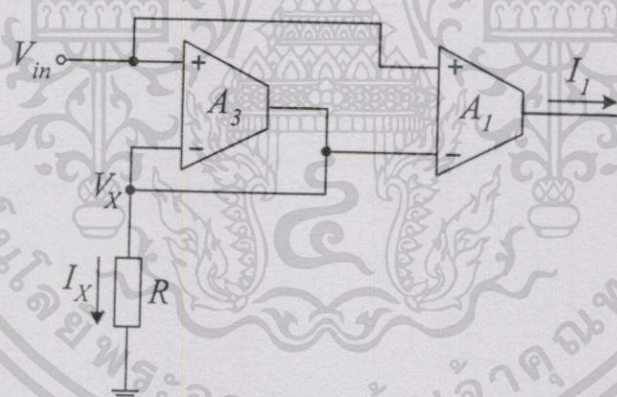
### 2.7.2 วงจรเรียงกระแสแบบเต็มคลื่นโดยใช้โอทีเอแบบที่มีการชดเชยผลของอุณหภูมิ

จากรูปที่ 2.13 แสดงวงจรเรียงกระแสแบบเต็มคลื่นสำหรับสัญญาณขนาดเล็กโดยใช้โอทีเอเป็นการนำหลักการของวงจรเปลี่ยนแรงดันเป็นกระแสและวงจรเรียงกระแสแบบเต็มคลื่นขนาดเล็กแบบพื้นฐานมาใช้ร่วมกัน เพื่อให้ได้วงจรเรียงกระแสแบบเต็มคลื่นที่มีช่วงปฏิบัติการทางสัญญาณเข้าที่กว้างขึ้น และชดเชยผลของศักดาความร้อนที่เกิดขึ้นในภายในวงจร ซึ่งเป็นตัวแปรหนึ่งที่ทำให้วงจรมีความผิดเพี้ยน การทำงานของวงจรอธิบายได้ดังนี้ เมื่อป้อนแรงดันจุดเข้า  $V_{in}$  เข้าไปในวงจร จะเป็นผลให้เกิดกระแส  $I_1$  และ  $I_2$  ที่จุดออกของโอทีเอ  $A_1$  และ  $A_2$  ตามลำดับ



รูปที่ 2.13 วงจรเรียงกระแสแบบเต็มคลื่นโดยใช้โอทีเอทีที่มีการชดเชยอุณหภูมิ

พิจารณาความสัมพันธ์ระหว่างกระแส  $I_1$  กับแรงดันจุดเข้า  $V_{in}$  ได้จากรูปที่ 2.14



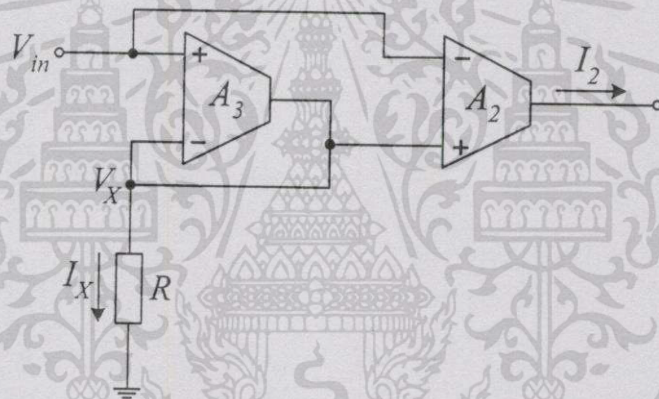
รูปที่ 2.14 ความสัมพันธ์ระหว่างกระแส  $I_1$  กับแรงดันจุดเข้า  $V_{in}$

จากรูปที่ 2.14 ที่แสดงความสัมพันธ์ระหว่างกระแส  $I_1$  กับแรงดันจุดเข้า  $V_{in}$  ซึ่งก็คือ วงจรเปลี่ยนแรงดันเป็นกระแส โดยความสัมพันธ์ของกระแส  $I_1$  กับแรงดันจุดเข้า  $V_{in}$  สามารถหา ได้ดังนี้ ถ้า  $V_{in} > 0$  โอทีเอ  $A_1$  จะจ่ายกระแส  $I_1$  โดยมีทิศทางไหลออกจากจุดออกของโอทีเอ  $A_1$  ในทางตรงกันข้ามถ้า  $V_{in} < 0$  จะเกิดกระแส  $I_1$  ไหลเข้าที่จุดออกของโอทีเอ  $A_1$  ดังเขียนเป็น สมการความสัมพันธ์ได้ดังนี้

$$I_1 = \begin{cases} \frac{I_{B1}}{I_{B3}} \left( \frac{V_{in}}{R} \right) & \text{เมื่อ } V_{in} > 0 \\ -\frac{I_{B1}}{I_{B3}} \left( \frac{V_{in}}{R} \right) & \text{เมื่อ } V_{in} < 0 \end{cases} \quad (2.37)$$

โดยที่  $I_{B1}$  และ  $I_{B3}$  คือกระแสไบอัสของโอทีเอ  $A_1$  และ  $A_3$  ตามลำดับ

ในทำนองเดียวกันเมื่อสลับขา (+) และขา (-) ของโอทีเอ  $A_1$  ดังแสดงในรูปที่ 2.15



รูปที่ 2.15 ความสัมพันธ์ระหว่างกระแส  $I_2$  กับแรงดันจุดเข้า  $V_{in}$

จากรูปที่ 2.15 แสดงความสัมพันธ์ระหว่างกระแส  $I_2$  กับแรงดันจุดเข้า  $V_{in}$  ความสัมพันธ์ของ  $I_2$  กับแรงดันจุดเข้า  $V_{in}$  สามารถหาได้ดังนี้ ถ้า  $V_{in} > 0$  จะเกิดกระแส  $I_2$  ไหลเข้าที่จุดออกของโอทีเอ  $A_2$  ในทางตรงกันข้ามถ้า  $V_{in} < 0$  โอทีเอ  $A_2$  จะจ่ายกระแส  $I_2$  โดยมีทิศทางไหลออกจากจุดออกของโอทีเอ  $A_2$  ซึ่งเขียนเป็นสมการความสัมพันธ์ได้ดังนี้

$$I_2 = \begin{cases} -\frac{I_{B2}}{I_{B3}} \left( \frac{V_{in}}{R} \right) & \text{เมื่อ } V_{in} > 0 \\ \frac{I_{B2}}{I_{B3}} \left( \frac{V_{in}}{R} \right) & \text{เมื่อ } V_{in} < 0 \end{cases} \quad (2.38)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยที่  $I_{B2}$  และ  $I_{B3}$  คือกระแสไบอัสของโหนด  $A_2$  และ  $A_3$  ตามลำดับ

จากสมการที่ (2.37) และสมการที่ (2.38) จะเห็นว่ากระแส  $I_1$  และ  $I_2$  ได้ชดเชยผลของศักดาความร้อนที่เกิดขึ้นในวงจรเรียงกระแสแบบเต็มคลื่นที่เกิดขึ้นในสมการที่ (2.36) ไปแล้ว ดังนั้นเมื่อพิจารณากระแสจุดออก  $I_{out}$  ของวงจรเรียงกระแสแบบเต็มคลื่นตามหลักการของวงจรเรียงกระแสสำหรับสัญญาณขนาดเล็กแบบพื้นฐานดังที่กล่าวมาแล้วข้างต้น ทำให้ได้สมการความสัมพันธ์ระหว่างกระแสจุดออก  $I_{out}$  กับแรงดันจุดเข้า  $V_{in}$  ที่ป้อนเข้าไป โดยกำหนดให้ค่ากระแสไบอัสของโหนด  $A_1$  และ  $A_2$  มีค่าเท่ากัน คือ  $I_{B1} = I_{B2} = I_B$  ดังนี้

$$I_o = -(I_1 + I_2) \quad (2.39)$$

$$= -\frac{I_B}{I_{B3}R} |V_{in}|$$

ดังนั้นจะได้กระแสจุดออก  $I_{out}$  ตามสมการที่ (2.39) เป็นการเรียงกระแสแบบเต็มคลื่นของแรงดันที่จุดเข้า  $V_{in}$  ซึ่งสามารถนำมาเขียนเป็นสมการใหม่ได้ดังนี้

$$I_{out} = \frac{A_i}{R} |V_{in}| \quad (2.40)$$

โดยที่  $A_i$  คืออัตราขยายกระแสที่สามารถแปรค่าได้โดยการเปลี่ยนอัตราส่วนของกระแสไบอัส  $I_{B1}$  และ  $I_{B3}$  และจากสมการ (2.40) จะเห็นว่าค่าศักดาความร้อนที่เกิดขึ้นของตัวโหนดเอทีเอทีที่มีผลต่อการทำงานของวงจร ได้ถูกชดเชยไป

จากการออกแบบวงจรเรียงกระแสแบบเต็มคลื่น โดยใช้วงจรขยายความนำหรือโหนดเอทีเอทีที่กล่าวไว้ข้างต้นมีข้อดีคือวงจรมีเสถียรภาพทางอุณหภูมิที่ดี และมีช่วงปฏิบัติงานที่กว้าง แต่อย่างไรก็ตามการออกแบบวงจรเรียงกระแสแบบเต็มคลื่นด้วยวิธีนี้มีผลตอบสนองทางความถี่ที่ค่อนข้างแคบ โดยผลตอบสนองทางความถี่จะขึ้นอยู่กับวงจรขยายความนำเป็นหลัก

## 2.8 บทสรุป

ในบทนี้จะเป็นการกล่าวถึง วงจรเรียงกระแสแบบเต็มคลื่นทั่วไป ซึ่งสามารถสรุปถึงข้อดี ข้อเสียของการสร้างวงจรเรียงกระแสแบบเต็มคลื่นด้วยวิธีการต่างๆ ดังที่กล่าวมาข้างต้น ได้ดังนี้

1. การออกแบบวงจรเรียงกระแสแบบเต็มคลื่นแบบพื้นฐานที่ใช้ออปแอมป์ต่อร่วมกับ ไดโอดและตัวต้านทาน มีข้อดีที่ว่าสามารถออกแบบใช้งานได้ง่าย แต่ยังมีจำกัดที่ว่าวงจรมีความผิดเพี้ยนของสัญญาณค่อนข้างมาก และผลตอบสนองทางความถี่ที่แคบ
2. การออกแบบวงจรเรียงกระแสแบบเต็มคลื่นโดยใช้วงจรขยายคลาส B ต่อร่วมกับ ออปแอมป์ ข้อดีคือสามารถเพิ่มอัตราขยายของสัญญาณจุดออกได้ง่าย และสามารถลดผลของ ช่วงหน่วงเวลาของไดโอดลงได้ แค่ลดได้ไม่มาก เป็นผลให้ความแม่นยำในการทำงานของวงจร ไม่สูงมากนัก ดังนั้นจึงทำให้เกิดความผิดเพี้ยนของสัญญาณในช่วงสัญญาณตัดผ่านศูนย์ นอกจากนี้ วงจรยังสามารถใช้งานได้ในช่วงความถี่ที่ไม่สูงมากนัก อันเนื่องมาจากตัวออปแอมป์มีค่าแบนด์วิดท์ที่ต่ำ
3. การออกแบบวงจรเรียงกระแสแบบเต็มคลื่นโดยใช้ออปแอมป์ต่อร่วมกับ ตัวต้านทานการสร้างกระแสแบบเต็มคลื่นด้วยวิธีนี้มีข้อจำกัดที่การใช้ตัวต้านทานภายในวงจรคือจะต้องเลือกตัวต้านทานให้มีค่าเหมาะสมมีความเที่ยงตรงสูงมาก เพื่อให้ได้สัญญาณที่มีความผิดเพี้ยนต่ำ อีกทั้งวงจรยังสามารถใช้งานได้ในช่วงความถี่ที่ไม่สูงมากนัก
4. การออกแบบวงจรเรียงกระแสแบบเต็มคลื่นที่ใช้วงจรขยายคลาส AB ข้อดีของการสร้างด้วยวิธีนี้คือใช้อุปกรณ์น้อย ทำให้วงจรมีขนาดเล็ก แต่ยังมีข้อจำกัดคือค่าของกระแสจุดเข้า ต้องมีค่าสูงกว่าค่ากระแสไอส์มาทๆ ทำให้ไม่สามารถใช้งานกับกระแสสัญญาณจุดเข้าที่มีขนาดเล็กได้ ดังนั้นการสร้างวงจรด้วยวิธีนี้จึงไม่เหมาะกับสัญญาณขนาดเล็ก
5. การออกแบบวงจรเรียงกระแสแบบเต็มคลื่นโดยใช้วงจรขยายพานกระแสต่อร่วมกับ ไดโอดและแหล่งจ่ายไฟกระแสตรง การออกแบบวิธีนี้มีข้อดีที่มีการทำงานที่เร็วคือสามารถลด ช่วงเวลาหน่วงลงไปได้มาก และวงจรยังมีช่วงปฏิบัติการทางความถี่ที่กว้างมาก แต่อย่างไรก็ตาม การสร้างวงจรจะต้องใช้วงจรขยายพานกระแสถึงสองชุด ซึ่งเป็นการสิ้นเปลือง
6. การออกแบบวงจรเรียงกระแสแบบเต็มคลื่นโดยใช้วงจรขยายความนำหรือ โอทีเอ็นั้น มีข้อดีคือวงจรมีเสถียรภาพทางอุณหภูมิที่ดี และมีช่วงปฏิบัติการที่กว้าง แต่อย่างไรก็ตาม การออกแบบวงจรเรียงกระแสแบบเต็มคลื่นด้วยวิธีนี้ยังมีสัญญาณจุดเข้าอยู่ในรูปของแรงดัน และเป็นการใช้อุปกรณ์ที่เป็นเทคโนโลยีประเภทไบโพลาร์ทรานซิสเตอร์เพียงอย่างเดียว

## บทที่ 3

# ความเป็นมาและทฤษฎีการทำงานของมอสเฟต

### 3.1 ความเป็นมาและวิวัฒนาการของมอสเฟต [19] - [20]

ปัจจุบันมอสเฟต (Metal-Oxide Semiconductor Field Effect Transistor: MOSFET) หรือมอส (MOS) ได้รับความนิยมอย่างมาก เนื่องจากมีลักษณะรูปแบบพื้นฐานโครงสร้างเข้าใจได้ง่าย และข้อได้เปรียบอื่นๆ อีกหลากหลายประการเมื่อเปรียบเทียบกับไบโพลาร์ทรานซิสเตอร์ จึงทำให้เริ่มมีความสนใจในขบวนการผลิตมอสมากขึ้นเป็นลำดับ

ตามวารสารสิ่งตีพิมพ์ที่เคอร์รายงานไว้พบว่า ผู้ซึ่งพยายามที่จะทำให้ทรานซิสเตอร์มีการทำงานโดยผลของสนามไฟฟ้าเป็นครั้งแรกโดย J.E. Lilienfeld [21] ในปี ค.ศ. 1930 หลังจากนั้น O. Held [22] ได้เปิดเผยการค้นพบนี้อย่างชัดเจน ปี ค.ศ. 1935 และการทำงานเป็นครั้งแรกของสิ่งประดิษฐ์ที่มีรูปแบบเป็นยูนิโพลาร์ (Unipolar) หรือการทำให้ทรานซิสเตอร์มีการทำงานโดยผลของสนามหรือเฟต (Field Effect Transistor: FET) ซึ่งถูกพัฒนาในห้องแล็บ Bell – Telephone โดย J. Bardeen W.H. Brattian [23] ในปี ค.ศ. 1948 ก็สำเร็จขึ้น และจากการสังเกตของนักวิทยาศาสตร์เท่าที่ผ่านมาซึ่งได้ศึกษากับผลของการที่จะพยายามทำให้กระแสซึ่งไหลผ่านจุดเชื่อมต่อ (Contact) ซึ่งกันบนเจอร์มาเนียม (Germanium) ให้เบาบางลง การค้นคว้านี้เป็นแนวทางในการพัฒนาหาจุดเชื่อมต่อบนทรานซิสเตอร์ แต่ก็เป็นเพียงการที่สามารถใช้ผลของสนามในการควบคุมได้เล็กน้อยเท่านั้น แต่กระแสยังสามารถไหลผ่านได้เป็นส่วนใหญ่ ซึ่งทำให้หนทางในการที่จะพัฒนาเป็นไปสู่มอสเฟต ต้องหยุดชะงักลงเกือบทั้งสิ้น

ในปี ค.ศ. 1952 W. Shockley [24] ได้อธิบายถึงการทำงานของเจฟต (Junction FET) จากการควบคุมจากขั้วไฟฟ้าให้เกิดไบอัสย้อนกลับที่จุดเชื่อมต่อ (Reverse-Bias Junction) เป็นผลสำเร็จ ภายหลังจากเจฟตได้ถูกสร้างขึ้นและทดสอบตามรูปแบบของ G.C. Dacey และ I.M. Ross [25] ซึ่งเป็นผู้ซึ่งได้ทำการวิเคราะห์และคิดวิธีแสดงออกในรูปสมการของเฟต ปฏิบัติต่อจนเป็นผลสำเร็จในปี ค.ศ. 1953 แต่อย่างไรก็ตาม ในสมัยแรกๆ ความพยายามในการที่ประดิษฐ์มอสเฟตยังไม่ประสบความสำเร็จเพราะเนื่องจากว่าขาดการควบคุมที่ดี

ความก้าวหน้าทางวิทยาศาสตร์ครั้งสำคัญ ในขบวนการของสารกึ่งตัวนำเกิดขึ้นในปี ค.ศ. 1960 ด้วยการพัฒนาขบวนการของซิลิคอนพลาเนอร์ (Silicon Planar) และมอสเฟตถูกสร้างและเริ่มใช้งานเป็นครั้งแรกโดย D. Kahang และ M.M. Atalla [26] หลังจากนั้นมอสเฟตก็เริ่มเข้ามามีบทบาทแทนหลอดสุญญากาศ (Vacuum Tube) ซึ่งในขณะนั้นมีราคาแพงมาก หรือใช้ไบโพลาร์

ทรานซิสเตอร์ และในปี ค.ศ. 1964 มอสเฟตสามารถผลิตเป็นวงจรรูปหรือไอซีได้ง่ายขึ้น กระทั่งราวปี ค.ศ. 1967 ความนิยมของมอสเฟตได้รับความสนใจมากขึ้นเป็นลำดับถึงปัจจุบัน การพัฒนาสามารถก้าวไปสู่ความสามารถที่จะลดขนาดของมอสเฟตให้มีขนาดเล็กลงมาก ๆ กระทั่งสามารถสร้างให้มีดีไวซ์ (Device) ได้มากถึงหลายแสนตัวต่อชิพ (Chip) นั้นๆ ได้ ซึ่งเป็นลักษณะของวงจรรวมขนาดใหญ่ หรือ VLSI

### 3.2 เปรียบเทียบข้อดีและข้อเสียระหว่างมอสเฟตกับไบโพลาร์ทรานซิสเตอร์ [27] - [28]

#### 3.2.1 ข้อดีของมอสเฟตเมื่อเปรียบเทียบกับไบโพลาร์ทรานซิสเตอร์

1. ต้องการขั้นตอนการผลิตประมาณร้อยละ 25 เมื่อเทียบกับขบวนการสร้างไบโพลาร์ทรานซิสเตอร์ ก็เนื่องจากการออกแบบสร้างมอสเฟต มีโครงสร้างและขบวนการที่ง่าย ทำให้ใช้ต้นทุนในการผลิตต่ำ
2. สิ่งประดิษฐ์ถูกสร้างขึ้นได้มากกว่าและสามารถบรรจุหรือถูกใส่ไปในพื้นที่ที่จำกัดได้ในปริมาณมาก และปัจจุบันเหมาะสมที่จะทำเป็นวงจรรวมขนาดใหญ่
3. ขาเดรน (Drain) และขาซอท (Source) ของมอส สามารถสลับแทนที่กันได้ ซึ่งการทำงานยังคงไม่เปลี่ยนแปลงมากนักเพราะเนื่องจากรวมมีความสมมาตร (Bilaterally Symmetric) แตกต่างกับไบโพลาร์ทรานซิสเตอร์ที่ไม่สามารถจะสลับระหว่างขาอิมิตเตอร์ (Emitter) กับขาคอลเลคเตอร์ (Collector) ได้ เพราะจะทำให้อัตราขยายลดลงอย่างมาก
4. กระแสที่ไหลในมอสเฟตเป็นกระแสของพาหะชนิดเดียว คือ โฮล (Hole) หรืออิเล็กตรอน (Electron) ซึ่งโฮลเป็นกระแสพาหะในมอสชนิดพีหรือพีมอส (PMOS) ส่วนอิเล็กตรอนเป็นกระแสพาหะในมอสชนิดเอ็นหรือเอ็นมอส (NMOS) ดังนั้นจึงเรียกสิ่งประดิษฐ์นี้ว่า ยูนิโพลาร์ (Unipolar) ซึ่งแตกต่างจากไบโพลาร์ทรานซิสเตอร์ เช่น ทรานซิสเตอร์ชนิดเอ็นพีเอ็น (NPN) จะมีอิเล็กตรอนเป็นกระแสของพาหะส่วนใหญ่ (Majority Carrier) และมีโฮลเป็นกระแสพาหะส่วนน้อย (Minority Carrier) เกิดขึ้นพร้อมกัน
5. ความต้านทานจุดเข้ามีค่าสูง (High-Input Impedance) เนื่องจากว่าขาเกต (Gate) ซึ่งเป็นด้านจุดเข้ามีซิลิคอนไดออกไซด์ ( $\text{SiO}_2$ ) เป็นฉนวนกั้นกระแสตรงหรือกระแสค้ำ ดังนั้นความต้านทานจุดเข้าจึงมีค่ามากกว่า  $10^{14} \Omega$  หรือประมาณ  $10^{15} \Omega$  ณ อุณหภูมิห้อง

6. เนื่องจากความต้านทานจุดเข้ามีค่าสูงนี้เองทำให้มอสเฟต จึงมีการทำงานโดยการใช่แรงดันควบคุม (Voltage-Controlled) ซึ่งต่างจากไบโพลาร์ทรานซิสเตอร์ ซึ่งมีการทำงานโดยส่วนมากใช้กระแสควบคุม (Current-Controlled)

7. เนื่องจากมอสเฟตมีการทำงานโดยใช้แรงดันควบคุม จึงทำให้สามารถขับ (Drive) มอสเฟตตัวอื่นๆ ได้มีจำนวนมากซึ่งมีค่าแฟนเอาต์สูง (High Fan-out) และมีอัตราสูญเสียกำลังจุดเข้าเกิดขึ้นมีค่าต่ำมาก

8. ไม่เกิดการวิ่งของความร้อน (Thermal Runway) ภายในมอสเฟต อันเนื่องมาจากผลของอุณหภูมิที่เพิ่มขึ้นน้อยมาก นั่นคือถ้าอุณหภูมิมีค่าเพิ่มขึ้น กระแสที่ไหลผ่านมอสจะมีค่าค่อนข้างคงที่ จึงไม่เกิดการเสียหายเนื่องจากผลของความร้อนต่างจากไบโพลาร์ทรานซิสเตอร์คือ เมื่ออุณหภูมิเพิ่มขึ้น จะทำให้มีกระแสไหลเพิ่มขึ้น ผลอันนี้เองจะทำงานทรานซิสเตอร์ที่ใช้งานที่กระแสสูงๆ จึงต้องมีวัสดุคอยป้องกันการไหลเกินของกระแส เพื่อไม่ให้ทรานซิสเตอร์เสียหาย ซึ่งในมอสไม่จำเป็นต้องมีวงจรป้องกัน

9. ค่าแรงดันวิกฤต (Threshold Voltage) หรือ  $V_T$  ของมอส สามารถเปลี่ยนแปลงได้จากการให้การไบอัสที่แรงดันซอสกับฐานรอง (Source-Bulk Voltage) หรือ  $V_{SB}$

10. การใช้งานมอสเฟต ใช้งานกำลังต่ำซึ่งเป็นผลให้ถูกรบกวนทางไฟฟ้าที่เกิดขึ้นต่ำไปด้วย

### 3.2.2 ข้อเสียของมอสเฟตเมื่อเปรียบเทียบกับไบโพลาร์ทรานซิสเตอร์

1. ไม่สามารถทำงาน โดยการ ใช้กระแสควบคุมได้
2. มีการทำงานที่ก้ำกึ่งต่ำ (Low Power) หรือทนต่อการใช้งานที่ก้ำกึ่งสูงๆ ไม่ได้
3. มีความเร็วในการทำงานที่ต่ำกว่าไบโพลาร์ทรานซิสเตอร์ เนื่องจากมีค่าความจุทางด้านจุดเข้าที่สูง ซึ่งเป็นข้อจำกัดการใช้งานทางด้านความถี่สูง แต่ในปัจจุบันได้มีการใช้เทคนิคในการสร้าง โดยเพิ่มขึ้นซิลิคอนเข้าไประหว่างเกตออกไซด์ เพื่อช่วยลดค่าความจุที่เกททำให้มีการทำงานเร็วขึ้น

4. ค่าของความนำหรือทรานส์คอนดักแตนซ์ (Transconductance) หรือ  $g_m$  มีค่าต่ำ

5. ในการจับหรือสัมผัสมอส จะต้องใช้ความระมัดระวังเป็นพิเศษ เนื่องจากผลของไฟฟ้าสถิตย์อาจทำให้ชั้นซิลิคอนไดออกไซด์ที่บางเกิดความเสียหายได้ ซึ่งความเสียหายนี้จะเกิดขึ้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ระหว่างเกทกับแชนแนล ดังนั้นจึงต้องมีการจัดทางให้ไฟฟ้าสถิตย์ลงกราวด์เสีย หรือมอสบางตัวจะมีการใส่ซีเนอร์ไดโอดระหว่างเกทกับซอทอีกทีหนึ่ง เพื่อช่วยป้องกันอุปกรณ์ที่อาจจะเกิดความเสียหายอันเนื่องมาจากแรงดันทรานส์เซียนท์ (Transient Voltage) จากการจับต้องวงจรขึ้นได้

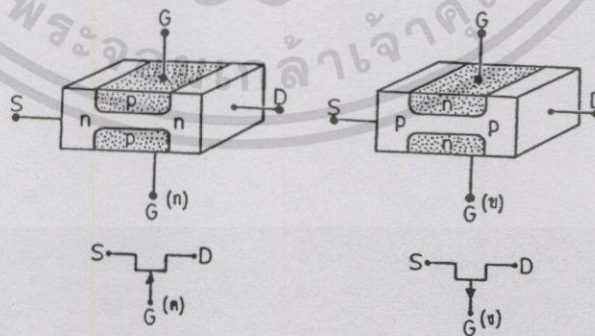
6. สมการที่ใช้วิเคราะห์การทำงานของมอสเฟต มีความยุ่งยากมากกว่าสมการของไบโพลาร์ทรานซิสเตอร์ อีกทั้งมอสเฟต ยังมีหลายระดับ (Level) การทำงานอีกด้วย ดังเช่น ในโปรแกรมสำเร็จรูป SPICE รุ่น SPICE 2G.6 แบ่งการทำงานของมอสเฟตเป็น 3 ระดับ คือ LEVEL1, LEVEL 2 และ LEVEL 3 ซึ่งจะกล่าวในรายละเอียดต่อไป

### 3.3 การจำแนกประเภทของเฟต

เฟตเป็นทรานซิสเตอร์ชนิดหนึ่งที่มีการทำงานโดยอาศัยผลของสนามไฟฟ้ามาควบคุมการไหลของประจุพาหะที่เป็นโฮลหรืออิเล็กตรอนเป็นผลให้เกิดกระแสเกิดขึ้น ซึ่งการทำงานของเฟต ดังกล่าวมีลักษณะคล้ายคลึงกับการทำงานของหลอดสูญญากาศมาก เฟตเป็นสิ่งประดิษฐ์จากสารกึ่งตัวนำ สามารถแบ่งออกได้เป็น 2 พวกใหญ่ๆ คือ เจเฟต และ อิกเฟต (Insulated Gate FET: IGFET) บางครั้งอาจเรียกว่า มอสเฟต หรือเรียกสั้นๆ ว่า มอส ซึ่งในแต่ละพวกก็มีรายละเอียดดังต่อไปนี้

#### 3.3.1 เจเฟต

มีด้วยกัน 2 ชนิดคือ เอ็น-แชนแนล (N-channel) และพี-แชนแนล (P-channel) ดังรูปที่ 3.1



รูปที่ 3.1 โครงสร้างและสัญลักษณ์ของเจเฟต

(ก) เอ็น-แชนแนล

(ข) พี-แชนแนล

(ค) สัญลักษณ์ของเอ็น-แชนแนล

(ง) สัญลักษณ์ของพี-แชนแนล

เจฟเฟตชนิดเอ็น-แซนแนล ประกอบด้วยแท่งซิลิคอนชนิดเอ็น โดยปลายทั้งสองข้างของแท่งซิลิคอนชนิดเอ็น โดยปลายทั้งสองข้างของแท่งซิลิคอนต่ออยู่กับขาของซอสและเดรน ส่วนขาเกทนั้นต่ออยู่กับซิลิคอนชนิดพี ซึ่งถูกแพร่เข้าไปในแต่ละด้านหรือโคโรบของแท่งซิลิคอนชนิดเอ็น ดังแสดงในรูปที่ 3.1(ก) ในการไบอัสเจฟเฟตชนิดนี้ จะต่อสัคย์บวกเข้ากับขาเดรน ขณะที่ขาซอทจะต่ออยู่กับสัคย์ที่ต่ำกว่าขาเดรนหรือสัคย์ที่เป็นลบ ถ้าให้ไบอัสย้อนกลับที่ขาเกท หมายถึงให้แรงดันเข้ากับเกทเป็นลบเมื่อเทียบกับซอทหรือ  $V_{GS}$  มีค่าเป็นลบ กระแสที่ไหลผ่านขาเดรน  $I_D$  จะมีค่าลดลง ถ้าแรงดันที่เกทกับซอส  $V_{GS}$  ยิ่งเป็นลบมาก กระแสเดรน  $I_D$  ก็จะลดลงมาก ดังนั้นกระแสเดรน  $I_D$  จะมีค่าสูงที่สุดที่  $V_{GS} = 0$  ซึ่งกระแสเดรน  $I_D$  ในขณะนี้จะเรียกว่า  $I_{DSS}$  ส่วนค่าแรงดันที่เกทกับซอส  $V_{GS}$  ที่จะให้กระแสเดรน  $I_D$  มีค่าลดลงจนเป็นศูนย์จะเรียกแรงดันขณะนั้นว่า แรงดันพินช์ออฟ (Pinch Off Voltage) หรือ  $V_p$  ดังรูปที่ 3.2 สำหรับเจฟเฟตชนิดพี-แซนแนลก็มีลักษณะการทำงานเช่นเดียวกับเจฟเฟตชนิดเอ็น-แซนแนล แต่ว่าการไบอัสแรงดันทั้งหมดตรงกันข้ามหรือกลับทางกัน และการไหลของกระแสเดรน  $I_D$  ของเจฟเฟตชนิดนี้จะเป็นการไหลของกระแสโฮลแทนการไหลของกระแสอิเล็กตรอน ดังนั้นความสัมพันธ์ระหว่างกระแสเดรน  $I_D$  กับแรงดันที่เกทกับซอส  $V_{GS}$  ของเจฟเฟต มีค่าดังสมการที่ W. Shockley เสนอไว้เมื่อปี ค.ศ. 1952 ดังต่อไปนี้

$$I_D = I_{DSS} \left(1 - V_{GS}/V_p\right)^2 \quad (3.1)$$

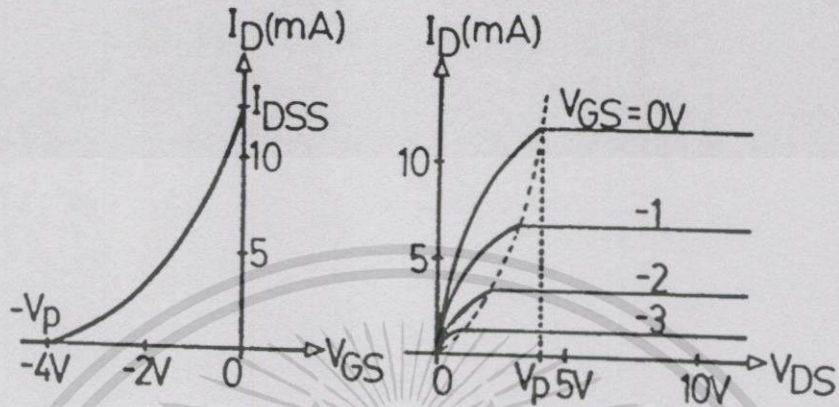
และมี

$$V_{GS} = V_p \left[1 - (I_D/I_{DSS})^{1/2}\right] \quad (3.2)$$

โดยที่	$I_D$	คือ	กระแสเดรน (Drain Current)	(amp)
	$V_{GS}$	คือ	แรงดันที่เกทกับซอส (Gate-Source Voltage)	(volt)
	$I_{DSS}$	คือ	กระแสเดรนในสถานะอิ่มตัว (Drain Saturation Current)	(amp)
	$V_p$	คือ	แรงดันพินช์ออฟ	(volt)

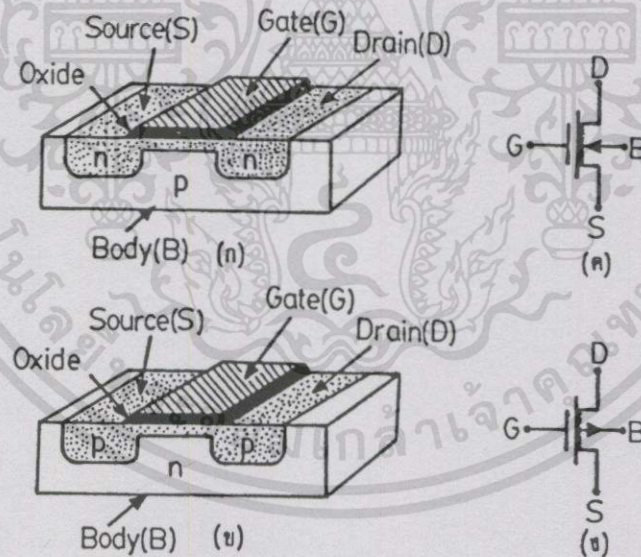
ในการไบอัสเจฟเฟต แรงดันที่ให้ระหว่างขาเกทกับซอทจะต้องได้รับไบอัสย้อนกลับอยู่ตลอดเวลาจึงจะใช้งานได้ ด้วยเหตุผลนี้เองจึงทำให้ เจฟเฟตมีค่าอิมพีแดนซ์จุดเข้าสูงและยังผลให้เกิดกระแสรั่ว (Leakage Current) ขึ้นที่รอยต่อพี-เอ็นออกมายังเกทมีค่าเป็น  $I_{GSS}$  มีค่าน้อยมากเช่นกัน

ตรงกันข้ามถ้าเจฟท์ได้รับการไบอัสตรง (Forward Bias) ที่เท่ากับขอส เจฟท์จะไม่สามารถควบคุมกระแสเดรนได้



รูปที่ 3.2 คุณลักษณะของกระแสเดรนสำหรับเจฟท์ชนิดเอ็น-แชนแนล

3.3.2 มอสเฟต

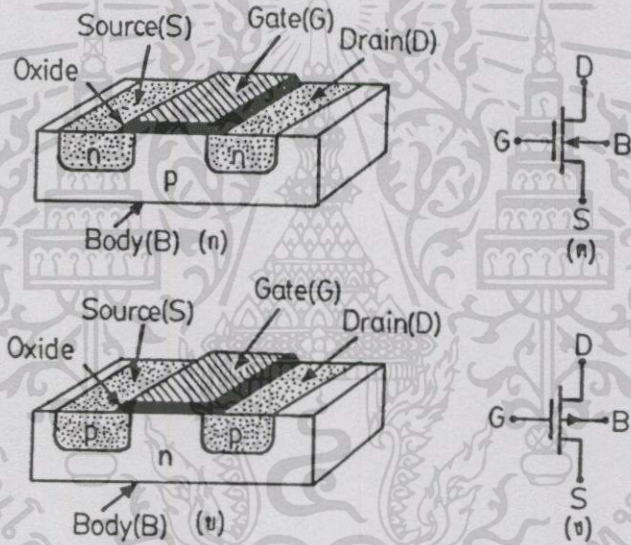


รูปที่ 3.3 โครงสร้างและสัญลักษณ์ของมอสเฟตแบบดีเฟลทซ์-โหมด

- (ก) เอ็น-แชนแนล
- (ค) สัญลักษณ์ของเอ็น-แชนแนล
- (ข) พี-แชนแนล
- (ง) สัญลักษณ์ของพี-แชนแนล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เป็นเฟทชนิดหนึ่งที่มีชั้นซิลิคอน ไดออกไซด์บางๆ กั้นอยู่ระหว่างขั้วโลหะของเกตกับเนื้อสารกึ่งตัวนำ มอสเฟทมีคุณสมบัติเหนือกว่าเจเฟทตรงที่มีอิมพีแดนซ์จุดเข้าที่สูงกว่า ดังนั้นกระแสเกตจึงมีการรั่วไหลต่ำมากประมาณ 10pA มอสเฟทมีขบวนการสร้างไม่ยุ่งยากเหมือนกับไบโพลาร์ทรานซิสเตอร์ เนื่องจากการแพร่สารเจือปนลงในผลึกสารกึ่งตัวนำเพียงครั้งเดียวเท่านั้น ซึ่งคล้ายกับขบวนการสร้างไดโอด ต่างกับไบโพลาร์ทรานซิสเตอร์ที่ต้องการการแพร่สารเจือปนถึง 2 ครั้ง มอสเฟทถูกแบ่งออกเป็น 2 แบบ จากลักษณะการเกิดแชนแนล ขึ้นอยู่กับว่าสิ่งประคิษฐ์นั้น นำกระแส (Depletion) หรือไม่นำกระแส (Enhancement) ขณะเมื่อมีไบอัสเป็นศูนย์ ได้แก่ แบบดีเฟลทชั่น-โหมด (Depletion-Mode) และเอ็นฮานเม้นท์-โหมด (Enhancement-Mode) และในแต่ละแบบต่างก็แบ่งออกเป็น 2 ชนิดด้วยกันอีกคือ ชนิดเอ็น-แชนแนล และชนิดพี-แชนแนล ดังแสดงในรูปที่ 3.3 และรูปที่ 3.4 ตามลำดับ



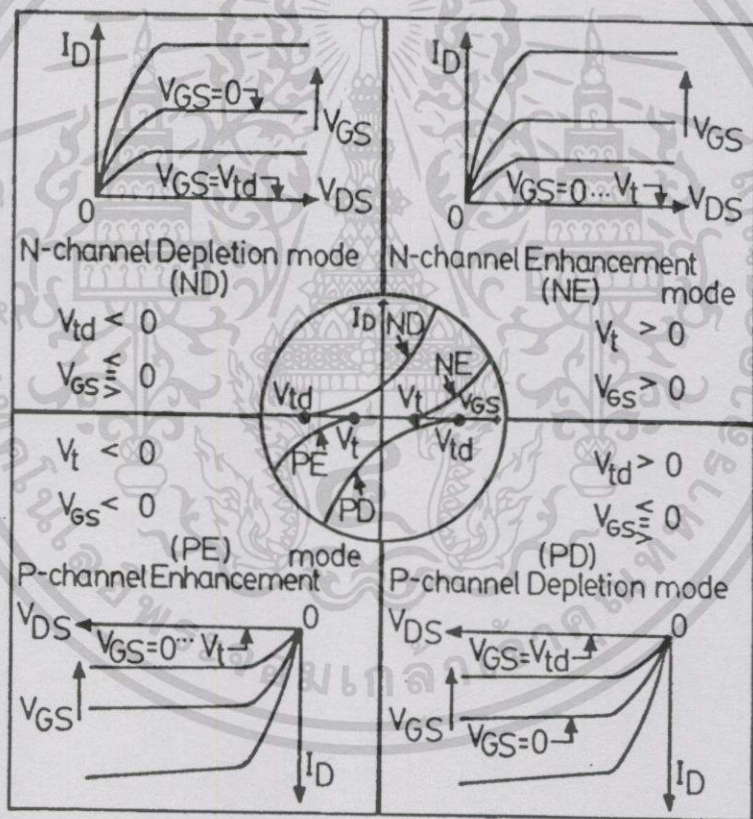
รูปที่ 3.4 โครงสร้างและสัญลักษณ์ของมอสเฟทแบบเอ็นฮานเม้นท์-โหมด

- (ก) เอ็น-แชนแนล
- (ค) สัญลักษณ์ของเอ็น-แชนแนล
- (ข) พี-แชนแนล
- (ง) สัญลักษณ์ของพี-แชนแนล

มอสเฟทแบบดีเฟลทชั่น-โหมด ชนิดเอ็น-แชนแนล นี้ประกอบด้วยปลายอิเล็กโทรดเกรนและซอสที่มีปลายทั้งสองข้างต่ออยู่กับสารกึ่งตัวนำชนิดเดียวกันซึ่งเป็นชนิดเอ็นบางๆ ที่ต่อถึงกันในลักษณะของแชนแนล ซึ่งว่าบนผิวหน้าของฐานรอง (Substrate) ชนิดพี จากนั้นจึงวางอิเล็กโทรดเกตซึ่งเป็นโลหะเหนือย่านของแชนแนลชนิดเอ็นซึ่งกันด้วยฉนวนบางๆ ของซิลิคอนไดออกไซด์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

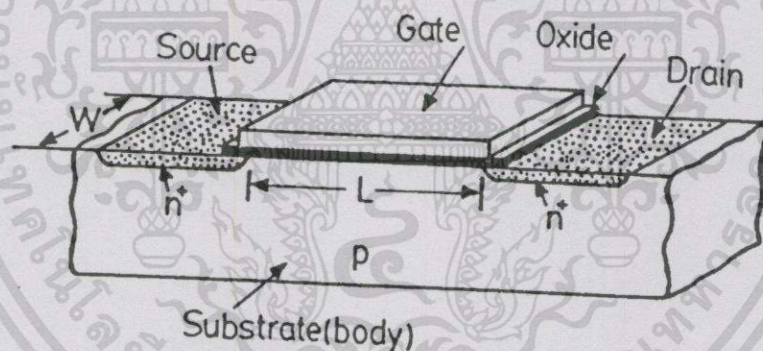
โดยมีค่าพิกันความต้านทาน (Resistivity) ประมาณ  $10^{15} \Omega$  ฉ อุณหภูมิห้อง ทำนองเดียวกันถ้าเปลี่ยนไปใช้ฐานรองที่เป็นชนิดเอ็นและมีแขนแนลที่ว่างอยู่บสผิวหน้าของฐานรองเป็นชนิดพี จะเรียกมอสเฟตชนิดนี้ว่าเป็นมอสเฟตแบบดีเฟลทชั้น-โหมค ชนิดพี-แขนแนล ดังแสดงในรูปที่ 3.3 ในการทำงานของมอสเฟตแบบดีเฟลทชั้น-โหมคนี้ สามารถทำงานในย่านดีเฟลทชั้นด้วยไบอัสย้อนกลับ ซึ่งมีการทำงานคล้ายกับเจเฟต และยังทำงานได้อีกในย่านเอ็นฮานเมนท์ด้วยการไบอัสตรง โดยมีแรงดันไบอัสเกตกับซอส  $V_{GS}$  ควบคุมการไหลของกระแสเดรน  $I_D$  ที่เกิดขึ้น ดังนั้นจะเห็นได้ว่ามอสเฟตชนิดนี้สามารถควบคุมการไหลของกระแสเดรนโดยการให้การไบอัสที่แรงดันเกตกับซอสหรือ  $V_{GS}$  ได้ทั้งการไบอัสย้อนกลับและการไบอัสตรง ดังแสดงคุณลักษณะสมบัติ (Characteristic Curve) ของกระแสเดรน  $I_D$  ในรูปที่ 3.5



รูปที่ 3.5 คุณลักษณะสมบัติของกระแสเดรนสำหรับมอสเฟตทั้ง 4 รูปแบบ

ส่วนมอสเฟตแบบเอ็นฮานเมนท์-โหมค ชนิดเอ็น-แขนแนล และพี-แขนแนล มีขบวนการสร้างเช่นเดียวกับมอสเฟตแบบดีเฟลทชั้น-โหมค ชนิดเอ็น-แขนแนล และพี-แขนแนล ตามลำดับทุกประการ แต่จะมีความแตกต่างกันเฉพาะในส่วนของการสร้างแขนแนลเท่านั้น ซึ่งมอสเฟตแบบเอ็นฮานเมนท์-โหมคนี้ จะมีส่วนปลายอิเล็กโทรเดรนและซอสทั้งสองข้างต่ออยู่กับสารกึ่งตัวนำ

ชนิดเดียวกันในลักษณะของแชนแนลซึ่งวางอยู่บนผิวหน้าของฐานรอง แต่แชนแนลดังกล่าวจะไม่ต่อถึงกันโดยที่มีระยะห่างหรือความยาวของแชนแนล (Channel Length) เกิดขึ้นเป็น  $L$  และมีความกว้างของแชนแนล (Channel Width) เกิดขึ้นเป็น  $W$  ดังแสดงในรูปที่ 3.6 ในการทำงานของมอสเฟตแบบเอ็นฮานสมেন্ট-โหมด สามารถทำงานได้เฉพาะย่านเอ็นฮานสมেন্টด้วยไบอัสตรงเท่านั้น ไม่สามารถทำงานในย่านของดีเพลทชันด้วยไบอัสย้อนกลับได้ เช่นในมอสเฟตชนิดเอ็น-แชนแนล เมื่อแรงดันเกตกับซอส  $V_{GS}$  มีค่าเป็นลบหรือศูนย์จะยังไม่มีกระแสครนเกิดขึ้น เพราะไม่มีทางผ่านกระแสจากครนไปซอส แต่หากเมื่อมีแรงดันบวกค่าหนึ่งป้อนเข้าที่เกต ยังผลทำให้เกิดแชนแนลขึ้นขนาดหนึ่ง ซึ่งทำให้เกิดกระแสครน  $I_D$  ไหลเกิดขึ้นจำนวนหนึ่ง และถ้าเพิ่มแรงดันเกตกับซอส  $V_{GS}$  มีค่าบวกมากขึ้น นั่นคือ แชนแนลจะโคขึ้นทำให้มีค่ากระแสครนไหลเพิ่มมากขึ้น ซึ่งการไหลของกระแสครนดังกล่าวจะเป็นการไหลของกระแสอิเล็กตรอน ส่วนมอสเฟตแบบเอ็นฮานสมেন্ট-โหมด ชนิดพี-แชนแนลนั้นมีการทำงานเช่นเดียวกับชนิดเอ็น-แชนแนล เพียงแต่ว่าแรงดันที่ให้ยังเกตและซอสจะต้องเป็นแรงดันที่ตรงกันข้ามและการไหลของกระแสครนดังกล่าวจะเป็นการไหลที่เกิดขึ้นของกระแสโฮล ดังแสดงคุณลักษณะสมบัติของกระแสครนในรูปที่ 3.5



รูปที่ 3.6 โครงสร้างและสัญลักษณ์ของมอสเฟตแบบเอ็นฮานสมেন্ট-โหมด ชนิดเอ็น-แชนแนล

ก่อนจะกล่าวถึงทฤษฎีการทำงานของมอสเฟต ซึ่งกล่าวถึงความสัมพันธ์ของกระแสครน  $I_D$  กับค่าแรงดันเกตกับซอส  $V_{GS}$  เพื่อใช้คำนวณเปรียบเทียบและอธิบายผลหรือปรากฏการณ์ที่เกิดขึ้นในวงจรที่ทำการออกแบบ ขอกล่าวถึงการเลือกใช้โมเดล (Model) การใช้มอสเฟตภายในโปรแกรมสำเร็จรูปชื่อ SPICE (Simulation Program with Integrated Circuit Emphasis) [28] - [29] เพื่อใช้ในการเลียนแบบ (Simulation) การทำงานของวงจรที่ออกแบบขึ้นให้เป็นไปตามทฤษฎีที่คำนวณไว้และให้ค่าที่เกิดขึ้นเป็นไปตามผลการทดลองมากที่สุด ดังนั้นในการเลือกเลียนแบบการทำงานของมอสเฟตนี้ใน SPICE รุ่น (Version) 2G หรือ SPICE 2G.6 ได้แบ่งรูปแบบระดับการทำงานเป็น 3 รูปแบบ คือ LEVEL1, LEVEL2 และ LEVEL3 กล่าวคือ

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ทางปัญญาและเพื่อใช้ประโยชน์ในการศึกษาวิจัยเท่านั้นไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LEVEL1 เป็นรูปแบบที่ใช้เลียนแบบการทำงานของมอสเฟต ซึ่งเป็นไปตามข้อกำหนดโมเดลของ H. Shichman และ D.A. Hodges [30] ซึ่งครอบคลุมการทำงานไปถึงโมเดลของ C.T. Sah [30] ด้วยเช่นกัน โมเดลนี้เป็นรูปแบบพื้นฐานที่สุด เหมาะสำหรับใช้กับแชนแนลที่มีความยาว  $L$  มากกว่า 10 ไมครอนขึ้นไป

LEVEL2 มีความแตกต่างจาก LEVEL1 คือ โมเดลนี้ออกแบบเพื่อปรับปรุงแก้ไขพฤติกรรมโดยเฉพาะอย่างยิ่งกับดีไวซ์ที่มีขนาดเล็ก ซึ่งมีความยาวของแชนแนล  $L$  น้อยกว่า 10 ไมครอน ซึ่งเป็นลักษณะของ Short Channel Effects ที่เกิดขึ้นในการพิจารณาใน 1 มิติ (One-Dimensional) หรือถ้าในการพิจารณาใน 2 มิติ (Two-Dimensional) จะคำนึงถึงผลของดีไวซ์ที่มีความกว้างของแชนแนล  $W$  น้อยกว่า 4 ไมครอน ซึ่งเป็นผลของ Narrow-Width Effect ที่เกิดขึ้นด้วย [33] - [34] จากผลกระทบกับดีไวซ์ที่มีขนาดเล็กดังที่กล่าวมา เป็นผลที่รวมเรียกว่า Second-Order Effects [35] - [36] ดังนั้นในการใช้ SPICE เลียนแบบการทำงานของมอสเฟตในวิทยานิพนธ์ฉบับนี้ วงจรที่ออกแบบขึ้นจากมอสเฟตทั้งหมดจะทำการเลียนแบบการทำงานด้วย LEVEL2 ทั้งสิ้น เพื่อที่จะได้กำหนดค่าอัตราส่วนของความกว้างของแชนแนล  $W$  ต่อความยาวของแชนแนล  $L$  หรืออัตราส่วน  $W/L$  ได้ และอีกประการหนึ่งใน LEVEL2 ที่แตกต่างไปจาก LEVEL1 คือวิธีการคำนวณการเปลี่ยนแปลงระหว่างรอยต่อของช่วงการนำกระแสอิ่มตัว (Saturated Region) และช่วงการนำกระแสไม่อิ่มตัว (Non-Saturation Region) หรือช่วงเชิงเส้น (Linear Region)

LEVEL3 เป็นโมเดลที่ออกแบบขึ้น จากการสังเกตพฤติกรรมหรือได้จากกึ่งระหว่างประสบการณ์กับการทดลอง (Semi-Empirical Model) หรือจากหลาย ๆ ประสบการณ์ต่าง ๆ ของพารามิเตอร์ เพื่อปรับปรุงแก้ไขค่าของพารามิเตอร์ต่างๆ ให้มีความเหมาะสม ใน LEVEL3 ได้มีการลดเวลาการคำนวณการเปลี่ยนแปลงระหว่างรอยต่อของช่วงการนำกระแสอิ่มตัวและช่วงการนำกระแสไม่อิ่มตัว

ดังนั้นความสัมพันธ์ระหว่างกระแสครน  $I_D$  กับค่าแรงดันเกตกับชอท  $V_{GS}$  และพารามิเตอร์ต่างๆ ของมอสเฟต ซึ่งถูกเสนอไว้เมื่อปี ค.ศ. 1964 โดย C.T. Sah ดังสมการที่ 3.3 นี้ บางครั้งเรียกสมการนี้ว่า Sah Equation ภายหลังจากนั้นในปี ค.ศ. 1968 H. Shichman และ D.A. Hodges ก็นำสมการนี้ไปสร้างเป็นโมเดลบรรจุลงในเครื่องคอมพิวเตอร์ เพื่อใช้ในการเลียนแบบการทำงานของมอสเฟต ซึ่งเป็นรูปแบบของ LEVEL1 ดังที่กล่าวมาข้างต้นชนิดเอ็น-แชนแนล ส่วนในกรณีของมอสเฟต ชนิดพี-แชนแนล ก็จะมีทิศทางของแรงดันเกตกับชอทและกระแสครนไปในทิศทางตรงกันข้ามกัน ดังนั้นสมการที่จะกล่าวต่อไปนี้ทั้งหมดจะยึดถือทิศทางแรงดันและการไหลของกระแสตามรูปแบบการไบอัสของมอสเฟตชนิดเอ็น-แชนแนล ทั้งสิ้น ดังนี้

$$I_D = (K' W/L) [(V_{GS} - V_T) \cdot V_{DS} - V_{DS}^2/2] \quad (3.3)$$

ซึ่งมีค่าของ

$$K' = \mu_o \cdot C_{OX} \quad (3.4)$$

$$C_{OX} = \epsilon_{OX}/T_{OX} \quad (3.5)$$

$$V_T = V_{TO} + \gamma \left[ (2|\phi_F| + V_{SB})^{1/2} - (2|\phi_F|)^{1/2} \right] \quad (3.6)$$

$$\gamma = (2q\epsilon_{Si} \cdot N_{SUB})^{1/2} / C_{OX} \quad (3.7)$$

$$\phi_F = (kT/q) \cdot \ln(N_{SUB}/n_i) \quad (3.8)$$

โดยที่

$I_D$  คือ กระแสเดรน (amp)

$V_{GS}$  คือ แรงดันที่เกตกับซอส (volt)

$V_{DS}$  คือ แรงดันที่เดรนกับซอส (Drain-Source Voltage) (volt)

$V_{SB}$  คือ แรงดันที่ซอสกับฐานรอง (volt)

$V_T$  คือ แรงดันไฟฟ้าวิกฤต (volt)

$V_{TO}$  คือ แรงดันไฟฟ้าวิกฤต ขณะ  $V_{SB}$  มีค่าเท่ากับศูนย์ (volt)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$\phi_F$	คือ	ศักยระดับพลังงานเฟอร์มิ (Bulk Potential)	(volt)
$W$	คือ	ความกว้างของเซนแนล	(meter)
$L$	คือ	ความยาวของเซนแนล	(meter)
$T_{OX}$	คือ	ความหนาชั้นออกไซด์ (Oxide Thickness)	(meter)
$\epsilon_{OX}$	คือ	ค่าคงที่ไดอิเล็กตริกของซิลิคอนไดออกไซด์ (Permittivity of $SiO_2$ )	(F/cm)
$\epsilon_{Si}$	คือ	ค่าคงที่ไดอิเล็กตริกของซิลิคอน (Permittivity of Silicon)	(F/cm)
$C_{OX}$	คือ	ความจุไฟฟ้าที่เกตออกไซด์ (Oxide Capacitance)	(F/cm <sup>2</sup> )
$\gamma$	คือ	Bulk Threshold Parameter	(volt <sup>1/2</sup> )
$q$	คือ	ประจุของอิเล็กตรอน (Electron Charge)	(C)
$T$	คือ	อุณหภูมิ (Temperature)	(K)
$k$	คือ	ค่าคงที่โบสมานน์ (Boltzmann's Constant)	(J/K)
$n_i$	คือ	จำนวนพาหะในอินทรินซิกซิลิคอน (Intrinsic Carrier Concentration)	(atom/cm <sup>3</sup> )
$N_{SUB}$	คือ	ความหนาแน่นของอะตอมสารเจือในฐานรอง (Substrate Doping Concentration)	(atom/cm <sup>3</sup> )
$K'$	คือ	ค่าพารามิเตอร์ของค่าความนำกระแส (Transconductance Parameter)	(amp/volt <sup>2</sup> )
$\mu_0$	คือ	สภาพความคล่องตัวของผิว (Surface Mobility)	(cm <sup>2</sup> /volt-sec)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในการจัดไบอัสการทำงานให้กับมอสเฟตนั้น สามารถแบ่งการพิจารณาการทำงานได้ออกเป็น 3 ขอบเขต (Region) ด้วยกัน ทั้งนี้ขึ้นอยู่กับค่าการเลือกพิจารณาจากค่าของ  $(V_{GS} - V_T)$  และค่า  $V_{DS}$  ซึ่งจะสามารถเขียนสมการแสดงความสัมพันธ์สำหรับสัญญาณขนาดใหญ่ (Large-Signal Model) ได้ดังต่อไปนี้

1. ช่วงที่มอสเฟตไม่นำกระแส (Cutoff Region) กล่าวคือ เนื่องจากแรงดันไฟฟ้าที่เกตกับซอต  $V_{GS}$  ไม่สามารถเอาชนะค่าของแรงดันวิกฤต  $V_T$  ได้ หรือ  $V_{GS}$  มีค่าน้อยกว่า  $V_T$  นั้นเอง จึงไม่สามารถทำให้เกิดมีกระแสเดรน  $I_D$  ไหลได้ ดังนั้น

$$I_D = 0 \quad \text{เมื่อ} \quad (V_{GS} - V_T) < 0 \quad (3.9)$$

2. ช่วงนำกระแสไม่อิ่มตัวหรือช่วงเชิงเส้น (Triode Region) กล่าวคือ เนื่องจากช่วงนี้จะไบอัสให้ค่าของแรงดันไฟฟ้าที่เดรนกับซอต  $V_{DS}$  มีค่าน้อยกว่าค่าของ  $(V_{GS} - V_T)$  มาก ดังนั้นในเทอมของ  $V_{DS}^2/2$  ในสมการที่ (3.3) จึงสามารถตัดทิ้งได้ เพราะมีค่าน้อยมาก ผลคือจะทำให้ค่าของกระแสเดรน  $I_D$  มีลักษณะเป็นเชิงเส้นกับค่าของแรงดัน  $V_{GS}$  ซึ่งจากลักษณะความเป็นเชิงเส้นดังกล่าว ทำให้ค่าความชัน (Slope) ที่เกิดขึ้นมีค่าเป็นความต้านทานซึ่งขึ้นอยู่กับค่าแรงดันไฟฟ้าที่เกตกับซอต  $V_{GS}$  ซึ่งเรียกลักษณะความต้านทานดังกล่าวนี้ว่า Voltage Control Resistance หรือ VCR ดังสมการที่ (3.12) ดังนั้นการออกแบบให้มอสเฟตทำงานเป็นแอคทีฟโหลด (Active Resistors Loads) หรือ สวิตช์ (Switch) ซึ่งค่าความต้านทานที่เกิดขึ้นต้องการให้มีค่าต่ำ จึงเลือกการไบอัสมอสเฟตให้ทำงานในช่วงนี้ ดังนั้น

$$I_D = (K'W/L)[(V_{GS} - V_T) \cdot V_{DS} - V_{DS}^2/2] \quad \text{เมื่อ} \quad 0 < V_{DS} < (V_{GS} - V_T) \quad (3.10)$$

จากสมการที่ (3.10) ถ้าไบอัสให้  $0 < V_{DS} \ll (V_{GS} - V_T)$  จะประมาณสมการได้เป็น

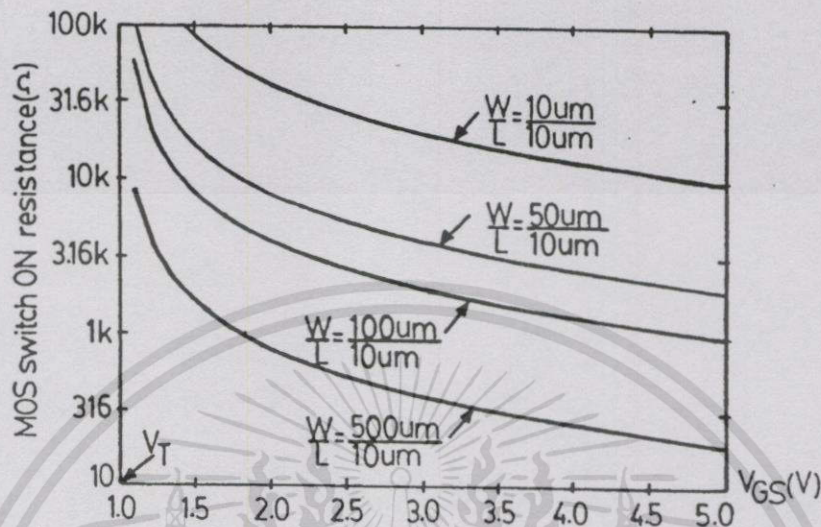
$$I_D = (K'W/L)[(V_{GS} - V_T) \cdot V_{DS}] \quad \text{เมื่อ} \quad 0 < V_{DS} \ll (V_{GS} - V_T) \quad (3.11)$$

ดังนั้น

$$V_{DS}/I_D = R_{ON} = L/[K'W \cdot (V_{GS} - V_T)] \quad (3.12)$$

จากสมการที่ (3.12) จะเห็นได้ว่า ถ้าต้องการให้ค่าของ  $R_{ON}$  มีค่าต่ำ ๆ กระทำได้โดยเพิ่มค่าแรงดันไฟฟ้าของ  $V_{GS}$  มาก ๆ และกำหนดให้อัตราส่วนของ  $W/L$  มีค่ามากด้วยเช่นกัน ในขณะที่ค่าแรงดันไฟฟ้าของ  $V_{DS}$  มีค่าน้อยๆ แต่มากกว่าศูนย์ ดังแสดงค่าของ  $R_{ON}$  ที่เกิดจากมอสเฟต

ชนิดเอ็น-แชนแนลหรือเอ็นมอส ด้วยขบวนการสร้างให้อัตราส่วนของ W/L มีค่าเป็น 10/10, 50/10, 100/10 และ 500 um/ 10 um ดังแสดงในรูปที่ 3.7



รูปที่ 3.7 แสดงค่าของ R<sub>ON</sub> (ON Resistance) สำหรับเอ็นมอส ด้วยการกำหนดให้อัตราส่วนของ W/L มีค่าเป็น 10/10, 50/10, 100/10 และ 500 um/ 10 um ตามลำดับ

3. ช่วงนำกระแสอิ่มตัว กล่าวคือ เนื่องจากช่วงนี้จะไบอัสให้ค่าของแรงดันไฟฟ้าที่เดรนกับซอส V<sub>DS</sub> มีค่ามากกว่าหรือเท่ากับ (V<sub>GS</sub> - V<sub>T</sub>) ทำให้เกิดปรากฏการณ์ที่เรียกว่า พินช์ออฟแชนแนล (Channel to Pinch Off) หรือ แรงดันอิ่มตัว (Saturation Voltage) สำหรับค่าแรงดันอิ่มตัวของมอสเฟตที่มีการทำงานในช่วงดังกล่าว จะมีค่าดังสมการที่ (3.13) ดังแสดงในรูปที่ 3.8

$$V_{DS(SAT)} = V_{GS} - V_T \tag{3.13}$$

จากสมการที่ (3.13) หรืออาจกล่าวได้ว่า

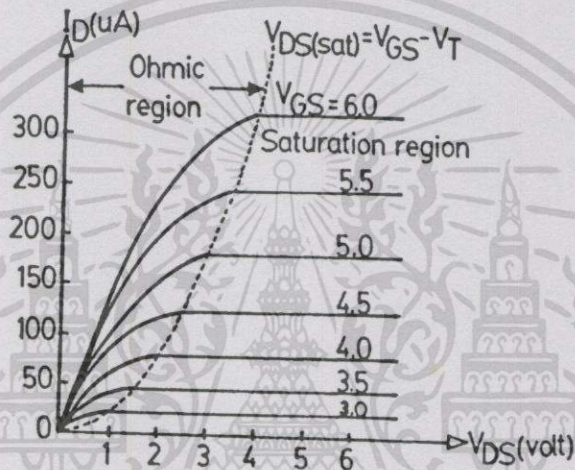
$$V_{DS(SAT)} = V_{DG(SAT)} + V_{GS} = V_{GS} - V_T \tag{3.14}$$

ดังนั้นพบอีกว่า

$$V_{DG(SAT)} = - V_T \tag{3.15}$$

ถ้าทำการแทนค่าสมการที่ (3.13) ลงในสมการที่ (3.3) แล้วจะพบว่าค่าของกระแส Drain  $I_D$  ที่เกิดขึ้นเป็นกระแสอิ่มตัว (Saturation Current) มีค่าคงที่ที่ไม่ขึ้นกับแรงดันไฟฟ้า  $V_{DS}$  แต่จะขึ้นกับค่าเฉพาะค่าของ  $(V_{GS} - V_T)^2$  ซึ่งสมการดังกล่าวเป็นไปตามคุณลักษณะที่เรียกว่า กฎของสมการกำลังสอง (Square-Law Characteristic of and MOS Transistor in Saturation) ดังสมการต่อไปนี้

$$I_D = (K'W/2L)(V_{GS} - V_T)^2 \quad \text{เมื่อ} \quad 0 < (V_{GS} - V_T) < V_{DS} \quad (3.16)$$

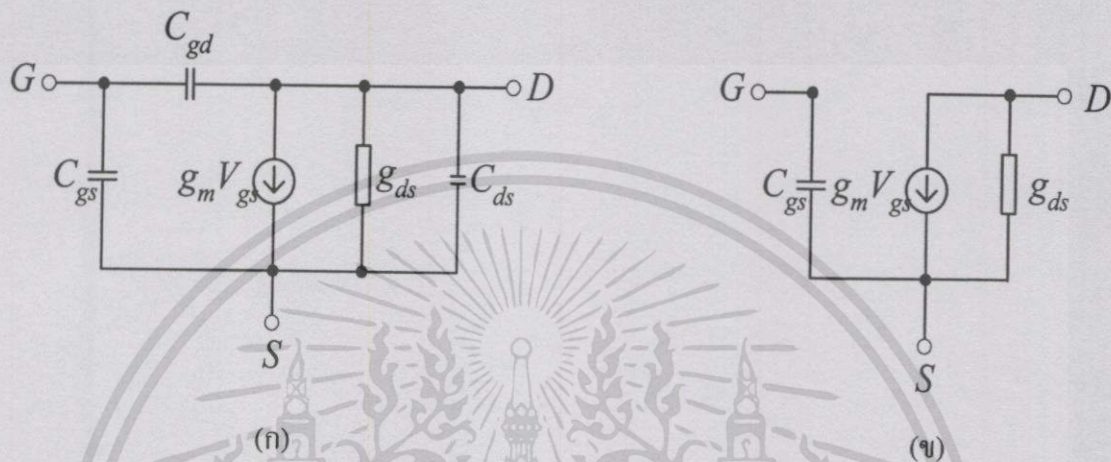


รูปที่ 3.8 คุณลักษณะของกระแส Drain สำหรับเอ็นมอส

มอสเฟทแบบเอ็นฮานสมันท์เป็นที่นิยมใช้กันอย่างแพร่หลายมากกว่าแบบดีเพลทชัน [36] และเป็นแบบที่ใช้ในวิทยานิพนธ์ฉบับนี้ ดังนั้นเพื่อความกระชับในการกล่าวอ้างคำว่า “มอสเฟท” ภายในวิทยานิพนธ์นี้จะหมายถึง “มอสเฟทแบบเอ็นฮานสมันท์”

สำหรับกรณีของสัญญาณขนาดเล็ก (Small Signal Model) วงจรเสมือนของมอสเฟทแสดงในรูปที่ 3.9(ก) ในการใช้งานของมอสเฟทในวิทยานิพนธ์ฉบับนี้จะกำหนดให้มอสเฟททำงานอยู่ในช่วงอิ่มตัว การทำงานของมอสเฟทในช่วงอิ่มตัวจะเป็นผลให้เกิดสถานะพินช์ออฟ (Pinch off) กล่าวคือแชนแนล (Channel) ซึ่งเป็นช่องทางเดินกระแสบริเวณปลายด้านขาเดรนแคบมากและศักดาที่ขาเดรนจะรบกวนต่อแชนแนลหรือประจุที่ขาเกตน้อยมาก จึงสามารถกล่าวได้ว่าค่าความจุระหว่างเกตกับเดรน  $C_{gd}$  เท่ากับศูนย์ ส่วน  $C_{ds}$  เป็นค่าความจุระหว่างเดรนกับซอส ซึ่งจะมีค่าน้อยและสามารถตัดทิ้งไปได้ เพื่อความสะดวกสำหรับการวิเคราะห์ด้วยมือจะพิจารณาเฉพาะค่าความจุระหว่างเกตกับซอส  $C_{gs}$  ซึ่งจะมีค่าประมาณ  $2/3 C'_{ox} WL$  [37] ดังนั้นวงจรเสมือนของ

มอสเฟตสามารถเขียนใหม่ได้ดังแสดงในรูปที่ 3.9(ข) สำหรับการพิจารณาค่าความต้านทานเนื่อง จากที่ขาเกตของมอสเฟตถูกคั่นด้วยฉนวน ดังนั้นค่าความต้านทานที่เกิดขึ้นระหว่างขาเกตกับซอส  $R_{gs}$  และขาเกตกับเดรน  $R_{gd}$  จึงมีค่าสูงมาก จะมีเฉพาะค่าความต้านทานระหว่างขาเดรนกับซอส  $R_{ds}$  เท่านั้น ซึ่งสามารถเขียนสมการแสดงความสัมพันธ์ของค่าพารามิเตอร์ต่างๆ ดังนี้คือ



รูปที่ 3.9 (ก) วงจรเสมือนของมอสเฟต  
(ข) วงจรเสมือนที่ใช้ในวิทยานิพนธ์นี้

$$g_m = \left. \frac{dI_D}{dV_{GS}} \right|_{V_{GS}=0} = \frac{\mu_n C_{ox} W}{L} (V_{GS} - V_{TH}) \tag{3.17}$$

จากสมการที่ (3.10) สามารถเขียนความสัมพันธ์ให้อยู่ในรูปของกระแสเดรนได้เป็น

$$g_m = \sqrt{\frac{2\mu_n C_{ox} W I_D}{L}} \tag{3.18}$$

สำหรับค่าความต้านทานระหว่างเดรนกับซอส คือ

$$r_{ds} = \frac{1}{g_{ds}} = \frac{1}{\lambda I_D} \tag{3.19}$$

เมื่อ  $\lambda$  คือ ค่าเชลแนลเลนซ์มอดูเรชันพารามิเตอร์ (Channel Length Modulation Parameter)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และค่าความจุไฟฟ้าระหว่างขาคัทกับซอส  $C_{gs}$  ของมอสเฟทที่มีการทำงานอยู่ในช่วงอิมตัวคือ

$$C_{gs} \cong 2/3 C'_{ox} WL \quad (3.20)$$

นอกจากการจำแนกประเภทการใช้งานมอสเฟทจะแบ่งออกเป็น 3 ช่วง จากการพิจารณา ค่า  $(V_{GS} - V_T)$  และค่า  $V_{DS}$  ซึ่งจะได้ค่ากระแสเดรนเท่ากับศูนย์เมื่อ  $V_{GS} \leq V_T$  และจะมีค่าเป็นไปตามสมการที่ (3.10) และ (3.16) เมื่อ  $V_{GS} > V_T$  แต่ตามความเป็นจริงแล้ว เมื่อค่า  $V_{GS}$  มีค่าเข้าใกล้  $V_T$  สมการแสดงคุณลักษณะระหว่างค่ากระแสเดรนกับค่าแรงดันไฟฟ้าที่เกตกับซอสในช่วงนี้จะอยู่ในรูปของเอ็กซ์โพเนนเชียล (Exponential) โดยเฉพาะอย่างยิ่งเมื่อ  $V_{GS} \leq V_T$  ซึ่งจะเรียกการทำงานในช่วงนี้ว่า "ย่านวีกอินเวอร์ชัน" (Weak Inversion Region) หรือ "ย่านซับเทรคโฮล" (Subthreshold) ซึ่งการทำงานของมอสเฟทในช่วงนี้จะมีข้อคืออยู่ที่สามารถทำงานได้ที่ไฟเลี้ยงต่ำและการใช้พลังงานต่ำมาก แต่ก็ไม่เป็นที่นิยมมากนักเนื่องจากมีช่วงปฏิบัติการทางขนาดที่แคบมากนอกจากนี้ยังมีผลตอบสนองทางความถี่ที่ต่ำด้วย

### 3.4 บทสรุป

ในบทนี้เป็นการกล่าวถึง ความเป็นมาของการที่จะทำให้ทรานซิสเตอร์มีการทำงานโดยผลของสนามไฟฟ้า ซึ่งค้นพบครั้งแรกโดย J.E. Lilienfeld ในปี ค.ศ. 1930 หลังจากนั้นได้มีการค้นคว้าวิจัยและมีวิวัฒนาการมาเรื่อยๆ จนในปี ค.ศ. 1960 ผู้ซึ่งสร้างและเริ่มใช้งานมอสเฟทจริงจึงเป็นครั้งแรกโดย D. Kahang และ M.M. Atalla ทำให้มอสเฟทเริ่มเข้ามามีบทบาทใช้แทนหลอดสุญญากาศและไบโพลาร์ทรานซิสเตอร์เป็นอย่างมากในปัจจุบัน แต่อย่างไรก็ตามไบโพลาร์ทรานซิสเตอร์ปัจจุบันยังได้รับความนิยมอยู่มาก ดังนั้นจึงได้แสดงให้เห็นถึงการเปรียบเทียบข้อดีและข้อเสียระหว่างมอสเฟทกับไบโพลาร์ทรานซิสเตอร์ เพื่อจุดประสงค์ในการที่จะเลือกใช้ใช้ดีไว้ซึ่งดังกล่าวในงานแตกต่างกัน ในหัวข้อถัดมาได้กล่าวถึงการจำแนกประเภทของเฟท ซึ่งสามารถแบ่งแยกออกเป็น 2 พวกใหญ่ๆ คือ เจเฟท กับมอสเฟท ซึ่งในวิทยานิพนธ์นี้จะเจาะจงศึกษาการออกแบบวงจรโดยใช้มอสเฟทเป็นสำคัญ ดังนั้นจึงมีการเน้นการอธิบายถึงทฤษฎีการทำงาน ช่วงการทำงานและสมการการทำงานของมอสเฟท ตลอดจนวงจรสมมูลย์ของมอสเฟทที่มีการทำงานอยู่ในช่วงอิมตัวสำหรับสัญญาณขนาดเล็ก เพื่อที่จะสามารถนำไปใช้ในการวิเคราะห์อ้างอิงถึงผลและปรากฏการณ์ที่เกิดขึ้นกับวงจรที่ทำการออกแบบดังกล่าว และได้กำหนดว่าคำว่า "มอสเฟท" ภายในวิทยานิพนธ์ฉบับนี้จะเป็นการหมายถึง "มอสเฟทแบบเอ็นทรานเมนต์"



จากรูปที่ 4.1 เป็นโครงสร้างพื้นฐานของวงจรขยายคลาส AB/B ซึ่งประกอบไปด้วย  $M_1, M_2$  และ  $M_3$  ซึ่งเป็นมอสเฟตชนิดเอ็นทีที่มีการทำงานในช่วงอิมิตัว และแหล่งจ่ายกระแสไบอัส  $I_1$  การทำงานของวงจรสามารถอธิบายได้ดังนี้ เมื่อกระแสไบอัส  $I_1$  ไหลผ่านมอสเฟต  $M_3$  จะทำให้เกิดแรงดันตกคร่อมระหว่างขาเกตกับขาซอสของมอสเฟต  $M_3$  หรือ  $V_{GS3}$  ซึ่งเป็นค่าคงที่ค่าหนึ่ง สามารถเขียนเป็น สมการได้ดังนี้

$$V_{GS3} = V_{GS1} + V_{GS2} \quad (4.1)$$

เมื่อ  $V_{GS1}$  และ  $V_{GS2}$  เป็นแรงดันไฟฟ้าที่เกตกับซอสของมอสเฟต  $M_1$  และ  $M_2$  ตามลำดับ

ในกรณีที่กระแสจุดเข้า  $i_{in}$  มีค่าเท่ากับศูนย์ ( $i_{in} = 0$ ) วงจรจะทำงานเป็นวงจรขยายคลาส AB โดยแรงดันที่เกตกับซอส  $V_{GS3}$  จะทำให้มอสเฟต  $M_1$  และ  $M_2$  ทำงานในช่วงของขอบนำกระแส ซึ่งจะทำให้เกิดกระแสเดรน  $I_{D1}$  และ  $I_{D2}$  ของมอสเฟต  $M_1$  และ  $M_2$  ตามลำดับเป็นกระแสด้านเล็กและมีค่าเท่ากัน ดังนี้

$$I_{D1} = I_{D2} = \frac{I_1 - V_T \sqrt{\beta I_2}}{4} + \frac{\beta V_T^2}{4} \quad (4.2)$$

เมื่อ  $V_T$  คือ แรงดันไฟฟ้าวิกฤต

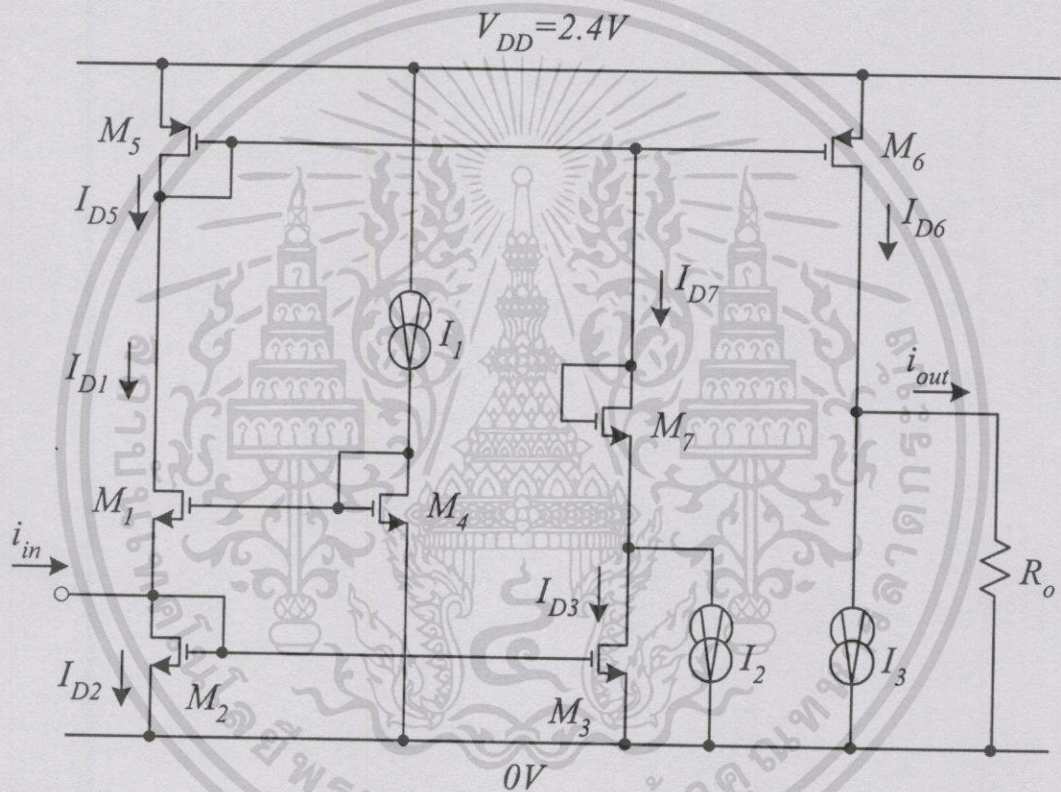
$$\beta = K'W/2L \quad (\text{ค่าพารามิเตอร์ของค่าความนำกระแสของมอสเฟต}) \quad (4.3)$$

ในกรณีที่กระแสจุดเข้า  $i_{in}$  มีค่ามากกว่าศูนย์ ( $i_{in} > 0$ ) หรือกระแสจุดเข้า  $i_{in}$  มีค่าเป็นบวก วงจรจะทำงานเป็นวงจรขยายคลาส B โดยกระแสจุดเข้า  $i_{in}$  จะไหลผ่านมอสเฟต  $M_2$  มีผลทำให้แรงดันที่เกตกับซอส  $V_{GS2}$  มีค่าเพิ่มมากขึ้น จากสมการที่ (4.1) เนื่องจากแรงดันที่เกตกับซอส  $V_{GS3}$  เป็นค่าคงที่ เป็นผลทำให้ปริมาณของแรงดัน  $V_{GS2}$  ที่เพิ่มขึ้นนี้จะมีค่าเท่ากับปริมาณของแรงดัน  $V_{GS1}$  ที่ลดลง เมื่อแรงดัน  $V_{GS1}$  มีค่าลดลงจะเป็นผลทำให้มอสเฟต  $M_1$  อยู่ในสภาวะไม่นำกระแส ดังนั้นกระแสเดรน  $I_{D1}$  ของมอสเฟต  $M_1$  จะมีค่าเท่ากับศูนย์ และกระแสเดรน  $I_{D2}$  ของมอสเฟต  $M_2$  จะมีค่าเท่ากับกระแสจุดเข้า  $i_{in}$  เขียนเป็นสมการได้ดังนี้

$$I_{D1} = 0 \quad \text{และ} \quad I_{D2} = i_{in} \quad \text{เมื่อ} \quad i_{in} > 0 \quad (4.4)$$

ในการทำงานเดียวกัน ถ้ากระแสจุดเข้า  $i_{in}$  มีค่าน้อยกว่าศูนย์ ( $i_{in} < 0$ ) หรือกระแสจุดเข้า  $i_{in}$  มีค่าเป็นลบ วงจรก็จะทำงานเป็นวงจรขยายคลาส B เช่นเดียวกัน แต่กระแสจุดเข้า  $i_{in}$  จะไหลผ่านมอสเฟต  $M_1$  เป็นผลทำให้มอสเฟต  $M_2$  อยู่ในสภาวะไม่นำกระแส ดังนั้นกระแส  $I_{D2}$  ของมอสเฟต  $M_2$  จะมีค่าเท่ากับศูนย์ และกระแส  $I_{D1}$  ของมอสเฟต  $M_1$  จะมีค่าเท่ากับกระแสจุดเข้า  $i_{in}$  เขียนเป็นสมการได้ว่า

$$I_{D1} = -i_{in} \quad \text{และ} \quad I_{D2} = 0 \quad \text{เมื่อ} \quad i_{in} < 0 \quad (4.5)$$



รูปที่ 4.2 วงจรเรียงกระแสแบบเต็มคลื่นสำหรับสัญญาณขนาดเล็กโดยใช้ CMOS

วงจรเรียงกระแสแบบเต็มคลื่นโดยใช้ CMOS ที่ได้พัฒนาขึ้น ใช้สำหรับสัญญาณขนาดเล็ก ดังแสดงในรูปที่ 4.2 โดยมีมอสเฟต  $M_1, M_2, M_4$  และแหล่งจ่ายกระแสไบอัส  $I_1$  เป็นวงจรย่อยที่มามีการทำงานเป็นวงจรขยาย AB/B ดังที่ได้แสดงในรูปที่ 4.1 การทำงานของวงจรในรูปที่ 4.2 สามารถอธิบายได้ดังนี้ เมื่อสมมุติให้มอสเฟต  $M_2$  และ  $M_3$  รวมทั้ง  $M_5$  และ  $M_6$  มีคุณสมบัติที่เหมือนกันทุกประการและมอสเฟตทุกตัวทำงานในช่วงอิมิตัว วงจรสะท้อนกระแสแบบบวก  $M_2$  และ  $M_3$  และวงจรสะท้อนกระแสแบบลบ  $M_5$  และ  $M_6$  มีอัตราการส่งผ่านกระแสเท่ากับหนึ่ง

ในกรณีที่กระแสจุด  $i_{in}$  มีค่ามากกว่าศูนย์ ( $i_{in} > 0$ ) หรือกระแสจุดเข้า  $i_{in}$  มีค่าเป็นบวก มอสเฟต  $M_1$  อยู่ในสถานะไม่นำกระแส ดังนั้นกระแสเดรน  $I_{D1}$  ของมอสเฟต  $M_1$  จะมีค่าเท่ากับ ศูนย์ และกระแสเดรน  $I_{D2}$  ของมอสเฟต  $M_2$  จะมีค่าเท่ากับกระแสจุดเข้า  $i_{in}$  การทำงานของวงจร สะท้อนกระแสแบบบวก  $M_2$  และ  $M_3$  ทำให้กระแสเดรน  $I_{D3}$  ของมอสเฟต  $M_3$  มีค่าเท่ากับ กระแสเดรน  $I_{D2}$  ของมอสเฟต  $M_2$  เขียนเป็นสมการได้ว่า

$$I_{D2} = I_{D3} = i_{in} \quad (4.6)$$

และกระแสเดรน  $I_{D7}$  ของมอสเฟต  $M_7$  จะเป็นผลรวมของกระแสเดรน  $I_{D3}$  ของมอสเฟต  $M_3$  กับแหล่งจ่ายกระแสไบอัส  $I_2$  เขียนเป็นสมการได้ดังนี้

$$I_{D7} = I_{D3} + I_2 \quad (4.7)$$

ถ้ารวมกระแสที่จุดต่อระหว่างขาเกตและเดรนของมอสเฟต  $M_5$  จะได้ว่ากระแสเดรน  $I_{D5}$  ของ มอสเฟต  $M_5$  จะเป็นผลรวมของกระแสเดรน  $I_{D1}$  ของมอสเฟต  $M_1$  กับกระแสเดรน  $I_{D7}$  ของ มอสเฟต  $M_7$  เขียนเป็นสมการได้ว่า

$$I_{D5} = I_{D1} + I_{D7} \quad (4.8)$$

จากสมการที่ (4.8) เนื่องจากว่ากระแสเดรน  $I_{D1}$  ของมอสเฟต  $M_1$  มีค่าเท่ากับศูนย์ ดังนั้น

$$I_{D5} = I_{D7} \quad (4.9)$$

จากการทำงานของวงจรสะท้อนกระแสแบบลบ  $M_5$  และ  $M_6$  ทำให้กระแสเดรน  $I_{D5}$  ของ มอสเฟต  $M_5$  มีค่าเท่ากับกระแสเดรน  $I_{D6}$  ของมอสเฟต  $M_6$  เขียนเป็นสมการได้ว่า

$$I_{D5} = I_{D6} \quad (4.10)$$

จากสมการที่ (4.6), (4.7), (4.9) และ (4.10) จะได้ว่า

$$I_{D6} = i_{in} + I_2 \quad (4.11)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ดังนั้นที่จุดออกของวงจรจะได้กระแสจุดออก  $i_{out}$  มีค่าเป็น

$$i_{out} = I_{D6} - I_3 \quad (4.12)$$

จากสมการที่ (4.11) และ (4.12) จะได้ว่า

$$i_{out} = i_{in} + I_2 - I_3 \quad (4.13)$$

จากสมการที่ (4.13) ถ้ากำหนดให้แหล่งจ่ายกระแสไบอัส  $I_2$  และ  $I_3$  ให้มีค่าเท่ากัน จะได้ว่า

$$i_{out} = i_{in} \quad (4.14)$$

ในทำนองเดียวกัน ถ้ากระแสจุดเข้า  $i_{in}$  มีค่าน้อยกว่าศูนย์ ( $i_{in} < 0$ ) หรือกระแสจุดเข้า  $i_{in}$  มีค่าเป็นลบ มอสเฟต  $M_2$  อยู่ในสถานะไม่นำกระแส ดังนั้นกระแสเดรน  $I_{D2}$  ของมอสเฟต  $M_2$  จะมีค่าเท่ากับศูนย์ และกระแสเดรน  $I_{D1}$  ของมอสเฟต  $M_1$  จะมีค่าเท่ากับกระแสจุดเข้า  $-i_{in}$  ดังที่ได้แสดงในสมการที่ (4.5) จากการทำงานของวงจรสะท้อนกระแสแบบบวกรวม  $M_2$  และ  $M_3$  จะทำให้กระแสเดรน  $I_{D3}$  ของมอสเฟต  $M_3$  มีค่าเป็นศูนย์ด้วยเช่นเดียวกับค่าของกระแสเดรน  $I_{D2}$  ของมอสเฟต  $M_2$  ซึ่งเขียนเป็นสมการได้ว่า

$$I_{D2} = I_{D3} = 0 \quad (4.15)$$

จากสมการที่ (4.15) เมื่อแทนค่ากระแสเดรน  $I_{D3}$  ของมอสเฟต  $M_3$  ลงในสมการที่ (4.7) จะได้กระแสเดรน  $I_{D7}$  ของมอสเฟต  $M_7$  มีค่าดังนี้

$$I_{D7} = I_2 \quad (4.16)$$

จากสมการที่ (4.8) ซึ่งเป็นผลรวมของกระแสที่จุดต่อระหว่างขาเกตและเดรนของมอสเฟต  $M_5$  ถ้าแทนค่าของกระแสเดรน  $I_{D1}$  ของมอสเฟต  $M_1$  ด้วยกระแสจุดเข้า  $-i_{in}$  ดังที่ได้แสดงในสมการที่ (4.5) และค่าของกระแสเดรน  $I_{D7}$  ของมอสเฟต  $M_7$  ด้วยสมการที่ (4.16) จะได้ว่า

$$I_{D5} = -i_{in} + I_2 \quad (4.17)$$

จากสมการที่ (4.10) ซึ่งเป็นผลการทำงานของวงจรสะท้อนกระแสแบบลบ  $M_5$  และ  $M_6$  ที่มีอัตรา  
การส่งผ่านกระแสเท่ากับหนึ่ง ดังนั้นจะได้ว่า

$$I_{D6} = -i_{in} + I_2 \quad (4.18)$$

ถ้าแทนค่ากระแสครน  $I_{D6}$  ของมอสเฟต  $M_6$  ในสมการที่ (4.18) ลงในสมการที่ (4.12) จะได้ค่า  
ของกระแสจุดออก  $i_{out}$  มีค่าเป็น

$$i_{out} = -i_{in} + I_2 - I_3 \quad (4.19)$$

จากสมการที่ (4.19) ถ้ากำหนดให้แหล่งจ่ายกระแสไบอัส  $I_2$  และ  $I_3$  ให้มีค่าเท่ากัน จะได้ว่า

$$i_{out} = -i_{in} \quad (4.20)$$

จากสมการที่ (4.14) และสมการที่ (4.20) สามารถสรุปได้ว่าค่าของกระแสจุดออก  $i_{out}$  จะมีค่าเป็น

$$i_{out} = \begin{cases} i_{in} & ; i_{in} > 0 \\ -i_{in} & ; i_{in} < 0 \end{cases} \quad (4.21)$$

หรือ

$$i_{out} = |i_{in}| \quad (4.22)$$

จากสมการที่ (4.22) จะได้ว่าวงจรในรูปที่ 4.2 จะเป็นวงจรที่ทำหน้าที่เรียงกระแสแบบเต็มคลื่น

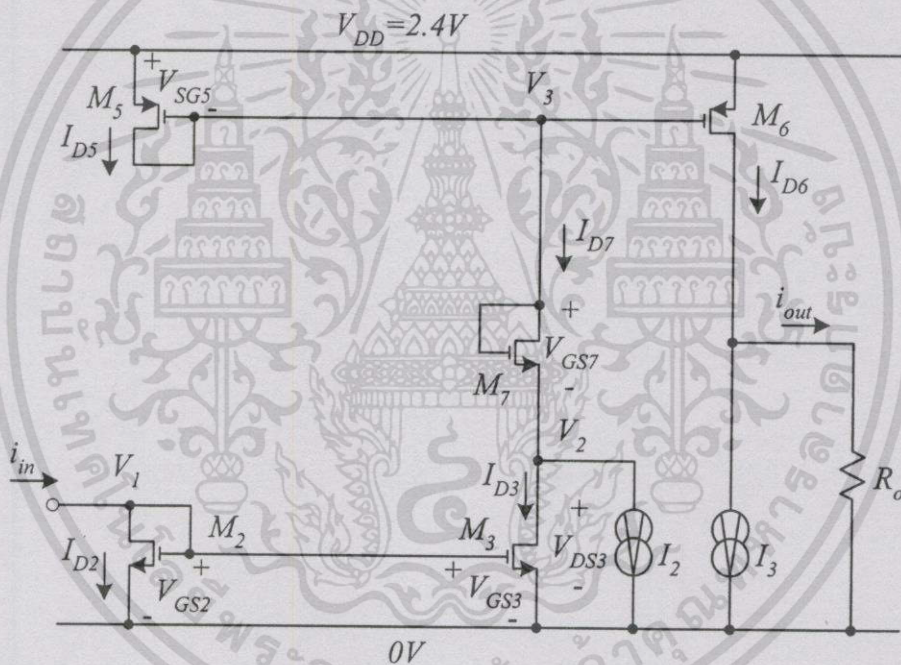
### 4.3 สมรรถนะของวงจร

จากการทดสอบสมรรถนะการทำงานของวงจรเรียงกระแสแบบเต็มคลื่นสำหรับสัญญาณขนาดเล็ก (Small Signal) ที่ได้นำเสนอในวิทยานิพนธ์ฉบับนี้ โดยจะแสดงการวิเคราะห์หาช่วงปฏิบัติงานของวงจร การวิเคราะห์หาผลตอบสนองทางความถี่ และการหาค่าความผิดพลาดของวงจรดังต่อไปนี้

#### 4.3.1 การวิเคราะห์หาช่วงปฏิบัติงานของวงจร

จากหลักการทำงานของวงจรเรียงกระแสแบบเต็มคลื่นที่ได้ออกแบบในรูปแบบที่ 4.2 ซึ่งได้กำหนดให้มอสเฟตทุกตัวทำงานในช่วงอิมิตัว สามารถหาช่วงปฏิบัติงานได้ 2 กรณี ดังนี้

1. กรณีของกระแสจุดเข้าที่มีค่ามากกว่าศูนย์ ( $i_{in} > 0$ )



รูปที่ 4.3 การทำงานของวงจรเรียงกระแสแบบเต็มคลื่นที่ได้ออกแบบเมื่อ  $i_{in} > 0$

จากวงจรในรูปแบบที่ 4.3 ถ้าพิจารณาที่มอสเฟต  $M_3$ ,  $M_7$  และ  $M_5$  จะได้ว่า

$$V_{DS3} = V_{DD} - V_{SG5} - V_{GS7} \quad (4.23)$$

จากเงื่อนไขการทำงานของมอสเฟต  $M_3$  ในช่วงอิมิตัว คือ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้  $V_{DS3} \geq V_{GS3} - V_{Tn}$  นั้น ไม่นิยามให้นำไปใช้ประโยชน์ (4.24) ค่า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการที่ (4.23) และ (4.24) จะได้เงื่อนไขการทำงานของมอสเฟตในช่วงอิ่มตัว คือ

$$V_{DD} - V_{SG5} - V_{GS7} \geq V_{GS3} - V_T \quad (4.25)$$

เมื่อมอสเฟต  $M_2$  และ  $M_3$  ต่อร่วมกันเป็นวงจรสะท้อนกระแสแบบบวก จะได้ความสัมพันธ์ระหว่างแรงดันที่เกทับกับขอสของมอสเฟต  $M_2$  และ  $M_3$  ดังนี้

$$V_{DS2} = V_{GS2} = V_{GS3} \quad (4.26)$$

จากสมการที่ (3.16) และ (4.3) จะได้ว่า

$$V_{GSi} = \sqrt{I_{Di}/\beta_i} + V_T \quad (4.27)$$

โดยที่  $V_{GSi}$  คือ แรงดันที่เกทับกับขอสของมอสเฟตตัวที่  $i$   
 $I_{Di}$  คือ กระแสเดรนของมอสเฟตตัวที่  $i$   
 $\beta_i$  คือ ค่าพารามิเตอร์ของค่าความนำกระแสของมอสเฟตตัวที่  $i$

จากสมการที่ (4.25) ถึง (4.27) จะได้ว่า

$$V_{DD} - \left[ \sqrt{(i_{in} + I_2)/\beta_5} + V_T \right] - \left[ \sqrt{(i_{in} + I_2)/\beta_7} + V_T \right] \geq \left( \sqrt{i_{in}/\beta_3} + V_T \right) - V_T \quad (4.28)$$

หรือ

$$(V_{DD} - 2V_T) - \left[ \sqrt{(i_{in} + I_2)/\beta_5} \right] - \left[ \sqrt{(i_{in} + I_2)/\beta_7} \right] \geq \left( \sqrt{i_{in}/\beta_3} \right) \quad (4.29)$$

จากสมการที่ (4.29) ถ้ากำหนดให้  $\beta_3 = \beta_5 = \beta$  โดยการกำหนดอัตราส่วน  $W/L$  ของมอสเฟต  $M_3$  และ  $M_5$  ให้มีค่าเท่ากัน จะได้

$$(V_{DD} - 2V_T) - \left[ \sqrt{(i_{in} + I_2)/\beta} \right] - \left[ \sqrt{(i_{in} + I_2)/\beta} \right] \geq \left( \sqrt{i_{in}/\beta} \right) \quad (4.30)$$

จัดรูปสมการที่ (4.30) ใหม่จะได้ว่า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$(V_{DD} - 2V_T) - \left[ \sqrt{i_{in}/\beta} \sqrt{1 + (I_2/i_{in})} \right] - \left[ \sqrt{i_{in}/\beta_7} \sqrt{1 + (I_2/i_{in})} \right] \geq \left( \sqrt{i_{in}/\beta} \right) \quad (4.31)$$

ถ้ากำหนดให้กระแสไบอัส  $I_2$  มีค่าน้อยมากๆ ซึ่งประมาณได้ว่า  $(I_2/i_{in})$  มีค่าเข้าใกล้ศูนย์ จากสมการที่ (4.31) จะสามารถเขียนได้ว่า

$$(V_{DD} - 2V_T) - \sqrt{i_{in}/\beta} - \sqrt{i_{in}/\beta_7} \geq \sqrt{i_{in}/\beta} \quad (4.32)$$

จากสมการที่ (4.32) จะได้ช่วงปฏิบัติการของกระแสจุดเข้า  $i_{in}$  ของวงจรเรียงกระแสแบบเต็มคลื่นเป็นตามสมการ

$$i_{in} \leq \beta\beta_7 (V_{DD} - 2V_T)^2 / (\beta + 4\beta_7 + 4\sqrt{\beta\beta_7}) \quad (4.33)$$

จากสมการที่ (4.33) จะได้กระแสจุดเข้าสูงสุด  $i_{in(max)}$  คือ

$$i_{in(max)} = \beta\beta_7 (V_{DD} - 2V_T)^2 / (\beta + 4\beta_7 + 4\sqrt{\beta\beta_7}) \quad (4.34)$$

2. กรณีของกระแสจุดเข้าที่มีค่าน้อยกว่าศูนย์ ( $i_{in} < 0$ )

ในการทำงานเกี่ยวกับการวิเคราะห์หาค่ากระแสจุดเข้าสูงสุด สำหรับการวิเคราะห์กระแสจุดเข้าต่ำสุด สามารถพิจารณาได้จากวงจรในรูปที่ 4.4 จะได้ว่า

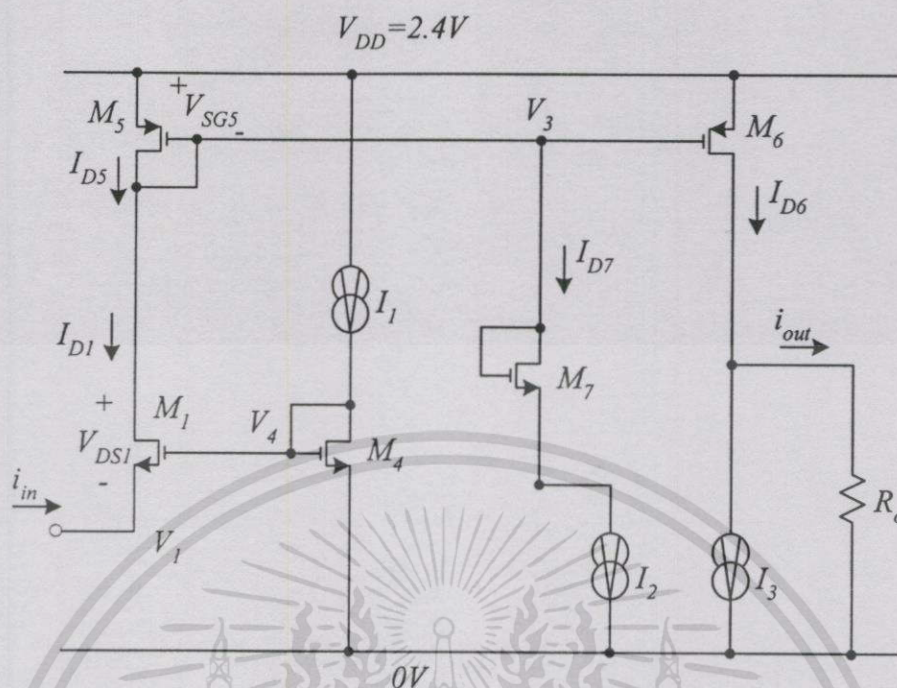
$$V_{DS1} = V_{DD} - V_{SG5} \quad (4.35)$$

จากเงื่อนไขการทำงานของมอสเฟต  $M_1$  ในช่วงอิมิตัว คือ

$$V_{DS1} \geq V_{GS1} - V_T \quad (4.36)$$

จากสมการที่ (4.35) และ (4.36) จะได้เงื่อนไขการทำงานของมอสเฟตในช่วงอิมิตัว คือ

$$V_{DD} - V_{SG5} \geq V_{GS1} - V_T \quad (4.37)$$



รูปที่ 4.4 การทำงานของวงจรเรียงกระแสแบบเต็มคลื่นที่ได้ออกแบบเมื่อ  $i_{in} < 0$

แทนค่าแรงดันที่เท่ากับขอสของมอสเฟตจากสมการที่ (4.27) ลงในสมการที่ (4.37) จะได้

$$V_{DD} - \left[ \sqrt{(-i_{in} + I_2)/\beta_5} + V_T \right] \geq \left( \sqrt{I_1/\beta_4} + V_T \right) - V_T \quad (4.38)$$

จากสมการที่ (4.38) ถ้ากำหนดให้  $\beta_4 = \beta_5 = \beta$  จะได้ว่า

$$(V_{DD} - V_T) - \left[ \sqrt{(-i_{in} + I_2)/\beta} \right] \geq \left( \sqrt{I_1/\beta} \right) \quad (4.39)$$

จัดรูปสมการที่ (4.39) ใหม่จะได้ว่า

$$(V_{DD} - V_T) - \left[ \sqrt{-i_{in}/\beta} \left( \sqrt{1 + (I_2/-i_{in})} \right) \right] \geq \left( \sqrt{I_1/\beta} \right) \quad (4.40)$$

ถ้ากำหนดให้กระแสไบอัส  $I_1$  และ  $I_2$  มีค่าน้อยมากๆ ซึ่งประมาณได้ว่า  $(I_2/-i_{in})$  และ  $(\sqrt{I_1/\beta})$  มีค่าเข้าใกล้ศูนย์ จากสมการที่ (4.40) จะสามารถเขียนได้ว่า

$$(V_{DD} - V_T) - \sqrt{-i_{in}/\beta} \geq 0 \quad (4.41)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการที่ (4.41) จะได้ช่วงปฏิบัติการของกระแสจุดเข้า  $i_{in}$  ของวงจรเรียงกระแสแบบเต็มคลื่นเป็นตามสมการ

$$-i_{in} \leq \beta(V_{DD} - V_T)^2 \tag{4.42}$$

หรือ 
$$i_{in} \geq \beta(V_{DD} - V_T)^2 \tag{4.43}$$

จากสมการที่ (4.43) จะได้กระแสจุดเข้าต่ำสุด  $i_{in(min)}$  คือ

$$i_{in(min)} = \beta(V_{DD} - V_T)^2 \tag{4.44}$$

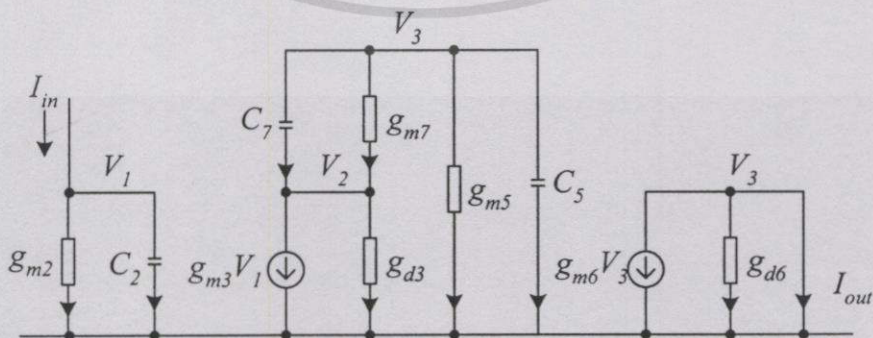
จากสมการที่ (4.34) และ (4.44) ถ้าแทนค่าพารามิเตอร์ต่างๆ ของมอส ด้วยการใส่แบบจำลองของมอสเฟท BSIM3V3 โดยใช้เทคโนโลยี CMOS ขนาด  $0.7\mu m$  ซึ่งมีค่า  $K' = 220 \times 10^{-6} A/V^2$ ,  $V_T = 0.6V$  และกำหนดให้  $V_{DD} = 2.4V$  จะได้ช่วงปฏิบัติงานของวงจรเรียงกระแสแบบเต็มคลื่นสำหรับสัญญาณขนาดเล็กที่ได้ออกแบบในวิทยานิพนธ์นี้คือ

$$-350 \mu A < i_{in} < 2450 \mu A \tag{4.45}$$

### 4.3.2 การวิเคราะห์หาผลตอบสนองทางความถี่

จากหลักการทำงานของวงจรเรียงกระแสแบบเต็มคลื่นที่ได้ออกแบบสามารถวิเคราะห์หาผลตอบสนองทางความถี่ได้ 2 กรณี ดังนี้

1. กรณีของกระแสจุดเข้าที่มีค่ามากกว่าศูนย์ ( $i_{in} > 0$ )



รูปที่ 4.5 วงจรเสมือนของสัญญาณขนาดเล็กของวงจรเรียงกระแสแบบเต็มคลื่นที่ได้ออกแบบ

เอกสารนี้เป็นเอกสารเมื่อ  $i_{in} > 0$  สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 4.5 แสดงวงจรเสมือนของสัญญาณขนาดเล็กของวงจรเรียงกระแสแบบเต็มคลื่น  
ที่ได้ออกแบบเมื่อกระแสจุดเข้ามีค่ามากกว่าศูนย์ การหาผลตอบสนองทางความถี่ของวงจรสามารถ  
หาได้ดังนี้

ที่จุด  $V_1$  
$$I_{in} = (g_{m2} + C_2s)V_1 \quad (4.46)$$

ที่จุด  $V_2$  
$$(C_7s + g_{m7})(V_3 - V_2) - g_{m3}V_1 - g_{d3}V_2 = 0 \quad (4.47)$$

หรือ 
$$(C_7s + g_{m7})V_3 - (C_7s + g_{m7} + g_{d3})V_2 = g_{m3}V_1 \quad (4.48)$$

ถ้ากำหนดให้  $g_m \gg g_d$  จากสมการที่ (4.48) จะประมาณได้ว่า

$$(C_7s + g_{m7})V_3 - (C_7s + g_{m7})V_2 = g_{m3}V_1 \quad (4.49)$$

ที่จุด  $V_3$  
$$(C_5s + g_{m5})V_3 + (C_7s + g_{m7})(V_3 - V_2) = 0 \quad (4.50)$$

$$(C_5s + C_7s + g_{m5} + g_{m7})V_3 - (C_7s + g_{m7})V_2 = 0 \quad (4.51)$$

หรือ 
$$V_2 = \left( \frac{C_5s + C_7s + g_{m5} + g_{m7}}{C_7s + g_{m7}} \right) V_3 \quad (4.52)$$

แทนค่า  $V_2$  จากสมการที่ (4.52) ลงในสมการที่ (4.49) จะได้

$$V_3 = \left( \frac{-g_{m3}}{C_5s + g_{m5}} \right) V_1 \quad (4.53)$$

ที่จุด  $V_3$  
$$I_{out} = g_{m6}V_3 \quad (4.54)$$

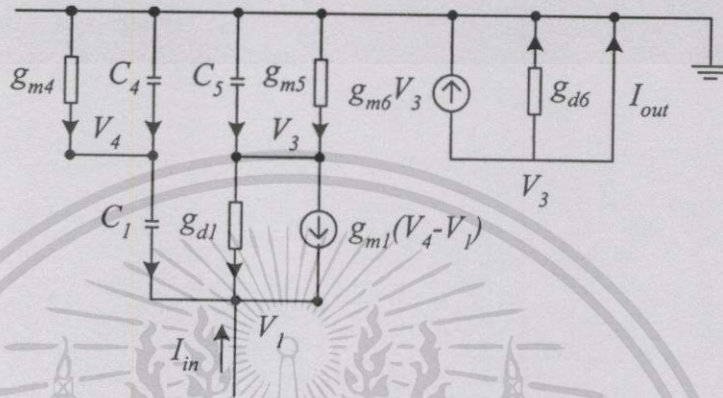
แทนค่า  $V_3$  จากสมการที่ (4.53) ลงในสมการที่ (4.54) จะได้ว่า

$$I_{out} = \frac{-g_{m3}g_{m6}}{C_5s + g_{m5}} V_1 \quad (4.55)$$

จากสมการที่ (4.46) และ (4.55) จะได้ผลตอบสนองทางความถี่ของวงจร ดังนี้  
เอกสารนี้เป็นเอกสารหลวงวนเวลาสำหรับการศึกษาเท่านั้น เมื่ออนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\frac{I_{out}(s)}{I_{in}(s)} = \frac{-g_{m3}g_{m6}}{(C_2s + g_{m2})(C_5s + g_{m5})} \quad (4.56)$$

2. กรณีของกระแสจุดเข้าที่มีค่าน้อยกว่าศูนย์ ( $i_{in} < 0$ )



รูปที่ 4.6 วงจรเสมือนของสัญญาณขนาดเล็กของวงจรเรียงกระแสแบบเต็มคลื่นที่ได้ ออกแบบเมื่อ  $i_{in} < 0$

จากรูปที่ 4.6 แสดงวงจรเสมือนของวงจรเรียงกระแสแบบเต็มคลื่นที่ได้ ออกแบบเมื่อกระแสจุดเข้ามีค่าน้อยกว่าศูนย์ การหาผลตอบสนองทางความถี่ของวงจรสามารถหาได้ดังนี้

ที่จุด  $V_1$  
$$I_{in} = g_{m1}(V_4 - V_1) + g_{d1}(V_3 - V_1) + C_1s(V_4 - V_1) \quad (4.57)$$

หรือ 
$$I_{in} = (g_{m1} + C_1s)V_4 - (g_{m1} + C_1s + g_{d1})V_1 - g_{d1}V_3 \quad (4.58)$$

ที่จุด  $V_3$  
$$g_{m1}(V_4 - V_1) + g_{d1}(V_3 - V_1) = (g_{m5} + C_5s)V_3 \quad (4.59)$$

หรือ 
$$g_{m1}V_4 - (g_{m1} + g_{d1})V_1 = (g_{m5} + C_5s + g_{d1})V_3 \quad (4.60)$$

ถ้ากำหนดให้  $g_m \gg g_d$  จากสมการที่ (4.58) และ (4.60) จะประมาณได้ว่า

$$I_{in} = (g_{m1} + C_1s)V_4 - (g_{m1} + C_1s)V_1 \quad (4.61)$$

หรือ 
$$I_{in} = (g_{m1} + C_1s)(V_4 - V_1) \quad (4.62)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และ 
$$g_{m1}V_4 - g_{m1}V_1 = (g_{m5} + C_5s)V_3 \quad (4.63)$$

หรือ 
$$V_4 - V_1 = \frac{(g_{m5} + C_5s)}{g_{m1}}V_3 \quad (4.64)$$

แทนค่า  $(V_4 - V_1)$  จากสมการที่ (4.64) ลงในสมการที่ (4.62) จะได้ว่า

$$I_{in} = \left[ \frac{(g_{m1} + C_1s)(g_{m5} + C_5s)}{g_{m1}} \right] V_3 \quad (4.65)$$

ที่จุด  $V_3$  
$$I_{out} = g_{m6}V_3 \quad (4.66)$$

จากสมการที่ (4.65) และ (4.66) จะได้ผลตอบสนองทางความถี่ของวงจร ดังนี้

$$\frac{I_{out}(s)}{I_{in}(s)} = \left[ \frac{g_{m1}g_{m6}}{(g_{m1} + C_1s)(g_{m4} + C_4s)} \right] \quad (4.67)$$

จากสมการที่ (4.56) และ (4.67) ถ้าแทนค่า  $g_{m1}$  และ  $C_1$  ด้วยสมการที่ (3.18) และ (3.20) ตามลำดับ โดยกำหนดให้  $W_1$  และ  $L_1$  ของมอสเฟตดังแสดงในตารางที่ 4.1 เมื่อพิจารณาที่  $I_D = 50\mu A$  จะประมาณได้ค่าความถี่หักมุม (Corner Frequency) ของวงจรที่ได้ออกแบบ คือ 2.84 GHz

#### 4.3.3 การหาค่าความผิดพลาดของวงจร

จากหลักการทำงานของวงจรเรียงกระแสแบบเต็มคลื่นที่ได้ออกแบบในรูปที่ 4.2 กรณีของกระแสจุดเข้าที่มีค่ามากกว่าศูนย์ ( $i_{in} > 0$ ) และกรณีของกระแสจุดเข้าที่มีค่าน้อยกว่าศูนย์ ( $i_{in} < 0$ ) จะเห็นว่า มอสเฟต  $M_1$  และ  $M_2$  จะสลับกันทำงาน ดังนั้นในการหาความผิดพลาด ( $\epsilon_r$ ) ของวงจรเพื่อพิจารณาสมรรถนะของวงจรจึงหาเพียงกรณีใดกรณีหนึ่งได้ ดังนั้นจึงพิจารณาเฉพาะกรณีกระแสจุดเข้า  $i_{in}$  มีค่ามากกว่าศูนย์ ( $i_{in} > 0$ ) เท่านั้น

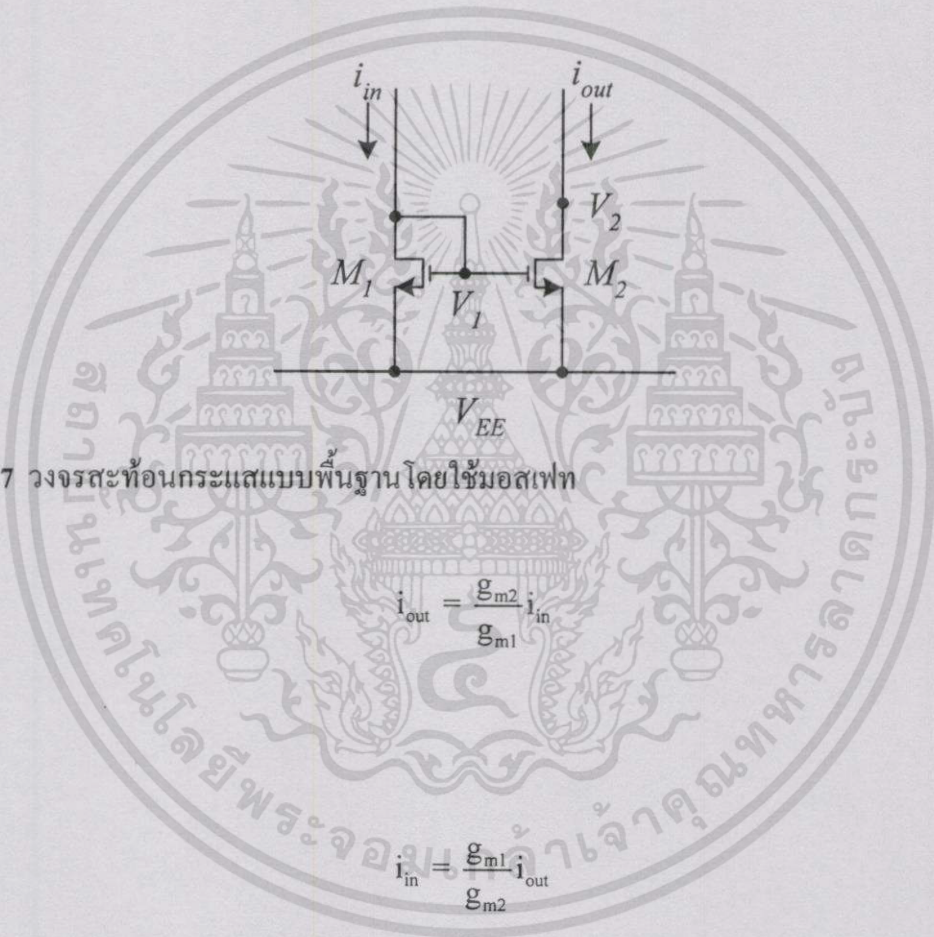
ความผิดพลาดของวงจรที่ออกแบบจะเกิดจากวงจรสะท้อนกระแสเป็นหลัก โดยที่วงจรสะท้อนกระแสที่ใช้ในการออกแบบจะเป็นวงจรสะท้อนกระแสแบบพื้นฐานที่มีอัตราการส่งผ่านกระแสเท่ากับหนึ่ง โดยพิจารณาจากสมการดังต่อไปนี้

$$i_{out} = (1 - \epsilon_a)i_{in} \quad (4.68)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- โดยที่  $i_{out}$  คือ กระแสจุดออกของวงจรสะท้อนกระแส
- $\epsilon_a$  คือ ค่าความผิดพลาดที่เกิดจากวงจรสะท้อนกระแส
- $i_{in}$  คือ กระแสจุดเข้าของวงจรสะท้อนกระแส

จากวงจรสะท้อนกระแสแบบพื้นฐานที่มีอัตราสัณฐานผ่านกระแสเท่ากับหนึ่ง ดังแสดงในรูปที่ 4.7 ซึ่งจะได้ความสัมพันธ์ระหว่างกระแสจุดออก  $i_{out}$  และกระแสจุดเข้า  $i_{in}$  สำหรับสัญญาณขนาดเล็ก ดังนี้ [ภาคผนวก ก]



รูปที่ 4.7 วงจรสะท้อนกระแสแบบพื้นฐานโดยใช้ออสเฟท

$$i_{out} = \frac{g_{m2}}{g_{m1}} i_{in} \tag{4.69}$$

หรือ

$$i_{in} = \frac{g_{m1}}{g_{m2}} i_{out} \tag{4.70}$$

โดยที่  $g_{mi}$  คือ ค่าอัตราขยายความนำของสัญญาณขนาดเล็กในมอสเฟท  $M_i$

ถ้าแทนค่ากระแสจุดเข้าของวงจรสะท้อนกระแส จากสมการที่ (4.70) ลงในสมการที่ (4.68) จะได้ค่าความผิดพลาด  $\epsilon_a$  ที่เกิดจากวงจรสะท้อนกระแสแบบพื้นฐาน จะมีค่าเท่ากับ

$$\epsilon_a = 1 - \frac{g_{m2}}{g_{m1}} \tag{4.71}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความผิดพลาด ( $\varepsilon_r$ ) ของวงจรเรียงกระแสแบบเต็มคลื่นที่ออกแบบในรูปที่ 4.2 กรณีที่กระแสจุดเข้า  $i_{in}$  มีค่ามากกว่าศูนย์ ( $i_{in} > 0$ ) จะพิจารณาได้ว่า มอสเฟต  $M_1$  อยู่ในสถานะไม่นำกระแส ดังนั้นกระแสเดรน  $I_{D1}$  ของมอสเฟต  $M_1$  จะมีค่าเท่ากับศูนย์ และกระแสเดรน  $I_{D2}$  ของมอสเฟต  $M_2$  จะมีค่าเท่ากับกระแสจุดเข้า  $i_{in}$  เขียนเป็นสมการได้ดังนี้

$$i_{in} = I_{D2} \quad (4.72)$$

จากสมการที่ (4.69) จะได้ว่าการทำงานของวงจรสะท้อนกระแสแบบบวกรวม  $M_2$  และ  $M_3$  ทำให้กระแสเดรน  $I_{D3}$  ของมอสเฟต  $M_3$  มีค่าเท่ากับ

$$I_{D3} = \frac{g_{m3}}{g_{m2}} I_{D2} \quad (4.73)$$

และกระแสเดรน  $I_{D3}$  ของมอสเฟต  $M_3$  จะเป็นผลต่างของค่ากระแสเดรน  $I_{D7}$  ของมอสเฟต  $M_7$  กับแหล่งจ่ายกระแสไบอัส  $I_2$  เขียนเป็นสมการได้ดังนี้

$$I_{D3} = I_{D7} - I_2 \quad (4.74)$$

ถ้ารวมกระแสที่จุดต่อระหว่างขาเกตและเดรนของมอสเฟต  $M_5$  จะได้ว่ากระแสเดรน  $I_{D5}$  ของมอสเฟต  $M_5$  จะเป็นผลรวมของกระแสเดรน  $I_{D1}$  ของมอสเฟต  $M_1$  กับกระแสเดรน  $I_{D7}$  ของมอสเฟต  $M_7$  แต่เนื่องจากว่ากระแสเดรน  $I_{D1}$  ของมอสเฟต  $M_1$  มีค่าเท่ากับศูนย์ ดังนั้นเขียนเป็นสมการได้ว่า

$$I_{D5} = I_{D7} \quad (4.75)$$

แทนค่ากระแสเดรน  $I_{D7}$  ของมอสเฟต  $M_7$  ในสมการที่ (4.75) ลงในสมการที่ (4.74) จะได้ว่า

$$I_{D3} = I_{D5} - I_2 \quad (4.76)$$

แทนค่ากระแสเดรน  $I_{D3}$  จากสมการที่ (4.73) ลงในสมการที่ (4.76) จะได้ว่า

$$\frac{g_{m3}}{g_{m2}} I_{D2} = I_{D5} - I_2 \quad (4.77)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการที่ (4.70) จะได้ว่าการทำงานของวงจรถ่ายโอนกระแสแบบลบ  $M_5$  และ  $M_6$  มีค่ากระแสเดรน  $I_{D5}$  ของมอสเฟต  $M_5$  ดังนี้

$$I_{D5} = \frac{g_{m5}}{g_{m6}} I_{D6} \quad (4.78)$$

แทนค่ากระแสเดรน  $I_{D5}$  ของมอสเฟต  $M_5$  จากสมการที่ (4.78) ลงในสมการที่ (4.77) จะได้ว่า

$$\frac{g_{m3}}{g_{m2}} I_{D2} = \frac{g_{m5}}{g_{m6}} I_{D6} - I_2 \quad (4.79)$$

ที่จุดออกของวงจรถ่ายโอนกระแสจะได้ว่า

$$I_{D6} = i_{out} + I_3 \quad (4.80)$$

จากสมการที่ (4.72), (4.79) และ (4.80) จะได้ว่า

$$i_{out} = \frac{g_{m3}g_{m6}}{g_{m5}g_{m2}} i_{in} \quad (4.81)$$

จากสมการที่ (4.81) จะได้ค่าความผิดพลาด ( $\epsilon_r$ ) ของวงจรถ่ายโอนกระแสแบบเต็มคลื่นที่ออกแบบในรูปที่ 4.2 ที่เกิดจากวงจรถ่ายโอนกระแสเป็นหลักดังนี้

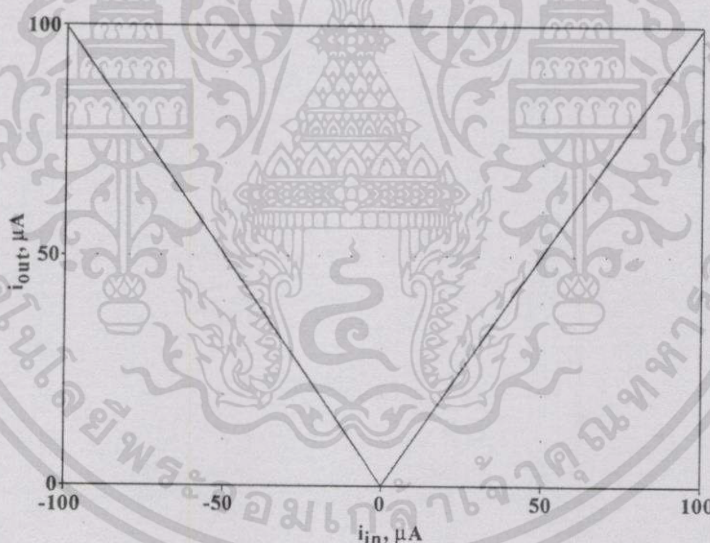
$$\epsilon_r = 1 - \frac{g_{m3}g_{m6}}{g_{m5}g_{m2}} \quad (4.82)$$

#### 4.4 ผลการเลียนแบบการทำงานด้วยโปรแกรม PSPICE

เพื่อทดสอบสมรรถนะของวงจรเรียงกระแสแบบเต็มคลื่นที่ได้พัฒนาขึ้นจะทำการทดสอบโดยเลียนแบบการทำงานของวงจรดังรูปที่ 4.2 ด้วยโปรแกรม PSPICE ด้วยการใช้แบบจำลองของมอสเฟต BSIM3V3 โดยใช้เทคโนโลยี CMOS ขนาด  $0.7\mu\text{m}$  ซึ่งภายในอุปกรณ์มอสเฟตแต่ละตัวได้กำหนดให้มีค่าความกว้างของแชนแนล  $W$  (Channel Width) และความยาวของแชนแนล  $L$  (Channel Length) แสดงไว้ในตารางที่ 4.1 และกำหนดแหล่งจ่ายไฟ  $V_{DD}$  เท่ากับ  $2.4\text{V}$  แหล่งจ่ายกระแสไบอัส  $I_1$  เท่ากับ  $30\mu\text{A}$  ส่วนแหล่งจ่ายกระแสไบอัส  $I_2$  และ  $I_3$  เท่ากับ  $50\mu\text{A}$

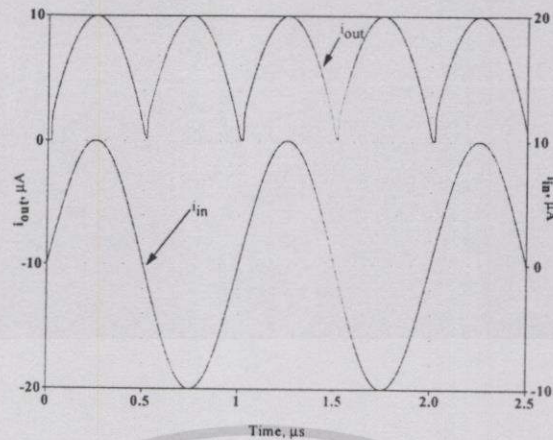
ตารางที่ 4.1 การเลือกใช้  $W$  และ  $L$  ของมอสเฟตในวงจรดังแสดงในรูปที่ 4.2

มอสเฟต	$W(\mu\text{m})$	$L(\mu\text{m})$
$M_1, M_2, M_3, M_5, M_6$	2	0.7
$M_4, M_7$	1	1

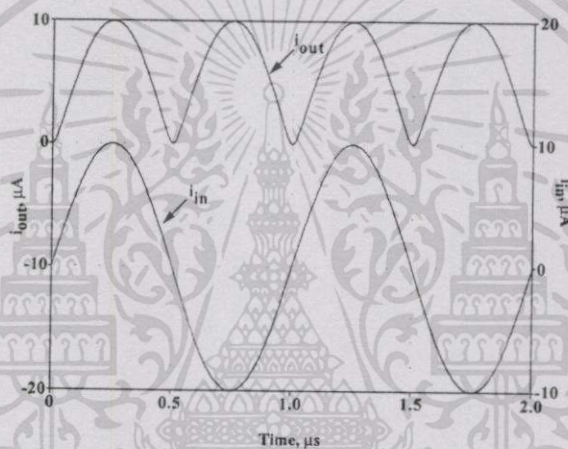


รูปที่ 4.8 ผลการเลียนแบบการทำงานของวงจรในรูปที่ 4.2 เมื่อป้อนกระแสจุดเข้า  $i_{in}$  เป็นไฟตรง

ในรูปที่ 4.8 เป็นผลการเลียนแบบการทำงานของวงจรเรียงกระแสแบบเต็มคลื่นที่ได้ออกแบบในวิทยานิพนธ์นี้ ดังแสดงในรูปที่ 4.2 เมื่อป้อนสัญญาณกระแสจุดเข้า  $i_{in}$  เป็นไฟตรง (DC) ขนาด  $-100\mu\text{A}$  ถึง  $100\mu\text{A}$  เพื่อทดสอบความเป็นเชิงเส้นของวงจรที่ได้พัฒนาขึ้น จากผลการเลียนแบบดังกล่าวจะเห็นได้ว่ากระแสจุดออก  $i_{out}$  ที่จุดตัดผ่านศูนย์ของสัญญาณกระแสจุดเข้า  $i_{in}$  มีความคมหรือมีการผิดเพี้ยนต่ำมาก



(ก)

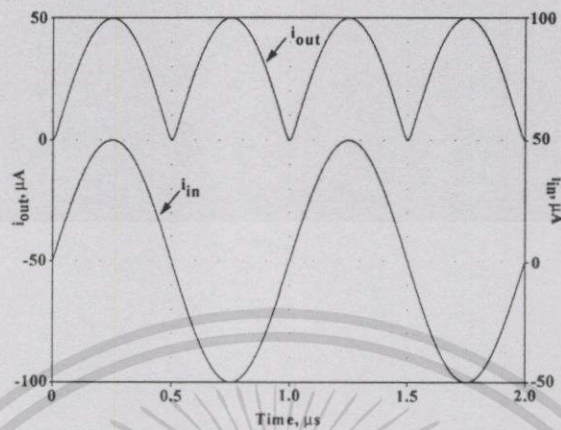


(ข)

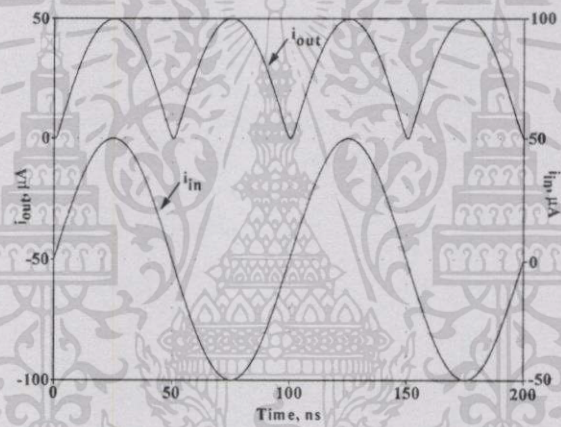
รูปที่ 4.9 เมื่อป้อนกระแสจุดเข้า  $i_{in}$  เป็นสัญญาณไซน์ 1MHz ที่มีขนาด  $-10\mu\text{A}$  ถึง  $10\mu\text{A}$   
 (ก) ผลการเขียนแบบการทำงานของวงจรที่ใช้อปแอมป์ต่อร่วมกับไดโอด  
 (ข) ผลการเขียนแบบการทำงานของวงจรในรูปที่ 4.2

ในรูปที่ 4.9 เป็นการเปรียบเทียบผลการเขียนแบบการทำงานของวงจรเรียงกระแสแบบเต็มคลื่นเมื่อป้อนสัญญาณกระแสจุดเข้า  $i_{in}$  เป็นสัญญาณไซน์ 1MHz ที่มีขนาด  $-10\mu\text{A}$  ถึง  $10\mu\text{A}$  จะเห็นว่าในรูปที่ 4.9(ก) ซึ่งเป็นผลการเขียนแบบการทำงานของวงจรเรียงกระแสแบบเต็มคลื่นโดยใช้อปแอมป์ต่อร่วมกับไดโอด [ภาคผนวก ข] มีการผิดเพี้ยนของสัญญาณกระแสจุดออก  $i_{out}$  ที่จุดตัดศูนย์ของสัญญาณกระแสจุดเข้า  $i_{in}$  ทั้งนี้เป็นผลมาจากเกิดการหน่วงเวลาระหว่างสภาวะเปิด (on) กับสภาวะปิด (off) ของไดโอดในวงจร ส่วนในรูปที่ 4.9(ข) เป็นผลการเขียนแบบการทำงานของวงจรที่ได้พัฒนาขึ้น จะเห็นว่าเกิดการผิดเพี้ยนของสัญญาณกระแสจุดออก  $i_{out}$  ที่จุดตัดศูนย์ของสัญญาณกระแสจุดเข้า  $i_{in}$  น้อยมาก ทั้งนี้เนื่องจากวงจรที่ได้พัฒนาขึ้นได้ออกแบบให้วงจรมี

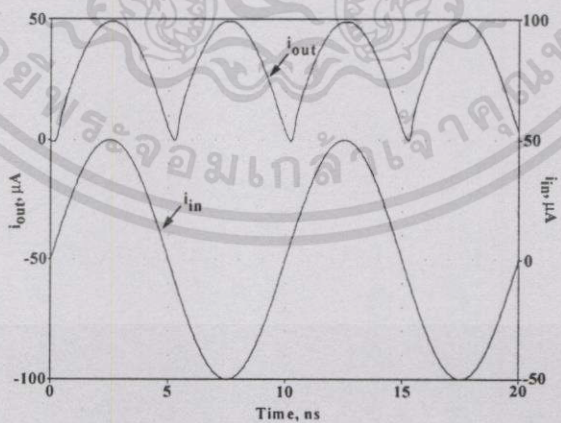
โครงสร้างเป็นวงจรขยายคลาส AB/B ทำให้มอสทรานซิสเตอร์ถูกไบอัสให้อยู่ในสภาวะขอบนำกระแส ซึ่งจะเป็นการลดเวลาหน่วง



(ฟ)



(ข)



(ค)

รูปที่ 4.10 เมื่อป้อนสัญญาณกระแสจุดเข้า  $i_{in}$  เป็นสัญญาณไซน์ ที่มีขนาด  $-50\mu\text{A}$  ถึง  $50\mu\text{A}$

- (ก) สัญญาณไซน์ 1MHz
- (ข) สัญญาณไซน์ 10MHz
- (ค) สัญญาณไซน์ 100MHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในรูปที่ 4.10 เป็นผลการเลียนแบบการทำงานของวงจรรูปที่ 4.2 เมื่อเมื่อป้อนสัญญาณ กระแสจุดเข้า  $i_{in}$  เป็นสัญญาณไซน์ ที่มีขนาด  $-50\mu A$  ถึง  $50\mu A$  ที่ความถี่ต่างๆ ดังนี้ 1MHz, 10 MHz และ 100MHz ซึ่งแสดงผลการเลียนแบบการทำงานในรูปที่ 4.10(ก) ถึง 4.10(ค) ตามลำดับ เพื่อทดสอบช่วงของความถี่ในการปฏิบัติงานของวงจรถูกออกแบบ จะเห็นได้ว่าวงจรถูกพัฒนาขึ้น มีช่วงปฏิบัติการทางความถี่ในย่านกว้าง และในรูปที่ 4.10(ค) จะเริ่มมีความผิดเพี้ยนของสัญญาณในช่วงตัดผ่านศูนย์ ซึ่งอันเป็นผลเนื่องมาจากช่วงเวลาหน่วง (Delay Time:  $T_d$ ) ของมอสทรานซิสเตอร์ ที่จุดเข้าของวงจรถูกพัฒนาเป็นวงจรรขยายคลาซ B ซึ่งสามารถประมาณได้จาก

$$T_d = \frac{C_{gs} V_T}{I_D} \quad (4.83)$$

- เมื่อ  $C_{gs}$  คือ ค่าเก็บประจุระหว่างขาคู่กับขาซอสของมอสทรานซิสเตอร์ที่จุดเข้าของวงจรร  
 $V_T$  คือ แรงดันไฟฟ้าวิกฤต  
 $I_D$  คือ กระแสที่ไหลที่ขาเดรน ซึ่งพิจารณาเป็นค่าประสิทธิผล (Effective Value)

จากสมการที่ (4.83) ถ้าแทนค่า  $C_{gs} = 1.4 \times 10^{-14} \text{ F/m}^2$ ,  $V_T = 0.6 \text{ V}$  และ  $I_D = 35.36 \mu A$  จะได้ว่า ช่วงเวลาหน่วงของมอสทรานซิสเตอร์ที่จุดเข้าของวงจรถูกพัฒนา คือ  $2.375 \times 10^{-10}$  วินาที ดังนั้นในช่วงที่ สัญญาณจุดเข้ามีความถี่เพิ่มมากขึ้น ผลของเวลาหน่วงของมอสทรานซิสเตอร์ ก็จะมีผลต่อการ ทำงานของวงจรมากยิ่งขึ้นด้วย

#### 4.5 บทสรุป

วงจรรีเลย์กระแสแบบเต็มคลื่นสำหรับสัญญาณขนาดเล็กที่มีการทำงานในโหมดของ กระแส โดยใช้ CMOS แบบใหม่ที่ได้นำเสนอจะเป็นวงจรมีขนาดเล็ก อุปกรณ์น้อย ทำให้ สามารถนำไปสร้างวงจรรวมได้ง่าย และมีประสิทธิภาพในการทำงานสูงตลอดจนให้ค่าความ แม่นยำในการทำงานที่ดี โดยไม่มีความผิดเพี้ยนของสัญญาณในช่วงสัญญาณตัดผ่านศูนย์ และมีช่วง ปฏิบัติงานในย่านกว้าง รวมทั้งมีผลตอบสนองต่อความถี่ในการปฏิบัติงานที่สูง การทดสอบ สมรรถนะของวงจรรีเลย์กระแสแบบเต็มคลื่นที่ได้พัฒนาขึ้น จะทำการทดสอบโดยเลียนแบบการ ทำงานด้วยโปรแกรม PSPICE ผลการทดสอบสามารถยืนยันถึง ช่วงปฏิบัติการ ความแม่นยำ และ ผลตอบสนองทางความถี่ของวงจรถูกพัฒนา

## บทที่ 5

# บทสรุปและวิจารณ์

### 5.1 บทสรุปและวิจารณ์

ในการนำเสนอหลักการและวิธีการออกแบบวงจรเรียงกระแสแบบเต็มคลื่นสำหรับสัญญาณขนาดเล็กที่ได้เสนอขึ้นในวิทยานิพนธ์นี้ เป็นอีกแนวทางหนึ่งที่ได้ทำการวิจัยและพัฒนาขึ้น โดยการออกแบบจะอาศัยหลักการการทำงานของวงจรรวมและการทำงานในโหมดของกระแส โดยใช้ CMOS ที่มีโครงสร้างเป็นวงจรขยายคลาส AB/B ซึ่งการทำงานของวงจรในคลาส AB/B จะเป็นการเพิ่มความเร็วในการทำงานที่สูงขึ้น โดยผลของช่วงเวลาหนึ่งเป็นผลทำให้ความผิดเพี้ยนของสัญญาณในช่วงตัดผ่านศูนย์น้อยลง ทำให้วงจรสามารถใช้งานกับสัญญาณจุดเข้าที่มีขนาดเล็กได้ และเป็นการลดขนาดของวงจรให้เล็กลง ใช้อุปกรณ์น้อยเพื่อรองรับกับเทคโนโลยีของวงจรรวมขนาดใหญ่ สมรรถนะการทำงานของวงจรสามารถยืนยันได้ด้วยผลการวิเคราะห์คุณสมบัติของวงจรในทางทฤษฎี ผลการเลียนแบบการทำงานของวงจรด้วยโปรแกรม PSPICE

### 5.2 ข้อเสนอแนะและแนวทางในการทำวิจัยและพัฒนาต่อ

วงจรเรียงกระแสแบบเต็มคลื่นสำหรับสัญญาณขนาดเล็กโดยใช้ CMOS ที่ได้เสนอขึ้นในวิทยานิพนธ์นี้ใช้แหล่งจ่ายศักดา 2.4V เพื่อที่จะสามารถใช้พลังงานจากแหล่งจ่ายแบตเตอรี่หรือแหล่งจ่ายพลังงานแบบพกพาได้ ทำให้เกิดความสะดวกมากยิ่งขึ้นในการใช้งาน ดังนั้นในการพัฒนาต่อไปโดยลดแหล่งจ่ายศักดาให้แก่วงจรให้น้อยลงจึงเป็นแนวทางหนึ่งที่จะทำการวิจัยและพัฒนาต่อไป

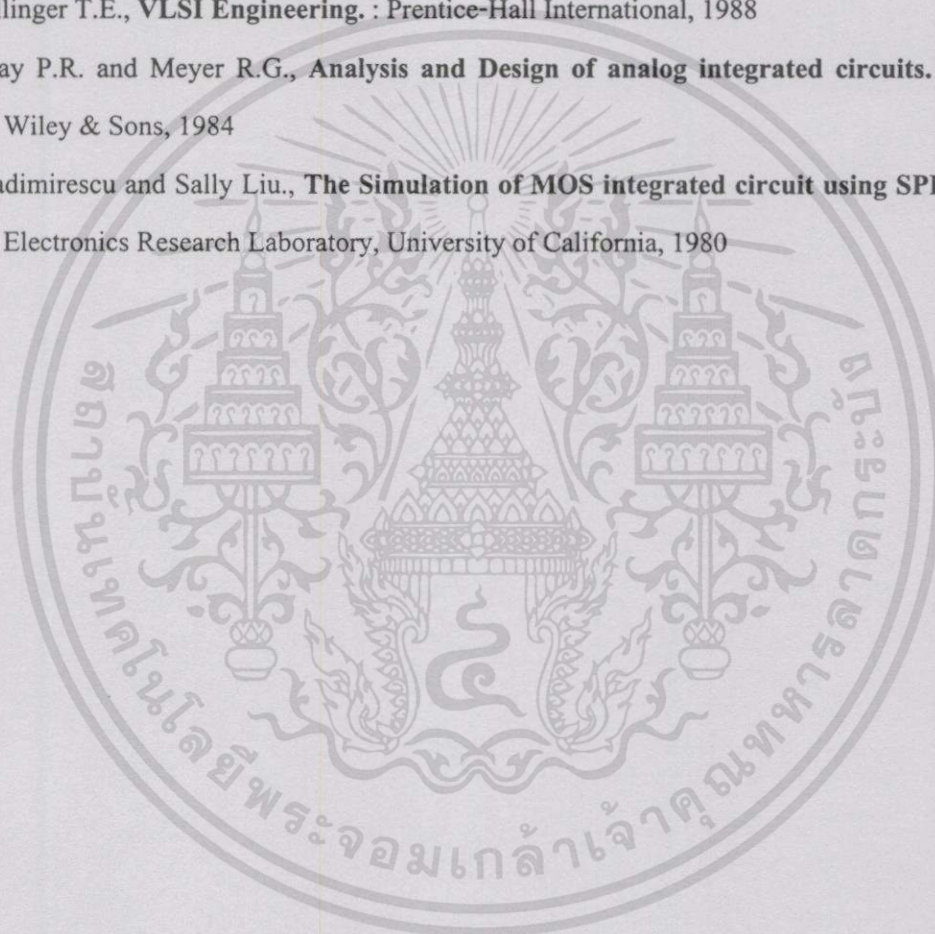
## เอกสารอ้างอิง

- [1] Curtis D. Johnson **Process Control Instrumentation Technology**. : Prentice-Hall, 1997
- [2] Mayer R.G. “Low-Power Monolithic RF Peak Detector Analysis”, IEEE Journal of Solid State Circuits, vol. 30, no.1, 1995.
- [3] Surakamponorn W., Anuntahirunrat K. and Riewruja V. “Sinusoidal Frequency doublers and full-wave rectifier using translinear current conveyer”, Electronics Letters, vol. 34, no. 22, 1998. pp. 2077-2079
- [4] Surakamponorn W., “Sinusoidal Frequency doublers using operational amplifiers”, IEEE Trans. Instrum. Meas., vol. 37, no. 2, 1988, pp. 259-262
- [5] Grene J.G., Tobay G.E. and Huelsman L.P. **Operation amplifiers, design and application**. : McGraw-hill, 1971
- [6] Roberge J.K **Operation amplifiers: theory and practice**. : Wiley, 1975
- [7] ANTONIOU, A., “Design of precision rectifiers using operational amplifiers”, Proc. IEE, vol. 121, no. 10, 1974, pp. 1041-1044
- [8] Franco S. **Design with operational amplifier and analog intergrated circuits**. : New York, McGraw-hill, 1988
- [9] Gray P.R. and Meyer R. G. **Analysis and design of analog intragrated ciruits**. : New York, Wiley, 1993
- [10] Sedra A. S., Smith K.C. **Microelectronic Circuit**. : Oxford University, Press, Inc., 1982
- [11] Barker R.W.J. and Hart B. L “Precision absolute-value circuit technique” INT. J. Electronics, vol. 66, no. 3, 1989, pp. 445-448
- [12] Barker R.W.J. “Versatile precision fullwave rectifier” Electronics Letters, vol. 13, no. 5, 1977. pp. 143-144
- [13] Surakamponorn W., Jutaviriya S. and Apajinda T. “Full-wave rectifiers using operational amplifiers and resistors” INT. J. Electronics, vol. 66, no. 6, 1989. pp. 913-916
- [14] Riewruja V., Surakamponorn W. and Surawatpunya C. “Integrable voltage-controlled and current-controlled nonlinear resistances” IEE Proceedings., vol. 137, Pt. G, no. 4, 1990. pp. 238-246
- [15] Surakamponorn W., Jutaviriya S. and Apajinda T. “Dual translinear sinusoidal frequency doubler and fullwave rectifier” INT. J. Electronics, vol. 66, no. 6, 1989. pp. 913-916

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- [16] เฉลิมภักดิ์ พงษ์สมุทร. “การชดเชยผลของอุณหภูมิในวงจรสายพานกระแสแบบทรานส์ลิเนียร์และวงจรขยายโอทีเอ.” วิทยานิพนธ์วิศวกรรมศาสตรมหาบัณฑิต สาขาวิศวกรรมไฟฟ้า บัณฑิตวิทยาลัย, สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง. 2542
- [17] Toumazou C., Lidgley F.J. and Chattong S. “High Frequency current conveyor precision full-wave rectifier” *Electronics Letters*, vol. 30, no. 10, 1994. pp. 745-746
- [18] Riewruja V., Chaikla A., Tammarugwattana N. and Julsereewong P. “OTA-based precision full-wave rectifier” *Proceeding of the 14<sup>th</sup>, KACC’99 October, 1999.* pp.E259-E261
- [19] Penny W.M. and Lau L. **Mos Integrated Circuits.** : New York, Van Nostrand Reinhold, 1972
- [20] เกียรติศักดิ์ คมวัชร. “การออกแบบและประยุกต์ใช้งานวงจรแปลงแรงดันเป็นกระแสแบบปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์โดยอาศัยหลักการทำงานของวงจรรวม.” วิทยานิพนธ์วิศวกรรมศาสตรดุษฎีบัณฑิต สาขาวิศวกรรมไฟฟ้า บัณฑิตวิทยาลัย, สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง. 2540
- [21] Lilienfeld J.E., Canadian Patent application filed October 25; U.S. Patent 1745175 (1930), 1877140 (1932), 1900018 (1933)
- [22] Heil O., British Patent 439457 (filed and granted 1935)
- [23] Bardeen J. and Brattain, “The transistor: A Semiconductor Triod”, *Phys. Rev.*, 74, 230 (July, 1948) ; also U.S. Patent 2524035, October, 1950
- [24] Shockley W., “A Unipolar ‘Field-Effect’ Transistor”, *Proc. IRE.*, 40, November, 1952, pp. 1365-1376
- [25] Dacey G.C. and Ross I.M., “Unipolar Field-Effect Transistor”, *Proc. IRE.*, 41, 1953, pp. 970-979
- [26] Kahng D. and M.M. Atalla, “Silicon-Silicon Dioxide Field Induced Devices”, *Solid-State Device Reserch Conference, Pittsburgh, 1960.*
- [27] Coughlin R.F., **Principle and Application of Semiconductors and Circuits.** : Prentice-Hall, 1971
- [28] Ong D.G., **Modern Mos Techonlogy.** : New York, Mc Gtaw-Hill Book Co, Inc., 1986
- [29] Micosim Corp., **PSPICE.** : Laguna Hills, CA 92653, U.S.A., May, 1980
- [30] Vladimirescu A. and Liu S., **The Simulation of MOS integrated Circuits Using SPICE2.** : Memorandum NO. UCB/ERL M80/7, 1980.
- [31] Shichman H. and Hodges D.A., “Modeling and Simulation of Insulated-Gate Field-Effect Transistor Swiching Circuits”, *IEEE J. Solid State Circuit, SC-3, 1968.*

- [32] Sah C.T. "Characteristic of The Metal-Oxide-Semiconductor Transistor", IEEE Trans. Electron Devices, vol ED-11, July, 1964, pp.324-345
- [33] Ferry D.K., Akers L.A. and Greeneich E.W., **Ultra Large Scale Integrated Microelectronics.** : Prentice-Hall, 1988
- [34] Tsividis Y.P., **Operational and Modeling of The MOS Transistor.** : Mc Graw-Hill, 1988
- [35] Allen P.E. and Holberg D.R., **CMOS Analog Circuit Design.** : Holt Rinehart and Winston, 1987
- [35] Dillinger T.E., **VLSI Engineering.** : Prentice-Hall International, 1988
- [36] Gray P.R. and Meyer R.G., **Analysis and Design of analog integrated circuits.** : John Wiley & Sons, 1984
- [37] Vladimirescu and Sally Liu., **The Simulation of MOS integrated circuit using SPICE2.** : Electronics Research Laboratory, University of California, 1980

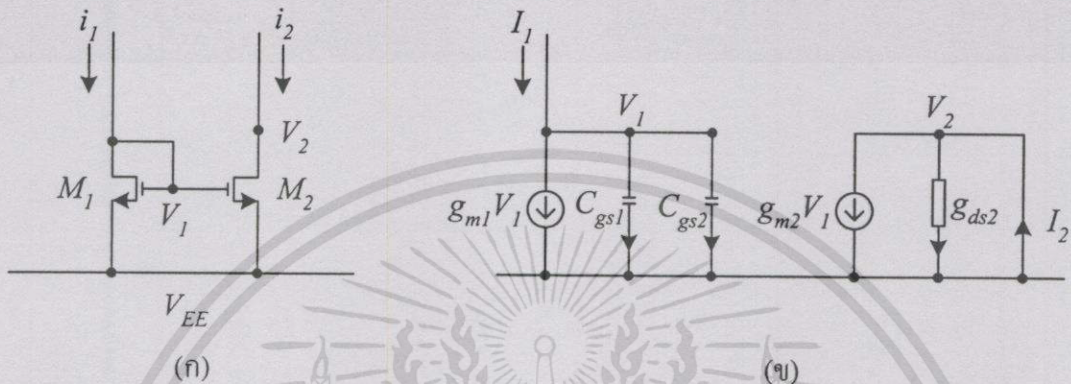




เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ภาคผนวก ก

การหาสมรรถนะของวงจรสะท้อนกระแสแบบพื้นฐาน โดยใช้โมสเฟต



รูปที่ ก1 (ก) วงจรสะท้อนกระแสแบบพื้นฐาน

(ข) วงจรเสมือน

วงจรสะท้อนกระแสแบบพื้นฐานโดยใช้โมสเฟตและวงจรเสมือน สำหรับหาผลตอบสนองของสัญญาณไฟตรงและสลับแสดงในรูปที่ ก1(ก) และ ก1(ข) ตามลำดับ การหาผลตอบสนองของสัญญาณไฟตรงและสลับขนาดเล็กจะสามารถหาได้ดังนี้

$$\text{ที่จุด } V_1 \quad I_1 = (g_{m1} + C_{gs1}s + C_{gs2}s)V_1 \quad (\text{ก.1})$$

$$\text{ที่จุด } V_2 \quad I_2 = g_{m2}V_1 + g_{ds2}V_2 \quad (\text{ก.2})$$

ถ้ากำหนดให้  $g_{ds} \ll g_m$  สมการที่ (ก.2) จะเขียนได้ดังนี้

$$I_2 = g_{m2}V_1 \quad (\text{ก.3})$$

หรือ

$$V_1 = \frac{I_2}{g_{m2}} \quad (\text{ก.4})$$

แทนสมการที่ (ก.4) ลงในสมการที่ (ก.1) จะได้

$$I_1 = \left( \frac{g_{m1} + C_{gs1}s + C_{gs2}s}{g_{m2}} \right) I_2 \quad (\text{ก.5})$$

จากสมการที่ (ก.5) สามารถหาฟังก์ชันส่งผ่าน (Transfer Function) ของวงจรสะท้อนกระแสแบบพื้นฐานโดยใช้มอสมเฟทได้ดังนี้

$$\frac{I_2(s)}{I_1(s)} = \frac{g_{m2}}{g_{m1} + C_{gs1}s + C_{gs2}s} \quad (\text{ก.6})$$

หรือ

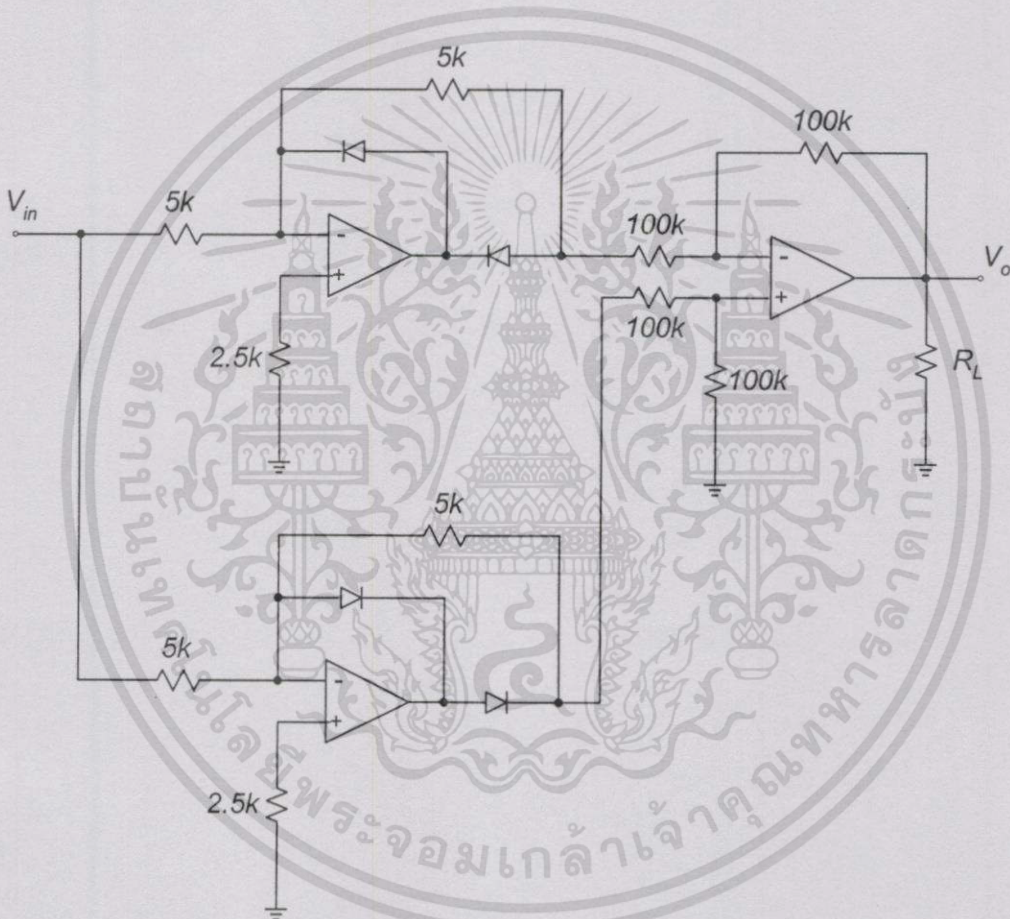
$$\frac{I_2(s)}{I_1(s)} = \frac{g_{m2}}{g_{m1}} \left[ \frac{1}{1 + \frac{(C_{gs1} + C_{gs2})s}{g_{m1}}} \right] \quad (\text{ก.7})$$

ถ้าพิจารณาที่ความถี่ต่ำๆ หรือ  $s$  มีค่าน้อยมากๆ สมการที่ (ก.7) จะเขียนได้ว่า

$$\frac{i_2}{i_1} = \frac{g_{m2}}{g_{m1}} \quad (\text{ก.8})$$

## ภาคผนวก ข

วงจรเรียงกระแสแบบเต็มคลื่นโดยใช้ออปแอมป์ต่อร่วมกับไดโอดที่นำมาใช้ในการเลียนแบบการทำงานโดยโปรแกรม PSPICE เพื่อทดสอบสมรรถนะของวงจรเรียงกระแสแบบเต็มคลื่นที่ได้พัฒนาขึ้น ดังแสดงในรูปที่ ข.1

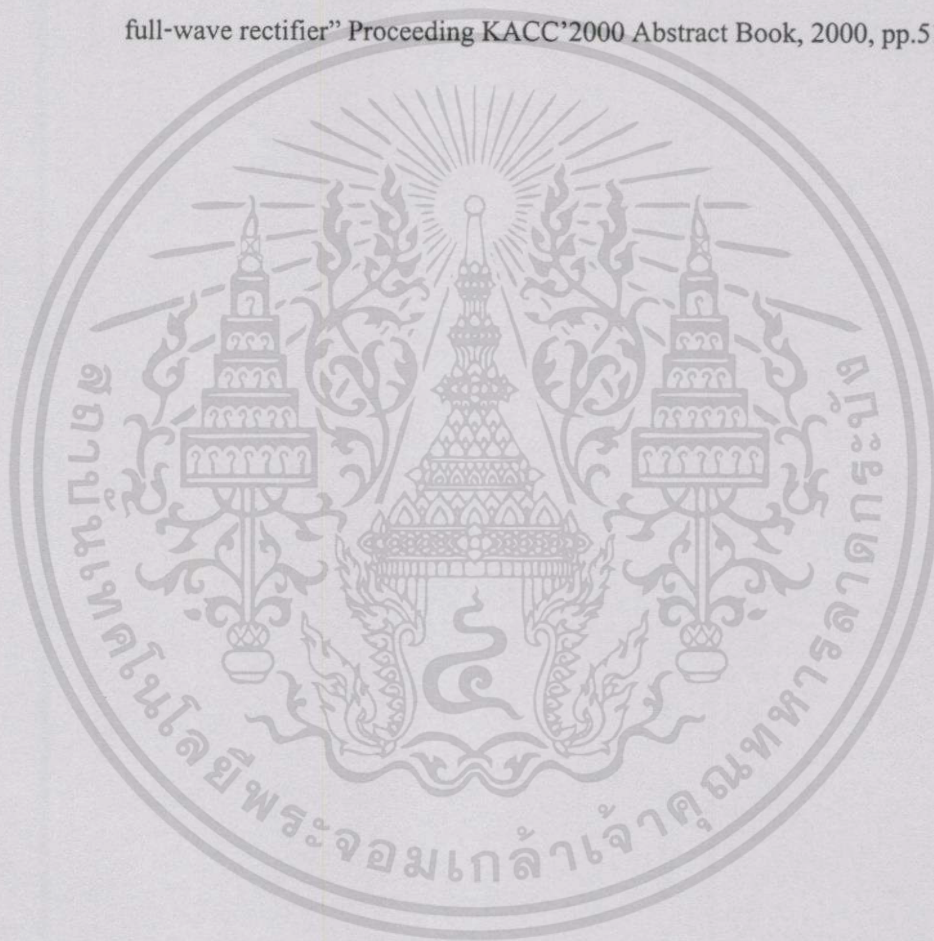


รูปที่ ข.1 วงจรเรียงกระแสแบบเต็มคลื่นโดยใช้ออปแอมป์ต่อร่วมกับไดโอด

## ภาคผนวก ก

บทความวิจัยที่ได้รับการพิจารณาให้เสนอในการประชุมวิชาการระดับนานาชาติ KACC 2000 15<sup>th</sup> Korea Automatic Control Conference, 19-21 October 2000 ณ ประเทศเกาหลีใต้ ดังนี้

- [1] Vanchai Riewruja, Chaleompun Wangwiwattana, Rojanakorn Guntapong, Amphawan Chaikla and Anong Linthong “A high frequency CMOS precision full-wave rectifier” Proceeding KACC’2000 Abstract Book, 2000, pp.514

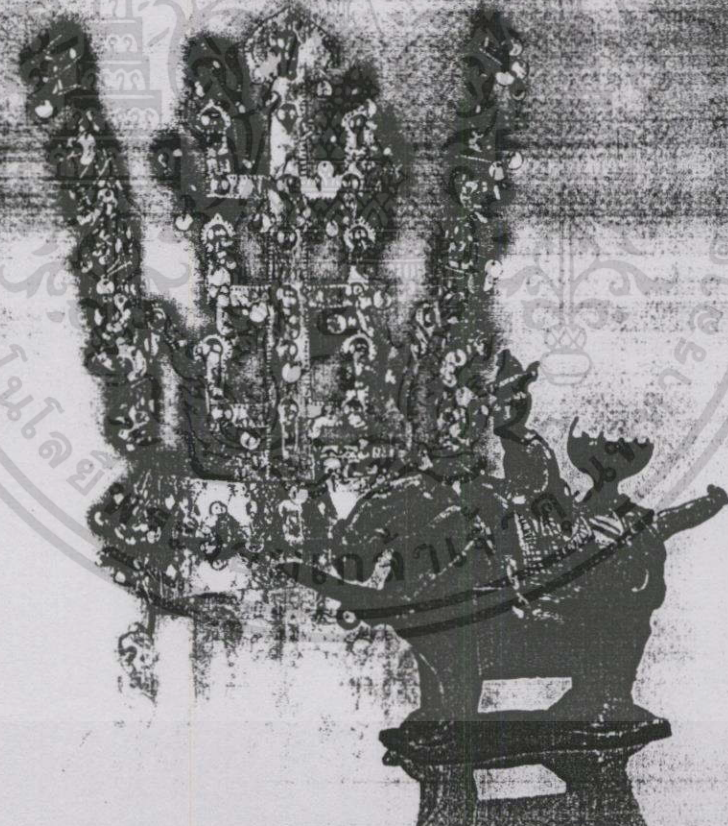


KACC 2000 Abstract Book

# KACC 2000 제 15회 한국자동제어학술회의 요약문집

## 15th Korea Automatic Control Conference

- 일시 : 2000년 10월 19일(목) ~ 10월 21일(토)
- 장소 : 현대인재개발원(용인)



**ICASE** 제어·자동화·시스템공학회  
 Institute of Control, Automation and Systems Engineers, Korea

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Chair: Anong Linthong (KMUTT)

14-09 Page 509

**Linear 3-Terminals Voltage Control Current Source**  
Jirawat Parkklang, Amnard Jenjrojpipat and  
Surasak Nueurcharoen, *KMUTT, Thailand*

14-20 Page 510

**High-Speed BiCMOS Comparator**  
Jirawat Parkklang and Wanchana Thongtungsai, *KMUTT,  
Thailand*

14-47 Page 511

**Solar Cells Characteristics Tester**  
Jirawat Parkklang, Amnard Jenjrojpipat and Santi Hanklat,  
*KMUTT, Thailand*

14-48 Page 512

**A Current-mode peak detector circuit**  
Vanchai Riewruja, Anong Linthong, Anucha Kaewpoonsuk,  
Rujasorn Gunlapong and Somchai Supaph, *KMUTT,  
Thailand*

14-29 Page 513

**A High-speed Max-Min circuit**  
Vanchai Riewruja, Chirapong Vanchai Riewruja,  
Amphawan Chaikla and Somchai Supaph, *KMUTT, Thailand*

14-49 Page 514

**A High frequency CMOS precision full-wave rectifier**  
Vanchai Riewruja, Chirapong Vanchai Riewruja,  
Rujasorn Gunlapong, Amphawan Chaikla and  
Anong Linthong, *KMUTT, Thailand*

#### FP109 : Room(501)

**Robotics and Bio-Systems (1)**

Chair: Jong-Hyeon Park (Hanyang Univ.)

14-06 Page 515

**Dynamic Robust Path-Following Using Temporary Path  
Generator for Mobile Robots with Nonholonomic Constraints**  
Sunghee Lee, Jongguk Yim, and Jong-Hyeon Park,  
*Hanyang Univ., Korea*

14-21 Page 516

**Learning-possibility for neuron model in Medical Superior  
Temporal area**  
Yoshiaki SEKIYA, Tomoo AOYAMA and Hanxi ZHU,  
*Miyazaki University, Japan*, Zheng TANG, *Toyama  
University, Japan*

14-38 Page 517

**Development of a Simulator for Off-Line Programming of  
Gantry-Robot Welding System**  
Jae Ki Ahn, Mincheol Lee, Kwon Son, and Jae  
Woo Choi, *Pusan National University, Korea*, Chang-  
Wook Jung and Hyung-Sik Kim, *Hyundai Heavy Industries  
Co., Ltd. Korea*

14-41 Page 518

**Quantitative structure activity relationships for medicines  
based on use of neural networks**  
Tomoo AOYAMA and Hanxi ZHU, *Miyazaki University,  
Japan*, Umpei NAGASHIMA, *National Institute for  
Advanced Interdisciplinary Research, Japan*

15-20 Page 519

**A Bilateral Teleoperation Control Scheme for 2-DOF  
Manipulators with High Reduction Ratio Joints**  
Sung Ho Ahn and Ji Sup Yoon, *Korea Atomic Energy  
Research Institute, Korea*, Sang Jeong Lee, *Chungnam  
National Univ., Korea*

15-49 Page 520

**The running experiment of the wheel type mobile robot**  
Masanori Sugisaka and Hitashi Aiso, *Oita University, Japan*

#### FP118 : Room(501)

##### Identification and Estimation

Chair: Oh-Kyn Kwon (Inha Univ.)

16-10 Page 521

**Robust H<sub>∞</sub> infinity FIR Sampled-Data Filtering**  
Hee-Seob Ryu, Kyung-Sang Yoo, and Oh-Kyu Kwon,  
*Inha Univ., Korea*

16-30 Page 522

**Pre-filtering and Location Estimation of a Loose Part**  
Jung-Soo Kim and Tae-Wan Kim, *Korea Atomic Energy  
Research Institute, Korea*, Joon Lyou, *Chungnam  
National Univ., Korea*

16-50 Page 523

**An Application of GP-based Prediction Model to Sunspots**

Hiroshi YANO, Ikuo YOSHIHARA, and  
Tomoo AOYAMA, *Miyazaki University, Japan*,  
Makoto NUMATA,  
*Tohoku University, Moriushi YASUNAGA, Tsukuba  
University, Japan*

17-10 Page 524

**Financial Application of Time Series Prediction based on  
Genetic Programming**  
Ikuo YOSHIHARA, Tomoo AOYAMA,  
and Moriushi YASUNAGA, *Miyazaki University, Japan*

17-30 Page 525

**Recursive State Space Model Identification Algorithms Using  
Subspace Extraction via Schur Complement**  
Yoshinori TAKEI, Jun IMAI and Kiyoshi WADA,  
*Kyushu University, Japan*

17-50 Page 526

**Direct estimation of physical parameters of an RLC electrical  
circuit by sixteen continuous-time methods**  
Michel Menster and Kiyoshi Wada, *Kyushu University,  
Japan*

18-10 Page 527

**Structural Dynamic System Reconstruction for Modal  
Parameter Estimation**  
Hyeon Yun Kim and Woonbong Hwang, *Changwon  
Proving Ground/ADD*

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## A high frequency CMOS precision full-wave rectifier

V. Riewruja, C. Wangwiwattana, R. Guntapong,  
A. Chaikla, A. Linthong

Faculty of Engineering, King Mongkut's Institute of Technology Ladkrabang,  
Ladkrabang, Bangkok 10520, Thailand  
(Tel: 66-2-739-1362; Fax: 66-2-326-9989; E-mail: vanchai@cs.eng.kmitl.ac.th)

### Abstract

In this article, the realization of a precision full-wave rectifier circuit for analog signal processing, which operates throughout in the current domain, is presented. The circuit makes use of a MOS class B/AB configuration, and provides a wide dynamic range and wide-band capability. The rectifier has a simple circuit configuration and is suitable for implementing in CMOS integrated circuit form as versatile building block. The characteristic of the circuit exhibits a low distortion in the output signal at low level input signal. PSPICE simulation results demonstrating the characteristic of the proposed circuit are included.

### 1. Introduction

An absolute value circuit or a precision rectifier is one of important circuit building block used in analog signal processing systems. Usually, precision rectifiers exhibit significant zero-crossing distortion. The classical approaches to realize a precision rectifier are based on the use of operational amplifiers (op-amp) and diodes [1] or bipolar transistors operating in class B [2], [3]. These approaches exhibit the output distortion evident during the zero-crossing of the low-level input signal due to the delay caused by the switching between "on" and "off" state of diodes or bipolar transistors. Alternatively, an approach based on the use of operational-amplifier supply-current sensing technique has been shown to realize a precision rectifier [4]. This approach requires the signal current much greater than the op-amp bias current to avoid nonlinearity error due to the op-amp characteristic [5]. In addition, two approaches to improve the nonideal precision rectifier performance based on current mode technique, which is demonstrated the use of current conveyors and diodes as the active elements, have been reported in literature [6], [7]. These approaches used the diodes biased to the edge of conduction to reduce the delay and improve high frequency performance. In CMOS technology, the diodes can replace by a drain-gate-connected MOS transistor [8]. However, the MOS diodes exhibit the

nonideal V-I characteristic. The realization of a CMOS full-wave rectifier can be implemented by the use of op-amp and MOS transistors operating in class B [9]. The high frequency limitation of this scheme is due to the finite gain bandwidth product of the op-amp and the delay caused by switching of MOS transistors. Another approaches are based on a CMOS class AB configuration [10], [11]. These approaches require the signal current greater than four times of the bias current to avoid square law error of MOS transistors. Recently, there has been much effort to reduce the supply voltage of analog CMOS systems. This is due to the demand of portable and battery-powered equipment. The purpose of this paper is to propose a CMOS circuit technique for the realization of a low-voltage precision full-wave rectifier circuit. The resulting performances of the proposed circuit have high accuracy and wide-band capability.

### 2. Circuit description

The proposed high frequency CMOS precision full-wave rectifier is shown in figure 1. The transistor  $M_4$  and the current source  $I_1$  generate a constant voltage  $V_B$  to provide a prebias  $M_1$  and  $M_2$ . The constant voltage  $V_B$  is approximately equal to the sum of the threshold voltage of the transistors  $M_1$  and  $M_2$ ,  $V_{T1} + V_{T2}$ , and brings them to the edge of conduction. The transistors  $M_2 - M_3$  and  $M_5 - M_6$  form a unity gain current mirror. The transistor  $M_7$  and the current source  $I_2$  are used to alleviate the channel-length modulation effect of the transistor  $M_3$ . During a positive input current  $i_{in} > 0$ , the current  $i_{in}$  flows through the transistor  $M_2$  that causes the gate-source voltage of the transistor  $M_2$  to increase and the gate-source voltage of the transistor  $M_1$  to decrease effecting  $M_1$  to cutoff. Similarly, the flow of a negative current  $i_{in} < 0$  through the transistor  $M_1$  causes the transistor  $M_2$  to cutoff. Therefore the currents  $I_{D1}$  and  $I_{D2}$  can be given by

$$I_{D1} = i_{in} \text{ and } I_{D2} = 0 \text{ for } i_{in} \leq 0 \quad (1a)$$

and

$$I_{D2} = i_{in} \text{ and } I_{D1} = 0 \text{ for } i_{in} \geq 0 \quad (1b)$$

The current mirror  $M_2$  and  $M_3$  reflects a positive current  $i_{in}$  in order to add to the current  $I_{D1}$  that equal to a negative current  $i_{in}$ . Consequently, the current  $I_{D5}$ , the sum of  $I_{D1}$ ,  $I_{D3}$  and the current  $I_2$  is full-wave rectified. The current mirror  $M_5$  and  $M_6$  reflects the current  $I_{D5}$  to the output node and the current source  $I_3$ , which equal to the value of the current source  $I_2$ , is used to eliminate a DC current offset of the output current  $i_{out}$ . Then the output current  $i_{out}$  can be stated as

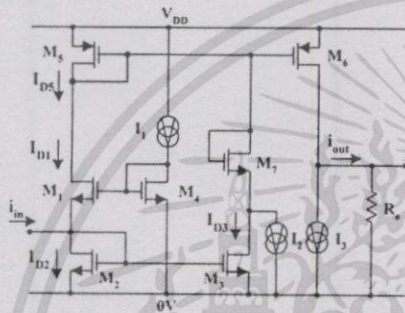


Figure 1. The proposed circuit

$$i_{out} = I_{D1} + I_{D2} - I_3 = |i_{in}| \quad (2)$$

It is clearly seen that  $i_{out}$  contains the full-wave rectification of an input signal current.

3. Circuit performance

The ideal circuit performance so far has been based on the assumptions that the current mirrors have unity gain and transistors are perfectly matched. However, in a practical realization, several nonidealities that contribute to error from the ideal performance are presented. The major factors that consider are the finite drain resistance of the transistors, transistor mismatch and temperature effect. From the circuit in figure 1, the sources of all transistors are connected to the body. Therefore, the operation of a MOS transistor is insensitive to the variation of the threshold voltage caused by the body effect. During the negative current input  $i_{in} < 0$ , the current  $i_{in}$  is mirrored into output node by the current mirror  $M_5$  and  $M_6$ . Then the output current  $i_{out}$  can be approximated by

$$i_{out} = i_{in}(1 - \epsilon_N) \quad \text{for } i_{in} > 0 \quad (3)$$

and

$$\epsilon_N = \frac{\Delta gm_n}{gm_5} + \frac{R_O}{r_{O6}} \quad (4)$$

where  $\Delta gm_n$  is the transconductance error due to the transistor mismatches on the transistors  $M_5$  and  $M_6$ ,  $gm_i$  and  $r_{oi}$  are the transconductance and the drain resistance, respectively, of the transistors  $M_i$  and  $R_O$  is given resistance that connected to the output node. During the positive current input  $i_{in} > 0$ , the current  $i_{in}$  is imposed to the output node by the current mirrors  $M_2 - M_3$  and  $M_5 - M_6$ . The output current  $i_{out}$  can be approximately given by

$$i_{out} = i_{in}(1 - \epsilon_P) \quad \text{for } i_{in} < 0 \quad (5)$$

and

$$\epsilon_P = \frac{(\Delta gm_n gm_2 + \Delta gm_p gm_5)}{gm_2 gm_5} + \left\{ \frac{gm_6 + gm_7}{gm_6 gm_7} + \frac{R_{O7}}{r_{O6}} \right\} \quad (6)$$

where  $\Delta gm_p$  is the transconductance error due to the transistor mismatches on the transistors  $M_2$  and  $M_3$ . The first terms of the right side of eqns. 4 and 6 are caused by the mismatch of the transistors formed positive and negative current mirrors, respectively. The second terms of the right side of eqns. 4 and 6 are due to the finite output resistance of the current mirrors. From eqns. 4 and 6, if  $\Delta gm_p = 0.03 \times 10^{-4} \text{ A/V}$ ,  $\Delta gm_n = 0.031 \times 10^{-4} \text{ A/V}$ ,  $gm_2 = 1.15 \times 10^{-4} \text{ A/V}$ ,  $gm_5 = 4.75 \times 10^{-4} \text{ A/V}$ ,  $gm_7 = 4.87 \times 10^{-4} \text{ A/V}$ ,  $r_{o3} = 1.195 \text{ M}\Omega$ ,  $r_{o5} = 632.9 \text{ k}\Omega$  and  $R_{O7} = 1 \text{ k}\Omega$ . Then the percentage of the error  $\epsilon_N$  and  $\epsilon_P$  are about 0.785% and 3.8%, respectively. It should be note that the output current error during the positive current input suffers more than during the negative current input.

For the temperature effect, the surface mobility and the threshold voltage are the temperature-dependent parameters. The current transfer error of the current mirrors can be prevented if the transistors are perfectly matched. However, the variation of the bias voltage  $V_B$  exhibits temperature dependence. The bias voltage  $V_B$  variation,  $\Delta V_B$ , is approximated by

$$\Delta V_B = \frac{\Delta T}{300^\circ} \sqrt{\frac{2I_1}{\beta_4}} - \alpha \Delta T \quad (7)$$

where  $\Delta T$  and  $\beta_4$  are the temperature variation from the room temperature and the transconductance parameter ( $K_F W/L$ ) of the transistor  $M_4$ , respectively. The factor  $\alpha$  is depended on the substrate doping and oxide thickness [12]. If  $I_1 = 30 \mu\text{A}$ ,  $\beta_4 = 220 \times 10^{-6} \text{ A/V}^2$ ,  $\Delta T = 10^\circ \text{ K}$  and  $\alpha = 2.057 \text{ mV}/^\circ \text{ K}$ , then the bias voltage variation  $\Delta V_B$  is about  $-3.18 \times 10^{-3} \text{ V}$ . It should be noted that the percentage of the bias voltage variation from the bias voltage,  $V_{T1} + V_{T2}$ , is about -0.26%

4. Simulation results

The performances of the proposed circuit were observed through the use of a SPICE analog simulation program. The BSIM MOS model of the 0.7 $\mu$ m double-poly CMOS process was used for the circuit simulation. The ratio of channel widths and lengths (W/L) of the devices used are as follows:  $W_1/L_1 = W_2/L_2 = W_3/L_3 = W_4/L_4 = W_5/L_5 = 2\mu\text{m}/0.7\mu\text{m}$  and  $W_6/L_6 = 1\mu\text{m}/1\mu\text{m}$ , the bias current  $I_1$  and  $I_2 = I_3$  are set to 30 $\mu$ A and 50 $\mu$ A, respectively, and  $V_{DD} = 2.4\text{V}$ . Figure 2 shows the DC transfer characteristic for the input signal current  $i_{in}$ , which is varied from -100 $\mu$ A to 100 $\mu$ A. Figure 3 shows the transient response of the circuit for the input signal frequencies 1MHz, 10MHz and 100MHz of peak amplitude 50 $\mu$ A. The low-level signal distortion of the proposed circuit can be illustrated by the use of 1MHz sine wave input signal of the peak amplitude 10 $\mu$ A that shows in figure 4. It is apparent that the circuit exhibits very low distortion for an input signal as low as 10 $\mu$ A peak amplitude.



Figure 2. DC transfer characteristic of the proposed circuit

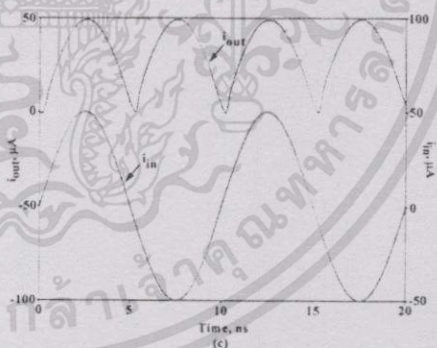
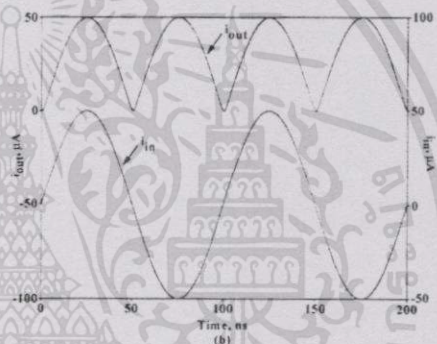
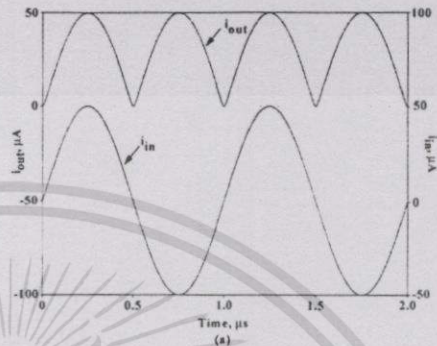


Figure 3. Transient response of the proposed circuit

- (a) for frequency 1MHz
- (b) for frequency 10MHz
- (c) for frequency 100MHz

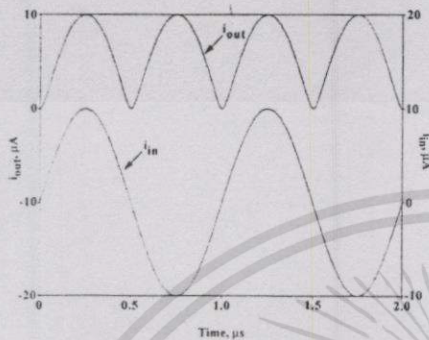


Figure 4. Simulated transient response for 10uA peak-to-peak, 1MHz input signal

### 5. Conclusion

In this article, an alternative scheme suitable for fabrication using CMOS technology for the realization of a precision full-wave rectifier has been presented. The DC transfer characteristic shows a very low distortion at the zero crossing. The circuit performances were also discussed in detail. The simulation results have shown that the circuit performances have high accuracy and wide-band capability.

### 6. Acknowledgments

The authors would like to express sincere gratitude to the National Science Technology Development Agency (NASTDA), and the National Electronics and Computer Technology Center (NECTEC), Thailand.

### References

- [1]P. R. Gray and R. G. Meyer, "Analysis and design of analog integrated circuits", New York: Wiley, 1993.
- [2]R. W. J. Barker, "Versatile precision fullwave rectifier", Electron. Lett., Vol. 13. no. 5., pp. 143-144, 1977
- [3]R. W. J. Barker and B. L. Hart, "Precision absolute-value circuit technique", INT. J. Electronics, Vol. 66. no. 3., pp.445-448, 1989
- [4]C. Toumazou and F. J. Lidgley, "Wide-band precision rectification", IEE Proc. G, Vol. 134. no. 1., pp. 7-15, 1987
- [5]W. Surakampontorn, "Sinusoidal frequency doublers using operational amplifiers", IEEE Trans. Instrum. Meas., Vol. 37. no. 2., pp. 259-262, 1988
- [6]C. Toumazou, F. J. Lidgley and S. Chattong, "High frequency current conveyer precision full-wave rectifier", Electron. Lett., Vol. 30. no. 10., pp. 745-746, 1994
- [7]B. Wilson and V. Mannama, "Current-mode rectifier with improved precision", Electron. Lett., Vol. 31. no. 4., pp. 247-248, 1995
- [8]P. E. Allen and D. R. Holberg, "CMOS analog circuit design", Holt, Rinehart and Winston, 1987
- [9]Z. Wang, "Full-wave precision rectification that is performed in current domain and very suitable for CMOS implementation", IEEE Trans. on Circuits and Syst. I, Vol. 39. no. 6., pp. 456-462, 1992
- [10]J. Ramirez-Angulo, "High frequency low voltage CMOS diode", Electron. Lett., Vol. 28. no. 3., pp. 298-299, 1992
- [11]W. Surakampontorn and V. Riewruja, "Integrable CMOS sinusoidal frequency doubler and full-wave rectifier", INT. J. Electronics, Vol. 73. no. 3., pp. 627-632, 1992
- [12]J. P. Uyemura, "Circuit design for CMOS VLSI", Kluwer Academic Publishers, 1993

## ประวัติผู้เขียน

นายเฉลิมพันธ์ หวังวิวัฒนา เกิดเมื่อวันที่ 12 พฤศจิกายน พ.ศ. 2499 จังหวัดชุมพร และ  
ได้สำเร็จการศึกษาในระดับปริญญาตรี หลักสูตรอุตสาหกรรมศาสตรบัณฑิต สาขาเทคโนโลยีการ  
วัดคุม จากสถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ปีการศึกษา 2525 และในปีการ  
ศึกษา 2541 ได้เข้าศึกษาต่อในระดับปริญญาโท หลักสูตรวิศวกรรมศาสตรมหาบัณฑิต สาขา  
วิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ประสบการณ์การทำงาน เข้ารับราชการตั้งแต่ปี 2521 จนถึงปัจจุบัน ปัจจุบันดำรงตำแหน่ง  
อาจารย์ ระดับ 7 สังกัดภาควิชาวิศวกรรมการวัดคุม คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยี  
พระจอมเกล้าเจ้าคุณทหารลาดกระบัง

