

การออกแบบและถอดแบบค่าเก็บประจุไฟฟ้าแฝงของรอยต่อพีเอ็น
ของเอ็นมอสขนาดความยาวเกต 0.8 ไมครอน

DESIGNED AND EXTRACTION OF PARASITIC CAPACITANCE OF P-N
JUNCTION OF NMOS GATE LENGTH 0.8 MICRON



วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชาวิศวกรรมไมโครอิเล็กทรอนิกส์
คณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. 2561

KMITL-2018-EN-M-043-171

การออกแบบและถอดแบบค่าเก็บประจุไฟฟ้าแฝงของรอยต่อพีเอ็น
ของเอ็นมอสขนาดความยาวเกต 0.8 ไมครอน

DESIGNED AND EXTRACTION OF PARASITIC CAPACITANCE OF P-N
JUNCTION OF NMOS GATE LENGTH 0.8 MICRON



วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชาวิศวกรรมไมโครอิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ.2561

KMITL-2018-EN-M-043-171

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DESIGNED AND EXTRACTION OF PARASITIC CAPACITANCE OF
P-N JUNCTION OF NMOS GATE LENGTH 0.8 MICRON



RUJIPAD PEDLUB

A THESIS SUBMITTED IN PARTIAL FULFILLMENT
OF THE REQUIREMENT FOR THE DEGREE OF
MASTER OF ENGINEERING IN MICROELECTRONICS ENGINEERING
FACULTY OF ENGINEERING
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

2018

KMITL-2018-EN-M-043-171

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



COPYRIGHT 2018

FACULTY OF ENGINEERING

KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อวิทยานิพนธ์	การออกแบบและถอดแบบค่าเก็บประจุไฟฟ้าแฝงของรอยต่อพีเอ็นของเอ็นมอสขนาดความยาวเกต 0.8 ไมครอน
นักศึกษา	นายรุจิภาส เพชรลับ
รหัสนักศึกษา	59601185
ปริญญา	วิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชา	วิศวกรรมไมโครอิเล็กทรอนิกส์
พ.ศ.	2561
อาจารย์ที่ปรึกษาวิทยานิพนธ์	ผศ.ดร. รังสรรค์ เมืองเหลือ

บทคัดย่อ

วิทยานิพนธ์ฉบับนี้ได้นำเสนอการออกแบบโครงสร้างและการถอดแบบจำลองของค่าความจุไฟฟ้าแฝงของรอยต่อพีเอ็นของ NMOSFET ในวงจรรวมขนาดใหญ่ (VLSI) เพื่อทำการจำลองค่าความจุไฟฟ้าแฝงทั้งสองส่วน ส่วนแรกขึ้นกับพื้นที่สัมผัสของรอยต่อและส่วนที่สองขึ้นกับความยาวของเส้นรอบวงที่สัมผัสกับรอยต่อ การออกแบบโครงสร้างแบ่งออกเป็นสองส่วน ส่วนแรกได้แก่ โครงสร้างแบบ rectangular ($W=200 \mu\text{m}$, $L=400 \mu\text{m}$) ที่มีอัตราส่วนของเส้นรอบวงต่อพื้นที่น้อย และส่วนที่สองโครงสร้างแบบ multi-fringe ($W=4 \mu\text{m}$, $L=400 \mu\text{m}$, no. strip=50) ที่มีอัตราส่วนของเส้นรอบวงต่อพื้นที่มาก การถอดแบบจำลองสามารถทำให้ค่าความจุไฟฟ้าแฝงบริเวณรอยต่อ p-n มีความถูกต้องมากขึ้น วิธีการนี้สามารถถอดค่าความจุไฟฟ้าแฝงต่อหนึ่งหน่วยพื้นที่ ค่าความจุไฟฟ้าแฝงของเส้นรอบวงที่สัมผัสของรอยต่อ และค่าความจุไฟฟ้าแฝงด้านเกตออกไซด์ แบบจำลองค่าความจุไฟฟ้าแฝงของรอยต่อเสนอในแบบจำลองพารามิเตอร์ระดับ BSIM3V3 ใช้การคำนวณโดยการโปรแกรมเอ็กซ์เซลล์ช่วยในการถอดแบบจำลองพารามิเตอร์ ทำการเปรียบเทียบเพื่อตรวจสอบความถูกต้องของโมเดลความจุไฟฟ้าแฝงพบว่าค่าความจุไฟฟ้าแฝงมีค่าความคลาดเคลื่อนน้อยกว่า 4%

Thesis Title	Designed and Extraction of Parasitic Capacitance of p-n Junction of NMOS Gate Length 0.8 Micron
Student	Mr.Rujipad Pedlub
Student ID.	59601185
Degree	Master of Engineering
Program	Microelectronics Engineering
Year	2018
Thesis Advisor	Assist. Prof. Dr. Rangson Muanghlua

ABSTRACT

This thesis presents the designed structure and extraction modeling of the parasitic junction capacitance of p-n junction of NMOSFET in Very Large Scale Integrated Circuit (VLSI). To separate the area junction and the periphery junction component, the two test chips are designed. The designed structure is considered in two components. The rectangular structure ($W=200\ \mu\text{m}$, $L=400\ \mu\text{m}$) and the multi-fringe structure ($W=4\ \mu\text{m}$, $L=400\ \mu\text{m}$, number of strips=50) of p-n junction are used which the ratio between the perimeter and the area are low and high respectively. The extraction can lead to an improved accuracy on p-n junction capacitance. This methodology can extract parasitic capacitance due to bottom area junction and side-wall capacitance components at the field oxide side and gate oxide side. The junction capacitance model parameters in BSIM3V3 are proposed also. Use calculations by using the program Excel to extraction methodology. A comparison is made to check the accuracy of the capacitance models. The results show that the error is lower than 4%.

กิตติกรรมประกาศ

วิทยานิพนธ์เล่มนี้สำเร็จได้ด้วยความกรุณาจาก ผศ.ดร. รังสรรค์ เมืองเหลือ อาจารย์ผู้ควบคุมวิทยานิพนธ์ ที่ให้ความช่วยเหลือ สนับสนุน ให้คำแนะนำ ช่วยแก้ปัญหา ตรวจสอบ และแก้ไขวิทยานิพนธ์ และให้กำลังใจในการเขียนวิทยานิพนธ์จนสำเร็จ

ขอขอบพระคุณ รศ.ดร. วิสุทธิ์ ฐิติรุ่งเรือง, รศ.ดร. สุรศักดิ์ เนียมเจริญ, ดร. นรินทร์ อติวงศ์แสงทอง และคณาจารย์ทุกท่าน ที่ประสิทธิ์ประสาทวิชาความรู้ตลอดจนให้คำปรึกษาทางวิชาการ

ขอขอบพระคุณคณะกรรมการสอบวิทยานิพนธ์ทุกท่านที่ให้ข้อเสนอแนะและตรวจแก้ไขวิทยานิพนธ์ให้สมบูรณ์ยิ่งขึ้น

ขอขอบพระคุณ ศูนย์เทคโนโลยีไมโครอิเล็กทรอนิกส์ (TMEC) และนักวิจัยทุกท่าน ที่ให้การสนับสนุนการทำงานวิจัยในทุกๆด้าน โดยเฉพาะอย่างยิ่งการอำนวยความสะดวกในการใช้เครื่องมือที่ใช้ในการทดลองและวิเคราะห์ผลตลอดการวิจัย ทำให้งานวิจัยนี้สำเร็จลุล่วงได้ด้วยดี

ขอขอบพระคุณ ดร. อนุชา เรืองพานิช ซึ่งเป็นผู้ถ่ายทอดความรู้ในเรื่องการถอดแบบจำลองพารามิเตอร์มอเตอร์ซีสเตอร์ตั้งแต่เริ่มต้นจนถึงสิ้นสุดกระบวนการทุกอย่าง เป็นอาจารย์ที่ข้าพเจ้าเคารพรัก เป็นผู้ที่คอยแนะนำ ตรวจสอบและแก้ไขวิทยานิพนธ์

ขอขอบคุณพี่ๆ น้องๆ เพื่อนๆ ที่ศูนย์วิจัยอิเล็กทรอนิกส์ (ERC) ที่คอยให้คำแนะนำและให้กำลังใจมาโดยตลอด

ท้ายที่สุดขอกราบขอบพระคุณ นาย สัญญา เบ้าพูนทอง ผู้เป็นบิดา นาง สุวภัทร เพชรลับ ผู้เป็นมารดา และครอบครัว ผู้ซึ่งเป็นที่รักและเคารพยิ่ง ผู้ซึ่งเป็นแบบอย่างที่ดีต่อข้าพเจ้า ไม่ว่าจะเป็นความอดทน ความซื่อสัตย์ ความใฝ่รู้ ซึ่งทำให้ข้าพเจ้าทำวิทยานิพนธ์ฉบับนี้สำเร็จลุล่วงไปได้ด้วยดี และเป็นผู้ให้การสนับสนุนและเป็นกำลังใจในทุกๆเรื่องมาโดยตลอด

สำหรับคุณงามความดีอันใดที่เกิดจากวิทยานิพนธ์ฉบับนี้ ข้าพเจ้าขอมอบให้กับ บิดา มารดา และอาจารย์ ที่เคารพทุกท่าน ศูนย์วิจัยอิเล็กทรอนิกส์ และศูนย์เทคโนโลยีไมโครอิเล็กทรอนิกส์ ซึ่งเป็นสถานที่ให้ความรู้และประสบการณ์ในการทำวิจัยจนกระทั่งจบการศึกษา

นาย รุจิภาส เพชรลับ

สารบัญ

	หน้า
บทคัดย่อภาษาไทย.....	I
บทคัดย่อภาษาอังกฤษ.....	II
กิตติกรรมประกาศ.....	III
สารบัญ.....	IV
สารบัญตาราง.....	VII
สารบัญรูป.....	VIII
รายการสัญลักษณ์.....	XII
บทที่ 1 บทนำ.....	1
1.1 ความเป็นมาและความสำคัญของปัญหา.....	1
1.2 วัตถุประสงค์ของการศึกษา.....	2
1.3 ขอบเขตของงานวิจัย.....	3
1.4 ส่วนประกอบของวิทยานิพนธ์.....	3
บทที่ 2 ทฤษฎีและหลักการทำงาน.....	4
2.1 บทนำ.....	4
2.2 โครงสร้างมอส.....	4
2.2.1 แถบพลังงานของมอสในอุดมคติ.....	5
2.2.2 แถบพลังงานของมอสในทางปฏิบัติ.....	8
2.2.3 คุณลักษณะความจุไฟฟ้ากับแรงดัน.....	9
2.3 ทรานซิสเตอร์ชนิดมอสเฟต.....	15
2.3.1 โครงสร้างและสัญลักษณ์.....	16
2.3.2 การทำงานในย่านต่างๆ.....	18
2.4 ความจุไฟฟ้าของไดโอดแบบรอยต่อ p-n.....	22
2.4.1 ความจุไฟฟ้าเนื่องจากรอยต่อ.....	22
2.5 ศักย์ไฟฟ้าภายในรอยต่อ.....	24
บทที่ 3 การสร้างซีมอสทรานซิสเตอร์.....	26

สารบัญ(ต่อ)

	หน้า
3.1 กระบวนการสร้างพื้นฐาน.....	26
3.1.1 กระบวนการสร้างแผ่นเวเฟอร์.....	26
3.1.2 การออกซิเดชันทางความร้อน (Thermal Oxidation).....	27
3.1.3 กระบวนการโด๊ป (Doping Processes).....	28
3.1.3.1 การยิงฝังประจุ (Ion Implantation).....	28
3.1.3.2 การแพร่สารเจือ (Diffusion).....	29
3.1.4 โฟโตลิโธกราฟี (Photolithography).....	30
3.1.5 การลอกฟิล์มบาง (Thin Film Removal).....	31
3.1.5.1 การกัดแบบเปียก (Wet Etching).....	31
3.1.5.2 การกัดแบบแห้ง (Dry Etching).....	31
3.1.6 การสะสมชั้นฟิล์มบาง (Thin Film Deposition).....	33
3.1.6.1 การสะสมฟิล์มบางด้วยวิธีทางกายภาพ.....	34
3.1.6.2 การสะสมฟิล์มบางด้วยวิธีทางเคมี.....	35
3.2 การออกแบบโครงสร้าง.....	36
3.3 กระบวนการสร้างซีมอสทรานซิสเตอร์.....	38
3.4 การออกแบบโครงสร้างทดสอบค่าตัวเก็บประจุ.....	44
3.5 การทดสอบอุปกรณ์.....	47
3.6 การทดสอบและศึกษาการหาค่าตัวเก็บประจุในโครงสร้างเอ็นมอส.....	48
บทที่ 4 ผลการทดลองและวิเคราะห์ผล.....	50
4.1 ค่าความจุไฟฟ้าของรอยต่อ (Junction Capacitance Model).....	50
4.1.1 การออกแบบอุปกรณ์.....	53
4.2 ผลการทดลอง.....	58
4.3 การคำนวณหาค่าความจุไฟฟ้าของรอยต่อ.....	62
4.3.1 ค่าความจุไฟฟ้าของรอยต่อ N+/Psub.....	62
4.3.2 ค่าความจุไฟฟ้าของรอยต่อ NLDD/Psub.....	64
4.4 การหาแบบจำลองพารามิเตอร์ของรอยต่อ N+/Psub.....	66
4.4.1 การหาค่า PB และ PBSW ของรอยต่อ N+/Psub.....	66

สารบัญ(ต่อ)

	หน้า
4.4.2 การหาค่า MJ และ MJSW ของรอยต่อ N+/Psub.....	66
4.5 การหาแบบจำลองพารามิเตอร์ของรอยต่อ NLDD/Psub.....	67
4.5.1 การหาค่า PBSWG ของรอยต่อ NLDD/Psub.....	67
4.5.2 การหาค่า MJ และ MJSWG ของรอยต่อ NLDD/Psub.....	68
4.6 ความคลาดเคลื่อนในการถอดแบบจำลองพารามิเตอร์ของรอยต่อ.....	69
4.6.1 ความคลาดเคลื่อนในการถอดแบบจำลองพารามิเตอร์ของรอยต่อ N+/Psub.....	69
4.6.2 ความคลาดเคลื่อนในการถอดแบบจำลองพารามิเตอร์ของรอยต่อNLDD/Psub.....	69
บทที่ 5 สรุปผลการวิจัยและข้อเสนอแนะ.....	71
เอกสารอ้างอิง.....	75
ภาคผนวก.....	79
ภาคผนวก ก. ค่าคงที่ทางฟิสิกส์.....	80
ภาคผนวก ข. หน่วยในระบบฟิสิกส์.....	81
ภาคผนวก ค. คำอุปสรรค.....	82
ภาคผนวก ง. ผลงานที่ได้รับการตีพิมพ์.....	83
ประวัติผู้เขียน.....	89

สารบัญตาราง

ตารางที่	หน้า
3.1 รายละเอียดของกฎการออกแบบ.....	36
4.1 ค่าพารามิเตอร์จากการจำลองผลกระบวนการสร้างเอ็นมอสทรานซิสเตอร์โดยใช้โปรแกรม Sentaurus TCAD.....	52
4.2 แบบจำลองพารามิเตอร์ของรอยต่อ.....	70
5.1 ค่าพารามิเตอร์ของโครงสร้างรอยต่อ.....	71
5.2 สรุปค่าพารามิเตอร์ของรอยต่อ.....	76



สารบัญรูป

รูปที่	หน้า
2.1 โครงสร้างมอสพื้นฐาน.....	5
2.2 แถบพลังงานและระดับพลังงานของโลหะ ฉนวน และสารกึ่งตัวนำ ก่อนที่จะเข้ามาสัมผัสกันเป็นโครงสร้างมอส.....	6
2.3 แถบพลังงานของโลหะ ฉนวน และสารกึ่งตัวนำเมื่อเป็นโครงสร้างมอสในอุดมคติ.....	7
2.4 แผนผังแท่งประจุในโครงสร้างมอสขณะได้รับแรงดันไบอัส.....	7
2.5 แถบพลังงานของโลหะ ฉนวน และสารกึ่งตัวนำก่อนเป็นโครงสร้างมอสในทางปฏิบัติ.....	8
2.6 แถบพลังงานของโลหะ ฉนวน และสารกึ่งตัวนำเมื่อเป็นโครงสร้างมอสในทางปฏิบัติ.....	9
2.7 ลักษณะกราฟ C-V ของมอสในอุดมคติ ที่มีฐานรองเป็นสารกึ่งตัวนำชนิดพี.....	10
2.8 แถบพลังงานในโครงสร้างมอสที่มีฐานรองเป็นซิลิคอนชนิดพีในภาวะแอกคิวมูเลชัน.....	11
2.9 แผนผังแท่งประจุในโครงสร้างมอสในภาวะแอกคิวมูเลชัน.....	11
2.10 แถบพลังงานในโครงสร้างมอสที่มีฐานรองเป็นซิลิคอนชนิดพีในภาวะดีพลีชัน.....	12
2.11 แผนผังแท่งประจุในโครงสร้างมอสในภาวะดีพลีชัน.....	13
2.12 แถบพลังงานในโครงสร้างมอสในขณะเริ่มเกิดภาวะสตรองอินเวอร์ชัน.....	14
2.13 แผนผังแท่งประจุในโครงสร้างมอสขณะเริ่มเกิดภาวะสตรองอินเวอร์ชัน.....	14
2.14 แถบพลังงานในโครงสร้างมอสในขณะเกิดภาวะสตรองอินเวอร์ชัน.....	15
2.15 (ก) ลักษณะโครงสร้าง และ (ข) สัญลักษณ์ชนิด n-Channel Enhancement MOSFET.....	17
2.16 การเกิดช่องทางเดินกระแสให้กับมอสเฟทแบบเอ็นฮานซ์เมนต์ชนิดเอ็น.....	18
2.17 การกำหนดจุดการทำงานให้มอสเฟท เมื่อ $V_{GS} > V_T$ และ V_{DS} มีค่าน้อย.....	18
2.18 กราฟความสัมพันธ์ระหว่างกระแสแตรนกับแรงดัน V_{DS} ที่มีค่าน้อย.....	19
2.19 การกำหนดจุดการทำงานให้มอสเฟท เมื่อ $V_{GS} > V_T$ และปรับค่า V_{DS} มีค่ามากกว่า $V_{GS} - V_T$	20
2.20 คุณสมบัติกระแส-แรงดัน (I-V Characteristic) ของมอสเฟทชนิด NMOS.....	21
2.21 (ก) โครงสร้างบริเวณรอยต่อพี-เอ็นและ (ข) โครงสร้างของตัวเก็บประจุไฟฟ้าแบบแผ่นโลหะขนาน.....	22
2.22 (ก) การเปลี่ยนแปลงความกว้างของบริเวณปลอดพาหะเมื่อรอยต่อได้รับไบอัสต่างๆ (ข) การเปลี่ยนแปลงของความหนาแน่นประจุที่รอยต่อขณะได้รับไบอัสกระแสสลับ (ค) ขณะที่ $V_A > 0$ และ (ง) ขณะที่ $V_A < 0$ โวลต์.....	23

สารบัญรูป(ต่อ)

รูปที่	หน้า
2.23 ลักษณะการกระจายของ (ก) ความหนาแน่นของประจุไฟฟ้า (ข) สนามไฟฟ้าภายใน และ (ค) ศักย์ไฟฟ้าภายในที่ปรากฏบริเวณรอยต่อพี-เอ็นในภาวะสมดุล.....	24
3.1 รอยต่อของซิลิคอนและออกไซด์.....	27
3.2 แผนผังออกไซด์ชั้นทางความร้อน.....	28
3.3 แผนภาพของเครื่องยิงฝังประจุ (Ion Implantation).....	29
3.4 กระบวนการโฟโตลิโธกราฟี.....	30
3.5 แผนผังกัดแบบเปียก.....	31
3.6 กระบวนการกัดแบบสปัตเตอร์.....	32
3.7 แผนภาพถ่ายจากกระบวนการกัดพลาสมา.....	33
3.8 การสะสมฟิล์มบางที่ครอบคลุมบนชั้นออกไซด์ (ก)สเต็มครอปเวอร์เรจที่ดี(ข)สเต็มครอปเวอร์เรจที่ไม่ดี.....	34
3.9 โพรไฟล์เก็บผิว (ดีและไม่ดี) ของพื้นที่เปิดด้วยการสะสมฟิล์ม.....	34
3.10 แผนภาพอย่างง่ายกระบวนการสะสมแบบระเหย.....	35
3.11 แผนผังจำลองของ LPCVD.....	36
3.12 ฐานรองซิลิคอนชนิดพี ระบาย (100) สภาพต้านทาน $5 \Omega\text{-cm}$	39
3.13 ขั้นตอนการสร้าง LOCOS.....	39
3.14 ขั้นตอนการสร้างโพลีซิลิคอนเกต.....	40
3.15 ขั้นตอนการยิงฝังประจุส่วน LDD.....	40
3.16 ขั้นตอนการสร้างส่วน Sidewall Spacer.....	40
3.17 ขั้นตอนการยิงฝังประจุส่วนซอสและเดรน.....	41
3.18 ขั้นตอนการสร้างชั้น Inter Layer Dielectric.....	41
3.19 ขั้นตอนการกัดรูเชื่อมต่อ (Contact).....	41
3.20 ขั้นตอนการสร้างชั้นโลหะ 1 (Metal 1).....	42
3.21 ขั้นตอนการกัดลวดลายชั้นโลหะ 1 (Metal 1).....	42
3.22 ขั้นตอนการสร้างชั้น Inter Metal Dielectric	42
3.23 ขั้นตอนการกัดรูเชื่อมต่อ (Via).....	43
3.24 ขั้นตอนการสร้างชั้นโลหะ 2 (Metal 2)	43

สารบัญรูป(ต่อ)

รูปที่	หน้า
3.25 ขั้นตอนการกัดลวดลายชั้นโลหะ 2 (Metal 2)	43
3.26 ขั้นตอนการสร้างชั้น Passivation และเปิด Pad.....	44
3.27 การออกแบบโครงสร้างของรอยต่อพีเอ็น	
(ก)โครงสร้างแบบ rectangular และ (ข) โครงสร้างแบบ multi fringe.....	44
3.28 การออกแบบโครงสร้างของรอยต่อพีเอ็น	
(ก) $A/P = 80000 \mu\text{m}^2/1200 \mu\text{m}$ (ข) $A/P = 80000 \mu\text{m}^2/40400 \mu\text{m}$	45
3.29 การออกแบบรอยต่อพีเอ็นแบบ rectangular และแบบ multi fringe	
(ก) รอยต่อ N+/Psub โครงสร้างแบบ rectangular	
(ข) รอยต่อ N+/Psub โครงสร้างแบบ multi fringe	
(ค) รอยต่อ NLDD/Psub โครงสร้างแบบ rectangular	
(ง) รอยต่อ NLDD/Psub โครงสร้างแบบ multi fringe.....	45
3.30 แผ่นซิลิคอนเวเฟอร์ที่ผ่านกระบวนการสร้างเสร็จสิ้น.....	47
3.31 เครื่อง Semi Automatics Probe Station Cascade ALESSI REL6100 Model.....	47
3.32 เครื่อง Semiconductor Parameter Analyzer B1500A.....	48
3.33 วงจรทดสอบค่าความจุไฟฟ้าของมอสทรานซิสเตอร์.....	48
4.1 ค่าความจุไฟฟ้าบริเวณรอยต่อด้านซอสหรือด้านเดรนของเอ็นมอสเฟต.....	50
4.2 การออกแบบรอยต่อพีเอ็น (ก) โครงสร้างแบบ rectangular และ	
(ข) โครงสร้างแบบ multi fringe.....	53
4.3 การออกแบบรอยต่อพีเอ็น (ก) รอยต่อของ N+/Psub แบบ Rectangular	
(ข) รอยต่อของ N+/Psub แบบ Multi-Fringe (ค) รอยต่อของ NLDD/Psub	
แบบ Rectangular (ง) รอยต่อของ NLDD/Psub แบบ Multi-Fringe.....	54
4.4 ผลของ bird's break encroachment เนื่องจาก LOCOS isolation.....	55
4.5 การออกแบบรอยต่อพีเอ็น (ก) โครงสร้างแบบ rectangular	
(ข) โครงสร้างแบบ multi fringe.....	56
4.6 รอยต่อพีเอ็น (ก) รอยต่อแบบ N+/Psub Area (ข) รอยต่อแบบ N+/Psub Peri	
(ค) รอยต่อแบบ NLDD/Psub Area (ง) รอยต่อแบบ NLDD/Psub Peri.....	57
4.7 ค่าความจุไฟฟ้าของรอยต่อ N+/Psub โครงสร้างแบบ rectangular.....	58

สารบัญญรูป(ต่อ)

รูปที่	หน้า
4.8 ค่าความจุไฟฟ้าของรอยต่อ N+/Psub โครงสร้างแบบ multi fringe.....	58
4.9 เปรียบเทียบค่าจากการวัดและค่าจากแบบจำลองของความจุทางไฟฟ้า (ก) ต่อพื้นที่ และ (ข) ต่อเส้นรอบวงของรอยต่อ N+Pub.....	59
4.10 ค่าความจุไฟฟ้าของรอยต่อ NLDD/Psub กับแรงดันไบอัสย้อนกลับ ที่โครงสร้าง multi fringe และโครงสร้าง rectangular.....	60
4.11 เปรียบเทียบค่าจากการวัดและค่าจากแบบจำลองของความจุทางไฟฟ้าต่อแรงดันไบอัสย้อนกลับ (ก) ต่อพื้นที่ และ (ข) ต่อเส้นรอบวงของรอยต่อ NLDD/Psub.....	61
5.1 การออกแบบรอยต่อพีเอ็น (ก) โครงสร้างแบบ rectangular และ (ข) โครงสร้างแบบ multi fringe.....	72
5.2 การออกแบบรอยต่อพีเอ็นจากโปรแกรม L-EDIT V.14.0.....	73
5.3 ผลของ bird's break encroachment เนื่องจาก LOCOS isolation.....	74

รายการสัญลักษณ์

E_0	คือ ระดับพลังงานสุญญากาศ
E_F	คือ ระดับพลังงานเฟอร์มิ
$q\phi$	คือ ฟังก์ชันงาน (work function)
$q\phi_M$	คือ ฟังก์ชันงานของโลหะ
$q\phi_S$	คือ ฟังก์ชันงานของสารกึ่งตัวนำ
E_C	คือ ระดับพลังงานที่ต่ำที่สุดของแถบนำไฟฟ้า
χ	คือ อิเล็กตรอนแอฟฟินิตี
$q\chi_S$	คือ อิเล็กตรอนแอฟฟินิตีของสารกึ่งตัวนำ
$q\chi_i$	คือ อิเล็กตรอนแอฟฟินิตีของออกไซด์
E_V	คือ ระดับพลังงานของแถบวาเลนซ์
E_G	คือ ช่องว่างพลังงาน
E_i	คือ ระดับอินทรินซิก
Q	คือ ประจุไฟฟ้า
N_A	คือ ความหนาแน่นอะตอมสารเจือชนิดพี
E_{FM}	คือ ระดับพลังงานเฟอร์มิของโลหะ
E_{FS}	คือ ระดับพลังงานเฟอร์มิของสารกึ่งตัวนำ
V_T	คือ ค่าแรงดันขีดเริ่ม
C_{OX}	คือ ความจุไฟฟ้าของฉนวนต่อพื้นที่ (ความหนาแน่นความจุไฟฟ้าของฉนวน : F/cm ²)
C_D	คือ ความจุไฟฟ้าของบริเวณปลอดพาหะ
C_T	คือ ความจุไฟฟ้าทรานซิสชัน
B	คือ บอดี้
D	คือ เดรน
G	คือ เกต
SS	คือ ชั้นฐานรอง
ϵ	คือ สนามไฟฟ้า
C_j	คือ ความจุไฟฟ้าจากรอยต่อ
ρ	คือ ความหนาแน่นประจุ
V_{bi}	คือ ศักย์ไฟฟ้าภายในรอยต่อ

รายการสัญลักษณ์(ต่อ)

V_{GS}	คือ แรงดันเกต หรือ แรงดันระหว่างเกตกับซอส
V_{DS}	คือ แรงดันเดรน หรือ แรงดันระหว่างเดรนกับซอส
V_{BS}	คือ แรงดันบอดี้ หรือ แรงดันระหว่างบอดี้กับซอส
C_{AREA}	คือ ค่าความจุไฟฟ้าเนื่องจากพื้นที่
C_{SW}	คือ ค่าความจุไฟฟ้าเนื่องจากเส้นรอบวง
C_{SWG}	คือ ค่าความจุไฟฟ้าเนื่องจากด้านข้างของรอยต่อบริเวณออกไซด์
C_{jdb}	คือ ค่าความจุไฟฟ้ารวมของรอยต่อ เดรน-บอดี้
C_{jsb}	คือ ค่าความจุไฟฟ้ารวมของรอยต่อ ซอส-บอดี้
A	คือ พื้นที่สัมผัสของรอยต่อ
P	คือ ความยาวเส้นรอบวงของรอยต่อ พี-เอ็น
W_{eff}	คือ ค่าความกว้าง effective ของแซนแนล
L_{Deff}	คือ ค่าความยาว effective ด้านซอสหรือด้านเดรน
C_j	คือ ความจุไฟฟ้ารวมทั้งหมดของรอยต่อ
C_{jA}	คือ ความจุไฟฟ้าต่อหนึ่งหน่วยพื้นที่
C_{jp}	คือ ความจุไฟฟ้าต่อเส้นรอบวงที่สัมผัส
C_{jPG}	คือ ความจุไฟฟ้าต่อด้านข้างของรอยต่อบริเวณเกตออกไซด์
C_j	คือ ความจุไฟฟ้าที่รอยต่อบริเวณฐานรองต่อหนึ่งหน่วยพื้นที่ที่แรงดันไบอัสศูนย์โวลต์
C_{JSW}	คือ ความจุไฟฟ้าของเส้นรอบวงที่สัมผัสของรอยต่อ
C_{JSWG}	คือ ค่าความจุไฟฟ้าด้านของรอยต่อบริเวณเกตออกไซด์
V_R	คือ แรงดันไบอัสย้อนกลับ
MJ	คือ ค่า grading coefficient ของพื้นที่สัมผัส
$MJSW$	คือ ค่า grading coefficient ของเส้นรอบวงที่สัมผัสของรอยต่อ
$MJSWG$	คือ ค่า grading coefficient ของรอยต่อบริเวณเกตออกไซด์
PB	คือ ค่า built-in potential ของพื้นที่สัมผัส
$PBSW$	คือ ค่า built-in potential ของเส้นรอบวงที่สัมผัสของรอยต่อ
$PBSWG$	คือ ค่า built in potential ของรอยต่อบริเวณเกตออกไซด์
XJN	คือ ความลึกของรอยต่อ N+
$XJLDD$	คือ ความลึกของรอยต่อ NLDD

รายการสัญลักษณ์(ต่อ)

- I_D คือ กระแสเดรน
 V_P คือ แรงดันพินซ้อฟ
 $V_{D(sat)}$ คือ แรงดันเดรนอิ่มตัว
 μ_0 คือ สภาพความคล่องตัวของอิเล็กตรอน
NSD คือ ความเข้มข้นของ N^+
NLDD คือ ความเข้มข้นของ NLDD
NSUB คือ ความเข้มข้นของฐานรองชนิดพี
NAPT คือ ความเข้มข้นของฐานรองชนิดพีใกล้บริเวณ NLDD



บทที่ 1

บทนำ

อุปกรณ์อิเล็กทรอนิกส์สารกึ่งตัวนำที่นิยมนำไปสร้างเป็นวงจรรวมขนาดใหญ่ คือ มอสเฟต หรือ Metal Oxide Semiconductor Field Effect Transistor หรือ MOSFET ทั้งนี้เพราะว่ามีสมบัติที่ดีกว่าทรานซิสเตอร์ชนิดอื่น ได้แก่ โครงสร้างเหมาะแก่การพัฒนา และจุดเด่นที่สำคัญขนาดเล็ก ณ ปัจจุบันมอสเฟตได้ถูกพัฒนาไปอย่างรวดเร็วทั้งขนาดเล็กลงแต่ประสิทธิภาพสูงขึ้น และนอกจากนั้นยังใช้พลังงานต่ำลง เช่น วงจรรวมขนาดใหญ่ VLSI และ ULSI เป็นต้น

มอสเฟตแบ่งออกได้เป็น 2 ชนิดตามแกนเนลของช่องทางเดินกระแสคือ เอ็นมอสเฟตและพีมอสเฟต โดยเอ็นมอสเฟตจะมีประสิทธิภาพในการประมวลผลได้เร็วกว่าพีมอสเฟต ทำให้ผู้ผลิตวงจรรวมเลือกผลิตเอ็นมอสเฟตมากกว่าพีมอสเฟต

ในบทนี้กล่าวถึง ความเป็นมาและความสำคัญของปัญหา วัตถุประสงค์ของการศึกษา สมมติฐาน แนวความคิดที่ใช้ในงานวิจัย และขอบเขตของงานวิจัย

1.1 ความเป็นมาและความสำคัญของปัญหา

จากอดีตจนถึงปัจจุบันประเทศไทยได้ส่งออกอุปกรณ์ไฟฟ้าอิเล็กทรอนิกส์ทำรายได้ในแต่ละปีมูลค่าสูงกว่า 1 ล้านล้านบาท ถือได้ว่าเป็นสัดส่วนที่น้อย เมื่อเปรียบเทียบกับมูลค่ารวมของตลาดอุตสาหกรรมไฟฟ้าอิเล็กทรอนิกส์ทั่วโลก ทั้งนี้เนื่องจากเป็นอุตสาหกรรมไฟฟ้าอิเล็กทรอนิกส์ประเภทที่รับจ้างผลิต (Original Equipment Manufacturing : OEM) ซึ่งเป็นวงจรรวม (Integrated Circuit) ที่นำเข้าจากประเทศอื่น แล้วนำมาประกอบเป็นผลิตภัณฑ์ทางไฟฟ้าอิเล็กทรอนิกส์ในประเทศไทย แล้วส่งออกผลิตภัณฑ์ไฟฟ้าอิเล็กทรอนิกส์ไปขายยังต่างประเทศและรายได้ของประเทศไทยมาจากการใช้แรงงานเป็นหลัก ในขณะที่ตลาดโลกมีการแข่งขันกันอย่างมากในอุตสาหกรรมไฟฟ้าอิเล็กทรอนิกส์ประเภทวงจรรวม (IC) [1]

เพื่อให้ประเทศไทยสามารถแข่งขันด้านอุตสาหกรรมนี้ได้ ทั้งภาครัฐและภาคเอกชน มีความเห็นตรงที่จะส่งเสริมสนับสนุนอุตสาหกรรมไฟฟ้าอิเล็กทรอนิกส์โดยเฉพาะ “การออกแบบและสร้างวงจรรวม” เพื่อปรับเปลี่ยนจากอุตสาหกรรมผู้รับจ้างผลิต มาเป็นการผลิตอุตสาหกรรมที่ทำผลผลิตและก้าวไปสู่การเป็นเจ้าของเทคโนโลยี ทรัพย์สินทางปัญญา และเครื่องหมายทางการค้า ที่ก่อให้เกิดมูลค่าเพิ่มของสินค้าอีกด้วย

ด้วยเหตุนี้รัฐบาลโดยกระทรวงวิทยาศาสตร์และเทคโนโลยี ได้ก่อตั้งศูนย์เทคโนโลยีไมโครอิเล็กทรอนิกส์ (Thai Microelectronics Center, TMEC) ซึ่งเป็นหน่วยหนึ่งของศูนย์เทคโนโลยีอิเล็กทรอนิกส์และคอมพิวเตอร์แห่งชาติ (National Electronics and Computer Technology Center, NECTEC) เมื่อปี พ.ศ. 2538 เพื่อทำหน้าที่พัฒนาและวิจัยด้านไมโครอิเล็กทรอนิกส์ โดยเริ่มเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตั้งแต่ การออกแบบ และ การผลิตวงจรรวมต้นแบบ โดยระยะเริ่มต้นของโครงการได้ทำวิจัยร่วมกับ ศูนย์วิจัยอิเล็กทรอนิกส์ คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง คือ กระบวนการพัฒนากระบวนการสร้างวงจรรวมแบบซีมอส ระดับ 5 ไมครอน และ ปัจจุบัน ศูนย์เทคโนโลยีไมโครอิเล็กทรอนิกส์ (TMEC) ได้พัฒนากระบวนการสร้างวงจรรวมแบบซีมอส ระดับ 0.8 ไมครอน และระดับ 0.5 ไมครอน ตามลำดับ

มอสเฟท หรือ มอสทรานซิสเตอร์ (Metal Oxide Semiconductor Transistor, MOS) เป็น สิ่งประดิษฐ์สารกึ่งตัวนำประเภทสนามไฟฟ้า (Field Effect Transistor) เนื่องจากเป็นโครงสร้างที่ไม่ ซับซ้อน สามารถพัฒนาให้มีขนาดเล็ก ใช้พลังงานไฟฟ้าน้อยแต่มีประสิทธิภาพสูง เมื่อเปรียบเทียบกับ สิ่งประดิษฐ์สารกึ่งตัวนำประเภทอื่น เช่น Bipolar transistor ที่มีลักษณะการทำงานใกล้เคียงกัน จึง นำโครงสร้างมอสเฟทมาสร้างเป็นวงจรรวม ที่มี มอสทรานซิสเตอร์ จำนวนมาก เช่น ไอซี ระดับ LSI (Large Scale Integrated Circuit) และ VLSI (Very Large Integrated Circuit)

วงจรรวมถือเป็นหัวใจสำคัญในการวิจัยและพัฒนาเทคโนโลยีสมัยใหม่ ซึ่งเป็น ศาสตร์ ทางด้านไมโครอิเล็กทรอนิกส์ ที่ประกอบด้วยหลายศาสตร์ทางด้าน เช่น เคมี ฟิสิกส์ วัสดุ วงจร อิเล็กทรอนิกส์ การออกแบบ เป็นต้น

แบบจำลองพารามิเตอร์ของมอสทรานซิสเตอร์เป็นศาสตร์ทางด้านไมโครอิเล็กทรอนิกส์ด้านหนึ่ง ซึ่งมีความสำคัญในการกำหนดคุณลักษณะทางไฟฟ้าและการทำงานของมอสทรานซิสเตอร์ โดย โรงงานผู้ผลิตวงจรรวมจะต้องมีแบบจำลองพารามิเตอร์มาตรฐาน กระบวนการผลิต ให้นำออกมาแบบ หรือ ลูกค้า ได้ใช้ หรือ แม้แต่ศูนย์เทคโนโลยีไมโครอิเล็กทรอนิกส์ (TMEC) ได้พัฒนากระบวนการสร้าง มอสเฟทให้เหมาะสมกับเครื่องจักรที่ใช้ในการผลิต จำเป็นต้องมีแบบจำลองพารามิเตอร์ มอสทรานซิสเตอร์ ที่กำหนดคุณลักษณะทางไฟฟ้า มีหลายระดับ ขึ้นกับขนาดมอสเฟท การนำไปใช้ งาน และความแม่นยำของแบบจำลองเมื่อเทียบกับการวัดจริง

1.2 ความมุ่งหมายและวัตถุประสงค์ของการศึกษา

1. เพื่อศึกษาหลักการทำงานของมอสเฟท
2. เพื่อศึกษาค่าเก็บประจุไฟฟ้าแฝงของรอยต่อพีเอ็นในมอสทรานซิสเตอร์ในวงจรรวม VLSI
3. เพื่อศึกษาค่าเก็บประจุไฟฟ้าแฝงของรอยต่อพีเอ็นในมอสทรานซิสเตอร์บนโครงสร้าง รอยต่อแบบ rectangular และแบบ multi fringe
4. เพื่อศึกษาการถอดแบบจำลองพารามิเตอร์ของค่าเก็บประจุแฝงของรอยต่อพีเอ็น มอสทรานซิสเตอร์ระดับ BSIM3V3
5. เพื่อเปรียบเทียบแบบจำลองพารามิเตอร์ของมอสทรานซิสเตอร์กับการวัดจริง

1.3 ขอบเขตการวิจัย

ในงานวิจัยนี้เริ่มต้นจากการศึกษาโครงสร้างและการทำงานของมอสทรานซิสเตอร์ แล้วทำการศึกษาผลของค่าเก็บประจุแฝงของรอยต่อพีเอ็นในโนโครงสร้างมอส โดยทำการออกแบบโครงสร้างทั้งแบบ rectangular และแบบ multi fringe ทำการสร้างโดยใช้เทคโนโลยีการสร้างซีมอส 0.8 ไมครอน ที่ศูนย์เทคโนโลยีไมโครอิเล็กทรอนิกส์ จากนั้นนำมาทดสอบค่าเก็บประจุไฟฟ้าแฝง และถอดแบบจำลองหาค่าพารามิเตอร์เพื่อเป็นค่าของแบบจำลองความจุไฟฟ้ากับแรงดันไฟฟ้าสำหรับนักออกแบบวงจรใช้ต่อไป

1.4 รายละเอียดของวิทยานิพนธ์

งานวิทยานิพนธ์เล่มนี้ประกอบด้วยเนื้อหาทั้งหมด 5 บท ซึ่งมีรายละเอียดดังต่อไปนี้

บทที่ 1 เป็นบทนำ ความเป็นมาและความสำคัญของปัญหา ความมุ่งหมายและวัตถุประสงค์ของการศึกษาการออกแบบโครงสร้างและการถอดแบบจำลองของค่าความจุไฟฟ้าแฝงของรอยต่อพีเอ็นของ NMOSFET หัวข้อถัดมาสมมติฐานของการศึกษา ทฤษฎีหรือแนวความคิดที่ใช้ในงานวิจัย และขอบเขตของงานวิจัย สุดท้ายจะกล่าวถึงรายละเอียดของวิทยานิพนธ์

บทที่ 2 เป็นทฤษฎีที่เกี่ยวข้องกับมอสทรานซิสเตอร์ โดยจะกล่าวถึงทฤษฎีเกี่ยวกับมอสทรานซิสเตอร์รวมถึงค่าความจุไฟฟ้าแฝงในโครงสร้างของ NMOSFET หลักการทำงาน ค่าความจุไฟฟ้าบริเวณรอยต่อพีเอ็นของมอสทรานซิสเตอร์

บทที่ 3 เป็นขั้นตอนการทดสอบชิ้นงาน ขั้นตอนการวัดค่าเก็บประจุไฟฟ้าแฝงบริเวณรอยต่อพีเอ็นของมอสทรานซิสเตอร์

บทที่ 4 เป็นผลการทดลองและวิเคราะห์ผล การทดลองการวัดหาค่าเก็บประจุไฟฟ้าแฝงบริเวณรอยต่อพีเอ็นที่มีโครงสร้างแบบ rectangular และแบบ multi fringe บนมอสทรานซิสเตอร์

บทที่ 5 เป็นบทสรุป ผลสรุปที่ได้จากการถอดแบบจำลองพารามิเตอร์ในครั้งนี้

บทที่ 2

ทฤษฎีและหลักการทำงาน

2.1 บทนำ

มอสทรานซิสเตอร์ (MOS Transistor) เป็นอุปกรณ์อิเล็กทรอนิกส์แบบ 2 รอยต่อพีเอ็นที่อาศัยผลของปรากฏการณ์ของสนามไฟฟ้า (Field Effect Transistor) โดยจะอาศัยค่าแรงดันที่ชั่วเกิดเพื่อเหนี่ยวนำให้เกิดช่องทางเดินกระแส (Channel) เชื่อมต่อระหว่างขั้วเดรนและขั้วซอส

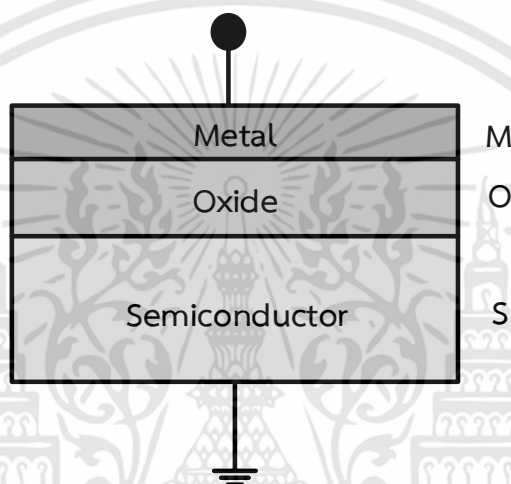
2.2 โครงสร้างมอส [2-3]

มอส (MOS) เป็นโครงสร้างที่ประกอบด้วยชั้นโลหะและชั้นของสารกึ่งตัวนำโดยมีชั้นของฉนวนออกไซด์กั้นอยู่ระหว่างกลาง โดยฉนวนที่นิยมใช้มากที่สุดคือซิลิคอนไดออกไซด์ (SiO_2) ส่วนชั้นของสารกึ่งตัวนำโดยที่จริงอาจหมายถึงสารกึ่งตัวนำใดๆก็ได้ แต่เนื่องจากซิลิคอนเป็นสารกึ่งตัวนำที่ถูกนำมาใช้งานมากที่สุด ดังนั้นโดยทั่วไปชั้นของสารกึ่งตัวนำ จึงมักจะหมายถึงชั้นของสารกึ่งตัวนำซิลิคอน

ขณะนำโครงสร้างมอสไปใช้งาน มักจะมีการต่อขั้วสัมผัสหรือขั้วไฟฟ้าออกมาสองขั้ว ดังนั้นบางครั้งจึงถูกเรียกว่า มอสไดโอด (MOS Diode) ซึ่งแสดงโครงสร้างได้ ดังรูปที่ 2.1 ขั้วไฟฟ้าด้านโลหะถูกเรียกว่า เกต (Gate) ส่วนขั้วไฟฟ้าด้านสารกึ่งตัวนำซึ่งเป็น ฐานรอง (Substrate) มักจะทำหน้าที่เป็นกราวด์ โดยโครงสร้างมอสในอุดมคติจะมีลักษณะดังนี้

1. ชั้นของเกตโลหะมีความหนาเพียงพอที่จะพิจารณาได้ว่าในขณะที่ได้รับแรงดันไบอัส จะมีศักย์ไฟฟ้ากระจายสม่ำเสมอทั่วกันตลอด หรือก็คือค่าความต้านทานของชั้นโลหะมีค่าน้อยมากเข้าใกล้ศูนย์
2. ชั้นของฉนวนออกไซด์มีคุณสมบัติเป็นฉนวนที่สมบูรณ์ คือไม่มีกระแสใดๆไหลผ่านแม้จะได้รับแรงดันไบอัสก็ตาม หรือก็คือชั้นของออกไซด์นี้มีความต้านทานสูงเป็นอนันต์ ซึ่งในทางปฏิบัติชั้นของซิลิคอนไดออกไซด์ที่บริสุทธิ์มีค่าสภาพต้านทานไฟฟ้าสูงสุดราว 10^{18} โอห์ม-ซ.ม.
3. ไม่มีประจุไฟฟ้าใดๆอยู่ในชั้นออกไซด์ หรือบริเวณผิวสัมผัสของชั้นออกไซด์หรือซิลิคอน
4. ประจุไฟฟ้าจะมีได้เพียงสองที่คือ ในสารกึ่งตัวนำโดยอยู่ที่ผิวหรือบริเวณใกล้กับผิวสัมผัสของสารกึ่งตัวนำกับชั้นของออกไซด์ และอีกที่หนึ่งคือในโลหะ โดยอยู่ที่บริเวณผิวของโลหะด้านที่สัมผัสกับชั้นออกไซด์ซึ่งมีขนาดแคบมากเพียงไม่กี่อังสตรอม

5. ชั้นของสารกึ่งตัวนำที่เป็นฐานรอง ถูกเติมอะตอมสารเจือมาอย่างสม่ำเสมอและมีความหนา มากพอที่จะทำให้มีย่านปลอดสนามไฟฟ้า (Field Free Region) หรือที่เรียกว่าส่วนของเนื้อสารซิลิคอน (Si bulk)
6. ขั้วไฟฟ้าทั้งสองด้านของมอสมีคุณสมบัติเป็นรอยสัมผัสโอห์มมิก (Ohmic contacts)
7. การวิเคราะห์จะพิจารณาเพียงหนึ่งมิติในแกน x เท่านั้น
8. ค่าฟังก์ชันงานของโลหะและค่าฟังก์ชันงานของสารกึ่งตัวนำ พิจารณาวามีค่าเท่ากัน

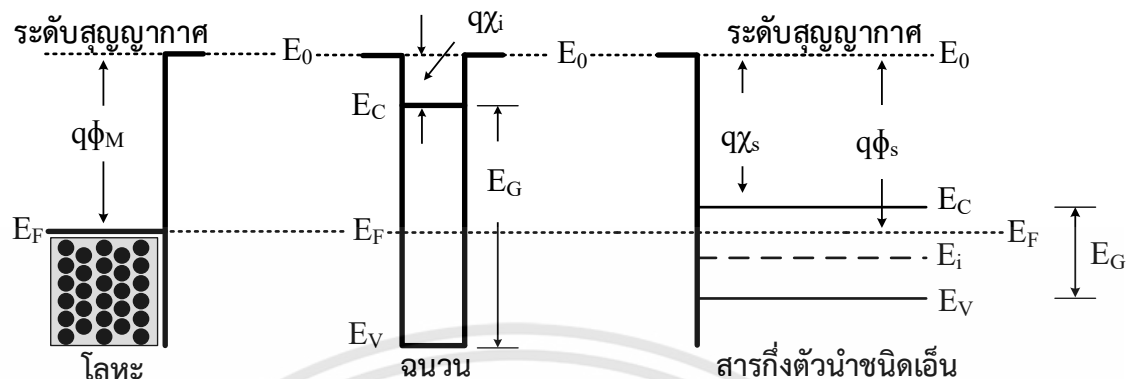


รูปที่ 2.1 โครงสร้างมอส

2.2.1 แถบพลังงานของมอสในอุดมคติ

ลักษณะของแถบพลังงานของวัสดุแต่ละชนิดคือโลหะ ฉนวน และสารกึ่งตัวนำ(ชนิดเอ็น) ในขณะที่แยกกันเป็นอิสระ หรือก่อนที่จะสัมผัสกันเป็นโครงสร้างของมอสแสดงได้ดังรูปที่ 2.2 โดยเส้นทึบในแนวตั้งแสดงขอบของผิววัสดุ ระดับพลังงาน E_0 คือระดับสุญญากาศ (Vacuum level : E_0) หมายถึงค่าพลังงานที่น้อยที่สุดที่อิเล็กตรอนต้องมี เพื่อการหลุดออกไปเป็นอิสระอยู่ภายนอกของวัสดุ ระดับพลังงานเฟอร์มี (Fermi level : E_F) คือระดับพลังงานเฉลี่ยของอิเล็กตรอนส่วนใหญ่ ความแตกต่างของพลังงานระหว่างระดับสุญญากาศ E_0 และระดับพลังงานเฟอร์มี E_F เรียกว่า ฟังก์ชันงาน หรือ work function กรณีของโลหะเขียนแทนด้วย $q\phi_M$ และกรณีของสารกึ่งตัวนำเขียนแทนด้วย $q\phi_S$

ขนาดความสูงของกำแพงพลังงานที่ผิว (Surface Energy Barrier) คือความแตกต่างระหว่างระดับสุญญากาศ E_0 และระดับพลังงานที่ต่ำสุด (หรือระดับขอบล่างสุด) ของแถบนำไฟฟ้า E_C ที่บริเวณผิวของสารกึ่งตัวนำ ถูกกำหนดด้วยค่า อิเล็กตรอนแอฟฟินิตี (Electron affinity : χ) เขียนแทนด้วย $q\chi_S$



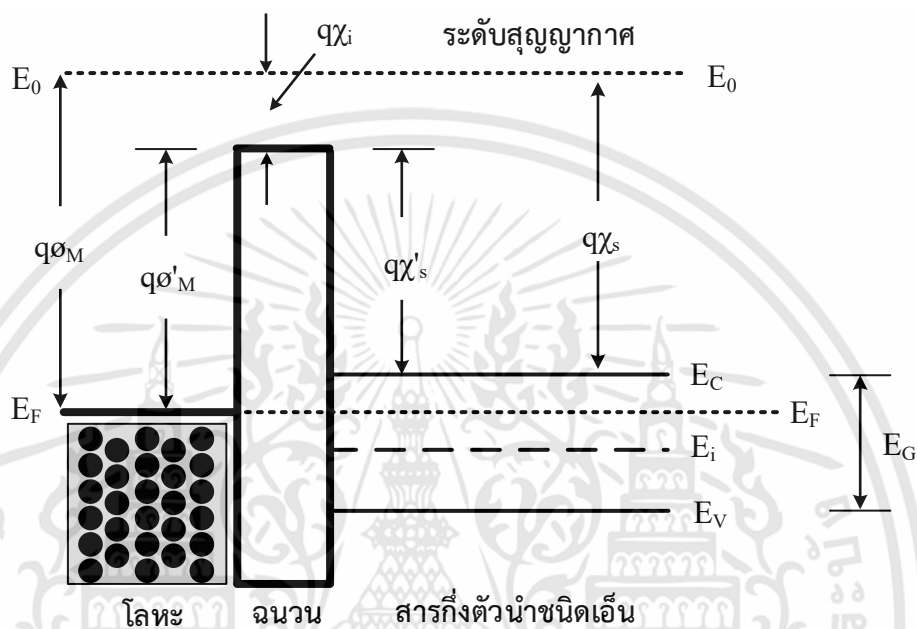
รูปที่ 2.2 แถบพลังงานและระดับพลังงานของ โลหะ ฉนวน และสารกึ่งตัวนำ ก่อนที่จะเข้ามาสัมผัสกันเป็น โครงสร้างมอส

สำหรับฉนวนหรือออกไซด์ จะมีลักษณะแถบพลังงานคล้ายกับสารกึ่งตัวนำบริสุทธิ์แต่มีขนาดช่องว่างพลังงาน (Energy Gap) ที่กว้างมากและขนาดของความสูงกำแพงพลังงานที่ผิวของฉนวนออกไซด์ก็ถูกกำหนดด้วยค่าของอิเล็กตรอนแอฟฟินิตีของออกไซด์เช่นกัน ซึ่งในกรณีนี้เขียนแทนด้วย $q\chi_i$

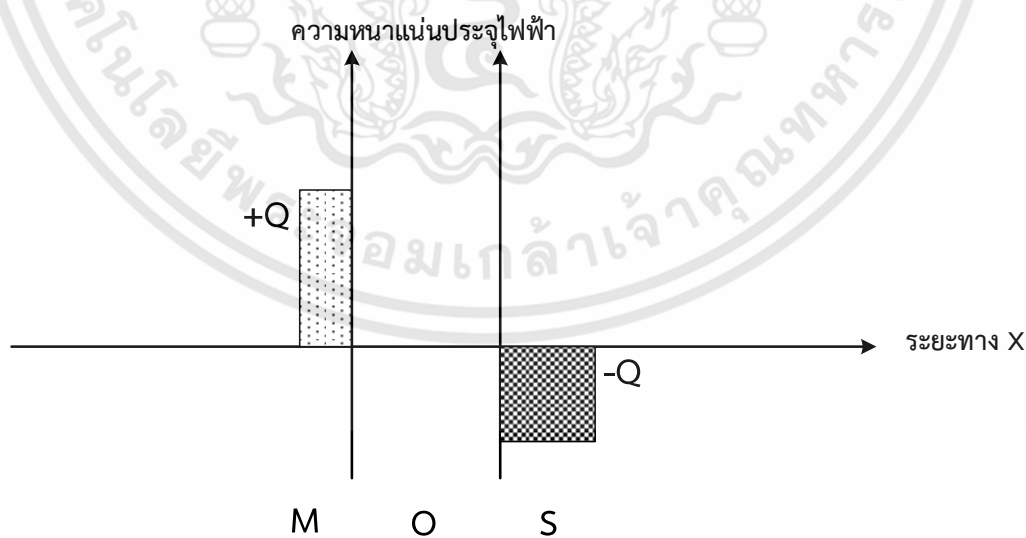
เมื่อวัสดุทั้งสามชนิดถูกนำเข้ามาสัมผัสกัน และเกิดเป็นโครงสร้างมอสเนื่องจากพิจารณาว่าเป็นกรณีอุดมคติ ซึ่งค่าฟังก์ชันงานของโลหะและสารกึ่งตัวนำมีค่าเท่ากัน ดังนั้นหลังจากสัมผัสเป็นโครงสร้างมอสแล้ว ในภาวะสมดุลระดับพลังงานต่างๆแสดงได้ดัง รูปที่ 2.3 กล่าวคือระดับพลังงานเฟอร์มิของโลหะ ฉนวน และสารกึ่งตัวนำจะอยู่ในระดับเดียวกัน และคล้ายกับว่าระดับพลังงานต่างๆอยู่ในสภาพเดิมไม่เปลี่ยนแปลง โดยเฉพาะระดับพลังงานต่างๆที่ผิวของสารกึ่งตัวนำ แม้ว่าจะเข้ามาสัมผัสกับฉนวนและโลหะแล้วก็ตาม แต่ระดับพลังงานต่างๆยังคงเป็นปกติไม่เปลี่ยนแปลง หรือไม่มีการโค้งงอของแถบพลังงาน เราเรียกลักษณะเช่นนี้ว่า แถบเรียบ (Flat Band) และระดับพลังงานของฉนวนก็เช่นกัน เนื่องจาก $q\phi_M = q\phi_S$ จึงทำให้ระดับพลังงาน E_C และ E_V มีลักษณะเป็นแถบเรียบด้วยเช่นกัน ลักษณะเช่นนี้แสดงให้เห็นว่า ในภาวะสมดุลจะไม่มีประจุไฟฟ้า หรือสนามไฟฟ้าใดๆเกิดขึ้นในโครงสร้างของมอสอุดมคติ

แต่ในกรณีที่โครงสร้างมอสได้รับแรงดันไบอัส จะทำให้เกิดมีประจุไฟฟ้าขึ้นที่ด้านโลหะและเหนี่ยวนำประจุด้านสารกึ่งตัวนำในบริเวณใกล้ๆกับผิวสัมผัส ของฉนวนออกไซด์และสารกึ่งตัวนำ ซึ่งคล้ายกับการสะสมประจุไฟฟ้าของตัวเก็บประจุไฟฟ้าแบบแผ่นโลหะขนาน (Parallel Plate) การกระจายของประจุไฟฟ้าที่เกิดขึ้นโดยประมาณ จะมีลักษณะเป็นรูปแท่งสี่เหลี่ยม ดังรูปที่ 2.4 และนิยมเรียกการกระจายของประจุนี้ว่า แผ่นฝังแท่งประจุ หรือ แผ่นฝังก้อนประจุ (Block Charge Diagrams) ขนาดและความกว้างของแผ่นฝังแท่งประจุสามารถใช้อธิบายคุณสมบัติของตัวเก็บประจุแบบมอสได้ และเนื่องจาก

ปริมาณประจุไฟฟ้าสุทธิของโครงสร้างมอสต้องมีค่าเป็นศูนย์ ตามกฎของเกาส์ ดังนั้นพื้นที่ของก้อนประจุไฟฟ้าบวกและพื้นที่ของก้อนประจุไฟฟ้าลบต้องเท่ากัน หรือก็คือ ปริมาณประจุไฟฟ้าบวกเท่ากับปริมาณประจุไฟฟ้าลบ ($+Q = -Q$)



รูปที่ 2.3 แถบพลังงานของโลหะ ฉนวน และสารกึ่งตัวนำเมื่อเป็นโครงสร้างมอสในอุดมคติ



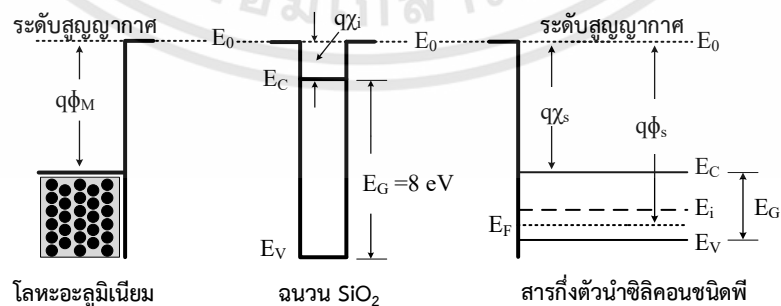
รูปที่ 2.4 แผนผังแบ่งประจุในโครงสร้างมอสขณะได้รับแรงดันไบอัส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

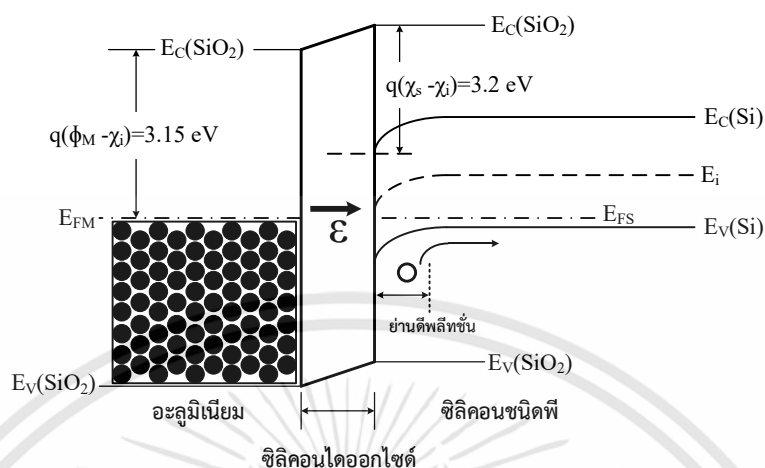
2.2.2 แถบพลังงานของมอสในทางปฏิบัติ

ในโครงสร้างมอสที่ถูกนำมาใช้จริงค่าฟังก์ชันงานของโลหะและสารกึ่งตัวนำมักมีค่าไม่เท่ากัน เช่น โลหะเป็นอะลูมิเนียม จะมีค่าฟังก์ชันงาน $q\phi_M = 4.1$ eV และสำหรับสารกึ่งตัวนำซิลิคอนชนิดพี ซึ่งมีความหนาแน่นของอะตอมสารเจือชนิดพี $N_A = 5 \times 10^{15}$ อะตอมต่อลบ.ซม. ฟังก์ชันงานมีค่าเท่ากับ $q\phi_S = 5.05$ eV ซึ่งจะเห็นว่าค่าฟังก์ชันงานที่ต่างกัน โดยต่างกันเท่ากับ 0.95 eV และในกรณีที่ฉนวนคือซิลิคอนไดออกไซด์ (SiO_2) ความกว้างของช่องว่างพลังงานมีค่า $E_G = 8$ eV และค่าอิเล็กตรอนแอฟฟินิตี้ของออกไซด์ $q\chi_i = 0.95$ eV

ดังนั้นขณะที่ยังไม่เกิดโครงสร้างมอส แถบพลังงานและระดับพลังงานของวัสดุแต่ละชนิดจะถูกนำมาเขียนแสดงได้ดังรูปที่ 2.5 โดยมีระดับสูญญากาศ E_0 เป็นระดับอ้างอิง สำหรับซิลิคอนมีความกว้างของช่องว่างพลังงานที่ 300 K เท่ากับ $E_G = 1.12$ eV มีค่าอิเล็กตรอนแอฟฟินิตี้ $q\chi_S = 4.15$ eV เมื่อนำวัสดุดังกล่าวมาสัมผัสกันเป็นโครงสร้างมอสแล้ว ลักษณะแถบพลังงานในภาวะสมดุลจะได้ดังรูปที่ 2.6 ทั้งนี้เนื่องจากฟังก์ชันงานของอะลูมิเนียมมีค่าน้อยกว่าฟังก์ชันงานของสารกึ่งตัวนำ หรือ $q\phi_M < q\phi_S$ หรือระดับพลังงานเฟอร์มิ E_{FM} ของอะลูมิเนียมมีค่ามากกว่าระดับพลังงานเฟอร์มิของสารกึ่งตัวนำ E_{FS} ดังนั้นอิเล็กตรอนจากโลหะจะถูกถ่ายเทผ่านชั้นไฟฟ้า จากด้านโลหะอะลูมิเนียมออกไปยังด้านสารกึ่งตัวนำ ทำให้ส่วนของโลหะบริเวณผิวสัมผัสกับชั้นออกไซด์มีประจุไฟฟ้าบวกเกิดขึ้น และประจุไฟฟ้านี้จะกระจายอยู่เฉพาะที่ผิวของโลหะมีลักษณะคล้ายแผ่นบางๆของประจุไฟฟ้าบวก (Thin Sheet of Positive Charge) สำหรับด้านสารกึ่งตัวนำจะมีแรงดันตกคร่อม และมีสนามไฟฟ้าเกิดขึ้นบริเวณผิวสัมผัสกับชั้นออกไซด์ มีผลทำให้โฮลบริเวณผิวสัมผัสนี้ถูกสนามไฟฟ้าขับให้เคลื่อนที่ห่างออกไปจากบริเวณผิวสัมผัส ดังนั้นจึงทำให้ไอออนลบของอะตอมสารเจือผู้รับแสดงอำนาจประจุไฟฟ้าลบออกมา และโฮลที่ถูกขับออกไปจากบริเวณผิวสัมผัสของสารกึ่งตัวนำ จะเข้าไปรวมตัวกับอิเล็กตรอนที่บริเวณชั้นไฟฟ้าของสารกึ่งตัวนำ โดยอิเล็กตรอนเหล่านี้เป็นอิเล็กตรอนที่เคลื่อนย้ายมาจากชั้นไฟฟ้าด้านของอะลูมิเนียม โดยเหตุการณ์ดังกล่าวจะดำเนินต่อไปจนกระทั่งเข้าสู่ภาวะสมดุล



รูปที่ 2.5 แถบพลังงานของโลหะ ฉนวน และสารกึ่งตัวนำก่อนเป็นโครงสร้างมอสในทางปฏิบัติ



รูปที่ 2.6 แถบพลังงานของโลหะ ฉนวน และสารกึ่งตัวนำเมื่อเป็นโครงสร้างมอสในทางปฏิบัติ

เมื่อไม่มีแรงดันไบอัสใดๆ ระดับพลังงานเฟอร์มิของอะลูมิเนียมและสารกึ่งตัวนำจะอยู่ในระดับเดียวกัน ในภาวะนี้การเคลื่อนที่สุทธิของอิเล็กตรอนและโฮลมีค่าเป็นศูนย์ ปริมาณประจุไฟฟ้าบวกด้านโลหะและประจุไฟฟ้าลบด้านสารกึ่งตัวนำที่อยู่ใกล้บริเวณผิวสัมผัสกับชั้นของออกไซด์จะมีค่าคงที่ ทำให้แรงดันตกคร่อมชั้นของออกไซด์และสารกึ่งตัวนำที่อยู่ใกล้กับผิวสัมผัส ผลของแรงดันที่ตกคร่อมชั้นออกไซด์ทำให้ระดับพลังงานในชั้นออกไซด์มีลักษณะไม่เป็นเส้นในแนวนอน แต่จะมีความชันเกิดขึ้น ในกรณีนี้ระดับ E_C ของชั้นออกไซด์ด้านผิวสัมผัสกับสารกึ่งตัวนำจะมีค่าสูงกว่าระดับ E_C ด้านที่สัมผัสกับอะลูมิเนียม และผลของแรงดันที่ตกคร่อมสารกึ่งตัวนำ จะทำให้แถบพลังงานของสารกึ่งตัวนำในบริเวณดังกล่าวมีลักษณะงอโค้ง และย่านดังกล่าวจะเรียกว่า ย่านดีพลีทชัน (Depletion region) การงอโค้งของแถบพลังงานในสารกึ่งตัวนำอาจมีความหมายว่าความหนาแน่นของพาหะในย่านนี้มีการเปลี่ยนแปลงไปจากเดิม โดยความหนาแน่นของโฮลในย่านนี้จะมีค่าลดลงไปจากเดิม

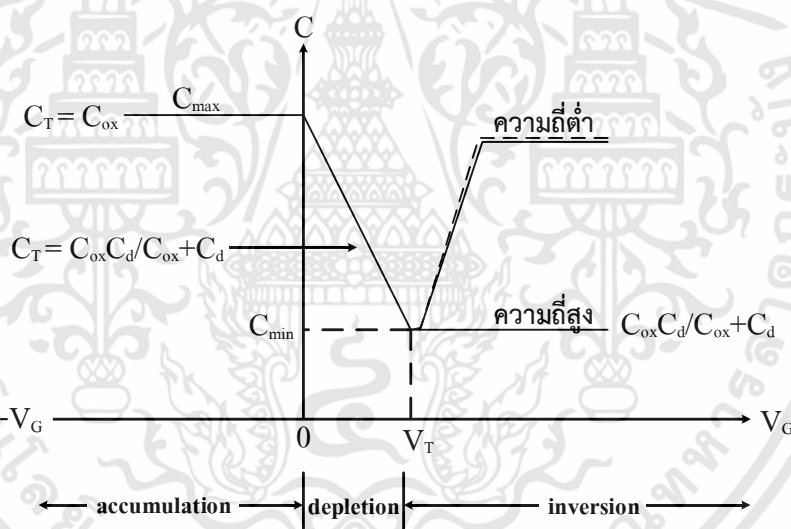
การงอโค้งของแถบพลังงานในสารกึ่งตัวนำจะมากหรือน้อยขึ้นอยู่กับความแตกต่างของฟังก์ชันงานของโลหะกับสารกึ่งตัวนำ และถ้ามีการไบอัสเกิดขึ้นจะสามารถควบคุมการงอโค้งของแถบพลังงานได้ด้วยขนาดและทิศทางของแรงดันไบอัส

2.2.3 คุณสมบัติความจุไฟฟ้ากับแรงดัน

โครงสร้างมอสมีคุณสมบัติเป็นตัวเก็บประจุไฟฟ้าได้ ค่าความหนาแน่นของความจุไฟฟ้า (Capacitance) จะเปลี่ยนแปลงตามแรงดันที่เกิด กราฟความสัมพันธ์ระหว่างความจุไฟฟ้าและแรงดันเกิดเรียกว่า C-V characteristic ของมอส สามารถใช้วิเคราะห์โครงสร้างของมอสได้ และนำไปใช้วิเคราะห์

คุณสมบัติต่างๆของอุปกรณ์ประเภทมอสอื่นๆ เช่น มอสทรานซิสเตอร์ หรือมอสไอซี ได้เป็นอย่างดี ดังนั้น ในการสร้างอุปกรณ์ประเภทมอส โครงสร้างของ MOS Capacitor จึงถูกสร้างขึ้นและใช้เป็นมอนิเตอร์ (Monitor) สำหรับการวิเคราะห์คุณสมบัติของอุปกรณ์มอส

หลักการวัดคุณลักษณะความจุไฟฟ้าและแรงดัน คือการป้อนแรงดันไฟฟ้ากระแสตรง (DC voltage) ที่มีสัญญาณไฟฟ้ากระแสสลับ (AC voltage) ซ้อนให้แก่โครงสร้างมอส แล้วทำการวัดค่าความจุไฟฟ้าที่แรงดันไฟฟ้ากระแสตรงค่าต่างๆ ขนาดของสัญญาณไฟฟ้ากระแสสลับปกติมีค่าน้อยกว่า 15 mV.rms และมีความถี่สูงประมาณ 1 MHz แรงดันไฟฟ้ากระแสตรงจะถูกเปลี่ยนไปอย่างช้าๆ ซึ่งทำให้มอสมีการทำงานเข้าสู่ภาวะต่างๆ คือ ภาวะแอกคิวมูเลชัน (Accumulation) ภาวะดีพลีทชัน (Depletion) และภาวะอินเวอร์ชัน (Inversion) ซึ่งในภาวะต่างๆการกระจายของประจุไฟฟ้าในมอสจะแตกต่างกัน ทำให้ความหนาแน่นความจุไฟฟ้าวามีค่าต่างกัน กราฟคุณลักษณะ C-V ของมอสแบบอุดมคติแสดงได้ในรูปที่ 2.7



รูปที่ 2.7 ลักษณะกราฟ C-V ของมอสในอุดมคติ ที่มีฐานรองเป็นสารกึ่งตัวนำชนิดพี

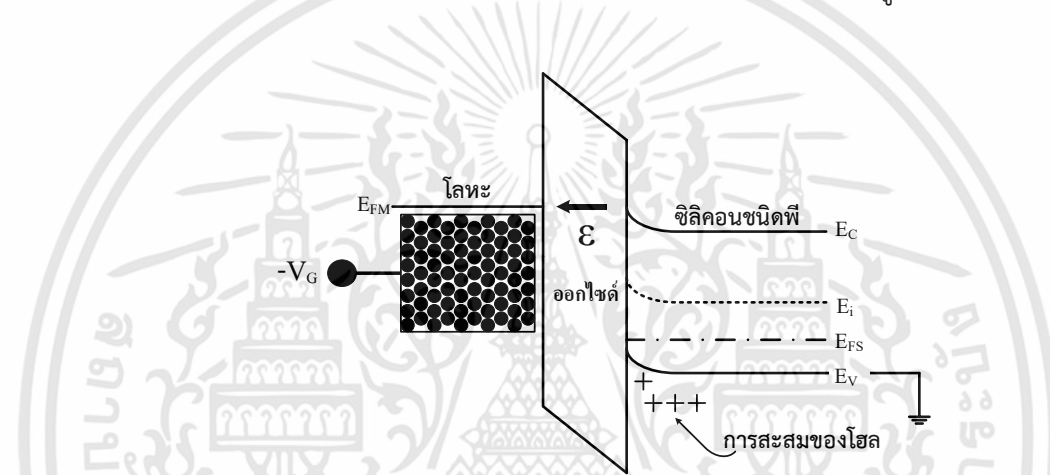
การทำงานของ PMOS Capacitor สามารถอธิบายได้ดังนี้

1. ภาวะแอกคิวมูเลชัน (Accumulation)

เมื่อโลหะได้รับแรงดันไบอัสค่าลบทำให้มีประจุไฟฟ้าลบเกิดขึ้นที่ด้านโลหะบริเวณผิวสัมผัสระหว่างโลหะ-ออกไซด์ มีลักษณะคล้ายเป็นแผ่นประจุของอิเล็กตรอน และจะทำให้โฮลซึ่งเป็นพาหะส่วนมากในสารกึ่งตัวนำชนิดพี ถูกดึงหรือเหนี่ยวนำเข้าไปสะสมอยู่บริเวณผิวสัมผัสระหว่างออกไซด์-สารกึ่งตัวนำ ประจุไฟฟ้าบวกและลบที่ขอบทั้งสองด้านของออกไซด์จะมีค่าเท่ากันเพื่อรักษาความเป็นกลาง

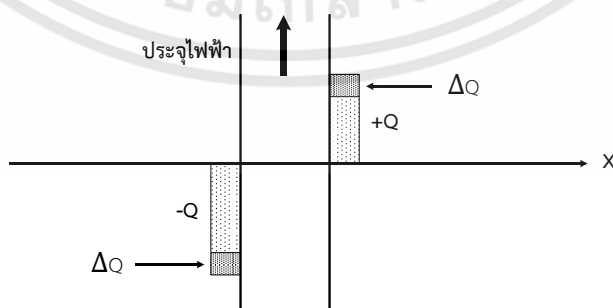
ทางไฟฟ้า ความจุไฟฟ้ารวมของมอสในภาวะนั้นี้จึงเหมือนกับความจุไฟฟ้าแบบแผ่นขนาน (parallel plate capacitor) ของชั้นออกไซด์ C_{ox} เพียงอย่างเดียวซึ่งเป็นค่าความจุไฟฟ้าสูงสุดและมีค่าคงที่

พิจารณาแถบพลังงานเมื่อฐานรองเป็นสารกึ่งตัวนำชนิดพี พบว่าในภาวะแอกคิวมูเลชันเมื่อโลหะได้รับแรงดันไฟฟ้าเป็นลบ ระดับพลังงานเฟอร์มีด้านโลหะจะสูงขึ้นและสูงกว่าด้านสารกึ่งตัวนำ ทำให้แถบพลังงานในฉนวนและในสารกึ่งตัวนำบริเวณที่สัมผัสกับฉนวนมีการโค้งงอ ดังรูป 2.8 ความหนาแน่นของโฮลจะมีค่าสูงสุดที่ผิวสัมผัสและเมื่อห่างออกไปจากผิวสัมผัสความหนาแน่นจะมีค่าลดลง และในที่สุดความหนาแน่นโฮลจะมีค่าเท่ากับค่าเดิมก่อนได้รับแรงดันไฟฟ้า แสดงว่าความหนาแน่นของพาหะส่วนมากที่บริเวณผิวสัมผัสมีค่าเพิ่มขึ้นมีค่ามากกว่าในเนื้อสาร คล้ายกับโฮลเข้ามาสะสมอยู่ในบริเวณนี้



รูปที่ 2.8 แถบพลังงานในโครงสร้างมอสที่มีฐานรองเป็นซิลิคอนชนิดพีในภาวะแอกคิวมูเลชัน

เมื่อพิจารณาการกระจายของประจุไฟฟ้าจะพบว่า ด้านโลหะจะมีประจุไฟฟ้าลบอยู่ที่ผิวที่สัมผัสกับฉนวน ซึ่งจะเหนี่ยวนำให้เกิดประจุบวกขนาดเท่ากันที่สารกึ่งตัวนำบริเวณที่สัมผัสกับฉนวน ลักษณะการกระจายของประจุไฟฟ้าที่ตำแหน่งต่างๆดังรูปที่ 2.9



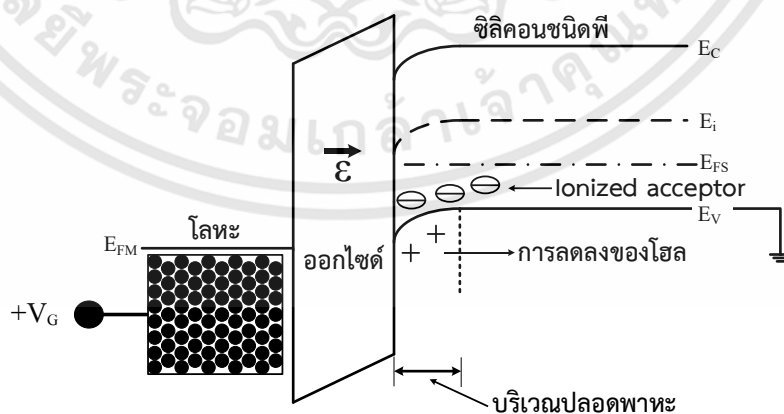
รูปที่ 2.9 แผนผังแท่งประจุในโครงสร้างมอสในภาวะแอกคิวมูเลชัน

2. ภาวะดีพลีชัน (Depletion)

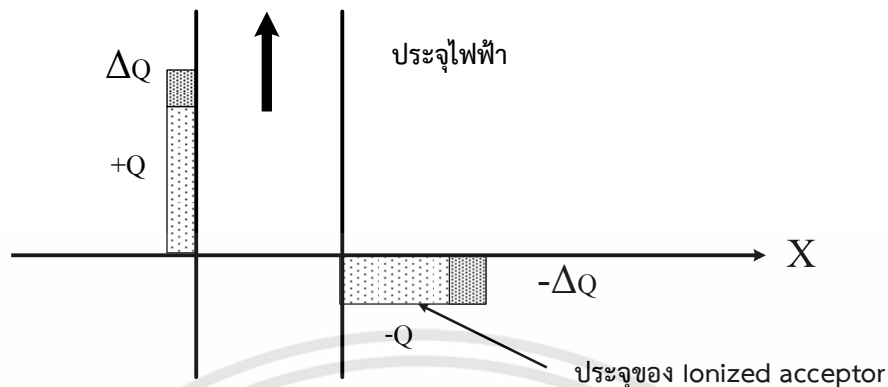
เมื่อแรงดันที่เกตมีค่าเพิ่มขึ้นและเป็นค่าบวก โดยมีค่าไม่สูงนักจะเกิดประจุไฟฟ้าบวกที่โลหะ บริเวณผิวสัมผัสระหว่างโลหะกับฉนวน ซึ่งจะส่งผลให้โฮลถูกผลักให้ห่างออกไปจากบริเวณผิวของสารกึ่งตัวนำ ความหนาแน่นของโฮลบริเวณนี้จึงลดลง และทำให้มีบริเวณปลอดพาหะเกิดขึ้นที่ผิวของสารกึ่งตัวนำ ในบริเวณนี้จึงประกอบไปด้วยประจุไฟฟ้าลบของอะตอมสารเจือผู้รับ (negatively charge acceptor atoms) การเปลี่ยนแปลงของแรงดันเกตจะทำให้ความหนาแน่นประจุเปลี่ยนด้วย เนื่องจากความกว้างของบริเวณปลอดพาหะเปลี่ยนแปลง ความหนาแน่นความจุไฟฟ้ารวมของมอสประกอบด้วย ความจุไฟฟ้าของชั้นออกไซด์ (oxide capacitance : C_{OX}) และความจุไฟฟ้าของบริเวณปลอดพาหะ (depletion capacitance : C_D) ซึ่งต่อรวมกันแบบอนุกรม[4]

การเปลี่ยนแปลงแรงดันไฟฟ้าที่โลหะจะทำให้ความหนาแน่นของประจุเปลี่ยนแปลงตามไปด้วย โดยเมื่อแรงดันเกตเพิ่มขึ้น บริเวณปลอดพาหะจะกว้างขึ้น ทำให้ความจุไฟฟ้าของบริเวณปลอดพาหะลดลง ดังนั้นความจุไฟฟ้ารวมจึงลดลง จนถึงจุดต่ำสุดเมื่อความกว้างบริเวณปลอดพาหะมีค่าสูงสุด ซึ่งเป็นจุดที่เริ่มเกิดภาวะ strong inversion

เมื่อพิจารณาแถบพลังงานจะพบว่าระดับพลังงานเฟอร์มิของโลหะจะลดลง และอยู่ต่ำกว่าระดับพลังงานเฟอร์มิของสารกึ่งตัวนำเพียงเล็กน้อย ดังนั้นแถบพลังงานในชั้นฉนวนจะเอียงโดยมีความชันบวก ส่วนแถบพลังงานในสารกึ่งตัวนำบริเวณที่สัมผัสกับฉนวนจะมีลักษณะโค้งงอเล็กน้อยดังรูปที่ 2.10 นั่นคือความหนาแน่นของโฮล ซึ่งเป็นพาหะส่วนมากที่อยู่บริเวณใกล้กับผิวสัมผัสระหว่างฉนวนกับสารกึ่งตัวนำจะมีค่าน้อยกว่าภายในสารกึ่งตัวนำ ในช่วงนี้จะมีประจุบวกเกิดขึ้นที่ด้านโลหะและทำให้โฮลที่อยู่ในสารกึ่งตัวนำถูกผลักให้ห่างออกไป ซึ่งทำให้ไอออนลบของอะตอมสารเจือแสดงอำนาจไฟฟ้าลบบอกออกมา ลักษณะการกระจายตัวของประจุในภาวะนี้แสดงดังรูปที่ 2.11 [5]



รูปที่ 2.10 แถบพลังงานในโครงสร้างมอสที่มีฐานรองเป็นซิลิคอนชนิดพีในภาวะดีพลีชัน



รูปที่ 2.11 แผนผังแบ่งประจุในโครงสร้างมอสในภาวะดิพลีชัน

3. ภาวะอินเวอร์ชัน (Inversion)

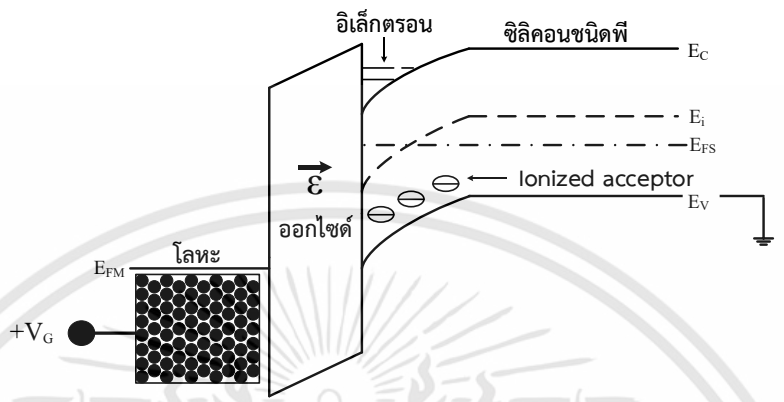
เมื่อแรงดันเกตมีค่าเพิ่มต่อไป $V_G > V_T$ จนเข้าสู่ภาวะอินเวอร์ชัน ขณะนี้ความกว้างของบริเวณปลอดพาหะมีค่าสูงสุด และไม่เปลี่ยนแปลงต่อไป แต่จะมีอิเล็กตรอนเข้ามาอยู่บริเวณผิวของสารกึ่งตัวนำเป็นจำนวนมากและเกิดเป็นชั้นกลับ ที่จุดนี้เป็นจุดเริ่มต้นของการเปลี่ยนแปลงสมบัติของสารกึ่งตัวนำอย่างสมบูรณ์ โดยเปลี่ยนจากสมบัติของสารกึ่งตัวนำชนิดพีเป็นชนิดเอ็น จึงเรียกภาวะนี้ว่า ภาวะเปลี่ยนกลับหรือภาวะอินเวอร์ชัน ความหนาแน่นของอิเล็กตรอนที่ผิวจะเปลี่ยนแปลงอย่างเอ็กโปเนนเชียลกับศักย์ที่ผิว ดังนั้นการเปลี่ยนแปลงแรงดันที่เกตเพียงเล็กน้อย จะทำให้ประจุไฟฟ้าในชั้นกลับเปลี่ยนแปลงอย่างมาก

ในกรณีที่สัญญาณกระแสสลับมีความถี่ที่ต่ำมาก การเปลี่ยนแปลงของอิเล็กตรอนในชั้นกลับสามารถตอบสนองได้ทันที ความจุไฟฟารวมจะหาได้จากผลรวมของความจุไฟฟ้าของออกไซด์ ซึ่งต่ออนุกรมกับความจุไฟฟ้าของสารกึ่งตัวนำซึ่งมีค่าสูงมาก การเปลี่ยนแปลงในสารกึ่งตัวนำ จะเป็นการเปลี่ยนแปลงภายในชั้นกลับเท่านั้น ดังนั้นมอสจะเป็นเหมือนตัวเก็บประจุแบบธรรมดาโดยมีค่าเพิ่มขึ้นอีกครั้งหนึ่งและเข้าสู่ C_{ox} อีกครั้ง

ในกรณีที่สัญญาณกระแสสลับมีความถี่สูงๆ เช่น 1 MHz จะทำให้การเกิดและการรวมตัวอิเล็กตรอนไม่สามารถตอบสนองได้ทันที ดังนั้นความหนาแน่นของอิเล็กตรอนที่ผิวจะมีค่าคงที่ และถูกกำหนดด้วยค่าแรงดันกระแสตรง แต่ความกว้างของบริเวณปลอดพาหะจะเปลี่ยนแปลงตามสัญญาณกระแสสลับ ความหนาแน่นของความจุไฟฟารวมขณะที่เกิดจากความจุไฟฟ้าของออกไซด์ซึ่งต่ออนุกรมกับความจุไฟฟ้าของบริเวณปลอดพาหะมีค่าต่ำสุดขณะที่ความกว้างบริเวณปลอดพาหะมีค่าสูงสุด

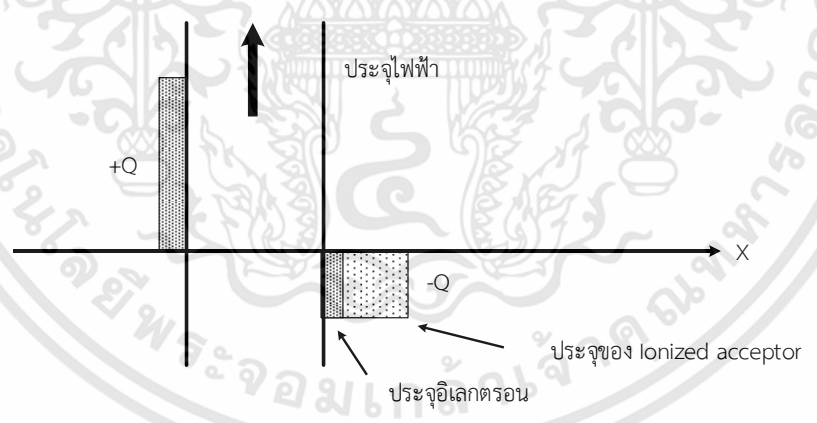
เมื่อพิจารณาแถบพลังงานจะพบว่าเมื่อให้แรงดันไฟฟ้าด้วยค่าบวกที่มากขึ้น ระดับพลังงานเฟอร์มิของโลหะจะต่ำกว่าระดับพลังงานเฟอร์มิของสารกึ่งตัวนำมากยิ่งขึ้น ความชันของการโค้งงอของแถบพลังงาน

ในสารกึ่งตัวนำจะมีความมากขึ้น แสดงว่าค่าความหนาแน่นของอิเล็กตรอนที่ผิวของสารกึ่งตัวนำมีค่าเพิ่มขึ้น ในที่สุดเมื่อแรงดันไฟฟ้ามีค่าสูงเท่ากับแรงดันขีดเริ่ม แลพบพลังงานจะโค้งงอตั้งรูปที่ 2.12



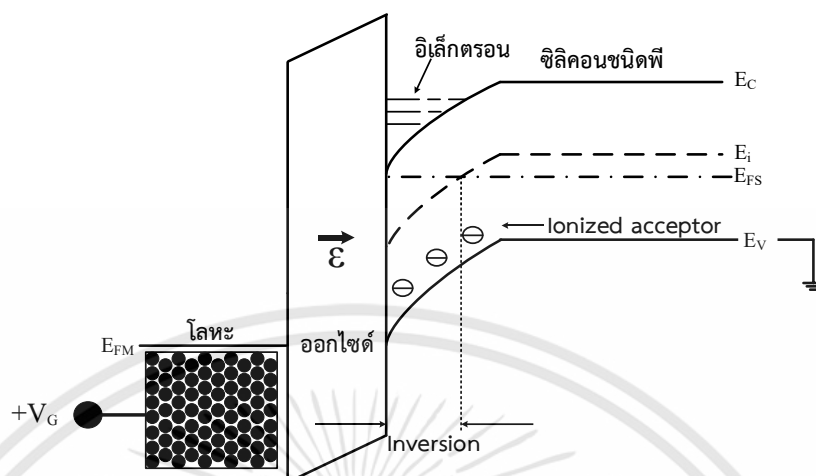
รูปที่ 2.12 แลพบพลังงานในโครงสร้างมอสในขณะเริ่มเกิดภาวะสตรองอินเวอร์ชัน

ในภาวะนี้เป็นจุดเริ่มต้นของการเปลี่ยนแปลงสมบัติของสารกึ่งตัวนำอย่างสมบูรณ์ หรือเป็นจุดเริ่มของการเกิดภาวะสตรองอินเวอร์ชัน ลักษณะการกระจายของประจุไฟฟ้าเป็นดังรูปที่ 2.13



รูปที่ 2.13 แผนผังแท่งประจุในโครงสร้างมอสขณะเริ่มเกิดภาวะสตรองอินเวอร์ชัน

ถ้าให้แรงดันไฟฟ้าสูงขึ้นการโค้งงอของแลพบพลังงานจะมากขึ้นดังรูปที่ 2.14 สมบัติของสารกึ่งตัวนำที่บริเวณผิวสัมผัสของฉนวนกับสารกึ่งตัวนำจะเปลี่ยนกลับจากสารกึ่งตัวนำชนิดพีเป็นสารกึ่งตัวนำชนิดเอ็น ดังนั้นภาวะนี้จึงถูกเรียกเป็น ภาวะเปลี่ยนกลับอย่างเต็มที่ หรือภาวะสตรองอินเวอร์ชัน (strong inversion) ของโครงสร้างมอสชนิดพี



รูปที่ 2.14 แถบพลังงานในโครงสร้างมอสในขณะเกิดภาวะสตรองอินเวอร์ชัน

2.3 ทรานซิสเตอร์ชนิดมอสเฟต [6]

มอสทรานซิสเตอร์หรือมอสเฟต เป็นอุปกรณ์อิเล็กทรอนิกส์ที่มีบทบาทและถูกนำไปใช้งานอย่างแพร่หลาย โดยเฉพาะถูกพัฒนาให้อยู่ในรูปของวงจรรวม (Integrated Circuits) เช่น VLSI (Very Large Scale Integrate Circuit) มอสเฟตเป็นทรานซิสเตอร์ที่นำเอาโครงสร้างมอส (Metal Oxide Semiconductor: MOS) มาประยุกต์ใช้งาน โดยใช้ส่วนเกตของทรานซิสเตอร์เพื่ออาศัยผลของสนามไฟฟ้าที่เกิด เหนี่ยวนำประจุในสารกึ่งตัวนำทำให้เกิดชั้นกลับ (Inversion Layer) หรือที่เรียกว่า “แชนแนล” (Channel) ซึ่งเป็นช่องทางเดินของกระแสระหว่างขั้วซอส (Source) และขั้วเดรน (Drain) ความหนาแน่นของประจุที่ถูกเหนี่ยวนำขึ้นมาในแชนแนลจะขึ้นกับแรงดันที่เกต ดังนั้นแรงดันที่เกตซึ่งเป็นแรงดันด้านอินพุตจึงสามารถควบคุมการนำกระแสระหว่างซอส-เดรนซึ่งเป็นกระแสด้านเอาต์พุตได้ การทำงานของทรานซิสเตอร์นี้เกิดจากผลของสนามไฟฟ้าที่เกิดในแนวตั้ง (Vertical Electric Field) จะเหนี่ยวนำให้เกิดแชนแนล และผลของสนามไฟฟ้าระหว่างซอส-เดรนในแนวนอน (Horizontal Electric Field) จะทำให้พาหะในแชนแนลเคลื่อนที่ จึงทำให้ทรานซิสเตอร์สามารถทำงานได้ ดังนั้นทรานซิสเตอร์ชนิดนี้เรียกว่า “ทรานซิสเตอร์ผลของสนามไฟฟ้า” หรือ Field Effect Transistor และเขียนตัวย่อคือ FET ซึ่งนิยมเรียกว่า “เฟต” และเรียกชื่อเต็มว่า MOSFET หรือ มอสเฟต เพื่อให้รู้ว่าส่วนเกตมีโครงสร้างแบบมอสนั่นเอง โดยปกติชั้นของออกไซด์นิยมใช้ซิลิคอนไดออกไซด์ ส่วนชั้นของโลหะโดยทั่วไปใช้อะลูมิเนียม แต่ในกรณีของมอสเฟตที่มีขนาดเล็ก เช่นกรณีอยู่ในวงจรรวมระดับ VLSI ความยาวของแชนแนลมีขนาดน้อยกว่า 1 ไมโครเมตร ต้องใช้ชั้นของโพลีซิลิคอน (Poly Silicon) ซึ่งเป็นผลึกหลายรูป

ของซิลิคอนมาทำหน้าที่แทนชั้นของโลหะ เพื่อให้สามารถสร้างทรานซิสเตอร์ที่มีขนาดเล็กมากๆได้ และมีคุณสมบัติทำงานที่ความถี่สูงได้เป็นอย่างดี

2.3.1 โครงสร้างและสัญลักษณ์

เมื่อพิจารณาจากลักษณะคุณสมบัติและโหมดการทำงาน เราอาจจัดแบ่งมอสเฟตได้เป็น 2 ชนิด คือ

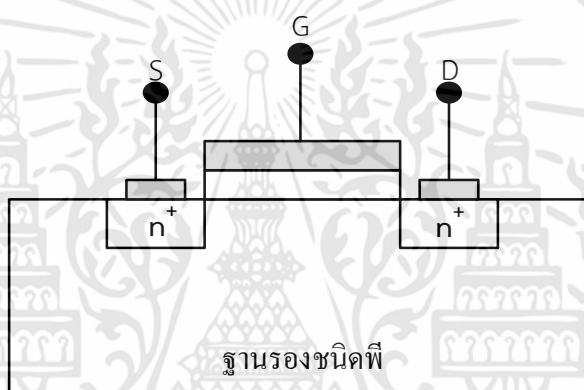
1. มอสเฟตชนิดเอ็นฮานซ์เมนต์ (Enhancement MOSFET) หรือมอสเฟตชนิดแชนแนลเกิดจากการเหนี่ยวนำ (Induced Channel MOSFET) หมายถึงมอสทรานซิสเตอร์ซึ่งเมื่อแรงดันที่ขั้วเกตเป็นศูนย์โวลต์ จะไม่มีแชนแนลเกิดขึ้น กระแสเดรนไม่ไหล ทรานซิสเตอร์อยู่ในภาวะ OFF แต่เมื่อขั้วเกตได้รับแรงดันที่เหมาะสมและมากพอ สนามไฟฟ้าที่เกิดจะเหนี่ยวนำให้เกิดแชนแนลขึ้นที่ผิวของสารกึ่งตัวนำ และทำให้มีกระแสเดรนไหลได้

2. มอสเฟตชนิดดีพลีทชัน (Depletion MOSFET) หรือมอสเฟตชนิดแชนแนลเกิดจากการแพร่สารเจือ (Diffused Channel MOSFET) หมายถึงมอสทรานซิสเตอร์ซึ่งแม้แรงดันที่ขั้วเกตเป็นศูนย์โวลต์ ก็จะมีแชนแนลเกิดขึ้นได้ ทั้งนี้เนื่องมาจากการแพร่อะตอมสารเจือเพื่อให้เกิดเป็นแชนแนล ดังนั้นกระแสเดรนสามารถไหลได้ แม้แรงดันที่ขั้วเกตเป็นศูนย์

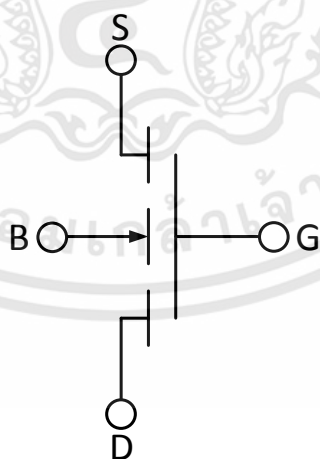
นอกจากนี้เมื่อพิจารณาชนิดของพาหะที่นำกระแสในทรานซิสเตอร์ เราอาจแบ่งมอสเฟตได้เป็น 2 ชนิด คือ มอสเฟตชนิดเอ็นแชนแนล (n-channel MOSFET) หรือ เอ็นมอส (NMOS) หมายถึงมอสทรานซิสเตอร์ซึ่งกระแสเกิดจากการนำไฟฟ้าของอิเล็กตรอนในแชนแนลชนิดเอ็น และ มอสเฟตชนิดพีแชนแนล (p-channel MOSFET) หรือ พีมอส (PMOS) หมายถึงมอสทรานซิสเตอร์ซึ่งกระแสเกิดจากการนำไฟฟ้าของโฮลในแชนแนลชนิดพี

ลักษณะโครงสร้าง สัญลักษณ์ ของมอสเฟตแบบเอ็นฮานซ์เมนต์ชนิดเอ็นแชนแนลแสดงดังในรูปที่ 2.15 โดยมีโครงสร้างซึ่งประกอบด้วยชั้นฐานรอง (Substrate: SS) ซึ่งเป็นสารกึ่งตัวนำชนิดพี บางครั้งชั้นฐานรองนี้ถูกเรียกว่า บอดี้ (Body: B) ส่วนซอส (Source: S) และส่วนเดรน (Drain: D) ถูกสร้างขึ้นด้วยการเติมอะตอมสารเจืออย่างเข้มข้น (n^+) เข้าไปในฐานรองชนิดพี ระยะห่างระหว่างขั้วซอสและขั้วเดรนถูกพิจารณาว่าเป็นความยาวของแชนแนล ส่วนเกตของทรานซิสเตอร์เป็นโครงสร้างมอส (MOS) ซึ่งถูกสร้างขึ้นและอยู่ระหว่างซอสกับเดรน จากนั้นขั้วสัมผัสโอห์มมิคจะถูกสร้างขึ้นบนส่วนทั้งสามของทรานซิสเตอร์ ขั้วไฟฟ้าของมอสจึงมี 3 ขั้วคือ ขั้วซอส(G) ขั้วเกต(G) และขั้วเดรน(D) ในกรณีที่พิจารณาว่าไม่มีสถานะผิว (Surface State) ใดๆปรากฏอยู่ที่ผิวสัมผัสระหว่าง Si-SiO₂ ดังนั้นที่แรงดันเกต $V_G = 0$ V จึงไม่มีแชนแนลเกิดขึ้น และแม้จะมีแรงดันเดรน $V_D > 0$ ก็ตาม กระแสเดรน $I_D = 0$ ในภาวะนี้ถือว่าทรานซิสเตอร์อยู่ในภาวะ OFF แต่เมื่อได้รับแรงดันเกตเป็นบวก $V_G > 0$ และมากพอที่จะทำให้สนามไฟฟ้าที่ขึ้นออกไซด์สามารถเหนี่ยวนำให้เกิดแชนแนลชนิดเอ็นได้ หรือ $V_G > V_T$ แชนแนลที่เกิดขึ้นจะต่อเชื่อม

ระหว่างขั้วซอสและขั้วเดรน และเป็นช่องทางเดินของกระแสเดรน โดยกระแสเดรนจะเพิ่มขึ้นกับแรงดันเดรนในช่วงแรก และเมื่อแรงดันเดรนเพิ่มขึ้นในที่สุด จะถึงค่าแรงดันพินช์ออฟ (Pinch off voltage : V_p) หรือ แรงดันเดรนอิ่มตัว (Saturation drain voltage : $V_{D(sat)}$) กระแสเดรนจะเริ่มอิ่มตัว และมีค่าคงที่ แม้ว่าแรงดันเดรนจะเพิ่มขึ้นต่อไปก็ตามและเมื่อเพิ่มแรงดันเกต ความหนาแน่นของประจุที่ถูกเหนี่ยวนำขึ้นในแชนแนลจะมีค่าสูงขึ้น ทำให้ความนำไฟฟ้าในแชนแนลมีค่าเพิ่มขึ้นด้วย โดยปกติขั้วซอสและฐานรองมักจะถูกต่อลงกราวด์ และแรงดันเดรนเป็นค่าบวกเทียบกับซอส อิเล็กตรอนในแชนแนลชนิดเอ็น จะเคลื่อนที่จากด้านซอสไปยังด้านเดรน ขั้วของซอสจึงคล้ายกับเป็นแหล่งจ่ายประจุพาหะ และทำให้มีกระแสเดรนไหลเข้าที่ขั้วเดรน



(ก) โครงสร้าง



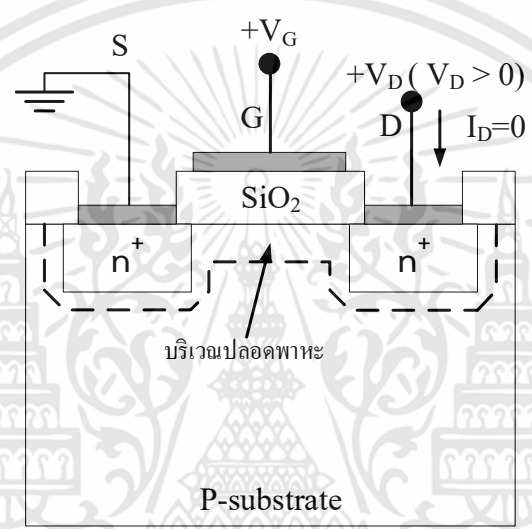
(ข) สัญลักษณ์

รูปที่ 2.15 (ก) ลักษณะโครงสร้าง และ (ข) สัญลักษณ์

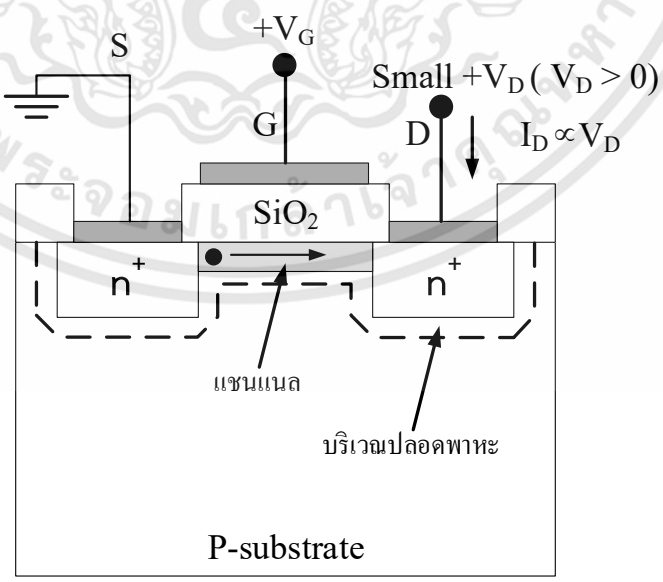
ชนิด n-Channel Enhancement MOSFET

2.3.2 การทำงานในย่านต่างๆ

การป้อนแรงดันค่าบวกเข้าที่ขั้วเกตเทียบกับขั้วซอส (V_{GS}) ซึ่งแรงดัน V_{GS} มีขนาดเพียงพอจะทำให้เกิดช่องทางเดินของกระแสระหว่างขั้วซอส และขั้วเดรนแสดงดังรูปที่ 2.16 ค่าแรงดันที่ทำให้เกิดช่องทางเดินของกระแสนี้เรียกว่า แรงดันขีดเริ่ม (Threshold Voltage : V_T)

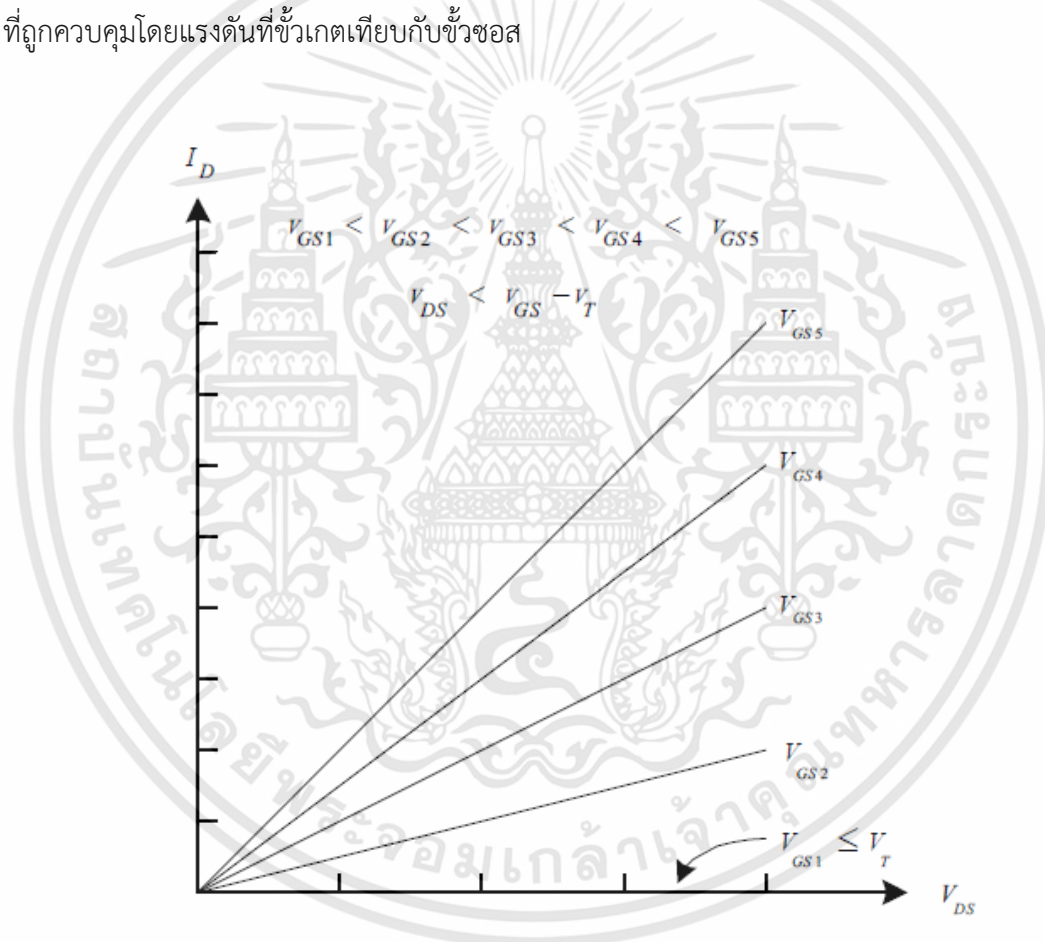


รูปที่ 2.16 การเกิดช่องทางเดินกระแสให้กับมอสเฟตแบบเอ็นแชนซ์เม้นท์ชนิดเอ็น



รูปที่ 2.17 การกำหนดจุดการทำงานให้มอสเฟต เมื่อ $V_{GS} > V_T$ และ V_{DS} มีค่าน้อย

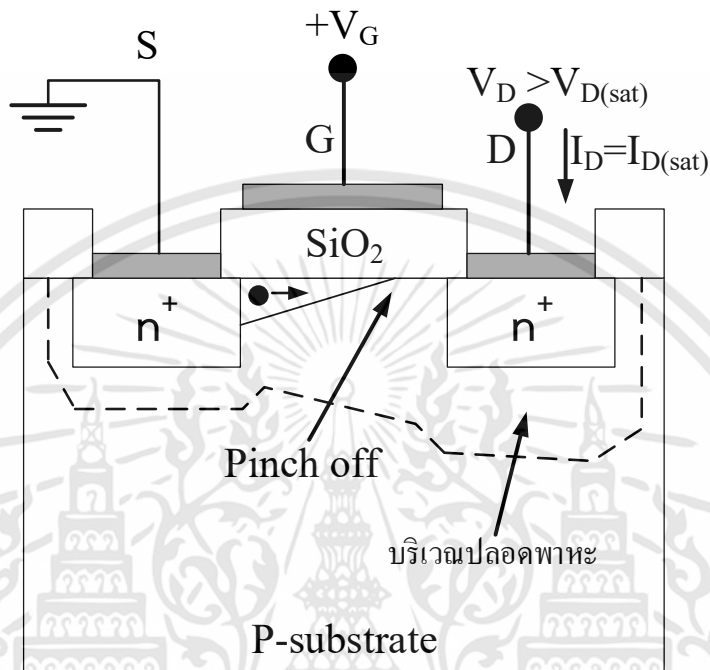
เมื่อป้อนแรงดันบวกระหว่างขั้วเกตเทียบกับขั้วซอสให้มีค่ามากกว่าแรงดันขีดเริ่ม และป้อนแรงดันค่าบวกเข้าที่ขั้วเดรนเทียบกับขั้วซอส ดังที่แสดงในรูปที่ 2.17 ทำให้เกิดความต่างศักย์ขึ้นระหว่างขั้วทั้งสอง ($V_{DS} < V_{GS} - V_T$) กระแสเดรนจะไหลผ่านช่องทางเดินกระแสจากขั้วเดรนไปยังขั้วซอส โดยคุณสมบัติของกระแสเดรน (I_D) เมื่อเทียบกับแรงดันที่ตกคร่อมระหว่างขั้วเดรนและขั้วซอส (V_{DS}) ดังที่แสดงในรูปที่ 2.18 ความสัมพันธ์ของกระแสเดรนกับแรงดันที่ตกคร่อมระหว่างขั้วเดรน และขั้วซอสจะเป็นแบบเชิงเส้น (Linear Region) ลักษณะการทำงานของมอสเฟตช่วงนี้มีลักษณะเป็นความต้านทานเชิงเส้นที่ถูกควบคุมโดยแรงดันที่ขั้วเกตเทียบกับขั้วซอส



รูปที่ 2.18 กราฟความสัมพันธ์ระหว่างกระแสเดรนกับแรงดัน V_{DS} ที่มีค่าน้อย

เมื่อปรับแรงดัน V_{DS} ให้มีค่ามากขึ้นจนกระทั่ง $V_{DS} \geq V_{GS} - V_T$ ดังรูปที่ 2.19 ลักษณะของช่องทางเดินกระแสจะมีลักษณะที่ลาดเอียงไปทางส่วนของเดรนจนถึงจุดที่เรียกว่าจุดพินช์ออฟ (Pinched

Off) ศักย์ตาไฟฟ้าที่จุดพินช์ออฟนี้จะมีค่าเท่ากับ $V_{DSAT} = V_{GS} - V_T$ สถานะดังกล่าวมอสเฟตจะทำงานในย่านอิ่มตัว (Saturation Region)



รูปที่ 2.19 การกำหนดจุดการทำงานให้มอสเฟต เมื่อ $V_{GS} > V_T$ และปรับค่า V_{DS} มีค่ามากกว่า $V_{GS} - V_T$

การแบ่งย่านการทำงานของมอสเฟตพิจารณาจากการจัดไบอัสของมอสเฟตซึ่งได้แก่แรงดัน V_{GS} , V_{DS} และ V_T สามารถแบ่งช่วงการทำงานได้เป็น 3 ย่าน (Region) ดังต่อไปนี้

1. ช่วงคัทออฟ (Cutoff Region) ; $V_{GS} < V_T$

ช่วงคัทออฟ คือช่วงที่มอสเฟตไม่ทำงาน กรณีนี้จะไม่มีการเคลื่อนที่ของพาหะจึงทำให้มอสเฟตไม่สามารถนำกระแสเดรน (I_D) ได้

$$I_D = 0 \quad (2.1)$$

2. ช่วงเชิงเส้น (Linear Region) ; $V_{DS} < V_{GS} - V_T$

ช่วงเชิงเส้น เป็นช่วงที่แรงดันไบอัสที่ขั้วเกต และขั้วซอร์สมีค่ามากกว่าแรงดันขีดเริ่ม ($V_{GS} > V_T$) และแรงดันระหว่าง V_{DS} มีค่าน้อยกว่า $V_{GS} - V_T$ โดยสามารถหากระแส I_D ได้ดังนี้

$$I_D = k \left[(V_{GS} - V_T) V_{DS} - \frac{V_{DS}^2}{2} \right] \quad (2.2)$$

3. ช่วงอิ่มตัว (Saturation Region) ; $V_{DS} \geq V_{GS} - V_T$

ช่วงอิ่มตัวเป็นช่วงที่แรงดันที่ขั้วเกต และขั้วซอสมีค่ามากกว่าแรงดันขีดเริ่ม ($V_{GS} > V_T$) และแรงดัน V_{DS} มีค่ามากกว่าหรือเท่ากับ $V_{GS} - V_T$ สามารถหากระแส I_D ได้ดังนี้

$$I_D = k (V_{GS} - V_T)^2 \quad (2.3)$$

โดยที่

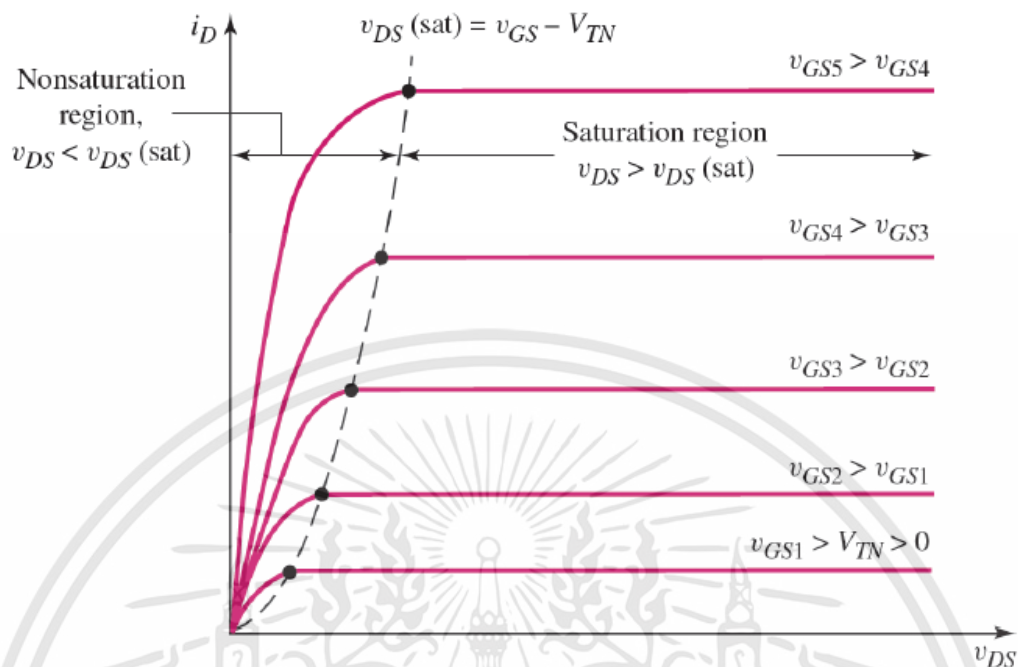
$$k = \frac{\mu_0 C_{ox}}{2} \left(\frac{W}{L} \right) \quad (2.4)$$

เมื่อ μ_0 เป็นสภาพความคล่องตัวของอิเล็กตรอน (Electron Mobility)

C_{ox} เป็นความจุไฟฟ้าต่อหน่วยพื้นที่ของเกตออกไซด์

W เป็นความกว้างช่องทางเดินกระแส

L เป็นความยาวช่องทางเดินกระแส



รูปที่ 2.20 คุณสมบัติกระแส-แรงดัน (I-V Characteristic) ของมอสเฟตชนิด NMOS

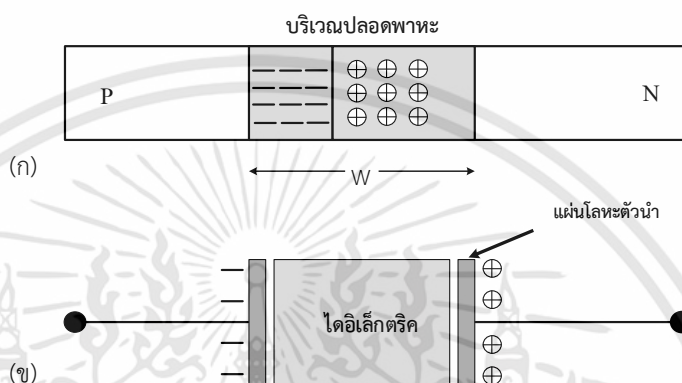
2.4 ความจุไฟฟ้าของไดโอดแบบรอยต่อพี-เอ็น [2-3]

ไดโอดชนิดรอยต่อพี-เอ็น สามารถแสดงคุณสมบัติเป็นตัวเก็บประจุ (Capacitor) ได้ โดยทำให้เกิดความจุไฟฟ้าได้ 2 แบบ ได้แก่ ความจุไฟฟ้าจากรอยต่อ (Junction Capacitance: C_j) และความจุไฟฟ้าจากการแพร่ซึม (Diffusion Capacitance: C_D) ซึ่งในที่นี้จะกล่าวถึงความจุไฟฟ้าจากรอยต่อเท่านั้น ความจุไฟฟ้าจากรอยต่อเป็นความจุไฟฟ้าที่เกิดจากโครงสร้างบริเวณปลอดพาหะของรอยต่อ ซึ่งมีลักษณะคล้ายกับโครงสร้างของตัวเก็บประจุแบบแผ่นโลหะขนาน (Parallel Plate Capacitor) ซึ่งเป็นตัวเก็บประจุพื้นฐานทั่วไป เนื่องจากความกว้างของบริเวณปลอดพาหะจะเปลี่ยนแปลงตามแรงดันไบอัสที่ไดโอดได้รับ ดังนั้นความจุไฟฟ้าจากรอยต่อจึงเปลี่ยนแปลงตามแรงดันไบอัส โดยขณะที่ไดโอดได้รับแรงดันไบอัสย้อนกลับจะมีความจุไฟฟ้าทรานซิชั่นที่รอยต่อเพียงอย่างเดียว แต่เมื่อไดโอดได้รับแรงดันไบอัสตรง จะมีความจุไฟฟ้าเกิดขึ้นสองชนิดคือ ความจุไฟฟ้าทรานซิชั่นและความจุไฟฟ้าจากการแพร่

2.4.1 ความจุไฟฟ้าเนื่องจากรอยต่อ (C_j) หรือความจุไฟฟ้าทรานซิชั่น (C_T)

ที่บริเวณรอยต่อพี-เอ็นแบบชันบันได ในภาวะสมดุลจะเห็นว่าบริเวณปลอดพาหะจะประกอบด้วยประจุไฟฟ้าบวก ที่เกิดจากไอออนบวกของอะตอมผู้ให้ และไอออนลบของอะตอมผู้รับ ซึ่งย่านนี้มีความกว้างเท่ากับ w และมีสภาพคล้ายกับสารไดอิเล็กทริก (dielectric) ทำหน้าที่แยกด้านเอ็นและด้านพีของ

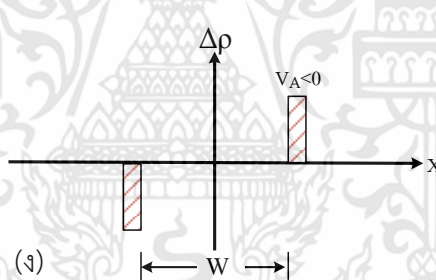
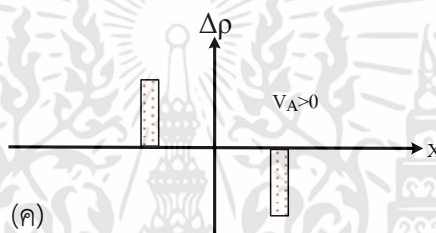
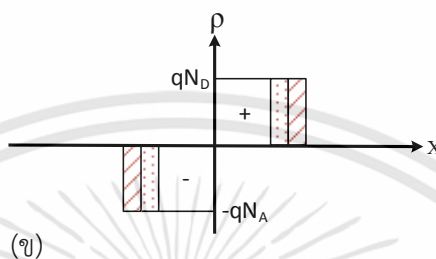
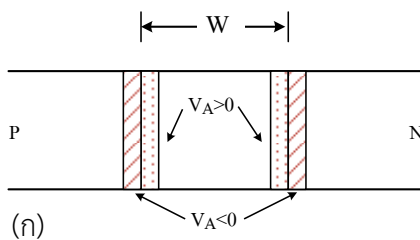
ไดโอดออกจากกัน จึงถูกพิจารณาว่าที่เหมือนกับตัวเก็บประจุไฟฟ้าแบบแผ่นโลหะที่ขนานกัน จะต่างกันก็เฉพาะกรณีของไดโอดประจุไฟฟ้าจะกระจายอยู่ทั่วไป บริเวณปลอดพาหะดังในรูปที่ 2.21(ก) แต่กรณีของตัวเก็บประจุแบบแผ่นโลหะขนาน ประจุไฟฟ้าจะปรากฏเฉพาะที่แผ่นโลหะทั้งสองเท่านั้น ในส่วนของสารไดอิเล็กทริกจะไม่มีประจุไฟฟ้าดังในรูปที่ 2.21(ข)



รูปที่ 2.21 (ก) โครงสร้างบริเวณรอยต่อพี-เอ็นและ

(ข) โครงสร้างของตัวเก็บประจุไฟฟ้าแบบแผ่นโลหะขนาน

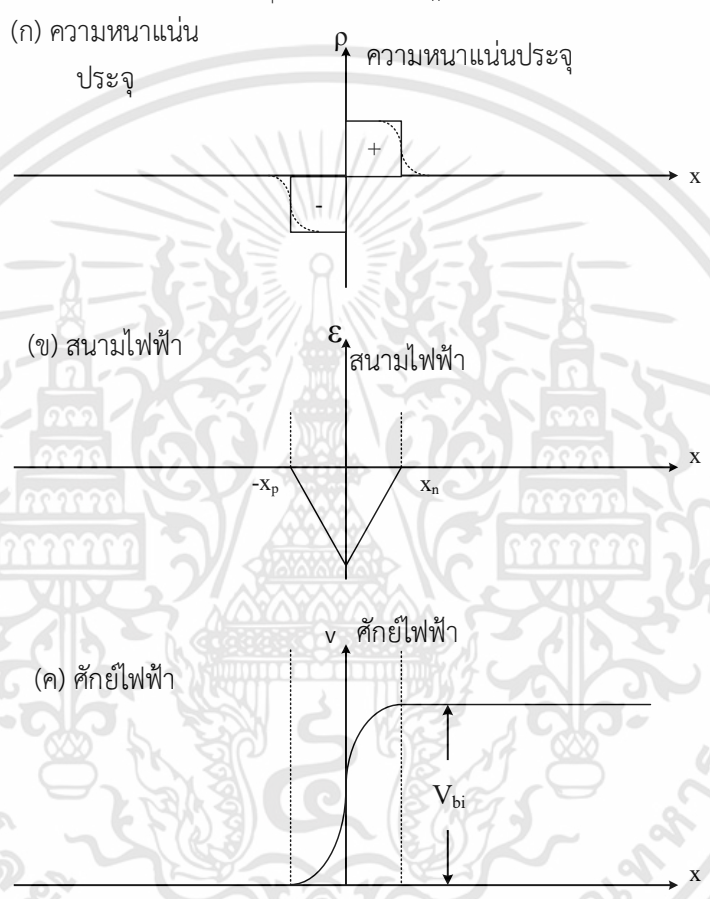
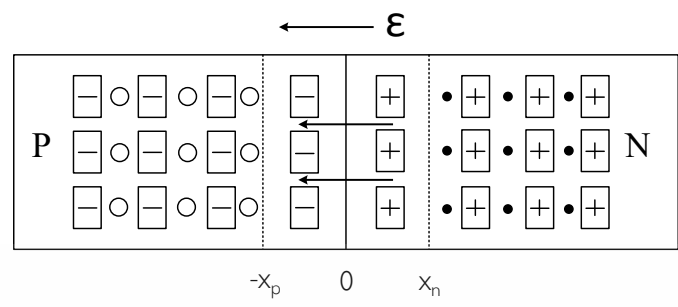
การวิเคราะห์หาค่าความจุไฟฟ้าจากรอยต่ออาจทำได้โดย เมื่อนำไดโอดไปใช้งานไดโอดจะต้องอยู่ในสภาพที่ได้รับแรงดันไบอัส ซึ่งอาจจะมีลักษณะเป็นไบอัสตรงหรือไบอัสย้อนกลับ ซึ่งความกว้างของบริเวณปลอดพาหะ(w) จะมีการเปลี่ยนแปลงเกิดขึ้น เช่นถ้าเป็นไบอัสตรง ค่า w จะลดลงหรือเมื่อกรณีไบอัสย้อนกลับค่า w จะมีขนาดเพิ่มขึ้น การเปลี่ยนแปลงของความกว้างบริเวณปลอดพาหะก็คือ การเปลี่ยนแปลงของปริมาณประจุไฟฟ้าที่บริเวณปลอดพาหะนั้นเอง เช่น ถ้าบริเวณปลอดพาหะขยายกว้างขึ้นก็คือ การเกิดไอออนบวกทางด้านเอ็น และการเกิดไอออนลบทางด้านพี ดังแสดงในรูปที่ 2.22



รูปที่ 2.22 (ก) การเปลี่ยนแปลงความกว้างของบริเวณปลอดพาหะเมื่อรอยต่อได้รับไบอัสต่างๆ
 (ข) การเปลี่ยนแปลงของความหนาแน่นประจุที่รอยต่อขณะได้รับไบอัสกระแสสลับ
 (ค) ขณะที่ $V_A > 0$ และ (ง) ขณะที่ $V_A < 0$ โวลต์

2.5 ศักย์ไฟฟ้าภายในรอยต่อ (Built-in Potential : V_{bi}) [2-3]

แรงดันที่ตกคร่อมบริเวณปลอดพาหะหรือบริเวณรอยต่อถูกเรียกว่า ศักย์ภายใน หรือ แรงดันภายใน ในขณะที่รอยต่อพี-เอ็น เข้าสู่ภาวะสมดุล สามารถถูกพิจารณาและหาสมการศักย์ภายในที่ปรากฏในบริเวณปลอดพาหะ ในช่วงจากด้านพีที่ตำแหน่ง $-x_p$ ถึงด้านเอ็นที่ตำแหน่ง x_n โดยที่ $x = 0$ เป็นตำแหน่งที่อยู่ตรงกลางของรอยต่อดังแสดงในรูปที่ 2.23



รูปที่ 2.23 ลักษณะการกระจายของ (ก) ความหนาแน่นของประจุไฟฟ้า (ข) สนามไฟฟ้าภายใน และ (ค) ศักย์ไฟฟ้าภายในที่ปรากฏบริเวณรอยต่อพี-เอ็นในภาวะสมดุล สามารถหาแรงดันตกคร่อมรอยต่อพี-เอ็นได้จาก

$$V_{bi} = \frac{kT}{q} \ln \left(\frac{N_A N_D}{n_i^2} \right) \tag{2.5}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- โดยที่ k คือ ค่าคงที่ของโบลทซ์มันน์
 T คือ ค่าของอุณหภูมิมีหน่วยเป็นเคลวิน
 N_A คือ ความหนาแน่นของอะตอมผู้รับ
 N_D คือ ความหนาแน่นของอะตอมผู้ให้
 n_i คือ ความหนาแน่นของอะตอมในสารกึ่งตัวนำชนิดอินทรีนซิก



บทที่ 3

การสร้างซีมอสทรานซิสเตอร์

บทนี้จะกล่าวถึงการสร้างซีมอสทรานซิสเตอร์โดยจะกล่าวถึง กระบวนการสร้างพื้นฐานที่จำเป็นต่อการสร้างซีมอสทรานซิสเตอร์ การออกแบบโครงสร้างที่ใช้ทดสอบ สำหรับทดสอบโครงสร้างทางกายภาพของซีมอสทรานซิสเตอร์

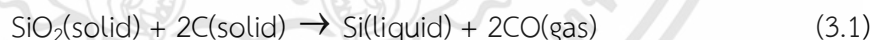
3.1 กระบวนการสร้างพื้นฐาน [7]

กล่าวถึงกระบวนการพื้นฐานที่จำเป็นต่อกระบวนการสร้างซีมอสทรานซิสเตอร์ ซึ่งอธิบายเป็นลำดับตั้งแต่เริ่มต้นจนถึงสิ้นสุด

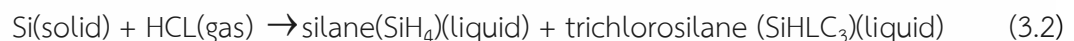
3.1.1 กระบวนการสร้างแผ่นเวเฟอร์

ซิลิคอน (Silicon) มักอยู่ในรูปสารประกอบ การที่จะได้ธาตุซิลิคอนบริสุทธิ์นั้นจะต้องทำการกลั่นจากสารประกอบ ซึ่งวงจรรวมนั้นต้องสร้างขึ้นบนแผ่นเวเฟอร์ (Wafer) ที่บริสุทธิ์ โดยการสร้างแผ่นเวเฟอร์มี 3 กระบวนการ คือ การปรับซิลิคอน (Silicon Refinement) การปลูกผลึก (Crystal Growth) และการก่อตัวของแผ่นเวเฟอร์ (Wafer Formation)

การปรับซิลิคอนจะเริ่มต้นด้วยการแยกพันธะของซิลิกาในเตาปฏิกิริยาที่อุณหภูมิประมาณ 2,000 °C ในแหล่งกำเนิดคาร์บอน



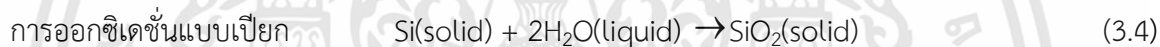
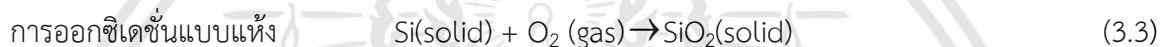
ซิลิคอนที่ได้ยังไม่มีคามบริสุทธิ์เพียงพอสำหรับอุปกรณ์ไมโครอิเล็กทรอนิกส์ ดังนั้นจึงจำเป็นต้องทำให้ซิลิคอนมีความบริสุทธิ์มากยิ่งขึ้น



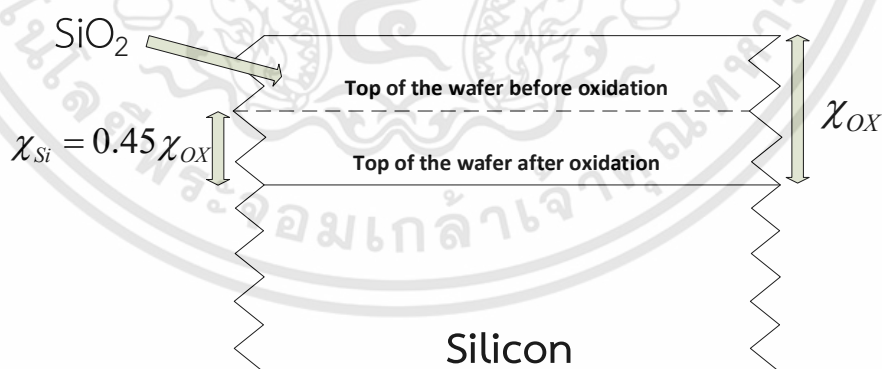
ซึ่งผลิตภัณฑ์ที่ได้เรียกว่า อิเล็กทรอนิกส์เกรดซิลิคอน (Electronic grade silicon) ในผลึกรูปโพลีของซิลิคอน แต่อุปกรณ์สารกึ่งตัวนำส่วนใหญ่ใช้รูปผลึกเดี่ยวของซิลิคอน จึงมีวิธีการเกิดเป็นรูปผลึกเดี่ยวจะมีด้วยกันสองวิธี คือการปลูกแบบ Czochralski และ Floating Zone [8]

3.1.2 การออกซิเดชันทางความร้อน (Thermal Oxidation)

ชั้นออกไซด์บางๆ ที่เกิดขึ้นจะอยู่ในรูปของซิลิคอนไดออกไซด์ (SiO_2) ที่ผิวสัมผัสได้ง่ายเมื่อซิลิคอนสัมผัสกับอากาศที่อุณหภูมิสูง โดยในโครงสร้างของมอสทรานซิสเตอร์ (MOS Transistor) จะนำซิลิคอนไดออกไซด์มาเป็นเกตออกไซด์ (Gate Oxide) เนื่องจากมีความเป็นไดอิเล็กทริก (Dielectric) ที่มีประสิทธิภาพสูง ในระหว่างกระบวนการสร้าง การปลูกชั้นออกไซด์ที่ใช้เป็นหน้าปกสำหรับการกัดสามารถสร้างได้จากกระบวนการยิงฝิ่งประจุ กระบวนการแพร่ โดยกระบวนการออกซิเดชันแบ่งเป็น 2 ประเภท ได้แก่ การออกซิเดชันแห้ง (Dry Oxidation) และการออกซิเดชันแบบเปียก (Wet Oxidation) [9]



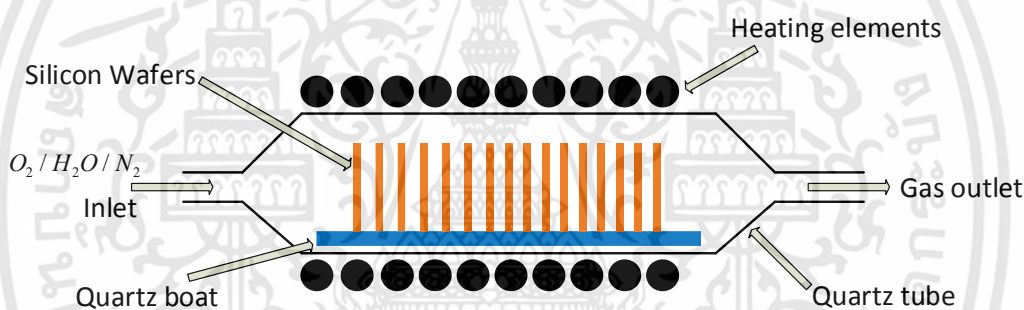
ที่บริเวณรอยต่อของซิลิคอนกับออกไซด์ พื้นผิวของซิลิคอนจะถูกความหนาของออกไซด์กินไปประมาณ 45 เปอร์เซ็นต์ของความหนานอกไซด์ [10]



รูปที่ 3.1 รอยต่อของซิลิคอนและออกไซด์

อัตราการออกซิเดชันจะขึ้นอยู่กับอุณหภูมิ ความดันแก๊ส ประเภทของการออกซิเดชัน และลักษณะของแผ่นเวเฟอร์เช่นประเภทการเติมอะตอมสารเจือ ความเข้มข้นของอะตอมสารเจือ และระนาบของโครงสร้าง โดยทั่วไปการออกซิเดชันแบบแห้งจะมีความหนาแน่นและคุณภาพที่สูงกว่าแบบเปียก แต่อย่างไรก็ตามอัตราการออกซิเดชันแบบเปียกจะสูงกว่าการออกซิเดชันแบบแห้ง การออกซิเดชันแบบแห้งจะมีความหนาอยู่ที่ระดับนาโนเมตร (Nanometre) ส่วนการออกซิเดชันแบบเปียกอยู่ที่ระดับไมครอน (Micrometre) χ_{Ox}

การออกซิเดชันจะเกิดในหลอดปฏิกิริยาหรือเกิดในกระบวนการความร้อนแบบรวดเร็ว (Rapid Thermal Processing) แผ่นผั่งหลอดปฏิกิริยาซึ่งประกอบไปด้วยหลอดควอทซ์ (Quartz Tube) โดยมีขดลวดความร้อนจะเป็นตัวให้ความร้อน ส่วนกระบวนการความร้อนแบบรวดเร็วจะมีหลอดไฟเป็นตัวให้ความร้อนซึ่งมีเตาปฏิกิริยาคัลยกัน แสดงดังรูปที่ 3.2 [11]



รูปที่ 3.2 แผ่นผั่งออกซิเดชันทางความร้อน

3.1.3 กระบวนการโด๊ป (Doping Process)

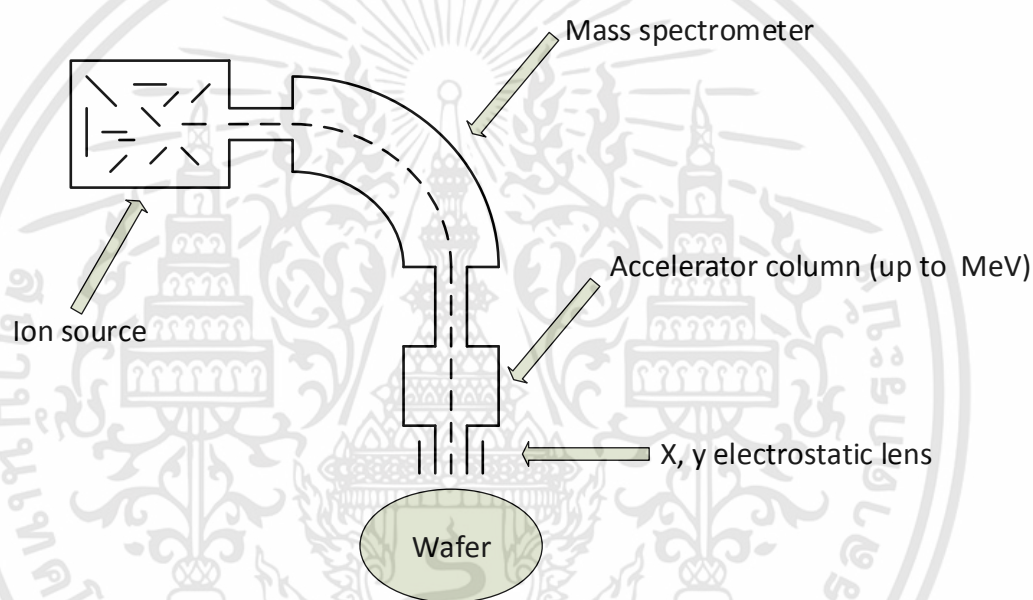
การเติมอะตอมสารเจือเข้าสู่แผ่นซิลิคอนทำให้เกิดประเภของพาหะข้างมาก ความเข้มข้นของพาหะ ความคล่องตัวของพาหะ วิธีการเติมอะตอมสารเจือที่ใช้โดยทั่วไปมี 2 วิธี วิธีการแรกคือใช้การแพร่สารเจือ (Diffusion) และวิธีที่สองคือใช้การยิงฝังประจุ (Ion Implantation) [12] วิธีการใช้การเติมอะตอมสารเจือโดยการแพร่ในของแข็งนั้นเป็นวิธีการแบบเก่า ส่วนการใช้วิธียิงฝังประจุนั้นเป็นวิธีการสมัยใหม่ที่ถูกนำมาใช้ในกระบวนการสร้างมอสทรานซิสเตอร์

3.1.3.1 การยิงฝังประจุ (Ion Implantation)

วิธีการการยิงฝังประจุเป็นอีกวิธีการหนึ่งที่เป็นการนำสารเจือ (Doping) นั้นเข้าไปอยู่ในพื้นผิวของแผ่นเวเฟอร์ โดยไอออนที่ได้จากการแตกตัวจากกระบวนการยิงฝังประจุจะถูกเร่งด้วยศักย์ไฟฟ้า

สูงระดับกิโลโวลต์ (kV) จนถึงระดับเมกะโวลต์ (MV) ซึ่งกระบวนการนี้นำไปสู่ความเสียหายของแลตทิซ โดยทั่วไปจะซ่อมแซมโดยการแอนนิล (Anneal) ที่อุณหภูมิสูง [13]

รูปที่ 3.3 แสดงแผนภาพของเครื่องยิงฝังประจุ ซึ่งไอออนจะถูกสร้างโดยสนามแม่เหล็กไฟฟ้าในย่านความถี่วิทยุ (RF Field) ในแหล่งไอออนและต่อมาจะถูกบีบไปยังเครื่องสเปกโตรมิเตอร์ (Spectrometer) โดยเครื่องสเปกโตรมิเตอร์จะให้ไอออนซึ่งถูกเลือกโดยมวลของอนุภาคเข้าไปสู่เครื่องเร่งอนุภาคที่มีศักย์ไฟฟ้าสูง ไอออนจะถูกยิงบนแผ่นเวเฟอร์ผ่านอิเล็กโตรสแตติกเลนส์ (Electrostatic Lens) เข้าสู่พื้นผิวของแผ่นเวเฟอร์



รูปที่ 3.3 แผนภาพของเครื่องยิงฝังประจุ (Ion Implantation)

3.1.3.2 การแพร่สารเจือ (Diffusion)

กระบวนการในการแพร่สาร (Diffuse) หมายถึงกระบวนการที่สารชนิดหนึ่งที่มีความหนาแน่นสูงถูกนำไปใส่ไว้ในสารอีกชนิดหนึ่งที่มีความหนาแน่นต่ำ สารที่มีความหนาแน่นสูงจะแผ่กระจายออกไป จากการศึกษากลไกของการแพร่พบว่า การแพร่ของสารเจือในของแข็งนั้นเป็นไปได้มากขึ้นเมื่ออุณหภูมิสูงขึ้น และมีกลไกการแพร่ของสารเจือเป็น 2 แบบคือ การเข้าไปแทนที่อะตอม และการเข้าไปแทรกตัวอยู่ระหว่างอะตอม โดยการแพร่แบบเข้าไปแทนที่อธิบายได้ว่าวาเลนซ์อิเล็กตรอนของซิลิกอนหรือเยอรมาเนียมมี 4 ตัว และการเกาะเกี่ยวระหว่างอะตอมทำกันด้วยพันธะโควาเลนต์ (Covalence bond) และเกาะกันเป็นโครงผลึก(Lattice) เมื่อให้พลังงานสูงขึ้นคู่พันธะจะแตกออก อะตอมของสารเจือ

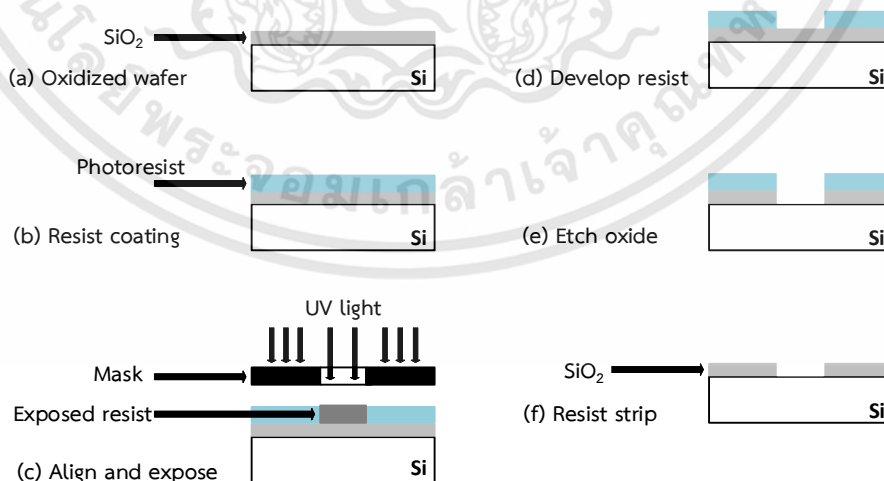
จะเข้าไปแทนที่ ลักษณะการแทนที่เช่นนี้อะตอมของสารเจือจะต้องมีขนาดใกล้เคียงกับขนาดของอะตอมที่จะถูกแทนที่ซึ่งเป็นกรณีเดียวกับการแพร่ของ โบรอน ฟอสฟอรัส อาเซนิก ในซิลิกอนหรือเยอรมาเนียม เมื่อมีการแทนที่แล้วถ้าหากอะตอมของสารเจือได้รับพลังงานมากพอก็อาจจะหลุดไปและมีการแทนที่ในใหม่ได้เช่นกัน ส่วนการแพร่แบบเข้าไปแทรกตัวพบว่าการแพร่แบบนี้จะเกิดขึ้นกับสารเจือที่มีขนาดของอะตอมใหญ่กว่าอะตอมของสารกึ่งตัวนำมาก เช่นการแพร่ของทองคำในซิลิกอน[14]

3.1.4 โฟโตลิโธกราฟี (Photolithography)

ในกระบวนการสร้างมอสทรานซิสเตอร์นั้น มีบางขั้นตอนที่ทำให้เกิดปรากฏการณ์เฉพาะบางพื้นที่ของแผ่นเวเฟอร์ซึ่งเรียกกระบวนการนี้ว่ากระบวนการโฟโตลิโธกราฟี (Photolithography) โดยการใช้แสงอัลตราไวโอเล็ต หน้ากากต้นแบบหรือมาสก์ (Mask) และโพลิเมอร์ที่ไวต่อแสง กระบวนการของการโฟโตลิโธกราฟี คือการสร้างลวดลายของโพลิเมอร์ที่ไวต่อแสงที่เรียกว่า น้ำยาไวแสง (Photoresist) โดยลวดลายของน้ำยาไวแสงสามารถทำหน้าที่เป็นหน้ากากในกระบวนการกัดและกระบวนการยิงฝังประจุ ซึ่งเป็นกระบวนการย่อยของการสร้างมอสทรานซิสเตอร์ [15]

รูปที่ 3.4 แสดงขั้นตอนการสกัดออกไซด์โดยใช้กระบวนการโฟโตลิโธกราฟีซึ่งน้ำยาไวแสงเป็นโพลิเมอร์เหลวที่ใช้บนพื้นผิวของออกไซด์โดยการหยดน้ำยาไวแสงปริมาณน้อยลงบนแผ่นเวเฟอร์แล้วทำการหมุนแผ่นเวเฟอร์อย่างรวดเร็วจะได้แผ่นฟิล์มบางบนแผ่นเวเฟอร์ที่สม่ำเสมอ

จากนั้นทำการฉายแสงอัลตราไวโอเล็ตผ่านหน้ากากตามรูปแบบที่ออกแบบไว้ ในการฉายแสงนั้น หน้ากากจะมีขนาดใหญ่กว่า (เช่น 50-100 เท่า) [16] ขนาดที่ถูกเปิดออกบนพื้นผิวของน้ำยาไวแสง โดยฉายภาพจากหน้ากากไปบนแผ่นเวเฟอร์โดยใช้เครื่องฉายสเต็ปเปอร์ (Stepper)



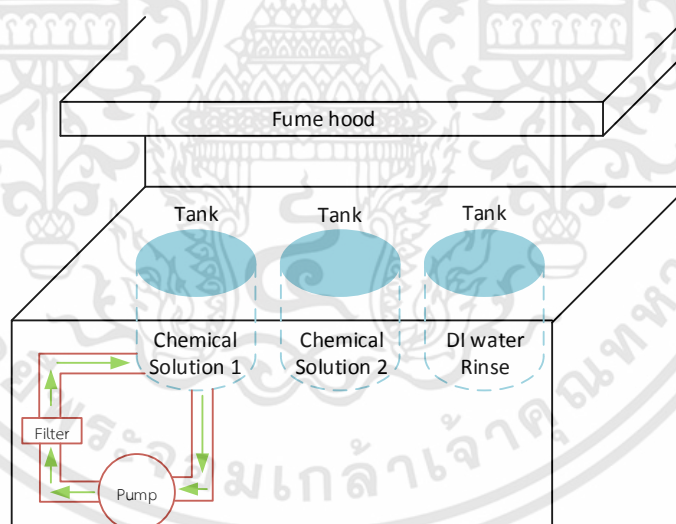
รูปที่ 3.4 กระบวนการโฟโตลิโธกราฟี

3.1.5 การลอกฟิล์มบาง (Thin Film Removal)

กระบวนการเอาฟิล์มบางออกเป็นหนึ่งในสองกระบวนการที่ใช้การโฟโตลิโธกราฟีและอีกกระบวนการหนึ่งที่อาศัยการโฟโตลิโธกราฟีคือ การยิงฝั้งประจุโดยใช้ลวดลายปิดกั้นประจุจากพื้นที่ที่ต้องการเลือกบนผิวของเวเฟอร์ ซึ่งในส่วนนี้นั้นจะถูกลอกอธิบายในกระบวนการกัดฟิล์มบาง ทั้งกระบวนการกัดทางเคมีแบบเปียกและกระบวนการกัดทางเคมีแบบแห้ง [17]

3.1.5.1 การกัดแบบเปียก (Wet Etching)

การกัดแบบเปียกประกอบด้วยการใช้สารละลายเคมี ซึ่งในกระบวนการสร้างมอสทรานซิสเตอร์ กระบวนการกัดแบบเปียกได้ถูกใช้สำหรับการทำความสะอาดแผ่นเวเฟอร์และการกัดฟิล์มบาง กระบวนการทำความสะอาดแบบเปียกมีการทำซ้ำหลายๆครั้งตลอดกระบวนการสร้าง การทำความสะอาดนั้นมีเป้าหมายในการกำจัดอนุภาคทั้งที่เป็นสารอินทรีย์และสารอนินทรีย์ที่ปนเปื้อนบนพื้นผิว การกัดแบบเปียกนั้นสามารถเป็นทั้งแบบทุกทิศทางและทิศทางเดียว แผนภาพของถังกัดแบบเปียกแสดงดังรูปที่ 3.5

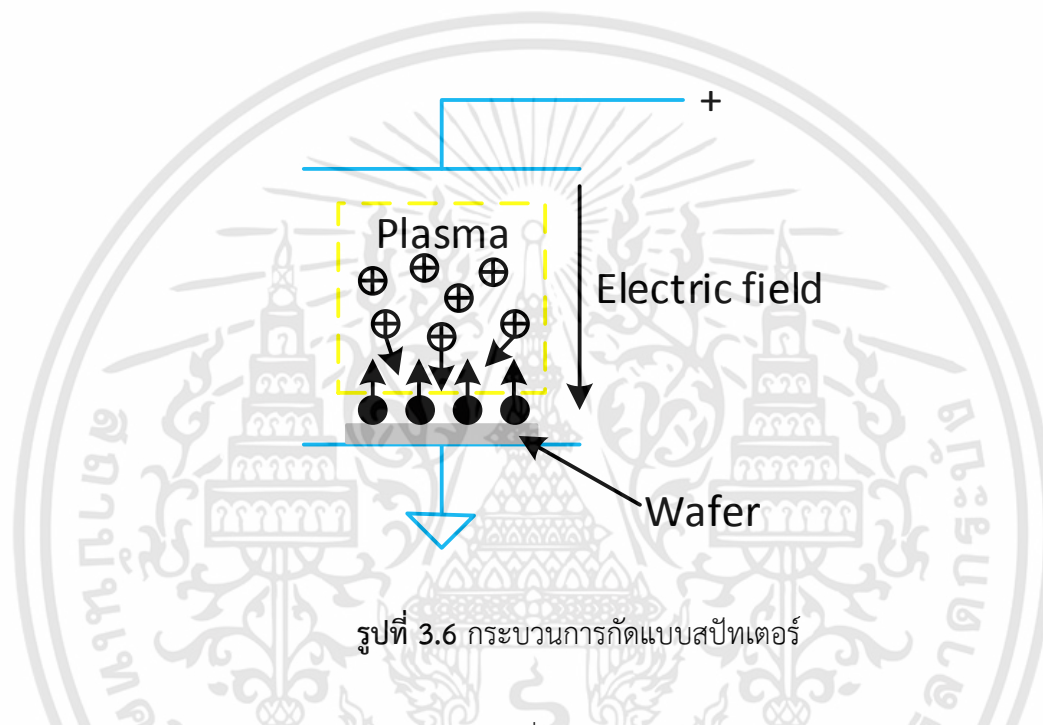


รูปที่ 3.5 แผนผังถังกัดแบบเปียก

3.1.5.2 การกัดแบบแห้ง (Dry Etching)

กระบวนการสร้างมอสทรานซิสเตอร์ โดยปกติใช้วิธีการกัดแบบแห้ง 3 ทั้งวิธีคือ พลาสมา (Plasma) รีแอกชันไอออน (Reaction Ion) และสปัตเตอร์ (Sputter) [18] รูปที่ 3.6 แสดงกระบวนการ

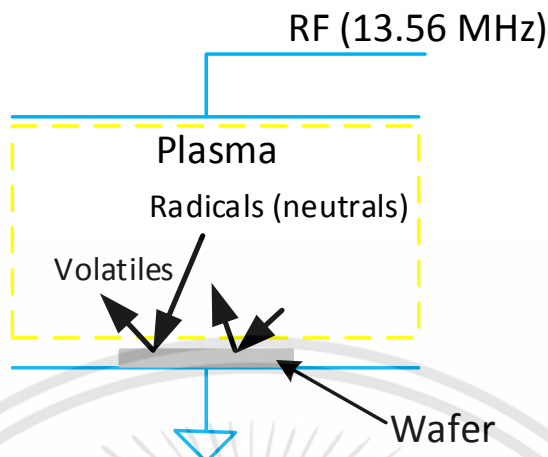
ก๊าดแบบสปัตเตอร์ซึ่งใช้ก๊าซเฉื่อย เช่น ก๊าซอาร์กอน (Ar^+) แยกตัวเป็นไอออน โดยถูกเร่งผ่านสนามไฟฟ้าที่อยู่ระหว่างขั้วไฟฟ้าบวกและขั้วไฟฟาลบ ใช้ความดันระหว่างขั้วไฟฟ้าทั้งสองอยู่ในช่วงมิลลิทอร์ (milliTorr) เพื่อให้มีการส่งของไอออนที่เหมาะสม ภายใต้เงื่อนไขเหล่านี้จะเกิดพลาสมาขึ้นที่ระหว่างขั้วไฟฟ้า โดยพลาสมาที่เกิดขึ้นประกอบด้วยประจุบวกและลบ พื้นผิวแผ่นเวเฟอร์จะโดนยิงโดยไอออนประจุบวกทำให้วัสดุบนผิวของเวเฟอร์หลุดออกไป สำหรับการก๊าดแบบสปัตเตอร์บนพื้นผิวที่นำไฟฟ้าจะใช้แหล่งจ่ายไฟตรง ขณะที่การก๊าดแบบสปัตเตอร์บนพื้นผิวที่ไม่นำไฟฟ้าจะใช้แหล่งจ่าย RF [19]



รูปที่ 3.6 กระบวนการก๊าดแบบสปัตเตอร์

ระบบการก๊าดแบบพลาสมาแสดงดังรูปที่ 3.7 ก๊าซหรือส่วนผสมของก๊าซ (เช่น ฮาโลเจน) จะแตกตัวเป็นไอออนเรียกว่าอนุภาคมูลฐานทำให้เกิดพลาสมาระหว่างขั้วไฟฟ้าทั้งสองอนุภาคมูลฐานจะทำปฏิกิริยาทางเคมีกับพื้นผิวของวัสดุและได้ผลิตภัณฑ์ในรูปของแก๊สซึ่งถูกปั๊มออกผ่านระบบสุญญากาศ

การก๊าดแบบสปัตเตอร์เป็นกระบวนการทางกล ส่วนการก๊าดแบบพลาสมาเป็นกระบวนการทางเคมี แต่การก๊าดแบบรีแอคชั่นนั้นเป็นการรวมกันระหว่างการก๊าดแบบสปัตเตอร์และพลาสมา การก๊าดแบบรีแอคชั่นไอออนเป็นกระบวนการก๊าดที่มีความโดดเด่นเนื่องจากการรวมกันระหว่างการก๊าดแบบสปัตเตอร์และการก๊าดแบบพลาสมาสามารถรวมกัน การก๊าดแบบรีแอคชั่นไอออนนั้นก๊าซและส่วนผสมของก๊าซจะแตกตัวเป็นไอออนและทำปฏิกิริยากับพื้นผิวของเวเฟอร์



รูปที่ 3.7 แผนภาพอย่างง่ายของกระบวนการก๊าดแบบพลาสมา

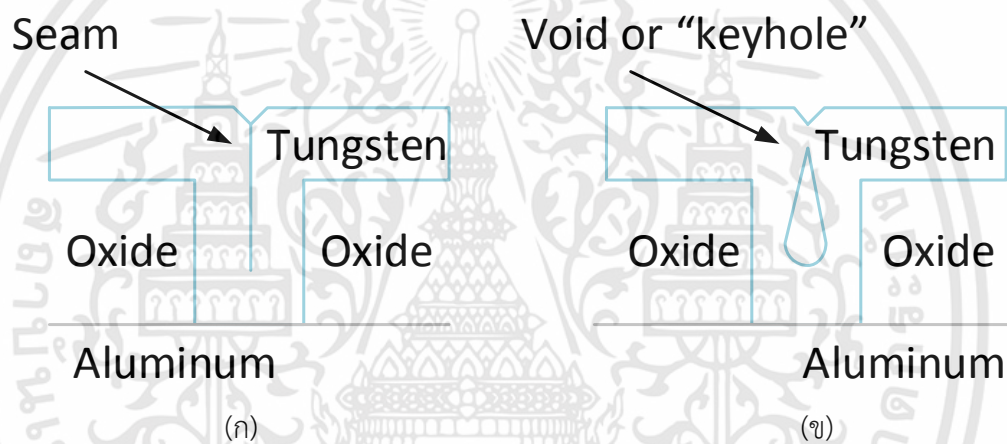
3.1.6 การสะสมชั้นฟิล์มบาง (Thin Film Deposition)

กระบวนการสร้างมอสทรานซิสเตอร์มีความจำเป็นที่ต้องใช้วัสดุจำพวก สารกึ่งตัวนำ ตัวนำ และฉนวน ซึ่งผลึกเดี่ยวซิลิคอน (Single Crystal) เป็นสารกึ่งตัวนำสำหรับพื้นที่ใช้งาน (Active) ผลึกรวมซิลิคอน (Poly Crystal) สำหรับขั้วเกตและชั้นเชื่อมต่อ ส่วนฉนวน เช่น ซิลิคอนไดออกไซด์ (SiO_2) ซิลิคอนไนไตรด์ (Si_3N_4) ถูกนำมาสร้างเป็นไดอิเล็กทริกเกต หน้ากากป้องกันการก๊าด ชั้นป้องกันการแพร่ หน้ากากยิงประจุ สำหรับตัวนำ เช่น ไทเทเนียมไนไตรด์ ทังสเตน ไทเทเนียม โคบอลต์ ทองแดง และ อลูมิเนียม ถูกใช้ในการเชื่อมต่อ Via การเชื่อมต่อสาย และชั้นป้องกันการแพร่ หลักการสะสมฟิล์มบาง สำหรับ สารกึ่งตัว ตัวนำ และฉนวน มีสองประเภท คือ การสะสมฟิล์มบางด้วยวิธีการทางเคมี (Chemical Vapor Deposition) และการสะสมฟิล์มบางด้วยวิธีการทางกายภาพ (Physical Vapor Deposition)

ลักษณะของการวางชั้นฟิล์มนั้นมีปัจจัยมาเกี่ยวข้องหลายปัจจัย โดยที่คุณภาพของชั้นฟิล์ม เกี่ยวข้องกับการควบคุมคุณภาพของส่วนประกอบ ระดับการปนเปื้อนต่ำ คุณสมบัติทางไฟฟ้าและทางกล สิ่งเหล่านี้มีความสำคัญมาก ยิ่งไปกว่านั้นความสม่ำเสมอของฟิล์มบางจะต้องควบคุมให้มีคุณภาพสูง การวัดความสม่ำเสมอของฟิล์มบนพื้นที่ เรียกว่า สเต็ปครอปเวอร์เรจ (Step Coverage) ดังแสดงในรูปที่ 3.8 สเต็ปครอปเวอร์เรจที่ดีจะต้องมีความหนาของพื้นผิวอย่างสม่ำเสมอ ส่วนส่วนสเต็ปครอปเวอร์เรจที่ไม่ดี พื้นผิวจะความหนาที่ลดลงในแนวตั้งเมื่อเปรียบเทียบกับพื้นผิวที่ขนานของแผ่นเวเฟอร์ นอกจากนี้การเติม ช่องแก๊ปฟิว (Gap Fill) ทำให้สเต็ปครอปเวอร์เรจดีขึ้น ซึ่งสามารถนำไปใช้ในการสะสมฟิล์มของวัสดุในที่เปิด ตัวอย่างเช่น ช่องว่างระหว่างเส้นโลหะหรือชั้นเชื่อมต่อ รูปที่ 3.9 แสดงการสะสมฟิล์มที่แก๊ปฟิวที่ดี และแก๊ปฟิวที่ไม่ดี



รูปที่ 3.8 การสะสมฟิล์มบางที่ครอบคลุมบนชั้นออกไซด์
(ก) สเต็ปครอปเวอร์เรจที่ดีและ (ข) สเต็ปครอปเวอร์เรจที่ไม่ดี



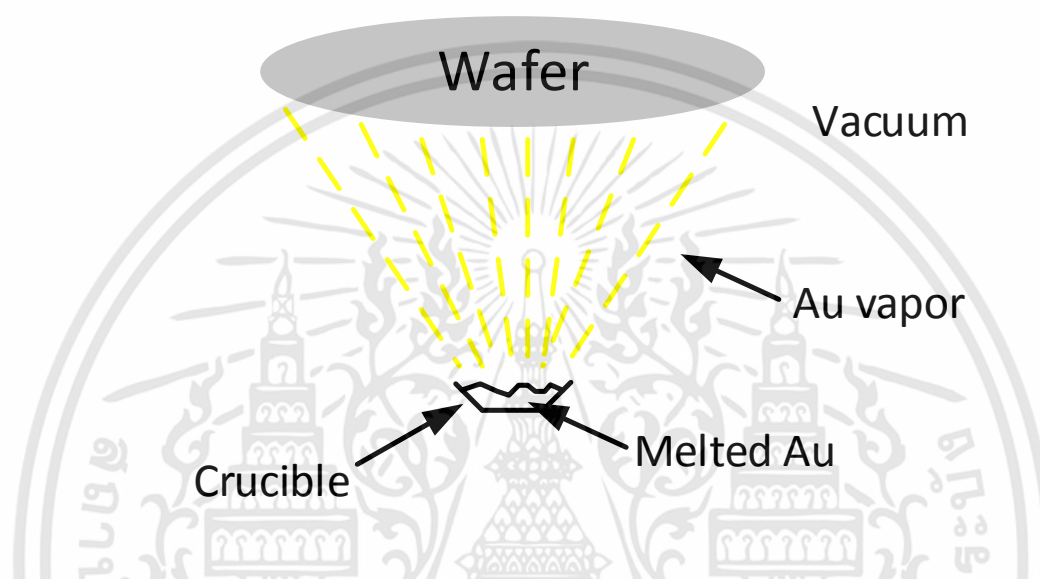
รูปที่ 3.9 โปริไฟล์แก๊ปฟิวของพื้นที่เปิดด้วยการสะสมฟิล์ม
(ก) โปริไฟล์แก๊ปฟิวที่ดี (ข) โปริไฟล์แก๊ปฟิวที่ไม่ดี

3.1.6.1 การสะสมฟิล์มบางด้วยวิธีทางกายภาพ (Physical Vapor Deposition)

ในการสะสมไอทางกายภาพโดยทั่วไปเป็นการสะสมแบบการระเหย (Evaporation) และการสปัตเตอร์ (Sputter) [20] ซึ่งทั้งสองกระบวนการนี้สามารถใช้ในการสะสมของวัสดุฉนวน (Insulating) สารกึ่งตัวนำ (Semiconductor) และความนำ (Conductive) ข้อเสียของกระบวนการสะสมไอทางกายภาพ คือ การมีสเต็ปครอปเวอร์เรจที่ไม่ค่อยดี

กระบวนการสะสมแบบสปัตเตอร์จะมีลักษณะคล้ายกับกระบวนการกัดแบบสปัตเตอร์ ซึ่งใช้ลวดเป็นทาร์เก็ต (Target) และใช้ขั้วบวกเป็นแผ่นเวเฟอร์ กระบวนการสะสมสปัตเตอร์อย่างง่ายดังแสดงในรูปที่ 3.10 โดยที่ความดันต่ำ อาร์กอน (ก๊าซเฉื่อย) จะแตกตัวเป็นไอออน เมื่อไอออนประจุบวกถูกเร่งผ่าน

บริเวณสนามไฟฟ้าเข้าสู่ทาร์เก็ตที่มีความบริสุทธิ์สูง การยิงของไอออนนั้นโมเลกุลหรืออะตอมของทาร์เก็ตจะถูกปล่อยออกไปยังพื้นผิวของแผ่นเวเฟอร์ ทำให้เกิดเป็นฟิล์มบางเช่นเดียวกับการกัดแบบสปัตเตอร์ แหล่งจ่ายไฟตรง (DC) ซึ่งใช้สำหรับการสะสมสปัตเตอร์ของตัวนำทางไฟฟ้า และแหล่งจ่ายไฟสลับความถี่วิทยุ (RF) ถูกใช้สำหรับการสะสมสปัตเตอร์ของฉนวนทางไฟฟ้า

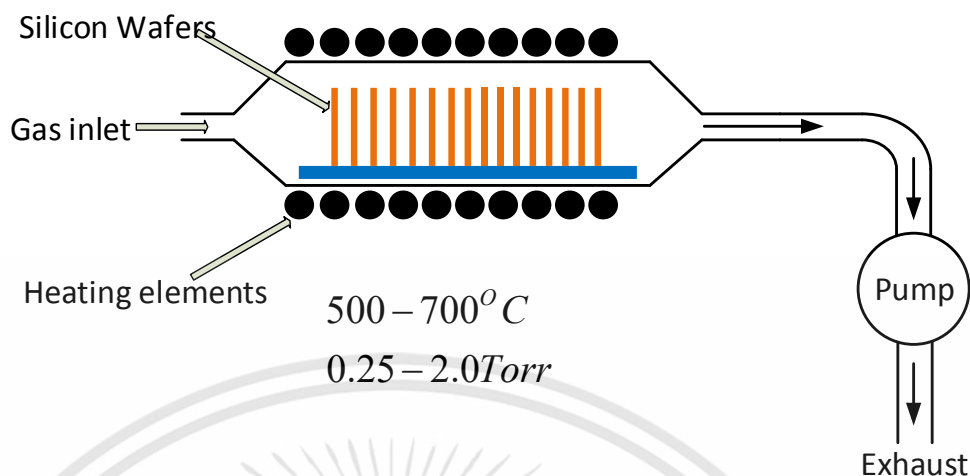


รูปที่ 3.10 แผนภาพอย่างง่ายกระบวนการสะสมแบบระเหย

3.1.6.2 การสะสมฟิล์มบางด้วยวิธีทางเคมี (Chemical Vapor Deposition)

การสะสมไอทางเคมีเป็นกระบวนการสะสมโดยแก๊สที่เป็นสารตั้งต้นในห้องปฏิบัติการที่พื้นผิวของฐานรองเกิดเป็นชั้นฟิล์ม ซึ่งการสะสมไอทางเคมีเป็นวิธีการหลักในการวางชั้นฟิล์มเนื่องจากมีความบริสุทธิ์ของฟิล์มสูง ค่าใช้จ่ายต่ำ กระบวนการสะสมไอทางเคมีโดยทั่วไปจะมี Atmospheric Pressure (APCVD) Low Pressure (LPCVD) และ Plasma Enhanced (PECVD) [21] ซึ่งกระบวนการ LPCVD เกิดปฏิกิริยาในเตาปฏิริยายานความดัน มิลลิตอร์ (MilliTor) เมื่อเปรียบเทียบกับ APCVD แล้ว กระบวนการ LPCVD ฟิล์มจะมีการคงรูปสูงกว่าในรูปที่ 3.11 แสดงผังของ LPCVD

ส่วน PECVD นั้นพลาสมาจะเป็นตัวต้านทานพลังงานสำหรับการเกิดปฏิกิริยาที่ผิว ข้อดีของ PECVD เมื่อเปรียบเทียบกับ APCVD และ LPCVD คือ การคงรูปของฟิล์มสูงและอุณหภูมิต่ำ สารกึ่งตัวนำฉนวน และตัวนำสามารถใช้การสะสมโดย CVD โดยมีสเต็มปรอปรเวอร์เรจที่ดีกว่า เมื่อเปรียบเทียบกับกระบวนการ PVD



รูปที่ 3.11 แผนผังจำลองของ LPCVD

3.2 การออกแบบโครงสร้าง

สำหรับกระบวนการสร้างซีมอสทรานซิสเตอร์มีขั้นตอนที่สำคัญ ได้แก่ การออกแบบลวดลาย ใน การศึกษานี้ใช้เทคโนโลยีกระบวนการสร้างวงจรรวมแบบซีมอสระดับ 0.8 ไมครอน โดยการออกแบบ ลวดลายโครงสร้างจะต้องคำนึงถึง กฎการออกแบบ (Design Rules) [22-23]

กฎการออกแบบ แต่ละชั้นจะเกี่ยวข้องกับรูปแบบทางเรขาคณิตของลวดลายของมาสก์ (Mask) ให้ความสัมพันธ์กับลวดลายมาร์กในชั้นอื่นๆ กฎการออกแบบมีปัจจัยที่สำคัญซึ่งสามารถแบ่งออกเป็นสอง กลุ่ม คือ ปัจจัยทางไฟฟ้า (Electrical Factors) จะเกี่ยวข้องกับคุณสมบัติทางไฟฟ้า เช่น ความหนาแน่น กระแสบนลวดลายโลหะ หรือคุณสมบัติแรงดันพังทลายของขั้วเดรนและซอส และปัจจัยทางด้านลายเส้น (Graphical Factors) โดยจะสัมพันธ์กับความละเอียดและค่าผิดพลาดที่ยอมรับได้ของกระบวนการสร้าง กฎการออกแบบเป็นแนวทางในการออกแบบลวดลายวงจรรวม โดยข้อมูลต่างๆ เหล่านี้ได้มาจากวิเคราะห์ สิ่งที่ได้จากกระบวนการสร้าง ซึ่งกฎการออกแบบที่แตกต่างกันจะมีเทคโนโลยีของกระบวนการสร้างที่ แตกต่างกันด้วยเช่น ดังแสดงในตารางที่ 3.1

ตารางที่ 3.1 รายละเอียดของกฎการออกแบบ

กฎที่	ขนาด μ
1 NWell	
1.1 ความกว้างน้อยสุด	12
1.2 ระยะห่างน้อยสุด	18

กฎที่	ขนาด	λ
2	Active	
	2.1 ความกว้างน้อยสุด	3
	2.2 ระยะห่างน้อยสุด	3
	2.3 ระยะห่างน้อยสุดจากขอบบ่อแยก	6
	2.4 ระยะห่างน้อยสุดของชั้น Active ที่มีศักย์ต่างกัน	4
3	Poly Gate	
	3.1 ความกว้างน้อยสุด	2
	3.2 ระยะห่างน้อยสุด	3
	3.3 ระยะน้อยสุดครอบชั้น Active	2
	3.4 ระยะห่างน้อยสุดห่างจากขอบ Active	1
4	N ⁺ และ P ⁺	
	4.1 ระยะห่างน้อยสุดกับ Poly Gate	3
	4.2 ระยะน้อยสุดครอบชั้น Active	2
	4.3 ระยะห่างน้อยสุดครอบชั้น Contact	1
5	Contact	
	5.1 ขนาดเล็กที่สุด	2 x 2
	5.2 ระยะน้อยสุดถูกครอบจากชั้น Active	2
	5.3 ระยะห่างน้อยสุด	3
	5.4 ระยะน้อยสุดถูกครอบจากชั้น Active	2
	5.5 ระยะห่างน้อยสุดกับ Poly Gate	2.5
	5.6 ระยะน้อยสุดถูกครอบจากชั้น Poly Gate	2
6	Metal 1	
	6.1 ความกว้างน้อยสุด	3
	6.2 ระยะห่างน้อยสุด	3
	6.3 ระยะน้อยสุดครอบชั้น Contact บน Poly Gate	2
	6.4 ระยะน้อยสุดครอบชั้น Contact บนชั้น Poly Gate Active	2
7	Vias 1	
	7.1 ขนาดเล็กสุด	4 x 4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กฎที่	ขนาด λ
7.2 ระยะห่างน้อยสุด	3
7.3 ระยะน้อยสุดถูกรอบจากชั้น Metal 1	1
7.4 ระยะห่างน้อยสุดกับ Contact	3
7.5 ระยะห่างน้อยสุดกับ Poly Gate	3
8 Metal 2	
8.1 ความกว้างน้อยสุด	3
8.2 ระยะห่างน้อยสุด	3
8.3 ระยะน้อยสุดรอบชั้น Vias 1	2
9 PAD	
9.1 ความกว้างน้อยสุด	90 μm
9.2 ระยะห่างน้อยสุด	50 μm

โดยที่ $\lambda = 0.4 \mu\text{m}$

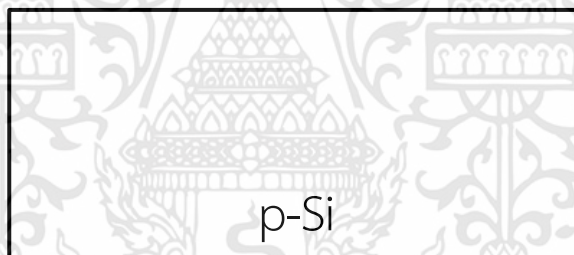
3.3 กระบวนการสร้างซีมอสทรานซิสเตอร์

สำหรับกระบวนการสร้างซีมอสทรานซิสเตอร์ แบ่งขั้นตอนลิโธกราฟฟีออกเป็น 8 ขั้นตอน ในส่วนการสร้างอุปกรณ์และขั้นตอนทางลิโธกราฟฟี 5 ขั้นตอน การสร้างลวดลายโลหะ ขั้นตอนการสร้างเริ่มจากนำฐานรองรับเป็นแผ่นซิลิคอนเวเฟอร์ ชนิดพีบนระนาบ (100) สภาพความต้านทาน $5 \Omega\text{-cm}$ เจือด้วยสารฟอสฟอรัส เพื่อสร้างเป็นบ่อเอ็นโดยมีปริมาณสารเจือ $3.6 \times 10^{12} \text{ cm}^{-2}$ (ความหนาแน่นอะตอมสารเจือประมาณ $3 \times 10^{16} \text{ cm}^{-3}$) ใช้โดยเทคนิคการยิงฝังประจุ เจือสารด้วยโบรอน เพื่อสร้างบ่อพีที่มีความเข้มข้นประมาณ $6 \times 10^{11} \text{ cm}^{-3}$ (ยิงฝังประจุด้วยปริมาณสารเจือ $1 \times 10^{12} \text{ cm}^{-2}$ ที่พลังงาน 70 keV) โดยใช้เทคนิคการยิงฝังประจุ สำหรับ LOCOS [24-25] เป็นชั้นออกไซด์มีความหนา 600 nm ซึ่งแรงดันที่ใช้กับอุปกรณ์จะต้องไม่เกิน 15 โวลต์ และใช้การยิงฝังประจุชนิดพีก่อนการสร้าง LOCOS เพื่อเพิ่มแรงดันขีดเริ่มของ Field Oxide

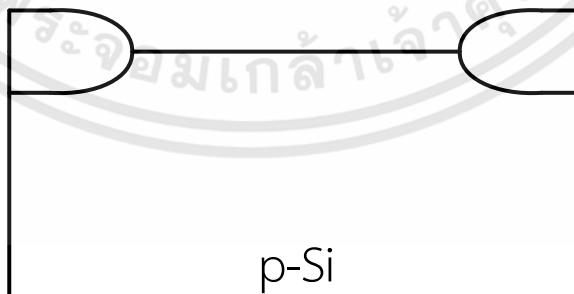
อย่างไรก็ตามต้องทำการควบคุมการขยายของ Bird's Break [19-20] ซึ่งเกิดจากการสร้าง Isolation แบบ LOCOS ซึ่งจะส่งผลต่อพื้นที่ Active โดยมีผลต่อความกว้างเกตของมอสทรานซิสเตอร์ เกตออกไซด์ความหนา 15 nm สร้างในเตาที่อุณหภูมิ 900°C สร้างชั้นโพลีซิลิคอนหนา 350 nm และยิงประจุด้วยฟอสฟอรัสเพื่อสร้างขั้วเกต ยิงฝังประจุโบรอนเพื่อปรับค่าแรงดันขีดเริ่มของเอ็นมอสทรานซิสเตอร์กับพีมอสทรานซิสเตอร์ให้มีค่าประมาณ ± 0.7 โวลต์ การเกิดช่องทางเดินกระแสที่ไหล

ผ่านผิวหน้าในเอ็นมอสทรานซิสเตอร์ และเกิดช่องทางเดินกระแสในฐานรองรับสำหรับพีมอสทรานซิสเตอร์

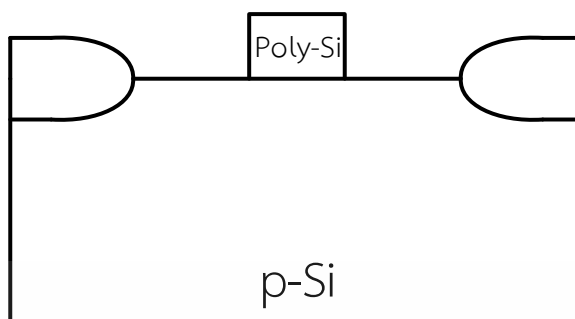
การสร้างส่วน LDD [26-27] ใช้สำหรับการยิงฝังประจุที่มีพลังงานต่ำ เพื่อให้เกิดรอยต่อตื้นขึ้น โดยใช้โพลีซิลิคอนในการแบ่งส่วนด้านซอสที่เป็น LDD และส่วนด้านเดรนที่เป็น LDD ในการสร้าง LDD ของเอ็นมอสทรานซิสเตอร์จะใช้ฟอสฟอรัส และพีมอสทรานซิสเตอร์จะใช้ BF_2 จากนั้นสร้างชั้นออกไซด์และทำการกัดเป็น Sidewall Spacer [27] เพื่อเป็นกระจกต้นแบบที่ใช้ในการสร้างส่วนซอสและเดรน การสร้างซอสและเดรนของเอ็นมอสทรานซิสเตอร์ใช้ As และพีมอสทรานซิสเตอร์ใช้ BF_2 และนำเข้าเตาให้ความร้อนที่อุณหภูมิ 900°C เป็นเวลา 40 นาที ในขั้นตอนการสร้างลวดลายโลหะ เริ่มด้วยการสร้างชั้นฟิล์มออกไซด์ที่มีความหนา 600 nm และทำการกัดช่องเพื่อเชื่อมต่อระหว่างขั้วซอส เดรน และเกต ขั้นตอนต่อไปทำการเคลือบชั้น Ti/TiN และเคลือบชั้นโลหะชั้นที่ 1 กับชั้นโลหะชั้นที่ 2 แล้วกัดช่องสร้างชั้นโลหะที่ 2 และเคลือบชั้น TiN หลังจากนั้นเคลือบชั้นป้องกัน และเปิดช่องสำหรับต่อขั้วในการทดสอบ โดยขั้นตอนการสร้างซีมอสทรานซิสเตอร์แสดงดังรูปที่ 3.15 ถึง 3.30 ในรูปที่ 3.31 แผ่นเวเฟอร์ที่ผ่านกระบวนการสร้างเสร็จสิ้น



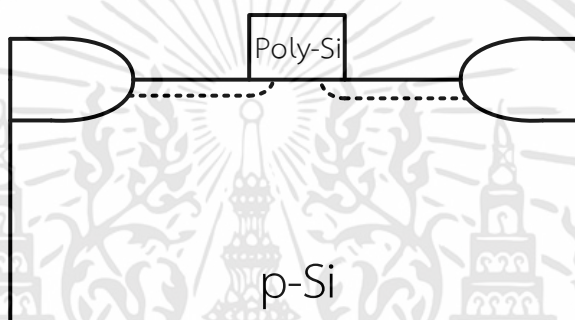
รูปที่ 3.12 ฐานรองซิลิคอนชนิดพีบนระนาบ (100) สภาพต้านทาน $5 \Omega\text{-cm}$



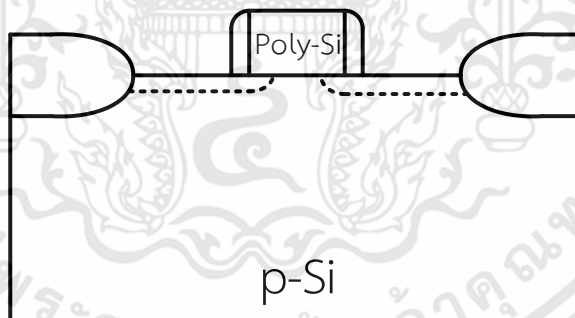
รูปที่ 3.13 ขั้นตอนการสร้าง LOCOS



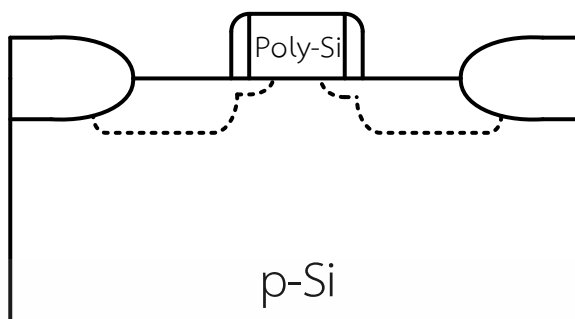
รูปที่ 3.14 ขั้นตอนการสร้างโพลีซิลิคอนเกต



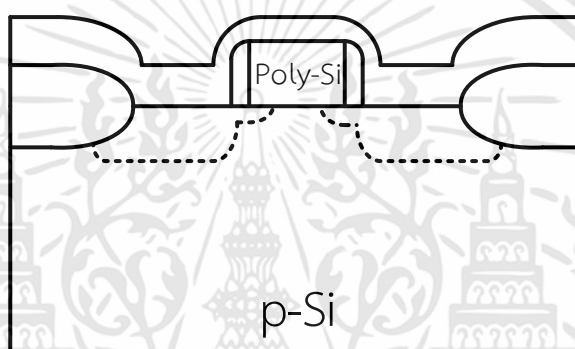
รูปที่ 3.15 ขั้นตอนการยิงฝังประจุส่วน LDD



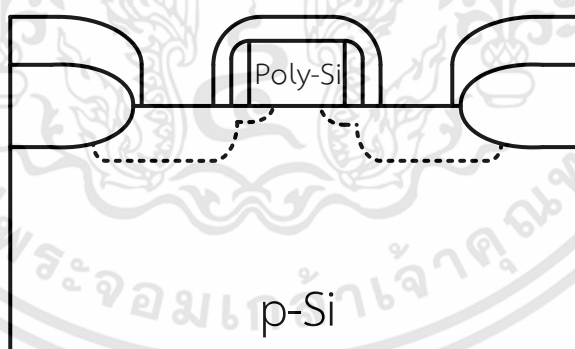
รูปที่ 3.16 ขั้นตอนการสร้างส่วน Sidewall Spacer



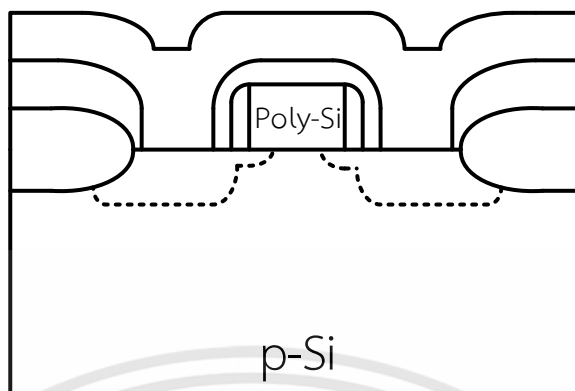
รูปที่ 3.17 ขั้นตอนการยิงฝังประจุส่วนซอสและเดรน



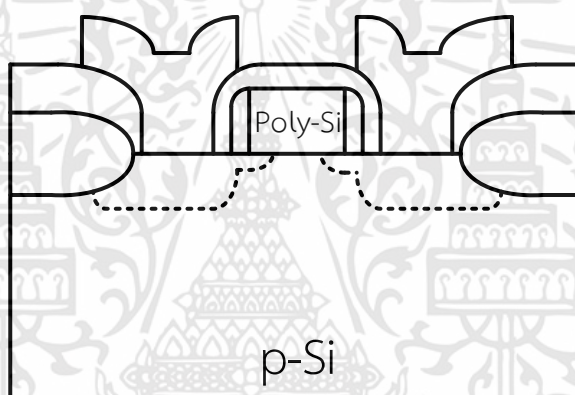
รูปที่ 3.18 ขั้นตอนการสร้างชั้น Inter Layer Dielectric



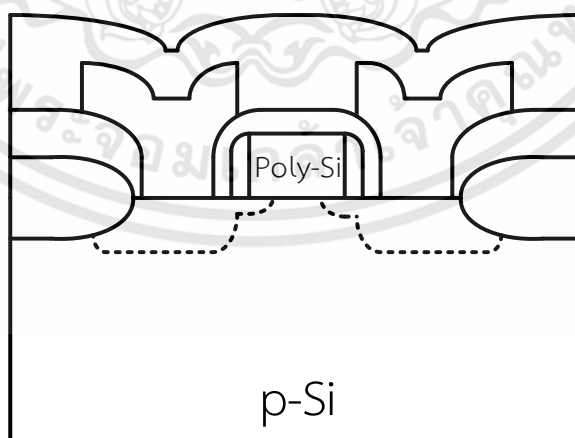
รูปที่ 3.19 ขั้นตอนการกัดรูเชื่อมต่อ (Contact)



รูปที่ 3.20 ขั้นตอนการสร้างชั้นโลหะ 1 (Metal 1)

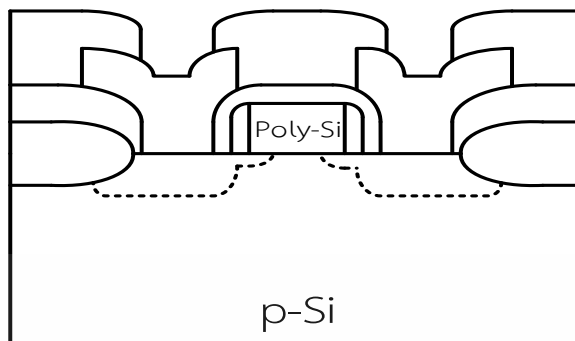


รูปที่ 3.21 ขั้นตอนการกัดลวดลายชั้นโลหะ 1 (Metal 1)

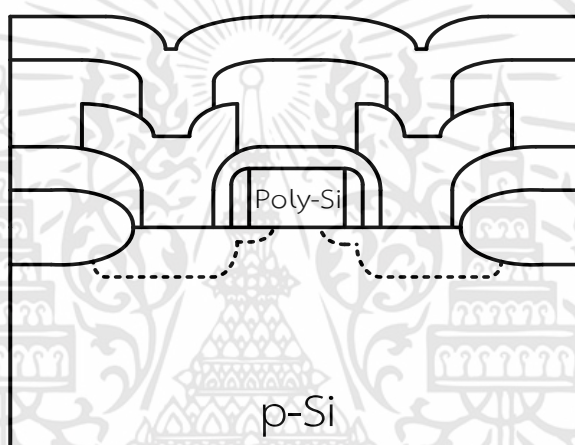


รูปที่ 3.22 ขั้นตอนการสร้างชั้น Inter Metal Dielectric

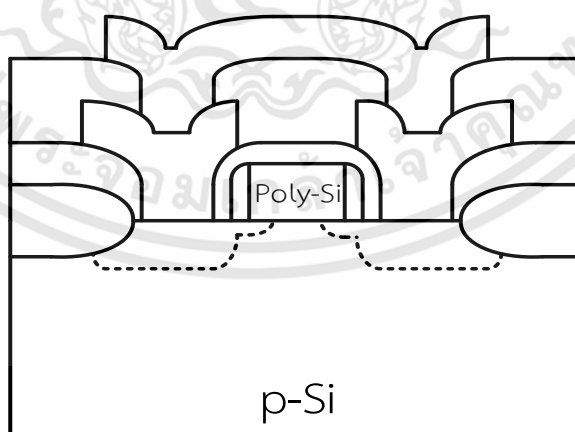
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



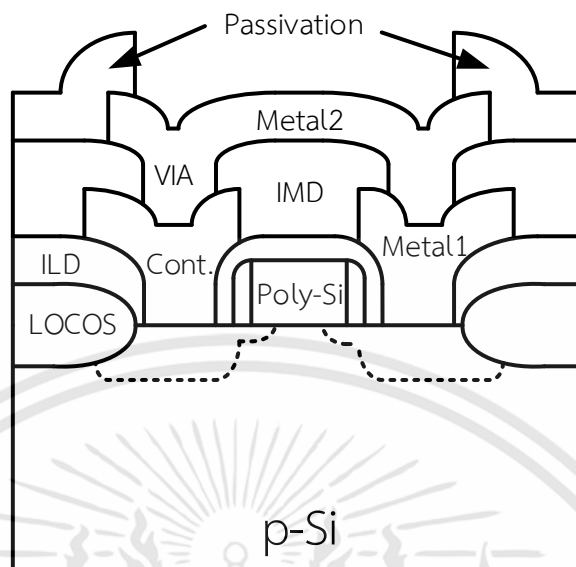
รูปที่ 3.23 ขั้นตอนการกัดรูเชื่อม (Via)



รูปที่ 3.24 ขั้นตอนการสร้างชั้นโลหะ 2 (Metal 2)



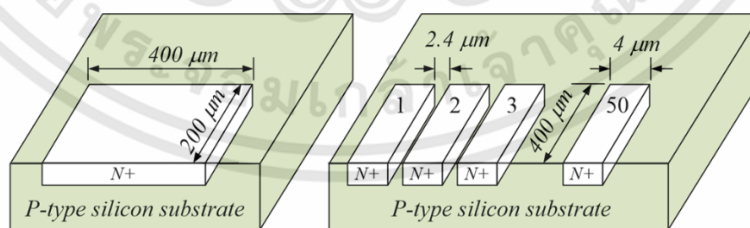
รูปที่ 3.25 ขั้นตอนการกัดลวดลายชั้นโลหะ 2 (Metal 2)



รูปที่ 3.26 ขั้นตอนการสร้างชั้น Passivation และเปิด Pad

3.4 การออกแบบโครงสร้างทดสอบค่าตัวเก็บประจุ

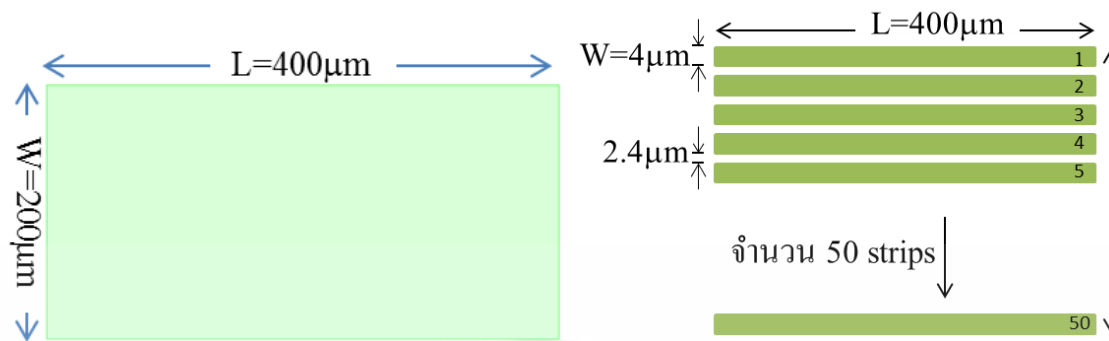
การออกแบบโครงสร้างแบบ multi-fringe ส่วนของรอยต่อมีความกว้าง $4 \mu\text{m}$ ความยาว $400 \mu\text{m}$ มีระยะห่างระหว่างเส้นประมาณ $2.4 \mu\text{m}$ ในการออกแบบดังกล่าวมีจำนวนเส้นสัมผัสของรอยต่อประมาณ 50 เส้น ทำให้ได้พื้นที่ประมาณ $8 \times 10^4 \mu\text{m}^2$ ความยาวเส้นรอบวงประมาณ $4.04 \times 10^4 \mu\text{m}$ ในขณะที่โครงสร้างแบบ rectangular มีความยาวเส้นรอบวงเพียง $1.2 \times 10^3 \mu\text{m}$ ที่มีพื้นที่สัมผัสของรอยต่อเท่ากันดังแสดงดังรูปที่ 3.13 และรูปที่ 3.14



(ก) โครงสร้างแบบ rectangular (ข) โครงสร้างแบบ multi fringe

รูปที่ 3.27 การออกแบบโครงสร้างของรอยต่อพีเอ็น

(ก) โครงสร้างแบบ rectangular และ (ข) โครงสร้างแบบ multi fringe



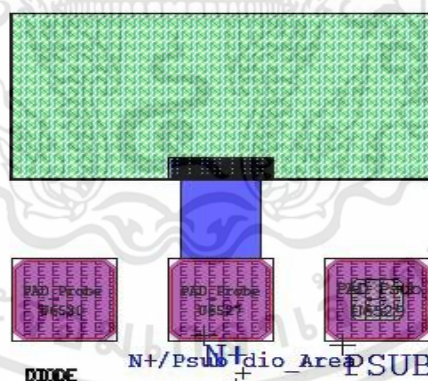
(ก) $A/P = 80000 \mu\text{m}^2/1200 \mu\text{m}$

(ข) $A/P = 80000 \mu\text{m}^2/40400 \mu\text{m}$

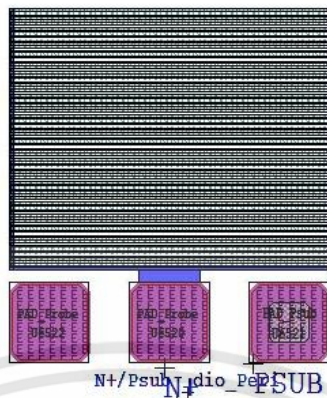
รูปที่ 3.28 การออกแบบโครงสร้างของรอยต่อพีเอ็น

(ก) $A/P = 80000 \mu\text{m}^2/1200 \mu\text{m}$ (ข) $A/P = 80000 \mu\text{m}^2/40400 \mu\text{m}$

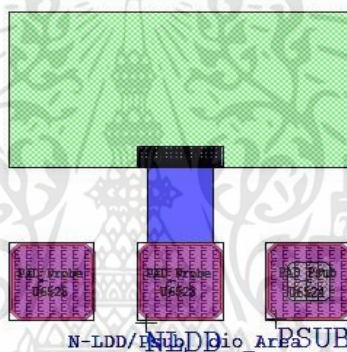
ใช้ไดโอดเทคโนโลยีการสร้างซิมอส 0.8 ไมครอน บ่อแยกชนิดเอ็น poly silicon gate ความหนาของชั้นเกตออกไซด์ 15 นาโนเมตร มีชั้นของโพลีซิลิคอน 1 ชั้นและมีชั้นของโลหะ 2 ชั้น (1 poly 2 metals) จาก TMEC รูปแบบการออกแบบรอยต่อพีเอ็น แบบ rectangular และแบบ multi fringe โดยใช้โปรแกรม L-EDIT V.14.0 แสดงดังรูปที่ 3.12 สำหรับทดสอบค่าตัวเก็บประจุ [28]



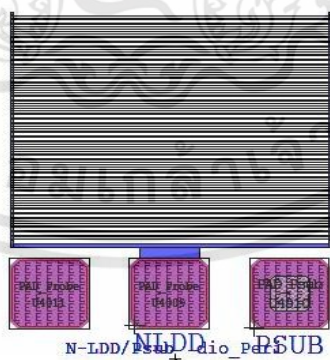
(ก) รอยต่อ N+/Psub โครงสร้างแบบ rectangular



(ข) รอยต่อ N+/Psub โครงสร้างแบบ multi fringe



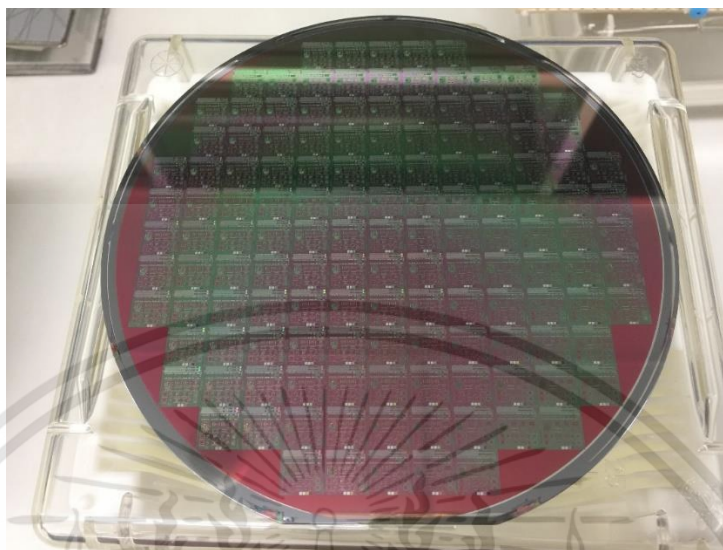
(ค) รอยต่อ NLDD/Psub โครงสร้างแบบ rectangular



(ง) รอยต่อ NLDD/Psub โครงสร้างแบบ multi fringe

รูปที่ 3.29 การออกแบบรอยต่อพีเอ็นแบบ rectangular และแบบ multi fringe

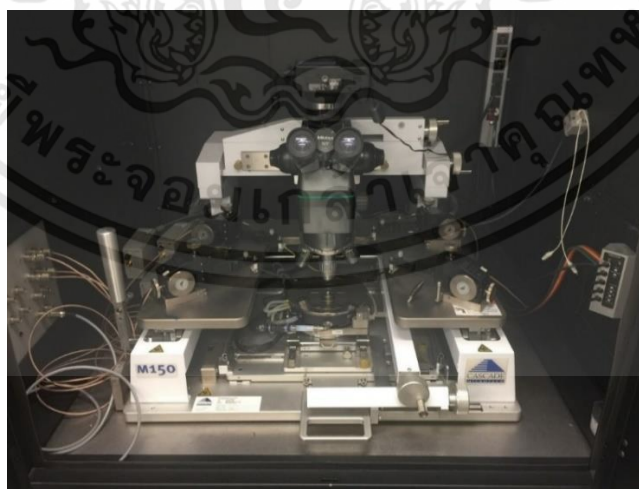
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.30 แผ่นซิลิคอนเวเฟอร์ที่ผ่านกระบวนการสร้างเสร็จสิ้น

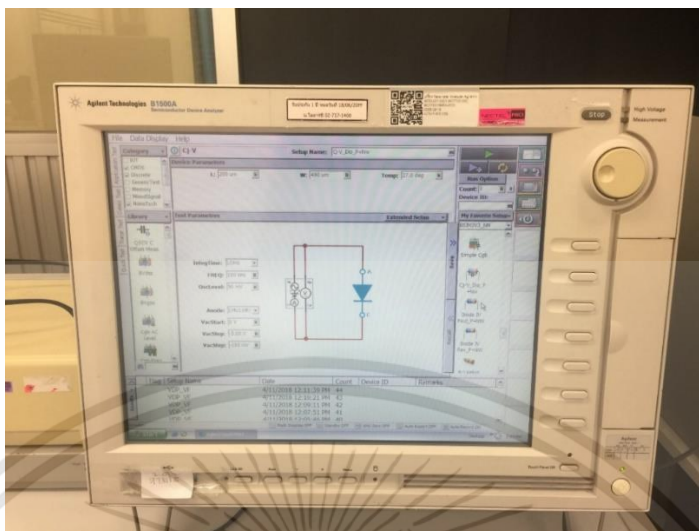
3.5 การทดสอบอุปกรณ์

ขั้นตอนการทดสอบอุปกรณ์ ได้ทำการใช้ชุดเครื่องมือวัดค่าคุณสมบัติทางไฟฟ้าของศูนย์ไมโครอิเล็กทรอนิกส์ ซึ่งประกอบด้วยเครื่อง Semi Automatics Probe Station Cascade ALESSI REL6100 Model ดังรูปที่ 3.31 รูปที่ 3.32 เป็นเครื่อง Semiconductor Parameter Analyzer B1500A โดยสั่งงานผ่านคอมพิวเตอร์ควบคุมการวัด



รูปที่ 3.31 เครื่อง Semi Automatics Probe Station Cascade ALESSI REL6100 Model

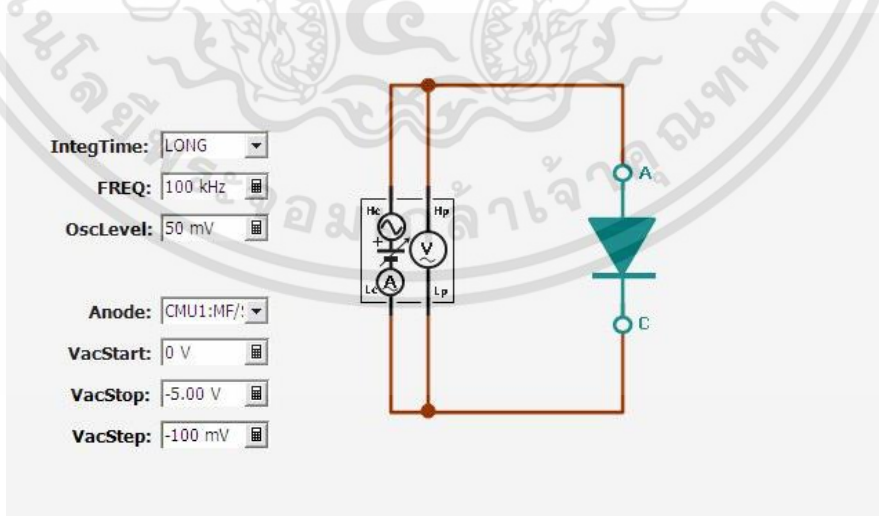
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.32 เครื่อง Semiconductor Parameter Analyzer B1500A

3.6 การทดสอบและศึกษาการหาค่าตัวเก็บประจุในโครงสร้างเอ็นมอส

จุดประสงค์ของการทดสอบนี้ เพื่อศึกษาการทดสอบการหาค่าความจุไฟฟ้าของรอยต่อพีเอ็นในโครงสร้างของเอ็นมอสสำหรับวงจรร VLSI โดยใช้โครงสร้างรอยต่อพีเอ็นแบบ rectangular ที่มีอัตราส่วนของเส้นรอบวงต่อพื้นที่น้อย และโครงสร้างรอยต่อพีเอ็นแบบ multi fringe ที่มีอัตราส่วนของเส้นรอบวงต่อพื้นที่มาก รอยต่อพีเอ็นที่ทดสอบเป็นรอยต่อแบบ N+/Psub และ NLDD/Psub ที่มีโครงสร้างแบบ rectangular และแบบ multi-fringe ซึ่งมีวงจรวัดคุณสมบัติทางไฟฟ้าดังรูปที่ 3.38



รูปที่ 3.33 วงจรทดสอบค่าความจุไฟฟ้าของมอสทรานซิสเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 3.33 ได้ทำการเก็บค่าแบบ Long เพื่อให้ได้ข้อมูลที่ละเอียด โดยใช้ความถี่ที่ป้อนเข้าไปในโครงสร้างคือ 100 kHz ใช้แรงดันไฟฟ้ากระแสสลับ 50 mV ทำการป้อนแรงดันไฟฟ้ากระแสตรงย้อนกลับ (reverse bias) จากศูนย์โวลต์ถึง 5 โวลต์ โดยป้อนแรงดันไฟฟ้าทีละ 100 mV เข้าที่ขั้วแอโนดของรอยต่อพีเอ็นในขณะเดียวกันก็ได้ทำการวัดค่าความจุไฟฟ้าแฝงของรอยต่อด้วยเช่นกัน

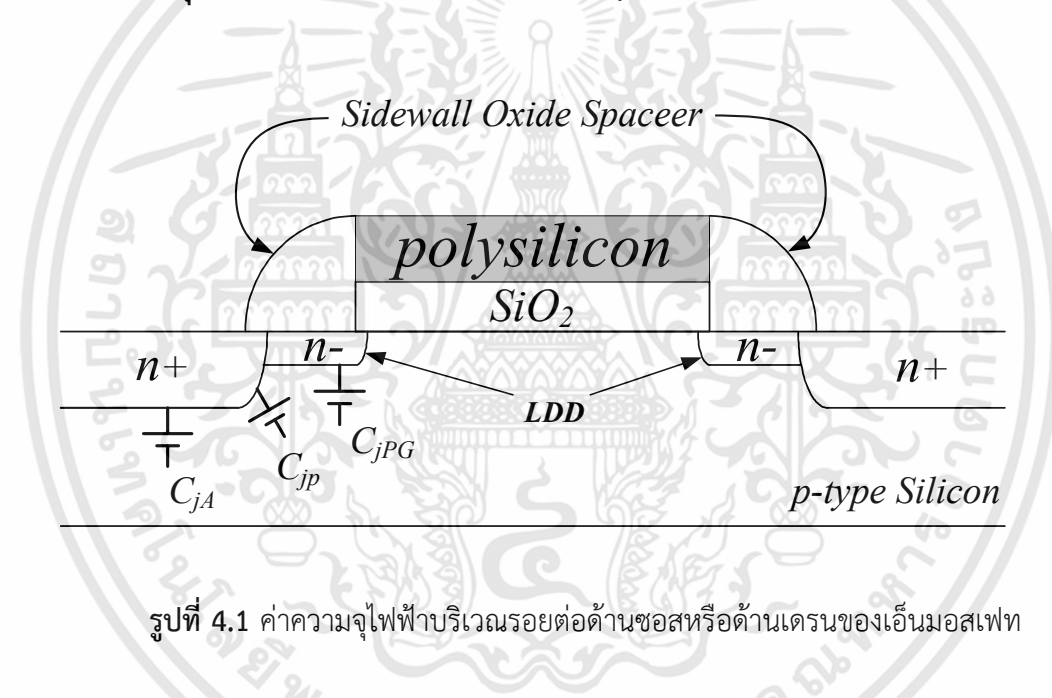


บทที่ 4

ผลการทดลองและวิเคราะห์ผล

จุดประสงค์ของการทดลองนี้ เพื่อศึกษาการทดสอบการหาค่าความจุไฟฟ้าของรอยต่อพีเอ็น[29] สำหรับวงจรร VLSI โดยใช้โครงสร้างแบบ rectangular ที่มีอัตราส่วนของเส้นรอบวงต่อพื้นที่น้อย และแบบ multi fringe ที่มีอัตราส่วนของเส้นรอบวงต่อพื้นที่มาก รอยต่อที่ทดสอบเป็นแบบ N+/Psub และ NLDD/Psub

4.1 ค่าความจุไฟฟ้าของรอยต่อ (Junction Capacitance Model)



รูปที่ 4.1 ค่าความจุไฟฟ้าบริเวณรอยต่อด้านซอสหรือด้านเดรนของเอ็นมอสเฟต

ในการทดสอบค่าความจุไฟฟ้าของรอยต่อแบ่งเป็น 3 ส่วน ส่วนที่หนึ่งคือ C_{AREA} ค่าความจุไฟฟ้าเนื่องจากพื้นที่ที่สัมผัสมีหน่วยเป็น F/m^2 ส่วนที่สองคือ C_{SW} ค่าความจุไฟฟ้าเนื่องจากเส้นรอบวงที่สัมผัสมีหน่วยเป็น F/m และส่วนที่สามคือ C_{SWG} ค่าความจุไฟฟ้าเนื่องจากด้านข้างของรอยต่อใต้บริเวณเกตออกไซด์มีหน่วยเป็น F/m ค่าความจุไฟฟารวมของรอยต่อ เดรน-บอดี้ (C_{jdb}) หรือซอส-บอดี้ (C_{jsb}) ของมอสเฟตสามารถคำนวณดังสมการที่ (4.1) หรือสมการที่ (4.2) [29-31]

$$C_{jdb} = C_{AREA} + C_{SW} + C_{SWG} \quad (4.1)$$

$$C_{jdb} = C_{JA}A + C_{JP} (PD - W_{eff}) + W_{eff} C_{JPG} \quad (4.2)$$

โดยที่	A	ค่าพื้นที่สัมผัสของรอยต่อพีเอ็น ($W_{eff} \times L_{Deff}$)
	PD	ค่าความยาวเส้นรอบวงของรอยต่อพีเอ็น ($2L_{Deff} + 2W_{eff}$)
	W_{eff}	ค่าความกว้างสุทธิของช่องทางเดินกระแส
	L_{Deff}	ค่าความยาวสุทธิในด้านซอสหรือด้านเดรน

รูปที่ 4.1 แสดงค่าความจุไฟฟ้าต่อพื้นที่ ต่อเส้นรอบวงที่สัมผัส และด้านข้างของรอยต่อบริเวณเกตออกไซด์ โดยทั่วไปแบบจำลองจะเป็นในรูปแบบของ C_{JA} C_{JP} และ C_{JPG} แยกจากกันอย่างอิสระแสดงดังสมการที่ (4.3) ถึง (4.5) โดยค่าความจุไฟฟ้าต่อพื้นที่ C_{JA} ค่าความจุไฟฟ้าต่อเส้นรอบวงที่สัมผัส C_{JP} และค่าความจุไฟฟ้าด้านข้างของรอยต่อบริเวณเกตออกไซด์ C_{JPG} เขียนได้ดังสมการที่ (4.3) ถึง (4.5)[32]

$$C_{jA} = CJ \left(1 + \frac{V_R}{PB} \right)^{-MJ} \quad (4.3)$$

$$C_{jP} = CJSW \left(1 + \frac{V_R}{PBSW} \right)^{-MJSW} \quad (4.4)$$

$$C_{jPG} = CJSWG \left(1 + \frac{V_R}{PBSWG} \right)^{-MJSWG} \quad (4.5)$$

$$V_{bi} = PB = \frac{kT}{q} \ln \left(\frac{N_D N_A}{n_i^2} \right) \quad (4.6)$$

โดยที่	CJ	ค่าความจุไฟฟ้าต่อหนึ่งหน่วยพื้นที่ที่แรงดันไบอัสศูนย์โวลต์
	CJSW	ค่าความจุไฟฟ้าของเส้นรอบวงที่สัมผัสของรอยต่อ
	CJSWG	ค่าความจุไฟฟ้าด้านของรอยต่อบริเวณเกตออกไซด์
	V_R	ค่าแรงดันไบอัสย้อนกลับที่รอยต่อ
	MJ	ค่า grading coefficient ของพื้นที่สัมผัส

MJSW ค่า grading coefficient ของเส้นรอบวงที่สัมผัสของรอยต่อ

MJSWG ค่า grading coefficient ของรอยต่อบริเวณเกตออกไซด์

PB ค่า built in potential ของพื้นที่สัมผัส

PBSW ค่า built in potential ของเส้นรอบวงที่สัมผัสของรอยต่อ

PBSWG ค่า built in potential ของรอยต่อบริเวณเกตออกไซด์

ในแบบจำลองของ SPICE Berkeley ค่าของ *PB* จะมีค่าเหมือนกับ *PBSW* ดังนั้นเราสามารถแทนค่า *PB* ลงไปแทน *PBSW* ในสมการที่ (4.4) ได้ ใน HSPICE นั้นเทอมของ PHP built-in potential ของเส้นรอบวงซึ่งก็คือค่า *PBSW* ซึ่งส่วนมากให้มีค่าเป็นค่าของ *PB* รอยต่อพี-เอ็น ในส่วนของ N+/Psub ความเข้มข้นของ N+ แทนด้วย NSD ($1 \times 10^{20} \text{ cm}^{-3}$) ฐานรองเป็นชนิดพีแทนด้วย NSUB ($2 \times 10^{16} \text{ cm}^{-3}$) ใช้สมการที่ (4.3) และสมการที่ (4.4) ในการคำนวณค่าพารามิเตอร์ CJ, CJSW, MJ, MJSW PB และ PBSW รอยต่อพี-เอ็นในส่วนของ NLDD/Psub ความเข้มข้นของ NLDD แทนด้วย NLDD ($1 \times 10^{18} \text{ cm}^{-3}$) ความเข้มข้นของฐานรองชนิดพีใกล้บริเวณส่วนของ NLDD แทนด้วย NAPT ($8 \times 10^{16} \text{ cm}^{-3}$) ใช้สมการที่ (4.5) ในการคำนวณค่าพารามิเตอร์ CJSWG, MJSWG และ PBSWG

รอยต่อพีเอ็นที่ใช้ทดสอบนั้นใช้เทคโนโลยีการสร้าง 0.8 ไมครอนซีมอส บ่อแยกชนิดเอ็น poly silicon gate ความหนาของเกตออกไซด์เท่ากับ 15 นาโนเมตร 1 ชั้นโพลี 2 ชั้นโลหะ (1 poly 2 metals) ค่าพารามิเตอร์ของโครงสร้างแสดงดังตารางที่ 4.1

ตารางที่ 4.1 ค่าพารามิเตอร์จากการจำลองผลกระบวนการสร้างเอ็นมอสทรานซิสเตอร์โดยใช้โปรแกรม Sentaurus TCAD

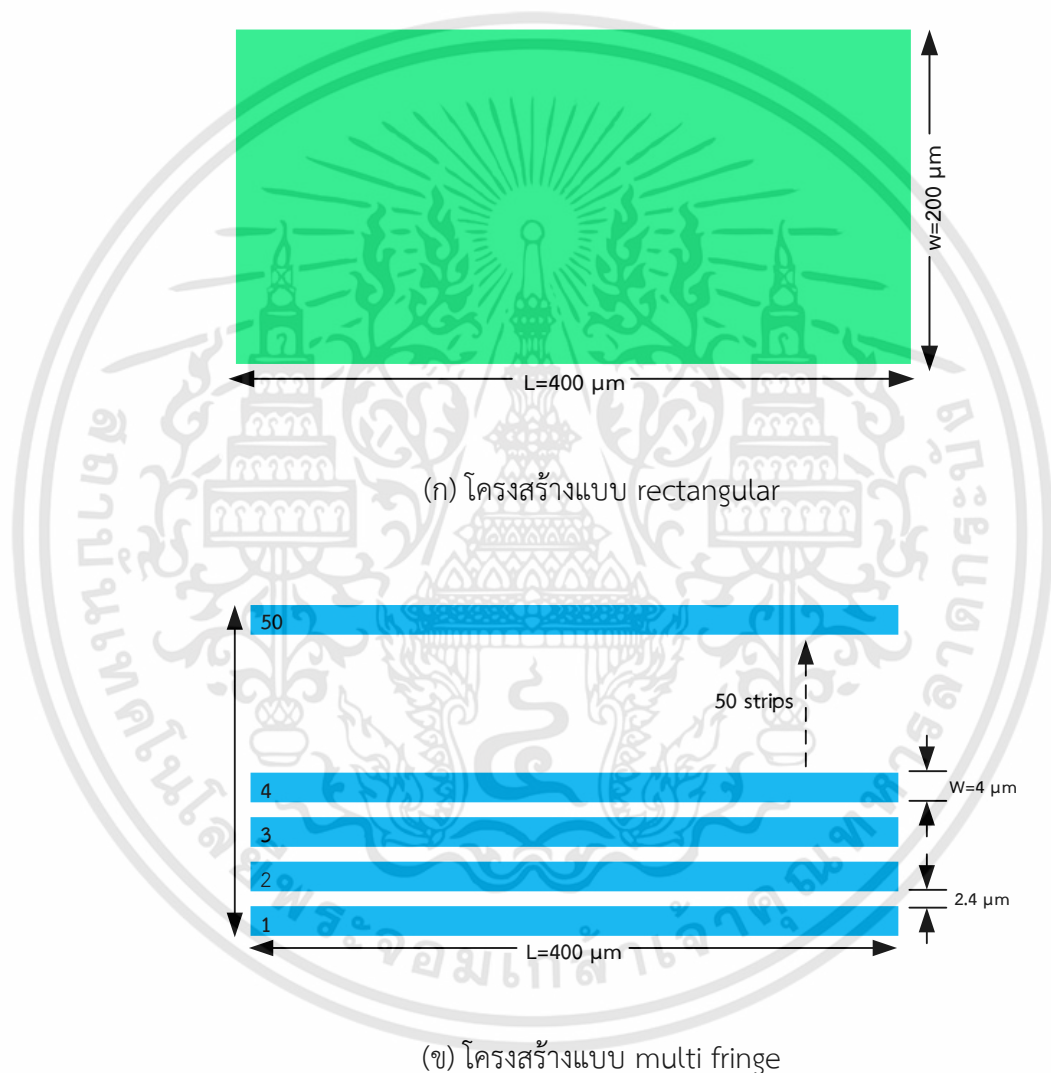
พารามิเตอร์	สัญลักษณ์	ค่าคุณสมบัติ	หน่วย
ความลึกของรอยต่อ N+	XJN	0.35	μm
ความลึกของรอยต่อ NLDD	XJLDD	0.2	μm
ความเข้มข้นของ N+	NSD	1×10^{20}	cm^{-3}
ความเข้มข้นของ NLDD	NLDD	1×10^{18}	cm^{-3}
ความเข้มข้นของฐานรองชนิดพีใกล้บริเวณ NLDD	NAPT	8×10^{16}	cm^{-3}
ความเข้มข้นของฐานรองชนิดพี	NSUB	2×10^{16}	cm^{-3}

ตารางที่ 4.1 แสดงความเข้มข้นในแนวตั้งไม่เท่ากันตลอดทั้งฐานรองชนิดพี ความเข้มข้นของฐานรองชนิดพีที่ใกล้บริเวณ NLDD มีความเข้มข้นมากกว่าฐานรองชนิดพีบริเวณด้านล่างเนื่องจากต้องทำ

การปรับปรุงกระบวนการ Anti Punch Through (APT) ในส่วนนี้เราสามารถคำนวณค่าพารามิเตอร์ PB, PBSW และ PBSWG ได้เช่นกัน

4.1.1 การออกแบบอุปกรณ์

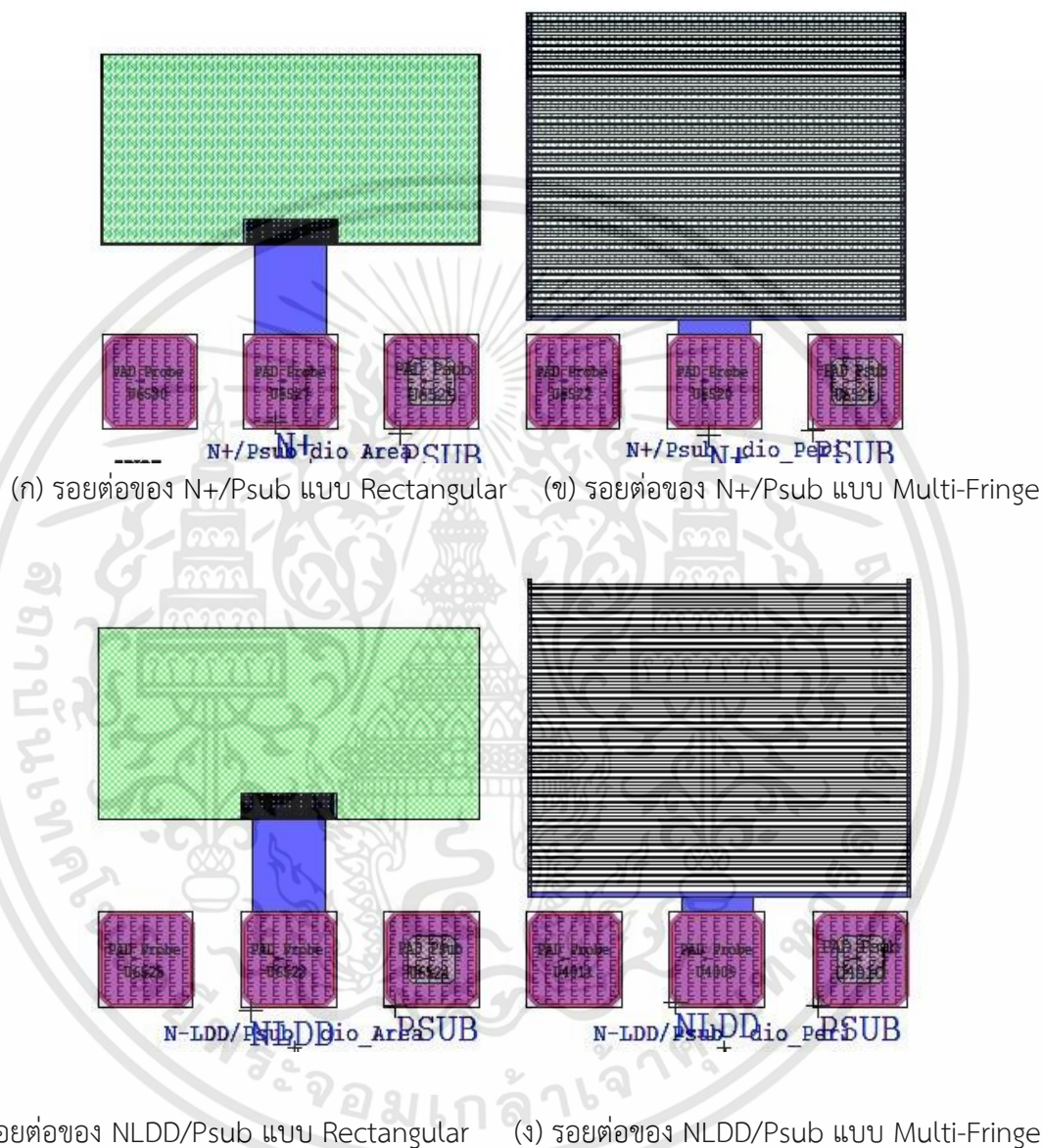
ทางด้านทฤษฎี [33] รูปแบบการออกแบบรอยต่อพีเอ็นแบบ rectangular และแบบ multi fringe แสดงดังรูปที่ 4.2



รูปที่ 4.2 การออกแบบรอยต่อพีเอ็น

(ก) โครงสร้างแบบ rectangular และ (ข) โครงสร้างแบบ multi fringe

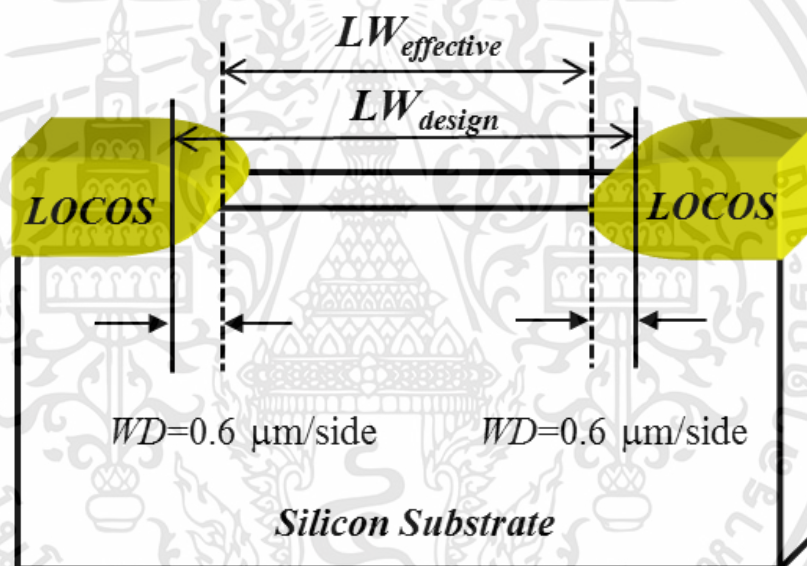
รูปแบบการออกแบบรอยต่อพีเอ็นแบบ rectangular และแบบ multi fringe จากโปรแกรม L-EDIT V.14.0 แสดงดังรูปที่ 4.3



รูปที่ 4.3 การออกแบบรอยต่อพีเอ็น (ก) รอยต่อของ N+/Psub แบบ Rectangular (ข) รอยต่อของ N+/Psub แบบ Multi-Fringe (ค) รอยต่อของ NLDD/Psub แบบ Rectangular (ง) รอยต่อของ NLDD/Psub แบบ Multi-Fringe

จากรูปที่ 4.2 โครงสร้างแบบ multi fringe ออกแบบให้ส่วนของรอยต่อมีความกว้าง $4 \mu\text{m}$ ความยาว $400 \mu\text{m}$ มีระยะห่างระหว่างเส้นประมาณ $2.4 \mu\text{m}$ ในการออกแบบดังกล่าวมีจำนวนเส้นสัมผัสของรอยต่อประมาณ 50 เส้น [28] ทำให้ได้พื้นที่สัมผัสของรอยต่อทั้งหมดประมาณ $8 \times 10^4 \mu\text{m}^2$ ความยาวเส้นรอบวงประมาณ $4.04 \times 10^4 \mu\text{m}$ ในขณะที่โครงสร้างแบบ rectangular มีความยาวเส้นรอบวงเพียง $1.2 \times 10^3 \mu\text{m}$ ที่พื้นที่สัมผัสของรอยต่อเท่ากันคือ $8 \times 10^4 \mu\text{m}^2$

ทางด้านปฏิบัติรอยต่อพีเอ็นที่มีโครงสร้างแบบ rectangular และแบบ multi fringe โดยกฎการออกแบบของ TMEC ตั้งค่าระยะห่างระหว่างขอบของรอยต่อกับขอบของ LOCOS isolation ไว้ที่ $2\lambda (\lambda = 0.4 \mu\text{m})$ ค่า bird's break encroachment จากการสร้าง LOCOS isolation มีค่าเป็น $0.6 \mu\text{m}$ ต่อข้างดังรูปที่ 4.4



รูปที่ 4.4 ผลของ bird's break encroachment เนื่องจาก LOCOS isolation

โครงสร้างแบบ rectangular

$$\text{Effective Area} = (400 - 1.2) \times (200 - 1.2) = 79,281.44 \mu\text{m}^2$$

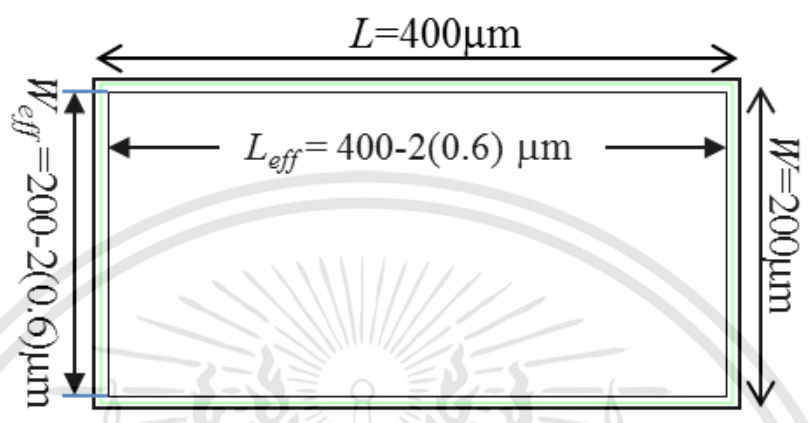
$$\text{Effective Perimeter} = 2 \times [(400 - 1.2) + (200 - 1.2)] = 1,195.2 \mu\text{m}$$

โครงสร้างแบบ multi fringe

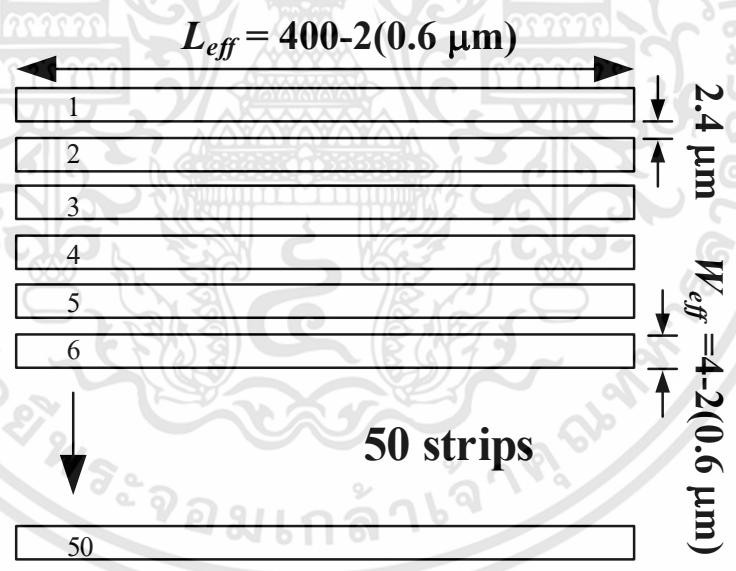
$$\text{Effective Area} = 50 \times [(400 - 1.2) \times (4 - 1.2)] = 55,832 \mu\text{m}^2$$

$$\text{Effective Perimeter} = 50 \times 2 \times [(400 - 1.2) + (4 - 1.2)] = 40,160 \mu\text{m}$$

รอยต่อพีเอ็น N+/Psub และรอยต่อพีเอ็น N-LDD/Psub ที่ถูกสร้างและนำมาทดสอบนั้นแสดงดังรูปที่ 4.5 และรูปที่ 4.6 แสดงรอยต่อพีเอ็นที่ถ่ายได้จากกล้องไมโครสโคปในชิ้นงานจริง

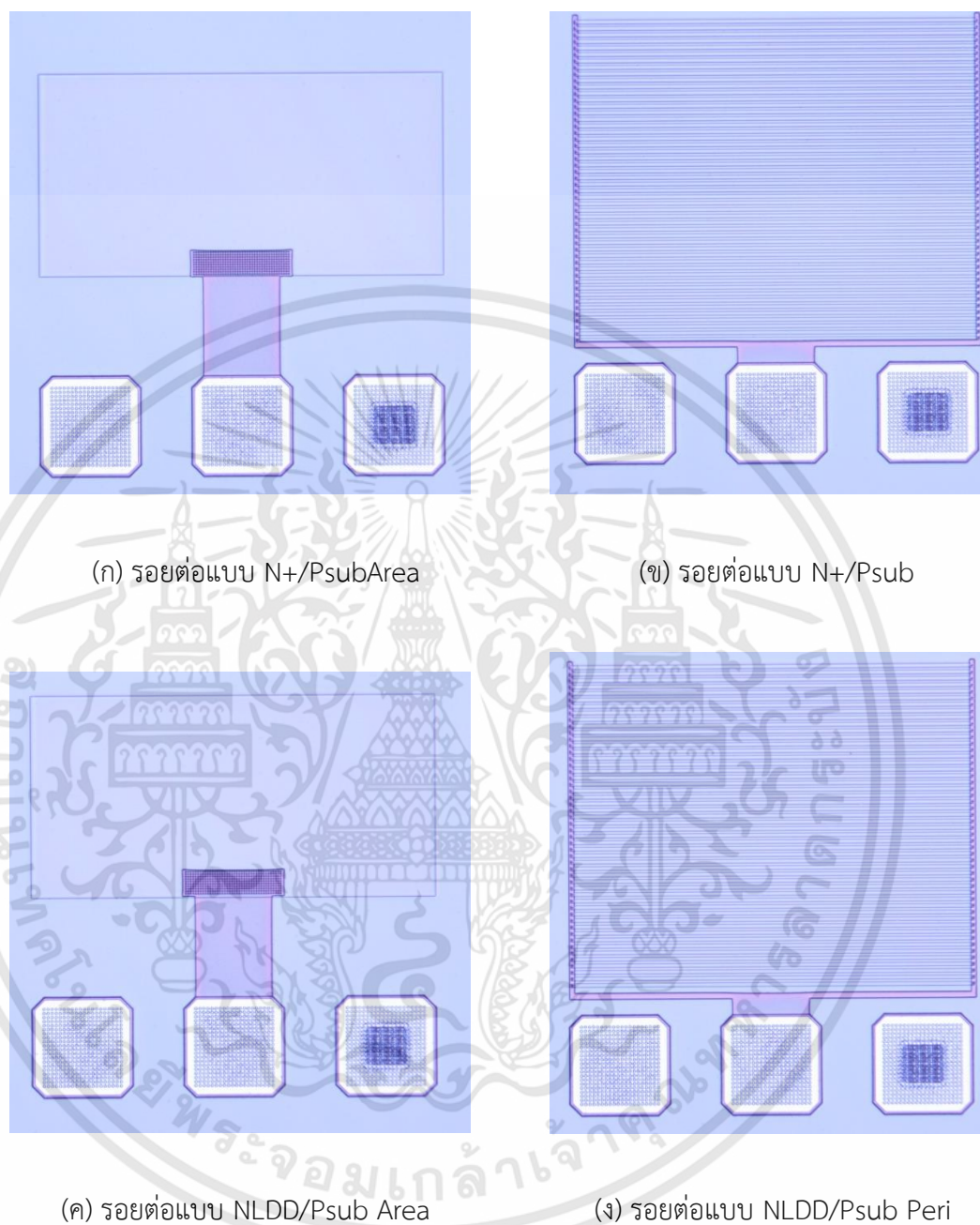


(ก) โครงสร้างแบบ rectangular



(ข) โครงสร้างแบบ multi fringe

รูปที่ 4.5 การออกแบบรอยต่อพีเอ็น
(ก) โครงสร้างแบบ rectangular และ (ข) โครงสร้างแบบ multi fringe

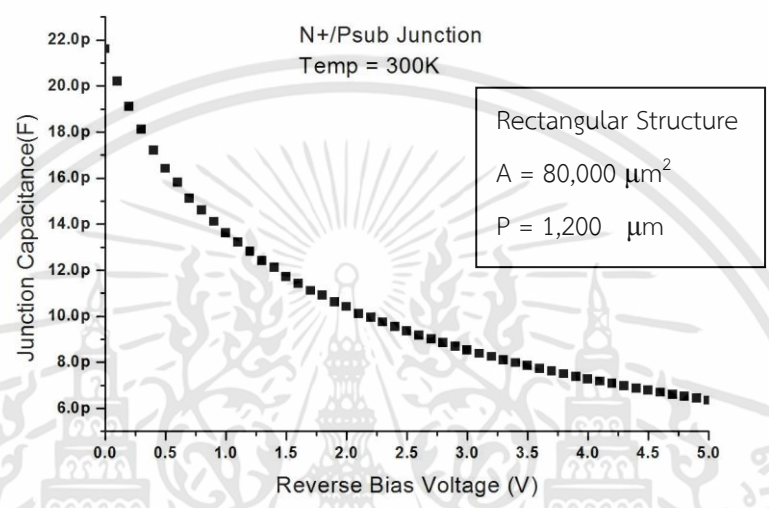


รูปที่ 4.6 รอยต่อพีเอ็น (ก) รอยต่อแบบ N+/Psub Area (ข) รอยต่อแบบ N+/Psub Peri
(ค) รอยต่อแบบ NLDD/Psub Area (ง) รอยต่อแบบ NLDD/Psub Peri

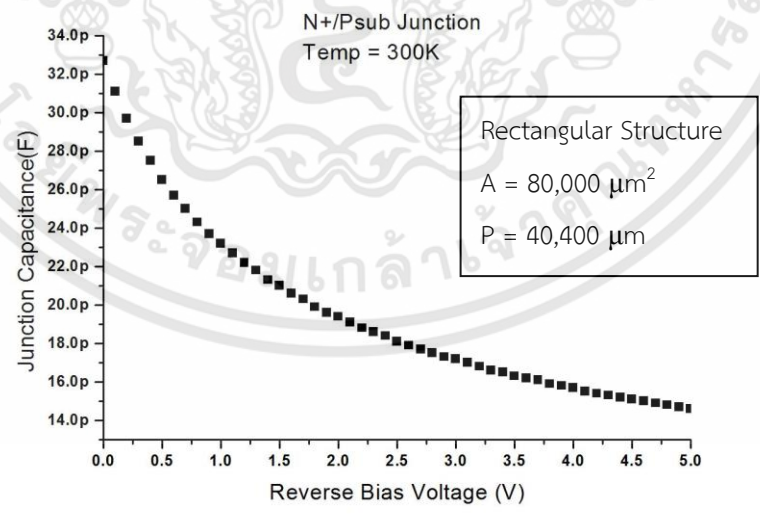
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2 ผลการทดลอง

ค่าความจุไฟฟ้าต่อแรงดันไบอัสย้อนกลับของโครงสร้างแบบ rectangular และแบบ multi fringe ของรอยต่อ N+/Psub แสดงดังรูปที่ 4.7 และรูปที่ 4.8 ตามลำดับ [30] [33-35]

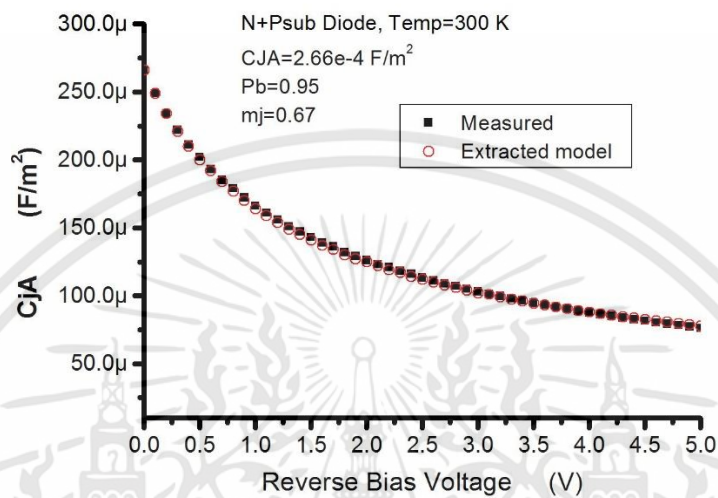


รูปที่ 4.7 ค่าความจุไฟฟ้าของรอยต่อ N+/Psub โครงสร้างแบบ rectangular

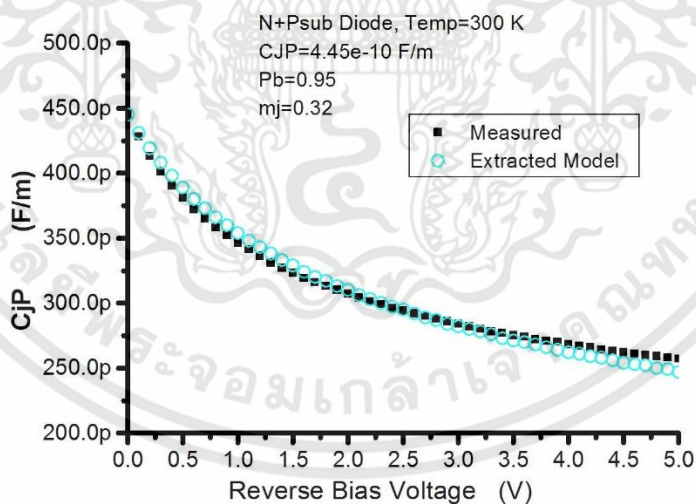


รูปที่ 4.8 ค่าความจุไฟฟ้าของรอยต่อ N+/Psub โครงสร้างแบบ multi fringe

จากรูปที่ 4.7 และรูปที่ 4.8 พบว่าค่าความจุไฟฟ้าของรอยต่อโครงสร้างแบบ multi fringe มีค่าความจุไฟฟ้าของรอยต่อมากกว่ารอยต่อโครงสร้างแบบ rectangular เนื่องมาจากผลของความจุไฟฟ้าต่อเส้นรอบวง



(ก) ต่อพื้นที่

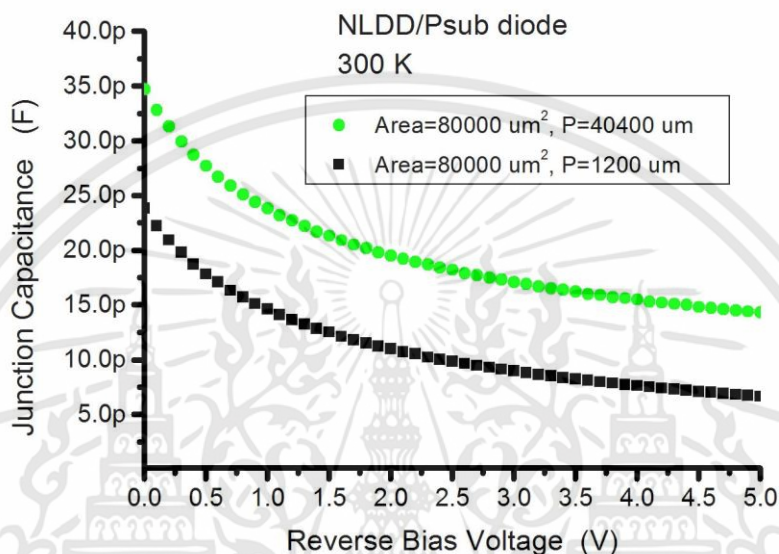


(ข) ต่อเส้นรอบวง

รูปที่ 4.9 เปรียบเทียบค่าจากการวัดและค่าจากแบบจำลองของความจุทางไฟฟ้า

(ก) ต่อพื้นที่ และ (ข) ต่อเส้นรอบวงของรอยต่อ N+Pub

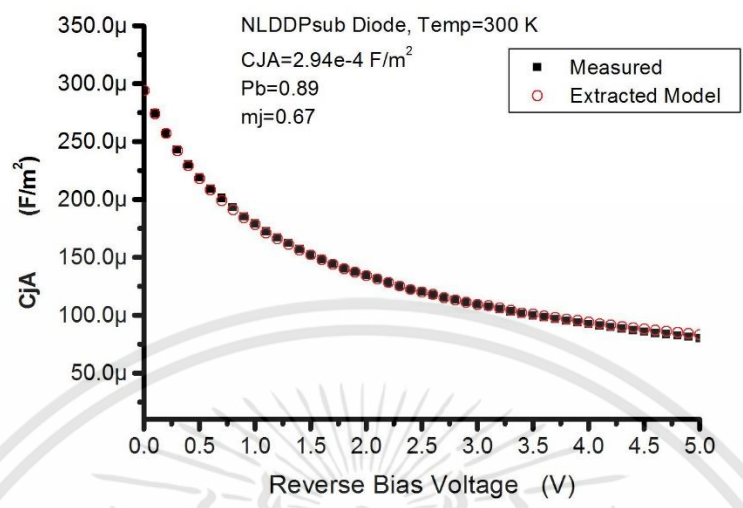
รูปที่ 4.9 เปรียบเทียบค่าจากการวัดความจุไฟฟ้ากับค่าความจุไฟฟ้าจากการถอดแบบจำลอง พารามิเตอร์ของรอยต่อ N+/Psub ในส่วนของความจุไฟฟ้าต่อพื้นที่และต่อเส้นรอบวงพบว่ามีความคลาดเคลื่อนน้อยกว่า 2%



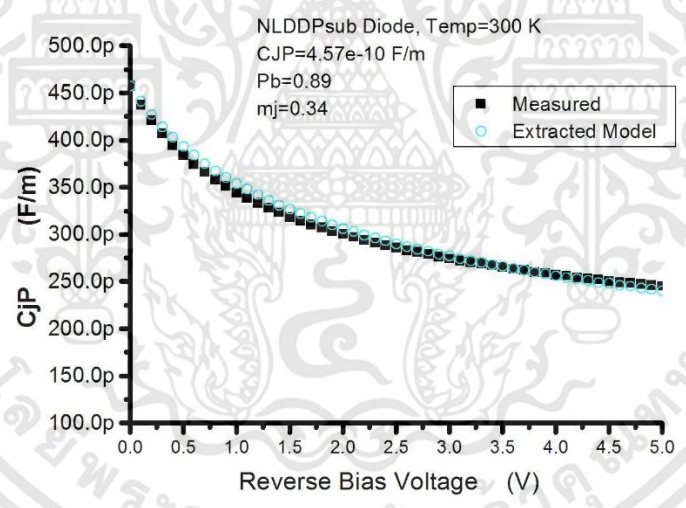
รูปที่ 4.10 ค่าความจุไฟฟ้าของรอยต่อ NLDD/Psub กับแรงดันไบอัสย้อนกลับที่มีโครงสร้าง multi fringe และโครงสร้าง rectangular

รูปที่ 4.10 แสดงค่าความจุไฟฟ้ารวมบริเวณรอยต่อ NLDD/Psub ที่มีโครงสร้างแบบ multi fringe และโครงสร้างแบบ rectangular พบว่าค่าความจุไฟฟ้าบริเวณรอยต่อที่มีโครงสร้างแบบ multi fringe มีค่าความจุไฟฟ้ามากกว่าบริเวณรอยต่อที่มีโครงสร้างแบบ rectangular ผลเนื่องมาจากเส้นรอบวงที่สัมผัสกับรอยต่อมีค่ามากกว่าซึ่งเป็นไปในทิศทางเดียวกับรอยต่อ N+/Psub

รูปที่ 4.11 แสดงการเปรียบเทียบค่าจากการวัดของความจุไฟฟ้ากับค่าความจุไฟฟ้าที่ได้จากการถอดแบบจำลองพารามิเตอร์ของรอยต่อ NLDD/Psub ในส่วนของความจุไฟฟ้าต่อพื้นที่และต่อเส้นรอบวงพบว่ามีความคลาดเคลื่อนน้อยกว่า 2%



(ก) ต่อพื้นที่



(ข) ต่อเส้นรอบวง

รูปที่ 4.11 เปรียบเทียบค่าจากการวัดและค่าจากแบบจำลองของความจุทางไฟฟ้าต่อแรงดันไบอัสย้อนกลับ (ก) ต่อพื้นที่ และ (ข) ต่อเส้นรอบวงของรอยต่อ NLDD/Psub

ในการทดลองดังกล่าวเพื่อเป็นการง่ายในการหาแบบจำลองพารามิเตอร์ เราได้ทำการตัดทิ้งค่าของความจุไฟฟ้าและกระแสเนื่องมาจากขอบ (Corner Effects) รวมทั้งตัดทิ้งค่ากระแสรั่วไหลที่เกิดจากระยะห่างระหว่างขอบของรอยต่อกับขอบของ isolation LOCOS

4.3 การคำนวณหาค่าความจุไฟฟ้าของรอยต่อ

4.3.1 ค่าความจุไฟฟ้าของรอยต่อ N+/Psub

โครงสร้างของรอยต่อแบบ rectangular

$$C_P = C_{j1} = C_{jA}A_1 + C_{jP}P_1 \quad (4.7)$$

โครงสร้างของรอยต่อแบบ multi fringe

$$C_P = C_{j2} = C_{jA}A_2 + C_{jP}P_2 \quad (4.8)$$

- โดยที่
- A_1 เป็นพื้นที่ของรอยต่อ rectangular มีค่าเท่ากับ $W \times L$
 - P_1 เป็นความยาวเส้นรอบวงของรอยต่อ rectangular มีค่าเท่ากับ $2 \times (W+L)$
 - A_2 เป็นพื้นที่ของรอยต่อ multi fringe มีค่าเท่ากับ $n \times (W \times L)$
 - P_2 เป็นความยาวเส้นรอบวงของรอยต่อ multi fringe มีค่าเท่ากับ $2n \times (W+L)$
 - n เป็นจำนวนแถบของรอยต่อมีค่าเท่ากับ 50

จากสมการที่ (4.7) และสมการที่ (4.8) สามารถคำนวณหาค่า C_{jA} และ C_{jP}

นำความยาวเส้นรอบวงของรอยต่อ multi fringe (P_2) คูณกับสมการที่ (4.7) จะได้

$$P_2 C_{j1} = P_2 C_{jA} A_1 + P_2 C_{jP} P_1 \quad (4.9)$$

นำความยาวเส้นรอบวงของรอยต่อ multi fringe (P_1) คูณกับสมการที่ (4.8) จะได้

$$P_1 C_{j2} = P_1 C_{jA} A_2 + P_1 C_{jP} P_2 \quad (4.10)$$

นำสมการที่ (4.9) ลบกับสมการที่ (4.10) จะได้

$$P_2 C_{j1} - P_1 C_{j2} = (P_2 C_{jA} A_1 + P_2 C_{jP} P_1) - (P_1 C_{jA} A_2 + P_1 C_{jP} P_2) \quad (4.11)$$

จะได้

$$P_2 C_{j1} - P_1 C_{j2} = P_2 C_{jA} A_1 + P_2 C_{jP} P_1 - P_1 C_{jA} A_2 - P_1 C_{jP} P_2 \quad (4.12)$$

เขียนใหม่ได้

$$P_2 C_{j1} - P_1 C_{j2} = C_{jA} (P_2 A_1 - P_1 A_2) \quad (4.13)$$

ดังนั้นค่าความจุไฟฟ้าต่อพื้นที่ (C_{jA}) จะได้ดังสมการที่ (4.14)

$$C_{jA} = \frac{P_2 C_{j1} - P_1 C_{j2}}{P_2 A_1 - P_1 A_2} \quad (4.14)$$

เมื่อได้ค่าความจุไฟฟ้าต่อพื้นที่ (C_{jA}) นำค่ากลับไปแทนในสมการที่ (4.8) เพื่อหาค่าความจุไฟฟ้าต่อเส้นรอบวง (C_{jP}) ได้ดังสมการที่ (4.15)

$$C_{jP} = \frac{C_{j2} - C_{jA} A_2}{P_2} \quad (4.15)$$

ค่าความจุไฟฟ้ารวม (C_p) ของรอยต่อ N+/Psub บนโครงสร้าง rectangular และโครงสร้างแบบ multi fringe สามารถหาได้จากการวัดด้วยเครื่อง Semi Automatics Probe Station Cascade ALESSI REL6100 Model และเครื่อง Semiconductor Parameter Analyzer B1500A ดังที่ได้กล่าวไปข้างต้น

จากสมการที่ (4.14) สามารถคำนวณหาค่าความจุไฟฟ้าต่อพื้นที่ (C_{jA}) จะได้

$$C_{jA} = \frac{(4.016 \times 10^{-2} \times 2.16 \times 10^{-11}) - (1.195 \times 10^{-3} \times 3.27 \times 10^{-11})}{(4.016 \times 10^{-2} \times 7.93 \times 10^{-8}) - (1.195 \times 10^{-3} \times 5.5832 \times 10^{-8})} = 2.66 \times 10^{-4} \text{ F / m}^2 \quad (4.16)$$

และสามารถคำนวณหาค่าความจุไฟฟ้าต่อเส้นรอบวง (C_{jP}) จากสมการที่ (4.15) จะได้

$$C_{jP} = \frac{C_{j2} - C_{jA}A_2}{P_2} = \frac{(3.27 \times 10^{-11}) - (2.66 \times 10^{-4} \times 5.5832 \times 10^{-8})}{4.016 \times 10^{-2}} = 4.45 \times 10^{-10} \text{ F/m} \quad (4.17)$$

4.3.2 ค่าความจุไฟฟ้าของรอยต่อ NLDD/Psub

โครงสร้างของรอยต่อแบบ rectangular

$$C_P = C_{j1} = C_{jA}A_1 + C_{jP}P_1 \quad (4.18)$$

โครงสร้างของรอยต่อแบบ multi fringe

$$C_P = C_{j2} = C_{jA}A_2 + C_{jP}P_2 \quad (4.19)$$

- โดยที่
- A_1 เป็นพื้นที่ของรอยต่อ rectangular มีค่าเท่ากับ $W \times L$
 - P_1 เป็นความยาวเส้นรอบวงของรอยต่อ rectangular มีค่าเท่ากับ $2 \times (W+L)$
 - A_2 เป็นพื้นที่ของรอยต่อ multi fringe มีค่าเท่ากับ $n \times (W \times L)$
 - P_2 เป็นความยาวเส้นรอบวงของรอยต่อ multi fringe มีค่าเท่ากับ $2n \times (W+L)$
 - n เป็นจำนวนแถบของรอยต่อมีค่าเท่ากับ 50

จากสมการที่ (4.18) และสมการที่ (4.19) สามารถคำนวณหาค่า C_{jA} และ C_{jP}

นำความยาวเส้นรอบวงของรอยต่อ multi fringe (P_2) คูณกับสมการที่ (4.18) จะได้

$$P_2C_{j1} = P_2C_{jA}A_1 + P_2C_{jP}P_1 \quad (4.20)$$

นำความยาวเส้นรอบวงของรอยต่อ multi fringe (P_1) คูณกับสมการที่ (4.19) จะได้

$$P_1C_{j2} = P_1C_{jA}A_2 + P_1C_{jP}P_2 \quad (4.21)$$

นำสมการที่ (4.20) ลบกับสมการที่ (4.21) จะได้

$$P_2C_{j1} - P_1C_{j2} = (P_2C_{jA}A_1 + P_2C_{jP}P_1) - (P_1C_{jA}A_2 + P_1C_{jP}P_2) \quad (4.22)$$

จะได้

$$P_2C_{j1} - P_1C_{j2} = P_2C_{jA}A_1 + P_2C_{jP}P_1 - P_1C_{jA}A_2 - P_1C_{jP}P_2 \quad (4.23)$$

เขียนใหม่ได้

$$P_2C_{j1} - P_1C_{j2} = C_{jA}(P_2A_1 - P_1A_2) \quad (4.24)$$

ดังนั้นค่าความจุไฟฟ้าต่อพื้นที่จะได้ตั้งสมการที่ (4.25)

$$C_{jA} = \frac{P_2C_{j1} - P_1C_{j2}}{P_2A_1 - P_1A_2} \quad (4.25)$$

เมื่อได้ค่าความจุไฟฟ้าต่อพื้นที่ (C_{jA}) นำค่ากลับไปแทนในสมการที่ (4.19) เพื่อหาค่าความจุไฟฟ้าต่อเส้นรอบวง (C_{jP}) ได้ตั้งสมการที่ (4.26)

$$C_{jP} = \frac{C_{j2} - C_{jA}A_2}{P_2} \quad (4.26)$$

จากสมการที่ (4.25) สามารถคำนวณหาค่าความจุไฟฟ้าต่อพื้นที่ (C_{jA}) จะได้

$$C_{jA} = \frac{(4.016 \times 10^{-2} \times 2.38 \times 10^{-11}) - (1.195 \times 10^{-3} \times 3.47 \times 10^{-11})}{(4.016 \times 10^{-2} \times 7.93 \times 10^{-8}) - (1.195 \times 10^{-3} \times 5.5832 \times 10^{-8})} = 2.94 \times 10^{-4} \text{ F / m}^2 \quad (4.27)$$

และสามารถคำนวณหาค่าความจุไฟฟ้าต่อเส้นรอบวง (C_{jP}) จากสมการที่ (4.26) จะได้

$$C_{jP} = \frac{C_{j2} - C_{jA}A_2}{P_2} = \frac{(3.47 \times 10^{-11}) - (2.94 \times 10^{-4} \times 5.5832 \times 10^{-8})}{4.016 \times 10^{-2}} = 4.57 \times 10^{-10} \text{ F / m} \quad (4.28)$$

4.4 การหาแบบจำลองพารามิเตอร์ของรอยต่อ N+/Psub

4.4.1 การหาค่า PB และ PBSW ของรอยต่อ N+/Psub

จากสมการที่ (4.6) สามารถหาค่า PB และ PBSW ได้ดังนี้

$$V_{bi} = PB = PBSW = \frac{kT}{q} \ln \left(\frac{N_D N_A}{n_i^2} \right) = 0.0259 \times \ln \left(\frac{1 \times 10^{20} \times 2 \times 10^{16}}{10^{20}} \right) = 0.97V \quad (4.29)$$

แต่ได้ทำการเลือกค่า PB และ PBSW ที่นำมาใช้คือ 0.95 V เนื่องจากเมื่อใช้ค่า PB และ PBSW เท่ากับ 0.97 V จะทำให้ค่าความคลาดเคลื่อนนั้นมีค่าเกินกว่าเกณฑ์ที่จะยอมรับได้ และเมื่อได้ทำการใช้ค่า PB และ PBSW เท่ากับ 0.95 V ทำให้ค่าความคลาดเคลื่อนนั้นมีค่าอยู่ในเกณฑ์ที่สามารถยอมรับได้ ดังนั้น

$$V_{bi} = PB = PBSW = 0.95V \quad (4.30)$$

4.4.2 การหาค่า MJ และ MJSW ของรอยต่อ N+/Psub

จากสมการที่ (4.3) สามารถหาค่า MJ ได้ดังนี้

$$\frac{C_j}{C_{jA}} = \left(1 + \frac{V_R}{P_B} \right)^{MJ} \quad (4.31)$$

เมื่อค่า C_j คือค่าความจุไฟฟ้าต่อหนึ่งหน่วยพื้นที่ที่แรงดันไบอัสศูนย์โวลต์ ($V_R=0$)

$$\log \left(\frac{C_j}{C_{jA}} \right) = M_j \log \left(1 + \frac{V_R}{P_B} \right) \quad (4.32)$$

ดังนั้น

$$M_j = \frac{\log \left(\frac{C_j}{C_{jA}} \right)}{\log \left(1 + \frac{V_R}{P_B} \right)} \quad (4.33)$$

เมื่อได้ทำการคำนวณค่า MJ แล้วได้ดังนี้คือ 0.65, 0.66, 0.67 และ 0.68 และได้ทำการเลือกค่า MJ เท่ากับ 0.67 เนื่องจากค่า MJ เท่ากับ 0.67 นั้นทำให้ค่าความคลาดเคลื่อนของค่าเก็บประจุตลอดค่าของแรงดันไบอัสย้อนกลับมีค่าน้อยกว่า 5%

จากสมการที่ (4.4) สามารถหาค่า MJSW ได้ดังนี้

$$\frac{C_j}{C_{jP}} = \left(1 + \frac{V_R}{P_{BSW}}\right)^{MJSW} \quad (4.34)$$

เมื่อค่า C_j คือความจุไฟฟ้าที่แรงดันไบอัสย้อนกลับเท่ากับศูนย์โวลต์ ($V_R=0$)

$$\log\left(\frac{C_j}{C_{jP}}\right) = M_{jSW} \log\left(1 + \frac{V_R}{P_{BSW}}\right) \quad (4.35)$$

ดังนั้น

$$M_{jSW} = \frac{\log\left(\frac{C_j}{C_{jP}}\right)}{\log\left(1 + \frac{V_R}{P_{BSW}}\right)} \quad (4.36)$$

เมื่อได้ทำการคำนวณค่า MJSW แล้วได้ดังนี้คือ 0.30, 0.31, 0.32, 0.33, 0.34, 0.35, 0.36, 0.37, 0.38 และ 0.39 และได้ทำการเลือกค่า MJSW เท่ากับ 0.32 เนื่องจากค่า MJSW เท่ากับ 0.32 นั้นทำให้ค่าความคลาดเคลื่อนของค่าเก็บประจุตลอดของค่าแรงดันไบอัสย้อนกลับมีค่าน้อยกว่า 5%

4.5 การหาแบบจำลองพารามิเตอร์ของรอยต่อ NLDD/Psub

4.5.1 การหาค่า PBSWG ของรอยต่อ NLDD/Psub

จากสมการที่ (4.6) สามารถหาค่า PBSWG ได้ดังนี้

$$V_{bi} = PBSWG = \frac{kT}{q} \ln\left(\frac{N_D N_A}{n_i^2}\right) = 0.0259 \times \ln\left(\frac{1 \times 10^{18} \times 8 \times 10^{16}}{10^{20}}\right) = 0.89V \quad (4.37)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.5.2 การหาค่า MJ และ MJSWG ของรอยต่อ NLDD/Psub

จากสมการที่ (4.3) สามารถหาค่า MJ ได้ดังนี้

$$\frac{C_j}{C_{jA}} = \left(1 + \frac{V_R}{P_B}\right)^{MJ} \quad (4.38)$$

เมื่อค่า C_j คือค่าความจุไฟฟ้าต่อหนึ่งหน่วยพื้นที่ที่แรงดันไบอัสศูนย์โวลต์ ($V_R=0$)

$$\log\left(\frac{C_j}{C_{jA}}\right) = M_j \log\left(1 + \frac{V_R}{P_B}\right) \quad (4.39)$$

ดังนั้น

$$M_j = \frac{\log\left(\frac{C_j}{C_{jA}}\right)}{\log\left(1 + \frac{V_R}{P_B}\right)} \quad (4.40)$$

เมื่อได้ทำการคำนวณค่า MJ แล้วได้ดังนี้คือ 0.66, 0.67, 0.68 และ 0.69 และได้ทำการเลือกค่า MJ เท่ากับ 0.67 เนื่องจากค่า MJ เท่ากับ 0.67 นั้นทำให้ค่าความคลาดเคลื่อนของค่าเก็บประจุตลอดค่าของแรงดันไบอัสย้อนกลับนั้นมีค่าความคลาดเคลื่อนน้อยที่สุด

จากสมการที่ (4.5) สามารถหาค่า MJSWG ได้ดังนี้

$$\frac{C_j}{C_{jPG}} = \left(1 + \frac{V_R}{P_{BSWG}}\right)^{MJSWG} \quad (4.41)$$

เมื่อค่า C_j คือความจุไฟฟ้าที่แรงดันไบอัสย้อนกลับเท่ากับศูนย์โวลต์ ($V_R=0$)

$$\log\left(\frac{C_j}{C_{jPG}}\right) = M_{jSWG} \log\left(1 + \frac{V_R}{P_{BSWG}}\right) \quad (4.42)$$

ดังนั้น

$$M_{jSWG} = \frac{\log\left(\frac{C_j}{C_{jPG}}\right)}{\log\left(1 + \frac{V_R}{P_{BSWG}}\right)} \quad (4.43)$$

เมื่อได้ทำการคำนวณค่า MJSWG แล้วได้ดังนี้คือ 0.33, 0.34, 0.35, 0.36, 0.37, 0.38, 0.39, 0.40, 0.41 และ 0.42 และได้ทำการเลือกค่า MJSWG เท่ากับ 0.34 เนื่องจากค่า MJSWG เท่ากับ 0.34 นั้นทำให้ค่าความคลาดเคลื่อนนั้นมีความคลาดเคลื่อนของค่าเก็บประจุตลอดค่าแรงดันไบอัสย้อนกลับมีค่าน้อยที่สุดกล่าวคือมีค่าน้อยกว่า 5%

ใช้สมการที่ (4.3) และสมการที่ (4.4) ในการคำนวณค่าพารามิเตอร์ C_j , C_{JSW} , MJ , $MJSW$, PB และ $PBSW$ ในรอยต่อพี-เอ็น $N+/P_{sub}$ ใช้สมการที่ (4.5) ในการคำนวณค่าพารามิเตอร์ C_{JSWG} , $MJSWG$ และ $PBSWG$ ในรอยต่อพี-เอ็น $NLDD/P_{sub}$ แสดงดังตารางที่ 4.2

4.6 ความคลาดเคลื่อนในการถอดแบบจำลองพารามิเตอร์ของรอยต่อ

4.6.1 ค่าความคลาดเคลื่อนในการถอดแบบจำลองพารามิเตอร์ของรอยต่อ $N+/P_{sub}$

จากการทดสอบค่าจากการวัดและค่าจากการถอดแบบจำลองพารามิเตอร์ของความจุทางไฟฟ้าต่อแรงดันไบอัสย้อนกลับต่อพื้นที่และต่อเส้นรอบวงของรอยต่อ $N+/P_{sub}$ พบว่าค่าความคลาดเคลื่อนน้อยกว่า 3% และ 4% ตามลำดับ

4.6.2 ค่าความคลาดเคลื่อนในการถอดแบบจำลองพารามิเตอร์ของรอยต่อ $NLDD/P_{sub}$

จากการทดสอบค่าจากการวัดและค่าจากการถอดแบบจำลองพารามิเตอร์ของความจุทางไฟฟ้าต่อแรงดันไบอัสย้อนกลับต่อพื้นที่และต่อเส้นรอบวงของรอยต่อ $NLDD/P_{sub}$ พบว่าค่าความคลาดเคลื่อนน้อยกว่า 4% และ 3% ตามลำดับ

ตารางที่ 4.2 แบบจำลองพารามิเตอร์ของรอยต่อ [24]

Parameter	Description	Value	Unit
CJ	Source/Drain bottom junction capacitance per unit area	2.66×10^{-4}	F/m ²
CJSW	Source/Drain side junction capacitance per unit length	4.45×10^{-10}	F/m
CJSWG	Source/Drain gate side junction capacitance per unit length.	4.57×10^{-10}	F/m
MJ	Source/Drain Bottom junction capacitance grading coefficient	0.67	none
MJSW	Source/Drain side junction capacitance grading coefficient	0.32	none
MJSWG	Source/Drain gate side junction capacitance grading coefficient	0.34	none
PB	Source/Drain bottom junction built-in potential	0.95	V
PBSW	Source/Drain side junction built-in potential	0.95	V
PBSWG	Source/Drain gate side junction built-in potential	0.89	V

บทที่ 5

สรุปผลการวิจัยและข้อเสนอแนะ

งานวิจัยทั้งหมดที่ได้นำเสนอในวิทยานิพนธ์เล่มนี้ มีเนื้อหาที่สอดคล้องกับความมุ่งหมายและวัตถุประสงค์ของการศึกษาที่ได้กำหนดไว้ในบทที่ 1 ซึ่งเป็นการศึกษาเกี่ยวกับการสร้าง การออกแบบการสร้าง การทดสอบ และการถอดแบบจำลองพารามิเตอร์ สามารถสรุปได้ดังนี้

การออกแบบและถอดแบบค่าเก็บประจุไฟฟ้าแฝงของรอยต่อพีเอ็นของเอ็นมอสขนาดความยาวเกต 0.8 ไมครอน ใช้เทคโนโลยีการสร้าง 0.8 ไมครอนซีมอส บ่อแยกเอ็น poly silicon gate ความหนาของเกตออกไซด์เท่ากับ 15 นาโนเมตร ความหนาของ LOCOS isolation เท่ากับ 650 นาโนเมตร ประกอบด้วย 1 ชั้นของโพลี และ 2 ชั้นของโลหะ (1 poly 2 metals) ค่าพารามิเตอร์ของโครงสร้างแสดงดังตารางที่ 5.1

ตารางที่ 5.1 ค่าพารามิเตอร์ของโครงสร้างรอยต่อ

Parameter	Symbol	Value	Unit
N+ junction depth	XJN	0.35	μm
NLDD junction depth	XJLDD	0.2	μm
N+ concentration	NSD	1×10^{20}	cm^{-3}
NLDD concentration	NLDD	1×10^{18}	cm^{-3}
P-substrate concentration near NLDD	NAPT	8×10^{16}	cm^{-3}
P-type substrate	NSUB	2×10^{16}	cm^{-3}

การออกแบบ test chip มี 2 โครงสร้างคือ โครงสร้างแบบ multi fringe ออกแบบให้ส่วนของรอยต่อมีความกว้าง $4 \mu\text{m}$ ความยาว $400 \mu\text{m}$ มีระยะห่างระหว่างเส้นประมาณ $2.4 \mu\text{m}$ ในการออกแบบดังกล่าวมีจำนวนเส้นสัมผัสของรอยต่อประมาณ 50 เส้น ทำให้ได้พื้นที่สัมผัสของรอยต่อทั้งหมดประมาณ

$8 \times 10^4 \mu\text{m}^2$ ความยาวเส้นรอบวงประมาณ $4.04 \times 10^4 \mu\text{m}$ ในขณะที่โครงสร้างแบบ rectangular มีความยาวเส้นรอบวงเพียง $1.2 \times 10^3 \mu\text{m}$ ที่พื้นที่สัมผัสของรอยต่อเท่ากันคือ $8 \times 10^4 \mu\text{m}^2$

ทางด้านปฏิบัติการรอยต่อพีเอ็นที่มีโครงสร้างแบบ rectangular และแบบ multi fringe โดยกฎการออกแบบของ TMEC ตั้งค่าระยะห่างระหว่างขอบของรอยต่อกับขอบของ LOCOS isolation ไว้ที่ 2λ ($\lambda=0.4 \mu\text{m}$) ค่า bird's break encroachment จากการสร้าง LOCOS isolation มีค่าเป็น $0.6 \mu\text{m}$ ต่อข้าง เมื่อทำการคิดค่าพื้นที่สัมผัสของรอยต่อสุทธิและความยาวเส้นรอบวงของรอยต่อสุทธิของโครงสร้าง rectangular และโครงสร้าง multi fringe ได้ดังนี้

โครงสร้างแบบ rectangular

$$\text{Effective Area} = (400-1.2) \times (200-1.2) = 79,281.44 \mu\text{m}^2$$

$$\text{Effective Perimeter} = 2 \times [(400-1.2) + (200-1.2)] = 1,195.2 \mu\text{m}$$

โครงสร้างแบบ multi fringe

$$\text{Effective Area} = 50 \times [(400-1.2) \times (4-1.2)] = 55,832 \mu\text{m}^2$$

$$\text{Effective Perimeter} = 50 \times 2 \times [(400-1.2) + (4-1.2)] = 40,160 \mu\text{m}$$

สามารถหาค่าความจุไฟฟ้าต่อพื้นที่ (C_{jA}) ได้ดังสมการ

$$C_{jA} = \frac{P_2 C_{j1} - P_1 C_{j2}}{P_2 A_1 - P_1 A_2} \quad (5.1)$$

เมื่อได้ค่าความจุไฟฟ้าต่อพื้นที่ (C_{jA}) สามารถหาค่าความจุไฟฟ้าต่อเส้นรอบวง (C_{jP}) ได้ดังสมการ

$$C_{jP} = \frac{C_{j2} - C_{jA} A_2}{P_2} \quad (5.2)$$

สามารถหาค่า PB PBSW และ PBSWG ได้จากสมการ

$$V_{bi} = PB = PBSW = PBSWG = \frac{kT}{q} \ln \left(\frac{N_D N_A}{n_i^2} \right) \quad (5.3)$$

สามารถหาค่า MJ MJSW และ MJSWG ได้จากสมการ

$$M_j = \frac{\log\left(\frac{C_j}{C_{jA}}\right)}{\log\left(1 + \frac{V_R}{P_B}\right)} \quad (5.4)$$

$$M_{jSW} = \frac{\log\left(\frac{C_j}{C_{jP}}\right)}{\log\left(1 + \frac{V_R}{P_{BSW}}\right)} \quad (5.5)$$

$$M_{jSWG} = \frac{\log\left(\frac{C_j}{C_{jPG}}\right)}{\log\left(1 + \frac{V_R}{P_{BSWG}}\right)} \quad (5.6)$$

การสร้างและขั้นตอนการถอดแบบจำลองทางไฟฟ้าของรอยต่อ สำหรับวงจรร VLSI ใช้รอยต่อ N+/Psub และ NLDD/Psub การจำลองค่าดังกล่าวใช้ ค่าแบบจำลองที่ถอดแบบ ผลการเปรียบเทียบที่เกิดจากแบบจำลองกับค่าที่เกิดจากการวัดมีความคลาดเคลื่อนประมาณ 3% สำหรับความจุไฟฟ้าต่อพื้นที่และ 4% สำหรับความจุไฟฟ้าต่อเส้นรอบวงของรอยต่อ N+/Psub ส่วนรอยต่อ NLDD/Psub ผลการเปรียบเทียบที่เกิดจากแบบจำลองกับค่าที่เกิดจากการวัดมีความคลาดเคลื่อนประมาณ 4% สำหรับค่าความจุไฟฟ้าต่อพื้นที่และ 3% สำหรับความจุไฟฟ้าต่อเส้นรอบวง ในการทดลองดังกล่าวเพื่อเป็นการง่ายในการหาแบบจำลองพารามิเตอร์เราจะไม่คิดส่วนของค่าของความจุไฟฟ้าและกระแสแฝงเนื่องจากขอบ (Corner Effects) รวมทั้งไม่พิจารณาค่ากระแสรั่วไหลที่เกิดจากระยะห่างระหว่างขอบของรอยต่อกับขอบของ Isolation LOCOS ซึ่งสรุปค่าพารามิเตอร์ของไดโอดได้ดังตารางที่ 5.2

ตารางที่ 5.2 สรุปค่าพารามิเตอร์ของรอยต่อ

Parameter	Description	Value	Unit
CJ	Source/Drain bottom junction capacitance per unit area	2.66×10^{-4}	F/m ²
CJSW	Source/Drain side junction capacitance per unit length	4.45×10^{-10}	F/m
CJSWG	Source/Drain gate side junction capacitance per unit length	4.57×10^{-10}	F/m
MJ	Source/Drain Bottom junction capacitance grading coefficient	0.67	None
MJSW	Source/Drain side junction capacitance grading coefficient	0.32	None
MJSWG	Source/Drain gate side junction capacitance grading coefficient	0.34	None
PB	Source/Drain bottom junction built-in potential	0.95	V
PBSW	Source/Drain side junction built-in potential	0.95	V
PBSWG	Source/Drain gate side junction built-in potential	0.89	V

ค่าจากตารางที่ 5.2 เป็นค่าแบบจำลองความจุไฟฟ้ากับแรงดันไฟฟ้าของรอยต่อในโครงสร้างของมอสเฟต ถูกส่งไปให้กับนักออกแบบวงจรในส่วนของ ความจุไฟฟ้ากับแรงดันไฟฟ้าพารามิเตอร์ในระดับ BSIM3V3

เอกสารอ้างอิง

- [1] วัลลภ สุระกำพลธร., “การวิจัยเพื่อพัฒนาผลิตภัณฑ์และเทคโนโลยีวงจรรีเลย์ทรอนิกส์” วรรณสารคุษายน์, ปีที่ 2, ฉบับที่ 6. สิงหาคม พ.ศ. 2554. หน้า 2-6.
- [2] สมเกียรติ ศุภเดช. **เซมิคอนดักเตอร์ดีไวซ์**. พิมพ์ครั้งที่ 6. กรุงเทพมหานคร : ห้างหุ้นส่วนจำกัด มิน เซอร์วิส ซัพพลาย. 2559.
- [3] Yannis Tzividis. **Operating and Modeling of the MOS Transistor**. New York : Oxford University Press Inc. 1999.
- [4] สมเกียรติ ศุภเดช. **เซมิคอนดักเตอร์ดีไวซ์**. พิมพ์ครั้งที่ 6. กรุงเทพมหานคร : ห้างหุ้นส่วนจำกัด มิน เซอร์วิส ซัพพลาย. 2559. หน้า 319-322.
- [5] นพพล พงษ์พันธุ์จันทร์. “การจำลองเพื่อแบบพัฒนากระบวนการสร้างซีมอสทรานซิสเตอร์โพลีซิลิคอนเกต ระดับ 0.8 ไมครอน.” วิทยานิพนธ์วิศวกรรมศาสตรมหาบัณฑิต สาขาวิชาวิศวกรรมไมโครอิเล็กทรอนิกส์, สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง. 2553.
- [6] Donald A. Neamen. **Semiconductor Physics and Devices : basic principles**. 3rd ed. New York : McGraw-Hill. 2003.
- [7] ณัฐพล สกุนา. “การศึกษากระบวนการสร้างและคุณลักษณะทางไฟฟ้าของเอ็นมอสขนาด 0.5 ไมครอน.” วิทยานิพนธ์วิศวกรรมศาสตรมหาบัณฑิต สาขาวิชาวิศวกรรมไมโครอิเล็กทรอนิกส์, สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง. 2558.
- [8] T.F. Cizek, M.R. Page, T.H. Wang and J.A. Casey. “float-zone and czochralski crystal growth and diagnostic solar”, Photovoltaic Specialists Conference, **Conference Record of the Twenty-Ninth IEEE**, 2002, pp.210-13.
- [9] Russell Deaton and Hisham Z. Massoud. “Manufacturability of Rapid-Thermal Oxidation of Silicon : Oxide Thickness, Oxide Thickness Variation and System Dependency”, **IEEE Transactions on semiconductor manufacturing**, Vol 5 NO 4 NOVEMBER 1992, pp.347-358.
- [10] Z.J. Chen, E Zhang, X.wang and S.C. Zou. “Structural Characterization of SiGe/Si Dry Thermal Oxidation”, Junction Technology, **The Fourth International Workshop on 15-16 March 2004**, pp.267-269.

เอกสารอ้างอิง(ต่อ)

- [11] Yong Liu, Jeff Hebb and James Wills. “Fast Ambient Switch for The Multiple-Step Rapid Thermal”, 9th Int. Conference on Advanced Thermal Processing of Semiconductor-RTP 2001, pp.306-314.
- [12] Heiner Ryssel, Karl Habberger, Klaus Hoffmann, Gertraud Prinke, Rolf Dumcke and Albert Sachs. “Simulation of Doping Process”, IEEE JOURNAL OF SOLID-STATE CIRCUITS, Vol. SC-15, NO.4, AUGUST 1980, pp.549-557.
- [13] Toshihiro Matsuda, Mika Okina and Takashi Ohzone. “Electrical Characteristics of $0^\circ / \pm 45^\circ / \pm 90^\circ$ - Orientation CMOSFET with Source/Drain Fabricated by Various Ion-Implantation Methods”, IEEE TRANSACTIONS ON ELECTRON DEVICES, Vol. 46, NO.4, APRIL 1999, pp.703-711.
- [14] คณะวิชาช่างไฟฟ้าและอิเล็กทรอนิกส์ สถาบันการอาชีวศึกษาภาคกลาง 3 วิทยาเขตเทคนิค
สิงห์บุรีแห่งที่ 1. “การสร้างวงจบบนแผ่นเวเฟอร์(Wafer Fabrication).”[Online].Available:
<http://sanong2003.tripod.com/icm1-03.htm>.
- [15] You-Jin Park and Ha-Ran Hwang. “A Rule-Based Simulation Approach to Scheduling Problem in Semiconductor Photolithography Process”, Intelligent Systems: Theories and Applications (SITA), 2013 IEEE, pp.192-193.
- [16] สุรศักดิ์ เนียมเจริญ และ สมเกียรติ ศุภเดช. เทคโนโลยีวงจรรวม (Integrated Circuit Technology). กรุงเทพมหานคร : โรงพิมพ์มีนเซอร์วิส ซัพพลาย.
- [17] D. Resnik, D. Vrtacnik, U. Aljancic, M. Mozek and S. Amon. “Etching Properties of DC Sputtered Al Thin Films in Silicon Micromachining”, IEEE MELECON 2006, May 16-19, Benalmadena (Malaga), Spain, pp.293-296.
- [18] leana Cernica, Camelia Dunare, Liviu Bocioaca, Carmen Moldovan and Octavian Buiu. “Polysilicon gate dry etching process optimization in CMOS technologies” Semiconductor Conference, CAS’97 Proceedings, 1997 International IEEE, pp.239-242.

เอกสารอ้างอิง(ต่อ)

- [19] ณัฐพล สกฤณา. “การศึกษากระบวนการสร้างและคุณลักษณะทางไฟฟ้าของเอ็นมอสขนาด 0.5 ไมครอน.” วิทยานิพนธ์วิศวกรรมศาสตรมหาบัณฑิต สาขาวิชาวิศวกรรมไมโครอิเล็กทรอนิกส์, สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง. 2558. หน้า 32.
- [20] Orlando Auciello, and Angus I.Kington. “A Critical Review of Physical Vapor Deposition Techniques for The Synthesis of Ferroelectric Thin Films” Application of Ferroelectrics, 1992. ISAF’92, **Proceedings of the Eighth IEEE International Symposium on IEEE**. Pp.320-331.
- [21] Mehmet C. Oztiirk, F. Yates Sorrell, Jimmie J. Wortman, F. Scott Johnson and Douglas T. Grider. “Manufacturability Issues in Rapid Thermal Chemical Vapor Deposition”, **IEEE TRANSACTIONS ON SEMICONDUCTOR MANUFACTURING**, Vol.4, NO.2. MAY 1991, pp.155-165.
- [22] Neil H.E. Weste and David Harris., **CMOS VLSI Design : A circuits and Systems Perspective**, 3rd ED. Boston : Pearson Education, Inc. 2005 pp.28-32.
- [23] Van der Pauw and L.J. “A Method of Measuring Specific Resistivity and Hall Effect of Discs of Arbitrary Shape” **Philips Research Reports**, Vol.13, NO.1, 1985, pp.1-9.
- [24] S. Wolf., **Silicon Processing for the VLSI Era Volumn 2 ; Process Integration**, California : Lattice Press. 1990. pp. 17-38.
- [25] T. Mizuro, S. Sawada, S. Meada and S. Shinazaki. “Oxidation Rate Reduction in the Submicrometer LOCOS Process” **IEEE Trans. Elec. Dev.**, Vol. ED-34, No.11, Nov. 1987. pp. 2255-2259.
- [26] S. Ogura, P.J. Tsang, W.W.Walker, D.L. Critchlow and J.F. Shepard. “Design and Characteristics of the Lightly Doped Drain-Source (LDD) Insulated Gate Field Effect Transistor” **IEEE Trans. Elec. Dev.**, Vol. ED-27, Aug.1980. pp. 1359-1367.
- [27] S. Wolf., **Silicon Processing for the VLSI Era Volumn 2 ; Process Integration**, California : Lattice Press. 1990. pp. 355-361.

เอกสารอ้างอิง(ต่อ)

- [28] A. Ruangphanit, R. Pedlub and R. Muanghlua. “Test Chip Design and Parameter Extraction of Parasitic Capacitance of MOSFET in VLSI” **5th International Electrical Engineering Congress 2017 (iEECON 2017)**, pp : 783-786.
- [29] Keithley Instrument., **Low Level Measurements Handbook : Precision DC Current, Voltage and Resistance Measurement**, Ohio, 2004. pp. 4-26 to 4-35.
- [30] A. Ruangphanit, R. Pedlub, R. Muanghlua. “Extraction of BSIM3v3 Junction Capacitance Model of NMOSFET in VLSI” **15th International Conference on Electrical Engineering/Electronics, Computer, Telecommunications and Information Technology 2018 (ECTI-CON 2018)**, pp : 306-309.
- [31] อนุชา เรืองพานิช, รังสรรค์ เมืองเหลือ, นพพล พงษ์พันธุ์จันทรา, ภาวดี มีสรพรพงศ์ และ อัมพร โพธิ์ไย., “แบบจำลองพารามิเตอร์และการหาค่าของมอสเฟทรระดับ 3” **มหาวิทยาลัยมหาสารคามวิจัย ครั้งที่ 2**, กันยายน พ.ศ.2549. หน้า 42
- [32] อนุชา เรืองพานิช และสรายุทธ วิศวะแสงสุข., “วิธีการหาแบบจำลองพารามิเตอร์ของมอสทรานซิสเตอร์” **สารเทศ**, ปีที่ 10, ฉบับที่ 53. กรกฎาคม พ.ศ.2546. หน้า 31-35.
- [33] รุจิภาส เพชรลับ, รังสรรค์ เมืองเหลือ และ อนุชา เรืองพานิช. “ถอดแบบจำลองค่าเก็บประจุแฝงของรอยต่อพีเอ็นในเอ็นมอสเฟทที่อุณหภูมิสูง” **การประชุมวิชาการ งานวิจัยและพัฒนาเชิงประยุกต์ ครั้งที่ 9 (ECTI-CARD 2017)**, หน้า 653-656.
- [34] รุจิภาส เพชรลับ, รังสรรค์ เมืองเหลือ และ อนุชา เรืองพานิช. “การออกแบบและถอดแบบค่าเก็บประจุแฝงต่อคุณลักษณะทางไฟฟ้าบนโครงสร้างเอ็นมอสทรานซิสเตอร์” **การประชุม วิชาการเสนอผลงานวิจัยระดับบัณฑิตศึกษาแห่งชาติ ครั้งที่ 42 (42nd NGRC)**, หน้า 65-68.
- [35] Daniel P. Forty. **MOSFET Modeling with SPICE Principles and Practice**. New Jersey : Prentice Hall Inc.,1997. pp. 23-28.



ภาคผนวก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ก.

ค่าคงที่ทางฟิสิกส์

ตารางที่ ก.1 ค่าคงที่ทางฟิสิกส์

พารามิเตอร์	สัญลักษณ์	ค่า	หน่วย
มวลนิ่งของอิเล็กตรอน	m_e	9.1091×10^{-31}	kg
มวลนิ่งของโปรตรอน	m_p	1.6726×10^{-31}	kg
มวลนิ่งของนิวตรอน	m_n	1.675×10^{-31}	kg
ประจุไฟฟ้าของอิเล็กตรอน	q	1.6021×10^{-19}	C
อัตราส่วนระหว่างประจุกับมวลนิ่งของอิเล็กตรอน	q/m_e	1.75879×10^{-11}	C/kg
ความเร็วแสงในสุญญากาศ	c	2.9979×10^8	m/s
เปอร์มิตทิวิตีในสุญญากาศ	ϵ_0	8.8542×10^{-12}	F/m
		8.8542×10^{-14}	F/cm
ค่าคงที่ของโบลทซ์มันน์	k	1.3805×10^{-23}	J/K
		8.6171×10^{-5}	eV/k
ค่าคงที่ของพลังค์	h	6.6256×10^{-34}	J·s
		4.135×10^{-15}	eV·s
เลขอะโวกาโด	N_0, A_0	6.0221×10^{23}	1/mol
ค่าเปอร์มิอะบิลิตีในสุญญากาศ	μ_0	1.2566×10^{-6}	N·A ²
ค่าคงที่ของแรงคูลอมบ์	$k_e = 1/4\pi\epsilon_0$	8.9876×10^9	N·m ² /C ²
ค่ารัสมีย์ของบอห์ร	a_0	5.2918×10^{-11}	m
ค่าคงที่ของริดเบิร์ก	R_∞	1.0974×10^7	1/m
ค่าคงที่ของสเตฟาน	σ	5.6704×10^{-8}	W/m ²
ค่าบอร์แมกนีตรอน	μ_B	9.274×10^{-24}	J/T
ค่าพลังงานจูล	J	6.242×10^{18}	eV
ค่าอุณหภูมิสัมบูรณ์	K	$^{\circ}\text{C}+273.15$	K

ภาคผนวก ข.

หน่วยในระบบเอสไอ

ตารางที่ ข.1 หน่วยในระบบเอสไอ (International System Unit : SI Unit)

ปริมาณ	ชื่อหน่วย	หน่วยอนุพันธ์	หน่วยฐาน
ความยาว(Length)	Meter	-	m
มวล(Mass)	Kilogram	-	kg
เวลา(Time)	Second	-	s
กระแสไฟฟ้า(Current)	Ampere	-	A
ความถี่(Frequency)	Hertz	Hz	1/s
แรง(Force)	Newton	N	$kg \cdot m / s^2$
แรงดัน(Pressure)	Pascal	Pa	$N / m^2 = kg / m \cdot s^2$
พลังงาน(Energy)	Joule	J	$N \cdot m^2 = kg \cdot m^2 / s^2$
กำลังไฟฟ้า(Power)	Watt	W	$V \cdot Ab = kg \cdot m^2 / s^3$
ประจุไฟฟ้า(Electric Charge)	Coulomb	C	$A \cdot s$
ศักย์ไฟฟ้า(Potential)	Volt	V	$J / C = kg \cdot m^2 / A \cdot s^3$
ความนำไฟฟ้า(Conductance)	Siemens	S	$\Omega^{-1} = A^2 \cdot s^3 / kg \cdot m^2$
ความต้านทานไฟฟ้า(Resistance)	Ohm	Ω	$V / A = kg \cdot m^2 / A^2 \cdot s^3$
ความจุไฟฟ้า(Capacitance)	Farad	F	$C / V = A^2 \cdot s^4 / kg \cdot m^2$
ฟลักซ์แม่เหล็ก(Magnetic Flux)	Weber	Wb	$V \cdot s = kg \cdot m^2 / A \cdot s^2$
ความหนาแน่นฟลักซ์แม่เหล็ก (Magnetic Flux Density)	Tesla	T	$Wb / m^2 = kg / A \cdot s^2$
ความเหนี่ยวนำไฟฟ้า(Inductance)	Henry	H	$Wb / A = kg \cdot m^2 / A^2 \cdot s^2$

ภาคผนวก ค.

คำอุปสรรค

ตารางที่ ค.1 คำอุปสรรค หรือ คำนำหน้าหน่วย (Prefix)

10^n	คำอุปสรรค		ตัวย่อ	ความหมาย	ตัวเลข
10^{24}	ยอตตะ	yotta-	Y	ล้านล้านล้านล้าน	1,000,000,000,000,000,000,000
10^{21}	เซตตะ	zetta-	Z	พันล้านล้านล้าน	1,000,000,000,000,000,000,000
10^{18}	เอกซะ	extra-	E	ล้านล้านล้าน	1,000,000,000,000,000,000
10^{15}	เพตะ	peta-	P	พันล้านล้าน	1,000,000,000,000,000
10^{12}	เทระ	tera-	T	ล้านล้าน	1,000,000,000,000
10^9	จิกะ	giga-	G	พันล้าน	1,000,000,000
10^6	เมกะ	mega-	M	ล้าน	1,000,000
10^3	กิโล	kilo-	k,K	พัน	1,000
10^2	เฮกโต	hecto-	h	ร้อย	100
10^1	เดคา	deca-	da	สิบ	10
10^{-1}	เดซี	deci-	d	หนึ่งส่วนสิบ	0.1
10^{-2}	เซนติ	centi-	c	หนึ่งส่วนร้อย	0.01
10^{-3}	มิลลิ	milli-	m	หนึ่งส่วนพัน	0.001
10^{-6}	ไมโคร	micro-	μ	หนึ่งส่วนล้าน	0.000 001
10^{-9}	นาโน	nano-	n	หนึ่งส่วนพันล้าน	0.000 000 001
10^{-12}	พิโก	pico-	p	หนึ่งส่วนล้านล้าน	0.000 000 000 001
10^{-15}	เฟมโต	famto-	f	หนึ่งส่วนพันล้านล้าน	0.000 000 000 000 001
10^{-18}	อัตโต	atto-	a	หนึ่งส่วนล้านล้านล้าน	0.000 000 000 000 000 001
10^{-21}	เซปโต	zepto-	z	หนึ่งส่วนพันล้านล้านล้าน	0.000 000 000 000 000 000 001
10^{-24}	ยอกโต	yocto-	y	หนึ่งส่วนล้านล้านล้านล้าน	0.000 000 000 000 000 000 000 001

ภาคผนวก ง.

ผลงานวิจัยที่ได้รับการตีพิมพ์

- [1] รุจิภาส เพชรลับ, รังสรรค์ เมืองเหลือ และ อนุชา เรืองพานิช. “การออกแบบและถอดแบบค่าเก็บประจุแฝงต่อคุณลักษณะทางไฟฟ้าบนโครงสร้างเอ็นมอสทรานซิสเตอร์” การประชุมวิชาการเสนอผลงานวิจัยระดับบัณฑิตศึกษาแห่งชาติ ครั้งที่ 42 (42nd NGRC), หน้า 65-68.
- [2] A.Ruangphanit, R.Pedlub, R.Muanghlua. “Test Chip Design and Parameter Extraction of Parasitic Capacitance of MOSFET in VLSI” 5th International Electrical Engineering Congress 2017 (IEECON 2017), pp : 783-786.
- [3] รุจิภาส เพชรลับ, รังสรรค์ เมืองเหลือ และ อนุชา เรืองพานิช. “ถอดแบบจำลองค่าเก็บประจุแฝงของรอยต่อพีเอ็นในเอ็นมอสเฟตที่อุณหภูมิสูง” การประชุมวิชาการ งานวิจัยและพัฒนาเชิงประยุกต์ ครั้งที่ 9 (ECTI-CARD 2017), หน้า 653-656.
- [4] Anucha Ruangphanit, Itsariya Nissai, **Rujipad Pedlub**, Rangson Muanghlua. “Measured and Extraction of Coupling Capacitive of Metal Interconnect Layers in VLSI” 6th International Electrical Engineering Congress 2018 (IEECON 2018), pp : 422-425.
- [5] A.Ruangphanit, **R.Pedlub**, R.Muanghlua. “Extraction of BSIM3v3 Junction Capacitance Model of NMOSFET in VLSI” 15th International Conference on Electrical Engineering/Electronics, Computer, Telecommunications and Information Technology 2018 (ECTI-CON 2018), pp : 306-309.








การประชุมวิชาการ งานวิจัย และพัฒนาเชิงประยุกต์ ครั้งที่ 9
ECTI-CARD 2017
 การประยุกต์ใช้เทคโนโลยีเพื่อตอบสนองท้องถิ่นและภาคอุตสาหกรรม
 VOL.2
 SESSION 301-318
 วันที่ 25-28 กรกฎาคม พ.ศ.2560
 ณ โรงแรม เชียงคาน ริเวอร์ เม้าท์เทน
 อ.เชียงคาน จ.เลย
 จัดโดย
 สมาคมวิชาการไฟฟ้า อิเล็กทรอนิกส์ คอมพิวเตอร์ โทรคมนาคม และสารสนเทศ
 มหาวิทยาลัยราชภัฏอุดรธานี
 มหาวิทยาลัยราชภัฏสกลนคร
 มหาวิทยาลัยราชภัฏเลย
 สถาบันมาตรวิทยาแห่งชาติ
 การทางพิเศษแห่งประเทศไทย
 ECTI-CARD 2017 Proceeding

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทความวิจัย

การประชุมวิชาการ งานวิจัยและพัฒนาเชิงประยุกต์ ครั้งที่ 9

๑^๕ ECTI-CARD 2017, Chiang Khan Thailand

ถอดแบบจำลองค่าเก็บประจุแฝงของรอยต่อพีเอ็นใน เอ็นมอสเฟตที่อุณหภูมิสูง

Extraction of Parasitic Capacitances Model of p-n Junction in NMOSFET at Elevated Temperature

รุจิภาส เพรชลับ¹, รังสรรค์ เมืองหล่อ¹ และ อนุชา เรืองพานิช²

¹ภาควิชาวิศวกรรมอิเล็กทรอนิกส์ คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เลขที่ 1 ซอยคลองกรุง 1 แขวงลาดกระบัง เขตลาดกระบัง กรุงเทพฯ 10520 E-mail: rujipad.p@gmail.com

²ศูนย์เทคโนโลยีไมโครอิเล็กทรอนิกส์ (TMEC) ศูนย์เทคโนโลยีอิเล็กทรอนิกส์และคอมพิวเตอร์แห่งชาติ

เลขที่ 51/4 หมู่ 1 ต.วังตะเคียน อําเภอมือง จังหวัดฉะเชิงเทรา 2400 E-mail: cmoslec517@gmail.com

บทคัดย่อ

บทความนี้เสนอการถอดแบบจำลองค่าเก็บประจุแฝง ของ รอยต่อพีเอ็นในเอ็นมอสเฟตที่อุณหภูมิสูง ใช้โครงสร้างของรอยต่อแบบ rectangular และแบบ multi fringe ซึ่งมีอัตราส่วนระหว่าง เส้นรอบวง ของรอยต่อ กับ พื้นที่ของรอยต่อ มีค่าน้อยและมาก แบบจำลองค่าความจุ ไฟฟ้าแฝงของรอยต่อ เสนอในแบบจำลองพารามิเตอร์ระดับ BSIM3v3 ข้อดีการถอดแบบจำลองสามารถคำนวณด้วยมือ มีค่าความถูกต้องใน ระดับ ค่ากว่า 3.0% ค่า แบบจำลองดังกล่าวจะส่งไปให้กับนักออกแบบจําลองวงจรในโครงการ Multi Project Chip

คำสำคัญ: แบบจำลองค่าเก็บประจุ, เอ็นมอสเฟต, รอยต่อพีเอ็น

Abstract

This article describes extraction of parasitic capacitance model of pn junction in NMOSFET at elevated temperature. The rectangular and multi fringe structure of pn junction which the ratio between the perimeter and the area are low and high are used as a testing devices. The junction capacitance parameters models of BSIM3v3 are proposed. The benefit is a manual calculation. The results suggest that the correlation was found less than 3% level. The data should be hand out to the circuit designer in Multi Project Chip.

Keywords: capacitance model, NMOSFET, pn junction

1. บทนำ

ค่าความจุไฟฟ้า สำหรับวงจรมหาศาล VLSI สามารถแบ่ง พิจารณาได้ 2 ส่วน ส่วนที่หนึ่ง คือ ค่าความจุไฟฟ้าที่รอยต่อบริเวณ ฐานรอยต่อหนึ่งหน่วยพื้นที่ และ ในส่วนที่สองคือ ค่าความจุไฟฟ้า ของเส้นรอบวงที่สัมผัสของรอยต่อแสดงดังรูปที่ 1 ค่าความจุไฟฟ้ารวม ทั้งหมด แสดงได้ดังสมการที่ (1)

$$C_j = C_{jA}A + C_{jP}P \tag{1}$$

โดยที่

C_j ค่าความจุไฟฟ้ารวมทั้งหมดของรอยต่อ

C_{jA} ค่าความจุไฟฟ้าต่อหนึ่งหน่วยพื้นที่

A ค่าพื้นที่ของรอยต่อ

C_{jP} ค่าความจุไฟฟ้าต่อเส้นรอบวงที่สัมผัส

P ค่า ความยาวเส้นรอบวงของรอยต่อ

สำหรับแบบจำลองของรอยต่อที่เอ็นในระดับ BSIM3V3 แสดงได้ ตามสมการที่ (2) ถึง (6)

$$C_{jA} = C_J \left(1 + \frac{V_R}{PB} \right)^{-MJ} \tag{2}$$

$$C_{jP} = C_{JSW} \left(1 + \frac{V_R}{PBSW} \right)^{-MJSW} \tag{3}$$

$$PB = \frac{kT}{q} \ln \left(\frac{N_D N_A}{n_i^2} \right) \tag{4}$$

$$n_i(T) = 2.63 \times 10^{16} T^{-1.5} e^{\left(\frac{6885}{T} \right)} \tag{5}$$

$$M(T_2) = M(T_1) \left[1 + TM1(T_2 - T_1) + TM2(T_2 - T_1)^2 \right] \tag{6}$$

โดยที่

C_J ค่าความจุไฟฟ้าที่รอยต่อบริเวณฐานรอยต่อหนึ่งหน่วยพื้นที่ ที่ แรงดันไบอัสศูนย์โวลต์

C_{JSW} ค่าความจุไฟฟ้าของเส้นรอบวงที่สัมผัสของรอยต่อ

MJ ค่า grading coefficient ของพื้นที่สัมผัส

$MJSW$ ค่า grading coefficient ของเส้นรอบวงที่สัมผัสของรอยต่อ

PB ค่า built in potential ของพื้นที่สัมผัส

$PBSW$ ค่า built in potential ของเส้นรอบวงที่สัมผัสของรอยต่อ

๑^๕ ECTI-CARD 2017 “การประชุมคํ้าใช้เทคโนโลยีเพื่อตอบสนองท้องถิ่นและภาคอุตสาหกรรม”

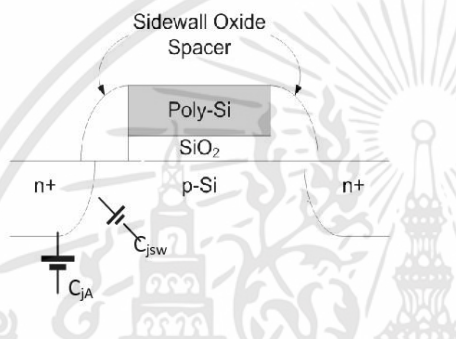
บทความวิจัย

การประชุมวิชาการ งานวิจัยและพัฒนาเชิงประยุกต์ ครั้งที่ 9

๑^๖ ECTI-CARD 2017, Chiang Khan Thailand

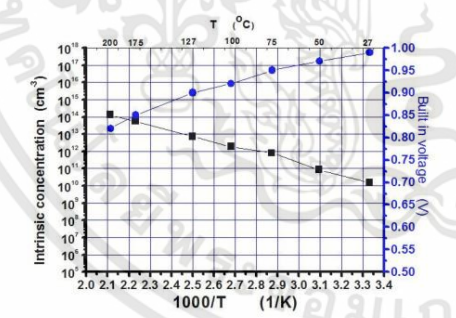
ค่า M ในสมการที่ (6) สามารถแทนด้วยค่าของ MJ และ $MJSW$ ค่า $TM1$ เป็นค่าสัมประสิทธิ์ต่ออุณหภูมิอันดับที่ 1 และค่า $TM2$ เป็นค่าสัมประสิทธิ์ต่ออุณหภูมิ อันดับที่ 2

จุดประสงค์ของการศึกษา เพื่อต้องการหาค่าความจุไฟฟ้าแฝงของรอยต่อที่เย็นในอินนอสเฟต ด้วยการคำนวณด้วยวิธีที่ให้ค่าความคลาดเคลื่อนในระดับต่ำ ซึ่งเป็นการพัฒนาเทคโนโลยีและช่วยในการลดค่าใช้จ่าย



รูปที่ 1 ความจุไฟฟ้าแฝงของรอยต่อที่เย็นในโครงสร้างอินนอสเฟต

ผลของอุณหภูมิคือ ความหนาแน่นประจุพาหะชนิด อินทรินซิก (ni) และค่า built in potential ของรอยต่อที่เย็น N+Psub ในอินนอสเฟตแสดงดังรูปที่ 2

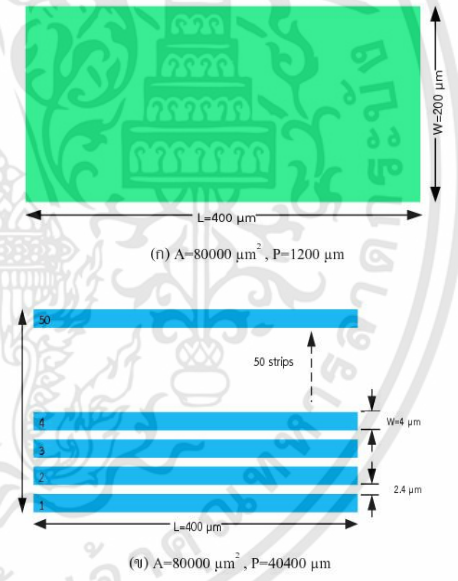


รูปที่ 2 ผลของอุณหภูมิคือ ความหนาแน่นประจุพาหะชนิด อินทรินซิก (ni) และต่อค่าของ built in potential (PB)

2. ระเบียบวิธีการวิจัย

2.1 การออกแบบ และสร้างรอยต่อที่เย็น

รอยต่อที่เย็นถูกสร้างขึ้นด้วยเทคโนโลยี CMOS บ่อแยกชนิดเย็น ขนาด 0.8 ไมครอน จาก TMEC โดยเริ่มจากฐานรองเป็นชนิดที่กักความต้านทาน 25 Ω-cm หนา 600 ไมครอน ทำการยิงฝัง 2 ประจุโบรอนความเข้มข้น $8 \times 10^{11} \text{ cm}^{-3}$ พลังงาน 50 keV และ ทำการยิงฝังประจุโบรอนความเข้มข้น $7 \times 10^{13} \text{ cm}^{-3}$ พลังงาน 30 keV เพื่อสร้างบ่อแยกชนิดที่ และ ปรับปรุงกระบวนการ Anti Punch Through (APT) ยิงฝังประจุฟอสฟอรัสความเข้มข้น $6 \times 10^{13} \text{ cm}^{-3}$ พลังงาน 60 keV และยิงฝังประจุอาร์เซนิก ความเข้มข้น $5 \times 10^{15} \text{ cm}^{-3}$ พลังงาน 100 keV เพื่อสร้างขั้วขอส-ครนของ อินนอส (N+Psub Diode) ออกแบบรอยต่อที่เย็นโครงสร้าง แบบ rectangular มีพื้นที่ ประมาณ $8 \times 10^4 \mu\text{m}^2$ ความยาวเส้นรอบวง $1.2 \times 10^4 \mu\text{m}$ ($W = 200 \mu\text{m}, L = 400 \mu\text{m}$) ส่วนโครงสร้างแบบ multi fringe มีพื้นที่ประมาณ $8 \times 10^4 \mu\text{m}^2$ ความยาวของเส้นรอบวง $4.04 \times 10^4 \mu\text{m}$ ($W = 4 \mu\text{m}, L = 400 \mu\text{m}, \text{no.strip} = 50$) แสดงดังรูปที่ 3



รูปที่ 3 โครงสร้างรอยต่อ ที่เย็น (ก) โครงสร้างแบบ rectangular (ข) โครงสร้างแบบ multi-fringe

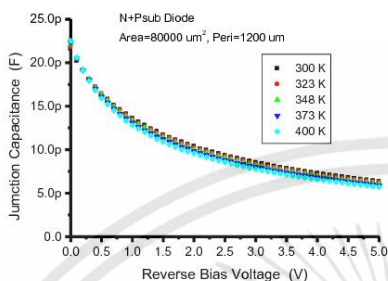
๑^๖ ECTI-CARD 2017 “การประชุมค้ำีเทคโนโลยีเพื่อตอบสนององท้องถิ่นและภาคอุตสาหกรรม”

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

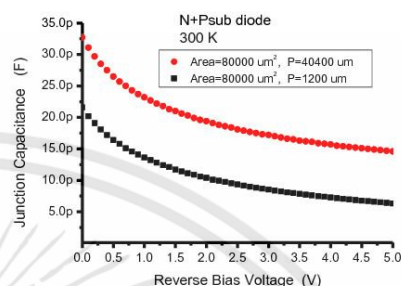
บทความวิจัย

การประชุมวิชาการ งานวิจัยและพัฒนาเชิงประยุกต์ ครั้งที่ 9

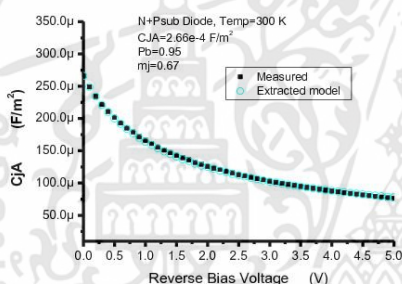
๙ ECTI-CARD 2017, Chiang Khan Thailand



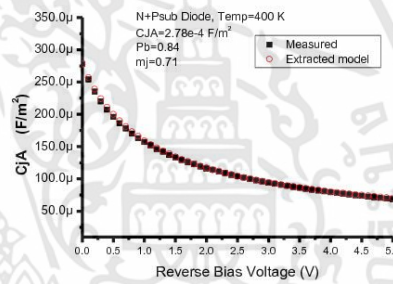
รูปที่ 4 ค่าความจุไฟฟ้าของรอยต่อ N+/Psub โครงสร้างแบบ rectangular ที่อุณหภูมิ 300, 323, 348, 373 และ 400 เคลวิน



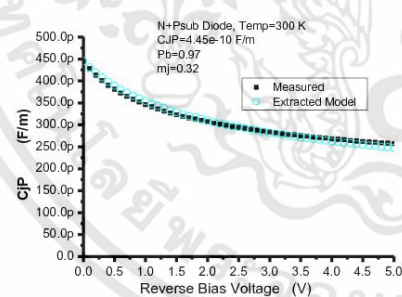
รูปที่ 5 ค่าความจุไฟฟ้าของรอยต่อ N+/Psub โครงสร้างแบบ rectangular และ multi fringe ที่อุณหภูมิ 300 เคลวิน



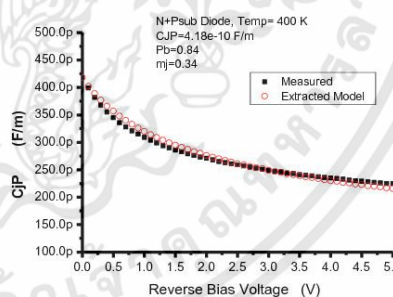
(ก) ค่าความจุไฟฟ้าต่อหนึ่งหน่วยพื้นที่



(ค) ค่าความจุไฟฟ้าต่อหนึ่งหน่วยพื้นที่



(ข) ค่าความจุไฟฟ้าต่อหนึ่งหน่วยความยาว



(ช) ค่าความจุไฟฟ้าต่อหนึ่งหน่วยความยาว

รูปที่ 6 เปรียบเทียบค่าความจุไฟฟ้าระหว่างวัดจริงกับแบบจำลอง (ก) ต่อหนึ่งหน่วยพื้นที่ (ข) ต่อหนึ่งหน่วยความยาว ของรอยต่อ N+/Psub ที่อุณหภูมิ 300 เคลวิน

รูปที่ 7 เปรียบเทียบค่าความจุไฟฟ้าระหว่างวัดจริงกับแบบจำลอง (ค) ต่อหนึ่งหน่วยพื้นที่ (ช) ต่อหนึ่งหน่วยความยาว ของรอยต่อ N+/Psub ที่อุณหภูมิ 400 เคลวิน

๙ ECTI-CARD 2017 “การประชุมค้ำใช้เทคโนโลยีเพื่อตอบสนองท้องถิ่นและภาคอุตสาหกรรม”

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทความวิจัย

การประชุมวิชาการ งานวิจัยและพัฒนาเชิงประยุกต์ ครั้งที่ 9

๑^๕ ECTI-CARD 2017, Chiang Khan Thailand

2.2 การคำนวณหาค่าเก็บประจุ

โครงสร้างของรอยต่อแบบ rectangular

$$C_{j1} = C_{jA}A_1 + C_{jP}P_1 \quad (7)$$

โครงสร้างของรอยต่อแบบ multi fringe

$$C_{j2} = C_{jA}A_2 + C_{jP}P_2 \quad (8)$$

โดยที่ A_1 เป็นพื้นที่ของรอยต่อ rectangular มีค่า $= (W \times L)$, P_1 เป็นความยาวเส้นรอบวงมีค่า $= 2 \times (W + L)$, A_2 เป็นพื้นที่ของรอยต่อ มีค่า $= n \times (W \times L)$, P_2 เป็นความยาวเส้นรอบวงมีค่า $= 2n \times (W + L)$, $n =$ จำนวนแถบของ รอยต่อ มีค่า เท่ากับ 50 จากสมการ (7) , (8) สามารถคำนวณหา ค่า C_{jA} และ C_{jP}

ตารางที่ 1 แบบจำลองความจุไฟฟ้าของรอยต่อ N+Psub

Parameter Description	Symbol	300K	400K
Bottom junction capacitance per unit area at zero bias (F/m ²)	CJ	2.66×10^{-4}	2.78×10^{-4}
Source/Drain side wall junction capacitance per unit length (F/m)	CJSW	4.45×10^{-10}	4.18×10^{-10}
Bottom junction capacitance grading coefficient	MJ	0.67	0.71
Source/Drain side wall junction capacitance grading coefficient	MJSW	0.32	0.34
Bottom built-in potential (V)	PB	0.95	0.84
Source/Drain side wall junction built-in potential (V)	PBSW	0.97	0.84

3. ผลการทดลอง

ระบบการวัดประกอบด้วย Semi Automatics Probe Station Cascade ALESSI REL6100 Model, Semiconductor Parameter Analyzer B1500A, Precision LCR Meter HP 418A สำหรับการวัดชิ้นงาน โดยควบคุมผ่านคอมพิวเตอร์ วัดค่า C-V โดยการป้อนไบอัสย้อนกลับตั้งแต่ 0 ถึง 5 จูนทงูมิ 300, 323, 348, 373 และ 400 เคลวิน ไวลด์ ที่ขั้วเอินโดของรอยต่อ ที่เอ็น แบบ N+Psub ที่มีโครงสร้างของรอยต่อแบบ rectangular แสดงในรูปที่ 4 ใช้สมการที่ (2) และสมการที่ (3) ในการคำนวณค่าพารามิเตอร์ CJ, CJSW MJ, MJSW, PB และPBSW จากการทดลองพบว่าค่า CJ มีผลต่อค่าความจุไฟฟ้ารวมค่อนข้างมากเมื่อเทียบกับค่า CJSW จากการลดแบบจำลองยังได้ค่าความถูกต้องของพารามิเตอร์ CJ มีค่าความถูกต้องสูงมีค่าร้อยละ 1% ค่าแบบจำลองพารามิเตอร์ ที่จูนทงูมิ 300 และ 400 เคลวิน แสดงดังตารางที่ 1 รูปที่ 6 และรูปที่ 7 แสดงการเปรียบเทียบระหว่างค่าความจุไฟฟ้าที่ได้จากการวัดกับค่าความจุไฟฟ้าที่ได้จากการลดแบบจำลองค่าพารามิเตอร์ของรอยต่อ

N+Psub ที่จูนทงูมิ 300 และ 400 เคลวิน ตามลำดับ ค่า CJSW มีความคลาดเคลื่อนมากที่สุดไม่เกิน 3% พารามิเตอร์ CJ, CJSW MJ มีค่าเพิ่มขึ้นเมื่อจูนทงูมิเพิ่มขึ้น ส่วน พารามิเตอร์ PB และ PBSW มีค่าลดลงเนื่องมาจากค่า ni ที่เพิ่มขึ้น ดังสมการ (5) ค่า TM1 มีค่า $6 \times 10^{-7}/K$ และ $6.24 \times 10^{-7}/K$ สำหรับ MJ และ MJSW ตามลำดับ

4.สรุป

การหาค่าความจุไฟฟ้าแรงจูง รอยต่อที่เอ็นของเอ็นมอสเฟทที่จูนทงูมิสูง ใช้รอยต่อที่เอ็นโครงสร้างแบบ rectangular และแบบ multi fringe ซึ่งมีอัตราส่วนระหว่าง เส้นรอบวง กับ พื้นที่ของรอยต่อ มีค่าน้อยและมีค่ามากตามลำดับ การคำนวณเพื่อหาค่าแบบจำลองความจุไฟฟ้าเป็นแบบคร่าวๆด้วยมือพบว่าให้ค่าความคลาดเคลื่อนมากที่สุด 3% ที่จูนทงูมิการทำงาน 300 และ 400 เคลวิน แบบจำลองค่าความจุไฟฟ้าแรงจูงของรอยต่อถูกนำเสนอในแบบจำลองระดับ BSIM3v3 แบบจำลองดังกล่าวถูกนำไปใช้ในการทำ Layout Simulation ในการทดสอบ Layout Simulation ใน Tanner Tool ต่อไป.

เอกสารอ้างอิง

- [1] Danieal Forty, MOSFET Modelling with SPICE principle and practice, Prentice Hall PTR: New Jersey, 1997, pp.22-25.
- [2] Derild W Neudeck, The PN junction diode, Addison Wisely Publishing Company: New York, 1989, pp.93-98.
- [3] Weidong Lui, BSIM3 v3.2.2 MOSFET model user manual. University of California Berkeley: 1999.

๑^๕ ECTI-CARD 2017 “การประชุมวิชาการงานวิจัยและพัฒนาเชิงประยุกต์ ครั้งที่ 9 เพื่อตอบสนองท้องถิ่นและภาคอุตสาหกรรม”

ประวัติผู้เขียน

ชื่อ-นามสกุล	นายรุจิภาส เพชรลับ
วัน เดือน ปีเกิด	19 มีนาคม 2537
ที่อยู่	206/172 ตำบลบางละมุง อำเภอบางละมุง จังหวัดชลบุรี
ประวัติการศึกษา	2558 วิทยาศาสตร์บัณฑิต สาขาฟิสิกส์ประยุกต์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ความสนใจและความ	1.) สิ่งประดิษฐ์สารกึ่งตัวนำ (Semiconductor Devices)
ชำนาญเฉพาะด้าน	2.) การทดสอบคุณสมบัติทางไฟฟ้าอุปกรณ์สารกึ่งตัวนำ 3.) การหาแบบจำลองพารามิเตอร์ทางไฟฟ้าของ มอสทรานซิสเตอร์

ผลงานวิจัยที่ได้รับการตีพิมพ์ในวิทยานิพนธ์เล่มนี้

- [1] รุจิภาส เพชรลับ, รังสรรค์ เมืองเหลือ และ อนุชา เรืองพานิช. “การออกแบบและถอดแบบค่าเก็บประจุแฝงต่อคุณลักษณะทางไฟฟ้าบนโครงสร้างเอ็นมอสทรานซิสเตอร์” การประชุมวิชาการ เสนอ ผลงานวิจัยระดับบัณฑิตศึกษาแห่งชาติ ครั้งที่ 42 (42nd NGRC), หน้า 65-68.
- [2] A.Ruangphanit, R.Pedlub, R.Muanghlua. “Test Chip Design and Parameter Extraction of Parasitic Capacitance of MOSFET in VLSI” 5th International Electrical Engineering Congress 2017 (iEECON 2017), pp : 783-786.
- [3] รุจิภาส เพชรลับ, รังสรรค์ เมืองเหลือ และ อนุชา เรืองพานิช. “ถอดแบบจำลองค่าเก็บประจุแฝงของรอยต่อพีเอ็นในเอ็นมอสเฟตที่อุณหภูมิสูง” การประชุมวิชาการ งานวิจัยและพัฒนาเชิงประยุกต์ ครั้งที่ 9 (ECTI-CARD 2017), หน้า 653-656.

ประวัติผู้เขียน(ต่อ)

- [4] Anucha Ruangphanit, Itsariya Nissai, **Rujipad Pedlub**, Rangson Muanglua. “Measured and Extraction of Coupling Capacitive of Metal Interconnect Layers in VLSI” 6th International Electrical Engineering Congress 2018 (iEECON 2018), pp : 422-425.

