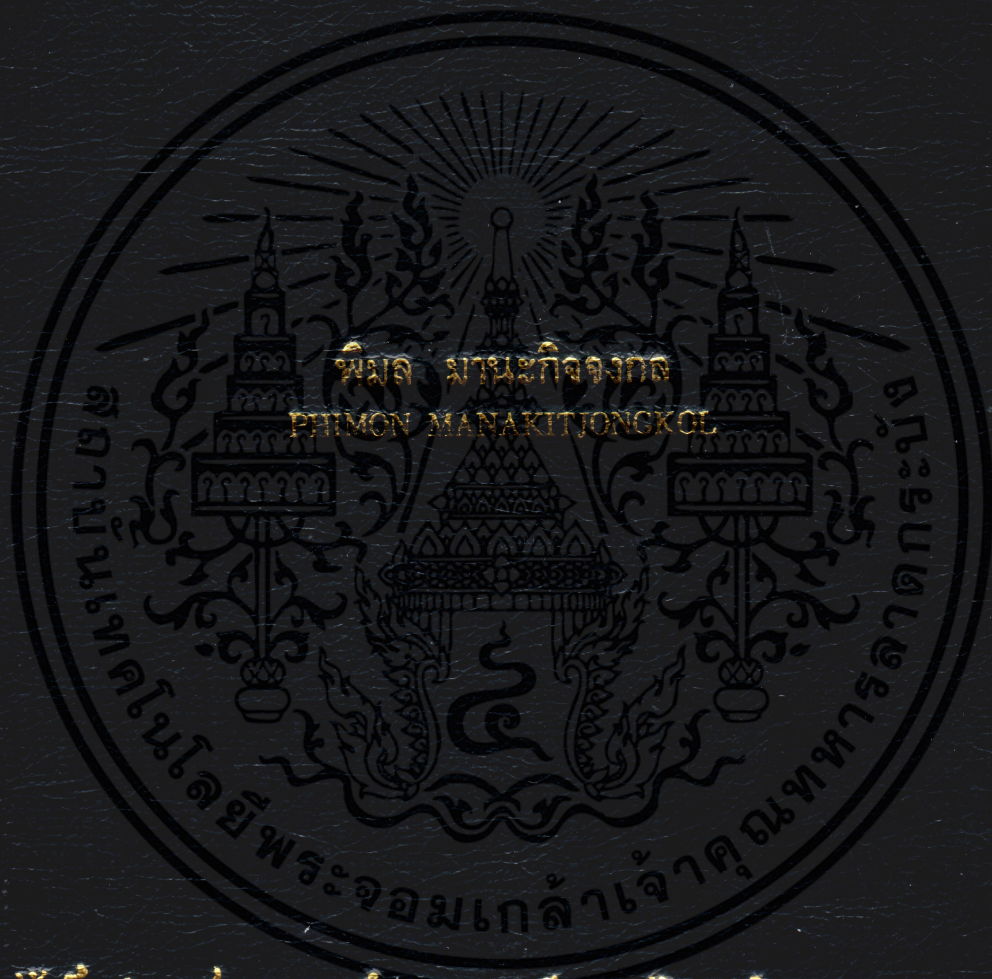


การออกแบบวงจรขยายสัญญาณความถี่สูง แบบแบนด์วิดท์กว้าง

DESIGN OF HIGH FREQUENCY WIDE-BAND AMPLIFIERS



วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต

สาขาวิศวกรรมไฟฟ้า

บัณฑิตวิทยาลัย

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. 2544

ISBN 974-648-315-3

การออกแบบวงจรขยายสัญญาณความถี่สูง แบนด์วิดท์กว้าง

DESIGN OF HIGH FREQUENCY WIDE-BAND AMPLIFIERS



พิมล มานะกิจจงกล

PHIMON MANAKITJONGKOL

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชาวิศวกรรมไฟฟ้า

บัณฑิตวิทยาลัย

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. 2544

ISBN 974-648-315-3

เลขหมู่.....

เลขทะเบียน... 39991

วัน, เดือน, ปี 20 ก.ค. 2544

.b.....
.i.....

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไปว่ากรณีใดของสิ่งนี้ และทั้งนี้ทั้งนี้ใช้ด้วยตัวเอง และต้องอ้างอิงถึงว่าของเอกสารเหล่านี้ที่มีอยู่ต่อไปใช้

DESIGN OF HIGH FREQUENCY WIDE-BAND AMPLIFIERS



A THESIS SUBMITTED IN PARTIAL FULFILLMENT
OF THE REQUIREMENT FOR THE DEGREE OF
MASTER OF ENGINEERING IN ELECTRICAL ENGINEERING
SCHOOL OF GRADUATE STUDIES
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

2001

ISBN 974-648-315-3



COPYRIGHT 2001

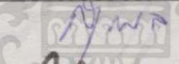
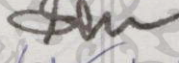
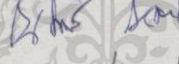
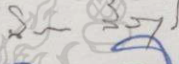
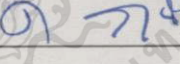
SCHOOL OF GRADUATE STUDIES

KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไปว่าลิขสิทธิ์ในสิ่งนี้คือลิขสิทธิ์ที่ฉันได้มอบให้แก่มหาวิทยาลัยเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

บัณฑิตวิทยาลัย
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ใบรับรองวิทยานิพนธ์

หัวข้อวิทยานิพนธ์ การออกแบบวงจร ขยายสัญญาณความถี่สูง แบนด์วิดท์กว้าง
DESIGN OF HIGH FREQUENCY WIDE-BAND AMPLIFIERS
ชื่อนักศึกษา นางสาวพิมพ์ มานะกิจจงกล
รหัสประจำตัว 42061122
ปริญญา วิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชา วิศวกรรมไฟฟ้า
อาจารย์ผู้ควบคุมวิทยานิพนธ์ ดร.ทองทอด วานิชศรี

คณะกรรมการสอบวิทยานิพนธ์		ลายมือชื่อ
รศ.ดร.สุวิพล	สิทธิชีวกาศ	
รศ.ดร.โมไนย	ไกรฤกษ์	
รศ.ณรงค์	เหมกรณ์	
รศ.นิภา	ลีลารุจิ	
ดร.ทองทอด	วานิชศรี	

วัน/เดือน/ปี ที่สอบ 22 พฤษภาคม 2544 เวลา 12.00 - 13.00 น.
สถานที่สอบ ณ อาคาร 12 ชั้น ชั้น 4 (ห้อง E12-403)

บัณฑิตวิทยาลัยรับรองแล้ว

(รศ.ดร.บุญวัฒน์ อัคร)

คณบดีบัณฑิตวิทยาลัย

วันที่..... 22 เดือน..... มิถุนายน พ.ศ. 2544

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อวิทยานิพนธ์	การออกแบบวงจรถยายสัญญาณความถี่สูง แบบคิวิตท์กว้าง
นักศึกษา	นางสาว พิมพ์ มานะกิจจงกล
รหัสประจำตัว	42061122
ปริญญา	วิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชา	วิศวกรรมไฟฟ้า
พ.ศ.	2544
อาจารย์ผู้ควบคุมวิทยานิพนธ์	ดร. ทองทศ วานิชศรี

บทคัดย่อ

วิทยานิพนธ์นี้เสนอการออกแบบและการสร้างวงจรถยายสัญญาณความถี่สูงที่มีแบนด์วิดท์กว้าง โดยใช้เทคนิคของการป้อนกลับทางลบและโครงสร้างของวงจรถยายแบบกระจาย (Distributed Amplifier) จากการศึกษาเทคนิคพื้นฐานของวงจรถยาย 4 แบบคือวงจรถยายสัญญาณป้อนกลับแบบลบโดยใช้ซิลิคอนไบโพลาาร์ทรานซิสเตอร์ แบนด์วิดท์กว้าง 1 จิกกะเฮิรตซ์, วงจรถยายแบบกระจายโดยใช้ซิลิคอนไบโพลาาร์ทรานซิสเตอร์ แบนด์วิดท์กว้าง 1 จิกกะเฮิรตซ์, วงจรถยายแบบกระจายโดยใช้เกล็ดเลียมอาร์เซनाยด์เมสเฟด แบนด์วิดท์กว้าง 3.7 จิกกะเฮิรตซ์ และวงจรถยายกำลังแบบกระจายโดยใช้แอลคิมอสเฟด แบนด์วิดท์กว้าง 1.5 จิกกะเฮิรตซ์ มีกำลังขับเอาต์พุต 10 วัตต์ ทำให้สามารถออกแบบวงจรถยายแบบกระจายที่ใช้อุปกรณ์แอททิฟเป็นแอลคิมอสเฟด โดยใช้เทคนิคการต่อตัวเก็บประจุอนุกรมที่ขาเกตและเดรนของเฟด ร่วมกับหลักการแมตซ์ซิ่งอิมพีแดนซ์ของโหลด เมื่อนำวงจรถยายที่ได้มาสร้างโดยใช้อุปกรณ์คิวิตท์ร่วมกับโครงสร้างของสายนำคลื่นชนิดไมโครสตริปจะได่วงจรถยายที่สามารถจ่ายกำลังเอาต์พุต 10 วัตต์ ที่ความถี่ 1 จิกกะเฮิรตซ์ โดยมีอัตราขยาย 10 dB ในช่วงความถี่ 0.2 - 1.5 จิกกะเฮิรตซ์ ผลการเลียนแบบและผลการวัดของวงจรถยายที่ได้ออกแบบและสร้าง แสดงให้เห็นถึงคุณสมบัติและความถูกต้องของวิธีการออกแบบวงจรถยายที่ได้นำเสนอในวิทยานิพนธ์ฉบับนี้

Thesis Title	Design of High Frequency Wide-Band Amplifiers
Student	Miss Phimon Manakitjongkol
Student ID.	42061122
Degree	Master of Engineering
Programme	Electrical Engineering
Year	2001
Thesis Advisor	Dr. Tongtod Vanisri

ABSTRACT

This thesis presents the designs and implementation of high frequency wide-band amplifiers. Classical negative feedback and distributed amplifier architectures are employed to achieve wideband frequency response. A 1 GHz Si BJT negative-feedback amplifier, 1 GHz Si BJT distributed amplifier, 3.7 GHz GaAs MESFET distributed amplifier and 1.5 GHz 10 W LDMOS distributed power amplifier have been implemented by using discrete components and microstrip transmission line structure. Capacitively coupled technique and load impedance matching technique at both gate and drain of FET are used in LDMOS distributed amplifier to achieve output power of 10 W, 10 dB power gain and good input and output VSWR over the frequency of 0.2 GHz to 1.5 GHz. Both simulated and measured results of all wide-band amplifiers are shown to verify the designed methodology and performances of the wide-band amplifiers.

กิตติกรรมประกาศ

วิทยานิพนธ์ฉบับนี้สำเร็จลุล่วงได้อย่างดี ด้วยคำแนะนำและคำปรึกษาเกี่ยวกับการออกแบบ และการสร้างวงจรขยายสัญญาณความถี่สูง ที่มีแบนด์วิดท์กว้าง จาก ดร. ทองทอด วานิชศรี ซึ่งเป็น อาจารย์ผู้ควบคุมวิทยานิพนธ์ ผู้วิจัยรู้สึกซาบซึ้งในความอนุเคราะห์จากท่านและขอกราบ ขอบพระคุณเป็นอย่างสูง

ขอขอบพระคุณ ศาสตราจารย์ ดร. วิวัฒน์ กิรานนท์ ที่ช่วยให้คำแนะนำและข้อคิดในการออกแบบวงจรขยายสัญญาณ

ขอขอบคุณ อาจารย์ นภัทร สระเอี่ยม ที่ให้ความอนุเคราะห์ต่อผู้วิจัยในการทำวิทยานิพนธ์นี้มา โดยตลอด

ขอขอบพระคุณ คุณพ่อ คุณแม่ พี่ น้องและเพื่อนๆ ที่ให้กำลังใจต่อผู้วิจัยอย่างใกล้ชิดตลอดมา สุดท้ายขอขอบคุณบัณฑิตวิทยาลัยที่ได้ให้ทุนสนับสนุนการทำวิทยานิพนธ์ครั้งนี้ คุณค่าและประโยชน์อันพึงมีจากวิทยานิพนธ์ฉบับนี้ ผู้วิจัยขอมอบแด่ผู้มีพระคุณทุกท่าน

พิมพ์ มาณะกิจจงกล

สารบัญ

	หน้า
บทคัดย่อภาษาไทย.....	I
บทคัดย่อภาษาอังกฤษ.....	II
กิตติกรรมประกาศ.....	III
สารบัญ.....	IV
สารบัญตาราง.....	VII
สารบัญรูปภาพ.....	VIII
บทที่ 1 บทนำ.....	1
1.1 แนวความคิดของวิทยานิพนธ์.....	1
1.2 วัตถุประสงค์ในการทำวิทยานิพนธ์.....	1
1.3 รายละเอียดในวิทยานิพนธ์.....	2
1.4 เทคโนโลยีของซิลิคอนไบโพลาร์ทรานซิสเตอร์ (Si BJT), แกเลียมอาร์เซไนด์เมสเฟต (GaAs MESFET) และแอลดีเอ็มเอสเฟต (LDMOS).....	2
บทที่ 2 ทฤษฎีและหลักการ.....	8
2.1 วงจรขยายสัญญาณป้อนกลับแบบลบ.....	8
2.1.1 รูปแบบวงจรขยายป้อนกลับแบบลบ.....	8
2.1.2 การป้อนกลับวงรอบคู่.....	13
2.1.3 วงจรคาร์ดิงตัน.....	14
2.2 วงจรขยายสัญญาณแบบกระจาย.....	17
2.2.1 วงจรส่งสัญญาณ.....	18
2.2.1.1 วงจรกรองความถี่.....	18
2.2.1.2 ชนิดของวงจรกรองความถี่.....	19
2.2.2 วงจรกรองความถี่ต่ำแบบคอนสแตนท์ เค.....	19
2.2.3 วงจรขยายสัญญาณแบบกระจายโดยใช้ซิลิคอนไบโพลาร์ทรานซิสเตอร์.....	22
2.2.4 วงจรแคสโคด.....	26
2.2.5 ข้อแตกต่างระหว่างซิลิคอนไบโพลาร์ทรานซิสเตอร์และ แกเลียมอาร์เซไนด์เมสเฟต.....	28
2.2.6 วงจรขยายสัญญาณแบบกระจายโดยใช้แกเลียมอาร์เซไนด์เมสเฟต.....	29

สารบัญ(ต่อ)

หน้า

2.3	วงจรรขยายสัญญาณกำลังแบบกระจาย.....	32
2.3.1	วงจรรขยายกำลังชั้น เอ.....	32
2.3.1.1	วงจรรขยายสัญญาณเชื่อมต่อโดยการเหนี่ยวนำ.....	34
2.3.2	ข้อดีในการเลือกใช้แอลดีมอสเฟตแทนเมสเฟตในวงจรรขยายกำลังสูง.....	36
2.3.3	เทคนิคการต่อตัวเก็บประจุอนุกรมที่ขาเกตและเดรนของเฟต.....	36
2.3.4	เทคนิคการแมตซ์ซิ่งอิมพีแดนซ์ของโหลดภายในขาเกตและขาเดรน กับสายส่ง.....	38
บทที่ 3	วงจรรขยายสัญญาณป้อนกลับแบบลบ.....	41
3.1	การออกแบบวงจรร.....	41
3.1.1	วงจรรขยายสัญญาณกำลังต่ำ.....	42
3.1.2	วงจรรขยายสัญญาณกำลังปานกลาง.....	62
3.2	ผลจำลองแบบการทำงานและการออกแบบ PCB.....	62
3.2.1	วงจรรขยายสัญญาณกำลังต่ำ.....	62
3.2.2	วงจรรขยายสัญญาณกำลังปานกลาง.....	63
3.3	ผลการทดลอง.....	65
3.3.1	วงจรรขยายสัญญาณกำลังต่ำ.....	65
3.3.2	วงจรรขยายสัญญาณกำลังปานกลาง.....	67
3.4	สรุปผล.....	69
บทที่ 4	วงจรรขยายสัญญาณแบบกระจายโดยใช้ซิลิกอนไบโพลาร์ทรานซิสเตอร์.....	70
4.1	การออกแบบวงจรร.....	70
4.1.1	วงจรรขยายกระจายแบบอิมิเตอร์ร่วม.....	70
4.1.2	วงจรรขยายกระจายแบบแคสโคด.....	71
4.2	ผลจำลองแบบการทำงานและการออกแบบ PCB.....	75
4.2.1	วงจรรขยายกระจายแบบอิมิเตอร์ร่วม.....	75
4.2.2	วงจรรขยายกระจายแบบแคสโคด.....	77
4.3	ผลการทดลอง.....	78

สารบัญ(ต่อ)

	หน้า
4.3.1 วงจรขยายกระจายแบบอิมิเตอร์ร่วม.....	78
4.3.2 วงจรขยายกระจายแบบแคส โคด.....	79
4.4 สรุปผล.....	80
บทที่ 5 วงจรขยายสัญญาณแบบกระจายโดยใช้เกลด็ีมอาร์เซนาต์เมสเฟด.....	81
5.1 การออกแบบวงจร.....	81
5.2 ผลจำลองแบบการทำงานและการออกแบบ PCB.....	82
5.3 ผลการทดลอง.....	84
5.4 สรุปผล.....	85
บทที่ 6 วงจรขยายกำลังแบบกระจายโดยใช้แอลคิมอสเฟด.....	87
6.1 การออกแบบวงจร.....	87
6.2 ผลจำลองแบบการทำงานและการออกแบบ PCB.....	88
6.3 ผลการทดลอง.....	90
6.4 สรุปผล.....	91
บทที่ 7 วิจัยและสรุปผล.....	93
เอกสารและหนังสืออ้างอิง.....	97
ภาคผนวก.....	99
ประวัติผู้เขียน.....	107

สารบัญตาราง

ตารางที่	หน้า
2.1 ข้อแตกต่างพื้นฐานระหว่างทรานซิสเตอร์แบบไบโพลาร์และเมสเฟต.....	28
5.1 ความสัมพันธ์ระหว่างจำนวนภาคขยายและอัตราขยายต่อหนึ่งภาคขยาย.....	82



สารบัญรูป

รูปที่	หน้า
1.1 การสร้างซิลิคอนไบโพลาร์ทรานซิสเตอร์.....	3
1.2(ก) แผนภาพของแกแลเลียมอาร์เซना이드เมสเฟดและคุณลักษณะของ I-V ที่ขาเดรน.....	5
1.2(ข) ความแตกต่างพื้นฐานระหว่างเมสเฟดแบบลดพาหะและเมสเฟดแบบวิธีเพิ่มพูล.....	5
1.2(ค) คุณลักษณะ I-V และบริเวณปลอดพาหะของเมสเฟดแบบลดพาหะ.....	5
1.3 หน้าตัดข้างของสาร โด๊ปและความยาวแขนเนลของแอลคีมอส.....	6
2.1(ก) วงจรที่มีการป้อนกลับแบบอนุกรม-ขนาน.....	9
2.1(ข) วงจรสมมูลของวงจรป้อนกลับแบบอนุกรม-ขนาน.....	9
2.2 วงจรสมมูลของวงจรขยายสัญญาณที่มีการป้อนกลับแบบอนุกรม-ขนาน.....	9
2.3 วงจรสมมูลใช้หาความต้านทานเอาต์พุตของวงจรขยายที่ป้อนกลับแบบอนุกรม-ขนาน.....	10
2.4 (ก) วงจรสมมูลของวงจรขยายที่ป้อนกลับแบบขนาน-ขนาน.....	11
2.4 (ข) วงจรหาความต้านทานเอาต์พุตของวงจรขยายที่ป้อนกลับแบบขนาน-ขนาน.....	11
2.5 (ก) วงจรสมมูลของวงจรขยายที่ป้อนกลับแบบอนุกรม-อนุกรม.....	11
2.5 (ข) วงจรหาความต้านทานเอาต์พุตของวงจรขยายที่ป้อนกลับแบบอนุกรม-อนุกรม.....	11
2.6 (ก) วงจรสมมูลของวงจรขยายที่ป้อนกลับแบบขนาน-อนุกรม.....	12
2.6 (ข) วงจรหาความต้านทานเอาต์พุตของวงจรขยายที่ป้อนกลับแบบขนาน-อนุกรม.....	12
2.7 วงจรสมมูลของวงจรขยายที่ป้อนกลับวงรอบคู่แบบอนุกรม-ขนาน ร่วมกับแบบขนาน-อนุกรม.....	13
2.8 (ก) วงจรคำนวณหาค่าความต้านทานอินพุตของวงจรขยายที่มีการป้อนกลับวงรอบคู่.....	14
2.8 (ข) วงจรคำนวณหาค่าความต้านทานเอาต์พุตของวงจรขยายที่มีการป้อนกลับวงรอบคู่.....	14
2.9 วงจรคาร์ลิงตันและการแทนด้วยทรานซิสเตอร์เพียงตัวเดียว.....	15
2.10 วงจรสมมูลของวงจรคาร์ลิงตัน.....	15
2.11 คุณสมบัติตามความคิดของวงจรรองความถี่.....	19
2.12 โครงข่ายของวงจรแบบ L.....	19
2.13 โครงสร้างของวงจรขยายแบบกระจายที่ใช้อุปกรณ์แอกทีฟเป็น ซิลิคอนไบโพลาร์ทรานซิสเตอร์.....	23
2.14 โมเดลแบบง่ายของซิลิคอนไบโพลาร์ทรานซิสเตอร์.....	24
2.15 วงจรสมมูลของสายส่งเทียบที่อินพุตและเอาต์พุต.....	24
2.16 วงจรคาสโคดที่มีการป้อนกลับแบบลบ.....	25

สารบัญรูป(ต่อ)

รูปที่	หน้า
2.17 (ก) วงจรขยายสัญญาณแบบคาสโค.....	26
2.17 (ข) วงจรสมมูลสำหรับสัญญาณขนาดเล็กของวงจรคาสโค.....	26
2.18 โครงสร้างโดยทั่วไปของวงจรขยายสัญญาณแบบกระจายจำนวน n ภาคขยาย.....	29
2.19 วงจรสมมูลแบบง่ายของเฟด.....	30
2.20 สายส่งเทียมนที่มีวงจรส่งสัญญาณเป็นวงจรรองความถี่ต่ำแบบคอนสแตนท์ เค.....	30
2.21 สัญญาณเอาต์พุตที่ได้จากวงจรขยายกำลังแบบชั้น เอ.....	33
2.22 วงจรขยายสัญญาณที่เชื่อมต่อโดยการเหนี่ยวนำและเส้น โหลด.....	34
2.23 วงจรขยายสัญญาณแบบกระจายที่มีตัวเก็บประจุต่ออนุกรมที่ขาเกิดและแคเรน.....	37
2.24 การปรับปรุงค่าการ โหลดภายในสายส่งแคเรน.....	38
2.25 วงจรสมมูลของเฟดที่ให้กำลังเอาต์พุตสูงสุด.....	38
2.26 การแมตซ์อิมพีแดนซ์ภายในสายส่งเทียมนแคเรน.....	39
2.27 การแมตซ์อิมพีแดนซ์ภายในสายส่งเทียมนแคเรน.....	40
3.1 (ก) วงจรป้อนกลับวงรอบคู่แบบอนุกรม-ขนานร่วมกับแบบขนาน-อนุกรม.....	41
3.1 (ข) วงจรสมมูลที่สัญญาณขนาดเล็กของวงจรป้อนกลับวงรอบคู่.....	41
3.2 โครงสร้างของวงจรขยายสัญญาณกำลังต่ำ.....	43
3.3 วงจรสมมูลที่สัญญาณขนาดเล็กของวงจรขยายสัญญาณกำลังต่ำ.....	43
3.4 วงจรสมมูลของวงจรขยายสัญญาณกำลังต่ำที่ใช้คำนวณหาความต้านทานอินพุต.....	47
3.5 วงจรสมมูลของวงจรขยายสัญญาณกำลังต่ำที่ใช้คำนวณหาความต้านทานเอาต์พุต.....	50
3.6 วงจรสมมูลความถี่สูงของวงจรขยายสัญญาณกำลังต่ำ.....	52
3.7 วงจรสมมูลของวงจรขยายสัญญาณกำลังต่ำที่ใช้คำนวณหาค่า $R_{\pi 1}$	53
3.8 วงจรสมมูลของวงจรขยายสัญญาณกำลังต่ำที่ใช้คำนวณหาค่า $R_{\mu 1}$	54
3.9 วงจรสมมูลของวงจรขยายสัญญาณกำลังต่ำที่ใช้คำนวณหาค่า $R_{\pi 2}$	56
3.10 วงจรสมมูลของวงจรขยายสัญญาณกำลังต่ำที่ใช้คำนวณหาค่า $R_{\mu 2}$	57
3.11 วงจรสมมูลของวงจรขยายสัญญาณกำลังต่ำที่ใช้คำนวณหาค่า R_T	59
3.12 วงจรสมมูลของวงจรขยายสัญญาณกำลังต่ำที่ใช้คำนวณหาค่า $R_{\mu 3}$	61
3.13 โครงสร้างของวงจรขยายสัญญาณกำลังปานกลาง.....	62
3.14 ผลตอบสนองความถี่จากการเลียนแบบการทำงานของวงจรขยายกำลังต่ำ.....	63
3.15 ผลจำลองแบบค่าอิมพีแดนซ์ที่อินพุตและเอาต์พุตของวงจรขยายกำลังต่ำ.....	63

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา แล IX อ่างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป(ต่อ)

รูปที่	หน้า
3.16 ผลตอบสนองความถี่จากการเลียนแบบการทำงานของวงจรถยายกำลังปานกลาง.....	64
3.17 ผลจำลองแบบค่าอิมพีแดนซ์ที่อินพุตและเอาต์พุตของวงจรถยายกำลังปานกลาง.....	64
3.18 Lay Out PCB ของวงจรถยายสัญญาณที่มีการป้อนกลับแบบลบ.....	65
3.19 (ก) การวางอุปกรณ์บนแผ่น PCB ของวงจรถยายกำลังต่ำ.....	65
3.19 (ข) การวางอุปกรณ์บนแผ่น PCB ของวงจรถยายกำลังปานกลาง.....	65
3.20 ผลการวัดอัตราขยายและแบนด์วิดท์ของวงจรถยายกำลังต่ำ.....	66
3.21 ผลการวัดค่าการลดทอนเนื่องจากการย้อนกลับทั้งที่อินพุตและเอาต์พุต ของวงจรถยายกำลังต่ำ.....	66
3.22 ผลการวัดค่ากำลังสูงสุดที่เอาต์พุตและ 1-dB compressed power ของวงจรถยายกำลังต่ำ.....	67
3.23 ผลการวัดอัตราขยายและแบนด์วิดท์ของวงจรถยายกำลังปานกลาง.....	67
3.24 ผลการวัดค่าการลดทอนเนื่องจากการย้อนกลับทั้งที่อินพุตและเอาต์พุต ของวงจรถยายกำลังต่ำ.....	68
3.25 ผลการวัดค่ากำลังสูงสุดที่เอาต์พุตและ 1-dB compressed power ของวงจรถยายกำลังปานกลาง.....	68
4.1 โครงสร้างของวงจรถยายแบบกระจายที่ต่อแบบอิมิตอร์ร่วม.....	70
4.2 โครงสร้างของวงจรถยายแบบกระจายที่ต่อแบบคาสโคด.....	72
4.3 วงจรสมมูลความถี่สูงของวงจรถยายแบบคาสโคด.....	73
4.4 วงจรสมมูลความถี่สูงที่เกิดจากการใช้ทฤษฎีของมิลเลอร์.....	74
4.5 ผลจำลองแบบการทำงานของวงจรถยายกระจายแบบอิมิตอร์ร่วม.....	76
4.6 Lay Out PCB ของวงจรถยายกระจายแบบอิมิตอร์ร่วม.....	76
4.7 การวางอุปกรณ์บนแผ่น PCB ของวงจรถยายกระจายแบบอิมิตอร์ร่วม.....	76
4.8 ผลจำลองแบบการทำงานของวงจรถยายกระจายแบบคาสโคด.....	77
4.9 Lay Out PCB ของวงจรถยายกระจายแบบคาสโคด.....	77
4.10 การวางอุปกรณ์บนแผ่น PCB ของวงจรถยายกระจายแบบคาสโคด.....	78
4.11 ผลการวัดการตอบสนองความถี่ของวงจรถยายกระจายแบบอิมิตอร์ร่วม.....	78
4.12 ผลการวัดการตอบสนองความถี่ของวงจรถยายกระจายแบบคาสโคด.....	79
4.13 ผลการวัดกำลังสูงสุดและค่า 1-dB compressed power ของวงจรถายแบบคาสโคด.....	79

สารบัญรูป(ต่อ)

รูปที่	หน้า
5.1 โครงสร้างของวงจรถยายสัญญาณแบบกระจายโดยใช้เกล็ดเลียมอาร์เซนายด์เมสเฟด.....	81
5.2 ผลจำลองแบบอัตรายขายและไอโซเลชันย้อนกลับของวงจรถยาย.....	83
5.3 ผลจำลองแบบค่าความสูญเสียเนื่องจากการย้อนกลับ และองค์ประกอบเสถียรภาพ.....	83
5.4 Lay Out PCB ของวงจรถยายสัญญาณแบบกระจายที่ใช้เกล็ดเลียมอาร์เซนายด์เมสเฟด.....	84
5.5 การวางอุปกรณ์บนแผ่น PCB.....	84
5.6 ผลการวัดการตอบสนองความถี่ของวงจรถยายแบบกระจาย ที่ใช้เกล็ดเลียมอาร์เซนายด์เมสเฟด.....	85
5.7 ผลการวัดกำลังสูงสุดและค่า 1-dB compressed power ของวงจรถยายแบบกระจายที่ใช้เกล็ดเลียมอาร์เซนายด์เมสเฟด.....	85
6.1 โครงสร้างของวงจรถยายกำลังแบบกระจายที่ออกแบบ.....	87
6.2 ผลจำลองแบบอัตรายขายและค่าไอโซเลชันย้อนกลับของวงจรถยายกำลัง.....	89
6.3 ผลจำลองแบบค่าความสูญเสียเนื่องจากการย้อนกลับ และองค์ประกอบเสถียรภาพ.....	89
6.4 Lay Out PCB ของวงจรถยายกำลังแบบกระจาย.....	90
6.5 การวางอุปกรณ์บนแผ่น PCB.....	90
6.6 ผลการวัดการตอบสนองความถี่ของวงจรถยายกำลังแบบกระจาย.....	91
6.7 ผลการวัดกำลังสูงสุดและค่า 1-dB compressed power ของวงจรถยายกำลังแบบกระจาย.....	91
6.8 ผลการวัดความเพี้ยนจากการมอดูเลตระหว่างกันที่ความถี่ 1 จิกกะเฮิร์ตซ์.....	92
6.9 ระดับสัญญาณความเพี้ยนจากการมอดูเลตระหว่างกันโดยใช้ Spectrum Analyzer.....	92

บทที่ 1

บทนำ

1.1 แนวความคิดของวิทยานิพนธ์

ปัจจุบันเครื่องมือสื่อสารเริ่มเข้ามามีบทบาทสำคัญเพิ่มขึ้นอย่างมากต่อชีวิตประจำวัน ในหลายหน่วยงานได้มีการพัฒนาอุปกรณ์ที่ใช้งานในย่านความถี่ต่างๆขึ้นมากมาย ซึ่งในเครื่องมือสื่อสารทั้งเครื่องรับและเครื่องส่งจำเป็นต้องมีวงจรขยายเพื่อขยายสัญญาณให้มีขนาดของสัญญาณตามต้องการก่อนนำไปใช้งาน โดยเมื่อเปลี่ยนย่านความถี่ที่ใช้งานก็จำเป็นต้องสร้างวงจรขยายชุดใหม่ให้มีช่วงแบนด์วิดท์อยู่ในช่วงที่ใช้งานได้ ทำให้เกิดการสิ้นเปลืองทรัพยากรและไม่มีความคล่องตัวในการดำเนินการ

ในปัจจุบันมีการสร้างวงจรขยายสัญญาณความถี่สูงหลายรูปแบบ เนื่องจากวงจรขยายแต่ละแบบจะมีคุณสมบัติเด่นเฉพาะอย่าง เช่น วงจรขยายสัญญาณแบบกระจาย (Distributed Amplifier) จะมีแบนด์วิดท์กว้าง สามารถขยายสัญญาณตั้งแต่ความถี่ต่ำไปจนถึงย่านความถี่ไมโครเวฟ แต่ไม่สามารถขับกำลังเอาต์พุตได้สูง หรือวงจรขยายสัญญาณป้อนกลับแบบลบจะให้แบนด์วิดท์กว้าง การลดทอนต่ำ แต่อัตราขยายลดลงเป็นสัดส่วนเดียวกับแบนด์วิดท์ที่เพิ่มขึ้น ดังนั้นวิทยานิพนธ์นี้จึงศึกษาการออกแบบวงจรขยายสัญญาณความถี่สูงที่สามารถรวมเอาคุณสมบัติที่สำคัญของวงจรขยาย เช่น มีแบนด์วิดท์กว้าง อัตราขยายคงที่ การลดทอนเนื่องจากการป้อนกลับต่ำ และมีกำลังขับเอาต์พุตสูงไว้ภายในวงจรเดียว สามารถนำวงจรไปใช้งานได้หลายประเภท หลายช่วงความถี่

1.2 วัตถุประสงค์ในการทำวิทยานิพนธ์

ในวิทยานิพนธ์เรื่องการออกแบบวงจรขยายสัญญาณความถี่สูง แบนด์วิดท์กว้าง ได้ทำการศึกษาเทคนิคพื้นฐานของวงจรขยาย 4 แบบ คือ วงจรขยายสัญญาณป้อนกลับแบบลบ 1 จิกกะเฮิรตซ์ โดยใช้อุปกรณ์แอกทีฟเป็นซิลิคอนไบโพลาร์ทรานซิสเตอร์ (Si BJT), วงจรขยายแบบกระจาย 1 จิกกะเฮิรตซ์ โดยใช้อุปกรณ์แอกทีฟเป็นซิลิคอนไบโพลาร์ทรานซิสเตอร์ (Si BJT), วงจรขยายแบบกระจาย 3.7 จิกกะเฮิรตซ์ โดยใช้อุปกรณ์แอกทีฟเป็นแกเลเลียมอาร์เซนาอิดเมสเฟต (GaAs MESFET) และวงจรขยายกำลังแบบกระจาย 1.5 จิกกะเฮิรตซ์ โดยใช้อุปกรณ์แอกทีฟเป็นแอลดีมอสเฟต (LDMOS) ซึ่งได้กำหนดจุดประสงค์ไว้ดังนี้

- ศึกษาเทคนิคการป้อนกลับทางลบและ โครงสร้างของวงจรขยายสัญญาณแบบกระจาย ซึ่งเป็นเทคนิคที่นิยมใช้ในวงจรขยายสัญญาณความถี่สูงที่ต้องการแบนด์วิดท์กว้าง การลดทอนต่ำและเพิ่มเสถียรภาพให้แก่วงจร

- ศึกษาการต่อตัวเก็บประจุอนุกรมที่ขาเกตของเฟตทุกตัวและที่ขาเดรนของเฟตตัวสุดท้าย ร่วมกับหลักการแมตซ์ซึ่งอิมพีแดนซ์ของโหลดภายในเฟตกับสายส่งที่ขมเกตและสายส่งเทียมเดรน (Artificial Transmission Gate and Drain Line) เพื่อให้วงจรสามารถขับกำลังเอาต์พุตได้สูงขึ้น
- ศึกษาการออกแบบวงจรโดยใช้อุปกรณ์ดีสครีตร่วมกับโครงสร้างของสายนำคลื่นชนิดไมโครสตริป เพื่อให้ได้วงจรขยายสัญญาณความถี่สูง แบบคัตวีกต์กว้าง โดยใช้ต้นทุนต่ำ
- ออกแบบและสร้างวงจขยายสัญญาณความถี่สูง ที่มีแบนด์วิคท์กว้าง อัตราขยายค่อนข้างคงที่ การลดทอนต่ำ และมีกำลังขับเอาต์พุตสูง

1.3 รายละเอียดในวิทยานิพนธ์

ในวิทยานิพนธ์นี้ได้แบ่งเนื้อหาออกเป็นบทได้ทั้งหมด 7 บท โดยบทที่ 1 ได้กล่าวถึงแนวความคิดและวัตถุประสงค์ในการทำวิทยานิพนธ์ และได้กล่าวถึงเนื้อหาโดยย่อของแต่ละบท ซึ่งในแต่ละบทจะมีเนื้อหาดังนี้

บทที่ 2 กล่าวถึงทฤษฎีและหลักการของวงจขยายสัญญาณป้อนกลับทางลบ วงจขยายสัญญาณแบบกระจาย และวงจขยายกำลังแบบกระจาย

บทที่ 3 กล่าวถึงการออกแบบ ผลจำลองแบบการทำงาน การออกแบบ PCB ผลการทดลอง และผลสรุปของวงจขยายสัญญาณป้อนกลับทางลบที่ใช้ซิลิคอนไบโพลาร์ทรานซิสเตอร์

บทที่ 4 กล่าวถึงการออกแบบ ผลจำลองแบบการทำงาน การออกแบบ PCB ผลการทดลอง และผลสรุปของวงจขยายสัญญาณแบบกระจายที่ใช้ซิลิคอนไบโพลาร์ทรานซิสเตอร์

บทที่ 5 กล่าวถึงการออกแบบ ผลจำลองแบบการทำงาน การออกแบบ PCB ผลการทดลอง และผลสรุปของวงจขยายสัญญาณแบบกระจายที่ใช้แกเลียมอาร์เซไนด์เมสเฟต

บทที่ 6 กล่าวถึงการออกแบบ ผลจำลองแบบการทำงาน การออกแบบ PCB ผลการทดลอง และผลสรุปของวงจขยายกำลังแบบกระจายที่ใช้แอลดีมอสเฟต

บทที่ 7 กล่าวสรุปผลการออกแบบ ปัญหาที่เกิดขึ้น แนวทางการนำวงจรไปประยุกต์ใช้ และการพัฒนาต่อ

1.4 เทคโนโลยีของซิลิคอนไบโพลาร์ทรานซิสเตอร์ (Si BJT), แกเลียมอาร์เซไนด์เมสเฟต (GaAs MESFET) และ แอลดีมอสเฟต (LDMOS)

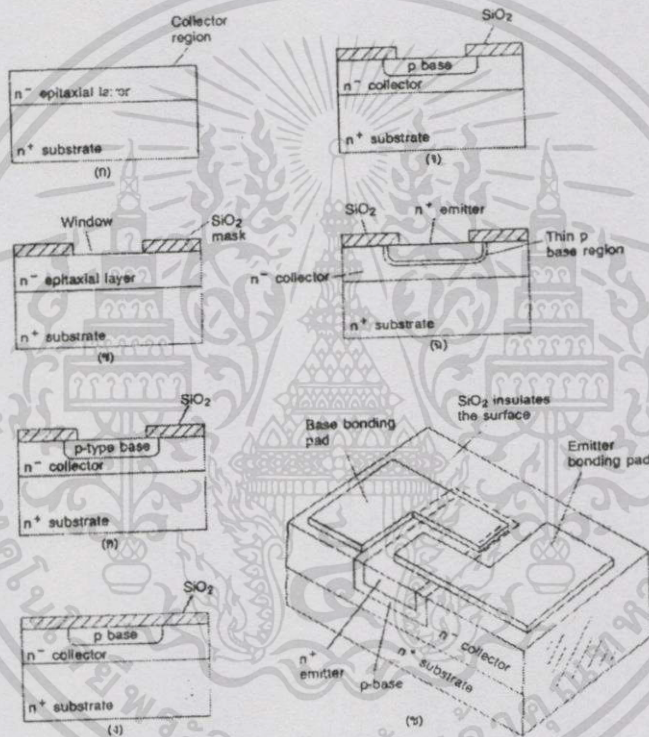
1.4.1 เทคโนโลยีของซิลิคอนไบโพลาร์ทรานซิสเตอร์ (Si BJT)

ทรานซิสเตอร์รอยต่อไบโพลาร์ (Bipolar Junction Transistor : BJT) ประกอบจากการโคปสารกึ่งตัวนำ 3 ชั้น สามารถสร้างได้เป็น 2 แบบคือ ทรานซิสเตอร์แบบ npn และทรานซิสเตอร์แบบ pnp

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สมรรถนะของทรานซิสเตอร์จะขึ้นอยู่กับ การเคลื่อนที่ของพาหะส่วนน้อย (minority-carrier) โดยการแพร่ซึมและการลอยเลื่อนในพื้นที่ส่วนกลางของทรานซิสเตอร์ เนื่องจากความสามารถในการเคลื่อนที่ของพาหะและการแพร่ซึมของอิเล็กตรอนมีสูงกว่าโฮล ดังนั้นสมรรถนะของทรานซิสเตอร์แบบ npn จะดีกว่าแบบ pnp

รูปที่ 1.1 (ก)-(ข) แสดงการสร้างซิลิคอนไบโพลาร์ทรานซิสเตอร์ โดยจากรูปที่ 1.1(ก) จะพบว่าชั้นของ n- จะถูกสร้างบนวัสดุรองฐาน (substrate) n+ ซึ่งจะทำให้การโคปสารอย่างหนาเพื่อให้เกิดสัมผัสกันระหว่างสารกึ่งตัวนำและโลหะเพิ่มขึ้น โดยชั้นของ n- จะใช้เป็นบริเวณคอลเลกเตอร์ของทรานซิสเตอร์



รูปที่ 1.1 การสร้างซิลิคอนไบโพลาร์ทรานซิสเตอร์

ชั้นของฉนวนที่ทำจากสาร SiO₂ (Silicon Dioxide) จะฉาบบนชั้น n- ดังแสดงในรูปที่ 1.1(ข) โดยใช้กระบวนการที่เรียกว่า photolithographic masking ที่มีความแม่นยำสูงและการกัดกร่อนของสารเคมีเปียก ทำให้เกิดช่องที่ชั้นของ SiO₂ และสำหรับบริเวณ p จะสร้างโดยใช้สารโบรอน ดังแสดงในรูปที่ 1.1(ค) ซึ่งวัสดุชนิด p นี้จะใช้เป็นบริเวณขาเบสของทรานซิสเตอร์ จากนั้นบริเวณนี้ จะถูกฉาบด้วยชั้นของ SiO₂ อีกครั้งดังรูป 1.1(ง) โฮลตัวใหม่จะถูกตรึงในชั้นของ SiO₂ ดังรูป 1.1(จ)

เนื่องจากสารโคปชนิด n ซึ่งได้แก่ antimony, arsenic และ phosphorus สามารถบดล็อกได้ด้วย SiO₂ ดังนั้นจึงสามารถเลือกใช้สารตัวใดตัวหนึ่งในสามอย่างข้างต้นในการสร้างบริเวณ n+ อิมิตเตอร์

ดังรูปที่ 1.1(จ) และจากการเปิดช่องบริเวณเบสจะทำให้เกิดการตกตะกอนชนิดสูญญากาศ (vacuum-deposited) บนแผ่นซิลิคอน โดยอลูมิเนียมส่วนใหญ่จะถูกกัดกร่อนออกไปทำให้เหลือเพียงแผ่นที่เชื่อมต่อบาเบสและขาอิมิเตอร์ตามต้องการ ดังแสดงในรูปที่ 1.1(ข) ซึ่งแผ่นของขาเบสและขาอิมิเตอร์จะถูกกันออกจากชั้นคอลเลกเตอร์ด้วยฉนวนทางไฟฟ้าโดยใช้ SiO_2

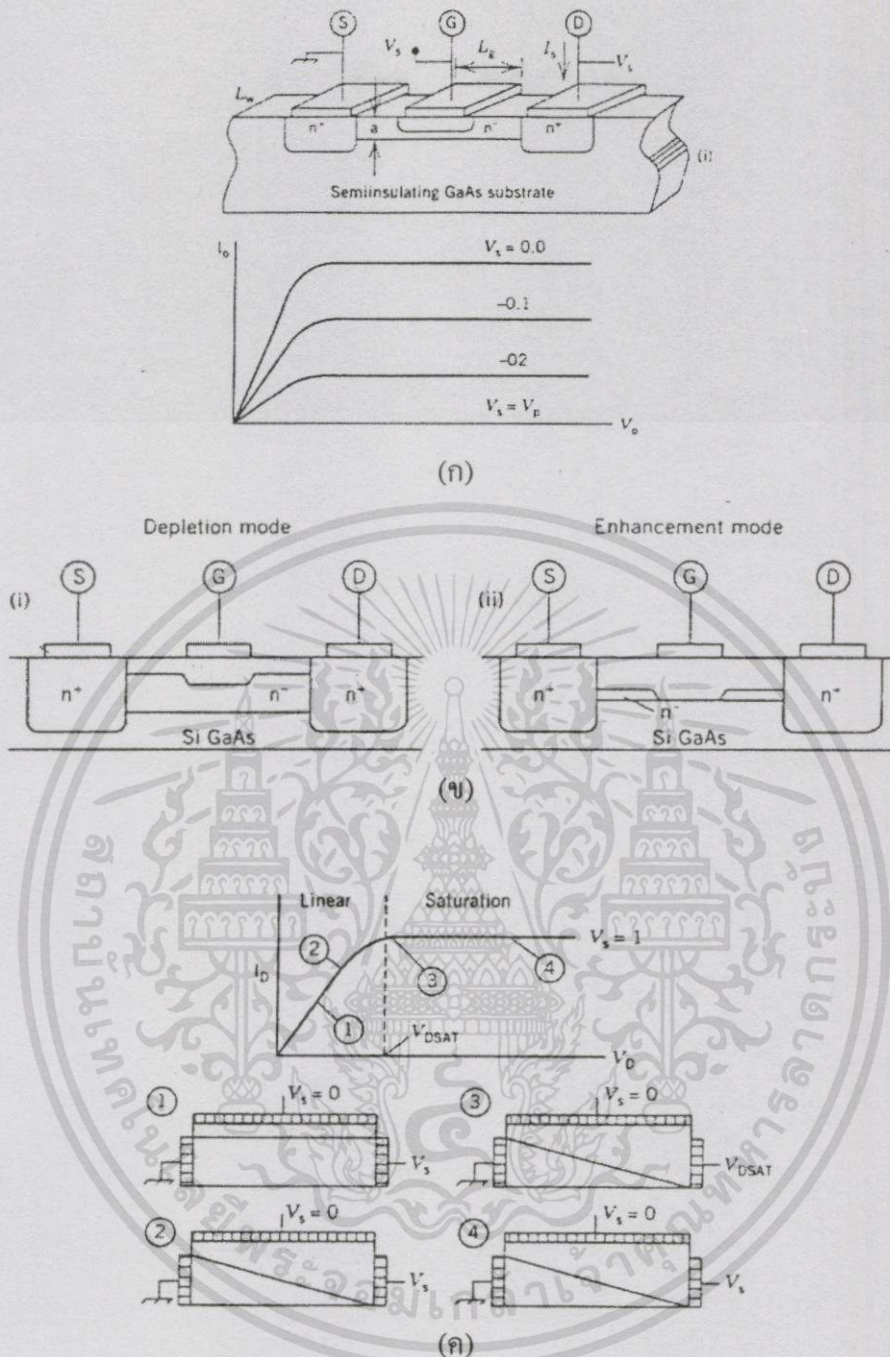
1.4.2 เทคโนโลยีของแกเลียมอาร์เซไนด์เมสเฟต (GaAs MESFET)

แกเลียมอาร์เซไนด์ (Gallium Arsenide : GaAs) เป็นสารประกอบกึ่งตัวนำที่นิยมใช้ในงานดิจิทัลที่ต้องการความเร็วสูง และใช้ในงานด้านแอนะล็อกความถี่สูง แกเลียมอาร์เซไนด์ประกอบด้วยแกเลียม (Ga) ซึ่งเป็นธาตุที่อยู่ในคอลัมน์ที่สามของตารางธาตุ และอาร์เซไนด์ (As) ซึ่งเป็นธาตุที่อยู่ในคอลัมน์ที่ห้าของตารางธาตุ เหตุนี้จึงทำให้แกเลียมอาร์เซไนด์มีชื่อเรียกอีกอย่างหนึ่งว่า “ สารกึ่งตัวนำ III-V ” (III-V semiconductor)

แกเลียมอาร์เซไนด์มีข้อดีเหนือกว่าซิลิคอน (Sillicon) คือสำหรับทรานซิสเตอร์แบบ n-type การเคลื่อนที่ของประจุอิเล็กตรอนของแกเลียมอาร์เซไนด์จะเร็วกว่าของซิลิคอนเนื่องจากค่า μ_n (electron drift mobility) ของแกเลียมอาร์เซไนด์จะมีค่ามากกว่า μ_n ของซิลิคอนถึง 5 เท่า ดังนั้นเมื่อเปรียบเทียบกับแรงดันอินพุตที่เท่ากันทรานซิสเตอร์ที่ใช้แกเลียมอาร์เซไนด์จะให้กระแสที่เอาต์พุตสูงกว่า ซึ่งแสดงว่าทรานซิสเตอร์แกเลียมอาร์เซไนด์มีค่าทรานส์คอนดักแตนซ์สูงกว่าทรานซิสเตอร์ที่ใช้ซิลิคอน กระแสเอาต์พุตที่เพิ่มขึ้นนี้จะทำให้การอัดประจุและคายประจุของตัวเก็บประจุที่เป็นโหลดเกิดได้เร็วขึ้น ซึ่งจะทำให้อัตราเร็วในการทำงานของวงจรสูงขึ้น

สำหรับงานด้านไมโครเวฟที่มีช่วงความถี่เป็นจิกกะเฮิรตซ์จะนิยมใช้อุปกรณ์ที่เป็นแกเลียมอาร์เซไนด์กันมากในวงจรขยายสัญญาณแบบคิสคริต แต่ในปัจจุบันเริ่มมีการนำแกเลียมอาร์เซไนด์มาใช้ในการออกแบบวงจรรวมแบบดิจิทัลและวงจรรวมแอนะล็อก โดยทำงานอยู่ในช่วงความถี่เมกะเฮิรตซ์

เมสเฟตประกอบขึ้นมาจากการโคปสารภายในแซนเนลแคบๆระหว่างซอร์สและเดรน ดังแสดงในรูปที่ 1.2 ดังนั้นเมื่อมีการไบแอสไฟอย่างเหมาะสมระหว่างขาซอร์สและเดรน จะทำให้เกิดกระแสไหลระหว่างขาเดรนและซอร์สได้ โลหะเกตจะตกตะกอนบนแซนเนลระหว่างซอร์สและเดรนทำให้เกิดแนวขวางกั้นชอตต์กี (Schottky barrier) แรงดันที่ป้อนที่ขาเกตจะควบคุมความกว้างของบริเวณปลอดพาหะ และจะควบคุมการไหลของกระแสระหว่างซอร์สและเดรน



รูปที่ 1.2 (ก) แผนภาพของแกตเลียมอาร์เซไนด์เมสเฟตและคุณลักษณะของ I-V ที่ขาเดรน
 (ข) ความแตกต่างพื้นฐานระหว่างเมสเฟตแบบลดพาหะ (Depletion mode : D-mode)
 และเมสเฟตแบบวิธีเพิ่มพูล (Enhancement-mode : E-mode)
 (ค) คุณลักษณะ I-V และบริเวณปลอดภัยของเมสเฟตแบบลดพาหะ

แกนเนลของเมสเฟตแบบลดพาหะ (D-mode) จะถูกโคปด้วยสาร ดังนั้นบริเวณปลอดภัยจะมีขนาดไม่กว้างมากพอที่จะทำให้แกนเนลเกิดการพินซ์ออฟ ดังนั้นกระแสที่ไหลจากเดรนไปซอร์ส จะมีค่าไม่เท่ากับศูนย์แม้ว่าแรงดันไบแอสที่ขาเกตจะมีค่าเท่ากับศูนย์ ดังแสดงในรูปที่ 1.2 (ข) และ

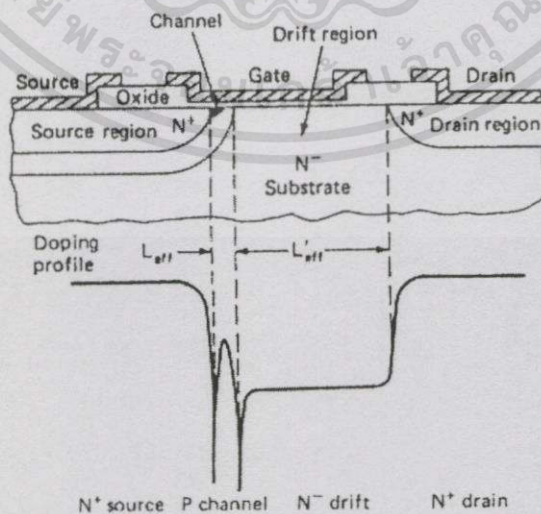
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

(ค) ขนาดของกระแสจะขึ้นกับแรงดันระหว่างขาเกรนและซอร์ส เมื่อเพิ่มแรงดันไบแอสที่ขาเกตจะทำให้บริเวณปลอดพาหะกว้างมากขึ้น และเมื่อเพิ่มแรงดันไบแอสมากพอจะทำให้บริเวณปลอดพาหะมีขนาดกว้างพอที่จะตัดการไหลของกระแสได้ สำหรับเซนเนลของเมสเฟดแบบวิธีเพิ่มพูน (E-mode) จะถูกโคปด้วยสารจำนวนเล็กน้อย ดังนั้นบริเวณปลอดพาหะจะมีขนาดกว้างมากพอที่จะทำให้เซนเนลเกิดการพินชออฟได้เมื่อแรงดันไบแอสที่ขาเกตเทียบเท่ากับซอร์สมีค่าเท่ากับศูนย์ ดังนั้นเมสเฟดแบบ D-mode จะมีกระแสไหลระหว่างซอร์สและเกรนค่าหนึ่ง แม้ว่าอุปกรณ์จะอยู่ในสถานะพินชออฟ ซึ่งจะไม่เกิดขึ้นในเมสเฟดแบบ E-mode

1.4.3 เทคโนโลยีของแอลดีมอส (Lateral Double-diffused MOS : LDMOS)

โครงสร้างของมอส (MOS) ที่มีการแพร่ซึมสองครั้ง (double-diffused) หรือเรียกว่าเทคโนโลยีของดีมอส (Double-diffused MOS : DMOS) ซึ่งจะลดข้อจำกัดของแรงดันและความต้านทานของมอสโดยทั่วไปได้ การควบคุมความยาวเซนเนล (channel length) และความเข้มข้นของสารโคปในเซนเนลหรือภายในตัวฐานทำได้โดยควบคุมปริมาณสารโคปในแต่ละชั้นอย่างเหมาะสม หลังจากนั้นจึงทำการแพร่ซึมอีกครั้ง รูปที่ 1.3 แสดงหน้าตัดข้างของสารโคปและความยาวเซนเนลของดีมอสหรือแอลดีมอส สำหรับข้อแตกต่างระหว่างดีมอสและมอสโดยทั่วไปคือ

1. สามารถควบคุมให้ความยาวเซนเนล (L) มีค่าอยู่ระหว่าง 1 ถึง 2 ไมครอนได้ เนื่องจากความยาวเซนเนลเกิดขึ้น โดยใช้ความแตกต่างระหว่างการทำการแพร่ซึมสองครั้ง
2. สามารถทำให้เกิดแรงดันสูงตกคร่อมรอยต่อระหว่างตัวฐานและเกรนได้โดยไม่มีผลกระทบกับความยาวเซนเนลทางไฟฟ้า (electrical channel length) ของทรานซิสเตอร์ เนื่องจากบริเวณส่วนใหญ่ภายในตัวฐานจะถูกโคปด้วย n- มากกว่าบริเวณเกรน



รูปที่ 1.3 หน้าตัดข้างของสารโคปและความยาวเซนเนลของแอลดีมอส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากเหตุผลทั้งสองข้อข้างต้นทำให้แอลดีมอสมีความยาวแขนเนลสั้น และสามารถทนแรงดันระหว่างเกรนและซอร์สได้สูงกว่ามอสโดยทั่วไป สำหรับโครงสร้างพื้นฐานของดีมอสที่ใช้ในการสร้างมอสที่ให้แรงดันและกระแสสูงสามารถแบ่งได้ 3 แบบคือ

1. LDMOS : Lateral Double-diffused MOS
2. VMOS : V-groove MOS
3. VDMOS : Vertical DMOS

โครงสร้างของวีมอส (VMOS) และวีดีมอส (VDMOS) จะคล้ายกับแอลดีมอส (LDMOS) ต่างกันตรงที่การติดต่อ n^+ ที่ขาเกรนจะอยู่ทางด้านหลังของเวเฟอร์ และมีกระแสไหลในแนวตั้งมากกว่าแนวนอน อย่างไรก็ตามทรานซิสเตอร์กำลังแบบมอสที่นิยมใช้อย่างกว้างขวางในงานแบบดิสครีตคือแอลดีมอสและวีดีมอส และเนื่องจากว่าแอลดีมอสจะมีข้อดีบางประการในการประยุกต์ใช้งานบางอย่าง เช่น ค่าแรงดันสถานะปฐมภูมิต่ำ (primarily lower-voltage situation) จึงนิยมใช้ในทางการค้ามากกว่าวีดีมอส



บทที่ 2

ทฤษฎีและหลักการ

2.1 วงจรขยายสัญญาณป้อนกลับแบบลบ

วงจรขยายสัญญาณแบนด์วิดท์กว้าง (Wide-Band Amplifier) มีประโยชน์อย่างมากในวงจรวิทยุสื่อสารทั้งในเครื่องรับและเครื่องส่ง ซึ่งคุณสมบัติทั่วไปของวงจรคือ มีอัตราขยายคงที่ แบนด์วิดท์กว้าง ความผิดเพี้ยนของสัญญาณต่ำ ค่าอิมพีแดนซ์ที่อินพุตและเอาต์พุตเป็น 50 โอห์ม (หรือ 75 โอห์ม) คงที่ตลอดย่านความถี่ สามารถจ่ายกำลังเอาต์พุตได้สูงพอสมควร (มากกว่า 50 มิลลิวัตต์) ซึ่งวงจรขยายที่สามารถตอบสนองที่ความถี่ต่ำจนถึง 1 จิกะเฮิรตซ์ มีประโยชน์มากในการใช้งานในปัจจุบัน ซึ่งในการทำให้วงจรมีคุณสมบัติครบทุกอย่างในวงจรเดียวทำได้ยาก ดังนั้นในการออกแบบวงจรขยายต้องพิจารณาว่าต้องการให้วงจรมีคุณสมบัติแบบใดเป็นหลัก ส่วนคุณสมบัติอื่นจะมีความสำคัญรองลงมา

วงจรมักนิยมใช้เทคนิคการป้อนกลับแบบลบ (negative feedback) เนื่องจากลักษณะของวงจรมีข้อดีหลายประการ [1] คือ

1. อัตราขยายของวงจรมีค่าคงที่ เมื่อค่าพารามิเตอร์ของอุปกรณ์แอกทีฟมีการเปลี่ยนแปลง
2. สามารถรับค่าอิมพีแดนซ์ที่อินพุตและเอาต์พุต ให้ตรงกับความต้องการได้
3. ลดความผิดเพี้ยนของสัญญาณเอาต์พุต
4. แบนด์วิดท์ของวงจรเพิ่มขึ้น ทำให้นิยมใช้ในวงจรขยายแบนด์วิดท์กว้าง

อย่างไรก็ตามการป้อนกลับแบบลบก็มีข้อเสีย ดังนี้

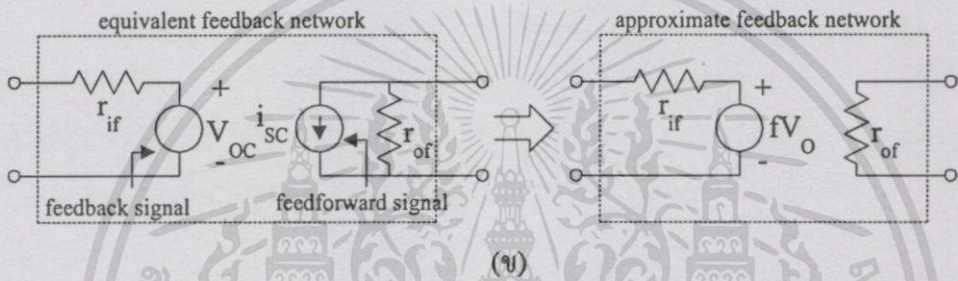
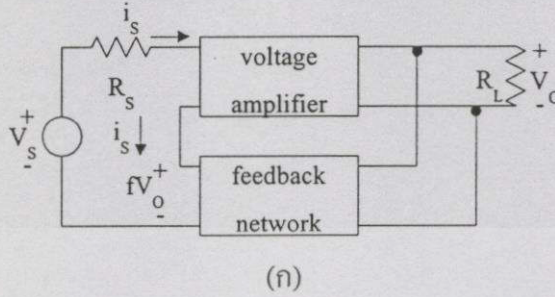
1. อัตราขยายของวงจรลดลงเป็นสัดส่วนเดียวกับแบนด์วิดท์ที่เพิ่มขึ้น ทำให้ในบางครั้งจำเป็นต้องเพิ่มส่วนของวงจรมีอัตราขยายสูงขึ้น
2. วงจรมีแนวโน้มเกิดการออสซิลเลชันได้ง่าย ถ้าสัญญาณป้อนกลับมีเฟสตรงกับสัญญาณอินพุต และวงจรมีอัตราขยายสูงมากพอ

2.1.1 รูปแบบวงจรขยายป้อนกลับแบบลบ

วงจรมีการป้อนกลับมีรูปแบบพื้นฐาน 4 แบบ คือ

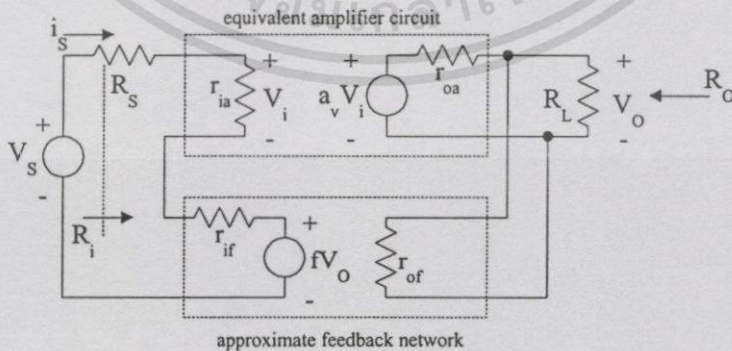
(1) การป้อนกลับแบบอนุกรม-ขนาน (series-shunt feedback or series voltage) โครงสร้างของวงจรมีการป้อนกลับแบบอนุกรม-ขนานแสดงในรูปที่ 2.1(ก) วงจรป้อนกลับต่อแบบอนุกรมกับวงจรมีอินพุต และต่อแบบขนานกับวงจรมีเอาต์พุต วงจรสมมูลของวงจรป้อนกลับแสดงในรูปที่ 2.1(ข) r_{if} และ r_{of} เป็นความต้านทานสมมูลที่อินพุตและเอาต์พุตของวงจรป้อนกลับตาม

ลำดับ v_{oc} เป็นสัญญาณป้อนกลับ (open-circuit voltage) มีค่าเท่ากับ fV_o และ i_{sc} (short-circuit current) เป็นกระแสเอาต์พุตของวงจรป้อนกลับ



รูปที่ 2.1 (ก) วงจรที่มีการป้อนกลับแบบอนุกรม-ขนาน (ข) วงจรสมมูลของวงจรป้อนกลับแบบอนุกรม-ขนาน

วงจรสมมูลของวงจรขยายที่มีการป้อนกลับแบบอนุกรม-ขนานแสดงในรูปที่ 2.2 จากรูปสามารถคำนวณหาค่าอัตราขยาย และความต้านทานอินพุตของวงจรได้ดังสมการที่ 2.1 และ 2.2 ตามลำดับ



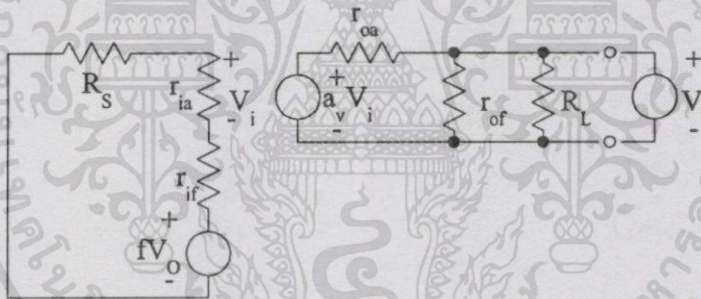
รูปที่ 2.2 วงจรสมมูลของวงจรขยายสัญญาณที่มีการป้อนกลับแบบอนุกรม-ขนาน

$$\frac{V_o}{V_s} = \frac{\frac{a_v r_{ia} R_{oo}}{r_{oa} R_{io}}}{1 + \frac{a_v r_{ia} R_{oo}}{r_{oa} R_{io}} f} = \frac{a}{1 + af} \quad (2.1)$$

$$R_i = \frac{V_s}{i_s} = (1 + af) R_{io} = (1 + T) R_{io} \quad (2.2)$$

โดยที่ $a = \frac{a_v r_{ia} R_{oo}}{r_{oa} R_{io}}; R_{io} = R_s + r_{ia} + r_{if}; R_{oo} = r_{oa} \parallel r_{of} \parallel R_L; T = af$

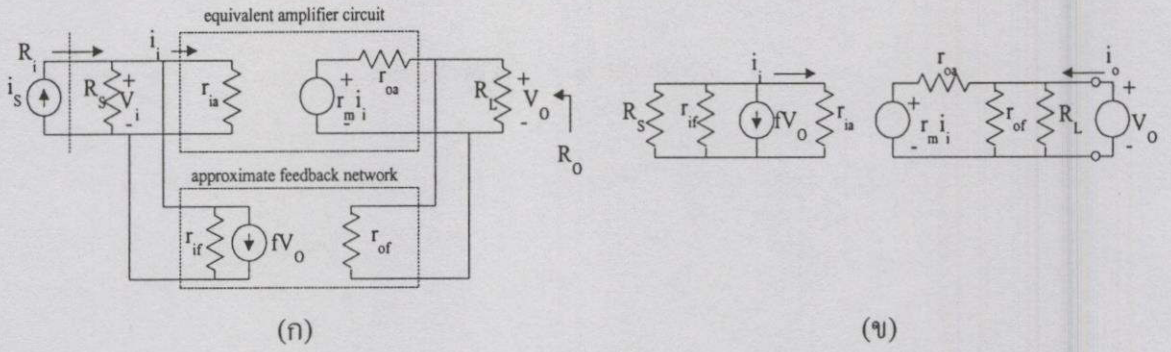
จากสมการ 2.2 แสดงว่าการป้อนกลับแบบอนุกรมทำให้ความต้านทานอินพุตสูงขึ้นโดยแฟกเตอร์ $(1 + T)$ การหาความต้านทานเอาต์พุตของวงจรขยายที่มีการป้อนกลับแสดงในรูป 2.3 ส่วนค่าความต้านทานเอาต์พุตแสดงในสมการที่ 2.3 การป้อนกลับแบบขนานทำให้ความต้านทานเอาต์พุตของวงจรลดลงโดยแฟกเตอร์ $(1 + T)$ เช่นกัน



รูปที่ 2.3 วงจรสมมูลใช้หาความต้านทานเอาต์พุตของวงจรขยายที่ป้อนกลับแบบอนุกรม-ขนาน

$$R_o = \frac{V_o}{i_o} = \frac{R_{oo}}{1 + af} = \frac{R_{oo}}{1 + T} \quad (2.3)$$

(2). การป้อนกลับแบบขนาน-ขนาน (shunt-shunt feedback or shunt voltage) วงจรสมมูลของวงจรขยายที่มีการป้อนกลับแบบขนาน-ขนาน แสดงในรูปที่ 2.4(ก) และ วงจรที่ใช้คำนวณค่าความต้านทานเอาต์พุตแสดงในรูป 2.4(ข) จากรูปสามารถหาอัตราขยายของวงจรดังแสดงในสมการที่ 2.4 ค่าความต้านทานอินพุต (R_i) และความต้านทานเอาต์พุต (R_o) ของวงจรลดลงโดยแฟกเตอร์ $(1 + T)$

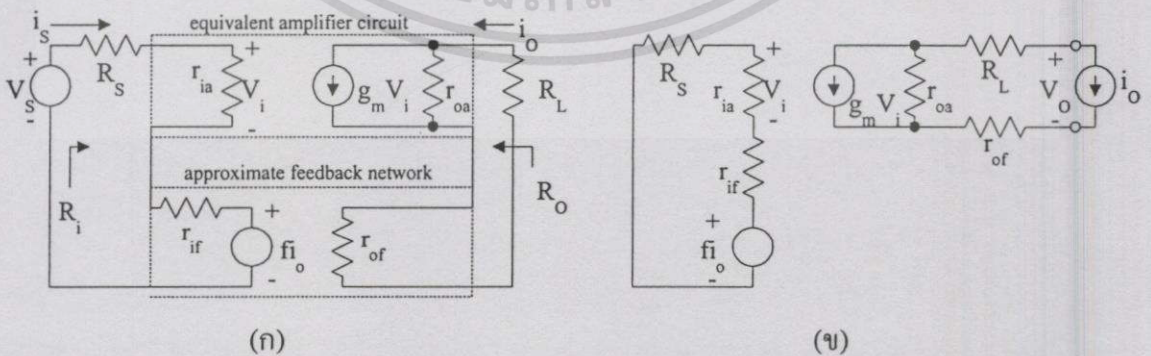


รูปที่ 2.4 (ก) วงจรสมมูลของวงจรขยายที่ป้อนกลับแบบขนาน-ขนาน (ข) วงจรหาความต้านทานเอาต์พุต

$$\frac{V_o}{i_s} = \frac{\frac{r_m R_{io} R_{oo}}{r_{ia} r_{oa}}}{1 + \frac{r_m R_{io} R_{oo}}{r_{ia} r_{oa}} f} = \frac{a}{1 + af} \tag{2.4}$$

เมื่อ $a = \frac{r_m R_{io} R_{oo}}{r_{ia} r_{oa}}$; $R_{io} = R_s \parallel r_{if} \parallel r_{ia}$; $R_{oo} = r_{oa} \parallel r_{of} \parallel R_L$

(3) การป้อนกลับแบบอนุกรม-อนุกรม (series-series feedback or series current) วงจรสมมูลของวงจรขยายที่มีการป้อนกลับแบบอนุกรม-อนุกรมแสดงในรูปที่ 2.5(ก) และวงจรที่ใช้คำนวณค่าความต้านทานเอาต์พุตแสดงในรูปที่ 2.5(ข) จากรูปสามารถหาอัตราขยายของวงจรแสดงในสมการที่ 2.5 ค่าความต้านทานอินพุต (R_i) และความต้านทานเอาต์พุต (R_o) ของวงจรเพิ่มขึ้นโดยแฟคเตอร์ $(1 + T)$



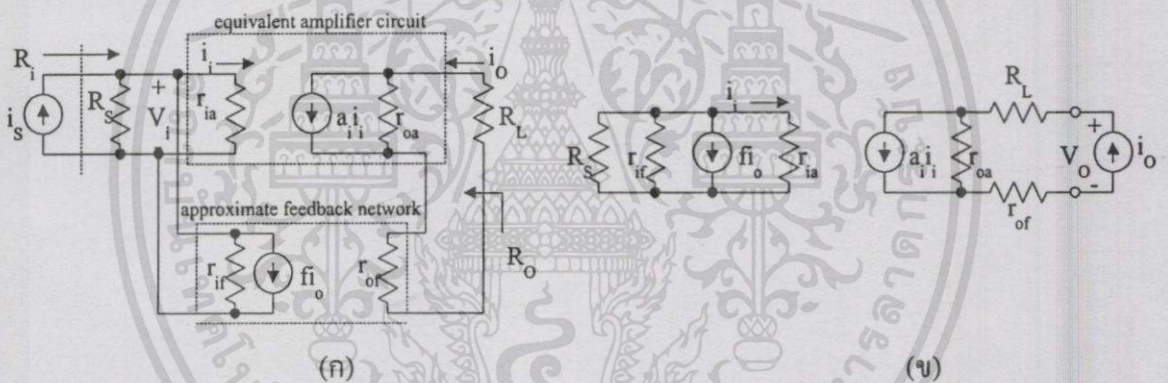
รูปที่ 2.5 (ก) วงจรสมมูลของวงจรขยายที่ป้อนกลับแบบอนุกรม-อนุกรม (ข) วงจรหาความต้านทานเอาต์พุต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\frac{i_o}{V_s} = \frac{\frac{g_m r_{ia} r_{oa}}{R_{io} R_{oo}}}{1 + \frac{g_m r_{ia} r_{oa}}{R_{io} R_{oo}} f} = \frac{a}{1 + af} = \frac{a}{1 + T} \quad (2.5)$$

เมื่อ $a = \frac{g_m r_{ia} r_{oa}}{R_{io} R_{oo}}$; $R_{io} = R_s + r_{ia} + r_{if}$; $R_{oo} = r_{oa} + r_{of} + R_L$; $T = af$

(4) การป้อนกลับแบบขนาน-อนุกรม (shunt-series feedback or shunt current) วงจรสมมูลของวงจรขยายสัญญาณที่ป้อนกลับแบบขนาน-อนุกรมแสดงในรูปที่ 2.6(ก) และวงจรที่ใช้คำนวณค่าความต้านทานเอาต์พุตแสดงในรูปที่ 2.6(ข) จากรูปสามารถหาอัตราขยายของวงจรแสดงในสมการที่ 2.6 ค่าความต้านทานอินพุต (R_i) ของวงจรลดลง และความต้านทานเอาต์พุต (R_o) ของวงจรเพิ่มขึ้นโดยแฟคเตอร์ ($1 + T$)



รูปที่ 2.6 (ก) วงจรสมมูลของวงจรขยายที่ป้อนกลับแบบขนาน-อนุกรม (ข) วงจรหาความต้านทานเอาต์พุต

$$\frac{i_o}{i_s} = \frac{\frac{a_i r_{oa} R_{io}}{r_{ia} R_{oo}}}{1 + \frac{a_i r_{oa} R_{io}}{r_{ia} R_{oo}} f} = \frac{a}{1 + af} = \frac{a}{1 + T} \quad (2.6)$$

เมื่อ $a = \frac{a_i r_{oa} R_{io}}{r_{ia} R_{oo}}$; $R_{io} = R_s \parallel r_{ia} \parallel r_{if}$; $R_{oo} = r_{oa} + r_{of} + R_L$

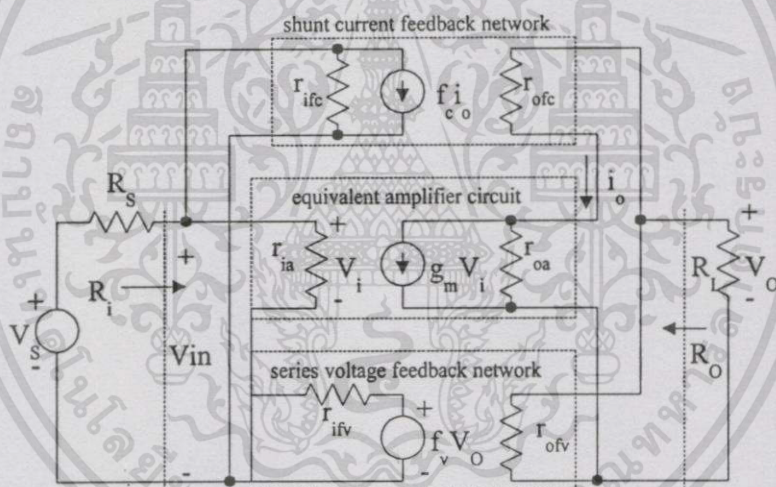
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.1.2 การป้อนกลับวงรอบคู่ (Dual-loop feedback)

วงจรที่ใช้การป้อนกลับแบบวงรอบคู่ ทำให้สามารถแยกการควบคุมค่าอิมพีแดนซ์ที่อินพุตและเอาต์พุตได้ง่ายกว่าวงจรที่มีการป้อนกลับเพียงแบบเดียว การป้อนกลับวงรอบคู่แบ่งได้เป็น 2 แบบ คือ

- (1). การป้อนกลับแบบอนุกรม-อนุกรม ร่วมกับการป้อนกลับแบบขนาน-ขนาน (series current-shunt voltage dual-loop feedback)
- (2). การป้อนกลับแบบอนุกรม-ขนาน ร่วมกับการป้อนกลับแบบขนาน-อนุกรม (series voltage-shunt current dual-loop feedback)

ในวิทยานิพนธ์นี้นำเสนอวงจรป้อนกลับวงรอบคู่แบบที่ 2 ซึ่งวงจรสมมูลของวงจรขยายที่มีการป้อนกลับวงรอบคู่แสดงในรูปที่ 2.7 จากรูปสามารถหาค่าอัตราขยายแรงดันวงรอบปิด (closed-loop voltage gain) เป็นดังสมการที่ 2.7

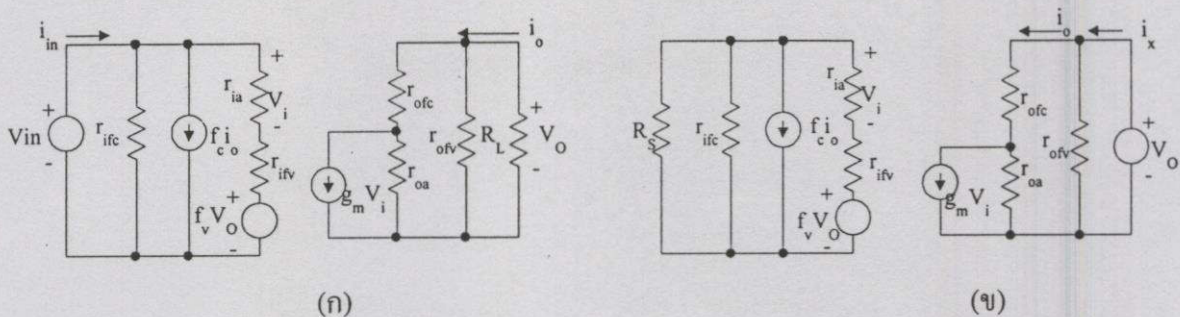


รูปที่ 2.7 วงจรสมมูลของวงจรขยายที่ป้อนกลับวงรอบคู่ แบบอนุกรม-ขนาน ร่วมกับแบบขนาน-อนุกรม

$$\frac{V_o}{V_s} \approx \frac{1}{f} = \frac{1}{\left(1 + \frac{R_s}{r_{ifc}}\right) f_v - \left(1 + \frac{R_L}{r_{ofv}}\right) \frac{R_s}{R_L} f_c} \quad (2.7)$$

ในการคำนวณค่าความต้านทานอินพุตและเอาต์พุตใช้วงจรในรูป 2.8(ก) และ 2.8(ข) และสำหรับอัตราขยายวงรอบ (loop gain) ที่มากพอ ค่าความต้านทานอินพุตและเอาต์พุตสามารถเขียนได้เป็นสมการที่ 2.8 และ 2.9 ตามลำดับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



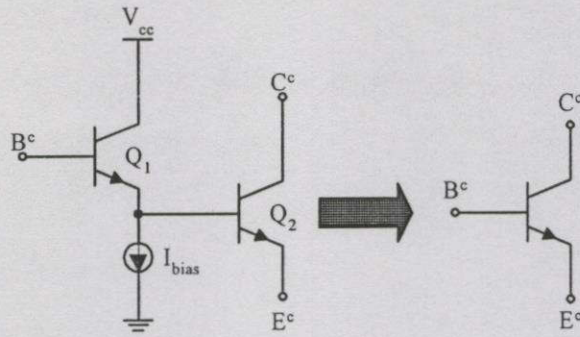
รูปที่ 2.8 (ก) วงจรคำนวณค่าความต้านทานอินพุต (ข) วงจรคำนวณค่าความต้านทานเอาต์พุต

$$R_i \approx \frac{f_v}{\frac{f_v}{r_{ifc}} - \left(1 + \frac{R_L}{r_{ofv}}\right) \frac{f_c}{R_L}} \tag{2.8}$$

$$R_o \approx \frac{R_s f_c}{\frac{R_s}{r_{ofv}} f_c - \left(1 + \frac{R_s}{r_{ifc}}\right) f_v} \tag{2.9}$$

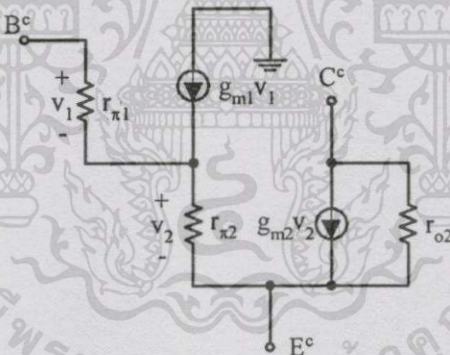
2.1.3 วงจรคาร์ลิงตัน (Darlington circuit)

วงจรรขยายสัญญาณส่วนใหญ่จะประกอบด้วยวงจรหลายส่วน ซึ่งในแต่ละส่วนก็จะให้อัตราขยายแรงดัน อัตราขยายกระแส หรือระดับการถ่ายโอนอิมพีแดนซ์จากอินพุตไปยังเอาต์พุตแตกต่างกัน แต่ส่วนของวงจรรขยายสามารถวิเคราะห์ได้โดยการพิจารณาทรานซิสเตอร์ในแต่ละส่วน ซึ่งสามารถพบการรวมกันของทรานซิสเตอร์อย่างน้อยสองตัวได้บ่อยในวงจรรขยายสัญญาณ เช่น วงจรคาร์ลิงตัน ซึ่งจัดเป็นวงจรที่ใช้อย่างกว้างขวางในวงจรรวมไบโพลาร์ทรานซิสเตอร์ (BJT Integrated circuit) เพื่อปรับปรุงประสิทธิภาพของอัตราขยายกระแส และอิมพีแดนซ์ของทรานซิสเตอร์แบบไบโพลาร์ให้ดีขึ้น [2] รูปแบบของวงจรคาร์ลิงตันแสดงดังรูป 2.9 วงจรประกอบด้วยทรานซิสเตอร์สองตัวที่มีขาคอลเล็กเตอร์ต่อร่วมกัน และขาอิมิตเตอร์ของทรานซิสเตอร์ Q₁ ต่อที่ขาเบสของทรานซิสเตอร์ Q₂ แหล่งกำเนิดกระแส (I_{bias}) อาจแทนด้วยตัวต้านทานหรือทรานซิสเตอร์ที่ต่อแบบไดโอด เพื่อควบคุมปริมาณกระแสที่ขาอิมิตเตอร์ของ Q₁ ทรานซิสเตอร์ Q₁ และ Q₂ สามารถแทนได้ด้วยทรานซิสเตอร์เพียงตัวเดียวดังรูปที่ 2.9 เมื่อทำการวิเคราะห์ห้วงจรที่ความถี่ต่ำและสัญญาณขนาดเล็ก (small-signal)



รูปที่ 2.9 วงจรคาร์ลิงตัน และการแทนด้วยทรานซิสเตอร์เพียงตัวเดียว

ในการคำนวณหาค่า r_π , g_m , β_0 และ r_o ของวงจรคาร์ลิงตันสามารถแสดงได้ดังสมการที่ 2.10, 2.12, 2.14 และ 2.15 โดยการพิจารณาวงจรสมมูลของวงจรคาร์ลิงตันที่แสดงในรูปที่ 2.10 และเพื่อไม่ให้เกิดการสับสนระหว่างค่าพารามิเตอร์ของทรานซิสเตอร์กับค่าพารามิเตอร์ของวงจร ดังนั้นค่า r_π , g_m , β_0 และ r_o ของวงจรจะกำกับด้วยตัว c โดยสมมติให้ค่า β_0 ของทรานซิสเตอร์มีค่าคงที่และไม่พิจารณาค่า r_o ของทรานซิสเตอร์ Q_1 ค่า r_π^c ของวงจรคาร์ลิงตันจะพิจารณาจากค่าความต้านทานระหว่างขามิเตอร์ของ Q_1 จนถึงกราวด์



รูปที่ 2.10 วงจรสมมูลของวงจรคาร์ลิงตัน

$$r_\pi^c = r_{\pi 1} + (\beta_0 + 1)r_{\pi 2} \quad (2.10)$$

การคำนวณหาค่าทรานส์คอนดักแตนซ์ g_m^c ต้องคำนวณหาค่าการเปลี่ยนแปลงของแรงดัน v_2 ดังนี้

$$\frac{v_{be}^c - v_2}{r_{\pi 1}} + g_{m1}v_1 - \frac{v_2}{r_{\pi 2}} = 0$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\frac{v_{be}^c - v_2}{r_{\pi 1}} + \beta_0 \left[\frac{v_{be}^c - v_2}{r_{\pi 1}} \right] - \frac{v_2}{r_{\pi 2}} = 0$$

$$(\beta_0 + 1) \left[\frac{v_{be}^c - v_2}{r_{\pi 1}} \right] - \frac{v_2}{r_{\pi 2}} = 0$$

$$(\beta_0 + 1) \left[\frac{v_{be}^c}{r_{\pi 1}} \right] = (\beta_0 + 1) \frac{v_2}{r_{\pi 1}} + \frac{v_2}{r_{\pi 2}}$$

$$(\beta_0 + 1)v_{be}^c = \left[\frac{(\beta_0 + 1)r_{\pi 2} + r_{\pi 1}}{r_{\pi 2}} \right] \cdot v_2$$

$$\frac{v_2}{v_{be}^c} = \frac{(\beta_0 + 1)r_{\pi 2}}{(\beta_0 + 1)r_{\pi 2} + r_{\pi 1}}$$

$$\frac{v_2}{v_{be}^c} = \frac{1}{1 + \left[\frac{r_{\pi 1}}{(\beta_0 + 1)r_{\pi 2}} \right]}$$

$$i_c^c = g_m^c v_{be}^c = g_{m2} v_2$$

$$= \frac{g_{m2} v_{be}^c}{1 + \left[\frac{r_{\pi 1}}{(\beta_0 + 1)r_{\pi 2}} \right]}$$

$$g_m^c = \frac{g_{m2}}{1 + \left[\frac{r_{\pi 1}}{(\beta_0 + 1)r_{\pi 2}} \right]} \quad (2.12)$$

ดังนั้น

ดังนั้น

สำหรับกรณีที่การไบแอสกระแสจากแหล่งจ่าย I_{bias} มีค่าเป็นศูนย์จะทำให้ปริมาณกระแสที่ไหลที่ขาอิมิตอร์ของ Q_1 มีค่าเท่ากับกระแสที่ไหลที่ขาเบสของ Q_2 ดังนั้นอัตราส่วนระหว่าง $r_{\pi 1}$ และ $r_{\pi 2}$ จะมีค่าเท่ากับ β_0 และจากสมการที่ 2.12 เราสามารถลดรูปของ g_m^c ได้เป็น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$g_m^c = \frac{g_{m2}}{2}$$

อัตราขยายกระแส (β^c) คือ อัตราส่วน

$$\beta^c = \frac{i_c^c}{i_b^c} = \frac{i_{c2}}{i_{b1}} \tag{2.13}$$

ค่ากระแสที่ขาอิมิตอร์ของ Q_1 จำนวนได้จาก $i_{e1} = (\beta_0 + 1)i_{b1}$ ซึ่งมีค่าเท่ากับ i_{b2} ดังนี้

$$i_{c2} = i_c^c = \beta_0 i_{b2} = \beta_0 (\beta_0 + 1) i_{b1}$$

ดังนั้น

$$i_c^c = \beta_0 (\beta_0 + 1) i_b^c$$

$$\beta^c = \beta_0 (\beta_0 + 1) \tag{2.14}$$

จากสมการที่ 2.14 อัตราขยายกระแส (β^c) จะมีค่าประมาณเท่ากับ β_0^2 และค่าความต้านทานเอาต์พุตมีค่าดังสมการที่ 2.15

$$r_o^c = r_{o2} \tag{2.15}$$

จากสมการที่ 2.10 และสมการที่ 2.15 พบว่าวงจรคาร์ลิงตันจะทำให้วงจรขยายมีค่าความต้านทานที่อินพุต และอัตราขยายกระแสของวงจรสูงขึ้น

2.2 วงจรขยายสัญญาณแบบกระจาย (Distributed Amplifier : DA)

วงจรขยายสัญญาณแบบกระจายเป็นวงจรที่นิยมใช้ในส่วนขยายสัญญาณที่ต้องการแบนด์วิดท์กว้าง มีการแมตซ์ที่อินพุตและเอาต์พุต ได้ดีตลอดช่วงความถี่แบนด์วิดท์ มีอัตราขยายไม่สูงมากเนื่องจากลักษณะของวงจรเป็นสายส่งเทียมนที่ประกอบด้วยตัวเหนี่ยวนำที่ต่อกันแบบอนุกรมร่วมกับตัวเก็บประจุที่ใช้ค่าความจุภายในตัวทรานซิสเตอร์ [3]

วงจรขยายสัญญาณแบบกระจายเป็นอีกรูปแบบหนึ่งของวงจรขยายที่มีการแลกเปลี่ยนระหว่างอัตราขยายและแบนด์วิดท์ได้ เช่น ถ้าเราเลือกใช้ค่าความต้านทานที่โหลดปลายสายให้มีค่าสูงขึ้นจะทำให้เราได้วงจรขยายที่มีอัตราขยายเพิ่มขึ้นเป็นสัดส่วนกับแบนด์วิดท์ที่ลดลง สำหรับแนวทางโดยทั่วไปที่ใช้กับวงจรขยายแบบนี้ได้แก่

1. ควรเลือกทรานซิสเตอร์ที่มีค่าทรานส์คอนดักแตนซ์ค่อนข้างสูง เพื่อให้วงจรมีอัตราขยายที่ดี
2. ค่าของตัวเก็บประจุภายในตัวทรานซิสเตอร์ควรเลือกให้มีค่าเพื่อให้วงจรมีแบนด์วิดท์กว้าง
3. ถ้าทำการไบแอสกระแสอย่างเหมาะสมแล้ววงจรขยายแบบกระจายสามารถขยายสัญญาณตั้งแต่ความถี่สูงๆ ไปจนถึง DC ได้
4. เนื่องจากว่าตัวทรานซิสเตอร์อาจไม่สมบูรณ์ ดังนั้นในบางครั้งจึงจำเป็นต้องเพิ่มตัวเหนี่ยวนำต่ออนุกรมที่ขาเบสของทรานซิสเตอร์เพื่อปรับปรุงสมรรถนะของวงจร

ทรานซิสเตอร์แบบไบโพลาร์ (BJT) อาจไม่เหมาะกับการสร้างเป็นวงจรขยายชนิดนี้ เนื่องจากค่าอิมพีแดนซ์ที่อินพุตของไบโพลาร์ทรานซิสเตอร์ไม่ได้มีอิทธิพลมาจากตัวเก็บประจุ แต่ถ้าต้องการสร้างวงจรขยายแบบกระจายโดยใช้ทรานซิสเตอร์แบบไบโพลาร์ก็จำเป็นต้องไบแอสกระแสต่างๆ ให้แก่วงจร

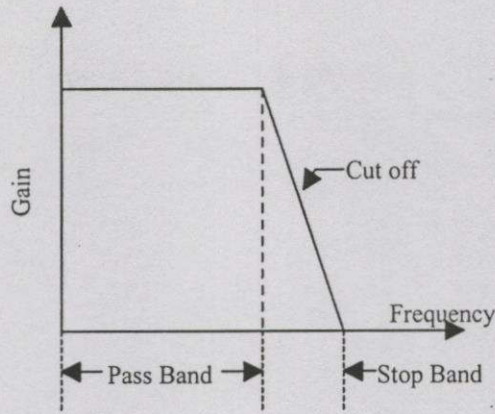
2.2.1 วงจรส่งสัญญาณ

เมื่อพิจารณาถึงโครงสร้างของวงจรขยายสัญญาณแบบกระจายพบว่าประกอบด้วยวงจรส่งสัญญาณ 2 ส่วน คือวงจรส่งสัญญาณด้านอินพุต และวงจรส่งสัญญาณทางด้านเอาต์พุต ดังนั้นก่อนที่จะกล่าวถึงโครงสร้างของวงจรขยายสัญญาณแบบกระจายจึงขอกล่าวถึงวงจรส่งสัญญาณก่อนซึ่งในที่นี้พิจารณาเป็นวงจรกรองความถี่นั่นเอง

2.2.1.1 วงจรกรองความถี่ (Filter) ในการออกแบบวงจรกรองความถี่นั้นสามารถกระทำได้

2 วิธี คือ 1. ออกแบบจากการใช้อิมเมจพารามิเตอร์ 2. ออกแบบจาก operating parameter คือการพิจารณาค่า และกระแสของวงจรในขณะที่ทำงานจริง

ช่วงที่ความถี่สามารถผ่านไปได้เรียกว่าช่วงผ่าน (pass band) ช่วงที่ไม่ยอมให้สัญญาณผ่านคือมีการลดทอนสัญญาณเรียกว่า ช่วงหยุด (stop band) หรือช่วงลดทอน (attenuation band) ช่วงระหว่างทั้งสองนี้เรียกว่า ช่วงตัด (cut-off band) ดังแสดงในรูปที่ 2.11 สำหรับวงจรที่ออกแบบจากอิมเมจพารามิเตอร์นั้นจะมีช่วงตัดเป็นศูนย์ ซึ่งอยู่ที่ความถี่เดียวเรียกว่า ความถี่ตัด (cut off frequency) สำหรับการออกแบบจาก operating parameter นั้นจะมีเป็นช่วงความถี่หนึ่ง



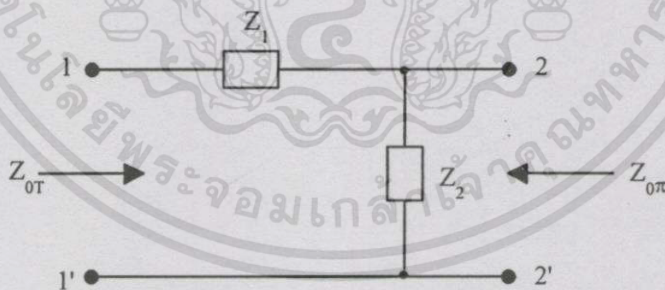
รูปที่ 2.11 คุณสมบัติตามความคิดของวงจรกรองความถี่

2.2.1.2 ชนิดของวงจรกรองความถี่ ถ้าแบ่งชนิดของวงจรกรองความถี่ตามตำแหน่งของช่วงผ่านและช่วงลทอนจะแบ่งได้เป็น 4 ชนิด คือ

1. วงจรกรองความถี่ต่ำ (low pass filter) หรือ LPF
2. วงจรกรองความถี่สูง (high pass filter) หรือ HPF
3. วงจรกรองความถี่ช่วงผ่าน (band pass filter) หรือ BPF
4. วงจรกรองความถี่ช่วงหยุด (band elimination filter) หรือ BEF

2.2.2 วงจรกรองความถี่ต่ำแบบคอนสแตนท์ เค (Constant K-type low pass filter)

เมื่อพิจารณาอิมเมดิเอตพารามิเตอร์ของวงจรแบบ L ตามรูปที่ 2.12 จะได้สมการดังต่อไปนี้



รูปที่ 2.12 โครงข่ายของวงจรแบบ L

$$Z_{0T} = \sqrt{Z_1(Z_1 + Z_2)} = \sqrt{Z_1 Z_2 \left(1 + \frac{Z_1}{Z_2}\right)} \quad (2.16)$$

$$Z_{0\pi} = \sqrt{Z_2 \cdot \frac{Z_1 Z_2}{Z_1 + Z_2}} = \sqrt{\frac{Z_1 Z_2}{1 + \frac{Z_1}{Z_2}}} \quad (2.17)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\coth \theta = \sqrt{\frac{Z_1 + Z_2}{Z_1}} = \sqrt{1 + \frac{Z_2}{Z_1}} \quad (2.18)$$

หรือ

$$\sinh \theta = \frac{1}{\sqrt{\coth^2 \theta - 1}} = \sqrt{\frac{Z_1}{Z_2}} \quad (2.19)$$

$$\cosh \theta = \frac{1}{\sqrt{1 - \tanh^2 \theta}} = \sqrt{1 + \frac{Z_1}{Z_2}} \quad (2.20)$$

จากรูปที่ 2.12 ถ้ากำหนดให้

$$Z_1 \cdot Z_2 = R^2 \quad (2.21)$$

เมื่อ R คือ ค่าคงตัว และเนื่องจาก O.J. Zobel ใช้ค่า K แทน R ดังนั้นจึงเรียกวงจรนี้ว่า “วงจรกรองความถี่แบบคอนสแตนท์ เค” (Constant K-type filter) [4]

ในการออกแบบวงจรชนิดนี้ ถ้ากำหนดค่าของ Z_1 และ R แล้วจะสามารถออกแบบวงจรได้ ถ้าลองเลือกค่าของ $Z_1 = sL_1$

ดังนั้น

$$Z_2 = \frac{R^2}{sL_1} \equiv \frac{1}{sC_2}$$

จะได้ความสัมพันธ์ของ

$$R = \sqrt{\frac{L_1}{C_2}} \quad (2.22)$$

เมื่อ $s = j\omega$ จะได้ค่าอิมเมจพารามิเตอร์ของวงจรดังนี้ คือ

$$Z_{0T} = R\sqrt{1 + s^2 L_1 C_2} = R\sqrt{1 - \omega^2 L_1 C_2} \quad (2.23)$$

$$Z_{0\pi} = \frac{R}{\sqrt{1 + s^2 L_1 C_2}} = \frac{R}{\sqrt{1 - \omega^2 L_1 C_2}} \quad (2.24)$$

$$\coth \theta = \sqrt{1 + \frac{1}{s^2 L_1 C_2}} = \sqrt{1 - \frac{1}{\omega^2 L_1 C_2}} \quad (2.25)$$

ถ้าความถี่ตัดเป็น

$$\omega_0 = \frac{1}{\sqrt{L_1 C_2}} \quad (2.26)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และ ถ้า $\omega < \omega_0$ แล้ว Z_{0T} และ $Z_{0\pi}$ จะเป็นค่าจริง สำหรับ $\coth \theta$ จะเป็นค่าจินตภาพ ในทางตรงกันข้ามถ้า $\omega > \omega_0$ แล้ว Z_{0T} และ $Z_{0\pi}$ จะเป็นจำนวนจินตภาพ สำหรับ $\coth \theta$ จะเป็นค่าจริง นั่นคือ $\beta = 0$ ($\alpha > 0$) ดังนั้น

$|\omega| < \omega_0$ จะเป็นช่วงผ่าน

$|\omega| = \omega_0$ จะเป็นช่วงความถี่ตัด

$|\omega| > \omega_0$ จะเป็นช่วงลคทอน

เพื่อให้รูปของสมการง่ายขึ้นกำหนดให้ $z_{0T} = \frac{Z_{0T}}{R}$, $z_{0\pi} = \frac{Z_{0\pi}}{R}$ และ $\Omega = \frac{\omega}{\omega_0}$ และจากสมการที่ 2.23, 2.24 และ 2.25 จะได้

$$z_{0T} = \sqrt{1 - \Omega^2} \text{ และ } z_{0\pi} = \sqrt{\frac{1}{1 - \Omega^2}} \quad (2.27)$$

$$\coth \theta = \sqrt{1 - \frac{1}{\Omega^2}} \text{ หรือ } \cosh \theta = \sqrt{1 - \Omega^2} \quad (2.28)$$

ความสัมพันธ์ระหว่าง Z_{0T} และ $Z_{0\pi}$ เป็นดังนี้

$$Z_{0T} \cdot Z_{0\pi} = R^2 \quad (2.29)$$

$$z_{0T} \cdot z_{0\pi} = 1 \quad (2.30)$$

สมการที่ 2.30 เรียกว่า Normalized Filter ต่อไปพิจารณา image propagation constant (θ) จากสมการที่ 2.28 จะได้

$$\sinh \theta = j\Omega \quad (2.31)$$

และเพราะว่า

$$\sinh \theta = \sinh(\alpha + j\beta)$$

$$= \sinh \alpha \cosh j\beta + \cosh \alpha \sinh j\beta$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$= \sinh \alpha \cos \beta + j \cosh \alpha \sin \beta$$

ดังนั้น

$$\sinh \alpha \cos \beta + j \cosh \alpha \sin \beta = j\Omega \quad (2.32)$$

เนื่องจากสมการนี้ต้องเป็นจำนวนจินตภาพเสมอ นั่นคือ

$$\sinh \alpha \cos \beta = 0 \quad (2.33)$$

$$\cosh \alpha \sin \beta = \Omega \quad (2.34)$$

กรณีที่ 1 ในช่วงผ่าน ($\alpha = 0$)

ดังนั้นจากสมการที่ 2.34 จะได้

นั่นคือ

$$\sin \beta = \Omega$$

$$\beta = \sin^{-1}(\Omega)$$

(2.35)

กรณีที่ 2 ในช่วงสตทอน ($\alpha \neq 0$)

สมการที่ 2.33 จะเท่ากับ 0 ได้ เมื่อ $\cos \beta = 0$ ดังนั้น

$$\beta = \frac{\pi}{2} \text{ เมื่อ } (\Omega > 1) \text{ และ } \beta = -\frac{\pi}{2} \text{ เมื่อ } (\Omega < -1)$$

ในขณะที่ $\sin \beta = \pm 1$ จากสมการที่ 2.34 จะได้

$$\alpha = \cosh^{-1}|\Omega| \quad (2.36)$$

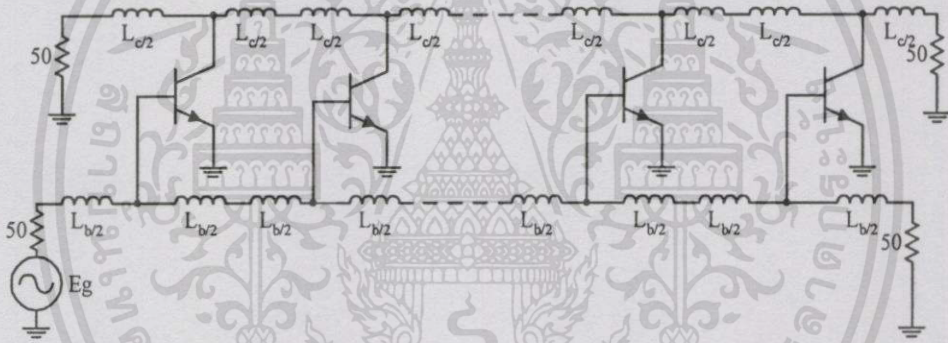
2.2.3 วงจรขยายสัญญาณแบบกระจายโดยใช้ซิลิคอนไบโพลาร์ทรานซิสเตอร์

โดยปรกติแล้ววงจรขยายแบบกระจายที่ทำเป็น MMIC (Monolithic Microwave Integrated Circuit) จะใช้อุปกรณ์แอททิฟเป็นเมสเฟต (MESFET) หรือ HEMT แต่ปัจจุบันมีแนวคิดการสร้างวงจรขยายแบบกระจายโดยใช้ไบโพลาร์ทรานซิสเตอร์ [5-7] ซึ่งส่วนมากจะนิยมใช้ GaAs HBT ที่มีค่า f_T สูงโดยไม่ต้องใช้เทคโนโลยีในการสร้างที่เล็กระดับซับไมครอน แต่ในการสร้างวงจรขยายแบบกระจายโดยใช้ซิลิคอนไบโพลาร์ทรานซิสเตอร์ (Si BJT) จำเป็นต้องใช้เทคนิคการชดเชยการลตทอนที่เกิดขึ้นที่เอาต์พุต โดยในวิทยานิพนธ์นี้ใช้เทคนิคการต่อวงจรแบบคาสโคโคดซึ่งจะช่วยเพิ่มความต้านทานเอาต์พุตของวงจรให้สูงขึ้นเพื่อชดเชยการลตทอนที่เกิดขึ้นที่เอาต์พุต [6] และวงจรยัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

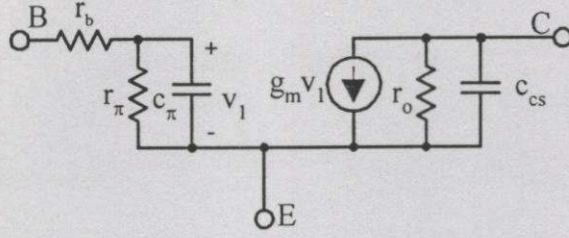
มีคุณสมบัติการมีแบนด์วิดท์กว้าง เนื่องจากการจำกัดการเพิ่มค่า Miller capacitance ซึ่งมีผลกระทบโดยตรงในการลดค่า gain-bandwidth ของวงจรขยายแบบอิมิเตอร์ร่วม และแม้ว่าการต่อวงจรแบบคลาสโคดจะปรับปรุงค่าความต้านทานเอาต์พุตและแบนด์วิดท์ของวงจรให้สูงขึ้นแต่วงจรก็มีแนวโน้มที่จะเกิดการออสซิลเลตได้ง่ายที่ความถี่ต่ำ ดังนั้นจึงใช้การป้อนกลับแบบลบและการบายพาสส์ตัวเก็บประจุร่วมด้วย [5]

การออกแบบวงจรขยายสัญญาณแบบกระจายโดยใช้อุปกรณ์แอคทีฟเป็นซิลิคอนไบโพลาร์ทรานซิสเตอร์ จะคล้ายกับการออกแบบวงจรที่ใช้เมสเฟด โดยข้อแตกต่างพื้นฐานระหว่างซิลิคอนไบโพลาร์ทรานซิสเตอร์กับเมสเฟดคือ ซิลิคอนไบโพลาร์ทรานซิสเตอร์มีค่าความจุไฟฟ้าที่อินพุตสูงและมีค่าความต้านทานที่อินพุตต่ำกว่าเมสเฟด ซึ่งเป็นเหตุผลสำคัญในการจำกัดแบนด์วิดท์และอัตราขยายในวงจรขยายแบบกระจายที่ใช้ซิลิคอนไบโพลาร์ทรานซิสเตอร์ สำหรับโครงสร้างโดยทั่วไปของวงจรขยายแบบกระจายที่ใช้อุปกรณ์แอคทีฟเป็นซิลิคอนไบโพลาร์ทรานซิสเตอร์แสดงในรูปที่ 2.13 [8]



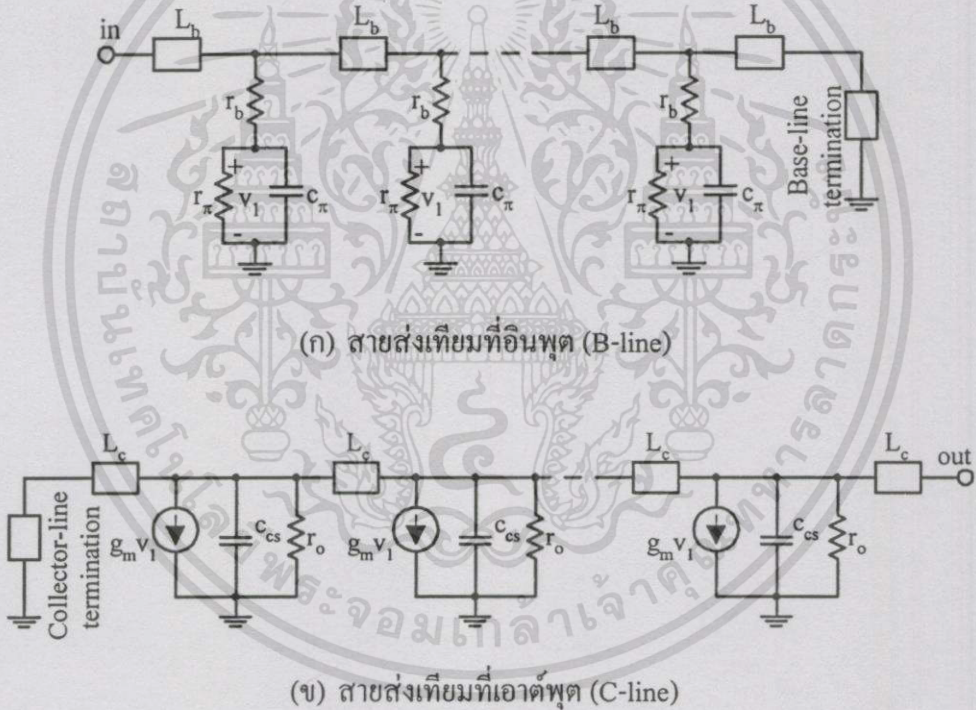
รูปที่ 2.13 โครงสร้างของวงจรขยายแบบกระจายที่ใช้อุปกรณ์แอคทีฟเป็นซิลิคอนไบโพลาร์ทรานซิสเตอร์

สายส่งเทียม (Artificial Transmission Lines) ที่ขาเบสและขาคอลเลกเตอร์สร้างจากวงจรอินพุตภายในตัวทรานซิสเตอร์ร่วมกับตัวเหนี่ยวนำ L_b และจากวงจรเอาต์พุตภายในทรานซิสเตอร์ต่อร่วมกับตัวเหนี่ยวนำ L_c ตามลำดับ ในทางปฏิบัติตัวเหนี่ยวนำจะสร้างเป็นไมโครสตริป นอกจากนี้ค่าอิมพีแดนซ์ที่ใช้โหลดปลายสายและค่าอิมพีแดนซ์ของสายส่งเทียมจะเป็นตัวกำหนดค่าสัมประสิทธิ์การสะท้อนและอัตราขยายของวงจร ซึ่งในการออกแบบจะต้องทำให้ค่าอิมพีแดนซ์ทั้งสองมีค่าเท่ากัน ค่าอิมพีแดนซ์ของสายส่งเทียมที่ขาเบสและขาคอลเลกเตอร์สามารถประมาณหาค่าเริ่มต้นได้จากการพิจารณาวงจรสมมูลของทรานซิสเตอร์ และเพื่อให้การคำนวณหาค่าอิมพีแดนซ์ของสายส่งเทียมทำได้ง่ายขึ้นจึงใช้โมเดลแบบง่ายของทรานซิสเตอร์ซึ่งแสดงในรูปที่ 2.14



รูปที่ 2.14 โมเดลแบบง่ายของซิลิคอนไบโพลาร์ทรานซิสเตอร์

วงจรขยายแบบกระจายที่ต่อแบบอิมิตอร์ร่วมมีสายส่งเทียบอินพุต (B-line) ต่อที่ขาเบสของทรานซิสเตอร์ซึ่งแทนด้วยตัวต้านทาน r_b ต่ออนุกรมกับ r_π และ c_π ที่ต่อกันแบบขนาน และสายส่งเทียบเอาต์พุต (C-line) ต่อที่ขาคอลเลกเตอร์ของทรานซิสเตอร์ดังแสดงในรูปที่ 2.15(ก) และ 2.15(ข) ตามลำดับ



รูปที่ 2.15 วงจรสมมูลของสายส่งเทียบที่อินพุตและเอาต์พุต

ค่าอิมพีแดนซ์ที่ต่อขนานกับ B-line แสดงในสมการที่ 2.37 ส่วนค่าอิมพีแดนซ์ที่ต่อขนานกับ C-line แสดงในสมการที่ 2.38 ค่าความถี่ตัดของ B-line, C-line และของวงจรแสดงในสมการที่ 2.39, 2.40 และ 2.41 ตามลำดับ [9]

$$r_b + \left[r_\pi \parallel \left(\frac{1}{j\omega c_\pi} \right) \right] = r_b + \frac{r_\pi}{1 + j\omega r_\pi c_\pi} \tag{2.37}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

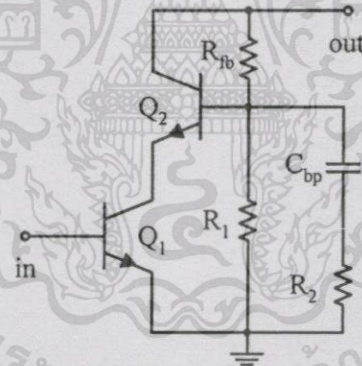
$$r_o \parallel \left(\frac{1}{j\omega c_{cs}} \right) = \frac{r_o}{1 + j\omega r_o c_{cs}} \quad (2.38)$$

$$\omega_b = \frac{1}{r_\pi c_\pi} \quad (2.39)$$

$$\omega_c = \frac{1}{r_o c_{cs}} \quad (2.40)$$

$$\omega = \frac{2}{\sqrt{L_b c_\pi}} = \frac{2}{\sqrt{L_c c_{cs}}} \quad (2.41)$$

เนื่องจากการต่อวงจรแบบคาสโคดให้อัตราขยายสูงมาก ซึ่งอาจทำให้วงจรเกิดความไม่เสถียรภาพได้ที่ความถี่ต่ำ ดังนั้นจึงจำเป็นต้องใช้การป้อนกลับทางลบต่อร่วมกับวงจรคาสโคดเพื่อให้อัตราขยายมีเสถียรภาพตลอดช่วงความถี่แบนด์วิดท์ โดยรูปแบบของวงจรคาสโคดที่มีการป้อนกลับแบบลบแสดงในรูปที่ 2.16



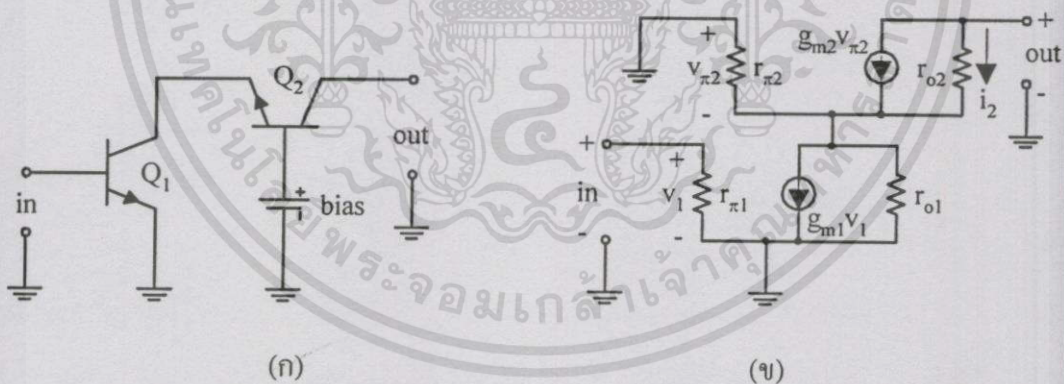
รูปที่ 2.16 วงจรคาสโคดที่มีการป้อนกลับแบบลบ

จากรูปที่ 2.16 ทรานซิสเตอร์ Q_2 จะถูกไบแอสผ่านทางตัวต้านทาน R_1 และ R_{fb} ซึ่งความต้านทานทั้งสองนี้จะทำให้สัญญาณเกิดการป้อนกลับแบบลบอย่างมากที่ความถี่ต่ำหรือเมื่อวงจรคาสโคดจะเกิดการออสซิลเลต นอกจากนี้ที่ขาเบสของทรานซิสเตอร์ Q_2 ยังถูกบายพาสส์ด้วยตัวเก็บประจุ C_{bp} และตัวต้านทาน R_2 เพื่อทำให้การป้อนกลับแบบลบมีค่าลดลงเมื่อความถี่สูงขึ้น สำหรับการคำนวณหาค่าความต้านทานอินพุต ความต้านทานเอาต์พุต และอัตราขยายแรงดันที่ความถี่ต่ำของวงจรคาสโคดจะแสดงในหัวข้อที่ 2.2.4 และการหาผลตอบสนองความถี่ของวงจรคาสโคดที่มีการป้อนกลับแบบลบที่ความถี่สูงจะแสดงในหัวข้อที่ 4.1.2

2.2.4 วงจรคาสโคด (Cascode Circuit)

วงจรคาสโคดประกอบด้วยทรานซิสเตอร์ที่ต่อแบบอิมิตอร์ร่วม (common emitter) ตามด้วยทรานซิสเตอร์ที่ต่อแบบเบสร่วม (common base) ดังแสดงในรูปที่ 2.17(ก) การต่อวงจรแบบนี้จะทำให้ค่าความต้านทานที่เอาต์พุตของวงจรมีค่าสูงมากและไม่เกิดการป้อนกลับสัญญาณความถี่สูงจากเอาต์พุตกลับไปทีอินพุตโดยผ่านทางตัวเก็บประจุ c_{μ} เหมือนกับที่เกิดในวงจรแบบอิมิตอร์ร่วม นอกจากนี้เอาต์พุตอิมพีแดนซ์ที่มีค่าสูงยังช่วยลดความไวของวงจรที่มีต่อแหล่งจ่ายอีกด้วย

ทรานซิสเตอร์ Q_1 ที่ต่อแบบอิมิตอร์ร่วมจะทำให้วงจรมีความต้านทานอินพุตสูงเมื่อมองจากแหล่งจ่ายสัญญาณ สัญญาณกระแสที่ขาคอลเลกเตอร์ของ Q_1 จะถูกส่งต่อไปที่ขาอิมิตอร์ของ Q_2 ซึ่งต่อแบบเบสร่วม ดังนั้นค่าความต้านทานโวลต์ของ Q_1 จะกลายเป็นความต้านทานอินพุต (r_e) ของ Q_2 ซึ่งจะทำให้ค่าความต้านทานโวลต์ของ Q_1 มีค่าต่ำลง ทำให้อิทธิพลของ Miller capacitance จาก $c_{\mu 1}$ ลดลงและมีผลให้ความถี่คัตออฟของวงจรสูงขึ้นโดยไม่ทำให้อัตราขยายของวงจรถดลง เนื่องจากทรานซิสเตอร์ Q_2 ต่อแบบเบสร่วมดังนั้นกระแสที่ไหลที่ขาคอลเลกเตอร์ของ Q_2 จะประมาณเท่ากับกระแสที่ไหลที่ขาคอลเลกเตอร์ของ Q_1 นอกจากนี้การต่อทรานซิสเตอร์แบบเบสร่วมยังไม่ได้รับผลกระทบจาก Miller effect อีกด้วย ดังนั้นทรานซิสเตอร์ Q_2 จึงไม่จำกัดอัตราขยายและผลตอบสนองความถี่ของวงจรโดยทรานซิสเตอร์ Q_2 จะแสดงตัวเป็นวงจรบัฟเฟอร์กระแสที่นำสัญญาณกระแสจาก Q_1 ผ่าน Q_2 ไปยังโวลต์ ในขณะที่ Q_1 จะมองเห็น Q_2 เป็นโวลต์ที่มีความต้านทานต่ำ



รูปที่ 2.17 (ก) วงจรขยายสัญญาณแบบคาสโคด (ข) วงจรสมมูลสำหรับสัญญาณขนาดเล็กของวงจรคาสโคด

รูปวงจรมูลสำหรับสัญญาณขนาดเล็กของวงจรคาสโคดแสดงในรูปที่ 2.17(ข) เนื่องจากในส่วนนี้จะพิจารณาวงจรที่ความถี่ต่ำ ดังนั้นจึงไม่นำตัวเก็บประจุ c_{π} , c_{μ} และความต้านทาน r_b มาพิจารณาในวงจรด้วย โดยจะคำนวณหาความต้านทานที่อินพุตของวงจร (R_{in}) ความต้านทานเอาต์พุตของวงจร (R_{out}) ค่าทรานส์คอนดักแตนซ์ของวงจร (G_m) และอัตราขยายของวงจรที่

ความถี่ต่ำ (A_v) ซึ่งเมื่อพิจารณาจากรูปที่ 2.17(ข) พบว่าค่าความต้านทานอินพุตของวงจรจะมีค่าเท่ากับค่าความต้านทานอินพุตของ Q_1 ดังสมการที่ 2.42

$$R_{in} = r_{\pi 1} \quad (2.42)$$

และเนื่องจากอัตราขยายกระแสจากขาอิมิตอร์ไปยังขาคอลเลกเตอร์ของ Q_2 มีค่าประมาณเท่ากับ 1 ดังนั้นค่าทรานส์คอนดักแตนซ์ของวงจรจากอินพุตไปเอาต์พุตมีค่าประมาณเท่ากับค่าทรานส์คอนดักแตนซ์ของ Q_1 ดังแสดงในสมการที่ 2.43

$$G_m = g_{m1} \quad (2.43)$$

ในการคำนวณหาค่าความต้านทานเอาต์พุตสามารถทำได้โดยการลัดวงจรที่อินพุตและป้อนสัญญาณเข้าที่เอาต์พุต ดังนั้น $v_1 = 0$ และทำให้ $g_{m1}v_1$ มีค่าเท่ากับศูนย์ด้วย ค่าความต้านทานเอาต์พุตของวงจรเป็นดังสมการที่ 2.45

$$v_{\pi 2} = -i_o (r_{\pi 2} \parallel r_{o1})$$

$$i_2 = i_o - g_{m2}v_{\pi 2}$$

$$i_2 = i_o + g_{m2}i_o (r_{\pi 2} \parallel r_{o1})$$

$$= i_o [1 + g_{m2} (r_{\pi 2} \parallel r_{o1})]$$

$$v_o = i_2 r_{o2} - v_{\pi 2}$$

$$= r_{o2} i_o [1 + g_{m2} (r_{\pi 2} \parallel r_{o1})] + i_o (r_{\pi 2} \parallel r_{o1})$$

$$= i_o \{ (r_{\pi 2} \parallel r_{o1}) + r_{o2} [1 + g_{m2} (r_{\pi 2} \parallel r_{o1})] \}$$

$$R_o = \frac{v_o}{i_o} = (r_{\pi 2} \parallel r_{o1}) + r_{o2} [1 + g_{m2} (r_{\pi 2} \parallel r_{o1})] \quad (2.44)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เนื่องจากเทอมแรกของสมการที่ 2.44 จะมีค่าน้อยมากเมื่อเทียบกับเทอมที่ 2 ดังนั้น

$$R_o = r_{o2} [1 + g_{m2} (r_{\pi 2} // r_{o1})]$$

$$\approx r_{o2} g_{m2} (r_{\pi 2} // r_{o1})$$

เนื่องจาก $r_{\pi 2} \ll r_{o1}$ ดังนั้น

$$R_o \approx g_{m2} r_{o2} r_{\pi 2}$$

ดังนั้น

$$R_o = \beta \cdot r_{o2} \quad (2.45)$$

จากสมการที่ 2.45 แสดงให้เห็นว่าการต่อวงจรแบบคาสโคดทำให้ความต้านทานเอาต์พุตของวงจรสูงขึ้น β เท่า เมื่อเทียบกับการต่อวงจรแบบอิมิตอร์ร่วมเพียงส่วนเดียว ดังนั้นอัตราขยายแรงดันของวงจรจะเพิ่มขึ้น β เท่าเช่นกันดังแสดงในสมการที่ 2.46

$$A_v = G_m R_o = g_m r_{o2} \beta \quad (2.46)$$

2.2.5 ข้อแตกต่างระหว่างทรานซิสเตอร์แบบไบโพลาร์ (BJT) และเมสเฟต (MESFET)

อุปกรณ์แอกทิฟแบบไบโพลาร์และเมสเฟตมีข้อแตกต่างกันอยู่มากมายดังแสดงในตารางที่ 2.1 ซึ่งในการเลือกใช้อุปกรณ์แอกทิฟแบบใดนั้นจะต้องคำนึงถึงความสามารถของอุปกรณ์แอกทิฟที่ใช้และต้นทุนที่ใช้ในการผลิตวงจร

ตารางที่ 2.1 ข้อแตกต่างพื้นฐานระหว่างทรานซิสเตอร์แบบไบโพลาร์และเมสเฟต

BJT	MESFET
1. ที่ความถี่ต่ำค่าอิมพีแดนซ์ที่อินพุตมีค่าต่ำกว่าเฟต	1. ที่ความถี่ต่ำจะมีค่าอิมพีแดนซ์ที่อินพุตเป็นอนันต์ ส่วนที่ความถี่สูงค่าอิมพีแดนซ์ที่อินพุตจะมีค่าขึ้นอยู่กับค่าของตัวเก็บประจุระหว่างขาเกตและขาซอร์ส
2. มีค่าความจุไฟฟ้าของตัวเก็บประจุที่อินพุตสูงกว่าเฟต	2. ค่าความจุของตัวเก็บประจุที่อินพุตต่ำกว่าแบบไบโพลาร์
3. มักเกิดปัญหาไม่เสถียรภาพเมื่อวงจรทำงานถึงที่ความถี่ $\frac{1}{2} f_c$ เนื่องจากไดโอดที่จุดเชื่อมต่อระหว่างขาเบสและขาอิมิตอร์ และมีค่าอัตราส่วนของความจุป้อนกลับ (feedback capacitance) ต่อค่าอิมพีแดนซ์ที่อินพุตต่ำ	3. มีเสถียรภาพสูงมากเนื่องจากไม่มีการเชื่อมต่อไดโอด และมีค่าอัตราส่วนของความจุป้อนกลับต่อค่าอิมพีแดนซ์ที่อินพุตสูงกว่าไบโพลาร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

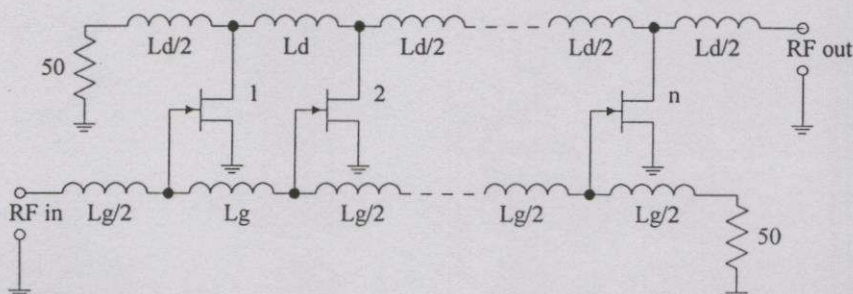
ตารางที่ 2.1 (ต่อ)

4. กระบวนการสร้างทำได้ง่าย อุปกรณ์มีราคาถูก ค่าแรงดันอิ่มตัว (saturation voltage) ที่ขาคอลเล็กเตอร์-อิมิตอร์ต่ำ ทำให้ใช้แรงดันต่ำเพื่อขับให้ทรานซิสเตอร์ทำงานได้	4. ค่าอิมพีแดนซ์ที่อินพุตมีค่าคงที่ภายใต้การเปลี่ยนแปลงของแรงดัน สามารถสร้างให้วงจรมีเสถียรภาพได้ดี แบนด์วิดท์กว้าง ใ้ได้ง่าย
5. มีค่าอิมพีแดนซ์ที่อินพุตต่ำในขณะที่มีค่ารีแอกทีฟสูง	5. มีค่าการอิ่มตัวระหว่างขาเดรนและซอร์ท (drain-source saturation) สูง ทำให้มีแรงดันต่ำ ดังนั้นในทางปฏิบัติอุปกรณ์จะให้กำลังต่ำ
6. ค่าอิมพีแดนซ์ที่อินพุตจะมีการเปลี่ยนแปลงตามแรงดันไบแอส	

2.2.6 วงจรขยายสัญญาณแบบกระจายโดยใช้แกลเลียมอาร์เซไนด์เมสเฟต

(GaAs MESFET Distributed Amplifier)

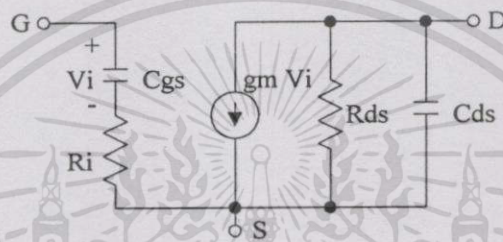
โครงสร้างโดยทั่วไปของวงจรขยายสัญญาณแบบกระจายที่ใช้เฟตแสดงดังรูปที่ 2.18 วงจรขยายสัญญาณแบบกระจายสามารถแยกพิจารณาโครงสร้างได้เป็นสายส่งเทียมแบบคอนสแตนท์ เค 2 เส้นคือสายส่งเทียมเกตและสายส่งเทียมเดรน (Gate and Drain Artificial Transmission Line) ที่เชื่อมต่อกันโดยใช้ทรานส์คอนดักแตนซ์ภายในทรานซิสเตอร์ ซึ่งสายส่งเทียมทั้งสองเส้นนี้จะมีความถี่ตัดและคุณสมบัติการลดทอนไม่เท่ากัน เนื่องจากสายส่งแต่ละเส้นจะถูกโหลดด้วยตัวต้านทานปรสิต R_g และ R_d ที่มีค่าไม่เท่ากัน ด้วยเหตุนี้จึงไม่สามารถเพิ่มจำนวนทรานซิสเตอร์ในวงจรขยายแบบกระจายได้อย่างอนันต์ เพราะจะทำให้การลดทอนที่เกิดขึ้นภายในสายส่งเทียมมีค่ามากกว่าอัตราขยายที่เพิ่มขึ้นเพียงเล็กน้อยจากการเพิ่มจำนวนภาคขยาย นอกจากนี้จะต้องทำให้การเลื่อนเฟสที่เกิดขึ้นจากภาคขยายหนึ่งไปอีกภาคขยายหนึ่งของสายส่งทั้งที่อินพุต (G-Line) และเอาต์พุต (D-Line) มีค่าประมาณเท่ากันเพื่อทำให้สัญญาณที่ขยายแล้วในแต่ละภาคขยายสามารถรวมกันและส่งไปตามสายส่งที่เอาต์พุตได้ ส่วนสัญญาณที่สะท้อนกลับจากสายส่งทั้งที่อินพุตและเอาต์พุตจะถูกดูดกลืน (absorbed) โดยโหลดที่ปลายสายส่ง



รูปที่ 2.18 โครงสร้างโดยทั่วไปของวงจรขยายสัญญาณแบบกระจาย จำนวน n ภาคขยาย

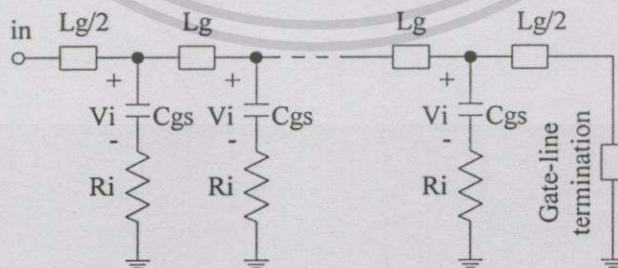
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เพื่อให้วงจรมีค่าสัมประสิทธิ์การสะท้อน (VSWR) และอัตราขยายที่ดี จึงต้องทำให้ค่าอิมพีแดนซ์ที่ใช้โหลดปลายสายและค่าอิมพีแดนซ์ของสายส่งเทียบมามีค่าเท่ากัน ซึ่งเป็นเรื่องยากเนื่องจากว่าค่าอิมพีแดนซ์คุณลักษณะของสายส่งเทียบขึ้นกับความถี่ และจะมีค่าเข้าใกล้ลื่อนันต์ที่ความถี่ตัด ดังนั้นเราไม่สามารถหาค่าประกอบ (element) ที่มีลักษณะทางกายภาพที่สามารถโหลดปลายสายได้อย่างเหมาะสมทุกช่วงความถี่ แต่จากโครงสร้างของวงจรขยายสัญญาณแบบกระจายสามารถออกแบบให้วงจรมีแบนด์วิดท์กว้างมากที่สุดได้ประมาณ $0.8 f_c$ ของสายส่ง โดยสามารถประมาณค่าอิมพีแดนซ์ของสายส่งเทียบที่ขาเกตและขาเดรนของวงจรได้จากการพิจารณาวงจรสมมูลแบบง่ายของเฟต ดังแสดงในรูปที่ 2.19



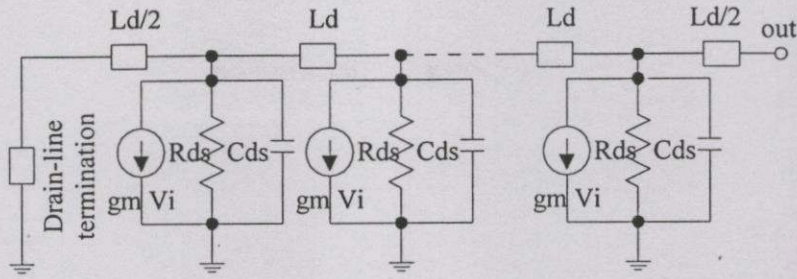
รูปที่ 2.19 วงจรสมมูลแบบง่ายของเฟต

จากรูปที่ 2.18 และ 2.19 เราสามารถพิจารณาวงจรขยายสัญญาณแบบกระจายเป็นสายส่งเทียบ 2 เส้น ที่มีวงจรส่งสัญญาณเป็นวงจรรองความถี่ต่ำแบบคอนสแตนท์ เค รูปที่ 2.20(ก) และ 2.20(ข) แสดงสายส่งเทียบที่อินพุต (G-Line) และเอาต์พุต (D-Line) ของทรานซิสเตอร์ ตามลำดับ โดยพิจารณาสายส่ง G-Line เป็นวงจรรองความถี่ที่ต่อกันแบบคาสเคดมีความต้านทาน R_i ต่ออนุกรมกับตัวเก็บประจุ C_{gs} และสายส่ง D-Line มีลักษณะเป็นวงจรรองความถี่เหมือนกับ G-Line แต่ใช้ตัวเก็บประจุ C_{ds} ซึ่งเป็นตัวเก็บประจุที่ขาเดรนของเฟต [10]



(ก) สายส่งเทียบที่อินพุตของทรานซิสเตอร์ (G-Line)

รูปที่ 2.20 สายส่งเทียบที่มีวงจรส่งสัญญาณเป็นวงจรรองความถี่ต่ำแบบคอนสแตนท์ เค



(ข) สายส่งเทียมนที่เอาต์พุตของทรานซิสเตอร์ (D-Line)

รูปที่ 2.20 (ต่อ)

ในการหาอัตราขยายแรงดันและผลตอบสนองความถี่ของวงจรขยายสัญญาณแบบกระจายมีแฟลคเตอร์ที่สำคัญคือ อัตราขยายแรงดันต่อหนึ่งภาคขยาย จำนวนอุปกรณ์แอกทีฟ ค่าการลดทอนในสายส่งที่ G-Line และ D-Line ซึ่งแสดงไว้ในสมการที่ 2.47, 2.48, 2.49 และ 2.50 ตามลำดับ และเพื่อให้วงจรมีสมรรถนะที่ดีจึงต้องทำให้การเลื่อนเฟสที่เกิดขึ้น G-Line และ D-Line มีค่าเท่ากัน โดยให้ความถี่ตัด (ω_c) ของสายส่งทั้งสองมีค่าเท่ากันดังแสดงในสมการที่ 2.51

$$A = \frac{g_m \cdot \sqrt{R_{01} R_{02}} \sinh[n(A_g - A_d)/2] \cdot \exp[-n(A_g + A_d)/2]}{2 \sqrt{1 + (X_k)^2 \left[\frac{\omega_c}{\omega_d}\right]^2} \cdot \sqrt{1 - (X_k)^2} \cdot \sinh[(A_g - A_d)/2]} \quad (2.47)$$

$$N_{opt} = \frac{\log_e(A_d/A_g)}{A_d - A_g} \quad (2.48)$$

$$A_g = \frac{(\omega_c/\omega_g) X_k^2}{\sqrt{1 - [1 - (\omega_c/\omega_g)^2] X_k^2}} \quad (2.49)$$

$$A_d = \frac{\omega_d/\omega_c}{\sqrt{1 - X_k^2}} \quad (2.50)$$

$$\omega_c = \frac{2}{\sqrt{L_g C_{gs}}} = \frac{2}{\sqrt{L_d C_{ds}}} \quad (2.51)$$

เมื่อ $R_{01} = \sqrt{L_g/C_{gs}}$ และ $R_{02} = \sqrt{L_d/C_{ds}}$ เป็นค่าอิมพีแดนซ์เงา (image impedance) ของ G-line และ D-line ที่ความถี่ต่ำ ตามลำดับ, $X_k = \omega/\omega_c$ เป็นความถี่นอร์มัลไลซ์, เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับกรใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$\omega_g = 1/R_i C_{gs}$ และ $\omega_d = 1/R_{ds} C_{ds}$ เป็นความถี่ตัดที่ขาเกตและขาเดรน ตามลำดับ จากสมการที่ 2.47 และ 2.48 พบว่าอัตราขยายสามารถเพิ่มขึ้นได้โดยการเพิ่มจำนวนทรานซิสเตอร์ แต่ในทางปฏิบัติการเพิ่มจำนวนทรานซิสเตอร์มากกว่า 4 ตัว จะทำให้แบนด์วิธของวงจรถดลง และทำให้การลดทอนในสายส่งมีค่ามากกว่าอัตราขยายที่เพิ่มขึ้นเพียงเล็กน้อยเท่านั้น [11] ในสมการที่ 2.49 และ 2.50 แสดงให้เห็นว่าค่าการลดทอนในสายส่งที่ D-line จะเป็นตัวกำหนดผลตอบสนองความถี่ที่ความถี่ต่ำ ขณะที่ค่าการลดทอนในสายส่งที่ G-line จะมีอิทธิพลต่อผลตอบสนองความถี่ที่ความถี่สูง เนื่องจากสายส่งที่ G-line มีค่าการลดทอนภายในสายส่งมากกว่า D-line และวงจรมีความถี่ตัดต่ำกว่า นอกจากนี้อัตราขยายยังถูกจำกัดโดยแฟกเตอร์การลดทอนในสายส่งที่ G-Line ด้วย เนื่องจากว่าโดยปรกติแล้วการลดทอนในสายส่งที่ G-Line จะมีค่ามากกว่าอัตราขยายที่ได้จากการเพิ่มจำนวนภาคขยาย

2.3 วงจรขยายกำลังแบบกระจาย (Distributed Power Amplifier : DPA)

วงจรถายแบบกระจายที่นำเสนอข้างต้นล้วนเป็นวงจรถายที่ให้แบนด์วิธกว้าง แต่ให้กำลังเอาต์พุตต่ำ (น้อยกว่า 1 วัตต์) ซึ่งในงานบางอย่างจำเป็นต้องใช้วงจรถายที่ให้กำลังเอาต์พุตสูง ดังนั้นในวิทยานิพนธ์ส่วนนี้จึงได้ทำการออกแบบและสร้างวงจรถายที่ให้แบนด์วิธกว้าง การลดทอนเนื่องจากการย้อนกลับค่าและมีกำลังขับเอาต์พุตสูง โดยใช้เทคนิค 3 แบบเพิ่มประสิทธิภาพในการขับกำลังเอาต์พุตไปยังโหลดให้สูงขึ้น คือ 1. เทคนิคการต่อตัวเก็บประจุอนุกรมที่ขาเกตของเฟตทุกตัว 2. เทคนิคการต่อตัวเก็บประจุอนุกรมที่เดรนของเฟตตัวสุดท้าย และ 3. เทคนิคการเมตซ์ซึ่งอิมพีแดนซ์ของโหลดภายในขาเกตและขาเดรนของเฟต โดยจะได้อธิบายรายละเอียดของเทคนิคทั้งสามเพิ่มเติมในหัวข้อ 2.3.3 และ 2.3.4

เนื่องจากวงจรถายกำลังแบบกระจายยังใช้หลักการออกแบบคล้ายกับวงจรถายสัญญาณแบบกระจาย ดังนั้นในการหาอัตราขยายแรงดันและผลตอบสนองความถี่ของวงจรถายกำลังแบบกระจายก็จะมีแฟกเตอร์ที่เหมือนกับวงจรถายสัญญาณแบบกระจาย คือมีอัตราขยายแรงดันต่อหนึ่งภาคขยาย จำนวนอุปกรณ์แอกทีฟ การลดทอนในสายส่งเทียบเกตและเดรนเหมือนกับสมการที่ 2.47, 2.48, 2.49 และ 2.50 ตามลำดับ และการทำให้วงจรมีสมรรถนะที่ดีจะต้องให้ความถี่ตัดของสายส่งเทียบทั้งสองมีค่าเท่ากันดังสมการที่ 2.51 เพื่อให้การเลื่อนเฟสที่เกิดขึ้นในสายส่งเทียบมีค่าเท่ากัน

2.3.1 วงจรถายกำลังชั้น เอ (Class A Power Amplifier)

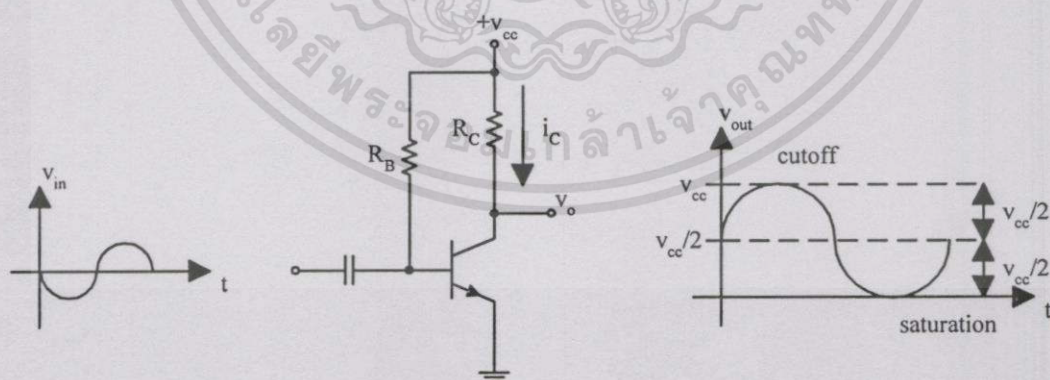
หลักการของวงจรถายกำลังคือ การทำให้แรงดันและกระแสของโหลดมีการเปลี่ยนแปลงอย่างมาก ดังนั้นทรานซิสเตอร์ที่ใช้ต้องมีช่วงทำงานได้มากกว่าช่วงทั้งหมดของทรานซิสเตอร์ จากสถานะอิ่มตัว (saturation) ไปยังสถานะตัด (cutoff) ซึ่งเรียกโหมดการทำงานของทรานซิสเตอร์แบบ

นี้ว่า “การดำเนินการต่อสัญญาณขนาดใหญ่” (Large-signal operation) ในทางตรงข้าม “การดำเนินการต่อสัญญาณขนาดเล็ก” สามารถเกิดขึ้นได้เมื่อช่วงการเปลี่ยนแปลงของกระแสและแรงดันมีค่าเพียงเล็กน้อยไม่สามารถทำให้ค่าพารามิเตอร์ของทรานซิสเตอร์ เช่น β และ r_e เกิดการเปลี่ยนแปลง แต่ค่าพารามิเตอร์ของวงจรขยายสัญญาณขนาดใหญ่ที่แรงดันเอาต์พุตค่าหนึ่งอาจมีค่าแตกต่างไปจากค่าพารามิเตอร์ที่แรงดันค่าอื่นๆ จากความจริงในข้อนี้ทำให้เกิดผลที่ตามมา 2 ประการคือ

1. เกิดความเพี้ยนของสัญญาณ เนื่องจากการเปลี่ยนแปลงในคุณลักษณะของวงจรขยายกับระดับสัญญาณ ความเพี้ยนเชิงฮาร์โมนิก (Harmonic Distortion) จะเป็นผลทำให้วงจรขยายมีพฤติกรรมแบบไม่เชิงเส้น (nonlinear) ดังนั้นจึงจำเป็นต้องมีเทคนิคการชดเชย เช่น การเพิ่มส่วนของป้อนกลับแบบลบในวงจรขยายกำลัง ทั้งนี้เพื่อให้เอาต์พุตของวงจรมีระดับสัญญาณสูงและวงจรมีความเพี้ยนต่ำ

2. สมการจำนวนมากที่พัฒนามาเพื่อใช้กับวงจรขยายสัญญาณขนาดเล็กจะไม่สามารถนำมาใช้ได้ เนื่องจากสมการเหล่านี้มีพื้นฐานการสมมุติจากการกำหนดให้ค่าพารามิเตอร์ของอุปกรณ์ไม่มีการเปลี่ยนแปลง ซึ่งจะตรงข้ามกับความเป็นจริงของวงจรขยายสัญญาณขนาดใหญ่ การประเมินพฤติกรรมอย่างง่ายของวงจรขยายสัญญาณขนาดใหญ่สามารถทำได้โดยการใช้ค่าเฉลี่ยของค่าพารามิเตอร์ และนำมาประยุกต์ใช้กับเทคนิคการวิเคราะห์สัญญาณขนาดเล็ก อย่างไรก็ตามในปัจจุบันนิยมวิเคราะห์โดยใช้กราฟที่มากกว่า

วงจรขยายกำลังจะทำงานแบบชั้น เอ ต่อเมื่อสัญญาณอินพุตเต็มรูปคลื่น (360°) สามารถป้อนเข้าไปในวงจรขยาย แล้วยังทำให้สัญญาณเอาต์พุตที่ออกมาอยู่ในช่วงแอกทีฟ (active) นั่นคือสัญญาณเอาต์พุตไม่เกิดการอิมิตัวหรือตัด



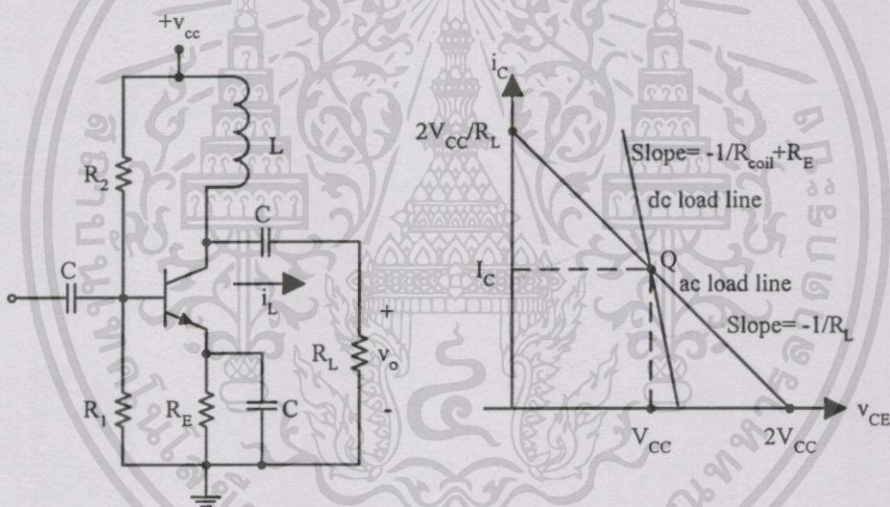
รูปที่ 2.21 สัญญาณเอาต์พุตที่ได้จากวงจรขยายกำลังแบบชั้น เอ

รูปที่ 2.21 แสดงวงจรขยายกำลังแบบชั้น เอ และรูปร่างของสัญญาณอินพุตและเอาต์พุตของวงจร จากรูปทรานซิสเตอร์ถูกไบแอสที่ $V_{CE} = V_{CC}/2$ ซึ่งเป็นค่าแรงดันที่อยู่ระหว่างช่วงอิมิตัวและ

ช่วงตัด สังเกตได้ว่าสัญญาณเอาต์พุตของวงจรสามารถเต็มรูปคลื่น (peak-to-peak) ที่แรงดันไบแอสสูงสุด V_{CC} และในระหว่างที่สัญญาณอินพุตสามารถป้อนเข้าได้เต็มรูปคลื่น สัญญาณเอาต์พุตยังอยู่ในช่วงที่ทำให้ทรานซิสเตอร์ทำงานอยู่ในสถานะแอกทิฟได้

2.3.1.1 วงจรขยายสัญญาณเชื่อมต่อโดยการเหนี่ยวนำ (Inductively-Coupled Amplifier)

สิ่งสำคัญอย่างหนึ่งของวงจรขยายกำลังคือ การทำให้วงจรมีอัตราขยายกระแสสูงขับไปยังโหลดเอาต์พุต ซึ่งสามารถเพิ่มการสวิงแรงดันที่เอาต์พุตได้โดยใช้ตัวเหนี่ยวนำต่อแทนที่ตัวต้าน ทำให้ประสิทธิภาพของวงจรสูงขึ้น การเลือกใช้ตัวเหนี่ยวนำแทนตัวต้านทานทำให้เสมือนเปิดวงจรสำหรับความถี่อินพุต แต่จะเสมือนลัดวงจรสำหรับสัญญาณกระแสตรง หรือกล่าวได้ว่าค่ารีแอกแตนซ์เหนี่ยวนำจะมีค่าสูงมากที่ความถี่ต่ำ โดยถ้า ω คือสัญญาณอินพุตที่ความถี่ต่ำที่สุด ดังนั้น $\omega L \gg R_L$ จะทำให้ค่าความต้านทานภายในขดลวด (R_{coil}) มีค่าต่ำมาก $R_{coil} \ll R_L$ และ $R_{coil} \ll R_E$



รูปที่ 2.22 วงจรขยายสัญญาณที่เชื่อมต่อ โดยการเหนี่ยวนำและเส้นโหลด

รูปแบบวงจรขยายสัญญาณที่เชื่อมต่อโดยการเหนี่ยวนำแสดงในรูปที่ 2.22 จากรูปสามารถหาค่ากระแส I_C ได้เป็นดังสมการที่ 2.52

$$I_C = V_{CC} / (R_{ac} + R_{dc}) \quad (2.52)$$

เมื่อความต้านทานกระแสสลับ (R_{ac}) มีค่าเท่ากับ R_L เนื่องจากสำหรับสัญญาณกระแสสลับตัวเหนี่ยวนำจะเสมือนทำให้วงจรเปิดและตัวเก็บประจุจะทำการลัดวงจร ส่วนความต้านทานกระแสตรง (R_{dc}) จะมีค่าเท่ากับ R_E ดังนั้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$I_C = V_{CC} / (R_L + R_E) \quad (2.53)$$

เนื่องจากเส้นโหลดทั้งกระแสตรงและกระแสสลับตัดกันที่จุด Q ดังนั้นสมการของเส้นโหลดกระแสสลับสามารถคำนวณหาได้ดังสมการที่ 2.54

$$I_C = V_{CE} / R_L \quad (2.54)$$

โดยทั่วไปค่า R_E มีค่าน้อยกว่า R_L มาก ดังนั้นจากสมการที่ 2.53 และ 2.54 จะสังเกตได้ว่าแรงดัน V_{CE} มีค่าประมาณเท่ากับแรงดัน V_{CC} และเส้นโหลดกระแสสลับจะตัดกับแกน v_{CE} ที่จุดประมาณ $2V_{CC}$ เนื่องจากสนามของตัวเหนี่ยวนำจะเก็บพลังงานในช่วงสัญญาณบวก ดังนั้นจึงเสมือนกับว่ามีแหล่งจ่ายแรงดัน V_{CC} ตัวที่สองต่ออนุกรมกับแหล่งจ่ายกระแสตรง

ประสิทธิภาพของวงจรขยายสัญญาณที่เชื่อมต่อโดยการเหนี่ยวนำจะสูงกว่าวงจรขยายที่ต่อตัวต้านทานที่ขาคอลเลกเตอร์ ซึ่งสามารถคำนวณหาค่าประสิทธิภาพของวงจรได้โดยสมมติป้อนสัญญาณอินพุตเป็นสัญญาณรูปไซน์ กำลังจากแหล่งจ่ายแรงดันเป็นดังสมการที่ 2.55

$$P_{\text{sup}} \approx V_{CC} I_C = V_{CC}^2 / R_L \quad (2.55)$$

ในสมการที่ 2.55 จะไม่นำค่า R_E มาคำนวณด้วยเนื่องจากสมมติให้ $R_E \ll R_L$ กำหนดให้ค่ากระแสสูงสุดที่สามารถขับไปยังโหลดได้คือ $I_{L\text{max}}$ และค่ากำลังที่ขับไปยังโหลดจะเป็นดังสมการที่ 2.56

$$P_{\text{load}} = \frac{I_{L\text{max}}^2 R_L}{2} = \frac{I_C^2 R_L}{2} = \frac{V_{CC}^2}{2R_L} \quad (2.56)$$

ประสิทธิภาพของวงจรจะขึ้นอยู่กับกำลังที่สูญเสียเป็นความร้อนในการไบแอสให้แก่วงจรและ R_E แต่เพื่อให้ง่ายต่อการคำนวณหาค่าประสิทธิภาพสูงสุดจะสมมติให้กำลังที่สูญเสียในการไบแอสใน R_E และใน R_{coil} มีค่าเป็นศูนย์ ดังนั้นประสิทธิภาพสูงสุดของวงจรจะเป็นดังสมการที่ 2.57

$$\eta = \frac{V_{CC}^2 / 2R_L}{V_{CC}^2 / R_L} = 50\% \quad (2.57)$$

จากสมการที่ 2.57 พบว่าค่าประสิทธิภาพของวงจรถยายสัญญาณที่เชื่อมต่อโดยการเหนี่ยวนำจะมีค่าเป็น 2 เท่าของค่าประสิทธิภาพของวงจรถยายที่ต่อตัวต้านทานที่ขาคอลเลกเตอร์ (ประมาณ 25%) เนื่องจากการต่อตัวต้านทานที่ขาคอลเลกเตอร์จะทำให้เกิดการรวมแบบขนานของตัวต้านทานที่ขาคอลเลกเตอร์กับตัวต้านทานโหลด ซึ่งมีผลทำให้เกิดการแบ่งกำลังสูงสุดที่ขับไปยังโหลดระหว่างตัวต้านทานทั้งสองตัว.

2.3.2 ข้อดีในการเลือกใช้แอลดีมอสแทนแกลเลียมอาร์เซไนด์เมสเฟตในวงจรถยายกำลังแบบกระจาย

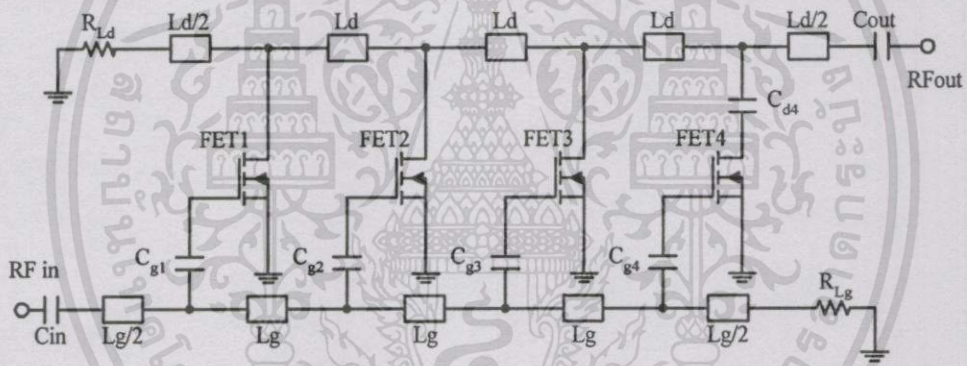
จากการวิเคราะห์ในบทความวิจัยหลายแห่งพบว่าวงจรถยายสัญญาณแบบกระจายนิยมใช้ในวงจรที่ต้องการแบนด์วิดท์กว้าง มีอัตราขยายคงที่ สามารถออกแบบให้มีค่าความสูญเสียเนื่องจากการย้อนกลับที่อินพุตและเอาต์พุตต่ำได้ตลอดช่วงแบนด์วิดท์ได้ง่าย เนื่องจากการใช้ตัวเก็บประจุภายในตัวทรานซิสเตอร์ต่อร่วมกับตัวเหนี่ยวนำที่ต่อกันอย่างอนุกรม ได้เป็นสายส่งเทียมสองเส้นที่เชื่อมต่อกันโดยใช้ทรานส์คอนคักแดนซ์ของทรานซิสเตอร์ ซึ่งหลักการนี้สามารถใช้ได้ดีกับการขยายสัญญาณขนาดเล็กและอุปกรณ์แอกทีฟที่เป็นแกลเลียมอาร์เซไนด์เมสเฟต แต่สำหรับสัญญาณขนาดใหญ่หรือวงจรถยายกำลังมากกว่า 1 วัตต์ พบว่าโครงสร้างของวงจรถยายสัญญาณแบบกระจายที่ใช้เมสเฟตไม่เหมาะสม เนื่องจากโครงสร้างของเมสเฟตมีข้อจำกัดคือ แรงดันพินชออฟ (pinch-off voltage) และขนาดของเกต (gate periphery) จะจำกัดสัญญาณ RF ที่ป้อนเข้าขาเกต และแรงดันเบรกดาวน์ระหว่างขาเดรนและซอร์สยังจำกัดกำลังเอาต์พุตของเฟตตัวสุดท้ายอีกด้วย [12] ดังนั้นจึงได้มีแนวคิดการสร้างวงจรถยายสัญญาณแบบกระจายที่ให้กำลังเอาต์พุตสูง มีแบนด์วิดท์กว้างและมีอัตราขยายค่อนข้างคงที่ตลอดช่วงแบนด์วิดท์โดยใช้อุปกรณ์แอกทีฟเป็นแอลดีมอสเฟต (LDMOS) เนื่องจากแอลดีมอสเฟตมีแรงดันเบรกดาวน์ที่ขาเดรนและแรงดันพินชออฟสูงกว่าเมสเฟต นอกจากนี้ยังมีค่าทรานส์คอนคักแดนซ์สูง ซึ่งทำให้ทรานซิสเตอร์สามารถจ่ายกระแสที่ขาเดรน (I_D) ได้สูงกว่าด้วย

2.3.3 เทคนิคการต่อตัวเก็บประจุอนุกรมที่ขาเกตและเดรนของเฟต

การต่อตัวเก็บประจุอนุกรมที่ขาเกต เมื่อพิจารณาที่ความถี่ต่ำพบว่าจะทำให้ขนาดของเฟต (FET periphery) เสมือนเพิ่มขึ้น ซึ่งมีผลให้กำลังเอาต์พุตของวงจรสูงขึ้น โดยไม่มีผลกระทบต่ออัตราขยาย นอกจากนี้การต่อตัวเก็บประจุอนุกรมที่ขาเกตยังช่วยลดความจุประสิทธิผล (effective capacitance) ที่สายส่งเกตอีกด้วยทำให้ความถี่ตัดที่สายส่งเกตเพิ่มขึ้น และแม้ว่าการต่อตัวเก็บประจุอนุกรมที่ขาเกตจะทำให้แรงดันตกคร่อมที่ขาเกตของเฟตแต่ละตัวมีค่าลดลงแต่ก็สามารถชดเชยได้โดยขนาดของเฟตที่เพิ่มขึ้น เนื่องจากเมื่อขนาดของเฟตเพิ่มขึ้นจะทำให้เฟตสามารถจ่ายกระแสที่ขาเดรนได้สูงขึ้น ทำให้อัตราขยายไม่เกิดการเปลี่ยนแปลง และสามารถเพิ่มกำลังเอาต์พุตของวงจรให้สูงขึ้นได้

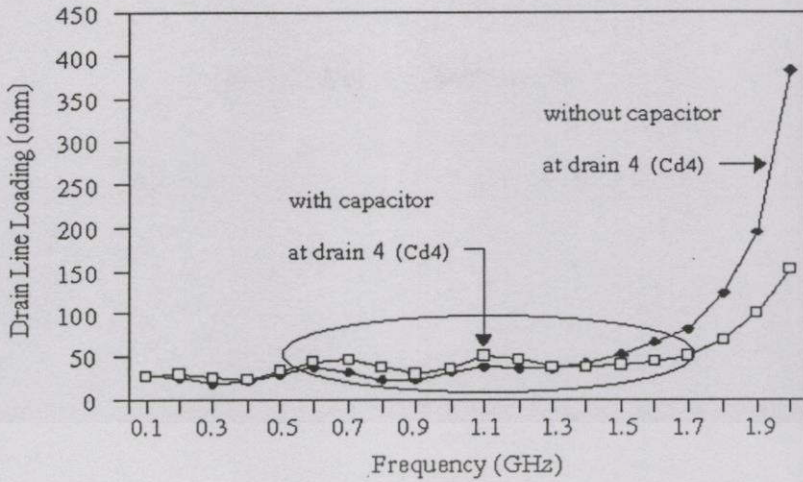
สมการที่ 2.49 และ 2.50 แสดงให้เห็นว่าสมรรถนะของวงจรถายแบบกระจายจะได้รับอิทธิพลจากสายส่งเกินมากกว่าสายส่งตรง เนื่องจากโดยปกติแล้วตัวเก็บประจุที่ขาเกตจะมีค่ามากกว่าตัวเก็บประจุที่ขาเดรน 2 ถึง 4 เท่า [13] ดังนั้นการใช้ตัวเก็บประจุต่ออนุกรมที่ขาเกตของเฟตจะทำให้ค่าความจุที่ขาเกตลดลง มีผลให้ความถี่ตัดของสายส่งเทียมเกิดและขนาดแรงดันของสัญญาณ RF ที่ป้อนเข้าที่อินพุตเพิ่มขึ้นได้

จากการวิเคราะห์พบว่าการเพิ่มขนาดของเฟตโดยนำตัวเก็บประจุต่ออนุกรมที่ขาเกตจะทำให้เฟตสามารถจ่ายกระแสที่เอาต์พุตได้มากขึ้น แต่ก็จะทำให้เกิดการโหลดภายในสายส่งตรงเพิ่มขึ้นมากด้วยเช่นกัน เนื่องจากความนำที่เอาต์พุตของเฟตมีค่าสูงขึ้น ซึ่งการโหลดที่เกิดขึ้นนี้จะเป็นส่วนสำคัญในการจำกัดกำลังเอาต์พุตของวงจรถาย โดยเฉพาะที่ความถี่ตัด เมื่อเกิดการโหลดภายในสายส่งตรงจะทำให้ค่าอิมพีแดนซ์จริงที่ขาเดรนของเฟตที่อยู่ใกล้เอาต์พุตมีค่าต่ำมากซึ่งจะทำให้เฟตขับกำลังไปเอาต์พุตได้น้อยลง ดังนั้นกำลังเอาต์พุตของวงจรถายจะไม่เพิ่มขึ้นแม้ว่าจะเพิ่มขนาดของเฟตในวิทยานิพนธ์นี้จึงนำตัวเก็บประจุต่ออนุกรมที่ขาเดรนของเฟตตัวที่ 4 ดังแสดงในรูปที่ 2.23



รูปที่ 2.23 วงจรถายแบบกระจายที่มีตัวเก็บประจุต่ออนุกรมที่ขาเกตและเดรน

ตัวเก็บประจุที่ต่ออนุกรมที่ขาเดรนของเฟตตัวที่ 4 (C_{d4}) จะทำให้การโหลดภายในสายส่งตรงของวงจรถายลดลงและจะเพิ่มค่าอิมพีแดนซ์จริงที่ขาเดรนของเฟตให้สูงขึ้นดังแสดงในรูปที่ 2.24 จากรูปพบว่าเมื่อวงจรถายไม่ได้ต่อ C_{d4} ค่าการโหลดภายในสายส่งตรงที่ความถี่ตัด (1.7 จิกกะเฮิรตซ์) มีค่าสูงประมาณ 100 โอห์ม และที่บางความถี่จะมีค่าต่ำกว่า 50 โอห์ม มาก แต่เมื่อต่อ C_{d4} เข้าในวงจรถายพบว่าค่าการโหลดภายในสายส่งตรงตลอดช่วงความถี่แบนด์วิดท์ที่มีค่าประมาณ 50 โอห์ม (แสดงในส่วนที่วงกลมในรูปที่ 2.24) ซึ่งมีค่าเท่ากับค่าที่ใช้โหลดปลายสายส่ง [14]

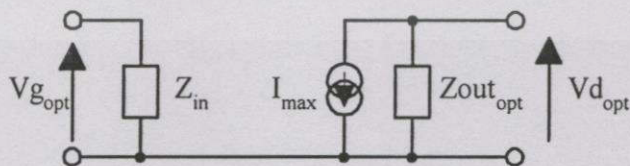


รูปที่ 2.24 การปรับปรุงค่าการ โหลดภายในสายส่งแตรน

2.3.4 เทคนิคการแมตซ์ซิ่งอิมพีแดนซ์ของโหลดภายในขาเกตและขาแตรนกับสายส่ง

จากหัวข้อที่ 2.3.2 และ 2.3.3 ทำให้ทราบว่า การใช้อุปกรณ์เอกทีฟที่เป็นแอลดีมอสเฟตและเทคนิคการต่อตัวเก็บประจุอนุกรมที่ขาเกตและแตรนของเฟตสามารถเพิ่มกำลังขับเอาต์พุตให้แก่เฟตแต่ละตัวของวงจรมายกกำลังแบบกระจายได้ สิ่งสำคัญที่ต้องพิจารณาต่อมาก็คือ การนำกำลังสูงสุดที่ได้จากเฟตแต่ละตัวส่งต่อไปยังโหลดที่เอาต์พุตให้ได้มากที่สุด ซึ่งสามารถทำได้โดยพิจารณาให้เกิดการแมตซ์ซิ่งอิมพีแดนซ์ระหว่างโหลดภายในขาเกตและขาแตรนกับสายของแต่ละภาคขยาย เรียกเทคนิคนี้ว่าการแมตซ์ซิ่งอิมพีแดนซ์ของโหลดภายในขาเกตและขาแตรนกับสายส่ง (Optimum power matching technique)

เพื่อทำให้วงจรมายกกำลังแบบกระจายมีแบนด์วิดท์กว้าง อัตราขยายคงที่และให้กำลังเอาต์พุตสูงสุด จึงต้องพิจารณาค่าอิมพีแดนซ์ของโหลดภายในขาเกตและแตรนร่วมด้วย โดยวงจรสมมูลของเฟตที่ให้กำลังเอาต์พุตสูงสุดแสดงดังรูปที่ 2.25 เมื่อ $Z_{out\ opt}$ เป็นค่าอิมพีแดนซ์ของโหลดภายในขาแตรนซึ่งประกอบด้วยตัวต้านทาน R_{opt} ต่อขนานกับตัวเก็บประจุ C_{opt} ดังแสดงในสมการที่ 2.58 ส่วนสมการที่ 2.59 แสดงค่ากำลังเอาต์พุตสูงสุดที่ได้จากวงจร

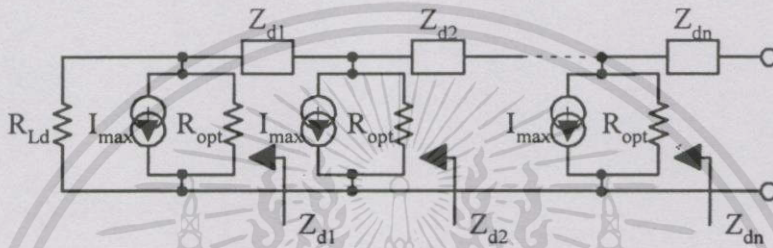


รูปที่ 2.25 วงจรสมมูลของเฟตที่ให้กำลังเอาต์พุตสูงสุด

$$Z_{out\ opt} = R_{opt} \parallel C_{opt} \quad (2.58)$$

$$P_{\max} = \frac{1}{8} I_{\max}^2 R_{\text{opt}} \quad (2.59)$$

เมื่อพิจารณาวงจรสมมูลของเฟดในรูปที่ 2.25 และ โครงสร้างของวงจรขยายในรูปที่ 2.23 ทำให้สามารถแยกพิจารณาวงจรขยายกำลังแบบกระจายออกป็นสายส่งเทียมนสองเส้นคือ สายส่งเทียมนเดรนและสายส่งเทียมนเกต ซึ่งแสดงในรูปที่ 2.26 และ 2.27 ตามลำดับ ในกรณีนี้ต้องทำให้ค่าอิมพีแดนซ์ภายในสายส่งแมตช์กับค่าอิมพีแดนซ์ของโหลดภายในเฟดจากภาคขยายหนึ่งไปอีกภาคขยายหนึ่ง โดยพิจารณาให้ตัวเก็บประจุภายในขาเดรนของเฟดถูกรวมไปกับสายส่งเทียมน



รูปที่ 2.26 การแมตช์อิมพีแดนซ์ภายในสายส่งเทียมนเดรน

จากรูปที่ 2.26 พบว่าสามารถทำให้ค่าอิมพีแดนซ์ภายในสายส่งแมตช์กับความต้านทานโหลดของเฟดแต่ละตัวได้ยกเว้นเฟดตัวแรกเท่านั้น เนื่องจากได้รับผลจากความต้านทานโหลดปลายสายส่ง (R_{Ld}) อย่างไรก็ตามสามารถทำให้เฟดตั้งแต่ตัวที่ 2 ขึ้นไปจับกำลังสูงสุดไปที่เอาต์พุตได้โดยการทำให้ค่าอิมพีแดนซ์คุณลักษณะที่สายส่งเดรนมีค่าเป็นดังสมการที่ 2.60 และ 2.61 ส่วนกำลังเอาต์พุตที่ได้จากวงจรจะเป็นดังสมการที่ 2.62 เมื่อ n คือจำนวนภาคขยายในวงจรขยาย

$$Z_{d1} = R_{\text{opt}} \quad (2.60)$$

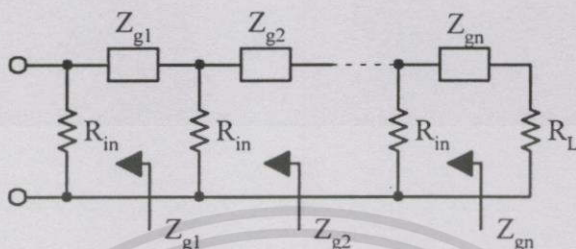
$$Z_{dk} = \frac{R_{\text{opt}}}{\left[\frac{R_{Ld}}{R_{Ld} + R_{\text{opt}}} + (k-1) \right]} ; 2 \leq k \leq n \quad (2.61)$$

$$P_{\text{out}} = \left[\frac{R_{Ld}}{R_{Ld} + R_{\text{opt}}} + (n-1) \right] \cdot P_{\max} \quad (2.62)$$

ในส่วนนี้มีข้อที่น่าสังเกตคือ สมการที่ 2.60, 2.61 และ 2.62 จะสามารถนำมาใช้งานได้ก็ต่อเมื่อวงจรต้องอยู่ภายใต้เงื่อนไขที่ให้ขนาดของแรงดันที่ตกคร่อมที่ขาเกตของเฟดแต่ละตัวมีค่าเท่ากัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ดังนั้นจึงต้องทำให้ค่าอิมพีแดนซ์คุณลักษณะของสายส่งเกิด (Z_{gk}) แมตช์กับความต้านทานโหลดที่ขาเกิดของเฟด (R_{in}) โดยพิจารณาให้ตัวเก็บประจุภายในขาเกิดของเฟดถูกรวมไปกับสายส่งเกิด ดังแสดงในรูปที่ 2.27 และค่าอิมพีแดนซ์คุณลักษณะของสายส่งเทียบเกิดแต่ละภาคขยายแสดงในสมการที่ 2.63 เมื่อ R_{Lg} คือความต้านทานโหลดปลายสายส่งเกิด



รูปที่ 2.27 การแมตช์อิมพีแดนซ์ภายในสายส่งเทียบเกิด

$$Z_{gk} = \frac{R_{in}}{[n+1-k]} \quad \text{และ} \quad R_{Lg} = R_{in} \quad (2.63)$$

จากการศึกษาพบว่าค่า R_{in} ของเฟดจะเปลี่ยนแปลงไปตามความถี่ ซึ่งจะทำให้การแมตช์อิมพีแดนซ์ที่สายส่งเกิดความถูกต้องแค่เพียงความถี่เดียวเท่านั้น แต่ปัญหานี้สามารถแก้ไขได้โดยการใช้ตัวเก็บประจุค่าต่างๆต่ออนุกรมที่ขาเกิดของเฟด ทำให้สามารถปรับค่าแรงดันตกคร่อมที่ขาเกิดของเฟดแต่ละตัวให้เท่ากันได้

บทที่ 3

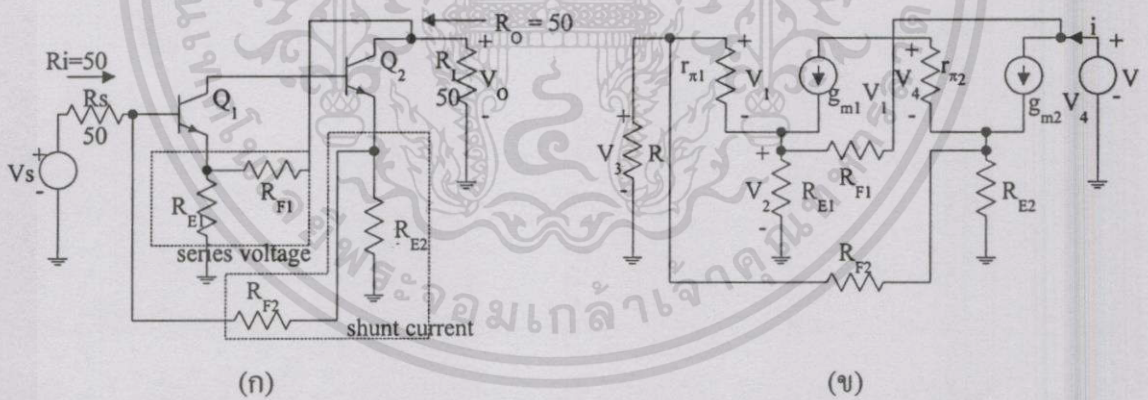
วงจรรขยายสัญญาณป้อนกลับแบบลบ

ในบทนี้จะกล่าวถึงการออกแบบและการสร้างวงจรรขยายสัญญาณความถี่สูง แบบคัตวีกว้าง โดยใช้อุปกรณ์แอกทีฟเป็นซิลิคอนไบโพลาร์ทรานซิสเตอร์ต่อเป็นวงจรรขยายสองภาค ภาคขยายที่สองจะต้องวงจรแบบคาร์ลิงตัน และใช้การป้อนกลับแบบวงรอบคู่ โดยได้ทำการออกแบบวงจรรขยายสัญญาณที่ใช้การป้อนกลับแบบลบวงรอบคู่ไว้ 2 แบบ คือ

1. วงจรรขยายสัญญาณกำลังต่ำ
2. วงจรรขยายสัญญาณกำลังปานกลาง

3.1 การออกแบบวงจร

รูปแบบของวงจรซึ่งใช้เทคนิคการป้อนกลับแบบลบวงรอบคู่แบบอนุกรม-ขนานร่วมกับการป้อนกลับแบบขนาน-อนุกรม (series voltage – shunt current feedback) แสดงในรูปที่ 3.1(ก) เทคนิคการป้อนกลับวงรอบคู่ทำให้วงจรมีอัตราขยายคงที่ แบบคัตวีกว้าง และสามารถปรับค่าอิมพีแดนซ์ที่อินพุตและเอาต์พุตของวงจรให้เป็น 50 โอห์ม ได้ง่าย [15-17]



รูปที่ 3.1 (ก) วงจรรขยายสัญญาณป้อนกลับแบบอนุกรม-ขนานร่วมกับการป้อนกลับแบบขนาน-อนุกรม
(ข) วงจรสมมูลที่สัญญาณขนาดเล็กของวงจร (ก)

วงจรที่ออกแบบประกอบด้วยวงจรรขยายสองภาค คือ Q_1 และ Q_2 ต่อกันแบบคาสเคด ตัวต้านทาน R_{E1} และ R_{F1} ต่อกันให้มีการป้อนกลับแบบอนุกรม-ขนาน ทำให้เกิดการป้อนกลับแรงดัน ส่วนตัวต้านทาน R_{E2} และ R_{F2} มีการป้อนกลับแบบขนาน-อนุกรม ทำให้เกิดการป้อนกลับกระแส วงจรสมมูลของสัญญาณขนาดเล็กที่ความถี่ต่ำของวงจรแสดงในรูป 3.1(ข) ซึ่งใช้คำนวณหาค่าความ

ด้านทานเอาต์พุต และอัตราขยายของวงจรได้โดยสมมติให้ $V_1 = 0$ และ $\beta_1 = \beta_2 \gg 1$ ค่าความต้านทานอินพุต (R_i) และเอาต์พุต (R_o) แสดงในสมการที่ 3.1 และ 3.2 ตามลำดับ

$$R_i = \left(\frac{RR_{E1}}{R_{E1} + R_{F1} + R} \cdot \frac{R_{E2} + R_{F2}}{R_{E2}} \right) // (R_{E2} + R_{F2}) \quad (3.1)$$

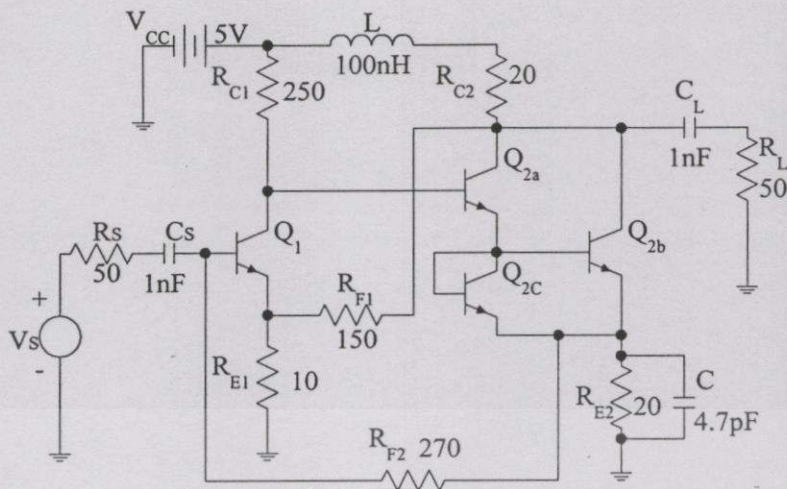
$$R_o = \frac{RR_{E2}(R_{E1} + R_{F1})}{R_{E1}(R_{E2} + R_{F2} + R)} // (R_{E1} + R_{F1}) \quad (3.2)$$

ในการหาอัตราขยายของวงจรต้องหาค่าพารามิเตอร์การป้อนกลับ (f) ทั้งแบบขนาน-อนุกรม (f_c) และแบบอนุกรม-ขนาน (f_v) และใช้ความสัมพันธ์ $\frac{V_o}{V_s} \approx \frac{1}{f}$ หาค่าอัตราขยายวงจรซึ่งแสดงไว้ในสมการที่ 3.3

$$\frac{V_o}{V_s} \approx \frac{1}{f} = \frac{1}{2} \frac{R_{E1} + R_{F1}}{R_{E1}} \quad (3.3)$$

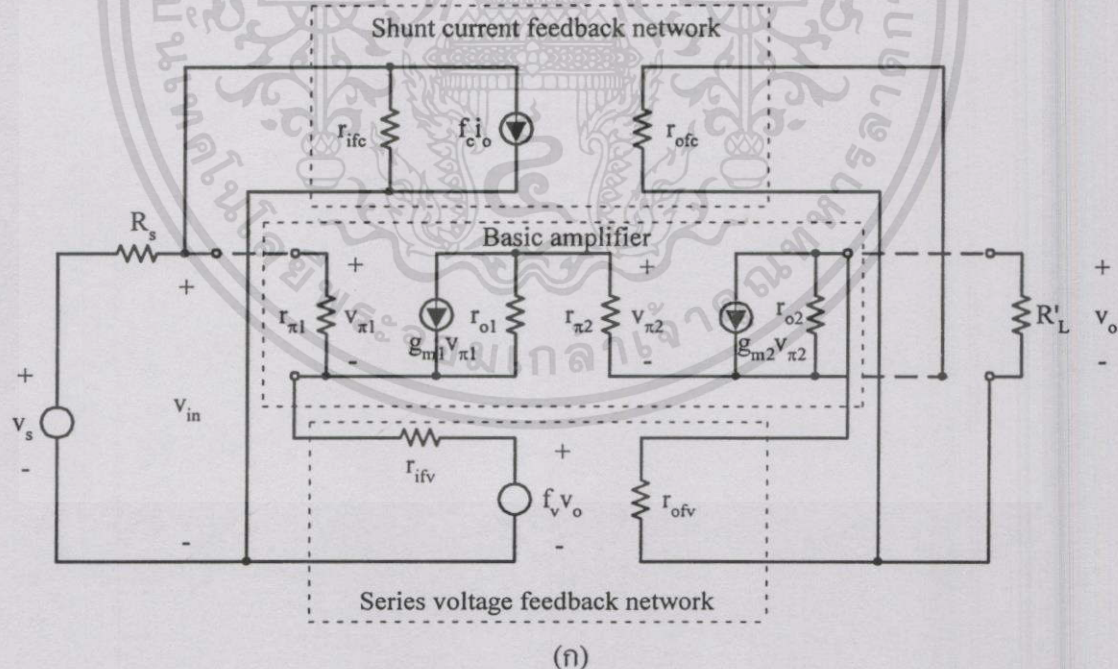
3.1.1 วงจรขยายสัญญาณกำลังต่ำ

โครงสร้างของวงจรขยายสัญญาณกำลังต่ำแสดงในรูปที่ 3.2 วงจรใช้อุปกรณ์แอกทิฟเป็นซิลิคอนไบโพลาร์ทรานซิสเตอร์ NPN BFG 540W ไบแอสซ์พพลาย (V_{CC}) 5 โวลต์ มีกระแสไหลผ่านที่ขาคอลเลกเตอร์ของ Q_1 , Q_{2a} และ Q_{2b} เท่ากับ 9, 26 และ 28 มิลลิแอมป์ ตามลำดับ ทรานซิสเตอร์ Q_2 ในรูปที่ 3.1(ก) แทนด้วย วงจรคาลิงตันแบบไดโอด ซึ่งได้แก่ทรานซิสเตอร์ Q_{2a} , Q_{2b} และ Q_{2c} ทำให้วงจรมีอัตราขยายเพิ่มขึ้น ความเพี้ยนของวงจรลดลง และภาคเอาต์พุตสามารถขับกระแสได้มากขึ้น ทำให้ได้กำลังเอาต์พุตสูงขึ้น $L(100\text{mH})$ ทำหน้าที่เป็นอาร์เอฟช็อก (RF choke) ทรานซิสเตอร์ Q_{2c} ต่อแบบไดโอดเพื่อควบคุมกระแสที่ไหลผ่านขาคอลเลกเตอร์ของ Q_{2a} ตัวด้านทาน R_{E2} และ R_{F2} ต่อให้มีการป้อนกลับแบบขนาน-อนุกรม ส่วนตัวด้านทาน R_{E1} และ R_{F1} ต่อให้มีการป้อนกลับแบบอนุกรม-ขนาน ค่าของตัวด้านทาน R_{F2} จะมีผลกับค่าอิมพีแดนซ์ที่อินพุตมาก ในขณะที่ค่าของ R_{F1} จะมีผลกับค่าอิมพีแดนซ์ที่เอาต์พุตมากกว่า [18]

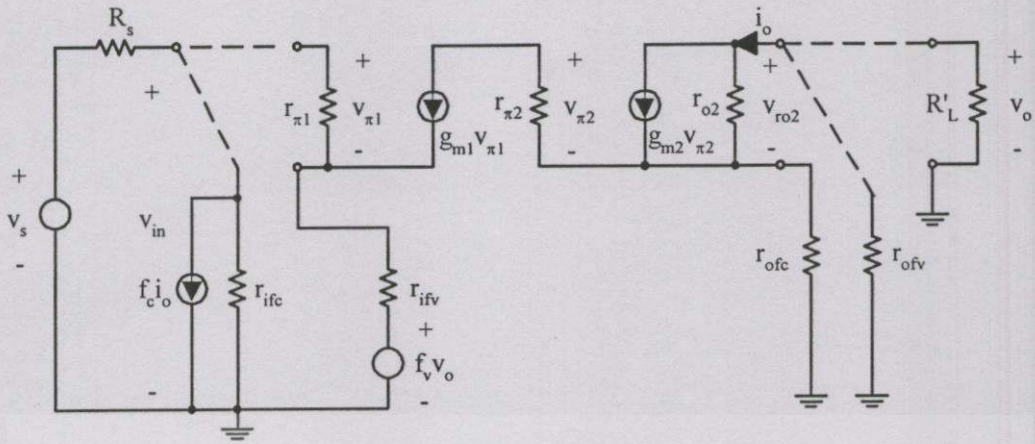


รูปที่ 3.2 โครงสร้างของวงจรขยายสัญญาณกำลังต่ำ

จากโครงสร้างของวงจรขยายสัญญาณกำลังต่ำในรูปที่ 3.2 สามารถคำนวณหาอัตราขยายของวงจร ความต้านทานอินพุต และความต้านทานเอาต์พุตได้โดยการพิจารณาวงจรสมมูลที่สัญญาณขนาดเล็กดังแสดงในรูปที่ 3.3



รูปที่ 3.3 วงจรสมมูลที่สัญญาณขนาดเล็กของวงจรขยายสัญญาณกำลังต่ำ



(ข)

รูปที่ 3.3 (ต่อ)

รูปที่ 3.3(ก) แสดงส่วนต่างๆของวงจรขยายสัญญาณกำลังต่ำซึ่งประกอบด้วย ส่วนของวงจรขยายสัญญาณพื้นฐาน ส่วนของการป้อนกลับแบบอนุกรม-ขนาน (series voltage feedback network) และส่วนของการป้อนกลับแบบขนานอนุกรม (shunt current feedback network) ซึ่งโครงสร้างของวงจรในรูปที่ 3.3(ก) สามารถพิจารณาได้เป็นวงจรในรูปที่ 3.3(ข) และเพื่อให้ง่ายต่อการคำนวณหาค่าต่างๆของวงจรจึงไม่นำค่าความต้านทานเอาต์พุตของ Q_1 และ R_{C1} มาพิจารณา

จากรูปที่ 3.3(ข) ทρανซิสเตอร์ Q_2 จะต่อเป็นวงจรคาร์ลิ่งตัน ดังนั้นค่า $r_{\pi 2}$ จะมีค่าเท่ากับสมการที่ 2.10 ค่า g_{m2} จะมีค่าเท่ากับสมการที่ 2.12 และค่า r_{o2} จะมีค่าเท่ากับสมการที่ 2.15 นอกจากนี้ค่า $r_{ifv} = R_{E1} // R_{F2}$, $r_{ofv} = R_{E1} + R_{F1}$, $f_v = \frac{R_{E1}}{R_{E1} + R_{F1}}$, $r_{ifc} = R_{E2} + R_{F2}$, $r_{ofc} = R_{E2} // R_{F2}$, $f_c = \frac{-R_{E2}}{R_{E2} + R_{F2}}$ และ $R'_L = R_L // R_{C2}$ จากรูปที่ 3.3(ข) สามารถคำนวณหาค่าอัตราขยายของวงจรได้เป็นดังสมการที่ 3.13 โดยการพิจารณาวงจรดังนี้

$$v_o = \frac{r_{ofv} // R'_L}{(r_{ofv} // R'_L) + r_{ofc}} \cdot v_{ro2} \quad (3.4)$$

$$v_{ro2} = -g_{m2} v_{\pi 2} \left\{ r_{o2} // \left[r_{ofc} + (r_{ofv} // R'_L) \right] \right\}$$

แทน $v_{r_{o2}}$ ในสมการที่ 3.4 ได้เป็น

$$v_o = \frac{-g_{m2}r_{o2}(r_{ofv} // R_L')}{r_{ofc} + r_{o2} + (r_{ofv} // R_L')} \cdot v_{\pi 2}$$

กำหนดให้ $R_{oo} = r_{ofv} // (r_{o2} + r_{ofc})$ จะได้

$$v_o = \frac{-g_{m2}r_{o2}(R_{oo} // R_L')}{r_{o2} + r_{ofc}} \cdot v_{\pi 2} \quad (3.5)$$

พิจารณาการรวมกระแสที่อินพุต

$$\frac{v_s - v_{in}}{R_s} = \frac{v_{in}}{r_{ifc}} + f_c i_o + \frac{v_{in} - f_v v_o}{r_{\pi 1} + r_{ifv}} \quad (3.6)$$

$$i_o = \frac{-v_o}{r_{ofv} // R_L'} = \frac{-v_o(r_{ofv} + R_L')}{r_{ofv} R_L'}$$

แทน i_o ในสมการที่ 3.6

$$\frac{v_s}{R_s} + \frac{f_c(r_{ofv} + R_L')}{r_{ofv} R_L'} v_o + \frac{f_v v_o}{r_{\pi 1} + r_{ifv}} = v_{in} \left[\frac{(r_{\pi 1} + r_{ifv})R_s + r_{ifc}(r_{\pi 1} + r_{ifv}) + r_{ifc}R_s}{r_{ifc}R_s(r_{\pi 1} + r_{ifv})} \right]$$

กำหนดให้ $R_{io} = r_{ifc} // (r_{\pi 1} + r_{ifv})$ ดังนั้น

$$\frac{v_s}{R_s} + \left[\frac{f_v}{r_{\pi 1} + r_{ifv}} + \frac{(r_{ofv} + R_L')}{r_{ofv} R_L'} \cdot f_c \right] v_o = v_{in} \left[\frac{R_{io} + R_s}{R_{io} R_s} \right]$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$v_{in} = \frac{R_{io}}{R_s + R_{io}} \cdot v_s + \frac{R_s R_{io}}{R_s + R_{io}} \left[\frac{f_v}{r_{\pi 1} + r_{ifv}} + \frac{(r_{ofv} + R_L')}{r_{ofv} R_L'} \cdot f_c \right] v_o \quad (3.7)$$

เนื่องจาก

$$v_{\pi 1} = (v_{in} - f_v v_o) \frac{r_{\pi 1}}{r_{\pi 1} + r_{ifv}}$$

ดังนั้น

$$v_{\pi 1} = \frac{r_{\pi 1}}{r_{\pi 1} + r_{ifv}} \cdot \left[\frac{R_{io}}{R_s + R_{io}} v_s + \frac{R_s R_{io}}{R_s + R_{io}} \left(\frac{f_v}{r_{\pi 1} + r_{ifv}} + \frac{r_{ofv} + R_L'}{r_{ofv} R_L'} \cdot f_c \right) v_o - f_v v_o \right] \quad (3.8)$$

สมการที่ 3.8 สามารถจัดให้อยู่ในรูป $a(v_s - f_v v_o)$ ได้ดังสมการที่ 3.9

$$v_{\pi 1} = \frac{r_{\pi 1} R_{io}}{(r_{\pi 1} + r_{ifv})(R_s + R_{io})} \left\{ v_s - \left(\left(1 + \frac{R_s}{r_{ifc}} \right) f_v - \left(1 + \frac{R_L'}{r_{ofv}} \right) \frac{R_s}{R_L'} f_c \right) v_o \right\} \quad (3.9)$$

เนื่องจาก

$$v_{\pi 2} = \frac{-g_{m1} v_{\pi 1}}{r_{\pi 2}} \quad (3.10)$$

แทนสมการที่ 3.9 และ 3.10 แทนในสมการที่ 3.5 ทำให้สามารถจัดสมการของแรงดันที่เอาต์พุตให้อยู่ในรูปของ $v_o = a(v_s - f_v v_o)$ ได้ดังสมการที่ 3.11

$$v_o = \frac{g_{m1} g_{m2} r_{\pi 1} r_{o2} R_{io} R_{oo} R_L'}{r_{\pi 2} (r_{o2} + r_{ofc}) (r_{\pi 1} + r_{ifv}) (R_s + R_{io}) (R_{oo} + R_L')} \left\{ v_s - \left(\left(1 + \frac{R_s}{r_{ifc}} \right) f_v - \left(1 + \frac{R_L'}{r_{ofv}} \right) \frac{R_s}{R_L'} f_c \right) v_o \right\} \quad (3.11)$$

ดังนั้น

$$a = \frac{g_{m1} g_{m2} r_{\pi 1} r_{o2} R_{io} R_{oo} R_L'}{r_{\pi 2} (r_{o2} + r_{ofc}) (r_{\pi 1} + r_{ifv}) (R_s + R_{io}) (R_{oo} + R_L')}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และ

$$f = \left(1 + \frac{R_s}{r_{ifc}}\right) f_v - \left(1 + \frac{R_L'}{r_{ofv}}\right) \frac{R_s}{R_L} f_c$$

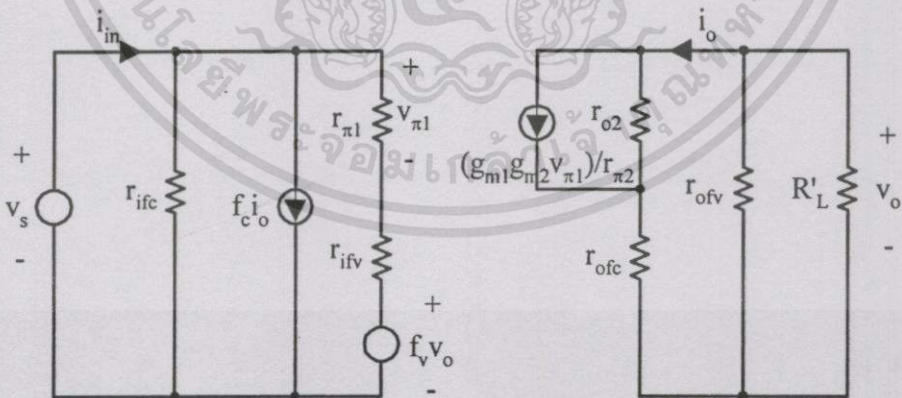
จากสมการที่ 3.11 ทำให้ทราบว่า $af \gg 1$ ดังนั้นอัตราขยายแรงดันวงปิด (close loop voltage gain) ของวงจรขยายสัญญาณกำลังต่ำประมาณเท่ากับ $\frac{1}{f}$ ดังแสดงในสมการที่ 3.12

$$\frac{v_o}{v_s} \approx \frac{1}{f} = \frac{1}{\left(1 + \frac{R_s}{r_{ifc}}\right) f_v - \left(1 + \frac{R_L'}{r_{ofv}}\right) \frac{R_s}{R_L} f_c} \quad (3.12)$$

เมื่อแทนค่าพารามิเตอร์ต่างๆของวงจรขยายสัญญาณกำลังต่ำในสมการที่ 3.12 จะทำให้อัตราขยายแรงดันวงปิดของวงจรเป็นดังสมการที่ 3.13

$$A_v \approx \frac{1}{f} = \frac{(R_{E1} + R_{F1})(R_{E2} + R_{F2})R_L'}{(R_{E1}R_L')(R_s + R_{E2} + R_{F2}) + (R_{E2}R_s)(R_{E1} + R_{F1} + R_L')} \quad (3.13)$$

สำหรับการคำนวณหาค่าความต้านทานอินพุตของวงจรขยายสัญญาณกำลังต่ำจะพิจารณาจากวงจรสมมูลในรูปที่ 3.4



รูปที่ 3.4 วงจรสมมูลของวงจรขยายสัญญาณกำลังต่ำที่ใช้คำนวณหาค่าความต้านทานอินพุต

จากรูป

$$i_{in} = \frac{v_{in}}{r_{ifc}} + f_c i_o + \frac{v_{in} - f_v v_o}{r_{\pi 1} + r_{ifv}}$$

และ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$i_o = \frac{-v_o}{r_{ofv} // R_L} = \frac{-(r_{ofv} + R_L')}{r_{ofv} R_L'} \cdot v_o$$

ดังนั้น

$$i_{in} = \frac{v_{in}}{R_{io}} + \left[- \left(1 + \frac{R_L'}{r_{ofv}} \right) \frac{f_c}{R_L'} - \frac{f_v}{r_{\pi 1} + r_{ifv}} \right] v_o \quad (3.14)$$

เมื่อ $R_{io} = r_{ifc} // (r_{\pi 1} + r_{ifv})$

จากสมการที่ 3.5, 3.10 และ $v_{\pi 1} = (v_{in} - f_v v_o) \frac{r_{\pi 1}}{r_{\pi 1} + r_{ifv}}$ ทำให้ได้

$$v_o = \frac{g_{m1} g_{m2} r_{\pi 1} r_{o2} R_{oo} R_L'}{r_{\pi 2} (r_{o2} + r_{ofc}) (r_{\pi 1} + r_{ifv}) (R_{oo} + R_L')} \cdot (v_{in} - f_v v_o)$$

$$v_o \left(\frac{R_{io}}{R_s + R_{io}} \right) = \frac{g_{m1} g_{m2} r_{\pi 1} r_{o2} R_{oo} R_L'}{r_{\pi 2} (r_{o2} + r_{ofc}) (r_{\pi 1} + r_{ifv}) (R_{oo} + R_L')} \cdot (v_{in} - f_v v_o) \left(\frac{R_{io}}{R_s + R_{io}} \right) = a(v_{in} - f_v v_o)$$

ดังนั้น

$$v_o = \frac{a \left(1 + \frac{R_s}{R_{io}} \right) v_{in}}{1 + a \left(1 + \frac{R_s}{R_{io}} \right) f_v} \quad (3.15)$$

แทนสมการที่ 3.15 ในสมการที่ 3.14 ได้เป็นสมการที่ 3.16

$$i_{in} R_{io} = v_{in} + \left[-R_{io} \left(1 + \frac{R_L'}{r_{ofv}} \right) \frac{f_c}{R_L'} - \frac{r_{ifc}}{r_{\pi 1} + r_{ifv} + r_{ifc}} f_v \right] \frac{a \left(1 + \frac{R_s}{R_{io}} \right)}{1 + a \left(1 + \frac{R_s}{R_{io}} \right) f_v} \cdot v_{in} \quad (3.16)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\frac{i_{in} R_{io}}{v_{in}} = \frac{1 - a(R_s + R_{io}) \left(1 + \frac{R_L'}{r_{ofv}} \right) \frac{f_c}{R_L} + a f_v \left[\left(\frac{R_{io} + R_s}{R_{io}} \right) \left\{ 1 - \frac{r_{ifc}}{r_{\pi 1} + r_{ifv} + r_{ifc}} \right\} \right]}{1 + a \left(1 + \frac{R_s}{R_{io}} \right) f_v}$$

$$= \frac{1 - a(R_s + R_{io}) \left\{ \left(1 + \frac{R_L'}{r_{ofv}} \right) \frac{f_c}{R_L} - \frac{f_v}{r_{ifc}} \right\}}{1 + a \left(1 + \frac{R_s}{R_{io}} \right) f_v}$$

ดังนั้นค่าความต้านทานอินพุตของวงจรถ่ายสัญญาณกำลังคือ

$$\frac{v_{in}}{i_{in}} = R_{in} = \frac{1 + a \left(1 + \frac{R_s}{R_{io}} \right) f_v}{1 - a(R_s + R_{io}) \left\{ \left(1 + \frac{R_L'}{r_{ofv}} \right) \frac{f_c}{R_L} - \frac{f_v}{r_{ifc}} \right\}} \cdot R_{io} \quad (3.17)$$

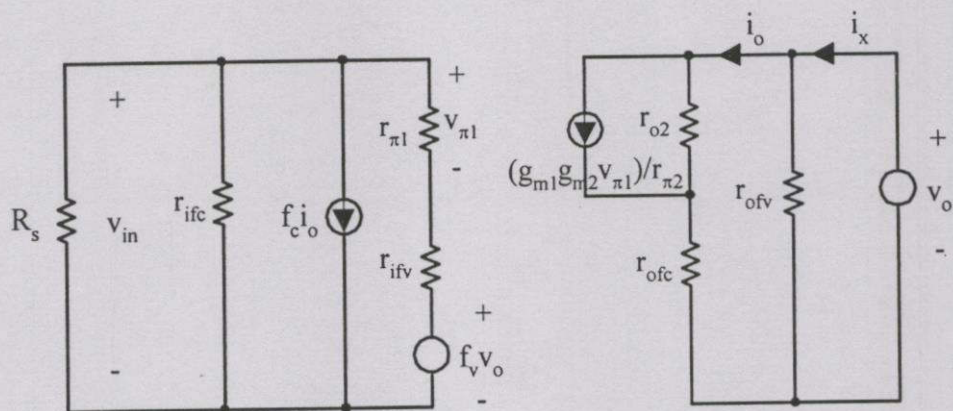
สำหรับวงจรถ่ายที่มีค่า $a \gg 1$ จะทำให้ค่าความต้านทานอินพุตมีค่าประมาณดังสมการที่ 3.18

$$\frac{v_{in}}{i_{in}} = R_{in} \approx \frac{f_v}{\frac{f_v}{r_{ifc}} - \left(1 + \frac{R_L'}{r_{ofv}} \right) \frac{f_c}{R_L}} \quad (3.18)$$

เมื่อแทนค่าพารามิเตอร์ต่างๆลงในสมการที่ 3.18 แล้วจะทำให้ได้สมการของความต้านทานอินพุตของวงจรถ่ายสัญญาณกำลังค้ำเป็นดังสมการที่ 3.19

$$R_{in} = \frac{R_{E1} R_L' (R_{E2} + R_{F2})}{R_{E1} R_L' + (R_{E1} + R_{F1} + R_L') R_{E2}} \quad (3.19)$$

ในการคำนวณหาค่าความต้านทานที่เอาต์พุตของวงจรถ่ายสัญญาณกำลังค้ำจะใช้วงจรสมมูลดังแสดงในรูปที่ 3.5



รูปที่ 3.5 วงจรสมมูลของวงจรขยายสัญญาณกำลังต่ำที่ใช้คำนวณหาความต้านทานเอาต์พุต

$$i_x = \frac{v_o}{r_{ofv}} + i_o \quad (3.20)$$

$$v_o = (r_{o2} + r_{ofc}) \cdot i_o - \frac{g_{m1} g_{m2} r_{o2}}{r_{\pi 2}} \cdot v_{\pi 1} \quad (3.21)$$

ดังนั้น

$$i_o = \frac{v_o}{(r_{o2} + r_{ofc})} + \frac{g_{m1} g_{m2} r_{o2}}{r_{\pi 2} (r_{o2} + r_{ofc})} \cdot v_{\pi 1} \quad (3.22)$$

แทนสมการที่ 3.22 ในสมการที่ 3.20 จะได้

$$i_x = \frac{v_o}{r_{ofv}} + \frac{v_o}{(r_{o2} + r_{ofc})} + \frac{g_{m1} g_{m2} r_{o2}}{r_{\pi 2} (r_{o2} + r_{ofc})} \cdot v_{\pi 1}$$

ดังนั้น

$$i_x = \frac{v_o}{R_{oo}} + \frac{g_{m1} g_{m2} r_{o2}}{r_{\pi 2} (r_{o2} + r_{ofc})} \cdot v_{\pi 1} \quad (3.23)$$

เมื่อ $R_{oo} = r_{ofv} \parallel (r_{o2} + r_{ofc})$

และเนื่องจาก

$$\frac{v_{in}}{R_s \parallel r_{ifc}} + f_c i_o + \frac{(v_{in} - f_v v_o)}{r_{\pi 1} + r_{ifv}} = 0$$

$$v_{in} = \frac{R_s R_{io}}{R_s + R_{io}} \left\{ \frac{f_v}{r_{\pi 1} + r_{ifv}} \cdot v_o - f_c i_o \right\} \quad (3.24)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แรงดันที่ตกคร่อม $r_{\pi 1}$ มีค่าเท่ากับสมการที่ 3.25

$$v_{\pi 1} = \frac{r_{\pi 1}}{(r_{\pi 1} + r_{ifv})} (v_{in} - f_v v_o) \quad (3.25)$$

แทนสมการที่ 3.24 ในสมการที่ 3.25

$$v_{\pi 1} = \frac{r_{\pi 1}}{(r_{\pi 1} + r_{ifv})} \left(\frac{R_s R_{io}}{(R_s + R_{io})} \cdot \frac{f_v}{(r_{\pi 1} + r_{ifv})} \cdot v_o - f_v v_o - \frac{R_s R_{io}}{R_s + R_{io}} f_c i_o \right) \quad (3.26)$$

แทน $i_o = i_x - \frac{v_o}{r_{ofv}}$ ลงในสมการที่ 3.26

$$v_{\pi 1} = \frac{r_{\pi 1}}{r_{\pi 1} + r_{ifv}} \left\{ - \left(\frac{R_s R_{io}}{R_s + R_{io}} \right) f_c i_x + \left[\left(\frac{R_s R_{io}}{R_s + R_{io}} \right) \frac{f_c}{r_{ofv}} - \frac{R_{io} (R_s + r_{ifc})}{r_{ifc} (R_s + R_{io})} f_v \right] \cdot v_o \right\} \quad (3.27)$$

แทนสมการที่ 3.27 ในสมการที่ 3.23 ได้

$$i_x = \frac{v_o}{R_{oo}} - \frac{a R_s (R_{oo} + R_L')}{R_{oo} R_L'} \cdot f_c i_x + \frac{a R_s (R_{oo} + R_L')}{r_{ofv} R_{oo} R_L'} \cdot f_c v_o - \frac{a (r_{ifc} + R_s) (R_{oo} + R_L')}{r_{ifc} R_{oo} R_L'} \cdot f_v v_o$$

$$i_x \left[1 + a \left(1 + \frac{R_{oo}}{R_L'} \right) \frac{R_s}{R_{oo}} \cdot f_c \right] = \frac{v_o}{R_{oo}} \left\{ 1 + a \left(1 + \frac{R_{oo}}{R_L'} \right) \frac{R_s}{r_{ofv}} \cdot f_c - a \left(1 + \frac{R_s}{r_{ifc}} \right) \left(1 + \frac{R_{oo}}{R_L'} \right) \cdot f_v \right\}$$

ดังนั้น

$$\frac{v_o}{i_x} = R_o = \frac{\left[1 + a \left(1 + \frac{R_{oo}}{R_L'} \right) \frac{R_s}{R_{oo}} \cdot f_c \right] R_{oo}}{\left\{ 1 + a \left(1 + \frac{R_{oo}}{R_L'} \right) \left[\frac{R_s}{r_{ofv}} \cdot f_c - \left(1 + \frac{R_s}{r_{ifc}} \right) \cdot f_v \right] \right\}}$$

ถ้า $a \gg 1$ จะได้ความต้านทานเอาต์พุตของวงจรเป็นดังสมการที่ 3.28

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

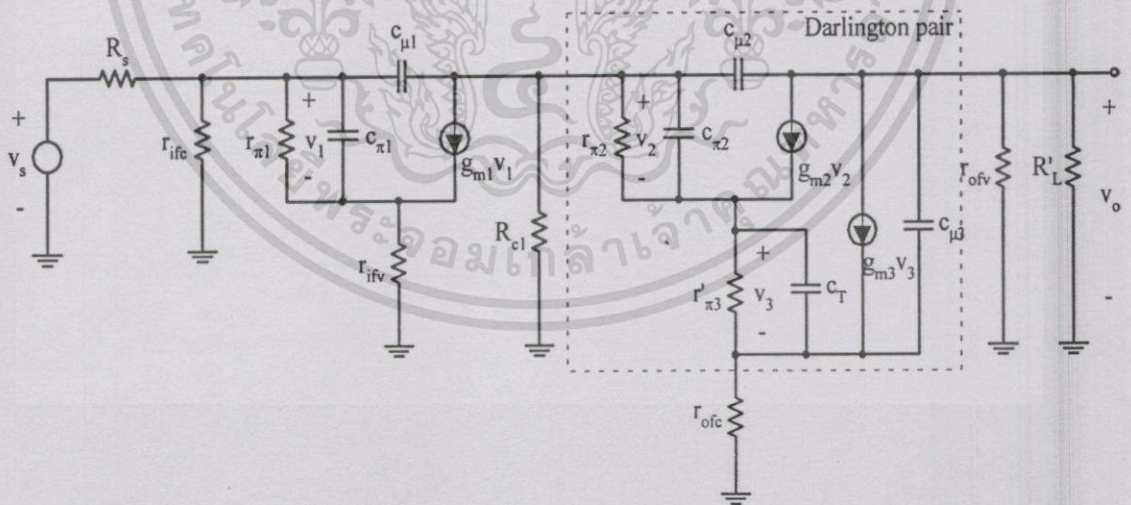
$$R_o \approx \frac{R_s f_c}{\frac{R_s}{r_{ofv}} \cdot f_c - \left(1 + \frac{R_s}{r_{ifc}}\right) \cdot f_v} \quad (3.28)$$

เมื่อแทนค่าพารามิเตอร์ต่างๆลงในสมการที่ 3.28 แล้วจะทำให้ได้สมการของความต้านทานเอาต์พุตของวงจรขยายสัญญาณกำลังต่ำเป็นดังสมการที่ 3.29

$$R_o \approx \frac{R_s R_{E2} (R_{E1} + R_{F1})}{R_s R_{E2} + R_{E1} (R_{E2} + R_{F2} + R_s)} \quad (3.29)$$

สำหรับการหาผลตอบสนองทางความถี่สูง (ω_H) ของวงจรขยายสัญญาณกำลังต่ำในวิชานิพนธ์นี้ได้ใช้วิธีการที่เรียกว่า “ค่าคงตัวทางเวลาแบบเปิดวงจร” (Open Circuit Time Constants) [19] โดยรายละเอียดของวิธีการนี้ได้อธิบายเพิ่มเติมไว้ในภาคผนวก และเพื่อให้สามารถคำนวณหาผลตอบสนองความถี่ของวงจรได้ง่ายขึ้นจึงไม่นำค่าความต้านทานภายในตัวทรานซิสเตอร์ r_{o1} และ r_{o2} มาพิจารณา

วงจรสมมูลที่ใช้คำนวณหาผลตอบสนองความถี่สูงของวงจรขยายสัญญาณกำลังต่ำแสดงในรูปที่ 3.6 จากรูปแสดงให้เห็นว่าต้องคำนวณหาค่าคงตัวทางเวลาของอาร์และซี (RC Time constants) ทั้งหมด 6 ครั้ง คือ $c_{\pi 1} R_{\pi 1}$, $c_{\mu 1} R_{\mu 1}$, $c_{\pi 2} R_{\pi 2}$, $c_{\mu 2} R_{\mu 2}$, $c_T R_T$ และ $c_{\mu 3} R_{\mu 3}$ ดังนี้

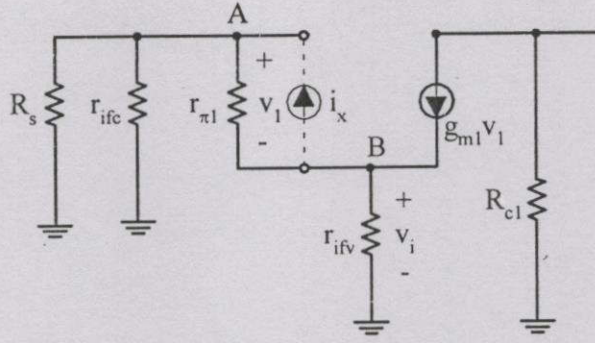


รูปที่ 3.6 วงจรสมมูลความถี่สูงของวงจรขยายสัญญาณกำลังต่ำ

ในการคำนวณหาค่า $R_{\pi 1}$ สามารถพิจารณาวงจรในรูปที่ 3.6 เป็นวงจรในรูปที่ 3.7 ได้โดย

$$R_{\pi 1} \equiv \frac{v_1}{i_x}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.7 วงจรสมมูลของวงจรขยายสัญญาณกำลังต่ำที่ใช้คำนวณหาค่า $R_{\pi 1}$

จากรูป

$$i_x = \frac{v_1}{r_{\pi 1}} + \frac{(v_1 + v_i)}{R_s'} \quad (3.30)$$

เมื่อ

$$R_s' = R_s // r_{ifc}$$

พิจารณาการรวมกันของกระแสที่จุด B

$$\frac{v_i}{r_{ifv}} = g_{m1}v_1 - i_x + \frac{v_1}{r_{\pi 1}}$$

$$v_i = \left(g_{m1}v_1 + \frac{v_1}{r_{\pi 1}} - i_x \right) r_{ifv}$$

(3.31)

แทนสมการที่ 3.31 ในสมการที่ 3.30

$$i_x = \frac{v_1}{r_{\pi 1}} + \frac{v_1}{R_s'} + \frac{r_{ifv}g_{m1}}{R_s'}v_1 + \frac{r_{ifv}}{r_{\pi 1}R_s'}v_1 - \frac{r_{ifv}}{R_s'}i_x$$

$$i_x = \frac{v_1}{r_{\pi 1}} + \left(\frac{1 + r_{ifv}g_{m1}}{R_s' + r_{ifv}} \right) v_1$$

ดังนั้น

$$R_{\pi 1} \equiv \frac{v_1}{i_x} = r_{\pi 1} // \frac{R_s' + r_{ifv}}{1 + r_{ifv}g_{m1}}$$

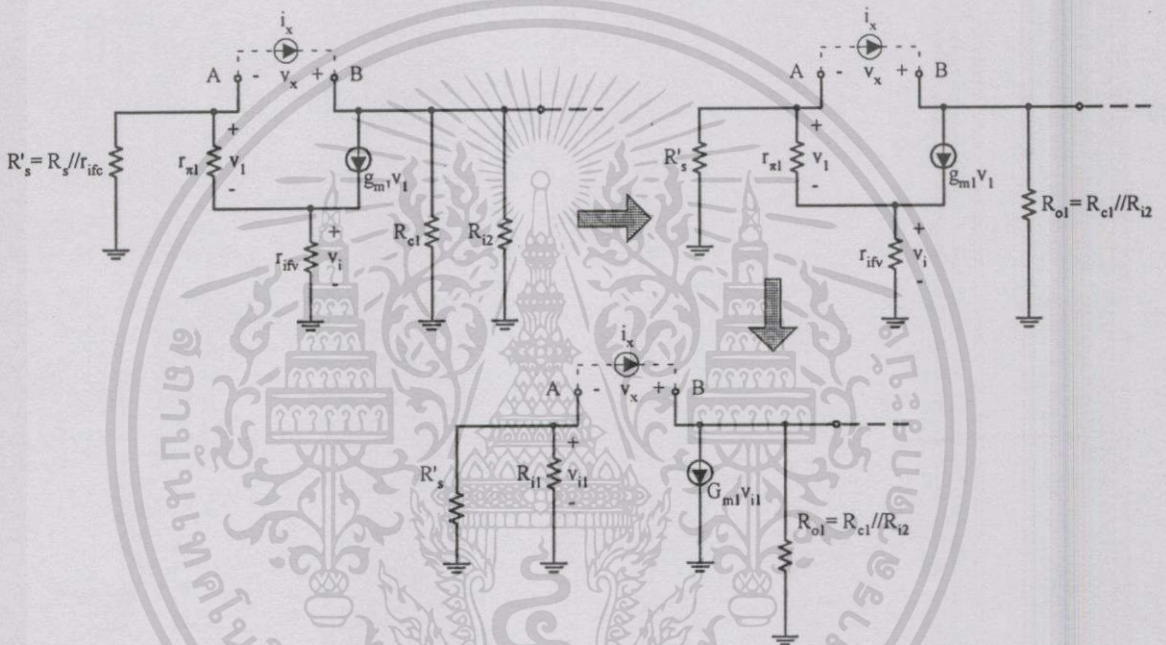
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ทำให้สามารถคำนวณหาค่าคงตัวทางเวลาอาร์ซี ตัวที่ 1 ได้เป็นดังสมการที่ 3.32

$$\tau_1 = c_{\pi 1} R_{\pi 1} = c_{\pi 1} \left[r_{\pi 1} // \frac{R_s' + r_{ifv}}{1 + g_{m1} r_{ifv}} \right] \quad (3.32)$$

ในการคำนวณหาค่า $R_{\mu 1}$ สามารถพิจารณาวงจรในรูปที่ 3.6 เป็นวงจรในรูปที่ 3.8 ได้โดย

$$R_{\mu 1} \equiv \frac{v_x}{i_x}$$



รูปที่ 3.8 วงจรสมมูลของวงจรขยายสัญญาณกำลังต่ำที่ใช้คำนวณหาค่า $R_{\mu 1}$

จากรูป

$$R_{i1} = r_{\pi 1} + r_{ifv} (\beta_1 + 1) \approx r_{\pi 1} (1 + g_{m1} r_{ifv})$$

$$G_{m1} = \frac{g_{m1}}{1 + g_{m1} r_{ifv}}$$

และ

$$R_{o1} = R_{c1} // R_{i2}$$

โดยที่

$$R_{i2} = r_{\pi 2} + (\beta_2 + 1) \left[r_{\pi 3}' (1 + g_{m3} r_{ofc}) \right]$$

ดังนั้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$R_{i2} \approx r_{\pi 2} \left[1 + g_{m2} r_{\pi 3}' (1 + g_{m3} r_{ofc}) \right]$$

พิจารณาที่จุด A

$$i_x = \frac{-v_{i1}}{R_s' // R_{i1}}$$

ดังนั้น

$$v_{i1} = -i_x R_{i1}' \quad (3.33)$$

เมื่อ $R_{i1}' = R_s' // R_{i1}$

พิจารณาที่จุด B

$$i_x = G_{m1} v_{i1} + \frac{(v_x + v_{i1})}{R_{o1}} \quad (3.34)$$

แทนสมการที่ 3.33 ในสมการที่ 3.34

$$i_x = -G_{m1} i_x R_{i1}' + \frac{v_x}{R_{o1}} - i_x \frac{R_{i1}'}{R_{o1}}$$

ดังนั้น

$$R_{\mu 1} \equiv \frac{v_x}{i_x} = R_{o1} + R_{i1}' + G_{m1} R_{o1} R_{i1}'$$

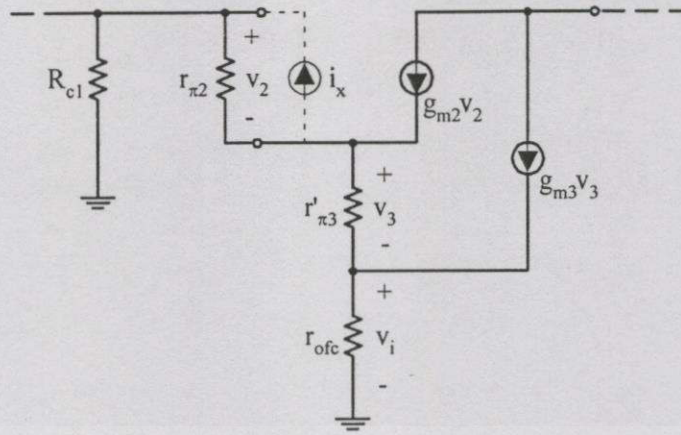
$$R_{\mu 1} = [R_{c1} // R_{i2}] + [R_s' // R_{i1}] + G_{m1} [R_s' // R_{i1}] [R_{c1} // R_{i2}]$$

ทำให้สามารถคำนวณหาค่าคงตัวทางเวลาอาร์ซี ตัวที่ 2 ได้เป็นดังสมการที่ 3.35

$$\tau_2 = c_{\mu 1} R_{\mu 1} = c_{\mu 1} [R_{o1} + R_{i1}' + G_{m1} R_{o1} R_{i1}'] \quad (3.35)$$

ในการคำนวณหาค่า $R_{\pi 2}$ สามารถพิจารณาวงจรในรูปที่ 3.6 เป็นวงจรในรูปที่ 3.9 ได้โดย

$$R_{\pi 2} \equiv \frac{v_2}{i_x}$$



รูปที่ 3.9 วงจรสมมูลของวงจรขยายสัญญาณกำลังค่าที่ใช้คำนวณหาค่า $R_{\pi 2}$

จากรูป

$$i_x = \frac{v_2}{r_{\pi 2}} + \frac{(v_2 + v_3 + v_i)}{R_{c1}} \quad (3.36)$$

และ

$$v_3 = \left(g_{m2}v_2 + \frac{v_2}{r_{\pi 2}} - i_x \right) r'_{\pi 3} \quad (3.37)$$

$$v_i = \left(g_{m3} + \frac{1}{r_{\pi 3}} \right) \left[g_{m2}v_2 + \frac{v_2}{r_{\pi 2}} - i_x \right] r'_{\pi 3} r_{ofc} \quad (3.38)$$

แทนสมการที่ 3.37 และ 3.38 ในสมการที่ 3.36 ได้

$$i_x = \frac{v_2}{r_{\pi 2}} + \frac{v_2}{R_{c1}} + \frac{r'_{\pi 3}}{R_{c1}} \left(g_{m2}v_2 + \frac{v_2}{r_{\pi 2}} - i_x \right) + \frac{r'_{\pi 3} r_{ofc}}{R_{c1}} \left(g_{m3} + \frac{1}{r_{\pi 3}} \right) \left[g_{m2}v_2 + \frac{v_2}{r_{\pi 2}} - i_x \right]$$

$$i_x = \frac{v_2}{r_{\pi 2}} + \frac{\left[1 + g_{m2}r'_{\pi 3} + g_{m2}r'_{\pi 3} r_{ofc} \left(g_{m3} + \frac{1}{r_{\pi 3}} \right) \right]}{\left[R_{c1} + r_{\pi 3} + r_{\pi 3} r_{ofc} \left(g_{m3} + \frac{1}{r_{\pi 3}} \right) \right]} \cdot v_2$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ดังนั้น

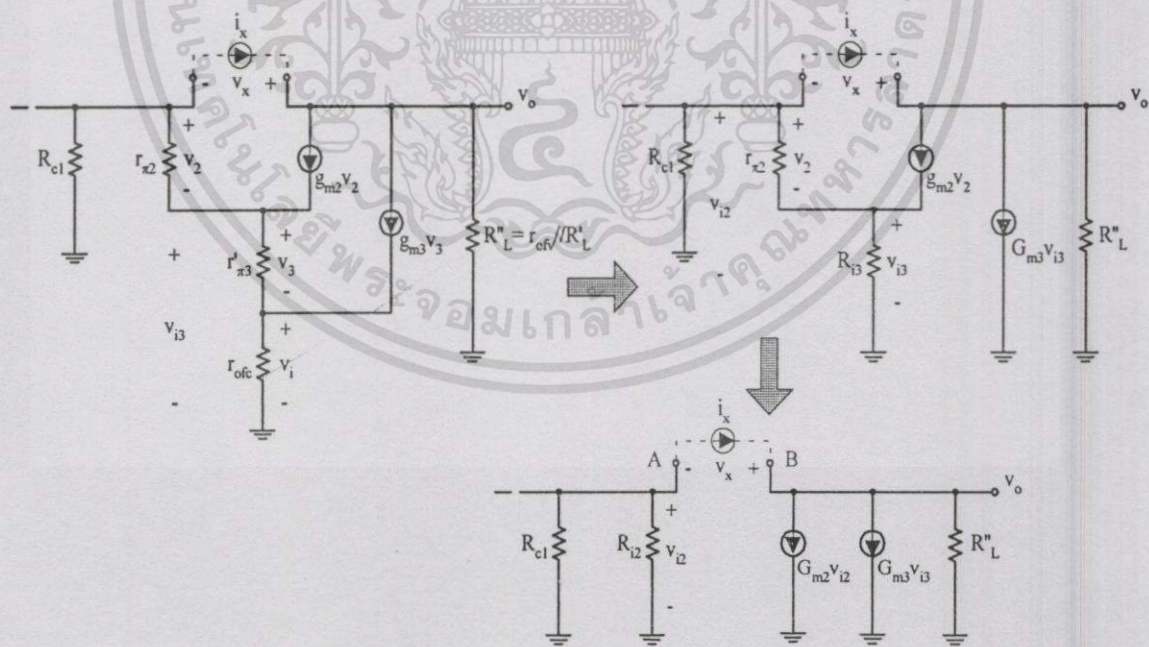
$$R_{\pi 2} \equiv \frac{v_2}{i_x} = r_{\pi 2} \parallel \left[\frac{R_{c1} + r_{\pi 3}' + r_{\pi 3}' r_{ofc} \left(g_{m3} + \frac{1}{r_{\pi 3}} \right)}{1 + g_{m2} r_{\pi 3}' + g_{m2} r_{\pi 3}' r_{ofc} \left(g_{m3} + \frac{1}{r_{\pi 3}} \right)} \right]$$

ทำให้สามารถคำนวณหาค่าคงตัวทางเวลาอาร์ซี ตัวที่ 3 ได้เป็นดังสมการที่ 3.39

$$\tau_3 = c_{\pi 2} R_{\pi 2} = c_{\pi 2} \left\{ r_{\pi 2} \parallel \left[\frac{R_{c1} + r_{\pi 3}' + r_{\pi 3}' r_{ofc} \left(g_{m3} + \frac{1}{r_{\pi 3}} \right)}{1 + g_{m2} r_{\pi 3}' + g_{m2} r_{\pi 3}' r_{ofc} \left(g_{m3} + \frac{1}{r_{\pi 3}} \right)} \right] \right\} \quad (3.39)$$

ในการคำนวณหาค่า $R_{\mu 2}$ สามารถพิจารณาวงจรในรูปที่ 3.6 เป็นวงจรในรูปที่ 3.10 ได้โดย

$$R_{\mu 2} \equiv \frac{v_x}{i_x}$$



รูปที่ 3.10 วงจรสมมูลของวงจรขยายสัญญาณกำลังต่ำที่ใช้คำนวณหาค่า $R_{\mu 2}$

จากรูป

$$G_{m3} \approx \frac{g_{m3}}{1 + g_{m3}r_{ofc}}$$

$$G_{m2} \approx \frac{g_{m2}}{1 + g_{m2}R_{i3}}$$

$$R_L'' = r_{ofv} // R_L'$$

$$R_{i3} = r_{\pi3}' + (\beta_3 + 1)r_{ofc} \approx r_{\pi3}'(1 + g_{m3}r_{ofc})$$

$$R_{i2} = r_{\pi2} + (\beta_2 + 1)R_{i3} \approx r_{\pi2} \left[1 + g_{m2}r_{\pi3}'(1 + g_{m3}r_{ofc}) \right]$$

พิจารณาที่จุด A

$$i_x = \frac{-v_{i2}}{R_{c1} // R_{i2}}$$

ดังนั้น

$$v_{i2} = -i_x R_{i2} \quad (3.40)$$

เมื่อ $R_{i2}' = R_{c1} // R_{i2}$

และ

$$v_{i3} = (\beta_2 + 1)i_{b2}R_{i3} = -(\beta_2 + 1) \left(i_x + \frac{v_{i2}}{R_{c1}} \right) R_{i3} \quad (3.41)$$

พิจารณาที่จุด B

$$i_x = G_{m2}v_{i2} + G_{m3}v_{i3} + \frac{(v_x + v_{i2})}{R_L''} \quad (3.42)$$

แทนสมการที่ 3.40 และ 3.41 ลงในสมการที่ 3.42 ได้

$$i_x \left[1 + G_{m2}R_{i2}' + \frac{R_{i2}'}{R_L''} + G_{m3}(\beta_2 + 1)R_{i2}' \frac{R_{i3}}{R_{i2}} \right] = \frac{v_x}{R_L''}$$

ดังนั้น

$$R_{\mu4} \equiv \frac{v_x}{i_x} = R_L'' + R_{i2}' + G_{m2}R_L''R_{i2}' + G_{m3}(\beta_2 + 1)R_L''R_{i2}' \frac{R_{i3}}{R_{i2}}$$

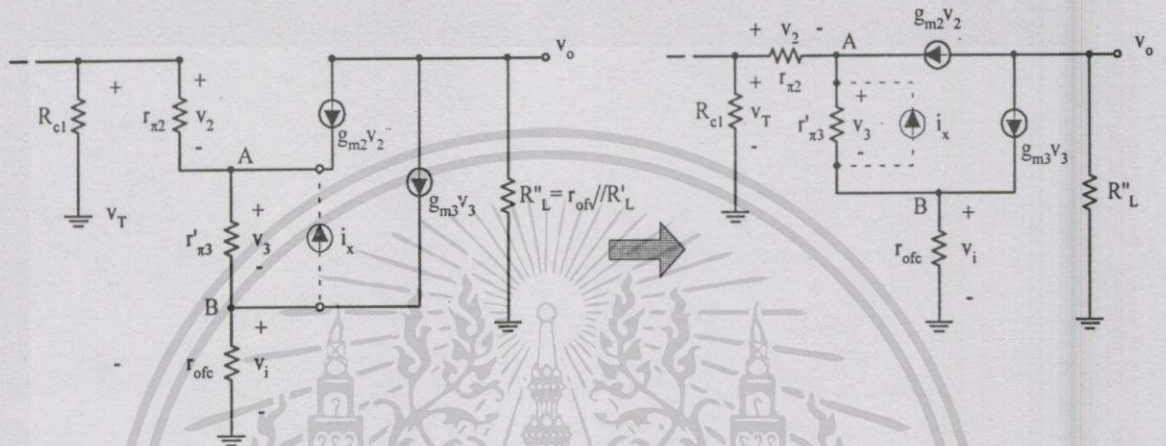
ทำให้สามารถคำนวณหาค่าคงตัวทางเวลาอาร์ซี ตัวที่ 4 ได้เป็นดังสมการที่ 3.43

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\tau_4 = c_{\mu 4} R_{\mu 4} = c_{\mu 4} \left[R_L'' + R_{i2}' + G_{m2} R_L'' R_{i2}' + G_{m3} (\beta_2 + 1) R_L'' R_{i2}' \frac{R_{i3}}{R_{i2}} \right] \quad (3.43)$$

ในการคำนวณหาค่า R_T สามารถพิจารณาวงจรในรูปที่ 3.6 เป็นวงจรในรูปที่ 3.11 ได้โดย

$$R_T \equiv \frac{v_3}{i_x}$$



รูปที่ 3.11 วงจรสมมูลของวงจรขยายสัญญาณกำลังค่าที่ใช้คำนวณหาค่า R_T

จากรูป พิจารณาที่จุด A

$$i_x = \frac{v_3}{r_{\pi 3}} - \left(g_{m2} + \frac{1}{r_{\pi 2}} \right) v_2 \quad (3.44)$$

พิจารณาวงรอบกระแส

$$\frac{v_2 + v_3 + v_i}{R_{c1}} = \frac{v_2}{r_{\pi 2}} + \frac{v_3}{r_{\pi 3}} + \frac{v_i}{r_{ofc}}$$

$$\frac{(r_{\pi 2} - R_{c1})}{r_{\pi 2} R_{c1}} v_2 = \frac{(R_{c1} - r_{\pi 3})}{r_{\pi 3} R_{c1}} v_3 + \frac{(R_{c1} - r_{ofc})}{r_{ofc} R_{c1}} v_i \quad (3.45)$$

พิจารณาที่จุด B

$$v_i = \left(g_{m3} v_3 + \frac{v_3}{r_{\pi 3}} - i_x \right) \cdot r_{ofc} \quad (3.46)$$

แทนสมการที่ 3.46 ในสมการที่ 3.45 ได้

$$\frac{(r_{\pi 2} - R_{c1})}{r_{\pi 2}} v_2 = \frac{(R_{c1} - r_{\pi 3})}{r_{\pi 3}} v_3 + \frac{(R_{c1} - r_{ofc})}{r_{\pi 3}} (g_{m3} r_{\pi 3}' v_3 + v_3 - r_{\pi 3}' i_x)$$

$$v_2 = r_{\pi 2} \frac{\left[(2 + r_{\pi 3}' g_{m3}) R_{c1} - r_{\pi 3}' - r_{ofc} - r_{\pi 3}' r_{ofc} g_{m3} \right] v_3}{r_{\pi 3}' (r_{\pi 2} - R_{c1})} + r_{\pi 2} \frac{(r_{ofc} - R_{c1})}{r_{\pi 2} - R_{c1}} i_x$$

กำหนดให้ $R' = (2 + r_{\pi 3}' g_{m3}) R_{c1} - r_{\pi 3}' - r_{ofc} - r_{\pi 3}' r_{ofc} g_{m3}$ ดังนั้น

$$v_2 = \frac{r_{\pi 2} R'}{r_{\pi 3}' (r_{\pi 2} - R_{c1})} v_3 + \frac{r_{\pi 2} (R_{c1} - r_{ofc})}{R_{c1} - r_{\pi 2}} i_x \quad (3.47)$$

แทนสมการที่ 3.47 ในสมการที่ 3.44 ได้

$$i_x = \frac{v_3}{r_{\pi 3}'} - \left(g_{m2} + \frac{1}{r_{\pi 2}'} \right) \left[\frac{r_{\pi 2} R'}{r_{\pi 3}' (r_{\pi 2} - R_{c1})} v_3 + \frac{r_{\pi 2} (R_{c1} - r_{ofc})}{R_{c1} - r_{\pi 2}} i_x \right]$$

$$i_x + (g_{m2} r_{\pi 2}' + 1) \frac{(R_{c1} - r_{ofc})}{(R_{c1} - r_{\pi 2})} i_x = \frac{v_3}{r_{\pi 3}'} - \frac{(g_{m2} r_{\pi 2}' + 1) R'}{r_{\pi 3}' (r_{\pi 2} - R_{c1})} v_3$$

เนื่องจาก $v_3 = v_x$ ดังนั้น

$$R_T \equiv \frac{v_x}{i_x} = \frac{[(R_{c1} - r_{\pi 2}) + (g_{m2} r_{\pi 2}' + 1)(R_{c1} - r_{ofc})]}{(R_{c1} - r_{\pi 2}) + (g_{m2} r_{\pi 2}' + 1) R'} r_{\pi 3}'$$

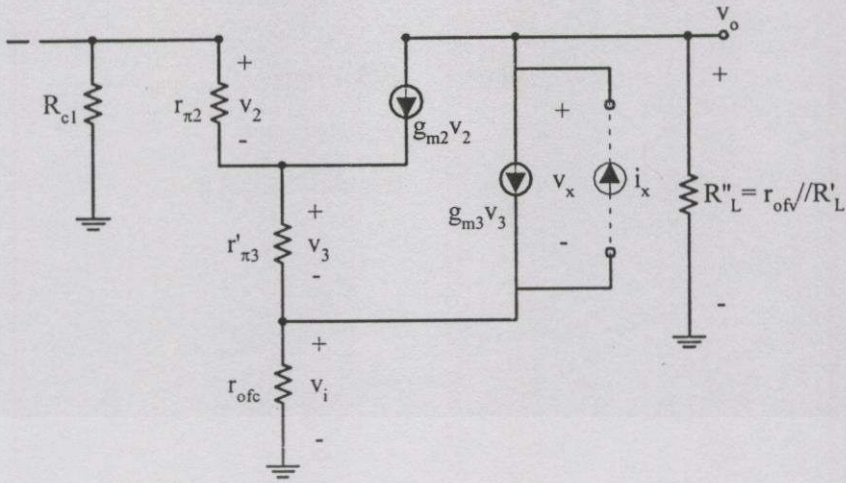
ทำให้สามารถคำนวณค่าคงตัวทางเวลาอาร์ซี ตัวที่ 5 ได้เป็นดังสมการที่ 3.48

$$\tau_5 = c_T R_T = c_T r_{\pi 3}' \frac{[(R_{c1} - r_{\pi 2}) + (g_{m2} r_{\pi 2}' + 1)(R_{c1} - r_{ofc})]}{(R_{c1} - r_{\pi 2}) + (g_{m2} r_{\pi 2}' + 1) R'} \quad (3.48)$$

เมื่อ $c_T = c_{\pi 3} + c_{\mu 3} (1 + g_{m3} r_{o3})$ ซึ่งรายละเอียดในการคำนวณค่า c_T ของการต่อวงจรแบบคาร์ลิ่งตันจะแสดงไว้ในภาคผนวก

ในการคำนวณค่า $R_{\mu 3}$ สามารถพิจารณาวงจรในรูปที่ 3.6 เป็นวงจรในรูปที่ 3.12 ได้โดย

$$R_{\mu 3} \equiv \frac{v_x}{i_x}$$



รูปที่ 3.12 วงจรสมมูลของวงจรขยายสัญญาณกำลังต่ำที่ใช้คำนวณหาค่า $R_{\mu 3}$

จากรูป

$$R_{\mu 3} \equiv \frac{v_x}{i_x} = r_{ofc} + R_L''$$

โดยที่ $R_L'' = r_{ofv} // R_{c2} // R_L$ ดังนั้น

$$R_{\mu 3} = r_{ofc} + (r_{ofv} // R_{c2} // R_L)$$

ทำให้สามารถคำนวณหาค่าคงตัวทางเวลาอาร์ซี ตัวที่ 6 ได้เป็นดังสมการที่ 3.49

$$\tau_6 = c_{\mu 3} R_{\mu 3} = c_{\mu 3} [r_{ofc} + (r_{ofv} // R_{c2} // R_L)] \quad (3.49)$$

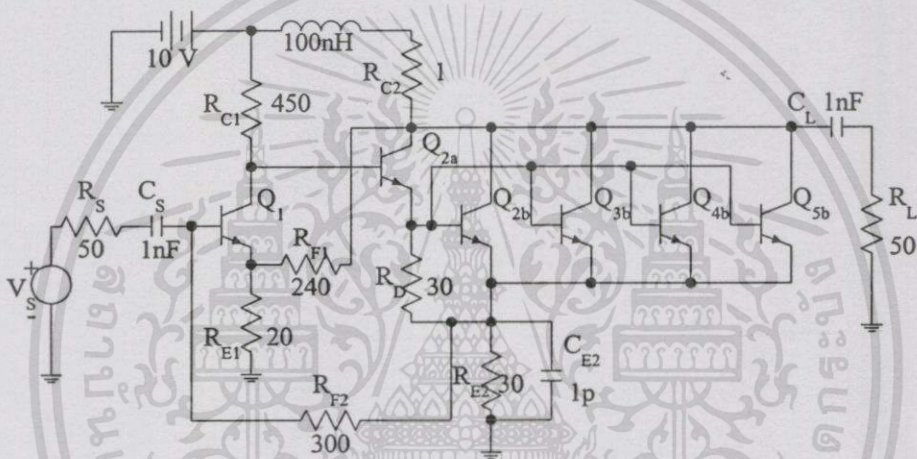
จากสมการที่ 3.32, 3.35, 3.39, 3.43, 3.48 และ 3.49 ทำให้สามารถหาค่าคงตัวทางเวลาอาร์ซีทั้งหมด (Total RC Time constants (τ_T)) ได้เป็นดังสมการที่ 3.50 และจากสมการที่ 3.50 ทำให้สามารถประมาณหาค่าผลตอบแทนของความถี่สูง (ω_H) ของวงจรได้เป็นดังสมการที่ 3.51

$$\tau_T = c_{\pi 1} R_{\pi 1} + c_{\pi 2} R_{\pi 2} + c_T R_T + c_{\mu 1} R_{\mu 1} + c_{\mu 2} R_{\mu 2} + c_{\mu 3} R_{\mu 3} \quad (3.50)$$

$$\omega_H = \frac{1}{c_{\pi 1} R_{\pi 1} + c_{\pi 2} R_{\pi 2} + c_T R_T + c_{\mu 1} R_{\mu 1} + c_{\mu 2} R_{\mu 2} + c_{\mu 3} R_{\mu 3}} \quad (3.51)$$

3.1.2 วงจรขยายสัญญาณกำลังปานกลาง

วงจรขยายที่อธิบายข้างต้นถูกออกแบบให้มีกำลังเอาต์พุตต่ำแต่มีอัตราขยายสูง ใช้ทรานซิสเตอร์จำนวนน้อย ซึ่งทำให้ใช้ต้นทุนในการผลิตต่ำ แต่ก็มีส่วนบางประเภทที่ต้องการวงจรขยายแบนด์วิดท์กว้างที่ให้กำลังเอาต์พุตสูง ซึ่งในวิทยานิพนธ์นี้ได้ออกแบบวงจรขยายสัญญาณที่ให้กำลังขับเอาต์พุตปานกลางดังแสดงในรูป 3.14 ในที่นี้จะเพิ่มทรานซิสเตอร์ Q_{3b} , Q_{4b} และ Q_{5b} ต่อขนานกับทรานซิสเตอร์ Q_{2b} เพื่อให้วงจรสามารถจ่ายกระแสไปยังโหลดได้มากขึ้น ทำให้กำลังเอาต์พุตสูงขึ้น และเปลี่ยนวงจรคาลิงตันแบบไดโอดเป็นแบบตัวต้านทาน เพื่อให้สามารถควบคุมปริมาณกระแสที่ไหลผ่าน Q_{2a} และ Q_{2b} ได้ง่ายขึ้น กระแสไบแอสที่ขาคอลเลคเตอร์ของ Q_1 และ Q_{2a} มีค่า 15 และ 25.5 มิลลิแอมป์ ตามลำดับ

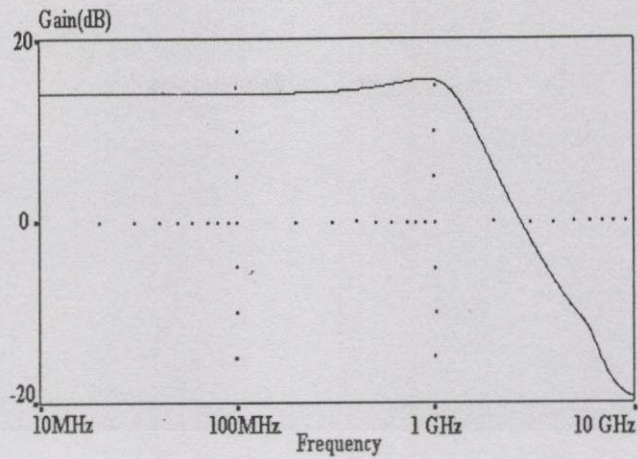


รูปที่ 3.13 โครงสร้างของวงจรขยายสัญญาณกำลังปานกลาง

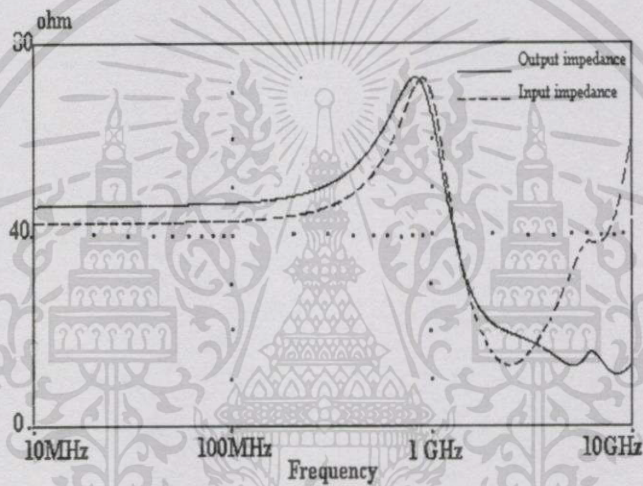
3.2 ผลจำลองแบบการทำงานและการออกแบบ PCB

3.2.1 วงจรขยายสัญญาณกำลังต่ำ

ผลตอบสนองความถี่จากการเลียนแบบการทำงานของวงจรขยายกำลังต่ำแสดงในรูปที่ 3.14 และค่าอิมพีแดนซ์ที่อินพุตและเอาต์พุตของวงจรแสดงในรูปที่ 3.15 วงจรให้อัตราขยาย 14.5 dB เกิด peaking 1 dB ที่ความถี่ 1 จิกกะเฮิรตซ์ แบนด์วิดท์กว้าง 1.3 จิกกะเฮิรตซ์



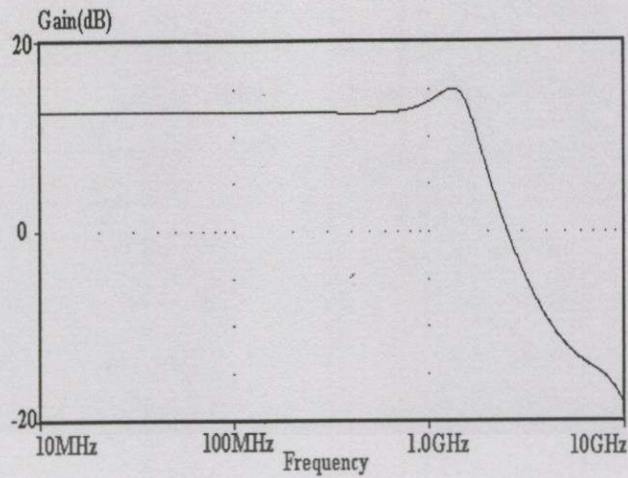
รูปที่ 3.14 ผลตอบสนองความถี่จากการเลียนแบบการทำงานของวงจรถยายกำลังต่ำ



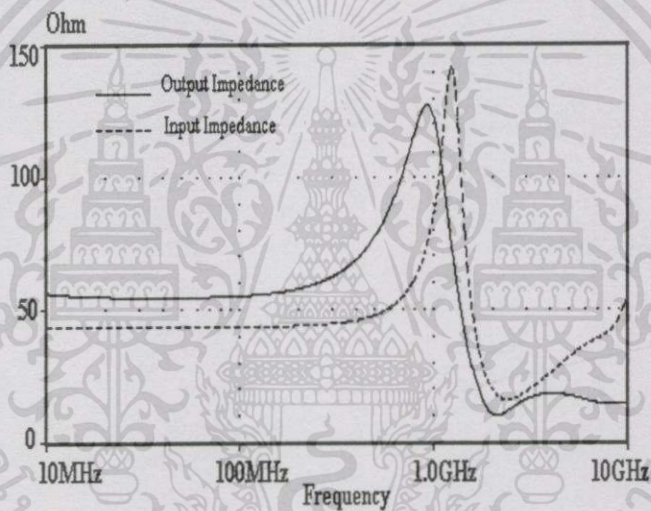
รูปที่ 3.15 ผลจำลองแบบค่าอิมพีแดนซ์ที่อินพุตและเอาต์พุตของวงจรถยายกำลังต่ำ

3.2.2 วงจรถยายสัญญาณกำลังปานกลาง

ผลตอบสนองความถี่จากการเลียนแบบการทำงานของวงจรถยายสัญญาณกำลังปานกลาง และค่าอิมพีแดนซ์ที่อินพุตและเอาต์พุต แสดงในรูปที่ 3.16 และ 3.17 ตามลำดับ วงจรมีอัตราขยายเท่ากับ 13 dB เกิด peaking 2.5 dB ที่ความถี่ 1.3 จิกกะเฮิรตซ์ แบนด์วิดท์ 1.78 จิกกะเฮิรตซ์

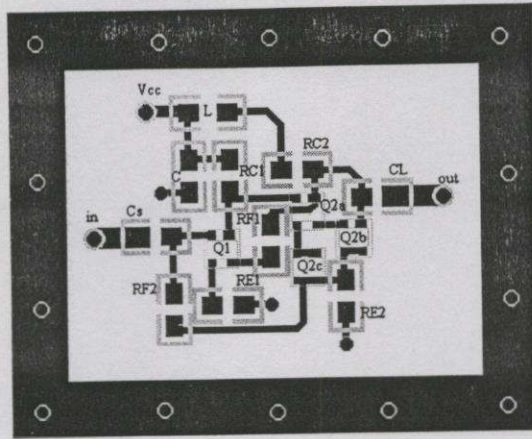


รูปที่ 3.16 ผลตอบสนองความถี่จากการเลียนแบบการทำงานของวงจรขยายกำลังปานกลาง



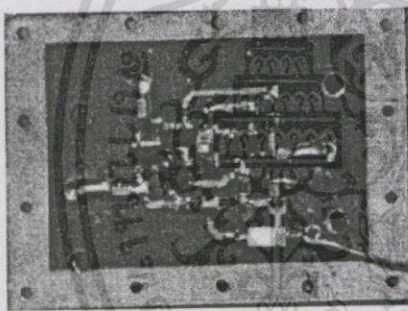
รูปที่ 3.17 ผลจำลองแบบค่าอิมพีแดนซ์ที่อินพุตและเอาต์พุตของวงจรขยายกำลังปานกลาง

Lay Out PCB ของวงจรขยายสัญญาณทั้งแบบกำลังต่ำและกำลังปานกลางแสดงในรูปที่ 3.18 PCB ที่ออกแบบมีขนาด 2×2.5 เซนติเมตร ใช้วัสดุฐานรองไดอิเล็กตริกแบบ Glass Epoxy FR4 double side ที่มีสภาพยอมสัมพัทธ์ (Relative Permittivity) ϵ_r เท่ากับ 4.7 หนา 0.8 มิลลิเมตร

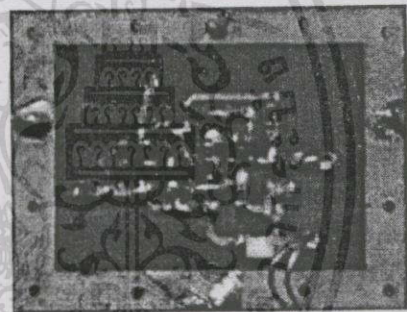


รูปที่ 3.18 Lay Out PCB ของวงจรขยายสัญญาณที่มีการป้อนกลับแบบลบ

รูปที่ 3.19(ก) และ 3.19(ข) แสดงการวางอุปกรณ์ลงบนแผ่น PCB ของวงจรขยายสัญญาณกำลังต่ำและกำลังปานกลางตามลำดับ สำหรับอุปกรณ์ R, L และ C ใช้ขนาด SMT 0603 ขั้วต่อสายที่อินพุตและเอาต์พุตใช้ชนิด SMA



(ก)



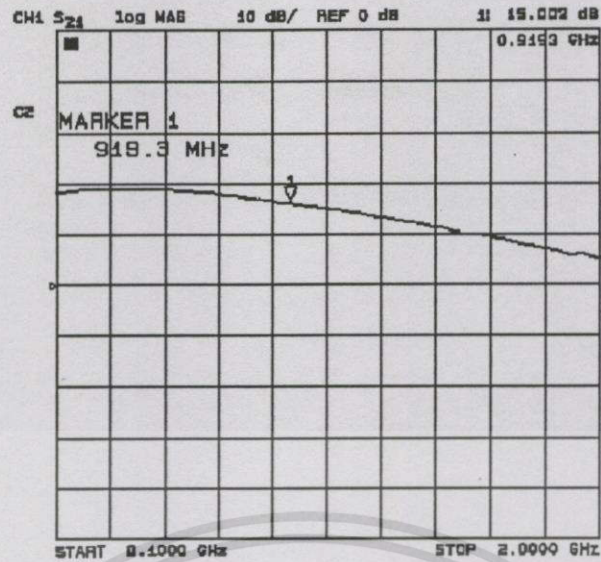
(ข)

รูปที่ 3.19 (ก) การวางอุปกรณ์บนแผ่น PCB ของวงจรขยายกำลังต่ำ (ข) การวางอุปกรณ์บนแผ่น PCB ของวงจรขยายกำลังปานกลาง

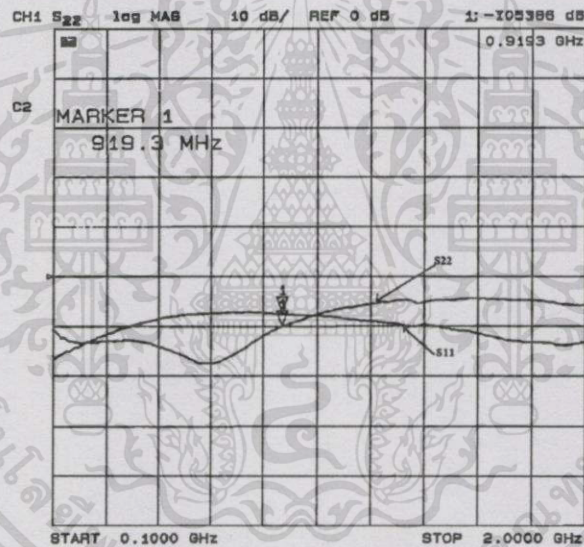
3.3 ผลการทดลอง

3.3.1 วงจรขยายสัญญาณกำลังต่ำ

ผลการวัดการตอบสนองความถี่ของวงจรขยายกำลังต่ำ โดยใช้ Network Analyzer แสดงในรูปที่ 3.20 วงจรให้อัตราขยาย (S_{21}) เท่ากับ 18 dB แบนควิคท์กว้าง 919 เมกะเฮิร์ตซ์ และผลการวัดค่าความสูญเสียเนื่องจากการย้อนกลับที่อินพุตและเอาต์พุต (S_{11} และ S_{22}) แสดงในรูป 3.21 จากกราฟสามารถแปลงเป็นค่า VSWR ได้เท่ากับ 1.2 : 1 ในช่วงความถี่แบนควิคท์

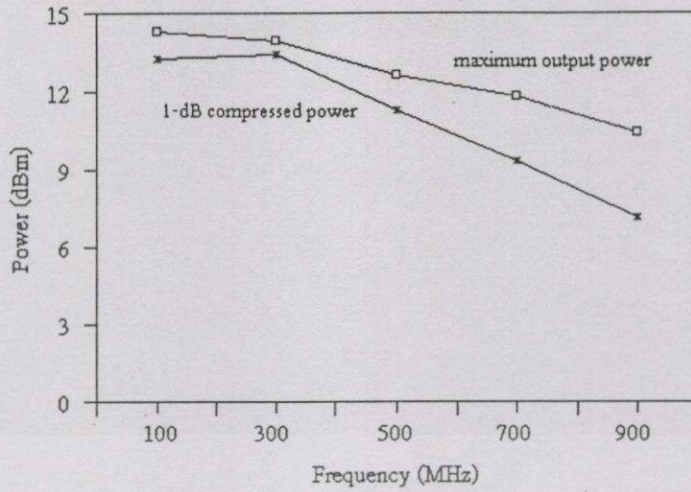


รูปที่ 3.20 ผลการวัดอัตราขยายและแบนด์วิดท์ของวงจรขยายกำลังต่ำ



รูปที่ 3.21 ผลการวัดค่าการลดทอนเนื่องจากการย้อนกลับที่อินพุตและเอาต์พุตของวงจรขยายกำลังต่ำ

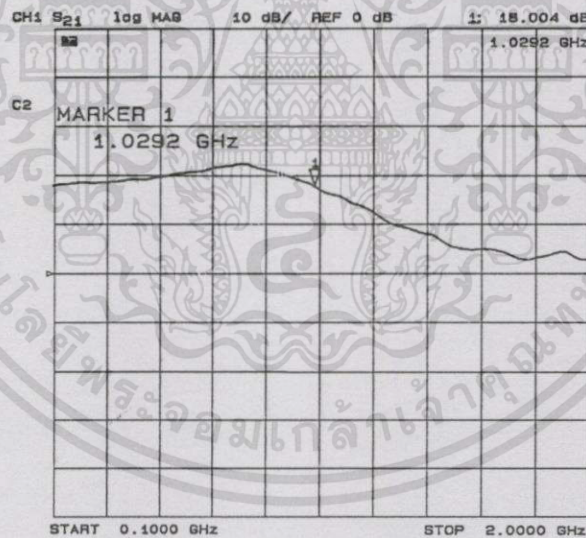
ผลการวัดกำลังสูงสุดที่เอาต์พุตและค่า 1-dB compressed power ที่ความถี่ต่างๆของวงจรขยายกำลังต่ำแสดงในรูปที่ 3.22 จากรูปค่ากำลังสูงสุดที่ความถี่ 500 เมกะเฮิรตซ์ มีค่าเท่ากับ 20 มิลลิวัตต์ และกำลังของวงจรจะมีค่าลดลงเมื่อความถี่สูงขึ้น



รูปที่ 3.22 ผลการวัดค่ากำลังสูงสุดที่เอาต์พุต และ 1-dB compressed power ของวงจรถายกำลังต่ำ

3.3.2 วงจรถายสัญญาณกำลังปานกลาง

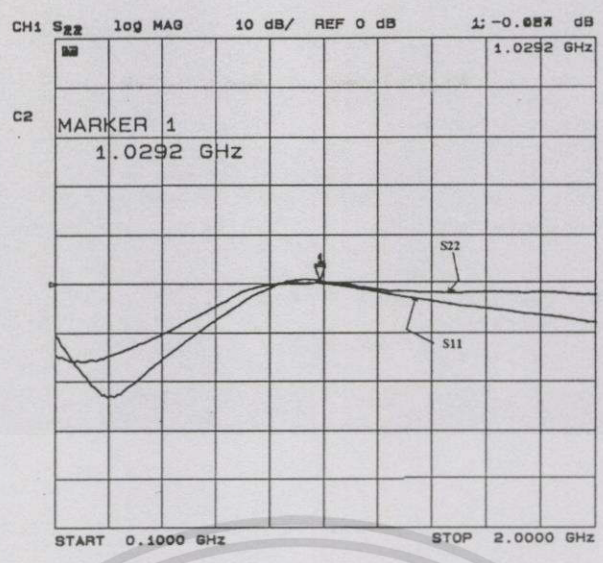
ผลการวัดการตอบสนองความถี่วงจรถายสัญญาณกำลังปานกลางโดยใช้ Network Analyzer แสดงในรูปที่ 3.23 วงจรมีอัตราขยาย (S_{21}) 18 dB แบนด์วิดท์กว้าง 1.03 จิกะเฮิรตซ์ เกิดการ peaking 3 dB ที่ความถี่ 783 เมกะเฮิรตซ์



รูปที่ 3.23 ผลการวัดอัตราขยายและแบนด์วิดท์ของวงจรถายกำลังปานกลาง

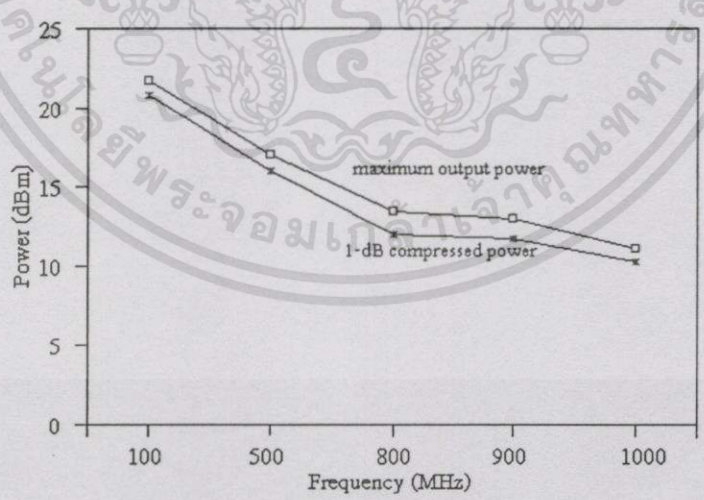
ผลการวัดค่าความสูญเสียเนื่องจากการย้อนกลับที่อินพุตและเอาต์พุต (S_{11} และ S_{22}) แสดงในรูป 3.24 ซึ่งในช่วงความถี่ 100 เมกะเฮิรตซ์ ถึง 700 เมกะเฮิรตซ์ สามารถแปลงเป็นค่า VSWR ได้ดีกว่า 1.2:1 จากนั้นค่า VSWR จะมีค่าเพิ่มขึ้น และมีค่ามากในช่วงความถี่ 700 ถึง 1000 เมกะเฮิรตซ์ เป็นผลมาจากการ peaking ของอัตราขยาย แต่วงจรยังมีเสถียรภาพคืออยู่โดยไม่เกิดการออสซิลเลต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับบริการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.24 ผลการวัดค่าการลดทอนเนื่องจากการย้อนกลับที่อินพุตและเอาต์พุตของวงจรขยายกำลังปานกลาง

รูปที่ 3.25 แสดงผลการวัดกำลังสูงสุดที่เอาต์พุตและค่า 1-dB compressed power ของวงจรขยายกำลังปานกลางที่ความถี่ 100, 500, 800, 900 และ 1000 เมกะเฮิร์ตซ์ จากกราฟวงจรขยายกำลังปานกลางสามารถจ่ายกำลังสูงสุดที่ความถี่ 500 เมกะเฮิร์ตซ์ได้เท่ากับ 65 มิลลิวัตต์ และค่า 1-dB compressed power เท่ากับ 40 มิลลิวัตต์ ค่ากำลังสูงสุด และค่า 1-dB compressed power จะมีค่าลดลงเมื่อความถี่สูงขึ้น



รูปที่ 3.25 ผลการวัดกำลังสูงสุด และค่า 1-dB compressed power ของวงจรขยายกำลังปานกลาง

3.4 สรุปผล

วงจรรขยายสัญญาณแบบควัตช์กว้างทั้งแบบกำลังต่ำและกำลังปานกลางใช้อุปกรณ์แอกทีฟเป็นแบบซิติคอนไบโพลาร์ทรานซิสเตอร์และใช้เทคนิคการป้อนกลับแบบลบวงรอบคู่ร่วมกับการต่อภาคขยายส่วนที่สองเป็นแบบคาบิลตัน ทำให้ได้วงจรรขยายสัญญาณความถี่สูงที่มีแบนด์วิธกว้างประมาณ 1 จิกกะเฮิรตซ์ และให้กำลังสูงสุดที่เอาต์พุตเท่ากับ 65 มิลลิวัตต์

เมื่อเปรียบเทียบผลการวัดและผลการเลียนแบบการทำงานของวงจพบว่า วงจรรขยายสัญญาณป้อนกลับแบบลบที่ต่อจริงทั้งแบบกำลังต่ำและปานกลางมีแบนด์วิธต่ำกว่าผลที่ได้จากการจำลองแบบ แต่วงจรรจริงให้อัตราขยายสูงกว่า ซึ่งอาจเกิดจากค่าพารามิเตอร์ภายในตัวทรานซิสเตอร์ที่ใช้จริงมีความแตกต่างจากค่าพารามิเตอร์ที่ใช้จำลองแบบ เนื่องจากในขณะที่ทำการวัดผลการตอบสนองความถี่ของวงจรมีตัวแปรจากภายนอก เช่น อุณหภูมิ เข้ามาเกี่ยวข้องด้วย และค่าพารามิเตอร์ของทรานซิสเตอร์ที่ความถี่สูงอาจมีความคลาดเคลื่อนจากที่จำลองแบบ รวมทั้งค่าความผิดพลาดของอุปกรณ์ R, C ที่ใช้



วงจรมอดูเลชันแบบกระจายโดยใช้ซิลิคอน ไบโพลาร์ทรานซิสเตอร์

ในบทนี้ได้ทำการออกแบบวงจรมอดูเลชันความถี่สูงที่มีแบนด์วิดท์กว้าง โดยใช้โครงสร้างของวงจรเป็นแบบกระจายและใช้อุปกรณ์แอกทีฟเป็นซิลิคอนไบโพลาร์ทรานซิสเตอร์ 2 แบบ คือ

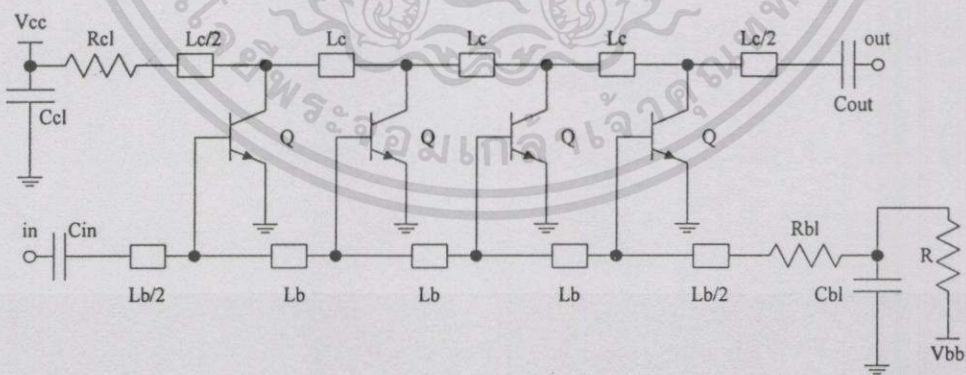
1. วงจรมอดูเลชันแบบกระจายที่ต่อทรานซิสเตอร์แบบอิมิเตอร์ร่วม และ
2. วงจรมอดูเลชันแบบกระจายที่ต่อทรานซิสเตอร์แบบคาสโคด

โดยจะได้อธิบายโครงสร้าง การออกแบบวงจร ผลจำลองแบบการทำงาน การออกแบบ PCB ผลการทดลอง และผลสรุปของวงจรมอดูเลชันทั้งสองแบบดังกล่าวต่อไปนี้

4.1 การออกแบบวงจร

4.1.1 วงจรมอดูเลชันแบบอิมิเตอร์ร่วม

โครงสร้างของวงจรมอดูเลชันแบบอิมิเตอร์ร่วม 4 ส่วน แสดงในรูปที่ 4.1 ในแต่ละส่วนใช้ทรานซิสเตอร์ NPN BFG 540W มีค่า f_T เท่ากับ 9 จิกกะเฮิรตซ์ ต่อแบบอิมิเตอร์ร่วม วงจรถูกไบแอสจากแหล่งจ่าย (V_{cc} และ V_{bb}) เท่ากับ 5 โวลต์ มีกระแสไหลที่ขาคอลเลกเตอร์ของทรานซิสเตอร์แต่ละตัวเท่ากับ 5 มิลลิแอมป์ [9]



รูปที่ 4.1 โครงสร้างของวงจรมอดูเลชันแบบกระจายที่ต่อแบบอิมิเตอร์ร่วม

ที่ขาเบสของทรานซิสเตอร์ถูกไบแอสจากแหล่งจ่าย 5 โวลต์ ผ่านตัวต้านทาน (R) 32 กิโลโอห์ม ทำการโหลดปลายสายที่อินพุตและเอาต์พุตด้วยความต้านทาน R_{bi} และ R_{ci} 50 โอห์ม ขั้นตอนการออกแบบวงจรสามารถอธิบายได้อย่างคร่าวๆ ดังนี้

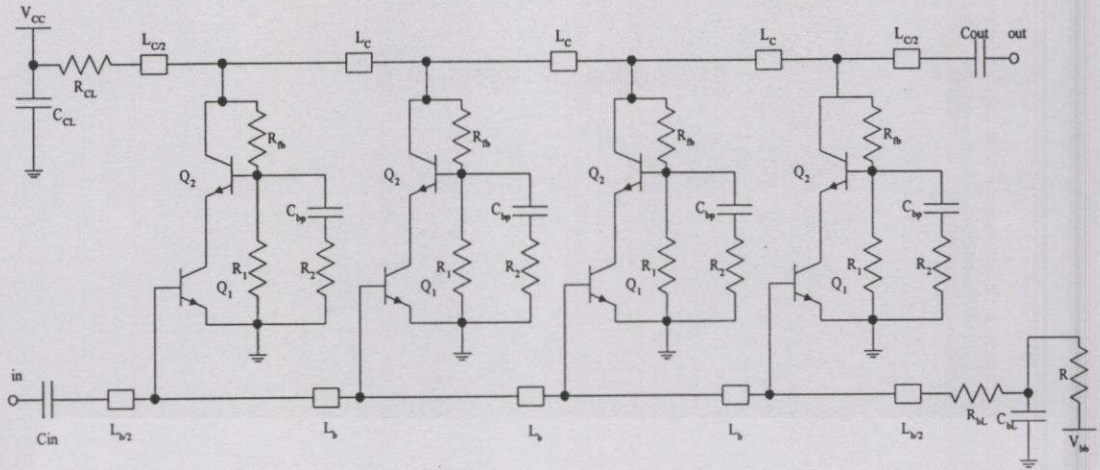
- 1) เริ่มการคำนวณค่า L_b และ L_c โดยใช้เงื่อนไข $Z_{line} = \sqrt{\frac{L}{C}} = Z_0 = 50\Omega$ และจากสมการที่ 2.41 นั่นคือการทำให้ความถี่ตัดของสายส่งเทียมนทั้งสองเส้นมีค่าเท่ากัน ดังนี้

$$\omega = \frac{2}{\sqrt{L_b c_{\pi}}} = \frac{2}{\sqrt{L_c c_{cs}}}$$

- 2) จากเงื่อนไขทั้งสองข้อในขั้นตอนที่ 1 เมื่อกำหนดค่าความถี่ตัดของวงจรจะทำให้สามารถคำนวณหาค่า L_b , c_{π} , L_c และ c_{cs} ได้
- 3) เลือกทรานซิสเตอร์ให้มีความจุภายในต่ำกว่าค่าที่คำนวณได้ เพื่อให้มั่นใจว่าวงจรสามารถให้แบนด์วิดท์ได้ตามที่ต้องการ
- 4) ทำการแปลงค่า L_b และ L_c ที่คำนวณได้เป็นขนาดของไมโครสตริป แล้วทำการจำลองแบบการทำงานของวงจรโดยใช้โปรแกรม Microwave Office
- 5) ทำการ Optimize ค่า L_b และ L_c เพื่อให้ได้วงจรที่มีอัตราขยาย แบนด์วิดท์ และค่าความสูญเสีย เนื่องจากการย้อนกลับตามที่ต้องการ

4.1.2 วงจรขยายกระจายแบบคาสโคด

โครงสร้างของวงจรขยายกระจายที่ต่อแบบคาสโคด 4 ส่วน แสดงในรูปที่ 4.2 วงจรที่ออกแบบใช้ทรานซิสเตอร์เหมือนกับวงจรขยายกระจายแบบอิมิตอร์ร่วม แต่ใช้ทรานซิสเตอร์ 2 ตัว ต่อกันแบบคาสโคด และมีการป้อนกลับแบบลบผ่านตัวต้านทาน R_{bb} และ R_{cc} ทรานซิสเตอร์ Q_2 ถูกไบแอสจากแหล่งจ่าย (V_{cc}) 10 โวลต์ มีกระแสไหลผ่านที่ขาคอลเลกเตอร์และตัวต้านทาน R_{bb} แต่ละตัวเท่ากับ 4 และ 6 มิลลิแอมป์ ตามลำดับ ทรานซิสเตอร์ Q_1 ซึ่งต่อคาสโคดกับทรานซิสเตอร์ Q_2 ถูกไบแอสที่ขาเบสจากแหล่งจ่าย (V_{bb}) 10 โวลต์ ผ่านตัวต้านทาน (R) 70 กิโลโอห์ม ทำการโหลดปลายสายด้วยความต้านทาน R_{bi} และ R_{ci} ขนาด 50 โอห์ม [9]



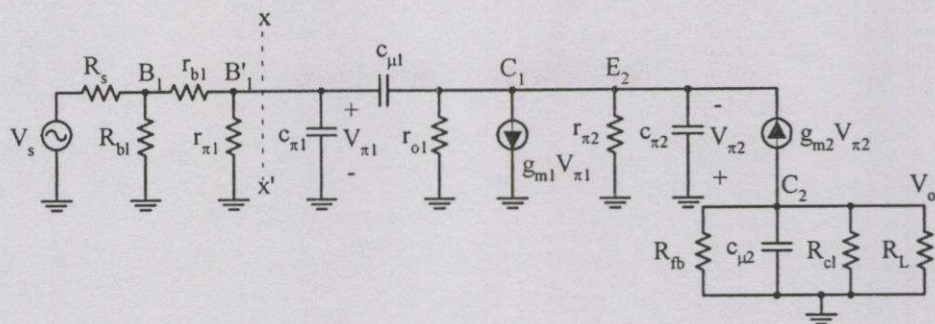
รูปที่ 4.2 โครงสร้างของวงจรขยายกระแสจ่ายที่ต่อแบบคาสโคด

การต่อแบบคาสโคดจะทำให้วงจรมีอัตราขยายสูงและแบนด์วิดท์ที่กว้างมากขึ้น แต่วงจรก็มีแนวโน้มที่จะเกิดการออสซิลเลตได้ง่ายที่ความถี่ต่ำ เนื่องจากวงจรมีเอาต์พุตที่ซิสแตนท์สูง นอกจากนี้ค่าคาปาซิแตนซ์ที่ใช้ในการคัปปลิงและบายพาสก็มีค่าไม่สูงมากนัก ดังนั้นเพื่อให้วงจรมีเสถียรภาพดีขึ้นจึงต้องวงจรให้มีการป้อนกลับแบบลบผ่านตัวต้านทาน R_b และ R_1 ที่ขาเบสของทรานซิสเตอร์ Q_2 ต่อบายพาสโดยใช้ C_{bp} และ R_2 ซึ่งจะทำให้การป้อนกลับแบบลบมีค่าลดลงเมื่อความถี่สูงขึ้น

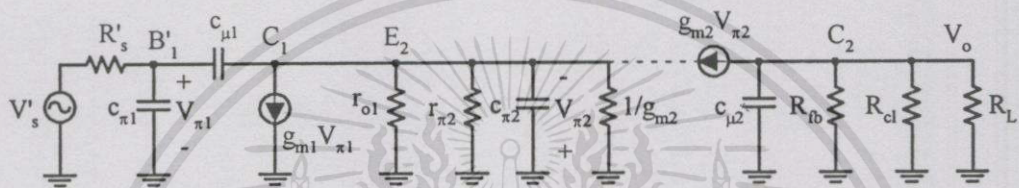
ในการคำนวณหาค่า L_s และ L_c จะใช้วิธีเหมือนกับวงจรขยายกระแสจ่ายแบบอิมิเตอร์ร่วม ซึ่งค่าที่ได้นี้จะใช้เป็นค่าเริ่มต้นในการเลือกแบบการทำงานของวงจร จากการศึกษพบว่า การเพิ่มจำนวนภาคขยายจะทำให้อัตราขยายของวงจรสูงขึ้น แต่ก็จะทำให้ความสูญเสียที่เกิดจากความต้านทานภายในตัวทรานซิสเตอร์เพิ่มขึ้นด้วย จึงต้องทำการ Optimize จำนวนภาคขยายเพื่อให้ได้วงจรที่มีอัตราขยายสูง แบนด์วิดท์ที่กว้าง และความสูญเสียเนื่องจากการย้อนกลับต่ำ ซึ่งค่าต่างๆ เหล่านี้จะขึ้นอยู่กับความถี่ ค่าพารามิเตอร์ภายในตัวทรานซิสเตอร์ และค่าคงที่การลดทอนภายในสายส่ง

สำหรับการหาผลตอบสนองของความถี่ของวงจรขยายแบบกระแสจ่ายที่ต่อแบบคาสโคด [19] ในที่นี้จะทำการแยกพิจารณาเฉพาะผลตอบสนองของความถี่ของวงจรขยายที่ต่อแบบคาสโคด และเพื่อให้สามารถคำนวณหาผลตอบสนองของความถี่ของวงจรได้ง่ายขึ้น ค่าความต้านทานภายใน Q_2 ได้แก่ r_{b2} และ r_{o2} รวมทั้งตัวต้านทานที่อยู่ในส่วนบายพาสสัญญาณที่ขาเบสของ Q_2 ซึ่งได้แก่ R_2 จึงไม่นำมาพิจารณา

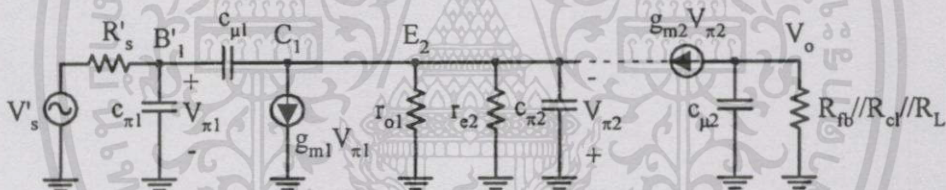
วงจรมูลความถี่สูงของวงจรขยายที่ต่อแบบคาสโคดแสดงในรูปที่ 4.3(ก) จากรูปใช้ทฤษฎีบทของเทวินิน (Thevenin's theorem) เพื่อลดวงจรในส่วนซ้ายของเส้น xx' ได้ค่าแหล่งจ่ายสัญญาณเสมือน V_s' และความต้านทานเสมือน R_s' เป็นดังสมการที่ 4.1 และ 4.2 ตามลำดับ



(ก)



(ข)



(ค)

รูปที่ 4.3 วงจรสมมูลความถี่สูงของวงจรขยายแบบคาสโคด

$$V'_s = V_s \frac{R_{b1}}{R_s + R_{b1}} \cdot \frac{r_{\pi 1}}{r_{\pi 1} + r_{b1} + (R_{b1} // R_s)} \quad (4.1)$$

$$R'_s = [(R_{b1} // R_s) + r_{b1}] // r_{\pi 1} \quad (4.2)$$

ใช้ทฤษฎีบทการดูดกลืนแหล่งกำเนิด (Source absorption theorem) โดยการแทนแหล่งกำเนิดกระแส $g_{m2}V_{\pi 2}$ ด้วยความต้านทาน $1/g_{m2}$ (สามารถดูรายละเอียดของทฤษฎีได้ที่ภาคผนวก) ได้เป็นวงจรสมมูลในรูปที่ 4.3(ข) จากนั้นรวมตัวต้านทาน $1/g_{m2}$ กับตัวต้านทาน $r_{\pi 2}$ แบบขนาน ทำให้ได้ตัวต้านทาน r_{e2} (เนื่องจาก $r_{\pi} = (\beta + 1)r_e$) ได้เป็นวงจรสมมูลในรูปที่ 4.3(ค) จากรูปพบว่า

ตัวเก็บประจุ $c_{\pi 2}$ และตัวต้านทาน $r_{e2} // r_{o1}$ ทำให้เกิดโพลที่มีฟังก์ชันถ่ายโอนความถี่เป็นดังสมการที่ 4.3

$$\omega_{T2} = \frac{1}{c_{\pi 2}(r_{e2} // r_{o1})} \quad (4.3)$$

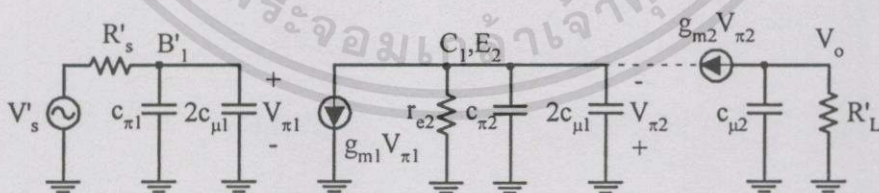
เนื่องจาก $r_{e2} \ll r_{o1}$ ดังนั้น $r_{e2} // r_{o1} \approx r_{e2}$ ซึ่งเมื่อทำการคำนวณหาค่าแรงดันที่ขาคอลเล็กเตอร์ของ Q_1 จะได้เป็นดังสมการที่ 4.4 นั่นคือ

$$V_{C1} \approx -g_m V_{\pi 1} r_{e2} \quad (4.4)$$

ดังนั้น

$$V_{C1} \approx -V_{\pi 1} \quad (4.5)$$

จากสมการที่ 4.5 ทำให้ทราบว่าอัตราขยายระหว่าง B_1' และ C_1 ในรูปที่ 4.3(ค) มีค่าประมาณ -1 ทำให้สามารถนำทฤษฎีบทของมิลเลอร์ (Miller's theorem) (สามารถดูรายละเอียดของทฤษฎีได้ที่ภาคผนวก) มาใช้ได้โดยการแทน $c_{\mu 1}$ ซึ่งเป็นตัวเก็บประจุที่คั่นระหว่างขาเบสและขาคอลเล็กเตอร์ของ Q_1 ด้วย $2c_{\mu 1}$ 2 ตัว ที่คั่นระหว่างจุด B_1' กับ กราวด์ และระหว่างจุด C_1 กับ กราวด์ ตามลำดับ ได้เป็นวงจรสมมูลความถี่สูงดังรูปที่ 4.4 จากรูปทำให้สามารถหาโพลที่มีฟังก์ชันถ่ายโอนความถี่ที่เกิดจากวงจร RC ที่อินพุต ได้เป็นดังสมการที่ 4.6 และฟังก์ชันถ่ายโอนความถี่ที่เกิดจากโพลในส่วนของวงจรเอาต์พุตแสดงในสมการที่ 4.7



รูปที่ 4.4 วงจรสมมูลความถี่สูงที่เกิดจากการใช้ทฤษฎีบทของมิลเลอร์

$$\omega_{T1} = \frac{1}{R'_s (c_{\pi 1} + 2c_{\mu 1})} \quad (4.6)$$

$$\omega_{T3} = \frac{1}{c_{\mu 2} R_L'} = \frac{1}{c_{\mu 2} (R_{fb} // R_{cl} // R_L)} \quad (4.7)$$

ดังนั้นในกรณีนี้สามารถประมาณหาค่าผลตอบสนองความถี่ของวงจร (ω_T) ได้เป็นดังสมการที่ 4.9

$$\omega_T \approx \frac{1}{\sqrt{\frac{1}{\omega_{p1}^2} + \frac{1}{\omega_{p2}^2} + \frac{1}{\omega_{p3}^2}}} \quad (4.8)$$

$$\omega_T \approx \frac{1}{\sqrt{\left[R_s' (c_{\pi 1} + 2c_{\mu 1}) \right]^2 + \left[c_{\pi 2} (r_{e2} // r_{o1}) \right]^2 + \left[c_{\mu 2} (R_{fb} // R_{cl} // R_L) \right]^2}} \quad (4.9)$$

ในการคำนวณหาค่าอัตราขยายของวงจรสามารถทำได้โดยการพิจารณาจากวงจรสมมูลในรูปที่ 4.4 โดยจะไม่ทำการพิจารณาตัวเก็บประจุที่อยู่ในวงจรสมมูล พบว่าอัตราขยายของวงจรแบบคาสโคด (A_m) เป็นดังสมการที่ 4.10

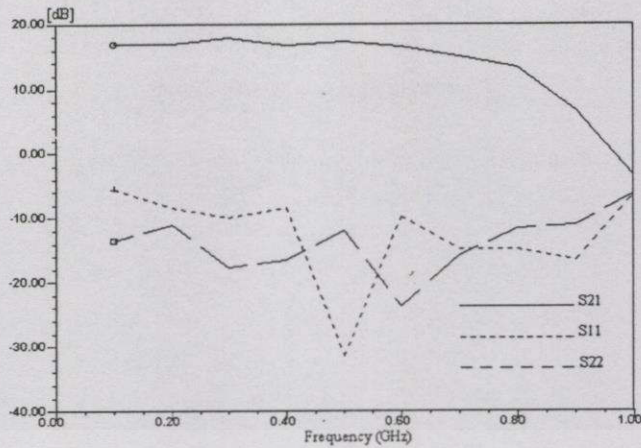
$$A_m = \frac{V_o}{V_s} = -g_m (R_{fb} // R_{cl} // R_L) \frac{R_{bl}}{R_s + R_{bl}} \cdot \frac{r_{\pi 1}}{r_{\pi 1} + r_{bl} + (R_{bl} // R_s)} \quad (4-10)$$

4.2 ผลจำลองแบบการทำงานและการออกแบบ PCB

ผลจำลองแบบการทำงานของวงจรทั้งแบบอิมิตอร์ร่วมและแบบคาสโคดจะใช้โปรแกรม Microwave Office เวอร์ชัน 2.6 ซึ่งมีรายละเอียดของแต่ละวงจรมีดังนี้

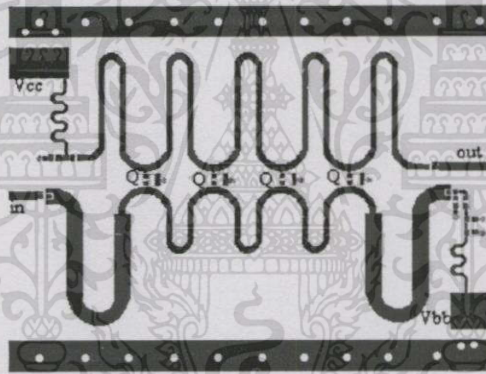
4.2.1 วงจรแบบอิมิตอร์ร่วม

ผลการจำลองแบบการทำงานของวงจรขยายกระจายแบบอิมิตอร์ร่วมแสดงในรูปที่ 4.5 วงจรให้อัตราขยาย (S_{21}) เท่ากับ 16 dB ความถี่แบนด์วิดท์ 800 เมกะเฮิร์ตซ์ ค่าความสูญเสียเนื่องจากการย้อนกลับที่อินพุตและเอาต์พุต (S_{11} และ S_{22}) มีค่าประมาณ -10 dB และ -15 dB ตามลำดับ ตลอดช่วงความถี่แบนด์วิดท์



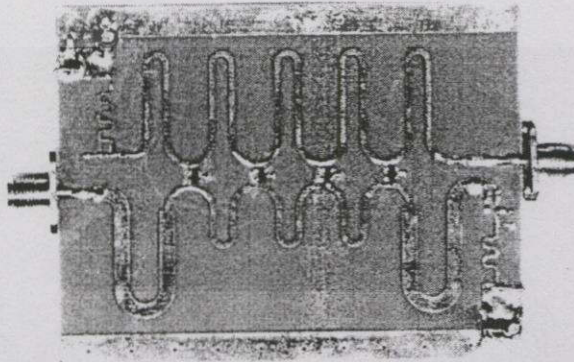
รูปที่ 4.5 ผลจำลองแบบการทำงานของวงจรขยายกระจายแบบอิมิเตอร์ร่วม

Lay Out PCB ของวงจรขยายกระจายที่ต่อแบบอิมิเตอร์ร่วมมีขนาด 7×9.3 เซ็นติเมตร แสดงในรูปที่ 4.6 สร้างบนวัสดุฐานรองไดอิเล็กตริก Glass Epoxy FR4 double side ที่มีสภาพยอมสัมพัทธ์ (Relative Permittivity : ϵ_r) เท่ากับ 4.7 และวัสดุรองฐานหนา 0.8 มิลลิเมตร



รูปที่ 4.6 Lay Out PCB ของวงจรขยายกระจายแบบอิมิเตอร์ร่วม

รูปที่ 4.7 แสดงการวางอุปกรณ์ต่างๆลงบนแผ่น PCB ของวงจรขยายกระจายแบบอิมิเตอร์ร่วม อุปกรณ์ R, C ใช้ขนาด SMT 0603 ที่อินพุตและเอาต์พุตใช้หัวต่อสายโคแอกเซียลชนิด SMA

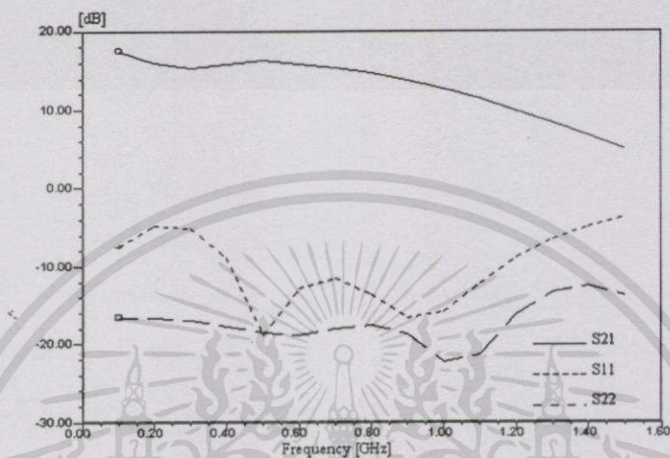


รูปที่ 4.7 การวางอุปกรณ์บนแผ่น PCB ของวงจรขยายกระจายแบบอิมิเตอร์ร่วม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

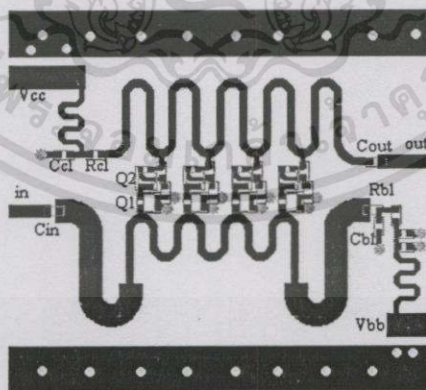
4.2.2 วงจรแบบคาสโคด

ผลจำลองแบบการทำงานของวงจรขยายกระจายแบบคาสโคดแสดงในรูปที่ 4.8 จากรูปวงจรให้อัตราขยาย (S_{21}) เท่ากับ 16 dB แบนด์วิดท์กว้าง 1 จิกกะเฮิรตซ์ ค่าความสูญเสียเนื่องจากการย้อนกลับที่อินพุตและเอาต์พุต (S_{11} และ S_{22}) มีค่าประมาณ -10 dB และ -15 dB ตามลำดับในช่วงความถี่แบนด์วิดท์



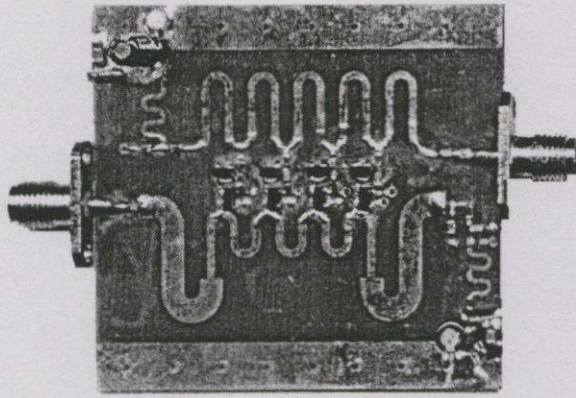
รูปที่ 4.8 ผลจำลองแบบการทำงานของวงจรขยายกระจายแบบคาสโคด

Lay Out PCB ของวงจรขยายกระจายที่ต่อแบบคาสโคดมีขนาด 4.9×5.4 เซนติเมตร แสดงในรูปที่ 4.9 สร้างบนวัสดุฐานรองไดอิเล็กตริก Glass Epoxy FR4 double side ที่มีสภาพยอมสัมพัทธ์ (Relative Permittivity : ϵ_r) เท่ากับ 4.7 และวัสดุรองฐานหนา 0.8 มิลลิเมตร



รูปที่ 4.9 Lay Out PCB ของวงจรขยายกระจายแบบคาสโคด

รูปที่ 4.10 แสดงการวางอุปกรณ์ต่างๆลงบนแผ่น PCB ของวงจรขยายกระจายแบบคาสโคด อุปกรณ์ R, C ใช้ขนาด SMT 0603 ที่อินพุตและเอาต์พุตใช้ขั้วต่อสายโคแอกเซียลชนิด SMA



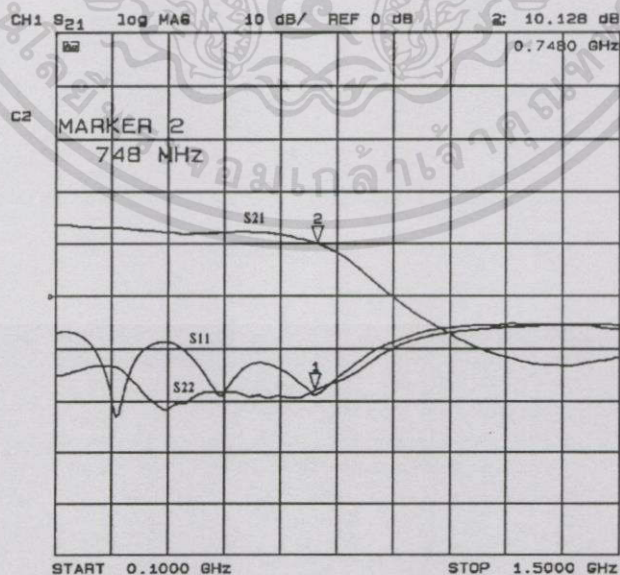
รูปที่ 4.10 การวางอุปกรณ์บนแผ่น PCB ของวงจรขยายกระจายแบบคาสโคด

4.3 ผลการทดลอง

ผลการวัดการตอบสนองความถี่ของวงจรขยายกระจายทั้งแบบอิมิตอร์ร่วมและแบบคาสโคด จะวัดโดยใช้ Network Analyzer นอกจากนี้ยังได้แสดงผลการวัดกำลังสูงสุดที่เอาต์พุต และค่า 1-dB compressed power ของวงจรขยายกระจายแบบคาสโคดดังนี้

4.3.1 วงจรแบบอิมิตอร์ร่วม

ผลการวัดการตอบสนองความถี่ของวงจรขยายกระจายแบบอิมิตอร์ร่วมแสดงในรูปที่ 4.11 วงจรให้อัตราขยาย (S_{21}) เท่ากับ 13 dB แบนด์วิดท์ 748 เมกะเฮิร์ตซ์ ค่าความสูญเสียเนื่องจากการย้อนกลับที่อินพุตและเอาต์พุต (S_{11} และ S_{22}) มีค่าประมาณ -10 dB และ -15 dB ตามลำดับตลอดช่วงความถี่แบนด์วิดท์

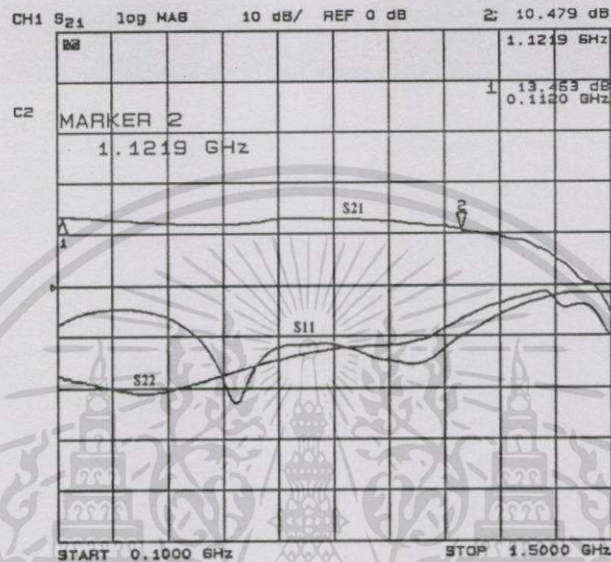


รูปที่ 4.11 ผลการวัดการตอบสนองความถี่ของวงจรขยายกระจายแบบอิมิตอร์ร่วม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

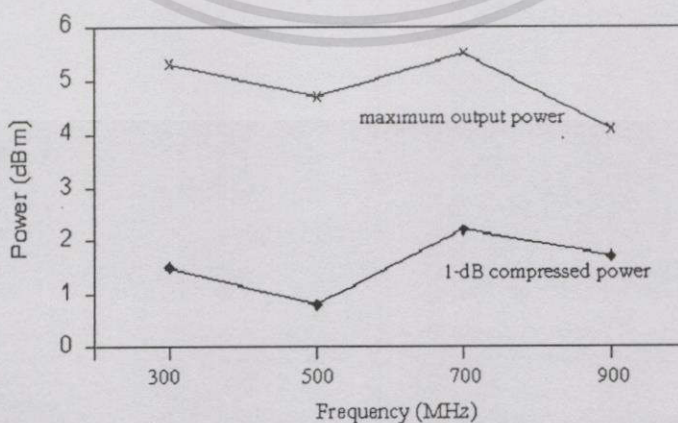
4.3.2 วงจรแบบคาสโคด

ผลการวัดการตอบสนองความถี่ของวงจรขยายกระจายแบบคาสโคดแสดงในรูปที่ 4.12 วงจรให้อัตราขยาย (S_{21}) เท่ากับ 13 dB แบนด์วิดท์ 1.1 จิกกะเฮิรตซ์ ค่าความสูญเสียเนื่องจากการย้อนกลับที่อินพุตและเอาต์พุต (S_{11} และ S_{22}) มีค่าประมาณ -10 dB และ -15 dB ตามลำดับตลอดช่วงความถี่แบนด์วิดท์



รูปที่ 4.12 ผลการวัดการตอบสนองความถี่ของวงจรขยายกระจายแบบคาสโคด

ผลการวัดกำลังสูงสุดที่เอาต์พุต และค่า 1-dB compressed power ที่ความถี่ต่างๆของวงจรขยายกระจายแบบคาสโคดแสดงในรูปที่ 4.13 จากรูปค่ากำลังสูงสุดและค่า 1-dB compressed power ที่ความถี่ 700 เมกะเฮิรตซ์ มีค่าเท่ากับ 3.5 มิลลิวัตต์ และ 1.65 มิลลิวัตต์ ตามลำดับ โดยกำลังขับของวงจรจะมีค่าลดลงเมื่อความถี่สูงขึ้น



รูปที่ 4.13 ผลการวัดกำลังสูงสุดและค่า 1-dB compressed power ของวงจรกระจายแบบคาสโคด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.5 สรุปผล

วงจรขยายแบบกระจาย 4 ภาคขยายที่นำเสนอใช้อุปกรณ์แอกทีฟเป็นซิลิคอนไบโพลาร์ทรานซิสเตอร์ ต้องวงจรเป็นแบบอิมิตอร์ร่วมและแบบที่ใช้เทคนิคการชดเชยการลดทอนที่เอาต์พุต โดยการต่อวงจรแบบคาสโคด ซึ่งใช้การป้อนกลับแบบลบร่วมด้วยทั้งนี้เพื่อรักษาเสถียรภาพของวงจรไม่ให้เกิดการออสซิลเลตที่ความถี่ต่ำได้ง่าย

วงจรขยายกระจายแบบคาสโคดจัดเป็นเทคนิคที่น่าสนใจในการออกแบบวงจรขยายสัญญาณแบบกระจายที่ใช้อุปกรณ์แอกทีฟเป็นไบโพลาร์ เนื่องจากมีโครงสร้างที่ให้ค่า VSWR ทั้งอินพุตและเอาต์พุตต่ำ มีแบนด์วิดท์กว้าง ให้อัตราขยายสูง และใช้ต้นทุนในการผลิตต่ำ แต่วงจรให้กำลังขับเอาต์พุตต่ำกว่าวงจรขยายที่ใช้การป้อนกลับทางลบ (บทที่ 3) เนื่องจากโครงสร้างของวงจรที่เป็นแบบกระจาย

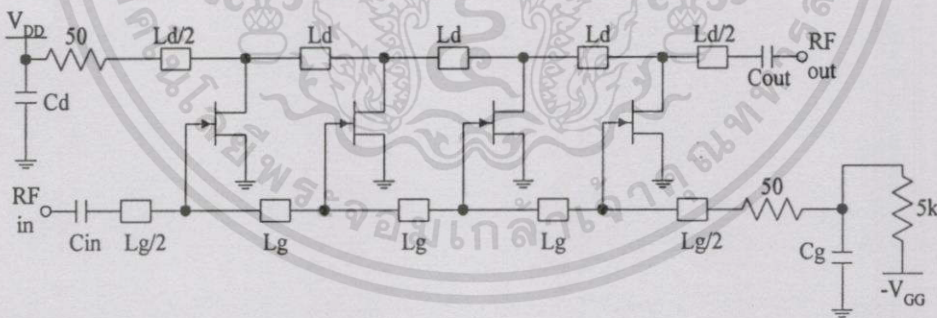
เมื่อเปรียบเทียบผลการทดลองกับผลการจำลองแบบพบว่า อัตราขยายและแบนด์วิดท์ของวงจรที่ต่อจริงมีค่าต่ำกว่าผลที่ได้จากการจำลองแบบ สาเหตุอาจเนื่องมาจากการจำลองแบบผู้วิจัยจะเริ่มคำนวณหาขนาดของไมโครสตริปจากวงจรสมมูลอย่างง่ายของทรานซิสเตอร์แบบไบโพลาร์ทำให้ค่าพารามิเตอร์ภายในตัวทรานซิสเตอร์ที่ใช้จริงมีความแตกต่างจากที่จำลองแบบ ส่งผลให้การคำนวณขนาดของไมโครสตริปมีความคลาดเคลื่อน รวมทั้งค่าความผิดพลาดของอุปกรณ์ R, C ที่ใช้นอกจากนี้ในการทดลองจริงยังมีผลจากอุณหภูมิของวงจรเข้ามาเกี่ยวข้องด้วย ซึ่งจัดเป็นตัวแปรที่สำคัญที่ทำให้ค่าพารามิเตอร์ภายในตัวทรานซิสเตอร์เกิดการเปลี่ยนแปลง

วงจรมอดูเลชันแบบกระจายโดยใช้ แกเลียมอาร์เซไนด์เมสเฟต

ในบทนี้กล่าวถึงการออกแบบและการสร้างวงจรมอดูเลชันแบบกระจายที่ใช้อุปกรณ์แอกทีฟเป็นแกเลียมอาร์เซไนด์เมสเฟต 4 ภาค โดยใช้การพิจารณาแยกวงจรมอดูเลชันออกเป็นสายส่งเทียม 2 เส้น ที่มีวงจรมอดูเลชันเป็นวงจรมอดูเลชันแบบคอนสแตนต์ เด ซึ่งวงจรมอดูเลชันแบบกระจายที่ใช้อุปกรณ์แอกทีฟเป็นแกเลียมอาร์เซไนด์เมสเฟต จะมีลักษณะโครงสร้างและขั้นตอนการออกแบบวงจรมอดูเลชันกับวงจรมอดูเลชันแบบกระจายที่ใช้อุปกรณ์แอกทีฟเป็นแบบซิลิคอนไบโพลาร์ทรานซิสเตอร์ แต่วงจรจะให้ผลตอบสนองความถี่และกำลังขับที่เอาต์พุตแตกต่างจากวงจรมอดูเลชันแบบกระจายที่ใช้ซิลิคอนไบโพลาร์ทรานซิสเตอร์ดังแสดงในหัวข้อต่อไปนี้

5.1 การออกแบบวงจร

วงจรมอดูเลชันแบบกระจายที่ใช้แกเลียมอาร์เซไนด์เมสเฟต 4 ภาคขยายแสดงในรูปที่ 5.1 วงจรถูกไบแอสให้มีกระแสไหลผ่านที่ขาเบสของทรานซิสเตอร์แต่ละตัวเท่ากับ 30 มิลลิแอมป์ที่ปลายสายส่งเทียมเกตและเดรนไหลด้วยความต้านทานขนาด 50 โอห์ม [20]



รูปที่ 5.1 โครงสร้างวงจรมอดูเลชันแบบกระจายโดยใช้แกเลียมอาร์เซไนด์เมสเฟต

สำหรับขั้นตอนการออกแบบวงจรมอดูเลชันแบบกระจายที่ใช้แกเลียมอาร์เซไนด์เมสเฟตสามารถอธิบายได้อย่างคร่าวๆดังนี้

- 1) เริ่มคำนวณหาค่า L_g และ L_d โดยใช้เงื่อนไขของสายส่งเทียมนที่มีวงจรสัญญาณเป็นวงจรกรองความถี่ต่ำแบบคอนสแตนต์ เค คือ

$$Z_{line} = \sqrt{\frac{L}{C}} = Z_0 = 50\Omega$$

และจากสมการที่ 2.51

$$\omega_c = \frac{2}{\sqrt{L_g C_{gs}}} = \frac{2}{\sqrt{L_d C_{ds}}}$$

โดยการกำหนดค่าความถี่ตัดของวงจร จะทำให้สามารถคำนวณหาค่า L และ C ได้

- 2) เลือกทรานซิสเตอร์ที่มีค่าความจุ (C_{gs}) ต่ำกว่าค่าความจุที่คำนวณได้ เพื่อให้มั่นใจว่าวงจรสามารถให้แบนด์วิดท์ได้ตามที่ต้องการ
- 3) คำนวณหาอัตราขยาย การลดทอนที่อินพุตและเอาต์พุตของวงจรได้จากสมการที่ 2.47, 2.49 และ 2.50 ตามลำดับ
- 4) แปลงค่า L_g และ L_d จากค่าที่คำนวณได้เป็นขนาดไมโครสตริป แล้วทำการจำลองแบบการทำงานของวงจร โดยใช้โปรแกรม Microwave office
- 5) Optimize ขนาดของไมโครสตริปรวมกับการปรับกระแสไบแอสเพื่อให้ได้วงจรที่มีอัตราขยายแบนด์วิดท์ และค่าความสูญเสียเนื่องจากการย้อนกลับตามที่กำหนด โดยวงจรขยายที่ออกแบบในบทนี้ใช้กระแสไบแอสทั้งหมดเท่ากับ 120 มิลลิแอมป์

ตารางที่ 5.1 แสดงความสัมพันธ์ระหว่างอัตราขยายต่อหนึ่งภาคขยาย (A) กับจำนวนภาคขยาย (N) ในวงจรขยายสัญญาณแบบกระจาย โดยคำนวณจากสมการที่ 2.47, 2.49, 2.50 และ 2.51 ในบทที่ 2 นอกจากนี้ยังได้คำนวณหา N_{opt} จากสมการที่ 2.48 ซึ่งแสดงในสมการที่ 5.1 ทำให้เลือกใช้จำนวนภาคขยายเท่ากับ 4 และวงจรขยายแบบกระจายให้อัตราขยายประมาณ 10 dB

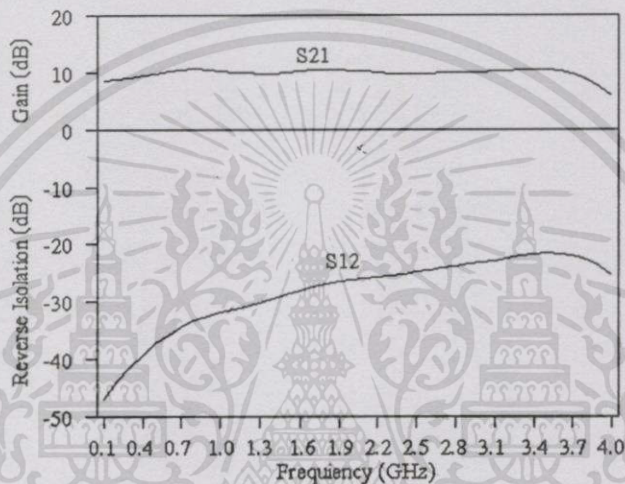
ตารางที่ 5.1 ความสัมพันธ์ระหว่างจำนวนภาคขยายและอัตราขยายต่อหนึ่งภาคขยาย

N	1	2	3	4	5	6	7	8	9	10
A	0.6799	1.239	1.6979	2.0738	2.3808	2.6307	2.8332	2.9966	3.1274	3.2313

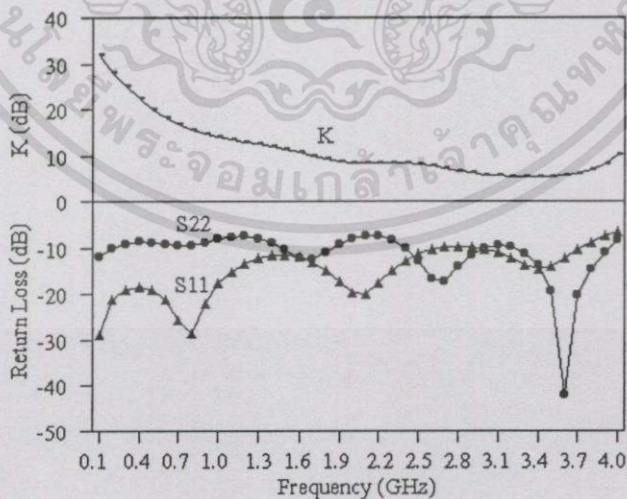
$$N_{opt} = 4.1778 \quad (5.1)$$

5.2 ผลจำลองแบบการทำงานและการออกแบบ PCB

ผลการจำลองแบบการทำงานของวงจรรขยายสัญญาณแบบกระจายที่ใช้เกล็ดเลียมอาร์เซนาไซด์ เมสเฟดแสดงในรูปที่ 5.2 วงจรให้อัตราขยาย (S_{21}) เท่ากับ 10 ± 0.3 dB แบนด์วิดท์ 3.8 จิกกะเฮิรตซ์ มีค่าไอโซเลชันย้อนกลับ (S_{12}) ต่ำกว่า 22 dB ตลอดช่วงความถี่แบนด์วิดท์ และรูปที่ 5.3 แสดงค่าความสูญเสียเนื่องจากการย้อนกลับที่อินพุตและเอาต์พุต (S_{11} และ S_{22}) ซึ่งมีค่าประมาณ -10 dB ตลอดช่วงความถี่แบนด์วิดท์ และค่าองค์ประกอบเสถียรภาพ (stability factor :K) จากกราฟทำให้ทราบว่าวงจรรขยายที่ออกแบบได้เป็นวงจรที่มีเสถียรภาพอย่างไม่มีเงื่อนไข เนื่องจากว่าวงจรมีค่า K มากกว่า 1 ตลอดช่วงความถี่แบนด์วิดท์



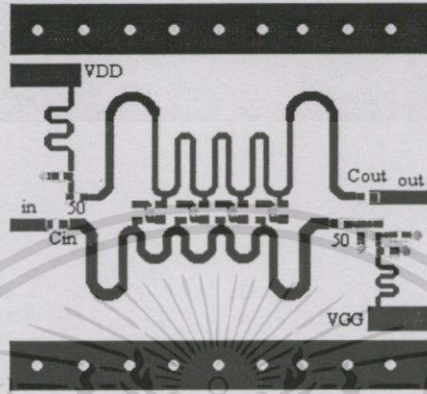
รูปที่ 5.2 ผลจำลองแบบอัตราขยาย และไอโซเลชันย้อนกลับของวงจรรขยาย



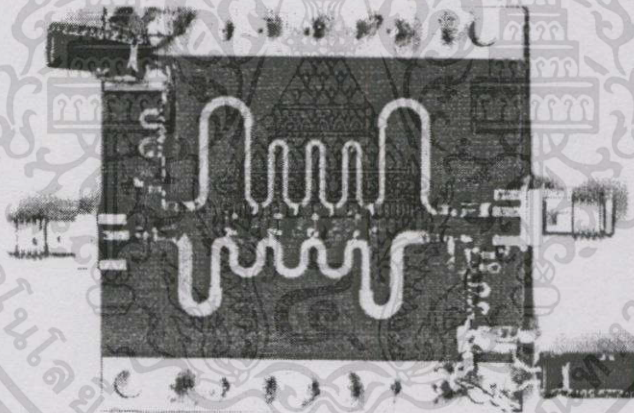
รูปที่ 5.3 ผลจำลองแบบค่าความสูญเสียเนื่องจากการย้อนกลับ และองค์ประกอบเสถียรภาพ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Lay Out PCB ของวงจรขยายแสดงในรูปที่ 5.4 วงจรที่ออกแบบมีขนาด 4.6×4.8 เซ็นติเมตร สร้างบนวัสดุฐานรองไดอิเล็กตริกที่มีสภาพยอมสัมพัทธ์ (Relative Permittivity) ϵ_r เท่ากับ 2.5 (PTFE substrate) และมีความหนาของวัสดุรองฐาน 0.762 มิลลิเมตร รูปที่ 5.5 แสดงการวางอุปกรณ์ลงบนแผ่น PCB



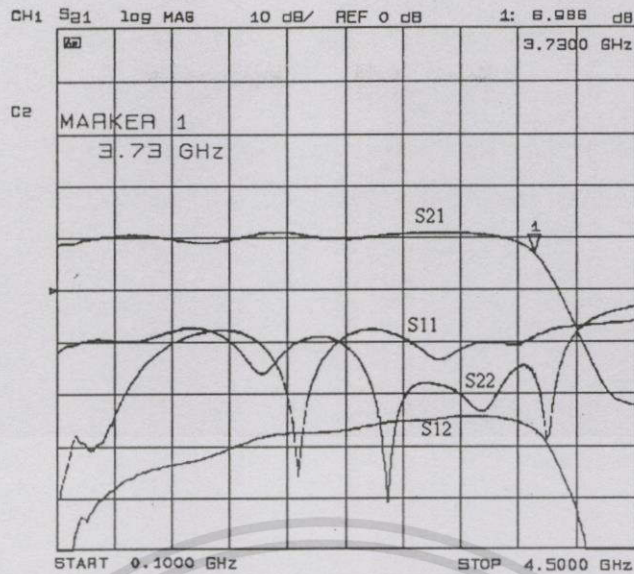
รูปที่ 5.4 Lay Out PCB ของวงจรขยายสัญญาณแบบกระจายที่ใช้แกดเลียมฮาเซนาชนิดเมสเฟด



รูปที่ 5.5 การวางอุปกรณ์บนแผ่น PCB

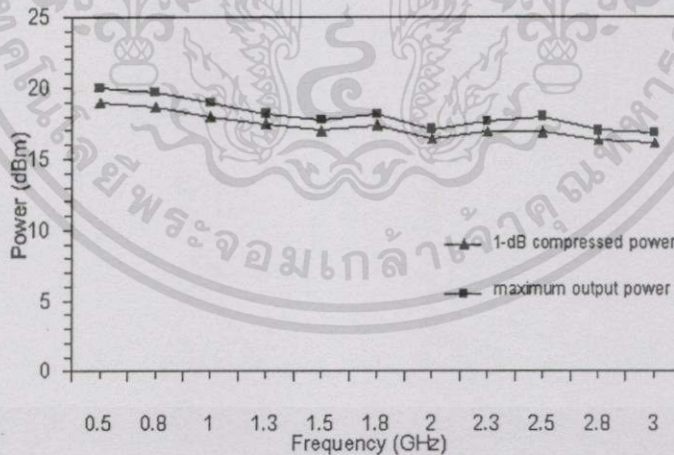
5.3 ผลการทดลอง

ผลการวัดการตอบสนองความถี่ของวงจรขยายสัญญาณแบบกระจายโดยใช้ Network Analyzer แสดงในรูปที่ 5.6 วงจรให้อัตราขยายเท่ากับ 10 ± 0.8 dB แบนด์วิดท์ 3.7 จิกกะเฮิรตซ์ ค่าความสูญเสียเนื่องจากการย้อนกลับที่อินพุตและเอาต์พุตประมาณ -10 dB และมีค่าไอโซเลชันย้อนกลับดีกว่า 25 dB ตลอดช่วงความถี่แบนด์วิดท์



รูปที่ 5.6 ผลการวัดการตอบสนองความถี่ของวงจรขยายแบบกระจายที่ใช้
แกเลียมอาร์เซไนด์เมสเฟด

ผลการวัดกำลังสูงสุดที่เอาต์พุต และค่า 1-dB compressed power ของวงจรขยายแสดงในรูปที่ 5.7 จากกราฟวงจรสามารถจ่ายกำลังสูงสุดที่เอาต์พุตในช่วงความถี่ 100 เมกะเฮิร์ตซ์ ถึง 3.0 จิกกะเฮิร์ตซ์ ได้มากกว่า 17 dBm หรือมากกว่า 50 มิลลิวัตต์ และที่ความถี่ 500 เมกะเฮิร์ตซ์ วงจรสามารถจ่ายกำลังสูงสุดที่เอาต์พุตได้ประมาณ 100 มิลลิวัตต์



รูปที่ 5.7 ผลการวัดกำลังสูงสุดที่เอาต์พุต และค่า 1-dB compressed power

5.4 สรุปผล

วงจรขยายสัญญาณแบบกระจายที่ใช้อุปกรณ์แอกทีฟเป็นแกเลียมอาร์เซไนด์เมสเฟดใช้พื้นฐานการออกแบบจากวงจรรอกความถี่ต่ำแบบคอนสแตนท์ เค ซึ่งทำให้ได้วงจรขยายที่มีอัตราขยาย

ค่อนข้าง คงที่ มีแบนด์วิดท์กว้าง ค่าความสูญเสียเนื่องจากการย้อนกลับต่ำ และมีรูปแบบของวงจร
 อย่างง่ายทำให้ช่วยลดต้นทุนในการผลิต เหมาะกับการใช้เป็นวงจรรขยายในภาคส่งของโทรศัพท์
 เคลื่อนที่ในระบบ CDMA

เมื่อเปรียบเทียบผลที่ได้จากการทดลองและผลที่ได้จากการจำลองแบบพบว่าแบนด์วิดท์ของ
 วงจรรขยายแบบกระจายที่ต่อจริงมีค่าต่ำกว่าแบนด์วิดท์ที่ได้จากการจำลองแบบ และอัตราขยายของ
 วงจรมีการเปลี่ยนแปลงมากกว่าอัตราขยายที่ได้จากการจำลองแบบ เหตุผลอาจเนื่องมาจากในการ
 เริ่มต้นคำนวณหาขนาดไมโครสตริป ผู้วิจัยใช้วงจรสมมูลแบบง่ายของเฟดเพื่อทำให้การคำนวณง่าย
 ขึ้นดังที่อธิบายในตอนต้น ร่วมกับในการต่อวงจรและวัดผลจริงนั้นอุณหภูมิของวงจรมีการเปลี่ยน
 แปลงไปจากที่กำหนดไว้ใน โปรแกรมจำลองแบบ ซึ่งอาจมีผลทำให้ค่าพารามิเตอร์ภายในตัว
 ทรานซิสเตอร์ที่ใช้จริงมีความแตกต่างจากที่จำลองแบบ ส่งผลให้การคำนวณหาขนาดของไมโคร
 สตริปมีความคลาดเคลื่อน นอกจากนี้ยังอาจเกิดจากค่าความผิดพลาดของอุปกรณ์ที่ใช้ด้วย



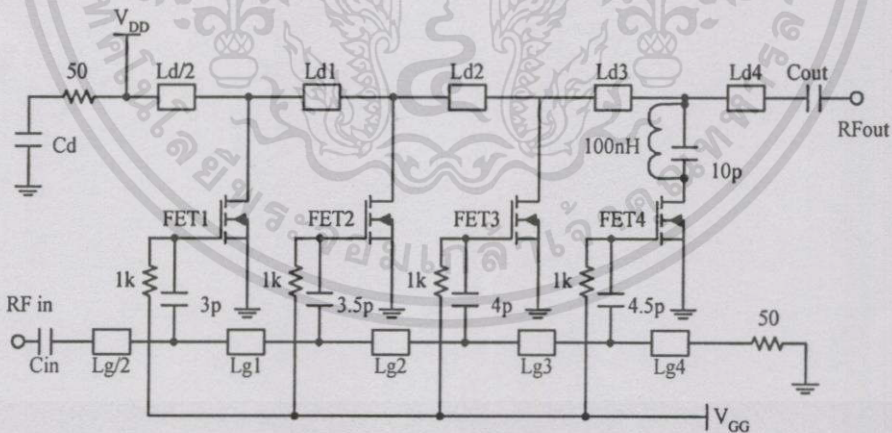
บทที่ 6

วงจรรขยายกำลังแบบกระจายโดยใช้เอลดีมอสเฟต

ในบทนี้กล่าวถึงการออกแบบและการสร้างวงจรรขยายกำลังแบบกระจาย (Distributed Power Amplifier : DPA) โดยใช้มอสเฟต (N-channel enhancement-mode Lateral Double-Diffused MOSFET : LDMOS) 4 ตัว ซึ่งสามารถเปลี่ยนแปลงขนาดของเกต (Gate periphery) ของเฟตแต่ละตัวได้โดยใช้ตัวเก็บประจุต่ออนุกรมที่ขาเกต และใช้เทคนิคการต่อตัวเก็บประจุอนุกรมที่ขาเดรนของเฟตตัวที่อยู่ใกล้เอาต์พุตร่วมกับวิธีการแมตซ์ซึ่งอิมพีแดนซ์ของโหลดที่ขาเกตและขาเดรนของเฟตกับสายส่งเทียม เพื่อให้วงจรสามารถขับกำลังที่เอาต์พุตได้สูงขึ้น ซึ่งมีขั้นตอนการออกแบบวงจรและผลการทดลองดังนี้

6.1 การออกแบบวงจร

วงจรรขยายกำลังแบบกระจายที่ออกแบบใช้เอลดีมอสเฟต PTF10107 (Ericsson) โดยโครงสร้างของวงจรแสดงดังรูปที่ 6.1 วงจรถูกไบแอสให้มีกระแสไหลผ่านที่ขาเดรนของเฟตแต่ละตัวเท่ากับ 300 มิลลิแอมป์ และใช้แรงดัน V_{DS} เท่ากับ 24 โวลต์ ที่ปลายสายส่งเกตและเดรนถูกโหลดด้วยความต้านทานขนาด 50 โอห์ม [14]



รูปที่ 6.1 โครงสร้างของวงจรรขยายกำลังแบบกระจายที่ออกแบบ

สำหรับขั้นตอนการออกแบบวงจรขยายกำลังแบบกระจายสามารถอธิบายได้อย่างคร่าวๆ ดังนี้

- 1) นำตัวเก็บประจุต่ออนุกรมที่ขาเกตของเฟตทุกตัว โดยค่าเริ่มต้นของตัวเก็บประจุจะเริ่มจากประมาณ $2c_{gs}$ แล้วเพิ่มค่าตัวเก็บประจุที่ภาคขยายถัดไป เพื่อเพิ่มขนาดของเฟตเมื่อใกล้เอาต์พุตและเป็นการควบคุมขนาดของแรงดันที่ขาเกตของเฟตแต่ละตัวให้มีค่าเท่ากัน
- 2) นำตัวเก็บประจุต่อแบบอนุกรมที่ขาเดรนของเฟตตัวที่ 4 ซึ่งเป็นเฟตที่อยู่ใกล้เอาต์พุต และเพื่อให้ง่ายต่อการไบแอสที่ขาเดรนจึงใช้ตัวเหนี่ยวนำขนาด 100 nH ต่อขนานกับตัวเก็บประจุ ดังแสดงในรูปที่ 6.1
- 3) คำนวณค่าอิมพีแดนซ์ภายในสายส่งเดรนและเกต (Z_{dk} และ Z_{gk}) จากสมการที่ 2.60, 2.61 และ 2.63 ตามลำดับ โดยใช้ค่าความต้านทานโหลดของเฟตที่ให้กำลังเอาต์พุตสูงสุดเมื่อต่อวงจรขยายกำลังแบบคลาส เอ คือ

$$R_{opt} = \frac{V_{br} + V_p - V_{knee}}{I_{max}}$$

เมื่อ

V_{br} คือ แรงดันเบรคความถี่ขาเดรน

V_p คือ แรงดันพินช์ออฟ

V_{knee} คือ แรงดันที่ขาเดรนเมื่อมีกระแส I_{max} ไหลผ่าน

I_{max} คือ กระแสสูงสุดที่ไหลผ่านที่ขาเดรน

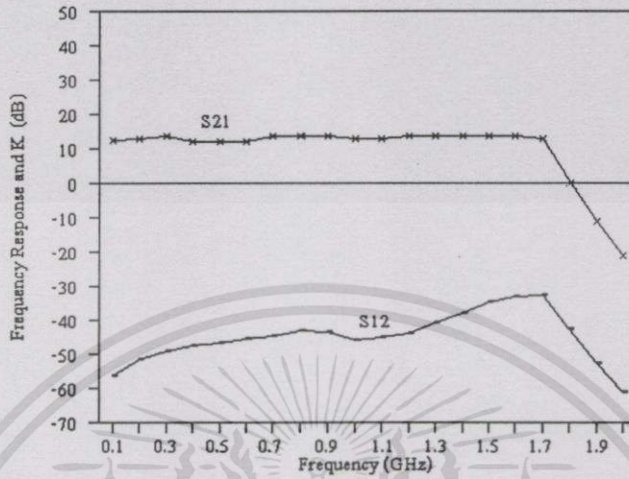
- 4) คำนวณค่ากำลังเอาต์พุตของวงจรได้จากสมการที่ 2.59
- 5) แปลงค่า Z_{dk} และ Z_{gk} ที่คำนวณได้จากข้อที่ 3 เป็นขนาดของไมโครสตริป ในขั้นตอนนี้มีข้อที่นำสังเกตคือ ค่าอิมพีแดนซ์ที่สามารถแปลงเป็นขนาดของไมโครสตริปได้มีช่วงจำกัด โดยทั่วไปจะอยู่ในช่วง 30 ถึง 95 โอห์ม แต่จากค่าอิมพีแดนซ์ของสายส่งเทียมเกตและเดรนที่คำนวณได้มีค่าอยู่ในช่วง 12 ถึง 142 โอห์ม ดังนั้นจึงจำเป็นต้องมีการปรับค่าของตัวเก็บประจุที่ต่ออนุกรมที่ขาเกตและเดรนร่วมด้วย โดยใช้โปรแกรม Microwave Office ทำการ Optimize ค่าอิมพีแดนซ์ของสายส่งและค่าตัวเก็บประจุ เพื่อให้ได้วงจรที่มีอัตราขยายค่อนข้างคงที่ แบนด์วิดท์กว้าง และมีค่าการลดทอนต่ำ

6.2 ผลจำลองแบบการทำงานและการออกแบบ PCB

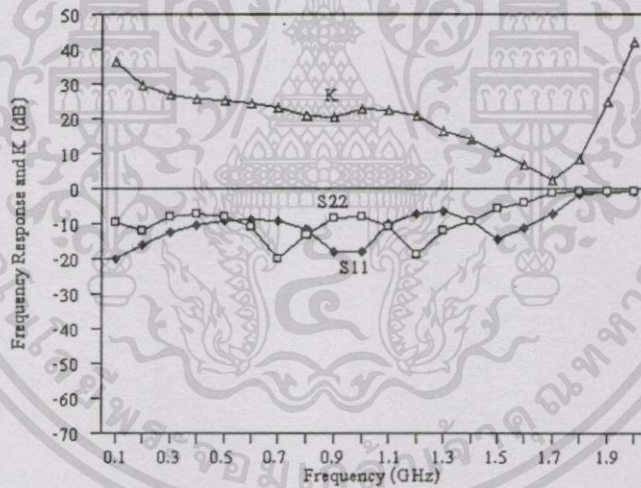
ผลจำลองแบบการทำงานของวงจรขยายกำลังแบบกระจายแสดงคังรูปที่ 6.2 วงจรให้อัตราขยาย (S_{21}) 13 dB แบนด์วิดท์ 1.7 จิกกะเฮิรตซ์ และมีค่าไอโซเลชันย้อนกลับดีกว่า (S_{12}) 30 dB ตลอดช่วงความถี่แบนด์วิดท์ และรูปที่ 6.3 แสดงค่าความสูญเสียเนื่องจากการย้อนกลับที่อินพุตและเอาต์พุต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

(S_{11} และ S_{22}) ซึ่งมีค่าประมาณ -10 dB ตลอดช่วงความถี่แบนด์วิดท์ และค่าองค์ประกอบเสถียรภาพ (stability factor :K) จากกราฟทำให้ทราบว่าวงจรถายที่ออกแบบเป็นวงจรมีเสถียรภาพอย่างไม่มีเงื่อนไข เนื่องจากว่าวงจรมีค่า K มากกว่า 1 ตลอดช่วงความถี่แบนด์วิดท์

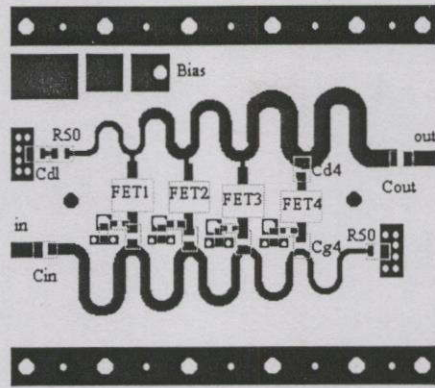


รูปที่ 6.2 ผลจำลองแบบอครายขยายและไอโซเลชันย้อนกลับของวงจรถายกำลัง

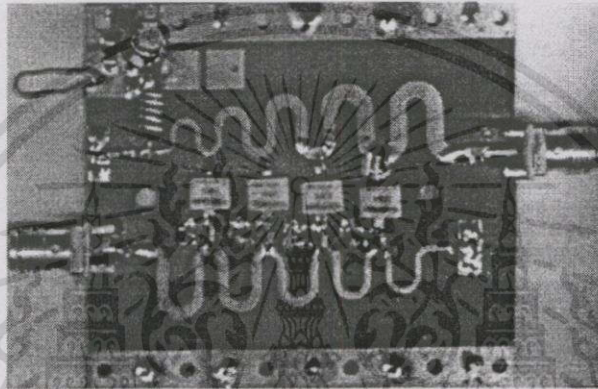


รูปที่ 6.3 ผลจำลองแบบค่าความสูญเสียเนื่องจากการย้อนกลับ และองค์ประกอบเสถียรภาพ

รูปที่ 6.4 แสดง Lay Out PCB ของวงจรถายกำลังแบบกระจาย ซึ่งวงจรถายที่ออกแบบได้มีขนาด 5.6×5.0 เซนติเมตรสร้างบนวัสดุฐานรองไดอิเล็กตริกที่มีสภาพยอมสัมพัทธ์ (Relative Permittivity) ϵ_r เท่ากับ 2.5 (PTFE substrate) และมีความหนาของวัสดุรองฐานเท่ากับ 0.762 มิลลิเมตร รูปที่ 6.5 แสดงการวางอุปกรณ์ลงบนแผ่น PCB



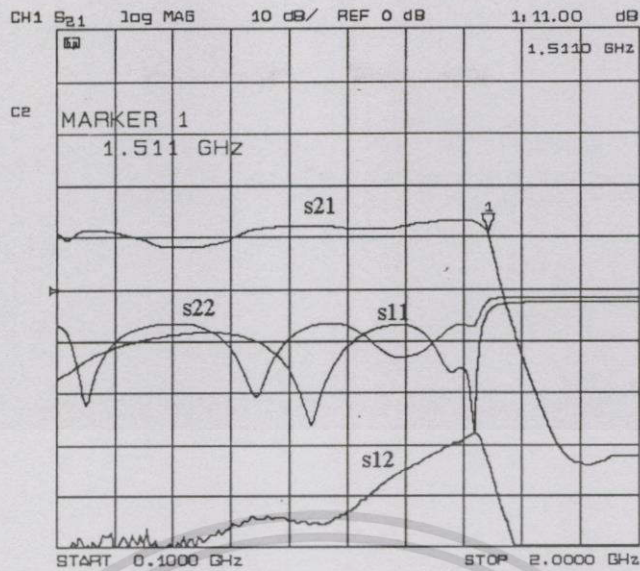
รูปที่ 6.4 Lay Out PCB ของวงจรขยายกำลังแบบกระจาย



รูปที่ 6.5 การวางอุปกรณ์บนแผ่น PCB

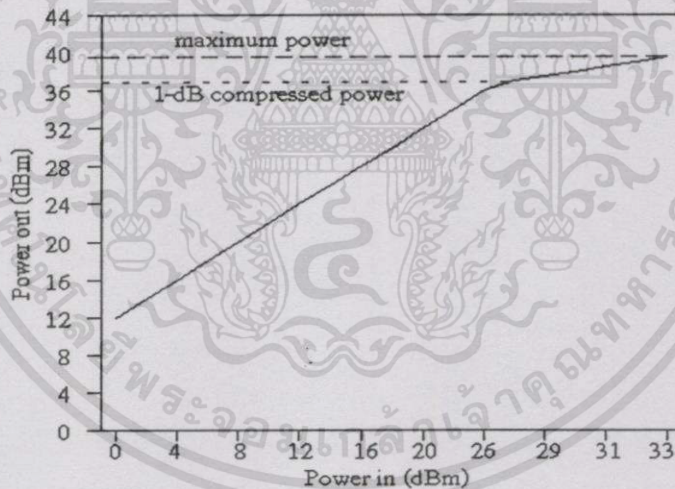
6.3 ผลการทดลอง

ผลการวัดการตอบสนองความถี่ของวงจรขยายกำลังแบบกระจายโดยใช้ Network Analyzer แสดงในรูปที่ 6.6 วงจรมีอัตราขยาย 10.5 ± 2.5 dB แบนด์วิดท์ 1.5 จิกะเฮิรตซ์ ค่าความสูญเสียเนื่องจากการย้อนกลับที่อินพุตและเอาต์พุตประมาณ -10 dB และมีค่าไอโซเลชันดีกว่า 28 dB ตลอดช่วงความถี่แบนด์วิดท์



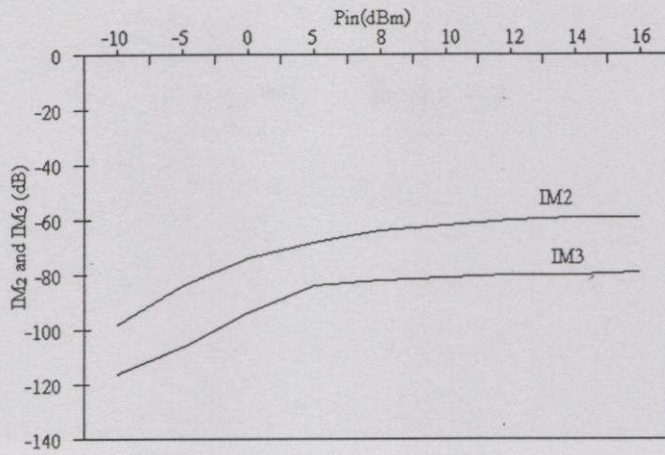
รูปที่ 6.6 ผลการวัดค่าการตอบสนองความถี่ของวงจรขยายกำลังแบบกระจาย

ผลการวัดความสัมพันธ์ระหว่างกำลังอินพุตและเอาต์พุตที่ความถี่ 1 จิกกะเฮิรตซ์ แสดงดังรูปที่ 6.7 วงจรให้กำลังสูงสุดเท่ากับ 10 วัตต์ และมีค่า 1-dB compressed power ประมาณ 5 วัตต์

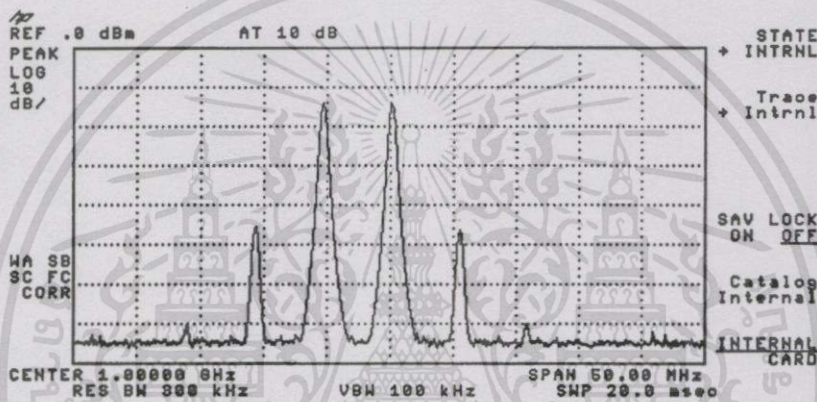


รูปที่ 6.7 ผลการวัดกำลังสูงสุด และค่า 1-dB compressed power ของวงจรขยายกำลังแบบกระจาย

รูปที่ 6.8 เป็นกราฟแสดงการวัดความเพี้ยนของสัญญาณโดยการวัดความเพี้ยนจากการมอดูเลตระหว่างกันลำดับที่ 2 และลำดับที่ 3 (Second-order and Third-order Intermodulation Distortion) ที่ความถี่ 1 จิกกะเฮิรตซ์ จากกราฟแสดงให้เห็นว่าค่าความเพี้ยนจากการมอดูเลตลำดับที่ 3 มีค่าประมาณ -80 dBm และรูปที่ 6.9 แสดงระดับสัญญาณความเพี้ยนจากการมอดูเลตระหว่างกันโดยใช้ Spectrum Analyzer



รูปที่ 6.8 ผลการวัดความเพี้ยนจากการมอดูเลตระหว่างกันที่ความถี่ 1 จิกกะเฮิร์ตซ์



รูปที่ 6.9 ระดับสัญญาณความเพี้ยนจากการมอดูเลตระหว่างกัน โดยใช้ Spectrum Analyzer

6.4 สรุปผล

วงจรถบายสัญญาณกำลังแบบกระจายที่นำเสนอใช้เทคนิคการต่อตัวเก็บประจุอนุกรมที่ขาเกต และขาเดรนร่วมกับวิธีการแมตซ์ซิ่งอิมพีแดนซ์โหลดภายในขาเฟต ซึ่งทำให้ได้วงจรถบายที่มีแบนด์วิดท์กว้าง อัตราขยายค่อนข้างคงที่และให้กำลังขับเอาต์พุตสูง เหมาะกับการใช้เป็นวงจรถบายกำลังในเครื่องกำเนิดสัญญาณความถี่สูง

เมื่อพิจารณาผลการทดลองและผลการจำลองแบบพบว่า แบนด์วิดท์ของวงจรถบายกำลังแบบกระจายที่ต่อจริงมีค่าต่ำกว่าแบนด์วิดท์ที่ได้จากการจำลองแบบ และเกิดการเปลี่ยนแปลงอัตราขยายของวงจรมากกว่าอัตราขยายที่ได้จากการจำลองแบบ สาเหตุอาจเนื่องมาจากการจำลองแบบเพื่อดูผลตอบสนองความถี่ของวงจร ผู้วิจัยกำหนดให้วงจรมีพฤติกรรมแบบเชิงเส้น ทั้งนี้เนื่องจากผู้วิจัยมีข้อมูลพารามิเตอร์ภายในตัวทรานซิสเตอร์เฉพาะพารามิเตอร์การกระจัดกระจาย (S-parameter) เท่านั้น แต่ในการทำงานของวงจรถบายกำลังที่ต่อจริงจะเกิดการดำเนินการต่อสัญญาณขนาดใหญ่ ทำให้ค่าพารามิเตอร์ของทรานซิสเตอร์กำลังที่แรงดันเอาต์พุตค่าหนึ่งอาจมีค่าแตกต่างไปจากค่าพารา

มีเตอร์ที่แรงดันค่าอื่นๆ ส่งผลให้การคำนวณหาขนาดของไมโครสตริปมีความคลาดเคลื่อน นอกจากนี้ยังอาจเกิดจากค่าความผิดพลาดของอุปกรณ์ที่ใช้ด้วย



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วิจารณ์และสรุปผล

ในปัจจุบันเครื่องมือสื่อสารได้เข้ามามีบทบาทสำคัญต่อชีวิตประจำวันเป็นอย่างมาก ไม่ว่าจะเป็นการติดต่อสื่อสารแบบใช้สายหรือไร้สายก็จำเป็นต้องมีวงจรขยายสัญญาณทั้งในเครื่องรับและเครื่องส่ง เพื่อขยายสัญญาณให้มีขนาดตามต้องการก่อนนำไปใช้งาน โดยเมื่อเปลี่ยนย่านความถี่ที่ใช้งานก็จำเป็นต้องสร้างวงจรขยายสัญญาณชุดใหม่ เพื่อให้วงจรสามารถทำงานอยู่ในช่วงแบนด์วิดท์ที่ต้องการได้ ซึ่งทำให้เกิดการสิ้นเปลืองทรัพยากรและไม่มีความคล่องตัวในการดำเนินการ

วิทยานิพนธ์นี้เสนอการออกแบบและการสร้างวงจรขยายสัญญาณความถี่สูงที่มีแบนด์วิดท์กว้าง โดยใช้เทคนิคการป้อนกลับแบบลบและโครงสร้างของวงจรขยายแบบกระจายจากการศึกษาเทคนิคพื้นฐานของวงจรขยาย 4 แบบ คือวงจรขยายสัญญาณป้อนกลับแบบลบ วงจรขยายสัญญาณแบบกระจายโดยใช้ซิลิกอนไบโพลาร์ทรานซิสเตอร์ วงจรขยายสัญญาณแบบกระจายโดยใช้แกเลียมอาร์เซไนด์เมสเฟด และวงจรขยายกำลังแบบกระจายโดยใช้แอลคิมอสเฟด เพื่อให้ได้วงจรขยายสัญญาณที่รวมคุณสมบัติที่สำคัญของวงจรขยายไว้ 2 ในวงจรเดียวคือ มีแบนด์วิดท์กว้าง อัตราขยายคงที่ ค่าการลดทอนเนื่องจากการย้อนกลับที่อินพุตและเอาต์พุตต่ำ และมีกำลังขับเอาต์พุตสูง (มากกว่า 1 วัตต์)

จากผลการทดลองและผลสรุปในบทที่ 3 ทำให้ทราบว่าวงจรขยายสัญญาณป้อนกลับแบบลบ วงรอบคู่โดยใช้อุปกรณ์แอกทีฟเป็นซิลิกอนไบโพลาร์ทรานซิสเตอร์ที่ออกแบบสามารถให้แบนด์วิดท์กว้างประมาณ 1 จิกะเฮิรตซ์ แควงจรก็มีค่าความสูญเสียเนื่องจากการย้อนกลับที่อินพุตและเอาต์พุตสูงโดยเฉพาะที่ความถี่ตัด และวงจรยังให้กำลังขับที่เอาต์พุตไม่สูงมากนัก (ประมาณ 65 มิลลิวัตต์) ดังนั้นจึงได้ทำการออกแบบวงจรขยายสัญญาณความถี่สูงที่ให้แบนด์วิดท์กว้างโดยใช้ อุปกรณ์แอกทีฟเป็นซิลิกอนไบโพลาร์ทรานซิสเตอร์และใช้โครงสร้างเป็นแบบกระจาย ซึ่งเป็นโครงสร้างที่สามารถสร้างให้มีแบนด์วิดท์กว้างและมีค่าความสูญเสียเนื่องจากการย้อนกลับต่ำได้ ตลอดช่วงความถี่แบนด์วิดท์ เนื่องจากลักษณะของวงจรเป็นสายส่งเทียมนที่ประกอบด้วยตัวเหนี่ยวนำต่อกันแบบอนุกรมร่วมกับตัวเก็บประจุที่ใช้ค่าความจุภายในตัวทรานซิสเตอร์ ดังที่ได้อธิบายรายละเอียดของวงจรไว้ในบทที่ 4

จากผลการทดลองและผลสรุปในบทที่ 4 ทำให้ทราบว่าวงจรขยายสัญญาณแบบกระจายที่ใช้ อุปกรณ์แอกทีฟเป็นซิลิกอนไบโพลาร์ทรานซิสเตอร์จำเป็นต้องใช้เทคนิคการชดเชยการลดทอนที่เกิดขึ้นที่เอาต์พุตโดยใช้การต่อวงจรแบบคาสโคด ซึ่งจะช่วยเพิ่มความต้านทานเอาต์พุตของวงจรให้สูงขึ้น ทำให้การลดทอนที่เกิดขึ้นที่เอาต์พุตต่ำลง ทั้งนี้เนื่องจากซิลิกอนไบโพลาร์ทรานซิสเตอร์มีค่าความจุไฟฟ้าที่อินพุตสูงและมีค่าความต้านทานที่อินพุตต่ำกว่าเมสเฟด ซึ่งเป็นสาเหตุที่สำคัญในการ

จำกัดแบนด์วิดท์และอัตราขยายของวงจร และแม้ว่าการต่อวงจรแบบคาสโคดจะปรับปรุงค่าความต้านทานเอาต์พุตและแบนด์วิดท์ของวงจรให้สูงขึ้นแต่วงจรก็มีแนวโน้มเกิดการออสซิลเลตได้ง่ายที่ความถี่ต่ำดังนั้นจึงต้องใช้การป้อนกลับแบบลบและการบายพาสส์ตัวเก็บประจุร่วมด้วย ซึ่งวงจรรขยายกระจายแบบคาสโคดจะให้แบนด์วิดท์กว้างประมาณ 1 จิกกะเฮิรตซ์ ค่าความสูญเสียเนื่องจากการย้อนกลับทั้งที่อินพุตและเอาต์พุตต่ำตลอดช่วงความถี่แบนด์วิดท์ แต่วงจรมีข้อเสียคือให้กำลังขับเอาต์พุตต่ำมาก (ประมาณ 3.5 มิลลิวัตต์) ดังนั้นจึงได้ทำการปรับปรุงวงจรโดยทำการเปลี่ยนอุปกรณ์แอกทีฟเป็นเมสเฟตแต่ยังคงใช้โครงสร้างของวงจรเป็นแบบกระจายเหมือนเดิม ซึ่งได้อธิบายรายละเอียดของวงจรไว้ในบทที่ 5

จากผลการทดลองและผลสรุปในบทที่ 5 ทำให้ทราบว่าวงจรรขยายสัญญาณแบบกระจายที่ใช้อุปกรณ์แอกทีฟเป็นแกลเลียมอาร์เซनाйдเมสเฟต 4 ภาคขยาย และใช้การพิจารณาวงจรเป็นสายส่งเทียบที่มีวงจรส่งสัญญาณเป็นวงจรกรอความถี่แบบคอนสแตนท์ เก ทำให้ได้วงจรรขยายสัญญาณที่มีแบนด์วิดท์กว้างมาก (ประมาณ 3.7 จิกกะเฮิรตซ์) อัตราขยายคงที่ และค่าการลดทอนเนื่องจากการย้อนกลับทั้งที่อินพุตและเอาต์พุตต่ำตลอดช่วงแบนด์วิดท์ นอกจากนี้วงจรยังมีรูปแบบที่ง่ายทำให้ใช้ต้นทุนในการผลิตต่ำ แต่วงจรก็ยังไม่สามารถขับกำลังเอาต์พุตได้มากกว่า 1 วัตต์ ซึ่งเมื่อพิจารณาแล้วพบว่าเกิดจากโครงสร้างของวงจรรขยายแบบกระจายสามารถใช้ได้ดีกับการขยายสัญญาณขนาดเล็กและอุปกรณ์แอกทีฟที่เป็นแกลเลียมอาร์เซनाйдเมสเฟต แต่สำหรับสัญญาณขนาดใหญ่หรือวงจรรขยายกำลังมากกว่า 1 วัตต์ พบว่าโครงสร้างของวงจรรขยายสัญญาณแบบกระจายที่ใช้เมสเฟตไม่เหมาะสม เนื่องจากแรงดันพินชออฟ และขนาดของเกตจะจำกัดขนาดสัญญาณ RF ที่ขาเกต และแรงดันเบรกดาวน์ที่ขาเดรนของเฟตจะจำกัดกำลังขับเอาต์พุตของวงจร ดังนั้นจึงได้ทำการออกแบบวงจรรขยายกำลังที่มีโครงสร้างเป็นแบบกระจายโดยใช้อุปกรณ์แอกทีฟเป็นแอลคิมอสเฟต และใช้เทคนิคการต่อตัวเก็บประจุอนุกรมที่ขาเกตของเฟตทุกตัวและที่ขาเดรนของเฟตตัวสุดท้าย เพื่อเพิ่มขนาดของสัญญาณ RF ที่ขาเกต ขยายแบนด์วิดท์ให้กว้างขึ้นและเพิ่มกำลังขับเอาต์พุตให้กับเฟตตัวที่อยู่ใกล้เอาต์พุตร่วมกับวิธีการแมตซ์ซิ่งอิมพีแดนซ์ของโหลดภายในขาเกตและขาเดรนของเฟตกับสายส่งเทียบ เพื่อให้สามารถนำกำลังสูงสุดที่ได้จากเฟตแต่ละตัวส่งต่อไปยังโหลดที่เอาต์พุตได้มากที่สุด ซึ่งจากผลการทดลองในบทที่ 6 ทำให้ทราบว่าวงจรรขยายกำลังแบบกระจายที่ออกแบบสามารถให้แบนด์วิดท์กว้าง (ประมาณ 1.5 จิกกะเฮิรตซ์) อัตราขยายค่อนข้างคงที่และให้กำลังขับเอาต์พุตสูงถึง 10 วัตต์

จากผลการทดลองของวงจรรขยายสัญญาณแต่ละแบบมีข้อที่น่าสังเกตคือ แบนด์วิดท์ของวงจรรขยายที่ต่อจริงมีค่าต่ำกว่าแบนด์วิดท์ที่ได้จากการจำลองแบบ และอัตราขยายของวงจรมีการเปลี่ยนแปลงมากกว่าอัตราขยายที่ได้จากการจำลองแบบ สาเหตุอาจเนื่องมาจากในขั้นตอนของการคำนวณหาขนาดไมโครสตริปของสายส่งเทียบทั้งที่อินพุตและเอาต์พุต ผู้วิจัยใช้การประมาณค่าเริ่มต้นจากวงจรสมมูลแบบง่ายของทรานซิสเตอร์ นอกจากนี้คุณสมบัติของวงจรรขยายในขณะที่ทำการวัดผลการ

ทดลองยังเกิดการเปลี่ยนแปลงไปจากที่กำหนดไว้ในโปรแกรมจำลองแบบ ทำให้ค่าพารามิเตอร์ภายในตัวอุปกรณ์แอกทีฟที่ใช้จริงมีความแตกต่างจากที่ใช้จำลองแบบ ส่งผลให้การคำนวณหาค่าอิมพีแดนซ์ของวงจรส่งสัญญาณหรือขนาดของไมโครสตริปมีความคลาดเคลื่อน โดยเฉพาะวงจรขยายกำลังแบบกระจาย รวมทั้งยังเกิดจากค่าความผิดพลาดของอุปกรณ์ R, C ที่ใช้ต่อในวงจรด้วย ซึ่งในการแก้ปัญหานั้นอาจทำได้โดยการคิดเผาระบายความร้อนให้แก่วงจรขยายและเลือกใช้โปรแกรมจำลองแบบที่สามารถนำเอาค่าความผิดพลาดของอุปกรณ์ต่างๆ ในวงจรมาคำนวณร่วมกับผลตอบสนองความถี่ของวงจรได้

วงจรขยายกำลังแบบกระจายที่ใช้อุปกรณ์แอกทีฟเป็นแอลดีมอสเฟต จัดเป็นอีกรูปแบบหนึ่งของวงจรขยายที่สามารถรวมเอาคุณสมบัติที่สำคัญของวงจรขยาย เช่น มีแบนด์วิดท์กว้าง อัตราขยายคงที่ การลดทอนเนื่องจากการย้อนกลับต่ำ และมีกำลังขับเอาต์พุตสูงไว้ภายในวงจรเดียวได้ ทำให้มีความสะดวกในการนำวงจรขยายสัญญาณความถี่สูงไปใช้งานได้หลายประเภท หลายช่วงความถี่โดยไม่จำเป็นต้องมีการสร้างวงจรขยายใหม่เมื่อมีการเปลี่ยนช่วงความถี่ที่ใช้งาน ซึ่งในการพัฒนางจรขยายกำลังต่อไปนี้ ควรทำให้วงจรขยายกำลังมีขนาดเล็กลงโดยการและใช้วัสดุฐานรองไดโอดอิเล็กทริกที่มีสภาพยอมสัมพัทธ์สูง ลดจำนวนทรานซิสเตอร์ต่อวงจรยังคงให้กำลังขับเอาต์พุตเท่าเดิมหรือมากขึ้น นอกจากนี้ควรสร้างระบบระบายความร้อนที่ดีให้แก่วงจรขยายกำลัง ทั้งนี้เพื่อให้วงจรขยายกำลังสามารถทำงานได้เต็มประสิทธิภาพ

เอกสารอ้างอิง

- [1] Edwin W. Greneich. **Analog Integrated Circuits**. New York : Chapman & Hall. 1997.
- [2] Paul R. Gray, Robert G. Mayer. **Analysis and Design of Analog Integrated Circuits**. 3rd Ed. New York : Jhon Wiley & Son. 1993.
- [3] Tom M., Jhon E. and Ralph E. Williams, "A High-Performance 2-18.5 GHz Distributed Amplifier -Theory and Experiment.", IEEE Trans on MTT., vol. MTT-34, no. 12, Dec. 1986. pp. 1559-1568.
- [4] ถวิต กิ่งทอง . ทฤษฎีโครงข่ายไฟฟ้าและสายส่ง. พิมพ์ครั้งที่ 6. กรุงเทพมหานคร : สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง. 2535.
- [5] Kevin W. Kobayashi, Liem T. Tran, Jhon C. Cowles, Thomas R. Block, Aaron K. Oki and Dwigh C. Streit , "Extending the Bandwidth Performance of Heterojunction Bipolar Transistor - Based Distributed Amplifiers." IEEE Trans on MTT., vol. 44, no. 5, May. 1996. pp. 739-748.
- [6] Kevin W. Kobayashi, R. Esfandiari and Aaron K. Oki, "A Novel HBT Distributed Amplifier Design Topology based on Attenuation Compensation Techniques." IEEE MTT-S Digest, 1994. pp. 447-450.
- [7] Steve D. and James B. Beyer, "Attenuation Compensation in Distributed Amplifier Design." IEEE Trans. on MTT., vol. 37, no. 9, Sep. 1989. pp. 1425-1432.
- [8] A. Iqbal and I. Z. Darwazeh , "Modelling of Heterojunction Bipolar Transistor Based Distributed Amplifier." IEEE Colloquium on Wideband Circuit, London, May. 1996. pp. 1-8.
- [9] พิมพ์ มานะกิจจงกล, ทองทศ วาณิชศรี. "วงจร BJT Distributed Amplifier แบนด์วิดท์กว้าง 1 GHz." การประชุมทางวิศวกรรมไฟฟ้า ครั้งที่ 22, ธันวาคม 2542. หน้า 469-472.
- [10] Wayne K. , Thomas A. and Charles C. Huang , "A 2 - 18 GHz Monolithic Distributed Amplifier Using Dual-Gate GaAs FET's.", IEEE. Reprinted with permission. 1984.
- [11] Claudio P. , Stefan K. , "New Approach on the Design of Travelling Wave Amplifier.", Circuits and Systems, Proceedings of the 34th Midwest Symposium, May. 1992. pp. 414-417.
- [12] M. Campovecchio , B. Lebras, M. Lajugie and J. Obregon, "Optimum Design of Distributed Power – FET Amplifiers. Application to A 2-18 GHz MMIC Module Exhibiting Improved Power Performances .", IEEE Microwave and Millimeter - Wave Monolithic Circuits Symposium, 1994. pp. 125-128.

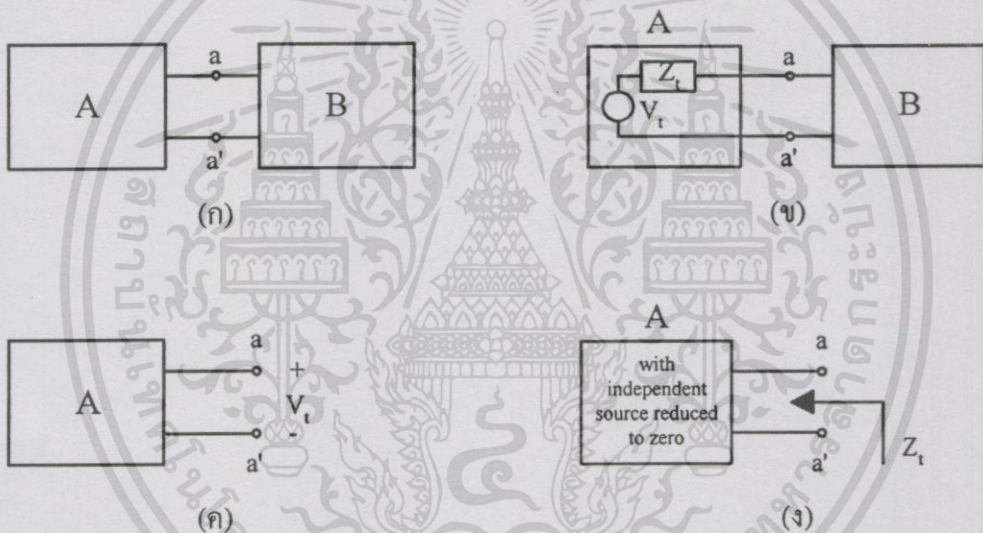
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- [13] Manfred J. Schindler, John P. Wendler, Mark P. Zaitlin, Mary E. Miller and Jhon R. Dormail
 “A K/KA-Band Distributed Power Amplifier With Capacitive Drain Coupling.”, IEEE Trans
 on MTT., vol. 36, no. 12, Dec. 1988. pp. 1902-1906.
- [14] พิมล มานะกิจจงกล, ทองทศ วานิชศรี. “วงจรรขยายสัญญาณกำลังแบบกระจาย 10 วัตต์ แบนด์
 วิดท์กว้าง 1.5 จิกกะเฮิร์ตซ์” การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 23, พฤศจิกายน
 2543. หน้า 349-352.
- [15] Robert G. Meyer, Ralph E. and Robert C. , “A Wide-Band Ultralinear Amplifier from 3 to
 300 MHz.” IEEE J. Solid-State Circuit, vol. SC-9, no. 4, Aug. 1974. pp. 167-175.
- [16] Robert G. Meyer and Robert A. Blauschild , “A 4-Terminal Wide - Band Monolithic
 Amplifier” IEEE J. Solid-State Circuit, vol. SC-16, no. 6, Dec. 1977. pp. 634-638.
- [17] Kam H. Chan and Robert G. Meyer, “A Low – Distortion Monolithic Wide - Band
 Amplifier.” IEEE J. Solid-State Circuit, vol. SC-12, no. 6, Dec. 1977. pp. 685-690.
- [18] พิมล มานะกิจจงกล, ทองทศ วานิชศรี. “วงจรรขยายสัญญาณแบนด์วิดท์กว้าง 1 GHz.” วิศวกรรม
 ลาดกระบัง, ปีที่ 16, ฉบับที่ 1, มีนาคม 2542. หน้า 55-60.
- [19] Adel S. Sedra and Kenneth C. Smith. **Microelectronic Circuits**. 3rd Ed. New York : Oxford
 University Press. 1982.
- [20] พิมล มานะกิจจงกล, ทองทศ วานิชศรี. “วงจรรขยายสัญญาณแบบกระจาย แบนด์วิดท์กว้าง 3.7
 จิกกะเฮิร์ตซ์.” การประชุมทางวิชาการของมหาวิทยาลัยเกษตรศาสตร์ ครั้งที่ 38, กุมภาพันธ์
 2543. หน้า 191-197.

ภาคผนวก

1. ทฤษฎีบทของเทวินิน (Thevenin's Theorem)

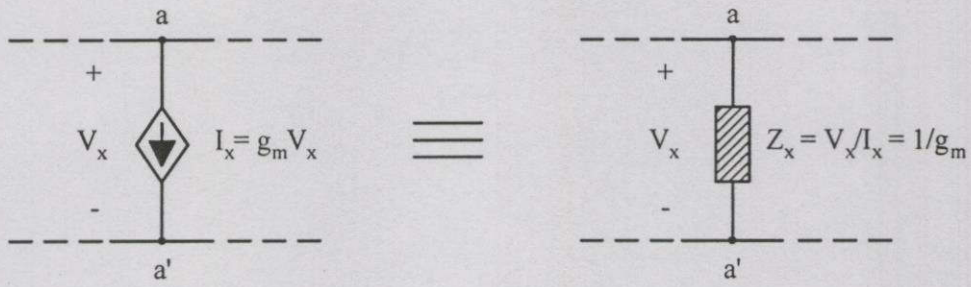
ทฤษฎีบทของเทวินินใช้การแทนส่วนของวงจรด้วยแหล่งกำเนิดแรงดัน 1 แหล่ง (V_t) และตัวต้านทานที่ต่ออนุกรมกับแหล่งกำเนิดแรงดัน 1 ตัว (Z_t) โดยเฉพาะอย่างยิ่งในกรณีที่พิจารณาที่ขั้วคู่ใดคู่หนึ่งของวงจรดังรูปที่ 1(ก) แสดงการแบ่งวงจรออกเป็นสองส่วน คือ วงจร A และวงจร B โดยมีข้อกำหนดในการแบ่งวงจรมีดังนี้คือ แหล่งกำเนิดฟังกใดๆในวงจรจะต้องฟังกกระแสหรือแรงดันที่อยู่ภายในวงจรเดียวกัน กล่าวคือจะไม่มีแหล่งกำเนิดในวงจร A ที่ฟังกกระแสหรือแรงดันที่ไหลผ่านหรือตกคร่อมองค์ประกอบภายในวงจร B และเช่นเดียวกันก็จะมีแหล่งกำเนิดในวงจร B ฟังกกระแสหรือแรงดันที่ไหลผ่านหรือตกคร่อมองค์ประกอบภายในวงจร A



รูปที่ 1 ทฤษฎีบทของเทวินิน

รูปที่ 1(ข) แสดงการแทนวงจร A ด้วยวงจรสมมูลของเทวินิน ซึ่งประกอบด้วยแหล่งกำเนิดแรงดัน V_t และความต้านทานอิมพีแดนซ์ Z_t ในการคำนวณหาค่าแรงดัน V_t สามารถทำได้โดยการเปิดวงจร A และทำการคำนวณหาค่าแรงดันที่ตกคร่อมระหว่าง a และ a' ดังแสดงในรูปที่ 1(ค) สำหรับการคำนวณหาค่าอิมพีแดนซ์ Z_t สามารถทำได้โดยการตัดแหล่งกำเนิดอิสระทั้งหมดที่อยู่ภายในวงจร A โดยถ้ามีแหล่งกำเนิดแรงดันอิสระให้ทำการปิดวงจร ในทางกลับกันสำหรับแหล่งกำเนิดกระแสอิสระให้ทำการเปิดวงจร ซึ่งค่าความต้านทาน Z_t ที่ได้จะมีค่าเท่ากับค่าอิมพีแดนซ์ที่อินพุตภายในวงจร A ดังแสดงในรูปที่ 1(ง)

2. ทฤษฎีบทการดูดกลืนแหล่งกำเนิด (Source-Absorption Theorem)

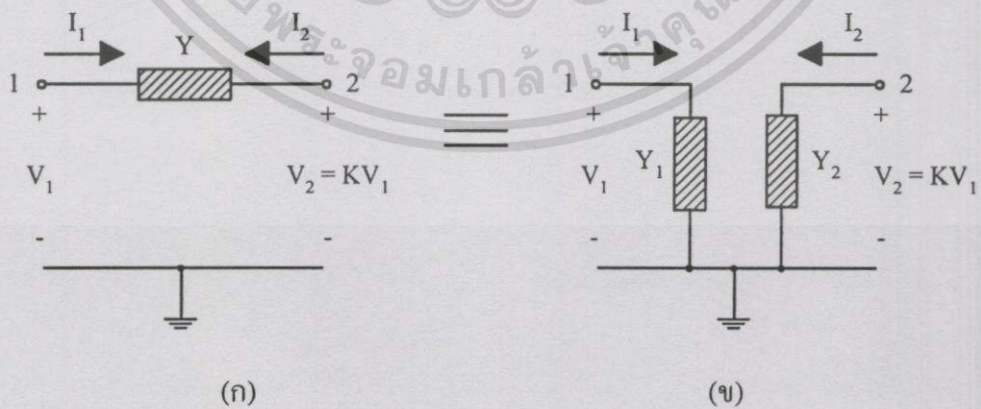


รูปที่ 2 ทฤษฎีบทการดูดกลืนแหล่งกำเนิด

เมื่อพิจารณารูปที่ 2 พบว่า $I_x = g_m V_x$ เมื่อ g_m คือค่าคอนดักแตนซ์ (conductance) ซึ่งสามารถแทนแหล่งกำเนิดกระแสฟุ้งฟิงนี้ได้โดยใช้ค่าอิมพีแดนซ์ $Z_x = \frac{V_x}{I_x} = \frac{1}{g_m}$ เนื่องจากกระแสที่ไหลผ่านค่าอิมพีแดนซ์นี้จะมีค่าเท่ากับกระแสที่ได้จากแหล่งกำเนิดกระแสฟุ้งฟิง

3. ทฤษฎีบทของมิลเลอร์ (Miller's Theorem)

ทฤษฎีบทของมิลเลอร์เป็นทฤษฎีบทหนึ่งที่สามารถแปลงองค์ประกอบคคร้อม (bridging element) ไปเป็นองค์ประกอบลงกราวด์ (grounds element) 2 ตัวได้คือ องค์ประกอบตัวที่ 1 จะอยู่ระหว่างโหนด 1 และกราวด์ และองค์ประกอบตัวที่ 2 จะอยู่ระหว่างโหนด 2 และกราวด์ ซึ่งทฤษฎีบทนี้ไม่เพียงแต่จะช่วยให้การวิเคราะห์ห้วงจรง่ายขึ้นเท่านั้นแต่ยังมีส่วนสำคัญที่ทำให้การวิเคราะห์ผลกระทบจากองค์ประกอบต่อคคร้อมที่ความถี่สูงๆชัดเจนมากขึ้นด้วย



รูปที่ 3 ทฤษฎีบทของมิลเลอร์

พิจารณารูปที่ 3(ก) จากรูปวงจรมี 2 โหนดที่ต่อกราวด์ร่วมกัน และมีค่าแอดมิตแตนซ์ Y ต่อเชื่อมอยู่ระหว่างโหนด 1 และโหนด 2 ในทางปฏิบัติโหนด 1 และโหนด 2 อาจเชื่อมต่อกับองค์ประกอบอื่นๆ กับจุดอื่นๆในวงจรก็ได้ ทฤษฎีบทของมิลเลอร์จะเป็นวิธีการแทนแอดมิตแตนซ์ Y ที่ต่อแบบ “ต่อคร่อม” (bridging) ด้วยค่าแอดมิตแตนซ์ 2 ค่า โดยค่า Y_1 จะต่ออยู่ระหว่างโหนด 1 และกราวด์ และค่า Y_2 จะต่ออยู่ระหว่างโหนด 2 และกราวด์ ดังแสดงในรูป 3(ข)

การแทนด้วยทฤษฎีของมิลเลอร์ในรูปที่ 3 จะใช้หลักการของการขึ้นต่อกันของแรงดัน นั่นคือการหาอัตราขยายแรงดันจากโหนดที่ 1 ไปยังโหนดที่ 2 ในที่นี้แทนด้วย K เมื่อ $K = V_2/V_1$ ค่าของ Y_1 และ Y_2 สามารถหาได้ดังนี้ เมื่อพิจารณารูปที่ 3(ก) พบว่าค่าแอดมิตแตนซ์ Y จะมีกระแส I_1 ไหลผ่านจากโหนด 1 โดย

$$I_1 = Y(V_1 - V_2) = YV_1 \left(1 - \frac{V_2}{V_1}\right)$$

$$= YV_1(1 - K)$$

จากรูปที่ 3(ข) สามารถทำให้สมมูลกับวงจรรูปที่ 3(ก) ได้โดยการทำให้ Y_1 มีค่าที่ทำให้กระแสไหลผ่านตัวมันจากโหนด 1 เท่ากับ I_1 ดังนี้

$$Y_1 V_1 = I_1$$

ทำให้ได้

$$Y_1 = Y(1 - K)$$

(1)

พิจารณาโหนด 2 เช่นเดียวกับโหนด 1 โดยพิจารณาให้มีค่ากระแส I_2 ไหลผ่านแอดมิตแตนซ์ Y จากโหนด 2 ซึ่งแสดงว่า $I_2 = -I_1$ ดังนั้น

$$I_2 = Y(V_2 - V_1)$$

$$= YV_2 \left(1 - \frac{V_1}{V_2}\right)$$

ดังนั้น

$$I_2 = YV_2 \left(1 - \frac{1}{K}\right)$$

การทำให้วงจรในรูปที่ 3(ข) สมมูลกับวงจรในรูป 3(ก) จำเป็นต้องหาค่า Y_2 ที่ทำให้กระแสไหลผ่านจากโหนด 2 มีค่าเท่ากับ I_2 ดังนั้น

$$Y_2 V_2 = I_2$$

$$Y_2 = Y \left(1 - \frac{1}{K} \right) \quad (2)$$

สมการที่ 1 และ 2 เป็นเงื่อนไขที่สำคัญที่ทำให้วงจรในรูปที่ 3(ข) สมมูลกับวงจรที่ 3(ก) สังเกตว่าทั้งสองวงจรจะมีอัตราขยายแรงดันจากโหนด 1 ไปยังโหนด 2 เท่ากันคือเท่ากับ K อย่างไรก็ตามมีข้อที่ควรจำด้วยคือ วงจรสมมูลของมิลเลอร์ในรูปที่ 3(ข) จะสามารถใช้กับโครงข่ายต่างๆ ได้ก็ต่อเมื่อค่า K ที่คำนวณมาได้นั้นมีค่าไม่เปลี่ยนแปลง นั่นคือทฤษฎีของมิลเลอร์สามารถใช้ได้ดีสำหรับการหาค่าอิมพีแดนซ์ที่อินพุตและอัตราขยายของวงจร และจะไม่สามารถใช้ทฤษฎีบทนี้ได้สำหรับการหาค่าความต้านทานที่เอาต์พุต เนื่องจากการหาค่าความต้านทานที่เอาต์พุตนั้นต้องทำการลัดวงจรแหล่งจ่ายสัญญาณที่อินพุตและใส่แรงดันทดสอบ (test voltage) ที่เอาต์พุตแทน ซึ่งจะมีผลทำให้ค่า K ของวงจรเปลี่ยนไป และทำให้ทฤษฎีบทของมิลเลอร์ใช้ไม่ได้ผล

4. การประมาณผลตอบสนองความถี่สูงของวงจรโดยวิธีการหาค่าคงตัวทางเวลาแบบเปิดวงจร (Open-Circuit Time Constants)

ในวงจรขยายสัญญาณหลายๆแบบพบว่าไม่สามารถหาค่าโพล (pole) และ ศูนย์ (zero) ได้ง่ายโดยวิธีการธรรมดา ดังนั้นจึงจำเป็นต้องใช้วิธีการประมาณหาค่าผลตอบสนองความถี่สูงของวงจรด้วยวิธีการที่เรียกว่า “ค่าคงตัวทางเวลาแบบเปิดวงจร (Open-circuit time constants)” โดยฟังก์ชันถ่ายโอนความถี่สูง ($F_H(s)$) สามารถเขียนให้อยู่ในรูปทั่วไปได้เป็นดังสมการที่ 3

$$F_H(s) = \frac{(1 + s/\omega_{z1})(1 + s/\omega_{z2}) \dots (1 + s/\omega_{zn_H})}{(1 + s/\omega_{p1})(1 + s/\omega_{p2}) \dots (1 + s/\omega_{pn_H})} \quad (3)$$

เมื่อ $\omega_{p1}, \omega_{p2}, \dots, \omega_{pn_H}$ เป็นเลขจำนวนบวกที่แทนโพลความถี่สูง และ $\omega_{z1}, \omega_{z2}, \dots, \omega_{zn_H}$ เป็นเลขจำนวนบวก ลบ และอนันต์ ที่แทนศูนย์ความถี่สูง ซึ่งสมการที่ 3 สามารถเขียนได้อีกรูปแบบหนึ่งเป็นดังสมการที่ 4 ดังนี้

$$F_H(s) = \frac{1 + a_1s + a_2s^2 + \dots + a_{n_H}s^{n_H}}{1 + b_1s + b_2s^2 + \dots + b_{n_H}s^{n_H}} \quad (4)$$

เมื่อสัมประสิทธิ์ a และ b แทนความถี่ศูนย์และโพลตามลำดับ โดยเฉพาะค่าสัมประสิทธิ์ b_1 สามารถเขียนให้อยู่ในรูปสมการที่ 5

$$b_1 = \frac{1}{\omega_{P1}} + \frac{1}{\omega_{P2}} + \dots + \frac{1}{\omega_{P_{n_H}}} \quad (5)$$

จากสมการที่ 5 แสดงให้เห็นว่าค่าสัมประสิทธิ์ของ b_1 สามารถพิจารณาได้จากความจุไฟฟ้าค่าหนึ่งในวงจรสมมูลความถี่สูงที่ช่วงเวลาหนึ่ง ในขณะที่พิจารณาให้ตัวเก็บประจุตัวอื่นๆที่อยู่ในวงจรมีค่าเป็นศูนย์ หรืออาจกล่าวได้ว่าเป็นการทำให้ตัวเก็บประจุตัวอื่นๆที่ไม่ได้พิจารณาเปิดวงจร นั่นคือในการคำนวณหาค่าความจุไฟฟ้า C_i จะต้องทำให้ความจุไฟฟ้าอื่นๆมีค่าเป็นศูนย์ พิจารณาให้แหล่งกำเนิดสัญญาณมีค่าเป็นศูนย์ และคำนวณหาค่าความต้านทาน R_{io} ที่มองจาก C_i ซึ่งกระบวนการนี้จะกระทำซ้ำจนครบตัวเก็บประจุที่อยู่ในวงจรจึงสามารถคำนวณค่าของ b_1 ได้ โดยการนำผลของค่าคงตัวทางเวลา (time constants) ของแต่ละตัวเก็บประจุมารวมกัน ดังแสดงในสมการที่ 6 ซึ่งจะเรียกวิธีการนี้ว่าค่าคงตัวทางเวลาแบบเปิดวงจร

$$b_1 = \sum_{i=1}^{n_H} C_i R_{io} \quad (6)$$

เมื่อสมมติให้ ω_H เป็นจำนวนของตัวเก็บประจุที่อยู่ในวงจรสมมูลความถี่สูง จากสมการที่ 6 พบว่าค่าของ b_1 ที่คำนวณได้นั้นจะเป็นค่าจริงที่ถูกต้องแน่นอน แต่การคำนวณค่าผลตอบสนองความถี่สูงของวงจรมานั้นจะเป็นค่าประมาณจากการใช้ค่าของ b_1 โดยเฉพาะในกรณีที่ค่าของศูนย์ไม่มีอิทธิพลกับผลตอบสนองของวงจร และถ้าโพลตัวที่ 1 (P_1) มีอิทธิพลต่อผลตอบสนองของวงจรมากที่สุด ดังนั้นสามารถเขียนค่าของ b_1 ให้อยู่ในรูปของสมการที่ 7 ซึ่งจะทำได้ประมาณหาค่าของผลตอบสนองความถี่สูงของวงจรเป็นดังสมการที่ 8

$$b_1 \approx \frac{1}{\omega_{P1}} \quad (7)$$

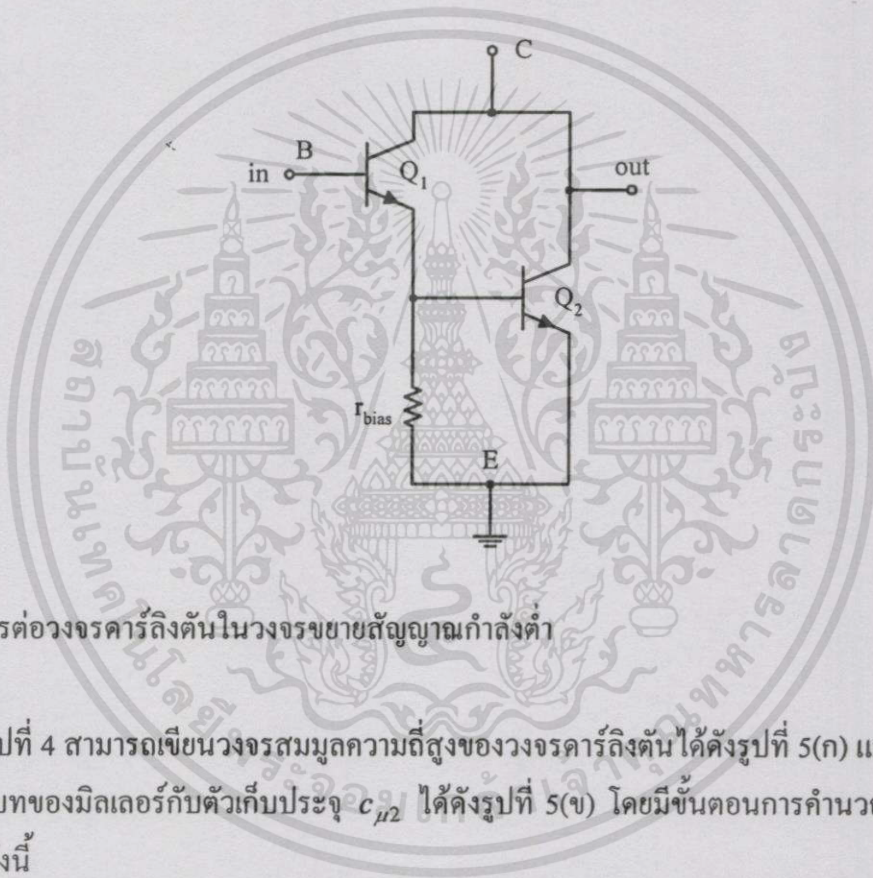
$$\omega_H \approx \frac{1}{\left[\sum_i C_i R_{io} \right]} \quad (8)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

มีข้อที่น่าสังเกตคือในการคำนวณหาผลตอบสนองความถี่สูงของวงจรที่ซับซ้อนนั้นในบางครั้งผู้คำนวณจะไม่สามารถรู้ได้เลยว่าวงจรมีโพลที่มีอิทธิพลอยู่หรือไม่ แต่อย่างไรก็ตามสมการที่ 7 ก็ยังคงใช้ได้ดีสำหรับการหาผลตอบสนองความถี่สูงของวงจรที่ไม่สามารถหาโพลที่มีอิทธิพลต่อวงจรได้

5. การหาวงจรมูลความถี่สูงของวงจรคาร์ลิงตัน

รูปที่ 4 แสดงการต่อวงจรแบบคาร์ลิงตันที่ใช้อุปกรณ์แอกทิฟเป็นไบโพลาร์ทรานซิสเตอร์ ในวงจรขยายสัญญาณกำลังต่ำ (บทที่ 3)



รูปที่ 4 การต่อวงจรคาร์ลิงตันในวงจรขยายสัญญาณกำลังต่ำ

จากรูปที่ 4 สามารถเขียนวงจรมูลความถี่สูงของวงจรคาร์ลิงตันได้ดังรูปที่ 5(ก) และสามารถใช้ทฤษฎีบทของมิลเลอร์กับตัวเก็บประจุ $c_{\mu 2}$ ได้ดังรูปที่ 5(ข) โดยมีขั้นตอนการคำนวณหาค่า Y_1 และ Y_2 ดังนี้

จากรูปหาอัตราขยายแรงดันจากโนด 1 ไปยังโนด 2 ในที่นี้แทนด้วย K ซึ่งมีค่าเท่ากับ $\frac{V_2}{V_1}$

โดย $V_1 = V_{\pi 2}$ และ $V_2 = -g_{m2}V_{\pi 2}r_{o2}$ ดังนั้น

$$K = -g_{m2}r_{o2}$$

$$I_1 = c_{\mu 2}(V_1 - V_2)$$

$$I_1 = c_{\mu 2} V_1 (1 - K)$$

$$Y_1 V_{\pi 2} = I_1 = c_{\mu 2} V_{\pi 2} (1 + g_{m 2} r_{o 2})$$

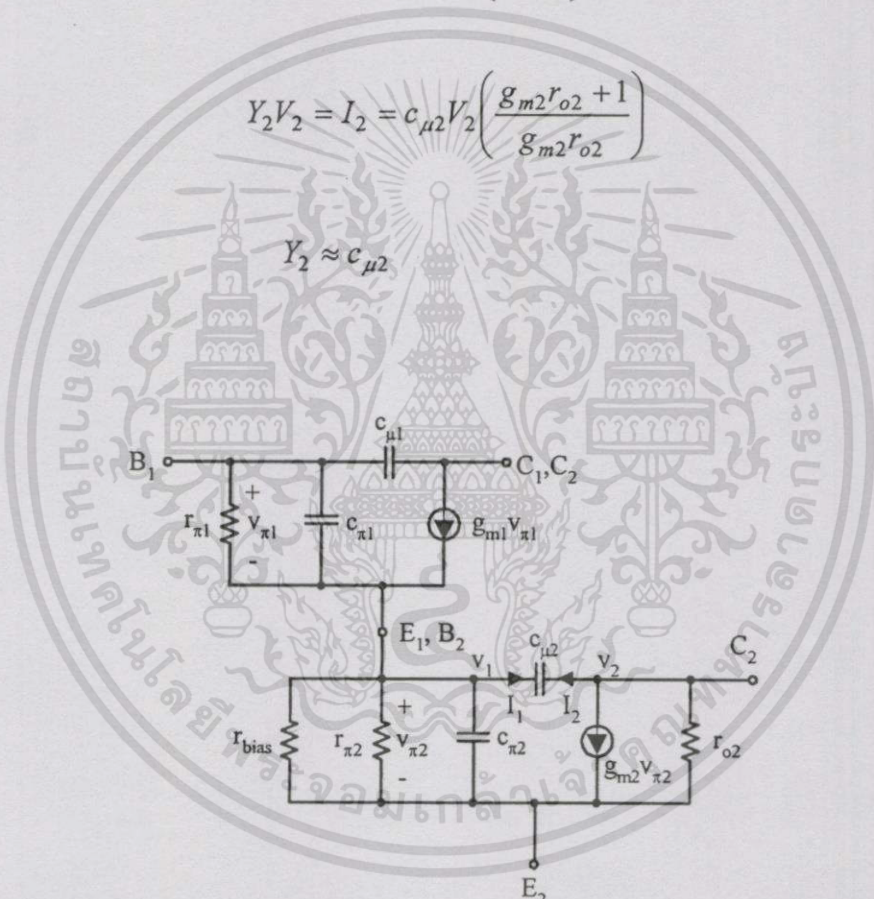
ดังนั้น $Y_1 = c_{\mu 2} (1 + g_{m 2} r_{o 2})$ (9)

ในการคำนวณหาค่า Y_2 พิจารณา $I_2 = c_{\mu 2} (V_2 - V_1)$

$$I_2 = c_{\mu 2} V_2 \left(1 - \frac{1}{K} \right)$$

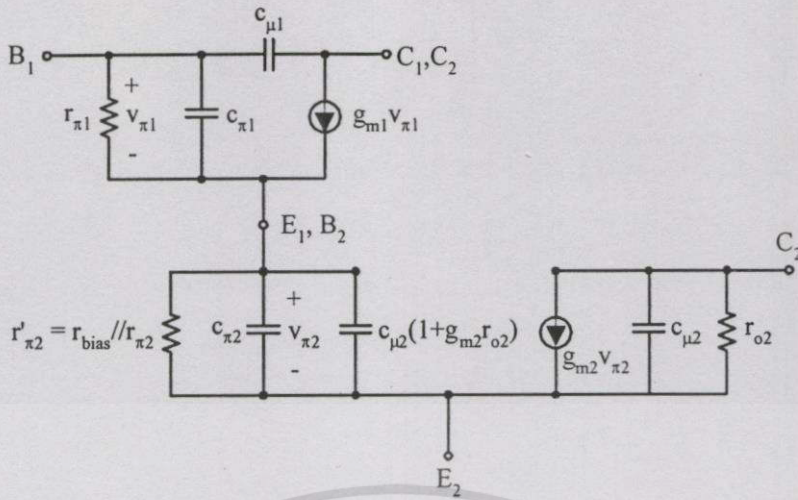
$$Y_2 V_2 = I_2 = c_{\mu 2} V_2 \left(\frac{g_{m 2} r_{o 2} + 1}{g_{m 2} r_{o 2}} \right)$$

ดังนั้น $Y_2 \approx c_{\mu 2}$ (10)

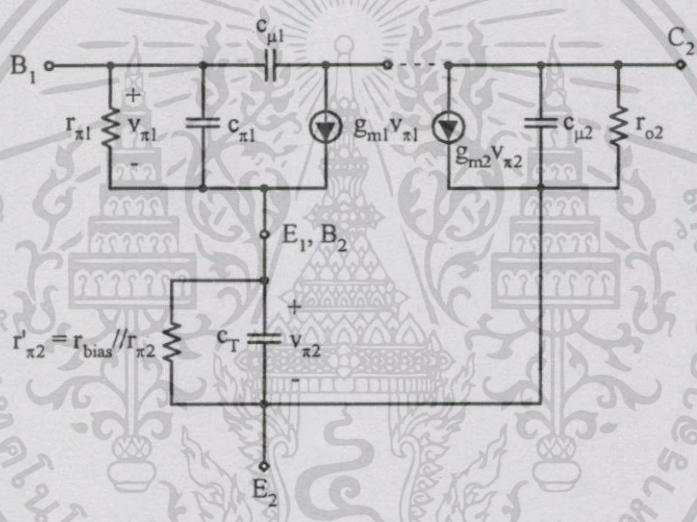


(ก)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ข)



(ค)

รูปที่ 5 วงจรสมมูลความถี่สูงของวงจรคาร์ลิงตันในวงจรขยายสัญญาณกำลังต่ำ

จากรูปที่ 5(ข) สามารถเขียนวงจรสมมูลความถี่สูงของวงจรคาร์ลิงตันได้ใหม่เป็นดังรูปที่ 5(ค) โดย c_T มีค่าเท่ากับสมการที่ 11

$$c_T = c_{\pi 2} + c_{\mu 2}(1 + g_{m2}r_{o2}) \tag{11}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ประวัติผู้เขียน

นางสาวพิมล มานะกิจจงกล เกิดเมื่อวันที่ 18 กรกฎาคม 2518 ที่จังหวัดนครราชสีมา สำเร็จการศึกษาด้านวิศวกรรมศาสตรบัณฑิตจากสถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ปีการศึกษา 2540



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้