

การออกแบบวงจรสร้างสัญญาณไซน์โดยใช้กระแสชนิดความถี่ผ่านตลอด
ด้วยวงจรสายพานกระแส

A DESIGN OF CURRENT-MODE ALL-PASS OSCILLATING CIRCUIT
BASED ON CURRENT CONVEYOR CIRCUIT



วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชาวิศวกรรมไฟฟ้า

บัณฑิตวิทยาลัย

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. 2548

ISBN 974-622-924-9

การออกแบบวงจรสร้างสัญญาณชายน้โดยใช้กระแสชนิดความถี่ผ่านตลอด
ด้วยวงจรสายพานกระแส

A DESIGN OF CURRENT-MODE ALL-PASS OSCILLATING CIRCUIT
BASED ON CURRENT CONVEYOR CIRCUIT



วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชาวิศวกรรมไฟฟ้า

บัณฑิตวิทยาลัย

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

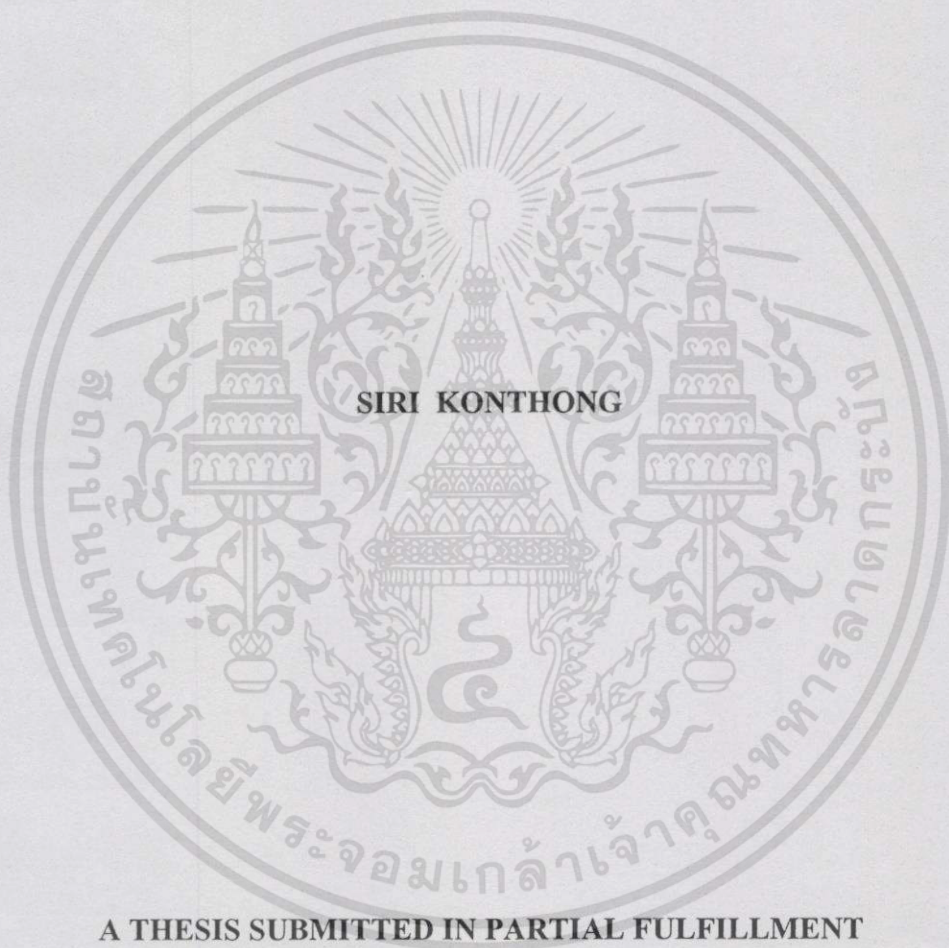
พ.ศ.2543

ISBN 974-622-924-9

เลขหนังสือ.....
เลขทะเบียน..... 38036
วัน, เดือน, ปี 20 พ.ย. 2543

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**A DESIGN OF CURRENT-MODE ALL-PASS OSCILLATING CIRCUIT
BASED ON CURRENT CONVEYOR CIRCUIT**



**A THESIS SUBMITTED IN PARTIAL FULFILLMENT
OF THE REQUIREMENT FOR THE DEGREE OF
MASTER OF ENGINEERING IN ELECTRICAL ENGINEERING
SCHOOL OF GRADUATE STUDIES
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG**

2000

ISBN 974-622-924-9

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



COPYRIGHT 2000

SCHOOL OF GRADUATE STUDIES

KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

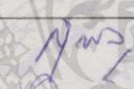
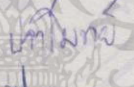

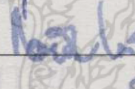
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บัณฑิตวิทยาลัย
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ใบรับรองวิทยานิพนธ์

หัวข้อวิทยานิพนธ์ การออกแบบวงจรสร้างสัญญาณไซน์โดยใช้กระแสชนิดความถี่ผ่านตลอด
ด้วยวงจรสายพานกระแส

A DESIGN OF CURRENT-MODE ALL-PASS OSCILLATING
CIRCUIT BASED ON CURRENT CONVEYOR CIRCUIT

ชื่อนักศึกษา นายศิริ ก้อนทอง
รหัสประจำตัว 37061166
ปริญญา วิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชา วิศวกรรมไฟฟ้า
อาจารย์ผู้ควบคุมวิทยานิพนธ์ รศ.ดร.กอบชัย เดชหาญ

คณะกรรมการสอบวิทยานิพนธ์		ลายมือชื่อ
รศ.ดร.สุวิพล	สิทธิชีวกาศ	
รศ.ดร.ปราโมทย์	วาดเขียน	
รศ.ดร.พุศกิติ์	ชีวิสุวิทย์	
รศ.ดร.กอบชัย	เดชหาญ	

วัน/เดือน/ปี ที่สอบ 31 กรกฎาคม 2543 เวลา 12.00-13.00 น.

สถานที่สอบ ณ ห้องสอบวิทยานิพนธ์ ชั้น 4 (ห้อง E12-404)

บัณฑิตวิทยาลัยรับรองแล้ว

(รศ.ดร.บุญวัฒน์ อัคร)

รักษาราชการแทนคณบดีบัณฑิตวิทยาลัย

วันที่ 31 เดือน กันยายน พ.ศ. 2543

หัวข้อวิทยานิพนธ์

การออกแบบวงจรสร้างสัญญาณไซน์โดยใช้กระแสชนิด ความถี่
ผ่านตลอดด้วยวงจรสายพานกระแส

นักศึกษา

นายศิริ ก้อนทอง

รหัสนักศึกษา

37061166

ปริญญา

วิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชา

วิศวกรรมไฟฟ้า

พ.ศ.

2543

อาจารย์ผู้ควบคุมวิทยานิพนธ์

รศ.ดร.กอบชัย เฉลยหาญ

บทคัดย่อ

วิทยานิพนธ์ฉบับนี้ เสนอวิธีการออกแบบวงจรการเคลื่อนเฟส ของสัญญาณโดยใช้ลักษณะของ
กระแสซึ่งอาศัยเคอร์เร้นท์คอนเวเยอร์เป็นส่วนประกอบหลักของวงจร ตัวต้านทาน และตัวเก็บประจุ
จะเป็นตัวกำหนดมุมการเคลื่อนเฟสและวงจรยังสามารถเคลื่อนเฟสได้จาก -180° ถึง 0° และ 0° ถึง
 180° อินพุตและเอาต์พุตอิมพีแดนซ์ของวงจรมีค่าสูงรวมทั้งอัตราขยายของวงจรมีค่าเป็นหนึ่ง
ตลอดย่านความถี่อีกด้วยและอีกส่วนหนึ่งของวิทยานิพนธ์จะเป็นการนำเสนอวงจรกำเนิดสัญญาณรูป
ไซน์ในลักษณะของกระแสโดยอาศัยเคอร์เร้นท์คอนเวเยอร์รุ่นที่สองร่วมกับอุปกรณ์พาสซีฟในการ
ควบคุมความถี่โดยการปรับค่าของอุปกรณ์ ส่วนการป้อนกลับเป็นวงจรรองความถี่ผ่านตลอด
ประกอบด้วยเคอร์เร้นท์คอนเวเยอร์ร่วมกับอุปกรณ์พาสซีฟและวงจรขยายสัญญาณในโหมดกระแสที่
ใช้เคอร์เร้นท์คอนเวเยอร์ซึ่งการทำงานของวงจรมีค่าสัญญาณไซน์ชนิดความถี่ผ่านตลอดในโหมด
กระแสนี้สามารถกำเนิดความถี่ได้สูงกว่าในโหมดแรงดัน

Thesis Title	A Design of Current-Mode All-Pass Oscillating Circuit Based on Current Conveyor Circuit.
Student	Mr.Siri Konthong
Student ID.	37061166
Degree	Master of Engineering
Programme	Electrical Engineering
Year	2000
Thesis Advisor	Assoc.Prof.Dr.Kobchai Dejhan

ABSTRACT

This thesis proposes a design of current mode variable phase-shifter that using current conveyor (CCII), for main components in the circuit such as resistor, capacitor are the parameters for definition of phase-shifter degree. The circuit can be shifted from -180° to 0° and 0° to 180° . The input impedance and output impedance of the circuit are high values and the amplifier gain is unity for all frequencies range. The other part of thesis proposes a design of current mode all pass oscillating circuit based on current conveyor circuit, where the frequencies of oscillation can be controlled by passive components. The second generation positive current conveyor (CCII) are used in feedback all pass filter and current amplifier. The main motivation for developing a current mode version of the all pass oscillator is the potential for operation at higher frequency than can be obtained from more tradition voltage mode version.

กิตติกรรมประกาศ

ผู้เขียนขอขอบพระคุณ รศ.ดร.กอบชัย เดชหาญ อาจารย์ที่ปรึกษา ที่ได้ช่วยให้ความ เมตตา
กรุณา ชี้แนะแนวทางในการแก้ปัญหาในการทำวิทยานิพนธ์ และช่วยฝึกฝนให้ศิษย์มีความรู้ความ
สามารถ และมีคุณธรรม

ขอกราบขอบพระคุณ คุณพ่อ คุณแม่ พี่ๆ ทุกคน ที่เข้าใจและให้กำลังใจตลอดมา

ศิริ ก้อนทอง



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อ III ศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

	หน้า
บทคัดย่อภาษาไทย.....	I
บทคัดย่อภาษาอังกฤษ.....	II
กิตติกรรมประกาศ.....	III
สารบัญ.....	IV
สารบัญรูป.....	VI
บทที่ 1 บทนำ.....	1
1.1 กล่าวนำ.....	1
1.2 วัตถุประสงค์ในการทำวิทยานิพนธ์.....	1
1.3 จุดประสงค์ในการทำวิทยานิพนธ์.....	2
1.4 หลักการใหม่ในการทำวิทยานิพนธ์.....	2
1.5 รายละเอียดในการทำวิทยานิพนธ์.....	2
บทที่ 2 หลักในการออกแบบสร้างวงจรกำเนิดสัญญาณ.....	
2.1 บทนำ.....	4
2.2 องค์ประกอบของวงจรกำเนิดสัญญาณ.....	5
2.3 เงื่อนไขการกำเนิดสัญญาณของวงจร.....	6
2.4 หลักการการทำงานของวงจรกำเนิดสัญญาณ.....	9
2.5 บทสรุป.....	10
บทที่ 3 วงจรสายพานกระแส.....	11
3.1 บทนำ.....	11
3.2 วงจรสายพานกระแสรุ่นที่หนึ่ง.....	11
3.3 วงจรสายพานกระแสรุ่นที่สอง.....	13
3.4 วงจรสายพานกระแสแบบทรานส์ลีนีเยร์.....	14
3.5 การวิเคราะห์ค่าความต้านทานภายในของวงจรสายพานกระแส.....	16
3.6 วงจรสะท้อนกระแส.....	19
3.5 บทสรุป.....	21

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา แล IV ของอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ (ต่อ)

	หน้า
บทที่ 4 วงจรเลื่อนเฟสโดยใช้กระแสชนิกความถี่ผ่านตลอด.....	22
4.1 บทนำ.....	22
4.2 วงจรกรองสัญญาณแบบบอลพาส.....	22
4.3 บทวิเคราะห์วงจรเลื่อนเฟสโดยใช้กระแสชนิกความถี่ผ่านตลอด.....	24
4.4 บทสรุป.....	36
บทที่ 5 การออกแบบวงจรสร้างสัญญาณไซน์โดยใช้วงจรสายพานกระแส.....	37
5.1 บทนำ.....	37
5.2 ทฤษฎีและหลักการ โดยทั่วไปของวงจรรออสซิลเลตแบบสัญญาณไซน์.....	37
5.3 วงจรกำเนิดสัญญาณไซน์ที่นำเสนอ.....	40
5.4 บทวิเคราะห์สัญญาณไซน์ที่นำเสนอ.....	43
5.5 ผลการเทียบแบบการทำงานของวงจรและผลการทดลอง.....	51
5.6 บทสรุป.....	56
บทที่ 6 สรุปผลการวิจัยและข้อเสนอแนะ.....	57
6.1 บทสรุปผลการวิจัย.....	57
บรรณานุกรม.....	59
ภาคผนวก ก.....	61
โปรแกรม PSpice ที่ใช้ในการวิเคราะห์วิทยานิพนธ์.....	62
ภาคผนวก ข.....	67
ข้อมูลของอนาล็อกไอซีที่ใช้ทดลอง.....	68
ภาคผนวก ค.....	80
ผลการวิจัยที่ได้รับการตีพิมพ์.....	81
ประวัติผู้เขียน.....	86

สารบัญรูป

รูปที่	หน้า
2.1 บล็อกไดอะแกรมแสดงองค์ประกอบของวงจรกำเนิดสัญญาณ.....	5
2.2 บล็อกไดอะแกรมของวงจรกำเนิดสัญญาณที่มีการป้อนกลับแบบบวก.....	6
2.3 แสดงความหมายของเกณฑ์ของบาร์คเฮาเซน.....	8
3.1 แสดงสัญลักษณ์ของวงจรสายพานกระแส (CCI).....	11
3.2 แสดงวงจรสมมูลของ CCI.....	12
3.3 แสดงวงจรสมมูลของ CCII.....	13
3.4 วงจร Translinear.....	14
3.5 การหาค่าความต้านทานภายในที่ขั้ว X.....	16
3.6 แสดงวงจรสะท้อนกระแสแบบทรานซิสเตอร์ 2 ตัว.....	19
4.1 วงจรอาร์ชีในโหมคกระแส.....	23
4.2 แสดงวงจรเลื่อนเฟส โดยใช้กระแสชนิดความถี่ผ่านคลออดและแสดงความแตกต่าง ของสัญญาณเข้าที่พู่ต่ออินพุทที่เปลี่ยนแปลงจาก 0 องศา ถึง 180 องศา.....	24
4.3 วงจรเสมือนของรูปที่ 4.2.....	25
4.4 แสดงผลการทดลองเลื่อนเฟสจาก 0 องศา ถึง 180 องศา.....	27
4.5 แสดงผลการเปลี่ยนแปลงขนาดของสัญญาณทางด้านเข้าที่พู่ต่อทางด้านอินพุท.....	28
4.6 แสดงผลการเลื่อนเฟสจาก 0 องศา ถึง 180 องศา.....	28
4.7 แสดงผลการเปลี่ยนแปลงขนาดของสัญญาณทางด้านเข้าที่พู่ต่อทางด้านอินพุท.....	29
4.8 แสดงผลการเลื่อนเฟสจาก 0 องศา ถึง 180 องศา.....	29
4.9 แสดงผลการเปลี่ยนแปลงขนาดของสัญญาณทางด้านเข้าที่พู่ต่อทางด้านอินพุท.....	30
4.10 แสดงวงจรเลื่อนเฟส โดยใช้กระแสชนิดความถี่ผ่านคลออดและแสดงความแตกต่าง ของสัญญาณเข้าที่พู่ต่ออินพุทที่เปลี่ยนแปลงจาก 0 องศา ถึง -180 องศา.....	30
4.11 วงจรเสมือนของรูปที่ 4.10.....	31
4.12 แสดงผลการทดลองเลื่อนเฟสจาก -180 องศา ถึง 0 องศา.....	34
4.13 แสดงผลการเปลี่ยนแปลงขนาดของสัญญาณทางด้านเข้าที่พู่ต่อทางด้านอินพุท.....	34
4.14 แสดงผลการทดลองเลื่อนเฟสจาก -180 องศา ถึง 0 องศา.....	34
4.15 แสดงผลการเปลี่ยนแปลงขนาดของสัญญาณทางด้านเข้าที่พู่ต่อทางด้านอินพุท.....	35
4.16 แสดงผลการทดลองเลื่อนเฟสจาก -180 องศา ถึง 0 องศา.....	35
4.17 แสดงผลการเปลี่ยนแปลงขนาดของสัญญาณทางด้านเข้าที่พู่ต่อทางด้านอินพุท.....	36

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และ VI อ่างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป (ต่อ)

รูปที่	หน้า
5.1 แสดงกราฟลือตค่า Natural Frequency บน Complex Frequency Plane.....	38
5.2 แสดงภาพกรอวงจรออสซซิลเลเตอร์แบบการป้อนกลับด้วย All-Pass Filter.....	39
5.3 แสดงบล็อคโคอะแกรมของวงจรถ้าเนคสัญญาณชายนที่นำเสนอ.....	41
5.4 แสดงความหมายของเกนซ์ของบารค์เฮาเซน.....	42
5.5 แสดงบล็อคโคอะแกรมของวงจรถ้าเนคสัญญาณชายนที่นำเสนอ.....	42
5.6 แสดงวงจรถ้าเนคที่ใช้ในการทดลอง.....	43
5.7 แสดงวงจรถ้าเนคที่ใช้ในการทดลอง.....	47
5.8 แสดงวงจรถ้าเนคของวงจรถ้าเนคป้อนกลับ.....	48
5.9 แสดงผลการตอบสนองของความถี่ของเฟส.....	49
5.10 แสดงผลการตอบสนองเชิงความถี่ของขนาด.....	49
5.11 วงจรถ้าเนคสัญญาณชายนที่นำเสนอ.....	50
5.12 แสดงรูปสัญญาณชายนที่ได้จากวงจรถ้าเนค.....	51
5.13 แสดงสเปคตรัมคลื่นสัญญาณที่กำเนิดในรูปของความถี่ของวงจรถ้าเนคสัญญาณ.....	52
5.14 กราฟแสดงผลการทดลองของวงจรถ้าเนคสัญญาณที่นำเสนอเมื่อ $C = 10nF$	53
5.14 แสดงวงจรถ้าเนคสัญญาณที่นำเสนอ โดยใช้อินาลอกไอซีเบอร์ AD844.....	54
5.15 แสดงภาพวงจรถ้าเนคสัญญาณชายนที่ใช้ในการทดลอง.....	54
5.16 แสดงรูปคลื่นกำเนิดสัญญาณของวงจรถ้าเนคสัญญาณจากออสซซิลโลสโคป $C = 22 pF, R = 20k\Omega$	55
5.17 แสดงรูปคลื่นกำเนิดสัญญาณของวงจรถ้าเนคสัญญาณจากออสซซิลโลสโคป $C = 10 pF, R = 20k\Omega$	55

1.2 วัตถุประสงค์ในการทำวิทยานิพนธ์

ในการทำวิทยานิพนธ์เรื่องการออกแบบสร้างสัญญาณชายน้โดยใช้กระแสชนิดความถี่ผ่านตลอดด้วยวงจรสายพานกระแสโดยจะมีเนื้อหาหลักๆ รวมทั้งสิ้นสองเรื่องดังนี้ เรื่องแรกคือวงจรเลื่อนเฟสโดยใช้กระแสชนิดความถี่ผ่านตลอด เรื่องที่สองคือวงจรถ้าเนคสัญญาณรูปชายน้ซึ่งการออกแบบวงจรโดยใช้ วงจรสายพานกระแสร่วมกับอุปกรณ์ พาสซีฟตามลำดับ

1.3 จุดประสงค์ของการทำวิทยานิพนธ์ได้กำหนดไว้ดังนี้

1. เพื่อศึกษาค้นคว้าวิจัยออกแบบวงจรเลื่อนเฟสโดยใช้กระแสชนิดความถี่ผ่านตลอดโดยใช้วงจรสายพานกระแสเป็นส่วนประกอบหลักของวงจรและวงจรถ้าเนคสัญญาณรูปชายน้โดยใช้วงจรสายพานกระแสต่อร่วมกับอุปกรณ์พาสซีฟเป็นส่วนประกอบหลักของวงจร
2. สามารถนำวงจรดังกล่าวมาประยุกต์ใช้งานได้
3. ใช้อุปกรณ์ให้น้อยที่สุด เพื่อที่จะทำให้วงจรมีขนาดเล็ก
4. สามารถนำไปทำเป็นวงจรรวมได้

1.4 หลักการใหม่ในวิทยานิพนธ์

ในแต่ละเรื่องของวิทยานิพนธ์จะมีหลักการซึ่งแตกต่างไปจากงานวิจัยก่อน ๆ ที่เคยนำเสนอไว้ในอดีตโดยสามารถแยกเป็นเรื่องๆ ได้คือ วงจรเลื่อนเฟสโดยใช้กระแสชนิดความถี่ผ่านตลอดซึ่งวงจรจะทำงานในลักษณะของกระแสโดยอาศัยวงจรสายพานกระแสเป็นอุปกรณ์หลักของวงจรตัวด้านทานและตัวเก็บประจุเป็นส่วนประกอบของวงจรที่ใช้กำหนดมุมของการเลื่อนเฟสของสัญญาณที่ถูกเลื่อน

ส่วนของวงจรถ้าเนคสัญญาณชายน้จะทำงานในลักษณะของกระแสโดยใช้วงจรสายพานกระแสทั้งในส่วนที่เป็นวงจรเลื่อนเฟสและส่วนที่เป็นวงจรถ้าเนคและใช้ตัวด้านทานและตัวเก็บประจุเป็นตัวถ้าเนคความถี่ในการถ้าเนคสัญญาณและใช้เป็นส่วนเลื่อนเฟสของสัญญาณด้วย

1.5 รายละเอียดในวิทยานิพนธ์

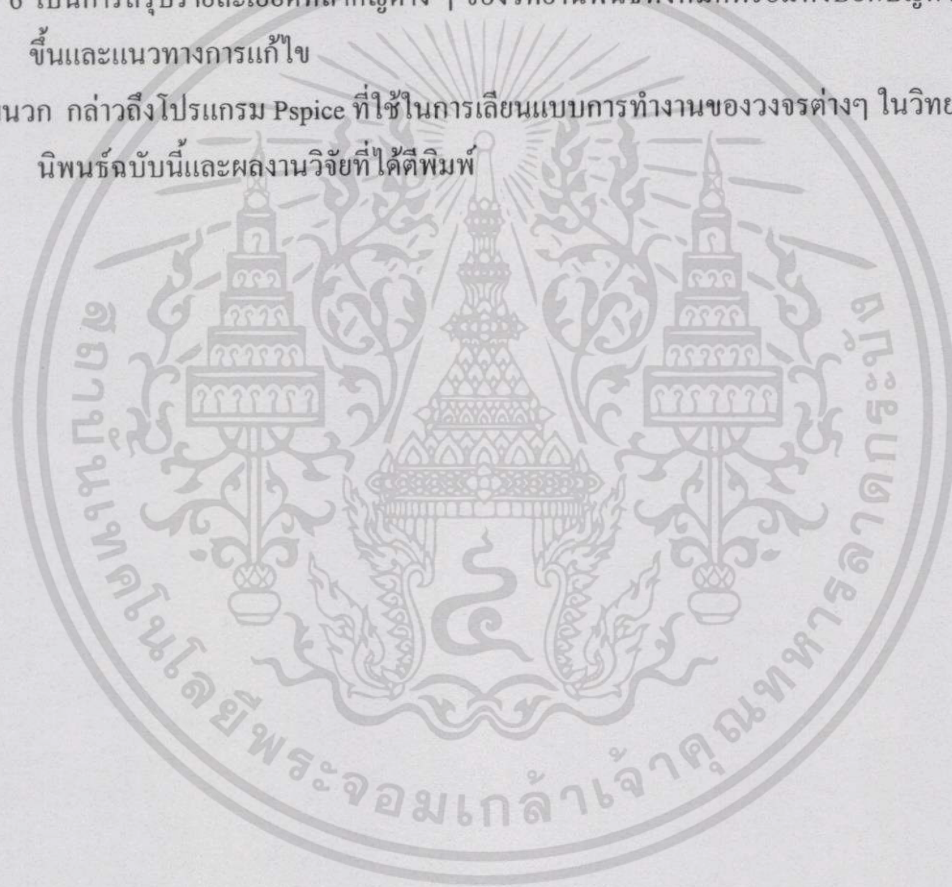
- ในวิทยานิพนธ์นี้ได้แบ่งได้แบ่งเนื้อหาออกเป็นบทไว้ทั้งหมด 6 บทดังนี้
- บทที่ 1 เป็นการกล่าวนำวัตถุประสงค์หลักการใหม่ในวิทยานิพนธ์และเนื้อหาโดยย่อของแต่ละบท
 - บทที่ 2 กล่าวถึงทฤษฎี หลักการในการออกแบบสร้างวงจรถ้าเนคสัญญาณ
 - บทที่ 3 กล่าวถึงทฤษฎี และคุณสมบัติต่าง ๆ ของวงจรสายพานกระแส (CCII) ทั้งแบบ CCI, CCII

บทที่ 4 กล่าวถึงวงจรเลื่อนเฟสโดยใช้กระแสชนิดความถี่ผ่านตลอดโดยใช้วงจรสายพานกระแสรวมถึงการวิเคราะห์วงจรแสดงถึงหลักการใหม่ที่แตกต่างจากของเก่า ยืนยันผลในทางทฤษฎีด้วยการใช้โปรแกรมเลียนแบบการทำงานด้วยโปรแกรม Pspice ด้วยเครื่องไมโครคอมพิวเตอร์

บทที่ 5 กล่าวถึงวงจรออสซิลเลเตอร์แบบใหม่ด้วยการใช้วงจรสายพานกระแสพร้อมการวิเคราะห์ห้วงจรส่วนที่เป็นเน็ตเวิร์คส่วนป้อนกลับและส่วนที่เป็นวงจรขยาย ยืนยันผลในทางทฤษฎีด้วยการใช้โปรแกรมเลียนแบบการทำงาน Pspice ด้วยเครื่องไมโครคอมพิวเตอร์ พร้อมทั้งการทดลอง ด้วยอุปกรณ์จริงในแผ่นปริ้นซ์เอนกประสงค์

บทที่ 6 เป็นการสรุปรายละเอียดที่สำคัญต่าง ๆ ของวิทยานิพนธ์ทั้งหมดพร้อมทั้งบอกปัญหาที่เกิดขึ้นและแนวทางการแก้ไข

ภาคผนวก กล่าวถึงโปรแกรม Pspice ที่ใช้ในการเลียนแบบการทำงานของวงจรต่างๆ ในวิทยานิพนธ์ฉบับนี้และผลงานวิจัยที่ได้ตีพิมพ์



บทที่ 2

หลักการในการออกแบบสร้างวงจรถ้าเนคสัญญาณ

2.1 กล่าวนำ

วงจรถ้าเนคสัญญาณ (Oscillator Circuit) เป็นวงจรไฟฟ้าที่สามารถให้ถ้าเนคสัญญาณทางด้านขาออก (Output Signal) เป็นแบบสัญญาณรายคาบ (Periodic Signal) โดยไม่มีสัญญาณทางด้านขาเข้า (Input Signal) ของวงจร วงจรถ้าเนคสัญญาณนั้นเป็นวงจรพื้นฐานอย่างหนึ่งที่เข้ามามีบทบาทสำคัญในทางด้านวิศวกรรมในด้านต่างๆ เช่น ในระบบเครื่องมื่อวัดและระบบการสื่อสารโทรคมนาคม ฯลฯ โดยถูกใช้เป็นวงจรถ้าเนคคลื่นพาห้ (Carrier Signal) เพื่อใช้ในการมอดูเลต (Modulation) สัญญาณหรือสร้างสัญญาณนาฬิกาอ้างอิงหลัก (Reference Clock Signal) ให้แก่ระบบเป็นต้น วงจรถ้าเนคสัญญาณที่เป็นที่รู้จักกันดีมีอยู่หลายชนิดด้วยกัน ได้แก่ วงจรถ้าเนคสัญญาณแบบคริสตัล (Crystal Oscillator), วงจรถ้าเนคสัญญาณแบบเลื่อนเฟส (Phase Shift Oscillator), วงจรถ้าเนคสัญญาณแบบวินบริดจ์ (Wien-bridge Oscillator), วงจรถ้าเนคสัญญาณแบบโคลพิทซ์ (Colpitts Oscillator) หรือวงจรถ้าเนคสัญญาณแบบฮาร์ทเลย์ (Hartley Oscillator) เป็นต้น และรูปแบบของสัญญาณที่สร้างขึ้นก็มีอยู่หลายรูปแบบด้วยกัน เช่น สัญญาณไซน์, สัญญาณพัลส์สี่เหลี่ยม, สัญญาณสามเหลี่ยม และ สัญญาณฟันเลื่อย ฯลฯ อย่างไรก็ตามในที่นี้จะกล่าวถึงหลักการเกี่ยวกับวงจรถ้าเนคสัญญาณรูปไซน์เท่านั้น

ในการออกแบบสร้างวงจรถ้าเนคสัญญาณนั้นจำเป็นที่ผู้ออกแบบจะต้องคำนึงถึงองค์ประกอบของวงจร, เงื่อนไขสำคัญในการออกแบบ และต้องมีความเข้าใจในหลักการท้งานที่สำคัญในการถ้าเนคสัญญาณของวงจรอีกด้วย ดังนั้นในบทที่ 2 นี้จึงเป็นเรื่องเกี่ยวกับรายละเอียดของการออกแบบวงจรซึ่งจะมีการกล่าวถึงเป็นหัวข้อย่อยตามลำดับดังต่อไปนี้

2.2 องค์ประกอบของวงจรกำเนิดสัญญาณ

องค์ประกอบที่สำคัญของวงจรกำเนิดสัญญาณที่จำเป็นนั้น มีดังนี้

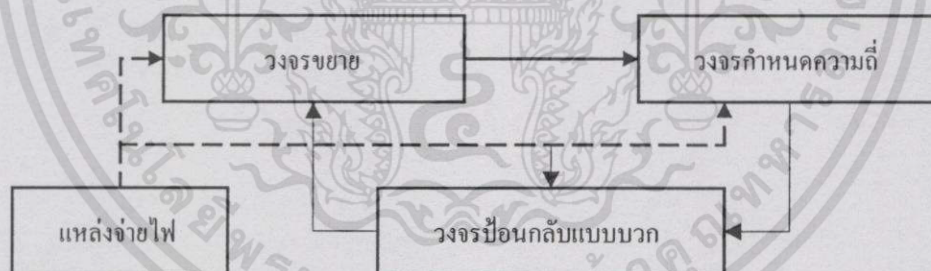
1. ตัวกำเนิดพลังงาน (Energy Source) ได้แก่ แหล่งจ่ายไฟ, แบตเตอรี่ โดยในที่นี้มุ่งเน้นไปถึงแหล่งจ่ายไฟกระแสตรงที่มีศักดาคงที่ให้กับอุปกรณ์ต่างๆ

2. วงจรกำหนดความถี่ (Frequency – determining Circuit) ในการกำเนิดสัญญาณเป็นวงจรที่สามารถใช้เลือกความถี่ได้ เช่น เป็นวงจรกรองแบบแถบความถี่ ได้แก่ วงจรจูนแบบ LC, วงจรจูนแบบ RC หรือ แบบคริสตัล ดังนี้ เป็นต้น

3. วงจรขยาย (Amplifier Circuit) เป็นวงจรประเภทแอกทิฟซึ่งอาจจะเป็นวงจรขยายแบบทรานซิสเตอร์ (Transistor), แบบเฟ็ท (FET) หรือ วงจรขยายที่อยู่ในรูปของไอซีอย่างใดก็ได้ซึ่งวงจรขยายจะทำหน้าที่ดำรงการกำเนิดของสัญญาณไว้ด้วยการชดเชยพลังงานในส่วนที่สูญเสียไปของวงจรกำเนิดสัญญาณ

4. วงจรป้อนกลับแบบบวก (Positive Feedback Circuit) เป็นวงจรที่จะนำสัญญาณจากทางด้านขาออกของวงจรกำเนิดสัญญาณกลับไปยังด้านขาเข้าของวงจร โดยสัญญาณทางด้านขาออกที่ป้อนกลับไปสู่ทางด้านขาเข้าของวงจรมัน จะต้องจัดให้มีเฟส (Phase) ตรงกันกับสัญญาณทางด้านขาเข้าทั้งนี้ก็เพื่อเป็นการเสริมสัญญาณที่เกิดขึ้นให้การดำรงตัวอยู่ได้

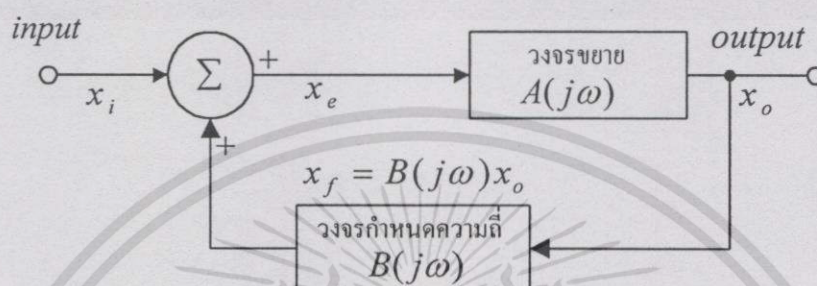
ซึ่งองค์ประกอบทั้ง 4 ข้อเหล่านี้มักจะถูกจัดประกอบกันอยู่เป็นวงจรวงจรดังแสดงในรูปที่ 2.1



รูปที่ 2.1 บล็อกไดอะแกรมแสดงองค์ประกอบของวงจรกำเนิดสัญญาณ

2.3 เงื่อนไขการกำเนิดสัญญาณของวงจร

วงจรกำเนิดสัญญาณจัดเป็นวงจรโครงข่ายแบบป้อนกลับ (Feedback Networks) แบบหนึ่ง ซึ่งมีการป้อนกลับแบบบวกสามารถแสดงบล็อกไดอะแกรมของวงจรกำเนิดสัญญาณได้ดังรูปที่ 2.2



รูปที่ 2.2 บล็อกไดอะแกรมของวงจรกำเนิดสัญญาณที่มีการป้อนกลับแบบบวก

สัญลักษณ์ต่างๆ ที่ใช้ในวงจรในรูปที่ 2.2 เป็นดังต่อไปนี้คือ

x_i คือ สัญญาณทางด้านขาเข้าของวงจร

x_o คือ สัญญาณทางด้านขาออกของวงจร

x_e คือ สัญญาณผลรวมระหว่าง x_i และ x_f มีค่าเท่ากับ $x_i + x_f$

x_f คือ สัญญาณป้อนกลับ

$A(j\omega)$ คือ ค่าเกนของวงจรขยาย

$B(j\omega)$ คือ ค่าเกนของการกำหนดความถี่

จากบล็อกไดอะแกรมดังรูปที่ 2.2 จะได้ว่า

$$x_e = x_i + x_f \quad (2.1)$$

$$\text{เมื่อ } x_f = B(j\omega)x_o \quad (2.2)$$

$$\text{และ } x_o = A(j\omega)x_e \quad (2.3)$$

แทนค่าสมการที่ (2.2) และ (2.3) ลงใน (2.1) ตามลำดับและเมื่อปรับรูปสมการใหม่ จะได้สมการเป็น

$$\frac{x_o}{x_i} = \frac{A(j\omega)}{1 - A(j\omega)B(j\omega)} \quad (2.4)$$

ในการกำเนิดสัญญาณนั้น วงจรสามารถสร้างสัญญาณด้านขาออกได้ในขณะที่ไม่มีสัญญาณทางด้านขาเข้าซึ่งเงื่อนไขดังกล่าวจะเป็นจริงได้เมื่อค่าเกนขยายมีค่าเป็นอนันต์ (Infinity) หรือค่าส่วนของสมการที่ (2.4) มีค่าเป็นศูนย์ กล่าวคือ

$$1 - A(j\omega)B(j\omega) = 0 \quad (2.5)$$

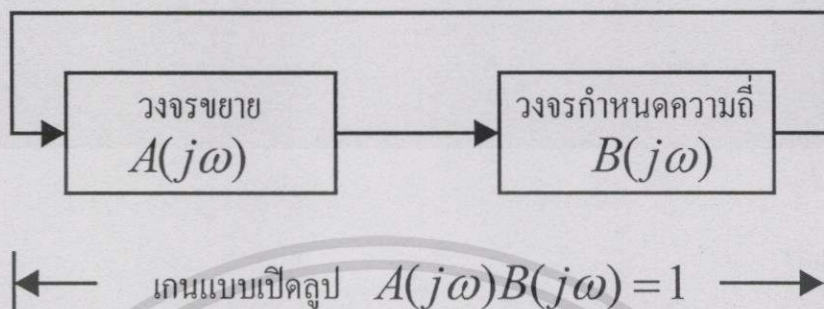
โดยเมื่อสมการที่ (2.5) เกิดขึ้น ณ ตำแหน่งความถี่ค่าหนึ่ง สมมุติว่าเป็นที่ค่าความถี่ ω_o ก็แสดงว่าจะเกิดการให้สัญญาณที่มีความถี่นั้นขึ้น เกณฑ์การตรวจสอบที่สำคัญที่เป็นที่รู้จักกันดีคือ เกณฑ์ของบาร์คเฮาเซน (Barkhausen Criterion) ซึ่งเป็นเงื่อนไขที่สำคัญที่เป็นที่รู้จักกันดีในการออกแบบสร้างวงจรกำเนิดสัญญาณ เกณฑ์ดังกล่าวมีนัยที่กล่าวได้โดยสรุปดังนี้คือ “วงจรกำเนิดสัญญาณที่จะสามารถกำเนิดสัญญาณได้อย่างต่อเนื่องนั้น จะต้องมีความถี่เปิดลูปเป็นค่าจริงเท่ากับหนึ่ง” นั่นคือ

$$|A(j\omega_o)B(j\omega_o)| = 1 \quad (2.6)$$

$$\text{และมีค่าเฟส } \arg\{A(j\omega_o)B(j\omega_o)\} = 0 \text{ หรือ } 2n\pi$$

$$n = \text{เลขจำนวนเต็ม} \quad (2.7)$$

ซึ่งในการรักษาค่าเกนแบบเปิดลูปของวงจรให้มีค่าเท่ากับหนึ่งนั้นก็เพื่อรักษาการกำเนิดสัญญาณให้คงที่อยู่ตลอดไปนั่นเอง ความหมายของเงื่อนไขบาร์คเฮาเซนอาจแสดงได้ดังแสดงได้ดังรูปที่ 2.3



รูปที่ 2.3 แสดงความหมายของเกณฑ์ของบาร์คัสเซ่น

โดยการป้อนกลับแบบบวกจะทำให้เกนแบบปิดลูป (Closed Loop Gain) ของวงจรมีค่ามากขึ้นและถ้าเกนแบบเปิดลูป (Opened Loop Gain) ของวงจรมีค่าเป็นหนึ่งก็จะทำให้เกนแบบปิดลูปของวงจรมีค่าเป็นอนันต์ซึ่งจะเห็นได้โดยการแทนสมการที่ (2.6) ลงในสมการที่ (2.4) คือ

$$\frac{x_o}{x_i} = \frac{A(j\omega)}{1-1} \quad (2.8)$$

สมการที่ (2.8) แสดงให้เห็นว่า เมื่อเกนเปิดลูปของวงจรมีค่าเท่ากับหนึ่งแล้วจะทำให้เกนแบบปิดลูปของวงจรมีค่าเป็นอนันต์ ซึ่งหมายความว่าแม้ไม่มีสัญญาณทางด้านขาเข้า ($x_i = 0$) วงจรนี้ก็อาจสามารถสร้างสัญญาณด้านขาออกได้ คือวงจรจะสามารถให้กำเนิดสัญญาณขึ้นมาได้นั่นเอง อย่างไรก็ตามในทางปฏิบัตินั้นวงจรดังกล่าวจะอาศัยสัญญาณรบกวน (Noise Signal) เป็นสัญญาณเริ่มต้นทางด้านขาเข้าให้กับวงจรซึ่งสัญญาณรบกวนนี้อาจจะมาจากแหล่งกำเนิดใดๆ เช่น สัญญาณรบกวนที่เกิดขึ้นมาจากแหล่งจ่ายไฟเลี้ยงของวงจรมันเอง เป็นต้น อย่างไรก็ตามโดยธรรมชาติแล้วนั้น วงจรกำเนิดสัญญาณเป็นวงจรประเภทไม่เป็นเชิงเส้น (Nonlinear Circuit) หากแต่การวิเคราะห์ห้วงจรมันได้ใช้หลักการวิเคราะห์แบบเป็นเชิงเส้นดังกล่าว

ดังนั้นเงื่อนไขที่ได้จึงสามารถที่จะกำหนดได้แต่เพียงความถี่ของสัญญาณเท่านั้นแต่จะไม่สามารถกำหนดขนาดของสัญญาณที่เกิดขึ้นได้ ดังจะเห็นได้จากเกณฑ์ของการตรวจสอบของบาร์คเฮาเซน ที่กล่าวไว้แล้วนั้นแสดงแต่เพียงว่า ณ ความถี่ของการกำเนิดสัญญาณจะมีค่าเฟสของสัญญาณเท่ากับ $2n\pi$ (n เป็นเลขจำนวนเต็ม)

การควบคุมขนาดของสัญญาณนั้นนิยมใช้กันมีอยู่ 2 วิธีคือ

1. ทำให้ได้โดยการเพิ่มวงจรในส่วนที่จะทำหน้าที่รักษาระดับของสัญญาณ
2. ใช้หลักการจำกัดขนาดด้วยตัวเอง (Self-limiting) ของอุปกรณ์ภายในวงจร เช่นวงจรกำเนิดสัญญาณที่สร้างขึ้นจากทรานซิสเตอร์ (Transistor) ในขณะที่เริ่มต้นเมื่อสัญญาณมีค่าต่ำ ทรานซิสเตอร์จะมีค่าเกนสูงทำให้ค่าอุปเกนของวงจรมีค่ามากกว่า 1 ณ ตำแหน่งความถี่ที่มีค่าเฟสเท่ากับ $2n\pi$ (n เป็นเลขจำนวนเต็ม) ทำให้ทรานซิสเตอร์มีเกนลดลงซึ่งจะทำให้อุปเกนของวงจรลดลงจนกระทั่งทำให้สัญญาณมีขนาดที่คงที่ได้ในที่สุด

2.4 หลักการทำงานของวงจรกำเนิดสัญญาณ

การทำงานของวงจรกำเนิดสัญญาณนั้นอาจสามารถแบ่งออกได้เป็น 3 สถานะคือ

1. สถานะเริ่มต้นการทำงานของวงจร (First Turn-on)

สถานะเริ่มต้นการทำงานของวงจรจะเกิดขึ้นเมื่อมีการจ่ายกำลังงานให้แก่วงจร ซึ่งการจ่ายกำลังงานจากแหล่งจ่ายพลังงานภายนอกให้แก่วงจรอย่างทันทีทันใดนี้จะทำให้เกิดการเปลี่ยนสถานะเปลี่ยนย้าย (Transition) ขึ้นทำให้มีสเปกตรัมของสัญญาณเกิดกระจายขึ้นมากมาย อย่างไรก็ตามเนื่องจากวงจรกำเนิดสัญญาณนั้นมีวงจรกำหนดความถี่อยู่ภายใน ดังนั้นจึงมีความถี่เพียงความถี่เดียวเท่านั้นที่โดดเด่นและจะถูกเลือกให้ถูกป้อนย้อนกลับในกระบวนการป้อนกลับ ทำให้เกิดการพิกัดเป็นความถี่ของสัญญาณที่จะปรากฏเป็นสัญญาณขาออกของวงจร

2. สถานะสร้างสัญญาณ (Signal Build Up)

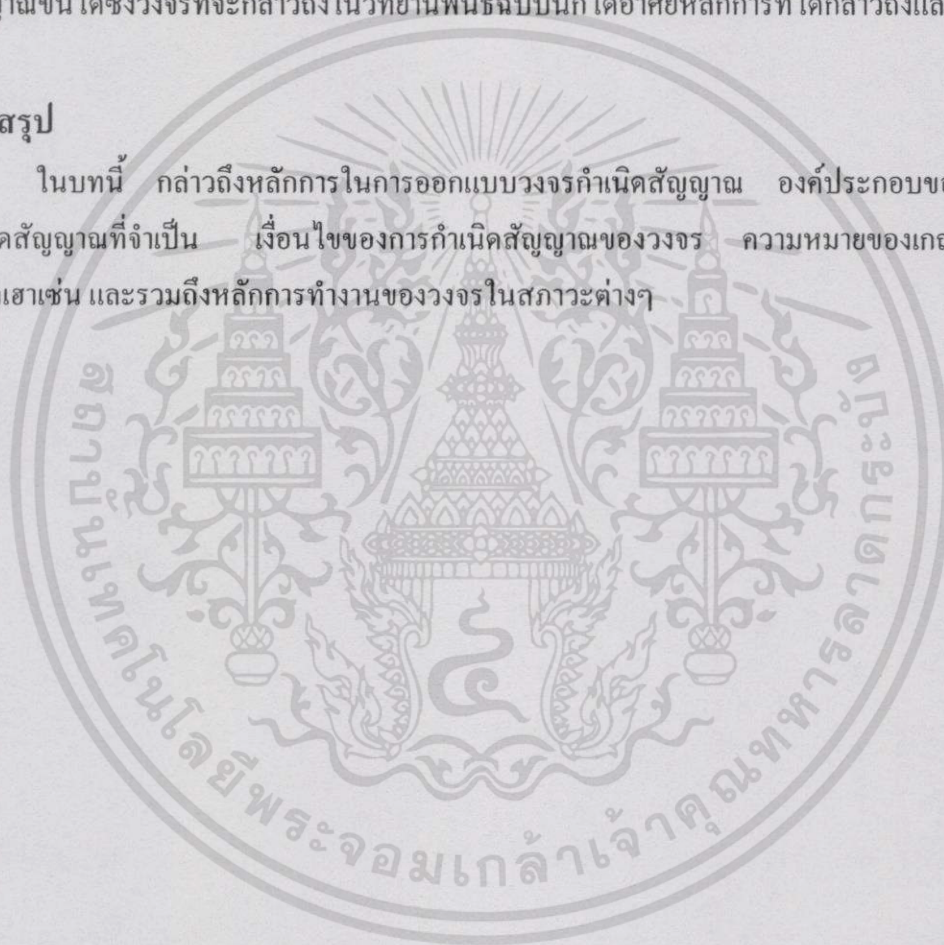
เมื่อความถี่ของสัญญาณที่กำเนิดขึ้นถูกกำหนดความถี่โดยวงจรกำหนดความถี่แล้วสัญญาณทางด้านขาออกจะถูกนำกลับไปยังด้านขาเข้าของวงจร ซึ่งสัญญาณจะถูกจัดโดยวงจรให้มีเฟสตรงกันเพื่อเป็นการเสริมสัญญาณให้มีกำลังมากยิ่งขึ้น

3. สภาวะรักษาการสร้างสัญญาณ (Sustained Oscillation)

การรักษาการกำเนิดสัญญาณให้คงอยู่นั้นจะเป็นไปตามเงื่อนไขของบาร์คเฮาเซน คือ ผลคูณค่าเกนของวงจรขยายและวงจรป้อนกลับจะต้องมีค่าเท่ากับหนึ่งในทางทฤษฎี แต่ในทางปฏิบัติ นั้นค่าเกนรวมของระบบจะต้องมีค่ามากกว่าหนึ่งเล็กน้อยในสภาวะเริ่มแรก ทั้งนี้ก็เพื่อเป็นการชดเชยการลดทอนของสัญญาณที่อาจจะเกิดขึ้นได้ในวงจรและจะใช้ลักษณะความไม่เป็นเชิงเส้นของวงจรที่เกิดขึ้นเมื่อสัญญาณมีค่ามากมาเป็นตัวรักษาอุปเกนให้เท่ากับหนึ่ง เพื่อเป็นตัวจำกัดขนาดของสัญญาณที่ได้ออกมา โดยอาศัยหลักการที่กล่าวมาแล้วนี้ จะสามารถที่จะสร้างวงจรกำเนิดสัญญาณขึ้นได้ซึ่งวงจรที่จะกล่าวถึงในวิทยานิพนธ์ฉบับนี้ก็ได้อาศัยหลักการที่ได้กล่าวถึงแล้วนี้

2.5 สรุป

ในบทนี้ กล่าวถึงหลักการในการออกแบบวงจรกำเนิดสัญญาณ องค์ประกอบของวงจรกำเนิดสัญญาณที่จำเป็น เงื่อนไขของการกำเนิดสัญญาณของวงจร ความหมายของเกณฑ์ของบาร์คเฮาเซน และรวมถึงหลักการทำงานของวงจรในสภาวะต่างๆ



บทที่ 3

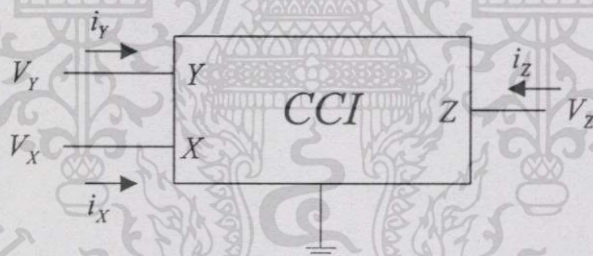
วงจรสายพานกระแส

3.1 กล่าวนำ

วงจรสายพานกระแสเป็นอุปกรณ์อเนกประสงค์อย่างหนึ่งที่สามารถทำงานในโหมดแรงดันหรือกระแสก็ได้ และเป็นวงจรที่ได้รับการพัฒนาคุณสมบัติของวงจรอย่างต่อเนื่องตลอดมาซึ่งทำให้เกิดเป็นวงจรสายพานกระแสรุ่นต่างๆ ขึ้น ในบทนี้จะกล่าวถึงรายละเอียดเกี่ยวกับการพัฒนาและการวิเคราะห์คุณสมบัติพื้นฐานการทำงานของวงจรประยุกต์ใช้งานที่ได้นำเสนอในวิทยานิพนธ์ต่อไป

3.2 วงจรสายพานกระแสรุ่นที่หนึ่ง (First Generation Current Conveyor : CCI)

วงจรสายพานกระแส (CCI) ได้ถูกนำเสนอขึ้นเป็นครั้งแรกในปี ค.ศ.1968 โดย K.C.Smith และ A.Sedra [17] วงจร CCI นี้จัดเป็นอุปกรณ์ชนิด 3 ขั้วที่มีขั้ว X,Y เป็นขั้วของจุดสัญญาณทางด้านอินพุตและขั้ว Z เป็นขั้วของจุดสัญญาณทางด้านเอาต์พุตตามลำดับสัญลักษณ์ของวงจร CCI มีดังแสดงในรูปที่ 3.1



รูปที่ 3.1 แสดงสัญลักษณ์ของวงจรสายพานกระแส (CCI)

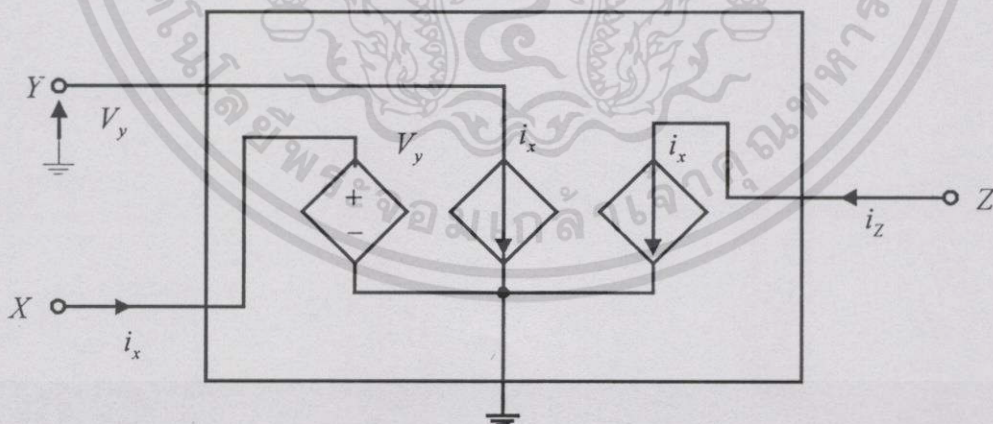
หลักการของวงจรถือว่า ถ้ามีศักดาไฟฟ้าตกคร่อมจุดสัญญาณทางด้านอินพุตที่ขั้ว Y แล้วจะทำให้มีศักดาไฟฟ้าค่าเท่ากันปรากฏขึ้นที่ขั้ว X ในทำนองเดียวกันถ้ามีกระแสไฟฟ้าค่าเท่ากันไหลผ่านจุดสัญญาณทางด้านอินพุตที่ขั้ว X ก็จะทำให้มีกระแสไฟฟ้าค่าเท่ากันไหลผ่านที่ขั้ว Y และกระแสไฟฟ้าค่าเดียวกันนี้จะถูกนำพา (Conveyor) ไปยังจุดสัญญาณทางด้านเอาต์พุตที่ขั้ว Z

ที่จุดสัญญาณทางด้านเข้าที่พู่ที่ขั้ว Z นี้จะมีลักษณะเป็นแหล่งจ่ายกระแสที่มีค่าอิมพีแดนซ์ทางด้านเข้าที่พู่สูงนอกจากนี้ค่าศักดาไฟฟ้าที่ปรากฏขึ้นที่ขั้ว X (ซึ่งถูกกำหนดค่าโดยค่าศักดาไฟฟ้าทางด้านขั้ว Y) นั้นจะไม่ขึ้นอยู่กับการค่ากระแสไฟฟ้าที่ไหลผ่านที่ขั้ว X และค่ากระแสไฟฟ้าที่ไหลผ่านที่ขั้ว Y (ซึ่งจะถูกกำหนดค่าโดยค่ากระแสไฟฟ้าทางด้านขั้ว X) นั่นก็จะไม่ขึ้นกับค่าศักดาไฟฟ้าที่ตกคร่อมที่ขั้ว Y เช่นเดียวกันจากความสัมพันธ์ดังกล่าวสามารถเขียนให้อยู่ในรูปของความสัมพันธ์เชิงเมทริกซ์ได้ดังสมการต่อไปนี้

$$\begin{bmatrix} i_y \\ V_x \\ i_z \end{bmatrix} = \begin{bmatrix} 0 & 1 & 0 \\ 1 & 0 & 0 \\ 0 & \pm 1 & 0 \end{bmatrix} \begin{bmatrix} V_y \\ i_x \\ V_z \end{bmatrix} \quad (3.1)$$

เครื่องหมาย \pm ในที่นี้จะเป็ค่าใดค่าหนึ่งซึ่งจะแสดงความสัมพันธ์ของทิศทางการไหลของกระแส i_z ที่เทียบกับ i_x ว่าถ้ากระแสทั้งสองไหลในทิศทางเดียวกันคือมีทิศทางการไหลเข้าหรือไหลออกจากวงจรเหมือนกันจะจัดเป็นวงจร CCI แบบบวก (Non Inverting) ใช้สัญลักษณ์ตัวย่อว่า CCI+ แต่ถ้ากระแสไฟฟ้าไหลในทิศทางตรงกันข้ามกันวงจรก็จะถูกจัดเป็น CCI แบบลบ (Inverting) ตัวย่อว่า CCI-

จากคุณสมบัติตามสมการที่ (3.1) สามารถนำไปเขียนเป็นวงจรสมมูลของวงจร CCI ได้ดังแสดงในรูปที่ 3.2



รูปที่ 3.2 แสดงวงจรสมมูลของ CCI

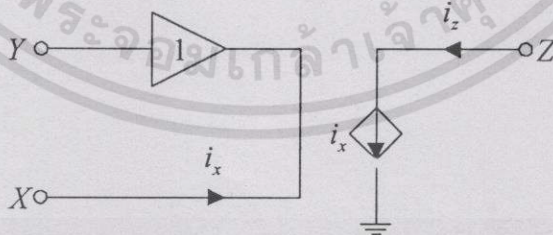
หลังจากที่ K.C.Smith และ A.Sedra ได้นำเสนอหลักการของวงจร CCI ขึ้นได้ไม่นานต่อมา บุคคลทั้งสองได้ทำการปรับปรุงวงจร และได้นำเสนอแนวความคิดของหลักการของวงจรสายพาน กระแสขึ้นใหม่ ดังจะกล่าวถึงในหัวข้อต่อไป

3.3 วงจรสายพานกระแสรุ่นที่สอง (Second Generation Current Conveyor : CCII)

ในปี ค.ศ.1970 A.Sedra และ K.C.Smith [17] ได้นำเสนอแนวความคิดของหลักการของวงจรสายพานกระแสรุ่นที่สอง (CCII) ขึ้นซึ่งวงจร CCII นี้มีคุณสมบัติที่แตกต่างและสามารถนำไปประยุกต์ใช้งานได้หลากหลายมากกว่าแนวความคิดของวงจร CCI เดิมโดยคุณสมบัติของวงจร CCII สามารถแสดงได้ถึงความสัมพันธ์เชิงเมตริกซ์ดังต่อไปนี้คือ

$$\begin{bmatrix} i_y \\ V_x \\ i_z \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 \\ 1 & 0 & 0 \\ 0 & \pm 1 & 0 \end{bmatrix} \begin{bmatrix} V_y \\ i_x \\ V_z \end{bmatrix} \tag{3.2}$$

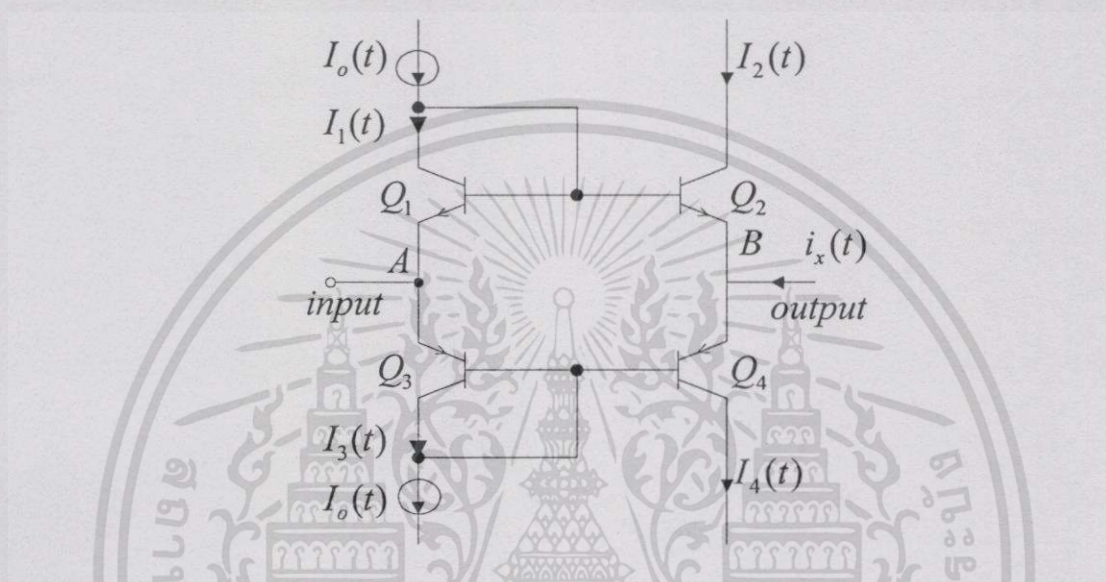
จากความสัมพันธ์ตามสมการที่ (3.2) จะเห็นว่ากระแสไฟฟ้าที่ไหลผ่านที่ขั้ว Y มีค่าเป็นศูนย์ แสดงให้เห็นว่าที่ขั้ว Y จะมีค่าอิมพีแดนซ์ทางด้านอินพุตเป็นอนันต์ในส่วนของค่าศักดาไฟฟ้าที่คร่อมที่ขั้ว X ที่มีค่าเท่ากับศักดาไฟฟ้าที่ขั้ว Y แสดงให้เห็นว่าที่ขั้ว X นั้นจะมีค่าอิมพีแดนซ์ทางด้านอินพุตเป็นศูนย์และในส่วนของการกระแสไฟฟ้าที่ไหลผ่านขั้ว X ก็จะถูกนำพาไปยังขั้ว Z ซึ่งมีค่าอิมพีแดนซ์ทางด้านเอาต์พุตสูง จากคุณสมบัติดังกล่าวสามารถนำไปเขียนเป็นวงจรสมมูลของ CCII ได้ดังแสดงในรูปที่ 3.3



รูปที่ 3.3 แสดงวงจรสมมูลของ CCII

จากแนวความคิดและหลักการของวงจร CCII ดังกล่าวได้มีผู้นำไปคิดสร้างวงจรในทางปฏิบัติขึ้นหลายรูปแบบ [8-14] ซึ่งในการคิดพัฒนานี้ก็ได้มีการนำเสนอการสร้างวงจร CCII ในลักษณะของวงจรทรานส์ลิเนียร์จะได้กล่าวถึงในหัวข้อต่อไป

3.4 วงจรทรานส์ลิเนียร์ (Translinear Conveyor)



รูปที่ 3.4 แสดงส่วนประกอบของวงจรทรานส์ลิเนียร์

จากรูปวงจรทรานส์ลิเนียร์ ซึ่งมีทรานซิสเตอร์ชนิดเอ็นพีเอ็นและพีเอ็นพีชนิดละสองตัวและมีความสัมพันธ์ของกระแสคอลเลกเตอร์ดังสมการต่อไปนี้

$$I_1(t)I_3(t) = I_2(t)I_4(t) \quad (3.3)$$

วงจรมีกระแสไบแอสคือ $I_1(t)$ เท่ากับ $I_3(t)$ ซึ่งมีค่าประมาณ $I_b(t)$ ที่พอร์ท A นั้นมีค่าความต้านทานอินพุท (Input Resistance) สูงมากและที่พอร์ท B มีค่าความต้านทานเอาต์พุท (Output Resistance) ต่ำความแตกต่างของระหว่างพอร์ท A และ B ขึ้นอยู่กับค่ากระแส $i_x(t)$ และเราสามารถพิจารณาสมการความต้านทานในวงรอบได้ดังต่อไปนี้

จากวงจร $I_1 = I_3 \approx I_o$ แทนในสมการที่ (3.3)

$$I_o^2 = I_2 I_4 \quad (3.4)$$

แรงดันตกคร่อม B และ A

$$\begin{aligned} V_{BA} &= V_{be1} - V_{be2} \\ V_{BA} &= -V_T \ln \left[\frac{I_2(t)}{I_o} \right] \end{aligned} \quad (3.5)$$

แทน $I_4(t) = I_2(t) + i_x(t)$ ในสมการที่ (3.4)

$$I_o^2 = I_2(t) [I_2(t) + i_x(t)]$$

$$= I_2^2(t) + I_2(t) i_x(t)$$

$$I_2^2(t) + I_2(t) i_x(t) - I_o^2 = 0$$

$$I_2(t) = \frac{-i_x(t) \pm \sqrt{i_x^2(t) + 4I_o^2}}{2}$$

$$I_2(t) = \frac{1}{2} \left[\left(i_x^2(t) + 4I_o^2 \right)^{1/2} - i_x(t) \right]; I_2(t) > 0 \quad (3.6)$$

ในทำนองเดียวกันแทน $I_4(t) = I_2(t) + i_x(t)$ ในสมการที่ (3.4)

$$I_4(t) = \frac{1}{2} \left[\left(i_x^2(t) + 4I_o^2 \right)^{1/2} + i_x(t) \right]; I_4(t) > 0 \quad (3.7)$$

จากสมการที่ (3.6) ให้ $i_x(t) \ll 2I_o$ จะได้

$$I_2(t) = \frac{1}{2} [2I_o - i_x(t)] \quad (3.8)$$

แทนสมการที่ (3.8) ลงในสมการที่ (3.5)

$$V_{BA} = -V_T \ln \left[\frac{2I_o - i_x(t)}{2I_o} \right]$$

$$= -V_T \ln \left[1 - \frac{i_x(t)}{2I_o} \right] \tag{3.9}$$

ใช้อนุกรมเทเลอร์ $\ln(a+x) = \ln(a) + \frac{x}{a} - \frac{x^2}{2a} + \frac{x^3}{3a} - \dots$

$$\ln \left[1 - \frac{i_x(t)}{2I_o} \right] = -\frac{i_x(t)}{2I_o} - \frac{1}{2} \left[\frac{i_x(t)}{2I_o} \right]^2 - \frac{1}{3} \left[\frac{i_x(t)}{2I_o} \right]^3 - \dots$$

จาก $\frac{i_x(t)}{2I_o} \ll 1$ จึงสามารถตัดพจน์ที่มีกำลังมากกว่า 1 ออกไปได้

$$\ln \left[1 - \frac{i_x(t)}{2I_o} \right] \cong -\frac{i_x(t)}{2I_o}$$

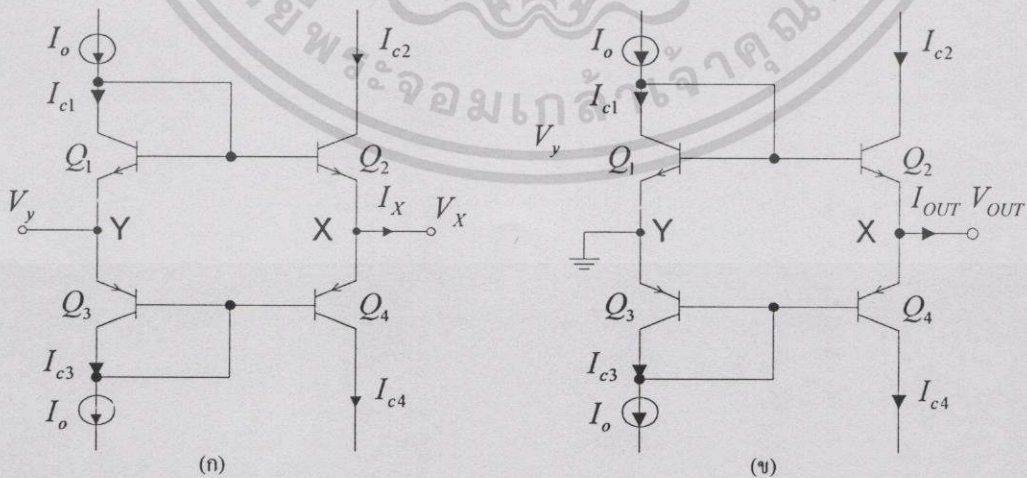
แทนสมการที่ (3.8) ลงในสมการที่ (3.5)

$$\text{จะได้ } V_{BA}(t) = \frac{V_T}{2I_B} i_x(t) = R_x i_x(t)$$

$$R_x = \frac{V_{BA}}{i_x(t)} = \frac{V_T}{2I_o} \tag{3.10}$$

3.5 การวิเคราะห์ค่าความต้านทานภายในของวงจร CCII

ดังได้กล่าวถึงในหัวข้อ 3.4 ขั้ว X ของ CCII จะมีความต้านทานอยู่ ค่าความต้านทานแฝง R_x นี้สามารถวิเคราะห์หาได้ดังต่อไปนี้คือ



รูปที่ 3.5 การหาค่าความต้านทานภายในที่ขั้ว X

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 3.4 (ก) เมื่อทำการวิเคราะห์วงจรจะ ได้ความสัมพันธ์ของแรงดันที่ตกคร่อมขาเบส-อิมิตเตอร์ของทรานซิสเตอร์ Q_2 คือ

$$V_{be2} = V_{be1} + V_y - V_x \quad (3.11)$$

ซึ่งจะ ได้ความสัมพันธ์ระหว่างกระแสคอลเลคเตอร์กับแรงดันที่ตกคร่อมขาเบส-อิมิตเตอร์ของทรานซิสเตอร์ Q_2 คือ

$$\begin{aligned} I_{c2} &= I_s e^{(V_{be2}/V_T)} \\ &= I_s e^{\left\{ \frac{V_T \ln(I_o/I_s) + V_y - V_x}{V_T} \right\}} \\ &= I_s e^{\{\ln(I_o/I_s)\}} e^{\{V_{yx}/V_T\}} \\ &= I_o e^{(V_{yx}/V_T)} \end{aligned} \quad (3.12)$$

ในทำนองเดียวกัน จากรูปที่ 3.5 (ก) จะ ได้ความสัมพันธ์ของแรงดันที่คร่อมขาเบส-อิมิตเตอร์ของทรานซิสเตอร์ Q_4 คือ

$$V_{be4} = V_{be3} + V_x - V_y \quad (3.13)$$

ซึ่งจะ ได้ความสัมพันธ์ระหว่างกระแสคอลเลคเตอร์กับแรงดันที่ตกคร่อมขาเบส-อิมิตเตอร์ของทรานซิสเตอร์ Q_4 คือ

$$I_{c4} = I_o e^{(-V_{yx}/V_T)} \quad (3.14)$$

เมื่อพิจารณาผลรวมของกระแสที่จุด X ได้

$$I_x = I_{c2} - I_{c4} \quad (3.15)$$

เมื่อนำสมการที่ (3.12) และ (3.14) แทนลงในสมการที่ (3.15) จะ ได้

$$I_x = I_o e^{(V_{yx}/V_T)} e^{(-V_{yx}/V_T)}$$

$$= 2I_o \left\{ \frac{e^{(V_{yx}/V_T)} - e^{(-V_{yx}/V_T)}}{2} \right\} \quad (3.16)$$

จากความสัมพันธ์ของ $\sinh x = \frac{e^x - e^{-x}}{2}$ จะสามารถเขียนสมการที่ (3.16) ใหม่ได้เป็น

$$I_x = 2I_o \sinh \left\{ \frac{V_{yx}}{V_T} \right\} \quad (3.17)$$

จากอนุพันธ์ของ Taylor ของ $\sinh x = x + \frac{x^3}{3!} + \frac{x^5}{5!} + \dots$

เมื่อกำหนดเงื่อนไขให้ $V_{yx} \ll V_T$ หรือ $I_x \ll 2I_o$ จะทำให้สามารถละทิ้งพจน์ที่มีกำลังมากกว่า 1 ของอนุกรม $\sinh \left\{ \frac{V_{yx}}{V_T} \right\}$ ได้ดังนั้น

$$\sinh \left\{ \frac{V_{yx}}{V_T} \right\} \cong \frac{V_{yx}}{V_T} \quad (3.18)$$

ซึ่งจากความสัมพันธ์ตามสมการที่ (3.18) นี้จะทำให้สามารถประมาณสมการที่ (3.17) ได้เป็น

$$I_x = \frac{2I_o V_{yx}}{V_T} \\ R_x = \frac{V_{yx}}{I_x} = \frac{V_T}{2I_o} \quad (3.19)$$

จากวงจรตามรูปที่ 3.5 (ข) เมื่อทำการวิเคราะห์ห้วงจรในทำนองเดียวกันกับการวิเคราะห์ดังที่กล่าวมาแล้วข้างต้นจะได้

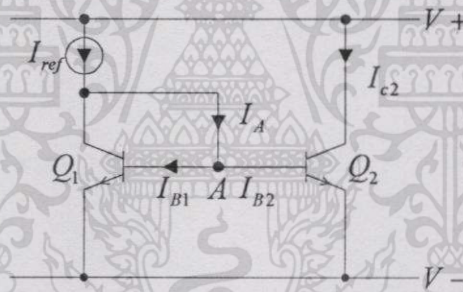
$$R_{out} = \frac{V_{out}}{I_{out}} = \frac{V_T}{2I_o} \quad (3.20)$$

จากสมการที่ (3.20) จะเห็นได้ว่าค่าความต้านทานทางด้านเข้าที่พู่ทของสัญญาณขนาดเล็กที่ขา X (R_{out} หรือ R_x) นั้นจะมีค่าเปลี่ยนแปลงตามค่ากระแสไบอัสของวงจรซึ่งค่า R_x นี้จะมีค่าแตกต่างกันของวงจร Translinear CCII กับวงจร CCCII กล่าวคือขึ้นอยู่กับการใช้กระแสไบอัสของวงจร

ที่ต่างกัน เนื่องจากในวงจร Translinear CCII นั้นต้องการให้ R_x นั้นมีค่าน้อยจึงจำเป็นต้องใช้กระแสไบอัสสูง ในขณะที่วงจร CCCII จะต้องนำเอาคุณสมบัติของ R_x ที่สามารถปรับค่าได้นี้ไปประยุกต์ใช้งานดังนั้นจึงจำเป็นต้องใช้กระแสไบอัสวงจรต่ำนั่นเอง

3.6 วงจรสะท้อนกระแส (Current Mirror)

วงจรสะท้อนกระแสเป็นวงจรพื้นฐานที่มีการใช้งานกันอย่างมากเพื่อทำหน้าที่เป็นตัวจ่ายกระแสหรือคิ่งกระแส ในวงจรอิเล็กทรอนิกส์ โดยวงจรสะท้อนกระแสนี้มีอยู่ด้วยกันหลายแบบ แต่ในวิทยานิพนธ์ฉบับนี้ได้ใช้วงจรสะท้อนกระแสแบบทรานซิสเตอร์สองตัวหรือแบบไดโอดทรานซิสเตอร์ เป็นแม่แบบเพราะเป็นวงจรสะท้อนกระแสอย่างง่ายเนื่องจากใช้อุปกรณ์น้อยและยังเป็นวงจรสะท้อนกระแสที่เป็นส่วนประกอบของวงจร Translinear CCII อีกด้วยดังนั้นในหัวข้อนี้จะได้กล่าวถึงเรื่องของวงจรวงจรดังกล่าวไว้เพื่อประกอบการเข้าใจพื้นฐาน วงจรกระแสแบบพื้นฐานมีลักษณะดังแสดงในรูปที่ 3.6



รูปที่ 3.6 แสดงวงจรสะท้อนกระแสแบบทรานซิสเตอร์ 2 ตัว

เมื่อพิจารณาคุณสมบัติทางไฟตรงของวงจรรูปที่ 3.6 จะเห็นได้ว่าทรานซิสเตอร์ Q_1 ถูกต่ออยู่ในลักษณะของไดโอดโดยการต่อขาเบสกับขาคอลเลกเตอร์เข้าด้วยกันทำให้แรงดันที่ตกคร่อมที่คอลเลกเตอร์ (V_{CB}) มีค่าเป็นศูนย์แต่อย่างไรก็ตามแรงดันที่ตกคร่อมคอลเลกเตอร์ (V_{CE}) ที่มีค่าเพียง (V_{BE}) อย่างเดียวก็เพียงพอที่จะทำให้ทรานซิสเตอร์ Q_1 ทำงานอยู่ในย่านแอกทีฟได้

จากรูปที่ 3.6 มีการต่อขาเบสและขาอิมิตเตอร์ของทรานซิสเตอร์ทั้งสองเข้าด้วยกันทำให้ทรานซิสเตอร์ทั้งสองมีค่าแรงดันที่ตกคร่อมขาเบสอิมิตเตอร์เท่ากันคือ

$$V_{BE1} = V_{BE2}$$

$$V_{T1} \ln\left(\frac{I_{c1}}{I_{s1}}\right) = V_{T2} \ln\left(\frac{I_{c2}}{I_{s2}}\right) \quad (3.21)$$

ถ้าสมมุติว่าทรานซิสเตอร์ Q1 และ Q2 มีคุณสมบัติเหมือนกันทุกประการจะได้ความสัมพันธ์ระหว่างกระแสคอลเลกเตอร์ของทรานซิสเตอร์ทั้งสองคือ

$$I_{c1} = I_{c2} \quad (3.22)$$

เมื่อพิจารณาความสัมพันธ์ของกระแสที่โหนด A จะพบว่า

$$I_{ref} - I_{c1} - I_A = 0 \quad (3.23)$$

โดยที่ $I_A = I_{B1} + I_{B2}$ และ β_F คือค่าอัตราขยายกระแสไฟตรงของทรานซิสเตอร์ซึ่งถ้ากำหนดให้ทรานซิสเตอร์ทั้งสองมีค่า β_F เท่ากันแล้วจะได้

$$I_{ref} - I_{c1} - 2\frac{I_{c1}}{\beta_F} = 0 \quad (3.24)$$

จากสมการที่ (3.22) จะได้

$$\begin{aligned} I_{c1} &= \frac{I_{ref}}{1 + 2/\beta_F} = I_{c2} \\ \frac{I_{c2}}{I_{ref}} &= \frac{1}{1 + 2/\beta_F} \end{aligned} \quad (3.25)$$

จากสมการที่ (3.25) ถ้า β_F มีค่าสูงมากจะได้

$$I_{c2} \cong I_{ref} \quad (3.26)$$

นั่นคือ I_{c2} จะมีค่าขึ้นอยู่กับ I_{ref} เป็นหลักกล่าวได้ว่า I_{c2} เป็นผลมาจากการสะท้อนค่าของ I_{ref} นั่นเอง

3.7 สรุป

ในบทนี้ได้กล่าวแนะนำวงจรสายพานกระแสร่นต่างๆ ได้เป็นพื้นฐานในการทำความเข้าใจเกี่ยวกับวิทยานิพนธ์ฉบับนี้ซึ่งได้แนะนำถึงวงจร CCI, CCII, Translinear CCII วงจรต่างๆ เหล่านี้จะมีทั้งชนิดบวกและชนิดลบซึ่งแบ่งกันตามความสอดคล้องกันของกระแสในขั้ว X และขั้ว Z ซึ่งวงจรเหล่านี้จะถูกนำไปประยุกต์ใช้งานในรูปแบบต่างๆ ต่อไป



บทที่ 4

วงจรถ่ายเฟสโดยใช้กระแสชนิดความถี่ผ่านตลอดด้วย

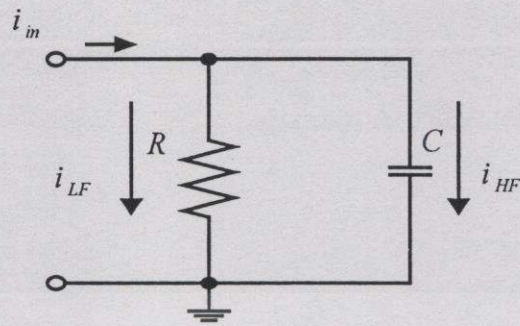
วงจรถ่ายเฟสกระแส

4.1 บทนำ

ในบทนี้จะเป็นส่วนที่แสดงถึงประโยชน์และการประยุกต์ใช้งาน CCII ซึ่งในส่วนนี้จะกล่าวถึงการนำเอาอุปกรณ์ดังกล่าวนั้นมาประกอบขึ้นเป็นวงจรถ่ายเฟสความถี่ ในบทนี้จะแสดงถึงวงจรถ่ายเฟสโดยใช้กระแสชนิดความถี่ผ่านตลอดโดยใช้เคอร์เร็นท์คอนเวเยอร์ 2 ตัว และอุปกรณ์พาสซีฟอีก 3 ตัวซึ่งประกอบด้วยตัวต้านทาน 2 ตัวและตัวเก็บประจุอีก 1 ตัว รวมทั้งค่าอิมพีแดนซ์ทางด้านอินพุตจะมีค่าต่ำและอิมพีแดนซ์ทางด้านเอาต์พุตจะมีค่าสูง [2] นอกจากนี้วงจรมีสามารถทำงานได้ที่ความถี่สูงกว่าแบบเก่าจากผลการทดลองจะพบว่าวงจรมีสามารถถ่ายเฟสได้จาก -180° ถึง 0° หรือ 0° ถึง 180° และอัตราขยายของวงจรมีค่าเป็นหนึ่งตลอดย่านความถี่อีกด้วย พร้อมทั้งได้เสนอผลการเขียนแบบการทำงานของวงจรถ่ายเฟสโดยโปรแกรม Pspice [15] เพื่อยืนยันความถูกต้องของหลักการที่น่าเสนอไว้

4.2 วงจรถ่ายเฟสสัญญาณแบบออสซิลเลเตอร์

การกำเนิดสัญญาณชาน์ในทางทฤษฎีนั้นจะต้องมีส่วนประกอบที่สำคัญคือความถี่ของสัญญาณชาน์อัตราขยายของวงจรมีค่าเป็นหนึ่งและมีค่าของเฟสเท่ากับ $2n\pi$ โดยที่ค่าของ n เป็นจำนวนเต็มจากวงจรในรูปที่หนึ่งให้กระแสไหลเข้าในวงจรถ่ายเฟสเท่ากับ I_{in} ทำให้กระแสที่มีค่าความถี่ต่ำไหลผ่านความต้านทาน และมีกระแสที่มีค่าความถี่สูงไหลผ่านตัวเก็บประจุโดยมีค่าทรานเฟอร์ฟังก์ชันของกระแสไหลผ่านตัวต้านทานคือ



รูปที่ 4.1 วงจรอาร์ซี ในโหมดกระแส

$$B_{LF}(s) = \frac{1}{1 + S\tau} \quad (4.1)$$

และมีฟังก์ชันการส่งผ่านของกระแสที่ไหลผ่านตัวเก็บประจุดังนี้

$$B_{HF}^{\pm} = \frac{S\tau}{1 + S\tau} \quad (4.2)$$

โดยที่ $\tau = RC$ และ S คือ Complex Frequency ดังนั้นผลต่างของฟังก์ชันการส่งผ่านกระแสทั้งสองจะเป็นฟังก์ชันการส่งผ่านกระแสของวงจรกรองความถี่แบบออลพาสมีลักษณะเป็นดังนี้

$$B_{AP}(s) = \pm \frac{(1 - S\tau)}{(1 + S\tau)} \quad (4.3)$$

เมื่อแทนค่า $S = j\omega$ จะสามารถหาขนาดฟังก์ชันการส่งผ่านของกระแสในลักษณะของออลพาสได้ดังนี้

$$|B_{AP}(j\omega)| = 1 \quad (4.4)$$

และสามารถหาค่ามุมของเฟสได้ดังนี้

$$\theta_{\phi}^{+}(\omega) = -2 \tan^{-1}(\omega\tau) \quad (4.5)$$

และ

$$\theta_{\phi}^{-}(\omega) = \pi - 2 \tan^{-1}(\omega\tau) \quad (4.6)$$

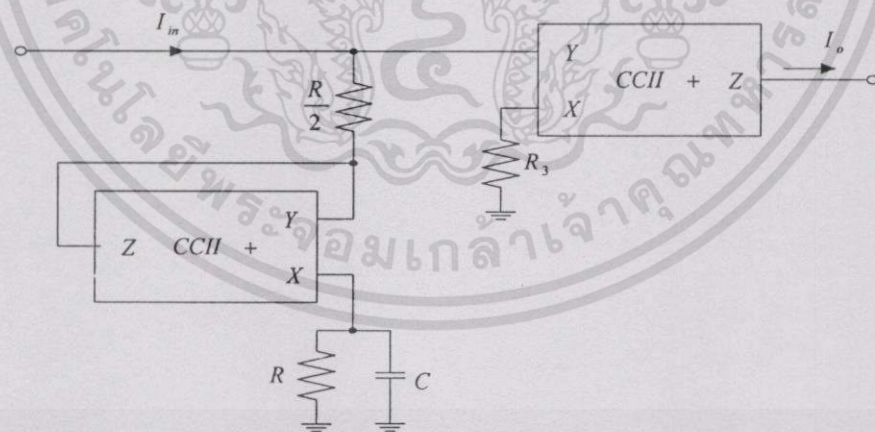
โดยค่า θ_{ϕ}^{+} แสดงมุมเฟสของ $B_{AP}^{+}(j\omega)$ และ θ_{ϕ}^{-} แสดงมุมเฟสของ $B_{AP}^{-}(j\omega)$ จากสมการที่ (4.5) และ (4.6) จะเห็นว่าเมื่อ $\theta_{\phi}^{+} = -\frac{\pi}{2}$ หรือเมื่อ $\theta_{\phi}^{-} = \frac{\pi}{2}$

$$(\omega\tau) \pm \frac{\pi}{2} = 1$$

ดังนั้นวงจรจะมีลักษณะเป็นออลพาสจะมีอัตราขยายเป็นหนึ่งและมีมุมเฟสเท่ากับ $\pi/2$

4.3 บทวิเคราะห์ห้วงจรเลื่อนเฟสโดยใช้กระแสชนิดความถี่ผ่านตลอดโดยใช้วงจรสายพานกระแส

4.3.1 การวิเคราะห์ห้วงจรความถี่ผ่านตลอดที่เลื่อนเฟสจาก 0° ถึง 180° [2],[6]



รูปที่ 4.2 แสดงวงจรเลื่อนเฟส โดยใช้กระแสชนิดความถี่ผ่านตลอดและแสดงความแตกต่างของสัญญาณเข้าที่ทุกต่ออินพุทจะเปลี่ยนแปลงจาก 0° ถึง 180°

จากรูปที่ 4.2 กำหนดให้อินพุทอิมพีแดนซ์ของ CCII+ มีค่าเป็นอินฟินิตี้ (Infinity) โดยวงจรประกอบด้วยตัวต้านทาน R และตัวเก็บประจุ C ซึ่งเป็นอุปกรณ์กำหนดการเลื่อนเฟสจากนั้นยังประกอบด้วยตัวต้านทาน $\frac{R}{2}$ และ R_3 และ CCII+ สองตัวโดยให้ I_m คือกระแสไหลเข้าวงจร และ I_o คือกระแสที่ไหลออกจากวงจร ในการวิเคราะห์ห้วงจรกรองสัญญาณแบบออลพาสแบบใช้เคอร์เร้นท์คอนเวเยอร์ดังแสดงในรูปที่ 4.2

หาค่า R_m

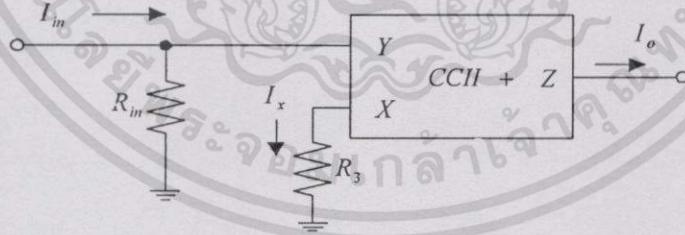
$$R_m = \frac{R}{2} + (-Z) \quad (4.7)$$

$$R_m = \frac{R}{2} + \left[-\frac{R}{SRC+1} \right] \quad (4.8)$$

$$= \frac{R(SRC+1) - 2R}{2(SRC+1)} \quad (4.9)$$

$$= \frac{SR^2(-R)}{2(SRC+1)} \quad (4.10)$$

$$R_m = \left[\frac{R}{2} \left[\frac{SRC-1}{SRC+1} \right] \right] \quad (4.11)$$



รูปที่ 4.3 แสดงวงจรสมมูลของวงจรที่ 4.2

จากรูปที่ 4.3 หาค่า A_I

$$A_I = \frac{I_o}{I_{in}} = \frac{R_{in}}{R_3} \quad (4.12)$$

แทนค่า

$$R_{in} = \left[\frac{R}{2} \right] \left[\frac{SRC - 1}{SRC + 1} \right] \quad (4.13)$$

$$A_I = \frac{I_o}{I_{in}} = \left[\frac{R}{2R_3} \right] \left[\frac{SRC - 1}{SRC + 1} \right] \quad (4.14)$$

พิจารณาอัตราขยายของกระแสออกต่อกระแสเข้าจะมีค่าเท่ากับหนึ่งและอัตรานี้จะไม่เปลี่ยนแปลงความถี่และที่ $\omega = \frac{1}{RC}$ สัญญาณเข้าที่ทุกจะมีมุมของการเลื่อนเฟสเมื่อเทียบกับอินพุตเท่ากับ 90°

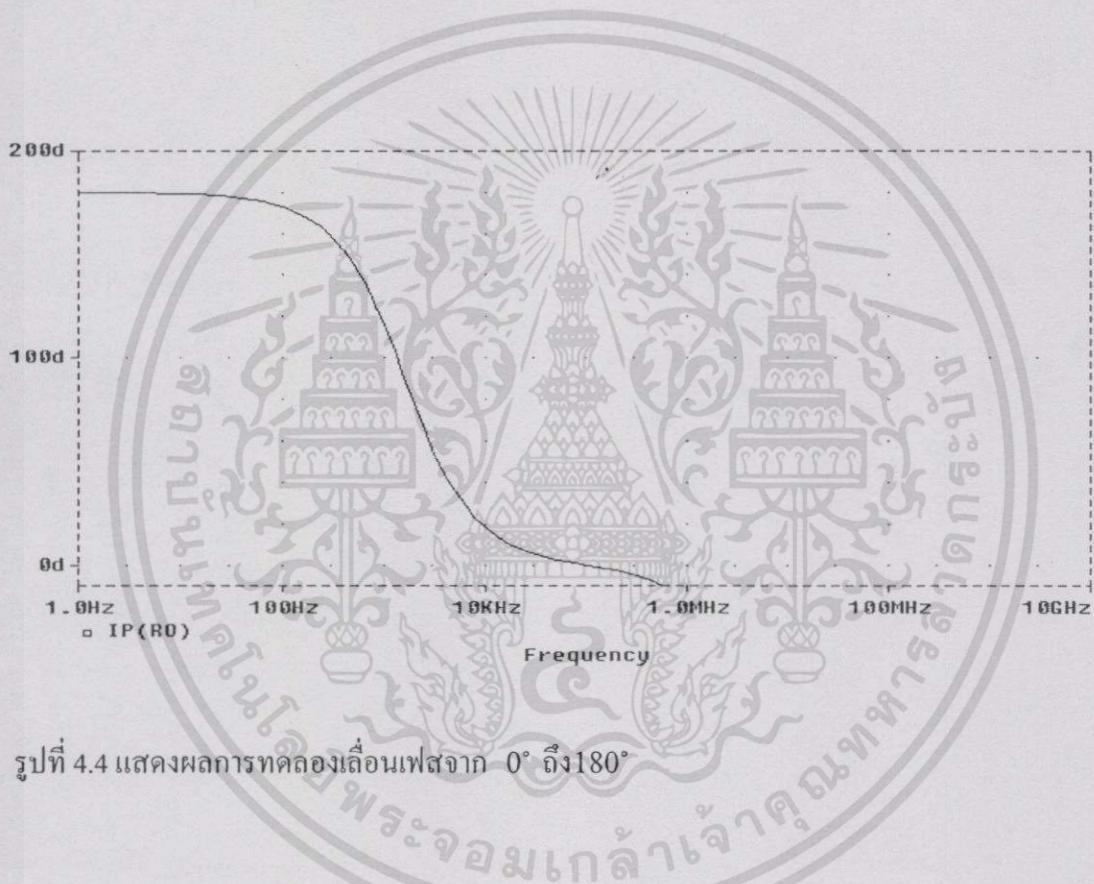
$$\left| \frac{I_o(s)}{I_{in}(s)} \right| = \sqrt{\frac{R}{2R_3} \left(\frac{SRC - 1}{SRC + 1} \right)^2} = 1 \quad (4.15)$$

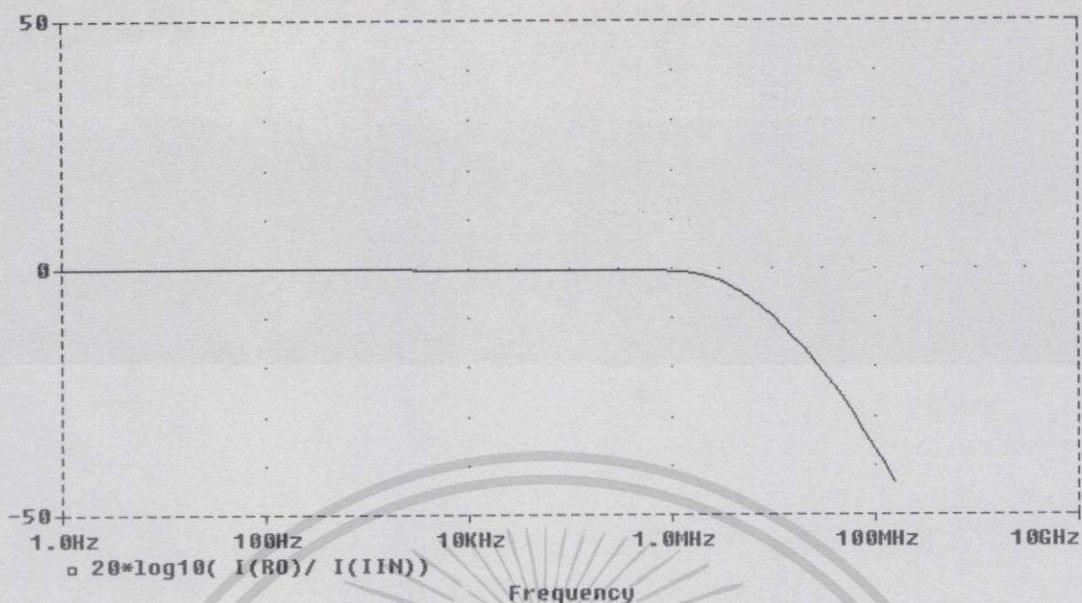
จากสมการที่ (4.15) มุมของการเลื่อนเฟส θ จะเป็น

$$\theta = \angle \frac{I_o(s)}{I_{in}(s)} = \pi - 2 \tan^{-1}(\omega RC) = 90^\circ \quad (4.16)$$

4.3.2 เปรียบเทียบคุณสมบัติจากการวิเคราะห์กับวิธีสร้างเลียนแบบด้วย Pspice

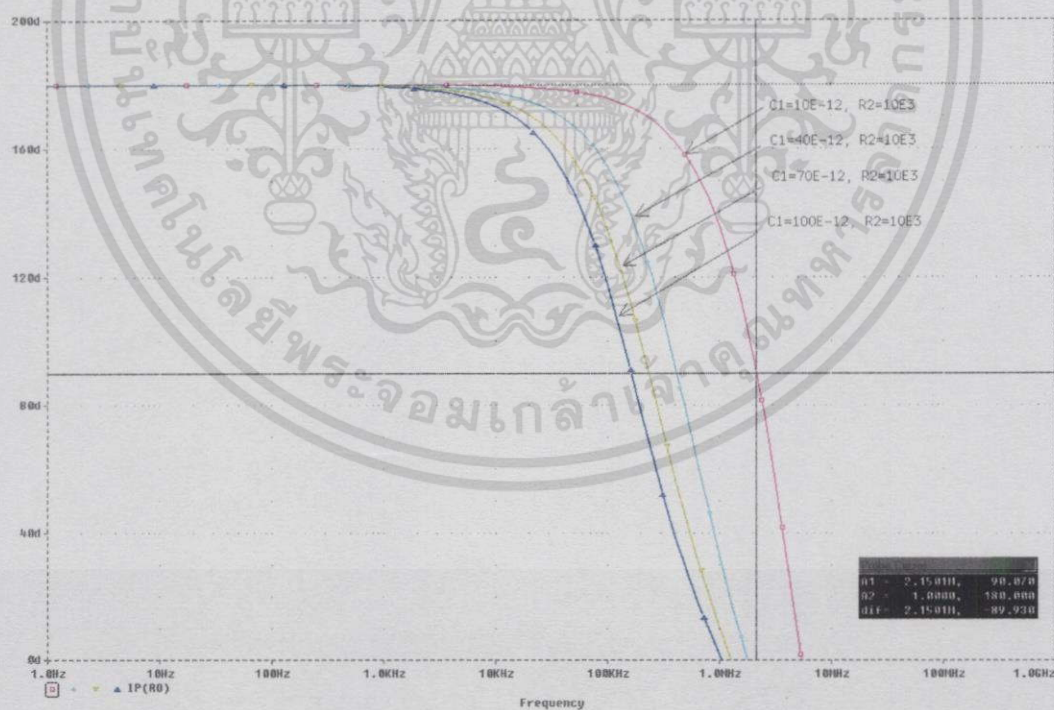
ใช้ Pspice วิเคราะห์ผลการตอบสนองทางความถี่ของวงจรรวมที่ผ่านตลอด โดยกำหนดพารามิเตอร์ของอานาล็อกไอซีเบอร์ AD844 ไว้ในภาคผนวก ก เลียนแบบการทำงานการตอบสนองทางความถี่ของอัตราขยายของกระแสจากสมการที่ 4.14 เปรียบเทียบกับผลของ Pspice ได้ดังแสดงในรูปที่ 4.5 ซึ่งจะพบว่ามี การลดทอนอัตราขยายของวงจรรวมที่ความถี่สูงและเลียนแบบการเลื่อนเฟสจากสมการที่ 4.16 เปรียบเทียบผลของ Pspice ได้ดังรูปที่ 4.4





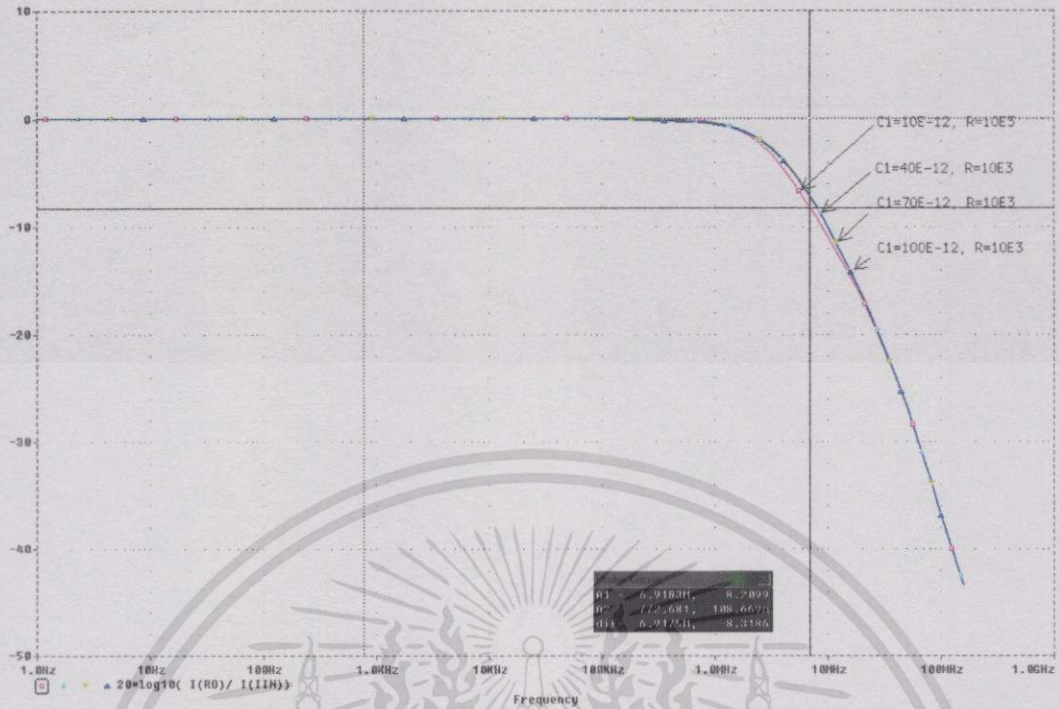
รูปที่ 4.5 แสดงผลการเปลี่ยนแปลงขนาดของสัญญาณทางค่านำเข้าที่พู่ต่อทางค่านำอินพุท

รูปที่ 4.6, 4.7, 4.8 และ 4.9 แสดงผลการทดลองจาก โปรแกรม Pspice เมื่อเปลี่ยนค่าอุปกรณ์ คาปาซิเตอร์และความต้านทาน

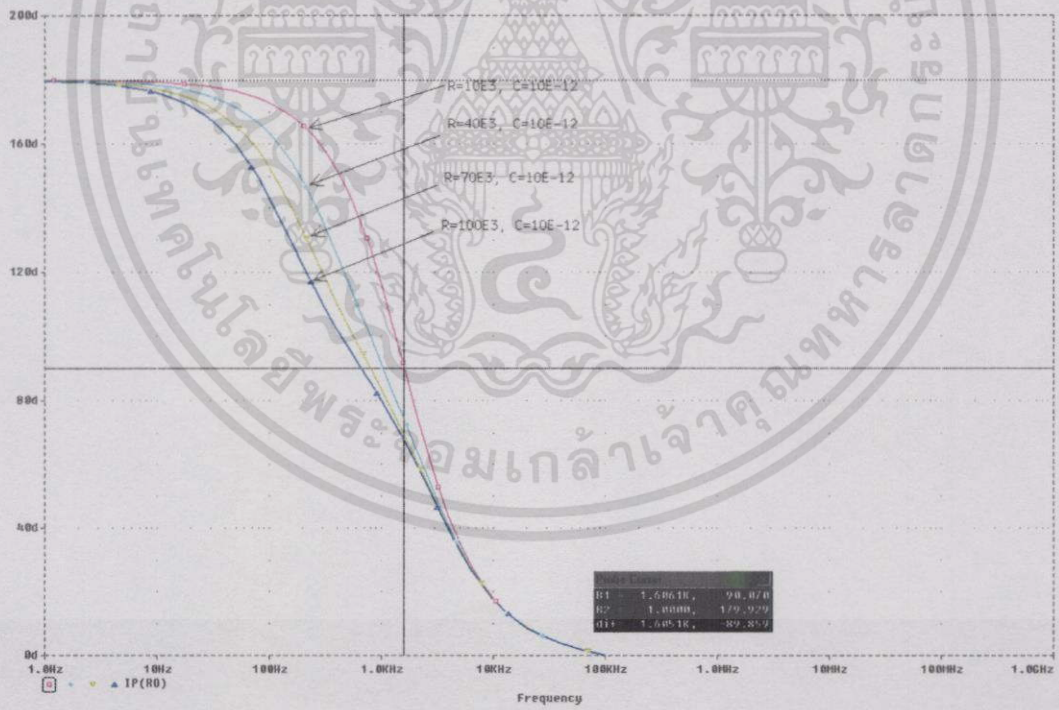


รูปที่ 4.6 แสดงผลการทดลองเลื่อนเฟสจาก 0° ถึง 180°

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

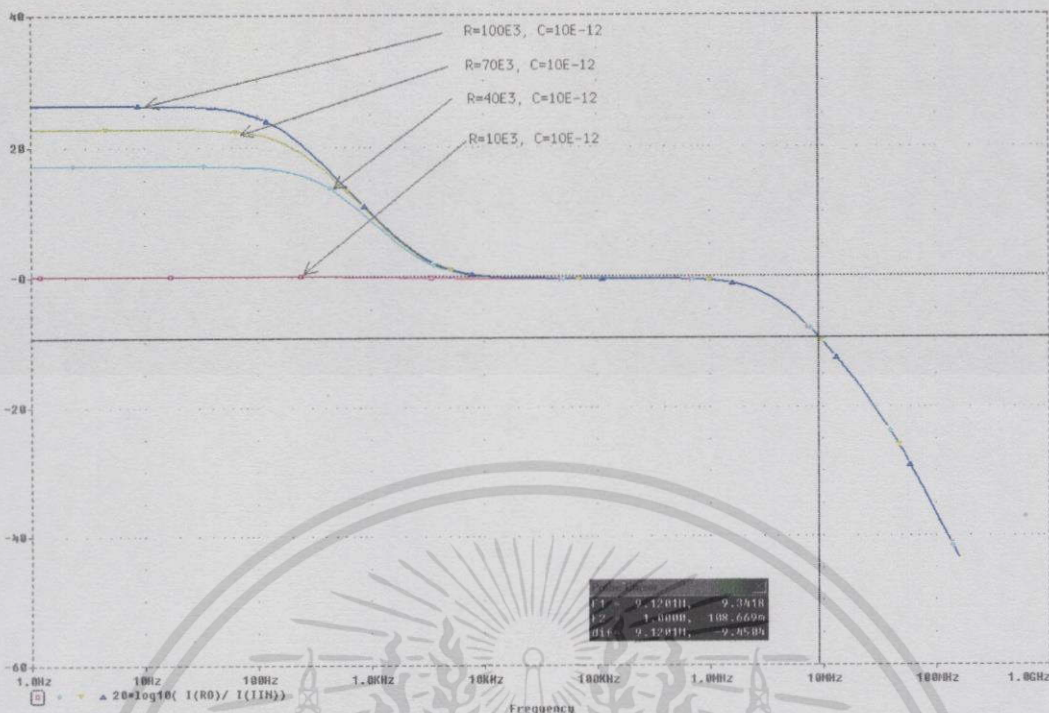


รูปที่ 4.7 แสดงผลการเปลี่ยนแปลงขนาดของสัญญาณทางค่าน้ำเข้าที่พหุต่อทางค่านินพุท



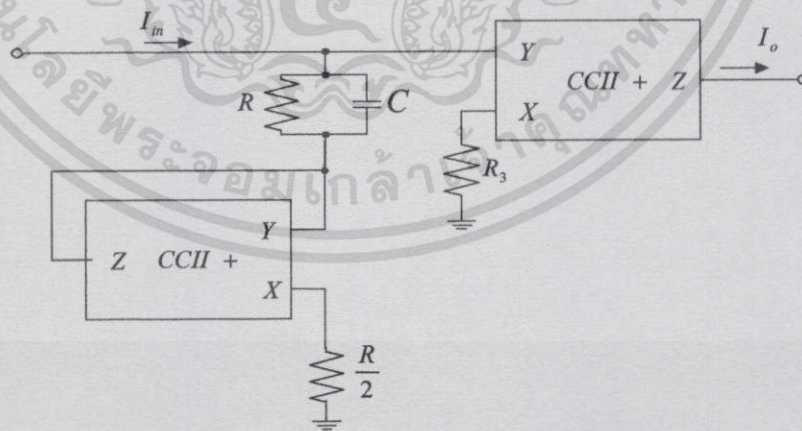
รูปที่ 4.8 แสดงผลการทดลองเลื่อนเฟสจาก 0° ถึง 180°

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.9 แสดงผลการเปลี่ยนแปลงขนาดของสัญญาณทางด้านเข้าที่พู่ต่อทางด้านอินพุท

4.3.3 การวิเคราะห์วงจรความถี่ผ่านตลอดที่เลื่อนเฟสจาก -180° ถึง 0° [2],[6]



รูปที่ 4.10 แสดงวงจรเลื่อนเฟสโดยใช้กระแสชนิดความถี่ผ่านตลอดและแสดงความแตกต่างของสัญญาณเข้าที่พู่ต่ออินพุทจะเปลี่ยนแปลงจาก -180 ถึง 0°

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 4.6 หาค่าทรานส์เฟอร์ฟังก์ชันได้ดังต่อไปนี้

$$R_m = Z + \left(\frac{-R}{2} \right) \quad (4.17)$$

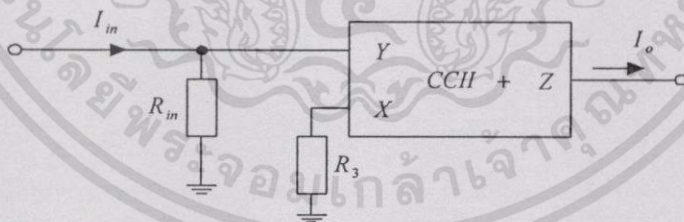
$$R_m = \left[\frac{R}{SRC + 1} \right] - \frac{R}{2} \quad (4.18)$$

$$R_m = \frac{2R - R(SRC + 1)}{2(RSC + 1)} \quad (4.19)$$

$$R_m = \frac{2R - SR^2C - R}{2(SRC + 1)} \quad (4.20)$$

$$R_m = \frac{R - SR^2C}{2(SRC + 1)} \quad (4.21)$$

$$R_m = \left[\frac{R}{2} \right] \left[\frac{1 - SRC}{1 + SRC} \right] \quad (4.22)$$



รูปที่ 4.11 แสดงวงจรสมมูลของรูปที่ 4.10

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากวงจรรูปที่ 4.5

$$A_I = \frac{I_o}{I_m} = \frac{R_m}{R_3} \quad (4.23)$$

แทนค่า

$$R_m = \left(\frac{R}{2} \right) \left(\frac{1 - SRC}{1 + SRC} \right)$$

$$A_I = \frac{I_o}{I_m} = \left(\frac{R}{2R_3} \right) \left(\frac{1 - SRC}{1 + SRC} \right) \quad (4.24)$$

พิจารณาอัตราขยายของกระแสออกต่อกระแสเข้าจะมีค่าเท่ากับหนึ่งและอัตรานี้จะไม่เปลี่ยนแปลงความถี่และที่ $\omega = \frac{1}{RC}$ สัญญาณเข้าที่พหุจะมีมุมของการเลื่อนเฟสเมื่อเทียบกับอินพุตเท่ากับ 90°

$$\left| \frac{I_o(s)}{I_m(s)} \right| = \sqrt{\frac{R}{2R_3} \left(\frac{1 - SRC}{1 + SRC} \right)^2} = 1 \quad (4.25)$$

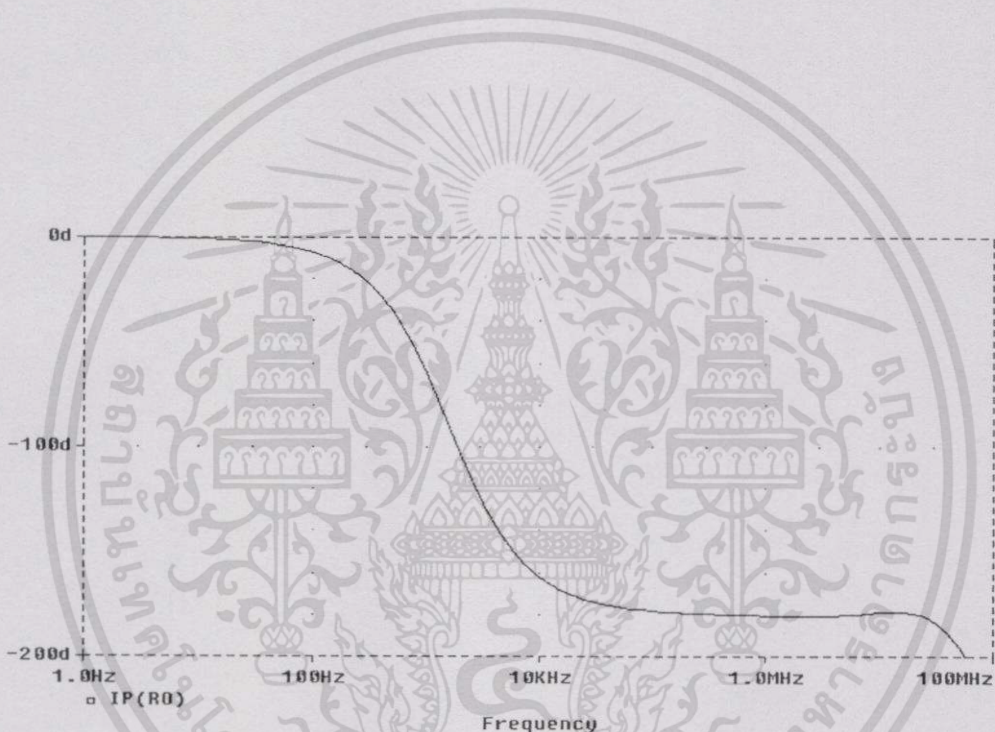
จากสมการที่ (2.25) มุมของการเลื่อนเฟสจะเป็น

$$\theta = \angle \frac{I_o(s)}{I_m(s)} = -2 \tan^{-1} \omega RC = -90^\circ \quad (4.26)$$

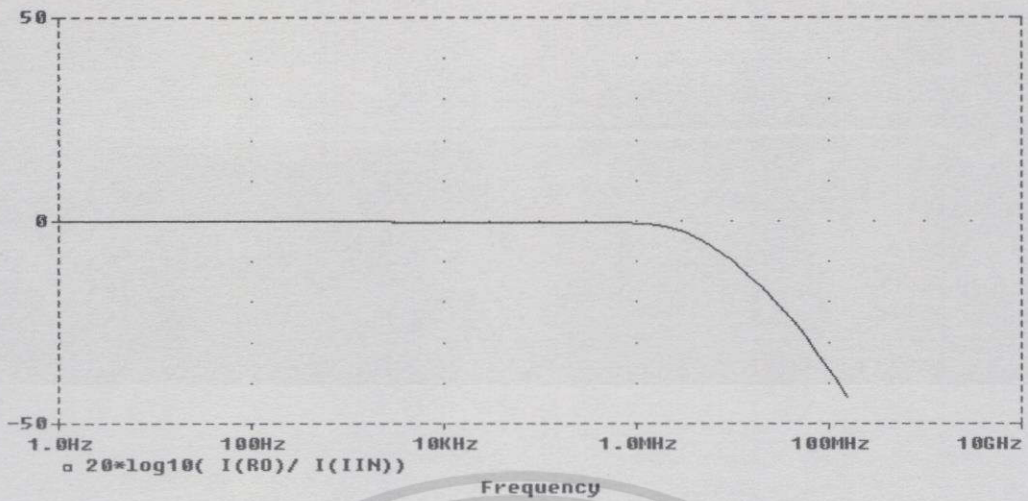
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.3.4 เปรียบเทียบคุณสมบัติจากการวิเคราะห์กับวิธีสร้างเลียนแบบด้วย Pspice

ใช้ Pspice วิเคราะห์ผลการตอบสนองทางความถี่ของวงจรความถี่ผ่านตลอด โดยกำหนดพารามิเตอร์ ของอนาล็อกไอซีเบอร์ AD844 ไว้ในภาคผนวก ก เลียนแบบการทำงานด้วย Pspice ได้ การตอบสนองทางความถี่ของอัตราขยายของกระแสจากสมการที่ 4.24 เปรียบเทียบกับผลของ Pspice ได้ดังแสดงในรูปที่ 4.11 ซึ่งจะพบว่ามีการลดทอนอัตราขยายของวงจรที่ความถี่สูงและ เลียนแบบการเลื่อนเฟสจากสมการที่ 4.26 เปรียบเทียบผลของ Pspice ได้ดังรูปที่ 4.10

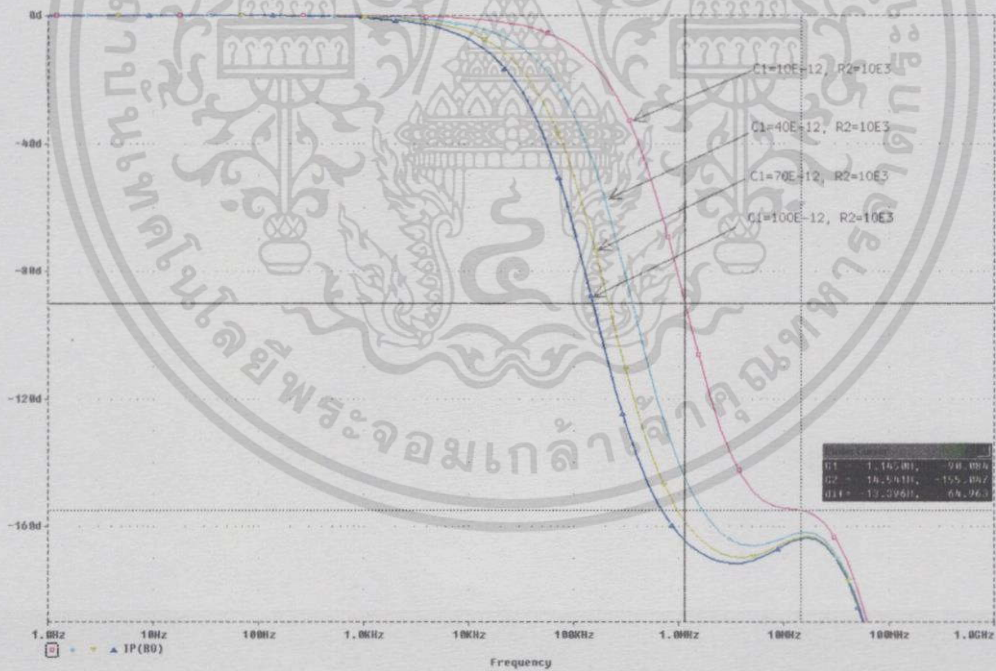


รูปที่ 4.12 แสดงผลการทดลองเลื่อนเฟสจาก 0° ถึง -180°



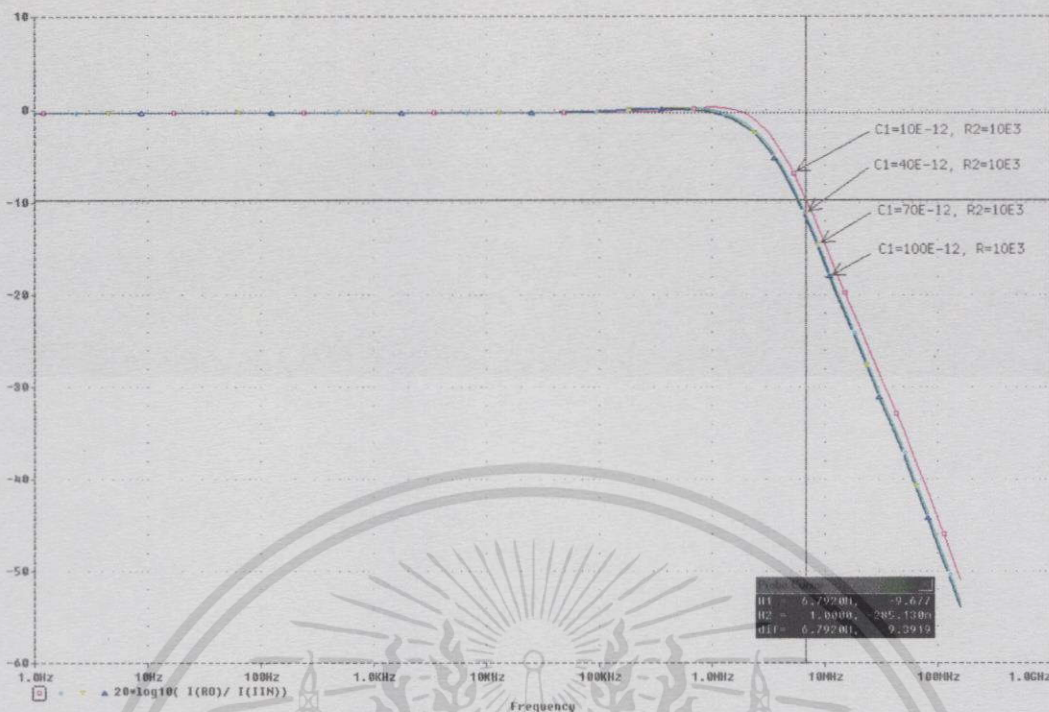
รูปที่ 4.13 แสดงผลการเปลี่ยนแปลงขนาดของสัญญาณทางด้านเข้าที่พหุต่อทางด้านอินพุท

รูปที่ 4.14, 4.15, 4.16 และ 4.17 แสดงผลการทดลองจากโปรแกรม Pspice เมื่อเปลี่ยนค่าอุปกรณ์ คาปาซิเตอร์และความต้านทานต่างกัน

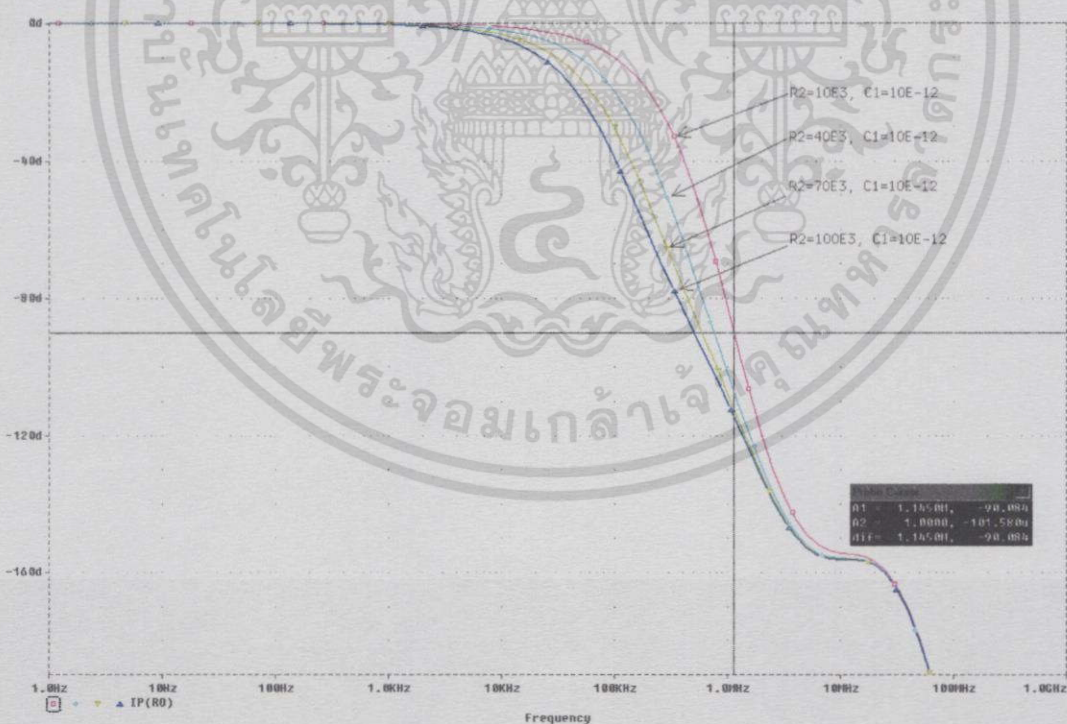


รูปที่ 4.14 แสดงผลการทดลองเลื่อนเฟสจาก 0° ถึง -180°

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

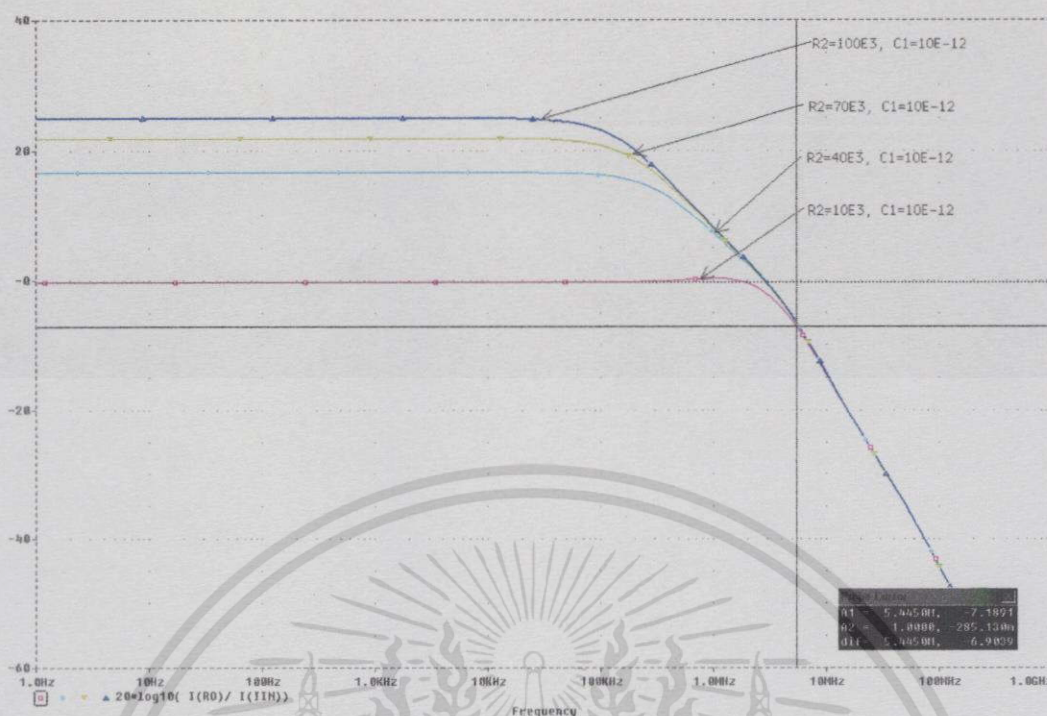


รูปที่ 4.15 แสดงผลการเปลี่ยนแปลงขนาดของสัญญาณทางด้านเข้าที่พุดต่อทางด้านอินพุท



รูปที่ 4.16 แสดงผลการทดลองเลื่อนเฟสจาก 0° ถึง -180°

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.17 แสดงผลการเปลี่ยนแปลงขนาดของสัญญาณทางด้านเข้าที่พุทต่อทางด้านอินพุท

4.4 บทสรุป

วงจรเลื่อนเฟส โดยใช้กระแสนิกความถี่ผ่านตลอดในวิทยานิพนธ์เล่มนี้ได้แสดงถึงวิธีการวิเคราะห์หาคณะสมบัติของวงจรและผลการทดลองได้ยืนยันถึงความถูกต้องเมื่อเทียบกับผลตามทฤษฎีซึ่งมุมมองของการเลื่อนเฟสที่วงจรทำงานได้สามารถกำหนดได้โดยตัวต้านทานและตัวเก็บประจุ จากรูปที่ 4.2 จะใช้การเลียนแบบวงจรด้วยโปรแกรม Pspice ซึ่งเลียนแบบการทำงานของวงจรของ Current Conveyor โดยใช้ไอซีเบอร์ AD844 และกำหนดให้ $R_1 = R_2 = 5k\Omega$, $R = 10k\Omega$, $C = 10nF$ ในรูปที่ 4.6 ก็จะใช้การเลียนแบบวงจรโดยโปรแกรม Pspice และค่าต่างๆของอุปกรณ์ต่างเหมือนกันกับอุปกรณ์ที่ใช้ในวงจรรูปที่ 4.2 ผลการทดลองของรูปที่ 4.2 จะพบว่าเมื่อป้อนสัญญาณเข้าไปในวงจรแล้ววัดมุมต่างเฟสของสัญญาณด้านเข้าที่พุท (I_o) จะปรากฏว่ามีเฟสเลื่อนจาก 0° ถึง 180° ขณะที่แอมป์ริจูดของสัญญาณทางด้านอินพุทเท่ากับทางด้านเข้าที่พุทสูงกว่า 10 MHz ผลการทดลองของรูปที่ 4.6 วงจรสามารถเลื่อนเฟสได้เช่นกันแต่ความแตกต่างของเฟสของสัญญาณทางด้านเข้าที่พุทกับทางด้านอินพุทจะเปลี่ยนแปลงจาก 0° ถึง -180° ขณะที่แอมป์ริจูดของสัญญาณทางด้านอินพุทเท่ากับทางด้านเข้าที่พุทสูงกว่า 10 MHz

บทที่ 5

การออกแบบวงจรสร้างสัญญาณไซน์โดยใช้

วงจรสายพานกระแส

5.1 กล่าวนำ

ในบทนี้จะเป็นการนำเสนอวงจรกำเนิดสัญญาณไซน์ที่นำเสนอในวิทยานิพนธ์ฉบับนี้ จะใช้วงจรรองความถี่ชนิดความถี่ผ่านตลอด สองชุดมาต่อภาสเคดกัน [19] และป้อนกลับด้วยวงจรขยายกระแสที่สร้างจากวงจรสายพานกระแสเช่นกันมาทำการขยายกระแสเพื่อให้สามารถกำเนิดสัญญาณได้ โดยในวงจรที่นำเสนอจะใช้อินาเลอร์ไอซีเบอร์ AD844 [9,21] จำนวน 5 ตัว แหล่งจ่ายกระแสคงที่ 1 ตัว โดยใช้แรงดันไฟเลี้ยงวงจร $\pm 5V$ จำลองการทำงานของวงจรโดยใช้โปรแกรม Pspice

5.2 ทฤษฎีและหลักการโดยทั่วไปของวงจรออสซิลเลเตอร์แบบสัญญาณรูปไซน์

วงจรออสซิลเลเตอร์แบบสัญญาณรูปไซน์มีสมการ โดยทั่วไปดังนี้

$$\frac{d^2x(t)}{dt^2} + \omega_0^2 x(t) = 0 \quad (5.1)$$

โดยที่ $x(t)$ คือสัญญาณใด ๆ ได้แก่สัญญาณในรูปของศักดาหรือกระแส และ ω_0 คือความถี่ของการออสซิลเลต จากสมการที่ (5.1) สามารถหาค่า $x(t)$ ได้ดังนี้

$$x(t) = A \sin(\omega_0 t + \phi) \quad (5.2)$$

โดยสมการที่ (5.2) นี้ได้จากการเลือกจุดเริ่มต้นของเวลาเพื่อทำให้ค่ามุมเฟสเริ่มต้นมีค่าเป็นศูนย์ สมการที่ (5.1) เมื่อพิจารณาในเชิงความถี่สามารถเขียนสมการลักษณะเฉพาะ (Characteristic Equation) ได้ดังนี้

$$s^2 + \omega_0^2 = 0 \quad (5.3)$$

สมการที่ (5.3) สามารถหาความถี่ธรรมชาติ (Natural Frequency) ได้ดังนี้

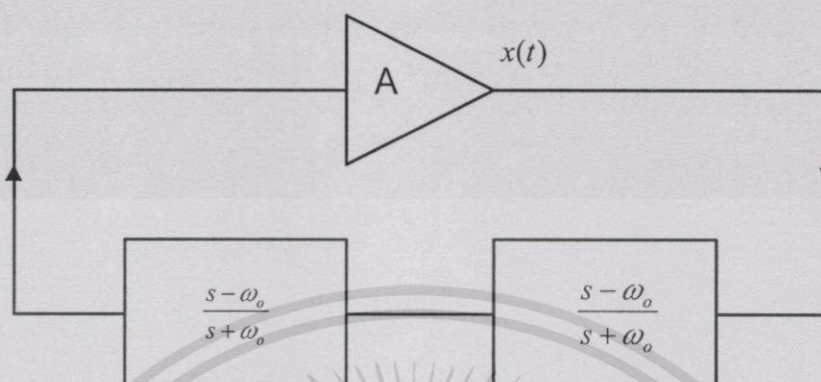
$$s_1, s_2 = \pm j\omega_o \quad (5.4)$$

เมื่อทำการพล็อตค่าที่ได้ใน Complex Frequency Plane จะได้ดังรูปที่ 5.1 จากลักษณะของตำแหน่งโพลที่เกิดขึ้นสรุปได้ว่าการสร้างวงจรออสซิลเลเตอร์สามารถพิจารณาที่ตำแหน่งของโพลที่เกิดขึ้น โดยโพลทั้งสองจะต้องอยู่บนแกนจินตภาพ (Imaginary Axis) พอดี



รูปที่ 5.1 แสดงการพล็อตค่า Natural Frequency บน Complex Frequency Plane

จากคุณสมบัติโดยทั่วไปดังกล่าวสามารถสร้างวงจรออสซิลเลเตอร์ได้หลายวิธีแต่แบบที่เรานำเสนอคือการสร้างวงจรออสซิลเลเตอร์แบบการป้อนกลับของวงจรแบบบวกของวงจร All-Pass Filter หรือ Phase Shifter กำลังสอง [6] ซึ่งสามารถแสดงได้ดังแผนภาพกรอบต่อไป



รูปที่ 5.2 แสดงแผนภาพกรอขวงจรออสซิลเลเตอร์แบบการป้อนกลับด้วย All-Pass Filter

ดังนั้นสามารถแสดงสมการลักษณะเฉพาะของสัญญาณจากแผนภาพกรอรูปที่ 5.2 ได้ดังนี้

$$s^2 + 2\omega_0 \frac{(1+A)}{(1-A)} s + \omega_0^2 = 0 \quad (5.5)$$

เพื่อให้เกิดการออสซิลเลชันในสภาวะคงตัวดังสมการที่ (5.1) A ต้องมีค่าเท่ากับ -1 ก็จะทำให้ได้วงจรออสซิลเลเตอร์ดังกล่าว ที่กล่าวมาเป็นการพิจารณาที่สภาวะคงตัวของสัญญาณออสซิลเลต แต่ในความเป็นจริงวงจรออสซิลเลเตอร์จำเป็นต้องมีการเริ่มต้นการทำงานที่จะเป็นการเริ่มต้นสัญญาณออสซิลเลตจากสัญญาณรบกวนภายในลูบของวงจร จากโครงสร้างของวงจรออสซิลเลเตอร์ที่ได้จากการป้อนกลับแบบบวกของวงจรออสซิลเลตที่กล่าวมาข้างต้น เมื่อพิจารณาที่สมการที่ (5.5) สามารถแสดงคุณสมบัติของการเริ่มต้นการทำงานได้คือเมื่อขนาดของ AB มีค่ามากกว่าหนึ่ง ดังนั้นเทอมเชิงเส้นในสมการจะมีค่าเป็นลบโดยสมมุติให้มีลักษณะดังสมการต่อไปนี้

ซึ่งสามารถหาค่าความถี่ธรรมชาติ (Natural Frequency) ได้เท่ากับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$s_1, s_2 = \frac{b}{2} \pm \frac{\sqrt{b^2 - 4c}}{2} \quad (5.7)$$

หรือแสดงให้อยู่ในรูปอย่างง่ายได้ดังนี้

$$s_1, s_2 = \alpha \pm j\beta \quad (5.8)$$

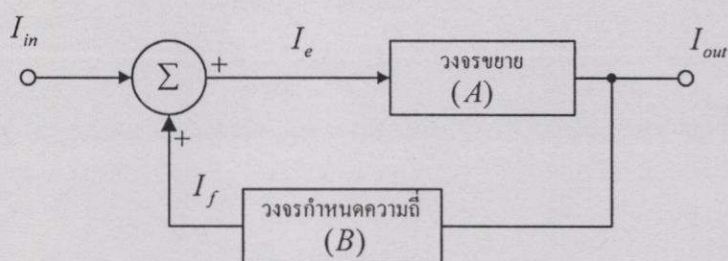
ซึ่งตำแหน่งของโพลที่เกิดขึ้นจะอยู่ทางด้านขวาของแกนจินตภาพยังผลให้สัญญาณมีลักษณะไม่เสถียร โดยมีลักษณะใหญ่ขึ้นแบบเอ็กโพเนนเชียลดังนี้

$$x(t) = Ae^{\alpha t} \sin(\beta t) \quad (5.9)$$

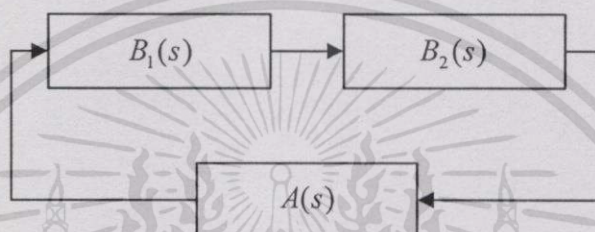
จากลักษณะสัญญาณที่ไม่เสถียรและมีขนาดใหญ่ขึ้นเรื่อยๆ นี้เกิดจากการควบคุมให้ขนาดของ AB มีค่ามากกว่าหนึ่ง หรือ $(1-AB)$ มีค่าเป็นลบ แต่เมื่อสัญญาณมีขนาดใหญ่ขึ้นจนถึงจุดๆ หนึ่งการควบคุมให้ขนาดของ AB ลดลงจนมีค่าเป็นหนึ่งหรือ $(1-AB)$ มีค่าเป็นศูนย์ ก็เป็นอีกส่วนหนึ่งที่สำคัญของ วงจรออสซิลเลเตอร์โดยทั่วไป วงจรควบคุมอัตราการขยายนี้เรียกว่า วงจรควบคุมการขยายโดยอัตโนมัติ (Automatic Gain Control) จะทำหน้าที่ปรับเปลี่ยนอัตราการขยายเพื่อให้สัญญาณมีขนาดใหญ่ขึ้นและเมื่อสัญญาณมีขนาดที่พอเหมาะวงจร AGC ก็จะปรับอัตราการขยายเพื่อให้สัญญาณคงค่าออสซิลเลตในสภาวะคงตัว ซึ่งการทำงานจะมีลักษณะเป็นไปโดยอัตโนมัติ

5.3 วงจรกำเนิดสัญญาณชายน้ที่นำเสนอ

เนื่องจากวงจรองความถี่ชนิดความถี่ผ่านตลอดที่ได้กล่าวมาแล้วในบทที่ 4 ที่จะใช้ทำงานอยู่ในโหมดกระแสจึงใช้หลักการตามบทที่ 2 สร้างวงจรป้อนกลับตามรูปที่ 5.3 เพื่อจะให้ได้วงจรกำเนิดสัญญาณชายน้ตามต้องการ



(ก)



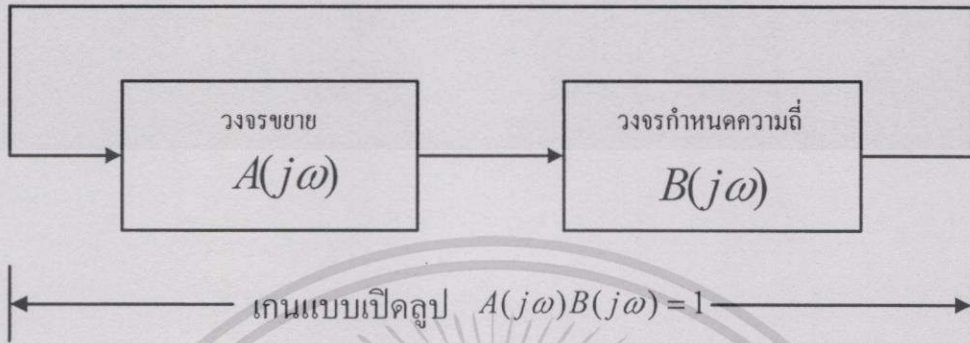
(ข)

รูปที่ 5.3 บล็อกไดอะแกรมของวงจรถ้าหนดสัญญาณชานนี้ที่นำเสนอ

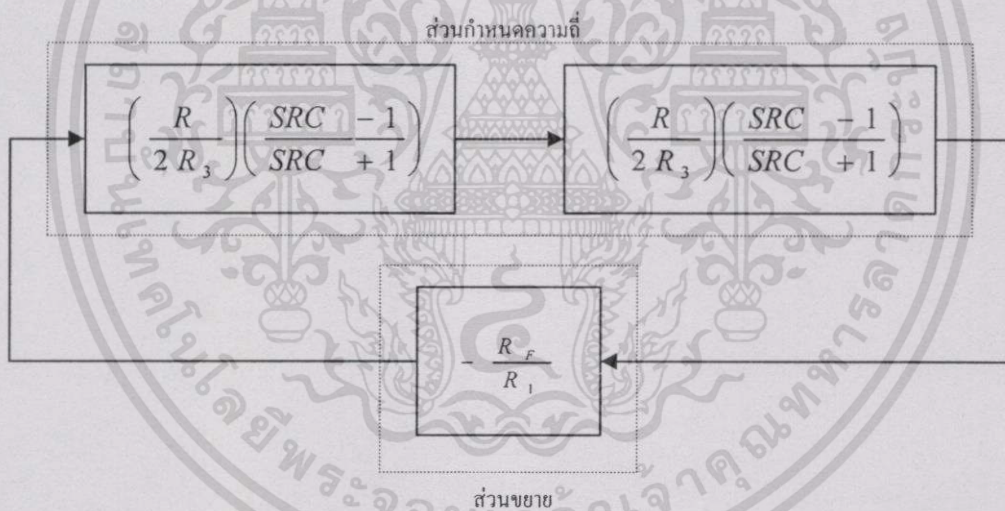
(ก) รูปแบบป้อนกลับแบบบวก (ข) ใช้ส่วนป้อนกลับสองส่วนต่อคาสเคดกัน

เมื่อ $A(s)$ คือฟังก์ชันการส่งผ่านของวงจรถ้าขยายกระแส (Current Amplifier) $B_1(s)$ และ $B_2(s)$ คือฟังก์ชันการส่งผ่านกระแสในแบบออลพาสส่วนที่หนึ่งและส่วนที่สอง จากรูปที่ 5.3 การนำเอาวงจรเลื่อนเฟสในโหมดกระแสที่ใช้วงจรสายพานกระแสมาสร้างเป็นวงจรถ้าหนดความถี่ โดยทั่วไปวงจรถ้าหนดความถี่นั้นจะประกอบด้วย 2 ส่วนสำคัญคือส่วนวงจรถ้าขยายกระแสและส่วนป้อนกลับ ซึ่งเมื่อรวมกันทั้ง 2 ส่วนแล้ววงจรจะต้องมีอัตราขยายครบรูปเท่ากับ 1 และเมื่อเลื่อนเฟสครบรูปแล้วต้องเท่ากับ $2n\pi$ โดยที่ $n = 0, 1, 2, \dots$ ตามเกณฑ์ของ Barkhausen ดังแสดงดังรูปที่

5.4



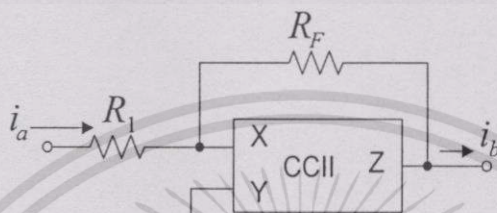
รูปที่ 5.4 แสดงความหมายของเกนที่บาร์คเฮาส์เช่น



รูปที่ 5.5 แสดงบล็อกไดอะแกรมของวงจรที่สอดคล้องกับวงจรในรูปที่ 5.3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อนำสองส่วนมาต่อรวมเข้าด้วยกันแล้วจะได้วงจรกำเนิดสัญญาณ [16],[19] ดังแสดงในรูปที่ 5.2 ดังนั้นส่วนของการขยายของวงจรจะต้องมีการขยายเท่ากับ 1 วงจรเลื่อนเฟสจะมีการเลื่อนเฟสเท่ากับ 90 องศา จำนวนสองชุดนำมาต่อคาสเคดกัน จะได้ผลของการเลื่อนเฟสเท่ากับ 180 องศา โดยใช้วงจรสายพานกระแสมาใช้ในการในส่วนนี้เช่นกัน โดยนำเสนอแสดงในวงจรที่ 5.6



รูปที่ 5.6 แสดงวงจรขยายที่ใช้ในการทดลอง

โดยที่ทรานเฟอร์ฟังก์ชันดังนี้

$$A_i(s) = \frac{i_b(s)}{i_a(s)} = -\frac{R_F}{R_1} \quad (5.10)$$

5.4 บทวิเคราะห์วงจรกำเนิดสัญญาณขายน้ที่นำเสนอ

ในส่วนของวงจร All-pass filter นำมาคาสเคดกันแล้วจากรูปที่ 5.5 สามารถเขียนอยู่ในรูปการส่งผ่านได้เป็น สมการ Second Order All-Pass Filter [19]

$$\frac{I_{out}(s)}{I_{in}(s)} = \left(\frac{R}{2R_3} \right) \frac{(S^2 - \frac{2S}{RC} + 1)}{(S^2 + \frac{2S}{RC} + 1)} = B \quad (5.11)$$

เมื่อเปรียบเทียบสมการที่ (5.11) ทำให้ทราบว่าเป็นค่าฟังก์ชันการถ่ายโอนของกระแส
เข้าที่พู่ทกับอินพุท สมการตามของวงจรองความถี่ผ่านตลอดซึ่งมีรูปของสมการมาตรฐานคือ

$$H_{AP}(s) = H_o \frac{S^2 - \frac{\omega_o S}{Q} + \omega_o^2}{S^2 + \frac{\omega_o S}{Q} + \omega_o^2}$$

โดยที่ H_o คือ ค่าอัตราขยายสูงสุดที่ความถี่ ω_o

ω_o คือ ค่าความถี่รีโซแนนซ์ (Resonant Frequency)

Q คือ ค่าตัวประกอบคุณภาพ (Quality Factor)

แถบกึ่งกลางของความถี่อยู่ที่

$$\omega_o = \frac{1}{RC}$$

และมีค่า Q คือ

$$Q = \frac{1}{2}$$

โดยมีค่า H_o คือ

$$H_o = \frac{R}{2R_3}$$

จะเห็นว่าเราสามารถปรับค่า ω_o และ Q ได้โดยการเปลี่ยนค่า RC

ในส่วนของวงจรถาย

$$\frac{ib(s)}{ia(s)} = -\frac{R_F}{R_1}$$

$$A_i = -\frac{R_F}{R_1} \quad (5.12)$$

เงื่อนไขของการออสซิลเลตคือ

$$(A_i)(B) = 1$$

เมื่อรวมสมการที่ (5.11) (5.12) จะได้เป็น

$$\left(\frac{-R_F}{R_1}\right)\left(\frac{R}{2R_3}\right)\left(\frac{S^2 - \frac{2S}{RC} + \frac{1}{(RC)^2}}{S^2 + \frac{2S}{RC} + \frac{1}{(RC)^2}}\right) = 1 \quad (5.13)$$

ให้ $S = j\omega$, จะได้สมการที่เป็นส่วน Real และ Imaginary ดังนี้

$$\left(-\frac{R_F}{R_1}\right)\left(\frac{R}{2R_3}\right)S^2R^2C^2 - 2SRC + 1 = S^2R^2C^2 + 2SRC + 1 \quad (5.14)$$

$$\left(-\frac{R_F}{R_1}\right)\left(\frac{R}{2R_3}\right)(-\omega^2R^2C^2 - j2\omega RC + 1) = -\omega^2R^2C^2 + j2\omega RC + 1$$

$$\left(-\frac{R_F}{R_1}\right)\left(\frac{R}{2R_3}\right)(1 - \omega^2R^2C^2 - j2\omega RC) = (1 - \omega^2R^2C^2) + j2\omega RC$$

$$\left[\left(\frac{-R_F}{R_1}\right)\left(\frac{R}{2R_3}\right)(1 - \omega^2R^2C^2)\right] + j\left[\left(\frac{R_F}{R_1}\right)\left(\frac{R}{2R_3}\right)(2\omega RC)\right] = (1 - \omega^2R^2C^2) + j2\omega RC$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Real Part

$$\left(\frac{-R_F}{R_1} \frac{R}{2R_3}\right)(1 - \omega^2 R^2 C^2) = (1 - \omega^2 R^2 C^2)$$

$$\left[1 - \frac{R_F}{R_1} \frac{R}{2R_3}\right](1 - \omega^2 R^2 C^2) = 0$$

$$(1 - \omega^2 R^2 C^2) = 0$$

$$\omega^2 R^2 C^2 = 1$$

$$\omega^2 = \frac{1}{(RC)^2}$$

$$f_o = \frac{1}{2\pi RC}$$

(5.15)

Imaginary Part

$$\left(-\frac{R_F}{R_1}\right)\left(\frac{R}{2R_3}\right)(-j2\omega RC) = j2\omega RC$$

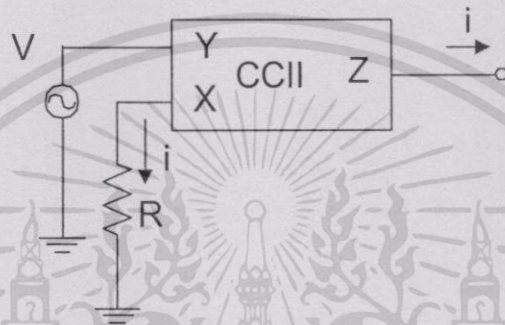
$$\frac{R_F}{R_1} \frac{R}{2R_3} = 1$$

$$\frac{R_F}{R_1} = \frac{2R_3}{R}$$

(5.16)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในส่วนของวงจรขยายสัญญาณนั้นต้องออกแบบให้อัตราการขยายเท่ากับส่วนกลับของอัตราขยายของวงจรออลพาสฟิลเตอร์ 2 ส่วน และใช้วงจรสายพานกระแสเพื่อทำการขยายกระแสอีกเช่นกันดังสามารถแสดงดังการต่อวงจรดังรูปที่ 5.6 ในการทดลอง ใช้ค่าอุปกรณ์ $R_F = 10k\Omega$, $R_I = 1k\Omega$ เนื่องจากการทดลองในโหมดกระแส จำเป็นต้องมีการป้อนกระแสให้กับวงจรสามารถกระทำได้โดยการนำเอา วงจรสายพานกระแสมาประยุกต์ใช้งานได้เช่นกันดังแสดงในรูปที่ 5.7



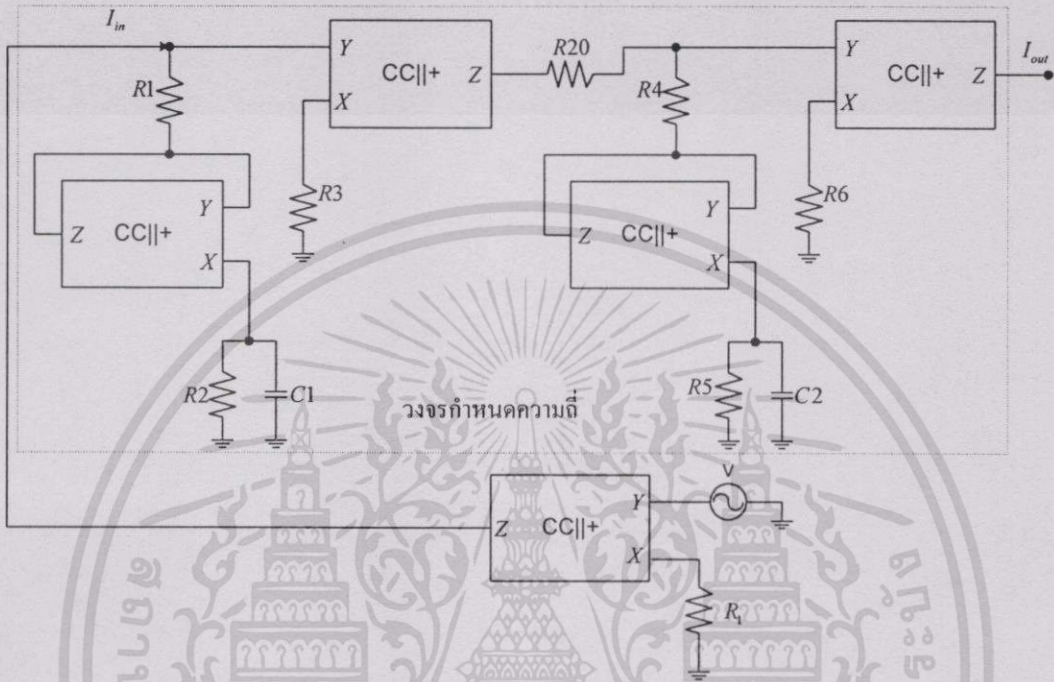
รูปที่ 5.7 แสดงวงจรจ่ายกระแสให้วงจร

จากรูปที่ 5.7 วงจรจะกำเนิดกระแส i ได้ เนื่องจากเมื่อป้อนค่าแรงดัน (V) ให้กับวงจรสายพานกระแส ที่โหนด Y นั้นจะปรากฏค่าแรงดันที่เท่ากัน เกิดขึ้นที่โหนด X ด้วยตามคุณสมบัติของวงจรสายพานกระแส ดังนั้นแล้วจะทำให้เกิดกระแสไหลผ่าน R ได้ และก็จะเกิดกระแสไหลไปยังโหนด Z ได้ ซึ่งกระแส i ก็จะมีค่าเท่ากับกระแสที่ไหลผ่าน R นั่นเอง

$$i = \frac{V}{R}$$

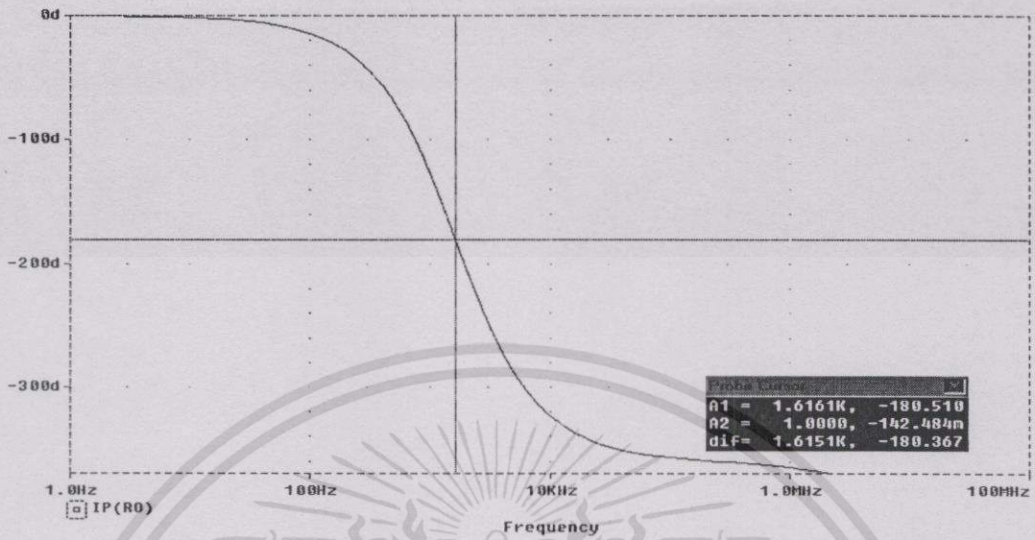
(5.17)

จากการทดลองจริงถ้าแยกการทดลองออกเป็นสองส่วนจะได้ส่วนของการป้อนกลับและ ส่วนของการขยายในการทดลองส่วนของการป้อนกลับนั้นสามารถทดลองได้โดยต่อวงจรแสดงดัง รูปที่ 5.8

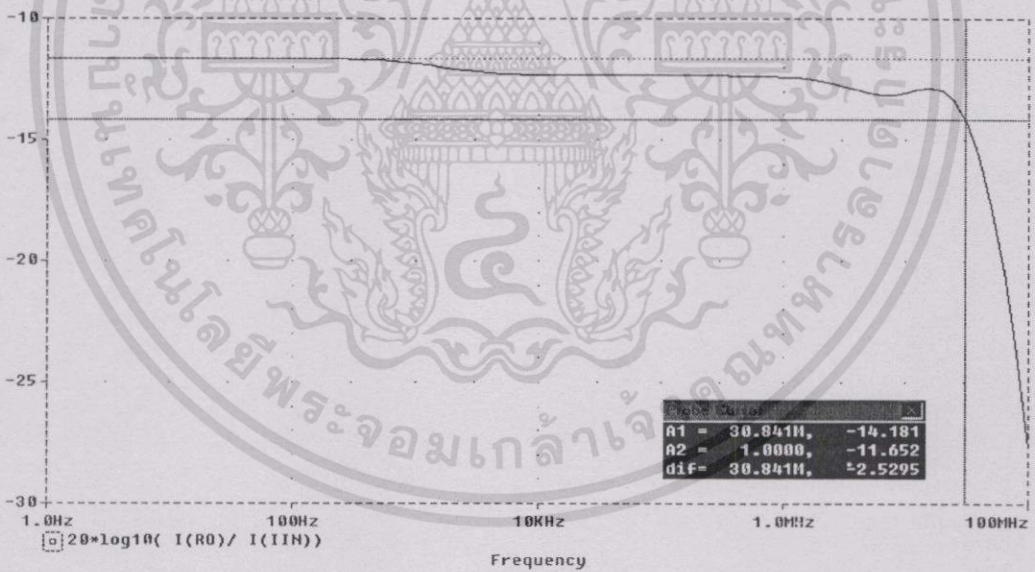


รูปที่ 5.8 แสดงการทดลองวงจรป้อนกลับ

จากวงจรในรูปที่ 5.8 แสดงผลการเขียนแบบการทำงานด้วย Pspice แสดงผลสนองความถี่ของเฟส ดังแสดงในรูปที่ 5.9 แสดงผลการตอบสนองเชิงความถี่ของขนาดได้ ดังรูปที่ 5.10



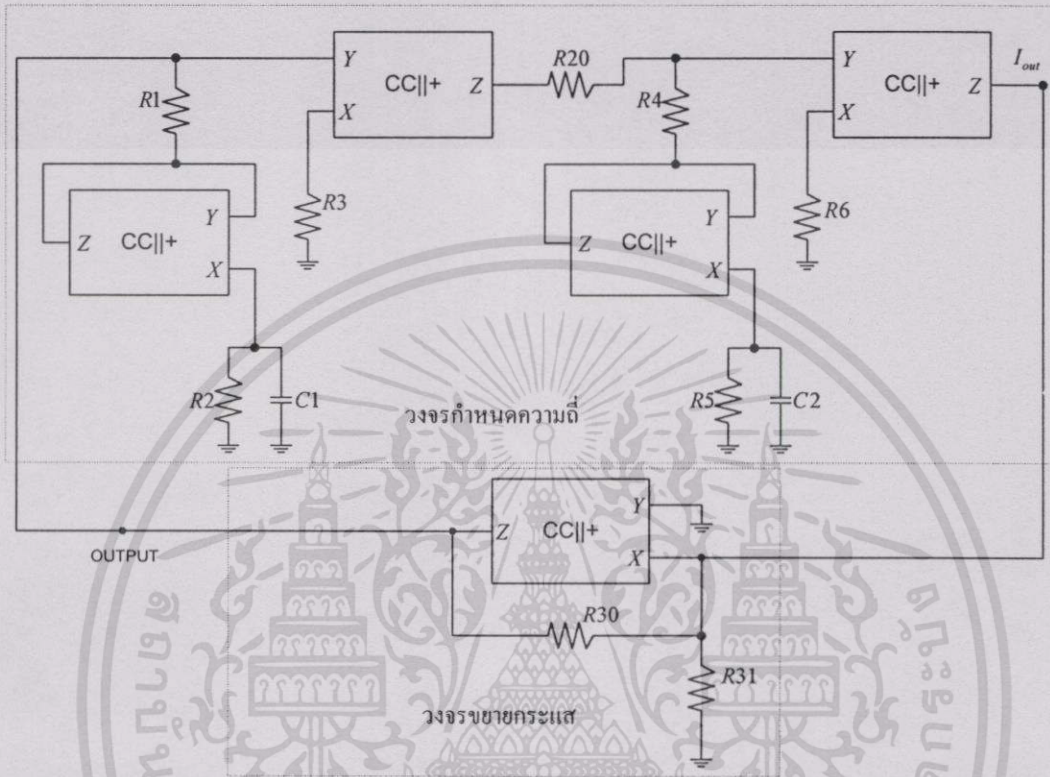
รูปที่ 5.9 แสดงผลการตอบสนองความถี่ของเฟส



รูปที่ 5.10 แสดงผลการตอบสนองเชิงความถี่ของขนาด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อนำสองส่วนมาต่อรวมเข้าด้วยกันจะได้วงจรกำเนิดสัญญาณดังได้แสดงในรูปที่ 5.11



รูปที่ 5.11 วงจรกำเนิดสัญญาณชายนที่นำเสนอ

เมื่อทำการทดลองนำเอาวงจรส่วนที่เป็นวงจรถ่ายกลับและวงจรถ่ายมาต่อรวมกันดังแสดงในรูปที่ 5.11 สามารถที่จะนำเอาสัญญาณออกมาใช้ได้ จากส่วนเข้าที่พุทของวงจรถ่าย นั้นคือส่วนที่โหนด Z ของวงจรถ่ายกระแสซึ่งมีอิมพีแดนซ์สูงมาก เนื่องจากอิมพีแดนซ์ทางด้านเข้าที่พุทสูงมากจะเป็นคุณสมบัติที่ดีของวงจรถ่ายกระแส จากการทดลองและเลียนแบบการทำงานของวงจรด้วยโปรแกรม Pspice การกำเนิดสัญญาณที่ได้จะเป็นรูปชายนับริสุทธี [20] ส่วนในการปรับความถี่นั้นค่อนข้างจะเป็นไปตามทฤษฎี [19]

$$f = \frac{1}{2\pi RC} \quad (5.18)$$

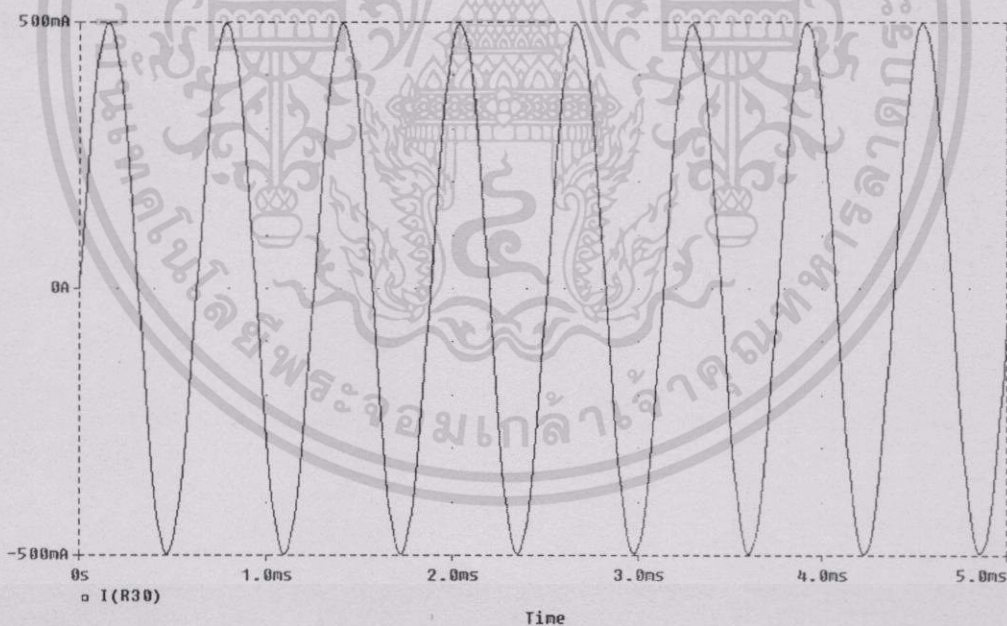
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.5 ผลการเปลี่ยนแปลงการทำงานของวงจรและผลการทดลอง

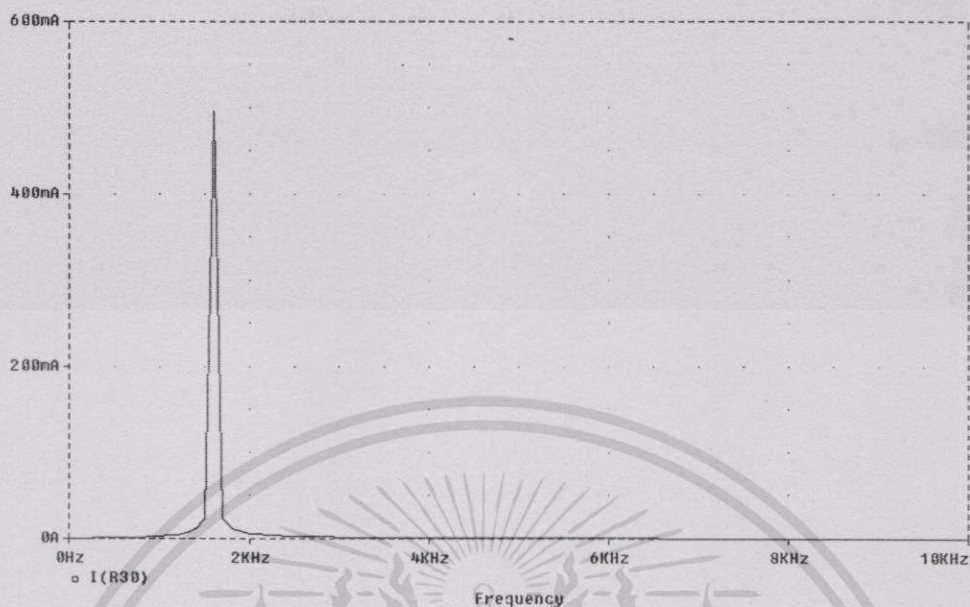
เพื่อเป็นการยืนยันผลการวิเคราะห์ตามหลักการของทฤษฎีของวงจรกำเนิดสัญญาณที่นำเสนอ วงจรที่ใช้เลียนแบบการทำงานนั้นดังใช้วงจรดังแสดงในรูปที่ 5.11 ได้ใช้การเลียนแบบการทำงานด้วยโปรแกรม Pspice มาช่วยตรวจสอบการทำงานของวงจร ค่าพารามิเตอร์ที่ใช้ของอนาล็อกไอซีเบอร์ AD844 [9],[21] กำหนดให้ไฟเลี้ยงของวงจรเท่ากับ $\pm 5V$ ผลการจำลองการทำงานต่างๆ ของวงจรแสดงได้ตามลำดับดังนี้

5.5.1 ผลของสัญญาณที่ได้จากการเลียนแบบการทำงานของวงจรกำเนิดสัญญาณชานซ์ที่นำเสนอ

วงจรรองความถี่ชนิดความถี่ผ่านตลอดที่ได้ทำการวิเคราะห์ไปในบทที่ 4 ดังได้กล่าวมาแล้วนั้นจะทำหน้าที่เป็นวงจรกำหนดความถี่ให้กับวงจรกำเนิดสัญญาณชานซ์ ซึ่งเมื่อประกอบร่วมกับวงจรขยายกระแส รวมวงจรกันก็จะได้เป็นวงจรกำเนิดสัญญาณชานซ์ได้ตามความต้องการทั้งนี้โดยเงื่อนไขที่ต้องใช้วงจรขยายกระแสที่มีอัตราขยายกระแสที่เหมาะสม ในการทดลองได้ทำการเลียนแบบการทำงานของวงจรด้วยโปรแกรม Pspice ได้ผลดังแสดงในรูปที่ 5.12 และ 5.13



รูปที่ 5.12 แสดงรูปสัญญาณชานซ์ที่ได้จากวงจรที่นำเสนอเมื่อ $R = 10k\Omega, C = 10nF$



รูปที่ 5.13 แสดงสเปกตรัมคลื่นสัญญาณที่กำเนิดในรูปของความถี่ของวงจรกำเนิดสัญญาณชานน์ ที่ความถี่ 1.59kHz จำลองการทำงาน โดยใช้โปรแกรม Pspice

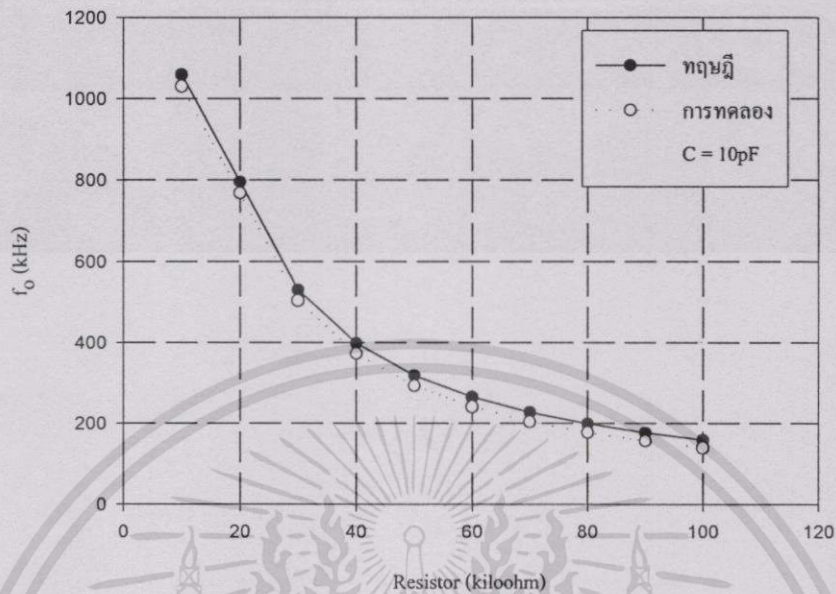
ค่าความผิดเพี้ยนเชิงฮาร์โมนิกของสัญญาณกระแสขาออกที่ได้จากการเลียนแบบการทำงาน
ของโปรแกรม Pspice

HARMONIC NO	FREQUENCY (HZ)	FOURIER COMPONENT	NORMALIZED COMPONENT	PHASE (DEG)	NORMALIZED PHASE (DEG)
1	2.700E+03	2.171E+03	1.000E+00	4.791E+01	0.000E+00
2	5.400E+03	3.727E+00	1.717E-03	8.357E+01	3.566E+01
3	8.100E+03	3.658E+00	1.685E-03	7.935E+01	3.143E+01
4	1.080E+04	3.601E+00	1.659E-03	7.539E+01	2.748E+01
5	1.350E+04	3.536E+00	1.629E-03	7.147E+01	2.355E+01
6	1.620E+04	3.460E+00	1.594E-03	6.753E+01	1.962E+01
7	1.890E+04	3.374E+00	1.554E-03	6.358E+01	1.567E+01
8	2.160E+04	3.279E+00	1.511E-03	5.961E+01	1.170E+01
9	2.430E+04	3.177E+00	1.464E-03	5.560E+01	7.683E+00

TOTAL HARMONIC DISTORTION = 4.535721E-01 PERCENT

ผลการหา THD ของการออกสิจเลขที่ความถี่ 1.595 kHz พบว่ามีค่า THD < 0.45%

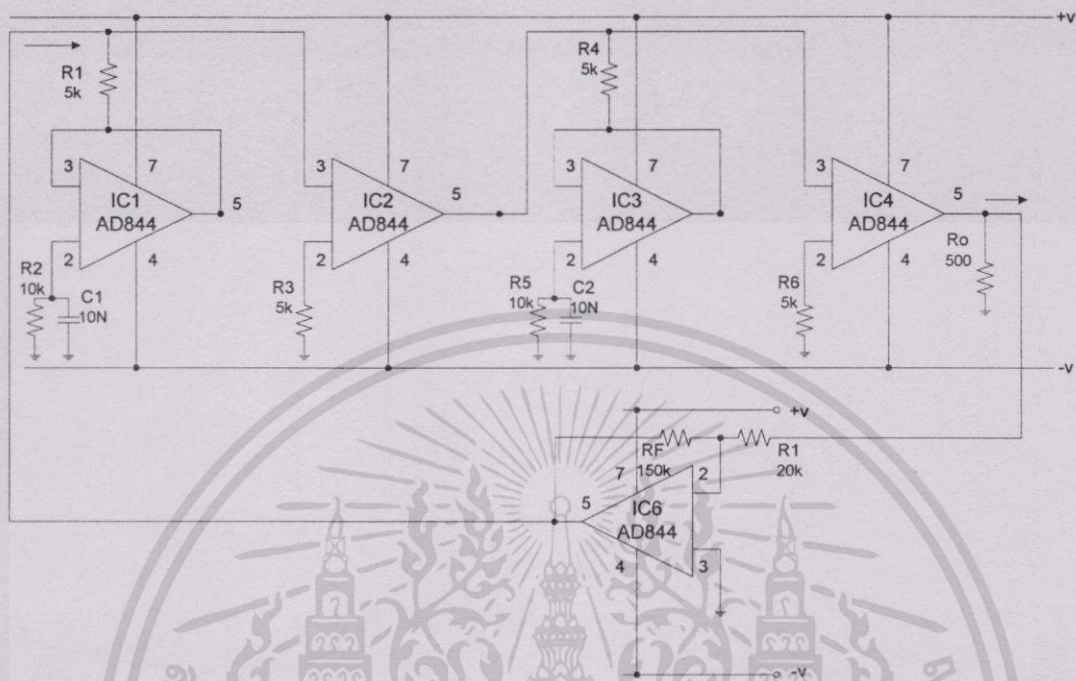
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



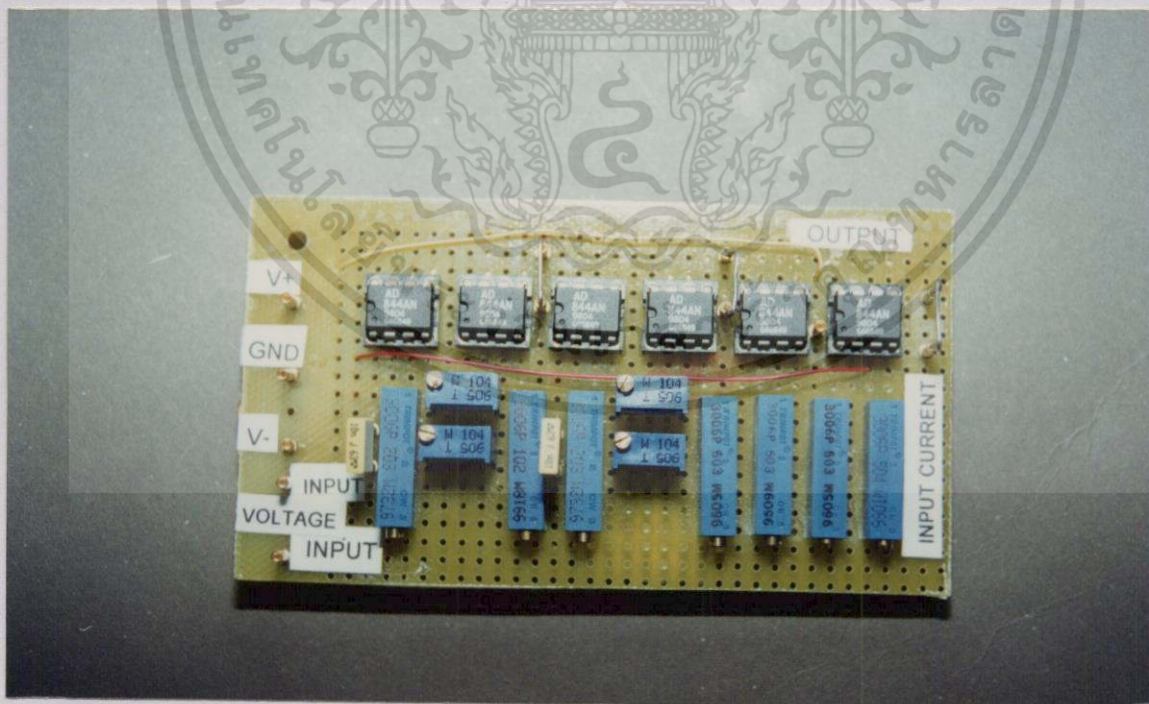
รูปที่ 5.14 กราฟแสดงผลการทดลองวงจรกำเนิดความถี่ที่น่าเสนอ

5.5.2 การทดลองและผลการทดลอง

จากหัวข้อที่ได้กล่าวมาแล้ว เราได้ทำการเสนอผลการทดลองของกรอกรแบบสร้างวงจรกำเนิดสัญญาณไซน์โดยได้อธิบายทั้งทฤษฎีและหลักการทำงานของวงจรและได้จำลองการทำงานของวงจรโดยใช้โปรแกรม Pspice ไปแล้วนั้น เพื่อทำการยืนยันหลักการให้ชัดเจนยิ่งขึ้น ในหัวข้อนี้จะเป็นการต่อวงจรกำเนิดสัญญาณ โดยทำการต่อเพื่อทำการทดลองในแผ่นปริ้น์เอนกประสงค์ใช้ขนาดลอจิกไอซีเบอร์ AD844 [9],[21] เป็นอุปกรณ์หลักร่วมกับอุปกรณ์พาสซีฟการทดลองต่อวงจรกำเนิดสัญญาณที่ได้นำเสนอโดยใช้ IC#AD844 5 ตัวและจ่ายกระแสให้กับ IC โดยใช้วงจรจ่ายไฟกระแสคงตัว โดยใช้ไฟเลี้ยง Vcc เท่ากับ ± 5 VDC โดยใช้วงจรในภาพที่ 5.15 และแสดงรูปถ่ายของวงจรที่ทำการทดลองดังแสดงในภาพที่ 5.16 จากนั้นทำการทดลองหาค่าความถี่ทางด้านเข้าที่พุดได้โดยแสดงรูปคลื่นสัญญาณเข้าที่พุด จากภาพของออสซิลโลสโคปได้ดังรูปที่ 5.17 และ 5.18

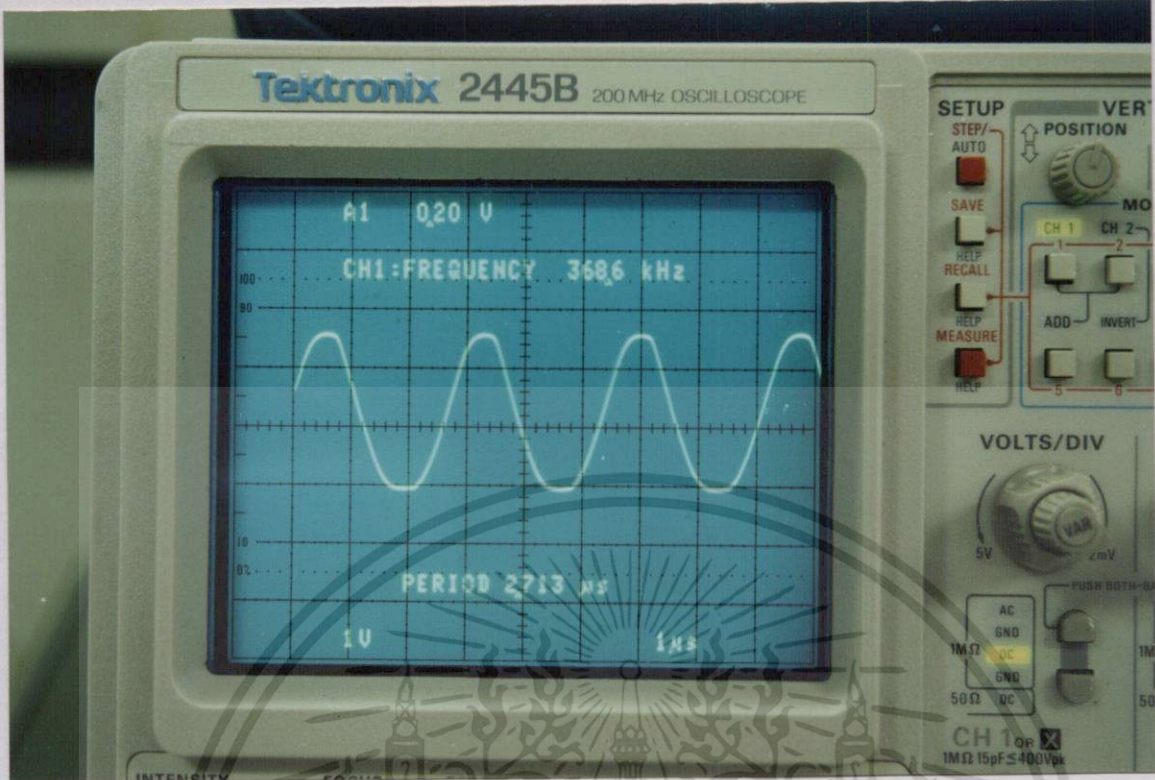


รูปที่ 5.15 แสดงวงจรกำเนิดสัญญาณ โดยใช้ อนุกรม IC#AD844 ร่วมกับอุปกรณ์พาสซีฟ



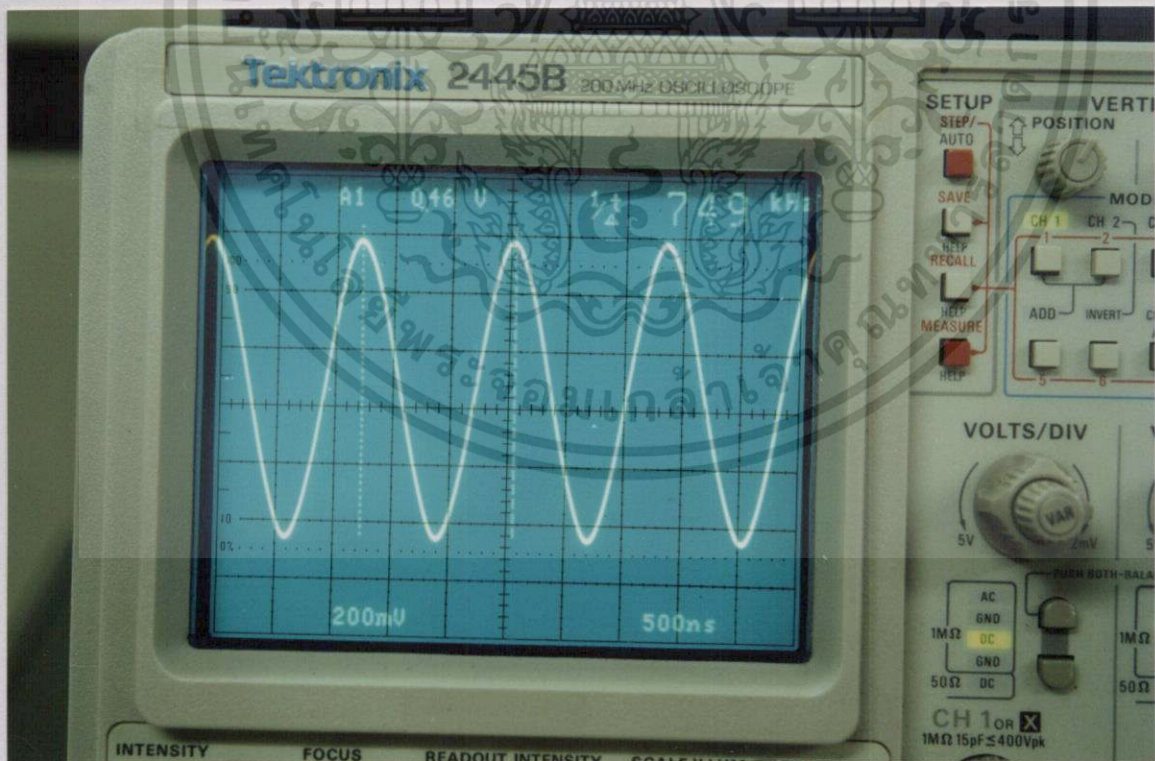
รูปที่ 5.16 แสดงภาพวงจรกำเนิดสัญญาณชาวน์ที่ใช้ในการทดลอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.17 แสดงรูปคลื่นสัญญาณของวงจรกำเนิดสัญญาณจากออสซิลโลสโคป

$$C = 22 \text{ pF}, R = 20 \text{ k}\Omega$$



รูปที่ 5.18 แสดงรูปคลื่นสัญญาณของวงจรกำเนิดสัญญาณจากออสซิลโลสโคป

$$C = 10 \text{ pF}, R = 20 \text{ k}\Omega$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.6 บทสรุป

ในบทนี้เป็นการทดลองต่อวงจรกำเนิดสัญญาณที่ได้นำเสนอหลักการในบทที่ 4 ในการทดลองการทำงานของวงจรได้แบ่งการทดลองวงจรออกเป็นสองส่วน ส่วนแรกเป็นการทดลองวงจรที่นำเสนอเลียนแบบการทำงานและผลการทดลองด้วยโปรแกรม Pspice ในการทดลองส่วนที่สองเป็นการทดลองเพื่อทำการยืนยันหลักการให้ชัดเจนยิ่งขึ้น เป็นการต่อวงจรกำเนิดสัญญาณ โดยทำการต่อเพื่อทำการทดลองในแผ่นปริ้นท์เอนกประสงค์ ใช้นาฬิกาไอซีเบอร์ AD844 เป็นอุปกรณ์หลักร่วมกับอุปกรณ์พาสซีฟ จากผลการทดลองพบว่าค่าความถี่ที่ได้ยังมีค่าความผิดพลาดอยู่บ้าง เช่น ค่าความถี่ที่ได้ค่าต่ำกว่าทางทฤษฎีอยู่มากในย่านความถี่สูงๆ หรือลักษณะรูปคลื่นที่ได้ยังไม่สวยงามนักเมื่อเทียบกับรูปคลื่นชานน์บริสุทธ์ แสดงว่าวงจรทั้งสองนี้ก็สามารถให้ความถี่สัญญาณรูปชานน์ได้อย่างถูกต้อง ซึ่งจะได้ทำการสรุปผลการทดลองของวิทยานิพนธ์ฉบับนี้ในบทต่อไป



บทที่ 6

สรุปผลการวิจัยและข้อเสนอแนะ

6.1 บทสรุปผลการวิจัย

วงจรถอดลอก 2 วงจรที่ได้เสนอขึ้นในวิทยานิพนธ์ฉบับนี้เป็นอนาล็อกฟังก์ชันวงจรใหม่ที่ได้ทำการวิจัยและพัฒนาขึ้นการออกแบบวงจรจะใช้หลักการของวงจรรวมและการทำงานของวงจรถอดลอกทั้งสองวงจรอยู่ในรูปของกระแส ความเที่ยงตรงและความแม่นยำของวงจร สามารถที่จะยืนยันได้ด้วยผลการวิเคราะห์ ผลการเลียนแบบการทำงานด้วยโปรแกรมคอมพิวเตอร์ Pspice วงจรออสซิลเลเตอร์แบบใหม่ใช้ เคอร์เร็นท์คอนเวเยอร์เป็นองค์ประกอบสำคัญในวงจร ส่วนวงจรกรองความถี่ในโหมดกระแสชนิดความถี่ผ่านตลอดในวงจรใช้เคอร์เร็นท์คอนเวเยอร์ 2 ตัวเป็นอุปกรณ์แอกทิฟ ซึ่งเมื่อพิจารณาภายในเคอร์เร็นท์คอนเวเยอร์จะพบว่าประกอบด้วย ทรานซิสเตอร์ล้วนๆ ซึ่งสะดวกที่จะนำไปทำเป็นวงจรรวมได้ และวงจรยังมีย่านการทำงานที่กว้างกว่าวงจบบนแผ่นพิมพ์

บทที่ 2 อธิบายถึงการหลักการในการออกแบบวงจรกำเนิดสัญญาณซึ่งมีรายละเอียดกล่าวถึงองค์ประกอบของวงจร เงื่อนไขของการกำเนิดสัญญาณและหลักการทาง โดยทั่วไปของวงจรกำเนิดสัญญาณ

บทที่ 3 แสดงคุณสมบัติการทำงานของวงจรถอดลอกสายพานกระแส อธิบายถึงรายละเอียดของวงจรถอดลอกสายพานกระแสรุ่นที่สองซึ่งเป็นหลักพื้นฐานสำคัญสำคัญของวงจรถอดลอกสายพานที่นำเสนอ โดยได้มีการกล่าวถึงประวัติความเป็นมาของวงจร, องค์ประกอบที่สำคัญของวงจร อันได้แก่ วงจรทรานส์ลิเนียร์ นอกจากนี้ยังได้มีการวิเคราะห์ถึงค่าความต้านทานภายในของวงจร CCII

บทที่ 4 วงจรเลื่อนเฟสโดยใช้กระแสชนิดความถี่ผ่านตลอดในลักษณะของกระแสโดยใช้เคอร์เร็นท์คอนเวเยอร์ แสดงการนำเอาเคอร์เร็นท์คอนเวเยอร์มาทำเป็นวงจรความถี่ผ่านตลอดโดยค่าของการเลื่อนเฟสสามารถกำหนดได้จากตัวต้านทาน และตัวเก็บประจุ และวงจรยังสามารถเลื่อนเฟสจาก -180° ถึง 0° และจาก 0° ถึง 180° รวมทั้งแอมพลิจูดของสัญญาณด้านเอาต์พุตมีค่าคงที่ตลอดย่านความถี่ แสดงผลการเลียนแบบการทำงานด้วยโปรแกรม Pspice ของการตอบสนองเชิงความถี่และแสดงการเลื่อนเฟสของวงจร

บทที่ 5 แสดงการใช้เคอร์เร็นท์คอนเวเยอร์เป็นตัวขยายสัญญาณของวงจรกำเนิดสัญญาณรูปซายน์ โดยมีตัวต้านทาน ตัวเก็บประจุ เป็นตัวเลื่อนเฟสและกำหนดความถี่ของการกำเนิดสัญญาณเป็นการนำเอาวงจรที่ได้ออกแบบในบทที่ 4 มาประยุกต์ร่วมกับวงจขยายเพื่อให้เกิดเป็นวงจรกำเนิดความถี่ตามแนวคิดทำการตรวจสอบการจำลองการทำงานของวงจรด้วยโปรแกรม Pspice และแสดงผลทางปฏิบัติการทดลองจริงเพื่อยืนยันการทำงานโดยอาศัยเคอร์เร็นท์คอนเวเยอร์และอุปกรณ์พาสซีฟทดลอง ในการทดลองนี้ได้ใช้อินทิเกรเตอร์ AD844 มาแทนการทำงานของวงจขยายพานกระแส

6.2 ปัญหาที่เกิดขึ้นและข้อเสนอแนะ

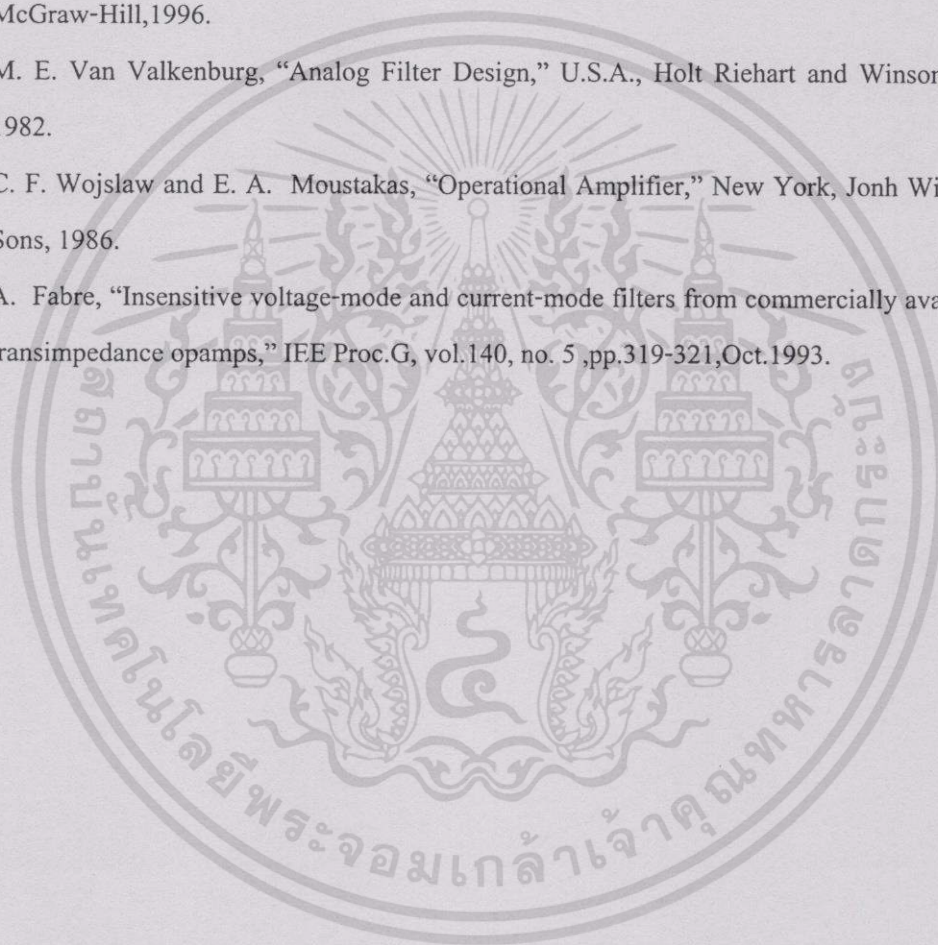
6.2.1 วงจรเลื่อนเฟสโดยใช้กระแสชนิดความถี่ผ่านคลอคในวิทยานิพนธ์เล่มนี้ได้แสดงถึงวิธีการวิเคราะห์หาคูสมบัตินของวงจรและผลการทดลองได้ยืนยันถึงความถูกต้องเมื่อเทียบกับผลตามทฤษฎีซึ่งมุมมองของการเลื่อนเฟสที่วงจรทำงานได้สามารถกำหนดได้โดยตัวต้านทานและตัวเก็บประจุ จากรูปที่ 4.2 จะใช้การเลียนแบบวงจรด้วยโปรแกรม Pspice ซึ่งเลียนแบบการทำงานของวงจรของ Current Conveyor โดยใช้ไอซีเบอร์ AD844 และกำหนดให้ $R_1 = R_2 = 5k\Omega$, $R = 10k\Omega$, $C = 10nF$ ในรูปที่ 4.6 ก็จะใช้การเลียนแบบวงจรโดยโปรแกรม Pspice และค่าต่างๆของอุปกรณ์ต่างเหมือนกันกับอุปกรณ์ที่ใช้ในวงจรรูปที่ 4.2 ผลการทดลองของรูปที่ 4.2 จะพบว่าเมื่อป้อนสัญญาณเข้าไปในวงจรแล้ววัดมุมต่างเฟสของสัญญาณด้านเอาต์พุต (I_o) จะปรากฏว่ามีเฟสเลื่อนจาก 0° ถึง 180° ขณะที่แอมพลิจูดของสัญญาณทางด้านอินพุตเท่ากับทางด้านเอาต์พุตสูงกว่า 10 MHz ผลการทดลองของรูปที่ 4.6 วงจรสามารถเลื่อนเฟสได้เช่นกันแต่ความแตกต่างของเฟสของสัญญาณทางด้านเอาต์พุตกับทางด้านอินพุตจะเปลี่ยนแปลงจาก 0° ถึง -180° และคุณสมบัติอีกข้อหนึ่งคือ อัตราขยายกระแสอินพุตต่อเอาต์พุตมีค่าประมาณ 1 ตลอดย่านการเลื่อนเฟสรวมทั้งอิมพีแดนซ์ทางด้านเอาต์พุตมีสูงจากคุณสมบัติดังกล่าว ทำให้เหมาะสมที่จะนำมาใช้งานในทางปฏิบัติต่อไป

6.2.2 ในวงจรกำเนิดสัญญาณซายน์ในโหมดกระแสแบบเลื่อนเฟสที่นำเสนอเป็นวงจรรอสซิดเลเตอร์ ที่สามารถปรับความถี่ได้ง่าย โดยการปรับที่ค่าอุปกรณ์พาสซีฟ ค่าความต้านทานหรือค่าคาปาซิเตอร์ โดยที่ทั้งสองค่านั้นไม่จำเป็นต้องเท่ากัน เพราะการรักษาอัตราขยายครบรูป ของวงจรจะถูกควบคุมจากส่วนของวงจขยายเท่านั้นและสามารถนำสัญญาณซายน์ออกไปใช้ได้ ส่วนการกำเนิดความถี่นั้นวงจรทางด้านโหมดกระแสไม่มีข้อจำกัดทางด้านความถี่อย่างวงจรทางด้านโหมดโวลต์เดจดังนั้นจึงสามารถกำเนิดความถี่สูงๆ ได้ดีกว่า

บรรณานุกรม

- [1] M. Higashimura and Y.Fukui, "Realization of Current Mode All-Pass Networks Using a Current Conveyor," IEEE Trans. Circuits Syst., vol. 37, no.5, pp.660-661, May.1990.
- [2] K. Pal, "Realization of current conveyor all-pass networks," Int. J. Electronics, vol.50, no.2, pp.165-168, 1981.
- [3] A. M. Soliman, "Theorems relating to port interchange in current mode CCII circuits," Int. J. Electronics, vol.50, no 6, pp. 585-604, 1997.
- [4] G. Normand, "Translinear current conveyors," Int. J. Electronics, vol.59, no. 6, pp. 771-777, 1985.
- [5] P. A. Martinez and S. Celma, "Design condition for sinusoidal oscillators using single CCII+," Int. J. Electronics, vol. 75, no. 1, pp. 87-90, 1993.
- [6] M. Higashimura and Y.Fukui, "Realization of all-pass networks using a current conveyor," Int. J. Electronics, vol. 65, no.2, pp. 249-250, 1988.
- [7] M. Higashimura and Y.Fukui, "Realization of all-pass and notch filters using a single current conveyor," Int. J. Electronics, vol. 65, no.4, pp. 823-828, 1988.
- [8] C. M. Chang, H. Y. Wang and C. C. Chien, "Realization of series impedance functions using one CCII+," Int. J. Electronics, vol. 76, no.1, pp. 83-85, 1994.
- [9] E. Bruun and O. H. Olesen, "Conveyor implementations of generic current mode circuits," Int. J. Electronics, vol. 73, no.1, pp. 129-140, 1992.
- [10] M. Sharif-Bakhtiar and P. Aronhime, "A current conveyor realization using operational amplifier," Int. J. Electronics, vol. 45, no.45, pp. 283-288, 1978.
- [11] C. P. Chong and K. C. Smith, "Sinusoidal oscillators employing current conveyor," Int. J. Electronics, vol. 62, no.4, pp. 515-520, 1987.
- [12] J. A. Svoboda, "Analyzing networks containing current conveyors," Int. J. Electronics, vol. 67, no.6, pp. 889-906, 1989.
- [13] M. T. Abuelma'atti, A. A. Al-Ghumaiz and M. H. Khan, "Novel CCII- based single-element controlled oscillators employing grounded resistors and capacitors," Int. J. Electronics, vol. 78, no.6, pp. 1107-1112, 1995.
- [14] J. A. Svoboda, L. McGory and S. Webb, "Applications of a commercially available current conveyor," Int. J. Electronics, vol. 70, no.1, pp. 159-164, 1991

- [15] M. H. rashid, "PSpice for Circuits and Electronics Using PSpice," U.S.A., Prentice-Hall, 1990.
- [16] P. R. Gray and R. G. Meyer, "Analysis and Design of Analog integrated Circuits," U.S.A., John Wiley & Sons, 1984.
- [17] C. Tomazou, F. J. Lidgely and D. G. Haigh, "Analogue IC design: the current-mode approach," P. Peregrinus, London, 1990.
- [18] J. Millman, "Microelectronics Digital and Analog Circuits and Systems," New York, McGraw-Hill, 1996.
- [19] M. E. Van Valkenburg, "Analog Filter Design," U.S.A., Holt Riehart and Winson, Inc, 1982.
- [20] C. F. Wojslaw and E. A. Moustakas, "Operational Amplifier," New York, Jonh Wiley & Sons, 1986.
- [21] A. Fabre, "Insensitive voltage-mode and current-mode filters from commercially available transimpedance opamps," IEE Proc.G, vol.140, no. 5 ,pp.319-321, Oct.1993.





เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ก.

ค่าพารามิเตอร์ของอนาล็อกไอซีเบอร์ AD844

ที่ใช้ในการจำลองการทำงานของวงจรด้วยโปรแกรมสไปซ์

.SUBCKT AD844 1 2 3

*NODE 1 IS X

*NODE 2 IS Y

*NODE 3 IS Z

RB 2 4 300

RPI 4 5 20K

CMU 4 0 2P

CPI 4 5 26P

CX 1 0 2P

RX 5 0 50

VX 5 1 AC 0

GM 0 5 4 0 20E-3

*LAMBDA IS MODELLED AS FOLLOWS

FG 0 6 VX 1

R3 6 0 1K

C3 6 0 1.33P

C4 6 7 1.1P

GG 7 0 6 0 1E-3

VM 0 7 AC 0

*THE OUTPUT STATE IS MODELLED AS FOLLOWS

FO 0 3 VM 1

RT 3 0 2MEG

CT 3 0 4.5P

.ENDS AD844

วงจรเลื่อนเฟสในลักษณะของกระแส 0 องศา ถึง 180 องศา

*ALL PASS CCT (gain response) 0 to180 C

.OPTIONS ACCT ABSTOL=10N NOPAGE

.WIDTH OUT=80

.OP

.TEMP 30

.AC DEC 10 1 1G

*SUBCIRCUIT MODEL OF AD844

.SUBCKT AD844 1 2 3

*NODE 1 IS X

*NODE 2 IS Y

*NODE 3 IS Z

RB 2 4 300

RPI 4 5 20K

CMU 4 0 2P

CPI 4 5 26P

CX 1 0 2P

RX 5 0 50

VX 5 1 AC 0

GM 0 5 4 0 20E-3

*LAMBDA IS MODELLED AS FOLLOWS

FG 0 6 VX 1

R3 6 0 1K

C3 6 0 1.33P

C4 6 7 1.1P

GG 7 0 6 0 1E-3

VM 0 7 AC 0

*THE OUTPUT STATE IS MODELLED AS FOLLOWS

FO 0 3 VM 1

RT 3 0 2MEG

CT 3 0 4.5P

.ENDS AD844

X1 10 20 30 AD844

X2 40 50 60 AD844

R1 50 20 5K

RS 20 30 1E-5

.PARAM C1=10P

.STEP PARAM C1 10P 100P 30P

C1 10 0 {C1}

*C1 10 0 10P

R2 10 0 10K

R3 40 0 5K

RO 60 0 10K

IIN 0 50 AC 1

*.FOUR 1.595K V(120)

.PROBE

.END

วงจรเลื่อนเฟสในลักษณะของกระแส 0 องศา ถึง -180 องศา

```
*ALL PASS CCT (gain response) 0-180C
.OPTIONS ACCT ABSTOL=10N NOPAGE
.WIDTH OUT=80
```

```
.OP
```

```
.TEMP 40
```

```
.AC DEC 10 1 100MEG
```

```
*****
```

```
*SUBCIRCUIT MODEL OF AD844
```

```
.SUBCKT AD844 1 2 3
```

```
*NODE 1 IS X
```

```
*NODE 2 IS Y
```

```
*NODE 3 IS Z
```

```
RB 2 4 300
```

```
RPI 4 5 20K
```

```
CMU 4 0 2P
```

```
CPI 4 5 26P
```

```
CX 1 0 2P
```

```
RX 5 0 50
```

```
VX 5 1 AC 0
```

```
GM 0 5 4 0 20E-3
```

```
*LAMBDA IS MODELLED AS FOLLOWS
```

```
FG 0 6 VX 1
```

```
R3 6 0 1K
```

```
C3 6 0 1.33P
```

```
C4 6 7 1.1P
```

```
GG 7 0 6 0 1E-3
```

```
VM 0 7 AC 0
```

```
*THE OUTPUT STATE IS MODELLED AS FOLLOWS
```

```
FO 0 3 VM 1
```

```
RT 3 0 2MEG
```

```
CT 3 0 4.5P
```

```
.ENDS AD844
```

```
*****
```

```
X1 10 20 30 AD844
```

```
X2 40 50 60 AD844
```

```
R1 10 0 5K
```

```
RS 20 30 1E-5
```

```
*C1 50 20 10P
```

```
R2 50 20 10K
```

```
*****
```

```
.PARAM C1=10P
```

```
.STEP PARAM C1 10P 100P 30P
```

```
C1 50 20 {C1}
```

```
*****
```

```
R3 40 0 3K
```

```
RO 60 0 10K
```

```
IIN 0 50 AC 1
```

```
*.FOUR 1.595K V(120)
```

```
*****
```

```
.PROBE
```

```
.END
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรกําเนิดสัญญาณชายน้ํานําเสนอ

*ALL PASS CCT2stage C:\MSIM53\MAHA\ALLCIITN.CIR(

.OPTIONS ACCT ABSTOL=10N NOPAGE

.WIDTH OUT=80

.OP

.TEMP 30

.AC DEC 10 1 100MEG

*SUBCIRCUIT MODEL OF AD844

.SUBCKT AD844 1 2 3

*NODE 1 IS X

*NODE 2 IS Y

*NODE 3 IS Z

RB 2 4 300

RPI 4 5 20K

CMU 4 0 2P

CPI 4 5 26P

CX 1 0 2P

RX 5 0 50

VX 5 1 AC 0

GM 0 5 4 0 20E-3

*LAMBDA IS MODELLED AS FOLLOWS

FG 0 6 VX 1

R3 6 0 1K

C3 6 0 1.33P

C4 6 7 1.1P

GG 7 0 6 0 1E-3

VM 0 7 AC 0

*THE OUTPUT STATE IS MODELLED AS FOLLOWS

FO 0 3 VM 1

RT 3 0 2MEG

CT 3 0 4.5P

.ENDS AD844

X1 10 20 30 AD844

X2 40 50 60 AD844

*R111 60 0 10K

R1 50 20 5K

RS 20 30 1E-5

R2 10 0 10K

C1 10 0 10N

R3 40 0 5K

X3 70 80 90 AD844

X4 100 62 120 AD844

R20 60 62 1E-5

R4 62 80 5K

RSS 80 90 1E-5

R5 70 0 10K

C2 70 0 10N

R6 100 0 5K

RO 120 0 500

***** AMP *****

X5 120 200 300 AD844

X6 400 300 50 AD844

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

R30 120 400 15.55K
R31 400 0 10K
IREF 200 0 1MA
*****
*IIN 0 200 SIN(0 1 1.595K)
.TRAN .01U 5M 0 .015M UIC
*****
.FOUR 10K V(120)
.PROBE
.END

```



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ข.

ข้อมูลของขนาดดอกไม้ที่ใช้ในการทดลอง



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



60 MHz, 2000 V/ μ s Monolithic Op Amp

AD844

FEATURES

Wide Bandwidth: 60 MHz at Gain of -1
33 MHz at Gain of -10
Very High Output Slew Rate: Up to 2000 V/ μ s
20 MHz Full Power Bandwidth, 20 V pk-pk, $R_L = 500 \Omega$
Fast Settling: 100 ns to 0.1% (10 V Step)
Differential Gain Error: 0.03% at 4.4 MHz
Differential Phase Error: 0.15° at 4.4 MHz
High Output Drive: ± 50 mA into 50 Ω Load
Low Offset Voltage: 150 μ V max (B Grade)
Low Quiescent Current: 6.5 mA
Available in Tape and Reel in Accordance with
EIA-481A Standard

APPLICATIONS

Flash ADC Input Amplifiers
High Speed Current DAC Interfaces
Video Buffers and Cable Drivers
Pulse Amplifiers

PRODUCT DESCRIPTION

The AD844 is a high speed monolithic operational amplifier fabricated using Analog Devices' junction isolated complementary bipolar (CB) process. It combines high bandwidth and very fast large signal response with excellent dc performance. Although optimized for use in current to voltage applications and as an inverting mode amplifier, it is also suitable for use in many non-inverting applications.

The AD844 can be used in place of traditional op amps, but its current feedback architecture results in much better ac performance, high linearity and an exceptionally clean pulse response.

This type of op amp provides a closed-loop bandwidth which is determined primarily by the feedback resistor and is almost independent of the closed-loop gain. The AD844 is free from the slew rate limitations inherent in traditional op amps and other current-feedback op amps. Peak output rate of change can be over 2000 V/ μ s for a full 20 V output step. Settling time is typically 100 ns to 0.1%, and essentially independent of gain. The AD844 can drive 50 Ω loads to ± 2.5 V with low distortion and is short circuit protected to 80 mA.

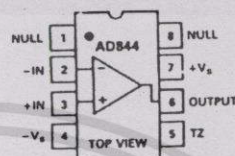
The AD844 is available in four performance grades and three package options. In the 16-pin SOIC (R) package, the AD844J is specified for the commercial temperature range of 0°C to +70°C. The AD844A and AD844B are specified for the industrial temperature range of -40°C to +85°C and are available in the cerdip (Q) package. The AD844A is also available in an 8-pin plastic mini-DIP (N). The AD844S is specified over the military temperature range of -55°C to +125°C. It is available in the 8-pin cerdip (Q) package. "A" and "S" grade chips and devices processed to MIL-STD-883B, REV. C are also available.

REV. C

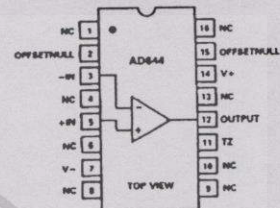
Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties which may result from its use. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices.

CONNECTION DIAGRAMS

8-Pin Plastic (N),
and Cerdip (Q) Packages



16-Pin SOIC
(R) Package



PRODUCT HIGHLIGHTS

1. The AD844 is a versatile, low cost component providing an excellent combination of ac and dc performance. It may be used as an alternative to the EL2020 and CLC400/1.
2. It is essentially free from slew rate limitations. Rise and fall times are essentially independent of output level.
3. The AD844 can be operated from ± 4.5 V to ± 18 V power supplies and is capable of driving loads down to 50 Ω , as well as driving very large capacitive loads using an external network.
4. The offset voltage and input bias currents of the AD844 are laser trimmed to minimize dc errors; V_{OS} drift is typically 1 μ V/ $^{\circ}$ C and bias current drift is typically 9 nA/ $^{\circ}$ C.
5. The AD844 exhibits excellent differential gain and differential phase characteristics, making it suitable for a variety of video applications with bandwidths up to 60 MHz.
6. The AD844 combines low distortion, low noise and low drift with wide bandwidth, making it outstanding as an input amplifier for flash A/D converters.

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 617/329-4700 Fax: 617/326-8703

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

AD844—SPECIFICATIONS (@ $T_A = +25^\circ\text{C}$ and $V_S = \pm 15\text{ V}$ dc, unless otherwise noted)

Model	Conditions	AD844J/A			AD844B			AD844S			Units
		Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	
INPUT OFFSET VOLTAGE¹											
$T_{\text{MIN}}-T_{\text{MAX}}$ vs. Temperature	5 V–18 V	50	300		50	150		50	300		μV
vs. Supply		75	500		75	200		125	590		μV
Initial	$V_{\text{CM}} = \pm 10\text{ V}$	1			1	5		1	5		$\mu\text{V}/^\circ\text{C}$
$T_{\text{MIN}}-T_{\text{MAX}}$ vs. Common Mode		4	20		4	10		4	20		$\mu\text{V}/\text{V}$
Initial		4			4	10		4	20		$\mu\text{V}/\text{V}$
$T_{\text{MIN}}-T_{\text{MAX}}$		10	35		10	20		10	35		$\mu\text{V}/\text{V}$
Initial		10			10	20		10	35		$\mu\text{V}/\text{V}$
INPUT BIAS CURRENT											
-Input Bias Current ¹	5 V–18 V	200	450		150	250		200	450		nA
$T_{\text{MIN}}-T_{\text{MAX}}$ vs. Temperature		800	1500		750	1100		1900	2500		nA
vs. Supply	$V_{\text{CM}} = \pm 10\text{ V}$	9			9	15		20	30		$\text{nA}/^\circ\text{C}$
Initial		175	250		175	200		175	250		nA/V
$T_{\text{MIN}}-T_{\text{MAX}}$ vs. Common Mode		220			220	240		220	300		nA/V
Initial		90	160		90	110		90	160		nA/V
$T_{\text{MIN}}-T_{\text{MAX}}$		110			110	150		120	200		nA/V
+Input Bias Current ¹		150	400		100	200		100	400		nA
$T_{\text{MIN}}-T_{\text{MAX}}$ vs. Temperature	5 V–18 V	350	700		300	500		800	1300		nA
vs. Supply		3			3	7		7	15		$\text{nA}/^\circ\text{C}$
Initial	$V_{\text{CM}} = \pm 10\text{ V}$	80	150		80	100		80	150		nA/V
$T_{\text{MIN}}-T_{\text{MAX}}$ vs. Common Mode		100			100	120		120	200		nA/V
Initial		90	150		90	120		90	150		nA/V
$T_{\text{MIN}}-T_{\text{MAX}}$		130			130	190		140	200		nA/V
INPUT CHARACTERISTICS											
Input Resistance			50	65		50	65		50	65	Ω
-Input		7	10		7	10		7	10		$\text{M}\Omega$
+Input			2			2			2		pF
Input Capacitance		2			2			2			pF
-Input											V
+Input		± 10			± 10			± 10			
Input Voltage Range Common Mode		± 10			± 10			± 10			V
INPUT VOLTAGE NOISE											
	$f \geq 1\text{ kHz}$		2			2			2		$\text{nV}/\sqrt{\text{Hz}}$
INPUT CURRENT NOISE											
-Input	$f \geq 1\text{ kHz}$		10			10			10		$\text{pA}/\sqrt{\text{Hz}}$
+Input	$f \geq 1\text{ kHz}$		12			12			12		$\text{pA}/\sqrt{\text{Hz}}$
OPEN LOOP TRANSRESISTANCE											
	$V_{\text{OUT}} = \pm 10\text{ V}$ $R_{\text{LOAD}} = 500\ \Omega$	2.2	3.0		2.3	3.0		2.2	3.0		$\text{M}\Omega$
$T_{\text{MIN}}-T_{\text{MAX}}$ Transcapacitance		1.3	2.0		1.6	2.0		1.3	1.6		$\text{M}\Omega$
			4.5			4.5			4.5		pF
DIFFERENTIAL GAIN ERROR²											
	$f = 4.4\text{ MHz}$		0.03			0.03			0.03		%
DIFFERENTIAL PHASE ERROR²											
	$f = 4.4\text{ MHz}$		0.15			0.15			0.15		Degree
FREQUENCY RESPONSE											
Small Signal Bandwidth			60			60			60		MHz
³ Gain = -1			33			33			33		MHz
⁴ Gain = -10											
TOTAL HARMONIC DISTORTION											
	$f = 100\text{ kHz}$, 2 V_{rms} ⁵		0.005			0.005			0.005		%
SETTLING TIME											
10 V Output Step	$\pm 15\text{ V}$ Supplies										
Gain = -1, to 0.1% ⁵		100			100			100			ns
Gain = -10, to 0.1% ⁶	$\pm 5\text{ V}$ Supplies										
2 V Output Step		100			100			100			ns
Gain = -1, to 0.1% ⁵											
Gain = -10, to 0.1% ⁶		110			110			110			ns
		100			100			100			ns

REV. C

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

AD844

Model	Conditions	AD844J/A			AD844B			AD844S			Units
		Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	
OUTPUT SLEW RATE	Overdriven Input	1200	2000		1200	2000		1200	2000		V/ μ s
FULL POWER BANDWIDTH	$V_S = \pm 15$ V $V_S = \pm 5$ V THD = 3%		20			20			20		MHz MHz
OUTPUT CHARACTERISTICS	$R_{LOAD} = 500 \Omega$	10	11		10	11		10	11		\pm V mA mA Ω
POWER SUPPLY	Operating Range	± 4.5	± 18		± 4.5	± 18		+4.5	± 18		V
	Quiescent Current		6.5	7.5		6.5	7.5		6.5	7.5	mA
	$T_{MIN} - T_{MAX}$		7.5	8.5		7.5	8.5		8.5	9.5	mA

NOTES

¹Rated performance after a 5 minute warmup at $T_A = 25^\circ\text{C}$.

²Input signal 285 mV p-p carrier (40 IRE) riding on 0 mV to 642 mV (90 IRE) ramp. $R_L = 100 \Omega$; $R_1, R_2 = 300 \Omega$.

³Input signal 0 dBm, $C_L = 10$ pF, $R_L = 500 \Omega$, $R_1 = 500 \Omega$, $R_2 = 500 \Omega$ in Figure 26.

⁴Input signal 0 dBm, $C_L = 10$ pF, $R_L = 500 \Omega$, $R_1 = 500 \Omega$, $R_2 = 50 \Omega$ in Figure 26.

⁵ $C_L = 10$ pF, $R_L = 500 \Omega$, $R_1 = 1$ k Ω , $R_2 = 1$ k Ω in Figure 26.

⁶ $C_L = 10$ pF, $R_L = 500 \Omega$, $R_1 = 500 \Omega$, $R_2 = 50 \Omega$ in Figure 26.

Specifications subject to change without notice. All min and max specifications are guaranteed.

Specifications shown in boldface are tested on all production units at final electrical test.

ABSOLUTE MAXIMUM RATINGS¹

Supply Voltage	± 18 V
Power Dissipation ²	1.1 W
Output Short Circuit Duration	Indefinite
Common-Mode Input Voltage	$\pm V_S$
Differential Input Voltage	6 V
Inverting Input Current	
Continuous	5 mA
Transient	10 mA
Storage Temperature Range (Q)	-65°C to $+150^\circ\text{C}$
(N, R)	-65°C to $+125^\circ\text{C}$
Lead Temperature Range (Soldering 60 sec)	$+300^\circ\text{C}$
ESD Rating	1000 V

NOTES

¹Stresses above those listed under "Absolute Maximum Ratings" may cause permanent damage to the device at these or any other conditions above those indicated in the operational sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

²28-Pin Plastic Package: $\theta_{JA} = 100^\circ\text{C}/\text{Watt}$

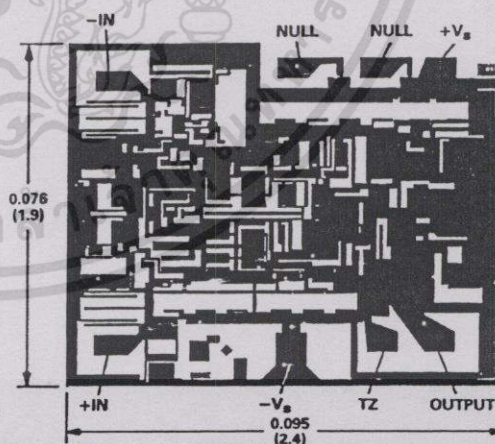
8-Pin Cerdip Package: $\theta_{JA} = 110^\circ\text{C}/\text{Watt}$

16-Pin SOIC Package: $\theta_{JA} = 100^\circ\text{C}/\text{Watt}$

METALIZATION PHOTOGRAPH

Contact factory for latest dimensions.

Dimension shown in inches and (mm).



SUBSTRATE CONNECTED TO $+V_S$

ORDERING GUIDE

Model	Temperature Range	Package Option*
AD844JR	0°C to $+70^\circ\text{C}$	R-16
AD844JR-REEL	0°C to $+70^\circ\text{C}$	Tape and Reel
AD844AN	-40°C to $+85^\circ\text{C}$	N-8
AD844AQ	-40°C to $+85^\circ\text{C}$	Q-8
AD844BQ	-40°C to $+85^\circ\text{C}$	Q-8
AD844SQ	-55°C to $+125^\circ\text{C}$	Q-8
AD844SQ/883B	-55°C to $+125^\circ\text{C}$	Q-8
5962-8964401PA	-55°C to $+125^\circ\text{C}$	Q-8
AD844A Chips	-40°C to $+85^\circ\text{C}$	Die
AD844S Chips	-55°C to $+125^\circ\text{C}$	Die

*N = Plastic DIP; Q = Cerdip; R = Small Outline IC (SOIC).

REV. C

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้拿去ใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

AD844—Typical Characteristics ($T_A = +25^\circ\text{C}$ and $V_S = \pm 15\text{ V}$, unless otherwise noted)

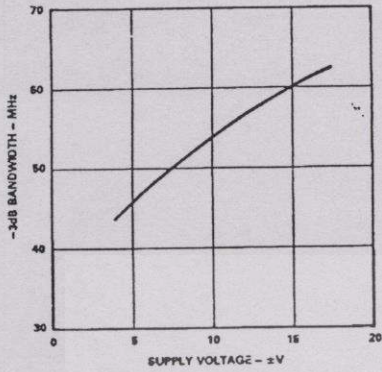


Figure 1. -3 dB Bandwidth vs. Supply Voltage $R_1 = R_2 = 500\ \Omega$

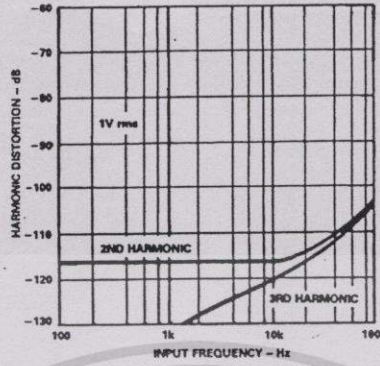


Figure 2. Harmonic Distortion vs. Frequency, $R_1 = R_2 = 1\ \text{k}\Omega$

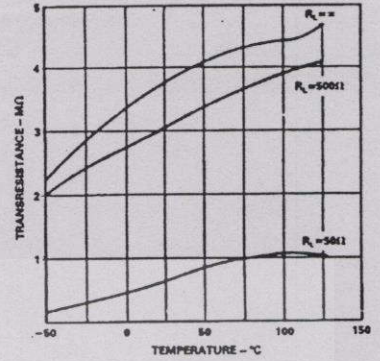


Figure 3. Transresistance vs. Temperature

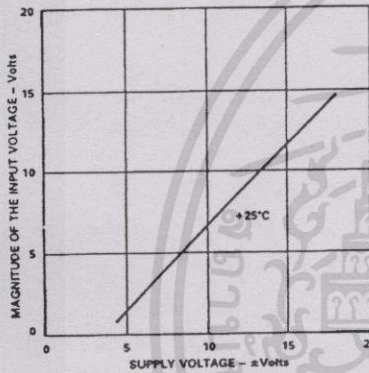


Figure 4. Noninverting Input Voltage Swing vs. Supply Voltage

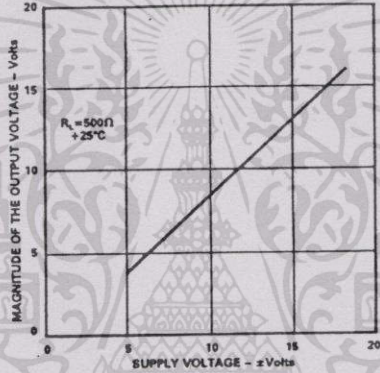


Figure 5. Output Voltage Swing vs. Supply Voltage

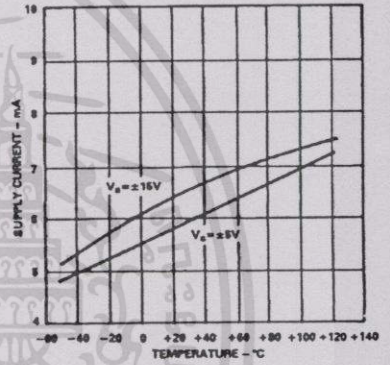


Figure 6. Quiescent Supply Current vs. Temperature and Supply Voltage

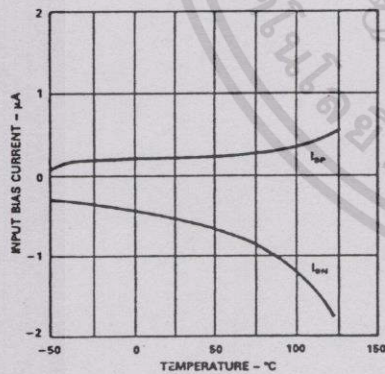


Figure 7. Inverting Input Bias Current (I_{BN}) and Noninverting Input Bias Current (I_{BP}) vs. Temperature

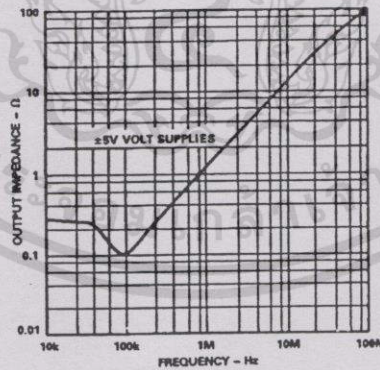


Figure 8. Output Impedance vs. Frequency, Gain = -1, $R_1 = R_2 = 1\ \text{k}\Omega$

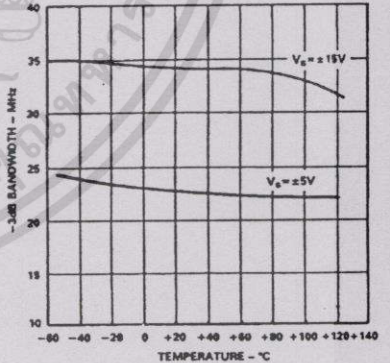


Figure 9. -3 dB Bandwidth vs. Temperature, Gain = -1, $R_1 = R_2 = 1\ \text{k}\Omega$

Inverting Gain of 1 AC Characteristics

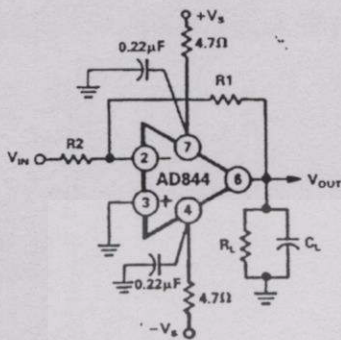


Figure 10. Inverting Amplifier, Gain of -1 ($R_1 = R_2$)

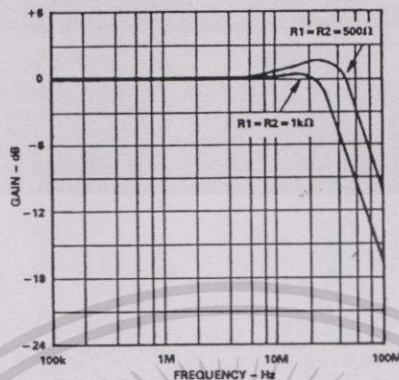


Figure 11. Gain vs. Frequency for Gain = -1, $R_L = 500 \Omega$, $C_L = 0 \text{ pF}$

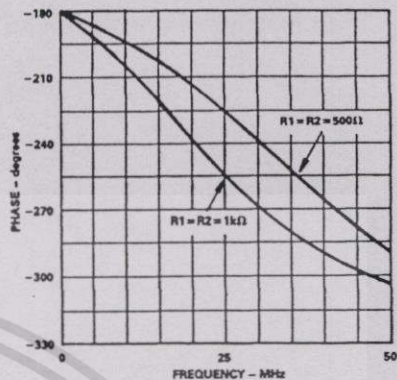


Figure 12. Phase vs. Frequency Gain = -1, $R_L = 500 \Omega$, $C_L = 0 \text{ pF}$

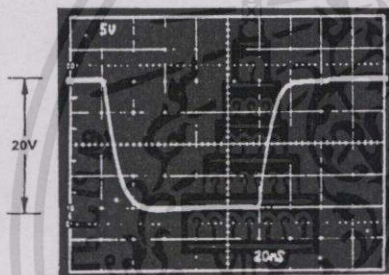


Figure 13. Large Signal Pulse Response, Gain = -1, $R_1 = R_2 = 1 \text{ k}\Omega$

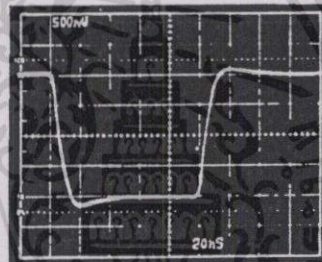


Figure 14. Small Signal Pulse Response, Gain = -1, $R_1 = R_2 = 1 \text{ k}\Omega$

Inverting Gain of 10 AC Characteristics

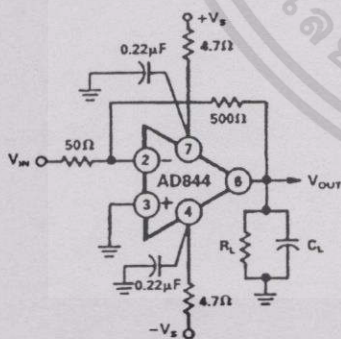


Figure 15. Gain of -10 Amplifier

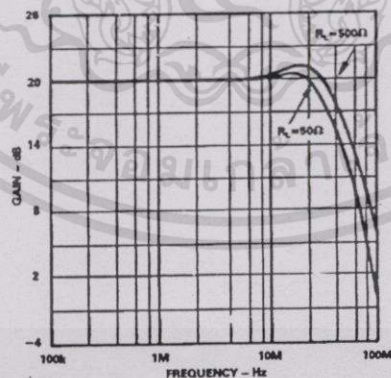


Figure 16. Gain vs. Frequency, Gain = -10

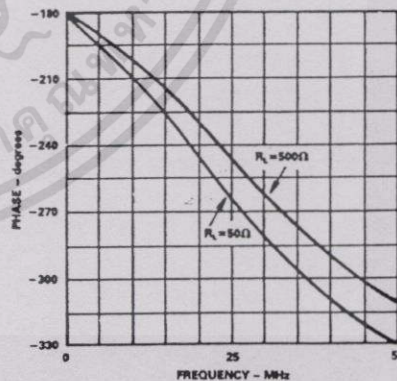


Figure 17. Phase vs. Frequency, Gain = -10

REV. C

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

AD844

Inverting Gain of 10 Pulse Response

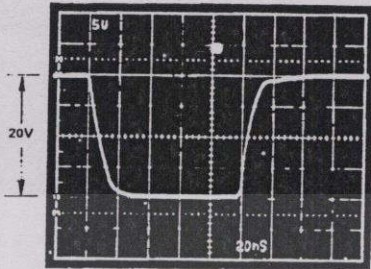


Figure 18. Large Signal Pulse Response, Gain = -10, $R_L = 500 \Omega$

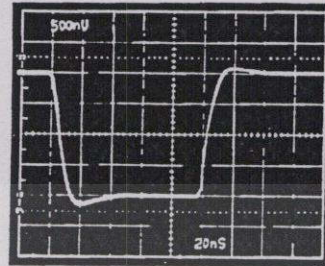


Figure 19. Small Signal Pulse Response, Gain = -10, $R_L = 500 \Omega$

Noninverting Gain of 10 AC Characteristics

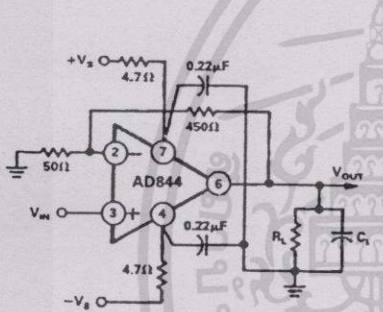


Figure 20. Noninverting Gain of +10 Amplifier

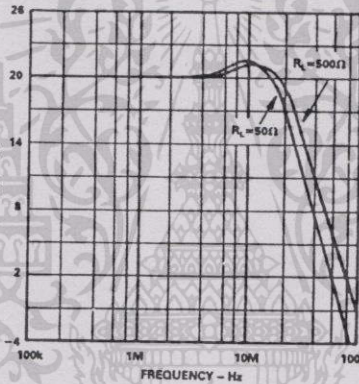


Figure 21. Gain vs. Frequency, Gain = +10

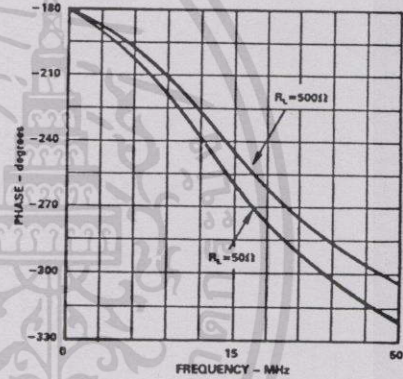


Figure 22. Phase vs. Frequency, Gain = +10

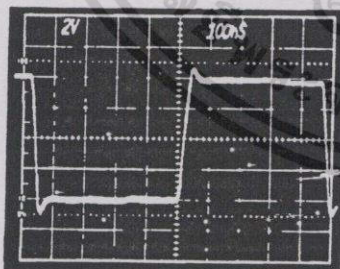


Figure 23. Noninverting Amplifier Large Signal Pulse Response, Gain = +10, $R_L = 500 \Omega$

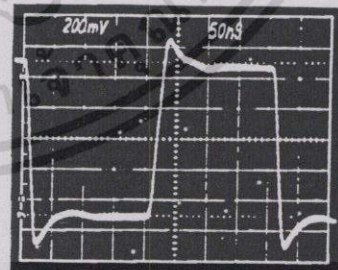


Figure 24. Small Signal Pulse Response, Gain = +10, $R_L = 500 \Omega$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

AD844

UNDERSTANDING THE AD844

The AD844 can be used in ways similar to a conventional op amp while providing performance advantages in wideband applications. However, there are important differences in the internal structure which need to be understood in order to optimize the performance of the AD844 op amp.

Open Loop Behavior

Figure 25 shows a current feedback amplifier reduced to essentials. Sources of fixed dc errors such as the inverting node bias current and the offset voltage are excluded from this model and are discussed later. The most important parameter limiting the dc gain is the transresistance, R_t , which is ideally infinite. A finite value of R_t is analogous to the finite open loop voltage gain in a conventional op amp.

The current applied to the inverting input node is replicated by the current conveyor so as to flow in resistor R_t . The voltage developed across R_t is buffered by the unity gain voltage follower. Voltage gain is the ratio R_t/R_{IN} . With typical values of $R_t = 3\text{ M}\Omega$ and $R_{IN} = 50\ \Omega$, the voltage gain is about 60,000. The open loop current gain is another measure of gain and is determined by the beta product of the transistors in the voltage follower stage (see Figure 28); it is typically 40,000.

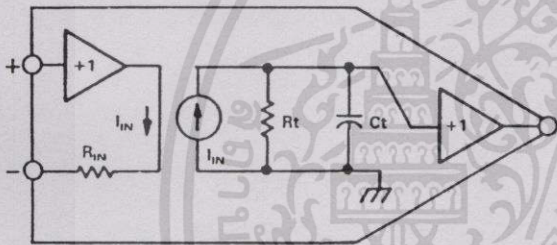


Figure 25. Equivalent Schematic

The important parameters defining ac behavior are the transcapacitance, C_t , and the external feedback resistor (not shown). The time constant formed by these components is analogous to the dominant pole of a conventional op amp, and thus cannot be reduced below a critical value if the closed loop system is to be stable. In practice, C_t is held to as low a value as possible (typically 4.5 pF) so that the feedback resistor can be maximized while maintaining a fast response. The finite R_{IN} also affects the closed loop response in some applications as will be shown.

The open loop ac gain is also best understood in terms of the transimpedance rather than as an open loop voltage gain. The open loop pole is formed by R_t in parallel with C_t . Since C_t is typically 4.5 pF, the open loop corner frequency occurs at about 12 kHz. However, this parameter is of little value in determining the closed loop response.

Response as an Inverting Amplifier

Figure 26 shows the connections for an inverting amplifier. Unlike a conventional amplifier the transient response and the small signal bandwidth are determined primarily by the value of the external feedback resistor, R_1 , rather than by the ratio of R_1/R_2 as is customarily the case in an op amp application. This is a direct result of the low impedance at the inverting input. As with conventional op amps, the closed loop gain is $-R_1/R_2$.

The closed loop transresistance is simply the parallel sum of R_1 and R_t . Since R_1 will generally be in the range 500 Ω to 2 k Ω and R_t is about 3 M Ω the closed loop transresistance will be only 0.02% to 0.07% lower than R_1 . This small error will often be less than the resistor tolerance.

When R_1 is fairly large (above 5 k Ω) but still much less than R_t , the closed loop HF response is dominated by the time constant R_1C_t . Under such conditions the AD844 is over-damped and will provide only a fraction of its bandwidth potential. Because of the absence of slew rate limitations under these conditions, the circuit will exhibit a simple single pole response even under large signal conditions.

In Figure 26, R_3 is used to properly terminate the input if desired. R_3 in parallel with R_2 gives the terminated resistance. As R_1 is lowered, the signal bandwidth increases, but the time constant R_1C_t becomes comparable to higher order poles in the closed loop response. Therefore, the closed loop response becomes complex, and the pulse response shows overshoot. When R_2 is much larger than the input resistance, R_{IN} , at Pin 2, most of the feedback current in R_1 is delivered to this input; but as R_2 becomes comparable to R_{IN} , less of the feedback is absorbed at Pin 2, resulting in a more heavily damped response. Consequently, for low values of R_2 it is possible to lower R_1 without causing instability in the closed loop response. Table I lists combinations of R_1 and R_2 and the resulting frequency response for the circuit of Figure 26. Figure 13 shows the very clean and fast $\pm 10\text{ V}$ pulse response of the AD844.

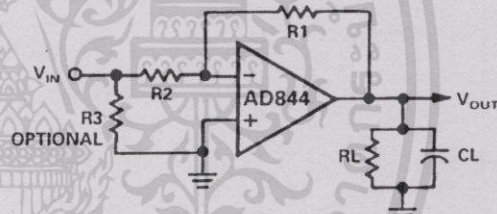


Figure 26. Inverting Amplifier

Table I.

Gain	R_1	R_2	BW (MHz)	GBW (MHz)
-1	1 k Ω	1 k Ω	35	35
-1	500 Ω	500 Ω	60	60
-2	2 k Ω	1 k Ω	15	30
-2	1 k Ω	500 Ω	30	60
-5	5 k Ω	1 k Ω	5.2	26
-5	500 Ω	100 Ω	49	245
-10	1 k Ω	100 Ω	23	230
-10	500 Ω	50 Ω	33	330
-20	1 k Ω	50 Ω	21	420
-100	5 k Ω	50 Ω	3.2	320
+100	5 k Ω	50 Ω	9	900

AD844

Response as an I-V Converter

The AD844 works well as the active element in an operational current to voltage converter, used in conjunction with an external scaling resistor, R_1 , in Figure 27. This analysis includes the stray capacitance, C_S , of the current source, which might be a high speed DAC. Using a conventional op amp, this capacitance forms a "nuisance pole" with R_1 which destabilizes the closed loop response of the system. Most op amps are internally compensated for the fastest response at unity gain, so the pole due to R_1 and C_S reduces the already narrow phase margin of the system. For example, if R_1 were 2.5 k Ω a C_S of 15 pF would place this pole at a frequency of about 4 MHz, well within the response range of even a medium speed operational amplifier. In a current feedback amp this nuisance pole is no longer determined by R_1 but by the input resistance, R_{IN} . Since this is about 50 Ω for the AD844, the same 15 pF forms a pole 212 MHz and causes little trouble. It can be shown that the response of this system is:

$$V_{OUT} = -I_{sig} \frac{K R_1}{(1 + sT_d)(1 + sT_n)}$$

where K is a factor very close to unity and represents the finite dc gain of the amplifier, T_d is the dominant pole and T_n is the nuisance pole:

$$K = \frac{R_t}{R_t + R_1}$$

$$T_d = KR_1 C_t$$

$$T_n = R_{IN} C_S \quad (\text{assuming } R_{IN} \ll R_1)$$

Using typical values of $R_1 = 1$ k Ω and $R_t = 3$ M Ω , K is 0.9997; in other words, the "gain error" is only 0.03%. This is much less than the scaling error of virtually all DACs and can be absorbed, if necessary, by the trim needed in a precise system.

In the AD844, R_t is fairly stable with temperature and supply voltages, and consequently the effect of finite "gain" is negligible unless high value feedback resistors are used. Since that would result in slower response times than are possible, the relatively low value of R_t in the AD844 will rarely be a significant source of error.

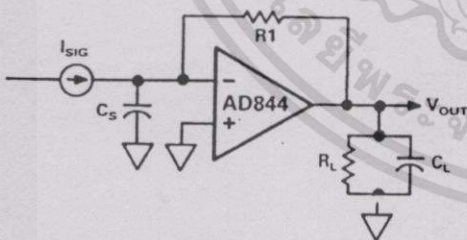


Figure 27. Current to Voltage Converter

Circuit Description of the AD844

A simplified schematic is shown in Figure 28. The AD844 differs from a conventional op amp in that the signal inputs have radically different impedance. The noninverting input (Pin 3) presents the usual high impedance. The voltage on this input is transferred to the inverting input (Pin 2) with a low offset volt-

age, ensured by the close matching of like polarity transistors operating under essentially identical bias conditions. Laser trimming nulls the residual offset voltage, down to a few tens of microvolts. The inverting input is the common emitter node of a complementary pair of grounded base stages and behaves as a current summing node. In an ideal current feedback op amp the input resistance would be zero. In the AD844 it is about 50 Ω .

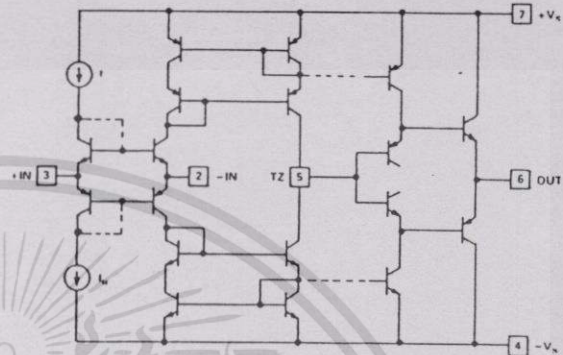


Figure 28. Simplified Schematic

A current applied to the inverting input is transferred to a complementary pair of unity-gain current mirrors which deliver the same current to an internal node (Pin 5) at which the full output voltage is generated. The unity-gain complementary voltage follower then buffers this voltage and provides the load driving power. This buffer is designed to drive low impedance loads such as terminated cables, and can deliver ± 50 mA into a 50 Ω load while maintaining low distortion, even when operating at supply voltages of only ± 6 V. Current limiting (not shown) ensures safe operation under short circuited conditions.

It is important to understand that the low input impedance at the inverting input is locally generated, and does not depend on feedback. This is very different from the "virtual ground" of a conventional operational amplifier used in the current summing mode which is essentially an open circuit until the loop settles. In the AD844, transient current at the input does not cause voltage spikes at the summing node while the amplifier is settling. Furthermore, all of the transient current is delivered to the slewing (TZ) node (Pin 5) via a short signal path (the grounded base stages and the wideband current mirrors).

The current available to charge the capacitance (about 4.5 pF) at TZ node, is *always proportional to the input error current*, and the slew rate limitations associated with the large signal response of op amps do not occur. For this reason, the rise and fall times are almost independent of signal level. In practice, the input current will eventually cause the mirrors to saturate. When using ± 15 V supplies, this occurs at about 10 mA (or ± 2200 V/ μ s). Since signal currents are rarely this large, classical "slew rate" limitations are absent.

This inherent advantage would be lost if the voltage follower used to buffer the output were to have slew rate limitations. The AD844 has been designed to avoid this problem, and as a result the output buffer exhibits a clean large signal transient response, free from anomalous effects arising from internal saturation.

REV. C

Applying the AD844

Response as a Noninverting Amplifier

Since current feedback amplifiers are asymmetrical with regard to their two inputs, performance will differ markedly in noninverting and inverting modes. In noninverting modes, the large signal high speed behavior of the AD844 deteriorates at low gains because the biasing circuitry for the input system (not shown in Figure 28) is not designed to provide high input voltage slew rates.

However, good results can be obtained with some care. The noninverting input will not tolerate a large transient input; it must be kept below ± 1 V for best results. Consequently this mode is better suited to high gain applications (greater than $\times 10$). Figure 20 shows a noninverting amplifier with a gain of 10 and a bandwidth of 30 MHz. The transient response is shown in Figures 23 and 24. To increase the bandwidth at higher gains, a capacitor can be added across R2 whose value is approximately the ratio of R1 and R2 times Ct.

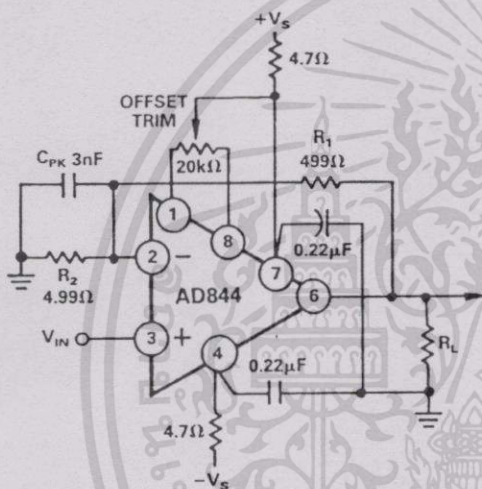


Figure 29. Noninverting Amplifier Gain = 100, Optional Offset Trim Is Shown

Noninverting Gain of 100

The AD844 provides very clean pulse response at high noninverting gains. Figure 29 shows a typical configuration providing a gain of 100 with high input resistance. The feedback resistor is kept as low as practicable to maximize bandwidth, and a peaking capacitor (C_{PK}) can optionally be added to further extend the bandwidth. Figure 30 shows the small signal response with $C_{PK} = 3$ nF, $R_L = 500$ Ω and supply voltages of either ± 5 V or ± 15 V. Gain bandwidth products of up to 900 MHz can be achieved in this way.

The offset voltage of the AD844 is laser trimmed to the 50 μ V level and exhibits very low drift. In practice, there is an additional offset term due to the bias current at the inverting input (I_{BN}) which flows in the feedback resistor (R1). This can optionally be nulled by the trimming potentiometer shown in Figure 29.

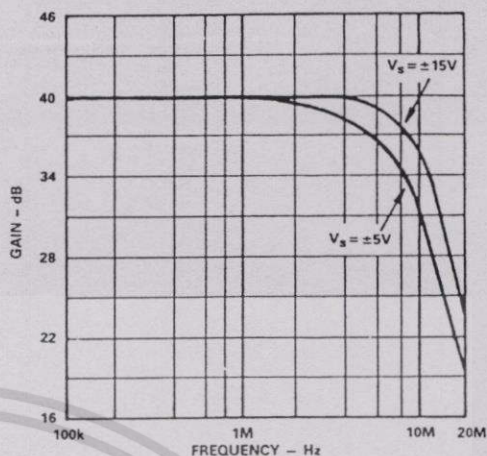


Figure 30. AC Response for Gain = 100, Configuration Shown in Figure 29

USING THE AD844

Board Layout

As with all high frequency circuits considerable care must be used in the layout of the components surrounding the AD844. A ground plane, to which the power supply decoupling capacitors are connected by the shortest possible leads, is essential to achieving clean pulse response. Even a continuous ground plane will exhibit finite voltage drops between points on the plane, and this must be kept in mind in selecting the grounding points. Generally speaking, decoupling capacitors should be taken to a point close to the load (or output connector) since the load currents flow in these capacitors at high frequencies. The +In and -In circuits (for example, a termination resistor and Pin 3) must be taken to a common point on the ground plane close to the amplifier package.

Use low impedance capacitors (AVX SR305C224KAA or equivalent) of 0.22 μ F wherever ac coupling is required. Include either ferrite beads and/or a small series resistance (approximately 4.7 Ω) in each supply line.

Input Impedance

At low frequencies, negative feedback keeps the resistance at the inverting input close to zero. As the frequency increases, the impedance looking into this input will increase from near zero to the open loop input resistance, due to bandwidth limitations, making the input seem inductive. If it is desired to keep the input impedance flatter, a series RC network can be inserted across the input. The resistor is chosen so that the parallel sum of it and R2 equals the desired termination resistance. The capacitance is set so that the pole determined by this RC network is about half the bandwidth of the op amp. This network is not important if the input resistor is much larger than the termination used. or if frequencies are relatively low. In some cases, the small peaking that occurs without the network can be of use in extending the -3 dB bandwidth.

AD844

Driving Large Capacitive Loads

Capacitive drive capability is 100 pF without an external network. With the addition of the network shown in Figure 31, the capacitive drive can be extended to over 10,000 pF, limited by internal power dissipation. With capacitive loads, the output speed becomes a function of the overdriven output current limit. Since this is roughly ±100 mA, under these conditions, the maximum slew rate into a 1000 pF load is ±100 V/μs. Figure 32 shows the transient response of an inverting amplifier (R1 = R2 = 1 kΩ) using the feed forward network shown in Figure 31, driving a load of 1000 pF.

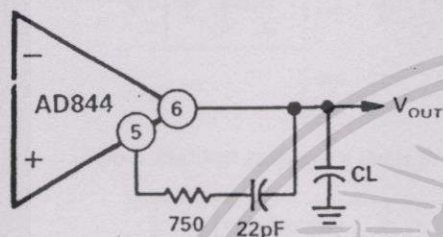


Figure 31. Feed Forward Network for Large Capacitive Loads

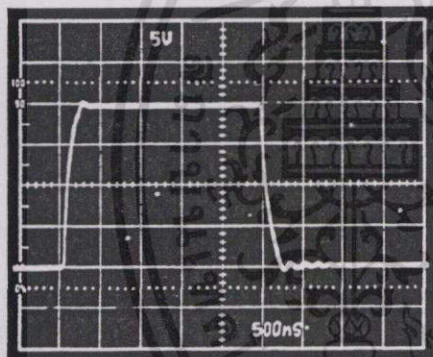


Figure 32. Driving 1000 pF CL with Feed Forward Network of Figure 31

Settling Time

Settling time is measured with the circuit of Figure 33. This circuit employs a false summing node, clamped by the two Schottky diodes, to create the error signal and limit the input signal to the oscilloscope. For measuring settling time, the ratio of R6/R5 is equal to R1/R2. For unity gain, R6 = R5 = 1 kΩ, and RL = 500 Ω. For the gain of -10, R5 = 50 Ω, R6 = 500 Ω and RL was not used since the summing network loads the output with approximately 275 Ω. Using this network in a unity-gain configuration, settling time is 100 ns to 0.1% for a -5 V to +5 V step with CL = 10 pF.

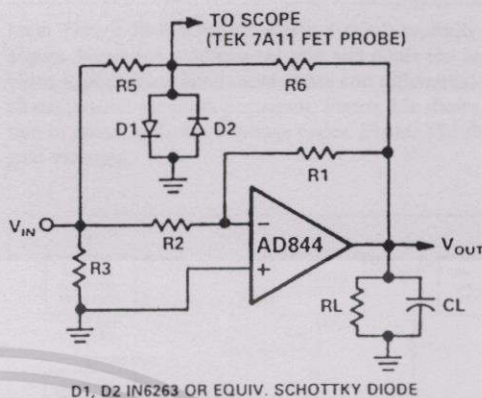


Figure 33. Settling Time Test Fixture

DC Error Calculation

Figure 34 shows a model of the dc error and noise sources for the AD844. The inverting input bias current, IBN, flows in the feedback resistor. IBP, the noninverting input bias current, flows in the resistance at Pin 3 (RP), and the resulting voltage (plus any offset voltage) will appear at the inverting input. The total error, VO, at the output is:

$$V_O = (I_{BP} R_P + V_{OS} + I_{BN} R_{IN}) \left(1 + \frac{R_1}{R_2} \right) + I_{BN} R_1$$

Since IBN and IBP are unrelated both in sign and magnitude, inserting a resistor in series with the noninverting input will not necessarily reduce dc error and may actually increase it.

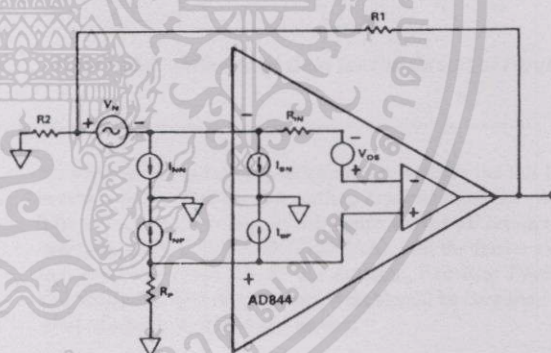


Figure 34. Offset Voltage and Noise Model for the AD844

Noise

Noise sources can be modeled in a manner similar to the dc bias currents, but the noise sources are Inn, Inp, Vn, and the amplifier induced noise at the output, VON, is:

$$V_{ON} = \sqrt{((I_{np} R_P)^2 + V_n^2) \left(1 + \frac{R_1}{R_2} \right)^2 + (I_{nn} R_1)^2}$$

Overall noise can be reduced by keeping all resistor values to a minimum. With typical numbers, R1 = R2 = 1k, RP = 0, Vn = 2 nV/√Hz, Inp = 10 pA/√Hz, Inn = 12 pA/√Hz, VON calculates to 12 nV/√Hz. The current noise is dominant in this case, as it will be in most low gain applications.

Applications—AD844

Video Cable Driver Using ±5 Volt Supplies

The AD844 can be used to drive low impedance cables. Using ±5 V supplies, a 100 Ω load can be driven to ±2.5 V with low distortion. Figure 35a shows an illustrative application which provides a noninverting gain of 2, allowing the cable to be reverse-terminated while delivering an overall gain of +1 to the

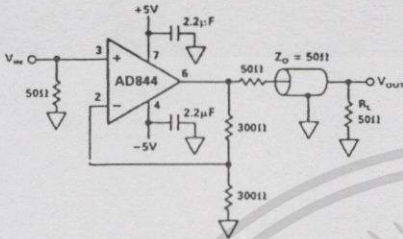


Figure 35a. The AD844 as a Cable Driver

load. The -3 dB bandwidth of this circuit is typically 30 MHz. Figure 35b shows a differential gain and phase test setup. In video applications, differential-phase and differential-gain characteristics are often important. Figure 35c shows the variation in phase as the load voltage varies. Figure 35d shows the gain variation.

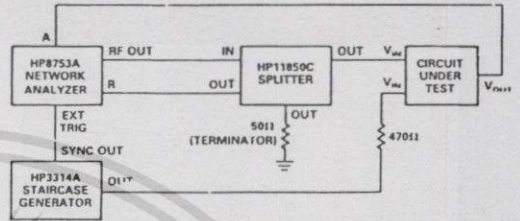


Figure 35b. Differential Gain/Phase Test Setup

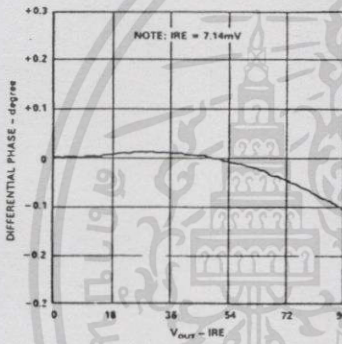


Figure 35c. Differential Phase for the Circuit of Figure 35a

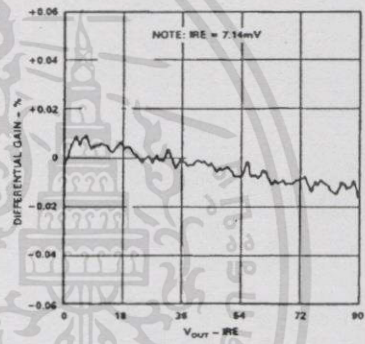


Figure 35d. Differential Gain for the Circuit of Figure 35a

High Speed DAC Buffer

The AD844 performs very well in applications requiring current-to-voltage conversion. Figure 36 shows connections for use with the AD568 current output DAC. In this application the bipolar offset is used so that the full-scale current is ±5.12 mA, which generates an output of ±5.12 V using the 1 kΩ application resistor on the AD568. Figure 37 shows the full-scale transient response. Care is needed in power supply

decoupling and grounding techniques to achieve the full 12-bit accuracy and realize the fast settling capabilities of the system. The unmarked capacitors in this figure are 0.1 μF ceramic (for example, AVX Type SR305C104KAA), and the ferrite inductors should be about 2.5 μH (for example, Fair-Rite Type 2743002122). The AD568 data sheet should be consulted for more complete details about its use.

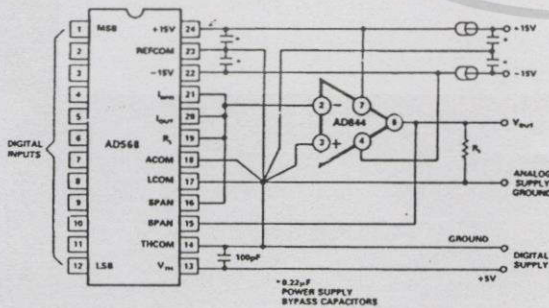


Figure 36. High Speed DAC Amplifier

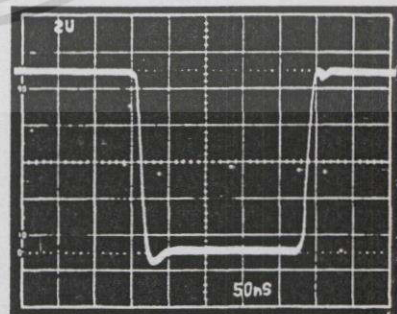


Figure 37. DAC Amplifier Full-Scale Transient Response

AD844

20 MHz Variable Gain Amplifier

The AD844 is an excellent choice as an output amplifier for the AD539 multiplier, in all of its connection modes. (See AD539 data sheet for full details.) Figure 38 shows a simple multiplier providing the output:

$$V_W = -\frac{V_X V_Y}{2V}$$

where V_X is the "gain control" input, a positive voltage of from 0 V to +3.2 V (max) and V_Y is the "signal voltage", nominally ± 2 V FS but capable of operation up to ± 4.2 V. The peak output in this configuration is thus ± 6.7 V. Using all four of the internal application resistors provided on the AD539 in parallel results in a feedback resistance of 1.5 k Ω , at which value the bandwidth of the AD844 is about 22 MHz, and is essentially independent of V_X . The gain at $V_X = 3.16$ V is +4 dB.

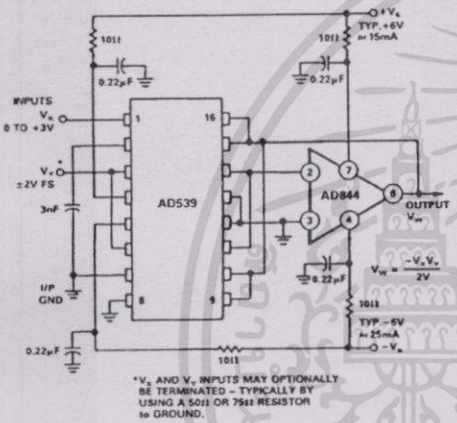


Figure 38. 20 MHz VGA Using the AD539

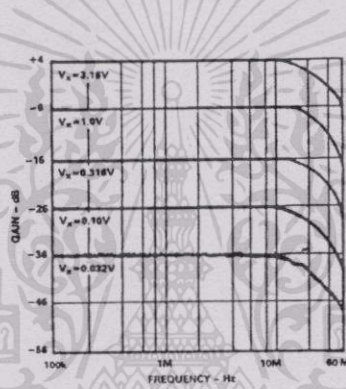


Figure 39. VGA AC Response

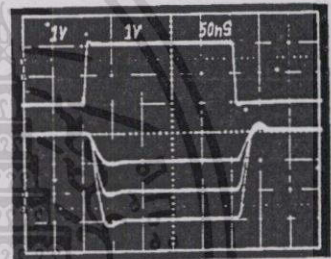
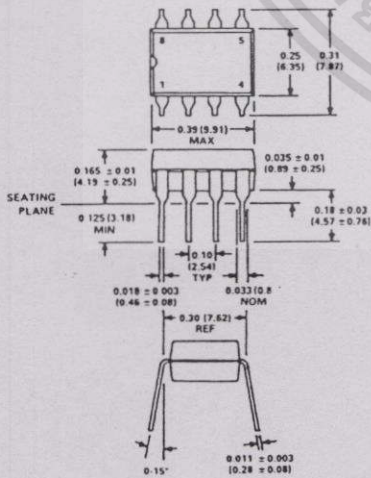


Figure 40. VGA Transient Response with $V_X = 1$ V, 2 V, and 3 V

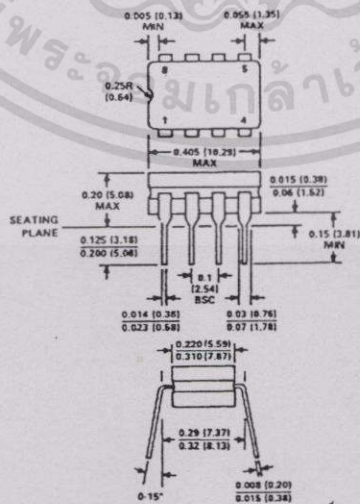
OUTLINE DIMENSIONS

Dimensions shown in inches and (mm).

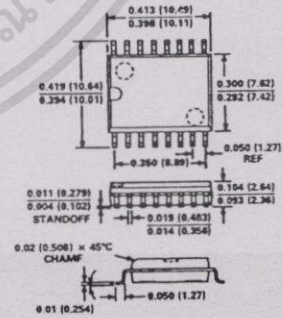
Mini-DIP (N) Package



Cerdip (Q) Package



16-Pin SOIC (R) Package



C1258b-5-9/90

PRINTED IN U.S.A.

REV. C

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ค.

ผลงานวิจัยที่ได้รับการตีพิมพ์ระหว่างศึกษา



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ISIC-99

8th International Symposium on
Integrated Circuits, Devices & Systems

8-10 September 1999
Grand Hyatt, Singapore



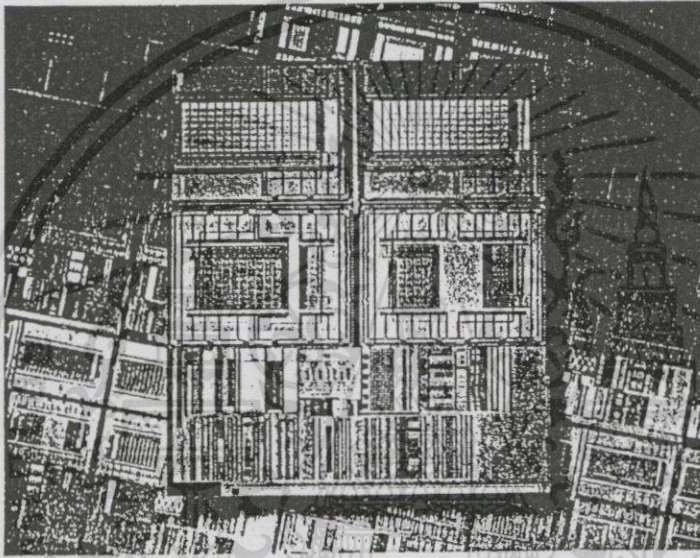
81

IEEE

*Networking
the World™*

IEEE Singapore Section

PROCEEDINGS

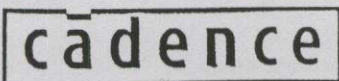


Organised by:
Nanyang Technological University
School of Electrical and Electronic Engineering



And
IEEE Singapore Section

Sponsored by:
Cadence Design Systems



Supported by:
IEEE Singapore Centre



IEEE Singapore Centre

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไป
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารที่

A DESIGN OF CURRENT-MODE ALL-PASS OSCILLATOR BASED ON CURRENT CONVEYOR CIRCUIT

Kobchai Dejhan, Siri Konthong, Sompong Wisetphanichkij,
Chuae Nokyoo, Fusak Cheevasuvit

Faculty of Engineering and Research Center for Communications and Information Technology
King Mongkut's Institute of Technology Ladkrabang, Ladkrabang, Bangkok 10520, Thailand.
Tel : 66-2-3269967, 66-2-3269081, Fax : 66-2-3269086
E-mail : kobchai@telelan.telecom.eng.kmitl.ac.th

Chatcharin Soonyeeakan

Faculty of Engineering, Kasem Bundit University, Patanakarn Road, Bangkok 10250. Thailand.

Abstract : This paper proposes an oscillator circuit design operating in current-mode all-pass network by using the second generation positive current conveyor (CCII) in incorporating with passive component to control the frequency. The feedback part is all-pass network consists of current conveyor, passive component and current mode signal amplifier. This current-mode oscillating circuit is able to generate the higher frequency when compared with the voltage-mode circuit.

1. INTRODUCTION

The current-mode circuits are widely used for high frequency range [1-9]. The all-pass feedback oscillator consists of two stages of all-pass network in cascable connection. the current signal amplifier is inverting type in order to oscillate the sinusoidal signal. The ideal characteristic of current conveyor is shown in Fig.1, the structure of current-mode all-pass oscillator is shown in Fig.2.

$$\begin{bmatrix} \dot{i}_y \\ V_x \\ \dot{i}_z \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 \\ 1 & 0 & 0 \\ 0 & \pm h & 0 \end{bmatrix} \begin{bmatrix} V_y \\ \dot{i}_x \\ V_z \end{bmatrix}$$

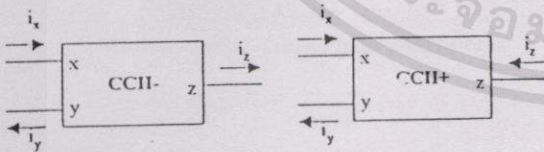


Fig.1 Current conveyor characteristic

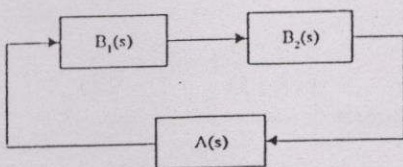


Fig.2 Current-mode all-pass oscillator diagram

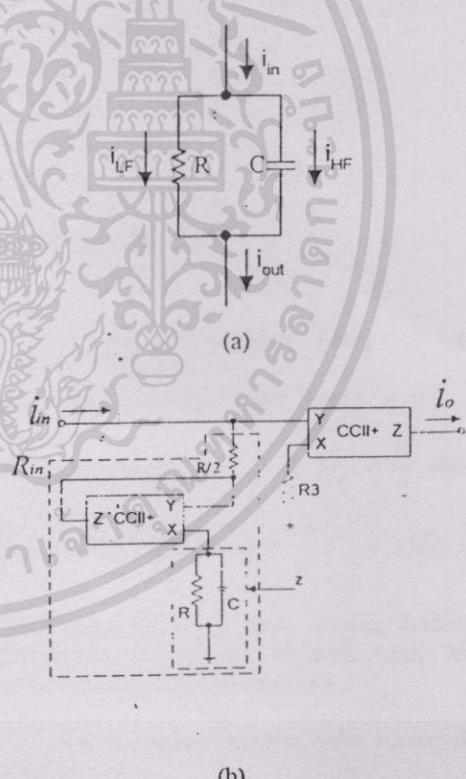


Fig.3 (a) Current-mode RC circuit
(b) First order current-mode all-pass network

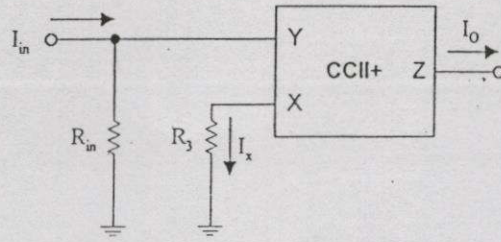


Fig.4 Current-mode oscillator circuit

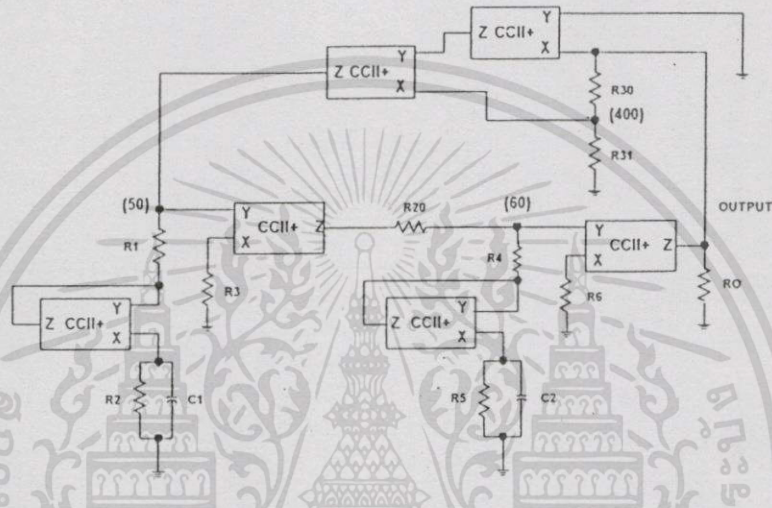


Fig.5 Proposed current-mode oscillator circuit

Fig.3(a) and (b) show the current-mode RC circuit and first order current-mode all-pass network, respectively.

Consider the circuit of Fig.3(a), the transfer function of low-pass filter is

$$B_{LP}(S) = \frac{1}{1 + S\tau} \tag{1}$$

the transfer function of high-pass filter is

$$B_{HP}(S) = \pm \frac{S\tau}{1 + S\tau} \tag{2}$$

$\tau = RC$, the different current of i_{LP} and i_{HP} will give the transfer function of all-pass network as shown in the equation

$$B_{AP}(S) = \pm \frac{(1 - S\tau)}{(1 + S\tau)} \tag{3}$$

The magnitude and phase of all-pass network can be obtained as follows;

$$|B_{AP}(j\omega)| = 1$$

$$\theta_{\phi}^{+}(\omega) = -2 \tan^{-1}(\omega\tau) \tag{5}$$

and $\theta_{\phi}^{-}(\omega) = \pi - 2 \tan^{-1}(\omega\tau) \tag{6}$

as $S = j\omega$. As $\theta_{\phi}^{+} = -\frac{\pi}{2}$ or $\theta_{\phi}^{-} = \frac{\pi}{2}$, then

$$(\omega\tau) \pm \frac{\tau}{2} = 1 \tag{7}$$

$B_1(s)$ and $B_2(s)$ in Fig.2 mean transfer function in current-mode for all-pass network, $A(s)$ means transfer function of current amplifier.

Fig.3(b) shows the first order current-mode all pass network.

$$R_{in} = \frac{R}{2} + (-Z) = \frac{R}{2} + \left(-\frac{R}{SRC + 1}\right)$$

$$\therefore R_{in} = \left(\frac{R}{2}\right) \left(\frac{SRC - 1}{SRC + 1}\right) \tag{8}$$

Fig.4 shows the current-mode oscillator circuit, thus the relations can be obtained

$$AI = \frac{I_o}{I_{in}} = \frac{R_{in}}{R_3} \quad (9)$$

Substitute eqⁿ (9) in eqⁿ(8), then

$$R_{in} = \left(\frac{R}{2}\right) \left(\frac{SRC - 1}{SRC + 1}\right) \quad (10)$$

$$\therefore A_I = \frac{I_o}{I_{in}} = \left(\frac{R}{2R_3}\right) \left(\frac{SRC - 1}{SRC + 1}\right) \quad (11)$$

A_I is current gain. Consider the current gain of the output current to the input current is equal to 1. This ratio does not vary with the frequency. As $\omega = \frac{1}{RC}$, the output phase is shifted 90°. The magnitude and phase can be carried out as follows;

$$\left| \frac{I_o(s)}{I_{in}(s)} \right| = \sqrt{\frac{R}{2R_3} \left(\frac{SRC - 1}{SRC + 1}\right)} \quad (12)$$

$$\frac{I_o(s)}{I_{in}(s)} = -2 \tan^{-1}(\omega RC) \quad (13)$$

3. RESULTS

Fig.5 shows the proposed current-mode oscillator circuit, the oscillating frequency depends on the values of R and C. It should fix the value of C and varying the value of R. Fig.6 shows the relations between magnitude versus frequency and phase versus frequency.

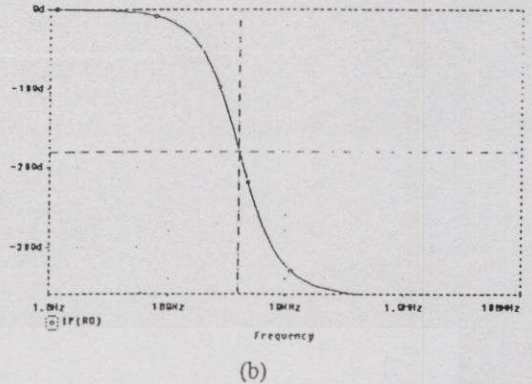
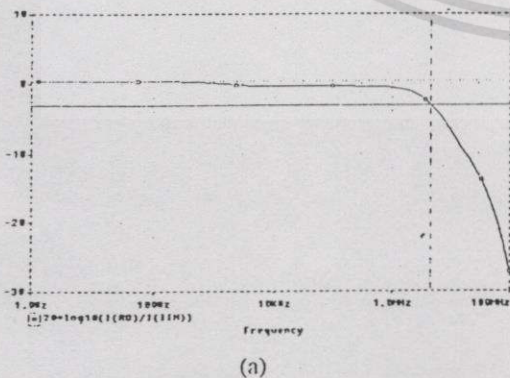


Fig. 6 (a). magnitude versus frequency. (b). phase versus frequency.

Fig.7 shows the sinusoidal waveform and its oscillating frequency, the total harmonic distortion is low about 0.04%, the oscillating frequency is up to 10 MHz.

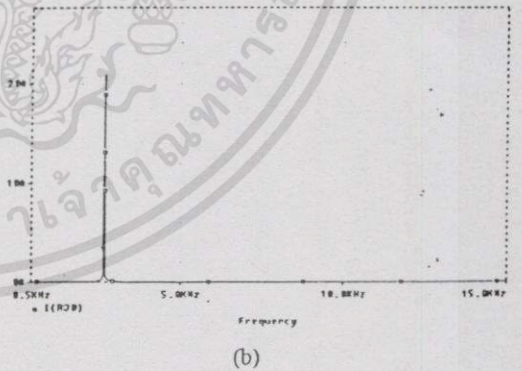
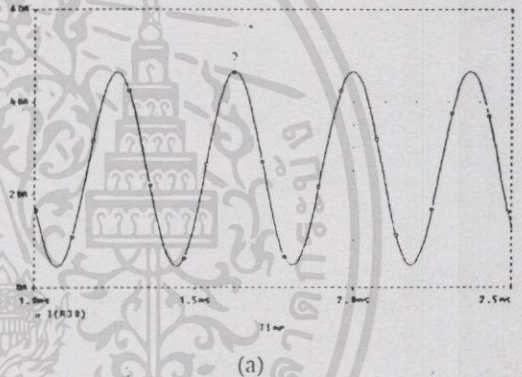


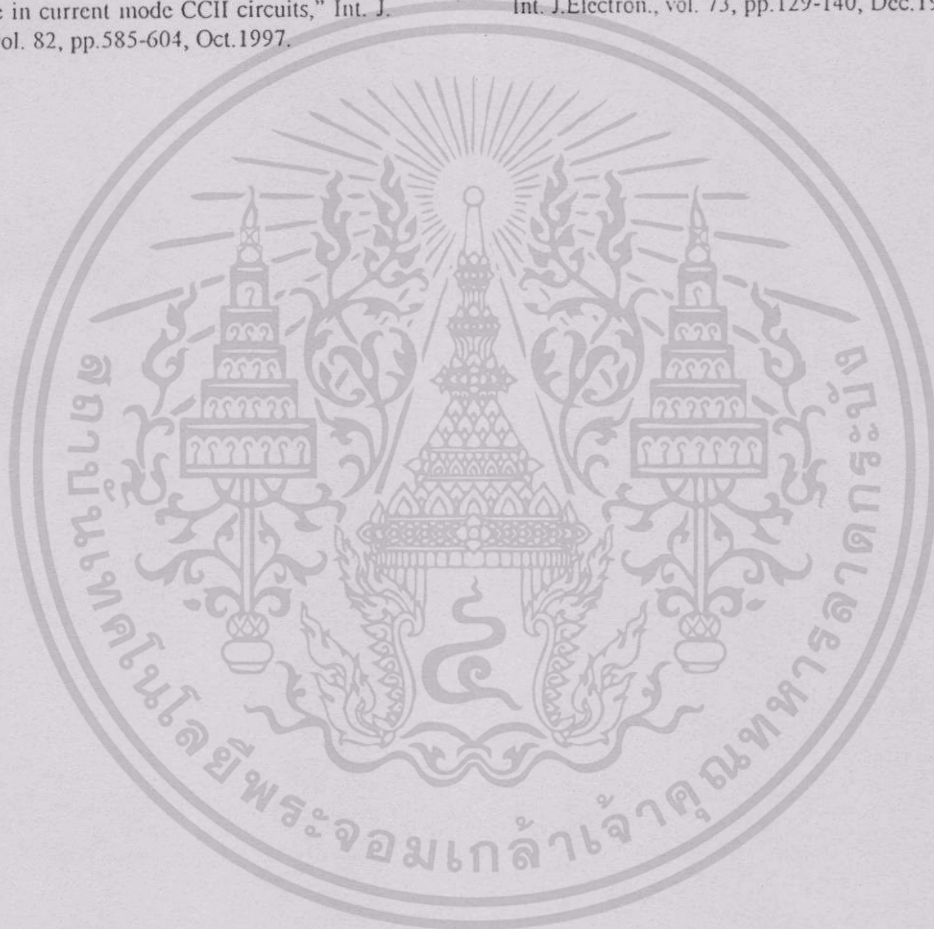
Fig. 7 (a). Oscillating frequency wave, (b). Oscillating frequency and its harmonics.

4. CONCLUSION

A current-mode all-pass oscillator is proposed based on current conveyor circuit. The oscillating frequency depends the variation of resistance. The total harmonic distortion is quite low. This circuit will be useful for using in wide range applications.

REFERENCES

- [1] M. Higashimura and Y. Fukui, "Realization of current mode all-pass networks using a current conveyor," *IEEE Trans. Circuit & Syst.*, vol.37, pp.660-661, May, 1990.
- [2] C. Toumazou and F.J. Lidgley, "Analogue IC design: The current mode approach," Peter Peregrinus Press, London, 1990.
- [3] K. Pal, "Realization of current conveyor all-pass networks," *Int. J. Electron.*, vol. 50, pp.165-168, Jan. 1981.
- [4] M.A. Soliman, "Theorems relating to port interchange in current mode CCII circuits," *Int. J. Electron.*, vol. 82, pp.585-604, Oct.1997.
- [5] G. Normand, "Transliner current conveyors," *Int. J. Electron.*, vol.59, pp.771-777, June 1985.
- [6] P.A. Martinez and S.Celma, "Design condition for sinusoidal oscillators using single CCII+," vol. 75, pp.87-90, Jan. 1993.
- [7] M. Higashimura and Y. Yutaka, "Realization of all-pass and notch filters using a single current conveyor," vol. 65, pp.823-828, Feb.1988.
- [8] M. Higashimura and Y. Yutaka, "Realization of all-pass networks using a single current conveyor," vol.65, pp.249-250, March 1988.
- [9] E. Bruun and O.H. Olesen, "Conveyor implementations of generic current mode circuits," *Int. J. Electron.*, vol. 73, pp.129-140, Dec.1992.



ประวัติผู้เขียน

นายศิริ ก้อนทอง เกิดเมื่อวันที่ 30 สิงหาคม พ.ศ. 2507 ที่จังหวัดปทุมธานี สำเร็จการศึกษาปริญญา ครุศาสตรบัณฑิต สาขาวิศวกรรมโทรคมนาคม จากสถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ปีการศึกษา 2536 ปัจจุบันทำงานที่บริษัทวิทยุการบินแห่งประเทศไทย จำกัด ที่ กรุงเทพฯ ตำแหน่งวิศวกรระบบ ประจำฝ่ายวิศวกรรม กองระบบวิศวกรรมติดตามอากาศยาน

