

ชุดปฏิบัติการวงจรคอมบิเนชัน โดยใช้ FPGA

LABORATORY SET ON COMBINATIONAL CIRCUIT USING FPGA



วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาครุศาสตรบัณฑิต สาขาวิชาวิศวกรรมไฟฟ้า

สาขาวิชาวิศวกรรมไฟฟ้า

คณะครุศาสตร์อุตสาหกรรม

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. 2552

KMITL-2009-ED-M-201-145

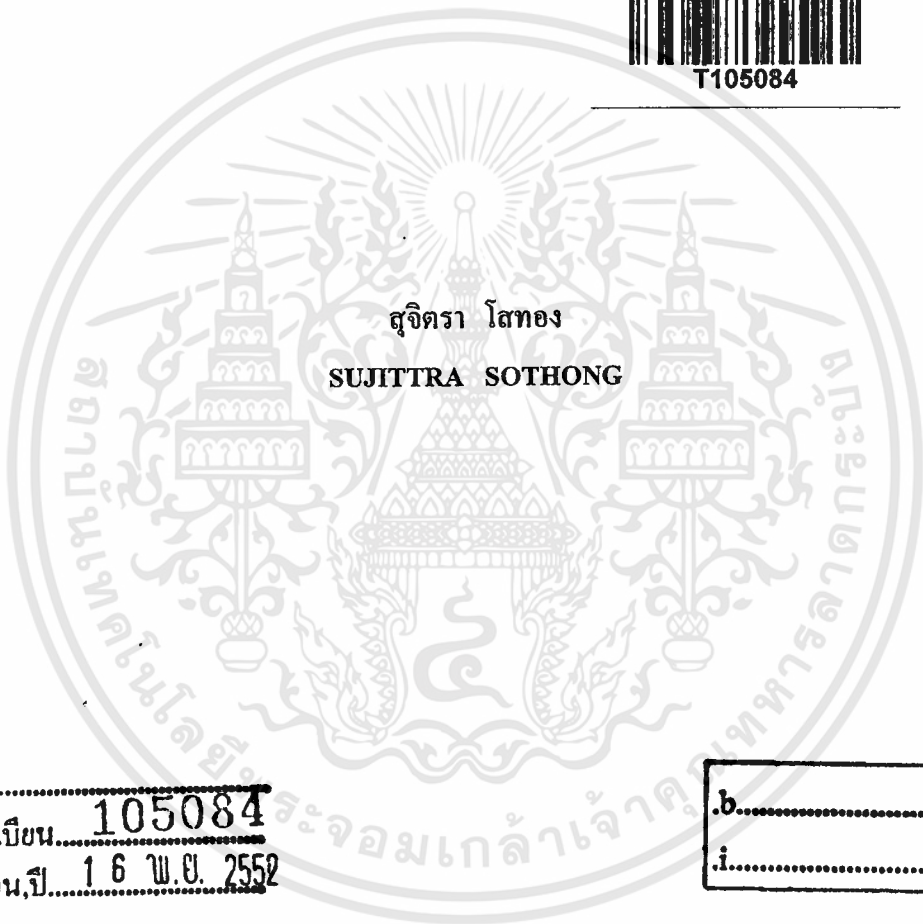
**สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง**

**ชุดปฏิบัติการวงจรคอมบิเนชัน โดยใช้ FPGA**

**LABORATORY SET ON COMBINATIONAL CIRCUIT USING FPGA**



T105084



สุจิตรา โสทอง  
SUJITTRA SOTHONG

เลขหมู่.....  
เลขทะเบียน..... **105084**  
วัน,เดือน,ปี..... **16 พ.ย. 2552**

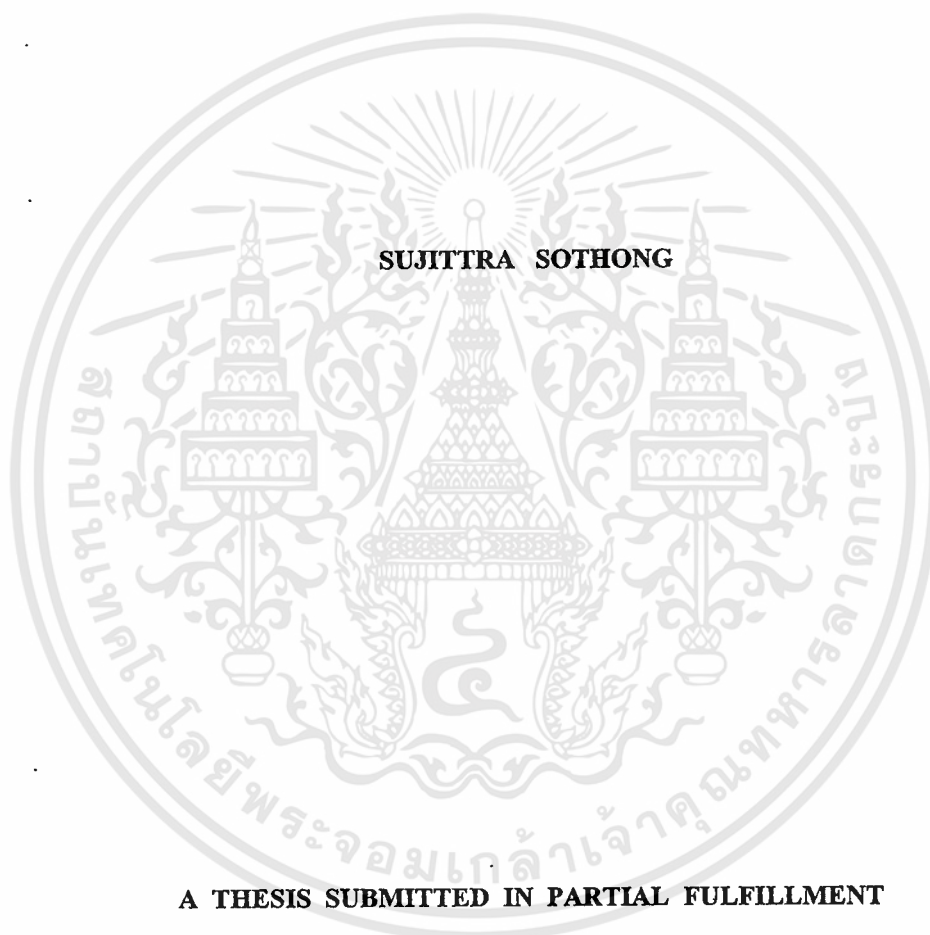
b.....  
i.....

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาครุศาสตรบัณฑิต  
สาขาวิชาวิศวกรรมไฟฟ้าสื่อสาร  
คณะครุศาสตรบัณฑิต  
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง  
พ.ศ. 2552

KMITL-2009-ED-M-231-145

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# **LABORATORY SET ON COMBINATIONAL CIRCUIT USING FPGA**



**A THESIS SUBMITTED IN PARTIAL FULFILLMENT  
OF THE REQUIREMENT FOR THE DEGREE OF  
MASTER OF SCIENCE IN INDUSTRIAL EDUCATION  
IN ELECTRICAL COMMUNICATIONS ENGINEERING  
FACULTY OF INDUSTRIAN EDUCATION  
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG**

**2009**

**KMITL-2009-ED-M-231-145**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



**COPYRIGHT 2009**

**FACULTY OF INDUSTRIAN EDUCATION**

**KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**คณะครุศาสตร์อุตสาหกรรม**  
**สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง**  
**ใบรับรองวิทยานิพนธ์**

**หัวข้อวิทยานิพนธ์** ชุดปฏิบัติการวงจรคอมบิเนชัน โดยใช้ FPGA  
**Laboratory Set on Combinational Circuit Using FPGA**

**นักศึกษา** นางสาวสุจิตรา โสทอง

**รหัสประจำตัว** 47065454

**ปริญญา** ครุศาสตร์อุตสาหกรรมมหาบัณฑิต

**สาขาวิชา** วิศวกรรมไฟฟ้าสื่อสาร

**อาจารย์ที่ปรึกษาวิทยานิพนธ์** รศ.ดร.สุรสิทธิ์ ราตรี

**อาจารย์ที่ปรึกษาวิทยานิพนธ์ร่วม** ผศ.ดร.พรพิมล อภิชัยสมิ

<b>คณะกรรมการสอบวิทยานิพนธ์</b>	<b>ลายมือชื่อ</b>
รศ.วิสุทธิ	[ลายมือชื่อ]
รศ.ดร.สุรสิทธิ์	[ลายมือชื่อ]
ผศ.ดร.พรพิมล	[ลายมือชื่อ]
รศ.พีระวุฒิ	[ลายมือชื่อ]
นอ.ดร.วีระชัย	[ลายมือชื่อ]

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง  
 วัน / เดือน / ปี ที่สอบ 21 พฤษภาคม 2552 เวลา 09.00 น. เป็นต้นไป  
**KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG**  
 สถานที่สอบ ณ ห้องสมาคมศิษย์เก่าบัณฑิตศึกษา คณะครุศาสตร์อุตสาหกรรม

คณะครุศาสตร์อุตสาหกรรมรับรองแล้ว

[ลายมือชื่อ]

(รองศาสตราจารย์ พีระวุฒิ สุวรรณจันทร์)

คณบดี คณะครุศาสตร์อุตสาหกรรม

วันที่.....21.....เดือน.....พฤษภาคม.....พ.ศ. 2552

หัวข้อวิทยานิพนธ์	ชุดปฏิบัติการวงจรคอมบิเนชัน โดยใช้ FPGA
นักศึกษา	นางสาวสุจิตรา โสทอง
รหัสประจำตัว	47065454
ปริญญา	ครุศาสตร์อุตสาหกรรมมหาบัณฑิต
สาขาวิชา	วิศวกรรมไฟฟ้าสื่อสาร
พ.ศ.	2552
อาจารย์ที่ปรึกษาวิทยานิพนธ์	รองศาสตราจารย์ ดร.สุรสิทธิ์ ราตรี
อาจารย์ที่ปรึกษาวิทยานิพนธ์ร่วม	ผู้ช่วยศาสตราจารย์ ดร.พรพิมล ฉายรัมย์

### บทคัดย่อ

การวิจัยครั้งนี้มีวัตถุประสงค์ เพื่อสร้างและหาคุณภาพของชุดปฏิบัติการวงจรคอมบิเนชัน โดยใช้ FPGA โดยตั้งสมมติฐานไว้ว่า ชุดปฏิบัติการวงจรคอมบิเนชัน โดยใช้ FPGA ที่สร้างขึ้น มีคุณภาพดี ( $\bar{X} = 3.50$ ) ขึ้นไป

ชุดปฏิบัติการวงจรคอมบิเนชัน โดยใช้ FPGA ประกอบด้วย ชุดปฏิบัติการ การ์ดไอซี จำนวน 17 เบอร์ พื้นฐานพร้อมอุปกรณ์การทดลอง และไบเนาะนำลำดับขั้นตอนการทดลอง

กลุ่มตัวอย่างที่ใช้ในการวิจัย เป็นอาจารย์ผู้สอนวิชาที่เกี่ยวกับเรื่องวงจรคอมบิเนชัน หลักสูตรประกาศนียบัตรวิชาชีพ ที่มีประสบการณ์สอนมากกว่า 5 ปี และมีวุฒิการศึกษาระดับปริญญาตรีขึ้นไป ประจำแผนกอิเล็กทรอนิกส์ สังกัดคณะกรรมการการอาชีวศึกษา จำนวน 15 คน โดยการสุ่มอย่างง่ายแบบเจาะจง

ผลการประเมินแบ่งออกเป็น 3 ด้าน ได้แก่ (1) ด้านรูปร่างและความสะดวกของชุดปฏิบัติการวงจรคอมบิเนชัน โดยใช้ FPGA ( $\bar{X} = 4.56$ , S.D. = 0.543) (2) ด้านไบเนาะนำลำดับขั้นตอนการทดลอง ( $\bar{X} = 4.48$ , S.D. = 0.521) (3) ด้านความเหมาะสมในการนำชุดปฏิบัติการไปใช้ในการเรียนการสอน ( $\bar{X} = 4.59$ , S.D. = 0.533)

ผลการวิจัยปรากฏว่าชุดปฏิบัติการวงจรคอมบิเนชัน โดยใช้ FPGA ที่สร้างขึ้นมีคุณภาพระดับ ดีมาก ด้วยค่าเฉลี่ยรวม ( $\bar{X} = 4.54$ , S.D. = 0.530) สามารถใช้เป็นชุดฝึกปฏิบัติการวิชาดิจิทัลที่มีเนื้อหาเกี่ยวกับวงจรคอมบิเนชันได้

<b>Thesis Title</b>	LABORATORY SET ON COMBINATIONAL CIRCUIT USING FPGA
<b>Student</b>	Miss. Sujitra Sothong
<b>Student ID</b>	47065454
<b>Degree</b>	Master of Science in Industrial Education
<b>Programme</b>	Electrical Communication Engineering
<b>Year</b>	2009
<b>Thesis Advisor</b>	Associate Professor Dr. Surasit Ratree
<b>Thesis Co-Adviser</b>	Assistant Professor Dr. Pornpimol Chairussamee

## ABSTRACT

The purposes of this research are to construct and find quality of the laboratory set on combinational circuit using FPGA. The hypothesis of this research is that the laboratory set has good quality or average value above 3.5 out of 5.

The laboratory set comprises of a training system, 17 basic IC cards with accessory, and a user manual.

The sampling group consists of 15 instructors selected by specific sampling. Each of them has teaching experience of more than 5 years in combinational circuit or related field, has at least bachelor degree, and currently works for electronics department of a technical college, under the vocational education committee.

The results in term of quality, evaluated by the sampling group, can be divided into 3 parts as following, (1) Shape and convenience to use of the set are rated in a very good level ( $\bar{X} = 4.56$ , S.D. = 0.543), (2) User manual is rated in a good level ( $\bar{X} = 4.48$ , S.D. = 0.543), (3) Suitability of using for laboratory teaching is rated in a very good level ( $\bar{X} = 4.59$ , S.D. = 0.533). Finally, the overall quality of the laboratory set is very good ( $\bar{X} = 4.54$ , S.D. = 0.530) in average.

## กิตติกรรมประกาศ

วิทยานิพนธ์ฉบับนี้สำเร็จลุล่วงได้เป็นอย่างดีด้วยความอนุเคราะห์จากรองศาสตราจารย์ ดร.สุรสิทธิ์ ราตรี อาจารย์ที่ปรึกษาวิทยานิพนธ์ และ ผู้ช่วยศาสตราจารย์ ดร.พรพิมล ฉายรัตน์ อาจารย์ผู้ที่ปรึกษาวิทยานิพนธ์ร่วมที่ได้กรุณาให้คำปรึกษาและแนะนำในการแก้ไขปรับปรุงข้อบกพร่องต่างๆในการทำวิจัยด้วยความเอาใจใส่เสมอมา ผู้วิจัยรู้สึกซาบซึ้งในความกรุณาและขอกราบขอบพระคุณเป็นอย่างสูง

ขอขอบพระคุณ คณะกรรมการสอบวิทยานิพนธ์ทุกท่าน ที่ให้คำแนะนำในการแก้ไขข้อบกพร่อง จนทำให้วิทยานิพนธ์สมบูรณ์ยิ่งขึ้น

ขอขอบพระคุณอาจารย์ทุกท่านที่ได้ประสิทธิ์ประสาทวิชาความรู้อันก่อให้เกิดประโยชน์ต่อการศึกษาค้นคว้า เพื่อเป็นข้อมูลในการทำวิทยานิพนธ์ จนประสบความสำเร็จลุล่วงไปได้ด้วยดี จึงขอกราบขอบพระคุณเป็นอย่างสูง

ขอขอบคุณอาจารย์จากวิทยาลัยเทคนิค ที่ให้ความอนุเคราะห์ในการทำการทดลองเพื่อเก็บรวบรวมข้อมูล ซึ่งเป็นกลุ่มตัวอย่างในงานวิจัยครั้งนี้ จนประสบผลสำเร็จตามวัตถุประสงค์ที่ตั้งไว้เป็นอย่างดี

ขอขอบพระคุณบิดา มารดา และ พี่ๆ ทุกคนในครอบครัวที่เป็นกำลังใจผลักดันให้ผู้วิจัยมีกำลังใจในการทำงานวิจัยครั้งนี้ จนประสบผลสำเร็จ รวมถึงเพื่อนๆ ที่ไม่ได้เอ่ยนามในที่นี้ ซึ่งให้ความช่วยเหลือเอาใจใส่ สนับสนุน ข้อมูลต่างๆ ด้านในการวิจัยได้เป็นอย่างดี จึงขอขอบคุณมา ณ ที่นี้ด้วย

ความดี หรือประโยชน์ ใดๆ ที่สามารถเกิดจากวิทยานิพนธ์นี้ ขอมอบแต่ บิดา มารดา ครู-อาจารย์ และผู้มีพระคุณทุกท่าน

สุจิตรา โสทอง

# สารบัญ

	หน้า
บทคัดย่อภาษาไทย.....	I
บทคัดย่อภาษาอังกฤษ.....	II
กิตติกรรมประกาศ.....	III
สารบัญ.....	IV
สารบัญตาราง.....	VI
สารบัญภาพ.....	VII
บทที่ 1 บทนำ.....	1
1.1 ความเป็นมาและความสำคัญของปัญหา.....	1
1.2 วัตถุประสงค์ของการวิจัย.....	2
1.3 สมมติฐานของการวิจัย.....	2
1.4 กรอบแนวคิดที่ใช้ในการวิจัย.....	2
1.5 ขอบเขตของการวิจัย.....	3
1.6 ข้อตกลงเบื้องต้นในการวิจัย.....	4
1.7 นิยามศัพท์เฉพาะที่ใช้ในการวิจัย.....	4
บทที่ 2 เอกสารและงานวิจัยที่เกี่ยวข้อง.....	5
2.1 การวิเคราะห์เนื้อหาวงจรคอมบิเนชันตามหลักสูตรที่เกี่ยวข้อง.....	5
2.2 วงจรคอมบิเนชัน.....	9
2.3 การสอนทักษะในการปฏิบัติ.....	10
2.4 การออกแบบและการสร้างชุดปฏิบัติการ.....	17
2.5 ลักษณะรายละเอียด IC ตระกูล FPGA.....	21
2.6 การหาคุณภาพ.....	28
2.7 งานวิจัยที่เกี่ยวข้อง.....	31
บทที่ 3 วิธีดำเนินการวิจัย.....	33
3.1 ขอบเขตของงานวิจัย.....	33
3.2 เครื่องมือที่ใช้ในการวิจัย.....	33
3.3 วิธีการเก็บรวบรวมข้อมูล.....	59
3.4 สถิติที่ใช้วิเคราะห์.....	59

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต่อ IV จนถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญ (ต่อ)

บทที่ 4 ผลการวิเคราะห์ข้อมูล.....	61
บทที่ 5 สรุปผลการวิจัย อภิปรายผลและข้อเสนอแนะ.....	65
5.1 สรุปผลการวิจัย.....	65
5.2 อภิปรายผล.....	68
5.3 ข้อเสนอแนะ.....	70
บรรณานุกรม.....	72
ภาคผนวก.....	74
ประวัติผู้เขียน.....	125



# สารบัญตาราง

ตารางที่	หน้า
2.1 แผนการสอน 18 สัปดาห์วิชาวงจรดิจิทัลเทคนิค.....	6
2.2 แผนการสอน 18 สัปดาห์วิชาวงจรพัลส์และดิจิทัล.....	8
4.1 การหาคุณภาพของชุดปฏิบัติการวงจรคอมบิเนชัน โดยใช้ FPGA โดยกลุ่มตัวอย่าง จำนวน 15 ท่านด้านรูปร่างและความสะดวกของชุดปฏิบัติการวงจรคอมบิเนชัน โดยใช้ FPGA.....	61
4.2 การหาคุณภาพของชุดปฏิบัติการวงจรคอมบิเนชัน โดยใช้ FPGA โดยกลุ่มตัวอย่าง จำนวน 15 ด้านไบเอนะนำลำดับขั้นตอนการทดลอง.....	62
4.3 การหาคุณภาพของชุดปฏิบัติการวงจรคอมบิเนชัน โดยใช้ FPGA โดยกลุ่มตัวอย่าง จำนวน 15 ด้านความเหมาะสมในการนำชุดปฏิบัติการไปใช้ในการเรียนการสอน.....	63
ข 1 ผลการวิเคราะห์ความสอดคล้องระหว่างแบบประเมินคุณภาพของชุดปฏิบัติการและ ไบเอนะนำลำดับขั้นตอนการทดลอง.....	79
ข 2 การหาคุณภาพของชุดปฏิบัติการวงจรคอมบิเนชัน โดยใช้ FPGA โดยผู้ทรงคุณวุฒิ จำนวน 5 ท่าน ด้านรูปร่างและความสะดวกของชุดปฏิบัติการวงจรคอมบิเนชัน โดยใช้ FPGA.....	80
ข 3 การหาคุณภาพของชุดปฏิบัติการวงจรคอมบิเนชัน โดยใช้ FPGA โดยผู้ทรงคุณวุฒิ จำนวน 5 ท่าน ด้านไบเอนะนำลำดับขั้นตอนการทดลอง.....	82
ข 4 การหาคุณภาพของชุดปฏิบัติการวงจรคอมบิเนชัน โดยใช้ FPGA โดยกลุ่มตัวอย่าง จำนวน 15 ท่านด้านรูปร่างและความสะดวกของชุดปฏิบัติการวงจรคอมบิเนชัน โดยใช้ FPGA.....	83
ข 5 การหาคุณภาพของชุดปฏิบัติการวงจรคอมบิเนชัน โดยใช้ FPGA โดยกลุ่มตัวอย่าง จำนวน 15 ด้านไบเอนะนำลำดับขั้นตอนการทดลอง.....	84
ข 6 การหาคุณภาพของชุดปฏิบัติการวงจรคอมบิเนชัน โดยใช้ FPGA โดยกลุ่มตัวอย่าง จำนวน 15 ด้านความเหมาะสมในการนำชุดปฏิบัติการไปใช้ในการเรียนการสอน.....	85

# สารบัญภาพ

ภาพที่	หน้า
2.1 วงจรคอมบิเนชัน.....	9
2.2 โครงสร้างภายในของ FPGA ตระกูล ACEX1K-10.....	23
2.3 การโปรแกรมลงในชิพ.....	24
3.1 บล็อกไดอะแกรมชุดปฏิบัติการวงจรคอมบิเนชัน โดยใช้ FPGA .....	36
3.2 สวิตช์อินพุต 16 จุด พร้อม LED แสดงผลการทำงาน.....	37
3.3 สวิตช์อินพุตที่ใช้ตรวจสอบการ์ดไอซี ทั้ง 4 ช่อง.....	38
3.4 จุดเชื่อมต่อของการการ์ด ไอซี ทั้ง 4 ช่อง.....	39
3.5 วงจรเอาต์พุตส่วนแสดงผลของชุดปฏิบัติการวงจรคอมบิเนชัน โดยใช้ FPGA.....	40
3.6 ส่วนประมวลผล Microcontroller.....	41
3.7 I/O BUS เป็นเส้นทางที่ใช้ในการรับส่งข้อมูลระหว่างไมโครคอนโทรลเลอร์กับ FPGA.....	42
3.8 ชุดปฏิบัติการวงจรคอมบิเนชัน โดยใช้ FPGA.....	43
3.9 ขั้นตอนการสร้างชุดปฏิบัติการวงจรคอมบิเนชัน โดยใช้ FPGA.....	46
3.10 ส่วนประกอบของชุดปฏิบัติการวงจรคอมบิเนชัน โดยใช้ FPGA.....	48
3.11 กล้องอุปกรณ์การทดลอง.....	49
3.12 ส่วนแสดงผลการทดลอง.....	49
3.13 ลักษณะการวางการ์ด ไอซี.....	51
3.14 วิธีการต่อวงจร.....	52
3.15 ส่วนแสดงผลด้านอินพุตและเอาต์พุต.....	53
3.16 ขั้นตอนการสร้างใบแนะนำลำดับขั้นตอนการทดลองเรื่องวงจรคอมบิเนชัน.....	56
3.17 ขั้นตอนการสร้างแบบประเมินคุณภาพของชุดปฏิบัติการ.....	59
จ.1 (ก) โครงสร้างภายในของการ์ด ไอซีแต่ละเบอร์.....	116
จ.1 (ข) โครงสร้างภายในของการ์ด ไอซีแต่ละเบอร์.....	117
จ.1 (ค) โครงสร้างภายในของการ์ด ไอซีแต่ละเบอร์.....	118
จ.2 (ก) ลายวงจรพิมพ์สวิตช์ของการ์ด ไอซีแต่ละเบอร์.....	129
จ.2 (ข) ลายวงจรพิมพ์สวิตช์ของการ์ด ไอซีแต่ละเบอร์.....	120
จ.2 (ค) ลายวงจรพิมพ์สวิตช์ของการ์ด ไอซีแต่ละเบอร์.....	121
ฉ.1 ตำแหน่งการวางอุปกรณ์ของชุดปฏิบัติการคอมบิเนชัน โดยใช้ FPGA .....	122
ฉ.2 แผ่นวงจรพิมพ์ชุดปฏิบัติการคอมบิเนชัน โดยใช้ FPGA .....	124

# บทที่ 1

## บทนำ

### 1.1 ความเป็นมาและความสำคัญของปัญหา

การเรียนการสอนในระบบอาชีวศึกษามีวิธีสอนอยู่ด้วยกันมากมายหลายวิธี แต่ละวิธีต่างก็มีข้อดี ข้อเสีย และข้อจำกัดเฉพาะอย่างแตกต่างกันไปตามประเภทของวิชาสอนนั้นๆ ทั้งนี้เนื่องมาจากวิธีการสอนอาจเหมาะสมสำหรับสถานการณ์แต่ละสถานการณ์หรือกรณีแต่ละกรณีเท่านั้น ผู้สอนจะขี้อเลือกวิธีสอนวิธีหนึ่งเป็นวิธีที่ดีที่สุดไม่ได้ ในบางครั้งอาจต้องผสมผสานวิธีสอนหลายๆ วิธีเข้าด้วยกัน เพื่อสอนในสถานการณ์เฉพาะอย่างตามความจำเป็น อย่างไรก็ตามในการสอนแต่ละครั้งจะพบวิธีการสอนที่นิยมใช้กันอยู่เสมอๆ โดยเฉพาะการถ่ายทอดความรู้สึกความสามารถแก่ช่างอุตสาหกรรมนั้นต้องใช้กลยุทธ์หรือวิธีการหลายๆ วิธีเข้ามาใช้ร่วมกัน ซึ่งเป็นลักษณะการจัดการเรียนการสอนที่แตกต่างจากการเรียนการสอนในสายสามัญทั่วไป

จากประสบการณ์การสอนในภาคปฏิบัติโดยเฉพาะในรายวิชาที่มีเนื้อหาเกี่ยวกับวงจรคอมพิวเนชัน เช่น วิชาการออกแบบวงจรดิจิทัล วิชาดิจิทัลเทคนิค วิชาวงจรพัลส์และดิจิทัลประเภทวิชาช่างอุตสาหกรรม ตามหลักสูตรประกาศนียบัตรวิชาชีพและประกาศนียบัตรวิชาชีพชั้นสูงในหัวข้อเรื่อง วงจรคอมพิวเนชัน ซึ่งเป็นหัวข้อเรื่องที่เป็นพื้นฐานสำคัญในการนำไปใช้ในการเรียนวิชาดิจิทัลที่มีระดับความยากขึ้นไป แต่การเรียนเรื่องวงจรคอมพิวเนชัน นั้นมีการทำงานของวงจรที่ค่อนข้างสลับซับซ้อนยากต่อการที่นักศึกษาจะทำความเข้าใจเนื้อหาได้อย่างถูกต้อง โดยเฉพาะในภาคปฏิบัติซึ่งเป็นเรื่องที่ต้องใช้จินตนาการค่อนข้างสูงในการทำความเข้าใจถึงโครงสร้างภายในของแต่ละวงจร รวมถึงการทดลองที่ไม่บรรลุตามวัตถุประสงค์ของแต่ละใบงานที่ได้กำหนดไว้

ในการเรียนการสอนฝึกภาคปฏิบัติก็เป็นวิธีการสอนอีกวิธีหนึ่ง ที่จะช่วยให้ผู้เรียนเกิดความเข้าใจในเนื้อหาวิชาทางภาคทฤษฎีที่เรียนมาแล้ว โดยได้มีการฝึกทดลองปฏิบัติเพื่อให้เกิดความเข้าใจและทักษะในการปฏิบัติอย่างเป็นขั้นตอน แต่จากประสบการณ์การสอนที่ผ่านมาของผู้วิจัย พบว่ายังมีปัญหาหลายประการด้วยกัน

สำหรับปัญหาที่เกิดขึ้นจากการเรียนการสอนหลักๆ ที่ทำให้ผู้วิจัยเห็นความสำคัญและเกิดแนวความคิดที่จะสร้างชุดปฏิบัติการนี้มาใช้ในการเรียนการสอนภาคปฏิบัติเนื่องมาจากเกิดความสับสนเนื่องในการใช้ขบประมาณเพื่อซื้อวัสดุฝึก เช่น ไอซีทีทีแอลรวมถึงแผงทดลองวงจรดิจิทัล ซึ่งเป็นวัสดุฝึกสำคัญที่ใช้ทำการทดลอง ส่วนใหญ่นั้นมักเกิดการเสียหายเป็นประจำสาเหตุที่ทำให้ไอซีทีทีแอลเหล่านั้นเสียหาย เช่น เกิดจากการที่นักศึกษาเดินสายไฟในการทดลอง

ระหว่างตัวไอซีที่ที่แอลกับแผงทดลองไม่ถูกต้อง หรือเกิดจากการที่นักศึกษาติดตั้งตัวไอซีที่ที่แอลกลับขั้วลงบนแผงทดลอง หรือเกิดจากการที่นักศึกษาลอดตัวไอซีที่ที่แอลออกจากแผงทดลองโดยขาดความระมัดระวัง ดังนั้น จากสาเหตุดังกล่าวนี้ ทำให้เกิดการเสียหายทั้งกับตัวไอซีที่ที่แอลและแผงทดลอง การแก้ปัญหาดังกล่าวเป็นปัญหาอย่างยิ่งสำหรับอาจารย์ผู้สอนในเนื้อหาเรื่องวงจรคอมบิเนชัน ซึ่งมีอัตราส่วนระหว่างอาจารย์ผู้สอนกับนักเรียนต่างกันมาก อาจารย์ผู้สอนจำเป็นต้องคอยดูแลนักศึกษาอย่างเต็มที่ มิฉะนั้นแล้วจะเกิดการเสียหายต่อวัสดุและแผงทดลองได้

จากปัญหาดังกล่าว จึงทำให้นักศึกษาที่ศึกษาตามหลักสูตรแล้ว ส่วนมากไม่บรรลุตามวัตถุประสงค์ของรายวิชาที่กำหนดไว้ เช่น ทักษะในการใช้เครื่องมือและอุปกรณ์ สามารถแก้ปัญหาที่เกิดขึ้นในขณะปฏิบัติได้ และมีจินตนาการในการปฏิบัติงานที่ดี

ทางเลือกหนึ่งที่ผู้วิจัยสนใจที่จะแก้ปัญหาคือ การนำเนื้อหาที่ต้องการให้นักศึกษาเกิดความรู้ความเข้าใจและสามารถทดลองตามใบงานในเนื้อหาวงจรคอมบิเนชัน ได้อย่างถูกต้องตามคุณสมบัติทางด้านทฤษฎีที่กล่าวไว้และบรรลุตามวัตถุประสงค์ของแต่ละใบงานโดยสร้างเป็นชุดปฏิบัติการวงจรคอมบิเนชัน โดยใช้ FPGA ( Field Programmable Gate Array ) ที่มีเทคโนโลยีที่ทันสมัยกับโลกยุคปัจจุบันที่มีการพัฒนาไปอย่างต่อเนื่อง และที่สำคัญสามารถโปรแกรมได้หลายครั้ง จึงทำให้ง่ายในการแก้ไขและพัฒนาโดยไม่ต้องเสียค่าใช้จ่ายเพิ่มเติมแต่อย่างใด จึงเป็นทางเลือกหนึ่งสำหรับผู้ทำวิจัยคิดว่าน่าจะแก้ปัญหาดังกล่าวได้

## 1.2 วัตถุประสงค์ของการวิจัย

1. เพื่อสร้างชุดปฏิบัติการวงจรคอมบิเนชัน โดยใช้ FPGA
2. เพื่อหาคุณภาพของชุดปฏิบัติการวงจรคอมบิเนชัน โดยใช้ FPGA

## 1.2 สมมติฐานของการวิจัย

ชุดปฏิบัติการวงจรคอมบิเนชันโดยใช้ FPGA ที่สร้างขึ้นมีคุณภาพดีหรือในระดับเกณฑ์การประเมิน 3.5 ขึ้นไป

## 1.4 กรอบแนวคิดที่ใช้ในการวิจัย

การวิจัยครั้งนี้ ผู้วิจัยมีแนวคิดที่จะสร้างเป็นชุดปฏิบัติการวงจรคอมบิเนชัน โดยใช้ FPGA ( Field Programmable Gate Array ) ที่มีเทคโนโลยีที่ทันสมัยและที่สำคัญสามารถโปรแกรมได้หลายครั้ง จึงทำให้ง่ายในการแก้ไขและพัฒนาโดยไม่ต้องเสีย ค่าใช้จ่ายเพิ่มเติมแต่อย่างใด ในเรื่องวงจรคอมบิเนชันที่มีเนื้อหาสอดคล้องกับรายวิชาต่างๆ อาทิเช่น วิชาการออกแบบวงจรดิจิทัล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วิชาจิตวิทยา เทคนิค วิชาวงจรพัลส์และดิจิทัล ประเภทวิชาช่างอุตสาหกรรม ตามหลักสูตร ประกาศนียบัตรวิชาชีพ มีแนวทางการออกแบบและสร้างชุดปฏิบัติการโดยยึดขั้นตอน หลักการ ออกแบบ ดังนี้ (วัลลภ จันทร์ตระกูล. 2543 : 111 – 114)

1. กำหนดจุดประสงค์ในการนำอุปกรณ์ทดลองหรือสาธิตไปใช้ในการสอน
2. กำหนดหน้าที่ของอุปกรณ์
3. ศึกษาพิจารณาปัจจัยที่จะทำให้อุปกรณ์ทำงานได้ตามรายการหน้าที่
4. วิเคราะห์ และตัดสินใจเลือกชิ้นส่วนประกอบของอุปกรณ์
5. สร้างต้นแบบ และตรวจสอบ
6. เขียนแบบงาน
7. การเตรียมเอกสารประกอบ

### 1.5 ขอบเขตของการวิจัย

ในการวิจัยครั้งนี้มีขอบเขตในการวิจัยดังนี้

#### 1.5.1 ประชากร

ประชากรที่ผู้วิจัยใช้ในการศึกษาค้นคว้าครั้งนี้ เป็นอาจารย์ผู้สอนวิชาที่เกี่ยวข้องเรื่องวงจร คอมพิวเตอร์ หลักสูตรประกาศนียบัตรวิชาชีพ

#### 1.5.2 กลุ่มตัวอย่าง

กลุ่มตัวอย่างเป็นอาจารย์ผู้สอนวิชาที่เกี่ยวข้องเรื่องวงจรคอมพิวเตอร์ หลักสูตร ประกาศนียบัตรวิชาชีพ ที่มีประสบการณ์สอนมากกว่า 5 ปี และมีวุฒิกศีกษาระดับปริญญาตรี ขึ้นไปจำนวน 15 คน และสุ่มอย่างง่ายจากประชากรแบบเจาะจง

#### 1.5.3 เนื้อหาที่ใช้ในการทดลองเรื่องวงจรคอมพิวเตอร์ ประกอบด้วย

- ใบงานที่ 1 ลอจิกเกตเบื้องต้น
- ใบงานที่ 2 การใช้งานแนนด์เกตและนอร์เกต
- ใบงานที่ 3 พีชคณิตบูลีนและวงจรคอมพิวเตอร์เบื้องต้น
- ใบงานที่ 4 การออกแบบวงจรคอมพิวเตอร์
- ใบงานที่ 5 วงจรมัลติเพล็กซ์และวงจรมัลติเพล็กซ์
- ใบงานที่ 6 วงจรเข้ารหัส
- ใบงานที่ 7 วงจรถอดรหัส
- ใบงานที่ 8 วงจรบวกเลขไบนารี
- ใบงานที่ 9 วงจรลบเลขไบนารี
- ใบงานที่ 10 วงจรเปรียบเทียบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 1.6 ข้อตกลงเบื้องต้นในการวิจัย

1. ชุดปฏิบัติการวงจรคอมบิเนชัน โดยใช้ FPGA ที่สร้างขึ้นจะใช้ไอซีตระกูล ACEX1K-10 Socket แบบ PLCC ขนาด 20 ขา เป็นตัวประกอบหลักพร้อมโปรแกรมประกอบ คือ MAX + Plus II ซึ่งเป็นเทคโนโลยีของบริษัท Altera

## 1.7 นิยามศัพท์เฉพาะที่ใช้ในการวิจัย

เพื่อความเข้าใจที่ถูกต้องตามวัตถุประสงค์ของการวิจัย จึงกำหนดความหมายของคำต่าง ๆ ที่ใช้ในการวิจัย ดังนี้คือ

1.7.1 ชุดทดลอง หมายถึง ชุดปฏิบัติการวงจรคอมบิเนชัน โดยใช้ FPGA ใบแนะนำลำดับขั้นตอนการทดลองและคู่มือการใช้งานวงจรคอมบิเนชัน ตามหลักสูตรระดับประกาศนียบัตรวิชาชีพและระดับประกาศนียบัตรวิชาชีพชั้นสูง ประเภทวิชาช่างอุตสาหกรรม

1.7.2 แบบประเมินคุณภาพ หมายถึง เครื่องมือที่เป็นเอกสารแบบประเมินคุณภาพของชุดปฏิบัติการและใบแนะนำลำดับขั้นตอนการทดลอง ที่ผู้วิจัยสร้างขึ้นเป็นรูปแบบการให้คะแนนในแต่ละรายการประเด็นมีค่าระดับคุณภาพตั้งแต่ 1 ถึง 5 สามารถบันทึก และแสดงข้อมูลที่ได้จากการประเมินของผู้ทรงคุณวุฒิ

1.7.3 ผู้ทรงคุณวุฒิ หมายถึง ผู้ที่เชี่ยวชาญด้านการออกแบบ FPGA หรือเป็นผู้ฝึกอบรมเกี่ยวกับการออกแบบ FPGA หรือทำงานวิจัยที่เกี่ยวข้องกับงานด้านการออกแบบ FPGA และมีวุฒิการศึกษาระดับปริญญาตรีขึ้นไป ทำหน้าที่ประเมินคุณภาพของชุดปฏิบัติการ

1.7.4 คุณภาพของชุดปฏิบัติการ หมายถึง การประเมินรายการประเด็นต่างๆ ของชุดปฏิบัติการ และใบแนะนำลำดับขั้นตอนการทดลองที่วัดได้จากแบบประเมินคุณภาพโดยผู้ทรงคุณวุฒิ ซึ่งมีค่าคะแนนเฉลี่ยไม่ต่ำกว่า 3.50

## บทที่ 2

# เอกสารและงานวิจัยที่เกี่ยวข้อง

ในการศึกษาเอกสารและผลงานวิจัยที่เกี่ยวข้องในการวิจัยเพื่อสร้างชุดปฏิบัติการวงจรคอมบิเนชัน โดยใช้ FPGA ผู้วิจัยได้ศึกษาเอกสารและผลงานวิจัยต่างๆ ดังสรุปเป็นหัวข้อดังนี้คือ

- 2.1 การวิเคราะห์เนื้อหาวงจรคอมบิเนชันตามหลักสูตรที่เกี่ยวข้อง
- 2.2 วงจรคอมบิเนชัน
- 2.3 การสอนทักษะในการปฏิบัติ
- 2.4 การออกแบบและการสร้างชุดทดลอง
- 2.5 ลักษณะรายละเอียด IC ตระกูล FPGA
- 2.6 การหาคุณภาพ
- 2.7 งานวิจัยที่เกี่ยวข้อง

### 2.1 การวิเคราะห์เนื้อหาวงจรคอมบิเนชันตามหลักสูตรที่เกี่ยวข้อง

ซึ่งเนื้อหาเรื่องวงจรคอมบิเนชันนี้เป็นเนื้อหาที่ถูกบรรจุอยู่ด้วยกันหลายวิชา อาทิเช่น วิชาดิจิทัลเทคนิค วิชาวงจรพัลส์และดิจิทัล ประเภทวิชาช่างอุตสาหกรรม ตามหลักสูตรประกาศนียบัตรวิชาชีพ

วิชาวงจรดิจิทัลเทคนิค รหัสวิชา 2104-2116 ตามหลักสูตรประกาศนียบัตรวิชาชีพ สาขาวิชาช่างอิเล็กทรอนิกส์ พ.ศ. 2545 สำนักงานคณะกรรมการการอาชีวศึกษา มีรายละเอียดดังนี้

- จุดประสงค์รายวิชา
1. เพื่อให้มีความเข้าใจระบบเลขฐานและรหัส
2. เพื่อให้มีความเข้าใจลอจิกฟังก์ชันต่างๆ ตารางความจริงและสัญลักษณ์ลอจิกเกต
3. เพื่อให้มีความเข้าใจวงจร Combination Logic และวงจร Sequential
4. เพื่อให้มีทักษะในการหาคุณสมบัติของ Logic gate จากคู่มือ
5. เพื่อให้มีทักษะในการต่อวงจร Logic gate Combination Logic วงจรพัลส์และวงจร

Sequential แบบต่าง ๆ

6. เพื่อให้มีกิจนิสัยในการทำงาน

มาตรฐานรายวิชา

1. เข้าใจหลักการของระบบเลขฐานและรหัส
2. วัดและทดสอบวงจร Logic และวงจรพัลส์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### คำอธิบายรายวิชา

ศึกษาและปฏิบัติ เกี่ยวกับ ระบบเลขฐานต่างๆ รหัสตัวเลข Logic function ตารางความจริง และสัญลักษณ์พีชคณิตบูลีน วงจร Combination วงจรพัลส์ และวงจร Sequential

รายละเอียดเนื้อหาการสอนในรายวิชาวงจรดิจิทัลเทคนิค รหัสวิชา 2104-2116 ตามหลักสูตรประกาศนียบัตรวิชาชีพ ใช้เวลาเรียน 4 คาบ / สัปดาห์ มีเนื้อหาดังตารางที่ 2.1

ตารางที่ 2.1 แผนการสอน 18 สัปดาห์วิชาวงจรดิจิทัลเทคนิค

สัปดาห์ที่	เนื้อเรื่อง	จำนวนคาบ	
		ทฤษฎี	ปฏิบัติ
1	การเปลี่ยนเลขฐานแบบต่างๆ	4	-
2-3	การลดรูปสมการบูลีนและวงจรลอจิก	4	4
4-5	การออกแบบวงจรคอมบิเนชัน	4	4
6	การออกแบบวงจรมัลติเพล็กซ์	2	2
7	การออกแบบวงจรดีมัลติเพล็กซ์	2	2
8-9	การออกแบบวงจรเอ็นโค้ดเดอร์และวงจรถิโค้ดเดอร์	4	4
10	ประเมินผลกลางภาค	4	-
11	การออกแบบวงจรคอมพิวเตอร์	2	2
12	การออกแบบวงจรโมโนสเตเบิล	2	2
13	การออกแบบวงจรสัญญาณนาฬิกา	2	2
14	การวิเคราะห์วงจรฟลิปฟล็อป	2	2
15-16	การออกแบบวงจรรนับ	4	4
17	การออกแบบวงจรรีจิสเตอร์	2	2
18	ประเมินผลปลายภาค	4	-
	<b>รวม</b>	<b>42</b>	<b>30</b>

วิชาวงจรพัลส์และดิจิทัล รหัสวิชา 2104-2207 ตามหลักสูตรประกาศนียบัตรวิชาชีพ สาขาวิชาช่างอิเล็กทรอนิกส์ พ.ศ. 2545 สำนักงานคณะกรรมการการอาชีวศึกษา มีรายละเอียดดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### จุดประสงค์รายวิชา

1. เพื่อให้มีความเข้าใจ พื้นฐานของรูปสัญญาณแบบต่าง ๆ และการแปลงรูปสัญญาณไฟฟ้า
2. เพื่อให้มีความเข้าใจเกี่ยวกับวงจรพัลส์ และการทำงานของระบบวงจรดิจิทัลเบื้องต้น
3. เพื่อให้มีทักษะในการประกอบวงจรพัลส์สวิตชิง และวงจรดิจิทัลแบบต่าง ๆ
4. เพื่อให้มีทักษะในการใช้เครื่องมือและอุปกรณ์ในวงจรพัลส์และดิจิทัล
5. เพื่อให้มีกิจนิสัยในการค้นคว้าหาความรู้เพิ่มเติมและปฏิบัติงานด้วยความละเอียด

รอบคอบ และปลอดภัย

### มาตรฐานรายวิชา

1. เข้าใจหลักการวิเคราะห์วงจรพัลส์และดิจิทัล
2. วัดและทดสอบวงจรแปลงรูปสัญญาณไฟฟ้า
3. วัดและทดสอบวงจรทรานซิสเตอร์สวิตซ์ และวงจรถูกกำเนิดสัญญาณพัลส์
4. วัดและทดสอบวงจรดิจิทัลคอมบิเนชัน
5. วัดและทดสอบวงจรดิจิทัลซีแควนเชียล

### คำอธิบายรายวิชา

ศึกษาและปฏิบัติเกี่ยวกับ รูปร่างสัญญาณไฟฟ้า ค่าพารามิเตอร์ วงจรแปลงรูปสัญญาณ ดิฟเฟอเรนเชียลเตอร์ อินดิเคเตอร์ คลิปเปอร์ แคลมเปอร์ ทรานซิสเตอร์สวิตซ์ ชมิตต์ทริกเกอร์ มัลติไวเบรเตอร์ ฟลิปฟลอป แบบต่าง ๆ การกำหนดสัญญาณเกตต่าง ๆ หน่วยความจำ ระบบตัวเลข การลดรูปคณิตศาสตร์ทางลอจิก การเข้ารหัส การถอดรหัส การนับ การแสดงผล ไดอะแกรมต่าง ๆ ประกอบและทดสอบวงจรต่าง ๆ ในงานพัลส์และดิจิทัล เช่น วงจร Matrix 3 CHANNEL วงจรแปลงรูปสัญญาณ SQUARE/RAM วงจรแคลมเปอร์ ทรานซิสเตอร์สวิตซ์ มัลติไวเบรเตอร์ ไทม์เมอร์ วงจรนับ วงจรกำเนิดสัญญาณ

รายละเอียดเนื้อหาการสอนในรายวิชาวงจรพัลส์และดิจิทัล รหัสวิชา 2104-2207 ตามหลักสูตรประกาศนียบัตรวิชาชีพ ใช้เวลาเรียน 3 คาบ / สัปดาห์ มีเนื่อหาดังตารางที่ 2.2

ตารางที่ 2.2 แผนการสอน 18 สัปดาห์วิชาวงจรพัลส์และดิจิทัล

สัปดาห์ที่	เนื้อเรื่อง	จำนวนคาบ	
		ทฤษฎี	ปฏิบัติ
1-2	การเปลี่ยนเลขฐานแบบต่างๆ	6	-
3	รหัสเลขฐานแบบต่างๆ	3	-
4-5	ลอจิกเกต	3	3
6	ชนิดของวงจรลอจิกเกต	1	2
7-8	พีชคณิตบูลีน	3	3
9	การประเมินผลกลางภาค	3	-
10	การเขียนและการออกแบบวงจรลอจิก	1	2
11-12	แผนผังคาร์นอห์	3	3
13-14	คณิตศาสตร์ลอจิก	3	3
15	หลักการของอิเล็กทรอนิกส์สวิตชิง	3	-
16-17	วงจรมัลติไวเบรเตอร์และ ไอซี ไทมเมอร์	3	3
18	ประเมินผลปลายภาค	3	-
	รวม	35	19

จากการวิเคราะห์เนื้อหาเรื่องวงจรคอมบิเนชันตามหลักสูตรรายวิชาที่เกี่ยวข้องแล้ว สามารถจำแนกเรื่องการเรียนรู้การสอนเพื่อให้ผู้เรียนสามารถปฏิบัติงานในภาคปฏิบัติได้ดังนี้

ใบงานที่ 1 ลอจิกเกตเบื้องต้น

ใบงานที่ 2 การใช้งานเนนค์เกตและนอร์เกต

ใบงานที่ 3 พีชคณิตบูลีนและวงจรคอมบิเนชันเบื้องต้น

ใบงานที่ 4 การออกแบบวงจรคอมบิเนชัน

ใบงานที่ 5 วงจรมัลติเพล็กซ์และวงจรมัลติเพล็กซ์

ใบงานที่ 6 วงจรเข้ารหัส

ใบงานที่ 7 วงจรถอดรหัส

ใบงานที่ 8 วงจรบวกเลขไบนารี

ใบงานที่ 9 วงจรลบเลขไบนารี

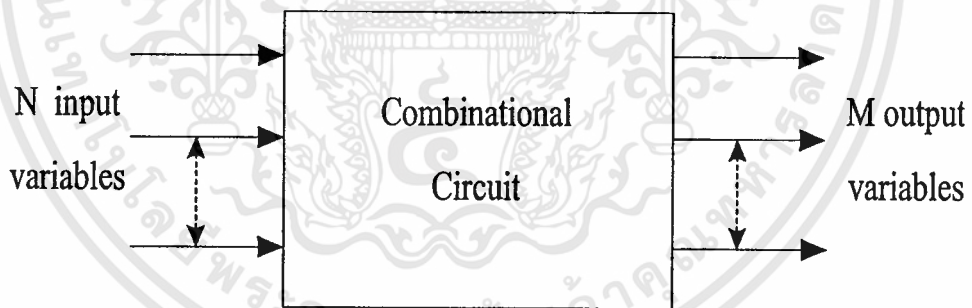
ใบงานที่ 10 วงจรเปรียบเทียบ

## 2.2 วงจรคอมบิเนชัน

วงจรประเภทคอมบิเนชันหรือวงจรรวมอุปกรณ์ตัวลอจิก (Mixed Logic) สามารถจัดแบ่งได้เป็นหลากหลายประเภทด้วยกัน วงจรที่สามารถจัดอยู่ในกลุ่มของวงจรคอมบิเนชัน คือ วงจรลอจิกที่นำมาต่อกันโดยทั่วไป แต่มีข้อแม้ว่าเป็นวงจรลอจิกเท่านั้น จะต้องไม่มีส่วนของการป้อนกลับสัญญาณจากด้านเอาต์พุตมาสู่ด้านอินพุต หรือด้านออกสัญญาณสู่ด้านเข้าสัญญาณของวงจรลอจิกนั้นๆ ประเภทของวงจรคอมบิเนชันสามารถแบ่งออกได้เป็น 3 กลุ่ม ดังนี้ คือ วงจรคอมบิเนชันที่เกี่ยวกับการคำนวณ (Arithmetic Circuit) วงจรคอมบิเนชันที่เกี่ยวข้องกับการถอดรหัสและเข้ารหัส (Decoder and Encoder) และสุดท้ายวงจรคอมบิเนชันที่เกี่ยวข้องกับการรับส่งสัญญาณข้อมูล (Multiplexer and Demultiplexer)

### วงจรคอมบิเนชัน (Combinational Circuit)

การวิเคราะห์และออกแบบวงจรคอมบิเนชัน (Combination Circuits) หรือวงจรการจัดหมู่ ได้แก่ วงจรดิจิทัลลอจิกซึ่งสถานะทางเอาต์พุต (Output) ขึ้นอยู่กับองค์ประกอบ (Combination) ของสถานะทางด้านอินพุต (Input) เท่านั้น ไม่ขึ้นอยู่กับการเวลาและไม่ขึ้นอยู่กับการสถานะในอดีตของวงจรดังแสดงในรูปต่อไปนี้ วงจรคอมบิเนชันประกอบขึ้นด้วยเทคนิคต่าง ๆ เช่น เกต AND, OR, NOR, NOT และ XOR เป็นต้น



ภาพที่ 2.1 วงจรคอมบิเนชัน

ในการที่จะวิเคราะห์และออกแบบวงจรคอมบิเนชัน (Combinational Circuits) นั้นเราจะพิจารณาที่ปัญหาว่าเราต้องการอะไร และสุดท้ายจะสิ้นสุดลงด้วยวงจรรวมหรือเรียกอีกอย่างหนึ่งว่าลอจิกโคอะแกรม สามารถสรุปขั้นตอนต่างๆ ได้ดังต่อไปนี้

1. กำหนดปัญหาว่าต้องการทำอะไร
2. พิจารณาตัวแปรอินพุตและเอาต์พุตว่ามีอะไรบ้าง และให้ใส่ตัวอักษรกำกับ เช่น  $x, y, z$

ไว้ด้วย

3. สร้างตารางค่าความจริง แสดงความสัมพันธ์ระหว่างค่าอินพุตและเอาต์พุต
4. ทำการลดรูปฟังก์ชันแบบบูลีนของแต่ละเอาต์พุต
5. วาดรูปวงจรคิติดอลลอจิก

## 2.3 การสอนทักษะในการปฏิบัติ

### 2.3.1 รูปแบบการเรียนการสอนทักษะปฏิบัติของเดวิส (Davies' Instructional Model for Psychomotor Domain)

ก. ทฤษฎี/หลักการ/แนวคิดของรูปแบบเดวิส (อ้างใน ทิศนา แจมมณี. 2548.) ได้นำเสนอแนวคิดเกี่ยวกับการพัฒนาทักษะปฏิบัติไว้ว่า ทักษะส่วนใหญ่จะประกอบไปด้วยทักษะย่อยๆ จำนวนมาก การฝึกให้ผู้เรียนสามารถทำทักษะย่อยๆ เหล่านั้นได้ก่อนแล้วค่อยเชื่อมโยงต่อกันเป็นทักษะใหญ่ จะช่วยให้ผู้เรียนประสบความสำเร็จได้ดีและรวดเร็วยิ่งขึ้น

#### ข. วัตถุประสงค์ของรูปแบบ

รูปแบบนี้มุ่งช่วยพัฒนาความสามารถด้านทักษะปฏิบัติของผู้เรียน โดยเฉพาะอย่างยิ่ง ทักษะที่ประกอบด้วยทักษะย่อยจำนวนมาก

#### ค. กระบวนการเรียนการสอนของรูปแบบ

ขั้นที่ 1 ขั้นสาธิตทักษะหรือการกระทำ ขั้นนี้เป็นขั้นที่ให้ผู้เรียนได้เห็นทักษะหรือการกระทำที่ต้องการให้ผู้เรียนทำได้ในภาพรวม โดยการสาธิตให้ผู้เรียนดูทั้งหมดตั้งแต่ต้นจนจบ ทักษะหรือการกระทำที่สาธิตให้ผู้เรียนดูนั้น จะต้องเป็นการกระทำในลักษณะที่เป็นธรรมชาติ ไม่ช้าหรือเร็วเกินไปกตติ ก่อนการสาธิต ครูควรให้คำแนะนำแก่ผู้เรียนในการสังเกต ควรชี้แนะจุดสำคัญที่ควรให้ความสนใจเป็นพิเศษในการสังเกต

ขั้นที่ 2 ขั้นสาธิตและให้ผู้เรียนปฏิบัติทักษะย่อย เมื่อผู้เรียนได้เห็นภาพรวมของการกระทำหรือทักษะทั้งหมดแล้ว ผู้สอนควรแตกทักษะทั้งหมดให้เป็นทักษะย่อยๆ หรือแบ่งสิ่งที่กระทำออกเป็นส่วนย่อยๆ และสาธิตส่วนย่อยแต่ละส่วนให้ผู้เรียนสังเกต และทำตามไปที่ละส่วนอย่างช้าๆ

ขั้นที่ 3 ขั้นให้ผู้เรียนปฏิบัติทักษะย่อย ผู้เรียนลงมือปฏิบัติทักษะย่อย โดยไม่มีการสาธิตหรือมีแบบอย่างให้ดู หากติดขัดจุดใด ผู้สอนควรให้คำชี้แนะ และช่วยแก้ไขจนกระทั่งผู้เรียนทำได้ เมื่อได้แล้วผู้สอนจึงเริ่มสาธิตทักษะย่อยส่วนต่อไป และให้ผู้เรียนปฏิบัติทักษะย่อยนั้นจนทำได้ ทำเช่นนี้เรื่อยไปจนกระทั่งครบทุกส่วน

ขั้นที่ 4 ขั้นให้เทคนิควิธีการ เมื่อผู้เรียนปฏิบัติได้แล้ว ผู้สอนอาจแนะนำเทคนิควิธีการที่จะช่วยให้ผู้เรียนสามารถทำงานนั้นได้ดีขึ้น เช่น ทำได้ประณีตสวยงามขึ้น ทำได้รวดเร็วขึ้น ทำได้ง่ายขึ้น หรือสิ้นเปลืองน้อยลง เป็นต้น

ขั้นที่ 5 ขั้นให้ผู้เรียนเชื่อมโยงทักษะย่อย ๆ เป็นทักษะที่สมบูรณ์ เมื่อผู้เรียนสามารถปฏิบัติแต่ละส่วนได้แล้ว จึงให้ผู้เรียนปฏิบัติทักษะย่อย ๆ ต่อเนื่องกันตั้งแต่ต้นจนจบ และฝึกปฏิบัติหลาย ๆ ครั้งจนกระทั่งสามารถปฏิบัติทักษะที่สมบูรณ์ได้อย่างชำนาญ

ง. ผลที่ผู้เรียนจะได้รับจากการเรียนตามรูปแบบ

ผู้เรียนจะสามารถปฏิบัติทักษะได้อย่างดี มีประสิทธิภาพ

### 2.3.2 รูปแบบการเรียนการสอนที่เน้นการพัฒนาทักษะกระบวนการ (Process Skills)

ทักษะกระบวนการเป็นทักษะที่เกี่ยวข้องกับวิธีดำเนินการต่าง ๆ ซึ่งอาจเป็นกระบวนการทางสติปัญญา เช่น กระบวนการสืบสอบแสวงหาความรู้ หรือกระบวนการคิดต่าง ๆ อาทิ การคิดวิเคราะห์ การอุปนัย การนิรนัย การใช้เหตุผล การสืบสอบ การคิดริเริ่มสร้างสรรค์ และการคิดอย่างมีวิจารณญาณ เป็นต้น หรืออาจเป็นกระบวนการทางสังคม เช่น กระบวนการทำงานร่วมกัน เป็นต้น ปัจจุบันการศึกษาให้ความสำคัญในเรื่องนี้มาก เพราะถือเป็นเครื่องมือสำคัญในการดำรงชีวิต ในที่นี้ ผู้เขียนได้คัดเลือกรูปแบบการเรียนการสอนที่เน้นการพัฒนาผู้เรียนในด้านกระบวนการมานำเสนอ 4 รูปแบบ ดังนี้

1.1 รูปแบบการเรียนการสอนกระบวนการสืบสอบ และแสวงหาความรู้เป็นกลุ่ม

1.2 รูปแบบการเรียนการสอนกระบวนการคิดอุปนัย

1.3 รูปแบบการเรียนการสอนกระบวนการคิดสร้างสรรค์

1.4 รูปแบบการเรียนการสอนกระบวนการคิดแก้ปัญหาขนาดตามแนวคิดของทอร์เรนซ์

#### 1.1 รูปแบบการเรียนการสอนกระบวนการสืบสอบและแสวงหาความรู้เป็นกลุ่ม (Group Investigation Instructional Model)

ก. ทฤษฎี/หลักการ/แนวคิดของรูปแบบจอยส์ และวีล (อ้างใน ทิศนา แจมมณี. 2548.) เป็นผู้พัฒนารูปแบบนี้จากแนวคิดหลักของเรเลน (Thelen) 2 แนวคิด คือแนวคิดเกี่ยวกับการสืบเสาะแสวงหาความรู้ (Inquiry) และแนวคิดเกี่ยวกับความรู้ (Knowledge) เรเลนได้อธิบายว่า สิ่งสำคัญที่สามารถช่วยให้ผู้เรียนเกิดความรู้สึกรู้หรือความต้องการที่จะสืบค้นหรือเสาะแสวงหาความรู้ก็คือตัวปัญหา แต่ปัญหานั้นจะต้องมีลักษณะที่มีความหมายต่อผู้เรียนและท้าทายเพียงพอที่จะทำให้ผู้เรียนเกิดความต้องการที่จะแสวงหาคำตอบ นอกจากนั้นปัญหาที่มีลักษณะชวนให้เกิดความงุนงงสงสัย (Quizzlement) หรือก่อให้เกิดความขัดแย้งทางความคิด จะยิ่งทำให้ผู้เรียนเกิดความต้องการที่จะเสาะแสวงหาความรู้หรือคำตอบมากยิ่งขึ้น เนื่องจากมนุษย์อาศัยอยู่ในสังคม ต้องมีปฏิสัมพันธ์กับผู้อื่นในสังคม เพื่อสนองความต้องการของตนทั้งทางด้านร่างกายสติปัญญาจิตใจ อารมณ์ และสังคม ความขัดแย้งทางความคิดที่เกิดขึ้นระหว่างบุคคลหรือในกลุ่ม จึงเป็นสิ่งที่บุคคลต้องพยายามหาหนทางขจัด

ขั้นที่ 1 อภิปรายและประเมินผล การอภิปรายผลส่วนใหญ่จะแบ่งเป็นกลุ่มย่อย การอภิปรายจะเป็นการแสดงความคิดเห็นเกี่ยวกับเหตุการณ์ การแสดงออกของผู้แสดง และควรเปิดโอกาสให้ผู้แสดงได้แสดงความคิดเห็นด้วย

ขั้นที่ 2 แสดงเพิ่มเติม ควรมีการแสดงเพิ่มเติม หากผู้เรียนเสนอแนะทางออกอื่นนอกเหนือจากที่ได้แสดงไปแล้ว

ขั้นที่ 3 อภิปรายและประเมินผลอีกครั้ง หลังจากการแสดงเพิ่มเติมกลุ่ม ควรอภิปราย และประเมินผลเกี่ยวกับการแสดงครั้งใหม่ด้วย

ขั้นที่ 4 แลกเปลี่ยนประสบการณ์และสรุปการเรียนรู้แต่ละกลุ่มสรุปผลการอภิปรายของกลุ่มตน และหาข้อสรุปรวม หรือการเรียนรู้ที่ได้รับเกี่ยวกับความรู้สึก ความคิดเห็น ค่านิยม คุณธรรม จริยธรรมและพฤติกรรมของบุคคล

ง. ผลที่ผู้เรียนจะได้รับจากการเรียนตามรูปแบบ

ผู้เรียนจะเกิดความเข้าใจที่ลึกซึ้งซึ่งเกี่ยวกับความรู้สึกนึกคิด ความคิดเห็น ค่านิยม คุณธรรม จริยธรรม ของผู้อื่น รวมทั้งมีความเข้าใจในตนเองมากขึ้น

### 2.3.3 รูปแบบการเรียนการสอนที่เน้นการพัฒนาด้านทักษะพิสัย (Psycho-Motor Domain)

รูปแบบการเรียนการสอนในหมวดนี้ เป็นรูปแบบที่มุ่งช่วยพัฒนาความสามารถของผู้เรียนในด้านการปฏิบัติ การกระทำ หรือการแสดงออกต่าง ๆ ซึ่งจำเป็นต้องใช้หลักการ วิธีการที่แตกต่างไปจากการพัฒนาทางด้านจิตพิสัยหรือพุทธิพิสัย รูปแบบที่สามารถช่วยให้ผู้เรียนเกิดการพัฒนาทางด้านนี้ ที่สำคัญ ๆ ซึ่งจะนำเสนอในที่นี้มี 3 รูปแบบดังนี้

1.1 รูปแบบการเรียนการสอนตามแนวคิดการพัฒนาทักษะปฏิบัติของซิมป์สัน (Simpson)

1.2 รูปแบบการเรียนการสอนทักษะปฏิบัติของแฮร์โรว์ (Harrow)

1.3 รูปแบบการเรียนการสอนทักษะปฏิบัติของเดวิส (Davies)

#### 1.1 รูปแบบการเรียนการสอนตามแนวคิดการพัฒนาทักษะปฏิบัติของซิมป์สัน (Instructional Model Based on Simpson's Processes for Psycho-Motor Skill Development)

ก. ทฤษฎี/หลักการ/แนวคิดของรูปแบบซิมป์สัน (อ้างใน ทิศนา แจมมณี. 2548.) กล่าวว่า ทักษะเป็นเรื่องที่มีความเกี่ยวข้องกับพัฒนาการทางกายของผู้เรียน เป็นความสามารถในการประสานการทำงานของกล้ามเนื้อหรือร่างกายในการทำงานที่มีความซับซ้อนและต้องอาศัยความสามารถในการใช้กล้ามเนื้อหลาย ๆ ส่วน การทำงานดังกล่าวเกิดขึ้นได้จากการสั่งงานของสมอง ซึ่งต้องมีปฏิสัมพันธ์กับความรู้สึกที่เกิดขึ้น ทักษะปฏิบัตินี้สามารถพัฒนาได้ด้วยการฝึกฝน ซึ่งหากได้รับการฝึกฝนที่ดีแล้ว จะเกิดความถูกต้อง ความคล่องแคล่ว ความเชี่ยวชาญชำนาญการ

และความคงทน ผลของพฤติกรรมหรือการกระทำสามารถสังเกตได้จากความรวดเร็ว ความแม่นยำ ความแรงหรือความราบรื่นในการจัดการ

ข. วัตถุประสงค์ของรูปแบบ

เพื่อช่วยให้ผู้เรียนสามารถปฏิบัติหรือทำงานที่ต้องอาศัยการเคลื่อนไหวหรือการประสานงานของกล้ามเนื้อทั้งหลายได้อย่างดี มีความถูกต้อง และมีความชำนาญ

ค. กระบวนการเรียนการสอนของรูปแบบ

ขั้นที่ 1 ขั้นการรับรู้ (perception) เป็นขั้นการให้ผู้เรียนรับรู้ในสิ่งที่จะทำ โดยการให้ผู้เรียนสังเกตการทำงานนั้นอย่างตั้งใจ

ขั้นที่ 2 ขั้นการเตรียมความพร้อม (readiness) เป็นขั้นการปรับตัวให้พร้อมเพื่อการทำงานหรือแสดงพฤติกรรมนั้น ทั้งทางด้านร่างกาย จิตใจ และอารมณ์ โดยการปรับตัวให้พร้อมที่จะทำการเคลื่อนไหว หรือแสดงทักษะนั้น ๆ และมีจิตใจและสภาวะอารมณ์ที่ดีต่อการที่จะทำหรือแสดงทักษะนั้น ๆ

ขั้นที่ 3 ขั้นการสนองตอบภายใต้การควบคุม (guided response) เป็นขั้นที่ให้ออกโอกาสแก่ผู้เรียนในการตอบสนองต่อสิ่งที่รับรู้ ซึ่งอาจใช้วิธีการให้ผู้เรียนเลียนแบบ การกระทำหรือการแสดงทักษะนั้น หรืออาจใช้วิธีการให้ผู้เรียนลองผิดลองถูก (trial and error) จนกระทั่งสามารถตอบสนองได้อย่างถูกต้อง

ขั้นที่ 4 ขั้นการให้ลงมือกระทำจนกลายเป็นกลไกที่สามารถกระทำตัวเอง (mechanism) เป็นขั้นที่ช่วยให้ผู้เรียนประสบผลสำเร็จในการปฏิบัติ และเกิดความเชื่อมั่นในการทำสิ่งนั้นๆ

ขั้นที่ 5 ขั้นการกระทำอย่างชำนาญ (complex overt response) เป็นขั้นที่ช่วยให้ผู้เรียนได้ฝึกฝนการกระทำนั้น ๆ จนผู้เรียนสามารถทำได้อย่างคล่องแคล่ว ชำนาญ เป็นไปโดยอัตโนมัติ และด้วยความเชื่อมั่นในตนเอง

ขั้นที่ 6 ขั้นการปรับปรุงและประยุกต์ใช้ เป็นขั้นที่ช่วยให้ผู้เรียนปรับปรุงทักษะหรือการปฏิบัติของตนให้ดียิ่งขึ้น และประยุกต์ใช้ทักษะที่ตนได้รับการพัฒนาในสถานการณ์ต่าง ๆ

ขั้นที่ 7 ขั้นการคิดริเริ่ม เมื่อผู้เรียนสามารถปฏิบัติหรือกระทำสิ่งใดสิ่งหนึ่งอย่างชำนาญ และสามารถประยุกต์ใช้ในสถานการณ์ที่หลากหลายแล้ว ผู้ปฏิบัติจะเริ่มเกิดความคิดใหม่ ๆ ในการกระทำหรือปรับการกระทำนั้นให้เป็นไปตามที่ตนต้องการ

ง. ผลที่ผู้เรียนจะได้รับจากการเรียนตามรูปแบบ

ผู้เรียนจะสามารถกระทำหรือแสดงออกอย่างคล่องแคล่วชำนาญ ในสิ่งที่ต้องการให้ผู้เรียนทำได้ นอกจากนั้นยังช่วยพัฒนาความคิดสร้างสรรค์ และความอดทนให้เกิดขึ้นในตัวผู้เรียนด้วย

## 1.2 รูปแบบการเรียนการสอนทักษะปฏิบัติของแฮร์โรว์ (Harrow's Instructional Model for Psychomotor Domain)

ก. ทฤษฎี/หลักการ/แนวคิดของรูปแบบแฮร์โรว์ (อ้างใน ทิศนา แจมมณี. 2548.) ได้จัดลำดับขั้นของการเรียนรู้ทางด้านทักษะปฏิบัติไว้ 5 ขั้น โดยเริ่มจากระดับที่ซับซ้อนน้อยไปจนถึงระดับที่มีความซับซ้อนมาก ดังนั้นการกระทำจึงเริ่มจากการเคลื่อนไหวกล้ามเนื้อใหญ่ไปถึงการเคลื่อนไหวกล้ามเนื้อย่อย ลำดับขั้นดังกล่าวได้แก่การเลียนแบบ การลงมือกระทำตามคำสั่ง การกระทำอย่างถูกต้องสมบูรณ์ การแสดงออกและการกระทำอย่างเป็นธรรมชาติ

### ข. วัตถุประสงค์ของรูปแบบ

รูปแบบนี้มุ่งช่วยให้ผู้เรียนเกิดความสามารถทางด้านทักษะปฏิบัติต่าง ๆ กล่าวคือ ผู้เรียนสามารถปฏิบัติหรือกระทำอย่างถูกต้องสมบูรณ์และชำนาญ

### ค. กระบวนการเรียนการสอนของรูปแบบ

ขั้นที่ 1 ขั้นการเลียนแบบ เป็นขั้นที่ให้ผู้เรียนสังเกตการกระทำที่ต้องการให้ผู้เรียนทำได้ ซึ่งผู้เรียนย่อมจะรับรู้หรือสังเกตเห็นรายละเอียดต่างๆ ได้ไม่ครบถ้วน แต่อย่างน้อยผู้เรียนจะสามารถบอกได้ว่า ขั้นตอนหลักของการกระทำนั้น ๆ มีอะไรบ้าง

หลักการเขียน นอกจากนั้นยังช่วยพัฒนาความสามารถในการใช้กระบวนการเขียนในการสร้างงานเขียนที่ดีได้ด้วย

### ง. กระบวนการเรียนการสอนของรูปแบบ

#### ขั้นที่ 1 ขั้นก่อนเขียน

##### 1. การรวบรวมข้อมูล

1.1 การแจกแจงความคิด ผู้สอนแนะนำให้ผู้เรียนคิดเชื่อมโยงหัวข้อเรื่องที่จะเขียนกับแนวคิดต่าง ๆ เพื่อให้ได้ข้อมูลในการเขียน

1.2 การค้นคว้าข้อมูลจากการอ่าน โดยการให้ผู้เรียนอ่านงานเขียนที่เกี่ยวข้องกับหัวข้อที่จะเขียนและศึกษาแนวคิดของผู้เขียนตลอดจนศัพท์สำนวนที่ใช้

##### 2. การเรียบเรียงข้อมูล

2.1 ผู้เรียนศึกษาหลักการเรียบเรียงจากข้อเขียนตัวอย่าง

2.2 จากข้อมูลที่ได้ในข้อ 1 ผู้เรียนคัดเลือกจุดเน้นและข้อมูลที่ต้องการ

นำเสนอ

3. การเรียนรู้ทางภาษา เป็นการสร้างความรู้เกี่ยวกับ โครงสร้างภาษาและศัพท์ที่จะนำมาใช้ในการเขียน

#### ขั้นที่ 2 ขั้นร่างงานเขียน

ผู้เรียนเขียนข้อความโดยใช้แผนการเขียนที่ได้จัดทำในขั้นที่ 1 เป็นเครื่องชี้แนะ

#### ขั้นที่ 3 ขั้นปรับปรุงแก้ไข

1. การปรับปรุงเนื้อหา ผู้เรียนอ่านร่างงานเขียนที่ได้จากข้อที่ 2 และอภิปรายเกี่ยวกับเนื้อหาและการเรียบเรียงผู้สอนกำกับควบคุมโดยใช้คำถามเพื่อให้กลุ่มอภิปรายไปในทิศทางที่ต้องการ คือเน้นที่การสื่อความหมายของเนื้อหาและวิธีการนำเสนอ

2. การแก้ไขงานเขียน ผู้เรียนทำแบบฝึกหัดข้อคิดทางภาษาแล้วจึงปรับปรุงร่างงานเขียนในด้านเนื้อหาตามที่ได้อภิปรายใน 1 และแก้ไขข้อคิดทางภาษา โดยมีผู้สอนช่วยเหลือแนะนำ

จ. ผลที่ผู้เรียนจะได้รับจากการเรียนตามรูปแบบ

พิมพันธ์ เวสสะโกศล (อ้างใน ทิศนา แคมมณี. 2548.) ได้นำรูปแบบนี้ไปทดลองใช้กับนักศึกษามหาวิทยาลัยธรรมศาสตร์ เป็นเวลา 1 ภาคเรียนในปี พ.ศ. 2532 ผลการวิจัยพบว่า กลุ่มทดลองที่ใช้รูปแบบนี้ มีผลสัมฤทธิ์ทางการเขียนภาษาอังกฤษสูงกว่ากลุ่มควบคุมที่เรียนโดยอาจารย์ใช้วิธีสอนแบบเน้นตัวงานเขียนอย่างมีนัยสำคัญที่ระดับ .05 และผู้วิจัยได้เสนอแนะให้นำรูปแบบนี้ไปประยุกต์ใช้ในการสอนเขียนในระดับอื่นๆ ด้วย

### 2.3.4 รูปแบบการเรียนการสอนที่เน้นทักษะปฏิบัติสำหรับครูวิชาอาชีพ

ก. ทฤษฎี/หลักการ/แนวคิดของรูปแบบ

นวลจิตต์ เขาวงกิตพงศ์ (2535) อาจารย์ประจำคณะครุศาสตร์อุตสาหกรรม สถาบันเทคโนโลยีราชมงคล เป็นผู้พัฒนารูปแบบนี้ขึ้นเป็นผลงานวิทยานิพนธ์ระดับปริญญาเอก สาขาวิชาหลักสูตรและการสอน คณะครุศาสตร์ จุฬาลงกรณ์มหาวิทยาลัย ซึ่งต่อมาได้รับพิจารณาให้ได้รับรางวัลชมเชยด้านงานวิจัยทางการศึกษา จากสำนักงานคณะกรรมการการศึกษาแห่งชาติ ในปี พ.ศ. 2536 นวลจิตต์ เขาวงกิตพงศ์ ได้พัฒนารูปแบบนี้เพื่อการเรียนการสอนวิชาอาชีพสายต่าง ๆ ซึ่งส่วนใหญ่จะเน้นทักษะปฏิบัติโดยอาศัยแนวคิดและหลักการเกี่ยวกับการพัฒนาทักษะปฏิบัติ 9 ประการ ซึ่งมีสาระโดยสรุปว่า การพัฒนาผู้เรียนให้เกิดทักษะปฏิบัติที่ดีนั้น ผู้สอนควรเริ่มตั้งแต่การวิเคราะห์งานที่จะให้ผู้เรียนทำ โดยแบ่งงานออกเป็นส่วนย่อย ๆ และลำดับงานจากง่ายไปสู่ยาก แล้วให้ผู้เรียนได้ฝึกทำงานย่อย ๆ แต่ละส่วนให้ได้ แต่ก่อนที่จะลงมือทำงาน ควรให้ผู้เรียนมีความรู้ในงานถึงขั้นเข้าใจในงานนั้นเป็นอย่างดีน้อย รวมทั้งได้เรียนรู้ลักษณะนิสัยที่ดีในการทำงานด้วยแล้วจึงให้ผู้เรียนฝึกทำงานด้วยตนเองในสถานการณ์ที่ใกล้เคียงกับการทำงานจริง โดยจัดลำดับการเรียนรู้ตามลำดับตั้งแต่ง่ายไปยาก คือเริ่มจากการให้รับรู้งาน ปรับตัวให้พร้อม ลองทำโดยการเลียนแบบ ลองคิดลองดู (ถ้าไม่เกิดอันตราย) แล้วจึงให้ฝึกทำเองและทำหลาย ๆ ครั้งจนกระทั่งชำนาญ สามารถทำได้เป็นอัตโนมัติ ขณะฝึกผู้เรียนควรได้รับข้อมูลย้อนกลับเพื่อการปรับปรุงงานเป็นระยะ ๆ และผู้เรียนควรได้รับการประเมินทั้งทางด้านความถูกต้องของผลงาน ความชำนาญในงาน (ทักษะ) และลักษณะนิสัยในการทำงานด้วย

## ข. วัตถุประสงค์ของรูปแบบ

รูปแบบนี้มุ่งพัฒนาความรู้ความเข้าใจเกี่ยวกับงานที่ทำ และเกิดทักษะสามารถที่จะทำงานนั้นได้อย่างชำนาญตามเกณฑ์ รวมทั้งมีเจตคติที่ดีและลักษณะนิสัยที่ดีในการทำงานด้วย

## ค. กระบวนการเรียนการสอนของรูปแบบ

รูปแบบการเรียนการสอนนี้ กำหนดยุทธวิธีย่อยไว้ 3 ยุทธวิธี เพื่อให้ผู้สอนได้เลือกใช้ให้เหมาะสมกับเงื่อนไขของสถานการณ์ต่าง ๆ รวมทั้งได้ให้ลำดับขั้นตอนในการดำเนินการที่เหมาะสมแต่ละยุทธวิธีด้วย ดังรายละเอียดต่อไปนี้

### ยุทธวิธีที่ 1 การสอนทฤษฎีก่อนสอนงานปฏิบัติ การดำเนินการมีขั้นตอนดังนี้

1.1 ขั้นนำ เป็นขั้นแนะนำงาน และกระตุ้นให้ผู้เรียนเกิดความสนใจ และเห็นคุณค่าในงานนั้น

1.2 ขั้นให้ความรู้ เป็นขั้นให้ความรู้ความเข้าใจเกี่ยวกับงานที่จะทำซึ่งครูสามารถใช้วิธีการใด ๆ ก็ได้ แต่ควรเปิดโอกาสให้ผู้เรียนได้ซักถามจนกระทั่งผู้เรียนเกิดความเข้าใจ

1.3 ขั้นให้ฝึกปฏิบัติ เป็นขั้นที่ให้ผู้เรียนลงมือทำงาน ซึ่งเริ่มจากการให้ผู้เรียนทำตามหรือเลียนแบบหรือให้ลองผิดลองถูก (ถ้าไม่เกิดอันตราย) ต่อไปจึงให้ลองทำเองโดยครูคอยสังเกตและให้ข้อมูลป้อนกลับเป็นระยะ ๆ จนกระทั่งทำได้ถูกต้อง แล้วจึงให้ฝึกทำหลาย ๆ ครั้ง จนกระทั่งทำได้ชำนาญ

1.4 ขั้นประเมินผลการเรียนรู้เป็นขั้นที่ผู้สอนประเมินทักษะปฏิบัติและลักษณะนิสัยในการทำงานของผู้เรียน

1.5 ขั้นประเมินผลความคงทนของการเรียนรู้ เป็นขั้นที่ผู้สอนจะรู้ว่า การเรียนรู้ของผู้เรียนมีความยั่งยืนหรือไม่ หากผู้เรียนสามารถปฏิบัติงานได้อย่างชำนาญ ผู้เรียนก็ควรจะทำสิ่งที่เรียนรู้ได้ดีและนาน

### ยุทธวิธีที่ 2 การสอนงานปฏิบัติก่อนสอนทฤษฎี

2.1 ขั้นนำ ปฏิบัติเช่นเดียวกับยุทธวิธีที่ 1

2.2 ขั้นให้ผู้เรียนปฏิบัติและสังเกตการณ์ ให้ผู้เรียนลงมือปฏิบัติงานและมีการสังเกตการณ์ ให้ผู้เรียนลงมือปฏิบัติ มีการสังเกตการปฏิบัติและจดบันทึกข้อมูลไว้

2.3 ขั้นวิเคราะห์การปฏิบัติและสังเกตการณ์ ร่วมกันวิเคราะห์พฤติกรรม การปฏิบัติ และอภิปรายผลการวิเคราะห์

2.4 ขั้นเสริมความรู้จากผลการวิเคราะห์และอภิปรายการปฏิบัติผู้สอนจะทราบว่า ควรเสริมความรู้อะไรให้แก่ผู้เรียน จึงจะเป็นประโยชน์แก่ผู้เรียนในการปฏิบัติ

2.5 ขั้นให้ผู้เรียนปฏิบัติงานใหม่ เมื่อรู้จุดบกพร่องและได้ความรู้เสริมที่ใช้ในการแก้ไขข้อบกพร่องแล้ว จึงให้ผู้เรียนปฏิบัติงานใหม่อีกครั้งหนึ่ง

2.6 ขั้นประเมินผลการเรียนรู้ ปฏิบัติเช่นเดียวกับยุทธวิธีที่ 1

2.7 ขึ้นประเมินผลความคงทนของการเรียนรู้ ปฏิบัติเช่นเดียวกับยุทธวิธีที่ 1  
ยุทธวิธีที่ 3 การสอนทฤษฎีและปฏิบัติไปพร้อม ๆ กัน

3.1 ขึ้นนำ

3.2 ขึ้นให้ความรู้ให้ปฏิบัติและให้ข้อมูลย้อนกลับไปพร้อม ๆ กัน

3.3 ขึ้นให้ปฏิบัติงานตามลำพัง

3.4 ขึ้นประเมินผลการเรียนรู้

3.5 ขึ้นประเมินผลความคงทนของการเรียนรู้งานปฏิบัติ

เงื่อนไขที่ใช้ในการพิจารณาเลือกยุทธวิธีสอน

ยุทธวิธีที่ 1 เหมาะสำหรับการสอนเนื้อหาของงานปฏิบัติที่มีลักษณะซับซ้อนหรือเสี่ยงอันตราย และลักษณะของเนื้อหาสามารถแยกส่วนภาคทฤษฎีและปฏิบัติได้อย่างชัดเจน

ยุทธวิธีที่ 2 เหมาะสำหรับเนื้อหาของงานปฏิบัติที่มีลักษณะไม่ซับซ้อนหรือเป็นงานปฏิบัติที่ผู้เรียนเคยมีประสบการณ์มาบ้างแล้ว เป็นงานที่มีอัตราการเสี่ยงต่ออันตรายกับชีวิตน้อย

ยุทธวิธีที่ 3 เหมาะสำหรับบทเรียนที่มีลักษณะของเนื้อหาภาคทฤษฎี และปฏิบัติที่ไม่สามารถแยกจากกัน ได้เด็ดขาด

ง. ผลที่ผู้เรียนจะได้รับจากการเรียนตามรูปแบบ

นวนลจิตต์ เชาวกิริติพงษ์ ได้ทดลองใช้รูปแบบนี้กับอาจารย์และนักศึกษาของสถาบันเทคโนโลยีราชมงคล 5 วิทยาเขต เป็นเวลา 1 ภาคเรียนในปีการศึกษา 2534 ผลการทดลองพบว่า ผู้เรียนเกิดการเรียนรู้ทางด้านทฤษฎีถึงขั้นความเข้าใจ คือได้คะแนนไม่ต่ำกว่า 60% และประสบผลสำเร็จในด้านการพัฒนาทักษะในระดับที่สามารถปฏิบัติงานให้มีคุณภาพ ได้ถึงเกณฑ์ที่ต้องการ รวมทั้งได้แสดงพฤติกรรมของการมีลักษณะนิสัยที่ดีในการทำงานด้วย

## 2.4 การออกแบบและการสร้างชุดทดลอง

การวิจัยครั้งนี้ ผู้วิจัยมีแนวคิดที่จะนำคอมพิวเตอร์มาใช้ในการเรียนการสอนภาคปฏิบัติ โดยสร้างเป็นชุดปฏิบัติการวงจรคอมบิเนชัน โดยใช้ FPGA ( Field Programmable Gate Array) ที่มีเทคโนโลยีที่ทันสมัยและที่สำคัญสามารถโปรแกรมได้หลายครั้ง จึงทำให้ง่ายในการแก้ไขและพัฒนาโดยไม่ต้องเสียค่าใช้จ่ายเพิ่มเติมแต่อย่างใด ในเรื่องวงจรคอมบิเนชันที่มีเนื้อหาสอดคล้องกับรายวิชาต่างๆ อาทิเช่น วิชาดิจิตอลเทคนิค วิชาวงจรพัลส์และดิจิตอล ประเภทวิชาช่างอุตสาหกรรม ตามหลักสูตรประกาศนียบัตรวิชาชีพ

วัลลภ จันทร์ตระกูล (2543 : 110) ได้อธิบายถึงแนวทางขั้นตอนในการออกแบบการสร้างชุดทดลองว่า โดยทั่วไปแนวทางในการออกแบบสร้างจะมี 2 แบบ คือ การออกแบบสร้างตามแบบนิยม (Conventional Design) และแบบระเบียบวิธี (Methodical Design) ความแตกต่าง

ของสองแนวทางนี้ คือ แนวทางแรกเป็นการออกแบบในลักษณะที่ปฏิบัติต่อ ๆ กันมาไม่มีรูปแบบหรือขั้นตอนการดำเนินงานที่เป็นแบบแผนแน่นอน แต่จะออกแบบกันตามความรู้ความเชี่ยวชาญแห่งตนจึงต่างจากแนวทางแบบที่สอง ซึ่งใช้วิชาการทางด้านวิทยาศาสตร์มาประยุกต์ คือ มีขั้นตอนงานที่เด่นชัดแน่นอน เป็นตรรกะและสามารถประยุกต์ให้เหมาะสมกับงานออกแบบสร้างในสาขาต่าง ๆ ได้ โดยยึดแนวขั้นตอนหลักการออกแบบ ซึ่งมีขั้นตอน ดังนี้ (วัลลภ จันทรตระกูล. 2543 : 111 – 114)

#### 2.4.1 ขั้นตอนที่ 1 กำหนดจุดประสงค์ในการนำอุปกรณ์ทดลองหรือสาริต ไปใช้ในการสอน

เป็นขั้นตอนที่ต้องศึกษาข้อมูลต่าง ๆ เพื่อให้การออกแบบสร้างอุปกรณ์ทดลอง หรือสาริตนั้นเกิดความเป็นจริง สำเร็จผลตามเป้าหมาย ควรจะต้องศึกษาถึงสภาพการณ์ ในการเรียนการสอนศึกษาข้อมูลทางด้านวิชาการในเรื่องนั้น ในบางครั้ง ถ้าหากเรื่องนั้นได้มีการพัฒนาอุปกรณ์มาแล้วโดยผู้อื่น เช่น บริษัทในต่างประเทศก็ควรจะต้องศึกษารายละเอียดต่าง ๆ ด้วย เป็นต้น

เมื่อศึกษาข้อมูลต่าง ๆ แล้ว จึงนำมาใช้เขียนจุดประสงค์ของอุปกรณ์ในลักษณะคำบรรยาย แต่จะไม่ระบุรูปร่างลักษณะทางด้านเทคนิคอย่างเฉพาะเจาะจง ข้อมูลต่าง ๆ อาจกล่าวได้ว่าเป็นขอบเขตคุณลักษณะของอุปกรณ์ที่จะออกแบบสร้างก็ได้ บางครั้งอาจจะกำหนดเป็นข้อ ๆ ก็ได้ และสุดท้ายจะต้องตรวจสอบความสอดคล้องกับวัตถุประสงค์ของบทเรียนอีกครั้ง จนกระทั่งได้ผลว่าเกิดความสอดคล้องครอบคลุมตามเป้าหมาย

#### 2.4.2 ขั้นตอนที่ 2 กำหนดหน้าที่ (Function) ของอุปกรณ์

จากคำบรรยายคุณลักษณะของอุปกรณ์ที่กำหนดขึ้นในข้อ 1 จะนำมาดำเนินการวิเคราะห์คำบรรยายดังกล่าว เพื่อค้นหาคำพื้นฐาน (Basic Term) ซึ่งทำให้ทราบรายการหน้าที่ (Function Element) ของอุปกรณ์และได้กำหนดตัวรายการหน้าที่เป็นกลางทั่ว ๆ ไป ไม่ระบุเฉพาะเจาะจงว่าต้องใช้ชิ้นส่วนประกอบของอุปกรณ์แบบใด รูปร่างอย่างไร อย่างไรก็ตาม เฉพาะคำพื้นฐานก็อาจจะไม่ได้รายการหน้าที่ครอบคลุมลักษณะของอุปกรณ์ ดังนั้น จึงต้องวิเคราะห์คำประกอบสัมพันธ์ (Relation Term) ด้วย

#### 2.4.3 ขั้นตอนที่ 3 ศึกษาพิจารณาปัจจัยที่จะทำให้อุปกรณ์ทำงานได้ตามรายการหน้าที่ (Function Element)

เป็นการคิดค้นสิ่งที่จะทำให้อุปกรณ์สามารถทำงานได้ตามรายการหน้าที่ที่กำหนด (Function Carrier) ซึ่งโดยทั่วไปจะอยู่ในรูปของวัสดุ (Materials) พลังงาน (Energy) และสัญญาณ (Signal) วิชาการที่สำคัญซึ่งเกี่ยวข้องกันในขั้นตอนนี้ คือ วิชาฟิสิกส์ ได้แก่ ทางด้านกลไก (Mechanic) เคมี ไฟฟ้า แสง เสียง ความร้อน เป็นต้น

สิ่งที่จะต้องกำหนดอาจเป็นคำเขียนสั้น ๆ หรือภาพสเก็ตช์ง่าย ๆ เพื่อจะใช้เป็นชิ้นส่วนประกอบของอุปกรณ์ (Construction Element) จะต้องพยายามเขียนกำหนดให้มากที่สุดเท่าที่จะมากได้สำหรับเป็นทางเลือกต่าง ๆ ที่จะทำการตัดสินใจเลือกในลำดับต่อไป แนวทางที่จะได้ทางเลือกต่าง ๆ คือ การศึกษาพิจารณาในเรื่องลักษณะรูปทรงแบบต่าง ๆ และลักษณะของการเคลื่อนไหวของส่วนประกอบนั้น ๆ อาจจะต้องมีการระดมสมอง (Brain Storming) ร่วมกัน ต้องศึกษาค้นคว้าข้อมูลต่าง ๆ ที่มีอยู่ แม้กระทั่งผลงานของผู้อื่น (บริษัทคู่แข่ง)

ชิ้นส่วนอุปกรณ์ที่คิดค้นขึ้นควรจะต้องพิจารณาเงื่อนไขบางประการ เช่น การใช้ชิ้นส่วนสำเร็จ ความยากง่ายในการผลิตและค่าใช้จ่าย เป็นต้น นอกจากนั้น ควรจะให้ชิ้นส่วนประกอบบางชิ้น ทำหน้าที่ได้หลาย ๆ หน้าที่ด้วย สิ่งสำคัญยิ่งในจุดนี้คือ การพยายามใช้ชิ้นส่วน หรืออุปกรณ์บางอย่าง ซึ่งมีอยู่หรือได้พัฒนามาแล้ว

#### 2.4.4 ขั้นตอนที่ 4 วิเคราะห์และตัดสินใจเลือกชิ้นส่วนประกอบของอุปกรณ์

เป็นขั้นตอนที่ต้องการหาผลลัพธ์ที่ดีที่สุดจากทางเลือกต่าง ๆ โดยการวิเคราะห์และตัดสินใจเลือก ซึ่งมีวิธีการที่แตกต่างออกไป การตัดสินใจเลือกมีสิ่งสำคัญ คือ แนวทางหรือมาตรการในการตัดสินใจเลือกเกณฑ์ โดยทั่วไปเกณฑ์ที่กำหนด ได้แก่ เรื่องประสิทธิภาพในการทำงาน ขนาดรูปร่าง การบำรุงรักษา ความคงทน ราคา เป็นต้น ส่วนน้ำหนักของเกณฑ์แต่ละเกณฑ์ ก็แตกต่างกันไปตามแต่ความสำคัญ หรือจะเน้นหนักในเรื่องใด เช่น จะเน้นทางด้านเทคนิคหรือด้านเศรษฐศาสตร์ การตัดสินใจเลือกจะต้องมีความเที่ยงตรงและน่าเชื่อถือในการตัดสินใจเลือก จึงควรประกอบด้วยบุคคลต่าง ๆ ที่เกี่ยวข้อง เช่น ฝ่ายออกแบบ ฝ่ายผลิต ฝ่ายจัดการ เป็นต้น

การพัฒนาอุปกรณ์ซึ่งมีลักษณะประกอบต่าง ๆ จำนวนมาก อาจต้องทำการตัดสินใจเลือกถึงสองขั้นตอน กล่าวคือ ขั้นแรก ตัดสินใจเลือกชิ้นส่วนประกอบแต่ละชิ้น ขั้นที่สอง จะต้องวิเคราะห์ความเข้ากันได้ หรือประกอบกันได้ของชิ้นส่วนประกอบต่าง ๆ ที่ได้เลือกมาแล้วจึงทำการตัดสินใจเลือกชุดประกอบย่อย ๆ แต่ละชุด

#### 2.4.5 ขั้นตอนที่ 5 สร้างต้นแบบและตรวจสอบ

จากผลลัพธ์การตัดสินใจเลือกชิ้นส่วนประกอบในข้อ 4 จะได้นำมาร่างเป็นภาพประกอบต้นแบบโดยคร่าว ๆ หรือเป็นแบบงานง่าย ๆ ก่อน จากนั้นจึงทำการสร้างเป็นต้นแบบ ในบางครั้งขั้นตอนนี้อาจจะต้องมีการทดลองหรือทดลองกลไกหน้าที่ของอุปกรณ์บางอย่างเพื่อให้การสร้างต้นแบบประสบความสำเร็จ อุปกรณ์สามารถทำงานได้ตามต้องการและจะทำให้ได้ข้อมูลด้านขนาด ระยะ รูปร่างของอุปกรณ์นี้ด้วย

อุปกรณ์ต้นแบบจะต้องทำการตรวจสอบทางด้านเทคนิคค้นหาข้อมูล (Data) บางอย่าง เพื่อให้แน่ใจว่าอุปกรณ์นี้มีคุณลักษณะตรงตามต้องการ นอกจากนั้นก็จะศึกษาพิจารณาเรื่อง

แนวทางการผลิตต่อไป รวมทั้งกฎความปลอดภัยต่าง ๆ ด้วย ข้อมูลต่าง ๆ ที่ได้จากการตรวจสอบจะนำไปใช้ประกอบในการเขียนเอกสารประกอบของอุปกรณ์นั้น

#### 2.4.6 ขั้นตอนที่ 6 เขียนแบบงาน

ในกรณีที่พัฒนาออกแบบสร้างอุปกรณ์เพียงชิ้นเดียวงานเขียนแบบอาจไม่จำเป็นแต่ถ้าหากจะทำการผลิต หรือต้องการเก็บข้อมูลต่าง ๆ เพื่อประโยชน์ในการดำเนินงานต่อไปงานเขียนแบบนี้จะมีความสำคัญเป็นอย่างมาก

แบบงานจะเป็นข้อมูลสำหรับการดำเนินการผลิต ดังนั้น แบบงานอุปกรณ์จะต้องมีแบบแยกชิ้นงานเป็นชิ้นเดียวที่มีข้อมูลอย่างครบถ้วน สำหรับช่างที่จะทำการผลิตได้ เช่น ขนาด พิกัด ความเผื่อ วัสดุ เป็นต้น นอกจากนั้นก็ต้องมีข้อมูล หมายเลขชิ้นส่วนทั้งที่จะต้องสร้างชิ้นใหม่และชิ้นส่วนมาตรฐาน ดังนั้น งานเขียนแบบจึงต้องมีการกำหนดระบบ เลขหมายแบบ ซึ่งอาจจะแบ่งออกเป็น 4 กลุ่ม คือ แบบรวม แบบประกอบกลุ่มหลัก แบบประกอบกลุ่มย่อยและแบบชิ้นเดียว ระบบในงานเขียนแบบมีความสำคัญต่อการคำนวณราคา การวางแผนการผลิตและการเก็บข้อมูลทางด้านชิ้นส่วนและวัสดุของหน่วยงาน

#### 2.4.7 ขั้นตอนที่ 7 การเตรียมเอกสารประกอบ

อุปกรณ์ที่ออกแบบสร้างโดยทั่วไป ควรจะต้องจัดเตรียมเอกสารประกอบและคู่มือการใช้งาน เพื่อให้ผู้ใช้จะได้ใช้อุปกรณ์ได้อย่างถูกต้อง ปลอดภัยและสอดคล้องตามจุดประสงค์ในการออกแบบสร้างอุปกรณ์นั้น โดยเฉพาะอย่างยิ่งอุปกรณ์ที่ออกแบบเพื่อใช้ในการเรียนการสอนก็จะต้องเตรียมเอกสารประกอบสำหรับใช้ในงานสอนด้วย

ในขั้นตอนงานที่ 5 คือ การสร้างต้นแบบและตรวจสอบจะได้รับข้อมูลส่วนหนึ่งที่จะนำมาใช้ในการจัดเตรียมเอกสารประกอบและในภายหลังเมื่อได้ผลิตออกมาเป็นอุปกรณ์จริง ๆ แล้วก็ต้องนำมาหาข้อมูลต่าง ๆ ต่อไปอีก

เอกสารประกอบที่จะต้องจัดเตรียม อาจจะกำหนดให้มีในลักษณะต่าง ๆ กัน ตามแต่ความมุ่งหมายของงาน โดยอาจจำแนกออกเป็น 4 ประเภท คือ คู่มือแนะนำการใช้งาน (Instruction Sheet) เอกสารประกอบในการศึกษาทดลอง (ตำรา ใบงาน แบบฝึกหัด แบบทดสอบ ใบเฉลยของผู้สอนและผู้เรียน เป็นต้น) เอกสารรายการสินค้า (Catalog) และใบเอกสารเสนอลูกค้า (Prospect)

ผู้ออกแบบสร้างอาจจะต้องทำหน้าที่เป็นผู้จัดเตรียมเอกสาร แต่ในบางกรณีก็อาจจะต้องตั้งเป็นทีมงาน หรือให้ผู้เชี่ยวชาญภายนอกเป็นฝ่ายพัฒนาขึ้นมา

ผลงานที่ได้ดำเนินงานในขั้นตอนงานที่ 7 สามารถจะดำเนินการผลิตอุปกรณ์ในลักษณะการผลิตจำนวนมาก (Mass Production) ได้เลย โดยที่การเตรียมเอกสารประกอบก็ดำเนินการควบคู่กันไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 2.5 ลักษณะรายละเอียด IC ตระกูล FPGA

FPGA คือ IC ในลักษณะที่สามารถทำการ Program ได้ โดยภายในตัวมันจะประกอบไปด้วย logic gate ต่อกันจำนวนมากภายในลักษณะเป็น Array แต่ Logic gate เหล่านี้ สามารถที่จะทำการต่อเชื่อมจุดต่อตามความต้องการได้ ทำให้การต่อวงจร digital ของเราเพียงแค่นี้ IC ประเภทนี้ตัวเดียวก็สามารถต่อ วงจร Digital ได้ ขอให้ลองนึกถึง วงจร Adder ถ้าหากเราใช้ Logic gate ธรรมดาจะใช้ก็ตัว แต่สำหรับ FPGA แล้วเราสามารถทำมันได้โดยการ Program ให้เป็นวงจร Adder ได้ภายใน IC ตัวเดียว และสามารถที่จะ เปลี่ยนแปลงได้ตลอดเวลา ไม่จำเป็นต้องเรียนรู้โครงสร้างภายใน สถาปัตยกรรม หรือ ภาษาที่ใช้ในการ Program เหมือน Microprocessor ซึ่งแต่ละเบอร์มีรูปแบบโครงสร้างที่ไม่เหมือนกัน สำหรับ FPGA แล้วการโปรแกรมของมันจะเป็นเพียงการต่อและตัดจุดเชื่อมต่อภายใน เพื่อให้เป็นวงจร และได้ Output ตามที่เราต้องการ และในปัจจุบันก็มี Software รองรับเพียงแต่กำหนด Output และ Input ที่ต้องการ Software จะทำการคำนวณหา Program และเราสามารถ Load ผ่านสาย Data จาก Computer เข้าสู่ตัว IC ได้

### 2.5.1 FPGA คืออะไร

อุปกรณ์ FPGA (Field Programmable Gate Array) เป็นอุปกรณ์ที่ใช้ในการโปรแกรมวงจรที่ได้ออกแบบลง ไปเพื่อให้อุปกรณ์ FPGA มีฟังก์ชันการทำงานตามที่ผู้ออกแบบต้องการ ในการทำ FPGA เมื่อเทียบกับการทำ ASICs (Application Specific Integrated Circuits) แล้วนั้นก็ยังมีทั้งข้อดีและข้อเสีย คือ การทำ FPGA จะมีข้อจำกัดในด้านขนาดของวงจรเพราะภายในอุปกรณ์ FPGA จะมีจำนวน gate ให้ใช้จำนวนจำกัด ส่วนข้อดีของการทำ FPGA ก็คือระยะเวลาที่ใช้ในการทำตั้งแต่เขียน Code อธิบายฮาร์ดแวร์จนกระทั่ง Download นั้นน้อยกว่าการทำ ASIC มาก และการตรวจสอบหรือแก้ไข Design ก็ทำได้สะดวก การทำ FPGA ในปัจจุบันมีประสิทธิภาพมากขึ้น และสะดวกขึ้น ทั้งนี้ก็เนื่องจากทางบริษัทผู้ผลิตอุปกรณ์ FPGA ได้เพิ่มความสามารถของอุปกรณ์ FPGA โดยเพิ่มจำนวนองค์ประกอบภายใน หรือ ปรับปรุงโครงสร้างสถาปัตยกรรมภายใน และยังสามารถเพิ่มประสิทธิภาพของซอฟต์แวร์ ที่ใช้ทำ PPR (Partitioning, Placement and Routing) สำหรับอุปกรณ์นั้นๆ ด้วย

FPGA เป็นวงจรรวมที่มีโครงสร้างภายในประกอบไปด้วยลอจิกเซลล์ (logic cell) เป็นจำนวนมาก โดยชิพ FPGA แต่ละเบอร์ จะมีจำนวนลอจิกเซลล์แตกต่างกันออกไปขึ้นอยู่กับความต้องการของผู้ใช้ มิให้เลือกตั้งแต่ไม่กี่พันลอจิกเซลล์ ไปจนถึงหลายๆ แสนลอจิกเซลล์ เชื่อมต่อกันแบบเมทริกซ์ (Matrix) เมื่อลอจิกเซลล์ภายในชิพ FPGA ถูกนำไปใช้งาน การเชื่อมต่อของลอจิกเซลล์ก็จะทำการปิด-เปิดเพื่อเลือกใช้ลอจิกเซลล์ภายในตามที่เราได้ออกแบบวงจรไว้ อย่างอิสระ

การปิด-เปิดของลอจิกเซลล์ ถูกกระทำจากโปรแกรมสนับสนุนการใช้งาน เมื่อออกแบบวงจรเสร็จแล้ว โปรแกรมก็จะทำการแปลภาษา ( Compilation ) ให้กลายเป็น โครงสร้างจริงที่ เมื่อ

ถูกต้องดีแล้ว ผู้ใช้สามารถจำลองการทำงานเพื่อตรวจสอบได้ ก่อนที่ในขั้นตอนสุดท้าย จะทำการลงวงจรที่ได้ออกแบบไปยังตัวชิพ FPGA ทำให้วงจรดิจิทัลขนาดใหญ่และมีการทำงานที่ซับซ้อนถูกบรรจุอยู่ในชิพเดียว

### 2.5.2 เทคโนโลยีที่ใช้ในการโปรแกรม

ในปัจจุบันมี FPGA อยู่ 4 ชนิดที่วางขายอยู่ในท้องตลาด ได้แก่ Symmetrical Array, Row-Based, Hierarchical PLD และ Sea-of-Gates ซึ่งแต่ละชนิดก็มีลักษณะการเชื่อมต่อภายในและการโปรแกรม ที่แตกต่างกันไป นอกจากนี้ในการแบ่งประเภทของ FPGA อาจแบ่งได้ตามเทคโนโลยีที่ใช้ในการโปรแกรม ซึ่งมีอยู่ 2 แบบคือ การโปรแกรมโดยการทำให้เกิดการเปลี่ยนแปลงทางกายภาพของตัวชิพ และการโปรแกรมโดยการใช้หน่วยความจำ

#### 1. การโปรแกรมโดยทำให้เกิดการเปลี่ยนแปลงทางกายภาพ

1.1 Fuse เป็นวิธีการโปรแกรมที่สามารถทำได้เพียงครั้งเดียว ซึ่งหลังจากที่โปรแกรมแล้วจุดเชื่อมต่อจะขาดจากกัน

1.2 Anti Fuse เป็นวิธีการโปรแกรมที่คล้ายกับ Fuse แต่ต่างกันที่หลังจากทำการโปรแกรม แล้วจุดเชื่อมต่อจะเชื่อมถึงกัน

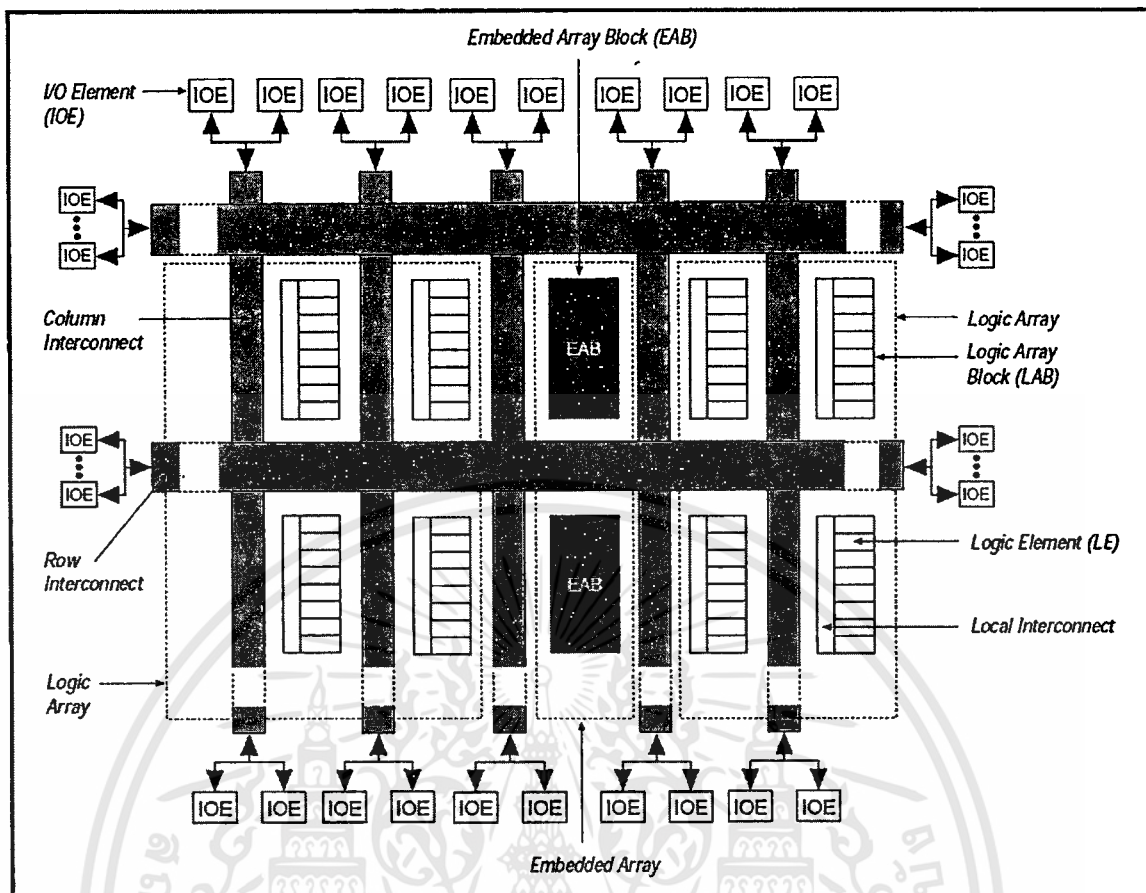
#### 2. การโปรแกรมโดยใช้หน่วยความจำ

2.1 EEPROM Based FPGA FPGA ที่ใช้การโปรแกรมแบบนี้มักเรียกว่า CPLD ซึ่งเทคโนโลยีที่ใช้จะเหมือนกับ EEPROM ทำให้มีความจุของเกตต่ำ โดยทั่วไปจะน้อยกว่า 20,000 เกต แต่ข้อดีของ EEPROM Based FPGA คือสามารถเก็บข้อมูลที่โปรแกรมลงไปได้โดยไม่จำเป็นต้องมีไฟเลี้ยง และในการโปรแกรมจะใช้ทรานซิสเตอร์ 1 ตัวต่อ 1 บิต ซึ่งการโปรแกรมสามารถทำได้ประมาณ 10,000 ครั้ง

2.2 SRAM Based FPGA FPGA แบบนี้จะใช้เทคโนโลยีในการโปรแกรมเหมือนกับ SRAM (Static RAM) ทำให้สามารถ โปรแกรมซ้ำได้โดยไม่จำกัดจำนวนครั้ง นอกจากนี้ยังมีความจุของเกตในระดับปานกลางถึงสูงมาก (ประมาณ 10,000 - 1,000,000 เกต) ซึ่งข้อดีของ SRAM Based FPGA คือใช้เวลาในการ โปรแกรมน้อย (ระดับ nsec) การโปรแกรมทำได้ง่ายเทียบได้กับการเขียน SRAM ทั่วไป และ เหมาะสำหรับการออกแบบวงจรที่มีความสลับซับซ้อน ส่วนข้อเสียคือไม่สามารถเก็บ โปรแกรมใน ภาวะที่ไม่มีไฟเลี้ยงได้ ดังนั้น FPGA ชนิดนี้จึงมักใช้ควบคู่กับ ROM เพื่อเก็บ โปรแกรมและทำการ โหลดโปรแกรมลงในตัวชิพในขณะที่เริ่มต้นใช้งาน

### 2.5.3 โครงสร้างภายในของ FPGA

ลักษณะโครงสร้างภายในของ FPGA จะเป็นอะเรย์ของบล็อกลอจิกที่สามารถทำการ โปรแกรมได้ ดังรูปที่ 2.2



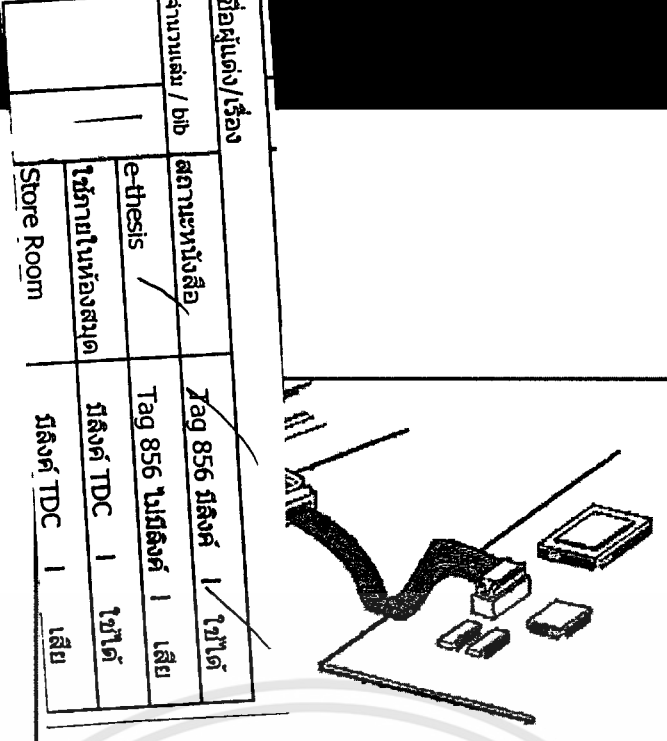
ภาพที่ 2.2 โครงสร้างภายในของ FPGA ตระกูล ACEX1K-10

### 2.5.4 ปัจจัยที่ทำให้การออกแบบ FPGA ทำได้ง่ายและสะดวกรวดเร็ว

1. ผู้ออกแบบไม่จำเป็นต้องทราบถึงโครงสร้างภายในของตัวชิพ เพียงแต่มีความรู้เกี่ยวกับขั้นตอนการออกแบบลอจิกก็เพียงพอแล้ว ต่างกับการใช้ไมโครโปรเซสเซอร์ซึ่งจำเป็นต้องศึกษาโครงสร้างภายในรวมถึง ภาษา Assembly ของไมโครโปรเซสเซอร์ตัวนั้นด้วย

2. มีการออกแบบโดยใช้ภาษาในการอธิบายการทำงานของวงจร หรือ HDL (Hardware Description Language) เป็นเครื่องมือในการออกแบบ ซึ่งเป็นวิธีการที่มีความยืดหยุ่นสูงทำได้รวดเร็ว และไม่จำเป็นต้องทราบถึงลักษณะของวงจรที่ต้องการว่าจะเชื่อมต่อกันอย่างไร เพียงแต่กำหนดลักษณะการทำงานให้มัน จากนั้นตัวซอฟต์แวร์จะทำ Synthesis and Optimize ให้ทั้งหมด นอกจากนี้ภาษาที่ใช้ยังเป็นมาตรฐาน เดียวกันสามารถใช้ได้กับชิพทุกตัวและทุกบริษัท

3. การโปรแกรมสามารถทำได้เองและใช้เวลาไม่นาน เพียงแค่ส่งข้อมูลผ่านสายดาวน์โหลดทางพอร์ตของ คอมพิวเตอร์ก็สามารถโปรแกรมตัวชิพขณะที่อยู่ในระบบได้ โดยไม่จำเป็นต้องถอดมาโปรแกรมข้างนอก ดังรูปที่ 2.3 และที่สำคัญสามารถ โปรแกรมได้หลายครั้ง จึงทำให้ง่ายในการแก้ไขและพัฒนาโดยไม่ต้องเสีย ค่าใช้จ่ายเพิ่มเติมแต่อย่างใด



ภาพที่ 2.3 การโปรแกรมลงในชิพ

### 2.5.5 การออกแบบโดยใช้ภาษาอธิบายพฤติกรรมของฮาร์ดแวร์

ในการออกแบบวงจรดิจิทัลนั้นสามารถทำได้โดยการวาดวงจร (Schematic) หรือใช้ภาษาอธิบายพฤติกรรม (Hardware Description Language) ของฮาร์ดแวร์ ในกรณีของการออกแบบวงจรด้วย ASIC ชนิด Full Custom ผู้ออกแบบจะต้องเขียนวงจรด้วย Schematic จากนั้นจะนำวงจรที่ออกแบบไว้ไปทำการจำลองการทำงาน (Simulate) ซึ่งหากผลออกมาเป็นที่พอใจก็จะต้อง Layout เป็นชั้นสาร และในการออกแบบ ASIC ชนิดนี้ผู้ออกแบบจำเป็นต้องทราบถึงเทคโนโลยีที่ใช้ในการสร้างด้วย หลังจากได้ Layout ที่สมบูรณ์แล้วจึงจะส่งไปเข้ากระบวนการสร้างไอซีหรือ Fabrication เพื่อสร้างเป็นชิพ ไอซีออกมา แต่ในการออกแบบวงจรด้วย FPGA โดยการใช้ Schematic หรือใช้ภาษาอธิบายการทำงานของวงจรจะทำได้สะดวกกว่า เนื่องจากวิธีการนี้ผู้ออกแบบไม่จำเป็นต้องคำนึงถึงเทคโนโลยีที่จะใช้สร้างไอซีและที่สำคัญ การออกแบบโดยวิธีนี้สามารถแก้ไขโมเดล (Model) หรือเปลี่ยนแปลงเทคโนโลยีได้สะดวกกว่า เพราะไม่ต้องวาดวงจรใหม่ นั่นคือการออกแบบโดยใช้ภาษาอธิบายฮาร์ดแวร์ จะทำให้โมเดลที่ได้ไม่ขึ้นกับเทคโนโลยีสำหรับภาษาที่ใช้ สำหรับอธิบายพฤติกรรมของฮาร์ดแวร์ที่ใช้กันก็มี VHDL, AHDL และ Verilog เป็นต้น ส่วนรายละเอียดของขั้นตอนในการออกแบบสามารถอธิบายได้ดังนี้

#### 1. การสังเคราะห์วงจร (Logic Synthesis)

ในขั้นตอนนี้จะใช้ซอฟต์แวร์ในการสังเคราะห์วงจร (Synthesis Tools) ทำการสังเคราะห์พฤติกรรมของวงจรที่ได้จากการออกแบบด้วย Schematic หรือ VHDL ซึ่งต้องทำการตรวจสอบด้วยว่าซอฟต์แวร์ นั้นสนับสนุนเทคโนโลยี FPGA (FPGA Library) ที่ต้องการหรือไม่ ตัวอย่างเช่น

เอกสารนี้ FPGA ของบริษัท XILINX และบริษัท ALTERA จะมีซอฟต์แวร์หลายตัวที่สามารถใช้ได้ เช่นว่ากรณีใดๆทั้งสิ้น อีกทั้งยังมีให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Max Plus II ในขั้นตอนนี้ ซอฟต์แวร์สังเคราะห์วงจรจะทำการแปลงโค้ด VHDL และทำการ Optimize เพื่อให้ได้วงจรตาม เทคโนโลยีที่เลือกใช้ในการสังเคราะห์วงจรนั้น วงจรระดับเกต (Gate Level) จะไม่เหมาะสมกับ โครงสร้างที่มีอยู่ในอุปกรณ์ FPGA ดังนั้นในการ Optimize ซอฟต์แวร์สังเคราะห์วงจร จะต้องทำการ Optimize ให้ได้เป็นวงจรที่ประกอบด้วยกลุ่มของลอจิกที่เหมาะสมกับอุปกรณ์ FPGA นั้นๆ จึงทำให้ผล ที่ได้มีประสิทธิภาพและในขั้นตอนการสังเคราะห์วงจรนี้ ผู้ออกแบบสามารถกำหนดข้อบังคับสำหรับโมเดล แต่ละตัวได้ เช่น ข้อบังคับในเรื่องเวลา (Timing Constraints) หรือข้อบังคับในเรื่องของพื้นที่ (Area) หรือกำหนดชนิดและตำแหน่งของ I/O ซึ่งข้อบังคับเหล่านี้จะถูกนำไปใช้ในขั้นตอน Optimize เพื่อให้วงจร ที่ได้เป็นไปตามที่กำหนด ส่วนสำคัญในการ Optimize คือการเทียบ (Mapping) โมเดลให้เข้ากับ เทคโนโลยีที่ใช้เพื่อให้ได้วงจรที่เหมาะสมกับ โครงสร้างและสถาปัตยกรรมภายในอุปกรณ์ FPGA เมื่อทำ การสังเคราะห์วงจรเสร็จแล้ว ซอฟต์แวร์การสังเคราะห์วงจรก็จะมีรายงานผลว่า โมเดลที่ออกแบบไปนั้น เป็นอย่างไร เช่น มีค่าความหน่วง (Delay) เท่าใด ใช้ทรัพยากรต่างๆใน FPGA อะไรบ้าง เมื่อมาถึงขั้น ตอนนี้ ผู้ออกแบบก็จะทราบว่า โมเดลเป็นไปตามข้อบังคับหรือไม่ ถ้าไม่ก็สังเคราะห์ใหม่จนกว่าจะเป็นไปตามที่กำหนด

## 2. การแบ่งวงจร (Partitioning)

ขั้นตอนนี้เป็นการแบ่งวงจรที่ได้จากการสังเคราะห์ เป็นส่วนย่อยๆ สำหรับลงใน CLBs, IOBs หรือองค์ประกอบอื่นๆ ภายในอุปกรณ์ FPGA สำหรับเกณฑ์ที่ใช้ในการแบ่งคือให้แต่ละส่วนที่จะแยกออกจากกัน มีจำนวนสัญญาณที่เชื่อมต่อระหว่างกันน้อยที่สุดเท่าที่จะทำได้ เพื่อลดความหนาแน่นในตอนทำการเชื่อมต่อสัญญาณ (routing) ในขั้นตอนนี้จะใช้ซอฟต์แวร์ทำโดยซอฟต์แวร์จะเทียบส่วนประกอบของวงจรเช่น เกต (gate), ฟลิป-ฟลอป (flip-flop) ลงในทรัพยากรต่างๆ ที่มีอยู่ในอุปกรณ์ FPGA หลังจากทำขั้นตอนนี้เสร็จแล้วผู้ออกแบบสามารถที่จะทราบว่าวงจรใช้จำนวนทรัพยากรภายในอุปกรณ์ FPGA ไปเท่าไร ส่วนข้อมูลทางเวลานั้นผู้ออกแบบจะทราบเฉพาะความหน่วงภายในแต่ละส่วนเท่านั้น หรือที่เรียกว่าความ หน่วงลอจิก (logic delay) ส่วนซอฟต์แวร์จะรวมเอาซอฟต์แวร์ย่อยอื่นๆ อีก เพื่อให้การทำ PPR (Partitioning Placement & Routing) เป็นไปอย่างต่อเนื่อง

## 3. การวางอุปกรณ์ (Placement)

ขั้นตอนนี้เป็นการเลือกทำเลที่ตั้งของแต่ละส่วนของวงจรที่ผ่านการแบ่งวงจร (Partitioning) มาแล้วว่าจะอยู่ ณ ตำแหน่งไหนในอุปกรณ์ FPGA เพื่อให้ได้ผลลัพธ์ที่ดีที่สุด เช่น วงจรส่วนไหนควรอยู่ใกล้กัน เพื่อจะได้ค้นหาเส้นทางได้ (route) ง่ายหรือช่วยลดความหน่วง จะเห็นได้ว่าตำแหน่งภายในอุปกรณ์ FPGA นั้นมีความสำคัญเพราะถ้าจัดวางวงจรลงในตำแหน่งที่ไม่เหมาะสมแล้วจะทำให้ความหน่วงเพิ่มขึ้นหรือ Router ทำการค้นหาเส้นทางสัญญาณได้ไม่หมด

การวางอุปกรณ์ที่ดีควรวางส่วนต่างๆ ให้อยู่ใกล้กัน โดยเฉพาะส่วนที่มีการเชื่อมต่อสัญญาณด้วยกัน นอกจากนี้การกำหนดตำแหน่งขา I/O (I/O pin) ตามตำแหน่งขา I/O ของ FPGA บนแผ่น PCB ก็จะมีผลโดยตรงเลยคือ ซอฟต์แวร์จะวาง I/O ลงในตำแหน่งที่ผู้ออกแบบกำหนดซึ่ง บางครั้งตำแหน่งที่กำหนดไปไม่เหมาะสม ดังนั้นการกำหนดขา I/O ควรกำหนดตำแหน่งให้เหมาะสม หรือไม่ก็ให้ซอฟต์แวร์จัดการเอง

#### 4. การเชื่อมต่อสัญญาณ (Routing)

ในขั้นตอนนี้เป็นการเชื่อมต่อสัญญาณระหว่างองค์ประกอบต่างๆ ภายในอุปกรณ์ FPGA ขั้นตอนนี้จะทำ ต่อเนื่องจากการวางอุปกรณ์ ในกรณีที่ทำการวางอุปกรณ์ไว้ไม่ดีซอฟต์แวร์ก็จะทำการเชื่อมต่อสัญญาณ ได้ไม่หมด (เนื่องจากจำนวนทรัพยากรสำหรับเชื่อมต่อสัญญาณนั้นมีอยู่จำกัด) หรือเกิดความหน่วงเกิน ค่าที่กำหนดในข้อบังคับ ผู้ออกแบบสามารถทำขั้นตอนนี้ได้โดยใช้ซอฟต์แวร์หรือผู้ออกแบบจะทำการเชื่อมต่อสัญญาณด้วยตนเองก็ได้ แต่ทางที่ดีควรใช้ซอฟต์แวร์ทำดีกว่า นอกจากนี้การกำหนดข้อบังคับ ทางเวลา จะช่วยให้ผลที่ได้จากการเชื่อมต่อสัญญาณดีขึ้นได้

#### 5. ความหน่วงด้านเวลา (Delay)

ในการทำ FPGA นั้นความหน่วงที่เกิดขึ้นเป็นความหน่วงที่เกิดจากการวางตำแหน่ง (layout) ของอุปกรณ์ ซึ่งผู้ออกแบบไม่สามารถเข้าไปแก้ไขได้ แต่สามารถทำให้มีความหน่วงน้อยที่สุดได้ สำหรับความหน่วง ที่เกิดขึ้นนั้น เป็นความหน่วงที่เกิดจากการเชื่อมต่อสัญญาณระหว่างองค์ประกอบภายในอุปกรณ์ FPGA โดยปกติแล้ว ค่าความหน่วงลอจิกไม่ควรเกิน 50% ของค่าความหน่วงที่ยอมรับได้ เพราะความหน่วงที่เกิดจากการเชื่อมต่อสัญญาณมักจะมีค่ามากกว่าค่าความหน่วงลอจิก ดังนั้นในการวางอุปกรณ์ และเชื่อมต่อสัญญาณ ผู้ออกแบบควรกำหนดข้อบังคับทางเวลาเพื่อให้ ซอฟต์แวร์ได้ทำงานอย่างมีประสิทธิภาพเพิ่มขึ้น และเพื่อให้ได้ผลลัพธ์ที่ดีขึ้นค่าความหน่วงที่ได้หลังจากการวางอุปกรณ์ และเชื่อมต่อสัญญาณแล้วจะมีค่าความ หน่วงที่ค่อนข้างแน่นอน ซึ่งผู้ออกแบบสามารถทราบได้ว่าโมเดลที่ออกแบบนั้น เป็นไปตามข้อกำหนด หรือไม่

#### 6. การจำลองการทำงานของวงจร (Simulation)

ในขั้นตอนนี้เป็นขั้นตอนที่สำคัญอีกขั้นตอนหนึ่ง เพราะเป็นขั้นตอนที่ผู้ออกแบบตรวจสอบฟังก์ชันการทำงานของโมเดลว่าถูกต้องหรือไม่ มีข้อผิดพลาดตรงไหนเพื่อจะได้ทำการแก้ไขให้ถูกต้อง ในขั้นตอนนี้ จะมีซอฟต์แวร์ที่ใช้สำหรับทำการจำลองการทำงานของวงจรที่ใช้อยู่ เช่น Model Sim ของบริษัท Model Technology หรือ Max Plus II ของบริษัท Altera ในการจำลองการทำงานของวงจร ควรทำทุกครั้งหลังจากที่มีการทำแต่ละขั้นตอนหลักเสร็จแล้ว เพื่อจะได้ทราบว่าข้อผิดพลาดของโมเดล เกิดขึ้นตอนไหน จะได้แก้ไขข้อผิดพลาดตรงขั้นตอนนั้นๆ ได้เลย ไม่ต้อง

มาคอยตรวจหาขั้นตอนที่ทำให้ เกิดข้อผิดพลาด นั่นคือการทำการจำลองการทำงานของวงจร ต้องทำทั้งหลังการเขียนโค้ด, การสังเคราะห์วงจร และการทำ PPR การจำลองการทำงานของวงจรหลังจากที่เขียนโค้ดเสร็จแล้วนั้น ผู้ออกแบบสามารถทราบได้แค่โมเดลทำงานถูกต้องหรือไม่เท่านั้น (functional test) ยังไม่สามารถตรวจ สอบการทำงานในเชิงเวลาได้ถูกต้อง ในการจำลองการทำงานของวงจรหลังจากที่สังเคราะห์เป็นวงจรแล้ว เพื่อตรวจสอบว่าฟังก์ชันการทำงานยังคงถูกต้องหรือไม่ และค่าความหน่วงที่เกิดขึ้นเป็นไปตาม ข้อบังคับหรือไม่ มีข้อผิดพลาดเกิดขึ้นหรือไม่ถ้ามีจะแก้ไขให้ถูกต้อง ในการจำลองการทำงานของวงจรหลังจากที่ทำการวางอุปกรณ์ การเชื่อมต่อสัญญาณ (post layout simulation) แล้วก็มีความสำคัญเช่นกันเพราะผลที่ได้จากการจำลองการทำงานของวงจรในตอนนี้ จะเป็นผลลัพธ์ของโมเดลเลย ซึ่งผู้ออกแบบนอกจากจะตรวจสอบฟังก์ชันการทำงานแล้วยังต้อง ตรวจสอบคุณสมบัติอื่นๆ เช่น ความหน่วงที่ได้จากการทำ PPR ในรูปแบบค่าความหน่วงมาตรฐาน (Standard Delay Format : SDF) ว่าตรงตามที่กำหนดหรือไม่ หรือตรวจสอบว่าวงจรรวม สามารถใช้งานที่ความถี่สูงสุดเท่าไรนั่นเอง ในการจำลองการทำงานของวงจรควรใช้ ซอฟต์แวร์ตัวเดียวกันตลอดเพื่อจะได้เปรียบเทียบผลที่ได้จากขั้นตอนต่างๆ

### 7. การโปรแกรมอุปกรณ์ FPGA (Configuration)

หลังจากที่โมเดลผ่านขั้นตอนต่างๆ จนกระทั่งผ่านการทำ PPR (Partitioning, Placement & Routing) แล้วนั้น ถึงตอนนี้ก็สามารถที่จะดาวน์โหลด (download) ลงในอุปกรณ์ FPGA ได้แล้ว ในการดาวน์โหลดนี้ก่อนอื่นต้องแปลงแบบวงจรรวมที่ได้เป็นข้อมูลวงจร (configuration data) ซึ่งอยู่ในรูปของบิตสตรีม (bit stream) ก่อนแล้วจึงดาวน์โหลดลงไปเพื่อให้อุปกรณ์ FPGA มี ฟังก์ชันการทำงานตามโมเดลที่ผู้ออกแบบต้องการ ซึ่งในขั้นตอนนี้จะใช้วิธีที่แตกต่างกันออกไปสำหรับอุปกรณ์ FPGA ของแต่ละบริษัทผู้ผลิตคือ ในกรณีที่เป็นอุปกรณ์ FPGA ชนิดที่ต้องโปรแกรมโดยวิธี SRAM นั้น ในการใช้งานผู้ออกแบบจะต้องเก็บข้อมูลวงจรไว้ในหน่วยความจำประเภท EPROM หรือ serial PROM ด้วยเพื่อจะใช้งานสะดวกขึ้น คือในการใช้งาน โมเดลครั้งต่อไปไม่ต้องดาวน์โหลดข้อมูลวงจรจากเครื่องคอมพิวเตอร์อีก เพราะมีข้อมูลวงจรเก็บอยู่ในหน่วยความจำอยู่แล้ว แต่กรณีที่อุปกรณ์ FPGA เป็นชนิดที่โปรแกรมโดยใช้วิธี EPROM หรือ Anti fuse ก็ไม่จำเป็นต้องมีหน่วยความจำสำหรับเก็บข้อมูลวงจร เพราะว่าอุปกรณ์ FPGA ชนิดนี้เมื่อดาวน์โหลดข้อมูลวงจรลงไป ข้อมูลที่ดาวน์โหลดลงไปก็ยังคงอยู่ในอุปกรณ์ FPGA และครั้งต่อไปก็ใช้งานโมเดลที่ออกแบบไว้ได้เลย

## 2.6 การหาคุณภาพ

วัลลภ จันทรตระกูล (2543 : 131) ได้เกริ่นนำเรื่องการประเมินสื่อการสอนว่า การออกแบบสร้างสื่อการสอนให้มีความเหมาะสมในด้านต่าง ๆ ที่มีคุณลักษณะเหมาะสมทั้งทางด้านเทคนิค (Technical Points of View) ด้านการเรียนการสอน (Pedagogical Points of View) และด้านการพาณิชย์หรือการค้า (Economical Points of View) จะทำได้อย่างไร เราสามารถทราบคุณลักษณะด้านต่าง ๆ โดยการประเมินสื่อการสอนนั้น ซึ่งอาจจะทำควบคู่ในระหว่างกระบวนการออกแบบหรือเมื่อสิ้นสุดการออกแบบสำเร็จเป็นงานต้นแบบก่อนดำเนินการผลิตออกมาในเชิงพาณิชย์

### 2.6.1 วัตถุประสงค์ในการประเมินสื่อการสอน

การประเมินสื่อการสอนมีวัตถุประสงค์ดังนี้ (วัลลภ จันทรตระกูล. 2543 : 131)

1. เพื่อรวบรวมข้อมูลเกี่ยวกับข้อดี ข้อเสีย ในด้านต่าง ๆ ของสื่อการสอน
2. นำข้อมูลที่ได้จากการประเมินไปแก้ไขพัฒนาปรับปรุงสื่อการสอนนั้น
3. วางแผนในการพัฒนาสื่อการสอนเพิ่มเติมให้เกิดความสมบูรณ์ ในการเรียนการสอนตามหัวข้อ หรือสาขาวิชานั้น

### 2.6.2 ประเด็นในการประเมิน

ประเด็นในการประเมินอาจแบ่งออกเป็น 3 ด้าน คือ ด้านเทคนิค ด้านการเรียนการสอน และด้านการพาณิชย์ ในแต่ละประเด็นสามารถแตกออกเป็นประเด็นย่อย การคิดค้นประเด็นต่างๆ อาจใช้แผนภูมิปะการังเป็นเครื่องมือ ร่วมประชุม ระดมความคิด หรืออาจค้นคว้าประเด็นได้จากงานวิจัยต่างๆ ด้านการประเมินสื่อการสอนประเด็นที่น่าเสนอนี้ เป็นประเด็นหลักๆ รวมๆ สามารถเลือกไปใช้กับสื่อประเภทต่างๆ ได้และจะเขียนในลักษณะด้านบวกหรืออุณหคติ (วัลลภ จันทรตระกูล. 2543 : 131 – 134)

#### 2.6.2.1 ประเด็นด้านเทคนิค

มีประเด็นด้านต่างๆ ดังนี้

##### 1. ขนาดสื่อ

ไม่ใหญ่ ไม่เล็ก มีขนาดเหมาะสม สอดคล้องกับมาตรฐาน สะดวกต่อการเก็บรักษาไม่ใช้เนื้อที่มากเกินไป

##### 2. น้ำหนัก

มีน้ำหนักเหมาะสม ขนย้าย นำไปใช้สอนได้สะดวก ไม่ต้องใช้อุปกรณ์ขนย้าย ผู้สอนนำไปได้ด้วยตนเอง

##### 3. ชิ้นส่วนประกอบ

ทำหน้าที่ได้ถูกต้องแม่นยำ นอกจากทำหน้าที่หลัก สามารถทำหน้าที่รอง มีรูปร่างง่ายต่อการผลิต เป็นมาตรฐาน หาอะไหล่ง่าย มีจำนวนชิ้นไม่มาก การเคลื่อนที่ของชิ้นส่วน มั่นคง รูปร่างมีความแข็งแรงคงทน มีอายุการใช้งานเหมาะสม มีความเรียบร้อยสวยงาม

#### 4. ชนิดของวัสดุ

มีคุณสมบัติเหมาะสมกับประเภทสื่อ เป็นวัสดุหาง่าย คุณสมบัติวัสดุมีความแข็งแรงคงทน ราคาไม่แพง ทนต่อความร้อน ฝุ่น ความชื้น

#### 5. การดูแลรักษา

ง่ายต่อการดูแลรักษาและซ่อมบำรุง มีระบบการจัดเก็บ การจัดจำแนก มีถุง ซอง กล่อง ในการจัดเก็บ มีระบบการเบิก ยืม ที่มีประสิทธิภาพ ไม่สิ้นเปลืองค่าใช้จ่ายในการดูแลรักษา

#### 6. กระบวนการผลิต

ผลิตง่ายใช้เครื่องมือง่าย ๆ มีระบบแบบแผน ระบบมาตรฐานวัสดุ (หมายเลขวัสดุ) ผลิตออกมาเรียบร้อยสวยงาม สอดคล้องตามหลักการสอน สามารถใช้สอนกับวิธีการต่าง ๆ นำความก้าวหน้าทางวิทยาศาสตร์และเทคโนโลยีมาใช้ ชิ้นงานออกมามีขนาด คุณภาพสวยงาม มีความละเอียดสูง

#### 7. มาตรฐาน

สอดคล้องกับมาตรฐานในหน่วยงาน มีความเป็นสากล มีรูปแบบ (Format)

#### 8. ความปลอดภัย

มีความปลอดภัยต่อผู้ใช้และต่อสื่อ

##### 2.6.2.2 ประเด็นทางด้านการเรียนการสอน

จะเกี่ยวข้องกับผู้สอน ผู้เรียนและตัวสื่อเอง ดังนี้

##### 1. ต่อผู้สอน

ใช้ง่าย ใช้เวลาในการสอนน้อย ไม่มีความจำเป็นต้องฝึกอบรมด้านการใช้ สอดคล้องตามรายการวัตถุประสงค์ และเนื้อหาวิชา มีคู่มือการสอน สำหรับครู

##### 2. ต่อผู้เรียน

เข้าใจง่าย สอดคล้องกับพื้นฐานความรู้ และประสบการณ์ ผู้เรียนเกิดความเข้าใจ น่าสนใจ อยากเรียน กระตุ้นให้ค้นคว้าเพิ่มเติม เกิดความคิดสร้างสรรค์ สามารถนำไปประยุกต์แก้ปัญหาช่วยส่งเสริมกิจกรรมการเรียน มีคู่มือผู้เรียน

##### 3. ต่อสื่อการสอน

มีสื่อการสอนที่มีความสำคัญต่อเนื้อหาต่างๆ และควรมีอย่างยิ่ง มีความสำคัญต่อการเรียนรู้มีเนื้อหาสาระที่ทันสมัยตามวิทยาศาสตร์และเทคโนโลยี สามารถนำไปใช้สอนในหัวเรื่องอื่นได้ด้วย ให้เนื้อหาสาระชัดเจนในตัวไม่ต้องอธิบายเพิ่มเติมมาก ใช้เวลาในการประกอบด้วย ไม่

ต้องใช้อุปกรณ์อื่นประกอบช่วยมีคู่มือคำแนะนำในการใช้ การดูแลรักษาต้องมีซอฟต์แวร์ (Software) ประกอบ ตัวอักษร สี สัน รูปแบบ ชัดเจน

### 2.6.2.3 ประเด็นทางด้านพาณิชย์

เป็นการศึกษาข้อมูลก่อนดำเนินการผลิต ได้ค่าตัวเลขที่ถูกต้องแม่นยำ มีความน่าเชื่อถือ ประกอบการตัดสินใจก่อนเริ่มงานออกแบบ ไม่ใช่ใช้การประเมินด้วยความรู้สึก มีประเด็นต่างๆ ดังนี้

1. เป็นสื่อที่ตลาดมีความต้องการสูง
2. ความเหมาะสมในการผลิตเชิงพาณิชย์
3. ค่าใช้จ่ายต่างๆ เช่น ค่าออกแบบ ค่าดำเนินการ ค่าวัสดุ เป็นต้น
4. ค่าเครื่องมือ
5. ความคุ้มค่าในการผลิต
6. ราคาสื่อเหมาะสม สามารถเทียบกับคู่แข่ง
7. ปริมาณด้านการตลาด การจำหน่ายในระดับท้องถิ่น ภูมิภาค
8. เอกสารในการประชาสัมพันธ์

### 2.6.3 เกณฑ์ในการประเมินสื่อการเรียนการสอน

เมื่อกำหนดประเด็นต่างๆ ที่จะประเมินสื่อแล้วก็ต้องมากำหนดเกณฑ์ในการประเมิน ซึ่งมีสิ่งที่ควรพิจารณา ดังนี้ (วัลลภ จันทร์ตระกูล, 2543 : 135)

1. เกณฑ์ที่กำหนดจะเน้นคุณลักษณะไปด้านใด เช่น ด้านเทคนิค ด้านการเรียนการสอนหรือด้านพาณิชย์ หรือจะให้น้ำหนักเท่ากันทั้ง 3 ด้าน เป็นต้น
2. ในแต่ละประเด็นอาจประเมิน โดยทำเป็นรายการตรวจสอบ (Check list) ว่าใช่หรือไม่ใช่ มีหรือไม่มี มีคำตอบให้เลือกสองทางเลือก อีกลักษณะหนึ่งเป็นการให้ความคิดว่าคุณลักษณะด้านนั้นๆ ดีมาก ดี พอใช้ ใช้ไม่ได้ เป็นต้น
3. จากผลการประเมินในข้อ 2 นำมาประมวลผล โดยใช้หลักทางสถิติเป็นร้อยละหรือเปอร์เซ็นต์ ในแต่ละประเด็น หรือลักษณะภาพรวม

การประเมินจะขึ้นอยู่กับวัตถุประสงค์ที่ตั้งไว้ นอกจากนั้นค่าที่ได้ควรมีความเชื่อมั่นเที่ยงตรง มีเป้าหมาย มีความชัดเจน น่าเชื่อถือ สามารถคำนวณ และปฏิบัติได้ หน่วยงานคือทีมทำงานจะต้องกำหนดเกณฑ์เพื่อจะประเมินสื่อการเรียนการสอนได้ผลสำเร็จตามเป้าหมาย

### 2.6.4 องค์กรประกอบในการประเมินสื่อ

นอกจากการกำหนดเกณฑ์แล้ว ก็ควรคำนึงถึงองค์ประกอบในการประเมินสื่อซึ่งมีหลายประการ ได้แก่ (วัลลภ จันทร์ตระกูล, 2543 : 135-136)

1. เครื่องมือเป็นเอกสารหรืออุปกรณ์ที่สามารถบันทึกแสดงข้อมูลที่จะได้จากการประเมินสื่อว่าอยู่ในระดับใด ควรมีการทดลองใช้ วิเคราะห์ค่าความเชื่อมั่น ค่าความเที่ยงตรง มีการพัฒนาปรับปรุงเครื่องมือให้เหมาะสม

2. วิธีการการประเมิน ทำได้โดยกำหนดประเด็นต่างๆ แล้วให้คะแนนในประเด็นนั้นๆ วิธีการประเมินโดยใช้ความรู้สึกอาจขาดความเชื่อถือ มีคำแนะนำ ขั้นตอนในการประเมิน

3. เกณฑ์กำหนดระดับค่าคะแนน ว่าระดับใดที่จะยอมรับได้ ขึ้นกับเป้าหมายว่าต้องการเน้นด้านใด หน่วยงานเอกชนอาจมุ่งทางการค้า หน่วยงานการศึกษาอาจมุ่งด้านการเรียนการสอน

4. ผู้ประเมินทำหน้าที่ใช้เครื่องมือ อาจเป็นบุคคลภายในและภายนอกหน่วยงาน เป็นผู้เชี่ยวชาญมีประสบการณ์ และมีจำนวนเหมาะสม มาจากหลายๆ ฝ่าย เช่น ฝ่ายตลาด ฝ่ายผลิต เป็นต้น มีความเข้าใจในวิธีการประเมิน

5. ผู้สอน ผู้ทำหน้าที่สอนโดยใช้สื่อการสอนนั้นก็เป็นตัวแปร ที่เกี่ยวข้องกับประเด็นการประเมิน ที่ผู้ประเมินมีข้อมูลเกี่ยวกับผู้สอนอย่างไร

6. ผู้เรียน ผู้ประเมิน หรือแบบประเมิน มีประเด็นที่เกี่ยวข้องกับผู้เรียนอย่างไร คาดการณ์ว่าผู้เรียนจะพื้นฐาน มีความรู้เรียน ประสบการณ์เพียงใด และต้องการคาดหวังต่อผู้เรียนอย่างไร

7. เนื้อหาวิชา เป็นสาขาวิชาใด มีรายการ วัตถุประสงค์ของบทเรียนอย่างไร

8. ประเภทของสื่อ สื่อมีความแตกต่างกันหลายประเภท เช่น เอกสารสิ่งพิมพ์ แผ่นใส แผ่นภาพอุปกรณ์ทดลองสาธิต แผ่นดิสก์ ซีดี เป็นต้น ประเด็นการประเมินก็จะต่างกัน

## 2.7 งานวิจัยที่เกี่ยวข้อง

ผู้วิจัยได้ศึกษางานวิจัยต่างๆ ที่เกี่ยวข้องเพื่อใช้เป็นแนวทางในการวิจัย โดยมีรายละเอียดดังต่อไปนี้

ชาติรี ฟ้าประทานชัย (2550 : บทคัดย่อ) การศึกษางานวิจัยในครั้งนี้ได้สร้างชุดฝึกปฏิบัติระบบประจุไฟฟ้ารถยนต์ 2 ระบบ ขึ้นมาเพื่อหาประสิทธิภาพ เพื่อนำไปใช้เป็นการเรียนการสอนในรายวิชา ไฟฟ้ารถยนต์ แผลงฝึกปฏิบัตินี้ประเมินคุณภาพโดยผู้เชี่ยวชาญจำนวน 16 คน แบบประเมินแบ่งออกเป็น 5 ด้าน ได้แก่ ด้านข้อกำหนดในการออกแบบ ด้านข้อกำหนดของใบงาน/ใบทดลอง ด้านผลที่ได้จากชุดทดลอง ด้านข้อกำหนดของกลุ่มการใช้ และข้อกำหนดของคุณสมบัติ โดยใช้สถิติในการศึกษาคือ ค่าเฉลี่ย ( $\bar{X}$ ) และค่าส่วนเบี่ยงเบนมาตรฐาน (S.D.) จากผลการวิจัยปรากฏว่าชุดฝึกปฏิบัติระบบประจุไฟฟ้ารถยนต์ 2 ระบบ ที่ผู้วิจัยได้สร้างขึ้นมีคุณสมบัติ

ในการนำมาใช้เพื่อเป็นสื่อการเรียนการสอนในรายวิชางานไฟฟ้ารถยนต์ได้เป็นอย่างดี โดยผู้ได้จากค่าเฉลี่ยรวมทั้งหมด คิดเป็นเปอร์เซ็นต์ได้ 90.58 % ซึ่งสูงกว่าเกณฑ์ที่ตั้งไว้ ส่วนคะแนนเฉลี่ยรวมได้ = 4.53 และค่าส่วนเบี่ยงเบนมาตรฐาน S.D. = 0.55 แสดงว่าความคิดเห็นของผู้เชี่ยวชาญทั้ง 16 คน มีความคิดเห็นที่สอดคล้องกัน

มันคง มณีรัตน์รุ่งโรจน์ (2546 : บทคัดย่อ) วิจัยเรื่องการพัฒนาชุดฝึกทดลองการออกแบบหน่วยประมวลผลกลางขนาด 8 บิต 16 คำสั่งโดยใช้ FPGA ซึ่งกลุ่มตัวอย่างที่มีความรู้ทางด้านดิจิทัล ด้านสถาปัตยกรรมคอมพิวเตอร์ ด้านดิจิทัลและสถาปัตยกรรมคอมพิวเตอร์ ได้ทดลองใช้งานชุดทดลอง และไปงานการทดลอง ปรากฏว่าชุดทดลองที่สร้างขึ้นมีการทำงานที่ถูกต้อง มีความพึงพอใจเป็นค่าเฉลี่ยเท่ากับ 4.13, 4.03 และ 3.90 ตามลำดับ โดยอยู่ในระดับมาก

สุรพงษ์ สิริพงษ์คีติ (2546 : บทคัดย่อ) วิจัยเรื่องการออกแบบวงจรและสร้างโมดูลบอร์ดชุดปฏิบัติการไมโครคอนโทรลเลอร์ PIC 16F876 โดยหาคุณภาพจากกลุ่มตัวอย่างที่เป็นผู้ทรงคุณวุฒิทางการศึกษา จำนวน 5 คน และผู้ทรงคุณวุฒิทางด้านวิศวกรรม จำนวน 5 คน ผลการวิจัยพบว่าวงจรและโมดูลบอร์ดชุดปฏิบัติการไมโครคอนโทรลเลอร์ PIC 16F876 ที่สร้างขึ้นมีคุณภาพทางการศึกษาในเกณฑ์ดี โดยมีค่าเฉลี่ยเท่ากับ 4.49 และค่าความแปรปรวนเท่ากับ 0.60 และมีคุณภาพทางด้านวิศวกรรมในเกณฑ์ดีมาก โดยมีค่าเฉลี่ยเท่ากับ 4.52 และค่าความแปรปรวนเท่ากับ 0.58 ซึ่งคุณภาพของชุดปฏิบัติการไมโครคอนโทรลเลอร์ PIC 16F876 ที่ได้นี้เป็นไปตามสมมติฐานการวิจัย

อนันต์ศักดิ์ พงษ์เสถียรศักดิ์ (2548 : บทคัดย่อ) วิจัยเพื่อหาคุณภาพของชุดปฏิบัติการวงจรคอมไบเนชันและซีเควนเซียลโดยใช้ CPLD ผลการวิจัยพบว่า ผลคุณภาพชุดปฏิบัติการวงจรคอมไบเนชันและซีเควนเซียลโดยใช้ CPLD ของผู้เชี่ยวชาญ มีค่าเฉลี่ยมีค่าเท่ากับ 4.47 และส่วนเบี่ยงเบนมาตรฐานมีค่าเท่ากับ 0.57 แสดงว่าชุดปฏิบัติการวงจรคอมไบเนชันและซีเควนเซียลโดยใช้ CPLD มีคุณภาพอยู่ในระดับดีมาก และผลการประเมินคุณภาพไปงานการทดลองของผู้เชี่ยวชาญผลการวิจัยพบว่า ค่าเฉลี่ยมีค่าเท่ากับ 4.42 และส่วนเบี่ยงเบนมาตรฐานมีค่าเท่ากับ 0.62 แสดงว่าไปงานการทดลองมีคุณภาพอยู่ในระดับดีมาก

# บทที่ 3

## วิธีดำเนินการวิจัย

การดำเนินการวิจัยครั้งนี้ ผู้วิจัยได้แบ่งขั้นตอนของวิธีดำเนินการวิจัยออกเป็นลำดับขั้นตามหัวข้อดังต่อไปนี้

- 3.1 ขอบเขตของงานวิจัย
- 3.2 เครื่องมือที่ใช้ในการวิจัย
- 3.3 วิธีการเก็บรวบรวมข้อมูล
- 3.4 สถิติที่ใช้วิเคราะห์

### 3.1 ขอบเขตของงานวิจัย

ในการวิจัยครั้งนี้มีขอบเขตในการวิจัยดังนี้

#### 3.1.1 ประชากร

ประชากรที่ผู้วิจัยใช้ในการศึกษาครั้งนี้ เป็นอาจารย์ผู้สอนวิชาที่เกี่ยวกับเรื่องวงจรคอมพิเนชัน หลักสูตรประกาศนียบัตรวิชาชีพ

#### 3.1.2 กลุ่มตัวอย่าง

ประชากรที่ผู้วิจัยใช้ในการศึกษาครั้งนี้ เป็นอาจารย์ผู้สอนวิชาที่เกี่ยวกับเรื่องวงจรคอมพิเนชัน หลักสูตรประกาศนียบัตรวิชาชีพ ที่มีประสบการณ์สอนมากกว่า 5 ปี และมีวุฒิการศึกษาระดับปริญญาตรีขึ้นไป ประจำแผนกอิเล็กทรอนิกส์ สังกัดคณะกรรมการการอาชีวศึกษา จำนวน 15 คน และสุ่มอย่างง่ายจากประชากรแบบเจาะจง

### 3.2 เครื่องมือที่ใช้ในการวิจัย

เครื่องมือที่ใช้ในการวิจัยประกอบด้วย

1. ชุดปฏิบัติการวงจรคอมพิเนชัน โดยใช้ FPGA
2. ใบแนะนำลำดับขั้นตอนการทดลอง
3. แบบประเมินคุณภาพของชุดปฏิบัติการและใบแนะนำลำดับขั้นตอนการทดลอง

### 3.2.1 การสร้างชุดปฏิบัติการวงจรคอมบิเนชัน โดยใช้ FPGA

มีขั้นตอนการสร้างชุดปฏิบัติการวงจรคอมบิเนชัน โดยใช้ FPGA ดังต่อไปนี้

ศึกษาคำอธิบายรายวิชาในหลักสูตร ทฤษฎีที่เกี่ยวข้องจากตำรา และเอกสารต่าง ๆ เพื่อนำข้อมูลมาออกแบบ และสร้างวงจรต่าง ๆ ที่จะประกอบเป็นชุดปฏิบัติการวงจรคอมบิเนชัน โดยใช้ FPGA ขั้นตอนหลักการออกแบบการสร้างชุดปฏิบัติการวงจรคอมบิเนชัน โดยใช้ FPGA ซึ่งมี 7 ขั้นตอน ดังนี้ (วัลลภ จันทร์ตระกูล, 2543 : 111 – 114)

#### ขั้นตอนที่ 1 กำหนดจุดประสงค์ในการนำอุปกรณ์ทดลองหรือสาธิตไปใช้ในการสอน

กำหนดจุดประสงค์ในการนำชุดปฏิบัติการวงจรคอมบิเนชัน โดยใช้ FPGA ไปใช้ในการสอน โดยสำรวจและศึกษาปัญหาที่เกิดขึ้นจากการเรียนการสอน ในรายวิชาวงจรดิจิทัลเทคนิค รหัสวิชา 2104-2116 และวิชาวงจรพัลส์และดิจิทัล รหัสวิชา 2104-2207 ตามหลักสูตรประกาศนียบัตรวิชาชีพสาขาวิชาช่างอิเล็กทรอนิกส์ พ.ศ. 2545 สำนักงานคณะกรรมการการอาชีวศึกษา ในภาคปฏิบัติโดยทำการรวบรวมข้อมูลปัญหาที่เกิดขึ้นจากผู้สอนต่างๆ ด้วยการเก็บข้อมูลจากการสอบถามและทำการค้นคว้าจากเอกสารทางวิชาการ เพื่อกำหนดคุณลักษณะหรือขอบเขตของชุดปฏิบัติการที่ต้องการ ซึ่งจะต้องสอดคล้องกับหัวข้อการทดลองและวัตถุประสงค์เชิงพฤติกรรม

#### ขั้นตอนที่ 2 กำหนดหน้าที่ (Function) ของอุปกรณ์

กำหนดหน้าที่ของชุดปฏิบัติการวงจรคอมบิเนชัน โดยใช้ FPGA โดยผู้วิจัยศึกษารายละเอียดรายวิชาวงจรดิจิทัลเทคนิค รหัสวิชา 2104-2116 และวิชาวงจรพัลส์และดิจิทัล รหัสวิชา 2104-2207 ตามหลักสูตรประกาศนียบัตรวิชาชีพสาขาวิชาช่างอิเล็กทรอนิกส์ พ.ศ. 2545 สำนักงานคณะกรรมการการอาชีวศึกษา ทำการวิเคราะห์จากลักษณะรายวิชา เพื่อกำหนดหัวข้อการทดลองและวัตถุประสงค์เชิงพฤติกรรม โดยปรึกษากับอาจารย์ผู้สอนที่มีประสบการณ์ในรายวิชานี้ เพื่อกำหนดหน้าที่ของอุปกรณ์ทดลองซึ่งเป็นเครื่องมือที่ใช้ในการวิจัย ให้สอดคล้องกับหัวข้อการทดลองและวัตถุประสงค์เชิงพฤติกรรมที่ได้กำหนดไว้

#### ขั้นตอนที่ 3 ศึกษาพิจารณาปัจจัยที่จะทำให้อุปกรณ์ทำงานได้ตามรายการหน้าที่ (Function Element)

ศึกษาพิจารณาปัจจัยที่จะทำให้ชุดปฏิบัติการทำงานได้ตามรายการหน้าที่ นั่นคือการศึกษารายละเอียดลักษณะการทดลองและลักษณะของชุดปฏิบัติการ ซึ่งเป็นปัจจัยสำคัญที่จะนำวัสดุอุปกรณ์มาสร้างเป็นชุดปฏิบัติการวงจรคอมบิเนชัน โดยใช้ FPGA ให้ทำงานได้ตามรายการหน้าที่และสอดคล้องกับหัวข้อการทดลองและวัตถุประสงค์เชิงพฤติกรรมที่ได้กำหนดไว้ว่าต้องใช้

อุปกรณ์หรือส่วนประกอบอื่นๆ ที่เป็นปัจจัยต่างๆ เพื่อให้สะดวกต่อการใช้ทดลองทดลองจนคุณสมบัติของวัสดุอุปกรณ์ที่จะนำมาใช้สร้างชุดปฏิบัติการ

#### ขั้นตอนที่ 4 วิเคราะห์และตัดสินใจเลือกชิ้นส่วนประกอบของอุปกรณ์

วิเคราะห์และตัดสินใจเลือกชิ้นส่วนประกอบของชุดปฏิบัติการวงจรคอมพิวเตอร์ โดยใช้ FPGA เมื่อศึกษาวิเคราะห์วัสดุอุปกรณ์ที่จะนำมาสร้างชุดปฏิบัติการ ตามการศึกษาออกแบบลักษณะการทดลองและลักษณะของชุดปฏิบัติการที่ได้กำหนดไว้แล้วจึงพิจารณาตัดสินใจเลือกวัสดุอุปกรณ์ที่จะนำมาสร้างชุดปฏิบัติการ ซึ่งเหตุผลหลักที่เลือกใช้ FPGA ไอซีตระกูล ACEX1K-10 Socket แบบ PLCC ขนาด 20 ขา เนื่องมาจากมีประสิทธิภาพและมีความจุของเกตเพียงพอในการออกแบบวงจรไอซีพื้นฐานทั้ง 17 เบอร์ ซึ่งมีคุณสมบัติ ดังนี้

ความจุเกตภายใน 10,000 เกต

576 Logic Element

12,288 Total RAM bits

102 User I/O pins

185 Maximum frequency (MHz)

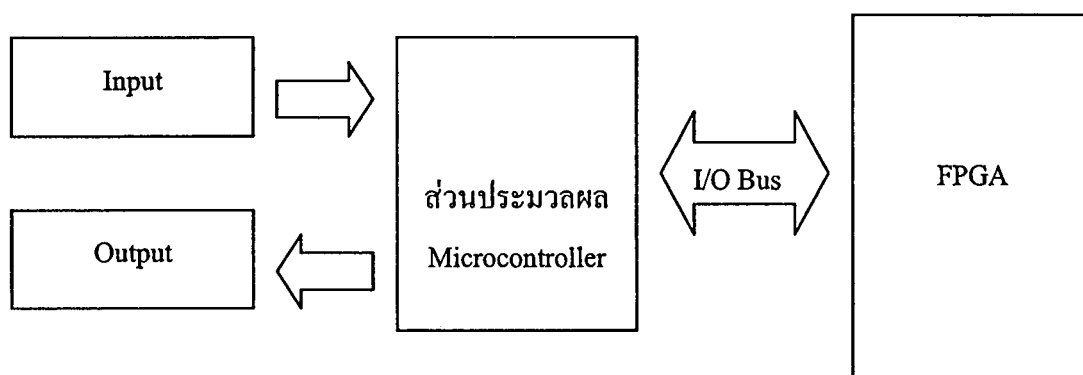
2.5, 3.3, 5V Digital I/O

ราคาไม่แพงมาก และเป็นเทคโนโลยีที่ทันสมัยกับโลกยุคปัจจุบันที่มีการพัฒนาไปอย่างต่อเนื่อง และที่สำคัญสามารถโปรแกรมได้หลายครั้ง จึงทำให้ง่ายในการแก้ไขและพัฒนาโดยไม่ต้องเสียค่าใช้จ่ายเพิ่มแต่อย่างใด

อีกประการหนึ่ง FPGA เมื่อไม่มีแหล่งจ่ายให้กับวงจรแล้วจะไม่จดจำสิ่งที่โปรแกรมลงไป จึงต้องใช้ EPROM เพื่อใช้เก็บโปรแกรมทั้งหมด ซึ่งชุดปฏิบัติการวงจรคอมพิวเตอร์ โดยใช้ FPGA จะทำงานได้โดยไม่ต้องมีการโปรแกรมลงชิป FPGA ตลอดเวลา

#### ขั้นตอนที่ 5 สร้างต้นแบบและตรวจสอบ

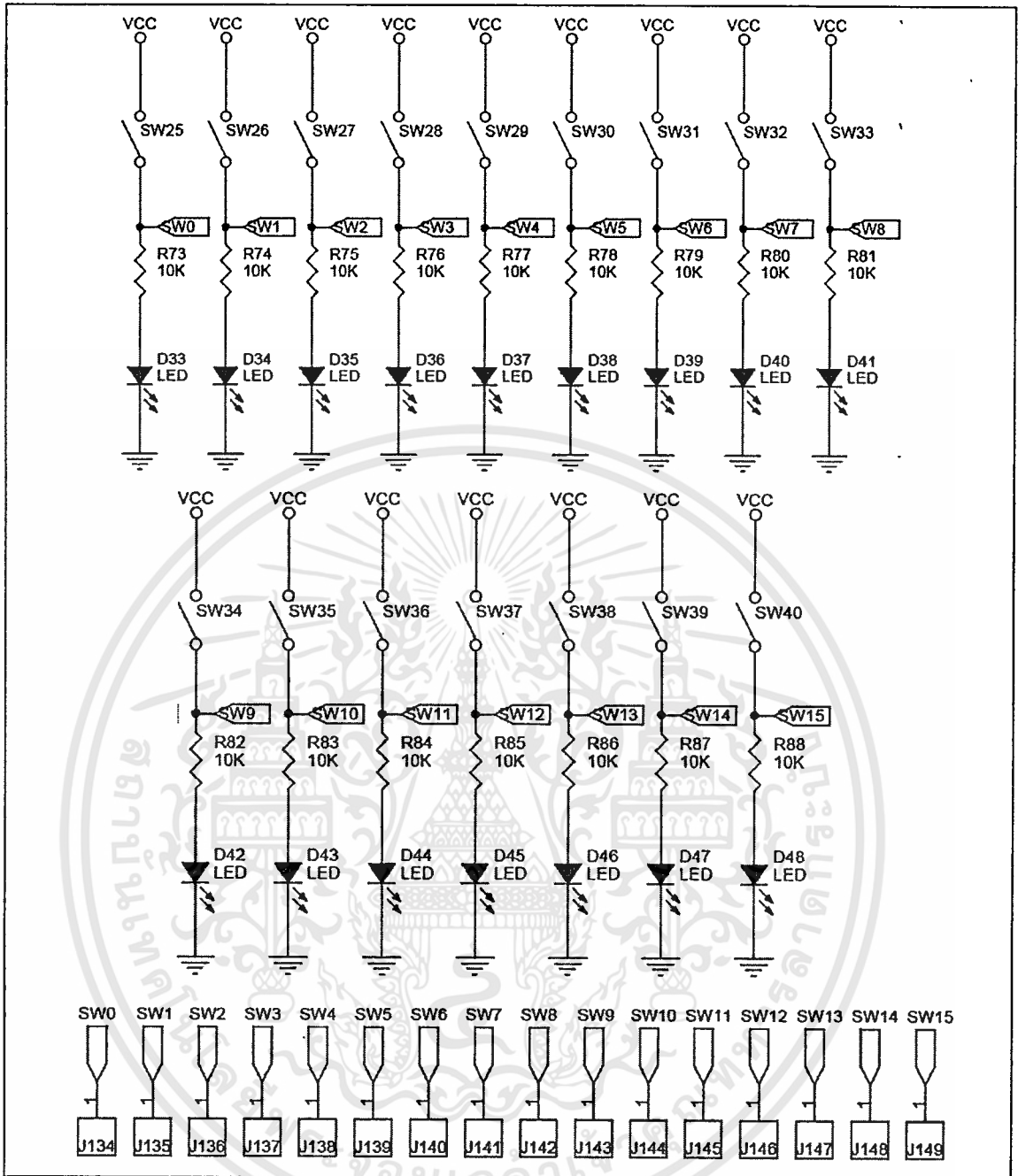
สร้างต้นแบบและตรวจสอบ จากการตัดสินใจเลือกวัสดุอุปกรณ์แล้วจึงนำมาสร้างชุดปฏิบัติการวงจรคอมพิวเตอร์ โดยใช้ FPGA ตามต้นแบบที่ได้ออกแบบไว้และตรวจสอบการทำงานว่าสอดคล้องกับหัวข้อการทดลองและวัตถุประสงค์เชิงพฤติกรรมที่ได้กำหนดไว้ครบถ้วนหรือไม่ ซึ่งขั้นตอนการสร้างชุดปฏิบัติการวงจรคอมพิวเตอร์ โดยใช้ FPGA ที่เป็นชุดต้นแบบ มีบล็อกไดอะแกรมและวงจรภายในแต่ละบล็อกการทำงาน 4 ส่วน ดังนี้



ภาพที่ 3.1 บล็อกไดอะแกรมชุดปฏิบัติการวงจรคอมบิเนชัน โดยใช้ FPGA

1. ส่วนของอินพุต เป็นส่วนที่ใช้รับข้อมูลจากภายนอกเข้ามาเพื่อประมวลผลต่อไป ซึ่งแบ่งเป็น 2 ส่วน ดังนี้

1.1 ส่วนสวิตช์อินพุตที่รับข้อมูลจากภายนอก เช่น จากการต่ออินพุตของไอซีแต่ละเบอร์ ตามจุดเชื่อมต่อ ทั้ง 16 จุด พร้อม LED ที่แสดงผลบอกสถานะของอินพุตปัจจุบัน เช่น LED ติด แสดงว่าอินพุตมีการป้อนลอจิก “1” เข้ามาด้วยการ โยกสวิตช์ขึ้น และ LED ดับ แสดงว่าอินพุตมีการป้อนลอจิก “0” เข้ามาด้วยการ โยกสวิตช์ลง ดังวงจรในรูปที่ 3.2 ด้านล่าง



ภาพที่ 3.2 สวิตช์อินพุต 16 จุด พร้อม LED แสดงผลการทำงาน

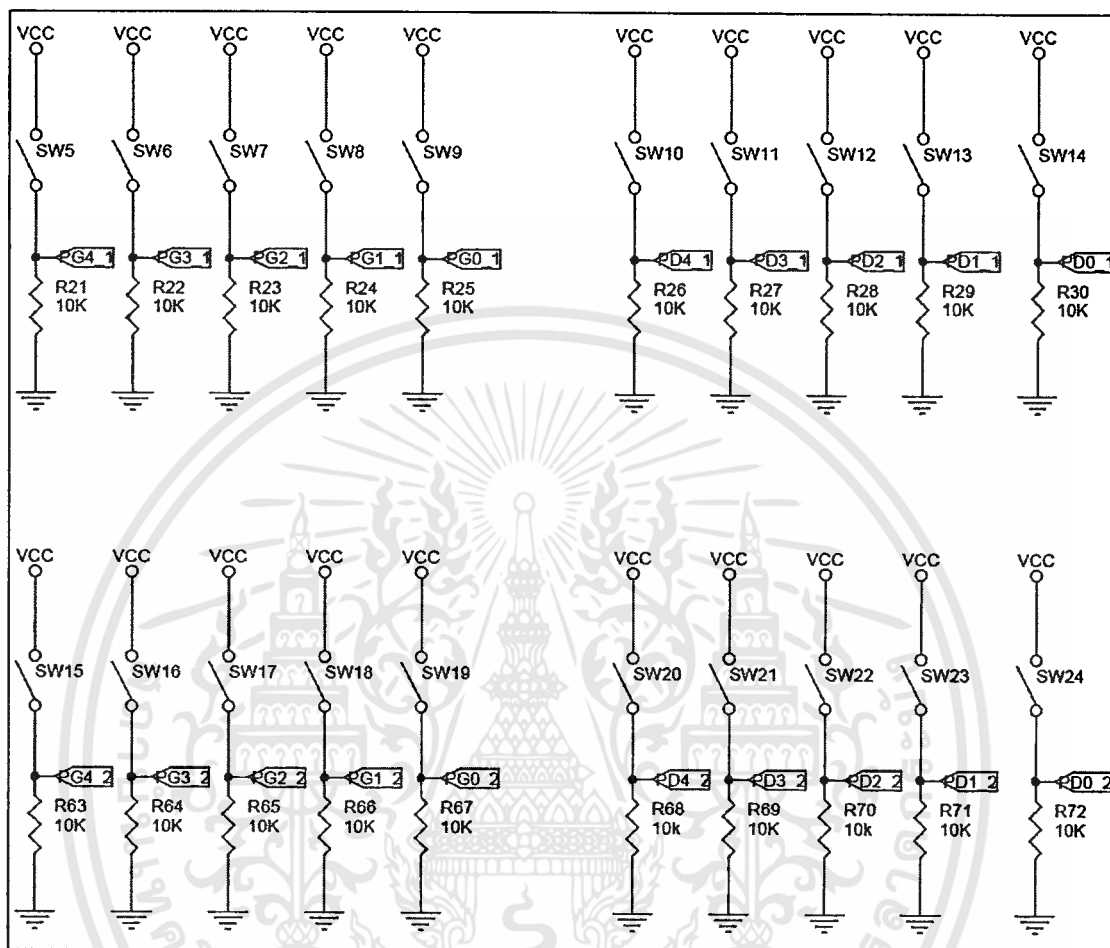
1.2 ส่วนสวิตช์ที่ใช้ตรวจสอบการ์ดไอซีแต่ละเบอร์ มีวงจรแสดงดังรูปที่ 3.3 และรูปที่ 3.4 และมีขั้นตอนการทำงานดังนี้

1. ไมโครคอนโทรลเลอร์ตรวจสอบข้อมูลของการ์ดไอซีที่วางลงที่บอร์ดทดลองว่าเป็นการ์ดไอซีเบอร์อะไร
2. ไมโครคอนโทรลเลอร์ส่งข้อมูลที่ได้ส่งไปให้กับ FPGA
3. FPGA อ่านข้อมูลที่ได้จากไมโครคอนโทรลเลอร์แล้วประมวลผลตามคุณสมบัติ

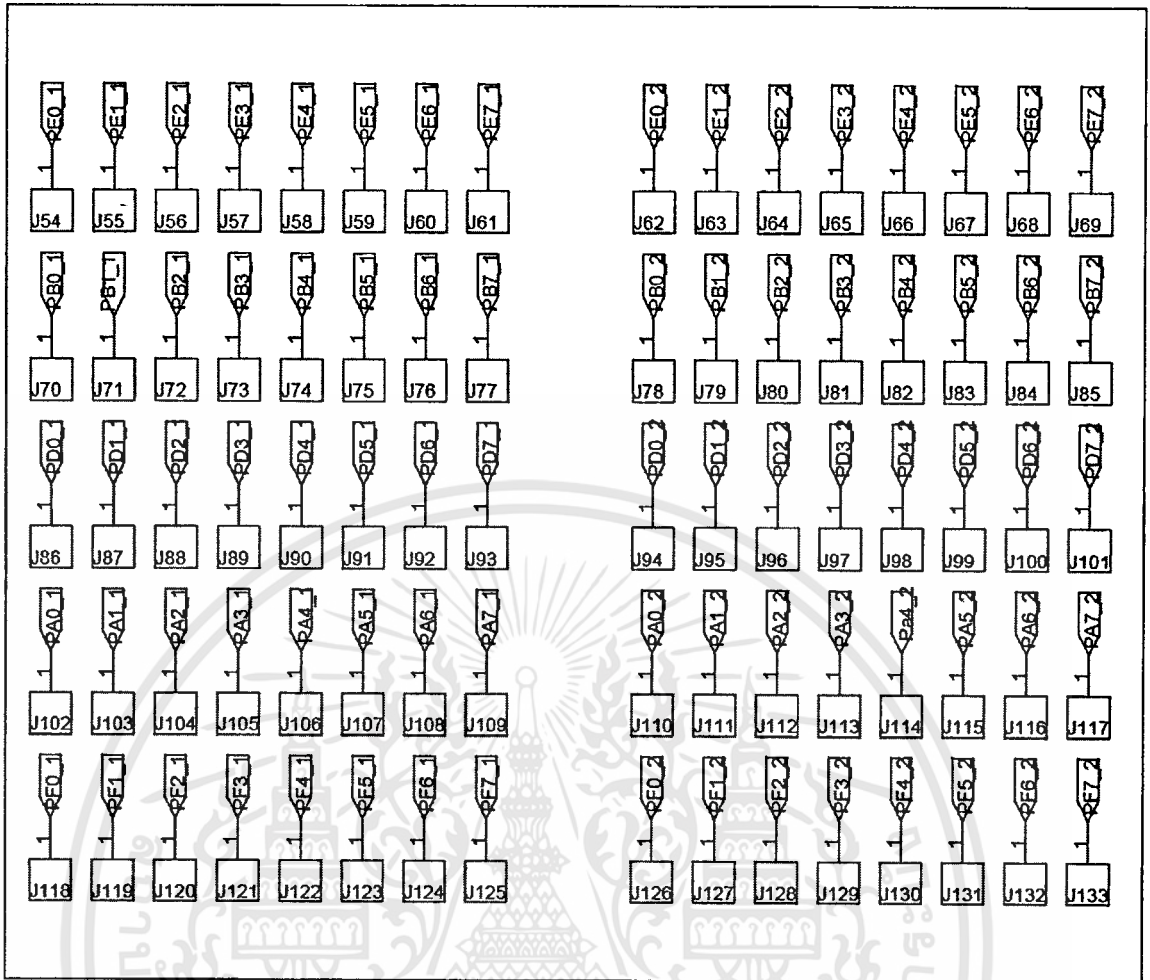
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ของไอซีที่ไมโครคอนโทรลเลอร์ส่งมาให้ แล้วส่งข้อมูลที่ได้ส่งกลับไปให้ไมโครคอนโทรลเลอร์

#### 4. ไมโครคอนโทรลเลอร์รับข้อมูลที่ได้จาก FPGA ส่งออกไปที่เอาต์พุต



ภาพที่ 3.3 สวิตช์อินพุตที่ใช้ตรวจสอบการ์ดไอซี ทั้ง 4 ช่อง

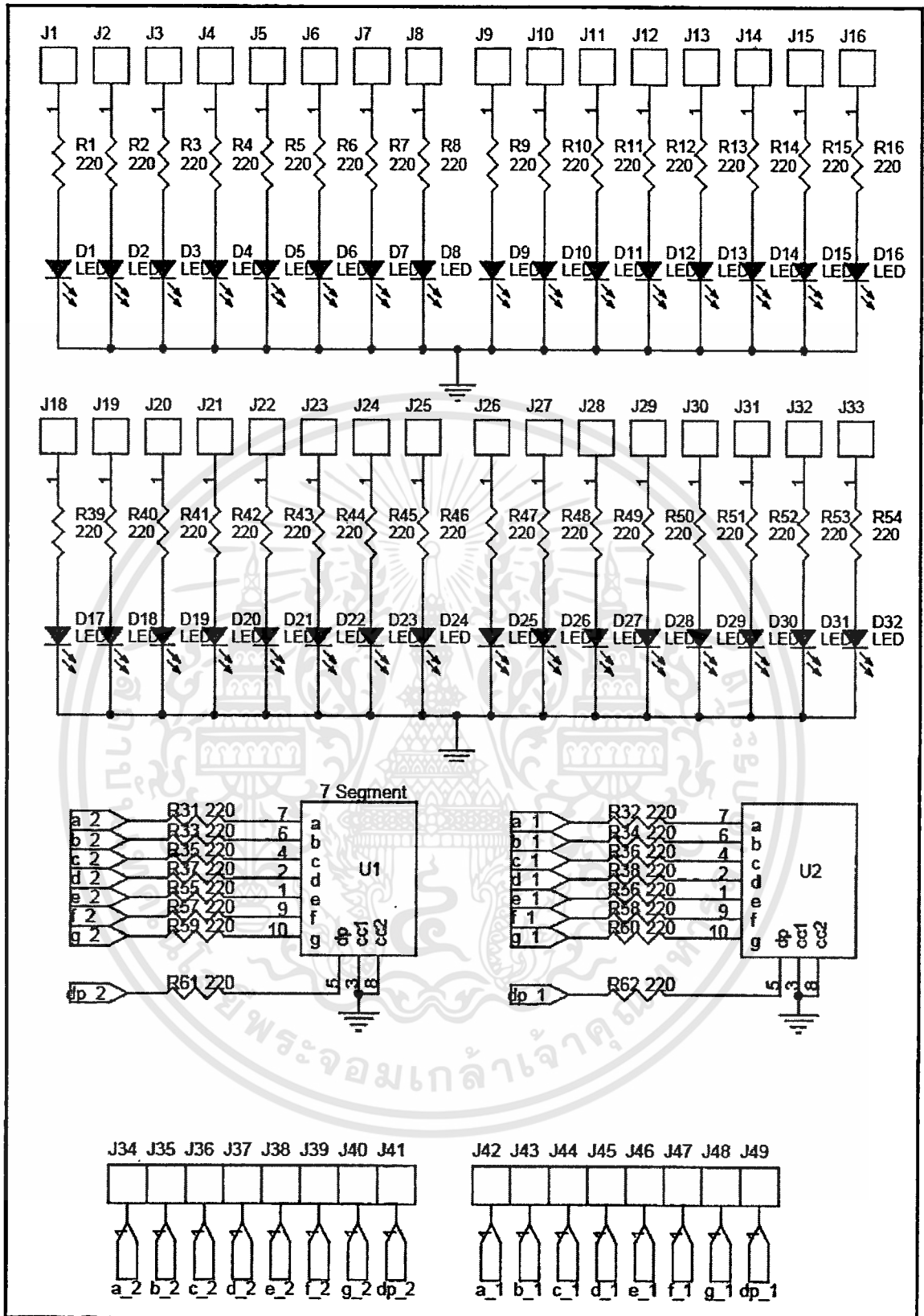


ภาพที่ 3.4 จุดเชื่อมต่อของการการ์ดไอซี ทั้ง 4 ช่อง

2. ส่วนของเอาต์พุต เป็นส่วนที่ใช้แสดงผลที่ได้จากการประมวลผล แบ่งออกเป็น 2 ส่วน ซึ่งแต่ละส่วนมีหน้าที่การทำงาน ดังรูปวงจรในรูปที่ 3.6 ดังนี้

2.1 LED แสดงผล จำนวน 32 หลอด ทำหน้าที่แสดงผลการทดลองทางด้านเอาต์พุต แบ่งออกเป็น 2 ชุด แต่ละชุดจะมีจุดเชื่อมต่อของ LED ซึ่งแยกจากกันแต่ละตัว รวมทั้งสิ้น 32 จุด ซึ่งจะรับผลที่ได้จากเอาต์พุตเพื่อแสดงผลการทดลอง

2.2 7-Segment เป็นตัวแสดงผล 7 ส่วน จำนวน 2 ชุด ซึ่งทั้งสองชุดนี้จะมีจุดเชื่อมต่อชุดละ 8 จุด ทำหน้าที่รองรับการแสดงผลด้านเอาต์พุตในกรณีที่มีการทดลองวงเข้ารหัสและวงจรถอครหัส

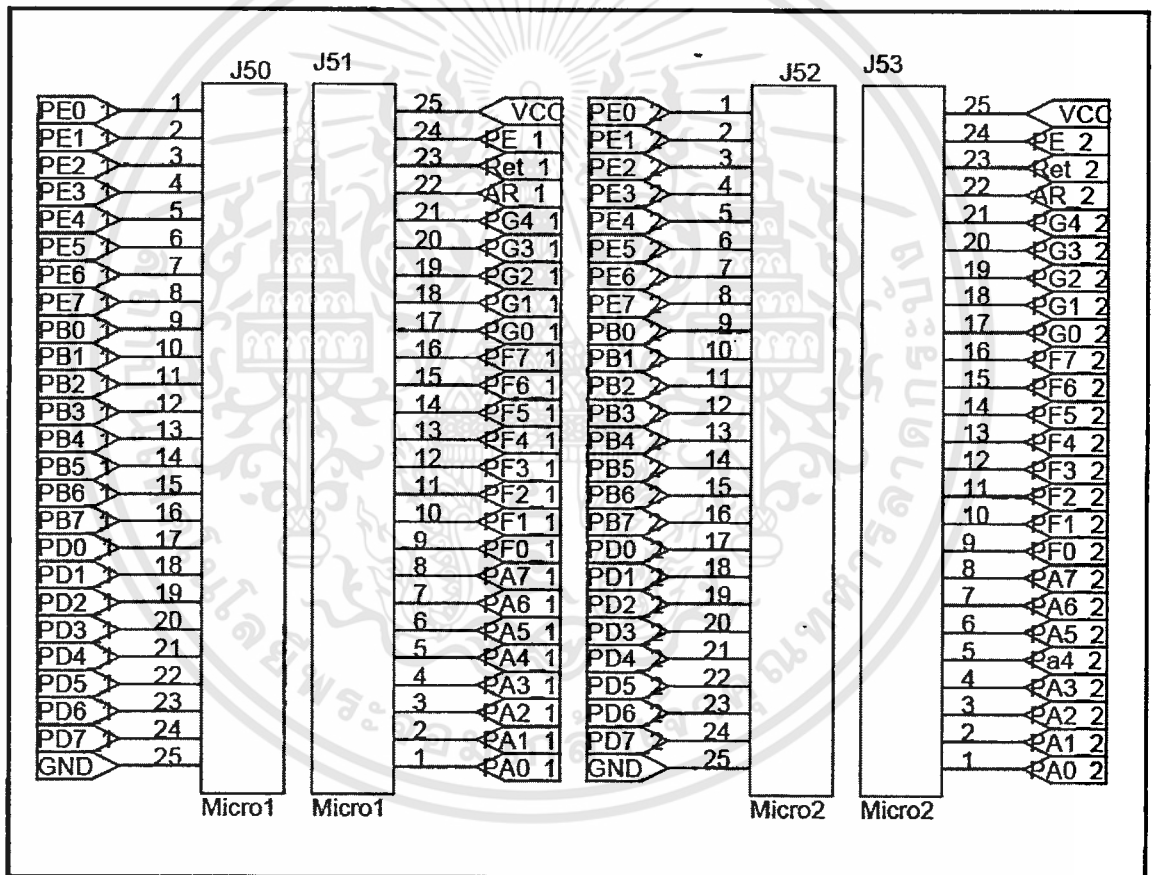


ภาพที่ 3.5 วงจรเอาต์พุตส่วนแสดงผลของชุดปฏิบัติการวงจรคอมบิเนชัน โดยใช้ FPGA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3. ส่วนประมวลผล ใช้ไมโครคอนโทรลเลอร์เป็นตัวประมวลผล ซึ่งจะทำการตรวจสอบข้อมูลที่รับเข้ามาว่าการ์ดไอซีที่ผู้ทดลองวางลงที่บอร์ดทดลองทั้ง 4 ช่อง นั้นเป็นการ์ดไอซีเบอร์อะไร โดยการอ่านข้อมูลจากสวิตช์อินพุตที่ใช้ตรวจสอบบนชุดปฏิบัติการซึ่งการ์ดไอซีที่ผู้ทดลองวางลงไปทีบอร์ดทดลองแต่ละตัวนั้น จะมีรหัสของไอซีที่แตกต่างกันทำให้สามารถตรวจสอบได้ว่าการ์ดไอซีที่ใช้ทดลองนั้นเป็นการ์ดไอซีเบอร์อะไร จากนั้นก็จะส่งข้อมูลที่ได้ออกไป FPGA เพื่อที่ตัว FPGA จะได้นำไปประมวลผลต่อไป

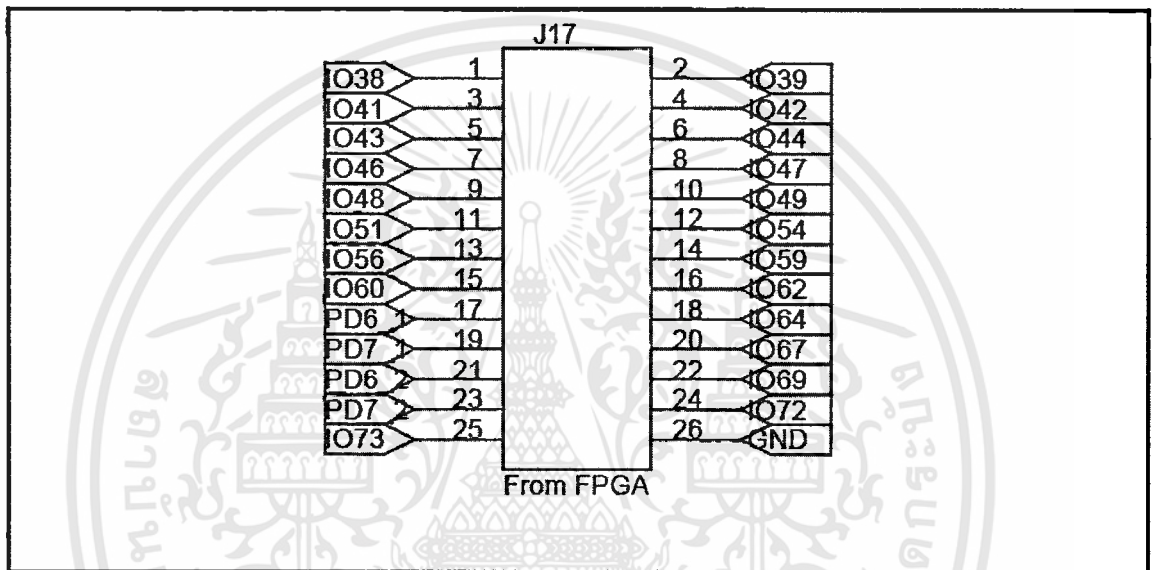
หลังจากที่ส่งข้อมูลไปให้กับ FPGA แล้วไมโครคอนโทรลเลอร์ก็จะคอยรับข้อมูลที่ได้ออกมาประมวลผลของ FPGA เพื่อที่จะนำข้อมูลที่ได้ส่งออกไปที่เอาต์พุตเพื่อแสดงผลที่หลอดแอลอีดี ดังวงจรวางจรในรูปที่ 3.6



ภาพที่ 3.6 ส่วนประมวลผล Microcontroller

### 5. I/O BUS เป็นเส้นทางที่ใช้ในการรับส่งข้อมูลระหว่างไมโครคอนโทรลเลอร์กับ FPGA

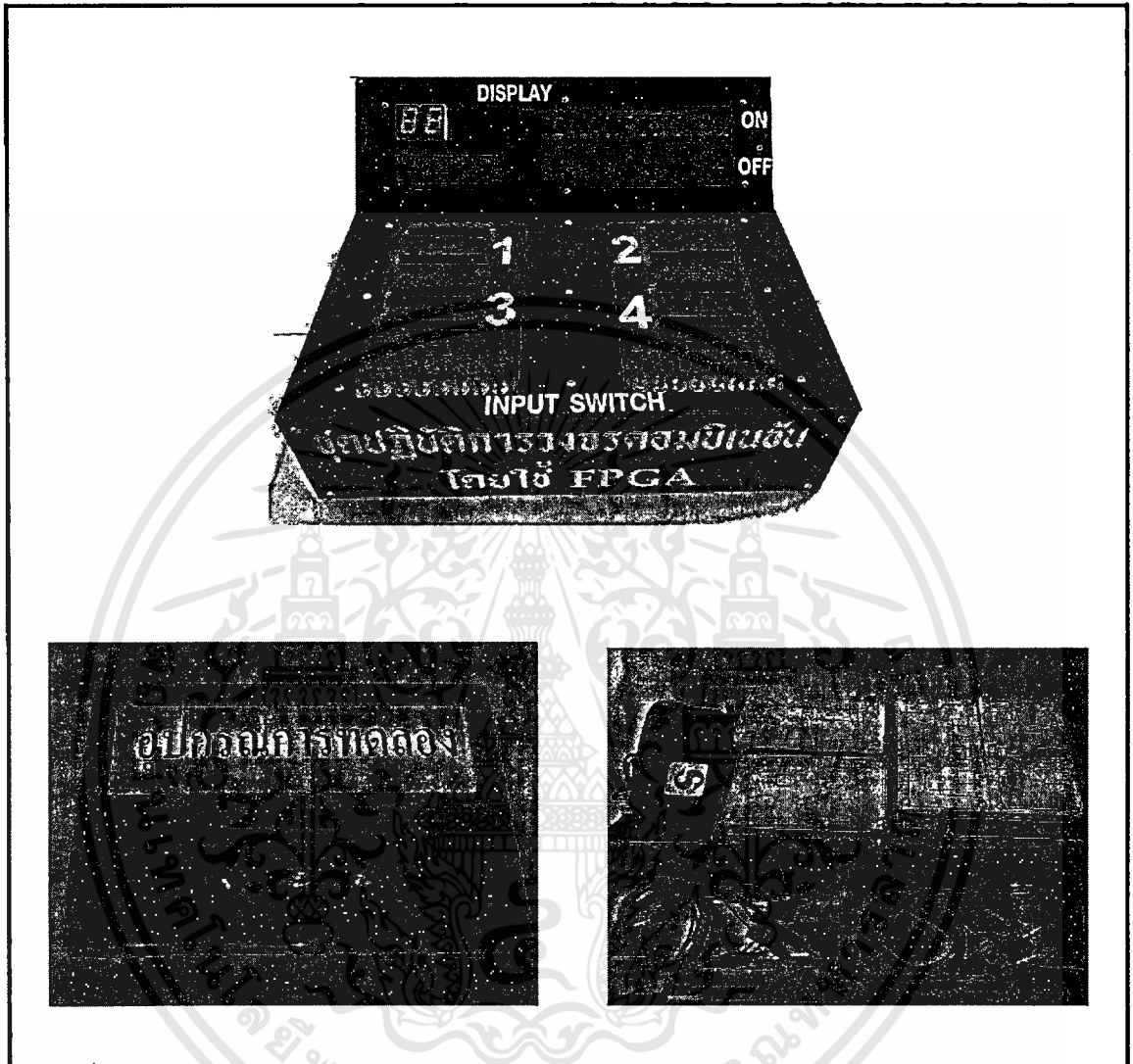
การทำงานภายใน FPGA มีดังนี้ หลังจากที่ได้รับข้อมูลจากตัวไมโครคอนโทรลเลอร์แล้ว FPGA จะนำข้อมูลที่ได้อุปประมวลผลซึ่งข้อมูลที่ FPGA ได้รับจากตัวไมโครคอนโทรลเลอร์นั้น จะเป็นตัวที่กำหนดว่าตัวของ FPGA จะต้องมีคุณสมบัติเหมือนกับไอซีเบอร์อะไร ซึ่งภายในตัว FPGA จะประกอบไปด้วยโปรแกรมของไอซีพื้นฐานทั้ง 17 เบอร์ บรรจุอยู่ภายใน FPGA แล้วนำข้อมูลที่ได้อุปคำนวณ จากนั้นนำข้อมูลที่ได้อุปซึ่งตรงกับการ์ดไอซีที่วางลงในช่องทดลองทั้ง 4 ช่อง ส่งกลับคืนให้กับไมโครคอนโทรลเลอร์เพื่อแสดงผลด้านเอาต์พุตต่อไป



ภาพที่ 3.7 I/O BUS เป็นเส้นทางที่ใช้ในการรับส่งข้อมูลระหว่างไมโครคอนโทรลเลอร์กับ FPGA

ซึ่งรายละเอียดของแผ่นวงจรพิมพ์และตำแหน่งในการวางอุปกรณ์ของชุดปฏิบัติการคอมพิวเตอร์ โดยใช้ FPGA สามารถดูได้ที่ภาคผนวก ก

จากขั้นตอนการสร้างชุดปฏิบัติการคอมพิวเตอร์ โดยใช้ FPGA ทั้งหมด จะได้ชุดปฏิบัติการที่มีคุณสมบัติที่ใช้ในการทดลองแทนการใช้ไอซีที่เป็นอุปกรณ์จริง ดังแสดงในรูปที่ 3.8



ภาพที่ 3.8 ชุดปฏิบัติการวงจรคอมพิวเตอร์ โดยใช้ FPGA

#### ขั้นตอนที่ 6 เขียนแบบงาน

เขียนแบบงาน จากต้นแบบที่สร้างขึ้นและผ่านการตรวจสอบจนสมบูรณ์จึงเก็บแบบงานวัสดุอุปกรณ์ที่มีข้อมูลครบถ้วนสำหรับการผลิตซึ่งมีทั้งแบบแยกชิ้นจนเป็นชิ้นเดียวกัน เช่น ขนาด พิกัด ความเผื่อ วัสดุ เป็นต้น เพื่อไว้สำหรับงานผลิตจำนวนมาก

## ขั้นตอนที่ 7 การเตรียมเอกสารประกอบ

หลังจากสร้างชุดปฏิบัติการที่เป็นต้นแบบและตรวจสอบการทำงานว่ามีความสอดคล้องกับหัวข้อการทดลองและวัตถุประสงค์เชิงพฤติกรรมจนสมบูรณ์แล้วจึงจัดเตรียมเอกสารใบแนะนำลำดับขั้นตอนการทดลอง

การตรวจสอบคุณภาพเบื้องต้นชุดปฏิบัติการวงจรคอมมิเนชัน โดยใช้ FPGA โดยตรงคุณวุฒิ จำนวน 5 ท่าน ดังนี้

1. ผศ. ดร. ชาญชัย ทองโสภาก อาจารย์ประจำภาควิชาวิศวกรรมโทรคมนาคม คณะวิศวกรรมศาสตร์ มหาวิทยาลัยเทคโนโลยีสุรนารี
2. ดร. อภิชาติ อินทรพานิชย์ นักวิจัย ศูนย์เทคโนโลยีอิเล็กทรอนิกส์และคอมพิวเตอร์แห่งชาติ
3. ผศ.โกศล ตราชู อาจารย์ประจำสาขาวิชาครุศาสตร์วิศวกรรม คณะครุศาสตร์อุตสาหกรรม สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
4. ผศ.สุชิน อาจหาญ อาจารย์ประจำสาขาวิชาครุศาสตร์วิศวกรรม คณะครุศาสตร์อุตสาหกรรม สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
5. อาจารย์ราชน คณนา อาจารย์ประจำสาขาวิชาเทคโนโลยีไฟฟ้า คณะวิศวกรรมศาสตร์และเทคโนโลยี มหาวิทยาลัยราชภัฏเพชรบุรี

ทำการประเมินคุณภาพชุดปฏิบัติการวงจรคอมมิเนชัน โดยใช้ FPGA โดยใช้แบบประเมินคุณภาพชุดปฏิบัติการ ซึ่งเป็นแบบชนิดเลือกตอบ และกำหนดระดับคุณภาพเป็นค่าให้น้ำหนักคะแนนระดับคุณภาพ 5 ระดับ คือ (วัลลภ จันทร์ตระกูล. 2543 : 140)

ระดับ 5	หมายถึง	ระดับคุณภาพดีมาก
ระดับ 4	หมายถึง	ระดับคุณภาพดี
ระดับ 3	หมายถึง	ระดับคุณภาพปานกลาง
ระดับ 2	หมายถึง	ระดับคุณภาพพอใช้
ระดับ 1	หมายถึง	ระดับคุณภาพควรปรับปรุง

เกณฑ์การประเมินคุณภาพชุดปฏิบัติการ จัดระดับค่าเฉลี่ย 5 ระดับ ดังนี้

4.50 – 5.00	หมายถึง	มีคุณภาพอยู่ในระดับดีมาก
3.50 – 4.49	หมายถึง	มีคุณภาพอยู่ในระดับดี
2.50 – 3.49	หมายถึง	มีคุณภาพอยู่ในระดับปานกลาง
1.50 – 2.49	หมายถึง	มีคุณภาพอยู่ในระดับพอใช้
1.00 – 1.49	หมายถึง	มีคุณภาพอยู่ในระดับควรปรับปรุง

โดยเกณฑ์การประเมินคุณภาพชุดปฏิบัติการ กำหนดเกณฑ์การประเมินต้องอยู่ในระดับค่าเฉลี่ยไม่ต่ำกว่า 3.50 จึงถือว่าสื่อการเรียนการสอนนั้นมีคุณภาพ

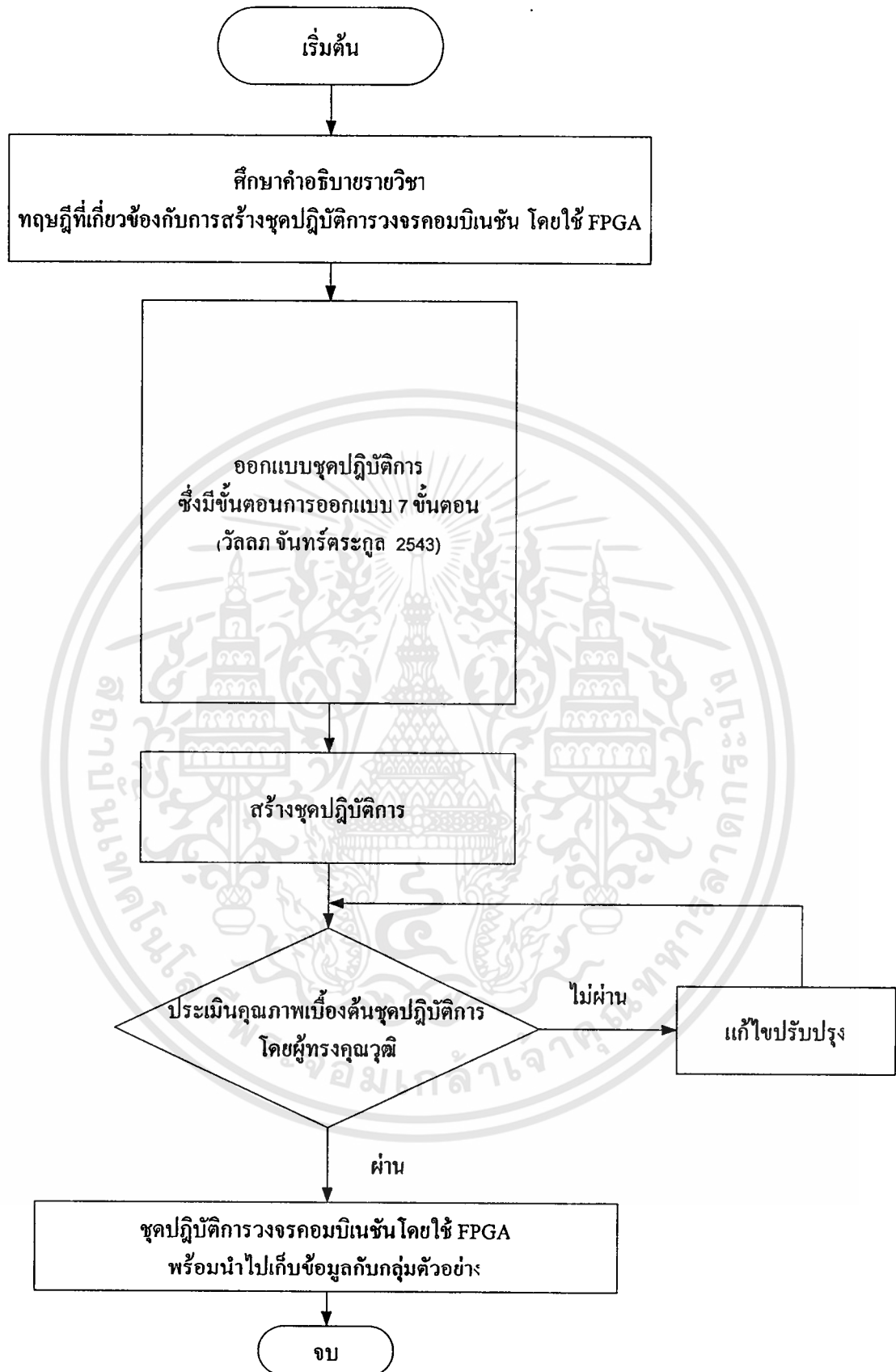
ถ้าในรายการประเด็นใด ไม่ผ่านเกณฑ์ประเมิน ต้องนำมาปรับปรุงแก้ไข จนผ่านเกณฑ์ประเมิน

จากการตรวจสอบชุดปฏิบัติการวงจรคอมพิวเตอร์ โดยใช้ FPGA โดยผู้ทรงคุณวุฒิจำนวน 5 ท่าน เพื่อหาคุณภาพเบื้องต้นด้านรูปร่างและความสะดวกของชุดปฏิบัติการ ผลปรากฏในภาคผนวก ข ดังตารางที่ ข 2

ซึ่งพบว่าผลการหาคุณภาพเบื้องต้นของชุดปฏิบัติการวงจรคอมพิวเตอร์ โดยใช้ FPGA ด้านรูปร่างและความสะดวกของชุดปฏิบัติการวงจรคอมพิวเตอร์ โดยใช้ FPGA ผู้ทรงคุณวุฒิทั้ง 5 ท่าน มีความเห็นไม่แตกต่างกัน (S.D. = 0.497) ว่าชุดปฏิบัติการวงจรคอมพิวเตอร์ โดยใช้ FPGA คุณภาพโดยรวมจัดอยู่ในระดับดี ( $\bar{X} = 4.175$ , S.D. = 0.472) แต่เมื่อพิจารณาเป็นรายข้อ แล้วพบว่า ภาพปฏิบัติการมีความเหมาะสมเรียบร้อย มีค่าสูงสุด ( $\bar{X} = 4.80$ , S.D. = 0.447) และรูปแบบของชุดปฏิบัติการกระตุ้นและงูใจผู้ทดลอง มีค่าเฉลี่ยจัดอยู่ในระดับต่ำสุด ( $\bar{X} = 3.80$ , S.D. = 0.836)

สำหรับข้อเสนอแนะจากคำถามปลายเปิดของผู้ทรงคุณวุฒิ 5 ท่านถึงคุณภาพเบื้องต้นของชุดปฏิบัติการวงจรคอมพิวเตอร์ โดยใช้ FPGA ให้ผู้วิจัยนำมาพิจารณาแก้ไขปรับปรุงในส่วนต่างๆ ดังนี้

1. ควรมีการพัฒนาด้านขนาดและรูปร่างของชุดปฏิบัติการวงจรคอมพิวเตอร์ โดยใช้ FPGA ให้มีขนาดเล็กกว่าเดิมซึ่งได้มีการแก้ไขปรับปรุงแล้ว
2. ควรมีการปรับปรุงเพิ่มเติมในส่วนหน้าที่การทำงานของชุดปฏิบัติการวงจรคอมพิวเตอร์ โดยใช้ FPGA ในส่วนของการติดชื่ออุปกรณ์ที่แสดงบนชุดปฏิบัติการประกอบด้วยอะไร เช่น สวิตช์ ON/OFF ส่วนแสดงผลด้านอินพุตและเอาต์พุต เป็นต้น .
3. ควรมีการพัฒนาให้สามารถใช้กับอุปกรณ์ไอซีประเภทวงจรถ่ายเสียง เชื่อม ฟลิปฟลอป เป็นต้น
5. ใ้ชุดปฏิบัติการวงจรคอมพิวเตอร์ โดยใช้ FPGA พร้อมนำไปใช้เก็บข้อมูลกับกลุ่มตัวอย่างซึ่งมีลำดับขั้นตอนการสร้างชุดปฏิบัติการ แสดงเป็นผังงานดังรูปที่ 3.9



ภาพที่ 3.9 ขั้นตอนการสร้างชุดปฏิบัติการวงจรคอมบิเนชัน โดยใช้ FPGA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 3.2.2 ไบแนะนำลำดับขั้นตอนการทดลอง

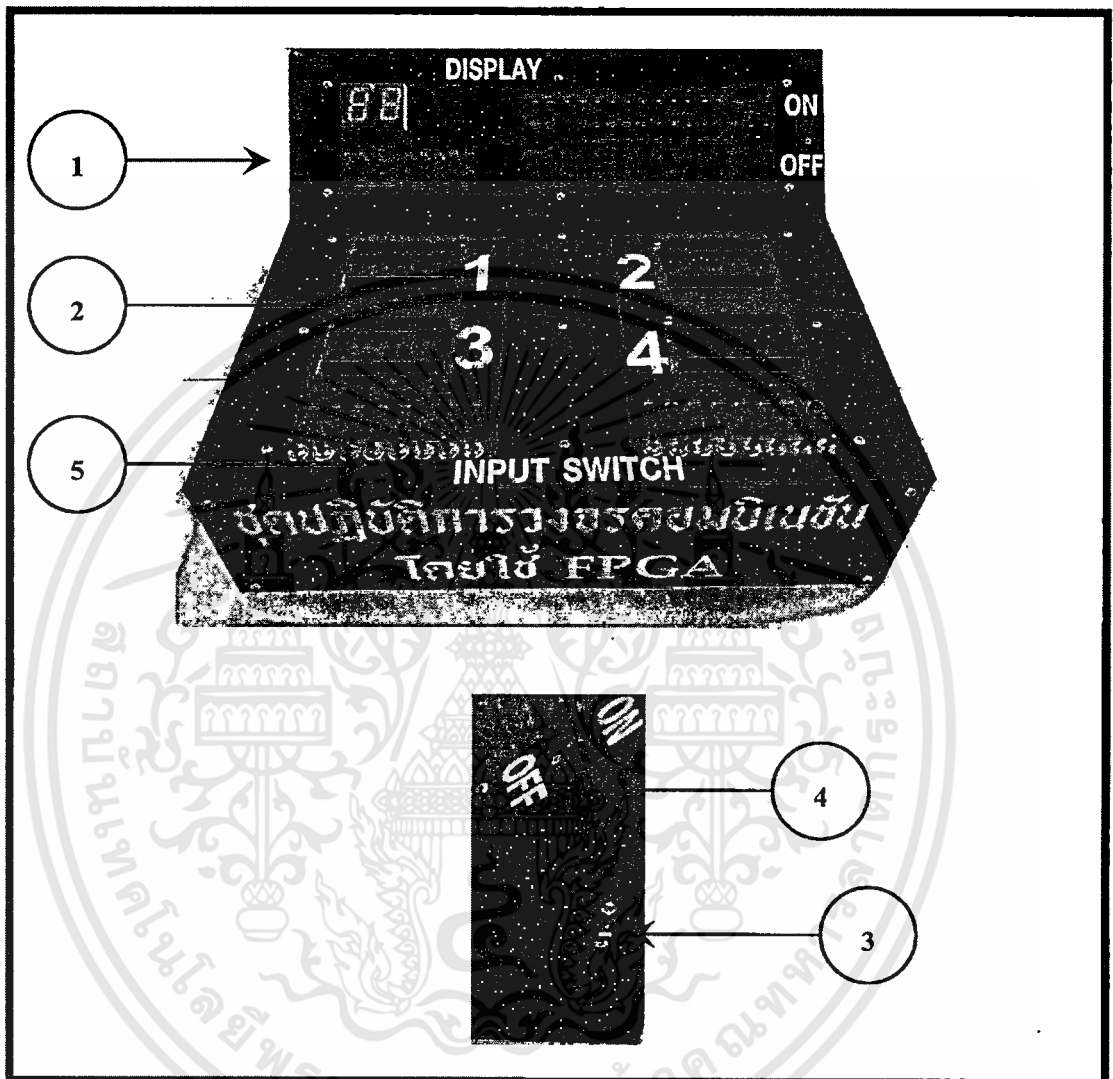
มีขั้นตอนการสร้างไบแนะนำลำดับขั้นตอนการทดลองเรื่องวงจรคอมบิเนชัน ดังนี้  
 ศึกษาวิธีการสร้างไบแนะนำลำดับขั้นตอน โดยการสร้างไบแนะนำลำดับขั้นตอนการทดลองเรื่องวงจรคอมบิเนชัน นั้นจะควบคู่กันกับชุดปฏิบัติการวงจรคอมบิเนชัน โดยใช้ FPGA เพราะจะมีความสัมพันธ์กัน

จะได้รูปแบบของไบแนะนำลำดับขั้นตอนการทดลองชุดปฏิบัติการวงจรคอมบิเนชัน โดยใช้ FPGA ตามลักษณะดังต่อไปนี้

ชุดปฏิบัติการวงจรคอมบิเนชัน โดยใช้ FPGA เป็นชุดปฏิบัติการที่ได้สร้างขึ้นมาเพื่อทดลองในรายวิชาดิจิทัล ที่เกี่ยวข้องกับเนื้อหาวงจรคอมบิเนชัน ได้อย่างครอบคลุมแทนการใช้ไอซีที่เป็นอุปกรณ์จริง ซึ่งชุดปฏิบัติการที่สร้างขึ้นนี้ในขณะที่ทำการทดลองสามารถที่จะเห็นโครงสร้างภายในของไอซีที่ทำการทดลองอยู่ในขณะนั้น ทำให้การทดลองวิชาดิจิทัลเป็นเรื่องที่เข้าใจง่ายและรวดเร็ว ผู้เรียนหรือผู้ใช้งานเห็นสัญลักษณ์และโครงสร้างของไอซีอย่างชัดเจนชุดปฏิบัติการนี้มีขนาดกะทัดรัด แข็งแรง เปี่ยมด้วยประสิทธิภาพ ที่สื่อให้ผู้เรียนเกิดความเข้าใจอย่างเป็นลำดับขั้นในเวลาอันจำกัด สามารถทดลองได้ทันทีพร้อมอุปกรณ์การทดลองที่ครบครัน ช่วยทำให้เกิดประสิทธิผลอย่างเต็มที่ในการเรียนการสอน

## ใบแนะนำลำดับขั้นตอนการทดลองชุดปฏิบัติการวงจรคอมบินเนชัน โดยใช้ FPGA

### 1. ส่วนประกอบของชุดปฏิบัติการ ประกอบด้วย



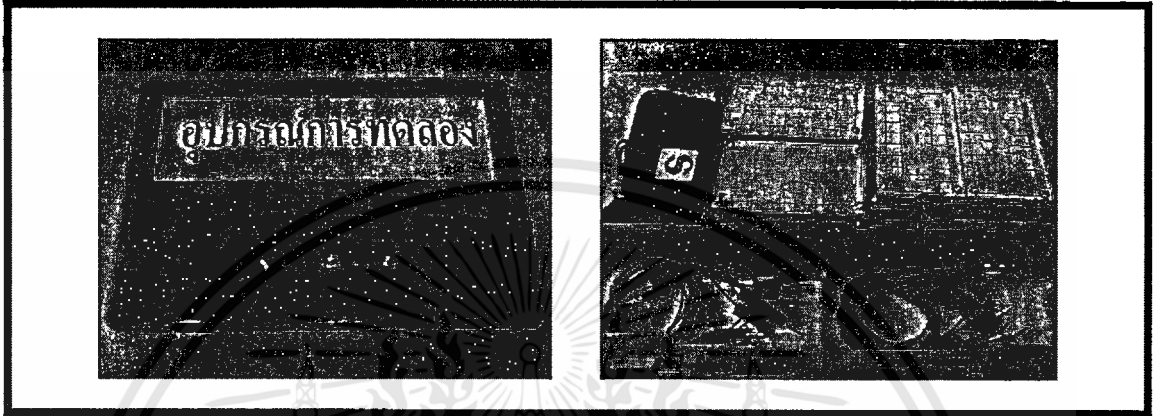
ภาพที่ 3.10 ส่วนประกอบของชุดปฏิบัติการวงจรคอมบินเนชัน โดยใช้ FPGA

- 1.1 ส่วนแสดงผลการทดลองด้านเอาต์พุต (หมายเลข 1)
- 1.2 พื้นที่ทั้งหมด 4 ช่องใช้สำหรับวงจรถ่ายไอซีเพื่อใช้ในการทดลอง (หมายเลข 2)
- 1.3 ไฟเลี้ยงวงจร 5 VDC (หมายเลข 3)
- 1.4 สวิตช์บอกสถานะ การทำงานของการเปิด-ปิด ไฟเลี้ยงชุดปฏิบัติการ (หมายเลข 4)
- 1.5 สวิตช์แทนอินพุตจำนวน 16 ตัว ที่ใช้แสดงสถานะของอินพุตที่ป้อนเข้ามาซึ่งในกรณีที่อินพุตที่ป้อนเข้ามาโดยการโยกสวิตช์ขึ้นจะเป็น "1" สถานะของ LED จะติดสว่าง และกรณีที่อินพุตป้อนเข้ามาโดยการโยกสวิตช์ลงจะเป็น "0" สถานะของ LED จะดับ (หมายเลข 5)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

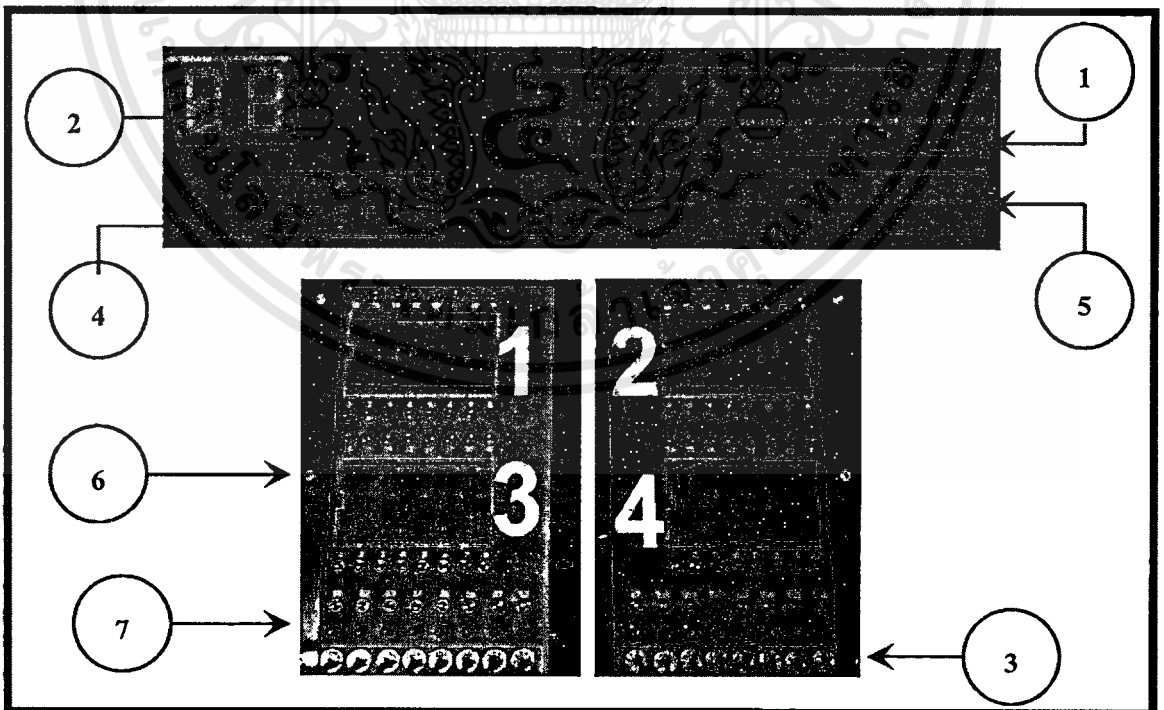
## 2. กล่องอุปกรณ์การทดลอง ประกอบด้วย

- 2.1 การ์ดรูปไอซีเบอร์ต่างๆ 17 เบอร์พื้นฐาน      จำนวน 18 แผ่น  
 2.2 สายสำหรับการต่อทดลอง      จำนวน 20 เส้น  
 2.3 Adapter



ภาพที่ 3.11 กล่องอุปกรณ์การทดลอง

## 3. ส่วนแสดงผลการทดลอง ประกอบด้วย



ภาพที่ 3.12 ส่วนแสดงผลการทดลอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.1 LED แสดงผล จำนวน 32 หลอด ทำหน้าที่แสดงผลการทดลองทางด้านเอาต์พุต แบ่งออกเป็น 2 ชุด แต่ละชุดจะมีจุดเชื่อมต่อกับของ LED ซึ่งแยกจากกันแต่ละตัว รวมทั้งสิ้น 32 จุด ซึ่งจะรอรับผลที่ได้จากเอาต์พุตเพื่อแสดงผลการทดลอง (หมายเลข 1)

3.2 7-Segment เป็นตัวแสดงผล 7 ส่วน จำนวน 2 ชุด ซึ่งทั้งสองชุดนี้จะมีจุดเชื่อมต่อกับชุดละ 8 จุด ทำหน้าที่รอรับการแสดงผลด้านเอาต์พุตในกรณีที่มีการทดลองวงเข้ารหัสและวงจรถอดรหัส (หมายเลข 2)

3.3 LED สวิตช์ แทนอินพุตที่ใช้แสดงสถานะของอินพุตที่ป้อนเข้ามาซึ่งในกรณีที่อินพุตที่ป้อนเข้ามาโดยการโยกสวิตช์ขึ้นจะเป็น “1” สถานะของ LED จะติดสว่าง และกรณีที่อินพุตที่ป้อนเข้ามาโดยการโยกสวิตช์ลงจะเป็น “0” สถานะของ LED จะดับ จำนวน 16 ตัว (หมายเลข 3)

3.4 มีจุดเสียบทั้งหมด 130 จุด ประกอบด้วย ดังรูปที่ ๓.4

หมายเลข 4 จุดเสียบแสดงผลด้าน 7-Segment	จำนวน 18 จุด
หมายเลข 5 จุดเสียบแสดงผลด้านเอาต์พุต	จำนวน 32 จุด
หมายเลข 6 จุดเสียบด้านอินพุตที่ใช้สำหรับวงจรรหัสไอซี	จำนวน 64 จุด
หมายเลข 7 จุดเสียบด้านสวิตช์อินพุต	จำนวน 16 จุด

#### 4. คุณสมบัติพิเศษเฉพาะชุดปฏิบัติการ

4.1 เลือกวงจรรหัสไอซีได้ทั้ง 4 ช่องบนชุดปฏิบัติการ โดยเรียงตามลำดับช่องที่ 1, 2, 3 และ 4 ตามที่เขียนกำกับไว้บนชุดปฏิบัติการเพื่อการใช้งานที่เกิดประสิทธิภาพ

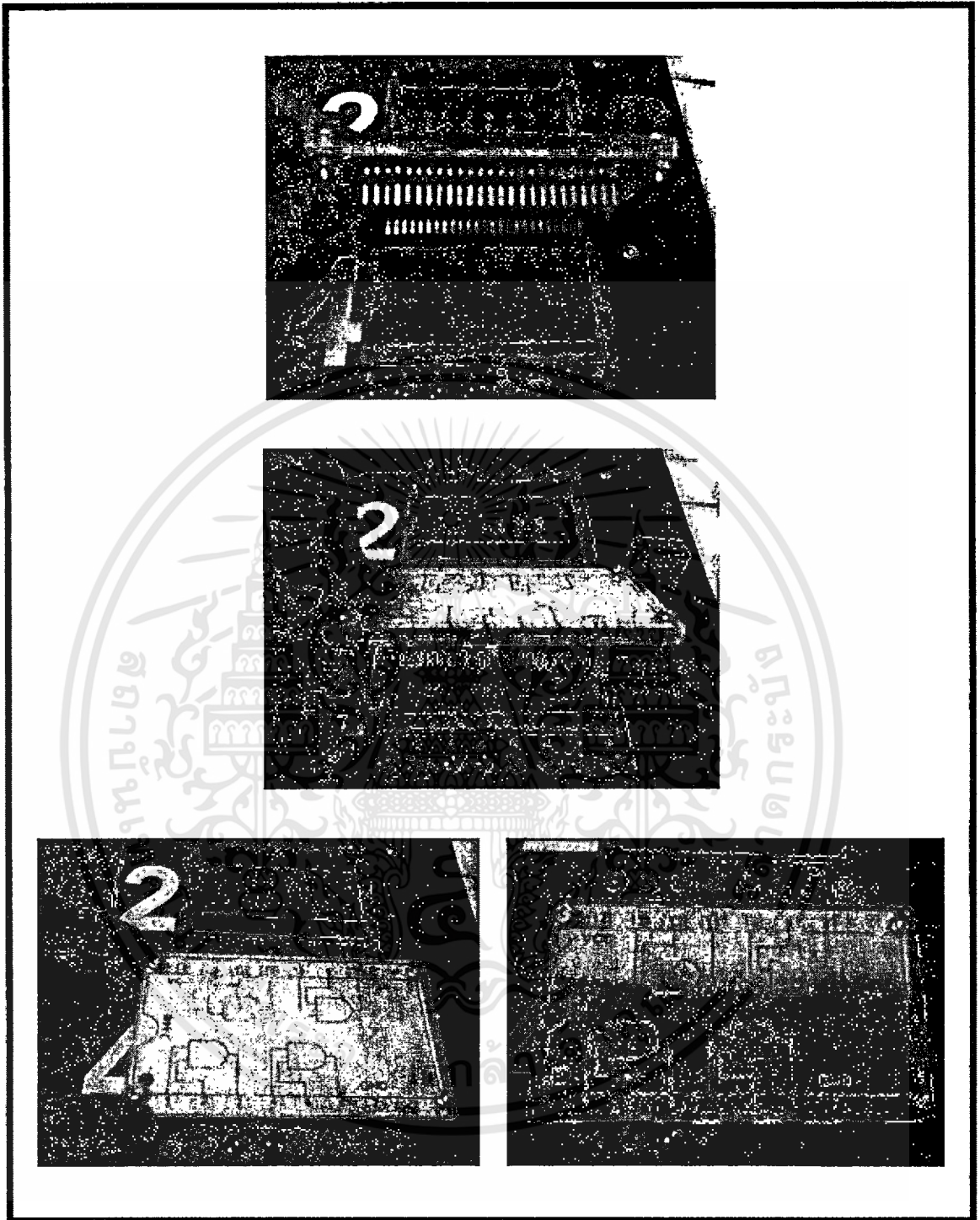
4.2 รองรับอินพุต 5 VDC

4.3 ใช้ตัว Configuration Device (EPROM) เป็นตัวเก็บโปรแกรมของตัวไอซีแต่ละเบอร์ เพื่อที่จะไม่ต้องทำการ Programming ลงที่ตัว FPGA ทุกครั้ง ในกรณีที่ไม่มีแหล่งจ่ายเลี้ยงชุดปฏิบัติการแล้ว

#### 5. ขั้นตอนการใช้งานในการทดลอง

5.1 เลือกการรหัสไอซีตามเบอร์ที่ต้องการหรือที่ปรากฏในใบงานการทดลองของแต่ละใบงานเพื่อที่จะใช้ในการต่อวงจร

5.2 วางจรรหัสไอซีที่จะใช้ในการต่อวงจรลงในช่องซึ่งมีทั้งหมด 4 ช่อง โดยวางเรียงตามลำดับช่องที่ 1, 2, 3 และ 4 ซึ่งวิธีการวางจรรหัสไอซีลงในแต่ละช่องนั้น แสดงดังขั้นตอนดังตัวอย่างตามรูปที่ 3.13



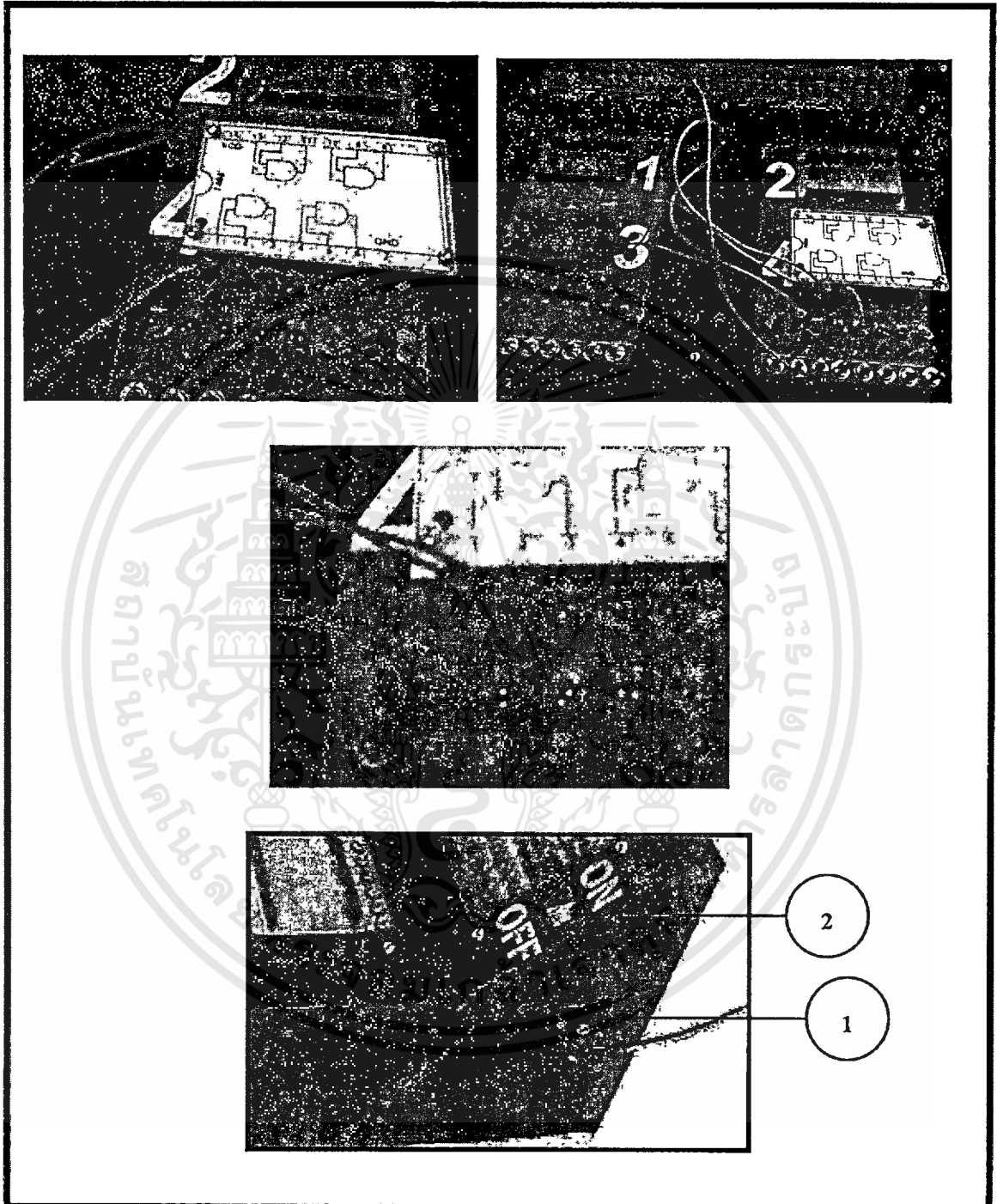
ภาพที่ 3.13 ลักษณะการวางการ์ดไอซี

5.2 ต่อบางตามขั้นตอนการทดลองของแต่ละใบงานการทดลองจากรูปวงจรถูกปรากฏในใบงาน ดังตัวอย่างจากรูปที่ 3.15

5.3 ตรวจสอบความถูกต้องของวงจรที่ต่อเสร็จเรียบร้อยแล้ว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

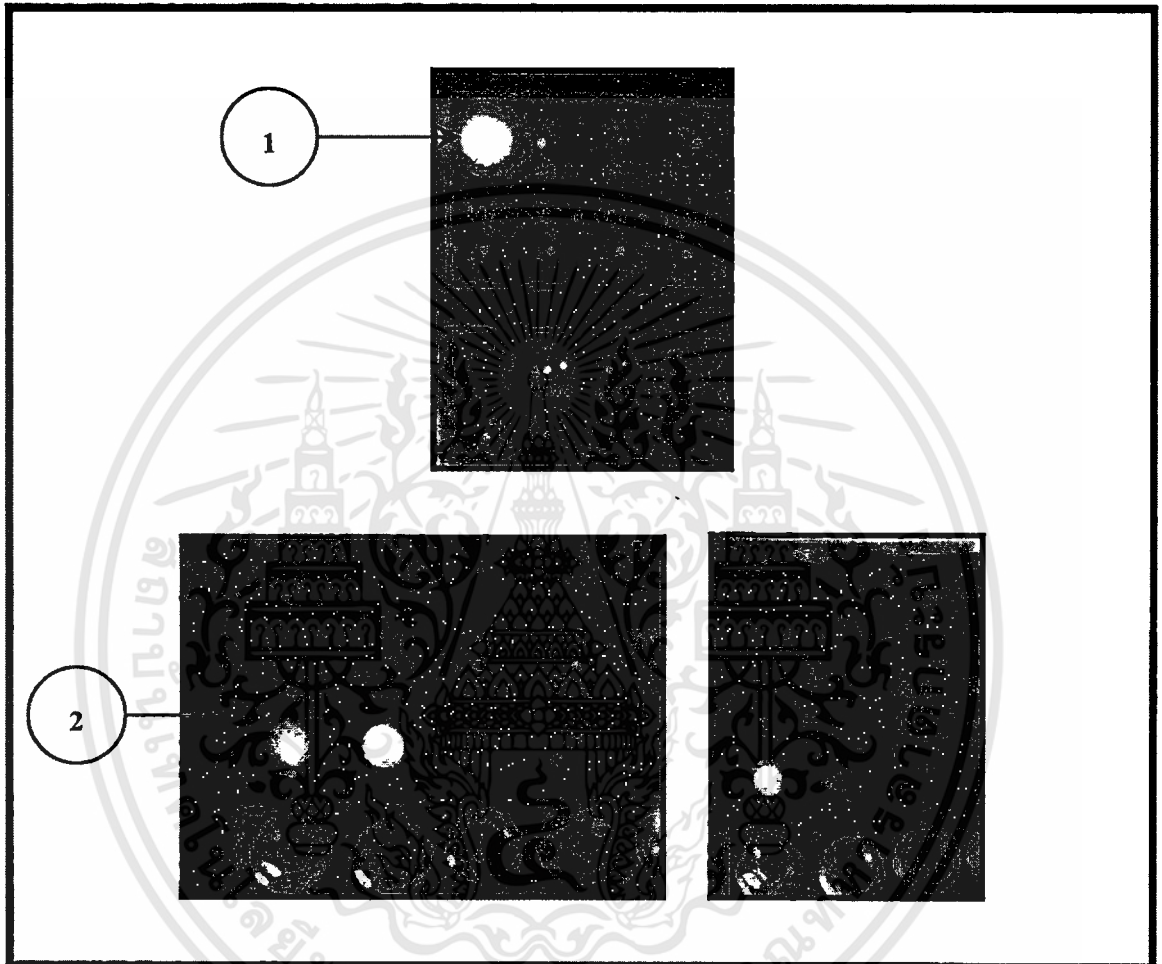
5.4 จ่ายแรงดันให้กับชุดปฏิบัติการ (หมายเลข 1) และกดเปิดสวิตช์ (หมายเลข 2) ดังรูป  
ที่ 3.14



ภาพที่ 3.14 วิธีการต่อวงจร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.5 บันทึกผลการทดลองตามสถานะของ LED ทางด้านเอาต์พุต ลงในตารางการทดลอง ซึ่งสามารถเลือกใช้เอาต์พุตตัวใดก็ได้จาก LED จำนวน 32 หลอด (หมายเลข 1) และสถานะของ อินพุตที่ป้อนเข้ามาสังเกตจากการติด-ดับ ของ LED (หมายเลข 2) ที่เกิดจากการโยกสวิตช์ซึ่ง สามารถเลือกใช้สวิตช์ตัวใดก็ได้ที่ปรากฏในส่วนของชุดแสดงผลด้านอินพุต ดังรูปที่ 3.16



ภาพที่ 3.15 ส่วนแสดงผลด้านอินพุตและเอาต์พุต

5.6 ทุกครั้งที่เปลี่ยนการ์ดไอซีแต่ละเบอร์ควรถอดออกโดยใช้นิ้วมือทั้งสองข้างสอดเข้าไปใต้แผ่นการ์ดไอซีแล้วดันออกมา

5.7 ในกรณีที่ต่อวงจรและบันทึกผลเสร็จเรียบร้อยแล้วในแต่ละวงจรที่ทำการทดลอง ควรที่จะปิดสวิตช์ของชุดปฏิบัติการทุกครั้ง

5.8 เก็บอุปกรณ์ให้เรียบร้อยทุกครั้งเมื่อทดลองเสร็จเพื่ออายุการใช้งานที่ยาวนานของชุดปฏิบัติการวงจรคอมพิวเตอร์ โดยใช้ FPGA

ตรวจสอบหาคุณภาพของไบเนาะนำลำดับขั้นตอนการทดลอง ซึ่งเป็นคณะเดียวกันกับที่ประเมินคุณภาพชุดปฏิบัติการวงจรคอมพิเนชัน โดยใช้ FPGA ทำการประเมินคุณภาพโดยใช้แบบประเมินคุณภาพไบเนาะนำลำดับขั้นตอนการทดลอง ซึ่งเป็นแบบชนิดเลือกตอบ และกำหนดระดับคุณภาพเป็นค่าให้หน้าหนักคะแนนระดับคุณภาพ 5 ระดับ คือ (วัลลภ จันทรตระกูล. 2543 : 140)

ระดับ 5	หมายถึง	ระดับคุณภาพดีมาก
ระดับ 4	หมายถึง	ระดับคุณภาพดี
ระดับ 3	หมายถึง	ระดับคุณภาพปานกลาง
ระดับ 2	หมายถึง	ระดับคุณภาพพอใช้
ระดับ 1	หมายถึง	ระดับคุณภาพควรปรับปรุง

เกณฑ์การประเมินคุณภาพชุดปฏิบัติการ จัดระดับค่าเฉลี่ย 5 ระดับ ดังนี้

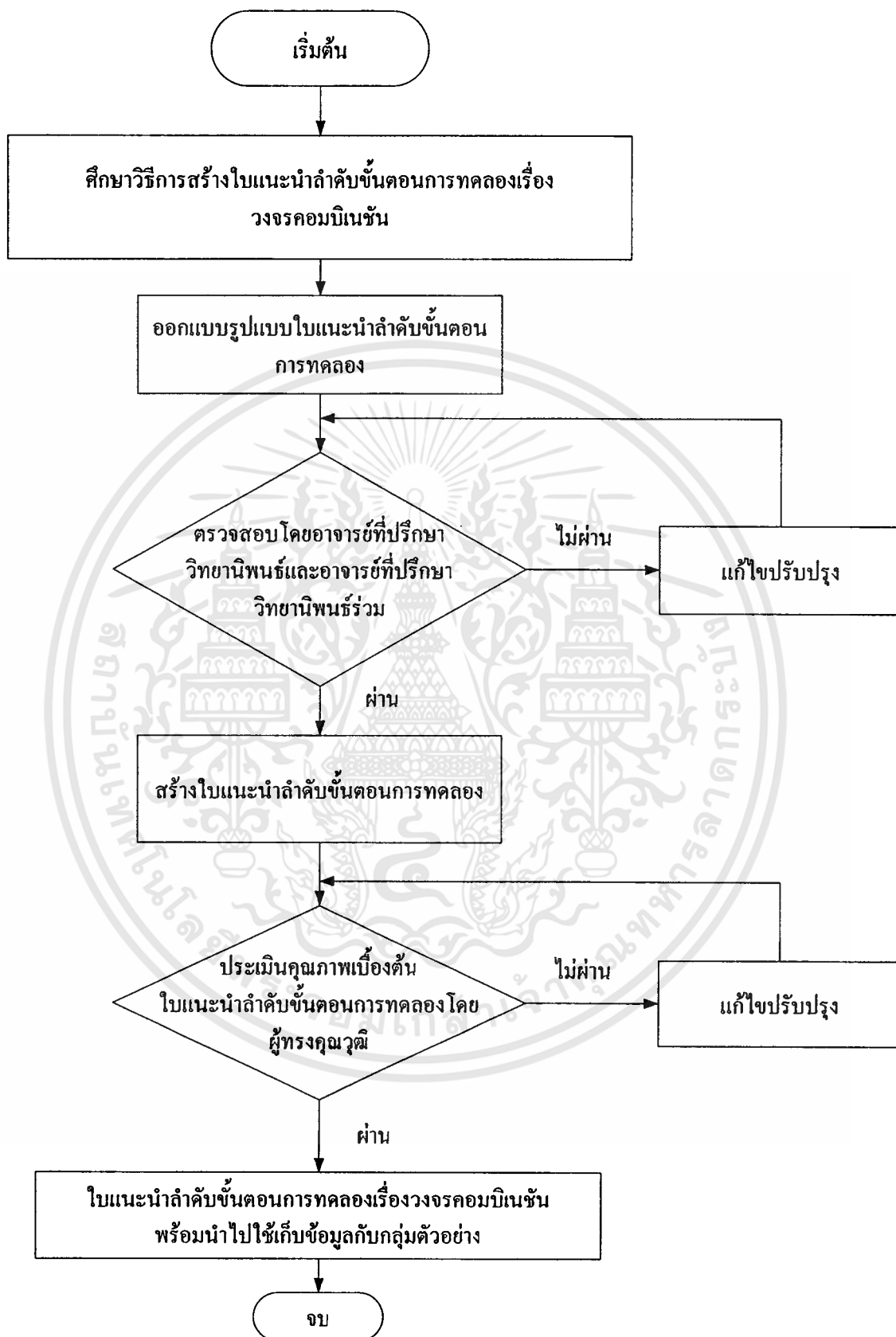
4.50 – 5.00	หมายถึง	มีคุณภาพอยู่ในระดับดีมาก
3.50 – 4.49	หมายถึง	มีคุณภาพอยู่ในระดับดี
2.50 – 3.49	หมายถึง	มีคุณภาพอยู่ในระดับปานกลาง
1.50 – 2.49	หมายถึง	มีคุณภาพอยู่ในระดับพอใช้
1.00 – 1.49	หมายถึง	มีคุณภาพอยู่ในระดับควรปรับปรุง

โดยเกณฑ์การประเมินคุณภาพไบเนาะนำลำดับขั้นตอนการทดลอง กำหนดเกณฑ์การประเมินต้องอยู่ในระดับค่าเฉลี่ยไม่ต่ำกว่า 3.50 จึงถือว่าสื่อการเรียนการสอนนั้นมีคุณภาพ

จากการตรวจสอบชุดปฏิบัติการวงจรคอมพิเนชัน โดยใช้ FPGA โดยผู้ทรงคุณวุฒิจำนวน 5 ท่าน เพื่อหาคุณภาพเบื้องต้นด้านไบเนาะนำลำดับขั้นตอนการทดลอง ผลปรากฏในภาคผนวก ข ดังตารางที่ ข 3

ซึ่งพบว่าผลการหาคุณภาพเบื้องต้นของชุดปฏิบัติการวงจรคอมพิเนชัน โดยใช้ FPGA ด้านไบเนาะนำลำดับขั้นตอนการทดลอง โดยผู้ทรงคุณวุฒิ 5 ท่าน มีความเห็นไม่แตกต่างกัน (S.D. = 0.446) คุณภาพโดยรวมจัดอยู่ในระดับดี ( $\bar{X} = 4.44$ , S.D. = 0.446) แต่เมื่อพิจารณาเป็นรายข้อ แล้วพบว่าหัวข้อประเมินที่มีค่าเฉลี่ยสูงสุด ดังนี้ เนื้อหาที่มีความสอดคล้องกับวัตถุประสงค์การเรียนรู้ คำชี้แจงลำดับขั้นตอนการทดลองในไบเนาะนำลำดับขั้นตอนการทดลองมีความชัดเจน ความถูกต้องของเนื้อหา ความเหมาะสมของขนาดรูปวงจรถูกที่ใช้นำเสนอเนื้อหา รวมถึงแบบและสัญลักษณ์ที่ใช้ถูกต้อง ( $\bar{X} = 4.40$ , S.D. = 0.547) และลำดับขั้นตอนในการนำเสนอเนื้อหา ภาษาที่ใช้มีความเหมาะสมและอ่านทำความเข้าใจได้ง่าย มีค่าเฉลี่ยจัดอยู่ในระดับต่ำสุด ( $\bar{X} = 4.00$ , S.D. = 0.00)

5. ได้ไบเนาะนำลำดับขั้นตอนการทดลองเรื่องวงจรคอมพิเนชัน พร้อมนำไปใช้เก็บข้อมูลกับกลุ่มตัวอย่าง ซึ่งลำดับขั้นตอนการสร้างไบเนาะนำลำดับขั้นตอนการทดลองดังกล่าว แสดงเป็นผังงาน ดังรูปที่ 3.16



ภาพที่ 3.16 ขั้นตอนการสร้างใบแนะนำลำดับขั้นตอนการทดลองเรื่องวงจรคอมบินเนชัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 3.2.3 การสร้างแบบประเมินคุณภาพของชุดปฏิบัติการและใบแนะนำลำดับขั้นตอนการทดลอง

มีขั้นตอนการดำเนินงาน ดังนี้

1. จัดทำร่างแบบสอบถามความคิดเห็นของผู้ทรงคุณวุฒิเพื่อตรวจความสอดคล้องระหว่างรายการในแบบประเมินคุณภาพของชุดปฏิบัติการและใบแนะนำลำดับขั้นตอนการทดลอง ที่มีความสอดคล้องกับวัตถุประสงค์ของการวิจัย

2. จากนั้นต้องตรวจสอบร่างแบบสอบถามความคิดเห็นของผู้ทรงคุณวุฒิ โดยอาจารย์ที่ปรึกษาวิทยานิพนธ์ และอาจารย์ที่ปรึกษาวิทยานิพนธ์ร่วม หากมีข้อบกพร่องต้องทำการแก้ไขต่อไป

3. จัดทำแบบสอบถามความคิดเห็นของผู้ทรงคุณวุฒิตามคำแนะนำให้แก้ไขปรับปรุงจากอาจารย์ที่ปรึกษาวิทยานิพนธ์ และอาจารย์ที่ปรึกษาวิทยานิพนธ์ร่วม

4. นำแบบสอบถามความคิดเห็นเสนอให้ผู้ทรงคุณวุฒิ จำนวน 5 ท่าน ดังนี้

1. ผศ. ดร. ชานูชัย ทองโสภาก อาจารย์ประจำภาควิชาวิศวกรรมโทรคมนาคม คณะวิศวกรรมศาสตร์ มหาวิทยาลัยเทคโนโลยีสุรนารี

2. ดร. อภิชาติ อินทรพานิชย์ นักวิจัย ศูนย์เทคโนโลยีอิเล็กทรอนิกส์และคอมพิวเตอร์แห่งชาติ

3. ผศ. โกศล ทรายู อาจารย์ประจำภาควิชาครุศาสตร์วิศวกรรม คณะครุศาสตร์อุตสาหกรรม สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

4. ผศ. สุชิน อาจหาญ อาจารย์ประจำภาควิชาครุศาสตร์วิศวกรรม คณะครุศาสตร์อุตสาหกรรม สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

5. อาจารย์ราชน คณนา อาจารย์ประจำสาขาวิชาเทคโนโลยีไฟฟ้า คณะวิศวกรรมศาสตร์และเทคโนโลยี มหาวิทยาลัยราชภัฏเพชรบุรี

ทำการตรวจสอบความสอดคล้องระหว่างรายการในแบบประเมินคุณภาพของชุดปฏิบัติการและใบแนะนำลำดับขั้นตอนการทดลอง ที่มีความสอดคล้องกับวัตถุประสงค์ของการวิจัย โดยใช้หลักเกณฑ์การให้คะแนน ดังนี้

คะแนน +1 สำหรับแบบประเมินคุณภาพของชุดปฏิบัติการและใบแนะนำลำดับขั้นตอนการทดลองที่มีความสอดคล้องกับวัตถุประสงค์ของการวิจัย

คะแนน 0 สำหรับแบบประเมินคุณภาพของชุดปฏิบัติการและใบแนะนำลำดับขั้นตอนการทดลองที่ไม่แน่ใจว่ามีความสอดคล้องกับวัตถุประสงค์ของการวิจัย

คะแนน -1 สำหรับแบบประเมินคุณภาพของชุดปฏิบัติการและใบแนะนำลำดับขั้นตอนการทดลองที่แน่ใจว่าไม่มีความสอดคล้องกับวัตถุประสงค์ของการวิจัย

นำผลการพิจารณาแต่ละรายการของผู้ทรงคุณวุฒิ ไปหาดัชนีความสอดคล้องระหว่างแบบประเมินคุณภาพของชุดปฏิบัติการและใบแนะนำลำดับขั้นตอนการทดลองกับการประเมินคุณภาพของสื่อการสอนโดยใช้สูตรหาค่า IOC (พวงรัตน์ มณีรัตน์. 2540 : 117)

$$IOC = \frac{\sum R}{N}$$

เมื่อ  $\sum R$  แทน คะแนนรวมในแต่ละรายการจากผู้ทรงคุณวุฒิทุกท่าน  
 $N$  แทน จำนวนของผู้ทรงคุณวุฒิ

ค่าดัชนี IOC มีความหมาย ดังนี้

$IOC > 0.5$  หมายถึง มีความสอดคล้อง

$IOC \leq 0.5$  หมายถึง ไม่มีความสอดคล้อง

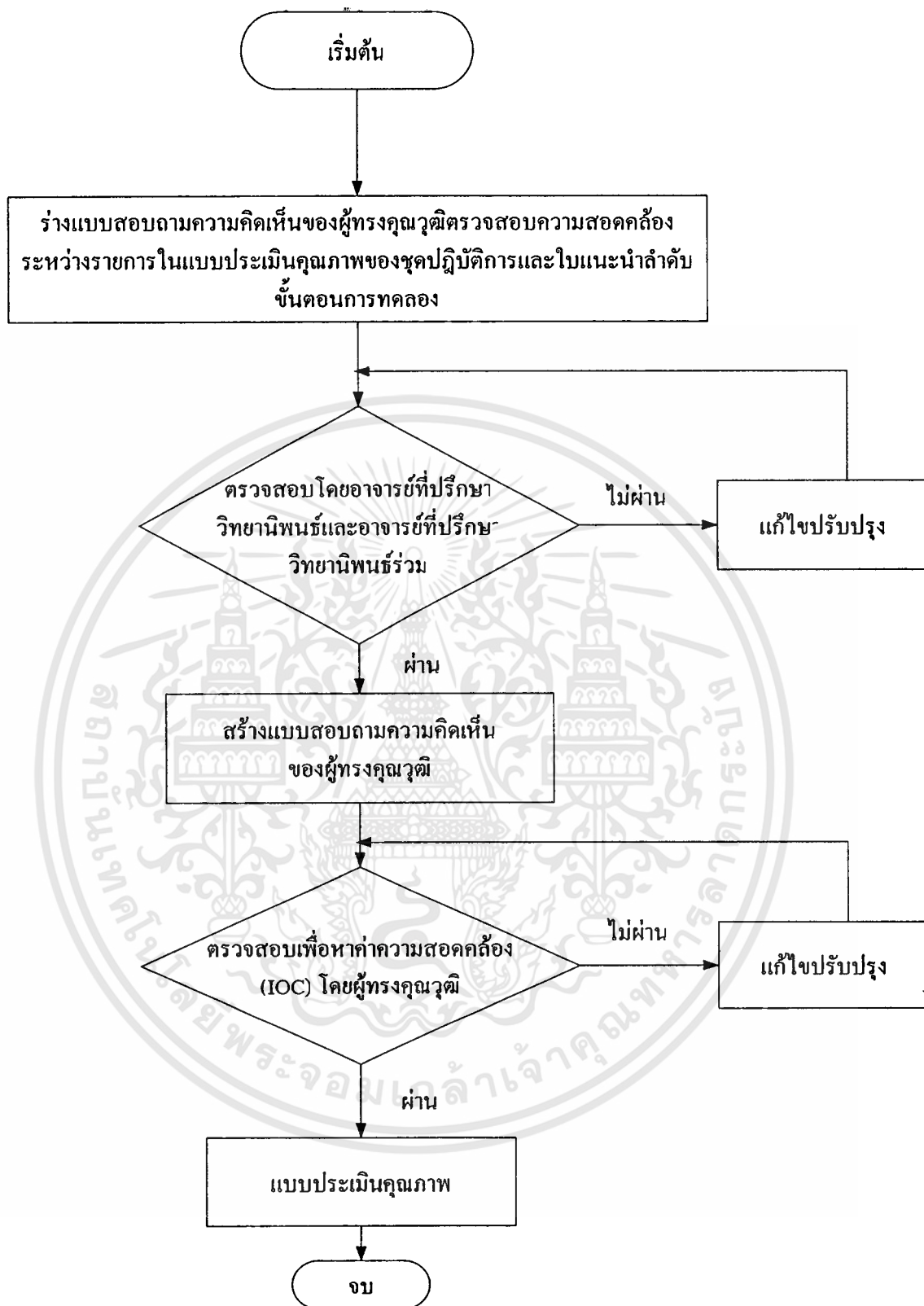
ค่าความสอดคล้องที่ได้จากการตรวจแบบสอบถามความคิดเห็นของผู้ทรงคุณวุฒิที่ตรวจความสอดคล้องระหว่างรายการในแบบประเมินคุณภาพของชุดปฏิบัติการและใบแนะนำลำดับขั้นตอนแนะนำการทดลองกับวัตถุประสงค์ของการวิจัย ในแต่ละรายการจะต้องมากกว่า 0.5

กรณีค่าความสอดคล้องที่หาได้จากแบบสอบถามความคิดเห็นมีค่าน้อยกว่าหรือเท่ากับ 0.5 ในรายการใดรายการหนึ่ง จะต้องทำการปรับแก้ไขในรายการนั้น ๆ ให้มีความสอดคล้องกันเพิ่มขึ้น

5. หลังจากที่ได้รับผลการหาค่าความสอดคล้องจากผู้ทรงคุณวุฒิ โดยมีความเห็นในแต่ละรายการมากกว่า 0.5 ดังแสดงในภาคผนวก ข ตารางที่ ข 1 ซึ่งพบว่า ผลการวิเคราะห์ความสอดคล้องระหว่างแบบประเมินคุณภาพของชุดปฏิบัติการและ ใบแนะนำลำดับขั้นตอนการทดลอง (IOC) ปรากฏผลดังนี้

IOC	มีค่าเท่ากับ	1	จำนวน	13	ข้อ
IOC	มีค่าเท่ากับ	0.80	จำนวน	11	ข้อ
IOC	มีค่าเท่ากับ	0.60	จำนวน	6	ข้อ

จึงนำแบบสอบถามความคิดเห็นผู้ทรงคุณวุฒิ นำมาจัดทำเป็นแบบประเมินคุณภาพชุดปฏิบัติการและใบแนะนำลำดับขั้นตอนการทดลองเพื่อใช้ในการเก็บรวบรวมข้อมูลต่อไป ลำดับขั้นตอนการสร้างแบบประเมินคุณภาพของชุดปฏิบัติการ ดังรูปที่ 3.17



ภาพที่ 3.17 ขั้นตอนการสร้างแบบประเมินคุณภาพของชุดปฏิบัติการและใบแนะนำลำดับขั้นตอนการทดลอง

### 3.3 วิธีการเก็บรวบรวมข้อมูล

1. ขอนหนังสือจากหน่วยบัณฑิตศึกษา คณะครุศาสตร์อุตสาหกรรม สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ถึงกลุ่มตัวอย่าง 15 ท่าน เพื่อขอความร่วมมือในการวิจัย และเข้าชี้แจงรายละเอียดต่าง ๆ กับกลุ่มตัวอย่างด้วยตนเอง เพื่อขอความสมัครใจในการประเมินคุณภาพของชุดปฏิบัติการวงจรคอมพิวเตอร์ โดยใช้ FPGA โดยให้ศึกษาและทดลองใช้งานเป็นเวลา 7 วัน พร้อมแบบประเมินคุณภาพของชุดปฏิบัติการและใบแนะนำลำดับขั้นตอนการทดลอง มีรายชื่อกลุ่มตัวอย่าง จำนวน 15 ท่าน ดังรายชื่อดังต่อไปนี้

1. อาจารย์อภิรักษ์	ก้อนมณี	วิทยาลัยเทคนิคขอนแก่น
2. อาจารย์เข้มชาติ	พาระนัง	วิทยาลัยเทคนิคขอนแก่น
3. อาจารย์ธนพล	โคตรนรินทร์	วิทยาลัยเทคนิคมหาสารคาม
4. อาจารย์ชูเกียรติ	ศิรี	วิทยาลัยเทคนิคสระบุรี
5. อาจารย์สุรศักดิ์	ผาสุขรูป	วิทยาลัยเทคนิคสระบุรี
6. อาจารย์รัตนา	ลีลาชัย	วิทยาลัยเทคนิคอุทัยธานี
7. อาจารย์นเรศ	หมวกทองคำ	วิทยาลัยเทคนิคอุทัยธานี
8. อาจารย์กนกพร	อินทร์จันทร์	วิทยาลัยเทคนิคปราจีนบุรี
9. อาจารย์ชาญ	จับพัน	วิทยาลัยเทคนิคปราจีนบุรี
10. อาจารย์อภิชาติ	กำลังฟู	วิทยาลัยเทคนิคปราจีนบุรี
11. อาจารย์วิษา	โคนิน	วิทยาลัยเทคนิคมีนบุรี
12. อาจารย์สุธีร์	กิจฉวี	วิทยาลัยเทคนิคมีนบุรี
13. อาจารย์เกรียงศักดิ์	เทียมทิพานุญกร	วิทยาลัยเทคนิคอ่างทอง
14. อาจารย์อินทรา	นาคขวัญ	วิทยาลัยเทคนิคยะลา
15. อาจารย์อาหลี	ยี่หวังกอง	วิทยาลัยเทคนิคยะลา

2. หลังจาก 7 วัน จึงไปพบกับกลุ่มตัวอย่างอีกครั้ง และเก็บรวบรวมแบบประเมินคุณภาพชุดปฏิบัติการและใบแนะนำลำดับขั้นตอนการทดลอง เพื่อนำมาวิเคราะห์ข้อมูลด้วยวิธีทางสถิติได้ผลลัพธ์ออกมา จึงนำไปแปลผลและเขียนรายแนะนำลำดับขั้นตอนการวิจัยต่อไป

### 3.4 สถิติที่ใช้วิเคราะห์

ข้อมูลที่ได้จากแบบสอบถามเป็นข้อมูลชนิดเลือกตอบ จากแบบประเมินคุณภาพของชุดปฏิบัติการและใบแนะนำลำดับขั้นตอนการทดลอง วิเคราะห์ข้อมูลด้วยวิธีทางสถิติ ใช้การแจก

แจกแจงความถี่ ค่าเฉลี่ยและส่วนเบี่ยงเบนมาตรฐาน เพื่อสรุปผลการศึกษาคูณภาพของชุดปฏิบัติการ  
วงจรคอมบิเนชัน โดยใช้ FPGA จากกลุ่มตัวอย่าง ดังสถิติต่อไปนี้

1. มัชฌิมเลขคณิตหรือค่าเฉลี่ย (Arithmetic Mean หรือ Mean หรือ Average) กรณี  
ข้อมูลแจกแจงความถี่ (พรรรณี สถิติวิศวกรรม. 2544 : 8)

$$\bar{X} = \frac{\sum fx}{n}$$

เมื่อ  $\bar{X}$  แทน ค่าเฉลี่ยของกลุ่มตัวอย่าง  
 $X$  แทน ในกรณีข้อมูลแจกแจงความถี่แบบไม่จัดกลุ่ม หมายถึง คะแนน  
แต่ละค่า

$f$  แทน ความถี่ของคะแนนแต่ละชั้น

$n$  แทน จำนวนสมาชิกในกลุ่มตัวอย่าง

2. ส่วนเบี่ยงเบนมาตรฐาน (Standard Deviation : S.D.) เป็นการวัดการกระจายของ  
คะแนนรอบ ๆ ค่าเฉลี่ย ถ้าส่วนเบี่ยงเบนมาตรฐาน มีค่ามาก แสดงว่ามีการกระจายมาก ถ้าส่วน  
เบี่ยงเบนมาตรฐานมีค่าน้อย แสดงว่ามีการกระจายน้อย (พรรรณี สถิติวิศวกรรม. 2544 : 10)

$$S.D. = \sqrt{\frac{n\sum fX^2 - (\sum fX)^2}{n(n-1)}}$$

เมื่อ S.D. แทน ค่าส่วนเบี่ยงเบนมาตรฐาน จากข้อมูลแจกแจงความถี่โดยใช้  
คะแนนดิบ สำหรับข้อมูลจากกลุ่มตัวอย่าง ขนาดเล็ก ( $n < 30$ )

$f$  แทน ค่าความถี่ของคะแนนแต่ละชั้น กรณีแจกแจงความถี่  
แบบไม่จัดกลุ่ม

$X$  แทน คะแนนแต่ละค่า กรณีแจกแจงความถี่แบบไม่จัดกลุ่ม

$n$  แทน จำนวนสมาชิกในกลุ่มตัวอย่าง ( $n < 30$ )

## บทที่ 4

# ผลการวิเคราะห์ข้อมูล

การวิจัยครั้งนี้มีวัตถุประสงค์เพื่อสร้างและหาคุณภาพของชุดปฏิบัติการวงจรคอมบิเนชัน โดยใช้ FPGA การดำเนินการวิจัยผู้วิจัยนำไปทดลองใช้กับอาจารย์ผู้สอนวิชาที่เกี่ยวข้องกับเรื่องวงจรคอมบิเนชัน หลักสูตรประกาศนียบัตรวิชาชีพ ที่มีประสบการณ์สอนมากกว่า 5 ปี และมีวุฒิการศึกษาระดับปริญญาตรีขึ้นไปจำนวน 15 คน ใช้เกณฑ์ 3.5 ขึ้นไป โดยได้วิเคราะห์ด้วยหลักการทางสถิติและเสนอผลการวิเคราะห์ข้อมูลตามลำดับดังนี้

### 4.1 ผลการวิเคราะห์หาคุณภาพของชุดปฏิบัติการวงจรคอมบิเนชัน โดยใช้ FPGA

#### 4.1 ผลการวิเคราะห์หาคุณภาพของชุดปฏิบัติการวงจรคอมบิเนชัน โดยใช้ FPGA

จากการวิเคราะห์หาคุณภาพของชุดปฏิบัติการวงจรคอมบิเนชัน โดยใช้ FPGA โดยกลุ่มตัวอย่างจำนวน 15 ท่าน ปรากฏผลดังตารางที่ 4.1

ตารางที่ 4.1 การหาคุณภาพของชุดปฏิบัติการวงจรคอมบิเนชัน โดยใช้ FPGA โดยกลุ่มตัวอย่างจำนวน 15 ท่าน

#### 1. ด้านรูปร่างและความสะดวกของชุดปฏิบัติการวงจรคอมบิเนชัน โดยใช้ FPGA

ลำดับที่	หัวข้อประเมิน	$\bar{X}$	S.D.	ระดับความคิดเห็น
<b>1. รูปร่างและขนาด</b>				
1.1	รูปร่างและขนาดภายนอกของชุดปฏิบัติการมีความเหมาะสม	4.26	0.593	ดี
1.2	มีขนาดเหมาะสมเห็นการจำลองได้อย่างชัดเจน	4.67	0.487	ดีมาก
1.3	ความแข็งแรงทนทานของชุดปฏิบัติการ	4.46	0.639	ดี
1.4	การจัดวางตำแหน่งของอุปกรณ์มีความเหมาะสม	4.33	0.617	ดี
1.5	ภาพโดยรวมของชุดปฏิบัติการมีความเหมาะสมเรียบร้อย	4.60	0.507	ดีมาก
1.6	รูปแบบของชุดปฏิบัติการกระตุ้นและสนใจผู้ทดลอง	4.53	0.516	ดีมาก
<b>เฉลี่ย</b>		<b>4.47</b>	<b>0.559</b>	<b>ดี</b>
<b>2. ความสะดวกและความปลอดภัย</b>				
2.1	มีความปลอดภัยในขณะที่ทำการทดลอง	4.53	0.639	ดีมาก

ตารางที่ 4.1 (ต่อ)

ลำดับ ที่	หัวข้อประเมิน	$\bar{X}$	S.D.	ระดับ ความคิดเห็น
2.2.	สะดวกต่อการจัดเตรียมสายต่อวงจรและวัสดุ	4.73	0.457	ดีมาก
2.3	สะดวกในการบำรุงรักษา	4.73	0.457	ดีมาก
2.4	สะดวกในการขนย้ายชุดปฏิบัติการ	4.67	0.487	ดีมาก
2.5	สะดวกในการต่อสายและอุปกรณ์ที่เกี่ยวข้อง	4.67	0.617	ดีมาก
2.6	ปลอดภัยต่ออุปกรณ์ทดลอง	4.60	0.507	ดีมาก
<b>เฉลี่ย</b>		<b>4.65</b>	<b>0.527</b>	<b>ดีมาก</b>
<b>ระดับค่าเฉลี่ยรวม</b>		<b>4.56</b>	<b>0.543</b>	<b>ดีมาก</b>

ตารางที่ 4.2 การหาคุณภาพของชุดปฏิบัติการวงจรคอมพิวเตอร์ โดยใช้ FPGA โดยกลุ่มตัวอย่าง  
จำนวน 15 ท่าน

2. ด้านใบนแนะนำลำดับขั้นตอนการทดลอง

ลำดับ ที่	หัวข้อประเมิน	$\bar{X}$	S.D.	ระดับ ความคิดเห็น
<b>1. ความสอดคล้องด้านเนื้อหาเกี่ยวกับวัตถุประสงค์</b>				
1.1	เนื้อหา มีความสอดคล้องกับวัตถุประสงค์การเรียนรู้	4.46	0.639	ดี
1.2	คำชี้แจงลำดับขั้นตอนการทดลองในใบนแนะนำลำดับขั้นตอนการทดลองมีความชัดเจน	4.53	0.526	ดีมาก
1.3	มีความเหมาะสมกับระดับความรู้ของผู้ทดลองในระดับชั้น ปวช.	4.46	0.516	ดี
1.4	ความถูกต้องของเนื้อหา	4.46	0.516	ดี
1.5	ความชัดเจนในการอธิบายเนื้อหา	4.46	0.516	ดี
1.6	ปริมาณเนื้อหาในแต่ละใบนแนะนำลำดับขั้นตอนการทดลอง	4.46	0.516	ดี
1.7	ลำดับขั้นตอนในการนำเสนอเนื้อหา	4.33	0.487	ดี
1.8	ความเหมาะสมของขนาดรูปวงจร ที่ใช้นำเสนอเนื้อหา	4.73	0.457	ดีมาก
1.9	แบบและสัญลักษณ์ที่ใช้ถูกต้อง	4.67	0.617	ดีมาก
1.10	ภาษาที่ใช้มีความเหมาะสมและอ่านทำความเข้าใจได้ง่าย	4.13	0.516	ดี
<b>เฉลี่ย</b>		<b>4.48</b>	<b>0.521</b>	<b>ดี</b>

ตารางที่ 4.3 การหาคุณภาพของชุดปฏิบัติการวงจรคอมบิเนชัน โดยใช้ FPGA โดยกลุ่มตัวอย่าง  
จำนวน 15 ท่าน

3. ด้านความเหมาะสมในการนำชุดปฏิบัติการไปใช้ในการเรียนการสอน

ลำดับ ที่	หัวข้อประเมิน	$\bar{X}$	S.D.	ระดับ ความคิดเห็น
<b>1. ด้านความเหมาะสมในการนำชุดปฏิบัติการไปใช้ในการเรียนการสอน</b>				
1.1	มีความเหมาะสมกับกลุ่มผู้เรียน	4.40	0.632	ดี
1.2	ชุดปฏิบัติการมีความทันสมัยต่อการนำไปใช้งานด้านการเรียนการสอน	4.60	0.507	ดีมาก
1.3	ก่อให้เกิดแรงจูงใจและกระตุ้นความสนใจให้กับผู้เรียน	4.46	0.516	ดี
1.4	มีประโยชน์และมีความน่าสนใจในการเรียนการสอนวิชาดิจิทัลเบื้องต้น	4.60	0.632	ดีมาก
1.5	เป็นสื่อการสอนที่มีคุณภาพในการนำไปใช้งานแทนการใช้ไอซีที่เป็นอุปกรณ์จริง	4.67	0.487	ดีมาก
1.6	มีความสนใจที่จะนำชุดปฏิบัติการมาใช้สอนแทนการใช้ไอซีที่เป็นอุปกรณ์จริง	4.86	0.351	ดีมาก
1.7	มีความสนใจที่จะสั่งทำชุดปฏิบัติการมาใช้สอนแทนการใช้ไอซีที่เป็นอุปกรณ์จริง	4.60	0.507	ดีมาก
1.8	มีความสนใจที่จะทำชุดปฏิบัติการตามต้นแบบเองเพื่อนำมาใช้สอนแทนการใช้ไอซีที่เป็นอุปกรณ์จริง	4.60	0.632	ดีมาก
<b>เฉลี่ย</b>		<b>4.59</b>	<b>0.533</b>	<b>ดีมาก</b>
<b>เฉลี่ยรวมทั้ง 3 ด้าน</b>		<b>4.54</b>	<b>0.530</b>	<b>ดีมาก</b>

จากตารางที่ 4.1 ผลการหาคุณภาพชุดปฏิบัติการวงจรคอมบิเนชัน โดยใช้ FPGA โดยกลุ่มตัวอย่าง 15 ท่าน พบว่า คุณภาพโดยรวมอยู่ในระดับดีมาก ( $\bar{X} = 4.54$ , S.D. = 0.530) ซึ่งเป็นไปตามสมมติฐานที่ตั้งไว้ คือ ชุดปฏิบัติการวงจรคอมบิเนชัน โดยใช้ FPGA ที่สร้างขึ้นมีคุณภาพดีหรือในระดับเกณฑ์การประเมิน 3.5 ( $\bar{X} \geq 3.5$ ) ขึ้นไป

เมื่อนำผลการประเมินชุดปฏิบัติการวงจรคอมบิเนชัน โดยใช้ มาพิจารณาแต่ละด้านใหญ่ๆ ทั้ง 3 ด้าน นั้นมีค่าเฉลี่ย ดังนี้

1. ด้านรูปร่างและความสะดวกของชุดปฏิบัติการวงจรคอมพิเนชัน โดยใช้ FPGA ( $\bar{X} = 4.56, S.D. = 0.543$ )
2. ด้านใบแนะนำลำดับขั้นตอนการทดลอง ( $\bar{X} = 4.48, S.D. = 0.521$ )
3. ด้านความเหมาะสมในการนำชุดปฏิบัติการไปใช้ในการเรียนการสอน ( $\bar{X} = 4.59, S.D. = 0.533$ )

ทั้ง 3 ด้านการประเมินสังเกตจากค่า S.D. ที่ได้ (S.D. = 0.434, 0.521, 0.533) ตามลำดับพบว่า กลุ่มตัวอย่าง ทั้ง 15 ท่าน มีความเห็นไม่แตกต่างกัน

และจากการพิจารณาในแต่ละหัวข้อประเมินพบว่า ชุดปฏิบัติการวงจรคอมพิเนชัน โดยใช้ FPGA มีรายการประเมินสูงสุด 9 รายการ และรายการประเมินต่ำสุด 1 รายการ ตามลำดับดังนี้

1. มีความสนใจที่จะนำชุดปฏิบัติการมาใช้สอนแทนการใช้ไอซีที่เป็นอุปกรณ์จริง ( $\bar{X} = 4.86, S.D. = 0.351$ )
2. ความเหมาะสมของขนาดรูปร่างที่ใช้แนะนำเนื้อหา ( $\bar{X} = 4.73, S.D. = 0.457$ )
3. สะดวกต่อการจัดเตรียมสายต่อวงจรและวัสดุ ( $\bar{X} = 4.73, S.D. = 0.457$ )
4. สะดวกต่อการจัดเตรียมสายต่อวงจรและวัสดุ ( $\bar{X} = 4.73, S.D. = 0.457$ )
5. มีขนาดเหมาะสมเห็นการจำลองได้อย่างชัดเจน ( $\bar{X} = 4.67, S.D. = 0.617$ )
6. แบบและสัญลักษณ์ที่ใช้ถูกต้อง ( $\bar{X} = 4.67, S.D. = 0.617$ )
7. สะดวกในการขนย้ายชุดปฏิบัติการ ( $\bar{X} = 4.67, S.D. = 0.617$ )
8. สะดวกในการต่อสายและอุปกรณ์ที่เกี่ยวข้อง ( $\bar{X} = 4.67, S.D. = 0.617$ )
9. เป็นสื่อการสอนที่มีคุณภาพในการนำไปใช้งานแทนการใช้ไอซีที่เป็นอุปกรณ์จริง ( $\bar{X} = 4.67, S.D. = 0.617$ )
10. ภาษาที่ใช้มีความเหมาะสมและอ่านทำความเข้าใจได้ง่าย ( $\bar{X} = 4.13, S.D. = 0.521$ )

สำหรับข้อเสนอแนะจากคำถามปลายเปิดของกลุ่มตัวอย่าง 15 ท่านถึงคุณภาพของชุดปฏิบัติการวงจรคอมพิเนชัน โดยใช้ FPGA ให้ผู้วิจัยนำมาพิจารณาแก้ไขปรับปรุงในส่วนต่างๆ ดังนี้

1. ควรมีการพัฒนาในด้านขนาดและรูปร่างของชุดปฏิบัติการวงจรคอมพิเนชัน โดยใช้ FPGA ให้มีขนาดเล็กกว่าเดิมเพื่อความสะดวกในการขนย้าย
2. ควรมีการเปรียบเทียบผลการทดลองที่ได้จากการทดลองโดยใช้ไอซีจริงกับผลการทดลองที่ได้จากชุดปฏิบัติการวงจรคอมพิเนชัน โดยใช้ FPGA
3. ควรมีการพัฒนาให้สามารถใช้กับอุปกรณ์ไอซีประเภทวงจรถีเคเวนเซียล ฟลิปฟลอป เป็นต้น

## บทที่ 5

# สรุปผลการวิจัย อภิปรายผลและข้อเสนอแนะ

การวิจัยครั้งนี้ เป็นการวิจัยเพื่อหาคุณภาพของชุดปฏิบัติการวงจรคอมพิวเตอร์ โดยใช้ FPGA โดยสรุปผลการวิจัยและข้อเสนอแนะได้ดังนี้

### 5.1 สรุปผลการวิจัย

#### 5.2 อภิปรายผล

#### 5.3 ข้อเสนอแนะ

### 5.1 สรุปผลการวิจัย

#### 5.1.1 วัตถุประสงค์ของการวิจัย

5.1.1.1 เพื่อสร้างชุดปฏิบัติการวงจรคอมพิวเตอร์ โดยใช้ FPGA

5.1.1.2 เพื่อหาคุณภาพของชุดปฏิบัติการวงจรคอมพิวเตอร์ โดยใช้ FPGA

#### 5.1.2 สมมุติฐานของการวิจัย

ชุดปฏิบัติการวงจรคอมพิวเตอร์ โดยใช้ FPGA ที่สร้างขึ้นมีคุณภาพดีหรือในระดับเกณฑ์การประเมิน 3.5 ขึ้นไป

#### 5.1.3 ประชากรและกลุ่มตัวอย่าง

5.1.3.1 ประชากรที่ใช้ในการวิจัยครั้งนี้เป็น ประชากรที่ผู้วิจัยใช้ในการศึกษาค้นคว้าครั้งนี้ เป็นอาจารย์ผู้สอนวิชาที่เกี่ยวข้องเรื่องวงจรคอมพิวเตอร์ หลักสูตรประกาศนียบัตรวิชาชีพ

5.1.3.2 กลุ่มตัวอย่างคือ ประชากรที่ผู้วิจัยใช้ในการศึกษาค้นคว้าครั้งนี้ เป็นอาจารย์ผู้สอนวิชาที่เกี่ยวข้องเรื่องวงจรคอมพิวเตอร์ หลักสูตรประกาศนียบัตรวิชาชีพ ที่มีประสบการณ์สอนมากกว่า 5 ปี และมีวุฒิการศึกษาระดับปริญญาตรีขึ้นไป ประจำแผนกอิเล็กทรอนิกส์ สังกัดคณะกรรมการการอาชีวศึกษา ไปจำนวน 15 คน และสุ่มอย่างง่ายจากประชากรแบบเจาะจง

#### 5.1.4 เครื่องมือที่ใช้ในการวิจัย

เครื่องมือที่ใช้ในการวิจัยประกอบด้วย

5.1.4.1 ชุดปฏิบัติการวงจรคอมพิวเตอร์ โดยใช้ FPGA

5.1.4.2 ใบแนะนำลำดับขั้นตอนการทดลอง

5.1.4.3 แบบประเมินคุณภาพของชุดปฏิบัติการและใบแนะนำลำดับขั้นตอนการทดลอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 5.1.5 การเก็บรวบรวมข้อมูล

5.1.5.1 ขอนหนังสือจากหน่วยบัณฑิตศึกษา คณะครุศาสตร์อุตสาหกรรม สถาบันเทคโนโลยี พระจอมเกล้าเจ้าคุณทหารลาดกระบัง ถึงกลุ่มตัวอย่าง 15 ท่าน เพื่อขอความร่วมมือในการวิจัย และเข้าชี้แจงรายละเอียดต่าง ๆ กับกลุ่มตัวอย่างด้วยตนเอง เพื่อขอความสมัครใจในการประเมินคุณภาพของชุดปฏิบัติการวงจรคอมบิเนชัน โดยใช้ FPGA โดยให้ศึกษาและทดลองใช้งานเป็นเวลา 7 วัน พร้อมแนบแบบประเมินคุณภาพของชุดปฏิบัติการและใบแนะนำลำดับขั้นตอนการทดลอง มีรายชื่อกลุ่มตัวอย่าง จำนวน 15 ท่าน ดังรายนามต่อไปนี้

1. อาจารย์อภิรักษ์	ก้อนมณี	วิทยาลัยเทคนิคขอนแก่น
2. อาจารย์เข้มชาติ	พาระนัง	วิทยาลัยเทคนิคขอนแก่น
3. อาจารย์ธนพล	โคตรนรินทร์	วิทยาลัยเทคนิคมหาสารคาม
4. อาจารย์ชูเกียรติ	ศิรี	วิทยาลัยเทคนิคสระบุรี
5. อาจารย์สุรศักดิ์	ผาสุขรูป	วิทยาลัยเทคนิคสระบุรี
6. อาจารย์รัตนา	ลีลาชัย	วิทยาลัยเทคนิคอุทัยธานี
7. อาจารย์นเรศ	หมวกทองคำ	วิทยาลัยเทคนิคอุทัยธานี
8. อาจารย์กนกพร	อินทร์จันทร์	วิทยาลัยเทคนิคปราจีนบุรี
9. อาจารย์ชาญ	จับพัน	วิทยาลัยเทคนิคปราจีนบุรี
10. อาจารย์อภิชาติ	กำลังฟู	วิทยาลัยเทคนิคปราจีนบุรี
11. อาจารย์วิชา	โตนิ	วิทยาลัยเทคนิคมีนบุรี
12. อาจารย์สุธีร์	กิจจวี	วิทยาลัยเทคนิคมีนบุรี
13. อาจารย์เกรียงศักดิ์	เทียมทิพานุญกร	วิทยาลัยเทคนิคอ่างทอง
14. อาจารย์อินทรา	นาคขวัญ	วิทยาลัยเทคนิคยะลา
15. อาจารย์อาหลี	ยี่หวังทอง	วิทยาลัยเทคนิคยะลา

5.1.5.2 หลังจาก 7 วัน จึงไปพบกับกลุ่มตัวอย่างอีกครั้ง และเก็บรวบรวมแบบประเมินคุณภาพชุดปฏิบัติการและใบแนะนำลำดับขั้นตอนการทดลอง เพื่อนำมาวิเคราะห์ข้อมูลด้วยวิธีทางสถิติได้ผลลัพธ์ออกมา จึงนำไปแปลผลและเขียนรายงานการวิจัยต่อไป

### 5.1.6 การวิเคราะห์ข้อมูล

ผู้วิจัยได้ดำเนินการวิเคราะห์ข้อมูลดังนี้

5.1.6.1 ประเมินคุณภาพของชุดปฏิบัติการวงจรคอมบิเนชัน โดยใช้ FPGA จากผู้ทรงคุณวุฒิ ทางด้านเนื้อหาและรูปแบบชุดปฏิบัติการ จำนวน 5 ท่าน โดยใช้เกณฑ์ 3.5 ขึ้นไป

5.1.6.2 ประเมินหาคุณภาพของของชุดปฏิบัติการวงจรคอมพิวเตอร์บิเนชัน โดยใช้ FPGA จากกลุ่มตัวอย่าง จำนวน 15 ท่าน โดยใช้เกณฑ์ 3.5 ขึ้นไป

โดยใช้แบบประเมินมาตราส่วนประมาณค่า (Rating Scale) 5 ระดับ ในการให้คะแนน โดยมีเกณฑ์เฉลี่ยดังนี้

ระดับ 5	มีค่าเท่ากับ	เห็นด้วยในระดับมากที่สุด
ระดับ 4	มีค่าเท่ากับ	เห็นด้วยในระดับมาก
ระดับ 3	มีค่าเท่ากับ	เห็นด้วยในระดับปานกลาง
ระดับ 2	มีค่าเท่ากับ	เห็นด้วยในระดับน้อย
ระดับ 1	มีค่าเท่ากับ	เห็นด้วยในระดับน้อยที่สุด

#### คะแนนเฉลี่ยเกณฑ์การประเมินคุณภาพ

คะแนนเฉลี่ย	4.50 – 5.00	หมายถึง	ระดับคุณภาพดีมาก
คะแนนเฉลี่ย	3.50 – 4.49	หมายถึง	ระดับคุณภาพดี
คะแนนเฉลี่ย	2.50 – 3.49	หมายถึง	ระดับคุณภาพปานกลาง
คะแนนเฉลี่ย	1.50 – 2.49	หมายถึง	ระดับคุณภาพน้อย
คะแนนเฉลี่ย	1.00 – 1.49	หมายถึง	ระดับคุณภาพน้อยที่สุด

### 5.1.7 สรุปผลการวิจัย

5.1.7.1 ประเมินคุณภาพของของชุดปฏิบัติการวงจรคอมพิวเตอร์บิเนชัน โดยใช้ FPGA โดยผู้ทรงคุณวุฒิ จำนวน 5 ท่าน โดยใช้เกณฑ์ 3.5 ขึ้นไป

ด้านรูปร่างและความสะดวกของชุดปฏิบัติการวงจรคอมพิวเตอร์บิเนชัน โดยใช้ FPGA คุณภาพโดยรวมจัดอยู่ในระดับดี ( $\bar{X} = 4.083$ , S.D. = 0.434) แต่เมื่อพิจารณาเป็นรายข้อ แล้วพบว่า ภาพโดยรวมของชุดปฏิบัติการมีความเหมาะสมเรียบร้อย มีค่าสูงสุด ( $\bar{X} = 4.80$ , S.D. = 0.447) และรูปแบบของชุดปฏิบัติการกระตุ้นและงูใจผู้ทดลอง มีค่าเฉลี่ยจัดอยู่ในระดับต่ำสุด ( $\bar{X} = 3.80$ , S.D. = 0.836)

ผลจากการหาคุณภาพของชุดปฏิบัติการวงจรคอมพิวเตอร์บิเนชัน โดยใช้ FPGA โดยผู้ทรงคุณวุฒิ 5 ท่าน พบว่า ด้านไบเนาะนำลำดับขั้นตอนการทดลอง คุณภาพโดยรวมจัดอยู่ในระดับดี ( $\bar{X} = 4.44$ , S.D. = 0.446) แต่เมื่อพิจารณาเป็นรายข้อ แล้วพบว่าหัวข้อประเมินที่มีค่าเฉลี่ยสูงสุด ดังนี้ เนื้อหา มีความสอดคล้องกับวัตถุประสงค์การเรียนรู้ คำชี้แจงลำดับขั้นตอนการทดลองในไบเนาะนำลำดับขั้นตอนการทดลองมีความชัดเจน ความถูกต้องของเนื้อหา ความเหมาะสมของขนาดรูปวงจรถ่ายให้นำเสนอเนื้อหา รวมถึงแบบและสัญลักษณ์ที่ใช้ถูกต้อง ( $\bar{X} = 4.40$ , S.D. = 0.547) และลำดับขั้นตอนในการนำเสนอเนื้อหา ภาษาที่ใช้มีความเหมาะสมและอ่านทำความเข้าใจได้ง่าย มีค่าเฉลี่ยจัดอยู่ในระดับต่ำสุด ( $\bar{X} = 4.00$ , S.D. = 0.00)

5.1.7.2 ประเมินคุณภาพของของชุดปฏิบัติการวงจรคอมบิเนชัน โดยใช้ FPGA โดยกลุ่มตัวอย่าง จำนวน 15 ท่าน โดยใช้เกณฑ์ 3.5 ขึ้นไป เมื่อนำผลการประเมินชุดปฏิบัติการวงจรคอมบิเนชัน โดยใช้ FPGA มาพิจารณาแต่ละด้านใหญ่ๆ ทั้ง 3 ด้าน พบว่า

1. ด้านรูปร่างและความสะดวกของชุดปฏิบัติการวงจรคอมบิเนชัน โดยใช้ FPGA ( $\bar{X} = 4.56, S.D. = 0.543$ )
2. ด้านใบแนะนำลำดับขั้นตอนการทดลอง ( $\bar{X} = 4.48, S.D. = 0.521$ )
3. ด้านความเหมาะสมในการนำชุดปฏิบัติการไปใช้ในการเรียนการสอน ( $\bar{X} = 4.59, S.D. = 0.533$ )

และจากการพิจารณาในแต่ละหัวข้อประเมินพบว่า ชุดปฏิบัติการวงจรคอมบิเนชัน โดยใช้ FPGA มีรายการประเมินสูงสุด 9 รายการ และรายการประเมินต่ำสุด 1 รายการ

ซึ่งในแต่ละหัวข้อการประเมินจัดอยู่ในเกณฑ์ระดับดีมาก ( $\bar{X} = 4.54, S.D. = 0.530$ ) แสดงว่า กลุ่มตัวอย่างมีความเห็นสอดคล้องกันว่า ชุดปฏิบัติการวงจรคอมบิเนชัน โดยใช้ FPGA มีคุณภาพสามารถใช้เป็นสื่อการเรียนการสอนได้จริง

## 5.2 อภิปรายผล

ในการประเมินผลหาคุณภาพของชุดปฏิบัติการวงจรคอมบิเนชัน โดยใช้ FPGA โดยผู้ทรงคุณวุฒิจำนวน 5 คน พบว่า ผลการประเมินทั้ง 22 รายการ ได้ค่าเฉลี่ยเท่ากับ 4.20 ค่าส่วนเบี่ยงเบนมาตรฐาน 0.438 มีคุณภาพจัดอยู่ในเกณฑ์ระดับดี ซึ่งเป็นไปตามสมมติฐานที่ตั้งไว้

ในการประเมินผลหาคุณภาพของชุดปฏิบัติการวงจรคอมบิเนชัน โดยใช้ FPGA โดยกลุ่มตัวอย่าง จำนวน 15 ท่าน พบว่า ผลการประเมินทั้ง 30 รายการ ได้ค่าเฉลี่ยเท่ากับ 4.54 ค่าส่วนเบี่ยงเบนมาตรฐาน 0.530 มีคุณภาพจัดอยู่ในเกณฑ์ระดับดีมาก ซึ่งเป็นไปตามสมมติฐานที่ตั้งไว้ และจากการพิจารณาในแต่ละหัวข้อประเมินพบว่า ชุดปฏิบัติการวงจรคอมบิเนชัน โดยใช้ FPGA มีรายการประเมินสูงสุด 9 รายการ ที่แสดงถึงคุณภาพของชุดปฏิบัติการ ดังนี้ มีความสนใจที่จะนำชุดปฏิบัติการมาใช้สอนแทนการใช้ไอซีที่เป็นอุปกรณ์จริง ความเหมาะสมของขนาดรูปร่างวงจรที่ใช้นำเสนอเนื้อหา ( $\bar{X} = 4.73, S.D. = 0.457$ ) สะดวกต่อการจัดเตรียมสายต่อวงจรและวัสดุ ( $\bar{X} = 4.73, S.D. = 0.457$ )

4. สะดวกต่อการจัดเตรียมสายต่อวงจรและวัสดุ ( $\bar{X} = 4.73, S.D. = 0.457$ )
5. มีขนาดเหมาะสมเห็นการจำลองได้อย่างชัดเจน ( $\bar{X} = 4.67, S.D. = 0.617$ )
6. แบบและสัญลักษณ์ที่ใช้ถูกต้อง ( $\bar{X} = 4.67, S.D. = 0.617$ )
7. สะดวกในการขนย้ายชุดปฏิบัติการ ( $\bar{X} = 4.67, S.D. = 0.617$ )

8. สะดวกในการต่อสายและอุปกรณ์ที่เกี่ยวข้อง ( $\bar{X} = 4.67, S.D. = 0.617$ )

9. เป็นสื่อการสอนที่มีคุณภาพในการนำไปใช้งานแทนการใช้ไอซีที่เป็นอุปกรณ์จริง ( $\bar{X} = 4.67, S.D. = 0.617$ )

10. ภาษาที่ใช้มีความเหมาะสมและอ่านทำความเข้าใจได้ง่าย ( $\bar{X} = 4.13, S.D. = 0.521$ )

ผลการประเมินดังกล่าว อาจเนื่องมาจากการที่ผู้วิจัยมีการดำเนินการสร้างและพัฒนาชุดปฏิบัติการอย่างเป็นขั้นตอนตามกรอบแนวคิด มีการตรวจสอบจากอาจารย์ผู้ควบคุมวิทยานิพนธ์ และได้ดำเนินการแก้ไขตามคำแนะนำ โดยรวมของชุดปฏิบัติการมีความเหมาะสมเรียบร้อย รวมถึงเห็นการจำลอง โครงสร้างของไอซีแต่ละเบอร์ได้อย่างชัดเจนซึ่งสามารถนำไปใช้แทนการใช้ไอซีที่เป็นอุปกรณ์จริงในการทดลองได้เป็นอย่างดี ซึ่งผลจากการประเมินหาคุณภาพดังกล่าวนี้ เกิดจากเนื้อหาและรูปแบบของชุดปฏิบัติการ ซึ่งมีการรวบรวมข้อมูลต่างๆ มาผสมผสานเพื่อนำไปสู่ขั้นตอนการหาคุณภาพของชุดปฏิบัติการวงจรคอมบิเนชัน โดยใช้ FPGA ซึ่งทำให้เนื้อหาและรูปแบบการจำลองนั้นมีความสมบูรณ์มากยิ่งขึ้น

จากผลการวิจัยสอดคล้องกับงานวิจัยของ อนันศักดิ์ พงษ์เสถียรศักดิ์ (2548 : บทคัดย่อ) วิจัยเพื่อหาคุณภาพของชุดปฏิบัติการวงจรคอมไบเนชันและซีเควนเซียลโดยใช้ CPLD ผลการวิจัยพบว่า ผลคุณภาพชุดปฏิบัติการวงจรคอมไบเนชันและซีเควนเซียลโดยใช้ CPLD ของผู้เชี่ยวชาญทั้ง 10 คน มีค่าเฉลี่ยมีค่าเท่ากับ 4.47 และส่วนเบี่ยงเบนมาตรฐานมีค่าเท่ากับ 0.57 แสดงว่าชุดปฏิบัติการวงจรคอมไบเนชันและซีเควนเซียลโดยใช้ CPLD มีคุณภาพอยู่ในระดับดีมาก และผลการประเมินคุณภาพใบงานการทดลองของผู้เชี่ยวชาญผลการวิจัยพบว่า ค่าเฉลี่ยมีค่าเท่ากับ 4.42 และส่วนเบี่ยงเบนมาตรฐานมีค่าเท่ากับ 0.62 แสดงว่าใบงานการทดลองมีคุณภาพอยู่ในระดับดีมาก

และจากการพิจารณาในเชิงพาณิชย์ ในเรื่องงบประมาณที่สร้างชุดปฏิบัติการวงจรคอมบิเนชัน โดยใช้ FPGA นี้ราคาต้นทุนต่อเครื่องอยู่ที่ 7,500 บาท ซึ่งเมื่อเทียบกับราคาของชุดฝึกที่มีหน้าที่การทำงานคล้ายๆ กันที่มีใช้ในปัจจุบันจะมีราคาที่แพงกว่าอาจเนื่องจากไม่ได้มีการศึกษาหรือวิเคราะห์จากหลักสูตรหรือปัญหาที่เกิดขึ้นจริงกับการเรียนการสอน ซึ่งชุดปฏิบัติการวงจรคอมบิเนชัน โดยใช้ FPGA ที่ผู้วิจัยได้สร้างขึ้นนี้เกิดจากแนวคิด มีการวิเคราะห์หลักสูตรที่เกี่ยวข้องรวมถึงสอบถามข้อมูลจากอาจารย์ผู้สอนและจากประสบการณ์สอนที่ผ่านมา ที่ทำให้ผู้วิจัยเห็นความสำคัญและเกิดแนวความคิดที่จะสร้างชุดปฏิบัติการนี้มาใช้ในการเรียนการสอนภาคปฏิบัติ เนื่องจากเกิดความสับสนเปลืองในการใช้งบประมาณเพื่อซื้อวัสดุฝึก เช่น ไอซีที่ทีแอลรวมถึงแผงทดลองวงจรดิจิทัล ซึ่งเป็นวัสดุฝึกสำคัญที่ใช้ทำการทดลอง ซึ่งพบว่าเกิดความสับสนเปลืองจากการใช้ไอซีจริงในการทดลองในแต่ละครั้ง ซึ่งเกิดจากการที่นักศึกษาเดินสายไฟในการทดลองระหว่างตัวไอซีที่ทีแอลกับแผงทดลองไม่ถูกต้อง หรือเกิดจากการที่นักศึกษาติดตั้งตัวไอซีที่ทีแอลกลับขั้วลงบนแผงทดลอง หรือเกิดจากการที่นักศึกษาดัดตัวไอซีที่ทีแอลออกจากแผงทดลองโดยขาดความระมัดระวัง และผลจากการวิจัยครั้งนี้สามารถเป็นคำตอบที่ต้องการแก้ไขได้จริง เช่น ในเรื่องของ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การนำเอาการ์ดไอซีที่สร้างขึ้นมาแทนไอซีที่เป็นอุปกรณ์จริง ซึ่งทำให้ลดค่าใช้จ่ายในการสูญเสียไอซี ที่ใช้ในการทดลอง

และในด้านของทักษะในการนำไปใช้ปฏิบัติจริงผู้ทดลองจะเกิดทักษะมากกว่าเมื่อเทียบกับการทำทดลองแบบอื่นๆ เช่น การใช้โปรแกรมคอมพิวเตอร์จำลองการทดลอง และข้อดีของชุดปฏิบัติการนี้สามารถที่จะทำงานได้เหมือนกับการใช้ไอซีจริงในการทดลอง ที่สำคัญเห็นโครงสร้างภายในของไอซีในขณะที่ทดลองทำให้เกิดความเข้าใจได้รวดเร็ว

ดังนั้นชุดปฏิบัติการวงจรคอมบินเนชัน โดยใช้ FPGA ที่ผู้วิจัยสร้างขึ้น สามารถนำไปใช้เป็นสื่อการเรียนการสอนกับกลุ่มผู้เรียนที่เรียนเนื้อหาวิชาวงจรคอมบินเนชันนี้หรือผู้สนใจได้อย่างมีประสิทธิภาพ

### 5.3 ข้อเสนอแนะ

#### 5.3.1 ข้อเสนอแนะในการนำผลวิจัยไปใช้

5.3.1.1 ชุดปฏิบัติการวงจรคอมบินเนชัน โดยใช้ FPGA ที่สร้างขึ้นมีคุณภาพดี จึงเห็นว่ามีความเหมาะสมนำไปใช้ประกอบการเรียนการสอนในวิชาดิจิทัลที่เกี่ยวข้องกับเนื้อหาวงจรคอมบินเนชันได้

5.3.1.2 ชุดปฏิบัติการวงจรคอมบินเนชัน โดยใช้ FPGA ที่สร้างขึ้นสามารถที่จะพัฒนาต่อโดยให้เนื้อหาครอบคลุมทั้งหมดรายวิชาดิจิทัล เช่น วงจรซีแควนเซียล วงจรฟลิปฟล็อป ก็สามารถพัฒนาได้โดยการเขียน โปรแกรมกำหนดลักษณะของไอซีเบอร์ที่ต้องการเพิ่มเติมให้กับตัว FPGA ซึ่งภายในวงจร FPGA จะมี EPROM ที่สามารถเก็บโปรแกรมที่ทำการโปรแกรมผ่านแล้ว โดยไม่ต้องทำการ โปรแกรมซ้ำทุกครั้งขณะที่ไม่มีแหล่งจ่ายให้กับตัว FPGA

5.3.1.3 ชุดปฏิบัติการวงจรคอมบินเนชัน โดยใช้ FPGA ที่ผู้วิจัยสร้างขึ้นมีราคาต้นทุนต่อเครื่องอยู่ที่ 7,500 บาท ซึ่งถูกกว่าชุดทดลองที่วางขายตามท้องตลาดหรือบริษัทที่ผลิตชุดทดลองในทำนองเดียวกันนี้ซึ่งมีราคาที่แพงกว่า ที่สำคัญข้อดีของชุดปฏิบัติการนี้ได้สร้างขึ้นจากการวิเคราะห์ตามหลักสูตรประกาศนียบัตรวิชาชีพสาขาวิชาช่างอิเล็กทรอนิกส์ พ.ศ. 2545 และจากปัญหาที่เกิดขึ้นจริงในการสอนที่ผ่านมา ฉะนั้นชุดปฏิบัติการวงจรคอมบินเนชัน โดยใช้ FPGA สามารถทดแทนชุดฝึกแบบเก่าที่ยังต้องใช้ไอซีจริงได้เป็นอย่างดี และใช้งานได้อย่างคุ้มค่าเหมาะสมกับราคา

### 5.3.2 ข้อเสนอแนะในการวิจัยครั้งต่อไป

5.3.2.1 ควรมีการพัฒนาชุดปฏิบัติการวงจรคอมพิวเตอร์ โดยใช้ FPGA ในแนวเดียวกันนี้ให้มีเนื้อหาเพิ่มเติม ให้ครบหลักสูตรรายวิชาดิจิทัล ทั้งระดับประกาศนียบัตรวิชาชีพและระดับประกาศนียบัตรวิชาชีพชั้นสูง

5.3.2.2 ในการพัฒนาชุดปฏิบัติการวงจรคอมพิวเตอร์ โดยใช้ FPGA ครั้งต่อไป ควรมีการเพิ่มชุดการทำงานหรือหน้าที่การทำงานของชุดปฏิบัติการวงจรคอมพิวเตอร์ โดยใช้ FPGA เช่น เพิ่มจำนวนช่องที่จะวางไอซีอาจเพิ่มเป็น 8 ช่อง พร้อมทั้งลดขนาดการ์ดไอซีให้เล็กลง ชุดกำเนิดสัญญาณพัลส์ ชุดแสดงผลที่เป็นจอ LCD เป็นต้น

5.3.2.3 ในการพัฒนาครั้งต่อไปควรปรับปรุงรูปร่างและขนาดภายนอกของชุดปฏิบัติการให้มีขนาดเล็กกว่าเดิม เช่น ลดขนาดของแผ่นวงจรให้มีขนาดเล็กลง การใช้สายแพร์แทนการใช้สายไฟเส้นเล็กในการเชื่อมต่อวงจรภายใน ลดจำนวนของหลอด LED ที่ใช้แสดงผลด้านเอาต์พุต รวมไปถึงรูปแบบของชุดปฏิบัติการต้องกระตุ้นและดึงดูดใจผู้ทดลองมากยิ่งขึ้น

5.3.2.4 ด้านเนื้อหาในใบแนะนำลำดับขั้นตอนการทดลอง ควรเพิ่มเติมและปรับให้ใช้งานได้ครอบคลุมทั้งรายวิชาดิจิทัลเทคนิคและรายวิชาวงจรพัลส์และดิจิทัล ตามหลักสูตรประกาศนียบัตรวิชาชีพสาขาวิชาช่างอิเล็กทรอนิกส์ พ.ศ. 2545 สำนักงานคณะกรรมการการอาชีวศึกษา

5.3.2.5 สถานศึกษาต่างๆ ควรจัดให้มีการส่งเสริมให้ครูผู้สอนมีการแสวงหาความรู้และสนับสนุนการทำวิจัยเกี่ยวกับ การสร้างชุดปฏิบัติการที่ได้มาตรฐานในทุกสาขาวิชา เนื่องจากเป็นสื่อการสอนที่มีขั้นตอนและวิธีการที่มีความทันสมัย แปลกใหม่ และกระตุ้นความสนใจของผู้เรียนได้เป็นอย่างดี



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ที่ ศษ 0524.04/ 1046

คณะกรรมการอุตสาหกรรม

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ถนนฉลองกรุง เขตลาดกระบัง กรุงเทพฯ 10520

9 เมษายน 2552

เรื่อง ขอเชิญเป็นผู้ทรงคุณวุฒิตรวจและประเมินสื่อการสอนด้านเนื้อหาและรูปแบบชุดจำลองเพื่อการวิจัย  
เรียน ศศ.ดร.ชาญชัย ทองโสภณ

สิ่งที่ส่งมาด้วย แบบประเมินสื่อการสอนด้านเนื้อหาและรูปแบบชุดจำลองเพื่อการวิจัย

ด้วย นางสาวสุจิตรา โสทอง นักศึกษาระดับปริญญาโท หลักสูตรครุศาสตรอุตสาหกรรม  
มหาบัณฑิต สาขาวิชาวิศวกรรมไฟฟ้าสื่อสาร สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง  
กำลังทำวิทยานิพนธ์ เรื่อง “ชุดจำลองวงจรคอมบิเนชัน โดยใช้ FPGA” โดยมี รศ.ดร.สุรสิทธิ์ ราตรี  
เป็นอาจารย์ที่ปรึกษาวิทยานิพนธ์ และ ศศ.ดร.พรพิมล ฉายรัศมี เป็นอาจารย์ที่ปรึกษาวิทยานิพนธ์ร่วม  
คณะกรรมการอุตสาหกรรม พิจารณาแล้วเห็นว่าท่านเป็นผู้มีความรู้ความสามารถเกี่ยวกับเรื่อง  
ดังกล่าวเป็นอย่างดี จึงขอเชิญท่านเป็นผู้ทรงคุณวุฒิตรวจและประเมินสื่อการสอนด้านเนื้อหาและรูปแบบ  
ชุดจำลองนี้ว่ามีเนื้อหาถูกต้องและเหมาะสมมากน้อยเพียงใด ซึ่งผลการตรวจและประเมินของท่านจะช่วยให้  
งานวิจัยของ นางสาวสุจิตรา โสทอง มีความสมบูรณ์ยิ่งขึ้น

จึงเรียนมาเพื่อโปรดพิจารณาและหวังว่าจะได้รับความอนุเคราะห์จากท่านด้วยดีและขอขอบคุณเป็น  
อย่างสูงมา ณ โอกาสนี้ด้วย

ขอแสดงความนับถือ

(ผู้ช่วยศาสตราจารย์จระเสกข์ ศรีเมธสุนทร)

รองคณบดีกำกับดูแลงานด้านบัณฑิตศึกษา

ปฏิบัติราชการแทนคณบดี

หน่วยบัณฑิตศึกษา

โทร. 02-737-3000 ต่อ 3692

โทรสาร. 02- 326-4325



ที่ ศษ 0524.04/ 1072

คณะครุศาสตร์อุตสาหกรรม

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ถนนฉลองกรุง เขตลาดกระบัง กรุงเทพฯ 10520

๒๐ เมษายน 2552

เรื่อง ขอบความอนุเคราะห์ให้นักศึกษาทดลองใช้แบบประเมินเพื่อการวิจัย

เรียน อาจารย์ธนพล โคตรนรินทร์

สิ่งที่ส่งมาด้วย แบบประเมินเพื่อการวิจัย

ด้วย นางสาวสุจิตรา โสทอง นักศึกษาระดับปริญญาโท หลักสูตรครุศาสตร์อุตสาหกรรม  
มหาบัณฑิต สาขาวิชาวิศวกรรมไฟฟ้าสื่อสาร สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง  
กำลังทำวิทยานิพนธ์ เรื่อง "ชุดจำลองวงจรคอมบินชัน โดยใช้ FPGA" โดยมี รศ.ดร.สุรสิทธิ์ ราตรี  
เป็นอาจารย์ที่ปรึกษาวิทยานิพนธ์ และ ผศ.ดร.พรพิมล ฉายรัมย์ เป็นอาจารย์ที่ปรึกษาวิทยานิพนธ์ร่วม  
คณะครุศาสตร์อุตสาหกรรม จึงขอความอนุเคราะห์จากท่านโปรดอนุญาตให้ นางสาวสุจิตรา โสทอง  
ทดลองใช้แบบประเมินเพื่อการวิจัยกับท่านได้

จึงเรียนมาเพื่อโปรดพิจารณาอนุญาตและขอขอบคุณในความอนุเคราะห์ของท่านมา ณ โอกาสนี้ด้วย

ขอแสดงความนับถือ

(ผู้ช่วยศาสตราจารย์จระเสกข์ ตรีเมฆสุนทร)

รองคณบดีกำกับดูแลงานด้านบัณฑิตศึกษา

ปฏิบัติราชการแทนคณบดี

หน่วยบัณฑิตศึกษา

โทร. 02-737-3000 ต่อ 3692

โทรสาร. 02- 326-4325



**ภาคผนวก ข.**  
**การวิเคราะห์ข้อมูล**

1. ผลการวิเคราะห์ความสอดคล้องระหว่างแบบประเมินคุณภาพของชุดปฏิบัติการและใบแนะนำลำดับขั้นตอนการทดลอง(IOC)
2. ผลการประเมินหาคุณภาพของชุดปฏิบัติการคอมบินเนชัน โดยใช้ FPGA โดยผู้ทรงคุณวุฒิ
3. ผลการประเมินหาคุณภาพของชุดปฏิบัติการคอมบินเนชัน โดยใช้ FPGA โดยกลุ่มตัวอย่าง

1. ผลการวิเคราะห์ความสอดคล้องระหว่างแบบประเมินคุณภาพของชุดปฏิบัติการและ  
ใบแนะนำลำดับขั้นตอนการทดลอง (IOC)

ตารางที่ ข 1 ผลการวิเคราะห์ความสอดคล้องระหว่างแบบประเมินคุณภาพของชุดปฏิบัติการและ  
ใบแนะนำลำดับขั้นตอนการทดลอง

ข้อที่	ผู้ทรงคุณวุฒิ					ผลการวิเคราะห์		ความหมาย
	1	2	3	4	5	รวม	เฉลี่ย	
<b>1. ด้านชุดปฏิบัติการวงจรคอมพิวเตอร์ โดยใช้ FPGA</b>								
1.1	+1	0	+1	+1	+1	4	0.80	สอดคล้อง/ใช้ได้
1.2	+1	0	+1	0	+1	3	0.60	สอดคล้อง/ใช้ได้
1.3	+1	+1	+1	+1	+1	5	1	สอดคล้อง/ใช้ได้
1.4	+1	+1	+1	+1	+1	5	1	สอดคล้อง/ใช้ได้
1.5	+1	0	+1	+1	+1	4	0.80	สอดคล้อง/ใช้ได้
1.6	+1	+1	+1	+1	0	4	0.80	สอดคล้อง/ใช้ได้
2.1	+1	+1	+1	+1	+1	5	1	สอดคล้อง/ใช้ได้
2.2	+1	+1	+1	+1	+1	5	1	สอดคล้อง/ใช้ได้
2.3	+1	+1	+1	+1	+1	5	1	สอดคล้อง/ใช้ได้
2.4	+1	0	+1	+1	+1	4	0.80	สอดคล้อง/ใช้ได้
2.5	+1	+1	0	+1	+1	4	0.80	สอดคล้อง/ใช้ได้
2.6	+1	+1	+1	+1	+1	5	1	สอดคล้อง/ใช้ได้
<b>2. ด้านใบแนะนำลำดับขั้นตอนการทดลอง</b>								
1.1	+1	0	+1	0	+1	3	0.60	สอดคล้อง/ใช้ได้
1.2	+1	+1	+1	+1	+1	5	1	สอดคล้อง/ใช้ได้
1.3	+1	0	+1	+1	+1	4	0.80	สอดคล้อง/ใช้ได้
1.4	0	+1	+1	+1	+1	4	0.80	สอดคล้อง/ใช้ได้
1.5	+1	+1	+1	+1	+1	5	1	สอดคล้อง/ใช้ได้
1.6	+1	0	+1	0	+1	3	0.60	สอดคล้อง/ใช้ได้
1.7	+1	0	+1	+1	+1	4	0.80	สอดคล้อง/ใช้ได้
1.8	+1	+1	+1	+1	0	4	0.80	สอดคล้อง/ใช้ได้
1.9	+1	+1	+1	+1	+1	5	1	สอดคล้อง/ใช้ได้
1.10	+1	0	+1	0	+1	3	0.60	สอดคล้อง/ใช้ได้

ตารางที่ ข 1 (ต่อ)

ข้อที่	ผู้ทรงคุณวุฒิ					ผลการวิเคราะห์		ความหมาย
	1	2	3	4	5	รวม	เฉลี่ย	
<b>1. ด้านความเหมาะสมในการนำชุดปฏิบัติการไปใช้ในการเรียนการสอน</b>								
1.1	+1	0	+1	0	+1	3	0.60	สอดคล้อง/ใช้ได้
1.2	+1	0	+1	+1	+1	4	0.80	สอดคล้อง/ใช้ได้
1.3	+1	+1	+1	+1	0	4	0.80	สอดคล้อง/ใช้ได้
1.4	+1	+1	+1	+1	+1	5	1	สอดคล้อง/ใช้ได้
1.5	+1	+1	+1	+1	+1	5	1	สอดคล้อง/ใช้ได้
1.6	+1	0	+1	0	+1	3	0.60	สอดคล้อง/ใช้ได้
1.7	+1	+1	+1	+1	+1	5	1	สอดคล้อง/ใช้ได้
1.8	+1	+1	+1	+1	+1	5	1	สอดคล้อง/ใช้ได้

2. ผลการประเมินหาคุณภาพของชุดปฏิบัติการคอมบินเนชัน โดยใช้ FPGA โดยผู้ทรงคุณวุฒิ

ตารางที่ ข 2 การหาคุณภาพของชุดปฏิบัติการวงจรคอมบินเนชัน โดยใช้ FPGA โดยผู้ทรงคุณวุฒิ จำนวน 5 ท่าน

1. ด้านรูปร่างและความสะดวกของชุดปฏิบัติการวงจรคอมบินเนชัน โดยใช้ FPGA

ลำดับที่	หัวข้อประเมิน	ระดับความคิดเห็น					$\bar{X}$	S.D.	ระดับคุณภาพ
		คนที่1	คนที่2	คนที่3	คนที่4	คนที่5			
<b>1. รูปร่างและขนาด</b>									
1.1	รูปร่างและขนาดภายนอกของชุดปฏิบัติการมีความเหมาะสม	4	4	4	4	4	4.00	0.00	ดี
1.2	ความแข็งแรงทนทานของชุดปฏิบัติการ	4	3	5	4	4	4.00	0.707	ดี

ตารางที่ ข 2 (ต่อ)

ลำดับ ที่	หัวข้อประเมิน	ระดับความคิดเห็น					$\bar{X}$	S.D.	ระดับ คุณภาพ
		คนที่1	คนที่2	คนที่3	คนที่4	คนที่5			
1.3	ภาพโดยรวมของชุดปฏิบัติการมีความเหมาะสมเรียบร้อย	4	5	5	5	5	4.80	0.447	ดีมาก
1.4	รูปแบบของชุดปฏิบัติการกระตุ้นและจูงใจผู้ทดลอง	3	3	5	4	4	3.80	0.836	ดี
<b>เฉลี่ย</b>							<b>4.15</b>	<b>0.497</b>	<b>ดี</b>
<b>2. ความสะดวกและความปลอดภัย</b>									
2.1	ความปลอดภัยในขณะที่ทำการทดลอง	4	4	5	4	4	4.20	0.447	ดี
2.2	สะดวกต่อการจัดเตรียมสายต่อวงจร	4	4	5	4	4	4.20	0.447	ดี
2.3	สะดวกในการบำรุงรักษา	4	4	5	4	4	4.20	0.447	ดี
2.4	สะดวกในการต่อสายและอุปกรณ์ที่เกี่ยวข้อง	4	4	5	4	4	4.20	0.447	ดี
<b>เฉลี่ย</b>							<b>4.20</b>	<b>0.447</b>	<b>ดี</b>
<b>ระดับค่าเฉลี่ยรวม</b>							<b>4.175</b>	<b>0.472</b>	<b>ดี</b>

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ ข3 การหาคุณภาพของชุดปฏิบัติการวงจรมินิเนชัน โดยใช้ FPGA โดยผู้ทรงคุณวุฒิ  
จำนวน 5 ท่าน

2. ด้านไบเนาะนำลำดับขั้นตอนการทดลอง

ลำดับ ที่	หัวข้อประเมิน	ระดับความคิดเห็น					$\bar{X}$	S.D.	ระดับ คุณภาพ
		คนที่1	คนที่2	คนที่3	คนที่4	คนที่5			
<b>1. ความสอดคล้องด้านเนื้อหากับวัตถุประสงค์</b>									
1.1	เนื้อหา มีความสอดคล้องกับ วัตถุประสงค์การเรียนรู้	4	4	5	5	4	4.40	0.547	ดี
1.2	คำชี้แจงลำดับขั้นตอนการทดลองในไบ เนาะนำลำดับขั้นตอนการทดลองมี ความชัดเจน	4	4	5	5	4	4.40	0.547	ดี
1.3	ความถูกต้องของเนื้อหา	4	4	5	5	4	4.40	0.547	ดี
1.4	ลำดับขั้นตอนในการนำเสนอเนื้อหา	4	4	4	4	4	4.00	0.00	
1.5	ความเหมาะสมของขนาดรูปวงจร ที่ใช้นำเสนอเนื้อหา	4	4	5	5	4	4.40	0.547	ดี
1.6	แบบและสัญลักษณ์ที่ใช้ถูกต้อง	4	4	5	5	4	4.40	0.547	ดี
1.7	ภาษาที่ใช้มีความเหมาะสมและอ่าน ทำความเข้าใจได้ง่าย	4	4	4	4	4	4.00	0.00	ดี
<b>เฉลี่ย</b>							<b>4.44</b>	<b>0.446</b>	<b>ดี</b>
<b>ค่าเฉลี่ยรวมทั้ง 2 ด้าน</b>							<b>4.20</b>	<b>0.438</b>	<b>ดี</b>

### 3. ผลการประเมินหาคุณภาพของชุดปฏิบัติการคอมพิวเตอร์ โดยใช้ FPGA โดยกลุ่มตัวอย่าง

ตารางที่ 4 การหาคุณภาพของชุดปฏิบัติการวงจรคอมพิวเตอร์ โดยใช้ FPGA โดยกลุ่มตัวอย่าง  
จำนวน 15 ท่าน

#### 1. ด้านรูปร่างและความสะดวกของชุดปฏิบัติการวงจรคอมพิวเตอร์ โดยใช้ FPGA

ลำดับ ที่	หัวข้อประเมิน	$\bar{X}$	S.D.	ระดับ ความคิดเห็น
<b>1. รูปร่างและขนาด</b>				
1.1	รูปร่างและขนาดภายนอกของชุดปฏิบัติการมีความเหมาะสม	4.26	0.593	ดี
1.2	มีขนาดเหมาะสมเห็นการจำลองได้อย่างชัดเจน	4.67	0.487	ดีมาก
1.3	ความแข็งแรงทนทานของชุดปฏิบัติการ	4.46	0.639	ดี
1.4	การจัดวางตำแหน่งของอุปกรณ์มีความเหมาะสม	4.33	0.617	ดี
1.5	ภาพโดยรวมของชุดปฏิบัติการมีความเหมาะสมเรียบร้อย	4.60	0.507	ดีมาก
1.6	รูปแบบของชุดปฏิบัติการกระตุ้นและจูงใจผู้ทดลอง	4.53	0.516	ดีมาก
เฉลี่ย		4.47	0.559	ดี
<b>2. ความสะดวกและความปลอดภัย</b>				
2.1	มีความปลอดภัยในขณะที่ทำการทดลอง	4.53	0.639	ดีมาก
2.2	สะดวกต่อการจัดเตรียมสายต่อวงจรและวัสดุ	4.73	0.457	ดีมาก
2.3	สะดวกในการบำรุงรักษา	4.73	0.457	ดีมาก
2.4	สะดวกในการขนย้ายชุดปฏิบัติการ	4.67	0.487	ดีมาก
2.5	สะดวกในการต่อสายและอุปกรณ์ที่เกี่ยวข้อง	4.67	0.617	ดีมาก
2.6	ปลอดภัยต่ออุปกรณ์ทดลอง	4.60	0.507	ดีมาก
เฉลี่ย		4.65	0.527	ดีมาก
ระดับค่าเฉลี่ยรวม		4.56	0.543	ดีมาก

ตารางที่ 5 การหาคุณภาพของชุดปฏิบัติการวงจรคอมพิเนชัน โดยใช้ FPGA โดยกลุ่มตัวอย่าง  
จำนวน 15 ท่าน

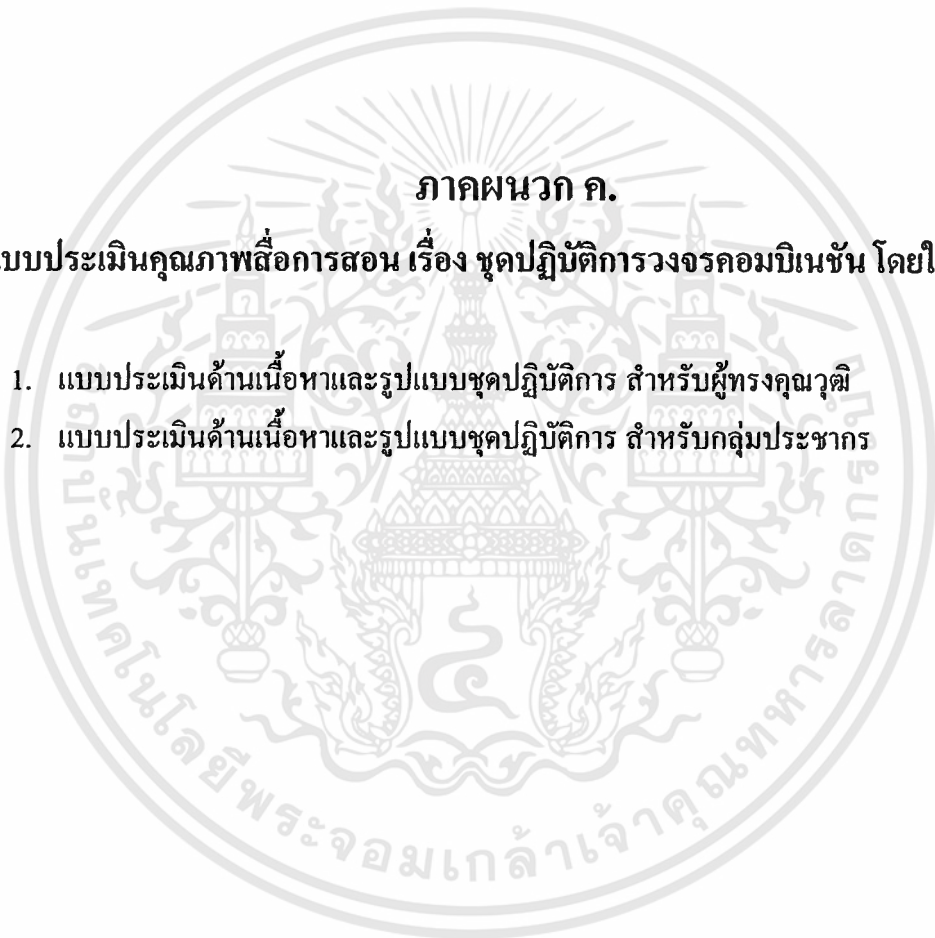
2. ด้านไบเนาะนำลำดับขั้นตอนการทดลอง

ลำดับ ที่	หัวข้อประเมิน	$\bar{X}$	S.D.	ระดับ ความคิดเห็น
<b>1. ความสอดคล้องด้านเนื้อหาเกี่ยวกับวัตถุประสงค์</b>				
1.1	เนื้อหาที่มีความสอดคล้องกับวัตถุประสงค์การเรียนรู้	4.46	0.639	ดี
1.2	คำชี้แจงลำดับขั้นตอนการทดลองในไบเนาะนำลำดับขั้นตอนการทดลองมีความชัดเจน	4.53	0.526	ดีมาก
1.3	มีความเหมาะสมกับระดับความรู้ของผู้ทดลองในระดับชั้น ปวช.	4.46	0.516	ดี
1.4	ความถูกต้องของเนื้อหา	4.46	0.516	ดี
1.5	ความชัดเจนในการอธิบายเนื้อหา	4.46	0.516	ดี
1.6	ปริมาณเนื้อหาในแต่ละไบเนาะนำลำดับขั้นตอนการทดลอง	4.46	0.516	ดี
1.7	ลำดับขั้นตอนในการนำเสนอเนื้อหา	4.33	0.487	ดี
1.8	ความเหมาะสมของขนาดรูปวงจร ที่ใช้นำเสนอเนื้อหา	4.73	0.457	ดีมาก
1.9	แบบและสัญลักษณ์ที่ใช้ถูกต้อง	4.67	0.617	ดีมาก
1.10	ภาษาที่ใช้มีความเหมาะสมและอ่านทำความเข้าใจได้ง่าย	4.13	0.516	ดี
<b>เฉลี่ย</b>		<b>4.48</b>	<b>0.521</b>	<b>ดี</b>

ตารางที่ ข 6 การหาคุณภาพของชุดปฏิบัติการวงจรคอมพิวเตอร์ โดยใช้ FPGA โดยกลุ่มตัวอย่าง  
จำนวน 15 ท่าน

3. ด้านความเหมาะสมในการนำชุดปฏิบัติการไปใช้ในการเรียนการสอน

ลำดับ ที่	หัวข้อประเมิน	$\bar{X}$	S.D.	ระดับ ความคิดเห็น
<b>1. ด้านความเหมาะสมในการนำชุดปฏิบัติการไปใช้ในการเรียนการสอน</b>				
1.1	มีความเหมาะสมกับกลุ่มผู้เรียน	4.40	0.632	ดี
1.2	ชุดปฏิบัติการมีความทันสมัยต่อการนำไปใช้งานด้านการเรียนการสอน	4.60	0.507	ดีมาก
1.3	ก่อให้เกิดแรงจูงใจและกระตุ้นความสนใจให้กับผู้เรียน	4.46	0.516	ดี
1.4	มีประโยชน์และมีความน่าสนใจในการเรียนการสอนวิชาดิจิทัลเบื้องต้น	4.60	0.632	ดีมาก
1.5	เป็นสื่อการสอนที่มีคุณภาพในการนำไปใช้งานแทนการใช้ไอซีที่เป็นอุปกรณ์จริง	4.67	0.487	ดีมาก
1.6	มีความสนใจที่จะนำชุดปฏิบัติการมาใช้สอนแทนการใช้ไอซีที่เป็นอุปกรณ์จริง	4.86	0.351	ดีมาก
1.7	มีความสนใจที่จะสั่งทำชุดปฏิบัติการมาใช้สอนแทนการใช้ไอซีที่เป็นอุปกรณ์จริง	4.60	0.507	ดีมาก
1.8	มีความสนใจที่จะทำชุดปฏิบัติการตามต้นแบบเองเพื่อนำมาใช้สอนแทนการใช้ไอซีที่เป็นอุปกรณ์จริง	4.60	0.632	ดีมาก
เฉลี่ย		4.59	0.533	ดีมาก



ภาคผนวก ก.

**แบบประเมินคุณภาพสื่อการสอน เรื่อง ชุดปฏิบัติการวงจรคอมพิเนชั่น โดยใช้ FPGA**

1. แบบประเมินด้านเนื้อหาและรูปแบบชุดปฏิบัติการ สำหรับผู้ทรงคุณวุฒิ
2. แบบประเมินด้านเนื้อหาและรูปแบบชุดปฏิบัติการ สำหรับกลุ่มประชากร

**แบบประเมินคุณภาพสื่อการสอน สำหรับผู้ทรงคุณวุฒิ**  
**เรื่อง ชุดปฏิบัติการวงจรคอมบิเนชัน โดยใช้ FPGA**

**คำชี้แจง**

โปรดกาเครื่องหมาย ( ✓ ) ลงในช่องว่างที่ท่านคิดว่าเป็นจริง ซึ่งสอดคล้องกับความ  
 คิดเห็นของผู้ประเมิน โดยให้ระดับคะแนนดังนี้

- |   |         |             |
|---|---------|-------------|
| 5 | หมายถึง | ดีมาก       |
| 4 | หมายถึง | ดี          |
| 3 | หมายถึง | ปานกลาง     |
| 2 | หมายถึง | พอใช้       |
| 1 | หมายถึง | ควรปรับปรุง |

**หมายเหตุ**

ขอความกรุณาท่านช่วยให้ข้อเสนอแนะเพื่อใช้เป็นข้อมูลในการปรับปรุงต่อไป

ตรวจสอบเรียบร้อย

ลงชื่อ.....

(.....)

ผู้ทรงคุณวุฒิ

## 1. ด้านรูปร่างและความสะดวกของชุดปฏิบัติการวงจรคอมพิเนชัน โดยใช้ FPGA

ลำดับที่	หัวข้อประเมิน	ระดับความคิดเห็น					
		5	4	3	2	1	รวม
<b>1. รูปร่างและขนาด</b>							
1.1	รูปร่างและขนาดภายนอกของชุดปฏิบัติการมีความเหมาะสม						
1.3	ความแข็งแรงทนทานของชุดปฏิบัติการ						
1.5	ภาพโดยรวมของชุดปฏิบัติการมีความเหมาะสมเรียบร้อย						
1.6	รูปแบบของชุดปฏิบัติการกระตุ้นและงูใจผู้ทดลอง						
<b>2. ความสะดวกและความปลอดภัย</b>							
2.1	ความปลอดภัยในขณะที่ทำการทดลอง						
2.2	สะดวกต่อการจัดเตรียมสายต่อวงจรและวัสดุ						
2.3	สะดวกในการบำรุงรักษา						
2.4	สะดวกในการต่อสายและอุปกรณ์ที่เกี่ยวข้อง						
รวม							

## 2. ด้านใบแนะนำลำดับขั้นตอนการทดลอง

ลำดับที่	หัวข้อประเมิน	ระดับความคิดเห็น					
		5	4	3	2	1	รวม
<b>1. ความสอดคล้องด้านเนื้อหาเกี่ยวกับวัตถุประสงค์</b>							
1.1	เนื้อหา มีความสอดคล้องกับวัตถุประสงค์การเรียนรู้						
1.2	คำชี้แจงลำดับขั้นตอนการทดลองในใบแนะนำลำดับขั้นตอนการทดลองมีความชัดเจน						
1.3	ความถูกต้องของเนื้อหา						
1.4	ลำดับขั้นตอนในการนำเสนอเนื้อหา						
1.5	ความเหมาะสมของขนาดรูปวงจร ที่ใช้นำเสนอเนื้อหา						



**แบบประเมินคุณภาพสื่อการสอน**  
**เรื่อง ชุดปฏิบัติการวงจรคอมปีเนชัน โดยใช้ FPGA**

**คำชี้แจง**

ตอนที่ 1 ให้ทำเครื่องหมาย (✓) ในช่องแสดงสถานภาพผู้ตอบแบบประเมิน

ตอนที่ 2 ให้ทำเครื่องหมาย (✓) ในช่องระดับความคิดเห็นให้ตรงกับความคิดเห็นของท่าน

ซึ่งความหมายของระดับความคิดเห็นมีดังนี้

5	หมายถึง	ดีมาก
4	หมายถึง	ดี
3	หมายถึง	ปานกลาง
2	หมายถึง	พอใช้
1	หมายถึง	ควรปรับปรุง

ตอนที่ 1 สถานภาพของผู้ตอบแบบประเมิน

1. เพศ
 

1.1 ( ) ชาย	1.2 ( ) หญิง
-------------	--------------
2. อายุ
 

2.1 ( ) ต่ำกว่า 28 ปี	2.2 ( ) 28-39 ปี
2.3 ( ) 40- 51 ปี	2.4 ( ) มากกว่า 52 ปี
3. วุฒิการศึกษาสูงสุด
 

3.1 ( ) ต่ำกว่าปริญญาตรี	3.2 ( ) ปริญญาตรี
3.3 ( ) ปริญญาโท	3.4 ( ) ปริญญาเอก
3.5 ( ) อื่นๆ ระบุ .....	
4. ตำแหน่งหน้าที่ปัจจุบัน
 

4.1 ( ) หัวหน้าคณะวิชา	4.2 ( ) หัวหน้าแผนกวิชา/หัวหน้างาน
4.3 ( ) อาจารย์ผู้สอน	4.4 ( ) อื่นๆ ระบุ .....
5. ประสบการณ์ในการสอนที่เกี่ยวกับวิชาดิจิทัล
 

5.1 ( ) 5 ปี	2.2 ( ) 6-10 ปี
2.3 ( ) 11-15 ปี	2.4 ( ) มากกว่า 16 ปี
6. สถานที่ทำงานปัจจุบัน.....

## ตอนที่ 2 ความคิดเห็นเกี่ยวกับชุดปฏิบัติการวงจรคอมพิวเตอร์ โดยใช้ FPGA

### 1. ด้านรูปร่างและความสะดวกของชุดปฏิบัติการวงจรคอมพิวเตอร์ โดยใช้ FPGA

ลำดับที่	หัวข้อประเมิน	ระดับความคิดเห็น					
		5	4	3	2	1	รวม
<b>1. รูปร่างและขนาด</b>							
1.1	รูปร่างและขนาดภายนอกของชุดปฏิบัติการมีความเหมาะสม						
1.2	มีขนาดเหมาะสมเห็นการจำลองได้อย่างชัดเจน						
1.3	ความแข็งแรงทนทานของชุดปฏิบัติการ						
1.4	การจัดวางตำแหน่งของอุปกรณ์มีความเหมาะสม						
1.5	ภาพโดยรวมของชุดปฏิบัติการมีความเหมาะสมเรียบร้อย						
1.6	รูปแบบของชุดปฏิบัติการกระตุ้นและจูงใจผู้ทดลอง						
<b>2. ความสะดวกและความปลอดภัย</b>							
2.1	มีความปลอดภัยในขณะที่ทำการทดลอง						
2.2	สะดวกต่อการจัดเตรียมสายต่อวงจรและวัสดุ						
3.3	สะดวกในการบำรุงรักษา						
3.4	สะดวกในการขนย้ายชุดปฏิบัติการ						
3.5	สะดวกในการต่อสายและอุปกรณ์ที่เกี่ยวข้อง						
3.6	ปลอดภัยต่ออุปกรณ์ทดลอง						
รวม							

### 2. ด้านไบเนาะนำลำดับขั้นตอนการทดลอง

ลำดับที่	หัวข้อประเมิน	ระดับความคิดเห็น					
		5	4	3	2	1	รวม
<b>1. ความสอดคล้องด้านเนื้อหาเกี่ยวกับวัตถุประสงค์</b>							
1.1	เนื้อหา มีความสอดคล้องกับวัตถุประสงค์การเรียนรู้						
1.2	คำชี้แจงลำดับขั้นตอนการทดลองในไบเนาะนำลำดับขั้นตอนการทดลองมีความชัดเจน						
1.3	มีความเหมาะสมกับระดับความรู้ของผู้ทดลองในระดับชั้น ปวช.						

## 2. ด้านใบแนะนำลำดับขั้นตอนการทดลอง (ต่อ)

ลำดับที่	หัวข้อประเมิน	ระดับความคิดเห็น					
		5	4	3	2	1	รวม
1.4	ความถูกต้องของเนื้อหา						
1.5	ความชัดเจนในการอธิบายเนื้อหา						
1.6	ปริมาณเนื้อหาในแต่ละใบแนะนำลำดับขั้นตอนการทดลอง						
1.7	ลำดับขั้นตอนในการนำเสนอเนื้อหา						
1.8	ความเหมาะสมของขนาดรูปวงจร ที่ใช้นำเสนอเนื้อหา						
1.9	แบบและสัญลักษณ์ที่ใช้ถูกต้อง						
1.10	ภาษาที่ใช้มีความเหมาะสมและอ่านทำความเข้าใจได้ง่าย						
	รวม						

## 3. ด้านความเหมาะสมในการนำชุดปฏิบัติการไปใช้ในการเรียนการสอน

ลำดับที่	หัวข้อประเมิน	ระดับความคิดเห็น					
		5	4	3	2	1	รวม
1. ด้านความเหมาะสมในการนำชุดปฏิบัติการไปใช้ในการเรียนการสอน							
1.1	มีความเหมาะสมกับกลุ่มผู้เรียน						
1.2	ชุดปฏิบัติการมีความทันสมัยต่อการนำไปใช้งานด้านการเรียนการสอน						
1.3	ก่อให้เกิดแรงจูงใจและกระตุ้นความสนใจให้กับผู้เรียน						
1.4	มีประโยชน์และมีความน่าสนใจในการเรียนการสอนวิชาดิจิทัลเบื้องต้น						
1.5	เป็นสื่อการสอนที่มีคุณภาพในการนำไปใช้งานแทนการใช้ไอซีที่เป็นอุปกรณ์จริง						
1.6	มีความสนใจที่จะนำชุดปฏิบัติการมาใช้สอนแทนการใช้ไอซีที่เป็นอุปกรณ์จริง						

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้





## ใบงานที่ 1 ลอจิกเกตเบื้องต้น

วัตถุประสงค์เชิงพฤติกรรม เพื่อให้ผู้เรียนสามารถ

1. เขียนสัญลักษณ์ (Symbol) สมการบูลีน (Boolean Expression) ตารางความจริง (Truth Table) และไคอะแกรมเวลา (Timing Diagram) ของลอจิกเกตชนิด AND ,OR , NOT , NAND , NOR , EXCLUSIVE OR และ EXCLUSIVE NOR ได้
2. อธิบายคุณสมบัติของลอจิกเกตชนิด AND , OR , NOT , NAND , NOR , EXCLUSIVE OR และ EXCLUSIVE NOR ได้
3. ประกอบวงจรเพื่อทดสอบคุณสมบัติของลอจิกเกตได้

ข้อมูลพื้นฐานสำหรับการทดลอง

ลอจิกเกตเป็นอุปกรณ์ที่ใช้ทำหน้าที่แทนตัวกระทำ (Operator) ในวงจรดิจิทัล ซึ่งอาจสร้างมาจาก สวิตช์ คอนแทคของรีเลย์ ไดโอด ทรานซิสเตอร์ มอสเฟต หรือทรานซิสเตอร์หรือมอสเฟต หลาย ๆ ตัวประกอบกันเป็นวงจรรวม (Integrated Circuit : IC) ลอจิกเกตเบื้องต้นประกอบด้วย

แอนด์เกต (AND Gate) ออร์เกต (OR Gate)

อินเวอร์เตอร์หรือนีตเกต (INVERTER or NOT Gate)

แนนด์เกต (NAND Gate) นอร์เกต (NOR Gate)

เอ็กซ์คลูซีฟออร์เกต (EXCLUSIVE-OR Gate)

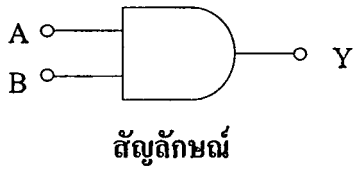
เอ็กซ์คลูซีฟนอร์เกต (EXCLUSIVE-NOR Gate)

ในการศึกษาลอจิกเกตแต่ละชนิดจะต้องทราบถึงคุณสมบัติของแต่ละเกต 5 ประการ คือ

1. ฟังก์ชันหรือคุณสมบัติทางลอจิก (Logic Function)
2. สัญลักษณ์ (Symbol)
3. สมการบูลีน (Boolean Expression)
4. ตารางความจริง (Truth Table)
5. ไคอะแกรมเวลา (Timing Diagram)

**แอนด์เกต (AND Gate)**

เอาต์พุตของแอนด์เกตจะเป็น “1” ก็ต่อเมื่ออินพุตทุกอินพุตจะต้องเป็นลอจิก “1” เท่านั้นถ้าอินพุตใดอินพุตหนึ่งหรือทุกอินพุตเป็นลอจิก “0” เอาต์พุตก็จะเป็น “0”

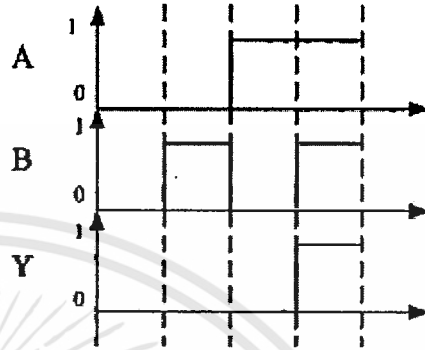


$$Y = A \cdot B$$

สมการบูลีน

อินพุต		เอาต์พุต
A	B	Y
0	0	0
0	1	0
1	0	0
1	1	1

ตารางความจริง



ออร์เกต (OR Gate)

เอาต์พุตของออร์เกตจะเป็นลอจิก “1” ก็ต่อเมื่ออินพุตใดอินพุตหนึ่งหรือทุกอินพุตเป็นลอจิก “1” และเอาต์พุตของออร์เกตจะเป็นลอจิก “0” ก็ต่อเมื่อทุกอินพุตเป็นลอจิก “0”

เท่านั้น

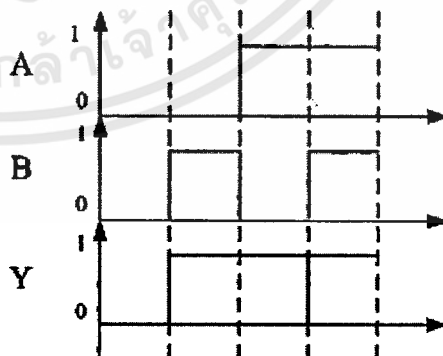


$$Y = A + B$$

สมการบูลีน

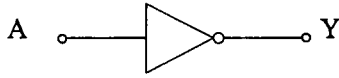
อินพุต		เอาต์พุต
A	B	Y
0	0	0
0	1	1
1	0	1
1	1	1

ตารางความจริง



### อินเวอร์เตอร์หรือน็อตเกต (INVERTER or NOT Gate)

เอาต์พุตของน็อตเกตจะมีสภาวะลอจิกตรงข้ามกับลอจิกที่อินพุต นั่นคือถ้าป้อนอินพุตเป็นลอจิก “0” จะได้ลอจิก “1” ที่เอาต์พุต และถ้าป้อนลอจิก “1” ที่อินพุต ก็จะได้ลอจิก “0” ที่เอาต์พุต



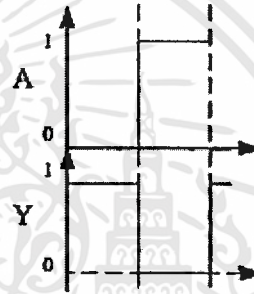
สัญลักษณ์

$$Y = \bar{A}$$

สมการบูลีน

อินพุต	เอาต์พุต
A	Y
0	1
1	0

ตารางความจริง



ไต่อะแกรมเวลา

### แนนด์เกต (NAND Gate)

เป็นลอจิกเกตที่เกิดจากการนำแอนด์เกตต่อกับอินเวอร์เตอร์เกต ดังนั้นคุณสมบัติทางลอจิกของแนนด์เกตจึงตรงกันข้ามกับแอนด์เกต นั่นคือเอาต์พุตของแนนด์เกตจะเป็นลอจิก “0” ก็ต่อเมื่ออินพุตทุกอินพุตเป็นลอจิก “1” ถ้าอินพุตใดอินพุตหนึ่ง หรือทุกอินพุตเป็นลอจิก “0” เอาต์พุตก็จะเป็นลอจิก “1”



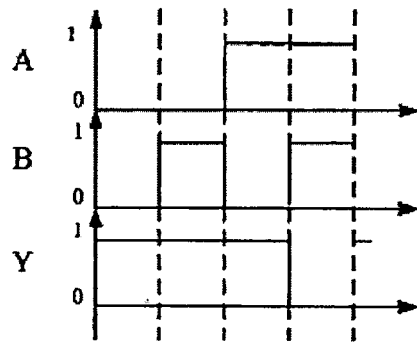
สัญลักษณ์

$$Y = \overline{A \cdot B}$$

สมการบูลีน

อินพุต		เอาต์พุต
A	B	Y
0	0	1
0	1	1
1	0	1
1	1	0

ตารางความจริง



ไคอะแกรมเวลา

**นอร์เกต (NOR Gate)**

เป็นลอจิกเกตที่เกิดจากการเอาออร์เกตต่อกับอินเวอร์เตอร์เกต ดังนั้นคุณสมบัติทางลอจิกของนอร์เกตจึงตรงข้ามกับออร์เกต นั่นคือ เอาต์พุตของนอร์เกตจะเป็นลอจิก “1” ก็ต่อเมื่ออินพุตทุกอินพุตเป็นลอจิก “0” ถ้าอินพุตใดอินพุตหนึ่งหรือทุกอินพุตเป็น “1” เอาต์พุตจึงจะเป็นลอจิก “0”

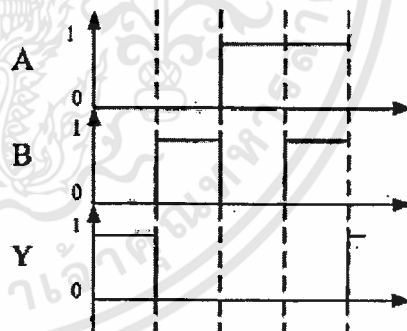


$$Y = \overline{A + B}$$

สมการบูลีน

อินพุต		เอาต์พุต
A	B	Y
0	0	1
0	1	0
1	0	0
1	1	0

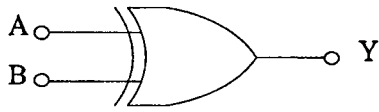
ตารางความจริง



ไคอะแกรมเวลา

**เอ็กซ์คลูซีฟออร์เกต เรียกสั้น ๆ ว่า EX-OR หรือ XOR เกต**

คุณสมบัติทางลอจิกก็คือ เอาต์พุตจะเป็นลอจิก “0” ก็ต่อเมื่ออินพุตทุกอินพุตมีลอจิกเหมือนกันคือเป็นลอจิก “0” ทุกอินพุต หรือเป็นลอจิก “1” ทุกอินพุต และเอาต์พุตจะเป็นลอจิก “1” ก็ต่อเมื่ออินพุตมีลอจิกต่างกัน



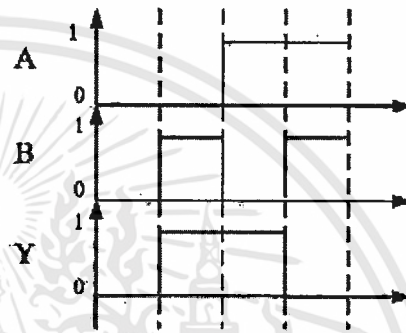
สัญลักษณ์

$$Y = A \oplus B$$

สมการบูลีน

อินพุต		เอาต์พุต
A	B	Y
0	0	0
0	1	1
1	0	1
1	1	0

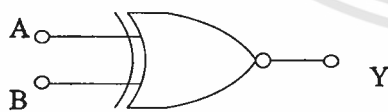
ตารางความจริง



ไคอะแกรมเวลา

เอ็กซ์คลูซีฟนอร์เกต เรียกสั้น ๆ ว่า EX-NOR หรือ XNOR เกต

เกิดจากการนำเอ็กซ์คลูซีฟนอร์เกตมาต่อด้วยอินเวอร์เตอร์ ดังนั้น EX-NOR เกตจะมีคุณสมบัติทางลอจิกตรงกันข้ามกับ EX-OR เกต นั่นคือเอาต์พุตของ EX-NOR จะเป็นลอจิก "1" ก็ต่อเมื่ออินพุตทุกอินพุตมีลอจิกเหมือนกันคือเป็นลอจิก "0" ทุกอินพุต หรือเป็นลอจิก "1" ทุกอินพุต และ เอาต์พุตจะเป็นลอจิก "0" ก็ต่อเมื่ออินพุตมีลอจิกต่างกัน



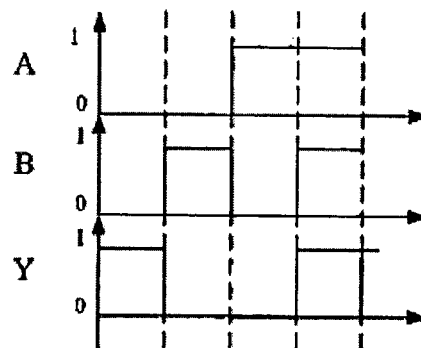
สัญลักษณ์

$$Y = \overline{A \oplus B}$$

สมการบูลีน

อินพุต		เอาต์พุต
A	B	Y
0	0	1
0	1	0
1	0	0
1	1	1

ตารางความจริง



ไทม์อะแกรมเวลา

### เครื่องมือและอุปกรณ์

- ชุดปฏิบัติการวงจรคอมบินเนชัน โดยใช้ FPGA 1 เครื่อง
- การ์ดรูปไอซีเบอร์ 7400, 7402, 7404, 7408, 7432, 7486 และ 74266 อย่างละ 1 แผ่น

### ลำดับขั้นในการทดลอง

#### 1. ทดสอบคุณสมบัติของแอนด์เกต

1.1 ประกอบวงจรตามรูปที่ 1 โดยใช้ไอซีที่เบอร์ 7408 ป้อนลอจิก “0” และลอจิก “1” เข้าที่อินพุต A และ B บันทึกค่าแรงดันเอาต์พุต Y ที่อ่านได้จากโวลต์มิเตอร์ และการติด-ดับของ LED ตามตารางที่ 1 โดยกำหนดเป็นสถานะลอจิกดังนี้

LED ติดสว่าง = ลอจิก “1”

LED ดับ = ลอจิก “0”



ภาพที่ 1 แอนด์เกต

อินพุต		เอาต์พุต	
A	B	$V_Y$	LED
0	0		
0	1		
1	0		
1	1		

ตารางที่ 1

## 2. ทดสอบคุณสมบัติของออร์เกต

2.1 ประกอบวงจรตามรูปที่ 2 โดยใช้ไอซีที่ทีแอลเบอร์ 7432 ป้อนลอจิก “0” และ ลอจิก “1” เข้าที่อินพุต A และ B บันทึกค่าแรงดันเอาต์พุต Y ที่อ่านได้จากโวลต์มิเตอร์ และการติด-ดับของ LED ตามตารางที่ 2



ภาพที่ 2 ออร์เกต

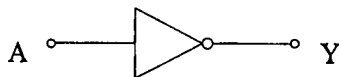
อินพุต		เอาต์พุต	
A	B	$V_Y$	LED
0	0		
0	1		
1	0		
1	1		

ตารางที่ 2

## 3. ทดสอบคุณสมบัติของน็อคเกต

3.1 ประกอบวงจรตามรูปที่ 3 โดยใช้ไอซีที่ทีแอลเบอร์ 7404 ป้อนลอจิก “0” และลอจิก “1” เข้าที่อินพุต A บันทึกค่าแรงดันเอาต์พุต Y ที่อ่านได้จากโวลต์มิเตอร์ และการติด-ดับของ LED ตามตารางที่ 3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาพที่ 3 นี้อเกต

อินพุต	เอาต์พุต	
	$V_Y$	LED
A		
0		
1		

ตารางที่ 3

#### 4. ทดสอบคุณสมบัติของแนนด์เกต

4.1 ประกอบวงจรตามรูปที่ 4 โดยใช้ไอซีทีทีแอลเบอร์ 7400 ป้อนลอจิก “0” และลอจิก “1” เข้าที่อินพุต A และ B บันทึกค่าแรงดันเอาต์พุต Y ที่อ่านได้จากโวลต์มิเตอร์ และการติด-ดับของ LED ตามตารางที่ 4



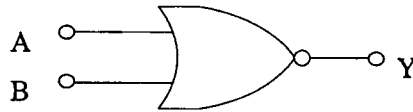
ภาพที่ 4 แนนด์เกต

อินพุต		เอาต์พุต	
A	B	$V_Y$	LED
0	0		
0	1		
1	0		
1	1		

ตารางที่ 4

## 5. ทดสอบคุณสมบัติของนอร์เกต

5.1 ประกอบวงจรตามรูปที่ 5 โดยใช้ไอซีที่ทีแอลเบอร์ 7402 ป้อนลอจิก “0” และลอจิก “1” เข้าที่อินพุต A และ B บันทึกค่าแรงดันเอาต์พุต Y ที่อ่านได้จากโวลต์มิเตอร์ และการติด-ดับของ LED ตามตารางที่ 5



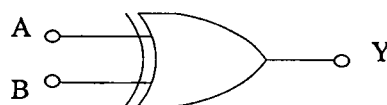
ภาพที่ 5 นอร์เกต

อินพุต		เอาต์พุต	
A	B	$V_Y$	LED
0	0		
0	1		
1	0		
1	1		

ตารางที่ 5

## 6. ทดสอบคุณสมบัติของเอ็กซ์คลูซีฟนอร์เกต

6.1 ประกอบวงจรตามรูปที่ 6 โดยใช้ไอซีที่ทีแอลเบอร์ 7486 ป้อนลอจิก “0” และลอจิก “1” เข้าที่อินพุต A และ B บันทึกค่าแรงดันเอาต์พุต Y ที่อ่านได้จากโวลต์มิเตอร์ และการติด-ดับของ LED ตามตารางที่ 6



ภาพที่ 6 เอ็กซ์คลูซีฟนอร์เกต

อินพุต		เอาต์พุต	
A	B	$V_Y$	LED
0	0		
0	1		
1	0		
1	1		

ตารางที่ 6

### 7. ทดสอบคุณสมบัติของเอ็กซ์คลูซีฟออร์เกต

7.1 ประกอบวงจรตามรูปที่ 7 โดยใช้ไอซีทีทีแอลเบอร์ 74266 ป้อนลอจิก “0” และ ลอจิก “1” เข้าที่อินพุต A และ B บันทึกค่าแรงดันเอาต์พุต Y ที่อ่านได้จากโวลต์มิเตอร์ และการติด-ดับของ LED ตามตารางที่ 7



ภาพที่ 7 เอ็กซ์คลูซีฟออร์เกต

อินพุต		เอาต์พุต	
A	B	$V_Y$	LED
0	0		
0	1		
1	0		
1	1		

ตารางที่ 7



### สรุปและวิจารณ์ผลการทดลอง

.....

.....

.....

.....

.....

.....

.....

.....

.....



## ใบงานที่ 10 วงจรเปรียบเทียบ

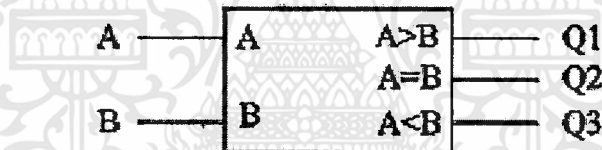
วัตถุประสงค์เชิงพฤติกรรม เพื่อให้ผู้เรียนสามารถ

1. อธิบายการทำงานของวงจรเปรียบเทียบได้
2. ทดสอบการทำงานของวงจรเปรียบเทียบได้
3. สร้างวงจรเปรียบเทียบโดยใช้ไอซีสำเร็จรูปเบอร์ 7485 ได้

ข้อมูลพื้นฐานสำหรับการทดลอง

วงจรเปรียบเทียบจะทำหน้าที่ในการเปรียบเทียบข้อมูลเลขฐานสอง 2 จำนวน เพื่อให้ทราบว่าข้อมูลจำนวนหนึ่งมีค่า มากกว่า น้อยกว่า หรือเท่ากับอีกจำนวนหนึ่ง โดยสามารถเปรียบเทียบค่าได้ตั้งแต่ 1 บิต ไปจนถึงหลาย ๆ บิตได้

วงจรเปรียบเทียบเลขฐานสองขนาด 1 บิต



ภาพที่ 10.1 แสดงบล็อกไดอะแกรมของวงจรเปรียบเทียบข้อมูลขนาด 1 บิต

จากรูปที่ 10.1 เป็นบล็อกไดอะแกรมของวงจรเปรียบเทียบเลขฐานสองขนาด 1 บิต โดยข้อมูลที่อินพุต A จะถูกนำมาเปรียบเทียบกับข้อมูลที่อินพุต B ผลการเปรียบเทียบจะปรากฏที่เอาต์พุต 3 เอาต์พุต ได้แก่ เอาต์พุต Q1 จะเป็น “1” ถ้าข้อมูลที่อินพุต A มีค่ามากกว่าข้อมูลที่อินพุต B เอาต์พุต Q2 จะเป็น “1” ถ้าข้อมูลที่อินพุต A มีค่าเท่ากับข้อมูลที่อินพุต B และเอาต์พุต Q3 จะเป็น “1” ถ้าข้อมูลที่อินพุต A มีค่าน้อยกว่าข้อมูลที่อินพุต B แสดงตารางความจริงได้ดังนี้

อินพุต		เอาต์พุต		
A	B	Q <sub>1</sub>	Q <sub>2</sub>	Q <sub>3</sub>
0	0	0	1	0
0	1	0	0	1
1	0	1	0	0
1	1	0	1	0

จากตารางความจริงสามารถเขียนเป็นสมการลอจิกได้ดังนี้

$$Q_1 = \overline{A}B$$

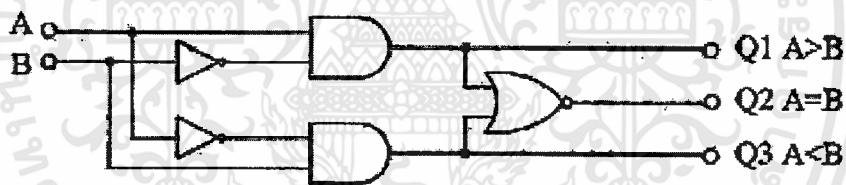
$$Q_2 = \overline{A}B + A\overline{B}$$

$$= A \oplus B$$

$$= \overline{A}B + A\overline{B}$$

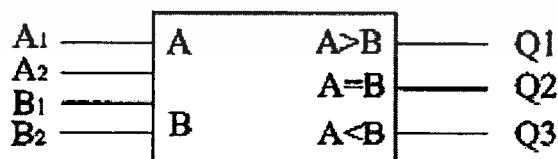
$$Q_3 = \overline{A}B$$

เขียนเป็นวงจรลอจิกได้ดังนี้



ภาพที่ 10.2 แสดงวงจรเปรียบเทียบข้อมูล 1 บิต

วงจรเปรียบเทียบเลขฐานสองขนาด 2 บิต



ภาพที่ 10.3 แสดงบล็อกไดอะแกรมของวงจรเปรียบเทียบข้อมูลขนาด 1 บิต

จากบล็อกไดอะแกรมของวงจรเปรียบเทียบเลขฐานสองขนาด 2 บิต เขียนตารางความจริงได้ดังนี้

อินพุต				เอาต์พุต		
A2	B2	A1	B1	A>B	A=B	A<B
0	0	0	0	0	1	0
0	0	0	1	0	0	1
0	0	1	0	1	0	0
0	0	1	1	0	1	0
0	1	0	0	0	0	1
0	1	0	1	0	0	1
0	1	1	0	0	0	1
0	1	1	1	0	0	1
1	0	0	0	1	0	0
1	0	0	1	1	0	0
1	0	1	0	1	0	0
1	0	1	1	1	0	0
1	1	0	0	0	1	0
1	1	0	1	0	0	1
1	1	1	0	1	0	0
1	1	1	1	0	1	0

สมการลอจิกของวงจรเปรียบเทียบข้อมูล 2 บิต

$$(A = B) = \overline{(A2 \oplus B2)} \overline{(A1 \oplus B1)}$$

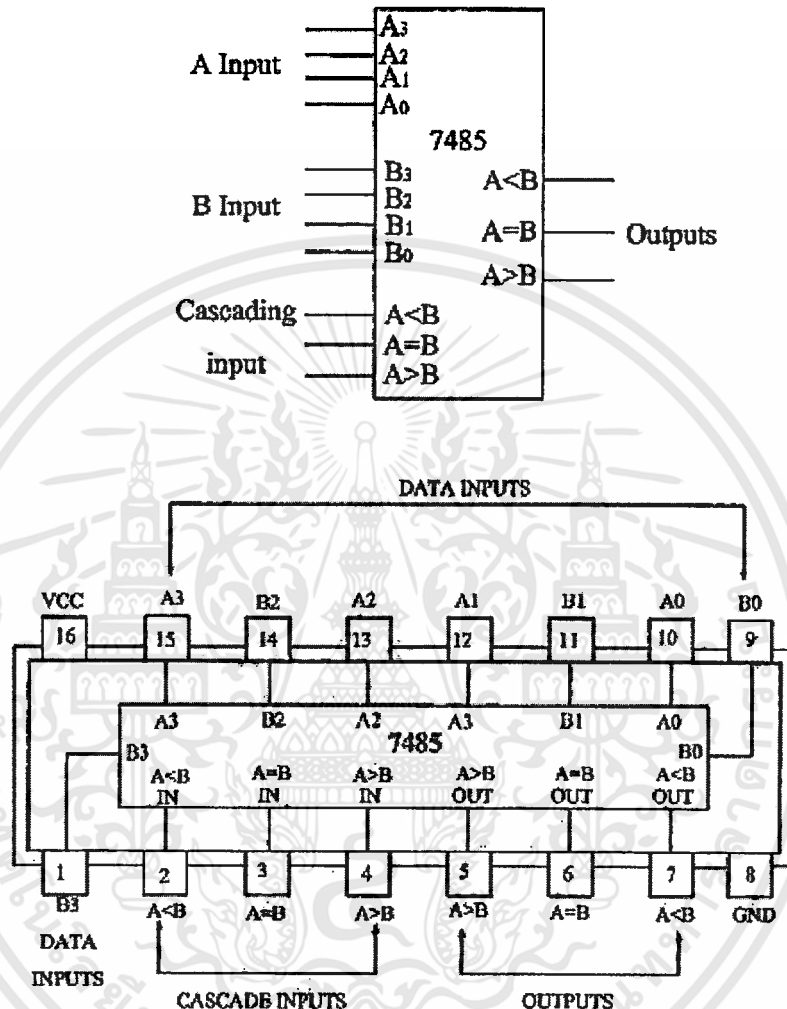
$$(A > B) = A2B2 + A1B1 \overline{(A2 \oplus B2)}$$

$$(A < B) = \overline{A2}B2 + \overline{A1}B1 \overline{(A2 \oplus B2)}$$

#### ไอซีเปรียบเทียบข้อมูลเบอร์ 7485 (4-Bit Magnitude Comparator)

ไอซีทีทีแอลเบอร์ 7485 เป็นไอซีเปรียบเทียบข้อมูลขนาด 4 บิต นอกจากจะมีขาอินพุตสำหรับป้อนข้อมูลที่ต้องการนำมาเปรียบเทียบกันขนาด 4 บิตแล้วยังมีขา Cascading Input (ขาอินพุตสำหรับต่อเรียงลำดับกัน) อีก 3 ขา ได้แก่ A>B, A=B และ A<B ใช้ในกรณีที่มีการใช้ไอซี

เปรียบเทียบมากกว่า 1 ตัวเพื่อทำการเปรียบเทียบข้อมูลที่มากกว่า 4 บิตสามารถนำเอาเอาต์พุตทั้งสามของหลักที่ต่ำกว่ามาป้อนเข้าที่อินพุตทั้งสามนี้ แสดงบล็อกไดอะแกรมและการจัดขา ดังรูปที่ 10.4



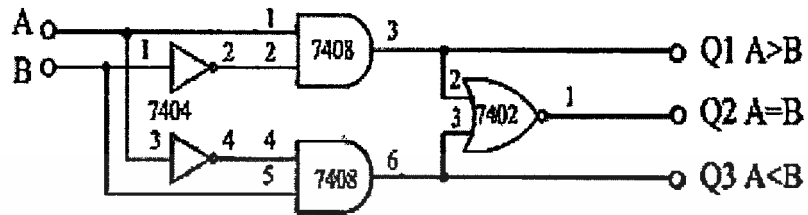
ภาพที่ 10.4 แสดงบล็อกไดอะแกรมและการจัดขาของไอซี 7485

### เครื่องมือและอุปกรณ์

1. ชุดปฏิบัติการวงจรคอมบิเนชัน โดยใช้ FPGA 1 เครื่อง
2. การ์ดรูปไอซีเบอร์ 7402, 7404, 7408 และ 7485 อย่างละ 1 แผ่น

ลำดับขั้นในการทดลอง

1. ประกอบวงจรตามรูปที่ 1 เปลี่ยนค่าตัวแปรที่อินพุต บันทึกผลที่ได้ที่เอาต์พุตตามตารางที่ 1

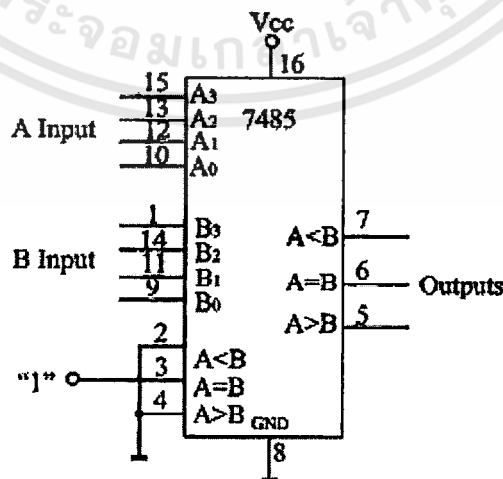


ภาพที่ 1

อินพุต		เอาต์พุต		
A	B	Q <sub>1</sub>	Q <sub>2</sub>	Q <sub>3</sub>
0	0			
0	1			
1	0			
1	1			

ตารางที่ 1

2. ประกอบวงจรตามรูปที่ 2 เปลี่ยนค่าตัวแปรที่อินพุต บันทึกผลที่ได้ที่เอาต์พุตตามตารางที่ 2



ภาพที่ 2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



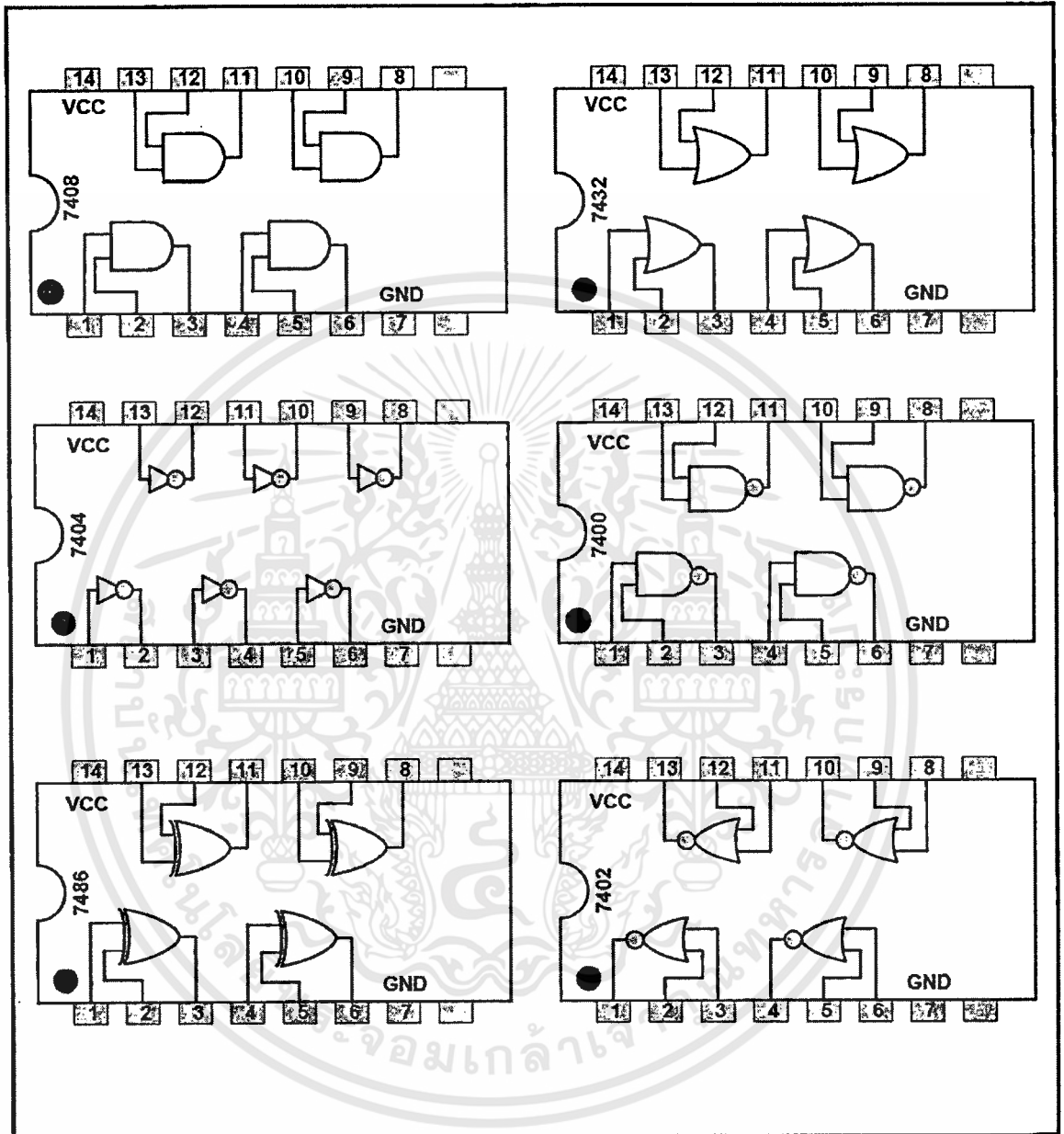




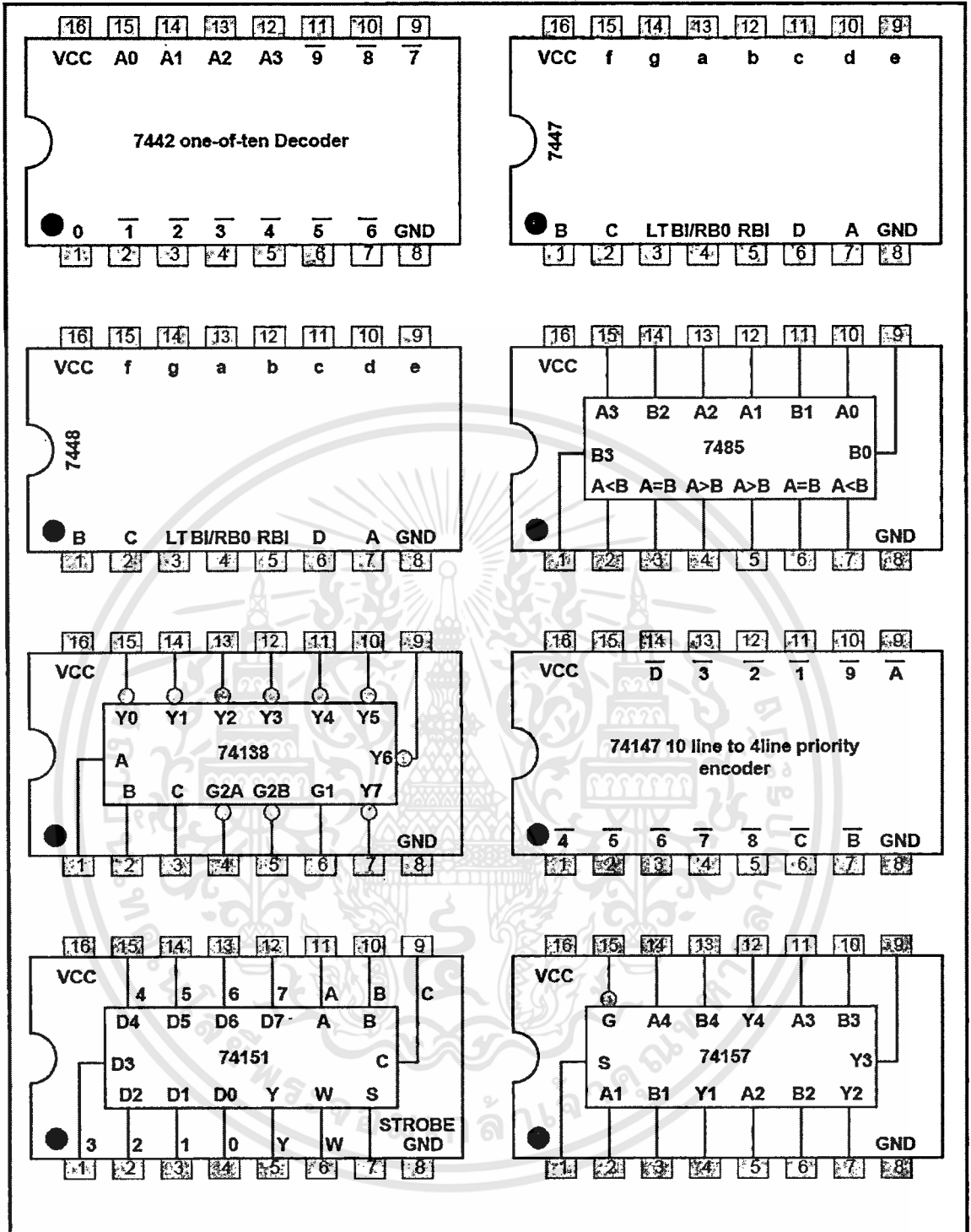


## 1. วงจรของการ์ดไอซีแต่ละเบอร์

### 1.1 รูปโครงสร้างภายในของการ์ดไอซีแต่ละเบอร์

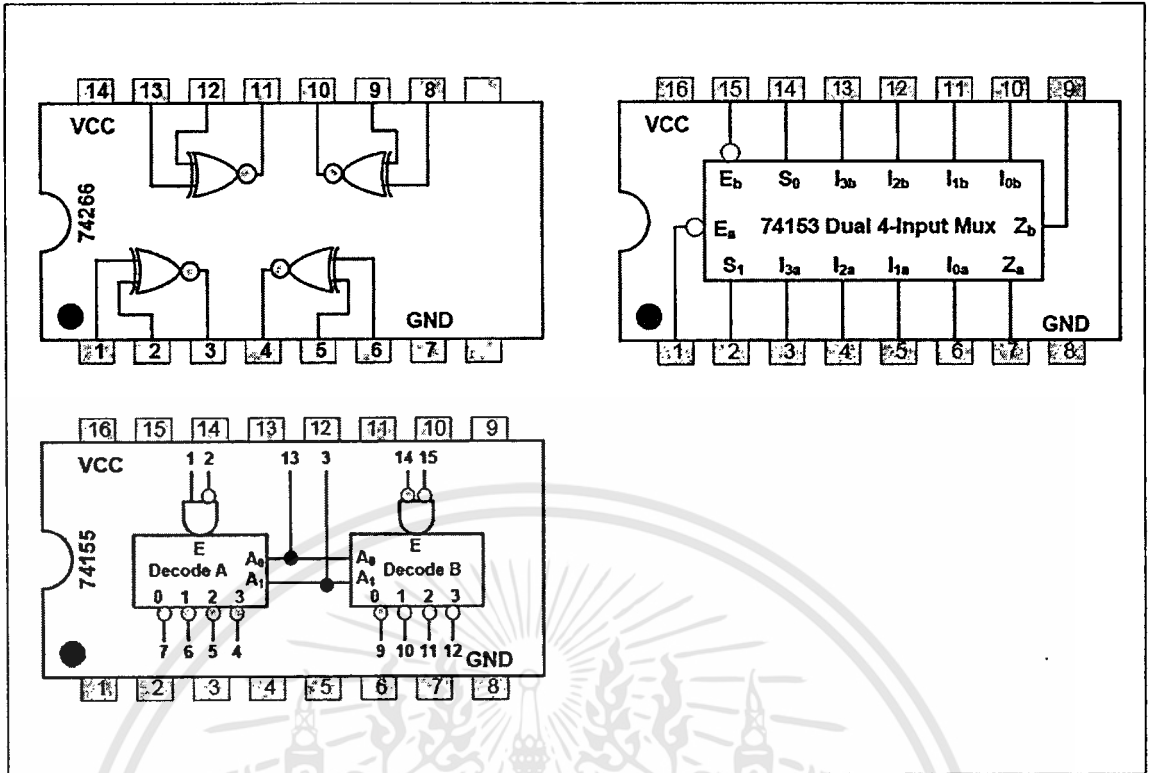


ภาพที่ จ.1 (ก) โครงสร้างภายในของการ์ดไอซีแต่ละเบอร์



ภาพที่ จ.1 (ข) โครงสร้างภายในของการ์ดไอซีแต่ละเบอร์

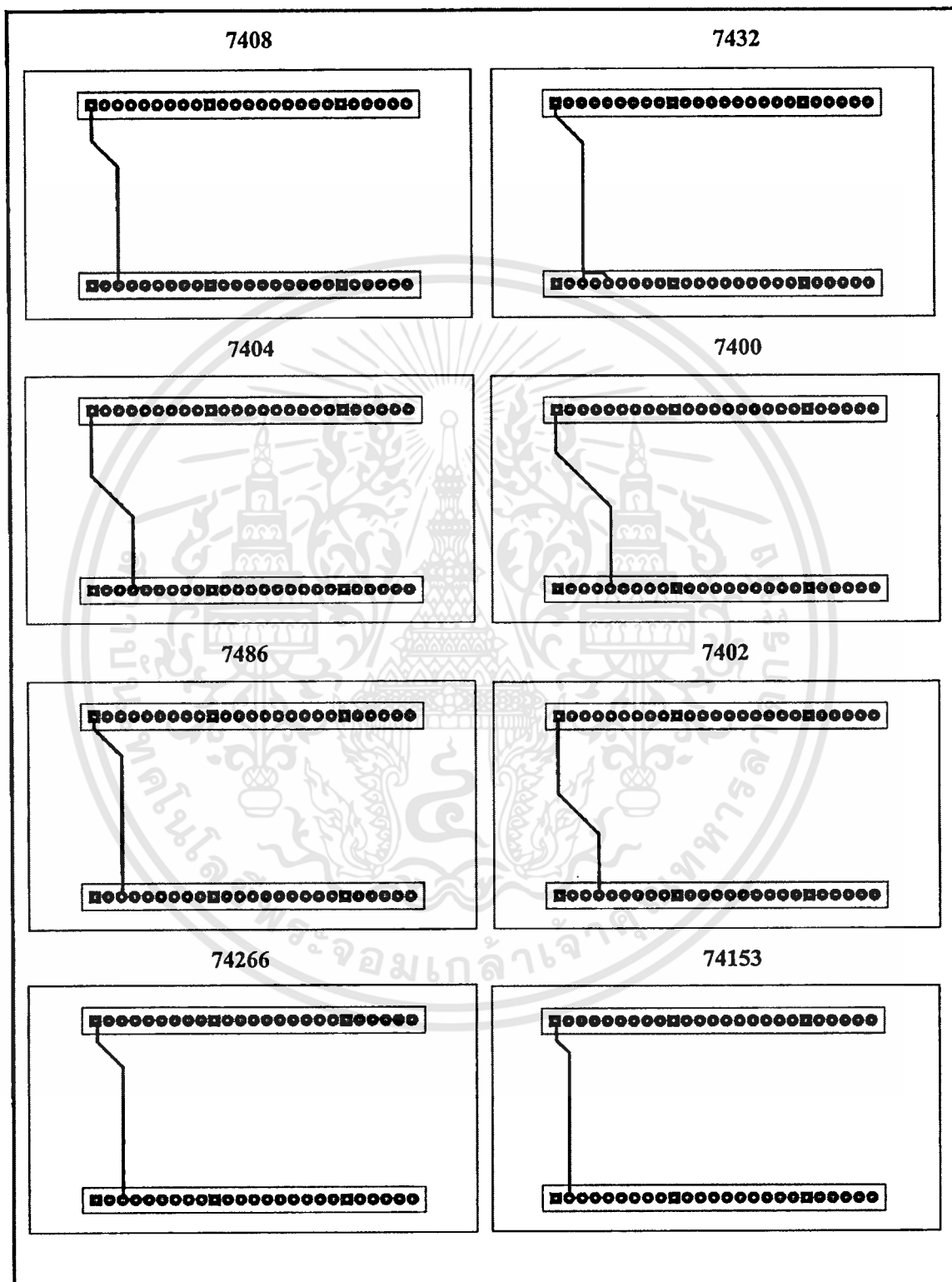
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาพที่ จ.1 (ค) โครงสร้างภายในของการ์ดไอซีแต่ละเบอร์

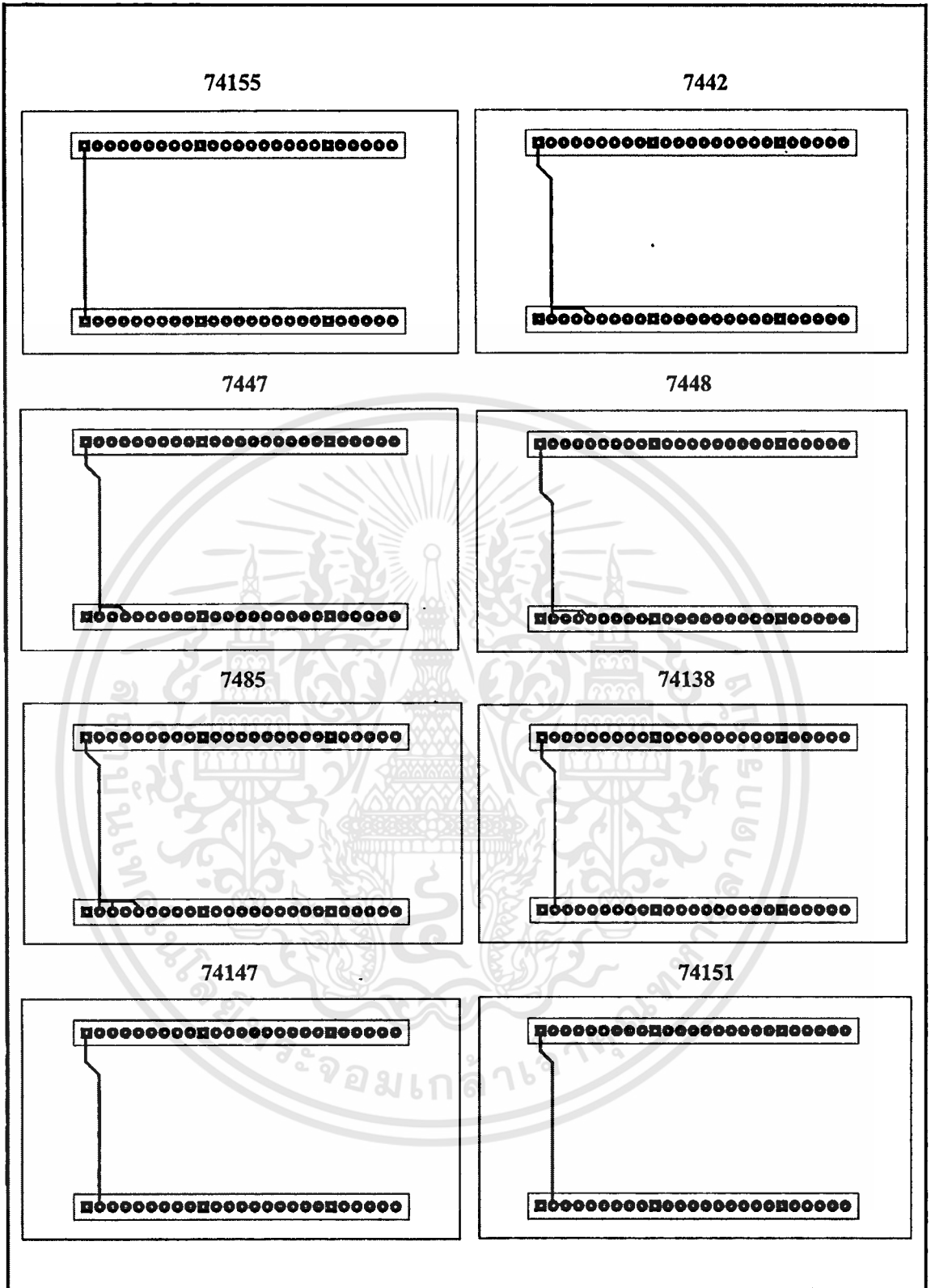
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้拿去ไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.2 ลายวงจรพิมพ์สวิตช์อินพุตของการ์ดไอซีแต่ละเบอร์ ที่ระบุตำแหน่งสวิตช์อินพุต  
ประจำของการ์ดไอซีแต่ละเบอร์



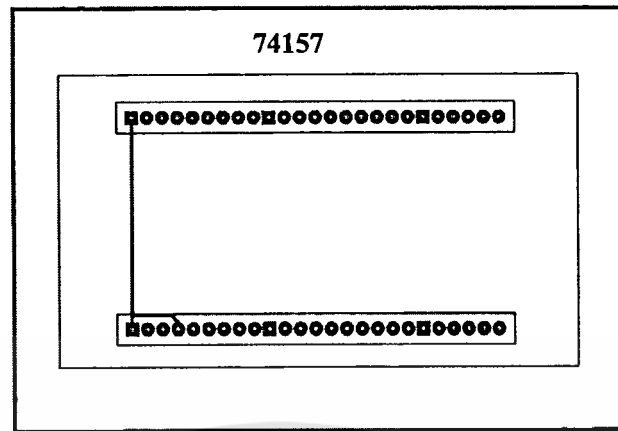
ภาพที่ จ.2 (ก) ลายวงจรพิมพ์สวิตช์ของการ์ด ไอซีแต่ละเบอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาพที่ จ.2 (ข) ลายวงจรพิมพ์สวิตซ์ของการ์ดไอซีแต่ละเบอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้拿去ใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



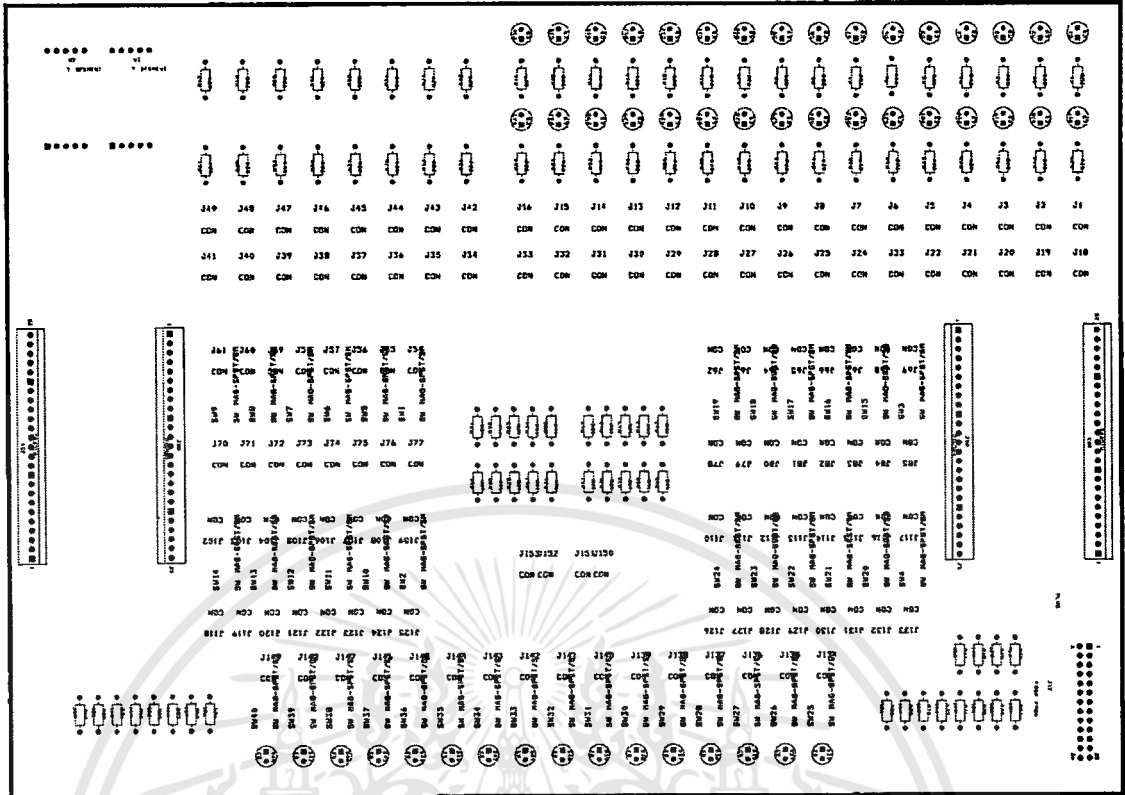
ภาพที่ จ.2 (ค) ลายวงจรมิมพ์สวิตช์ของการ์ดไอซีแต่ละเบอร์



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

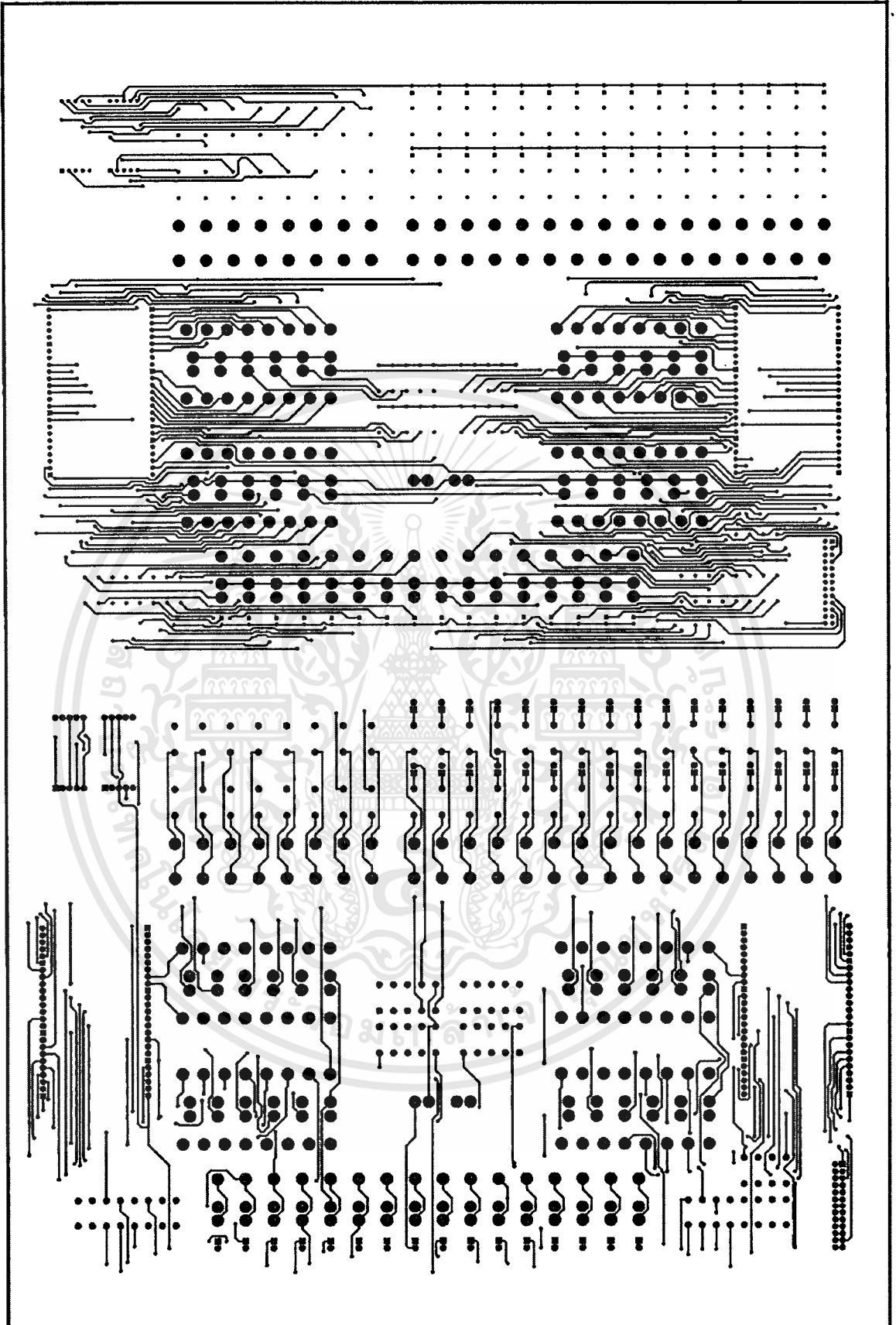


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาพที่ ๑ ตำแหน่งการวางอุปกรณ์ของชุดปฏิบัติการคอมบิเนชัน โดยใช้ FPGA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาพที่ ๓ ๒ แผ่วงจรพิมพ์ชุดปฏิบัติการคอมบิเนชัน โดยใช้ FPGA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ประวัติผู้เขียน

ชื่อ – สกุล	นางสาวสุจิตรา โสทอง
วัน เดือน ปี	17 เมษายน 2524
สถานที่เกิด	อำเภอเมือง จังหวัดขอนแก่น
สถานที่อยู่ปัจจุบัน	25 บุญชัยพาร์คเมนต์ แขวงบางยี่ขัน เขตบางพลัด กทม. 10700
สถานที่ทำงาน	บริษัท อิเล็กทรอนิกส์ ซอร์ส จำกัด
ตำแหน่ง	R&D Engineer
ประวัติการศึกษา	ปีการศึกษา 2546 สำเร็จการศึกษาระดับปริญญาตรี สาขา อิเล็กทรอนิกส์และคอมพิวเตอร์ จาก สถาบันเทคโนโลยีพระจอมเกล้า เจ้าคุณทหารลาดกระบัง



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้