

วิจัยเรื่องระบบตัวเต็มคลื่นโดยใช้เพียงวงจรตามพิกัดกระแส
ขั้วโคมแรงดันอินพุตแตกต่างสองทางจร

FULL-WAVE RECTIFIER USING ONLY TWO DIFFERENTIAL
DIFFERENCE CURRENT CONVEYORS



ศึกษาเพื่อระบบแบบตัวเต็มคลื่นของภาควิชาวิศวกรรมเครื่องกล คณะวิศวกรรมศาสตร์ มหาวิทยาลัยเทคโนโลยีพระจอมเกล้าธนบุรี

สาขาวิชาวิศวกรรมโทรคมนาคม

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. 2552

KMITL-2010-EN-M 010 039

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

วงจรเรียงกระแสเต็มคลื่นโดยใช้เพียงวงจรสายพานกระแส

ชนิดแรงดันอินพุตแตกต่างสองวงจร

**FULL-WAVE RECTIFIER USING ONLY TWO DIFFERENTIAL
DIFFERENCE CURRENT CONVEYORS**



T105301

พงศกร แสงทอง

PONGSAKORN SAENGTHONG

กพ.
พ 1122
9552

เลขหมู่.....
เลขทะเบียน 105301
วัน,เดือน,ปี 18 พ.ย. 2552

b. 12168853
i.

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชาวิศวกรรมโทรคมนาคม

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. 2552

KMITL 2009-EN-M-010-039

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**FULL-WAVE RECTIFIER USING ONLY TWO DIFFERENTIAL
DIFFERENCE CURRENT CONVEYORS**



**A THESIS SUBMITTED IN PARTIAL FULFILLMENT
OF THE REQUIREMENTS FOR DEGREE OF
MASTER OF ENGINEERING IN TELECOMMUNICATION ENGINEERING
FACULTY OF ENGINEERING
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG**

2009

KMITL 2009-EN-M-010-039

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



COPYRIGHT 2009

FACULTY OF ENGINEERING

KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ใบรับรองวิทยานิพนธ์

หัวข้อวิทยานิพนธ์ วงจรเรียงกระแสเต็มคลื่น โดยใช้เพียงวงจรสายพานกระแสชนิดแรงดันอินพุตแตกต่างกันสอง
วงจร

Thesis Title Full-Wave Rectifier using only two Differential Difference Current Conveyors

นักศึกษา นายพงศกร แสงทอง

รหัสประจำตัว 48060901

ปริญญา วิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชา วิศวกรรมโทรคมนาคม

อาจารย์ที่ปรึกษาวิทยานิพนธ์ รศ.สมยศ จุณณะปิยะ

หมายเลขวิทยานิพนธ์ KMITL-2009-EN-M-010-039

คณะกรรมการสอบวิทยานิพนธ์		ลายมือชื่อ
ผศ.ดร.พิเชฐ	ม่วงนวล	
รศ.ดร.กอบชัย	เดชหาญ	
รศ.จิระศักดิ์	ชาญวิจิตรธรรม	
ผศ.ดร.พิพัฒน์	พรหมมี	
รศ.สมยศ	จุณณะปิยะ	

วัน/เดือน/ปี ที่สอบ วันพุธที่ 6 พฤษภาคม พ.ศ. 2552 เวลา 13.00-15.00 น.

สถานที่สอบ ณ อาคาร A ชั้น 3 ห้องประชุม 1

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

คณะวิศวกรรมศาสตร์ รับรองแล้ว

(รองศาสตราจารย์ ดร.กอบชัย เดชหาญ)

คณบดี คณะวิศวกรรมศาสตร์

วันที่ 6 พฤษภาคม พ.ศ. 2552

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อวิทยานิพนธ์	วงจรเรียงกระแสเต็มคลื่น โดยใช้เพียงวงจรสายพานกระแส ชนิดแรงดันอินพุตแตกต่างกันสองวงจร
นักศึกษา	นายพงศกร แสงทอง
รหัสประจำตัว	48060901
ปริญญา	วิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชา	วิศวกรรมโทรคมนาคม
พ.ศ.	2552
อาจารย์ผู้ควบคุมวิทยานิพนธ์	รศ. สมยศ จุณณะปิยะ

บทคัดย่อ

วิทยานิพนธ์นี้นำเสนอวงจรเรียงกระแสเต็มคลื่น โดยใช้วงจรสายพานกระแสชนิดแรงดันอินพุตแตกต่างกันสองวงจรเท่านั้น วงจรที่นำเสนอทำงานในโหมดแรงดันโดยมีค่าอินพุตอิมพีแดนซ์สูงและมีเอาต์พุตอิมพีแดนซ์ต่ำ มีเสถียรภาพทางอุณหภูมิที่ดี มีแบนด์วิดท์กว้างและวงจรมีความง่ายซึ่งเหมาะกับการนำไปสร้างเป็นวงจรรวม นอกจากนี้วงจรยังมีค่าเอาต์พุตอิมพีแดนซ์ต่ำซึ่งเหมาะกับโหลดค่าใดๆ คุณสมบัติของวงจรที่นำเสนอจะถูกตรวจสอบการทำงานโดยใช้โปรแกรม PSpice การประยุกต์ใช้งานเป็นวงจรแปลงค่า RMS เป็นสัญญาณไฟฟ้ากระแสตรงโดยใช้วงจรเรียงกระแสที่นำเสนอเป็นวงจรพื้นฐาน ได้กล่าวเป็นตัวอย่างการประยุกต์ใช้งานไว้ในวิทยานิพนธ์ด้วย

Thesis Title	Full-wave rectifier using only two differential difference current conveyors
Student	Mr. Pongsakorn Saengthong
Student ID.	48060901
Degree	Master of Engineering
Programme	Telecommunication Engineering
Year	2009
Thesis Advisor	Assoc. Prof. Somyot Junnapiya

ABSTRACT

In this thesis, a new full-wave rectifier circuit employing only two differential difference current conveyors (DDCCs) is presented. The proposed circuit exhibits high input impedance, good temperature stability and wide bandwidth. It is extremely simple and compact, which is suitable for IC implementation. The circuit also offers a low output impedance terminal, which is suitable for any loads. The simulation results demonstrate the performance of the proposed circuit. In addition, an example application of the proposed precision full-wave rectifier as Root-Mean-Square (RMS)-to-dc conversion is described.

กิตติกรรมประกาศ

วิทยานิพนธ์เล่มนี้สำเร็จได้ด้วยความกรุณาจากอาจารย์ที่ปรึกษา รศ.สมยศ จุณณะปิยะ ที่ให้ความกรุณาชี้แนะและช่วยแก้ปัญหา ตลอดจนให้ความรู้และประสบการณ์ที่ดีแก่ข้าพเจ้า

นอกจากนี้ขอขอบพระคุณอาจารย์ทุกท่านที่กรุณาให้แนวความคิด และคำแนะนำอันมีค่า เพื่อเป็นแนวทางในการทำวิจัย ได้แก่ ผศ.ดร. พิเชฐ ม่วงนวล ดร. มนตรี กำเงิน ตลอดจนคณาจารย์ภาควิชาวิศวกรรมโทรคมนาคม สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ขอขอบคุณเพื่อนๆน้องๆ ทุกท่าน ที่ให้ความช่วยเหลือและคอยเป็นกำลังใจตลอดเวลาที่ทำงานวิจัยนี้

สุดท้ายนี้ขอขอบพระคุณ บิดา มารดา ที่ช่วยส่งเสริมและสนับสนุนการศึกษาของข้าพเจ้า อีกทั้งคอยให้กำลังใจด้วยดีตลอดมา

พงศกร แสงทอง



สารบัญ

	หน้า
บทคัดย่อภาษาไทย.....	I
บทคัดย่อภาษาอังกฤษ.....	II
กิตติกรรมประกาศ.....	III
สารบัญ.....	IV
สารบัญตาราง.....	VI
สารบัญรูป.....	VIII
บทที่ 1 บทนำ.....	1
1.1 ที่มาและปัญหา.....	1
1.2 วัตถุประสงค์.....	1
1.3 การพัฒนาในงานวิจัย.....	2
1.4 รายละเอียดในวิทยานิพนธ์.....	2
บทที่ 2 การทำงานของมอสทรานซิสเตอร์.....	3
2.1 บทนำ.....	3
2.2 มอสทรานซิสเตอร์ชนิดเอ็นฮานซ์เมนต์.....	3
2.3 มอสทรานซิสเตอร์ชนิดดีพีเอ็น.....	11
2.4 วงจรสมมูลของมอสทรานซิสเตอร์.....	13
2.5 ผลตอบสนองความถี่.....	15
2.6 สรุป.....	19
บทที่ 3 วงจรย่อยและหลักการ.....	20
3.1 บทนำ.....	20
3.2 วงจรสายพานกระแส.....	20
3.3 วงจรสายพานกระแสชนิดแรงดันอินพุตแตกต่างกัน.....	21
3.4 วงจรเรียงกระแสแบบเที่ยงตรง.....	22
3.5 ตัวต้านทานแบบมอส.....	27
3.6 การแปลงค่า RMS เป็นสัญญาณ DC.....	28
3.7 สรุป.....	29

สารบัญ (ต่อ)

	หน้า
บทที่ 4 วงจรเรียงกระแสเต็มคลื่นที่นำเสนอ.....	30
4.1 บทนำ.....	30
4.2 วงจรเรียงกระแสเต็มคลื่นที่นำเสนอ.....	31
4.3 การวิเคราะห์คุณสมบัติของวงจร.....	33
4.4 การจำลองการทำงาน.....	34
4.4 สรุป.....	44
บทที่ 5 วงจรแปลงสัญญาณ RMS เป็นสัญญาณ DC.....	45
5.1 บทนำ.....	45
5.2 วงจรแปลงสัญญาณ RMS เป็นสัญญาณ DC.....	45
5.3 การจำลองการทำงาน.....	47
5.4 สรุป.....	50
บทที่ 6 บทสรุปและข้อเสนอแนะ.....	51
6.1 บทสรุป.....	51
6.2 ข้อเสนอแนะ.....	51
เอกสารอ้างอิง.....	53
ภาคผนวก.....	55
ภาคผนวก ก คำย่อและความหมายที่ใช้ในวิทยานิพนธ์.....	56
ภาคผนวก ข ผลงานที่ได้รับการตีพิมพ์ระหว่างศึกษา.....	57
ประวัติผู้เขียน.....	63

สารบัญตาราง

ตารางที่	หน้า
4.1 ค่าพารามิเตอร์ $0.5 \mu\text{m}$ ที่ใช้ในการจำลองการทำงาน.....	35
4.2 ค่า W/L ของทรานซิสเตอร์ของวงจร DDCC.....	35
6.1 คุณสมบัติของวงจรเรียงกระแสเต็มคลื่นที่นำเสนอ.....	51



สารบัญรูป

รูปที่	หน้า
2.1 สัญลักษณ์มอสทรานซิสเตอร์ (ก) และ (ข) ชนิดเอ็นฮานซ์เมนต์โหมดส่วน (ค) และ (ง) ชนิดดีฟลิชันโหมด.....	4
2.2 โครงสร้างของมอสทรานซิสเตอร์ชนิดเอ็นแซนแนล.....	5
2.3 การทำงานของมอสทรานซิสเตอร์ในช่วงต่างๆ.....	8
2.4 การไบอัสมอสทรานซิสเตอร์ (ก) NMOS (ข) PMOS.....	9
2.5 กราฟความสัมพันธ์ระหว่าง I_D และ V_{DS} เมื่อ $\lambda=0$	9
2.6 คุณสมบัติทางเอาท์พุทของมอสทรานซิสเตอร์.....	10
2.7 ดีฟลิชันมอสทรานซิสเตอร์ชนิดเอ็นแซนแนล (ก) โครงสร้าง (ข) สัญลักษณ์.....	11
2.8 คุณสมบัติ I_D - V_{DS} ของมอสทรานซิสเตอร์แบบดีฟลิชันชนิดเอ็นแซนแนล.....	12
2.9 คุณสมบัติ I_D - V_{GS} ของมอสทรานซิสเตอร์แบบเอ็นฮานซ์เมนต์และแบบดีฟลิชัน.....	12
2.10 แบบจำลองสัญญาณขนาดเล็กของมอสทรานซิสเตอร์ (ก) ไม่พิจารณาผลของ λ ขณะทำงานในช่วงอิมิตัว (ข) พิจารณาผลของ λ โดยเพิ่มความต้านทานที่ทางออก.....	14
2.11 แบบจำลองสัญญาณขนาดเล็กของมอสทรานซิสเตอร์กรณีพื้นฐานรองไม่ต่ออยู่กับซอร์ส.....	14
2.12 (ก) แบบจำลองวงจรมุมลของมอสทรานซิสเตอร์ที่ความถี่สูง (ข) วงจรมุมลสำหรับ กรณีที่ซอร์สต่อกับฐานรอง (ค) วงจรมุมลยตามรูป (ข) กรณีที่ C_{gs} มีค่าน้อยมากๆ.....	16
2.13 การหาอัตราขยายกระแสขณะปิดวงจร.....	18
3.1 วงจรสายพานกระแสที่สร้างจากไบโพลาร์ทรานซิสเตอร์.....	21
3.2 สัญลักษณ์ทางไฟฟ้าวงจร DDCC.....	21
3.3 วงจร DDCC ที่สร้างจากมอสทรานซิสเตอร์.....	22
3.4 วงจรเรียงกระแสครึ่งคลื่นแบบเที่ยงตรงโดยใช้โอปแอมป์.....	23
3.5 วงจรเรียงกระแสเต็มคลื่นแบบเที่ยงตรงด้วยโอปแอมป์.....	24
3.6 วงจรเรียงกระแสครึ่งคลื่นแบบเที่ยงตรงใช้วงจรสายพานกระแส.....	25
3.7 วงจรเรียงกระแสเต็มคลื่นแบบเที่ยงตรงด้วยวงจรสายพานกระแส.....	25
3.8 ตัวต้านทานแบบมอส.....	27
4.1 สัญลักษณ์วงจร DDCC.....	31
4.2 วงจร DDCC ที่สร้างจากมอสทรานซิสเตอร์.....	31
4.3 วงจรเรียงกระแสเต็มคลื่นที่นำเสนอ.....	32
4.4 คุณสมบัติทาง DC ของวงจรเรียงกระแสที่นำเสนอ.....	36

สารบัญรูป (ต่อ)

รูปที่	หน้า
4.5 ภาพขยายที่บริเวณ Zero Crossing ของรูปที่ 4.4.....	37
4.6 การทำงานของวงจรเรียงกระแสเต็มคลื่นที่ความถี่ 1MHz ขนาด 500mV _{peak}	37
4.7 การทำงานของวงจรเรียงกระแสเต็มคลื่นที่ความถี่ 1MHz ขนาด 200mV _{peak}	38
4.8 การทำงานของวงจรเรียงกระแสเต็มคลื่นที่ความถี่ 1MHz ขนาด 50mV _{peak}	38
4.9 การทำงานของวงจรเรียงกระแสเต็มคลื่นที่ความถี่ 1MHz ขนาด 25mV _{peak}	39
4.10 ผลตอบสนองของความถี่ของวงจร.....	39
4.11 รูปคลื่นเอาต์พุตที่อุณหภูมิ 25°C 75°C และ 100°C ที่ความถี่ 1MHz.....	40
4.12 ภาพขยายที่บริเวณยอดคลื่นของรูปที่ 4.4 (ก) ช่วงอินพุตเข้าใกล้ศูนย์ (ข) ช่วงยอดคลื่น.....	41
4.13 การทำงานของวงจรเรียงกระแสเต็มคลื่นใน [7] ที่ความถี่ 1MHz ขนาด 200mV _{peak}	42
4.14 รูปคลื่นเอาต์พุตที่อุณหภูมิ 25°C 75°C และ 100°C ที่ความถี่ 1MHz ของวงจรใน [7].....	44
5.1 วงจรแปลงสัญญาณ RMS เป็นสัญญาณ DC ด้วยวงจรเรียงกระแสที่นำเสนอ.....	46
5.2 สัญญาณค่าเฉลี่ยและค่า RMS เมื่อป้อนความถี่ 1MHz ขนาด 500mV _{peak} (ก) อินพุต (ข) เอาต์พุต.....	48
5.3 สัญญาณค่าเฉลี่ยและค่า RMS เมื่อป้อนความถี่ 1MHz ขนาด 200mV _{peak} (ก) อินพุต (ข) เอาต์พุต.....	49
5.4 แรงดัน V_{rms} และ V_{avg} ที่ความถี่ 1MHz เมื่อเปลี่ยนขนาดของสัญญาณอินพุตเป็นค่าต่างๆ.....	50

บทที่ 1

บทนำ

1.1 ที่มาและปัญหา

วงจรเรียงกระแสแบบเที่ยงตรงเป็นวงจรที่มีความสำคัญที่สามารถนำมาประยุกต์ใช้งานเช่น เครื่องมือวัดไฟฟ้ากระแสสลับ ตัวคิมอดูเลเตอร์ในภาค RF ของเครื่องรับวิทยุ การสร้างสัญญาณกำลังสองของสัญญาณรูปคลื่นสามเหลี่ยม การแปลงสัญญาณ RMS เป็นสัญญาณ DC เป็นต้น วงจรเรียงกระแสแบบเที่ยงตรงเป็นวงจรที่ออกแบบเพื่อเรียงกระแสสัญญาณขนาดเล็กซึ่งไดโอดไม่สามารถเรียงกระแสได้เพราะไดโอดจะทำงานได้ต้องมีแรงดันตกคร่อมตัวมันประมาณ 0.3V สำหรับชนิดเยอรมาเนียมและตกคร่อมประมาณ 0.6V สำหรับชนิดซิลิกอน ดังนั้นสัญญาณที่มีขนาดเล็กกว่าแรงดันแทรกซอลของตัวมัน ไดโอดอย่างเดียวยังไม่สามารถเรียงกระแสได้ ด้วยเหตุนี้จึงได้มีการออกแบบวงจรเรียงกระแสแบบเที่ยงตรงเพื่อเรียงกระแสขนาดเล็กที่ไดโอดไม่สามารถทำงานได้ ที่ผ่านมามีการออกแบบวงจรเรียงกระแสแบบเที่ยงตรงเผยแพร่ไว้ในวารสารต่างๆมากมาย ดังเอกสารอ้างอิง [1]-[15] วงจรเรียงกระแสแบบเที่ยงตรงใน [1]-[5] ใช้โอปแอมป์คู่ร่วมกับไดโอดและตัวต้านทาน แต่เนื่องจากโอปแอมป์เป็นวงจรมหาและวงจรใช้ตัวต้านทานจึงทำให้วงจรเหล่านั้นไม่เหมาะกับการนำไปสร้างเป็นวงจรรวม นอกจากนี้การที่โอปแอมป์ถูกจำกัดการทำงานที่ความถี่สูงจากค่าพารามิเตอร์ GBW ในตัวมันเอง จึงทำให้วงจรเรียงกระแสที่ใช้โอปแอมป์เป็นอุปกรณ์พื้นฐานทำงานได้ที่ความถี่ไม่สูงมากนัก (ประมาณ 100kHz) ปัญหานี้สามารถแก้ไขได้โดยใช้วงจรสายพานกระแสต่อร่วมกับไดโอดและตัวต้านทาน [6]-[9] แต่เนื่องจากวงจรเหล่านั้นใช้ตัวต้านทานแบบลอยตัวจึงทำให้ไม่เหมาะกับการนำไปสร้างเป็นวงจรรวม วงจรเรียงกระแสแบบเที่ยงตรงที่ออกแบบโดยใช้อุปกรณ์โซลิตสเทททั้งหมดได้นำเสนอไว้ใน [10]-[15] แต่อย่างไรก็ตาม บางวงจรเป็นวงจรเรียงกระแสครึ่งคลื่น [10]-[12] บางวงจรมีความซับซ้อนมากเกินไป ยกตัวอย่างเช่น กำหนดค่า W/L ของทรานซิสเตอร์ที่หลากหลายค่าและกำหนดค่ากระแสคงที่หลายค่าเพื่อหาค่าค่าคงที่ต่างๆ [12]-[14] บางวงจรกำหนดให้วงจรทำงานในคลาส AB ดังนั้นสัญญาณอินพุทที่ป้อนให้กับวงจรจึงต้องมีขนาดใหญ่กว่าสี่เท่าของกระแสไบอัสเพื่อหลีกเลี่ยงผลจากความไม่เป็นเชิงเส้นของมอสทรานซิสเตอร์ [13]-[15]

1.2 วัตถุประสงค์

วิทยานิพนธ์นี้นำเสนอวงจรเรียงกระแสเต็มคลื่นแบบเที่ยงตรงโดยใช้วงจรสายพานกระแสชนิดแรงดันอินพุทแตกต่างเพียงสองวงจร วงจรที่นำเสนอมีคุณสมบัติดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- 1) วงจรที่นำเสนอเหมาะกับการนำไปสร้างเป็นวงจรรวมมากกว่าวงจรที่เคยนำเสนอมา
- 2) วงจรที่นำเสนอมีความเที่ยงตรงสูง
- 3) วงจรที่นำเสนอมีเสถียรภาพทางอุณหภูมิที่ดีมาก

1.3 การพัฒนาในงานวิจัย

จากปัญหาและความสำคัญที่กล่าวมาจึงได้ทำการออกแบบวงจรเรียงกระแสเต็มคลื่นแบบเที่ยงตรงที่สามารถเรียงกระแสสัญญาณขนาดเล็กที่โคโอดไม่สามารถทำงานได้และเมื่อเปรียบเทียบกับวงจรเรียงกระแสที่ได้เคยนำเสนอไว้ในวารสารต่างๆ วงจรที่นำเสนอจะเหมาะกับการนำไปสร้างเป็นวงจรรวมมากกว่าโดยการออกแบบจะใช้วงจรสายพานกระแสแบบแรงดันอินพุตแตกต่างกันเพียงสองวงจรถ้วนนั้น วงจรที่นำเสนอมีความเที่ยงตรงสูง ทำงานได้ดีที่ความถี่สูงและมีเสถียรภาพทางอุณหภูมิที่ดี คุณสมบัติของวงจรเรียงกระแสที่นำเสนอจะถูกตรวจสอบด้วย โปรแกรม PSpice

1.4 รายละเอียดในวิทยานิพนธ์

วิทยานิพนธ์นี้ได้ศึกษาวิจัยเพื่อออกแบบวงจรเรียงกระแสเต็มคลื่นแบบเที่ยงตรงที่ใช้เพียงวงจรสายพานกระแสแบบแรงดันอินพุตแตกต่างกันสองวงจร โดยเนื้อหาจะแบ่งออกเป็น 6 บท โดยบทที่ 1 จะกล่าวถึงที่มาและวัตถุประสงค์ของงานวิจัย ส่วนเนื้อหาในบทต่อมามีดังต่อไปนี้

บทที่ 2 กล่าวถึงทฤษฎีการทำงานของมอสทรานซิสเตอร์

บทที่ 3 กล่าวถึงวงจรย่อยซึ่งเป็นวงจรส่วนประกอบและหลักการที่จะนำมาใช้ในการออกแบบวงจรเรียงกระแสเต็มคลื่นแบบเที่ยงตรง เช่น วงจรเรียงกระแสแบบเที่ยงตรงที่ได้มีการนำเสนอไว้ก่อนหน้านี้ วงจรสายพานกระแสชนิดแรงดันอินพุตแตกต่างกัน วงจรแปลงสัญญาณ RMS เป็นสัญญาณ DC เป็นต้น

บทที่ 4 กล่าวถึงวงจรเรียงกระแสเต็มคลื่นแบบเที่ยงตรงที่นำเสนอ การวิเคราะห์วงจรเรียงกระแสที่นำเสนอ การจำลองและผลการจำลองการทำงานของวงจรเรียงกระแสที่นำเสนอด้วยโปรแกรม PSpice

บทที่ 5 กล่าวถึงตัวอย่างการประยุกต์การใช้งานวงจรเรียงกระแสเต็มคลื่นเป็นวงจรแปลงสัญญาณ RMS เป็นสัญญาณ DC การจำลองและผลการจำลองการทำงานของวงจร RMS เป็นสัญญาณ DC ด้วยโปรแกรม PSpice

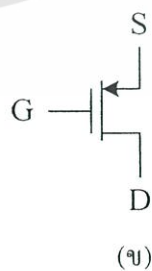
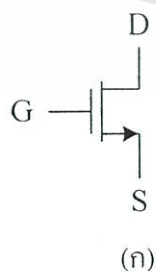
บทที่ 6 จะเป็นบทสรุปและข้อเสนอแนะ

บทที่ 2

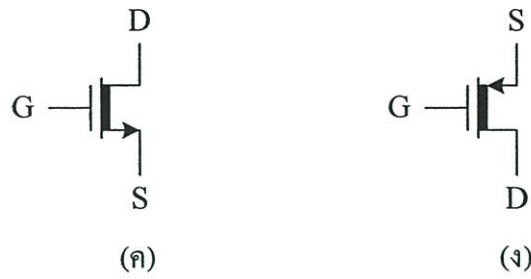
การทำงานของมอสทรานซิสเตอร์

2.1 บทนำ

มอสทรานซิสเตอร์ (MOS Transistor) เป็นอุปกรณ์ที่ทำงานแบบสนามไฟฟ้าควบคุมการไหลของกระแส ความจริงแนวคิดเกี่ยวกับมอสทรานซิสเตอร์ได้มีการพัฒนามาก่อนการสร้างไบโพลาร์ทรานซิสเตอร์ ในต้นทศวรรษปี 1930 ได้มีหลักฐานแสดงถึงการจดสิทธิบัตรสำหรับอุปกรณ์ที่คล้ายกับซิลิกอนมอสทรานซิสเตอร์สมัยใหม่แต่ไม่ได้สร้างขึ้นจากซิลิกอน โดยในสมัยนั้นในกระบวนการสร้างมีความยาก การควบคุมรอยต่อสัมผัสหรือรอยต่อของฉนวนกับสารกึ่งตัวนำยังมีความยุ่งยาก อีกทั้งยังขาดความเข้าใจในกระบวนการของฉนวนและสารกึ่งตัวนำจึงทำให้อุปกรณ์ที่คล้ายมอสทรานซิสเตอร์ในสมัยนั้นไม่สามารถนำไปใช้งานจริงได้ จนกระทั่งมีการเกิดขึ้นของกระบวนการ Silicon planer และเทคโนโลยีสมัยใหม่ที่สามารถควบคุมรอยต่อระหว่างออกไซด์และซิลิกอนได้ดี ทำให้มอสทรานซิสเตอร์สามารถนำมาใช้งานได้จริงและเป็นที่แพร่หลายในปลายทศวรรษ 1970 จนกระทั่งถึงปัจจุบันนี้ มอสเป็นทรานซิสเตอร์ที่ทำงานโดยผลของสนามไฟฟ้าสามารถถูกแบ่งออกเป็นประเภทต่างๆ ได้หลายแบบขึ้นอยู่กับเกณฑ์ที่ใช้ในการแบ่ง เช่น ถ้าแบ่งตามชนิดของพาหะที่ใช้ในการนำกระแสจะสามารถแบ่งได้เป็นสองชนิด คือ มอสทรานซิสเตอร์ชนิดเอ็นแชนแนล (n-channel MOS Transistor) ซึ่งเป็นทรานซิสเตอร์ที่ใช้อิเล็กตรอนในการนำกระแสและมอสทรานซิสเตอร์ชนิดพีแชนแนล (p-channel MOS Transistor) เป็นทรานซิสเตอร์ที่ใช้โฮลเป็นพาหะในการนำกระแส สัญลักษณ์ของมอสทรานซิสเตอร์ชนิดพีแชนแนลและเอ็นแชนแนลแสดงได้ดังรูปที่ 2.1 แต่ถ้าแบ่งมอสทรานซิสเตอร์ตามลักษณะการทำงานจะสามารถแบ่งได้สองลักษณะคือทรานซิสเตอร์แบบเอ็นฮานซ์เมนต์โหมด (Enhancement Mode Transistor) และแบบดีพลีชันโหมด (Depletion Mode Transistor)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



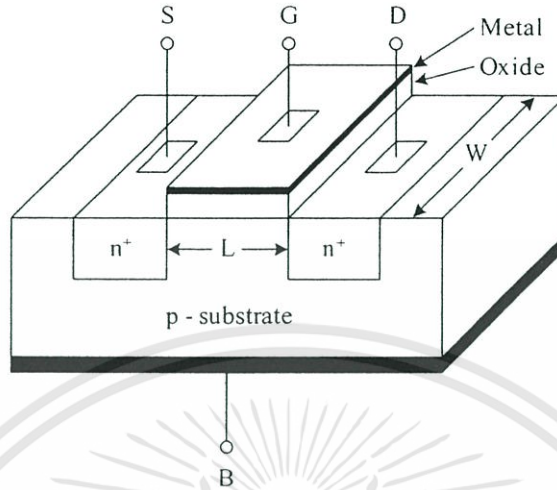
รูปที่ 2.1 สัญลักษณ์มอสทรานซิสเตอร์ (ก) และ (จ) ชนิดเอ็นฮานซ์เมนต์โหมดส่วน (ค) และ (ง) ชนิดคิพลีชันโหมด

2.2 มอสทรานซิสเตอร์ชนิดเอ็นฮานซ์เมนต์

มอสทรานซิสเตอร์ชนิดเอ็นฮานซ์เมนต์เป็นชนิดที่นิยมใช้กันอย่างแพร่หลายมากกว่าชนิดคิพลีชันเพราะสามารถสร้างได้ด้วยเทคโนโลยีซีมอสแบบมาตรฐาน โดยไม่ต้องใช้วิธีการที่พิเศษ รูปที่ 2.2 แสดงโครงสร้างมอสทรานซิสเตอร์ชนิดเอ็นฮานซ์เมนต์แบบเอ็นแซนแนล ส่วนของซอร์ส (Source) และเดรน (Drain) สร้างขึ้นจากการแพร่อะตอมของสารเจือชนิดเอ็น (n-Type) ที่มีความหนาแน่นสูง (n^+) เข้าไปในแผ่นผลึกฐานรอง (Body หรือ Substrate) ของสารกึ่งตัวนำชนิดพี (p-Type) ซึ่งเป็นแผ่นผลึกซิลิกอนรูปเดี่ยว ส่วนของเกต (Gate) จะเป็นโลหะหรือชั้นของฟิล์มซิลิกอนที่ซ้อนอยู่บนชั้นของออกไซด์ โดยมีโลหะอลูมิเนียมเป็นขั้วต่อไฟฟ้า การทำงานของมอสทรานซิสเตอร์ชนิดเอ็นฮานซ์เมนต์โดยอธิบายเทียบกับทรานซิสเตอร์ชนิดเอ็นแซนแนลสามารถพิจารณาได้ตามโครงสร้างรูปที่ 2.3 ซึ่งแสดงถึงการทำงานในช่วงต่างๆ ของ V_{DS} และ V_{GS} จากรูป 2.3(ก) ซอร์ส เดรนและฐานต่อลงกราวด์ ในกรณีนี้มีผลทำให้ทรานซิสเตอร์ทำงานคล้ายกับตัวเก็บประจุ โดยเกตและผิวของซิลิกอนไดออกไซด์ทำหน้าที่เหมือนแผ่นระนาบ (Plate) ของตัวเก็บประจุ ซึ่งมีซิลิกอนไดออกไซด์ทำหน้าที่เป็นฉนวนคั่นระหว่างกลาง ถ้า V_{GS} มีค่าเป็นลบ ประจุพาหะชนิดบวกหรือโฮล (Hole) จะถูกดูดเข้ามาสะสมบริเวณแซนแนลมีผลให้บริเวณแซนแนลกลายเป็น p^+ และเรียกว่า “แซนแนลสะสม” (Accumulate Channel) บริเวณซอร์สและเดรนที่เป็น n^+ ถูกแยกจากกันด้วยแซนแนล p^+ เมื่อมองในลักษณะวงจรมูลแล้วจะพบว่า มีลักษณะของไดโอดสองตัวต่อกันหลังชนกัน ดังนั้นถ้าจะเกิดกระแสไหลได้แรงดันที่ซอร์สและเดรนจะต้องมีค่ามากๆ ซึ่งกระแสที่เกิดขึ้นจะเป็นกระแสรั่วไหลหรือกรณีที่แรงดันเดรนซอร์สมีค่ามากๆ จะทำให้ทรานซิสเตอร์เบรกดาวน์ ในกรณีที่แรงดันเกตมีค่าเป็นบวกไม่มาก ประจุบวกข้างใต้เกตจะถูกผลักออกไปทำให้แซนแนลเปลี่ยนไปเป็น p^- และเป็นบริเวณปลดพาหะ (Depletion region) ในที่สุด เมื่อแรงดันที่เกตเพิ่มมากขึ้นประจุลบหรืออิเล็กตรอนจะถูกดึงดูดเข้ามาที่บริเวณแซนแนลและแซนแนลจะแปรสภาพเป็นบริเวณ n ตามรูป 2.3(ข) ซึ่งเชื่อมต่อบริเวณซอร์สและเดรนเข้าด้วยกันและเรียกว่า “แซนแนลกลับ” (Inverted Channel) แรงดันเกตและซอร์สที่ทำให้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความหนาแน่นของอิเล็กตรอนใต้เกตมีค่าเท่ากับความหนาแน่นของโฮลบริเวณฐานรองเป็นนิยามของแรงดันแอตราชโฮล (Threshold voltage) ของมอสทรานซิสเตอร์ใช้สัญลักษณ์ V_T



รูปที่ 2.2 โครงสร้างของมอสทรานซิสเตอร์ชนิดเอ็นแชนแนล

เมื่อแรงดันเกตขอลักส์มีค่ามากกว่า V_T จะมีแชนแนลชนิดเอ็นเกิดขึ้นและสามารถเกิดการนำไฟฟ้าระหว่างเดรนและซอร์สได้ สำหรับกรณีค่าแรงดันระหว่างเกตและซอร์สน้อยกว่า V_T ปกติจะสมมติว่าทรานซิสเตอร์ไม่ทำงานและไม่มีการไหลระหว่างซอร์สและเดรน อย่างไรก็ตามสมมติว่าไม่มีการไหลระหว่างซอร์สและเดรนระหว่างที่ทรานซิสเตอร์ไม่นำกระแสก็เป็นเพียงการประมาณเท่านั้น ในความเป็นจริงสำหรับแรงดันที่เกตมีค่าใกล้เคียง V_T จะไม่ใช่ทำให้เกิดการเปลี่ยนแปลงของกระแสอย่างทันทีทันใดแต่จะเกิดกระแสต่ำกว่าแอตราชโฮล (Subthreshold Current) สามารถไหลได้ในปริมาณเล็กน้อยซึ่งการทำงานในลักษณะนี้จะมีคุณสมบัติเหมือนไบโพลาร์ทรานซิสเตอร์

เมื่อแรงดันระหว่างเกตและซอร์ส V_{GS} มีค่ามากกว่า V_T จะทำให้แชนแนลเกิดขึ้น ดังนั้นเมื่อ V_{GS} เพิ่มขึ้นความหนาแน่นของอิเล็กตรอนในแชนแนลก็จะเพิ่มขึ้นด้วยและสรุปได้ว่าความหนาแน่นของประจุพาหะจะแปรผันตาม $V_{GS} - V_T$ ซึ่งนิยามเป็นแรงดันระหว่างเกตและซอร์สประสิทธิผลซึ่งใช้สัญลักษณ์คือ " V_{eff} " ซึ่งค่าความหนาแน่นของประจุอิเล็กตรอนกำหนดได้คือ

$$Q = C_{ox}(V_{GS} - V_T) = C_{ox}V_{eff} \quad (2.1)$$

เมื่อ C_{ox} เป็นค่าความจุไฟฟ้าที่เกตต่อหนึ่งหน่วยพื้นที่ เมื่อแรงดันที่เดรนมีค่ามากกว่าศูนย์โวลต์เล็กน้อยทำให้เกิดความต่างศักย์ระหว่างซอร์สและเดรน มีผลให้เกิดกระแสไหลจากเดรนไปซอร์ส

ความสัมพันธ์ระหว่าง V_{GS} และกระแส I_D จะเหมือนกับกรณีของความต้านทานซึ่งมีความสัมพันธ์เป็น

$$I_D = \mu Q \frac{W}{L} V_{DS} \quad (2.2)$$

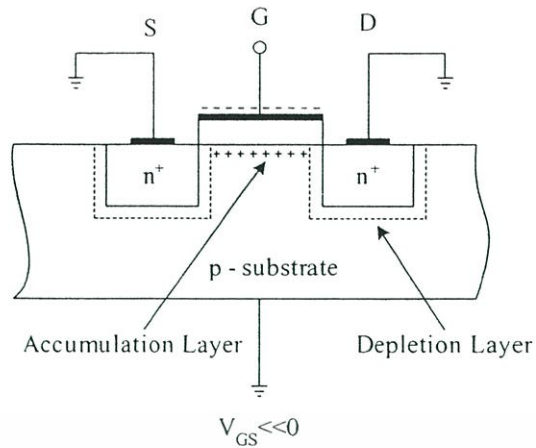
ในขณะที่ μ เป็นค่าความคล่องตัวของอิเล็กตรอนที่ผิวซิลิกอนและ Q เป็นค่าความหนาแน่นของประจุในแกนแนลต่อหนึ่งหน่วยพื้นที่ จากสมการที่ (2.1) และ (2.2) จะได้ว่า

$$I_D = \mu C_{ox} \frac{W}{L} (V_{GS} - V_T) V_{DS} \quad (2.3)$$

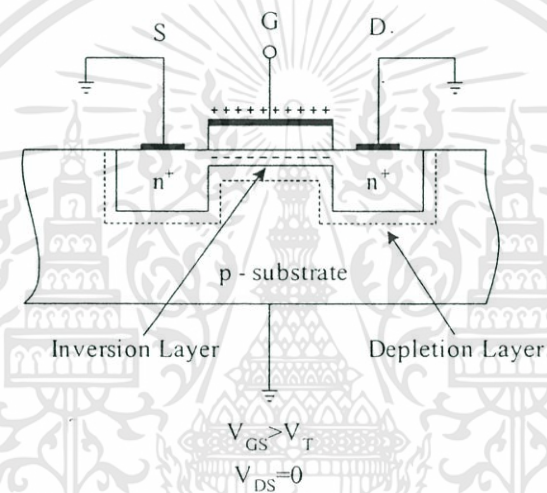
สมการ (2.3) เป็นความสัมพันธ์ที่สามารถใช้ได้เพียงกรณีแรงดันระหว่างเกตและซอร์สมีค่าเข้าใกล้ศูนย์ การทำงานของมอสทรานซิสเตอร์ในเชิงโครงสร้างอธิบายได้ตามรูปที่ 2.3(ข) โดยเมื่อ V_{GS} มากกว่า V_T และ $V_{DS}=0V$ ซึ่งขณะนี้แกนแนลถูกเหนี่ยวนำให้เกิดขึ้นแต่ไม่มีกระแสไหล เนื่องจากแรงดันระหว่างซอร์สและเดรนมีค่าเป็นศูนย์โวลท์และเมื่อให้แรงดัน V_{GS} ค่าน้อยๆ ค่าหนึ่งจะทำให้เกิดมีกระแสไหลผ่านแกนแนลได้ ซึ่งการทำงานของมอสทรานซิสเตอร์ในช่วงนี้เสมือนเป็นตัวต้านทานมีความสัมพันธ์เป็นไปตามสมการ (2.3) และแสดงได้ด้วยกราฟในรูปที่ 2.3(ข) และจะเห็นว่า I_D และ V_{DS} สัมพันธ์กันอย่างสิ้นเชิงสำหรับค่า V_{GS} น้อยๆ

เมื่อแรงดันระหว่างเกตและซอร์สเพิ่มมากขึ้น ความหนาแน่นของประจุพาหะที่แกนแนลจะลดลงตามแนวแกนแนลจากซอร์สไปเดรนตามรูปที่ 2.3(ค) การลดลงของประจุพาหะในแกนแนลนี้มีผลให้เกิดแรงดันตกคร่อมแกนแนลที่ตำแหน่งต่างๆ ไม่เท่ากัน กล่าวคือสมมติว่าแรงดันที่เดรนมีค่ามากกว่าแรงดันที่ซอร์ส จะมีการเพิ่มขึ้นของแรงดันจากซอร์สไปเดรนอย่างต่อเนื่องภายในแกนแนล มีผลทำให้แรงดันตกคร่อมระหว่างเกตและแกนแนลจะมีค่าสูงสุดเท่ากับ V_{GS} ที่ตำแหน่งด้านซอร์สและแรงดันเกตแกนแนลมีค่าต่ำสุดที่ตำแหน่งปลายด้านเดรนและแรงดันเกตที่ทำให้เกิดแกนแนลคือ $V_G = V_{GS} - V_T$ เมื่อ $V_{GS} < V_T$ กระแสจะไม่ไหลและไม่มีแกนแนลเกิดขึ้นเพื่อที่จะทำให้แกนแนลเกิดขึ้นได้เป็นแนวยาวไปจนถึงสุดปลายด้านเดรน แรงดันเกตจะต้องมีค่ามากกว่า V_{DS} นั่นคือ $V_G > V_{DS}$ หรือ $V_{GS} - V_T > V_{DS}$ ซึ่งหมายถึงแรงดันที่เกตเมื่อเปรียบเทียบกับทุกจุดในแนวแกนแนลจะต้องมีศักย์เป็นบวกจึงจะทำให้เกิดแกนแนล โดยในขณะนี้ทรานซิสเตอร์ทำงานและอยู่ในช่วงอิมิตัว กระแสเดรน I_D จะมีค่าเพิ่มขึ้นตามการเพิ่มของแรงดัน V_{DS} อย่างไม่เป็นเชิงเส้นตามกราฟในรูปที่ 2.3(ค) การทำงานของทรานซิสเตอร์ในช่วงนี้ $V_{DS} < V_{GS} - V_T$ เรียกว่า ช่วงไม่อิมิตัว (Non-saturation region) เมื่อ V_{DS} มีค่ามากขึ้น จนกระทั่งค่า $V_{DS} = V_{GS} - V_T$ ทรานซิสเตอร์เริ่มเข้าสู่สภาวะอิมิตัวและลักษณะโครงสร้างของทรานซิสเตอร์ในช่วงนี้แสดงได้ดังรูป 2.3(ค)

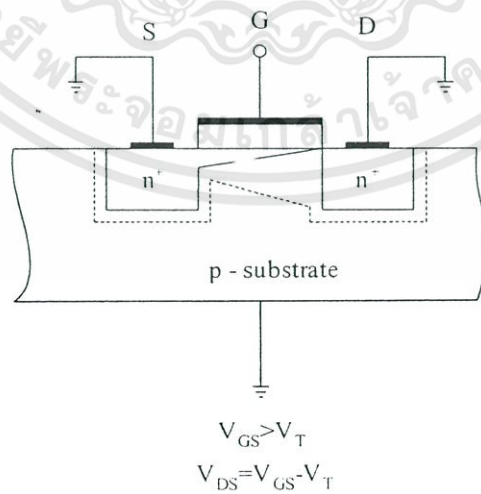
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ก)

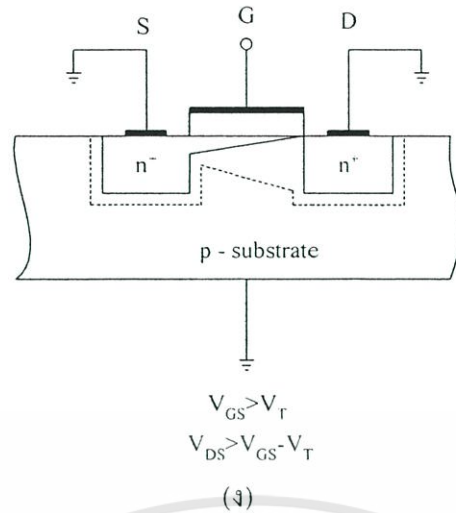


(ข)



(ค)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.3 การทำงานของมอสทรานซิสเตอร์ในช่วงต่างๆ

และเมื่อค่าของแรงดัน V_{DS} เพิ่มขึ้นไปอีกจนกระทั่ง $V_{GS} > V_{DS} - V_T$ ในกรณีนี้แรงดันที่ตกคร่อมแซนแนลที่ปลายด้านเดรนมีค่าสูงกว่า $V_{GS} - V_{DS}$ ดังนั้นจะทำให้เกิดภาวะพินช์ออฟ (Pinch off) กล่าวคือ แซนแนลซึ่งเป็นช่องทางเดินกระแสจะขาดออก เริ่มจากบริเวณด้านเดรน ทั้งนี้เนื่องจากไม่มีสนามไฟฟ้าซึ่งจะมาเหนี่ยวนำให้มีการสะสมของประจุลบ เพื่อทำหน้าที่เป็นแซนแนล ดังนั้นช่องทางเดินกระแสจึงขาดออกจากกันดังแสดงดังรูป 2.3(ง) และจะมีกระแสแพร่ (Diffusion current) จากส่วนของซอร์สไปยังเดรน ช่องทางเดินกระแสจะแสดงคุณสมบัติความต้านทานสูงและคล้ายกับเป็นแหล่งจ่ายกระแสคงที่ กระแสเดรนในภาวะนี้จึงมีค่าคงที่แม้ว่า V_{DS} จะมีค่าเพิ่มขึ้นก็ตามแสดงในกราฟตามรูปที่ 2.3(ง) การทำงานของทรานซิสเตอร์ในย่านนี้เรียกว่าช่วงอิ่มตัว (Saturation region) คุณสมบัติการทำงานของมอสทรานซิสเตอร์จะพิจารณาได้จากแบบจำลองสัญญาณขนาดใหญ่ (Large-signal model) ดังรูปที่ 2.4 สมการแสดงความสัมพันธ์ระหว่างกระแสและแรงดันสำหรับมอสทรานซิสเตอร์ทำงานในช่วงไม่อิ่มตัวสามารถแสดงได้คือ

$$I_D = K \left[(V_{GS} - V_T) - \left(\frac{V_{DS}}{2} \right) \right] V_{DS} (1 + \lambda V_{DS}) \quad (2.4)$$

โดยที่ $K = K' W/L$

$$K' = \mu_0 C_{OX}$$

μ_0 คือค่าความคล่องตัวที่ผิวของพาหะในช่องทางเดินกระแส ($\text{cm}^2/\text{volt}\cdot\text{second}$)

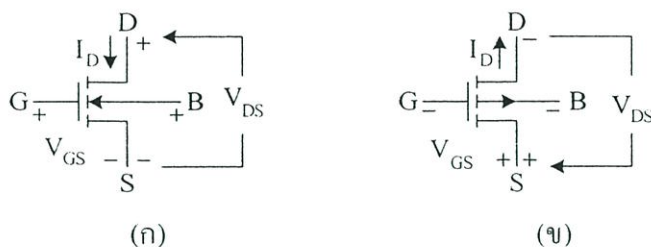
$C_{OX} = \epsilon_{OX}/t_{OX}$ คือค่าความจุไฟฟ้าต่อหนึ่งหน่วยพื้นที่ของเกตออกไซด์ (F/cm^2)

W คือความกว้างประสิทธิผลของแซนแนล

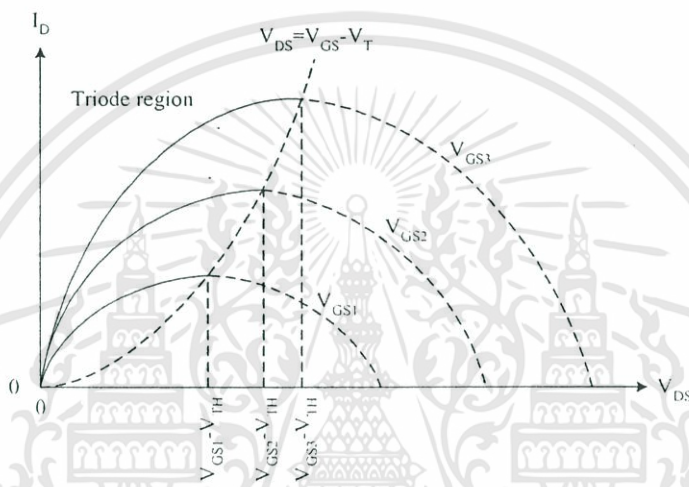
L คือความยาวประสิทธิผลของแซนแนล (Effective channel length)

λ คือ Channel length modulation parameter (volt^{-1})

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.4 การไบอัสมอสทรานซิสเตอร์ (ก) NMOS (ข) PMOS



รูปที่ 2.5 กราฟความสัมพันธ์ระหว่าง I_D และ V_{DS} เมื่อ $\lambda=0$

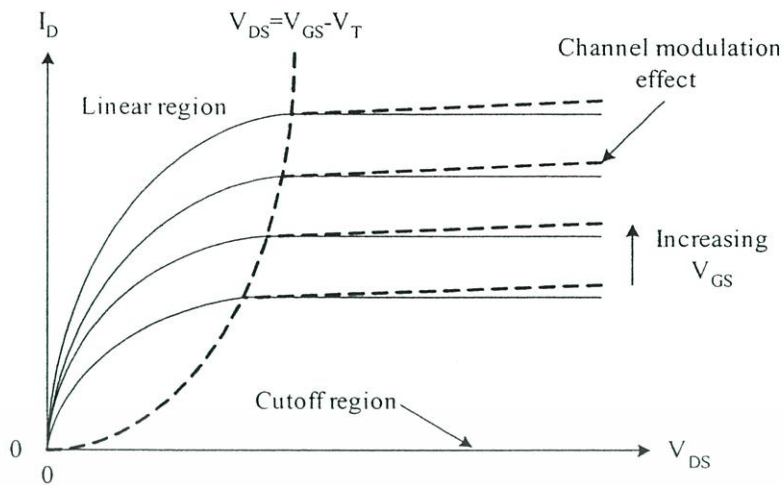
แรงดันแทชโวลต์กำหนดได้คือ

$$V_T = V_{T0} + \gamma \left(\sqrt{2|\phi_F| + V_{SB}} - \sqrt{2|\phi_F|} \right) \quad (2.5)$$

จากสมการ (2.4) สามารถทำงานได้ในช่วงต่างๆ ขึ้นกับค่า $V_{GS} - V_T$ ถ้าค่า $V_{GS} - V_T$ เป็นศูนย์หรือลบ มอสทรานซิสเตอร์จะอยู่ในช่วงคัทออฟซึ่งแน่นอนจะมีพฤติกรรมเหมือนเปิดวงจรซึ่งเขียนเป็นความสัมพันธ์ได้เป็น

$$I_D = 0 \quad \text{เมื่อ} \quad (V_{GS} - V_T) \leq 0 \quad (2.6)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.6 คุณสมบัติทางเอาต์พุตของมอสทรานซิสเตอร์

จากสมการ (2.4) สมมติให้ $\lambda=0$ นำมาเขียนกราฟได้ตามรูปที่ 2.5 สำหรับค่า $V_{GS}-V_T$ ค่าต่างๆ จุดสูงสุดของกราฟแต่ละเส้นเรียกว่าจุดอิ่มตัว โดยค่าต่างๆ ของ V_{DS} ที่เกิดขึ้นที่ค่านี้เรียกว่าแรงดันอิ่มตัว

$$V_{DS(sat)} = V_{GS} - V_T \quad (2.7)$$

$V_{DS(sat)}$ เป็นค่าที่แบ่งขอบเขตการทำงานโดยค่า V_{DS} น้อยกว่า $V_{DS(sat)}$ แล้วมอสทรานซิสเตอร์จะทำงานในช่วงไม่อิ่มตัวตามสมการ (2.4) และมีเงื่อนไขว่า

$$0 < V_{DS} \leq (V_{GS} - V_T) \quad (2.8)$$

เมื่อ V_{DS} มีค่ามากกว่า $V_{DS(sat)}$ ช่วงนี้เรียกว่าช่วงอิ่มตัว ช่วงนี้กระแส I_D ไม่ขึ้นกับ V_{DS} ถ้าสมมติว่าไม่พิจารณาผลของ λ ดังนั้นจะให้ความสัมพันธ์ตามสมการคือ

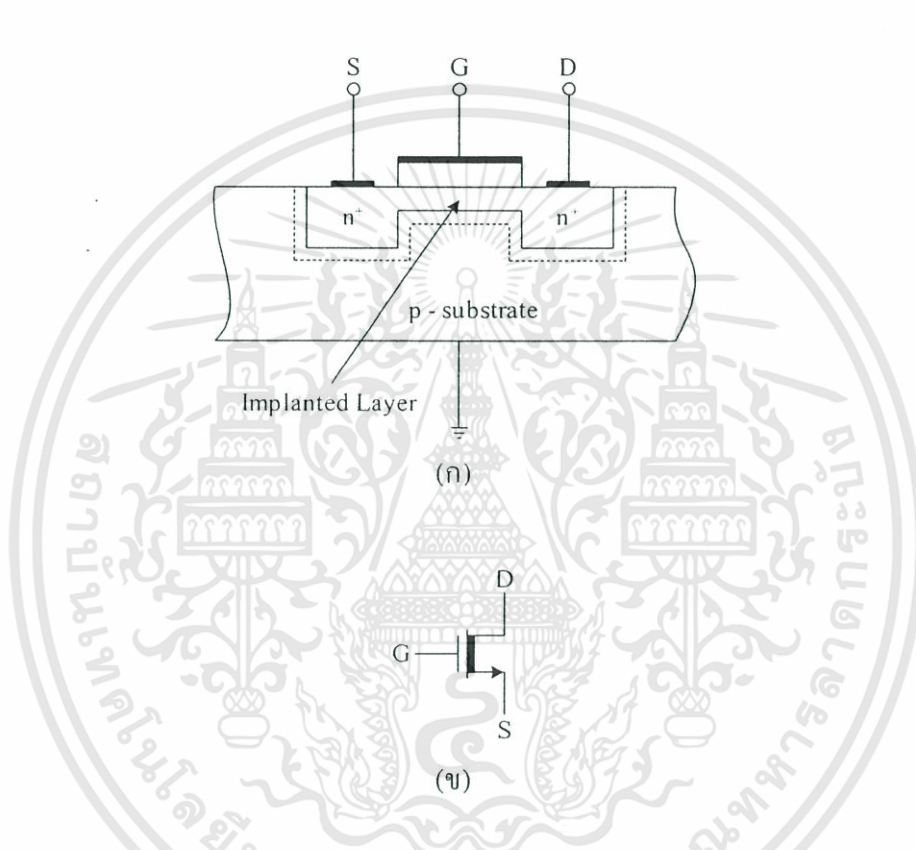
$$I_D = \frac{K}{2} (V_{GS} - V_T)^2 (1 + \lambda V_{DS}) ; 0 < (V_{GS} - V_T) \leq V_{DS} \quad (2.9)$$

จากรูปที่ 2.6 แสดงถึงคุณสมบัติทางเอาต์พุตของมอสทรานซิสเตอร์ที่ได้จากสมการที่ (2.4) (2.6), (2.7) (2.8) และ (2.9) โดยที่เส้นที่บดคือกราฟที่ไม่พิจารณาถึงผลของ λ ($\lambda=0$) ส่วนเส้นประคือกราฟที่พิจารณาผลของ λ ($\lambda \neq 0$) รวมอยู่ด้วย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3 มอสทรานซิสเตอร์ชนิดดีฟลิชัน

ดีฟลิชันมอสทรานซิสเตอร์ชนิดเอ็นเซนแนลมีลักษณะโครงสร้างและสัญลักษณ์แสดงตามรูปที่ 2.7 โดยส่วนของซอร์สและเดรนจะถูกสร้างขึ้นโดยการแพร่อะตอมของสารเจือชนิดเอ็นซึ่งมีความหนาแน่นสูงเข้าไปในแผ่นผลึกฐานรองของสารกึ่งตัวนำชนิดพี หลังจากนั้นส่วนของเซนแนลจะถูกสร้างขึ้นด้วยวิธีการอิมพลานเตชัน ซึ่งเป็นวิธีการยิงอะตอมสารเจือเข้าไปในเนื้อสารกึ่งตัวนำ ส่วนลักษณะโครงสร้างอื่นๆ ของทรานซิสเตอร์แบบนี้จะเหมือนกับแบบเอ็นฮานซ์เมนต์ที่ทุกประการ

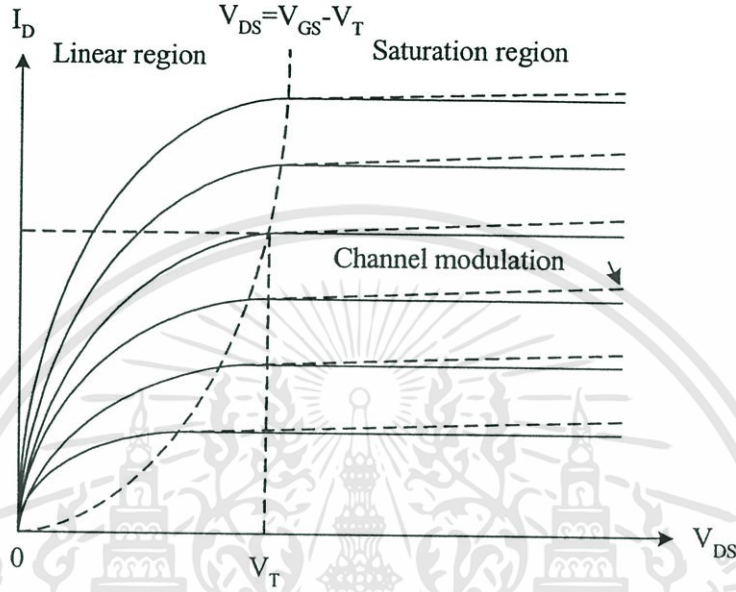


รูป 2.7 ดีฟลิชันมอสทรานซิสเตอร์ชนิดเอ็นเซนแนล (ก) โครงสร้าง (ข) สัญลักษณ์

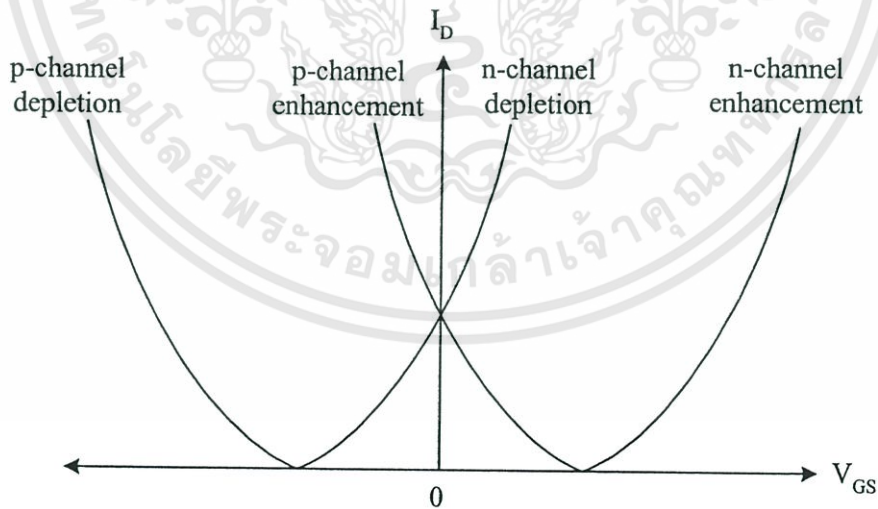
จากลักษณะโครงสร้างในรูปที่ 2.7(ก) จะเห็นว่าขณะที่แรงดันเกตเป็นศูนย์และแรงดันซอร์สเดรน V_{DS} มีค่าๆ หนึ่งก็จะมีกระแสเดรนเกิดขึ้น นั่นคือแม้ว่าไม่มีแรงดันที่เกต กระแสก็จะสามารถไหลผ่านเซนแนลได้ เนื่องจากเซนแนลได้ถูกสร้างขึ้นมาก่อนแล้ว ซึ่งต่างจากกรณีเอ็นฮานซ์เมนต์ที่จำเป็นต้องให้แรงดันที่เกตมีค่าๆ หนึ่งเพื่อเหนี่ยวนำให้เกิดเซนแนล การนำไฟฟ้าและความลึกของเซนแนลจะถูกควบคุมด้วย V_{DS} เหมือนกับกรณีของเอ็นฮานซ์เมนต์ เมื่อให้ค่า V_{GS} เป็นบวกจะทำให้ความกว้างขึ้น โดยการดึงอิเล็กตรอนเข้ามาสะสมที่เซนแนลและทำให้การนำไฟฟ้าดีขึ้น เมื่อค่า V_{GS} เป็นลบอิเล็กตรอนจะถูกผลักออกจากเซนแนล ทำให้เซนแนลแคบลง และการนำไฟฟ้าลดลง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในการทำงานขณะที่ V_{GS} เป็นลบนั้นเรียกว่า การทำงานในช่วงดีพลิชันโหมด เมื่อ V_{GS} เป็นลบมากขึ้นจนถึงค่าหนึ่ง ซึ่งทำให้อิเล็กตรอนถูกผลักออกไปจากแชนแนลจนหมดและแชนแนลหายไปทำให้กระแส I_D มีค่าเป็นศูนย์แม้ว่า V_{DS} ไม่เป็นศูนย์ก็ตาม โดยค่าที่เป็นลบของ V_{GS} ที่ทำให้แชนแนลหายไปนั้นก็คือค่าแรงดันแทอร์โซลต์ของมอสทรานซิสเตอร์แบบดีพลิชันชนิดเอ็นแชนแนล



รูปที่ 2.8 คุณสมบัติ I_D - V_{DS} ของมอสทรานซิสเตอร์แบบดีพลิชันชนิดเอ็นแชนแนล



รูปที่ 2.9 คุณสมบัติ I_D - V_{GS} ของมอสทรานซิสเตอร์แบบเอ็นฮานซ์เมนต์และแบบดีพลิชัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 2.8 ได้แสดงถึงคุณสมบัติ I_D - V_{DS} ของมอสทรานซิสเตอร์แบบดีพลีชันชนิดเอ็นแชนแนล ซึ่งคล้ายกับกรณีของเอ็นฮานซ์เมนต์ ยกเว้นค่า V_T มีค่าเป็นลบสำหรับ NMOS และเป็นบวกสำหรับ PMOS และสามารถทำงานเป็นแบบเอ็นฮานซ์เมนต์ได้ โดยการให้ค่า V_{GS} มีค่าเป็นบวก กราฟ I_D - V_{GS} ตามรูปที่ 2.9 เป็นการสรุปคุณสมบัติ I_D - V_{GS} ของมอสทรานซิสเตอร์ทั้งชนิดการทำงานแบบเอ็นฮานซ์เมนต์โหมดและดีพลีชันโหมดและชนิดช่องทางเดินกระแสชนิดเอ็นแชนแนลและชนิดพี

2.4 วงจรสมมูลของมอสทรานซิสเตอร์

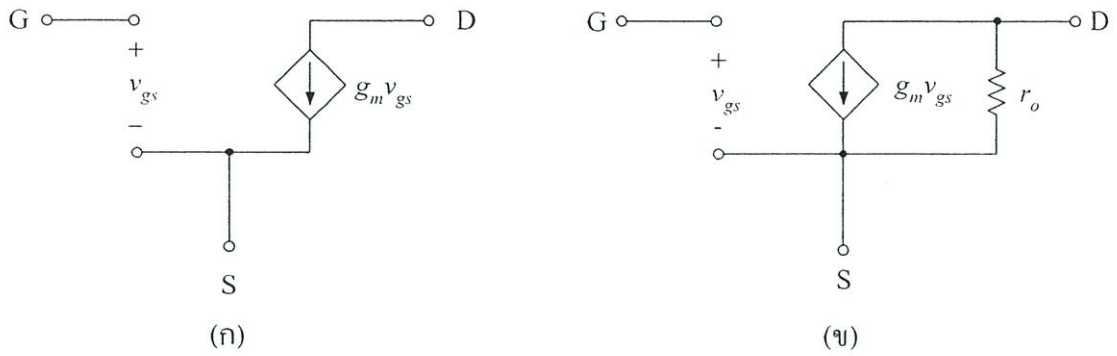
วงจรสมมูล (Small-signal equivalent circuit) ของมอสทรานซิสเตอร์เป็นการแทนอุปกรณ์มอสทรานซิสเตอร์ด้วยวงจรไฟฟ้าเพื่อนำไปใช้การวิเคราะห์ผลตอบสนองหรือพฤติกรรมของสัญญาณขนาดเล็กโดยพิจารณาแยกกับการวิเคราะห์สัญญาณขนาดใหญ่ซึ่งพิจารณาเป็นปริมาณทางไฟฟ้ากระแสตรงซึ่งได้กล่าวก่อนหน้านี้ มอสทรานซิสเตอร์มีพฤติกรรมเป็นแรงดันควบคุมแหล่งกำเนิดกระแส (Voltage-controlled current source) โดยเป็นการให้สัญญาณ v_{gs} และทำให้เกิดกระแส $g_m v_{gs}$ ที่ปลายด้านเดรน ความต้านทานที่ทางอินพุตมีค่าสูงมากในทางปฏิบัติ ซึ่งในทางอุดมคติถือว่ามีค่าเป็นอนันต์ความต้านทานที่ทางออก (ความต้านทานที่มองเข้าไปที่ปลายด้านเดรน) มีค่าสูง ในการพิจารณาอย่างง่าย ๆ จะสมมุติว่ามีค่าเป็นอนันต์ตามรูปที่ 2.10(ก) ข้อเสียของแบบจำลองสัญญาณขนาดเล็กในรูป 2.10(ก) คือจะเป็นการสมมุติว่ากระแสเดรนจะอยู่ในช่วงอิมิตัวและไม่ขึ้นกับแรงดันเดรน ซึ่งจากหัวข้อที่กล่าวมาข้างต้นพบว่าคุณสมบัติของมอสทรานซิสเตอร์ในช่วงอิมิตัวนั้นจริงๆ แล้วขึ้นอยู่กับการกับ V_{DS} ในลักษณะเชิงเส้น ทำให้แบบจำลองได้เปลี่ยนไปเป็นรูป 2.10(ข) โดยมีตัวต้านทาน r_o มาต่ออยู่ระหว่างเดรนและซอร์สซึ่งมีค่าประมาณ

$$r_o \cong \frac{|V_A|}{I_D} \quad (2.10)$$

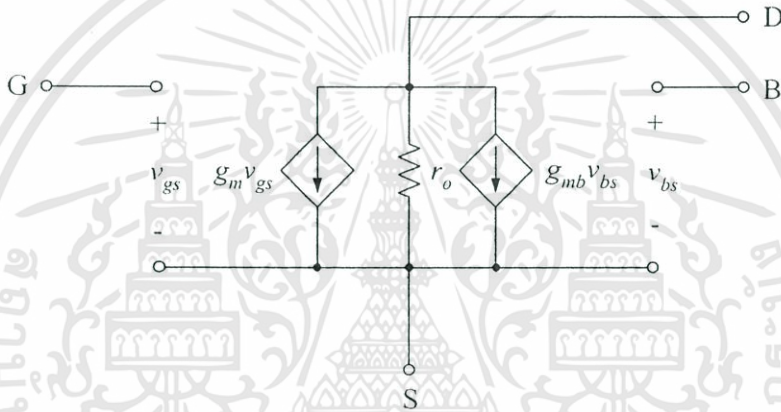
ขณะที่ $V_A = 1/\lambda$ โดยทั่วไปค่า r_o อยู่ในช่วง 10 ถึง 1000 k Ω ค่า r_o ที่พิจารณาข้างต้นเป็นการพิจารณา มอสทรานซิสเตอร์ที่ทำงานในช่วงอิมิตัว ซึ่งให้ค่าความต้านทานที่ทางออกมีค่ามาก (แชนแนลขาดออกจากกันระหว่างซอร์สและเดรน) แต่ขณะที่มอสทรานซิสเตอร์ที่ทำงานในช่วงไม่อิมิตัวนั้นค่าความต้านทานที่ทางออกจะมีค่าเป็น

$$r_o = \frac{1}{g_{ds}} = \frac{\partial V_{ds}}{\partial I_D} \cong \frac{1}{K(V_{GS} - V_T - V_{DS})} \quad (2.11)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.10 แบบจำลองสัญญาณขนาดเล็กของมอสทรานซิสเตอร์ (ก) ไม่พิจารณาผลของ λ ขณะทำงานในช่วงอิมิตัว (ข) พิจารณาผลของ λ โดยเพิ่มความต้านทานที่ทางออก



รูปที่ 2.11 แบบจำลองสัญญาณขนาดเล็กของมอสทรานซิสเตอร์กรณีพื้นฐานรองไม่ต่ออยู่กับซอร์ส

เราจะพิจารณาพารามิเตอร์ที่สำคัญอีกตัวหนึ่งในการวิเคราะห์สัญญาณขนาดเล็กคือค่าทรานส์คอนดักแตนซ์ g_m ซึ่งมีค่าคือ

$$g_m = \frac{\partial I_D}{\partial V_{gs}} \tag{2.12}$$

ในกรณีที่มอสทรานซิสเตอร์ทำงานในช่วงไม่อิมิตัว จากสมการ (2.12) จะได้

$$g_m = \sqrt{\frac{2K'W}{L}} |I_D| (1 + \lambda V_{DS}) \cong \sqrt{\frac{2K'W}{L}} |I_D| \tag{2.13}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการ (2.13) พบว่าค่าของ g_m ซึ่งเป็นพารามิเตอร์ของสัญญาณขนาดเล็ก ขึ้นอยู่กับค่ากระแสเดรน I_D เป็นเงื่อนไขการทำงานของสัญญาณขนาดใหญ่และในกรณีที่มอสทรานซิสเตอร์ทำงานในช่วงไม่อิ่มตัวจะได้

$$g_m = \frac{K'W}{L} V_{DS} (1 + \lambda V_{DS}) \cong \frac{K'W}{L} V_{DS} \quad (2.14)$$

แบบจำลองสัญญาณขนาดเล็กที่ได้กล่าวถึงข้างต้นเป็นแบบจำลองที่ยังไม่พิจารณาผลของฐานรอง (Body effect) ซึ่งเกิดขึ้นเมื่อฐานรองไม่ได้ต่อยู่กับปลายค่านซอร์สและทำให้เกิด v_{bs} ขึ้น แสดงตามรูปที่ 2.11 สัญญาณ v_{bs} จะทำให้เกิดกระแสเดรน $g_m v_{bs}$ โดย g_{mbs} เป็นค่าทรานส์คอนดักแตนซ์ที่ฐานรอง

$$g_m = \frac{\partial I_D}{\partial V_{sb}} \Big|_{\substack{v_{gs} = \text{constant} \\ v_{ds} = \text{constant}}} \quad (2.15)$$

กรณีมอสทรานซิสเตอร์ทำงานในช่วงอิ่มตัวจะได้

$$g_{mbs} = g_m \frac{\gamma}{2(|\phi_F| + V_{SB})^2} = \eta g_m \quad (2.16)$$

กรณีที่ทรานซิสเตอร์ทำงานในช่วงไม่อิ่มตัวจะได้

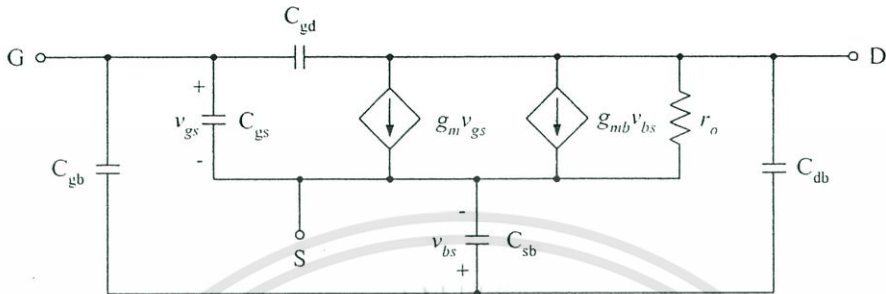
$$g_{mbs} = \frac{K\gamma V_{DS}}{2(|\phi_F| + V_{SB})^2} \quad (2.17)$$

2.5 ผลตอบสนองความถี่

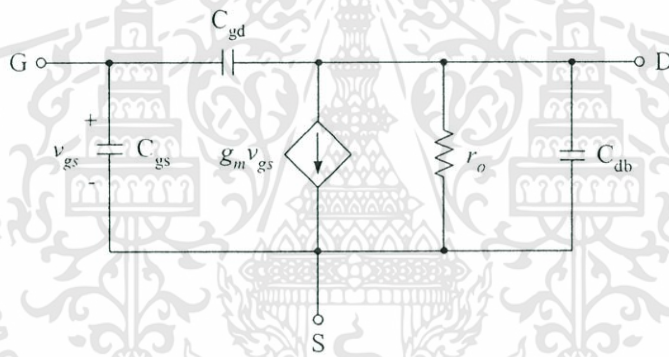
จากหัวข้อที่แล้วซึ่งได้กล่าวถึงวงจรสมมูลหรือแบบจำลองสัญญาณขนาดเล็กของมอสทรานซิสเตอร์ ในหัวข้อนี้จะได้เสนอถึงแบบจำลองวงจรสมมูลของมอสทรานซิสเตอร์ที่ได้รวมเอาค่าความจุไฟฟ้ามาพิจารณาด้วย รูปที่ 2.12(ก) แสดงแบบจำลองสัญญาณขนาดเล็กของมอสทรานซิสเตอร์ซึ่งรวมค่าความจุไฟฟ้าจำนวนห้าตัวคือ C_{gs} , C_{gd} , C_{gsb} , C_{gdb} และ C_{db} อย่างไรก็ตามวงจรนี้ค่อนข้างยุ่งยากและซับซ้อนสำหรับการวิเคราะห์ด้วยมือแต่เหมาะสำหรับการวิเคราะห์การจำลองการทำงานโดยใช้โปรแกรมคอมพิวเตอร์ รูปที่ 2.12(ข) แสดงวงจรสมมูลกรณีที่มีซอร์สเชื่อมต่อกับฐานรอง ซึ่งวงจรที่ได้มีความสะดวกในการวิเคราะห์มากกว่าวงจรในรูป 2.12(ก) มากแต่อย่างไรก็ตามวงจรในรูป 2.12(ค) คือวงจรที่เหมาะสมในการวิเคราะห์ด้วยมือมากที่สุดโดยพิจารณาค่า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

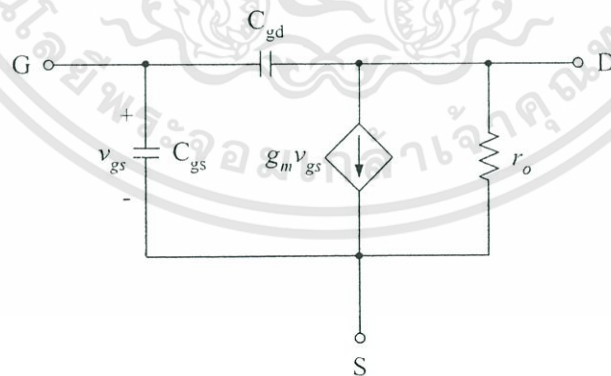
ความจุ C_{gs} มีค่าน้อยมากๆ ซึ่งจะช่วยให้วงจรที่วิเคราะห์ทำได้ง่ายมากขึ้น ค่าความจุทั้งห้าที่ได้กล่าวถึงข้างต้นมีเพียงค่าความจุที่เกทซอร์ส (C_{gs}) เท่านั้นที่มีบทบาทสำคัญที่สุดในบรรดาค่าความจุทั้งห้า และเป็นพื้นฐานในการวิเคราะห์และพิจารณาที่ความถี่สูง ขณะที่ค่าความจุ C_{sb} และ C_{gs} เป็นค่าความจุแฝงในย่านดีฟลิชันระหว่างฐานรอกับซอร์สและฐานรอกับเดรนตามลำดับ และมีค่าเป็น



(ก)



(ข)



(ค)

รูปที่ 2.12 (ก) แบบจำลองวงจรสมมูลของมอสทรานซิสเตอร์ที่ความถี่สูง (ข) วงจรสมมูลสำหรับกรณีที่ซอร์สต่อกับฐานรอก (ค) วงจรสมมูลตามรูป (ข) กรณีที่ C_{db} มีค่าน้อยมากๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ค่าความจุไฟฟ้าระหว่างเกตและฐานรอก (C_{gs}) เป็นค่าความจุไฟฟ้าแฝงของออกไซด์ (Parasitic oxide capacitance) ซึ่งเกิดขึ้นระหว่างชั้นสารทางด้านเกต (โลหะหรือโพลีซิลิกอน) กับฐานรอก โดยค่าความจุไฟฟ้า C_{gs} มีค่าคงที่ แต่จริงๆ แล้วค่าความจุไฟฟ้าแฝงชนิดนี้จะวางตัวตามแนวโพลีซิลิกอนและโลหะบนแผ่นชิพและจะถูกพิจารณาเฉพาะการจำลองและการคำนวณของวงจรและคุณสมบัติของอุปกรณ์ที่มีความถี่สูง โดยใช้คอมพิวเตอร์ค่าโดยทั่วไปจะขึ้นอยู่กับความหนาของออกไซด์และมีค่าอยู่ในช่วง 0.04 fF ถึง 0.15 fF ต่อตารางไมครอนของรอยต่อที่เชื่อมต่อกัน ค่าความจุไฟฟ้า C_{gs} และ C_{gd} เกิดจากเกตกับซอสและเกตกับเดรน ตามลำดับ โดยที่ C_{ox} เป็นค่าความจุออกไซด์ต่อหนึ่งหน่วยพื้นที่จากเกตถึงเซนแนล ทำให้ค่าความจุไฟฟ้าทั้งหมดข้างได้เกตมีค่าเท่ากับ $C_{ox}WL$ ซึ่งค่านี้เป็นค่าโดยแท้จริงของการทำงานของมอสทรานซิสเตอร์และเป็นรูปแบบการใช้งานในการควบคุมให้เกิดการนำไฟฟ้าที่เซนแนลขณะที่ช่วงที่มอสทรานซิสเตอร์ทำงานในช่วงไม่อิ่มตัว ค่าความจุไฟฟ้านี้จะแบ่งออกเป็นสองส่วนเท่าๆ กันระหว่างซอสและเดรนจะได้

$$C_{gs} = C_{gd} = \frac{1}{2} C_{ox} WL \quad (2.18)$$

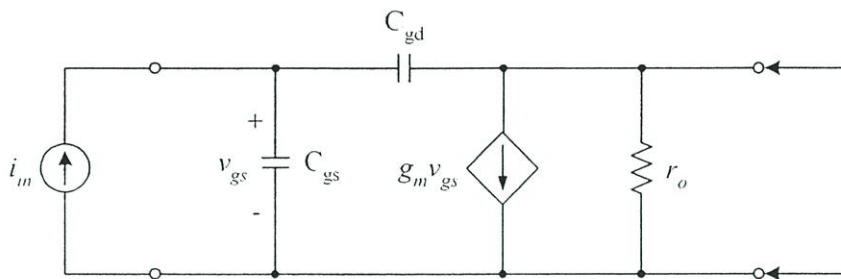
ขณะที่มอสทรานซิสเตอร์ทำงานในช่วงอิ่มตัว เซนแนลจะหดรัดลงจนขาดออกที่ปลายด้านเดรน ซึ่งทำให้แรงดันเดรนมีผลเพียงเล็กน้อยต่อทั้งเซนแนลและประจุที่เกต ดังนั้นส่วนหนึ่งของค่า C_{gd} โดยทั่วไปแล้วมีค่าเป็นศูนย์ในช่วงการทำงานอิ่มตัว ขณะที่อีกส่วนซึ่งเกิดจากค่าความจุแฝงที่ออกไซด์ เนื่องจากบางส่วนของเกตซ้อนทับกับบางส่วนของเดรน โดยค่า C_{gd} มีค่าอยู่ในระดับ 1 fF ถึง 10 fF ในการคำนวณค่า C_{gs} ในช่วงอิ่มตัวเราจะต้องคำนวณค่าจำนวนประจุทั้งหมด Q_T ที่อยู่ในเซนแนล จะได้

$$Q_T = \frac{2}{3} WLC_{ox}(V_{GT} - V_T) \quad (2.19)$$

ดังนั้น

$$C_{gs} = \frac{\partial Q_T}{\partial V_{gs}} = \frac{2}{3} WLC_{ox} \quad (2.20)$$

นอกจากนี้ค่าความจุ C_{gs} ยังต้องการรวมกับส่วนที่เกิดจากค่าความจุออกไซด์เนื่องจากพื้นที่บางส่วนของเกตซ้อนทับพื้นที่บางส่วนของซอร์ส



รูปที่ 2.13 การหาอัตราขยายกระแสขณะปิดวงจร

คุณสมบัติที่สำคัญประการหนึ่งสำหรับการทำงานที่ความถี่สูงของมอสทรานซิสเตอร์ที่ทำงานเป็น วงจรขยายที่มีอัตราขยายเท่ากับหนึ่ง (Unity-gain frequency) คือ f_T . โดยมีนิยามว่าเป็นความถี่ที่ อัตราขยายกระแสของมอสทรานซิสเตอร์ที่อยู่ในรูปแบบวงจรคอมมอนซอร์สที่มีค่าเป็นหนึ่งขณะ ที่ปิดวงจร รูปที่ 2.13 แสดงแบบจำลองแบบ Hybrid- π ของมอสทรานซิสเตอร์ในลักษณะคอมมอนซอร์สระหว่างขั้วอินพุตและขั้วเอาต์พุต ในการหาอัตราขยายกระแสขณะปิดวงจรจะต้องทำ การป้อนกระแส i_i ที่อินพุตและที่เอาต์พุตปิดวงจร กระแสที่เอาต์พุตสามารถเขียนได้คือ

$$i_o = g_m v_{gs} - sC_{gd} v_{gs} \quad (2.21)$$

เนื่องจากค่า C_{gd} มีค่าน้อยมาก ทำให้พจน์หลังของสมการ (2.21) มีค่าน้อยมากๆ ดังนั้นสมการที่ (2.21) สามารถประมาณได้คือ

$$i_o \cong g_m v_{gs} \quad (2.22)$$

จากรูปที่ 2.13 สามารถแสดงค่า v_{gs} ในพจน์ของกระแสอินพุต i_i ได้คือ

$$v_{gs} = \frac{i_i}{s(C_{gs} + C_{gd})} \quad (2.23)$$

จากสมการ (2.22) และ (2.23) จะได้อัตราขยายกระแสขณะปิดวงจรได้เป็น

$$\frac{i_o}{i_i} = \frac{g_m}{s(C_{gs} + C_{gd})} \quad (2.24)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อ $s=j\omega$ จะได้อัตราขยายกระแสเท่ากับหนึ่งที่ความถี่

$$\omega_T = g_m / (C_{gs} + C_{gd}) \quad (2.25)$$

ดังนั้นความถี่ที่อัตราขยายเท่ากับหนึ่ง ค่า f_T คือ

$$f_T = \frac{g_m}{2\pi(C_{gs} + C_{gd})} \quad (2.26)$$

จากสมการที่ (2.26) จะเห็นว่าค่า f_T แปรผันตามค่า g_m และแปรผกผันกับค่าความจุไฟฟ้าภายในตัวมอสทรานซิสเตอร์ เมื่อแทนค่า g_m ลงในสมการที่ (2.26) เราจะพบว่าค่า f_T จะขึ้นอยู่กับกระแสเดรนซึ่งสามารถสรุปได้ว่ากระแสเดรนมีส่วนในการทำงานของมอสทรานซิสเตอร์ที่ความถี่สูง โดยทั่วไปค่าของ f_T จะมีค่าอยู่ในช่วงประมาณ 100MHz สำหรับเทคโนโลยีแบบเก่า เช่น เทคโนโลยีซีมอสขนาด 5 μ m แต่ถ้าเป็นเทคโนโลยีความเร็วสูงที่ใหม่กว่า เช่น เทคโนโลยีซีมอสขนาด 0.8 μ m จะมีค่า f_T อยู่ในช่วงหลาย GHz

2.6 สรุป

เนื้อหาในบทนี้กล่าวถึงการทำงานของมอสทรานซิสเตอร์ โดยได้แบ่งมอสทรานซิสเตอร์ออกเป็น 2 ชนิด คือ มอสทรานซิสเตอร์ชนิดเอ็นแชนซ์เมนต์และชนิดพีทีเอ็น โครงสร้าง การเกิดช่องทางเดินกระแส แบบจำลองสัญญาณขนาดใหญ่และขนาดเล็กของมอสทรานซิสเตอร์คือเนื้อหาที่ได้กล่าวถึง แบบจำลองทั้งสองแบบของมอสทรานซิสเตอร์จะถูกใช้ในการออกแบบและวิเคราะห์คุณสมบัติของวงจรที่จะนำเสนอ

บทที่ 3

วงจรย่อยและหลักการ

3.1 บทนำ

ในบทนี้จะกล่าวถึงวงจรสายพานกระแสชนิดแรงดันอินพุตแตกต่างกันซึ่งใช้เป็นวงจรพื้นฐานที่สำคัญสำหรับออกแบบวงจรเรียงกระแสแบบที่ตรงที่จะนำเสนอในบทที่ 4 จากนั้นจะกล่าวถึงวงจรเรียงกระแสแบบที่ตรงที่ได้มีการเผยแพร่ไว้ในวารสารต่างๆ สองวงจรเพื่อทำความเข้าใจถึงหลักการทำงานของวงจรเรียงกระแสแบบที่ตรง จากนั้นจะกล่าวถึงหลักการแปลงสัญญาณ RMS เป็นสัญญาณ DC ซึ่งจะใช้ออกแบบในบทที่ 5 โดยรายละเอียดต่างๆ มีดังนี้

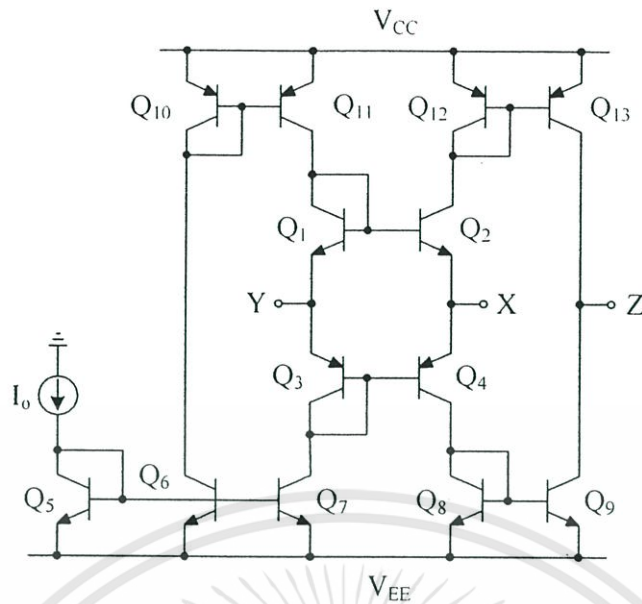
3.2 วงจรสายพานกระแส

วงจรสายพานกระแส (Current conveyor) ได้ถูกพัฒนาและนำเสนอขึ้นในปี 1969 โดย Smith และ Sedra ได้เป็นผู้กำเนิดแนวคิดวงจรขึ้นใหม่ที่เรียกว่า “วงจรสายพานกระแสยุคแรก” (First-Generation Current Conveyor) หรือมีชื่อย่อว่า CCI ต่อมาในปี 1970 Smith และ Sedra ได้นำเสนอวงจรสายพานกระแสยุคที่สอง (Second-Generation Current Conveyor) หรือ CCII [16] โดยได้มีการนำเสนอการประยุกต์ใช้งาน จึงทำให้ CCII ได้รับความนิยมมาจนถึงปัจจุบัน

วงจรสายพานกระแสยุคที่สองสามารถสร้างได้ด้วยไบโพลาร์ทรานซิสเตอร์ซึ่งแสดงได้ดังรูปที่ 3.1 จากรูปที่ 3.1 เมื่อพิจารณาวงจร CCII จะเห็นว่าวงจรมีทั้งหมด 3 ขั้วคือ X Y และ Z โดยความสัมพันธ์ของกระแสและแรงดันของขั้วทั้งสามสามารถแสดงอยู่ในรูปเมทริกซ์ได้ดังนี้

$$\begin{pmatrix} I_Y \\ V_X \\ I_Z \end{pmatrix} = \begin{pmatrix} 0 & 0 & 0 \\ 1 & 0 & 0 \\ 0 & 1 & 0 \end{pmatrix} \begin{pmatrix} V_Y \\ I_X \\ V_Z \end{pmatrix} \quad (3.1)$$

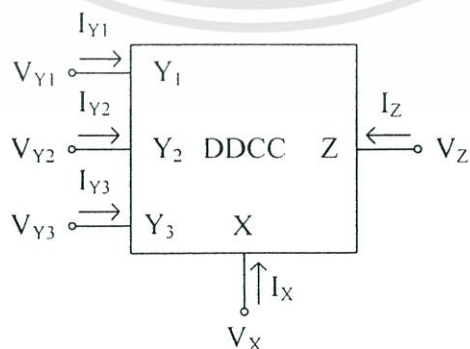
จากสมการที่ (3.1) จะเห็นได้ว่าขั้ว Y เป็นอินพุตแรงดัน แรงดันที่ขั้ว X จะมีค่าเท่ากับแรงดันที่ป้อนเข้าขั้ว Y ในขณะที่ขั้ว X เป็นอินพุตกระแส กระแสที่ป้อนเข้าที่อินพุต X จะถูกขนถ่ายไปเป็นกระแสเอาต์พุตที่ขั้ว Z ในทางอุดมคติที่ขั้ว Y ควรจะมีอินพุตอิมพีแดนซ์สูงเข้าใกล้อนันต์และที่ขั้ว X ควรจะมีอินพุตอิมพีแดนซ์ต่ำเข้าใกล้ศูนย์ ส่วนที่ขั้ว Z ควรจะมีเอาต์พุตอิมพีแดนซ์สูงเข้าใกล้อนันต์



รูปที่ 3.1 วงจรสายพานกระแสที่สร้างจากไบโพลาร์ทรานซิสเตอร์

3.3 วงจรสายพานกระแสชนิดแรงดันอินพุตแตกต่าง

จากวงจรสายพานกระแสในรูปที่ 3.1 จะเห็นได้ว่าอินพุตแรงดันของวงจรคือขั้ว Y เพียงขั้วเดียว ถ้าวงจรต้องการสัญญาณอินพุตแตกต่างจึงไม่สามารถทำได้ ดังนั้นจึงได้มีการนำวงจรขยายสัญญาณอินพุตความแตกต่าง (Differential Difference Amplifier: DDA) [17] มาประยุกต์ใช้งานร่วมกับวงจร CCII ซึ่งเรียกว่าวงจรสายพานกระแสชนิดแรงดันอินพุตแตกต่าง (Differential Difference Current Conveyor: DDCC) [18] เมื่อวงจรสายพานกระแสมีอินพุตแรงดันหลายอินพุตจึงทำให้วงจรที่ใช้วงจร DDCC เป็นวงจรพื้นฐานจะใช้อุปกรณ์ส่วนประกอบน้อยกว่าวงจรที่ใช้วงจร CCII เป็นวงจรพื้นฐาน รูปที่ 3.2 แสดงสัญลักษณ์ทางไฟฟ้าของวงจร DDCC จากรูปวงจรมีขั้วอินพุตและเอาต์พุตทั้งหมดห้าขั้ว ความสัมพันธ์ทางไฟฟ้าของขั้วทั้งห้าสามารถแสดงได้คือ

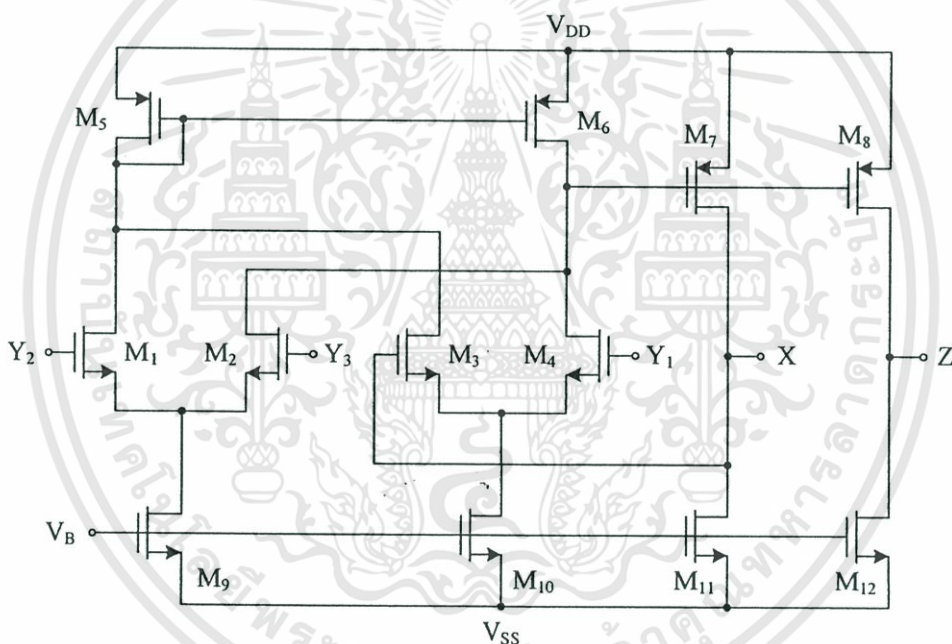


รูปที่ 3.2 สัญลักษณ์ทางไฟฟ้าวงจร DDCC

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\begin{pmatrix} V_X \\ I_{Y1} \\ I_{Y2} \\ I_{Y3} \\ I_Z \end{pmatrix} = \begin{pmatrix} 1 & -1 & 1 & 0 \\ 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 1 \end{pmatrix} \begin{pmatrix} V_{Y1} \\ V_{Y2} \\ V_{Y3} \\ I_X \end{pmatrix} \quad (3.2)$$

รูปที่ 3.3 แสดงวงจร DDCC ที่สร้างจากมอสทรานซิสเตอร์ อินพุตทรานส์คอนดักแตนซ์สร้างจากวงจรขยายความแตกต่างสองวงจรซึ่งประกอบด้วย M_1 - M_2 และ M_3 - M_4 ส่วน M_5 และ M_6 เป็นวงจรที่มีอัตราขยายสูงเพื่อเปลี่ยนกระแสความแตกต่างเป็นกระแสเอาต์พุตเดี่ยวและเปลี่ยนเป็นแรงดันด้วยทรานซิสเตอร์ M_7 ที่ขั้ว X ทรานซิสเตอร์ M_8 ต่อкасกับ M_7 เมื่อป้อนกระแสเข้าที่ขั้ว X จะได้กระแสที่มีขนาดเดียวกับที่ขั้ว X ปรากฏที่ขั้ว Z

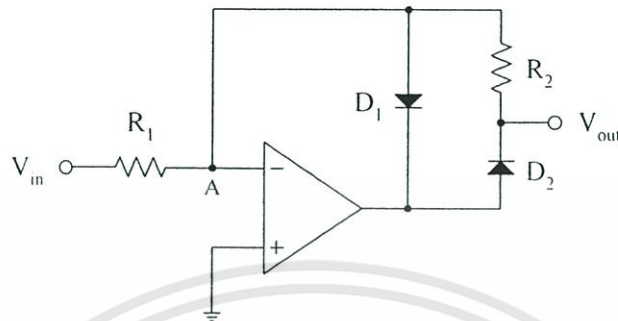


รูปที่ 3.3 วงจร DDCC ที่สร้างจากมอสทรานซิสเตอร์

3.4 วงจรเรียงกระแสแบบเที่ยงตรง

โดยทั่วไปการเรียงกระแสที่สัญญาณขนาดใหญ่จะใช้ไดโอด แต่สำหรับที่สัญญาณขนาดเล็กกว่าค่าแรงดันแทรชโฮล (V_T) ของตัวมัน ไดโอดจะไม่สามารถเรียงกระแสได้ ไดโอดจะทำงานได้ต้องมีแรงดันตกคร่อมตัวมันสูงกว่าค่า V_T ซึ่งค่า V_T จะประมาณ 0.6 โวลต์สำหรับไดโอดที่สร้างจากซิลิกอนและประมาณ 0.3 โวลต์ สำหรับไดโอดที่สร้างจากเยอรมาเนียม ดังนั้นจึงได้มีการค้นคิดวงจรเรียงกระแสที่มีความเที่ยงตรงขึ้นเพื่อให้สามารถเรียงกระแสที่ขนาดสัญญาณต่ำกว่าค่าแรงดัน

V_T ของไดโอดได้ โดยที่ผ่านมามีการนำออปแอมป์ร่วมกับไดโอดมาสร้างเป็นวงจรเรียงกระแสทั้งแบบครึ่งคลื่นและแบบเต็มคลื่นซึ่งแสดงได้ดังรูปที่ 3.4 และ 3.5 นอกจากนี้ยังมีการนำเอาวงจรสายพานกระแสและไดโอดมาสร้างเป็นวงจรเรียงกระแสดังแสดงในรูปที่ 3.6 และ 3.7

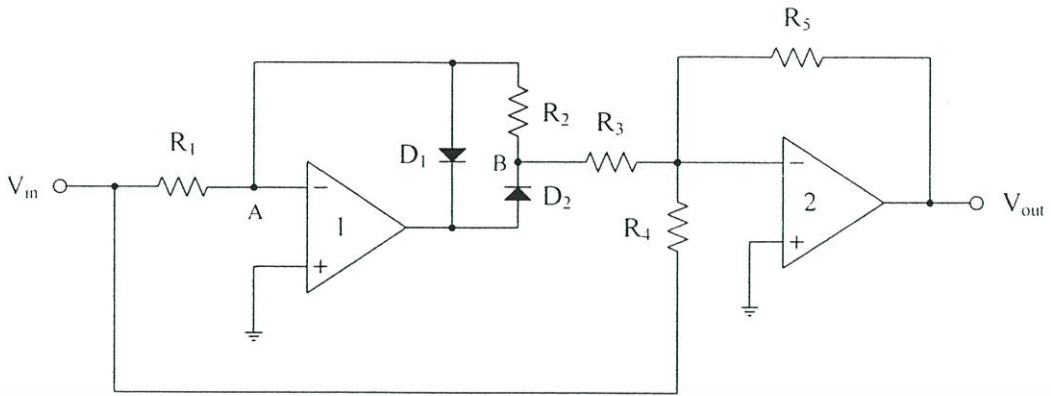


รูปที่ 3.4 วงจรเรียงกระแสครึ่งคลื่นแบบเที่ยงตรงโดยใช้ออปแอมป์

วงจรเรียงกระแสครึ่งคลื่นแบบเที่ยงตรงใช้ออปแอมป์ ไดโอดและตัวต้านทานแสดงได้ดังรูปที่ 3.4 การทำงานของวงจรสามารถอธิบายได้ดังนี้ เมื่อแรงดันอินพุต V_{in} ซึ่บวกถูกป้อนเข้ามา แรงดันเอาต์พุตของออปแอมป์จะมีค่าเป็นลบ ซึ่งมีผลทำให้ D_1 นำกระแส ส่วน D_2 หยุดนำกระแส แรงดันเอาต์พุตของออปแอมป์มีค่าประมาณเท่ากับแรงดันที่ โหนด A ซึ่ง โหนด A ในขณะนั้นมีค่าประมาณ 0 โวลต์ (กราวด์เสมือน) เมื่อแรงดันอินพุต V_{in} มีค่าเป็นลบ แรงดันเอาต์พุตของออปแอมป์จะมีค่าเป็นบวก ในกรณีนี้ D_2 จะนำกระแส ส่วน D_1 จะหยุดนำกระแส ซึ่งทำให้มีกระแสไหลจากเอาต์พุตของออปแอมป์ผ่าน D_2 และ R_2 สู่ โหนด A แรงดันเอาต์พุตจะมีค่าเท่ากับแรงดันที่ตกคร่อม R_2 จากการทำงานที่กล่าวมาสามารถแสดงเป็นสมการได้ว่า

$$\begin{aligned} V_{in} > 0; V_{out} &= 0 \\ V_{in} < 0; V_{out} &= V_{in} \frac{R_2}{R_1} \end{aligned} \quad (3.3)$$

สำหรับรูปที่ 3.5 แสดงวงจรเรียงกระแสเต็มคลื่นแบบเที่ยงตรงใช้ออปแอมป์สองตัว ไดโอดสองตัวและตัวต้านทานห้าตัว การทำงานของวงจรสามารถอธิบายได้ดังนี้ ในกรณีที่อินพุตเป็นแรงดันซึ่บวก แรงดันที่เอาต์พุตออปแอมป์ตัวที่ 1 จะเป็นลบ แรงดันนี้จะทำให้ D_1 นำกระแส ส่วน D_2 จะไม่นำกระแส ดังนั้นที่เอาต์พุตของออปแอมป์ตัวที่ 1 จะเป็นศูนย์ ซึ่งก็คือจะไม่มีแรงดันป้อนให้กับอินพุตของออปแอมป์ตัวที่ 2 แต่จะมีสัญญาณซึ่กลับจากอินพุตถูกป้อนผ่าน R_4 และถ้ากำหนดให้ $R_3=R_4$ จะได้สมการ



รูปที่ 3.5 วงจรเรียงกระแสเต็มคลื่นแบบเที่ยงตรงด้วยออปแอมป์

$$V_{out} = -\frac{R_5}{R_4} V_{in} = -V_{in} \quad (3.4)$$

ในกรณีที่อินพุตเป็นแรงดันซีกลบป้อนเข้ามา แรงดันที่เอาต์พุตออปแอมป์ตัวที่ 1 จะเป็นบวก แรงดันนี้จะทำให้ D_2 นำกระแสและ D_1 จะไม่นำกระแส กระแสจะไหลจากโหนด A ผ่าน R_2 และ D_2 สู่อเอาต์พุตของออปแอมป์ตัวที่ 1 กำเนิดสัญญาณสัญญาณตกคร่อม R_2 สัญญาณที่ตกคร่อม R_2 คือแรงดันที่จุด B และเป็นอินพุตของออปแอมป์ตัวที่ 2 แรงดันที่จุด B เขียนได้คือ

$$V_B = -\frac{R_2}{R_1} (-V_{in}) \quad (3.5)$$

แรงดันอินพุตซีกลบอีกส่วนจะป้อนผ่าน R_4 กลายเป็นอินพุตให้กับออปแอมป์ตัวที่ 2 โดยออปแอมป์ตัวที่ 2 จะทำหน้าที่เป็นวงจรรวมสัญญาณ แบบกลับขั้วสัญญาณ โดยแรงดันเอาต์พุตสามารถแสดงได้คือ

$$V_{out} = -\left(\frac{R_5}{R_4} (-V_{in}) + \frac{R_5}{R_3} V_B\right) \quad (3.6)$$

เมื่อกำหนดให้ $R_1=R_2=R_4=R_5$ และ $R_3=0.5R_1$ แรงดันเอาต์พุตเมื่ออินพุตเป็นสัญญาณซีกลบจะเท่าสามารถกำหนดได้คือ

$$V_{out} = -V_{in} \quad (3.7)$$

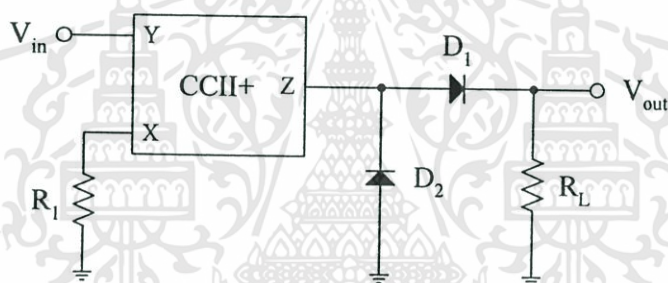
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ดังนั้นแรงดันเอาต์พุทของวงจรสามารถเขียนได้ว่า

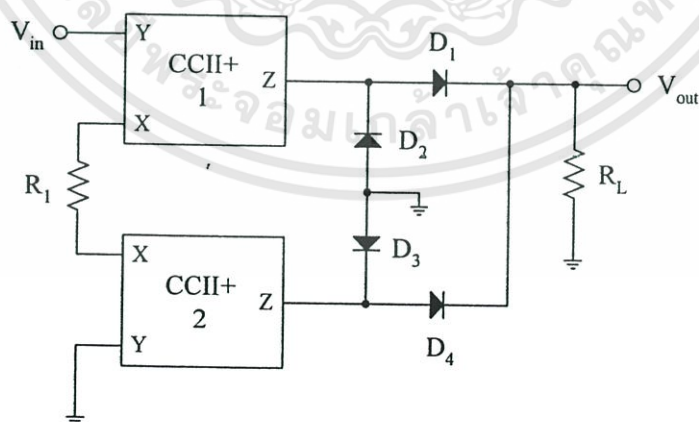
$$\begin{aligned} V_{in} > 0; & V_{out} = -V_{in} \\ V_{in} < 0; & V_{out} = V_{in} \end{aligned} \quad (3.8)$$

ซึ่งแสดงได้ว่าเอาต์พุทของวงจรเป็นแรงดันแบบเต็มคลื่น

จากวงจรเรียงกระแสในรูปที่ 3.4 และ 3.5 จะเห็นว่าวงจรใช้ออปแอมป์และไดโอดมาสร้างเป็นวงจรเรียงกระแสแบบเต็มตรง แต่ข้อเสียของออปแอมป์คือมีค่า GBW (Gain Bandwidth Product) ของออปแอมป์จะเป็นพารามิเตอร์ที่จำกัดการทำงานที่ความถี่สูงของวงจรและปัญหาที่เกิดขึ้นจากช่วงนำกระแสและหยุดนำกระแสของไดโอดและออปแอมป์ซึ่งทำให้เกิดความผิดพลาดในช่วงการเปลี่ยนแปลงเข้าใกล้ศูนย์ (zero crossing) ดังนั้นจึงได้มีการนำเสนอวงจรเรียงกระแสโดยใช้วงจรสายพานกระแสและไดโอดดังแสดงในรูปที่ 3.6 และ 3.7



รูปที่ 3.6 วงจรเรียงกระแสครึ่งคลื่นแบบเต็มตรงใช้วงจรสายพานกระแส



รูปที่ 3.7 วงจรเรียงกระแสเต็มคลื่นแบบเต็มตรงด้วยวงจรสายพานกระแส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 3.6 แสดงวงจรเรียงกระแสครึ่งคลื่นแบบเที่ยงตรงโดยใช้วงจรสายพานกระแสหนึ่งตัว ไคโอดสองตัวและตัวต้านทานสองตัว ตัวต้านทาน R_1 ทำงานร่วมกับวงจรสายพานกระแสเป็นวงจรเปลี่ยนแรงดันเป็นกระแส จากคุณสมบัติของวงจรสายพานกระแส แรงดันที่ขั้ว X จะเท่ากับแรงดันที่ขั้ว Y และกระแสที่ขั้ว Z จะเท่ากับกระแสที่ขั้ว X ดังนั้นจะสามารถเขียนสมการได้ว่า

$$I_z = \frac{V_{in}}{R_1} \quad (3.9)$$

เมื่ออินพุตมีแรงดันซีกบวกป้อนเข้ามา D_1 จะนำกระแส และ D_2 จะหยุดนำกระแส กระแสเอาต์พุตของวงจรสายพานกระแสจะไหลผ่าน D_1 และ R_L ทำให้มีแรงดันซีกบวกปรากฏตกคร่อมที่ R_L และเมื่ออินพุตเป็นแรงดันซีกลบ D_1 จะหยุดนำกระแส ในขณะที่ D_2 นำกระแส ดังนั้นแรงดันซีกลบจะไหลผ่าน D_2 ลงกราวด์ ดังนั้นจึงไม่มีแรงดันซีกลบไปปรากฏตกคร่อม R_L ถ้ากำหนด $R_L = R_1$ จากทั้งสองกรณีสามารถเขียนสมการได้คือ

$$\begin{aligned} V_{in} > 0; V_{out} &= I_{out} R_L = \frac{V_{in}}{R_1} R_L = V_{in} \\ V_{in} < 0; V_{out} &= 0 \end{aligned} \quad (3.10)$$

รูปที่ 3.7 แสดงวงจรเรียงกระแสแบบเที่ยงตรงโดยใช้วงจรสายพานกระแสสองตัว ไคโอดสี่ตัวและตัวต้านทานสองตัวได้นำเสนอใน [7] จากวงจรในรูปที่ 3.7 วงจรสายพานกระแสและตัวต้านทาน R_1 เป็นตัวแปลงแรงดันเป็นกระแส สัญญาณที่เอาต์พุตของวงจรสายพานกระแสจะมีเฟสแตกต่างกัน 180° ซึ่งความสัมพันธ์สามารถเขียนได้ว่า

$$\begin{aligned} V_{in} > 0; I_z &= \frac{V_{in}}{R_1} \\ V_{in} < 0; I_z &= -\frac{V_{in}}{R_1} \end{aligned} \quad (3.11)$$

การทำงานของวงจรสามารถอธิบายได้ดังนี้ เมื่อสัญญาณอินพุตซีกบวกถูกป้อนเข้ามาทำให้ D_1 และ D_3 นำกระแส ส่วน D_2 และ D_4 จะหยุดนำกระแส กระแสเอาต์พุตของวงจรสายพานกระแสตัวที่ 1 (CCII1) จะไหลผ่าน D_1 และ R_L ผลก็คือมีแรงดันซีกบวกไปตกคร่อม R_L ในขณะที่กระแสเอาต์พุตของวงจรสายพานกระแสตัวที่ 2 (CCII2) จะไหลผ่าน D_3 ลงกราวด์ ต่อมาเมื่ออินพุตเป็นแรงดันซีกบวก ทำให้ D_1 และ D_3 ไม่นำกระแสในขณะที่ D_2 และ D_4 นำกระแสแทน เป็นผลทำให้กระแสเอาต์พุตของ CCII2 ไหลผ่าน D_4 และ R_L ในกรณีนี้จะมีแรงดันซีกบวกไปปรากฏที่ R_L อีกครั้ง ส่วนเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กระแสที่เอาต์พุต CCII1 จะไหลผ่าน D_2 ลงกราวด์ ตัวต้านทาน R_L จะทำหน้าที่เปลี่ยนกระแสเป็นแรงดัน ถ้ากำหนดให้ $R_L=R_1$ จะสามารถเขียนสมการได้คือ

$$\begin{aligned} V_{in} > 0; I_{out}R_L &= \frac{V_{in}}{R_1}R_L = V_{in} \\ V_{in} < 0; I_{out}R_L &= -\frac{V_{in}}{R_1}R_L = -V_{in} \end{aligned} \quad (3.12)$$

ดังนั้นสมการที่ (3.12) จึงแสดงคุณสมบัติของวงจรเรียงกระแสแบบเต็มคลื่นที่แสดงในรูปที่ 3.7

3.5 ตัวต้านทานแบบมอส

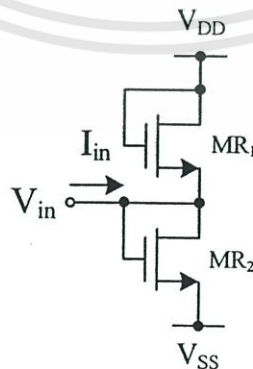
ตัวต้านทานสามารถสร้างได้โดยใช้มอสทรานซิสเตอร์ชนิด NMOS สองตัวซึ่งแสดงได้ดังรูปที่ 3.8 [19] การทำงานของวงจรสามารถอธิบายได้ดังนี้ สมมติว่ามอสทรานซิสเตอร์ MR1 และ MR2 มีคุณสมบัติเหมือนกันทุกประการ เมื่อกระแสอินพุตถูกป้อนเข้าที่โนอินพุต กระแสที่ไหลผ่านมอสทรานซิสเตอร์ MR1 และ MR2 สามารถแสดงได้

$$I_{D(MR1)} = \frac{K}{2}(V_{DD} - V_{in} - V_T)^2 \quad (3.13)$$

และ

$$I_{D(MR2)} = \frac{K}{2}(V_{in} - V_{SS} - V_T)^2 \quad (3.14)$$

เมื่อ $K=\mu C_{ox}(W/L)$ จากรูปที่ 3.8 เมื่อ $I_{D(MR1)}+I_{in}=I_{D(MR2)}$ ดังนั้นเมื่อใช้ความสัมพันธ์ $(a+b)^2-(a-b)^2=4ab$ และทฤษฎี KCL ของเคอร์ชอฟฟ์ จะได้สมการคือ



รูปที่ 3.8 ตัวต้านทานแบบมอส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$V_{in} = \frac{I_{D(MR2)} - I_{D(MR1)}}{2K(V_{DD} - V_T)} = \frac{I_{in}}{2K(V_{DD} - V_T)} \quad (3.15)$$

เมื่อกำหนด $V_{DD} = -V_{SS}$ ค่าความต้านทานจะสามารถกำหนดได้คือ [19]

$$R_{eq} = \frac{1}{2K(V_{DD} - V_T)} \quad (3.16)$$

จากสมการที่ (3.16) จะเห็นว่าค่าความต้านทานสามารถกำหนดได้จากค่า W/L ของมอสและแหล่งจ่ายแรงดัน V_{DD}

3.6 การแปลงค่า RMS เป็นสัญญาณ DC

การแปลงค่า RMS (Root-Mean-Square) เป็นสัญญาณ DC ของสัญญาณแรงดันหรือกระแสคือวงจรหนึ่งที่สำคัญที่นำมาใช้งานในการวัดแบบอิเล็กทรอนิกส์ ค่า RMS ของสัญญาณใดๆ สามารถหาค่าได้โดยการคำนวณจากรูปคลื่นหรือการหาค่าเฉลี่ยของรูปคลื่นเหล่านั้นโดยตรง วงจรแปลงค่า RMS เป็นสัญญาณ DC สามารถสร้างขึ้นได้จากวงจรพื้นฐานหลายวงจร ยกตัวอย่างเช่น ใช้ วงจรคูณและหารสัญญาณ วงจรกรองความถี่ต่ำผ่าน วงจรรากที่สอง สร้างเป็นวงจรแปลงค่า RMS เป็นสัญญาณ DC หรือใช้วงจรเรียงกระแสแบบเต็มคลื่นและวงจรกรองความถี่ต่ำผ่าน เป็นต้น สำหรับในวิทยานิพนธ์นี้จะนำเอาวงจรเรียงกระแสที่นำเสนอมาประยุกต์ใช้งานเป็นวงจรแปลงค่า RMS เป็นสัญญาณ DC การคำนวณหาค่า RMS จากสัญญาณรูปคลื่นชานซ์สามารถหาค่าได้ดังนี้ ค่าเฉลี่ยของขนาดสัญญาณแรงดันหรือกระแสสามารถกำหนดได้คือ

$$S_{avg} = \frac{1}{T} \int_0^T |S(t)| dt \quad (3.17)$$

เมื่อ $S(t)$ คือสัญญาณไฟสลับ T คือช่วงเวลา และ S_{avg} คือค่าเฉลี่ยของสัญญาณ $S(t)$ ที่ถูกเรียงกระแส ซึ่งสามารถอธิบายได้โดยกระบวนการคือ สมมติว่าสัญญาณไฟสลับที่เข้ามาถูกเรียงกระแสโดย วงจรเรียงกระแส สัญญาณที่ถูกเรียงกระแสจะถูกกรองโดยวงจรกรองความถี่ต่ำผ่าน เพื่อให้ได้สัญญาณไฟกระแสตรงที่แน่นอน สำหรับในกรณีสัญญาณรูปคลื่นชานซ์เราจะเขียนได้ $S(t) = S_m \sin(2\pi ft)$ เมื่อ S_m คือค่าขนาดสูงสุด $f = 1/T$ คือความถี่ และเมื่อแทนลงในสมการที่ (3.17) และทำการอินทิเกรตก็จะได้สมการค่าเฉลี่ยคือ

$$S_{avg} = \frac{2}{\pi} S_m = 0.637 S_m \quad (3.18)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ดังนั้นค่า RMS สามารถเขียนได้

$$S_{rms} = \sqrt{\frac{1}{T} \int_0^T S^2(t) dt} \quad (3.19)$$

เมื่อแทนค่า $S(t) = S_m \sin(2\pi ft)$ จะคำนวณหาค่าได้คือ

$$S_{rms} = \frac{1}{\sqrt{2}} S_m = 0.707 S_m \quad (3.20)$$

เมื่อเทียบระหว่างสมการที่ (3.19) และ (3.20) จะได้

$$\frac{S_{rms}}{S_{avg}} = \frac{\pi}{2\sqrt{2}} \approx 1.11 \quad (3.21)$$

จากสมการที่ (3.21) เป็นค่าที่ต้องการเพื่อกำหนด S_{rms} จาก S_{avg}

3.7 สรุป

วงจรย่อยต่างๆ และหลักการของการเรียงกระแสแบบที่ขงตรงที่กล่าวมาคือวงจรพื้นฐาน และหลักการที่จะนำมาประยุกต์ใช้ในการออกแบบวงจรเรียงกระแสแบบหลายหน้าที่ ในการออกแบบวงจรเรียงกระแสแบบหลายหน้าที่ในวิทยานิพนธ์นี้จะใช้วงจรย่อยเหล่านี้มาเป็นพื้นฐาน ซึ่งจะได้มีการนำเสนอในบทต่อไป

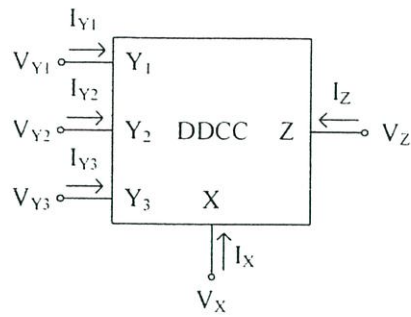
บทที่ 4

วงจรเรียงกระแสเต็มคลื่นที่นำเสนอ

4.1 บทนำ

วงจรเรียงกระแสแบบที่ตรงเป็นวงจรที่มีความสำคัญที่สามารถนำมาประยุกต์ใช้งานได้ ในเครื่องมือวัดไฟฟ้ากระแสสลับ เป็นตัวคีมอคูเลเตอร์ในภาค RF ของเครื่องรับวิทยุ สร้าง สัญญาณกำลังสองของสัญญาณรูปคลื่นสามเหลี่ยม ตัวแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้า กระแสตรง วงจรเรียงกระแสแบบที่ตรงเป็นวงจรที่ออกแบบเพื่อสามารถเรียงกระแสสัญญาณ ขนาดเล็กซึ่งไดโอดไม่สามารถทำงานได้เพราะถ้าไดโอดจะทำงานได้ต้องมีแรงดันตกคร่อมตัวมัน 0.3V สำหรับชนิดเยอรมาเนียมและตกคร่อม 0.6V สำหรับชนิดซิลิคอน ที่ผ่านมามีวงจรเรียงกระแส ที่สามารถเรียงกระแสสัญญาณขนาดเล็กเผยแพร่ไว้ในวารสารต่างๆ มากมาย ยกตัวอย่าง เช่น วงจร เรียงกระแสใช้อุปกรณ์ ไดโอดและตัวต้านทาน แต่ปัญหาสำคัญของวงจรเรียงกระแสที่ใช้อุป กรณ์และไดโอดคือระหว่างช่วงหยุดนำกระแสและนำกระแสของไดโอด ออปแอมป์จะต้องกินตัว ด้วยสัญญาณขนาดเล็ก dv/dt ที่จำกัด ผลก็คือจะเกิดความเพี้ยนที่บริเวณ zero Crossing ของสัญญาณ อินพุต นอกจากนี้วงจรเรียงกระแสที่ใช้อุปกรณ์ไม่สามารถทำงานที่ความถี่สูงได้เนื่องจากถูก จำกัดจากค่า GBW ในตัวออปแอมป์เอง ยิ่งไปกว่านั้นวงจรเรียงกระแสที่ใช้อุปกรณ์และตัว ต้านทานไม่เหมาะกับการนำไปสร้างเป็นวงจรรวม วงจรสายพานกระแสเป็นวงจรที่มีคุณสมบัติมี ค่าอัตราการใช้สูง มีแบนด์วิดท์กว้างเมื่อเปรียบเทียบกับออปแอมป์ ดังนั้นจึงทำให้วงจรสายพาน กระแสได้รับความนิยมสำหรับวงจรรวมสมัยใหม่ ที่ผ่านมามีวงจรสายพานกระแสได้ถูกนำมาสร้าง วงจรเรียงกระแสโดยใช้อุปกรณ์ต่างกันดังนี้ ใช้ไดโอดสี่ตัวตัวต้านทานสองตัวต่อร่วมกับวงจร สายพานกระแสสองวงจร ใช้วงจรสะท้อนกระแสหลายวงจรและตัวต้านทานสองตัวต่อร่วมกับ วงจรสายพานกระแสหนึ่งวงจร ใช้วงจรสายพานกระแสสามวงจรต่อร่วมกับตัวต้านทาน ใช้วงจร สายพานกระแสสองวงจรต่อร่วมกับมอสทรานซิสเตอร์สามตัว โดยรายละเอียดได้กล่าวไปแล้วใน บทที่ 1

วิทยานิพนธ์นี้นำเสนอวงจรเรียงกระแสเต็มคลื่นที่ใช้วงจร DDCC เพียงสองวงจรเท่านั้น วงจรที่นำเสนอทำงานแบบสัญญาณแรงดันที่มีอินพุตอิมพีแดนซ์สูงและเอาต์พุตอิมพีแดนซ์ต่ำซึ่ง สามารถต่อกับโหลดค่าใดๆ โดยไม่ต้องการวงจรบัฟเฟอร์ใดๆ วงจรเหมาะกับการนำไปสร้างเป็น วงจรรวมด้วยซีมอส คุณสมบัติของวงจรมีเสถียรภาพทางอุณหภูมิที่ดี



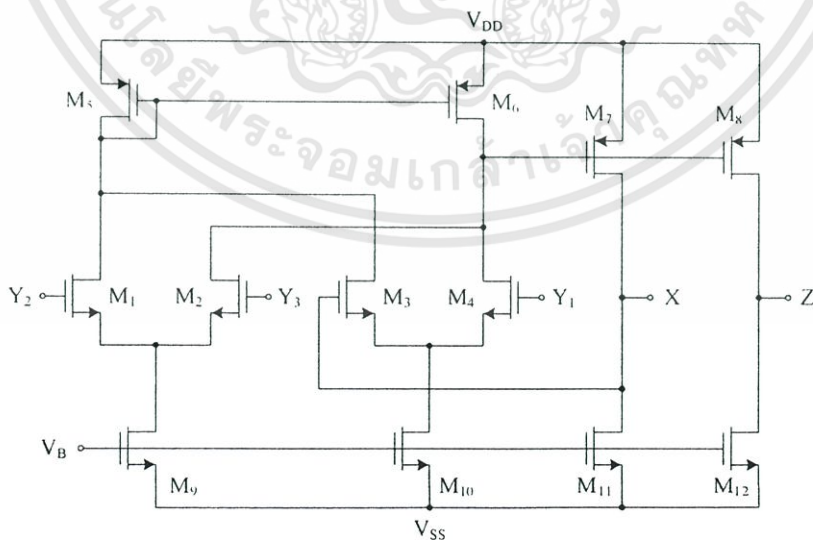
รูปที่ 4.1 สัญลักษณ์วงจร DDCC

4.2 วงจรเรียงกระแสเต็มคลื่นที่นำเสนอ

วงจรเรียงกระแสเต็มคลื่นที่นำเสนอสืบสร้างจากวงจร DDCC สองวงจร คุณสมบัติอินพุตและเอาต์พุตของวงจร DDCC สามารถเขียนได้คือ

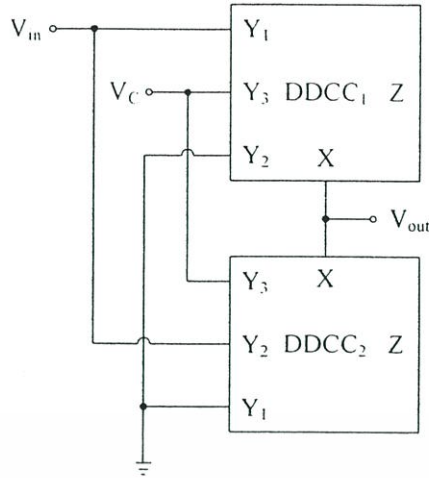
$$\begin{pmatrix} V_X \\ I_{Y1} \\ I_{Y2} \\ I_{Y3} \\ I_Z \end{pmatrix} = \begin{pmatrix} 1 & -1 & 1 & 0 \\ 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 1 \end{pmatrix} \begin{pmatrix} V_{Y1} \\ V_{Y2} \\ V_{Y3} \\ I_X \end{pmatrix} \quad (4.1)$$

วงจร DDCC สร้างจากมอสทรานซิสเตอร์สามารถแสดงได้ดังรูปที่ 4.2 และถ้าต้องการวงจร DDCC หลายเอาต์พุตสามารถทำได้โดยค่อขนานทางเอาต์พุตด้วยทรานซิสเตอร์ที่ต่อแบบคอมพลีเมนทารี



รูปที่ 4.2 วงจร DDCC ที่สร้างจากมอสทรานซิสเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.3 วงจรเรียงกระแสเต็มคลื่นที่นำเสนอ

รูปที่ 4.3 แสดงวงจรเรียงกระแสเต็มคลื่นที่นำเสนอ จากรูปจะเห็นได้ว่าวงจรที่นำเสนอใช้วงจร DDCC เพียงสองวงจรเท่านั้น ขั้ว X ของวงจร DDCC₁ จะถูกต่อเข้ากับขั้ว X ของวงจร DDCC₂ และจะกลายเป็นเอาต์พุต อินพุต V_{in} จะถูกต่ออยู่ที่ขั้ว Y₁ และ Y₂ ของวงจร DDCC₁ และ DDCC₂ ตามลำดับ ดังนั้นวงจร DDCC₁ จะทำงานเป็นวงจรตามแรงดัน (Voltage Follower) แบบไม่กลับขั้ว สัญญาณส่วนวงจร DDCC₂ จะทำงานเป็นวงจรตามแรงดันแบบกลับขั้วสัญญาณ โดยวงจรตามแรงดันทั้งสองต่อแบบขนานกัน การทำงานของวงจรเรียงกระแสเต็มคลื่นในรูปที่ 4.3 สามารถอธิบายได้ดังนี้ ในกรณีที่ $V_{in} > 0$ วงจร DDCC₁ ทำงาน ทำให้มีสัญญาณซีกบวกไปปรากฏที่เอาต์พุต V_{out} ซึ่งทำให้วงจร DDCC₂ อิมิตัว ต่อมาถ้า $V_{in} < 0$ วงจร DDCC₂ จะทำงาน แต่เนื่องจาก DDCC₂ ทำงานเป็นวงจรตามแรงดันแบบกลับขั้วสัญญาณจึงทำให้สัญญาณซีกบวกซีกที่สองไปปรากฏที่เอาต์พุต V_{out} อีกครั้งหนึ่ง ในกรณีวงจร DDCC₁ อิมิตัว จากหลักการทำงานที่อธิบายจะสามารถเขียนเป็นสมการได้ว่า

$$\left. \begin{array}{l} V_{in} > 0 ; V_{out} = V_{in} : DVCC_1 = \text{on}, DVCC_2 = \text{off} \\ V_{in} < 0 ; V_{out} = -V_{in} : DVCC_2 = \text{on}, DVCC_1 = \text{off} \end{array} \right\} \quad (4.2)$$

จากสมการที่ (4.2) จะสามารถเขียนเป็นสมการสุดท้ายได้คือ

$$V_{out} = |V_{in}| \quad (4.3)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการที่ (4.3) สามารถแสดงได้ว่าวงจรในรูปที่ 4.3 เป็นวงจรเรียงกระแสแบบเต็มคลื่นที่ไม่มีผลกระทบจากการเปลี่ยนแปลงของอุณหภูมิ จากรูปที่ 4.3 จะเห็นได้ว่าในกรณีที่มีแรงดันอินพุตที่ปรากฏที่เอาต์พุตจะสามารถชดเชยได้โดยไบอัสแรงดัน DC ด้วยแรงดัน V_c

ถ้าสมมุติว่า α_1 คือค่า voltage tracking error ระหว่างขั้ว Y_1 และ X ส่วน α_2 คือค่า voltage tracking error ระหว่างขั้ว Y_2 และ X สมการที่ (4.2) สามารถเขียนใหม่ได้คือ

$$\left. \begin{array}{l} V_{in} > 0 ; V_{out} = \alpha_1 V_{in} \\ V_{in} < 0 ; V_{out} = -\alpha_2 V_{in} \end{array} \right\} \quad (4.4)$$

ซึ่งสามารถแสดงได้ว่าค่า voltage tracking error จะมีผลทำให้ขนาดของสัญญาณเอาต์พุตเล็กกว่าขนาดสัญญาณอินพุตเมื่อ $\alpha_1 = 1 - \varepsilon_1$, $|\varepsilon_1| \ll 1$ และ $\alpha_2 = 1 - \varepsilon_2$, $|\varepsilon_2| \ll 1$

4.3 การวิเคราะห์คุณสมบัติของวงจร

จากการออกแบบวงจรเรียงกระแสที่ผ่านมาจะสมมติว่าวงจร DDCC มีคุณสมบัติเป็นอุดมคติ แต่ในทางปฏิบัติจะไม่เป็นเช่นนั้นเพราะมีค่าที่ไม่เป็นอุดมคติหลายค่าที่จะต้องพิจารณา ความสัมพันธ์ระหว่างแรงดัน V_{Y1} , V_{Y2} , V_{Y3} และ V_X สามารถหาค่าได้ด้วยการวิเคราะห์สัญญาณขนาดเล็กเมื่อพิจารณาวงจร DDCC ที่แสดงในรูปที่ 4.2 โดยสมมติว่าทรานซิสเตอร์ทำงานในย่านอิมิตัวโดยมีโครงสร้าง (Body) ต่ออยู่กับซอร์สและทรานซิสเตอร์ที่ต่อเป็นวงจรคิฟเฟอเรนเชียลทั้งสี่ตัว (M_1 - M_4) มีคุณสมบัติเหมือนกันทุกประการ ดังนั้นจะสามารถแสดงสมการความสัมพันธ์ระหว่างแรงดัน V_{Y1} , V_{Y2} , V_{Y3} และ V_X ที่ไม่เป็นอุดมคติได้คือ [18]

$$V_X = \frac{g_{m7}g_{meq}}{g_{m7}g_{meq} + (g_{d12} + g_{d34} + g_{d6})(g_{d7} + g_{d11})} \times (V_{Y1} - V_{Y2} + V_{Y3}) \quad (4.5)$$

เมื่อ

$$g_{meq} = \frac{2g_{m1}g_{m2}}{g_{d1} + g_{d2}} = \frac{2g_{m3}g_{m4}}{g_{d3} + g_{d4}}$$

$$g_{d12} = \frac{2g_{d1}g_{d2}}{g_{d1} + g_{d2}}$$

$$g_{d34} = \frac{2g_{d3}g_{d4}}{g_{d3} + g_{d4}}$$

โดยที่ g_{di} คือค่าความนำที่ขาเดรนของ M_i และ g_{mi} คือค่าทรานส์คอนดักแตนซ์ของ M_i

ดังนั้นค่า voltage tracking error (α_1 และ α_2) จะสามารถประมาณได้คือ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\alpha_1 = \alpha_2 = \frac{g_{m7}g_{meq}}{g_{m7}g_{meq} + (g_{d12} + g_{d34} + g_{d6})(g_{d7} + g_{d11})} \quad (4.6)$$

ในขณะที่ค่าความต้านทานที่ขั้ว X (r_x) สามารถกำหนดได้คือ [18]

$$r_x = \frac{(g_{m3} + g_{m4})(g_{d12} + g_{d34} + g_{d6})}{g_{m7}g_{meq}} \quad (4.7)$$

ส่วนค่าความต้านทานที่ขั้ว Z (r_z) สามารถกำหนดได้คือ [18]

$$r_z \approx \frac{1}{g_{d8} + g_{d12}} \quad (4.8)$$

จากสมการที่ (4.7) และ (4.8) สมมุติค่าที่ได้จากการจำลองการทำงานคือ

$$g_{m1} = g_{m2} = g_{m3} = g_{m4} = 1.18 \times 10^{-4} \text{ A/V}^2$$

$$g_{m7} = 5.19 \times 10^{-4} \text{ A/V}^2$$

$$g_{d11} = g_{d12} = 2.64 \times 10^{-7} \text{ A/V}^2$$

$$g_{d3} = 2.63 \times 10^{-7} \text{ A/V}^2$$

$$g_{d4} = 2.66 \times 10^{-7} \text{ A/V}^2$$

$$g_{d6} = 106 \times 10^{-6} \text{ A/V}^2$$

$$g_{d8} = 2.55 \times 10^{-6} \text{ A/V}^2$$

$$g_{d12} = 7.48 \times 10^{-7} \text{ A/V}^2$$

ค่าความต้านทาน r_x มีค่าประมาณ 26Ω และค่าความต้านทาน r_z มีค่าประมาณ $300k\Omega$

4.4 การจำลองการทำงาน

วงจรเรียงกระแสที่นำเสนอในรูปที่ 4.3 จะถูกจำลองการทำงานจะใช้โปรแกรม PSpice โดยใช้พารามิเตอร์ $0.5\mu\text{m}$ ดังแสดงในตารางที่ 4.1 และกำหนดค่า W/L ของมอสทรานซิสเตอร์ดังแสดงในตารางที่ 4.2 แหล่งจ่ายแรงดันกำหนด $\pm 2.5\text{V}$ และแรงดันไบอัส V_B เท่ากับ -1.7V

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.1 ค่าพารามิเตอร์ 0.5 μm ที่ใช้ในการจำลองการทำงาน

.MODEL NMOS LEVEL=3 UO=460.5 TOX=1.0E-8 TPG=1 VTO=+0.62 JS=1.08E-6 XJ=0.15U RS=417 RSH=2.73 LD=0.04U VMAX=130E3 NSUB=1.71E17 PB=0.761 ETA=0.00 THETA=0.129 PHI=0.905 GAMMA=0.69 KAPPA=0.10 CJ=76.4E-5 MJ=0.357 CJSW=5.68E-10 MJSW=0.302 CGSO=1.38E-10 CGDO=1.38E-10 CGBO=3.45E-10 KF=3.07E-28 AF=1 WD=+0.11U DELTA=+0.42 NFS=1.2E11 DELL=0U LIS=2 ISTMP=10 TT=0.1E-9
.MODEL PMOS LEVEL=3 UO=100 TOX=1.0E-8 TPG=1 VTO=-0.58 JS=0.38E-6 XJ=0.10U RS=886 RSH=1.81 LD=0.03U VMAX=113E3 NSUB=2.08E17 PB=0.911 ETA=00 THETA=0.120 PHI=0.905 GAMMA=0.76 KAPPA=2 CJ=85E-5 MJ=0.429 CJSW=4.67E-10 MJSW=0.631 CGSO=1.38E-10 CGDO=1.38E-10 CGBO=3.45E-10 KF=1.08E-29 AF=1 WD=+0.14U DELTA=0.81 NFS=0.52E11 DELL=0U LIS=2 ISTMP=10 TT=0.1E-9

ตารางที่ 4.2 ค่า W/L ของทรานซิสเตอร์ของวงจร DDCC

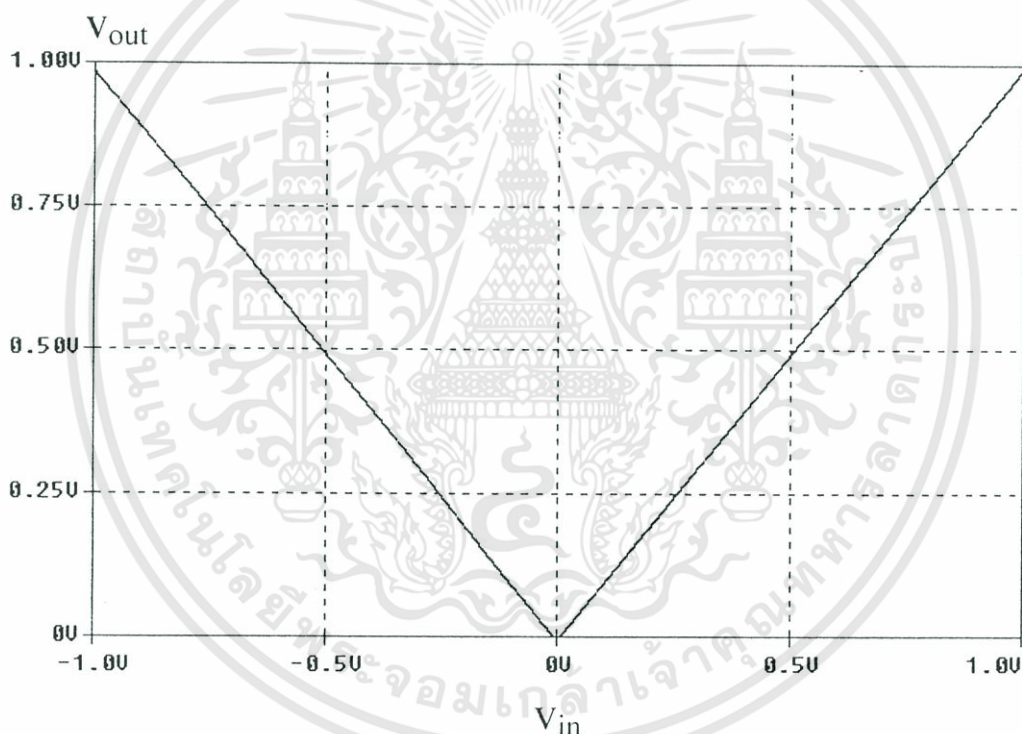
ทรานซิสเตอร์	W/L (μm)
M1-M4	1.6/1
M5-M6	8/1
M7-M8	20/1
M9-M10	29/1
M11-M12	90/1

รูปที่ 4.4 แสดงคุณสมบัติทาง DC ของวงจรเรียงกระแสเต็มคลื่นที่นำเสนอ จากผลการจำลองช่วงปฏิบัติงานทางอินพุตของวงจรวัดได้ -1V ถึง $+1\text{V}$ ซึ่งหมายความว่าอินพุตขนาดใหญ่ที่สุดที่สามารถป้อนให้กับวงจรคือ 1V_p รูปที่ 4.5 แสดงภาพขยายรูปที่ 4.4 ที่บริเวณสัญญาณอินพุตมีค่าเข้าใกล้ศูนย์ จากรูปค่าความป้าน (blunt) ของอินพุตมีค่าประมาณ -9mV และ $+9\text{mV}$ และที่อินพุตเท่ากับ 0V สัญญาณเอาต์พุตประมาณ 0mV ซึ่งสามารถเป็นไปได้โดยการค่าแรงดันไบอัส V_C ซึ่งในการจำลองการทำงานกำหนดค่าเท่ากับ 1.6mV จากรูปสามารถกำหนดได้ว่าสัญญาณอินพุตที่ป้อนให้กับวงจรต้องมีค่ามากกว่า $18\text{mV}_{\text{peak}}$ รูปที่ 4.6 ถึง 4.8 แสดงการทำงานของวงจรในรูปที่ 4.3 เมื่อป้อนสัญญาณชาน์ความถี่ 1MHz ขนาด $500\text{mV}_{\text{peak}}$ $200\text{mV}_{\text{peak}}$ และ $50\text{mV}_{\text{peak}}$ ตามลำดับ เข้าที่อินพุต V_{in} จากผลการจำลองการทำงานสามารถแสดงได้ว่าวงจรเรียงกระแสเต็มคลื่นที่นำเสนอ

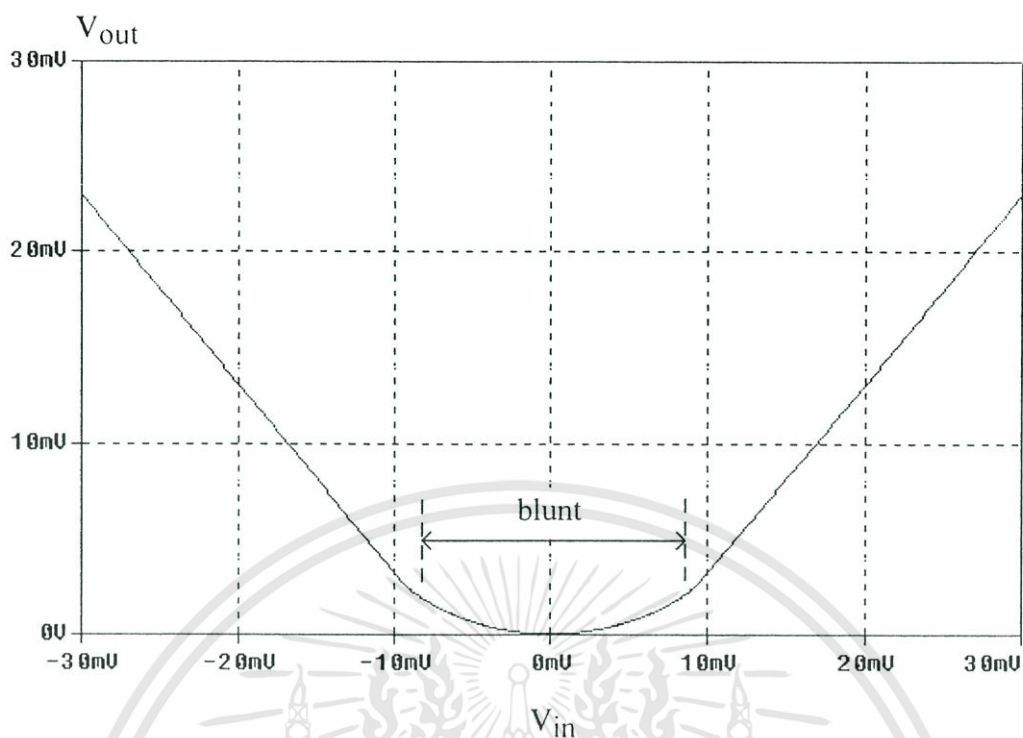
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สามารถเรียงกระแสได้ที่สัญญาณขนาดต่ำกว่าแรงดันแทรกโฮลของไดโอด (0.3V สำหรับชนิดเยอรมานียม) ได้เป็นอย่างดี จากรูปที่ 4.8 สามารถแสดงได้ว่าวงจรสามารถเรียงกระแสที่สัญญาณขนาด $50\text{mV}_{\text{peak}}$ ได้โดยมีขนาดทางเอาต์พุตเล็กกว่าสัญญาณอินพุตประมาณ 5mV ซึ่งมีสาเหตุมาจากอัตราการขยายของวงจร DDCS ที่ความถี่สูงมีค่าลดลงเมื่อความถี่สูงขึ้น ขนาดของสัญญาณเอาต์พุตที่มีขนาดเล็กกลงไปสามารถแก้ไขได้โดยใช้วงจรขยายสัญญาณมาขยายสัญญาณก่อนนำไปใช้งาน

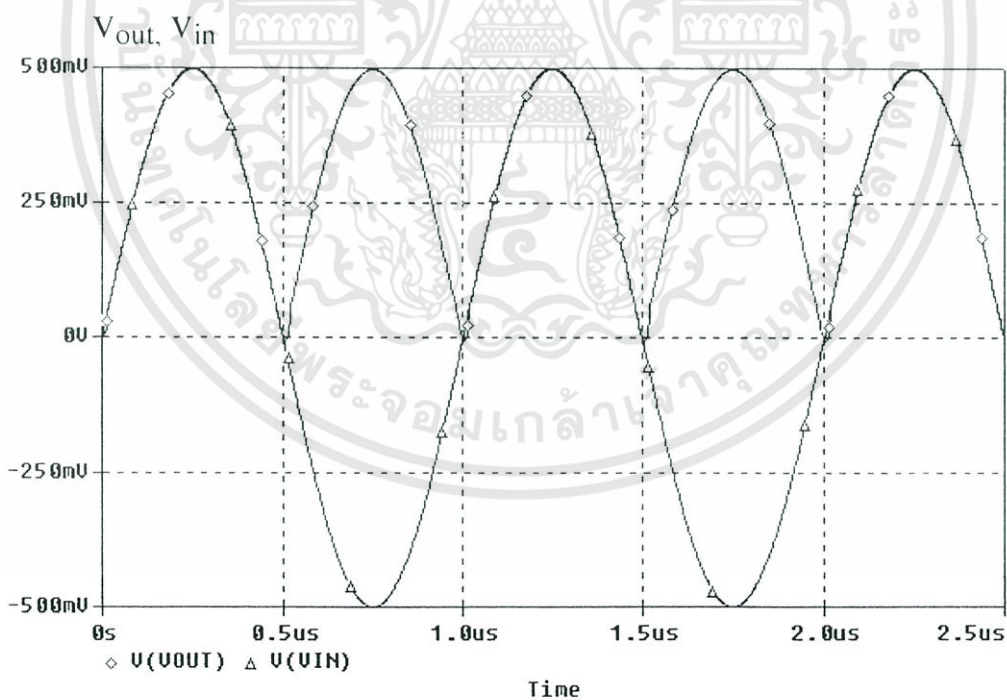
เพื่อแสดงถึงประสิทธิภาพความเที่ยงตรงของวงจร จึงป้อนสัญญาณรูปคลื่นไซน์ความถี่ 1MHz ขนาด $25\text{mV}_{\text{peak}}$ เข้าที่อินพุต V_{in} ของวงจรในรูปที่ 4.3 ผลการจำลองแสดงได้ดังรูปที่ 4.9 จากผลการจำลอง ขนาดสัญญาณทางเอาต์พุตเล็กกว่าสัญญาณอินพุตประมาณ 7mV รูปที่ 4.10 แสดงผลการตอบสนองความถี่ของวงจรเมื่อป้อนสัญญาณ AC ความถี่ค่าต่างๆ เข้าที่อินพุต จากผลการจำลอง ที่ค่า -3dB วัดความถี่ได้ 370MHz



รูปที่ 4.4 คุณสมบัติทาง DC ของวงจรเรียงกระแสที่นำเสนอ

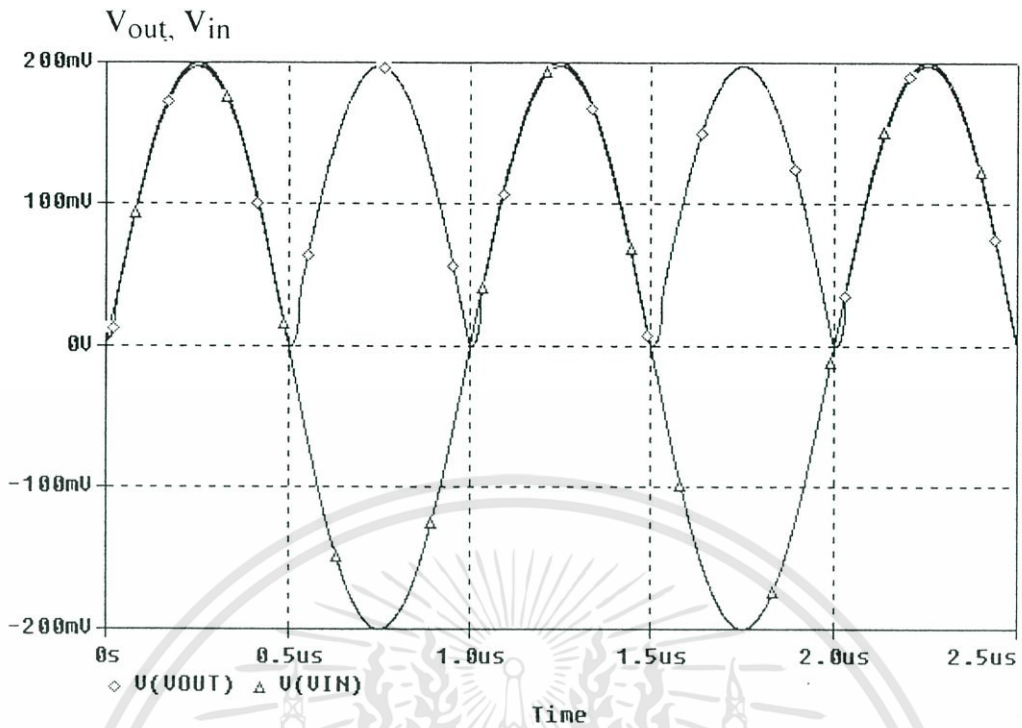


รูปที่ 4.5 ภาพขยายที่บริเวณ Zero Crossing ของรูปที่ 4.4

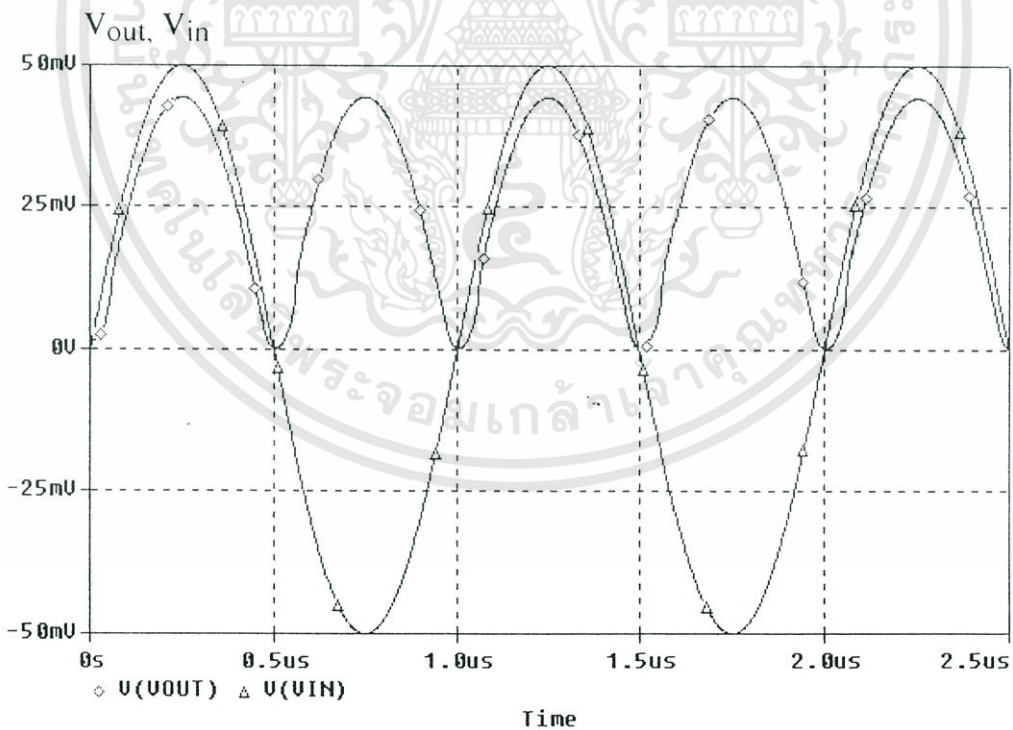


รูปที่ 4.6 การทำงานของวงจรเรขาคณิตที่ความถี่ 1MHz ขนาด $500\text{mV}_{\text{peak}}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

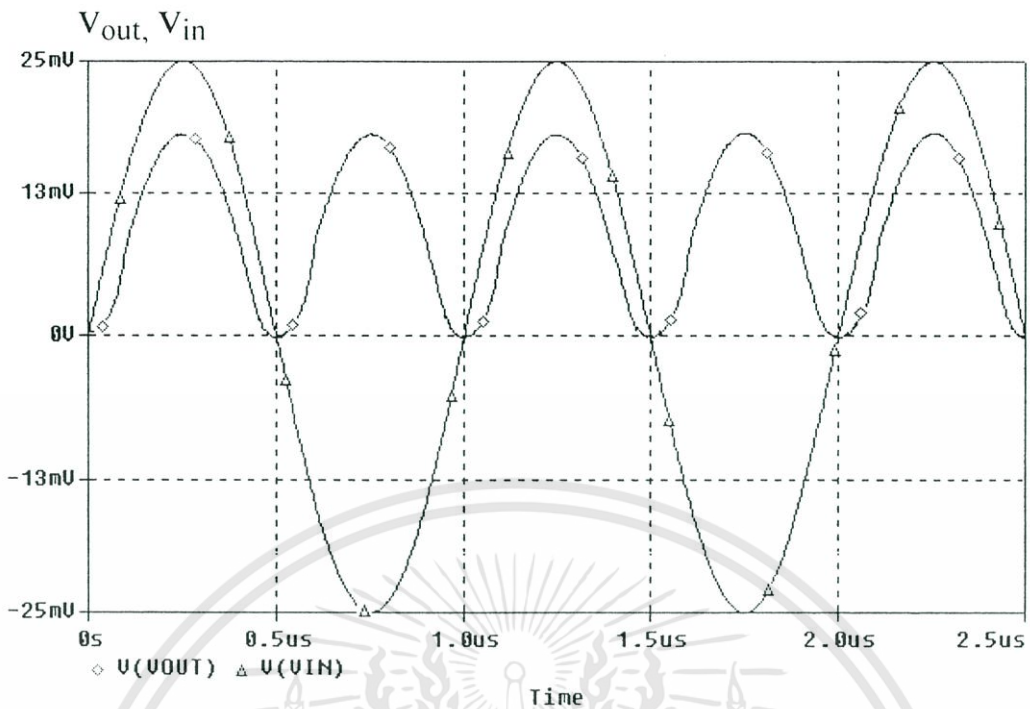


รูปที่ 4.7 การทำงานของวงจรเรียงกระแสเต็มคลื่นที่ความถี่ 1MHz ขนาด $200\text{mV}_{\text{peak}}$

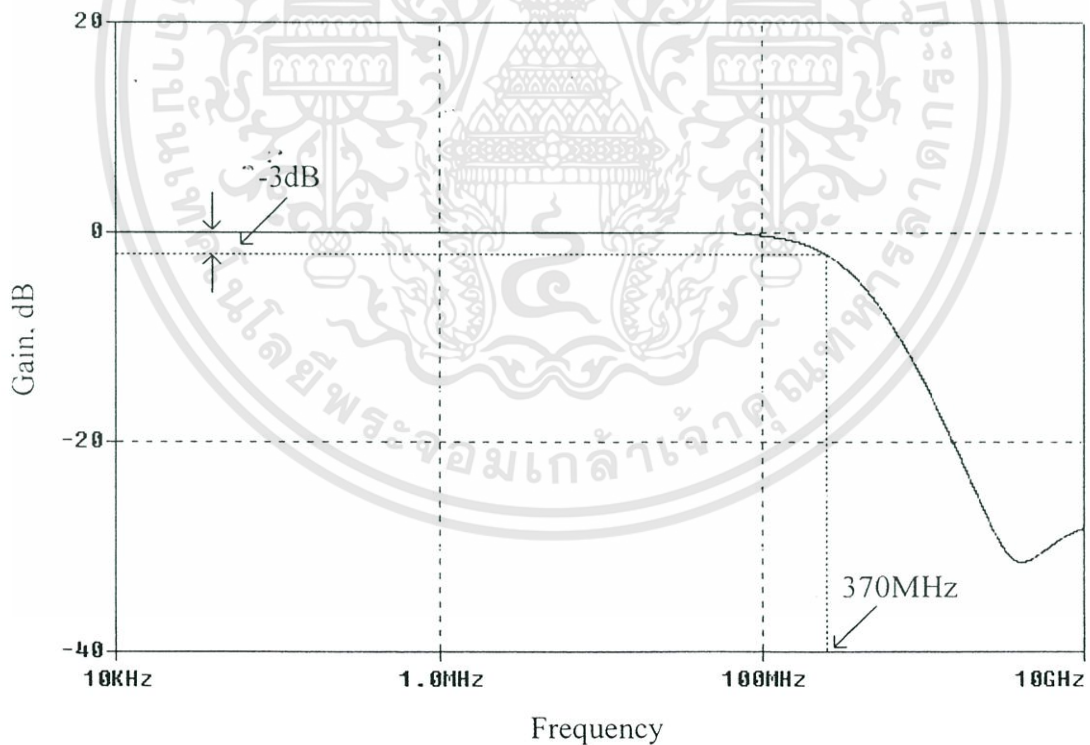


รูปที่ 4.8 การทำงานของวงจรเรียงกระแสเต็มคลื่นที่ความถี่ 1MHz ขนาด $50\text{mV}_{\text{peak}}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

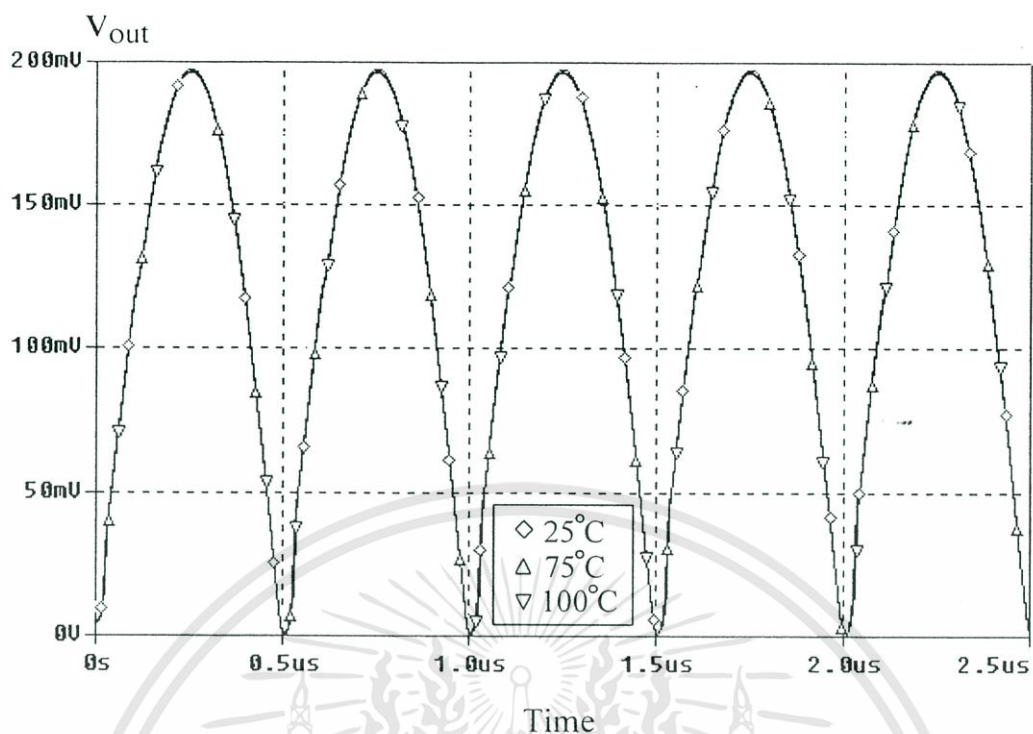


รูปที่ 4.9 การทำงานของวงจรเรขาคณิตที่ความถี่ 1MHz ขนาด 25mV_{peak}

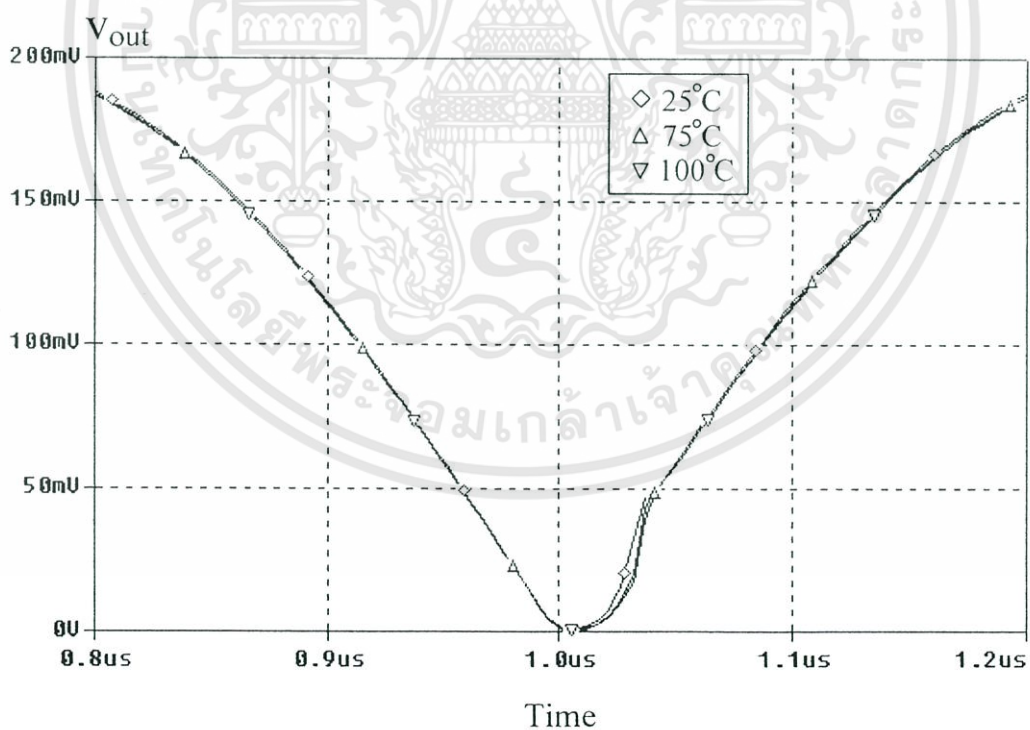


รูปที่ 4.10 ผลตอบสนองความถี่ของวงจร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

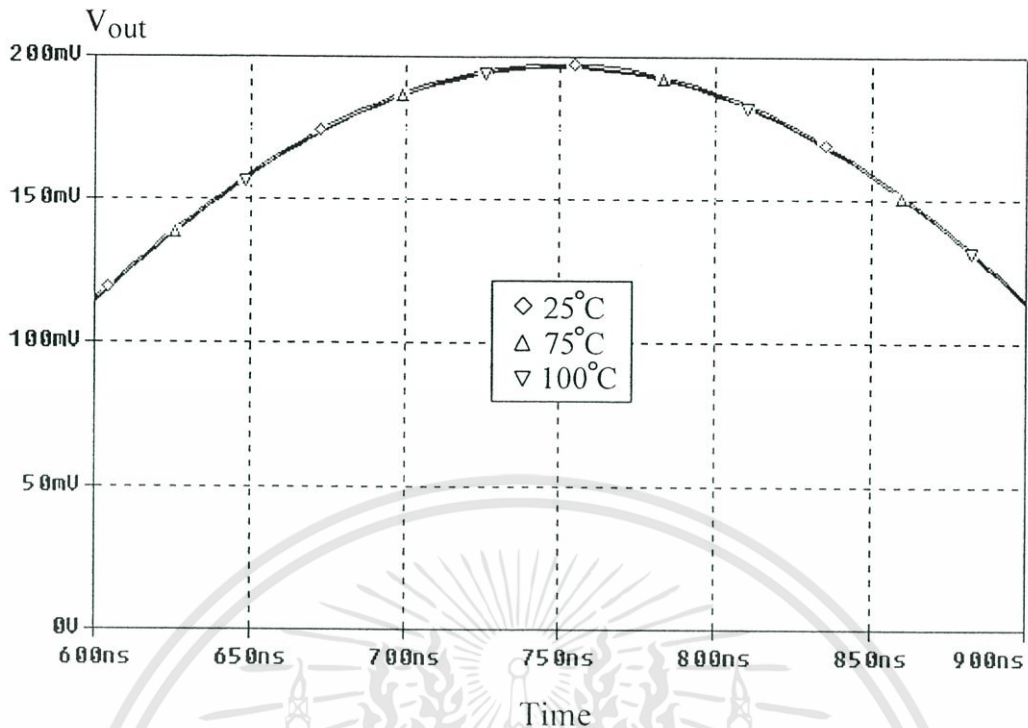


รูปที่ 4.11 รูปคลื่นเอาต์พุตที่อุณหภูมิ 25°C 75°C และ 100°C ที่ความถี่ 1MHz



(ก)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ข)

รูปที่ 4.12 ภาพขยายที่บริเวณยอดคลื่นของรูปที่ 4.4 (ก) ช่วงอินพุตเข้าใกล้ศูนย์ (ข) ช่วงยอดคลื่น

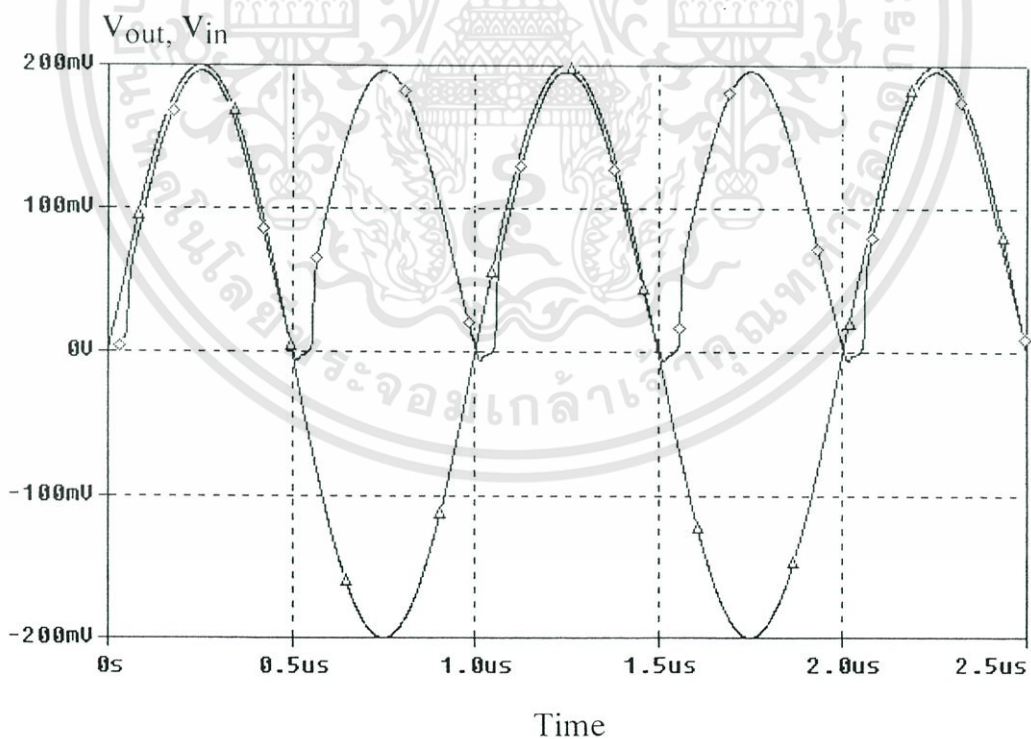
จากนั้นได้ทำการป้อนสัญญาณความถี่ 1MHz ขนาด 200mV_{peak} เข้าที่อินพุตอีกครั้งและได้เปลี่ยนค่าอุณหภูมิจาก 0 ถึง 100°C รูปคลื่นเอาต์พุตที่อุณหภูมิ 25°C 75°C และ 100°C แสดงได้ดังรูปที่ 4.11 จากผลการจำลองในรูปที่ 4.11 จะเห็นได้ว่าวงจรมีเสถียรภาพดีมาก รูปที่ 4.12 แสดงภาพขยายที่บริเวณยอดคลื่นของรูปที่ 4.11 จากรูปเมื่ออุณหภูมิเปลี่ยนจาก 25°C และ 100°C ขนาดของยอดคลื่นเปลี่ยนแปลง 1.3mV คุณสมบัติของวงจรเรียงกระแสที่มีเสถียรภาพทางอุณหภูมิดีมากนี้สามารถเป็นไปได้โดยการใช้วงจร DDCC จากวงจรเรียงกระแสที่นำเสนอในรูปที่ 4.3 จะเห็นได้ว่าวงจร DDCC₁ และ DDCC₂ ต่อเป็นวงจรตามแรงดันที่ขนานกัน โดยวงจร DDCC₁ ทำงานเมื่อสัญญาณอินพุตซีกบวกป้อนเข้ามาในขณะที่วงจร DDCC₂ ทำงานเมื่อสัญญาณอินพุตซีกลบป้อนเข้ามา ดังนั้นเมื่อเลือกพิจารณาเฉพาะวงจร DDCC₁ จะสามารถพิจารณาได้คือ จากสมการที่ (4.5) เมื่อวงจร DDCC₁ ทำงานเป็นวงจรตามแรงดัน ค่าทรานส์คอนดักแตนซ์ $g_{m7}g_{meq}$ ที่ปรากฏอยู่ในเศษและส่วนของสมการจะชดเชยกันและสามารถแสดงเป็นสมการที่มีผลกระทบของอุณหภูมิได้คือ

$$V_{out} = \frac{1}{1 + \frac{(g_{d12} + g_{d34} + g_{d6})(g_{d7} + g_{d11})}{g_{m7}g_{meq}}} V_{in} + V_{DC} \quad (4.9)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

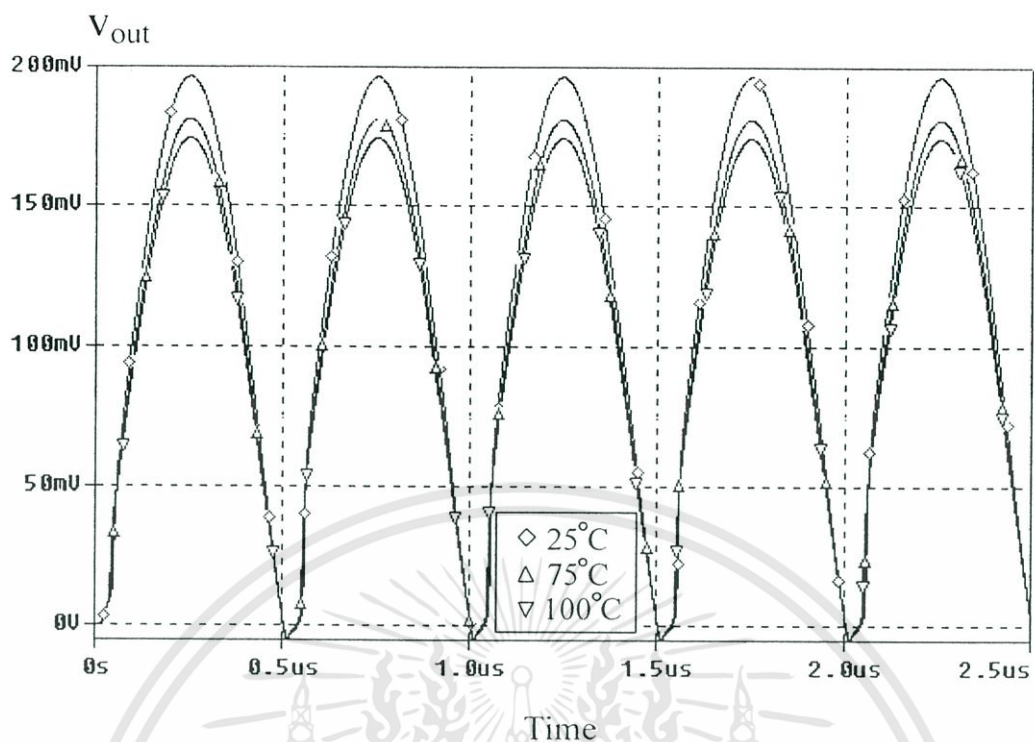
จากสมการที่ (4.8) ค่าทรานส์คอนดักแตนซ์ $g_{m7}g_{m_{ncq}}$ คือค่าสำคัญที่มีผลกระทบกับอุณหภูมิ ส่วนค่า g_u จะได้รับผลกระทบจากการเปลี่ยนแปลงของอุณหภูมิน้อยมาก จากสมการที่ (4.9) ถ้าสมมุติว่าค่าทรานส์คอนดักแตนซ์ $g_{m7}g_{m_{ncq}}$ มีการเปลี่ยนแปลง 100% จะมีผลทำให้สัญญาณเอาต์พุตเปลี่ยนแปลง 20% เท่านั้น

เพื่อแสดงถึงประสิทธิภาพของวงจร จึงได้ทำการจำลองการทำงานของวงจรเรียงกระแสที่ได้เคยนำเสนอไว้โดย Toumazou และคณะ [7] โดยวงจรได้แสดงไว้ในบทที่ 3 รูปที่ 3.7 การจำลองการทำงานจะกระทำภายใต้เงื่อนไขเดียวกันคือ ป้อนสัญญาณอินพุตขนาด 200mV ความถี่ 1MHz วงจร CCII สองวงจรใช้ไอซีเบอร์ AD844 กำหนดแหล่งจ่ายแรงดัน $\pm 15V$ ไดโอด D1 ถึง D4 ใช้เบอร์ 1N914 ตัวต้านทาน R_1 เท่ากับ 100 Ω และ R_L เท่ากับ 160 Ω ผลการจำลองแสดงได้ดังนี้ รูปที่ 4.13 แสดงสัญญาณอินพุตและเอาต์พุตของวงจร จากรูปเมื่อเปรียบเทียบกับสัญญาณในรูปที่ 4.6 จะเห็นได้ว่าวงจรที่นำเสนอสามารถให้สัญญาณเอาต์พุตได้ดีกว่าวงจรในรูปที่ 3.7 ส่วนรูปที่ 4.14 แสดงสัญญาณเอาต์พุตของวงจรที่นำเสนอใน [7] เมื่อทดลองเปลี่ยนค่าอุณหภูมิจาก 0 ถึง 100 $^{\circ}C$ จากรูปที่อุณหภูมิ 25 $^{\circ}C$ 75 $^{\circ}C$ และ 100 $^{\circ}C$ เมื่อเปรียบเทียบกับสัญญาณในรูปที่ 4.11 และ 4.12 จะเป็นได้ว่าวงจรที่นำเสนอมีเสถียรภาพทางอุณหภูมิดีกว่าวงจรเรียงกระแสที่นำเสนอใน [7] ทั้งบริเวณ zero crossing และขนาดของขอคคลื่น

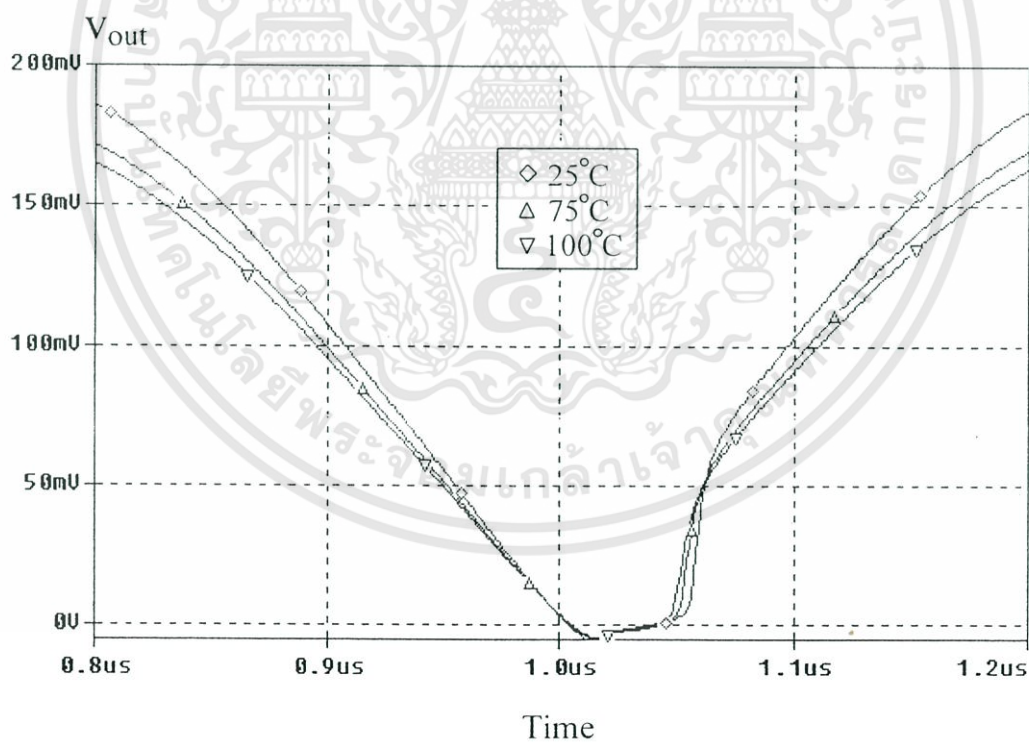


รูปที่ 4.13 การทำงานของวงจรเรียงกระแสเต็มคลื่นใน [7] ที่ความถี่ 1MHz ขนาด 200mV_{peak}

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

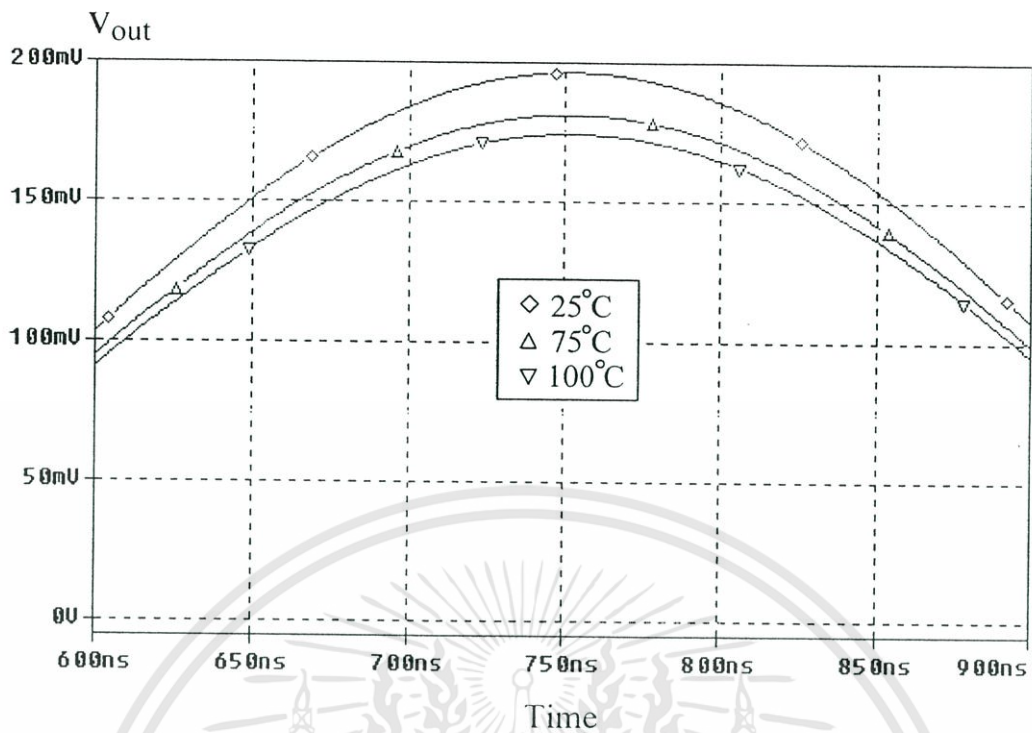


(ก)



(ข)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ค)

รูปที่ 4.14 รูปคลื่นเอาต์พุตที่อุณหภูมิ 25°C 75°C และ 100°C ที่ความถี่ 1MHz ของวงจรใน [7]

4.5 สรุป

ในบทที่ 4 นี้ นำเสนอวงจรเรียงกระแสเต็มคลื่นที่สร้างจากวงจร DDCC เพียงสองวงจรเท่านั้น วงจรที่นำเสนอไม่ใช่อุปกรณ์พาสซีฟเลยจึงทำให้เหมาะกับการนำไปสร้างเป็นวงจรรวมวงจรทำงานในโหมดแรงดัน โดยมีอินพุตอิมพีแดนซ์สูงและเอาต์พุตอิมพีแดนซ์ต่ำ วงจรที่นำเสนอมีความเที่ยงตรงสูงโดยสามารถเรียงกระแสได้ที่ขนาดสัญญาณ 25mV_{peak} โดยสัญญาณเอาต์พุตมีการลดทอนประมาณ 7mV

บทที่ 5

วงจรแปลงสัญญาณ RMS เป็นสัญญาณ DC

5.1 บทนำ

ในบทนี้จะเป็นการนำเอาวงจรเรียงกระแสเต็มคลื่นที่นำเสนอในบทที่ 4 มาประยุกต์ใช้งานเป็นวงจรแปลงสัญญาณ RMS เป็นสัญญาณ DC โดยจะนำสัญญาณที่ผ่านการเรียงกระแสมาหาค่าเฉลี่ยโดยใช้วงจรรองความถี่ต่ำผ่าน เอาท์พุทของสัญญาณ RMS สามารถกำหนดได้โดยการเปรียบเทียบกับสัญญาณค่าเฉลี่ย วงจรแปลงสัญญาณลักษณะนี้จะเรียกว่า “วงจรเสมือนการแปลงสัญญาณ RMS เป็นสัญญาณ DC (Pseudo RMS-to-DC converter)”

5.2 วงจรแปลงสัญญาณ RMS เป็นสัญญาณ DC

ค่าเฉลี่ยของขนาดสัญญาณแรงดันหรือกระแสสามารถกำหนดได้คือ

$$S_{avg} = \frac{1}{T} \int_0^T |S(t)| dt \quad (5.1)$$

เมื่อ $S(t)$ คือสัญญาณไฟสลับ T คือช่วงเวลาและ S_{avg} คือค่าเฉลี่ยของสัญญาณ $S(t)$ ที่ถูกเรียงกระแสซึ่งสามารถอธิบายได้โดยกระบวนการ คือ สมมติว่าสัญญาณไฟสลับถูกป้อนเข้าที่อินพุตถูกเรียงกระแสโดยวงจรเรียงกระแส สัญญาณที่ถูกเรียงกระแสจะถูกกรองโดยวงจรรองความถี่ต่ำผ่านเพื่อให้ได้เป็นสัญญาณไฟกระแสตรง สำหรับในกรณีที่สัญญาณเป็นรูปคลื่นไซน์จะสามารถเขียนสมการได้คือ $S(t) = S_m \sin(2\pi ft)$ เมื่อ S_m คือค่าขนาดสูงสุดและ $f = 1/T$ คือความถี่ เมื่อแทนค่า $S(t) = S_m \sin(2\pi ft)$ ลงในสมการที่ (5.1) แล้วทำการอินทิเกรต จะได้สมการค่าเฉลี่ยคือ

$$S_{avg} = \frac{2}{\pi} S_m = 0.637 S_m \quad (5.2)$$

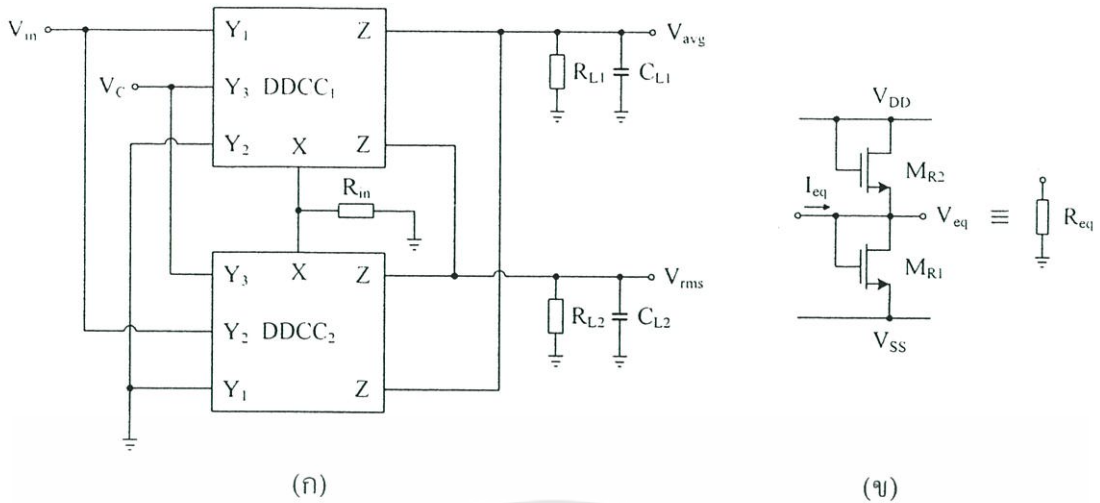
ส่วนค่า RMS สามารถเขียนได้

$$S_{rms} = \sqrt{\frac{1}{T} \int_0^T S^2(t) dt} \quad (5.3)$$

เมื่อแทนค่า $S(t) = S_m \sin(2\pi ft)$ ลงในสมการที่ (5.3) จะได้

$$S_{rms} = \frac{1}{\sqrt{2}} S_m = 0.707 S_m \quad (5.4)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.1 วงจรแปลงสัญญาณ RMS เป็นสัญญาณ DC ด้วยวงจรเรียงกระแสที่นำเสนอ

เมื่อเปรียบเทียบกับระหว่างสมการที่ (5.2) และ (5.4) จะได้อัตราส่วนเป็น

$$\frac{S_{rms}}{S_{avg}} = \frac{\pi}{2\sqrt{2}} \approx 1.11 \quad (5.5)$$

ดังนั้นสมการที่ (5.5) คือค่าที่ต้องการเพื่อกำหนด S_{rms} จาก S_{avg} ซึ่งก็คือถ้าขยายสัญญาณ S_{avg} ด้วยอัตราการขยายประมาณ 1.11 เท่า สัญญาณ S_{avg} จะกลายเป็น S_{rms}

โดยใช้วงจรเรียงกระแสเต็มคลื่นที่แสดงในรูปที่ 4.1 ในบทที่ 4 วงจรหาค่าเฉลี่ยและค่า RMS ของสัญญาณรูปคลื่นไซน์สามารถแสดงได้ดังรูปที่ 5.1 จากรูปจะเห็นได้ว่าวงจรที่นำเสนอปรับปรุงจากวงจรในรูปที่ 4.3 เพียงเล็กน้อย โดยเปลี่ยนวงจร DDCC แบบเอาต์พุตเดี่ยวมาเป็นวงจร DDCC แบบเอาต์พุตคู่ซึ่งสามารถทำได้โดยต่อขนาดทางเอาต์พุต Z ด้วยทรานซิสเตอร์ที่ต่อแบบคอมพลิเมนท์ารี การทำงานของวงจรในรูปที่ 4.1 สามารถอธิบายได้ดังนี้ วงจร DDCC₁ และ DDCC₂ ทำงานเป็นวงจรเรียงกระแสเต็มคลื่น สัญญาณเต็มคลื่นที่ขั้ว X จะถูกเปลี่ยนเป็นกระแสด้วยตัวต้านทาน R_{in} กระแสที่ไหลผ่าน R_{in} จะเท่ากับกระแสที่ขั้ว Z ทั้งสี่ขั้วของวงจร DDCC ทั้งสองวงจร วงจรกรองความถี่ต่ำผ่านวงจรที่หนึ่งสามารถกำหนดได้จาก R_{L1} และ C_{L1} ส่วนวงจรกรองความถี่ต่ำผ่านวงจรที่สองสามารถกำหนดได้จาก R_{L2} และ C_{L2} จากวงจรในรูปที่ 5.1 ถ้ากำหนดให้ $R_{in}=R_{L1}$ สัญญาณค่าเฉลี่ยสามารถกำหนดได้ที่โหนด V_{avg} จากสมการที่ (5.5) เมื่อกำหนดค่า R_{L2}/R_{in} เท่ากับ 1.11 สัญญาณ RMS สามารถกำหนดได้ที่โหนด V_{rms} รูปที่ 5.1(ข) คือตัวต้านทานที่สร้างจากมอสทรานซิสเตอร์ ค่าอัตราส่วนเท่ากับ 1.11 ระหว่าง R_{in} และ R_{L2} สามารถกำหนดได้จากค่า W/L ของมอสทรานซิสเตอร์

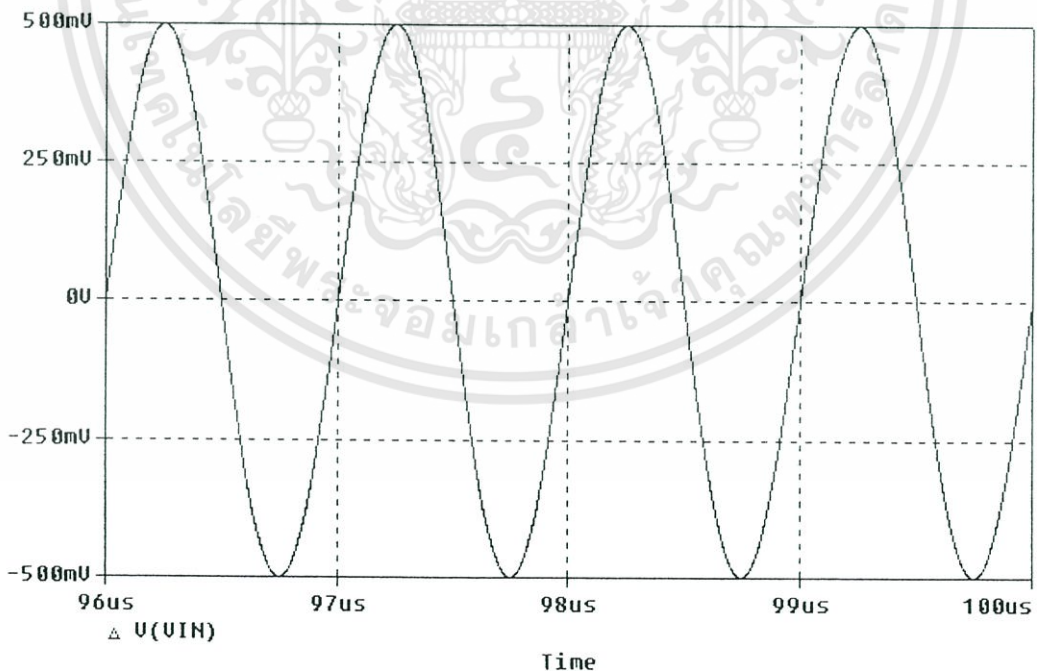
ค่าตัวเก็บประจุ $C_{L1}=C_{L2}=C$ ที่เหมาะสมจะต้องมีค่ามากเพียงพอสำหรับ Ripple ทางเอาต์พุต ซึ่งสามารถกำหนดได้คือ

$$C \gg \frac{1}{4\pi R_{in} f_{min}} \quad (5.6)$$

เมื่อ f_{min} คือความถี่ต่ำสุดที่ต้องการแปลง

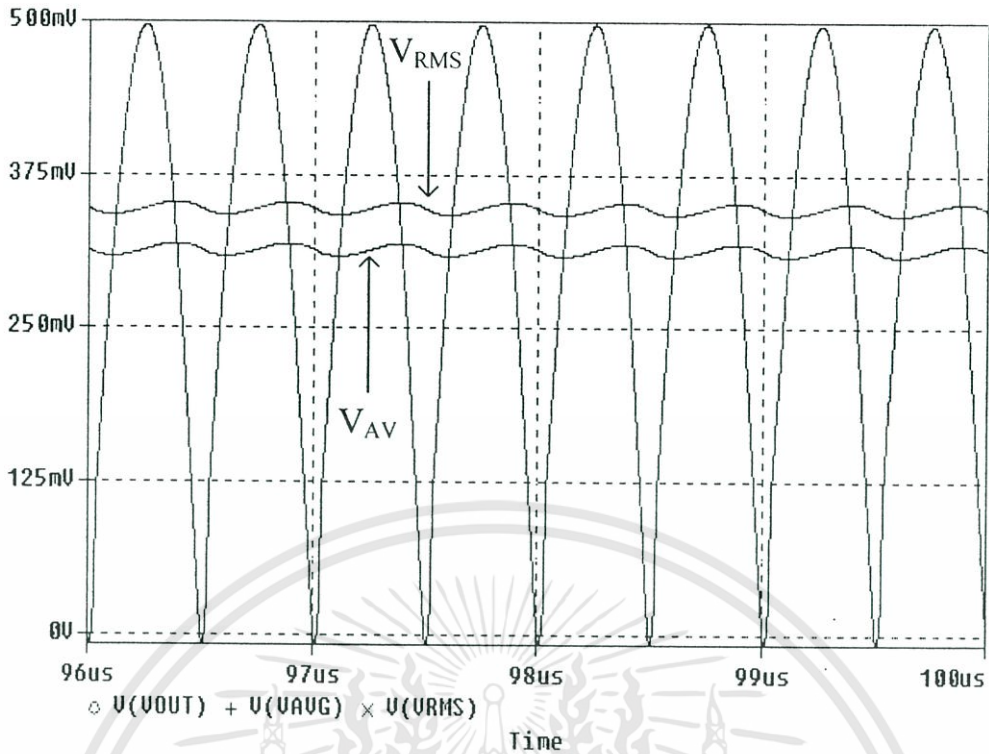
5.3 การจำลองการทำงาน

วงจรแปลงสัญญาณ RMS เป็นสัญญาณ DC ในรูปที่ 5.1 จะถูกจำลองการทำงานด้วยโปรแกรม PSpice โดยค่าพารามิเตอร์ต่างๆ ของวงจรเรียงกระแสจะกำหนดเหมือนกับวงจรในรูปที่ 4.3 ในบทที่ 4 ทุกประการ ตัวต้านทาน R_{in} , R_{L1} และ R_{L2} ถูกแทนด้วยตัวต้านทานแบบมอสที่แสดงในรูปที่ 5.1(ข) ตัวอย่างการออกแบบกำหนดค่าความถี่ต่ำสุดที่ต้องการจะแปลงคือ 2kHz และ Ripple 5% กำหนดค่า W/L เท่ากับ $2\mu\text{m}/2\mu\text{m}$ ซึ่งจะได้ค่าความต้านทาน $3.45\text{k}\Omega$ ดังนั้นค่าตัวเก็บประจุ C_{L1} และ C_{L2} ประมาณ 10nF ในขณะที่ R_{L2} ถูกแทนด้วยตัวต้านทานแบบมอสที่กำหนดค่า W/L เท่ากับ $2.1\mu\text{m}/2\mu\text{m}$ เพื่อให้ได้อัตราส่วน R_{in}/R_L เท่ากับ 1.11 เมื่อป้อนสัญญาณรูปคลื่นไซน์ขนาด 500mV_{peak} ความถี่ 1MHz เข้าที่อินพุตของวงจร สัญญาณแรงดัน V_{rms} และสัญญาณแรงดัน V_{avg} สามารถแสดงได้ดังรูปที่ 5.2

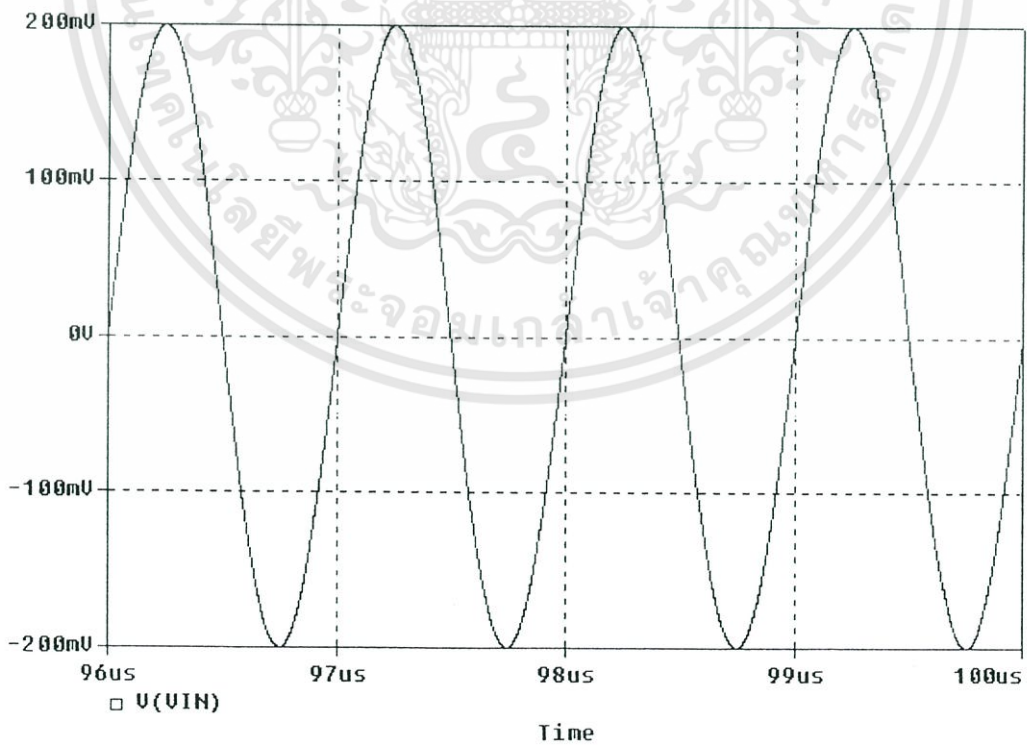


(ก)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

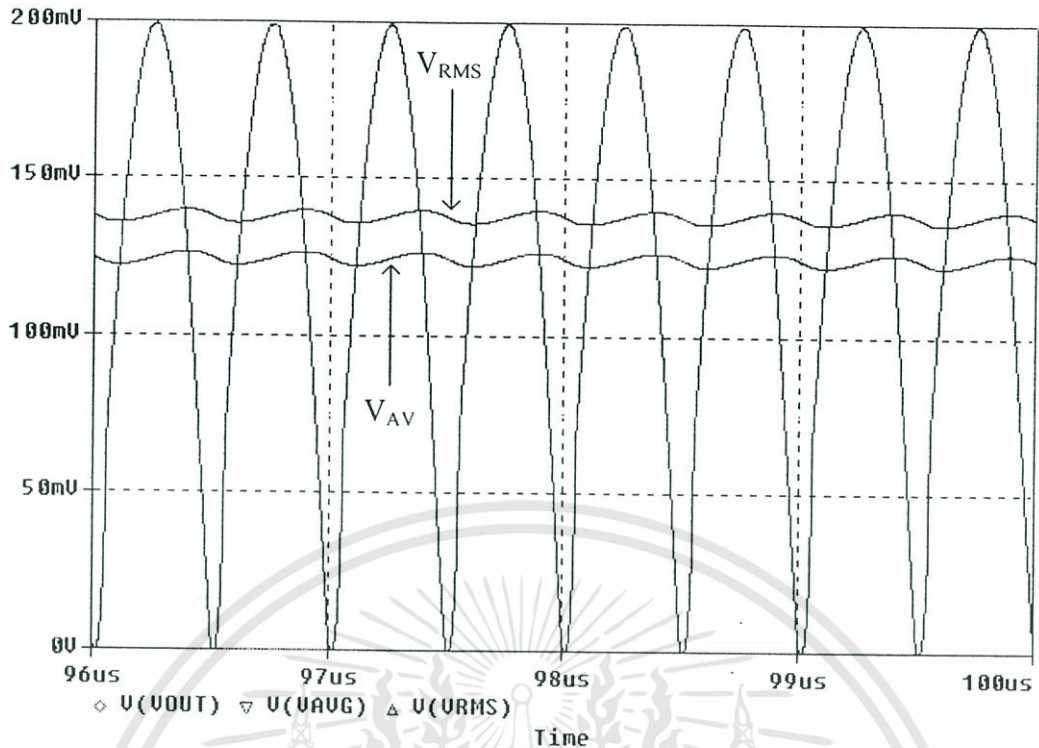


รูปที่ 5.2 สัญญาณค่าเฉลี่ยและค่า RMS เมื่อป้อนความถี่ 1MHz ขนาด $500\text{mV}_{\text{peak}}$ (ก) อินพุต (ข) เอาท์พุท



(ก)

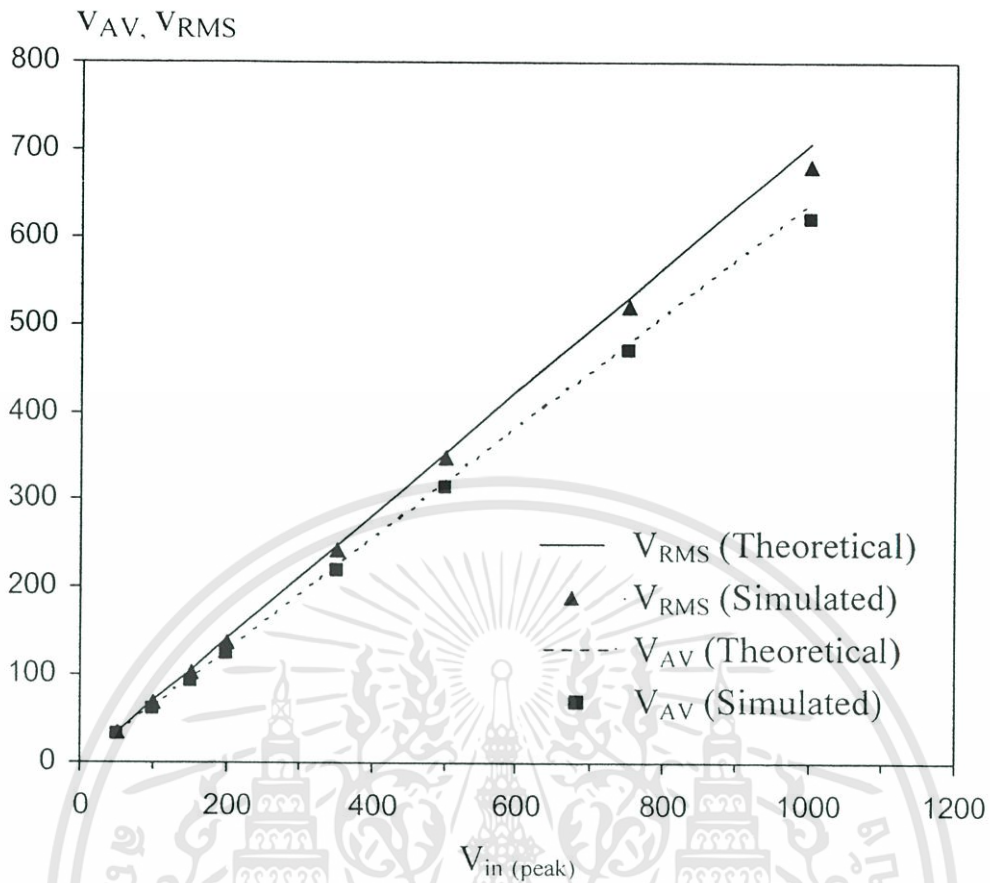
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ข)

รูปที่ 5.3 สัญญาณค่าเฉลี่ยและค่า RMS เมื่อป้อนความถี่ 1MHz ขนาด $200\text{mV}_{\text{peak}}$ (ก) อินพุต (ข) เอาท์พุท

รูปที่ 5.3 แสดงสัญญาณแรงดัน V_{rms} และสัญญาณแรงดัน V_{avg} เมื่อป้อนสัญญาณรูปคลื่นซายน์ความถี่ขนาด 1MHz ขนาด $200\text{mV}_{\text{peak}}$ เข้าที่อินพุทของวงจร จากผลการจำลองในรูปที่ 5.2 และ 5.3 แรงดัน V_{rms} และแรงดัน V_{avg} มี Ripple ประมาณ $10\text{mV}_{\text{p-p}}$ ค่าRipple จะมีค่าลดลงเมื่อเพิ่มค่าตัวเก็บประจุให้สูงขึ้น รูปที่ 5.4 แสดงความสัมพันธ์ของแรงดัน V_{rms} และแรงดัน V_{avg} ที่ความถี่ 1MHz เมื่อเปลี่ยนขนาดของสัญญาณอินพุทเป็นค่าต่างๆ



รูปที่ 5.4 แรงดัน V_{rms} และ V_{avg} ที่ความถี่ 1MHz เมื่อเปลี่ยนขนาดของสัญญาณอินพุทเป็นค่าต่างๆ

5.4 สรุป

ในบทนี้เป็นการนำวงจรเรียงกระแสเต็มคลื่นมาประยุกต์ใช้งานเป็นวงจรแปลงสัญญาณ RMS เป็นสัญญาณ DC การทำงานของวงจรสามารถยืนยันได้ด้วยการจำลองการทำงานโดยใช้โปรแกรม PSpice

บทที่ 6

สรุปและข้อเสนอแนะ

6.1 บทสรุป

วงจรเรียงกระแสเต็มคลื่น โดยใช้เพียงวงจร DDCC สองวงจรได้นำเสนอในวิทยานิพนธ์นี้ วงจรที่นำเสนอสร้างจากวงจร DDCC สองวงจรและไม่ต้องใช้ตัวต้านทาน วงจรทำงานในแบบสัญญาณแรงดัน โดยมีอินพุตอิมพีแดนซ์สูง (∞) และเอาต์พุตอิมพีแดนซ์ประมาณ (26.3Ω) ดังนั้นสัญญาณเอาต์พุตของวงจรเรียงกระแสจึงสามารถต่อใช้งานกับโหลดค่าใดๆ ที่มีค่ามากกว่า 26.3Ω ได้โดยไม่ต้องการวงจรบัฟเฟอร์ นอกจากนี้วงจรยังมีเสถียรภาพทางอุณหภูมิดีมาก ประสิทธิภาพของวงจรสามารถยืนยันด้วยการจำลองด้วยโปรแกรม PSpice โดยการจำลองได้แสดงคุณสมบัติทาง DC ของวงจร การตอบสนองความถี่ของวงจรและเสถียรภาพทางอุณหภูมิของวงจร จากผลการจำลองการทำงาน วงจรมีช่วงปฏิบัติงานทางอินพุตประมาณ $\pm 1V$ และมีช่วงความถี่ปฏิบัติงานสูงสุดที่ $370MHz$ เมื่อใช้แหล่งจ่ายแรงดัน $\pm 2.5V$ คุณสมบัติของวงจรเรียงกระแสที่นำเสนอสามารถสรุปได้ดังตารางที่ 6.1

ตารางที่ 6.1 คุณสมบัติของวงจรเรียงกระแสเต็มคลื่นที่นำเสนอ

พารามิเตอร์	ค่า
เทคโนโลยี	$0.5\mu m$
แหล่งจ่ายแรงดัน	$\pm 2.5V$
ช่วงปฏิบัติงานทางอินพุต	$\pm 1V$
ช่วงความถี่ปฏิบัติงาน	$370MHz$
การใช้กำลังงาน	$2mW$

6.2 ข้อเสนอแนะ

วงจรเรียงกระแสเต็มคลื่นที่นำเสนอในวิทยานิพนธ์นี้เน้นการออกแบบวงจรเรียงกระแสที่มีความเที่ยงตรง โดยวงจรที่ออกแบบเหมาะกับการนำไปสร้างเป็นวงจรรวมด้วยเทคโนโลยีซีมอส ถึงแม้ว่าวงจรที่นำเสนอจะเป็นวงจรที่สร้างจากวงจร DDCC สองตัวเท่านั้นและเมื่อเปรียบเทียบกับวงจรเรียงกระแสที่เคยนำเสนอในวารสารต่างๆ วงจรที่นำเสนอมีความเหมาะสมกับการนำไปสร้างเป็นวงจรรวมมากกว่า แต่อย่างไรก็ตามวงจรเรียงกระแสแบบเต็มคลื่นที่นำเสนอสามารถพัฒนาให้มีประสิทธิภาพการทำงานดีขึ้นได้โดย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1. ออกแบบให้วงจรสามารถทำงานได้ที่ความถี่สูงขึ้น ซึ่งข้อจำกัดการทำงานของวงจรเรียงกระแสที่นำเสนอคือเป็นวงจรทำงานแบบคลาส B ดังนั้นพัฒนาเป็นวงจรทำงานแบบคลาส AB จะสามารถทำให้วงจรเรียงกระแสสามารถทำงานได้ที่ความถี่สูงขึ้น แต่ข้อดีของวงจรเรียงกระแสที่ทำงานแบบคลาส B คือวงจรมีความเที่ยงตรงกว่าวงจรเรียงกระแสแบบคลาส AB
2. ค่าผิดพลาดที่บริเวณ Zero Crossing ของวงจรเรียงกระแสจะมีค่าน้อยลงถ้าค่าความต้านทานที่ขั้ว X ของวงจร DDCC มีค่าต่ำเข้าใกล้ศูนย์



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารอ้างอิง

- [1] P. E. Allen and D. R. Holberg, CMOS Analog circuit design, Holt Rinehart and Winston, Inc., 1987.
- [2] Z. Wang, "Full-wave precision rectification that is performed in current domain and very suitable for CMOS implementation." IEEE Transactions on Circuit and Systems-I, vol. 39, pp. 456-462, 1992.
- [3] R. G. Irvine, Operational amplifier characteristics and applications. Prentice Hall International, New Jersey, 1994.
- [4] A. J. Peyton and V. Walsh, Analog electronics with op amps: a source book of practical circuits, Cambridge University Press, New York, 1993.
- [5] P. Gray, P. J. Hurst, S. H. Lewis, and R. G. Meyer, Analysis and design of analog integrated circuit, John wiley & sons, 2001.
- [6] Z. Wang, "Full-wave precision rectification that is performed in current domain and very suitable for CMOS implementation," IEEE Transactions on Circuit and Systems-I, vol. 39, pp. 456-462, 1992.
- [7] C. Toumazou, F. J. Lidgey and S. Chattong, "High frequency current conveyor precision full-wave rectifier," Electronics Letters, vol. 30, pp. 745-746, 1994.
- [8] A. A. Khan, M. Abou El-Ela and M. A. Al-Turaigi, "Current-mode precision rectification," International Journal of Electronics, vol. 79, pp. 853-859, 1995.
- [9] A. Monpapassorn, K. Dejhan, and F. Cheevasuvit, "A full-wave rectifier using a current conveyor and current mirrors," International Journal of Electronics, vol. 88, pp. 751-758, 2001.
- [10] J. Ramirez-Angulo, "High frequency low voltage CMOS diode," Electronics Letters, vol. 28, pp. 298-299, 1992.
- [11] H. Chaoui, "CMOS high-frequency rectifier with unity voltage gain," Electronics Letters, vol. 31, pp. 717-718, 1995.
- [12] A. Monpapassorn, K. Dejhan and F. Cheevasuvit, "CMOS dual output current mode half-wave rectifier," International Journal of Electronics, vol. 88, pp. 1073-1084, 2001.
- [13] V. Riewruja and R. Guntapong, "A low-voltage wide-band CMOS precision full-wave rectifier," International Journal of Electronics, vol. 89, pp. 467-476, 2002.

- [14] J. Ramirez-Angulo, R. G. Carvajal, J. Tombs, A. Torralba “Very low-voltage class-AB CMOS and bipolar precision current rectifier,” *Electronics Letters*, vol. 35, pp. 1904-1905, 1999.
- [15] V. Surakumpontorn and V. Riewruja, “Integrable CMOS sinusoidal frequency doubler and full-wave rectifier,” *International Journal of Electronics*, vol. 73, pp. 627-632, 1992.
- [16] A. S. Sedra and K. C. Smith, “A second generation current conveyor and its applications,” *IEEE Transactions on Circuit Theory*, vol. CT-17, pp. 132-234, 1970.
- [17] E. Sackinger and W. Guggenbuhl, “A versatile building block: the CMOS differential difference amplifier,” *IEEE Journals of Solid-State Circuits*, vol. SC-22, pp. 287-294, 1987.
- [18] W. Chiu, S.-I. Liu, H.-W. Tsao and J.-J. Chen, “CMOS differential difference current conveyors and their applications,” *IEE Proceeding of Circuits, Devices and Systems*, vol. 143, pp. 91-96, 1996.
- [19] Z. Wang, “2-MOSFET transistor with extremely low distortion for output reaching supply voltage,” *IEEE Transactions on Instrumentation and Measurement*, vol. 47, pp. 459-464, 1998.
- [20] J.-W. Horng, C.-L. Hou, C.-M. Chang, W.-Y. Chung, C.-T. Lin, I.-C. Shiu and W.-Y. Chiu, “First-order allpass filter and sinusoidal oscillators using DDCCs,” *International Journal of Electronics*, vol. 93, pp. 457-466, 2006.



ภาคผนวก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ก

คำย่อและความหมายที่ใช้ในวิทยานิพนธ์

A	Ampere
AC	Alternating Current
AV	Average Value
B	Body
CCII	Second-Generation Current Conveyor
D	Drain
DC	Direct Current
DDA	Differential Difference Amplifier
DDCC	Differential Difference Current Conveyor
G	Gate
GBW	Gain Bandwidth Produce
MOS	Metal Oxide Semiconductor
RMS	Root Mean Square
RF	Radio Frequency
S	Source
V	Voltage

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

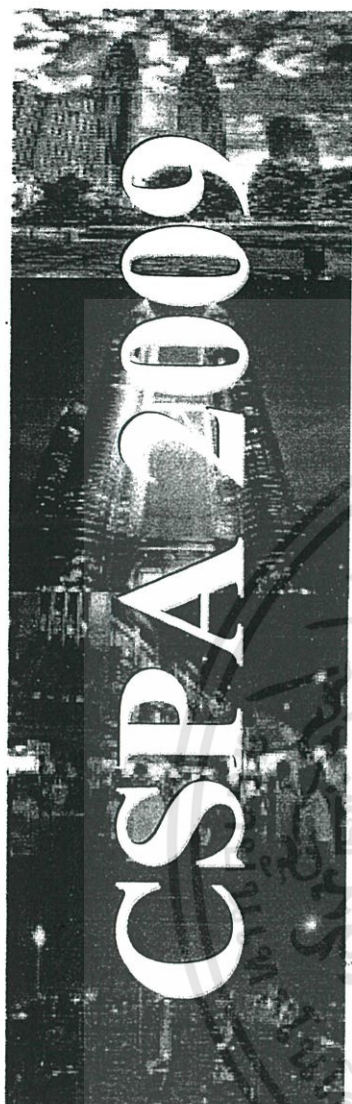
ภาคผนวก ข

ผลงานที่ได้รับการตีพิมพ์ระหว่างศึกษา

1. M. Kumngern, P. Saengthong, and S. Junnapiya, "DDCC-Based Full-Wave Rectifier," The 5th International Colloquium on Signal Processing and its Applications (CSPA 2009), Malaysia, March 6-8, 2009.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Technical Programme

2009 5th International Colloquium on
Signal Processing and Its Applications
(CSPA 2009)

6-8 March 2009

Kuala Lumpur, Malaysia.

Website: www.asprg.net/csapa2009

Organizer

Advanced Signal Processing Research Group
Faculty of Electrical Engineering
Universiti Teknologi MARA
Shah Alam Malaysia

Technical co-sponsor

IEEE UiTM SB

Editors

Mohd Nasir Taib
Nooritawati Md Tahir
Mohd Hezri Fazalul Rahiman
Ramli Adnan
Abd Manan Samad
Ihsan Mohd Yassin



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

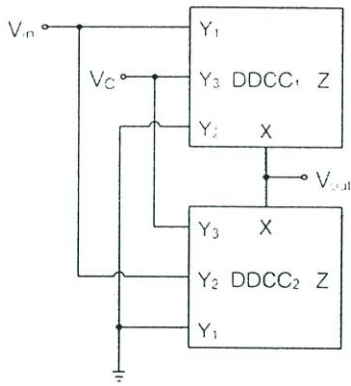


Figure 3 Proposed full-wave precision rectifier

The output current (I_x) follow the input current through terminal X. The voltage of X terminal is related by the three inputs voltage: $V_x = V_{Y1} - V_{Y2}$. The CMOS realization of the DDCC used in this paper for the proposed full-wave rectifier circuit is shown in Figure 2 [12].

Figure 3 shows the proposed full-wave rectifier circuit. The proposed circuit uses only two DDCCs. The positive output voltage of the DDCC₁ is connected to the negative output voltage of the DDCC₂. The full-wave operation is as follows: when $V_{in} > 0$, the voltage V_{in} is followed by the DDCC₁ to the voltage V_{out} at X terminal while the DDCC₂ is turn-off. In addition, when $V_{in} < 0$, the voltage V_{in} is followed by the DDCC₂ to the voltage V_{out} at X terminal while the DDCC₁ is cut-off. From the operation of the proposed full-wave rectifier explained, the relations between the input voltage, V_{in} , and the output voltage, V_{out} , can be expressed as

$$\left. \begin{array}{l} V_{in} > 0 : V_{out} = V_{in} : DVCC_1 = \text{on} \\ V_{in} < 0 : V_{out} = -V_{in} : DVCC_2 = \text{on} \end{array} \right\} \quad (2)$$

The complete output voltage of Figure 3 can be expressed as

$$V_{out} = |V_{in}| \quad (3)$$

Therefore, the proposed circuit provides the full-wave rectification. V_C is the auxiliary voltage. It can note from Figure 3 that the proposed circuit has high-input and low-output impedance, hence it easy to drive loads without using a buffering device.

III. APPLICATION EXAMPLE

For application of proposed full-wave rectifier, we describe a pseudo root-mean-square (rms)-to-dc conversion. The well-known average value of a signal magnitude is defined by

$$V_{avg} = \frac{1}{T} \int_0^T |V(t)| dt \quad (4)$$

where $V(t)$ is the ac signal, T is its period, and V_{avg} is the average value of the rectified signal of $V(t)$. To perform this operation, the ac signal is first full-wave rectified and then low-pass filtered to extract the dc component. For the case of a sinusoidal signal we have $V(t) = V_m \sin(2\pi ft)$, where V_m is

the peak amplitude and $f = 1/T$ is the frequency. Substituting into (4) and integrating yields

$$V_{avg} = \frac{2}{\pi} V_m = 0.637 V_m \quad (5)$$

It is customary to calibrate the averaging circuits so that, with a sinusoidal input, the rms value is yield:

$$V_{rms} = \sqrt{\frac{1}{T} \int_0^T V^2(t) dt} \quad (6)$$

Substituting $V(t) = V_m \sin(2\pi ft)$ and solving yields

$$V_{rms} = \frac{1}{\sqrt{2}} V_m = 0.707 V_m \quad (7)$$

Comparing (5) and (7) we have

$$\frac{V_{rms}}{V_{avg}} = \frac{\pi}{2\sqrt{2}} \approx 1.111 \quad (8)$$

which is the amount of amplification required to obtain V_{rms} from V_{avg} [13].

By using proposed full-wave rectifier as building block, a circuit capable both displaying both average and rms value of sinusoidal waveforms can be readily implemented, as shown in Figure 4. It is seen that only grounded components are required. For more suitable IC implementation, all grounded resistors can be replaced by MOS resistors as presented by Wang [12]. A first-order low-pass filter is achieved with a properly specified R_L and C_L . Voltage V_{out} is converted to the input current of the filter in which the ac components are filtered through the capacitor C_L . V_{avg} can be obtained by choosing R_{in} and R_{L1} identical. According to (8), V_{rms} can be obtained by setting $R_{L2}/R_{in} = 1.11$. For a symmetrical square input, the ratio of (7) becomes unity thus V_{avg} of Figure 8 gives the exact rms value because R_{in} and R_{L1} are identical. If $R_{L1}/R_{in} = 1.155$, the circuit may indicate the rms value for either sinusoidal or triangular current signals using a switcher. The criterion for specifying C_L (i.e. $C_L = C_{L1} = C_{L2}$) is that it must be large enough to keep the residual output ripple within specified limits, or

$$C_L \geq \frac{1}{4\pi f_{min}} \quad (10)$$

where f_{min} is the low end of the frequency range of interest. C_L should usually exceed the right-hand term by the inverse of the fractional ripple error that can be tolerated at the output [13].

For more suitable IC implementation, all grounded resistors can be replaced by MOS resistors as shown in Figure 4(b). MOS resistor using two MOS transistors was presented by Wang [14]. Assume M_{R1} and M_{R2} have the same characteristics remaining in the saturation region. The resistance value of MOS resistor can be expressed as [14]:

$$R_{eq} = \frac{1}{2K(V_{DD} - V_{TH})} \quad (11)$$

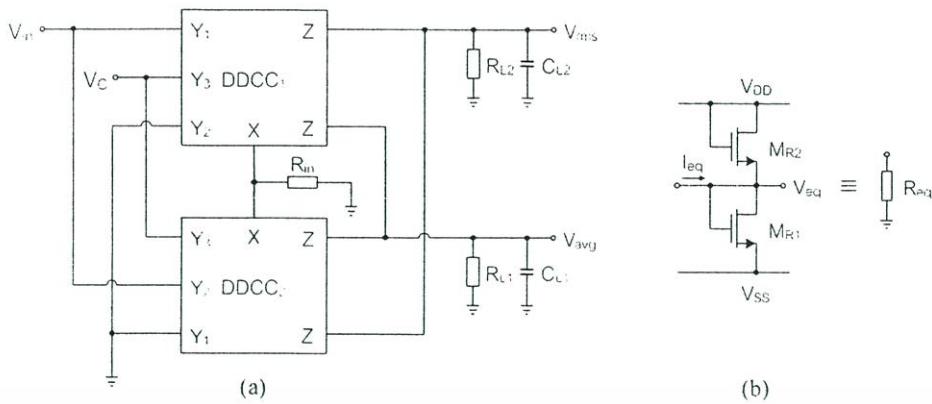


Figure 4. (a) The rms voltage converter for both sinusoidal (output V_{rms}) and symmetrical square (output V_{avg}) waveform, (b) MOS resistor circuit.

where $K = \mu_n C_{ox} (W/L)$, μ_n is the carrier mobility, C_{ox} is the gate oxide capacitance per unit area, V_{TH} is the threshold voltage and $V_{DD} = -V_{SS}$ are the supply voltages. From (9), the value of resistors can vary by setting the appropriate aspect ratio of transistors M_{R1} and M_{R2}

TABLE I
MOSFET MODEL USED IN THE SIMULATION.

```

MODEL NMOS LEVEL=3 UO=460.5 TOX=1.0E-8 TPG=1
VTO=+0.62 JS=1.08E-6 XJ=0.15U RS=417 RSH=2.73 LD=0.04U
VMAX=1.30E3 NSUB=1.71E17 PB=0.761 ETA=0.00 THETA=0.129
PIII=0.905 GAMMA=0.69 KAPPA=0.10 CJ=76.4E-5 MJ=0.357
CJISW=5.68E-10 MJSW=0.302 CGSO=1.38E-10 CGDO=1.38E-10
CGBO=3.45E-10 KF=3.07E-28 AF=1 WD=+0.11U DELTA=+0.42
NFS=1.2E11 DELL=0U LIS=2 ISTMP=10 TT=0.1E-9

MODEL PMOS LEVEL=3 UO=100 TOX=1.0E-8 TPG=1
VTO=-0.58 JS=0.38E-6 XJ=0.10U RS=886 RSH=1.81 LD=0.03U
VMAX=1.13E3 NSUB=2.08E17 PB=0.911 ETA=0.00 THETA=0.120
PIII=0.905 GAMMA=0.76 KAPPA=2.0 CJ=85E-5 MJ=0.429
CJISW=4.67E-10 MJSW=0.631 CGSO=1.38E-10 CGDO=1.38E-10
CGBO=3.45E-10 KF=1.08E-29 AF=1 WD=+0.14U DELTA=0.81
NFS=0.52E11 DELL=0U LIS=2 ISTMP=10 TT=0.1E-9
    
```

TABLE II
TRANSISTOR ASPECT RATIOS OF THE USED DDCC

Transistor	W (μm)	L (μm)
M1-M4	1.6	1
M5-M6	8	1
M7-M8	20	1
M9-M10	29	1
M11-M12	90	1

IV. SIMULATION RESULTS

The proposed full-wave rectifier in Figure 3 is simulated using PSPICE program to verify the given theoretical analysis. The device model parameters used for the PSPICE simulation are taken from MIETEC 0.5 μm CMOS process [15] as shown in Table I. The DDCCs are simulated using CMOS structure of Figure 2. The aspect ratios of the MOS transistors of the CMOS DDCC are given in Table II [15]. The supply voltages are selected as $V_{DD} = -V_{SS} = 2.5\text{V}$ and the bias voltage is set as $V_B = -1.7\text{V}$. The DC transfer characteristics of the proposed full-wave rectifier are shown in Figure 5, which shows the operating voltage ranging from 1V to 1V of the input voltage.

Applying the frequency of 1MHz sine wave at the input of the proposed full-wave rectifier, the input and output signals at amplitudes of 200mVpeak and 50mVpeak are shown in Figures 6 and 7, respectively. This results in confirms the operation that the proposed rectifier can provide the full-wave rectification at the input signal amplitude lower than the threshold voltage of germanium diode (<0.3V) and down to 50mVpeak through the amplitude error increases.

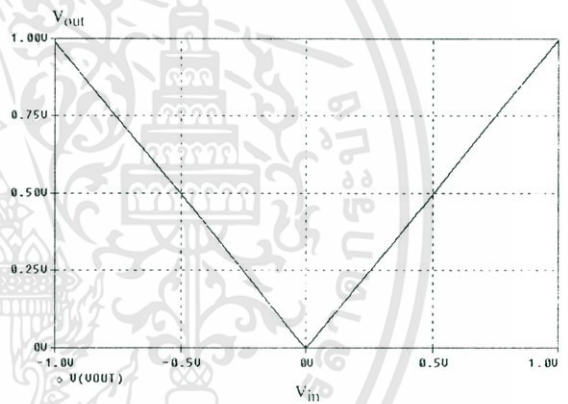


Figure 5. Simulated results for DC transfer characteristic.

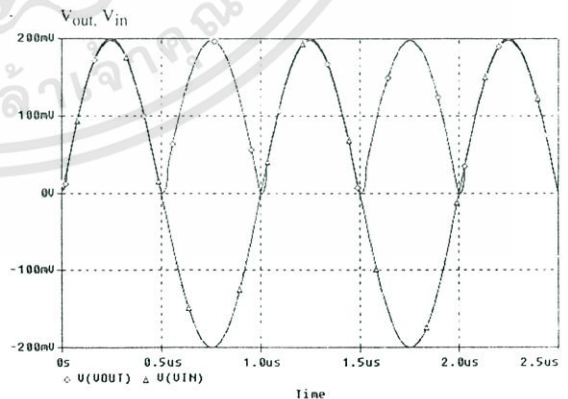


Figure 6. Operation of the proposed full-wave rectifier at 1MHz frequency for $V_{in} = 200\text{mV}_{peak}$.

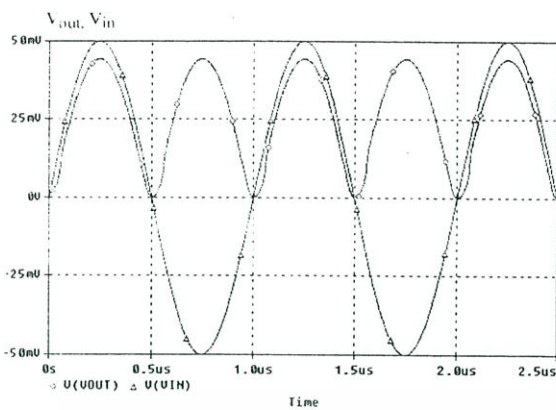


Figure 7. Operation of the proposed full-wave rectifier at 1MHz frequency for $V_{in} = 50mV_{peak}$.

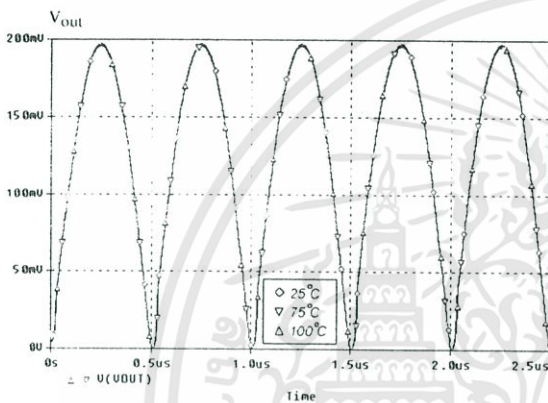


Figure 8. Operation of the proposed full-wave rectifier at different temperatures.

At the frequency of 1MHz, we simulate the temperature performance of the proposed full-wave rectifier in Figure 3 by changing temperatures from 25°C to 100°C. Figure 8 shows the output waveform of the proposed rectifier at temperatures of 25°C, 75°C and 100°C. From simulation results in Figure 8, it shows that the proposed circuit provides excellent temperature stability. This result confirms equation (3).

It should be noted that the dc offset voltage at output node of proposed rectifier can be adjusted by voltage V_C . If the negative or positive dc offset voltage is appeared at output node, it can eliminate by a bias voltage V_C . This makes the circuit suitable for application to rms-to-dc conversion.

V. CONCLUSIONS

In this paper, a full-wave precision voltage rectification using only two DDCCs has been presented. The circuit configuration described is very suitable for integrated circuit implementation in CMOS technology. Compared to [1]-[10], the proposed rectifier is more suitable for IC implementation than these rectifiers (i.e. it uses only two DDCCs and requires no resistor). The proposed circuit has high-input and low-output impedance terminals, hence it easy to drive loads without using a buffering device. It can be applied in various nonlinear analog signal processing circuits. The performance of the proposed circuit is confirmed from

PSPICE simulation results. The application of proposed rectifier to pseudo rms-to-dc conversion is also discussed.

REFERENCES

- [1] J. Peyton, V. Walsh, *Analog electronics with op amps: a source book of practical circuits*, New York, Cambridge University Press, 1993
- [2] R. G. Irvine, *Operational amplifier characteristics and applications*, New Jersey, Prentice Hall International, 1994.
- [3] Z. Wang, "Full-wave precision rectification that is performed in current domain and very suitable for CMOS implementation," *IEEE Transactions on Circuits and Systems-I*, vol. 39, pp. 456-462, 1992.
- [4] S. J. G. Gift, "A high-performance full-wave rectifier circuit" *International Journal of Electronics*, vol. 89, pp. 467-476, 2000.
- [5] C. Toumazou, F. J. Lidgley, and S. Chattong, "High frequency current conveyor precision full-wave rectifier" *Electronics Letters*, vol. 30, pp. 745-746, 1994.
- [6] A. Khan, M. Abou El-Ela, and M. A. Al-Turaigi, "Current-mode precision rectification," *International Journal of Electronics*, vol. 79, pp. 853-859, 1995.
- [7] K. Hayatleh, S. Porta and F. J. Lidgley, "Temperature independent current conveyor precision rectifier," *Electronics Letters*, vol. 30, pp. 2091-2093, 1995.
- [8] A. Monpapasorn, K. Dejhan, F. Cheevasuvit, "A full-wave rectifier using a current conveyor and current mirrors," *International Journal of Electronics*, vol. 88, pp. 751-758, 2001.
- [9] W. Surakumpontorn, K. Anuntahirunrat, and V. Riewruja, "Sinusoidal frequency doubler and full-wave rectifier using translinear current conveyor," *International Journal of Electronics*, vol. 73, pp. 627-632, 1992.
- [10] E. Yuce, S. Minaei, and O. Cicekoglul, "Full-wave rectifier realization using only two CCI+ and NMOS transistors," *International Journal of Electronics*, vol. 93, pp. 533-541, 2007.
- [11] M. Kumngern, and K. Dejhan, "High frequency and high precision CMOS full-wave rectifier," *International Journal of Electronics*, vol. 93, pp. 185-199, 2006.
- [12] H. O. Elwan and A. M. Soliman, "Novel CMOS differential voltage current conveyor and its applications," *IEE Proceeding of Circuits Devices and System*, vol. 144, pp. 195-200, 1997.
- [13] Z. Wang, "Novel pseudo RMS current converter for sinusoidal signals using a CMOS precision current rectifier," *IEEE Transactions on Circuit and Systems-I*, vol. 39, pp. 456-462, 1992.
- [14] Z. Wang, "2-MOSFET transistor with extremely low distortion for output reaching supply voltage," *Electronics Letters*, vol. 26, pp. 951-952, 1990.
- [15] S. Minaei and M. A. Ibrahim, "General configuration for realizing current-mode first-order all-pass filter using DVCC," *International Journal of Electronics*, vol. 92, pp. 347-356, 2005.

ประวัติผู้เขียน

ชื่อ-นามสกุล	นายพงศกร แสงทอง
วัน เดือน ปีเกิด	23 มิถุนายน 2525 ที่จังหวัด เชียงใหม่
ที่อยู่	333 ถ.สุขสวัสดิ์ ต.พระบาท อ.เมือง จ.ลำปาง 52000
ประวัติการศึกษา	พ.ศ. 2548 อุตสาหกรรมศาสตรบัณฑิต สาขาวิชาเทคโนโลยีโทรคมนาคม สถาบันเทคโนโลยีพระจอมเกล้าพระนครเหนือ
ประสบการณ์การทำงาน	พ.ศ. 2549-2551 เจ้าหน้าที่ฝ่ายเทคนิค บริษัท บีอีซี บรอดคาสติ้ง เซ็นเตอร์ จำกัด ปัจจุบัน ช่างโทรคมนาคม บริษัท กสท.โทรคมนาคม จำกัด (มหาชน)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้