

วงจรรอสซซิลเลเตอร์คลื่นไซน์โหมดกระแสโดยใช้ CDTA
CDTA-BASED CURRENT-MODE SINUSOIDAL OSCILLATORS

วสันต์ ตันเจริญ
WASON TANJAROEN

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรดุษฎีบัณฑิต
สาขาวิชาวิศวกรรมไฟฟ้า
คณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. 2557

KMITL-2014-EN-D-018-182

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

วงจรออสซิลเลเตอร์คลื่นไซน์โหมดกระแสโดยใช้ CDTA

CDTA-BASED CURRENT-MODE SINUSOIDAL OSCILLATORS



T139548

วสันต์ ตันเจริญ

WASON TANJAROEN

เลขหมู่.....**139548**
เลขทะเบียน.....**10 พ.ย. 2558**
วันเดือนปี.....

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรดุษฎีบัณฑิต

สาขาวิชาวิศวกรรมไฟฟ้า

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. 2557

KMITL-2014-EN-D-018-182

CDTA-BASED CURRENT-MODE SINUSOIDAL OSCILLATORS

WASON TANJAROEN

A THESIS SUBMITTED IN PARTIAL FULFILLMENT
OF THE REQUIREMENTS FOR THE DEGREE OF
DOCTOR OF ENGINEERING IN ELECTRICAL ENGINEERING
FACULTY OF ENGINEERING
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG
2014
KMITL-2014-EN-D-018-182

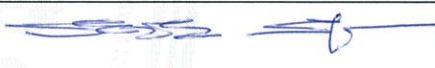




COPYRIGHT 2014

FACULTY OF ENGINEERING

KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

คณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ใบรับรองวิทยานิพนธ์

หัวข้อวิทยานิพนธ์ วงจรออสซิลเลเตอร์คลื่นไซน์โหมดกระแสโดยใช้ CDTA
Thesis Title CDTA-based Current-mode Sinusoidal Oscillators
นักศึกษา นายสันต์ ต้นเจริญ
รหัสประจำตัว 50060007
ปริญญา วิศวกรรมศาสตรดุษฎีบัณฑิต
สาขาวิชา วิศวกรรมไฟฟ้า
อาจารย์ที่ปรึกษาวิทยานิพนธ์ รศ.ดร.วรวงศ์ ตั้งศรีรัตน์
หมายเลขวิทยานิพนธ์ KMITL-2014-EN-D-018-182

คณะกรรมการสอบวิทยานิพนธ์		ลายมือชื่อ
ศ.ดร.วันชัย	ริ้วรุจา	
ผศ.ดร.วรรณดี	เพชรณิลักษณ์	
รศ.ดร.ธีระศิลป์	ทุมวิภาต	
ผศ.ดร.ทัตยา	ปุกคละนนท์	
รศ.ดร.วรวงศ์	ตั้งศรีรัตน์	

วัน / เดือน / ปี ที่สอบ วันพุธที่ 29 กรกฎาคม พ.ศ. 2557 เวลา 10.00-12.00 น.
สถานที่สอบ ณ อาคาร A ชั้น 5 ห้องประชุม 3

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

คณะวิศวกรรมศาสตร์ รับรองแล้ว



(ผู้ช่วยศาสตราจารย์ ดร.คมสัน มาลีสี)

คณบดี คณะวิศวกรรมศาสตร์
วันที่ 3 กันยายน พ.ศ. 2557

หัวข้อวิทยานิพนธ์	วงจรรอสซิลเลเตอร์คลื่นขายน้โหมดกระแสโดยใช้ CDTA
นักศึกษา	นายวสันต์ ต้นเจริญ
รหัสประจำตัว	50060007
ปริญญา	วิศวกรรมศาสตรดุษฎีบัณฑิต
สาขาวิชา	วิศวกรรมไฟฟ้า
พ.ศ.	2557
อาจารย์ที่ปรึกษาวิทยานิพนธ์	รศ.ดร. วรพงษ์ ตั้งศรีรัตน์

บทคัดย่อ

วิทยานิพนธ์ฉบับนี้นำเสนอการออกแบบวงจรรอสซิลเลเตอร์คลื่นขายน้โหมดกระแสโดยใช้วงจรร CDTA เป็นอุปกรณ์แอกทีฟหลัก วงจรรอสซิลเลเตอร์ที่นำเสนอแบ่งเป็นสามรูปแบบคือ (ก) วงจรรอสซิลเลเตอร์แบบเฟสเดียว ซึ่งประกอบด้วยวงจรร CDTA จำนวนสองตัว และตัวเก็บประจุเทียบกราวด์จำนวนสองตัว สามารถสร้างสัญญาณกระแสคลื่นขายน้หนึ่งเอาต์พุต (ข) วงจรรอสซิลเลเตอร์แบบควอดราเจอร์ ประกอบด้วยวงจรร CDTA จำนวนสามตัว และตัวเก็บประจุเทียบกราวด์จำนวนสองตัว โดยสามารถสร้างสัญญาณกระแสคลื่นขายน้สองเอาต์พุต มีขนาดสัญญาณเท่ากัน และมุมต่างเฟสกัน $\pi/2$ และ (ค) วงจรรอสซิลเลเตอร์แบบหลายเฟสที่สามารถสร้างสัญญาณกระแสคลื่นขายน้ $2n$ เอาต์พุต มุมต่างเฟสห่างเท่ากัน โดยการออกแบบวงจรรสามารถกระทำได้สองแนวทางดังนี้ การสังเคราะห์โดยใช่วงจรรอินทิเกรเตอร์แบบมีการสูญเสีย และการสังเคราะห์โดยใช่วงจรรกรองผ่านทุกความถี่อันดับหนึ่ง วงจรรอสซิลเลเตอร์ที่นำเสนอทั้งสามรูปแบบ มีคุณสมบัติเด่นในการควบคุมเงื่อนไขการเกิดออสซิลเลตและค่าความถี่ในการออสซิลเลตได้ด้วยวิธีการทางอิล็กทรอนิกส์โดยการปรับกระแสไบอัสของวงจรร CDTA มีค่าความไวต่ำและใช่อุปกรณ์จำนวนน้อย คุณสมบัติในการทำงานของวงจรรจะถูกศึกษาและตรวจสอบความถูกต้องด้วยผลการจำลองการทำงานโดยใช้โปรแกรม PSPICE และผลการทดลองต่อวงจรรจริงโดยใช้ไอซีเบอร์ AD844 และไอซีเบอร์ CA3080

Thesis Title	CDTA-based current-mode sinusoidal oscillators
Student	Mr. Wason Tanjaroen
Student ID.	50060007
Degree	Doctor of Engineering
Program	Electrical Engineering
Year	2014
Thesis Advisor	Assoc. Prof. Dr. Worapong Tangsritat

ABSTRACT

This thesis presents the design of current-mode sinusoidal oscillators using CDTAs as active elements. There are three sinusoidal oscillator circuits presented in this thesis, i.e., (a) the single-phase sinusoidal oscillator consisting of only two CDTAs and two grounded capacitors, which can generate a single sine-wave output current signal; (b) the quadrature oscillator, realized by employing three CDTAs and two grounded capacitors, which can produce two equally current amplitude with $\pi/2$ phase difference; and (c) the multiphase oscillator providing $2n$ output currents equally spaced in phase angle, which can realize by using lossy integrator circuit or first-order allpass filter circuit. Attractive features offered by the proposed topologies are the ability of electronic adjustment of the condition of oscillation and the frequency of oscillation, with low sensitivity figures and low component count. The behavior of the proposed oscillator circuits have been studied and evaluated through the simulation results using PSPICE program and the experimental test results using commercially available active components AD844 and CA3080.

กิตติกรรมประกาศ

วิทยานิพนธ์ฉบับนี้เสร็จสมบูรณ์โดยได้รับความอุปการะจากอาจารย์และผู้ให้การสนับสนุนหลายท่านดังนี้

ขอกราบขอบพระคุณอาจารย์ที่ปรึกษา รองศาสตราจารย์ ดร. วรพงศ์ ตั้งศรีรัตน์ ที่ให้คำปรึกษาและแนวทางในการศึกษาวิจัย ซึ่งผู้เขียนได้รับโอกาสในการศึกษาจนได้ความรู้ความสามารถในการเป็นนักวิจัย รวมทั้งแนวทางในการดำเนินชีวิตและหน้าที่การงาน ซึ่งเป็นแบบอย่างที่ดีให้กับผู้เขียนมาโดยตลอด จึงขอกราบขอบพระคุณเป็นอย่างสูงมา ณ ที่นี้

ขอกราบขอบพระคุณ ศาสตราจารย์ ดร. วัลลภ สุระกำพลธร สำนักงานคณะกรรมการนโยบายวิทยาศาสตร์ เทคโนโลยีและนวัตกรรมแห่งชาติ รองศาสตราจารย์ ดร. อีรศิลป์ ทุมวิภาต และรองศาสตราจารย์ สุมาลี อุณหวนิชย์ ภาควิชาเทคโนโลยีไฟฟ้าอุตสาหกรรม คณะวิศวกรรมศาสตร์ มหาวิทยาลัยเทคโนโลยีพระจอมเกล้าพระนครเหนือ ที่ให้โอกาสสนับสนุน และให้คำปรึกษาในการทำวิจัย รวมทั้งแนะนำแนวทางในหน้าที่การงาน

ขอขอบพระคุณ ศาสตราจารย์ ดร. วันชัย รั้วรุจา ที่ได้กรุณาเอื้อเพื่อให้ใช้สถานที่ตลอดจนเครื่องมือต่างๆ ที่ใช้ในการทดลองและจัดทำวิทยานิพนธ์นี้

ขอขอบพระคุณ โครงการทุนพัฒนาอาจารย์ สาขาวิศวกรรมศาสตร์ โดยความร่วมมือกับ AUN/SEED-Net ที่ให้ทุนสนับสนุนการศึกษา

ขอขอบพระคุณ คณะวิศวกรรมศาสตร์ศรีราชา มหาวิทยาลัยเกษตรศาสตร์ วิทยาเขตศรีราชา ที่ให้โอกาสให้การศึกษาวิจัย ซึ่งช่วยเพิ่มพูนประสบการณ์ความรู้ของผู้เขียนเป็นอย่างมาก

ขอขอบคุณ ห้องปฏิบัติการวิจัยประมวลผลสัญญาณรวม (Mixed Signal Processing Laboratory) ที่ให้การสนับสนุนวัสดุอุปกรณ์ในการทำวิจัย ตลอดจนเครื่องมือต่างๆ ที่ใช้ในการทดลองและจัดทำวิทยานิพนธ์นี้

ขอกราบขอบพระคุณพ่อสมชาย คุณแม่แก้ววรรณ คุณปรัชญาณี คุณสุวรรณา คุณสุตารัตน์ ด.ญ.ชญาดา ด.ช.ปองคุณ ด.ช.ณรรต ครอบครวัตันเจริญ และญาติพี่น้องที่คอยสนับสนุนดูแลให้กำลังใจในการศึกษามาโดยตลอด

ขอขอบคุณ คุณดนุชา ประเสริฐสม ที่แนะนำการทดลองในวิทยานิพนธ์ การทำวิจัยร่วมกัน และได้แลกเปลี่ยนประสบการณ์ดีๆ ร่วมกันมาโดยตลอด

ขอขอบคุณ แอมป์ บอล คิว บั้ม วัตร ปอนด์ กลั๊อฟ(ใหญ่) กลั๊อฟ(เล็ก) ยู อ็อฟ อัน นุ่น และพี่เจต ที่ได้ร่วมแลกเปลี่ยนประสบการณ์ต่างๆ

วสันต์ ตันเจริญ

สารบัญ

	หน้า
บทคัดย่อภาษาไทย	I
บทคัดย่อภาษาอังกฤษ	II
กิตติกรรมประกาศ	III
สารบัญ	IV
สารบัญตาราง	VIII
สารบัญรูป	IX
บทที่ 1 บทนำ.....	1
1.1 ความเป็นมาและความสำคัญของปัญหา	1
1.2 ความมุ่งหมายและวัตถุประสงค์ของการศึกษา	2
1.3 การนำเสนอหลักการใหม่ของวิทยานิพนธ์.....	3
1.4 รายละเอียดของวิทยานิพนธ์.....	3
1.5 เอกสารอ้างอิงบทที่ 1	5
บทที่ 2 วงจร CDTA	8
2.1 กล่าวนำ.....	8
2.2 วงจร CDTA ในอุดมคติ.....	9
2.3 วงจร CDTA ในทางปฏิบัติ.....	9
2.4 วงจร CDTA ที่นำเสนอในอดีต.....	10
2.5 วงจร CDTA ที่ใช้ในวิทยานิพนธ์	15
2.5.1 วงจร CDTA แบบใช้ไบโพลาร์ทรานซิสเตอร์	15
2.5.2 วงจร CDTA แบบใช้ไอซีเบอร์ AD844 และ CA3080	19
2.6 สรุป.....	30
2.7 เอกสารอ้างอิงบทที่ 2	30
บทที่ 3 หลักการพื้นฐานของวงจรรอสซิลเลเตอร์.....	35
3.1 กล่าวนำ.....	35
3.2 หลักการสังเคราะห์วงจรรอสซิลเลเตอร์แบบเฟสเดียว	36
3.3 การสังเคราะห์วงจรรอสซิลเลเตอร์แบบควอดราเจอร์	39

สารบัญ(ต่อ)

	หน้า
3.3.1 วงจรออสซิลเลเตอร์แบบควอดราเจอร์โดยใช้วงจรกรองผ่านทุกความถี่ อันดับหนึ่ง.....	39
3.3.2 วงจรออสซิลเลเตอร์แบบควอดราเจอร์โดยใช้วงจรอินทิเกรเตอร์แบบไม่มีการ สูญเสีย	40
3.4 การสังเคราะห์วงจรออสซิลเลเตอร์แบบหลายเฟส	42
3.4.1 วงจรออสซิลเลเตอร์แบบหลายเฟสโดยใช้วงจรอินทิเกรเตอร์แบบมีการสูญเสีย .	43
3.4.2 วงจรออสซิลเลเตอร์แบบหลายเฟสโดยใช้วงจรกรองผ่านทุกความถี่อันดับหนึ่ง .	46
3.5 สรุป	48
3.6 เอกสารอ้างอิงบทที่ 3	48
บทที่ 4 วงจรออสซิลเลเตอร์แบบเฟสเดียวโดยใช้วงจร CDTA.....	50
4.1 กล่าวนำ.....	50
4.2 โครงสร้างของวงจรออสซิลเลเตอร์แบบเฟสเดียวที่นำเสนอ.....	51
4.3 การสังเคราะห์วงจรออสซิลเลเตอร์แบบเฟสเดียวโดยใช้วงจร CDTA ที่นำเสนอ	52
4.4 ผลกระทบเนื่องจากการทำงานในทางปฏิบัติของวงจร CDTA	53
4.5 ผลการจำลองการทำงานของวงจรโดยใช้โปรแกรม PSPICE.....	54
4.6 ผลการต่อวงจรทดลอง.....	56
4.7 สรุป.....	57
4.8 เอกสารอ้างอิงบทที่ 4	62
บทที่ 5 วงจรออสซิลเลเตอร์แบบควอดราเจอร์โดยใช้วงจร CDTA.....	64
5.1 กล่าวนำ.....	64
5.2 โครงสร้างของวงจรออสซิลเลเตอร์แบบควอดราเจอร์ที่นำเสนอ	65
5.3 การสังเคราะห์วงจรออสซิลเลเตอร์แบบควอดราเจอร์โดยใช้วงจร CDTA	66
5.4 ผลกระทบเนื่องจากการทำงานในทางปฏิบัติของวงจร CDTA	68
5.5 ผลการจำลองการทำงานของวงจรโดยใช้โปรแกรม PSPICE.....	68
5.6 ผลการต่อวงจรทดลอง.....	70
5.7 สรุป.....	71
5.8 เอกสารอ้างอิงบทที่ 5	77

สารบัญ(ต่อ)

	หน้า
บทที่ 6 วงจรออสซิลเลเตอร์แบบหลายเฟสโดยใช้วงจร CDTA.....	79
6.1 กล่าวนำ.....	79
6.2 การสังเคราะห์วงจรโดยใช้วงจรอินทิเกรเตอร์แบบมีการสูญเสีย และวงจรขยายวงจร กระแสแบบกระแสควบคุม.....	80
6.2.1 โครงสร้างของวงจรออสซิลเลเตอร์แบบหลายเฟสโดยใช้วงจรอินทิเกรเตอร์ แบบมีการสูญเสีย.....	80
6.2.2 วงจรอินทิเกรเตอร์แบบมีการสูญเสีย.....	81
6.2.3 วงจรขยายกระแสแบบกระแสควบคุม	82
6.2.4 วงจรออสซิลเลเตอร์แบบหลายเฟสโดยใช้วงจรอินทิเกรเตอร์แบบมีการสูญเสีย ที่นำเสนอ	83
6.2.5 ผลกระทบเนื่องจากการทำงานในทางปฏิบัติของวงจร CDTA	85
6.2.6 ผลการจำลองการทำงานของวงจรโดยใช้โปรแกรม PSPICE.....	86
6.3 การสังเคราะห์วงจรโดยใช้วงจรอินทิเกรเตอร์แบบมีการสูญเสีย และวงจรขยายวงจร กระแสแบบกระแสควบคุม.....	89
6.3.1 โครงสร้างของวงจรออสซิลเลเตอร์แบบหลายเฟสโดยใช้วงจรกรองผ่านทุกความถี่ อันดับหนึ่ง.....	89
6.3.2 วงจรกรองผ่านทุกความถี่อันดับหนึ่ง	91
6.3.3 วงจรออสซิลเลเตอร์แบบหลายเฟสโดยใช้วงจรกรองผ่านทุกความถี่อันดับหนึ่ง ที่นำเสนอ	92
6.3.4 ผลกระทบเนื่องจากการทำงานในทางปฏิบัติของวงจร CDTA	93
6.3.5 ผลการจำลองการทำงานของวงจรโดยใช้โปรแกรม PSPICE.....	94
6.4 สรุป.....	97
6.5 เอกสารอ้างอิงบทที่ 6	97
บทที่ 7 บทสรุปและข้อเสนอแนะแนวทางในการทำวิจัยต่อ	99
7.1 บทสรุป.....	99
7.2 ข้อเสนอแนะแนวทางในการทำวิจัยต่อ.....	101
7.3 เอกสารอ้างอิงบทที่ 7	101

สารบัญ(ต่อ)

	หน้า
ภาคผนวก	103
ภาคผนวก ก การวิเคราะห์หาค่าความต้านทานอินพุตและค่าความต้านทานเอาต์พุตของ วงจร CDTA	104
ภาคผนวก ข การวิเคราะห์วงจรรอสซิลเลเตอร์แบบเฟสเดียวโดยใช้วงจร CDTA.....	111
ภาคผนวก ค การวิเคราะห์วงจรรอสซิลเลเตอร์แบบควอดราเจอร์โดยใช้วงจร CDTA...	115
ภาคผนวก ง การวิเคราะห์วงจรรอสซิลเลเตอร์แบบหลายเฟสโดยใช้วงจร CDTA.....	119
ภาคผนวก จ บทความวิจัยที่ได้รับการตีพิมพ์.....	136
ประวัติผู้เขียน	180

สารบัญตาราง

ตารางที่	หน้า
2.1 ตารางเปรียบเทียบคุณสมบัติของวงจร CDTA ที่ได้มีการนำเสนอในอดีต.....	14
2.2 ผลทดสอบผลตอบแทนทางความถี่ของ i_x/i_z เมื่อแปรค่าความนำ g_m	27
3.1 เงื่อนไขการออสซิลเลตและความถี่ออสซิลเลตของวงจรรูปที่ 3.3 และ 3.4.....	41
3.2 เงื่อนไขการออสซิลเลตและความถี่ออสซิลเลตของวงจรออสซิลเลเตอร์ในรูปที่ 3.7 (ก).....	45
3.3 เงื่อนไขการออสซิลเลตและความถี่ออสซิลเลตของวงจรออสซิลเลเตอร์ในรูปที่ 3.7 (ข).....	45
6.1 ค่าความถี่ในการออสซิลเลตของวงจรเมื่อเลือกใช้ $C = 1 \text{ nF}, 10 \text{ nF}$ และ 100 nF	89

สารบัญรูป

รูปที่	หน้า
2.1	วงจร CDTA ในอุดมคติ..... 9
2.2	วงจรสมมูลของวงจร CDTA ในทางปฏิบัติ..... 10
2.3	วงจร CDTA นำเสนอโดย A. Uygur และ H. Kuntman ปี ค.ศ. 2005..... 11
2.4	วงจร CDTA นำเสนอโดย A. Uygur และ H. Kuntman ปี ค.ศ. 2006..... 12
2.5	วงจร CDTA นำเสนอโดย D. Bialek, E. Hancioglu และ A. U. Keskin ปี ค.ศ. 2008..... 12
2.6	วงจร CDTA นำเสนอโดย F. Kacar และ H. Kuntman ปี ค.ศ. 2009..... 13
2.7	วงจร CDTA นำเสนอโดย W. Tangsrirat และคณะ ในปี ค.ศ. 2007 14
2.8	ผลการจำลองคุณสมบัติการส่งผ่านกระแสไฟตรงจากขั้ว p และขั้ว n ไปขั้ว z 17
2.9	ผลการจำลองผลตอบแทนทางความถี่ของค่าความต้านทานอินพุตที่ขั้ว p , n , z และ x 17
2.10	ผลการจำลองผลตอบแทนทางความถี่จากขั้ว p ไปขั้ว z (i_z/i_p) และจากขั้ว n ไปขั้ว z (i_z/i_n)..... 18
2.11	ผลการจำลองผลตอบแทนทางความถี่ของ i_x/i_z เมื่อแปรค่ากระแสไบอัส I_B 19
2.12	วงจร CFOA 20
2.13	วงจร OTA..... 21
2.14	วงจร CDTA โดยใช้ไอซีเบอร์ AD844 ต่อร่วมกับ CA3080..... 21
2.15	ภาพถ่ายการต่อวงจร CDTA ในรูปที่ 2.14 บนแผ่นวงจรพิมพ์..... 22
2.16	ผลการทดสอบคุณสมบัติการส่งผ่านกระแสไฟตรงจากขั้ว p และขั้ว n ไปขั้ว z 23
2.17	ผลการทดสอบคุณสมบัติในการส่งผ่านกระแสไฟสลับ..... 24
2.18	ผลการทดสอบผลตอบแทนทางความถี่จากขั้ว p ไปขั้ว z (i_z/i_p)..... 25
2.19	ผลการทดสอบผลตอบแทนทางความถี่จากขั้ว n ไปขั้ว z (i_z/i_n)..... 25
2.20	ผลทดสอบคุณสมบัติการส่งผ่านกระแสไฟสลับจากขั้ว z (i_z) ไปขั้ว x (i_x) เมื่อแปรค่า g_m 26
2.21	ผลทดสอบผลตอบแทนทางความถี่ของ i_x/i_z เมื่อแปรค่า g_m 28
3.1	โครงสร้างพื้นฐานของวงจรรอสซิลเลเตอร์..... 36
3.2	โครงสร้างของวงจรรอสซิลเลเตอร์แบบเฟสเดียว..... 38
3.3	โครงสร้างวงจรรอสซิลเลเตอร์แบบควอดราเจอร์โดยใช้วงจรกรองผ่านทุกความถี่อันดับหนึ่ง สองวงจร 40
3.4	โครงสร้างวงจรรอสซิลเลเตอร์แบบควอดราเจอร์ โดยใช้วงจรกรองผ่านทุกความถี่อันดับหนึ่ง และวงจรรินทิเกรเตอร์แบบไม่มีการสูญเสีย..... 41

สารบัญรูป(ต่อ)

รูปที่	หน้า
3.5 สัญญาณเอาต์พุตแบบควอดราเจอร์ในทางอุดมคติ ซึ่งมีมุมต่างเฟสระหว่าง v_1 กับ v_2 เท่ากับ $\pi/2$	41
3.6 โครงสร้างวงจรรอสซิลเลเตอร์แบบหลายเฟส	43
3.7 โครงสร้างของวงจรรอสซิลเลเตอร์แบบหลายเฟสโดยใช่วงจรอินทิเกรเตอร์แบบมีการสูญเสีย	44
3.8 โครงสร้างของวงจรรอสซิลเลเตอร์แบบหลายเฟสโดยใช่วงจรกรองผ่านทุกความถี่อันดับหนึ่ง	47
4.1 โครงสร้างของวงจรรอสซิลเลเตอร์แบบเฟสเดียวที่นำเสนอ	52
4.2 วงจรรอสซิลเลเตอร์แบบเฟสเดียวโดยใช่วงจร CDTA ที่นำเสนอ	53
4.3 ผลการจำลองคุณสมบัติของวงจรรอสซิลเลเตอร์แบบเฟสเดียวที่นำเสนอในรูปที่ 4.2	55
4.4 ผลการจำลองปรับค่าความถี่ออสซิลเลตของวงจรที่นำเสนอในรูปที่ 4.2 เมื่อทำการแปรค่า I_B	56
4.5 วงจรรอสซิลเลเตอร์แบบเฟสเดียวที่นำเสนอในรูปที่ 4.2 โดยใช้ไอซีเบอร์ AD844 และ CA3080	58
4.6 ผลการทดลองวัดสัญญาณเอาต์พุต $v_o (i_o R_o)$ ของวงจรรอสซิลเลเตอร์ในรูปที่ 4.5 เมื่อแปรค่า g_m	59
4.7 ผลการทดลองสเปกตรัมความถี่ของสัญญาณเอาต์พุต v_o ของวงจรรอสซิลเลเตอร์ในรูปที่ 4.5 เมื่อแปรค่า g_m	60
4.8 ผลการทดลองการแปรค่า f_o โดยการปรับค่ากระแสไบอัส I_B	61
4.9 เพอร์เซ็นต์ THD ของสัญญาณเอาต์พุต v_o ของวงจรรอสซิลเลเตอร์ในรูปที่ 4.5 เมื่อปรับค่าความถี่ออสซิลเลต f_o	61
5.1 โครงสร้างของวงจรรอสซิลเลเตอร์แบบควอดราเจอร์ที่นำเสนอ	65
5.2 วงจรรอสซิลเลเตอร์แบบควอดราเจอร์โดยใช่วงจร CDTA ที่นำเสนอ	67
5.3 ผลการจำลองคุณสมบัติของวงจรรอสซิลเลเตอร์แบบควอดราเจอร์ที่นำเสนอ ในรูปที่ 5.2	69
5.4 ผลการจำลองปรับค่าความถี่ออสซิลเลตของวงจรที่นำเสนอในรูปที่ 5.2 เมื่อทำการแปรค่า I_B	70
5.5 วงจรรอสซิลเลเตอร์แบบควอดราเจอร์ที่นำเสนอในรูปที่ 5.2 โดยใช้ไอซีเบอร์ AD844 และ CA3080	72
5.6 ผลการทดลองวัดสัญญาณเอาต์พุต $v_{o1} (i_{o1} R_{o1})$ และ $v_{o2} (i_{o2} R_{o2})$ ของวงจรรอสซิลเลเตอร์ ในรูปที่ 5.5 เมื่อแปรค่า g_m	73

สารบัญรูป(ต่อ)

รูปที่	หน้า
5.7 ผลการทดลองความสัมพันธ์แบบลิสซาชูระหว่าง v_{o1} และ v_{o2} ของวงจรออสซิลเลเตอร์ ในรูปที่ 5.5 เมื่อแปรค่า g_m	74
5.8 ผลการทดลองสเปกตรัมความถี่ของสัญญาณเอาต์พุต v_{o1} ของวงจรออสซิลเลเตอร์ ในรูปที่ 5.5 เมื่อแปรค่า g_m	75
5.9 ผลการทดลองการแปรค่า f_o โดยการปรับค่ากระแสไบอัส I_B	76
5.10 เปอร์เซ็นต์ THD ของสัญญาณเอาต์พุต v_{o1} ของวงจรออสซิลเลเตอร์ในรูปที่ 5.5 เมื่อปรับค่าความถี่ออสซิลเลต f_o	76
6.1 โครงสร้างของวงจรออสซิลเลเตอร์แบบหลายเฟสโดยใช่วงจรอินทิเกรเตอร์ แบบมีการสูญเสีย	81
6.2 วงจรอินทิเกรเตอร์แบบมีการสูญเสียโดยใช่วงจร CDTA.....	82
6.3 วงจรขยายกระแสแบบกระแสควบคุมโดยใช่วงจร CDTA	82
6.4 วงจรออสซิลเลเตอร์แบบหลายเฟสโดยใช่วงจรอินทิเกรเตอร์แบบมีการสูญเสีย	85
6.5 ผลการจำลองการทำงานของวงจรออสซิลเลเตอร์ที่นำเสนอในรูปที่ 6.4	87
6.6 ผลการจำลองสเปกตรัมความถี่ในการออสซิลเลตของกระแสเอาต์พุต i_{o1} , i_{o2} และ i_{o3}	88
6.7 ค่าความถี่ในการออสซิลเลตเมื่อแปรค่ากระแสไบอัส I_B	88
6.8 โครงสร้างของวงจรออสซิลเลเตอร์แบบหลายเฟสโดยใช่วงจรกรองผ่านทุกความถี่ อันดับหนึ่ง.....	90
6.9 วงจรกรองผ่านทุกความถี่อันดับหนึ่งโดยใช่วงจร CDTA.....	91
6.10 วงจรออสซิลเลเตอร์แบบหลายเฟสโดยใช่วงจรกรองผ่านทุกความถี่อันดับหนึ่ง.....	93
6.11 ผลการจำลองการทำงานของวงจรออสซิลเลเตอร์ที่นำเสนอในรูปที่ 6.10	95
6.12 ผลการจำลองสเปกตรัมความถี่ในการออสซิลเลตของกระแสเอาต์พุต i_{o1} , i_{o2} และ i_{o3}	96
6.13 ค่าความถี่ในการออสซิลเลตเมื่อแปรค่ากระแสไบอัส I_B	96

บทที่ 1

บทนำ

1.1 ความเป็นมาและความสำคัญของปัญหา

วงจรรอสซิลเลเตอร์ (oscillator) เป็นวงจรรสร้างสัญญาณรูปคลื่นไซน์ที่มีความสำคัญและการประยุกต์ใช้ในการประมวลผลสัญญาณแอนะล็อกอย่างแพร่หลาย เช่น สร้างสัญญาณคลื่นพาห์ในการมอดูเลตเฟสชิฟต์คีย์อิง (phase shift keying) แบบควอดราเจอร์แอมพลิจูดมอดูเลชัน (quadrature amplitude modulation) ในระบบโทรคมนาคม สร้างสัญญาณควบคุมในระบบมัลติเพลกซ์ หรือใช้ในการตีเทกต์สัญญาณเอเอ็ม [1]-[3] และทำหน้าที่กำเนิดสัญญาณเวกเตอร์ เลื่อย่านการทำงานต่างๆในระบบเครื่องมือวัด [3]-[4] เป็นต้น ในอดีตที่ผ่านมาการนำอุปกรณ์แอกทิฟมาสังเคราะห์เป็นวงจรรอสซิลเลเตอร์ได้รับความสนใจพัฒนาขึ้นมาจำนวนมาก [5]-[20] โดยมีวัตถุประสงค์หลักคือ ออกแบบวงจรรให้สามารถใช้งานได้ง่าย หรือมีคุณสมบัติและประสิทธิภาพในการทำงานดียิ่งขึ้น ซึ่งหลักการทำงานของอุปกรณ์แอกทิฟมีสองแบบคือ การทำงานโหมตแรงดัน (voltage-mode operation) และการทำงานโหมตกระแส (current-mode operation) โดยพบว่าการทำงานโหมตกระแสได้รับความนิยมไปประยุกต์ใช้งาน เนื่องจากมีคุณสมบัติเด่นกว่าการทำงานโหมตแรงดัน เช่น มีแบนด์วิดท์กว้าง ให้ผลตอบสนองทางความถี่สูง ใช้แรงดันไฟเลี้ยงต่ำ และการรวมหรือลบสัญญาณกระแสยังทำได้ง่าย [21]-[22] ด้วยเหตุนี้ นักวิจัยจึงให้ความสำคัญในการนำอุปกรณ์แอกทิฟไปออกแบบพัฒนาในวงจรรประมวลผลสัญญาณแอนะล็อกโหมตกระแสกันอย่างแพร่หลาย

วงจรร CDTA (Current Differencing Transconductance Amplifier) ถูกนำเสนอในปี ค.ศ. 2003 โดย D.Biolek [23] เป็นอุปกรณ์แอกทิฟทำงานในโหมตกระแสซึ่งประกอบด้วยวงจรรสองส่วนคือ วงจรรผลต่างกระแส (current differencing) ทำหน้าที่เป็นวงจรรอินพุตที่มีค่าอิมพีแดนซ์อินพุตต่ำ ต่อร่วมกับวงจรรขยายค่าความนำ (transconductance amplifier) ทำหน้าที่เป็นวงจรรเอาต์พุตที่มีค่าอิมพีแดนซ์เอาต์พุตสูง และสามารถแปรค่าอัตรา การส่งผ่านกระแสได้ด้วยวิธีการทางอิเล็กทรอนิกส์ โดยการควบคุมกระแสไบอัสจากภายนอก ด้วยข้อดีประการนี้จึงทำให้วงจรร CDTA ได้รับความสนใจนำไปพัฒนาออกแบบวงจรรอสซิลเลเตอร์มากมาย [14]-[20] อย่างไรก็ตามบทความที่ได้ถูกนำมาก่อนหน้านี้ พบว่ามีข้อด้อยหลายประการ อาทิเช่น เงื่อนไขในการออสซิลเลตและความถี่ออสซิลเลตไม่สามารถปรับค่าได้อย่างอิสระต่อกัน [17] ใช้อุปกรณ์ตัวต้านทานจากภายนอก[14],[16]-[20] หรือมีการใช้ตัวเก็บประจุแบบลอยตัว [18] ซึ่งไม่เหมาะสำหรับการทำวงจรรรวม (Integrated Circuit, IC) เป็นต้น

ดังนั้นวิทยานิพนธ์นี้จึงได้นำเสนอการสังเคราะห์และออกแบบวงจร CDTA ในรูปวงจรรวมโดยใช้ทรานซิสเตอร์แบบไบโพลาร์ ซึ่งประกอบด้วยวงจรผลต่างกระแส และวงจรขยายค่าความนำ โดยสามารถแปรค่าอัตราส่งผ่านกระแสของวงจรได้ด้วยวิธีการทางอิเล็กทรอนิกส์ ด้วยการแปรค่ากระแสไบอัสจากภายนอก I_B และได้สังเคราะห์วงจรออสซิลเลเตอร์โดยใช้วงจร CDTA ที่นำเสนอเป็นอุปกรณ์แอคทีฟหลัก กล่าวคือ วงจรออสซิลเลเตอร์แบบเฟสเดียวสามารถสร้างรูปคลื่นไซน์หนึ่งเอาต์พุต วงจรออสซิลเลเตอร์แบบควอดราเจอร์สามารถสังเคราะห์สัญญาณเอาต์พุตรูปคลื่นไซน์สองชุดที่มีมุมเฟสต่างกัน $\pi/2$ และวงจรออสซิลเลเตอร์แบบหลายเฟสโหมดกระแส ซึ่งสามารถสังเคราะห์สัญญาณกระแสเอาต์พุตที่มีมุมเฟสต่างกัน $2n$ เฟสได้ทั้งฟังก์ชันคี่และคู่ โดยสามารถควบคุมเงื่อนไขการเกิดออสซิลเลตและค่าความถี่ในการออสซิลเลตได้อย่างอิสระไม่ส่งผลกระทบต่อวิธีการทางอิเล็กทรอนิกส์โดยการปรับกระแสไบอัสของวงจร CDTA นอกจากนี้ปราศจากการใช้ตัวต้านทานพาสซีฟจากภายนอก และใช้ตัวเก็บประจุเทียบกราวด์ เหมาะสำหรับการนำไปสร้างวงจรรวม หลักการที่นำเสนอในวิทยานิพนธ์ฉบับนี้ได้ถูกทดสอบและยืนยันความถูกต้องด้วย ผลการจำลองการทำงานโดยใช้โปรแกรม PSPICE และผลการทดลองต่อวงจรจริงโดยใช้ไอซีเบอร์ AD844 ทำหน้าที่เป็นวงจรผลต่างกระแส และไอซีเบอร์ CA3080 ทำหน้าที่เป็นวงจรขยายค่าความนำ

1.2 ความมุ่งหมายและวัตถุประสงค์ของการศึกษา

วิทยานิพนธ์นี้ได้นำเสนอหลักการในการสังเคราะห์ออกแบบวงจรออสซิลเลเตอร์โหมดกระแสโดยใช้วงจร CDTA โดยมีขอบเขตของวิทยานิพนธ์ดังนี้คือ

1) วงจรออสซิลเลเตอร์แบบเฟสเดียว ประกอบด้วยวงจร CDTA จำนวน 2 ตัว และตัวเก็บประจุเทียบกราวด์จำนวนสองตัว สามารถสร้างสัญญาณรูปคลื่นไซน์หนึ่งเอาต์พุต และปรับคุณสมบัติการทำงานของวงจรได้ด้วยวิธีการทางอิเล็กทรอนิกส์ โดยอาศัยการแปรค่ากระแสไบอัสของวงจร CDTA [24]

2) วงจรออสซิลเลเตอร์แบบควอดราเจอร์ ซึ่งประกอบด้วยวงจร CDTA จำนวนสามตัวและตัวเก็บประจุเทียบกราวด์จำนวนสองตัว สามารถสร้างสัญญาณเอาต์พุตสองชุดที่มีขนาดสัญญาณเท่ากันแต่มีมุมต่างเฟสกัน $\pi/2$ โดยสามารถปรับค่าเงื่อนไขในการออสซิลเลตและค่าความถี่ในการออสซิลเลตได้อย่างอิสระต่อกัน [25]-[26]

3) วงจรออสซิลเลเตอร์แบบหลายเฟส แบ่งการนำเสนอออกเป็นสองวงจรดังนี้

วงจรที่หนึ่ง คือ สังเคราะห์จากวงจรรขยายกระแสแบบกระแสควบคุม (current-controlled current amplifier) และวงจรอินทิเกรเตอร์แบบมีการสูญเสีย (lossy integrator circuit) จำนวน n วงจร ต่อкасศเคตกัน สามารถสร้างสัญญาณเอาต์พุตได้จำนวน $2n$ ชุด ที่มีมุมเฟสต่างกัน π/n (เมื่อ $n \geq 3$) [27]

วงจรที่สอง คือ สังเคราะห์จากวงจรขยายกระแสแบบกระแสควบคุม และวงจรกรองผ่านทุกความถี่อันดับหนึ่ง (first-order all-pass filter) จำนวน n วงจร ต่อคาบศเคตกัน สามารถสร้างสัญญาณเอาต์พุตได้จำนวน $2n$ ชุด มีขนาดสัญญาณเท่ากัน แต่มีมุมเฟสต่างกัน π/n (เมื่อ $n \geq 2$) [28]

การสังเคราะห์และออกแบบวงจรออสซิลเลเตอร์แบบหลายเฟสทั้งสองวงจรมัน สามารถควบคุมค่าเงื่อนไขในการออสซิลเลตได้โดยปราศจากผลกระทบต่อค่าความถี่ออสซิลเลต และมุมต่างเฟสของสัญญาณเอาต์พุตสามารถสังเคราะห์ได้ทั้งมุมเฟสคู่ (even) และเฟสคี่ (odd)

1.3 การนำเสนอหลักการใหม่ของวิทยานิพนธ์

ในช่วงทศวรรษที่ผ่านมาพบว่าการสังเคราะห์และออกแบบวงจรออสซิลเลเตอร์โดยใช้วงจร CDTA มีข้อเสียหลายประการที่ควรต้องปรับปรุง ดังนั้นวิทยานิพนธ์นี้จึงได้พัฒนาการทำงานของวงจรออสซิลเลเตอร์ทั้งแบบเฟสเดียว และแบบควอดราเจอร์โดยใช้วงจร CDTA เป็นอุปกรณ์แอคทีฟหลัก และออกแบบให้จำนวนอุปกรณ์พาสซีฟน้อย ทำให้ประหยัดพื้นที่ (die area) เหมาะสำหรับการนำไปสร้างวงจรรวมที่มีขนาดเล็ก และลดกำลังงานไฟฟ้าสูญเสียลง

นอกจากนี้จากการติดตามผลงานวิจัยและสิ่งตีพิมพ์พบว่าการสังเคราะห์วงจรออสซิลเลเตอร์แบบหลายเฟสโดยใช้วงจร CDTA ที่สามารถปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์ และสามารถปรับค่าเงื่อนไขในการออสซิลเลตปราศจากผลกระทบต่อค่าความถี่ออสซิลเลต เป็นหัวข้อที่น่าสนใจเป็นอย่างมาก ด้วยเหตุดังกล่าววิทยานิพนธ์นี้จึงได้ออกแบบวงจรออสซิลเลเตอร์แบบหลายเฟส โดยใช้วงจร CDTA และตัวเก็บประจุเทียบกราวด์ (grounded capacitor) ซึ่งทำให้ผลกระทบเนื่องจากค่าความจุไฟฟ้าแฝง (parasitic capacitance) ในวงจรลงได้

1.4 รายละเอียดของวิทยานิพนธ์

วิทยานิพนธ์เล่มนี้ได้แบ่งเนื้อหาออกเป็น 7 บท และภาคผนวก 5 ภาค ด้วยกันคือ บทที่ 1 กล่าวถึง บทนำ ประกอบด้วย ความเป็นมาและความสำคัญของปัญหา ความมุ่งหมายและวัตถุประสงค์ การนำเสนอหลักการใหม่ของวิทยานิพนธ์ และรายละเอียดของวิทยานิพนธ์

บทที่ 2 กล่าวถึงวงจร CDTA ที่นำเสนอ และคุณสมบัติพื้นฐานของวงจร CDTA ประกอบไปด้วย วงจรผลต่างกระแส วงจรสะท้อนกระแส วงจรขยายค่าความนำ รวมทั้งการวิเคราะห์หาค่าความคลาดเคลื่อนในการส่งผ่านกระแสของวงจร สมรรถนะทางความถี่ของวงจร และผลการจำลองการทำงานของวงจรโดยใช้โปรแกรม PSPICE และผลการทดลองต่อวงจรจริง

บทที่ 3 กล่าวถึง หลักการพื้นฐานวงจรออสซิลเลเตอร์ ประกอบด้วย หลักการสังเคราะห์วงจรออสซิลเลเตอร์แบบเฟสเดียว การสังเคราะห์วงจรออสซิลเลเตอร์แบบควอดราเจอร์ การสังเคราะห์วงจรออสซิลเลเตอร์แบบหลายเฟส โครงสร้างของวงจรออสซิลเลเตอร์แบบหลายเฟสโดยใช่วงจรอินทิเกรเตอร์ วิธีการใช่วงจรกรองผ่านทุกความถี่อันดับหนึ่งสังเคราะห์เป็นวงจรออสซิลเลเตอร์แบบหลายเฟส

บทที่ 4 กล่าวถึง การสังเคราะห์วงจรออสซิลเลเตอร์แบบเฟสเดียวโดยใช่วงจร CDTA การวิเคราะห์ผลกระทบเนื่องจากการทำงานที่ไม่เป็นไปตามอุดมคติของวงจร CDTA และผลการจำลองการทำงานของวงจรโดยใช้โปรแกรม PSPICE และผลการทดลองต่อวงจรจริง

บทที่ 5 กล่าวถึง การสังเคราะห์วงจรออสซิลเลเตอร์แบบควอดราเจอร์โดยใช่วงจร CDTA การวิเคราะห์ผลกระทบเนื่องจากการทำงานที่ไม่เป็นไปตามอุดมคติของวงจร CDTA และผลการจำลองการทำงานของวงจรโดยใช้โปรแกรม PSPICE และผลการทดลองต่อวงจรจริง

บทที่ 6 กล่าวถึง การสังเคราะห์วงจรออสซิลเลเตอร์แบบหลายเฟสโดยใช่วงจร CDTA การวิเคราะห์ผลกระทบเนื่องจากการทำงานที่ไม่เป็นไปตามอุดมคติของวงจร CDTA และผลการจำลองการทำงานของวงจรโดยใช้โปรแกรม PSPICE

บทที่ 7 กล่าวถึง บทสรุปและข้อเสนอแนะแนวทางการวิจัยต่อ

ภาคผนวกแสดงการวิเคราะห์คุณสมบัติของวงจรที่นำเสนอและสมการสำคัญที่ใช้ภายในแต่ละบท โดยมีรายละเอียดต่อไปนี้

- | | |
|-----------|---|
| ภาคผนวก ก | การวิเคราะห์หาค่าความต้านทานอินพุตและค่าความต้านทานเอาต์พุตของวงจร CDTA |
| ภาคผนวก ข | การวิเคราะห์วงจรออสซิลเลเตอร์แบบเฟสเดียวโดยใช่วงจร CDTA |
| ภาคผนวก ค | การวิเคราะห์วงจรออสซิลเลเตอร์แบบควอดราเจอร์โดยใช่วงจร CDTA |
| ภาคผนวก ง | การวิเคราะห์วงจรออสซิลเลเตอร์แบบหลายเฟสโดยใช่วงจร CDTA |
| ภาคผนวก จ | บทความวิจัยที่ได้รับการตีพิมพ์ |

1.5 เอกสารอ้างอิงบทที่ 1

- [1] P. Horowitz and W. Hill, *The Art of Electronics*, Cambridge, U.K., Cambridge University Press, 1991.
- [2] C. Cauch and W. Leon, *Digital and analog cominucation system*, Macmillan publishing company, 1987.
- [3] U. Tietze and C. Schenk, *Electronic Circuits : Design and Applications*, Berlin Germany, Springer, 1991.
- [4] R. Holzel, "A simple wide-band sine wave quadrature oscillator", *IEEE Transactions on Instrumentation and Measurement*, vol. 42, no.3, pp. 758-760, 1993.
- [5] R.S. Sidorowicz, "Some novel RC oscillator for radio frequencies", *Electronics Engineering*, vol. 39, pp. 560-564, 1967.
- [6] M. T. Abuelma'atti, "Current-mode multiphase oscillator using current followers", *Microelectronics Journal*, vol.25, no.6, pp.457-461, 1994.
- [7] C. L. Hou and B. Shen, "Second-generation current conveyor-based multiphase sinusoidal oscillators", *International Journal of Electronics*, vol.78, no.2, pp. 317-325, 1995.
- [8] S.J.G. Gift, "Multiphase sinusoidal oscillator using inverting-mode operational amplifiers", *IEEE Transactions on Instrumentation and Measurement*, vol.47, no.4, pp. 986-991, 1998.
- [9] S.J.G. Gift, "The application of all-pass filters in the design of multiphase sinusoidal systems", *Microelectronics Journal*, vol.31, no.1, pp. 9-13, 2000.
- [10] S. Ozcan, A. Toker, C. Acar and H. Kuntman, "Single resistance-controlled sinusoidal oscillator employing current differencing buffered amplifier", *Microelectronics Journal*, vol. 31, no.3, pp. 169-174, 2000.
- [11] J.W. Horng, "Current differencing buffered amplifiers based single resistance controlled quadrature oscillator employing grounded capacitors". *IEICE Transactions on Fundamentals of Electronics, Communication and Computer Sciences*, vol.E85-A, no.6, pp. 1416-1419, 2000.
- [12] K. Klahan , W. Tangsrirat and W. Surakamponorn. "Realization of multiphase sinusoidal oscillator using CDBAs". *Proceedings of the 2004 IEEE Asia-Pacific Conference on Circuits and Systems*, Dec. 6-9, pp.725-728, 2004.

- [13] A. U. Keskin, "Voltage-mode high-Q band-pass filters and oscillators employing single CDBA and minimum number of components", *International Journal of Electronics*, vol. 92, no.8, pp. 479 – 487, 2005.
- [14] A. U. Keskin, D. Biolek, "Current mode quadrature oscillator using current differencing transconductance amplifiers (CDTA)", *IEE Proceedings Circuits Devices and Systems*, vol.153, no.3, pp. 214-218, 2006.
- [15] D. Biolek, V. Biolkova, A. U. Keskin, "Current mode quadrature oscillator using two CDAs and two grounded capacitors," *Proceedings of the 5th WSEAS International Conference on System Science and Simulation in Engineering*, Dec 16-18, pp. 368-370, 2006.
- [16] A. Uygur, H. Kuntman, "CDTA-based quadrature oscillator design," *Proceedings of the 14th European Signal Processing Conference*, Sep4-8, Italy, 2006.
- [17] W. Jaikla, M. Siripruchyanun, J. Bajer, D. Biolek, "A simple current-mode quadrature oscillator using single CDTA," *Radioengineering*, vol.17, no.4, pp. 33-40, 2008.
- [18] D. Prasad, D.R. Bhaskar, A.K. Singh, "Realisation of single-resistance-controlled sinusoidal oscillator a new application of the CDTA," *WSEAS Transactions on Electronics*, vol.5, no.6, pp. 257-259, 2008.
- [19] A. Lahiri, "Novel voltage/current-mode quadrature oscillator using current differencing transconductance amplifier," *Analog Integrated Circuits and Signal Processing*, vol.61, no.2, pp.199-203, 2009.
- [20] A. Lahiri, "New current-mode quadrature oscillators using CDTA," *IEICE Electronics Express*, vol. 6, no.3, pp. 135-140, 2009.
- [21] C. Toumazou, F. J. Lidgey and D. G. Haigh, *Analog IC Design : The Current Mode Approach*, London : Peter Peregrinus Ltd. 1990.
- [22] B. Wilson, "Recent development in current conveyors and current mode circuits", *IEE Proceedings Circuits Devices and Systems*, vol.137, no.2, pp.63-77, 1990.
- [23] D. Biolek, "CDTA Building block for current-mode analog signal processing", *Proceedings of the European Conference on Circuit Theory and Design*, Poland, pp. 397-400, 2003.

- [24] W. Tanjaroen, W. Tangsritat, W. Surakumpontorn, "Electronically tunable current-mode sinusoidal oscillator using CDTAs", *Proceedings of the Joint International Conference Information & Electronics and Electrical Engineering*, Luang Prabang, Lao PRD., pp.347-350, 2010.
- [25] W. Tanjaroen, W. Tangsritat, "Current-controlled current-mode four-phase sinusoidal quadrature oscillator using CDTAs", *Proceedings of the International Technical Conference on Circuits/Systems, Computers and Communications*, Pattaya, Thailand, pp.205-208, 2010.
- [26] W. Tangsritat, W. Tanjaroen, "Current-mode sinusoidal quadrature oscillator with independent control of oscillation frequency and condition using CDTAs" *Indian Journal of Pure and Applied Physics*, vol.48, no.5, pp.363-366, 2010.
- [27] W. Tangsritat, W. Tanjaroen, "Current-mode multiphase sinusoidal oscillator using current differencing transconductance amplifiers," *Circuits, Systems and Signal Processing*, vol.27, no.1, pp.81-93, 2008.
- [28] W. Tangsritat, W. Tanjaroen, Tattaya Pukkalanun, "Current-mode multiphase sinusoidal oscillator using CDTA-based allpass sections", *AEU International Journal of Electronics and Communications*, vol.63, no.7, pp.616-622, 2009.

บทที่ 2

วงจร CDTA

2.1 กล่าวนำ

วงจร CDTA ได้รับความนิยมนำไปประยุกต์ใช้งานทางด้านประมวลผลสัญญาณ แอนะล็อก อาทิเช่น วงจรกรองสัญญาณ (filter) และวงจรขยายสัญญาณ (amplifier) วงจร ออสซิลเลเตอร์ [1]-[12] เป็นต้น ด้วยคุณสมบัติเด่นของวงจร CDTA ที่ทำงานในโหมด กระแส และสามารถควบคุมการส่งผ่านกระแสได้ด้วยวิธีการทางอิเล็กทรอนิกส์โดยการปรับ ค่ากระแสไบอัสจากภายนอก และไม่จำเป็นต้องใช้ตัวต้านทานจากภายนอก ทำให้มีการพัฒนา โครงสร้างวงจร CDTA กันมาอย่างต่อเนื่อง [13]-[19] ซึ่งมีความแตกต่างกันเพียงเทคโนโลยีที่ ใช้ออกแบบ และโครงสร้างภายในของวงจร ทำให้วงจร CDTA ในแต่ละแบบมีข้อดีข้อด้อยที่ ต่างกัน ทว่าไปมักออกแบบวงจรให้กินกำลังไฟฟ้าน้อยลง มีค่าอิมพีแดนซ์อินพุตต่ำ (low- input impedance) มีค่าอิมพีแดนซ์เอาต์พุตสูง (high- output impedance) สามารถทำงานได้ที่ ความถี่ปฏิบัติงานสูง ลดจำนวนอุปกรณ์ ซึ่งเป็นแนวทางวิจัยที่มีความสำคัญและน่าสนใจเป็น อย่างมากสำหรับการพัฒนาออกแบบวงจรรวม

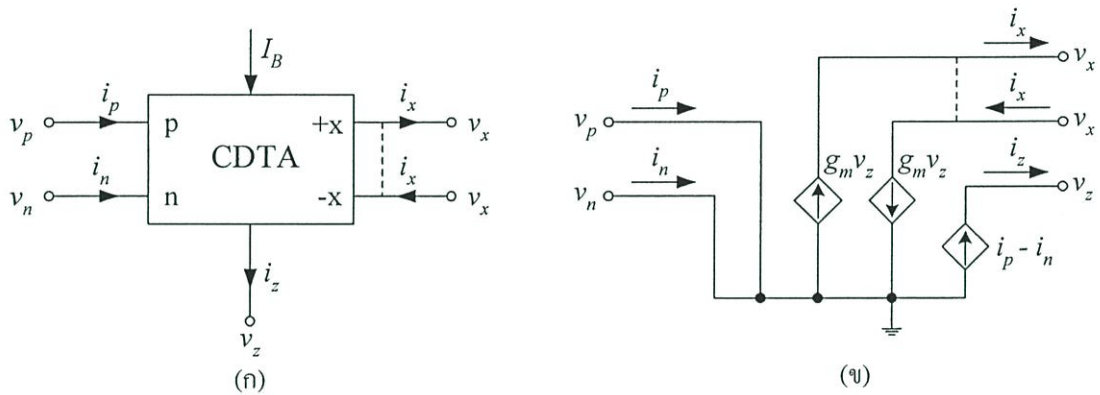
ในบทนี้จึงได้นำเสนอแนวทางการออกแบบและสังเคราะห์วงจร CDTA โดยใช้ เทคโนโลยีชนิดไบโพลาร์ทรานซิสเตอร์ภายใต้หลักการวงจรรวม โดยวงจร CDTA ที่นำเสนอ ประกอบด้วยวงจรสำคัญสองส่วนคือ วงจรผลต่างกระแส (current differencing circuit) และวงจรขยายค่าความนำ สำหรับคุณสมบัติในการทำงานของวงจรที่นำเสนอได้ทำการศึกษา และวิเคราะห์ด้วยผลการเลียนแบบการทำงานของวงจรโดยใช้โปรแกรม PSPICE นอกจากนี้ ยังได้นำเสนอหลักการสังเคราะห์วงจร CDTA โดยใช้ไอซีเบอร์ AD844 ของบริษัท Analog Devices ที่ทำหน้าที่เป็นวงจรขยายกระแสป้อนกลับ หรือ CFOA (Current Feedback Operational Amplifier) และไอซีเบอร์ CA3080 ของบริษัท Intersil Corporation ที่ทำหน้าที่ เป็นวงจรขยายค่าความนำ หรือ OTA (Operational Transconductance Amplifier) ต่อร่วมกัน เป็นวงจร CDTA เพื่อยืนยันผลการทำงานของวงจรด้วยการต่อวงจรทดสอบจริง

2.2 วงจร CDTA ในอุดมคติ

วงจร CDTA เป็นอุปกรณ์แอกทีฟทำงานในโหมดกระแส ซึ่งมีสัญลักษณ์แสดงได้ดังรูปที่ 2.1(ก) โดยความสัมพันธ์ระหว่างกระแสกับแรงดันของวงจร สามารถเขียนอธิบายได้ดังนี้

$$v_p = v_n = 0 \quad , \quad i_z = i_p - i_n \quad \text{และ} \quad i_x = g_m v_z \quad (2.1)$$

สมการ (2.1) แสดงให้เห็นว่าผลต่างกระแสอินพุต ($i_p - i_n$) จะถูกส่งผ่านไปเป็นกระแสเอาต์พุตที่ขั้ว z (i_z) และแรงดันที่ขั้ว z (v_z) จะถูกเปลี่ยนไปเป็นกระแสเอาต์พุตที่ขั้ว x (i_x) ด้วยอัตราขยายค่าความนำ (g_m) โดยความสัมพันธ์ดังกล่าวสามารถเขียนแสดงได้ด้วยวงจรสมมูลทางไฟฟ้าดังรูปที่ 2.1(ข)



รูปที่ 2.1 วงจร CDTA ในอุดมคติ
(ก) สัญลักษณ์ (ข) วงจรสมมูลทางไฟฟ้า

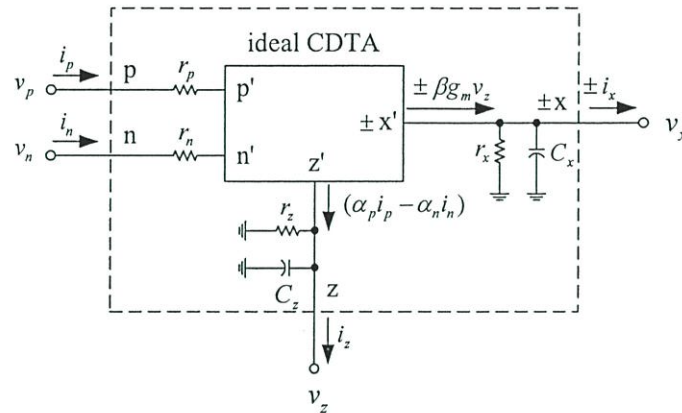
2.3 วงจร CDTA ในทางปฏิบัติ

หากพิจารณาวงจร CDTA ในทางปฏิบัติพบว่าวงจรจะมีค่าความผิดพลาดในการส่งผ่านสัญญาณ และค่าอิมพีแดนซ์แฝงภายในขั้วต่างๆของวงจร [20] ดังนั้นเพื่อให้เข้าใจถึงการทำงานที่ไม่เป็นอุดมคติของวงจร CDTA ทำการวิเคราะห์สมการ (2.1) ได้ใหม่เป็น [21]

$$v_p = v_n = 0 \quad , \quad i_z = \alpha_p i_p - \alpha_n i_n \quad \text{และ} \quad \pm i_x = \pm \beta g_m v_z = \pm \beta g_m Z_z i_z \quad (2.2)$$

เมื่อ $\alpha_p = 1 - \varepsilon_p$ ($|\varepsilon_p| \ll 1$) และ $\alpha_n = 1 - \varepsilon_n$ ($|\varepsilon_n| \ll 1$) โดยที่ ε_p และ ε_n คือค่าผิดพลาดในการส่งผ่านกระแสระหว่างขั้ว p กับขั้ว z และระหว่างขั้ว n กับขั้ว z ส่วน β คือค่าผิดพลาดในการขยายค่าความนำจากขั้ว z ไปยังขั้ว x โดยผลของค่าอิมพีแดนซ์อินพุตแฝงจะทำให้เกิดค่าความ

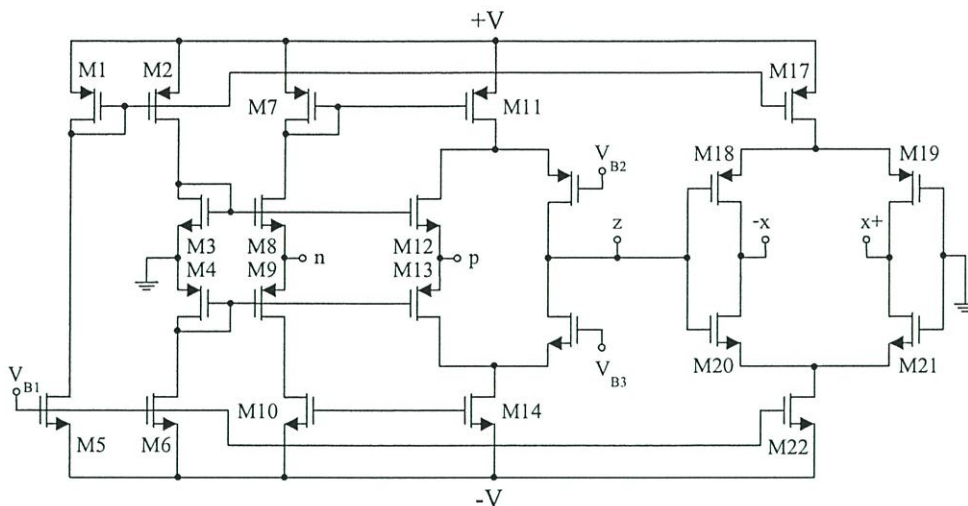
ต้านทานแฝง r_p และ r_n ปรากฏที่ขั้ว p และขั้ว n และค่าอิมพีแดนซ์เอาต์พุตแฝง ($r_z // C_z$) และ ($r_x // C_x$) ที่ขนานอยู่กับขั้ว z และขั้ว x ของวงจรมูลค่าตามลำดับ โดยทั้งค่าความต้านทานแฝงและค่าตัวเก็บประจุแฝงที่ปรากฏที่ขั้วอินพุตและเอาต์พุตเกิดได้จากเทคโนโลยีที่นำมาสังเคราะห์วงจร ทั้งนี้หากทำการวิเคราะห์วงจรรวม [22] ในทางปฏิบัติจะต้องคำนึงถึงค่าความต้านทานแฝงและค่าตัวเก็บประจุแฝงดังกล่าวนี้ด้วย ซึ่งสามารถเขียนแสดงสัญลักษณ์ทางไฟฟ้าได้ดังรูปที่ 2.2



รูปที่ 2.2 วงจรสมมูลของวงจร CDTA ในทางปฏิบัติ

2.4 วงจร CDTA ที่นำเสนอในอดีต

การออกแบบวงจร CDTA จะต้องคำนึงถึงคุณสมบัติของวงจรมูลค่าตามที่ดีตามที่กล่าวมาแล้วในหัวข้อที่ 2.2 เป็นหลัก ซึ่งพบว่าวงจรมูลค่าตามที่ดีจะทำงานแบ่งการทำงานเป็นสองส่วนสำคัญคือ ส่วนอินพุตเป็นวงจรผลต่างกระแส และส่วนเอาต์พุตเป็นวงจรขยายค่าความนำ โดยวงจร CDTA จะทำงานในโหมดกระแส ดังนั้นจึงต้องออกแบบวงจรมูลค่าตามให้มีค่าอินพุตอิมพีแดนซ์ต่ำ และค่าเอาต์พุตอิมพีแดนซ์สูง นอกจากนี้ยังพบว่าการออกแบบวงจรมูลค่าตามจะต้องให้กินกำลังไฟฟ้าน้อยสามารถทำงานได้ที่ความถี่ปฏิบัติการสูง การส่งผ่านสัญญาณกระแสหรือแรงดันมีค่าความผิดพลาดต่ำ ซึ่งจากการติดตามงานวิจัยการออกแบบวงจรมูลค่าตาม โดยใช้เทคโนโลยี CMOS แสดงดังรูปที่ 2.3 ถึง 2.6 [14]-[17] เพราะเป็นเทคโนโลยีที่สามารถสร้างวงจรมูลค่าตามที่มีขนาดเล็ก และใช้กำลังไฟฟ้าสูญเสียที่ต่ำ สำหรับวงจรมูลค่าตามรูปที่ 2.7 เป็นการออกแบบวงจรมูลค่าตาม โดยใช้เทคโนโลยีไบโพลาร์ทรานซิสเตอร์ [18]-[19] ซึ่งการควบคุมอัตรากระแสผ่านกระแสสามารถควบคุมได้อย่างเป็นเชิงเส้น โดยอาศัยค่าความนำ (g_m) ที่มีค่าแปรผันตรงกับค่ากระแสไบอัสจากภายนอก โดยคุณสมบัติการทำงานของวงจรมูลค่าตาม ที่ได้มีการนำเสนอในอดีตสามารถสรุปได้ดังตารางที่ 2.1 [23] จะเห็นได้ว่าแต่ละบทความก็จะมีข้อดีข้อด้อยต่างกัน อาทิเช่น วงจรใช้กำลังงานไฟฟ้าสูญเสียที่ต่ำ แต่ไม่สามารถทำงานที่ความถี่ได้สูงกว่าได้ [15] หรือวงจรมูลค่าตามสามารถทำงานได้ที่ความถี่ปฏิบัติการสูงกว่า แต่ใช้กำลังงานไฟฟ้าสูญเสียที่มากกว่า [16] เป็นต้น

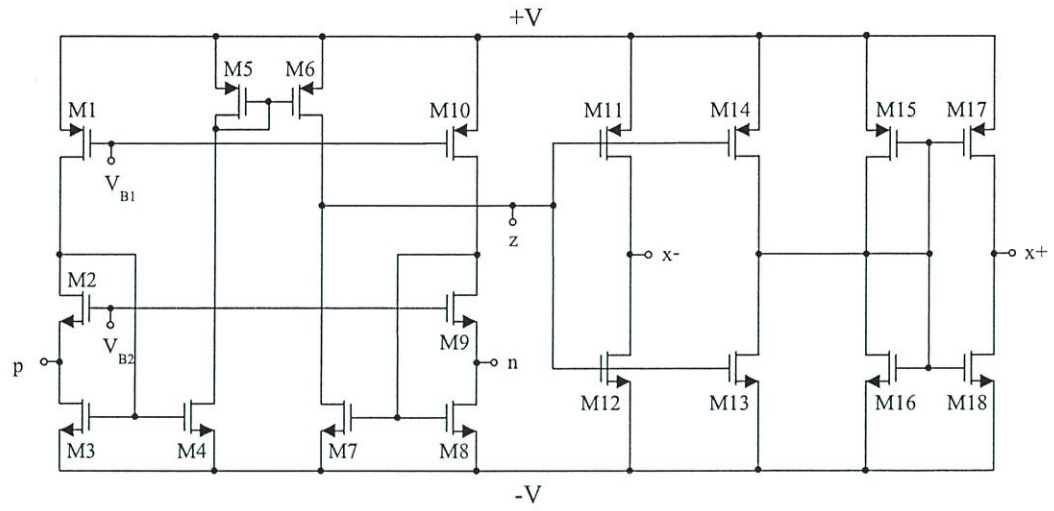


รูปที่ 2.3 วงจร CDTA นำเสนอโดย A. Uygur และ H. Kuntman ปี ค.ศ. 2005 [14]

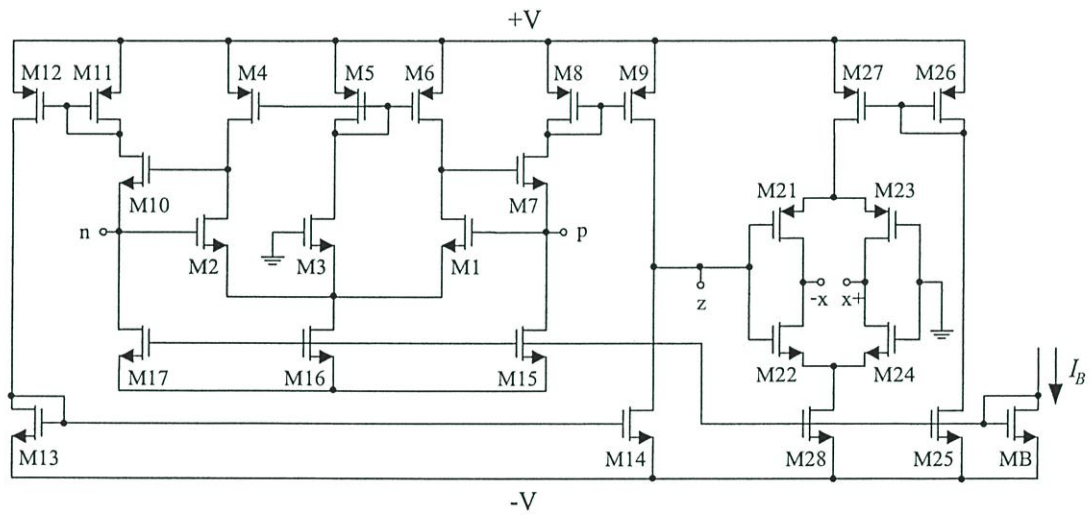
รูปที่ 2.3 แสดงวงจร CDTA ที่ถูกนำเสนอโดย A. Uygur และ H. Kuntman ในปี ค.ศ. 2005 [14] ประกอบด้วยวงจรร้อยสองส่วนคือ วงจร DCCCS (Differential Current Controlled Current Source) M1-M16 ทำหน้าที่เป็นวงจรภาคอินพุต [24] และวงจร FCS (floating current source) M17-M22 ทำหน้าที่เป็นวงจรขยายค่าความนำแบบสองเอาต์พุต [25] โดยคุณสมบัติและสมรรถนะของวงจร CDTA ในรูปที่ 2.3 สรุปลำดับตารางที่ 2.1

สำหรับรูปที่ 2.4 แสดงวงจร CDTA ถูกนำเสนอในปี ค.ศ. 2006 โดย A. Uygur และ H. Kuntman [15] ซึ่งเป็นการออกแบบวงจรโดยใช้ทรานซิสเตอร์แบบ CMOS ที่ใช้แรงดันไฟเลี้ยงต่ำ โครงสร้างวงจรที่นำเสนอประกอบด้วย วงจร FVF (flipped voltage followers) M1-M10 ทำหน้าที่เป็นภาคอินพุตของวงจร [26] ซึ่งส่งผลให้ค่าความต้านทานอินพุตที่ขั้ว p และ ขั้ว n มีค่าต่ำมาก และวงจรอินเวอร์เตอร์ (Inverter) M11-M18 [27] โดยที่อัตราขยายค่าความนำของวงจรกรณีนี้กำหนดได้จากวงจรอินเวอร์เตอร์ตัวแรก M11-M12 คุณสมบัติและสมรรถนะของวงจร CDTA ในรูปที่ 2.4 สรุปลำดับตารางที่ 2.1

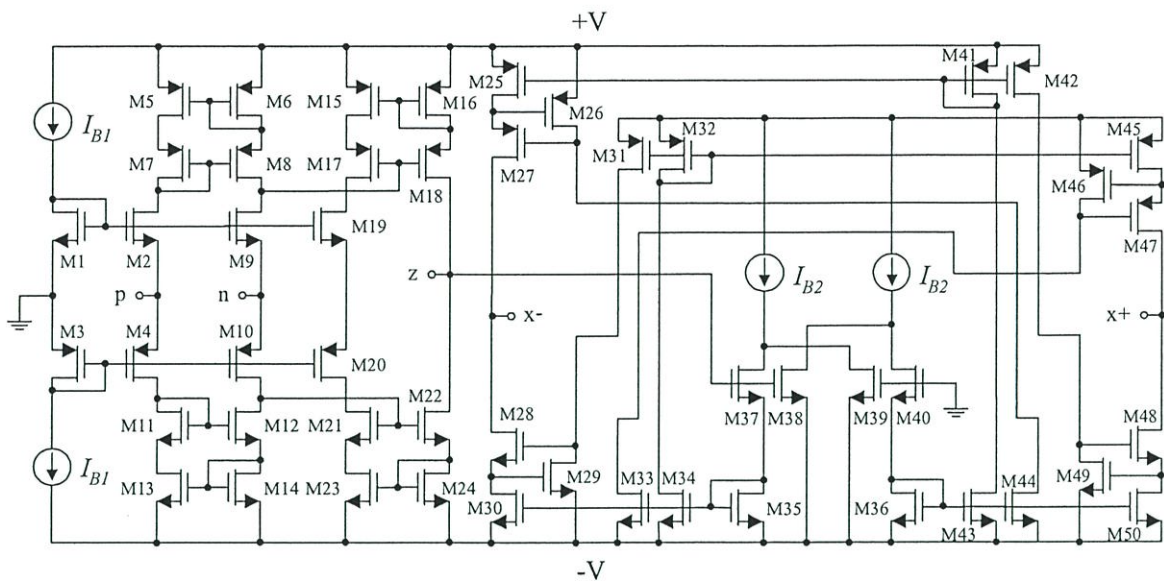
รูปที่ 2.5 แสดงวงจร CDTA โดยใช้เทคโนโลยีทรานซิสเตอร์แบบ CMOS TSMC 0.35 μm ที่นำเสนอในปี ค.ศ. 2008 โดย D. Bolek, E. Hancioglu และ A. U. Keskin [16] วงจร CDTA ที่นำเสนอสังเคราะห์ขึ้นจาก วงจรผลต่างกระแสซึ่งประกอบด้วยทรานซิสเตอร์ M1-M17 ต่อกับวงจร DO-OTA (Dual-Output Operational Transconductance Amplifier) M21-M28 ทำหน้าที่เป็นวงจรขยายค่าความนำแบบสองเอาต์พุต โดยที่คุณสมบัติและสมรรถนะของวงจรสามารถสรุปลำดับตารางที่ 2.1



รูปที่ 2.4 วงจร CDTA นำเสนอโดย A. Uygur และ H. Kuntman ปี ค.ศ. 2006 [15]



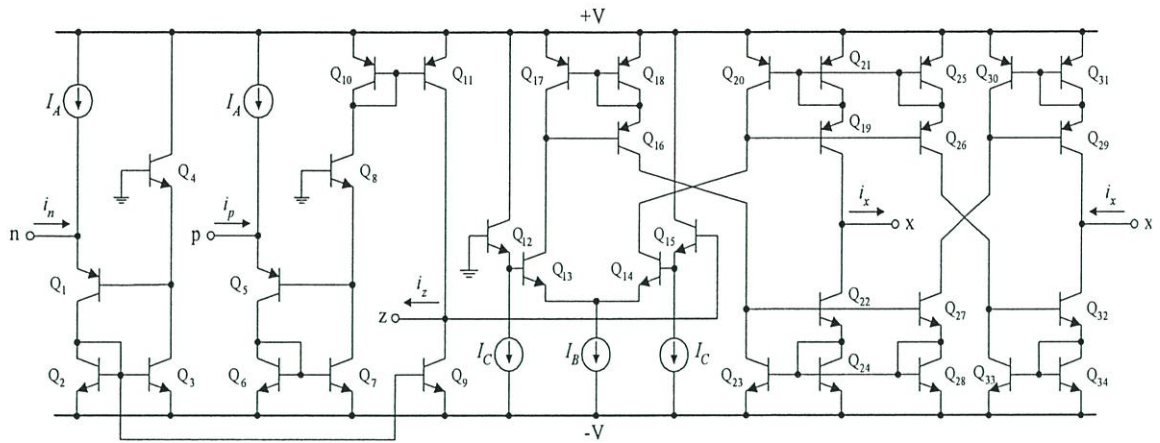
รูปที่ 2.5 วงจร CDTA นำเสนอโดย D. Bolek, E. Hancioglu และ A. U. Keskin
ปี ค.ศ. 2008 [16]



รูปที่ 2.6 วงจร CDTA นำเสนอโดย F. Kacar และ H. Kuntman ปี ค.ศ. 2009 [17]

รูปที่ 2.6 แสดงวงจร CDTA ที่พัฒนาขึ้นในปี ค.ศ. 2009 โดย F. Kacar และ H. Kuntman [17] ภายใต้ใช้เทคโนโลยีทรานซิสเตอร์แบบ CMOS TSMC 0.35 μm โครงสร้างวงจรประกอบด้วยวงจรร้อยสองส่วนคือ ส่วนแรกเป็นวงจร DCCCS M1-M24 ทำหน้าที่เป็นวงจรมผลต่างกระแสในภาคอินพุต และส่วนที่สองเป็นวงจร DO-OTA M25-M50 ทำหน้าที่ขยายค่าความนำแบบสองเอาต์พุต คุณสมบัติและสมรรถนะของวงจร CDTA ในรูปที่ 2.6 สรุปได้ดังตารางที่ 2.1

รูปที่ 2.7 แสดงวงจร CDTA แบบใช้เทคโนโลยีทรานซิสเตอร์แบบไบโพลาร์ ALA400-CBIC-R ซึ่งถูกนำเสนอโดย W. Tangsrirat และคณะ ในปี ค.ศ. 2007 [18] ภายในวงจรประกอบไปด้วยสองส่วนหลักคือ วงจรผลต่างกระแส Q_1-Q_{11} เป็นภาคอินพุตของวงจรและใช้วงจรขยายค่าความนำ $Q_{12}-Q_{34}$ เป็นภาคเอาต์พุตของวงจร คุณสมบัติและสมรรถนะของวงจร CDTA ในรูปที่ 2.7 สามารถสรุปเพื่อเปรียบเทียบกับคุณสมบัติของวงจร CDTA แบบต่างๆได้ดังตารางที่ 2.1



รูปที่ 2.7 วงจร CDTA นำเสนอโดย W. Tangsirat และคณะ ในปี ค.ศ. 2007 [18]

ตารางที่ 2.1 ตารางเปรียบเทียบคุณสมบัติของวงจร CDTA ที่ได้มีการนำเสนอในอดีต

คุณสมบัติของวงจร CDTA	รูปที่ 2.3	รูปที่ 2.4	รูปที่ 2.5	รูปที่ 2.6	รูปที่ 2.7
เทคโนโลยี	CMOS MIETEC 0.5 μm	CMOS AMIS 0.35 μm	CMOS TSMC 0.35 μm	CMOS TSMC 0.35 μm	Bipolar ALA400- CBIC-R
แรงดันไฟเลี้ยง	± 2.5 V	± 0.75 V	± 1.8 V	± 1.5 V	± 5 V
กำลังงานไฟฟ้าสูญเสีย	4.4 mW	0.37 mW	6.31 mW	4.96 mW	9.93 mW
Bandwidth (-3dB), i_z/i_p	392 MHz	87 MHz	1365 MHz	582 MHz	32 MHz
Bandwidth (-3dB), i_z/i_n	236 MHz	20 MHz	1142 MHz	448 MHz	32 MHz
กระแสออฟเซตสูงสุด (จากขั้ว p, n ไปยังขั้ว z)	ไม่ได้ระบุ	0.4 μA	ไม่ได้ระบุ	ไม่ได้ระบุ	8 μA
ค่าความต้านทานที่ขั้ว p (r_p)	654 Ω	25 Ω	1.92 Ω	812 Ω	4.5 Ω
ค่าความต้านทานที่ขั้ว n (r_n)	506 Ω	25 Ω	1.92 Ω	348 Ω	4.5 Ω
ค่าความต้านทานที่ขั้ว z (r_z)	1 G Ω	ไม่ได้ระบุ	3.88 k Ω	580 M Ω	360 k Ω
ค่าความต้านทานที่ขั้ว x (r_x)	ไม่ได้ระบุ	ไม่ได้ระบุ	16.3 G Ω	11.7G Ω	713 k Ω

2.5 วงจร CDTA ที่ใช้ในวิทยานิพนธ์

ในวิทยานิพนธ์นี้จะเลือกใช้วงจร CDTA เป็นวงจรแอกทีฟหลักสำหรับสังเคราะห์วงจรออสซิลเลเตอร์ในบทความต่อไปอยู่ด้วยกันสองแบบคือ วงจร CDTA แบบใช้ไบโพลาร์ทรานซิสเตอร์ ในรูปที่ 2.7 สำหรับแนวทางการวิเคราะห์ และยืนยันผลโดยการจำลองการทำงานด้วยโปรแกรม PSPICE และวงจร CDTA แบบใช้ไอซีเบอร์ AD844 และไอซีเบอร์ CA3080 สำหรับแนวทางการปฏิบัติเพื่อการต่อวงจรทดสอบจริง โดยหลักการการทำงานของวงจรทั้งสองลักษณะสามารถอธิบายได้ดังนี้

2.5.1 วงจร CDTA แบบใช้ไบโพลาร์ทรานซิสเตอร์

รูปที่ 2.7 แสดงวงจร CDTA แบบใช้เทคโนโลยีไบโพลาร์ทรานซิสเตอร์ [18]-[19],[21],[23],[28]-[29] ซึ่งประกอบไปด้วย วงจรผลต่างกระแส Q_1-Q_4 ทำหน้าที่เป็นวงจรภาคอินพุตรับสัญญาณกระแสอินพุต i_n และ Q_5-Q_{11} ทำหน้าที่รับสัญญาณกระแสอินพุต i_p ของวงจร ซึ่งจะได้กระแสที่ขั้ว z มีค่าเท่ากับ $i_z = i_p - i_n$ และสำหรับภาคเอาต์พุตใช้วงจรขยายค่าความนำแบบหลายเอาต์พุตประกอบด้วยทรานซิสเตอร์ $Q_{12}-Q_{34}$ ซึ่งสามารถกำหนดทิศทางกระแสที่ขั้ว x ได้สองแบบคือ แบบทิศทางกระแสไหลออกโดยใช้วงจรส่งผ่านกระแส $Q_{19}-Q_{24}$ และแบบทิศทางกระแสไหลเข้าโดยใช้วงจรส่งผ่านกระแส $Q_{25}-Q_{34}$ โดยแรงดันที่ขั้ว z (v_z) จะถูกเปลี่ยนไปเป็นกระแส i_x ที่ขั้ว x มีค่าเท่ากับ $i_x = g_m R_z i_z$ โดยที่ R_z คือ ตัวต้านทานที่ต่อระหว่างขั้ว z กับกราวด์ ดังนั้นจะเห็นได้ว่าวงจร CDTA แบบใช้เทคโนโลยีไบโพลาร์ทรานซิสเตอร์แสดงได้ดังรูปที่ 2.7 สามารถควบคุมอัตราขยายกระแสได้อย่างเป็นเชิงเส้น อีกทั้งวงจรยังมีค่าอินพุตอิมพีแดนซ์ต่ำ และค่าเอาต์พุตอิมพีแดนซ์สูง เหมาะสำหรับการนำวงจรไปต่อคลาสเคตกัน โดยหลักการการทำงานของวงจร CDTA ดังกล่าวจะใช้วงจรผลต่างกระแสเป็นวงจรอินพุต และวงจรขยายค่าความนำเป็นวงจรเอาต์พุต หากพิจารณาวงจรจะเห็นว่าสอดคล้องกับสมการ (2.1) ซึ่งสามารถควบคุมค่าอัตราขยายกระแสของวงจรได้โดยการแปรค่ากระแสไบอัสจากภายนอก (I_B) โดยความสัมพันธ์ระหว่างอัตราขยายค่าความนำ g_m กับกระแสไบอัส I_B มีค่าเท่ากับ

$$g_m = \frac{I_B}{2V_T} \quad (2.3)$$

เมื่อ I_B คือ กระแสไบอัสจากภายนอกที่ป้อนให้กับวงจร และ V_T คือ ค่าแรงดันความร้อน (thermal voltage) ซึ่งมีค่าประมาณ 26 mV ที่อุณหภูมิ 27°C

สำหรับวงจรผลต่างกระแสที่ประกอบด้วยทรานซิสเตอร์ Q_1-Q_{11} เมื่อทำการวิเคราะห์จะได้ค่าความต้านทานที่ขั้วอินพุต p (r_p) และขั้ว n (r_n) ของวงจรได้ดังต่อไปนี้ [ภาคผนวก ก หัวข้อ ก1]

$$r_p \cong \frac{r_{e8}}{\beta_5} \quad (2.4)$$

และ

$$r_n \cong \frac{r_{e4}}{\beta_1} \quad (2.5)$$

เมื่อ r_{ei} และ β_i คือค่าความต้านทานที่ขาอิมิตเตอร์ และอัตราขยายกระแสอิมิตเตอร์ร่วมของทรานซิสเตอร์ Q_i ($i=1,2,3,\dots,8$) ตามลำดับ เมื่อประมาณว่า $\beta_i \gg 1$ ดังนั้นจากสมการ (2.4) และ (2.5) แสดงให้เห็นว่า r_p และ r_n ของวงจรจึงมีค่าต่ำมาก ในทำนองเดียวกันวิเคราะห์วงจรขยายค่าความนำ Q_{12} - Q_{24} หาค่าความต้านทานเอาต์พุตที่ขั้ว z (r_z) และขั้ว x (r_x) ได้เท่ากับ [ภาคผนวก ก หัวข้อ ก2 และ ก3]

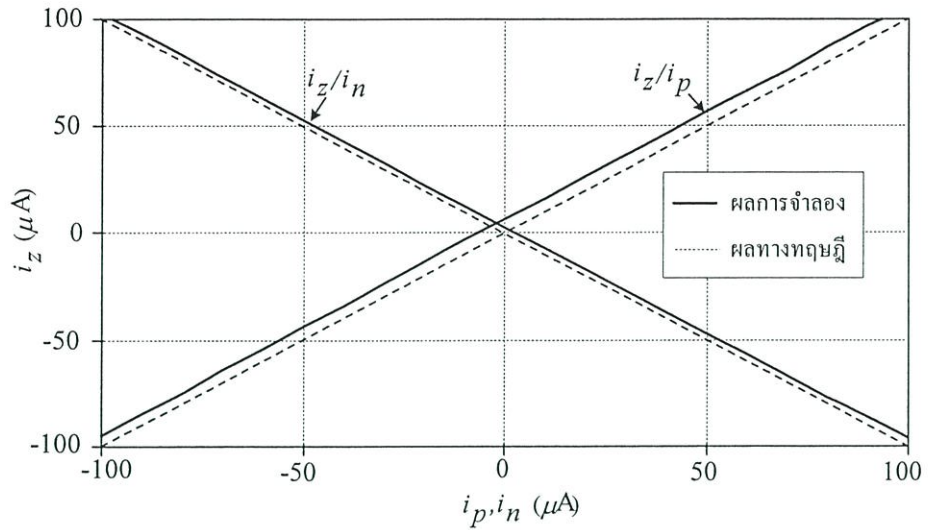
$$r_z \cong \left(\frac{r_{ce}}{2} \right) // (2\beta r_\pi) \quad (2.6)$$

และ

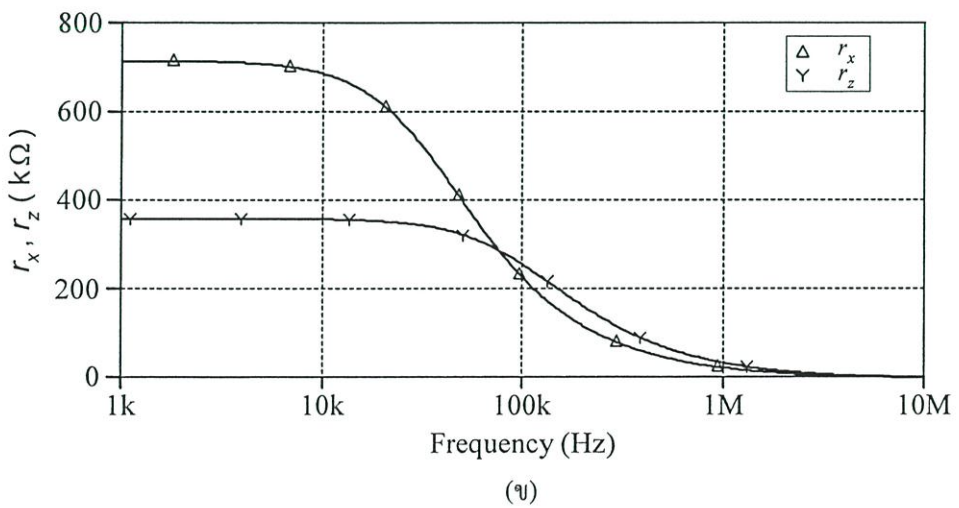
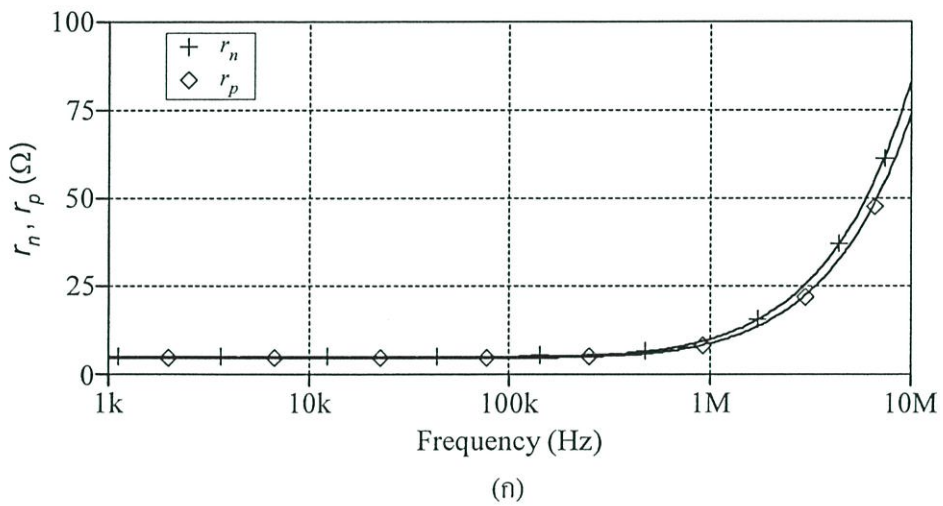
$$r_x \cong \frac{\beta r_{ce}}{4} \quad (2.7)$$

โดยที่ r_{ce} คือค่าความต้านทานระหว่างขาคอลเลคเตอร์กับขาอิมิตเตอร์ และ r_π คือค่าความต้านทานระหว่างขาเบสกับขาอิมิตเตอร์ของทรานซิสเตอร์ จากสมการ (2.6) และ (2.7) พบว่าค่าความต้านทานที่ขั้ว z และ ขั้ว x แปรผันตามค่า β ซึ่งสรุปได้ว่าวงจรจะมีค่าความต้านทานเอาต์พุตสูงมาก

คุณสมบัติการทำงานของวงจร CDTA ในรูปที่ 2.7 จะถูกตรวจสอบด้วยผลการจำลองการทำงานด้วยโปรแกรม PSPICE โดยใช้เทคโนโลยีทรานซิสเตอร์แบบ AT&T ALA400-CBIC-R [30] และเลือกใช้ $\pm V = \pm 5V$, $I_A = 100 \mu A$, $I_C = 50 \mu A$ และ $R_z = R_x = 1 k\Omega$ จากผลการจำลองผลตอบสนองต่อสัญญาณไฟตรงพบว่าวงจร CDTA ที่นำเสนอมีค่ากระแสออฟเซตสูงสุดเท่ากับ $8 \mu A$ และสิ้นเปลืองกำลังงานไฟฟ้าเท่ากับ $9.93 mW$ รูปที่ 2.8 แสดงผลการจำลองการส่งผ่านกระแสไฟตรงจากขั้ว p และขั้ว n ไปขั้ว z ซึ่งพบว่าความผิดพลาดในการส่งผ่านกระแสสูงสุดของวงจรเมื่อเปรียบเทียบกับค่าทางทฤษฎีมีค่าเท่ากับ $8 \mu A$



รูปที่ 2.8 ผลการจำลองคุณสมบัติการส่งผ่านกระแสไฟตรงจากขั้ว p และขั้ว n ไปขั้ว z



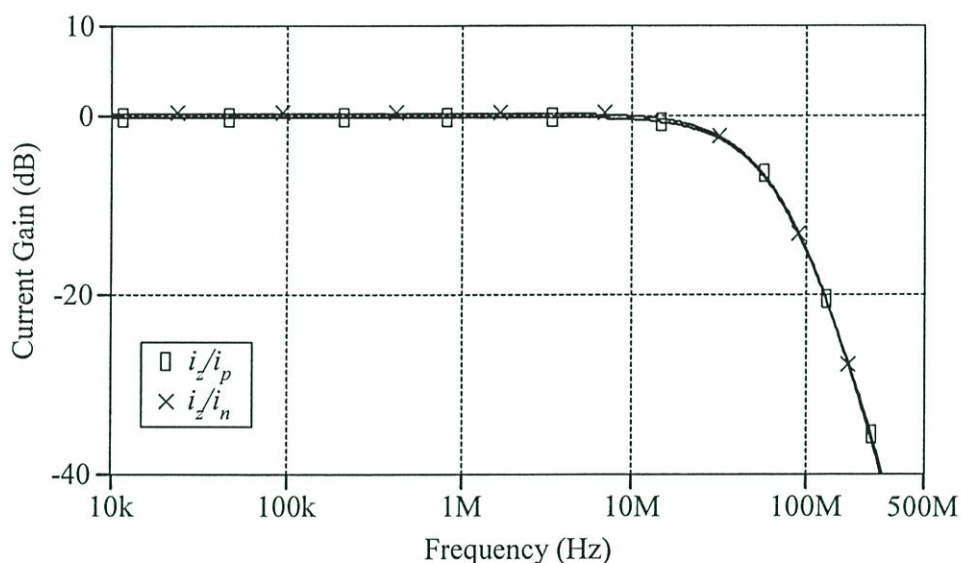
รูปที่ 2.9 ผลการจำลองผลตอบแทนทางความถี่ของค่าความต้านทานอินพุตที่ขั้ว p, n, z และ x

(ก) r_p และ r_n

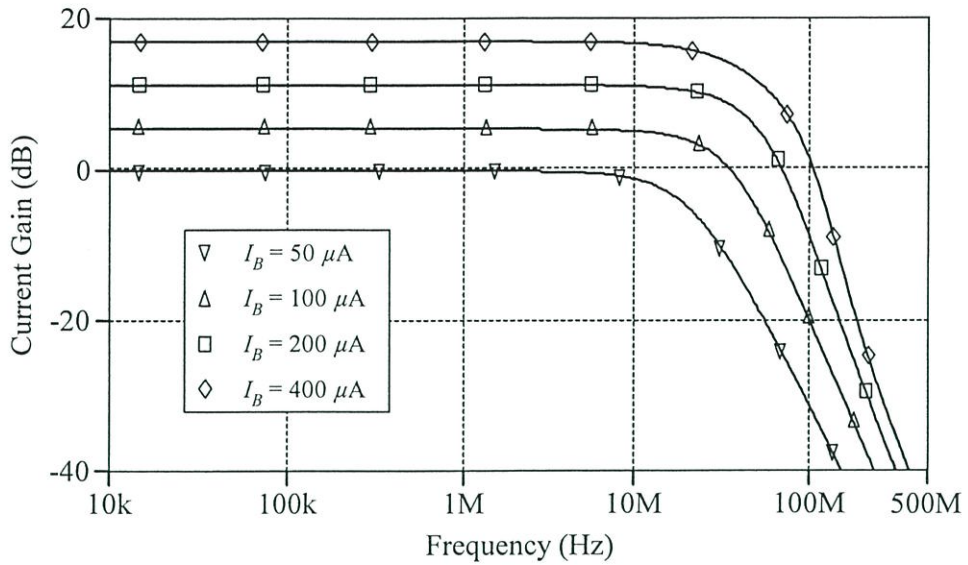
(ข) r_z และ r_x

รูปที่ 2.9(ก) แสดงผลการจำลองผลตอบสนองทางความถี่ของค่าความต้านทานอินพุตที่ขั้ว p และ n ซึ่งพบว่ามีค่าประมาณ $r_p \cong r_n = 4.5\Omega$ และรูปที่ 2.9(ข) แสดงผลการจำลองผลตอบสนองทางความถี่ของค่าความต้านทานอินพุตที่ขั้ว z และ x ซึ่งพบว่า $r_z \cong 360\text{ k}\Omega$ และ $r_x \cong 713\text{ k}\Omega$ ตามลำดับ

รูปที่ 2.10 แสดงผลการจำลองผลตอบสนองทางความถี่ของ i_z/i_p และ i_z/i_n พบว่าความถี่ปฏิบัติการมีค่าประมาณ $f_c \cong 32\text{ MHz}$ ซึ่งเป็นขีดจำกัดทางด้านความถี่ในการปฏิบัติงานสูงสุดของวงจรผลต่างกระแส ส่วนรูปที่ 2.11 เป็นผลการจำลองผลตอบสนองทางความถี่ของ i_x/i_z เมื่อทำการแปรค่ากระแสไบอัส I_B เป็น $50\mu\text{A}$, $100\mu\text{A}$, $200\mu\text{A}$ และ $400\mu\text{A}$ ตามลำดับ ในกรณีนี้พบว่าอัตราการส่งผ่านกระแส i_x/i_z มีค่าประมาณ 0 dB, 6 dB, 12 dB และ 18 dB ตามลำดับ จะเห็นได้ว่าอัตราการส่งผ่านกระแส i_x/i_z เพิ่มขึ้นตามการแปรค่าของกระแสไบอัส I_B แสดงให้เห็นว่าวงจรที่นำเสนอสามารถปรับค่ากระแสเอาต์พุต i_x ได้ โดยการแปรค่ากระแสไบอัส I_B



รูปที่ 2.10 ผลการจำลองผลตอบสนองทางความถี่จากขั้ว p ไปขั้ว z (i_z/i_p) และจากขั้ว n ไปขั้ว z (i_z/i_n)



รูปที่ 2.11 ผลการจำลองผลตอบสนองทางความถี่ของ i_x/i_z เมื่อแปรค่ากระแสไบอัส I_B

2.5.2 วงจร CDTA แบบใช้ไอซีเบอร์ AD844 และ CA3080

ไอซีเบอร์ AD844 ของบริษัท Analog Devices ทำหน้าที่เป็นวงจร CFOA [31]-[36] ซึ่งเป็นอุปกรณ์แอกทีฟแบบสี่ขั้ว ดังมีสัญลักษณ์ทางไฟฟ้าของวงจรในรูปที่ 2.12(ก) โดยที่ขั้ว x และ y คือขั้วอินพุต และขั้ว z และ o คือขั้วเอาต์พุต หลักการทำงานของวงจร CFOA ประกอบด้วยวงจรที่สำคัญสองส่วน คือ วงจรตามกระแสและวงจรตามแรงดัน กล่าวคือ กระแสที่ไหลเข้าขั้วอินพุต y จะมีค่าเท่ากับศูนย์ ($i_y = 0$) และแรงดันอินพุตที่ป้อนเข้าขั้ว y จะถูกส่งผ่านไปปรากฏยังขั้ว x ($v_x = v_y$) ในขณะที่กระแสที่ขั้ว z นั้นมีค่าเท่ากับกระแสอินพุตที่ไหลเข้าขั้ว x ($i_z = i_x$) และแรงดันที่ขั้ว z จะถูกส่งผ่านไปยังขั้วเอาต์พุตแรงดัน o ดังนั้นจึงสามารถเขียนอธิบายคุณสมบัติในการทำงานของวงจร CFOA ได้ด้วยวงจรมูลทางไฟฟ้างดังรูปที่ 2.12(ข)

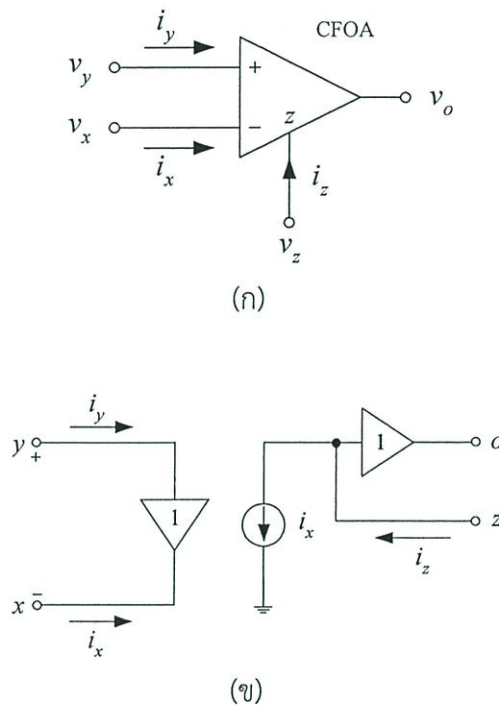
ไอซีเบอร์ CA3080 ของบริษัท Intersil Corporation เป็นวงจร OTA [37] ทำหน้าที่เปลี่ยนแรงดันอินพุตเป็นกระแสเอาต์พุต ที่มีอัตราขยายค่าความนำ (g_m) ที่สามารถควบคุมได้ โดยกระแสไบอัสจากภายนอก I_B มีสัญลักษณ์ทางไฟฟ้าของวงจร OTA แสดงได้ดังรูปที่ 2.13(ก) โดยที่ขั้ว v^+ และ v^- คือขั้วอินพุต และขั้ว x คือขั้วเอาต์พุต คุณสมบัติการทำงานของวงจรจะรับแรงดันผลต่างที่ขั้วอินพุต v^+ และ v^- ($v^+ - v^-$) แล้วเปลี่ยนไปเป็นกระแสเอาต์พุตที่ขั้ว x (i_x) โดยอาศัยคุณสมบัติอัตราขยายค่าความนำ g_m ดังนั้นจะได้รับความสัมพันธ์ของวงจร OTA คือ

$$i_x = g_m(v^+ - v^-) \quad (2.8)$$

โดยที่

$$g_m = \frac{I_B}{2V_T} \quad (2.9)$$

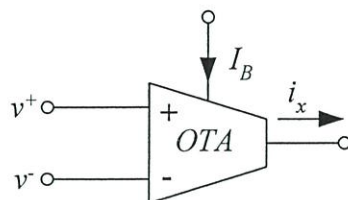
สมการ (2.9) แสดงให้เห็นอัตราขยายค่าความนำของวงจร OTA นั้นสามารถควบคุมได้ด้วยการปรับค่ากระแสไบอัส I_B ซึ่งเป็นไปตามคุณสมบัติเดียวกับสมการ (2.3) ดังนั้นจึงสามารถเขียนอธิบายคุณสมบัติในการทำงานของวงจร OTA ได้ด้วยวงจรสมมูลทางไฟฟ้าดังรูปที่ 2.13(ข)



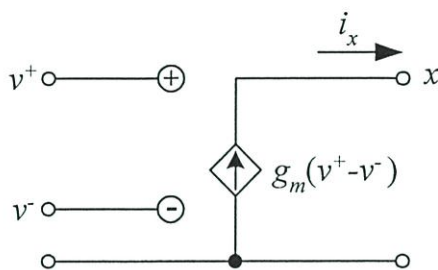
รูปที่ 2.12 วงจร CFOA

(ก) สัญลักษณ์ทางไฟฟ้า (ข) วงจรสมมูลทางไฟฟ้า

จากหลักการทำงานของไอซีเบอร์ AD844 และ CA3080 เมื่อนำมาต่อรวมเป็นวงจร CDTA จะได้ดังรูปที่ 2.14 การต่อวงจรภาคอินพุตใช้ไอซีเบอร์ AD844 จำนวนสองตัวต่อรวมกัน ซึ่งจะต่อขั้วบวกกราวด์และใช้ขั้วลบเป็นขาอินพุตกระแสของวงจร CDTA ซึ่งทำให้ค่าความต้านทานอินพุตของวงจรมีค่าต่ำมาก ผลต่างของกระแสที่ขั้ว p และ n จะถูกส่งไปขั้ว z (i_z) และเมื่อต่อตัวต้านทานที่ขั้ว z กระแส i_z นี้จะถูกเปลี่ยนเป็นแรงดัน v_z จากนั้นวงจร OTA ด้านเอาต์พุต ซึ่งใช้ไอซีเบอร์ CA3080 จะทำหน้าที่เปลี่ยนแรงดัน v_z เป็นกระแสเอาต์พุต i_x ที่ควบคุมได้ด้วยอัตราขยายค่าความนำ g_m โดยการแปรค่ากระแสไบอัส I_B จากภายนอก ซึ่งมีความสัมพันธ์เป็นไปตามสมการ (2.9) รูปที่ 2.15 แสดงภาพถ่ายการต่อวงจร CDTA โดยใช้ไอซีเบอร์ AD844 และ CA3080 ตามโครงสร้างในรูปที่ 2.14 ลงบนแผ่นวงจรพิมพ์ (PCB)



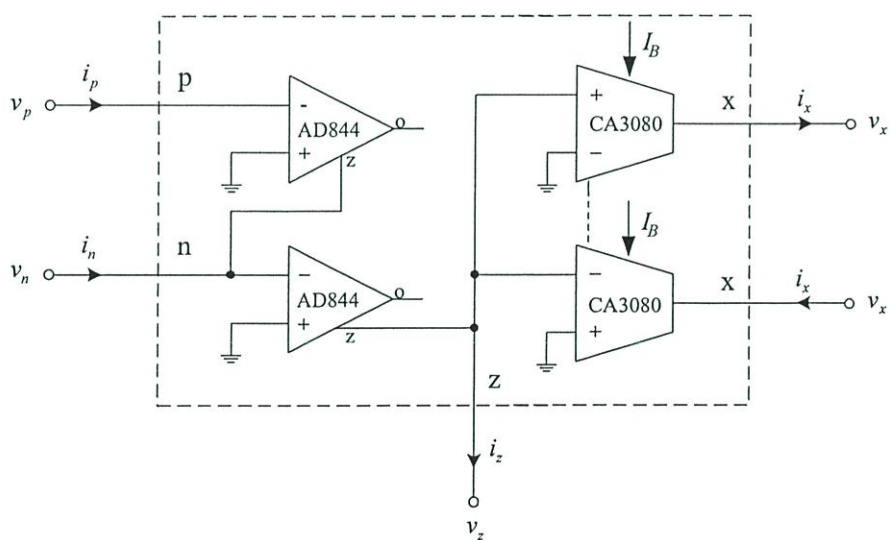
(ก)



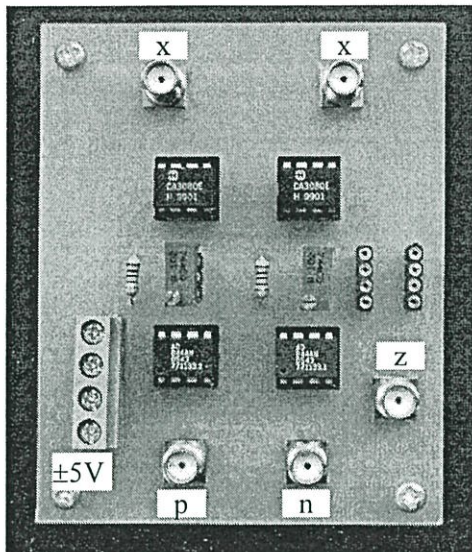
(ข)

รูปที่ 2.13 วงจร OTA

(ก) สัญลักษณ์ทางไฟฟ้า (ข) วงจรสมมูลทางไฟฟ้า

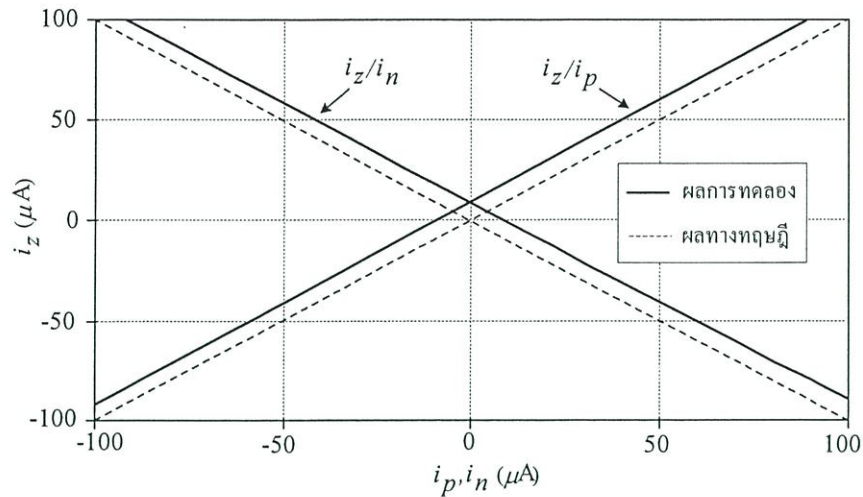


รูปที่ 2.14 วงจร CDTA โดยใช้ไอซีเบอร์ AD844 ต่อร่วมกับ CA3080



รูปที่ 2.15 ภาพถ่ายการต่อวงจร CDTA ในรูปที่ 2.14 บนแผ่นวงจรพิมพ์

ผลการทดลองการส่งผ่านไฟกระแสตรงจากขั้ว p และขั้ว n ไปยังขั้ว z เปรียบเทียบกับค่าทางทฤษฎีแสดงได้ดังรูปที่ 2.16 ซึ่งพบว่าค่าผิดพลาดในการส่งผ่านกระแสสูงสุดของวงจรมีค่าประมาณ $12 \mu\text{A}$ สำหรับผลการทดสอบคุณสมบัติในการส่งผ่านกระแสไฟสลัป i_p และ i_n ไปยัง i_z แสดงได้ดังรูปที่ 2.17 โดยป้อนแรงดันไฟสลัปรูปคลื่นสามเหลี่ยมความถี่เท่ากับ 10 kHz ขนาดสัญญาณเท่ากับ 1 V_{p-p} (v_p) ผ่านตัวต้านทาน R_p เท่ากับ $10 \text{ k}\Omega$ เข้าที่ขั้ว p ซึ่งจะได้ $i_p = v_p/R_p = 0.1 \text{ mA}$ และทำการวัดแรงดันที่ขั้ว z เทียบกับกราวด์ (v_z) ผ่านตัวต้านทาน R_z ขนาด $1 \text{ k}\Omega$ ที่ต่อระหว่างขั้ว z เทียบกราวด์ ซึ่งผลการทดลองดังรูปที่ 2.17(ก) จะได้ค่า $v_z = 102 \text{ mV}$ (หรือ $i_z = v_z/R_z \cong 0.1 \text{ mA}$) ในทำนองเดียวกันทำการทดลองป้อนแรงดันไฟสลัปรูปคลื่นสามเหลี่ยมความถี่เท่ากับ 10 kHz ขนาดสัญญาณเท่ากับ 1 V_{p-p} ผ่านตัวต้านทาน R_n เท่ากับ $10 \text{ k}\Omega$ เข้าที่ขั้ว n ซึ่งจะได้ $i_n = v_n/R_n = 0.1 \text{ mA}$ และทำการวัดแรงดันที่ขั้ว z เทียบกับกราวด์ (v_z) ผ่านตัวต้านทาน R_z ขนาด $1 \text{ k}\Omega$ ที่ต่อระหว่างขั้ว z เทียบกราวด์ ซึ่งผลการทดลองที่ได้ดังรูปที่ 2.17(ข) พบว่าสัญญาณที่ขั้ว z และขั้ว p จะมีมุมเฟสเท่ากัน หรือพิจารณาทิศทางการไหลของกระแสจะเป็นทิศทางเดียวกันคือ $i_z \cong i_p$ และสัญญาณที่ขั้ว z และขั้ว n จะมีมุมเฟสต่างกัน 180° หรือทิศทางการไหลของกระแสจะตรงกันข้ามคือ $i_z \cong -i_n$ ผลการทดลองดังกล่าวสอดคล้องเป็นไปตามหลักการทางทฤษฎี



รูปที่ 2.16 ผลการทดสอบคุณสมบัติการส่งผ่านกระแสไฟตรงจากขั้ว p และขั้ว n ไปขั้ว z

รูปที่ 2.18 ผลตอบสนองทางความถี่ของ i_z/i_p โดยใช้ตัวต้านทาน R_p ที่ขั้ว p เท่ากับ $1\text{ k}\Omega$ และต่อตัวต้านทาน R_z ที่ขั้ว z เทียบกราวด์เท่ากับ $1\text{ k}\Omega$ ภาพขยายแบ่งจุดอ้างอิงออกเป็นสี่จุด (บริเวณใต้รูปภาพจะแสดงค่าที่วัดได้ คือ N ตั้งแต่ 0 ถึง 3) โดยสามารถอธิบายค่าที่ได้จากการทดลองได้ดังนี้

จุด 0 ที่ความถี่ 100 จะได้อัตราขยายกระแสเท่ากับ -0.0126 dB หรือนั่นคือ $i_z/i_p \cong 0.9986$ (คำนวณได้จาก $\text{dB} = 20 \log i_z/i_p$)

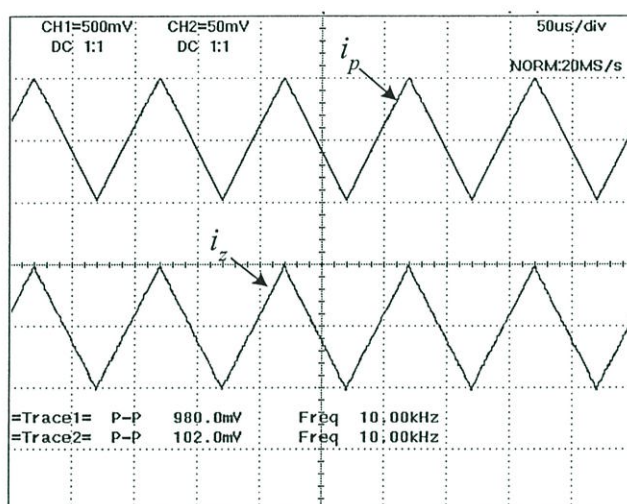
จุด 1 ที่ความถี่ $299.99\text{ kHz} \cong 300\text{ kHz}$ จะได้อัตราขยายกระแสเท่ากับ -0.0318 dB หรือ $i_z/i_p = 0.9963$

จุด 2 ที่ความถี่ $599.99\text{ kHz} \cong 600\text{ kHz}$ จะได้อัตราขยายกระแสเท่ากับ 0.14 dB หรือ $i_z/i_p = 1.0162$

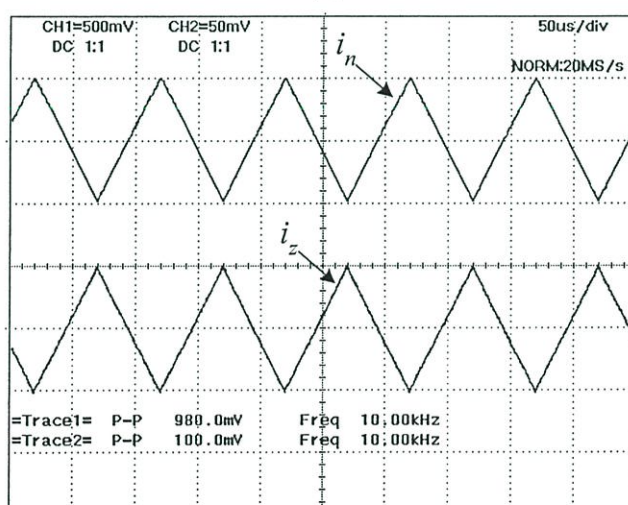
จุด 3 ที่ความถี่ 1 MHz มีอัตราขยายกระแสเท่ากับ 0.4703 dB หรือ $i_z/i_p = 1.0556$

รูปที่ 2.19 แสดงผลตอบสนองทางความถี่ของ i_z/i_n โดยใช้วิธีเหมือนกับผลตอบสนองทางความถี่ของ i_z/i_p ในรูปที่ 2.18 ซึ่งพบว่า ณ.ที่ความถี่เดียวกันจะสามารถหาค่าอัตราขยายกระแส i_z/i_n โกล้เคียงกับค่า i_z/i_p ดังนั้นจากการทดลองผลตอบสนองทางความถี่ของ i_z/i_p และ i_z/i_n สรุปได้ว่าการส่งผ่านกระแสในทางทฤษฎีจะมีค่าอัตราขยายกระแส $i_z/i_p = i_z/i_n = 1$ ซึ่งการทดลองจริงพบว่าที่ความถี่สูงขึ้นค่าอัตราขยายกระแสจะมีค่า $i_z/i_p = i_z/i_n \gg 1$ หรือ $i_z/i_p = i_z/i_n \ll 1$ ทำให้เกิดค่าความผิดพลาดในการส่งผ่านกระแสมากขึ้น เช่นความถี่ 100 kHz , 300 kHz , 600 kHz และ 1 MHz จะมีค่าความผิดพลาดในการส่งผ่านกระแสเท่ากับ 0.14% , 0.37% , 1.62% และ 5.6% ตามลำดับ

รูปที่ 2.20 แสดงการแปรค่ากระแสเอาต์พุต i_x ด้วยการปรับค่า g_m ขณะที่ป้อนสัญญาณกระแสลับที่ขั้ว z ในการต่อวงจรจะป้อนสัญญาณไฟสลับรูปคลื่นสามเหลี่ยมขนาด 500 mVp-p เข้าที่ขั้ว z และต่อตัวต้านทานที่ขั้ว x (R_x) เทียบกราวด์เท่ากับ 100 Ω (หรือสามารถคำนวณหาค่า $v_x = i_x R_x = g_m v_z R_x$) จากนั้นแปรค่า I_B เป็น 100 μA , 200 μA , 400 μA และ 600 μA เพื่อให้ได้ g_m เปลี่ยนแปลงเป็น 2 mA/V, 4 mA/V, 8 mA/V และ 12 mA/V ตามลำดับ ซึ่งพบว่าขนาดแรงดัน (v_x) ของรูปคลื่นสัญญาณมีค่าเท่ากับ 96 mVp-p, 200 mVp-p, 400 mVp-p และ 592 mVp-p ตามลำดับ และพบว่ามีค่าความผิดพลาดเท่ากับ 4 %, 0 %, 0 % และ 10 % ตามลำดับ ทั้งนี้ค่าผิดพลาดสามารถปรับค่ากระแส I_B เพื่อให้ได้ค่าใกล้เคียงกับทฤษฎีได้จากทดลองนี้แสดงให้ถึงคุณสมบัติในการปรับค่ากระแส i_x ได้ ด้วยวิธีการทางอิเล็กทรอนิกส์โดยการแปรค่ากระแสไบอัส I_B



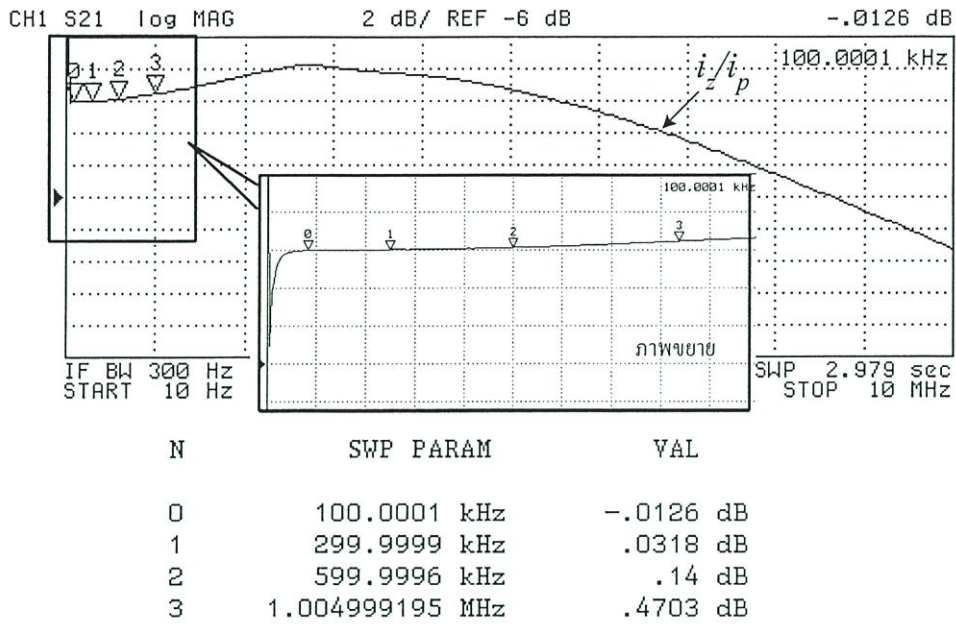
(ก)



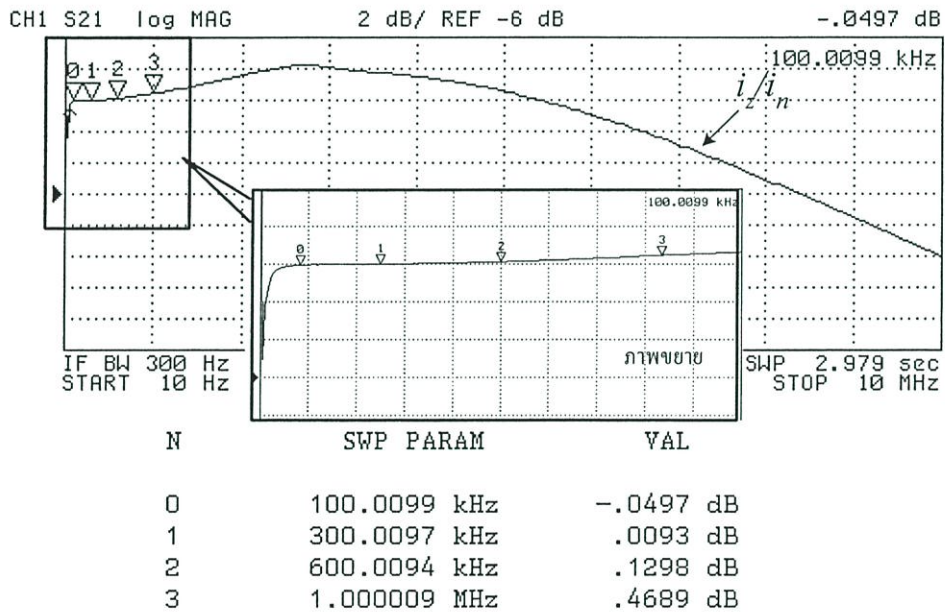
(ข)

รูปที่ 2.17 ผลการทดสอบคุณสมบัติในการส่งผ่านกระแสไฟสลับ

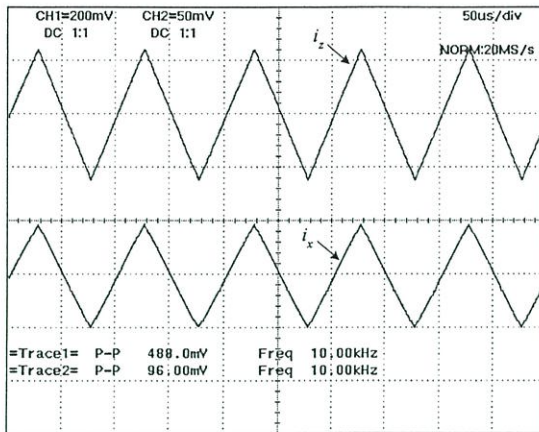
(ก) จากขั้ว p (i_p) ไปขั้ว z (i_z) (ข) จากขั้ว n (i_n) ไปขั้ว z (i_z)



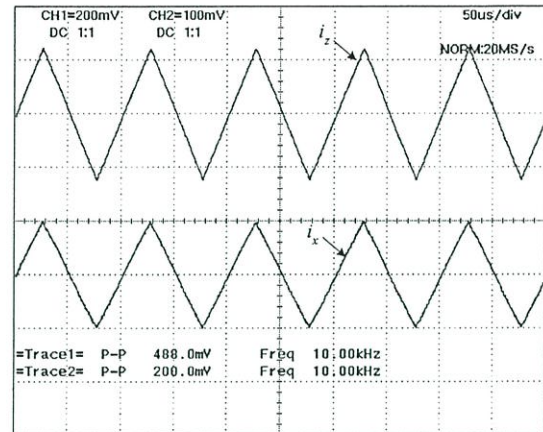
รูปที่ 2.18 ผลการทดสอบผลตอบแทนทางความถี่จากขั้ว p ไปขั้ว z (i_z/i_p)



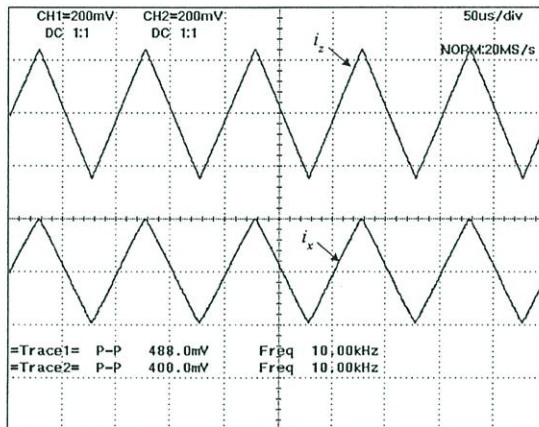
รูปที่ 2.19 ผลการทดสอบผลตอบแทนทางความถี่จากขั้ว n ไปขั้ว z (i_z/i_n)



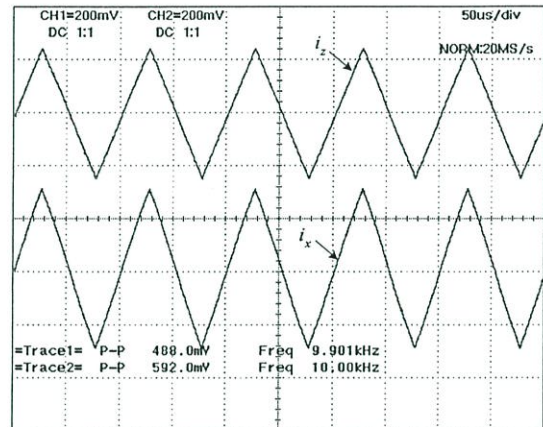
(ก)



(ข)



(ค)



(ง)

รูปที่ 2.20 ผลทดสอบคุณสมบัติการส่งผ่านกระแสไฟสลับจากขั้ว z (i_z) ไปขั้ว x (i_x) เมื่อแปรค่า g_m

(ก) $g_m = 2 \text{ mA/V}$

(ข) $g_m = 4 \text{ mA/V}$

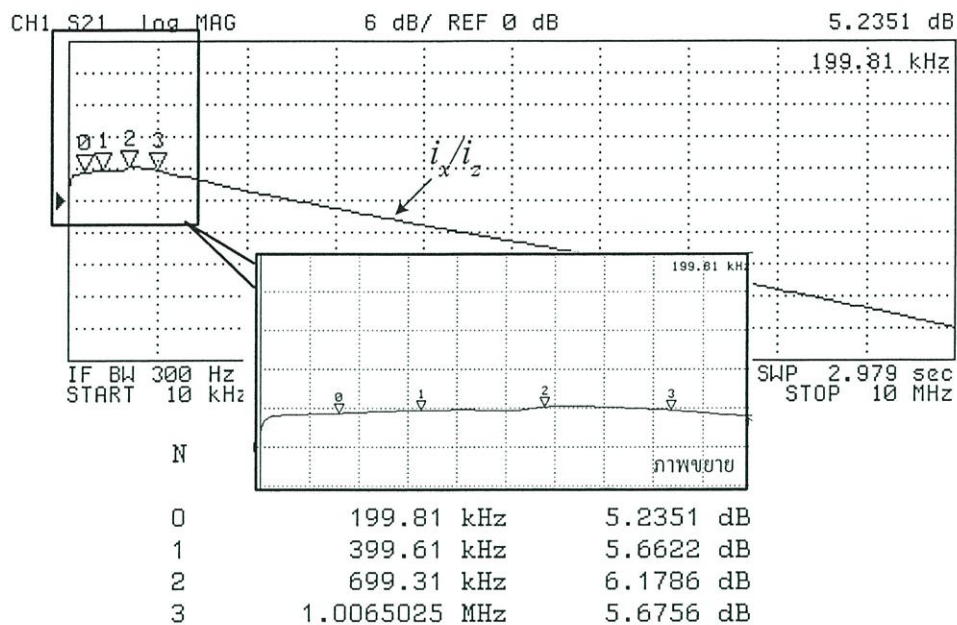
(ค) $g_m = 8 \text{ mA/V}$

(ง) $g_m = 12 \text{ mA/V}$

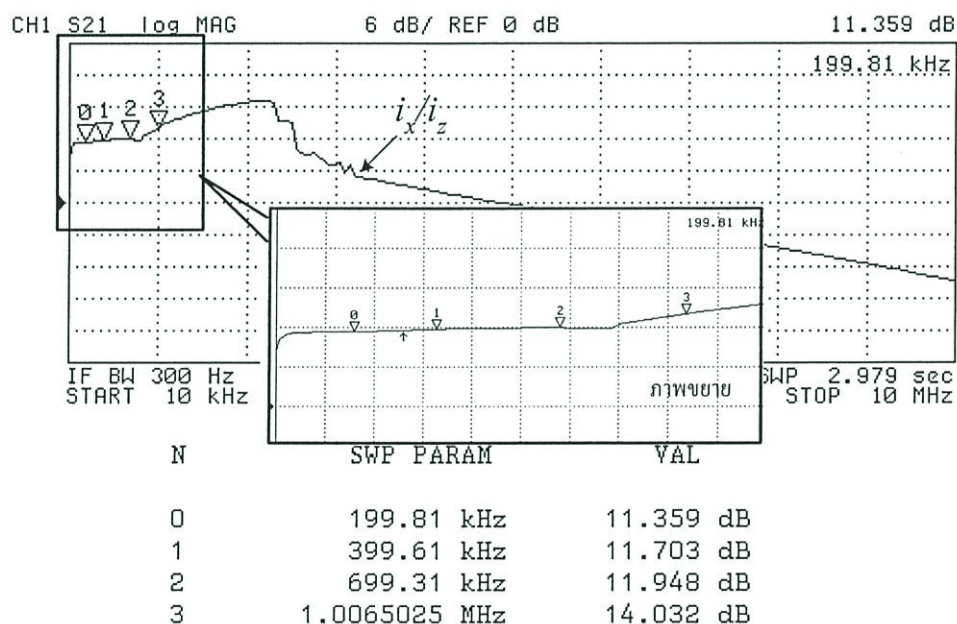
รูปที่ 2.21 แสดงผลตอบสนองทางความถี่ของ i_x/i_z เมื่อทำการแปรค่าความนำ g_m ให้มีค่าเท่ากับ เท่ากับ 2 mA/V , 4 mA/V , 8 mA/V และ 16 mA/V ตามลำดับ โดยที่ต่อตัวต้านทาน R_z ที่ขั้ว z เทียบกราวด์เท่ากับ $1 \text{ k}\Omega$ และต่อตัวต้านทาน R_x ที่ขั้ว x เทียบกราวด์เท่ากับ $1 \text{ k}\Omega$ โดยสามารถบันทึกค่าที่ทำการทดลองเปรียบเทียบกับค่าทางทฤษฎีที่ได้ตั้งตารางที่ 2.2 ซึ่งพบว่าเมื่อปรับค่า g_m เพิ่มขึ้น อัตราขยายกระแส i_x/i_z จะมีค่าเพิ่มขึ้นด้วย นอกจากนี้ยังพบว่าขีดจำกัดทางความถี่ของวงจรมีค่าประมาณ $f_c \cong 1 \text{ MHz}$ เนื่องจากเป็นช่วงความถี่ที่มีค่าผิดพลาดไม่สูงมากนัก ดังนั้นจากผลการทดลองเห็นว่าวงจรมีคุณสมบัติเป็นตามหลักการทำงานของวงจร CDTA

ตารางที่ 2.2 ผลทดสอบผลตอบแทนของความถี่ของ i_x/i_z เมื่อแปรค่าความนำ g_m

ผลการทดสอบ	ตำแหน่งความถี่ จากการวัด	อัตราขยาย i_x/i_z			ค่าความ ผิดพลาด (% error)
		ค่าทาง ปฏิบัติ (dB)	ค่าทาง ปฏิบัติ (i_x/i_z)	ค่าทาง ทฤษฎี (i_x/i_z)	
จากรูปที่ 2.21(ก) เมื่อ $g_m = 2 \text{ mA/V}$	จุด 0 (200 kHz)	5.2351	1.8271	2	8.65
	จุด 1 (400 kHz)	5.6622	1.9192	2	4.04
	จุด 2 (600 kHz)	6.1786	2.0367	2	1.84
	จุด 3 (1 MHz)	5.6756	1.9221	2	3.89
จากรูปที่ 2.21(ข) เมื่อ $g_m = 4 \text{ mA/V}$	จุด 0 (200 kHz)	11.3590	3.6978	4	7.55
	จุด 1 (400 kHz)	11.7030	3.8472	4	3.81
	จุด 2 (600 kHz)	11.9480	3.9573	4	1.06
	จุด 3 (1 MHz)	14.0320	5.0303	4	25.75
จากรูปที่ 2.21(ค) เมื่อ $g_m = 8 \text{ mA/V}$	จุด 0 (200 kHz)	17.371	7.3883	8	7.64
	จุด 1 (400 kHz)	17.529	7.5240	8	5.94
	จุด 2 (600 kHz)	17.976	7.9213	8	0.98
	จุด 3 (1 MHz)	17.942	7.8904	8	1.36
จากรูปที่ 2.21(ง) เมื่อ $g_m = 16 \text{ mA/V}$	จุด 0 (200 kHz)	23.2880	14.6015	16	8.74
	จุด 1 (400 kHz)	23.3260	14.6656	16	8.33
	จุด 2 (600 kHz)	23.6460	15.2159	16	4.90
	จุด 3 (1 MHz)	24.1560	16.1361	16	0.85



(ก)

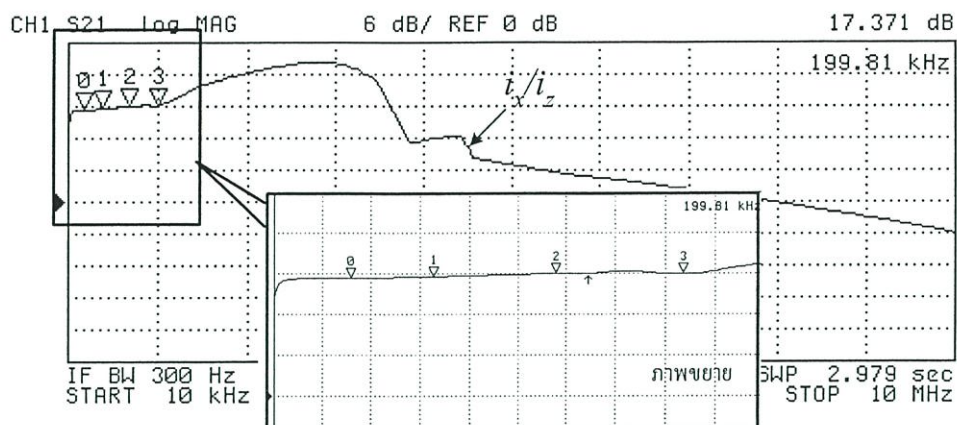


(ข)

รูปที่ 2.21 ผลทดสอบผลตอบสนองทางความถี่ของ i_x/i_z เมื่อแปรค่า g_m

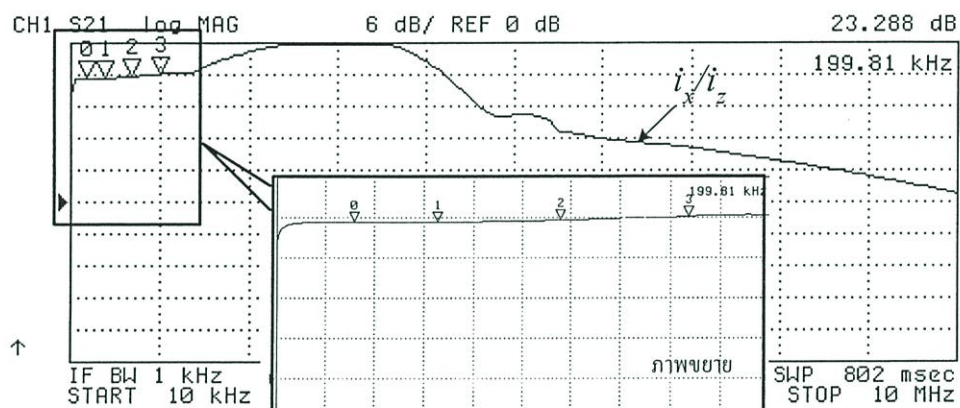
(ก) $g_m = 2 \text{ mA/V}$ (ข) $g_m = 4 \text{ mA/V}$

(ค) $g_m = 8 \text{ mA/V}$ (ง) $g_m = 16 \text{ mA/V}$



N	SWP PARAM	VAL
0	199.81 kHz	17.371 dB
1	399.61 kHz	17.529 dB
2	699.31 kHz	17.976 dB
3	1.0065025 MHz	17.943 dB

(ค)



N	SWP PARAM	VAL
0	199.81 kHz	23.288 dB
1	399.61 kHz	23.326 dB
2	699.31 kHz	23.646 dB
3	1.0065025 MHz	24.156 dB

(ง)

รูปที่ 2.21 ผลทดสอบผลตอบสนองทางความถี่ของ i_x/i_z เมื่อแปรค่า g_m (ต่อ)

(ก) $g_m = 2 \text{ mA/V}$ (ข) $g_m = 4 \text{ mA/V}$

(ค) $g_m = 8 \text{ mA/V}$ (ง) $g_m = 16 \text{ mA/V}$

2.6 สรุป

บทนี้ได้นำเสนอหลักการของวงจร CDTA ซึ่งเป็นอุปกรณ์แอกทีฟที่ได้รับความนิยมนำไปสังเคราะห์ออกแบบและประยุกต์ใช้เป็นจำนวนมาก จากการติดตามงานวิจัยในอดีตพบว่าการสังเคราะห์ออกแบบวงจร CDTA นิยมสังเคราะห์จากเทคโนโลยีอยู่สองแบบคือ แบบ CMOS เพราะเป็นเทคโนโลยีที่สามารถสร้างวงจรรวมที่มีขนาดเล็ก และใช้กำลังไฟฟ้าสูญเสียที่ต่ำ และ แบบไบโพลาร์ทรานซิสเตอร์ ซึ่งการควบคุมอัตราการส่งผ่านกระแสสามารถควบคุมได้อย่างเป็นเชิงเส้น โดยอาศัยคุณสมบัติอัตราขยายค่าความนำ (g_m) สามารถควบคุมได้จากการแปรผันตรงกับค่ากระแสไบอัสจากภายนอก หากพิจารณาคุณสมบัติการทำงานของวงจร CDTA ในอดีตพบว่าแต่ละบทความจะมีข้อดีข้อด้อยต่างกัน อาทิเช่น วงจรใช้กำลังงานไฟฟ้าสูญเสียที่ต่ำ แต่ไม่สามารถทำงานที่ความถี่ได้สูงกว่าได้ หรือวงจรสามารถทำงานได้ที่ความถี่ปฏิบัติงานสูงกว่า แต่ใช้กำลังงานไฟฟ้าสูญเสียที่มากกว่า เป็นต้น

จากแนวทางการออกแบบและสังเคราะห์วงจร CDTA ในอดีต ผู้วิจัยจึงเลือกใช้การออกแบบวงจร CDTA แบบไบโพลาร์ทรานซิสเตอร์ ซึ่งประกอบด้วย วงจรผลต่างกระแส และวงจรขยายค่าความนำ ที่สามารถควบคุมอัตราการส่งผ่านกระแสได้ด้วยวิธีการทางอิเล็กทรอนิกส์ โดยใช้โปรแกรม PSPICE ยืนยันผลการจำลองการทำงานที่มีคุณสมบัติเป็นไปตามหลักการทางทฤษฎี นอกจากนี้ยังได้นำเสนอหลักการสังเคราะห์วงจร CDTA โดยใช้ไอซีเบอร์ AD844 ทำหน้าที่เป็นวงจรส่งผ่านผลต่างกระแส และไอซีเบอร์ CA3080 ทำหน้าที่เป็นวงจรขยายค่าความนำ ร่วมกันเป็นวงจร CDTA และยืนยันผลด้วยการทดสอบวงจรจริง ซึ่งการทดลองพบว่าวงจรมีคุณสมบัติเป็นไปตามหลักการการทำงานของวงจร CDTA

2.7 เอกสารอ้างอิงบทที่ 2

- [1] A. U. Keskin, D. Biolek, "Current mode quadrature oscillator using current differencing transconductance amplifiers (CDTA)", IEE Proceedings Circuits Devices and Systems, vol.153, no.3, pp. 214-218, 2006.
- [2] D. Biolek, V. Biolkova, A. U. Keskin, "Current mode quadrature oscillator using two CDTAs and two grounded capacitors," Proceedings of the 5th WSEAS International Conference on System Science and Simulation in Engineering, Dec 16-18, pp. 368-370, 2006.
- [3] A. Uygur, H. Kuntman, "CDTA-based quadrature oscillator design," Proceedings of the 14th European Signal Processing Conference, Sep4-8, Italy, 2006.

- [4] W. Jaikla, M. Siripruchyanun, J. Bajer, D. Biolek, "A simple current-mode quadrature oscillator using single CDTA," *Radioengineering*, vol.17, no.4, pp. 33-40, 2008.
- [5] D. Prasad, D.R. Bhaskar, A.K. Singh, "Realisation of single-resistance-controlled sinusoidal oscillator a new application of the CDTA," *WSEAS Transactions on Electronics*, vol.5, no.6, pp. 257-259, 2008.
- [6] A. Lahiri, "Novel voltage/current-mode quadrature oscillator using current differencing transconductance amplifier," *Analog Integrated Circuits and Signal Processing*, vol.61, no.2, pp.199-203, 2009.
- [7] A. Lahiri, "New current-mode quadrature oscillators using CDTA," *IEICE Electronics Express*, vol. 6, no.3, pp. 135-140, 2009.
- [8] W. Tanjaroen, W. Tangsrirat, W. Surakumpontorn, "Electronically tunable current-mode sinusoidal oscillator using CDTAs", *Proceedings of the Joint International Conference Information & Electronics and Electrical Engineering*, Luang Prabang, Lao PRD., pp.347-350, 2010.
- [9] W. Tanjaroen, W. Tangsrirat, "Current-controlled current-mode four-phase sinusoidal quadrature oscillator using CDTAs", *Proceedings of the International Technical Conference on Circuits/Systems, Computers and Communications*, Pattaya, Thailand, pp.205-208, 2010.
- [10] W. Tangsrirat, W. Tanjaroen, "Current-mode sinusoidal quadrature oscillator with independent control of oscillation frequency and condition using CDTAs" *Indian Journal of Pure and Applied Physics*, vol.48, no.5, pp.363-366, 2010.
- [11] W. Tangsrirat, W. Tanjaroen, "Current-mode multiphase sinusoidal oscillator using current differencing transconductance amplifiers," *Circuits, Systems and Signal Processing*, vol.27, no.1, pp.81-93, 2008.
- [12] W. Tangsrirat, W. Tanjaroen, Tattaya Pukkalanun, "Current-mode multiphase sinusoidal oscillator using CDTA-based allpass sections", *AEU International Journal of Electronics and Communications*, vol.63, no.7, pp.616-622, 2009.
- [13] D. Biolek, "CDTA-Building block for current-mode analog signal processing", *Proceedings of the 16th IEEE European Conference on Circuits Theory and Design (ECCTD 2003)*, Krakow, Poland, vol.3, pp.397-400, 2003.

- [14] A. Uygur and H. Kuntman, "Design of a current differencing transconductance amplifier (CDTA) and its application on active filters", *Proceedings of the 13th IEEE Signal Processing and Communications Applications Conference (SIU 2005)*, Kayseri, Turkey, pp.340-343, 2005.
- [15] A. Uygur and H. Kuntman, "Low-voltage current differencing transconductance amplifier in a novel allpass configuration", *Proceedings of the 13th IEEE Mediterranean Electrotechnical Conference (MELECON 2006)*, Malaga, Spain, pp.23-26, 2006.
- [16] D. Biolek, E. Hancioglu and A. U. Keskin, "High-performance current differencing transconductance amplifier and its application in precision current-mode rectification", *International Journal of Electronics and Communications (AEU)*, vol.62, pp.92-96, 2008.
- [17] F. Kacar and H. Kuntman, "A new CMOS current differencing transconductance amplifier (CDTA) and its biquad filter application", *Proceedings of the 3th IEEE EUROCON 2009*, St. Petersburg, Russia, pp.189-196, 2009.
- [18] W. Tanjaroen, T. Dumawipata, S. Unhavanich, W. Tangsrirat, W. Surakamponorn, "Design of current differencing transconductance amplifier and its application to current-mode KHN biquad filter", *The 2006 Electrical Engineering/Electronics, Computer, Telecommunications and Information Technology International Conference (ECTI-CON 2006)*, Ubon-ratchathani, Thailand, vol.2, pp.497-500, 2006.
- [19] W. Tangsrirat, T. Dumawipata and W. Surakamponorn, "Multiple-input single-output current-mode multifunction filter using current differencing transconductance amplifiers", *International Journal of Electronics and Communications (AEU)*, vol.61, pp.209-214, 2007.
- [20] วรพงศ์ ตั้งศรีรัตน์, การออกแบบและสังเคราะห์วงจรกรองสัญญาณแอนะล็อกและวงจรออสซิลเลเตอร์, มินเซอร์วิศซัพพลาย, กรุงเทพมหานคร, 2554.
- [21] W. Tangsrirat and W. Tanjaroen, "Current-mode multiphase sinusoidal oscillator using CDTA-based allpass sections", *International Journal of Electronics and Communications (AEU)*, vol.63, pp.616-622, 2009.
- [22] C. Toumazou, F.J. Lidgey and D.G. Haigh, *Analog IC Design :The current mode approach*. London : Peter Peregrinus Ltd, 1990.

- [23] ณัฐพล มารุ่งเรือง, วงจรเลื่อนเฟสโหมดกระแสที่ปราศจากตัวต้านทานและมีคุณสมบัติปรับค่าได้ทางอิเล็กทรอนิกส์, วิทยานิพนธ์วิศวกรรมศาสตรมหาบัณฑิต สาขาวิศวกรรมระบบควบคุม บัณฑิตวิทยาลัย, สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง, 2554.
- [24] A. Toker, S. Ozoguz, O. Cicekoglul and C. Acar, "Current-mode allpass filters using current differencing buffered amplifier and new high Q bandpass configuration", *IEEE Transactions on Circuits and Systems II : Analog and Digital Signal Processing*, vol.47, pp.949-954, 2000.
- [25] A. F. Arbel and L. Goldminz, "Output stage for current-feedback amplifiers, theory and application", *Analog Integrated Circuits and Signal Processing*, vol.2, pp.243-255, 1992.
- [26] R. G. Carvajal, J. Ramirez-Angulo, A. J. Lopez-Martin, A. Torralba, J. A. G. Galan, A. Carlosena and F. M. Chavero, "The flipped voltage follower : a useful cell for low-voltage low-power circuit design", *IEEE Transactions on Circuits and Systems I : Fundamental Theory and Applications*, vol.52, pp.1276-1291, 2005.
- [27] I. Mucha, "Low-voltage current operational amplifier with a very low current consumption", *Proceedings of IEEE International Symposium on Circuits and Systems (ISCAS 1996)*, Georgia, USA, vol. 1, pp.525-528.
- [28] วสันต์ ต้นเจริญ, การออกแบบวงจร CDTA และการประยุกต์ใช้งาน, วิทยานิพนธ์วิศวกรรมศาสตรมหาบัณฑิต สาขาวิศวกรรมระบบควบคุม บัณฑิตวิทยาลัย, สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง, 2550.
- [29] T. Dumawipata, *On the design and realization of analog filters using current differencing technique*, Doctoral Thesis, School of Graduate Studies, King Mongkut's Institute of Technology Ladkrabang, 2008.
- [30] D. R. Frey, "Log-domain filtering : an approach to current-mode filtering", *IEE Proceeding-Circuits Devices and Systems*, vol.140, pp.406-416, 1993.
- [31] Analog Devices, "AD844 60 MHz, Monolithic Operational Amplifier (Op-Amp) Data Sheet", 2009.
- [32] P. A. Matinez, S. Celma and J. Sabadell, "Designing sinusoidal oscillators with current feedback amplifiers", *International Journal of Electronics*, vol. 80, no. 5, pp. 637-636, 1996.

- [33] S. I. Liu and J. H. Tsay, "Single resistance controlled sinusoidal oscillator using current feedback amplifier", *International Journal of Electronic*, vol. 80, no. 5, pp. 661-664, 1996.
- [34] J. A. Svoboda, L. McGory and S. Webb, "Applications of a commercially available current conveyor", *International Journal of Electronics*, vol. 70, no. 1, pp. 159-164, 1991.
- [35] T. Nagasagu, A. Hyogo and K. Sekine, "A synthesis of a novel current-mode operational amplifier", *Analog Integrated Circuits and Signal Processing*, vol. 11, pp. 183-185, 1996.
- [36] สุเมธี พิสิฐเฉลิมพงศ์, การสังเคราะห์วงจรรอสซิลเลเตอร์รูปคลื่นซายน์แบบควอดราเจอร์และแบบหลายเฟสโดยใช้วงจรร CDDBA, วิทยานิพนธ์วิศวกรรมศาสตรมหาบัณฑิต สาขาวิศวกรรมระบบควบคุม บัณฑิตวิทยาลัย, สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง, 2550.
- [37] Intersil Corporation, "CA3080 2MHz, Operational Transconductance Amplifier (OTA) Data Sheet", 2002.

บทที่ 3

หลักการพื้นฐานของวงจรออสซิลเลเตอร์

3.1 กล่าวนำ

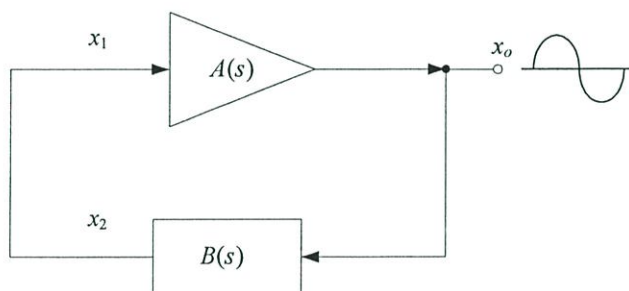
วงจรอิเล็กทรอนิกส์กลุ่มหนึ่งที่มีความสำคัญในระบบสื่อสาร หรือโทรคมนาคมก็คือ วงจรออสซิลเลเตอร์ การนำไปใช้งาน อาทิเช่น ใช้สร้างสัญญาณอ้างอิงให้กลับระบบประมวลผลสัญญาณของไมโครคอนโทรลเลอร์ ในระบบเครื่องมือวัดใช้ในการรวมสัญญาณ (quadrature mixer) และกำเนิดสัญญาณ (generator) [1]-[2] หรือ การมอดูเลตแบบเฟสชิฟต์คีย์อิง และการตีเทกต์สัญญาณเอเอ็ม [3] เป็นต้น ตั้งแต่ในอดีตจนถึงปัจจุบันมีการพัฒนา วงจรออสซิลเลเตอร์อย่างต่อเนื่องจึงทำให้เกิดหลักการต่างๆ มากมาย [4] เช่น วงจรออสซิลเลเตอร์แบบ RC (RC sine oscillator) วงจรออสซิลเลเตอร์แบบ LC (LC sine oscillator) วงจรออสซิลเลเตอร์แบบควบคุมด้วยผลึก (crystal controlled oscillator) วงจรออสซิลเลเตอร์แบบรีแลกซ์ชัน (relaxation oscillator) วงจรออสซิลเลเตอร์แบบวงแหวน (ring oscillator) หรือ วงจรออสซิลเลเตอร์แบบวงจรรวม (integrated circuit oscillator) จากหลักการงานที่ได้กล่าวมานั้นต่างก็มีโครงสร้างและคุณสมบัติให้การสังเคราะห์ออกแบบที่ต่างกัน แต่ก็มีวัตถุประสงค์เดียวกันก็คือ พัฒนาวงจรมีประสิทธิภาพสูง และลดข้อเสียให้น้อยที่สุด สำหรับการสังเคราะห์ออกแบบวงจรออสซิลเลเตอร์จะกล่าวถึงในบทนี้ ประกอบด้วย

- วงจรออสซิลเลเตอร์แบบเฟสเดียว (single phase sinusoidal oscillator) ซึ่งสามารถสร้างสัญญาณเอาต์พุตรูปคลื่นไซน์ที่มีขนาดของสัญญาณคงที่ได้จำนวนหนึ่งสัญญาณ
- วงจรออสซิลเลเตอร์แบบควอดราเจอร์ (quadrature sinusoidal oscillator) ที่สร้างสัญญาณได้สองเอาต์พุต ซึ่งมีขนาดของสัญญาณเท่ากัน แต่มีมุมต่างเฟสเท่ากับ $\pi/2$
- วงจรออสซิลเลเตอร์แบบหลายเฟส (multiphase sinusoidal oscillator) สามารถสร้างสัญญาณเอาต์พุตได้จำนวนหลายเอาต์พุต โดยมีมุมเฟสต่างกัน $2\pi/n$ หรือ π/n

ดังนั้นเนื้อหาในบทนี้จึงกล่าวถึงวงจรออสซิลเลเตอร์แบบเฟสเดียว แบบควอดราเจอร์ และแบบหลายเฟสเป็นหลัก เพื่อนำไปสังเคราะห์ออกแบบวงจรมีได้คุณสมบัติ และมีประสิทธิภาพตามความต้องการต่อไป

3.2 หลักการสังเคราะห์วงจรออสซิลเลเตอร์แบบเฟสเดียว

วงจรออสซิลเลเตอร์เป็นวงจรที่สามารถให้กำเนิดสัญญาณได้ในตัวเอง โดยจะให้สัญญาณเอาต์พุตมีรูปแบบสัญญาณแบบรายคาบ (periodic signal) โดยไม่จำเป็นต้องมีสัญญาณอินพุตของวงจร [4]-[8] ซึ่งถ้าหากพิจารณาเชิงระบบควบคุมแล้ว วงจรออสซิลเลเตอร์นั้นจัดว่าเป็นระบบควบคุมป้อนกลับ (feedback control system) ที่มีการป้อนกลับแบบบวก โดยใช้เงื่อนไขของบาร์คเฮาเซน (Barkhausen criterion) [9]-[10] นำสัญญาณเอาต์พุตกลับไปยังด้านอินพุตของวงจรโดยสัญญาณทางด้านเอาต์พุตที่ป้อนกลับไปสู่อินพุตของวงจรมันต้องจัดให้มีมุมเฟสตรงกับมุมเฟสของสัญญาณอินพุต ทั้งนี้ก็เพื่อเสริมสัญญาณที่จะทำให้สัญญาณดำรงตัวอยู่ได้ โครงสร้างแสดงการทำงานของวงจรออสซิลเลเตอร์สามารถเขียนแสดงได้ดังรูปที่ 3.1 ประกอบด้วย $A(s)$ คือวงจรขยายสัญญาณ และ $B(s)$ คือวงจรเลื่อนเฟส (phase shift circuit) โดยที่ x_1 คือสัญญาณอินพุตของวงจรขยายสัญญาณ x_2 คือสัญญาณเอาต์พุตของวงจรเลื่อนเฟส และ x_o คือสัญญาณเอาต์พุตของโครงสร้างวงจรออสซิลเลเตอร์



รูปที่ 3.1 โครงสร้างพื้นฐานของวงจรออสซิลเลเตอร์

พิจารณาความสัมพันธ์ระหว่างสัญญาณอินพุตกับสัญญาณเอาต์พุตของโครงสร้างวงจрдังรูปที่ 3.1 จะได้ว่าดังนี้

$$x_o = A(s)x_1 \quad (3.1)$$

และ

$$x_2 = B(s)x_o \quad (3.2)$$

แทนค่าสมการ (3.1) ลงใน (3.2) จะได้ว่า

$$\frac{x_2}{x_1} = A(s)B(s) \quad (3.3)$$

จากสมการ (3.3) จะได้อัตราขยายสัญญาณวงรอบ (loop-gain) เท่ากับ x_2/x_1 โดยถ้าหากการออสซิลเลตมีระดับอยู่ในสถานะคงตัว (steady state oscillation) x_2 และ x_1 จะต้องมีขนาดและมุมเฟสเท่ากัน กล่าวคือ อัตราขยายสัญญาณวงรอบจะมีค่าเท่ากับหนึ่งเสมอ [10] นั่นคือ

$$A(s)B(s) = 1 \quad (3.4)$$

แทนค่า $s = j\omega$ ลงในสมการ (3.4) และเปลี่ยนรูปสมการให้อยู่ในรูปของจำนวนเชิงซ้อน กรณีนี้จะได้ค่าเงื่อนไขในการออสซิลเลต เท่ากับ

$$A(j\omega)B(j\omega) = 1 \quad (3.5)$$

หรือ
$$[AB\cos(\phi_A + \phi_B)] + j[AB\sin(\phi_A + \phi_B)] = 1 \quad (3.6)$$

เมื่อ ϕ_A และ ϕ_B คือ มุมเฟสของวงจรถายสัญญาณ (หน่วยเป็นเรเดียน) และวงจรถอยเฟสตามลำดับ จากสมการ (3.6) สามารถแยกพิจารณาได้สองส่วนคือ ส่วนจำนวนจริง (real part) และส่วนจินตภาพ (imaginary part) หรือนั่นคือ

$$[AB\cos(\phi_A + \phi_B)] = 1 \quad (3.7)$$

และ
$$j[AB\sin(\phi_A + \phi_B)] = 0 \quad (3.8)$$

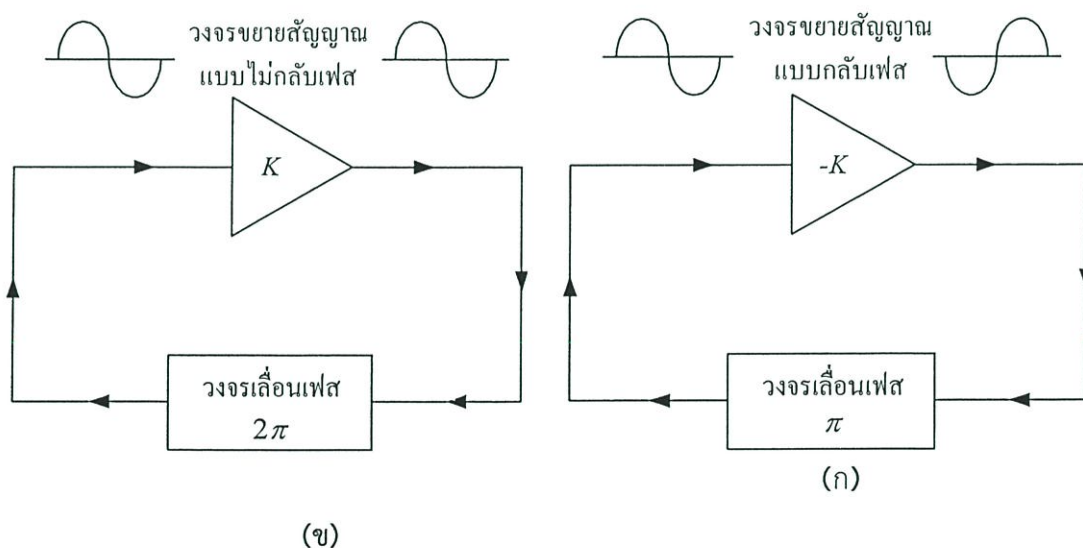
พบว่าสมการ (3.7) และ (3.8) จะเป็นจริงได้ ขนาดและมุมเฟสของอัตราขยายสัญญาณวงรอบต้องมีค่าเท่ากับ

$$|A(j\omega)B(j\omega)| = 1 \quad (3.9)$$

และ
$$\angle A(j\omega_o)B(j\omega_o) = \phi_A + \phi_B = 0 \text{ หรือ } 2n\pi \quad (3.10)$$

โดยที่ n คือ เลขจำนวนเต็ม (0, 1, 2,) สรุปได้ว่าวงจรออสซิลเลเตอร์สามารถสร้างสัญญาณได้อย่างต่อเนื่องจะต้องควบคุมอัตราขยายสัญญาณวงรอบเป็นหลัก หรือกล่าวได้ว่า ขนาดของอัตราขยายสัญญาณวงรอบต้องเท่ากับหนึ่ง และมีมุมเฟสต้องมีค่าเท่ากับ 0 หรือ $2\pi n$ เท่านั้น

จากหลักการพื้นฐานในเบื้องต้นเมื่อนำมาสังเคราะห์เป็นโครงสร้างของวงจรออสซิลเลเตอร์แบบเฟสเดียว จะได้ดังรูปที่ 3.2 ซึ่งสามารถสังเคราะห์สัญญาณรูปคลื่นไซน์ได้หนึ่งเอาต์พุตมีขนาดและมุมเฟสคงที่ โดยการเลื่อนเฟสรวมของวงจรเลื่อนเฟสมีค่าเป็น π หรือ 2π จะขึ้นอยู่กับชนิดของวงจรรขยายสัญญาณที่ได้เลือกใช้โดยทั่วไปจะมีอยู่สองชนิดคือ ชนิดแรกวงจรรขยายสัญญาณแบบไม่กลับเฟส (non-inverting amplifier) ซึ่งมีอัตราขยายสัญญาณของวงจรเท่ากับ K และมีมุมต่างเฟสเท่ากับ 0 หรือ 2π ดังรูปที่ 3.2(ก) โดยอาศัยความสัมพันธ์จากสมการ (3.10) ทำให้ได้มุมต่างเฟสที่วงจรเลื่อนเฟสเท่ากับ 0 หรือ 2π และชนิดที่สองวงจรรขยายสัญญาณแบบกลับเฟส (inverting amplifier) ซึ่งอัตราขยายสัญญาณของวงจรเท่ากับ $-K$ และมีมุมต่างเฟสเท่ากับ π ดังรูปที่ 3.2(ข) ในทำนองเดียวกันในกรณีนี้จะได้มุมต่างเฟสของวงจรเลื่อนเฟสเท่ากับ π สรุปได้ว่าการสังเคราะห์วงจรออสซิลเลเตอร์แบบเฟสเดียว สามารถใช้หลักการพื้นฐานที่ได้กล่าวไว้เบื้องต้น ซึ่งจะพื้นฐานสำคัญสำหรับการนำไปสังเคราะห์ออกแบบวงจรออสซิลเลเตอร์แบบอื่นซึ่งจะกล่าวในหัวข้อต่อไป



รูปที่ 3.2 โครงสร้างของวงจรออสซิลเลเตอร์แบบเฟสเดียว

(ก) กรณีใช้วงจรรขยายสัญญาณแบบไม่กลับเฟส

(ข) กรณีใช้วงจรรขยายสัญญาณแบบกลับเฟส

3.3 การสังเคราะห์วงจรออสซิลเลเตอร์แบบควอดราเจอร์

วงจรออสซิลเลเตอร์รูปคลื่นไซน์แบบควอดราเจอร์ คือ วงจรออสซิลเลเตอร์ที่กำหนดสัญญาณรูปคลื่นไซน์สองเอาต์พุตที่มีความถี่เท่ากันแต่มีมุมเฟสต่างกัน $\pi/2$ ในการสังเคราะห์วงจรออสซิลเลเตอร์ชนิดนี้พบว่านิยมออกแบบโดยใช้วงจรเลื่อนเฟสสองชนิดคือ วงจรกรองผ่านทุกความถี่อันดับหนึ่ง และวงจรอินทิเกรเตอร์แบบไม่มีการสูญเสีย (lossless integrator) โดยตัวอย่างการออกแบบสังเคราะห์วงจรออสซิลเลเตอร์แบบ ควอดราเจอร์ โดยใช้วงจรเลื่อนเฟสทั้งสองชนิดข้างต้น มีรายละเอียดดังต่อไปนี้

3.3.1 วงจรออสซิลเลเตอร์แบบควอดราเจอร์โดยใช้วงจรกรองผ่านทุกความถี่อันดับหนึ่ง

รูปที่ 3.3 แสดงโครงสร้างของวงจรออสซิลเลเตอร์แบบควอดราเจอร์โดยใช้วงจรกรองผ่านทุกความถี่อันดับหนึ่งทำหน้าที่เป็นวงจรเลื่อนเฟส ดังนั้นเมื่อกำหนดให้ α_1 และ α_2 คือค่าคงที่เวลา (time constant) ของฟังก์ชันถ่ายโอน T_1 และ T_2 ตามลำดับ การสังเคราะห์หามุมต่างเฟสระหว่าง v_1 และ v_2 ของโครงสร้างวงจรในรูปที่ 3.3 เมื่อกำหนดให้ $s = j\omega$ กระทำได้ดังนี้

$$T_2(j\omega) = \frac{v_2(j\omega)}{v_1(j\omega)} = \left[\frac{1 - j\omega\alpha_2}{1 + j\omega\alpha_2} \right] \quad (3.11)$$

มุมเฟสของสมการ (3.11) จะได้

$$\angle T_2(j\omega) = -2 \tan^{-1}(\omega\alpha_2) \quad (3.12)$$

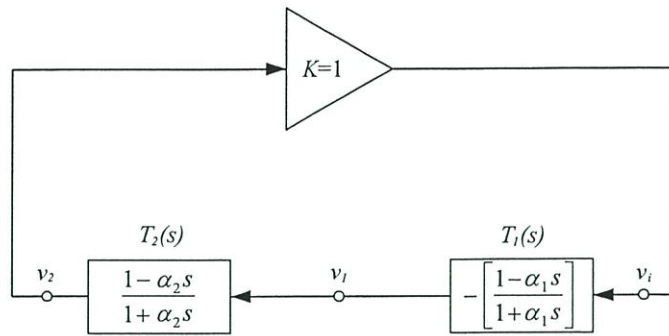
เมื่อ $\omega = \omega_0 = 1/\alpha_2$ จะได้ว่า

$$\angle T_2(j\omega) = \phi = -\frac{\pi}{2} \quad (3.13)$$

ในทำนองเดียวกันสามารถหาค่ามุมต่างเฟสระหว่างสัญญาณเอาต์พุต v_1 และ v_2 ได้เท่ากับ

$$\angle T_1(j\omega) = \pi - 2 \tan^{-1}(\omega\alpha_1) \quad (3.14)$$

สมการ (3.13) และ (3.14) แสดงให้เห็นว่าสัญญาณเอาต์พุต v_1 จะนำหน้าสัญญาณเอาต์พุต v_2 เป็นมุมเฟสเท่ากับ $\pi/2$



รูปที่ 3.3 โครงสร้างวงจรรอสซิลเลเตอร์แบบควอดราเจอร์
โดยใช้วงจรกรองผ่านทุกความถี่อันดับหนึ่งสองวงจร

3.3.2 วงจรรอสซิลเลเตอร์แบบควอดราเจอร์โดยใช้วงจรอินทิเกรเตอร์แบบไม่มีการสูญเสีย

รูปที่ 3.4 แสดงตัวอย่างโครงสร้างวงจรรอสซิลเลเตอร์แบบควอดราเจอร์โดยใช้วงจรเลื่อนเฟสที่สังเคราะห์จากวงจรกรองผ่านทุกความถี่อันดับหนึ่งต่อคาสเคด (cascade) กับวงจรอินทิเกรเตอร์แบบไม่มีการสูญเสีย มุมต่างเฟสระหว่างสัญญาณเอาต์พุต v_2 และ v_1 เมื่อ $s = j\omega$ คำนวณหาได้ดังนี้

$$T_2(j\omega) = \frac{v_2(j\omega)}{v_1(j\omega)} = \left[-\frac{1}{j\omega\alpha_2} \right] \quad (3.15)$$

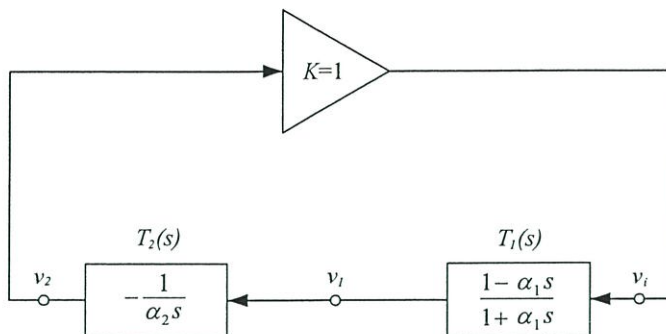
จะได้ค่ามุมเฟสเท่ากับ

$$\angle T_2(j\omega) = -\tan^{-1}(\omega\alpha_2/0) \text{ หรือ } \angle T_2(j\omega) = -\tan^{-1}(\infty) \quad (3.16)$$

อาศัยคุณสมบัติของตรีโกณมิติทำให้ได้

$$\angle T_2(j\omega) = -\frac{\pi}{2} \quad (3.17)$$

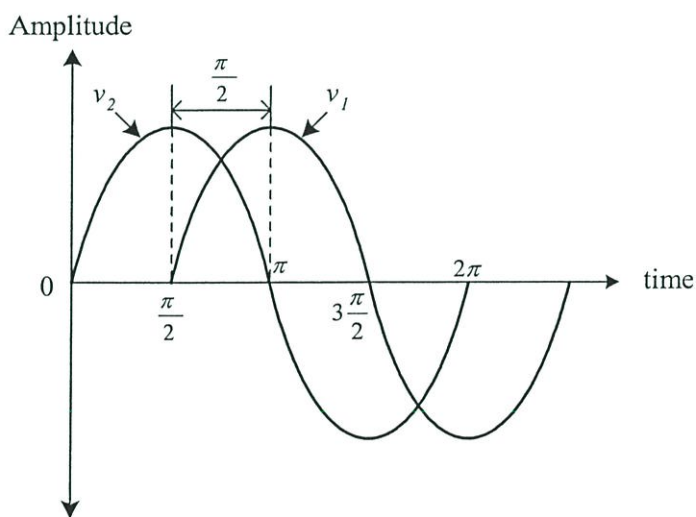
ซึ่งหมายความว่าสัญญาณเอาต์พุต v_2 มีมุมเฟสนำหน้าสัญญาณเอาต์พุต v_1 เท่ากับ $\pi/2$ นั้นเอง



รูปที่ 3.4 โครงสร้างวงจรรอสซิลเลเตอร์แบบควอดราเจอร์ โดยใช้
วงจรรองผ่านทุกความถี่อันดับหนึ่ง และวงจรมอดูเลเตอร์แบบไม่มีการสูญเสีย

ตารางที่ 3.1 เงื่อนไขการอสซิลเลตและความถี่อสซิลเลตของวงจรรูปที่ 3.3 และ 3.4

รูปที่	เงื่อนไขอสซิลเลต	ความถี่อสซิลเลต (ω_0)
3.3	$K=1$	$(1/\alpha_1 \alpha_2)^{1/2}$
3.4	$\alpha_1 = \alpha_2$	$(1/\alpha_1 \alpha_2)^{1/2}$



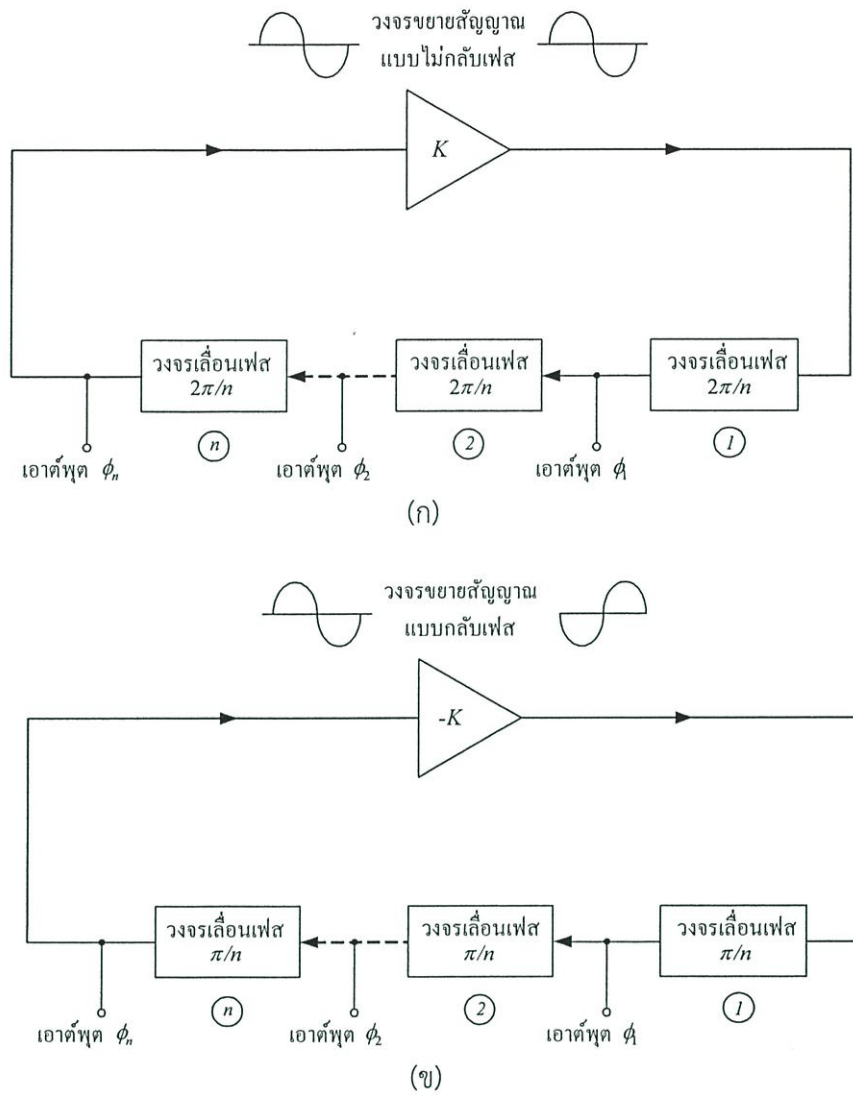
รูปที่ 3.5 สัญญาณเอาต์พุตแบบควอดราเจอร์ในทางอุดมคติ
ซึ่งมีมุมต่างเฟสระหว่าง v_1 กับ v_2 เท่ากับ $\pi/2$

จากหลักการที่ได้กล่าวมาข้างต้นสามารถสรุปได้ว่าการออกแบบสังเคราะห์วงจร ออสซิลเลเตอร์แบบควอดราเจอร์ จะขึ้นอยู่กับเทคนิคการสังเคราะห์วงจรของนักวิจัย แต่ก็ยังคงต้องอาศัยคุณสมบัติพื้นฐานของวงจรที่สามารถสร้างสัญญาณต่างเฟสที่มีค่าเท่ากับ $\pi/2$ ตัวอย่างเช่น โครงสร้างวงจรในรูปที่ 3.3 และ 3.4 พบว่าสามารถกำหนดค่าเงื่อนไขในการ ออสซิลเลตและค่าความถี่ออสซิลเลตได้ด้วยการปรับค่าพารามิเตอร์ที่แสดงไว้ในตารางที่ 3.1 โดยวงจรจะสามารถสร้างสัญญาณรูปคลื่นไซน์ได้สองเอาต์พุตมีขนาดสัญญาณเท่ากัน และมุม ต่างเฟสเท่ากับ $\pi/2$ ดังรูปที่ 3.5

3.4 การสังเคราะห์วงจรออสซิลเลเตอร์แบบหลายเฟส

การออกแบบสังเคราะห์วงจรออสซิลเลเตอร์แบบหลายเฟสนั้นอาศัยหลักการพื้นฐาน เดียวกับวงจรออสซิลเลเตอร์แบบเฟสเดียว ซึ่งกระทำได้โดยการต่อคาสเคดวงจรย่อยจำนวน n วงจร แทนที่ในส่วนของวงจรเลื่อนเฟสของวงจรออสซิลเลเตอร์แบบเฟสเดียว ผลก็คือ วงจร สามารถสร้างสัญญาณหลายเอาต์พุตที่มีมุมเฟสต่างกัน ซึ่งจะขึ้นอยู่กับจำนวนวงจรที่ต่อคาสเคด กันจำนวน n ชุด จากหลักการดังกล่าวทำให้เราสามารถสังเคราะห์วงจรได้ใหม่เป็นวงจร ออสซิลเลเตอร์แบบหลายเฟสดังแสดงในรูปที่ 3.6 โดยสามารถสังเคราะห์วงจรออสซิลเลเตอร์ ได้สองรูปแบบคือ การใช้วงจรขยายสัญญาณแบบไม่กลับเฟส ที่มีมุมต่างเฟสของวงจรเท่ากับ 2π ต่อกับวงจรเลื่อนเฟสจำนวน n วงจร ทำให้สัญญาณเอาต์พุตแต่ละชุดมีมุมต่างเฟสเท่ากับ $2\pi/n$ ดังรูปที่ 3.6(ก) และการใช้วงจรขยายสัญญาณแบบกลับเฟส ที่มีมุมต่างเฟสเท่ากับ π ต่อกับวงจรเลื่อนเฟสจำนวน n วงจร ดังนั้นจึงทำให้สัญญาณเอาต์พุตแต่ละชุดมีมุมต่างเฟสกัน π/n ดังรูปที่ 3.6(ข)

จากหลักการพื้นฐานของวงจรออสซิลเลเตอร์แบบหลายเฟสดังกล่าวข้างต้น จะเห็นได้ ว่าวงจรเลื่อนเฟสเป็นองค์ประกอบสำคัญที่ทำให้วงจรสามารถกำเนิดสัญญาณเอาต์พุตให้มี หลายเฟสได้ โดยทั่วไปพบว่าวงจรเลื่อนเฟสที่นิยมนำมาออกแบบเป็นวงจรเลื่อนเฟสนั้น มีอยู่ด้วยกันสองวงจรคือ วงจรอินทิเกรเตอร์แบบมีการสูญเสีย และวงจรกรองผ่านทุกความถี่อันดับ หนึ่ง ซึ่งมีแนวทางการสังเคราะห์วงจรดังจะกล่าวในหัวข้อถัดไป



รูปที่ 3.6 โครงสร้างวงจรรอสซิลเลเตอร์แบบหลายเฟส

- (ก) กรณีใช้วงจรรขยายสัญญาณแบบไม่กลับเฟส และวงจรถ่ายเฟส $2\pi/n$
- (ข) กรณีใช้วงจรรขยายสัญญาณแบบกลับเฟส และวงจรถ่ายเฟส π/n

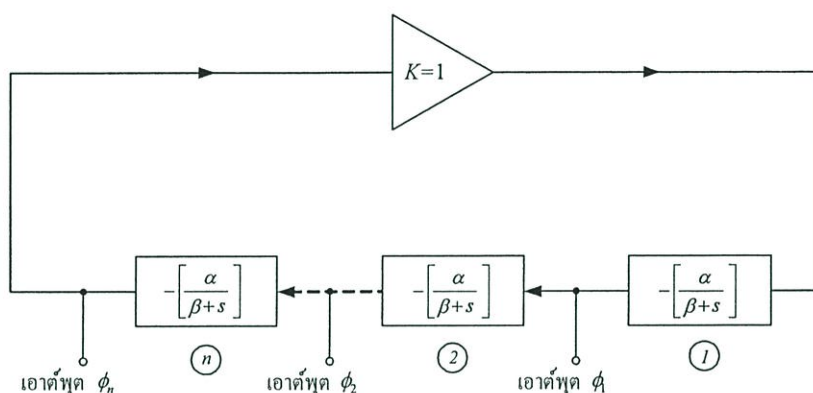
3.4.1 วงจรรอสซิลเลเตอร์แบบหลายเฟสโดยใช่วงจรอินทิเกรเตอร์แบบมีการสูญเสีย

วงจรรอสซิลเลเตอร์แบบมีการสูญเสีย เป็นวงจรหนึ่งที่สามารถนำมาสร้างเป็นวงจรถ่ายเฟสของวงจรรอสซิลเลเตอร์แบบหลายเฟส โดยแบ่งวงจรเป็นสองชนิดคือ วงจรรอสซิลเลเตอร์แบบมีการสูญเสียชนิดกลับเฟส (inverting lossy integrator) และวงจรรอสซิลเลเตอร์แบบมีการสูญเสียชนิดไม่กลับเฟส (non-inverting lossy integrator) ซึ่งมีฟังก์ชันถ่ายโอนของวงจรตามลำดับดังนี้

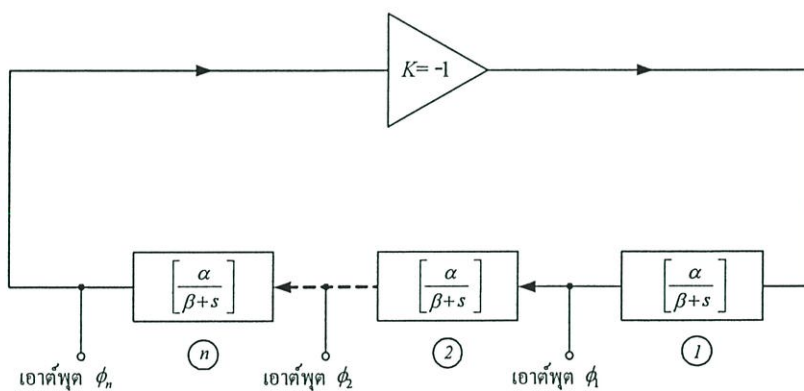
$$T(s) = -\left[\frac{\alpha}{\beta + s} \right] \tag{3.18}$$

และ
$$T(s) = \left[\frac{\alpha}{\beta + s} \right] \quad (3.19)$$

เมื่อ α คือ อัตราขยายของวงจร และ β คือ ตำแหน่งโพลของวงจร การสังเคราะห์วงจรออสซิลเลเตอร์แบบหลายเฟสโดยใช้วงจรอินทิเกรเตอร์แบบมีการสูญเสียแสดงได้ดังรูปที่ 3.7 โดยแบ่งโครงสร้างเป็นสองชนิด ดังนี้ รูปที่ 3.7(ก) กรณีใช้วงจรอินทิเกรเตอร์แบบมีการสูญเสียชนิดกลับเฟส ดังสมการ (3.18) มาต่อคาสเคดกัน โดยมีอัตราขยายแบบไม่กลับเฟสเท่ากับ $K = 1$ และรูปที่ 3.7(ข) กรณีใช้วงจรอินทิเกรเตอร์แบบมีการสูญเสียชนิดไม่กลับเฟสดังสมการ (3.19) มาต่อคาสเคดกัน โดยมีอัตราขยายแบบกลับเฟสเท่ากับ $K = -1$



(ก)



(ข)

รูปที่ 3.7 โครงสร้างของวงจรออสซิลเลเตอร์แบบหลายเฟส

(ก) กรณีใช้วงจรอินทิเกรเตอร์แบบมีการสูญเสียชนิดกลับเฟสต่อร่วมกับวงจรขยายแบบไม่กลับเฟส ($K = 1$)

(ข) กรณีใช้วงจรอินทิเกรเตอร์แบบมีการสูญเสียชนิดไม่กลับต่อร่วมกับวงจรขยายแบบกลับเฟส ($K = -1$)

เมื่อวิเคราะห์คุณสมบัติของวงจร โดยอาศัยหลักการพื้นฐานที่กล่าวมาแล้วข้างต้น จะได้เงื่อนไขในการออสซิลเลตและค่าความถี่ในการออสซิลเลตของวงจรรูปที่ 3.7(ก) และ 3.7(ข) สรุปได้ดังตารางที่ 3.2 และ 3.3 ตามลำดับ ซึ่งตารางที่ 3.2 แสดงให้เห็นได้ว่าจากเงื่อนไขในการออสซิลเลต และค่าความถี่ออสซิลเลตของวงจรรออสซิลเลเตอร์ในรูปที่ 3.7(ก) ทำให้วงจรสร้างสัญญาณเอาต์พุตได้เฉพาะจำนวนเฟสคี่ที่มีมุมต่างเฟสเท่ากับ $2\pi/n$ เมื่อ $n = 3, 5, 7, 9, \dots$ และจากตารางที่ 3.3 แสดงให้เห็นว่าวงจรรออสซิลเลเตอร์ในรูปที่ 3.7(ข) สามารถสร้างสัญญาณเอาต์พุตได้ทั้งเฟสคู่และคี่ที่มีมุมต่างเฟสเท่ากับ π/n โดยที่ $n \geq 3$

นอกจากนี้พบว่าการสังเคราะห์วงจรรออสซิลเลเตอร์ที่ได้กล่าวมานั้น ยังมีความยุ่งยากต่อการปรับค่าคุณสมบัติของวงจร เช่น การปรับค่าความถี่ในการออสซิลเลตจะส่งผลกระทบต่อค่าเงื่อนไขในการออสซิลเลตของวงจร หรือจำเป็นต้องปรับเงื่อนไขในการออสซิลเลตของวงจรทุกครั้ง เมื่อต้องการออกแบบให้จำนวนเฟสของสัญญาณเอาต์พุตของวงจร เปลี่ยนแปลงไปจากเดิม เป็นต้น ดังนั้นข้อด้อยดังกล่าวจึงเป็นแนวทางในการวิจัยเพื่อปรับปรุงวงจรถูก และคล่องตัวในการปรับแต่งค่าคุณสมบัติของวงจรมากยิ่งขึ้น

ตารางที่ 3.2 เงื่อนไขการออสซิลเลตและความถี่ออสซิลเลตของวงจรรออสซิลเลเตอร์ในรูปที่ 3.7(ก)

จำนวนเฟส (n)	เงื่อนไขออสซิลเลต	ความถี่ออสซิลเลต (ω_o)
3	$\alpha = 2\beta$	$\omega_o \cong 1.71\beta$
5	$\alpha \cong 1.41\beta$	$\omega_o \cong 0.73\beta$
7	$\alpha \cong 1.11\beta$	$\omega_o \cong 0.48\beta$
9	$\alpha \cong 1.06\beta$	$\omega_o \cong 0.36\beta$

ตารางที่ 3.3 เงื่อนไขการออสซิลเลตและความถี่ออสซิลเลตของวงจรรออสซิลเลเตอร์ในรูปที่ 3.7(ข)

จำนวนเฟส (n)	เงื่อนไขออสซิลเลต	ความถี่ออสซิลเลต (ω_o)
3	$\alpha = 2\beta$	$\omega_o \cong 1.71\beta$
4	$\alpha \cong 1.41\beta$	$\omega_o = \beta$
5	$\alpha \cong 1.24\beta$	$\omega_o \cong 0.73\beta$
6	$\alpha \cong 1.15\beta$	$\omega_o \cong 0.58\beta$
7	$\alpha \cong 1.11\beta$	$\omega_o \cong 0.48\beta$

3.4.2 วงจรออสซิลเลเตอร์แบบหลายเฟสโดยใช้วงจรกรองผ่านทุกความถี่อันดับหนึ่ง

วงจรที่ได้รับความนิยมใช้เป็นวงจรเลื่อนเฟสอีกชนิดหนึ่งก็คือ วงจรกรองผ่านทุกความถี่อันดับหนึ่ง ซึ่งโดยทั่วไปสามารถแบ่งออกเป็นสองชนิด คือ วงจรกรองผ่านทุกความถี่อันดับหนึ่งชนิดไม่กลับเฟส (non-inverting first-order all-pass filter) และวงจรกรองผ่านทุกความถี่อันดับหนึ่งชนิดกลับเฟส (inverting first-order all-pass filter) โดยมีฟังก์ชันถ่ายโอนของวงจรทั้งสองตามลำดับ เท่ากับ

$$T(s) = \left[\frac{1 - \alpha s}{1 + \alpha s} \right] \quad (3.20)$$

และ

$$T(s) = - \left[\frac{1 - \alpha s}{1 + \alpha s} \right] \quad (3.21)$$

โดยที่ α คือ ตำแหน่งโพลของวงจร สมการ (3.20) เป็นฟังก์ชันถ่ายโอนของวงจรกรองผ่านทุกความถี่อันดับหนึ่งชนิดไม่กลับเฟสที่มีการเลื่อนเฟสจาก 0 ถึง $-\pi$ และสมการ (3.21) เป็นฟังก์ชันถ่ายโอนของวงจรกรองผ่านทุกความถี่อันดับหนึ่งชนิดกลับเฟส ซึ่งมีการเลื่อนเฟสจาก π ถึง 0 จากนั้นใช้คุณสมบัติของวงจรกรองผ่านทุกความถี่ทั้งสองแบบสังเคราะห์เป็นวงจรออสซิลเลเตอร์แบบหลายเฟสดังรูปที่ 3.8 โดยมีวงจรขยายสัญญาณที่มีอัตราขยายคงที่เท่ากับ $-K$ ดังนั้นเมื่อพิจารณาโครงสร้างวงจร จะพบว่าฟังก์ชันถ่ายโอนของวงจรมีค่าเท่ากับ

$$T(s) = -K \left[\frac{1 - \alpha s}{1 + \alpha s} \right]^n \quad (3.22)$$

แทนค่า $s = j\omega$ ลงในสมการ (3.22) จะได้เป็น

$$T(j\omega) = -K \left[\frac{1 - j\omega\alpha}{1 + j\omega\alpha} \right]^n \quad (3.23)$$

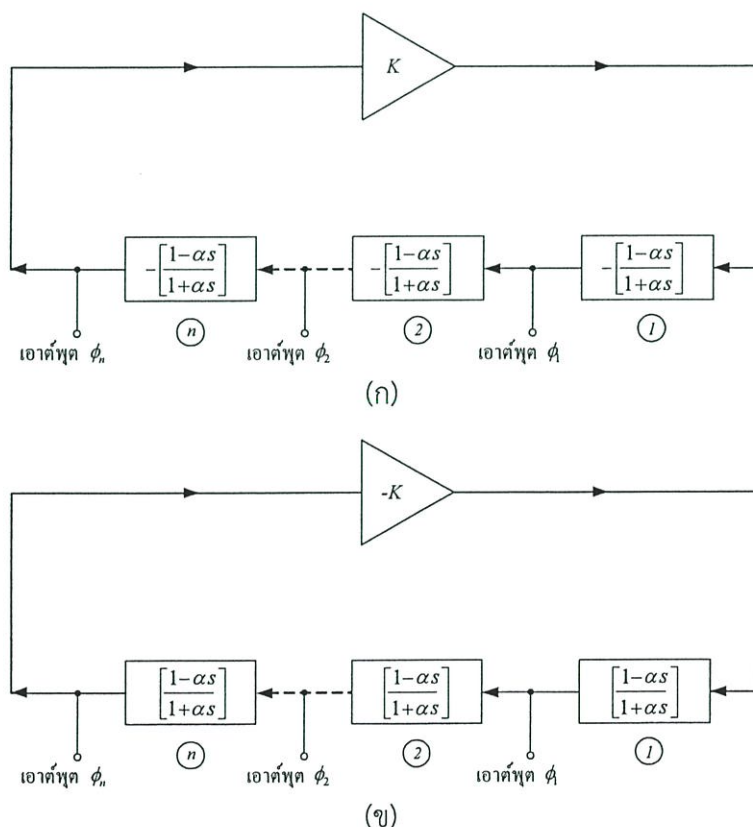
อาศัยหลักการเดียวกับวงจรออสซิลเลเตอร์แบบเฟสเดียว ซึ่งกล่าวไว้ว่าขนาดอัตราขยายสัญญาณวงรอบต้องมีค่าเท่ากับหนึ่ง ทำให้สมการ (3.23) เขียนใหม่กลายเป็น

$$|T(j\omega)| = |K| \left| \frac{\sqrt{1 + \omega\alpha}}{\sqrt{1 + \omega\alpha}} \right|^n = 1 \quad (3.24)$$

จากคุณสมบัติของวงจรรองผ่านทุกความถี่อันดับหนึ่งที่มีขนาดของฟังก์ชันถ่ายโอนคงที่เท่ากับหนึ่งเสมอ เมื่อพิจารณาสมการ (3.24) พบว่าถ้าหากกำหนดให้จำนวนวงจรที่ต่อคาสเคด n ลดหรือเพิ่มค่า ก็จะไม่ส่งผลกระทบต่อค่าขนาดของอัตราขยายสัญญาณวงรอบ ซึ่งหมายความว่าวงจรมีสามารถปรับค่าเงื่อนไขในการออสซิลเลตได้ดังนี้

$$|K| = 1 \tag{3.25}$$

จากโครงสร้างวงจรในรูปที่ 3.8(ก) เมื่อมุมเฟสของวงจรมายสัญญาณ K และวงจรรองผ่านทุกความถี่ต้องมีมุมต่างเฟสเท่ากับ 2π ดังนั้นมุมเฟสของสัญญาณเอาต์พุต $(\phi_1, \phi_2, \dots, \phi_n)$ แต่ละชุดจึงมีค่าเท่ากับ $2\pi/n$ และหากพิจารณาวงจรรูปที่ 3.8(ข) โดยใช้หลักเดียวกับการคำนวณของวงจรรูปที่ 3.8(ก) สามารถคำนวณหาค่าเงื่อนไขในการออสซิลเลตได้จากสมการ (3.25) และมุมเฟสของสัญญาณเอาต์พุต $(\phi_1, \phi_2, \dots, \phi_n)$ ที่ได้จากวงจรเลื่อนเฟสในแต่ละชุดจึงมีค่าเท่ากับ π/n เช่นกัน นอกจากนี้ยังพบว่าหลักการทางานวงจรออสซิลเลเตอร์แบบหลายเฟสโดยใช้วงจรรองผ่านทุกความถี่ที่มีโครงสร้างดังรูปที่ 3.8(ก) และ 3.8(ข) มีข้อจำกัดในการทำงานก็คือ วงจรจะสร้างสัญญาณได้ก็ต่อเมื่อ $n \geq 2$



รูปที่ 3.8 โครงสร้างของวงจรออสซิลเลเตอร์แบบหลายเฟส

- (ก) กรณีใช้วงจรรองผ่านทุกความถี่อันดับหนึ่งชนิดกลับเฟสต่อร่วมกับวงจรขยายแบบไม่กลับเฟส (K)
- (ข) กรณีใช้วงจรรองผ่านทุกความถี่อันดับหนึ่งชนิดไม่กลับเฟสต่อร่วมกับวงจรขยายแบบกลับเฟส ($-K$)

3.5 สรุป

ในบทนี้ได้กล่าวถึงหลักการพื้นฐานของวงจรรอสซิลเลเตอร์ทั้งสามแบบคือ วงจรรอสซิลเลเตอร์แบบเฟสเดียวที่สามารถสร้างสัญญาณได้หนึ่งเอาต์พุต วงจรรอสซิลเลเตอร์แบบควอดราเจอร์สามารถสร้างสัญญาณได้สองเอาต์พุตซึ่งมีขนาดของสัญญาณที่คงที่แต่มีมุมต่างเฟสกัน $\pi/2$ และวงจรรอสซิลเลเตอร์แบบหลายเฟสโดยใช้วงจรรอสซิลเลเตอร์แบบมีการสูญเสียและวงจรรองผ่านทุกความถี่อันดับหนึ่ง จากหลักการพื้นฐานของวงจรรอสซิลเลเตอร์ทั้งสามแบบจะเป็นหลักการพื้นฐานสำคัญในการสังเคราะห์และออกแบบวงจรรอสซิลเลเตอร์ซึ่งจะได้กล่าวถึงในบทถัดไป

3.6 เอกสารอ้างอิงบทที่ 3

- [1] U. Tietze and C. Schenk, *Electronic Circuits : Design and Applications*, Berlin Germany, Springer, 1991.
- [2] P. Horowitz and W. Hill, *The Art of Electronics*, Cambridge, U.K., Cambridge University Press, 1991.
- [3] C. Cauch and W. Leon, *Digital and analog cominucation system*, Macmillan publishing company, 1987.
- [4] สิทธิชัย โภคยอุดม, *วงจรรีโอบกลับแบบลบและออสซิลเลเตอร์*, กรุงเทพมหานคร, มหาวิทยาลัยเทคโนโลยีมหานคร, 2549.
- [5] P. Rgray and R. G. Meyer, *Analysis and Design of Analog Integrated Circuits*, 2nd Ed. John Willey & Sons, Singapore, Inc. 1984.
- [6] J.W. Horng, C.W. Chang and M.H. Lee, "Single-element controlled sinusoidal oscillators using CCIs", *International Journal of Electronics*, vol. 83, no. 6, pp. 831-836. 1997.
- [7] M. T. Abuelma'Atti and W. A. Almansoury, "New sinusoidal oscillators employing the CCI internal pole", *International Journal of Electronics*, vol. 83, no. 6, pp. 817-823. 1997.
- [8] จีรสุตา เกษร, *วงจรรองความถี่และวงจรรอสซิลเลเตอร์ที่ควบคุมได้ในเชิงอิเล็กทรอนิกส์*, วิทยานิพนธ์วิศวกรรมศาสตรมหาบัณฑิต สาขาวิชาวิศวกรรมไฟฟ้า บัณฑิตวิทยาลัย, สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง, 2542.
- [9] Adel S. Sedra and Kenneth C. Smit. *Microelectronic Circuits*, 4th Ed. New York : Oxford University Press, Inc. 1987.

- [10] วรพงศ์ ตั้งศรีรัตน์, การออกแบบและสังเคราะห์วงจรกรองสัญญาณแอนะล็อกและวงจร
ออสซิลเลเตอร์, มินเซอร์วิศชีพพลาย, กรุงเทพมหานคร, 2554.

วงจรรอสซิลเลเตอร์แบบเฟสเดียวโดยใช้วงจรร CDTA

4.1 กล่าวนำ

วงจรรอสซิลเลเตอร์แบบเฟสเดียว เป็นวงจรรำเนิดสัญญาณนิยมนำไปใช้ในงำนด้านประมวผลสัญญาณหลกหลายประเภท [1]-[5] อาทิเช่น ใช้สร้างสัญญาณนาฬิกาอ้างอิงให้กับไมโครโพรเซสเซอร์ หรือใช้เป็นสัญญาณควบคุมจังหวะการทำงานของสวิตซ์อิเล็ททรอนิกส์ เป็นต้น โดยทั่วไปการสังเคราะห์วงจรรอสซิลเลเตอร์จะใช้อุปกรณ์แอกทีฟเป็นอุปกรณ์หลัก ซึ่งพบว่าวงจรร CDTA เป็นอุปกรณ์แอกทีฟแนวใหม่ที่ทำงำนในโหมดกระแส และสามารถปรับค่าควบคุมการส่งผ่านกระแสได้ด้วยวิธีการทางอิเล็ททรอนิกส์ [6] ทำให้ได้รับความสนใจนำไปสังเคราะห์เป็นวงจรรอสซิลเลเตอร์ [7]-[18] ซึ่งจากการติดตามงำนวิจัยการออกแบบวงจรรอสซิลเลเตอร์แบบเฟสเดียวโดยใช้วงจรร CDTA เป็นอุปกรณ์แอกทีฟหลักนั้น [11] พบว่ามีข้อด้อยหลายประการคือ ใช้อุปกรณ์พาสซีฟจำนวนมาก ใช้ตัวต้านทานจากภายนอก ทั้งยังใช้ตัวเก็บประจุชนิดลอยตัว ทำให้เกิดความยุ่งยากในการนำไปสร้างวงจรรวม [19]-[20]

ดังนั้นในบทนี้จึงได้นำเสนอแนวทางการออกแบบและสังเคราะห์วงจรรอสซิลเลเตอร์แบบเฟสเดียวโหมดกระแส โดยใช้วงจรร CDTA จำนวนสองตัว ต่อกับกับตัวเก็บประจุเทียบกราวด์จำนวนสองตัว วงจรรอสซิลเลเตอร์ที่นำเสนอ สามารถสร้างสัญญาณรูปคลื่นซายน์ได้หนึ่งเอาต์พุต และสามารถปรับค่าเก็อนไซและค่าความถี่อสซิลเลตได้ด้วยวิธีการทางอิเล็ททรอนิกส์โดยการแปรค่ากระแสไบอัส I_B ของวงจรร CDTA คุณสมบัติในการทำงำนของวงจรรที่นำเสนอได้ทำการศึกษาและวิเคราะห์ด้วยผลการเลียนแบบการทำงานของวงจรรโดยใช้โปรแกรม PSPICE และยืนยันผลการทำงำนของวงจรรด้วยการต่อวงจรรทดสอบจริง

4.2 โครงสร้างของวงจรรอสซิลเลเตอร์แบบเฟสเดียวที่นำเสนอ

การสังเคราะห์วงจรรอสซิลเลเตอร์แบบเฟสเดียวที่นำเสนอจะใช้รูปแบบของสมการควอดราติก (quadratic equation) เพื่อกำหนดเป็นสมการคุณลักษณะของวงจรรอสซิลเลเตอร์ หากวิเคราะห์จากหลักการพื้นฐานในบทที่ 3 ตามโครงสร้างของวงจรรอสซิลเลเตอร์ดังรูปที่ 3.1 ซึ่งมีลักษณะเดียวกับระบบควบคุมวงปิดที่มีการป้อนกลับเท่ากับหนึ่ง [21] ซึ่งสามารถอธิบายเป็นสมการควอดราติกได้ดังนี้

$$s^2 + 2\zeta\omega_0 s + \omega_0^2 = 0 \quad (4.1)$$

โดยที่ ζ คืออัตราการหน่วงของระบบ (damping ratio) และเมื่อพิจารณาสมการ (4.1) พบว่าหากกำหนดให้ ζ เท่ากับศูนย์ (undamped responses) วงจรจะทำหน้าที่เป็นวงจรรอสซิลเลเตอร์ หรือเรียกได้ว่าเป็นการกำหนดเงื่อนไขในการออสซิลเลตให้กับวงจรมันเอง

ดังนั้นการสังเคราะห์วงจรรอสซิลเลเตอร์แบบเฟสเดียวจะใช้สมการ (4.1) เป็นสมการหลัก ซึ่งสามารถออกแบบโครงสร้างของวงจรรอสซิลเลเตอร์แบบเฟสเดียวที่นำเสนอได้ดังรูปที่ 4.1 ซึ่งจะประกอบไปด้วยวงจรรอสซิลเลเตอร์แบบมีการสูญเสียสองวงจร ต่อในลักษณะระบบควบคุมวงปิดที่มีการป้อนกลับเท่ากับหนึ่ง โดยสามารถอธิบายสมการคุณลักษณะได้ดังนี้

$$s^2 + \left(\frac{1}{\alpha_1} - \frac{1}{\alpha_2}\right)s + \left(\frac{1}{\alpha_1\alpha_2}\right) = 0 \quad (4.2)$$

เมื่อ α_1 และ α_2 คือค่าคงที่เวลาของฟังก์ชันถ่ายโอน T_1 และ T_2 ตามลำดับ หากกำหนดให้ $s = j\omega$ ลงในสมการ (4.2) จะได้ค่าเงื่อนไขออสซิลเลต และค่าความถี่ออสซิลเลตเท่ากับ

$$\alpha_1 = \alpha_2 \quad (4.3)$$

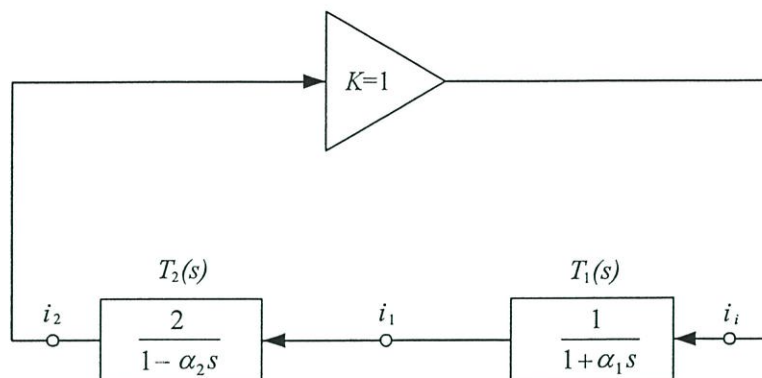
และ

$$\omega_0 = \sqrt{\frac{1}{\alpha_1\alpha_2}} \quad (4.4)$$

เมื่อกำหนดให้ $\alpha = \alpha_1 = \alpha_2$ และแทนลงในสมการ (4.3) และ (4.4) จะพบว่าเงื่อนไขการออสซิลเลตจะเป็นจริง และค่าความถี่ออสซิลเลตเขียนได้ใหม่เป็น

$$\omega_0 = \frac{1}{\alpha} \quad (4.5)$$

จากสมการ (4.5) สรุปได้ว่าโครงสร้างวงจรออสซิลเลเตอร์แบบเฟสเดียวที่นำเสนอจะสามารถควบคุมค่าความถี่ออสซิลเลตได้ด้วยการแปรค่าคงที่ α



รูปที่ 4.1 โครงสร้างของวงจรออสซิลเลเตอร์แบบเฟสเดียวที่นำเสนอ

4.3 การสังเคราะห์วงจรออสซิลเลเตอร์แบบเฟสเดียวโดยใช้วงจร CDTA ที่นำเสนอ

เมื่อนำหลักการจากสมการ (4.2) ถึง (4.4) สังเคราะห์เป็นวงจรออสซิลเลเตอร์แบบเฟสเดียวโดยใช้วงจร CDTA ที่นำเสนอจะได้ดังรูปที่ 4.2 [16] ซึ่งประกอบไปด้วยวงจร CDTA จำนวนสองตัว ต่อร่วมกับตัวเก็บประจุเทียบกราวด์จำนวนสองตัว จากการวิเคราะห์คุณสมบัติของวงจรทำให้ได้สมการคุณลักษณะของวงจรเป็นดังนี้ [ภาคผนวก ข หัวข้อ ข1]

$$s^2 + \left(\frac{g_{m1}}{C_1} - \frac{g_{m2}}{C_2} \right) s + \left(\frac{g_{m1}g_{m2}}{C_1C_2} \right) = 0 \quad (4.6)$$

เมื่อ g_{m1} และ g_{m2} คืออัตราขยายค่าความนำของวงจร CDTA ตัวที่ 1 และ 2 ตามลำดับ หากกำหนดให้ $s = j\omega$ ลงในสมการ (4.6) จะได้เงื่อนไขในการออสซิลเลต และค่าความถี่ในการออสซิลเลตของวงจรเป็นดังนี้

$$g_{m1}C_2 = g_{m2}C_1 \quad (4.7)$$

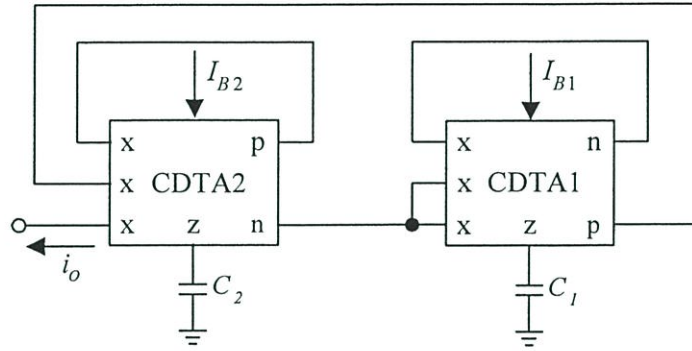
และ

$$\omega_0 = \sqrt{\frac{g_{m1}g_{m2}}{C_1C_2}} \quad (4.8)$$

นอกจากนี้หากกำหนดให้ $C = C_1 = C_2$ และ $g_m = g_{m1} = g_{m2}$ ($I_B = I_{B1} = I_{B2}$) ดังนั้นจากสมการ (4.7) และ (4.8) จะทำให้วงจรออสซิลเลเตอร์ ในรูปที่ 4.2 สามารถออสซิลเลตได้ ณ ความถี่ในการออสซิลเลตเท่ากับ

$$\omega_0 = \frac{I_B}{2V_T C} \quad (4.9)$$

ซึ่งแสดงให้เห็นว่าวงจรออสซิลเลเตอร์แบบเฟสเดียวโดยใช้วงจร CDTA ที่นำเสนอในรูปที่ 4.2 สามารถสร้างสัญญาณกระแสเอาต์พุต i_o ได้โดยมีความถี่ในการออสซิลเลตที่สามารถแปรค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์โดยการควบคุมกระแสไบอัส I_B จากภายนอก



รูปที่ 4.2 วงจรออสซิลเลเตอร์แบบเฟสเดียวโดยใช้วงจร CDTA ที่นำเสนอ

4.4 ผลกระทบเนื่องจากการทำงานในทางปฏิบัติของวงจร CDTA

การวิเคราะห์ผลกระทบในทางปฏิบัติของวงจร CDTA จะอาศัยหลักการที่อธิบายไว้ในบทที่ 2 หัวข้อที่ 2.3 ดังนั้นจะทำการวิเคราะห์วงจรออสซิลเลเตอร์เฟสเดียวที่นำเสนอในรูปที่ 4.2 อีกครั้ง โดยอาศัยสมการ (2.2) ซึ่งจะได้สมการคุณลักษณะของวงจรในทางปฏิบัติเท่ากับ [ภาคผนวก ข หัวข้อ ข.2]

$$s^2 + \left(\frac{\alpha_{n1}\beta_1 g_{m1}}{C_1} - \frac{\alpha_{p2}\beta_2 g_{m2}}{C_2} \right) s + \left[(2\alpha_{p1}\alpha_{n2} - \alpha_{n1}\alpha_{p2}) \frac{\beta_1\beta_2 g_{m1}g_{m2}}{C_1 C_2} \right] = 0 \quad (4.10)$$

โดยที่ α_{pi} , α_{ni} และ β_i คือค่าพารามิเตอร์ของ α_p , α_n และ β ของวงจร CDTA ตัวที่ i ($i = 1, 2$) ตามลำดับ จากสมการ (4.10) พบว่าค่าเงื่อนไขในการออสซิลเลต และค่าความถี่ในการออสซิลเลตของวงจรในกรณีนี้มีค่าเท่ากับ

$$\alpha_{n1}\beta_1 g_{m1} C_2 = \alpha_{p2}\beta_2 g_{m2} C_1 \quad (4.11)$$

และ

$$\omega_0 = \sqrt{(2\alpha_{p1}\alpha_{n2} - \alpha_{n1}\alpha_{p2}) \frac{\beta_1\beta_2 g_{m1}g_{m2}}{C_1 C_2}} \quad (4.12)$$

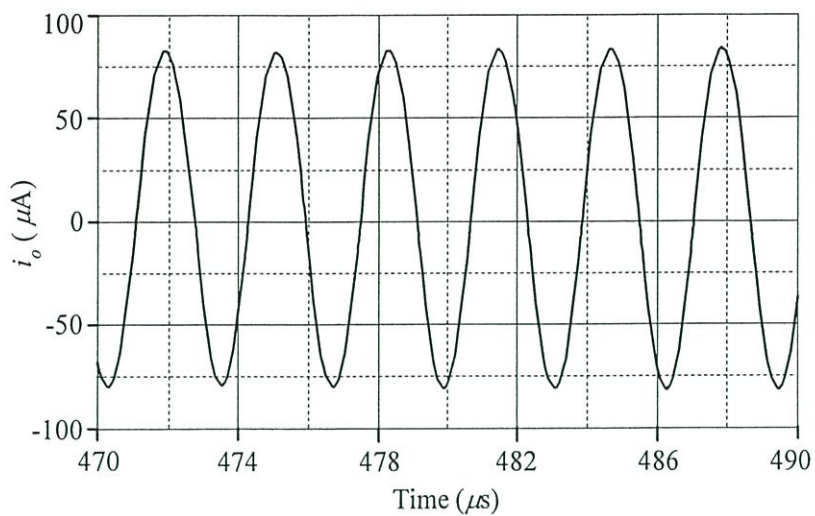
จากสมการ (4.11) และ (4.12) แสดงให้เห็นถึงผลกระทบของวงจร CDTA ในทางปฏิบัติที่มีผลต่อการสังเคราะห์วงจรออสซิลเลเตอร์แบบเฟสเดียวที่นำเสนอ โดยพบว่าผลกระทบเกิดจากค่าความผิดพลาดในการส่งผ่านกระแสภายในวงจรเป็นหลัก ซึ่งหากเกิดค่าความผิดพลาดในทางปฏิบัติ วงจรก็สามารถปรับเพิ่มหรือลดค่าอัตราขยายความนำ g_m ได้โดยการปรับค่ากระแสไบอัส I_B เพื่อควบคุมค่าเงื่อนไขและความถี่ของวงจรออสซิลเลเตอร์ที่นำเสนอให้ใช้งานได้ตามความต้องการ

4.5 ผลการจำลองการทำงานของวงจรโดยใช้โปรแกรม PSPICE

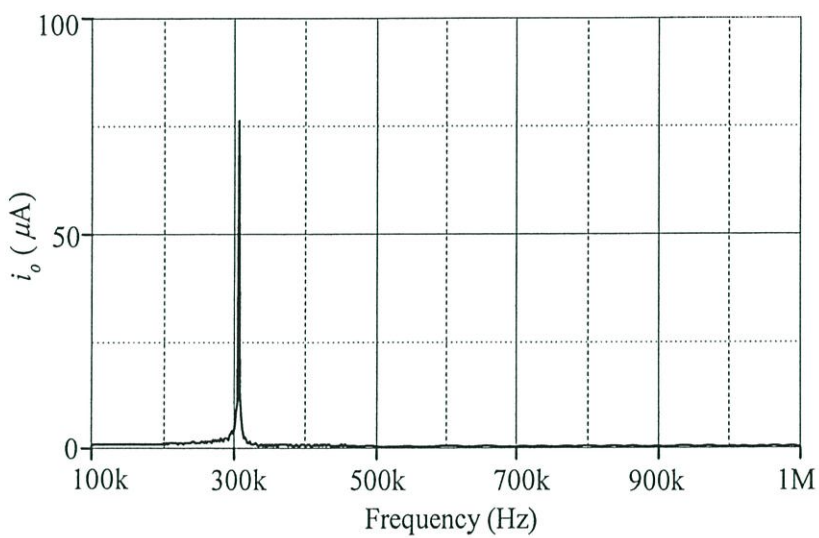
คุณสมบัติการทำงานของวงจรออสซิลเลเตอร์แบบเฟสเดียวโดยใช้วงจร CDTA ในรูปที่ 4.2 จะถูกแสดงและตรวจสอบความถูกต้องด้วยผลการจำลองการทำงานด้วยโปรแกรม PSPICE โดยใช้เทคโนโลยีทรานซิสเตอร์แบบ AT&T ALA400-CBIC-R [22] และเลือกใช้แรงดันไฟเลี้ยง $\pm V = \pm 3V$ และ $I_A = 100 \mu A$

เมื่อกำหนดให้ $C_1 = C_2 = 1 \text{ nF}$ และ $I_B = I_{B1} = I_{B2} = 100 \mu A$ ลงในสมการ (4.7) ถึง (4.9) ทำให้ได้ค่าความถี่ออสซิลเลตในทางทฤษฎีเท่ากับ $f_o = \omega_o/2\pi \cong 318 \text{ kHz}$ ขณะที่ผลการจำลองคุณสมบัติของวงจรออสซิลเลเตอร์แบบเฟสเดียวที่นำเสนอในรูปที่ 4.2 แสดงได้ดังรูปที่ 4.3(ก) จะได้ $f_o \cong 312 \text{ kHz}$ หรือคิดเป็นค่าความผิดพลาดเท่ากับ 1.8 % ส่วนรูปที่ 4.3(ข) แสดงผลความผิดเพี้ยนรวม (total harmonic distortion, *THD*) ของสัญญาณกระแสเอาต์พุต i_o ซึ่งพบว่ามีความประมาณ 3%

รูปที่ 4.4 แสดงผลการจำลองการแปรค่าความถี่ออสซิลเลตของวงจรที่นำเสนอ เมื่อทำการแปรค่ากระแสไบอัส I_B ของวงจร CDTA โดยที่ $C = C_1 = C_2 = 0.1 \text{ nF}, 1 \text{ nF}$ และ 10 nF ตามลำดับ โดยพบว่าหากปรับค่าความถี่มากกว่า 8 MHz ค่าความผิดพลาดที่เกิดขึ้นจะมีค่ามากกว่า 15% อย่างไรก็ตามค่าความผิดพลาดดังกล่าวสามารถควบคุมได้โดยการปรับค่ากระแสไบอัส I_B เพื่อเป็นการชดเชยให้ได้ค่าความถี่ในการออสซิลเลตตามที่ต้องการ จากผลการจำลองการทำงานที่ได้กล่าวมานั้นแสดงให้เห็นว่าวงจรที่นำเสนอในรูปที่ 4.2 มีคุณสมบัติในการทำงานสอดคล้องเป็นไปตามหลักการทางทฤษฎี



(ก)

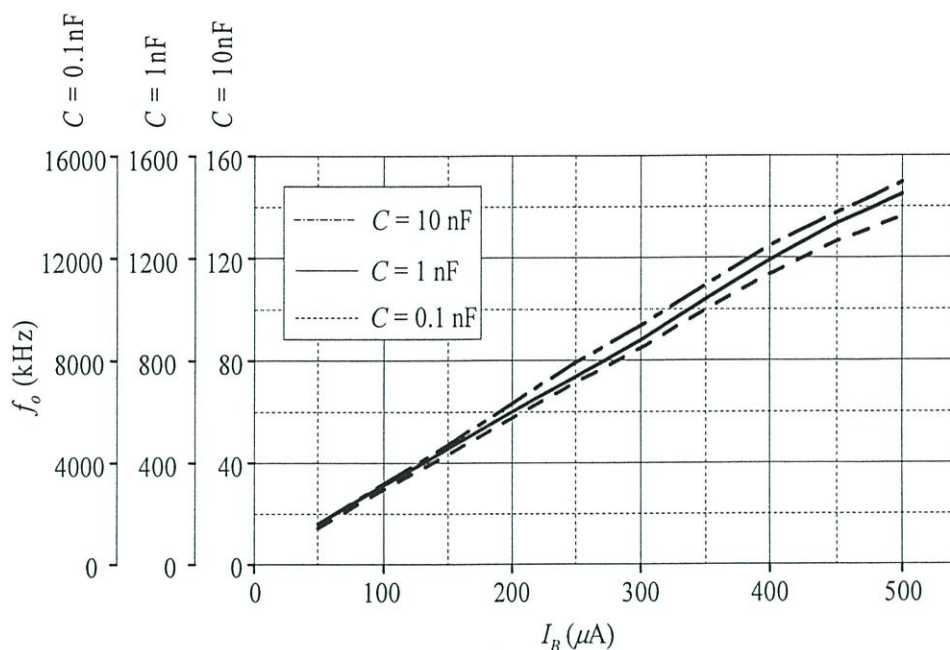


(ข)

รูปที่ 4.3 ผลการจำลองคุณสมบัติของวงจรออสซิลเลเตอร์แบบเฟสเดียวที่นำเสนอในรูปที่ 4.2

(ก) รูปคลื่นกระแสเอาต์พุต

(ข) สเปกตรัมความถี่ของกระแสเอาต์พุต



รูปที่ 4.4 ผลการจำลองปรับค่าความถี่ออสซิลเลเตอร์ของวงจรที่นำเสนอในรูปที่ 4.2 เมื่อทำการแปรค่า I_B

4.6 ผลการต่อวงจรทดลอง

เมื่อนำวงจรออสซิลเลเตอร์แบบเฟสเดียวที่นำเสนอในรูปที่ 4.2 นำมาต่อทดสอบโดยใช้ไอซีเบอร์ AD844 และ CA3080 ต่อรวมเป็นวงจร CDTA จะได้วงจรสำหรับใช้ทดลองประกอบลงบนแผ่นวงจรพิมพ์ดังแสดงในรูปที่ 4.5

การทดลองเลือกใช้แหล่งจ่ายแรงดันไฟเลี้ยงเท่ากับ $\pm 5\text{V}$, $C = C_1 = C_2 = 10 \text{ nF}$ และต่อตัวต้านทาน R_o ที่ขั้วเอาต์พุตเทียบกราวด์เท่ากับ $1 \text{ k}\Omega$ (หรือนั่นคือ $v_o = i_o R_o$) และปรับค่ากระแสไบอัส $I_B = I_{B1} = I_{B2} = 50 \mu\text{A}$, $150 \mu\text{A}$, $200 \mu\text{A}$ และ $300 \mu\text{A}$ ตามลำดับ จากค่าอุปกรณ์ต่างๆที่กำหนดข้างต้น ทำให้ได้ค่า g_m ดังสมการ (2.3) เป็นดังนี้ 1 mA/V , 3 mA/V , 4 mA/V และ 6 mA/V ตามลำดับ และทำให้ได้ค่าความถี่ออสซิลเลเตอร์ในทางทฤษฎีเท่ากับ $f_o = \omega_o/2\pi \cong 15.9 \text{ kHz}$, 47.8 kHz , 63.7 kHz และ 95.5 kHz ตามลำดับ ขณะที่ผลการทดลองวงจรออสซิลเลเตอร์แบบเฟสเดียวที่นำเสนอแสดงได้ดังรูปที่ 4.6 ซึ่งจะได้ $f_o \cong 15.9 \text{ kHz}$, 47.8 kHz , 63.7 kHz และ 95.5 kHz ตามลำดับ โดยคิดเป็นค่าความผิดพลาดเท่ากับ 2 %, 4 %, 3 % และ 6 % ตามลำดับ และรูปที่ 4.7 แสดงผลการทดลองวัดสัญญาณเอาต์พุตสเปกตรัมความถี่ของวงจรออสซิลเลเตอร์ ซึ่งสามารถวิเคราะห์หาเปอร์เซ็นต์ THD ของกระแสเอาต์พุต i_o ได้จากความสัมพันธ์ต่อไปนี้

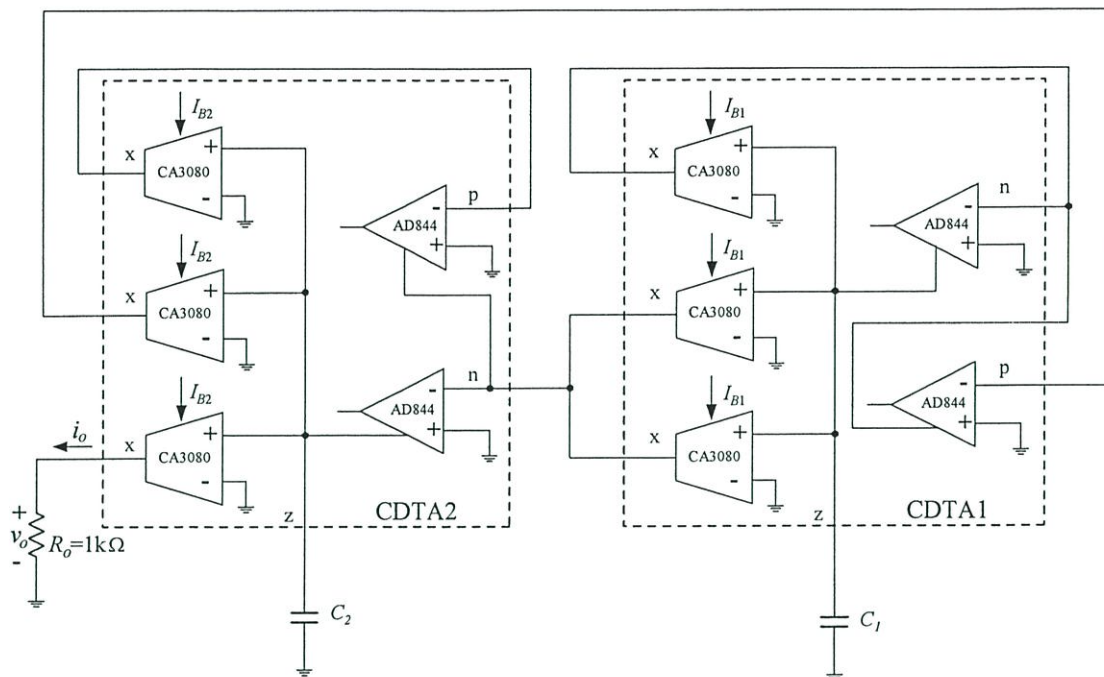
$$\%THD = \frac{\sqrt{\sum_{n=2}^{\infty} [I_n(rms)]^2}}{I_1(rms)} \quad (4.13)$$

โดยที่ $I_1(rms)$ คือ กระแสประสิทธิผลที่ความถี่หลักมูล (fundamental frequency) และ $I_n(rms)$ คือ กระแสประสิทธิผลที่ความถี่ที่นอกเหนือจากความถี่หลักมูลลำดับที่ n จากนั้นใช้สมการ (4.13) คำนวณหาค่าเปอร์เซ็นต์ THD ของกระแสเอาต์พุตได้เท่ากับ 5%, 7%, 7% และ 11% ตามลำดับ

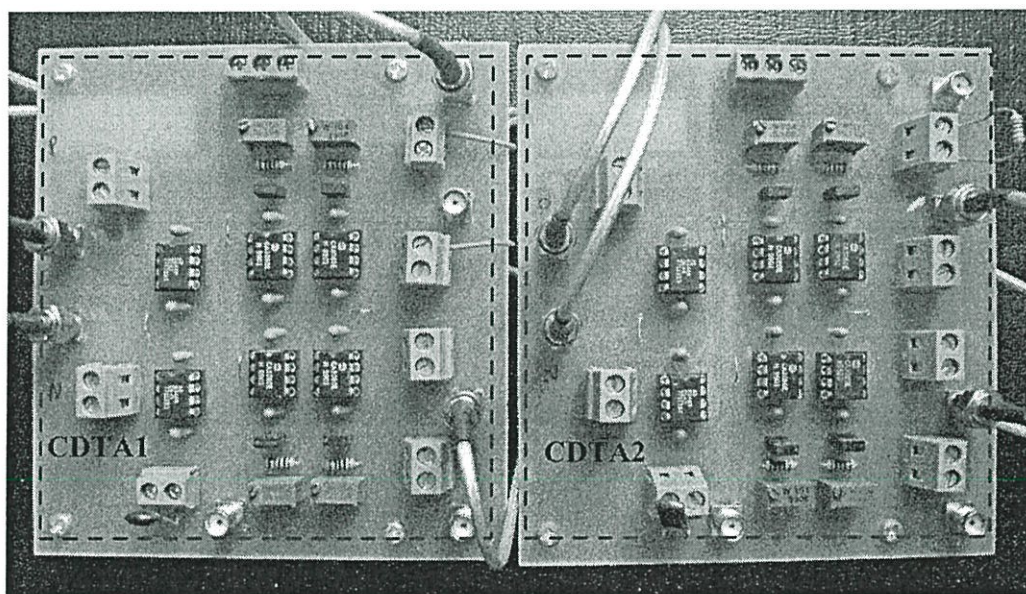
ผลการทดลองดังรูปที่ 4.8 แสดงให้เห็นว่าวงจรสามารถควบคุมค่าความถี่ได้โดยการปรับค่ากระแสไบอัส I_B ซึ่งมีค่าใกล้เคียงกับผลทางทฤษฎี สำหรับรูปที่ 4.9 แสดงผลการทดลองหาค่าเปอร์เซ็นต์ THD เมื่อปรับค่าความถี่ออสซิลเลต ซึ่งพบว่าการปรับค่าความถี่ออสซิลเลตเพิ่มจะส่งผลให้ค่าเปอร์เซ็นต์ THD ของสัญญาณเอาต์พุตสูงขึ้น จากผลการทดลองแสดงให้เห็นว่าวงจรออสซิลเลเตอร์แบบเฟสเดี่ยวนำเสนอสามารถสร้างสัญญาณกระแสได้หนึ่งเอาต์พุต และสามารถควบคุมค่าเงื่อนไขออสซิลเลตและความถี่ออสซิลเลตได้ด้วยการปรับค่ากระแสไบอัส I_B โดยไม่จำเป็นต้องปรับค่าอุปกรณ์พาสซีฟในวงจร

4.7 สรุป

บทนี้ได้นำเสนอการสังเคราะห์ออกแบบวงจรออสซิลเลเตอร์แบบเฟสเดียวโดยใช้ CDTA เป็นอุปกรณ์หลัก โครงสร้างวงจรประกอบไปด้วยวงจรอินทิเกรเตอร์แบบมีการสูญเสียสองวงจรต่อเป็นวงจรรอบป้อนกลับเท่ากับหนึ่ง การออกแบบวงจรออสซิลเลเตอร์ที่นำเสนอจะใช้วงจร CDTA สองตัว และตัวเก็บประจุเทียบกราวด์สองตัว การยืนยันหลักการทำงานของวงจรที่นำเสนอ ได้ใช้วิธีการจำลองการทำงานด้วยโปรแกรม PSPICE และการต่อวงจรทดลอง พบว่าวงจรออสซิลเลเตอร์ที่นำเสนอสามารถสร้างสัญญาณรูปคลื่นไซน์ได้หนึ่งเอาต์พุต และสามารถปรับค่าเงื่อนไขและค่าความถี่ออสซิลเลตได้ด้วยวิธีการทางอิเล็กทรอนิกส์โดยการแปรค่ากระแสไบอัส I_B ซึ่งผลลัพธ์ที่ได้สอดคล้องเป็นไปตามหลักการทางทฤษฎี



(ก)

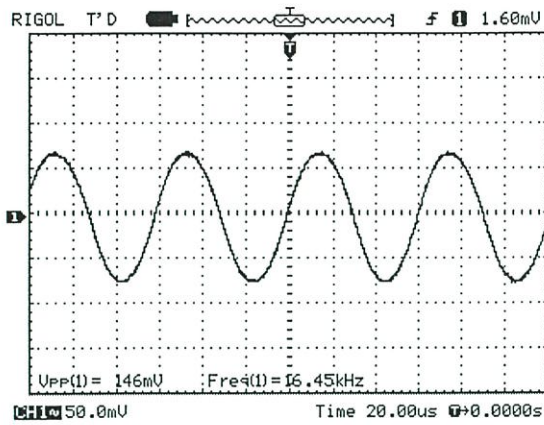


(ข)

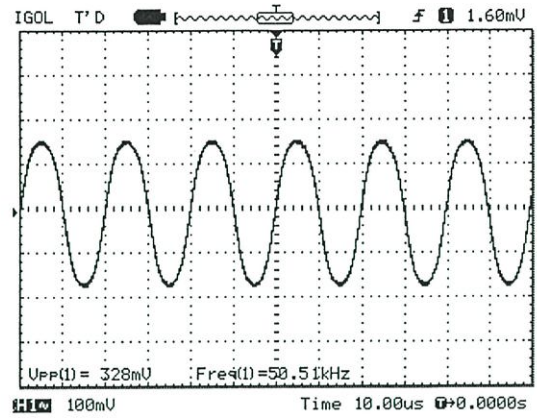
รูปที่ 4.5 วงจรออสซิลเลเตอร์แบบเฟสเดียวที่นำเสนอในรูปที่ 4.2

โดยใช้ไอซีเบอร์ AD844 และ CA3080

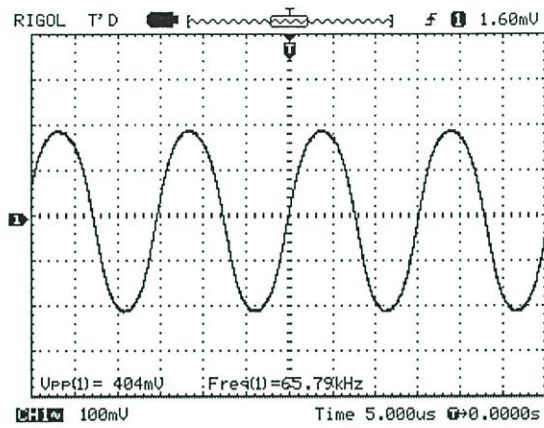
(ก) รายละเอียดวงจร (ข) ภาพถ่ายลงบนแผ่นวงจรพิมพ์



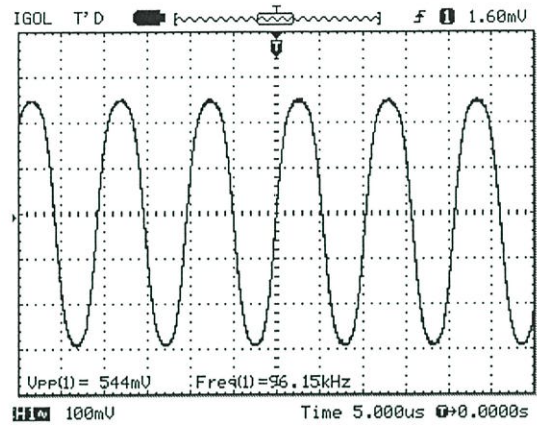
(ก)



(ข)



(ค)



(ง)

รูปที่ 4.6 ผลการทดลองวัดสัญญาณเอาต์พุต v_o ($i_o R_o$)

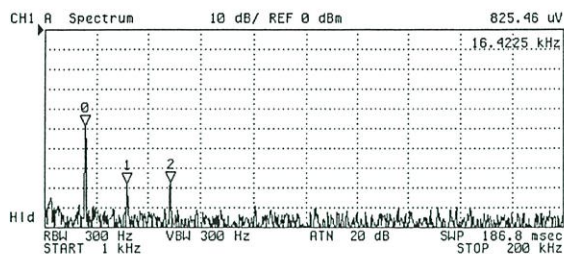
ของวงจรออสซิลเลเตอร์ในรูปที่ 4.5 เมื่อแปรค่า g_m

(ก) $g_m = 1 \text{ mA/V}$

(ข) $g_m = 3 \text{ mA/V}$

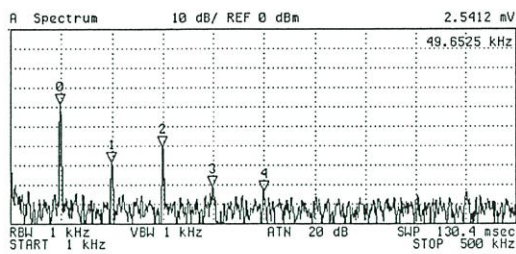
(ค) $g_m = 4 \text{ mA/V}$

(ง) $g_m = 6 \text{ mA/V}$



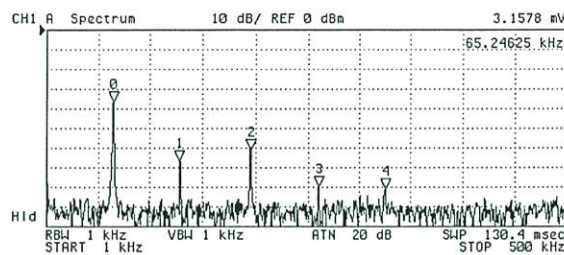
N	SWP PARAM	VAL
0	16.4225 kHz	825.46 uV
1	32.84 kHz	27.803 uV
2	49.2575 kHz	30.449 uV

(ก)



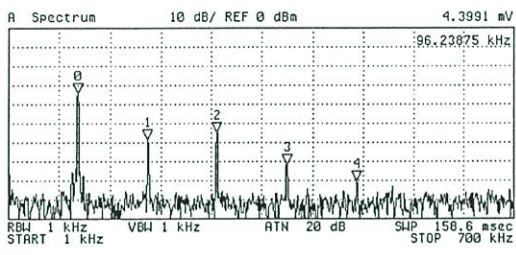
N	SWP PARAM	VAL
0	49.6525 kHz	2.5412 mV
1	99.5525 kHz	82.007 uV
2	150.07625 kHz	207.48 uV
3	199.97625 kHz	19.183 uV
4	250.5 kHz	14.612 uV

(ข)



N	SWP PARAM	VAL
0	65.24625 kHz	3.1578 mV
1	129.4925 kHz	98.056 uV
2	195.61 kHz	192.1 uV
3	260.48 kHz	22.283 uV
4	325.97375 kHz	19.692 uV

(ค)



N	SWP PARAM	VAL
0	96.23875 kHz	4.3991 mV
1	192.35125 kHz	259.63 uV
2	288.46375 kHz	399.11 uV
3	385.45 kHz	58.658 uV
4	480.68875 kHz	20.151 uV

(ง)

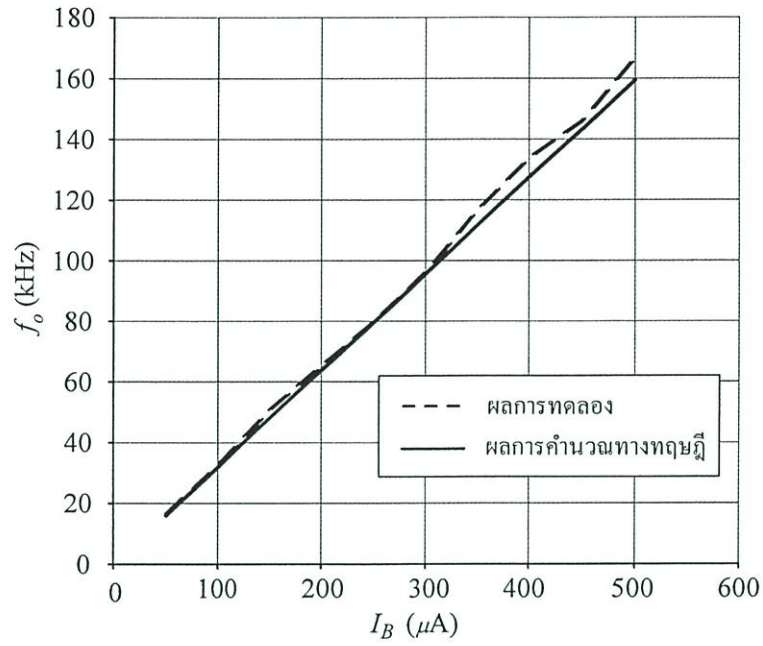
รูปที่ 4.7 ผลการทดลองสเปกตรัมความถี่ของสัญญาณเอาต์พุต v_o ของวงจรออสซิลเลเตอร์ในรูปที่ 4.5 เมื่อแปรค่า g_m

(ก) $g_m = 1 \text{ mA/V}$

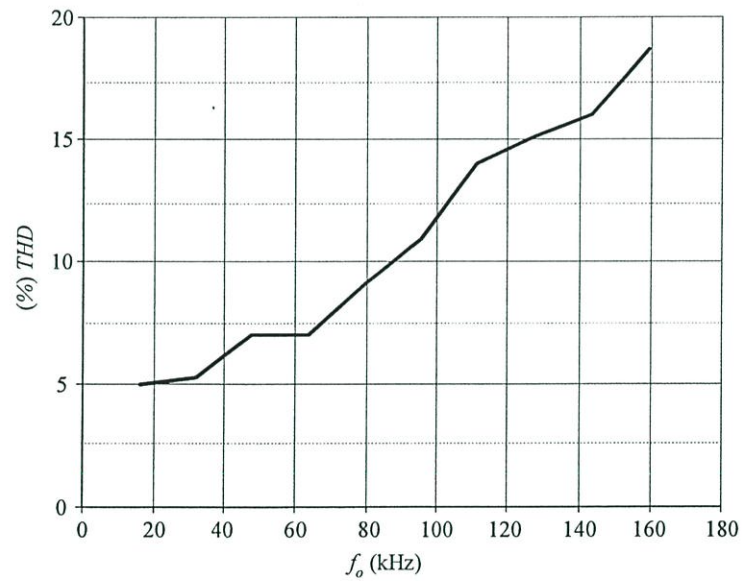
(ข) $g_m = 3 \text{ mA/V}$

(ค) $g_m = 4 \text{ mA/V}$

(ง) $g_m = 6 \text{ mA/V}$



รูปที่ 4.8 ผลการทดลองการแปรค่า f_o โดยการปรับค่ากระแสไบอัส I_B



รูปที่ 4.9 เปอร์เซ็นต์ THD ของสัญญาณเอาต์พุต v_o ของวงจรออสซิลเลเตอร์ในรูปที่ 4.5 เมื่อปรับค่าความถี่ออสซิลเลต f_o

4.8 เอกสารอ้างอิงบทที่ 4

- [1] U. Tietze and C. Schenk, *Electronic Circuits : Design and Applications*, Berlin Germany, Springer, 1991.
- [2] P. Horowitz and W. Hill, *The Art of Electronics*, Cambridge, U.K., Cambridge University Press, 1991.
- [3] C. Cauch and W. Leon, *Digital and analog cominucation system*, Macmillan publishing company, 1987.
- [4] สิทธิชัย โภไคยอุดม, วงจรป้อนกลับแบบลบและออสซิลเลเตอร์, กรุงเทพมหานคร, มหาวิทยาลัยเทคโนโลยีมหานคร, 2549.
- [5] วรพงศ์ ตั้งศรีรัตน์, การออกแบบและสังเคราะห์วงจรกรองสัญญาณแอนะล็อกและวงจรรอสซิลเลเตอร์, มินเซอร์วิศชีพหลาย, กรุงเทพมหานคร, 2554.
- [6] D. Biolek, "CDTA-Building block for current-mode analog signal processing", *Proceedings of the 16th IEEE European Conference on Circuits Theory and Design (ECCTD 2003)*, Krakow, Poland, vol.3, pp.397-400, 2003.
- [7] A. U. Keskin, D. Biolek, "Current mode quadrature oscillator using current differencing transconductance amplifiers (CDTA)", *IEE Proceedings Circuits Devices and Systems*, vol.153, no.3, pp. 214-218, 2006.
- [8] D. Biolek, V. Biolkova, A. U. Keskin, "Current mode quadrature oscillator using two CDTAs and two grounded capacitors," *Proceedings of the 5th WSEAS International Conference on System Science and Simulation in Engineering*, Dec 16-18, pp. 368-370, 2006.
- [9] A. Uygur, H. Kuntman, "CDTA-based quadrature oscillator design," *Proceedings of the 14th European Signal Processing Conference*, Sep4-8, Italy, 2006.
- [10] W. Jaikla, M. Siripruchyanun, J. Bajer, D. Biolek, "A simple current-mode quadrature oscillator using single CDTA," *Radioengineering*, vol.17, no.4, pp. 33-40, 2008.
- [11] D. Prasad, D.R. Bhaskar, A.K. Singh, "Realisation of single-resistance-controlled sinusoidal oscillator a new application of the CDTA," *WSEAS Transactions on Electronics*, vol.5, no.6, pp. 257-259, 2008.
- [12] A. Lahiri, "Novel voltage/current-mode quadrature oscillator using current differencing transconductance amplifier," *Analog Integrated Circuits and Signal Processing*, vol.61, no.2, pp.199-203, 2009.

- [13] A. Lahiri, "New current-mode quadrature oscillators using CDTA," *IEICE Electronics Express*, vol. 6, no.3, pp. 135-140, 2009.
- [14] W. Tangsrirat, W. Tanjaroen, "Current-mode multiphase sinusoidal oscillator using current differencing transconductance amplifiers," *Circuits, Systems and Signal Processing*, vol.27, no.1, pp.81-93, 2008.
- [15] W. Tangsrirat, W. Tanjaroen, Tattaya Pukkalanun, "Current-mode multiphase sinusoidal oscillator using CDTA-based allpass sections", *International Journal of Electronics and Communications*, vol.63, no.7, pp.616-622, 2009.
- [16] W. Tanjaroen, W. Tangsrirat, W. Surakumpontorn, "Electronically tunable current-mode sinusoidal oscillator using CDTAs", *Proceedings of the Joint International Conference Information & Electronics and Electrical Engineering*, Luang Prabang, Lao PRD., pp.347-350, 2010.
- [17] W. Tanjaroen, W. Tangsrirat, "Current-controlled current-mode four-phase sinusoidal quadrature oscillator using CDTAs", *Proceedings of the International Technical Conference on Circuits/Systems, Computers and Communications*, Pattaya, Thailand, pp.205-208, 2010.
- [18] W. Tangsrirat, W. Tanjaroen, "Current-mode sinusoidal quadrature oscillator with independent control of oscillation frequency and condition using CDTAs" *Indian Journal of Pure and Applied Physics*, vol.48, no.5, pp.363-366, 2010.
- [19] M. Bhusan, R. W. Newcomb, "Grounding of capacitors in integrated circuits", *Electronics Letters*, vol.3, pp.148-149, 1967.
- [20] K. Pal, R. Singh, "Inductorless current conveyor allpass filter using grounded capacitors", *Electronics Letters*, vol.18, p.47, 1982.
- [21] สุมาลี อุณหวนิชย์, ระบบควบคุม, ว. เพ็ชรสกุล, กรุงเทพมหานคร, 2545.
- [22] D. R. Frey, "Log-domain filtering : an approach to current-mode filtering", *IEE Proceeding-Circuits Devices and Systems*, vol.140, pp.406-416, 1993.

บทที่ 5

วงจรรอสซิลเลเตอร์แบบควอดราเจอร์โดยใช้วงจร CDTA

5.1 กล่าวนำ

วงจรรอสซิลเลเตอร์แบบควอดราเจอร์ คือ วงจรรอสซิลเลเตอร์ชนิดหนึ่งที่ทำให้กำเนิดสัญญาณรูปคลื่นไซน์สองเอาต์พุตที่มีความถี่เท่ากันแต่มีมุมเฟสต่างกัน $\pi/2$ วงจรรอสซิลเลเตอร์ลักษณะนี้มีการนำไปประยุกต์ใช้งานอย่างกว้างขวางในระบบสื่อสารและระบบประมวลผลสัญญาณต่างๆ มากมาย [1]-[5] ตัวอย่างเช่น วงจรผสมสัญญาณควอดราเจอร์ และวงจรถ่ายสัญญาณแบบแถบเดี่ยว (single-sideband generator) ในระบบโทรคมนาคม [3]-[4] หรือโวลท์มิเตอร์แบบเลือกค่าได้ (selective voltmeter) และ วงจรถ่ายสัญญาณเวกเตอร์ (vector generator) ในระบบการวัด [5] เป็นต้น จากการติดตามงานวิจัยเกี่ยวกับการออกแบบวงจรรอสซิลเลเตอร์แบบควอดราเจอร์โดยใช้วงจร CDTA เป็นอุปกรณ์หลัก [6]-[11] พบว่ายังคงสังเคราะห์วงจรถ่ายโดยใช้ตัวต้านทานพาสซีฟจากภายนอก [6]-[7],[9]-[11] นอกจากนี้ยังพบว่าวงจรรอสซิลเลเตอร์แบบควอดราเจอร์ที่แนะนำให้เสนอใน [9] ไม่สามารถควบคุมเงื่อนไขในการออสซิลเลตและค่าความถี่ออสซิลเลตได้อย่างอิสระต่อกัน

ดังนั้นในบทนี้จึงได้นำเสนอวงจรรอสซิลเลเตอร์แบบควอดราเจอร์โดยใช้วงจร CDTA จำนวนสามตัวและตัวเก็บประจุเทียบกราวด์จำนวนสองตัว สามารถสร้างสัญญาณกระแสเอาต์พุตสองชุดที่มีขนาดสัญญาณเท่ากันแต่มีมุมต่างเฟสกัน $\pi/2$ โดยสามารถปรับค่าเงื่อนไขและค่าความถี่ในการออสซิลเลตได้อย่างอิสระต่อกัน และสามารถปรับควบคุมสมบัติการทำงานของวงจรได้ด้วยวิธีการทางอิเล็กทรอนิกส์ โดยอาศัยการแปรค่ากระแสไบอัสของวงจร CDTA นอกจากนี้จะเห็นว่าการสังเคราะห์วงจรถ่ายยังใช้อุปกรณ์พาสซีฟที่เป็นตัวเก็บประจุต่อเทียบกราวด์เพียงอย่างเดียว ทำให้มีความเหมาะสมกับการนำไปออกแบบสร้างเป็นวงจรรวม [12]-[13] ซึ่งคุณสมบัติทางทฤษฎีของวงจรถ่ายที่นำเสนอจะถูกยืนยันผลจากการเลียนแบบการทำงานโดยใช้โปรแกรม PSPICE และการต่อวงจรถ่ายทดสอบจริง

5.2 โครงสร้างของวงจรรอสซิลเลเตอร์แบบควอดราเจอร์ที่นำเสนอ

โครงสร้างของวงจรรอสซิลเลเตอร์แบบควอดราเจอร์ที่นำเสนอ แสดงดังรูปที่ 5.1 ซึ่งประกอบไปด้วยวงจรรอสซิลเลเตอร์แบบมีการสูญเสียต่อร่วมกับวงจรรอสซิลเลเตอร์แบบไม่มีการสูญเสีย โดยแสดงสมการคุณลักษณะได้ดังนี้

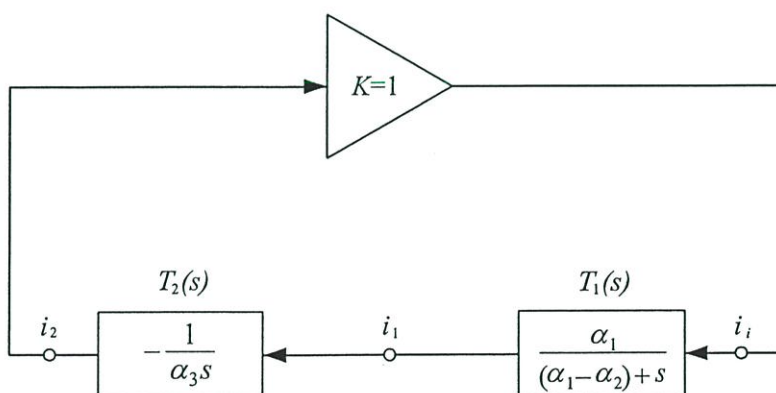
$$s^2 + \left(\frac{1}{\alpha_1} - \frac{1}{\alpha_2} \right) s + \left(\frac{1}{\alpha_1 \alpha_3} \right) = 0 \quad (5.1)$$

โดยที่ α_1 , α_2 และ α_3 คือค่าคงที่เวลาของฟังก์ชันถ่ายโอน T_1 และ T_2 ตามลำดับ เมื่อกำหนดให้ $s = j\omega$ ลงในสมการ (5.1) จะได้ค่าเงื่อนไขออสซิลเลต และค่าความถี่ออสซิลเลตเท่ากับ

$$\alpha_1 = \alpha_2 \quad (5.2)$$

และ
$$\omega_0 = \sqrt{\frac{1}{\alpha_1 \alpha_3}} \quad (5.3)$$

จากสมการ (5.2) และ (5.3) แสดงให้เห็นคุณสมบัติเด่นของโครงสร้างวงจรรอสซิลเลเตอร์แบบควอดราเจอร์ที่นำเสนอในรูปที่ 5.1 ซึ่งสามารถควบคุมเงื่อนไขการออสซิลเลตได้ด้วยการปรับ α_2 โดยไม่มีผลกระทบต่อ ω_0 และนอกจากนี้ยังพบว่า การควบคุมค่า ω_0 กระทำได้โดยการปรับค่า α_3 ซึ่งไม่มีผลกระทบต่อเงื่อนไขการออสซิลเลตเช่นกัน



รูปที่ 5.1 โครงสร้างของวงจรรอสซิลเลเตอร์แบบควอดราเจอร์ที่นำเสนอ

5.3 การสังเคราะห์วงจรออสซิลเลเตอร์แบบควอดราเจอร์โดยใช้วงจร CDTA

การสังเคราะห์วงจรออสซิลเลเตอร์แบบควอดราเจอร์ที่พัฒนาขึ้นในวิทยานิพนธ์ฉบับนี้ จะอาศัยหลักการเดียวกับโครงสร้างวงจรออสซิลเลเตอร์แบบควอดราเจอร์ ซึ่งแสดงในรูปที่ 5.1 โดยพิจารณาจากสมการ (5.1) ถึง (5.3) จะได้วงจรออสซิลเลเตอร์แบบควอดราเจอร์โดยใช้วงจร CDTA ที่นำเสนอด้รูปที่ 5.2 [14]-[15] ซึ่งประกอบไปด้วยวงจร CDTA จำนวนสามตัว ต่อร่วมกับตัวเก็บประจุเทียบกราวด์จำนวนสองตัว จากการวิเคราะห์คุณสมบัติของวงจร ทำให้ได้สมการคุณลักษณะของวงจรเป็นดังนี้ [ภาคผนวก ค หัวข้อ ค1]

$$s^2 + \left(\frac{g_{m1} - g_{m3}}{C_1} \right) s + \left(\frac{g_{m1}g_{m2}}{C_1C_2} \right) = 0 \quad (5.4)$$

โดยที่ g_{m1} , g_{m2} และ g_{m3} คืออัตราขยายค่าความนำของวงจร CDTA ตัวที่ 1, 2 และ 3 ตามลำดับ จากสมการ (5.4) พบว่าเงื่อนไขในการออสซิลเลตและค่าความถี่ในการออสซิลเลตของวงจร เท่ากับ

$$g_{m1} = g_{m3} \quad (5.5)$$

และ

$$\omega_0 = \sqrt{\frac{g_{m1}g_{m2}}{C_1C_2}} \quad (5.6)$$

เมื่อแทนสมการ (2.3) และกำหนดให้ $C = C_1 = C_2$ ลงในสมการ (5.5) และ (5.6) ทำให้เงื่อนไขในการออสซิลเลต และค่าความถี่ในการออสซิลเลตของวงจรสามารถเขียนได้ใหม่เป็น

$$I_{B1} = I_{B3} \quad (5.7)$$

$$\omega_0 = \frac{1}{2V_T C} \sqrt{I_{B1}I_{B2}} \quad (5.8)$$

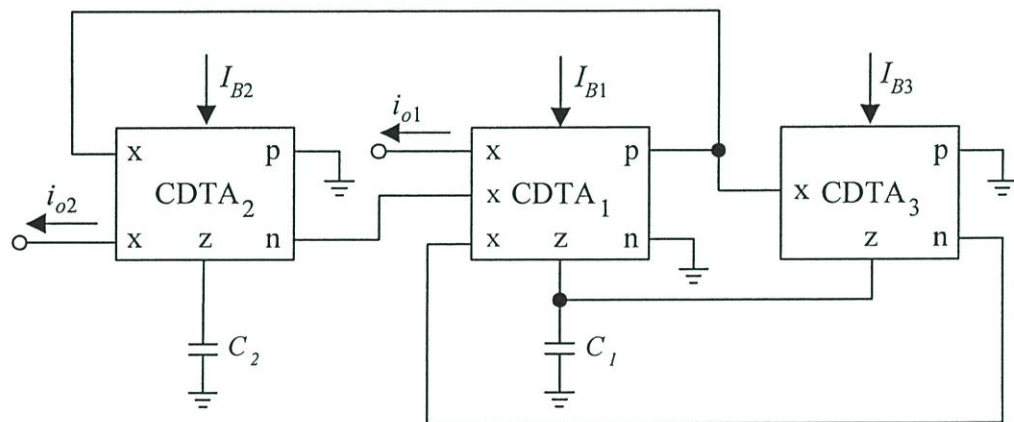
สมการ (5.7) แสดงให้เห็นว่าเงื่อนไขในการออสซิลเลตของวงจรสามารถควบคุมได้อย่างอิสระ โดยไม่ส่งผลกระทบต่อ ω_0 โดยการปรับค่ากระแสไบอัส I_{B3}

ในขณะที่สมการ (5.8) แสดงให้เห็นว่า ω_0 นั้นสามารถแปรค่าได้โดยไม่ส่งผลกระทบต่อเงื่อนไขการออสซิลเลตด้วยการควบคุม I_{B2} นอกจากนี้จะสังเกตเห็นว่าการสังเคราะห์วงจรประกอบด้วยอุปกรณ์พาสซีฟที่เป็นตัวเก็บประจุต่อเทียบกราวด์เพียงอย่างเดียว ดังนั้นจึงทำให้โครงสร้างของวงจรที่นำเสนอมีความเหมาะสมกับรูปแบบวงจรรวม

สำหรับความสัมพันธ์ของกระแสเอาต์พุต i_{o2} และ i_{o1} สามารถเขียนแสดงได้เป็น

$$\frac{i_{o2}}{i_{o1}} = -\frac{g_{m2}}{sC_2} \quad (5.9)$$

ซึ่งเป็นคุณสมบัติของวงจรอินทิเกรเตอร์แบบไม่มีการสูญเสีย ทำให้มุมต่างเฟสระหว่าง i_{o2} และ i_{o1} มีค่าเท่ากับ $-\pi/2$ ซึ่งเป็นการยืนยันคุณสมบัติในการทำงานของวงจรออสซิลเลเตอร์แบบควอดราเจอร์ นั่นคือ มุมเฟสของกระแสเอาต์พุต i_{o2} นำหน้า i_{o1} เท่ากับ $\pi/2$ นั่นเอง



รูปที่ 5.2 วงจรออสซิลเลเตอร์แบบควอดราเจอร์โดยใช้วงจร CDTA ที่นำเสนอ

5.4 ผลกระทบเนื่องจากการทำงานในทางปฏิบัติของวงจร CDTA

เมื่อพิจารณาผลกระทบเนื่องจากความไม่เป็นอุดมคติของวงจร CDTA ดังสมการ (2.2) ดังนั้นจะได้สมการคุณลักษณะของวงจรออสซิลเลเตอร์แบบควอดราเจอร์ที่นำเสนอในรูปแบบที่ 5.2 ในทางปฏิบัติเป็นดังนี้ [ภาคผนวก ค หัวข้อ ค2]

$$s^2 + \alpha_{n3} \left(\frac{\beta_1 g_{m1} - \alpha_{p1} \beta_3 g_{m3}}{C_1} \right) s + \left(\frac{\alpha_{p1} \alpha_{n2} \beta_1 \beta_2 g_{m1} g_{m2}}{C_1 C_2} \right) = 0 \quad (5.10)$$

โดยที่ α_{pi} , α_{ni} และ β_i คือค่าพารามิเตอร์ของ α_p , α_n และ β ของวงจร CDTA ตัวที่ i ($i = 1, 2, 3$) ตามลำดับ จากสมการ (5.10) พบว่าค่าเงื่อนไขในการออสซิลเลต และค่าความถี่ในการออสซิลเลตของวงจรในกรณีนี้กลายเป็น

$$\beta_1 g_{m1} = \alpha_{p1} \beta_3 g_{m3} \quad (5.11)$$

และ

$$\omega_0 = \sqrt{\frac{\alpha_{p1} \alpha_{n2} \beta_1 \beta_2 g_{m1} g_{m2}}{C_1 C_2}} \quad (5.12)$$

จากสมการ (5.11) และ (5.12) แสดงให้เห็นถึงผลกระทบของวงจร CDTA ในทางปฏิบัติที่มีต่อคุณสมบัติของวงจรออสซิลเลเตอร์แบบควอดราเจอร์ที่นำเสนอ โดยพบว่าผลกระทบเกิดจากค่าความผิดพลาดในการส่งผ่านกระแสภายในวงจรเป็นสำคัญ แต่อย่างไรก็ตามเราสามารถชดเชยค่าความผิดพลาดที่เกิดขึ้นได้โดยการควบคุมค่าอัตราขยายความนำ g_m ของวงจร CDTA

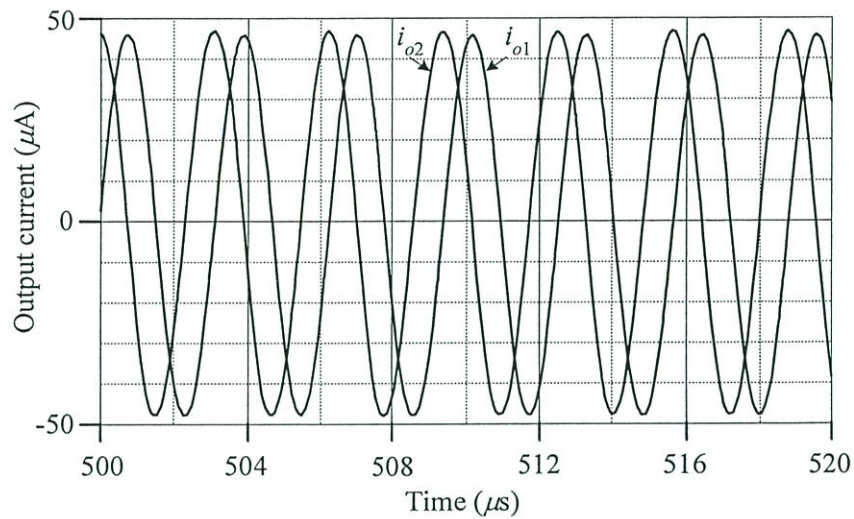
5.5 ผลการจำลองการทำงานของวงจรโดยใช้โปรแกรม PSPICE

คุณสมบัติการทำงานของวงจรออสซิลเลเตอร์แบบควอดราเจอร์โดยใช้วงจร CDTA ในรูปที่ 5.2 จะถูกแสดงและตรวจสอบความถูกต้องด้วยผลการจำลองการทำงานด้วยโปรแกรม PSPICE โดยใช้เทคโนโลยีทรานซิสเตอร์แบบ AT&T ALA400-CBIC-R [16] และเลือกใช้แรงดันไฟเลี้ยง $\pm V = \pm 3V$ และ $I_A = 200 \mu A$, $I_B = I_{B1} = I_{B2} = I_{B3} = 100 \mu A$ และ $C_1 = C_2 = 1 \text{ nF}$

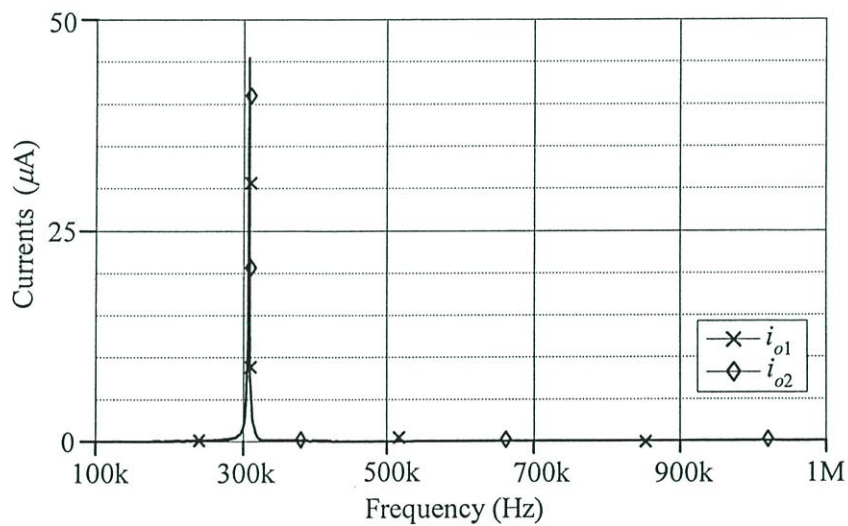
เงื่อนไขการออกแบบวงจรข้างต้นทำให้ได้ค่าความถี่ออสซิลเลต f_o ในทางทฤษฎีเท่ากับ 318 kHz ในขณะที่ผลการจำลองกระแสเอาต์พุตทั้งสองของวงจรแสดงได้ดังรูปที่ 5.3(ก) ซึ่งจะได้ $f_o \cong 310 \text{ kHz}$ คิดเป็นค่าความผิดพลาดเท่ากับ 2 %

สำหรับรูปที่ 5.3(ข) แสดงสเปกตรัมความถี่ของกระแสเอาต์พุตพบว่ามีค่า THD ประมาณ 3%

รูปที่ 5.4 แสดงผลการจำลองปรับค่าความถี่ออสซิลเลตของวงจรที่นำเสนอ เมื่อทำการแปรค่ากระแสไบอัส I_B ของวงจร CDTA พบว่าหากปรับค่าความถี่เพิ่มขึ้นจะทำให้ค่าความผิดพลาดเพิ่มขึ้นตาม และจากผลการจำลองการทำงานที่ได้กล่าวมานั้นแสดงให้เห็นว่าวงจรที่นำเสนอในรูปที่ 5.2 แสดงผลสอดคล้องเป็นไปตามหลักการทางทฤษฎี



(ก)

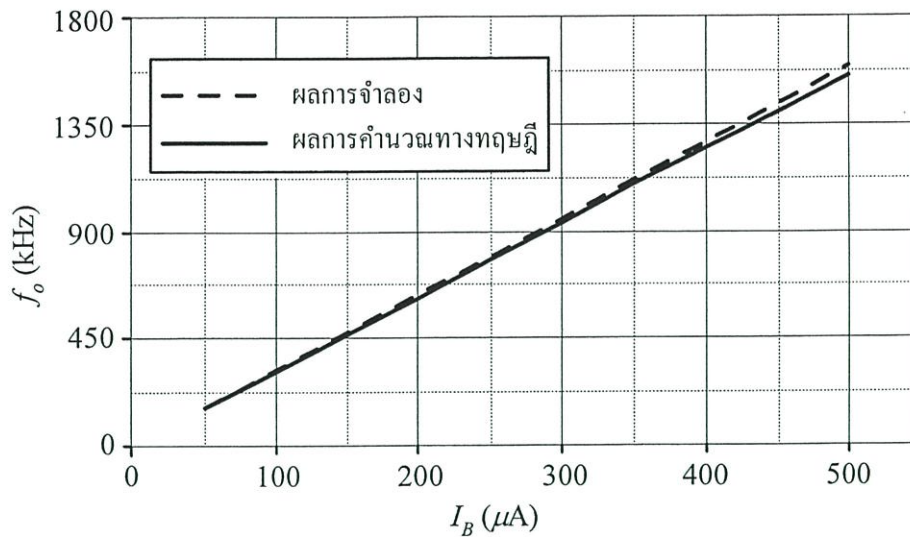


(ข)

รูปที่ 5.3 ผลการจำลองคุณสมบัติของวงจรออสซิลเลเตอร์แบบควอดราเจอร์ที่นำเสนอ ในรูปที่ 5.2

(ก) รูปคลื่นกระแสเอาต์พุต

(ข) สเปกตรัมความถี่ของกระแสเอาต์พุต



รูปที่ 5.4 ผลการจำลองปรับค่าความถี่ออสซิลเลตของวงจรที่นำเสนอในรูปที่ 5.2 เมื่อทำการแปรค่า I_B

5.6 ผลการต่อวงจรทดลอง

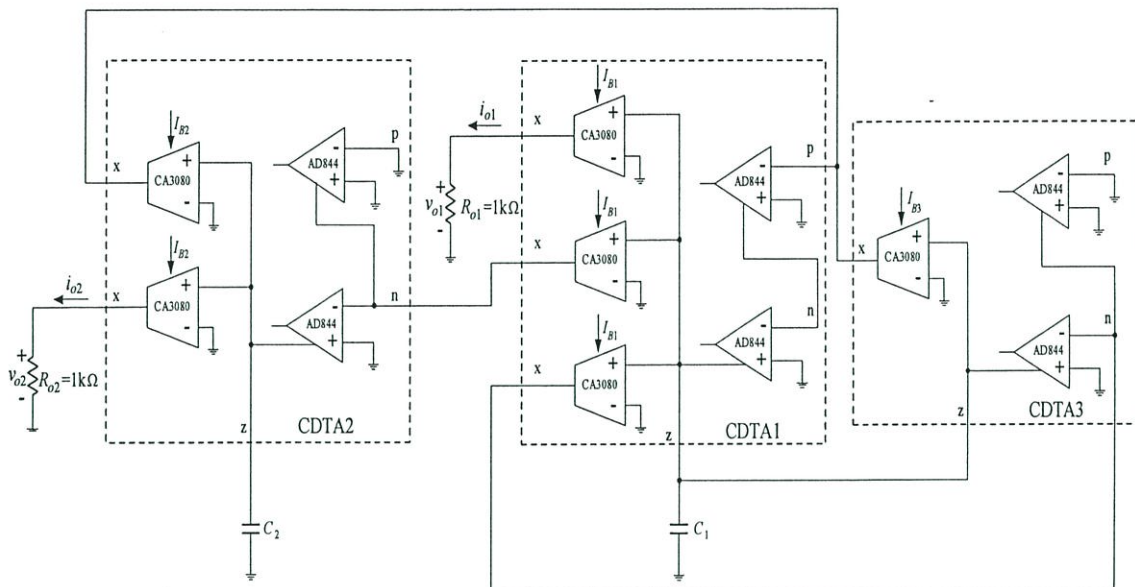
การต่อทดลองวงจรออสซิลเลเตอร์แบบควอดราเจอร์ที่นำเสนอในรูปที่ 5.2 เพื่อทดสอบคุณสมบัติของวงจรในทางปฏิบัติ โดยใช้ไอซีเบอร์ AD844 และ CA3080 ต่อรวมเป็นวงจร CDTA จะได้วงจรสำหรับใช้ทดลองประกอบลงบนแผ่นวงจรพิมพ์ดังแสดงในรูปที่ 5.5 เมื่อเลือกใช้แหล่งจ่ายแรงดันไฟเลี้ยงเท่ากับ $\pm 5\text{V}$, $C = C_1 = C_2 = 10 \text{ nF}$ และต่อตัวต้านทาน $R_{o1} = R_{o2} = 1 \text{ k}\Omega$ ที่ขั้วเอาต์พุต i_{o1} และ i_{o2} ตามลำดับ (หรือนั่นคือ $v_{o1} = i_{o1}R_{o1}$ และ $v_{o2} = i_{o2}R_{o2}$) และปรับค่ากระแสไบอัส $I_B = I_{B1} = I_{B2} = I_{B3}$ ($g_m = g_{m1} = g_{m2} = g_{m3}$) โดยทำการแปรค่าเป็น $50 \mu\text{A}$, $100 \mu\text{A}$, $200 \mu\text{A}$ และ $300 \mu\text{A}$ ตามลำดับ (หรือ $g_m = 1 \text{ mA/V}$, 2 mA/V , 4 mA/V และ 6 mA/V ตามลำดับ) และทำให้ได้ค่าความถี่ออสซิลเลตในทางทฤษฎีมีค่าเท่ากับ $f_o = \omega_o/2\pi \cong 15.9 \text{ kHz}$, 31.8 kHz , 63.7 kHz และ 95.5 kHz ตามลำดับ รูปที่ 5.6 แสดงผลการทดลองวงจรออสซิลเลเตอร์แบบควอดราเจอร์ที่นำเสนอ ซึ่งจะได้ $f_o \cong 16.6 \text{ kHz}$, 33.3 kHz , 65.8 kHz และ 100 kHz ตามลำดับ โดยคิดเป็นค่าความผิดพลาดเท่ากับ 3.2% , 4.2% , 4% และ 4.5% ตามลำดับ และรูปที่ 5.7 แสดงความสัมพันธ์ของเฟสแบบลิสซาจูส์ (Lissajous) พบว่ารูปสัญญาณมีลักษณะคล้ายรูปวงกลมที่มีความสมมาตร ซึ่งแสดงให้เห็นว่ามุมต่างเฟสระหว่างแรงดันเอาต์พุต v_{o1} กับ v_{o2} มีค่าใกล้เคียง $\pi/2$

รูปที่ 5.8 แสดงผลการทดลองวัดสเปกตรัมความถี่ของสัญญาณเอาต์พุตของวงจรออสซิลเลเตอร์ ซึ่งสามารถวิเคราะห์หาค่าเปอร์เซ็นต์ THD ของกระแสเอาต์พุต i_{o1} (v_{o1}/R_{o1}) ได้จากสมการ (4.13) โดยจะได้เท่ากับ 4% , 4.5% , 6.9% และ 9.7% ตามลำดับ สำหรับผลการทดลองในรูปที่ 5.9 เป็นการทดสอบการแปรค่าความถี่ได้โดยการปรับค่ากระแสไบอัส I_B ซึ่งมี

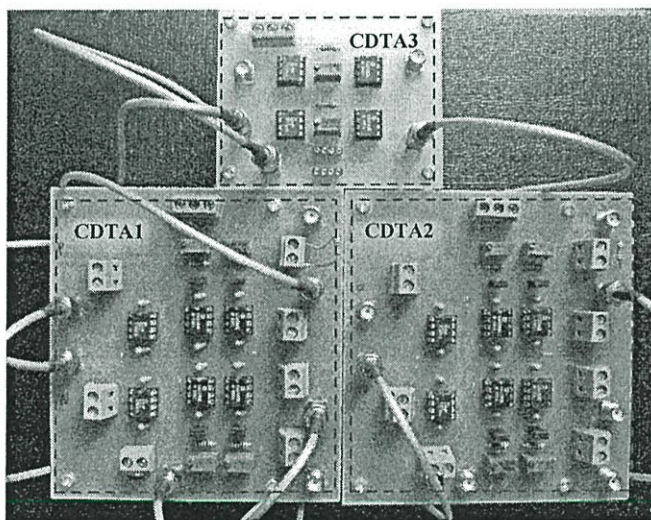
ค่าใกล้เคียงกับผลทางทฤษฎี และรูปที่ 5.10 แสดงผลการทดลองหาค่าเปอร์เซ็นต์ *THD* เมื่อปรับค่าความถี่ออสซิลเลต จากผลการทดลองแสดงให้เห็นว่าวงจรออสซิลเลเตอร์แบบควอดราเจอร์ ในรูปที่ 5.5 สามารถสร้างสัญญาณกระแสได้สองเอาต์พุต มีมุมต่างเฟสกัน $\pi/2$ นอกจากนี้ยังพบว่าวงจรสามารถควบคุมค่าเงื่อนไขออสซิลเลต โดยไม่ส่งผลกระทบต่อค่าความถี่ออสซิลเลต ได้ด้วยการปรับค่ากระแสไบอัส I_{B3} และควบคุมค่าความถี่ออสซิลเลตโดยไม่ส่งผลกระทบต่อค่าเงื่อนไขออสซิลเลตได้ด้วยการปรับค่ากระแสไบอัส I_{B2}

5.7 สรุป

บทนี้กล่าวถึงการสังเคราะห์ออกแบบวงจรออสซิลเลเตอร์แบบควอดราเจอร์โดยใช้ CDTA เป็นอุปกรณ์หลัก ซึ่งประกอบด้วยวงจร CDTA จำนวนสามตัว และตัวเก็บประจุต่อเทียบ กราวด์จำนวนสองตัว ปรากฏจากการใช้ตัวต้านทานพาสซีฟจากภายนอก สามารถควบคุมคุณสมบัติของวงจรได้ด้วยวิธีการทางอิเล็กทรอนิกส์ การยืนยันหลักการการทำงานของวงจรที่นำเสนอได้ใช้วิธีการจำลองการทำงานด้วยโปรแกรม PSPICE และจากการต่อวงจรทดลอง ซึ่งพบว่าวงจรสามารถสร้างสัญญาณเอาต์พุตรูปคลื่นไซน์แบบควอดราเจอร์ ที่มีมุมเฟสต่างกัน $\pi/2$ โดยที่เงื่อนไขในการออสซิลเลต และค่าความถี่ในการออสซิลเลต (ω_0) ของวงจรสามารถควบคุมได้อย่างอิสระไม่ส่งผลกระทบต่อกันโดยการปรับกระแสไบอัสของวงจร CDTA ซึ่งให้ผลสอดคล้องเป็นไปตามหลักการทางทฤษฎีที่นำเสนอ



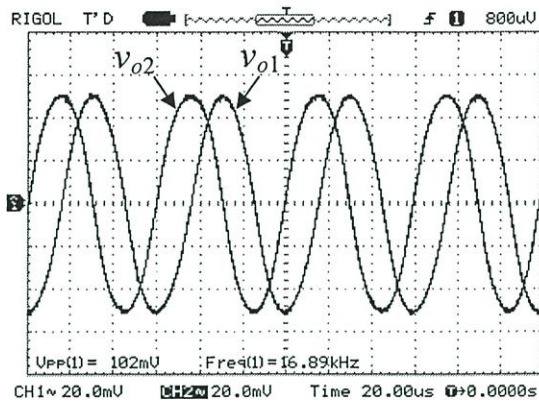
(ก)



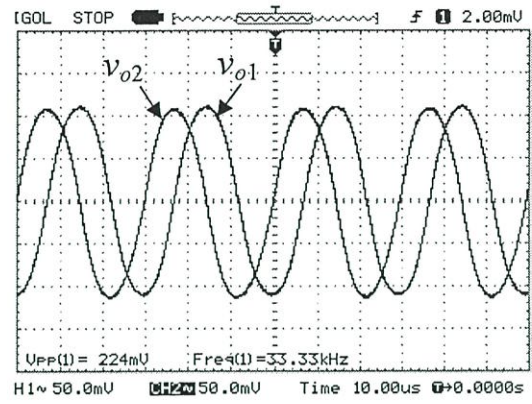
(ข)

รูปที่ 5.5 วงจรออสซิลเลเตอร์แบบควอดราเจอร์ที่นำเสนอในรูปที่ 5.2
โดยใช้ไอซีเบอร์ AD844 และ CA3080

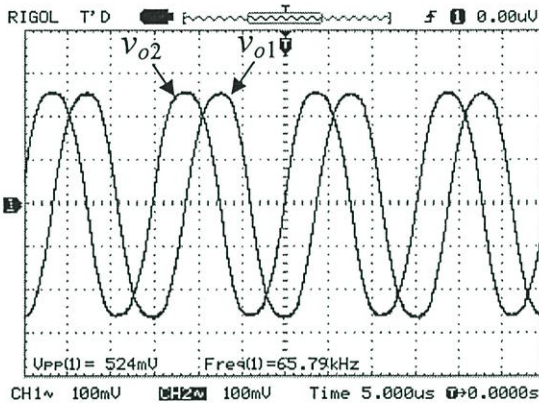
(ก) รายละเอียดวงจร (ข) ภาพถ่ายลงบนแผ่นวงจรพิมพ์



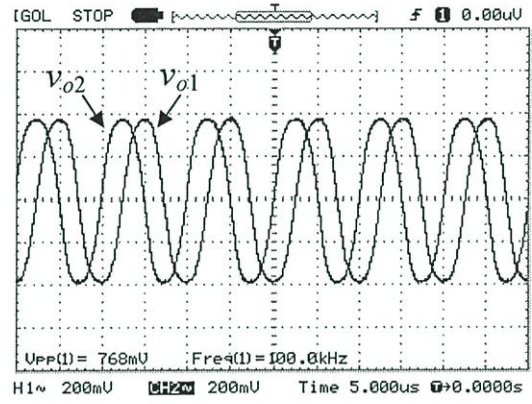
(ก)



(ข)



(ค)



(ง)

รูปที่ 5.6 ผลการทดลองวัดสัญญาณเอาต์พุต v_{o1} ($i_{o1}R_{o1}$) และ v_{o2} ($i_{o2}R_{o2}$)

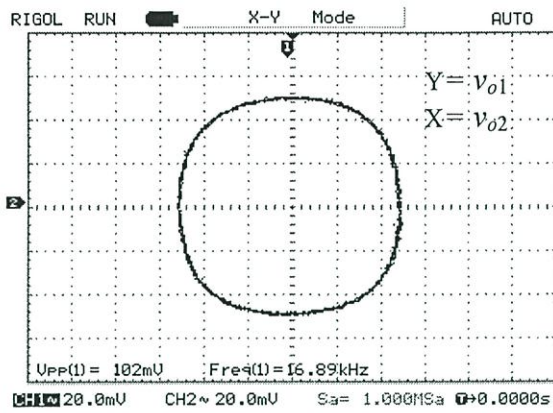
ของวงจรออสซิลเลเตอร์ในรูปที่ 5.5 เมื่อแปรค่า g_m

(ก) $g_m = 1 \text{ mA/V}$

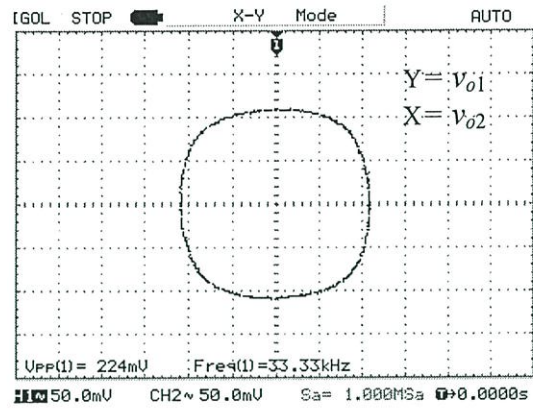
(ข) $g_m = 2 \text{ mA/V}$

(ค) $g_m = 4 \text{ mA/V}$

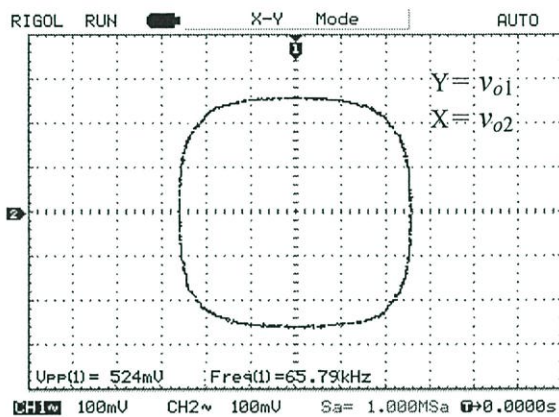
(ง) $g_m = 6 \text{ mA/V}$



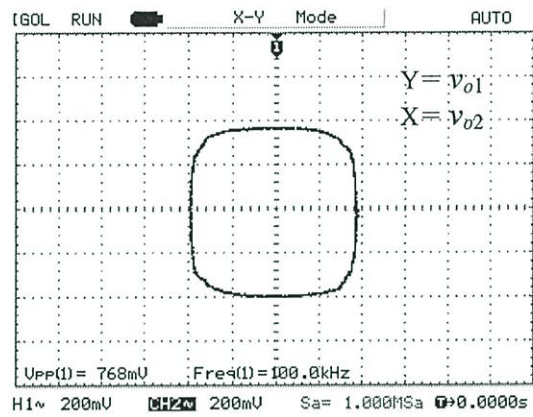
(ก)



(ข)



(ค)



(ง)

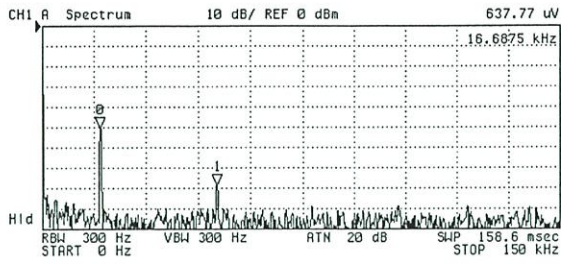
รูปที่ 5.7 ผลการทดลองความสัมพันธ์แบบลิสซาจ็อสระหว่าง v_{o1} และ v_{o2}
ของวงจรออสซิลเลเตอร์ในรูปที่ 5.5 เมื่อแปรค่า g_m

(ก) $g_m = 1 \text{ mA/V}$

(ข) $g_m = 2 \text{ mA/V}$

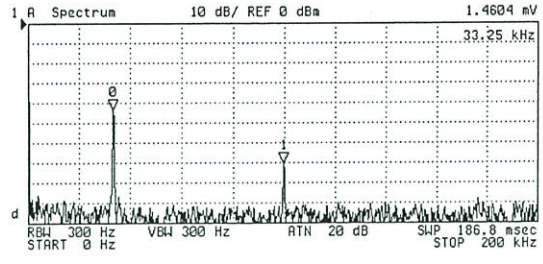
(ค) $g_m = 4 \text{ mA/V}$

(ง) $g_m = 6 \text{ mA/V}$



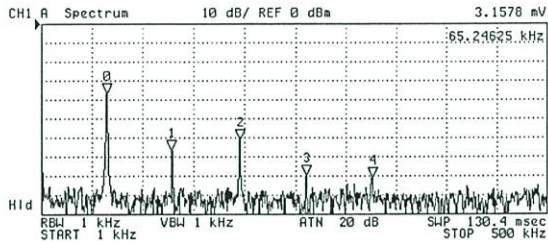
N	SWP PARAM	VAL
0	16.6875 kHz	637.77 uV
1	50.4375 kHz	26.315 uV

(ก)



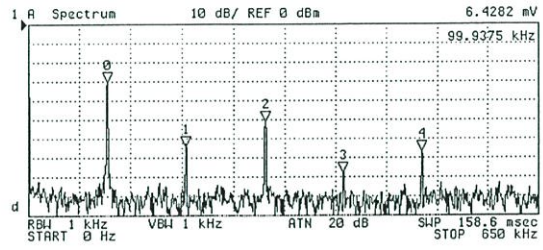
N	SWP PARAM	VAL
0	33.25 kHz	1.4604 mV
1	99.75 kHz	65.615 uV

(ข)



N	SWP PARAM	VAL
0	65.24625 kHz	3.1578 mV
1	129.4925 kHz	98.056 uV
2	195.61 kHz	192.1 uV
3	260.48 kHz	22.283 uV
4	325.97375 kHz	19.692 uV

(ค)



N	SWP PARAM	VAL
0	99.9375 kHz	6.4282 mV
1	199.0625 kHz	130.55 uV
2	299.8125 kHz	599.5 uV
3	398.9375 kHz	26.978 uV
4	499.6875 kHz	100.2 uV

(ง)

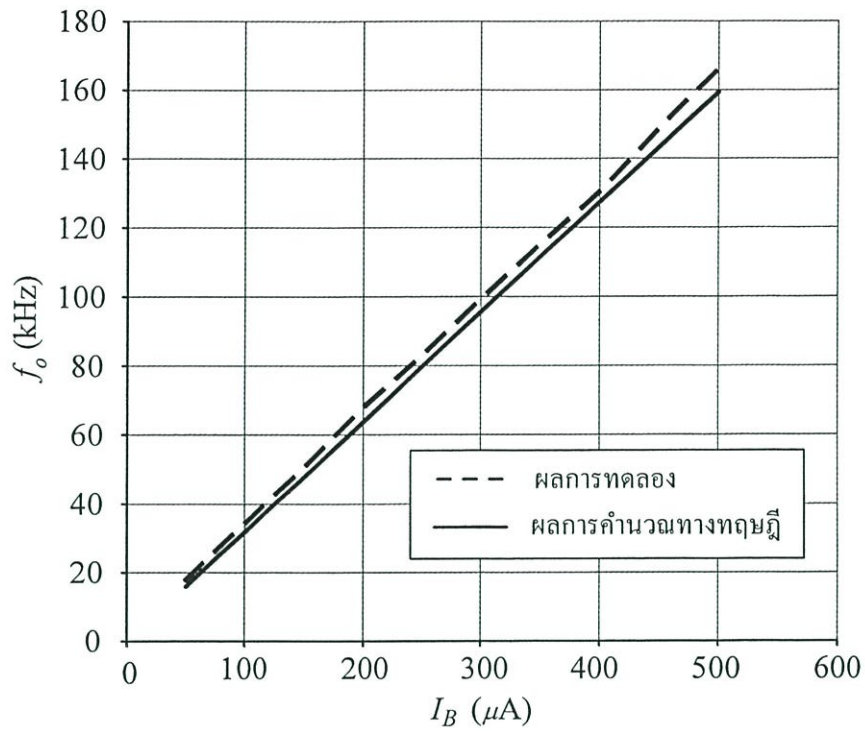
รูปที่ 5.8 ผลการทดลองสเปกตรัมความถี่ของสัญญาณเอาต์พุต v_{o1} ของวงจรออสซิลเลเตอร์ในรูปที่ 5.5 เมื่อแปรค่า g_m

(ก) $g_m = 1 \text{ mA/V}$

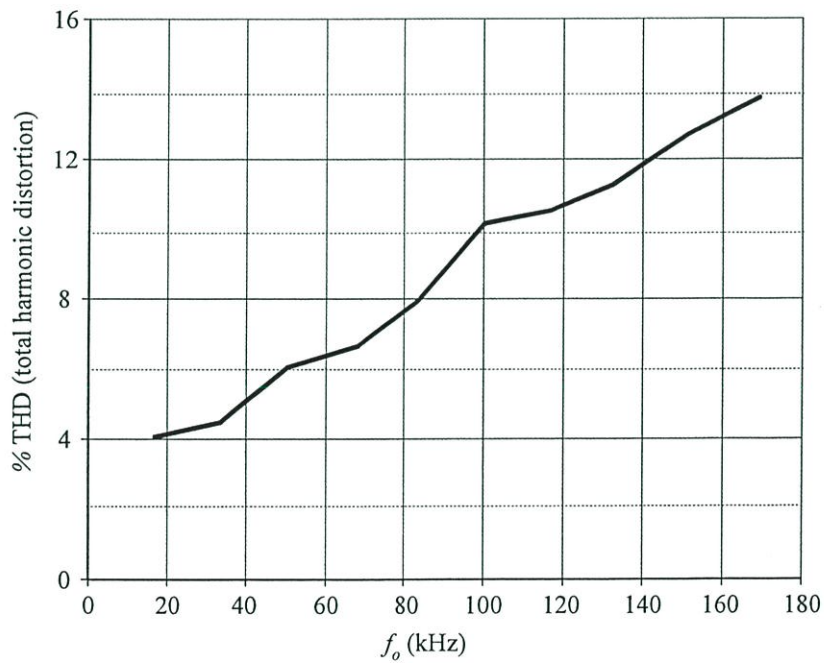
(ข) $g_m = 2 \text{ mA/V}$

(ค) $g_m = 4 \text{ mA/V}$

(ง) $g_m = 6 \text{ mA/V}$



รูปที่ 5.9 ผลการทดลองการแปรค่า f_o โดยการปรับค่ากระแสไบอัส I_B



รูปที่ 5.10 เปอร์เซ็นต์ THD ของสัญญาณเอาต์พุต v_{o1} ของวงจรออสซิลเลเตอร์ในรูปที่ 5.5 เมื่อปรับค่าความถี่ออสซิลเลต f_o

5.8 เอกสารอ้างอิงบทที่ 5

- [1] C. Cauch and W. Leon, Digital and analog cominucation system, Macmillan publishing company, 1987.
- [2] สิทธิชัย โภไคยอุดม, วงจรป้อนกลับแบบลบและออสซิลเลเตอร์, กรุงเทพมหานคร, มหาวิทยาลัยเทคโนโลยีมหานคร, 2549.
- [3] วรพงศ์ ตั้งศรีรัตน์, การออกแบบและสังเคราะห์วงจรกรองสัญญาณแอนะล็อกและวงจรออสซิลเลเตอร์, มินเซอร์วิศชีพหลาย, กรุงเทพมหานคร, 2554.
- [4] P. Horowitz and W. Hill, The Art of Electronics, Cambridge, U.K., Cambridge University Press, 1991.
- [5] U. Tietze and C. Schenk, Electronic Circuits : Design and Applications, Berlin Germany, Springer, 1991.
- [6] A. U. Keskin, D. Biolek, "Current mode quadrature oscillator using current differencing transconductance amplifiers (CDTA)", IEE Proceedings Circuits Devices and Systems, vol.153, no.3, pp. 214-218, 2006.
- [7] A. Uygur, H. Kuntman, "CDTA-based qdrature oscillator design," Proceedings of the 14th European Signal Processing Conference, Sep4-8, Italy, 2006.
- [8] D. Biolek, V. Biolkova, A. U. Keskin, "Current mode quadrature oscillator using two CDTAs and two grounded capacitors," Proceedings of the 5th WSEAS International Conference on System Science and Simulation in Engineering, Dec 16-18, pp. 368-370, 2006.
- [9] W. Jaikla, M. Siripruchyanun, J. Bajer, D. Biolek, "A simple current-mode quadrature oscillator using single CDTA," Radioengineering, vol.17, no.4, pp. 33-40, 2008.
- [10] A. Lahiri, "Novel voltage/current-mode quadrature oscillator using current differencing transconductance amplifier," Analog Integrated Circuits and Signal Processing, vol.61, no.2, pp.199-203, 2009.
- [11] A. Lahiri, "New current-mode quadrature oscillators using CDTA," IEICE Electronics Express, vol. 6, no.3, pp. 135-140, 2009.
- [12] M. Bhusan, R. W. Newcomb, "Grounding of capacitors in integrated circuits", Electronics Letters, vol.3, pp.148-149, 1967.
- [13] K. Pal, R. Singh, "Inductorless current conveyor allpass filter using grounded capacitors", Electronics Letters, vol.18, p.47, 1982.

- [14] W. Tanjaroen, W. Tangsrirat, "Current-controlled current-mode four-phase sinusoidal quadrature oscillator using CDTAs", *Proceedings of the International Technical Conference on Circuits/Systems, Computers and Communications*, Pattaya, Thailand, pp.205-208, 2010.
- [15] W. Tangsrirat, W. Tanjaroen, "Current-mode sinusoidal quadrature oscillator with independent control of oscillation frequency and condition using CDTAs" *Indian Journal of Pure and Applied Physics*, vol.48, no.5, pp.363-366, 2010.
- [16] D. R. Frey, "Log-domain filtering : an approach to current-mode filtering", *IEE Proceeding-Circuits Devices and Systems*, vol.140, pp.406-416, 1993.

บทที่ 6

วงจรรอสซิลเลเตอร์แบบหลายเฟสโดยใช้วงจรร CDTA

6.1 กล่าวนำ

วงจรรอสซิลเลเตอร์แบบหลายเฟสเป็นวงจรรอสซิลเลเตอร์แบบหนึ่งที่สามารถกำเนิดสัญญาณเอาต์พุตรูปคลื่นไซน์ที่มีความถี่เดียวกันหลายเฟส ซึ่งจัดได้ว่าเป็นวงจรที่เป็นองค์ประกอบสำคัญของวงจรหนึ่งในการประมวลผลสัญญาณทางอนาล็อก และมีการประยุกต์ใช้อย่างกว้างขวาง ทางด้านระบบสื่อสาร และระบบควบคุมระบบจ่ายกำลังไฟฟ้า จึงทำให้นักวิจัยให้ความสนใจออกแบบและสังเคราะห์วงจรรอสซิลเลเตอร์แบบหลายเฟสโดยใช้อุปกรณ์แอกทีฟที่มีสมรรถนะสูง [1]-[10] เช่น ออปแอมป์ (Operational Amplifier, Op-Amp) วงจรร CDBA (Current Differencing Buffered Amplifier) วงจรสายพานกระแส (Current Conveyor, CC) และวงจรร OTA เป็นต้น แต่อย่างไรก็ตามการนำเสนอวงจรรอสซิลเลเตอร์แบบหลายเฟสก่อนหน้านี้เป็นการทำงานในโหมดแรงดันแทบทั้งสิ้น ทั้งยังมีโครงสร้างวงจรรที่ยุ่งยากซับซ้อน ต่อมาจึงได้มีผู้วิจัยนำวงจรร CDTA มาใช้เป็นอุปกรณ์แอกทีฟหลักในการสังเคราะห์วงจรรอสซิลเลเตอร์แบบหลายเฟสโหมดกระแส และสามารถแปรค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์ แต่พบว่ายังคงใช้ตัวต้านทานพาสซีฟจากภายนอกในการสังเคราะห์วงจรร [11]

บทนี้จึงได้นำเสนอวงจรรอสซิลเลเตอร์แบบหลายเฟสโดยใช้วงจรร CDTA เป็นอุปกรณ์หลัก โดยแบ่งการนำเสนอออกเป็นสองวงจรรดังนี้ การสังเคราะห์โดยใช้วงจรรขยายกระแสแบบกระแสควบคุม และวงจรรอินทิเกรเตอร์แบบมีการสูญเสียจำนวน n วงจรรต่อкасเคดกันสามารถสร้างสัญญาณเอาต์พุตได้จำนวน $2n$ ชุดที่มีมุมเฟสต่างกัน π/n (เมื่อ $n \geq 3$) และการสังเคราะห์โดยใช้วงจรรขยายกระแสแบบกระแสควบคุม และวงจรรกรองผ่านทุกความถี่อันดับหนึ่งจำนวน n วงจรรต่อкасเคดกัน สามารถสร้างสัญญาณเอาต์พุตได้จำนวน $2n$ ชุด มีขนาดสัญญาณเท่ากัน แต่มีมุมเฟสต่างกัน π/n (เมื่อ $n \geq 2$) วงจรรอสซิลเลเตอร์แบบหลายเฟสที่นำเสนอทั้งสองวงจรรนั้น สามารถควบคุมเงื่อนไขการอสซิลเลตได้โดยปราศจากผลกระทบต่อค่าความถี่อสซิลเลต และมุมต่างเฟสของกระแสเอาต์พุตสามารถสังเคราะห์ได้ทั้งมุมเฟสคู่ (even) และเฟสคี่ (odd) ซึ่งคุณสมบัติทางทฤษฎีของวงจรรที่นำเสนอจะถูกยืนยันผลจากการจำลองการทำงานโดยใช้โปรแกรม PSPICE

6.2 การสังเคราะห์วงจรถ่ายโดยใช้วงจรถ่ายอินทิเกรเตอร์แบบมีการสูญเสีย และวงจรถ่ายขยาย กระแสแบบกระแสควบคุม

เมื่ออาศัยหลักการพื้นฐานของวงจรถ่ายออสซิลเลเตอร์ในบทที่ 2 หัวข้อที่ 2.4.1 มาออกแบบและสังเคราะห์วงจรถ่ายออสซิลเลเตอร์แบบหลายเฟสโหมดกระแส โดยใช้วงจรถ่ายอินทิเกรเตอร์แบบมีการสูญเสีย และวงจรถ่ายขยายสัญญาณกระแสแบบกระแสควบคุม สามารถกระทำดังต่อไปนี้

6.2.1 โครงสร้างของวงจรถ่ายออสซิลเลเตอร์แบบหลายเฟสโดยใช้วงจรถ่ายอินทิเกรเตอร์แบบมีการสูญเสีย

การสังเคราะห์วงจรถ่ายออสซิลเลเตอร์แบบหลายเฟสโดยใช้วงจรถ่ายอินทิเกรเตอร์แบบมีการสูญเสีย จะใช้โครงสร้างวงจรถ่ายออสซิลเลเตอร์ แสดงดังรูปที่ 6.1[5] ซึ่งประกอบด้วยวงจรถ่ายอินทิเกรเตอร์แบบมีการสูญเสีย โดยมีอัตราขยายแบบกลับเฟสเท่ากับ $-K$ ซึ่งจะได้อัตราขยายสัญญาณวงรอบของวงจรถ่ายดังนี้

$$L(s) = -K \left[\frac{1}{1 + \frac{s}{\beta}} \right]^n \quad (6.1)$$

เมื่อ $L(s)$ คืออัตราขยายสัญญาณวงรอบ และ β คือค่าคงที่เวลาของวงจรถ่ายอินทิเกรเตอร์แบบมีการสูญเสีย และจากเงื่อนไขของบาร์คเฮาเซน เมื่อ $\omega_o = 2\pi f_o$ ทำให้สมการ (6.1) เขียนใหม่เท่ากับ

$$-K \left[\frac{1}{1 + \frac{s}{\beta}} \right]^n = 1 \quad (6.2)$$

และ

$$\phi = \frac{\pi}{n} = \tan^{-1} \left(\frac{\omega_o}{\beta} \right) \quad (6.3)$$

เมื่อ ϕ คือมุมเฟสต่างเฟสของกระแสเอาต์พุตแต่ละวงจรถ่าย ดังนั้นจากสมการ (6.2) และ (6.3) จะได้เงื่อนไขการออสซิลเลต และค่าความถี่ออสซิลเลตเท่ากับ

$$K = \left[1 + \left(\frac{\omega_o}{\beta} \right)^2 \right]^{\frac{n}{2}} \quad (6.4)$$

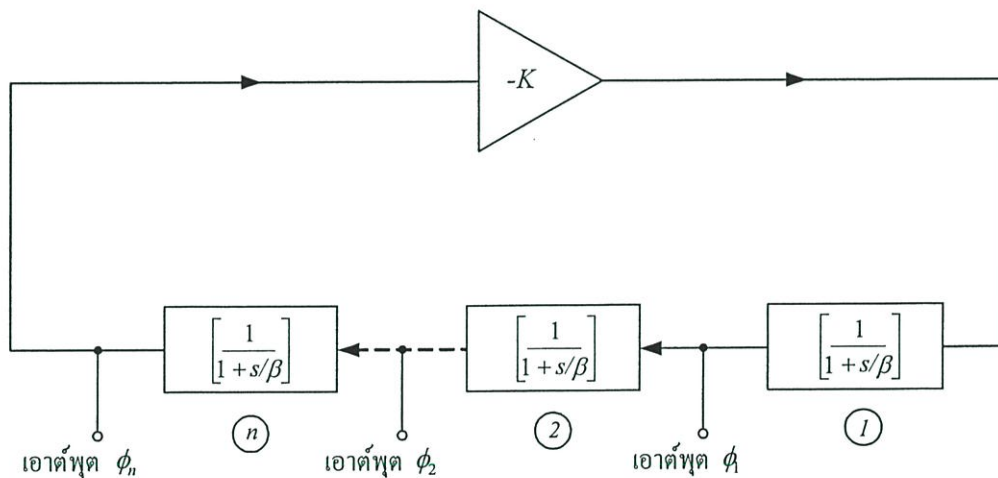
และ

$$\omega_o = (\beta) \tan\left(\frac{\pi}{n}\right) \quad (6.5)$$

เมื่อแทนค่าจากสมการ (6.5) ลงใน (6.4) จะได้สมการเงื่อนไขในการออสซิลเลตในกรณีนี้เป็น

$$K = \left[1 + \tan^2\left(\frac{\pi}{n}\right) \right]^{\frac{n}{2}} \quad (6.6)$$

หากพิจารณาสมการ (6.5) และ (6.6) พบว่าวงจรออสซิลเลเตอร์ตามโครงสร้างในรูปที่ 6.1 สามารถปรับค่าเงื่อนไขในการออสซิลเลตและความถี่การออสซิลเลตได้อย่างอิสระต่อกัน



รูปที่ 6.1 โครงสร้างของวงจรออสซิลเลเตอร์แบบหลายเฟส

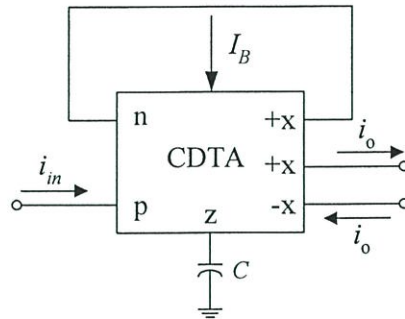
โดยใช้วงจรอินทิเกรเตอร์แบบมีการสูญเสีย

6.2.2 วงจรอินทิเกรเตอร์แบบมีการสูญเสีย

รูปที่ 6.2 วงจรอินทิเกรเตอร์แบบมีการสูญเสียโดยใช้วงจร CDTA และตัวเก็บประจุเทียบกราวด์ ซึ่งสามารถวิเคราะห์หาฟังก์ชันถ่ายโอนกระแสของวงจรได้เป็น

$$\frac{i_o}{i_{in}} = \frac{1}{1 + \left(\frac{C}{g_m} \right) s} \quad (6.7)$$

สมการ (6.7) แสดงให้เห็นว่าวงจรดังกล่าวมีคุณสมบัติเป็นวงจรอินทิเกรเตอร์แบบมีการสูญเสีย



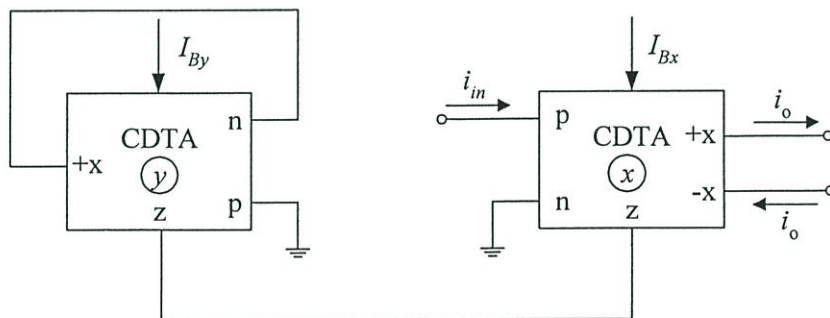
รูปที่ 6.2 วงจรอินทิเกรเตอร์แบบมีการสูญเสียโดยใช้วงจร CDTA

6.2.3 วงจรขยายกระแสแบบกระแสควบคุม

รูปที่ 6.3 แสดงวงจรขยายกระแสแบบกระแสควบคุม โดยใช้วงจร CDTA จำนวนสองตัว ปราศจากการใช้อุปกรณ์พาสซีฟจากภายนอก ซึ่งสามารถหาฟังก์ชันถ่ายโอนกระแสของวงจรได้ดังนี้

$$\frac{i_o}{i_{in}} = K = \frac{g_{mx}}{g_{my}} \quad (6.8)$$

เมื่อ g_{mx} และ g_{my} คือ อัตราขยายค่าความนำของวงจร CDTAx และ CDTAy ตามลำดับ จากสมการ (6.8) จะเห็นได้ว่าอัตราขยายกระแส (K) ของวงจรมัน สามารถควบคุมได้ด้วยอัตราส่วน g_{mx}/g_{my} หรือ I_{Bx}/I_{By}



รูปที่ 6.3 วงจรขยายกระแสแบบกระแสควบคุมโดยใช้วงจร CDTA

6.2.4 วงจรออสซิลเลเตอร์แบบหลายเฟสโดยใช้วงจรอินทิเกรเตอร์แบบมีการสูญเสียที่นำเสนอ

อาศัยหลักการจากโครงสร้างวงจรออสซิลเลเตอร์แบบหลายเฟสในรูปที่ 6.1 จึงได้นำวงจรอินทิเกรเตอร์แบบมีการสูญเสียดังรูปที่ 6.2 และวงจรขยายกระแสแบบกระแสควบคุมดังรูปที่ 6.3 ทำการสังเคราะห์เป็นวงจรออสซิลเลเตอร์แบบหลายเฟสโหมดกระแสจะได้ดังรูปที่ 6.4 [12] ซึ่งประกอบด้วยวงจรอินทิเกรเตอร์แบบมีการสูญเสียต่อคาสเคดกันจำนวน n ชุด โดยมีวงจรขยายกระแสแบบกระแสควบคุม ทำหน้าที่ป้อนกลับสัญญาณเอาต์พุต (i_{on}) ให้กับวงจรอินทิเกรเตอร์ชุดแรก โดยมีอัตราขยายป้อนกลับเท่ากับ $-K$

จากโครงสร้างของวงจรที่นำเสนอจะประกอบด้วยวงจร CDTA ต่อร่วมกับตัวเก็บประจุเทียบกราวด์ ทำให้มีรูปแบบเหมาะสมกับการนำไปออกแบบสร้างเป็นวงจรรวม [13]-[14] ดังนั้นเมื่อกำหนดให้ $g_{m1} = g_{m2} = \dots = g_{mn} = g_m$ และ $C_1 = C_2 = \dots = C_n = C$ จะได้อัตราขยายสัญญาณวงรอบของวงจรที่นำเสนอในรูปที่ 6.4 เป็นดังนี้ [ภาคผนวก ง หัวข้อ ง1]

$$L(s) = -K \left[\frac{1}{1 + \left(\frac{C}{g_m}\right)s} \right]^n = -\left(\frac{g_{mx}}{g_{my}}\right) \left[\frac{1}{1 + \left(\frac{C}{g_m}\right)s} \right]^n \quad (6.9)$$

จากเงื่อนไขของบาร์คเฮาเซน เมื่อ $\omega_o = 2\pi f_o$ ทำให้สมการ (6.9) เขียนใหม่ได้เป็น

$$L(j\omega_o) = -\frac{\left(\frac{g_{mx}}{g_{my}}\right)}{\left[1 + \left(\frac{C}{g_m}\right)s\right]^n} = 1 \quad (6.10)$$

และ

$$\phi = \frac{\pi}{n} = \tan^{-1}\left(\frac{\omega_o C}{g_m}\right) \quad (6.11)$$

เมื่อ ϕ คือมุมเฟสต่างเฟสของกระแสเอาต์พุตแต่ละวงจร ดังนั้นจากสมการ (6.10) และ (6.11) สามารถจัดรูปสมการได้ใหม่กลายเป็น

$$\frac{g_{mx}}{g_{my}} = \left[1 + \left(\frac{\omega_o C}{g_m}\right)^2\right]^{\frac{n}{2}} \quad (6.12)$$

และ

$$\omega_o = \left(\frac{g_m}{C} \right) \tan\left(\frac{\pi}{n} \right) \quad (6.13)$$

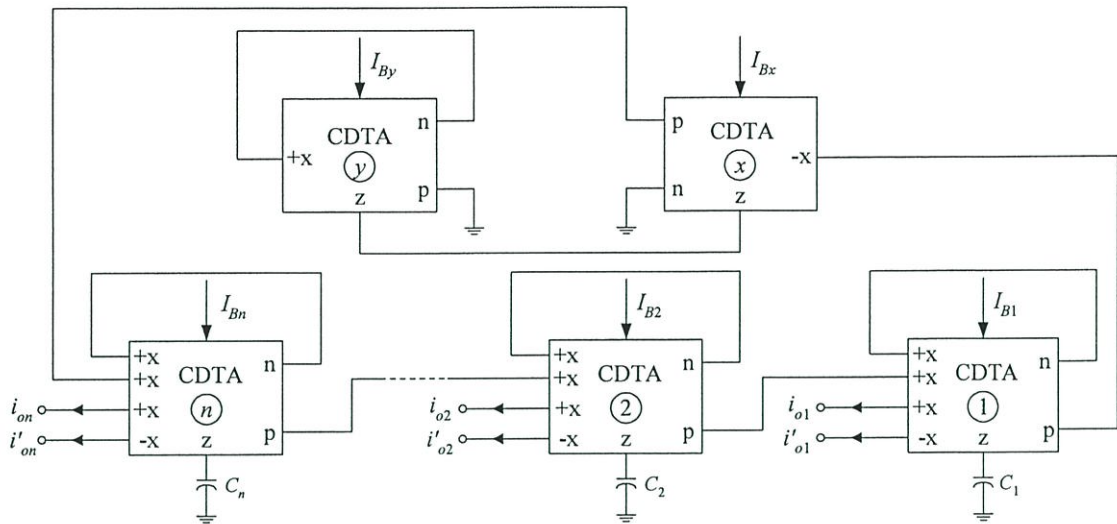
แทนค่าสมการ (2.3) และ (6.13) ลงในสมการ (6.12) จะได้เงื่อนไขในการออสซิลเลตของวงจรเป็นดังนี้

$$\frac{I_{Bx}}{I_{By}} = \left[1 + \tan^2\left(\frac{\pi}{n} \right) \right]^{\frac{n}{2}} \quad (6.14)$$

เมื่อ I_{Bx} และ I_{By} คือ กระแสไบอัสของวงจร CDTA_x และ CDTA_y ตามลำดับ นอกจากนี้ยังพบว่าเงื่อนไขในการออสซิลเลตต้องมีค่า $n \geq 3$ เท่านั้น และเมื่อแทนค่าสมการ (2.3) ลงใน (6.13) ทำให้ได้ค่าความถี่ในการออสซิลเลตในกรณีนี้เท่ากับ

$$\omega_o = \left(\frac{I_B}{2V_T C} \right) \tan\left(\frac{\pi}{n} \right) \quad (6.15)$$

สมการ (6.14) แสดงให้เห็นว่าเงื่อนไขในการออสซิลเลตของวงจรสามารถควบคุมได้ด้วยวิธีการทางอิเล็กทรอนิกส์โดยการแปรค่ากระแสไบอัส I_{Bx}/I_{By} ในขณะที่สมการ (6.15) แสดงค่าความถี่ออสซิลเลต (ω_o) สามารถควบคุมได้ด้วยการปรับค่า I_B นอกจากนี้ยังพบว่ากระแสเอาต์พุตของวงจรอินทิเกรเตอร์ในแต่ละส่วนสามารถออกแบบให้มีค่ากลับเฟสได้ π ($i'_{o1}, i'_{o2}, \dots, i'_{on}$) โดยอาศัยคุณสมบัติที่ขั้วเอาต์พุตของวงจร CDTA ซึ่งประกอบไปด้วยขั้ว $+x$ และ $-x$ โดยที่ขั้วทั้งสองมีขนาดกระแสเท่ากัน แต่มีทิศทางการแสดงตรงข้ามกัน กล่าวคือ $i_{on} = -i'_{on}$ เมื่อ i_{on} และ i'_{on} คือกระแสเอาต์พุตที่ขั้ว $+x$ และ $-x$ ตามลำดับ



รูปที่ 6.4 วงจรออสซิลเลเตอร์แบบหลายเฟสโดยใช้วงจรอินทิเกรเตอร์แบบมีการสูญเสีย

6.2.5 ผลกระทบเนื่องจากการทำงานในทางปฏิบัติของวงจร CDTA

เมื่อพิจารณาผลกระทบเนื่องจากความไม่เป็นอุดมคติของวงจร CDTA ดังสมการ (2.2) เมื่อกำหนดให้ค่าความผิดพลาดในการส่งผ่านกระแสระหว่างขั้ว p กับขั้ว z และระหว่างขั้ว n กับขั้ว z และค่าผิดพลาดในการขยายค่าความนำจากขั้ว z ไปยังขั้ว x เป็นดังนี้ $\alpha_{px} = \alpha_{py} = \alpha_{pz} = \alpha_p$, $\alpha_{nx} = \alpha_{ny} = \alpha_{nz} = \alpha_n$ และ $\beta_x = \beta_y = \beta_z = \beta$ ตามลำดับ (เมื่อ i คือ CDTA ตัวที่ $1, 2, 3, \dots, n$) ดังนั้นพิจารณาหาสมการคุณลักษณะของวงจรออสซิลเลเตอร์ที่นำเสนอในรูปที่ 6.4 ในทางปฏิบัติได้ดังนี้ [ภาคผนวก ง หัวข้อ ง2]

ฟังก์ชันถ่ายโอนกระแสของวงจรอินทิเกรเตอร์แบบมีการสูญเสียดังรูปที่ 6.2 ในทางปฏิบัติจะได้เท่ากับ

$$\frac{i_o}{i_m} = \frac{\left(\frac{\alpha_p}{\alpha_n} \right)}{\left[1 + \left(\frac{C}{\alpha_n \beta g_m} \right) s \right]} \quad (6.16)$$

สำหรับฟังก์ชันถ่ายโอนของวงจรขยายกระแสแบบกระแสควบคุมดังรูปที่ 6.3 ในทางปฏิบัติ เท่ากับ

$$\frac{i_o}{i_m} = K = \left(\frac{\alpha_p}{\alpha_n} \right) \left(\frac{g_{mx}}{g_{my}} \right) \quad (6.17)$$

เมื่อแทนค่าสมการ (6.17) ลงใน (6.16) พบว่าเงื่อนไขในการออสซิลเลต และค่าความถี่ในการออสซิลเลตของวงจรในกรณีนี้กลายเป็น

$$\left(\frac{g_{mx}}{g_{my}} \right) \left(\frac{\alpha_p}{\alpha_n} \right)^{n+1} = \left[1 + \tan^2 \left(\frac{\pi}{n} \right) \right]^{\frac{n}{2}} \quad (6.18)$$

และ

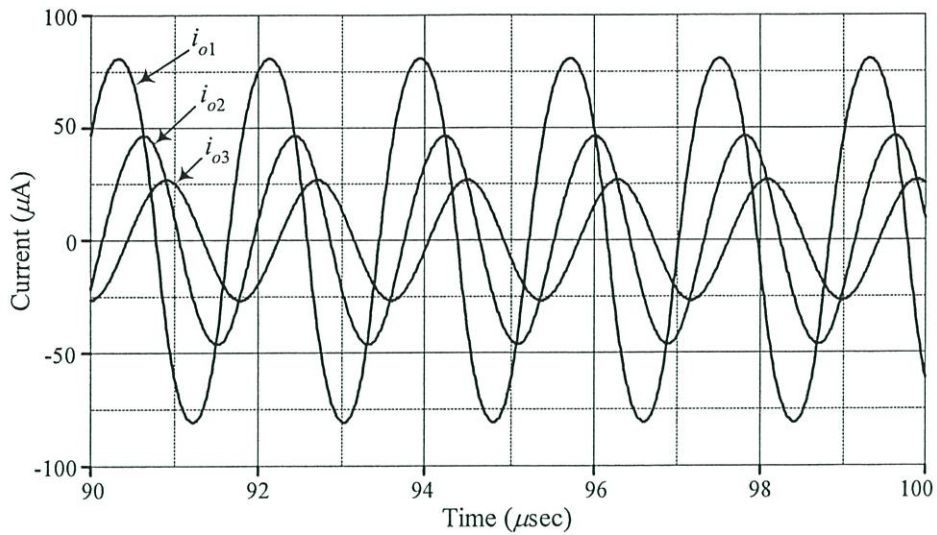
$$\omega_o = \left(\frac{\alpha_n \beta g_m}{C} \right) \tan \left(\frac{\pi}{n} \right) \quad (6.19)$$

สมการ (6.18) และ (6.19) แสดงให้เห็นถึงผลกระทบของวงจร CDTA ในทางปฏิบัติที่มีต่อคุณสมบัติของวงจรออสซิลเลเตอร์แบบหลายเฟสที่นำเสนอในรูปที่ 6.4 ซึ่งสามารถปรับลดหรือชดเชยผลกระทบดังกล่าวได้ด้วยการควบคุมค่า g_m

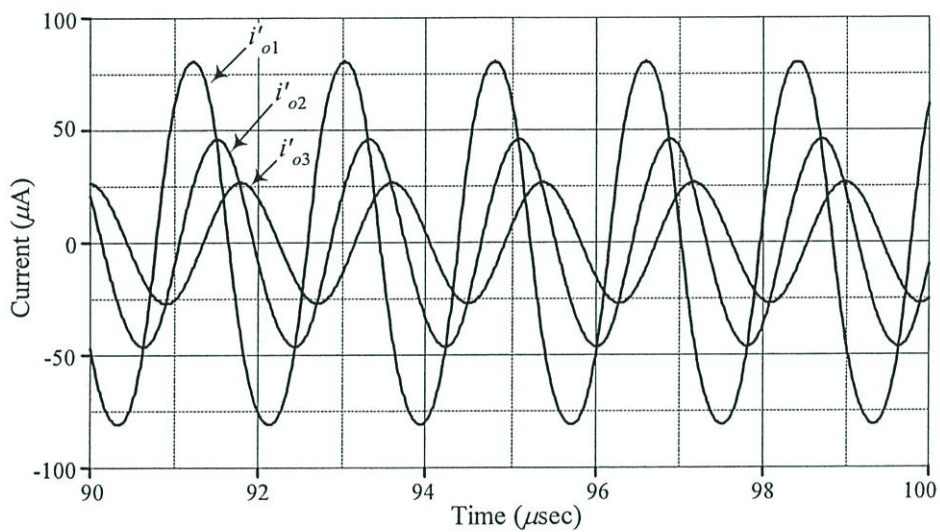
6.2.6 ผลการจำลองการทำงานของวงจรโดยใช้โปรแกรม PSPICE

สำหรับการตรวจสอบคุณสมบัติของวงจรออสซิลเลเตอร์แบบหลายเฟสโดยใช้วงจรอินทิเกรเตอร์แบบมีการสูญเสียดังรูปที่ 6.4 นั้นในที่นี้ได้ใช้การจำลองการทำงานของวงจรด้วยโปรแกรม PSPICE ซึ่งใช้โครงสร้างภายในวงจร CDTA แบบไบโพลาร์ทรานซิสเตอร์ดังรูปที่ 2.7 ภายใต้เทคโนโลยี AT&T ALA400-CBIC-R [15] เมื่อเลือกใช้ไฟเลี้ยง $\pm V = \pm 3V$ และ $I_A = 200 \mu A$

รูปที่ 6.5 ผลการจำลองการทำงานของวงจรออสซิลเลเตอร์ที่นำเสนอในรูปที่ 6.4 กรณี $n = 3$ เมื่อกำหนดให้ $I_B = I_{Bn}$ ($n = 1, 2, 3$) = $100 \mu A$ และ $C = C_1 = C_2 = C_3 = 1 \text{ nF}$ ซึ่งจากเงื่อนไขดังกล่าวค่าความถี่ออสซิลเลตที่ได้จากผลการจำลองนั้นมีค่าประมาณ 500 kHz ซึ่งผลการคำนวณทางทฤษฎีจากสมการ (6.15) จะได้ $f_o = \omega_o/2\pi \cong 530 \text{ kHz}$ สำหรับมุมต่างเฟสของสัญญาณกระแสเอาต์พุต $i_{o2}, i_{o3}, i'_{o1}, i'_{o2}$ และ i'_{o3} โดยเทียบกับ i_{o1} ที่ได้จากการจำลองมีค่าประมาณเท่ากับ $\pi/3(60^\circ)$, $2\pi/3(120^\circ)$, $\pi(180^\circ)$, $4\pi/3(240^\circ)$, และ $5\pi/3(300^\circ)$ ตามลำดับ และรูปที่ 6.6 แสดงผลการจำลองสเปกตรัมความถี่ในการออสซิลเลตของสัญญาณกระแสเอาต์พุต i_{o1}, i_{o2} และ i_{o3} ซึ่งพบว่ามีค่าประมาณ 5.6 %, 2.3 % และ 1.3 % ตามลำดับ แต่อย่างไรก็ตามจะเห็นว่าขนาดของสัญญาณกระแสเอาต์พุตของวงจรแต่ละเฟสจะมีค่าไม่เท่ากัน ซึ่งสามารถปรับปรุงให้ขนาดของสัญญาณมีขนาดเท่ากันได้ โดยอาศัยหลักการสังเคราะห์วงจรซึ่งจะได้กล่าวอธิบายในหัวข้อที่ 6.3



(ก)

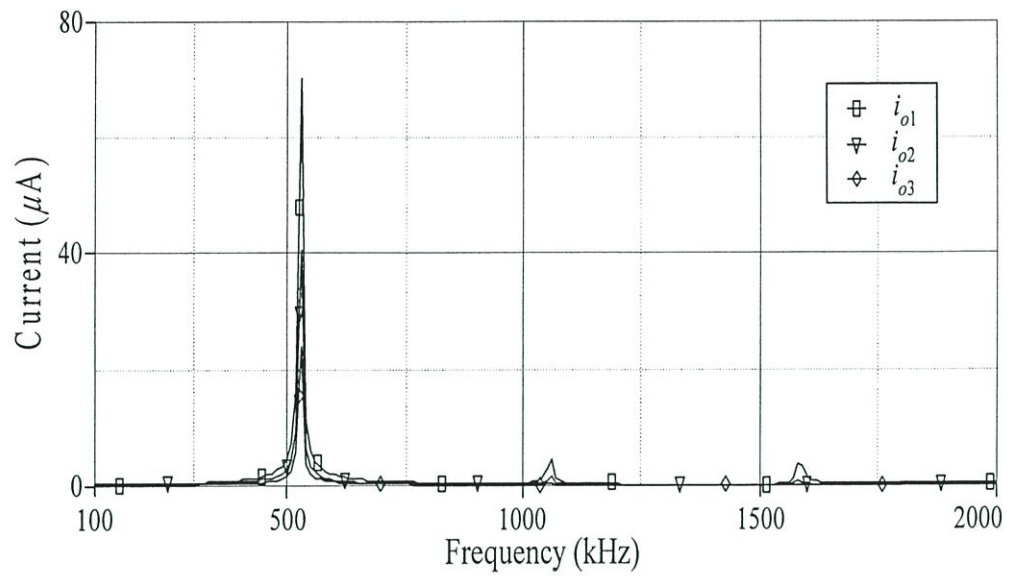


(ข)

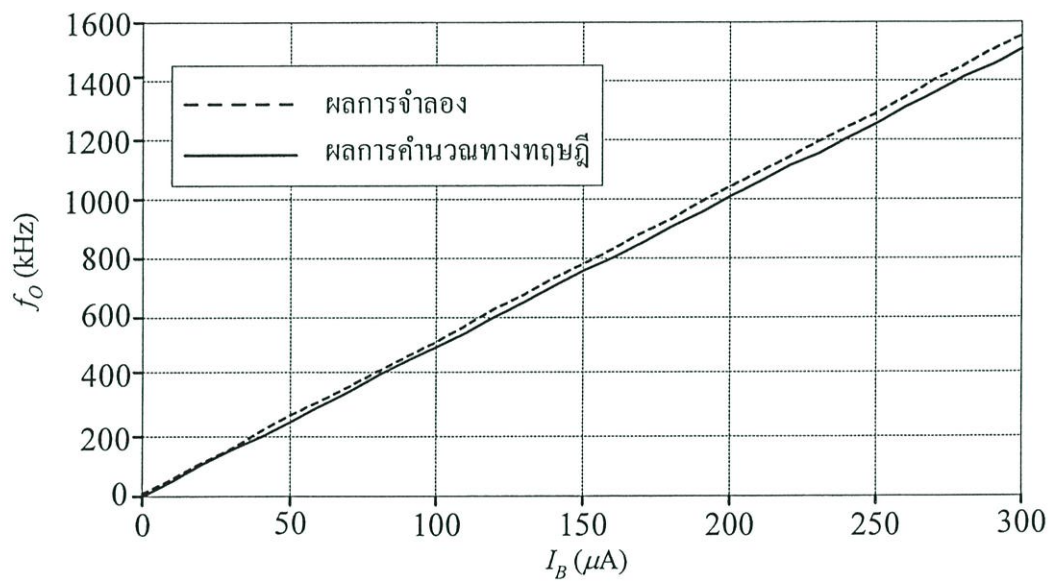
รูปที่ 6.5 ผลการจำลองการทำงานของวงจรรอสซิลเลเตอร์ที่นำเสนอในรูปที่ 6.4

(ก) i_{o1}, i_{o2}, i_{o3} (ข) $i'_{o1}, i'_{o2}, i'_{o3}$

รูปที่ 6.7 แสดงคุณสมบัติการปรับค่าความถี่ในการออสซิลเลตโดยการแปรค่ากระแสไบอัส I_B เปรียบเทียบระหว่างผลจากการจำลองกับผลการคำนวณทางทฤษฎี ตารางที่ 6.1 แสดงผลตอบสนองของความถี่ออสซิลเลตของวงจรถูกนำเสนอเมื่อเลือกใช้ $C = 1$ nF, 10 nF และ 100 nF ตามลำดับ เมื่อแปรค่ากระแสไบอัส I_B หากพิจารณาที่ $C = 1$ nF และ $I_B = 500$ μ A จะได้ช่วงความถี่ออสซิลเลตเท่ากับ 2.65 MHz ซึ่งมีความผิดพลาดของความถี่ออสซิลเลตเท่ากับ 9.43 % ดังนั้นหากต้องการชดเชยค่าความผิดพลาดที่เกิดขึ้น สามารถกระทำได้โดยปรับค่ากระแสไบอัส I_B ให้เหมาะสม



รูปที่ 6.6 ผลการจำลองสเปกตรัมความถี่ในการออสซิลเลตของกระแสเอาต์พุต i_{o1} , i_{o2} และ i_{o3}



รูปที่ 6.7 ค่าความถี่ในการออสซิลเลตเมื่อแปรค่ากระแสไบอัส I_B

ตารางที่ 6.1 ค่าความถี่ในการออสซิลเลตของวงจรเมื่อเลือกใช้ $C = 1 \text{ nF}$, 10 nF และ 100 nF

I_B (μA)	f_o (kHz)								
	$C = 1 \text{ nF}$			$C = 10 \text{ nF}$			$C = 100 \text{ nF}$		
	ผลการ คำนวณ	ผลการ จำลอง	error (%)	ผลการ คำนวณ	ผลการ จำลอง	error (%)	ผลการ คำนวณ	ผลการ จำลอง	error (%)
10	53	50	5.66	5.3	5	5.66	0.53	0.50	5.66
50	265	250	5.66	26.5	25	5.66	2.65	2.50	5.66
100	530	500	5.66	53	50	5.66	5.3	5	5.66
150	795	750	5.66	79.5	70	5.66	7.95	7.50	5.66
200	1060	1000	5.66	106	95	10.37	10.60	10	5.66
250	1325	1200	9.43	132.5	115	13.20	13.25	11.50	13.20
300	1590	1500	5.66	159	140	11.94	15.90	14	11.94
350	1855	1740	6.19	185.5	170	8.35	18.55	16.50	11.05
400	2120	1980	6.60	212	190	10.37	21.20	19	10.37
450	2385	2200	7.75	238.5	205	14.04	23.85	20.50	14.04
500	2650	2400	9.43	265	230	13.20	26.50	23	13.20

6.3 การสังเคราะห์วงจรโดยใช้วงจรกรองผ่านทุกความถี่อันดับหนึ่ง และวงจรขยายกระแสแบบกระแสควบคุม

การออกแบบและสังเคราะห์วงจรออสซิลเลเตอร์แบบหลายเฟสโดยใช้วงจรกรองผ่านทุกความถี่อันดับหนึ่ง และวงจรขยายกระแสแบบกระแสควบคุม มีรายละเอียดดังต่อไปนี้ [16]

6.3.1 โครงสร้างของวงจรออสซิลเลเตอร์แบบหลายเฟสโดยใช้วงจรกรองผ่านทุกความถี่อันดับหนึ่ง

โครงสร้างวงจรออสซิลเลเตอร์แบบหลายเฟสโดยใช้วงจรกรองผ่านทุกความถี่อันดับหนึ่ง แสดงดังรูปที่ 6.8 [6] ประกอบด้วยวงจรกรองผ่านทุกความถี่อันดับหนึ่ง โดยมีอัตราขยายแบบกลับเฟสเท่ากับ $-K$ ซึ่งสามารถพิจารณาหาอัตราขยายสัญญาณวงรอบของวงจรได้ดังนี้

$$L(s) = -K \left[\frac{1-\alpha s}{1+\alpha s} \right]^n \quad (6.20)$$

เมื่อ α คือค่าคงที่เวลาของวงจรกรองผ่านทุกความถี่อันดับหนึ่ง และพิจารณาจากเงื่อนไขของบาร์คเฮาเซน เมื่อ $\omega_o = 2\pi f_o$ ทำให้สมการ (6.20) เขียนใหม่เท่ากับ

$$-K \left[\frac{1-\alpha s}{1+\alpha s} \right]^n = 1 \quad (6.21)$$

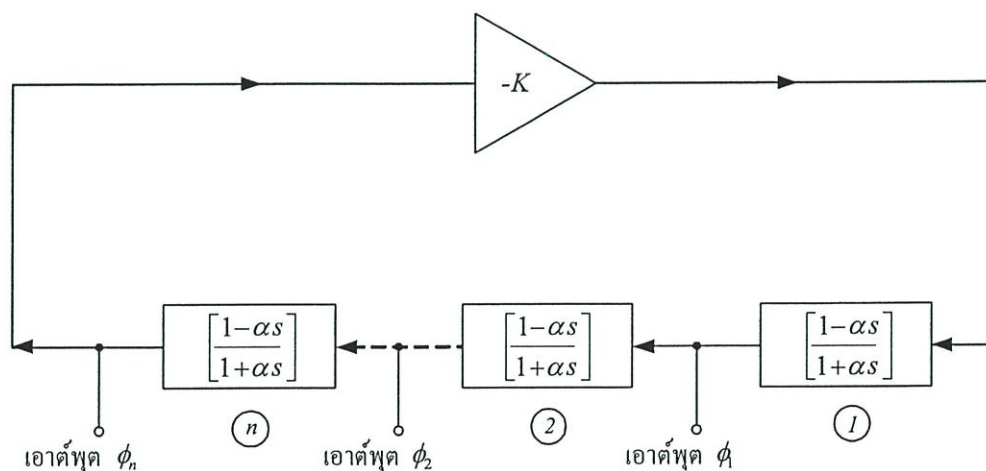
และ
$$\phi = \frac{\pi}{n} \quad (6.22)$$

ดังนั้นจากสมการ (6.21) และ (6.22) จะได้เงื่อนไขการออสซิลเลต และค่าความถี่ออสซิลเลตเท่ากับ

$$K = 1 \quad (6.23)$$

และ
$$\omega_o = \left(\frac{1}{\alpha} \right) \tan \left(\frac{\pi}{2n} \right) \quad (6.24)$$

จากสมการ (6.23) และ (6.24) จะเห็นได้ว่าโครงสร้างวงจรออสซิลเลเตอร์แบบหลายเฟสในรูปที่ 6.8 สามารถปรับค่าเงื่อนไขในการออสซิลเลตและความถี่การออสซิลเลตได้อย่างอิสระต่อกัน



รูปที่ 6.8 โครงสร้างของวงจรออสซิลเลเตอร์แบบหลายเฟส
โดยใช้วงจรกรองผ่านทุกความถี่อันดับหนึ่ง

6.3.2 วงจรกรองผ่านทุกความถี่อันดับหนึ่ง

รูปที่ 6.9 แสดงวงจรกรองผ่านทุกความถี่อันดับหนึ่งโหมตกระแส ซึ่งประกอบด้วยวงจร CDTA จำนวนสองตัว และตัวเก็บประจุหนึ่งตัว โดยไม่จำเป็นต้องใช้ตัวต้านทานพาสซีฟจากภายนอก การวิเคราะห์วงจรทำให้ได้ฟังก์ชันถ่ายโอนกระแสเท่ากับ

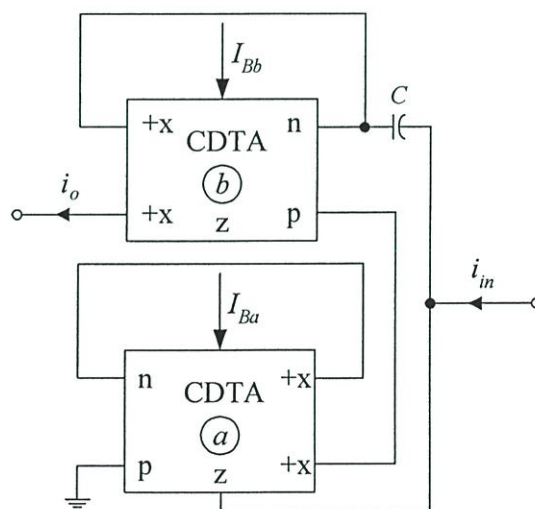
$$\frac{i_o}{i_{in}} = \frac{1 - \left(\frac{C}{g_{ma}}\right)s}{1 + \left(\frac{C}{g_{ma}}\right)s} \quad (6.25)$$

โดยที่ค่าความถี่เชิงมุมธรรมชาติ (natural angular frequency, ω_o) และ มุมเฟส (phase shift, ϕ) ของวงจรมีค่าเท่ากับ

$$\omega_o = \frac{g_{ma}}{C} \quad (6.26)$$

และ

$$\phi = -2 \tan^{-1} \left(\frac{\omega_o C}{g_{ma}} \right) \quad (6.27)$$



รูปที่ 6.9 วงจรกรองผ่านทุกความถี่อันดับหนึ่งโดยใช้วงจร CDTA

6.3.3 วงจรออสซิลเลเตอร์แบบหลายเฟสโดยใช้วงจรกรองผ่านทุกความถี่อันดับหนึ่งที่น่าเสนอ

เมื่อทำการสังเคราะห์ที่เป็นวงจรออสซิลเลเตอร์แบบหลายเฟสโดยใช้วงจรกรองผ่านทุกความถี่อันดับหนึ่งในรูปที่ 6.9 และวงจรขยายกระแสแบบกระแสควบคุมในรูปที่ 6.3 จะได้ดังรูปที่ 6.10 เมื่อกำหนดให้ $g_{ma1} = g_{ma2} = \dots = g_{man} = g_m$ และ $C_1 = C_2 = \dots = C_n = C$ ทำให้ได้อัตราขยายสัญญาณวงรอบของวงจรเท่ากับ [ภาคผนวก ง หัวข้อ 3]

$$L(s) = -K \left[\frac{1 - \left(\frac{C}{g_m}\right)s}{1 + \left(\frac{C}{g_m}\right)s} \right]^n = -\left(\frac{g_{mx}}{g_{my}}\right) \left[\frac{1 - \left(\frac{C}{g_m}\right)s}{1 + \left(\frac{C}{g_m}\right)s} \right]^n \quad (6.28)$$

อาศัยเงื่อนไขของบาร์คเฮาเซน เมื่อ $\omega_o = 2\pi f_o$ ทำให้สมการ (6.28) เขียนใหม่ได้เป็น

$$L(j\omega_o) = -\left(\frac{g_{mx}}{g_{my}}\right) \left[\frac{1 - \left(\frac{C}{g_m}\right)s}{1 + \left(\frac{C}{g_m}\right)s} \right]^n = 1 \quad (6.29)$$

และ
$$\phi = \frac{\pi}{n} \quad (6.30)$$

จากสมการ (6.29) และ (6.30) พบว่าเงื่อนไขในการออสซิลเลตและค่าความถี่ออสซิลเลตเท่ากับ

$$\frac{g_{mx}}{g_{my}} = 1 \quad (6.31)$$

และ
$$\omega_o = \left(\frac{g_m}{C}\right) \tan\left(\frac{\pi}{2n}\right) \quad (6.32)$$

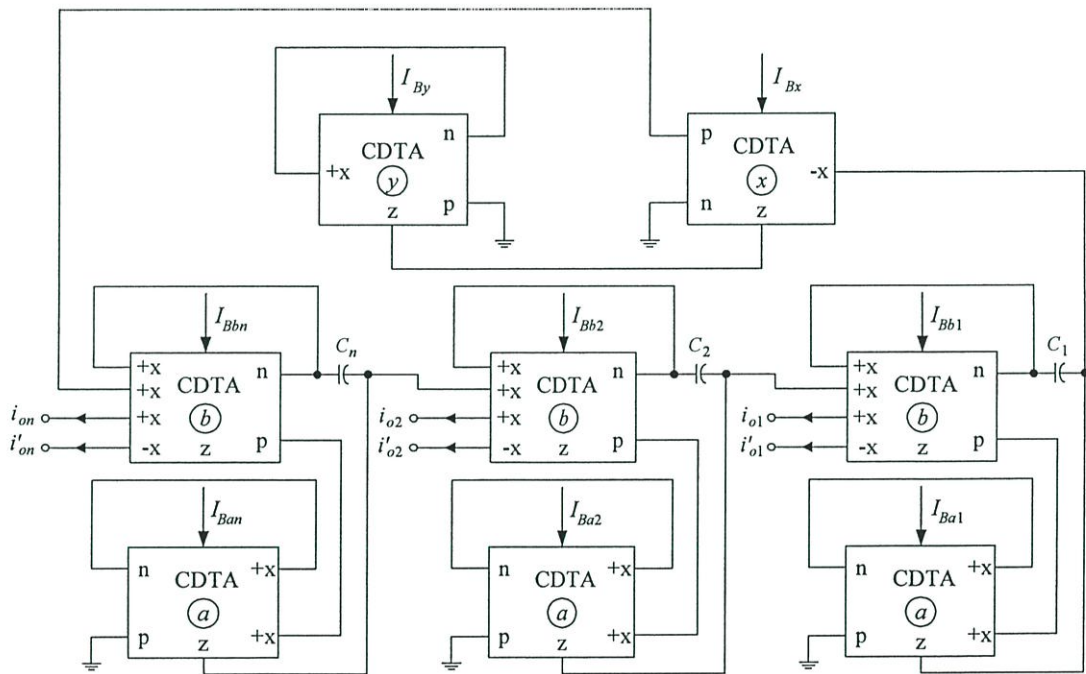
แทนค่าสมการ (2.3) ลงในสมการ (6.31) และ (6.32) ทำให้เงื่อนไขในการออสซิลเลต และค่าความถี่ออสซิลเลตได้ใหม่เป็น

$$\frac{I_{Bx}}{I_{By}} = 1 \quad (6.33)$$

และ

$$\omega_o = \left(\frac{I_B}{2V_T C} \right) \tan \left(\frac{\pi}{2n} \right) \quad (6.34)$$

สมการ (6.33) และ (6.34) พบว่าวงจรออสซิลเลเตอร์ที่นำเสนอในรูปที่ 6.10 จะทำงานภายใต้เงื่อนไข $n \geq 2$ เท่านั้น กล่าวคือหากพิจารณาวงจรในกรณีเมื่อ $n=1$ จะทำให้สมการ (6.29) ไม่สามารถกำหนดค่าเงื่อนไขในการออสซิลเลตและความถี่ออสซิลเลตได้ นอกจากนี้วงจรยังสามารถปรับค่าความถี่ในการออสซิลเลตโดยการแปรค่ากระแสไบอัส I_B ซึ่งปราศจากผลกระทบต่อเงื่อนไขในการออสซิลเลต ขณะที่เงื่อนไขในการออสซิลเลตสามารถปรับได้จากอัตรากระแส I_{Bx}/I_{By} และไม่มีผลกระทบต่อค่าความถี่ออสซิลเลตเช่นกัน



รูปที่ 6.10 วงจรออสซิลเลเตอร์แบบหลายเฟสโดยใช้วงจรกรองผ่านทุกความถี่อันดับหนึ่ง

6.3.4 ผลกระทบเนื่องจากการทำงานในทางปฏิบัติของวงจร CDTA

การวิเคราะห์ผลกระทบเนื่องจากความไม่เป็นอุดมคติของวงจร CDTA ที่มีต่อวงจรออสซิลเลเตอร์ที่นำเสนอในรูปที่ 6.10 กระทำได้โดยอาศัยวิธีการเดียวกันกับข้อที่ 6.2.5 เมื่อกำหนดให้ $\alpha_{px} = \alpha_{py} = \alpha_{pi} = \alpha_p, \alpha_{nx} = \alpha_{ny} = \alpha_{ni} = \alpha_n$ และ $\beta_x = \beta_y = \beta_i = \beta$ ตามลำดับ ซึ่งสามารถวิเคราะห์วงจรได้ดังนี้ [ภาคผนวก ง หัวข้อ ง4]

ฟังก์ชันถ่ายโอนของวงจรกรองผ่านทุกความถี่อันดับหนึ่งดังรูปที่ 6.9 ในทางปฏิบัติมีค่าเท่ากับ

$$\frac{i_o}{i_{in}} = \left(\frac{\alpha_p}{\alpha_n} \right) \left[\frac{1 - \left(\frac{\alpha_n C}{\alpha_p \beta g_{ma}} \right) s}{1 + \left(\frac{C}{\beta g_{ma}} \right) s} \right] \quad (6.35)$$

เมื่อนำสมการ (6.21) แทนค่าลงในสมการ (6.35) จะได้ค่าเงื่อนไขในการออสซิลเลตและความถี่ออสซิลเลตเป็น

$$\left(\frac{g_{mx}}{g_{my}} \right) = \left(\frac{\alpha_n}{\alpha_p} \right)^{n+1} \quad (6.36)$$

และ
$$\omega_o = \left(\frac{\beta g_m}{C} \right) \tan \left(\frac{\pi}{2n} \right) \quad (6.37)$$

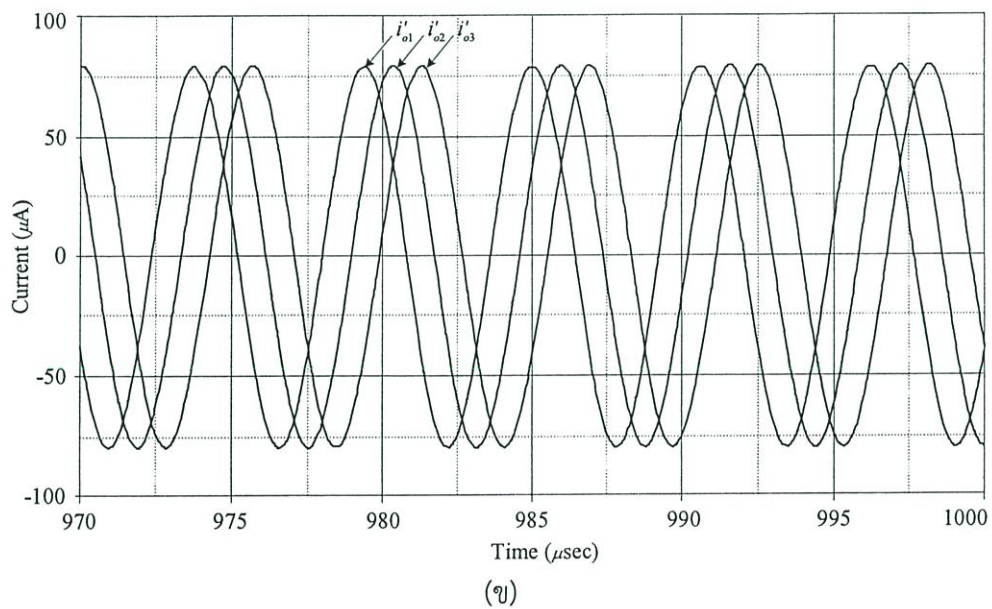
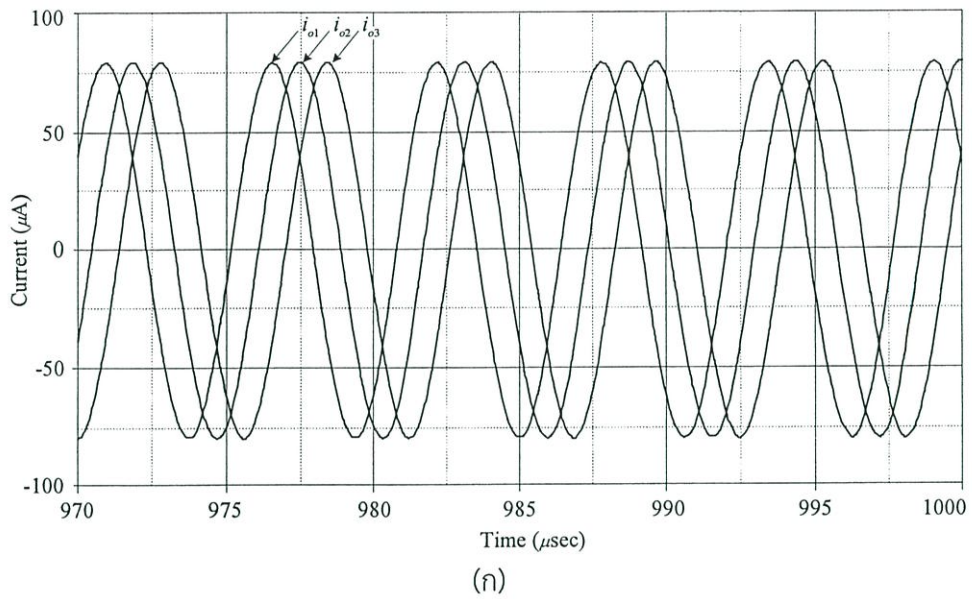
สรุปได้ว่าผลกระทบเนื่องจากการทำงานวงจร CDTA ในทางปฏิบัติที่มีต่อคุณสมบัติของวงจรออสซิลเลเตอร์แบบหลายเฟสที่นำเสนอในรูปที่ 6.10 สามารถอธิบายได้จากสมการ (6.36) โดยพบว่าค่าความผิดพลาดในการส่งผ่านกระแสรหว่างขั้ว p กับขั้ว z ต่อระหว่างขั้ว n กับขั้ว z ซึ่งในทางทฤษฎี $(\alpha_n / \alpha_p)^{n+1} = 1$ จะมีผลกระทบต่อเงื่อนไขในการออสซิลเลต อย่างไรก็ตามหากต้องการปรับค่าเงื่อนไขให้เป็นใกล้เคียงกับทฤษฎีก็สามารถปรับชดเชยได้จาก g_{mx}/g_{my} และสมการ (6.37) พบว่าค่าความผิดพลาดในการขยายค่าความนำจากขั้ว z ไปยังขั้ว x (β) จะมีผลกระทบต่อค่าความถี่ออสซิลเลต ซึ่งวงจรสามารถปรับค่าชดเชยค่าความผิดพลาดได้ด้วยการปรับค่า g_m

6.3.5 ผลการจำลองการทำงานของวงจรโดยใช้โปรแกรม PSPICE

การจำลองการทำงานของวงจรที่นำเสนอในรูปที่ 6.10 โดยใช้โปรแกรม PSPICE และใช้วงจร CDTA โดยใช้เทคโนโลยีทรานซิสเตอร์แบบ AT&T ALA400-CBIC-R [15] ที่มีโครงสร้างภายในวงจรดังรูปที่ 2.7 เมื่อเลือกใช้ไฟเลี้ยง $\pm V = \pm 3V$ และ $I_A = 100 \mu A$

การทดสอบวงจรเมื่อกำหนดให้ $n = 3$ และ $I_B = I_{Bn}$ ($n = 1, 2, 3$) = $100 \mu A$ และ $C = C_1 = C_2 = C_3 = 1 \text{ nF}$ จากเงื่อนไขดังกล่าวสามารถคำนวณ $f_o = \omega_o/2\pi \cong 183 \text{ kHz}$ ขณะที่ผลจากการจำลอง f_o มีค่าประมาณ 180 kHz แสดงดังรูปที่ 6.11 และมุมต่างเฟสของสัญญาณกระแสเอาต์พุต $i_{o2}, i_{o3}, i'_{o1}, i'_{o2}$ และ i'_{o3} โดยเทียบกับ i_{o1} ที่ได้จากการจำลองมีค่าประมาณเท่ากับ $\pi/3, 2\pi/3, \pi, 4\pi/3$, และ $5\pi/3$ และรูปที่ 6.12 แสดงผลการจำลอง

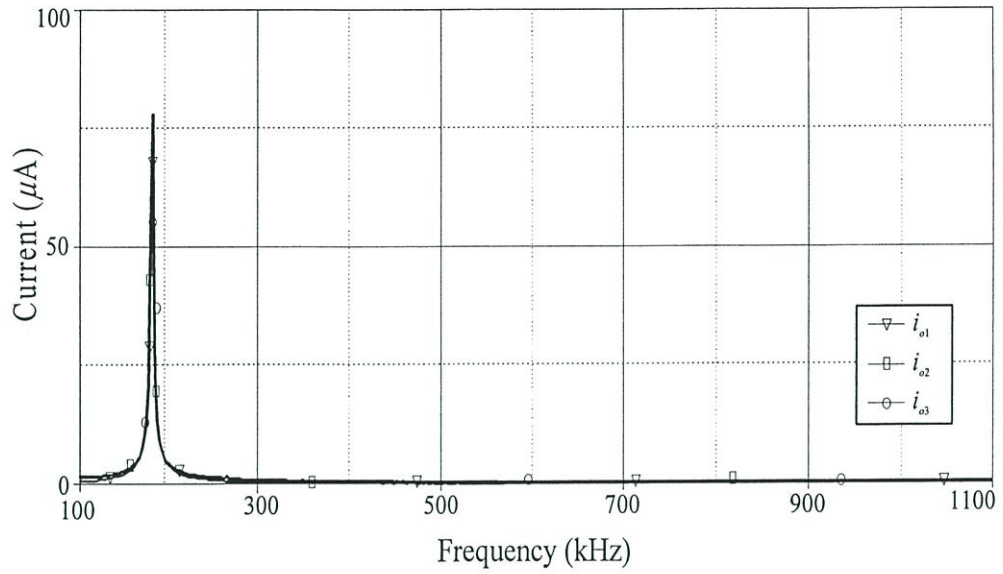
สเปกตรัมความถี่ในการออสซิลเลตของสัญญาณกระแสเอาต์พุต i_{o1} , i_{o2} และ i_{o3} ซึ่งพบว่ามีค่าประมาณ 1.4 % สำหรับรูปที่ 6.13 แสดงการปรับค่าความถี่ในการออสซิลเลตโดยการแปรกระแสไบอัส I_B ซึ่งพบว่ามีผลสอดคล้องเป็นไปในทางเดียวกัน



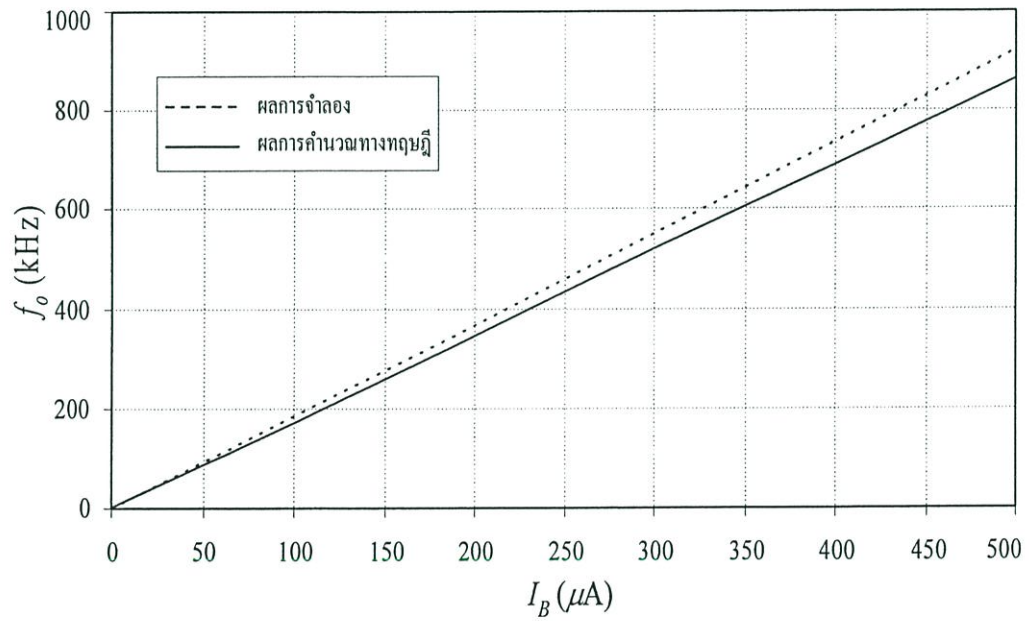
รูปที่ 6.11 ผลการจำลองการทำงานของวงจรออสซิลเลเตอร์ที่นำเสนอในรูปที่ 6.10

(ก) i_{o1} , i_{o2} , i_{o3}

(ข) i'_{o1} , i'_{o2} , i'_{o3}



รูปที่ 6.12 ผลการจำลองสเปกตรัมความถี่ในการออสซิลเลตของกระแสเอาต์พุต i_{o1} , i_{o2} และ i_{o3}



รูปที่ 6.13 ค่าความถี่ในการออสซิลเลตเมื่อแปรค่ากระแสไบอัส I_B

6.4 สรุป

บทนี้ได้กล่าวถึงการสังเคราะห์ออกแบบวงจรออสซิลเลเตอร์แบบหลายเฟสโดยใช้ CDTA เป็นอุปกรณ์หลัก ซึ่งนำเสนอหลักการสังเคราะห์เป็นสองวงจรด้วยกันคือ วงจรออสซิลเลเตอร์แบบหลายเฟสโดยใช้วงจรอินทิเกรเตอร์แบบมีการสูญเสียจำนวน n วงจร ต่อкасцепกัน และวงจรขยายกระแสแบบกระแสควบคุม สามารถสร้างสัญญาณเอาต์พุตได้ทั้งเฟสคู่และคี่ที่มีมุมต่างเฟสเท่ากับ π/n เมื่อ $n \geq 3$ และวงจรออสซิลเลเตอร์แบบหลายเฟสโดยใช้วงจรกรองผ่านทุกความถี่อันดับหนึ่งจำนวน n วงจร ต่อкасцепกัน และวงจรขยายกระแสแบบกระแสควบคุม สามารถสร้างสัญญาณเอาต์พุตได้จำนวน $2n$ จุด มีขนาดสัญญาณเท่ากัน แต่มีมุมเฟสต่างกัน π/n เมื่อ $n \geq 2$ นอกจากนี้การออกแบบวงจรทั้งสองที่นำเสนอ ปรากฏจากตัวต้านทานพาสซีฟจากภายนอก สามารถควบคุมคุณสมบัติของวงจรได้ด้วยวิธีการทางอิเล็กทรอนิกส์ โดยที่เงื่อนไขในการออสซิลเลต และค่าความถี่ออสซิลเลตของวงจรสามารถควบคุมได้อย่างอิสระ ไม่ส่งผลกระทบต่อกันโดยการปรับกระแสไบอัสของวงจร CDTA การยืนยันหลักการการทำงานของวงจรที่นำเสนอได้ใช้วิธีการจำลองการทำงานด้วยโปรแกรม PSPICE ซึ่งให้ผลสอดคล้องเป็นไปตามหลักการทางทฤษฎีที่นำเสนอ

6.5 เอกสารอ้างอิงบทที่ 6

- [1] M. T. Abuelma'atti, "Current-mode multiphase oscillator using current followers", *Microelectronics Journal*, vol.25, pp.457-461, 1994.
- [2] M. T. Abuelma'atti and M. A. Al-Qahtani, "A grounded-resistor current conveyor-based active-R multiphase sinusoidal oscillator", *Analog Integrated Circuits and Signal Processing*, vol.16, pp.29-34, 1998.
- [3] M. T. Abuelma'atti and M. A. Al-Qahtani, "A new current-controlled multiphase sinusoidal oscillator using translinear current conveyor", *IEEE Transactions on Circuits and Systems II : Analog and Digital Signal Processing*, vol.45, no.7, pp.881-885, 1998.
- [4] M. T. Abuelma'atti and M. A. Al-Qahtani, "Low-component second-generation current conveyor-based multiphase sinusoidal oscillator", *International Journal of Electronics*, vol.84, no.1, pp.45-52, 1998.
- [5] S.J.G. Gift, "Multiphase sinusoidal oscillator using inverting-mode operational amplifiers", *IEEE Transactions on Instrumentation and Measurement*, vol.47, no.4, pp.986-991, 1998.

- [6] S.J.G. Gift, "The application of all-pass filters in the design of multiphase sinusoidal systems", *Microelectronics Journal*, vol.31, pp.9-13, 2000.
- [7] C. L. Hou and B. Shen, "Second-generation current conveyor-based multiphase sinusoidal oscillators", *International Journal of Electronics*, vol.78, no.2, pp.317-325, 1995.
- [8] D. S. Wu, S. I. Liu, Y. S. Hwang and Y. P. Wu, "Multiphase sinusoidal oscillator using second-generation current conveyors", *International Journal of Electronics*, vol.78, no.4, pp.645-651, 1995.
- [9] D. S. Wu, S. I. Liu, Y. S. Hwang and Y. P. Wu, "Multiphase sinusoidal oscillator using the CFOA", *IEE Proceeding-Circuits Devices and Systems.*, vol.142, no.1, pp.37-40, 1995.
- [10] วรพงศ์ ตั้งศรีรัตน์, การออกแบบและสังเคราะห์วงจรกรองสัญญาณแอนะล็อกและวงจรออสซิลเลเตอร์, มีนเซอร์วิศฯพลาชา, กรุงเทพมหานคร, 2554
- [11] W. Jaikla, M. Siripruchyanun, D. Biolek, J. Bajer, "High-output-impedance current-mode multiphase sinusoidal oscillator employing current differencing transconductance amplifier-based allpass filters", *International Journal of Electronics*, vol.97, no.7, pp.811-826, 2010.
- [12] W. Tangsrirat, W. Tanjaroen, "Current-mode multiphase sinusoidal oscillator using current differencing transconductance amplifiers", *Circuits, Systems and Signal Processing*, vol.27, no.1, pp.81-93, 2008.
- [13] M. Bhusan, R. W. Newcomb, "Grounding of capacitors in integrated circuits", *Electronics Letters*, vol.3, pp.148-149, 1967.
- [14] K. Pal, R. Singh, "Inductorless current conveyor allpass filter using grounded capacitors", *Electronics Letters*, vol.18, p.47, 1982.
- [15] D. R. Frey, "Log-domain filtering : an approach to current-mode filtering", *IEE Proceeding-Circuits Devices and Systems*, vol.140, pp.406-416, 1993.
- [16] W. Tangsrirat, W. Tanjaroen, Tattaya Pukkalanun, "Current-mode multiphase sinusoidal oscillator using CDTA-based allpass sections", *AEU International Journal of Electronics and Communications*, vol.63, no.7, pp.616-622, 2009.

บทที่ 7

บทสรุปและข้อเสนอแนะแนวทางในการทำวิจัยต่อวงจร

7.1 บทสรุป

วิทยานิพนธ์นี้ได้นำเสนอหลักการในการสังเคราะห์ออกแบบวงจรออสซิลเลเตอร์โหมดกระแสโดยใช้วงจร CDTA เป็นหลัก เนื่องจากเป็นอุปกรณ์แอคทีฟที่ทำงานในโหมดกระแส และสามารถแปรค่าอัตราการส่งผ่านกระแสได้ด้วยวิธีการทางอิเล็กทรอนิกส์ โดยการควบคุมกระแสไปอัสจากภายนอก ด้วยข้อดีประการนี้จึงทำให้ได้รับความสนใจนำไปพัฒนาออกแบบวงจรออสซิลเลเตอร์ [1]-[7] และจากการติดตามงานวิจัยในอดีตพบว่าวงจรที่ถูกนำเสนอไม่สามารถควบคุมค่าเงื่อนไขในการออสซิลเลตและความถี่ออสซิลเลตได้อย่างอิสระต่อกัน ใช้อุปกรณ์ตัวต้านทานจากภายนอก หรือมีการใช้ตัวเก็บประจุแบบลอยตัว ซึ่งนำไปสร้างเป็นวงจรรวมได้ยาก ดังนั้นจึงได้นำข้อดีดังกล่าวมาพัฒนา และนำเสนอหลักการสังเคราะห์วงจรออสซิลเลเตอร์ซึ่งประกอบด้วยวงจรออสซิลเลตทั้งสามแบบด้วยกัน คือ

ก) วงจรออสซิลเลเตอร์แบบเฟสเดียว ประกอบด้วยวงจร CDTA จำนวน 2 ตัว และตัวเก็บประจุเทียบกราวด์จำนวนสองตัว สามารถสร้างสัญญาณรูปคลื่นไซน์หนึ่งเอาต์พุต และปรับคุมสมบัติการทำงานของวงจรได้ด้วยวิธีการทางอิเล็กทรอนิกส์ โดยอาศัยการแปรค่ากระแสไปอัสของวงจร CDTA

ข) วงจรออสซิลเลเตอร์แบบควอดราเจอร์ ซึ่งประกอบด้วยวงจร CDTA จำนวนสามตัวและตัวเก็บประจุเทียบกราวด์จำนวนสองตัว สามารถสร้างสัญญาณเอาต์พุตสองชุดที่มีขนาดสัญญาณเท่ากันแต่มีมุมต่างเฟสกัน $\pi/2$ โดยสามารถปรับค่าเงื่อนไขในการออสซิลเลตและความถี่ออสซิลเลตได้อย่างอิสระต่อกัน

ค) วงจรออสซิลเลเตอร์แบบหลายเฟส แบ่งการนำเสนอออกเป็นสองวงจรถัดนี้ วงจรแรกจะสังเคราะห์โดยใช้วงจรขยายกระแสแบบกระแสควบคุม และวงจรอินทิเกรเตอร์แบบมีการสูญเสียจำนวน n วงจร ต่อкаскетกัน สามารถสร้างสัญญาณเอาต์พุตได้จำนวน $n \geq 3n$ ชุด ที่มีมุมเฟสต่างกัน π/n (เมื่อ $n \geq 3$) และวงจรที่สองจะสังเคราะห์โดยใช้วงจรขยายกระแสแบบกระแสควบคุม และวงจรกรองผ่านทุกความถี่อันดับหนึ่งจำนวน n วงจร ต่อкаскетกัน สามารถสร้างสัญญาณเอาต์พุตได้จำนวน $2n$ ชุด มีขนาดสัญญาณเท่ากัน แต่มีมุมเฟสต่างกัน π/n (เมื่อ $n \geq 2$)

นอกจากนี้วงจรสามารถควบคุมค่าเงื่อนไขในการออสซิลเลตได้โดยปราศจากผลกระทบต่อค่าความถี่ออสซิลเลต ซึ่งทำงานของวงจรที่นำเสนอสามารถยืนยันได้ด้วยผลการวิเคราะห์คุณสมบัติของวงจรในทางทฤษฎี และผลการจำลองการทำงานของวงจรด้วยโปรแกรม

PSPICE และผลการทำงานของวงจรด้วยการต่อวงจรทดสอบจริง ซึ่งให้ผลที่สอดคล้องและเป็นไปในแนวทางเดียวกัน

ผลงานวิจัยทั้งหมดที่ได้พัฒนาขึ้นในวิทยานิพนธ์ฉบับนี้ได้นำเสนอผลงานและยอมรับให้ลงตีพิมพ์ในวารสารงานวิจัยในระดับนานาชาติ 6 บทความดังนี้คือ

ผลงานที่ได้ตีพิมพ์ในวารสารวิชาการวิศวกรรมไฟฟ้าและอิเล็กทรอนิกส์จำนวน 3 บทความ

- 1) W. Tangsrirat, W. Tanjaroen, "Current-mode multiphase sinusoidal oscillator using current differencing transconductance amplifiers," *Circuits, Systems and Signal Processing*, vol.27, no.1, pp.81-93, 2008. [8]
- 2) W. Tangsrirat, W. Tanjaroen, Tattaya Pukkalanun, "Current-mode multiphase sinusoidal oscillator using CDTA-based allpass sections", *AEU International Journal of Electronics and Communications*, vol.63, no.7, pp.616-622, 2009. [9]
- 3) W. Tangsrirat, W. Tanjaroen, "Current-mode sinusoidal quadrature oscillator with independent control of oscillation frequency and condition using CDTAs" *Indian Journal of Pure and Applied Physics*, vol.48, no.5, pp.363-366, 2010. [10]

ผลงานที่ได้เข้าร่วมการประชุมทางวิชาการวิศวกรรมไฟฟ้าและอิเล็กทรอนิกส์ในระดับนานาชาติจำนวน 3 บทความ

- 1) W. Tanjaroen, W. Tangsrirat, "Resistorless Current-mode Quadrature Sinusoidal Oscillator using CDTAs", *Proceedings of the Asia-Pacific Signal and Information Processing Association*, Sapporo, Japan, pp.307-310, 2009. [11]
- 2) W. Tanjaroen, W. Tangsrirat, "Current-controlled current-mode four-phase sinusoidal quadrature oscillator using CDTAs", *Proceedings of the International Technical Conference on Circuits/Systems, Computers and Communications*, Pattaya, Thailand, pp.205-208, 2010. [12]
- 3) W. Tanjaroen, W. Tangsrirat, W. Surakumpontorn, "Electronically tunable current-mode sinusoidal oscillator using CDTAs", *Proceedings of the Joint International Conference Information & Electronics and Electrical Engineering*, Luang Prabang, Lao PRD., pp.347-350, 2010. [13]

โดยรายละเอียดของบทความทั้งหมดได้ถูกรวบรวมไว้ในภาคผนวก จ ของวิทยานิพนธ์นี้

7.2 ข้อเสนอแนะแนวทางในการทำวิจัยต่อ

จากการสังเคราะห์วงจรออสซิลเลเตอร์ที่ได้ทำวิจัยในวิทยานิพนธ์นี้พบว่ายังมีประเด็นที่น่าสนใจซึ่งจะเป็นแนวทางในการนำไปทำวิจัยและพัฒนาวงจรให้มีประสิทธิภาพดียิ่งขึ้น อยู่ 2 ประการ อันได้แก่

ประการที่หนึ่ง วงจร CDTA ที่ใช้สำหรับการทดสอบวงจรที่นำเสนอทั้งสองแบบ แบบ ใช้เทคโนโลยีไบโพลาร์ AT&T ALA400-CBIC-R และแบบใช้ไอซีสำเร็จรูปเบอร์ AD844 และ CA3080 พบว่าขีดจำกัดของช่วงความถี่ปฏิบัติงานของวงจรมีค่าต่ำ ดังนั้นหากต้องการให้ วงจรออสซิลเลตใช้งานในย่านความถี่สูงจะต้องเปลี่ยนโครงสร้างวงจร CDTA โดยเลือกใช้ เทคโนโลยีอื่นๆเช่น มอสเฟสทรานซิสเตอร์ หรือใช้ไบโพลาร์ทรานซิสเตอร์ชนิด NPN เพียง ชนิดเดียว ซึ่งจะทำให้ช่วงความถี่ปฏิบัติงานของวงจรที่ออกแบบมีค่าสูงขึ้นเหมาะแก่การนำไป ประยุกต์ใช้ในงานด้านความถี่สูง

ประการที่สอง วงจรออสซิลเลเตอร์ที่ได้นำเสนอทั้งหมดทุกวงจรมานั้น ไม่สามารถ ควบคุมขนาดของสัญญาณของวงจรได้ ซึ่งเป็นประเด็นที่น่าสนใจอีกประการ หากสามารถ ออกแบบวงจรออสซิลเลเตอร์ให้ควบคุมขนาดสัญญาณเอาต์พุตได้ และจากการติดตาม งานวิจัยพบว่าม้งานวิจัยในลักษณะดังกล่าวนี้นำเสนอและเผยแพร่ออกมาน้อยมาก

7.3 เอกสารอ้างอิงบทที่ 7

- [1] A. U. Keskin, D. Biolk, "Current mode quadrature oscillator using current differencing transconductance amplifiers (CDTA)", IEE Proceedings Circuits Devices and Systems, vol.153, no.3, pp. 214-218, 2006.
- [2] D. Biolk, V. Biolkova, A. U. Keskin, "Current mode quadrature oscillator using two CDTAs and two grounded capacitors," Proceedings of the 5th WSEAS International Conference on System Science and Simulation in Engineering, Dec 16-18, pp. 368-370, 2006.
- [3] A. Uygur, H. Kuntman, "CDTA-based quadrature oscillator design," Proceedings of the 14th European Signal Processing Conference, Sep4-8, Italy, 2006.
- [4] W. Jaikla, M. Siripruchyanun, J. Bajer, D. Biolk, "A simple current-mode quadrature oscillator using single CDTA," Radioengineering, vol.17, no.4, pp. 33-40, 2008.

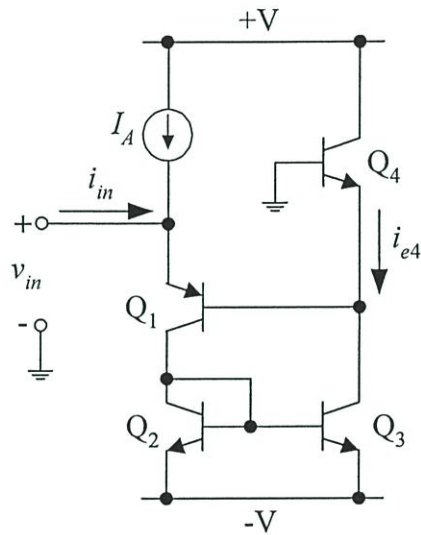
- [5] D. Prasad, D.R. Bhaskar, A.K. Singh, "Realisation of single-resistance-controlled sinusoidal oscillator a new application of the CDTA," *WSEAS Transactions on Electronics*, vol.5, no.6, pp. 257-259, 2008.
- [6] A. Lahiri, "Novel voltage/current-mode quadrature oscillator using current differencing transconductance amplifier," *Analog Integrated Circuits and Signal Processing*, vol.61, no.2, pp.199-203, 2009.
- [7] A. Lahiri, "New current-mode quadrature oscillators using CDTA," *IEICE Electronics Express*, vol. 6, no.3, pp. 135-140, 2009.
- [8] W. Tangsrirat, W. Tanjaroen, "Current-mode multiphase sinusoidal oscillator using current differencing transconductance amplifiers," *Circuits, Systems and Signal Processing*, vol.27, no.1, pp.81-93, 2008.
- [9] W. Tangsrirat, W. Tanjaroen, Tattaya Pukkalanun, "Current-mode multiphase sinusoidal oscillator using CDTA-based allpass sections", *AEU International Journal of Electronics and Communications*, vol.63, no.7, pp.616-622, 2009.
- [10] W. Tangsrirat, W. Tanjaroen, "Current-mode sinusoidal quadrature oscillator with independent control of oscillation frequency and condition using CDTAs" *Indian Journal of Pure and Applied Physics*, vol.48, no.5, pp.363-366, 2010.
- [11] W. Tanjaroen, W. Tangsrirat, "Resistorless Current-mode Quadrature Sinusoidal Oscillator using CDTAs", *Proceedings of the Asia-Pacific Signal and Information Processing Association*, Sapporo, Japan, pp.307-310, 2009.
- [12] W. Tanjaroen, W. Tangsrirat, "Current-controlled current-mode four-phase sinusoidal quadrature oscillator using CDTAs", *Proceedings of the International Technical Conference on Circuits/Systems, Computers and Communications*, Pattaya, Thailand, pp.205-208, 2010.
- [13] W. Tanjaroen, W. Tangsrirat, W. Surakumpontorn, "Electronically tunable current-mode sinusoidal oscillator using CDTAs", *Proceedings of the Joint International Conference Information & Electronics and Electrical Engineering*, Luang Prabang, Lao PRD., pp.347-350, 2010.

ภาคผนวก

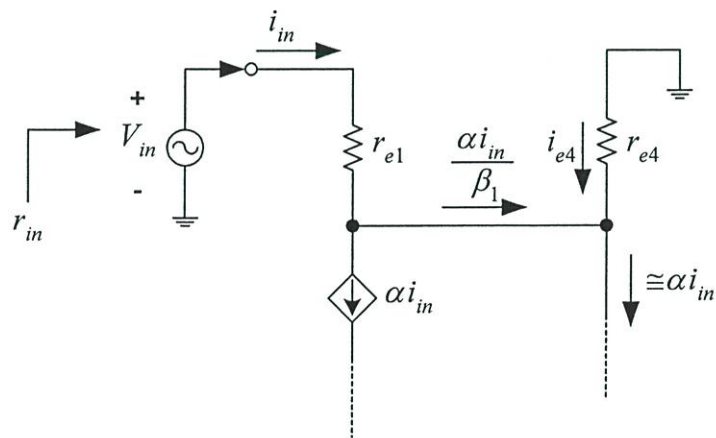
ภาคผนวก ก

การวิเคราะห์หาค่าความต้านทานอินพุต และ
ค่าความต้านทานเอาต์พุตของวงจร CDTA

ก1 การวิเคราะห์หาค่าความต้านทานอินพุตของวงจรภาคอินพุต



รูปที่ ก1 วงจรภาคอินพุต



รูปที่ ก2 วงจรสมมูลของวงจรภาคอินพุต ดังรูปที่ ก1

เมื่อทำการแทนวงจรมูลแบบไฮบริดพายของทรานซิสเตอร์ลงไปในวงจรมูลอินพุตที่มีค่าความต้านทานอินพุตต่ำมาก ดังรูปที่ ก1 จะได้วงจรมูลดังแสดงได้ในรูปที่ ก2 ดังนั้นลำดับขั้นในการวิเคราะห์หาค่าความต้านทานอินพุตของวงจรมูลกระทำดังต่อไปนี้

ผลรวมของแรงดันที่ขั้วอินพุต มีค่าเท่ากับ

$$v_{in} = r_{e1}i_{in} + r_{e4}i_{e4} \quad (ก1.1)$$

และ

$$i_{e4} = \frac{\alpha i_{in}}{\beta_1} - \alpha i_{in} \quad (ก1.2)$$

เมื่อ r_{e1} และ r_{e4} คือ ค่าความต้านทานอิมิตเตอร์กรณีสัญญาณขนาดเล็ก ของทรานซิสเตอร์ Q_1 และ Q_4 ตามลำดับ ซึ่งมีค่าเท่ากับ V_T / I_A เมื่อ V_T คือ แรงดันความร้อน และ α คือค่าอัตราขยายกระแสแบบเบสร่วม และ β_1 คือ ค่าอัตราขยายกระแสแบบอิมิตเตอร์ร่วมของทรานซิสเตอร์ Q_1 และแทนค่าสมการ (ก1.2) ลงใน (ก1.1) จะได้

$$v_{in} = r_{e1}i_{in} + r_{e4} \frac{\alpha i_{in}}{\beta_1} - r_{e4}\alpha i_{in} \quad (ก1.3)$$

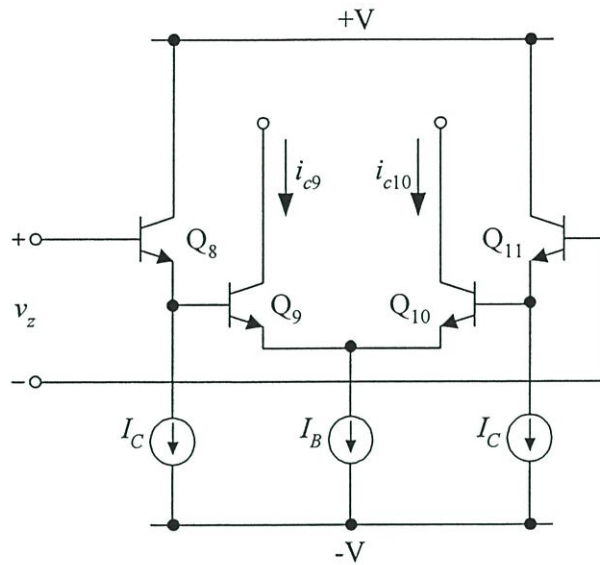
หากประมาณว่าทรานซิสเตอร์ทุกตัวมีความสมพงษ์กันทุกประการ จะได้ความสัมพันธ์ดังต่อไปนี้

$$v_{in} \cong \frac{r_{e4}}{\beta_1} i_{in}$$

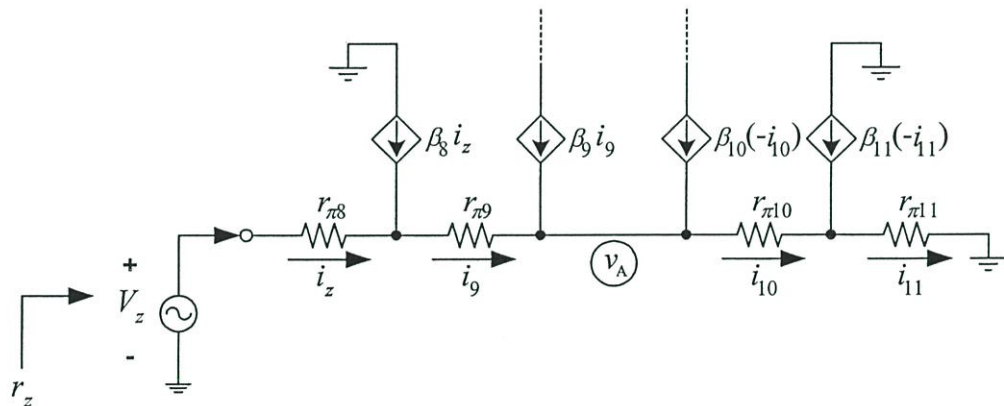
ดังนั้นค่าความต้านทานอินพุตของวงจรมูล r_{in} มีค่าเท่ากับ

$$r_{in} = \frac{r_{e4}}{\beta_1} \quad (ก1.4)$$

ก2 การวิเคราะห์หาค่าความต้านทานอินพุตที่ขั้ว z หรือ r_z



รูปที่ ก3 วงจรขยายสัญญาณผลต่าง



รูปที่ ก4 วงจรสมมูลสำหรับวิเคราะห์หาค่าความต้านทานอินพุตที่ขั้ว z
ของวงจรขยายสัญญาณผลต่างดังรูปที่ ก3

การวิเคราะห์หาค่าความต้านทานอินพุตที่มองเข้าไปยังขั้ว z ของวงจรขยายสัญญาณดังรูปที่ ก3 นั้นกระทำได้โดยการแทนวงจรสมมูลแบบไฮบริดพายของทรานซิสเตอร์ลงไปในวงจรแล้วพิจารณาความสัมพันธ์ระหว่างแรงดันกับกระแสที่ป้อนให้กับวงจรสมมูลดังรูปที่ ก4 ขั้นตอนการวิเคราะห์หาค่าความต้านทานอินพุต r_z ของวงจรสามารถคำนวณได้ดังนี้

พิจารณาความสัมพันธ์แรงดัน v_z มีค่าเท่ากับ

$$v_z = r_{\pi 8} i_z + r_{\pi 9} i_9 + r_{\pi 10} i_{10} + r_{\pi 11} i_{11} \quad (ก2.1)$$

เมื่อ $r_{\pi 8}$, $r_{\pi 9}$, $r_{\pi 10}$ และ $r_{\pi 11}$ คือ ค่าความต้านทานระหว่างขาเบสกับขาอีมีเตอร์ของทรานซิสเตอร์ Q_8 , Q_9 , Q_{10} และ Q_{11} ตามลำดับ เมื่อพิจารณาความสัมพันธ์กระแส i_9 และ i_{10} มีค่าเท่ากับ

$$i_9 = (\beta_8 + 1) i_z \quad (ก2.2)$$

และ
$$i_{10} = (\beta_{11} + 1) i_z \quad (ก2.3)$$

พิจารณาที่โหนด v_A จะได้ความสัมพันธ์ดังนี้

$$(\beta_8 \beta_9 + \beta_8 + \beta_9 + 1) i_z = (\beta_{10} \beta_{11} + \beta_{10} + \beta_{11} + 1) i_{11} \quad (ก2.4)$$

ดังนั้นเมื่อกำหนดให้ $\beta = \beta_8 = \beta_9 = \beta_{10} = \beta_{11}$ และ $r_{\pi} = r_{\pi 8} = r_{\pi 9} = r_{\pi 10} = r_{\pi 11}$ จากสมการ (ก2.4) จะได้

$$i_z = i_{11} \quad (ก2.5)$$

แทนค่าสมการ (ก2.2) (ก2.3) และ (ก2.5) ลงใน (ก2.1) จะได้

$$v_z = r_{\pi} i_z + r_{\pi} (\beta + 1) i_z + r_{\pi} (\beta + 1) i_z + r_{\pi} i_z \quad (ก2.6)$$

หากพิจารณา $\beta \gg 1$ จากสมการ (ก2.6) สามารถประมาณได้เป็น

$$v_z \cong 2\beta r_{\pi} i_z \quad (ก2.7)$$

ดังนั้นค่าความต้านทานอินพุตที่ขั้ว z จึงมีค่าเท่ากับ

$$r_z = 2\beta r_{\pi} \quad (ก2.8)$$

จากความสัมพันธ์ระหว่างแรงดัน v_x กับกระแส i_x ที่ป้อนให้กับขั้ว x ของวงจร จะได้

$$r_x = \frac{v_x}{i_x} = \frac{v_x}{i_1 + i_2} \quad (ก3.1)$$

เมื่อ
$$i_1 = g_{mp}v_1 - (g_{mp} + g_{op})v_2 + g_{op}v_x \quad (ก3.2)$$

พิจารณาที่โหนด v_1 จะได้

$$(g_{\pi p} + g_{op} + g_D)v_1 = (g_{\pi p} - g_{mp})v_2 \quad (ก3.3)$$

พิจารณาที่โหนด v_2 จะได้

$$(g_{mp} + g_{\pi p})v_1 + g_{op}v_x = (2g_{mp} + 2g_{op} + 3g_{\pi p})v_2 \quad (ก3.4)$$

แต่เนื่องจาก $g_m \gg g_{\pi} \gg g_o$ และ $g_m \gg g_{\pi} \gg g_D$ สมการ (ก3.3) จึงเขียนใหม่ได้เป็น

$$v_1 = \left(1 - \frac{g_{mp}}{g_{\pi p}}\right)v_2 \quad (ก3.5)$$

นำสมการ (ก3.5) แทนลงใน (ก3.4) จะได้

$$v_2 = \frac{g_{op}v_x}{g_{mp} \left(\frac{g_{mp}}{g_{\pi p}} + 2 \right)} \quad (ก3.6)$$

แทนค่าจากสมการ (ก3.5) และ (ก3.6) ลงใน (ก3.2) จะได้

$$i_1 = \frac{g_{op}g_{mp} \left(1 - \frac{g_{mp}}{g_{\pi p}}\right)}{g_{mp} \left(\frac{g_{mp}}{g_{\pi p}} + 2 \right)} v_x - \frac{g_{op}g_{mp}}{g_{mp} \left(\frac{g_{mp}}{g_{\pi p}} + 2 \right)} v_x + g_{op}v_x$$

สมการข้างบนจะกลายเป็น

$$i_1 = \frac{2g_{op}}{\left(\frac{g_{mp}}{g_{\pi p}} + 2\right)} v_x$$

เมื่อ $g_{mp}/g_{\pi p} = \beta_p$ และเมื่อ $\beta_p \gg 2$ จากสมการข้างบนจะได้

$$i_1 \cong \frac{2g_{op}}{\beta_p} v_x \quad (ก3.7)$$

จากการวิเคราะห์ในวิธีเดียวกันนี้สามารถพิจารณาหาค่า i_2 โดยกำหนดให้ $g_m \gg g_{\pi} \gg g_o$ และ $g_m \gg g_{\pi} \gg g_{CM}$ ทำให้ได้

$$i_2 \cong \frac{2g_{on}}{\beta_n} v_x \quad (ก3.8)$$

นำสมการ (ก3.7) และ (ก3.8) แทนค่าลงใน (ก3.1) ได้ดังนี้

$$r_x = \frac{v_x}{i_x} \cong \frac{1}{\frac{2g_{on}}{\beta_n} + \frac{2g_{op}}{\beta_p}} \quad (ก3.9)$$

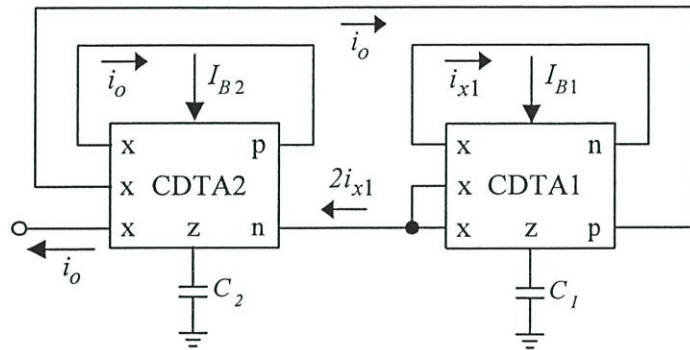
จากสมการ (ก3.9) หากประมาณว่าทรานซิสเตอร์ทุกตัวมีความสมพงษ์กันทุกประการหรือนั้นคือ $\beta = \beta_p \cong \beta_n$ และ $r_{ce} = 1/g_{op} \cong 1/g_{on}$ ดังนั้นจากสมการข้างบนสามารถประมาณค่าความต้านทานอินพุตที่ขั้ว x ได้เป็น

$$r_x \cong \frac{\beta r_{ce}}{4} \quad (ก3.10)$$

ภาคผนวก ข

การวิเคราะห์วงจรออสซิลเลเตอร์แบบเฟสเดียว
โดยใช้วงจร CDTA

ข1 การวิเคราะห์วงจรออสซิลเลเตอร์แบบเฟสเดียวที่นำเสนอ



รูปที่ ข1 วงจรออสซิลเลเตอร์แบบเฟสเดียวที่นำเสนอ

อาศัยคุณสมบัติของวงจร CDTA ตามสมการ (2.1) พิจารณาหาความสัมพันธ์ระหว่าง กระแสและแรงดันของวงจรออสซิลเลเตอร์ ในรูปที่ ข1 ได้ดังนี้
กรณีคำนวณค่ากระแสเอาต์พุตของ CDTA ตัวที่ 1

$$i_{x1} = \frac{g_{m1}}{C_1 s} (i_o - i_{x1}) \quad (ข1.1)$$

จากสมการ (ข1.1) จัดรูปใหม่ได้เป็น

$$\frac{i_{x1}}{i_o} = \frac{1}{\left[1 + \left(\frac{C_1}{g_{m1}} \right) s \right]} \quad (ข1.2)$$

กรณีคำนวณค่ากระแสเอาต์พุตของ CDTA ตัวที่ 2

$$i_o = \frac{g_{m2}}{C_2 s} (i_o - 2i_{x1}) \quad (\text{ข1.3})$$

จากสมการ (ข1.3) จัดรูปใหม่ได้เป็น

$$\frac{i_o}{i_{x1}} = \frac{2}{\left[1 - \left(\frac{C_2}{g_{m2}}\right)s\right]} \quad (\text{ข1.4})$$

จากสมการทรานเฟอร์ฟังก์ชัน (ข1.2) และ (ข1.4) จะมีรูปแบบของเหมือนกับสมการฟังก์ชันถ่ายโอน T_1 และ T_2 ของโครงสร้างวงจรออสซิลเลเตอร์ในรูปที่ 4.1 และเมื่อแทนค่าสมการ (ข1.2) ลงใน (ข1.4) ทำให้ได้สมการคุณลักษณะของวงจรออสซิลเลเตอร์แบบเฟสเดียวดังนี้

$$1 = \frac{1}{\left[1 + \left(\frac{C_1}{g_{m1}}\right)s\right]} \cdot \frac{2}{\left[1 - \left(\frac{C_2}{g_{m2}}\right)s\right]} \quad (\text{ข1.5})$$

หรือจัดสมการ (ข1.5) ในอยู่ในรูปฟอร์มทั่วไปได้เป็น

$$s^2 + \left(\frac{g_{m1}}{C_1} - \frac{g_{m2}}{C_2}\right)s + \left(\frac{g_{m1}g_{m2}}{C_1C_2}\right) = 0 \quad (\text{ข1.6})$$

กำหนดให้ $s = j\omega$ ลงในสมการ (ข1.6) จะได้ค่าเงื่อนไขในการออสซิลเลต และค่าความถี่ออสซิลเลตดังนี้

$$g_{m1}C_2 = g_{m2}C_1 \quad (\text{ข1.7})$$

และ

$$\omega_0 = \sqrt{\frac{g_{m1}g_{m2}}{C_1C_2}} \quad (\text{ข1.8})$$

สรุปได้ว่าการออกแบบวงจรออสซิลเลเตอร์แบบเฟสเดียว โดยใช้วงจร CDTA ที่นำเสนอ สามารถสร้างสัญญาณกระแสได้หนึ่งเอาต์พุต i_o และสามารถควบคุมค่าเงื่อนไขและความถี่ออสซิลเลตได้ด้วยการแปรค่า $C_1 = C_2$ และ $g_{m1} = g_{m2}$

ข2 การวิเคราะห์ผลกระทบเนื่องจากการทำงานในทางปฏิบัติของวงจร CDTA

การวิเคราะห์ผลกระทบในทางปฏิบัติของวงจร CDTA จะอาศัยหลักการที่อธิบายไว้ในบทที่ 2 หัวข้อที่ 2.3 และใช้สมการ (2.2) พิจารณาหาความสัมพันธ์ระหว่างกระแสและแรงดันของวงจรออสซิลเลเตอร์ ในรูปที่ ข1 โดยขั้นตอนการวิเคราะห์วงจรจะเหมือนกับภาคผนวก ข1 กรณีคำนวณค่ากระแสเอาต์พุตของ CDTA ตัวที่ 1

$$i_{x1} = \frac{\beta_1 g_{m1}}{C_1 s} (\alpha_{p1} i_o - \alpha_{n1} i_{x1}) \quad (ข2.1)$$

จากสมการ (ข2.1) จัดรูปใหม่ได้เป็น

$$\frac{i_{x1}}{i_o} = \frac{\alpha_{p1}}{\left[\alpha_{n1} + \left(\frac{C_1}{\beta_1 g_{m1}} \right) s \right]} \quad (ข2.2)$$

กรณีคำนวณค่ากระแสเอาต์พุตของ CDTA ตัวที่ 2

$$i_o = \frac{\beta_2 g_{m2}}{C_2 s} (\alpha_{p2} i_o - 2\alpha_{n2} i_{x1}) \quad (ข2.3)$$

จากสมการ (ข2.3) จัดรูปใหม่ได้เป็น

$$\frac{i_o}{i_{x1}} = \frac{2\alpha_{n2}}{\left[\alpha_{p2} - \left(\frac{C_2}{\beta_2 g_{m2}} \right) s \right]} \quad (ข2.4)$$

เมื่อแทนค่าสมการ (ข2.2) ลงใน (ข2.4) ทำให้ได้สมการคุณลักษณะของวงจรออสซิลเลเตอร์แบบเฟสเดียวดังนี้

$$1 = \frac{\alpha_{p1}}{\left[\alpha_{n1} + \left(\frac{C_1}{\beta_1 g_{m1}} \right) s \right]} \cdot \frac{2\alpha_{n2}}{\left[\alpha_{p2} - \left(\frac{C_2}{\beta_2 g_{m2}} \right) s \right]} \quad (ข2.5)$$

หรือจัดสมการ (ข2.5) ในอยู่ในรูปฟอร์มทั่วไปได้เป็น

$$s^2 + \left(\frac{\alpha_{n1}\beta_1g_{m1}}{C_1} - \frac{\alpha_{p2}\beta_2g_{m2}}{C_2} \right) s + \left(2\alpha_{p1}\alpha_{n2} - \alpha_{n1}\alpha_{p2} \right) \frac{\beta_1\beta_2g_{m1}g_{m2}}{C_1C_2} = 0 \quad (\text{ข2.6})$$

กำหนดให้ $s = j\omega$ ลงในสมการ (ข2.6) จะได้ค่าเงื่อนไขออสซิลเลต และค่าความถี่ออสซิลเลต เท่ากับ

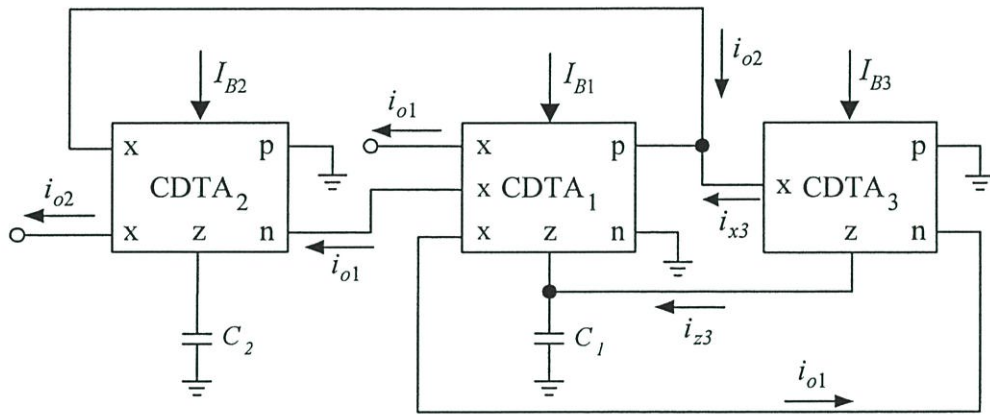
$$\alpha_{n1}\beta_1g_{m1}C_2 = \alpha_{p2}\beta_2g_{m2}C_1 \quad (\text{ข2.7})$$

และ

$$\omega_0 = \sqrt{(2\alpha_{p1}\alpha_{n2} - \alpha_{n1}\alpha_{p2}) \frac{\beta_1\beta_2g_{m1}g_{m2}}{C_1C_2}} \quad (\text{ข2.8})$$

การวิเคราะห์วงจรออสซิลเลเตอร์แบบควอดราเจอร์ โดยใช้วงจร CDTA

ค1 การวิเคราะห์วงจรออสซิลเลเตอร์แบบควอดราเจอร์ที่นำเสนอ



รูปที่ ค1 วงจรออสซิลเลเตอร์แบบควอดราเจอร์ที่นำเสนอในรูปที่ 5.2

อาศัยคุณสมบัติของวงจร CDTA ตามสมการ (2.1) พิจารณาหาความสัมพันธ์ระหว่างกระแสและแรงดันของวงจรออสซิลเลเตอร์ในรูปที่ ค1 ได้ดังนี้

พิจารณากระแสเอาต์พุตของ CDTA ตัวที่ 1 จะได้

$$i_{o1} = \frac{g_{m1}}{C_1 s} (i_{o2} + i_{x3} + i_{z3}) \quad (\text{ค1.1})$$

จากวงจรในรูปที่ ค1 พบว่า $i_{z3} = -i_{o1}$ ดังนั้นสมการ (ค1.1) จัดรูปใหม่ได้เป็น

$$i_{o1} = \frac{g_{m1}}{C_1 s} (i_{o2} + i_{x3} - i_{o1}) \quad (\text{ค1.2})$$

พิจารณากระแสเอาต์พุตของ CDTA ตัวที่ 2 เท่ากับ

$$i_{o2} = -\frac{g_{m2}}{C_2 s} i_{o1} \quad (\text{ค1.3})$$

และจะได้กระแสเอาต์พุตของ CDTA ตัวที่ 3 เท่ากับ

$$i_{x3} = \frac{g_{m3}}{g_{m1}} i_{o1} \quad (\text{ค1.4})$$

ทำการแทนค่าสมการ (ค1.3) และ (ค1.4) ลงในสมการ (ค1.2) ได้เป็น

$$i_{o1} = \frac{g_{m1}}{C_1 s} \left(-\frac{g_{m2}}{C_2 s} i_{o1} + \frac{g_{m3}}{g_{m1}} i_{o1} - i_{o1} \right) \quad (\text{ค1.5})$$

หรือ

$$1 = \frac{g_{m1}}{C_1 s} \left(-\frac{g_{m2}}{C_2 s} + \frac{g_{m3}}{g_{m1}} - 1 \right) \quad (\text{ค1.6})$$

จัดรูปสมการ (ค1.6) เสียใหม่ได้เป็น

$$s^2 + \left(\frac{g_{m1} - g_{m3}}{C_1} \right) s + \left(\frac{g_{m1} g_{m2}}{C_1 C_2} \right) = 0 \quad (\text{ค1.7})$$

จากสมการ (ค1.7) เมื่อกำหนดให้ $s = j\omega$ จะได้ค่าเงื่อนไขออสซิลเลต และค่าความถี่ออสซิลเลตดังนี้

$$g_{m1} = g_{m3} \quad (\text{ค1.8})$$

$$\text{และ} \quad \omega_0 = \sqrt{\frac{g_{m1} g_{m2}}{C_1 C_2}} \quad (\text{ค1.9})$$

สรุปว่าวงจรรออสซิลเลเตอร์แบบควอดราเจอร์โดยใช้วงจร CDTA ที่นำเสนอ สามารถควบคุมค่าเงื่อนไขการออสซิลเลตได้อย่างอิสระโดยไม่ส่งผลกระทบต่อ ω_0 โดยการปรับค่า g_{m3} (I_{B3}) ในขณะที่ ω_0 ก็สามารถแปรค่าได้อย่างอิสระโดยไม่ส่งผลกระทบต่อเงื่อนไขออสซิลเลตได้ด้วยการปรับค่า g_{m2} (I_{B2})

ค2 การวิเคราะห์ผลกระทบเนื่องจากการทำงานในทางปฏิบัติของวงจร CDTA

การวิเคราะห์ผลกระทบในทางปฏิบัติของวงจร CDTA จะอาศัยหลักการที่อธิบายไว้ในบทที่ 2 หัวข้อที่ 2.3 และใช้สมการ (2.2) พิจารณาหาความสัมพันธ์ระหว่างกระแสและแรงดันของวงจรออสซิลเลเตอร์ ในรูปที่ ค1 โดยขั้นตอนการวิเคราะห์วงจรจะเหมือนกับภาคผนวก ค1 ดังนี้

พิจารณากระแสเอาต์พุตของ CDTA ตัวที่ 1 จะได้

$$i_{o1} = \frac{\beta_1 g_{m1}}{C_1 s} (\alpha_{p1} i_{o2} + \alpha_{p1} i_{x3} - \alpha_{n3} i_{o1}) \quad (\text{ค2.1})$$

กรณีกระแสเอาต์พุตของ CDTA ตัวที่ 2 จะได้

$$i_{o2} = -\frac{\beta_2 g_{m2}}{C_2 s} \alpha_{n2} i_{o1} \quad (\text{ค2.2})$$

และกระแสเอาต์พุตของ CDTA ตัวที่ 3 เท่ากับ

$$i_{x3} = \frac{\beta_3 g_{m3}}{\beta_1 g_{m1}} \alpha_{n3} i_{o1} \quad (\text{ค2.3})$$

ดังนั้นทำการแทนค่าสมการ (ค2.2) และ (ค2.3) ลงในสมการ (ค2.1) จะได้

$$1 = \frac{\beta_1 g_{m1}}{C_1 s} \left(-\frac{\beta_2 g_{m2}}{C_2 s} \alpha_{n2} \alpha_{p1} + \frac{\beta_3 g_{m3}}{\beta_1 g_{m1}} \alpha_{n3} \alpha_{p1} - \alpha_{n3} \right) \quad (\text{ค2.4})$$

จัดรูปใหม่สมการข้างบนใหม่ได้เป็น

$$1 = -\frac{\beta_1 g_{m1}}{C_1 s} \frac{\beta_2 g_{m2}}{C_2 s} \alpha_{n2} \alpha_{p1} + \frac{\beta_1 g_{m1}}{C_1 s} \frac{\beta_3 g_{m3}}{\beta_1 g_{m1}} \alpha_{n3} \alpha_{p1} - \frac{\beta_1 g_{m1}}{C_1 s} \alpha_{n3} \quad (\text{ค2.5})$$

นำตัวแปร s^2 คูณตลอดจะกลายเป็น

$$s^2 + \frac{\alpha_{n3} \beta_1 g_{m1}}{C_1} s - \frac{\alpha_{p1} \alpha_{n3} \beta_3 g_{m3}}{C_1} s + \frac{\alpha_{p1} \alpha_{n2} \beta_1 \beta_2 g_{m1} g_{m2}}{C_1 C_2} = 0 \quad (\text{ค2.6})$$

หรือจัดสมการ (ค2.6) ในอยู่ในรูปแบบทั่วไปได้เป็น

$$s^2 + \alpha_{n3} \left(\frac{\beta_1 g_{m1} - \alpha_{p1} \beta_3 g_{m3}}{C_1} \right) s + \left(\frac{\alpha_{p1} \alpha_{n2} \beta_1 \beta_2 g_{m1} g_{m2}}{C_1 C_2} \right) = 0 \quad (\text{ค2.7})$$

ดังนั้นเมื่อกำหนดให้ $s = j\omega$ ลงในสมการ (ค2.7) จะได้ค่าเงื่อนไขออสซิลเลต และค่าความถี่ออสซิลเลตเท่ากับ

$$\beta_1 g_{m1} = \alpha_{p1} \beta_3 g_{m3} \quad (\text{ค2.8})$$

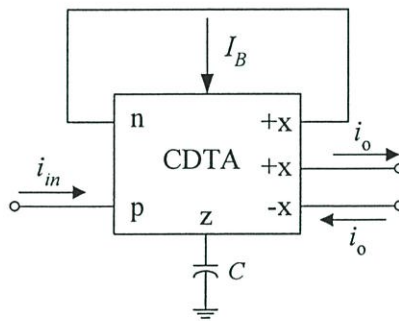
และ

$$\omega_0 = \sqrt{\frac{\alpha_{p1} \alpha_{n2} \beta_1 \beta_2 g_{m1} g_{m2}}{C_1 C_2}} \quad (\text{ค2.9})$$

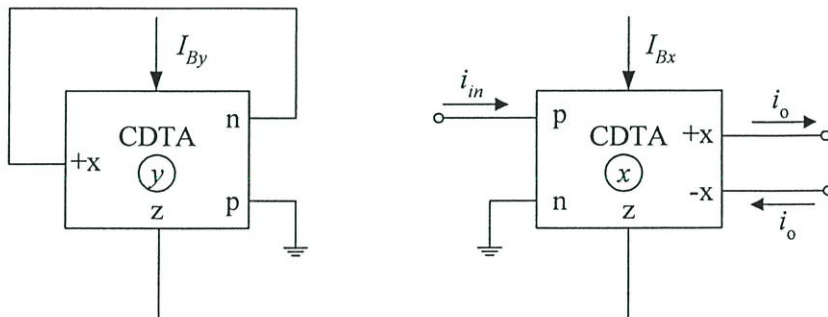
การวิเคราะห์วงจรออสซิลเลเตอร์แบบหลายเฟส

โดยใช้วงจร CDTA

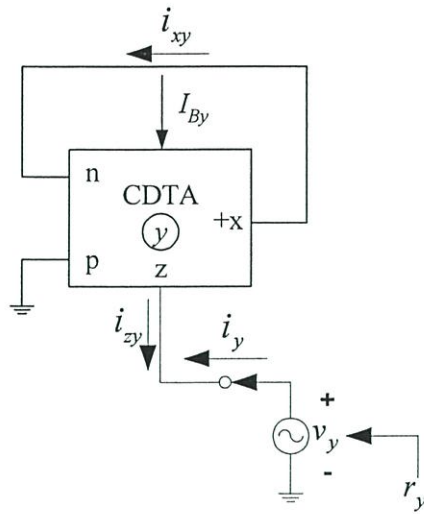
- ง1 วงจรออสซิลเลเตอร์แบบหลายเฟสโดยใช้วงจรอินทิเกรเตอร์แบบมีการสูญเสีย ดังรูปที่ 6.4



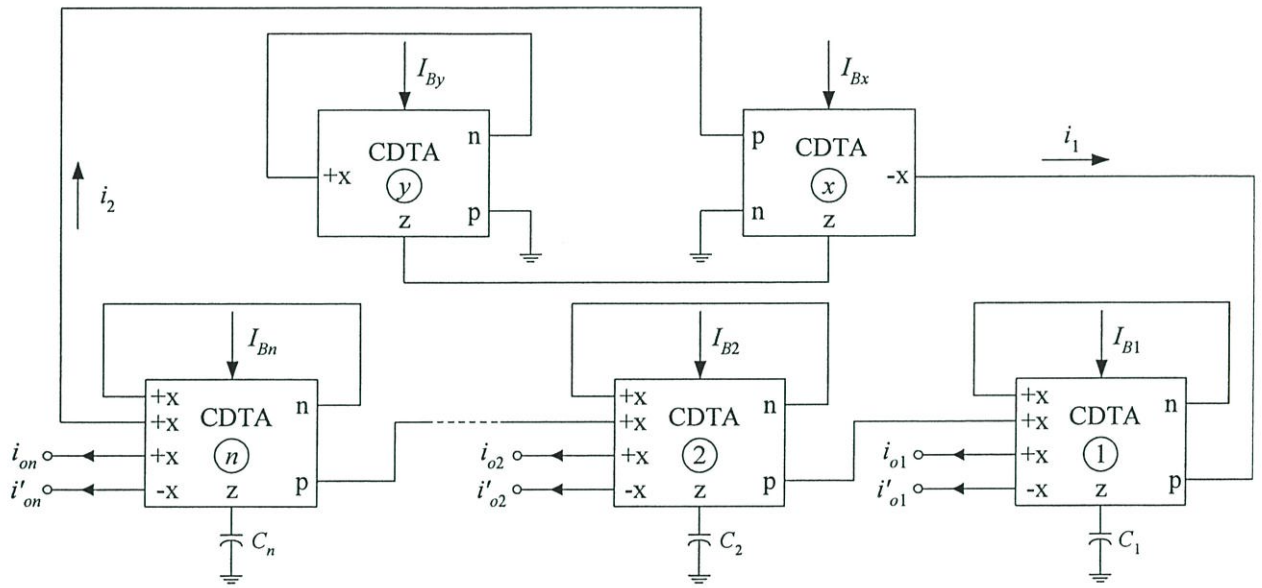
รูปที่ ง1 วงจรอินทิเกรเตอร์แบบมีการสูญเสียโดยใช้วงจร CDTA ดังรูปที่ 6.2



รูปที่ ง2 วงจรขยายกระแสแบบกระแสควบคุมโดยใช้วงจร CDTA ดังรูปที่ 6.3



รูปที่ ๓3 วงจรเลียนแบบค่าความต้านทานเทียบกราวด์โดยใช้วงจร CDTA



รูปที่ ๓4 วงจรออสซิลเลเตอร์แบบหลายเฟสที่นำเสนอด้รูปที่ 6.4

การวิเคราะห์ท่วงจรออสซิลเลเตอร์แบบหลายเฟสที่นำเสนอในรูปที่ ๓4 ซึ่งประกอบด้วย วงจรย่อยสองส่วนคือ วงจรอินทิเกรเตอร์แบบมีการสูญเสียดังรูปที่ ๓1 และวงจรขยายกระแส แบบกระแสควบคุมดังรูปที่ ๓2 จะอาศัยคุณสมบัติของวงจร CDTA ตามสมการ (2.1) ซึ่ง สามารถแสดงขั้นตอนการคำนวณได้ดังนี้

ง1.1 วงจรอินทิเกรเตอร์แบบมีการสูญเสีย

การวิเคราะห์วงจรอินทิเกรเตอร์แบบมีการสูญเสียในรูปที่ ง1 ซึ่งประกอบด้วยวงจร CDTA จำนวน 1 ตัว และตัวเก็บประจุเทียบกราวด์จำนวน 1 ตัว สามารถหาความสัมพันธ์กระแสของวงจรดังนี้

อาศัยคุณสมบัติของวงจร CDTA เปรียบเทียบตัวแปรกับวงจรในรูปที่ ง1 พบว่า

$$i_o = i_{x+} = -i_{x-} = i_n \quad (\text{ง.1})$$

และ
$$i_{in} = i_p \quad (\text{ง.2})$$

เมื่อ i_{x+} และ i_{x-} คือ กระแสเอาต์พุตที่ขั้ว $+x$ และ $-x$ ตามลำดับ ดังนั้นหากนำสมการ (ง.1) และ (ง.2) แทนลงใน (2.1) จะได้สมการกระแสเอาต์พุต i_o ของวงจรดังนี้

$$i_o = \frac{g_m(i_{in} - i_o)}{Cs} \quad (\text{ง.3})$$

ดังนั้นจากสมการ (ง.3) จัดรูปสมการใหม่จะได้ฟังก์ชันของวงจรอินทิเกรเตอร์แบบมีการสูญเสียเป็น

$$\frac{i_o}{i_{in}} = \left[\frac{1}{1 + \left(\frac{C}{g_m} \right) s} \right] \quad (\text{ง.4})$$

ง1.2 วงจรขยายกระแสแบบกระแสควบคุม

วงจรขยายกระแสแบบกระแสควบคุมแสดงดังรูปที่ ง2 โดยใช้วงจร CDTA จำนวนสองตัว โดยที่วงจร CDTA_x ทำหน้าที่เป็นวงจรขยายกระแส และวงจร CDTA_y ทำหน้าที่เป็นวงจรเลียนแบบค่าความต้านทานแบบเทียบกราวด์ ดังนั้นสามารถแสดงขั้นตอนการวิเคราะห์หาความสัมพันธ์ได้ดังนี้

พิจารณารูปที่ ง3 จะได้ค่าความสัมพันธ์ระหว่างแรงดันและกระแสของวงจรเลียนแบบค่าความต้านทานแบบเทียบกราวด์ดังนี้

$$v_z = v_y \quad \text{และ} \quad i_{zy} = -i_{xy} = -i_y \quad (\text{ง.5})$$

แทนค่า (ง.5) ลงใน (2.1) จะได้

$$i_y = g_{my}v_y \quad (ง.6)$$

สมการข้างบนเขียนใหม่เป็น

$$r_y = \frac{v_y}{i_y} = \frac{1}{g_{my}} \quad (ง.7)$$

จากนั้นนำวงจรเลียนแบบค่าความต้านทานแบบเทียบกราวด์ (CDTA_y) ดังรูปที่ 3 ต่อร่วมกับวงจรขยายกระแส (CDTA_x) จะได้วงจรขยายกระแสแบบกระแสควบคุมกระแสดังรูปที่ 2 ดังนั้นหากพิจารณาความสัมพันธ์กระแสเอาต์พุตของวงจรจะได้

$$i_o = g_{mx}i_{in}r_y \quad (ง.8)$$

เมื่อนำสมการ (ง.7) แทนลงใน (ง.8) จะได้

$$\frac{i_o}{i_{in}} = K = \frac{g_{mx}}{g_{my}} \quad (ง.9)$$

เมื่อ g_{mx} และ g_{my} คือ อัตราขยายค่าความนำของวงจร CDTA_x และ CDTA_y ตามลำดับ จากนั้นแทนค่าสมการ (2.3) ลงใน (ง.9) สามารถเขียนสมการได้ใหม่เป็น

$$\frac{i_o}{i_{in}} = \frac{I_{Bx}}{I_{By}} \quad (ง.10)$$

สมการ (ง.10) จะเห็นได้ว่าอัตราขยายกระแสของวงจรมัน สามารถควบคุมได้ด้วยอัตราส่วนของ g_{mx}/g_{my} หรือ I_{Bx}/I_{By}

ง1.3 วงจรออสซิลเลเตอร์ที่นำเสนอในรูปที่ ง4

การสังเคราะห์วงจรออสซิลเลเตอร์แบบหลายเฟส โดยใช้วงจรอินทิเกรเตอร์แบบมีการสูญเสียดังรูปที่ ง1 ต่อкасцепกันจำนวน n ชุด และนำวงจรขยายกระแสแบบกระแสควบคุมดังรูปที่ ง2 ต่อร่วมกันเป็นวงจรออสซิลเลเตอร์ที่นำเสนอในรูปที่ ง4 ซึ่งมีขั้นตอนการสังเคราะห์วงจรดังนี้

จากรูปที่ ง4 พิจารณาวงจรอินทิเกรเตอร์แบบมีการสูญเสีย ต่อкасцепกันจำนวน n ชุดโดยกำหนดให้ i_1 เป็นกระแสไหลเข้าที่ขั้ว p ของวงจร CDTA ตัวที่ 1 และ i_2 เป็นกระแสไหลออกที่ขั้วเอาต์พุตของ CDTA ลำดับที่ n ดังนั้นสามารถคำนวณหาความสัมพันธ์กระแสระหว่าง i_2 และ i_1 ได้เป็น

$$\frac{i_2}{i_1} = \left[\frac{1}{1 + \left(\frac{C_1}{g_{m1}} \right) s} \right] \times \left[\frac{1}{1 + \left(\frac{C_2}{g_{m2}} \right) s} \right] \times \dots \times \left[\frac{1}{1 + \left(\frac{C_n}{g_{mn}} \right) s} \right] \quad (\text{ง.11})$$

หากกำหนดให้ค่า $g_{m1} = g_{m2} = \dots = g_{mn} = g_m$ และ $C_1 = C_2 = \dots = C_n = C$ และแทนค่าเหล่านี้ลงในสมการ (ง.11) จะได้

$$\frac{i_2}{i_1} = \left[\frac{1}{1 + \left(\frac{C}{g_m} \right) s} \right]^n \quad (\text{ง.12})$$

เมื่อ n คือจำนวนวงจรอินทิเกรเตอร์แบบมีการสูญเสียต่อкасцепกัน จากนั้นเมื่อต่อวงจรขยายกระแสแบบกระแสควบคุมร่วมกับวงจรอินทิเกรเตอร์แบบมีการสูญเสียดังรูปที่ ง4 จะทำให้ได้อัตราขยายสัญญาณวงรอบเป็นดังนี้

$$L(s) = - \left(\frac{g_{mx}}{g_{my}} \right) \left[\frac{1}{1 + \left(\frac{C}{g_m} \right) s} \right]^n \quad (\text{ง.13})$$

จากเงื่อนไขของบาร์คเฮาเซน และใช้โครงสร้างของวงจรรอสซิลเลเตอร์กรณีใช้วงจรรขยายสัญญาณแบบกลับเฟสดังรูปที่ 6.1 ซึ่งมีโครงสร้างวงจรเหมือนกับวงจรที่นำเสนอในรูปที่ ๖.1 ประกอบด้วยวงจรรขยายกระแสแบบกระแสควบคุม ทำหน้าที่เป็นวงจรรขยายสัญญาณแบบกลับเฟสมีอัตราขยายสัญญาณเท่ากับ $-K$ ($-g_{mx}/g_{my}$) ซึ่งมีมุมต่างเฟสเท่ากับ π ในกรณีนี้จะทำให้มุมต่างเฟสของวงจรรอสซิลเลเตอร์แบบมีการสูญเสีย ซึ่งทำหน้าที่เป็นวงจรรกำหนดความถี่มีค่าเท่ากับ π/n ดังนั้นหากพิจารณาสมการ (๖.13) เมื่อ $s = j\omega_o$ จะได้ขนาดและมุมเฟสของอัตราขยายสัญญาณวงรอบเท่ากับ

$$|L(j\omega_o)| = \left| \frac{\left(\frac{g_{mx}}{g_{my}} \right)}{\left[1 + j\omega_o \left(\frac{C}{g_m} \right) \right]^n} \right| = 1 \quad (๖.14)$$

และ

$$\phi = \frac{\pi}{n} = \tan^{-1} \left(\frac{\omega_o C}{g_m} \right) \quad (๖.15)$$

จากสมการ (๖.14) และ (๖.15) สามารถพิจารณาค่าเงื่อนไขในการออสซิลเลตและความถี่ออสซิลเลตได้ดังนี้

$$\frac{g_{mx}}{g_{my}} = \left[1 + \left(\frac{\omega_o C}{g_m} \right)^2 \right]^{\frac{n}{2}} \quad (๖.16)$$

และ

$$\omega_o = \left(\frac{g_m}{C} \right) \tan \left(\frac{\pi}{n} \right) \quad (๖.17)$$

แทนค่าสมการ (2.3) ลงใน (๖.16) และ (๖.17) จะได้เงื่อนไขในการออสซิลเลตดังนี้

$$\frac{I_{Bx}}{I_{By}} = \left[1 + \tan^2 \left(\frac{\pi}{n} \right) \right]^{\frac{n}{2}} \quad (๖.18)$$

และ

$$\omega_o = \left(\frac{I_B}{2V_T C} \right) \tan \left(\frac{\pi}{n} \right) \quad (๖.19)$$

ง2 ผลกระทบเนื่องจากการทำงานในทางปฏิบัติของวงจร CDTA ของวงจร ออสซิลเลเตอร์ที่นำเสนอในรูปแบบที่ ง4

การวิเคราะห์วงจรในกรณีนี้จะอาศัยหลักการที่อธิบายไว้ในบทที่ 2 หัวข้อที่ 2.3 และ ใช้สมการ (2.2) พิจารณาหาความสัมพันธ์ของวงจรออสซิลเลเตอร์ในรูปแบบที่ ง4 เมื่อกำหนดให้ ค่าความผิดพลาดในการส่งผ่านกระแสระหว่างขั้ว p กับขั้ว z และระหว่างขั้ว n กับขั้ว z และค่าผิดพลาดในการขยายค่าความนำจากขั้ว z ไปยังขั้ว x มีค่าดังนี้ $\alpha_{px} = \alpha_{py} = \alpha_{pz} = \alpha_p$, $\alpha_{nx} = \alpha_{ny} = \alpha_{nz} = \alpha_n$ และ $\beta_x = \beta_y = \beta_z = \beta$ ตามลำดับ (เมื่อ i คือ CDTA ตัวที่ $1, 2, 3, \dots, n$) ซึ่งขั้นตอนการวิเคราะห์วงจรในทางปฏิบัติแสดงได้ดังนี้

ง2.1 วงจรอินทิเกรเตอร์แบบมีการสูญเสียในทางปฏิบัติ

การวิเคราะห์ผลกระทบในทางปฏิบัติของวงจร CDTA ที่มีต่อวงจรอินทิเกรเตอร์แบบ มีการสูญเสียในรูปแบบที่ ง1 ซึ่งสามารถหาความสัมพันธ์ของวงจรในทางปฏิบัติได้ดังนี้

$$i_o = i_n \quad (ง.20)$$

และ
$$i_m = i_p \quad (ง.21)$$

นำสมการ (ง.20) และ (ง.21) แทนลงใน (2.2) จะได้สมการกระแสเอาต์พุตของวงจรเป็น

$$i_o = \frac{\beta g_m (\alpha_p i_m - \alpha_n i_o)}{C s} \quad (ง.22)$$

จัดรูปสมการข้างบนใหม่ได้เป็น

$$\frac{i_o}{i_m} = \frac{\left(\frac{\alpha_p}{\alpha_n} \right)}{\left[1 + \left(\frac{C}{\alpha_n \beta g_m} \right) s \right]} \quad (ง.23)$$

ง2.2 วงจรขยายกระแสแบบกระแสควบคุมในทางปฏิบัติ

พิจารณาวงจรเลียนแบบค่าความต้านทานเทียบกราวด์ในรูปที่ ง3 เมื่อคำนึงถึงการ
ทำงานในทางปฏิบัติของวงจร CDTA จะได้ความสัมพันธ์ระหว่างแรงดันและกระแสได้ดังนี้

$$v_z = v_y \quad \text{และ} \quad i_{zy} = -\alpha_n i_{xy} = -i_y \quad (\text{ง.24})$$

แทนค่าสมการ (ง.24) ลงใน (2.2) จะได้

$$i_y = \alpha_n \beta g_{my} v_y \quad (\text{ง.25})$$

จากสมการข้างบนเขียนใหม่ได้เป็น

$$r_y = \frac{v_y}{i_y} = \frac{1}{\alpha_n \beta g_{my}} \quad (\text{ง.26})$$

ดังนั้นเมื่อนำวงจรเลียนแบบค่าความต้านทานเทียบกราวด์ (CDTA_y) ดังรูปที่ ง3 ต่อ
ร่วมกับวงจรขยายกระแส (CDTA_x) จะได้วงจรขยายกระแสแบบกระแสควบคุมกระแสดังรูปที่
ง2 และจะได้ความสัมพันธ์กระแสเอาต์พุตของวงจรได้ดังนี้

$$i_o = \alpha_p \beta g_{mx} i_{in} r_y \quad (\text{ง.27})$$

เมื่อนำสมการ (ง.26) แทนลงใน (ง.27) จะได้

$$\frac{i_o}{i_{in}} = \left(\frac{\alpha_p}{\alpha_n} \right) \left(\frac{g_{mx}}{g_{my}} \right) \quad (\text{ง.28})$$

ง2.3 วงจรออสซิลเลเตอร์ที่นำเสนอรูปที่ ง4 ในทางปฏิบัติ

พิจารณาวงจรอินทิเกรเตอร์แบบมีการสูญเสียซึ่งต่อคาสเคดกันจำนวน n ชุดในทางปฏิบัติหาความสัมพันธ์ได้ดังนี้

$$\frac{i_2}{i_1} = \left\{ \frac{\left(\frac{\alpha_p}{\alpha_n} \right)}{\left[1 + \left(\frac{C_1}{\alpha_n \beta g_{m1}} \right) s \right]} \right\} \times \left\{ \frac{\left(\frac{\alpha_p}{\alpha_n} \right)}{\left[1 + \left(\frac{C_2}{\alpha_n \beta g_{m2}} \right) s \right]} \right\} \times \dots \times \left\{ \frac{\left(\frac{\alpha_p}{\alpha_n} \right)}{\left[1 + \left(\frac{C_n}{\alpha_n \beta g_{mn}} \right) s \right]} \right\} \quad (\text{ง.29})$$

กำหนดให้ค่า $g_{m1} = g_{m2} = \dots = g_{mn} = g_m$ และ $C_1 = C_2 = \dots = C_n = C$ ลงในสมการ (ง.29) จะได้

$$\frac{i_2}{i_1} = \left\{ \frac{\left(\frac{\alpha_p}{\alpha_n} \right)}{\left[1 + \left(\frac{C}{\alpha_n \beta g_m} \right) s \right]} \right\}^n \quad (\text{ง.30})$$

เมื่อ n คือจำนวนวงจรอินทิเกรเตอร์แบบมีการสูญเสียต่อคาสเคดกัน เมื่อต่อวงจรขยายกระแสแบบกระแสควบคุมร่วมกับวงจรอินทิเกรเตอร์แบบมีการสูญเสีย แสดงดังรูปที่ ง4 จะได้อัตราขยายสัญญาณวงรอบในทางปฏิบัติเป็น

$$L(s) = - \left(\frac{\alpha_p}{\alpha_n} \right) \left(\frac{g_{mx}}{g_{my}} \right) \left\{ \frac{\left(\frac{\alpha_p}{\alpha_n} \right)}{\left[1 + \left(\frac{C}{\alpha_n \beta g_m} \right) s \right]} \right\}^n \quad (\text{ง.31})$$

จากเงื่อนไขของบาร์คเฮาเซน สามารถพิจารณาสมการ (ง.31) เมื่อ $s = j\omega_0$ จะได้ขนาดและมุมเฟสของวงจรในทางปฏิบัติดังนี้

$$|L(j\omega_o)| = \left| \frac{\left(\frac{g_{mx}}{g_{my}}\right)\left(\frac{\alpha_p}{\alpha_n}\right)^{n+1}}{\left[1 + \left(\frac{C}{\alpha_n \beta g_m}\right)s\right]^n} \right| = 1 \tag{ง.32}$$

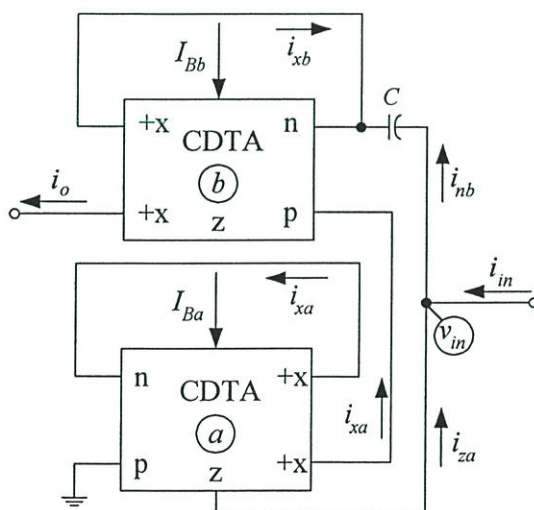
และ
$$\phi = \frac{\pi}{n} = \tan^{-1}\left(\frac{\omega_o C}{\alpha_n \beta g_m}\right) \tag{ง.33}$$

จากสมการ (ง.32) และ (ง.33) จะได้เงื่อนไขในการออสซิลเลตและความถี่ออสซิลเลตเป็น

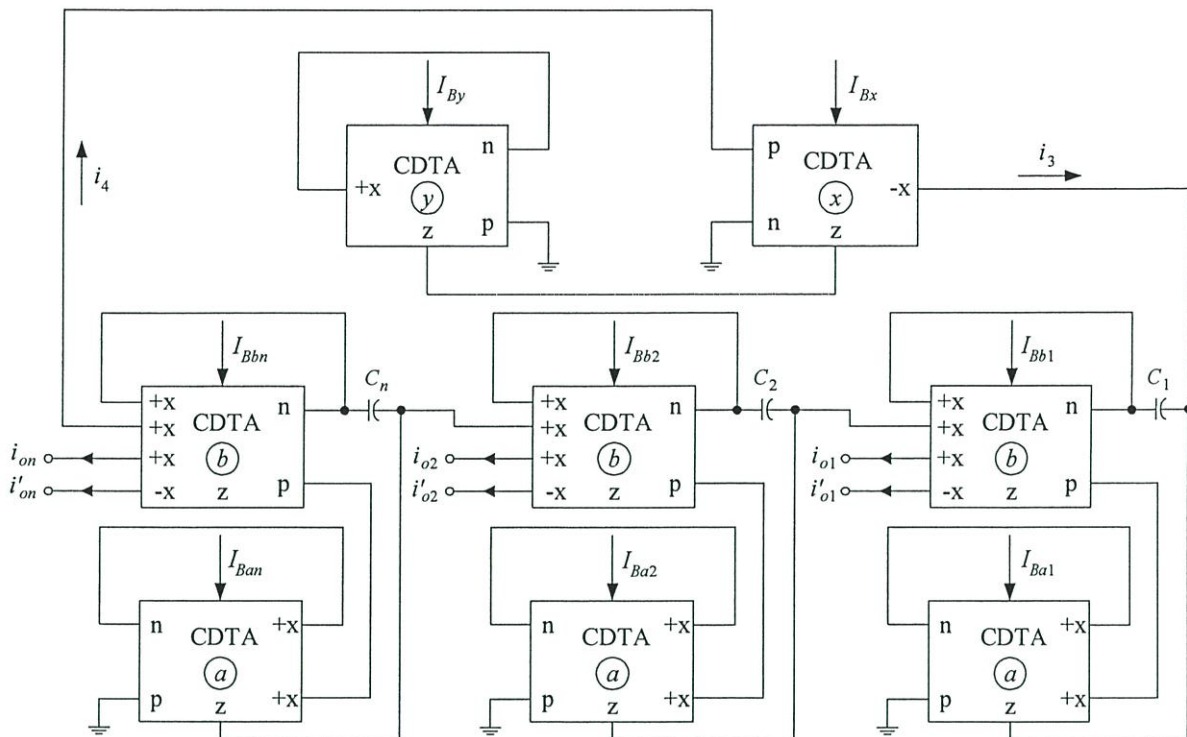
$$\left(\frac{g_{mx}}{g_{my}}\right)\left(\frac{\alpha_p}{\alpha_n}\right)^{n+1} = \left[1 + \tan^2\left(\frac{\pi}{n}\right)\right]^{\frac{n}{2}} \tag{ง.34}$$

และ
$$\omega_o = \left(\frac{\alpha_n \beta g_m}{C}\right) \tan\left(\frac{\pi}{n}\right) \tag{ง.35}$$

ง3 วงจรออสซิลเลเตอร์แบบหลายเฟสโดยใช้วงจรกรองผ่านทุกความถี่อันดับหนึ่ง ดังรูปที่ 6.10



รูปที่ ง5 วงจรกรองผ่านทุกความถี่อันดับหนึ่งโดยใช้วงจร CDTA ดังรูปที่ 6.9



รูปที่ ๖ วงจรออสซิลเลเตอร์แบบหลายเฟสโดยใช้วงจรกรองผ่านทุกความถี่อันดับหนึ่ง
ที่นำเสนอในรูปที่ 6.10

การวิเคราะห์วงจรออสซิลเลเตอร์แบบหลายเฟสที่นำเสนอในรูปที่ ๖ ซึ่งประกอบด้วย วงจรย่อยสองส่วนคือ วงจรกรองผ่านทุกความถี่อันดับหนึ่งดังรูปที่ ๖.5 และวงจรขยายกระแส แบบกระแสควบคุมดังรูปที่ ๖.2 และอาศัยคุณสมบัติของวงจร CDTA ตามสมการ (2.1) แสดง ขั้นตอนการวิเคราะห์วงจรได้ดังนี้

๖.3.1 วงจรกรองผ่านทุกความถี่อันดับหนึ่ง

การวิเคราะห์วงจรกรองผ่านทุกความถี่อันดับหนึ่งในรูปที่ ๖.5 จะประกอบด้วยวงจร CDTA จำนวน 2 ตัว และตัวเก็บประจุเทียบกราวด์จำนวน 1 ตัว ซึ่งสามารถแสดงขั้นตอนการ วิเคราะห์วงจรได้ดังนี้

พิจารณาที่ CDTA_a พบว่าค่าความสัมพันธ์กระแสของวงจรมีค่าเท่ากับ

$$i_{za} = -i_{xa} = -g_{ma}v_{in} \tag{๖.36}$$

พิจารณาที่ CDTA_b จะได้ความสัมพันธ์กระแสของวงจรเท่ากับ

$$i_0 = g_{mb}R_{Zb}(i_{xa} - i_{nb} - i_o) \quad (\text{ง.37})$$

จากวงจรพบว่ากระแส $i_{nb} = (Cv_{in})s$ และนำสมการ (ง.36) ลงในสมการ (ง.37) จะได้

$$i_0 = g_{mb}R_{Zb}[g_{ma}v_{in} - (Cv_{in})s - i_o] \quad (\text{ง.38})$$

จัดรูปสมการ (ง.38) ได้ใหม่เป็น

$$i_0\left(\frac{1}{g_{mb}R_{Zb}} + 1\right) = (g_{ma} - Cs)v_{in} \quad (\text{ง.39})$$

หากพิจารณาวงจรในกรณีที่ R_{Zb} มีค่าสูงมาก ๆ หรือ ($R_{Zb} = \infty$) ดังนั้นสามารถเขียนสมการได้เป็น

$$i_0 = (g_{ma} - Cs)v_{in} \quad (\text{ง.40})$$

พิจารณาหาความสัมพันธ์ของกระแสที่โหนด v_{in} ซึ่งมีค่าเท่ากับ

$$i_{in} = (Cv_{in})s + i_{xa} \quad (\text{ง.41})$$

และนำสมการ (ง.36) แทนลงในสมการ (ง.41) จะได้

$$i_{in} = (Cv_{in})s + g_{ma}v_{in} \quad (\text{ง.42})$$

หรือ

$$i_{in} = (g_{ma} + Cs)v_{in} \quad (\text{ง.43})$$

จากนั้นนำสมการ (ง.40) แทนลงในสมการ (ง.43) จะได้ฟังก์ชันถ่ายโอนกระแสของวงจรกรองผ่านทุกความถี่เท่ากับ

$$\frac{i_o}{i_{in}} = \frac{1 - \left(\frac{C}{g_{ma}}\right)s}{1 + \left(\frac{C}{g_{ma}}\right)s} \quad (\text{ง.44})$$

ง3.2 วงจรออสซิลเลเตอร์ที่นำเสนอในรูปที่ ง6

การสังเคราะห์วงจรออสซิลเลเตอร์แบบหลายเฟส โดยใช้วงจรกรองผ่านทุกความถี่อันดับหนึ่งดังรูปที่ ง5 ต่อкасцепกันจำนวน n ชุด และนำวงจรขยายกระแสแบบกระแสควบคุมดังรูปที่ ง2 ต่อร่วมกันเป็นวงจรออสซิลเลเตอร์ที่นำเสนอในรูปที่ ง6 ซึ่งมีขั้นตอนการสังเคราะห์วงจรดังนี้

จากรูปที่ ง6 พิจารณาวงจรอินทิเกรเตอร์แบบมีการสูญเสียโดยกำหนดให้ i_3 และ i_4 เป็นกระแสอินพุตและเอาต์พุตของอินทิเกรเตอร์แบบมีการสูญเสียกรณีต่อкасцепกันจำนวน n ชุด ตามลำดับ ดังนั้นสามารถคำนวณหาความสัมพันธ์กระแสระหว่าง i_4 และ i_3 ได้ดังนี้

$$\frac{i_4}{i_3} = \left[\frac{1 - \left(\frac{C_1}{g_{ma1}} \right) s}{1 + \left(\frac{C_1}{g_{ma1}} \right) s} \right] \times \left[\frac{1 - \left(\frac{C_2}{g_{ma2}} \right) s}{1 + \left(\frac{C_2}{g_{ma2}} \right) s} \right] \times \dots \times \left[\frac{1 - \left(\frac{C_n}{g_{man}} \right) s}{1 + \left(\frac{C_n}{g_{man}} \right) s} \right] \quad (ง.45)$$

หากกำหนดให้ค่า $g_{ma1} = g_{ma2} = \dots = g_{man} = g_m$ และ $C_1 = C_2 = \dots = C_n = C$ ลงในสมการ (ง.45) จะได้

$$\frac{i_4}{i_3} = \left[\frac{1 - \left(\frac{C}{g_m} \right) s}{1 + \left(\frac{C}{g_m} \right) s} \right]^n \quad (ง.46)$$

เมื่อ n คือจำนวนวงจรกรองผ่านทุกความถี่อันดับหนึ่งต่อкасцепกัน จากนั้นต่อวงจรขยายกระแสแบบกระแสควบคุมร่วมกับกรองผ่านทุกความถี่อันดับหนึ่งแสดงดังรูปที่ ง6 จะทำให้ได้สมการอัตราขยายสัญญาณวงรอบเป็นดังนี้

$$L(s) = - \left(\frac{g_{mx}}{g_{my}} \right) \left[\frac{1 - \left(\frac{C}{g_m} \right) s}{1 + \left(\frac{C}{g_m} \right) s} \right]^n \quad (ง.47)$$

จากเงื่อนไขของบาร์คเฮาเซน และหลักการพื้นฐานในบทที่ 3 พิจารณาสมการ (ง.47) เมื่อ $s = j\omega_0$ จะได้ขนาดและมุมเฟสของอัตราขยายสัญญาณวงรอบเป็น

$$|L(j\omega_o)| = \left| - \left(\frac{g_{mx}}{g_{my}} \right) \frac{\left[1 - j\omega_o \left(\frac{C}{g_m} \right) \right]^n}{\left[1 + j\omega_o \left(\frac{C}{g_m} \right) \right]^n} \right| = 1 \quad (ง.48)$$

และ

$$\phi = \frac{\pi}{n} = 2 \tan^{-1} \left(\frac{\omega_o C}{g_m} \right) \quad (ง.49)$$

เมื่อ ϕ คือมุมเฟสของกระแสเอาต์พุตแต่ละวงจร และจากสมการ (ง.48) และ (ง.49) สามารถพิจารณาหาค่าเงื่อนไขในการออสซิลเลตและความถี่ออสซิลเลตได้ดังนี้

$$\frac{g_{mx}}{g_{my}} = 1 \quad (ง.50)$$

และ

$$\omega_o = \left(\frac{g_m}{C} \right) \tan \left(\frac{\pi}{2n} \right) \quad (ง.51)$$

แทนค่าสมการ (2.3) ลงในสมการ (ง.50) และ (ง.51) จะได้เงื่อนไขในการออสซิลเลตดังนี้

$$\frac{I_{Bx}}{I_{By}} = 1 \quad (ง.52)$$

และ

$$\omega_o = \left(\frac{I_B}{2V_T C} \right) \tan \left(\frac{\pi}{2n} \right) \quad (ง.53)$$

ง4 ผลกระทบเนื่องจากการทำงานในทางปฏิบัติของวงจร CDTA ของวงจรที่นำเสนอ ดังรูปที่ ง6

พิจารณาหาความสัมพันธ์ของวงจรออสซิลเลเตอร์ ในรูปที่ ง6 โดยอาศัยวิธีการเดียวกันกับหัวข้อภาคผนวก ง2 ซึ่งกำหนดให้ $\alpha_{px} = \alpha_{py} = \alpha_{pi} = \alpha_p$, $\alpha_{nx} = \alpha_{ny} = \alpha_{ni} = \alpha_n$ และ $\beta_x = \beta_y = \beta_i = \beta$ ตามลำดับ โดยแสดงขั้นตอนการวิเคราะห์วงจรในทางปฏิบัติได้ดังนี้

ง4.1 วงจรกรองผ่านทุกความถี่อันดับหนึ่งในทางปฏิบัติ

การวิเคราะห์ผลกระทบในทางปฏิบัติของวงจรกรองผ่านทุกความถี่อันดับหนึ่งในรูปที่
ง5 พิจารณาวงจร CDTA α พบว่าค่าความสัมพันธ์กระแสของวงจรมีค่าเท่ากับ

$$i_{za} = -\alpha_n i_{xa} \quad (ง.54)$$

และ
$$i_{xa} = \beta g_{ma} v_{in} \quad (ง.55)$$

พิจารณาวงจร CDTA b จะได้ความสัมพันธ์กระแสของวงจรเท่ากับ

$$i_o = \beta g_{mb} R_{Zb} (\alpha_p i_{xa} - \alpha_n i_{nb} - \alpha_n i_o) \quad (ง.56)$$

จากวงจรพบว่ากระแส $i_{nb} = (Cv_{in})s$ และนำสมการ (ง.55) ลงในสมการ (ง.56) จะได้

$$i_o = \beta g_{mb} R_{Zb} [\alpha_p \beta g_{ma} v_{in} - (\alpha_n C v_{in})s - \alpha_n i_o] \quad (ง.57)$$

จัดรูปสมการ (ง.57) ได้ใหม่เป็น

$$i_o \left(\frac{1}{\beta g_{mb} R_{Zb}} + \alpha_n \right) = [\alpha_p \beta g_{ma} - (\alpha_n C)s] v_{in} \quad (ง.58)$$

หากพิจารณาวงจรในกรณีที่ R_{Zb} มีค่าสูงมาก ๆ หรือ ($R_{Zb} = \infty$) จะได้สมการได้เป็น

$$i_o = \left[\frac{\alpha_p \beta g_{ma} - (\alpha_n C)s}{\alpha_n} \right] v_{in} \quad (ง.59)$$

พิจารณาหาความสัมพันธ์ของกระแสที่โหนด v_{in} ได้ดังนี้

$$i_{in} = (Cv_{in})s + i_{xa} \quad (ง.60)$$

นำสมการ (ง.55) แทนลงในสมการ (ง.60) จะได้

$$i_{in} = (Cv_{in})s + \beta g_{ma} v_{in} \quad (ง.61)$$

หรือ
$$i_{in} = (\beta g_{ma} + Cs)v_{in} \quad (ง.62)$$

จากนั้นนำสมการ (ง.59) แทนลงสมการ (ง.62) จะได้ฟังก์ชันถ่ายโอนกระแสของวงจรรองผ่านทุกความถี่ในทางปฏิบัติเท่ากับ

$$\frac{i_o}{i_{in}} = \left(\frac{\alpha_p}{\alpha_n} \right) \left[\frac{1 - \left(\frac{\alpha_n C}{\alpha_p \beta g_{ma}} \right) s}{1 + \left(\frac{C}{\beta g_{ma}} \right) s} \right] \quad (\text{ง.63})$$

ง4.2 วงจรรอซซิลเลเตอร์ที่นำเสนอรูปที่ ง6 ในทางปฏิบัติ

พิจารณาวงจรรองผ่านทุกความถี่อันดับหนึ่งซึ่งต่อкасцепกันจำนวน n ชุดในทางปฏิบัติซึ่งสามารถหาความสัมพันธ์ได้ดังนี้

$$\frac{i_4}{i_3} = \left[\left(\frac{\alpha_p}{\alpha_n} \right) \times \frac{1 - \left(\frac{\alpha_n C_1}{\alpha_p \beta g_{ma1}} \right) s}{1 + \left(\frac{C_1}{\beta g_{ma1}} \right) s} \right] \left[\left(\frac{\alpha_p}{\alpha_n} \right) \times \frac{1 - \left(\frac{\alpha_n C_2}{\alpha_p \beta g_{ma2}} \right) s}{1 + \left(\frac{C_2}{\beta g_{ma2}} \right) s} \right] \dots \left[\left(\frac{\alpha_p}{\alpha_n} \right) \times \frac{1 - \left(\frac{\alpha_n C_n}{\alpha_p \beta g_{man}} \right) s}{1 + \left(\frac{C_n}{\beta g_{man}} \right) s} \right] \quad (\text{ง.64})$$

หากกำหนดให้ค่า $g_{ma1} = g_{ma2} = \dots = g_{man} = g_m$ และ $C_1 = C_2 = \dots = C_n = C$ ลงในสมการ (ง.64) สามารถเขียนได้ใหม่เป็น

$$\frac{i_4}{i_3} = \left[\left(\frac{\alpha_p}{\alpha_n} \right) \times \frac{1 - \left(\frac{\alpha_n C}{\alpha_p \beta g_m} \right) s}{1 + \left(\frac{C}{\beta g_m} \right) s} \right]^n \quad (\text{ง.65})$$

เมื่อ n คือจำนวนวงจรรองผ่านทุกความถี่อันดับหนึ่งต่อкасцепกัน จากนั้นเมื่อต่อวงจรขยายกระแสแบบกระแสควบคุมในทางปฏิบัติโดยใช้สมการ (ง.28) พิจารณาร่วมกับสมการ (ง.65) จะทำให้ได้สมการอัตราขยายสัญญาณวงรอบเป็นดังนี้

$$L(s) = -\left(\frac{g_{mx}}{g_{my}}\right)\left(\frac{\alpha_p}{\alpha_n}\right)^{n+1} \left[\frac{1 - \left(\frac{\alpha_n C}{\alpha_p \beta g_m}\right)s}{1 + \left(\frac{C}{\beta g_m}\right)s} \right]^n \quad (ง.66)$$

จากเงื่อนไขของบาร์คเฮาเซน พิจารณาสมการ (ง.66) เมื่อ $s = j\omega_o$ จะได้ขนาดและมุมเฟสของอัตราขยายสัญญาณวงรอบเป็น

$$|L(j\omega_o)| = \left| -\left(\frac{g_{mx}}{g_{my}}\right)\left(\frac{\alpha_p}{\alpha_n}\right)^{n+1} \left[\frac{1 - j\omega_o \left(\frac{\alpha_n C}{\alpha_p \beta g_m}\right)}{1 + j\omega_o \left(\frac{C}{\beta g_m}\right)} \right]^n \right| = 1 \quad (ง.67)$$

และ
$$\phi = \frac{\pi}{n} \cong 2 \tan^{-1} \left(\frac{\omega_o C}{\beta g_m} \right) \quad (ง.68)$$

จากสมการ (ง.67) และ (ง.68) สามารถพิจารณาค่าเงื่อนไขในการออสซิลเลตและความถี่ออสซิลเลตได้ดังนี้

$$\frac{g_{mx}}{g_{my}} = \left(\frac{\alpha_n}{\alpha_p} \right)^{n+1} \quad (ง.69)$$

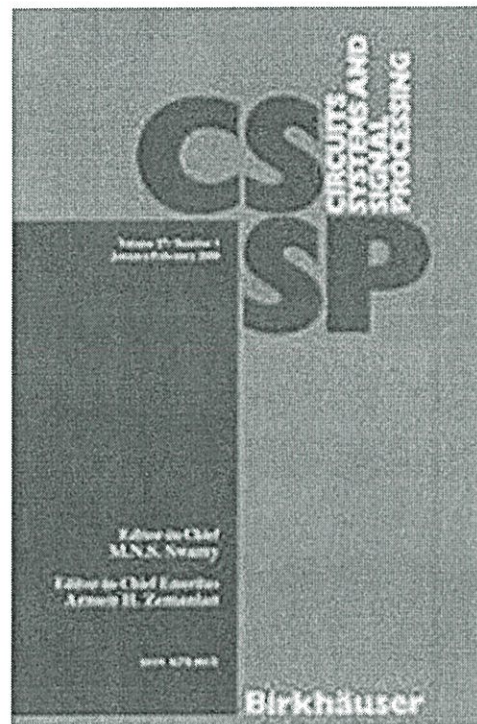
และ
$$\omega_o \cong \left(\frac{\beta g_m}{C} \right) \tan \left(\frac{\pi}{2n} \right) \quad (ง.70)$$

ภาคผนวก จ

บทความวิจัยที่ได้รับการตีพิมพ์

บทความวิจัยที่ได้รับการตีพิมพ์ในวารสารทางวิชาการและการประชุมวิชาการทางด้านวิศวกรรมอิเล็กทรอนิกส์และการสื่อสารในระดับชาติ และระดับนานาชาติในวิทยานิพนธ์นี้มีจำนวน 6 บทความดังต่อไปนี้

- [1] W. Tangsrirat, W. Tanjaroen, "Current-mode multiphase sinusoidal oscillator using current differencing transconductance amplifiers," *Circuits, Systems and Signal Processing*, vol.27, no.1, pp.81-93, 2008.
- [2] W. Tangsrirat, W. Tanjaroen, Tattaya Pukkalanun, "Current-mode multiphase sinusoidal oscillator using CDTA-based allpass sections", *AEU International Journal of Electronics and Communications*, vol.63, no.7, pp.616-622, 2009.
- [3] W. Tangsrirat, W. Tanjaroen, "Current-mode sinusoidal quadrature oscillator with independent control of oscillation frequency and condition using CDTAs" *Indian Journal of Pure and Applied Physics*, vol.48, no.5, pp.363-366, 2010.
- [4] W. Tanjaroen, W. Tangsrirat, "Resistorless Current-mode Quadrature Sinusoidal Oscillator using CDTAs", *Proceedings of the Asia-Pacific Signal and Information Processing Association*, Sapporo, Japan, pp.307-310, 2009.
- [5] W. Tanjaroen, W. Tangsrirat, "Current-controlled current-mode four-phase sinusoidal quadrature oscillator using CDTAs", *Proceedings of the International Technical Conference on Circuits/Systems, Computers and Communications*, Pattaya, Thailand, pp.205-208, 2010.
- [6] W. Tanjaroen, W. Tangsrirat, W. Surakumpontorn, "Electronically tunable current-mode sinusoidal oscillator using CDTAs", *Proceedings of the Joint International Conference Information & Electronics and Electrical Engineering*, Luang Prabang, Lao PRD., pp.347-350, 2010.



Circuits Systems and Signal Processing
(CSSP 2008)

vol.27, no.1, pp.81-93, 2008.

Current-Mode Multiphase Sinusoidal Oscillator Using Current Differencing Transconductance Amplifiers

Worapong Tangsrirat · Wason Tanjaroen

Received: 28 August 2006 / Revised: 15 June 2007 / Published online: 3 January 2008
© Birkhäuser Boston 2007

Abstract This paper describes a simple current-controlled current-mode multiphase sinusoidal oscillator based on current differencing transconductance amplifiers (CDTAs) as active components. The proposed oscillator circuit, which employs only one CDTA and one grounded capacitor for each phase, can generate arbitrary n current-output signals (n being even or odd) equally spaced in phase, all at high output impedance terminals. The oscillation condition and the oscillation frequency can be controlled electronically and independently through the bias current of the CDTA. The oscillator has low-component count, low-sensitivity performance, and is highly suitable for monolithic implementation. PSPICE simulation results are given to confirm the operation of the proposed oscillator.

Keywords CDTA · Multiphase sinusoidal oscillator (MSO) · Current-mode circuit

1 Introduction

Multiphase sinusoidal oscillators (MSOs) have a wide range of applications in telecommunications, power electronics, and signal processing and measurement systems. Examples of commonly used MSO circuits are the vector control of single-phase-to-three-phase pulsewidth-modulation (PWM) converters [19], and a control scheme for a five-phase induction motor drive [20]. They can also be utilized for

W. Tangsrirat (✉) · W. Tanjaroen
Faculty of Engineering, and Research Center for Communications and Information Technology (ReCCIT), King Mongkut's Institute of Technology Ladkrabang (KMITL), Chalokkrung Rd., Ladkrabang, Bangkok 10520, Thailand
e-mail: ktworapo@kmitl.ac.th

W. Tanjaroen
e-mail: eng_oui@hotmail.com

a decoupled dynamic control of a six-phase two-motor drive system [16]. Therefore, several techniques for the design of the MSO have been reported in the literature [1–4, 13–15, 23, 24]. In [2, 4, 15, 23], several MSO circuits have been proposed which use a second-generation current conveyor (CCII) as an active component. Most of the reported circuits suffer from the use of more passive components and a lack of electronic controllability. Also, they operate in voltage mode. The current feedback operational amplifier (CFOA)-based MSO circuit proposed in [24] exploits the internal pole of the device to operate at relatively high frequencies, but this approach requires access to the device compensation terminal. Recently, techniques to realize a voltage-mode MSO using operational amplifiers (op-amps) have been developed [13, 14]. However, the drawback of these circuits is the well-known limitations of the op-amps. Moreover, they utilize too many external passive components and a number of them float. In recent years, the current-mode approach to signal processing has offered elegant solutions for analog circuit problems [5, 22]. The main advantages of this operation mode are wide signaling bandwidth, high slew rate and low power consumption. Thus considering this fact, a current follower-based MSO structure operating in current mode has been proposed [1]. It employs two current followers, one floating resistor and one floating capacitor for each stage, and does not provide electronic tunability. More recently, a current-mode MSO circuit based on current-controlled conveyors (CCCIIs) has been reported [3]. This method utilizes the parasitic resistance (R_x) of the conveyor, making electronic tunability possible through the bias current. However, it still requires an excessive number of external passive capacitors, i.e., two grounded capacitors for each stage. Moreover, its oscillation condition is adjusted by tuning the ratio of external passive capacitors, which is not well controlled. In integrated circuits (ICs), controlling the circuit parameters electronically is much easier to realize than changing the values of passive components.

In 2003, a new current-mode active element with two current inputs and two kinds of current outputs, which is called a current differencing transconductance amplifier (CDTA), was introduced [8]. Owing to the current conveying property, the CDTA is one of the modifications of the CCII. This device is synthesized using the current differencing nature of the modified differential current conveyor (MDCC) [11] and a multiple-output transconductance amplifier to facilitate the implementation of current-mode analog signal processing. As a result, many applications and advantages in the design of various current-mode circuits using CDTAs as active elements have received considerable attention. They include, i.e., universal biquad filters [9], an N th-order lowpass filter circuit [6], a current-mode universal 2nd-order filter with one input and three outputs [10], and a current-mode KHN filter [18]. These applications have also proven that the CDTA is a versatile active building block for current-mode signal processing. Until now, only a current-mode quadrature oscillator circuit based on CDTAs has been recently reported [17]. However, it produces two sinusoidal output currents with only 90° phase difference. There is no CDTA-based current-mode sinusoidal oscillator that can provide multiphase sinusoidal output currents.

In view of the above limitations in previous works, we propose a current-controlled current-mode MSO circuit using CDTAs and only grounded capacitors. The proposed oscillator circuit can produce n output current signals (n being even or

odd) of identical frequency and equally spaced in phase, all at high output impedance terminals. The circuit provides the attractive feature of independent electronic control of the oscillation frequency (ω_o) and the oscillation condition by varying the bias current of the CDTA. The oscillator also exhibits low active and passive sensitivities and is very suitable for integration. PSPICE simulation results are given demonstrating close agreement with the predicted theory.

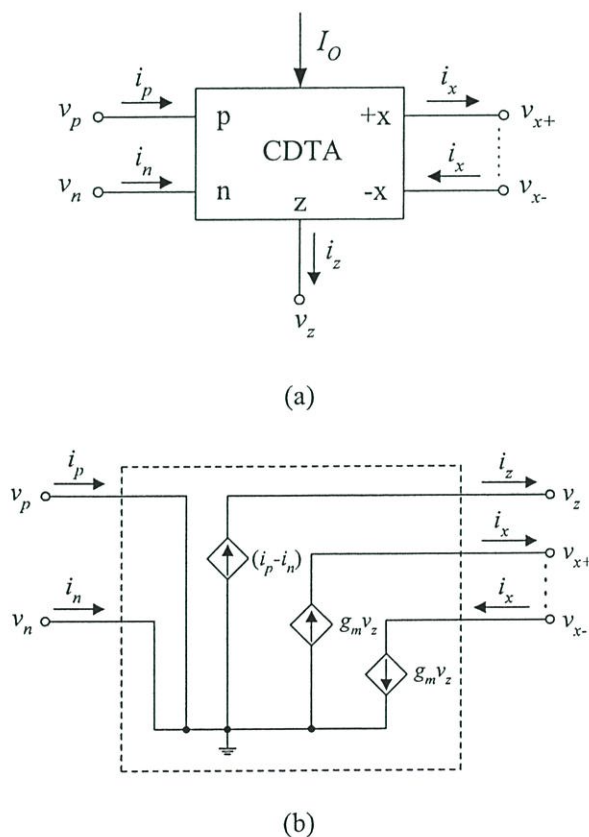
2 Current Differencing Transconductance Amplifier (CDTA)

The circuit representation and the equivalent circuit of the CDTA are shown in Fig. 1. The terminal relation of the CDTA can be characterized by the following set of equations [8]:

$$v_p = v_n = 0, \quad i_z = i_p - i_n \quad \text{and} \quad i_x = g_m v_z = g_m Z_z i_z \quad (1)$$

where p and n are input terminals, z and $\pm x$ are output terminals, g_m is the transconductance gain, and Z_z is an external impedance connected at the terminal z . According to the above equation and the equivalent circuit of Fig. 1b, the current flowing

Fig. 1 CDTA: a circuit representation, b equivalent circuit



out of the terminal z (i_z) is a difference between the currents through the terminals p and n ($i_p - i_n$). The voltage drop at the terminal z is transferred to a current at the terminal x (i_x) by a transconductance gain (g_m), which is electronically controllable by an external bias current (I_O). These currents, which are copied to a general number of output current terminals x , are equal in magnitude but flow in opposite directions.

Although there are several techniques to realize the CDTA, one possible bipolar realization is shown in Fig. 2 [21]. It mainly comprises a current differencing circuit formed by two current followers Q_1 – Q_9 , a basic current mirror Q_{10} – Q_{11} , and a multiple-output transconductance amplifier Q_{12} – Q_{42} . In this case, the transconductance gain g_m of the CDTA is directly proportional to the external bias current I_O , which can be written as

$$g_m = \frac{I_O}{2V_T} \quad (2)$$

where $V_T \cong 26$ mV at 27°C is the thermal voltage.

3 Circuit Descriptions

In this section, two basic building blocks used for realizing the proposed current-mode MSO scheme are discussed in detail. The current-mode lossy integrator and current amplifier using CDTAs are described as follows.

3.1 CDTA-Based Current-Mode Lossy Integrator

Figure 3 shows the CDTA-based current-mode lossy integrator using a grounded capacitor. The basic current transfer function of this circuit can be given by

$$\frac{i_o}{i_{in}} = \frac{1}{1 + s\left(\frac{C}{g_m}\right)}. \quad (3)$$

This building block will be used as a core circuit in a generalized current-mode MSO structure.

3.2 CDTA-Based Current Amplifier

The second basic building block, shown in Fig. 4, functions as a current amplifier. It is formed of only two CDTAs without the need for an external passive component. In this case, the current gain (K) of this circuit can be expressed as

$$\frac{i_o}{i_{in}} = K = \frac{g_{ma}}{g_{mb}}. \quad (4)$$

From (4), it is worth mentioning here that the amplifier gain K can be tuned linearly and electronically by adjusting the transconductance ratio (g_{ma}/g_{mb}).

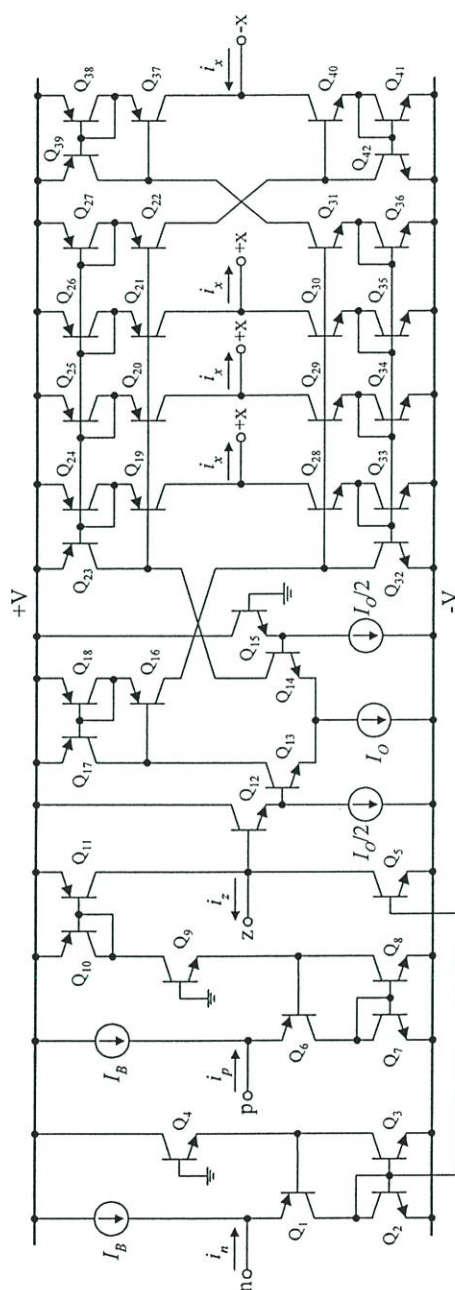


Fig. 2 Possible bipolar realization of the CDTA

Fig. 3 CDTA-based current-mode lossy integrator

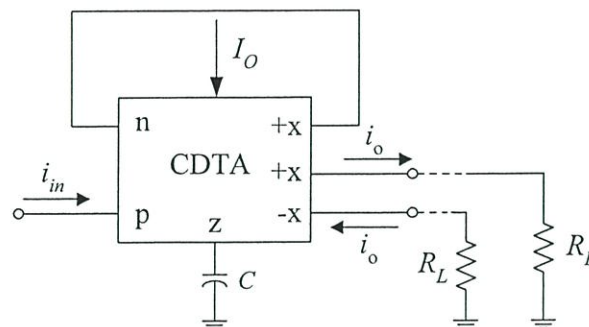


Fig. 4 CDTA-based current amplifier

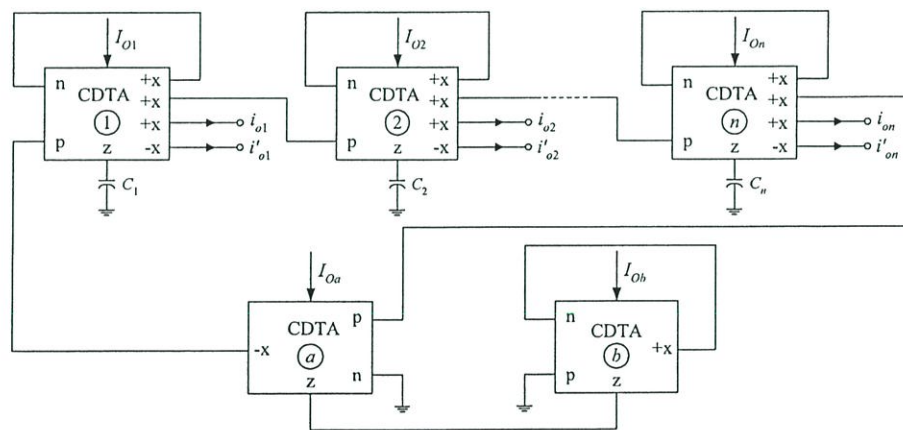
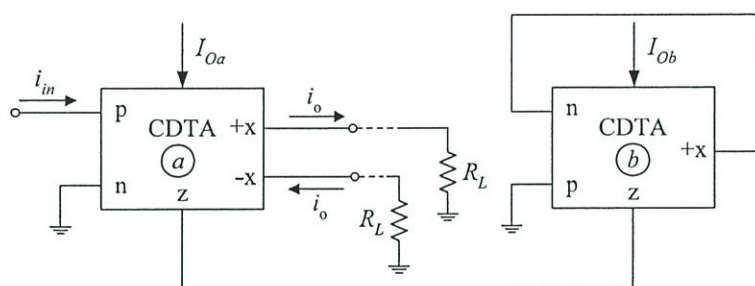


Fig. 5 Proposed CDTA-based MSO circuit using grounded capacitors

3.3 Proposed CDTA-Based Current-Mode MSO Circuit

The realization of the proposed current-mode MSO structure using CDTA is shown in Fig. 5. The circuit consists of n cascaded CDTA-based current-mode lossy integrators of Fig. 3 with the output i_{on} of the n th stage being fed back to the input of the first stage through the current amplifier of Fig. 4. Note that the current ampli-

fier performing a feedback path has a gain of $-K$. From the circuit configuration, we see that it requires only CDTAs and grounded capacitors and is suitable from an integration point of view [7]. Assuming that $g_{m1} = g_{m2} = \dots = g_{mn} = g_m$ and $C_1 = C_2 = \dots = C_n = C$, the open loop gain $L(s)$ of the proposed structure in Fig. 5 can be given by

$$L(s) = -K \left[\frac{1}{1 + s\left(\frac{C}{g_m}\right)} \right]^n = -\left(\frac{g_{ma}}{g_{mb}}\right) \left[\frac{1}{1 + s\left(\frac{C}{g_m}\right)} \right]^n. \quad (5)$$

To sustain sinusoidal oscillations at frequency $\omega_o = 2\pi f_o$, the Barkhausen criteria must be satisfied such that

$$L(j\omega_o) = -\frac{\left(\frac{g_{ma}}{g_{mb}}\right)}{\left[1 + s\left(\frac{C}{g_m}\right)\right]^n} = 1 \quad (6)$$

and

$$\phi = \frac{\pi}{n} = \tan^{-1}\left(\frac{\omega_o C}{g_m}\right) \quad (7)$$

where ϕ is the phase shift of each current integrator. It should be noted that (6) will have a solution only if the value of n is odd ($n \geq 3$). From (7), there are n outputs i_{oi} ($i = 1, 2, \dots, n$), each shifted in phase by $180^\circ/n$, available from the scheme. By rearranging (6) and equating the imaginary and real parts to zero, the condition for oscillation and the frequency of oscillation (ω_o) for values of $n = 3, 5, 7, \dots$ can respectively be given as

$$\frac{g_{ma}}{g_{mb}} = \left[1 + \left(\frac{\omega_o C}{g_m}\right)^2 \right]^{\frac{n}{2}} \quad (8)$$

and

$$\omega_o = \left(\frac{g_m}{C}\right) \tan\left(\frac{\pi}{n}\right). \quad (9)$$

By substituting (2) and (9) into (8), the oscillation condition can now be rewritten as

$$\frac{I_{Oa}}{I_{Ob}} = \left[1 + \tan^2\left(\frac{\pi}{n}\right) \right]^{\frac{n}{2}} \quad (10)$$

where I_{Oa} and I_{Ob} are the external DC bias currents of CDTA_a and CDTA_b, respectively. Also, substituting (2) into (9) gives

$$\omega_o = \left(\frac{I_O}{2V_T C}\right) \tan\left(\frac{\pi}{n}\right) \quad (11)$$

From (10) and (11), it is clearly seen that ω_o can be tuned electronically and linearly by adjusting the bias current I_O without affecting the condition of oscillation, which can also be tuned electronically by adjusting the bias current ratio I_{Oa}/I_{Ob} without influencing ω_o . This means that the circuit provides the attractive feature of

independent linear current control of the frequency and the condition of oscillation. In addition, by the use of an inverted version of the output current of the CDTA, the even-phase ($2n = 6, 10, 14, \dots$) output currents ($i'_{o1}, i'_{o2}, \dots, i'_{on}$) are also obtained from the same structure. Therefore, at ω_o , the proposed configuration of Fig. 5 can realize an n th-order ($n = \text{odd/even integer}$) MSO. Table 1 summarizes the oscillation condition and ω_o for realizing an n -phase current-mode sinusoidal oscillator. From Table 1, it is easy to see that the active and passive sensitivities of ω_o are expressed as

$$S_{I_o}^{\omega_o} = -S_C^{\omega_o} = 1. \tag{12}$$

Thus, the proposed MSO configuration has low active and passive sensitivities.

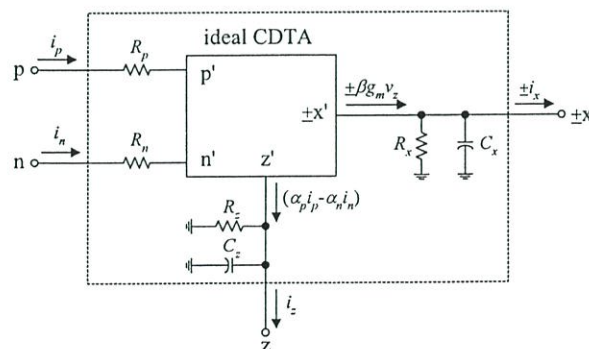
3.4 Effects of CDTA Non-idealities

In this section, the effects of CDTA non-idealities on the oscillator characteristics will be investigated. Figure 6 shows the simplified equivalent circuit that will be used to represent the behavior of the non-ideal CDTA. As is seen, there are parasitic resistances (R_p and R_n) at terminals p and n , and parasitic resistances and capacitances (R_z, C_z and R_x, C_x) from terminals z and x to the ground. In the same figure, $\alpha_p = 1 - \varepsilon_p, |\varepsilon_p| \ll 1$ is the current transfer error from the p to z terminals, $\alpha_n = 1 - \varepsilon_n, |\varepsilon_n| \ll 1$ is the current transfer error from the n to z terminals, and β

Table 1 Frequency and condition of oscillation of the proposed MSO of Fig. 5

Number of phases (n)	Condition of oscillation	Frequency of oscillation (ω_o)
3	$I_{Oa} = 8I_{Ob}$	$\omega_o \cong 33.308(I_O/C)$
4	$I_{Oa} = 4I_{Ob}$	$\omega_o \cong 19.230(I_O/C)$
5	$I_{Oa} \cong 2.885I_{Ob}$	$\omega_o \cong 13.972(I_O/C)$
6	$I_{Oa} \cong 2.370I_{Ob}$	$\omega_o \cong 11.103(I_O/C)$
7	$I_{Oa} \cong 2.075I_{Ob}$	$\omega_o \cong 9.261(I_O/C)$
8	$I_{Oa} \cong 1.883I_{Ob}$	$\omega_o \cong 7.965(I_O/C)$
9	$I_{Oa} \cong 1.750I_{Ob}$	$\omega_o \cong 7(I_O/C)$

Fig. 6 Simplified equivalent circuit of the non-ideal CDTA



is the transconductance inaccuracy factor from the z to x terminals. Therefore, taking into account the non-ideal CDTA characteristics and its parasitic elements, the modified current transfer functions of Figs. 3 and 4 can respectively be rewritten as

$$\frac{i_o}{i_{in}} = \frac{\left(\frac{\alpha_p}{\alpha_n}\right)}{\left(1 + \frac{1}{\alpha_n \beta g_m R_z} + \frac{sC}{\alpha_n \beta g_m}\right)} \quad (13)$$

and

$$\frac{i_o}{i_{in}} = K = \frac{\left(\frac{\alpha_p}{\alpha_n}\right)\left(\frac{g_{ma}}{g_{mb}}\right)}{\left(1 + \frac{2sC_z}{\alpha_n \beta g_{mb}}\right)\left(1 + sR_x C_x\right)}. \quad (14)$$

Re-analysis of the proposed MSO circuit in Fig. 5 using (13) and (14) with $C \gg C_z, C_x$ yields the oscillation condition and ω_o as described by the following relations:

$$\left(\frac{g_{ma}}{g_{mb}}\right)\left(\frac{\alpha_p}{\alpha_n}\right)^{n+1} = \left[\left(1 + \frac{1}{\alpha_n \beta g_m R_z}\right)^2 + \tan^2\left(\frac{\pi}{n}\right)\right]^{\frac{n}{2}} \quad (15)$$

and

$$\omega_o = \left(\frac{\alpha_n \beta g_m + \frac{1}{R_z}}{C}\right) \tan\left(\frac{\pi}{n}\right). \quad (16)$$

If $\alpha_n \beta g_m$ is sufficiently higher than $1/R_z$, then (15) and (16) can be approximated to

$$\left(\frac{g_{ma}}{g_{mb}}\right)\left(\frac{\alpha_p}{\alpha_n}\right)^{n+1} \cong \left[1 + \tan^2\left(\frac{\pi}{n}\right)\right]^{\frac{n}{2}} \quad (17)$$

and

$$\omega_o \cong \left(\frac{\alpha_n \beta g_m}{C}\right) \tan\left(\frac{\pi}{n}\right). \quad (18)$$

From the above expressions, it should be mentioned here that the oscillation condition is mainly affected by the current transfer errors (α_p and α_n) of the CDTAs. However, the effect of these errors can be easily accommodated by tuning the ratio of g_{ma}/g_{mb} . Also, one can see that ω_o is slightly deviated from the ideal case by the factor of $\alpha_n \beta$. Therefore, to compensate this effect, we can slightly adjust the g_m -value.

From (18), the active ω_o -sensitivity values in this case can be expressed as

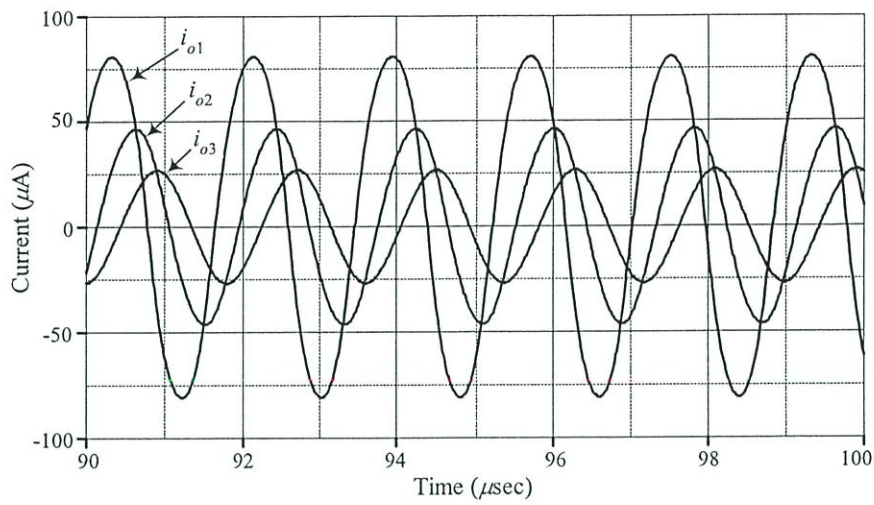
$$S_{\alpha_p}^{\omega_o} = 0 \quad (19)$$

and

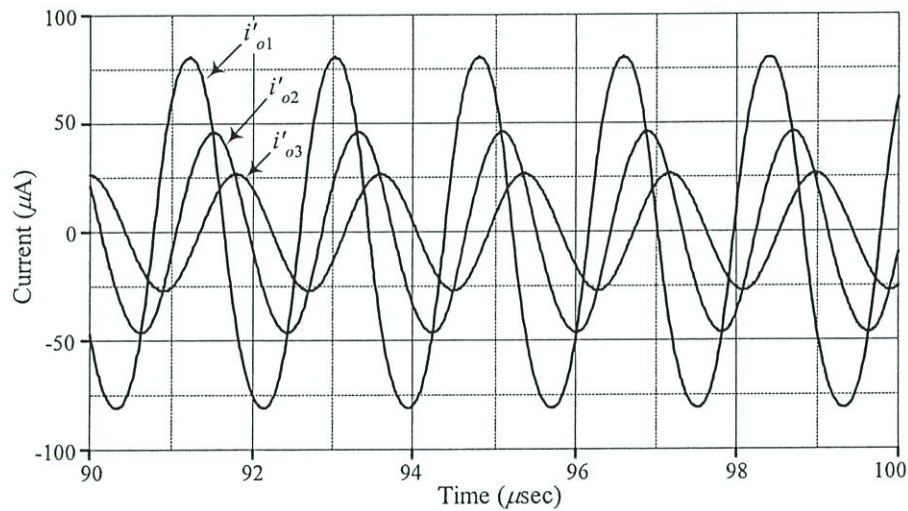
$$S_{\alpha_n}^{\omega_o} = S_{\beta}^{\omega_o} = 1. \quad (20)$$

4 Simulation Results

To confirm the given theoretical analysis, the proposed current-mode MSO circuit in Fig. 5 has been simulated with the PSPICE program. The CDTAs were realized by the schematic bipolar implementation given in Fig. 2 with the transistor model



(a)



(b)

Fig. 7 Simulated output waveforms of the proposed current-mode MSO of Fig. 5: **a** i_{o1} , i_{o2} , i_{o3} , **b** i'_{o1} , i'_{o2} , i'_{o3}

parameters of PR100N (PNP) and NP100N (NPN) of the bipolar arrays ALA400 from AT&T [12]. The supply voltages are $+V = -V = 3$ V and the values of the bias currents are $I_B = 200$ μ A.

As an example for $n = 3$, the output waveforms and frequency spectra obtained from the proposed MSO structure of Fig. 5 are respectively shown in Figs. 7 and 8

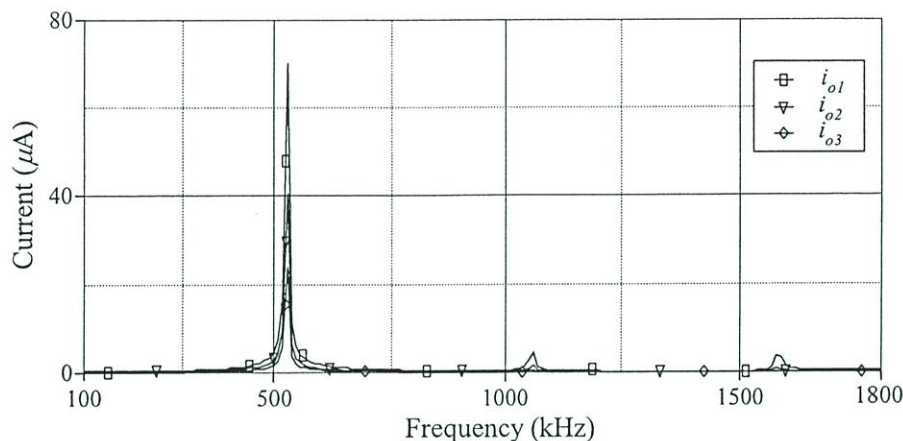


Fig. 8 Simulated frequency spectra of i_{o1} , i_{o2} and i_{o3}

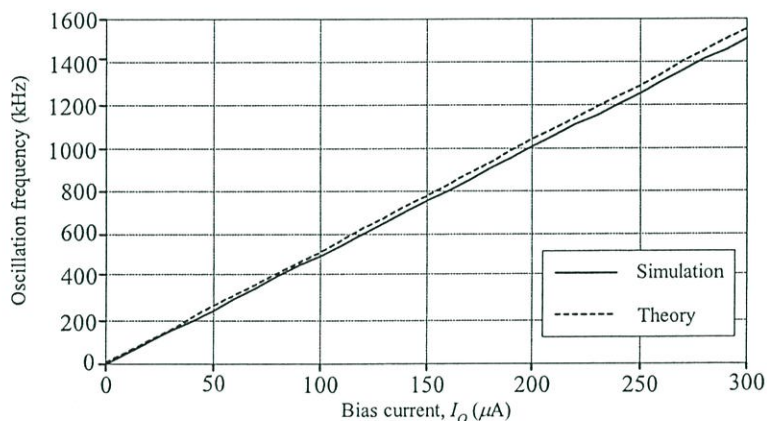


Fig. 9 Variations of the oscillation frequency (f_o) with the bias currents I_O

with $I_O = I_{O_i}$ ($i = 1, 2, 3$) = 100 μA and $C = 1$ nF. The simulated oscillation frequency was found to be 500 kHz, while the calculated frequency using (11) is about 530 kHz. Also from the simulations, the phase difference of i_{o2} , i_{o3} , i'_{o1} , i'_{o2} and i'_{o3} comparing with i_{o1} were measured as: 61°, 116°, 179°, 238° and 296°, respectively. The total harmonic distortion (THD) in the output waveforms i_{o1} , i_{o2} and i_{o3} were approximated to 5.6%, 2.3% and 1.3%, respectively. From both figures, it can be seen that the amplitudes of the n output signals are not the same. For applications requiring equal amplitude outputs, some current amplifier circuits are needed.

The tunability of ω_o through I_O without influencing the oscillation condition for the predicted theory is illustrated in Fig. 9. It is obvious that the simulated oscillation frequency values are in good agreement with the theoretical values within a wide frequency range. The simulation results of the oscillation frequency for three different values of C (i.e. 1 nF, 10 nF and 100 nF) are summarized in Table 2, which shows the

Table 2 Oscillation frequency (f_o) of the proposed MSO of Fig. 5 for various values of C

I_O (μA)	f_o (kHz)								
	$C = 1 \text{ nF}$			$C = 10 \text{ nF}$			$C = 100 \text{ nF}$		
	Theory	Simulation	Error (%)	Theory	Simulation	Error (%)	Theory	Simulation	Error (%)
10	53	50	5.66	5.3	5	5.66	0.53	0.50	5.66
50	265	250	5.66	26.5	25	5.66	2.65	2.50	5.66
100	530	500	5.66	53	50	5.66	5.3	5	5.66
150	795	750	5.66	79.5	70	5.66	7.95	7.50	5.66
200	1060	1000	5.66	106	95	10.37	10.60	10	5.66
250	1325	1200	9.43	132.5	115	13.20	13.25	11.50	13.20
300	1590	1500	5.66	159	140	11.94	15.90	14	11.94
350	1855	1740	6.19	185.5	170	8.35	18.55	16.50	11.05
400	2120	1980	6.60	212	190	10.37	21.20	19	10.37
450	2385	2200	7.75	238.5	205	14.04	23.85	20.50	14.04
500	2650	2400	9.43	265	230	13.20	26.50	23	13.20

linearity over a wide range of the bias current I_O . From Table 2, it can be observed that the frequency error is less than 15% up to about 2.65 MHz. However, reducing this error can be easily done by simply controlling the bias current of the CDTAs.

5 Conclusion

A simple structure has been proposed to realize a current-mode MSO using CDTAs as active elements. The proposed MSO circuit can produce an even number or an odd number of equally spaced in-phase output currents. This circuit offers the following advantages.

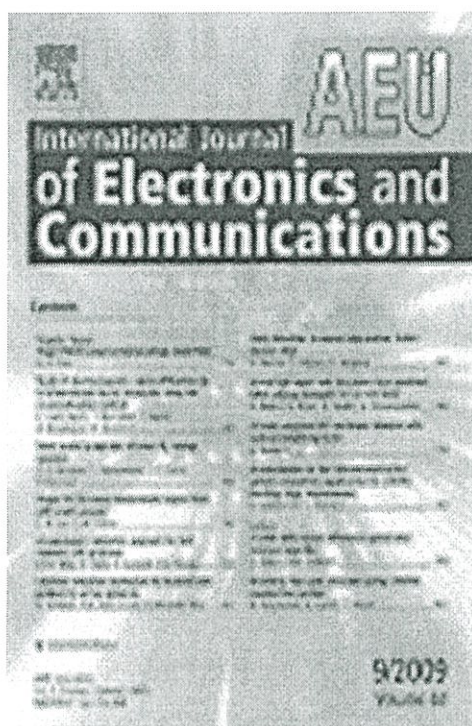
- (1) Use of only grounded capacitors.
- (2) Use of the minimum number of active and passive components.
- (3) Independent linear current control of the frequency and the condition of oscillation through the transconductance gain of the CDTA.
- (4) Low active and passive sensitivities.
- (5) High output impedances.

PSPICE simulation results which agree with the theoretical analysis have been obtained.

Acknowledgements The authors thank Professor Wanlop Surakamponorn of the Faculty of Engineering, King Mongkut's Institute of Technology Ladkrabang (KMITL), for his valuable discussions and effort in helping to improve this work. The authors are also grateful to the reviewers for their valuable comments and helpful suggestions, which substantially improved the quality of the manuscript.

References

1. Abuelma'atti, M.T.: Current-mode multiphase oscillator using current followers. *Microelectron. J.* 25, 457–461 (1994)
2. Abuelma'atti, M.T., Al-Qahtani, M.A.: A grounded-resistor current conveyor-based active- R multiphase sinusoidal oscillator. *Analog Integr. Circuits Signal Process.* 16, 29–34 (1998)
3. Abuelma'atti, M.T., Al-Qahtani, M.A.: A new current-controlled multiphase sinusoidal oscillator using translinear current conveyor. *IEEE Trans. Circuits Syst. II: Analog Digit. Signal Process.* 45(7), 881–885 (1998)
4. Abuelma'atti, M.T., Al-Qahtani, M.A.: Low-component second-generation current conveyor-based multiphase sinusoidal oscillator. *Int. J. Electron.* 84(1), 45–52 (1998)
5. Ananda Mohan, P.V.: *Current-Mode VLSI Analog Filters: Design and Applications*. Birkhauser Boston, Cambridge (2003)
6. Bekri, A.T., Anday, F.: N th-order low-pass filter employing current differencing transconductance amplifiers. In: *Proceedings of the 2005 European Conference on Circuit Theory and Design*, vol. 2, pp. 193–196 (2005)
7. Bhusan, M., Newcomb, R.W.: Grounding of capacitors in integrated circuits. *Electron. Lett.* 3, 148–149 (1967)
8. Biolek, D.: CDTA—Building block for current-mode analog signal processing. In: *Proceedings of the ECCTD'03, Krakow, Poland*, vol. III, pp. 397–400 (2003)
9. Biolek, D., Biolkova, V.: Universal biquads using CDTA elements for cascade filter design. In: *Proceedings of the CSCC 2003, Corfu, Greece* (2003). ISBN: 960-8052-82-3 (CD)
10. Biolek, D., Biolkova, V.: CDTA-C current-mode universal 2nd-order filter. In: *Proceedings of the 5th WSEAS International Conference on Applied Informatics and Communications*, pp. 411–414, Malta, 15–17 September 2005
11. Elwan, H.O., Soliman, A.M.: CMOS differential current conveyor and applications for analog VLSI. *Analog Integr. Circuits Signal Process.* 11, 35–45 (1996)
12. Frey, D.R.: Log-domain filtering: An approach to current-mode filtering. *IEE Proc. Circuits Devices Syst.* 140, 406–416 (1993)
13. Gift, S.J.G.: Multiphase sinusoidal oscillator using inverting-mode operational amplifiers. *IEEE Trans. Instrum. Meas.* 47(4), 986–991 (1998)
14. Gift, S.J.G.: The application of all-pass filters in the design of multiphase sinusoidal systems. *Microelectron. J.* 31, 9–13 (2000)
15. Hou, C.L., Shen, B.: Second-generation current conveyor-based multiphase sinusoidal oscillators. *Int. J. Electron.* 78(2), 317–325 (1995)
16. Jones, M., Vukosavic, S.N., Levi, E., Iqbal, A.: A six-phase series-connected two-motor drive with decoupled dynamic control. *IEEE Trans. Ind. Appl.* 41(4), 1056–1066 (2005)
17. Keskin, A.U., Biolek, D.: Current mode quadrature oscillator using current differencing transconductance amplifiers (CDTA). *IEE Proc. Circuits Devices Syst.* 153, 214–218 (2006)
18. Keskin, A.U., Biolek, D., Hancioglu, E., Biolková, V.: Current-mode KHN filter employing current differencing transconductance amplifiers. *Int. J. Electron. Commun. (AEU)* 60, 443–446 (2006)
19. Lee, D.C., Kim, Y.S.: Control of single-phase-to-three-phase AC/DC/AC PWM converters for induction motor drives. *IEEE Trans. Ind. Electron.* 54(2), 797–804 (2007)
20. Levi, E., Jones, M., Vukosavic, S.N., Iqbal, A., Toliyat, H.A.: Modeling, control, and experimental investigation of a five-phase series-connected two-motor drive with single inverter supply. *IEEE Trans. Ind. Electron.* 54(3), 1504–1516 (2007)
21. Tangsriat, W., Dumawipata, T., Surakamponorn, W.: Multiple-input single-output current-mode multifunction filter using current differencing transconductance amplifiers. *Int. J. Electron. Commun. (AEU)* 61, 209–214 (2007)
22. Toumazou, C., Lidgey, F.J., Haigh, D.G.: *Analogue IC Design: The Current-Mode Approach*. Peter Peregrinus, Stevenage (1990)
23. Wu, D.S., Liu, S.I., Hwang, Y.S., Wu, Y.P.: Multiphase sinusoidal oscillator using second-generation current conveyors. *Int. J. Electron.* 78(4), 645–651 (1995)
24. Wu, D.S., Liu, S.I., Hwang, Y.S., Wu, Y.P.: Multiphase sinusoidal oscillator using the CFOA. *IEE Proc. Circuits Devices Syst.* 142(1), 37–40 (1995)



AEU International Journal of Electronics and
Communications
vol.63, no.7, pp.616-622, 2009.



Current-mode multiphase sinusoidal oscillator using CDTA-based allpass sections

Worapong Tangsrirat*, Wason Tanjaroen, Tattaya Pukkalanun

Faculty of Engineering and Research Center for Communications and Information Technology (ReCCIT), King Mongkut's Institute of Technology Ladkrabang (KMITL), Chalongkrung Road, Ladkrabang, Bangkok 10520, Thailand

Received 30 January 2008; accepted 1 May 2008

Abstract

In this work, a current tunable current-mode multiphase sinusoidal oscillator (MSO) employing current differencing transconductance amplifier (CDTA)-based first-order allpass sections is presented. The proposed MSO circuit, which uses only two CDTAs and one virtually grounded capacitor for each phase, can generate arbitrary $2n$ -phase current-output signals ($n = 2, 3, 4, \dots$) equally spaced in phase, all at high output impedance terminals. The oscillation condition and the oscillation frequency can be controlled electronically and independently by adjusting the bias current of the CDTA. The oscillator has low-sensitivity performance. Simulation results are also given to verify the functionality of the proposed oscillator.

© 2008 Elsevier GmbH. All rights reserved.

Keywords: Current differencing transconductance amplifier (CDTA); Multiphase sinusoidal oscillator (MSO); Allpass filter; Current-mode circuits

1. Introduction

Multiphase sinusoidal oscillators (MSOs) are widely used in instrumentation control, power electronics and signal processing and measurement systems. As a result, a number of MSO circuits have been reported in the technical literature [1–9]. In [1–4], several MSO circuits, using a second-generation current conveyor (CCII) as an active component, have been proposed. Most of the reported circuits suffer from the use of more passive components and the lack of the electronic controllability. In addition, they operate in voltage-mode. The current feedback operational amplifier (CFOA)-based MSO circuit proposed in [5] exploits the internal pole of the device to operate at relatively high frequencies, but this approach requires access to the device compensation terminal. Recently, the techniques to realize the

voltage-mode MSO using operational amplifiers (op-amps) were developed [6,7]. However, the drawback of these circuits is the well-known limitations of the op-amps. Moreover, they utilize too many external passive components and a number of them float. In recent years, the current-mode approach of signal processing has offered elegant solutions for analog circuit problems. The main advantages of this operation mode are wide signaling bandwidth, high slew rate and low-power consumption. Thus considering this fact, the current follower-based MSO structure operating in current-mode has then been proposed [8]. It employs two current followers, one floating resistor and one floating capacitor for each stage, and does not provide electronic tunability. More recently, the current-mode MSO circuit based on current-controlled conveyors (CCCIIs) has been reported [9]. This method utilizes the parasitic resistance (R_x) of the conveyor that makes electronic tunability possible through the bias current. However, it still requires an excessive number of external passive capacitors, i.e., two grounded capacitors for

* Corresponding author. Tel.: +66 2 739 0757; fax: +66 2 326 4225.
E-mail address: ktworapo@kmitl.ac.th (W. Tangsrirat).

each stage. Moreover, its oscillation condition is adjusted by tuning the ratio of external passive capacitors, which is not well controlled. In viewpoint of integrated circuits (ICs), controlling circuit parameters electronically is much easier to realize than by changing the values of passive components.

Recently, a new current-mode active element with two current inputs and two kinds of current output, which is called a current differencing transconductance amplifier (CDTA), has been introduced [10]. This device is a synthesis of the well-known advantages of the current differencing buffered amplifier (CDBA) [11] and a multiple-output transconductance amplifier to facilitate the implementation of current-mode analog signal processing. As a result, many applications and advantages in the design of various current-mode circuits using CDATAs as active elements have received considerable attention [12–17]. These applications have proven that the CDTA is a versatile active building block for current-mode signal processing applications. Until now, there is only current-mode quadrature oscillator circuit based on CDATAs, which is recently reported in [16]. However, it produces two sinusoidal output currents with only 90° phase difference.

In view of the above explanations, a novel current-controlled current-mode MSO topology realized by using CDTA-based first-order allpass sections is proposed. The proposed oscillator circuit can produce $2n$ -phase output current signals ($n = 2, 3, \dots$) of identical frequency and equally spaced in phase. Benefits of the proposed circuit are the absence of passive resistors, and the capacity for orthogonal electronic tuning of the oscillation condition and oscillation frequency (ω_0) through the bias current of the CDTA. It also exhibits low active and passive sensitivities, and possesses high output impedance that can be easily cascaded for current-mode systems. Simulation results verifying theoretical analyses are included.

2. Basic principle

2.1. Current differencing transconductance amplifier (CDTA)

The circuit representation and the equivalent circuit of the CDTA are shown in Fig. 1. The terminal relation of the CDTA can be characterized by the following set of equations [10]:

$$\begin{aligned} v_p &= v_n = 0 \\ i_z &= i_p - i_n \quad \text{and} \\ i_x &= g_m v_z = g_m Z_z i_z \end{aligned} \quad (1)$$

where p and n are input terminals, z and $\pm x$ are output terminals, g_m is the transconductance gain, and Z_z is an external impedance connected at the terminal z . According to above equations and an equivalent circuit of Fig. 1(b),

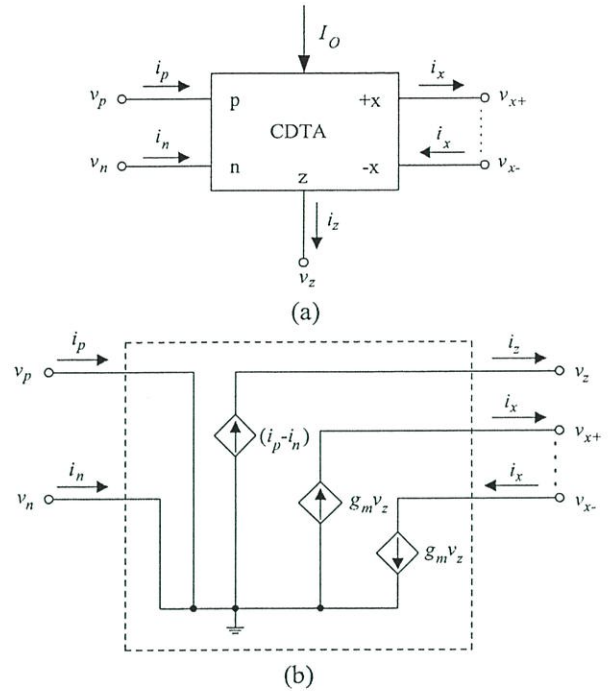


Fig. 1. CDTA. (a) Circuit representation; (b) equivalent circuit.

the current flowing out of the terminal z (i_z) is a difference between the input currents through the terminals p and n ($i_p - i_n$). The voltage drop at the terminal z is transferred to a current at the terminal x (i_x) by a transconductance gain (g_m), which is electronically controllable by an external bias current (I_O). These currents, which are copied to a general number of output current terminals x , are equal in magnitude but flow in opposite directions.

Although there are several techniques to realize the CDTA, one possible bipolar realization is shown in Fig. 2 [17]. It mainly comprises a current differencing circuit formed by two current followers Q_1 – Q_9 , a basic current mirror Q_{10} – Q_{11} , and a multiple-output transconductance amplifier Q_{12} – Q_{30} . In this case, the transconductance gain g_m of the CDTA is directly proportional to the external bias current I_O , which can be written by

$$g_m = \frac{I_O}{2V_T} \quad (2)$$

where $V_T \cong 26$ mV at 27 °C is the thermal voltage.

2.2. CDTA-based current-mode first-order allpass section

Fig. 3 shows the resistorless current-mode first-order allpass section employing only two CDATAs and one virtually grounded capacitor. Routine analysis using the defined equations in (1), the current transfer function of the circuit in Fig. 3 can be characterized as

$$\frac{i_{\text{out}}}{i_{\text{in}}} = \frac{1 - s(C/g_{ma})}{1 + s(C/g_{ma})} \quad (3)$$

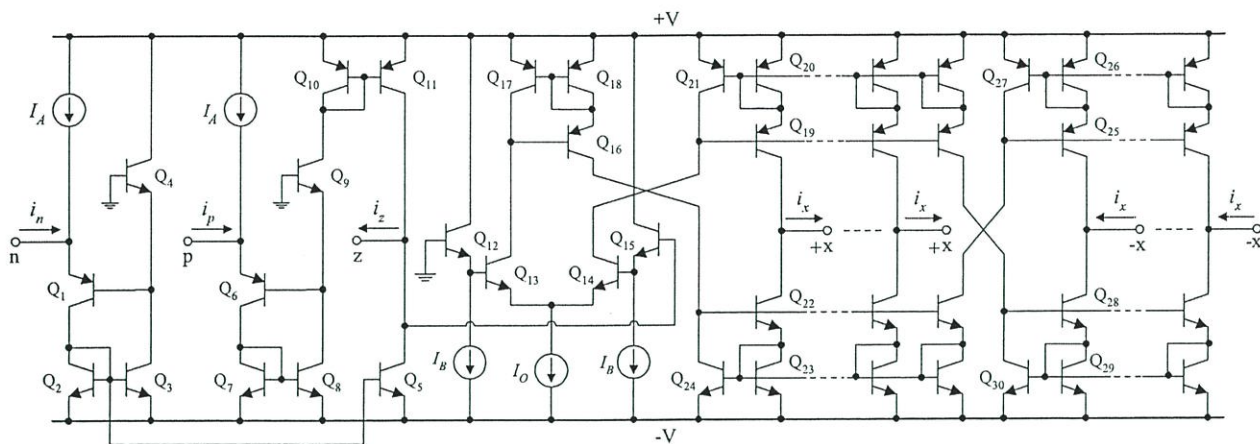


Fig. 2. Possible bipolar realization of the CDTA.

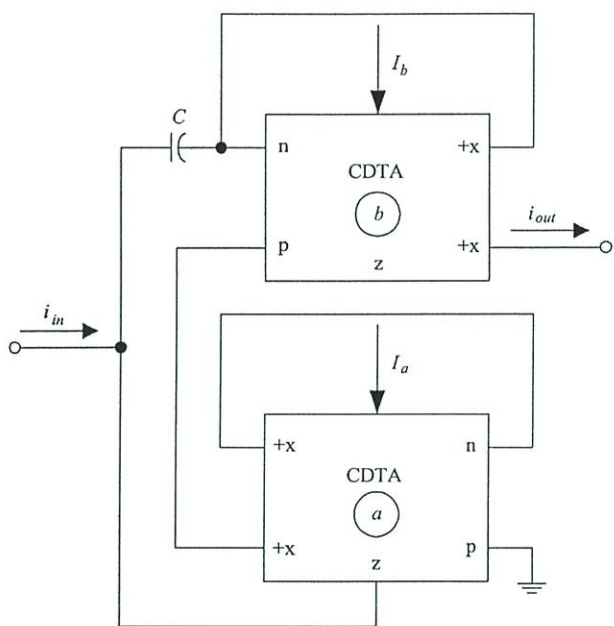


Fig. 3. CDTA-based current-mode first-order allpass section.

where g_{ma} is the transconductance gain of the $CDTA_a$. As it is demonstrated in Fig. 3, the CDTA-based circuit does not require any external passive resistor, and does not require any matching condition for realizing first-order allpass function. The phase response (ϕ) of this section is expressed as

$$\phi = -2 \tan^{-1} \left(\frac{\omega C}{g_{ma}} \right) \tag{4}$$

which varies from 0° to -180° as ω goes from zero (DC) to infinity. An examination of Eq. (4) reveals that the shifted phase value can be controlled electronically by adjusting the transconductance g_{ma} .

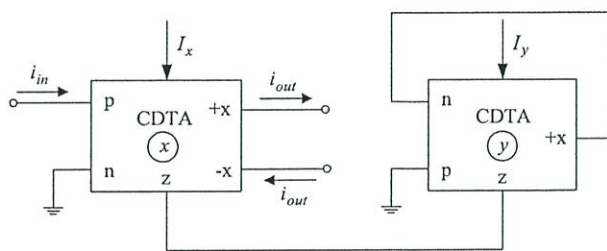


Fig. 4. CDTA-based current-controlled current amplifier.

2.3. CDTA-based current-controlled current amplifier

Fig. 4 illustrates a current tunable current amplifier, which is composed of only two CDTAs without the use of external passive elements. In this case, the current gain (K) of this circuit can be expressed as

$$\frac{i_{out}}{i_{in}} = K = \frac{g_{mx}}{g_{my}} \tag{5}$$

where g_{mx} and g_{my} represent the transconductance gains of $CDTA_x$ and $CDTA_y$, respectively. Note from Eq. (5) that the amplifier gain K can be tuned linearly and electronically by adjusting the ratio of the bias current I_x/I_y .

3. Proposed current-mode MSO circuit

The proposed current-mode MSO topology is given in Fig. 5. It consists of n cascaded CDTA-based allpass sections of Fig. 3. The output current i_{on} of the n th stage is fed back to the input of the first stage through the current amplifier of Fig. 4. Note that the current amplifier performing a feedback path has the gain of $-K$. An attractive benefit offered by this configuration is the absence of the external passive resistor, which is suitable for integration point of

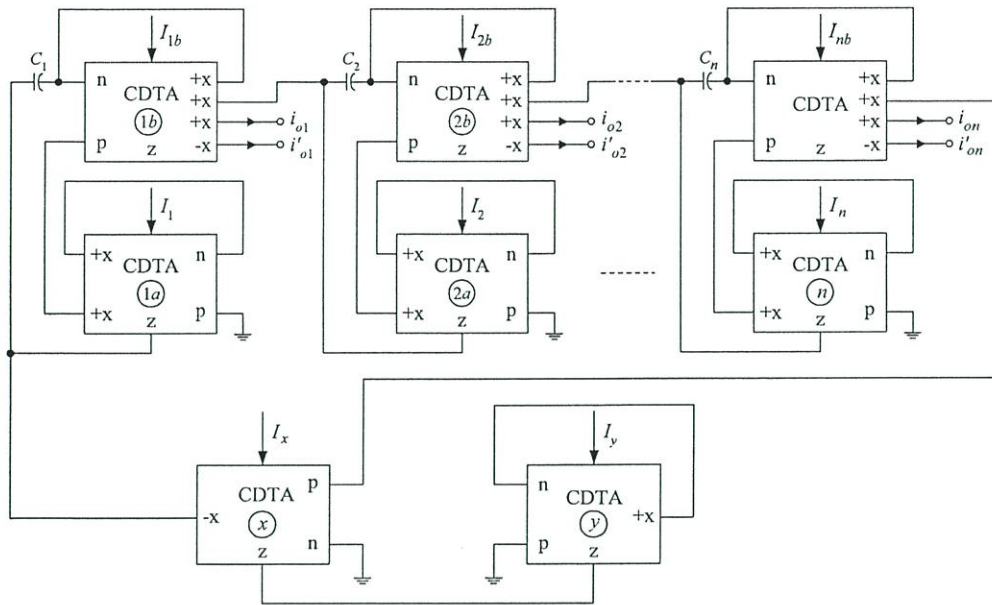


Fig. 5. Proposed current-mode MSO circuit.

view [18,19]. Assuming that $g_{m1a} = g_{m2a} = \dots = g_{mn} = g_m$ and $C_1 = C_2 = \dots = C_n = C$, the loop gain $L(s)$ of the proposed structure in Fig. 5 can be given by

$$L(s) = -K \left[\frac{1 - s(C/g_m)}{1 + s(C/g_m)} \right]^n = -\left(\frac{g_{mx}}{g_{my}} \right) \left[\frac{1 - s(C/g_m)}{1 + s(C/g_m)} \right]^n \quad (6)$$

According to the Barkhausen criterion, the condition for the proposed MOS circuit of Fig. 5 to produce and sustain sinusoidal oscillations of frequency $\omega_o (=2\pi f_o)$ is that

$$L(j\omega_o) = -\left(\frac{g_{mx}}{g_{my}} \right) \left[\frac{1 - j\omega_o(C/g_m)}{1 + j\omega_o(C/g_m)} \right]^n = 1 \quad (7)$$

and

$$\phi = \frac{\pi}{n} \quad (8)$$

where $n \geq 2$. Eq. (8) shows that there are n outputs i_{oi} ($i = 1, 2, \dots, n$) of each shifted in phase by $180^\circ/n$ available from the topology. Eq. (7) provides the oscillation condition and the oscillation frequency (ω_o) for values of n (i.e., $n = 2, 3, 4, \dots$) as

$$\frac{g_{mx}}{g_{my}} = 1 \quad (9)$$

and

$$\omega_o = \left(\frac{g_m}{C} \right) \tan \left(\frac{\pi}{2n} \right) \quad (10)$$

Further, by substituting Eq. (2) into Eqs. (9) and (10), the oscillation condition and the oscillation frequency can now

be rewritten as

$$\frac{I_x}{I_y} = 1 \quad (11)$$

and

$$\omega_o = \left(\frac{I_O}{2V_T C} \right) \tan \left(\frac{\pi}{2n} \right) \quad (12)$$

According to Eqs. (11) and (12), it is concluded that the ω_o can be tuned electronically and linearly through the bias current I_O without affecting the condition of oscillation, which can also be controlled electronically by the ratio of I_x/I_y without influencing the ω_o . Therefore, the circuit provides attractive feature of independent linear-current control of the frequency and the condition of oscillations. Additionally, by the use of an inverted version of the output current of the CDTA, the $2n$ -phase output currents ($i'_{o1}, i'_{o2}, \dots, i'_{on}$) are also obtained from the same topology.

4. Effects of CDTA non-idealities

In this section, the effect of CDTA non-idealities on the performance of the proposed circuit is studied. Fig. 6 shows the simplified equivalent circuit that will be used to represent the behavior of the non-ideal CDTA. These mainly result from its finite parasitic elements and non-ideal current transfers. As can be seen, there are parasitic resistances (R_p and R_n) at terminals p and n , and parasitic resistances and capacitances (R_z, C_z and R_x, C_x) from terminals z and x to the ground. In the same figure, $\alpha_p = 1 - \varepsilon_p$, $|\varepsilon_p| \ll 1$ is the current transfer error from p to z terminals, $\alpha_n = 1 - \varepsilon_n$, $|\varepsilon_n| \ll 1$ is the current transfer error from n to z terminals, and β

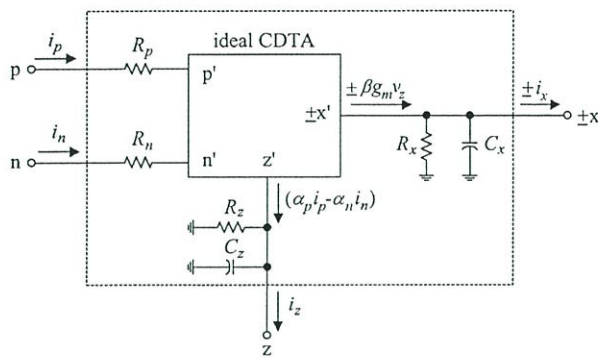


Fig. 6. Simplified equivalent circuit of the non-ideal CDTA.

is the transconductance inaccuracy factor from z to x terminals. Taking into account the non-ideal CDTA characteristics, the modified current transfer functions of Figs. 3 and 4 can respectively be rewritten as

$$\frac{i_{\text{out}}}{i_{\text{in}}} = \left[\frac{(\alpha_p/\alpha_n)}{1 + s(C_z/\alpha_n\beta g_{mb})} \right] \times \left[\frac{1 - s(C/\alpha_p\beta g_{ma} + \alpha_n R_p/\alpha_p - R_n)}{1 + s(C/\alpha_n\beta g_{ma} + R_p + R_n)} \right] \quad (13)$$

and

$$\frac{i_{\text{out}}}{i_{\text{in}}} = K = \frac{(\alpha_p/\alpha_n)(g_{mx}/g_{my})}{(1 + 2sC_z/\alpha_n\beta g_{my})(1 + sR_x C_x)} \quad (14)$$

Therefore, re-analysis of the proposed MSO circuit in Fig. 5 using Eqs. (13) and (14) with $C \gg C_z$, C_x and $1/g_{ma} \gg R_p$, R_n , the modified oscillation condition and ω_o can be described, respectively, by the following relations:

$$\left(\frac{g_{mx}}{g_{my}} \right) = \left(\frac{\alpha_n}{\alpha_p} \right)^{n+1} \quad (15)$$

and

$$\omega_o = \left(\frac{\alpha_n\beta g_m}{C} \right) \tan \left(\frac{\pi}{2n} \right) \quad (16)$$

It should be mentioned here that the oscillation condition is mainly affected by the current transfer errors (α_p and α_n) of the CDTAs. However, the effect of these errors can be easily accommodated by tuning the ratio of g_{mx}/g_{my} (or I_x/I_y). Also, one can see that ω_o is slightly deviated from the ideal case by the factor of $\alpha_n\beta$. Therefore, to compensate this effect, it can be done by slightly adjusting the g_m -value.

The ω_o -sensitivity analysis with respect to the parameters of the active and passive element used can be given by:

$$S_{\alpha_p}^{\omega_o} = 0 \quad (17)$$

$$S_{\alpha_n}^{\omega_o} = S_{\beta}^{\omega_o} = S_{g_m}^{\omega_o} = 1 \quad (18)$$

and

$$S_C^{\omega_o} = -1 \quad (19)$$

Eqs. (17)–(19) show that the sensitivity values are within the range of $|S| \leq 1$ and, therefore, are low.

5. Simulation results

In order to validate the operation of the proposed current-mode MSO topology in Fig. 5, a six-phase MSO ($n = 3$) has been designed. The circuit was simulated using PSPICE program. The CDTA was performed by the schematic bipolar implementation given in Fig. 2 with the transistor model parameters of PR100N (PNP) and NP100N (NPN) of the bipolar arrays ALA400 from AT&T [20]. The power supply voltages were chosen to be $+V = -V = 3$ V and the values of the bias currents were equal to $I_A = 100 \mu\text{A}$ and $I_B = 50 \mu\text{A}$.

The output waveforms and frequency spectrums obtained from the proposed MSO structure of Fig. 5 are, respectively, shown in Figs. 7 and 8 with $I_O = 100 \mu\text{A}$ and $C = 1$ nF. The simulated frequency of the oscillation was found to be 180 kHz, while the theoretically calculated frequency using Eq. (12) was 183 kHz. From the simulation results, the phase differences of i_{o2} , i_{o3} , i'_{o1} , i'_{o2} and i'_{o3} comparing with i_{o1} were respectively measured as 62° , 121° , 181° , 241° and 300° , which are very close to the corresponding predicted values. The total harmonic distortion (THD) in the output waveforms i_{o1} , i_{o2} and i_{o3} were approximated to 1.4%.

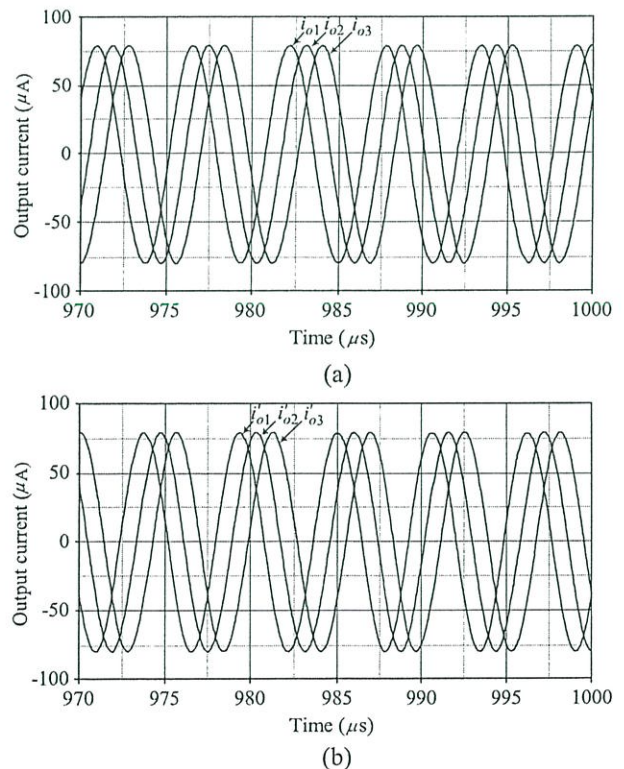


Fig. 7. Simulated output waveforms of the proposed current-mode MSO of Fig. 5. (a) i_{o1} , i_{o2} , i_{o3} ; (b) i'_{o1} , i'_{o2} , i'_{o3} .

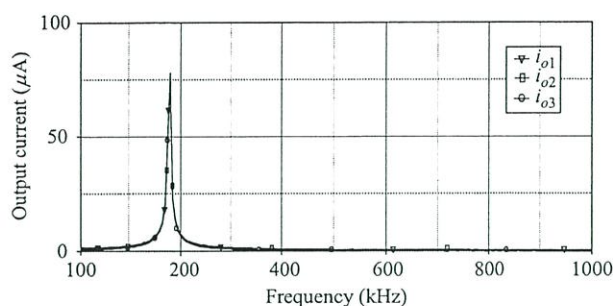


Fig. 8. Simulated frequency spectrums i_{o1} , i_{o2} and i_{o3} .

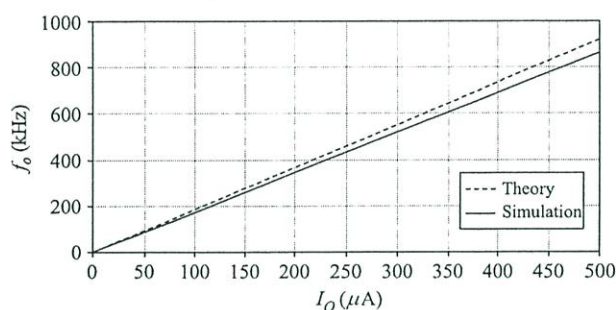


Fig. 9. Oscillation frequency (f_o) as a function of the bias currents I_O .

The variability of the oscillation frequency (f_o) as a function of the bias current (I_O) is shown in Fig. 9. It can be seen that the circuit exhibits a large tuning range. The difference between the theoretical and the simulation results especially in high bias current value region is mainly attributed to the deviation of the g_m -value that differs from the calculation value.

6. Concluding remarks

In this paper, an electronically controllable current-mode MSO topology is presented. The proposed MSO is implemented through the proposed CDTA-based current-mode first-order allpass filters and current-controlled current amplifier as the building blocks. The circuit can produce $2n$ -phase of equally spaced in-phase output currents, and all of them have high output impedance, which can be directly cascaded in current-mode operations. Moreover, it provides the attractive feature of independent electronic control of the oscillation frequency (ω_o) and the oscillation condition by varying the bias current of the CDTA. It is demonstrated from PSPICE simulation that the results agree well with the theoretical analysis.

Acknowledgments

The authors would like to thank Professor Wanlop Surakamponorn of Faculty of Engineering, KMITL, for his

valuable discussions and effort in helping to improve this work. The authors are also thankful to the editor and reviewers for their valuable comments and helpful suggestions, which substantially improved the quality of the manuscript.

References

- [1] Hou CL, Shen B. Second-generation current conveyor-based multiphase sinusoidal oscillators. *Int J Electron* 1995;78: 317–25.
- [2] Wu DS, Liu SI, Hwang YS, Wu YP. Multiphase sinusoidal oscillator using second-generation current conveyors. *Int J Electron* 1995;78:645–51.
- [3] Abuelma'atti MT, Al-Qahtani MA. Low-component second-generation current conveyor-based multiphase sinusoidal oscillator. *Int J Electron* 1998;84:45–52.
- [4] Abuelma'atti MT, Al-Qahtani MA. A grounded-resistor current conveyor-based active-R multiphase sinusoidal oscillator. *Analog Integrated Circuits Signal Process* 1998;16:29–34.
- [5] Wu DS, Liu SI, Hwang YS, Wu YP. Multiphase sinusoidal oscillator using the CFA. *IEE Proc Circuits Devices Syst* 1995;142:37–40.
- [6] Gift SJG. Multiphase sinusoidal oscillator using inverting-mode operational amplifiers. *IEEE Trans Instrum Meas* 1998;47:986–91.
- [7] Gift SJG. The application of all-pass filters in the design of multiphase sinusoidal systems. *Microelectron J* 2000;31: 9–13.
- [8] Abuelma'atti MT. Current-mode multiphase oscillator using current followers. *Microelectron J* 1994;25:457–61.
- [9] Abuelma'atti MT, Al-Qahtani MA. A new current-controlled multiphase sinusoidal oscillator using translinear current conveyor. *IEEE Trans Circuits Syst II: Analog Digital Signal Process* 1998;45:881–5.
- [10] Biolk D. CDTA – Building block for current-mode analog signal processing. In: *Proceeding of the ECCTD'03*, vol. III, Krakow, Poland, 2003. p. 397–400.
- [11] Acar C, Ozoguz S. A new versatile building block: current differencing buffered amplifier suitable for analog signal processing filters. *Microelectron J* 1999;30:157–60.
- [12] Biolk D, Biolkova V. Universal biquads using CDTA elements for cascade filter design. In: *Proceeding of the CSCC 2003*, Corfu, Greece, 2003, ISBN 960-8052-82-3 (CD).
- [13] Bekri AT, Anday F. N th-order low-pass filter employing current differencing transconductance amplifiers, *Proceeding of the 2005 European Conference on Circuit Theory and Design*, vol. 2, 2005, pp. 193–196.
- [14] Biolk D, Biolkova V. CDTA-C current-mode universal 2nd-order filter. In: *Proceedings of the 5th WSEAS international conference on applied informatics and communications*, Malta, September 15–17, 2005. p. 411–14.
- [15] Keskin AU, Biolk D, Hancioglu E, Biolková V. Current-mode KHN filter employing current differencing transconductance amplifiers. *Int J Electron Commun (AEU)* 2006;60:443–6.
- [16] Keskin AU, Biolk D. Current mode quadrature oscillator using current differencing transconductance amplifiers CDTA. *IEE Proc-Circuits Devices Syst* 2006;153:214–8.

- [17] Tangsrirat W, Dumawipata T, Surakamponorn W. Multiple-input single-output current-mode multifunction filter using current differencing transconductance amplifiers. *Int J Electron Commun (AEU)* 2007;61:209–14.
- [18] Bhusan M, Newcomb RW. Grounding of capacitors in integrated circuits. *Electron Lett* 1967;3:148–9.
- [19] Pal K, Singh R. Inductorless current conveyor allpass filter using grounded capacitors. *Electron Lett* 1982;18:47.
- [20] Frey DR. Log-domain filtering: an approach to current-mode filtering. *IEE Proc-Circuits Devices Syst* 1993;140:406–16.



Worapong Tangsrirat received the B.Ind.Tech. (Honors) degree in Electronics, M.Eng. and D.Eng. degrees in Electrical Engineering all from Faculty of Engineering, King Mongkut's Institute of Technology Ladkrabang (KMITL), Bangkok, Thailand, in 1991, 1997, 2003, respectively. Since 1995, he has been a faculty member at KMITL, where he is currently an Associate Professor in the Department of Control

Engineering and serves as the leader of Mixed Signal Processing Laboratory, Research Center for Communications and Information Technology (ReCCIT) at the same institute. He has several published papers in leading international journals and conferences, and has authored books on electronics and control. At present, his research interests are mainly in integrated circuit design, analog signal processing, current-mode circuits, electronic instrumentation and measurement systems, and active filter design.



Wason Tanjaroen received the B.Eng. degree in Instrumentation System Engineering from King Mongkut's Institute of Technology North Bangkok (KMITNB) in 2004, and M.Eng. degree in Control Engineering from King Mongkut's Institute of Technology Ladkrabang (KMITL), Bangkok, Thailand, in 2007. He is currently working towards the D.Eng. degree in Electrical Engineering at KMITL. His research

areas are mainly in analog integrated circuits and current-mode active filter design.



Tattaya Pukkalanun received the B.Eng. (Honors) degree in Control Engineering from King Mongkut's Institute of Technology Ladkrabang (KMITL) in 1998, M.Sc. degree in Advanced Electronic Engineering (with Distinction) from the University of Warwick, UK, in 2001, and M.Eng. degree in Electrical Engineering from KMITL in 2003. She is currently a lecturer at the Department of Control

Engineering, Faculty of Engineering, KMITL. At present, she is studying towards the D.Eng. degree in Electrical Engineering at KMITL. Her research areas include analog circuit design, signal processing and electronic control engineering.



Indian Journal of Pure and Applied Physics

(IJPAP 2010)

vol.48, no.5, pp.363-366, 2010.

Current-mode sinusoidal quadrature oscillator with independent control of oscillation frequency and condition using CDTAs

Worapong Tangsrirat* & Wason Tanjaroen

Faculty of Engineering, King Mongkut's Institute of Technology Ladkrabang (KMITL), Chalongkrung road,
Ladkrabang, Bangkok 10520, Thailand

*E-mail: drworapong@yahoo.com

Received 29 December 2009; accepted 1 February 2010

A current-tunable current-mode sinusoidal quadrature oscillator, constructed from only three current differencing transconductance amplifiers (CDTAs) and two grounded capacitors with the absence of the passive resistors, is presented and analyzed. The proposed oscillator provides the important advantage of non-interactive electronic control of the oscillation condition and the oscillation frequency (ω_o) and is capable of generating two quadrature current outputs. The circuit exhibits low active and passive sensitivities and is suitable for integration. Theoretical results are verified with PSPICE simulations.

Keywords: Oscillator, Current-mode sinusoidal quadrature oscillator, CDTAs, Oscillation frequency

1 Introduction

The current differencing transconductance amplifier (CDTA) is a recently introduced current-mode active building block having two current inputs and two current outputs, and providing the electronic tunability through its transconductance gain¹ (g_m). This circuit element seems to be a good alternative choice for the design of current-mode signal processing. In some generation circuits, the use of the CDTA as an active element is possible to obtain very compact circuit topologies requiring less passive elements. The applications related to the design of CDTA-based current-mode are available in the literature¹⁻¹⁵.

Quadrature oscillators have wide applications in communication systems, instrument and measurement. For this reason, several realizations of the current-mode quadrature sinusoidal oscillator using CDTAs as active elements have been developed¹¹⁻¹⁵. However, most of the previous works suffer from the use of some external passive resistors¹¹⁻¹⁵ and the other does not provide an independent control of the oscillation condition and frequency¹⁵.

This work presents an electronically tunable current-mode quadrature sinusoidal oscillator employing three CDTAs and two grounded capacitors. The proposed oscillator has an attractive advantage of independent oscillation control by varying the transconductance gain (g_m) of the CDTA

as well as independent frequency control through another g_m -value. Moreover, the oscillator topology is highly suitable for monolithic implementation due to containing only grounded capacitors¹⁶. The non-ideal analysis and the sensitivity study of the proposed circuit are investigated in detail. This work is supported by PSPICE simulation results, which show an adequate agreement with theoretical results.

2 Circuit Description

The schematic symbol and the ideal behavioural model of the CDTA are shown in Fig.1. This element has low-impedance current inputs p , n and high-impedance current outputs z , x . The difference of the i_p and i_n current flows from the z -terminal. The voltage drop at this terminal (v_z) is then transferred into current at the x -terminal (i_x) by the transconductance gain g_m . The relations between the individual terminals of the CDTA can be described by the following hybrid matrix¹:

$$\begin{bmatrix} v_p \\ v_n \\ i_z \\ i_x \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ 1 & -1 & 0 & 0 \\ 0 & 0 & g_m & 0 \end{bmatrix} \begin{bmatrix} i_p \\ i_n \\ v_z \\ v_x \end{bmatrix} \quad \dots(1)$$

Figure 2 shows the proposed oscillator topology consisting of only three CDTAs and two grounded capacitors. Routine circuit calculation shows that the

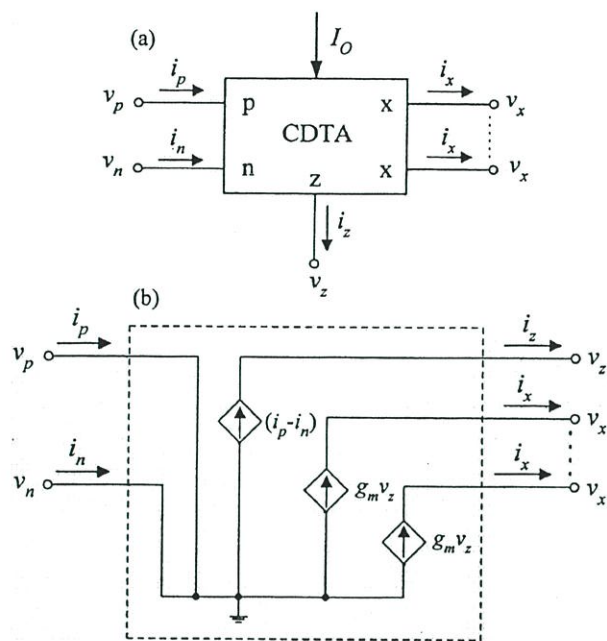


Fig. 1 — CDTA (a) schematic symbol (b) behavioural model

characteristic equation realized by this topology can be obtained as:

$$s^2 + \left(\frac{g_{m1} - g_{m3}}{C_1} \right) s + \left(\frac{g_{m1}g_{m2}}{C_1C_2} \right) = 0 \quad \dots(2)$$

From Eq. (2), the oscillation condition and the oscillation frequency (ω_o) can, respectively, be obtained as:

$$g_{m1} = g_{m3} \quad \dots(3)$$

and

$$\omega_o = \sqrt{\frac{g_{m1}g_{m2}}{C_1C_2}} \quad \dots(4)$$

In Fig. 2, the current transfer function between i_{o1} and i_{o2} can be found to exhibit the following relationship:

$$\frac{i_{o1}}{i_{o2}} = \frac{g_{m1}}{sC_1} \quad \dots(5)$$

Note that two outputs i_{o1} and i_{o2} are shifted in phase by 90° , thus resulting in two quadrature outputs.

According to Eqs (3) and (4), an important advantage of this oscillator is that the

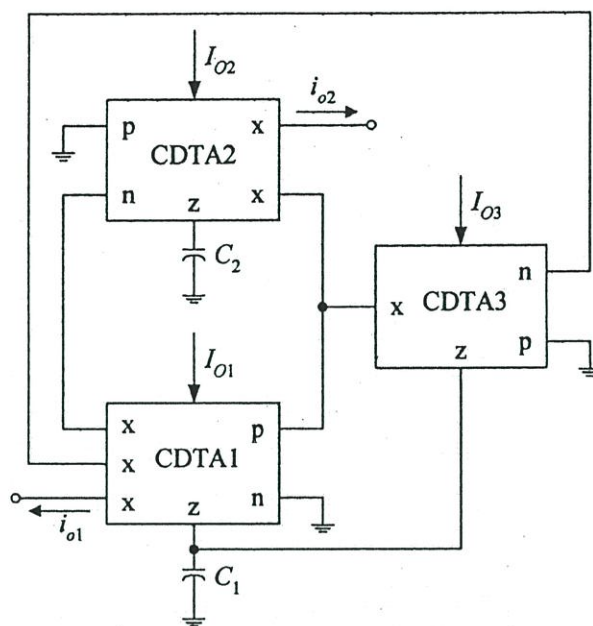


Fig. 2 — Proposed current-mode quadrature oscillator using CDTAs

transconductance g_{m3} can be used to control the oscillation condition without disturbing the oscillation frequency ω_o . On the other hand, the ω_o -value is independently tuned by the g_{m2} -value. Generally, the g_m -parameter is adjustable over several decades by a supplied bias current/voltage, which lends electronic controllability to design circuit parameters. Thus, the proposed circuit can work as an electronically tunable quadrature oscillator, which makes the circuit attractive from the viewpoint of tuning.

3 Analysis of Non-Ideal Case and Sensitivity Consideration

In case of the non-ideal characteristic condition, the CDTA can be characterized by the following port relations:

$$\begin{bmatrix} v_p \\ v_n \\ i_z \\ i_x \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ \alpha_p & -\alpha_n & 0 & 0 \\ 0 & 0 & \beta g_m & 0 \end{bmatrix} \begin{bmatrix} i_p \\ i_n \\ v_z \\ v_x \end{bmatrix} \quad \dots(6)$$

where $\alpha_p = 1 - \epsilon_p$, $|\epsilon_p| \ll 1$ is the current transfer error from p to z terminals, $\alpha_n = 1 - \epsilon_n$, $|\epsilon_n| \ll 1$ is the current transfer error from n to z terminals and β is the transconductance inaccuracy factor from z to x terminals.

Re-analysis the proposed oscillator circuit of Fig. 2 by taking the non-idealities of the CDTA given in Eq. (6) yields the following modified characteristic equation:

$$s^2 + \left(\frac{\alpha_{n3}\beta_1 g_{m1} - \alpha_{p1}\beta_3 g_{m3}}{C_1} \right) s + \left(\frac{\alpha_{p1}\alpha_{n2}\beta_1\beta_2 g_{m1} g_{m2}}{C_1 C_2} \right) = 0 \quad \dots(7)$$

where α_{pi} , α_{ni} and β_i are, respectively, the parameters α_p , α_n and β of i -th CDTA ($i = 1, 2, 3$). In this case, the modified oscillation condition and oscillation frequency are given by:

$$g_{m1} = \frac{\alpha_{p1}\beta_3 g_{m3}}{\alpha_{n3}\beta_1} \quad \dots(8)$$

and

$$\omega_o = \sqrt{\frac{\alpha_{p1}\alpha_{n2}\beta_1\beta_2 g_{m1} g_{m2}}{C_1 C_2}} \quad \dots(9)$$

It is evident from Eq. (8) that, if the parasitic gains (α_{pi} , α_{ni} and β_i) of each CDTA in Fig. (2) are assumed to be equal to each other, the tracking errors of the CDTA do not affect the oscillation condition of the circuit. Furthermore, from Eq. (9), the small deviation in the ω_o -value can be compensated by trimming the value of g_m properly.

The active and passive sensitivities of the parameter ω_o derived from Eq. (9) are all low and obtained as:

$$S_{g_{m1}, g_{m2}}^{\omega_o} = \frac{1}{2}, S_{\alpha_{p1}, \alpha_{n2}, \beta_1, \beta_2}^{\omega_o} = \frac{1}{2} \quad \dots(10)$$

$$S_{\alpha_{n1}, \alpha_{p2}, \alpha_{p3}, \alpha_{n3}, \beta_3}^{\omega_o} = 0 \quad \dots(11)$$

and

$$S_{C_1, C_2}^{\omega_o} = -\frac{1}{2} \quad \dots(12)$$

4 Circuit Simulations

To verify the theoretical analysis, the proposed oscillator circuit given in Fig. (2) has been simulated with PSPICE simulation program. The CDTAs have been simulated using the bipolar technology structure^{8,9} of Fig. 3. The PNP and NPN transistors in CDTA implementation were simulated using the typical parameters of bipolar transistor model¹⁷ PR100N (PNP) and NP100N (NPN). The dc supply voltages and bias currents were, respectively, selected as : $+V = -V = 3V$ and $I_B = 100 \mu A$. In this case, the transconductance gain g_m of the CDTA is directly proportional to the external bias current I_O , which is approximately equal to:

$$g_m = \frac{I_O}{2V_T} \quad \dots(13)$$

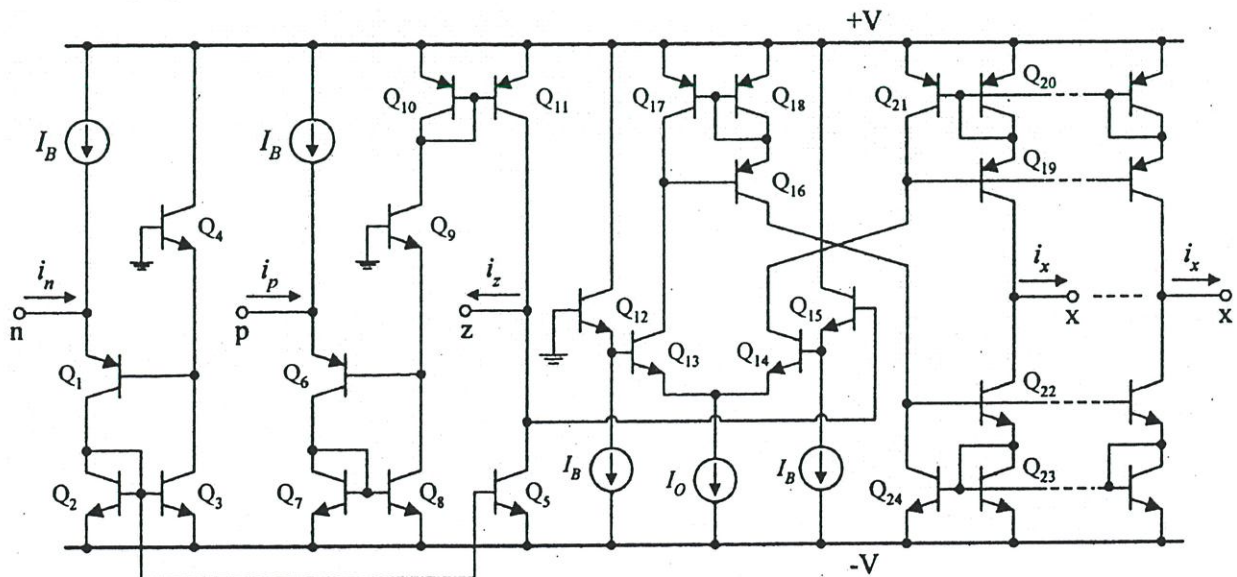


Fig. 3 — Bipolar implementation of the CDTA used in simulations

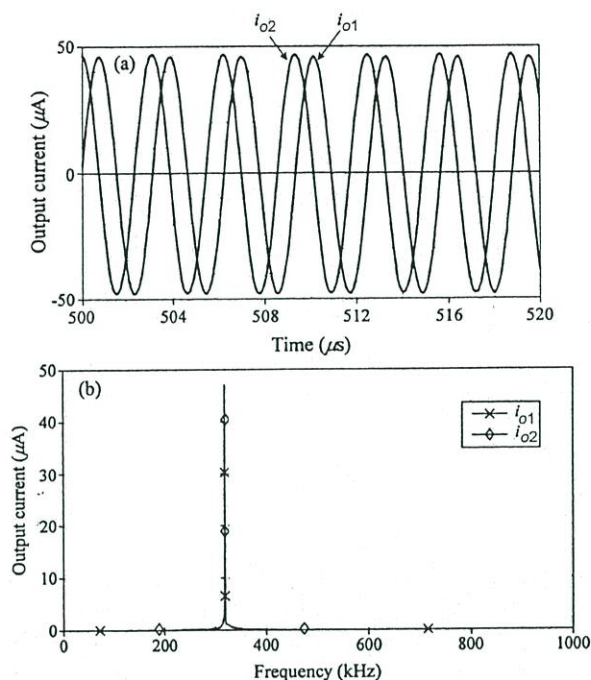


Fig. 4 — Simulation results for sinusoidal quadrature output currents i_{o1} and i_{o2} of the proposed oscillator in Fig. 2. (a) output waveforms (b) output frequency spectrums

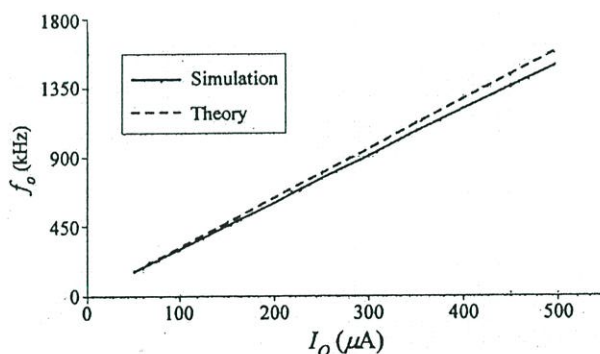


Fig.5 — Variation of the oscillation frequency f_o with respect to the bias current I_o

and V_T is the thermal voltage, which is approximately 26 mV at 27°C.

Figure 4 shows the output waveforms and the output frequency spectrums obtained from the proposed oscillator circuit in Fig.(2) with $I_{O1} = I_{O2} = I_{O3} = I_O = 150 \mu\text{A}$ and $C_1 = C_2 = 1 \text{ nF}$. The simulated oscillation frequencies were found to be approximately 470 kHz, while the calculated oscillation frequency using Eq. (4) is equal to 478 kHz. It appears, therefore, that the simulated and calculated results are in close agreement. In addition,

from the simulations, the value of the total harmonic distortion (THD) at both the output responses i_{o1} and i_{o2} is approximated to 2.5%. The electronic tuning of f_o ($= \omega_o/2\pi$) through bias currents I_O ($= I_{O1} = I_{O2}$) without influencing the oscillation condition is also shown in Fig. 5.

5 Conclusions

In this work, an electronically tunable current-mode quadrature sinusoidal oscillator enabling independent current control of oscillation frequency and oscillation condition is realized employing three CDTAs and two grounded capacitors. The proposed circuit is canonical, and capable of simultaneously providing two explicit quadrature current outputs. The non-ideal and sensitivity analyses of the circuit have been carried out, and the circuit exhibits a low sensitivity performance.

Acknowledgement

This work is funded by the Commission on Higher Education & ASEAN University Network/Southeast Asia Engineering Education Development Network (CHE & AUN/SEED-Net).

References

- 1 Bielek D, *Proc ECCTD'03*, vol. III, Poland; (2003) pp. 397.
- 2 Shah N A, Quadri M & Iqbal S Z, *Indian J Pure & Appl Phys*, 45 (2007) 767.
- 3 Tangsrirat W, Dumawipata T & Surakamponorn W, *Int J Electron Commun (AEU)*, 61 (2007) 209.
- 4 Shah N A, Quadri M & Iqbal S Z, *Indian J Pure & Appl Phys*, 46(2008) 283.
- 5 Tangsrirat W, *Electronics World*, 114 (2008) 40.
- 6 Shah N A, Quadri M & Iqbal S Z, *Analog Integr Circ Sig Process*, 52 (2007) 65.
- 7 Bielek D, Biolková V & Kolka Z, *Indian J Pure & Appl Phys*, 47 (2009) 535.
- 8 Tangsrirat W & Tanjareon W, *Circuits Syst Signal Process*, 27 (2008) 81.
- 9 Tangsrirat W, Tanjareon W & Pukkalanun T, *Int J Electron Commun (AEU)*, 63 (2009) 616.
- 10 Prasad D, Bhaskar D R & Singh A K, *Analog Integr Circ Sig Process*, 61 (2009) 309.
- 11 Keskin A U & Bielek D, *IEE Proc Circuits Devices & Syst*, 153 (2006) 214.
- 12 Uygur A & Kuntman H, *European Signal Processing Conference (EUSIPCO 06)*, Florence, Italy, (2006) pp 4-8.
- 13 Lahiri A, *IEICE Electronics Express*, 6 (2009) 135.
- 14 Lahiri A, *Analog Integr Circ Sig Process*, 61(2009) 199.
- 15 Jaikla W, Siripruchyanun M, Bajer J & Bielek D, *Radioengineering*, 17 (2008) 33.
- 16 Pal K & Singh R, *Electron Lett*, 18 (1982) 47.
- 17 Frey D R, *IEE Proc-Circuits Devices & Syst*, 140 (1993) 406.

APSIPA Annual Summit and Conference 2009

(APSIPA ASC 2009)

October 4 - 7, 2009

Sapporo Convention Center, Sapporo, Japan



HOKKAIDO UNIVERSITY

Title	Resistorless Current-mode Quadrature Sinusoidal Oscillator Using CDTAs
Author(s)	Tanjaroen, Wason; Tangsrirat, Worapong
Citation	Proceedings : APSIPA ASC 2009 : Asia-Pacific Signal and Information Processing Association, 2009 Annual Summit and Conference: 307-310
Issue Date	2009-10-04
Doc URL	http://hdl.handle.net/2115/39698
Right	
Type	proceedings
Additional Information	



Instructions for use

Resistorless Current-mode Quadrature Sinusoidal Oscillator Using CDTAs

Wason Tanjaroen and Worapong Tangsrirat

Faculty of Engineering and
Research Center for Communications and Information Technology (ReCCIT),
King Mongkut's Institute of Technology Ladkrabang (KMITL), Bangkok 10520, Thailand
E-mail : t-wason@src.ku.ac.th and ktworapo@kmitl.ac.th

Abstract- A circuit technique for realizing a current-mode quadrature sinusoidal oscillator using current differencing transconductance amplifiers (CDTAs) as active components is presented in this paper. The proposed circuit employing only three CDTAs and two grounded capacitors can provide two quadrature sinusoidal current outputs with 90° phase difference. The oscillation condition and the oscillation frequency (ω_o) of the proposed circuit can be electronically and orthogonally tuned. Simulation results with PSPICE are used to confirm the presented theory.

Keywords: Current differencing transconductance amplifier (CDTA), Quadrature oscillator, Current-mode circuit

I. INTRODUCTION

The quadrature sinusoidal oscillator is widely used in analog signal-processing and communication. The quadrature oscillator is employed because it can generate two sinusoidal outputs of identical frequency but of 90° phase shift, as for examples in telecommunications for quadrature mixers and single-sideband generators or for measurement purposes in vector generator or selective voltmeters [1]. Several synthesizes of quadrature oscillator circuits have received considerable attention [2]-[4]. However, these earlier quadrature oscillators operate in voltage-mode. Current-mode quadrature sinusoidal oscillator circuits are receiving much attention because of their potential advantages such as wider bandwidth, wider dynamic range, simpler circuitry, and lower power consumption. Considering this fact, a number of current-mode quadrature sinusoidal oscillator realizations using CDTAs were reported in the literature [5]-[8]. all of these quadrature oscillators suffer from the following disadvantages: (i) the oscillation condition and the oscillation frequency are interdependent [7]; (ii) the use of some external passive resistors [5]-[7]; (iii) the use of a large number of CDTAs in circuit realization, namely four CDTAs [8].

In this paper, the resistorless realization of an electronically tunable current-mode quadrature sinusoidal oscillator using only three CDTAs and two grounded capacitors is proposed. Comparing to the recently realization available in [5]-[8], the

proposed circuit offers the following advantages: (i) two quadrature sinusoidal output waveforms of 90° phase shift are obtained simultaneously without changing circuit configuration; (ii) the oscillation condition and the oscillation frequency are independently tunable; (iii) the use of only grounded capacitor, which makes the circuit attractive for integration; (iv) low sensitivity. Simulation results verifying the theoretical analysis are also included.

II. CIRCUIT DESCRIPTION

The circuit representation of the CDTA is shown in Fig.1, where p and n are input terminals, z and x are output terminals. The terminal relation of the CDTA can be expressed by the following matrix [9]-[10]:

$$\begin{bmatrix} i_z \\ i_x \\ v_p \\ v_n \end{bmatrix} = \begin{bmatrix} 1 & -1 & 0 & 0 \\ 0 & 0 & g_m & 0 \\ 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \end{bmatrix} \begin{bmatrix} i_p \\ i_n \\ v_z \\ v_x \end{bmatrix} \quad (1)$$

where g_m is the transconductance gain of the CDTA, and Z_z is an impedance connected at the terminal z. From equation (1), the current through the terminal z (i_z) follows the difference of the currents through the terminals p and n ($i_p - i_n$), and flows from the terminal z into an outside impedance Z_z . The voltage drop at the terminal z is transferred to a current at the terminal x (i_x) by a transconductance gain (g_m), which is generally controllable by electronic means.

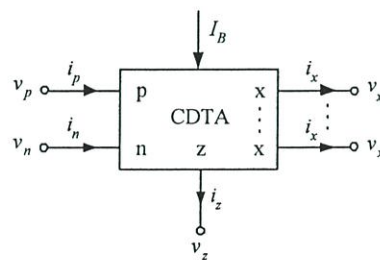


Fig 1 Symbol of the CDTA.

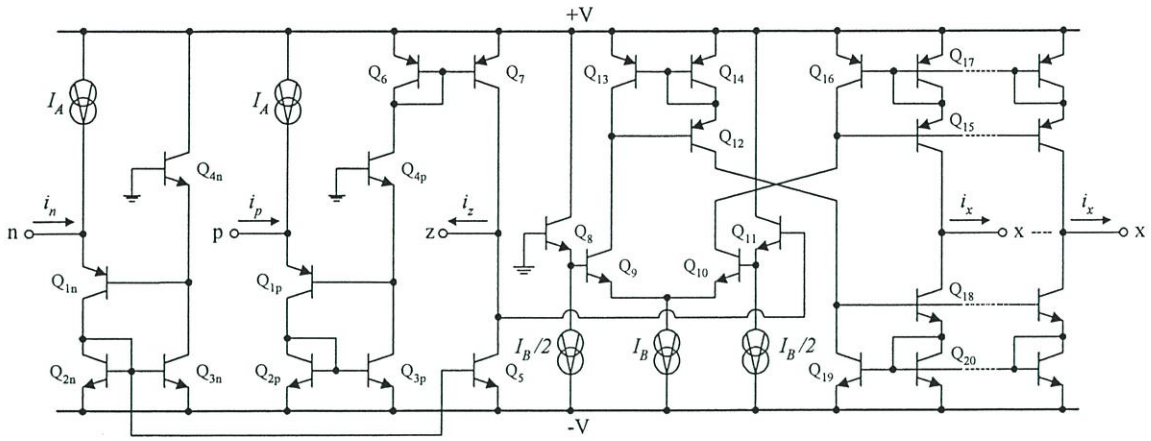


Fig.2 Possible bipolar implementation of the CDTA.

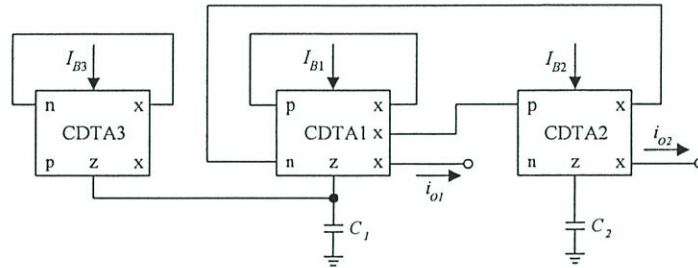


Fig.3 Proposed current-mode quadrature oscillator.

Fig.2 shows the possible bipolar implementation of the CDTA circuit used in this work [11]. It mainly consists of a current subtractor formed by current followers Q_{1p} - Q_{4p} and Q_{1n} - Q_{4n} , and a multiple-output transconductance amplifier Q_8 - Q_{12} that converts the voltage drop at the terminal z (v_z) to its corresponding differential output currents i_x . In this case, the transconductance gain g_m is directly proportional to the external bias current I_B , which can be written by:

$$g_m = \frac{I_B}{2V_T} \quad (2)$$

where $V_T \cong 26$ mV at 27°C is the thermal voltage

III. PROPOSED CIRCUIT

The proposed current-mode quadrature oscillator is shown in Fig.3, which is based on the use of three CDTAs and two grounded capacitors. From routine calculations for the proposed quadrature oscillator, the characteristic equation of the circuit can be written by:

$$s^2 + s \left(\frac{g_{m3} - g_{m1}}{C_1} \right) + \left(\frac{g_{m1} g_{m2}}{C_1 C_2} \right) = 0 \quad (3)$$

From equation (3), the oscillation condition and the oscillation frequency (ω_o) can also be obtained as:

$$g_{m1} = g_{m3} \quad (4)$$

and

$$\omega_o = \sqrt{\frac{g_{m1} g_{m2}}{C_1 C_2}} \quad (5)$$

Further, if we setting $C_1 = C_2 = C$ and by substituting equation (2) into equation (4) and (5), the oscillation condition and oscillation frequency can now be rewritten as

$$I_{B1} = I_{B3} \quad (6)$$

and

$$\omega_o = \frac{1}{2V_T C} \sqrt{I_{B1} I_{B2}} \quad (7)$$

It is interesting to note that the oscillation condition can be electronically controlled by adjusting I_{B3} without taking an effect to ω_o , that is adjusted by I_{B2} and/or C . Therefore, both the oscillation condition and ω_o of the proposed oscillation are orthogonally controlled. From Fig.3, the current transfer function between quadrature outputs i_{o2} and i_{o1} can be expressed as:

$$\frac{i_{o2}}{i_{o1}} = \frac{g_{m2}}{sC_2} \quad (8)$$

Equation (8) shows that the phase difference (ϕ) between i_{o2} and i_{o1} is 90° . This recommends that the currents i_{o1} and i_{o2} are in quadrature.

IV. NON-IDEAL EFFECTS

By taking into consideration of the non-ideal CDTAs, the relationship of the terminal current and voltage given in equation (1) can be rewritten as:

$$\begin{bmatrix} i_z \\ i_x \\ v_p \\ v_n \end{bmatrix} = \begin{bmatrix} \alpha_p & -\alpha_n & 0 & 0 \\ 0 & 0 & \beta g_m & 0 \\ 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \end{bmatrix} \begin{bmatrix} i_p \\ i_n \\ v_z \\ v_x \end{bmatrix} \quad (9)$$

where $\alpha_p = 1 - \varepsilon_p$ and ε_p ($|\varepsilon_p| \ll 1$) is the current tracking errors from p to z terminals, $\alpha_n = 1 - \varepsilon_n$ and ε_n ($|\varepsilon_n| \ll 1$) is the current tracking errors from n to z terminals, and $\beta = 1 - \varepsilon_v$ and ε_v ($|\varepsilon_v| \ll 1$) is the transconductance inaccuracy factor from z to x terminals, respectively. Reanalysis the proposed oscillator circuit of Fig.3 using equation (9) yields the modified characteristic equation as follows:

$$s^2 + s \left(\frac{\alpha_{n3} \beta_3 g_{m3} - \alpha_{p1} \beta_1 g_{m1}}{C_1} \right) + \left(\frac{\alpha_{n1} \alpha_{p2} \beta_1 \beta_2 g_{m1} g_{m2}}{C_1 C_2} \right) = 0 \quad (10)$$

where α_{pi} , α_{ni} and β_i are the parameters α_p , α_n and β of i -th CDTA ($i = 1, 2, 3$), respectively. In this case, the modified oscillation condition and oscillation frequency are:

$$\alpha_{p1} \beta_1 g_{m1} = \alpha_{n3} \beta_3 g_{m3} \quad (11)$$

$$\text{and} \quad \omega_0 = \sqrt{\frac{\alpha_{n1} \alpha_{p2} \beta_1 \beta_2 g_{m1} g_{m2}}{C_1 C_2}} \quad (12)$$

The sensitivities with respect to the active and passive of the oscillation can be written as:

$$S_{g_{m1}, g_{m2}}^{\omega_0} = -S_{C_1, C_2}^{\omega_0} = \frac{1}{2} \quad (13)$$

$$S_{\alpha_{n1}, \alpha_{p2}, \beta_1, \beta_2}^{\omega_0} = \frac{1}{2} \quad (14)$$

$$\text{and} \quad S_{\alpha_{p1}, \alpha_{p3}, \alpha_{n2}, \alpha_{n3}, \beta_3}^{\omega_0} = 0 \quad (15)$$

It is important to note that the active and passive sensitivities are within unity in magnitude. Thus, the proposed circuit exhibits a low sensitivity performance.

V. SIMULATION RESULTS

The proposed CDTA-based current-mode quadrature oscillator configuration of Fig.3 has been simulated with PSPICE simulation program. In simulations, the CDTA was performed with the transistor model of PR100N (PNP) and NP100N (NPN) of the bipolar arrays ALA400 from AT&T [12]. The power supply voltages were set equal to $\pm V = \pm 3V$, and the bias current was $I_A = 200 \mu A$.

To obtain the quadrature output waveforms with the oscillation frequency of $f_o = \omega_o/2\pi \approx 478$ kHz, the active and passive components were chosen as: $I_{B1} = I_{B2} = I_{B3} = I_B = 150 \mu A$ and $C_1 = C_2 = 1$ nF. Fig.4(a) shows the simulated quadrature output responses i_{o1} and i_{o2} , where the simulated frequency of the oscillation is found to be 470 kHz. Fig.4(b) represents the simulated frequency spectrums of the proposed circuit. In addition, the total harmonic distortion (THD) of the output responses i_{o1} and i_{o2} is approximated to 2.5%.

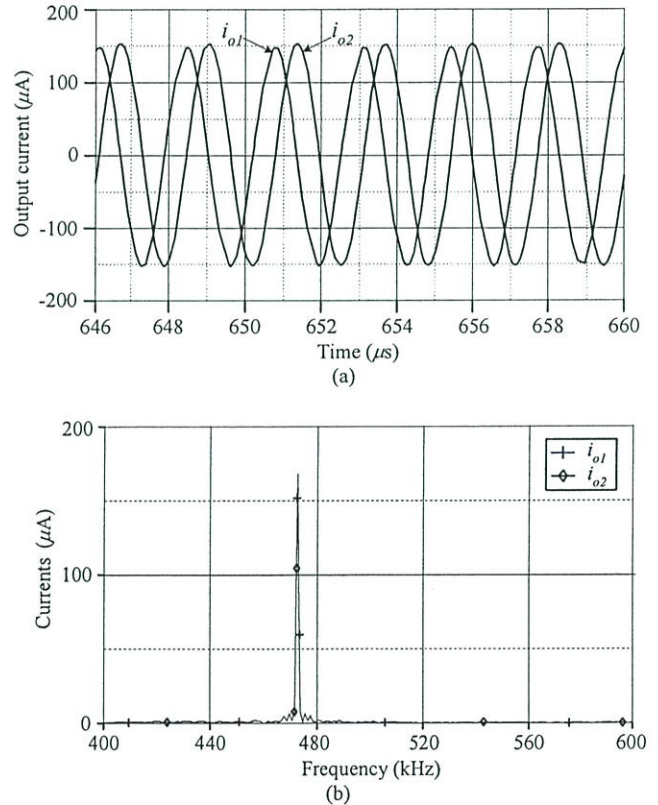


Fig.4 Simulated quadrature output responses i_{o1} and i_{o2} of the proposed oscillator.
(a) output waveforms (b) output spectrums

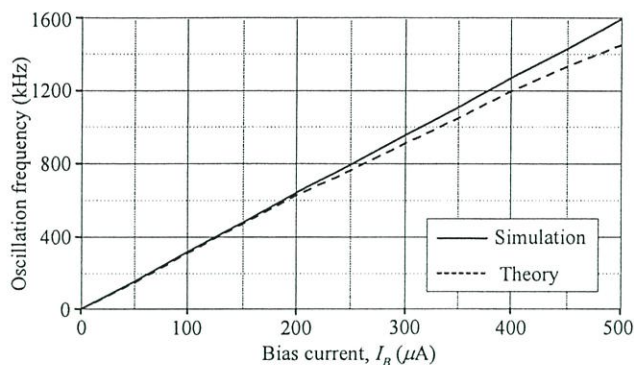


Fig.5 Theory and simulation results of the oscillation frequency (f_0) by varying the bias current I_B

The tunability of the oscillation frequency (f_0) by varying the bias current I_B is shown in Fig.5. It is obvious that the simulated responses are found to be in good agreement with the theoretically predicted behaviour. The deviation between the theoretical calculated with equation (7) and simulated values are less than 2.5%, 5.6% and 8.8% for I_B within the ranges of 100-200 μA , 200-400 μA and 400-500 μA , respectively. However, this influence can easily be minimized by simply adjusting I_B of the CDTAs.

VI. CONCLUSIONS

The resistorless realization of current-mode quadrature oscillator using three CDTAs and two grounded capacitors has been proposed in this paper. The proposed quadrature oscillator circuit offers the following advantages:

(i) Realization of two quadrature sinusoidal output waveforms of 90° phase shift is obtained simultaneously, without changing circuit configuration.

(ii) Independent current-control of the oscillation condition and the oscillation frequency.

(iii) Using only grounded capacitors for its realization, which is suitable for integration.

(iv) Low passive and active sensitivities.

PSpice simulations are given to verify the theoretical analysis.

ACKNOWLEDGEMENT

This work is funded by the Commission on Higher Education & ASEAN University Network / Southeast Asia Engineering Education Development Network (CHE & AUN/SEED-Net).

REFERENCES

- [1] U. Tietze, and C. Schenk, *Electronic Circuits: Design and Applications*, Berlin, Germany, Springer, pp.795-796, 1991.
- [2] R. Holzel, "A simple wide-band sine wave quadrature oscillator," *IEEE Transaction on Instrumentation and Measurement*, vol. 42, pp.758-760, 1993
- [3] I.A. Khan and S. Khwaja, "An integrable gm-C quadrature oscillator," *International Journal of Electronics*, vol.87, pp.1353-1357, 2000.
- [4] A.U. Keskin, "Voltage-mode high-Q band-pass filters and oscillators employing single CDBA and minimum number of components," *International Journal of Electronics*, vol.92, pp.479-487, 2005.
- [5] A. U. Keskin and D. Biolek, "Current-mode quadrature oscillator using current differencing transconductance amplifiers (CDTA)," *IEE Proceedings Circuits Devices Systems*, vol.153, pp.214-218, 2006.
- [6] A. Uygur, H. Kuntman, "CDTA-based quadrature oscillator design," *European Signal Processing Conference (EUSIPCO 06)*, Florence, Italy, 2006.
- [7] W. Jaikla, M. Siripruchyanun, J. Bajer, D. Biolek, "A Simple Current-Mode Quadrature Oscillator Using Single CDTA," *Radioengineering*, vol.17, pp.33-40, 2008.
- [8] D. Biolek, V. Biolkova, A. U. Keskin, "Current mode quadrature oscillator using two CDTAs and two grounded capacitors," *Proceeding of the 5th WSEAS International Conference on System Science and Simulation in Engineering*, Spain, pp.368-370, 2006.
- [9] D. Biolek, "CDTA- Building block for current-mode analog signal processing," *Proceedings of the ECCTD 03*, Krakow, Poland, vol.3, pp.397-400, 2003.
- [10] W. Tanjaroen, T. Dumawipata, S. Unhavanich, W. Tangsrirat, W. Surakamponorn, "Design of current differencing transconductance amplifier and its application to current-mode KHN biquad filter," *Proceedings of the ECTI-CON 2006*, Ubon Ratchatani, Thailand, vol.2, pp.497-500, 2006.
- [11] W. Tangsrirat, W. Tanjaroen, "Current-mode multiphase sinusoidal oscillator using current differencing transconductance amplifiers," *Circuits Systems and Signal Processing*, vol.27, pp.81-93, 2008.
- [12] D. R. Frey, "Log-domain filtering: an approach to current-mode filtering," *IEE Proceedings of Circuits Devices and Systems*, vol.140, pp.406-416, 1993.

International Technical Conference on Circuits
Systems Computers and Communications 2010

(ITC-CSCC 2010)

July 4-7, 2010

Ambassador City Jomtien Chon Buri, Thailand

CURRENT-CONTROLLED CURRENT-MODE FOUR-PHASE SINUSOIDAL QUADRATURE OSCILLATOR USING CDTAs

Wason Tanjaroen and Worapong Tangsritat

Faculty of Engineering,
King Mongkut's Institute of Technology Ladkrabang (KMITL), Bangkok 10520, Thailand
E-mail eng_oui@hotmail.com, drworapong@gmail.com

ABSTRACT

A current-controlled current-mode four-phase sinusoidal quadrature oscillator using current differencing transconductance amplifiers (CDTAs) is presented in this paper. The proposed circuit, employing three CDTAs and two grounded capacitors, can generate four current outputs with four-phase difference. The oscillation condition and the oscillation frequency (ω_o) can be orthogonally and electronically adjusted by varying the bias currents of the CDTAs. The oscillator has low active and passive sensitivities. Simulation results verifying the theoretical analysis are also included.

Index Terms— Current differencing transconductance amplifier (CDTA), Sinusoidal quadrature oscillator, Current-mode circuit

1. INTRODUCTION

In general, quadrature oscillators are widely used in many engineering applications, such as instrumentation systems and signal processing. This is due to the fact that it can produce two sinusoidal outputs of identical frequency but in the different phase shift. For examples, it is used in telecommunications for quadrature mixers and single-sideband generators [1] or for measurement design for vector generator or selective voltmeter [2].

In the recent decade, a new active element with two current inputs and two current outputs, the so-called current differencing transconductance amplifier (CDTA), has been acknowledged to be a versatile active building block in designing current-mode signal processing circuits [3]. This device provides an electronic tunability through its transconductance gain (g_m) and also offers an easy implementation of cascaded current-mode signal processing circuits [4]. As a result, many implementations of CDTA-based analog signal processing/signal generation circuits have been developed by various researchers [3]-[11]. The CDTA is also useful for quadrature oscillator

design [7]-[11]. The works in [7]-[10] require any external passive resistors, while the circuit reported in [9] cannot be controlled its oscillation condition and oscillation frequency independently. In addition, the circuit from [11] contains a large number of CDTA in its realization, namely four CDTAs.

Therefore, this paper presents the realization of an electronically tunable current-mode four-phase sinusoidal quadrature oscillator using only three CDTAs and two grounded capacitors. Comparing to the recently realization available in [7]-[11], the proposed circuit offers the following advantages: (i) four quadrature output waveforms of identical frequency and magnitude but phase difference; (ii) independent electronic control of oscillation condition and oscillation frequency; (iii) the use of only grounded capacitor, which makes the circuit attractive for integration; (iv) low active and passive sensitivities. PSPICE simulation results demonstrating the performance of the proposed oscillator are also given.

2. CIRCUIT DESCRIPTION

The electrical symbol of the CDTA is shown in figure 1(a), where p and n are input terminals, z and $\pm x$ are output terminals. The terminal relations of the CDTA can be expressed by the following set of equations

$$v_p = v_n = 0, i_z = i_p - i_n \text{ and } i_x = g_m v_z \quad (1)$$

where g_m is the transconductance gain of the CDTA. According to above equation and an equivalent circuit of figure 1(b), the current through the terminal z (i_z) follows the difference of the currents through the terminals p and n ($i_p - i_n$), and flows from the terminal z into an outside impedance Z_z . The voltage drop at the terminal z is then transferred to a current at the terminal x (i_x) by a transconductance gain (g_m).

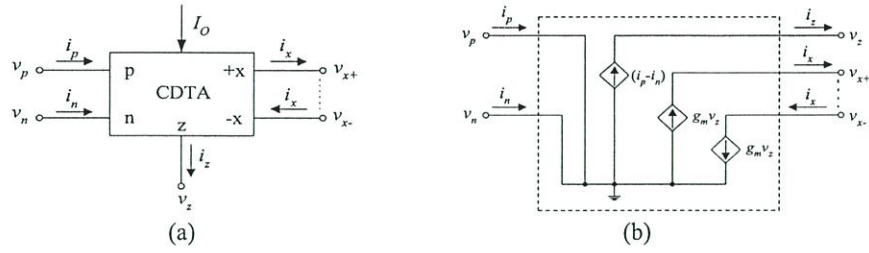


Figure 1 CDTA
(a) Circuit representation (b) Equivalent circuit

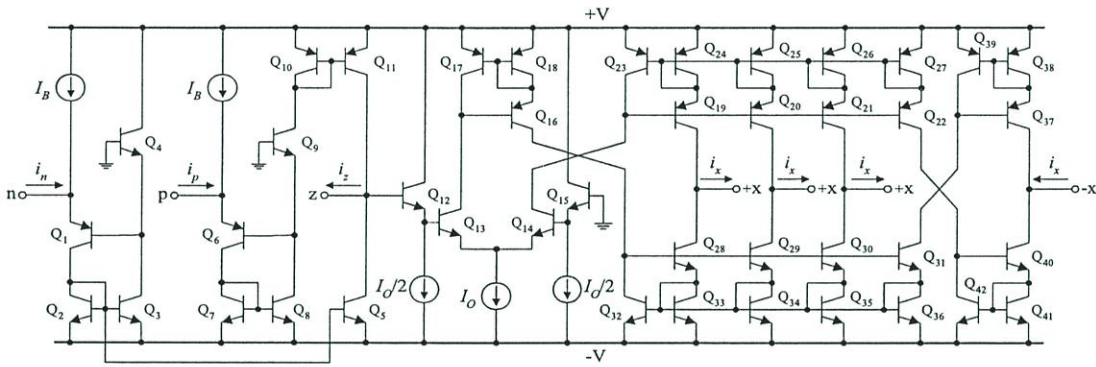


Figure 2 Possible bipolar realization of the CDTA.

The possible bipolar implementation of the CDTA element used in this work is shown in figure 2 [3]-[6]. It mainly comprises a current differencing circuit formed by two current followers Q_1 - Q_9 , a basic current mirror Q_{10} - Q_{11} , and a multiple-output transconductance amplifier Q_{12} - Q_{42} . In this case, the transconductance gain g_m of the CDTA is directly proportional to the external bias current I_O , which can be written as the following.

$$g_m = \frac{I_O}{2V_T} \quad (2)$$

where $V_T \cong 26$ mV at 27°C is the thermal voltage.

3. PROPOSED FOUR-PHASE QUADRATURE OSCILLATOR

The proposed current-mode four-phase sinusoidal quadrature oscillator is shown in figure 3, which is based on the use of three CDTAs and two grounded capacitors. From routine calculations for the proposed oscillator, the characteristic equation can be given by

$$s^2 + s \left(\frac{g_{m1} - g_{m3}}{C_1} \right) + \left(\frac{g_{m1} g_{m2}}{C_1 C_2} \right) = 0 \quad (3)$$

The oscillation condition and the oscillation frequency (ω_o) can also be obtained as

$$g_{m1} = g_{m3} \quad (4)$$

and

$$\omega_o = \sqrt{\frac{g_{m1} g_{m2}}{C_1 C_2}} \quad (5)$$

Substituting equation (2) into equations (4) and (5) and by choosing $C_1 = C_2 = C$, the oscillation condition and oscillation frequency of the this oscillator can be modified as

$$I_{O1} = I_{O3} \quad (6)$$

and

$$\omega_o = \frac{1}{2V_T C} \sqrt{I_{O1} I_{O2}} \quad (7)$$

From equations (6) and (7), can be seen that the oscillation condition can be electronically controlled by adjusting I_{O3} without taking an effect to the ω_o that is adjusted by I_{O2} . Therefore, the oscillation condition and oscillation frequency are orthogonally controllable by electronic means via adjusting the auxiliary bias currents of the CDTAs. From figure 3, the current transfer function between

quadrature outputs i_{o1} and i_{o2} can be expressed as

$$\frac{i_{o2}}{i_{o1}} = -\frac{g_{m2}}{sC_2} \quad (8)$$

In equation (8), it is shown that the phase difference (ϕ) between i_{o2} and i_{o1} is 90° . This recommends that the currents i_{o2} and i_{o1} are in quadrature. In addition, by the use of an inverted version of the output currents i_{o1} and i_{o2} . Hence, the relations of four output currents can be given by

$$i_{o1} = -i_{o3} \quad \text{and} \quad i_{o2} = -i_{o4} \quad (9)$$

Consequently, the proposed oscillator can provide the four quadrature output currents.

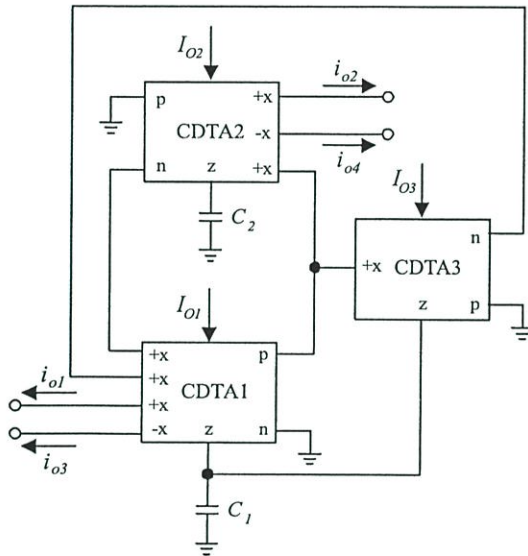


Figure 3 Proposed current-mode four-phase sinusoidal quadrature oscillator using CDTAs.

4. NON-IDEAL ANALYSIS

In this section, the non-ideal characteristics of CDTA, the relationship of the terminal current and voltage given in equation (1) can be rewritten as

$$v_p = v_n = 0, \quad i_z = \alpha_p i_p - \alpha_n i_n \quad \text{and} \quad i_x = \beta g_m v_z \quad (10)$$

where $\alpha_p = 1 - \varepsilon_p$ and ε_p ($|\varepsilon_p| \ll 1$) is the current tracking errors from p to z terminals, $\alpha_n = 1 - \varepsilon_n$ and ε_n ($|\varepsilon_n| \ll 1$) is the current tracking errors from n to z terminals, and $\beta = 1 - \varepsilon_v$ and ε_v ($|\varepsilon_v| \ll 1$) is the transconductance inaccuracy factor from z to x terminals, respectively. Reanalysis the proposed oscillator circuit of figure 3 using equation (10), the characteristic equation becomes

$$s^2 + s \left(\frac{\alpha_{n3} \beta_1 g_{m1} - \alpha_{p1} \beta_3 g_{m3}}{C_1} \right) + \left(\frac{\alpha_{p1} \alpha_{n2} \beta_1 \beta_2 g_{m1} g_{m2}}{C_1 C_2} \right) = 0 \quad (11)$$

where α_{pi} , α_{ni} and β_i are the parameters α_p , α_n and β of i -th CDTA ($i = 1, 2, 3$), respectively. In this case, the modified oscillation condition and oscillation frequency are:

$$\alpha_{n3} \beta_1 g_{m1} = \alpha_{p1} \beta_3 g_{m3} \quad (12)$$

$$\text{and} \quad \omega_0 = \sqrt{\frac{\alpha_{p1} \alpha_{n2} \beta_1 \beta_2 g_{m1} g_{m2}}{C_1 C_2}} \quad (13)$$

The active and passive sensitivities of the oscillation can be written as:

$$S_{g_{m1} \cdot g_{m2}}^{\omega_0} = -S_{C_1, C_2}^{\omega_0} = S_{\alpha_{p1}, \alpha_{n2}, \beta_1, \beta_2}^{\omega_0} = \frac{1}{2} \quad (14)$$

$$\text{and} \quad S_{\alpha_{n1}, \alpha_{n3}, \alpha_{p2}, \alpha_{p3}, \beta_3}^{\omega_0} = 0 \quad (15)$$

All the oscillator sensitivities are within unity in magnitude. Thus, the proposed circuit exhibits a low sensitivity performance.

5. SIMULATION RESULTS

To verify the theoretical analysis, PSPICE simulation has been used to confirm the characteristics of the proposed oscillator of figure 3. In simulations, the CDTA was performed with the transistor model of PR100N (PNP) and NP100N (NPN) of the bipolar arrays ALA400 from AT&T [12]. The bias conditions are $\pm V = \pm 3V$, and $I_B = 200 \mu A$.

The active and passive components were chosen as: $I_{O1} = I_{O2} = I_{O3} = I_O = 100 \mu A$ and $C_1 = C_2 = 1 nF$. The calculated oscillation frequency using equation (7) is about $f_o = \omega_o / 2\pi \cong 318$ kHz. The observed waveforms of the proposed oscillator are shown in figure 4. It can be seen that all the quadrature output currents, i_{o1} , i_{o2} , i_{o3} and i_{o4} are 90° phase difference and are equal in magnitude, where the simulated frequency of the oscillation is found to be 312 kHz. Figure 5 shows the simulated frequency spectrums of the proposed circuit. The total harmonic distortion (THD) of the output responses i_{o1} and i_{o2} are 1.4% and 2.3% respectively. The simulation results of the oscillation frequency by varying the bias current I_O with $C_1 = C_2 = 1 nF$ are shown in figure 6. Obviously, the simulated responses are found to be in good agreement with the theoretically predicted behaviour.

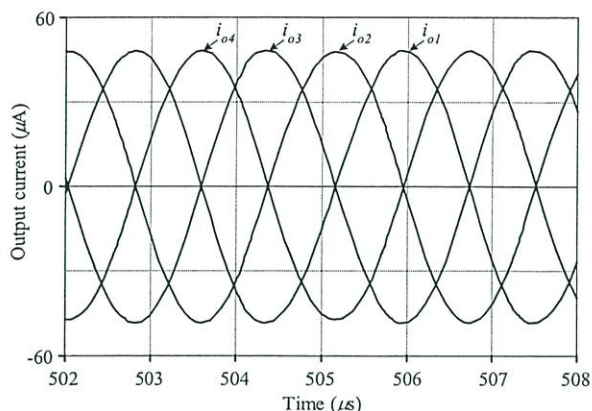


Figure 4 Simulated output current waveforms i_{o1} , i_{o2} , i_{o3} and i_{o4} of the proposed oscillator.

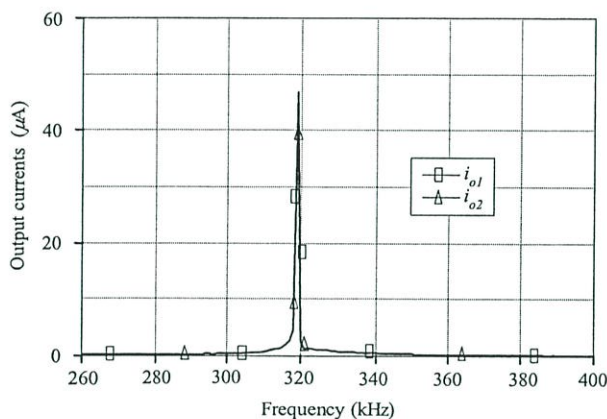


Figure 5 Simulated frequency spectrums of the proposed oscillator.

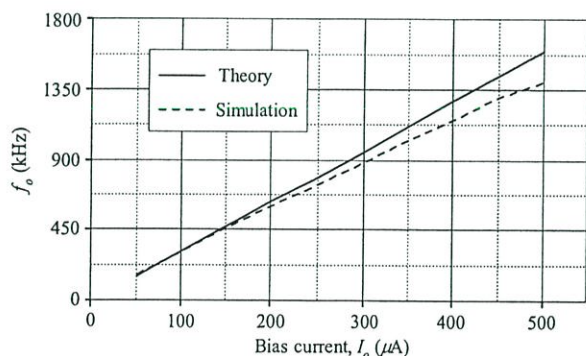


Figure 6 Variation of f_o as a function of I_o

6. CONCLUSION

The realization of an electronically tunable current-mode four-phase sinusoidal quadrature oscillator using three CDTAs and two grounded capacitors has been proposed in this paper. The proposed oscillator circuit provides four quadrature output waveforms of identical frequency and

magnitude but phase difference, without changing circuit configuration. Moreover, the oscillation condition and the oscillation frequency can also be adjusted freely. Owing to the use of only grounded capacitors, the proposed oscillator is suitable for an IC implementation, and has low passive and active sensitivities. The PSPICE simulations are given to verify the theoretical analysis.

7. REFERENCES

- [1] P. Horowitz, and W. Hill, *The Art of Electronics*, Cambridge, U.K., Cambridge University Press, pp.291, 1991.
- [2] U. Tietze, and C. Schenk, *Electronic Circuits: Design and Applications*, Berlin, Germany, Springer, pp.795-796, 1991.
- [3] D. Bielek, "CDTA- Building block for current-mode analog signal processing," *Proceedings of the ECCTD'03*, Krakow, Poland, vol.3, pp.397-400, 2003.
- [4] W. Tangsrirat, T. Dumawipata and W. Surakamponorn, "Multiple-input single-output current-mode multifunction filter using current differencing transconductance amplifiers", *AEU International Journal of Electronics and Communications*, vol.61, pp.209-214, 2007.
- [5] W. Tangsrirat, W. Tanjaroen, "Current-mode multiphase sinusoidal oscillator using current differencing transconductance amplifiers," *Circuits Systems and Signal Processing*, vol.27, pp.81-93, 2008.
- [6] W. Tangsrirat, W. Tanjaroen, Tattaya Pukkalanun, "current-mode multiphase sinusoidal oscillator using CDTA-based allpass sections", *AEU International Journal of Electronics and Communications*, vol.63, pp.616-622, 2009.
- [7] A. U. Keskin and D. Bielek, "Current-mode quadrature oscillator using current differencing transconductance amplifiers (CDTA)," *IEE Proceedings Circuits Devices and Systems*, vol.153, pp.214-218, 2006.
- [8] A. Uygur, H. Kuntman, "CDTA-based quadrature oscillator design," *European Signal Processing Conference (EUSIPCO)*, Florence, Italy, pp.4-8, 2006.
- [9] W. Jaikla, M. Siripruchyanun, J. Bajer, D. Bielek, "A simple current-mode quadrature oscillator using single CDTA," *Radioengineering*, vol.17, pp.33-40, 2008.
- [10] A. Lahiri, "Novel voltage/current-mode quadrature oscillator using current differencing transconductance amplifier," *Analog Integrated Circuits Signal Processing*, vol.61, pp.199-203, 2009.
- [11] D. Bielek, V. Biolkova, A. U. Keskin, "Current mode quadrature oscillator using two CDTAs and two grounded capacitors," *Proceedings of the 5th WSEAS International Conference on System Science and Simulation in Engineering*, Spain, pp.368-370, 2006.
- [12] D. R. Frey, "Log-domain filtering: an approach to current-mode filtering," *IEE Proc. G, Circuits Devices and Systems*, vol.140, pp.406-416, 1993.

Joint International Conference Information &
Electronics and Electrical Engineering 2010

(JICTEE 2010)

Dec 21-24, 2010

Luang Prabang, Lao PRD.

Electronically Tunable Current-Mode Sinusoidal Oscillator Using CDTAs

Wason Tanjaroen¹, Worapong Tangsrirat², Wanlop Surakumpontorn³

Faculty of Engineering, King Mongkut's Institute of Technology Ladkrabang (KMITL)

Chalongkrung Road, Ladkrabang, Bangkok, 10520, Thailand

¹eng_oui@hotmail.com

²drworapong@gmail.com

³kswanlop@kmitl.ac.th

Abstract—The circuit realization of electronically tunable current-mode sinusoidal oscillator using current differencing transconductance amplifiers (CDTAs) as active components is presented in this paper. The proposed circuit contains only two CDTAs and two grounded capacitors without any external passive resistor requirement. The oscillation condition and the oscillation frequency (ω_o) can be electronically adjusted by varying the bias currents of the CDTAs. The proposed circuit provides low active and passive sensitivities. Simulation results with PSPICE are used to confirm the presented theory.

Keywords— Current differencing transconductance amplifier (CDTA), Sinusoidal oscillator, Current-mode circuit.

I. INTRODUCTION

The sinusoidal oscillators have a wide range of applications, as for examples in signal processing, control systems, communication, instrumentation and measurement [1]. Several synthesizes of sinusoidal oscillator circuits have received considerable attention [2]-[5]. However, these earlier sinusoidal oscillators operate in voltage-mode. Current-mode sinusoidal oscillator circuits are receiving much attention because of their potential advantages such as wider bandwidth, wider dynamic range, simpler circuitry, and lower power consumption. In 2003, a new current-mode active building block, which is called as a current differencing transconductance amplifier (CDTA), has been proposed [6]. This device having two current inputs and two kinds of current output provides an easy implementation of current-mode analog signal processing. It also exhibits the ability of electronic tuning by the help of its transconductance gain (g_m). As a result, many applications of CDTA-based circuits have also been developed by various researchers [7]-[10]. Recently, the realisation the of single-resistance-controlled sinusoidal oscillator using one CDTA, two virtually grounded resistors, one floating capacitor and one grounded capacitor was reported [11]. Moreover, it required a floating capacitor and same external passive resistors, which is not suitable for integration.

In this paper, the realization of an electronically tunable current-mode sinusoidal oscillator using only two CDTAs and two grounded capacitors is proposed. The circuit requires no external passive resistors and provides the current tuning of the oscillation frequency (ω_o) and the oscillation condition by

varying the bias currents of the CDTAs. The oscillator also exhibits low active and passive sensitivities. The use of only grounded capacitor in its realization is attractive for integrated circuit (IC) implementation [12]-[13]. PSPICE simulation results are given demonstrating close agreement with the predicted theory.

II. CIRCUIT DESCRIPTION

The circuit representation of the CDTA is shown in Fig. 1(a). The terminal relations of the CDTA can be characterized by the following set of equations [6]:

$$v_p = v_n = 0, i_z = i_p - i_n \text{ and } i_x = Z_z g_m v_z \quad (1)$$

where g_m is the transconductance gain of the CDTA, and Z_z is an impedance connected at the terminal z. According to above equation and an equivalent circuit of Fig 1(b), the current through the terminal z (i_z) follows the difference of the currents through the terminals p and n ($i_p - i_n$), and flows from the terminal z into an outside impedance Z_z . The voltage drop at the terminal z is transferred to a current at the terminal x (i_x) by a transconductance gain (g_m).

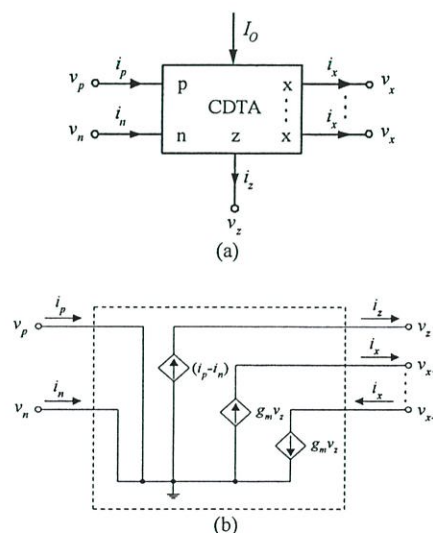


Fig 1 CDTA. (a) Circuit representation (b) Equivalent circuit

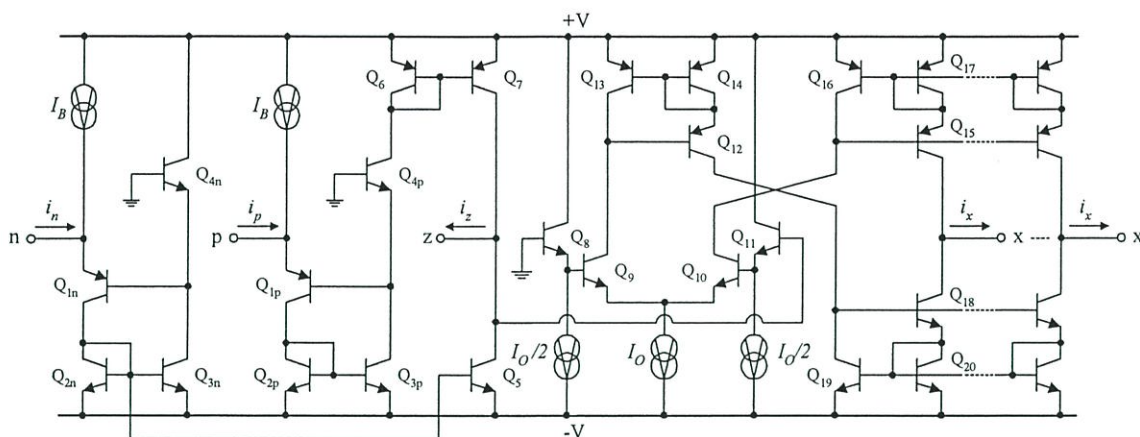


Fig.2 Possible bipolar realization of the CDTA.

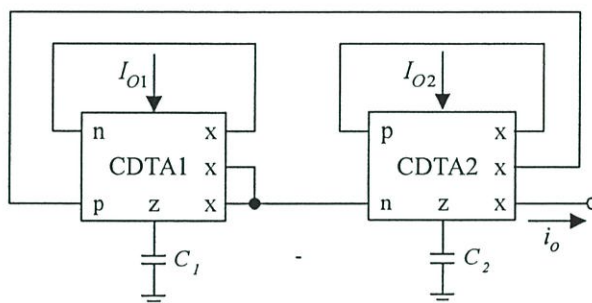


Fig.3 Proposed current-mode sinusoidal oscillator.

Although there are several techniques to realize the CDTA, one possible bipolar realization can be shown in Fig. 2 [9]-[10]. It mainly consists of a current subtractor formed by current followers Q_{1p} - Q_{4p} and Q_{1n} - Q_{4n} , and a multiple-output transconductance amplifier Q_8 - Q_{20} that converts the voltage drop at the terminal z (v_z) to its corresponding differential output currents i_x . In this case, the transconductance gain g_m is directly proportional to the external bias current I_O , which can be written by:

$$g_m = \frac{I_O}{2V_T} \quad (2)$$

WHERE $V_T \cong 26$ mV AT 27°C IS THE THERMAL VOLTAGE.

III. PROPOSED OSCILLATOR CIRCUIT

The proposed current-mode sinusoidal oscillator is shown in Fig. 3, which is based on the use of two CDTAs and two grounded capacitors. Since all the grounded capacitors are employed, the circuit is suitable for IC implementation. From routine calculations the characteristic equation of the proposed oscillator circuit can be given by:

$$s^2 + s \left(\frac{g_{m1}}{C_1} - \frac{g_{m2}}{C_2} \right) + \left(\frac{g_{m1}g_{m2}}{C_1C_2} \right) = 0 \quad (3)$$

The oscillation condition and the oscillation frequency (ω_0) can also be obtained as:

$$g_{m1}C_2 = g_{m2}C_1 \quad (4)$$

$$\omega_0 = \sqrt{\frac{g_{m1}g_{m2}}{C_1C_2}} \quad (5)$$

If we setting $C_1 = C_2 = C$ and $g_{m1} = g_{m2} = g_m$ and substituting (2) into (5), the oscillation frequency becomes.

$$\omega_0 = \frac{I_O}{2V_T C} \quad (6)$$

Therefore, both the oscillation condition and the oscillation frequency can be electronically controlled by adjusting I_O .

IV. NON-IDEAL ANALYSIS

In this section, the effects of the non-ideal CDTA on the circuit performance have been discussed. Taking into account the CDTA non-idealities, the relationship of the terminal current and voltage given in (1) can be rewritten as:

$$v_p = v_n = 0, i_z = \alpha_p i_p - \alpha_n i_n \text{ and } i_x = \beta g_m v_z \quad (7)$$

where $\alpha_p = 1 - \varepsilon_p$ and ε_p ($|\varepsilon_p| \ll 1$) is the current tracking errors from p to z terminals, $\alpha_n = 1 - \varepsilon_n$ and ε_n ($|\varepsilon_n| \ll 1$) is the current tracking errors from n to z terminals, and $\beta = 1 - \varepsilon_v$ and ε_v ($|\varepsilon_v| \ll 1$) is the transconductance inaccuracy factor from z to x terminals, respectively. Reanalysis the proposed oscillator circuit of Fig. 3 using (7) yields the non-ideal characteristic equation as follows:

$$s^2 + s \left(\frac{\alpha_{n1} \beta_1 g_{m1}}{C_1} - \frac{\alpha_{n2} \beta_2 g_{m2}}{C_2} \right) + \left(2\alpha_{p1} \alpha_{n2} - \alpha_{n1} \alpha_{pn2} \right) \frac{\beta_1 \beta_2 g_{m1} g_{m2}}{C_1 C_2} = 0 \quad (8)$$

where α_{pi} , α_{ni} and β_i are the parameters α_p , α_n and β of i -th CDTA ($i = 1, 2$), respectively. The oscillation condition and oscillation frequency for this case are found as

$$\alpha_{n1} \beta_1 g_{m1} C_2 = \alpha_{p2} \beta_2 g_{m2} C_1 \quad (9)$$

and
$$\omega_0 = \sqrt{(2\alpha_{p1} \alpha_{n2} - \alpha_{n1} \alpha_{pn2}) \frac{\beta_1 \beta_2 g_{m1} g_{m2}}{C_1 C_2}} \quad (10)$$

According to (10), the sensitivities with respect to the active and passive of ω_0 can be written as:

$$S_{g_{m1}, g_{m2}}^{\omega_0} = -S_{C_1, C_2}^{\omega_0} = \frac{1}{2} \quad (11)$$

$$S_{\beta_1, \beta_2}^{\omega_0} = \frac{1}{2} \quad (12)$$

$$S_{\alpha_{n1}, \alpha_{p2}}^{\omega_0} = -\frac{1}{2} \frac{\alpha_{n1} \alpha_{p2}}{(2\alpha_{p1} \alpha_{n2} - \alpha_{n1} \alpha_{p2})} \quad (13)$$

and
$$S_{\alpha_{p1}, \alpha_{n2}}^{\omega_0} = \frac{\alpha_{p1} \alpha_{n2}}{(2\alpha_{p1} \alpha_{n2} - \alpha_{n1} \alpha_{p2})} \quad (14)$$

All the active and passive sensitivities are less than unity. Thus, the proposed circuit exhibits a low sensitivity performance.

V. SIMULATION RESULTS

To verify the theoretical analysis, PSPICE simulation has been used to confirm the characteristics of the proposed current-mode sinusoidal oscillator of Fig. 3. In simulations, the CDTA was performed with the transistor model of PR100N (PNP) and NP100N (NPN) of the bipolar arrays ALA400 from AT&T [14]. The power supply voltages were set equal to $+V = -V = 3V$, and the bias currents were $I_B = 200 \mu A$.

As an example, to achieve the sinusoidal current output with the oscillation frequency of $f_o = \omega_0/2\pi \cong 318 \text{ kHz}$, the active and passive component values were chosen as: $I_{O1} = I_{O2} = I_O = 100 \mu A$ and $C_1 = C_2 = 1 \text{ nF}$. Fig. 4(a) shows the simulated sinusoidal current response i_o , where the simulated oscillation frequency is found to be 312 kHz. Fig. 4(b) represents the simulated frequency spectrum of the proposed

circuit, where the total harmonic distortion (THD) of the output response is approximated to 3%.

The simulation results of the oscillation frequency as a function of I_O for three different values of $C = C_1 = C_2$ (i.e. 0.1 nF, 1 nF and 10 nF) are summarized in Fig. 5, which shows that the linearity over a wide range of the bias current I_O is obtained. From Fig. 5, it can be observed that the frequency error is less than 15% up to about 8 MHz. However, to compensate this error, it can be easily done by simply adjusting the bias currents of the CDTAs.

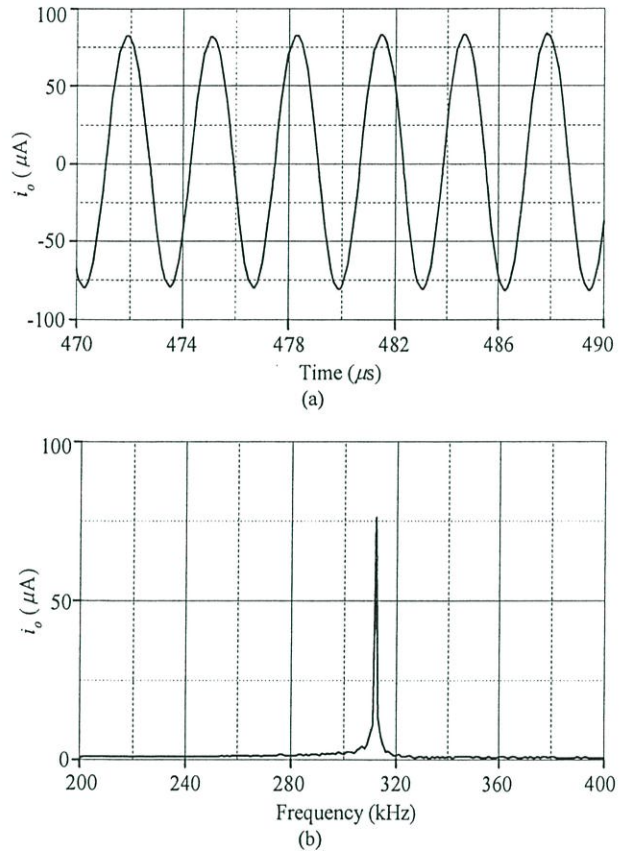


Fig.4 Simulated sinusoidal current response i_o of the proposed oscillator. (a) output waveform (b) output spectrum

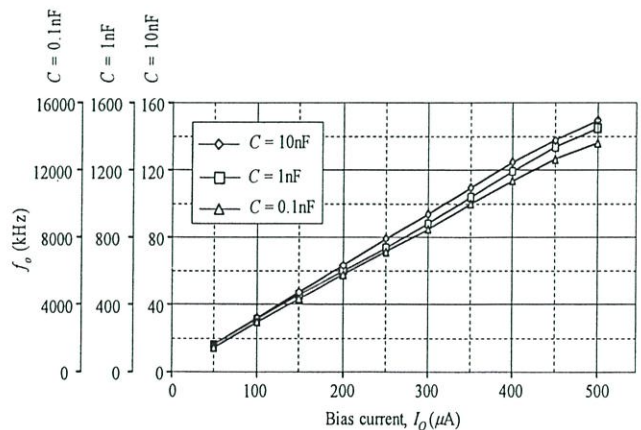


Fig.5 Simulation results of the oscillation frequency (f_o) obtained by varying the bias current I_O .

VI. CONCLUSIONS

The resistorless realization of an electronically tunable current-mode sinusoidal oscillator using only two CDTAs and two grounded capacitors has been proposed in this paper. The proposed oscillator circuit offers the following advantages; (i) the oscillation condition and the oscillation frequency can be electronically adjusted through the bias currents of the CDTAs; (ii) using only grounded capacitors for its realization, which is suitable for integration; (iii) the circuit requires no external resistors; (iv) low passive and active sensitivities. PSPICE simulations are given to verify the theoretical analysis.

VII. ACKNOWLEDGMENT

This work is funded by the Commission on Higher Education & ASEAN University Network / Southeast Asia Engineering Education Development Network (CHE & AUN/SEED-Net).

VIII. REFERENCES

- [1] U. Tietze, and C. Schenk, *Electronic Circuits: Design and Applications*, Berlin, Germany, Springer, pp.795-796, 1991.
- [2] S.I. Liu, "Single resistance controlled/voltage controlled oscillator using current conveyors and grounded capacitors," *Electronics Letters*, vol. 31, pp. 337-338, 1995.
- [3] S.T. Liu, J.H. Tsay, "Single-resistance-controlled sinusoidal oscillator using current-feedback amplifiers," *International Journal of Electronics*, vol.80, pp.661-664, 1996.
- [4] J.W. Horng, "A sinusoidal oscillator using current -controlled current conveyor," *International Journal of Electronics*, vol.88, pp.659-664, 2001.
- [5] A.U. Keskin, "Voltage-mode high-Q band-pass filters and oscillators employing single CDBA and minimum number of components," *International Journal of Electronics*, vol.92, pp.479-487, 2005.
- [6] D. Biolek, "CDTA- Building block for current-mode analog signal processing," *Proceedings of the ECCTD 03*, Krakow, Poland, vol.3, pp.397-400, 2003.
- [7] A. T. Bekri, F. Anday, "Nth-order low-pass filter employing current differencing transconductance amplifiers", *Proceedings of the 2005 European Conference on Circuit Theory and Design*, vol. 2, pp.193-196, 2005.
- [8] A. U. Keskin, D. Biolek, E. Hancioglu and V. Biolková, "Current-mode KHN filter employing current differencing transconductance amplifiers", *AEU International Journal of Electronics and Communications*, vol.60, pp. 443-446, 2006.
- [9] W. Tangsrirat, T. Dumawipata and W. Surakamponorn, "Multiple-input single-output current-mode multifunction filter using current differencing transconductance amplifiers", *AEU International Journal of Electronics and Communications*, vol.61, pp.209-214, 2007.
- [10] W. Tangsrirat, W. Tanjaroen, "Current-mode multiphase sinusoidal oscillator using current differencing transconductance amplifiers," *Circuits Systems and Signal Processing*, vol.27, pp.81-93, 2008.
- [11] D. Prasad, D.R. Bhaskar, A.K. Singh, "Realisation of single-resistance-controlled sinusoidal oscillator a new application of the CDTA," *WSEAS Transactions on Electronics*, vol.5, pp.257-259, 2008.
- [12] M. Bhusan, R. W. Newcomb, "Grounding of capacitors in integrated circuits", *Electronics Letters*, vol.3, pp.148-149, 1967.
- [13] K. Pal, R. Singh, "Inductorless current conveyor allpass filter using grounded capacitors", *Electronics Letters*, vol.18, p.47, 1982.
- [14] D. R. Frey, "Log-domain filtering: an approach to current-mode filtering," *IEE Proc. G, Circuits Devices and Systems*, vol.140, pp.406-416, 1993.

ประวัติผู้เขียน

ชื่อ-นามสกุล	นายวสันต์ ต้นเจริญ
วัน-เดือน-ปีเกิด	วันที่ 15 ตุลาคม 2525
ที่อยู่	18 ถ.ประสิทธิ์พัฒนา ต.หน้าเมือง อ.เมือง จ.ปราจีนบุรี 25000 โทร. 037-211809 และ 086-7065992
ประวัติการศึกษา	สำเร็จการศึกษาระดับปริญญาตรีหลักสูตรวิศวกรรมศาสตรบัณฑิต สาขาวิศวกรรมระบบเครื่องมือวัด จากคณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าพระนครเหนือ ปีการศึกษา 2546 และสำเร็จการศึกษาระดับปริญญาโทหลักสูตรวิศวกรรมศาสตรมหาบัณฑิต สาขาวิศวกรรมระบบควบคุม คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ปีการศึกษา 2549 และในปีการศึกษา 2550 ได้เข้าศึกษาในหลักสูตรวิศวกรรมศาสตรดุษฎีบัณฑิต สาขาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ประวัติการทำงาน	พ.ศ.2550 ถึงปัจจุบัน อาจารย์ประจำสาขาวิชาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์ศรีราชา มหาวิทยาลัยเกษตรศาสตร์ วิทยาเขตศรีราชา