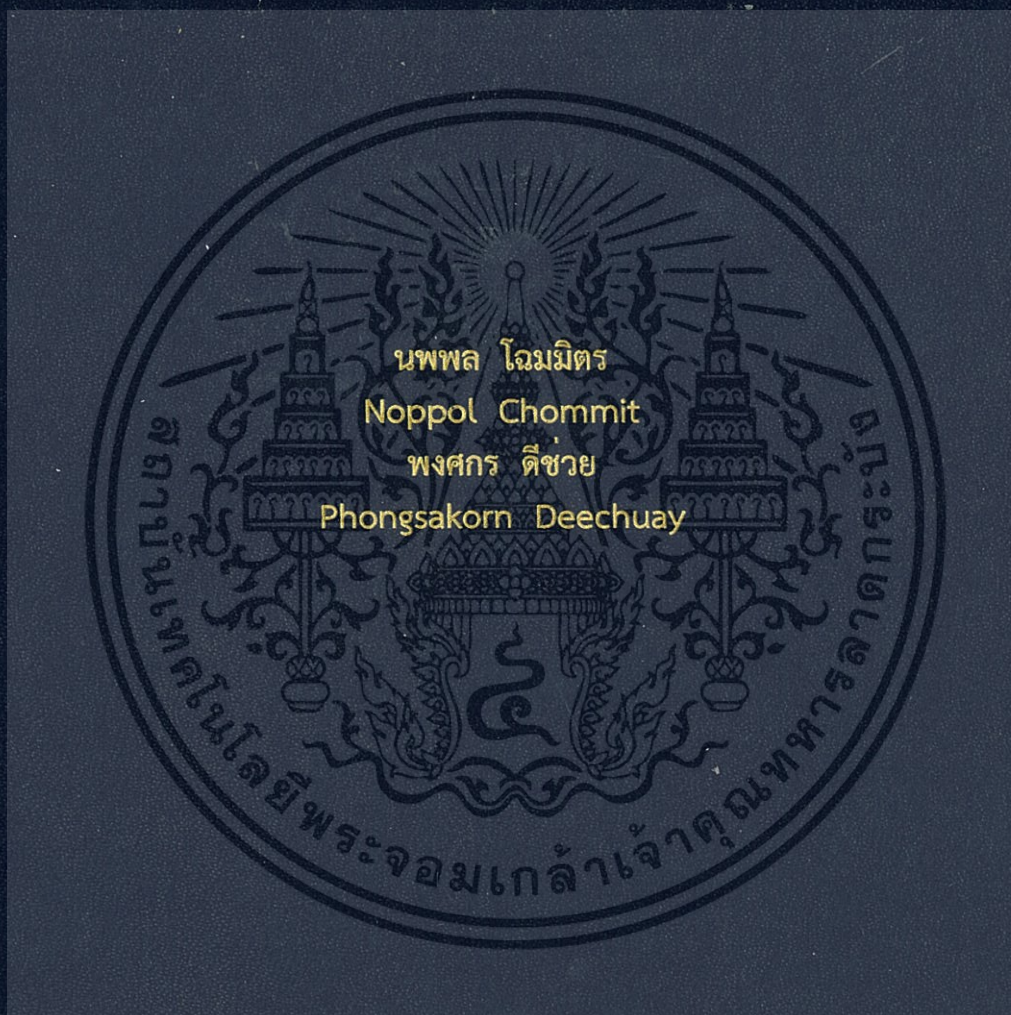


การศึกษาการออกแบบและกระบวนการสร้างวงจรรทรกะแบบซีมอสด้วย
โปรแกรมจำลองแบบ TCAD
STUDY OF DESIGN AND PROCESS FABRICATION FOR CMOS LOGIC
CIRCUITS BY TCAD SIMULATION



ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต
ภาควิชาวิศวกรรมอิเล็กทรอนิกส์
คณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
พ.ศ. 2558

การศึกษาการออกแบบและกระบวนการสร้างวงจรรรณะแบบซีมอสด้วย
โปรแกรมจำลองแบบ TCAD
STUDY OF DESIGN AND PROCESS FABRICATION FOR CMOS LOGIC
CIRCUITS BY TCAD SIMULATION



T143911

นพพล โฉมมิตร

Noppol Chommit

พงศกร ดีช่วย

Phongsakorn Deechuay

เลขหมู่.....
เลขทะเบียน 143911
วัน,เดือน,ปี 04 ต.ค. 2559

b. 128 90800
l.....

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

ภาควิชาวิศวกรรมอิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. 2558

การศึกษาการออกแบบและกระบวนการสร้างวงจรรรกะแบบซีมอสด้วย
โปรแกรมจำลองแบบ TCAD

STUDY OF DESIGN AND PROCESS FABRICATION FOR CMOS LOGIC
CIRCUITS BY TCAD SIMULATION

โดย

นพพล โฉมมิตร รหัส 55010607

พงศกร ดีช่วย รหัส 55010786

อาจารย์ที่ปรึกษา

ดร.วีระ เพ็งจันทร์

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

ภาควิชาวิศวกรรมอิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. 2558

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญาานิพนธ์ปีการศึกษา 2558

ภาควิชา วิศวกรรมอิเล็กทรอนิกส์

คณะ วิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง

การศึกษาการออกแบบและกระบวนการสร้างวงจรรถระแบบซีมอสด้วยโปรแกรมจำลองแบบ TCAD

STUDY OF DESIGN AND PROCESS FABRICATION FOR CMOS LOGIC CIRCUITS BY TCAD SIMULATION

ผู้จัดทำ

นายนพพล โฉมมิตร รหัสประจำตัว 55010607

นายพงศกร ดีช่วย รหัสประจำตัว 55010786

ปริญญาานิพนธ์นี้ผ่านการตรวจสอบโดยอาจารย์ที่ปรึกษาแล้ว



(ดร. วีระ เพ็งจันทร์)

อาจารย์ที่ปรึกษา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อปริญญานิพนธ์	การศึกษาการออกแบบและกระบวนการสร้างวงจรรรณะแบบซีมอสด้วยโปรแกรมจำลองแบบ TCAD
นักศึกษา	นายนพพล โฉมมิตร รหัสนักศึกษา 55010607 นายพงศกร ดีช่วย รหัสนักศึกษา 55010786
ปริญญา	วิศวกรรมศาสตรบัณฑิต
ภาควิชา	วิศวกรรมอิเล็กทรอนิกส์
ปีการศึกษา	2558
อาจารย์ที่ปรึกษาปริญญานิพนธ์	ดร.วีระ เฟ็งจันทร์

บทคัดย่อ

โครงการฉบับนี้เป็นการศึกษาการออกแบบและกระบวนการสร้างวงจรรรณะแบบซีมอสด้วยโปรแกรมจำลองแบบ TCAD โดยมีจุดประสงค์เพื่อศึกษากระบวนการสร้างมอสทรานซิสเตอร์และฟินเฟต และการออกแบบโครงสร้างของวงจรรรณะแบบซีมอส เพื่อให้ได้โครงสร้างและคุณสมบัติตามที่ต้องการโดยใช้โปรแกรมจำลองแบบ TCAD เริ่มต้นจากการศึกษาขั้นตอนกระบวนการสร้างมอสทรานซิสเตอร์และฟินเฟต และการศึกษาการใช้โปรแกรมการจำลองแบบ TCAD เบื้องต้น จากนั้นทำการจำลองแบบ มอสทรานซิสเตอร์ ฟินเฟตและ วงจรรรณะแบบซีมอสในแบบต่างๆ โดยใช้โปรแกรมการจำลองแบบ TCAD โดยทำการจำลองแบบและศึกษาคุณสมบัติทางกายภาพและคุณสมบัติทางไฟฟ้าที่เกี่ยวข้อง เช่น คุณสมบัติกระแสและแรงดัน ความเข้มข้นพาหะ คุณสมบัติกระแสเดรนกับแรงดันเกต แรงดันขีดเริ่ม ค่า subthreshold swing (ss) และอื่นๆ จากการทำโครงการพบว่าการออกแบบวงจรรรณะแบบซีมอส ผลลัพธ์ที่ได้มีโครงสร้างและคุณสมบัติเสมือนการสร้างจริง ผลการจำลองแบบที่ได้สามารถแสดงด้วยภาพแบบ 3 มิติ ตลอดจนแสดงคุณสมบัติของความสัมพันธ์เป็นเส้นกราฟได้

Thesis Title	Study of Design and Fabrication Process for CMOS Logic Circuits by TCAD Simulation	
Student	Mr. Noppol Chommit	Student ID. 55010607
	Mr. Pongsakorn Deechuay	Student ID. 55010786
Degree	Bachelor of Engineering	
Program	Electronic Engineering	
Year	2015	
Thesis Advisor	Dr. Weera Pengchan	

Abstract

This project is studied of Design and Fabrication Process for CMOS Logic Circuits by using TCAD Simulation program. The purpose of this project is to study the fabrication of MOSFET and FinFET and to design the CMOS Logic Circuits structure. In order to provide a structure and properties as required by using TCAD. First, we study the fabrication of MOSFET and FinFET next, we study the work instructions of TCAD simulation program. Then, we design and create the devices and circuits. Finally, we examine the result and measure the electrical and physical properties such as current and voltage characteristic, current drain and voltage drain, threshold voltage , subthreshold swing (ss) etc. According to our project, the results of the design CMOS Logic Circuits show a structure and properties like the theoretical.

กิตติกรรมประกาศ

ขอขอบพระคุณ บิดา มารดา เป็นกำลังใจที่สำคัญในการศึกษาเล่าเรียน และช่วยสนับสนุนค่าใช้จ่ายต่างๆ ในการทำวิจัยครั้งนี้

ขอขอบพระคุณ ดร. วีระ เพ็งจันทร์ อาจารย์ที่ปรึกษา ที่ให้คำปรึกษาแนะนำในการทำงานศึกษาวิจัยนี้ จนสำเร็จลุล่วงด้วยดี

ขอขอบพระคุณอาจารย์และเพื่อนๆ ทุกคนที่ให้การสนับสนุนและกำลังใจในการศึกษาเล่าเรียน
สุดท้ายนี้ คณะผู้วิจัยขอขอบพระคุณ คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง และบริษัท Global TCAD Solutions GmbH ที่ได้สนับสนุนอุปกรณ์และโปรแกรมสำหรับการทำวิจัย คณะผู้จัดทำจึงขอกราบขอบพระคุณเป็นอย่างสูงไว้ ณ โอกาสนี้

นพพล โฉมมิตร

พงศกร ดีช่วย



สารบัญ

หน้า

บทคัดย่อ.....	I
ภาษาไทย.....	II
บทคัดย่อภาษาอังกฤษ.....	III
สารบัญ.....	IV
สารบัญรูป.....	VII
สารบัญตาราง.....	XV
บทที่ 1 บทนำ.....	1
1.1 ที่มาและความสำคัญ.....	1
1.2 วัตถุประสงค์ของโครงการ.....	2
1.3 ขอบเขตของโครงการ.....	2
1.4 ขั้นตอนการดำเนินงาน.....	2
1.5 ประโยชน์ที่คาดว่าจะได้รับ.....	3
บทที่ 2 ทฤษฎีและงานวิจัยที่เกี่ยวข้อง.....	4
2.1 สารกึ่งตัวนำ.....	4
2.2 เทคโนโลยีของมอส.....	6
2.2.1 โครงสร้างของมอสเฟต.....	7
2.2.2 สัญลักษณ์ของมอสเฟต.....	11
2.2.3 หลักการพื้นฐานของมอสเฟต.....	12
2.2.4 ชนิดของมอสเฟต.....	20
2.2.5 ผลกระทบต่างๆในมอสเฟต.....	23
2.3 กระบวนการสร้างอุปกรณ์อิเล็กทรอนิกส์.....	37
2.3.1 การเตรียมแผ่นฐานรองเบื้องต้น.....	38
2.3.2 กระบวนการออกซิเดชัน.....	38
2.3.3 กระบวนการโฟโตลิโทกราฟี.....	40
2.3.4 กระบวนการการแพร่สารเจือด้วยความร้อน.....	41
2.3.5 กระบวนการฝังประจุไอออน.....	45
2.3.6 กระบวนการสกัด.....	45

สารบัญ(ต่อ)

	หน้า
2.3.7 กระบวนการสร้างชั้นฟิล์มด้วยไอสารเคมี.....	46
2.3.8 กระบวนการทางโลหะ.....	47
2.3.9 กระบวนการเก็บบรรจุ.....	48
2.4 ฟินเฟต.....	49
2.4.1 ที่มาของฟินเฟต.....	49
2.4.2 ประโยชน์และการนำไปใช้งาน.....	50
2.4.3 โครงสร้างของฟินเฟต.....	50
2.4.4 กระบวนการสร้างฟินเฟต.....	52
2.4.5 กราฟคุณสมบัติทางไฟฟ้าของฟินเฟต.....	55
2.4.6 สมการกระแสของฟินเฟตทรานซิสเตอร์.....	56
2.5 ลอจิกเกต.....	56
2.5.1 แอนด์เกต.....	56
2.5.2 ออร์เกต.....	57
2.5.3 อินวอเตอร์.....	57
2.5.4 แนนด์เกต.....	58
2.5.5 นอร์เกต.....	58
บทที่ 3 ขั้นตอนการทดลอง.....	59
3.1 โปรแกรม TCAD.....	59
3.1.1 GTS Framework.....	59
3.1.2 คุณสมบัติของโปรแกรม.....	60
3.2 ส่วนประกอบหลักของโปรแกรม.....	61
3.2.1 Tools.....	61
3.2.2 PROJECTS.....	63
3.2.3 SYSTEM.....	64
3.2.4 Tools Column.....	64
3.3 Mixed Mode.....	66
3.3.1 การเปิดใช้ Mixed Mode.....	66
3.3.2 ส่วนประกอบใน Mixed Mode.....	67

สารบัญ(ต่อ)

	หน้า
3.3.3 การตั้งค่าพารามิเตอร์และการตั้งค่าแสดงผล.....	68
บทที่ 4 ผลการทดลอง	70
4.1 การทดลองสร้างมอสทรานซิสเตอร์ชนิดเอ็นโดยใช้แม่แบบ.....	70
4.2 การทดลองสร้างมอสทรานซิสเตอร์โดยไม่ใช้แม่แบบ.....	80
4.3 ความสัมพันธ์ของความยาวช่องทางเดินกระแส	84
4.4 ความสัมพันธ์ของความกว้างช่องทางเดินกระแส	91
4.5 ความสัมพันธ์ของความหนาเกทออกไซด์	96
4.6 ความสัมพันธ์ของความเข้มข้นสารเจือ	101
4.7 การทดลองสร้างฟินเฟตชนิดเอ็น.....	109
4.8 การศึกษาความสัมพันธ์ของกระแสเดรนกับความยาวของช่องทางเดินกระแส.....	113
ของฟินเฟตชนิดเอ็น	
4.9 การทดลองสร้างฟินเฟตชนิดพี.....	121
4.10 การศึกษาความสัมพันธ์ของกระแสเดรนกับความยาวของช่องทางเดินกระแส.....	125
ของฟินเฟตชนิดพี	
4.11 การทดลองสร้าง CMOS FinFET	132
4.12 ทดสอบคุณสมบัติ Transfer characteristic ของ CMOS FinFET	134
4.13 สร้าง Inverter gate ด้วย CMOS FinFET	138
4.14 สร้าง Nand gate ด้วย CMOS FinFET	141
4.14 สร้าง Nor gate ด้วย CMOS FinFET	143
บทที่ 5 สรุปผลการทดลองและข้อเสนอแนะ.....	147
5.1 สรุปผลการทดลอง.....	147
5.2 ข้อเสนอแนะ.....	147
เอกสารอ้างอิง.....	148
ภาคผนวก.....	150

สารบัญรูป

รูปที่	หน้า
2.1 แบบจำลองอะตอมอย่างง่ายของ (ก) อะตอมซิลิคอน และ (ข) อะตอมทองแดง.....	5
2.2 แบบจำลองพันธะโควาเลนต์ของอะตอมซิลิคอน.....	5
2.3 แบบจำลองสารกึ่งตัวนำชนิดเอ็นและพี.....	6
2.4 แผนผังของเทคโนโลยีวงจรรวม.....	7
2.5 โครงสร้างของมอส	7
2.6 ความสัมพันธ์ระหว่างค่าความจุกับแรงดัน	8
2.7 โครงสร้างของมอสเฟท	9
2.8 โครงสร้างของมอสทรานซิสเตอร์แบบเอ็นฮานซ์เมนต์ชนิดเอ็น.....	10
2.9 โครงสร้างของเทคโนโลยีซีมอส.....	11
2.10 การทำงานและคุณสมบัติ $I_D - V_{DS}$ ของมอสเฟท แบบเอ็นฮานซ์เมนต์ ชนิดเอ็นแซนแนล.....	15
ขณะที่ V_{GS} มีค่าคงที่ และ V_{DS} มีค่าอยู่ในย่านต่างๆ	
2.11 ความสัมพันธ์ของกระแสเดรน และแรงดันที่ขาเดรนกับซอส.....	19
2.12 ย่านพังทลาย กระแสเดรนของมอสเฟทจะเพิ่มขึ้นอย่างรวดเร็วเมื่อ $V_D \geq V_B$	20
2.13 โครงสร้างของมอสเฟทแบบ D-MOSFET.....	21
2.14 โครงสร้างของมอสเฟทแบบ E-MOSFET.....	22
2.15 กราฟความสัมพันธ์ระหว่าง I_D กับ V_{DS} (ก) E-MOSFET (ข) D-MOSFET.....	23
2.16 การไบอัสมอสทรานซิสเตอร์ช่องนำพาหะยาว.....	24
2.17 แซนแนลของมอสเฟด.....	25
2.18 กราฟกระแส-แรงดัน ของมอสเฟด.....	27
2.19 การทำงานของมอสทรานซิสเตอร์ในย่านอิ่มตัว.....	28
2.20 กราฟความสัมพันธ์ระหว่างแรงดันเดรน-กระแสเดรน.....	30
2.21 มอสเฟสชนิดช่องนำพาหะสั้น.....	34
2.22 ความสัมพันธ์ระหว่างความยาวช่องนำพาหะและแรงดันขีดเริ่ม.....	36
2.23 ขั้นตอนกระบวนการสร้างอุปกรณ์อิเล็กทรอนิกส์.....	37
2.24 ขั้นตอนออกไซด์ที่ผิวหน้าของแผ่นซิลิคอน.....	38
2.25 กราฟความสัมพันธ์ระหว่างเวลา อุณหภูมิและความหนาของชั้นซิลิกอนไดออกไซด์แบบแห้ง.....	39
2.26 กราฟความสัมพันธ์ระหว่างเวลา อุณหภูมิและความหนาของชั้นซิลิกอนไดออกไซด์แบบชื้น.....	40

สารบัญรูป(ต่อ)

รูปที่	หน้า
2.27 การฉายแสงอันตราไวโอเล็ตด้วยการจัดวางมาส์ก.....	41
2.28 ค่า solid solubility ของธาตุต่างๆในซิลิคอน.....	42
2.29 ค่าความหนาแน่นที่สุดของออกไซด์สำหรับการแพร่โบรอน.....	43
2.30 ค่าความหนาแน่นที่สุดของออกไซด์สำหรับการแพร่ฟอสฟอรัส.....	43
2.31 การยิงไอออนของสารเจือเข้าไปทำในสารกึ่งตัวนำ... ..	45
2.32 การสกัดชั้นซิลิคอนไดออกไซด์ออกจากผิวหน้าของแผ่นซิลิคอน.....	46
2.33 การสร้างชั้นซิลิคอนไนไตรด์ปกคลุมผิวหน้าของแผ่นซิลิคอน.....	47
2.34 ช่องที่ใช้สำหรับสร้างรอยสัมผัสโหนด.....	48
2.35 Metal Contact ต่อจากส่วนของ ซอร์ส เกต และเดรน.....	48
2.36 การปรับเปลี่ยนโครงสร้างจากมอสเฟต เป็นฟินเฟต.....	49
2.37 โครงสร้างของฟินเฟต.....	50
2.38 โครงสร้างของบริเวณฟิน.....	51
2.39 ภาพตัดขวางมุมมองต่างๆของ FinFET.....	52
2.40 กระบวนการสร้างฟินเฟต.....	52
2.41 การเคลือบผิวแบบ CVD.....	53
2.42 กล้องจุลทรรศน์อิเล็กตรอนที่ถูกนำมาใช้ในการสร้างโครงสร้างนาโนโดยวิธีการ EBL.....	54
2.43 ขั้นตอนการทำงานตามวิธีการของ EBL.....	54
2.44 กราฟความสัมพันธ์ระหว่างกระแสเดรนกับแรงดันเกต.....	55
2.45 การหากระแสเดรน.....	55
2.46 แอนด์เกต	56
2.47 ออร์เกต	57
2.48 อินเวอร์เตอร์หรือนอตเกต.....	57
2.49 แนนด์เกต	58
2.50 นอร์เกต	58
3.1 สัญลักษณ์ของโปรแกรม GTS Framework.....	59
3.2 หน้าต่างโปรแกรมในส่วนของ Tool.....	61
3.3 สัญลักษณ์ Structure ใน Tool ของโปรแกรม TCAD.....	61

สารบัญรูป(ต่อ)

รูปที่	หน้า
3.4 สัญลักษณ์ Minimos-NT ใน Tool ของโปรแกรม TCAD.....	62
3.5 สัญลักษณ์ Vision ใน Tool ของโปรแกรม TCAD.....	63
3.6 หน้าต่าง Project ของโปรแกรม TCAD.....	63
3.7 หน้าต่าง System ของโปรแกรม TCAD.....	64
3.8 แสดงส่วนของแถบเครื่องมือในโปรแกรม TCAD.....	64
3.9 การเปิดใช้งาน Mixed Mode.....	66
3.10 ส่วนประกอบใน Mixed Mode.....	67
3.11 หัวข้อที่ใช้ในการปรับแต่งค่าของอุปกรณ์ Voltage source.....	68
3.12 การตั้งค่าพารามิเตอร์ของ Voltage source.....	68
3.13 หัวข้อการตั้งค่าสาย.....	69
4.1 ขั้นตอนการสร้าง New Project.....	70
4.2 หน้าต่าง Project ที่สร้างขึ้นมา.....	71
4.3 ขั้นตอนการสร้าง New Structure.....	71
4.4 ขั้นตอนการสร้าง New Device.....	72
4.5 หน้าต่าง Template ที่เลือกใช้.....	72
4.6 รายละเอียดของ Template ที่จะใช้สร้างอุปกรณ์.....	73
4.7 การสร้างอุปกรณ์จากแม่แบบ.....	73
4.8 การเปลี่ยนพารามิเตอร์จากแม่แบบ.....	74
4.9 การสร้าง New Device Simulation.....	75
4.10 การตั้งค่าพารามิเตอร์ของ gate.....	76
4.11 การกำหนดค่าแรงดันที่เกตและเดรน.....	76
4.12 ความสัมพันธ์ระหว่างกระแสเดรนและแรงดันเกต.....	77
4.13 การกำหนดค่าแรงดันที่เกตและเดรน.....	77
4.14 ความสัมพันธ์ระหว่างกระแสเดรนและแรงดันเดรน.....	78
4.15 การกำหนดค่าแรงดันเกตเพื่อวัดค่า Electron concentrate.....	79
4.16 กำหนดแกนอ้างอิงเพื่อเป็นจุดวัดระยะทางของอุปกรณ์.....	79
4.17 ความสัมพันธ์ระหว่าง Electron concentrate กับระยะความลึกของส่วน Bulk.....	80

สารบัญรูป(ต่อ)

รูปที่	หน้า
4.18 การ Add Segment.....	81
4.19 การ Dopants.....	81
4.20 การ Add Grids.....	82
4.21 ลักษณะความเข้มข้นสารเจือและโครงสร้างของอุปกรณ์ที่สร้างขึ้น.....	82
4.22 กราฟ Threshold Voltage.....	83
4.23 กราฟ I-V Characteristics.....	83
4.24 กราฟ Electron concentrate.....	84
4.25 โครงสร้างของมอสทรานซิสเตอร์ความยาวช่องทางเดินกระแส = 250 nm.....	85
4.26 ความสัมพันธ์ระหว่างกระแสเดรนและแรงดันเกตความยาวช่องทางเดินกระแส = 250 nm.....	86
4.27 ความสัมพันธ์ระหว่างกระแสเดรนและแรงดันเดรนความยาวช่องทางเดินกระแส = 250 nm.....	86
4.28 โครงสร้างของมอสทรานซิสเตอร์ความยาวช่องทางเดินกระแส = 200 nm.....	87
4.29 ความสัมพันธ์ระหว่างกระแสเดรนและแรงดันเกตความยาวช่องทางเดินกระแส = 200 nm.....	87
4.30 ความสัมพันธ์ระหว่างกระแสเดรนและแรงดันเดรนความยาวช่องทางเดินกระแส = 200 nm.....	88
4.31 โครงสร้างของมอสทรานซิสเตอร์ความยาวช่องทางเดินกระแส = 150 nm.....	88
4.32 ความสัมพันธ์ระหว่างกระแสเดรนและแรงดันเกตความยาวช่องทางเดินกระแส = 150 nm.....	89
4.33 ความสัมพันธ์ระหว่างกระแสเดรนและแรงดันเดรนความยาวช่องทางเดินกระแส = 150 nm.....	89
4.34 ความสัมพันธ์ระหว่างกระแสเดรนและแรงดันเกตของความยาวช่องทางเดินกระแส.....	90
4.35 ความสัมพันธ์ระหว่างกระแสเดรนและแรงดันเดรนของความยาวช่องทางเดินกระแส.....	90
4.36 โครงสร้างของมอสทรานซิสเตอร์ความกว้างช่องทางเดินกระแส = 0.8 μm	92
4.37 ความสัมพันธ์ระหว่างกระแสเดรนและแรงดันเกตความกว้างช่องทางเดินกระแส = 0.8 μm	92
4.38 ความสัมพันธ์ระหว่างกระแสเดรนและแรงดันเดรนความกว้างช่องทางเดินกระแส = 0.8 μm	93
4.39 โครงสร้างของมอสทรานซิสเตอร์ความกว้างช่องทางเดินกระแส = 1.2 μm	93
4.40 ความสัมพันธ์ระหว่างกระแสเดรนและแรงดันเกตความกว้างช่องทางเดินกระแส = 1.2 μm	94
4.41 ความสัมพันธ์ระหว่างกระแสเดรนและแรงดันเดรนความกว้างช่องทางเดินกระแส = 1.2 μm	94
4.42 กราฟเปรียบเทียบความสัมพันธ์ระหว่างกระแสเดรนและแรงดันเกตของความกว้างค่าต่างๆ.....	95

สารบัญรูป(ต่อ)

รูปที่	หน้า
4.43 กราฟเปรียบเทียบความสัมพันธ์ระหว่างกระแสเดรนและแรงดันเดรนของความกว้างค่าต่างๆ.....	95
4.44 โครงสร้างของมอสทรานซิสเตอร์ความหนาเกตออกไซด์ = 3.0 nm.....	97
4.45 ความสัมพันธ์ระหว่างกระแสเดรนและแรงดันเกตความหนาเกตออกไซด์ = 3.0 nm.....	97
4.46 ความสัมพันธ์ระหว่างกระแสเดรนและแรงดันเดรนความหนาเกตออกไซด์ = 3.0 nm.....	98
4.47 โครงสร้างของมอสทรานซิสเตอร์ความหนาเกตออกไซด์ = 1.5 um.....	98
4.48 ความสัมพันธ์ระหว่างกระแสเดรนและแรงดันเกตความหนาเกตออกไซด์ = 1.5 nm.....	99
4.49 ความสัมพันธ์ระหว่างกระแสเดรนและแรงดันเดรนความหนาเกตออกไซด์ = 1.5 nm.....	99
4.50 ความสัมพันธ์ระหว่างกระแสเดรนและแรงดันเกตความหนาเกตออกไซด์ค่าต่างๆ.....	100
4.51 ความสัมพันธ์ระหว่างกระแสเดรนและแรงดันเดรนความหนาเกตออกไซด์ค่าต่างๆ.....	100
4.52 โครงสร้างของมอสทรานซิสเตอร์ความเข้มข้นสารเจือ = $1 \times e^{15} (1/cm^3)$	102
4.53 ความสัมพันธ์ระหว่างกระแสเดรนและแรงดันเกตความเข้มข้นสารเจือ = $1 \times e^{15} (1/cm^3)$...	102
4.54 ความสัมพันธ์ระหว่างกระแสเดรนและแรงดันเดรนความเข้มข้นสารเจือ = $1 \times e^{15} (1/cm^3)$..	103
4.55 ความสัมพันธ์ระหว่างความเข้มข้นสารเจือ = $1 \times e^{15} (1/cm^3)$ กับความลึกของฐานรอง.....	103
4.56 โครงสร้างของมอสทรานซิสเตอร์ความเข้มข้นสารเจือของฐานรอง = $1 \times e^{16} (1/cm^3)$	104
4.57 ความสัมพันธ์ระหว่างกระแสเดรนและแรงดันเกตความเข้มข้นสารเจือ = $1 \times e^{16} (1/cm^3)$	104
4.58 ความสัมพันธ์ระหว่างกระแสเดรนและแรงดันเดรนความเข้มข้นสารเจือ = $1 \times e^{16} (1/cm^3)$..	105
4.59 ความสัมพันธ์ระหว่างความเข้มข้นสารเจือ = $1 \times e^{16} (1/cm^3)$ กับความลึกของฐานรอง.....	105
4.60 โครงสร้างของมอสทรานซิสเตอร์ความเข้มข้นสารเจือของฐานรอง = $1 \times e^{17} (1/cm^3)$	106
4.61 ความสัมพันธ์ระหว่างกระแสเดรนและแรงดันเกตความเข้มข้นสารเจือ = $1 \times e^{17} (1/cm^3)$...	106
4.62 ความสัมพันธ์ระหว่างกระแสเดรนและแรงดันเดรนความเข้มข้นสารเจือ = $1 \times e^{17} (1/cm^3)$..	107
4.63 ความสัมพันธ์ระหว่างความเข้มข้นสารเจือ = $1 \times e^{17} (1/cm^3)$ กับความลึกของฐานรอง.....	107
4.64 ความสัมพันธ์ระหว่างกระแสเดรนและแรงดันเกตของความเข้มข้นสารเจือ.....	108
4.65 ความสัมพันธ์ระหว่างกระแสเดรนและแรงดันเดรนของความเข้มข้นสารเจือค่าต่างๆ.....	108
4.66 การ Add Segment FinFET ของฟินเฟตชนิดเอ็น.....	109
4.67 การ Dope สารเจือของฟินเฟตชนิดเอ็น.....	110
4.68 Grid ที่ใช้ในการคำนวณของฟินเฟตชนิดเอ็น.....	110

สารบัญรูป(ต่อ)

รูปที่	หน้า
4.69 ลักษณะความเข้มข้นสารเจือและโครงสร้างของอุปกรณ์ที่สร้างขึ้นของพินเฟตชนิดเอ็น.....	111
4.70 การไบอัสเพื่อหา V_{th} ของพินเฟตชนิดเอ็น.....	111
4.71 การไบอัสเพื่อหา I-V Characteristic ของพินเฟตชนิดเอ็น.....	112
4.72 ความสัมพันธ์ระหว่างกระแสเดรนและแรงดันเกตของพินเฟตชนิดเอ็น.....	112
4.73 ความสัมพันธ์ระหว่างกระแสเดรนและแรงดันเดรนของพินเฟตชนิดเอ็น.....	113
4.74 ความสัมพันธ์ระหว่างกระแสเดรนกับแรงดันเดรนที่ความยาวช่องทางเดินกระแสค่าต่างๆ.....	114
ของพินเฟตชนิดเอ็น	
4.75 ความสัมพันธ์ระหว่างกระแสเดรนกับแรงดันเกตที่ความยาวช่องทางเดินกระแสค่าต่างๆ.....	115
ของพินเฟตชนิดเอ็น	
4.76 ความสัมพันธ์ระหว่างกระแสกับแรงดันเดรนที่ความยาวของช่องทางเดินกระแสค่าต่างๆ.....	116
ของพินเฟตชนิดเอ็น	
4.77 ความสัมพันธ์ระหว่างกระแสเดรนกับแรงดันเกตที่ความกว้างของช่องทางเดินกระแสค่าต่างๆ.....	118
ของพินเฟตชนิดเอ็น	
4.78 ความสัมพันธ์ระหว่างกระแสเดรนกับแรงดันเกตที่ความกว้างของช่องทางเดินกระแสค่าต่างๆ.....	119
ของพินเฟตชนิดเอ็น	
4.79 ความสัมพันธ์ระหว่างกระแสกับแรงดันเดรนที่ความกว้างของช่องทางเดินกระแสค่าต่างๆ.....	120
ของพินเฟตชนิดเอ็น	
4.80 การ Add Segment ของพินเฟตชนิดพี.....	121
4.81 การ Dope สารเจือของพินเฟตชนิดพี.....	122
4.82 Grid ที่ใช้ในการคำนวณของพินเฟตชนิดพี.....	122
4.83 ลักษณะความเข้มข้นสารเจือและโครงสร้างของอุปกรณ์ที่สร้างขึ้นของพินเฟตชนิดพี.....	123
4.84 การไบอัสเพื่อหา V_{th} ของพินเฟตชนิดพี.....	123
4.85 การไบอัสเพื่อหา I-V Characteristic ของพินเฟตชนิดพี.....	124
4.86 ความสัมพันธ์ระหว่างกระแสเดรนและแรงดันเกตของพินเฟตชนิดพี.....	124
4.87 ความสัมพันธ์ระหว่างกระแสเดรนและแรงดันเดรนของพินเฟตชนิดพี.....	125
4.88 ความสัมพันธ์ระหว่างกระแสเดรนกับแรงดันเดรนที่ความยาวช่องทางเดินกระแสค่าต่างๆ.....	126
ของพินเฟตชนิดพี	

สารบัญรูป(ต่อ)

รูปที่	หน้า
4.89 ความสัมพันธ์ระหว่างกระแสเดรนกับแรงดันเกตที่ความยาวช่องทางเดินกระแสค่าต่างๆ.....	127
ของฟินเฟตชนิดพี	
4.90 ความสัมพันธ์ระหว่างกระแสกับแรงดันเดรนที่ความยาวของช่องทางเดินกระแสค่าต่างๆ.....	128
ของฟินเฟตชนิดพี	
4.91 ความสัมพันธ์ระหว่างกระแสเดรนกับแรงดันเดรนที่ความกว้างของช่องทางเดินกระแสค่าต่างๆ...129	
ของฟินเฟตชนิดพี	
4.92 ความสัมพันธ์ระหว่างกระแสเดรนกับแรงดันเกตที่ความกว้างของช่องทางเดินกระแสค่าต่างๆ.....	130
ของฟินเฟตชนิดพี	
4.93 ความสัมพันธ์ระหว่างกระแสกับแรงดันเดรนที่ความกว้างของช่องทางเดินกระแสค่าต่างๆ.....	131
ของฟินเฟตชนิดพี	
4.94 ตัวเลือกของหัวข้อ Add tool.....	132
4.95 โครงสร้างของ CMOS FinFET.....	132
4.96 การแพร่สารเจือใน CMOS FinFET.....	133
4.97 การกำหนด Grid ของ CMOS FinFET.....	133
4.98 การตรวจสอบชนิดของอุปกรณ์.....	134
4.99 การเปิดใช้งาน Minimos.....	134
4.100 การเปิดใช้งาน Mixed Mode.....	135
4.101 โครงสร้าง schematic ของ Inverter.....	135
4.102 การตั้งค่าแรงดันให้กับ Voltage source.....	136
4.103 การตั้ง Node output.....	136
4.104 การตั้งค่าหน้า Setup และทำการ Run.....	137
4.105 การคำนวณของโปรแกรม.....	137
4.106 ผล Transfer characteristic ของ CMOS FinFET.....	138
4.107 schematic และ circuits ของ inverter.....	139
4.108 ผล logic 1 และ 0 ของ Inverter.....	140
4.109 Schematic และ Circuits ของ Nand gate.....	141
4.110 ผล logic 10 และ 11 ของ Nand gate.....	142

สารบัญรูป(ต่อ)

รูปที่	หน้า
4.111 ผล logic 00 และ 01 ของ Nand gate.....	142
4.112 schematic และ circuits ของ Nor gate.....	144
4.113 ผล logic 10 และ 11 ของ Nor gate.....	145
4.114 ผล logic 00 และ 10 ของ Nor gate.....	145



สารบัญตาราง

ตารางที่	หน้า
2.1 การเปรียบเทียบความต้านทานจำเพาะของตัวนำ สารกึ่งตัวนำ และฉนวน.....	4
2.2 สัญลักษณ์ของมอสเฟตชนิด Enhancement และมอสเฟตชนิด Depletion.....	12
2.3 ประโยชน์ของฟินเฟต.....	50
4.1 ความสัมพันธ์ของความกว้างช่องทางเดินกระแสกับค่ากระแสเดรนและแรงดันขีดเริ่ม.....	91
4.2 ความสัมพันธ์ของความกว้างช่องทางเดินกระแสกับค่ากระแสเดรนและแรงดันขีดเริ่ม.....	96
4.3 ความสัมพันธ์ของความหนาเกทออกไซด์กับค่ากระแสเดรนและแรงดันขีดเริ่ม.....	101
4.4 ความสัมพันธ์ของความเข้มข้นสารเจือกับค่ากระแสเดรนและแรงดันขีดเริ่ม.....	109
4.5 ค่า Subthreshold Swing ที่ความยาวของช่องทางเดินกระแสค่าต่างๆของฟินเฟตชนิดเอ็น.....	116
4.6 ค่า Subthreshold Swing ที่ความกว้างของช่องทางเดินกระแสค่าต่างๆของฟินเฟตชนิดเอ็น.....	119
4.7 ค่า Subthreshold Swing ที่ความยาวของช่องทางเดินกระแสค่าต่างๆของฟินเฟตชนิดพี.....	127
4.8 ค่า Subthreshold Swing ที่ความยาวของช่องทางเดินกระแสค่าต่างๆของฟินเฟตชนิดพี.....	130
4.9 ผล Logic ที่ได้จากการทดลองสร้าง inverter.....	140
4.10 ผล logic ของ Nand gate.....	143
4.11 ตารางแสดงผล logic ของ Nor gate.....	146

บทที่ 1

บทนำ

1.1 ที่มาและความสำคัญ

ในปัจจุบันเทคโนโลยีเข้ามามีบทบาทต่อชีวิตประจำวันของมนุษย์มากขึ้น เทคโนโลยีช่วยอำนวยความสะดวกในการทำกิจกรรมต่างๆ ซึ่งอุปกรณ์ที่ใช้ในการอำนวยความสะดวกเหล่านี้เกิดจากการนำอุปกรณ์อิเล็กทรอนิกส์ชนิดสารกึ่งตัวนำจำนวนมากมาประกอบกันจนเกิดเป็นวงจรไฟฟ้า ดังนั้นอุปกรณ์อิเล็กทรอนิกส์ชนิดสารกึ่งตัวนำเป็นส่วนหนึ่งในหัวใจหลักของระบบอิเล็กทรอนิกส์ทุกวันนี้ ตั้งแต่เครื่องใช้ไฟฟ้าขนาดเล็กจนถึงยานอวกาศ เช่น เครื่องมือแพทย์สมัยใหม่ ระบบการบิน ระบบการควบคุมอัตโนมัติในงานอุตสาหกรรม การขนส่ง และการสื่อสาร ในชีวิตประจำวันของมนุษย์ล้วนประกอบไปด้วยเครื่องมือ เครื่องใช้ไฟฟ้าที่มีอุปกรณ์อิเล็กทรอนิกส์ชนิดสารกึ่งตัวนำเป็นส่วนประกอบ ซึ่งโครงสร้างและกระบวนการสร้างอุปกรณ์อิเล็กทรอนิกส์ชนิดสารกึ่งตัวนำ มีความซับซ้อนเป็นอย่างมาก ในการสร้างอุปกรณ์อิเล็กทรอนิกส์ชนิดสารกึ่งตัวนำต้องใช้เวลาดำเนินการสูง และเครื่องมือที่ใช้ในกระบวนการสร้างที่ทันสมัย ในปัจจุบันมีการนำเทคโนโลยีใหม่ๆมาใช้ ซึ่งมีการพัฒนาโปรแกรมในการออกแบบและจำลองกระบวนการสร้างอุปกรณ์อิเล็กทรอนิกส์ชนิดสารกึ่งตัวนำขึ้นมา ในโรงงานอุตสาหกรรมได้มีการนำเทคโนโลยีในการออกแบบด้วยโปรแกรม ทำให้มีความสะดวกสบาย ลดความเสียหาย ลดต้นทุนในการผลิต ช่วยลดเวลาในการสร้าง และสามารถทดสอบคุณสมบัติของตัวอุปกรณ์ก่อนการผลิตช่วยทำให้เกิดความผิดพลาดน้อยลง ซึ่งในงานวิจัยครั้งนี้ได้เห็นถึงความสำคัญนี้ จึงได้ทำการศึกษาการใช้โปรแกรมจำลองแบบ TCAD ซึ่งเป็นโปรแกรมที่ใช้ในการจำลองแบบกระบวนการสร้างอุปกรณ์อิเล็กทรอนิกส์ชนิดสารกึ่งตัวนำ และใช้โปรแกรม TCAD มาทดลองสร้างมอสทรานซิสเตอร์และวงจรตรรกะแบบซีมอส ซึ่งเป็นอุปกรณ์และวงจรอิเล็กทรอนิกส์พื้นฐานและมีความสำคัญมาก สามารถวัดคุณสมบัติทางไฟฟ้าและศึกษาความสัมพันธ์ของค่าพารามิเตอร์ต่างๆที่มีผลต่อการทำงานของอุปกรณ์ และเพื่อนำความรู้ในการใช้โปรแกรมนี้ไปพัฒนาสร้างอุปกรณ์สารกึ่งตัวนำใหม่ๆขึ้นมาใช้งานในอนาคตต่อไป

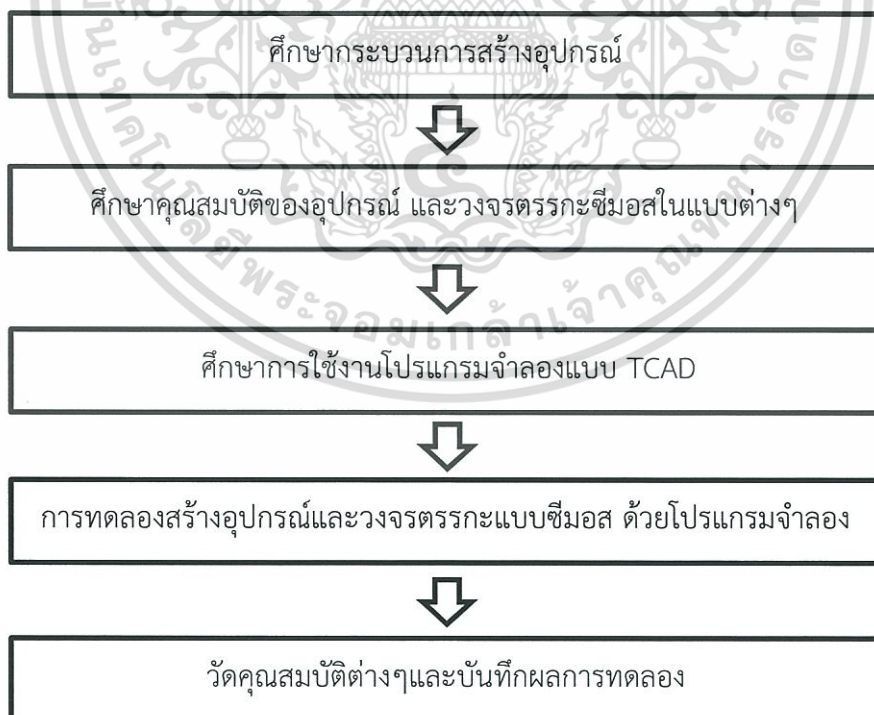
1.2 วัตถุประสงค์ของโครงการ

1. เพื่อศึกษาการทำงาน คุณสมบัติ และโครงสร้างมอสทรานซิสเตอร์และฟินเฟต
2. เพื่อศึกษากระบวนการสร้างอุปกรณ์อิเล็กทรอนิกส์ชนิดสารกึ่งตัวนำ
3. เพื่อศึกษาการออกแบบวงจรทรานซิสเตอร์แบบซีมอสโดยใช้โปรแกรมจำลองแบบ TCAD

1.3 ขอบเขตของโครงการ

1. สามารถจำลองการสร้างมอสทรานซิสเตอร์และฟินเฟตขนาดต่างๆ ได้
2. สามารถออกแบบวงจรทรานซิสเตอร์แบบซีมอสในแบบต่างๆได้ โดยใช้โปรแกรมการจำลองแบบ TCAD
3. สามารถวัดค่าและวิเคราะห์คุณสมบัติของมอสทรานซิสเตอร์ ฟินเฟตและวงจรทรานซิสเตอร์แบบซีมอสที่ทำการออกแบบได้
4. บางฟังก์ชันของโปรแกรมจำลองอุปกรณ์ ไม่สามารถใช้งานได้ ทั้งนี้ขึ้นอยู่กับ การได้รับอนุญาตจากเจ้าของโปรแกรม
5. โปรแกรมจำลองแบบ TCAD ไม่สามารถสร้างวงจรมีขนาดใหญ่ได้

1.4 ขั้นตอนการดำเนินงาน



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.5 ประโยชน์ที่คาดว่าจะได้รับ

1. ได้รับความรู้ความเข้าใจเกี่ยวกับการทำงาน คุณสมบัติและโครงสร้างของวงจรและอุปกรณ์อิเล็กทรอนิกส์คือ มอสทรานซิสเตอร์ ฟินเฟต และวงจรตรรกะแบบซีมอส
2. ได้รับความรู้ความเข้าใจเกี่ยวกับขั้นตอนและกระบวนการสร้างของอุปกรณ์อิเล็กทรอนิกส์ชนิดสารกึ่งตัวนำ
3. ได้รับความรู้ความเข้าใจเกี่ยวกับขั้นตอนและวิธีการใช้โปรแกรมจำลองแบบ TCAD
4. นำความรู้และประสบการณ์ที่ได้ไปพัฒนาและประยุกต์ใช้ในการออกแบบวงจรและอุปกรณ์อิเล็กทรอนิกส์ชนิดสารกึ่งตัวนำอื่นๆและนำไปใช้ในการทำงานในโรงงานอุตสาหกรรมได้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2

ทฤษฎีและงานวิจัยที่เกี่ยวข้อง

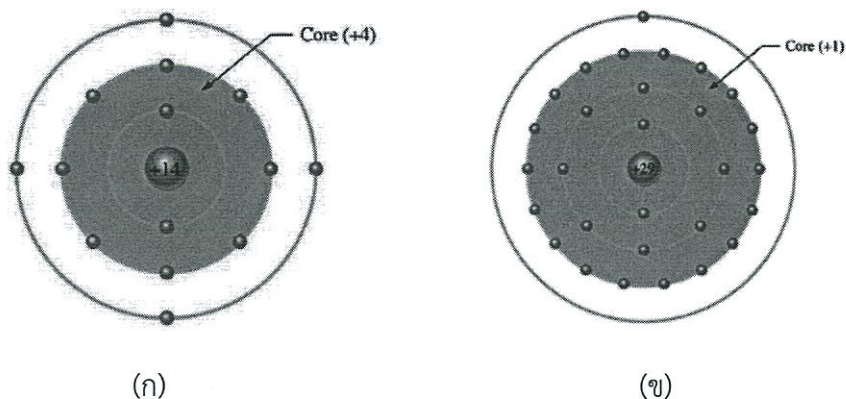
2.1 สารกึ่งตัวนำ (Semiconductor)

สารกึ่งตัวนำเป็นวัสดุที่มีคุณสมบัติทางไฟฟ้าระหว่างตัวนำไฟฟ้า (Conductor) และฉนวนไฟฟ้า (Insulator) สารกึ่งตัวนำที่นิยมใช้ได้แก่ธาตุ เยอรมันเนียม (Germanium; Ge) และซิลิคอน (Silicon; Si) ตารางที่ 2.1 เป็นการเปรียบเทียบความต้านทานจำเพาะของตัวนำ สารกึ่งตัวนำ และฉนวนตามลำดับ

ตารางที่ 2.1 การเปรียบเทียบความต้านทานจำเพาะของตัวนำ สารกึ่งตัวนำ และฉนวน

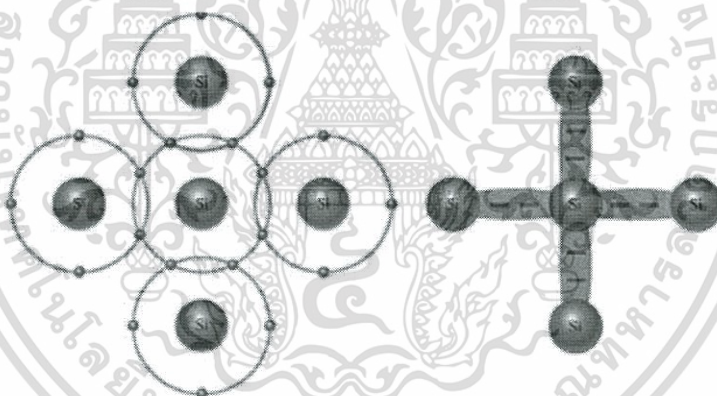
สาร	ประเภทของสาร	ค่าความต้านทานจำเพาะ (ρ) ($\Omega\text{-cm}$)
ทองแดง (Cu)	ตัวนำ	10^{-6}
เยอรมันเนียม (Ge)	สารกึ่งตัวนำ	50
ซิลิคอน (Si)	สารกึ่งตัวนำ	50×10^3
ไมก้า (Mica)	ฉนวน	10^{12}

การนำธาตุเยอรมันเนียม และ ซิลิคอน มาสร้างอุปกรณ์อิเล็กทรอนิกส์ มีเหตุผลสำคัญสองประการ สามารถนำไปผ่านกระบวนการให้มีความบริสุทธิ์สูง ซึ่งควรมีความบริสุทธิ์ขั้นต่ำ 99.999999 เปอร์เซ็นต์ (9N) ในปัจจุบันสามารถทำซิลิคอล ได้บริสุทธิ์ถึง 10N สามารถเปลี่ยนแปลงคุณสมบัติทางไฟฟ้าด้วยความร้อนหรือแสงสว่าง จึงเหมาะที่นำไปสร้างอุปกรณ์อิเล็กทรอนิกส์ที่ไวต่อความร้อนและแสงสว่าง



รูปที่ 2.1 แบบจำลองอะตอมอย่างง่ายของ (ก) อะตอมซิลิคอน และ (ข) อะตอมทองแดง

รูปที่ 2.1 เป็นแบบจำลองอะตอมอย่างง่ายของซิลิคอน และทองแดง ซึ่งเห็นได้ว่าอะตอมของซิลิคอน มีอิเล็กตรอนที่วงนอกสุด หรือวาเลนซ์อิเล็กตรอนจำนวน 4 ตัว การที่อะตอมจะเสถียรได้อะตอมใช้อิเล็กตรอนร่วมกับอะตอมซิลิคอน ที่อยู่ข้างเคียงเรียกว่าพันธะโควาเลนต์ ดังแสดงไว้ในรูปที่ 2.2

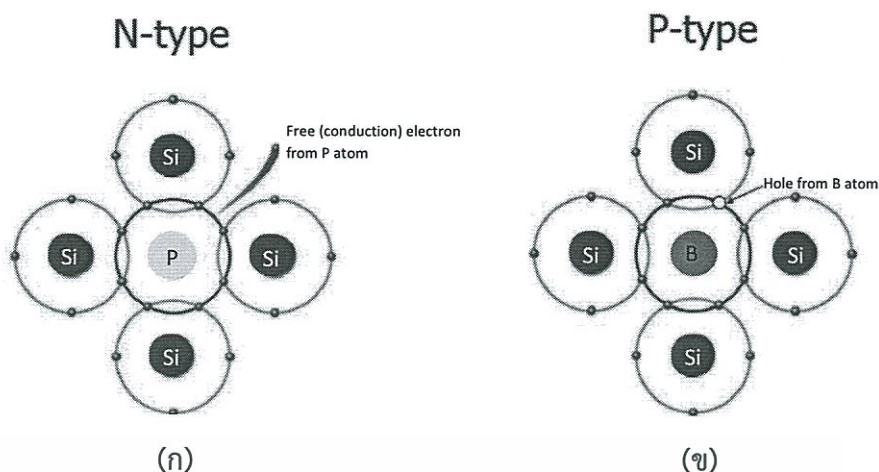


รูปที่ 2.2 แบบจำลองพันธะโควาเลนต์ของอะตอมซิลิคอน

1. สารกึ่งตัวนำชนิดเอ็นและพี

คุณสมบัติทางไฟฟ้าของสารกึ่งตัวนำบริสุทธิ์สามารถเปลี่ยนแปลงได้ด้วยการเจือสารอื่นลงไป เรียกว่าการเจือสาร (Doping) การเจือสารอื่นเพียงเล็กน้อย จะเปลี่ยนแปลงโครงสร้างของแถบพลังงานเป็นอย่างมาก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.3 แบบจำลองสารกึ่งตัวนำชนิดเอ็นและพี

สารกึ่งตัวนำชนิดเอ็น (n-type Semiconductor)

สารกึ่งตัวนำชนิดเอ็น ได้จากการเติมสารเจือที่เป็นธาตุหมู่ 5 ซึ่งมีวาเลนซ์อิเล็กตรอน 5 ตัว เช่น แอนติโมนี (Sb), อาร์เซนิก (As) หรือฟอสฟอรัส (P) เจือลงในเยอรมันเนียม (Ge) หรือซิลิคอน (Si) รูปที่ 2.3 ก แสดงให้เห็นว่า การเติมสารเจือที่เป็นธาตุหมู่ 5 (ฟอสฟอรัส) ทำให้เกิดวาเลนซ์อิเล็กตรอนที่ไม่มีคู่ที่อะตอมของสารเจือ อิเล็กตรอนที่ไม่มีคู่นี้ เมื่อได้รับพลังงานเพียงเล็กน้อย ก็พร้อมที่จะเป็นอิเล็กตรอนอิสระที่นำไฟฟ้าได้ สารกึ่งตัวนำชนิดเอ็น มีสภาพทางไฟฟ้าเป็นลบ (Negative)

สารกึ่งตัวนำชนิดพี (p-type Semiconductor)

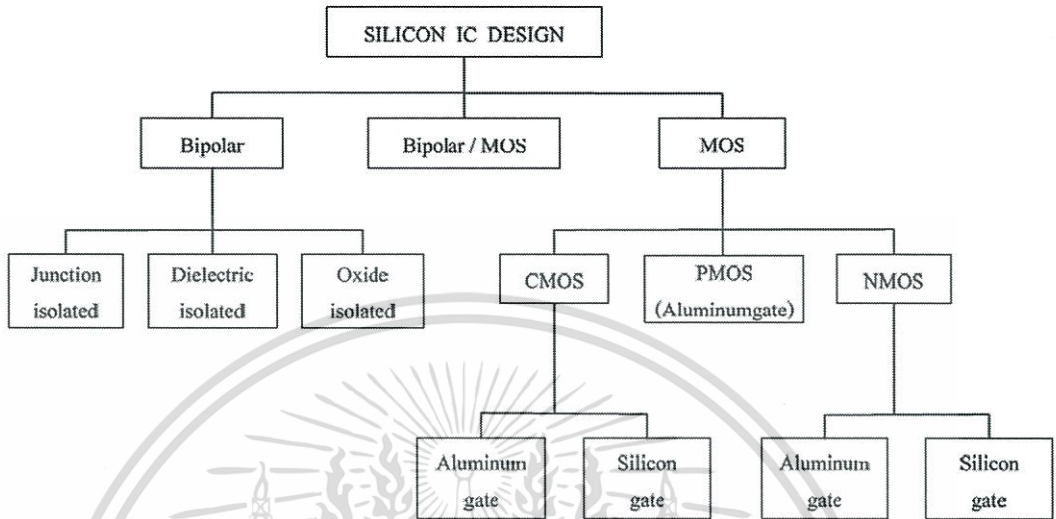
ส่วนสารกึ่งตัวนำชนิดพี จะได้จากการเติมสารเจือที่เป็นธาตุหมู่ 3 ที่มีวาเลนซ์อิเล็กตรอน 3 ตัว ได้แก่ โบรอน (B), แกลเลียม (Ga) หรืออินเดียม (In) เจือลงในเยอรมันเนียม (Ge) หรือซิลิคอน (Si) รูปที่ 2.3 ข แสดงให้เห็นว่า การเติมสารเจือที่เป็นธาตุหมู่ 3 (โบรอน) ทำให้ขาดวาเลนซ์อิเล็กตรอนไปหนึ่งตัว เกิดเป็นช่องว่าง หรือ โฮล (Hole) ซึ่งมีสมบัติทางไฟฟ้าเป็นบวก (Positive)

2.2 เทคโนโลยีของมอสเฟต

การพัฒนาการของอุปกรณ์มอสเฟตทรานซิสเตอร์ เป็นการผลิตรวมที่เป็นเทคโนโลยีที่นิยมกันมาก เพราะมีข้อดีกว่าอุปกรณ์ไบโพลาร์ทรานซิสเตอร์ เช่น การสูญเสียของพลังงานต่ำกว่า มีอินพุตอิมพีแดนซ์สูงมาก การออกแบบง่าย ฯลฯ วิธีการออกแบบวงจรรวม นิยมใช้เทคโนโลยีอยู่ 2 แบบคือ แบบไบโพลาร์ (BJT) และแบบมอส (MOS) โดยจะแบ่งเป็นส่วนย่อย ๆ ดังรูปที่ 2.4 ทั้งหมดจะอยู่บนรากฐานของเทคโนโลยีวงจรรวมซิลิคอน (Silicon Integrate – Circuit Technology) โดยเมื่อก่อนการออกแบบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

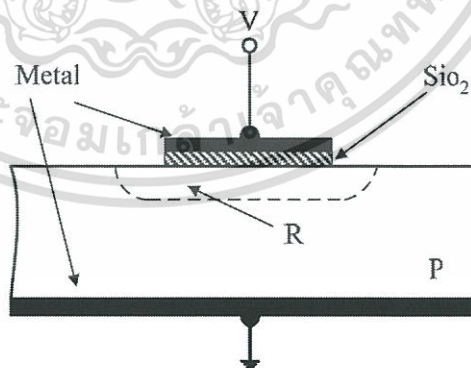
วงจรรวมนั้น จะใช้เทคโนโลยีของไบโพลาร์ แต่ในยุคปัจจุบันเทคโนโลยีของมอสได้เจริญเติบโตขึ้นอย่างมากซึ่งในส่วนเทคโนโลยีของมอสทำให้สามารถบรรจุวงจรถูกออกแบบไว้มีความหนาแน่นมากขึ้น เช่น หน่วยความจำ (Memory) หน่วยประมวลผล (Microprocessor)



รูปที่ 2.4 แผนผังของเทคโนโลยีวงจรรวม

2.2.1 โครงสร้างของมอสเฟต

จากรูปที่ 2.5 เป็นการประกอบของชั้นต่างๆ ของโครงสร้างแบบมอส ประกอบด้วยโลหะชั้นบน ซิลิกอนไดออกไซด์ (SiO_2) ซึ่งเป็นฉนวน ซิลิคอนชนิดพี และโลหะชั้นล่างที่ซึ่งต่อกับกราวด์ (Ground)

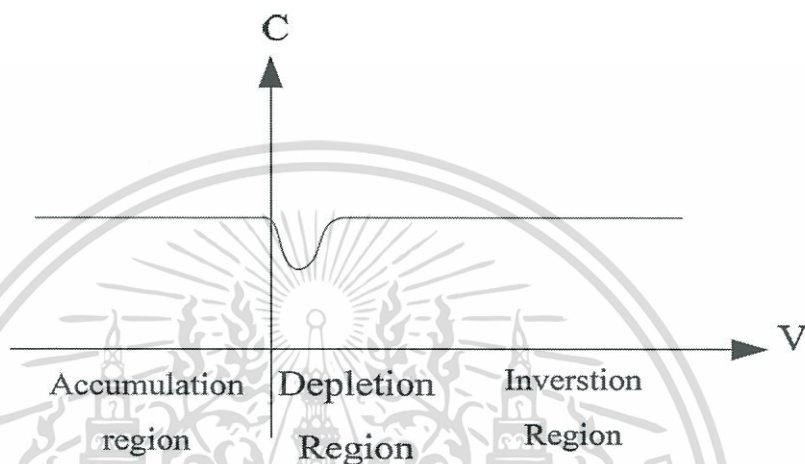


รูปที่ 2.5 โครงสร้างของมอส (MOS: Metal-Oxide Semiconductor)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 2.5 สมมติให้ V เป็นลบ ทำให้เกิดสนามไฟฟ้าตกคร่อมบริเวณชั้นซิลิคอน (R) ทำให้ประจุลบรวมตัวอยู่แผ่นโลหะ (Electrode) ด้านบน และประจุบวกจะรวมตัวอยู่ที่บริเวณ R ซึ่งในกรณีนี้อุปกรณ์นี้แสดงตัวเสมือนตัวเก็บประจุมีค่าของขนาดความจุไฟฟ้าเป็น

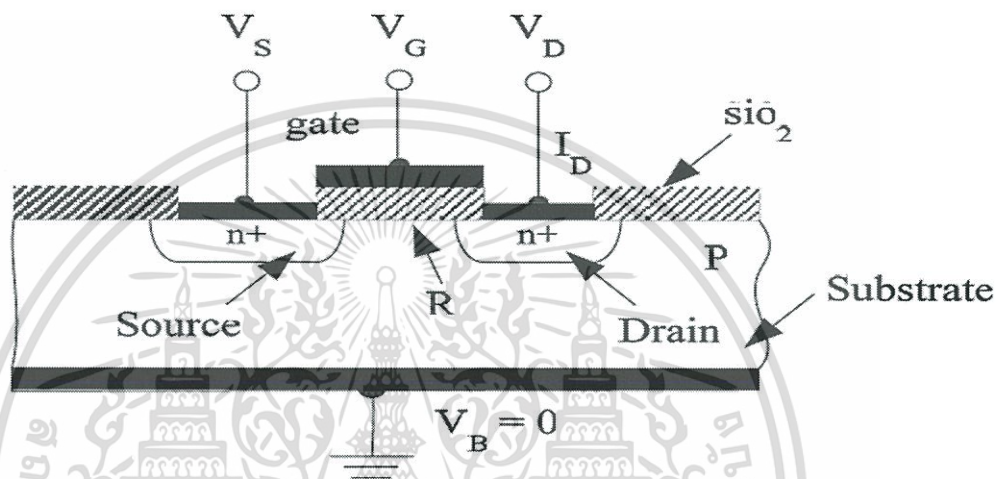
$$C \approx \epsilon_{ox} \frac{A}{l} \quad (2.1)$$



รูปที่ 2.6 ความสัมพันธ์ระหว่างค่าความจุ (C) กับแรงดัน (V)

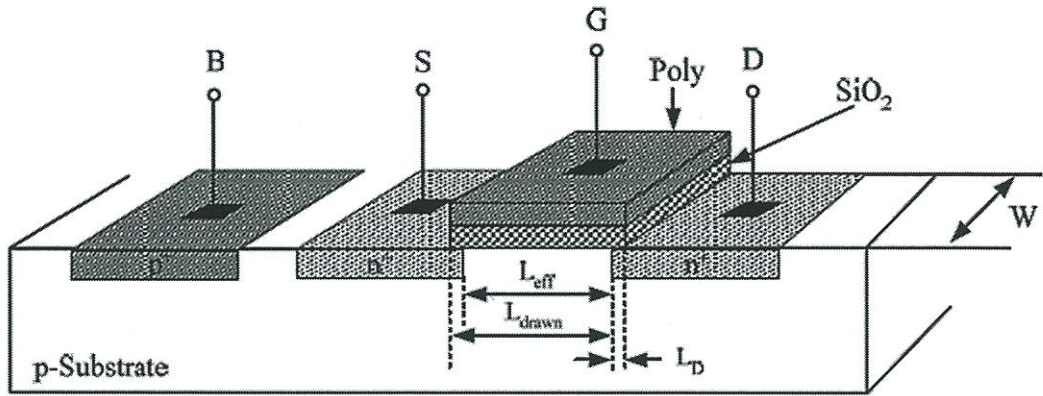
จากสมการที่ (2.1) ค่าของ ϵ_{ox} เป็นค่าการยอมให้กระแสไฟฟ้าผ่านของ (SiO_2) โดยมีค่าของ $\epsilon_{ox} = \epsilon_0 k_{ox} \cong 0.35 \text{ pF/cm}$ โดยที่ k_{ox} คือค่าความเป็นฉนวนของ (SiO_2) ($k_{ox} = 3.9, \epsilon_0$) คือ ค่าการยอมให้กระแสไฟฟ้าผ่านของบรรยากาศ $\epsilon_0 \cong 8.854 \times 10^{-14} \text{ F/cm}$ สำหรับ A คือ พื้นที่หน้าตัดของขั้วโลหะด้านบน และ l เป็นความหนาของชั้นออกไซด์สารกึ่งตัวนำซิลิคอนชนิดพีที่อยู่ระหว่าง R และโลหะชั้นล่างแสดงตัวเป็นความต้านทาน ขึ้นต่อไปสมมติให้ V มีแรงดันเป็นค่าบวกน้อย ๆ จะเกิดสนามไฟฟ้าซึ่งผลักดันโฮล ผลที่ได้คือ ประจุลบแยกออกจากกัน โดยโฮลที่เคลื่อนที่จะเป็นผลให้ไม่มีประจุอยู่ที่บริเวณ R ซึ่งเรียกว่า บริเวณชั้นปลอดพาหะ(Depletion Layer) และประจุบวกก็จะรวมกันอยู่ที่ (Electrode) ด้านบนและจะเป็นเหมือนตัวเก็บประจุเมื่อ V เพิ่มขึ้นทำให้ประจุใน R จะมากขึ้นและทำให้บริเวณชั้นปลอดพาหะกว้างขึ้นตาม จากสมการที่ (2.1) ค่าของ l ซึ่งเป็นความหนาของ (SiO_2) และค่าของ C จะมีค่าเท่ากับกรณีที่ V ที่เป็นบวกกับใน กรณีที่ค่า V ที่เป็นลบ แต่ในกรณีที่ V เป็นบวกน้อย ๆ จะอยู่ในย่านบริเวณชั้นปลอดพาหะซึ่งค่าของ C ในเทอมของ V จะแสดงไว้ดังรูปที่ 2.6

ซึ่งมีชื่อเรียกอยู่ 3 บริเวณ คือ บริเวณสะสมประจุ (Accumulation Region) ,บริเวณชั้นปลอดพาหะ (Depletion Region) และบริเวณชั้นกลับ (Inversion Region) โดยพิจารณาจากรูปที่ 2.8 แสดงถึงโครงสร้างของมอสเฟต ซึ่งจะเห็นบริเวณสารเจือชนิดเอ็น (n^+) อยู่ 2 ตำแหน่งในสารกึ่งตัวนำชนิดพี ในด้านซ้ายจะเรียกว่าซอส (Source) ซึ่งแรงดันที่ต่ออยู่จะ เรียกว่า V_S ในด้านขวาจะเรียกว่า เทรน (Drain) ซึ่งแรงดันที่ต่ออยู่จะเรียกว่า V_D โลหะที่ทำ Electrode จะเรียกว่าเกต ซึ่งแรงดันที่ต่ออยู่จะเรียกว่า V_G และฐานรองของอุปกรณ์ตัวนี้จะเรียกว่าซับสเตรท (Substrate) หรือ บัค (Bulk) ซึ่งแรงดันที่ต่ออยู่จะเรียกว่า V_B



รูปที่ 2.7 โครงสร้างของมอสเฟต (MOSFET: Metal-Oxide Semiconductor FET)

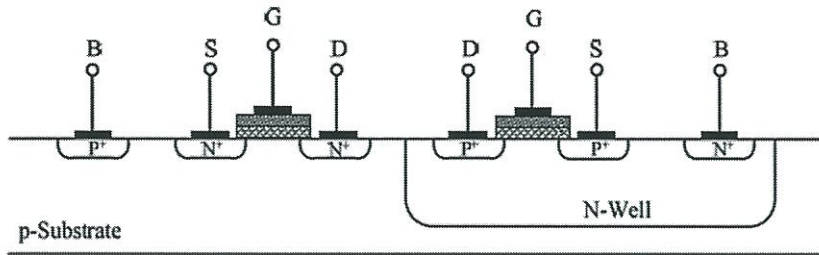
จากรูปที่ 2.7 แสดงให้เห็นถึงโครงสร้างของมอสทรานซิสเตอร์ชนิดเอ็น ประกอบด้วยฐานรองซิลิคอนที่เป็นสารกึ่งตัวนำชนิดพีซึ่งมีสารกึ่งตัวนำชนิดเอ็น ถูกแพร่ลงบนฐานรองซิลิคอน ซึ่งเรียกว่า ซอส (Source) และเทรน (Drain) บนผิวหน้าระหว่างซอสกับเทรนจะมีแผ่นฟิล์มบางของซิลิกอนไดออกไซด์ (SiO_2) ส่วนบนของซิลิกอนไดออกไซด์ จะมีโพลีซิลิกอนซึ่งทำหน้าที่เรียกว่า เกต (Gate) ส่วนของฐานรองซิลิคอนที่ทำด้วยสารกึ่งตัวนำชนิดเอ็นและสารกึ่งตัวนำชนิดพีถูกแพร่ลงบนฐานรองซิลิคอน เรียกว่า มอสทรานซิสเตอร์ชนิดพี (PMOS) ระยะห่างระหว่างสารกึ่งตัวนำที่เป็น ซอสและเทรน เรียกว่าความยาวช่องทางเดินกระแส (Channel Length : L) และความกว้างของซอสและเทรน เรียกว่า ความกว้างช่องทางเดินกระแส (Channel width : W)



รูปที่ 2.8 โครงสร้างของมอสทรานซิสเตอร์แบบเอ็นฮานซ์เมนต์ชนิดเอ็น

จากรูปที่ 2.8 โครงสร้างของมอสทรานซิสเตอร์แบบเอ็นฮานซ์เมนต์ชนิดเอ็น (NMOS) ขั้วซอส (Source) และขั้วเดรน (Drain) ถูกสร้างขึ้นโดยการแพร่อะตอมสารเจือชนิดเอ็นที่มีความหนาแน่นมาก (Heavily Doped N-Type Region) เข้าไปในฐานรอง (Bulk Region or Substrate) ของสารกึ่งตัวนำชนิดพี ซึ่งเป็นผลึกซิลิคอนรูปเดี่ยว (Single Crystals) ที่มีความหนาแน่นน้อย (Lightly Doped P-Type Substrate) ขั้วเกตจะเป็นส่วนของโลหะ (Metal) หรือชั้นของโพลีซิลิคอน (Poly Silicon) ซ้อนอยู่บนชั้นของออกไซด์ระหว่างขั้วเดรนและซอส ซึ่งวิธีการในการสร้างชั้นโพลีซิลิคอนสร้างด้วยเทคนิค (CVD : Chemical Vapor Deposition) จากก๊าซสารประกอบของซิลิคอน เช่น ก๊าซไซเลน (Silane) ชั้นของซิลิคอนที่สร้างจะถูกเติมด้วยอะตอมสารเจืออย่างเข้มข้นเพื่อให้ความนำไฟฟ้าสูง นำไฟฟ้าได้ดีเหมือนตัวนำ ลดค่าแรงดันขีดเริ่ม ทำงานได้ดีที่ความถี่สูง และมีคุณสมบัติเป็นรูปผลึกหรือโพลีซิลิคอน (Poly Silicon) นอกจากนี้แล้ว เกตที่ทำจากซิลิคอนมีความทนทานต่ออุณหภูมิที่สูงกว่าอลูมิเนียม ทำให้ไม่มีปัญหาในการสร้างที่ต้องใช้อุณหภูมิสูงระหว่างขั้วซอสและขั้วเดรน เป็นความยาวของมอสทรานซิสเตอร์ (L : Channel Length) และมีระยะทางด้านข้าง (Side Wall) เป็นความกว้างของมอสทรานซิสเตอร์ (W : Channel Width) จากรูปที่ 2.8 จะเห็นได้ว่าในเทอมของ L ประกอบด้วย L_{eff} คือความยาวจริง (Effective Length), L_{drawn} คือค่าความยาวที่เลย์เอาต์ (Layout) เพื่อวาดทรานซิสเตอร์ และ L_D คือ ความยาวที่เกิดจากการแพร่สารที่เจือแล้วกินความยาวเข้าไป (Diffusion Length) โครงสร้างของมอสทรานซิสเตอร์แบบเอ็นฮานซ์เมนต์ชนิดพี (PMOS) ลักษณะคล้ายคลึงกับมอสทรานซิสเตอร์แบบเอ็นฮานซ์เมนต์ชนิดเอ็น (NMOS) แต่จะสลับกัน คือ มอสทรานซิสเตอร์ชนิดพีจะประกอบด้วยผลึกฐานรองชนิดเอ็น (N-Type Substrate) ที่มีความหนาแน่นน้อย และมีการแพร่อะตอมสารเจือชนิดพีที่มีความหนาแน่นมากเข้าไปในฐานรองเพื่อเป็นขั้วซอสและเดรนเทคโนโลยีซีมอส (CMOS : Complementary MOS) เป็นการสร้างมอสทรานซิสเตอร์ชนิดเอ็น (NMOS) และมอสทรานซิสเตอร์ชนิด

พี (PMOS) บนผลึกแผ่นสารตัวนำเดียวกันมอสทรานซิสเตอร์ชนิดหนึ่งจะถูกสร้างอยู่ในบ่อฐานรอง (Well) โดยทั่วไปแล้วจะนิยมสร้างมอสทรานซิสเตอร์ชนิดพี ในบ่อฐานรองชนิดเอ็น (N-Well) ดังรูปที่ 2.9

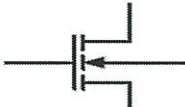
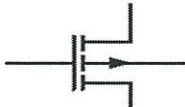
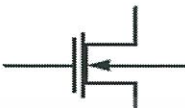
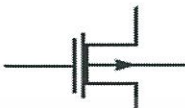
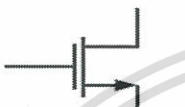
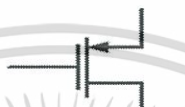




รูปที่ 2.9 โครงสร้างของเทคโนโลยีซีมอส

2.2.2 สัญลักษณ์ของมอสเฟต

สัญลักษณ์ของมอสเฟตสามารถบอกได้ว่าเป็น มอสเฟตชนิด N หรือ P โดยดูที่หัวของลูกศรที่ขาซอส แต่ถ้าหัวลูกศรหันเข้าหาขาเกตแสดงว่าเป็น PMOS แต่ถ้าหัวลูกศรหันออกจากขาเกตแสดงว่าเป็น NMOS หรือดูที่ทิศทางของหัวลูกศรที่ขาบอดี้ (Body) หรือฐานรอง (Substrate) หรือบางที่อาจเรียกว่า Bulk โดยถ้าหัวลูกศรหันเข้าหาขาเกตแสดงว่าเป็น NMOS แต่ถ้าหัวลูกศรหันออกจากขาเกตแสดงว่าเป็น PMOS และสัญลักษณ์ยังสามารถบอกได้อีกว่ามอสเฟตเป็นแบบเอ็นฮานเมนต์ หรือ ดีพลีชันอีกด้วย แสดงได้ตามตารางที่ 2.1 มอสเฟตแบ่งตามชนิดการทำงานได้ 2 ชนิด คือ ชนิดเอ็นฮานเมนต์มอส (Enhancement MOSFET) และชนิดดีพลีชันมอส (Depletion MOSFET) ซึ่งแต่ละชนิดจะแบ่งออกได้อีกเป็น (N-Channel) หรือ NMOS และ (P-Channel) หรือ PMOS ซึ่งโครงสร้างของ NMOS และ PMOS จะมีโครงสร้างตรงข้ามกัน เมื่อโครงสร้างของ PMOS และ NMOS แสดงไว้ในตารางที่ 2.2

ตารางที่ 2.2 สัญลักษณ์ของมอสเฟตชนิด (Enhancement) และมอสเฟตชนิด (Depletion)

NMOS	PMOS	MODE
 (ก)	 (ข)	Enhancement
 (ค)	 (ง)	Depletion
 (จ)	 (ฉ)	Enhancement
 (ช)	 (ซ)	Depletion

จากตารางที่ 2.2 สัญลักษณ์ของมอสเฟตชนิดต่าง ๆ ทั้ง 2 ชนิด แสดงสัญลักษณ์ในรูป (ก) คือ (Enhancement NMOS) เมื่อแรงดันระหว่างบอดี้และซอส $V_{BS} \neq 0$ ในรูป (ข) คือ (Enhancement PMOS) เมื่อ $V_{BS} \neq 0$ ในรูป (ค) และ (ง) คือ (Depletion PMOS) เมื่อ $V_{BS} \neq 0$ สัญลักษณ์ในรูป (ก) และ (ข) กับรูป (จ) และ (ฉ) แตกต่างกันที่ $V_{BS} \neq 0$ และ $V_{BS} = 0$ ตามลำดับ

2.2.3 หลักการพื้นฐานของมอสเฟต

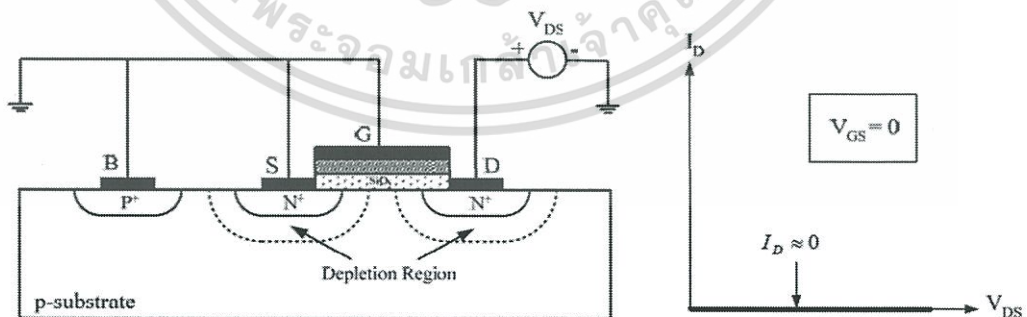
1. การทำงานของมอสเฟต

การให้แรงดันไบอัสแก่มอสเฟต ทำได้โดยแรงดันที่ขาเกต V_G จะถูกไบอัสเพื่อควบคุมให้มีการเหนี่ยวนำประจุพาหะชนิดเดียวกับส่วนซอสและเดรน นั่นคือการควบคุมให้เกิดแขนแนลระหว่างซอสและเดรน ขั้วของซอสและฐานรองจะถูกต่อลงกราวด์ และส่วนเดรนได้รับศักดาซึ่งทำให้รอยต่อพี-เอ็น ที่ส่วนเดรนเป็นไบอัสย้อนกลับ (Reverse Bias) ดังนั้น ในกรณีของเอ็นแขนแนลศักดาที่ขาเกตและเดรนจึงมีค่าเป็นบวก ในทำนองเดียวกันกรณีของพีแขนแนล ศักดาที่ขาเกตและเดรนจึงมีค่าเป็นลบ ในกรณีที่ไม่มีแรงดันไบอัสที่เกต-ซอส หรือแรงดันที่เกต-ซอสเป็นศูนย์ ทำให้ไม่มีสนามไฟฟ้าในชั้นของออกไซด์ ดังนั้นที่ผิวสัมผัสระหว่าง $\text{SiO}_2 - \text{Si}$ ในสารกึ่งตัวนำจะไม่มีมีการเปลี่ยนแปลงใด ๆ เกิดขึ้น ทำให้ไม่มีบริเวณปลอด

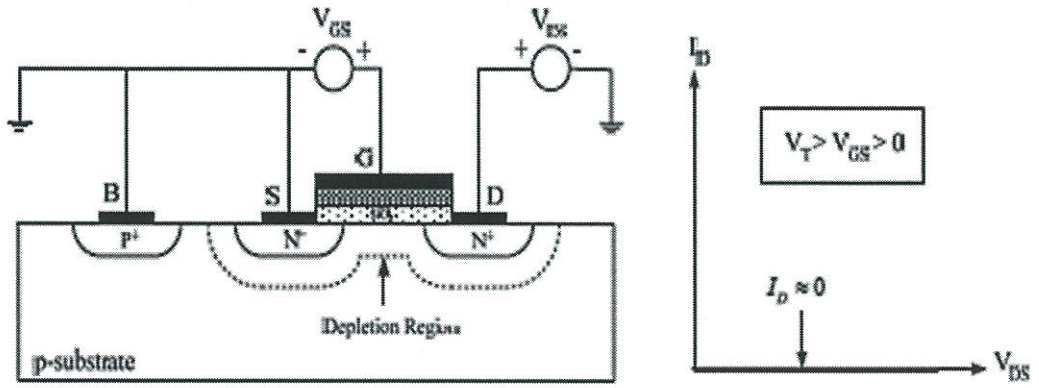
พาหะและแชนแนลในย่านนี้ คงมีแต่บริเวณปลอดพาหะที่อยู่รอบๆ รอยต่อพี-เอ็นของส่วนซอสกับฐานรอง และส่วนเดรนกับฐานรองนอกจากนี้โครงสร้างที่เกิดขึ้นระหว่างซอสและเดรนมีลักษณะเป็น $n^+ - p - n^+$ ดังรูปที่ 2.11 ก) ทั้งยังได้รับไบอัสแบบย้อนกลับ จึงทำให้มีกระแสเดรนมีค่าน้อยมาก และอาจจะประมาณค่าได้เป็นศูนย์หรือ $I_D \approx 0$ แม้ว่าแรงดันเดรน-ซอสจะเพิ่มขึ้นก็ตามกราฟของ $I_D - V_{DS}$ จึงแสดงได้ดังรูปที่ 2.10 ก) ในขณะนี้มอสเฟทจะอยู่ในสภาวะคัทออฟ หรือเป็นสถานะ OFF ของมอสเฟท แต่ถ้าชั้นฐานรองถูกต่อเข้ากับซอส และแรงดันเดรนมีค่าเป็นลบ จะทำให้รอยต่อพี-เอ็น ระหว่างเดรนกับฐานรองได้รับการไบอัสตรง (Forward Bias) และมีกระแสเดรนได้ อย่างไรก็ตามในสภาพปกติที่ใช้งานมอสเฟท จะไม่ให้แรงดันเดรนมีค่าเป็นลบ ดังนั้นกระแสเดรนจึงไม่สามารถไหลได้ สำหรับคุณสมบัติและการทำงานของมอสเฟท ในขณะที่มีการให้แรงดันไบอัสที่เกต-ซอสค่าคงที่ต่าง ๆ โดย $V_G > 0$ และแรงดันเดรน-ซอส มีค่าเปลี่ยนแปลงไป จะทำให้มอสเฟททำงาน ในย่านต่าง ๆ ซึ่งอาจจะพิจารณาแบ่งออกเป็นย่านต่าง ๆ ได้ดังต่อไปนี้

1.1 กรณีที่ $V_T > V_{GS} > 0$ และ $V_{DS} > 0$; (Cutoff: ย่านไม่นำกระแส)

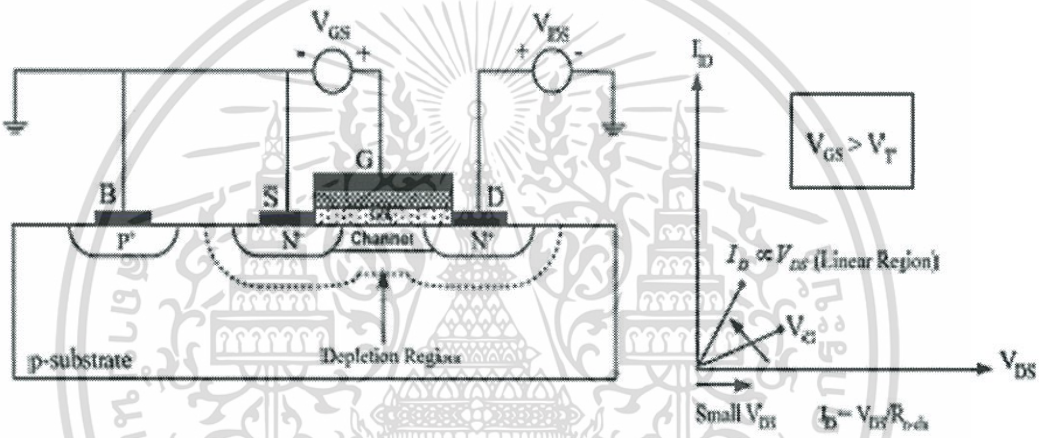
เมื่อป้อนแรงดันค่าบวกเข้าที่ขาคัทเทียบกับขาสอส V_{GS} ที่มีค่าบวกค่าหนึ่ง แต่น้อยกว่าแรงดันขีดเริ่ม (V_T : Threshold Voltage) หรือ $V_T > V_{GS} > 0$ สนามไฟฟ้าในชั้นออกไซด์ที่เกิดจากแรงดันเกตซอส จะผลักให้โฮลในสารกึ่งตัวนำที่ผิวสัมผัส $SiO_2 - Si$ เคลื่อนที่ห่างออกไปความหนาแน่นของโฮลในบริเวณดังกล่าวจึงมีค่าลดลงจากเดิม ผลดังกล่าวทำให้เกิดบริเวณปลอดพาหะขึ้นในสารกึ่งตัวนำที่อยู่ใต้ส่วนเกต ดังแสดงในรูปที่ 2.10 ข ดังนั้นในกรณีนี้ ซอสและเดรนยังคงถูกแยกจากกันด้วยชั้นของบริเวณปลอดพาหะที่เกิดขึ้นใต้ส่วนเกตและเป็นชั้นที่มีความนำไฟฟ้าต่ำ ดังนั้นเมื่อแรงดันเดรนซอสมีค่าเพิ่มขึ้นกระแสเดรนก็จะมีค่าไหลแต่ว่ามีค่าน้อยมากประมาณว่าเป็นศูนย์ $I_D \approx 0$ ในสภาวะนี้มอสเฟทยังคงอยู่ในสภาวะคัทออฟ หรือสถานะ off เช่นเดิม



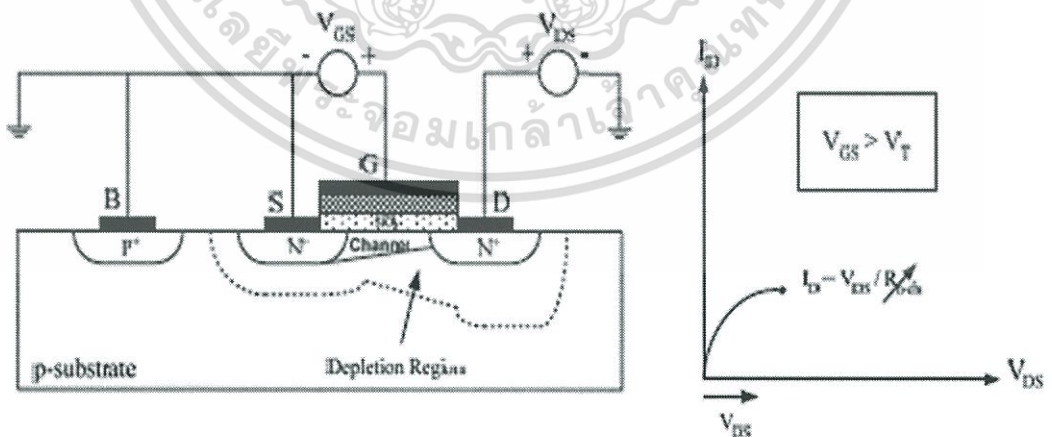
ก) กรณี $V_{GS} = 0$ และ $V_{DS} > 0$



ข) กรณี $V_T > V_{GS} > 0$ และ $V_{DS} > 0$

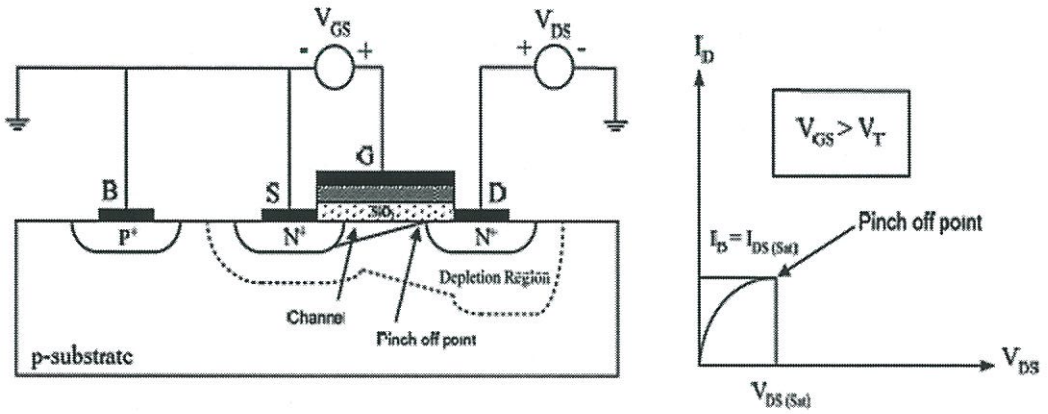


ค) กรณี $V_{GS} > V_T$ และ V_{DS} มีค่าน้อยมาก

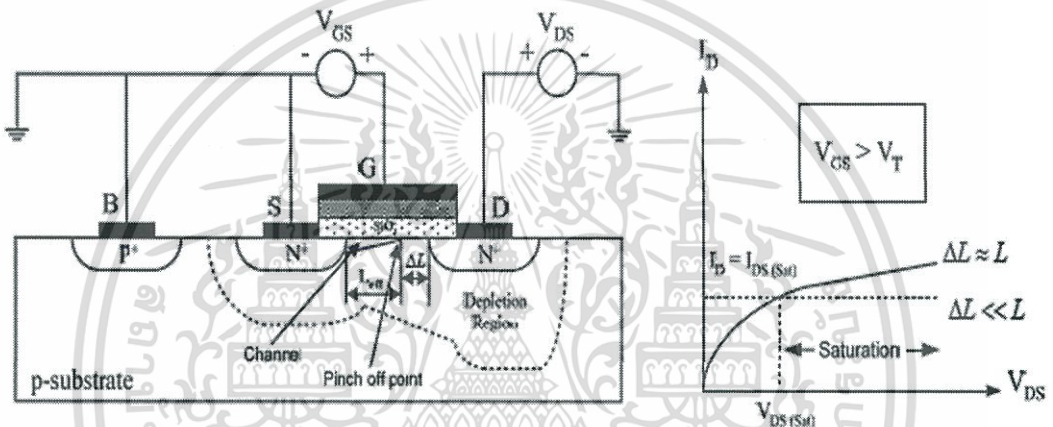


ง) กรณี $V_{GS} > V_T$ และ $(V_{GS} - V_{DS}) > V_T$ หรือ $V_{DS} < V_{DS(SAT)}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



จ) กรณี $V_{GS} > V_T$ และ $V_{DS} = V_{DS(SAT)}$ หรือ $(V_{GS} - V_{DS}) = V_T$



ฉ) กรณี $V_{GS} > V_T$ และ $V_{DS} > V_{DS(SAT)}$

รูปที่ 2.10 การทำงานและคุณสมบัติ $I_D - V_{DS}$ ของมอสเฟต แบบเอ็นทรานซ์เมนต์ ชนิดเอ็น แชนแนลขณะที่ V_{GS} มีค่าคงที่ และ V_{DS} มีค่าอยู่ในย่านต่าง ๆ

1.2 กรณีที่ $V_{GS} > V_T$ และ V_{DS} มีค่าน้อย ; (Ohmic Region: ย่านไม่อิ่มตัว)

เมื่อแรงดันเกตซอส V_{GS} มีค่าเป็นบวกเพิ่มขึ้น ในที่สุดแรงดันเกตซอสจะเท่ากับแรงดันขีดเริ่ม V_T หรือมีค่าสูงกว่าแรงดันขีดเริ่ม $V_{GS} > V_T$ ในขณะนี้สนามไฟฟ้า ในชั้นฉนวนออกไซด์ที่เกิดขึ้น เนื่องจากแรงดันเกตซอส จะมีค่ามากพอที่จะเหนี่ยวนำให้เกิดชั้นกลับชนิดเอ็น (N-Inversion Layer) หรือ แชนแนลชนิดเอ็นในสารกึ่งตัวนำที่ผิวสัมผัสระหว่าง $SiO_2 - Si$ บริเวณใต้ส่วนเกต ดังรูปที่ 2.10ค แชนแนลนี้จะมีลักษณะเป็นแผ่นประจุบาง ๆ (Sheet of Charge) ภายในแชนแนลนี้จะมีอิเล็กตรอนซึ่งถูกเหนี่ยวนำอยู่ในแชนแนลและจะมีค่าขึ้นอยู่กับสนามไฟฟ้าในชั้นออกไซด์ หรือแรงดันที่ตกคร่อมชั้นออกไซด์ เมื่อแรงดันเกตซอสคงที่ และแรงดันเดรนเป็นศูนย์มีค่าเท่ากับแรงดันที่ซอส แรงดันที่ตกคร่อม

ของออกไซด์จะมีค่าเท่าๆ กันทุกจุดในแซนแนลแต่เมื่อแรงดันเดรนซอส V_{DS} มีค่าเป็นบวก สนามไฟฟ้าในชั้นออกไซด์ที่จุดต่าง ๆ ที่ห่างออกมาจากด้านซอสจะมีค่าลดลง เพราะแรงดันตกคร่อมชั้นออกไซด์ที่จุดใกล้ด้านเดรนจะมีค่าลดลงผลดังกล่าวทำให้ความหนาแน่นของอิเล็กตรอนในแซนแนลที่เข้าใกล้มาทางด้านเดรน มีค่าลดลงด้วย และจะมีค่าน้อยที่สุดที่ปลายด้านเดรนอย่างไรก็ดี กรณีที่แรงดันเดรนซอสมีค่าในช่วงต่ำ ๆ อาจประมาณได้ว่าสนามไฟฟ้าทุกจุดมีค่าเท่ากัน ดังนั้นความหนาแน่นของอิเล็กตรอนในแซนแนลประมาณได้ว่ามีค่ายาวเท่ากันตลอดจากปลายซอสถึงปลายเดรน ถัดจากแซนแนลออกไปจะเป็นบริเวณปลอดภัย ซึ่งแรงดัน $+V_D$ จะทำให้รอยต่อพี-เอ็นที่อยู่รอบๆ ส่วนเดรนได้รับไบอัสย้อนกลับ ทำให้บริเวณปลอดภัยทางด้านเดรนขยายกว้างมากกว่าทางด้านซอสเล็กน้อย แซนแนลชนิดเอ็นที่เกิดขึ้นนี้เหมือนกับเป็นแท่งสารกึ่งตัวนำชนิดเอ็น ที่มีความยาวเท่ากับ L โดยมีขั้วปลายทั้งสองด้าน คือ ส่วนซอสและส่วนเดรน (n^+) เมื่อแรงดันเดรนเริ่มมีค่าเพิ่มขึ้นเล็กน้อย สนามไฟฟ้าในแซนแนลจะทำให้อิเล็กตรอนในแซนแนลเกิดการดริฟท์ (Drift) หรือเคลื่อนที่ในทิศทางจากด้านซอสไปยังด้านเดรน ดังนั้นทำให้มีกระแส I_D เกิดขึ้น โดยมีทิศทางพุ่งเข้าที่ขั้วเดรน ขนาดของกระแสเดรนในขณะนี้ จะถูกจำกัดด้วยค่าความต้านทานของแซนแนล และเป็นไปตามกฎของโอห์มคือ

$$I_D = \frac{V_D}{R_{n-ch}} \quad (2.2)$$

โดยที่ R_{n-ch} คือ ความต้านทานของแซนแนล (Channel Resistance) และเท่ากับ $\frac{1}{G_{n-ch}}$
 G_{n-ch} คือ ความนำไฟฟ้าของแซนแนล (Channel Conductance)

ดังนั้นขณะที่แรงดันเพิ่มขึ้นในช่วงต่ำ กระแสเดรนที่เพิ่มขึ้นกับแรงดันเดรน ซึ่งเกือบจะเป็นเชิงเส้น ดังรูปที่ 2.10ค เรียกการทำงานในย่านนี้ว่า “ย่านเชิงเส้น” (Ohmic Region หรือ Linear Region หรือ Triode Region) ในช่วงนี้มอสเฟตจะมีสภาพไม่อิ่มตัว (Non-Saturation) กล่าวคือกระแสเดรนขึ้นอยู่กับแรงดันที่เดรน และความชันของกราฟ $I_D - V_D$ เพิ่มขึ้นกับแรงดันเกต เนื่องจากแรงดันเกตเพิ่มขึ้นทำให้ความนำของแซนแนลเพิ่มขึ้นด้วย

1.3 กรณีที่ $V_{GS} > V_T$ และ $(V_{GS} - V_{DS}) > V_T$ หรือ $V_{DS} < V_{DS(SAT)}$

เมื่อแรงดันเดรนมีค่าสูงขึ้นไป ค่าความต่างศักย์ระหว่างซอสและเดรน ทำให้ที่ตำแหน่งต่างๆ แซนแนลมีศักย์ไม่เท่ากันอย่างเห็นได้ชัด ศักย์ไฟฟ้าที่ปลายซอสยังคงเป็นศูนย์โวลต์ แต่เมื่อตำแหน่งนั้นอยู่ห่างออกมาจากทางด้านซอส หรือเมื่อเข้าไปใกล้ทางด้านเดรน ศักย์ดาไฟฟ้าจะมีค่าเป็นบวกเพิ่มขึ้น และจะมีค่าสูงสุดที่ปลายด้านเดรนคือ V_D ดังนั้นแรงดันระหว่างขั้วเกตและแซนแนล (แรงดันตกคร่อมชั้น

ออกไซด์) ที่ตำแหน่ง X ต่างๆ ตลอดความยาวของแชนแนลจะมีค่าไม่เท่ากัน ที่ปลายด้านซอสแรงดันตกคร่อมชั้นออกไซด์จะมีค่าสูงสุดเท่ากับ V_C โดยไม่เปลี่ยนแปลงกับแรงดันเดรน แต่ที่ตำแหน่ง X ที่ห่างจากซอสหรือใกล้เข้ามาทางด้านเดรน แรงดันตกคร่อมชั้นออกไซด์จะมีค่าลดลง และที่ปลายด้านเดรนแรงดันตกคร่อมชั้นออกไซด์นี้จะมีค่าต่ำสุดและมีค่าเท่ากับ $V_{GS} - V_{DS}$ กรณีที่แรงดันเดรนมีค่าไม่สูงมากและทำให้ $(V_{GS} - V_{DS}) > V_T$ แสดงว่าในช่วงนี้ยังมีแชนแนลเกิดขึ้นได้โดยตลอดตั้งแต่ซอสจนถึงเดรน และแรงดันเกตคงที่ความหนาแน่นของอิเล็กตรอนที่ในแชนแนลที่ปลายด้านซอสจะมีค่าคงที่ แม้แรงดันเดรนจะเพิ่มขึ้น แต่ความหนาแน่นของอิเล็กตรอนในแชนแนลจะลดลงกับระยะทางที่ห่างออกไปจากด้านซอสและยังจะมีค่าลดลงเมื่อแรงดันเดรนมีค่าเพิ่มขึ้น ดังรูปที่ 2.10ง ซึ่งอาจพิจารณาได้ว่าเมื่อใกล้เข้าไปทางด้านเดรน ขนาดของแชนแนลจะมีค่าลดลง ดังนั้นความต้านทานของแชนแนลจะมีค่าเพิ่มขึ้นกับแรงดันเดรน โดยเมื่อแรงดันเดรนมีค่าเพิ่มขึ้น การเพิ่มขึ้นของกระแสจะชะลอลงดังสังเกตได้จากกราฟ $I_D - V_D$ ซึ่งความชันของกราฟจะมีค่าลดลง (โค้งมากขึ้น) เมื่อแรงดันเดรนเพิ่มขึ้น แต่ยังคงอยู่ในเงื่อนไข $(V_{GS} - V_{DS}) > V_T$ หรือ $V_{DS} < V_{DS(SAT)}$ โดยที่ $V_{DS(SAT)}$ หมายถึง แรงดันเดรนซอสที่อิ่มตัว

1.4 กรณีที่ $V_{GS} > V_T$ และ $V_{DS} = V_{DS(SAT)}$; (Pinch off Point: จุดพินช์ออฟ)

เมื่อแรงดัน V_D ยังคงเพิ่มขึ้นกระทั่งมีค่ามาก จนทำให้แรงดันที่ตกคร่อมชั้นออกไซด์ที่ตำแหน่งปลายด้านเดรนมีค่าเท่ากับแรงดันขีดเริ่มพอดิ หรือ $(V_{GS} - V_{DS}) = V_T$ แชนแนลที่ปลายด้านเดรนจะมีขนาดลดลงเป็นศูนย์หรือก็คือ แชนแนลขาดออกพอดิที่เดรน ดังรูปที่ 2.10 จ) ซึ่งเรียกสภาวะนี้ว่า “สภาวะพินช์ออฟ” และจุดที่แชนแนลขาดออกพอดินี้เรียกว่า “จุดพินช์ออฟ” บริเวณตลอดพาหะตรงส่วนเดรนจะมีขนาดกว้างมากกว่าด้านซอสอย่างเห็นได้ชัด ค่าของแรงดันเดรนซอสที่พอดิที่ทำให้เริ่มเกิดสภาวะพินช์ออฟ ถูกเรียกว่า “แรงดันเดรนซอสอิ่มตัว” (Saturation Drain Source Voltage: $V_{DS(SAT)}$) หรือบางกรณีเรียกว่า “แรงดันพินช์ออฟ” (Pinch off Voltage: V_P) ในขณะนี้พิจารณาได้ว่า แชนแนลที่ขาดออกพอดิที่ตำแหน่งปลายด้านเดรน การทำงานของมอสเฟตในสภาวะนี้จึงคล้ายกับสภาวะ พินช์ออฟของ (N-Channel JFET) กล่าวคือ เมื่ออิเล็กตรอนในแชนแนลถูกดริฟท์ โดยสนามไฟฟ้าจากด้านซอสมาทางด้านเดรน และเมื่อมาถึงปลายแชนแนลที่จุดพินช์ออฟ สนามไฟฟ้าค่าสูงสุดที่ตกคร่อมในช่วงแคบๆ ของบริเวณตลอดพาหะระหว่างปลายของแชนแนล และส่วนเดรน จะดึงให้อิเล็กตรอนที่ส่วนปลายแชนแนลข้ามบริเวณตลอดพาหะเข้าไปยังส่วนเดรน ดังนั้นกระแสเดรนยังคงไหลได้แต่ขนาดของกระแสจะถูกจำกัดด้วยปริมาณของอิเล็กตรอน ที่ถูกดึงหรือฉีดข้ามบริเวณตลอดพาหะดังกล่าวและอาจจะพิจารณาได้ว่ากระแสเดรนถูกจำกัดด้วยค่าความต้านทานประสิทธิผล (Effective Resistance) ของแชนแนล ดังนั้นเมื่อแรงดันเดรน-ซอสเพิ่มขึ้น กระแส I_D จะมีค่าเพิ่มขึ้นด้วย (อย่างชะลอลง) กระทั่งเมื่อถึงค่า

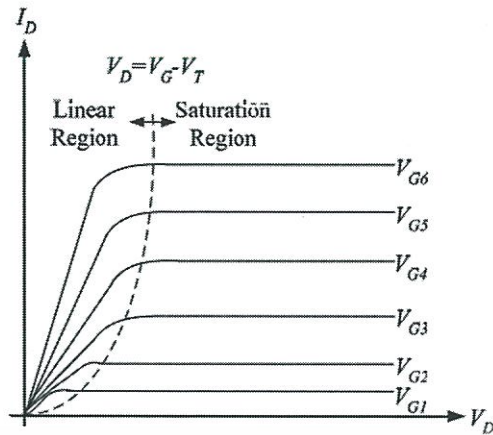
$V_{DS(SAT)}$ กระแสเดรนจะมีค่าสูงสุดเรียกว่า “กระแสเดรนอิ่มตัว” (Saturation Drain Current) และเขียนแทนด้วย $I_{D(SAT)}$ ดังรูปที่ 2.10 จ)

1.5 กรณีที่ $V_{GS} > V_T$ และ $V_{DS} > V_{DS(SAT)}$; (Saturation Region: ย่านนำกระแสอิ่มตัว)

เมื่อแรงดันที่เดรนขอสมีค่ามากกว่าแรงดันอิ่มตัวหรือ $V_{DS} > V_{DS(SAT)}$ ทำให้แรงดันที่ตกคร่อมชั้นออกไซด์ที่บริเวณใกล้ปลายด้านเดรน มีค่าน้อยกว่าแรงดันขีดเริ่ม ($V_{GS} - V_{DS}$) $< V_T$ ดังนั้นในบริเวณดังกล่าวจะไม่มีแซนแนลเกิดขึ้น จึงคล้ายกับว่าจุดพินชออฟเกิดขึ้น เลื่อนไปจากจุดเดรนเข้าไปทางด้านจุดขอส และที่ตำแหน่ง X ไต ๆ ที่เป็นจุดพินชออฟ ตามเงื่อนไขของสมการ ($V_{GS} - V_{DS}(X) = V_T$) ยังคงไม่เปลี่ยนแปลง ดังนั้นเมื่อแรงดันเดรนมีค่าสูงกว่า $V_{DS(SAT)}$ จุดพินชออฟจะเลื่อนเข้าไปใกล้ด้านขอส ดังรูปที่ 2.11 ฉ) ทำให้เกิดบริเวณปลอดภัยระหว่างจุดพินชออฟกับส่วนเดรน ซึ่งมีระยะกว้างเท่ากับ ΔL หากพิจารณาว่า มอสเฟทนี้เป็นชนิด Long Channel และ $\Delta L \ll L$ ดังนั้นความยาวของแซนแนลจึงมีขนาดสั้นลงจากเดรนน้อยมาก กระทั่งประมาณว่ามีขนาดความยาวเท่าเดิมไม่เปลี่ยนแปลง ดังนั้นความต้านทานของแซนแนลจะมีค่าประมาณเท่าเดิม แม้ว่าแรงดันที่เดรนจะมีค่าเพิ่มขึ้นก็ตาม และแรงดันที่ตกคร่อมระหว่างขอสถึงจุดพินชออฟจะมีค่าคงที่เสมอ โดยไม่เปลี่ยนแปลงกับแรงดันเดรนขอส และเมื่อแรงดันที่เดรนขอสเพิ่มขึ้นสูงกว่า $V_{DS(SAT)}$ กระแสเดรนจะประมาณได้ว่ามีค่าคงที่ และเท่ากับค่าของ $I_{D(SAT)}$ ซึ่งเป็นกระแสเดรนอิ่มตัว หาได้จากสมการ

$$I_D \approx I_{D(SAT)} = \frac{V_{D(SAT)}}{R_{eff(n-ch)}} ; \quad V_{DS} > V_{DS(SAT)} \quad (2.3)$$

ซึ่งมอสเฟทถูกพิจารณาว่าทำงานในย่านอิ่มตัวหรือ (Saturation Region) กล่าวคือกระแสเดรนจะมีค่าคงที่ โดยไม่เปลี่ยนแปลงกับแรงดันที่เดรน



รูปที่ 2.11 ความสัมพันธ์ของกระแสเดรน และแรงดันที่ขาเดรนกับซอส

ความสัมพันธ์ของแรงดัน V_G กับกระแส I_D ในขณะที่แรงดันที่ขาเกตคงที่และมอสเฟททำงานในย่านอิ่มตัวสามารถเขียนได้ดังรูปที่ 2.11 ซึ่งแสดงกราฟความสัมพันธ์ระหว่าง กระแสเดรนและแรงดันที่เดรนกับซอส โดยเปลี่ยนค่า V_G โดยที่ $V_{G1} < V_{G2} < V_{G3} < V_{G4} \dots$ การทำงานของมอสเฟทจะเป็นลักษณะของการใช้แรงดันไฟฟ้า ควบคุมปริมาณการไหลของกระแส สมการกระแสเดรนของมอสเฟทถูกคิดขึ้นโดย Sah ,H. Shichman และ D. Hodges ดังสมการที่ (2.4) แสดงคุณสมบัติการทำงานของมอสเฟท

$$I_D = \mu_0 C_{ox} \frac{W}{L} \left(V_{GS} - V_T - \frac{V_{DS}}{2} \right) V_{DS} ; V_{GS} > V_T \quad (2.4)$$

โดยที่

μ_0 = ค่าความคล่องโหล หรืออิเล็กตรอน (cm^2/V)

C_{ox} = ค่าความจุไฟฟ้าต่อพื้นที่ของเกตออกไซด์ (F/cm^2)

W = ความกว้างของแชนแนล (cm)

L = ความยาวของแชนแนล (cm)

V_{GS} = แรงดันระหว่างขาเกต กับ ซอส (V)

V_T = แรงดันขีดเริ่ม (V)

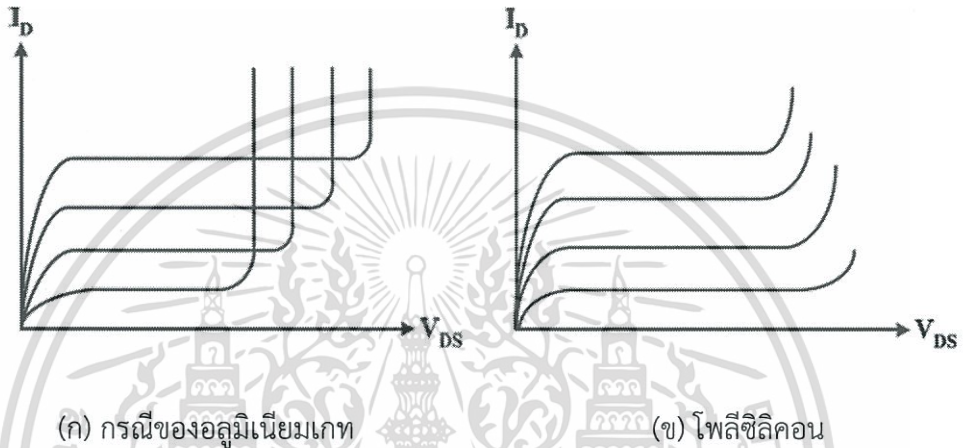
V_{DS} = แรงดันระหว่างขาเดรน กับ ซอส (V)

I_D = กระแสเดรน (A)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.6 กรณีย่านพังทลาย (Breakdown Region)

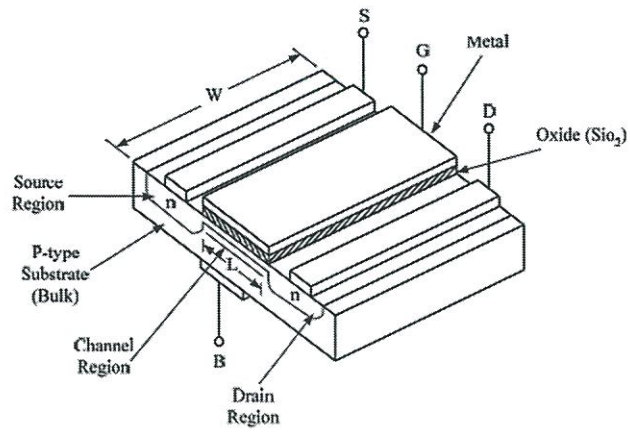
เนื่องจากแรงดันไบอัสที่ให้แก่วรอยต่อพี-เอ็นระหว่างเดรน-ฐานรองจะเป็นการไบอัสย้อนกลับ ดังนั้นเมื่อแรงดันที่เดรนมีค่ามากขึ้นและสูงขึ้นถึงค่า ๆ หนึ่งที่เรียกว่า “แรงดันพังทลาย” (Breakdown Voltage: V_B) ทำให้รอยต่อเกิดการพังทลายแบบอวาลันซ์ (Avalanche Breakdown) กระแสเดรนที่อยู่ ในย่านอิมิตัวจะเพิ่มขึ้นอย่างรวดเร็ว และไม่สามารถควบคุมได้ ทำให้มอสเฟตเข้าสู่สภาวะการพังทลาย ดัง รูปที่ 2.12 ก) และ ข) ซึ่งเป็นกรณีของมอสเฟตที่มีเกตเป็นโลหะและโพลีซิลิคอนตามลำดับ



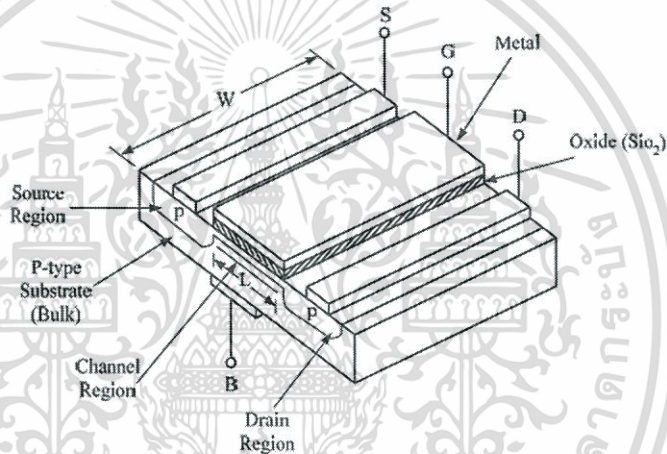
รูปที่ 2.12 ย่านพังทลาย กระแสเดรนของมอสเฟตจะเพิ่มขึ้นอย่างรวดเร็วเมื่อ $V_D \geq V_B$

2.2.4 ชนิดของมอสเฟต

มอสเฟตแบ่งได้เป็น 2 ชนิด คือ ชนิดเอ็นฮานสม์มอสเฟต หรือเรียกว่า (E-MOSFET) และ ชนิดดีพลีชันมอสเฟต หรือเรียกว่า (D-MOSFET) ดังรูปที่ 2.13 และรูปที่ 2.14 แสดงโครงสร้างของ มอสเฟตชนิดเอ็นและพี ทั้ง 2 แบบตามลำดับจากรูปที่ 2.13 จะเห็นว่าโครงสร้าง (D-MOSFET) คล้ายกับ (E-MOSFET) แต่จะแตกต่างกันตรงที่ช่องระหว่างซอสกับเดรนของ (D-MOSFET) จะมีการแพร่สารเอ็น อยู่ ดังนั้นจึงมีกระแสไหลระหว่างเดรนกับซอส เมื่อแรงดันที่เดรนเป็นบวกเมื่อเทียบกับซอส และที่แรงดัน ระหว่างเกตกับซอสเป็นศูนย์ $V_{GS} = 0$ เมื่อ V_{GS} มีค่าเป็นลบกระแสเดรนจะลดลงถ้า V_{GS} มีค่าเป็น บวกกระแสเดรนจะเพิ่มขึ้น ส่วนการทำงานของ (E-MOSFET) จะไม่มีกระแสไหลระหว่างเดรนกับซอส เมื่อแรงดันที่เดรนเป็นบวกเมื่อเทียบกับซอส และแรงดันที่เกตกับซอสเป็นศูนย์เมื่อ V_{GS} มีค่าเป็นบวกจะ ทำให้กระแสเดรนไหล และเมื่อ V_{GS} มีค่าเป็นบวกมากขึ้นจะทำให้กระแสเดรนไหลเพิ่มขึ้น ดังรูปที่ 2.15 แสดงกราฟคุณสมบัติของ (E-MOSFET) และ (D-MOSFET)



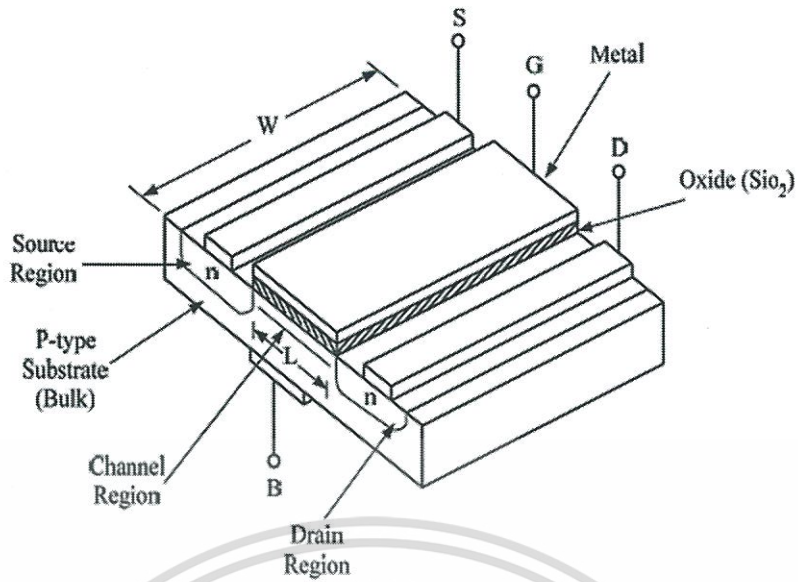
(ก) ชนิด N-Channel



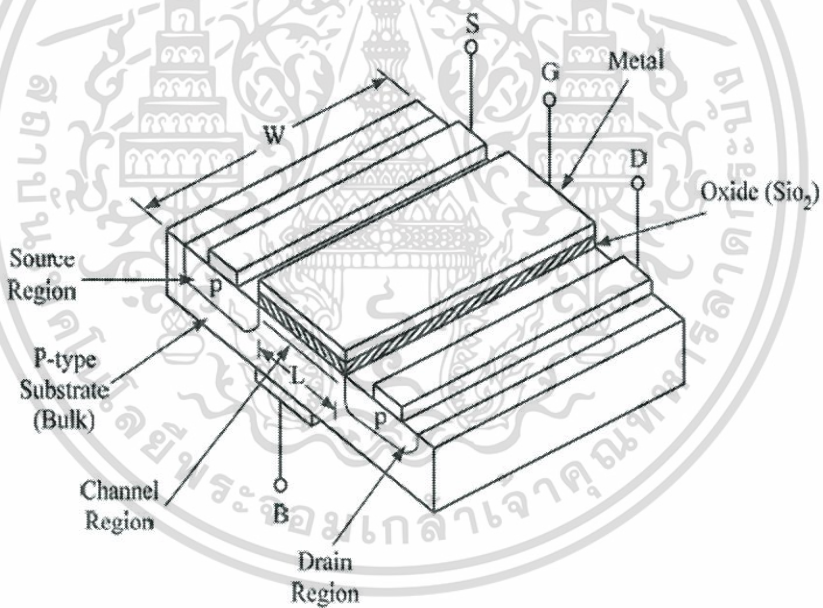
(ข) ชนิด P-Channel

รูปที่ 2.13 โครงสร้างของมอสเฟตแบบ D-MOSFET

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



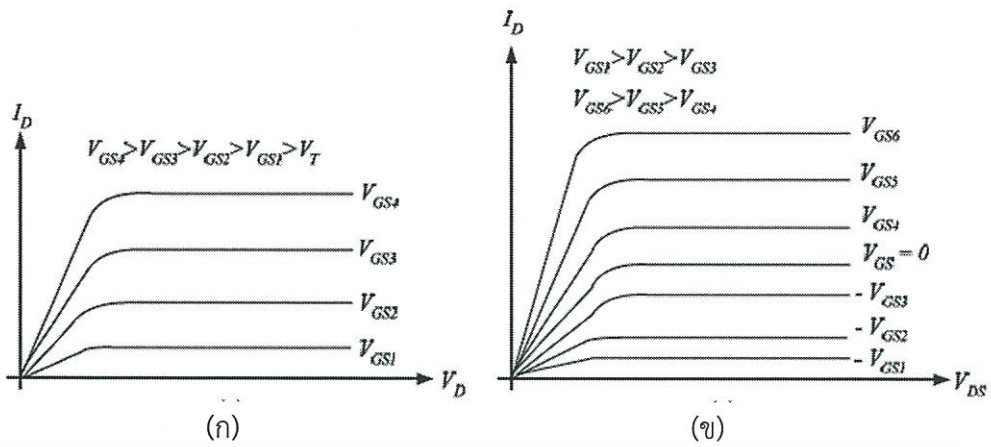
(ก) ชนิด N-Channel



(ข) ชนิด P-Channel

รูปที่ 2.14 โครงสร้างของมอสเฟตแบบ E-MOSFET

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



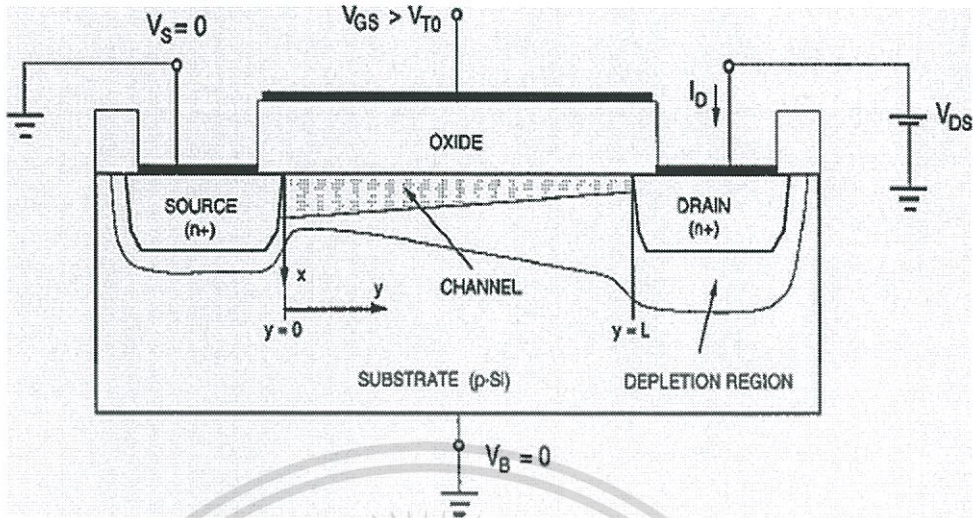
รูปที่ 2.15 กราฟความสัมพันธ์ระหว่าง I_D กับ V_{DS} (ก) E-MOSFET (ข) D-MOSFET

2.2.5 ผลกระทบต่างๆในมอสเฟต

2.2.5.1 คุณลักษณะของกระแส-แรงดันประเภทมอสเฟตที่มีช่องนำพาหะขนาดยาว (Current-voltage Characteristics: Long-Channel Devices)

2.2.5.1.1 การประมาณลักษณะสมบัติของช่องนำพาหะ (Gradual Channel Approximation)

เป็นการวิเคราะห์ความสัมพันธ์ระหว่างกระแสกับแรงดันของ MOS transistor ในภาวะการไบแอสต่างๆ กันนั้น ทำได้ยากมาก เนื่องจากโครงสร้างของ transistor เป็นสามมิติ ทำให้สมการแสดงความสัมพันธ์ที่แท้จริงมีความซับซ้อน จนไม่สามารถผลตอบแบบปิด (closed-form solution) ได้ เราจึงต้องทำการประมาณลักษณะสมบัติของช่องนำพาหะ (Conductive Channel) ที่เกิดขึ้นระหว่าง source กับ drain การประมาณลักษณะสมบัติของช่องนำพาหะที่เราใช้ เรียกว่า Gradual channel approximation



รูปที่ 2.16 การไบอัส MOSFET ทรานซิสเตอร์ช่องนำพาหะยาว

โดยการสมมติให้แรงดันตกคร่อม source กับ drain หรือ V_{DS} เปลี่ยนแปลงในลักษณะต่อเนื่องอย่างช้าๆ ตั้งแต่จุดเริ่มต้นของ channel คือ บริเวณรอยต่อระหว่าง source กับ substrate (จุด $y = 0$ ในรูป) ซึ่งมีค่าแรงดันเท่ากับ $V_{GS} - V_T$ จนถึงจุดสิ้นสุดของ channel คือ บริเวณรอยต่อระหว่าง drain กับ substrate (จุด $y = L$ ในรูป) ซึ่งมีค่าแรงดันเท่ากับ $V_{GS} - V_T - V_{DS}$ ถ้าให้ $V_c(y)$ เป็นแรงดันภายในช่องนำพาหะ (channel voltage) ที่เกิดขึ้นจาก inversion ของ source เราจะได้ว่า $V_c(y = 0) = 0$ และ $V_c(y = L) = V_{DS}$ ทั้งนี้มีสมมติฐานว่า

- 1) แรงดันขีดเริ่ม (threshold voltage) V_T มีค่าคงตัวตลอดความยาวของ channel
- 2) สนามไฟฟ้าในแนวแกน y (แนวราบ) มีค่าสูงกว่าสนามไฟฟ้าในแนวแกน x (แนวตั้ง) มาก สมมติฐานในข้อสอง ทำให้เกิดการไหลของกระแสลดลงจากแนวระนาบ xy เหลือเพียงในแนวแกน y เท่านั้น

2.2.5.1.2 การทำงานในย่านโอห์มมิก (Linear Region)

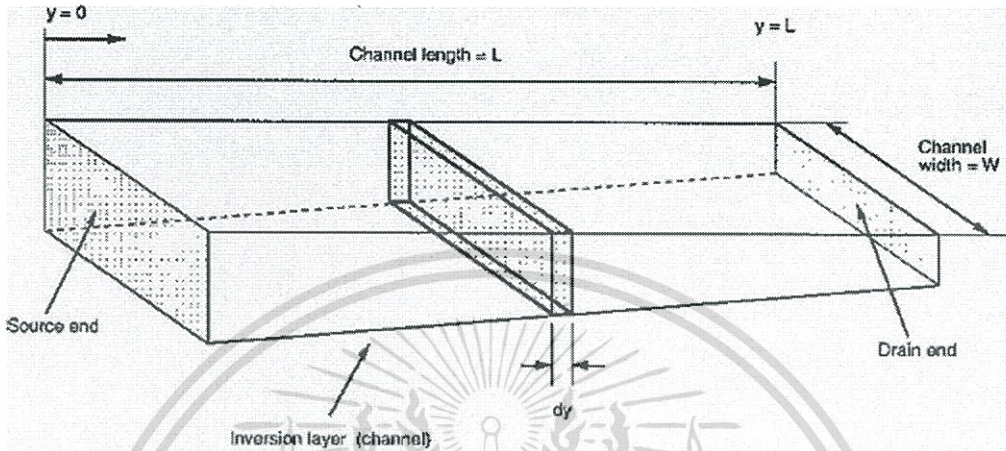
ทรานซิสเตอร์จะทำงานในย่านเชิงเส้นเมื่อบริเวณที่เกิดเป็น channel ระหว่าง source กับ drain ทั้งหมดเกิด strong inversion layer ขึ้น ซึ่งมีเงื่อนไขดังนี้

$$V_{GS} \geq V_T \text{ และ } V_{GD} = V_{GS} - V_{DS} \geq V_T \quad (2.5)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในย่านการทำงานแบบเชิงเส้นของทรานซิสเตอร์ เราจะได้ว่าสมการแรงดัน และ boundary conditions ของแรงดันช่องทางเดินกระแส ซึ่งจะเป็นไปตามการวิเคราะห์ คือ

$$V_C(y=0) = 0 \text{ และ } V_C(y=L) = V_{DS} \quad (2.6)$$



รูปที่ 2.17 แชนแนลของมอสเฟต

ถ้าให้ Q_n คือความหนาแน่นของอิเล็กตรอนอิสระต่อหนึ่งหน่วยพื้นที่ของแชนแนล ซึ่งเกิดจากการใส่แรงดันที่เกต จนทำให้เกิด inversion layer ขึ้นแล้ว ฟังก์ชันการกระจายของความหนาแน่นของอิเล็กตรอนอิสระที่ถูกเหนี่ยวนำโดยแรงดัน gate ณ ตำแหน่ง y ใดๆ จะมีความสัมพันธ์กับแรงดันตกคร่อม ณ จุดนั้นดังนี้ คือ

$$Q_n(y) = -C_{ox} (V_{GS} - V(y) - V_T) \quad (2.7)$$

โดยที่ $C_{ox} = \epsilon_{ox}/t_{ox}$ คือ ค่าเก็บประจุไฟฟ้าต่อหนึ่งหน่วยพื้นที่ ซึ่งเป็นผลมาจากความหนาของออกไซด์ t_{ox} และให้ I_{DS} คือกระแสที่ไหลจาก Source ไปยัง drain (เนื่องจากพาหะส่วนใหญ่คือ อิเล็กตรอน ทิศทางการไหลของกระแสจึงตรงกันข้ามกับทิศทางการเคลื่อนที่) ซึ่งมีค่าคงตัว เมื่อทรานซิสเตอร์ อยู่ในภาวะสถิตย์

$$I_{DS} = Q_n(y) \times V_n(y) \times W \quad (2.8)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยที่ $V_n(y)$ คือ ความเร็วเลื่อนลอย (drift velocity) ของอิเล็กตรอนในฐานรอง ซึ่งขึ้นกับความคล่องตัว (mobility) ของอิเล็กตรอน μ_n และ เมื่อแทนค่า $Q_n(y)$ และ $V_n(y)$ ลงไปในสมการที่ 2.8 แล้วจะได้แรงของสนามไฟฟ้าที่เกิดขึ้นภายในช่องทางเดินกระแส $\varepsilon(y)$ ตามสมการ

$$V_n(y) = \mu_n \varepsilon(y) = \mu_n \frac{dV}{dy} \quad (2.9)$$

เมื่อแทนค่า $Q_n(y)$ และ $V_n(y)$ ลงไปในสมการที่ 2.8 แล้วจะได้

$$I_{DS} = -WC_{ox}\mu_n(V_{GS} - V(y) - V_T) \frac{dV}{dy} \quad (2.10)$$

ซึ่งสามารถแก้สมการได้โดยการอินทิเกรตจะได้

$$I_{DS} = k' \times \frac{W}{L} \left[\frac{(2V_{GS} - V_{DS} - 2V_T)}{2} V_{DS} \right]$$

โดยที่ $k' = C_{ox}\mu_n = \frac{\varepsilon_{ox}\mu_n}{t_{ox}}$ เป็นค่า transconductance ของกระบวนการผลิต (เนื่องจากตัวแปรทุกตัวเป็นค่าเฉพาะในกระบวนการผลิตหนึ่งๆ)

เมื่อจัดรูปสมการใหม่จะได้ว่า ในย่านเชิงเส้นความสัมพันธ์ระหว่างกระแส I_{DS} กับแรงดัน V_{DS} ของทรานซิสเตอร์ จะอยู่ในรูปกำลังสอง (quadratic) คือ

$$I_{DS} = k \times \left[(V_{GS} - V_T)V_{DS} - \frac{V_{DS}^2}{2} \right] \quad (2.11)$$

โดยที่ $k = k' \frac{W}{L}$ เป็นค่า transconductance ของอุปกรณ์ (device) (เนื่องจากมีมิติโครงสร้างของทรานซิสเตอร์ เข้ามาเกี่ยวข้องด้วย นั่นคือ W กับ L)

2.2.5.1.3 การทำงานในย่านอิมิตัว

เมื่อเพิ่ม V_{DS} ขึ้นไปอีกจนถึงค่าหนึ่ง สมมติฐานที่ว่าแรงดันของ channel จะทำให้เกิด inversion layer ขึ้นอย่างสมบูรณ์ก็จะไม่เป็นจริงอีกต่อไป เงื่อนไขแรงดันที่ทำให้สมมติฐานนี้ผิดไป ก็คือ

$$V_{GS} - V_{DS} \leq V_T \quad (2.12)$$

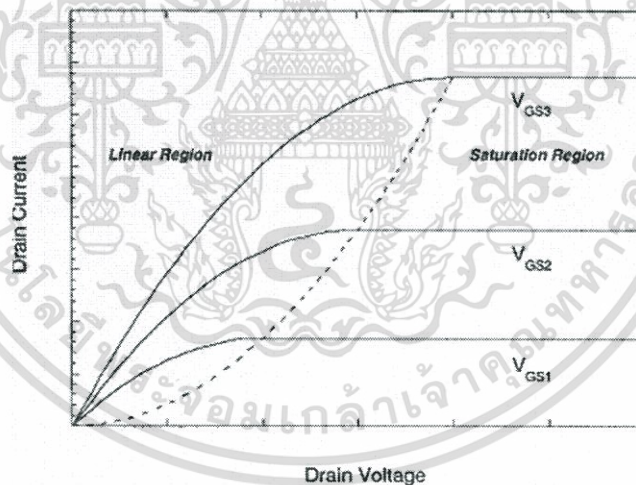
ภายใต้เงื่อนไขแรงดันนี้ พบว่าทรานซิสเตอร์จะทำงานอยู่ในโหมดอิ่มตัว แรงดันที่ตกคร่อมแซนแนลจะคงตัวอยู่ที่ $V_{GS} - V_T$ กระแสจะคงที่ (อิ่มตัว) เช่นกัน

ความสัมพันธ์ระหว่างกระแสกับแรงดัน เมื่อทรานซิสเตอร์ทำงานอยู่ในโหมดอิ่มตัว จะหาได้โดยการแทน $V_{DS} = V_{DSAT} = V_{GS} - V_T$ ลงในสมการกระแส-แรงดันของทรานซิสเตอร์ ขณะทำงานในโหมดเชิงเส้น ซึ่งจะได้ว่า

$$I_{DSAT} = k \times \left[(V_{GS} - V_T)V_{DSAT} - \frac{V_{DSAT}^2}{2} \right] \quad (2.13)$$

หรือ

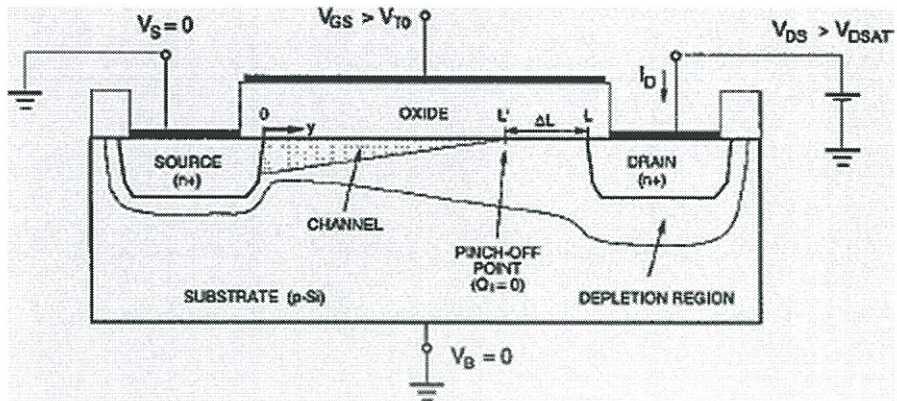
$$I_{DSAT} = -\frac{k}{2} \times (V_{GS} - V_T)^2 \quad (2.14)$$



รูปที่ 2.18 กราฟกระแส-แรงดัน ของมอสเฟต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2.5.1.4 Channel-length Modulation



รูปที่ 2.19 การทำงานของมอสทรานซิสเตอร์ในย่านอิ่มตัว

พิจารณา NMOS ในโหมดอิ่มตัว ประจุใน Inversion Layer จะมีลักษณะการกระจายเป็นรูปลิ้น ดังแสดงในรูปข้างบน โดยมีจุด pinch-off ณ ตำแหน่งความยาวที่ L' นับจาก Source

ถ้าให้ Q_n เป็นการกระจายของความหนาแน่นของอิเล็กตรอนอิสระที่อยู่ใน Inversion Layer ซึ่งเกิดจากแรงดันต่างศักย์ V_{GS} แล้ว ความหนาแน่นของประจุ ณ จุดต้นทาง (Source) และจุดปลายทาง (Drain) ของ Inversion Layer ก็คือ

$$\text{Source : } Q_n(y = 0) = -C_{ox} (V_{GS} - V_{T0}) \quad (2.15)$$

$$\text{Drain : } Q_n(y = L) = -C_{ox} (V_{GS} - V_{T0} - V_{DS}) \quad (2.16)$$

จากการสังเกต ขณะที่ทรานซิสเตอร์เริ่มอิ่มตัว จะพบว่า $V_{DS} = V_{DSAT} = V_{GS} - V_{T0}$ ดังนั้นสมการที่ 2.16 จะมีค่าเท่ากับศูนย์ (ที่จริงแล้ว ใน channel ก็ยังคงมีชั้นประจุอยู่ เพียงแต่เป็นชั้นบางมากๆ เท่านั้น ทำให้เราสามารถกำหนดให้ $Q_n(y = L)$ เป็นศูนย์ ได้โดยไม่ผิดเพี้ยน)

เมื่อเพิ่ม V_{DS} ให้สูงขึ้น คือ $V_{DS} > V_{DSAT}$ แชนแนลก็จะถูก pinch-off มากขึ้น ทำให้ความยาวที่แท้จริงของแชนแนล (Effective Channel Length) สั้นลงดังรูป ถ้าให้ส่วนที่ถูก pinch-off ยาว ΔL แล้วจะได้ว่า ความยาวที่แท้จริงของแชนแนล (Effective Channel length: L') จะเท่ากับ $L - \Delta L$

เนื่องจากว่าส่วนของแชนแนลที่ถูก pinch-off จะมี $Q_n = 0$ เราจะได้ว่า $Q_n(L' < y < L) = 0$ ส่งผลให้แรงดันที่ตกคร่อมบริเวณที่ถูก pinch-off เป็นศูนย์ด้วย ดังนั้น แรงดันของแชนแนล $V_c(L' < y < L)$ จะคงตัวอยู่ที่ V_{DSAT}

จากการสังเกต เมื่อทรานซิสเตอร์ทำงานในโหมดอิ่มตัว อิเล็กตรอนจะเดินทางจาก Source ไปยัง Drain ผ่านส่วนที่เป็น Inversion Layer ซึ่งมีความยาว L' ก่อนที่จะผ่านไปสู่อะไหล่ pinch-off ซึ่งเป็นเพียง depletion layer บางๆ เท่านั้น ดังนั้นสามารถจำลองการไหลของกระแส I_{DSAT} ภายในแชนแนลได้โดยใช้สมการประมาณกระแสของแชนแนล เมื่อทรานซิสเตอร์ทำงานในโหมดเชิงเส้น (linear) แต่แทนความยาวของแชนแนล ด้วย L' ดังนี้

$$I_{DSAT} = -\frac{k'}{2} \times \frac{W}{L'} \times (V_{GS} - V_{T0})^2 \quad (2.17)$$

เรียกสมการของกระแสรวมผลของความยาวของแชนแนลที่สั้นลง อันเกิดขึ้นจากการอิ่มตัวของทรานซิสเตอร์ว่าเกิด Channel Length Modulation

จากสมการที่ 2.17 เมื่อ V_{DS} เพิ่ม (อิ่มตัวยิ่งขึ้น) L' จะสั้นลง I_{DSAT} ก็จะเพิ่มขึ้นตามค่าของ V_{DS} เพื่อสะท้อนให้เห็นผลอันนี้ เราจะดัดแปลงสมการเสียใหม่ โดยแทน $L' = L - \Delta L = L(1 - \Delta L / L)$ ลงไปแล้วจัดรูปใหม่จะได้

$$I_{DSAT} = \left(\frac{1}{1 - \frac{\Delta L}{L}} \right) \frac{k'}{2} \times \frac{W}{L} \times (V_{GS} - V_{T0})^2 = \left(\frac{1}{1 - \frac{\Delta L}{L}} \right) \frac{k}{2} \times (V_{GS} - V_{T0})^2 \quad (2.18)$$

สังเกตว่า ส่วนที่อยู่นอกวงเล็บจะเหมือนกับสมการแสดงลักษณะสมบัติระหว่างกระแสกับแรงดันของทรานซิสเตอร์ ขณะทำงานในโหมดอิ่มตัวเมื่อไม่คิดผลของ channel length modulation สมการที่ 2.14 ดังนั้น เทอมในวงเล็บซึ่งอยู่ในรูปตัวประกอบคูณเข้ากับสมการที่ 2.14 ก็คือผลที่เกิดจาก channel length modulation

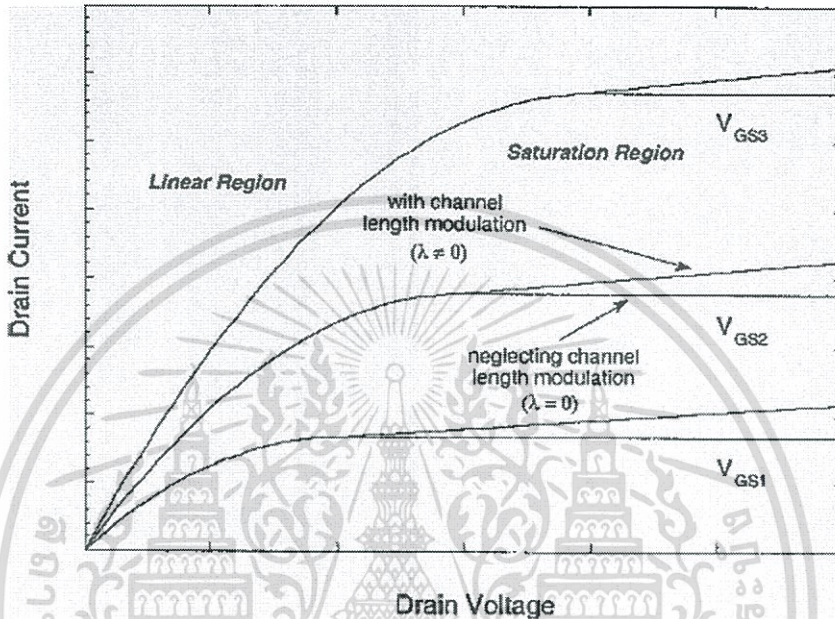
โดยการวิเคราะห์ พบว่า ΔL มีความสัมพันธ์เป็นสัดส่วนโดยตรงกับรากที่สองของ $(V_{DS} - V_{DSAT})$ หรือ $\Delta L \propto \sqrt{V_{DS} - V_{DSAT}}$ ทำให้สมการที่ 2.18 มีความซับซ้อนยิ่งขึ้นไปอีก ดังนั้น เพื่อลดทอนความซับซ้อนของสมการ จะใช้สูตรการประมาณเชิงทดลอง (Empirical formula) ซึ่งให้ ΔL สัมพันธ์กับแรงดัน V_{DS} ในลักษณะเป็นเชิงเส้นดังนี้

$$1 - \frac{\Delta L}{L} \approx 1 - \lambda V_{DS} \quad (2.19)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยที่ λ คือค่าตัวแปรในแบบจำลองเชิงทดลอง (Empirical model) และเรียกว่า สัมประสิทธิ์ของ channel length modulation ในกรณีที่ $\lambda V_{DS} \ll 1$ และสมการที่ 2.18 จะสามารถถูกเขียนใหม่ได้เป็น

$$I_{DSAT} = \frac{\mu_n C_{ox}}{2} \times \frac{W}{L} \times (V_{GS} - V_{T0})^2 \times (1 + \lambda V_{DS}) \quad (2.20)$$



รูปที่ 2.20 กราฟความสัมพันธ์ระหว่างแรงดันเดรน-กระแสเดรน

2.2.5.2 คุณลักษณะของกระแส-แรงดันประเภทมอสเฟตที่มีช่องนำพาหะขนาดสั้น (Current-voltage Characteristics: Short-Channel Devices)

มอสทรานซิสเตอร์จะมีพฤติกรรมเป็นแบบช่องนำพาหะขนาดสั้น (short channel) เมื่อความยาว (effective length) ของช่องนำพาหะ L_{eff} มีขนาดใกล้เคียง หรือ อยู่ในลำดับเดียวกับความหนาของย่าน depletion ที่รอยต่อ source และ drain พฤติกรรมแบบช่องนำพาหะขนาดสั้นนี้ เกิดจากปรากฏการณ์ทางกายภาพ 2 ประการคือ

- 1) ชีตจำกัดของความเร็วเคลื่อนลอยของอิเล็กตรอนในช่องนำพาหะ
- 2) การเปลี่ยนแปลงของแรงดันขีดเริ่มเนื่องจากการหดสั้นลงของช่องนำพาหะ

2.2.5.2.1 Velocity Saturation

ปรากฏการณ์ข้อแรกเกิดขึ้นเมื่อสนามไฟฟ้าในช่องนำพาหะตามแนวขวาง ϵ_y มีค่าสูง ตามปกติเมื่อสนามไฟฟ้า ϵ_y มีค่าต่ำความเร็วเคลื่อนล่อยจะแปรผันโดยตรงตามความแรงของสนามไฟฟ้า ϵ_y แต่ถ้าสนามไฟฟ้ามีความแรงตั้งแต่ประมาณ 105 V/cm ขึ้นไป ความเร็วเคลื่อนล่อยจะถูกจำกัดอยู่ที่ค่า $V_{nsat} \approx 107$ cm/s การถึงขีดจำกัด หรือที่เราเรียกว่า การอิมตัวของความเร็วเคลื่อนล่อย (velocity saturation) นี้จะมีผลกระทบอย่างยิ่งต่อลักษณะสมบัติกระแส-แรงดันของ short channel MOS transistor (ปกติเรามักจะกำหนดเอาจุดที่ความแรงของสนามไฟฟ้าซึ่งทำให้ความเร็วเคลื่อนล่อยเป็น 90% ของค่าสุดท้ายเป็นจุดอิมตัว) ความสัมพันธ์ระหว่างความเร็วเคลื่อนล่อยกับสนามไฟฟ้าตามแนวขวาง ϵ_y ให้มีลักษณะดังนี้

$$V_n = \begin{cases} \frac{\mu_n \epsilon(y)}{1 + \epsilon(y)/\epsilon_c} & \epsilon(y) \leq \epsilon_c \\ V_{nsat} & \epsilon(y) > \epsilon_c \end{cases} \quad (2.21)$$

โดยที่ $\epsilon_c = 2 V_{nsat} / \mu_n$ คือค่าสนามไฟฟ้าวิกฤตที่เริ่มทำให้ความเร็วเคลื่อนล่อยอิมตัว ซึ่งหาได้จากการแทนค่า $\epsilon(y) = \epsilon_c$ ลงไปในสมการที่ 2.21

2.2.5.2.2 การทำงานในย่านเชิงเส้น (Linear Region)

จากสมการที่ 2.8 เมื่อแทนสมการที่ 2.21 เมื่อความเร็วยังไม่อิมตัวลงไป พร้อมกับ $Q_n(y)$ ซึ่งสามารถถูกจัดรูปได้เป็น

$$I_{DS} = W \cdot Q_n(y) \cdot V_n(y) = W \cdot C_{ox} [V_{GS} - V(y) - V_T] \cdot \frac{\mu_n \epsilon(y)}{1 + \epsilon(y)/\epsilon_c} \quad (2.22)$$

เรายังคงไว้ซึ่งสมมติฐานที่ว่ากระแส I_D มีค่าคงตัวตลอดความยาวของช่องนำพาหะ

$$I_{DS} \left(1 + \frac{\epsilon(y)}{\epsilon_c} \right) = \mu_n \cdot C_{ox} \cdot W \cdot [V_{GS} - V(y) - V_T] \cdot \epsilon(y)$$

$$I_{DS} = \left\{ \mu_n \cdot C_{ox} \cdot W \cdot [V_{GS} - V(y) - V_T] - \frac{I_{DS}}{\epsilon_c} \right\} \cdot \frac{dV(y)}{dy}$$

ทั้งนี้ โดยการแทน $\epsilon(y) = dV(y)/dy$ ลงไป ผลลัพธ์ของสมการนี้สามารถหาได้จากการอินทิเกรตจะได้

$$I_{DS} = K(V_{DS}) \cdot \mu_n C_{ox} \cdot \frac{W}{L} \cdot \left[(V_{GS} - V_T) \cdot V_{DS} - \frac{V_{DS}^2}{2} \right] \quad (2.23)$$

โดยให้ $K(V_{DS}) = \frac{1}{(1 + \frac{V_{DS}}{\epsilon_c L})}$ เป็นค่าคงที่ของการอิ่มตัวของความเร็ว ซึ่งเป็นฟังก์ชันของ V_{DS} จะเห็นได้ว่าเมื่อคิดถึงผลของการอิ่มตัวของความเร็ว ลักษณะสมบัติกระแส-แรงดันของมอสทรานซิสเตอร์ในย่านเชิงเส้น จะแตกต่างจากลักษณะสมบัติเมื่อไม่คิดถึงผล ตรงที่มีตัวประกอบ $K(V_{DS})$ อยู่ในลักษณะของ modulation

2.2.5.2.2 การทำงานในย่านอิ่มตัว (Saturation Region)

สมมติให้ทรานซิสเตอร์ทำงานอยู่ในสภาวะที่เกิดการอิ่มตัวของความเร็วเล็กน้อย ภายใต้ภาวะนี้ ความเร็วเล็กน้อยของอิเล็กตรอนจะมีค่าคงที่ที่ $V_{nsat} \approx 10^7 V/cm$ สามารถหากระแสอิ่มตัว I_{DSAT} โดยการเทียบสมการที่ 2.13 กับสมการที่ 2.22 ในภาวะอิ่มตัว คือเมื่อ $V_{DS} = V_{DSAT}$ จะได้

$$V_{nsat} W \cdot C_{ox} [V_{GS} - V_{DSAT} - V_T] = I_{DS} = \frac{\mu_n C_{ox}}{1 + V_{DS}/\epsilon_c L} \cdot \left[(V_{GS} - V_T) V_{DSAT} - \frac{V_{DSAT}^2}{2} \right]$$

ให้ $V_{GT} = V_{GS} - V_T$ และแทนค่า $\epsilon_c = 2V_{nsat}/\mu_n$ จะได้

$$V_{DSAT} = \frac{V_{GT}}{(1 + V_{GT}/\epsilon_c L)} = K(V_{GT}) \cdot V_{GT} \quad (2.24)$$

สมการที่ 2.24 ใช้หา V_{DSAT} ขณะที่ทรานซิสเตอร์อยู่ในภาวะอิ่มตัว ซึ่งขับกระแสได้เพียง I_{DSAT}

2.2.5.2.3 Mobility Degradation due to Vertical Field Component

เมื่อ V_{GS} มีค่าสูงขึ้น (เทียบกับ V_T) สนามไฟฟ้าตามแนวตั้งที่เกิดขึ้นระหว่าง gate กับ source ก็จะมีค่าสูงขึ้นด้วย ทำให้สามารถดึงดูดพาหะอิสระ (อิเล็กตรอน) ในช่องนำพาหะได้มากขึ้นและแรงขึ้นกว่าเดิม พาหะส่วนใหญ่ก็จะถูกดึงดูดให้ไปสะสมกันอย่างหนาแน่นที่บริเวณใต้ชั้นออกไซด์เป็นผลให้ช่องทางเดินพาหะแคบลง การที่ช่องนำพาหะมีขนาดแคบลงและมีความหนาแน่นของพาหะสูง จะทำให้การเคลื่อนที่ของพาหะอิสระ (อิเล็กตรอน) เป็นไปได้ยากกว่าเดิม เนื่องจากอัตราการชนกับอนุภาค (ทั้งที่เป็นอิเล็กตรอนอิสระและที่ถูกเหนี่ยวนำ) จะสูงเพิ่มขึ้นด้วย ผลสรุปจากเหตุการณ์ทั้งหมดนี้ก็คือ ขณะที่ V_{GS} มีค่าเพิ่มขึ้น ความคล่องตัวของอิเล็กตรอนอิสระ (Electron Mobility) จะลดลงเมื่อเทียบกับในสารกึ่ง

ตัวนำทั่วไป ผลกระทบของสนามไฟฟ้าแนวตั้งที่มีต่อความคล่องตัวของอิเล็กตรอน $\mu_{n,eff}$ แสดงดังสมการที่ 2.25

$$\mu_{n,eff} = \frac{\mu_{n0}}{1 + \eta \cdot (V_{GS} - V_T)} \quad (2.25)$$

เมื่อ μ_{n0} คือความคล่องตัวเมื่อสนามไฟฟ้ามีระดับต่ำ และ $\eta = \frac{\theta \epsilon_{ox}}{\epsilon_{Si} t_{ox}}$ โดยที่ θ คือตัวแปรที่ได้จากการทดลอง ในทางปฏิบัติเราพบว่า η จะมีค่าประมาณ $\mu_{n,eff} = \frac{\mu_{n0}}{1 + n(V_{GS} - V_T)}$ ตัวอย่างเช่น ถ้า $t_{ox} = 100 \text{ \AA}$, $\eta \approx 1 \text{ V}^{-1}$ ความคล่องตัวจะลดค่าลงอย่างรวดเร็วเมื่อ แรงดัน $V_{GS} - V_T$ มีค่าเกินกว่า 100 mV การลดลงของความคล่องตัวของพาหะอิสระ นอกจากจะทำให้ความสามารถของมอสทรานซิสเตอร์ในการจ่ายกระแสลดลงแล้ว ยังไปเปลี่ยนแปลงลักษณะสมบัติกระแส-แรงดันของทรานซิสเตอร์อีกด้วย ทำให้กระแสผิดเพี้ยนไปในลักษณะที่ไม่เป็นเชิงเส้นเพิ่มขึ้น ลักษณะสมบัติที่ไม่เป็นเชิงเส้นเพิ่มขึ้นนี้จะมีผลสำคัญมากในการออกแบบ Analog IC

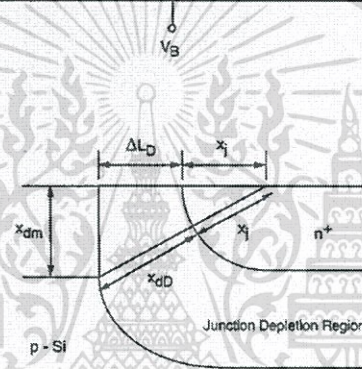
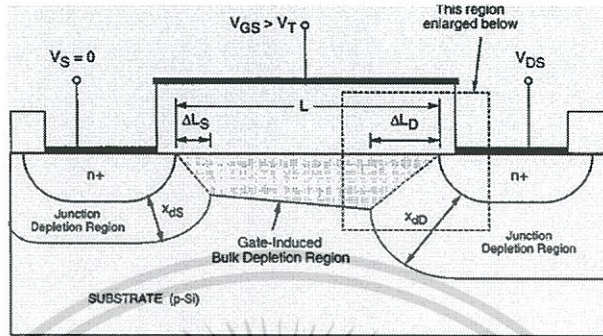
2.2.5.2.4 Threshold Voltage Variation

ในการวิเคราะห์แบบจำลองของมอสทรานซิสเตอร์แบบ long channel สมมติให้บริเวณ channel depletion เป็นผลเกิดขึ้นจากแรงดันควบคุม V_{GS} เท่านั้น โดยตัดผลของแรงดันที่ตกคร่อมรอยต่อระหว่าง source และ drain กับฐานรอง รูปร่างของบริเวณ channel depletion ตามสมมติฐานนี้จึงเป็นสี่เหลี่ยมผืนผ้าทอดอยู่ระหว่าง source กับ drain ในกรณีของทรานซิสเตอร์แบบ short channel ไม่สามารถตัดผลของแรงดันที่รอยต่อ source และ drain ได้ เพราะบริเวณ depletion ที่เป็นผลจากแรงดันที่รอยต่อในกรณีนี้จะมีประจุสะสมอยู่มาก เมื่อเทียบกับของ channel สมการแสดงแรงดันขีดเริ่มที่ได้วิเคราะห์ไว้เบื้องต้นจะให้ค่าประมาณเกินกว่าความเป็นจริง ดังนั้นต้องทำการวิเคราะห์สมการแรงดันขีดเริ่มใหม่ สำหรับทรานซิสเตอร์แบบ short channel

ลักษณะของบริเวณ depletion ที่เกิดขึ้นในทรานซิสเตอร์แบบ short channel สามารถแสดงได้ดังรูปที่ 2.21 สังเกตว่า ประจุส่วนหนึ่งในบริเวณ channel depletion ที่อยู่ใต้ชั้นออกไซด์มาจากอิทธิพลของบริเวณ depletion ที่รอยต่อ p-n ระหว่าง source (drain) กับฐานรอง ซึ่งทำให้รูปร่างของบริเวณ channel depletion มีลักษณะเป็นรูปสี่เหลี่ยมคางหมู สามารถแปลงสมการแรงดันขีดเริ่มโดยให้

$$V_{TD} (\text{short channel}) = V_{T0} - \Delta V_{T0} \quad (2.26)$$

โดยที่ V_{T0} คือแรงดันขีดเริ่มที่ zero-biased ที่ได้จากคำนวณตามสมการแรงดันขีดเริ่มของอุปกรณ์แบบ long channel และ ΔV_{T0} เป็นค่าเบี่ยงเบน (ลดทอน) จากผลของ short channel ซึ่งก็คือผลต่างของปริมาณของประจุที่สะสมในบริเวณ channel depletion ระหว่างกรณี สี่เหลี่ยมผืนผ้า กับ สี่เหลี่ยมคางหมู



รูปที่ 2.21 โมสเฟตชนิดช่องนำพาหะสั้น

ให้ ΔL_S และ ΔL_D แทนส่วนกว้างของบริเวณ channel depletion ตามแนวขวางที่ติดกับ source และ drain ตามลำดับ พบว่าประจุที่อยู่ในบริเวณ channel depletion จะถูกจำกัดให้อยู่ในรูปสี่เหลี่ยม ซึ่งมีมิติต่างๆ แสดงไว้ดังรูป และมีค่าเป็น

$$Q_{B0} = - \left(1 - \frac{\Delta L_S + \Delta L_D}{2L} \right) \cdot \sqrt{2q\epsilon_{Si} N_A \cdot |2\phi_F|} \quad (2.27)$$

สามารถประมาณ ΔL_S และ ΔL_D ได้โดยใช้หลักเรขาคณิต ดังรูปที่ 2.21 จากรูปขอบของบริเวณแพร่ซึม (diffusion region) ของ source และ drain จะถูกสมมติให้มีลักษณะโค้งเป็นเส้นของวงกลมรัศมีเท่ากับควมลึกของบ่อแยก (wells) x_j ให้ x_{dS} และ x_{dD} แทนควมลึกของบริเวณ depletion ของ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รอยต่อ pn ที่ source และ drain ตามลำดับ และให้ x_{dm} เป็นความลึกของบริเวณ channel depletion ณ ตำแหน่งตรงที่พบกับบริเวณ junction depletion ของ source และ drain เราจะสามารถประมาณ x_{ds} และ x_{dD} ได้จากสูตรพื้นฐาน ดังนี้

$$x_{ds} = \sqrt{\frac{2\epsilon_{si}}{qN_A} \cdot \phi_0} \quad x_{dD} = \sqrt{\frac{2\epsilon_{si}}{qN_A} (\phi_0 + V_{DS})} \quad (2.28)$$

โดยที่ $\phi_0 = \frac{kT}{q} \cdot \ln\left(\frac{N_D N_A}{n_i^2}\right)$ คือ แรงดัน built-in ของรอยต่อ

โดยทฤษฎีของพีทาโกรัส (Pythagoras) ได้ว่าความสัมพันธ์ระหว่างความยาวทั้งสามด้านของสามเหลี่ยมในรูปขยาย คือ

$$(x_j + x_{dD})^2 = x_{dm}^2 + (x_j + \Delta L_D)^2 \quad (2.29)$$

ซึ่งเมื่อทำการกระจาย และจัดรูปใหม่เป็น

$$\Delta L_D = \frac{-2x_j \pm \sqrt{(2x_j)^2 - 4 \cdot (x_{dm}^2 - x_{dD}^2 - 2x_j x_{dD})}}{2} \quad (2.30)$$

ซึ่งหลังจากลดรูปแล้ว สามารถประมาณได้ว่า (เฉพาะคำตอบที่เป็นบวกเท่านั้นจึงมีความหมาย)

$$\Delta L_D = -x_j + \sqrt{x_j^2 - (x_{dm}^2 - x_{dD}^2) + 2x_j x_{dD}} \cong x_j \cdot \left(\sqrt{1 + \frac{x_{dD}}{x_j}} - 1 \right) \quad (2.31)$$

ด้วยวิธีเดียวกัน สามารถประมาณได้ว่า

$$\Delta L_S \cong x_j \cdot \left(\sqrt{1 + \frac{x_{ds}}{x_j}} - 1 \right) \quad (2.32)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

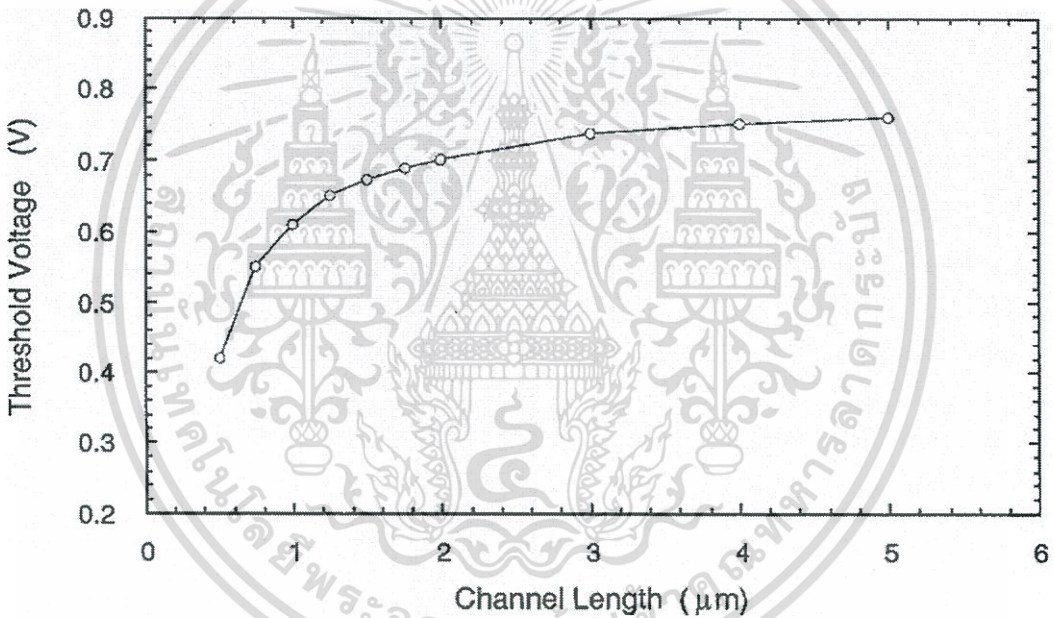
จากสมการที่ 2.27 จะได้ว่า

$$V_{T0}(\text{short channel}) = \frac{Q_{B0}}{C_{ox}} = -\frac{1}{C_{ox}} \sqrt{2q\epsilon_{Si}N_A \cdot |2\phi_F|} + \frac{\Delta L_s + \Delta L_D}{C_{ox} \cdot 2L} \cdot \sqrt{2q\epsilon_{Si}N_A \cdot |2\phi_F|} \quad (2.33)$$

เทอมแรกของสมการที่ 2.33 คือค่าของ V_{T0} (long channel) ดังนั้นสรุปได้ว่า

$$\Delta V_{T0} \cong \frac{1}{C_{ox}} \sqrt{2q\epsilon_{Si}N_A \cdot |2\phi_F|} \cdot \frac{x_j}{2L} \cdot \left[\left(\sqrt{1 + \frac{2x_{ds}}{x_j}} - 1 \right) + \left(\sqrt{1 + \frac{2x_{dd}}{x_j}} - 1 \right) \right] \quad (2.34)$$

จะเห็นได้ว่า แรงดันขีดเริ่มแปรโดยตรงกับ x_j/L เมื่อความยาวของ channel L สั้นลง แรงดันขีดเริ่มก็จะเปลี่ยนแปลง (ในทิศทางลดลง) ไปจากในกรณีของอุปกรณ์ แบบ long channel เพิ่มขึ้น

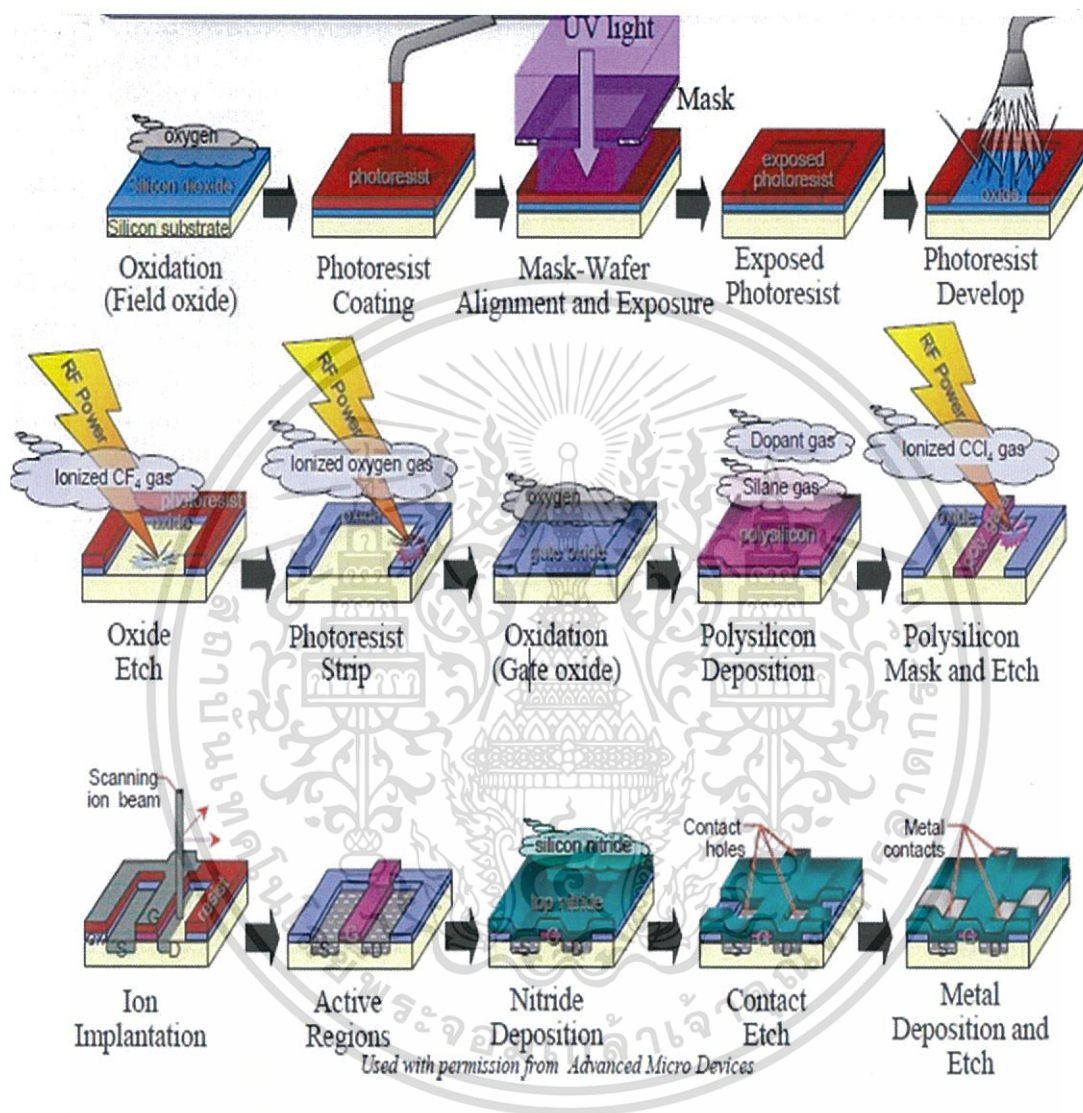


รูปที่ 2.22 กราฟความสัมพันธ์ระหว่างความยาวช่องนำพาหะและแรงดันขีดเริ่ม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3 กระบวนการสร้างอุปกรณ์อิเล็กทรอนิกส์

กระบวนการสร้างอุปกรณ์อิเล็กทรอนิกส์ มีขั้นตอนต่างๆดังแสดงในรูปที่ 2.23



รูปที่ 2.23 ขั้นตอนกระบวนการสร้างอุปกรณ์อิเล็กทรอนิกส์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3.1 การเตรียมแผ่นฐานรองเบื้องต้น (Wafer Preparation)

การเตรียมแผ่นฐานรองเบื้องต้นมีความสำคัญต่อคุณสมบัติของวงจรรวมอย่างมาก การเลือกแผ่นฐานรองต้องพิจารณาตัวแปรต่างๆของแผ่นฐานรอง เช่น ความเข้มข้นฐานรอง ระบายผลึก ค่าพิกิตความต้านทานและอื่นๆ แผ่นฐานรองซิลิคอนที่นิยมใช้กันทั่วไปสามารถแบ่งเป็น 2 ชนิด คือ

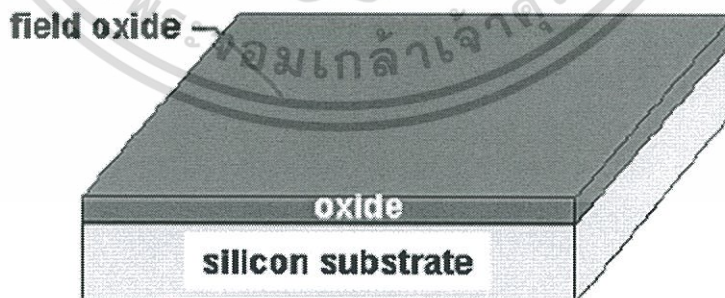
- ฐานรองชนิดเอ็น ระบาย (100) คือ แผ่นฐานรองซิลิคอนที่เกิดจากการเติมสารเจือของธาตุหมู่ 5 เช่น Arsenic หรือ Phosphorus
- ฐานรองชนิดพี ระบาย (100) คือ แผ่นฐานรองซิลิคอนที่เกิดจากการเติมสารเจือของธาตุหมู่ 3 เช่น Boron

ต้องมีการทำความสะอาดแผ่นฐานรองซิลิคอนก่อนการนำไปใช้เสมอ เพื่อล้างสิ่งเจือปนต่างๆ รวมถึงออกไซด์ที่อาจเกิดขึ้นบนผิวของแผ่นฐานรองออก เพื่อให้ผิวหน้าสะอาดและให้ได้อุปกรณ์ที่มีประสิทธิภาพในการทำงานมากยิ่งขึ้น

2.3.2 กระบวนการออกซิเดชัน (Oxidation)

หลังจากการทำความสะอาดแผ่นซิลิคอนเรียบร้อยแล้ว จึงนำไปสร้างขึ้นซิลิคอนไดออกไซด์ ปกคลุมทั้งด้านหน้าและด้านหลังของแผ่น โดยการนำแผ่นซิลิคอนใส่เข้าไปในท่อควอทซ์ (Quartz Tube) และใส่เข้าไปในเตาความร้อนที่มีอุณหภูมิประมาณ 1000-1200 องศาเซลเซียส มีออกซิเจนและไอน้ำฉีดพ่นเข้าไปในเตา ซิลิคอนจะทำปฏิกิริยากับออกซิเจนกลายเป็นซิลิคอนไดออกไซด์ (SiO_2) ปกคลุมผิวของแผ่นซิลิคอน ซึ่งซิลิคอนไดออกไซด์นี้จะมีคุณสมบัติเป็นฉนวนลักษณะโปร่งใส การสร้างขึ้นซิลิคอนไดออกไซด์ (SiO_2) มีวัตถุประสงค์หลัก 2 อย่าง คือ

1. เพื่อใช้ป้องกันไม่ให้สารเจือแพร่เข้าไปในบริเวณที่ไม่ต้องการขณะที่ทำกระบวนการเติมสารเจือ (Doping)
2. เพื่อป้องกันผิวหน้าแผ่นซิลิคอนไม่ให้อุปกรณ์ที่สร้างขึ้นเสียหาย



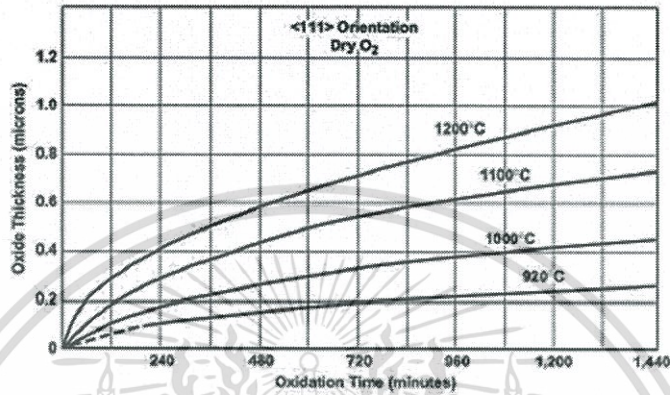
รูปที่ 2.24 ชั้นออกไซด์ที่ผิวหน้าของแผ่นซิลิคอน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การสร้างซิลิคอนไดออกไซด์สามารถทำได้ 2 วิธี ดังนี้

1. การออกซิเดชันแบบแห้ง (Dry Oxidation)

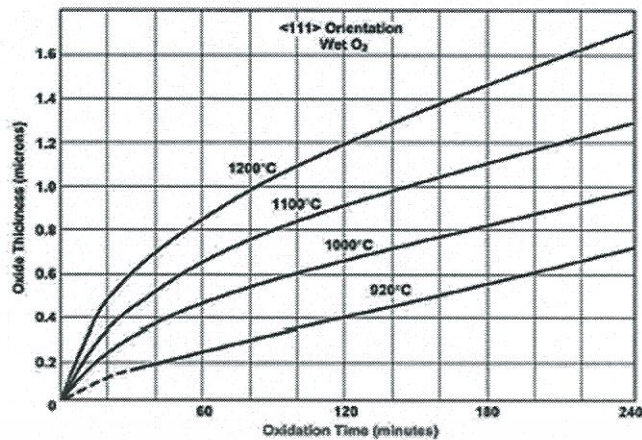
เป็นปฏิกิริยาที่เกิดขึ้นระหว่างอะตอมของแก๊สออกซิเจนที่บริสุทธิ์กับอะตอมของซิลิคอนที่อุณหภูมิสูงประมาณ 1100°C อะตอมของซิลิคอนจะรวมตัวกับอะตอมของออกซิเจนจนเกิดเป็นซิลิคอนไดออกไซด์ ซิลิคอนไดออกไซด์ที่ได้จากวิธีการนี้จะมีคุณสมบัติเป็นฉนวนที่ดี สำหรับความหนาของชั้น SiO_2 นี้สามารถพิจารณาได้จากกราฟรูปที่ 2.25



รูปที่ 2.25 กราฟความสัมพันธ์ระหว่างเวลา อุณหภูมิและความหนาของชั้นซิลิคอนไดออกไซด์

2. การออกซิเดชันแบบชื้น (Wet Oxidation)

เป็นปฏิกิริยาระหว่างอะตอมของซิลิคอนและอะตอมของออกซิเจนในไอน้ำโดยการปล่อยแก๊สออกซิเจนที่บริสุทธิ์เข้าไปในขวดแก้วที่บรรจุน้ำบริสุทธิ์ไว้ น้ำในขวดแก้วจะถูกทำให้ร้อนที่อุณหภูมิประมาณ $90 - 95^{\circ}\text{C}$ แก๊สออกซิเจนซึ่งอิ่มตัวและมีไอน้ำอยู่ด้วยจะถูกทำให้ไหลผ่านเข้าไปในท่อควอทซ์ที่มีแผ่นเวเฟอร์วางอยู่ ทำให้อะตอมของออกซิเจนรวมตัวกับอะตอมของซิลิคอนจนเกิดเป็นซิลิคอนไดออกไซด์ ความหนาของชั้น SiO_2 สามารถพิจารณาได้จากกราฟรูปที่ 2.26



รูปที่ 2.26 กราฟความสัมพันธ์ระหว่างเวลา อุณหภูมิและความหนาของชั้นซิลิกอนไดออกไซด์

จากความสัมพันธ์ของอัตราการเกิดซิลิกอนไดออกไซด์ ดังรูปที่ 2.25 และ รูปที่ 2.26 พบว่าซิลิกอนไดออกไซด์ที่ได้จากกระบวนการแบบชั้นเกิดเร็วกว่ากระบวนการที่ได้จากแบบแห้งถึง 4 เท่า แต่ซิลิกอนไดออกไซด์แบบแห้งจะมีความหนาแน่นของโครงสร้างซิลิกอนไดออกไซด์สูงกว่าแบบชั้น

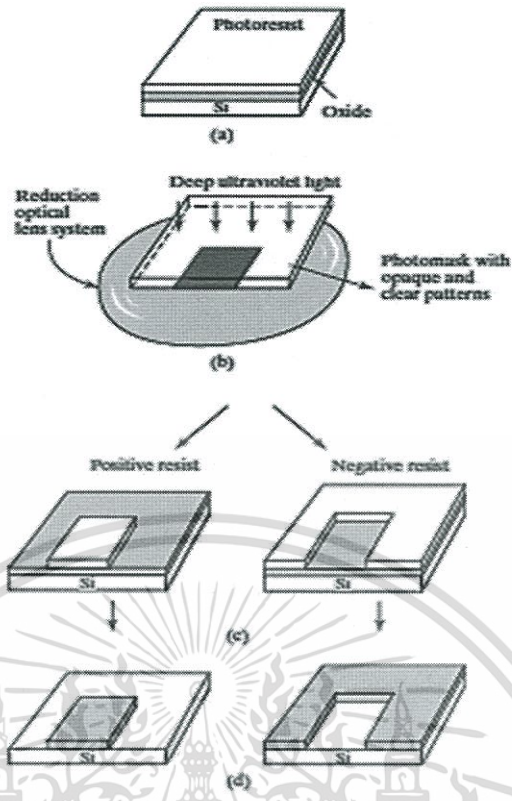
2.3.3 กระบวนการโฟโตลิโทกราฟี (Photolithography)

หลังจากกระบวนการออกซิเดชันผิวหน้าของแผ่นซิลิกอนจะถูกเคลือบด้วยชั้นของ SiO_2 ทั่วแผ่นเพื่อป้องกันการแพร่ของสารเจือเข้าไปในเนื้อของแผ่นซิลิกอนในการสร้างอุปกรณ์สารกึ่งตัวนำต่างๆจึงจำเป็นต้องเปิดช่องซิลิกอนไดออกไซด์ออก เรียกว่า กระบวนการทางแสง(Photolithography) ซึ่งถือว่าเป็นกระบวนการที่สำคัญมากในการทำวงจรรวมเพราะต้องใช้กระบวนการทางแสงเพื่อเปิดช่องซิลิกอนไดออกไซด์หลายครั้ง

กระบวนการเริ่มต้นจากการเคลือบน้ำยาไวแสง (Photoresist) ลงบนชั้นของซิลิกอนไดออกไซด์ทั่วทั้งแผ่นซิลิกอนด้วยเครื่องสปินเนอร์ (spinner) ซึ่งน้ำยาไวแสงที่ใช้มี 2 ชนิด คือ

1. น้ำยาไวแสงเชิงลบ (negative photo resist) ได้แก่ DTFR way coat
2. น้ำยาไวแสงเชิงบวก (positive photo resist) ได้แก่ AZ – 1350

เมื่อเคลือบเสร็จแล้วทำการอบฟิล์มครั้งแรก (prebake) เพื่อทำให้น้ำยาไวแสงยึดติดกับผิวหน้าของชั้นซิลิกอนไดออกไซด์ได้ดียิ่งขึ้น จากนั้นนำแผ่นซิลิกอนไปทำการจัดวางมาสก์ด้วยกระจกมาร์กตามลวดลายที่ออกแบบไว้ แล้วนำไปฉายด้วยแสงอัลตราไวโอเล็ตด้วยเครื่องจัดวางมาสก์ (mask aligner) ดังแสดงในรูปที่ 2.27



รูปที่ 2.27 การฉายแสงอินทราไวโอเล็ตด้วยการจัดวางมาสก์

หลังจากฉายแสงแล้วทำการสร้างลวดลายฟิล์มด้วยน้ำยาสร้างลวดลายฟิล์ม (developer) แล้วทำการอบแห้งฟิล์มครั้งหลังอีกครั้ง (postbake) ทำการทาด้านหลังแผ่นและอบแห้งอีกครั้ง จากนั้นนำไปทำการกัด (etching) ซึ่งเป็นการลอกชั้นซิลิคอนไดออกไซด์ตรงบริเวณที่ไม่มีฟิล์มคลุมอยู่โดยทำการกัดในสารละลายบัฟเฟอร์ (buffer) ที่มี $\text{HF} : \text{NH}_4\text{F} = 1:6$ และมีอัตราการกัดประมาณ $1,000 \text{ \AA} / \text{นาที่}$ จนกระทั่งชั้นซิลิคอนไดออกไซด์ถูกกัดออกจนหมด และขั้นตอนสุดท้ายคือ การลอกฟิล์ม (photo resist & stripping) โดยน้ำยาไวแสงเชิงลบจะลอกออกได้ง่ายในสารละลายอ็อกซีเจนิก เช่น อาซิโตน ส่วนน้ำยาไวแสงเชิงลบจะลอกออกได้ด้วยการต้มในกรดซัลฟูริก (H_2SO_4) ซึ่งภายหลังจากการลอกฟิล์มต้องทำการทำความสะอาดแผ่นซิลิคอนอีกครั้งก่อนที่จะเข้าสู่กระบวนการอื่นๆต่อไป

2.3.4 กระบวนการการแพร่สารเจือด้วยความร้อน (Thermal Diffusion Process)

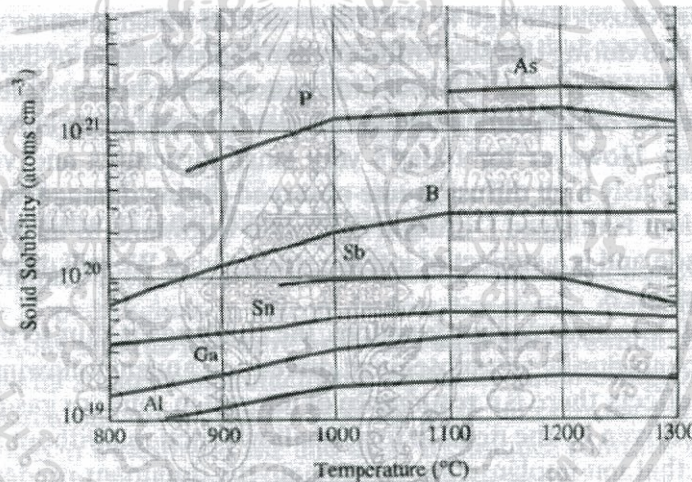
กระบวนการแพร่สารเจือเป็นการแพร่สารเจือลงบนแผ่นฐานรอง ด้วยวิธีการแพร่ด้วยอุณหภูมิสูง ทำให้อะตอมจากแหล่งสารเจือ (source) เคลื่อนที่ไปยังผลึกแผ่นฐานรอง และถ้าความเข้มข้นของอะตอมสารเจือสูงกว่าแผ่นฐานรองทำให้เกิดรอยต่อพี-เอ็นขึ้นกลไกการแพร่ของสารเจือเป็น 2 แบบคือ การเข้าไปแทนที่อะตอม และการเข้าไปแทรกตัวอยู่ระหว่างอะตอม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ขั้นตอนการแพร่สารเจือ ทำโดยการกระตุ้นแหล่งสารเจือที่อุณหภูมิสูงทำให้เกิดเป็นบรรยากาศของสารเจือ ซึ่งแหล่งสารเจือโบรอนใช้ในการสร้างสารกึ่งตัวนำชนิดพี และฟอสฟอรัสใช้ในการสร้างสารกึ่งตัวนำชนิดเอ็น เมื่อนำแผ่นฐานรองเข้าไปยังบรรยากาศของสารเจือ อะตอมของสารเจือจะเคลื่อนที่ไปยังแผ่นฐานรองและแพร่เข้าไปยังผลึกของฐานรอง ซึ่งสิ่งที่มีอิทธิพลต่อความลึกและความเข้มข้นของการแพร่ ได้แก่ ความเข้มข้นของบรรยากาศอะตอม ความดัน อุณหภูมิ และระยะเวลาในการแพร่ โดยในกระบวนการแพร่สารเจือสามารถแบ่งได้เป็น 2 ขั้นตอน คือ การแพร่สารเจือขั้นต้น (Pre-deposition) และการขับลึก (Drive-in)

2.3.4.1 การแพร่สารเจือขั้นต้น (Pre-deposition)

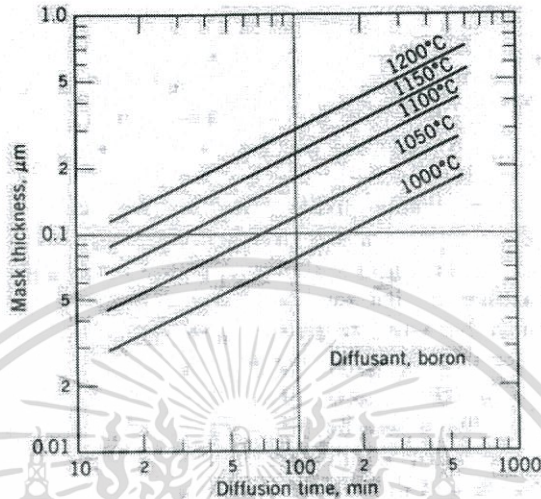
เป็นการแพร่ขั้นต้น เพื่อกำหนดและควบคุมปริมาณของสารเจือ (Q) ที่จะเข้าไปในผลึกสารกึ่งตัวนำ ขั้นตอนนี้กระทำได้โดยการแพร่สารเจือในเงื่อนไขของ Complementary Error Function Distribution (unlimited source) การแพร่ขั้นต้นจะทำในช่วงเวลาสั้น ๆ



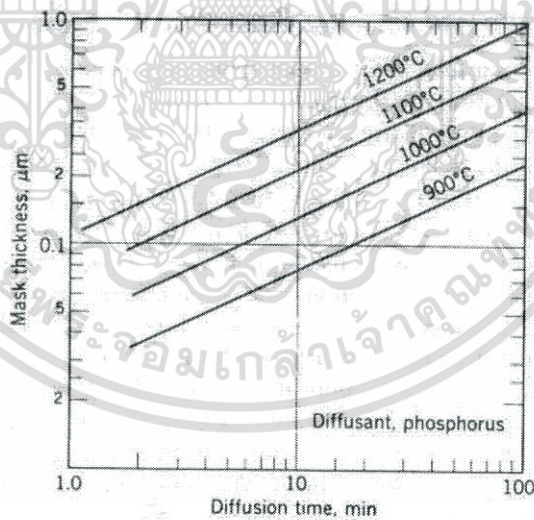
รูปที่ 2.28 ค่า solid solubility ของธาตุต่างๆในซิลิคอน

ค่าของความหนาแน่นของอะตอมสารเจือในอากาศ (หรือที่ผิวของซิลิคอน) จะขึ้นอยู่กับชนิดของสารเจือและอุณหภูมิ ค่านี้อาจกำหนดได้ด้วยความหนาแน่นสูงสุดของสารเจือชนิดใดๆที่อุณหภูมิหนึ่ง ๆ ซึ่งเรียกค่านี้ว่า Solid Solubility และหาได้จากกราฟรูปที่ 2.28 ดังนั้นที่อุณหภูมิค่าหนึ่ง ๆ “solid solubility” ของสารเจือจะบ่งบอกถึงปริมาณของสารเจือนั้นที่มากที่สุดที่จะแพร่เข้าไปอยู่ในผลึก Si ที่อุณหภูมินั้น ๆ ได้

ในขบวนการสร้างสิ่งประดิษฐ์สารกึ่งตัวนำ บริเวณใดของแผ่นผลึก Si ที่ไม่ต้องการให้อะตอมสารเจือปนเข้าไปก็จะถูกชั้นของออกไซด์ ซึ่งมีความหนาพอเหมาะปิดอยู่ เพื่อทำหน้าที่เป็นหน้าฉากป้องกันการแพร่ของสารเจือปนไม่ให้เข้าถึงผลึก Si ได้ ค่าความหนาของ SiO_2 ที่น้อยที่สุดที่จะสามารถป้องกันการแพร่ผ่านของอะตอมสารเจือปนมิให้เข้าไปถึงผลึก Si



รูปที่ 2.29 ค่าความหนาน้อยที่สุดของออกไซด์สำหรับการแพร่โบรอน



รูปที่ 2.30 ค่าความหนาน้อยที่สุดของออกไซด์สำหรับการแพร่ฟอสฟอรัส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การกระจายอะตอมสารเจือในผลึกฐานรองซิลิคอน แสดงดังสมการที่ (2.35)

$$N(x, t) = N_s \operatorname{erfc}(x/\sqrt{4D_p t_p}) \quad (\text{ions/cm}^3) \quad (2.35)$$

ซึ่ง N_s = ความเข้มข้นที่ผิว (cm^{-3})

x = ระยะลึกของการแพร่สารเจือจากผิว (cm)

D_p = ความสามารถในการแพร่ที่อุณหภูมิการแพร่เริ่มต้น (cm^2/sec)

t_p = เวลาที่ใช้ในการแพร่เริ่มต้น (sec)

การหาค่าความเข้มข้น $N(x, t)$ ที่ความลึก x ภายหลังจากการแพร่เริ่มต้นเป็นเวลา t_p ต้องแทนค่าตัวแปรต่างๆลงในสมการที่ 2.35 สิ่งที่สำคัญ 2 ประการในการแพร่ คือ ความลึกรอยต่อพี-เอ็น (X_j) ที่ได้จากการแพร่เริ่มต้น และจำนวนปริมาณสารเจือทั้งหมด (Q) ภายหลังจากการแพร่ ซึ่งมีค่าดังสมการที่ 2.36

$$Q = N_s \sqrt{4D_p t_p} / \pi \quad (\text{cm}^{-3}) \quad (2.36)$$

2.3.4.2 การขับลึก (Drive-in)

เป็นขั้นตอนที่ทำให้สารเจือบริเวณผิวที่ได้จากขั้นตอนการแพร่เริ่มต้น แพร่ลงไปในเนื้อสารลึกมากขึ้น ความหนาแน่นอะตอมสารเจือที่แพร่เข้าไปในแผ่นซิลิคอน แสดงได้ดังสมการที่ (2.37)

$$N(x, t) = (Q/\sqrt{\pi D_d t_d}) \exp(-x^2/4D_d t_d) \quad (\text{ions/cm}^3) \quad (2.37)$$

ซึ่ง Q = จำนวนปริมาณสารเจือทั้งหมด (cm^{-2})

D_d = สัมประสิทธิ์การแพร่ในการขับลึก

t_d = เวลาที่ใช้ในการขับลึก (sec)

ความลึกรอยต่อ ภายหลังจากทำการขับลึก โดยให้ $N(x, t) = N_B$ จะได้

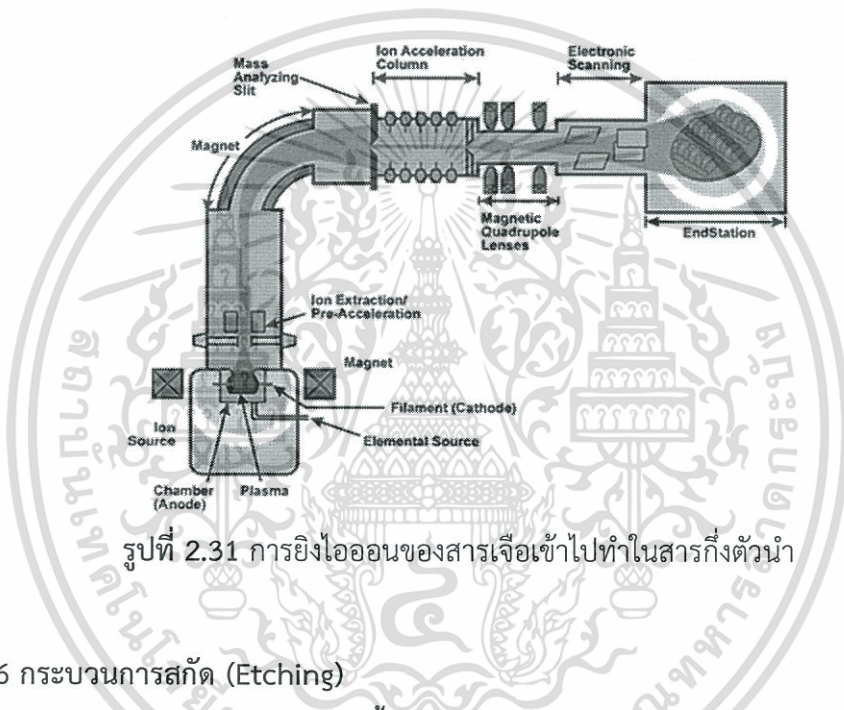
$$X_j = \sqrt{D_d t_d} \ln[Q/(N_B \sqrt{\pi D_d t_d})] \quad (\text{cm}) \quad (2.38)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3.5 กระบวนการฝังประจุไอออน (Ion Implantation Process)

เป็นกระบวนการทางวิศวกรรมวัสดุ โดยการเร่งประจุไอออนด้วยสนามไฟฟ้าและฝังเข้าไปยังเนื้อวัสดุที่ต้องการ กระบวนการนี้ถูกใช้เพื่อเปลี่ยนคุณสมบัติทางไฟฟ้า ฟิสิกส์ หรือเคมี กระบวนการฝังประจุไอออนนี้สามารถควบคุมให้มีความเที่ยงตรงได้ทั้งในการควบคุมความลึกของรอยต่อตลอดจนปริมาณอะตอมของสารเจือ

กระบวนการฝังประจุไอออนมีสารเจือที่นิยมใช้ ได้แก่ โบรอน ฟอสฟอรัส หรืออาร์เซนิก อะตอมสารเจือจะสร้างประจุพาหะภายหลังการแอนนีย์ล (annealing) โดยโฮลถูกสร้างจากสารเจือชนิดพีส่วน อิเล็กตรอนถูกสร้างจากสารเจือชนิดเอ็น ซึ่งกระบวนการการยิงฟอสฟอรัสและโบรอนเข้าไปในเนื้อสารสามารถแสดงในรูปที่ 2.31



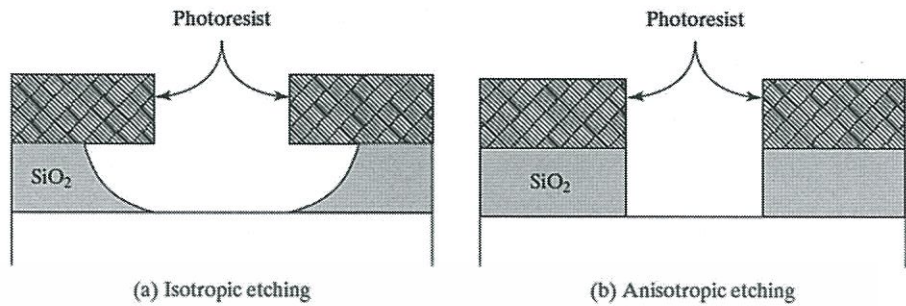
รูปที่ 2.31 การยิงไอออนของสารเจือเข้าไปทำในสารกึ่งตัวนำ

2.3.6 กระบวนการสกัด (Etching)

ภายหลังจากการสร้างลวดลายของน้ำยาไวแสงในกระบวนการโฟโตลิโธกราฟีเสร็จแล้วต้องผ่านกระบวนการสกัด (Etching) เพื่อทำการสกัดส่วนของชั้นซิลิคอนไดออกไซด์หรือชั้นซิลิคอนไนไตรด์ ซึ่งเป็นส่วนที่ไม่มีน้ำยาไวแสงปกคลุมออก วิธีการสกัดที่นิยมใช้กันทั่วไปคือ การใช้สารเคมี (Wet Etching) และการสกัดด้วยพลาสมา (Dry Etching) ทั้งสองกรณีให้ผลลัพธ์คล้ายกันคือการสกัดจะหยุดลงที่ของด้านล่างของชั้นฟิล์มที่ต้องการสกัดออก ขึ้นอยู่กับอัตราการสกัดและเวลา นิยมใช้การสกัดแบบพลาสมาในการสกัดรูปทรงที่ละเอียด โดยทั่วไปใช้สารละลายของ HF-HNO₃ สำหรับการสกัดซิลิคอน, HF สำหรับการสกัดซิลิคอนไดออกไซด์, H₃PO₄ ร้อนสำหรับสกัดซิลิคอนไนไตรด์ และ H₃PO₄ เย็นสำหรับสกัดโลหะอลูมิเนียม ส่วน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ก๊าซที่ใช้ในการทำพลาสมามักใช้ฟลูโอโรหรือคลอโร เช่น CF_4 โดยการสกัดซิลิคอนไดออกไซด์สามารถแสดงในรูป 2.32

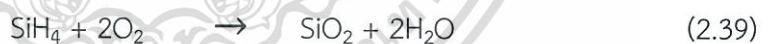


รูปที่ 2.32 การสกัดชั้นซิลิคอนไดออกไซด์ออกจากผิวหน้าของแผ่นซิลิคอน

หลังจากสกัดส่วนของชั้นซิลิคอนไดออกไซด์ออกแล้วจะเข้าสู่กระบวนการสกัด (Etching) อีกครั้งเพื่อกำจัดชั้นของน้ำยาไวแสง (Photoresist) ออกไป เหลือส่วนของชั้นซิลิคอนไดออกไซด์ที่ต้องการอยู่บนแผ่นฐานรองซิลิคอน

2.3.7 กระบวนการสร้างชั้นฟิล์มด้วยไอสารเคมี (Chemical Vapor Deposition-CVD)

CVD ถูกใช้เพื่อสร้างชั้นฟิล์มของวัสดุบนแผ่นฐานรองซิลิคอน เช่น ซิลิคอนไดออกไซด์ ซิลิคอนไนไตรด์ อลูมิเนียมออกไซด์ และซิลิคอนแบบผลึกหลายรูป (Polycrystalline Silicon) กระบวนการทาง CVD ปกติกระทำที่อุณหภูมิช่วง $300-900^{\circ}C$ และใช้ปฏิกิริยาเคมีดังนี้



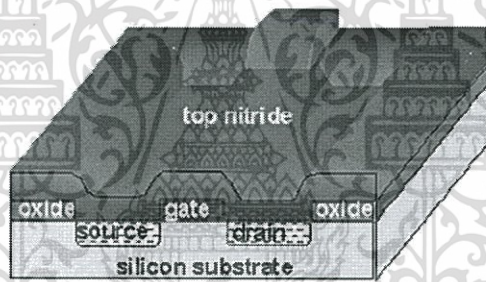
การสร้างด้วยกระบวนการนี้จะมีความหนาแน่นที่ต่ำกว่า และไม่เชื่อมติดแน่นกับแผ่นซิลิคอนเหมือนการสร้างด้วยกระบวนการความร้อน ดังนั้นจึงมักนำมาใช้ในกรณีที่ไม่สร้างจากความร้อนหรือใช้เป็นฉนวนบนซิลิคอน สร้างด้วยการใช้พลังงานพลาสมาและปฏิกิริยาเคมีภายใต้อุณหภูมิต่ำเท่านั้น โดยเฉพาะการสร้างชั้นฟิล์มซิลิคอนไนไตรด์ที่ใช้อุณหภูมิต่ำเพียง $300^{\circ}C$ เท่านั้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3.8 กระบวนการทางโลหะ (Metallization)

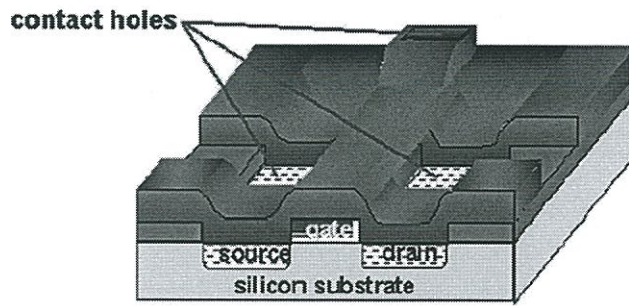
ภายหลังจากการสร้างอุปกรณ์ด้วยกระบวนการต่างๆจนได้ชิ้นส่วนต่างๆของอุปกรณ์จนครบขาดเพียงการเชื่อมต่ออุปกรณ์เหล่านั้นเข้าหากันซึ่งยังไม่สามารถใช้งานทางไฟฟ้าได้ ดังนั้นจึงจำเป็นต้องผ่านกระบวนการเพื่อเชื่อมต่อชิ้นส่วนต่างๆของอุปกรณ์เข้าหากันให้เป็นอุปกรณ์ที่สมบูรณ์และพร้อมใช้งานทางไฟฟ้าได้ตามที่ออกแบบไว้ โดยขั้นตอนการเชื่อมต่อชิ้นส่วนต่างๆด้วยโลหะนี้ เรียกว่า กระบวนการทางโลหะ (Metallization) สำหรับการเลือกใช้โลหะที่ใช้เคลือบแผ่นซิลิคอนเพื่อเป็นรอยสัมผัสโอห์มมิกแถบความนำต่อเชื่อมภายในของวงจรรวม (Interconnector) ของวงจรรวมควรมีคุณสมบัติ เช่น ทำให้รอยสัมผัสกับซิลิคอนมีค่าความต้านทานต่ำ มีความจุไฟฟ้าสูง ติดแน่นกับผิวของซิลิคอนไดออกไซด์ และสามารถต่อเข้ากับลวดความนำภายนอกได้ดี ซึ่งโลหะที่นิยมใช้ ได้แก่ อลูมิเนียม (Al) ทอง (Au) และเงิน (Ag) เป็นต้น

กระบวนการทางโลหะเริ่มต้นจากการสร้างชั้นซิลิคอนไนไตรด์ที่มีความหนาปกคลุมผิวหน้าของแผ่นซิลิคอน เพื่อทำหน้าที่เป็นฉนวนบนผิวหน้าของแผ่นซิลิคอน ป้องกันความชื้น ฝุ่นละออง และรอยขีดข่วนที่อาจเกิดขึ้นกับชั้นของสารกึ่งตัวนำด้านล่าง ดังรูปที่ 2.33



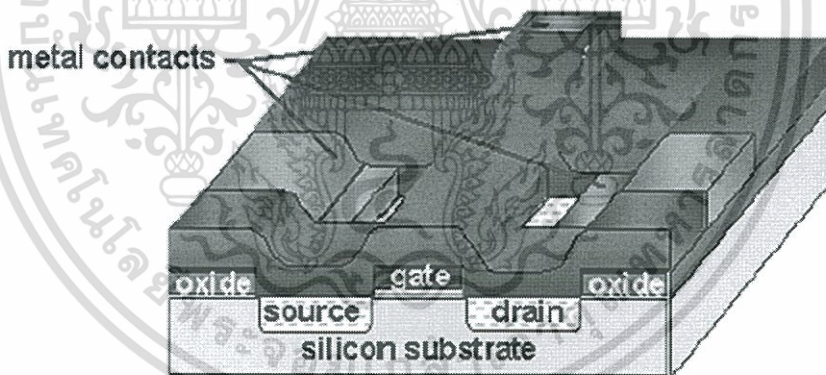
รูปที่ 2.33 การสร้างชั้นซิลิคอนไนไตรด์ปกคลุมผิวหน้าของแผ่นซิลิคอน

หลังจากนั้นจะเป็นกระบวนการโฟโตลิโธกราฟี และกระบวนการสกัดเพื่อเปิดช่องสำหรับนำโลหะมาสร้างรอยสัมผัสโอห์มมิกต่อส่วนต่างๆของวงจรรวมแผ่นซิลิคอน ดังรูปที่ 2.34



รูปที่ 2.34 ช่องที่จะใช้สำหรับสร้างรอยสัมผัสโหม้มิก

ในขั้นตอนสุดท้ายเป็นการสร้างรอยสัมผัสโหม้มิกโดยใช้โลหะ เช่น อลูมิเนียมมาสร้างเป็นชั้นปกคลุมผิวหน้าของซิลิคอน กระบวนการทางโลหะมีหลายอย่างด้วยกัน เช่น การระเหยด้วยไส้ความร้อน (Filament Evaporation) การสปัตเตอร์ริง (Sputtering) ภายหลังจากการเคลือบโลหะอลูมิเนียมบนแผ่นซิลิคอน และทำการโฟโตลิโธกราฟีแล้ว จะได้ลวดลายของวงจรรวมตามที่ต้องการไว้ โดยอลูมิเนียมทำหน้าที่เป็นแถบตัวนำเชื่อมต่อ และก่อให้เกิดรอยสัมผัสโหม้มิกขึ้น แต่รอยสัมผัสนี้อาจไม่สมบูรณ์เพียงพอ ดังนั้นจึงต้องทำการซินเตอร์ริง (sintering) เพื่อให้รอยสัมผัสเป็นโหม้มิกที่สมบูรณ์และไม่เปลี่ยนแปลงต่อสภาพแวดล้อม



รูปที่ 2.35 Metal Contact ต่อจากส่วนของ ซอร์ส เกต และเดรน

2.3.9 กระบวนการเก็บบรรจุ (Packaging)

การเก็บบรรจุเป็นกระบวนการป้องกันความเสียหายของชิ้นงาน อันเนื่องมาจากสิ่งสกปรกหรือสารเคมีภายนอก และยังช่วยระบายความร้อนที่อาจเกิดขึ้นในขณะใช้งานได้ด้วย โดยการนำแผ่นซิลิคอนที่ได้จากกระบวนการสร้างไปตัดเพื่อแยกตัววงจรรวมออกเป็นชิ้นเล็กๆที่เรียกว่า ไดซ์ (dice) หรือชิพ

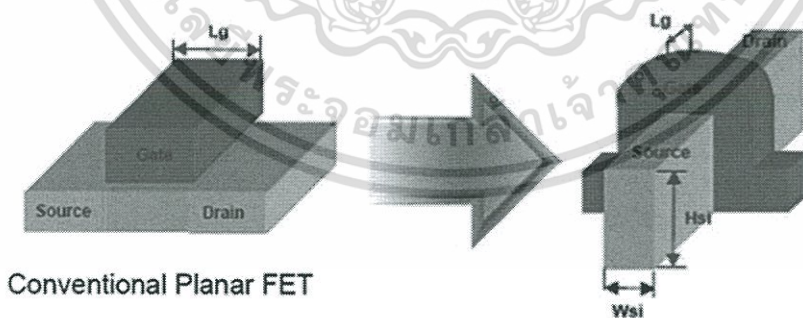
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากนั้นจึงนำเอาชิพไปติดตั้งบนฐานรองและเชื่อมต่อसानออกมายังขาของฐานรอง เพื่อความสะดวกในการนำไปใช้งาน จึงนำไปเก็บบรรจุและนำไปทดสอบคุณสมบัติทางไฟฟ้าต่างๆต่อไป

2.4 ฟินเฟต (FinFET)

2.4.1 ที่มาของฟินเฟต

ปัจจุบันอุปกรณ์ทรานซิสเตอร์มีการพัฒนาอย่างรวดเร็ว ในทศวรรษที่ผ่านมา อุตสาหกรรมการผลิตไอซี ได้มีการค้นคว้าวิจัยเกี่ยวกับเทคโนโลยีการออกแบบมอสเฟตพื้นฐาน แต่พบว่าการออกแบบเทคโนโลยีนี้ได้ขนาดเล็กลงที่สุดคือ 20 นาโนเมตร เนื่องจากปัญหาจากผลกระทบของแชนแนลที่มีขนาดสั้น และผลกระทบอื่นๆ ดังนั้นที่วิจัยได้หาทางแก้ปัญหา และได้ออกแบบฟินเฟต (FinFET) หรือชื่อเต็มว่า Fin Field Effect Transistor ซึ่งมีขนาด 14-16 นาโนเมตร ซึ่งเทคโนโลยีฟินเฟตนี้มี 3 เกท (Tri-Gate) หรือ 3 ประตุ คือ มีด้านข้าง 2 ประตุและด้านบน 1 ประตุ วิธีการดังกล่าวจะช่วยให้มีกระแสไฟฟ้าที่ไหลออกจากมอสทรานซิสเตอร์เพิ่มขึ้นเป็น 2 เท่า และช่วยปรับปรุงลักษณะการปิด-เปิดสวิตช์ของมอสทรานซิสเตอร์ ซึ่งจะทำให้มีความเร็วมากขึ้นและใช้พลังงานน้อยลง ช่วยเพิ่มสมรรถนะการทำงานลดขนาดให้มีรูปทรงที่เล็กที่สุด ช่วยลดปริมาณกระแสรั่ว และช่วยแก้ปัญหาปรากฏการณ์แชนแนลที่มีขนาดสั้น (short-channel effects) เกทแบบโลหะนี้จะทดแทนวิธีการแบบเดิมที่ใช้อยู่ในปัจจุบัน นั่นคือการเจือสารลงในช่องที่อยู่ใต้เกทของมอสทรานซิสเตอร์เพื่อปรับปรุงลักษณะการปิด-เปิดสวิตช์ การยกเลิกวิธีการเจือสารรูปแบบเดิมจะช่วยให้กระแสไฟมีการไหลเวียนที่ดีขึ้น และในทางกลับกัน ก็จะช่วยเพิ่มสมรรถนะการทำงานให้กับมอสทรานซิสเตอร์



รูปที่ 2.36 การปรับเปลี่ยนโครงสร้างจากมอสเฟตเป็นฟินเฟต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

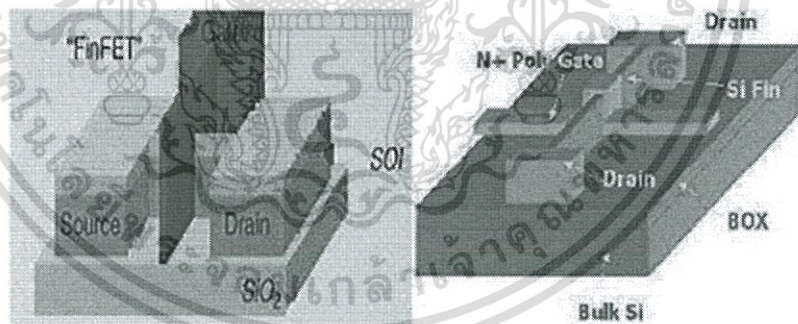
2.4.2 ประโยชน์และการนำไปใช้งาน

เมื่อเทียบการทำงานระหว่างทรานซิสเตอร์ในปัจจุบันกับฟินเฟต จะพบว่าฟินเฟตมีขนาดเล็ก ทำให้มีประสิทธิภาพในการทำงานมีความเร็วมากขึ้นและใช้พลังงานน้อยและดีกว่ามอสทรานซิสเตอร์แบบทั่วไป ปัจจุบันมีการพัฒนาให้มีขนาดเล็กในระดับที่ต่ำกว่า 15 nm และนิยมนำมาเป็นส่วนประกอบใน CPU

ตารางที่ 2.3 ประโยชน์ของฟินเฟต

ข้อดีของฟินเฟต	
ตัวแปร	ข้อมูล
พลังงาน	ใช้พลังงานที่ต่ำมาก ทำให้ออกแบบวงจรรวมที่มีขนาดใหญ่ได้
แรงดันไฟฟ้า	แรงดันไฟฟ้าขีดเริ่มมีค่าต่ำกว่าของมอสเฟต
ขนาด	สามารถปรับขนาดได้เล็กกว่า 20nm ที่เป็นข้อจำกัดของมอสเฟต
กระแสรั่ว	สามารถลดกระแสรั่วได้ถึง 90 เปอร์เซ็นต์
ความเร็ว	มีความเร็วในการทำงานมากกว่า เฟตทั่วไป 30เปอร์เซ็นต์

2.4.3 โครงสร้างของฟินเฟต

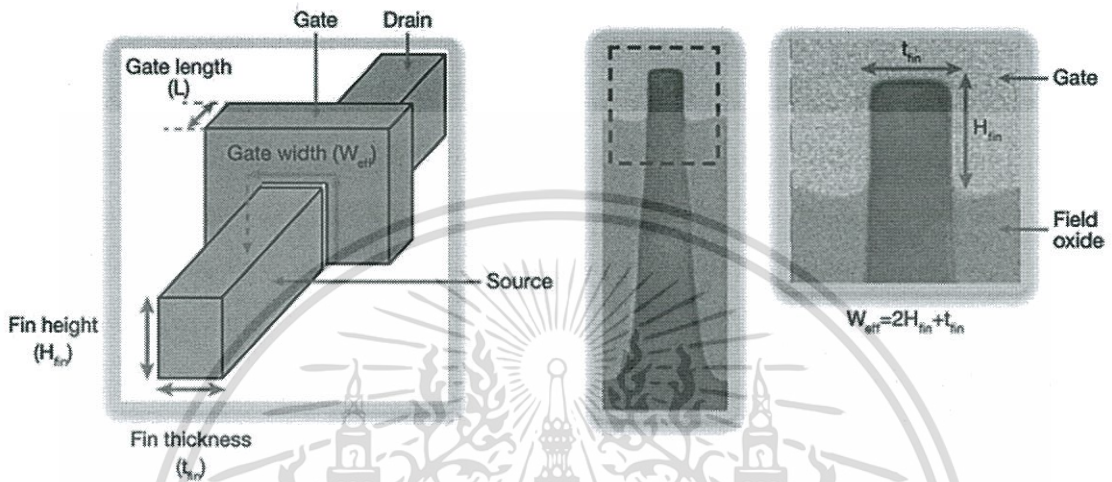


รูปที่ 2.37 โครงสร้างของฟินเฟต

จากโครงสร้างของฟิตเฟต โดยทั่วไปแกนแนลจะอยู่ระหว่างครีบบ (Fin) ซึ่งเป็นซิลิกอนบาง ครีบบจะอยู่ระหว่างขั้วของเดรน (Drain Node) และขั้วของซอร์ส (Source Node) ซึ่งยื่นออกมาในแนวตั้งจากฐานรอง (Substrate) ความหนาของฟินเป็นหนึ่งในตัวกำหนดความกว้างของแกนแนลของตัวฟินเฟต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

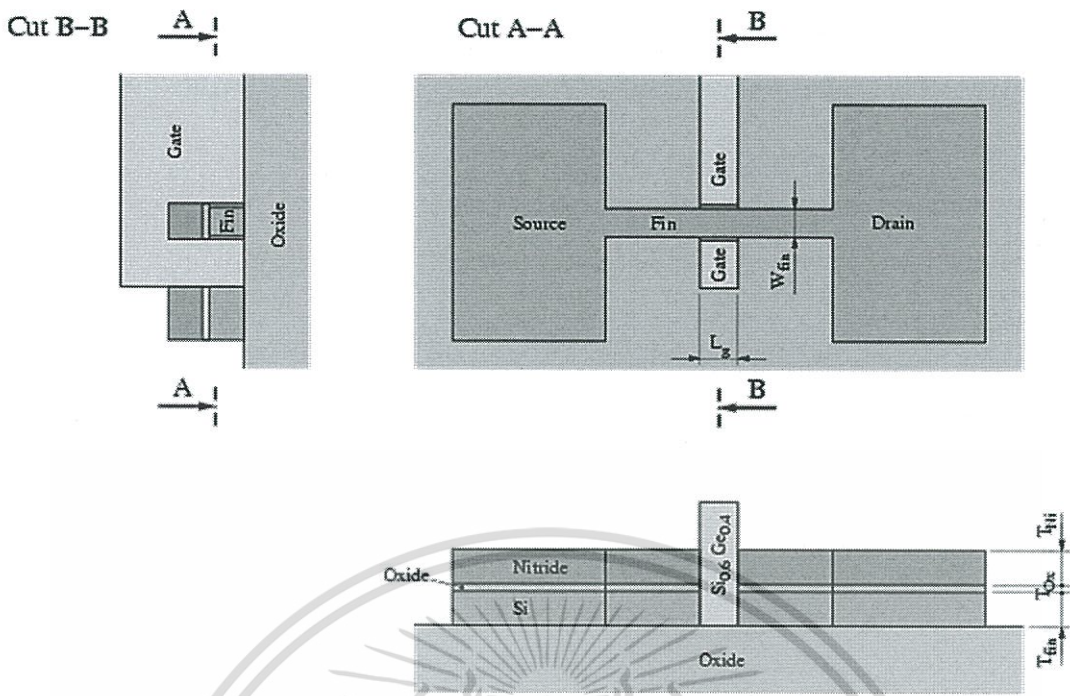
กระบวนการผลิตเดิมที่ใช้ในการผลิตฟินเฟตต์ก็คือ ซิลิกอนบนฉนวน (SOI) ซึ่งชั้นโพลีซิลิกอนถูกวางอยู่บนเนื้อแซนแนล ดังนั้นโพลีซิลิกอนจะคร่อมอยู่ในรูปแบบของ 3 ประตุ โดยฟินทำหน้าที่เป็นแซนแนล เทรน และซอร์ส ซึ่งแซนแนลจะอยู่ระหว่างทรนและซอร์ส ในมอสเฟตทั่วไปพบว่า โพลีซิลิกอนเกาะอยู่บนฐานรองซิลิกอน โพลีซิลิกอนจะทำหน้าที่ควบคุมการเหนี่ยวนำกระแสของแซนแนล การคร่อมของโพลีซิลิกอนที่คุ่มพินอยู่จะมีคุณลักษณะของคุณสมบัติต่างๆที่มีประสิทธิภาพมากกว่ามอสเฟตทั่วไป



ความกว้างของแซนแนล (W) = $(T_{fin} + 2 \times H_{fin})$ ความยาวของแซนแนล (L_{eff}) = ความยาว

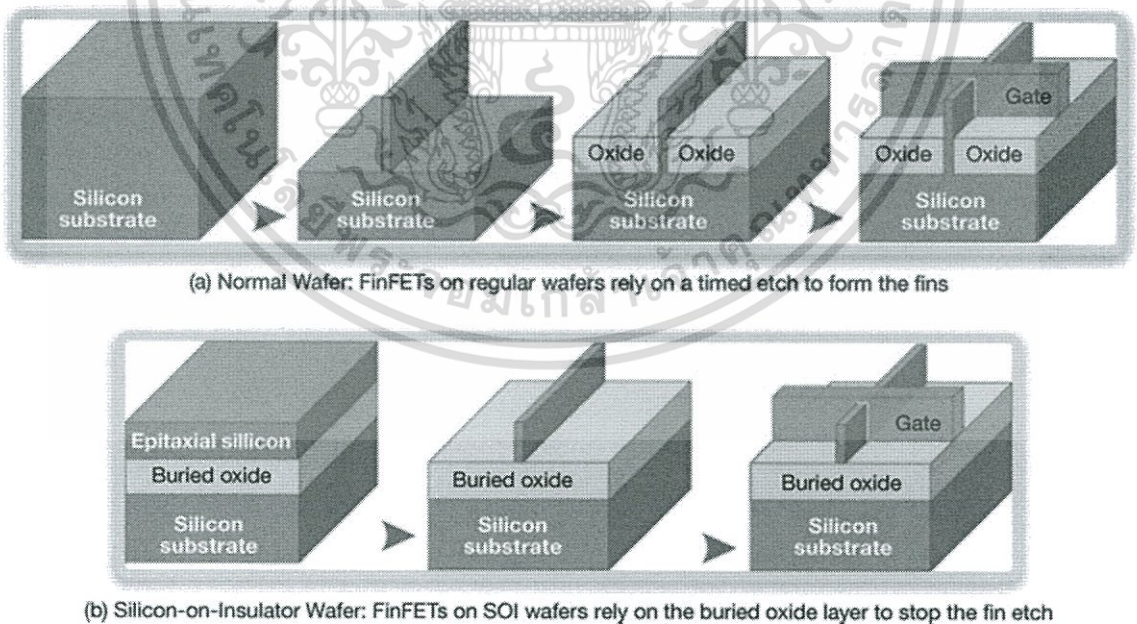
รูปที่ 2.38 โครงสร้างของบริเวณฟิน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.39 ภาคตัดขวางมุมมองต่างๆของ FinFET

2.4.4 กระบวนการสร้างฟินเฟต



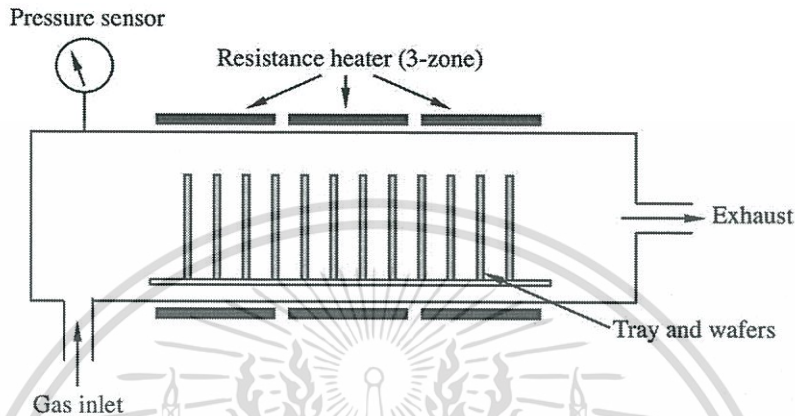
(b) Silicon-on-Insulator Wafer: FinFETs on SOI wafers rely on the buried oxide layer to stop the fin etch

รูปที่ 2.40 กระบวนการสร้างฟินเฟต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การผลิต ฟินเพต หลักการของฟินเพตอยู่ที่ แท่งครีบซิลิกอนซึ่งเป็นรูปร่างของฟินเพต จะทำการ เจื่อสารที่มีความเข้มข้นที่ครีบในส่วนที่มีแผ่นซิลิกอนฟิล์มเพื่อสร้างส่วนเชื่อมต่อไฟฟ้าหรือแขนแนล ส่วน อื่นจะถูกโอบเพื่อแยกระหว่าง ซอส และ เเดรน โดยขั้นตอนต่างๆที่เกี่ยวข้องจะกล่าวดังต่อไปนี้

2.4.4.1 การเคลือบผิวด้วยไอเคมี (Chemical Vapor Deposition : CVD)



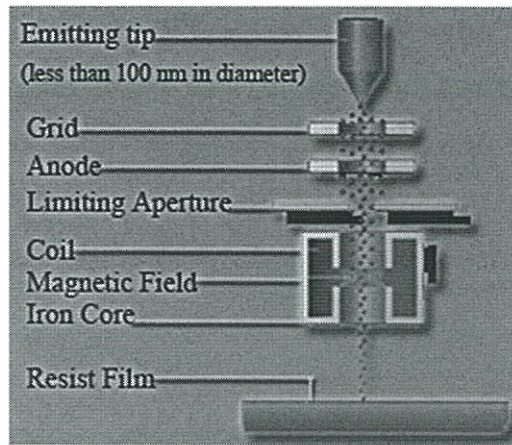
รูปที่ 2.41 การเคลือบผิวแบบ CVD

เป็นการเคลือบผิวโดยอาศัยกระบวนการเกิดปฏิกิริยาเคมีของแก๊สต่างๆในเตาเคลือบ โดยทั่วไป สารที่เคลือบได้แก่ ไททาเนียมคาร์ไบด์, อลูมิเนียมออกไซด์ หรือ ไททาเนียมคาร์ไบด์ เครื่องมือตัดที่จะทำการเคลือบจะถูกให้ความร้อนประมาณ 1000 C โดยถูกบรรจุอยู่ในเตาจากนั้นแก๊สจะถูกปล่อยเข้าไป แก๊สต่างๆจะทำปฏิกิริยาเคมีกันเกิดเป็นสารเคลือบลงบนผิวหน้าของเครื่องมือตัด การเคลือบผิวแบบซีวีดีนี้สามารถนำไปใช้ในการเคลือบผิวแบบหลายชั้นได้ (Multi-Layer Coating) เนื่องจากสารเคลือบขึ้นอยู่กับชนิดของแก๊สที่ปล่อยเข้าไป โดยแต่ละชั้นหนา 2 - 12 ไมครอน นิยมใช้ในการเคลือบเม็ดมิด (Insert)

2.4.4.2 Electron beam lithography (EBL)

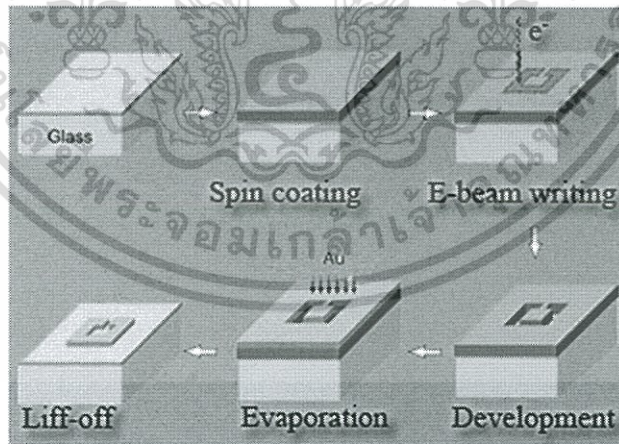
เป็นอีกวิธีการหนึ่งของนาโนลิโทกราฟี ซึ่งเป็นวิธีการสร้างโครงสร้างระดับนาโนโดยการใช้ลำอนุภาคอิเล็กตรอนจากกล้องจุลทรรศน์อิเล็กตรอน เพื่อสร้างแบบแผนเฉพาะของโครงสร้างอย่างละเอียดบนพื้นผิววัตถุตั้งต้น ซึ่งวิธีการนี้ถูกนำมาใช้มากในอุตสาหกรรมการสร้างแผงวงจรรไฟฟ้าในปัจจุบัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.42 กล้องจุลทรรศน์อิเล็กตรอนที่ถูกนำมาใช้ในการสร้างโครงสร้างนาโนโดยวิธีการ EBL

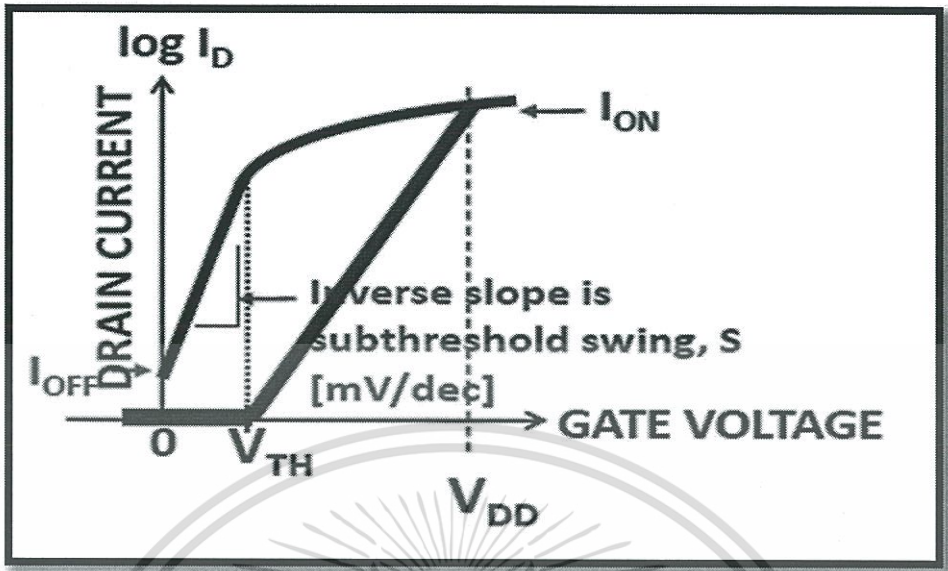
หลักการ คือ ใช้คอมพิวเตอร์ในการควบคุมการปล่อยลำกระสุนอิเล็กตรอน (โดยต้องให้แคลงในระดับนาโนเมตร) ลงสู่พื้นผิวของวัตถุ ซึ่งเป็นพื้นผิวที่ถูกเคลือบด้วยฟิล์มบางตามแบบแผนที่ได้ออกแบบไว้ (อาจจะพื้นผิวของพอลิเมอร์) ทำให้เกิดร่องรอยการเปลี่ยนแปลงบนพื้นผิวที่ได้เคลือบไว้ จากนั้นก็ทำการระเหยอนุภาคที่ต้องการเพื่อเคลือบและใช้เป็นโครงสร้างนาโน จากนั้นก็นำทั้งส่วนที่ระเหยไปเคลือบและส่วนที่เคลือบด้วยฟิล์มบางออก สุดท้ายก็จะได้โครงสร้างนาโนตามแบบที่ได้กำหนดไว้โดยลำอนุภาคอิเล็กตรอน ซึ่งการสร้างโครงสร้างนาโนที่เกิดขึ้นนี้จะมีความแม่นยำสูง และวิธีการนี้สามารถนำไปใช้ได้กับหลากหลายพื้นผิววัสดุอีกด้วย



รูปที่ 2.43 ขั้นตอนการทำงานตามวิธีการของ EBL

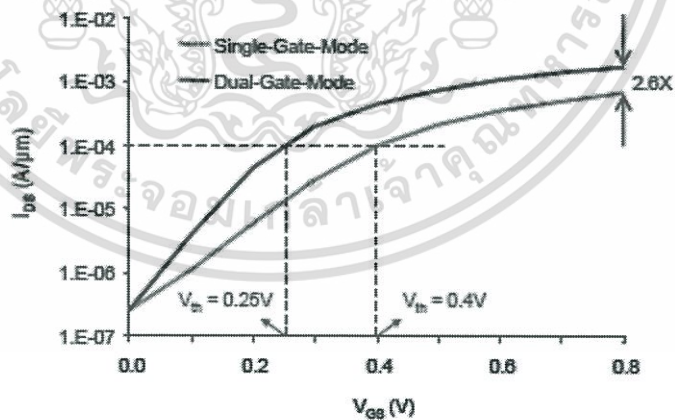
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.4.5 กราฟคุณสมบัติทางไฟฟ้าของฟินเฟต



รูปที่ 2.44 กราฟความสัมพันธ์ระหว่างกระแสเดรนกับแรงดันเกต

จากรูปที่ 2.44 แสดงความสัมพันธ์ระหว่างกระแสเดรนกับแรงดันเกตโดยแกน y เป็นกระแสเดรนที่พล็อตแบบล็อกกาลีทึม สามารถหาค่า subthreshold swing (ss) หน่วยเป็น mV/dec ได้โดยใช้ค่า V_{th} มาช่วย



รูปที่ 2.45 การหากระแสเดรน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 2.45 แสดงความสัมพันธ์ระหว่างกระแสเดรนกับแรงดันเกต โดยแกน y เป็นกระแสเดรนที่พล็อตแบบลอกกาลิทึม สามารถหาค่ากระแสเดรนได้โดยใช้ V_{th} ลากตัดแกน x แล้วใช้จุดตัดของ V_{th} บนเส้นกราฟลากไปตัดแกน y จุดตัดบนแกน y คือค่ากระแสเดรนที่ต้องการหา

2.4.6 สมการกระแสของฟินเฟตทรานซิสเตอร์

ฟินเฟตทรานซิสเตอร์เฟสขณะทำงาน ($V_{GS} > V_{TH}$)

$$I_D = W \times v \times Q_{inv} \quad (2.41)$$

โดยที่ W : width

v : velocity ; $v \propto \mu_{eff}$

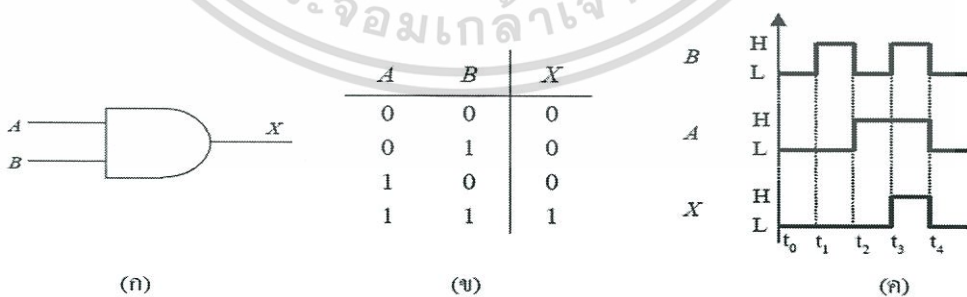
Q_{inv} : inversion-layer charge density ; $Q_{inv} \propto C_{ox}(V_{GS} - V_{TH})^n$

2.5 วงจรตรรกะ (Logic gate circuits)

ลอจิกเกตเป็นอุปกรณ์ที่ใช้ทำหน้าที่แทนตัวกระทำ ในวงจรดิจิทัล ซึ่งอาจสร้างมาจากสวิตช์ ไดโอด ทรานซิสเตอร์ มอสเฟต หรือทรานซิสเตอร์หลายๆ ตัวประกอบกันเป็นวงจรรวม (Integrated Circuit : IC) ลอจิกเกตเบื้องต้นประกอบด้วย

2.5.1 แอนด์เกต (AND GATE)

ลักษณะการทำงานของแอนด์เกต จำให้สัญญาณออกหรือผลลัพธ์มีค่าออกมาเป็น 1 แอนด์เกตเป็นลอจิกเกตที่เอาต์พุตจะมีสถานะเป็นลอจิก “1” เมื่ออินพุตทุกอินพุตมีสถานะเป็นลอจิก “1” ถ้าอินพุตใดอินพุตหนึ่งมีสถานะเป็นลอจิก “0” เอาต์พุตก็จะมีสถานะเป็นลอจิก “0”



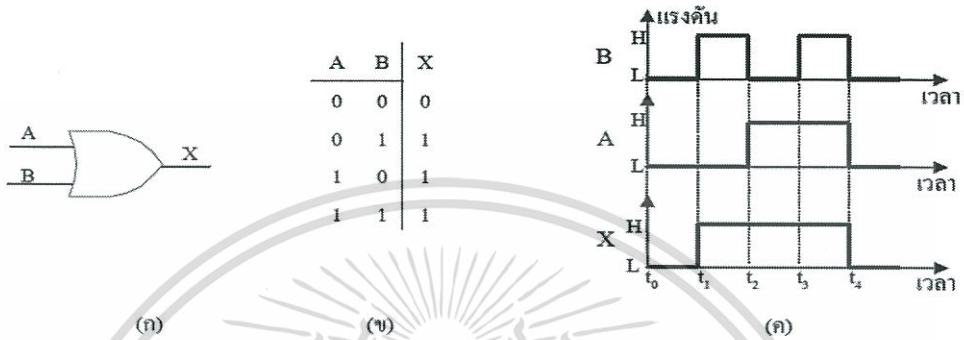
(ก) สัญลักษณ์ (ข) ตารางความจริง (ค) ไดอะแกรมเวลา

รูปที่ 2.46 แอนด์เกต (AND Gate)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.5.2 ออร์เกต (OR GATE)

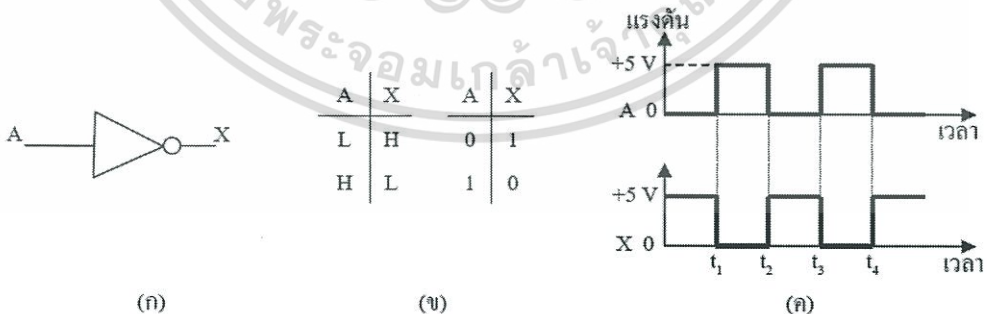
ลักษณะการทำงานของออร์เกต จะให้สัญญาณออกหรือผลลัพธ์มีค่าออกมาเป็น 1 เมื่อสัญญาณเข้าเพียงหนึ่งสัญญาณมีค่าเป็น 1 ถ้าสัญญาณเข้าทุกสัญญาณเป็น 0 จะให้ค่าของสัญญาณเป็น 0 หมด ออร์เกตเป็นลอจิกเกตที่เอาต์พุตจะมีสถานะเป็นลอจิก “1” เมื่ออินพุตใดอินพุตหนึ่งหรือทุกอินพุตมีสถานะเป็นลอจิก “1” และเอาต์พุตของออร์เกตจะมีสถานะเป็นลอจิก “0” เมื่อทุกอินพุตมีสถานะเป็นลอจิก “0” เท่านั้น



(ก) สัญลักษณ์ (ข) ตารางความจริง (ค) ไดอะแกรมเวลา
รูปที่ 2.47 ออร์เกต (OR gates)

2.5.3 อินเวอร์เตอร์หรือนอตเกต (INVERTER or NOT GATE)

ลักษณะการทำงานของ นอตเกต จะให้สัญญาณออกหรือผลลัพธ์มีค่าออกมาเป็นค่าตรงข้ามกับสัญลักษณ์เข้าที่ส่งให้กับนอตเกต คือสัญญาณเข้าเป็น 1 ผลลัพธ์ที่ได้จะแสดงค่าเป็น 0 นอตเกตเป็นลอจิกเกตที่เอาต์พุตมีสถานะลอจิกตรงข้ามกับลอจิกอินพุตนั้นคือถ้าป้อนอินพุตเป็นลอจิก “0” จะได้ลอจิก “1” ที่เอาต์พุต และถ้าป้อนลอจิก “1” ที่อินพุต ก็จะได้ลอจิก “0” ที่เอาต์พุต

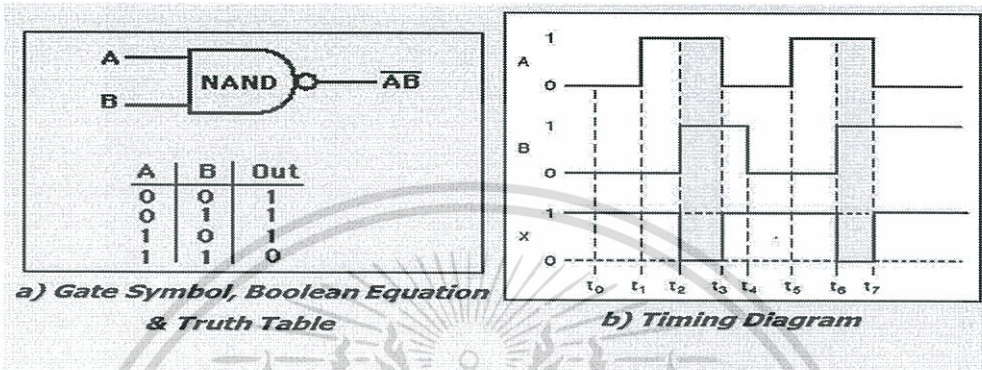


(ก) สัญลักษณ์ (ข) ตารางความจริง (ค) ไดอะแกรมเวลา
รูปที่ 2.48 อินเวอร์เตอร์หรือนอตเกต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.5.4 แนนด์เกต (NAND GATE)

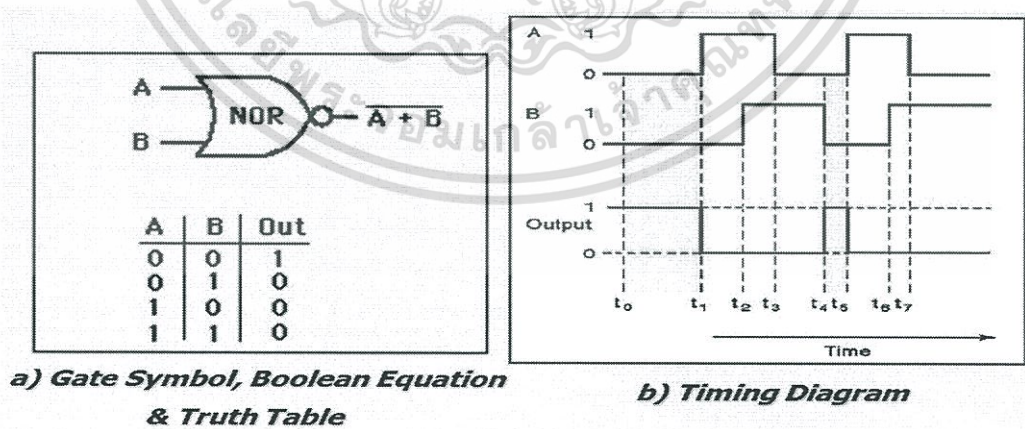
ลักษณะการทำงานของ แนนด์เกต จะให้สัญญาณออกหรือผลลัพธ์มีค่าออกมาเป็น 0 เมื่อสัญญาณเข้าทุกสัญญาณมีค่าเป็น 1 ถ้าสัญญาณเข้าสัญญาณหนึ่งมีค่าเป็น 0 จะให้ค่าของสัญญาณทั้งหมดออกมาเป็น 0 แนนด์เกตเป็นลอจิกเกตที่เกิดจากการนำแอนด์เกตมาต่อกับอินเวอร์เตอร์เกต ดังนั้นคุณสมบัติทางลอจิกของแนนด์เกตจึงตรงกันข้ามกับแอนด์เกต



รูปที่ 2.49 แนนด์เกต (NAND GATE)

2.5.5 นอร์เกต (NOR GATE)

ลักษณะการทำงานของ นอร์เกต จะให้สัญญาณหรือผลลัพธ์มีค่าออกมาเป็น 0 เมื่อสัญญาณเข้าเพียงหนึ่งสัญญาณมีค่าเป็น 1 ถ้าสัญญาณเข้าทุกสัญญาณเป็น 0 จะให้ค่าของสัญญาณออกมาเป็น 1 นอร์เกตเป็นลอจิกเกตที่เกิดจากการเอาออร์เกตต่อกับอินเวอร์เตอร์เกต ดังนั้นคุณสมบัติทางลอจิกของนอร์เกตจึงตรงกันข้ามกับออร์เกต



รูปที่ 2.50 นอร์เกต (NOR GATE)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3

วิธีการดำเนินงาน

3.1 TCAD คืออะไร?

เทคโนโลยี CAD (TCAD) หมายถึง การใช้งานคอมพิวเตอร์ทำการจำลองแบบเพื่อพัฒนาและเพิ่มประสิทธิภาพของเทคโนโลยีการประมวลผลและอุปกรณ์เซมิคอนดักเตอร์ TCAD เป็นเครื่องมือจำลองแบบพื้นฐานทางกายภาพ เช่น การแพร่กระจาย จำลองแบบซิลิคอนหรือระบบในอุปกรณ์เซมิคอนดักเตอร์

การใช้คอมพิวเตอร์ทำการจำลองแบบแทนการสร้างจริง สามารถช่วยลดค่าใช้จ่ายและเวลาจำนวนมากในการพัฒนาเทคโนโลยีหรืออุปกรณ์เซมิคอนดักเตอร์ชนิดใหม่

TCAD Simulations มีการใช้งานอย่างแพร่หลายในอุตสาหกรรมสารกึ่งตัวนำ ซึ่งเป็นเทคโนโลยีที่ซับซ้อนมาก อุตสาหกรรมเซมิคอนดักเตอร์จึงใช้ TCAD เพื่อลดค่าใช้จ่ายและเพิ่มความเร็วในการวิจัยและการพัฒนา

นอกจากนี้ผู้ผลิตเซมิคอนดักเตอร์ใช้ TCAD ในการวิเคราะห์ผลซึ่งใช้ในการตรวจสอบวิเคราะห์และปรับปรุงประสิทธิภาพของกระบวนการสร้าง ตลอดจนการวิเคราะห์ผลกระทบของการเปลี่ยนแปลงกระบวนการสร้าง

3.1.1 GTS Framework



รูปที่ 3.1 สัญลักษณ์ของโปรแกรม GTS Framework

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

GTS Framework ถูกพัฒนาและได้รับการดูแลรักษาโดย GTS ซึ่งเป็นบริษัทเอกชนในกรุงเวียนนาและร่วมมือกับมหาวิทยาลัยเทคโนโลยีเวียนนา (Vienna University of Technology) ประเทศออสเตรีย

GTS Framework เป็นโปรแกรมที่ครอบคลุมการทำงานสำหรับโปรแกรมประยุกต์ Technology CAD (TCAD) เช่น การจำลองอุปกรณ์สารกึ่งตัวนำ ออกแบบโดยประกอบด้วยโปรแกรมย่อยต่างๆ เพื่อง่ายต่อการใช้งาน ปรับปรุงขั้นตอนการทำงาน (workflow) จัดเก็บข้อมูลง่าย และมีเครื่องมือติดต่อผู้ใช้ (user interface) ทั้งหมด

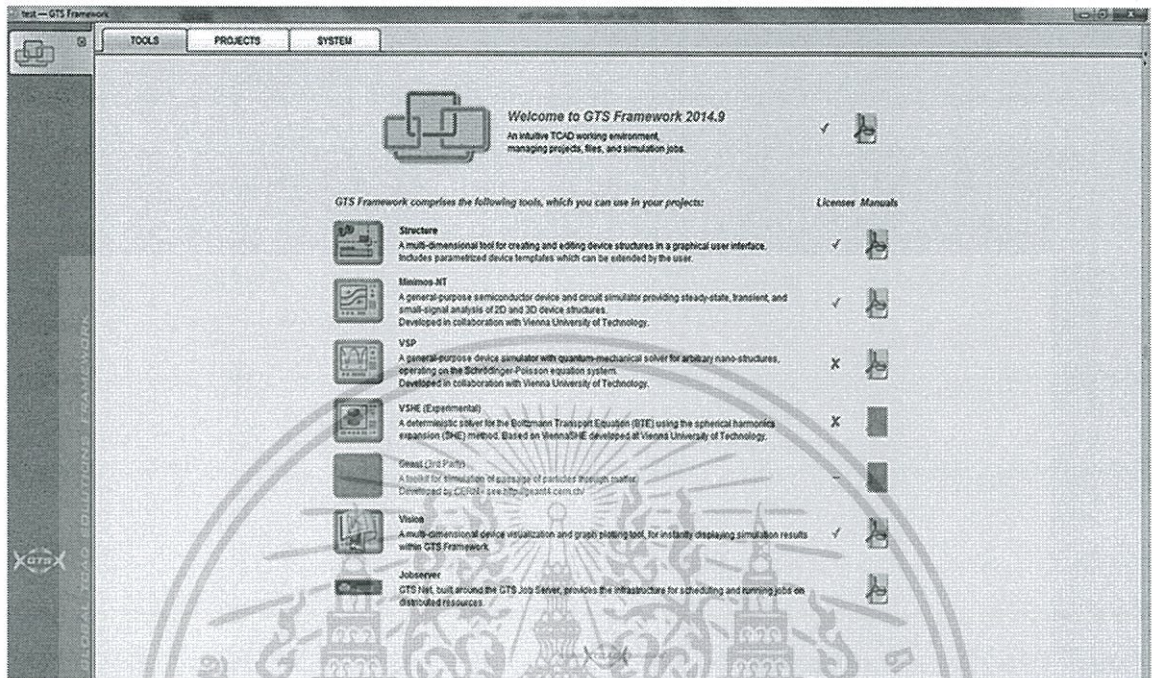
3.1.2 คุณสมบัติของโปรแกรม

- 1.) ง่ายต่อการใช้ โดยมีส่วนติดต่อผู้ใช้แบบกราฟิกที่สอดคล้องกันสำหรับเครื่องมือทั้งหมด
- 2.) มีแพลตฟอร์ม (platforms) ที่หลากหลาย มีการจัดลำดับที่เข้าใจง่าย มีมุมมองที่ดี
- 3.) มีการจัดการและการวิเคราะห์การจำลองที่ซับซ้อน แต่มีการจัดการขั้นตอนการทำงานที่ง่าย
- 4.) มีการแสดงผลแบบ 1D/2D/3D
- 5.) สามารถดำเนินการจำลองได้ในระยะไกลและมีเทคโนโลยีการประมวลผลแบบกระจาย
- 6.) มีการจัดเก็บข้อมูลโครงการและแบ่งปันข้อมูลในเวิร์กกรุ๊ป
- 7.) สามารถแชร์ผลการจำลองลงบนอินเทอร์เน็ตและแสดงผลการจำลองแบบในแบบ 3 มิติ
- 8.) สามารถใช้งานได้ทั้งบนระบบปฏิบัติการ Windows และ Linux
- 9.) มีบทเรียนแนะนำวิธีการจำลองและตัวอย่างการจำลอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2 ส่วนประกอบหลักของโปรแกรม

3.2.1 TOOLS



รูปที่ 3.2 หน้าต่างโปรแกรมในส่วนของ Tool

หน้า Tools ประกอบด้วยโปรแกรมย่อยต่างๆ เช่น minimos NT, Structure และ Vision ทำหน้าที่เป็นหน้าจอต้อนรับเมื่อเปิดโปรแกรม ประกอบด้วยคำอธิบายสั้นๆของโปรแกรมย่อยต่างๆและเอกสารคู่มือที่สามารถดาวน์โหลดเพื่อประกอบการเริ่มต้นใช้งานโปรแกรมย่อยนั้นๆ ซึ่งการใช้โปรแกรมย่อยต่างๆได้ ขึ้นอยู่กับใบอนุญาตที่ได้รับ โปรแกรมย่อยที่ได้รับอนุญาตจาก GTS ที่สามารถใช้งานได้ในปัจจุบันมีดังนี้

3.2.1.1 Structure



Structure

A multi-dimensional tool for creating and editing device structures in a graphical user interface. Includes parametrized device templates which can be extended by the user.

รูปที่ 3.3 สัญลักษณ์ Structure ใน Tool ของโปรแกรม TCAD

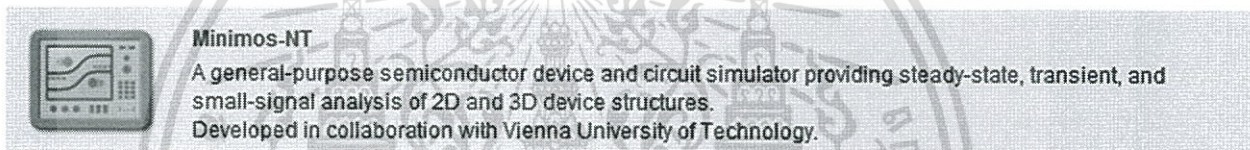
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

GTS Structure เป็นเครื่องมือที่ใช้งานง่ายใช้สำหรับการกำหนดและแก้ไขโครงสร้างอุปกรณ์ มีการอำนวยความสะดวกสำหรับผู้ใช้งานด้วย art graphical และมีประสิทธิภาพสูงสำหรับผู้ใช้งาน

GTS Structure เป็นทางเลือกสำหรับการสร้างอุปกรณ์ทดสอบอย่างง่ายก่อนที่จะทำโครงสร้างจริงที่มีความซับซ้อน เป็นอุปกรณ์ที่สามารถออกแบบแก้ไขได้โดยใช้ตัวโปรแกรม 2D/3D CAD สามารถนำเข้าจากรูปแบบTCAD อื่นๆ หรือสามารถสร้างขึ้นบนพื้นฐานของพารามิเตอร์แม่แบบซึ่งเป็นอีกทางเลือกหนึ่ง และเป็นส่วนพิเศษที่เพิ่มขึ้นเมื่อเร็วๆนี้ สำหรับรูปแบบรุ่นสามารถอ่านไฟล์ GDSII mask สำหรับผู้ใช้ การจำลองปริมาณ เป็นการจำลอง dopings หรือวัสดุ สามารถกำหนดและแก้ไขฟังก์ชันโดยการวิเคราะห์เครื่องมือใน CAD Editor, หรือยืนยันจากข้อมูลการวัด

นอกจากนี้ GTS Structure ยังใช้งานง่าย สอดคล้องสำหรับการสร้างโครงสร้างสุทธีที่ไม่มีโครงสร้างใน 2D และ3D โดยมีคู่มือและระบบอัตโนมัติสำหรับเลือก refinement ต่างๆ

3.2.1.2 minimos NT



รูปที่ 3.4 สัญลักษณ์ MinimOS-NT ใน Tool ของโปรแกรม TCAD

ใช้ในวัตถุประสงค์เพื่อจำลองอุปกรณ์สารกึ่งตัวนำ ทั้งแบบให้คงที่ (steady-state), ชั่วคราว (transient), การวิเคราะห์สัญญาณขนาดเล็กของอุปกรณ์ในรูปแบบ 2 มิติและ 3 มิติ, อุปกรณ์ในโหมดผสม (mixed-mode) และการจำลองวงจร

ครอบคลุมแบบจำลองทางกายภาพ ช่วยในการจำลองชนิดโครงสร้างของอุปกรณ์ชั้นสูง เช่น อุปกรณ์ CMOS อุปกรณ์ซิลิคอนบนฉนวน (SOI) และอุปกรณ์อื่น โครงสร้าง คำนี้ถึงธรรมชาติของกับดักและสารเจือ minimos NT มีความน่าเชื่อถือและการเปลี่ยนแปลงการปรับแรงดันสูง

3.2.1.3 Vision



Vision

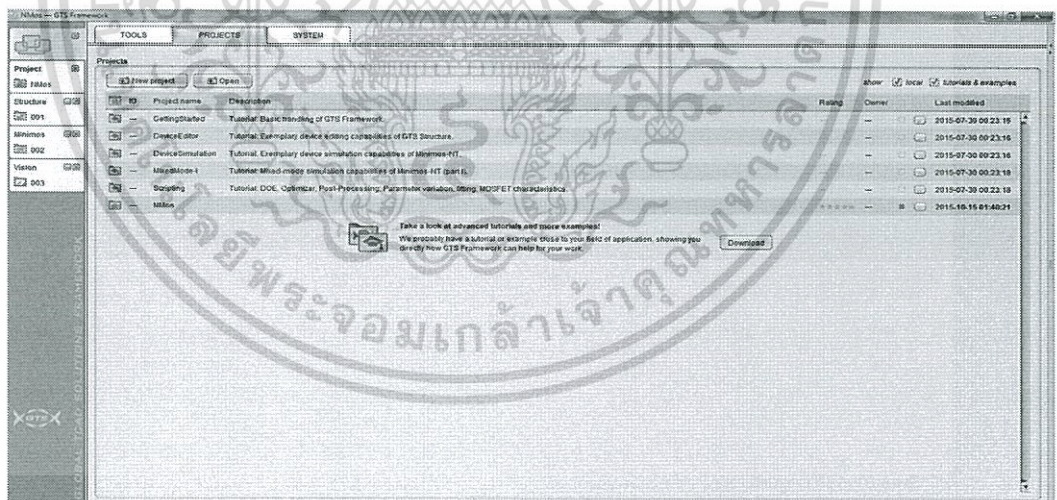
A multi-dimensional device visualization and graph plotting tool, for instantly displaying simulation results within GTS Framework.

รูปที่ 3.5 สัญลักษณ์ Vision ใน Tool ของโปรแกรม TCAD

GTS Vision เป็นเครื่องมือสำหรับการสร้างอุปกรณ์หลายมิติและพล็อตกราฟแบบบล็อก เครื่องมือนี้สามารถใช้สำหรับการแสดงผลและการดูผลการจำลองของอุปกรณ์ GTS Vision แสดงได้ในหลายวิธีช่วยในการแสดงภาพโครงสร้างอุปกรณ์ 1D/2D/3D การแสดงภาพเรขาคณิตและ doping profile การจำลองข้อมูล เวกเตอร์ชนิดสเกลาร์แสดงบนพื้นผิว SOI นอกจากนี้โมดูลการพล็อตเส้นโค้งจะแสดงพื้นพาราเมตริกและปริมาณที่กำหนดโดยใช้ลักษณะเส้นสัญลักษณ์และสีต่างๆ

GTS Vision ช่วยให้การสร้างข้อมูลมีความชัดเจน โดยส่วนใหญ่ใช้งานง่ายช่วยให้วิศวกรทำนายผลการทดลองได้อย่างรวดเร็วและสร้างชิ้นงานที่มีประสิทธิภาพในเวลาเพียงไม่นาน

3.2.2 PROJECTS

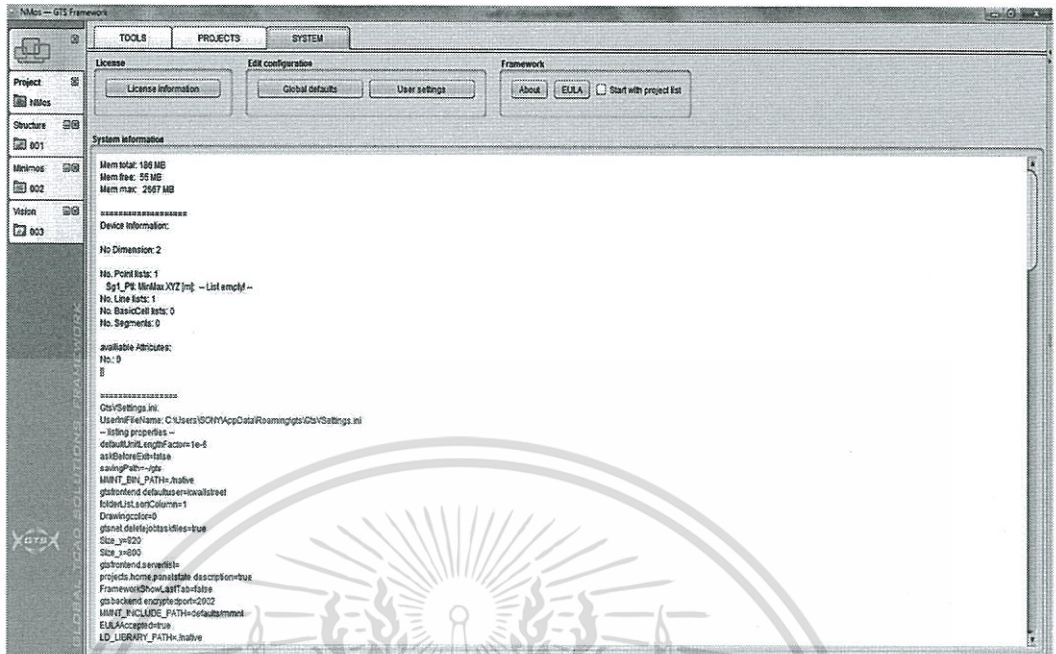


รูปที่ 3.6 หน้าต่าง Project ของโปรแกรม TCAD

หน้า Projects เป็นส่วนที่แสดงรายการของงานที่บันทึกไว้และเพื่อสร้างงานใหม่หรือเปิดไฟล์ที่บันทึกไว้ขึ้นมาสร้างต่อ เราสามารถใช้ไฟล์ Tutorial มาใช้งานได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

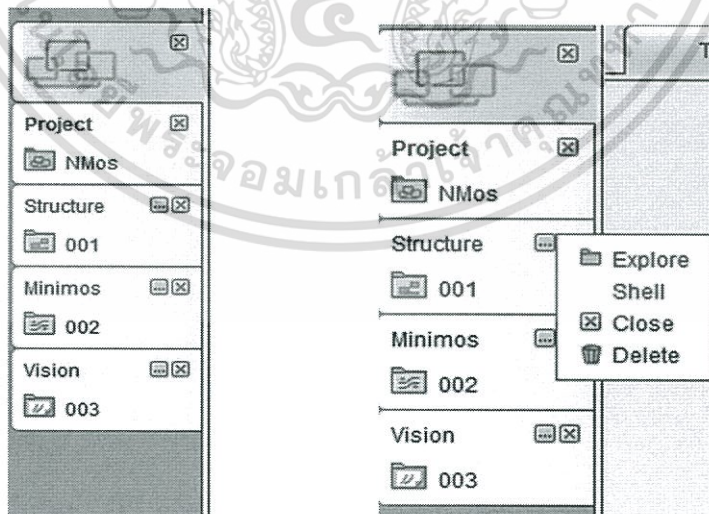
3.2.3 SYSTEM



รูปที่ 3.7 หน้าต่าง System ของโปรแกรม TCAD

หน้า System เป็นส่วนอธิบายถึง License สามารถแก้ไขหรือเพิ่ม License ได้ในกรณีที่ติดตั้งโปรแกรมครั้งแรก

3.2.4 Tools Column



รูปที่ 3.8 แสดงส่วนของแถบเครื่องมือในโปรแกรม TCAD

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แถบเครื่องมือที่เป็นแนวตั้งแถบสีเขียว ที่ขอบซ้ายของหน้าต่างแสดงให้เห็นตัวแปรและจำนวนรายการในแถบอินเตอร์เฟซ เช่น

- ส่วนบนสุดของคอลัมน์เป็นจุดที่เริ่มต้นสำหรับการสร้างโปรเจกต์ซึ่งประกอบไปด้วยสาม pages labelled ซึ่งเป็นเครื่องมือ โครงสร้างและระบบ
- ถ้าเปิดโปรเจกต์และต้องการสร้าง Project Home ทำได้โดยเลือกส่วนที่สองถัดจาก Framework home
- นอกจากนี้ลงคอลัมน์เครื่องมือที่แสดงให้เห็นเครื่องมือทั้งหมดที่เปิดอยู่ในปัจจุบัน
GTS Structure ทำงานใน ToolFolder 001
GTS Minimos-NT ทำงานใน ToolFolder 002
GTS Vision ที่ทำงานใน ToolFolder 003

เครื่องมือที่ใช้งานในโหมดนี้จะแสดงแถบเครื่องมือและ ToolFolder ที่เกี่ยวข้อง สีพื้นหลังสีเขียว แสดงให้เห็นว่าเป็นรายการที่ใช้งานในปัจจุบัน สามารถสลับการใช้งานระหว่างรายการได้โดยการใช้เมาส์เลื่อนขึ้นหรือลง เมื่อเครื่องมือ Bar ทำการโฟกัส (ถ้าไม่ได้กดปุ่ม Tab เพื่อย้ายโฟกัส)

รายการทั้งหมดในคอลัมน์เครื่องมือ จะมีปุ่มปิด การปิดเครื่องมือที่เกี่ยวข้อง หรือการปิด Framework Home ออกจาก framework เมื่อใช้การปิดต้องมีการบันทึก files เพื่อที่จะเปิดเครื่องมือได้ในครั้งต่อไป

ปุ่มปิดเป็นทางลัดเพื่อปิดตัวเลือกในเมนู context menu ของแต่ละรายการ ที่สามารถเปิด โดยคลิกขวาที่ Tab นั้น ๆ การที่สามารถเข้าถึงเมนูได้โดยการเมนูกดแถบพื้นที่เมื่อได้ Tab ที่ต้องการโฟกัส (ใช้แป้น tab เพื่อย้ายโฟกัส) แต่ละรายการของเมนู มีตัวเลือกเพิ่มเติมจะแสดงโดย "..." ปุ่มซ้ายกับปุ่มปิดสามารถคลิกปุ่มนี้เพื่อเข้าถึงรายการเมนู โดยประกอบด้วยตัวเลือกเหล่านี้

Explore คือ การเปิดตัว ToolFolder / การทำงานของเครื่องมือในเบราว์เซอร์ file ของระบบปฏิบัติการ

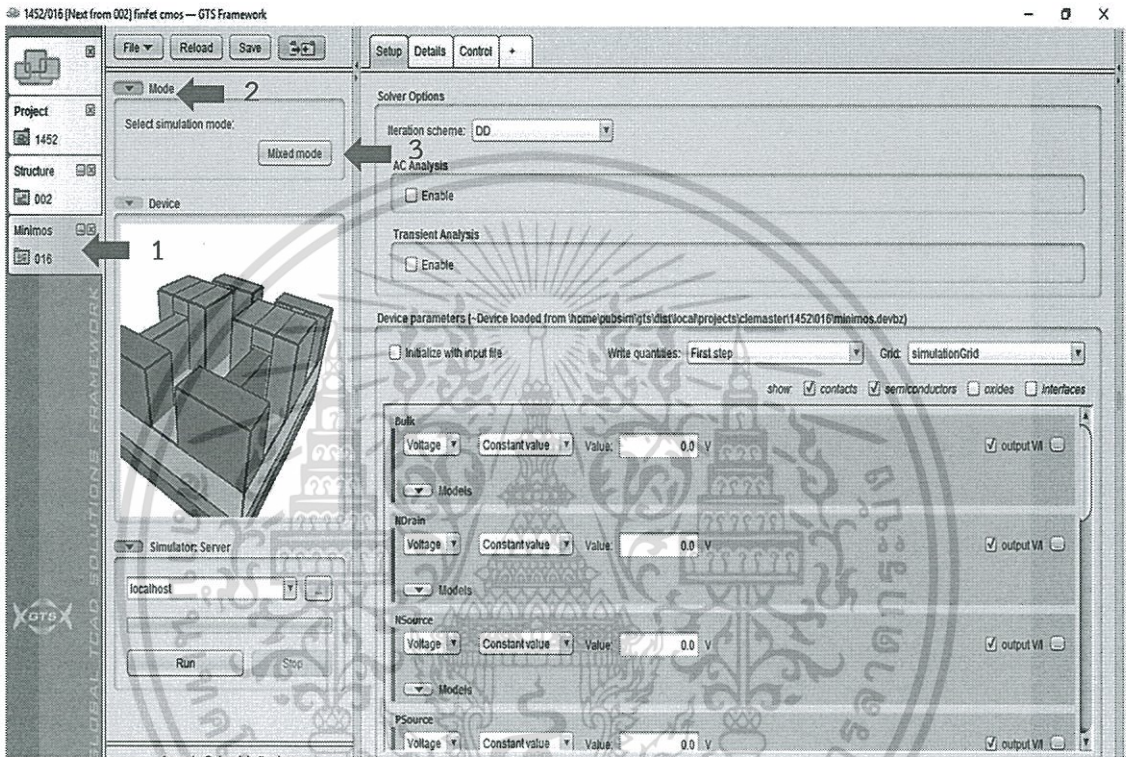
Close คือ การปิดเครื่องมือ (เหมือนปุ่มปิด)

Delete คือ การปิดเครื่องมือและลบ ToolFolder (เพื่อป้องกันการลบโดยไม่ตั้งใจข้อมูลอื่นๆ ในโฟลเดอร์ ตัวเลือกนี้จะใช้ได้เฉพาะเครื่องมือที่ทำงานในโหมด Framework ที่จะสันนิษฐานว่าไฟล์ไม่อยู่ในโฟลเดอร์)

3.3 Mixed Mode

3.3.1 การเปิดใช้ Mixed Mode

1. เปิดหน้า Minimos
2. คลิกที่ Mode
3. คลิกที่ Mixed Mode

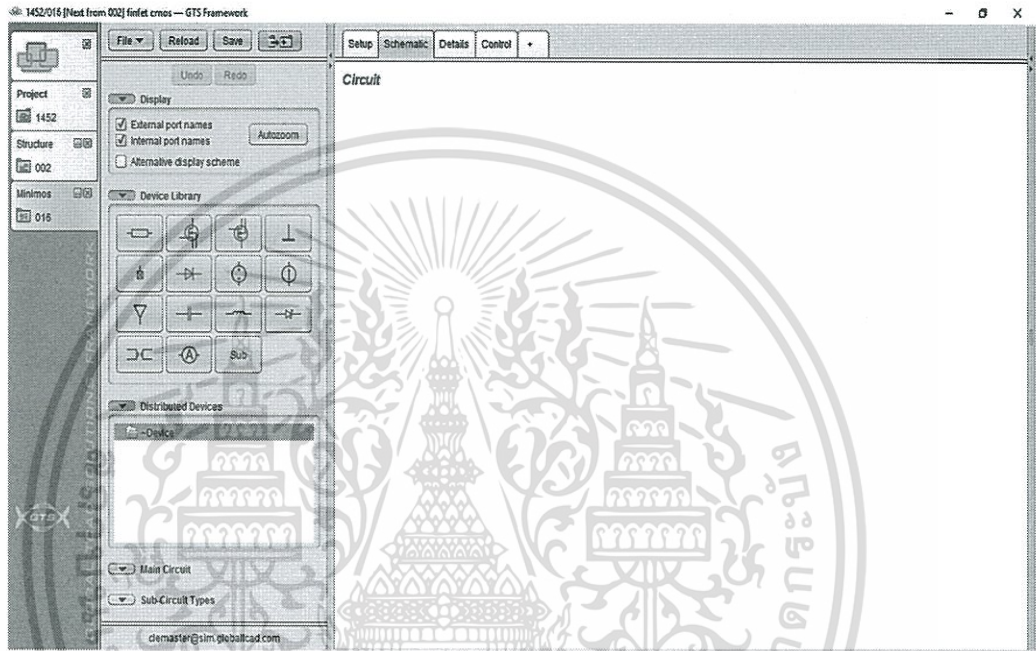


รูปที่ 3.9 การเปิดใช้งาน Mixed Mode

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.3.2 ส่วนประกอบใน Mixed Mode

1. แถบหน้าต่างต่าง
2. Display ส่วนไว้ใช้ในการปรับแต่งในการแสดงชื่อ และรายละเอียดของอุปกรณ์
3. Device Library ส่วนในการเรียกใช้อุปกรณ์ต่างๆ
4. Distributed Devices การเรียกใช้อุปกรณ์ที่สร้างขึ้นในโหมด Structure
5. Circuits ส่วนในการออกแบบวงจร

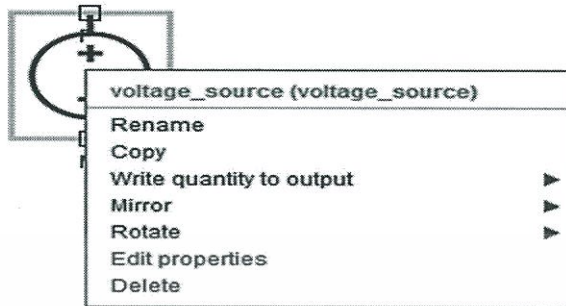


รูปที่ 3.10 ส่วนประกอบใน Mixed Mode

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

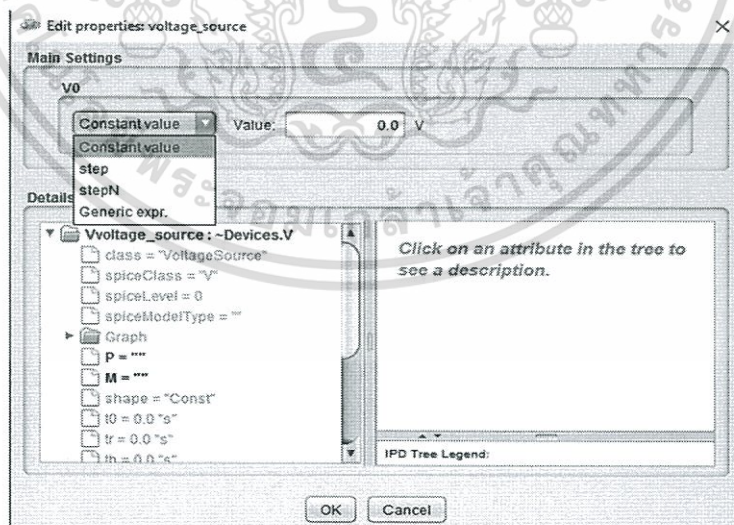
3.3.3 การตั้งค่าพารามิเตอร์ และการตั้งค่าให้แสดงผล Output

1. การตั้งค่าพารามิเตอร์ที่ Voltage source โดยการคลิกขวาที่อุปกรณ์



รูปที่ 3.11 หัวข้อที่ใช้ในการปรับแต่งค่าของอุปกรณ์ Voltage source

- Rename การเปลี่ยนชื่ออุปกรณ์
- Copy คัดลอกอุปกรณ์
- Write quantity to output ตั้งค่าให้แสดงผลเป็น output
- Mirror กลับด้านอุปกรณ์
- Rotate หมุนอุปกรณ์
- Edit properties ตั้งค่าและเซตพารามิเตอร์ (ดังรูปที่ 3.12)
- Delete ลบอุปกรณ์



รูปที่ 3.12 การตั้งค่าพารามิเตอร์ของ Voltage source

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. การตั้งค่าสาย (Wire) โดยการคลิกขวาที่สาย

- Rename เปลี่ยนชื่อให้อุปกรณ์
- Change wire orientation ปรับตำแหน่งสาย
- Delete wire ลบสาย
- Set initial Voltage ตั้งค่าแรงดันให้สาย
- Write node to output ให้แสดงผลเป็น output



รูปที่ 3.13 หัวข้อการตั้งค่าสาย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

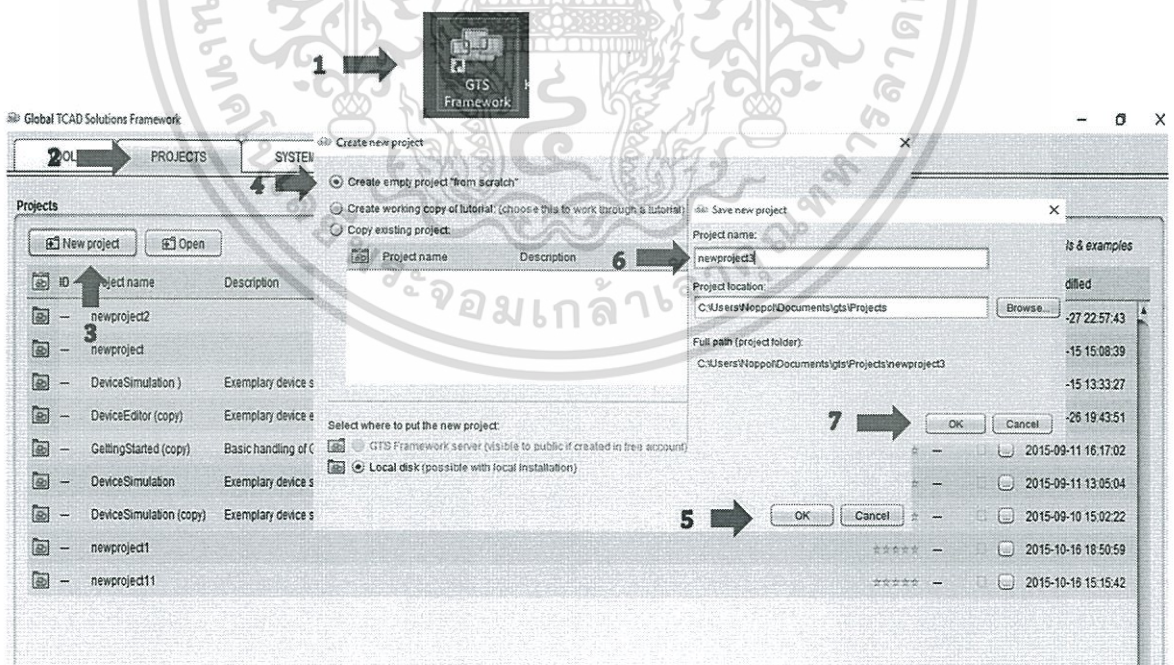
บทที่ 4

การทดลองและผลการทดลอง

4.1 การทดลองสร้างมอสรานซิสเตอร์ชนิดเอ็นโดยใช้แม่แบบ (Template)

4.1.1 วิธีการสร้างโปรเจคใหม่ (New Project)

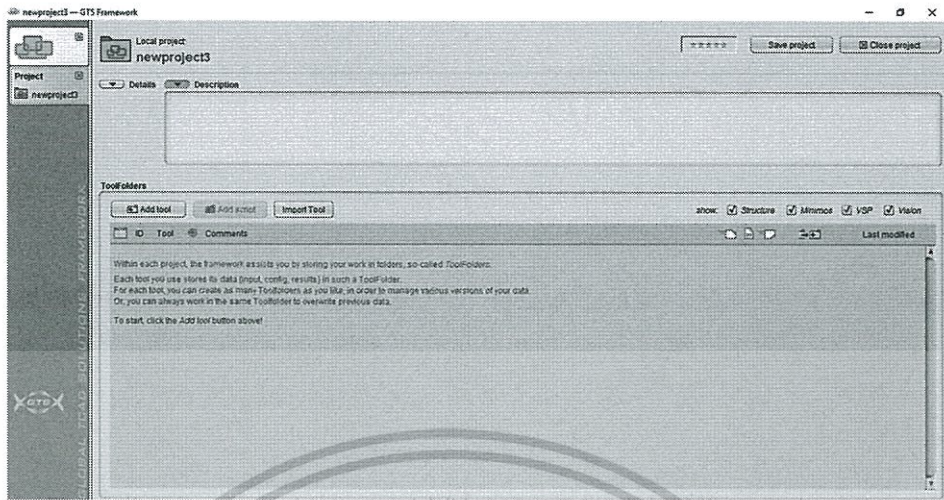
1. เปิดโปรแกรม GTS Framework
2. คลิกแท็บที่ชื่อ Projects
3. เลือก New project
4. เลือก Create empty project "from scratch" เพื่อสร้างอุปกรณ์ขึ้นมาใหม่
5. คลิก OK
6. ตั้งชื่อ Projects ที่จะสร้าง
7. คลิก OK



รูปที่ 4.1 ขั้นตอนการสร้าง New Project

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

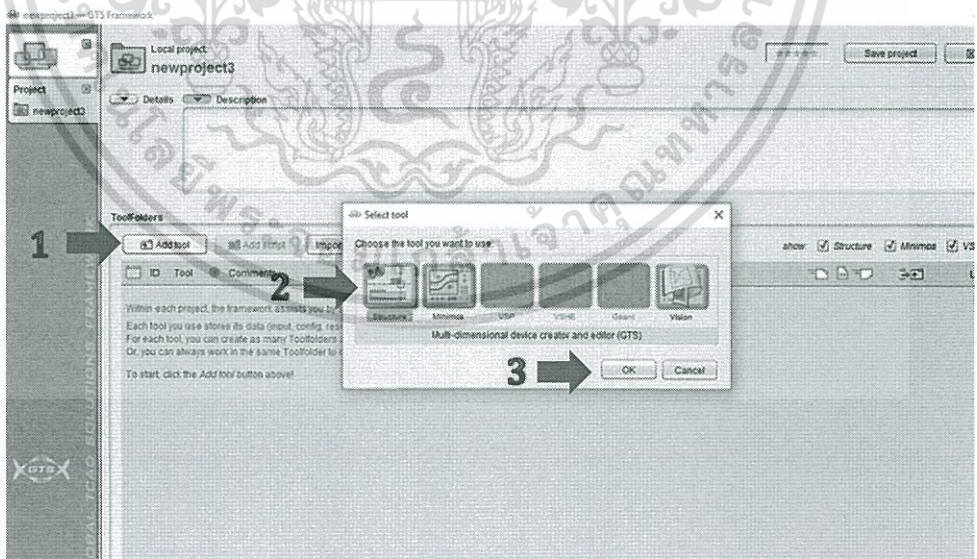
เมื่อสร้าง Project แล้วจะได้ดังรูปที่ 4.2



รูปที่ 4.2 หน้าต่าง Project ที่สร้างขึ้นมา

4.1.2 วิธีการสร้างโครงสร้างใหม่ (New Structure)

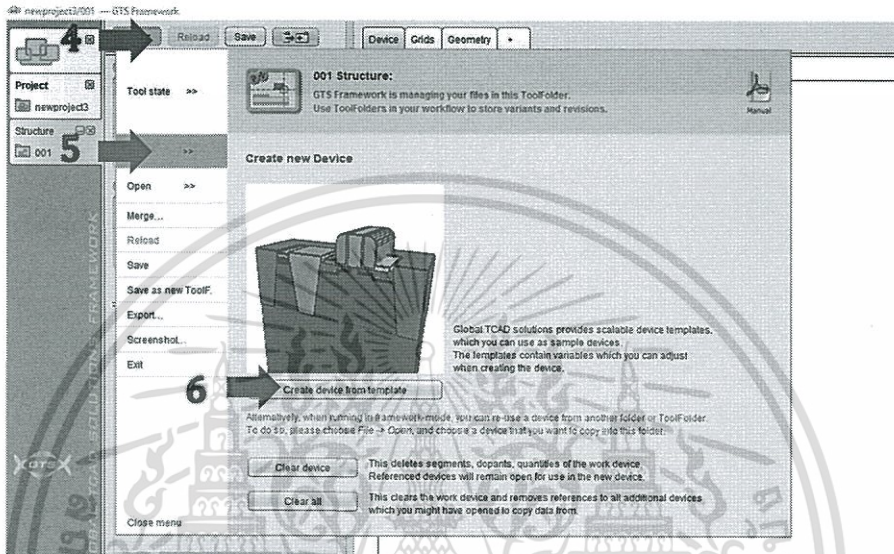
1. คลิกที่ “Add tool”
2. เลือกที่โปรแกรมย่อย “Structure”
3. คลิก OK



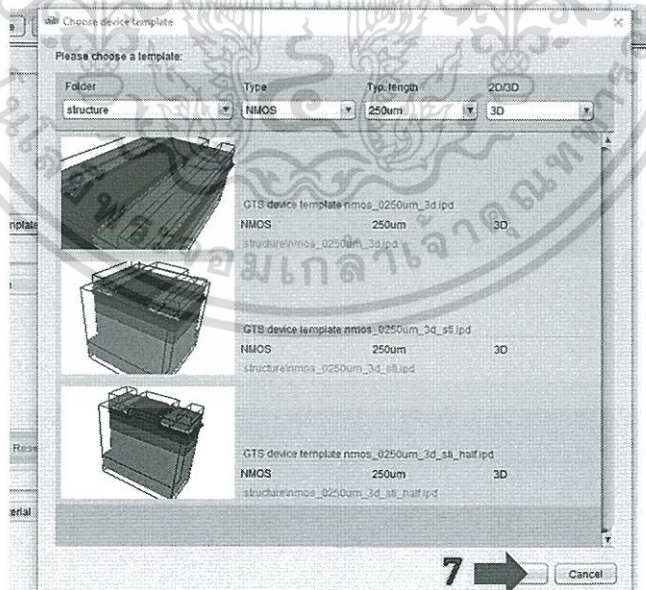
รูปที่ 4.3 ขั้นตอนการสร้าง New Structure

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4. คลิกที่ “File”
5. คลิกที่ “New”
6. เลือก “Create device from template” เพื่อไปสู่นำจอที่ปรากฏ Template แบบต่างๆ ที่สามารถเลือกได้ตามต้องการ
7. เลือก Template ที่ต้องการแล้วคลิก “OK”



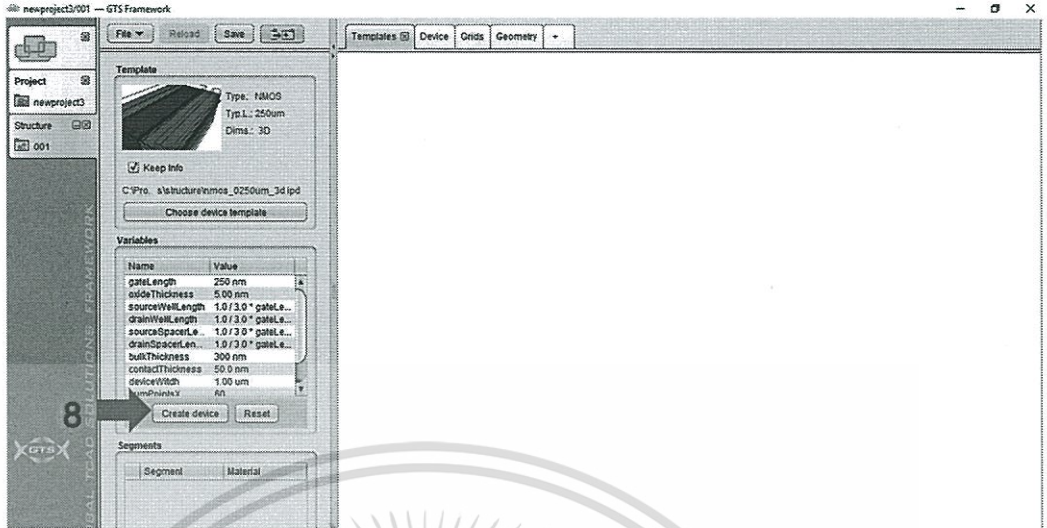
รูปที่ 4.4 ขั้นตอนการสร้าง New Device



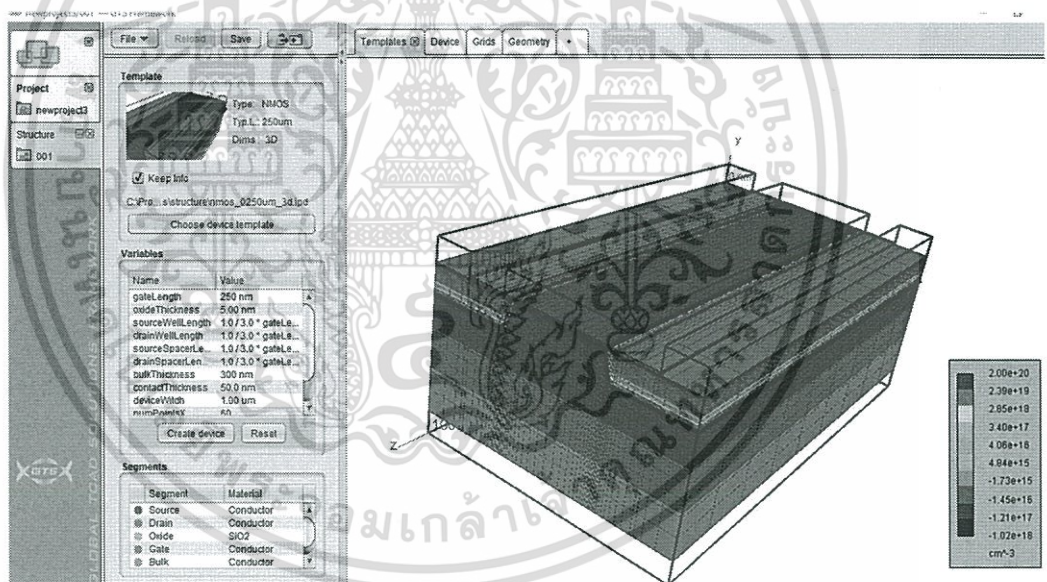
รูปที่ 4.5 หน้าต่าง Template ที่เลือกใช้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

8. คลิกที่ “Create device”



รูปที่ 4.6 รายละเอียดของ Template ที่จะใช้สร้างอุปกรณ์



รูปที่ 4.7 การสร้างอุปกรณ์จากแม่แบบ

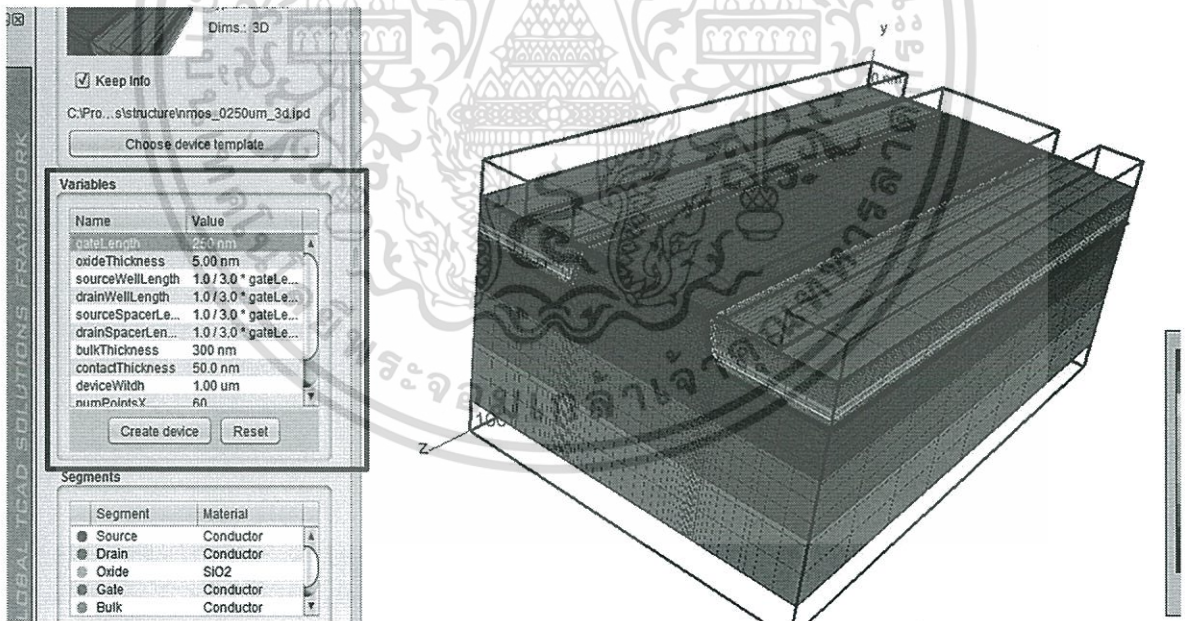
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.1.3 วิธีการการเปลี่ยนตัวแปรของแม่แบบ

ตัวแปรต่างๆจะปรากฏในกรอบสี่เหลี่ยมด้านซ้ายมือที่มีชื่อว่า Variables ดังนี้

- gateLength
- oxideThickness
- sourceWellLength
- drainWellLength
- sourcespacerLength
- drainSpacerLength
- Bulkthickness
- contactThickness
- numPointsX
- numPointsY

สามารถเปลี่ยนค่าต่างๆได้โดยการคลิกที่ Value ของตัวแปรนั้นๆ หลังจากเปลี่ยนค่าตัวแปรเสร็จแล้ว เลือก “Create device” อีกครั้ง สามารถกดปุ่ม “Reset” เพื่อย้อนกลับไปหาค่าตัวแปรเริ่มต้นได้

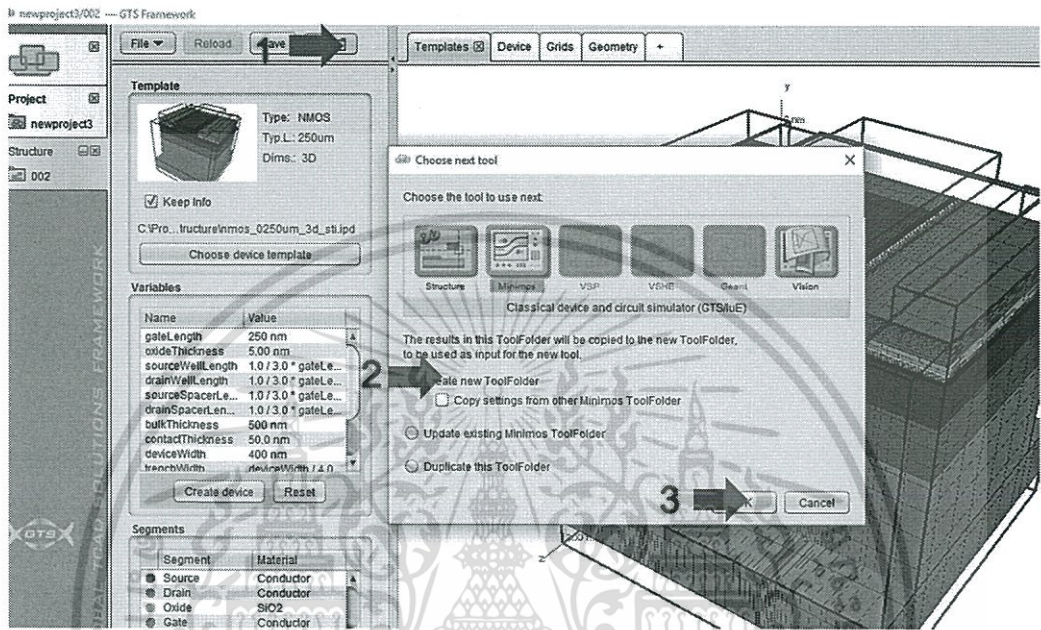


รูปที่ 4.8 การเปลี่ยนค่าตัวแปรจากแม่แบบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.1.4 วิธีสร้างการจำลองผลของอุปกรณ์ใหม่ (New Device Simulation)

1. คลิกที่ปุ่ม “Next tool” ที่แถบเครื่องมือด้านบน
2. เลือกโปรแกรมย่อยที่ชื่อ Minimos
3. เลือก “Create new ToolFolder” เพื่อสร้างการ Device Simulation ใหม่



รูปที่ 4.9 การสร้าง New Device Simulation

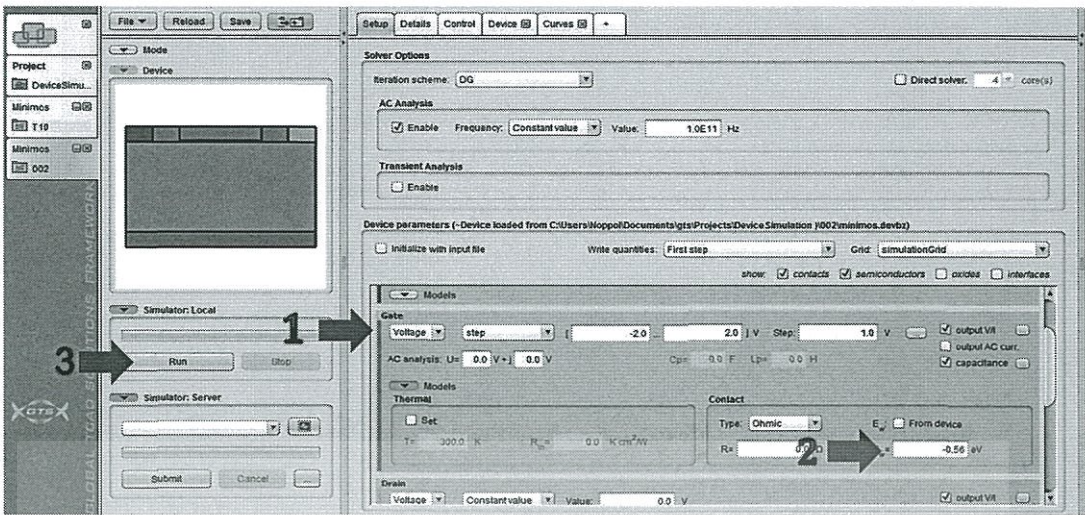
4.1.5 การจำลองแบบอุปกรณ์ (Device Simulation)

4.1.5.1 Setup First Simulation

ในหน้าโปรแกรมย่อยของ Minimos-NT จะปรากฏหน้าต่างที่ชื่อ “setup” ขึ้น ให้เปิดไปที่หน้าต่างเพื่อตั้งค่าต่างๆดังนี้

1. คลิกที่ “Models” ในส่วนของการตั้งค่า gate เพื่อใส่ค่าตัวแปรต่างๆ
2. ในพื้นฟังก์ชันชื่อ contact ตั้งค่า $E_w = -0.56$ eV
3. กด “Run”

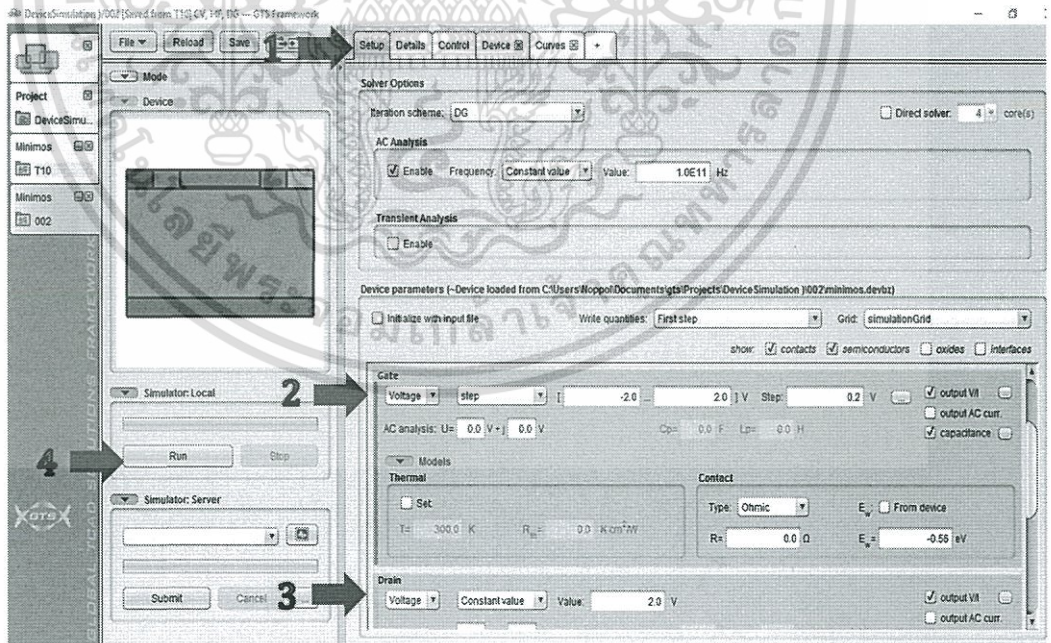
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.10 การตั้งค่าตัวแปรของ gate

4.1.5.2 การวัดค่าปริมาณกระแสที่ขั้วเดรน

1. เปิดไปที่หน้า Setup
2. เลือกการจ่ายแรงดันที่เกตเป็นแบบ “step” จาก -2.0v ถึง 2.0v และ step = 0.2v
3. เลือกการจ่ายแรงดันที่เดรนเป็นแบบ “Constant value” กำหนดค่า 2.0v
4. กด Run ที่แถบเครื่องมือด้านซ้าย

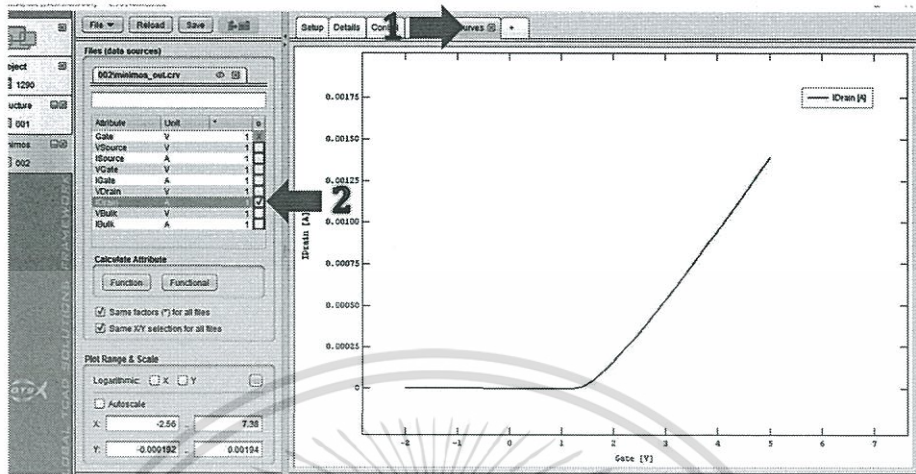


รูปที่ 4.11 การกำหนดค่าแรงดันที่เกตและเดรน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หลังจากนั้นจะปรากฏแถบเครื่องมือที่ชื่อ “Curves” ขึ้นมาให้ทำตามขั้นตอนดังนี้

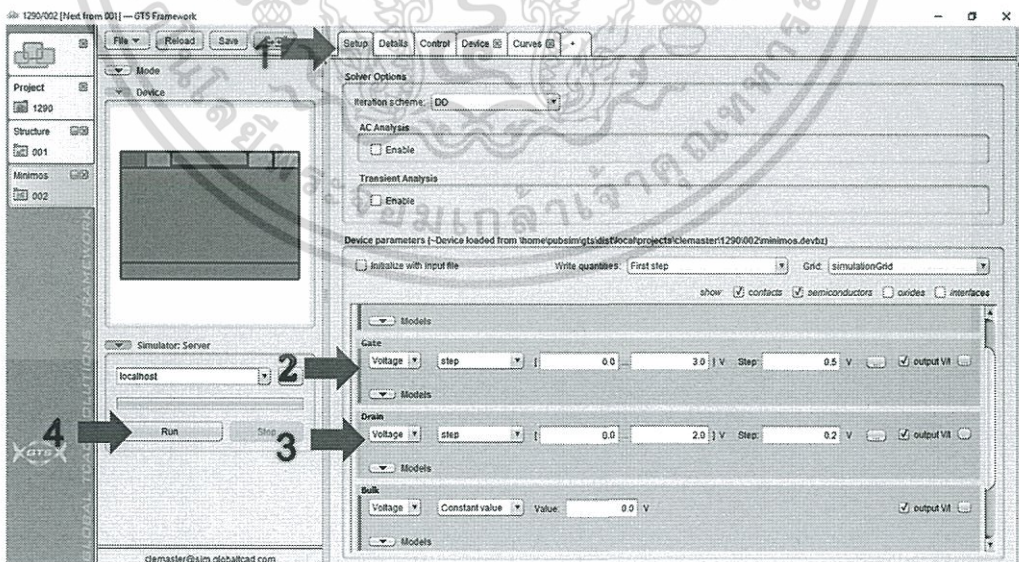
1. เปิดหน้า “Curves”
2. กดเครื่องหมาย \checkmark ที่ iDrain



รูปที่ 4.12 ความสัมพันธ์ระหว่างกระแสเดรนและแรงดันเกท

4.1.5.3 การวัดค่าคุณลักษณะของกระแสและแรงดัน

1. เปิดไปที่หน้า Setup
2. เลือกการจ่ายแรงดันที่เกทเป็นแบบ “step” จาก 0.0v ถึง 3.0v และ step = 0.5v
3. เลือกการจ่ายแรงดันที่เดรนเป็นแบบ “step” จาก 0.0v ถึง 2.0v และ step = 0.2v
4. กด Run ที่แถบเครื่องมือด้านซ้าย

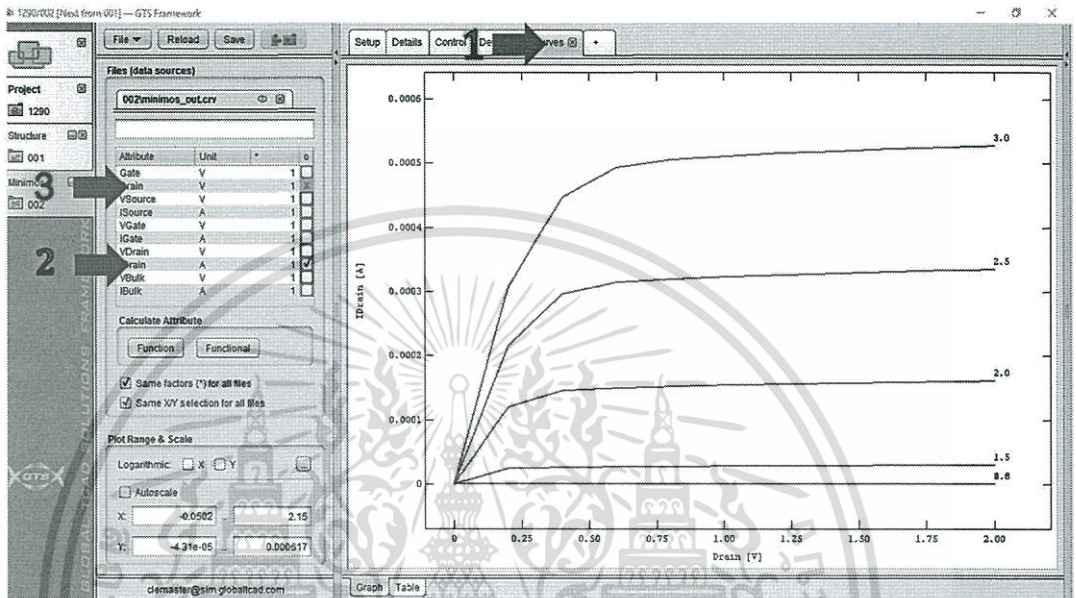


รูปที่ 4.13 การกำหนดค่าแรงดันที่เกทและเดรน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หลังจากนั้นจะปรากฏแถบเครื่องมือที่ชื่อ “Curves” ขึ้นมาให้ทำตามขั้นตอนดังนี้

1. เปิดหน้า “Curves”
2. กดเครื่องหมาย \checkmark ที่ iDrain
3. คลิกขวาที่ Drain แล้วเลือก Set as X axis

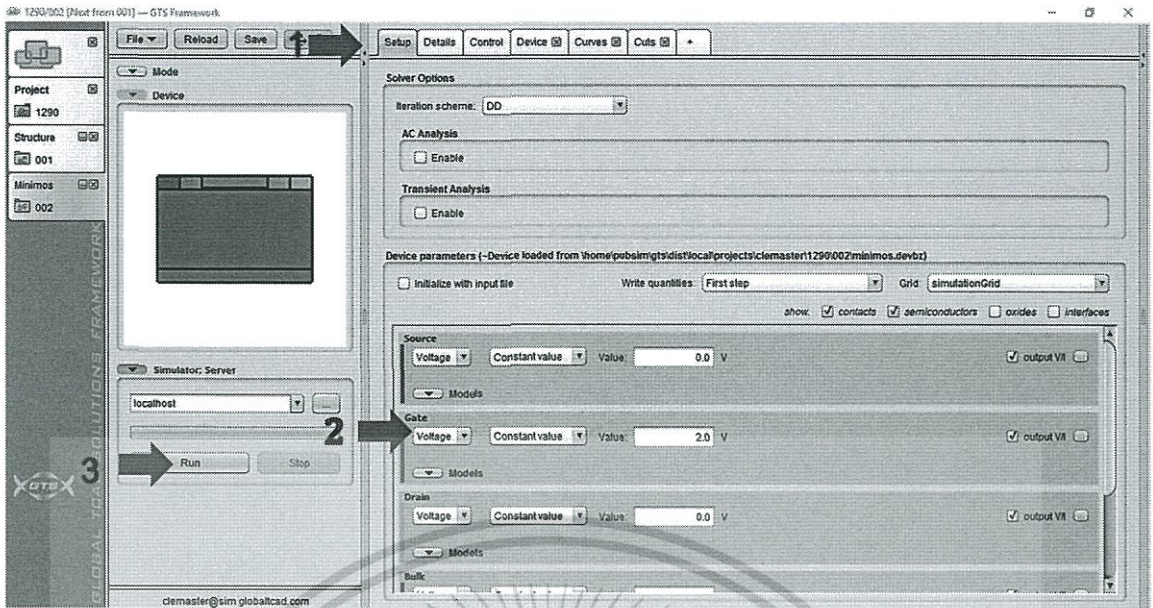


รูปที่ 4.14 ความสัมพันธ์ระหว่างกระแสเดรนและแรงดันเดรน

4.1.5.4 การวัดค่า Electron concentrate

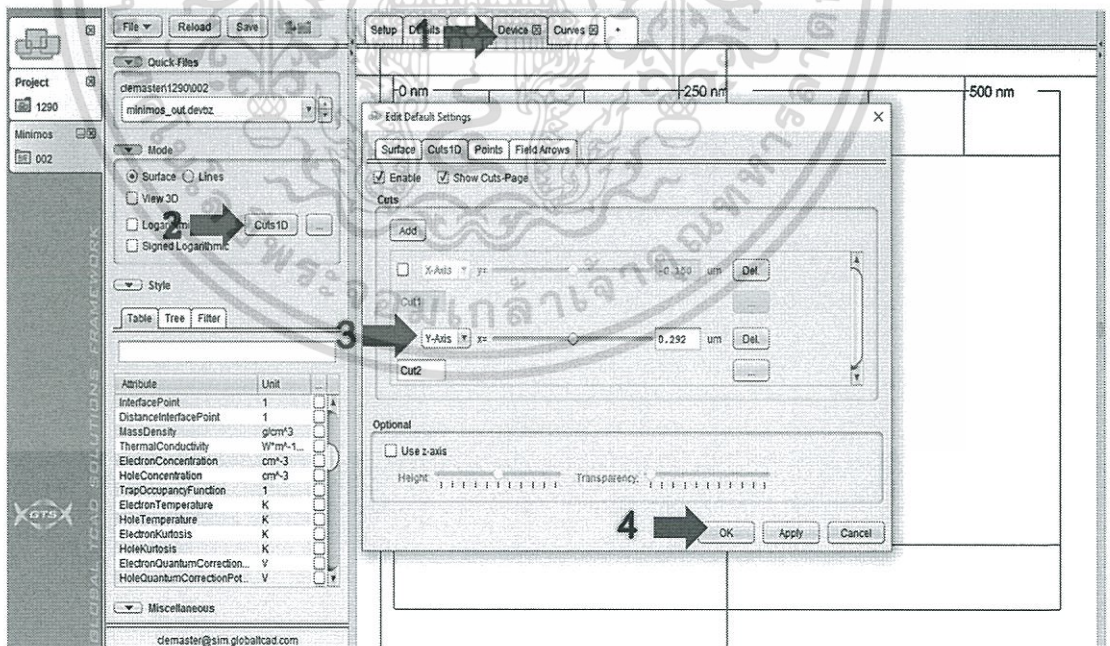
1. เปิดไปที่หน้า Setup
2. เลือกการจ่ายแรงดันที่เกทเป็นแบบ “constant” มีค่า 2.0 v
3. กด Run ที่แถบเครื่องมือด้านซ้าย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.15 การกำหนดค่าแรงดันเกตเพื่อวัดค่า Electron concentrate

4. คลิกไปที่แท็บ “Device”
5. คลิกที่ Cuts 1D
6. คลิก หน้า Y-Axis
7. คลิก OK

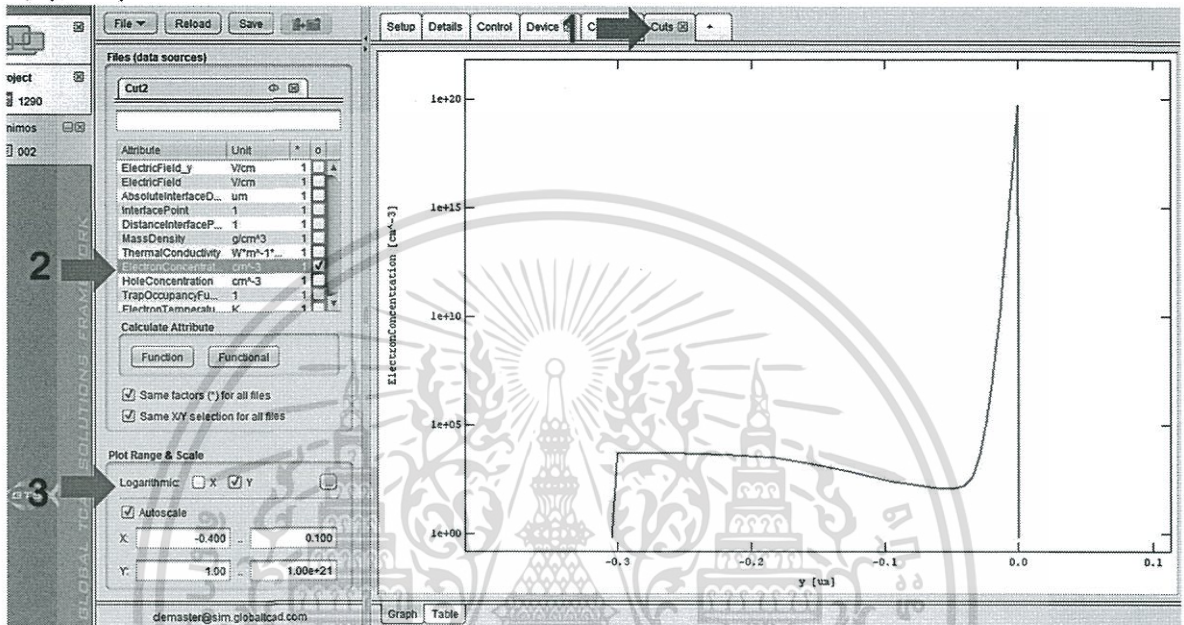


รูปที่ 4.16 กำหนดแกนอ้างอิงเพื่อเป็นจุดวัดระยะทางของอุปกรณ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หลังจากนั้นจะปรากฏแถบเครื่องมือที่ชื่อ “Cuts” ขึ้นมาให้ทำตามขั้นตอนดังนี้

1. คลิกที่แถบ “cuts”
2. คลิกเครื่องหมาย ✓ หน้า Electron concentrate
3. คลิกที่ Logarithmic แถบ Y



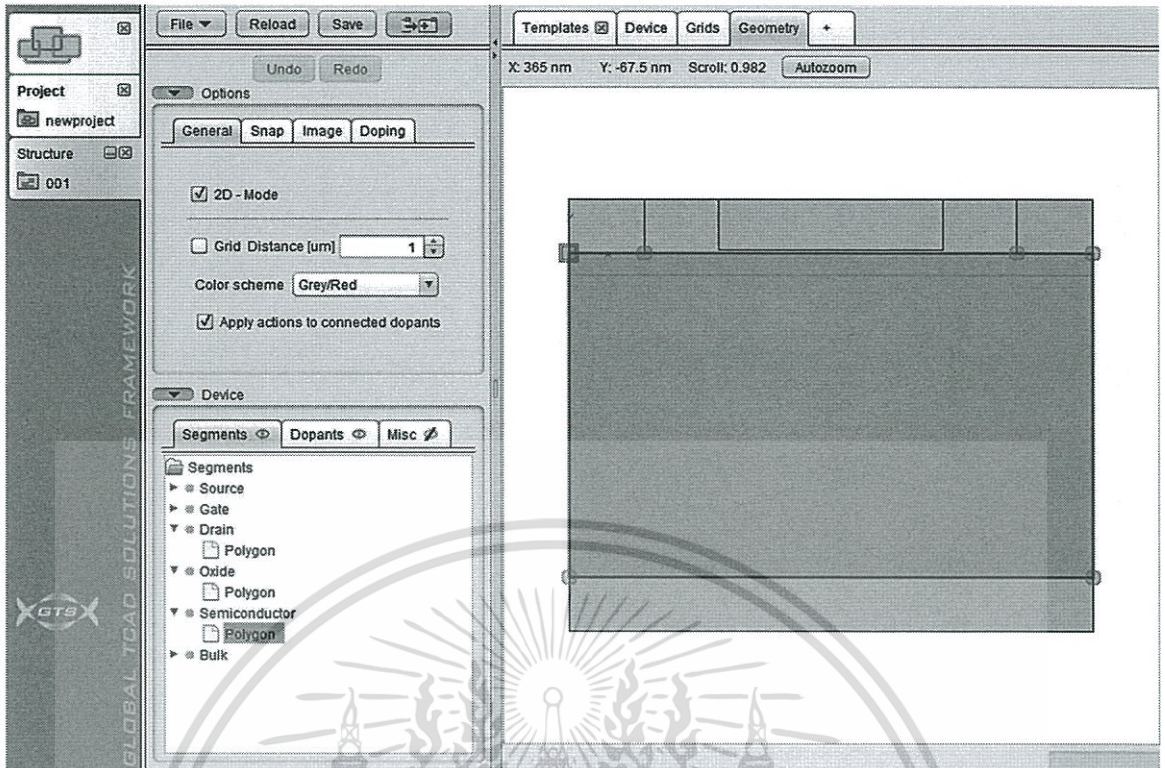
รูปที่ 4.17 ความสัมพันธ์ระหว่าง Electron concentrate กับระยะความลึกของส่วน Bulk

4.2 การทดลองสร้างมอสทรานซิสเตอร์โดยไม่ใช้แม่แบบ

4.2.1 วิธีการสร้าง

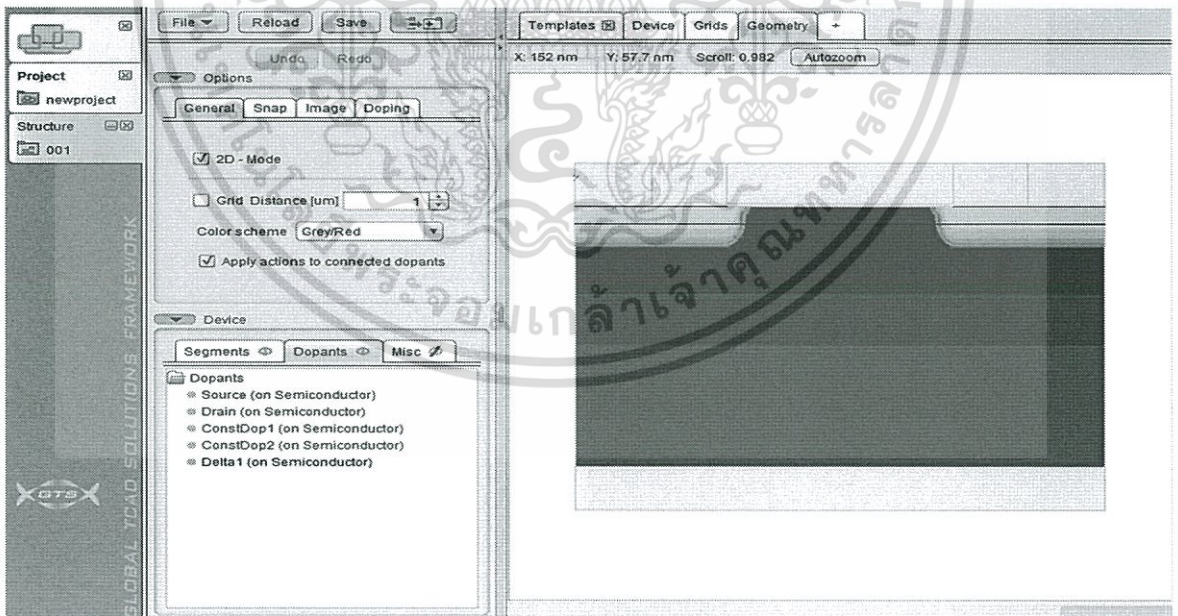
1. เปิดไปที่หน้า Geometry แล้วคลิก Segment
2. ทำการ Add Segment ขึ้นมาและสร้างเป็นโครงสร้างมอสทรานซิสเตอร์ดังรูป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.18 การ Add Segment

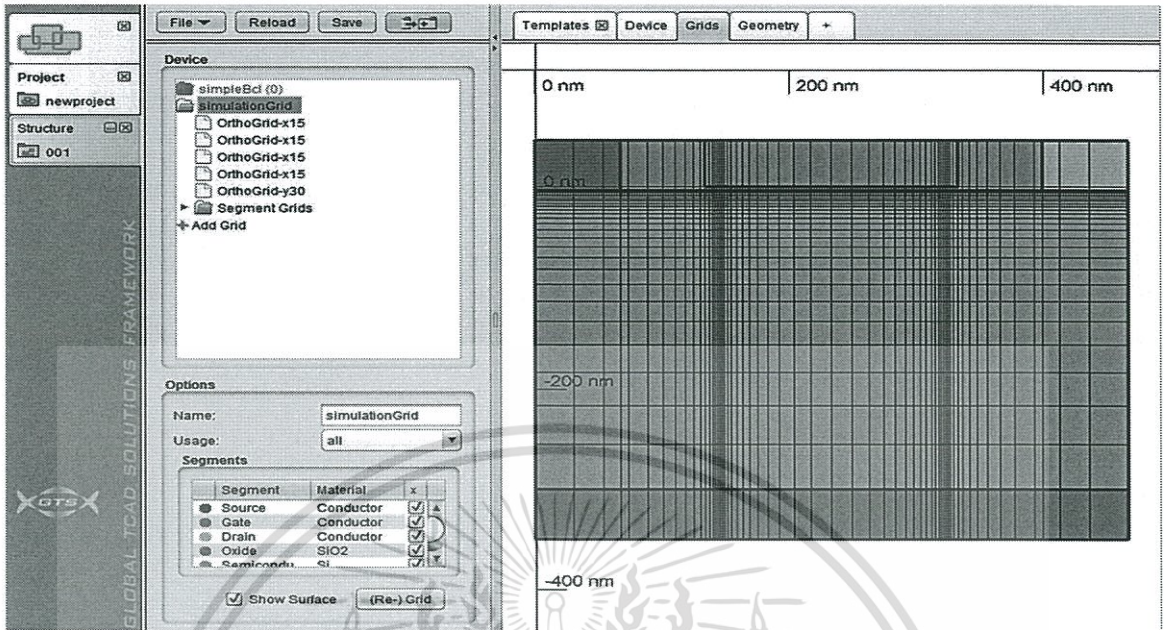
3. เลือก Dopants แล้วทำการ Add Dopants ให้ได้ส่วนของ source และ drain



รูปที่ 4.19 การ Dopants

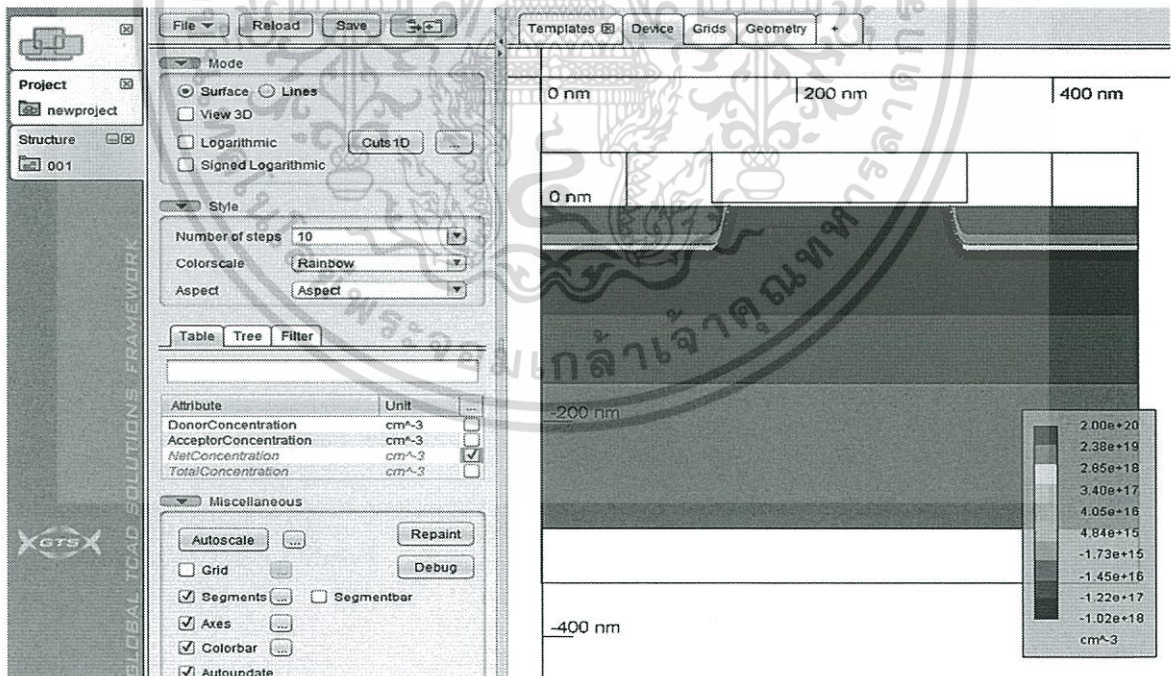
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4. เปิดไปที่หน้า Grids และทำการ Add Grids จะปรากฏดังรูป



รูปที่ 4.20 การ Add Grids

5. เปิดไปที่หน้า Device แล้วเลือก Netconcentration

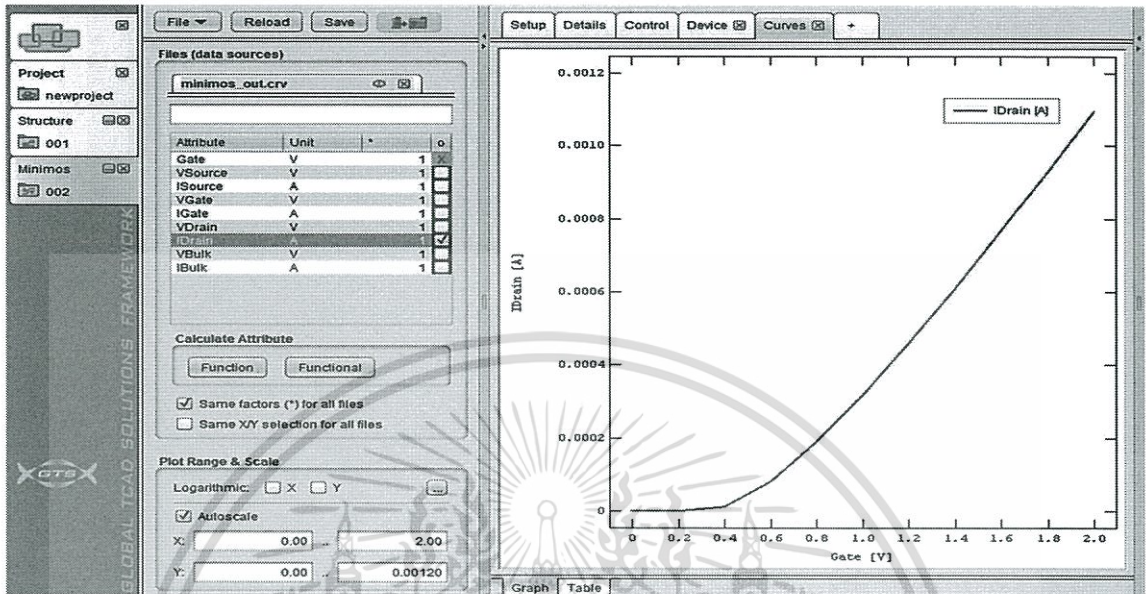


รูปที่ 4.21 ลักษณะความเข้มข้นสารเจือและโครงสร้างของอุปกรณ์ที่สร้างขึ้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

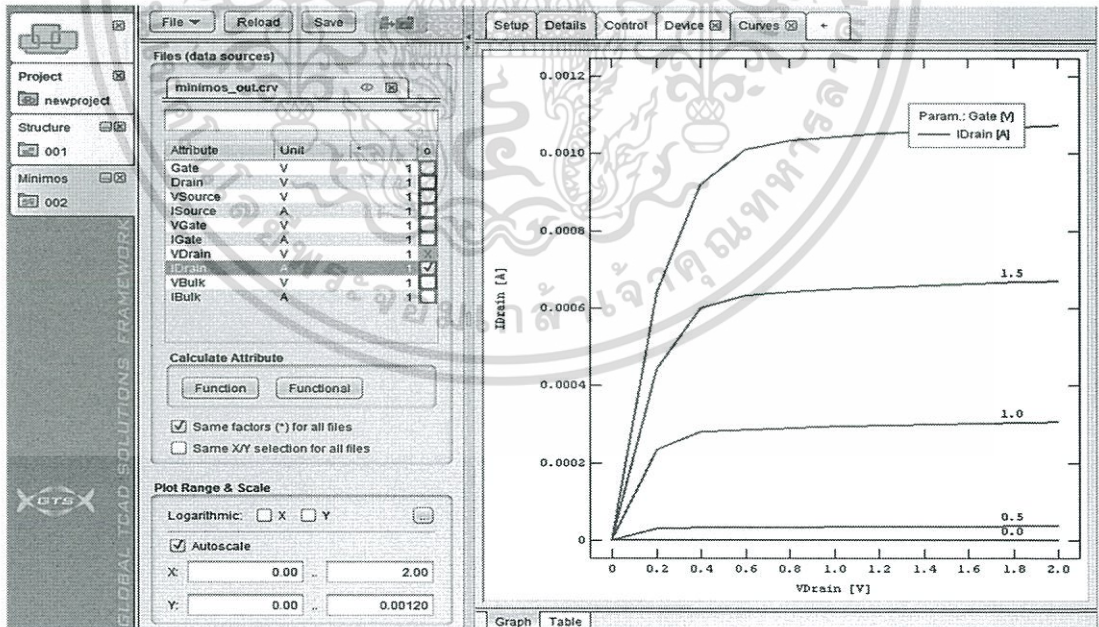
4.2.2 ผลการทดลอง

1. Threshold Voltage



รูปที่ 4.22 กราฟ Threshold Voltage

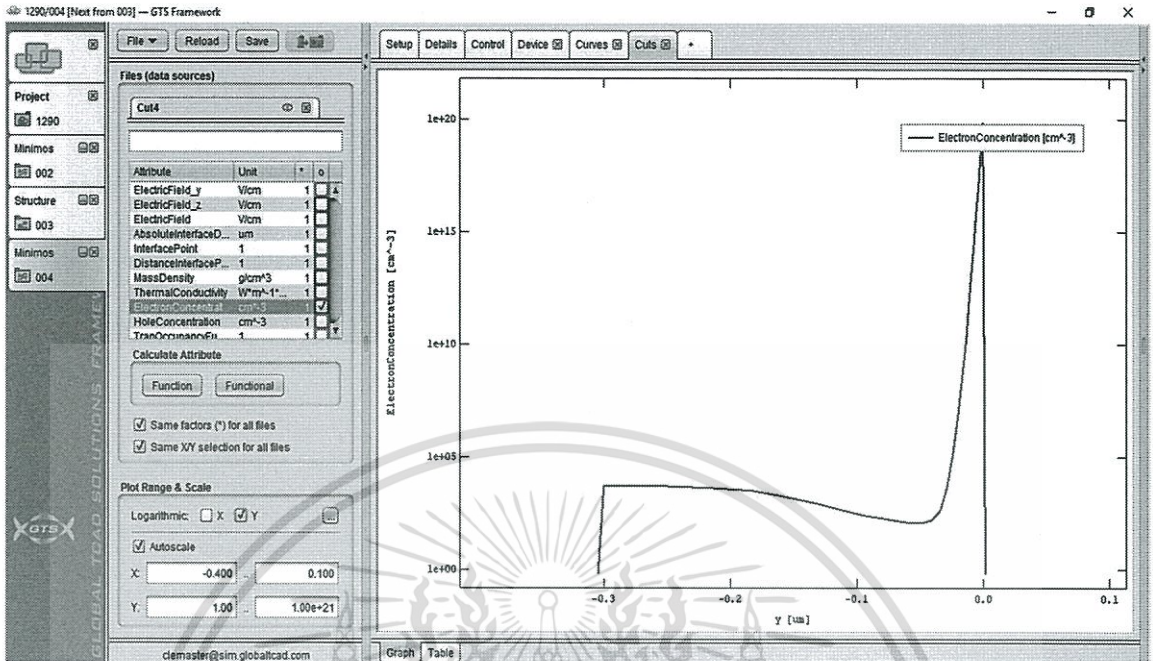
2. I-V Characteristics



รูปที่ 4.23 กราฟ I-V Characteristics

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3. Electron concentrate



รูปที่ 4.24 กราฟ Electron concentrate

4.3 ความสัมพันธ์ของความยาวช่องทางเดินกระแส (Channel Length: L)

การทดลองมีขั้นตอนดังนี้

- สร้างโครงสร้างของมอสทรานซิสเตอร์โดยไม่ใช้แม่แบบ(การทดลองที่ 4.2) โดยกำหนดค่าดังนี้
 - ความหนาเกตออกไซด์ = 5 nm
 - ความกว้างช่องทางเดินกระแส = 1 um
 - ความยาวช่องทางเดินกระแส = 250 nm (การทดลองที่ 4.3.1)
 - = 200 nm (การทดลองที่ 4.3.2)
 - = 150 nm (การทดลองที่ 4.3.3)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.) สร้าง minimos เพื่อวัดค่าปริมาณกระแสที่ขั้วเดรน และวัดค่าคุณลักษณะของกระแสและแรงดัน

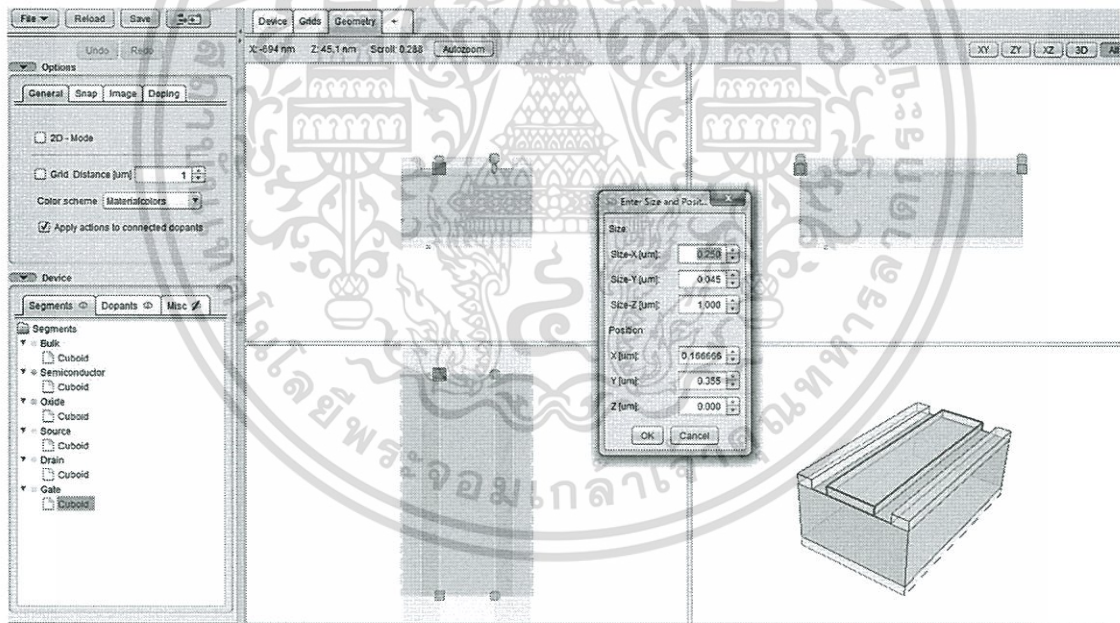
2.1 การวัดค่าปริมาณกระแสที่ขั้วเดรน

- 1.) เลือกการจ่ายแรงดันที่เกทเป็นแบบ“step” จาก -2.0v ถึง 2.0v และ step = 0.2v
- 2.) เลือกการจ่ายแรงดันที่เดรนเป็นแบบ“Constant value” กำหนดค่า 2.0v
- 3.) กำหนดแกน x เป็นแรงดันที่เกทและแกน y เป็น กระแสที่เดรน

2.2 การวัดค่าคุณลักษณะของกระแสและแรงดัน

- 1.) เลือกการจ่ายแรงดันที่เกทเป็นแบบ“step” จาก 0.0v ถึง 3.0v และ step = 0.5v
- 2.) เลือกการจ่ายแรงดันที่เดรนเป็นแบบ“step” จาก 0.0v ถึง 2.0v และ step = 0.2v
- 3.) กำหนด priority ของเกทและเดรน เป็น 1 และ 2 ตามลำดับ
- 4.) กำหนดแกน x เป็นแรงดันที่เดรนและแกน y เป็น กระแสที่เดรน

4.3.1 ความยาวช่องทางเดินกระแส = 250 nm

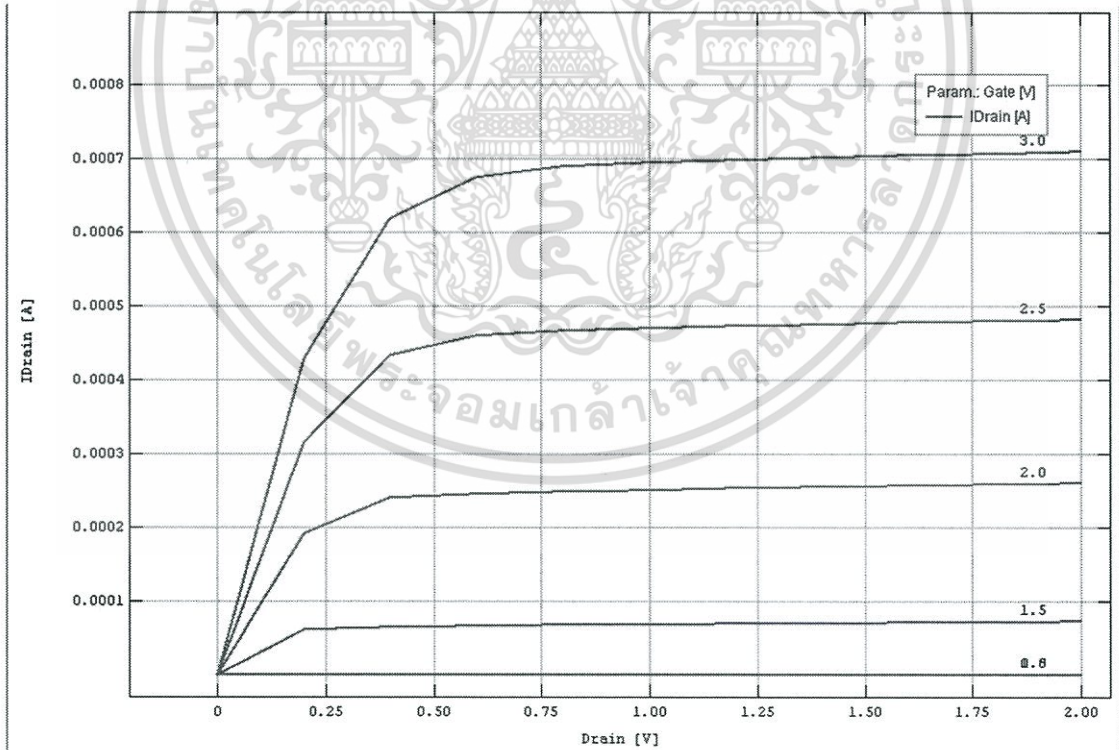


รูปที่ 4.25 โครงสร้างของมอสทรานซิสเตอร์ความยาวช่องทางเดินกระแส = 250 nm

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



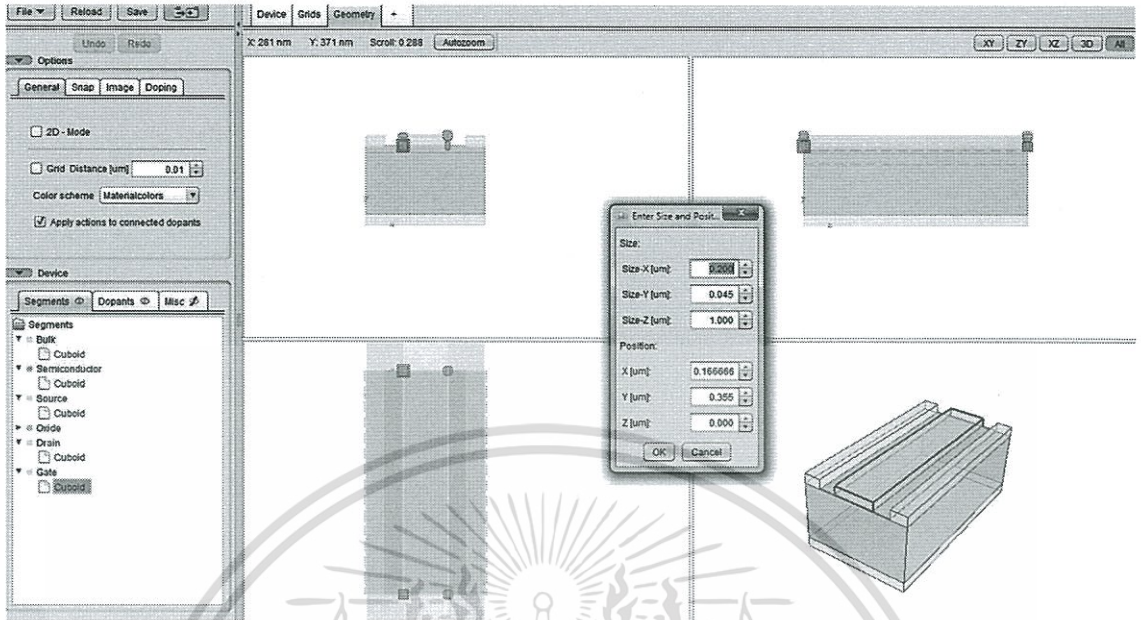
รูปที่ 4.26 ความสัมพันธ์ระหว่างกระแสเดรนและแรงดันเกตความยาวช่องทางเดินกระแส = 250 nm



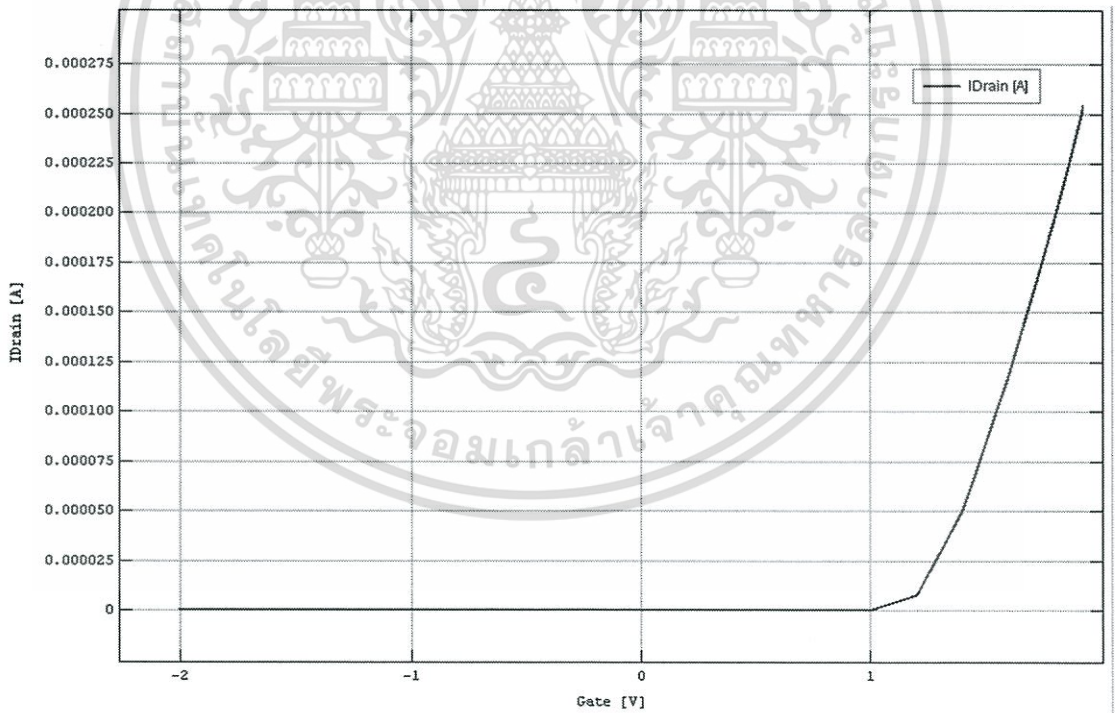
รูปที่ 4.27 ความสัมพันธ์ระหว่างกระแสเดรนและแรงดันเดรนความยาวช่องทางเดินกระแส = 250 nm

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.3.2 ความยาวช่องทางเดินกระแส = 200 nm

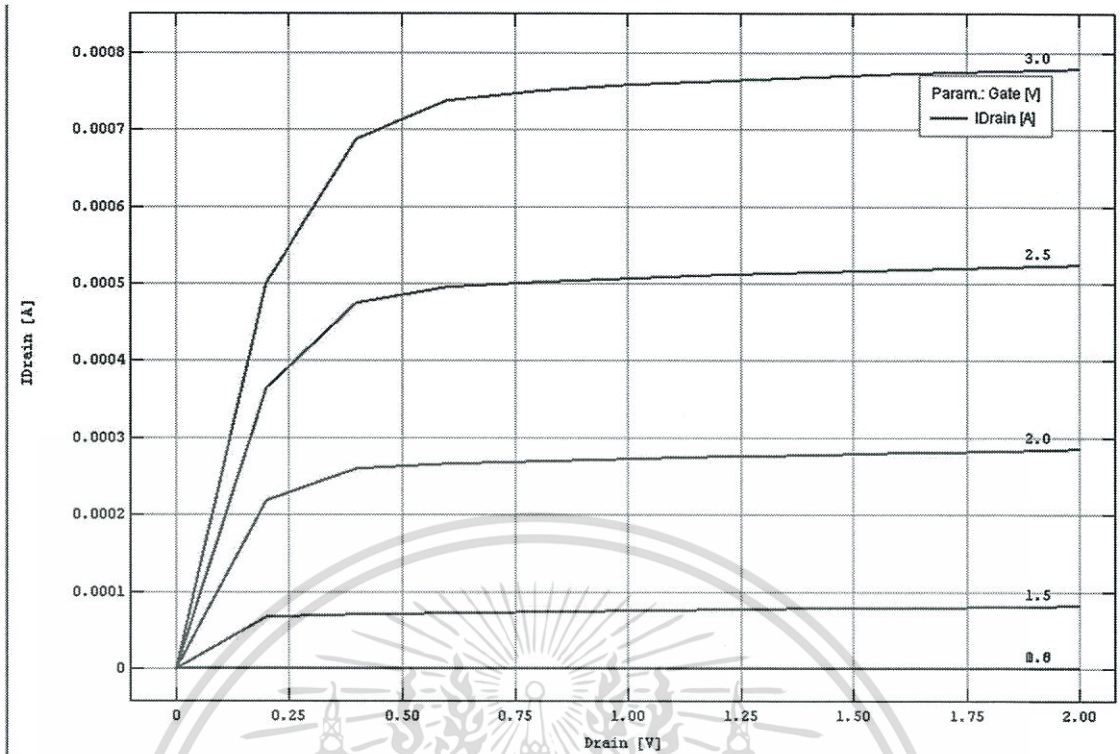


รูปที่ 4.28 โครงสร้างของมอสทรานซิสเตอร์ความยาวช่องทางเดินกระแส = 200 nm



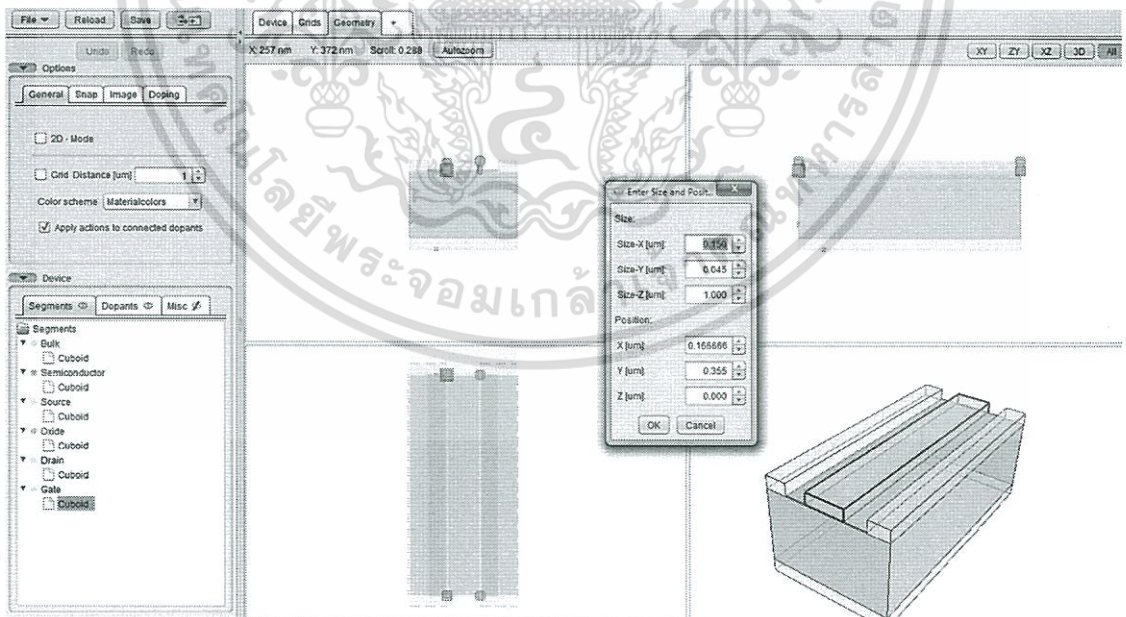
รูปที่ 4.29 ความสัมพันธ์ระหว่างกระแสเดรนและแรงดันเกตความยาวช่องทางเดินกระแส = 200 nm

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



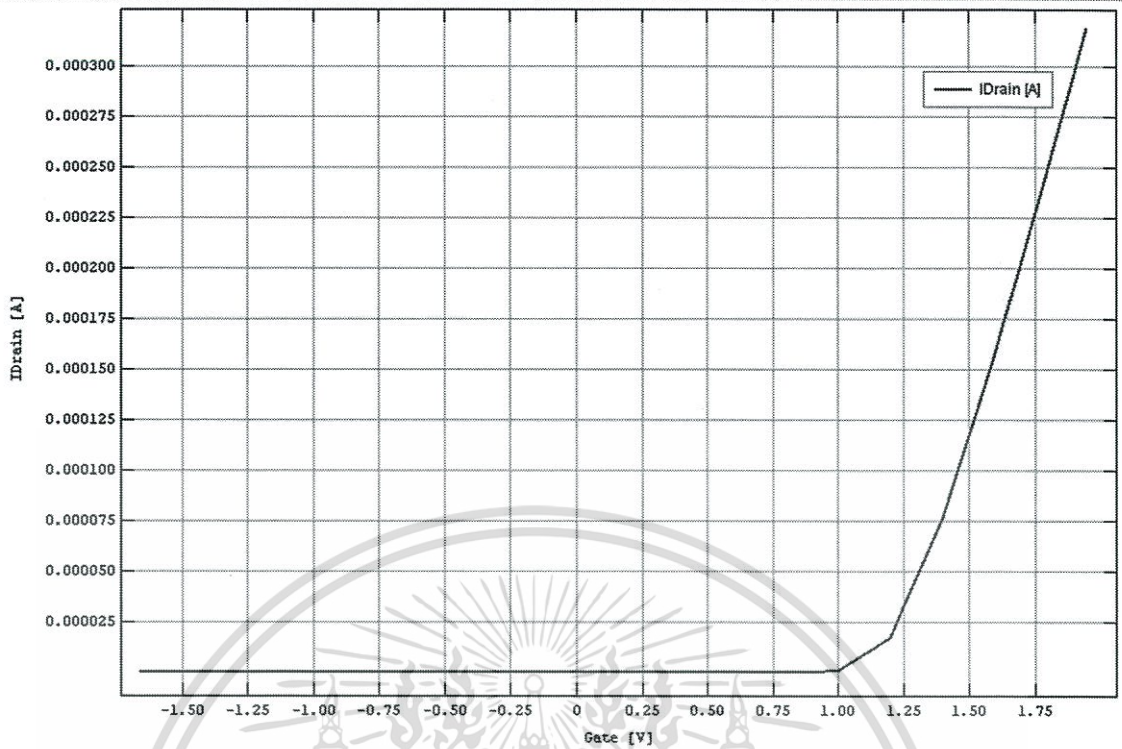
รูปที่ 4.30 ความสัมพันธ์ระหว่างกระแสเดรนและแรงดันเดรนความยาวช่องทางเดินกระแส = 200 nm

4.3.3 ความยาวช่องทางเดินกระแส = 150 nm

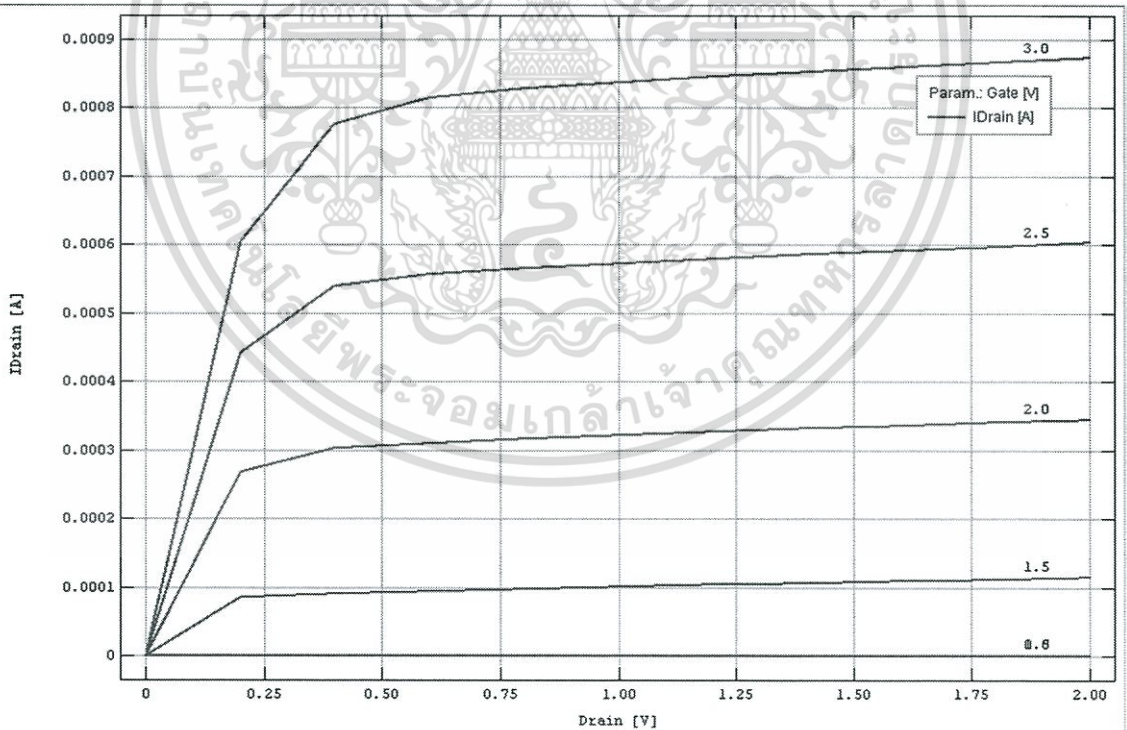


รูปที่ 4.31 โครงสร้างของมอสทรานซิสเตอร์ความยาวช่องทางเดินกระแส = 150 nm

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



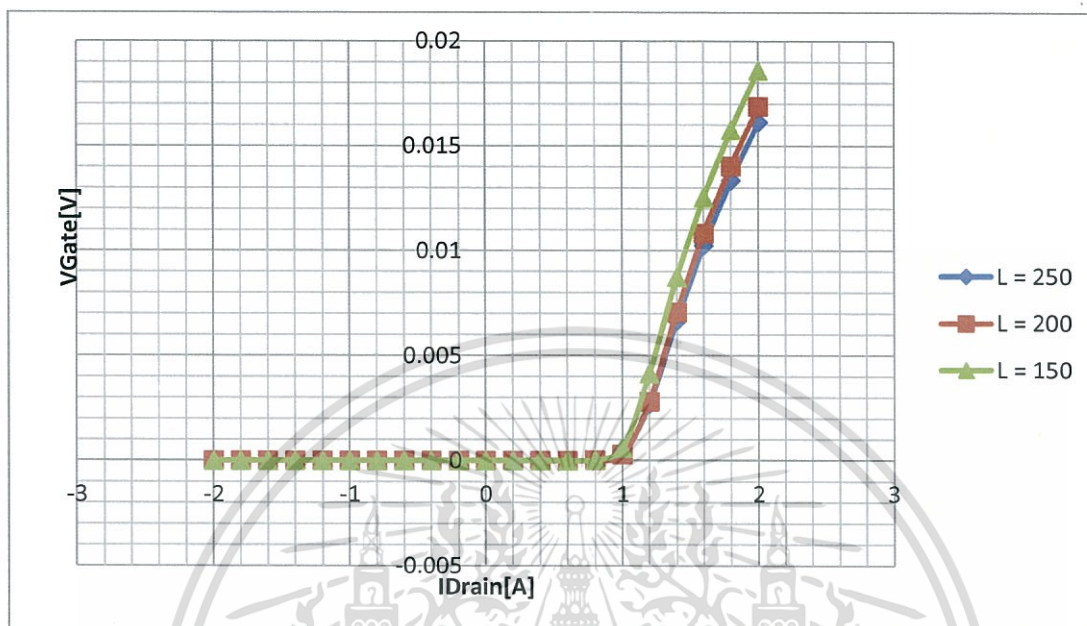
รูปที่ 4.32 ความสัมพันธ์ระหว่างกระแสเดรนและแรงดันเกตความยาวช่องทางเดินกระแส = 150 nm



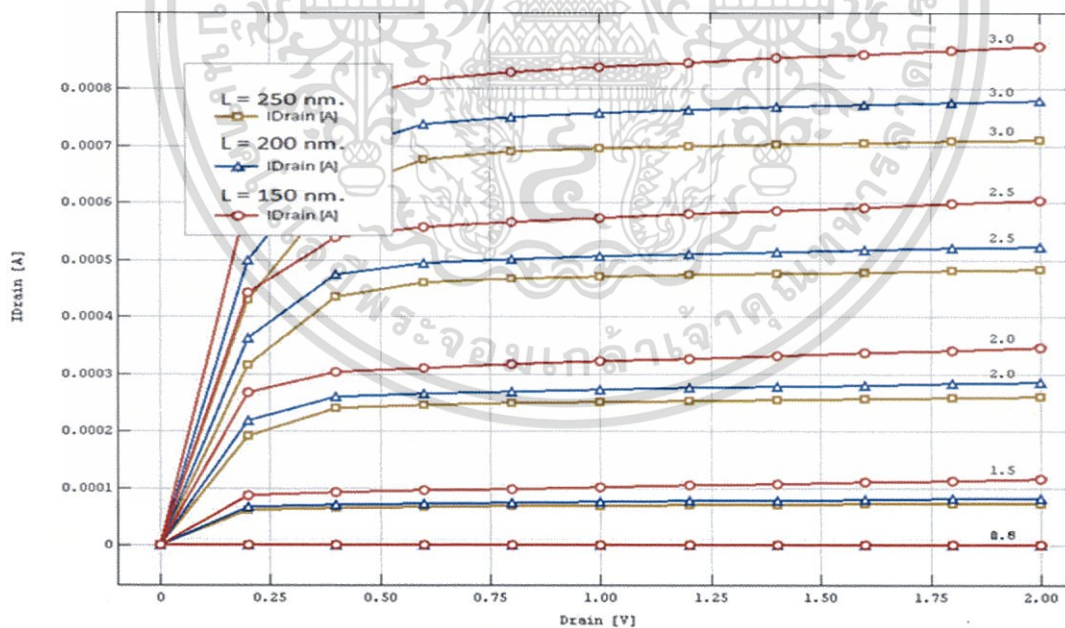
รูปที่ 4.33 ความสัมพันธ์ระหว่างกระแสเดรนและแรงดันเดรนความยาวช่องทางเดินกระแส = 150 nm

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.3.4 สรุปและวิเคราะห์ผลการทดลอง



รูปที่ 4.34 ความสัมพันธ์ระหว่างกระแสเดรนและแรงดันเกตของความยาวช่องทางเดินกระแส



รูปที่ 4.35 ความสัมพันธ์ระหว่างกระแสเดรนและแรงดันเดรนของความยาวช่องทางเดินกระแส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.1 ความสัมพันธ์ของความกว้างช่องทางเดินกระแสกับค่ากระแสเดรนและแรงดันขีดเริ่ม

ความยาวช่องทางเดินกระแส (L)	กระแสเดรน(I _d) ที่ V _g = 2 V	แรงดันขีดเริ่ม(V _{th})
150 nm	0.32 mA	1.18 V
200 nm	0.28 mA	1.25 V
250 nm	0.25 mA	1.25 V

จากกราฟและตารางที่ 4.1 พบว่าปริมาณกระแสที่ขั้วเดรนแปรผกผันกับความยาวช่องทางเดินกระแสคือความยาวช่องทางเดินกระแสมีค่าเพิ่มขึ้นจะทำให้ปริมาณกระแสที่ขั้วเดรนมีค่าลดลง

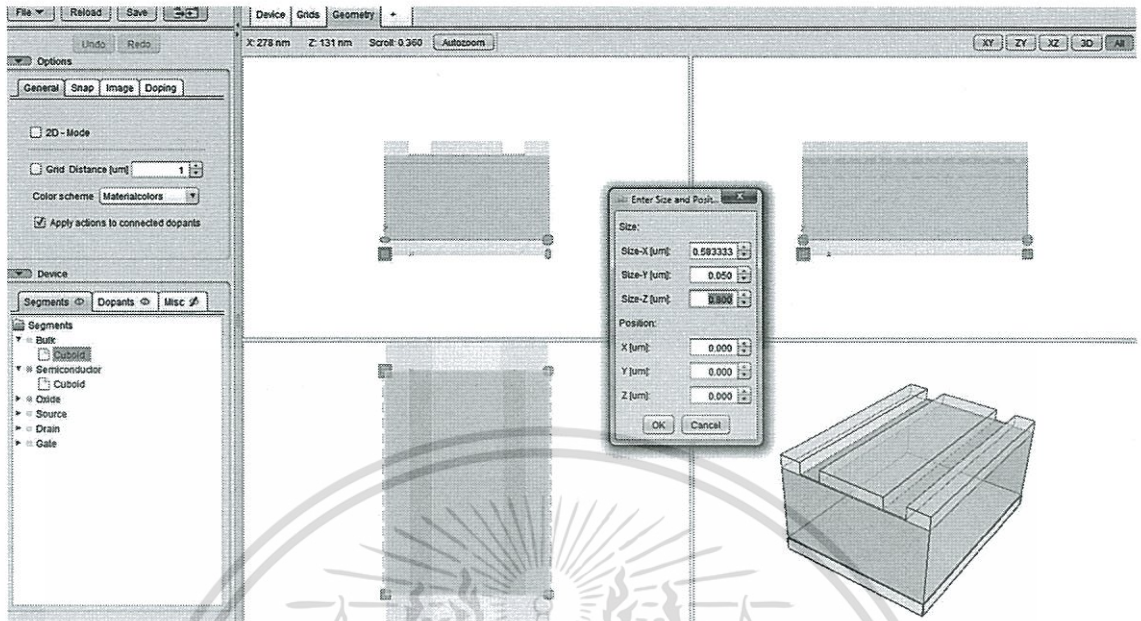
4.4 ความสัมพันธ์ของความกว้างช่องทางเดินกระแส (Width, W)

การทดลองมีขั้นตอนดังนี้

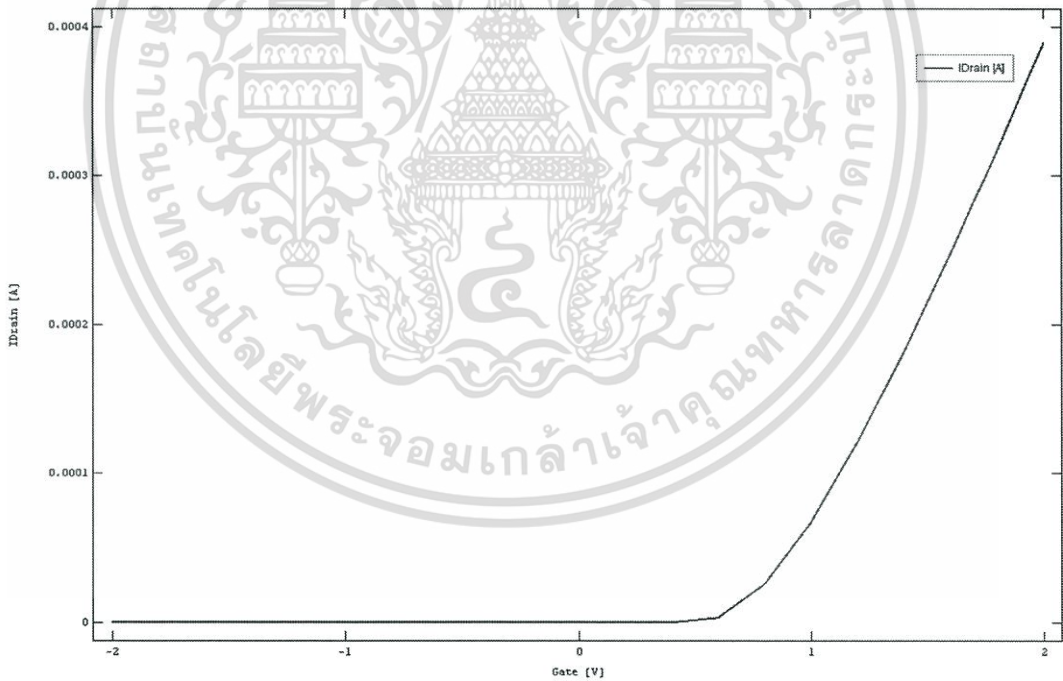
- 1.) สร้างโครงสร้างของมอสทรานซิสเตอร์โดยไม่ใช่แม่แบบ(การทดลองที่ 4.2) โดยกำหนดค่าดังนี้
 - ความหนาเกทออกไซด์ = 5 nm
 - ความยาวช่องทางเดินกระแส = 250 nm
 - ความกว้างช่องทางเดินกระแส = 0.8 μ m (การทดลองที่ 4.4.1)
 - = 1.0 μ m (การทดลองที่ 4.3.1)
 - = 1.2 μ m (การทดลองที่ 4.4.2)
- 2.) สร้าง minimos เพื่อวัดค่าปริมาณกระแสที่ขั้วเดรน และวัดค่าคุณลักษณะของกระแสและแรงดัน
 - 2.1 การวัดค่าปริมาณกระแสที่ขั้วเดรน
 - 1.) เลือกการจ่ายแรงดันที่เกทเป็นแบบ“step” จาก -2.0v ถึง 2.0v และ step = 0.2v
 - 2.) เลือกการจ่ายแรงดันที่เดรนเป็นแบบ“Constant value” กำหนดค่า 2.0v
 - 3.) กำหนดแกน x เป็นแรงดันที่เกทและแกน y เป็น กระแสที่เดรน
 - 2.2 การวัดค่าคุณลักษณะของกระแสและแรงดัน
 - 1.) เลือกการจ่ายแรงดันที่เกทเป็นแบบ“step” จาก 0.0v ถึง 3.0v และ step = 0.5v
 - 2.) เลือกการจ่ายแรงดันที่เดรนเป็นแบบ“step” จาก 0.0v ถึง 2.0v และ step = 0.2v
 - 3.) กำหนด priority ของเกทและเดรน เป็น 1 และ 2 ตามลำดับ
 - 4.) กำหนดแกน x เป็นแรงดันที่เดรนและแกน y เป็น กระแสที่เดรน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.4.1 ความกว้างช่องทางเดินกระแส = 0.8 μm

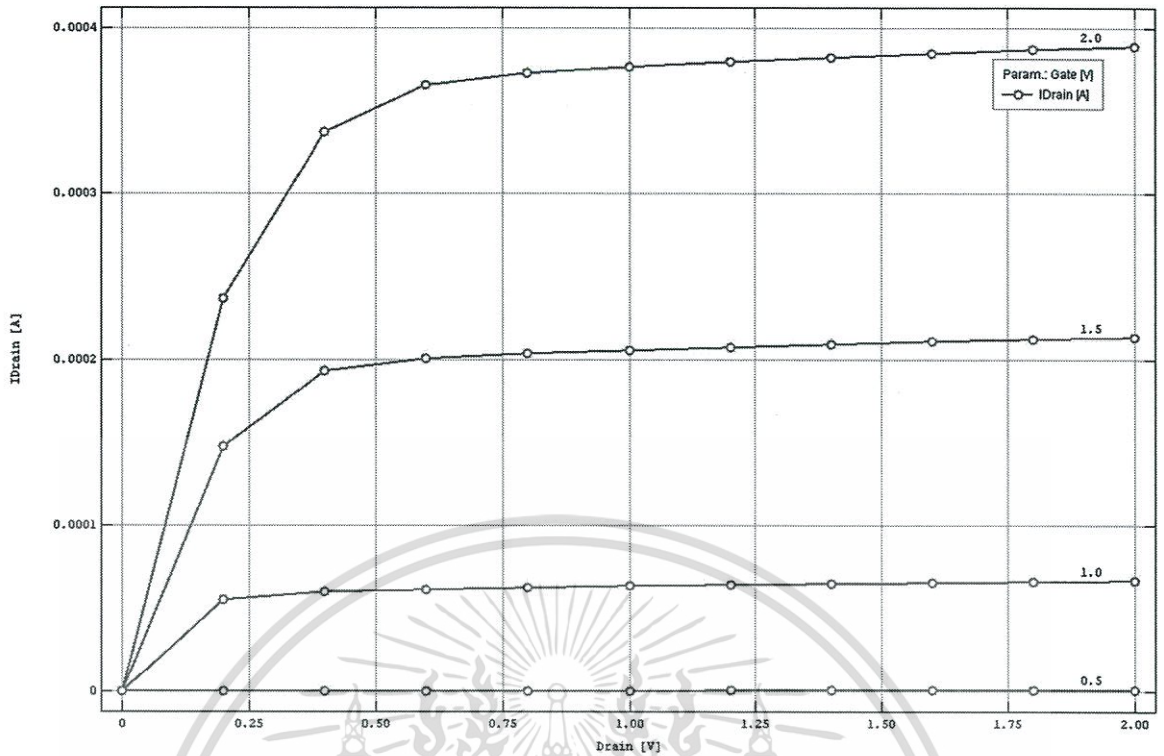


รูปที่ 4.36 โครงสร้างของมอสทรานซิสเตอร์ความกว้างช่องทางเดินกระแส = 0.8 μm



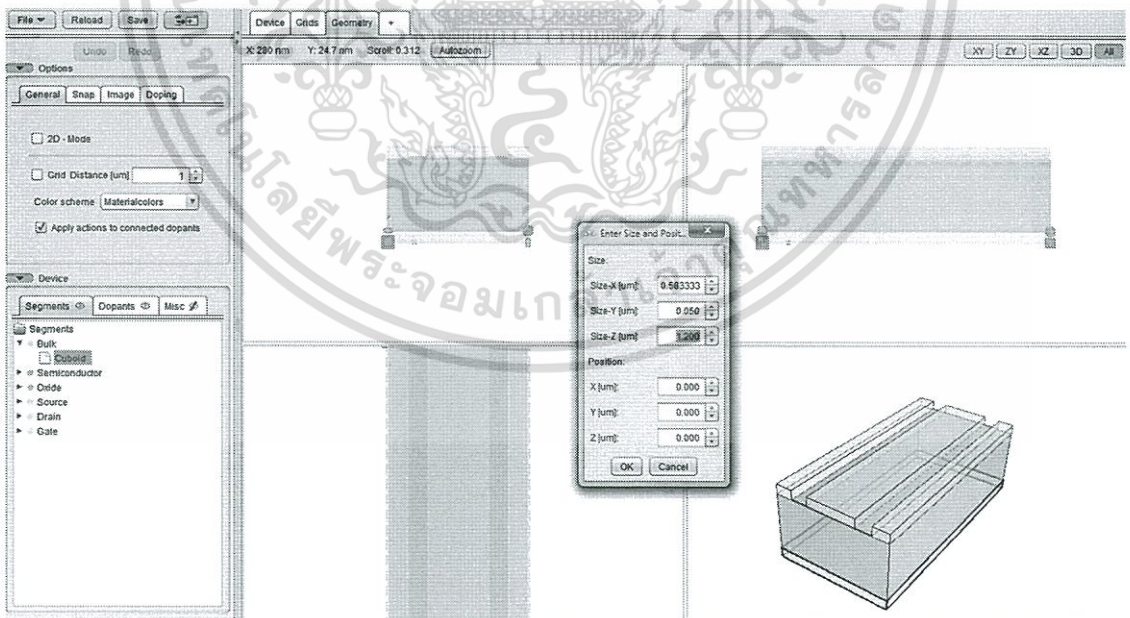
รูปที่ 4.37 ความสัมพันธ์ระหว่างกระแสเดรนและแรงดันเกตความกว้างช่องทางเดินกระแส = 0.8 μm

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



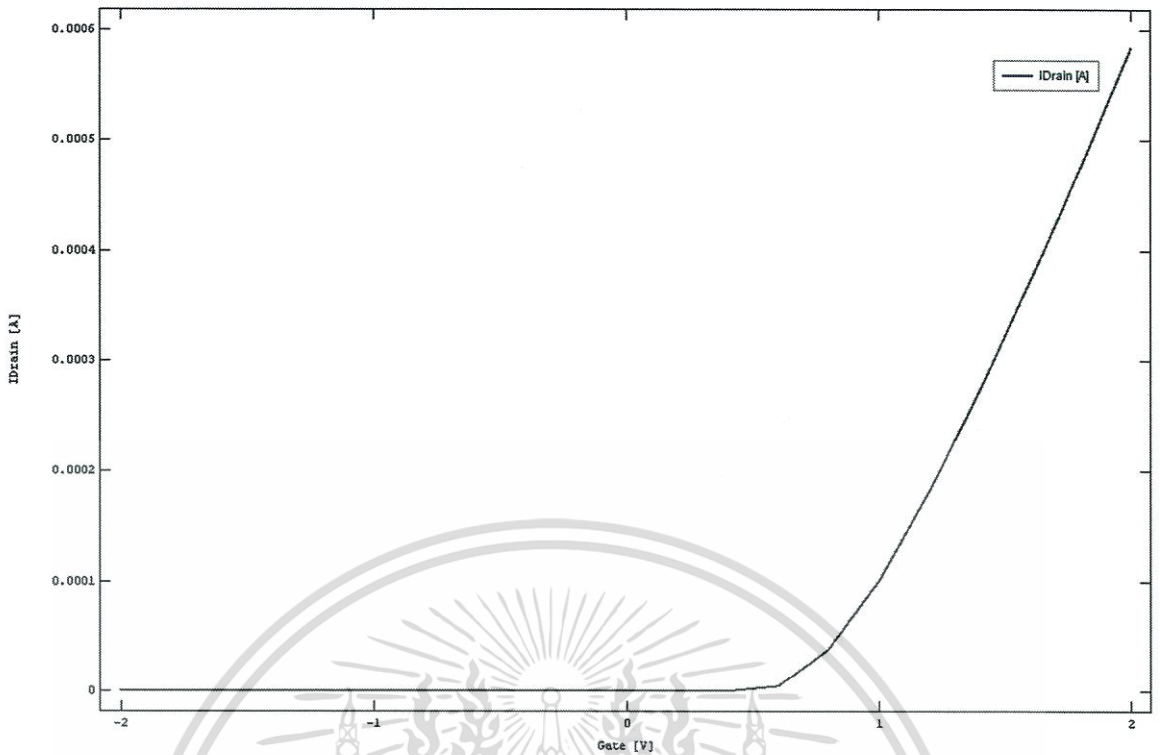
รูปที่ 4.38 ความสัมพันธ์ระหว่างกระแสเดรนและแรงดันเดรนความกว้างช่องทางเดินกระแส = 0.8 μm

4.4.2 ความกว้างช่องทางเดินกระแส = 1.2 μm

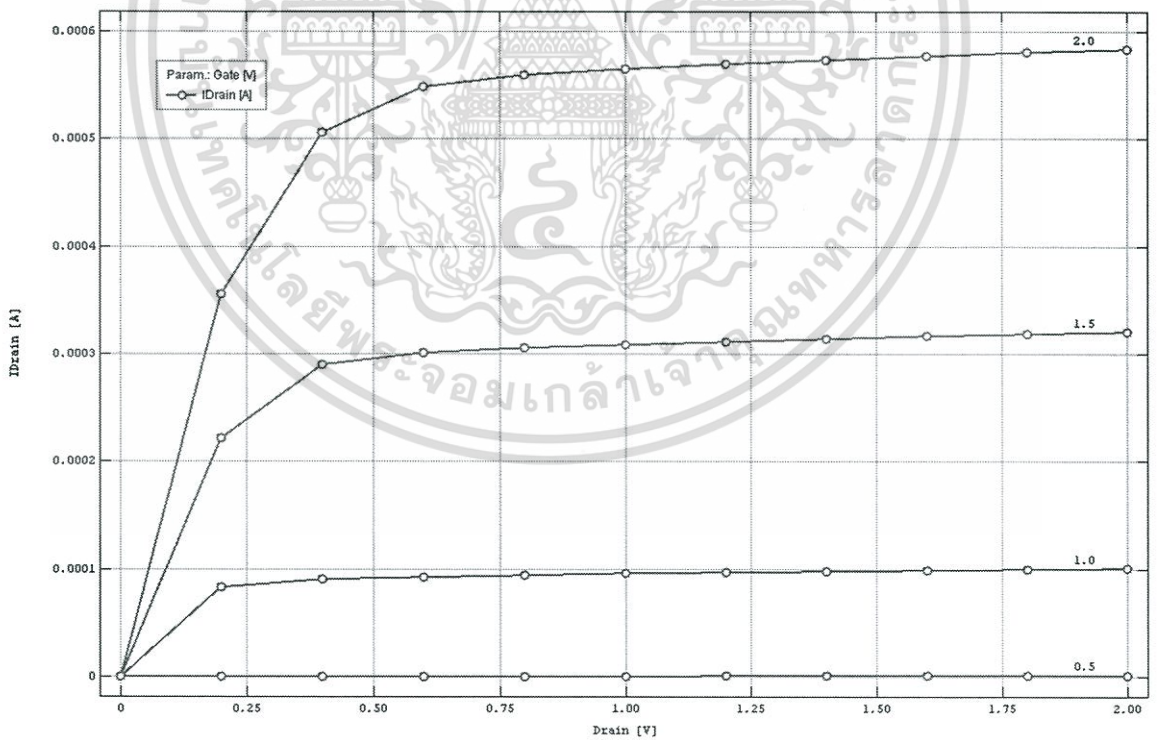


รูปที่ 4.39 โครงสร้างของมอสทรานซิสเตอร์ความกว้างช่องทางเดินกระแส = 1.2 μm

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



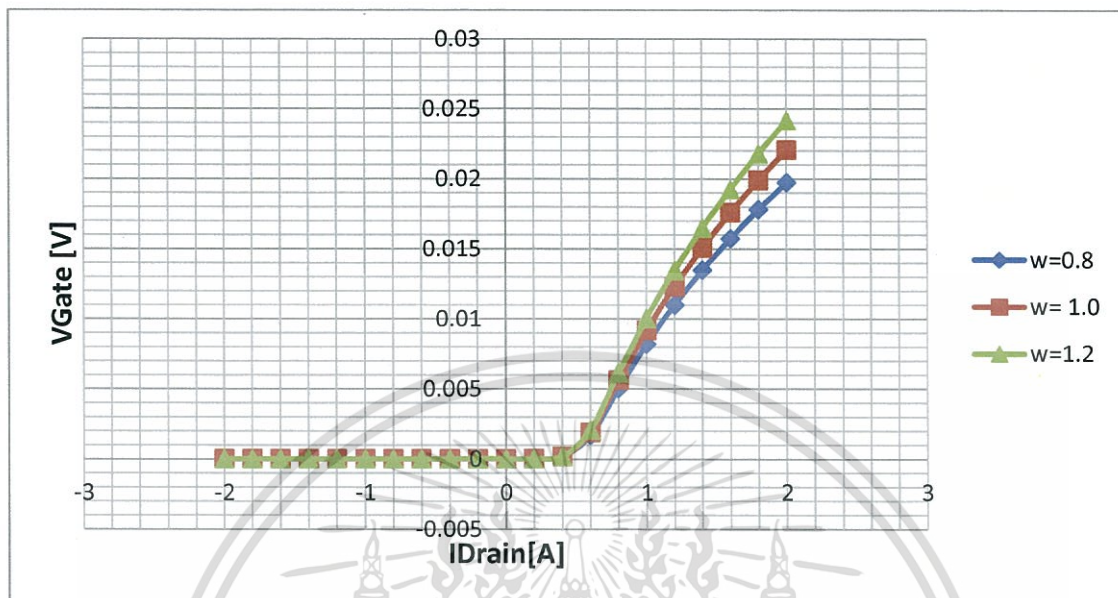
รูปที่ 4.40 ความสัมพันธ์ระหว่างกระแสเดรนและแรงดันเกตความกว้างช่องทางเดินกระแส = 1.2 μm



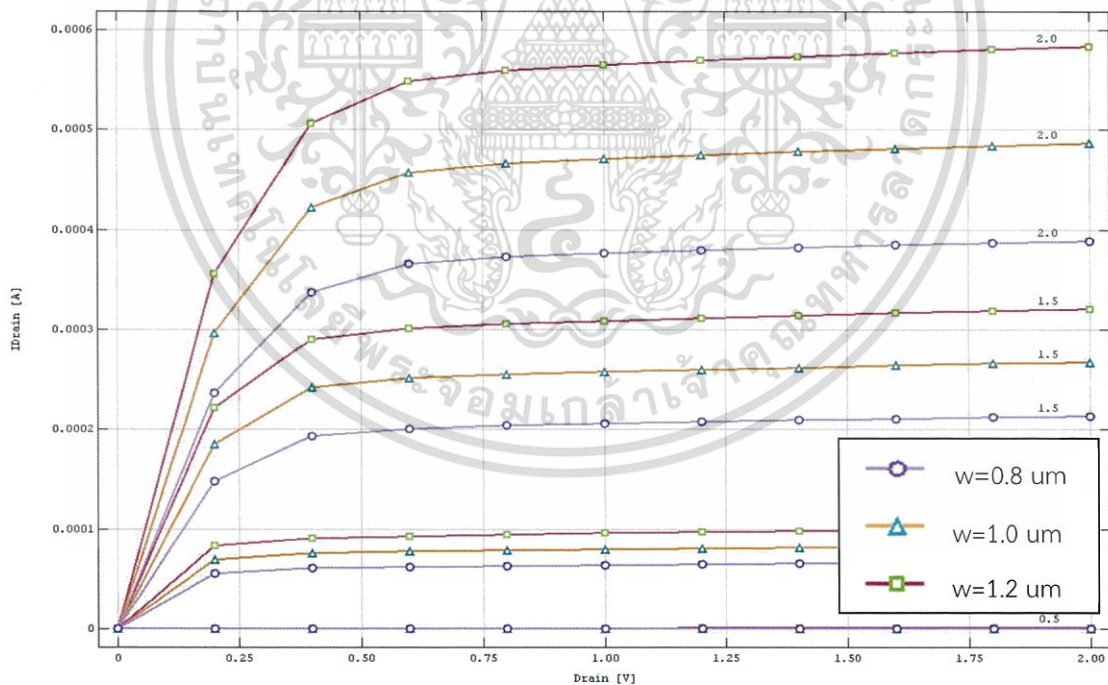
รูปที่ 4.41 ความสัมพันธ์ระหว่างกระแสเดรนและแรงดันเดรนความกว้างช่องทางเดินกระแส = 1.2 μm

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.4.3 สรุปและวิเคราะห์ผลการทดลอง



รูปที่ 4.42 ความสัมพันธ์ระหว่างกระแสเดรนและแรงดันเกตของความกว้างค่าต่างๆ



รูปที่ 4.43 ความสัมพันธ์ระหว่างกระแสเดรนและแรงดันเดรนของความกว้างค่าต่างๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.2 ความสัมพันธ์ของความกว้างช่องทางเดินกระแสกับค่ากระแสเดรนและแรงดันขีดเริ่ม

ความกว้างช่องทางเดินกระแส(w)	กระแสเดรน(I _d) ที่ V _{gs} = 2 V	แรงดันขีดเริ่ม(V _{th})
0.8 um	0.38 mA	0.85 V
1.0 um	0.48 mA	0.85 V
1.2 um	0.58 mA	0.85 V

จากกราฟและตารางที่ 4.2 พบว่าปริมาณกระแสที่ขั้วเดรนแปรผันตรงกับ ความกว้างช่องทางเดินกระแสคือความกว้างช่องทางเดินกระแสมีค่าเพิ่มขึ้นจะทำให้ปริมาณกระแสที่ขั้วเดรนมีค่าเพิ่มขึ้น

4.5 ความสัมพันธ์ของความหนาเทออกไซด์ (Oxide Thickness, T_{ox})

การทดลองมีขั้นตอนดังนี้

- 1.) สร้างโครงสร้างของมอสทรานซิสเตอร์โดยไม่ใช้แม่แบบ(การทดลองที่ 4.2) โดยกำหนดค่าดังนี้

ความกว้างช่องทางเดินกระแส = 1 um

ความยาวช่องทางเดินกระแส = 250 nm

ความหนาเทออกไซด์ = 5.0 nm (การทดลองที่ 4.3.1)

= 3.0 nm (การทดลองที่ 4.5.1)

= 1.5 nm (การทดลองที่ 4.5.2)

- 2.) สร้าง minimos เพื่อวัดค่าปริมาณกระแสที่ขั้วเดรน และวัดค่าคุณลักษณะของกระแสและแรงดัน

2.1 การวัดค่าปริมาณกระแสที่ขั้วเดรน

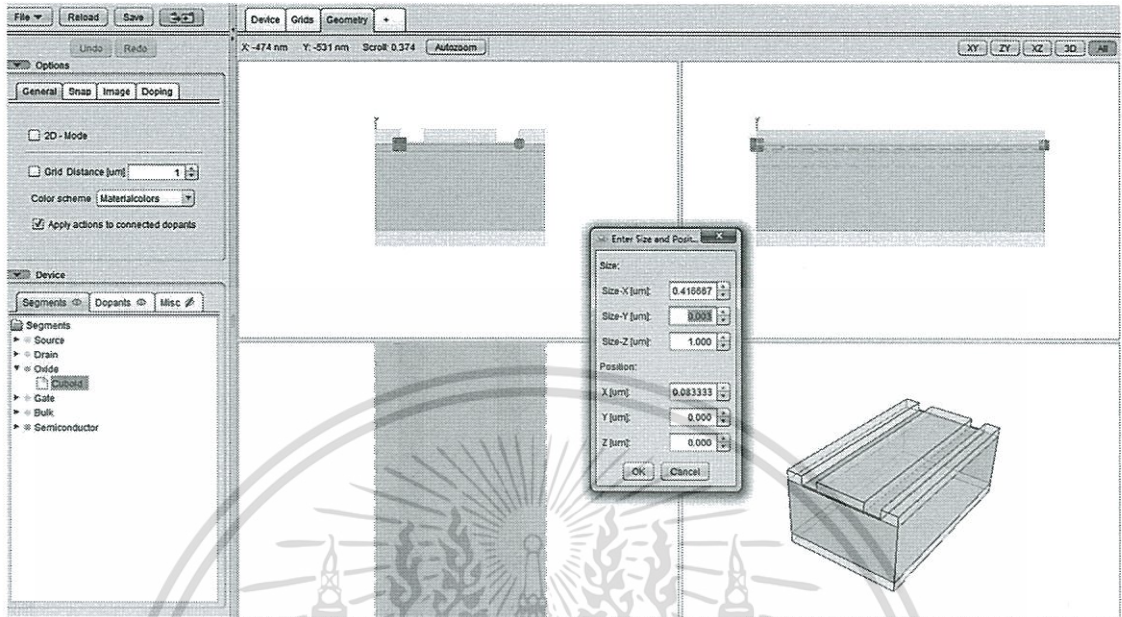
- 1.) เลือกการจ่ายแรงดันที่เกตเป็นแบบ“step” จาก -2.0v ถึง 2.0v และ step = 0.2v
- 2.) เลือกการจ่ายแรงดันที่เดรนเป็นแบบ“Constant value” กำหนดค่า 2.0v
- 3.) กำหนดแกน x เป็นแรงดันที่เกตและแกน y เป็น กระแสที่เดรน

2.2 การวัดค่าคุณลักษณะของกระแสและแรงดัน

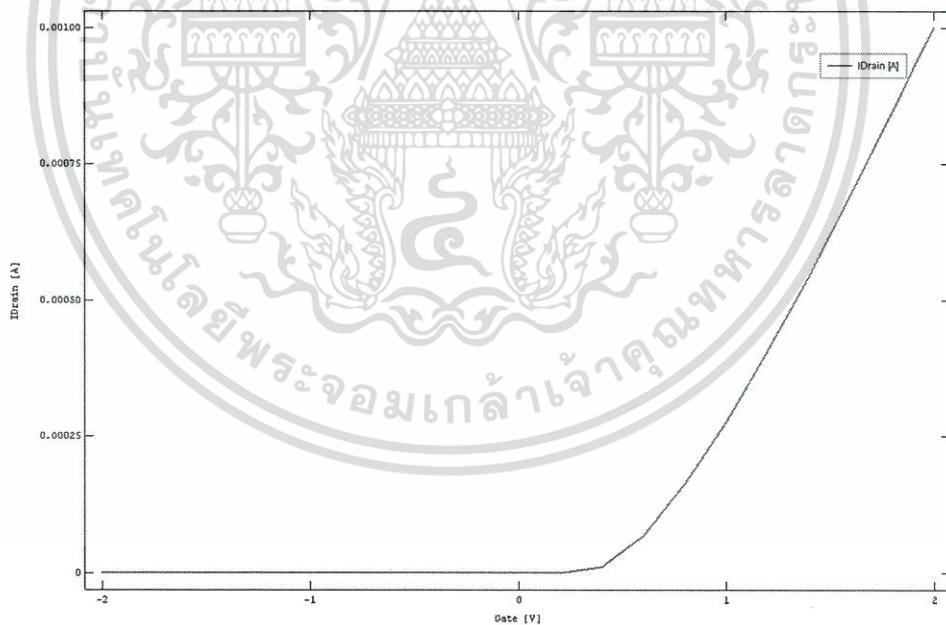
- 1.) เลือกการจ่ายแรงดันที่เกตเป็นแบบ“step” จาก 0.0v ถึง 3.0v และ step = 0.5v
- 2.) เลือกการจ่ายแรงดันที่เดรนเป็นแบบ“step” จาก 0.0v ถึง 2.0v และ step = 0.2v
- 3.) กำหนด priority ของเกตและเดรน เป็น 1 และ 2 ตามลำดับ
- 4.) กำหนดแกน x เป็นแรงดันที่เดรนและแกน y เป็น กระแสที่เดรน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.5.1 ความหนาเกตออกไซด์ = 3.0 um

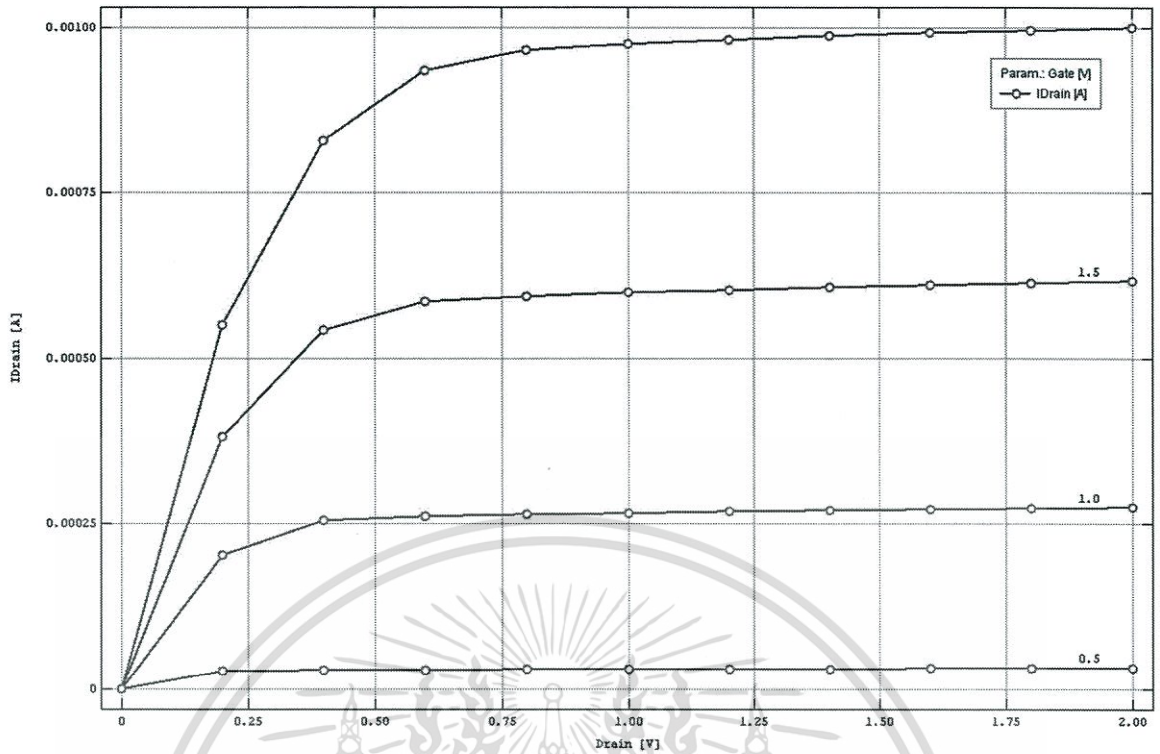


รูปที่ 4.44 โครงสร้างของมอสทรานซิสเตอร์ความหนาเกตออกไซด์ = 3.0 nm



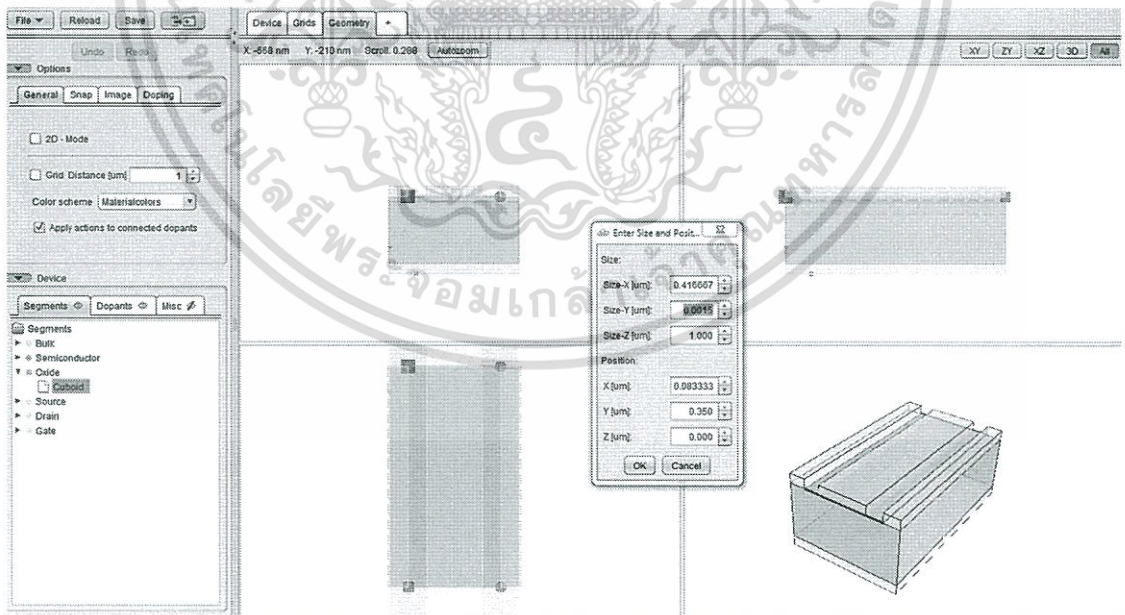
รูปที่ 4.45 ความสัมพันธ์ระหว่างกระแสเดรนและแรงดันเกตความหนาเกตออกไซด์ = 3.0 nm

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



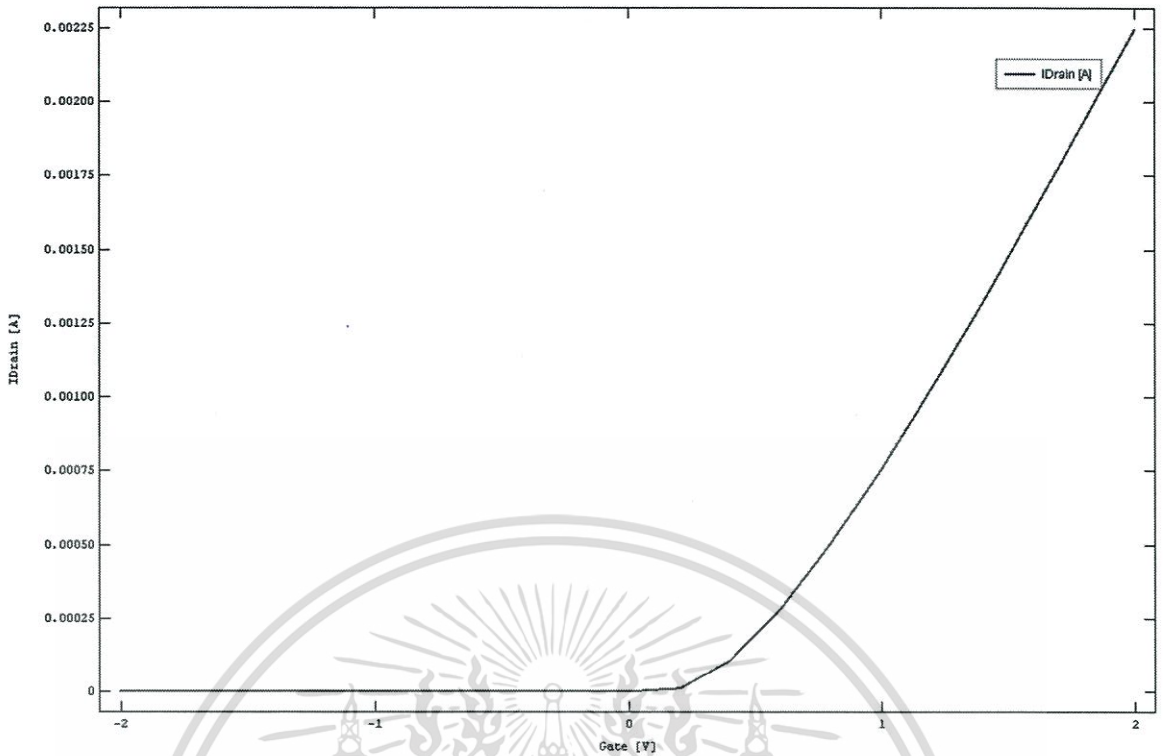
รูปที่ 4.46 ความสัมพันธ์ระหว่างกระแสเดรนและแรงดันเดรนความหนาเกตออกไซด์ = 3.0 nm

4.5.2 ความหนาเกตออกไซด์ = 1.5 nm

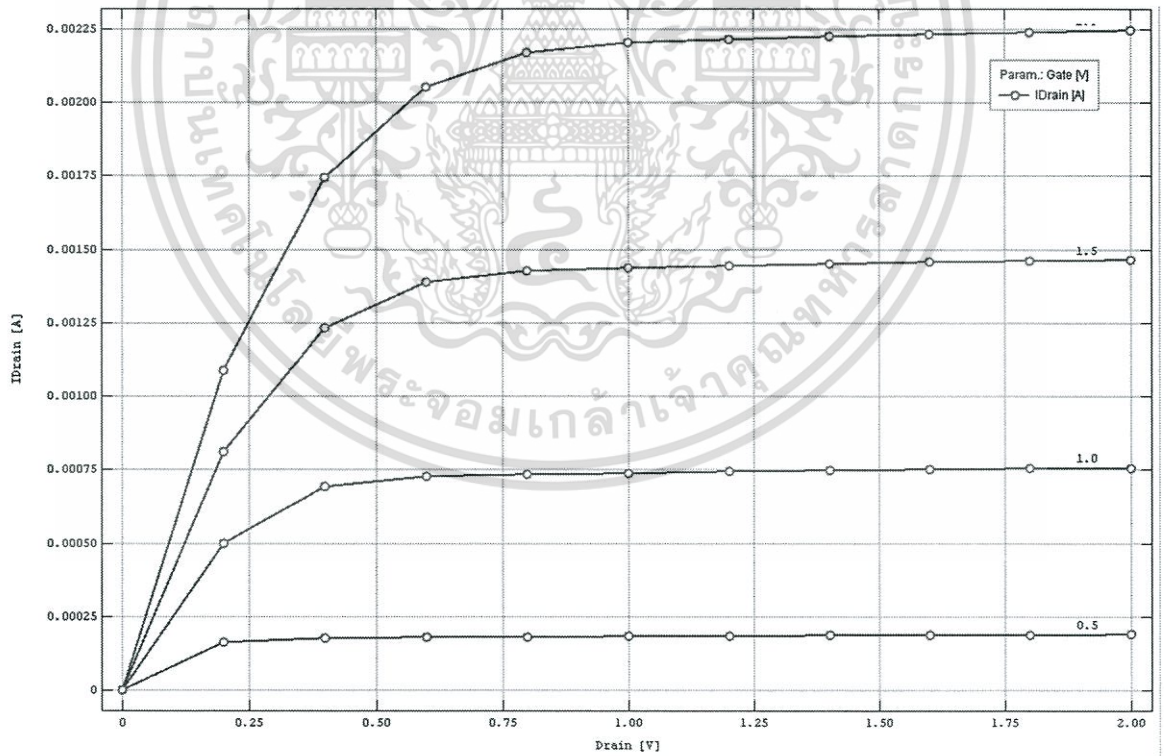


รูปที่ 4.47 โครงสร้างของมอสทรานซิสเตอร์ความหนาเกตออกไซด์ = 1.5 nm

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



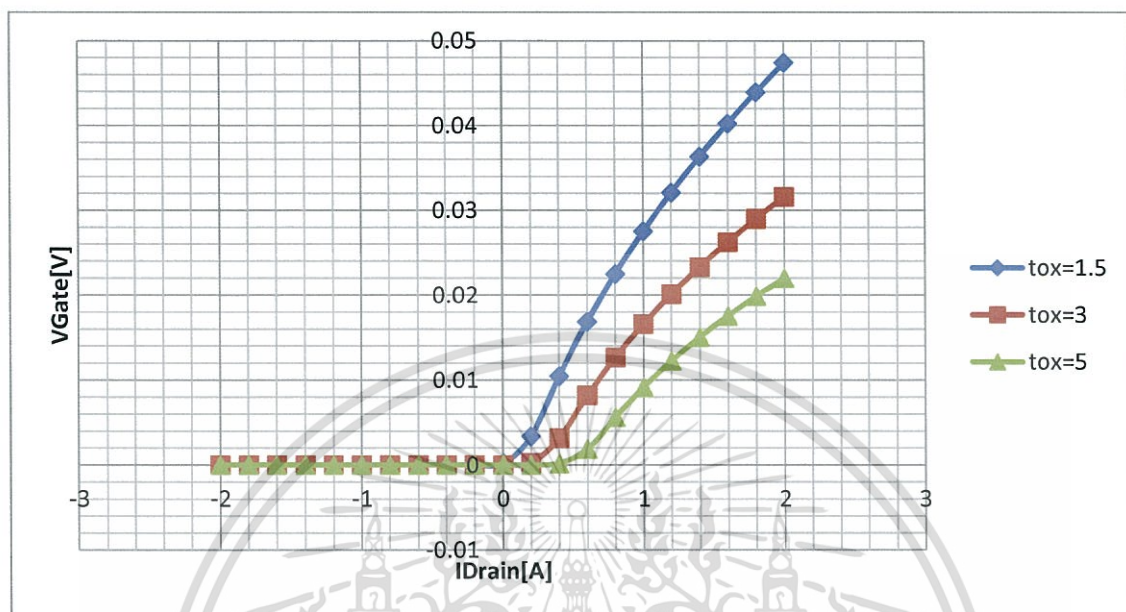
รูปที่ 4.48 ความสัมพันธ์ระหว่างกระแสเดรนและแรงดันเกตความหนาเกตออกไซด์ = 1.5 nm



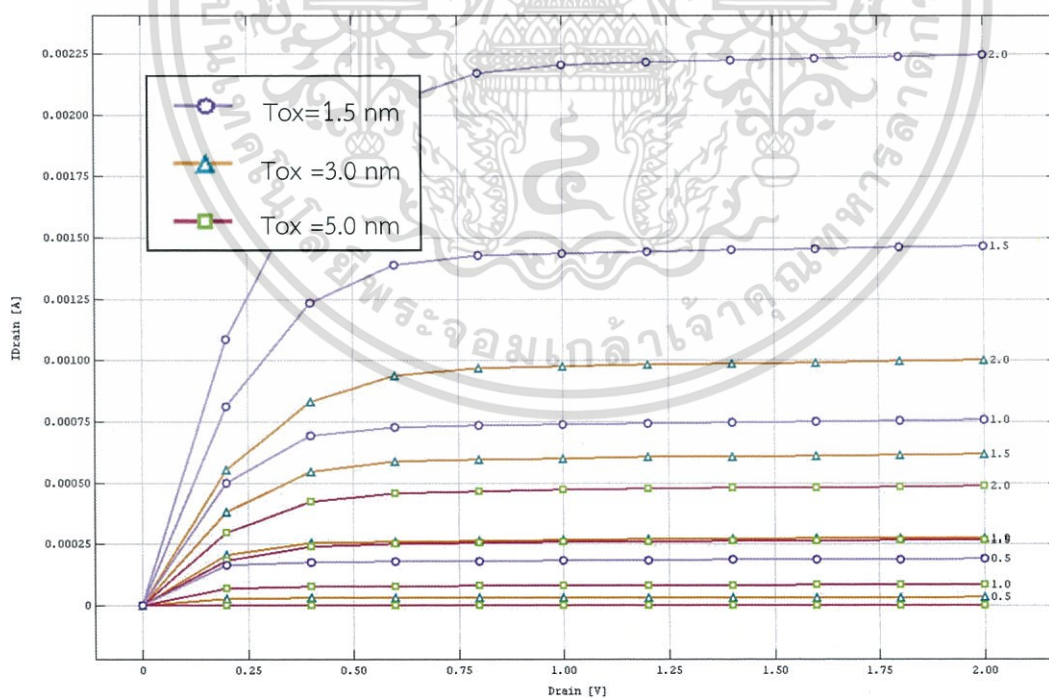
รูปที่ 4.49 ความสัมพันธ์ระหว่างกระแสเดรนและแรงดันเดรนความหนาเกตออกไซด์ = 1.5 nm

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.5.3 สรุปและวิเคราะห์ผลการทดลอง



รูปที่ 4.50 ความสัมพันธ์ระหว่างกระแสเดรนและแรงดันเกตความหนาเกตออกไซด์ค่าต่างๆ



รูปที่ 4.51 ความสัมพันธ์ระหว่างกระแสเดรนและแรงดันเดรนความหนาเกตออกไซด์ค่าต่างๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.3 ความสัมพันธ์ของความหนาเทออกไซด์กับค่ากระแสเดรนและแรงดันขีดเริ่ม

ความหนาเทออกไซด์(Tox)	กระแสเดรน(Id) ที่ Vgs =2 V	แรงดันขีดเริ่ม (Vth)
1.5 nm	2.25 mA	0.42 V
3.0 nm	1.00 mA	0.58 V
5.0 nm	0.50 mA	0.70 V

จากกราฟและตารางที่ 4.3 พบว่าปริมาณกระแสที่ขั้วเดรนแปรผกผันกับความหนาเทออกไซด์ คือความหนาเทออกไซด์มีค่าเพิ่มขึ้นจะทำให้ปริมาณกระแสที่ขั้วเดรนมีค่าลดลง แรงดันขีดเริ่มแปรผันตรงกับความยาวช่องทางเดินกระแสคือความยาวช่องทางเดินกระแสมีค่าเพิ่มขึ้นทำให้แรงดันขีดเริ่มมีค่าเพิ่มขึ้น

4.6 ความสัมพันธ์ของความเข้มข้นสารเจือ (Electron concentration)

การทดลองมีขั้นตอนดังนี้

- สร้างโครงสร้างของมอสทรานซิสเตอร์โดยไม่ใช้แม่แบบ(การทดลองที่ 4.2) โดยกำหนดค่าดังนี้
 - ความกว้างช่องทางเดินกระแส = 1 μm
 - ความยาวช่องทางเดินกระแส = 250 nm
 - ความหนาเทออกไซด์ = 5.0 nm
 - ความเข้มข้นสารเจือของฐานรอง(Delta1) = $1 \times e^{15} (1/\text{cm}^3)$ (การทดลองที่ 4.6.1)
 - = $1 \times e^{16} (1/\text{cm}^3)$ (การทดลองที่ 4.6.2)
 - = $1 \times e^{17} (1/\text{cm}^3)$ (การทดลองที่ 4.6.3)
- สร้าง minimos เพื่อวัดค่าปริมาณกระแสที่ขั้วเดรน และวัดค่าคุณลักษณะของกระแสและแรงดัน
 - การวัดค่าปริมาณกระแสที่ขั้วเดรน
 - เลือกการจ่ายแรงดันที่เกตเป็นแบบ“step” จาก -2.0v ถึง 2.0v และ step = 0.2v
 - เลือกการจ่ายแรงดันที่เดรนเป็นแบบ“Constant value” กำหนดค่า 2.0v
 - กำหนดแกน x เป็นแรงดันที่เกตและแกน y เป็น กระแสที่เดรน
 - การวัดค่าคุณลักษณะของกระแสและแรงดัน
 - เลือกการจ่ายแรงดันที่เกตเป็นแบบ“step” จาก 0.0v ถึง 3.0v และ step = 0.5v
 - เลือกการจ่ายแรงดันที่เดรนเป็นแบบ“step” จาก 0.0v ถึง 2.0v และ step = 0.2v

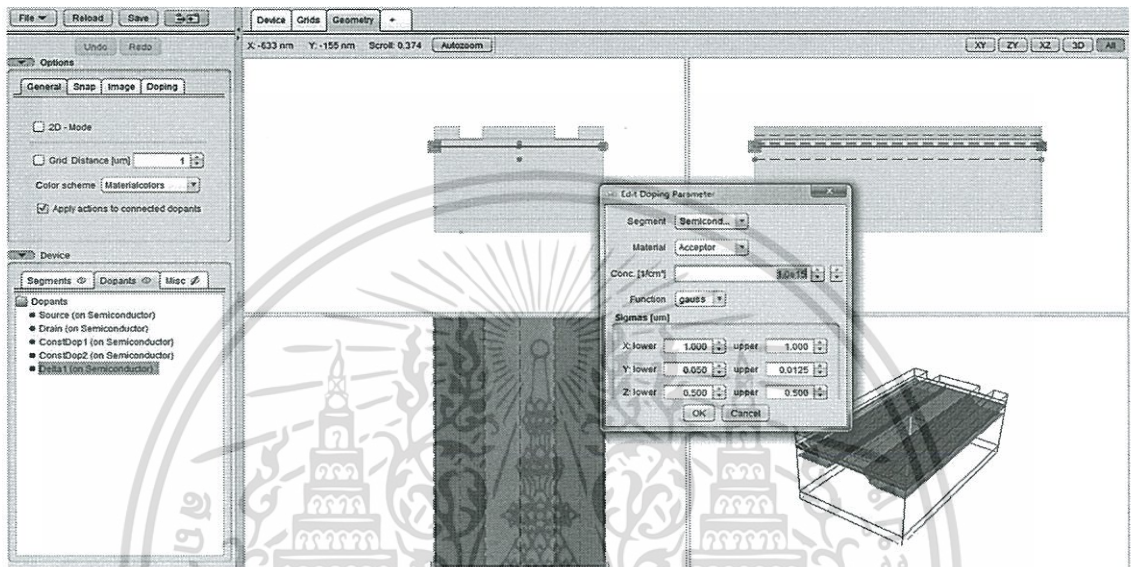
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- 3.) กำหนด priority ของเกตและเดรน เป็น 1 และ 2 ตามลำดับ
- 4.) กำหนดแกน x เป็นแรงดันที่เดรนและแกน y เป็น กระแสที่เดรน

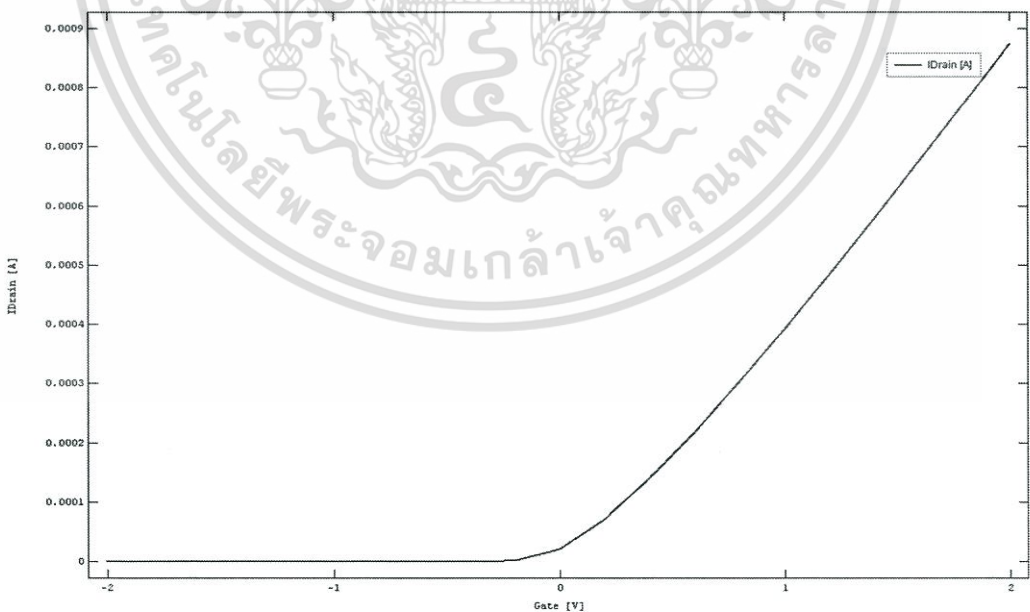
2.3 การวัดค่า Electron concentrate

เลือกการจ่ายแรงดันที่เกตเป็นแบบ“constant” มีค่า 2.0 v

4.6.1 ความเข้มข้นของฐานรอรอง ($\Delta n_1 = 1 \times e^{15} (1/cm^3)$)

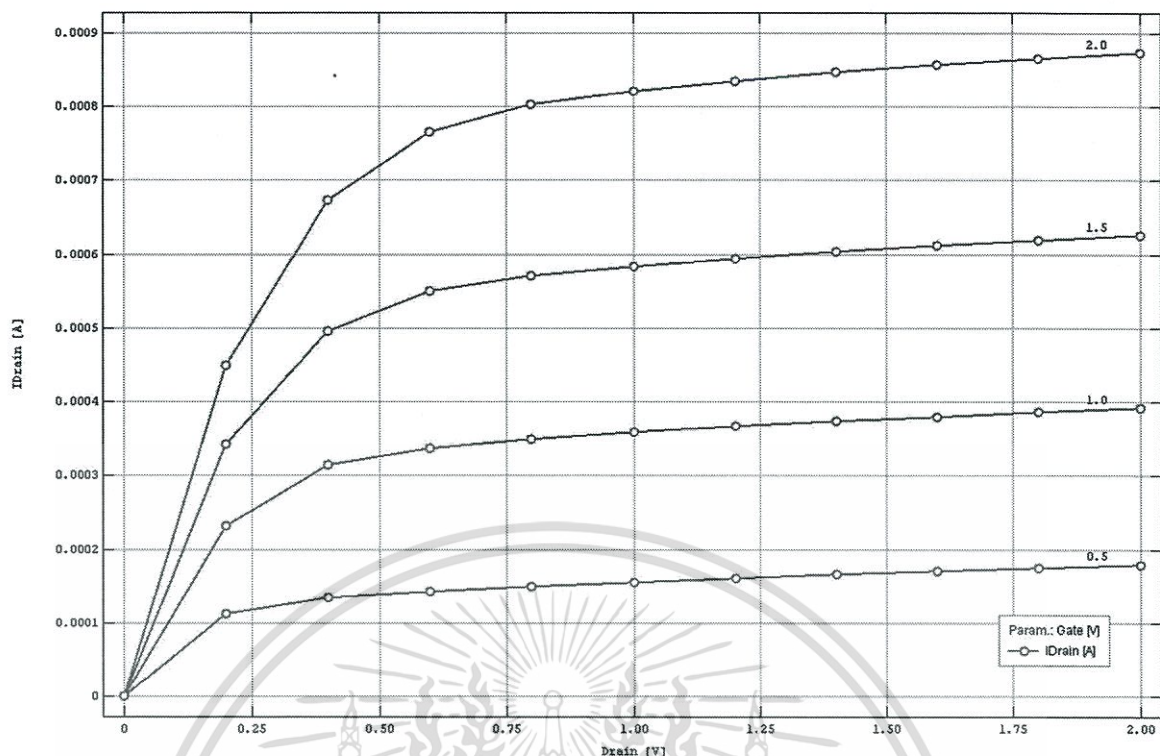


รูปที่ 4.52 โครงสร้างของมอสทรานซิสเตอร์ความเข้มข้นสารเจือ = $1 \times e^{15} (1/cm^3)$

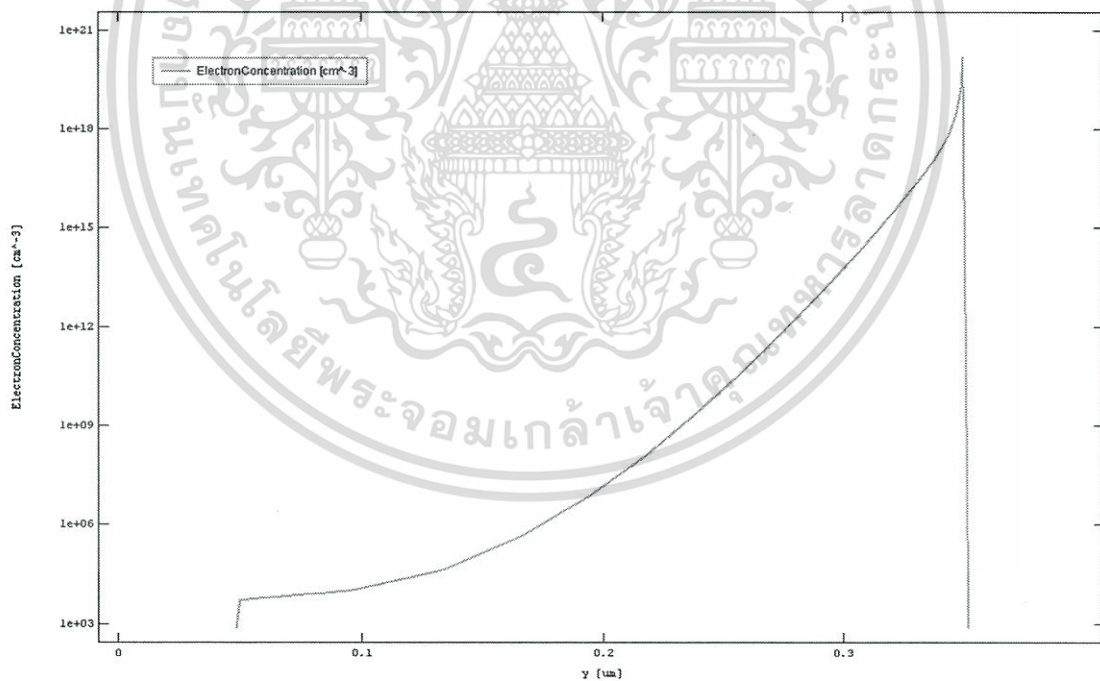


รูปที่ 4.53 ความสัมพันธ์ระหว่างกระแสเดรนและแรงดันเกตความเข้มข้นสารเจือ = $1 \times e^{15} (1/cm^3)$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



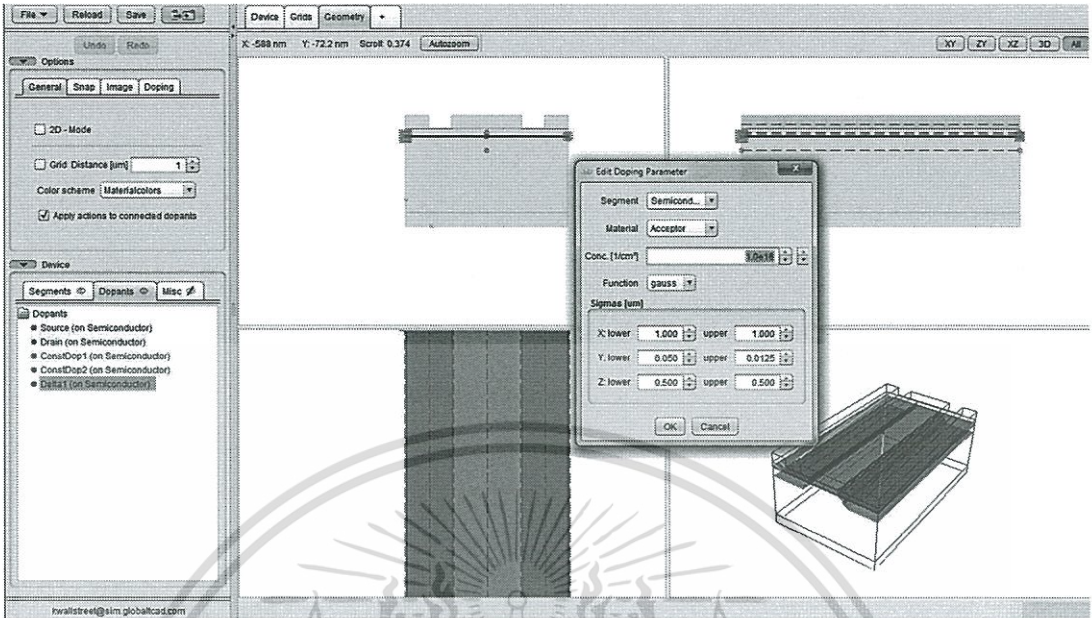
รูปที่ 4.54 ความสัมพันธ์ระหว่างกระแสเดรนและแรงดันเดรนความเข้มข้นสารเจือ = $1 \times e^{15} (1/cm^3)$



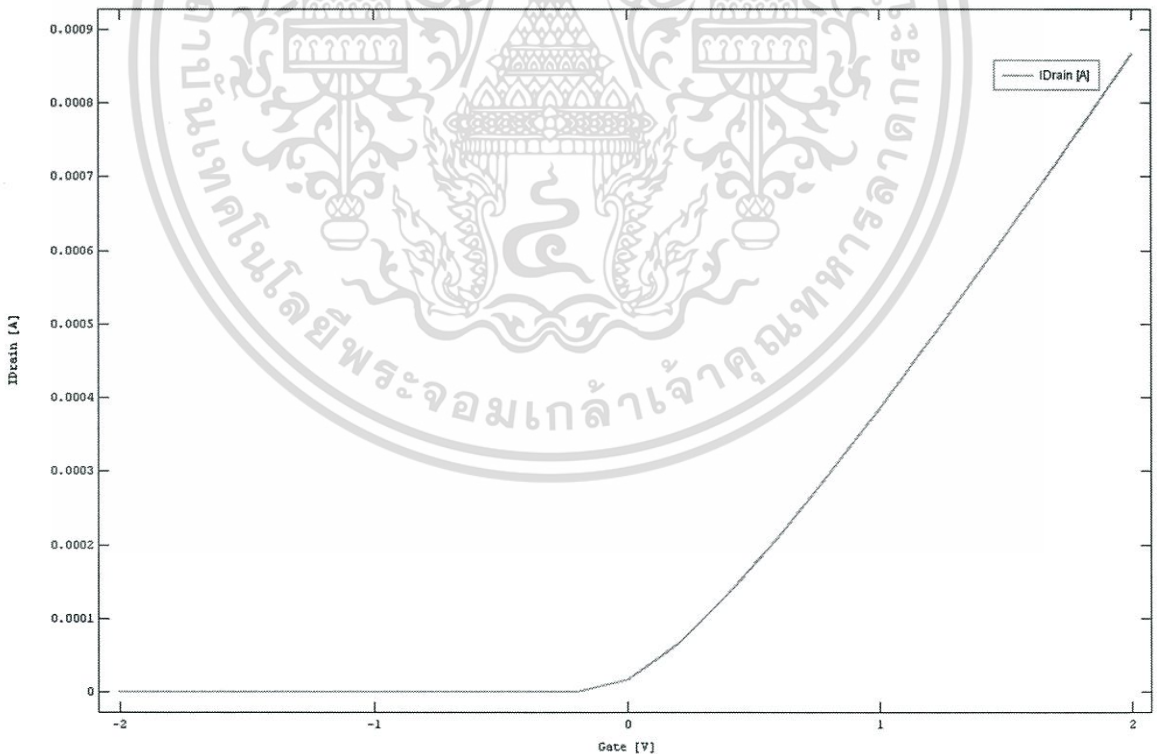
รูปที่ 4.55 ความสัมพันธ์ระหว่างความเข้มข้นสารเจือ = $1 \times e^{15} (1/cm^3)$ กับความลึกของฐานรอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.6.2 ความเข้มข้นของฐานรอง ($\Delta_1 = 1 \times e^{16} (1/cm^3)$)

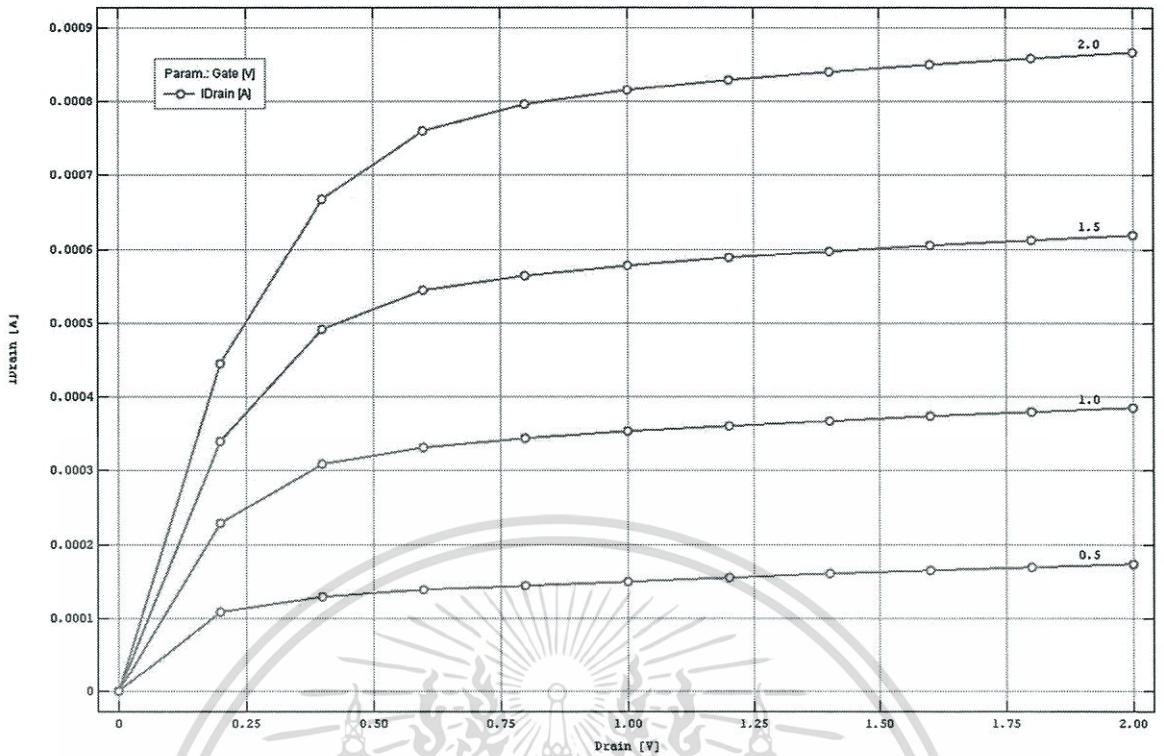


รูปที่ 4.56 โครงสร้างของมอสทรานซิสเตอร์ความเข้มข้นสารเจือของฐานรอง = $1 \times e^{16} (1/cm^3)$

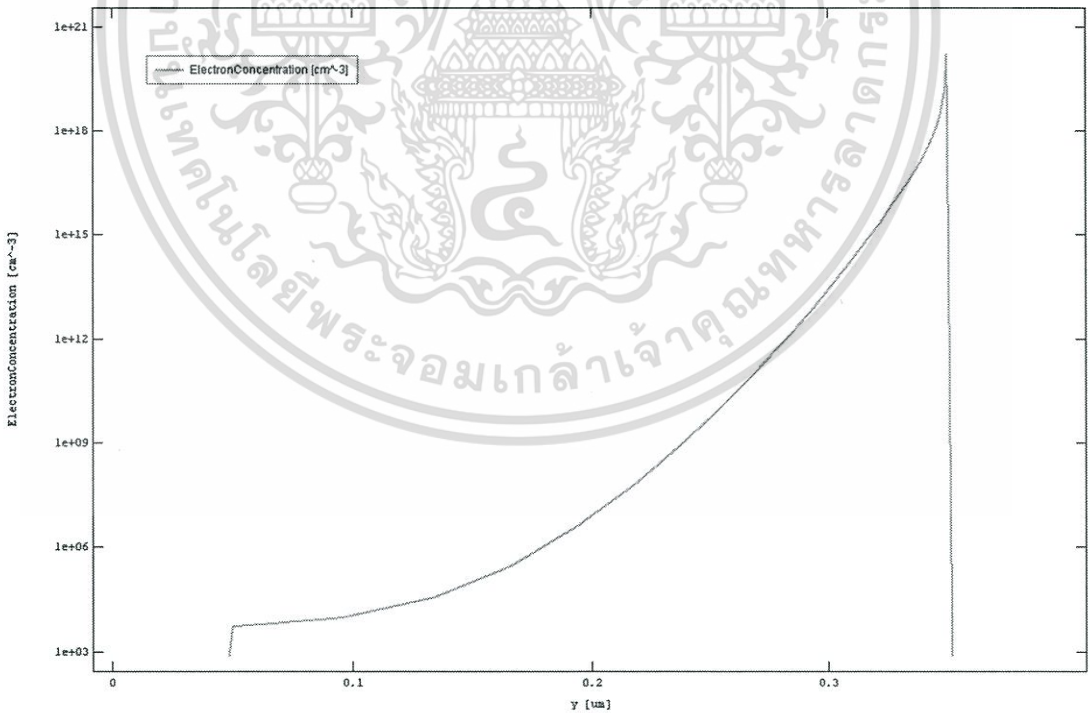


รูปที่ 4.57 ความสัมพันธ์ระหว่างกระแสเดรนและแรงดันเกตความเข้มข้นสารเจือ = $1 \times e^{16} (1/cm^3)$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



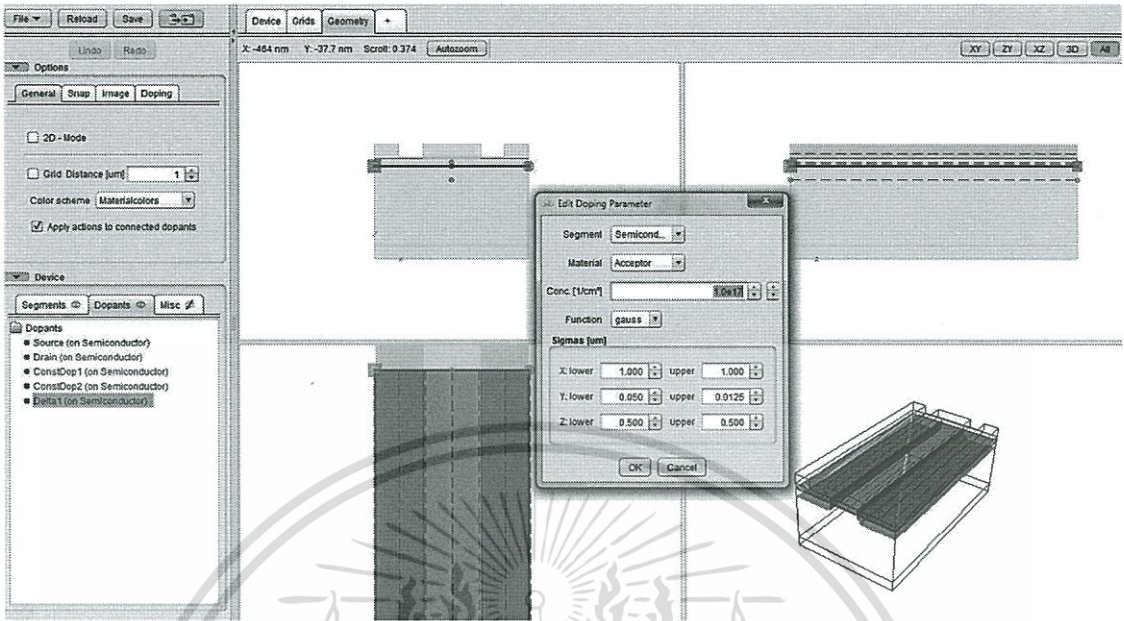
รูปที่ 4.58 ความสัมพันธ์ระหว่างกระแสเดรนและแรงดันเดรนความเข้มข้นสารเจือ = $1 \times e^{16} (1/cm^3)$



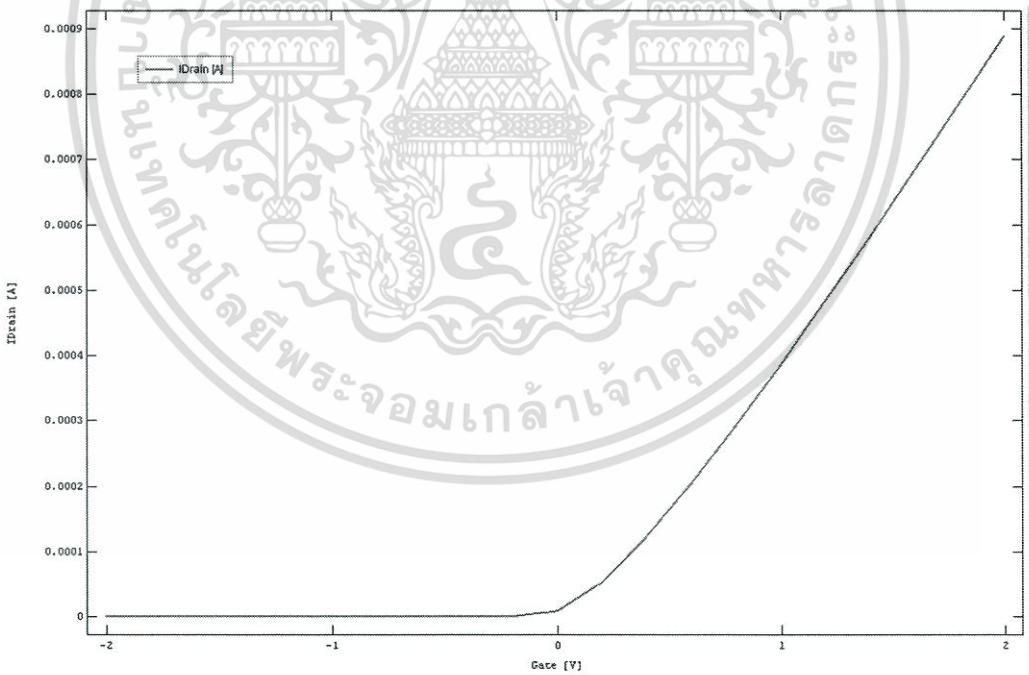
รูปที่ 4.59 ความสัมพันธ์ระหว่างความเข้มข้นสารเจือ = $1 \times e^{16} (1/cm^3)$ กับความลึกของฐานรอรอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.6.3 ความเข้มข้นของฐานรอง(Delta1) = $1 \times e^{17}$ ($1/cm^3$)

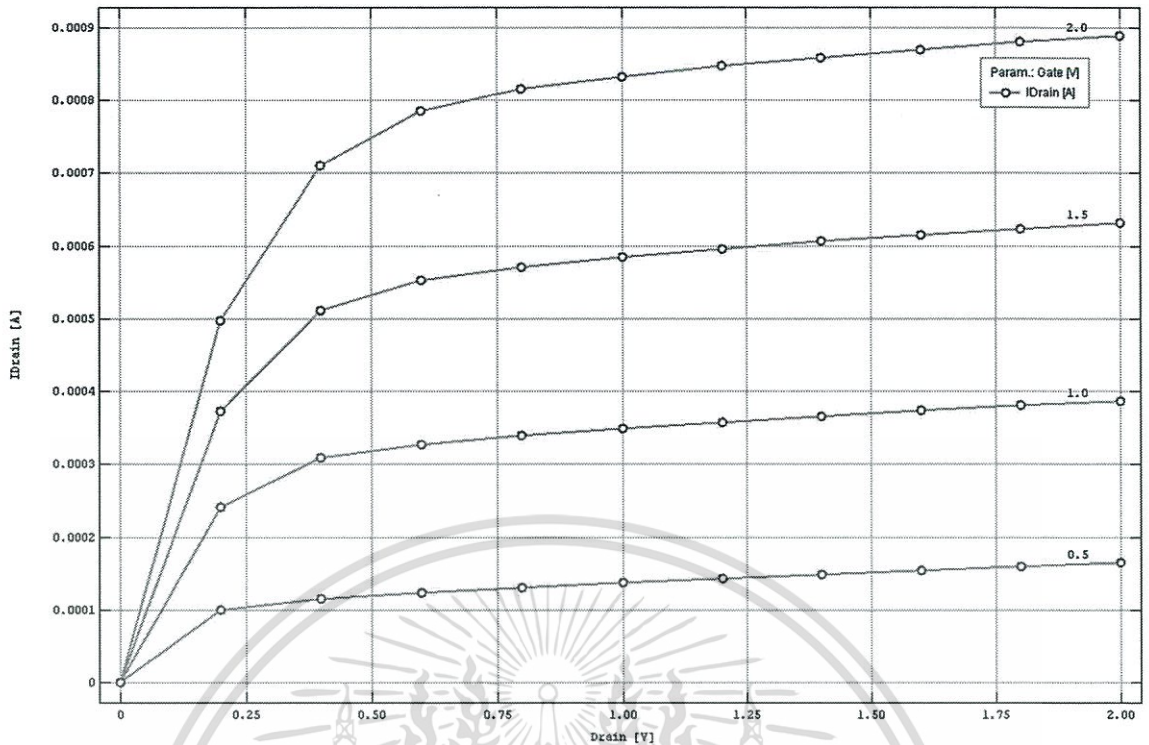


รูปที่ 4.60 โครงสร้างของมอสทรานซิสเตอร์ความเข้มข้นสารเจือของฐานรอง = $1 \times e^{17}$ ($1/cm^3$)

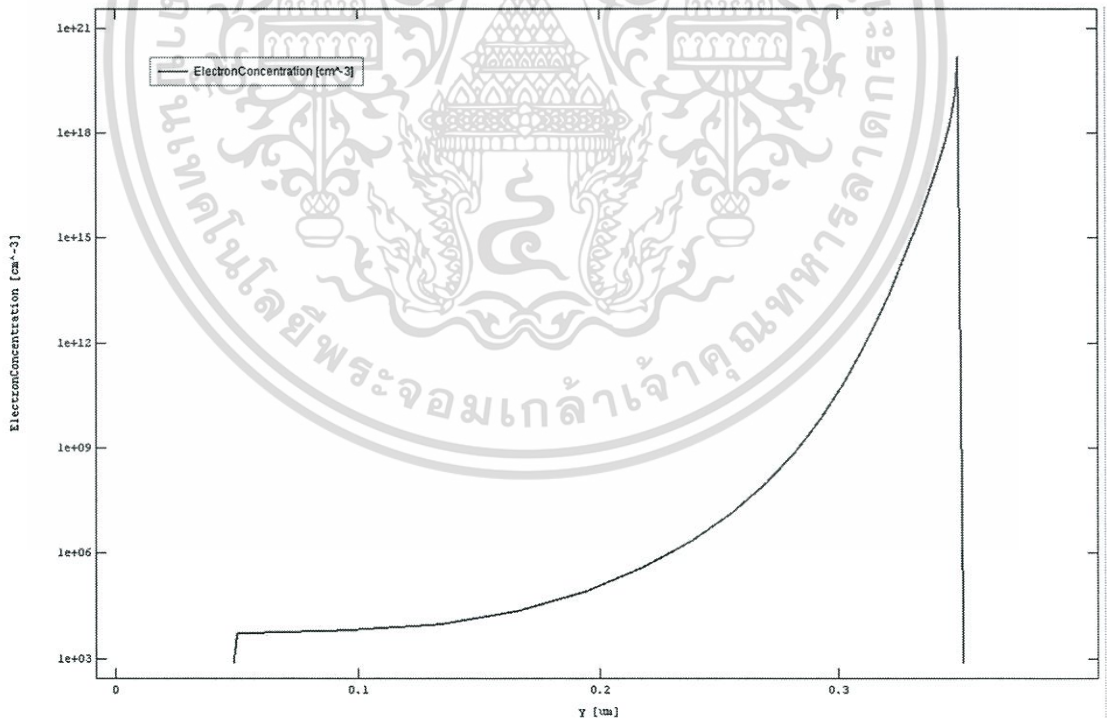


รูปที่ 4.61 ความสัมพันธ์ระหว่างกระแสเดรนและแรงดันเกตความเข้มข้นสารเจือ = $1 \times e^{17}$ ($1/cm^3$)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



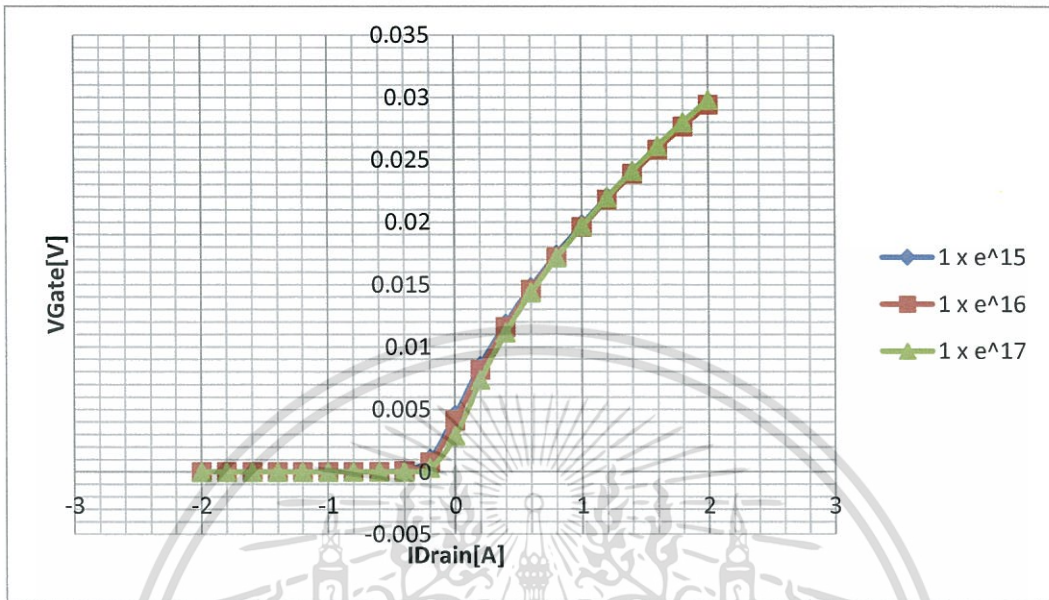
รูปที่ 4.62 ความสัมพันธ์ระหว่างกระแสเดรนและแรงดันเดรนความเข้มข้นสารเจือ = $1 \times e^{17}$ ($1/cm^3$)



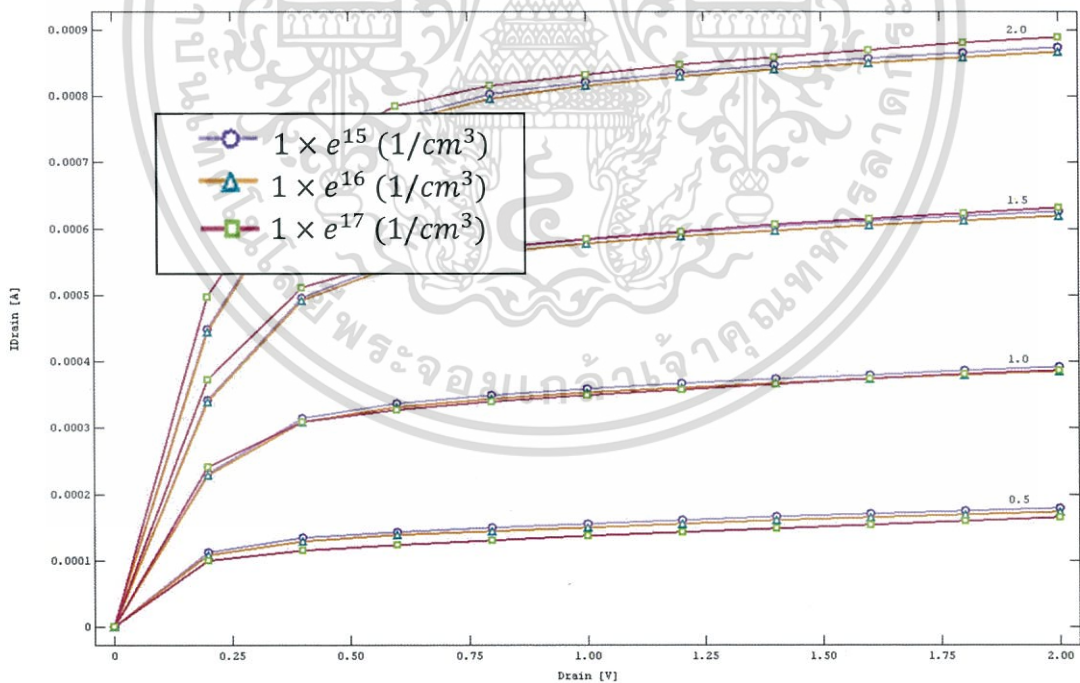
รูปที่ 4.63 ความสัมพันธ์ระหว่างความเข้มข้นสารเจือ = $1 \times e^{17}$ ($1/cm^3$) กับความลึกของฐานรอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.6.4 สรุปและวิเคราะห์ผลการทดลอง



รูปที่ 4.64 ความสัมพันธ์ระหว่างกระแสเดรนและแรงดันเกตของความเข้มข้นสารเจือค่าต่างๆ



รูปที่ 4.65 ความสัมพันธ์ระหว่างกระแสเดรนและแรงดันเดรนของความเข้มข้นสารเจือค่าต่างๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.4 ความสัมพันธ์ของความเข้มข้นสารเจือกับค่ากระแสเดรนและแรงดันขีดเริ่ม

ความเข้มข้นสารเจือ($1/cm^3$)	กระแสเดรน(I_d) ที่ $V_{gs} = 1.5$ V	แรงดันขีดเริ่ม(V_{th})
$1 \times e^{15}$	0.61 mA	0.14 V
$1 \times e^{16}$	0.62 mA	0.14 V
$1 \times e^{17}$	0.63 mA	0.14 V

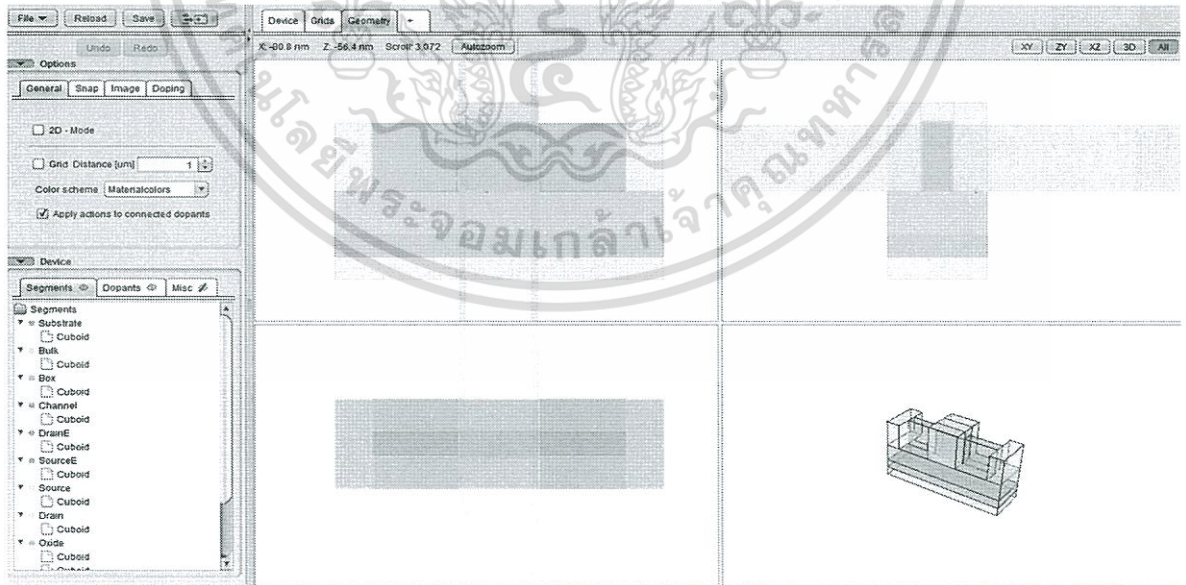
จากกราฟและตารางที่ 4.4 พบว่าความเข้มข้นสารเจือเพิ่มขึ้น ปริมาณกระแสที่ขั้วเดรนมีการเปลี่ยนแปลงเพิ่มขึ้นเล็กน้อย

4.7 การทดลองสร้างฟินเฟตชนิดเอ็น

การทดลองนี้เป็นการจำลองสร้างฟินเฟตชนิดเอ็นโดยใช้โปรแกรม TCAD ในการออกแบบจากนั้นศึกษาค่ากระแสเดรนเมื่อเปลี่ยนแปลงความยาวและความกว้างของช่องทางเดินกระแส ตามลำดับ โดยมีรายละเอียดการทดลองดังนี้

4.7.1 วิธีการสร้าง

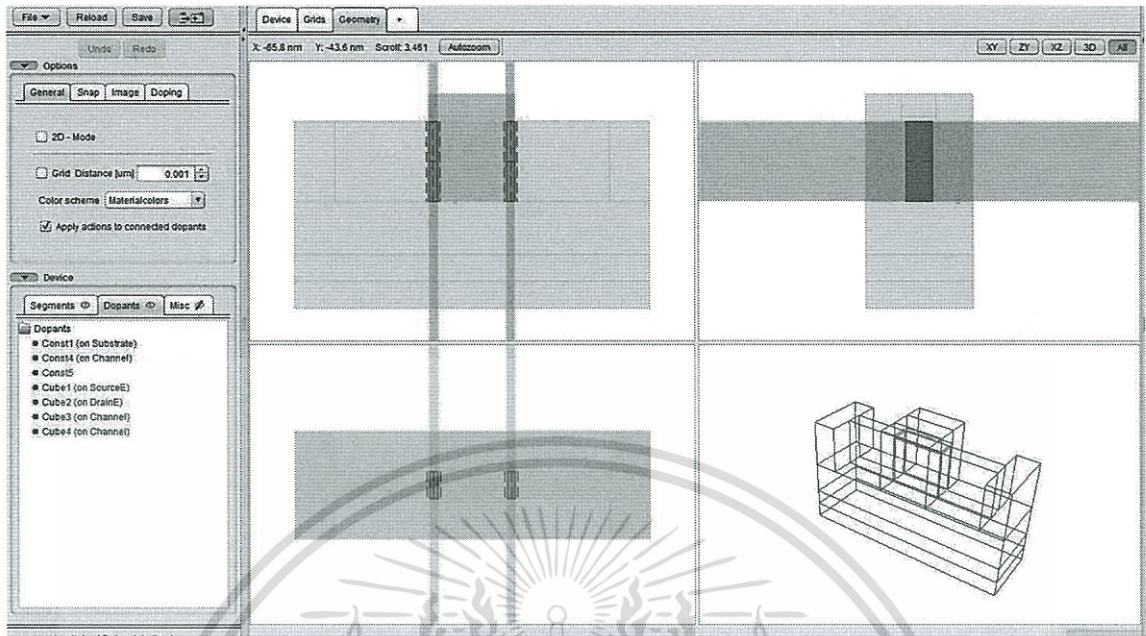
1. เปิดไปที่หน้า Geometry แล้วคลิก Segment
2. ทำการ Add Segment ขึ้นมาและสร้างเป็นโครงสร้างฟินเฟตดังรูป



รูปที่ 4.66 การ Add Segment FinFET ของฟินเฟตชนิดเอ็น

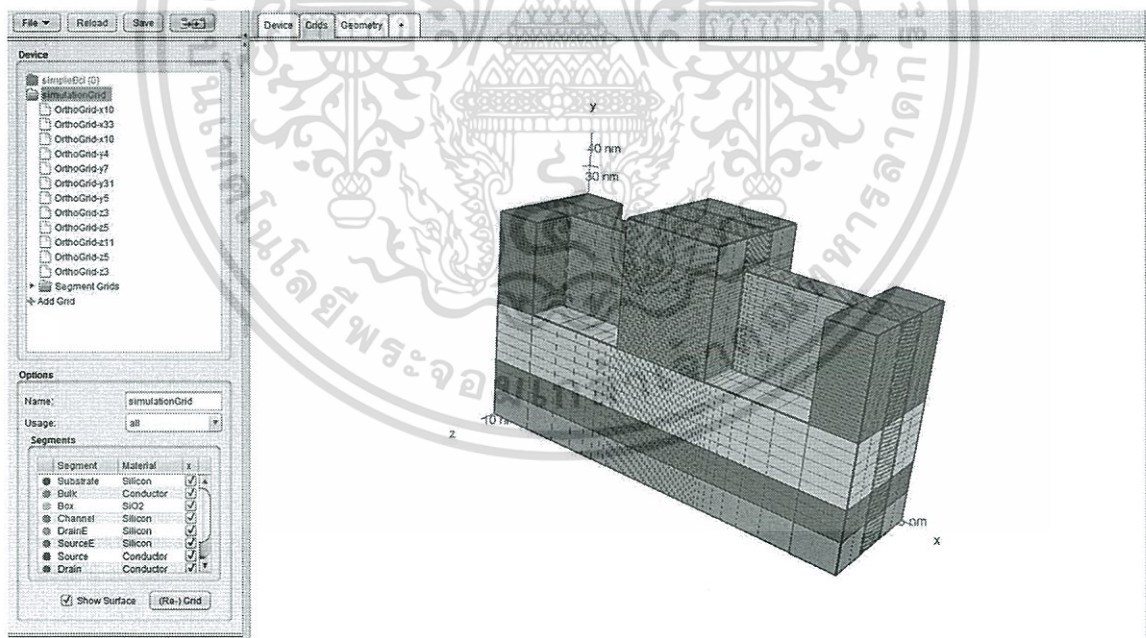
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3. ทำการ dope สารเจือให้ส่วนต่างๆของฟินเฟต



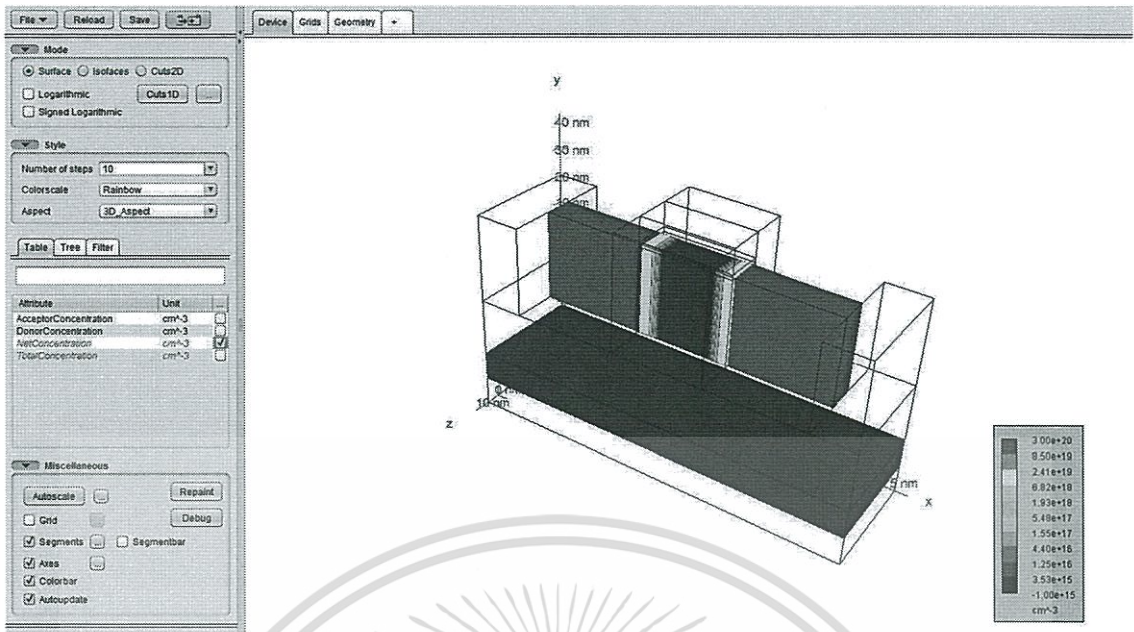
รูปที่ 4.67 การ Dope สารเจือของฟินเฟตชนิดเอ็น

4. ทำการ Add Grid ที่ใช้ในการคำนวณ



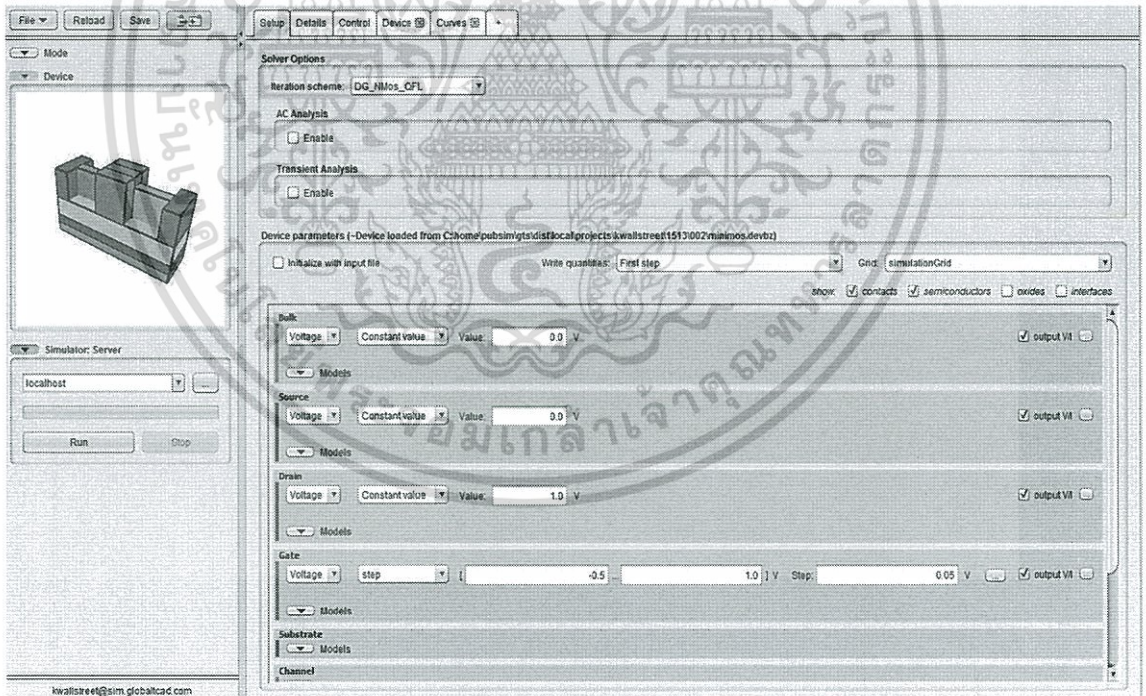
รูปที่ 4.68 Grid ที่ใช้ในการคำนวณของฟินเฟตชนิดเอ็น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



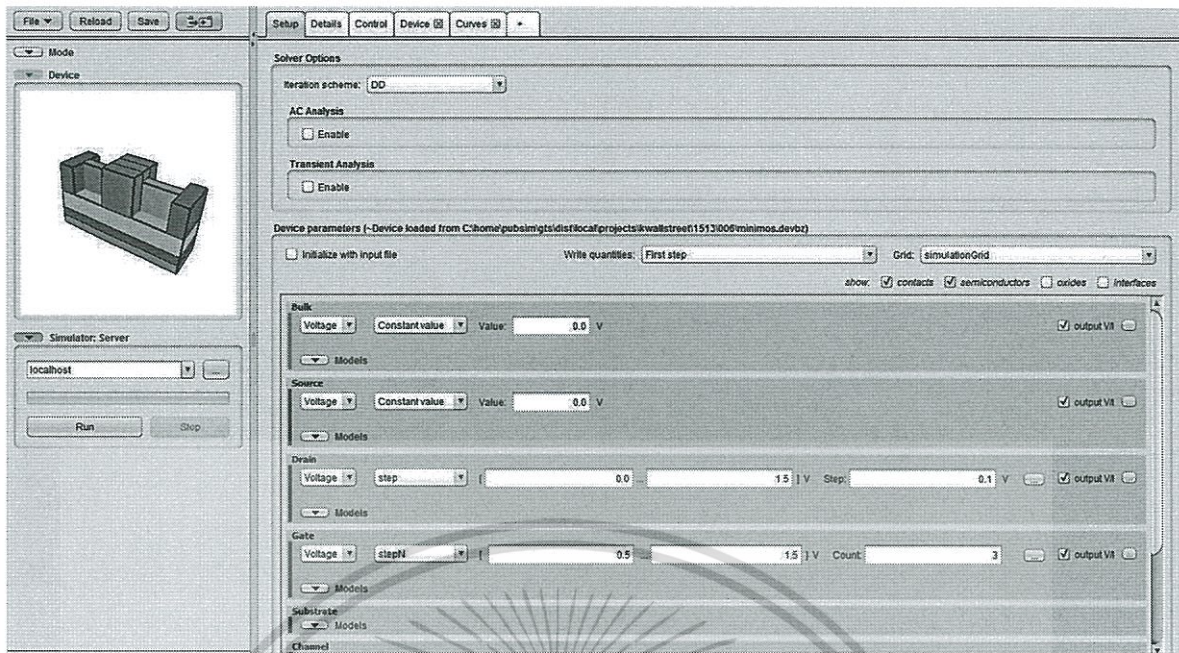
รูปที่ 4.69 ลักษณะความเข้มข้นสารเจือและโครงสร้างของอุปกรณ์ที่สร้างขึ้นของพินเฟตชนิดเอ็น

5. เปิด minimos และทำการไบอัสต่างๆ เพื่อหาความสัมพันธ์ค่าต่างๆ



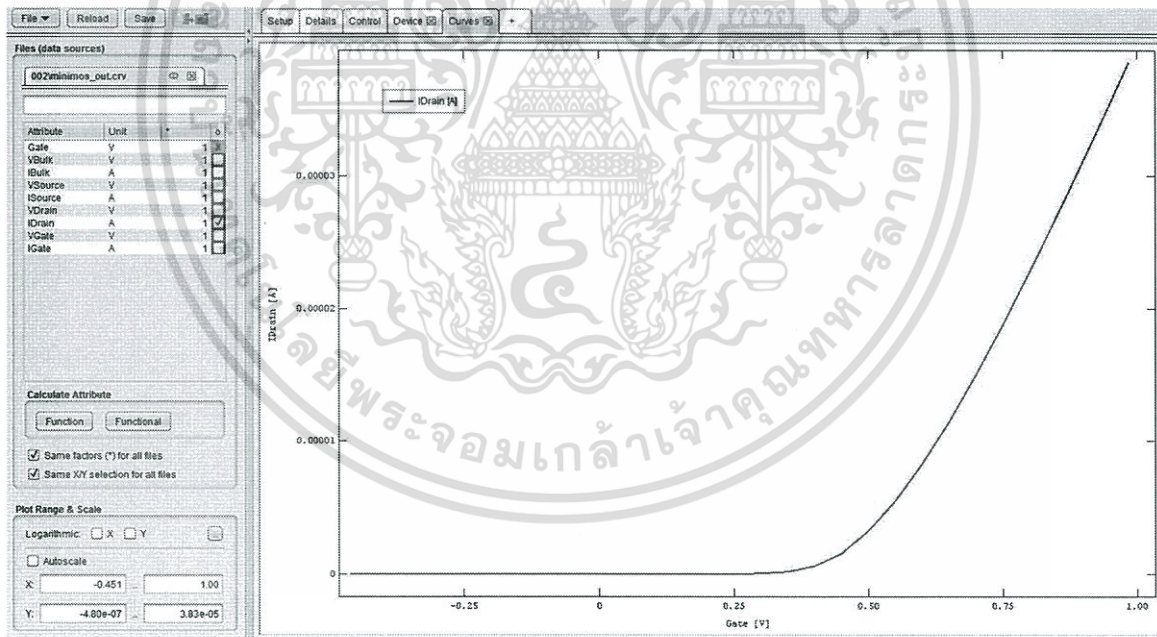
รูปที่ 4.70 การไบอัสเพื่อหา V_{th} ของพินเฟตชนิดเอ็น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



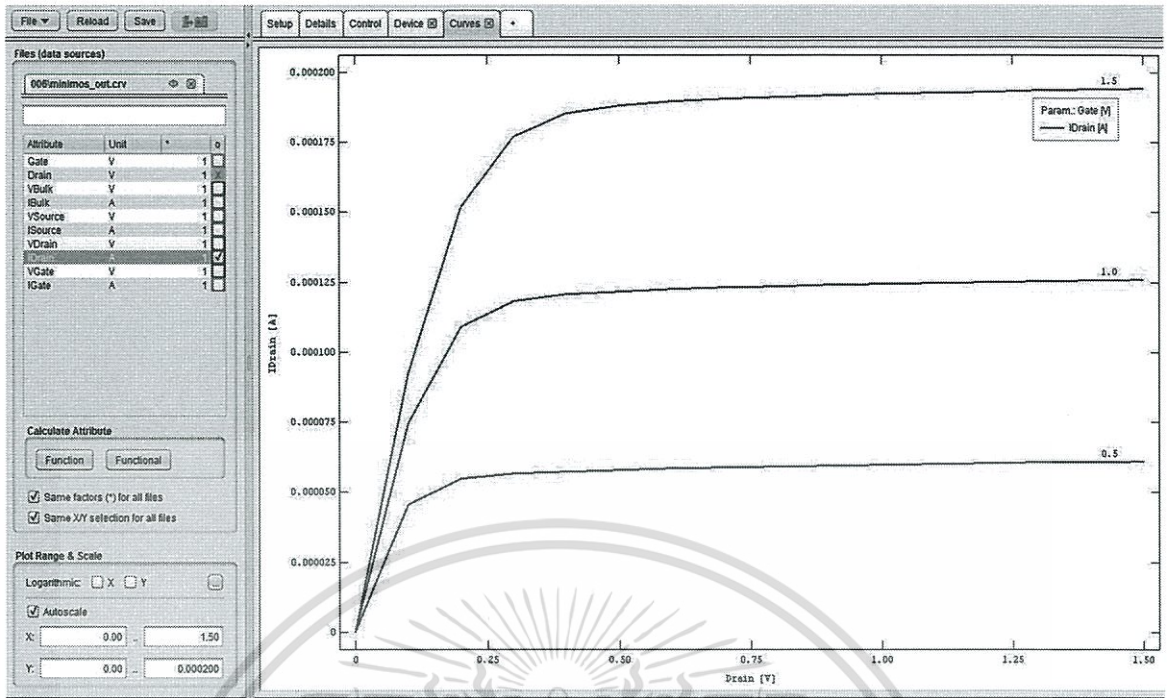
รูปที่ 4.71 การไบอัสเพื่อหา I-V Characteristic ของฟินเฟตชนิดเอ็น

4.7.2 ผลการทดลอง



รูปที่ 4.72 ความสัมพันธ์ระหว่างกระแสเดรนและแรงดันเกตของฟินเฟตชนิดเอ็น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.73 ความสัมพันธ์ระหว่างกระแสเดรนและแรงดันเดรนของฟินเฟตชนิดเอ็น

4.8 การศึกษาความสัมพันธ์ของกระแสเดรนกับความยาวของช่องทางเดินกระแสของฟินเฟตชนิดเอ็น

การทดลองนี้เป็นการจำลองสร้างฟินเฟตโดยใช้โปรแกรม TCAD ในการออกแบบจากนั้นศึกษาค่ากระแสเดรนเมื่อเปลี่ยนแปลงความยาวและความกว้างของช่องทางเดินกระแส ตามลำดับ โดยมีรายละเอียดการทดลองดังนี้

4.8.1 ความสัมพันธ์ของความยาวช่องทางเดินกระแส (Channel Length: L)

การทดลองมีขั้นตอนดังนี้

3.) สร้างโครงสร้างของฟินเฟตโดยกำหนดค่าดังนี้

ความกว้างช่องทางเดินกระแส = 10 nm

ความยาวช่องทางเดินกระแส = 20 nm, 32 nm และ 50 nm

4.) สร้าง minimos เพื่อวัดค่าปริมาณกระแสที่ขั้วเดรน และวัดค่าคุณลักษณะของกระแสและแรงดัน

2.1 การวัดค่าปริมาณกระแสที่ขั้วเดรน

- 1.) เลือกการจ่ายแรงดันที่เกตเป็นแบบ“step” จาก -0.5v ถึง 1.0v และ step = 0.05v
- 2.) เลือกการจ่ายแรงดันที่เดรนเป็นแบบ“Constant value” กำหนดค่า 1.0v
- 3.) กำหนดแกน x เป็นแรงดันที่เกตและแกน y เป็น กระแสที่เดรน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

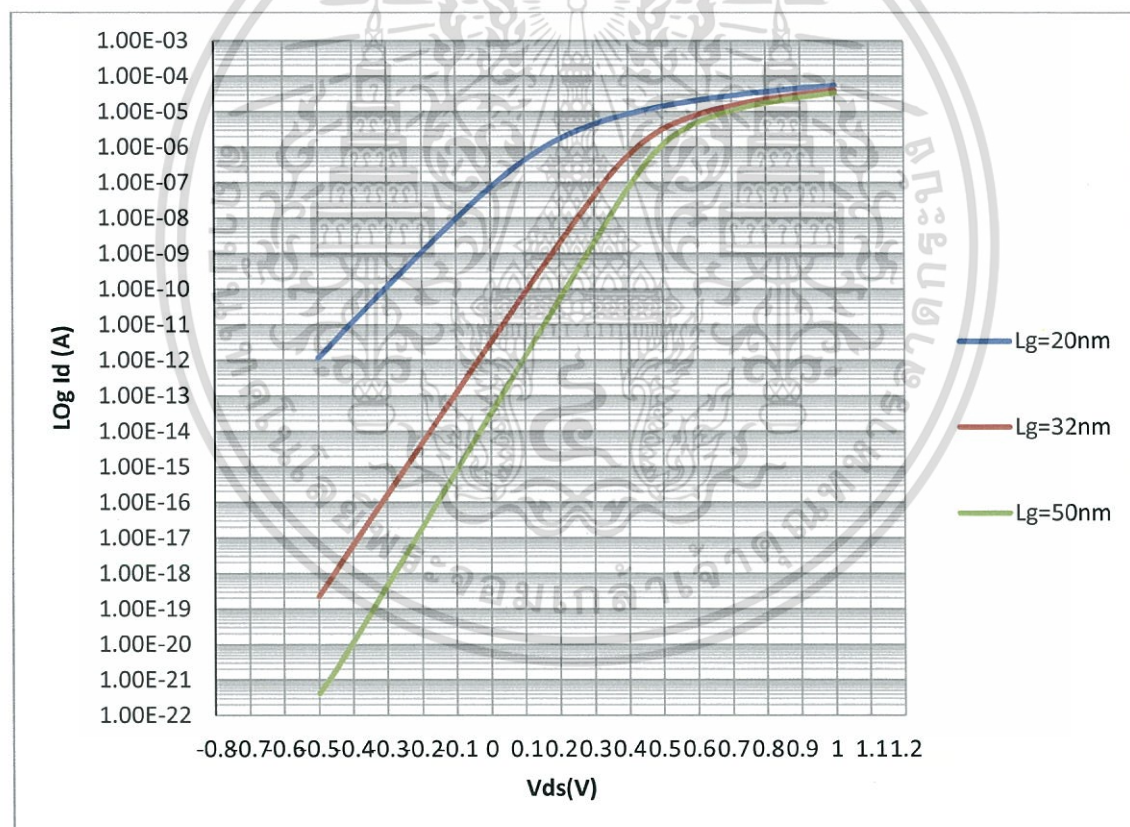
2.2 การวัดค่าคุณลักษณะของกระแสและแรงดัน

- 1.) เลือกการจ่ายแรงดันที่เกตเป็นแบบ“step” จาก 0.5v ถึง 1.5v และ step = 0.5v
- 2.) เลือกการจ่ายแรงดันที่เดรนเป็นแบบ“step” จาก 0.0v ถึง 1.5v และ step = 0.1v
- 3.) กำหนด priority ของเกตและเดรน เป็น 1 และ 2 ตามลำดับ
- 4.) กำหนดแกน x เป็นแรงดันที่เดรนและแกน y เป็น กระแสที่เดรน

4.8.2 สรุปและวิเคราะห์ผลการทดลอง

4.8.2.1 ความสัมพันธ์ระหว่างกระแสเดรนกับแรงดันเกต

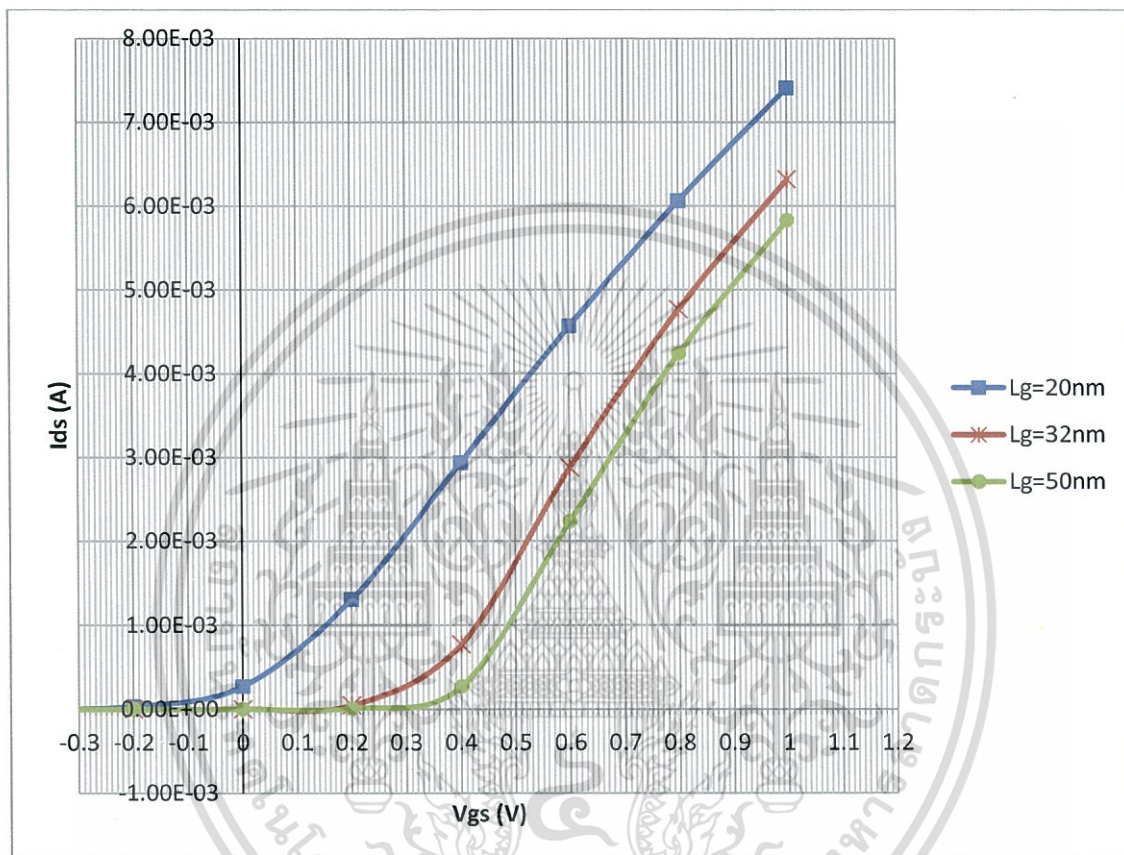
เมื่อกำหนดให้ความกว้าง (W) ของช่องทางเดินกระแสมีค่าเท่ากับ 10 nm แล้วเปลี่ยนค่าความยาว(L) ของช่องทางเดินกระแสมีค่าเท่ากับ 20 nm, 32 nm และ 50 nm แล้ววัดค่ากระแสเดรนเทียบกับแรงดันเดรนที่ค่า $V_{gs} = 1$ โวลต์ ได้ผลการทดลองรูปที่ 4.70



รูปที่ 4.74 ความสัมพันธ์ระหว่างกระแสเดรนกับแรงดันเดรนที่ความยาวช่องทางเดินกระแสค่าต่างๆของ ฟินเฟตชนิดเอ็น

จากรูปที่ 4.74 แสดงความสัมพันธ์ระหว่างกระแสเดรนกับแรงดันเกต เมื่อให้ $V_{ds} = 1$ โวลต์ พบว่าความยาวช่องทางเดินกระแสมีค่าเพิ่มขึ้นจะทำให้กระแสเดรนมีค่าลดลง

4.8.2.2 ค่าแรงดันขีดเริ่ม (Vth)



รูปที่ 4.75 ความสัมพันธ์ระหว่างกระแสเดรนกับแรงดันเกตที่ความยาวช่องทางเดินกระแสค่าต่างๆของ ฟินเฟตชนิดเอ็น

จากรูปที่ 4.75 แสดงความสัมพันธ์ระหว่างกระแสเดรนกับแรงดันเกตที่ความยาวช่องทางเดินกระแสค่าต่างๆ พบว่าความยาวของช่องทางเดินกระแสเพิ่มขึ้นจะทำให้แรงดันขีดเริ่มมีค่าเพิ่มขึ้น

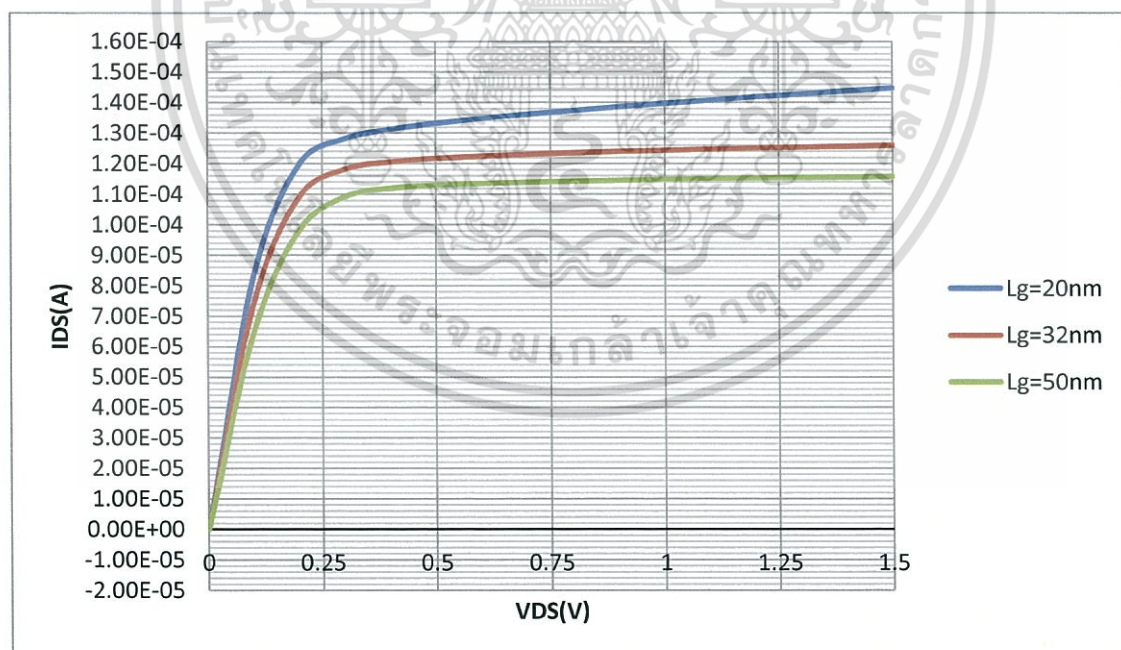
4.8.2.3 ค่า Subthreshold Swing, SS

ตารางที่ 4.5 ค่า Subthreshold Swing ที่ความยาวของช่องทางเดินกระแสค่าต่างๆ ของฟินเฟตชนิดเอ็น

L (nm)	V _{th} (V)	ss (mV/dec)
20	0.15	150
32	0.32	80
50	0.37	70

จากตารางที่ 4.5 แสดงการหาค่า Subthreshold Swing โดยค่าความยาวของช่องทางเดินกระแสมีค่าเท่ากับ 20 nm, 32 nm และ 50 nm ตามลำดับ ที่ความกว้างช่องทางเดินกระแสมีค่าเท่ากับ 10 nm พบว่าเมื่อความยาวของช่องทางเดินกระแสเพิ่มจะทำค่า Subthreshold Swing มีค่าลดลง

4.8.2.4 ความสัมพันธ์ระหว่างกระแสเดรนกับแรงดันเดรนเมื่อเปลี่ยนความยาวของช่องทางเดินกระแส (L)



รูปที่ 4.76 ความสัมพันธ์ระหว่างกระแสกับแรงดันเดรนที่ความยาวของช่องทางเดินกระแสค่าต่างๆของ ฟินเฟตชนิดเอ็น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 4.76 เมื่อกำหนดให้ความกว้างของช่องทางเดินกระแสมีค่าเท่ากับ 10 nm จากนั้นเปลี่ยนค่าความยาวของช่องทางเดินกระแสเป็น 20 nm, 32nm และ 50 nm ตามลำดับ แล้ววัดค่ากระแสเดรนเทียบกับแรงดันเดรน ที่ค่า $V_{gs} = 1$ โวลต์ พบว่าเมื่อความยาวของช่องทางเดินกระแสเพิ่มขึ้นจะทำให้กระแสเดรนมีค่าลดลง

4.8.3 ความสัมพันธ์ระหว่างกระแสเดรนกับแรงดันเดรนเมื่อเปลี่ยนความกว้างของช่องทางเดินกระแส (W)

1.) สร้างโครงสร้างของฟินเฟตโดยกำหนดค่าดังนี้

ความยาวช่องทางเดินกระแส = 32 nm

ความกว้างช่องทางเดินกระแส = 10 nm, 15 nm และ 20 nm

2.) สร้าง minimos เพื่อวัดค่าปริมาณกระแสที่ขั้วเดรน และวัดค่าคุณลักษณะของกระแสและแรงดัน

2.1 การวัดค่าปริมาณกระแสที่ขั้วเดรน

- 1.) เลือกการจ่ายแรงดันที่เกตเป็นแบบ“step” จาก -0.5v ถึง 1.0v และ step = 0.05v
- 2.) เลือกการจ่ายแรงดันที่เดรนเป็นแบบ“Constant value” กำหนดค่า 1.0v
- 3.) กำหนดแกน x เป็นแรงดันที่เกตและแกน y เป็น กระแสที่เดรน

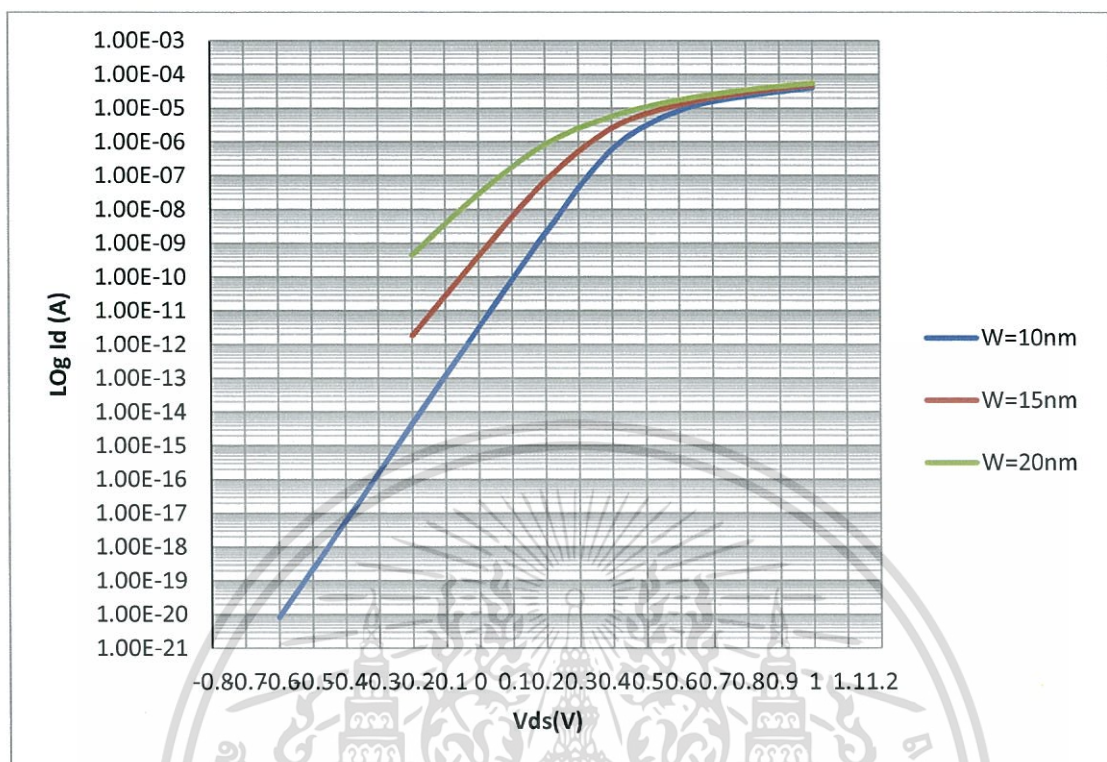
2.2 การวัดค่าคุณลักษณะของกระแสและแรงดัน

- 1.) เลือกการจ่ายแรงดันที่เกตเป็นแบบ“step” จาก 0.5v ถึง 1.5v และ step = 0.5v
- 2.) เลือกการจ่ายแรงดันที่เดรนเป็นแบบ“step” จาก 0.0v ถึง 1.5v และ step = 0.1v
- 3.) กำหนด priority ของเกตและเดรน เป็น 1 และ 2 ตามลำดับ
- 4.) กำหนดแกน x เป็นแรงดันที่เดรนและแกน y เป็น กระแสที่เดรน

4.8.4 สรุปและวิเคราะห์ผลการทดลอง

4.8.4.1 ความสัมพันธ์ระหว่างกระแสเดรนกับแรงดันเกต

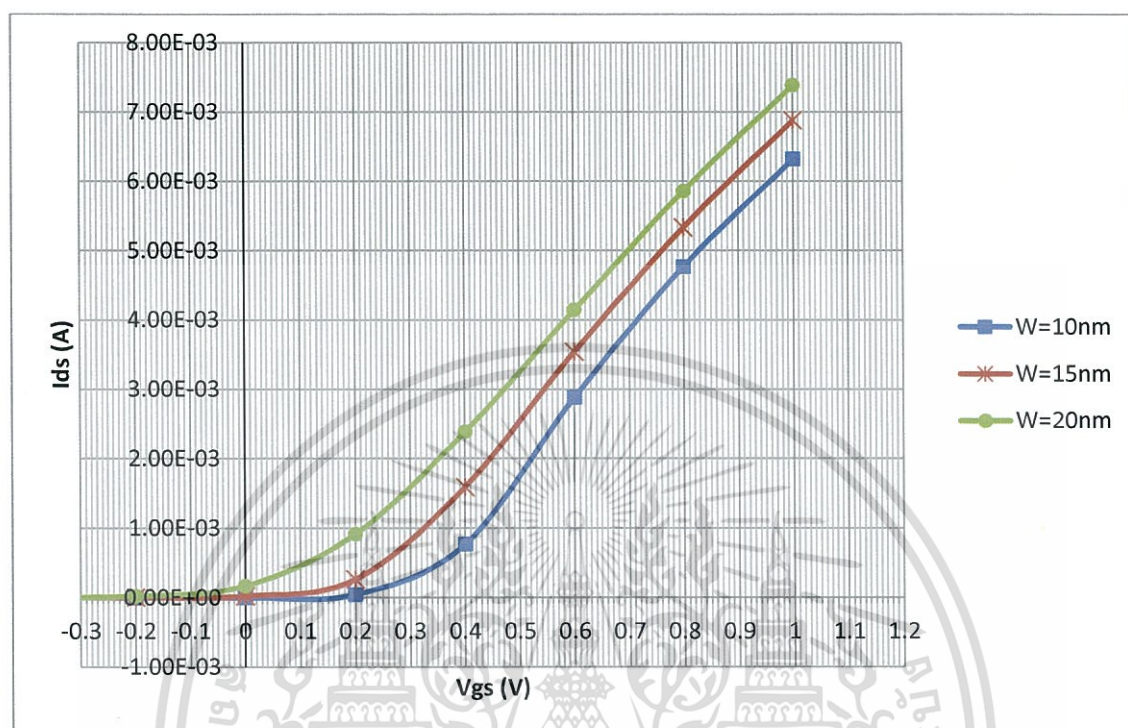
เมื่อกำหนดให้ความยาว (L) ของช่องทางเดินกระแสมีค่าเท่ากับ 32 nm แล้วเปลี่ยนค่าความกว้าง(W) ของช่องทางเดินกระแสมีค่าเท่ากับ 10 nm, 15 nm และ 20 nm แล้ววัดค่ากระแสเดรนเทียบกับแรงดันเดรนที่ค่า $V_{gs} = 1$ โวลต์ ได้ผลการทดลองดังรูปที่ 4.73



รูปที่ 4.77 ความสัมพันธ์ระหว่างกระแสเดรนกับแรงดันเดรนที่ความกว้างของช่องทางเดินกระแสค่าต่างๆ ของฟินเฟตชนิดเอ็น

จากรูปที่ 4.77 แสดงความสัมพันธ์ระหว่างกระแสเดรนกับแรงดันเกต เมื่อให้ $V_{ds} = 1$ โวลต์ พบว่าความกว้างช่องทางเดินกระแสมีค่าเพิ่มขึ้นจะทำให้กระแสเดรนมีค่าเพิ่มขึ้น

4.8.4.2 ค่าแรงดันขีดเริ่ม (V_{th})



รูปที่ 4.78 ความสัมพันธ์ระหว่างกระแสเดรนกับแรงดันเกตที่ความกว้างของช่องทางเดินกระแสค่าต่างๆ ของฟินเฟตชนิดเอ็น

จากรูปที่ 4.78 แสดงความสัมพันธ์ระหว่างกระแสเดรนกับแรงดันเกตที่ความกว้างช่องทางเดินกระแสค่าต่างๆ พบว่าความกว้างของช่องทางเดินกระแสเพิ่มขึ้นจะทำให้แรงดันขีดเริ่มมีค่าลดลง

4.8.2.3 ค่า Subthreshold Swing, SS

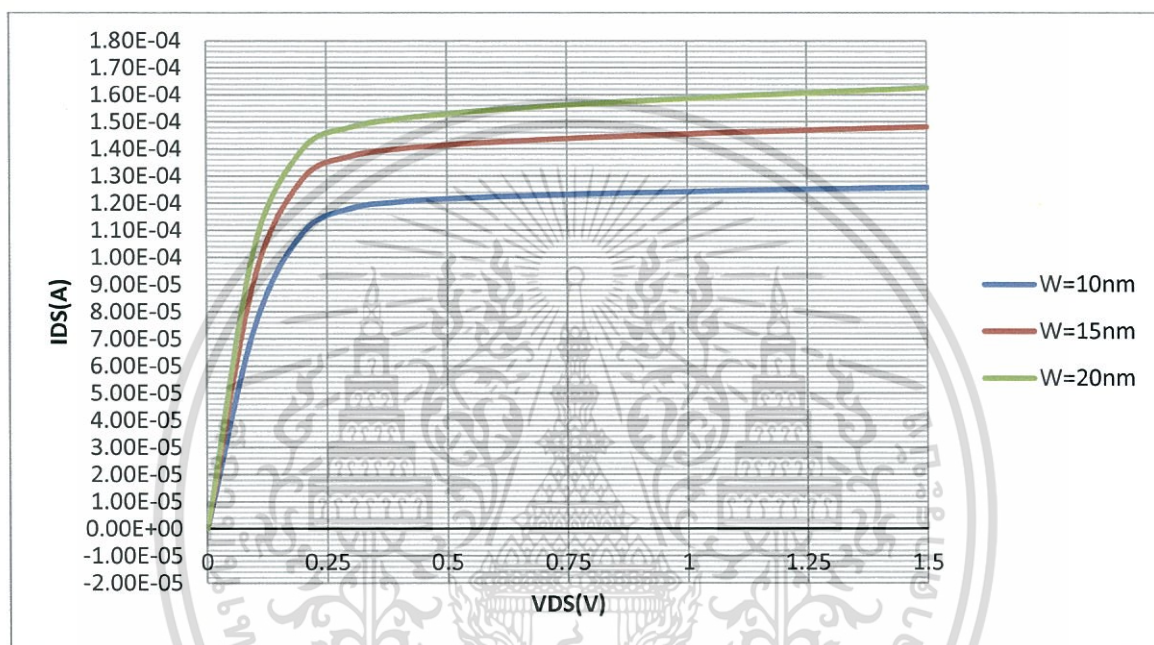
ตารางที่ 4.6 ค่า Subthreshold Swing ที่ความกว้างของช่องทางเดินกระแสค่าต่างๆ ของฟินเฟตชนิดเอ็น

W (nm)	V_{th} (V)	ss (mV/dec)
10	0.32	80
15	0.23	100
20	0.09	120

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากตารางที่ 4.6 แสดงการหาค่า Subthreshold Swing โดยค่าความกว้างของช่องทางเดินกระแสมีค่าเท่ากับ 10 nm, 15 nm และ 20 nm ตามลำดับ ที่ความยาวช่องทางเดินกระแสมีค่าเท่ากับ 32 nm พบว่าเมื่อความกว้างของช่องทางเดินกระแสเพิ่มจะทำค่า Subthreshold Swing มีค่าเพิ่มขึ้น

4.8.2.4 ความสัมพันธ์ระหว่างกระแสเดรนกับแรงดันเดรนเมื่อเปลี่ยนความกว้างของช่องทางเดินกระแส (W)



รูปที่ 4.79 ความสัมพันธ์ระหว่างกระแสกับแรงดันเดรนที่ความกว้างของช่องทางเดินกระแสค่าต่างๆของ ฟินเพตชนิดเอ็น

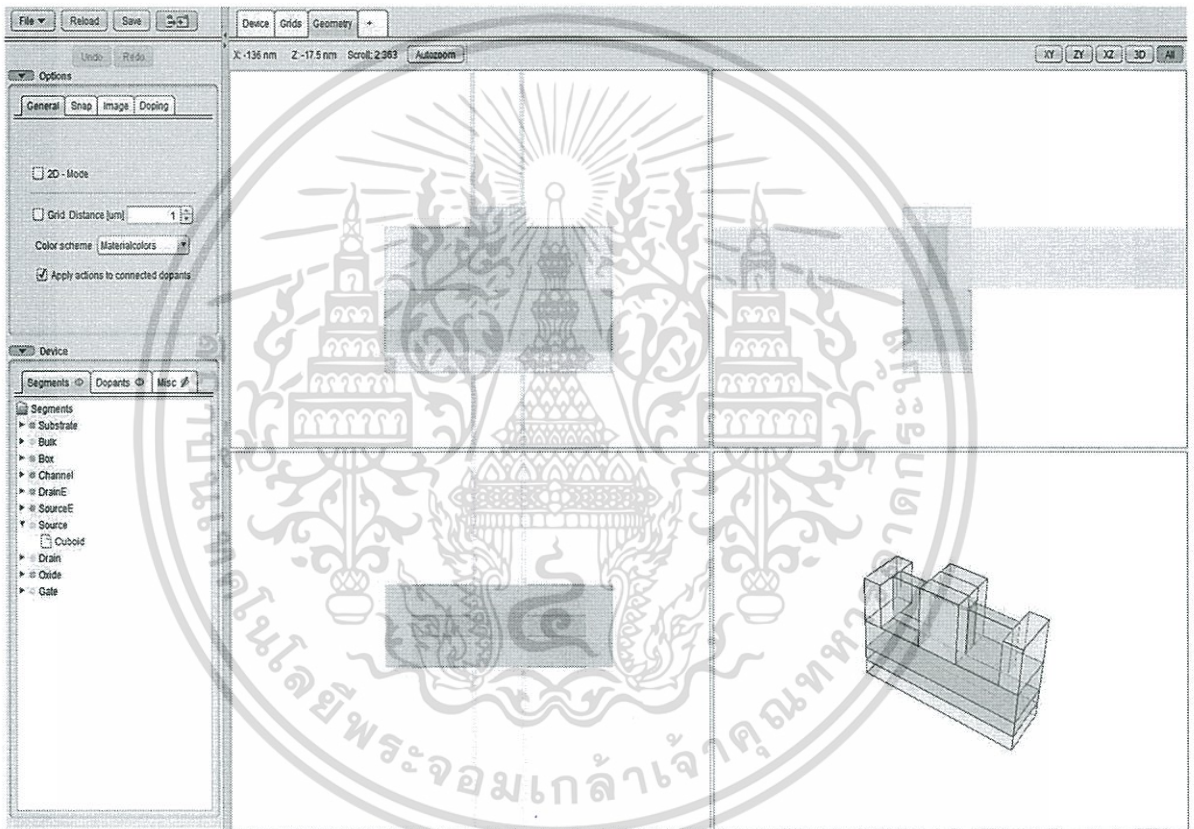
จากรูปที่ 4.79 เมื่อกำหนดให้ความยาวของช่องทางเดินกระแสมีค่าเท่ากับ 32 nm จากนั้นเปลี่ยนค่าความยาวของช่องทางเดินกระแสเป็น 10 nm, 15nm และ 20 nm ตามลำดับ แล้ววัดค่ากระแสเดรนเทียบกับแรงดันเดรน ที่ค่า $V_{gs} = 1$ โวลต์ พบว่าเมื่อความกว้างของช่องทางเดินกระแสเพิ่มขึ้นจะทำให้กระแสเดรนมีค่าเพิ่มขึ้น

4.9 การทดลองสร้างฟินเฟตชนิดพี

การทดลองนี้เป็นการจำลองสร้างฟินเฟตชนิดพีโดยใช้โปรแกรม TCAD ในการออกแบบจากนั้นศึกษาค่ากระแสเดรนเมื่อเปลี่ยนแปลงความยาวและความกว้างของช่องทางเดินกระแส ตามลำดับ โดยมีรายละเอียดการทดลองดังนี้

4.9.1 วิธีการสร้าง

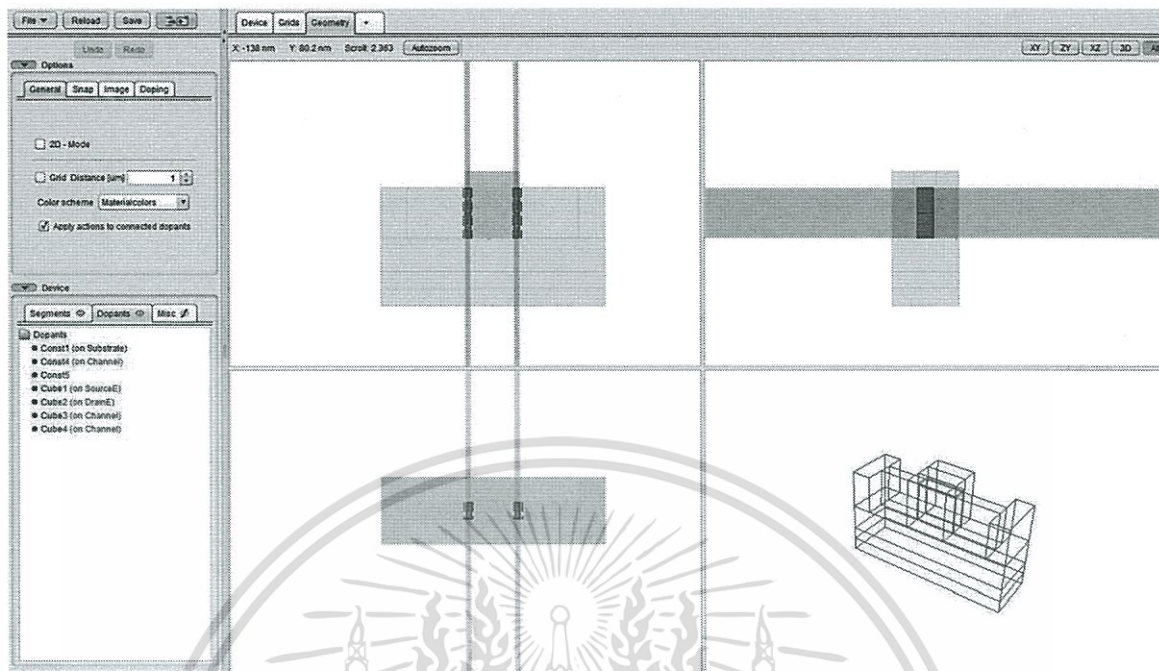
1. เปิดไปที่หน้า Geometry แล้วคลิก Segment
2. ทำการ Add Segment ขึ้นมาและสร้างเป็นโครงสร้างฟินเฟตดังรูป



รูปที่ 4.80 การ Add Segment ของฟินเฟตชนิดพี

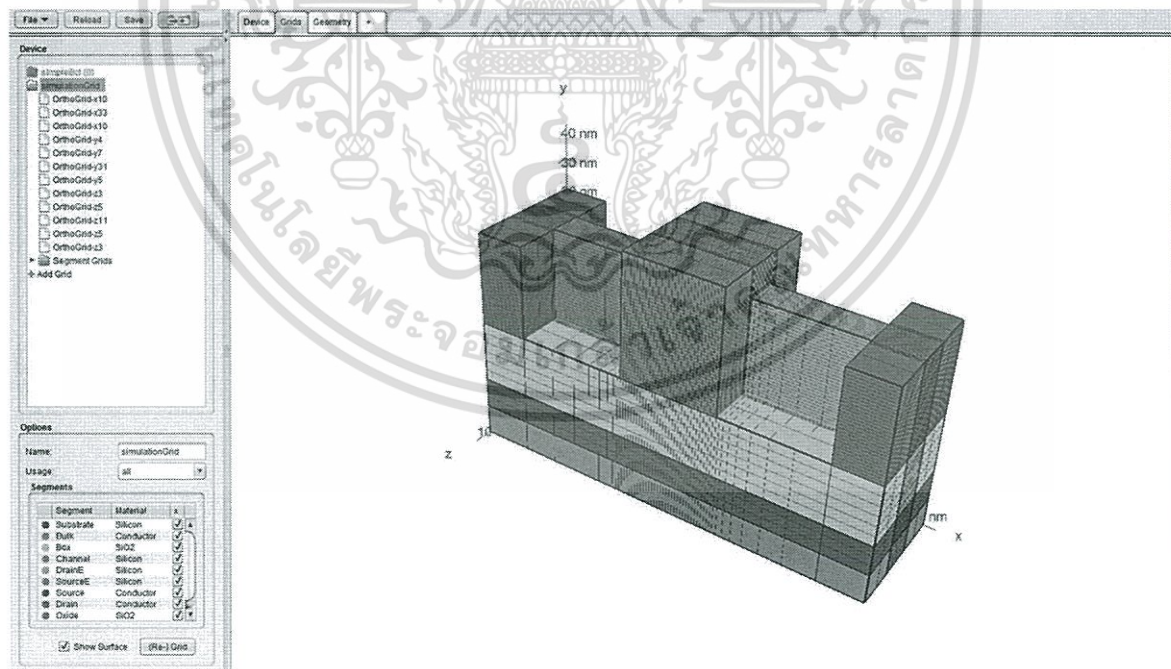
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3. ทำการ dope สารเจือให้ส่วนต่างๆของฟินเฟต



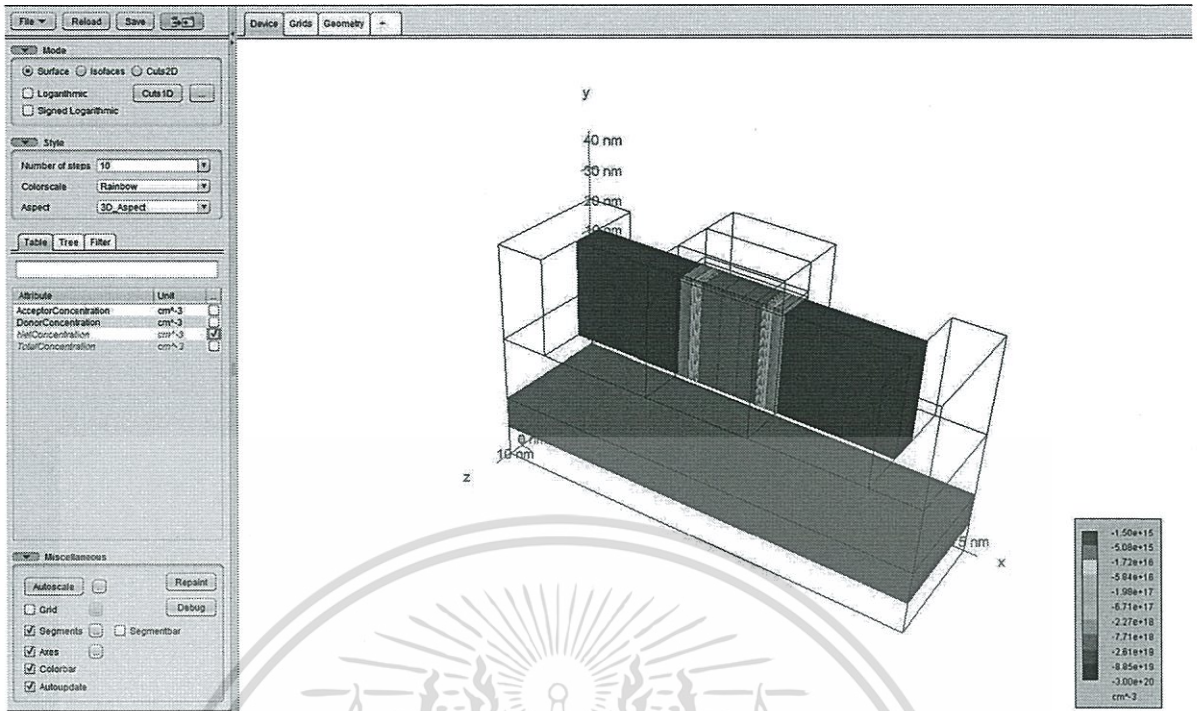
รูปที่ 4.81 การ Dope สารเจือของฟินเฟตชนิดพี

4. ทำการ Add Grid ที่ใช้ในการคำนวณ



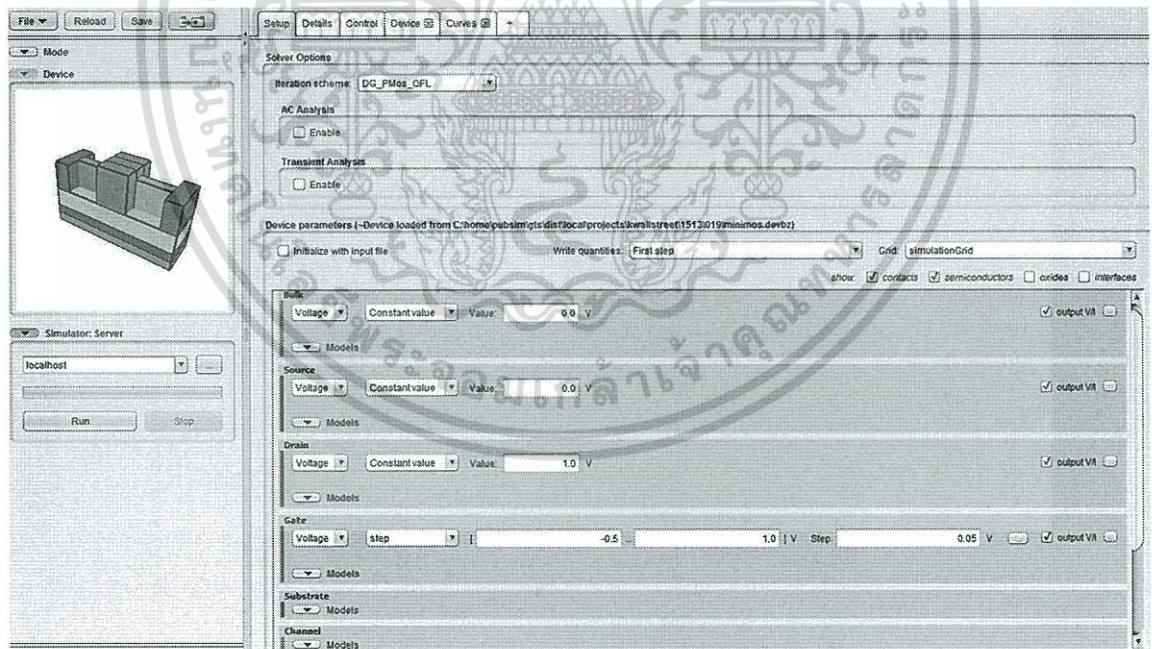
รูปที่ 4.82 Grid ที่ใช้ในการคำนวณของฟินเฟตชนิดพี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



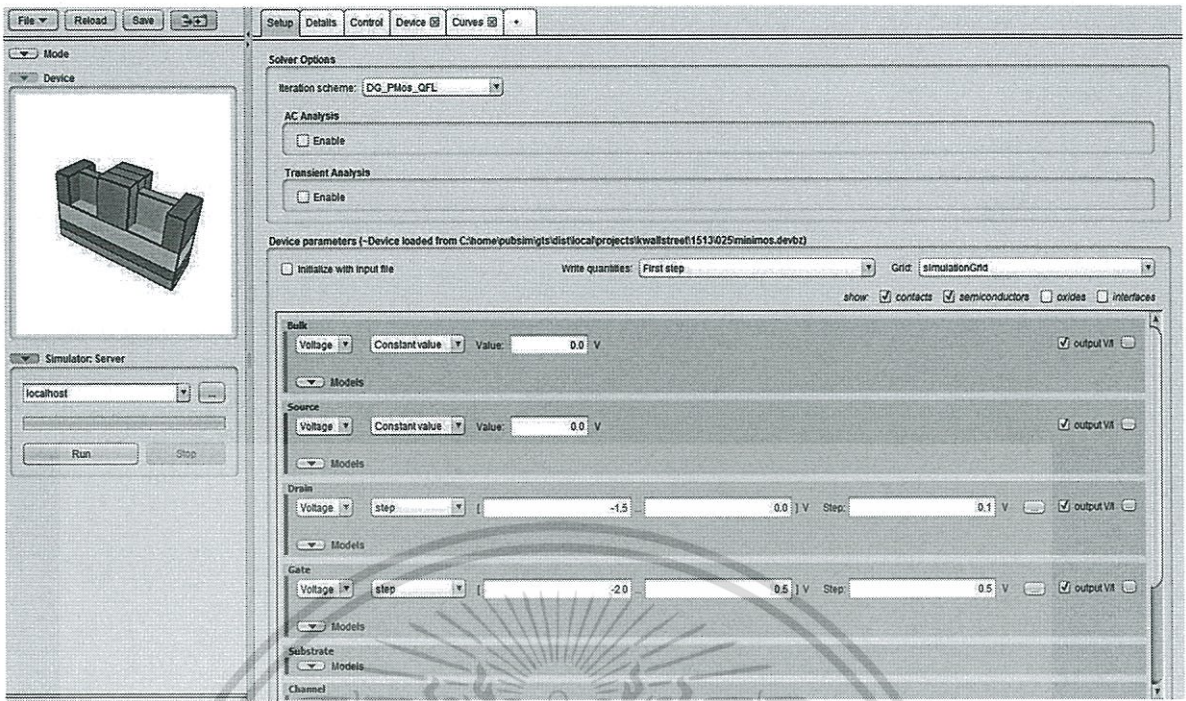
รูปที่ 4.83 ลักษณะความเข้มข้นสารเจือและโครงสร้างของอุปกรณ์ที่สร้างขึ้นของฟินเฟตชนิดพี

5. เปิด minimos และทำการไบอัสต่างๆ เพื่อหาความสัมพันธ์ค่าต่างๆ



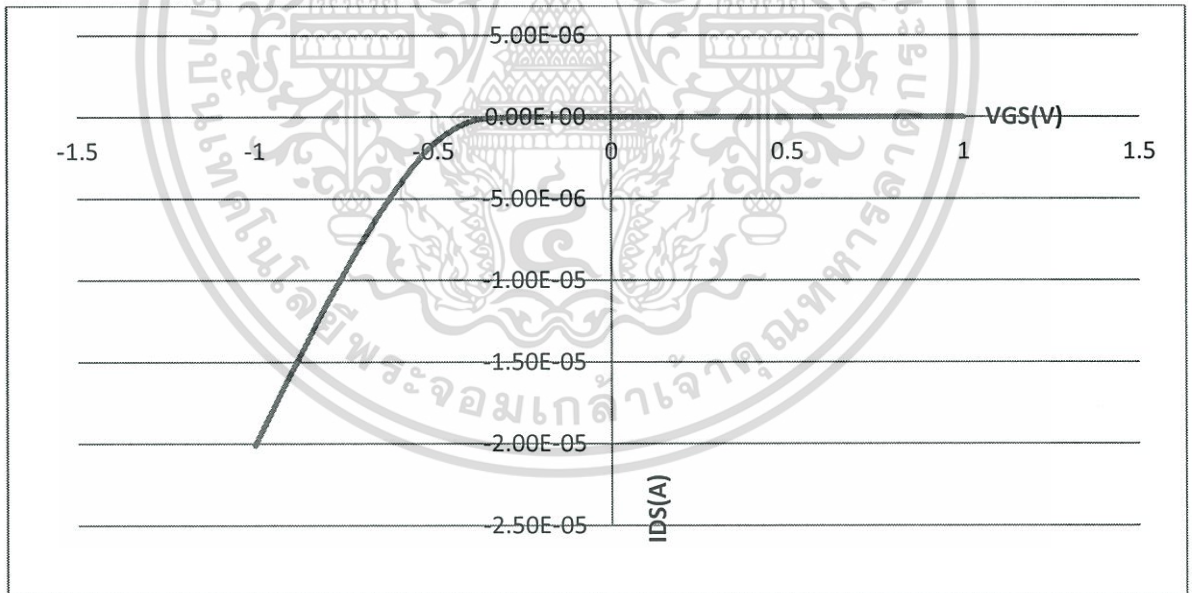
รูปที่ 4.84 การไบอัสเพื่อหา V_{th} ของฟินเฟตชนิดพี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



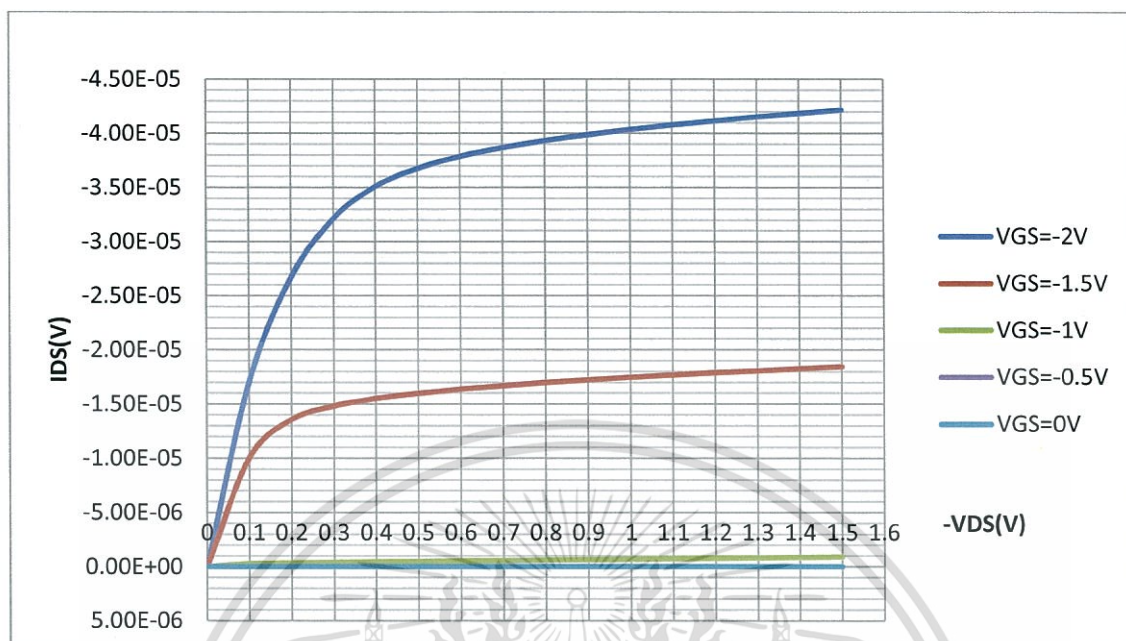
รูปที่ 4.85 การไบอัสเพื่อหา I-V Characteristic ของฟินเฟตชนิดพี

4.9.2 ผลการทดลอง



รูปที่ 4.86 ความสัมพันธ์ระหว่างกระแสเดรนและแรงดันเกตของฟินเฟตชนิดพี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.87 ความสัมพันธ์ระหว่างกระแสเดรนและแรงดันเดรนของฟิเนตชนิดพี

4.10 การศึกษาความสัมพันธ์ของกระแสเดรนกับความยาวของช่องทางเดินกระแสของฟิเนต

การทดลองนี้เป็นการจำลองสร้างฟิเนตโดยใช้โปรแกรม TCAD ในการออกแบบจากนั้นศึกษาค่ากระแสเดรนเมื่อเปลี่ยนแปลงความยาวและความกว้างของช่องทางเดินกระแส ตามลำดับ โดยมีรายละเอียดการทดลองดังนี้

4.10.1 ความสัมพันธ์ของความยาวช่องทางเดินกระแส (Channel Length: L)

การทดลองมีขั้นตอนดังนี้

5.) สร้างโครงสร้างของฟิเนตโดยกำหนดค่าดังนี้

ความกว้างช่องทางเดินกระแส = 10 nm

ความยาวช่องทางเดินกระแส = 20 nm, 32 nm และ 50 nm

6.) สร้าง minimos เพื่อวัดค่าปริมาณกระแสที่ขั้วเดรน และวัดค่าคุณลักษณะของกระแสและแรงดัน

2.1 การวัดค่าปริมาณกระแสที่ขั้วเดรน

- 1.) เลือกการจ่ายแรงดันที่เกตเป็นแบบ“step” จาก -0.5v ถึง 1.5v และ step = 0.1v
- 2.) เลือกการจ่ายแรงดันที่เดรนเป็นแบบ“Constant value” กำหนดค่า -1.0v
- 3.) กำหนดแกน x เป็นแรงดันที่เกตและแกน y เป็น กระแสที่เดรน

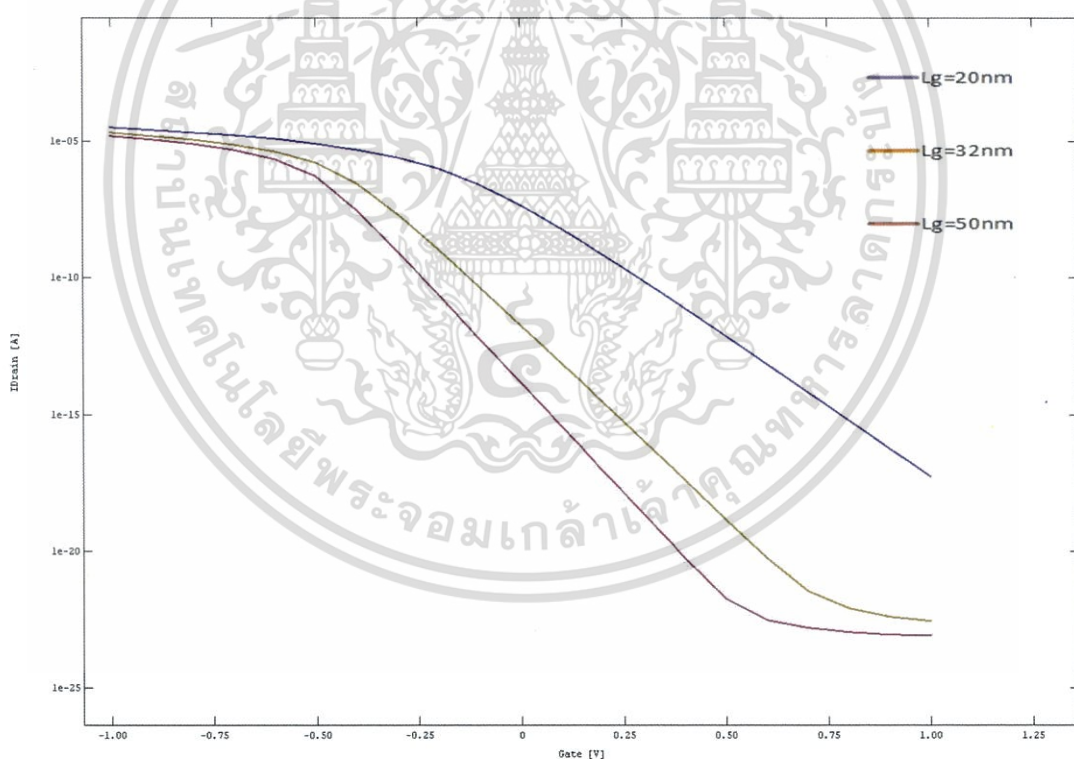
2.2 การวัดค่าคุณลักษณะของกระแสและแรงดัน

- 1.) เลือกการจ่ายแรงดันที่เกตเป็นแบบแบบ “Constant value” กำหนดค่า -1 v
- 2.) เลือกการจ่ายแรงดันที่เดรนเป็นแบบ “step” จาก -1.5v ถึง 0v และ step = 0.1v
- 3.) กำหนด priority ของเกตและเดรน เป็น 1 และ 2 ตามลำดับ
- 4.) กำหนดแกน x เป็นแรงดันที่เดรนและแกน y เป็น กระแสที่เดรน

4.10.2 สรุปและวิเคราะห์ผลการทดลอง

4.10.2.1 ความสัมพันธ์ระหว่างกระแสเดรนกับแรงดันเกต

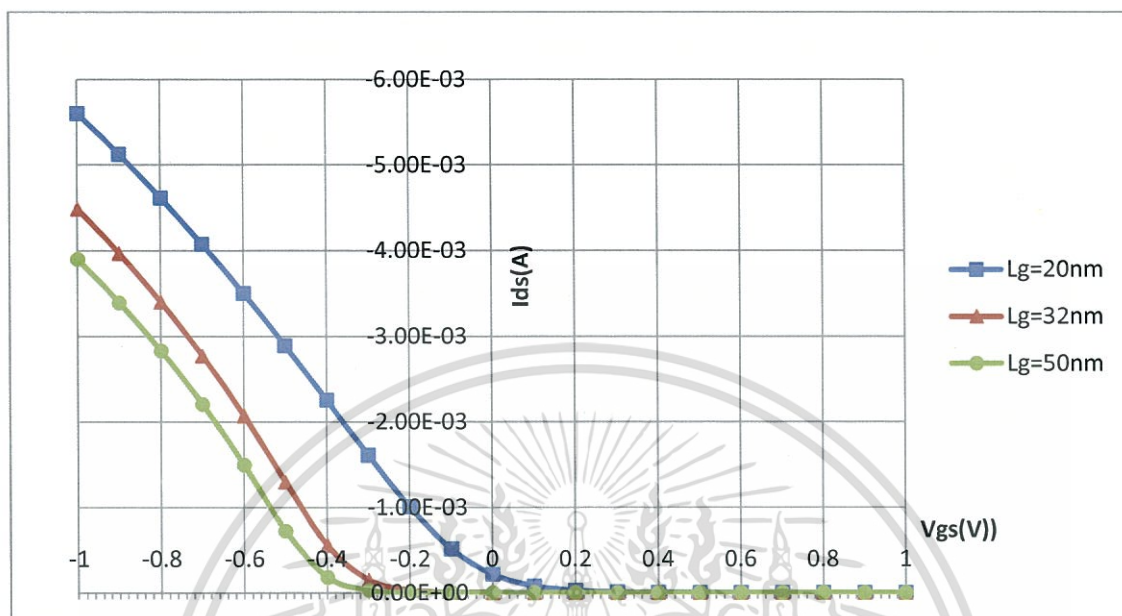
เมื่อกำหนดให้ความกว้าง (W) ของช่องทางเดินกระแสมีค่าเท่ากับ 10 nm แล้วเปลี่ยนค่าความยาว (L) ของช่องทางเดินกระแสมีค่าเท่ากับ 20 nm, 32 nm และ 50 nm แล้ววัดค่ากระแสเดรนเทียบกับแรงดันเดรนที่ค่า $V_{gs} = 1$ โวลต์ ได้ผลการทดลองรูปที่ 4.88



รูปที่ 4.88 ความสัมพันธ์ระหว่างกระแสเดรนกับแรงดันเดรนที่ความยาวช่องทางเดินกระแสค่าต่างๆของ ฟินเฟตชนิดพี

จากรูปที่ 4.88 แสดงความสัมพันธ์ระหว่างกระแสเดรนกับแรงดันเดรน เมื่อให้ $V_{gs} = 1$ โวลต์ พบว่าความยาวช่องทางเดินกระแสมีค่าเพิ่มขึ้นจะทำให้กระแสเดรนมีค่าลดลง

4.10.2.2 ค่าแรงดันขีดเริ่ม (V_{th})



รูปที่ 4.89 ความสัมพันธ์ระหว่างกระแสเดรนกับแรงดันเกตที่ความยาวช่องทางเดินกระแสค่าต่างๆของ ฟินเฟตชนิดพี

จากรูปที่ 4.89 แสดงความสัมพันธ์ระหว่างกระแสเดรนกับแรงดันเกตที่ความยาวช่องทางเดินกระแสค่าต่างๆ พบว่าความยาวของช่องทางเดินกระแสเพิ่มขึ้นจะทำให้แรงดันขีดเริ่มมีค่าเพิ่มขึ้น จึงทำให้ฟินเฟตเริ่มทำงานช้าลง

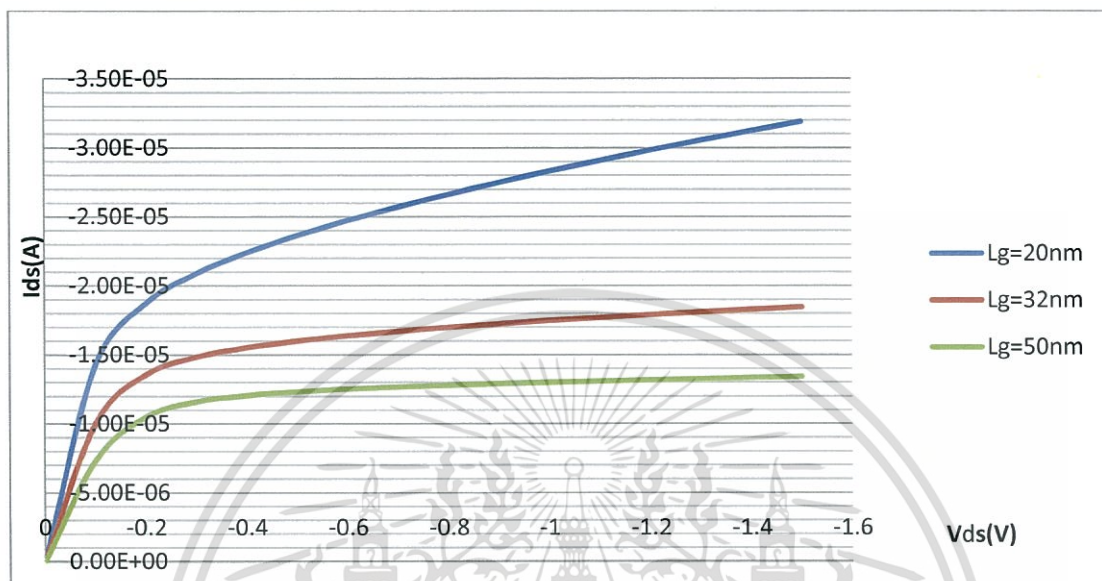
4.10.2.3 ค่า Subthreshold Swing, SS

ตารางที่ 4.7 ค่า Subthreshold Swing ที่ความยาวของช่องทางเดินกระแสค่าต่างๆของฟินเฟตชนิดพี

L (nm)	Vth (V)	ss (mV/dec)
20	-0.10	130
32	-0.28	80
50	-0.37	70

จากตารางที่ 4.7 แสดงการหาค่า Subthreshold Swing โดยค่าความยาวของช่องทางเดินกระแสมีค่าเท่ากับ 20 nm, 32 nm และ 50 nm ตามลำดับ ที่ความกว้างช่องทางเดินกระแสมีค่าเท่ากับ 10 nm พบว่าเมื่อความยาวของช่องทางเดินกระแสเพิ่มจะทำค่า Subthreshold Swing มีค่าลดลง

4.10.2.4 ความสัมพันธ์ระหว่างกระแสเดรนกับแรงดันเดรนเมื่อเปลี่ยนความยาวของช่องทางเดินกระแส (L)



รูปที่ 4.90 ความสัมพันธ์ระหว่างกระแสเดรนกับแรงดันเดรนที่ความยาวของช่องทางเดินกระแสค่าต่างๆ ของฟินเฟตชนิดพี

จากรูปที่ 4.72 เมื่อกำหนดให้ความกว้างของช่องทางเดินกระแสมีค่าเท่ากับ 10 nm จากนั้นเปลี่ยนค่าความยาวของช่องทางเดินกระแสเป็น 20 nm, 32nm และ 50 nm ตามลำดับ แล้ววัดค่ากระแสเดรนเทียบกับแรงดันเดรน ที่ค่า $V_{gs} = -1.5$ โวลต์ พบว่าเมื่อความยาวของช่องทางเดินกระแสเพิ่มขึ้นจะทำให้กระแสเดรนมีค่าลดลง

4.10.3 ความสัมพันธ์ระหว่างกระแสเดรนกับแรงดันเดรนเมื่อเปลี่ยนความกว้างของช่องทางเดินกระแส (W)

3.) สร้างโครงสร้างของฟินเฟตโดยกำหนดค่าดังนี้

ความยาวช่องทางเดินกระแส = 32 nm

ความกว้างช่องทางเดินกระแส = 10 nm, 15 nm และ 20 nm

4.) สร้าง minimos เพื่อวัดค่าปริมาณกระแสที่ขั้วเดรน และวัดค่าคุณลักษณะของกระแสและแรงดัน

2.1 การวัดค่าปริมาณกระแสที่ขั้วเดรน

1.) เลือกการจ่ายแรงดันที่เกตเป็นแบบ“step” จาก -0.5v ถึง 1.0v และ step = 0.05v

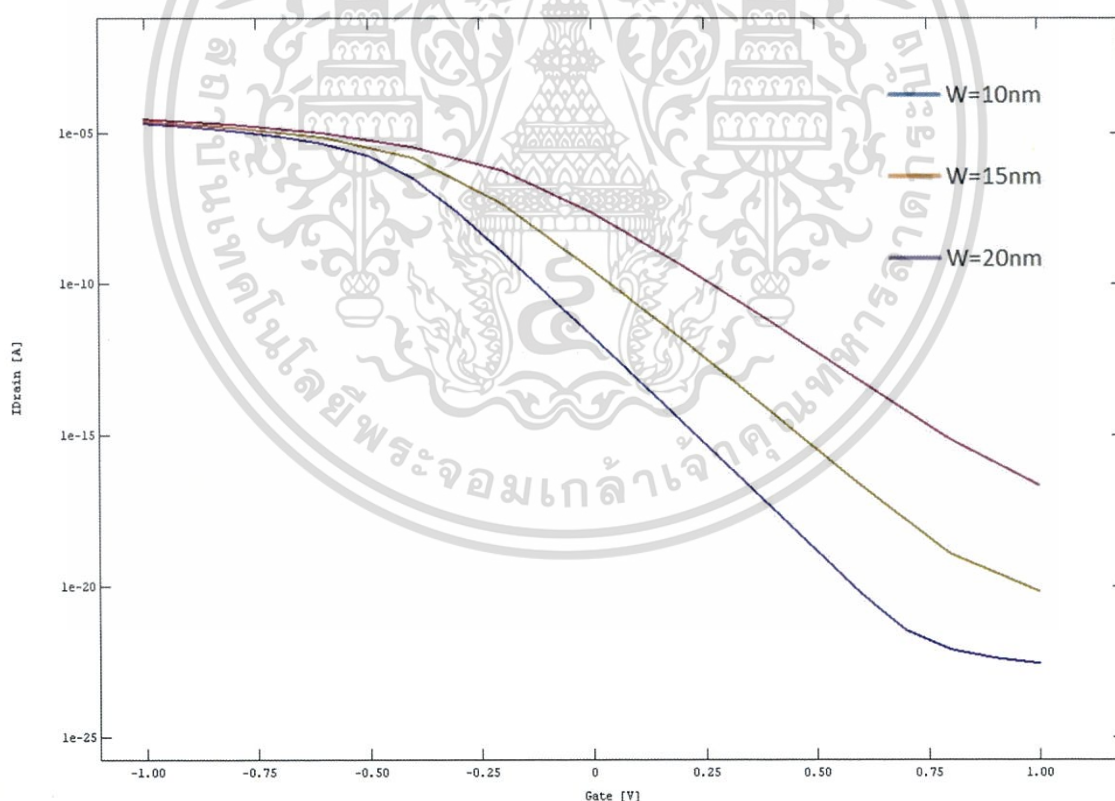
2.) เลือกการจ่ายแรงดันที่เดรนเป็นแบบ“Constant value” กำหนดค่า 1.0v

- 3.) กำหนดแกน x เป็นแรงดันที่เกตและแกน y เป็น กระแสที่เดรน
- 2.2 การวัดค่าคุณลักษณะของกระแสและแรงดัน
- 1.) เลือกการจ่ายแรงดันที่เกตเป็นแบบ“step” จาก 0.5v ถึง 1.5v และ step = 0.5v
 - 2.) เลือกการจ่ายแรงดันที่เดรนเป็นแบบ“step” จาก 0.0v ถึง 1.5v และ step = 0.1v
 - 3.) กำหนด priority ของเกตและเดรน เป็น 1 และ 2 ตามลำดับ
 - 4.) กำหนดแกน x เป็นแรงดันที่เดรนและแกน y เป็น กระแสที่เดรน

4.10.4 สรุปและวิเคราะห์ผลการทดลอง

4.10.4.1 ความสัมพันธ์ระหว่างกระแสเดรนกับแรงดันเกต

เมื่อกำหนดให้ความยาว (L) ของช่องทางเดินกระแสมีค่าเท่ากับ 32 nm แล้วเปลี่ยนค่าความกว้าง(W) ของช่องทางเดินกระแสมีค่าเท่ากับ 10 nm, 15 nm และ 20 nm แล้ววัดค่ากระแสเดรนเทียบกับแรงดันเดรนที่ค่า $V_{gs} = 1$ โวลต์ ได้ผลการทดลองดังรูปที่ 4.91

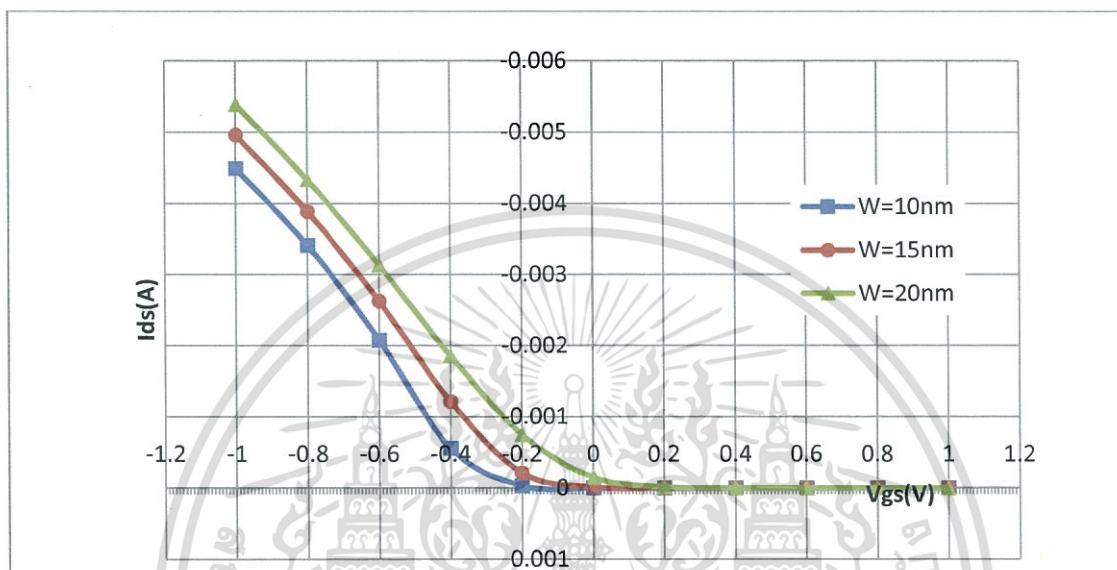


รูปที่ 4.91 ความสัมพันธ์ระหว่างกระแสเดรนกับแรงดันเดรนที่ความกว้างของช่องทางเดินกระแสค่าต่างๆ ของฟินเฟตชนิดพี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 4.91 แสดงความสัมพันธ์ระหว่างกระแสเดรนกับแรงดันเดรน เมื่อให้ $V_{gs} = -1$ โวลต์ พบว่าความกว้างช่องทางเดินกระแสมีค่าเพิ่มขึ้นจะทำให้กระแสเดรนมีค่าเพิ่มขึ้น

4.10.4.2 ค่าแรงดันขีดเริ่ม (V_{th})



รูปที่ 4.92 ความสัมพันธ์ระหว่างกระแสเดรนกับแรงดันเกตที่ความกว้างของช่องทางเดินกระแสค่าต่างๆ ของฟินเฟตชนิดพี

จากรูปที่ 4.92 แสดงความสัมพันธ์ระหว่างกระแสเดรนกับแรงดันเกตที่ความกว้างช่องทางเดินกระแสค่าต่างๆ พบว่าความกว้างของช่องทางเดินกระแสเพิ่มขึ้นจะทำให้แรงดันขีดเริ่มมีค่าลดลง

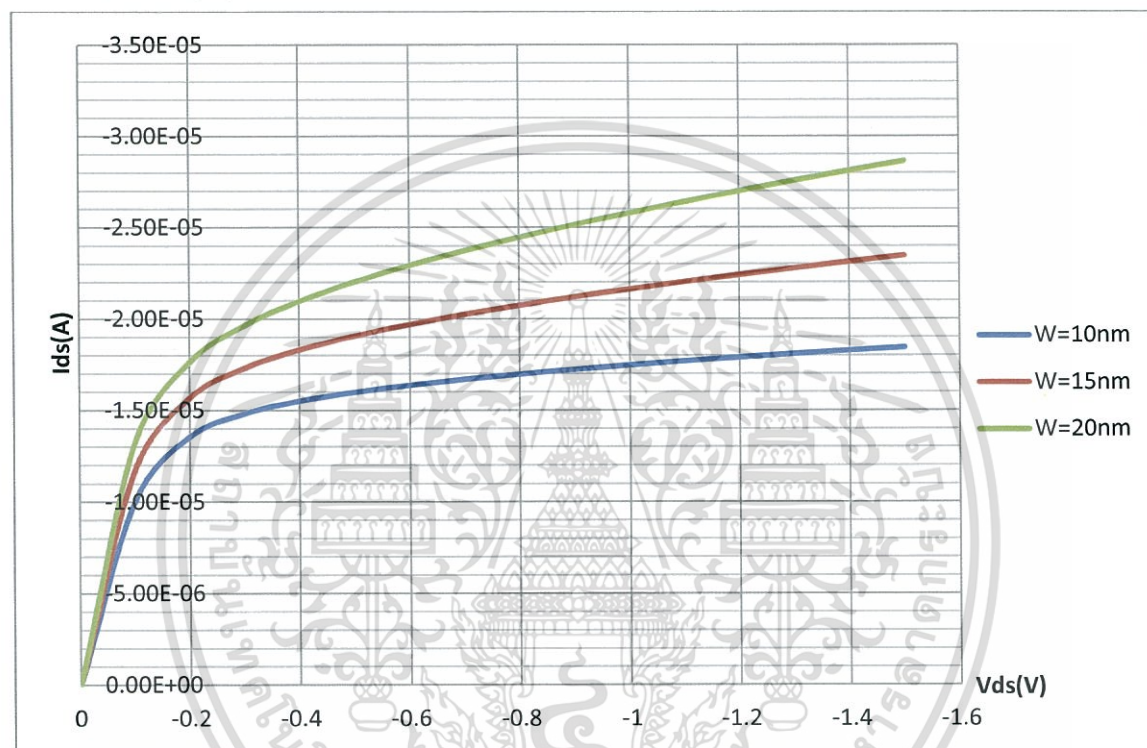
4.10.2.3 ค่า Subthreshold Swing, SS

ตารางที่ 4.8 ค่า Subthreshold Swing ที่ความยาวของช่องทางเดินกระแสค่าต่างๆ ของฟินเฟตชนิดพี

W (nm)	V _{th} (V)	ss (mV/dec)
10	-0.28	80
15	-0.22	100
20	-0.07	120

จากตารางที่ 4.8 แสดงการหาค่า Subthreshold Swing โดยค่าความกว้างของช่องทางเดินกระแสมีค่าเท่ากับ 10 nm, 15 nm และ 20 nm ตามลำดับ ที่ความยาวช่องทางเดินกระแสมีเท่ากับ 32 nm พบว่าเมื่อความกว้างของช่องทางเดินกระแสเพิ่มจะทำค่า Subthreshold Swing มีค่าเพิ่มขึ้น

4.9.2.4 ความสัมพันธ์ระหว่างกระแสเดรนกับแรงดันเดรนเมื่อเปลี่ยนความกว้างของช่องทางเดินกระแส (W)

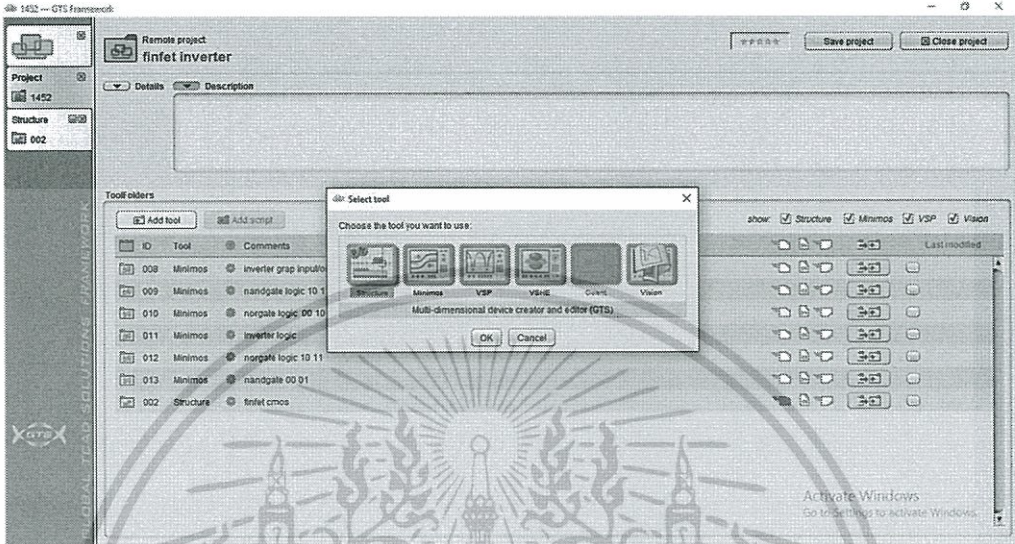


รูปที่ 4.93 ความสัมพันธ์ระหว่างกระแสกับแรงดันเดรนที่ความกว้างของช่องทางเดินกระแสค่าต่างๆของ ฟินเฟตชนิดพี

จากรูปที่ 4.93 เมื่อกำหนดให้ความยาวของช่องทางเดินกระแสมีค่าเท่ากับ 32 nm จากนั้นเปลี่ยนค่าความยาวของช่องทางเดินกระแสเป็น 10 nm, 15nm และ 20 nm ตามลำดับ แล้ววัดค่ากระแสเดรนเทียบกับแรงดันเดรน ที่ค่า $V_{gs} = -1.5$ โวลต์ พบว่าเมื่อความกว้างของช่องทางเดินกระแสเพิ่มขึ้นจะทำให้กระแสเดรนมีค่าเพิ่มขึ้น

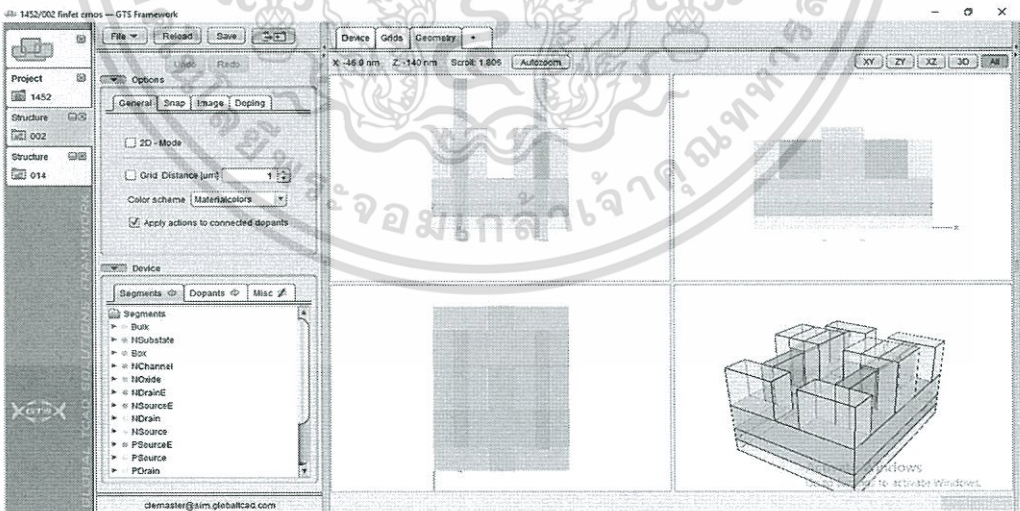
4.11 การทดลองสร้าง CMOS FinFET

- 1.คลิกที่ Add tool
2. เลือก structure แล้วคลิกที่ OK



รูปที่ 4.94 ตัวเลือกของหัวข้อ Add tool

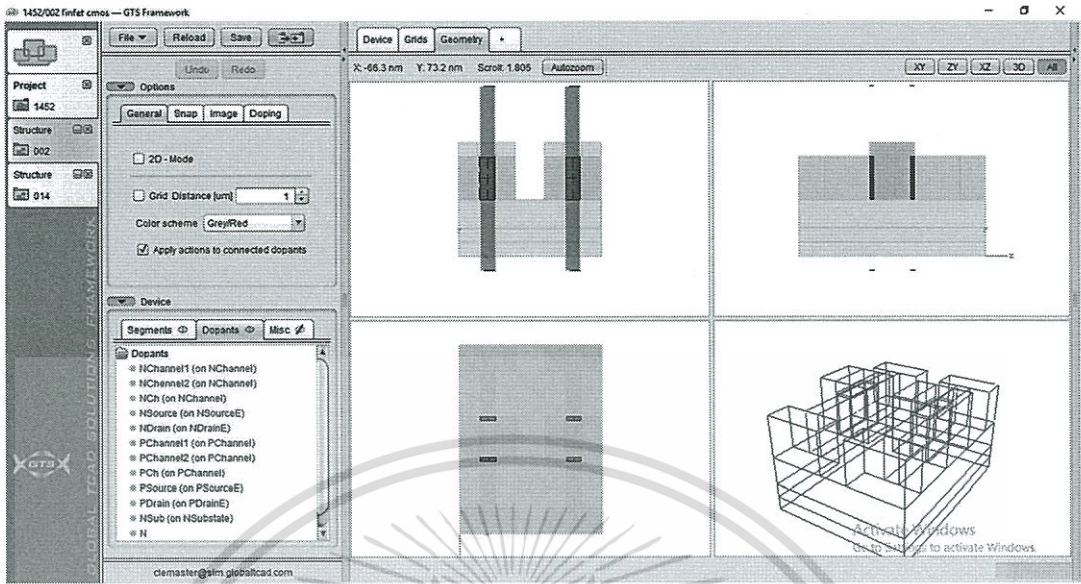
- 3.คลิกที่ Geometry
- 4.เลือก Segments เพื่อทำการสร้างโครงสร้าง CMOS FinFET



รูปที่ 4.95 โครงสร้างของ CMOS FinFET

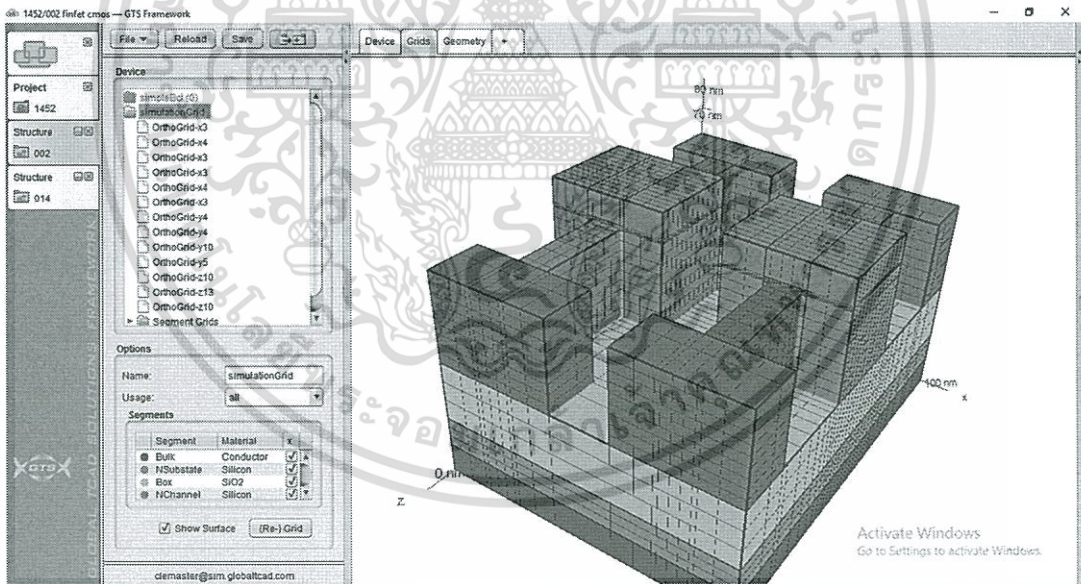
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5. เลือก Dopants เพื่อทำการ Dope สารเจือให้กับอุปกรณ์



รูปที่ 4.96 การโดปสารเจือใน CMOS FinFET

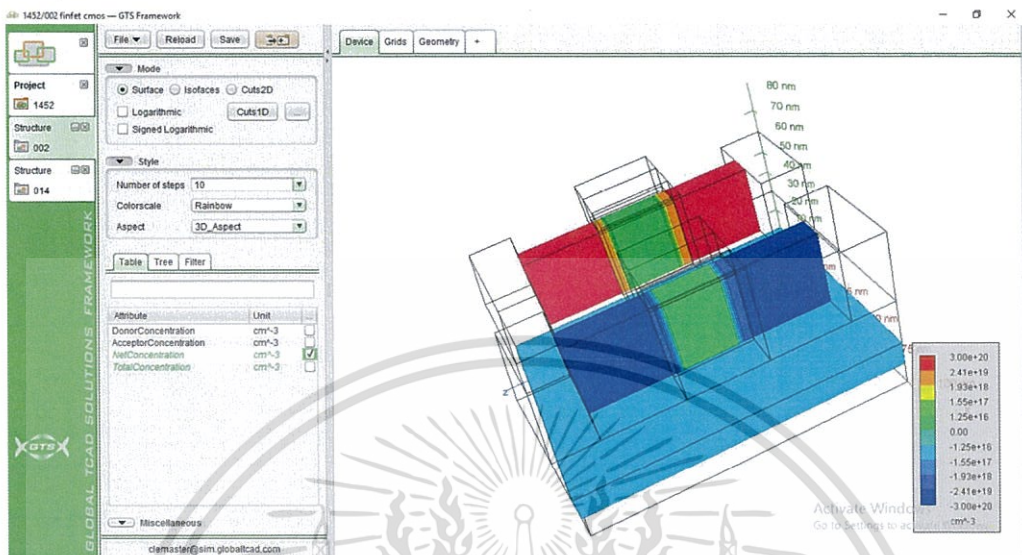
6. คลิกที่ Grid เพื่อทำการคำนวณ



รูปที่ 4.97 การกำหนด Grid ของ CMOS FinFET

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

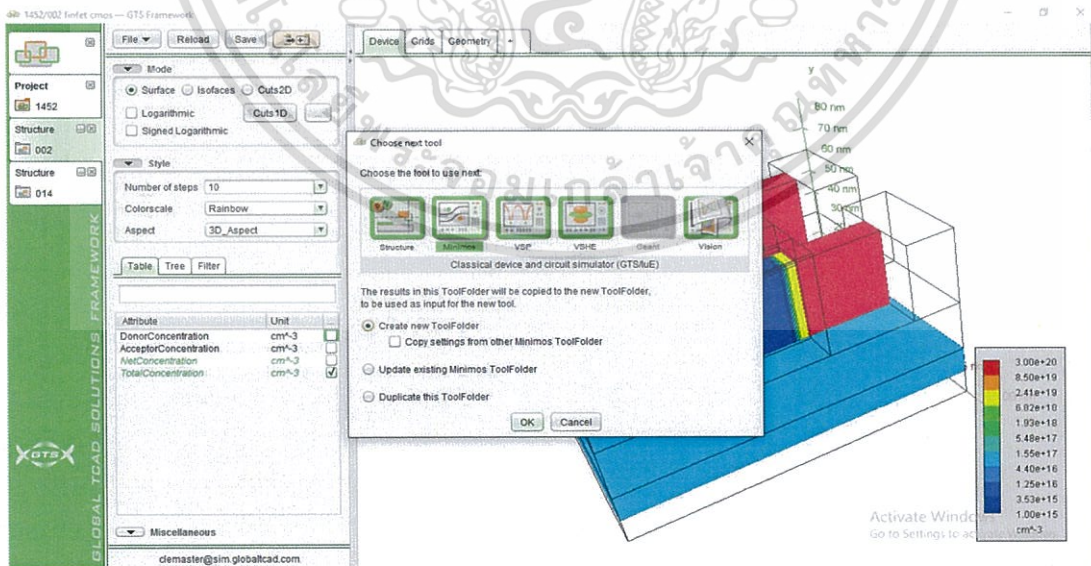
7. เลือกหน้า Device เพื่อตรวจสอบความถูกต้อง



รูปที่ 4.98 การตรวจสอบชนิดของอุปกรณ์

4.12 ทดสอบคุณสมบัติ Transfer characteristic ของ CMOS FinFET

1. เปิดไฟล์อุปกรณ์ CMOS FinFET ที่ได้สร้างไว้
2. คลิกที่ 
3. เลือก Minimos > Create New ToolFolder > คลิก OK

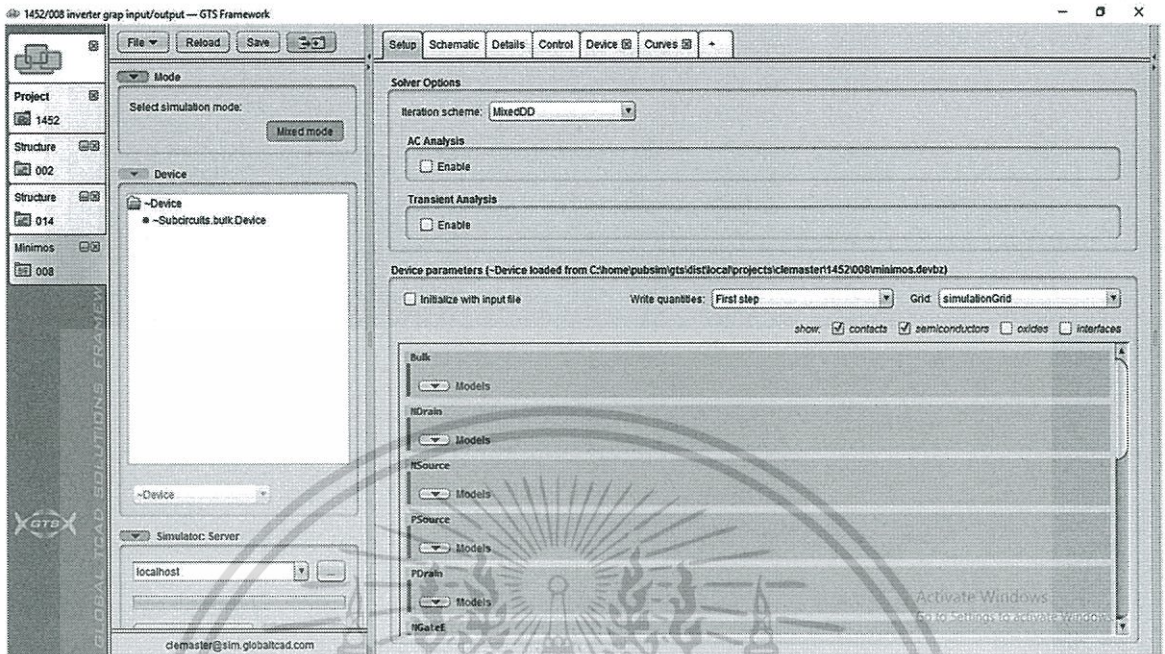


รูปที่ 4.99 การเปิดใช้งาน Minimos

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

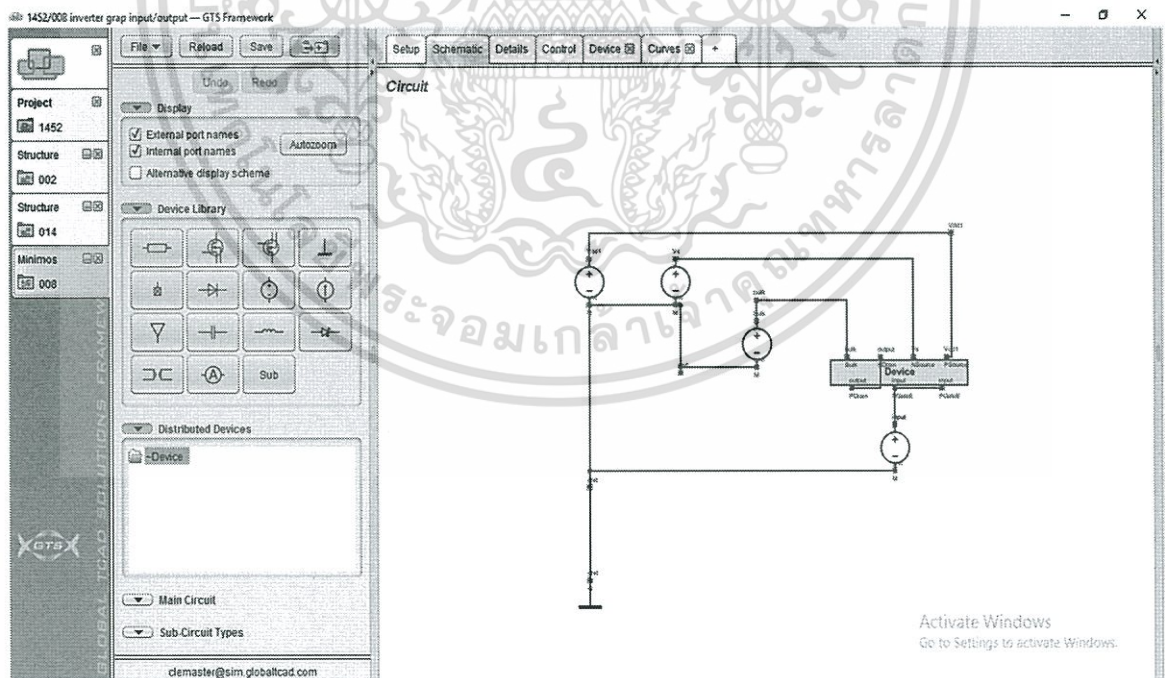
4. คลิกที่ MODE

5. คลิกที่ Mixed mode



รูปที่ 4.100 การเปิดใช้งาน Mixed Mode

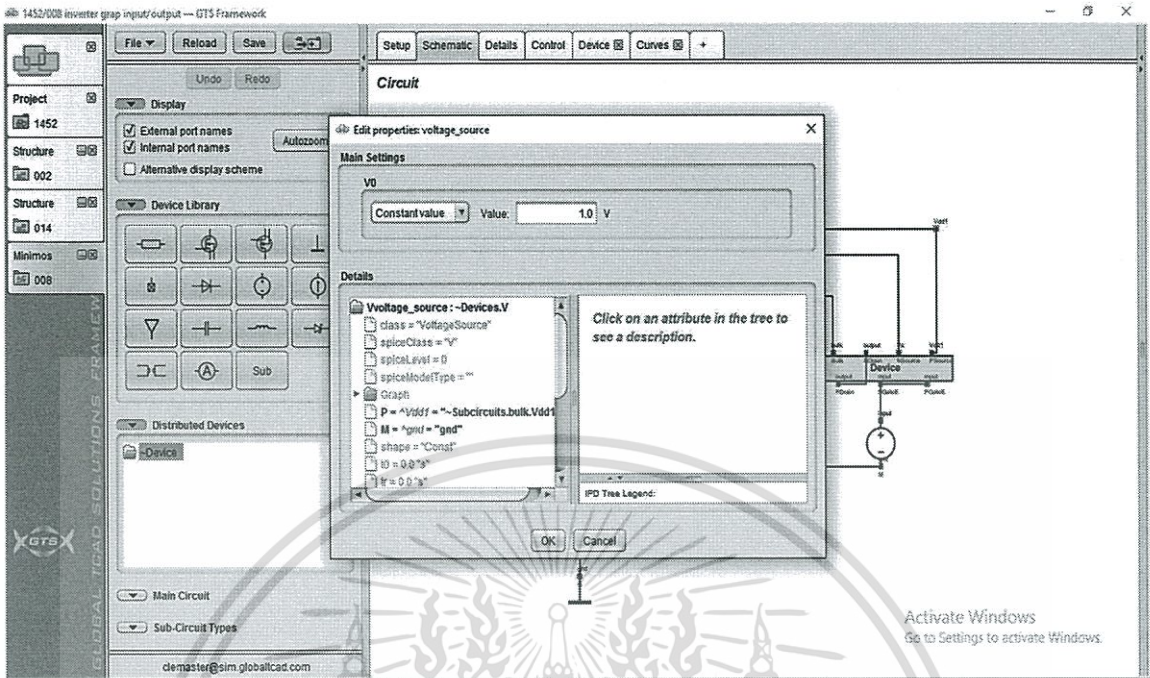
6. เลือก Schematic วิศวกรร่างวงจรไฟฟ้า



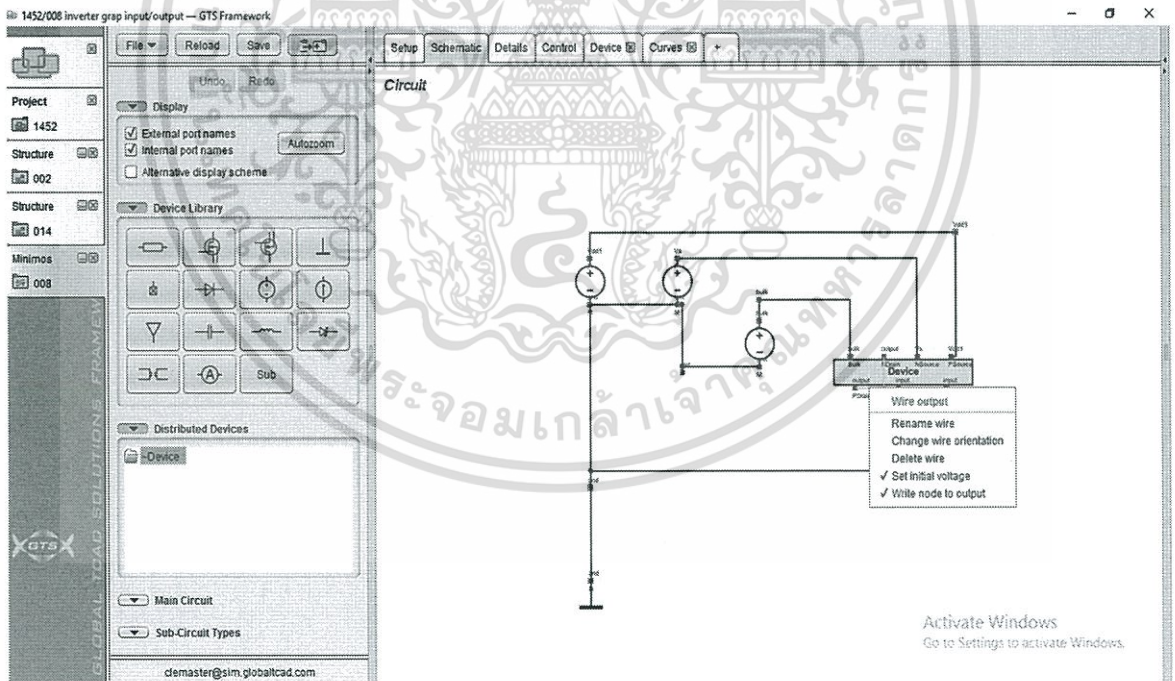
รูปที่ 4.101 โครงสร้าง schematic ของ Inverter

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

7. ทำการตั้งค่าตัวแปรที่ Voltage source และเลือกจุดที่ต้องการแสดงผล



รูปที่ 4.102 การตั้งค่าแรงดันให้กับ Voltage source



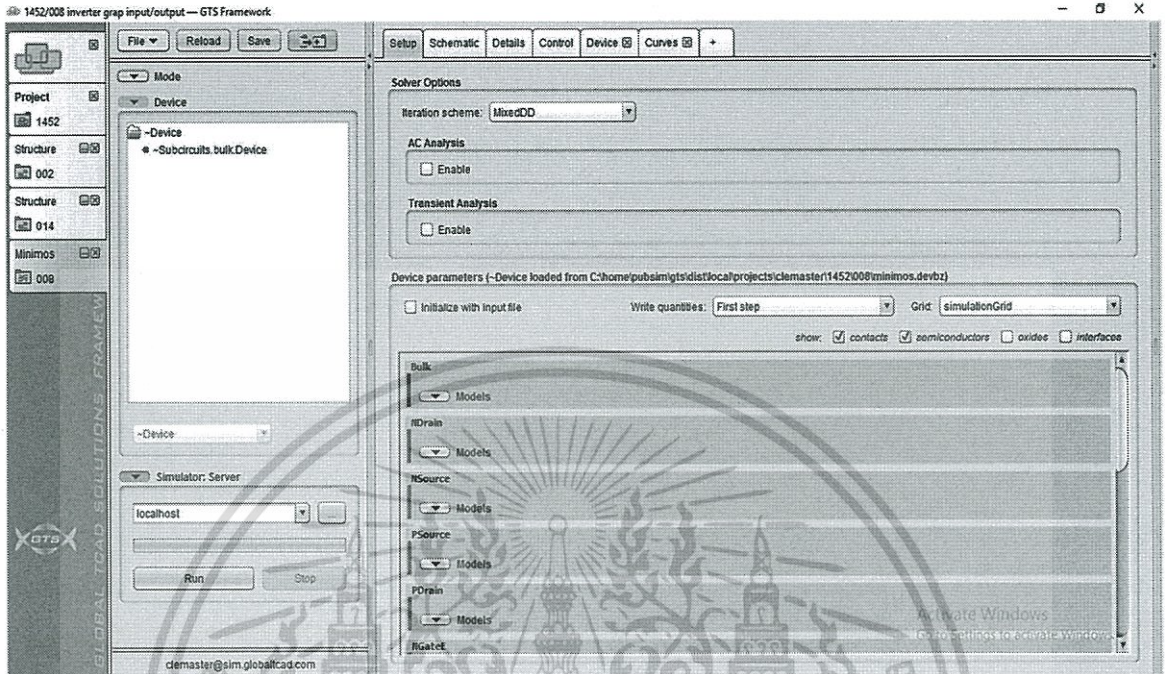
รูปที่ 4.103 การตั้ง Node output

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

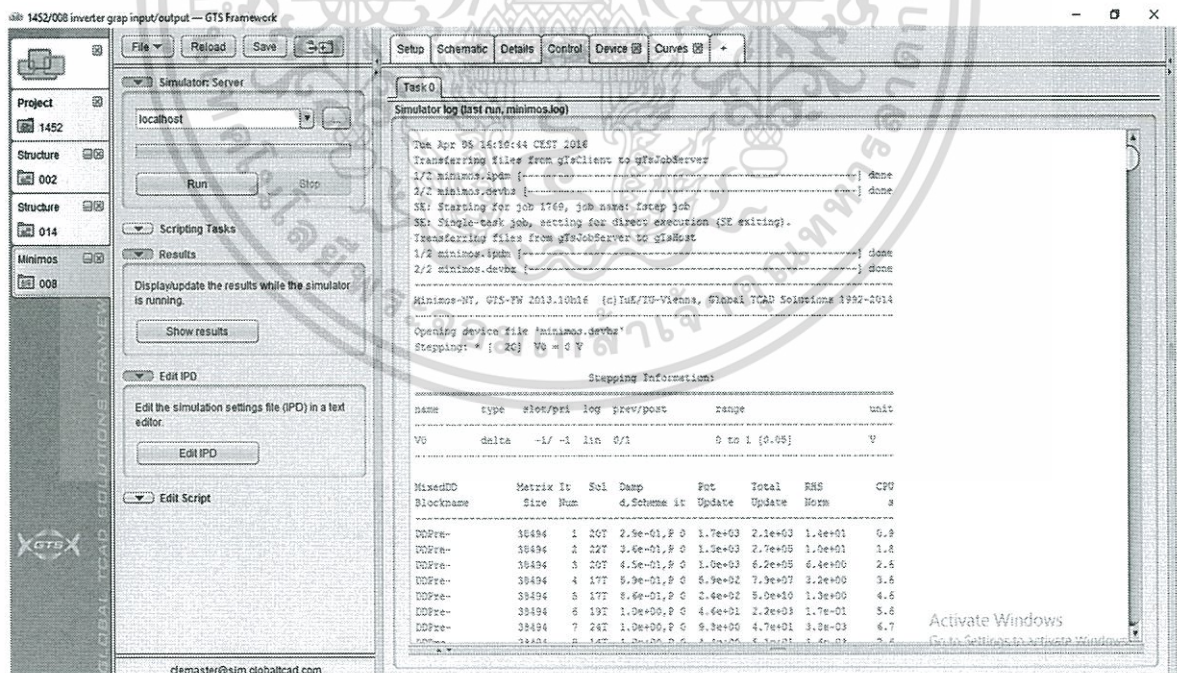
8. เลือกหน้า Setup

9. เลือก Iteration scheme เป็น MixedDD

10. กด Run



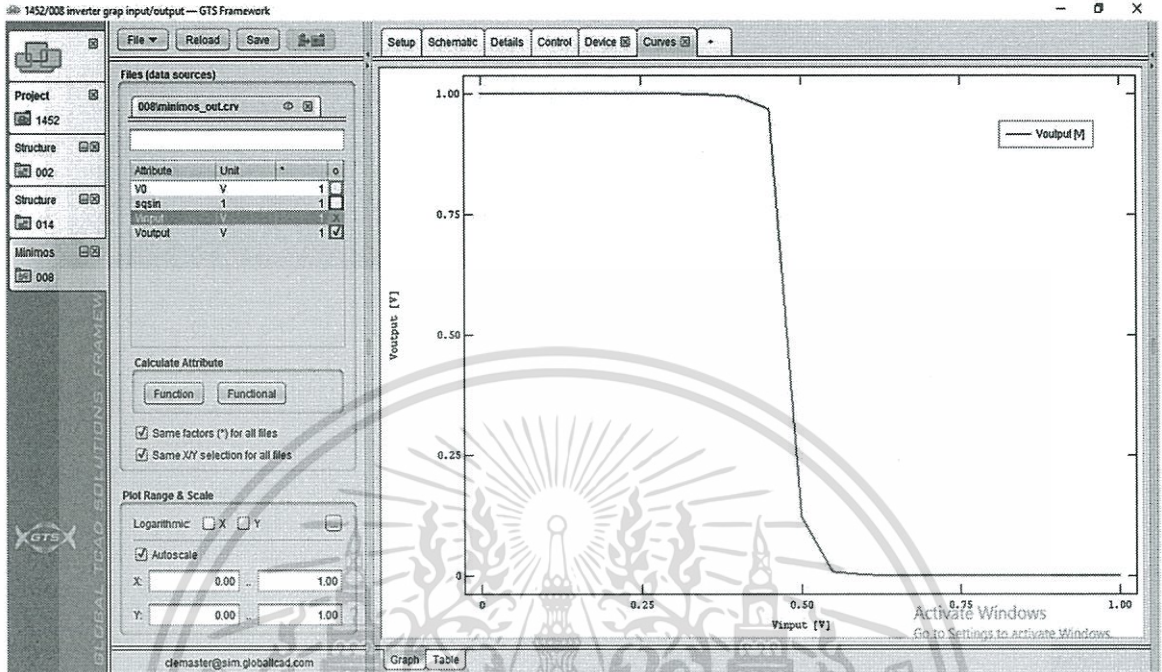
รูปที่ 4.104 การตั้งค่าหน้า Setup และทำการ Run



รูปที่ 4.105 การคำนวณของโปรแกรม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

11. เลือกหน้า Curves
12. ตั้ง Vinut ให้เป็นแกน X
13. เลือก Voutput ให้เป็นแกน Y

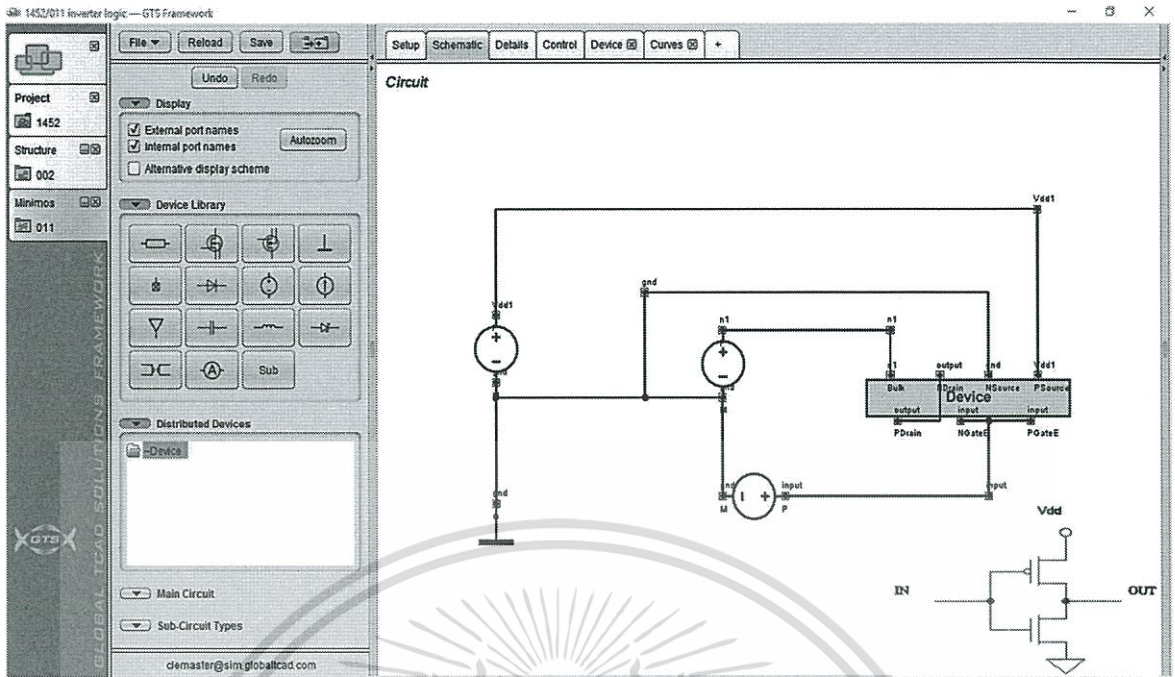


รูปที่ 4.106 ผล Transfer characteristic ของ CMOS FinFET

4.13 สร้าง Inverter gate ด้วย CMOS FinFET

1. เปิดไฟล์อุปกรณ์ CMOS FinFET ที่ได้สร้างไว้
2. คลิกที่ 
3. เลือก Minimos > Create New ToolFolder > คลิก OK
4. คลิกที่ MODE
5. คลิกที่ Mixed mode
6. เลือก Schematic ทำการสร้างวงจร Inverter

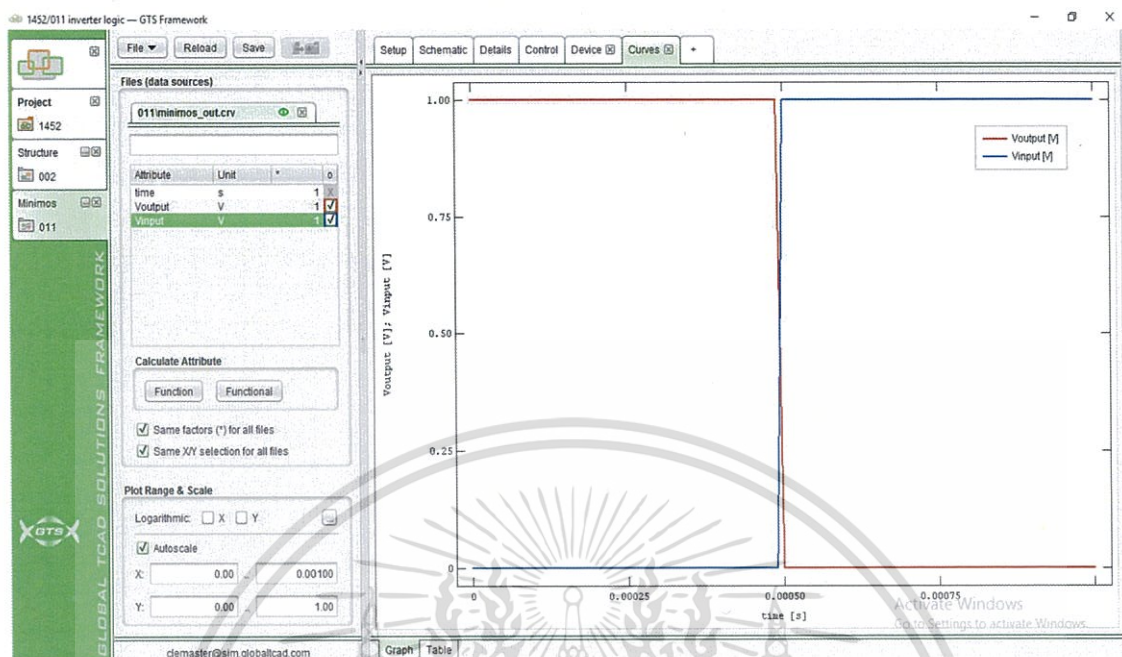
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.107 schematic และ circuits ของ inverter

7. ตั้งค่าตัวแปร Input และตั้งจุดที่ต้องการแสดงผล
8. เลื่อนหน้า setup คลิก Run
9. เลื่อนหน้า Curves
10. ตั้งค่าให้ time เป็นแกน X , Voutput และ VInput เป็น แกน Y

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.108 ผล logic 1 และ 0 ของ Inverter

ผลการทดลอง Inverter CMOS FinFET แสดงได้ดังตารางที่ 4.9 นี้

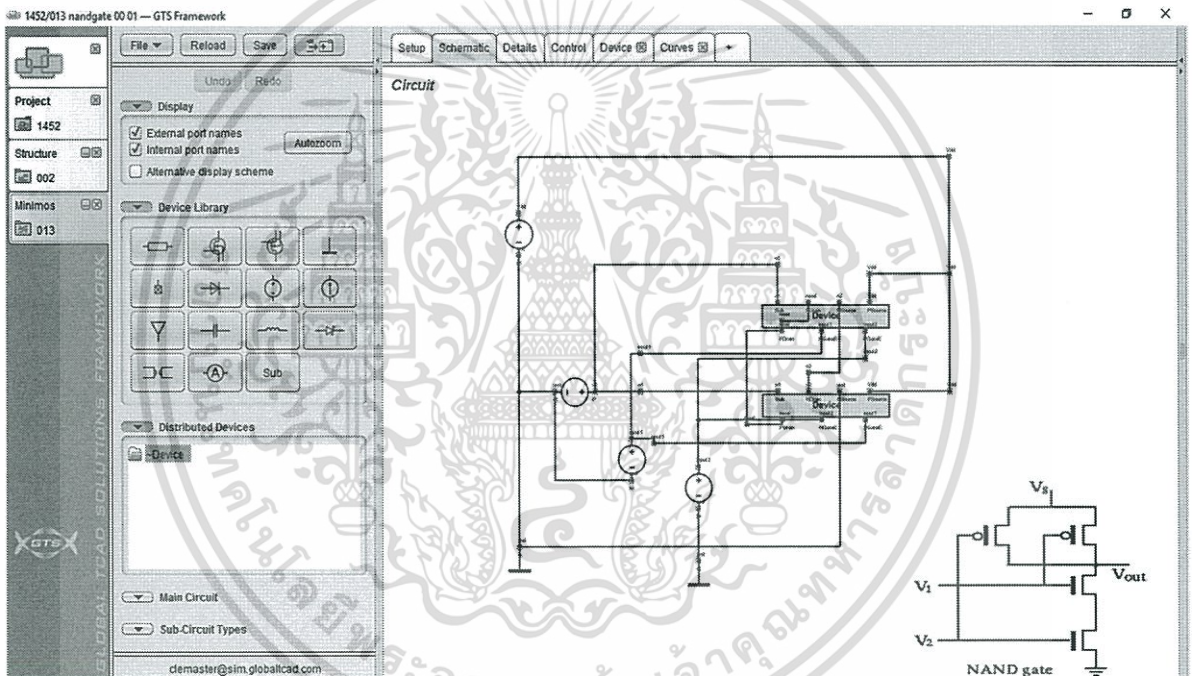
ตารางที่ 4.9 ผล Logic ที่ได้จากการทดลองสร้าง inverter

Input	Output
0	1
1	0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.14 สร้าง Nand gate ด้วย CMOS FinFET

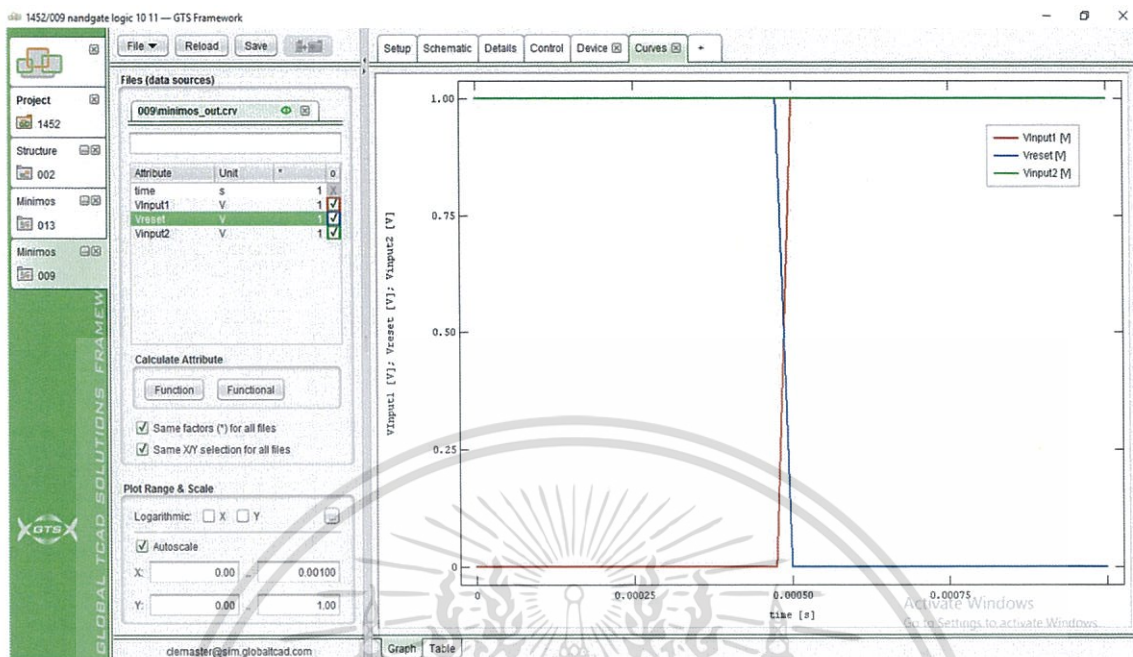
1. เปิดไฟล์อุปกรณ์ CMOS FinFET ที่ได้สร้างไว้
2. คลิกที่ 
3. เลือก Minimos > Create New ToolFolder > คลิก OK
4. คลิกที่ MODE
5. คลิกที่ Mixed mode
6. เลือก Schematic ทำการสร้างวงจร Nand gate Circuit



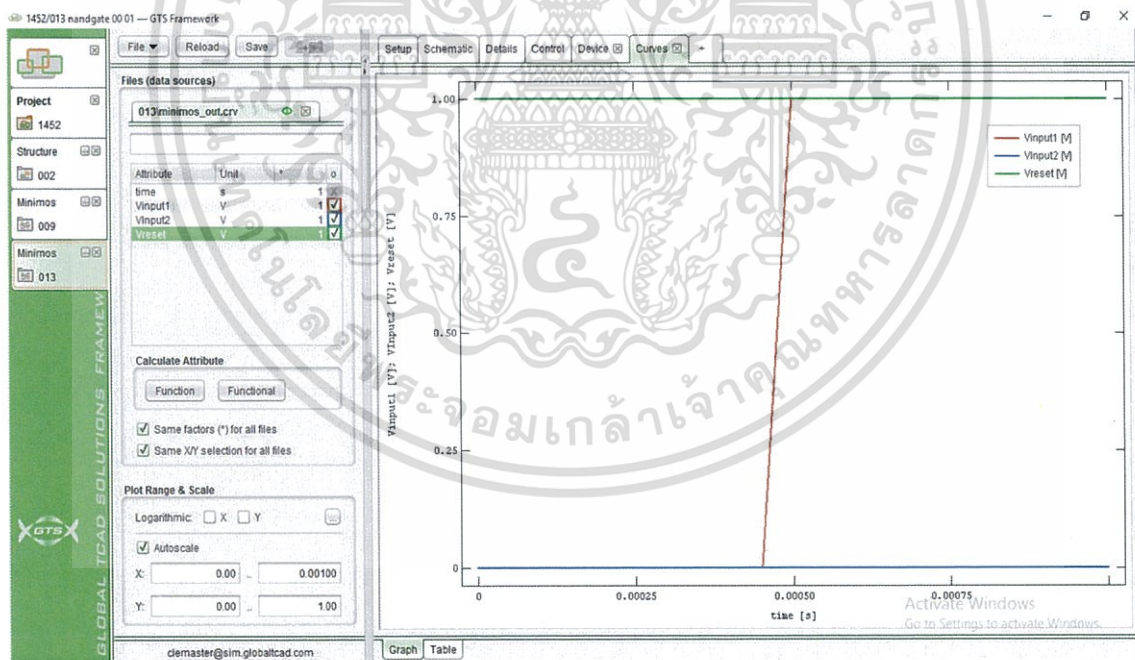
รูปที่ 4.109 schematic และ Circuits ของ Nand gate

7. ตั้งค่าตัวแปร Input และตั้งจุดที่ต้องการแสดงผล
8. เลือก setup แล้วคลิก Run
9. เลือก Curves
10. ตั้งค่า time ให้เป็นแกน X , Vininput1, Vininput2 และ VOutput เป็นแกน Y

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.110 ผล logic 10 และ 11 ของ nand gate



รูปที่ 4.111 ผล logic 00 และ 01 ของ nand gate

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ผลการทดลอง Nand gate Logic จาก CMOS FinFET แสดงได้ดังตารางที่ 4.10 นี้

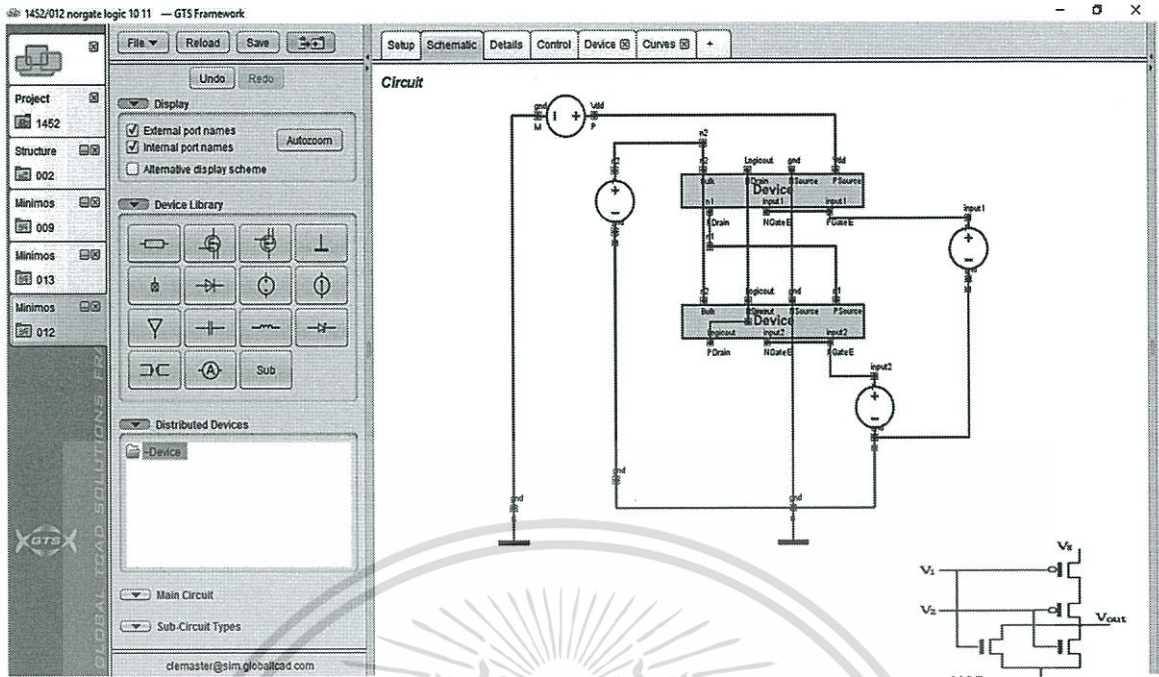
ตารางที่ 4.10 ผล logic ของ nand gate

Input A	Input B	Output
0	0	1
0	1	1
1	0	1
1	1	0

4.15 สร้าง Nor gate ด้วย CMOS FinFET

1. เปิดไฟล์อุปกรณ์ CMOS FinFET ที่ได้สร้างไว้
2. คลิกที่ 
3. เลือก Minimos > Create New ToolFolder > คลิก OK
4. คลิกที่ MODE
5. คลิกที่ Mixed mode
6. เลือก Schematic ทำการสร้างวงจร Nor gate Circuit

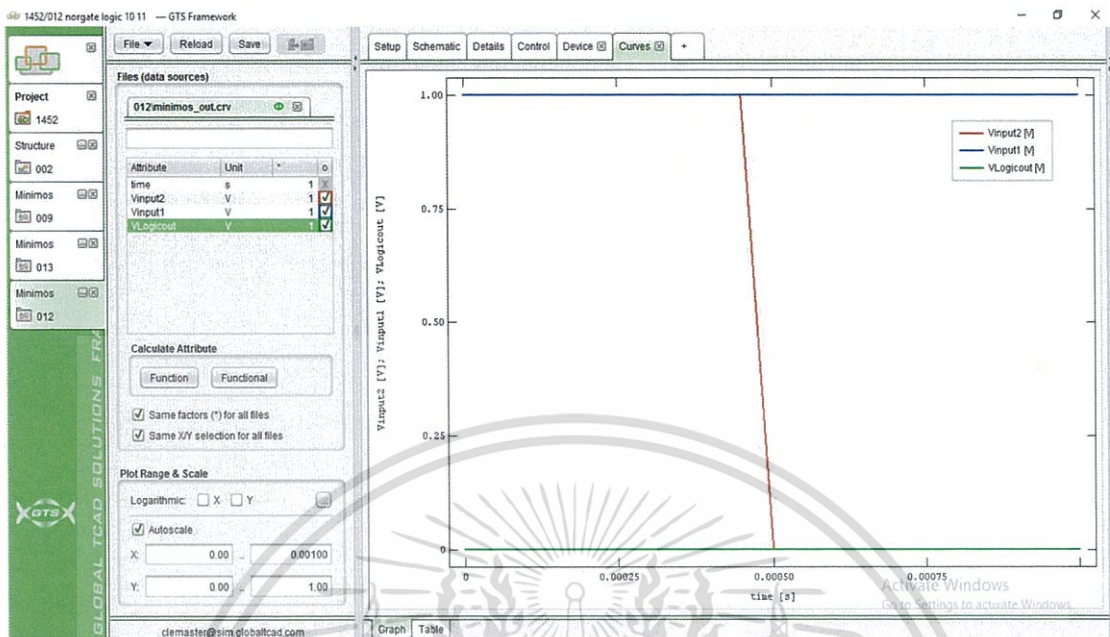
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



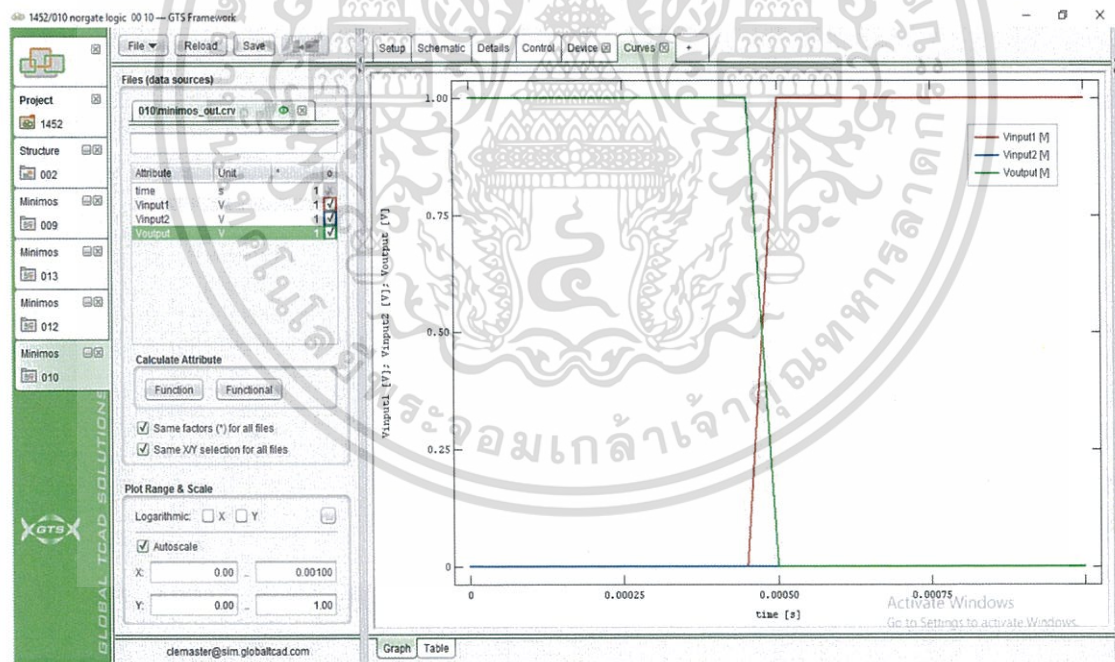
รูปที่ 4.112 schematic และ circuits ของ Nor gate

7. ตั้งค่าตัวแปร Input และตั้งจุดที่ต้องการแสดงผล
8. เลือก - setup แล้วคลิก Run
9. เลือก Curves
10. ตั้งค่า time ให้เป็นแกน X , Vinput1, Vinput2 และ VOutput เป็นแกน Y

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.113 ผล logic 10 และ 11 ของ Nor gate



รูปที่ 4.114 ผล logic 00 และ 10 ของ Nor gate

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ผลการทดลอง Nor gate Logic จาก CMOS FinFET แสดงได้ดังตารางที่ 4.11 นี้

ตารางที่ 4.11 ตารางแสดงผล logic ของ Nor gate

Input A	Input B	Output
0	0	1
0	1	0
1	0	0
1	1	0



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

สรุปผลการทดลองและข้อเสนอแนะ

5.1 สรุปผลการทดลอง

จากการศึกษากระบวนการสร้างอุปกรณ์สารกึ่งตัวนำอิเล็กทรอนิกส์และการใช้โปรแกรม TCAD ในการทดลองสร้างอุปกรณ์สารกึ่งตัวนำอิเล็กทรอนิกส์ พบว่าสามารถสร้างอุปกรณ์จากแม่แบบที่มีอยู่ในโปรแกรมและสามารถวัดค่าต่างๆได้ทันที และยังสามารถแก้ไขพารามิเตอร์ที่เกี่ยวข้องกับโครงสร้างของอุปกรณ์ได้ เช่น ความยาวของเกต ความหนาของเกตออกไซด์ และตัวแปรอื่นๆ ด้วยการเปลี่ยนค่าของตัวแปรนั้นๆ จากการทดลองสร้างมอสทรานซิสเตอร์ และฟินเฟต พบว่าการเปลี่ยนค่าพารามิเตอร์ต่างๆ เป็นไปตามสมการกระแสของมอสทรานซิสเตอร์

นอกจากนี้จากการศึกษาการใช้โปรแกรม พบว่าโปรแกรม TCAD มีความสะดวก รวดเร็ว และแสดงผลความสัมพันธ์ในรูปเส้นกราฟ โดยปริมาณที่ต้องการวัดจะปรากฏให้อัตโนมัติ สามารถเลือกได้ทันที กำหนดรูปแบบกราฟิกต่างๆได้ และสามารถรวมข้อมูลหลายๆการทดลองเพื่อแสดงบนกราฟเดียวกันได้ ซึ่งโปรแกรมนี้อาศัยประโยชน์อย่างมากสำหรับการออกแบบและศึกษาโครงสร้างอุปกรณ์อิเล็กทรอนิกส์ที่มีขนาดเล็ก และสามารถพัฒนาไปสู่การสร้างอุปกรณ์ที่มีโครงสร้างซับซ้อนมากขึ้นได้

5.2 ข้อเสนอแนะ

1. ในงานวิจัยนี้เป็นโปรแกรมรุ่นทดลอง จึงมีข้อจำกัดในการใช้งาน การใช้โปรแกรมแบบสมบูรณ์อาจให้ผลการทดลองดีขึ้น
2. สามารถใช้โปรแกรมได้ทั้งแบบติดตั้งบนเครื่องคอมพิวเตอร์และแบบออนไลน์ แต่การใช้งานแบบออนไลน์อาจมีการล่าช้าของอินเทอร์เน็ต ทั้งนี้ขึ้นอยู่กับระบบอินเทอร์เน็ตของแต่ละพื้นที่
3. ในงานวิจัยครั้งต่อไปอาจทำการสร้างหรือพัฒนาอุปกรณ์ที่มีความซับซ้อนมากขึ้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารอ้างอิง

- [1] โยธิน วงศ์ประเสริฐ. กระบวนการผลิตวัสดุสารกึ่งตัวนำ. พิมพ์ครั้งที่1. คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง. 2552.
- [2] คณะวิชาช่างไฟฟ้าและอิเล็กทรอนิกส์ สถาบันการอาชีวศึกษาภาคกลาง 3 วิทยาเขตเทคนิคสิงห์บุรีแห่งที่ 1. (n.d.). การสร้างวงจบบนแผ่นเวเฟอร์ (Wafer Fabrication ค้นเมื่อ 8 มกราคม 2559 จาก <http://sanong2003.tripod.com/icm1-03.htm>
- [3] W. Scot Ruska. (1988). *Microelectronics Processing : An Introduction to the Manufacture of Integrated Circuits*. International Edition. Singapore. McGraw-Hill.
- [4] ธนันต์ ศรีสกุล. อุปกรณ์สารกึ่งตัวนำ Mosfet. ค้นเมื่อ 8 มกราคม 2559, จาก <http://www.wara.com/article-801.html>
- [5] Somsak Choomchuay. แร่งตันชนิดเริ่ม. ค้นเมื่อ 12 มกราคม 2559, จาก http://www.kmitl.ac.th/~kchsomsa/somsak/crse_int_icd/mos_transistor.pdf
- [6] ที่มาของฟิน. (2545). Retrieved January 12, 2016, from <http://www.ryt9.com/s/prg/123901>
- [7] Asif I. Khan and Muhammad K. Ashraf.(2011) : “*Study of Electron Distribution of Undoped UltraThin Body Symmetric Double Gate SOI MOSFET in Gate Confinement Direction.*”, IJCSI International Journal of Computer Science Issues , pp. 1-6
- [8] Sherif A. Tawfik, Zhiyu Liu, and Volkan Kursun. (2007) : “*Independent-Gate and Tied-Gate FinFET SRAM Circuits: Design Guidelines for Reduced Area and Enhanced Stability.*”, IEEE ICM, 2007
- [9] Tsu Jae,King Liu.(2012). FinFET History, Fundamentals and Future. ค้นเมื่อ 12 มกราคม 2559, จาก http://www.eecs.berkeley.edu/~tking/presentations/KingLiu_2012VLSI-Tshortcourse
- [10] Global TCAD Solutions GmbH. (2012). Tutorial: Getting Started. ค้นเมื่อ 18 มกราคม 2559 จาก <http://www.globaltcad.com/en/home.html>
- [11] Murali. (2551). New Devices-FinFET and SOI MOSFET. ค้นเมื่อ 18 มกราคม 2559 จาก <http://asic-soc.blogspot.com/2008/01/new-devices-finfet-and-soi-mosfet.html>

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารอ้างอิง(ต่อ)

- [12] Robert Klima.(2549). FinFET. Retrieved January 30, 2016, from <http://www.iue.tuwien.ac.at/phd/klima/node77.html>
- [13] Vasiliy. (2556). Short Channel Effects and FinFET. Retrieved January 30, 2016, from <http://electronics.stackexchange.com/questions/37212/short-channel-effects-and-finfet>
- [14] Ian Poole. (n.d.). FinFET Technology & Basics. Retrieved January 30, 2016, from <http://www.radio-electronics.com/info/data/semicond/fet-field-effect-transistor/finfet-technology-basics.php>
- [15] SEMICONDUCTORENGINEERING. (2016). FinFET. Retrieved February 20 , 2016, from http://semiengineering.com/kc/knowledge_center/FinFET/185

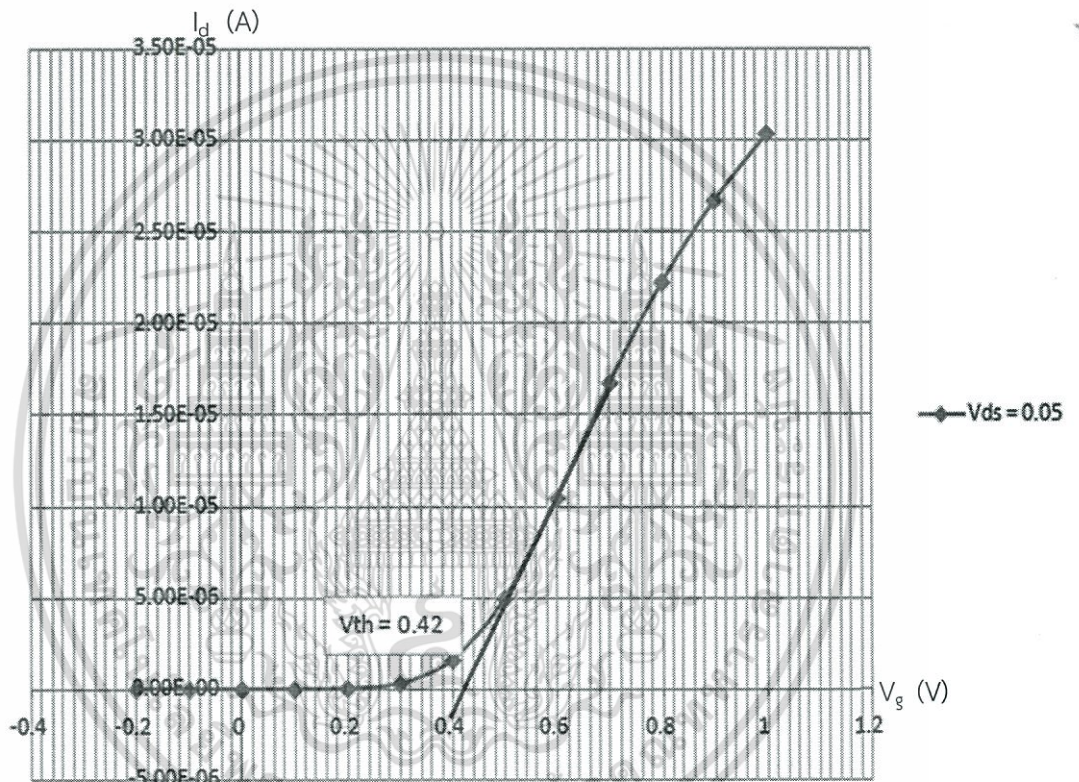


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การคำนวณค่าแรงดันขีดเริ่ม และค่า Subthreshold swing (ss)

1. หาค่าแรงดันขีดเริ่ม

โดยเลือกข้อมูลของเส้นกราฟที่ $V_{ds} = 0.05$ V



รูปที่ 1 ความสัมพันธ์ระหว่างกระแสเดรนกับแรงดันเกต เมื่อ $V_{ds} = 0.05$ ของ $L=20$ nm

จากรูปที่ 1 หาค่า V_{th} ได้ออกมาเท่ากับ 0.42 V นำค่าที่ได้ไปใช้ในการหา Subthreshold swing ในขั้นต่อไป

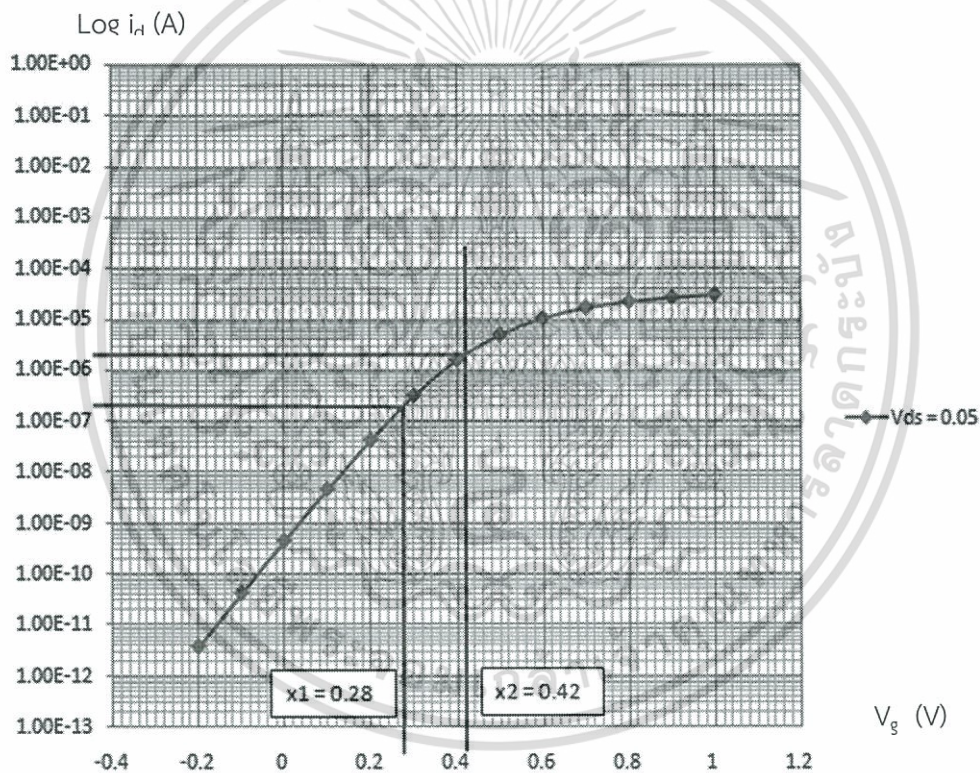
2. คำนวณหา Subthreshold swing

การคำนวณหาค่า ss ได้จากการอ่านกราฟจาก กราฟความสัมพันธ์ระหว่างกระแสเดรน (scale log) กับแรงดันเกต ใน 1 ช่วง log

$$\text{Subthreshold swing} = V_{g2} - V_{g1} \quad (1)$$

โดยที่ V_{g2} คือ ค่าแรงดันขีดเริ่ม หรือ V_{th} (V)
 V_{g1} คือ ค่าแรงดันเกต ใน 1 ช่วง log (V)

นำข้อมูลจากกราฟรูปที่ 1 เมื่อ $V_{ds} = 0.05$ V มาพล็อตกราฟความสัมพันธ์ระหว่างกระแสเดรน (scale log) กับแรงดันเกต



รูปที่ 2 ความสัมพันธ์ระหว่างกระแสเดรน (scale log) กับแรงดันเกต เมื่อ $V_{ds} = 0.05$ V ของ $L=20$ nm

หมายเหตุ : $V_{th} = V_{g2} = x_2$, $V_{g1} = x_1$

- วิธีการคือ
1. นำค่า V_{th} ที่ได้จากขั้นตอนที่1 ลากขึ้นไปตัดเส้นกราฟ
 2. จากนั้นลากจากจุดตัดบนเส้นกราฟลากเข้าหาแกน y หรือ $\log I_{d2}$
 3. หาค่า $\text{Log } I_{d1}$ จากการเว้น 1 ช่อง \log ลากมาตัดเส้นกราฟ
 4. จากจุดตัดเส้นกราฟลากลงตัดแกน x หรือ V_g จะได้ x_1

คำนวณหาค่า ss จากสมการ (1)

$$\text{แทนค่าลง โดยที่ } V_{g2} = 0.42 \text{ V}, V_{g1} = 0.28 \text{ V}$$

$$\text{Subthreshold swing} = 0.42 - 0.28 \text{ V/dec}$$

$$= 0.14 \text{ V/de}$$

$$= 140 \text{ mV/dec}$$



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้