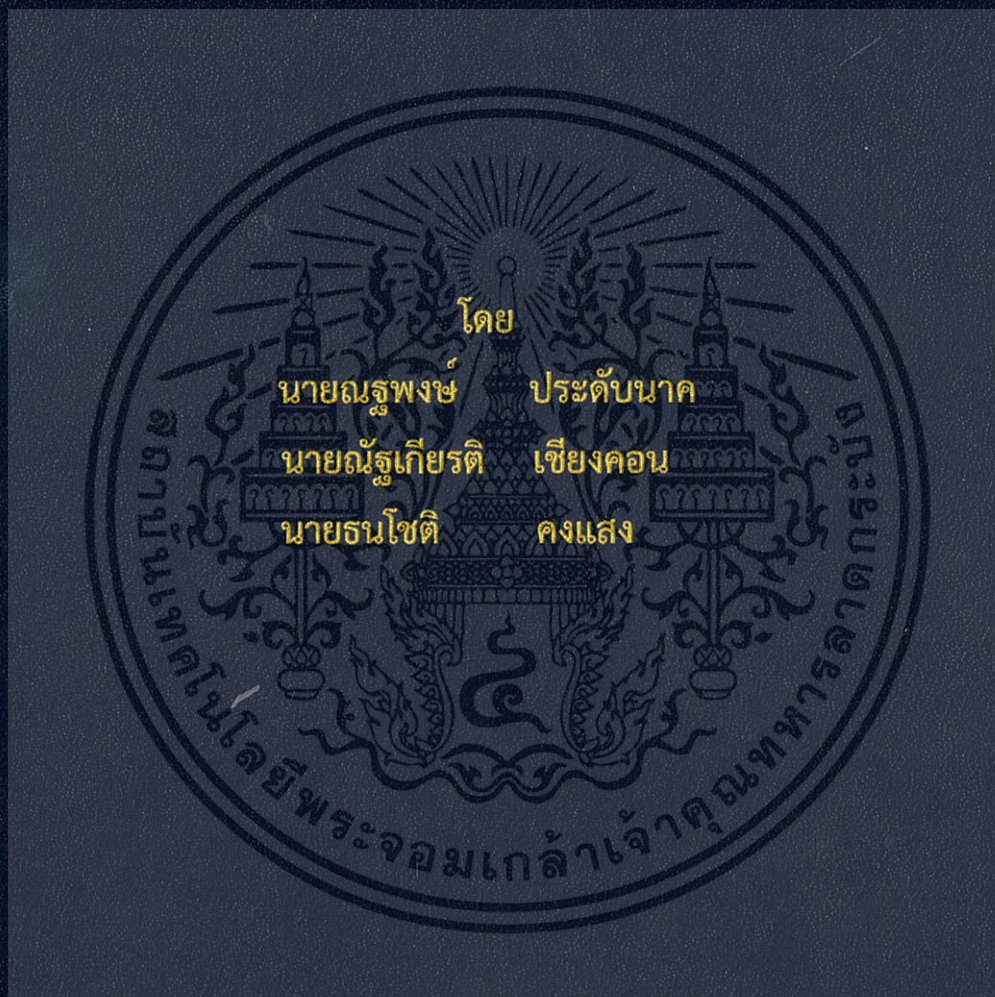


อุปกรณ์ตรวจสอบสายชำรุด
Line Fault Detection Device



ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต
ภาควิชาวิศวกรรมโทรคมนาคม
คณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ปีการศึกษา 2558

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

อุปกรณ์ตรวจสอบสายชำรุด
Line Fault Detection Device



T144435



สาขา.....
เลขทะเบียน 144435
ในเดือนปี 24 พ.ย. 2559

168 18123
b.....
i.....

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต
ภาควิชาวิศวกรรมโทรคมนาคม
คณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ปีการศึกษา 2558

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อุปกรณ์ตรวจสอบสายชำรุด
LINE FAULT DETECTION DEVICE

โดย

นายณัฐพงษ์	ประดับนาค	55010312
นายณัฐเกียรติ	เชียงคอน	55010354
นายธนโชติ	คงแสง	55010483

อาจารย์ที่ปรึกษา

รศ.ดร.สุวิมล สิริชีวะภาค

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

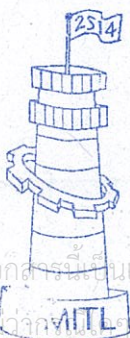
ภาควิชาวิศวกรรมโทรคมนาคม

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2558

ผ่านการตรวจรูปเล่มแล้ว

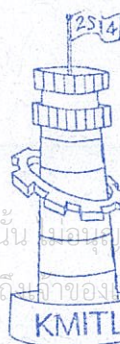


(.....
.....)

อาจารย์ที่ปรึกษา

12/100/1...59

ผ่านการตรวจชิ้นงานแล้ว



(.....
.....)

กรรมการผู้ตรวจชิ้นงาน

12/100/1...59

ปริญญาานิพนธ์ปีการศึกษา 2558

ภาควิชาวิศวกรรมโทรคมนาคม

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง อุปกรณ์ตรวจสอบสายชำรุด

LINE FAULT DETECTION DEVICE

ผู้จัดทำ

- | | |
|---------------------------|----------|
| 1. นายณัฐพงษ์ ประดับนาค | 55010312 |
| 2. นายณัฐเกียรติ เชียงคอน | 55010354 |
| 3. นายธนโชติ คงแสง | 55010483 |

.....
(รศ.ดร.สุวิพล สิริชีวะภาค)

อาจารย์ที่ปรึกษา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

ปริญญานิพนธ์นี้สามารถสำเร็จลุล่วงไปได้ด้วยดี เนื่องด้วยความกรุณาของ รศ.ดร.สุวิพล ลิทธิชีวะภาค ซึ่งเป็นอาจารย์ที่ปรึกษาโครงงานนี้ จึงทำให้การจัดทำโครงงานนี้สำเร็จ ลุล่วงตามวัตถุประสงค์ได้เป็นอย่างดี

การจัดทำโครงงานนี้ได้เกิดปัญหาขึ้นในระหว่างการจัดทำ ทางกลุ่มของข้าพเจ้าต้อง ขอขอบคุณ คุณ กฤษฏ์ฉนิก ศรีธนสาร ที่ให้คำปรึกษาและช่วยแก้ไขข้อบกพร่องต่างๆ

ขอขอบคุณ พ่อ แม่ที่คอยให้กำลังใจในการจัดทำโครงงานรวมทั้งขอบคุณเพื่อนๆทุกคนที่คอยร่วมกันแก้ปัญหาต่างๆและคอยให้กำลังใจจึงทำให้โครงงานชิ้นนี้สำเร็จลุล่วงไปได้ด้วยดี

สุดท้ายนี้ต้องขอขอบคุณทุกคนที่มีส่วนเกี่ยวข้องทั้งหมด ซึ่งเป็นเหตุให้โครงงานนี้สำเร็จลุล่วงไปได้ด้วยดี

นายณัฐพงษ์ ประดับนาค
นายณัฐเกียรติ เซียงคอน
นายธนโชติ คงแสง

ผู้จัดทำ

อุปกรณ์ตรวจสอบสายชำรุด
LINE FAULT DETECTION DEVICE

โดย นายณัฐพงษ์ ประดับนาค 55010312
นายณัฐเกียรติ เชียงคอน 55010354
นายธนโชติ คงแสง 55010483

อาจารย์ที่ปรึกษา รศ.ดร.สุวิพล สิริชีวะภาค

บทคัดย่อ

โครงการนี้เป็นการนำเสนอการออกแบบและสร้างเครื่องวัดระยะจุดเสียหายที่เกิดขึ้นในสายเคเบิล โดยใช้พฤติกรรมการสะท้อนของสัญญาณพัลส์ส่งเข้าไปที่ปลายของสายนำสัญญาณ สัญญาณพัลส์จะถูกกำเนิดขึ้นและเดินทางผ่านเข้าไปยังสายนำสัญญาณ ถ้าสายเกิดจุดเสียหายในลักษณะปลายปิด (สายลัดวงจร) หรือ ปลายเปิด (สายขาด) เมื่อเวลาที่สัญญาณสะท้อนกลับมา เราจะนำเอาสัญญาณทั้งหมดที่ได้มาทำการคำนวณ เพื่อแสดงระยะทางที่เกิดจุดเสียหายของสายเคเบิลที่ทำการวัด

ABSTRACT

This project presents the design and construction of a time domain reflectrometer. Using the reflection behavior of a pulse in the unterminated transmission line, pulse is generated and then travel through the transmission line. If the line is a faulty line such as shorted or open, then the travel time of the reflected pulse will be calculated and present as the length of the faulty point from the measure end.

สารบัญ

	หน้า
กิตติกรรมประกาศ	I
บทคัดย่อ	II
สารบัญ	III
สารบัญรูป	VI
สารบัญตาราง	IX
บทที่ 1	
บทนำ	1
1.1 ความเป็นมาและความสำคัญของปัญหา	1
1.2 วัตถุประสงค์	1
1.3 ขอบเขตของโครงการ	2
บทที่ 2	
ทฤษฎีและหลักการที่เกี่ยวข้อง	3
2.1 ชนิดของสายส่ง	3
2.1.1 สายคู่แบบบิด (Two Line twisted)	3
2.1.2 สายโคแอกเชียล (Coaxial)	3
2.1.3 สายคู่ขนาน (Parallel Spaced)	3
2.1.4 สายขิดด์ (Two Wire Space)	3
2.2 ค่าคงที่ของสาย (Line Constant)	5
2.3 คุณสมบัติของสาย	6
2.3.1 ลักษณะสมบัติทางอิมพีแดนซ์ของสาย (Characteristic Impedance)	6
2.3.2 สัมประสิทธิ์การลดทอน (Attenuation Coefficient)	7
2.3.3 สัมประสิทธิ์การเปลี่ยนเฟส (Phase Change Coefficient)	8
2.3.4 ความเร็วเฟส (Phase Velocity)	8
2.4 การต่อโหลดเข้ากับสายนำสัญญาณ	9
2.4.1 กรณีแมทช์กับสาย	9

สารบัญ (ต่อ)

	หน้า
2.4.2 กรณีไม่แมตช์กับสาย	9
2.5 สัมประสิทธิ์การสะท้อนกลับ	10
2.6 ความเพี้ยนของสัญญาณที่ส่งผ่านทางสายนำสัญญาณ	11
2.6.1 Frequency หรือ Amplitude distortion	12
2.6.2 Phase Distortion	13
บทที่ 3 การออกแบบและการจัดทำปริยญาณีพนธ์	15
3.1 ขั้นตอนการออกแบบระบบและบล็อกไดอะแกรมในการทำงาน	17
3.2 การออกแบบวงจรการทำงาน	21
3.2.1 ขั้นตอนการออกแบบทางฮาร์ดแวร์	21
3.2.2 ขั้นตอนการออกแบบทางซอฟต์แวร์	29
3.3 เครื่องมือที่ใช้ในการทดลอง	32
3.3.1 อุปกรณ์	32
3.4 การจัดเก็บผลการทดลอง	32
3.4.1 ลำดับขั้นตอนการทดลอง	32
บทที่ 4 ผลการทดลอง	33
4.1 ผลการทดลองส่วนฮาร์ดแวร์	33
4.1.1 วงจรกำเนิดสัญญาณพัลส์	33
4.1.2 วงจรตรวจจับพัลส์และรวมสัญญาณ	34
4.1.3 วงจรนับเวลา	36

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ (ต่อ)

หน้า

4.1.4 หน้าจอแสดงผล	38
4.2 ผลการทดสอบสายในระยะเวลาต่างๆ	41

บทที่ 5	สรุปผลและข้อเสนอแนะ	49
	5.1 สรุปผล	49
	5.2 ข้อเสนอแนะ	49
บรรณานุกรม		50
ภาคผนวก		51



สารบัญรูป

รูปที่	หน้า
2.1 สาย Unshielded Twisted Pair	4
2.2 สาย Coaxial	4
2.3 สาย Shielded Twisted Pair	4
2.4 สาย Two Wire Space and Shielded	4
2.5 ลักษณะวงจรสมมูลของสาย	5
2.6 คุณลักษณะอิมพีแดนซ์ $Z_L = Z_0$	6
2.7 กรณีไม่แมทช์กับสายนำสัญญาณ	9
(a) โหลดที่ต่อมีค่าไม่เท่ากับ Z_0	
(b) ลัดวงจร (short – circuit line)	
(c) เปิดวงจร (open – circuit line)	
2.8 สัมพันธภาพทางแอมพลิจูดของความถี่พื้นฐานและฮาร์โมนิกที่สองของสัญญาณที่ต้นทาง	12
2.9 สัมพันธภาพทางแอมพลิจูดของความถี่พื้นฐานและฮาร์โมนิกที่สองของสัญญาณที่ปลายทาง	12
2.10 ผลของการส่งสัญญาณเสียงคำพูดผ่านสายรับส่ง	13
2.11 สัมพันธภาพทางเฟสเมื่อองค์ประกอบความถี่ถูกเลื่อนเฟสด้วยจำนวนเป็นปฏิภาคโดยตรงกับความถี่	14
3.1 รูปร่างของสัญญาณสะท้อนกลับ	16
3.2 บล็อกไดอะแกรมการทำงานทั้งหมด	20
3.3 โครงสร้าง IC74LS221	21
3.4 โครงสร้างส่วนตรวจจับพัลส์และรวมสัญญาณ	22
3.5 สัญญาณรวมทั้ง 2 กรณี	23
3.6 วงจรนับเวลา	23
3.7 การทำงานของ D – Flip Flop 1	24
3.8 เปรียบเทียบสัญญาณ	24

สารบัญรูป (ต่อ)

รูปที่	หน้า
3.9 Schematic ของส่วนฮาร์ดแวร์	26
3.10 Microcontroller เบอร์ 89C51RD2	27
3.11 วงจรเชื่อมต่อคีย์บอร์ดและส่วนแสดงผล	28
3.12 แผนผังการทำงานของโปรแกรม	29
3.13 แผนผังการทำงานของโปรแกรม (ต่อ)	30
3.14 แผนผังการทำงานของซอฟต์แวร์	31
4.1 สัญญาณเอาต์พุตและสัญญาณอินพุตของ IC#74LS221 (1)	33
4.2 สัญญาณเอาต์พุตและสัญญาณอินพุตของ IC#74LS221 (2)	34
4.3 สัญญาณเอาต์พุต LM710 ตรวจจับพัลส์บวกเมื่อ OPEN ปลายสาย (กราฟล่าง) สัญญาณอินพุต LM710 ตรวจจับพัลส์บวกเมื่อ OPEN ปลายสาย (กราฟบน)	34
4.4 สัญญาณเอาต์พุต LM710 ตรวจจับพัลส์ลบเมื่อ SHORT ปลายสาย (กราฟล่าง) สัญญาณอินพุต LM710 ตรวจจับพัลส์ลบเมื่อ SHORT ปลายสาย (กราฟบน)	35
4.5 สัญญาณเอาต์พุตวงจรรวมสัญญาณเมื่อ OPEN ปลายสาย (กราฟล่าง)	35
4.6 สัญญาณเอาต์พุตวงจรรวมสัญญาณเมื่อ SHORT ปลายสาย (กราฟล่าง)	36
4.7 สัญญาณเอาต์พุต DFF1 เมื่อ OPEN ปลายสาย (กราฟบน)	36
4.8 สัญญาณเอาต์พุต DFF1 เมื่อ SHORT ปลายสาย (กราฟบน)	37
4.9 สัญญาณเอาต์พุต DFF2 เพื่อตรวจสอบสถานะสายเมื่อ SHORT ปลายสาย (กราฟล่าง)	37
4.10 สัญญาณเอาต์พุตของวงจรคูณสัญญาณ 40 MHZ (กราฟล่าง) สัญญาณอินพุตของวงจรคูณสัญญาณ 40 MHZ (กราฟบน)	38
4.11 หน้าจอแสดงหน้าเริ่มต้นการใช้งานอุปกรณ์ตรวจสอบสายชำรุด	38
4.12 หน้าจอแสดงผลว่าจะต้องใส่ค่า VELOCITY FACTOR	39
4.13 หน้าจอแสดงผลรูปแบบการใส่ค่า VELOCITY FACTOR	39

สารบัญรูป (ต่อ)

รูปที่	หน้า
4.14 หน้าจอแสดงผลให้ใส่ค่า VELOCITY FACTOR	40
4.15 หน้าจอแสดงผลค่าที่วัดได้จากอุปกรณ์ตรวจสอบสายชำระ	40
4.16 สัญญาณเอาต์พุตของสายยาว 20 เมตร เมื่อ OPEN ปลายสาย	41
4.17 สัญญาณเอาต์พุตของสายยาว 20 เมตร เมื่อ SHORT ปลายสาย	41
4.18 สัญญาณเอาต์พุตของสายยาว 50 เมตร เมื่อ OPEN ปลายสาย	42
4.19 สัญญาณเอาต์พุตของสายยาว 50 เมตร เมื่อ SHORT ปลายสาย	42
4.20 สัญญาณเอาต์พุตของสายยาว 60 เมตร เมื่อ OPEN ปลายสาย	43
4.21 สัญญาณเอาต์พุตของสายยาว 60 เมตร เมื่อ SHORT ปลายสาย	43
4.22 สัญญาณเอาต์พุตของสายยาว 70 เมตร เมื่อ OPEN ปลายสาย	44
4.23 สัญญาณเอาต์พุตของสายยาว 70 เมตร เมื่อ SHORT ปลายสาย	44
4.24 สัญญาณเอาต์พุตของสายยาว 80 เมตร เมื่อ OPEN ปลายสาย	45
4.25 สัญญาณเอาต์พุตของสายยาว 80 เมตร เมื่อ SHORT ปลายสาย	45
4.26 สัญญาณเอาต์พุตของสายยาว 90 เมตร เมื่อ OPEN ปลายสาย	46
4.27 สัญญาณเอาต์พุตของสายยาว 90 เมตร เมื่อ SHORT ปลายสาย	46
4.28 สัญญาณเอาต์พุตของสายยาว 100 เมตร เมื่อ OPEN ปลายสาย	47
4.29 สัญญาณเอาต์พุตของสายยาว 100 เมตร เมื่อ SHORT ปลายสาย	47
4.30 เครื่องตรวจสอบสายชำระ	48

สารบัญตาราง

ตารางที่

3.1 เจ็อนไขการตรวจจับชนิดของการเสียของสายทดสอบโดยการเปลี่ยนแปลง

หน้า

25

IC



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1

บทนำ

1.1 ความเป็นมาและความสำคัญของปัญหา

สำหรับการหาระยะจุดเสียของสายเคเบิลในอดีต จะต้องใช้เครื่องมือวัดที่อาศัยหลักการ ลูป (Loop) และบริดจ์ (Bridge) จากนั้นเทียบความยาวสายได้จากค่าความต้านทานที่วัดซึ่งเกิดปัญหาขึ้น คือ ความคลาดเคลื่อนของการวัดที่เกิดจากความต้านทานหน้าสัมผัสและจุดต่อปลายสายเคเบิล ปัจจุบันเทคโนโลยีสารกึ่งตัวนำได้ก้าวหน้าไปมากจึงได้มีการประยุกต์นำสัญญาณแอนะล็อก (Analog) ส่งไปในสายที่จะทำการทดสอบแล้วรับสัญญาณกลับมาทำการแปลงเป็นสัญญาณดิจิทัลทั้งหมด สามารถใช้วงจรรวมในการทำงานได้และนำสัญญาณดิจิทัลมาประมวลผลโดยใช้ไมโครโปรเซสเซอร์ซึ่งมีขนาดเล็กและมีราคาถูกลง

1.2 วัตถุประสงค์

- 1) เพื่อศึกษาหลักการสะท้อนกลับของคลื่น
- 2) เพื่อศึกษาวงจรกำเนิดสัญญาณของพัลส์
- 3) เพื่อศึกษาวงจรตรวจจับคลื่นสะท้อน
- 4) เพื่อสร้างอุปกรณ์ตรวจวิเคราะห์หาระยะจุดเสียของสายเคเบิลชนิดต่างๆ โดยมีความคลาดเคลื่อนของการวัดน้อยที่สุด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.3 ขอบเขตของปริญญาานิพนธ์

ปริญญาานิพนธ์นี้เป็นการประยุกต์ใช้หลักการสะท้อนของคลื่นเพื่อตรวจสอบหาจุดชำรุดของสายโดยจะส่งสัญญาณพัลส์จากวงจรกำเนิดสัญญาณเข้าไปในสายและใช้วงจรตรวจจับสัญญาณตรวจจับสัญญาณที่สะท้อนกลับมาแล้วประมวลผลลักษณะรูปร่างสัญญาณที่สะท้อนกลับมา ซึ่งเป็นตัวบ่งบอกถึงลักษณะการชำรุด และระยะทางที่คลื่นเดินทางไป - กลับ จะเป็นตัวบอกระยะทางที่ชำรุด



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2

ทฤษฎีและหลักการที่เกี่ยวข้อง

2.1 ชนิดของสายส่ง

รูปแบบพื้นฐานของสายส่งมีดังนี้

2.1.1 สายคู่แบบบิด (Two Line Twisted)

จะเป็นสายที่นิยมใช้มากในการส่งถ่ายพลังงานหรือสัญญาณจากแหล่งกำเนิดไปยังโหลด ซึ่งมีทั้งแบบไม่มีชีลด์และชนิดอิมพีแดนซ์ต่ำ

2.1.2 สายโคแอกเซียล (Coaxial)

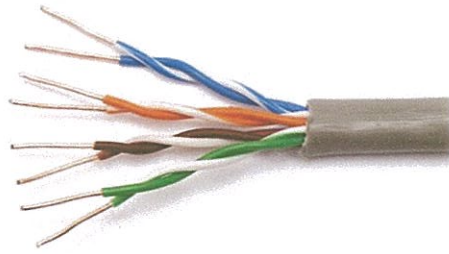
ประกอบด้วยลวดตัวนำภายใน ตรงแกนกลางและตัวนำภายนอกเป็นรูปทรงกระบอกมีฉนวนชั้นกลาง ส่วนใหญ่มักจะใช้กับเครื่องส่งในย่านความถี่ VHF,UHF ข้อดีของสายโคแอกเซียล คือ ความสูญเสียของการกระจายพลังงานน้อย ความเข้มสนามแม่เหล็กไฟฟ้าจะมีอยู่ภายในช่องระหว่างตัวนำเท่านั้น

2.1.3 สายคู่ขนาน (Parallel Spaced หรือ Open - Wire Line)

ประกอบด้วยตัวนำสองอันวางขนานกันห่างด้วยระยะทางเท่ากันโดยตลอดโดยใช้ฉนวนวางชั้นเป็นช่วงๆ เท่ากันตลอด เรียกว่า Bar Insulated สายที่หุ้มฉนวนตลอดแนวขนาดของตัวนำทั้งสองซึ่งเรียกว่า Twin Lead หรือสายริบบอน (Ribbon)

2.1.4 สายคู่ชีลด์ (Two Wire Space and Shielded)

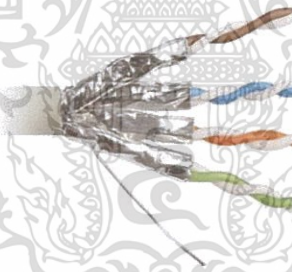
ประกอบด้วยตัวนำสองตัวแยกออกจากกันและจะถูกหุ้มด้วยทองแดงเป็นชีลด์ ข้อดีคือตัวนำทั้งสองจะสมดุลเมื่อเทียบกับกราวด์ค่าตัวเก็บประจุระหว่างตัวนำแต่ละตัว โดยมีฉนวนกันสม่ำเสมอตลอดความยาว



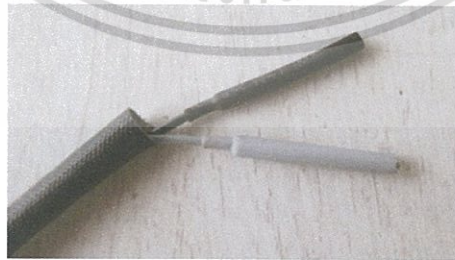
รูปที่ 2.1 สาย Unshielded Twisted Pair [5]



รูปที่ 2.2 สาย Coaxial [6]

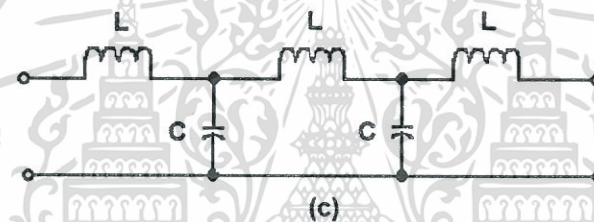
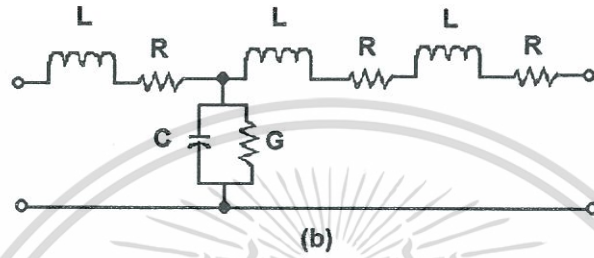
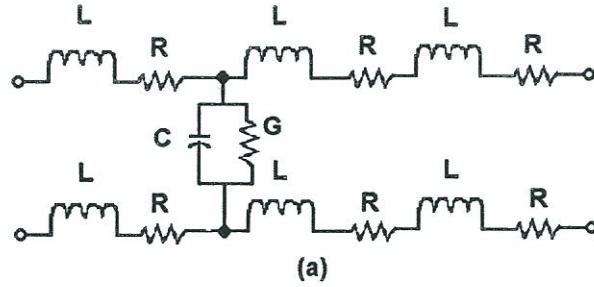


รูปที่ 2.3 สาย Shielded Twisted Pair [7]



รูปที่ 2.4 สาย Two Wire Space and Shielded [8]

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.5 ลักษณะวงจรสมมูลของสาย

ในรูป (a) รวมค่าความต้านทาน (Resistance) และความเหนี่ยวนำ (Inductance) ของทั้ง 2 เส้นเข้าด้วยกันจะได้รูป (b) แล้วค่าความนำ (Conductance) = $1/\text{ค่าความต้านทาน}$ ซึ่งมีค่าน้อยมากประมาณ 0 จึงตัดออกดังรูป (c)

2.2 ค่าคงที่ของสาย (Line Constant)

จะเห็นว่าคุณสมบัติเฉพาะตัวของตัวนำต่างๆ มีส่วนเข้ามาเกี่ยวข้องในเรื่องของสายส่ง เมื่อตัวนำไฟฟ้าใดๆก็ตามที่มีกระแสไหลจะมีเส้นแรงแม่เหล็กสถิตอยู่รอบๆตัวนำนั้นๆ และถ้ากระแสมีการเปลี่ยนแปลงแล้วจะทำให้เส้นแรงแม่เหล็กเหล่านี้มีการเปลี่ยนแปลงนี้ และจะเป็นคุณสมบัติของ Inductance นั่นคือ สายส่งเส้นหนึ่งย่อมมี Inductance และ Capacitor ประกอบด้วยตัวนำ 2 อัน วางแยกจากกันโดยมีฉนวนกัน ดังนั้นสายส่งกำลังก็อยู่ในคำจำกัดความของ Capacitor และภายในตัวนำย่อมมีความต้านทานประกอบด้วย ซึ่งค่าความต้านทานขึ้นอยู่กับชนิดของวัตถุนั้นๆ ความยาวและพื้นที่หน้าตัดของสายส่งด้วย ดังนั้นสายส่งจึงมีค่า Line Constant ประกอบด้วย ค่าตัวเก็บประจุ (Capacitance) ค่าความต้านทาน (Resistance) ค่าความเหนี่ยวนำ (Inductance) และค่าความนำ (Conductance)

2.3 คุณสมบัติของสาย

คุณสมบัติต่างๆ ของสายนำสัญญาณ เมื่อมีการป้อนสัญญาณเข้ามา จะพิจารณาจากสัมประสิทธิ์ชั้นที่สอง ซึ่งมีอยู่ 4 ค่า คือ

2.3.1 Characteristic Impedance

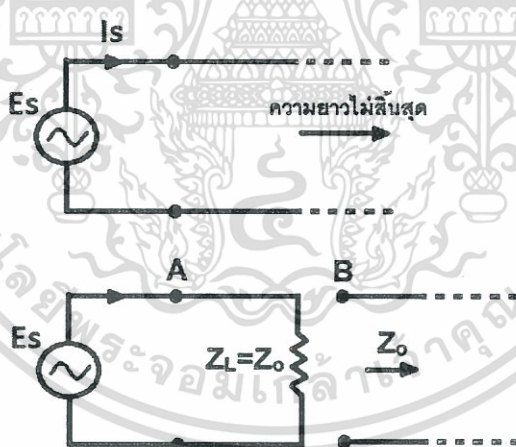
2.3.2 Attenuation Coefficient

2.3.3 Phase Change Coefficient

2.3.4 Phase Velocity

2.3.1 ลักษณะสมบัติทางอิมพีแดนซ์ของสาย (Characteristic Impedance)

คือค่าอิมพีแดนซ์ที่วัดได้ที่ปลายด้านส่งของสาย เมื่อสายรับส่งนั้นยาวไม่มีที่สิ้นสุด (Infinity) การที่เราใช้สายรับส่งที่มีความยาวไม่สิ้นสุด เป็นสิ่งอ้างอิงสำหรับการกำหนดค่า Z_0 ของสายที่ใช้รับส่งใดๆ นั้น อันเนื่องมาจากเมื่อเราส่งสัญญาณไปในสายที่มีความยาวไม่สิ้นสุดกระแสไฟสัญญาณหรือคลื่นแม่เหล็กไฟฟ้า ที่เคลื่อนที่ไปจะอ่อนกำลังลงเรื่อยๆ และหมดไปในที่สุด ไม่มีส่วนใดสะท้อนกลับไปยังต้นทางอีก สายรับส่งที่มีความยาวไม่สิ้นสุดนั้น ไม่อาจมีจริงในทางปฏิบัติ แต่เราสามารถทำให้สายที่มีความยาวแน่นอนมีคุณลักษณะทาง Characteristic Impedance เหมือนกับสายที่มีความยาวไม่สิ้นสุด



รูปที่ 2.6 คุณลักษณะอิมพีแดนซ์ $Z_L = Z_0$

ถ้าเราตัดสายรับส่งที่จุด B เมื่อมองไปทางขวาของจุด B สายที่เหลืออยู่ก็ยังคงมีความยาวไม่สิ้นสุด นั่นคือที่จุด B มองไปทางขวาจะเห็นอิมพีแดนซ์เป็น Z_0 เหมือนอย่างเดิม ดังนั้นถ้าเราต่อปลายชั่วคราว (Terminate) ของสายที่มีความยาวแน่นอนทางด้านซ้ายของจุด B ด้วยอิมพีแดนซ์ที่มีค่าเท่ากับ Z_0 ของสายรับส่งแล้วอิมพีแดนซ์ของสายที่ปลายด้านส่งจะมีค่าเป็น Z_0 เช่นเดิม สายที่มีความยาวแน่นอน ถ้าต่อปลายชั่วคราวที่ปลายด้านหนึ่งด้วยอิมพีแดนซ์ที่มีค่าเท่ากับ Z_0 ของสายช่วงสั้นนั้น (จาก A ถึง B) มีผลทางไฟฟ้าคล้ายกับว่าสายนั้นยาวไม่มีที่สิ้นสุดในข้อที่ว่าสัญญาณที่ส่งจากต้นทางเมื่อเคลื่อนไปยังโหลด (Load) หรือตัวรับสัญญาณ

มันจะถูกดูดกลืนหมด ไม่มีส่วนใดสะท้อนกลับค่า Z_o ของสายส่งไม่ขึ้นอยู่กับความยาวและสามารถคำนวณค่าในนามของค่าคงตัวปฐมภูมิได้ดังนี้

$$Z_o = \sqrt{\left(\frac{R + j\omega L}{G + j\omega C}\right)} \quad (2.1)$$

ถ้า R และ $G = 0$ จะได้

$$Z = \left(\sqrt{\frac{L}{C}}\right) \quad (2.2)$$

2.3.2 สัมประสิทธิ์การลดทอน (Attenuation Coefficient)

เมื่อมีกระแสหรือแรงดันไฟฟ้าไหลบนสายนำสัญญาณ พบว่าขนาดของมันจะถูกลดทอนหรือลดลงไปเรื่อยๆ เนื่องจากเกิดการสูญเสียภายในสาย สามารถแบ่งชนิดของการสูญเสียภายในสายได้ 3 แบบ ดังนี้

2.3.2.1 การสูญเสียเนื่องจากตัวนำ

2.3.2.2 การสูญเสียเนื่องจากฉนวน

2.3.2.3 การสูญเสียเนื่องจากการแพร่คลื่น ซึ่งในสายแบบเส้นคู่จะมีการสูญเสียแบบนี้อยู่แต่ในสายโคแอกเซียล ขึ้นอยู่กับชนิดของตัวนำชั้นนอกที่ใช้ เช่น ถ้าเป็นท่อทองแดงจะไม่มี การสูญเสียเนื่องจากการแพร่คลื่นเลย ส่วนถ้าเป็นลวดทองแดงสานจะมีบ้างในปริมาณเล็กน้อย

เนื่องจากการสูญเสียในแบบที่ 3 จัดว่ายากในการหาค่าและมีขนาดน้อยทำให้สามารถละทิ้งไม่คิดค่านี้ได้ กำหนดให้กระแสหรือแรงดันไฟฟ้าที่จุดปลายด้านส่งของสายแทนด้วย I_s และ V_s ตามลำดับ ดังนั้นเขียนแทนค่ากระแสหรือแรงดันไฟฟ้าต่อหนึ่งเมตร

$$I_1 = I_s e^{-\alpha} \quad \text{หรือ} \quad V_1 = V_s e^{-\alpha} \quad (2.3)$$

เมื่อค่า e แทนลัทธิการจึมิฐานธรรมชาติ (2.7183) และ α แทนสัมประสิทธิ์การลดทอนของสาย มีหน่วยเป็น เนเปอร์ต่อเมตร (neper/m) โดยที่ 1 เนเปอร์ = 8.686 dB ดังนั้นในส่วนเมตรถัดไปของความยาวสายพบว่าค่าสัมประสิทธิ์การลดทอนเท่าเดิมทำให้คิดค่า I_2 (ระยะ 2 เมตรของสาย) ได้

$$I_2 = I_1 e^{-\alpha} = I_s e^{-\alpha} e^{-\alpha} = I_s e^{-2\alpha} \quad (2.4)$$

ทำนองเดียวกัน กรณีค่า $V_2 = V_s e^{-2\alpha}$ ถ้ากำหนดให้ความยาวของสายเท่ากับ 1 เมตร ค่ากระแสหรือแรงดันไฟฟ้าที่จุดปลายของสายมีค่าเท่ากับ

$$I = I_s e^{-\alpha} \quad (2.5)$$

$$V = V_s e^{-\alpha} \quad (2.6)$$

ซึ่งสมการทั้งสองนี้แสดงถึงค่ากระแสและแรงดันไฟฟ้าลดลงตามระยะของสายที่เพิ่มขึ้นที่ความถี่คลื่นวิทยุ โดยมีสูตรคำนวณค่าสัมประสิทธิ์การลดทอนของสายได้ว่า

$$\alpha = \frac{R}{2Z_0} + \frac{GZ_0}{2} \quad \text{เนเปอร์/เมตร} \quad (2.7)$$

โดย R คือ ค่าความต้านทาน (ภายใน) ของสายต่อหนึ่งเมตร

G คือ ค่าคอนดักเตอร์ของสายต่อหนึ่งเมตร

ค่าสัมประสิทธิ์การลดทอนจะมีค่าไม่คงที่แต่จะเพิ่มขึ้นเมื่อความถี่สูงขึ้นมีอยู่ 2 ตัวแปรที่มีผลคือ

- 1.) การสูญเสียเนื่องจากตัวนำ จะเป็นสัดส่วนรากที่สองของความถี่
- 2.) การสูญเสียเนื่องจากฉนวน จะเป็นสัดส่วนโดยตรงกับความถี่

ทั่วไปแล้วขนาดของการสูญเสียในข้อ 1 มากกว่าข้อ 2 อยู่หลายเท่ามาก ทำให้ค่าการสูญเสียเนื่องจากฉนวนสามารถละทิ้งไม่ได้ ดังนั้นกล่าวได้ว่า สัมประสิทธิ์การลดทอนเป็นสัดส่วนกับรากที่สองของความถี่ สำหรับการใช้งานในย่าน VHF หรือสูงกว่านี้ ค่าสูญเสียของสายมีขนาดน้อยจนเราละทิ้งไม่ได้ ทำให้สายนำสัญญาณในย่านความถี่นี้จัดว่าไม่มีการสูญเสียเลย

2.3.3 สัมประสิทธิ์การเปลี่ยนเฟส (Phase Change Coefficient)

เมื่อมีกระแสหรือแรงดันไฟฟ้าไหลบนสายนำสัญญาณจะมีผลต่อเฟสคือ ทำให้เกิดเฟสที่ตามหลัง (lag) กับเฟสเริ่มต้น ณ จุดส่ง ค่าสัมประสิทธิ์การเปลี่ยนเฟส (β) ของสายมีหน่วยเป็น เรเดียน (radian) หรือองศาต่อระยะทาง 1 เมตร คำนวณค่า ค่าสัมประสิทธิ์การเปลี่ยนเฟสได้จากสูตร

$$\beta = \omega(\sqrt{LC}) \quad \text{เรเดียน/เมตร} \quad (2.8)$$

ค่า β เป็นสัดส่วนโดยตรงกับความถี่ โดยถ้าความถี่มากขึ้น มักจะมีความยาวทางไฟฟ้าเข้ามาใช้ และเราใช้ β_L คิดคำนวณช่วย ($1 =$ ความยาวจริงของสาย)

2.3.4 ความเร็วเฟส (Phase Velocity)

ค่าความเร็วเฟส (V_p) ของสายนำสัญญาณเป็นความเร็วที่กระแสหรือแรงดันไฟฟ้าเดินทางไปบนสาย โดยที่คลื่นเดินทางด้วยความเร็วหนึ่งความยาวคลื่นต่อรอบ ความเร็วของคลื่นเคลื่อนที่ในอากาศมีค่าโดยประมาณเท่ากับความเร็วแสงคือ $v = 3 \times 10^8$ m/sec ต่างจากความเร็วคลื่นของสายส่งไฟฟ้าที่มีตัวนำเป็นสื่อเมื่อ v เป็นความเร็วคลื่นเคลื่อนที่บนตัวนำฉนวนที่มีค่าเปอร์มิททิวิตี (ϵ_r) ความเร็วคลื่นจะแปรผกผันกับค่ารากที่สองของเปอร์มิททิวิตีของฉนวนหุ้มสายโดยทั่วไปมีค่าเปอร์มิททิวิตีอยู่ระหว่าง 3 - 8 ดังนั้นความเร็วคลื่นเคลื่อนที่ในสายเคเบิลคือ

$$V = \frac{3 \times 10^8}{\sqrt{\epsilon_r}} \quad \text{m/s} \quad (2.9)$$

ดังนั้นเมื่อคลื่นเดินทางในสายเคเบิลที่มีค่าเปอร์มิติวิตีต่างกันจะมีความเร็วในการเคลื่อนที่แตกต่างกันออกไป

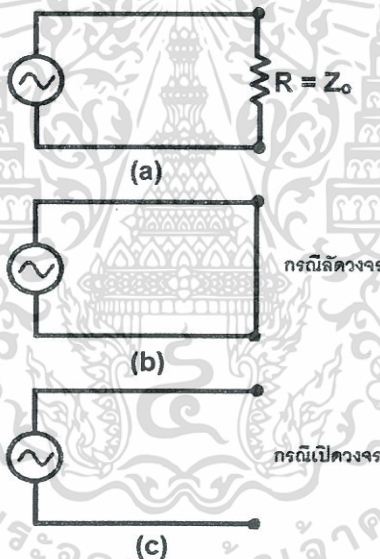
2.4 การต่อโหลดเข้ากับสายนำสัญญาณ

2.4.1 กรณีแมตช์กับสาย

ถ้าเราต่อความต้านทานขนาดเท่ากับอิมพีแดนซ์ของสายเราเรียกการต่อลักษณะนี้ว่า “แมตช์” ในสายส่งที่แมตช์ค่าพลังงานที่ส่งจากแหล่งกำเนิดไปยังโหลดจะถูกดูดกลืนหายไปทีโหลดหมด ไม่มีการสะท้อนพลังงานกลับไป ทำให้ไม่เกิดการสูญเสียพลังงานบนสายเรียกว่า มีการถ่ายทอดพลังงานอย่างสมบูรณ์ ถ้าเรากำหนดให้แรงดันไฟฟ้าของแหล่งกำเนิดเท่ากับ D^2/Z_0 และ $I^2 Z_0$ ตามลำดับ

2.4.2 กรณีไม่แมตช์กับสาย

ถ้าต่อความต้านทานที่ขนาดไม่เท่ากัน เรียกลักษณะเช่นนี้ว่า “ไม่แมตช์”



รูป 2.7 กรณีไม่แมตช์กับสายนำสัญญาณ

- (a) โหลดที่ต่อมีค่าไม่เท่ากับ Z_0
- (b) ลัดวงจร (short – circuited line)
- (c) เปิดวงจร (open – circuited line)

พลังงานที่มาถึงโหลด จะไม่ถูกดูดกลืนจนหมด (ต่างจากกรณี ที่พลังงานหายไปในโหลดจนหมด) ทำให้เหลือพลังงานบางส่วนสะท้อนกลับไปยังแหล่งกำเนิดเหมือนกับการปาลูกบอลไปกระทบกำแพง ซึ่งการเกิดสภาวะ “ไม่แมตช์” ระหว่างสายส่งกับโหลดมากขึ้นค่าพลังงานที่สะท้อนกลับมาก็จะมากขึ้นด้วย พลังงานทั้งหมดที่มาถึงโหลดถูกสะท้อนกลับมาหมด มี 2 กรณี คือ

2.4.2.1 กรณีลัดวงจร

กำหนดไว้ว่าแรงดันไฟฟ้าที่โหลดเท่ากับศูนย์ นั่นคือ แรงดันสะท้อนกลับมีขนาดเท่ากันแต่มีเฟสตรงข้ามจะทำให้ผลรวมเท่ากับศูนย์ได้

2.4.2.2 กรณีเปิดวงจร

กำหนดไว้ว่ากระแสที่โหลดต้องเท่ากับศูนย์แสดงว่ากระแสที่สะท้อนกลับต้องมีเฟสต่างกับกระแสที่เดินทางมายังโหลดอยู่ 180 องศา และมีขนาดเท่ากันในการทำงานเดียวกันกรณีลัดวงจร ค่าแรงดันไฟฟ้าที่สะท้อนกลับต้องมีเฟสเหมือนกับส่วนที่เดินทางมาจากโหลด (ขนาดเท่ากัน) ทำให้เกิดการเสริมกันของแรงดันไฟฟ้า

สำหรับกรณีที่มีโหลดต่ออยู่และขนาดไม่เท่ากับ Z_0 พบว่าพลังงานบางส่วนสะท้อนกลับจากโหลด และมีขนาดน้อยกว่าด้วย เราแยกพิจารณาได้ 2 กรณี คือ

- กรณี R น้อยกว่า Z_0 แรงดันไฟฟ้าส่วนที่สะท้อนกลับมีเฟสต่างกับที่เดินทางมาโหลดอยู่ 180 องศา (เหมือนกับกรณีวงจร) แต่มีขนาดไม่เท่ากันเนื่องจากกระแสทั้งหมดไม่ได้หายไปทีโหลด

- กรณี R มากกว่า Z_0 กระแสไฟฟ้าส่วนที่สะท้อนกลับมีเฟสต่างกลับที่เดินทางมาโหลดอยู่ 180 องศา (เหมือนกรณีเปิดวงจร) แต่มีขนาดที่ไม่เท่ากันเนื่องจากกระแสทั้งหมดไม่ได้หายไปทีโหลด

2.5 สัมประสิทธิ์การสะท้อนกลับ

โดยทั่วไปการสะท้อนกลับของสัญญาณจะมากหรือน้อยจะถูกกำหนดในรูปของสัมประสิทธิ์การสะท้อน (Reflection Coefficient) ซึ่งจะบ่งบอกถึงความสามารถในการสะท้อนกลับของสัญญาณที่จุดนั้น โดยเปรียบเทียบสัญญาณที่สะท้อนกลับมากับสัญญาณที่ส่งไป ดังนี้

$$\rho = \left(\frac{E_-}{E_+} \right) \quad (2.10)$$

E_- = Reflected Voltage

E_+ = Sending Pulse voltage

และมีค่าความสัมพันธ์กับค่าอิมพีแดนซ์ดังนี้

$$\rho = \left(\frac{Z_L - Z_0}{Z_L + Z_0} \right) \quad (2.11)$$

Z_L = Fault Impedance

Z_0 = Characteristic Impedance

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการข้างต้นจะเห็นว่า สัมประสิทธิ์การสะท้อนของสัญญาณจะขึ้นอยู่กับค่าอิมพีแดนซ์ที่จุดเสียว่า มีการเปลี่ยนแปลงไปมากน้อยแค่ไหน โดยปกติค่า(จะมีค่าอยู่ระหว่าง -1 ถึง 1) ตัวอย่างเช่น ในกรณีที่จุดเสียมีค่าอิมพีแดนซ์เปลี่ยนไปเป็น 0 โอห์ม (สายShortกันสนิท)

$$\rho = \left(\frac{0 - Z_o}{0 + Z_o} \right) = -1 \quad (2.12)$$

ค่า P จะมีค่าเท่ากับ -1 ซึ่งหมายความว่าสัญญาณสามารถสะท้อนกลับได้ 100% เนื่องจาก E- = -E+ และเป็น Negative return pulse ถ้าเป็นสายตีค่าอิมพีแดนซ์จะมีค่าเท่ากับ Z_o ตลอดแนวความยาวสาย ดังนั้น

$$\rho = \left(\frac{Z_o - Z_o}{Z_o + Z_o} \right) = 0 \quad (2.13)$$

ค่า P จึงมีค่าเท่ากับ 0 ซึ่งหมายความว่าไม่มีการสะท้อนกลับเลย ในกรณีจุดเสียมีค่าอิมพีแดนซ์เปลี่ยนไปเป็นสาย ขาดทั้ง 2 เส้น

$$\rho = \left(\frac{\infty - Z_o}{\infty + Z_o} \right) = 1 \quad (2.14)$$

2.6 ความเพี้ยนของสัญญาณที่ส่งผ่านทางสายนำสัญญาณ

สัญญาณคลื่นผสม (Complex Wave) หนึ่งๆ ประกอบด้วยความถี่ต่างๆ รวมกันอยู่ความถี่ต่างๆ เหล่านี้ มีความสัมพันธ์ทางแอมพลิจูดและเฟสระหว่างกันแน่นอน ซึ่งแสดงออกให้เห็นเป็นรูปคลื่นผลลัพธ์ในลักษณะหนึ่งของมัน

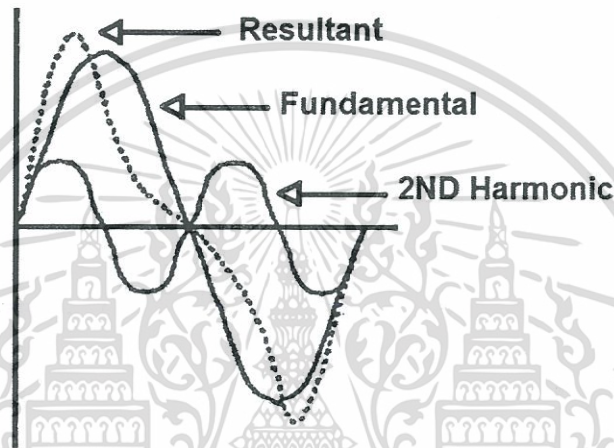
ในการส่งสัญญาณคลื่นผสมจากจุดหนึ่งไปยังอีกจุดหนึ่ง ถ้าองค์ประกอบความถี่ต่างๆ ที่ได้รับความสัมพันธ์ทางแอมพลิจูดและเฟสระหว่างกันเหมือนกับที่ส่งมาเราก็กล่าวว่าการรับส่งสัญญาณนั้น ไม่มีความเพี้ยน (Distortion) รูปคลื่นผลลัพธ์ก็ยิ่งเหมือนเดิมต่ออาจมีขนาดหรือความแรงต่ำลงหรือสูงขึ้นกว่าเดิมได้แล้วแต่สภาพของวงจรรับส่ง

ในทางตรงกันข้าม ถ้าวงจรรับส่งมีอิทธิพลต่อแอมพลิจูดและเฟสขององค์ประกอบความถี่ต่างๆ ในคลื่นผสมไม่เท่ากัน สัญญาณที่ได้รับย่อมมีความเพี้ยนเกิดขึ้น รูปคลื่นผลลัพธ์จะแตกต่างหรือผิดรูปไปจากสัญญาณที่ส่งมาจากต้นทาง

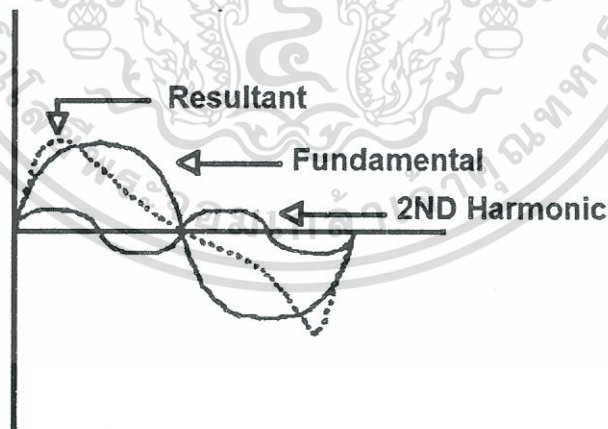
ในการส่งสัญญาณคลื่นผสมผ่านสายรับนี้ องค์ประกอบทางความถี่สูงๆ จะถูกลดทอนกำลังมากกว่าความถี่ต่ำๆ และอัตราเร็วในการเดินทางของสัญญาณความถี่ต่างๆ ไม่เท่ากัน ทำให้สัญญาณที่ได้รับมีความเพี้ยนเกิดขึ้น ความเพี้ยนนี้จำแนกออกได้เป็น 2 ประการ คือ

2.6.1 Frequency หรือ Amplitude distortion

ความเพี้ยนนี้เกิดขึ้นเนื่องจากการลดทอนกำลังของสายรับส่งเพิ่มขึ้นเมื่อความถี่ของสัญญาณขึ้นเป็นผลให้ความสัมพันธ์ระหว่างแอมพลิจูดขององค์ประกอบความถี่ต่างๆ ในคลื่นผสมที่ได้รับ กระจายทางแตกต่างจากที่เป็นอยู่ ณ ต้นทาง



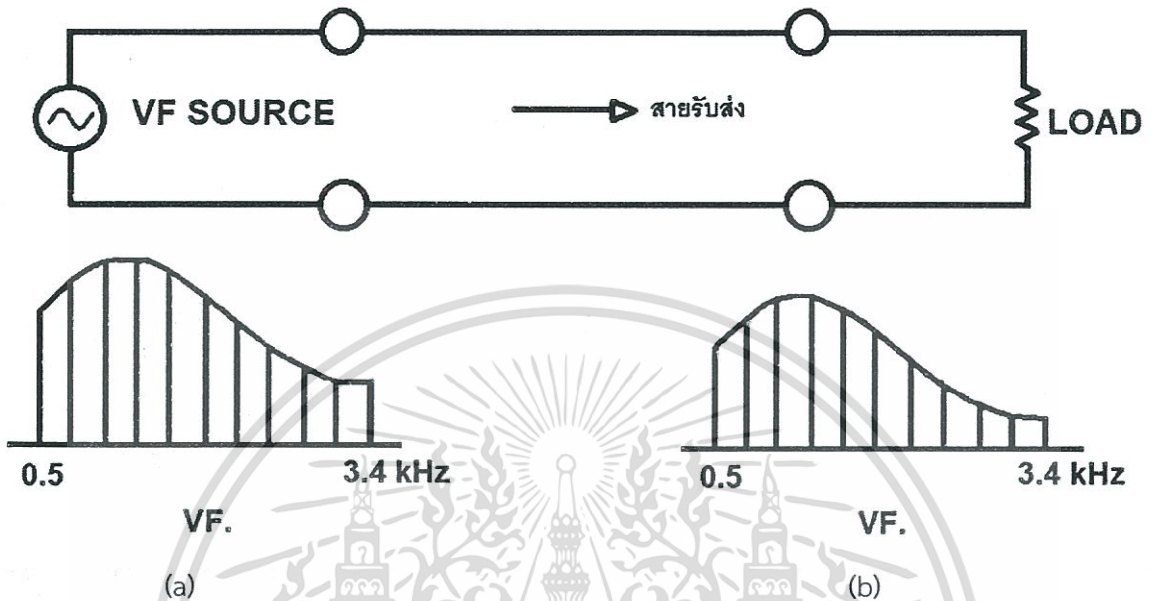
รูปที่ 2.8 สัมพันธภาพทางแอมพลิจูดของความถี่พื้นฐานและฮาร์โมนิกที่สองของสัญญาณที่ต้นทาง



รูปที่ 2.9 สัมพันธภาพทางแอมพลิจูดของความถี่พื้นฐานและฮาร์โมนิกที่สองของสัญญาณที่ปลายทาง

เพื่อให้เห็นผลของ Frequency Distortion ขอสมมุติง่าว่าสัญญาณคลื่นผสมต้นทางมีองค์ประกอบความถี่พื้นฐาน (Fundamental Frequency) และฮาร์โมนิกที่สอง ดังรูป 2.9 สังเกตรูปคลื่นผลลัพธ์ไว้ เมื่อสัญญาณนี้ถูกส่งผ่านทางสายรับส่งความถี่พื้นฐานจะถูกลดทอนน้อยกว่าความถี่ฮาร์โมนิกที่สองที่

ปลายทาง สัมพันธภาพทางแอมพลิจูดระหว่างความถี่ทั้งสองจะแตกต่างกับที่ต้นทางดังรูป 2.6 จะสังเกตว่าคลื่นผลลัพธ์ที่ได้นี้แตกต่างจากที่ส่งมานั้นคือ มีความเพี้ยนเกิดขึ้น



รูปที่ 2.10 ผลของการส่งสัญญาณเสียงคำพูดผ่านสายรับส่ง

(a) ภาคส่ง

(b) ภาครับ

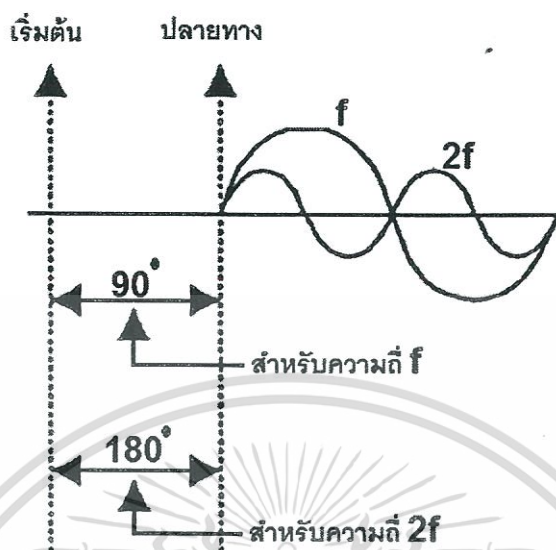
จากรูปที่ 2.10 ผลของการส่งสัญญาณเสียงคำพูด (V.F. หรือ Speech) ผ่านสายรับส่ง รูป 2.10(a), 2.10(b) ได้ V.F. source แสดงสัมพันธภาพทางแอมพลิจูดขององค์ประกอบต่างๆ ในย่าน 0.5 – 3.4 kHz ของเสียงคำพูด เมื่อส่งผ่านรับส่งไปองค์ประกอบความถี่สูงๆ จะถูกลดทอนมาก ดังรูป 2.10(b) การสูญเสียกำลังในองค์ประกอบความถี่สูงๆ เช่นนี้ เป็นผลทำให้ความเข้าใจในการรับฟังรู้เรื่องทางโทรศัพท์เลวลงไป เพราะการรับฟังรู้เรื่องทางโทรศัพท์นั้นส่วนใหญ่อาศัยองค์ประกอบทางความถี่สูงเป็นสำคัญ

Frequency Distortion จะยังมีมากขึ้น เมื่อทางสายมีความยาวมากขึ้น ทั้งนี้เพราะความแตกต่างของการแตกต่างของการลดทอนกำลังระหว่างปลายความถี่ต่ำและสูงจะยังมีมากขึ้น

2.6.2 Phase Distortion

ความเพี้ยนที่เกิดขึ้นเนื่องจากองค์ประกอบความถี่ต่างๆ ของสัญญาณคลื่นผสมเดินทางผ่านสายรับส่งจากต้นทางพร้อมกัน แต่มันจะไปถึงปลายทางในเวลาที่แตกต่างกัน นั่นคือ สัมพันธภาพทางเฟสขององค์ประกอบความถี่ต่างๆ ของสัญญาณคลื่นผสมที่ได้รับ ณ ปลายทางจะแตกต่างจากที่มีอยู่ ณ ต้นทาง เป็นต้น เป็นผลให้เกิดความเพี้ยนขึ้น

Phase Distortion จะไม่เกิดขึ้นหากว่าองค์ประกอบความถี่ต่างๆ ของสัญญาณคลื่นผสมที่ผ่านทางสายเดินทางในอัตราเร็วเท่ากันองค์ประกอบความถี่ ความถี่จะเดินทางในอัตราเร็วเท่ากัน ถ้าถูกเลื่อนเฟส (Phase Shift) ด้วยจำนวนเป็นปฏิกิริยาโดยตรงกับความถี่ ดังรูป 2.11



รูปที่ 2.11 สัมพันธ์ภาพทางเฟสเมื่อองค์ประกอบความถี่ถูกเลื่อนเฟสด้วยจำนวนเป็นปฏิกภาคโดยตรงกับความถี่

ในรูปที่ 2.11 ความถี่ f ถูกเลื่อนเฟสหรือล่าช้าไป 90 องศา จากเวลาเริ่มต้นและความถี่ $2f$ ถูกเลื่อนเฟสไป 180 องศา (เป็น 2 เท่าเหมือนความถี่ที่เพิ่มขึ้น) เหมือนกับว่าองค์ประกอบความถี่ทั้งสองเดินทางไปถึงปลายทางพร้อมกัน จึงไม่มี Phase Distortion

บทที่ 3

การออกแบบและการจัดทำปริญญาานิพนธ์

TDR (Time Domain Reflectometer) เป็นเครื่องมือวัดหาตำแหน่งจุดเสียที่เกิดขึ้นในสายเคเบิล ซึ่งจะทำงานโดยอาศัยหลักการสะท้อนกลับของสัญญาณมาทำการวิเคราะห์หาระยะจุดเสียที่เกิดขึ้นในสายเคเบิล

อุปกรณ์ชนิดนี้จะอาศัยหลักการทำงานโดยใช้วิธีการส่งสัญญาณเข้าไปในสายเคเบิล และสัญญาณที่ส่งไปนี้จะเกิดการสะท้อนที่ตำแหน่งที่เกิดจุดเสีย เนื่องจากสภาพและคุณสมบัติทางสายตรงตำแหน่งนี้มีการเปลี่ยนแปลงไป ทำให้ค่าอิมพีแดนซ์ตรงตำแหน่งนี้ไม่แมทช์ (mismatch) กับอิมพีแดนซ์ของสาย

เวลาที่ใช้ในการเคลื่อนที่ของสัญญาณ(Propagation Time) สามารถนำมาคำนวณหาระยะทางจากจุดวัดถึงจุดเสียได้ดังนี้

$$\text{Distance to Fault} = (\text{Propagation Velocity} \times \text{Propagation Time})/2$$

โดยที่ Distance to Fault คือ ระยะจากจุดวัดถึงจุดเสีย

Propagation Velocity คือ ความเร็วในการเคลื่อนที่ของสัญญาณ ซึ่งขึ้นอยู่กับชนิด และขนาดของสายเคเบิล

Propagation Time คือ เวลาที่ใช้ในการเคลื่อนที่ของสัญญาณทั้งหมดตั้งแต่จุดเริ่มจนถึงเวลาที่สะท้อนกลับมา

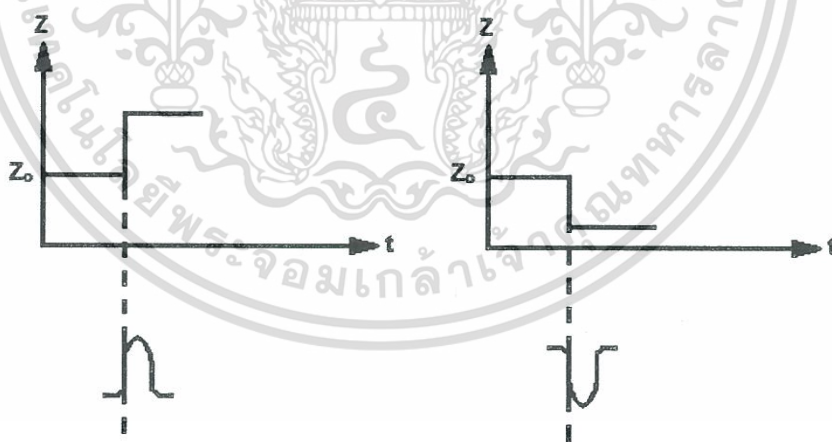
ดังนั้นเราจะเห็นได้ว่าระยะทางจากจุดวัดถึงจุดเสียก็คือครึ่งหนึ่งของระยะทางทั้งหมดของสัญญาณที่เคลื่อนที่ไปและสะท้อนกลับ

โดยปกติแล้วสายเคเบิลแต่ละชนิดจะมีค่าอิมพีแดนซ์คงที่ตลอดความยาวสาย เนื่องจากมีค่า R L C ที่กระจายอยู่อย่างสม่ำเสมอ ดังนั้นถ้าเราส่งสัญญาณเข้าไปในสายสัญญาณก็จะเคลื่อนที่ไปถึงปลายทางโดยปราศจากการสะท้อนกลับ แต่ถ้าตรงส่วนหนึ่งส่วนใดของสายมีค่าอิมพีแดนซ์เปลี่ยนแปลงไปซึ่งอาจจะเกิดขึ้นเนื่องจากมีสาเหตุเสียเกิดขึ้นหรือมีการเพิ่มเติมอุปกรณ์อย่างอื่นเข้าไป ก็จะทำให้ค่าของอิมพีแดนซ์ตรงตำแหน่งนี้ไม่แมทช์กับอิมพีแดนซ์สาย และทำให้เกิดการสะท้อนกลับของสัญญาณตรงตำแหน่งนี้ได้

การเริ่มต้นเราสามารถทำได้โดยสร้างพัลส์ 1 ลูก มีความกว้างประมาณ 76 ns มีแรงดันประมาณ 5 Vpeak ขนาดของพัลส์ลูกนี้เราสามารถกำหนดความกว้างของพัลส์ได้จากอุปกรณ์ IC ตระกูล TTL สัญญาณที่เราสร้างขึ้นมานั้น จะถูกใช้ในการวัดสายระยะสั้นเพื่อให้สามารถแยกสัญญาณที่ส่งไปและสะท้อนกลับได้อย่างชัดเจน ไม่ซ้อนทับกัน ขนาดของสัญญาณยังมีความกว้างแคบมากเท่าไร ก็สามารถวัดระยะจุดเสียได้ใกล้เท่านั้น แต่ถ้าขนาดความกว้างของพัลส์ต่ำสุดไม่แคบพอในบางครั้งจะมีปัญหาในการวัดหาตำแหน่งของจุดเสีย ถ้าจุดวัดอยู่ใกล้กับจุดเสียมากๆทำให้เกิดการแสดงผลที่ผิดพลาดได้

เราพบว่าถ้าเรานำเครื่องวัดไปวัดคู่สายที่มี Loading Coil เครื่องวัดบอกระยะ Loading Coil ตัวแรก แต่ไม่สามารถมองเห็นจุดเสีย ถ้าจุดเสียเหล่านั้นอยู่หลัง Loading Coil เพราะสัญญาณที่เครื่องวัดส่งไปไม่สามารถผ่าน Loading Coil ไปได้ และจะสะท้อนกลับหมดตรงตำแหน่งของ Loading Coil เนื่องจากเกิดการไม่แมตช์กันของอิมพีแดนซ์ ทำให้สัญญาณที่สะท้อนกลับมาเป็นแบบ Passive Return Pulse เป็นลักษณะกรณีเดียวกับสายขาคั้นเอง

เมื่อมีการสะท้อนกลับของสัญญาณขึ้นซึ่งเราได้ทราบอยู่แล้วว่าเป็นการสะท้อนกลับตรงตำแหน่งที่อิมพีแดนซ์มีการเปลี่ยนแปลงไป และการเปลี่ยนแปลงของอิมพีแดนซ์นั้นเกิดขึ้นได้ 2 ลักษณะ คือ การเปลี่ยนแปลงในทางที่เพิ่มขึ้นหรือลดลง สิ่งเหล่านี้จะส่งผลให้เกิดการสะท้อนที่ต่างกัน



รูปที่ 3.1 รูปร่างของสัญญาณสะท้อนกลับ

จะเห็นว่ากรณีที่มีอิมพีแดนซ์มีการเปลี่ยนแปลงในทางที่เพิ่มขึ้น สัญญาณที่สะท้อนกลับมาจะมีลักษณะเดียวกันกับสัญญาณที่ส่งไปหรือที่เรียกว่า Positive Return Pulse แต่ถ้ามีการเปลี่ยนแปลงไปในทางลดลงสัญญาณที่สะท้อนกลับมาจะมีลักษณะที่ตรงกันข้ามกับสัญญาณที่ส่งไปหรือที่เรียกว่า Negative Return Pulse จากเหตุผลที่แตกต่างดังกล่าว ทำให้เราสามารถวิเคราะห์ได้ว่าลักษณะของเหตุเสียที่เกิดขึ้น เนื่องจากเหตุเสียแต่ละชนิดทำให้ค่าอิมพีแดนซ์เปลี่ยนแปลงไปในลักษณะที่ต่างกันไป เหตุเสียที่ทำให้ค่าอิมพีแดนซ์เพิ่มขึ้นคือ เหตุเสียแบบ Serial Fault อันได้แก่ สายขาด หลวม หรือเกิดออกไซด์ที่จุดต่อ และเหตุเสียที่ทำให้ค่าอิมพีแดนซ์ลดลง คือ เหตุเสียแบบ Shunt Fault อันได้แก่ สายลัดวงจร และแตงดิน

เมื่อเรารู้ว่าสัญญาณที่สะท้อนกลับมาเป็นเช่นไรแล้ว ทำให้เราทราบที่เริ่มต้นจุดที่เสียเกิดขึ้นว่าเป็นลักษณะแบบใด หลังจากนั้นเราก็สามารถที่จะนำสัญญาณไปวิเคราะห์ว่าจุดเสียที่เกิดขึ้นจะเกิดในระยะทางเท่าไร โดยใช้ไมโครคอนโทรลเลอร์ในการประมวลผลและแสดงระยะทางและลักษณะที่เสียว่าเป็นแบบใดได้อย่างถูกต้องและแม่นยำซึ่งจะกล่าวในส่วนของการทำงานของระบบในส่วนต่อไป

3.1 ขั้นตอนการออกแบบระบบและบล็อกไดอะแกรมในการทำงาน

ในส่วนแรกจะเป็นส่วนกำเนิดพัลส์ทำหน้าที่ผลิตพัลส์ที่มีความกว้างของพัลส์แคบๆ ประมาณ 60 ns ลักษณะสัญญาณเอาต์พุตที่ได้คือ เป็นพัลส์สูงเล็กมาก ความกว้างของพัลส์นี้จะมีผลต่อการวัดระยะทางรวมถึงขีดความสามารถในการวัด นั่นคือ ระยะที่สั้นที่สุดและยาวที่สุดที่จะทำการวัดขึ้นอยู่กับความกว้างของพัลส์ ถ้าต้องการให้เครื่องมือวัดได้ในระยะสั้นมาก ความกว้างของพัลส์จะต้องแคบมาก ถ้าความกว้างของพัลส์ไม่เหมาะสม จะทำให้เกิดการซ้อนทับกันของคลื่นขาส่งและช่วงสะท้อนกลับทำให้เราไม่สามารถนำข้อมูลไปวิเคราะห์ได้เพราะจะเกิดความผิดพลาดจากนั้นเมื่อเราทราบว่ามีการสะท้อนกลับมาส่วนตรวจจับพัลส์เป็นส่วนต่อไปในการทำงาน

โดยในส่วนนี้จะทำหน้าที่จับสัญญาณพัลส์ทั้งขาส่งและช่วงสะท้อนกลับ ซึ่งสัญญาณต่างๆที่ออกจากส่วนกำเนิดพัลส์ รวมถึงสัญญาณสะท้อนกลับจะถูกตรวจจับจากส่วนตรวจจับพัลส์

ซึ่งจะประกอบด้วยตัวจับพัลส์บวก และตัวตรวจจับพัลส์ลบ โดยลักษณะการตรวจจับจะใช้ OP-AMP ต่อเป็นวงจรเปรียบเทียบช่วงบวกและช่วงลบ ดังนั้นในภาคนี้จะต้องใช้แรงดันเข้ามาเปรียบเทียบเพื่อตรวจจับคลื่น เนื่องจากสัญญาณที่สะท้อนกลับมาจะมีแอมพลิจูดต่ำมาก ซึ่งการใช้แรงดันเปรียบเทียบจะใช้ประมาณ 1 volt แต่เราจะไม่ปรับเทียบ 0 เนื่องจากมีสัญญาณรบกวนเข้ามาปะปนด้วยทำให้ไม่สามารถตรวจหาสัญญาณที่แท้จริงได้ดังนั้นเราจึงต้องมีการปรับแต่งแรงดันเปรียบเทียบด้วย หลังจากนั้นเอาสัญญาณ 2 สัญญาณมารวมกัน

เอาท์พุทของภาคนี้สัญญาณจะเรียงกันและเกิดระยะห่างของคลื่นได้จากพัลส์ลูกที่ส่ง และลูกที่สะท้อนซึ่งระยะห่างนี้เป็นสัดส่วนกับความยาวของสายที่จะนำมาทดสอบ ในวงจรนี้ จะใช้ IC74LS32 (OR Gate) แล้วส่งไปยังภาคของการวิเคราะห์ระยะพัลส์โดยใช้ Data Flip-flop (D-FF)

โดยทำหน้าที่ คือ แปลงระยะห่างพัลส์ 2 ลูก คือ พัลส์ขาส่ง และพัลส์สะท้อนกลับให้เป็นพัลส์ลูกเดียว โดยความกว้างพัลส์ ลูกนี้จะมีความกว้างเท่ากับระยะห่างระหว่างพัลส์ขาส่งและพัลส์สะท้อนกลับ อุปกรณ์ที่จะใช้ คือ Data Flip-flop (D-FF) โดยทำหน้าที่ คือ DFF 1 จะรับอินพุทจากภาครวมสัญญาณมาทำการแปลง ส่วน DFF 2 มีหน้าที่ตรวจสอบสายที่เราทำการทดสอบว่าสายนั้นปลายปิดหรือปลายเปิด โดยใช้วิธีนำอินพุทของ DFF 2 มาจาก Voltage Comparator ตรวจจับพัลส์ลบ ซึ่งถ้าปลายสายเป็นปลายปิด จะทำให้พัลส์ที่สะท้อนกลับมาเป็นลบและจะทำให้พัลส์ 1 ลูก ออกมาไปเข้า DFF 2 ทำให้ DFF 2 ผลิตพัลส์ขนาด 5 volt ออกมา 1 ลูก และในทางตรงกันข้ามถ้าปลายสายที่ทำการทดสอบเป็นชนิดเปิดวงจร พัลส์สะท้อนกลับมาจะเป็นบวก ดังนั้นจะไม่มีเอาต์พุทออกมาจาก OP-AMP ตรวจจับพัลส์ลบ ซึ่งจะมีระดับแรงดันเป็น 0 volt นั้นเอง

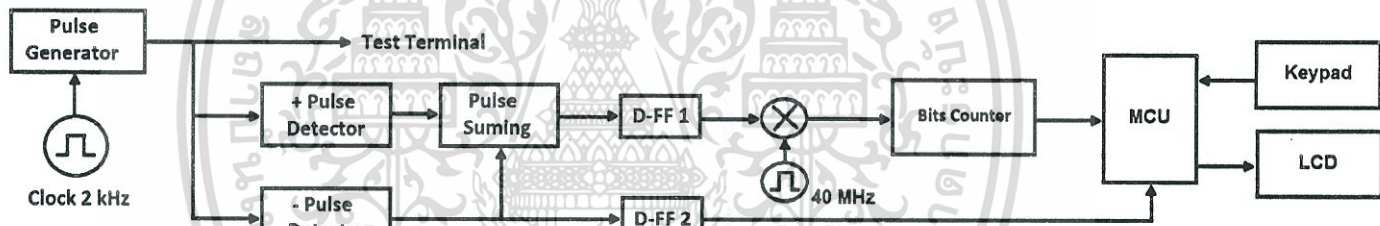
ดังนั้นเราจะเอาการเปลี่ยนแปลงสถานะ “1” , “0” ที่ได้นี้ไปเป็นตัวตรวจจับชนิดการเสียของสายทดสอบได้ โดยใช้ไมโครคอนโทรลเลอร์ทำงานร่วมกับสัญญาณตรวจสอบอื่นๆ สัญญาณเอาต์พุทที่ได้จากภาคนี้ คือ พัลส์ที่ได้รับมาจาก DFF1 ซึ่งเป็นพัลส์ที่มีความกว้างเท่ากับระยะห่างของพัลส์ขาส่ง และพัลส์สะท้อนกลับ สัญญาณพัลส์ลูกนั้น จะผ่านเข้ามายังระบบนั้นคือ วงจรคูณสัญญาณโดยมีความถี่ 40MHz เป็นตัวคูณและมีอินพุทเป็นพัลส์ที่มาจาก DFF1 เป็นตัวคูณคูณ ดังนั้นเราจึงกล่าวได้ว่าสัญญาณเอาต์พุทของ DFF1 เมื่อผ่านระบบนี้แล้วความกว้างของพัลส์จะถูกระบบนี้แบ่งความกว้างออกเป็นพัลส์ลูกเล็กๆ จำนวนหนึ่ง ซึ่งสัญญาณจากเอาต์พุทนี้จะนำไปประมวลผลยัง

ภาคต่อไป เอาต์พุตจึงมีลักษณะเป็นลูกเล็กๆ ความถี่ 40MHz เป็นห้วงๆ จากนั้นส่งเข้าส่วนของการนับจำนวนพัลส์โดยใช้วงจร 8 bits counter จะทำหน้าที่นับสัญญาณนาฬิกาที่ได้ โดยจะนับทุกๆ 1 ห้วงการคูณสัญญาณ สรุปได้ว่ามันจะนับเฉพาะช่วงที่เกิดระยะห่างของพัลส์ขาส่งและสะท้อนกลับเท่านั้น และจะนับใหม่เมื่อทำการส่งพัลส์ขาส่งออกไป สิ้นสุดการนับเมื่อพัลส์สะท้อนกลับได้วิ่งกลับมาให้ตรวจจับเท่านั้น

ดังนั้นถ้าเราทำการป้อนสัญญาณเข้าไปนับตรงๆจะเกิดปัญหา คือ จะเกิดการนับไม่เป็นระเบียบและไม่สามารถนำค่าเอาท์พุตนี้ไปประมวลผลต่อได้ เพราะฉะนั้นจึงจำเป็นต้องมีสัญญาณเป็นตัวบอกให้ counter “เริ่ม” และ “หยุด” นับสัญญาณ ดังนั้น สัญญาณที่จะเอาออกมาทำงานนี้ได้จึงต้องทำงานสัมพันธ์กับระยะห่างของพัลส์ขาส่งและพัลส์สะท้อนกลับด้วยสัญญาณดังกล่าวจึงควรเป็นสัญญาณที่ได้จากเอาท์พุตของ DFF 1 นั้นเอง

สัญญาณนาฬิกา (40MHz) เป็นสัญญาณนาฬิกาที่ใช้เป็นคลื่นพาห์ ในการทำพัลส์จึงต้องมีความสูงมากพอที่จะทำการแบ่งพัลส์ความกว้างของเอาท์พุตของ DFF1 ออกเป็นพัลส์รูปเล็กๆ ได้ ถ้าสัญญาณนาฬิกาในภาคนี้อาจทำได้สูงกว่านี้นั้นหมายถึงเราจะสามารถวัดระยะได้ละเอียดมากขึ้นและระยะที่สั้นที่สุดที่สามารถทำการวัดได้ก็จะมีระยะแคบหรือใกล้ยิ่งขึ้นอีก นั้นหมายถึง Resolution ของเครื่องวัดนั้นและใช้ไมโครคอนโทรลเลอร์เบอร์ P89C51RD2 ซึ่งมีหน้าที่ คือ นำข้อมูลที่ได้จาก 8 bits counter มาทำการเก็บและคูณกับค่าที่คำนวณไว้ แล้วนำผลไปแสดงที่จอแสดงผล LCD

รูปที่ 3.2 บล็อกไดอะแกรมการทำงานทั้งหมด



3.2 การออกแบบวงจรการทำงาน

3.2.1 ขั้นตอนการออกแบบทางฮาร์ดแวร์

เครื่องวัดระยะเคเบิลนี้ใช้วิธีคลื่นสะท้อนสามารถหาระยะความยาวสายเคเบิลที่มีความยาวตั้งแต่ 20 เมตร เป็นต้นไป เป็นต้นเลขในหน่วยเมตรและบอกตามชนิดความบกพร่องของสายเคเบิลว่า ตัวนำเปิดวงจร (open) หรือ ลัดวงจร (short) เป็นตัวอักษร

ส่วนประกอบที่สำคัญของโครงสร้างหลัก ได้แก่

3.2.1.1 วงจรกำเนิดสัญญาณพัลส์

3.2.1.2 วงจรตรวจจับพัลส์และรวมสัญญาณ

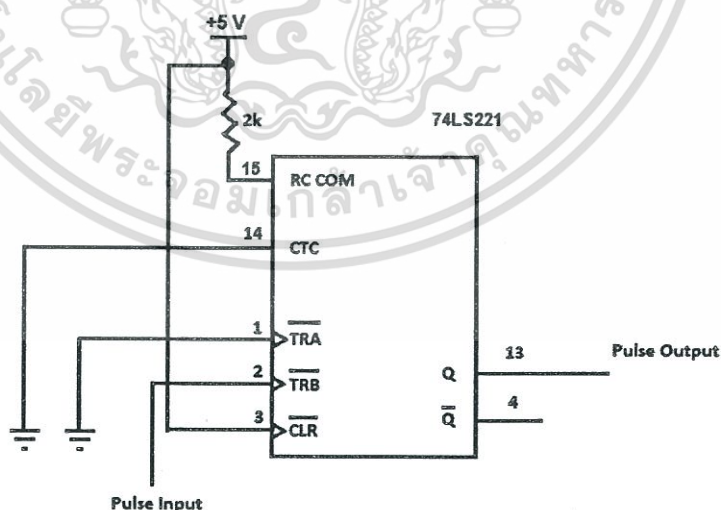
3.2.1.3 วงจรนับเวลา

3.2.1.4 วงจรควบคุม

3.2.1.5 วงจรแสดงผล

3.2.1.1 วงจรกำเนิดสัญญาณพัลส์

วงจรมีจะใช้ IC74LS221 ผลิตเอาต์พุตเป็นลักษณะ Monostable multivibrator โดยอาศัยสัญญาณนาฬิกาอินพุตขนาด 2 KHz จากไมโครคอนโทรลเลอร์ เมื่อสัญญาณเอาต์พุตออกมาจะมีความกว้างประมาณ 76 ns ซึ่งเป็นค่าความกว้างที่น้อยที่สุดที่ IC ซึ่งจากการทดลองสร้างสัญญาณพัลส์ด้วย 74LS221 ปรากฏว่ารูปพัลส์ที่ได้มีความแคบกว่า 74LS123 เราจึงใช้ 74LS221 แทน สามารถสร้างได้ ดังรูป

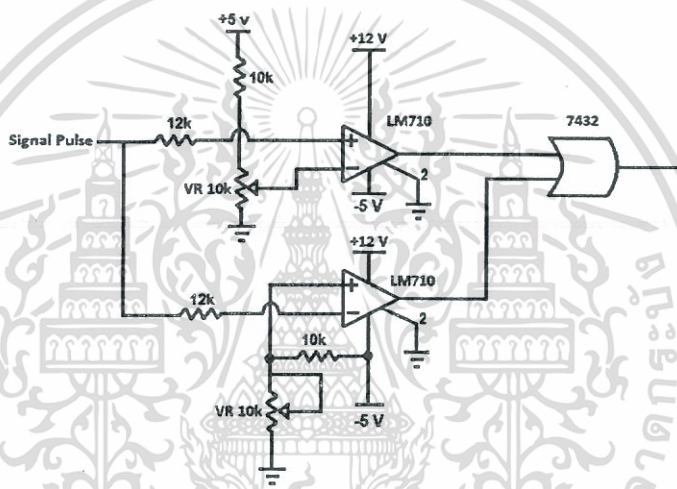


รูปที่ 3.3 โครงสร้าง IC74LS221

หลังจากออกแบบวงจรแล้ว เราจะทำการทดลองโดยป้อนสัญญาณจากไมโครคอนโทรลเลอร์เข้าที่อินพุท (ขา 2 ของ 74LS221) จากนั้นพิจารณาค่าเอาต์พุต โดยพัลส์จะต้องมีความกว้าง 76 ns จึงจะสามารถทำการวัดได้สั้นที่สุดอยู่ที่ 20 เมตร

3.2.1.2 วงจรตรวจจับพัลส์และรวมสัญญาณพัลส์

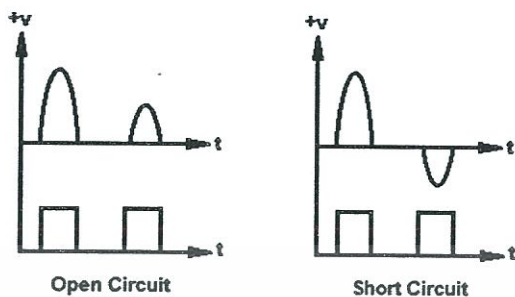
ส่วนตรวจจับพัลส์ ส่วนนี้จะทำหน้าที่ตรวจจับสัญญาณพัลส์ทั้งขาส่งและขารับ ซึ่งสัญญาณต่างๆ ที่ออกจากวงจรกำเนิดสัญญาณพัลส์รวมถึงสัญญาณสะท้อนกลับจะถูกตรวจจับจากส่วนนี้ ซึ่งจะประกอบด้วยตัวตรวจจับพัลส์บวกและตัวตรวจจับพัลส์ลบ วงจรตรวจจับพัลส์ดังรูป 3.4



รูปที่ 3.4 โครงสร้างส่วนตรวจจับพัลส์และรวมสัญญาณ

โดยที่ LM710 ตัวที่ 1 ทำการเปรียบเทียบแรงดันที่ส่งเข้าไปและสะท้อนกลับมาแบบบวก ซึ่งในการใช้งาน LM710 ตัวที่ 1 ใช้แบบ Non - Inverting และ LM710 ตัวที่ 2 ใช้แบบ Inverting ซึ่งในการ Reference ต้องเหมาะสมกับสัญญาณที่สะท้อนกลับมา เพราะถ้า Reference สูงเกินไปจะไม่สามารถวัดได้ในสายระยะไกล และถ้ามันน้อยเกินไปจะมีสัญญาณ Noise เข้ามาทำให้การประมวลผลผิดพลาดได้ ดังนั้นเราจึงแก้ปัญหาโดยใช้ R แบบปรับค่าได้ โดยใช้ VR 10 กิโลโอห์มเพื่อที่จะปรับ V_{ref} ได้สะดวกขึ้น

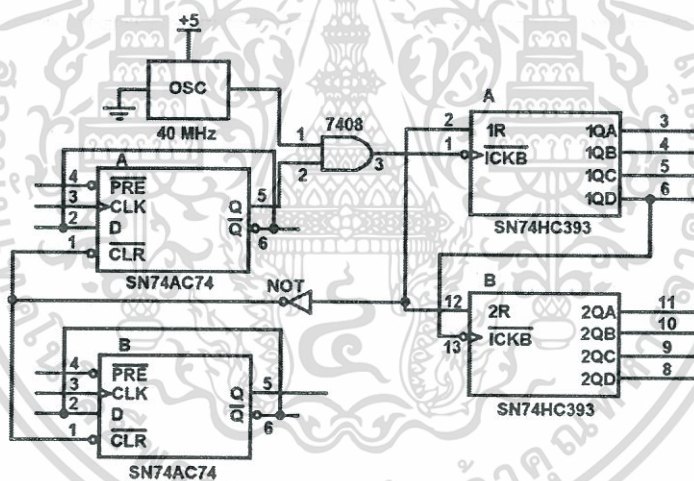
จากนั้นจะรับสัญญาณ 2 สัญญาณ แล้วนำมารวมกันในแกนเวลาคงที่ เอาต์พุตของภาคนี้สัญญาณจะเรียงกันและเกิดระยะห่างของคลื่นเกิดขึ้น ซึ่งระยะห่างนี้จะเป็นสัดส่วนกับความยาวของสายที่นำมาทดสอบ โดยเราใช้ OR Gate เบอร์ 7432



รูปที่ 3.5 สัญญาณรวมทั้ง 2 กรณี

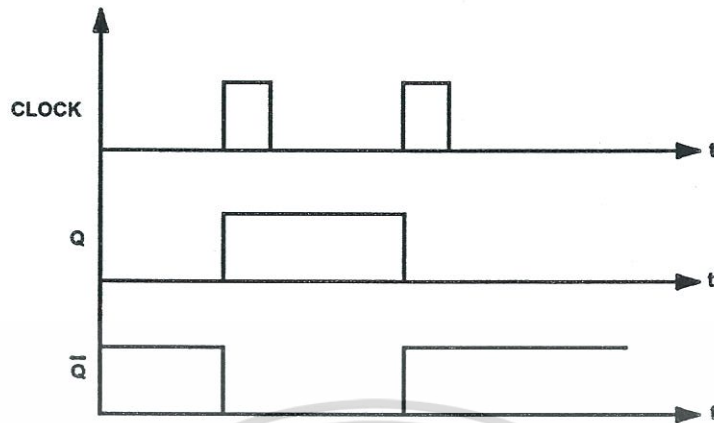
ซึ่งจาก Output ไม่ว่าจะมีการสะท้อนแบบบวกหรือแบบลบ จะมีสัญญาณ 2 ลูก สามารถหาคาบเวลาระหว่างพัลส์ได้

3.2.1.3 วงจรนับเวลา



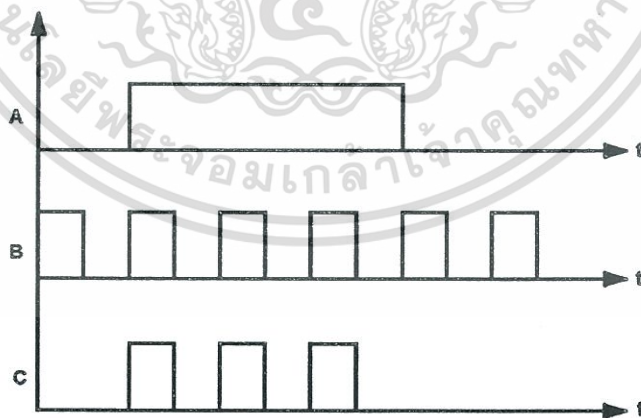
รูปที่ 3.6 วงจรนับเวลา

ส่วนนี้จะแปลงระยะห่างของพัลส์ 2 ลูกจากวงจรตรวจจับคลื่นสะท้อนให้เป็นพัลส์ลูกเดียว โดยความกว้างของพัลส์จะเท่ากับระยะห่างพัลส์ขาส่งกับพัลส์สะท้อนกลับ วงจรนี้ใช้ D – Flip Flop 1 โดยเอาสัญญาณจากวงจรตรวจตรวจจับคลื่นสะท้อนใช้เป็น Clock ให้กับ D – Flip Flop 1 ซึ่งอธิบายการทำงานของ D – Flip Flop 1 ได้ดังรูป 3.7



รูปที่ 3.7 การทำงานของ D - Flip Flop 1

เมื่อขณะยังไม่มี Clock เข้ามาขา Q จะเป็น 0 และ Q บาร์ เป็น 1 ตลอด และเมื่อมี Clock ลูกที่ 1 เข้ามาจะทำให้ขา Q มีสถานะเป็น High ตามสัญญาณที่เข้ามาและ Q บาร์ จะเป็นสัญญาณ Low เมื่อมี Clock ลูกที่ 2 เข้ามาอีก ขา Q จะเปลี่ยนสถานะเป็น Low ตามสัญญาณที่เข้ามาจะได้สัญญาณ Q ดังรูป ซึ่งจะเป็นสัญญาณระหว่างขอบขาขึ้นของ Clock จะได้เวลา (T) เท่ากับสัญญาณระหว่างพัลส์ที่ใช้เป็น Clock พอได้สัญญาณที่ขา Q ดังรูปแล้ว นำเอาสัญญาณไป AND กับ Frequency Oscillator เท่ากับ 40 MHz จะได้จำนวนพัลส์ที่กราฟ C ดังรูป 3.8



รูปที่ 3.8 เปรียบเทียบสัญญาณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ที่จุด C จะได้สัญญาณพัลส์ 40 MHz จำนวนตามเวลา T จากสัญญาณที่จุด A แล้วเข้าไป 74HC393 ซึ่งเป็น Counter 4 bit โดยตัวที่ 1 นับได้ $2^4 = 16$ ลูก ถ้าสัญญาณเกิน 16 ลูก จะนำสัญญาณที่เกินไปป้อนเป็น Clock ให้กับ 74HC393 ตัวที่ 2 ซึ่งทำการต่อแบบ Series กัน ทำการนับต่อ คือ $2^4 \times 2^4 = 256$ ลูก แล้วส่งไปยัง Port ของ Microcontroller เพื่อทำการตรวจนับและประมวลผลเป็นค่าระยะตามโปรแกรม

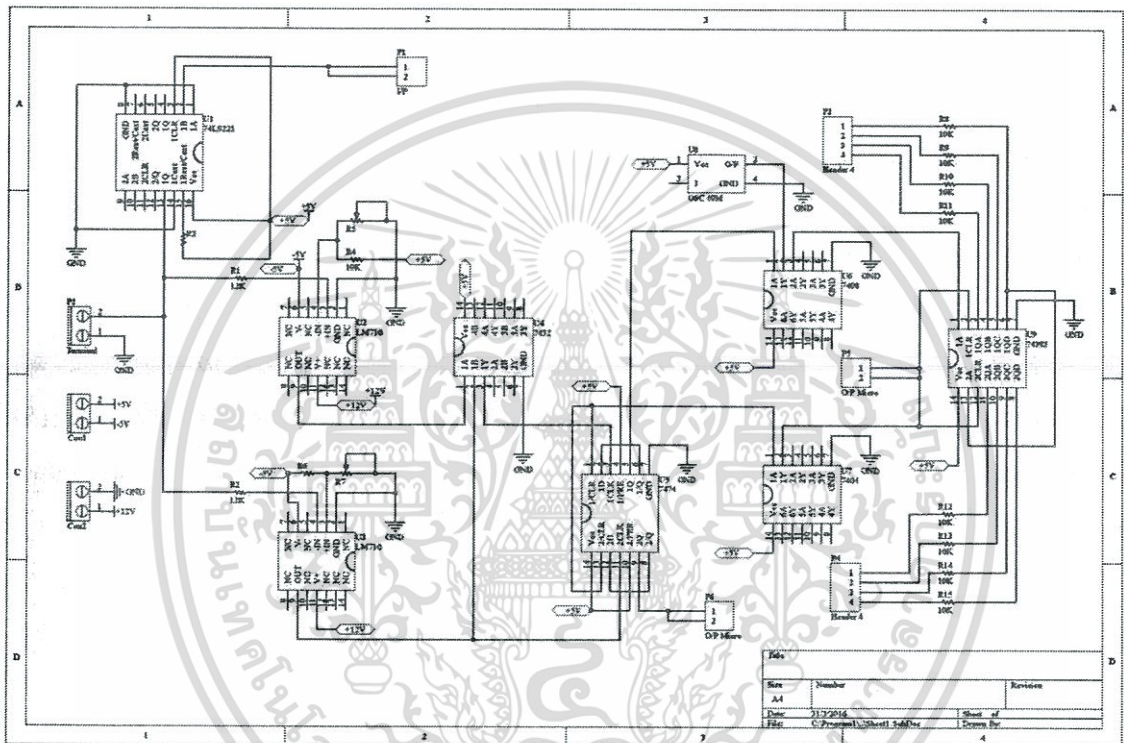
แต่ถ้าเราป้อนสัญญาณจาก And Gate เข้าไปนับตรงๆ จะเกิดปัญหาคือ จะเกิดการนับที่ไม่เป็นระเบียบและไม่สามารถนำค่า Output นี้ไปประมวลผลต่อได้ เพราะฉะนั้นจำเป็นต้องมีสัญญาณที่บอกให้ Counter “เริ่ม” และ “หยุด” นับสัญญาณ ดังนั้นสัญญาณที่จะเอามาทำงานนี้ได้จึงต้องทำงานสัมพันธ์กับระยะห่างของพัลส์ขาส่งและพัลส์สะท้อนกลับด้วย จึงต้องสั่งจากไมโครคอนโทรลเลอร์เป็นตัวกำหนดให้ Counter เริ่มหรือหยุดนับ

ส่วน D – Flip Flop 2 มีหน้าที่ตรวจสอบว่าสายที่เราทำการทดสอบนั้นเป็นชนิด Open หรือ Short โดยนำ Input ของ D – Flip Flop 2 มาจาก Comparator ในส่วนตรวจจับพัลส์ลบ ซึ่งปลายสายที่ทำการทดสอบเป็นชนิด Shot จะทำให้พัลส์สะท้อนกลับเป็นลบ และจะมี Output เป็นพัลส์ 1 ลูกออกมาและเข้าไปที่ D – Flip Flop 2 ทำให้ D – Flip Flop 2 มี Output เป็น High และในทางตรงกันข้าม ถ้าปลายสายที่ทำการทดสอบเป็นชนิด Open พัลส์สะท้อนกลับจะเป็นบวก ดังนั้นจะไม่มี Output ออกมาจากวงจรตรวจจับพัลส์ลบ ซึ่งมีระดับแรงดันเป็น 0 V ดังนั้นสามารถสรุปเหตุการณ์ได้ดังตาราง 4.1

เหตุการณ์	Output ของ D – FF 2
Short	High
Open	Low

ตาราง 3.1 เงื่อนไขการตรวจจับชนิดของการเสียของสายทดสอบโดยการเปลี่ยนแปลงเป็น Logic

ดังนั้นเราจะเอาการเปลี่ยนแปลงสถานะ “1”, “0” ที่ได้นี้ไปเป็นตัวตรวจจับชนิดการเสียของสายทดสอบได้โดยใช้ Microcontroller



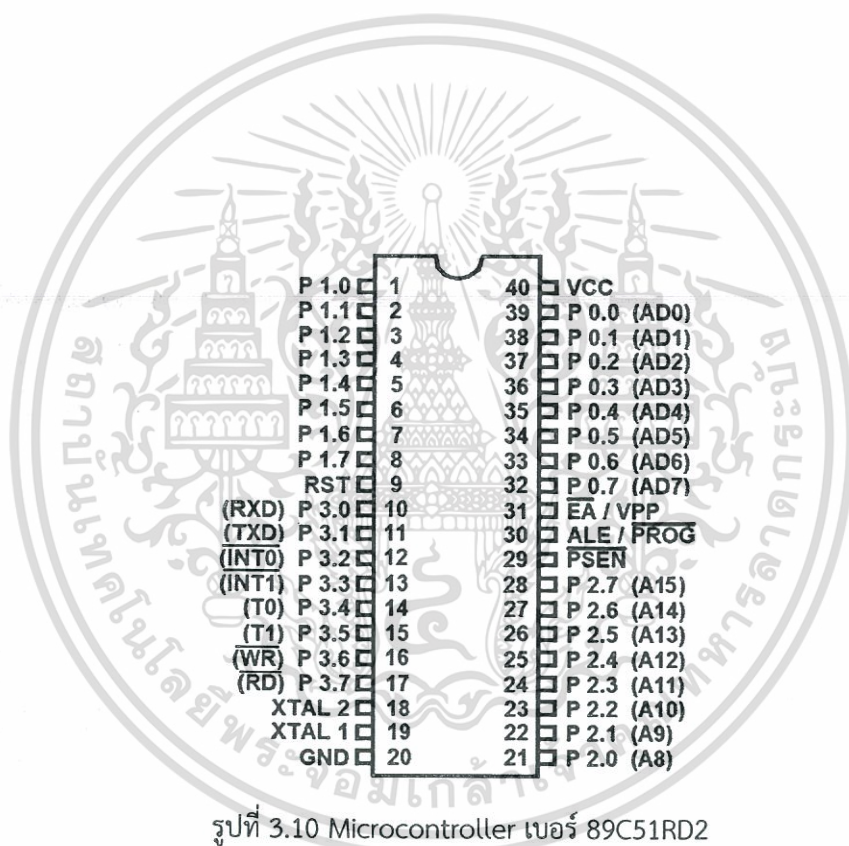
รูปที่ 3.9 Schematic ของส่วนฮาร์ดแวร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2.1.3 วงจรควบคุม (Control)

วงจรควบคุมเป็นส่วนควบคุมหลักของเครื่องวัดระยะสาย ทำหน้าที่ควบคุมการส่งสัญญาณพัลส์เป็นจังหวะเข้าไปในสายเคเบิล บันทึกช่วงเวลาการส่งคลื่น และช่วงเวลาคลื่นสะท้อนกลับ

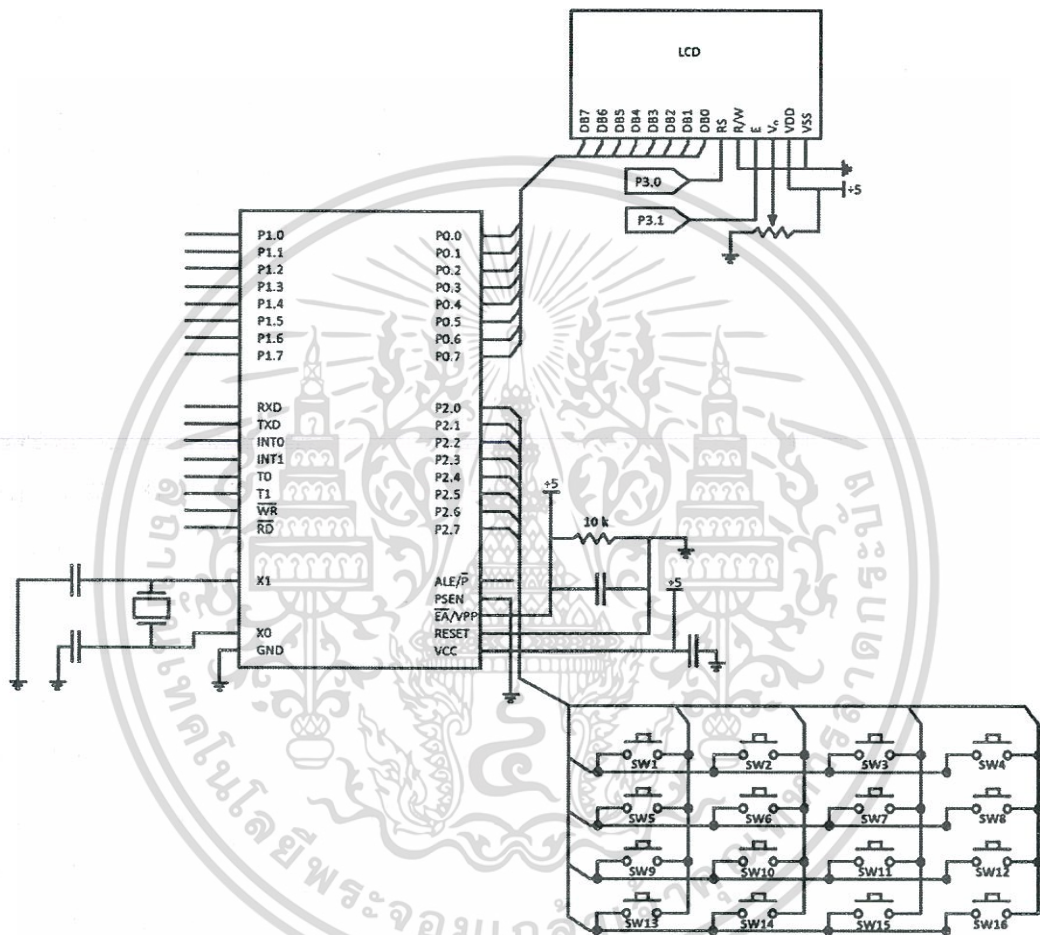
ในส่วนของวงจรควบคุมใช้ Microcontroller ตระกูล MCS – 51 เบอร์ 89C51RD2 ของบริษัท Philips



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2.1.4 วงจรแสดงผล

ส่วนแสดงผลจะเป็น LCD Display ต่ออยู่กับ Port ของ Microcontroller ใช้แสดงผล ระยะเวลาความยาวของสายและลักษณะของสายว่า Open หรือ Short



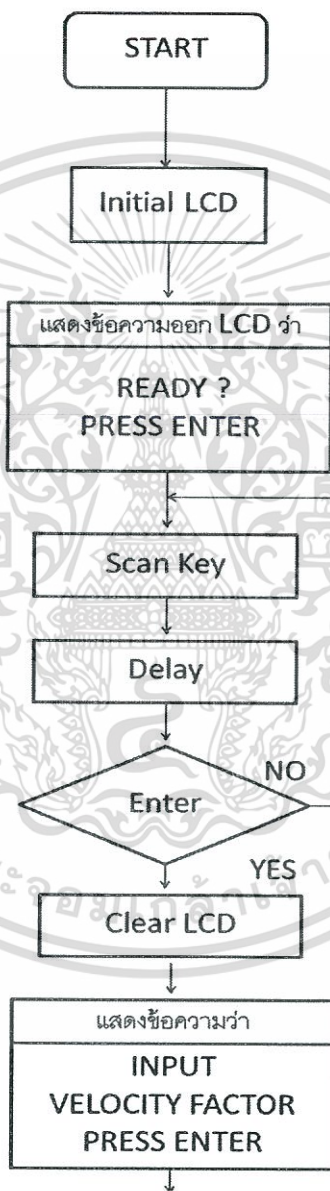
รูปที่ 3.11 วงจรเชื่อมต่อคีย์บอร์ดและส่วนแสดงผล

วงจรมานี้ใช้ Microcontroller เป็นตัวควบคุมโดยรับคำสั่งจากคีย์บอร์ดมาแล้วไปสั่งงาน เพื่อจะส่งคลื่นเข้าไปในสายเคเบิลและส่งข้อความออกที่จอ LCD

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

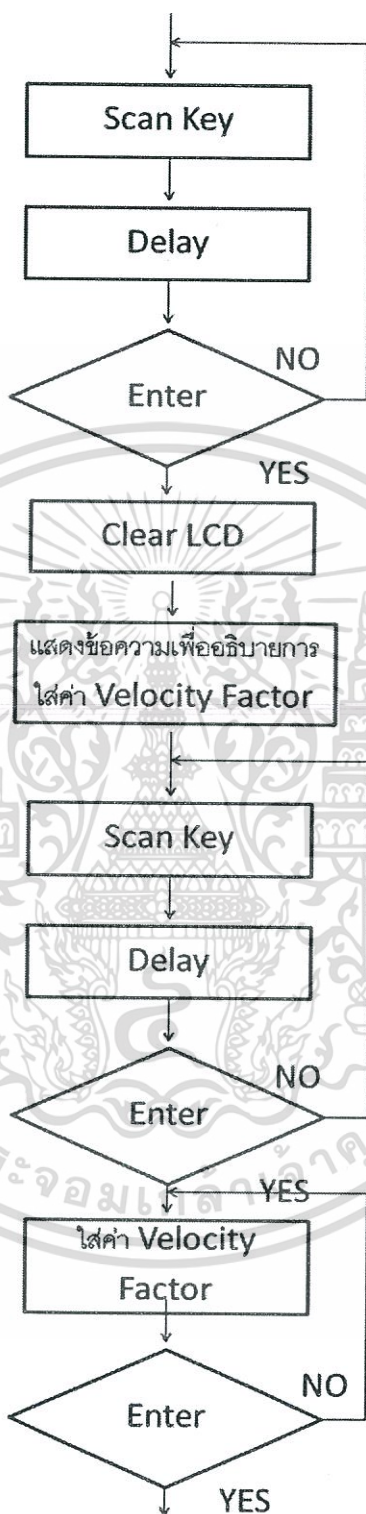
3.2.2 ขั้นตอนการออกแบบทางซอฟต์แวร์

การทำงานของเครื่องมือวัดความยาวเคเบิลโดยใช้วิธีสะท้อนคลื่นสะท้อนมีโครงสร้างโปรแกรมคำสั่งให้เครื่องทำงานสัมพันธ์กับฮาร์ดแวร์ โดยกำหนดแผนผังการทำงานของโปรแกรมดังรูปที่ 4.0



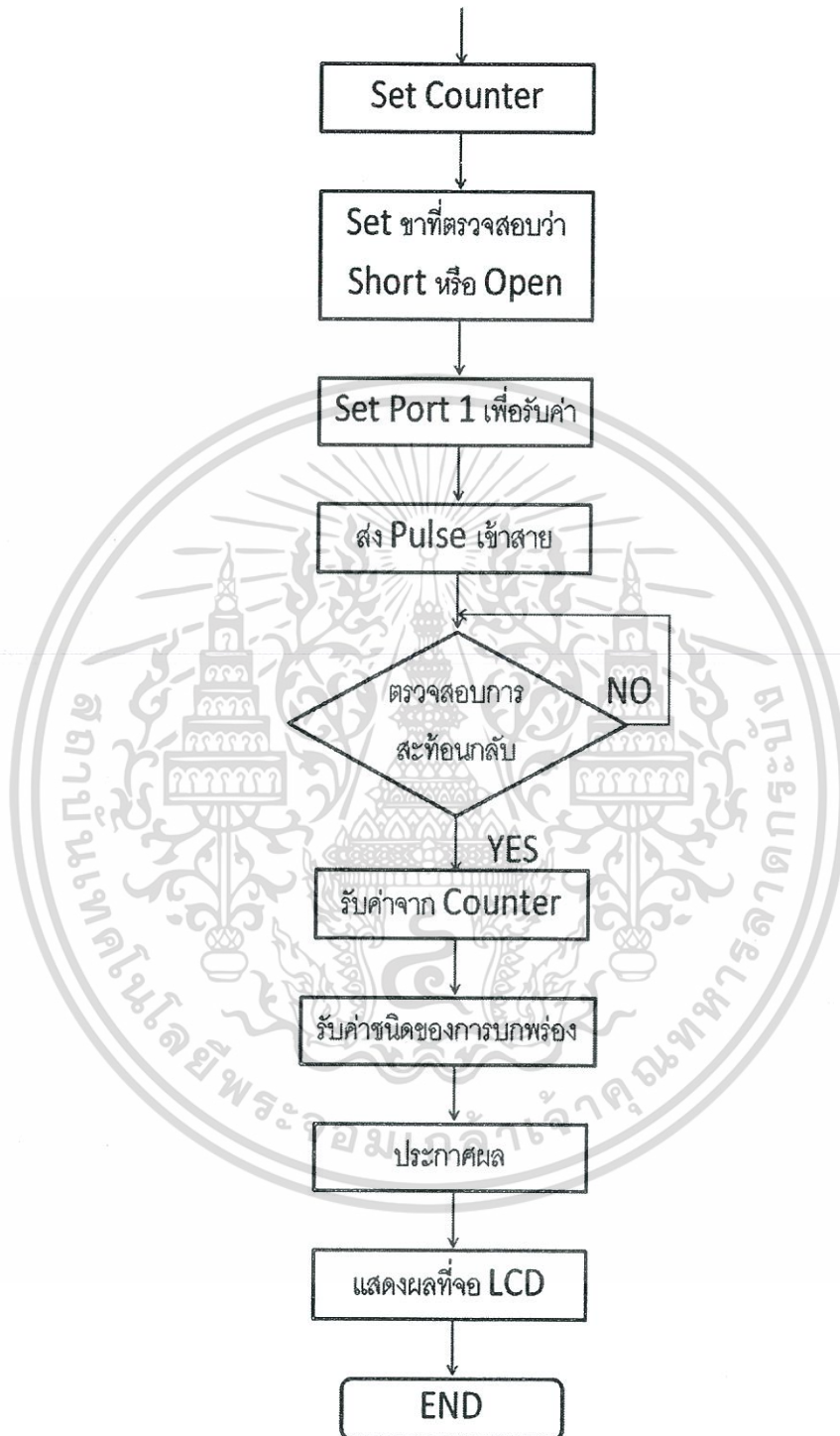
รูปที่ 3.12 แผนผังการทำงานของโปรแกรม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.13 แผนผังการทำงานของโปรแกรม (ต่อ)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.14 แผนผังการทำงานของซอฟต์แวร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.3 เครื่องมือที่ใช้ในการทดลอง

3.2.1 อุปกรณ์

- | | |
|--------------------------------|-----------------|
| 1.) เครื่องวัดความยาวสายเคเบิล | จำนวน 1 เครื่อง |
| 2.) สายโคแอกเชียลเคเบิล RG - 6 | จำนวน 1 เส้น |

3.4 การจัดเก็บผลการทดลอง

3.4.1 ลำดับขั้นตอนการทดลอง

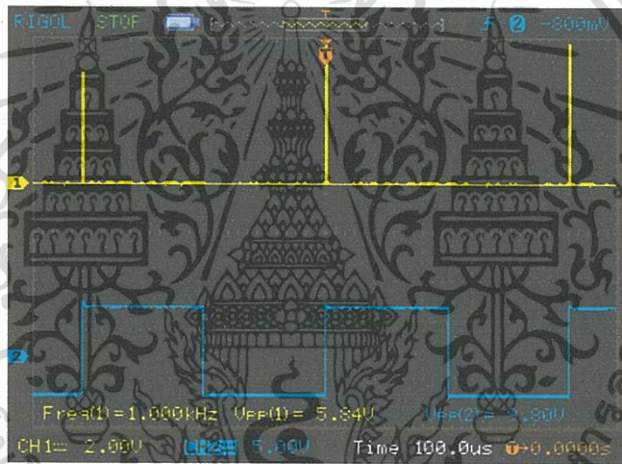
- 1.) ต่อเครื่องวัดความยาวสายเคเบิลกับโคแอกเชียลเคเบิล 100 เมตร
- 2.) ทำการหาขนาดความยาวสายโดยใช้เครื่องวัดความยาวสายเคเบิล
- 3.) ทำการลัดวงจรและเปิดวงจรที่ปลายสายแล้วทำการหาขนาดความยาวสายโดยใช้เครื่องวัดความยาวสายโคแอกเชียล
- 4.) ทำการทดลองตามข้อ 2 และข้อ 3 โดยเปลี่ยนความยาวสายเป็น 100 , 90 , 80 , 70 , 60 , 50 , 20 เมตร ตามลำดับ

บทที่ 4

ผลการทดลอง

4.1 ผลการทดสอบส่วนฮาร์ดแวร์

4.1.1 วงจรกำเนิดสัญญาณพัลส์



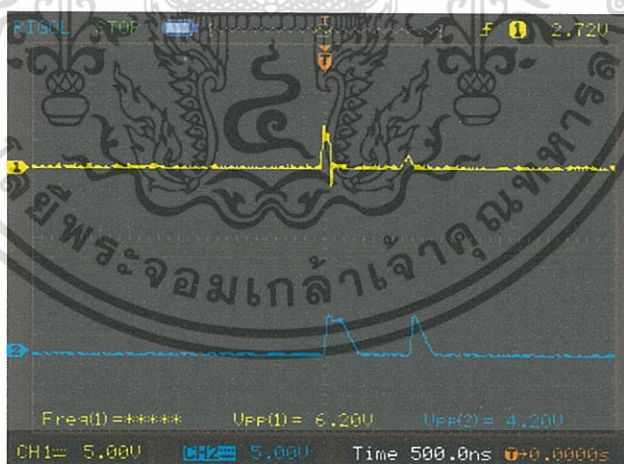
รูปที่ 4.1 สัญญาณเอาต์พุต IC#74LS221 (กราฟบน)
สัญญาณอินพุต IC#74LS221 (กราฟล่าง)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.2 สัญญาณเอาต์พุต IC#74LS221 (กราฟบน)
สัญญาณอินพุต IC#74LS221 (กราฟล่าง)

4.1.2 วงจรตรวจจับพัลส์และรวมสัญญาณ

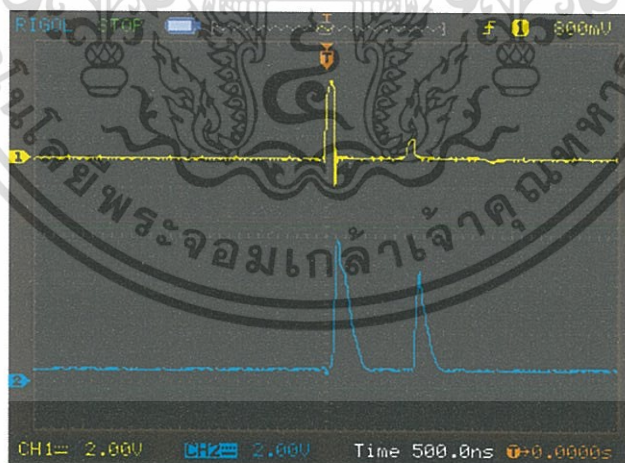


รูปที่ 4.3 สัญญาณเอาต์พุต LM710 ตรวจจับพัลส์บวกเมื่อ Open ปลายสาย (กราฟล่าง)
สัญญาณอินพุต LM710 ตรวจจับพัลส์บวกเมื่อ Open ปลายสาย (กราฟบน)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.4 สัญญาณเอาต์พุต LM710 ตรวจสอบพัลส์ลบเมื่อ Short ปลายสาย (กราฟล่าง)
 สัญญาณอินพุต LM710 ตรวจสอบพัลส์ลบเมื่อ Short ปลายสาย (กราฟบน)



รูปที่ 4.5 สัญญาณเอาต์พุตวงจรรวมสัญญาณเมื่อ Open ปลายสาย (กราฟล่าง)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



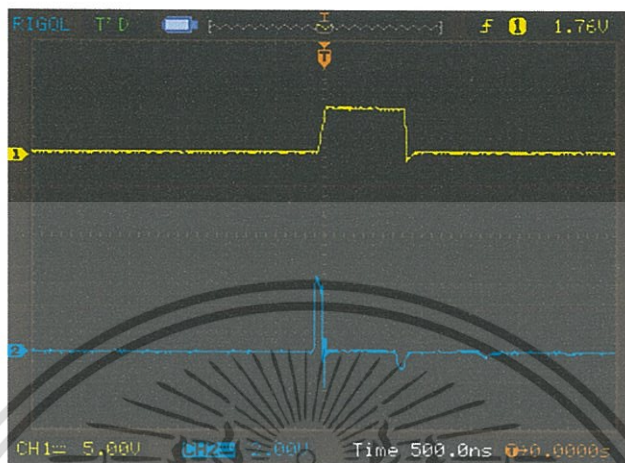
รูปที่ 4.6 สัญญาณเอาต์พุตวงจรรวมสัญญาณเมื่อ Short ปลายสาย (กราฟล่าง)

4.1.3 วงจรนับเวลา

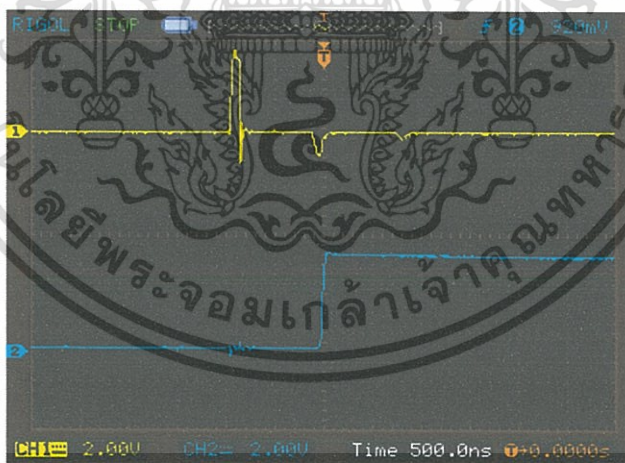


รูปที่ 4.7 สัญญาณเอาต์พุต DFF1 เมื่อ Open ปลายสาย (กราฟบน)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

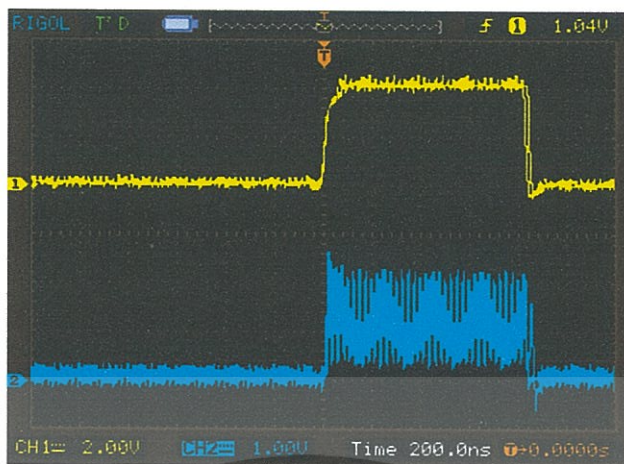


รูปที่ 4.8 สัญญาณเอาต์พุต DFF1 เมื่อ Short ปลายสาย (กราฟบน)



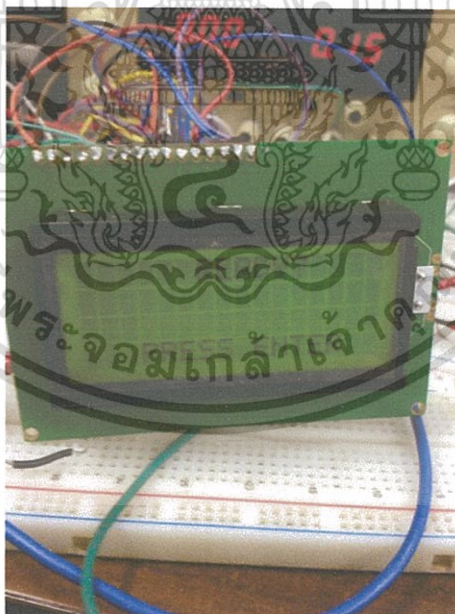
รูปที่ 4.9 สัญญาณเอาต์พุต DFF2 เพื่อตรวจสอบสถานะสายเมื่อ Short ปลายสาย (กราฟล่าง)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



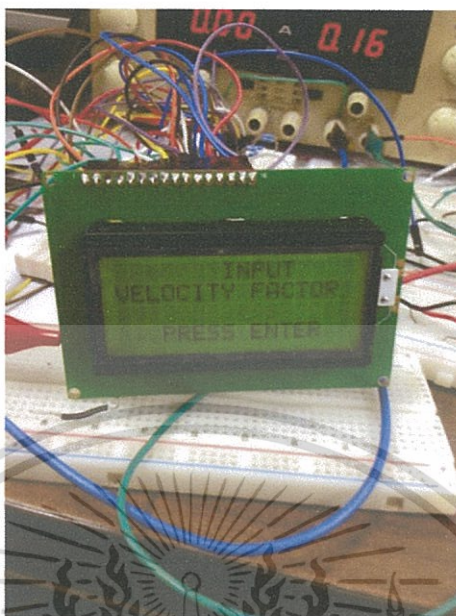
รูปที่ 4.10 สัญญาณเอาต์พุตของวงจรคูณสัญญาณ 40 MHz (กราฟล่าง)
สัญญาณอินพุตของวงจรคูณสัญญาณ 40 MHz (กราฟบน)

4.1.4 หน้าจอแสดงผล

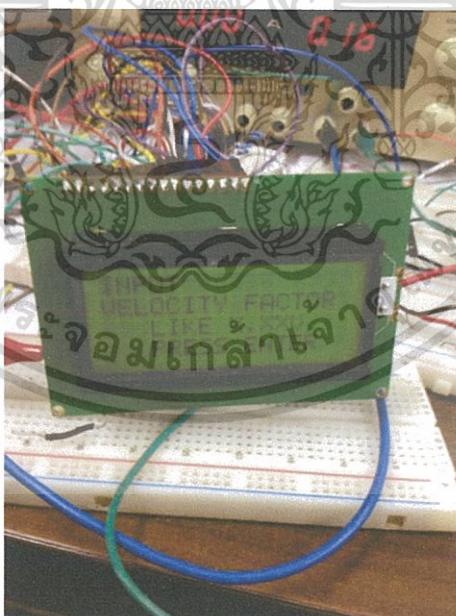


รูปที่ 4.11 หน้าจอแสดงหน้าเริ่มต้นการใช้งานอุปกรณ์ตรวจสอบสายชำระ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

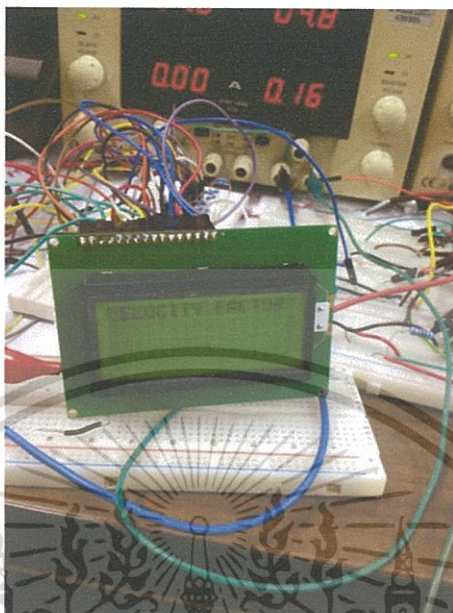


รูปที่ 4.12 หน้าจอแสดงผลว่าจะต้องใส่ค่า Velocity Factor

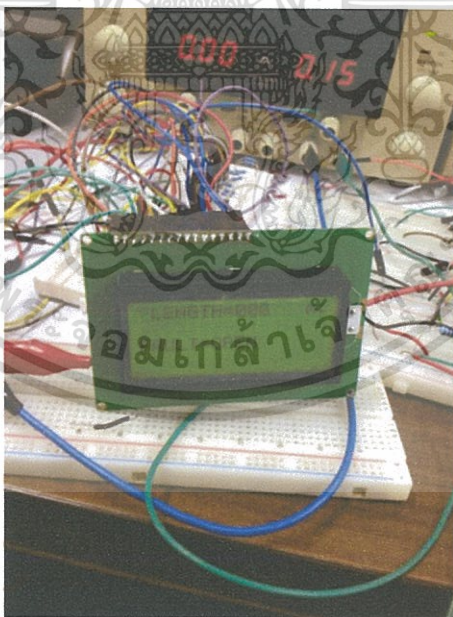


รูปที่ 4.13 หน้าจอแสดงผลรูปแบบการใส่ค่า Velocity Factor

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.14 หน้าจอแสดงผลให้ใส่ค่า Velocity Factor



รูปที่ 4.15 หน้าจอแสดงผลค่าที่วัดได้จากอุปกรณ์ตรวจสอบสายชำระ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2 ผลการทดสอบสายในระยะต่างๆ



รูปที่ 4.16 สัญญาณเอาต์พุตของสายยาว 20 เมตร เมื่อ Open ปลายสาย

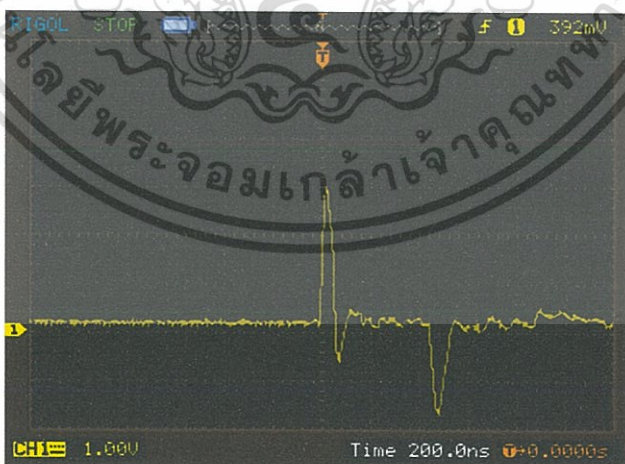


รูปที่ 4.17 สัญญาณเอาต์พุตของสายยาว 20 เมตร เมื่อ Short ปลายสาย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.18 สัญญาณเอาต์พุตของสายยาว 50 เมตร เมื่อ Open ปลายสาย



รูปที่ 4.19 สัญญาณเอาต์พุตของสายยาว 50 เมตร เมื่อ Short ปลายสาย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.20 สัญญาณเอาต์พุตของสายยาว 60 เมตร เมื่อ Open ปลายสาย

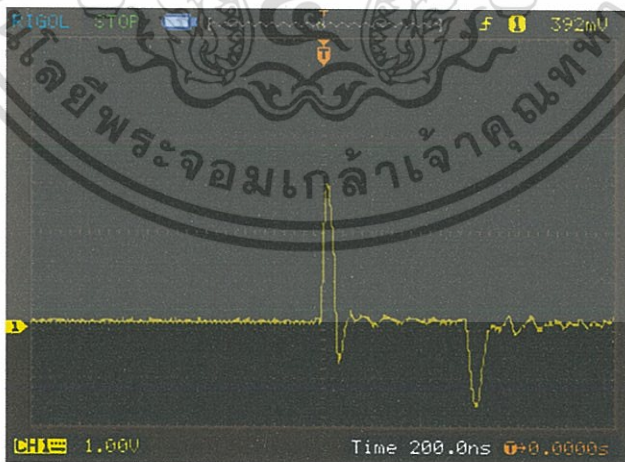


รูปที่ 4.21 สัญญาณเอาต์พุตของสายยาว 60 เมตร เมื่อ Short ปลายสาย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.22 สัญญาณเอาต์พุตของสายยาว 70 เมตร เมื่อ Open ปลายสาย



รูปที่ 4.23 สัญญาณเอาต์พุตของสายยาว 70 เมตร เมื่อ Short ปลายสาย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.24 สัญญาณเอาต์พุตของสายยาว 80 เมตร เมื่อ Open ปลายสาย



รูปที่ 4.25 สัญญาณเอาต์พุตของสายยาว 80 เมตร เมื่อ Short ปลายสาย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.26 สัญญาณเอาต์พุตของสายยาว 90 เมตร เมื่อ Open ปลายสาย



รูปที่ 4.27 สัญญาณเอาต์พุตของสายยาว 90 เมตร เมื่อ Short ปลายสาย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.28 สัญญาณเอาต์พุตของสายยาว 100 เมตร เมื่อ Open ปลายสาย



รูปที่ 4.29 สัญญาณเอาต์พุตของสายยาว 100 เมตร เมื่อ Short ปลายสาย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.30 เครื่องตรวจสอบสายชำรุด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

สรุปผลและข้อเสนอแนะ

5.1 สรุปผล

จากการทดลองความสามารถของเครื่องวัดความยาวสายเคเบิลนี้ความยาวสายที่สั้นที่สุดที่สามารถวัดได้ 25 เมตร หมายถึงความกว้างพัลส์ที่สามารถทำได้จะกินระยะสายไป 25 เมตร ถ้าเกิดการสะท้อนในระยะที่สั้นกว่านี้จะไม่สามารถตรวจจับได้ไม่ว่าจะเป็นกรณีเป็นสายเปิดวงจร (Open) หรือลัดวงจร (Short)

ส่วนค่าความละเอียดของสายจะอยู่ที่ 3.75 เมตร ซึ่งค่าดังกล่าวนี้สามารถเปลี่ยนแปลงได้ขึ้นอยู่กับความถี่ clock ที่ในการ sampling หากความถี่ที่ใช้ในการ sampling นี้สูงขึ้นค่าความละเอียดที่สามารถวัดได้ก็จะละเอียดขึ้น แต่เนื่องจากข้อจำกัดทางด้านฮาร์ดแวร์ โครงการนี้จึงสามารถใช้ความถี่สูงสุดที่ 40 MHz

ในส่วนของวงจรกำเนิดพัลส์เราได้ใช้ 74221 แทน 74123 เพราะพัลส์ที่ได้จาก 74221 มีความแคบที่น้อยกว่า 74123 ซึ่งพัลส์ที่สร้างได้นั้นมีความกว้าง 76 ns ส่วนวงจร Comparator นั้นใช้ LM710 ขั้นตอนสำคัญของส่วนนี้คือ การตั้งค่าแรงดันอ้างอิงเพราะถ้าตั้งสูงเกินไปก็ไม่สามารถตรวจจับการสะท้อนที่ระยะไกลๆ ได้เพราะจะเกิดการลัดทอนของคลื่นในสาย แต่ถ้าตั้งค่าแรงดันที่ต่ำเกินไปจะทำให้ตรวจจับ noise เข้ามาแทน แต่เนื่องจากในการทดลองเรามีสายชนิด RG-6 เพียงชนิดเดียว เราจึงได้ค่า Velocity Factor เพียงค่าเดียว

5.2 ข้อเสนอแนะ

ที่ความยาวสายต่ำกว่า 20 เมตร จะไม่สามารถทำการวัดสายได้เนื่องจากตัว comparator ไม่สามารถแยกออกได้ระหว่างพัลส์ที่ส่งไปและพัลส์ที่สะท้อนกลับ ซึ่งลักษณะพัลส์จะทับซ้อนกันจนไม่สามารถแยกได้ ที่ความยาวสาย 30 เมตรขึ้นไปเครื่องวัดจะสามารถทำการวัดได้ดีขึ้น ซึ่งค่า error จะมีค่าใกล้เคียงกับค่าความยาวสายจริง คือมีความผิดพลาดไม่เกิน 3.75 เมตรจากความยาวจริง

บรรณานุกรม

- [1] The Prototype Electronic (ฉบับที่ 40). (2557). กรุงเทพมหานคร:
บริษัท อินโนเวทีฟ เอ็กเพอริเมอ์
- [2] ชัยวัฒน์ ลัมพรจิตวิไล, “คู่มืออิเล็กทรอนิกส์” .พิมพ์ครั้งที่ 1. กรุงเทพฯ : บริษัท อินโนเวทีฟ
เอ็กเพอริเมอ์
- [3] ธนัท ชัยยุทธ และ กณพ แก้วพิชัย, “ดิจิทัลพื้นฐาน” .พิมพ์ครั้งที่ 2. กรุงเทพฯ :
สำนักพิมพ์ ส.ส.ท
- [4] รศ. สมยศ จุณณะปิยะ, “การประยุกต์ใช้ไมโครคอนโทรลเลอร์” .พิมพ์ครั้งที่ 6. กรุงเทพฯ :
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
- [5] สายคู่แบบบิด
[http://www.serveasy4u.com/content-สื่อกลางประเภทมีสาย\(WiredMedia\)-4-4658-103164-1.html](http://www.serveasy4u.com/content-สื่อกลางประเภทมีสาย(WiredMedia)-4-4658-103164-1.html)
- [6] สาย coaxial
http://www.chakham.ac.th/krusuriya/index.php?option=com_content&view=article&id=110&Itemid=125
- [7] สาย Shielded Twisted Pairs
http://www.chakham.ac.th/krusuriya/index.php?option=com_content&view=article&id=110&Itemid=125
- [8] สาย two wire space
<http://th.aliexpress.com/item/free-shipping-Universal-O2-Lambda-Sensor-2-Wire-for-Mitsubishi-Space-Runner-Pontiac-Phoenix/32362027114.html>



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DM74LS221 Dual Non-Retriggerable One-Shot with Clear and Complementary Outputs

General Description

The DM74LS221 is a dual monostable multivibrator with Schmitt-trigger input. Each device has three inputs permitting the choice of either leading-edge or trailing-edge triggering. Pin (A) is an active-LOW trigger transition input and pin (B) is an active-HIGH transition Schmitt-trigger input that allows jitter free triggering for inputs with transition rates as slow as 1 volt/second. This provides the input with excellent noise immunity. Additionally an internal latching circuit at the input stage also provides a high immunity to V_{CC} noise. The clear (CLR) input can terminate the output pulse at a predetermined time independent of the timing components. This (CLR) input also serves as a trigger input when it is pulsed with a low level pulse transition (\neg). To obtain the best and trouble free operation from this device please read operating rules as well as the Fairchild Semiconductor one-shot application notes carefully and observe recommendations.

Features

- A dual, highly stable one-shot
- Compensated for V_{CC} and temperature variations
- Pin-out identical to DM74LS123 (Note 1)
- Output pulse width range from 30 ns to 70 seconds
- Hysteresis provided at (B) input for added noise immunity
- Direct reset terminates output pulse
- Triggerable from CLEAR input
- DTL, TTL compatible
- Input clamp diodes

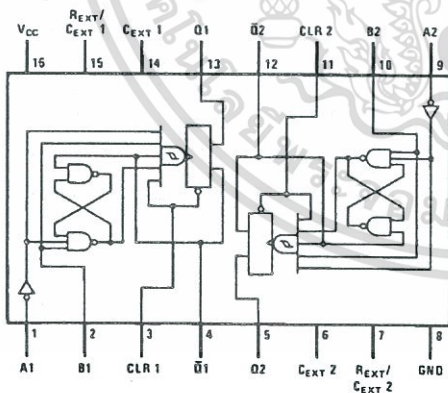
Note 1: The pin-out is identical to DM74LS123 but, functionally it is not; refer to Operating Rules #10 in this datasheet.

Ordering Code:

Order Number	Package Number	Package Description
DM74LS221M	M16A	16-Lead Small Outline Integrated Circuit (SOIC), JEDEC MS-012, 0.150 Narrow
DM74LS221SJ	M16D	16-Lead Small Outline Package (SOP), EIAJ TYPE II, 5.3mm Wide
DM74LS221N	N16E	16-Lead Plastic Dual-In-Line Package (PDIP), JEDEC MS-001, 0.300 Wide

Devices also available in Tape and Reel. Specify by appending the suffix letter "X" to the ordering code.

Connection Diagram

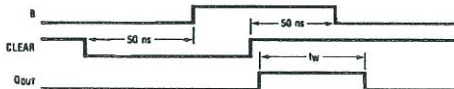


Function Table

CLEAR	Inputs		Outputs	
	A	B	Q	\bar{Q}
L	X	X	L	H
X	H	X	L	H
X	X	L	L	H
H	L	\uparrow	\neg	\neg
H	\downarrow	H	\neg	\neg
\uparrow (Note 2)	L	H	\neg	\neg

H = HIGH Logic Level
L = LOW Logic Level
X = Can Be Either LOW or HIGH
 \uparrow = Positive Going Transition
 \downarrow = Negative Going Transition
 \neg = A Positive Pulse
 \neg = A Negative Pulse

Note 2: This mode of triggering requires first the B input be set from a LOW-to-HIGH level while the CLEAR input is maintained at logic LOW level. Then with the B input at logic HIGH level, the CLEAR input whose positive transition from LOW-to-HIGH will trigger an output pulse.



Functional Description

The basic output pulse width is determined by selection of an external resistor (R_X) and capacitor (C_X). Once triggered, the basic pulse width is independent of further input transitions and is a function of the timing components, or it

may be reduced or terminated by use of the active low CLEAR input. Stable output pulse width ranging from 30 ns to 70 seconds is readily obtainable.

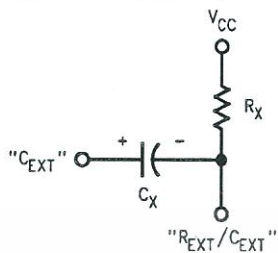
Operating Rules

- An external resistor (R_X) and an external capacitor (C_X) are required for proper operation. The value of C_X may vary from 0 to approximately 1000 μF . For small time constants high-grade mica, glass, polypropylene, polycarbonate, or polystyrene material capacitor may be used. For large time constants use tantalum or special aluminum capacitors. If timing capacitor has leakages approaching 100 nA or if stray capacitance from either terminal to ground is greater than 50 pF the timing equations may not represent the pulse width the device generates.
- When an electrolytic capacitor is used for C_X a switching diode is often required for standard TTL one-shots to prevent high inverse leakage current. This switching diode is not needed for the DM74LS221 one-shot and should not be used.
Furthermore, if a polarized timing capacitor is used on the DM74LS221, the positive side of the capacitor should be connected to the "C_{EXT}" pin (Figure 1).
- For $C_X \gg 1000$ pF, the output pulse width (t_W) is defined as follows:

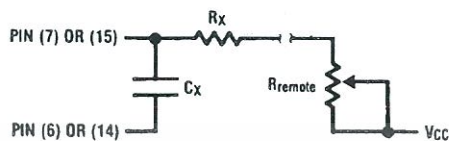
$$t_W = KR_X C_X$$
 where [R_X is in k Ω]
 [C_X is in pF]
 [t_W is in ns]

$$K = \ln 2 = 0.70$$
- The multiplicative factor K is plotted as a function of C_X for design considerations: (See Figure 4).
- For $C_X < 1000$ pF see Figure 3 for t_W vs. C_X family curves with R_X as a parameter.
- To obtain variable pulse widths by remote trimming, the following circuit is recommended: (See Figure 2).
- Output pulse width versus V_{CC} and temperatures: Figure 5 depicts the relationship between pulse width variation versus V_{CC} . Figure 6 depicts pulse width variation versus temperatures.
- Duty cycle is defined as $t_{WT} \times 100$ in percentage, if it goes above 50% the output pulse width will become shorter. If the duty cycle varies between LOW and HIGH values, this causes output pulse width to vary, or jitter (a function of the R_{EXT} only). To reduce jitter, R_{EXT} should be as large as possible, for example, with $R_{EXT} = 100\text{k}$ jitter is not appreciable until the duty cycle approaches 90%.
- Under any operating condition C_X and R_X must be kept as close to the one-shot device pins as possible to minimize stray capacitance, to reduce noise pick-up, and to reduce I-R and Ldi/dt voltage developed along their connecting paths. If the lead length from C_X to pins (6) and (7) or pins (14) and (15) is greater than 3 cm, for example, the output pulse width might be quite different from values predicted from the appropriate equations. A non-inductive and low capacitive path is necessary to ensure complete discharge of C_X in each cycle of its operation so that the output pulse width will be accurate.
- Although the DM74LS221's pin-out is identical to the DM74LS123 it should be remembered that they are not functionally identical. The DM74LS123 is a retriggerable device such that the output is dependent upon the input transitions when its output "Q" is at the "High" state. Furthermore, it is recommended for the DM74LS123 to externally ground the C_{EXT} pin for improved system performance. However, this pin on the DM74LS221 is not an internal connection to the device ground. Hence, if substitution of an DM74LS221 onto an DM74LS123 design layout where the C_{EXT} pin is wired to the ground, the device will not function.
- V_{CC} and ground wiring should conform to good high-frequency standards and practices so that switching transients on the V_{CC} and ground return leads do not cause interaction between one-shots. A 0.01 μF to 0.10 μF bypass capacitor (disk ceramic or monolithic type) from V_{CC} to ground is necessary on each device. Furthermore, the bypass capacitor should be located as close to the V_{CC} -pin as space permits.

Operating Rules (Continued)



(LS221)
FIGURE 1.



Note: "R_{remote}" should be as close to the one-shot as possible.

FIGURE 2.

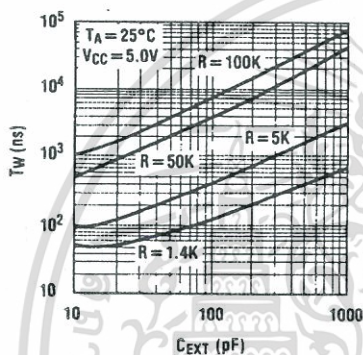


FIGURE 3.

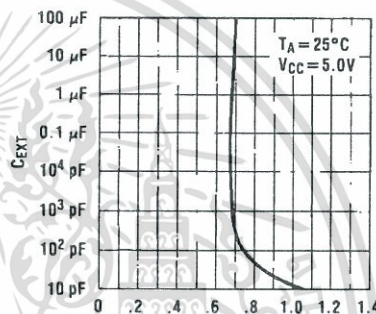


FIGURE 4.

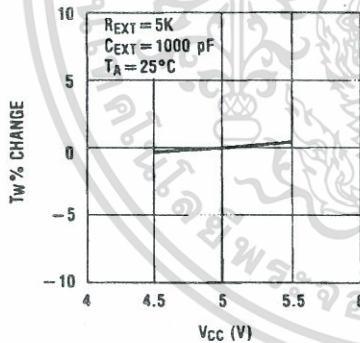


FIGURE 5.

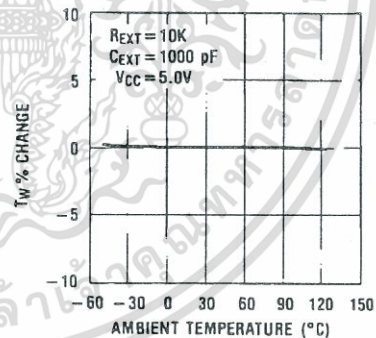


FIGURE 6.

Note: For further detailed device characteristics and output performance, please refer to the Fairchild Semiconductor one-shot application note AN-372.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings(Note 3)

Supply Voltage	7V
Input Voltage	7V
Operating Free Air Temperature Range	0°C to +70°C
Storage Temperature Range	-65°C to +150°C

Note 3: The "Absolute Maximum Ratings" are those values beyond which the safety of the device cannot be guaranteed. The device should not be operated at these limits. The parametric values defined in the Electrical Characteristics tables are not guaranteed at the absolute maximum ratings. The "Recommended Operating Conditions" table will define the conditions for actual device operation.

Recommended Operating Conditions

Symbol	Parameter		Min	Nom	Max	Units
V_{CC}	Supply Voltage		4.75	5	5.25	V
V_{T+}	Positive-Going Input Threshold Voltage at the A Input ($V_{CC} = \text{Min}$)			1	2	V
V_{T-}	Negative-Going Input Threshold Voltage at the A Input ($V_{CC} = \text{Min}$)		0.8	1		V
V_{T+}	Positive-Going Input Threshold Voltage at the B Input ($V_{CC} = \text{Min}$)			1	2	V
V_{T-}	Negative-Going Input Threshold Voltage at the B Input ($V_{CC} = \text{Min}$)		0.8	0.9		V
I_{OH}	HIGH Level Output Current				-0.4	mA
I_{OL}	LOW Level Output Current				8	mA
t_W	Pulse Width (Note 4)	Data	40			ns
		Clear	40			
t_{REL}	Clear Release Time (Note 4)		15			ns
$\frac{dV}{dt}$	Rate of Rise or Fall of Schmitt Input (B) (Note 4)				1	$\frac{V}{s}$
$\frac{dV}{dt}$	Rate of Rise or Fall of Logic Input (A) (Note 4)				1	$\frac{V}{\mu s}$
R_{EXT}	External Timing Resistor (Note 4)		1.4		100	k Ω
C_{EXT}	External Timing Capacitance (Note 4)		0		1000	μF
DC	Duty Cycle (Note 4)	$R_T = 2 \text{ k}\Omega$			50	%
		$R_T = R_{EXT} (\text{Max})$			60	
T_A	Free Air Operating Temperature		0		70	°C

Note 4: $T_A = 25^\circ\text{C}$ and $V_{CC} = 5V$.

Electrical Characteristics						
over recommended operating free air temperature range (unless otherwise noted)						
Symbol	Parameter	Conditions	Min	Typ (Note 5)	Max	Units
V_I	Input Clamp Voltage	$V_{CC} = \text{Min}, I_I = -18 \text{ mA}$			-1.5	V
V_{OH}	HIGH Level Output Voltage	$V_{CC} = \text{Min}, I_{OH} = \text{Max}$ $V_{IL} = \text{Max}, V_{IH} = \text{Min}$	2.7	3.4		V
V_{OL}	LOW Level Output Voltage	$V_{CC} = \text{Min}, I_{OL} = \text{Max}$ $V_{IL} = \text{Max}, V_{IH} = \text{Min}$		0.35	0.5	V
		$V_{CC} = \text{Min}, I_{OL} = 4 \text{ mA}$			0.4	
I_I	Input Current @ Max Input Voltage	$V_{CC} = \text{Max}, V_I = 7 \text{ V}$			0.1	mA
I_{IH}	HIGH Level Input Current	$V_{CC} = \text{Max}, V_I = 2.7 \text{ V}$			20	μA
I_{IL}	LOW Level Input Current	$V_{CC} = \text{Max}$ $V_I = 0.4 \text{ V}$			-0.4	mA
		A1, A2			-0.8	
		B Clear			-0.8	
I_{OS}	Short Circuit Output Current	$V_{CC} = \text{Max}$ (Note 6)	-20		-100	mA
I_{CC}	Supply Current	$V_{CC} = \text{Max}$				mA
		Quiescent		4.7	11	
		Triggered		19	27	

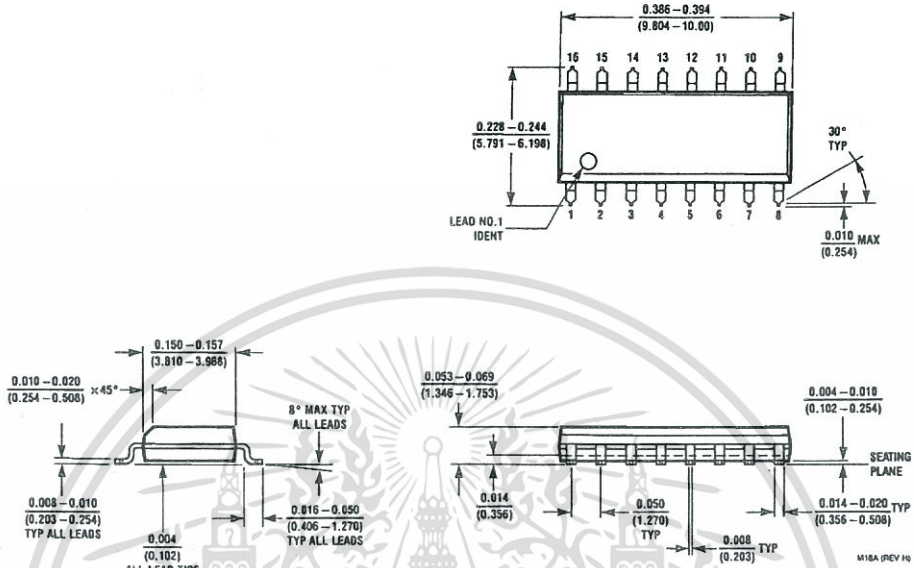
Note 5: All typicals are at $V_{CC} = 5 \text{ V}, T_A = 25^\circ\text{C}$.

Note 6: Not more than one output should be shorted at a time, and the duration should not exceed one second.

Switching Characteristics						
at $V_{CC} = 5 \text{ V}$ and $T_A = 25^\circ\text{C}$						
Symbol	Parameter	From (Input) To (Output)	Conditions	Min	Max	Units
t_{PLH}	Propagation Delay Time LOW-to-HIGH Level Output	A1, A2 to Q	$C_{EXT} = 80 \text{ pF}$ $R_{EXT} = 2 \text{ k}\Omega$		70	ns
t_{PLH}	Propagation Delay Time LOW-to-HIGH Level Output	B to Q	$C_L = 15 \text{ pF}$ $R_L = 2 \text{ k}\Omega$		55	ns
t_{PHL}	Propagation Delay Time HIGH-to-LOW Level Output	A1, A2 to Q			80	ns
t_{PHL}	Propagation Delay Time HIGH-to-LOW Level Output	B to \bar{Q}			65	ns
t_{PLH}	Propagation Delay Time LOW-to-HIGH Level Output	Clear to \bar{Q}			65	ns
t_{PHL}	Propagation Delay Time HIGH-to-LOW Level Output	Clear to Q			55	ns
$t_{W(out)}$	Output Pulse Width Using Zero Timing Capacitance	A1, A2 to Q, \bar{Q}	$C_{EXT} = 0$ $R_{EXT} = 2 \text{ k}\Omega$ $R_L = 2 \text{ k}\Omega$ $C_L = 15 \text{ pF}$	20	70	ns
$t_{W(out)}$	Output Pulse Width Using External Timing Resistor	A1, A2 to Q, \bar{Q}	$C_{EXT} = 100 \text{ pF}$ $R_{EXT} = 10 \text{ k}\Omega$ $R_L = 2 \text{ k}\Omega$ $C_L = 15 \text{ pF}$	600	750	ns
			$C_{EXT} = 1 \mu\text{F}$ $R_{EXT} = 10 \text{ k}\Omega$ $R_L = 2 \text{ k}\Omega$ $C_L = 15 \text{ pF}$	6	7.5	ms
			$C_{EXT} = 80 \text{ pF}$ $R_{EXT} = 2 \text{ k}\Omega$ $R_L = 2 \text{ k}\Omega$ $C_L = 15 \text{ pF}$	70	150	ns

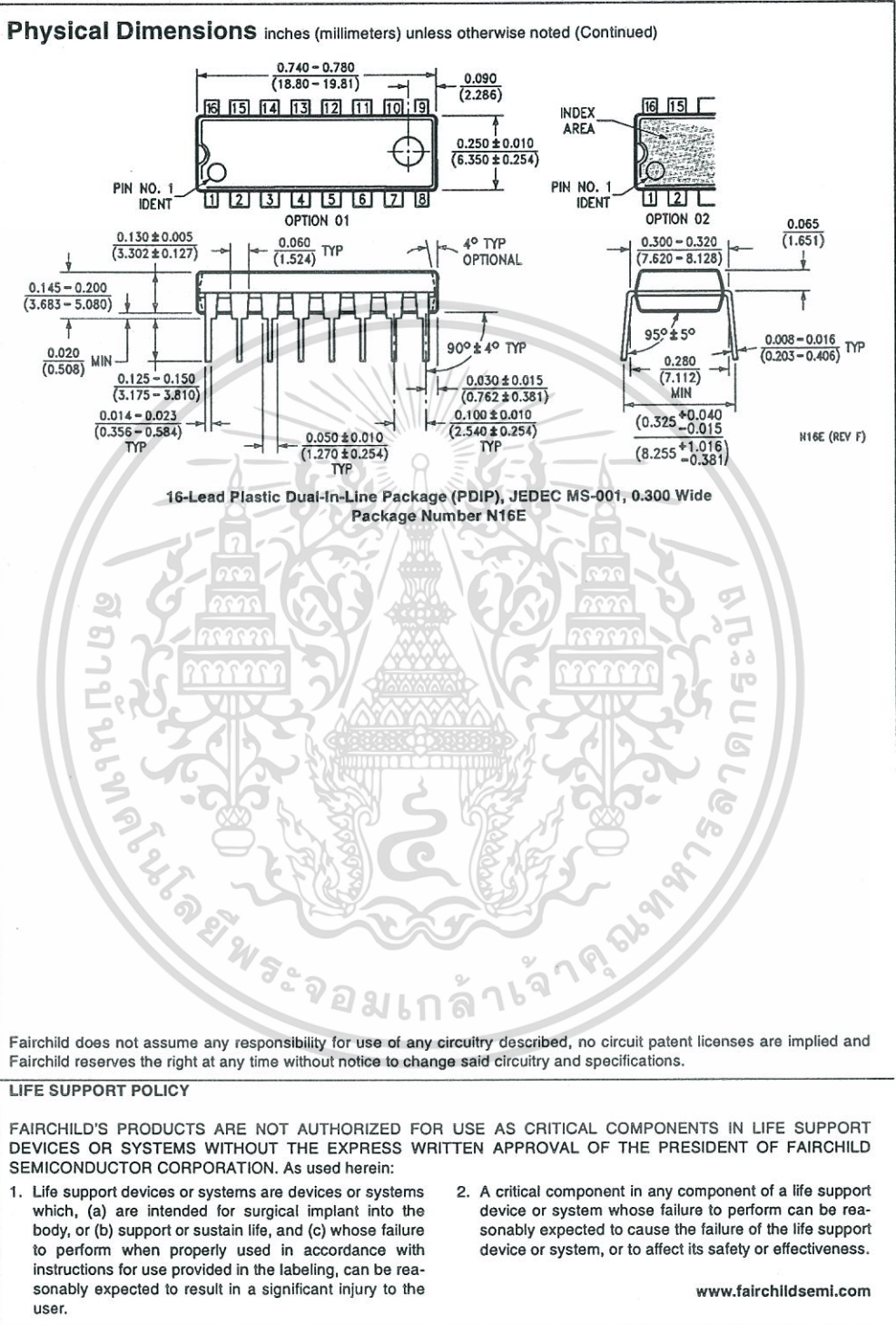
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Physical Dimensions inches (millimeters) unless otherwise noted



16-Lead Small Outline Integrated Circuit (SOIC), JEDEC MS-012, 0.150 Narrow
Package Number M16A

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



LM710 Voltage Comparator

General Description

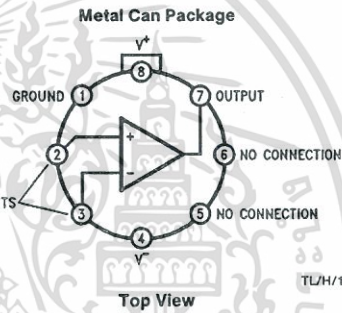
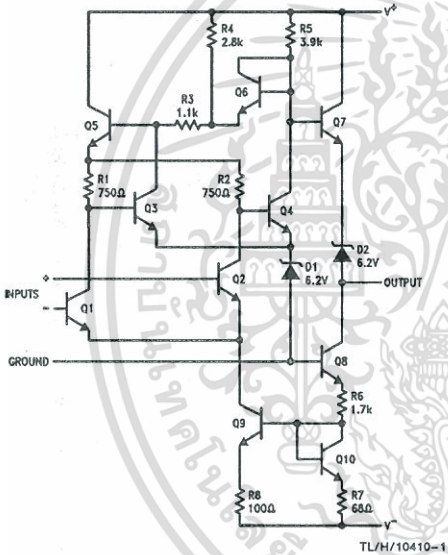
The LM710 series are high-speed voltage comparators intended for use as an accurate, low-level digital level sensor or as a replacement for operational amplifiers in comparator applications where speed is of prime importance. The circuit has a differential input and a single-ended output, with saturated output levels compatible with practically all types of integrated logic.

The device is built on a single silicon chip which insures low offset and thermal drift. The use of a minimum number of stages along with minority-carrier lifetime control (gold doping) makes the circuit much faster than operational amplifiers in saturating comparator applications. In fact, the low

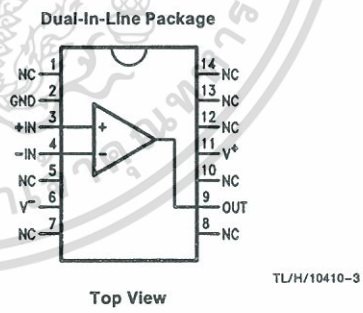
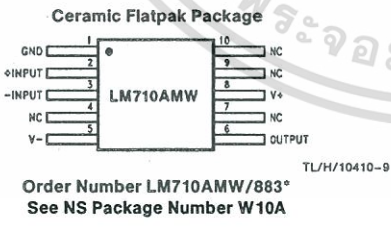
stray and wiring capacitances that can be realized with monolithic construction make the device difficult to duplicate with discrete components operating at equivalent power levels.

The LM710 series are useful as pulse height discriminators, voltage comparators in high-speed A/D converters or go, no-go detectors in automatic test equipment. They also have applications in digital systems as an adjustable-threshold line receiver or an interface between logic types. In addition, the low cost of the units suggests them for applications replacing relatively simple discrete component circuitry.

Schematic and Connection Diagrams



Note: Pin 4 is connected to case.
Order Number LM710AMH/883*, LM710H, LM710H/883 or LM710CH
 See NS Package Number H08C



Order Number LM710AMJ/883* or LM710CN
 See NS Package Number N14A or J14A

*Also available per JM38510/10301

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Positive Supply Voltage	+14V
Negative Supply Voltage	-7V
Peak Output Current	10 mA
Output Short Circuit Duration	10 seconds
Differential Input Voltage	±5V
Input Voltage	±7V

Power Dissipation	
TO-99 (Note 1)	700 mW
Plastic Dual-In-Line Package (Note 2)	950 mW
Operating Temperature Range	
LM710	-55°C to +125°C
LM710C	0°C to +70°C
Storage Temperature Range	-65°C to +150°C
Lead Temperature (Soldering, 10 sec.)	260°C

Electrical Characteristics (Note 3)

Parameter	Conditions	LM710			LM710C			Units
		Min	Typ	Max	Min	Typ	Max	
Input Offset Voltage	$R_S \leq 200\Omega, V_{CM} = 0V, T_A = 25^\circ C$		0.6	2.0		1.6	5.0	mV
Input Offset Current	$V_{OUT} = 1.4V, T_A = 25^\circ C$		0.75	3.0		1.8	5.0	μA
Input Bias Current	$T_A = 25^\circ C$		13	20		16	25	μA
Voltage Gain	$T_A = 25^\circ C$	1250	1700		1000	1500		
Output Resistance	$T_A = 25^\circ C$		200			200		Ω
Output Sink Current	$V_{OUT} = 0, T_A = 25^\circ C$ $\Delta V_{IN} \geq 5 mV$ $\Delta V_{IN} \geq 10 mV$	2.0	2.5		1.6	2.5		μA mA
Response Time	$T_A = 25^\circ C$ (Note 4)		40			40		ns
Input Offset Voltage	$R_S \leq 200\Omega, V_{CM} = 0V$			3.0			6.5	mV
Average Temperature Coefficient of Input Offset Voltage	$T_{MIN} \leq T_A \leq T_{MAX}$ $R_S \leq 50\Omega$		3.0	10		5.0	20	$\mu V/^\circ C$
Input Offset Current	$T_A = T_{A MAX}$ $T_A = T_{A MIN}$		0.25	3.0			7.5	μA μA
Average Temperature Coefficient of Input Offset Current	$25^\circ C \leq T_A \leq T_{MAX}$ $T_{MIN} \leq T_A \leq 25^\circ C$		5.0	25		15	50	$nA/^\circ C$ $nA/^\circ C$
Input Bias Current	$T_A = T_{MIN}$		27	45		25	40	μA
Input Voltage Range	$V^- = -7V$	±5.0			±5.0			V
Common-Mode Rejection Ratio	$R_S \leq 200\Omega$	80	100		70	98		dB
Differential Input Voltage Range		±5.0			±5.0			V
Voltage Gain		1000			800			V/V
Positive Output Level	$-5 mA \leq I_{OUT} \leq 0$ $V_{IN} \geq 5 mV$ $V_{IN} \geq 10 mV$	2.5	3.2	4.0				V V
Negative Output Level	$V_{IN} \geq 5 mV$ $V_{IN} \geq 10 mV$	-1.0	-0.5	0	-1.0	-0.5	0	V V
Output Sink Current	$V_{IN} \geq 5 mV, V_{OUT} = 0$ $T_A = 125^\circ C$ $T_A = -55^\circ C$	0.5	1.7					μA mA
	$V_{IN} \geq 10 mV, V_{OUT} = 0$ $0^\circ C \leq T_A \leq +70^\circ C$				0.5			μA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Electrical Characteristics (Note 3) (Continued)

Parameter	Conditions	LM710			LM710C			Units
		Min	Typ	Max	Min	Typ	Max	
Positive Supply Current	$V_{IN} \geq 5 \text{ mV}$		5.2	9.0				mA
	$V_{IN} \geq 10 \text{ mV}$					5.2	9.0	mA
Negative Supply Current	$V_{IN} \geq 5 \text{ mV}$		4.6	7.0				mA
	$V_{IN} \geq 10 \text{ mV}$					4.6	7.0	mA
Power Consumption	$I_{OUT} = 0$							mW
	$V_{IN} \geq 5 \text{ mV}$		90	150				mW
	$V_{IN} \geq 10 \text{ mV}$						150	mW

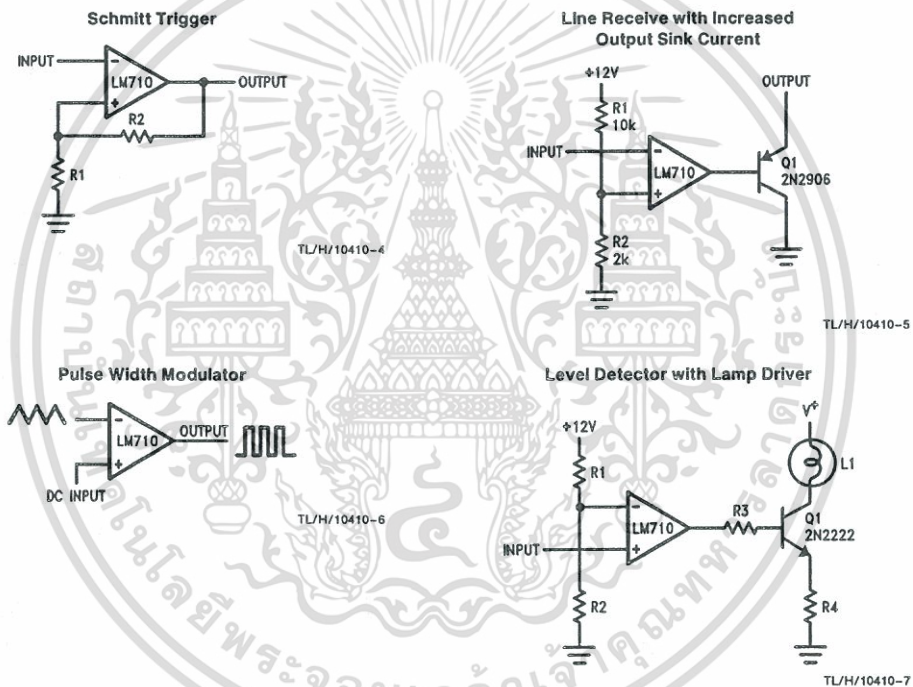
Note 1: Rating applies for ambient temperatures of 25°C; derate linearly at 5.6 mW/°C for ambient temperatures above 25°C.

Note 2: Derate linearly at 9.5 mW/°C for ambient temperatures above 25°C.

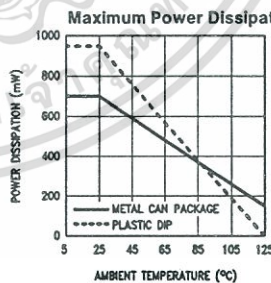
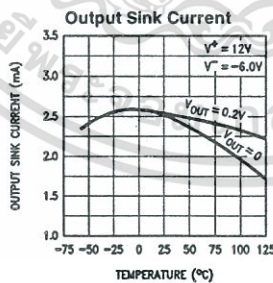
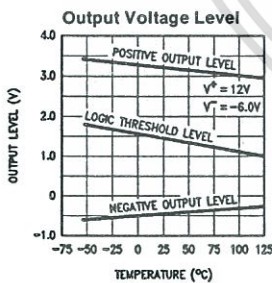
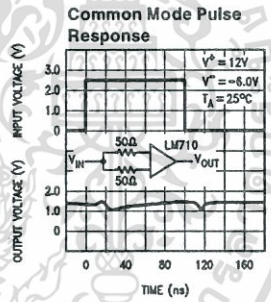
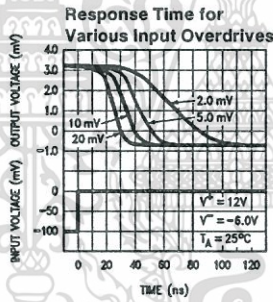
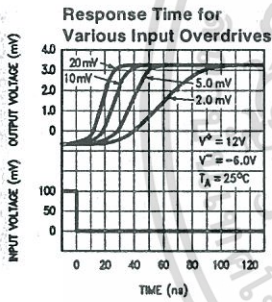
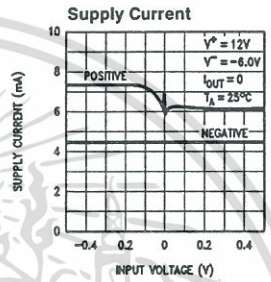
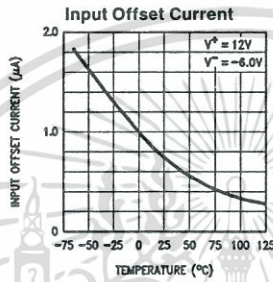
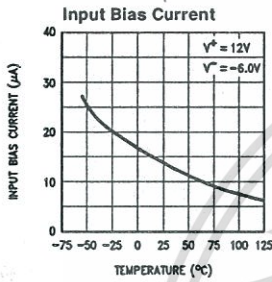
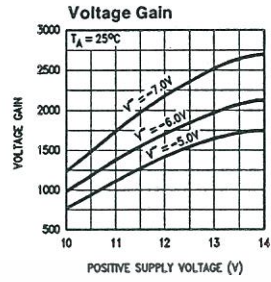
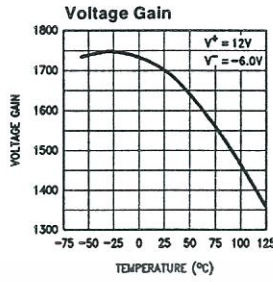
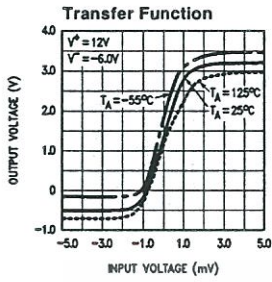
Note 3: These specifications apply for $V^+ = 12\text{V}$, $V^- = -6\text{V}$, $-55^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$ for LM710 and $0^\circ\text{C} \leq T_A \leq +70^\circ\text{C}$ for LM710C unless otherwise specified: The input offset voltage and input offset current (see definitions) are specified for a logic threshold voltage of 1.8V at -55°C , 1.4V at 25°C , and 1V at 125°C for LM710 and 1.5V at 0°C , 1.4V at 25°C , and 1.2V at 70°C for LM710C.

Note 4: The response time specified (see definitions) is for a 100 mV input step with 5 mV overdrive (LM710) or a 10 mV overdrive (LM710C).

Typical Applications



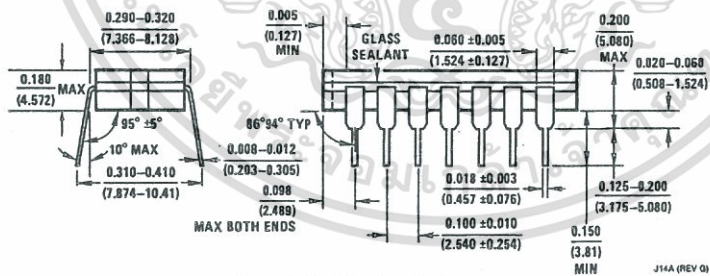
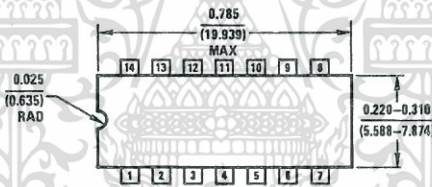
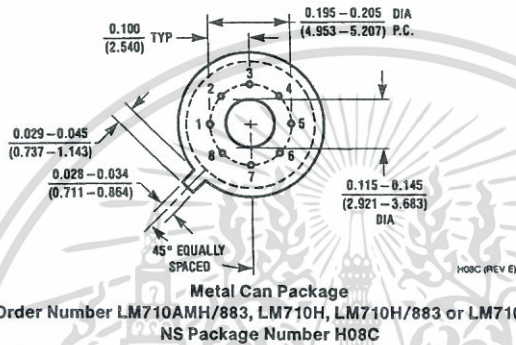
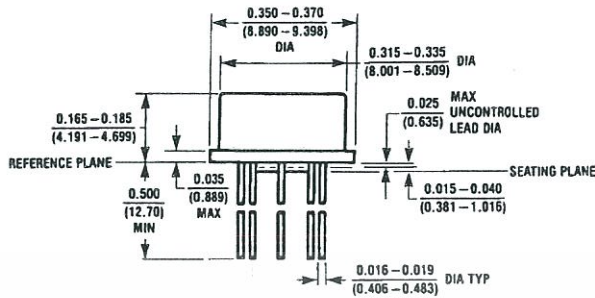
Typical Performance Characteristics



TL/H/10410-8

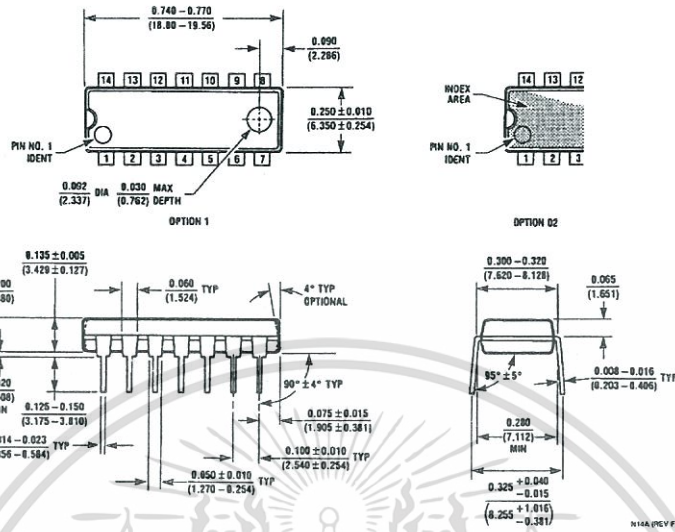
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Physical Dimensions inches (millimeters)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

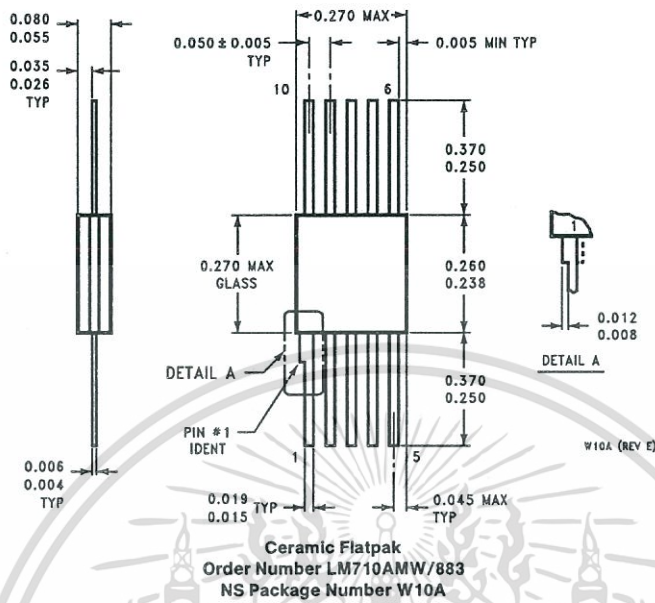
Physical Dimensions inches (millimeters) (Continued)



Molded Dual-In-Line Package (N)
Order Number LM710CN
NS Package Number N14A

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้


Physical Dimensions inches (millimeters) (Continued)



LIFE SUPPORT POLICY

NATIONAL'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT OF NATIONAL SEMICONDUCTOR CORPORATION. As used herein:

1. Life support devices or systems are devices or systems which, (a) are intended for surgical implant into the body, or (b) support or sustain life, and whose failure to perform, when properly used in accordance with instructions for use provided in the labeling, can be reasonably expected to result in a significant injury to the user.
2. A critical component is any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.

 <p>National Semiconductor Corporation 1111 West Bardin Road Arlington, TX 76017 Tel: 1(800) 272-9959 Fax: 1(800) 737-7018</p>	<p>National Semiconductor Europe Fax: (+49) 0-180-530 85 86 Email: crjwge@tevm2.nsc.com Deutsch Tel: (+49) 0-180-530 85 85 English Tel: (+49) 0-180-532 78 32 Français Tel: (+49) 0-180-532 93 58 Italiano Tel: (+49) 0-180-534 16 80</p>	<p>National Semiconductor Hong Kong Ltd. 13th Floor, Straight Block, Ocean Centre, 5 Canton Rd. Tsimshatsui, Kowloon Hong Kong Tel: (852) 2737-1600 Fax: (852) 2736-0960</p>	<p>National Semiconductor Japan Ltd. Tel: 81-043-299-2309 Fax: 81-043-299-2408</p>
--	--	---	---

National does not assume any responsibility for use of any circuitry described, no circuit patent licenses are implied and National reserves the right at any time without notice to change said circuitry and specifications.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DM74LS32 Quad 2-Input OR Gate

General Description

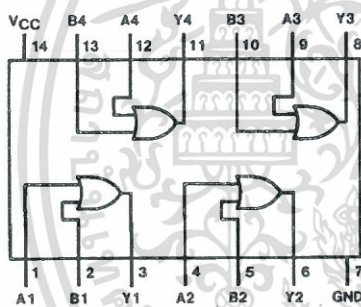
This device contains four independent gates each of which performs the logic OR function.

Ordering Code:

Order Number	Package Number	Package Description
DM74LS32M	M14A	14-Lead Small Outline Integrated Circuit (SOIC), JEDEC MS-120, 0.150 Narrow
DM74LS32SJ	M14D	14-Lead Small Outline Package (SOP), EIAJ TYPE II, 5.3mm Wide
DM74LS32N	N14A	14-Lead Plastic Dual-In-Line Package (PDIP), JEDEC MS-001, 0.300 Wide

Devices also available in Tape and Reel. Specify by appending the suffix letter "X" to the ordering code.

Connection Diagram



Function Table

$Y = A + B$

Inputs		Output
A	B	Y
L	L	L
L	H	H
H	L	H
H	H	H

H = HIGH Logic Level
L = LOW Logic Level

Absolute Maximum Ratings(Note 1)

Supply Voltage	7V
Input Voltage	7V
Operating Free Air Temperature Range	0°C to +70°C
Storage Temperature Range	-65°C to +150°C

Note 1: The "Absolute Maximum Ratings" are those values beyond which the safety of the device cannot be guaranteed. The device should not be operated at these limits. The parametric values defined in the Electrical Characteristics tables are not guaranteed at the absolute maximum ratings. The "Recommended Operating Conditions" table will define the conditions for actual device operation.

Recommended Operating Conditions

Symbol	Parameter	Min	Nom	Max	Units
V _{CC}	Supply Voltage	4.75	5	5.25	V
V _{IH}	HIGH Level Input Voltage	2			V
V _{IL}	LOW Level Input Voltage			0.8	V
I _{OH}	HIGH Level Output Current			-0.4	mA
I _{OL}	LOW Level Output Current			8	mA
T _A	Free Air Operating Temperature	0		70	°C

Electrical Characteristics

over recommended operating free air temperature range (unless otherwise noted)

Symbol	Parameter	Conditions	Min	Typ (Note 2)	Max	Units
V _I	Input Clamp Voltage	V _{CC} = Min, I _I = -18 mA			-1.5	V
V _{OH}	HIGH Level Output Voltage	V _{CC} = Min, I _{OH} = Max V _{IH} = Min	2.7	3.4		V
V _{OL}	LOW Level Output Voltage	V _{CC} = Min, I _{OL} = Max V _{IL} = Max		0.35	0.5	V
		I _{OL} = 4 mA, V _{CC} = Min		0.25	0.4	
I _I	Input Current @ Max Input Voltage	V _{CC} = Max, V _I = 7V			0.1	mA
I _{IH}	HIGH Level Input Current	V _{CC} = Max, V _I = 2.7V			20	μA
I _{IL}	LOW Level Input Current	V _{CC} = Max, V _I = 0.4V			-0.36	mA
I _{OS}	Short Circuit Output Current	V _{CC} = Max (Note 3)	-20		-100	mA
I _{CCH}	Supply Current with Outputs HIGH	V _{CC} = Max		3.1	6.2	mA
I _{CCL}	Supply Current with Outputs LOW	V _{CC} = Max		4.9	9.8	mA

Note 2: All typicals are at V_{CC} = 5V, T_A = 25°C.

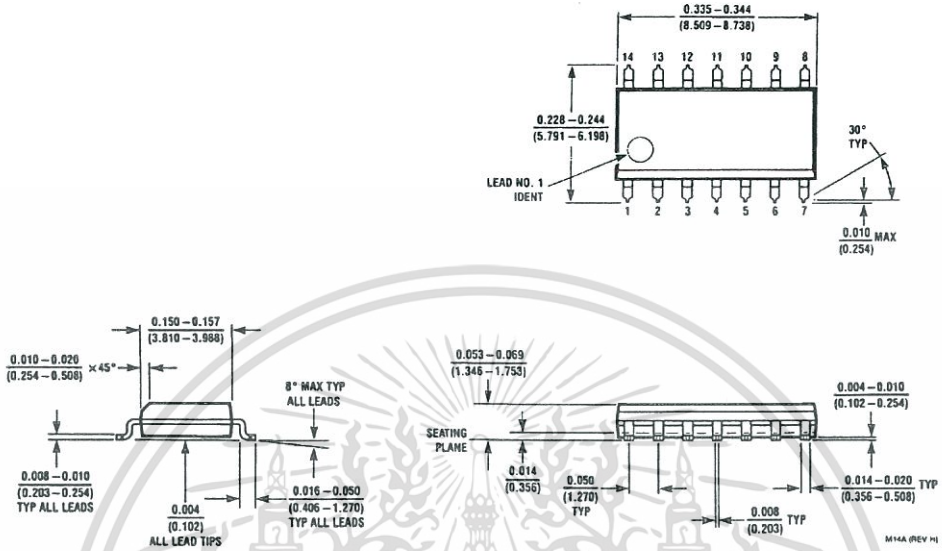
Note 3: Not more than one output should be shorted at a time, and the duration should not exceed one second.

Switching Characteristics

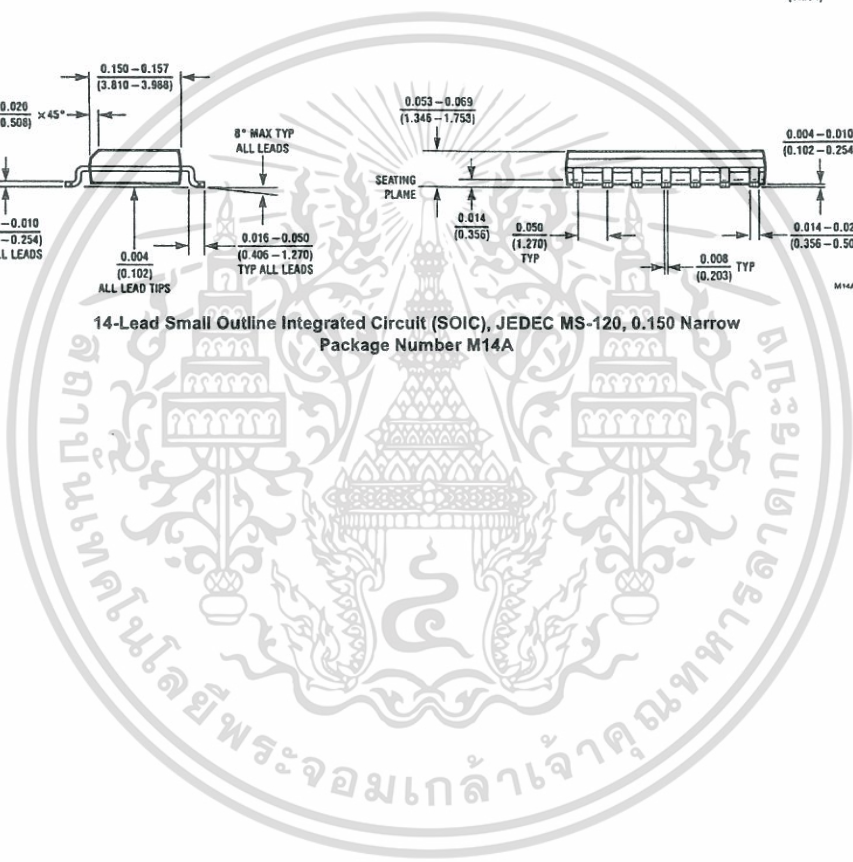
at V_{CC} = 5V and T_A = 25°C

Symbol	Parameter	R _L = 2 kΩ				Units
		C _L = 15 pF		C _L = 50 pF		
		Min	Max	Min	Max	
t _{PLH}	Propagation Delay Time LOW-to-HIGH Level Output	3	11	4	15	ns
t _{PHL}	Propagation Delay Time HIGH-to-LOW Level Output	3	11	4	15	ns

Physical Dimensions inches (millimeters) unless otherwise noted

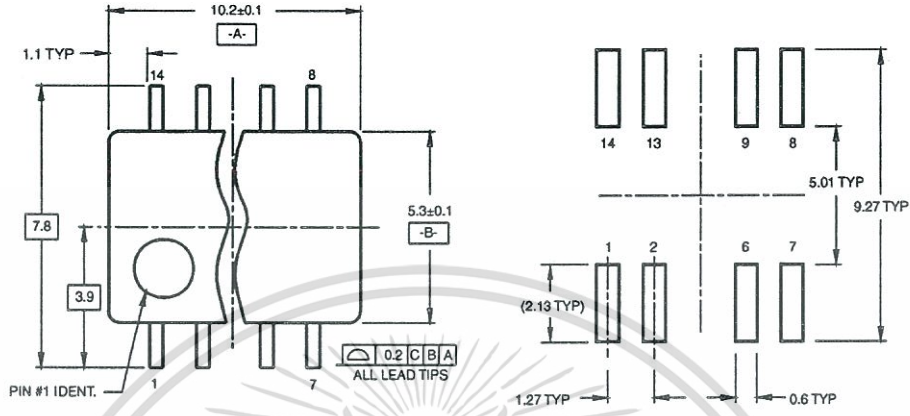


14-Lead Small Outline Integrated Circuit (SOIC), JEDEC MS-120, 0.150 Narrow
Package Number M14A

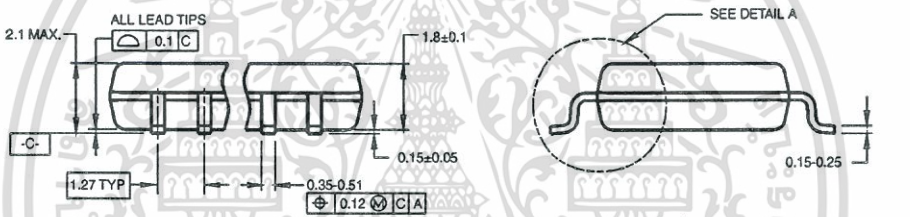


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Physical Dimensions inches (millimeters) unless otherwise noted (Continued)



LAND PATTERN RECOMMENDATION



DIMENSIONS ARE IN MILLIMETERS

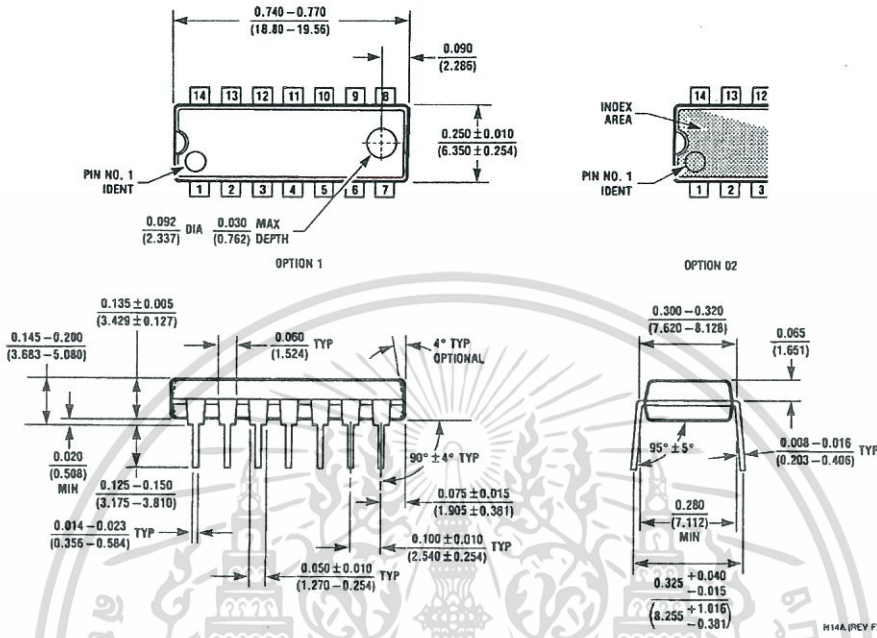
- NOTES:
- A. CONFORMS TO EIAJ EDR-7320 REGISTRATION, ESTABLISHED IN DECEMBER, 1998.
 - B. DIMENSIONS ARE IN MILLIMETERS.
 - C. DIMENSIONS ARE EXCLUSIVE OF BURRS, MOLD FLASH, AND TIE BAR EXTRUSIONS.

M14DR Rev B1

14-Lead Small Outline Package (SOP), EIAJ TYPE II, 5.3mm Wide Package Number M14D

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Physical Dimensions inches (millimeters) unless otherwise noted (Continued)



14-Lead Plastic Dual-In-Line Package (PDIP), JEDEC MS-001, 0.300 Wide Package Number N14A

Fairchild does not assume any responsibility for use of any circuitry described, no circuit patent licenses are implied and Fairchild reserves the right at any time without notice to change said circuitry and specifications.

LIFE SUPPORT POLICY

FAIRCHILD'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT OF FAIRCHILD SEMICONDUCTOR CORPORATION. As used herein:

1. Life support devices or systems are devices or systems which, (a) are intended for surgical implant into the body, or (b) support or sustain life, and (c) whose failure to perform when properly used in accordance with instructions for use provided in the labeling, can be reasonably expected to result in a significant injury to the user.
2. A critical component in any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.

www.fairchildsemi.com

DM7408 Quad 2-Input AND Gates

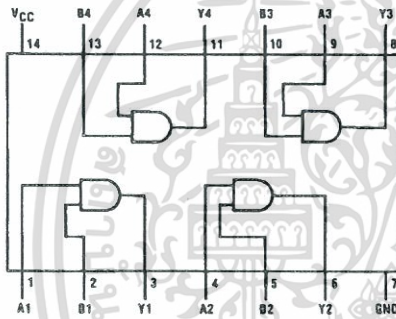
General Description

This device contains four independent gates each of which performs the logic AND function.

Ordering Code:

Order Number	Package Number	Package Description
DM7408N	N14A	14-Lead Plastic Dual-In-Line Package (PDIP), JEDEC MS-001, 0.300" Wide

Connection Diagram



Function Table

Inputs		Output
A	B	Y = AB
L	L	L
L	H	L
H	L	L
H	H	H

H = HIGH Logic Level
L = LOW Logic Level

Absolute Maximum Ratings(Note 1)

Supply Voltage	7V
Input Voltage	5.5V
Operating Free Air Temperature Range	0°C to +70°C
Storage Temperature Range	-65°C to +150°C

Note 1: The "Absolute Maximum Ratings" are those values beyond which the safety of the device cannot be guaranteed. The device should not be operated at these limits. The parametric values defined in the Electrical Characteristics tables are not guaranteed at the absolute maximum ratings. The "Recommended Operating Conditions" table will define the conditions for actual device operation.

Recommended Operating Conditions

Symbol	Parameter	Min	Nom	Max	Units
V _{CC}	Supply Voltage	4.75	5	5.25	V
V _{IH}	HIGH Level Input Voltage	2			V
V _{IL}	LOW Level Input Voltage			0.8	V
I _{OH}	HIGH Level Output Current			-0.8	mA
I _{OL}	LOW Level Output Current			16	mA
T _A	Free Air Operating Temperature	0		70	°C

Electrical Characteristics

over recommended operating free air temperature range (unless otherwise noted)

Symbol	Parameter	Conditions	Min	Typ (Note 2)	Max	Units
V _I	Input Clamp Voltage	V _{CC} = Min, I _I = -12 mA			-1.5	V
V _{OH}	HIGH Level Output Voltage	V _{CC} = Min, I _{OH} = Max V _{IL} = Max	2.4	3.4		V
V _{OL}	LOW Level Output Voltage	V _{CC} = Min, I _{OL} = Max V _{IH} = Min		0.2	0.4	V
I _I	Input Current @ Max Input Voltage	V _{CC} = Max, V _I = 5.5V			1	mA
I _{IH}	HIGH Level Input Current	V _{CC} = Max, V _I = 2.4V			40	μA
I _{IL}	LOW Level Input Current	V _{CC} = Max, V _I = 0.4V			-1.6	mA
I _{OS}	Short Circuit Output Current	V _{CC} = Max (Note 3)	-18		-55	mA
I _{CCH}	Supply Current with Outputs HIGH	V _{CC} = Max		11	21	mA
I _{CCL}	Supply Current with Outputs LOW	V _{CC} = Max		20	33	mA

Note 2: All typicals are at V_{CC} = 5V, T_A = 25°C.

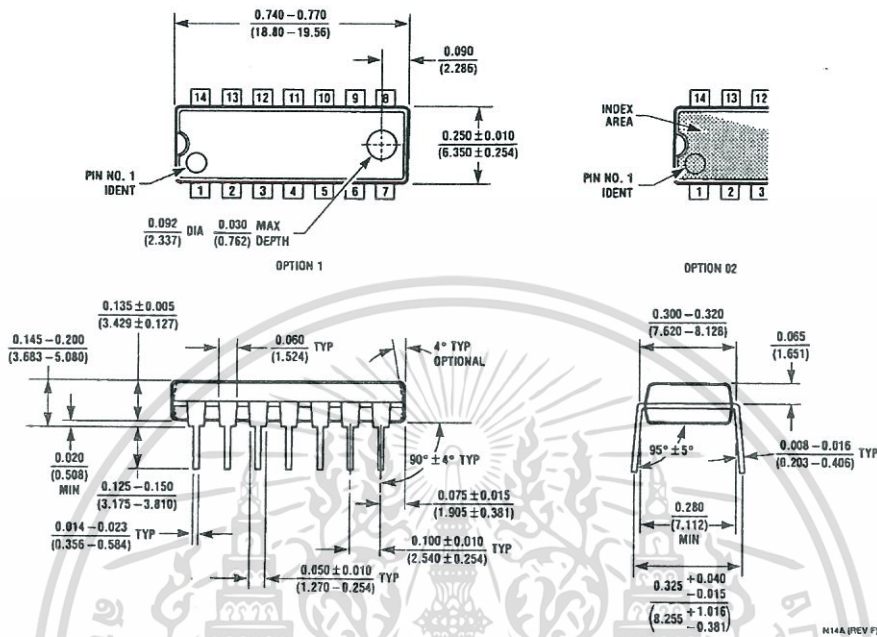
Note 3: Not more than one output should be shorted at a time.

Switching Characteristics

at V_{CC} = 5V and T_A = 25°C

Symbol	Parameter	Conditions	Min	Max	Units
t _{PLH}	Propagation Delay Time LOW-to-HIGH Level Output	C _L = 15 pF R _L = 400Ω		27	ns
t _{PHL}	Propagation Delay Time HIGH-to-LOW Level Output			19	ns

Physical Dimensions inches (millimeters) unless otherwise noted



14-Lead Plastic Dual-In-Line Package (PDIP), JEDEC MS-001, 0.300" Wide Package Number N14A

Fairchild does not assume any responsibility for use of any circuitry described, no circuit patent licenses are implied and Fairchild reserves the right at any time without notice to change said circuitry and specifications.

LIFE SUPPORT POLICY

FAIRCHILD'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT OF FAIRCHILD SEMICONDUCTOR CORPORATION. As used herein:

1. Life support devices or systems are devices or systems which, (a) are intended for surgical implant into the body, or (b) support or sustain life, and (c) whose failure to perform when properly used in accordance with instructions for use provided in the labeling, can be reasonably expected to result in a significant injury to the user.
2. A critical component in any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.

www.fairchildsemi.com

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CD74HC393, CD74HCT393

High Speed CMOS Logic Dual 4 -Stage Binary Counter

Features

- Fully Static Operation
- Buffered Inputs
- Common Reset
- Negative-Edge Clocking
- Typical $f_{MAX} = 60$ MHz at $V_{CC} = 5V$, $C_L = 15pF$, $T_A = 25^\circ C$
- Fanout (Over Temperature Range)
 - Standard Outputs 10 LSTTL Loads
 - Bus Driver Outputs 15 LSTTL Loads
- Wide Operating Temperature Range . . . $-55^\circ C$ to $125^\circ C$
- Balanced Propagation Delay and Transition Times
- Significant Power Reduction Compared to LSTTL Logic ICs
- HC Types
 - 2V to 6V Operation
 - High Noise Immunity: $N_{IL} = 30\%$, $N_{IH} = 30\%$ of V_{CC} at

$V_{CC} = 5V$

- HCT Types
 - 4.5V to 5.5V Operation
 - Direct LSTTL Input Logic Compatibility, $V_{IL} = 0.8V$ (Max), $V_{IH} = 2V$ (Min)
 - CMOS Input Compatibility, $I_I \leq 1\mu A$ at V_{OL} , V_{OH}

Description

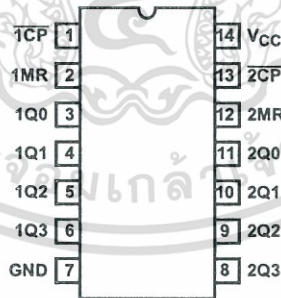
The Harris CD74HC393 and CD74HCT393 are 4-stage ripple-carry binary counters. All counter stages are master-slave flip-flops. The state of the stage advances one count on the negative transition of each clock pulse; a high voltage level on the MR line resets all counters to their zero state. All inputs and outputs are buffered.

Ordering Information

PART NUMBER	TEMP. RANGE ($^\circ C$)	PACKAGE	PKG. NO.
CD74HC393E	-55 to 125	14 Ld PDIP	E14.3
CD74HCT393E	-55 to 125	14 Ld PDIP	E14.3

Pinout

CD74HC393, CD74HCT393
(PDIP, SOIC)
TOP VIEW



CAUTION: These devices are sensitive to electrostatic discharge. Users should follow proper IC Handling Procedures.

File Number **1653.1**

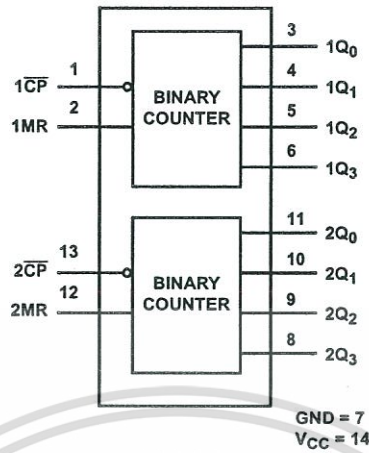
Copyright © Harris Corporation 1997

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CD74HC393, CD74HCT393

Functional Diagram



TRUTH TABLE

CP COUNT	OUTPUTS			
	Q ₀	Q ₁	Q ₂	Q ₃
0	L	L	L	L
1	H	L	L	L
2	L	H	L	L
3	H	H	L	L
4	L	L	H	L
5	H	L	H	L
6	L	H	H	L
7	H	H	H	L
8	L	L	L	H
9	H	L	L	H
10	L	H	L	H
11	H	H	L	H
12	L	L	H	H
13	H	L	H	H
14	L	H	H	H
15	H	H	H	H

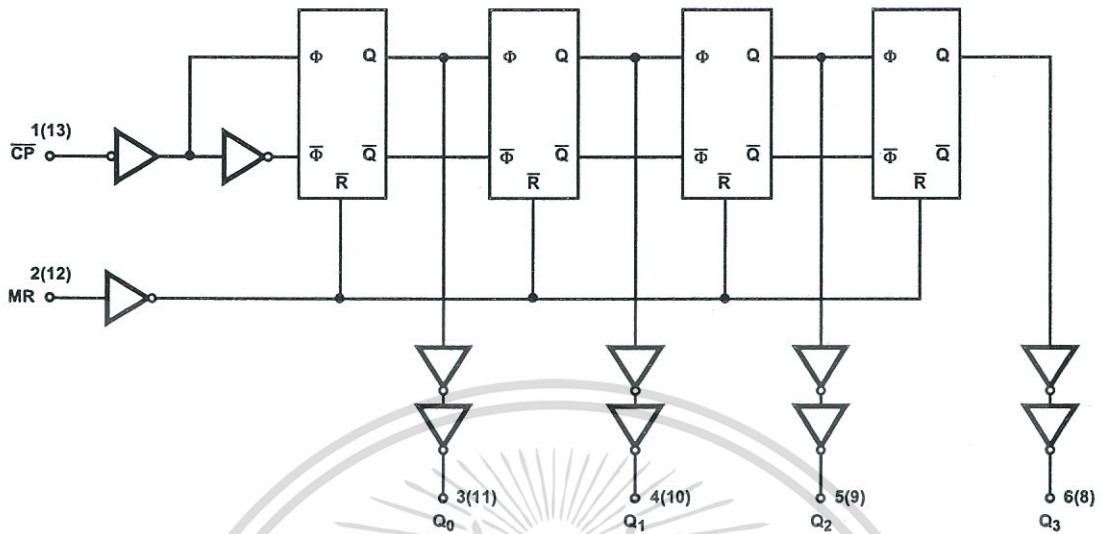
CP COUNT	MR	OUTPUT
↑	L	No Change
↓	L	Count
X	H	L L L L

NOTE: H = High Voltage Level, L = Low Voltage Level, X = Don't Care,
 ↑ = Transition from Low to High Level, ↓ = Transition from High to Low.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษานี้เท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CD74HC393, CD74HCT393

Logic Diagram



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CD74HC393, CD74HCT393

Absolute Maximum Ratings

DC Supply Voltage, V_{CC} -0.5V to 7V
 DC Input Diode Current, I_{IK}
 For $V_I < -0.5V$ or $V_I > V_{CC} + 0.5V$ $\pm 20mA$
 DC Output Diode Current, I_{OK}
 For $V_O < -0.5V$ or $V_O > V_{CC} + 0.5V$ $\pm 20mA$
 DC Output Source or Sink Current per Output Pin, I_O
 For $V_O > -0.5V$ or $V_O < V_{CC} + 0.5V$ $\pm 25mA$
 DC V_{CC} or Ground Current, I_{CC} or I_{GND} $\pm 50mA$

Thermal Information

Thermal Resistance (Typical, Note 3) θ_{JA} ($^{\circ}C/W$)
 PDIP Package 90
 SOIC Package 175
 Maximum Junction Temperature $150^{\circ}C$
 Maximum Storage Temperature Range $-65^{\circ}C$ to $150^{\circ}C$
 Maximum Lead Temperature (Soldering 10s) $300^{\circ}C$
 (SOIC - Lead Tips Only)

Operating Conditions

Temperature Range (T_A) $-55^{\circ}C$ to $125^{\circ}C$
 Supply Voltage Range, V_{CC}
 HC Types 2V to 6V
 HCT Types 4.5V to 5.5V
 DC Input or Output Voltage, V_I , V_O 0V to V_{CC}
 Input Rise and Fall Time
 2V 1000ns (Max)
 4.5V 500ns (Max)
 6V 400ns (Max)

CAUTION: Stresses above those listed in "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress only rating and operation of the device at these or any other conditions above those indicated in the operational sections of this specification is not implied.

NOTE:

- θ_{JA} is measured with the component mounted on an evaluation PC board in free air.

DC Electrical Specifications

PARAMETER	SYMBOL	TEST CONDITIONS		V_{CC} (V)	25 $^{\circ}C$			-40 $^{\circ}C$ TO 85 $^{\circ}C$		-55 $^{\circ}C$ TO 125 $^{\circ}C$		UNITS	
		V_I (V)	I_O (mA)		MIN	TYP	MAX	MIN	MAX	MIN	MAX		
HC TYPES													
High Level Input Voltage	V_{IH}	-	-	2	1.5	-	-	1.5	-	1.5	-	V	
				4.5	3.15	-	-	3.15	-	3.15	-	V	
				6	4.2	-	-	4.2	-	4.2	-	V	
Low Level Input Voltage	V_{IL}	-	-	2	-	-	0.5	-	0.5	-	0.5	V	
				4.5	-	-	1.35	-	1.35	-	1.35	V	
				6	-	-	1.8	-	1.8	-	1.8	V	
High Level Output Voltage CMOS Loads	V_{OH}	V_{IH} or V_{IL}	-0.02	-0.02	2	1.9	-	-	1.9	-	1.9	-	V
			-0.02	-0.02	4.5	4.4	-	-	4.4	-	4.4	-	V
			-0.02	-0.02	6	5.9	-	-	5.9	-	5.9	-	V
High Level Output Voltage TTL Loads	V_{OH}	V_{IH} or V_{IL}	-	-	-	-	-	-	-	-	-	V	
			-4	-4	4.5	3.98	-	-	3.84	-	3.7	-	V
			-5.2	-5.2	6	5.48	-	-	5.34	-	5.2	-	V
Low Level Output Voltage CMOS Loads	V_{OL}	V_{IH} or V_{IL}	0.02	0.02	2	-	-	0.1	-	0.1	-	0.1	V
			0.02	0.02	4.5	-	-	0.1	-	0.1	-	0.1	V
			0.02	0.02	6	-	-	0.1	-	0.1	-	0.1	V
Low Level Output Voltage TTL Loads	V_{OL}	V_{IH} or V_{IL}	-	-	-	-	-	-	-	-	-	V	
			4	4	4.5	-	-	0.26	-	0.33	-	0.4	V
			5.2	5.2	6	-	-	0.26	-	0.33	-	0.4	V
Input Leakage Current	I_I	V_{CC} or GND	-	6	-	-	± 0.1	-	± 1	-	± 1	μA	
Quiescent Device Current	I_{CC}	V_{CC} or GND	0	6	-	-	8	-	80	-	160	μA	

CD74HC393, CD74HCT393

DC Electrical Specifications (Continued)

PARAMETER	SYMBOL	TEST CONDITIONS		V _{CC} (V)	25°C			-40°C TO 85°C		-55°C TO 125°C		UNITS
		V _I (V)	I _O (mA)		MIN	TYP	MAX	MIN	MAX	MIN	MAX	
HCT TYPES												
High Level Input Voltage	V _{IH}	-	-	4.5 to 5.5	2	-	-	2	-	2	-	V
Low Level Input Voltage	V _{IL}	-	-	4.5 to 5.5	-	-	0.8	-	0.8	-	0.8	V
High Level Output Voltage CMOS Loads	V _{OH}	V _{IH} or V _{IL}	-0.02	4.5	4.4	-	-	4.4	-	4.4	-	V
High Level Output Voltage TTL Loads			-4	4.5	3.98	-	-	3.84	-	3.7	-	V
Low Level Output Voltage CMOS Loads	V _{OL}	V _{IH} or V _{IL}	0.02	4.5	-	-	0.1	-	0.1	-	0.1	V
Low Level Output Voltage TTL Loads			4	4.5	-	-	0.26	-	0.33	-	0.4	V
Input Leakage Current	I _I	V _{CC} and GND	0	5.5	-	-	±0.1	-	±1	-	±1	µA
Quiescent Device Current	I _{CC}	V _{CC} or GND	0	5.5	-	-	8	-	80	-	160	µA
Additional Quiescent Device Current Per Input Pin: 1 Unit Load	ΔI _{CC}	V _{CC} -2.1	-	4.5 to 5.5	-	100	360	-	450	-	490	µA

NOTE: For dual-supply systems theoretical worst case (V_I = 2.4V, V_{CC} = 5.5V) specification is 1.8mA.

HCT Input Loading Table

INPUT	UNIT LOADS
nCP	0.4
nMR	1

NOTE: Unit Load is ΔI_{CC} limit specified in DC Electrical Table, e.g., 360µA max at 25°C.

Prerequisite for Switching Specifications

PARAMETER	SYMBOL	V _{CC} (V)	25°C			-40°C TO 85°C		-55°C TO 125°C		UNITS
			MIN	TYP	MAX	MIN	MAX	MIN	MAX	
HC TYPES										
Maximum Clock Frequency	f _{MAX}	2	6	-	-	5	-	4	-	ns
		4.5	30	-	-	24	-	20	-	ns
		6	35	-	-	28	-	24	-	ns
Clock Pulse Width	t _W	2	80	-	-	100	-	120	-	ns
		4.5	16	-	-	20	-	24	-	ns
		6	14	-	-	17	-	20	-	ns
Reset Recovery Time	t _{REC}	2	5	-	-	5	-	5	-	ns
		4.5	5	-	-	5	-	5	-	ns
		6	5	-	-	5	-	5	-	ns

CD74HC393, CD74HCT393

Prerequisite for Switching Specifications (Continued)

PARAMETER	SYMBOL	V _{CC} (V)	25°C			-40°C TO 85°C		-55°C TO 125°C		UNITS
			MIN	TYP	MAX	MIN	MAX	MIN	MAX	
Reset Pulse Width	t _W	2	80	-	-	100	-	120	-	ns
		4.5	16	-	-	20	-	24	-	ns
		6	14	-	-	17	-	20	-	ns
HCT TYPES										
Maximum Clock Frequency	f _{MAX}	4.5	27	-	-	22	-	18	-	MHz
Clock Pulse Width	t _W	4.5	19	-	-	24	-	29	-	ns
Reset Recovery Time	t _{REC}	4.5	5	-	-	5	-	5	-	ns
Reset Pulse Width	t _W	4.5	16	-	-	20	-	24	-	ns

Switching Specifications Input t_r, t_f = 6ns

PARAMETER	SYMBOL	TEST CONDITIONS	V _{CC} (V)	25°C			-40°C TO 85°C		-55°C TO 125°C		UNITS	
				MIN	TYP	MAX	MIN	MAX	MIN	MAX		
HC TYPES												
Propagation Delay Time (Figure 1) Q _n to Q _n + 1	t _{PLH} , t _{PHL}	C _L = 50pF	2	-	-	45	-	55	-	70	ns	
			4.5	-	-	9	-	11	-	14	ns	
			C _L = 15pF	5	-	4	-	-	-	-	-	ns
			C _L = 50pF	6	-	-	8	-	9	-	12	ns
nCP̄ to nQ ₀	t _{PLH} , t _{PHL}	C _L = 50pF	2	-	-	150	-	190	-	225	ns	
			4.5	-	-	30	-	38	-	59	ns	
			C _L = 15pF	5	-	12	-	-	-	-	-	ns
			C _L = 50pF	6	-	-	26	-	33	-	50	ns
nCP̄ to nQ ₁	t _{PLH} , t _{PHL}	C _L = 50pF	2	-	-	190	-	245	-	295	ns	
			4.5	-	-	38	-	49	-	59	ns	
			6	-	-	33	-	42	-	50	ns	
nCP̄ to nQ ₂	t _{PLH} , t _{PHL}	C _L = 50pF	2	-	-	240	-	300	-	360	ns	
			4.5	-	-	48	-	60	-	72	ns	
			6	-	-	41	-	51	-	61	ns	
nCP̄ to nQ ₃	t _{PLH} , t _{PHL}	C _L = 50pF	2	-	-	285	-	355	-	430	ns	
			4.5	-	-	57	-	71	-	86	ns	
			6	-	-	48	-	60	-	73	ns	
MR to Q _n	t _{PLH} , t _{PHL}	C _L = 50pF	2	-	-	135	-	170	-	205	ns	
			4.5	-	-	27	-	34	-	41	ns	
			C _L = 15pF	5	-	11	-	-	-	-	-	ns
			C _L = 50pF	6	-	-	23	-	29	-	35	ns
Output Transition Time (Figure 1)	t _{TLH} , t _{THL}	C _L = 50pF	2	-	-	75	-	95	-	110	ns	
			4.5	-	-	15	-	19	-	22	ns	
			6	-	-	13	-	16	-	19	ns	
Input Capacitance	C _{IN}	C _L = 50pF	-	-	-	10	-	10	-	10	pF	
Power Dissipation Capacitance (Notes 4, 5)	C _{PD}	C _L = 15pF	5	-	20	-	-	-	-	-	pF	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CD74HC393, CD74HCT393

Switching Specifications Input $t_r, t_f = 6\text{ns}$ (Continued)

PARAMETER	SYMBOL	TEST CONDITIONS	V_{CC} (V)	25°C			-40°C TO 85°C		-55°C TO 125°C		UNITS
				MIN	TYP	MAX	MIN	MAX	MIN	MAX	
HCT TYPES											
Propagation Delay Time (Figure 1) Q_n to Q_{n+1}	t_{PLH}, t_{PHL}	$C_L = 50\text{pF}$	4.5	-	-	12	-	15	-	18	ns
		$C_L = 15\text{pF}$	5	-	4	-	-	-	-	-	ns
$n\overline{CP}$ to nQ_0	t_{PLH}, t_{PHL}	$C_L = 50\text{pF}$	4.5	-	-	32	-	40	-	48	ns
		$C_L = 15\text{pF}$	5	-	13	-	-	-	-	-	ns
$n\overline{CP}$ to nQ_1	t_{PLH}, t_{PHL}	$C_L = 50\text{pF}$	4.5	-	-	44	-	55	-	66	ns
$n\overline{CP}$ to nQ_2	t_{PLH}, t_{PHL}	$C_L = 50\text{pF}$	4.5	-	-	50	-	63	-	75	ns
$n\overline{CP}$ to nQ_3	t_{PLH}, t_{PHL}	$C_L = 50\text{pF}$	4.5	-	-	62	-	78	-	93	ns
MR to Q_n	t_{PLH}, t_{PHL}	$C_L = 50\text{pF}$	4.5	-	-	32	-	40	-	48	ns
		$C_L = 15\text{pF}$	5	-	13	-	-	-	-	-	ns
Output Transition	t_{TLH}, t_{THL}	$C_L = 50\text{pF}$	4.5	-	-	15	-	19	-	22	ns
Input Capacitance	C_{IN}	$C_L = 15\text{pF}$	-	-	-	10	-	10	-	10	pF
Power Dissipation Capacitance (Notes 4, 5)	C_{PD}	$C_L = 15\text{pF}$	5	-	21	-	-	-	-	-	pF

NOTES:

- C_{PD} is used to determine the dynamic power consumption, per stage.
- $P_D = V_{CC}^2 f_i (C_{PD} + C_L)$ where f_i = Input Frequency, C_L = Output Load Capacitance, V_{CC} = Supply Voltage.

Test Circuits and Waveforms

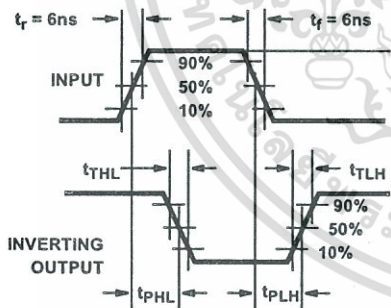


FIGURE 1. HC AND HCU TRANSITION TIMES AND PROPAGATION DELAY TIMES, COMBINATION LOGIC

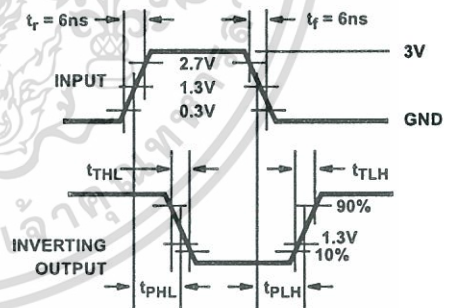


FIGURE 2. HCT TRANSITION TIMES AND PROPAGATION DELAY TIMES, COMBINATION LOGIC

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษานั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

IMPORTANT NOTICE

Texas Instruments and its subsidiaries (TI) reserve the right to make changes to their products or to discontinue any product or service without notice, and advise customers to obtain the latest version of relevant information to verify, before placing orders, that information being relied on is current and complete. All products are sold subject to the terms and conditions of sale supplied at the time of order acknowledgement, including those pertaining to warranty, patent infringement, and limitation of liability.

TI warrants performance of its semiconductor products to the specifications applicable at the time of sale in accordance with TI's standard warranty. Testing and other quality control techniques are utilized to the extent TI deems necessary to support this warranty. Specific testing of all parameters of each device is not necessarily performed, except those mandated by government requirements.

CERTAIN APPLICATIONS USING SEMICONDUCTOR PRODUCTS MAY INVOLVE POTENTIAL RISKS OF DEATH, PERSONAL INJURY, OR SEVERE PROPERTY OR ENVIRONMENTAL DAMAGE ("CRITICAL APPLICATIONS"). TI SEMICONDUCTOR PRODUCTS ARE NOT DESIGNED, AUTHORIZED, OR WARRANTED TO BE SUITABLE FOR USE IN LIFE-SUPPORT DEVICES OR SYSTEMS OR OTHER CRITICAL APPLICATIONS. INCLUSION OF TI PRODUCTS IN SUCH APPLICATIONS IS UNDERSTOOD TO BE FULLY AT THE CUSTOMER'S RISK.

In order to minimize risks associated with the customer's applications, adequate design and operating safeguards must be provided by the customer to minimize inherent or procedural hazards.

TI assumes no liability for applications assistance or customer product design. TI does not warrant or represent that any license, either express or implied, is granted under any patent right, copyright, mask work right, or other intellectual property right of TI covering or relating to any combination, machine, or process in which such semiconductor products or services might be or are used. TI's publication of information regarding any third party's products or services does not constitute TI's approval, warranty or endorsement thereof.

Copyright © 1999, Texas Instruments Incorporated

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DM7474

Dual Positive-Edge-Triggered D-Type Flip-Flops with Preset, Clear and Complementary Outputs

General Description

This device contains two independent positive-edge-triggered D-type flip-flops with complementary outputs. The information on the D input is accepted by the flip-flops on the positive going edge of the clock pulse. The triggering occurs at a voltage level and is not directly related to the

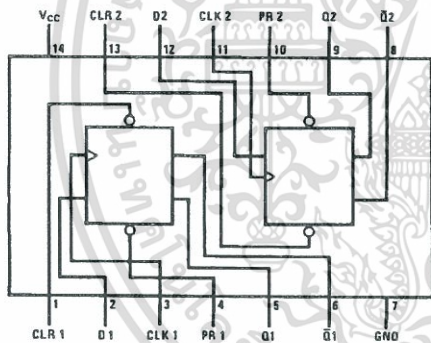
transition time of the rising edge of the clock. The data on the D input may be changed while the clock is LOW or HIGH without affecting the outputs as long as the data setup and hold times are not violated. A LOW logic level on the preset or clear inputs will set or reset the outputs regardless of the logic levels of the other inputs.

Ordering Code:

Order Number	Package Number	Package Description
DM7474M	M14A	14-Lead Small Outline Integrated Circuit (SOIC), JEDEC MS-012, 0.150" Narrow
DM7474N	N14A	14-Lead Plastic Dual-In-Line Package (PDIP), JEDEC MS-001, 0.300" Wide

Devices also available in Tape and Reel. Specify by appending the suffix letter "X" to the ordering code.

Connection Diagram



Function Table

Inputs				Outputs	
PR	CLR	CLK	D	Q	\bar{Q}
L	H	X	X	H	L
H	L	X	X	L	H
L	L	X	X	H	H
H	H	↑	H	H	L
H	H	↑	L	L	H
H	H	L	X	Q ₀	\bar{Q}_0

H = HIGH Logic Level.
X = Either LOW or HIGH Logic Level
L = LOW Logic Level
↑ = Positive-going transition of the clock.
Q₀ = The output logic level of Q before the indicated input conditions were established.

Note 1: This configuration is nonstable; that is, it will not persist when either the preset and/or clear inputs return to their inactive (HIGH) level.

DM7474 Dual Positive-Edge-Triggered D-Type Flip-Flops with Preset, Clear and Complementary Outputs

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings(Note 2)

Supply Voltage	7V
Input Voltage	5.5V
Operating Free Air Temperature Range	0°C to +70°C
Storage Temperature Range	-65°C to +150°C

Note 2: The "Absolute Maximum Ratings" are those values beyond which the safety of the device cannot be guaranteed. The device should not be operated at these limits. The parametric values defined in the Electrical Characteristics tables are not guaranteed at the absolute maximum ratings. The "Recommended Operating Conditions" table will define the conditions for actual device operation.

Recommended Operating Conditions

Symbol	Parameter	Min	Nom	Max	Units
V _{CC}	Supply Voltage	4.75	5	5.25	V
V _{IH}	HIGH Level Input Voltage	2			V
V _{IL}	LOW Level Input Voltage			0.8	V
I _{OH}	HIGH Level Output Current			-0.4	mA
I _{OL}	LOW Level Output Current			16	mA
f _{CLK}	Clock Frequency (Note 4)			15	MHz
t _w	Pulse Width (Note 4)	Clock HIGH	30		ns
		Clock LOW	37		
		Clear LOW	30		
		Preset LOW	30		
t _{SU}	Input Setup Time (Note 3)(Note 4)	20†			ns
t _H	Input Hold Time (Note 3)(Note 4)	5†			ns
T _A	Free Air Operating Temperature	0		70	°C

Note 3: The symbol (†) indicates the rising edge of the clock pulse is used for reference.

Note 4: T_A = 25°C and V_{CC} = 5V.

Electrical Characteristics

over recommended operating free air temperature range (unless otherwise noted)

Symbol	Parameter	Conditions	Min	Typ (Note 5)	Max	Units		
V _I	Input Clamp Voltage	V _{CC} = Min, I _I = -12 mA			-1.5	V		
V _{OH}	HIGH Level Output Voltage	V _{CC} = Min, I _{OH} = Max	2.4	3.4		V		
		V _{IL} = Max, V _{IH} = Min						
V _{OL}	LOW Level Output Voltage	V _{CC} = Min, I _{OL} = Max		0.2	0.4	V		
		V _{IH} = Min, V _{IL} = Max						
I _I	Input Current @ Max Input Voltage	V _{CC} = Max, V _I = 5.5V			1	mA		
I _{IH}	HIGH Level Input Current	V _{CC} = Max V _I = 2.4V				D	40	μA
						Clock	80	
						Clear	120	
						Preset	40	
I _{IL}	LOW Level Input Current	V _{CC} = Max V _I = 0.4V (Note 8)				D	-1.6	mA
						Clock	-3.2	
						Clear	-3.2	
						Preset	-1.6	
I _{OS}	Short Circuit Output Current	V _{CC} = Max (Note 6)	-18		-55	mA		
I _{CC}	Supply Current	V _{CC} = Max (Note 7)		17	30	mA		

Note 5: All typicals are at V_{CC} = 5V, T_A = 25°C.

Note 6: Not more than one output should be shorted at a time.

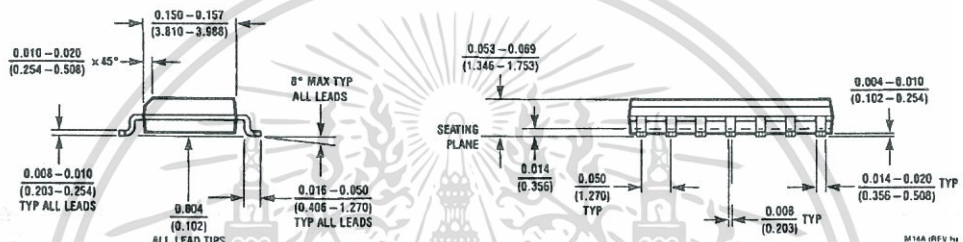
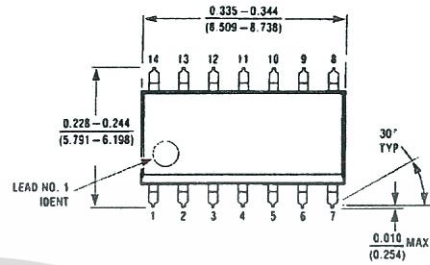
Note 7: With all outputs open, I_{CC} is measured with the Q and \bar{Q} outputs HIGH in turn. At the time of measurement the clock is grounded.

Note 8: Clear is tested with preset HIGH and preset is tested with clear HIGH.

Switching Characteristics					
at $V_{CC} = 5V$ and $T_A = 25^\circ C$					
Symbol	Parameter	From (Input) To (Output)	$R_L = 400\Omega, C_L = 15\text{ pF}$		Units
			Min	Max	
f_{MAX}	Maximum Clock Frequency		15		MHz
t_{PHL}	Propagation Delay Time HIGH-to-LOW Level Output	Preset to \bar{Q}		40	ns
t_{PLH}	Propagation Delay Time LOW-to-HIGH Level Output	Preset to Q		25	ns
t_{PHL}	Propagation Delay Time HIGH-to-LOW Level Output	Clear to Q		40	ns
t_{PLH}	Propagation Delay Time LOW-to-HIGH Level Output	Clear to \bar{Q}		25	ns
t_{PHL}	Propagation Delay Time HIGH-to-LOW Level Output	Clock to Q or \bar{Q}		40	ns
t_{PLH}	Propagation Delay Time LOW-to-HIGH Level Output	Clock to Q or \bar{Q}		25	ns

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

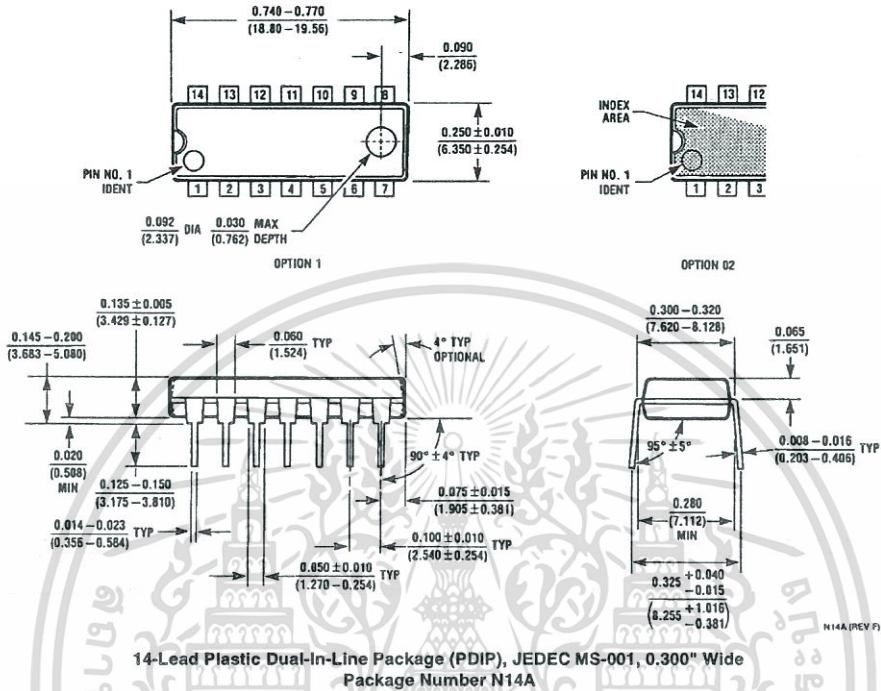
Physical Dimensions inches (millimeters) unless otherwise noted



14-Lead Small Outline Integrated Circuit (SOIC), JEDEC MS-012, 0.150" Narrow
Package Number M14A

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Physical Dimensions inches (millimeters) unless otherwise noted (Continued)



Fairchild does not assume any responsibility for use of any circuitry described, no circuit patent licenses are implied and Fairchild reserves the right at any time without notice to change said circuitry and specifications.

LIFE SUPPORT POLICY

FAIRCHILD'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT OF FAIRCHILD SEMICONDUCTOR CORPORATION. As used herein:

1. Life support devices or systems are devices or systems which, (a) are intended for surgical implant into the body, or (b) support or sustain life, and (c) whose failure to perform when properly used in accordance with instructions for use provided in the labeling, can be reasonably expected to result in a significant injury to the user.
2. A critical component in any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.

www.fairchildsemi.com

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This datasheet has been download from:

www.datasheetcatalog.com

Datasheets for electronics components.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SN5404, SN54LS04, SN54S04, SN7404, SN74LS04, SN74S04 HEX INVERTERS

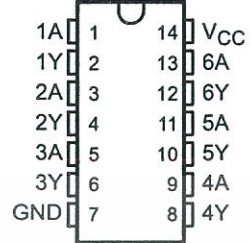
SDLS029C - DECEMBER 1983 - REVISED JANUARY 2004

- Dependable Texas Instruments Quality and Reliability

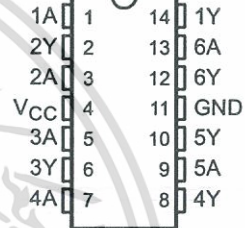
description/ordering information

These devices contain six independent inverters.

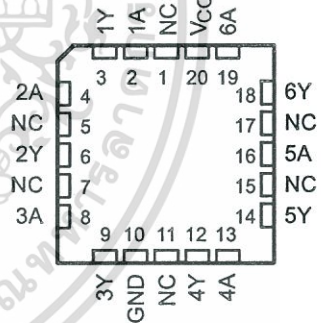
SN5404 . . . J PACKAGE
SN54LS04, SN54S04 . . . J OR W PACKAGE
SN7404, SN74S04 . . . D, N, OR NS PACKAGE
SN74LS04 . . . D, DB, N, OR NS PACKAGE
(TOP VIEW)



SN5404 . . . W PACKAGE
(TOP VIEW)



SN54LS04, SN54S04 . . . FK PACKAGE
(TOP VIEW)



NC - No internal connection



Please be aware that an important notice concerning availability, standard warranty, and use in critical applications of Texas Instruments semiconductor products and disclaimers thereto appears at the end of this data sheet.

PRODUCTION DATA Information is current as of publication date. Products conform to specifications per the terms of Texas Instruments standard warranty. Production processing does not necessarily include testing of all parameters.



Copyright © 2004, Texas Instruments Incorporated
On products compliant to MIL-PRF-38535, all parameters are tested unless otherwise noted. On all other products, production processing does not necessarily include testing of all parameters.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้เฉพาะภายในเท่านั้น กรุณาอย่าเผยแพร่ข้อมูลนี้ไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**SN5404, SN54LS04, SN54S04,
SN7404, SN74LS04, SN74S04
HEX INVERTERS**

SDLS029C - DECEMBER 1983 - REVISED JANUARY 2004

ORDERING INFORMATION

T_A	PACKAGE†		ORDERABLE PART NUMBER	TOP-SIDE MARKING	
0°C to 70°C	PDIP - N	Tube	SN7404N	SN7404N	
		Tube	SN74LS04N	SN74LS04N	
		Tube	SN74S04N	SN74S04N	
	SOIC - D	Tube	SN7404D	7404	
		Tape and reel	SN7404DR		
		Tube	SN74LS04D	LS04	
		Tape and reel	SN74LS04DR		
		Tube	SN74S04D	S04	
		Tape and reel	SN74S04DR		
	SOP - NS	Tape and reel	SN7404NSR	SN7404	
		Tape and reel	SN74LS04NSR	74LS04	
		Tape and reel	SN74S04NSR	74S04	
SSOP - DB		Tape and reel	SN74LS04DBR	LS04	
-55°C to 125°C	CDIP - J	Tube	SN5404J	SN5404J	
		Tube	SNJ5404J	SNJ5404J	
		Tube	SN54LS04J	SN54LS04J	
		Tube	SN54S04J	SN54S04J	
		Tube	SNJ54LS04J	SNJ54LS04J	
		Tube	SNJ54S04J	SNJ54S04J	
	CFP - W	Tube	SNJ5404W	SNJ5404W	
		Tube	SNJ54LS04W	SNJ54LS04W	
		Tube	SNJ54S04W	SNJ54S04W	
		Tube	SNJ54LS04FK	SNJ54LS04FK	
		LCCC - FK	Tube	SNJ54S04FK	SNJ54S04FK

† Package drawings, standard packing quantities, thermal data, symbolization, and PCB design guidelines are available at www.ti.com/sc/package.

FUNCTION TABLE
(each inverter)

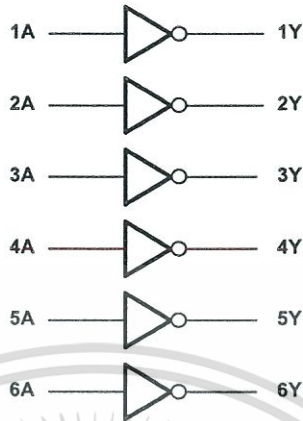
INPUT	OUTPUT
A	Y
H	L
L	H



SN5404, SN54LS04, SN54S04,
SN7404, SN74LS04, SN74S04
HEX INVERTERS

SDLS029C - DECEMBER 1983 - REVISED JANUARY 2004

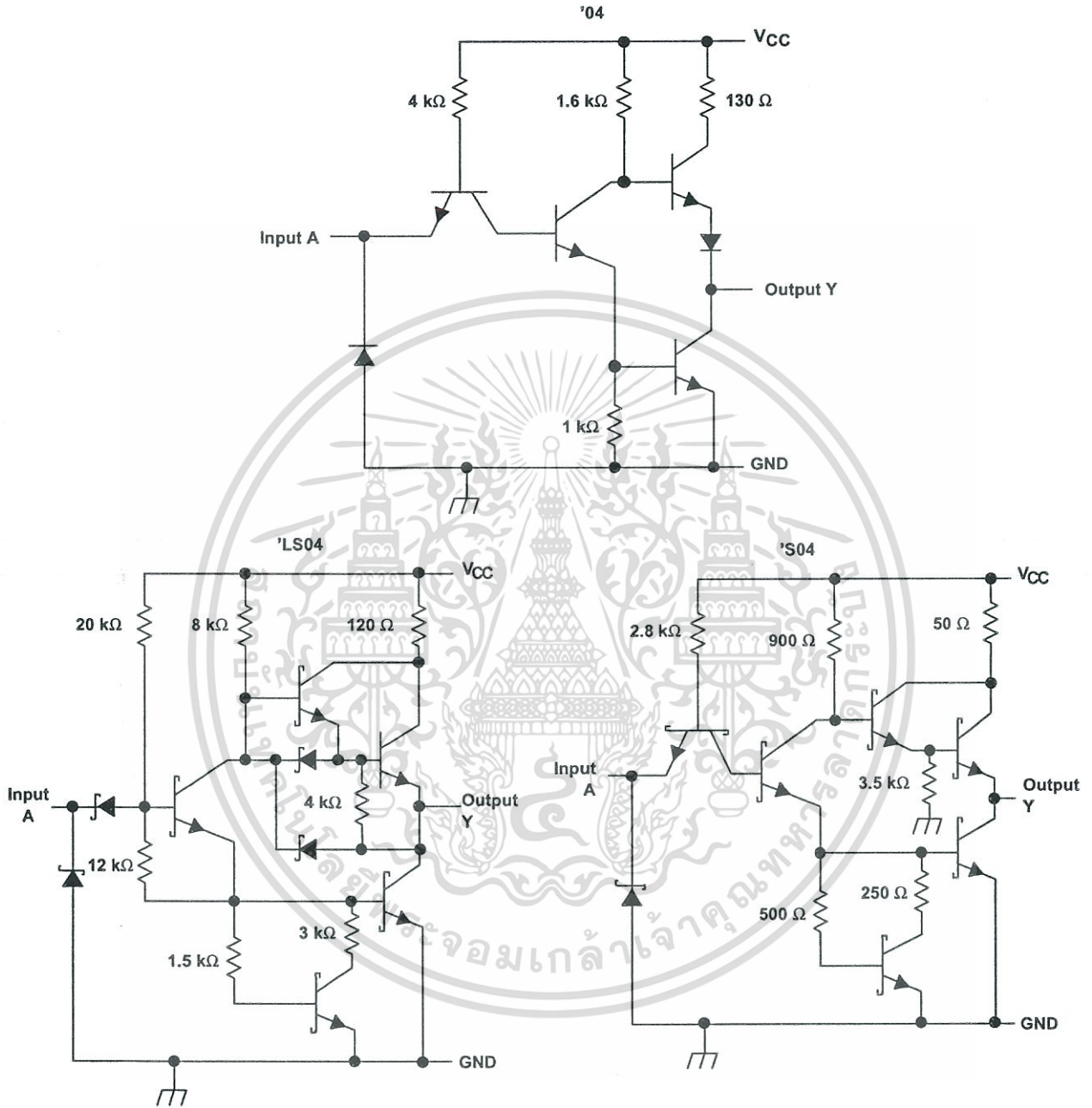
logic diagram (positive logic)



**SN5404, SN54LS04, SN54S04,
SN7404, SN74LS04, SN74S04
HEX INVERTERS**

SDLS029C - DECEMBER 1983 - REVISED JANUARY 2004

schematics (each gate)



Resistor values shown are nominal.



**SN5404, SN54LS04, SN54S04,
SN7404, SN74LS04, SN74S04
HEX INVERTERS**

SDLS029C – DECEMBER 1983 – REVISED JANUARY 2004

absolute maximum ratings over operating free-air temperature range (unless otherwise noted)†

Supply voltage, V_{CC} (see Note 1)	7 V
Input voltage, V_I : '04, 'S04	5.5 V
'LS04	7 V
Package thermal impedance, θ_{JA} (see Note 2): D package	86°C/W
DB package	96°C/W
N package	80°C/W
NS package	76°C/W
Storage temperature range, T_{stg}	-65°C to 150°C

† Stresses beyond those listed under "absolute maximum ratings" may cause permanent damage to the device. This are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated under "recommended operating conditions" is not implied. Exposure to absolute-maximum-rated conditions for extended periods may affect device reliability.

- NOTES: 1. Voltage values are with respect to network ground terminal.
2. The package thermal impedance is calculated in accordance with JESD 51-7.

recommended operating conditions (see Note 3)

	SN5404			SN7404			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
V_{CC} Supply voltage	4.5	5	5.5	4.75	5	5.25	V
V_{IH} High-level input voltage	2			2			V
V_{IL} Low-level input voltage			0.8			0.8	V
I_{OH} High-level output current			-0.4			-0.4	mA
I_{OL} Low-level output current			16			16	mA
T_A Operating free-air temperature	-55		125	0		70	°C

NOTE 3: All unused inputs of the device must be held at V_{CC} or GND to ensure proper device operation. Refer to the TI application report, *Implications of Slow or Floating CMOS Inputs*, literature number SCBA004.

electrical characteristics over recommended operating free-air temperature range (unless otherwise noted)

PARAMETER	TEST CONDITIONS‡	SN5404			SN7404			UNIT
		MIN	TYP§	MAX	MIN	TYP§	MAX	
V_{IK}	$V_{CC} = \text{MIN}, I_I = -12 \text{ mA}$			-1.5			-1.5	V
V_{OH}	$V_{CC} = \text{MIN}, V_{IL} = 0.8 \text{ V}, I_{OH} = -0.4 \text{ mA}$	2.4	3.4		2.4	3.4		V
V_{OL}	$V_{CC} = \text{MIN}, V_{IH} = 2 \text{ V}, I_{OL} = 16 \text{ mA}$		0.2	0.4		0.2	0.4	V
I_I	$V_{CC} = \text{MAX}, V_I = 5.5 \text{ V}$			1			1	mA
I_{IH}	$V_{CC} = \text{MAX}, V_I = 2.4 \text{ V}$			40			40	µA
I_{IL}	$V_{CC} = \text{MAX}, V_I = 0.4 \text{ V}$			-1.6			-1.6	mA
I_{OS}^{\parallel}	$V_{CC} = \text{MAX}$	-20		-55	-18		-55	mA
I_{CCH}	$V_{CC} = \text{MAX}, V_I = 0 \text{ V}$		6	12		6	12	mA
I_{CCL}	$V_{CC} = \text{MAX}, V_I = 4.5 \text{ V}$		18	33		18	33	mA

‡ For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.

§ All typical values are at $V_{CC} = 5 \text{ V}, T_A = 25^\circ\text{C}$.

¶ Not more than one output should be shorted at a time.



POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

**SN5404, SN54LS04, SN54S04,
SN7404, SN74LS04, SN74S04
HEX INVERTERS**

SDLS029C - DECEMBER 1983 - REVISED JANUARY 2004

switching characteristics, $V_{CC} = 5\text{ V}$, $T_A = 25^\circ\text{C}$ (see Figure 1)

PARAMETER	FROM (INPUT)	TO (OUTPUT)	TEST CONDITIONS	SN5404 SN7404			UNIT
				MIN	TYP	MAX	
t_{PLH}	A	Y	$R_L = 400\ \Omega$, $C_L = 15\ \text{pF}$				ns
t_{PHL}							

recommended operating conditions (see Note 3)

		SN54LS04			SN74LS04			UNIT
		MIN	NOM	MAX	MIN	NOM	MAX	
V_{CC}	Supply voltage	4.5	5	5.5	4.75	5	5.25	V
V_{IH}	High-level input voltage	2			2			V
V_{IL}	Low-level input voltage				0.7			V
I_{OH}	High-level output current				-0.4			mA
I_{OL}	Low-level output current				4			mA
T_A	Operating free-air temperature	-55			125			$^\circ\text{C}$

NOTE 3: All unused inputs of the device must be held at V_{CC} or GND to ensure proper device operation. Refer to the TI application report, *Implications of Slow or Floating CMOS Inputs*, literature number SCBA004.

electrical characteristics over recommended operating free-air temperature range (unless otherwise noted)

PARAMETER	TEST CONDITIONS†	SN54LS04			SN74LS04			UNIT
		MIN	TYP‡	MAX	MIN	TYP‡	MAX	
V_{IK}	$V_{CC} = \text{MIN}$, $I_I = -18\ \text{mA}$				-1.5			V
V_{OH}	$V_{CC} = \text{MIN}$, $V_{IL} = \text{MAX}$, $I_{OH} = -0.4\ \text{mA}$	2.5	3.4		2.7	3.4		V
V_{OL}	$V_{CC} = \text{MIN}$, $V_{IH} = 2\ \text{V}$				0.4			V
					0.25			
					0.5			
I_I	$V_{CC} = \text{MAX}$, $V_I = 7\ \text{V}$				0.1			mA
I_{IH}	$V_{CC} = \text{MAX}$, $V_I = 2.7\ \text{V}$				20			μA
I_{IL}	$V_{CC} = \text{MAX}$, $V_I = 0.4\ \text{V}$				-0.4			mA
$I_{OS}§$	$V_{CC} = \text{MAX}$	-20		-100	-20		-100	mA
I_{CCH}	$V_{CC} = \text{MAX}$, $V_I = 0\ \text{V}$				1.2		2.4	mA
I_{CCL}	$V_{CC} = \text{MAX}$, $V_I = 4.5\ \text{V}$				3.6		6.6	mA

† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.

‡ All typical values are at $V_{CC} = 5\ \text{V}$, $T_A = 25^\circ\text{C}$.

§ Not more than one output should be shorted at a time, and the duration of the short-circuit should not exceed one second.

switching characteristics, $V_{CC} = 5\ \text{V}$, $T_A = 25^\circ\text{C}$ (see Figure 2)

PARAMETER	FROM (INPUT)	TO (OUTPUT)	TEST CONDITIONS	SN54LS04 SN74LS04			UNIT
				MIN	TYP	MAX	
t_{PLH}	A	Y	$R_L = 2\ \text{k}\Omega$, $C_L = 15\ \text{pF}$				ns
t_{PHL}							



**SN5404, SN54LS04, SN54S04,
SN7404, SN74LS04, SN74S04
HEX INVERTERS**

SDLS029C - DECEMBER 1983 - REVISED JANUARY 2004

recommended operating conditions (see Note 3)

		SN54S04			SN74S04			UNIT
		MIN	NOM	MAX	MIN	NOM	MAX	
V _{CC}	Supply voltage	4.5	5	5.5	4.75	5	5.25	V
V _{IH}	High-level input voltage	2			2			V
V _{IL}	Low-level input voltage			0.8			0.8	V
I _{OH}	High-level output current			-1			-1	mA
I _{OL}	Low-level output current			20			20	mA
T _A	Operating free-air temperature	-55		125	0		70	°C

NOTE 3: All unused inputs of the device must be held at V_{CC} or GND to ensure proper device operation. Refer to the TI application report, *Implications of Slow or Floating CMOS Inputs*, literature number SCBA004.

electrical characteristics over recommended operating free-air temperature range (unless otherwise noted)

PARAMETER	TEST CONDITIONS†	SN54S04			SN74S04			UNIT
		MIN	TYP‡	MAX	MIN	TYP‡	MAX	
V _{IK}	V _{CC} = MIN, I _I = -18 mA			-1.2			-1.2	V
V _{OH}	V _{CC} = MIN, V _{IL} = 0.8 V, I _{OH} = -1 mA	2.5	3.4		2.7	3.4		V
V _{OL}	V _{CC} = MIN, V _{IH} = 2 V, I _{OL} = 20 mA			0.5			0.5	V
I _I	V _{CC} = MAX, V _I = 5.5 V			1			1	mA
I _{IH}	V _{CC} = MAX, V _I = 2.7 V			50			50	µA
I _{IL}	V _{CC} = MAX, V _I = 0.5 V			-2			-2	mA
I _{OS} §	V _{CC} = MAX	-40		-100	-40		-100	mA
I _{CCH}	V _{CC} = MAX, V _I = 0 V		15	24		15	24	mA
I _{CCL}	V _{CC} = MAX, V _I = 4.5 V		30	54		30	54	mA

† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.

‡ All typical values are at V_{CC} = 5 V, T_A = 25°C.

§ Not more than one output should be shorted at a time, and the duration of the short-circuit should not exceed one second.

switching characteristics, V_{CC} = 5 V, T_A = 25°C (see Figure 1)

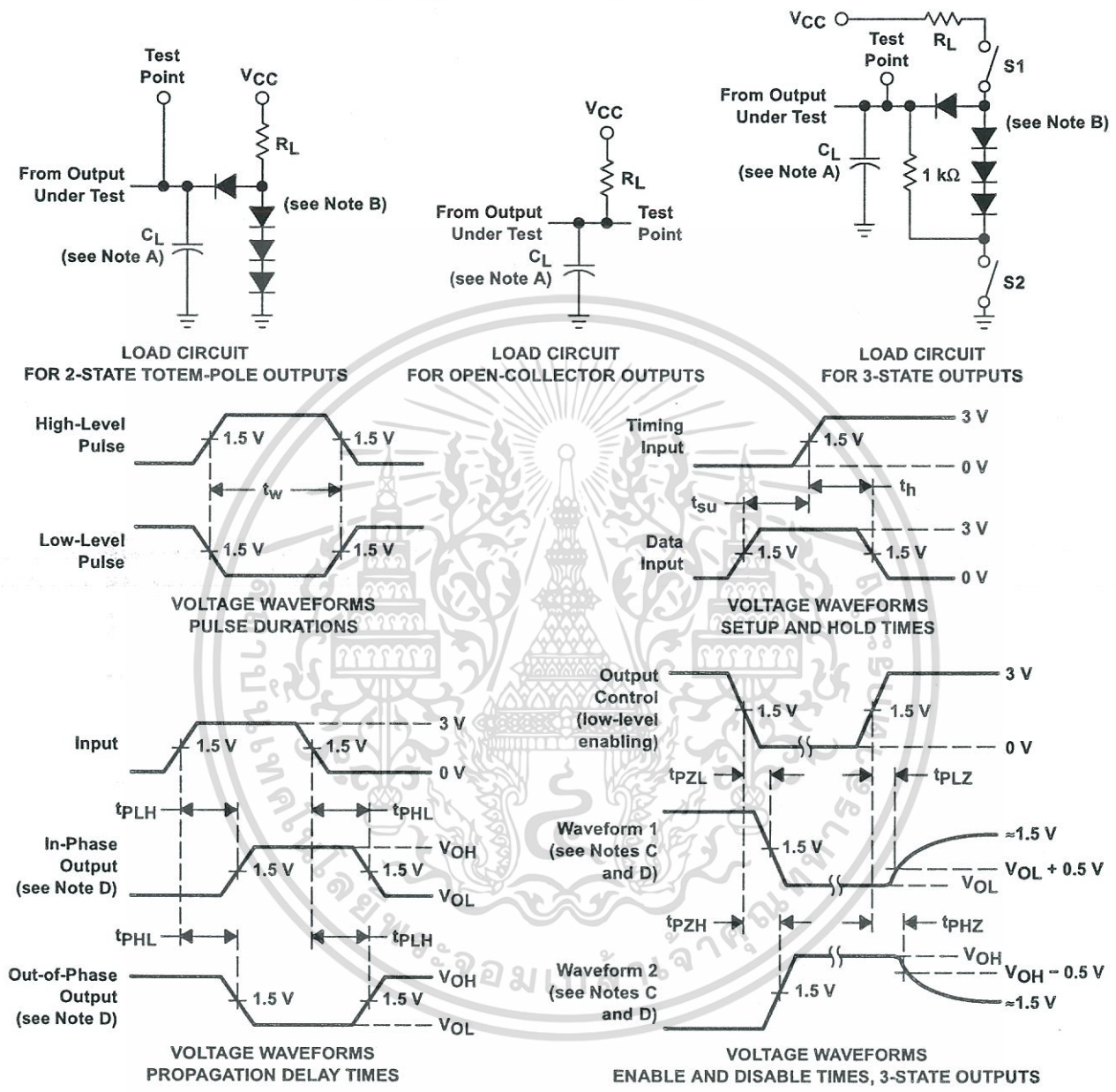
PARAMETER	FROM (INPUT)	TO (OUTPUT)	TEST CONDITIONS	SN54S04 SN74S04			UNIT
				MIN	TYP	MAX	
t _{PLH}	A	Y	R _L = 280 Ω, C _L = 15 pF		3	4.5	ns
t _{PHL}					3	5	
t _{PLH}	A	Y	R _L = 280 Ω, C _L = 50 pF		4.5		ns
t _{PHL}					5		



**SN5404, SN54LS04, SN54S04,
SN7404, SN74LS04, SN74S04
HEX INVERTERS**

SDLS029C - DECEMBER 1983 - REVISED JANUARY 2004

**PARAMETER MEASUREMENT INFORMATION
SERIES 54/74 AND 54S/74S DEVICES**

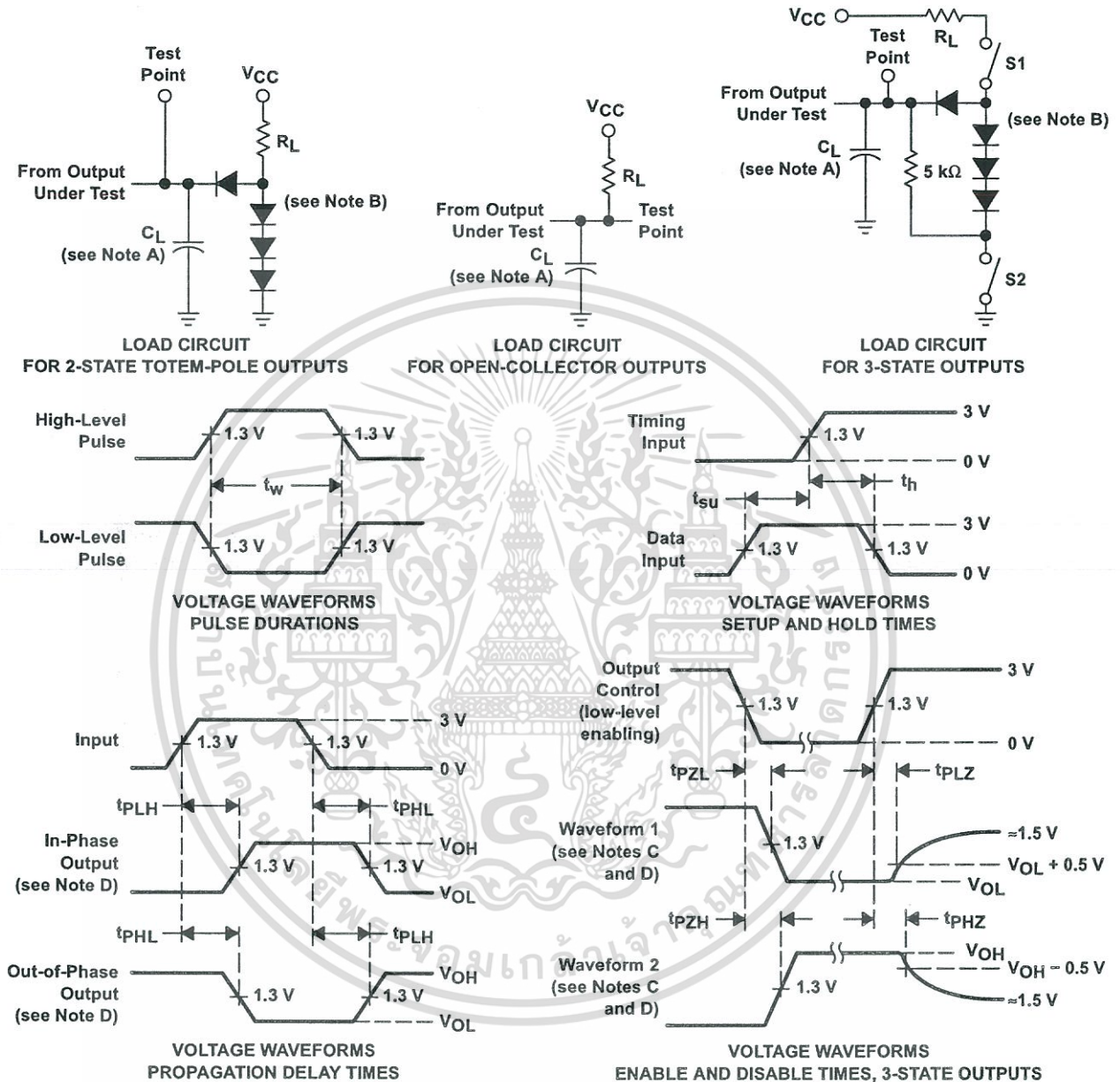


- NOTES: A. C_L includes probe and jig capacitance.
 B. All diodes are 1N3064 or equivalent.
 C. Waveform 1 is for an output with internal conditions such that the output is low, except when disabled by the output control. Waveform 2 is for an output with internal conditions such that the output is high, except when disabled by the output control.
 D. S1 and S2 are closed for t_{PLH} , t_{PHL} , t_{PHZ} , and t_{PLZ} ; S1 is open and S2 is closed for t_{PZH} ; S1 is closed and S2 is open for t_{PZL} .
 E. All input pulses are supplied by generators having the following characteristics: $PRR \leq 1$ MHz, $Z_O \approx 50 \Omega$; t_r and $t_f \leq 7$ ns for Series 54/74 devices and t_r and $t_f \leq 2.5$ ns for Series 54S/74S devices.
 F. The outputs are measured one at a time, with one input transition per measurement.

Figure 1. Load Circuits and Voltage Waveforms



PARAMETER MEASUREMENT INFORMATION
SERIES 54LS/74LS DEVICES



- NOTES: A. C_L includes probe and jig capacitance.
 B. All diodes are 1N3064 or equivalent.
 C. Waveform 1 is for an output with internal conditions such that the output is low, except when disabled by the output control. Waveform 2 is for an output with internal conditions such that the output is high, except when disabled by the output control.
 D. S1 and S2 are closed for t_{PLH} , t_{PHL} , t_{PHZ} , and t_{PLZ} ; S1 is open and S2 is closed for t_{PZH} ; S1 is closed and S2 is open for t_{PZL} .
 E. Phase relationships between inputs and outputs have been chosen arbitrarily for these examples.
 F. All input pulses are supplied by generators having the following characteristics: $PRR \leq 1$ MHz, $Z_O = 50 \Omega$, $t_r \leq 1.5$ ns, $t_f \leq 2.6$ ns.
 G. The outputs are measured one at a time, with one input transition per measurement.

Figure 2. Load Circuits and Voltage Waveforms

PACKAGING INFORMATION

Orderable Device	Status (1)	Package Type	Package Drawing	Pins	Package Qty	Eco Plan (2)	Lead/Ball Finish (6)	MSL Peak Temp (3)	Op Temp (°C)	Device Marking (4/5)	Samples
JM38510/00105BCA	ACTIVE	CDIP	J	14	1	TBD	A42	N / A for Pkg Type	-55 to 125	JM38510/ 00105BCA	Samples
JM38510/00105BDA	ACTIVE	CFP	W	14	1	TBD	A42	N / A for Pkg Type	-55 to 125	JM38510/ 00105BDA	Samples
JM38510/07003BCA	ACTIVE	CDIP	J	14	1	TBD	A42	N / A for Pkg Type	-55 to 125	JM38510/ 07003BCA	Samples
JM38510/07003BDA	ACTIVE	CFP	W	14	1	TBD	A42	N / A for Pkg Type	-55 to 125	JM38510/ 07003BDA	Samples
JM38510/30003B2A	ACTIVE	LCCC	FK	20	1	TBD	POST-PLATE	N / A for Pkg Type	-55 to 125	JM38510/ 30003B2A	Samples
JM38510/30003BCA	ACTIVE	CDIP	J	14	1	TBD	A42	N / A for Pkg Type	-55 to 125	JM38510/ 30003BCA	Samples
JM38510/30003BDA	ACTIVE	CFP	W	14	1	TBD	A42	N / A for Pkg Type	-55 to 125	JM38510/ 30003BDA	Samples
JM38510/30003SCA	ACTIVE	CDIP	J	14	25	TBD	A42	N / A for Pkg Type	-55 to 125	JM38510/ 30003SCA	Samples
M38510/00105BCA	ACTIVE	CDIP	J	14	1	TBD	A42	N / A for Pkg Type	-55 to 125	JM38510/ 00105BCA	Samples
M38510/00105BDA	ACTIVE	CFP	W	14	1	TBD	A42	N / A for Pkg Type	-55 to 125	JM38510/ 00105BDA	Samples
M38510/07003BCA	ACTIVE	CDIP	J	14	1	TBD	A42	N / A for Pkg Type	-55 to 125	JM38510/ 07003BCA	Samples
M38510/07003BDA	ACTIVE	CFP	W	14	1	TBD	A42	N / A for Pkg Type	-55 to 125	JM38510/ 07003BDA	Samples
M38510/30003B2A	ACTIVE	LCCC	FK	20	1	TBD	POST-PLATE	N / A for Pkg Type	-55 to 125	JM38510/ 30003B2A	Samples
M38510/30003BCA	ACTIVE	CDIP	J	14	1	TBD	A42	N / A for Pkg Type	-55 to 125	JM38510/ 30003BCA	Samples
M38510/30003BDA	ACTIVE	CFP	W	14	1	TBD	A42	N / A for Pkg Type	-55 to 125	JM38510/ 30003BDA	Samples
M38510/30003SCA	ACTIVE	CDIP	J	14	25	TBD	A42	N / A for Pkg Type	-55 to 125	JM38510/ 30003SCA	Samples
SN5404J	ACTIVE	CDIP	J	14	1	TBD	A42	N / A for Pkg Type	-55 to 125	SN5404J	Samples

Orderable Device	Status (1)	Package Type	Package Drawing	Pins	Package Qty	Eco Plan (2)	Lead/Ball Finish (6)	MSL Peak Temp (3)	Op Temp (°C)	Device Marking (4/5)	Samples
SN54LS04J	ACTIVE	CDIP	J	14	1	TBD	A42	N / A for Pkg Type	-55 to 125	SN54LS04J	Samples
SN54S04J	ACTIVE	CDIP	J	14	1	TBD	A42	N / A for Pkg Type	-55 to 125	SN54S04J	Samples
SN7404D	ACTIVE	SOIC	D	14	50	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	0 to 70	7404	Samples
SN7404DE4	ACTIVE	SOIC	D	14	50	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	0 to 70	7404	Samples
SN7404DG4	ACTIVE	SOIC	D	14	50	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	0 to 70	7404	Samples
SN7404DR	ACTIVE	SOIC	D	14	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	0 to 70	7404	Samples
SN7404N	ACTIVE	PDIP	N	14	25	Pb-Free (RoHS)	CU NIPDAU	N / A for Pkg Type	0 to 70	SN7404N	Samples
SN7404N3	OBSOLETE	PDIP	N	14		TBD	Call TI	Call TI	0 to 70		
SN7404NE4	ACTIVE	PDIP	N	14	25	Pb-Free (RoHS)	CU NIPDAU	N / A for Pkg Type	0 to 70	SN7404N	Samples
SN74LS04D	ACTIVE	SOIC	D	14	50	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	0 to 70	LS04	Samples
SN74LS04DBR	ACTIVE	SSOP	DB	14	2000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM		LS04	Samples
SN74LS04DG4	ACTIVE	SOIC	D	14	50	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	0 to 70	LS04	Samples
SN74LS04DR	ACTIVE	SOIC	D	14	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	0 to 70	LS04	Samples
SN74LS04DRE4	ACTIVE	SOIC	D	14	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	0 to 70	LS04	Samples
SN74LS04DRG4	ACTIVE	SOIC	D	14	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	0 to 70	LS04	Samples
SN74LS04J	OBSOLETE	CDIP	J	14		TBD	Call TI	Call TI	0 to 70		
SN74LS04N	ACTIVE	PDIP	N	14	25	Pb-Free (RoHS)	CU NIPDAU	N / A for Pkg Type	0 to 70	SN74LS04N	Samples
SN74LS04N3	OBSOLETE	PDIP	N	14		TBD	Call TI	Call TI	0 to 70		
SN74LS04NE4	ACTIVE	PDIP	N	14	25	Pb-Free (RoHS)	CU NIPDAU	N / A for Pkg Type	0 to 70	SN74LS04N	Samples

Orderable Device	Status (1)	Package Type	Package Drawing	Pins	Package Qty	Eco Plan (2)	Lead/Ball Finish (6)	MSL Peak Temp (3)	Op Temp (°C)	Device Marking (4/5)	Samples
SN74LS04NSR	ACTIVE	SO	NS	14	2000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	0 to 70	74LS04	Samples
SN74LS04NSRG4	ACTIVE	SO	NS	14	2000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	0 to 70	74LS04	Samples
SN74S04D	ACTIVE	SOIC	D	14	50	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	0 to 70	S04	Samples
SN74S04DG4	ACTIVE	SOIC	D	14	50	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	0 to 70	S04	Samples
SN74S04DR	ACTIVE	SOIC	D	14	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	0 to 70	S04	Samples
SN74S04N	ACTIVE	PDIP	N	14	25	Pb-Free (RoHS)	CU NIPDAU	N / A for Pkg Type	0 to 70	SN74S04N	Samples
SN74S04N3	OBSOLETE	PDIP	N	14		TBD	Call TI	Call TI	0 to 70		
SN74S04NE4	ACTIVE	PDIP	N	14	25	Pb-Free (RoHS)	CU NIPDAU	N / A for Pkg Type	0 to 70	SN74S04N	Samples
SN74S04NSR	ACTIVE	SO	NS	14	2000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	0 to 70	74S04	Samples
SNJ5404J	ACTIVE	CDIP	J	14	1	TBD	A42	N / A for Pkg Type	-55 to 125	SNJ5404J	Samples
SNJ5404W	ACTIVE	CFP	W	14	1	TBD	A42	N / A for Pkg Type	-55 to 125	SNJ5404W	Samples
SNJ54LS04FK	ACTIVE	LCCC	FK	20	1	TBD	POST-PLATE	N / A for Pkg Type	-55 to 125	SNJ54LS04FK	Samples
SNJ54LS04J	ACTIVE	CDIP	J	14	1	TBD	A42	N / A for Pkg Type	-55 to 125	SNJ54LS04J	Samples
SNJ54LS04W	ACTIVE	CFP	W	14	1	TBD	A42	N / A for Pkg Type	-55 to 125	SNJ54LS04W	Samples
SNJ54S04FK	ACTIVE	LCCC	FK	20	1	TBD	POST-PLATE	N / A for Pkg Type	-55 to 125	SNJ54S04FK	Samples
SNJ54S04J	ACTIVE	CDIP	J	14	1	TBD	A42	N / A for Pkg Type	-55 to 125	SNJ54S04J	Samples
SNJ54S04W	ACTIVE	CFP	W	14	1	TBD	A42	N / A for Pkg Type	-55 to 125	SNJ54S04W	Samples

(1) The marketing status values are defined as follows:

ACTIVE: Product device recommended for new designs.

LIFEBUY: TI has announced that the device will be discontinued, and a lifetime-buy period is in effect.

NRND: Not recommended for new designs. Device is in production to support existing customers, but TI does not recommend using this part in a new design.

PREVIEW: Device has been announced but is not in production. Samples may or may not be available.

OBSOLETE: TI has discontinued the production of the device.

⁽²⁾ Eco Plan - The planned eco-friendly classification: Pb-Free (RoHS), Pb-Free (RoHS Exempt), or Green (RoHS & no Sb/Br) - please check <http://www.ti.com/productcontent> for the latest availability information and additional product content details.

TBD: The Pb-Free/Green conversion plan has not been defined.

Pb-Free (RoHS): TI's terms "Lead-Free" or "Pb-Free" mean semiconductor products that are compatible with the current RoHS requirements for all 6 substances, including the requirement that lead not exceed 0.1% by weight in homogeneous materials. Where designed to be soldered at high temperatures, TI Pb-Free products are suitable for use in specified lead-free processes.

Pb-Free (RoHS Exempt): This component has a RoHS exemption for either 1) lead-based flip-chip solder bumps used between the die and package, or 2) lead-based die adhesive used between the die and leadframe. The component is otherwise considered Pb-Free (RoHS compatible) as defined above.

Green (RoHS & no Sb/Br): TI defines "Green" to mean Pb-Free (RoHS compatible), and free of Bromine (Br) and Antimony (Sb) based flame retardants (Br or Sb do not exceed 0.1% by weight in homogeneous material)

⁽³⁾ MSL, Peak Temp. - The Moisture Sensitivity Level rating according to the JEDEC industry standard classifications, and peak solder temperature.

⁽⁴⁾ There may be additional marking, which relates to the logo, the lot trace code information, or the environmental category on the device.

⁽⁵⁾ Multiple Device Markings will be inside parentheses. Only one Device Marking contained in parentheses and separated by a "~" will appear on a device. If a line is indented then it is a continuation of the previous line and the two combined represent the entire Device Marking for that device.

⁽⁶⁾ Lead/Ball Finish - Orderable Devices may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead/Ball Finish values may wrap to two lines if the finish value exceeds the maximum column width.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

OTHER QUALIFIED VERSIONS OF SN5404, SN54LS04, SN54LS04-SP, SN54S04, SN7404, SN74LS04, SN74S04 :

● Catalog: SN7404, SN74LS04, SN54LS04, SN74S04

● Military: SN5404, SN54LS04, SN54S04

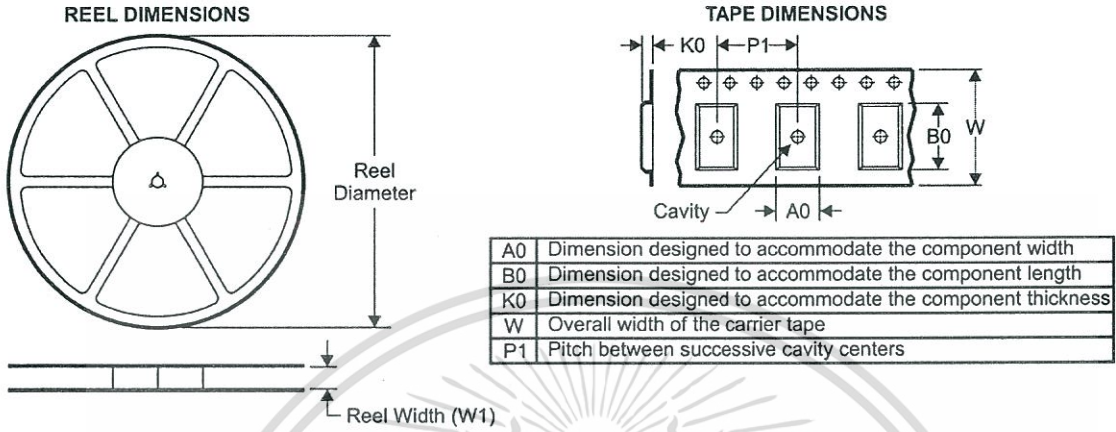
● Space: SN54LS04-SP

NOTE: Qualified Version Definitions:

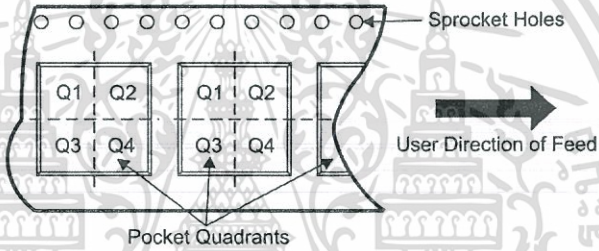
- Catalog - TI's standard catalog product
- Military - QML certified for Military and Defense Applications
- Space - Radiation tolerant, ceramic packaging and qualified for use in Space-based application



TAPE AND REEL INFORMATION

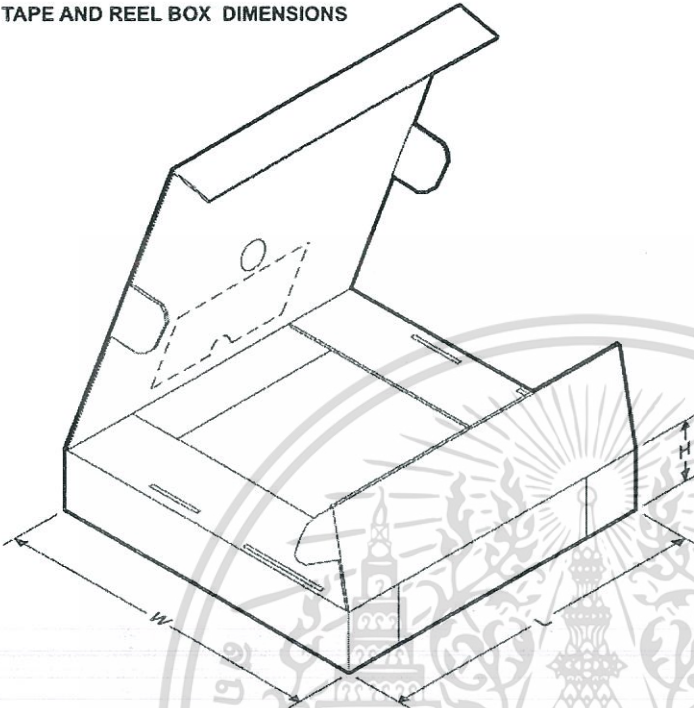


QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
SN7404DR	SOIC	D	14	2500	330.0	16.4	6.5	9.0	2.1	8.0	16.0	Q1
SN74LS04DBR	SSOP	DB	14	2000	330.0	16.4	8.2	6.6	2.5	12.0	16.0	Q1
SN74LS04DR	SOIC	D	14	2500	330.0	16.4	6.5	9.0	2.1	8.0	16.0	Q1
SN74S04DR	SOIC	D	14	2500	330.0	16.4	6.5	9.0	2.1	8.0	16.0	Q1
SN74S04NSR	SO	NS	14	2000	330.0	16.4	8.2	10.5	2.5	12.0	16.0	Q1

TAPE AND REEL BOX DIMENSIONS


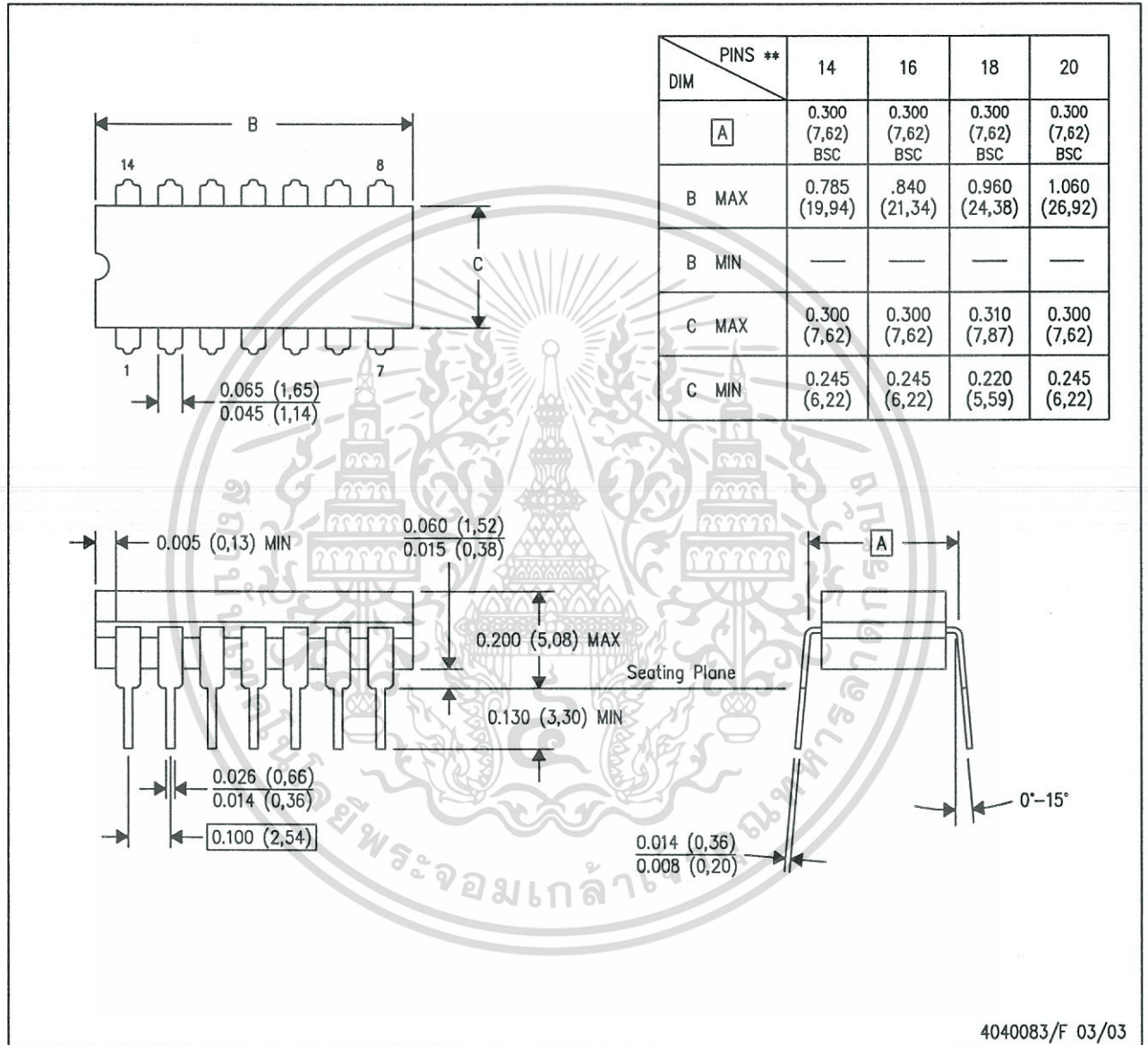
*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
SN7404DR	SOIC	D	14	2500	367.0	367.0	38.0
SN74LS04DBR	SSOP	DB	14	2000	367.0	367.0	38.0
SN74LS04DR	SOIC	D	14	2500	367.0	367.0	38.0
SN74S04DR	SOIC	D	14	2500	367.0	367.0	38.0
SN74S04NSR	SO	NS	14	2000	367.0	367.0	38.0

J (R-GDIP-T**)

CERAMIC DUAL IN-LINE PACKAGE

14 LEADS SHOWN



4040083/F 03/03

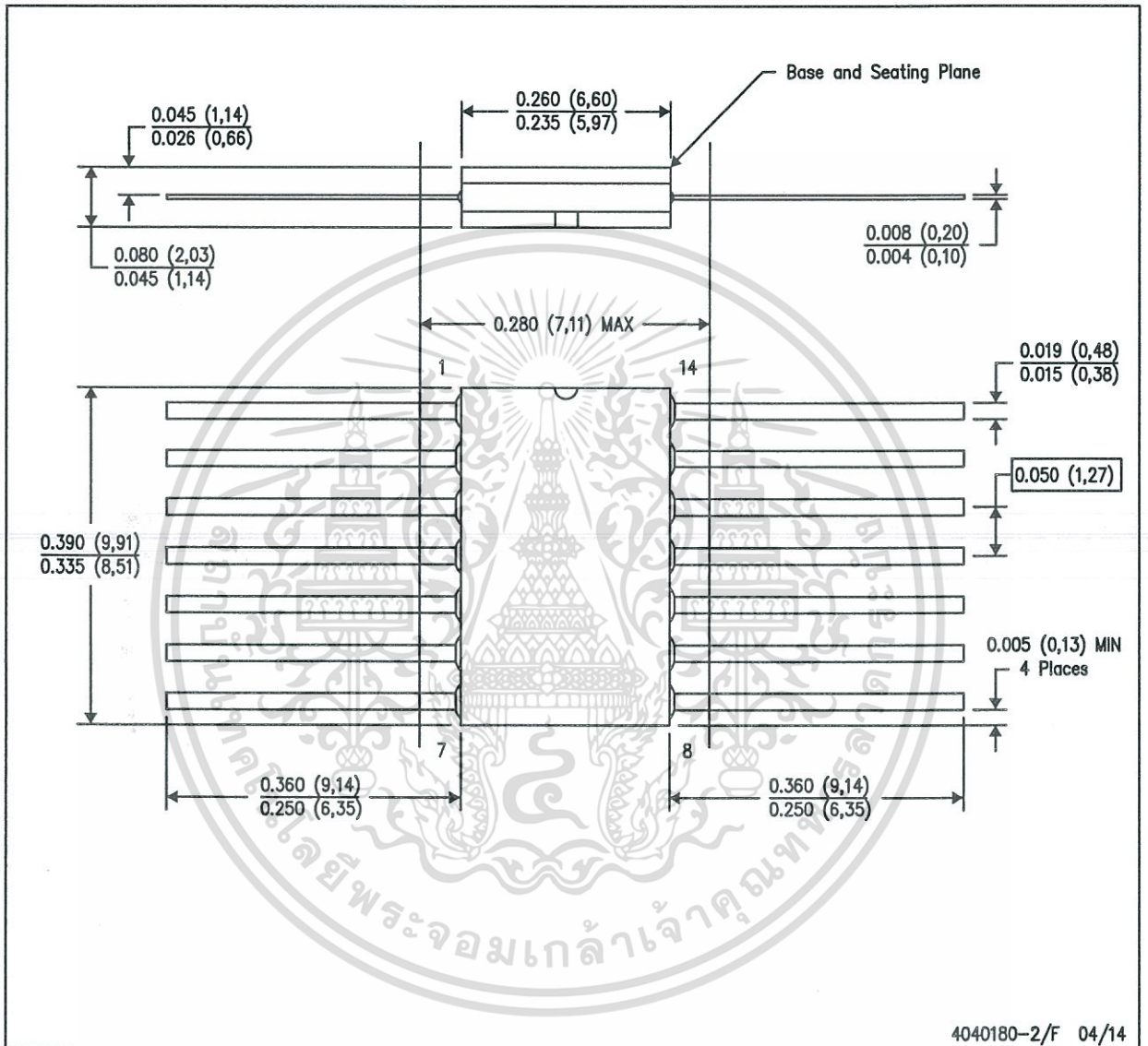
- NOTES:
- A. All linear dimensions are in inches (millimeters).
 - B. This drawing is subject to change without notice.
 - C. This package is hermetically sealed with a ceramic lid using glass frit.
 - D. Index point is provided on cap for terminal identification only on press ceramic glass frit seal only.
 - E. Falls within MIL STD 1835 GDIP1-T14, GDIP1-T16, GDIP1-T18 and GDIP1-T20.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MECHANICAL DATA

W (R-GDFP-F14)

CERAMIC DUAL FLATPACK



- NOTES:
- All linear dimensions are in inches (millimeters).
 - This drawing is subject to change without notice.
 - This package can be hermetically sealed with a ceramic lid using glass frit.
 - Index point is provided on cap for terminal identification only.
 - Falls within MIL STD 1835 GDFP1-F14

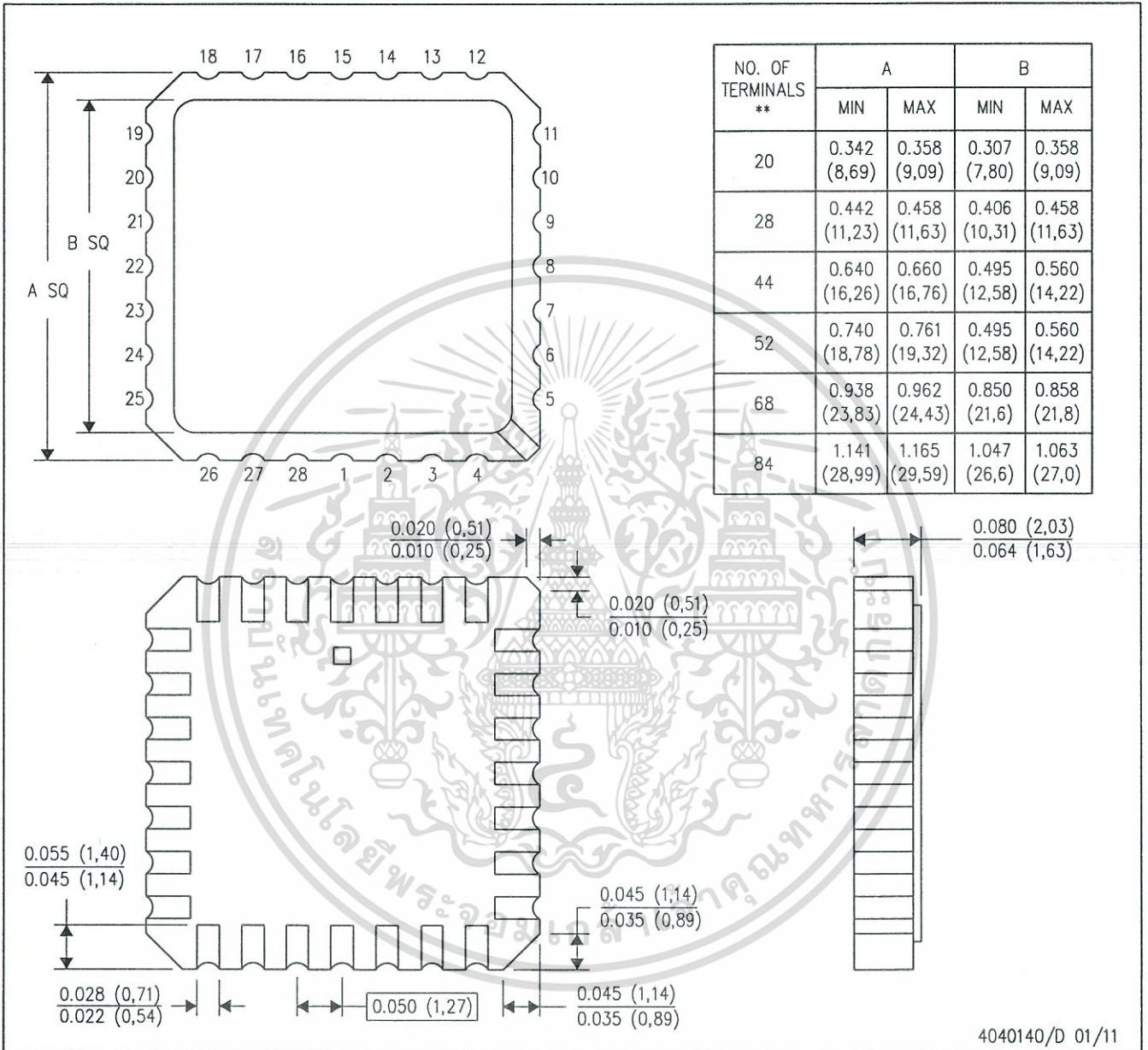


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FK (S-CQCC-N**)

LEADLESS CERAMIC CHIP CARRIER

28 TERMINAL SHOWN



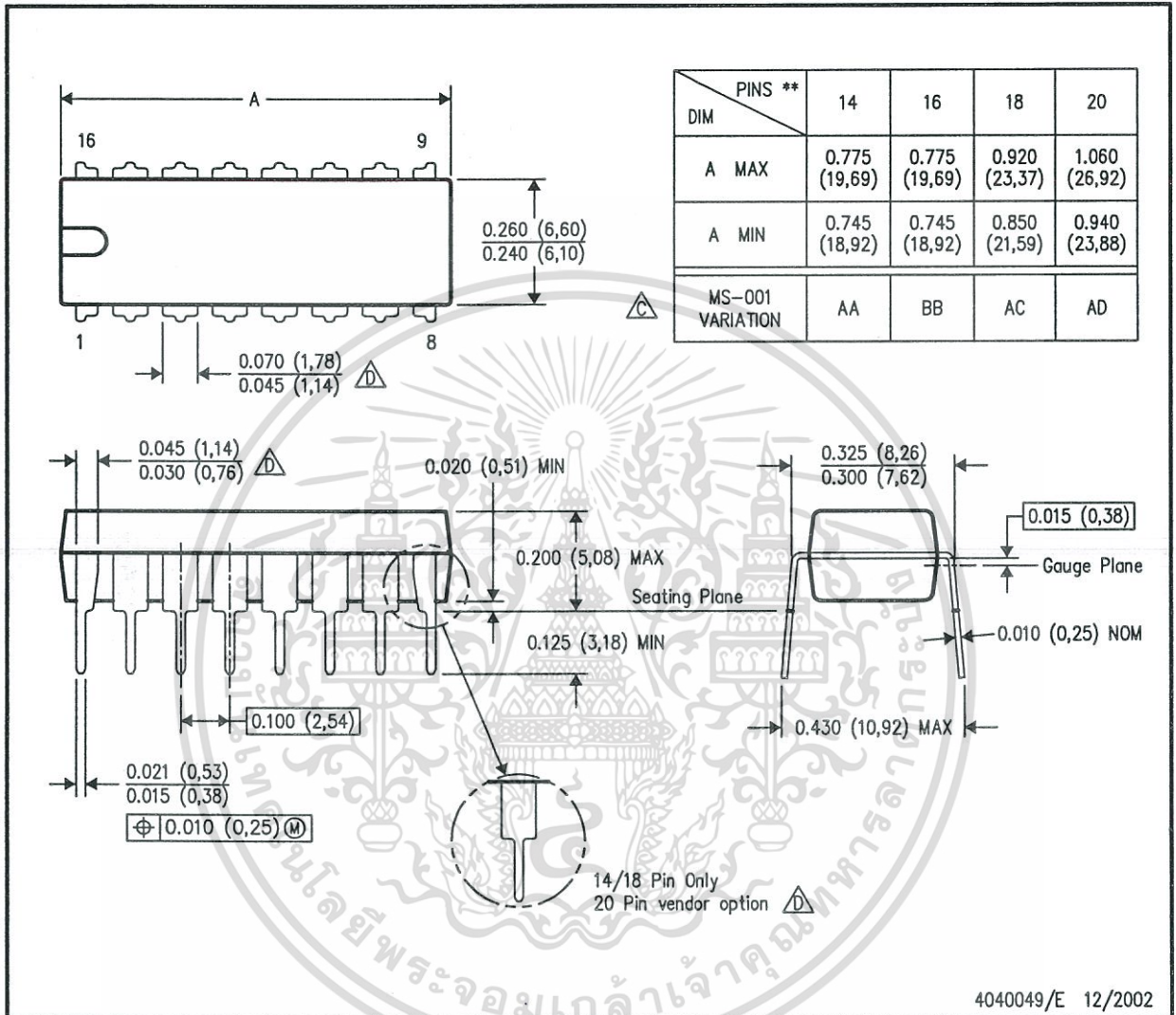
4040140/D 01/11

- NOTES:
- A. All linear dimensions are in inches (millimeters).
 - B. This drawing is subject to change without notice.
 - C. This package can be hermetically sealed with a metal lid.
 - D. Falls within JEDEC MS-004

N (R-PDIP-T**)

PLASTIC DUAL-IN-LINE PACKAGE

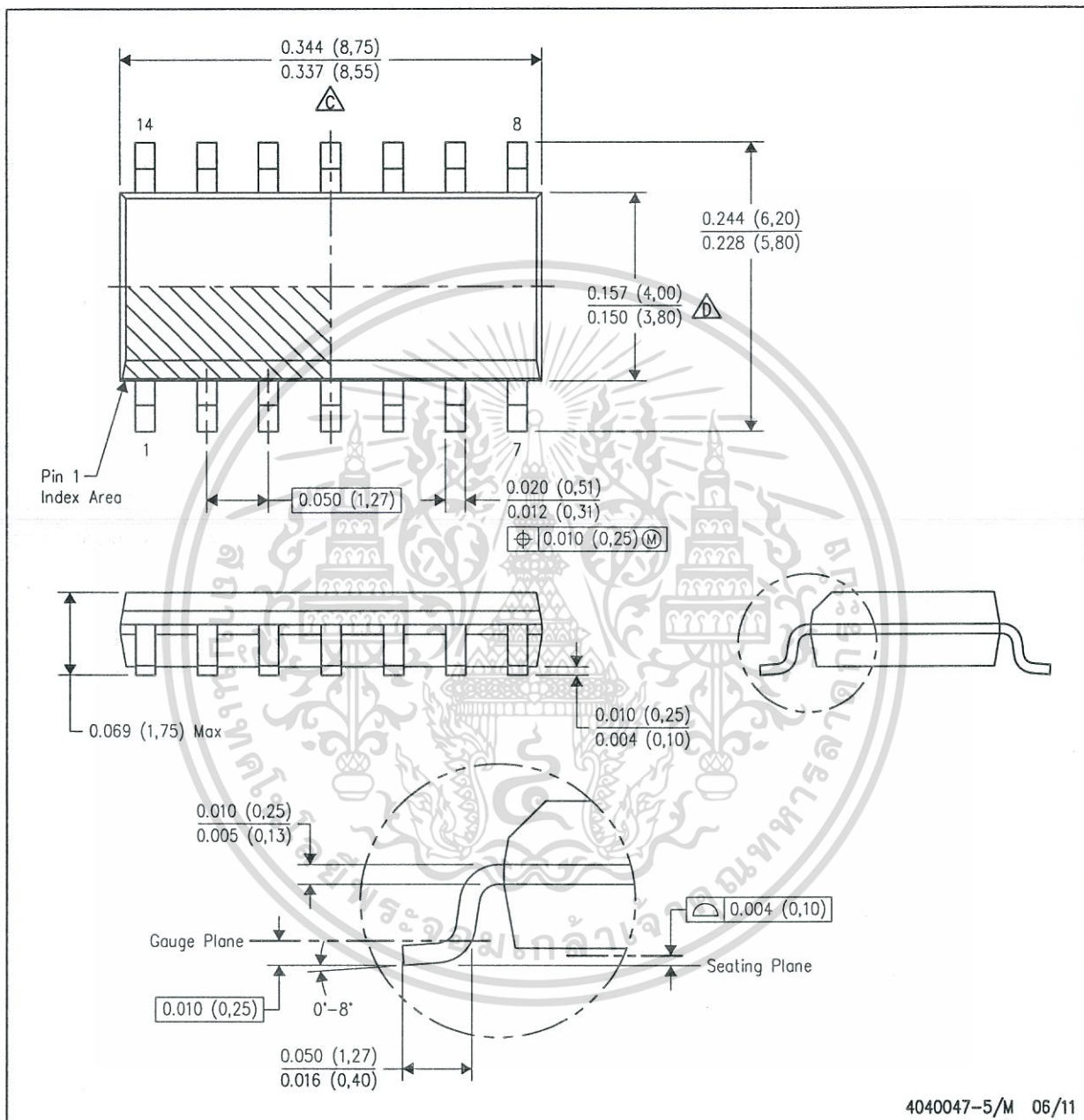
16 PINS SHOWN



- NOTES:
- A. All linear dimensions are in inches (millimeters).
 - B. This drawing is subject to change without notice.
 - Falls within JEDEC MS-001, except 18 and 20 pin minimum body length (Dim A).
 - The 20 pin end lead shoulder width is a vendor option, either half or full width.

D (R-PDSO-G14)

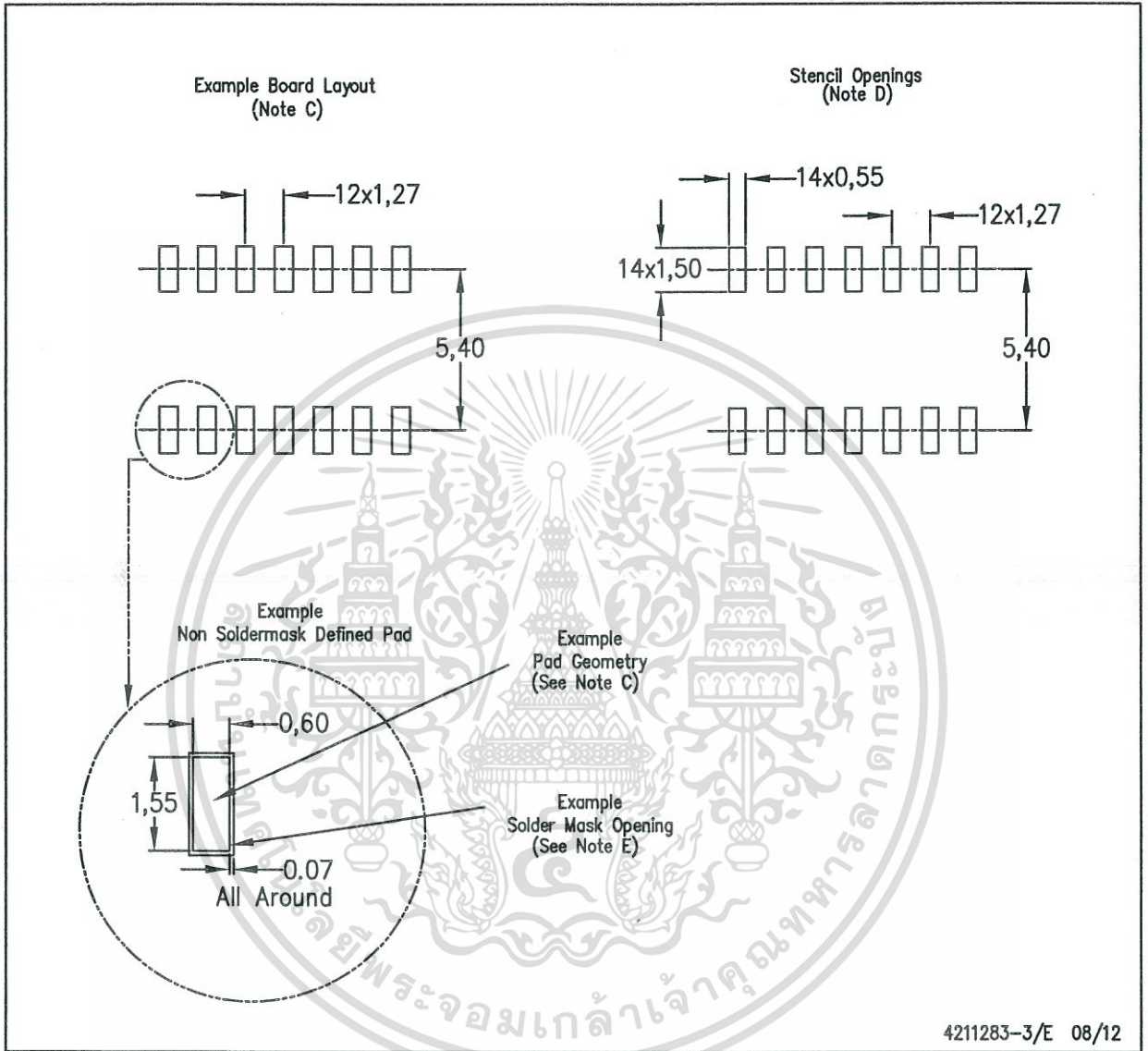
PLASTIC SMALL OUTLINE



- NOTES:
- A. All linear dimensions are in inches (millimeters).
 - B. This drawing is subject to change without notice.
 - \triangle Body length does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.006 (0,15) each side.
 - \triangle Body width does not include interlead flash. Interlead flash shall not exceed 0.017 (0,43) each side.
 - E. Reference JEDEC MS-012 variation AB.

D (R-PDSO-G14)

PLASTIC SMALL OUTLINE



4211283-3/E 08/12

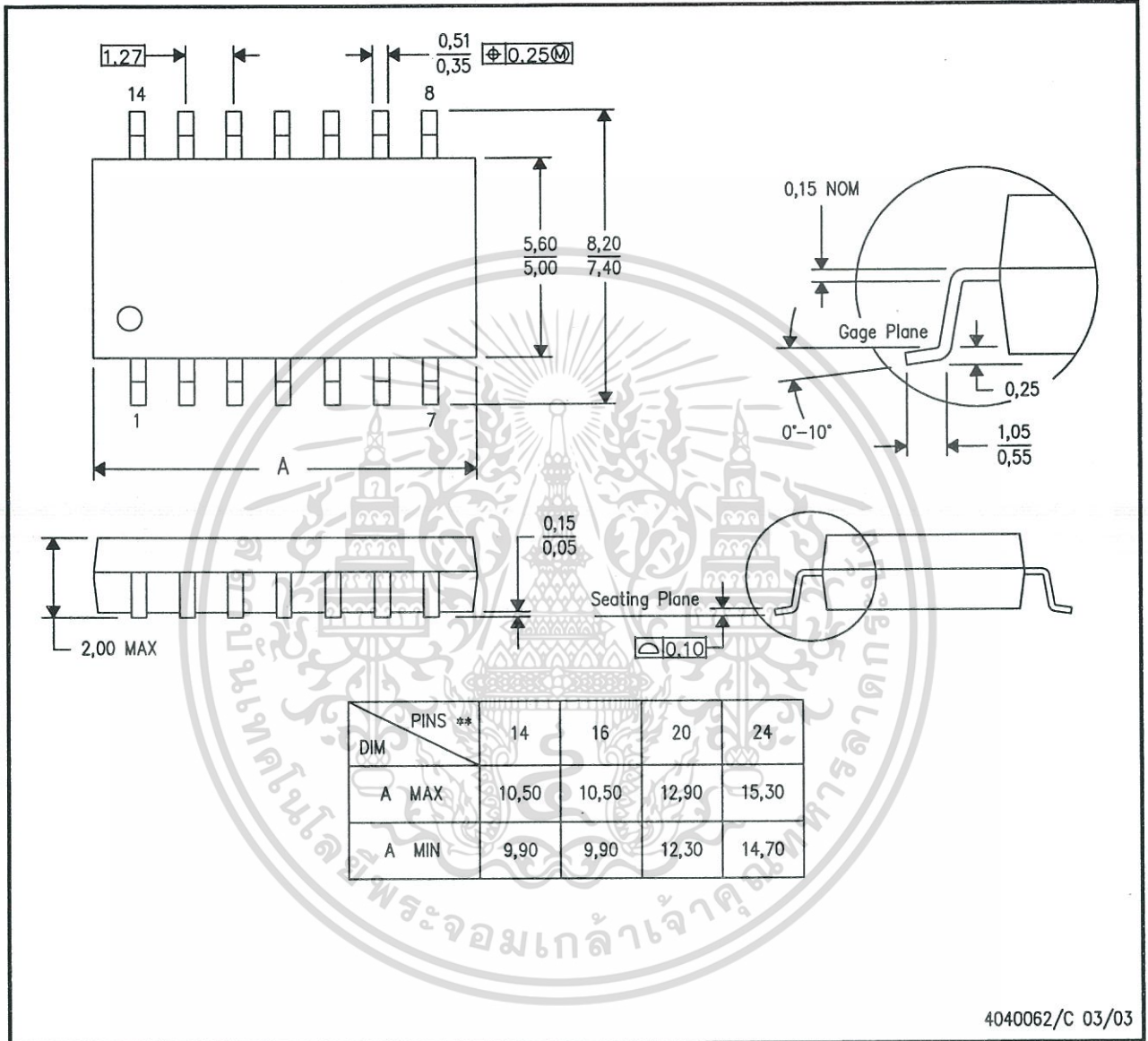
- NOTES:
- A. All linear dimensions are in millimeters.
 - B. This drawing is subject to change without notice.
 - C. Publication IPC-7351 is recommended for alternate designs.
 - D. Laser cutting apertures with trapezoidal walls and also rounding corners will offer better paste release. Customers should contact their board assembly site for stencil design recommendations. Refer to IPC-7525 for other stencil recommendations.
 - E. Customers should contact their board fabrication site for solder mask tolerances between and around signal pads.

MECHANICAL DATA

NS (R-PDSO-G**)

PLASTIC SMALL-OUTLINE PACKAGE

14-PINS SHOWN

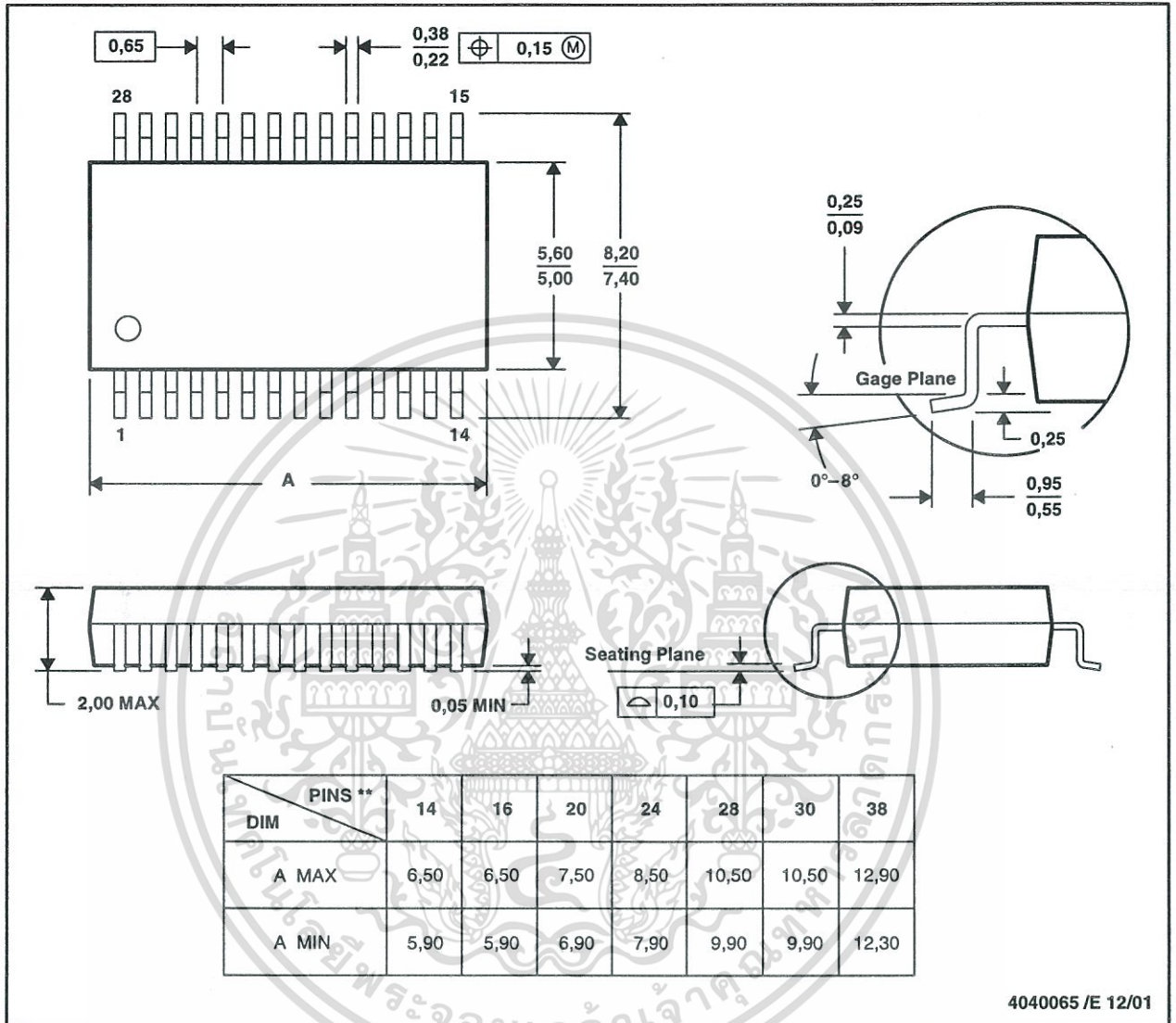


- NOTES:
- All linear dimensions are in millimeters.
 - This drawing is subject to change without notice.
 - Body dimensions do not include mold flash or protrusion, not to exceed 0,15.

DB (R-PDSO-G**)

PLASTIC SMALL-OUTLINE

28 PINS SHOWN



4040065 / E 12/01

- NOTES: A. All linear dimensions are in millimeters.
 B. This drawing is subject to change without notice.
 C. Body dimensions do not include mold flash or protrusion not to exceed 0,15.
 D. Falls within JEDEC MO-150



POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

IMPORTANT NOTICE

Texas Instruments Incorporated and its subsidiaries (TI) reserve the right to make corrections, enhancements, improvements and other changes to its semiconductor products and services per JESD46, latest issue, and to discontinue any product or service per JESD48, latest issue. Buyers should obtain the latest relevant information before placing orders and should verify that such information is current and complete. All semiconductor products (also referred to herein as "components") are sold subject to TI's terms and conditions of sale supplied at the time of order acknowledgment.

TI warrants performance of its components to the specifications applicable at the time of sale, in accordance with the warranty in TI's terms and conditions of sale of semiconductor products. Testing and other quality control techniques are used to the extent TI deems necessary to support this warranty. Except where mandated by applicable law, testing of all parameters of each component is not necessarily performed.

TI assumes no liability for applications assistance or the design of Buyers' products. Buyers are responsible for their products and applications using TI components. To minimize the risks associated with Buyers' products and applications, Buyers should provide adequate design and operating safeguards.

TI does not warrant or represent that any license, either express or implied, is granted under any patent right, copyright, mask work right, or other intellectual property right relating to any combination, machine, or process in which TI components or services are used. Information published by TI regarding third-party products or services does not constitute a license to use such products or services or a warranty or endorsement thereof. Use of such information may require a license from a third party under the patents or other intellectual property of the third party, or a license from TI under the patents or other intellectual property of TI.

Reproduction of significant portions of TI information in TI data books or data sheets is permissible only if reproduction is without alteration and is accompanied by all associated warranties, conditions, limitations, and notices. TI is not responsible or liable for such altered documentation. Information of third parties may be subject to additional restrictions.

Resale of TI components or services with statements different from or beyond the parameters stated by TI for that component or service voids all express and any implied warranties for the associated TI component or service and is an unfair and deceptive business practice. TI is not responsible or liable for any such statements.

Buyer acknowledges and agrees that it is solely responsible for compliance with all legal, regulatory and safety-related requirements concerning its products, and any use of TI components in its applications, notwithstanding any applications-related information or support that may be provided by TI. Buyer represents and agrees that it has all the necessary expertise to create and implement safeguards which anticipate dangerous consequences of failures, monitor failures and their consequences, lessen the likelihood of failures that might cause harm and take appropriate remedial actions. Buyer will fully indemnify TI and its representatives against any damages arising out of the use of any TI components in safety-critical applications.

In some cases, TI components may be promoted specifically to facilitate safety-related applications. With such components, TI's goal is to help enable customers to design and create their own end-product solutions that meet applicable functional safety standards and requirements. Nonetheless, such components are subject to these terms.

No TI components are authorized for use in FDA Class III (or similar life-critical medical equipment) unless authorized officers of the parties have executed a special agreement specifically governing such use.

Only those TI components which TI has specifically designated as military grade or "enhanced plastic" are designed and intended for use in military/aerospace applications or environments. Buyer acknowledges and agrees that any military or aerospace use of TI components which have *not* been so designated is solely at the Buyer's risk, and that Buyer is solely responsible for compliance with all legal and regulatory requirements in connection with such use.

TI has specifically designated certain components as meeting ISO/TS16949 requirements, mainly for automotive use. In any case of use of non-designated products, TI will not be responsible for any failure to meet ISO/TS16949.

Products

Audio	www.ti.com/audio
Amplifiers	amplifier.ti.com
Data Converters	dataconverter.ti.com
DLP® Products	www.dlp.com
DSP	dsp.ti.com
Clocks and Timers	www.ti.com/clocks
Interface	interface.ti.com
Logic	logic.ti.com
Power Mgmt	power.ti.com
Microcontrollers	microcontroller.ti.com
RFID	www.ti-rfid.com
OMAP Applications Processors	www.ti.com/omap
Wireless Connectivity	www.ti.com/wirelessconnectivity

Applications

Automotive and Transportation	www.ti.com/automotive
Communications and Telecom	www.ti.com/communications
Computers and Peripherals	www.ti.com/computers
Consumer Electronics	www.ti.com/consumer-apps
Energy and Lighting	www.ti.com/energy
Industrial	www.ti.com/industrial
Medical	www.ti.com/medical
Security	www.ti.com/security
Space, Avionics and Defense	www.ti.com/space-avionics-defense
Video and Imaging	www.ti.com/video

TI E2E Community

e2e.ti.com

Mailing Address: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2015, Texas Instruments Incorporated

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้