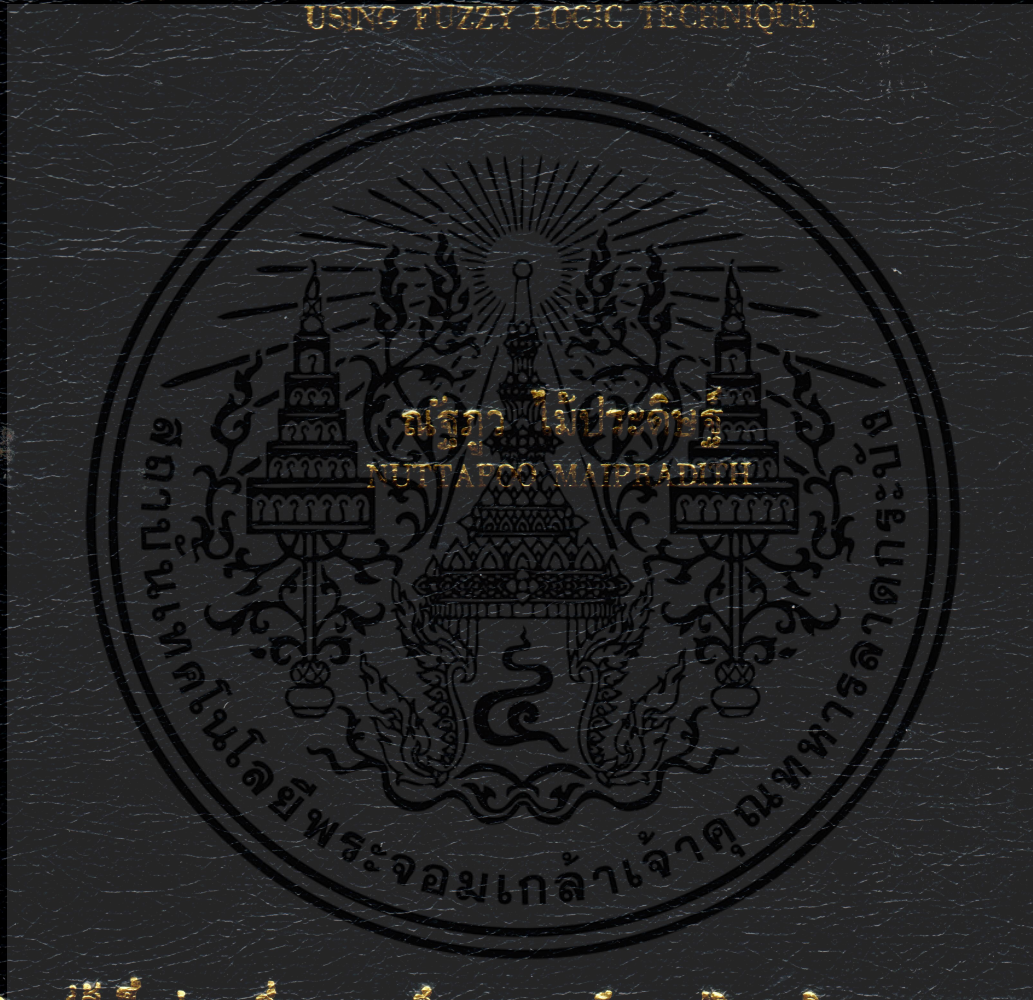


การออกแบบอุปกรณ์จัดการสัญญาณอนาล็อก  
โดยใช้เทคนิคของฟัซซีลอจิก

DESIGN OF ANALOG SIGNAL CONDITIONER  
USING FUZZY LOGIC TECHNIQUE



วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาระดับปริญญาตรี สาขาวิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชาวิศวกรรมไฟฟ้า

บัณฑิตวิทยาลัย

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. 2544

ISBN 974-694-321-8

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

การออกแบบอุปกรณ์จัดการสัญญาณอนาล็อก  
โดยใช้เทคนิคของฟัซซีลอจิก

DESIGN OF ANALOG SIGNAL CONDITIONER  
USING FUZZY LOGIC TECHNIQUE



ณัฐภู ไม้ประดิษฐ์  
NUTTAPOO MAIPRADITH

เลขหมู่.....  
เลขเรียก..... 80843  
วัน,เดือน,ปี..... 23 พ.ค. 2551

.b.....  
.i.....

วิทยานิพนธ์ฉบับนี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต  
สาขาวิชาวิศวกรรมไฟฟ้า  
บัณฑิตวิทยาลัย  
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง  
พ.ศ. 2544

ISBN 974 - 684 - 321 - 8

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**DESIGN OF ANALOG SIGNAL CONDITIONER  
USING FUZZY LOGIC TECHNIQUE**



**A THESIS SUBMITTED IN PARTIAL FULFILLMENT  
OF THE REQUIREMENT FOR THE DEGREE OF  
MASTER OF ENGINEERING IN ELECTRICAL ENGINEERING  
SCHOOL OF GRADUATE STUDIES  
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG**

**2001**

**ISBN 974 - 684 - 321 - 8**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



**COPYRIGHT 2001**

**SCHOOL OF GRADUATE STUDIES**

**KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**บัณฑิตวิทยาลัย**  
**สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง**  
**ใบรับรองวิทยานิพนธ์**

---

**หัวข้อวิทยานิพนธ์**      การออกแบบอุปกรณ์จัดการสัญญาณอนาล็อกโดยใช้เทคนิคของฟัซซีลอจิก  
DESIGN OF ANALOG SIGNAL CONDITIONER USING FUZZY  
LOGIC TECHNIQUE

**ชื่อนักศึกษา**            นายณัฐภว      ไม้ประดิษฐ์

**รหัสประจำตัว**            42061144

**ปริญญา**                    วิศวกรรมศาสตรมหาบัณฑิต

**สาขาวิชา**                วิศวกรรมไฟฟ้า

**อาจารย์ผู้ควบคุมวิทยานิพนธ์**      รศ.ดร.วันชัย      ธีรวิรุจ

คณะกรรมการสอบวิทยานิพนธ์		ลายมือชื่อ
รศ.พิพัฒน์	เลาหสงคราม	
ผศ.ดร.เกียรติศักดิ์	กมลวัชระ	
ผศ.ประสิทธิ์	จูลเสรีวงศ์	
อาจารย์วรพงศ์	ตั้งศรีรัตน์	
รศ.ดร.วันชัย	ธีรวิรุจ	

วัน/เดือน/ปี ที่สอบ 21 เมษายน 2544 เวลา 12.00-13.00 น.

สถานที่สอบ ณ อาคาร 12 ชั้น ชั้น 4 (ห้อง E12-404)

บัณฑิตวิทยาลัยรับรองแล้ว

(รศ.ดร.บุญวัฒน์ อัฐชู)

คณบดีบัณฑิตวิทยาลัย

วันที่..... ๒5 .....เดือน..... มิถุนายน..... พ.ศ..... ๒544

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อวิทยานิพนธ์

การออกแบบอุปกรณ์จัดการสัญญาณอนาล็อกโดยใช้เทคนิค  
ของพีซีลอจิก

นักศึกษา

นายณัฐภูว ไม้ประดิษฐ์

รหัสประจำตัว

42061144

ปริญญา

วิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชา

วิศวกรรมไฟฟ้า

พ.ศ.

2544

อาจารย์ผู้ควบคุมวิทยานิพนธ์

รศ.ดร. วันชัย ธีรรัฐจา

### บทคัดย่อ

วัตถุประสงค์ของวิทยานิพนธ์นี้เป็นการนำเสนอการออกแบบอุปกรณ์จัดการสัญญาณอนาล็อกโดยใช้เทคนิคของพีซีลอจิก เพื่อจัดการเปลี่ยนแปลงระดับสัญญาณศักคาไฟฟ้าต่างๆ ให้เป็นสัญญาณศักคาไฟฟ้ามาตรฐาน (1-5V) อย่างเป็นเชิงเส้น นอกจากนี้ยังสามารถนำไปประยุกต์ใช้ในการเปลี่ยนชนิดของสัญญาณจากสัญญาณศักคาไฟฟ้ามาตรฐานให้เป็นสัญญาณกระแสไฟฟ้ามาตรฐาน (4-20mA) โดยในการออกแบบจะใช้ไมโครคอนโทรลเลอร์ขนาด 8 บิต ร่วมกับวงจรแปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิตอล (A/D) วงจรแปลงสัญญาณดิจิตอลเป็นสัญญาณอนาล็อก (D/A) ผลการเขียนแบบการทำงานและผลการทดสอบสมรรถนะของอุปกรณ์จัดการสัญญาณ สามารถยืนยันถึงความแม่นยำและความถูกต้องในการเปลี่ยนแปลงระดับสัญญาณรวมทั้งความเป็นเชิงเส้นของสัญญาณเอาต์พุต

<b>Thesis Title</b>	Design of Analog Signal Conditioner using Fuzzy Logic Technique
<b>Student</b>	Mr. Nuttapoo Maipradith
<b>Student ID.</b>	42061144
<b>Degree</b>	Master of Engineering
<b>Programme</b>	Electrical Engineering
<b>Year</b>	2001
<b>Thesis Advisor</b>	Assoc.Prof. Dr. Vanchai Riewruja

### ABSTRACT

An analog signal conditioner using fuzzy logic technique, which has multiple-input and multiple-output terminals, is proposed in this thesis. The proposed signal conditioner can be employed to linearly translate the level of signals to a standard voltage signal (1-5V) and convert the form of signals to a standard current signal (4-20mA). The implementation method based on the use of a commercial 8-bit microcontroller, the analog-to-digital (A/D) converters and the digital-to-analog (D/A) converters. The simulation and the experimental results are presented, which further confirm the feasibility of this approach.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## กิตติกรรมประกาศ

วิทยานิพนธ์ฉบับนี้สำเร็จลุล่วงได้อย่างดี ด้วยความรู้ ความคิดริเริ่ม คำแนะนำและคำปรึกษาในการแก้ไขปัญหาต่างๆ อย่างทุ่มเทจาก รศ.ดร.วันชัย ธีรรัฐา ซึ่งเป็นอาจารย์ผู้ควบคุมวิทยานิพนธ์ ผู้วิจัยรู้สึกซาบซึ้งในความอนุเคราะห์จากท่านและขอกราบขอบพระคุณเป็นอย่างสูง

ขอขอบพระคุณ รศ. ดร.กิตติ ติรเศรษฐ ผศ.ประสิทธิ์ จุลเสวีวงศ์ ผศ.ประภาส อุกคกิมพันธ์ อาจารย์อัมพวัน ใจกล้า และอาจารย์ประจำภาควิชาวิศวกรรมการวัดคุมทุกท่าน ที่ได้ให้คำปรึกษาและคำแนะนำเป็นอย่างดีมาโดยตลอด

ขอขอบพระคุณ ผศ.ดร.เกียรติศักดิ์ คมวัชระ ที่ได้ให้คำปรึกษาและคำแนะนำเป็นอย่างดีในการจัดทำวิทยานิพนธ์นี้

ขอกราบขอบพระคุณ คุณพ่อ คุณแม่ พี่สาว ที่รัก ห่วงใย และให้การสนับสนุนในการศึกษา พร้อมทั้งให้ความช่วยเหลือในด้านต่างๆ แก่ผู้วิจัยมาโดยตลอด

ขอขอบคุณน้องๆ นักศึกษาทุกคนรวมทั้งทีมงานของห้องปฏิบัติการ Mixed Signal Processing ที่ช่วยเหลือและให้คำแนะนำต่างๆ รวมทั้งเอื้อเฟื้ออุปกรณ์เครื่องมือและสถานที่ในการทำวิจัย ทำให้การเรียบเรียงวิทยานิพนธ์ฉบับนี้มีความสมบูรณ์มากยิ่งขึ้น

ขอขอบคุณ น.ส. เพ็ชรรัตน์ จันทระ ที่ให้กำลังใจและความช่วยเหลือในด้านต่างๆ แก่ผู้วิจัยเสมอมา

สุดท้ายนี้ขอขอบคุณ สำนักงานพัฒนาวิทยาศาสตร์และเทคโนโลยีแห่งชาติภายใต้โครงการทุนส่งเสริมวิชาชีพนักวิจัย ประเภทรางวัลพัฒนาวิชาชีพนักวิจัย และศูนย์เทคโนโลยีอิเล็กทรอนิกส์และคอมพิวเตอร์แห่งชาติภายในโครงการสนับสนุนการออกแบบวงจรรวมในสถาบันศึกษา ที่ให้ทุนและเครื่องมือสนับสนุนในการทำวิทยานิพนธ์นี้

ณัฐภู ไม้ประดิษฐ์

# สารบัญ

	หน้า
บทคัดย่อภาษาไทย.....	I
บทคัดย่อภาษาอังกฤษ.....	II
กิตติกรรมประกาศ.....	III
สารบัญ.....	IV
สารบัญตาราง.....	VII
สารบัญรูป.....	VIII
บทที่ 1 บทนำ.....	1
1.1 กล่าวนำ.....	1
1.2 วัตถุประสงค์ในการทำวิทยานิพนธ์.....	2
1.3 หลักการใหม่ในวิทยานิพนธ์.....	2
1.4 รายละเอียดของวิทยานิพนธ์.....	2
บทที่ 2 การจัดการสัญญาอนาลอก.....	4
2.1 บทนำ.....	4
2.2 บัฟเฟอร์ (วงจรถามศักดา).....	5
2.3 การเปลี่ยนแปลงระดับสัญญา.....	5
2.4 การจัดสัญญาให้เป็นเชิงเส้น.....	12
2.5 การเปลี่ยนชนิดของสัญญา.....	16
2.6 การกรองและอิมพีแดนซ์เมตริง.....	20
2.7 บทสรุป.....	25
บทที่ 3 ทฤษฎีทางคณิตศาสตร์เกี่ยวกับฟัซซี.....	26
3.1 บทนำ.....	26
3.2 ฟัซซีเซต.....	27
3.2.1 ทฤษฎีเซตแบบเดิม (Crisp Set Theory).....	27
3.2.2 ทฤษฎีฟัซซีเซต (Fuzzy Set Theory).....	28
3.3 ฟัซซีลอจิก.....	33

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญ(ต่อ)

	หน้า
3.3.1 ตัวแปรลิงกวิสติก (Linguistic Variable).....	33
3.3.2 ทฤษฎีตรรกศาสตร์แบบเดิม.....	37
3.3.3 ทฤษฎีฟัซซีลอจิก.....	38
3.3.4 การหาข้อสรุปตามหลักการเหตุผลโดยใช้ทฤษฎีฟัซซีลอจิก.....	41
3.4 ความสัมพันธ์ฟัซซี.....	44
3.5 การคอมโพสิชันแบบฟัซซี.....	46
3.6 การฟัซซีฟิเคชัน.....	48
3.7 การอินเฟอเรนซ์แบบฟัซซี.....	49
3.8 การดีฟัซซีฟิเคชัน.....	51
3.9 บทสรุป.....	54
<b>บทที่ 4 การออกแบบอุปกรณ์จัดการสัญญาณอนาล็อกโดยใช้เทคนิคของฟัซซีลอจิก.....</b>	<b>55</b>
4.1 บทนำ.....	55
4.2 รายละเอียดของอุปกรณ์จัดการสัญญาณอนาล็อกที่ได้พัฒนาขึ้น.....	55
4.3 สมรรถนะของอุปกรณ์จัดการสัญญาณอนาล็อกที่ได้พัฒนาขึ้น.....	63
4.4 ผลการเลียนแบบการทำงานด้วยโปรแกรมและผลการทดลอง.....	64
4.5 บทสรุป.....	71
<b>บทที่ 5 บทสรุปและวิจารณ์.....</b>	<b>72</b>
5.1 บทสรุปและวิจารณ์.....	72
5.2 ข้อเสนอแนะและแนวทางในการทำวิจัยและพัฒนาต่อ.....	72
เอกสารอ้างอิง.....	73
ภาคผนวก.....	75
ก. แสดงแผนภาพแสดงลำดับการคำนวณของโปรแกรมพร้อมทั้งตัวอย่าง ในการเปลี่ยนแปลงระดับสัญญาณ 0-5V เป็น 1-5V.....	76
ข. แสดงผลงานวิจัยที่ได้รับการพิจารณาให้เสนอในการประชุมวิชาการ ระดับนานาชาติ KACC2000 ณ ประเทศเกาหลีใต้.....	79

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญ(ต่อ)

ประวัติผู้เขียน.....	หน้า
	86



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# สารบัญตาราง

ตารางที่	หน้า
2.1	การเปลี่ยนแปลงระดับสัญญาณจาก 0-5V เป็น 1-5V ( $y = 0.8x + 1$ ) .....11
3.1	ค่าความจริงของประพจน์ในการปฏิบัติการทางตรรกศาสตร์บูลีน.....37
3.2	หาข้อสรุปตามหลักการเหตุผลโดยใช้ GMP ด้วยหลักการของ Fukami.....43
3.5	ผลของการหาข้อสรุปตามหลักการเหตุผลโดยใช้ GMT ด้วยหลักการของ Fukami.....44
4.1	พีชชีเซตสำหรับตัวแปรแต่ละตัวในเอกภพสัมพัทธ์.....57
4.2	กฎสำหรับอุปกรณ์จัดการสัญญาณที่นำเสนอ.....60
4.3	ค่าความเบี่ยงเบนของการเปลี่ยนระดับสัญญาณจาก 0-5V เป็น 0-5V โดยไม่ได้ใช้เทคนิคพีชชีลอจิก.....65
4.4	ผลการเปรียบเทียบการเปลี่ยนแปลงระดับสัญญาณจาก 0-5V เป็น 1-5V.....67
4.5	ผลการเปรียบเทียบการเปลี่ยนแปลงระดับสัญญาณจาก 5-0 V เป็น 5-1 V.....68
4.6	ผลการเปรียบเทียบการเปลี่ยนแปลงระดับสัญญาณจาก 1-5V เป็น 1-5V.....68
4.7	ผลการเปรียบเทียบการเปลี่ยนแปลงระดับสัญญาณจาก 0-10V เป็น 1-5V.....69

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# สารบัญรูป

รูปที่		หน้า
2.1	สัญลักษณ์ของออปแอมป์.....	4
2.2	วงจรตามศักระคา.....	5
2.3	วงจรรขยายแบบกลับเฟส.....	6
2.4	วงจรรขยายแบบไม่กลับเฟส.....	7
2.5	วงจรรวมสัญญาณ.....	8
2.6	วงจรรขยายความแตกต่าง.....	8
2.7	วงจรรขยายแบบอินสตรูเมนต์แบบพื้นฐาน.....	9
2.8	วงจรรขยายแบบอินสตรูเมนต์.....	10
2.9	การเปลี่ยนแปลงระดับสัญญาณจาก 0-5V เป็น 1-5V โดยใช้ออปแอมป์ ต่อร่วมกับตัวต้านทาน.....	11
2.10	การเปลี่ยนแปลงระดับสัญญาณจาก 0-5V เป็น 1-5V โดยใช้ไมโครคอนโทรลเลอร์ ในรูปแบบของ Look up Table.....	11
2.11	การจัดสัญญาณให้เป็นเชิงเส้น (ก) กราฟที่ได้จากสมการที่ (2.15).....	13
	(ข) กราฟที่ได้จากสมการที่ (2.17).....	13
2.12	วงจรรขยายสัญญาณแบบลอการิทึม.....	14
2.13	วงจรรขยายเอกซ์โพเนนเชียล.....	15
2.14	วงจรเปลี่ยนศักระคาเป็นกระแส.....	16
2.15	วงจรเปลี่ยนกระแสเป็นศักระคา.....	17
2.16	การประยุกต์ใช้งานออปแอมป์ต่อร่วมกับวงจรรบริคค์.....	18
2.17	วงจรวิตส โคนบรริคค์ชนิดไฟตรงแบบพื้นฐาน.....	18
2.18	วงจรวิตส โคนบรริคค์ชนิดไฟสลับแบบพื้นฐาน.....	19
2.19	วงจรรองความถี่ต่ำผ่าน.....	20
2.20	ตัวอย่างผลตอบสนองทางความถี่ของวงจรรองความถี่ต่ำผ่านในรูปที่ 2.19.....	21
2.21	วงจรรองความถี่สูงผ่าน.....	22
2.22	ตัวอย่างผลตอบสนองทางความถี่ของวงจรรองความถี่สูงผ่านในรูปที่ 2.21.....	23
2.23	วงจรรองความถี่ผ่านเฉพาะช่วง.....	23
2.24	วงจรรองความถี่เฉพาะช่วง.....	24

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญรูป(ต่อ)

รูปที่	หน้า
2.25 ตัวอย่างผลตอบสนองทางความถี่ของวงจรกรองความถี่เฉพาะช่วงในรูปที่ 2.4.....	25
3.1 ฟังก์ชันการเป็นสมาชิกของตัวแปรลิงกวิสติก “probability”.....	33
3.2 ค่าฟังก์ชันการเป็นสมาชิกของเทอม “true” และ “false” ตามนิยามของ Zadeh .....	34
3.3 ค่าฟังก์ชันการเป็นสมาชิกของตัวแปรลิงกวิสติก “truth” ตามนิยามของ Baldwin.....	35
3.4 การคอมโพสิชันของความสัมพันธ์ฟัซซี.....	46
3.5 การหาข้อสรุปจากหลักฐาน โดยใช้เงื่อนไขความสัมพันธ์ระหว่างเหตุและผล.....	49
4.1 โครงสร้างพื้นฐานของอุปกรณ์จัดการสัญญาณอนาลอกที่นำเสนอ.....	56
4.2 ขั้นตอนการออกแบบอุปกรณ์จัดการสัญญาณแบบฟัซซี.....	56
4.3 การกำหนดรูปร่างของฟังก์ชันการเป็นสมาชิกของฟัซซีเซตให้เป็นรูปสามเหลี่ยม.....	59
4.4 ฟัซซีเซตและฟังก์ชันการเป็นสมาชิกของ $S_1$ และ $S_0$ .....	59
4.5 ฟัซซีเซตและฟังก์ชันการเป็นสมาชิกของ ES .....	60
4.6 วงจรที่ใช้ในการจัดการสัญญาณที่นำเสนอในวิทยานิพนธ์นี้.....	63
4.7 แผนภาพของ โปรแกรมที่ใช้กับอุปกรณ์จัดการสัญญาณ.....	64
4.8 แผนภาพอุปกรณ์ที่ใช้ในการทดลองการจัดการสัญญาณ.....	65
4.9 รูปอุปกรณ์ที่ใช้ในการทดลองการจัดการสัญญาณ.....	66
4.10 กราฟแสดงการทดลองเปลี่ยนแปลงระดับสัญญาณจาก 0-5 V เป็น 0-5 V โดยไม่ใช้เทคนิคฟัซซีลอจิก.....	66
4.11 กราฟแสดงเปอร์เซ็นต์ค่าความเบี่ยงเบนที่ได้จากการทดลองเปลี่ยนแปลงระดับสัญญาณจาก 0-5 V เป็น 1-5 V.....	67
4.12 กราฟแสดงเปอร์เซ็นต์ค่าความเบี่ยงเบนที่ได้จากการทดลองเปลี่ยนแปลงระดับสัญญาณจาก 5-0 V เป็น 5-1 V.....	68
4.13 กราฟแสดงเปอร์เซ็นต์ค่าความเบี่ยงเบนที่ได้จากการทดลองเปลี่ยนแปลงระดับสัญญาณจาก 1-5 V เป็น 1-5 V.....	69
4.14 กราฟแสดงเปอร์เซ็นต์ค่าความเบี่ยงเบนที่ได้จากการทดลองเปลี่ยนแปลงระดับสัญญาณจาก 0-10 V เป็น 1-5V.....	70
4.15 ผลการทดลองการเปลี่ยนระดับสัญญาณจาก 0-5V เป็น 1-5V โดยป้อนสัญญาณอินพุตรูปสามเหลี่ยมความถี่ 0.75 Hz ให้กับอุปกรณ์จัดการสัญญาณ... 70	70

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# บทที่ 1

## บทนำ

### 1.1 กล่าวนำ

ในการควบคุมกระบวนการสัญญาณไฟฟ้าที่ได้จากตัวตรวจวัดต่างๆ จะมีขนาดและรูปแบบที่ไม่เหมาะสมกับตัวควบคุม จึงต้องมีการจัดการสัญญาณไฟฟ้าให้เหมาะสมเสียก่อน โดยทั่วไปการจัดการสัญญาณสามารถแบ่งออกได้เป็น 5 ประเภท [1] คือ บัฟเฟอร์ (Buffer) การเปลี่ยนแปลงระดับสัญญาณ การจัดสัญญาณให้เป็นเชิงเส้น การเปลี่ยนชนิดของสัญญาณ และการกรองและอิมพีแดนซ์แมตชิ่ง (Impedance Matching) โดยในการใช้งานอาจจะใช้เพียงประเภทใดประเภทหนึ่งหรือใช้ทั้งหมด 5 ประเภท ทั้งนี้ขึ้นอยู่กับสัญญาณที่ต้องการและการใช้งาน

การจัดการสัญญาณแบบอนาลอกจะเป็นการจัดการสัญญาณไฟฟ้าแบบเวลาต่อเนื่องที่ยังคงให้ผลลัพธ์เป็นสัญญาณแบบเวลาต่อเนื่องเช่นกัน โดยมีการเปลี่ยนแปลงระดับสัญญาณเป็นวิธีการจัดการสัญญาณพื้นฐานของการจัดการสัญญาณ ตัวอย่างที่พบเห็นมากที่สุดคือการขยายสัญญาณหรือการลดทอนสัญญาณศักดาไฟฟ้า [2] โดยปกติสัญญาณไฟฟ้าจากตัวตรวจวัดที่ใช้ทั่วไปจะเป็นศักดาไฟฟ้าที่เป็นสัญญาณไฟตรงหรือสัญญาณความถี่ต่ำซึ่งสามารถใช้ตัวขยายสัญญาณศักดาไฟฟ้าที่มีผลตอบสนองทางความถี่ต่ำได้และมีราคาที่ไม่สูง แต่ส่วนที่สำคัญในการใช้งานของตัวขยายสัญญาณก็คือความต้านทานอินพุตของตัวขยายสัญญาณจะต้องมีค่าสูงพอที่จะไม่เกิดการลดทอน (Loading Effect) สัญญาณที่มาจากตัวตรวจวัดสัญญาณ อันเนื่องมาจากความต้านทานเอาต์พุตของตัวตรวจวัดสัญญาณมีค่าไม่เป็นศูนย์ ในบางกรณีสัญญาณที่ได้จากตัวตรวจวัดมีการเปลี่ยนแปลงอย่างรวดเร็ว เช่น สัญญาณที่ได้จากตัวตรวจวัดแบบใช้แสง ตัวขยายสัญญาณจำเป็นที่จะต้องมีการตอบสนองต่อความถี่สูงที่ดี การออกแบบหรือเลือกใช้ตัวขยายสัญญาณจึงจำเป็นต้องคำนึงถึงความถี่ในการใช้งาน ในการออกแบบตัวขยายสัญญาณจำเป็นต้องใช้อุปกรณ์อิเล็กทรอนิกส์จำพวกพาสซีฟ (Passive) ดังเช่น ไบโพลาร์ทรานซิสเตอร์ หรือออปแอมป์ (Operational Amplifier: Op-Amp) แต่เนื่องจากคุณสมบัติที่ไม่เป็นไปตามอุดมคติของออปแอมป์ซึ่งเป็นสาเหตุทำให้เกิดค่าออฟเซต (Offset) ดังนั้นในการออกแบบวงจรขยายสัญญาณโดยใช้ออปแอมป์ในการใช้งาน จำเป็นต้องมีการออกแบบวงจรชดเชยทำให้เกิดความยุ่งยาก และข้อจำกัดของออปแอมป์ที่มีช่วงปฏิบัติการทางความถี่แคบ [3] ซึ่งในปัจจุบันได้มีการนำเอาไมโครคอนโทรลเลอร์เข้ามาประยุกต์ใช้ในการจัดการสัญญาณอนาลอก [4] - [5] โดยที่ความเร็วในการประมวลผลของไมโครคอนโทรลเลอร์ในยุคปัจจุบันมีความเร็วมากพอที่จะนำมาประยุกต์ใช้ในการควบคุมระบบได้อย่างมีประสิทธิภาพ ดังนั้นเพื่อลดข้อจำกัดในการประยุกต์ใช้งานออปแอมป์ในการจัดการสัญญาณดังกล่าว

ในวิทยานิพนธ์นี้จึงได้นำเสนอการออกแบบอุปกรณ์จัดการสัญญาณอนาลอกโดยใช้ไมโครคอนโทรลเลอร์เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาดูเท่านั้น เมื่อผู้จัดทำเห็นว่าไม่เหมาะสมในการค้าไม่ว่าการณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คอนโทรลเลอร์ขนาด 8 บิต ที่มีอัลกอริทึมซึ่งใช้เทคนิคของพีซีลอจิกเป็นตัวประมวลผล โดยมีโปรแกรมเป็นตัวจัดการสัญญาณร่วมกับวงจรแปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิทัล (A/D) และวงจรแปลงสัญญาณดิจิทัลเป็นสัญญาณอนาล็อก (D/A)

## 1.2 วัตถุประสงค์ในการทำวิทยานิพนธ์

วัตถุประสงค์ของวิทยานิพนธ์นี้เป็นการนำเสนอการออกแบบอุปกรณ์จัดการสัญญาณอนาล็อกโดยใช้เทคนิคของพีซีลอจิก เพื่อจัดการเปลี่ยนแปลงระดับสัญญาณศักดาไฟฟ้าต่างๆ (0-5V 1-5V และ 0-10V) ให้เป็นสัญญาณศักดาไฟฟ้ามาตรฐาน (1-5V) อย่างเป็นเชิงเส้น นอกจากนี้ยังสามารถนำไปประยุกต์ใช้ในการเปลี่ยนชนิดของสัญญาณจากสัญญาณศักดาไฟฟ้ามาตรฐานให้เป็นสัญญาณกระแสไฟฟ้ามาตรฐาน (4-20mA) ในการออกแบบจะใช้ไมโครคอนโทรลเลอร์ขนาด 8 บิต ร่วมกับวงจร A/D และวงจร D/A

## 1.3 หลักการใหม่ในวิทยานิพนธ์

วิธีการจัดการสัญญาณอนาล็อกโดยการเปลี่ยนแปลงระดับสัญญาณแบบใหม่ที่ได้นำเสนอนี้ เป็นการนำเอาเทคนิคพีซีลอจิกมาประยุกต์ใช้ในการออกแบบ เพื่อเพิ่มประสิทธิภาพในการใช้งาน โดยการเปลี่ยนแปลงระดับสัญญาณจะมีความเป็นเชิงเส้นมากขึ้น และสามารถเลือกระดับของสัญญาณจุดเข้าได้พร้อมทั้งมีการตรวจวัดสัญญาณจุดออก แล้วนำมาเปรียบเทียบกับค่าที่ได้จากการคำนวณ เพื่อแก้ไขค่าสัญญาณจุดออกให้ได้ค่าที่ถูกต้อง

## 1.4 รายละเอียดของวิทยานิพนธ์

ในวิทยานิพนธ์นี้แบ่งเนื้อหาออกเป็น 5 บทและภาคผนวก 2 ภาค โดยแต่ละบทมีรายละเอียดดังต่อไปนี้

- บทที่ 1 เป็นการกล่าวนำและวัตถุประสงค์ในการทำวิทยานิพนธ์
- บทที่ 2 กล่าวถึงความสำคัญของการจัดการสัญญาณอนาล็อก หลักการของการจัดการสัญญาณอนาล็อกแต่ละชนิด
- บทที่ 3 จะกล่าวถึงทฤษฎีทางคณิตศาสตร์เกี่ยวกับพีซี
- บทที่ 4 เป็นการเสนอการออกแบบอุปกรณ์จัดการสัญญาณอนาล็อกโดยใช้เทคนิคของพีซีลอจิกที่ได้พัฒนาขึ้น โดยจะกล่าวถึงหลักการออกแบบ ลำดับการทำงานของโปรแกรมที่ใช้กับตัวจัดการสัญญาณ และผลการทดสอบสมรรถนะของอุปกรณ์จัดการสัญญาณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5 ซึ่งเป็นบทสุดท้ายจะเป็นการสรุปผลงานที่ได้นำเสนอในวิทยานิพนธ์นี้ และ  
เสนอแนวทางในการทำวิจัยต่อ  
ส่วนในช่วงท้ายของวิทยานิพนธ์นี้จะเป็นภาคผนวก ดังนี้  
ภาคผนวก ก. แสดงแผนภาพแสดงลำดับการคำนวณของโปรแกรมพร้อมทั้งตัวอย่างใน  
การเปลี่ยนแปลงระดับสัญญาณ 0-5V เป็น 1-5V  
ภาคผนวก ข. แสดงผลงานวิจัยที่ได้รับการพิจารณาให้เสนอในการประชุมวิชาการระดับ  
นานาชาติ KACC2000 ณ ประเทศเกาหลีใต้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 2

### การจัดการสัญญาณอนาล็อก

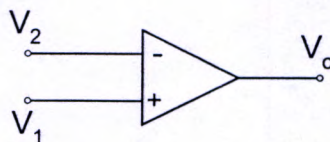
#### 2.1 บทนำ

ในการควบคุมกระบวนการ สัญญาณไฟฟ้าที่ได้จากตัวตรวจวัดต่างๆ จะมีขนาดและรูปแบบที่ไม่เหมาะสมกับตัวควบคุม จึงต้องมีการจัดการสัญญาณไฟฟ้าให้เหมาะสมเสียก่อน การจัดการสัญญาณแบบอนาล็อกจะเป็นการจัดการสัญญาณไฟฟ้าแบบเวลาต่อเนื่องที่ยังคงให้ผลลัพธ์เป็นสัญญาณแบบเวลาต่อเนื่องเช่นกัน โดยทั่วไปการจัดการสัญญาณสามารถแบ่งออกได้เป็น 5 ประเภท คือ บัฟเฟอร์หรือวงจรตามคักคา การเปลี่ยนแปลงระดับสัญญาณ การจัดสัญญาณให้เป็นเชิงเส้น การเปลี่ยนชนิดของสัญญาณ และการกรองและอิมพีแดนซ์แมตชิ่ง โดยในการใช้งานอาจจะใช้เพียงประเภทใดประเภทหนึ่งหรือใช้ทั้งหมด 5 ประเภท ทั้งนี้ขึ้นอยู่กับสัญญาณที่ต้องการและการใช้งาน

โดยทั่วไปมีการนำเอาออปแอมป์ ซึ่งเป็นวงจรรวมอิเล็กทรอนิกส์แบบสำเร็จหรือวงจรรวม (Integrated Circuit: IC) มาประยุกต์ใช้ในการจัดการสัญญาณอนาล็อก โดยที่ออปแอมป์จะใช้สัญลักษณ์ดังแสดงในรูปที่ 2.1 คุณสมบัติที่สำคัญของ ออปแอมป์ในอุดมคติจะประกอบด้วย

- 1) ความต้านทานระหว่างขา (+) และขา (-) จะสูงมาก
- 2) อัตราขยายสัญญาณความแตกต่าง  $A_0$  มีค่าที่สูงมาก
- 3) ความต้านทานเอาต์พุตที่มีค่าต่ำมาก
- 4) คักคาแตกต่างระหว่างขา (+) และขา (-) จะมีค่าเข้าใกล้ศูนย์
- 5) อัตราขยายสัญญาณร่วมมีค่าต่ำมาก

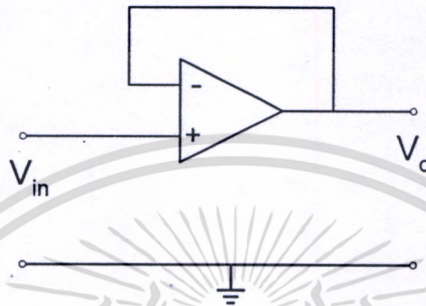
อัตราขยายสัญญาณความแตกต่าง คือ อัตราขยายของออปแอมป์ เมื่อป้อนสัญญาณ  $V_1$  และ  $V_2$  ที่มีค่าไม่เท่ากัน สำหรับอัตราขยายสัญญาณร่วม คือ อัตราขยายของออปแอมป์ เมื่อป้อนสัญญาณ  $V_1$  และ  $V_2$  ที่มีค่าเท่ากัน



รูปที่ 2.1 สัญลักษณ์ของออปแอมป์

## 2.2 บัฟเฟอร์ หรือ วงจรตามศักดา

บัฟเฟอร์ หรือ วงจรตามศักดา (Voltage Follower) ดังแสดงในรูปที่ 2.2 จะเป็นวงจรที่ใช้ในงานกันชน ในกรณีที่อิมพีแดนซ์ (Impedance) ระหว่างแหล่งกำเนิดสัญญาณและส่วนที่จะติดต่อกันด้วยไม่สมนัยกัน วงจรตามสัญญาณจะมีอัตราขยายเท่ากับหนึ่ง มีความต้านทานอินพุตที่สูงมาก เท่ากับความต้านทานอินพุตของออปแอมป์ และมีความต้านทานเอาต์พุตต่ำ



รูปที่ 2.2 วงจรตามศักดา

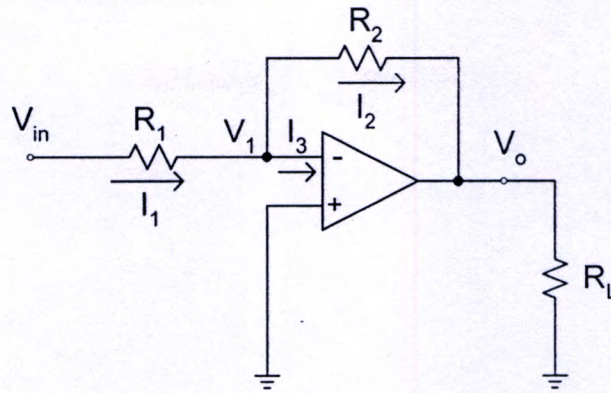
จากวงจรในรูปที่ 2.2 จะได้ความสัมพันธ์ระหว่างศักดาเอาต์พุต  $V_o$  และศักดาอินพุต  $V_{in}$  ดังนี้

$$V_o = V_{in} \quad (2.1)$$

## 2.3 การเปลี่ยนแปลงระดับสัญญาณ

การเปลี่ยนแปลงระดับสัญญาณเป็นวิธีการพื้นฐานของการจัดการสัญญาณ ตัวอย่างที่พบเห็นกันมากที่สุด คือ การขยายสัญญาณหรือการลดทอนสัญญาณศักดาไฟฟ้า โดยปกติสัญญาณไฟฟ้าจากตัวตรวจวัดที่ใช้ทั่วไปจะเป็นศักดาไฟฟ้าที่เป็นสัญญาณตรงหรือสัญญาณความถี่ต่ำ ซึ่งสามารถใช้ตัวขยายสัญญาณศักดาไฟฟ้าที่มีผลตอบสนองทางความถี่ต่ำได้และมีราคาที่ไม่สูง แต่ส่วนที่สำคัญของการใช้งานของตัวขยายสัญญาณก็คือ ความต้านทานอินพุตของตัวขยายสัญญาณต้องมีค่าสูงพอที่จะไม่เกิดการลดทอนสัญญาณที่มาจากตัวตรวจวัดสัญญาณอันเนื่องมาจากความต้านทานเอาต์พุตของตัวตรวจวัดสัญญาณมีค่าไม่เป็นศูนย์ ในบางกรณีสัญญาณที่ได้จากตัวตรวจวัดมีการเปลี่ยนแปลงอย่างรวดเร็ว เช่นสัญญาณที่ได้จากตัวตรวจวัดแสง ตัวขยายสัญญาณจำเป็นต้องมีผลตอบสนองต่อความถี่สูงที่ดี การออกแบบหรือการเลือกใช้ตัวขยายสัญญาณจึงต้องคำนึงถึงความถี่ในการใช้งาน ตัวอย่างการเปลี่ยนแปลงระดับสัญญาณ ดังเช่น วงจรขยายแบบกลับเฟส (Inverting Amplifier) วงจรขยายแบบไม่กลับเฟส (Non-Inverting Amplifier) วงจรรวมสัญญาณ (Summing Amplifier) และวงจรขยายความแตกต่าง (Differential Amplifier) ดังแสดงในรูปที่ 2.3 รูปที่ 2.4 รูปที่ 2.5 และรูปที่ 2.6 ตามลำดับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.3 วงจรขยายแบบกลับเฟส

จากวงจรขยายแบบกลับเฟสในรูปที่ 2.3 เป็นวงจรขยายพื้นฐานของออปแอมป์ โดยอาศัยคุณสมบัติของออปแอมป์จะได้ว่าที่ขา (-) สักคา  $V_1$  จะมีค่าสักคาเท่ากับศูนย์ เนื่องจากขา (+) ต่อลงกราวด์ (Ground) หรืออีกนัยหนึ่งก็คือที่ขา (-) จะเป็นกราวด์เสมือน (Virtual Ground) ส่วนความต้านทานอินพุตของขา (-) มีค่าสูงมาก ดังนั้นกระแส  $I_3$  จะมีค่าน้อยมากเข้าใกล้ศูนย์ซึ่งในทางปฏิบัติจะถือว่า  $I_3 = 0$  ความสัมพันธ์ระหว่างสักคา  $V_o$  และ  $V_{in}$  จะสามารถหาได้ดังนี้

$$I_1 = \frac{V_{in}}{R_1} \quad (2.2)$$

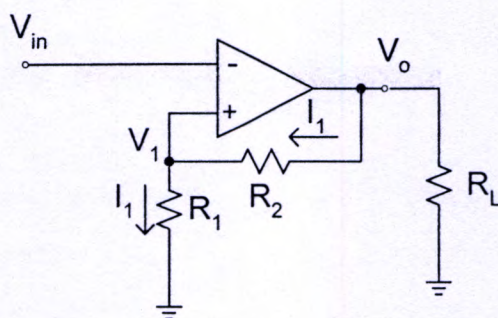
$$I_2 = \frac{V_1 - V_o}{R_2} = \frac{-V_o}{R_2} \quad (2.3)$$

เนื่องจาก  $I_3 = 0$  ดังนั้นจะได้  $I_1 = I_2$  หรือ

$$\frac{V_{in}}{R_1} = \frac{-V_o}{R_2} \quad (2.4)$$

$$A_v = \frac{V_o}{V_{in}} = -\frac{R_2}{R_1} \quad (2.5)$$

เครื่องหมาย '-' ในสมการที่ (2.5) แสดงให้เห็นถึงการกลับเฟสไป  $180^\circ$  ระหว่างสัญญาณอินพุต  $V_i$  และสัญญาณเอาต์พุต  $V_o$  และค่าอัตราขยายของวงจรในรูปที่ 2.3 สามารถที่จะกำหนดให้มีค่าใดๆ โดยการจัดอัตราส่วนระหว่าง  $R_2$  และ  $R_1$



รูปที่ 2.4 วงจรขยายแบบไม่กลับเฟส

จากวงจรขยายแบบไม่กลับเฟสในรูปที่ 2.4 จะให้คุณสมบัติของสัญญาณอินพุตและเอาต์พุตมีเฟสที่เหมือนกัน โดยสามารถหาความสัมพันธ์ระหว่างศักดา  $V_{in}$  และ  $V_o$  ได้ดังนี้

$$I_1 = \frac{V_1}{R_1} \quad (2.6)$$

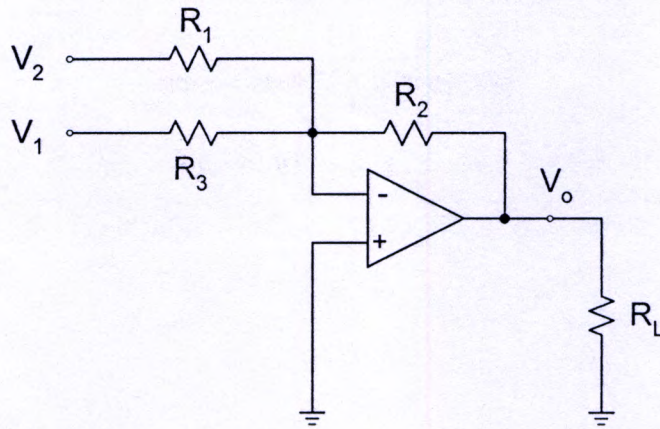
เนื่องจาก  $V_1 = V_{in}$  ดังนั้น

$$I_1 = \frac{V_{in}}{R_1} \quad (2.7)$$

$$V_o = I_1 R_2 + V_1 = \frac{V_{in}}{R_1} R_2 + V_{in} \quad (2.8)$$

$$\frac{V_o}{V_{in}} = 1 + \frac{R_2}{R_1} \quad (2.9)$$

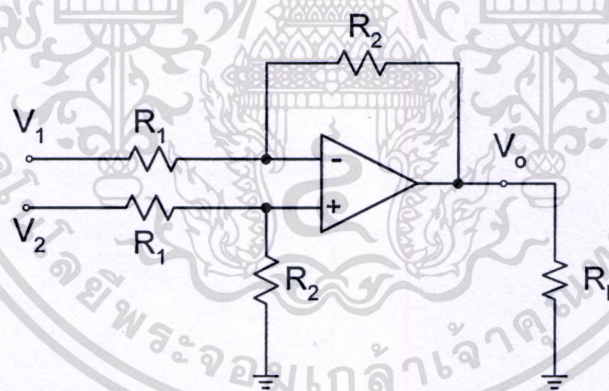
จากสมการที่ (2.9) จะได้ว่าอัตราขยายของวงจรในรูปที่ 2.4 จะมีค่าต่ำสุดเท่ากับหนึ่ง และเฟสของสัญญาณ  $V_o$  และ  $V_{in}$  จะมีค่าเหมือนกันคือไม่มีการต่างเฟสเกิดขึ้น



รูปที่ 2.5 วงจรรวมสัญญาณ

การรวมสัญญาณหลายๆ สัญญาณเข้าด้วยกันสามารถที่จะทำได้ โดยการปรับปรุงวงจรขยายแบบกลับเฟส ดังแสดงในรูปที่ 2.5 ซึ่งเป็นตัวอย่างการรวมสัญญาณ 2 สัญญาณ สัญญาณเอาต์พุต  $V_o$  จะสามารถหาได้จาก

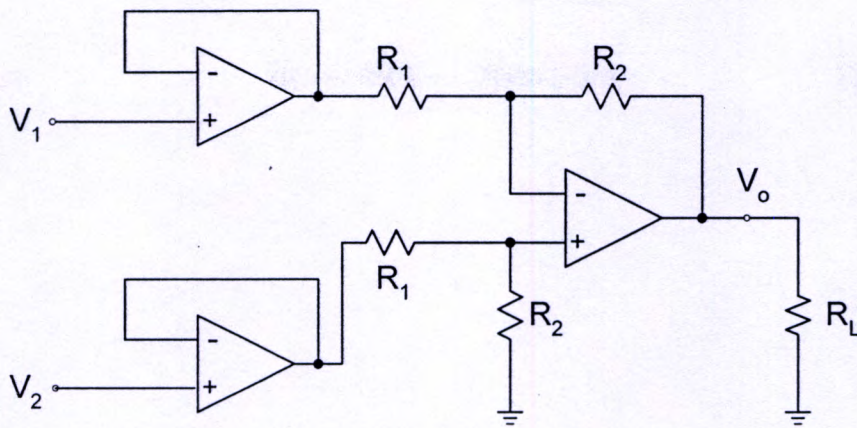
$$V_o = - \left[ \frac{R_2}{R_1} V_1 + \frac{R_2}{R_3} V_2 \right] \quad (2.10)$$



รูปที่ 2.6 วงจรขยายความแตกต่าง

จากวงจรขยายความแตกต่าง ดังแสดงในรูปที่ 2.6 ซึ่งเป็นวงจรที่มีการประยุกต์ใช้ในการขยายสัญญาณที่มีขนาดเล็กและมีการรบกวนสูง เช่น ในเทอร์โมคัปเปิลหรือสเตรนเกจ เป็นต้น โดยสามารถหาค่าศักดา  $V_o$  ได้ดังนี้

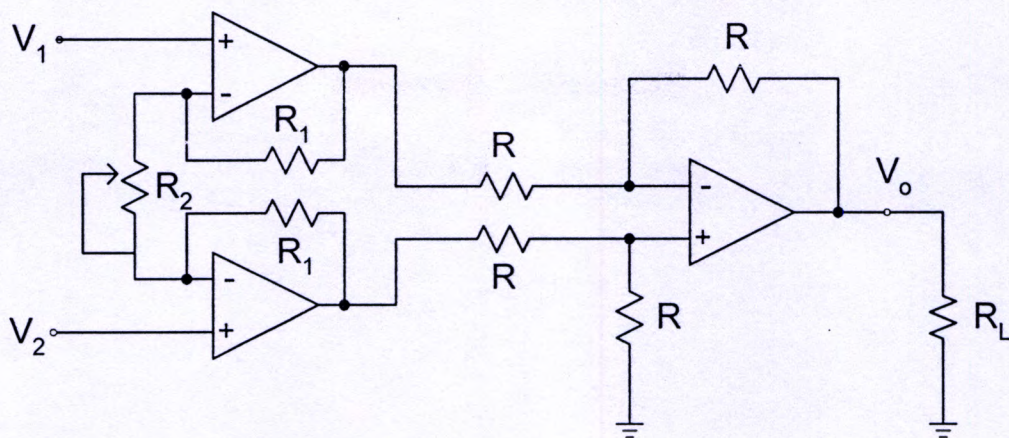
$$V_o = \frac{R_2}{R_1} (V_2 - V_1) \quad (2.11)$$



รูปที่ 2.7 วงจรขยายแบบอินสตรูเมนต์แบบพื้นฐาน

จากสมการที่ (2.11) ค่าศักดาเอาต์พุต  $V_o$  จะขึ้นอยู่กับผลต่างของสัญญาณอินพุต  $V_1$  และ  $V_2$  ถ้าสัญญาณอินพุต  $V_1$  เท่ากับ  $V_2$  ค่าศักดาเอาต์พุต  $V_o$  จะเท่ากับศูนย์ สัญญาณอินพุต  $V_1$  เท่ากับ  $V_2$  จะเรียกว่าสัญญาณร่วม (Common Mode Voltage) ความต้านทาน  $R_1$  และ  $R_2$  แต่ละคู่ในวงจรจะต้องมีค่าสมนัยกันมาก เพื่อที่จะให้อัตราขยายของวงจรต่อสัญญาณร่วมเท่ากับศูนย์ จากวงจรในรูปที่ 2.6 ความต้านทานอินพุตของวงจรมีค่าที่ไม่สูง ซึ่งจะเป็นผลให้สัญญาณที่ส่งมาจากตัวตรวจวัดผิดพลาดได้ เนื่องจากตัวตรวจวัดจะมีความต้านทานเอาต์พุตที่สูง ในรูปที่ 2.7 เป็นวงจรขยายความแตกต่างที่เพิ่มวงจรตามศักดาเข้ามายังส่วนหน้า วงจรนี้จะเรียกว่า วงจรขยายแบบอินสตรูเมนต์ (Instrumentation Amplifier) วงจรในรูปที่ 2.7 จะเป็นวงจรขยายแบบอินสตรูเมนต์แบบพื้นฐาน ความสัมพันธ์ระหว่างสัญญาณอินพุตและสัญญาณเอาต์พุตจะเหมือนกับสมการที่ (2.11) ในการปรับอัตราขยายของวงจรจะกระทำได้โดยการแปรค่าความต้านทาน  $R_2$  ทั้ง 2 ตัวในวงจร ซึ่งการแปรค่าความต้านทาน  $R_2$  อาจจะมีผลทำให้อัตราการขยายร่วมของวงจรมีค่าไม่เป็นศูนย์ เนื่องจากความไม่สมนัยกันของความต้านทาน จึงได้มีการปรับปรุงวงจรขึ้นใหม่แสดงในรูปที่ 2.8 การแปรค่าอัตราขยายของวงจรจะแปรค่าความต้านทาน  $R_2$  เพียงค่าเดียวโดยค่าอัตราการขยายของวงจรจะมีค่าเท่ากับ

$$V_o = \left(1 + \frac{2R_1}{R_2}\right)(V_2 - V_1) \quad (2.12)$$



รูปที่ 2.8 วงจรขยายแบบอินสตรูเมนต์

การเปลี่ยนแปลงระดับสัญญาณอย่างเป็นเชิงเส้น สามารถเทียบได้กับสมการเส้นตรงดังนี้

$$y = mx + c \quad (2.13)$$

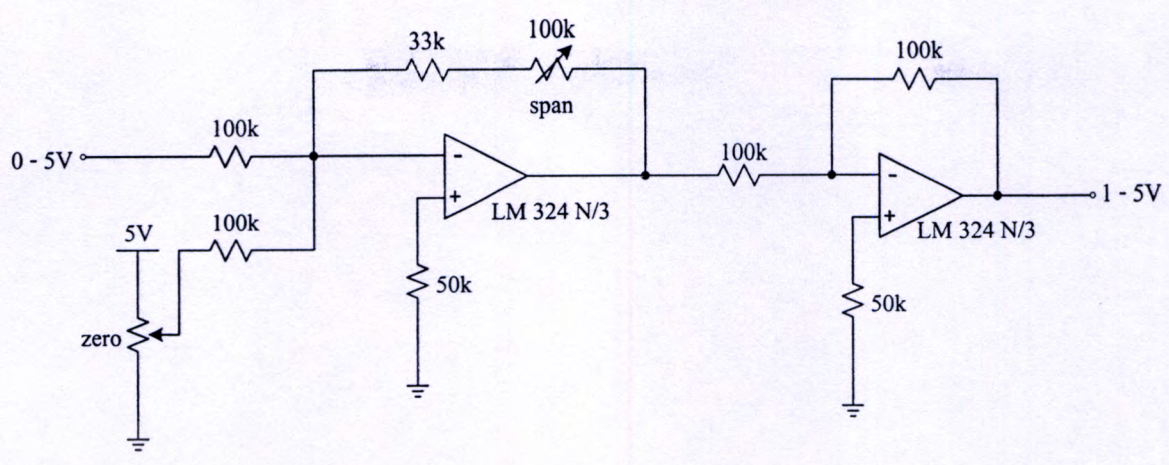
- เมื่อ
- y คือ สัญญาณเอาต์พุต
  - x คือ สัญญาณอินพุต
  - m คือ อัตราการเปลี่ยนแปลงสัญญาณเอาต์พุตเทียบกับสัญญาณอินพุต หรือค่าความชัน
  - c คือ ค่าเอาต์พุตต่ำสุด (Zero) เมื่อพิจารณาที่  $x = 0$

ตัวอย่างการเปลี่ยนแปลงระดับสัญญาณจาก 0-5V เป็น 1-5V เมื่อเทียบกับสมการที่ (2.13) จะได้ค่าความชัน m เท่ากับ 0.8 และค่าเอาต์พุตต่ำสุด c เท่ากับ 1 เขียนเป็นสมการได้ดังนี้

$$y = 0.8x + 1 \quad (2.14)$$

จากสมการที่ (2.14) สามารถออกแบบวงจรเปลี่ยนระดับสัญญาณ โดยใช้อปแอมป์ได้ดังแสดงในรูปที่ 2.9 ซึ่งความถูกต้องและความเป็นเชิงเส้นของการเปลี่ยนแปลงระดับสัญญาณดังกล่าวจะขึ้นอยู่กับความถูกต้องของตัวต้านทานที่นำมาต่อในวงจร และเนื่องจากคุณสมบัติที่ไม่เป็นไปตามอุดมคติของอปแอมป์ซึ่งเป็นสาเหตุทำให้เกิดค่าออฟเซตทำให้เกิดข้อจำกัดอีกประการหนึ่งสำหรับการใช้ออปแอมป์เพื่อแก้ปัญหาดังกล่าวจึงได้มีการนำเอาไมโครคอนโทรลเลอร์เข้ามาประยุกต์ใช้ในการเปลี่ยนแปลงระดับสัญญาณในรูปแบบของ Look up Table [5] ดังแสดงในรูปที่ 2.10 โดยที่ความสัมพันธ์ระหว่างสัญญาณอินพุตและสัญญาณเอาต์พุตของการเปลี่ยนแปลงระดับสัญญาณจาก 0-5V เป็น 1-5V ได้แสดงดังตารางที่ 2.1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.9 การเปลี่ยนแปลงระดับสัญญาณจาก 0-5V เป็น 1-5V โดยใช้ออปแอมป์ตัวต่อร่วมกับตัวต้านทาน



รูปที่ 2.10 การเปลี่ยนแปลงระดับสัญญาณจาก 0-5V เป็น 1-5V โดยใช้ไมโครคอนโทรลเลอร์ในรูปแบบของ Look up Table

ตารางที่ 2.1 การเปลี่ยนแปลงระดับสัญญาณจาก 0-5V เป็น 1-5V ( $y = 0.8x + 1$ )

สัญญาณอินพุต x	สัญญาณเอาต์พุต y
0.00	1.00
0.50	1.40
1.00	1.80
1.50	2.20
2.00	2.60
2.50	3.00
3.00	3.40
3.50	3.80
4.00	4.20
4.50	4.60
5.00	5.00

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความถูกต้องและความเป็นเชิงเส้นของการเปลี่ยนแปลงระดับสัญญาณโดยใช้ไมโครคอนโทรลเลอร์รูปแบบของ Look up Table จะขึ้นอยู่กับจำนวนข้อมูลในตารางที่เก็บไว้ภายในหน่วยความจำของไมโครคอนโทรลเลอร์และความละเอียดในการแปลงข้อมูลของวงจร A/D และวงจร D/A ถ้าต้องการเพิ่มความละเอียดและความถูกต้องในการเปลี่ยนแปลงระดับสัญญาณ จำเป็นต้องเพิ่มจำนวนข้อมูลในตารางด้วยซึ่งจะมีผลต่อขนาดของหน่วยความจำของไมโครคอนโทรลเลอร์ต้องมีขนาดเพียงพอที่จะบันทึกข้อมูลทั้งหมด นอกจากนั้นในการเปลี่ยนแปลงระดับสัญญาณโดยใช้วิธีดังกล่าวยังขาดความยืดหยุ่นในการนำไปใช้งาน ยกตัวอย่างเช่น ถ้าช่วงของสัญญาณอินพุตเปลี่ยนแปลงไป ดังเช่นจาก 0 – 5V เปลี่ยนเป็น 0 - 10V ก็จำเป็นต้องเปลี่ยนแปลงข้อมูลในตารางใหม่ทั้งหมดเพื่อให้สอดคล้องกับสัญญาณอินพุตที่เข้ามา

## 2.4 การจัดสัญญาณให้เป็นเชิงเส้น

คุณสมบัติของตัวตรวจวัดบางชนิดจะมีคุณสมบัติไม่เป็นเชิงเส้น ในขณะที่ใช้งานที่ไม่ต้องการความเที่ยงตรงมากนักจะไม่เป็นปัญหา แต่ถ้าการใช้งานที่ต้องการความเที่ยงตรงสูงจะประสบกับปัญหาในการจัดการสัญญาณ ซึ่งโดยปกติการใช้งานของระบบควบคุมจะใช้กับระบบที่เป็นเชิงเส้นเท่านั้น ดังนั้นจึงจำเป็นต้องจัดผลตอบสนองของตัวตรวจวัดให้เป็นเชิงเส้น ตัวอย่างเช่น ถ้าตัวตรวจวัดมีคุณสมบัติดังต่อไปนี้

$$V_I = V_o e^{-at} \quad (2.15)$$

เมื่อ  $V_I$  คือ สัญญาณที่ได้จากตัวตรวจวัด

$V_o$  คือ ค่าคงที่ที่  $I$  เท่ากับศูนย์

$I$  คือ ตัวแปรที่ต้องการวัด

จากสมการที่ (2.15) เขียนเป็นกราฟได้ในรูปที่ 2.11(ก) ในการวัดผลตอบสนองของสัญญาณในรูปที่ 2.11(ก) ให้เป็นเชิงเส้นดังรูปที่ 2.11(ข) สามารถทำได้โดยการสร้างตัวขยายสัญญาณให้มีผลตอบสนองต่อสัญญาณอินพุตมีฟังก์ชันตรงกันข้ามกับสมการที่ (2.15) คือ

$$V_A = K \ln(V_{IN}) \quad (2.16)$$

เมื่อ  $V_A$  คือ สัญญาณเอาต์พุต

$K$  คือ ค่าคงที่ของการขยายสัญญาณ

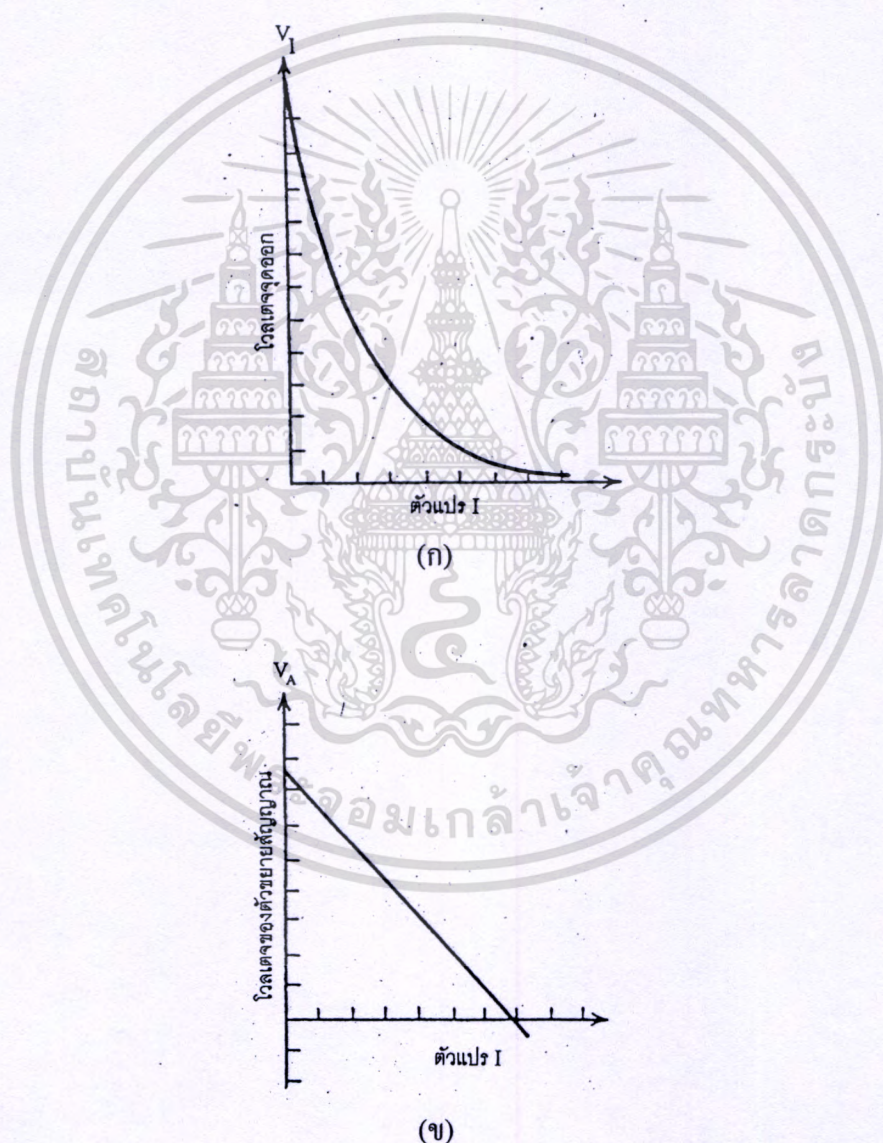
$V_{IN}$  คือ สัญญาณอินพุตซึ่งในที่นี้ก็คือสัญญาณที่ได้จากตัวตรวจวัด

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อใช้ในการศึกษาเท่านั้น เมื่อผู้ยูได้เห็นว่าไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แทนค่าสมการที่ (2.15) ลงในสมการที่ (2.16) จะได้

$$V_A = K \ln(V_o) - \alpha KI \quad (2.17)$$

จากสมการที่ (2.17) จะสามารถเขียนเป็นกราฟได้ในรูปที่ 2.11(ข) ซึ่งจะเป็นเส้นตรงที่มีค่าความชันเท่ากับ  $-\alpha K$  ในการใช้งานในระบบควบคุมจะสามารถนำสัญญาณเชิงเส้นในรูปที่ 2.11(ข) ไปใช้งานได้โดยตรง



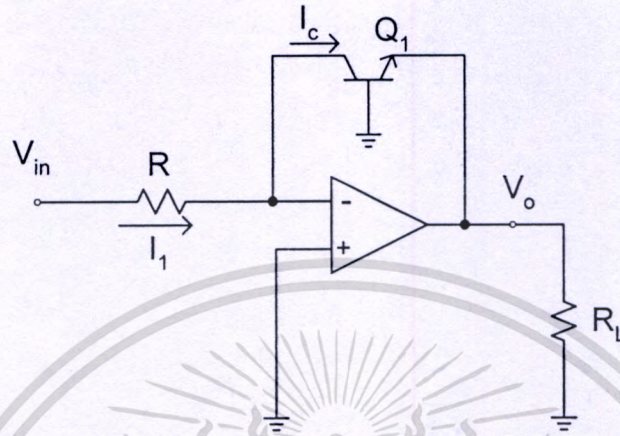
รูปที่ 2.11 การจัดสัญญาณให้เป็นเชิงเส้น

(ก) กราฟที่ได้จากสมการที่ (2.15)

(ข) กราฟที่ได้จากสมการที่ (2.17)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตัวอย่างวงจรที่ใช้ในการจัดสัญญาณให้เป็นเชิงเส้น เช่น วงจรขยายสัญญาณแบบลอการิทึม (Logarithmic) และวงจรขยายแบบเอกซ์โพเนนเชียล (Exponential) ดังแสดงในรูปที่ 2.12 และรูปที่ 2.13 ตามลำดับ



รูปที่ 2.12 วงจรขยายสัญญาณแบบลอการิทึม

จากรูปที่ 2.12 การทำงานของวงจรขยายสัญญาณแบบลอการิทึมจะอาศัยคุณสมบัติทางกระแสของทรานซิสเตอร์  $Q$  โดยกระแส  $I_c$  ที่ไหลผ่านขาคอลเล็กเตอร์ของทรานซิสเตอร์ ซึ่งมีค่าเท่ากับ

$$I_c = I_s e^{\frac{V_{BE}}{V_T}} \quad (2.18)$$

เมื่อ  $I_s$  คือ กระแสรั่วไหลของทรานซิสเตอร์ (Saturation Leakage Current)

$V_T$  คือ ค่าศักดาความร้อนที่มีค่าเท่ากับ 26 mV ที่ 25°C

และค่า  $I_s$  และ  $V_T$  จะเป็นค่าคงที่

$$I_1 = I_c = \frac{V_{in}}{R} \quad (2.19)$$

$$V_o = -V_{BE} \quad (2.20)$$

เมื่อ  $V_{BE}$  คือ ค่าศักดาตกคร่อมขามิตเตอร์และขาเบสของทรานซิสเตอร์

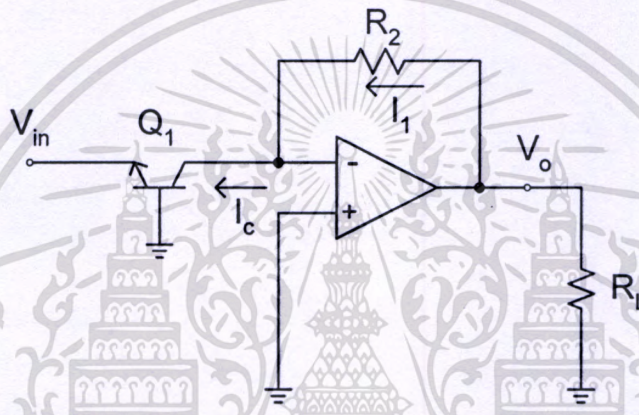
แทนค่า  $V_{BE}$  จากสมการที่ (2.18) ลงใน (2.20) จะได้  
เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ภายใต้การกำกับดูแลของมหาวิทยาลัยเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$V_o = -V_T \ln \frac{I_c}{I_s} \quad (2.21)$$

แทนค่า  $I_c$  จากสมการที่ (2.19) ลงในสมการที่ (2.21) จะได้

$$V_o = -V_T \ln \frac{V_{in}}{R I_s} \quad (2.22)$$

วงจรในรูปที่ 2.12 จะทำงานได้ถูกต้องก็ต่อเมื่อ  $V_{in} > 0$



รูปที่ 2.13 วงจรขยายเอ็กซ์โพเนนเชียล

จากวงจรขยายเอ็กซ์โพเนนเชียลดังแสดงในรูปที่ 2.13 โดยอาศัยศักดาตกร่วมขาอิมิตเตอร์และเบส  $V_{EB}$  ของทรานซิสเตอร์  $Q_1$  เปลี่ยนเป็นกระแสคอลเล็กเตอร์  $I_c$  ตามสมการที่ (2.18) จะได้ว่า

$$V_o = I_1 R \quad (2.23)$$

$$I_1 = I_c \quad (2.24)$$

$$I_c = I_s e^{\frac{V_{BE}}{V_T}} = I_s e^{\frac{-V_{EB}}{V_T}} = I_s e^{\frac{-V_{in}}{V_T}} \quad (2.25)$$

จากสมการที่ (2.24) และ (2.25) จะได้ว่า

$$I_1 = I_s e^{\frac{-V_{in}}{V_T}} \quad (2.26)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

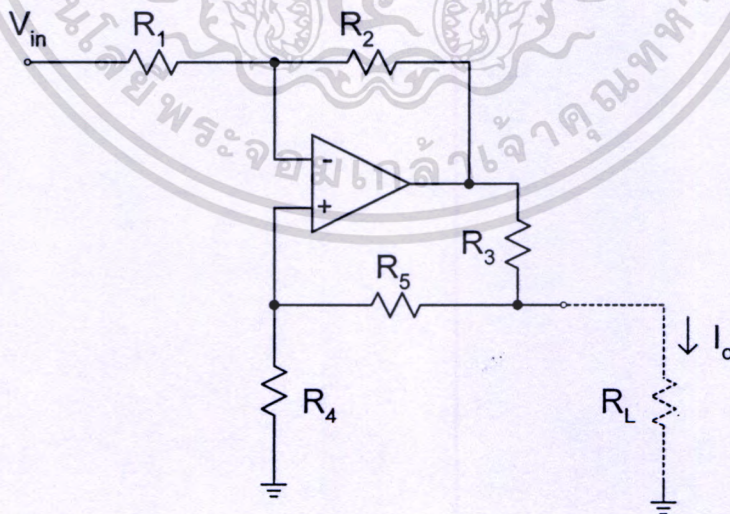
แทนค่า  $I_1$  จากสมการที่ (2.26) ลงในสมการที่ (2.23) จะได้ค่าศักดาเอาต์พุต  $V_o$  ดังนี้

$$V_o = RI_s e^{\frac{-V_{in}}{V_T}} \quad (2.27)$$

ในกรณีที่  $V_{in} > 0$  เท่านั้นวงจรในรูปที่ 2.13 จึงจะทำงานได้ตามสมการที่ (2.27)

## 2.5 การเปลี่ยนชนิดของสัญญาณ

สัญญาณไฟฟ้าที่ได้จากตัวตรวจวัดจะเป็นสัญญาณศักดาไฟฟ้าหรือกระแสไฟฟ้าชนิดใดชนิดหนึ่ง ตัวตรวจวัดบางชนิดให้สัญญาณไฟฟ้าในรูปของกระแส แต่ตัวขยายสัญญาณจะทำงานเฉพาะกับศักดาไฟฟ้า ดังนั้นจึงจำเป็นที่จะต้องเปลี่ยนสัญญาณกระแสให้เป็นศักดา ก่อนแล้วจึงป้อนเข้าสู่ตัวขยายสัญญาณ การเปลี่ยนสัญญาณกระแสให้เป็นศักดาจะกระทำได้หลายวิธี เช่น การใช้ความต้านทานต่อเข้ามาเพื่อให้กระแสไหลผ่านซึ่งจะได้ค่าศักดาที่ขึ้นอยู่กับค่ากระแสที่ตกคร่อมความต้านทาน เป็นต้น ในทางกลับกันการส่งสัญญาณควบคุมต่างๆ มักจะใช้การส่งสัญญาณในรูปของลูปกระแส (Current Loop) เนื่องจากกระแสที่ถูกส่งออกไปและวนกลับมาครบรอบที่จุดส่งจะต้องมีค่าเท่าเดิม ดังนั้นสัญญาณจะไม่มีการสูญหาย เมื่อสัญญาณที่จะส่งอยู่ในรูปของศักดาจึงจำเป็นต้องเปลี่ยนให้อยู่ในรูปของกระแสก่อนแล้วจึงส่งออกไป การเปลี่ยนสัญญาณศักดาไฟฟ้าเป็นกระแสหรือเปลี่ยนจากกระแสเป็นศักดาจะพบเห็นการใช้งานอยู่เสมอ ตัวอย่างวงจรเปลี่ยนศักดาเป็นกระแส และวงจรเปลี่ยนกระแสเป็นศักดา ดังแสดงในรูปที่ 2.14 และ 2.15 ตามลำดับ



รูปที่ 2.14 วงจรเปลี่ยนศักดาเป็นกระแส

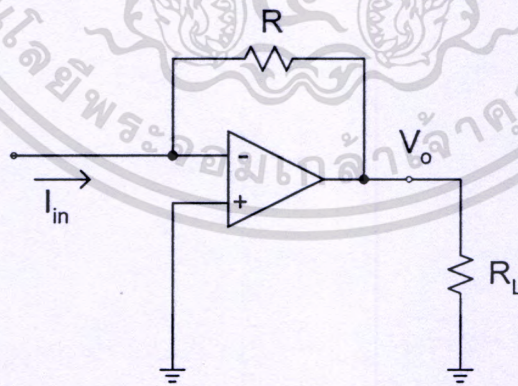
ในการส่งสัญญาณศักดาไฟฟ้าในระยะไกล ระหว่างทางจะเกิดการสูญเสียทางด้านขนาด ศักดาได้อันเนื่องมาจากความต้านทานที่เกิดในแต่ละจุด แต่ในขณะที่การส่งสัญญาณด้วยกระแสจะไม่เกิดการสูญเสียเนื่องจากกระแสในลูปวงจรในรูปที่ 2.14 ความสัมพันธ์ระหว่างศักดาอินพุต  $V_{in}$  และกระแสเอาต์พุต  $I_o$  จะหาได้ดังนี้

$$I_o = -\frac{R_2}{R_1 R_3} V_{in} \quad (2.28)$$

เมื่อกำหนดให้  $R_1(R_3 + R_5) = R_2 R_4$

ในการเปลี่ยนกระแสให้เป็นศักดาวิธีที่ง่ายที่สุด คือ การนำเอากระแส  $I$  ให้ไหลผ่านความต้านทาน  $R$  ซึ่งจะได้ศักดาที่ตกคร่อมความต้านทาน แต่ในวิธีนี้จะใช้งานได้ดีในกรณีที่ตัวส่งกระแสมีความต้านทานเอาต์พุตสูงมาก จึงจะทำให้การเปลี่ยนกระแสเป็นศักดาของความต้านทานเป็นไปอย่างแม่นยำ การประยุกต์ใช้งานของออปแอมป์ในการเปลี่ยนกระแสเป็นศักดาดังแสดงในรูปที่ 2.15 จะมีความแม่นยำสูง เนื่องจากความต้านทานอินพุตของออปแอมป์จะมีค่าสูงมากและศักดาที่ขา (-) จะเป็นศูนย์ ดังนั้นกระแส  $I_{in}$  ทั้งหมดจะไหลผ่านความต้านทาน  $R$  ซึ่งจะได้ความสัมพันธ์ระหว่างกระแสอินพุต  $I_{in}$  และศักดาเอาต์พุต  $V_o$  ดังนี้

$$V_o = I_{in} R \quad (2.29)$$



รูปที่ 2.15 วงจรเปลี่ยนกระแสเป็นศักดา

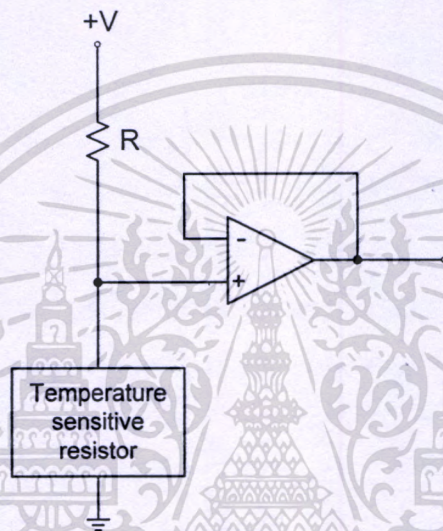
นอกจากนั้นยังได้มีการนำเอาออปแอมป์มาต่อร่วมกับวงจรบริดจ์ (Bridge Circuit) ดังแสดงในรูปที่ 2.16 เพื่อตรวจจับสัญญาณศักดาไฟฟ้าที่ได้จากการเปลี่ยนแปลงที่มีเพียงเล็กน้อยของค่าความต้านทานหรืออิมพีแดนซ์ที่ต้องการตรวจสอบ วงจรบริดจ์แบบพื้นฐานที่เป็นที่รู้จักกันคือ วงจรวีตสโตนบริดจ์ (Wheatstone Bridge) ซึ่งแบ่งออกเป็น 2 ชนิด คือ วงจรวีตสโตนบริดจ์ชนิด

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ภายใต้การดำเนินงานเพื่อการศึกษาเท่านั้น ขอสงวนสิทธิ์ในชื่อและภาพเป็นทางการค้า

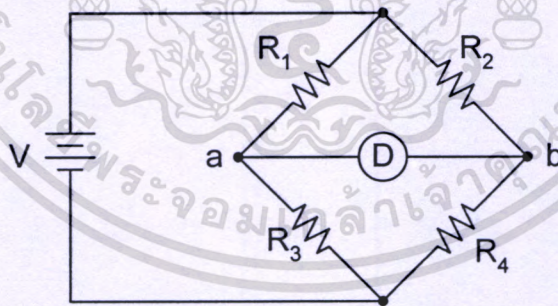
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ไฟตรงและชนิดไฟสลับ วงจรวัดสโตนบริดจ์ชนิดไฟตรงแสดงในรูปที่ 2.17 เมื่อ D คือตัวตรวจสอบสถานะสมดุลของวงจรบริดจ์ โดยที่ตัวตรวจสอบ D จะต้องมีค่าความต้านทานภายในเป็นอนันต์ ความสมดุลของวงจรบริดจ์จะเกิดขึ้นเมื่อค่าศักดา  $V_a$  ที่จุด a และศักดา  $V_b$  ที่จุด b มีค่าเท่ากัน ถ้าวงจรบริดจ์เกิดการไม่สมดุลขึ้นจะเกิดศักดาแตกต่างระหว่างศักดา  $V_a$  และ  $V_b$  เท่ากับ  $\Delta V$  ดังนี้

$$\Delta V = V_a - V_b \quad (2.30)$$



รูปที่ 2.16 การประยุกต์ใช้งานออปแอมป์คู่ร่วมกับวงจรบริดจ์



รูปที่ 2.17 วงจรวัดสโตนบริดจ์ชนิดไฟตรงแบบพื้นฐาน

และค่าศักดา  $V_a$  และ  $V_b$  จะหาได้จากการแบ่งศักดาของความต้านทาน  $R_1$  กับ  $R_3$  และ  $R_2$  กับ  $R_4$  ตามลำดับ ซึ่งจะมีค่าเท่ากับ

$$V_a = \frac{VR_3}{R_1 + R_3} \quad (2.31)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$V_b = \frac{VR_4}{R_2 + R_4} \quad (2.32)$$

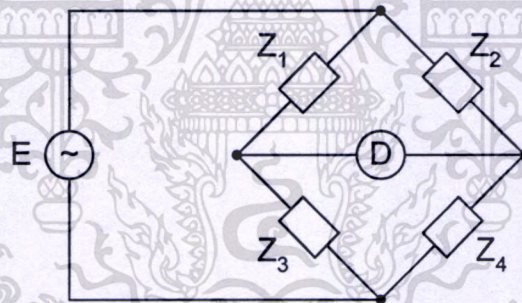
เมื่อ  $V$  คือค่าศักดาที่ป้อนให้กับวงจรบริดจ์ จากสมการที่ (2.31) และ (2.32) จะสามารถหาค่าศักดาแตกต่าง  $\Delta V$  ได้ดังนี้

$$\Delta V = \frac{R_3R_2 - R_1R_4}{(R_1 + R_3)(R_2 + R_4)} V \quad (2.33)$$

จากสมการที่ (2.32) ค่าศักดาแตกต่าง  $\Delta V$  จะมีค่าเท่ากับศูนย์หรือวงจรบริดจ์จะสมดุลเมื่อผลคูณของค่าความต้านทาน  $R_3R_2$  กับ  $R_1R_4$  จะต้องเท่ากัน

$$R_3R_2 = R_1R_4 \quad (2.34)$$

และค่าของศักดาแตกต่าง  $\Delta V$  จะมีค่าไม่ขึ้นอยู่กับค่าศักดา  $V$  ที่ป้อนให้กับวงจรบริดจ์



รูปที่ 2.18 วงจรวัดสโตนบริดจ์ชนิดไฟสลับแบบพื้นฐาน

จากหลักการของวงจรวัดสโตนบริดจ์ชนิดไฟตรงที่กล่าวมาแล้วในข้างต้น จะเป็นการป้อนศักดา  $V$  ที่เป็นศักดาไฟตรง การประยุกต์ใช้งานของวงจรบริดจ์อีกลักษณะหนึ่งที่ใช้ในการหาค่าของตัวเก็บประจุหรือตัวเหนี่ยวนำที่ไม่ทราบค่า โดยมีตัวเก็บประจุหรือตัวเหนี่ยวนำที่ทราบค่าต่ออยู่เป็นค่าอ้างอิงในวงจรบริดจ์ และให้ศักดา  $V$  ที่เป็นสัญญาณไฟสลับ วงจรวัดสโตนบริดจ์ที่ใช้สัญญาณไฟสลับ หรือวงจรวัดสโตนบริดจ์ชนิดไฟสลับ แสดงดังรูปที่ 2.18 ค่าศักดาแตกต่างระหว่างแขนงของวงจรบริดจ์ สามารถหาได้ดังนี้

$$\Delta E = \frac{Z_3Z_2 - Z_1Z_4}{(Z_1 + Z_2)(Z_3 + Z_4)} E \quad (2.35)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อ  $\Delta E$  คือ ค่าศักดาแตกต่างของวงจรรีดิจหรือค่าศักดาออฟเซ็ท  
 $E$  คือ ค่าศักดาสัญญาณไฟสลัปที่ป้อนให้แก่วงจรรีดิจ  
 $z_1, z_2, z_3$  และ  $z_4$  เป็นความต้านทานทางสัญญาณไฟสลัป หรืออิมพีแดนซ์

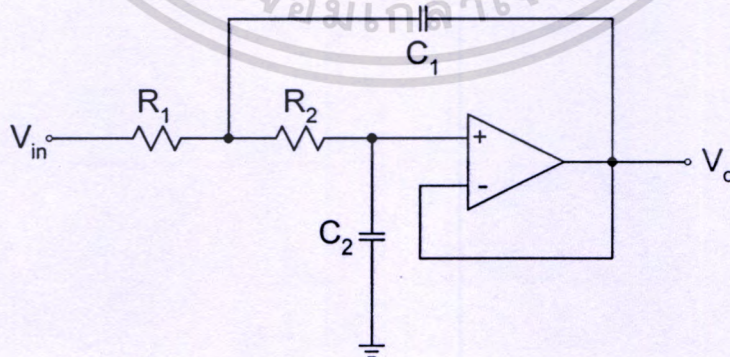
ในกรณีที่วงจรรีดิจสมดุล หรือ  $\Delta E = 0$  จะต้องสอดคล้องกับเงื่อนไข

$$Z_3 Z_2 = Z_1 Z_4 \quad (2.36)$$

## 2.6 การกรองและอิมพีแดนซ์แมตซิง

ตัวตรวจวัดจะให้สัญญาณไฟฟ้าที่มีขนาดเล็กเป็นผลให้มีการรบกวนจากสัญญาณต่างๆ ได้ง่าย เช่น สัญญาณไฟฟ้าสลับ 50Hz การทำงานของมอเตอร์หรือสัญญาณความถี่สูงจากเครื่องคอมพิวเตอร์ เป็นต้น สัญญาณเหล่านี้เป็นสัญญาณที่ไม่ต้องการ จึงจำเป็นต้องกำจัดสัญญาณรบกวนออกไป โดยใช้วงจรกรองความถี่ ซึ่งมีหลายแบบที่สำคัญๆ เช่น ชนิดกรองความถี่ต่ำผ่าน (Low Pass Filter) กรองความถี่สูงผ่าน (High Pass Filter) กรองความถี่เฉพาะช่วงผ่าน (Band Pass Filter) กรองความถี่เฉพาะช่วงไม่ผ่าน (Band Stop Filter) ดังแสดงในรูปที่ 2.19 รูปที่ 2.21 รูปที่ 2.23 และรูปที่ 2.24 ตามลำดับ เป็นต้น

โดยปกติตัวตรวจวัดจะมีค่าความต้านทานค่อนข้างสูง ดังนั้นในการส่งสัญญาณเข้าไปยังตัวขยายสัญญาณจึงจำเป็นต้องออกแบบให้ความต้านทานอินพุทของตัวขยายสัญญาณมีค่าที่สมนัยกับความต้านทานภายในของตัวตรวจวัดเพื่อให้สัญญาณที่วัดได้มีค่าที่ถูกต้องที่สุด โดยอาจจะใช้หม้อแปลงอินพีแดนซ์หรือวงจรกันชน (บัฟเฟอร์) เป็นตัวกันระหว่างตัวตรวจวัดและตัวขยายสัญญาณ



รูปที่ 2.19 วงจรกรองความถี่ต่ำผ่าน

จากวงจรกรองความถี่ต่ำผ่าน ดังแสดงในรูปที่ 2.19 ซึ่งเป็นวงจรอันดับที่สองจะมีความสัมพันธ์ระหว่างศักดาเอาต์พุต  $V_o$  กับศักดาอินพุต  $V_{in}$  หรือฟังก์ชันถ่ายโอนดังนี้

$$A_{vc} = \frac{V_o}{V_i} = \frac{1}{s^2(C_1C_2R_1R_2) + s[C_2(R_1+R_2)] + 1} = \frac{1}{s^2 + 2\zeta\omega_n s + \omega_n^2} \quad (2.37)$$

โดยที่ค่าของ  $s_1$  และ  $s_2$  มีค่าเท่ากับ

$$s_{1,2} = \frac{-C_2(R_1 + R_2) \pm [C_2^2(R_1 + R_2)^2 - 4C_1C_2R_1R_2]^{1/2}}{2C_1C_2R_1R_2} \quad (2.38)$$

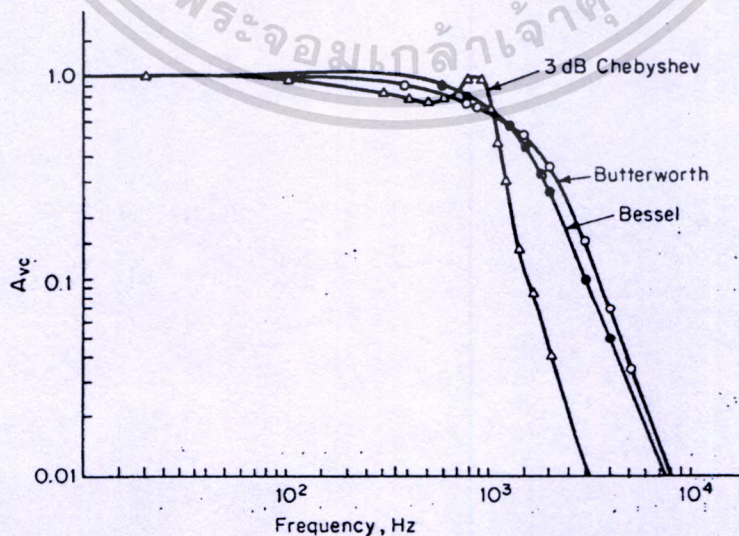
และอัตราการหน่วง (Damping Ratio) ของวงจร  $\zeta$  หาได้จาก

$$\zeta = \frac{R_1 + R_2}{2} \left( \frac{C_2}{R_1R_2C_1} \right)^{1/2} \quad (2.39)$$

ส่วนค่าความเร็วเชิงมุมในการแกว่งตามธรรมชาติ  $\omega_n$  มีค่าเท่ากับ

$$\omega_n = 2\pi f_{cp} \quad (2.40)$$

เมื่อ  $f_{cp}$  คือ ความถี่หักเห (Corner Frequency) ของวงจร



รูปที่ 2.20 ตัวอย่างผลตอบสนองทางความถี่ของวงจรกรองความถี่ต่ำผ่านในรูปที่ 2.19

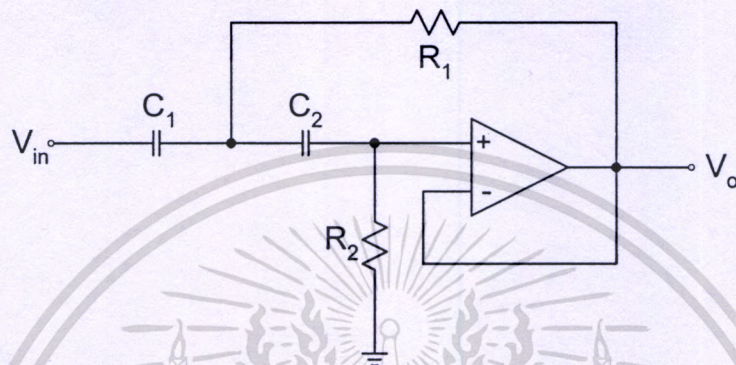
เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อนักผู้ใดเห็นไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 2.20 เป็นผลตอบสนองทางความถี่ของวงจรในรูปที่ 2.19 เมื่อกำหนดให้  $f_{cp} = 1000\text{Hz}$  พร้อมทั้งกำหนดค่าตัวต้านทานและตัวเก็บประจุต่างๆ ดังนี้

Bessel:  $R_1 = R_2 = 10800\Omega$   $C_1 = 0.0133\mu\text{F}$  และ  $C_2 = 0.01\mu\text{F}$

Butterworth:  $R_1 = R_2 = 10800\Omega$   $C_1 = 0.02\mu\text{F}$  และ  $C_2 = 0.01\mu\text{F}$

3-dB Chebyshev:  $R_1 = R_2 = 49400\Omega$   $C_1 = 0.01\mu\text{F}$  และ  $C_2 = 1470\mu\text{F}$



รูปที่ 2.21 วงจรกรองความถี่สูงผ่าน

จากวงจรกรองความถี่สูงผ่าน ดังแสดงในรูปที่ 2.21 จะมีความสัมพันธ์ระหว่างศักดาเอาต์พุต  $V_o$  กับศักดาอินพุต  $V_{in}$  หรือฟังก์ชันถ่ายโอนดังนี้

$$A_{vc} = \frac{V_o}{V_i} = \frac{s^2}{s^2 + s(1/R_2C_1 + 1/R_2C_2) + 1/R_1R_2C_1C_2} \quad (2.41)$$

โดยที่ค่าของ  $s_1$  และ  $s_2$  มีค่าเท่ากับ

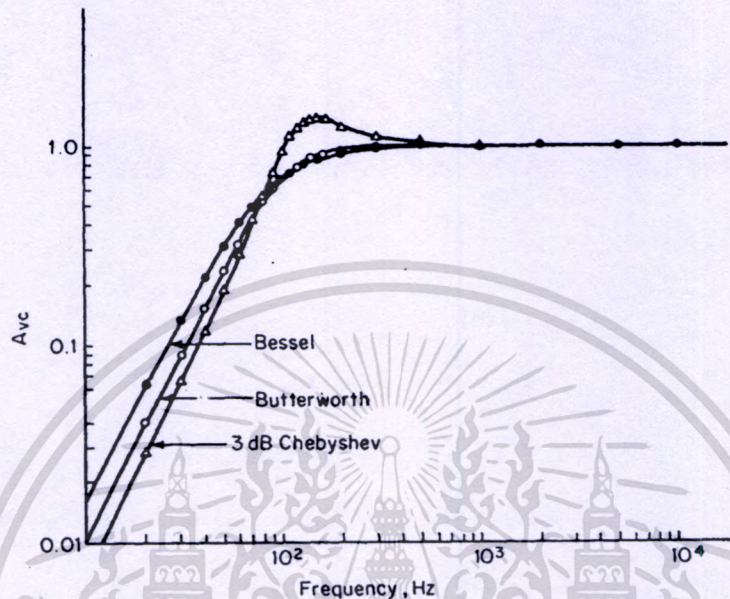
$$s_{1,2} = -\frac{1}{2R_2} \frac{C_1 + C_2}{C_1C_2} \pm \left[ \left( \frac{C_1 + C_2}{2R_2C_1C_2} \right)^2 - \frac{1}{R_1R_2C_1C_2} \right]^{1/2} \quad (2.42)$$

และอัตราการหน่วงของวงจร  $\zeta$  หาได้จาก

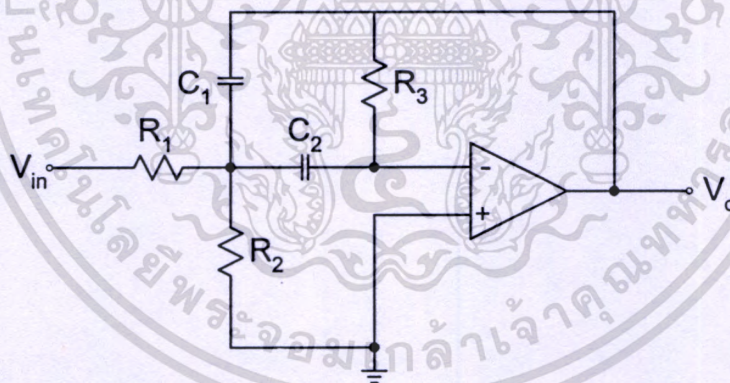
$$\zeta = \frac{1}{2} \left( \frac{R_1C_1}{R_2C_2} \right)^{1/2} + \frac{1}{2} \left( \frac{R_1C_2}{R_2C_1} \right)^{1/2} \quad (2.43)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ส่วนค่าความเร็วเชิงมุมในการแกว่งตามธรรมชาติ  $\omega_n$  ดังแสดงในสมการที่ (2.40) ถ้ากำหนดให้  $f_{cp} = 100\text{Hz}$  พร้อมทั้งกำหนดค่าตัวต้านทานและตัวเก็บประจุต่างๆ เช่นเดียวกับตัวอย่างในรูปที่ 2.18 จะได้ผลตอบสนองทางความถี่ของวงจรกรองความถี่สูงผ่าน ดังแสดงในรูปที่ 2.22



รูปที่ 2.22 ตัวอย่างผลตอบสนองทางความถี่ของวงจรกรองความถี่สูงผ่านในรูปที่ 2.21



รูปที่ 2.23 วงจรกรองความถี่ผ่านเฉพาะช่วง

จากรูปที่ 2.23 เป็นการแสดงรูปของวงจรกรองความถี่ผ่านเฉพาะช่วง ที่สามารถกำหนดความถี่กึ่งกลางของช่วงความถี่ที่ต้องการ  $f_o$  และช่วงความถี่ปฏิบัติงานหรือแบนด์วิดท์ (Bandwidth)  $\Delta f$  ได้ดังนี้

$$f_o = \frac{1}{2\pi} \left( \frac{1/R_1 + 1/R_2}{R_3 C_1 C_2} \right)^{1/2} \quad (2.44)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\Delta f = \frac{1/C_1 + 1/C_2}{2R_3} \quad (2.45)$$

โดยที่ฟังก์ชันถ่ายโอนระหว่างศักดาเอาต์พุต  $V_o$  กับศักดาอินพุต  $V_{in}$  มีค่าเท่ากับ

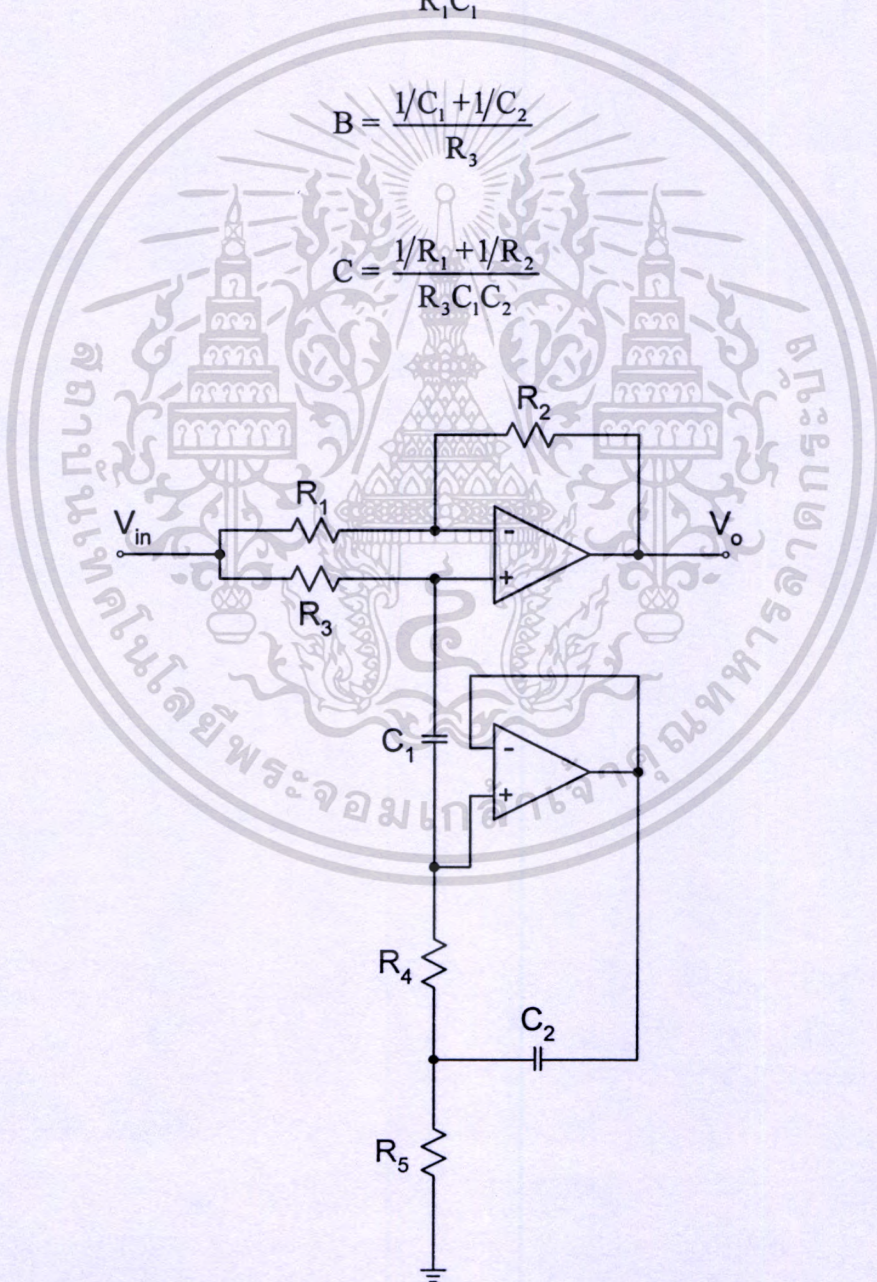
$$A_{vc} = \frac{V_o}{V_i} = \frac{-As}{s^2 + Bs + C} \quad (2.46)$$

เมื่อ

$$A = \frac{1}{R_1 C_1} \quad (2.47)$$

$$B = \frac{1/C_1 + 1/C_2}{R_3} \quad (2.48)$$

$$C = \frac{1/R_1 + 1/R_2}{R_3 C_1 C_2} \quad (2.49)$$



รูปที่ 2.24 วงจรกรองความถี่เฉพาะช่วง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

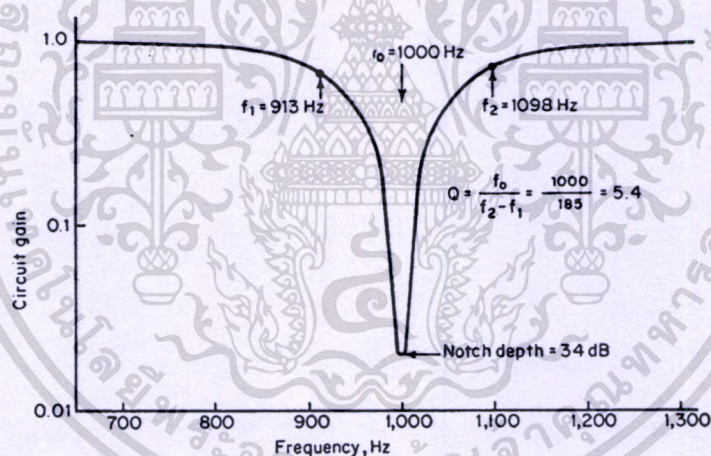
จากวงจรในรูปที่ 2.24 จะมีค่าอัตราขยายค้ำคาคำ ดังนี้

$$A_{vc} = \frac{V_o}{V_i} = \frac{j2\pi C_2 R^2 (f^2 - f_o^2)}{f(R + R_3) + j2\pi C_2 R^2 (f^2 - f_o^2)} \quad (2.50)$$

เมื่อกำหนดให้  $R = R_4 = R_5$  และ  $f_o$  คือ ความถี่ที่ไม่ต้องการให้ผ่าน (Notch Frequency) ซึ่งมีค่าเท่ากับ

$$f_o = \frac{1}{2\pi R (C_1 C_2)^{1/2}} \quad (2.51)$$

ตัวอย่างผลตอบสนองทางความถี่ของวงจรในรูปที่ 2.24 เมื่อกำหนดให้  $f_o = 1000\text{Hz}$  ดังแสดงในรูปที่ 2.25 เมื่อ  $f_1$  และ  $f_2$  คือความถี่ค้ำค้ำทอพอ (Cutoff Frequency) และความถี่สูงค้ำทอพอตามลำดับ



รูปที่ 2.25 ตัวอย่างผลตอบสนองทางความถี่ของวงจรกรองความถี่เฉพาะช่วงในรูปที่ 2.24

## 2.7 บทสรุป

ในบทนี้เป็นการกล่าวถึง ความสำคัญของการจัดการสัญญาณแบบอนาลอกที่มีอยู่หลายประเภท ซึ่งการจัดการสัญญาณแบบอนาลอกจะเป็นการจัดการสัญญาณไฟฟ้าแบบเวลาต่อเนื่องที่ยังคงให้ผลลัพธ์เป็นสัญญาณแบบเวลาต่อเนื่องเช่นกัน โดยทั่วไปการจัดการสัญญาณสามารถแบ่งออกได้เป็น 5 ประเภท คือ บัพเฟอร์หรือวงจรตามค้ำคาคำ การเปลี่ยนแปลงระดับสัญญาณ การจัดการสัญญาณให้เป็นเชิงเส้น การเปลี่ยนชนิดของสัญญาณ และการกรองและอิมพีแดนซ์แมตซิง โดยในการใช้งานอาจจะใช้เพียงประเภทใดประเภทหนึ่งหรือใช้ทั้งหมด 5 ประเภท ทั้งนี้ขึ้นอยู่กับสัญญาณ

ที่ต้องการและการใช้งาน สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 3

# ทฤษฎีทางคณิตศาสตร์เกี่ยวกับฟัซซี

### 3.1 บทนำ

ในปัจจุบันได้มีการพัฒนาวิธีการจัดการสัญญาณให้มีคุณสมบัติที่เป็นเชิงเส้นโดยใช้ไมโครคอมพิวเตอร์ที่มีโปรแกรมเป็นตัวจัดการสัญญาณ [4] – [5] ซึ่งจะมีความยืดหยุ่นและสะดวกในการใช้งานเป็นอย่างมาก ทั้งนี้ความเร็วในการประมวลผลของไมโครคอมพิวเตอร์ในยุคปัจจุบันมีความเร็วสูงมาก ทำให้เกิดปัญหาน้อยมากในการใช้งานในกระบวนการจริง ในปี ค.ศ. 1965 Professor Lotfi Zadeh ได้มีการนำเสนอฟัซซีเซต (Fuzzy Set) [6] และฟัซซีลอจิก (Fuzzy Logic) เพื่อใช้หาข้อสรุปตามหลักการและเหตุผล เมื่อตัวแปรของระบบถูกนิยามในเชิงคุณภาพและมีความคลุมเครือ [7] ในปี ค.ศ. 1974 Professor E.H. Mamdani ได้นำหลักการนี้มาประยุกต์ใช้ในการออกแบบตัวควบคุมแบบฟัซซี (Fuzzy Controller) [8] โดยแปลงความรู้ที่ได้จากประสบการณ์การควบคุมของผู้ปฏิบัติการที่อยู่ในรูปเงื่อนไข ถ้า.....แล้ว... ให้เป็นกฎการควบคุม (Fuzzy Rule) ที่มีตัวแปรเป็นฟัซซีเซต ทำให้ทฤษฎีของฟัซซีเซตและฟัซซีลอจิกเข้ามามีบทบาทในการควบคุมกระบวนการทางอุตสาหกรรม เนื่องจากมีข้อดีที่เป็นจุดเด่นหลายประการดังนี้

- สามารถออกแบบตัวควบคุมได้ โดยไม่ต้องรู้โมเดลทางคณิตศาสตร์ของกระบวนการ เนื่องจาก การออกแบบตัวควบคุม ใช้วิธีแปลงความรู้หรือประสบการณ์ของผู้เชี่ยวชาญให้เป็นกฎการควบคุมในรูปเงื่อนไข
- สามารถควบคุมกระบวนการที่ไม่เป็นเชิงเส้นได้ เนื่องจากความไม่เป็นเชิงเส้นนี้ จะถูกควบคุมได้ โดยการกำหนดความสัมพันธ์ของกฎการควบคุมแบบไม่เป็นเชิงเส้น
- สามารถออกแบบตัวควบคุม สำหรับควบคุมกระบวนการที่มีหลายสัญญาณจุดเข้าหลายสัญญาณจุดออกได้สะดวก เนื่องจากความซับซ้อนของความสัมพันธ์ระหว่างแต่ละสัญญาณจุดเข้าและสัญญาณจุดออกจะถูกแทนด้วยความสัมพันธ์ของกฎการควบคุม ซึ่งอยู่ในรูปแบบที่สามารถทำความเข้าใจและทำการปรับเปลี่ยนได้ง่าย

ในการออกแบบตัวจัดการสัญญาณโดยใช้เทคนิคของฟัซซีลอจิก จำเป็นต้องอาศัยความรู้ทางคณิตศาสตร์เกี่ยวกับฟัซซี เพื่อเป็นพื้นฐานในการทำความเข้าใจโครงสร้างและหลักการทำงาน รวมทั้งเพื่อใช้ในการกำหนดโครงสร้างและวิธีการออกแบบให้เหมาะสมกับลักษณะการใช้งาน ดังนั้นเนื้อหาในบทนี้จะกล่าวถึงทฤษฎีทางคณิตศาสตร์เกี่ยวกับฟัซซี [9]-[13] ซึ่งมีรายละเอียดดังต่อไปนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 3.2 ฟัชซีเซต

### 3.2.1 ทฤษฎีเซตแบบเดิม (Crisp Set Theory)

#### นิยาม 1 คลิซป์เซต

คลิซป์เซต คือ กลุ่มสมาชิกที่มีคุณสมบัติตามข้อกำหนด ซึ่งอาจจะมีจำนวนจำกัดหรือไม่จำกัดก็ได้

#### นิยาม 2 เอกภพสัมพัทธ์ (Universe of Discourse: U)

เอกภพสัมพัทธ์ คือ เซตที่มีสมาชิกเป็นสมาชิกทั้งหมดของขอบเขตที่ทำการพิจารณา กำหนดให้  $u$  เป็นสมาชิกใดๆ ของ  $U$  เขียนแทนด้วยสัญลักษณ์  $u \in U$

#### นิยาม 3 ฟังก์ชันการเป็นสมาชิก (Membership Function: $\mu$ )

ฟังก์ชันการเป็นสมาชิกของเซต เขียนแทนด้วยสัญลักษณ์  $\mu$  ถูกนิยามดังนี้

$\mu_A(u)$  มีค่าเท่ากับ 1 เมื่อ  $u$  เป็นสมาชิกของเซต  $A$

$\mu_A(u)$  มีค่าเท่ากับ 0 เมื่อ  $u$  ไม่เป็นสมาชิกของเซต  $A$

จะได้ว่า

$$\mu_A(u) : U \in \{0,1\}$$

$$\mu_A(u) = \begin{cases} 1 & ; u \in A \\ 0 & ; u \notin A \end{cases} \quad (3.1)$$

#### นิยาม 4 การเท่ากันของเซต

เซต  $A$  จะเท่ากับเซต  $B$  ก็ต่อเมื่อ สมาชิกทุกตัวของเซต  $A$  เป็นสมาชิกของเซต  $B$  และ สมาชิกทุกตัวของเซต  $B$  เป็นสมาชิกของเซต  $A$  เขียนแทนด้วยสัญลักษณ์  $A = B$

$$(A = B) \leftrightarrow ((\forall a \in B) \wedge (\forall b \in A) ; a \in A, b \in B) \quad (3.2)$$

#### นิยาม 5 การเป็นสับเซต (Subset)

เซต  $A$  จะเป็นสับเซตของเซต  $B$  ก็ต่อเมื่อ สมาชิกทุกตัวของเซต  $A$  เป็นสมาชิกของเซต  $B$  เขียนแทนด้วยสัญลักษณ์  $A \subseteq B$

$$(A \subseteq B) \leftrightarrow ((\forall a \in B) ; a \in A) \quad (3.3)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เซต A จะเป็นสับเซตแท้ของเซต B ก็ต่อเมื่อ สมาชิกทุกตัวของเซต A เป็นสมาชิกของเซต B และเซต A ไม่เท่ากับเซต B เขียนแทนด้วยสัญลักษณ์  $A \subset B$

$$(A \subset B) \leftrightarrow ((\forall a \in B) \wedge (A \neq B) ; a \in A) \quad (3.4)$$

นิยาม 6 ปฏิบัติการพื้นฐานของเซต

คอมพลีเมนต์ คือ ตัวปฏิบัติการในการสร้างเซตใหม่จากเซตเดิม โดยที่สมาชิกของเซตใหม่คือ สมาชิกของเอกภพสัมพัทธ์ U ที่ไม่เป็นสมาชิกของเซตเดิม เขียนแทนด้วยสัญลักษณ์ ดังนี้

$$A' = \{x | (x \in U) \wedge (x \notin A)\} \quad (3.5)$$

ยูเนียน คือ ตัวปฏิบัติการในการสร้างเซตใหม่จากเซตเดิม 2 เซต โดยที่สมาชิกของเซตใหม่ได้จากการรวมสมาชิกทั้งหมดที่เป็นสมาชิกของเซตใดเซตหนึ่ง หรือทั้ง 2 เซต เขียนแทนด้วยสัญลักษณ์ ดังนี้

$$A \cup B = \{x | (x \in A) \vee (x \in B)\} \quad (3.6)$$

อินเตอร์เซกชัน คือ ตัวปฏิบัติการในการสร้างเซตใหม่จากเซตเดิม 2 เซต โดยที่สมาชิกของเซตใหม่ได้จากการรวมสมาชิกทั้งหมดที่เป็นสมาชิกของเซตเดิมทั้ง 2 เซต เขียนแทนด้วยสัญลักษณ์ดังนี้

$$A \cap B = \{x | (x \in A) \wedge (x \in B)\} \quad (3.7)$$

### 3.2.2 ทฤษฎีฟัซซีเซต (Fuzzy Set Theory)

นิยาม 7 ฟัซซีเซต

ฟัซซีเซต คือ เซตของคู่อันดับ  $u$  และฟังก์ชันการเป็นสมาชิก  $\mu_A(u)$  โดยที่  $u$  เป็นสมาชิกใดๆ ของเอกภพสัมพัทธ์ U เขียนแทนด้วยสัญลักษณ์ดังนี้

$$A = \{(u, \mu_A(u) | u \in U)\} \quad (3.8)$$

**นิยาม 8** ฟังก์ชันการเป็นสมาชิกของฟัซซีเซต (Membership Function of Fuzzy Set:  $\mu_A(u)$ )

ฟังก์ชันการเป็นสมาชิกของฟัซซีเซต A ถูกนิยามให้มีค่าอยู่ภายในช่วง 0 ถึง 1 เขียนแทนด้วยสัญลักษณ์  $\mu_A(u)$

โดยที่ค่า  $\mu_A(u)$  เป็นค่าที่ระบุถึงระดับความเป็นสมาชิกของ  $u$  ในฟัซซีเซต A

ถ้า  $\mu_A(u)$  มีค่าเท่ากับ 0 แสดงว่า  $u$  ไม่มีความเป็นสมาชิกของฟัซซีเซต A

ถ้า  $\mu_A(u)$  มีค่าน้อย แสดงว่า  $u$  มีความเป็นสมาชิกของฟัซซีเซต A น้อย

ถ้า  $\mu_A(u)$  มีค่ามาก แสดงว่า  $u$  มีความเป็นสมาชิกของฟัซซีเซต A มาก

ถ้า  $\mu_A(u)$  มีค่าเท่ากับ 1 แสดงว่า  $u$  มีความเป็นสมาชิกของฟัซซีเซต A อย่างสมบูรณ์

จะได้ว่า

$$\mu_A(u): U \rightarrow [0,1] \quad (3.9)$$

**นิยาม 9** การเท่ากันของฟัซซีเซต

ฟัซซีเซต A จะเท่ากับฟัซซีเซต B ก็ต่อเมื่อ สมาชิก  $u$  ทุกตัวในเอกภพสัมพัทธ์ U มีค่าฟังก์ชันการเป็นสมาชิกของฟัซซีเซต A เท่ากับค่าฟังก์ชันการเป็นสมาชิกของฟัซซีเซต B เขียนแทนด้วยสัญลักษณ์  $A = B$

$$(A = B) \leftrightarrow (\mu_A(u) = \mu_B(u); \forall u \in U) \quad (3.10)$$

**นิยาม 10** การเป็นสับเซตของฟัซซีเซต

ฟัซซีเซต A จะเป็นสับเซตของฟัซซีเซต B ก็ต่อเมื่อ สมาชิก  $u$  ทุกตัวในเอกภพสัมพัทธ์ U มีค่าฟังก์ชันการเป็นสมาชิกของฟัซซีเซต A น้อยกว่าหรือเท่ากับค่าฟังก์ชันการเป็นสมาชิกของฟัซซีเซต B เขียนแทนด้วยสัญลักษณ์  $A \subset B$

$$(A \subset B) \leftrightarrow (\mu_A(u) \leq \mu_B(u); \forall u \in U) \quad (3.11)$$

**นิยาม 11** ซัพพอร์ตของฟัซซีเซต (Support:  $S(A)$ )

ซัพพอร์ตของฟัซซีเซต คือ เซตของสมาชิก  $u$  ในเอกภพสัมพัทธ์ U ที่มีค่าฟังก์ชันการเป็นสมาชิกของฟัซซีเซตมากกว่า 0 เขียนแทนด้วยสัญลักษณ์ ดังนี้

$$S(A) = \{u \in U \mid \mu_A(u) > 0\} \quad (3.12)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**นิยาม 12** ฟัซซีซิงเกิลตัน (Fuzzy Singleton)

ฟัซซีซิงเกิลตัน คือ ฟัซซีเซตที่มีซัพพอร์ตของเซตมีสมาชิกเพียงตัวเดียว และมีค่าฟังก์ชันการเป็นสมาชิกเท่ากับ 1

**นิยาม 13** เซต  $\alpha$ -level ของฟัซซีเซต

เซต  $\alpha$ -level ของฟัซซีเซต คือ เซตของสมาชิก  $u$  ในเอกภพสัมพัทธ์  $U$  ที่มีค่าฟังก์ชันการเป็นสมาชิกของฟัซซีเซต  $A$  มากกว่า  $\alpha$  เขียนแทนด้วยสัญลักษณ์ ดังนี้

$$A_\alpha = \{u \in U \mid \mu_A(u) \geq \alpha\} \quad (3.13)$$

**นิยาม 14** ความสูงของฟัซซีเซต (High of Fuzzy Set)

ความสูงของฟัซซีเซต  $A$  คือ ค่าฟังก์ชันการเป็นสมาชิกสูงสุดของฟัซซีเซต  $A$  เขียนแทนด้วยสัญลักษณ์  $\text{hgt}(A)$

$$\text{hgt}(A) = \max_{u \in U} \mu_A(u) \quad (3.14)$$

**นิยาม 15** คุณสมบัติการนอร์มอลไลซ์ของฟัซซีเซต (Normalization)

ฟัซซีเซต  $A$  จะมีคุณสมบัติการนอร์มอลไลซ์ ก็ต่อเมื่อ ฟัซซีเซต  $A$  มีความสูงเท่ากับ 1

$$A \text{ is normalized} \leftrightarrow \text{hgt}(A) = 1 \quad (3.15)$$

**นิยาม 16** คุณสมบัติการคอนเวกซ์ของฟัซซีเซต (Convexity)

ฟัซซีเซต  $A$  จะมีคุณสมบัติการคอนเวกซ์ ก็ต่อเมื่อ ฟังก์ชันการเป็นสมาชิกของฟัซซีเซต  $A$  สอดคล้องตามเงื่อนไขต่อไปนี้

$$A \text{ is convex} \leftrightarrow \mu_A(\lambda u_1 + (1-\lambda)u_2) \geq \min\{\mu_A(u_1), \mu_A(u_2)\} \\ ; u_1, u_2 \in U, \lambda \in [0,1] \quad (3.16)$$

**นิยาม 17** ฟัซซีนัมเบอร์ (Fuzzy Number)

ฟัซซีนัมเบอร์ คือ ฟัซซีเซตที่มีคุณสมบัติการนอร์มอลไลซ์และการคอนเวกซ์

นิยาม 18 คาร์ดินาลิตีของฟัซซีเซต (Cardinality)

สกาลาร์คาร์ดินาลิตี (Scalar Cardinality) ของฟัซซีเซต  $A$  บนเอกภพสัมพัทธ์  $U$  คือ ผลบวกของค่าฟังก์ชันการเป็นสมาชิก  $u$  ทุกตัวในฟัซซีเซต  $A$  เขียนแทนด้วยสัญลักษณ์ดังนี้

$$|A| = \sum_{u \in U} \mu_A(u) \quad (3.17)$$

คาร์ดินาลิตีสัมพัทธ์ (Relative Cardinality) ของฟัซซีเซต  $A$  บนเอกภพสัมพัทธ์  $U$  คือ อัตราส่วนระหว่างค่าสกาลาร์คาร์ดินาลิตีของฟัซซีเซต  $A$  กับ ค่าสกาลาร์คาร์ดินาลิตีของเอกภพสัมพัทธ์  $U$  เขียนแทนด้วยสัญลักษณ์ดังนี้

$$\|A\| = \frac{|A|}{|U|} \quad (3.18)$$

นิยาม 19 ปฏิบัติการพื้นฐานของฟัซซีเซต

คอมพลิเมนต์ของฟัซซีเซต  $A$  เขียนแทนด้วยสัญลักษณ์  $A'$  ถูกนิยามในรูปฟังก์ชันการเป็นสมาชิกดังนี้

$$\mu_{A'}(u) = 1 - \mu_A(u) \quad (3.19)$$

ยูเนียนของฟัซซีเซต  $A$  เขียนแทนด้วยสัญลักษณ์  $A \cup B$  ถูกนิยามในรูปฟังก์ชันการเป็นสมาชิกดังนี้

$$\mu_{A \cup B}(u) = s(\mu_A(u), \mu_B(u)) \geq \max\{\mu_A(u), \mu_B(u)\} \quad (3.20)$$

เมื่อ  $s$  คือ ตัวปฏิบัติการ triangular co-norms ตามนิยาม 21

อินเตอร์เซกชันของฟัซซีเซต  $A$  เขียนแทนด้วยสัญลักษณ์  $A \cap B$  ถูกนิยามในรูปฟังก์ชันการเป็นสมาชิกดังนี้

$$\mu_{A \cap B}(u) = t(\mu_A(u), \mu_B(u)) \leq \min\{\mu_A(u), \mu_B(u)\} \quad (3.21)$$

เมื่อ  $t$  คือ ตัวปฏิบัติการ triangular norms ตามนิยาม 20

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้สำหรับการใช้งานเพื่อการศึกษเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**นิยาม 20** ตัวปฏิบัติการ triangular norms หรือ t-norms

t-norms คือ ฟังก์ชัน  $[0,1] \times [0,1] \rightarrow [0,1]$  ซึ่งมีคุณสมบัติดังนี้

1.  $t(\mu_A(u), 0) = 0, t(\mu_A(u), 1) = t(1, \mu_A(u)) = \mu_A(u)$  (Boundary Condition)
2.  $t(\mu_A(u), \mu_B(u)) = t(\mu_B(u), \mu_A(u))$  (Commutativity)
3.  $t(\mu_A(u), t(\mu_B(u), \mu_C(u))) = t(t(\mu_A(u), \mu_B(u)), \mu_C(u))$  (Associativity)
4. ถ้า  $\mu_A(u) \leq \mu_C(u)$  และ  $\mu_B(u) \leq \mu_D(u)$   
แล้ว  $t(\mu_A(u), \mu_B(u)) \leq t(\mu_C(u), \mu_D(u))$  (Monotonicity)

**ตัวอย่างปฏิบัติการ t-norms**

$$\text{Minimum: } t(\mu_A(u), \mu_B(u)) = \min \{ \mu_A(u), \mu_B(u) \} \quad (3.22)$$

$$\text{Algebraic Product: } t(\mu_A(u), \mu_B(u)) = \mu_A(u) \cdot \mu_B(u) \quad (3.23)$$

**นิยาม 21** ตัวปฏิบัติการ triangular co-norms หรือ s-norms

s-norms คือ ฟังก์ชัน  $[0,1] \times [0,1] \rightarrow [0,1]$  ซึ่งมีคุณสมบัติดังนี้

1.  $s(\mu_A(u), 1) = 1, s(\mu_A(u), 0) = s(0, \mu_A(u)) = \mu_A(u)$  (Boundary Condition)
2.  $s(\mu_A(u), \mu_B(u)) = s(\mu_B(u), \mu_A(u))$  (Commutativity)
3.  $s(\mu_A(u), s(\mu_B(u), \mu_C(u))) = s(s(\mu_A(u), \mu_B(u)), \mu_C(u))$  (Associativity)
4. ถ้า  $\mu_A(u) \leq \mu_C(u)$  และ  $\mu_B(u) \leq \mu_D(u)$   
แล้ว  $s(\mu_A(u), \mu_B(u)) \leq s(\mu_C(u), \mu_D(u))$  (Monotonicity)

**ตัวอย่างปฏิบัติการ s-norms**

$$\text{Maximum: } s(\mu_A(u), \mu_B(u)) = \max \{ \mu_A(u), \mu_B(u) \} \quad (3.24)$$

$$\text{Algebraic Sum: } s(\mu_A(u), \mu_B(u)) = \mu_A(u) + \mu_B(u) - \mu_A(u) \cdot \mu_B(u) \quad (3.25)$$

### 3.3 ฟัซซีลอจิก

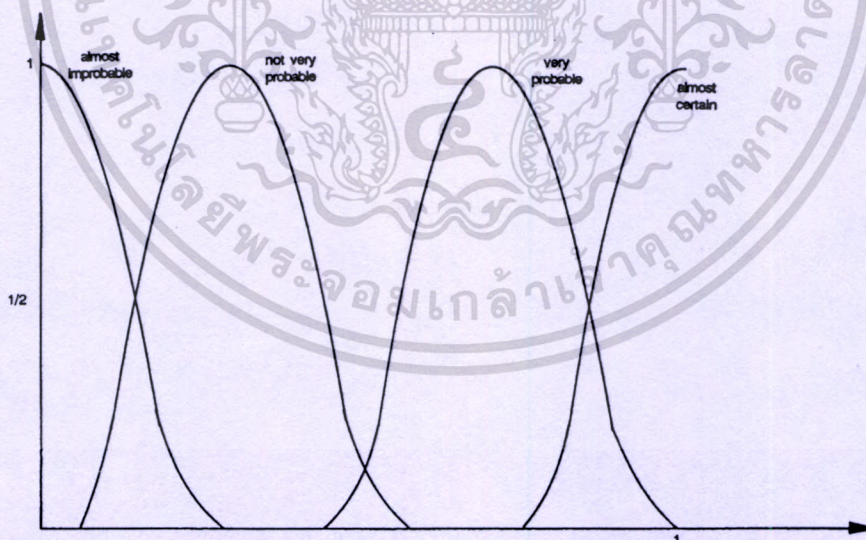
#### 3.3.1 ตัวแปรลึงกวิสติก (Linguistic Variable)

นิยาม 22 ตัวแปรลึงกวิสติก

ตัวแปรลึงกวิสติก ถูกนิยามด้วยฟังก์ชัน 5 เทอม คือ  $(x, T(x), U, G, M)$

เมื่อ $x$	คือ ชื่อของตัวแปร (Label)
$T(x)$	คือ เซตของค่าลึงกวิสติกของ $x$
$U$	คือ เอกภพสัมพัทธ์ โดยที่ $u \in U$
$X$	คือ ชื่อของค่าลึงกวิสติกของ $x$ ที่ถูกสร้างตามกฎ $G$ เรียกว่า เทอม (Term)
$G$	คือ Syntatic Rule ในการกำหนดชื่อของเทอม $X$
$M$	คือ Semantic Rule ในการนิยามคุณสมบัติของเทอม $X$
$M(x)$	คือ ฟัซซีสับเซตของเอกภพสัมพัทธ์ $U$

ตัวแปรลึงกวิสติกที่สำคัญในฟัซซีลอจิก ได้แก่ตัวแปร “probability” และ “truth” ซึ่งตัวอย่างการนิยามค่าฟังก์ชันการเป็นสมาชิกของเทอมของตัวแปรลึงกวิสติก “probability” แสดงในรูปที่ 3.1



รูปที่ 3.1 ฟังก์ชันการเป็นสมาชิกของตัวแปรลึงกวิสติก “probability”

ในการนิยามตัวแปรลึงกวิสติก “truth” ได้มีผู้นำเสนอไว้ต่าง ๆ กัน ดังนี้ ในปี ค.ศ. 1976 Zadeh ได้นิยามเซตของเทอมของตัวแปรลึงกวิสติก “truth” ดังสมการต่อไปนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

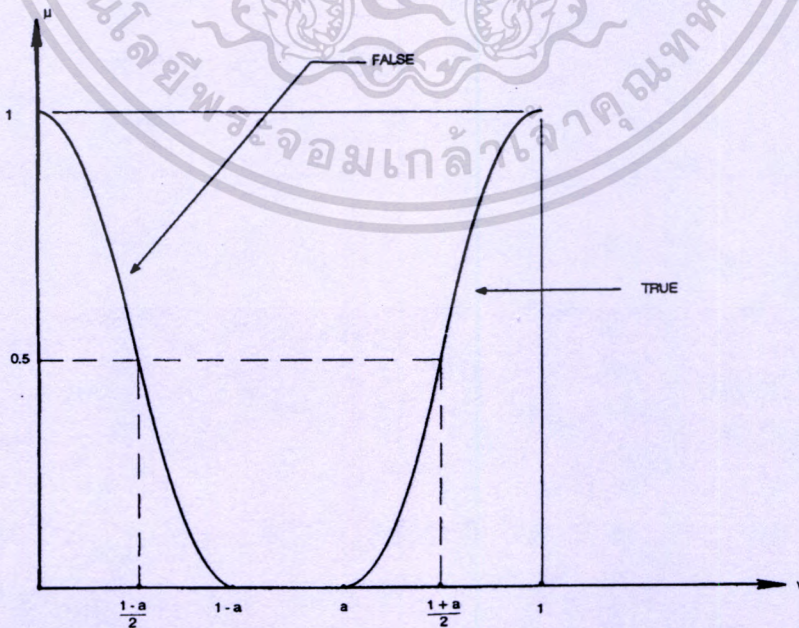
$$T(\text{truth}) = \left\{ \begin{array}{l} \text{true, not true, very true, not very true, ..., false, not false,} \\ \text{very false, ..., not very true and not very false, ...} \end{array} \right\} \quad (3.26)$$

โดยนิยามเทอมปฐม (Primary Term) ของตัวแปรลิงกวิสติก “truth” คือ “true” และ “false” และกำหนดค่าฟังก์ชันการเป็นสมาชิกของแต่ละเทอมตามสมการที่ (3.27) และ (3.28) ซึ่งสามารถแสดงได้ดังรูปที่ 3.2 และได้นิยามเทอมอื่นๆ จากการขยายเทอมปฐม โดยการเติม Modifier หรือ Hedge ที่เหมาะสมในเทอม “true” และ “false”

$$\mu_{\text{true}}(v) = \begin{cases} 0 & ; 0 \leq v \leq a \\ 2 \left( \frac{v-a}{1-a} \right)^2 & ; a \leq v \leq \frac{a+1}{2} \\ 1 - 2 \left( \frac{v-1}{1-a} \right)^2 & ; \frac{a+1}{2} \leq v \leq 1 \end{cases} \quad (3.27)$$

$$\mu_{\text{false}}(v) = \mu_{\text{true}}(1-v) \quad ; 0 \leq v \leq 1 \quad (3.28)$$

เมื่อ  $v = (1+a)/2$  คือ จุดตัดผ่าน (Crossover)  
 $a \in [0,1]$  คือ ค่าพารามิเตอร์ที่บอกถึงค่าต่ำสุดของ  $v$  ในการตัดสินใจความต้องการของ ประพจน์



รูปที่ 3.2 ค่าฟังก์ชันการเป็นสมาชิกของเทอม “true” และ “false” ตามนิยามของ Zadeh

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ต่อมาในปี ค.ศ. 1979 Baldwin ได้นิยามเซตของเทอมของตัวแปรลึงกวิสติก “truth” ตามสมการดังต่อไปนี้

$$T(\text{truth}) = \{\text{true, very true, fairly true, false, very false, fairly false}\} \quad (3.29)$$

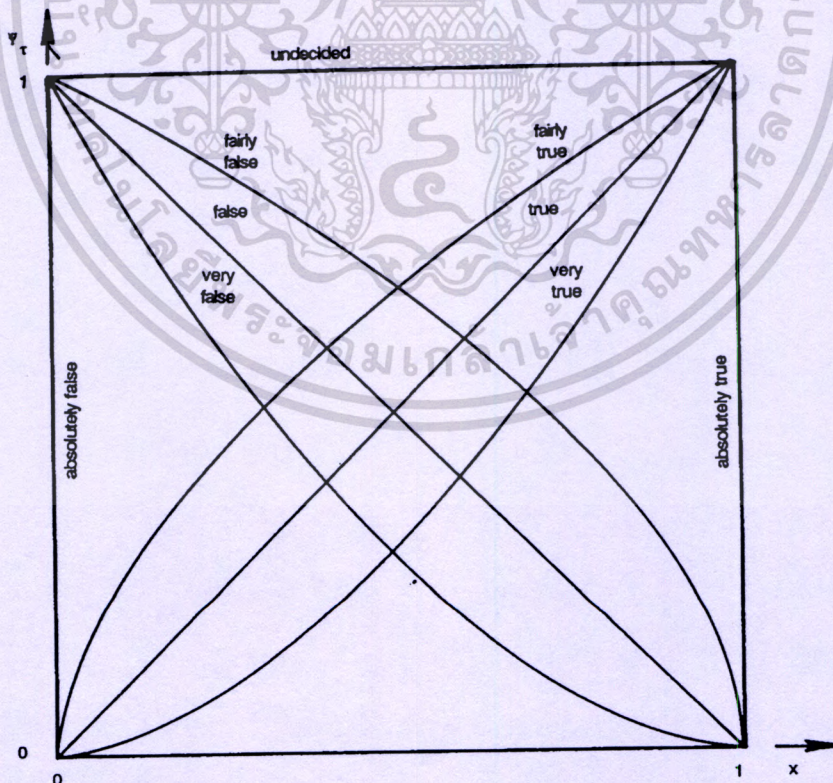
$$\mu_{\text{very true}}(v) = (\mu_{\text{true}}(v))^2 \quad ; v \in [0,1] \quad (3.30)$$

$$\mu_{\text{fairly true}}(v) = (\mu_{\text{true}}(v))^{1/2} \quad ; v \in [0,1] \quad (3.31)$$

$$\mu_{\text{very false}}(v) = (\mu_{\text{false}}(v))^2 \quad ; v \in [0,1] \quad (3.32)$$

$$\mu_{\text{fairly false}}(v) = (\mu_{\text{false}}(v))^{1/2} \quad ; v \in [0,1] \quad (3.33)$$

โดยกำหนดให้ ค่าฟังก์ชันการเป็นสมาชิกของแต่ละเทอมตามสมการที่ (3.30) จนถึง (3.33) ซึ่งสามารถแสดงได้ดังรูปที่ 3.3



รูปที่ 3.3 ค่าฟังก์ชันการเป็นสมาชิกของตัวแปรลึงกวิสติก “truth” ตามนิยามของ Baldwin

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### นิยาม 23 ตัวปฏิบัติการ Linguistic Hedge หรือ Modifier

Linguistic Hedge หรือ Modifier คือ ตัวปฏิบัติในการแปลงหรือขยายขอบเขตของความหมายของฟัซซีเซต ซึ่งในที่นี้คือเทอมของตัวแปรลิงกวิสติก

กำหนดให้ A เป็นฟัซซีเซตในเอกภพสัมพัทธ์ U โดยที่  $u \in U$

นิยามตัวปฏิบัติการ Modifier: m บนฟัซซีเซต A เขียนแทนด้วยสัญลักษณ์  $m(A)$  ดังนี้

$$\text{Concentration: } \mu_{\text{con}(A)}(u) = (\mu_A(u))^2 \quad (3.34)$$

$$\text{Dilatio: } \mu_{\text{dil}(A)}(u) = (\mu_A(u))^{1/2} \quad (3.35)$$

$$\text{Intensification: } \mu_{\text{int}(A)}(u) = \begin{cases} 2(\mu_A(u))^2 & ; \mu_A(u) \in [0, 0.5] \\ 1 - 2(1 - \mu_A(u))^2 & ; \mu_A(u) \in [0.5, 1] \end{cases} \quad (3.36)$$

$$\text{จะได้ว่า } \text{very } A = \text{con}(A) \quad (3.37)$$

$$\text{more of less } A = \text{dil}(A) \quad (3.38)$$

$$\text{plus } A = A^{1.25} \quad (3.39)$$

$$\text{slightly } A = \text{int}[\text{plus } A \text{ and not (very } A)] \quad (3.40)$$

### นิยาม 24 ตัวแปรลิงกวิสติกบูลีน (Boolean Linguistic Variable)

ตัวแปรลิงกวิสติกบูลีน คือตัวแปรลิงกวิสติกที่มีเทอมเป็นค่าบูลีน ซึ่งมีเทอมปฐม 2 ตัว โดยที่เทอมทั้งหมด จะอยู่ในรูป  $X_p$  และ  $m(X_p)$

เมื่อ  $X_p$  คือ เทอมปฐม

$m(X_p)$  คือ เทอมที่ได้จากการทำปฏิบัติการ Modifier บนเทอมปฐม  $X_p$

### 3.3.2 ทฤษฎีตรรกศาสตร์แบบเดิม

ทฤษฎีตรรกศาสตร์ซึ่งเป็นหลักการพื้นฐานของการหาข้อสรุปโดยใช้เหตุผล ประกอบด้วย 3 ส่วน คือ ค่าความจริง (True Value) การปฏิบัติการ (Vocabulary) และวิธีการหาข้อสรุปตามหลักการเหตุผล (Reasoning Procedure) ในตรรกศาสตร์บูลีนได้นิยามส่วนประกอบแต่ละส่วนดังนี้

นิยาม 25 ค่าความจริงของประพจน์ในตรรกศาสตร์บูลีน

ประพจน์ในตรรกศาสตร์บูลีน จะมีค่าความจริงเท่ากับ 0 เมื่อประพจน์เป็นเท็จ และมีค่าความจริงเป็น 1 เมื่อประพจน์เป็นจริง

#### นิยาม 26 ปฏิบัติการทางตรรกศาสตร์บูลีน

ปฏิบัติการทางตรรกศาสตร์บูลีน ถูกนิยามด้วยค่าความจริงของประพจน์ดังแสดงในตารางที่ 3.1

ตารางที่ 3.1 ค่าความจริงของประพจน์ในการปฏิบัติการทางตรรกศาสตร์บูลีน

A	B	$\wedge$	$\vee$	$\times \vee$	$\rightarrow$	$\leftrightarrow$
1	1	1	1	0	1	1
1	0	0	1	1	0	0
0	1	0	1	1	1	0
0	0	0	0	0	1	1

#### นิยาม 27 การหาข้อสรุปตามหลักการเหตุผล

การหาข้อสรุปตามหลักการเหตุผลโดยใช้ทฤษฎีตรรกศาสตร์แบบเดิม จะใช้สัจนิรันดร์ (Tautology) สำหรับเป็นพื้นฐานในการหาข้อสรุป ตัวอย่างสัจนิรันดร์ที่ใช้เป็นพื้นฐานในการหาข้อสรุปตามหลักการเหตุผล แสดงดังนี้

$$\text{Modus Ponens: } (A \wedge (A \rightarrow B)) \rightarrow B$$

$$\text{Modus Tollens: } ((A \rightarrow B) \wedge (\neg B)) \rightarrow (\neg A)$$

$$\text{Syllogism: } ((A \rightarrow B) \wedge (B \rightarrow C)) \rightarrow (A \rightarrow C)$$

$$\text{Contraposition: } (A \rightarrow B) \rightarrow ((\neg B) \rightarrow (\neg A))$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 3.3.3 ทฤษฎีฟัซซีลอจิก

ฟัซซีลอจิกเป็นทฤษฎีทางตรรกศาสตร์ที่ขยายมาจากทฤษฎีตรรกศาสตร์หลายค่า (Multi Value Logic) โดยนิยามค่าความจริงของประพจน์เป็นตัวแปรลึงกิวสติก ได้มีการนิยามการปฏิบัติการทางตรรกศาสตร์สำหรับฟัซซีลอจิกไว้ต่างๆ กัน ในวิทยานิพนธ์นี้ จะอ้างอิงมาจากนิยามดั้งเดิมของ Zadeh ดังต่อไปนี้

นิยาม 28 ค่าความจริงของประพจน์ในทฤษฎีฟัซซีลอจิก

กำหนดให้  $v(A)$  เป็นฟัซซีเซตในเอกภพสัมพัทธ์  $V=[0,1]$  ซึ่งแทนค่าความจริงของประพจน์ A จะได้ว่า

$$v(A) = \{(v_i, \mu_i) \mid i = 1, 2, \dots, n \quad ; v_i \in [0,1]\} \quad (3.41)$$

$$v(\text{not } A) = 1 - v(A) = \{(1-v_i, \mu_i) \mid i = 1, 2, \dots, n \quad ; v_i \in [0,1]\} \quad (3.42)$$

นิยาม 29 การปฏิบัติการทางตรรกศาสตร์ในทฤษฎีฟัซซีลอจิก

กำหนดให้

$$v(A) = \{(v, \mu_A(v)) \mid \mu_A(v) \in [0,1]; v \in [0,1]\}$$

$$v(B) = \{(v, \mu_B(v)) \mid \mu_B(v) \in [0,1]; v \in [0,1]\}$$

จะได้ว่า

$$v(A) \wedge v(B) = v(A \text{ and } B) = \{(v, \min \{\mu_A(v), \mu_B(v)\})\} \quad (3.43)$$

$$v(A) \vee v(B) = v(A \text{ or } B) = \{(v, \max \{\mu_A(v), \mu_B(v)\})\} \quad (3.44)$$

$$\neg v(A) = \text{not}(v(A)) = \{(v, 1 - \mu_A(v))\} \quad (3.45)$$

$$\begin{aligned} v(A) \rightarrow v(B) &= v(A \rightarrow B) = \neg v(A) \vee v(B) \\ &= \{(v, \max \{(1 - \mu_A(v)), \mu_B(v)\})\} \end{aligned} \quad (3.46)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในกรณีนี้  $v(A) = \{(v_i, \alpha_i) \mid i=1, 2, \dots, n \ ; \ v_i \in [0,1]; \ \alpha_i \in [0,1]\}$

$v(B) = \{(\omega_i, \beta_i) \mid i=1, 2, \dots, n \ ; \ \omega_i \in [0,1]; \ \beta_i \in [0,1]\}$

จะได้ว่า

$$v(A) \wedge v(B) = v(A \text{ and } B) = \left\{ \min\{v_i, \omega_i\}, \max_{\min\{v_i, \omega_i\}} \min\{\alpha_i, \beta_i\} \right\} \quad (3.47)$$

$$v(A) \vee v(B) = v(A \text{ or } B) = \left\{ \max\{v_i, \omega_i\}, \max_{\max\{v_i, \omega_i\}} \min\{\alpha_i, \beta_i\} \right\} \quad (3.48)$$

$$\begin{aligned} v(A) \rightarrow v(B) &= v(A \rightarrow B) = \neg v(A) \vee v(B) \\ &= \left\{ \max\{v_i, \omega_i\}, \max_{\max\{v_i, \omega_i\}} \min\{1-\alpha_i, \beta_i\} \right\} \end{aligned} \quad (3.49)$$

Zadeh ได้เสนอตารางความจริง สำหรับการพิจารณาค่าความจริงในการปฏิบัติการของ ฟัชซีลอจิก โดยการขยายตารางจากตรรกศาสตร์บูลีน มาเป็นตรรกะ 3 ค่า คือ true (T), false (F) และ unknown (T+F) ได้ดังตารางที่ 3.2

ตารางที่ 3.2 ตารางความจริงสำหรับตัวปฏิบัติการฟัชซีลอจิก ตามนิยามของ Zadeh

A	B	$\wedge$	$\vee$	$\neg A$
T	T	T	T	F
T	F	F	T	F
T	T+F	T+F	T	F
F	T	F	T	T
F	F	F	F	T
F	T+F	F	T+F	T
T+F	T	T+F	T	T+F
T+F	F	F	T+F	T+F
T+F	T+F	T+F	T+F	T+F

Baldwin ได้เสนอการสร้างตารางความจริงสำหรับฟัชซีลอจิก โดยทำการนิยามเทอมและ ฟังก์ชันการเป็นสมาชิกของตัวแปรลจิกวิสตติค “Truth” ซึ่งแสดงดังสมการต่อไปนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\text{true} = \{(v, \mu_{\text{true}}(v)) = v \mid v \in [0,1]\} \quad (3.50)$$

$$\text{false} = \{(v, \mu_{\text{false}}(v)) = 1 - \mu_{\text{true}}(v) \mid v \in [0,1]\} \quad (3.51)$$

$$\text{very true} = \{(v, (\mu_{\text{true}}(v))^2) \mid v \in [0,1]\} \quad (3.52)$$

$$\text{very false} = \{(v, (1 - \mu_{\text{true}}(v))^2) \mid v \in [0,1]\} \quad (3.53)$$

$$\text{fairly true} = \{(v, (\mu_{\text{true}}(v))^{1/2}) \mid v \in [0,1]\} \quad (3.54)$$

$$\text{fairly false} = \{(v, (1 - \mu_{\text{true}}(v))^{1/2}) \mid v \in [0,1]\} \quad (3.55)$$

$$\text{undecided} = \{(v, 1) \mid v \in [0,1]\} \quad (3.56)$$

$$\begin{aligned} \text{absolutely true} &= \{(v, \mu_{\text{at}}(v)) = v \mid v \in [0,1]\} \\ &; \mu_{\text{at}}(v) = \begin{cases} 1 & ; v=1 \\ 0 & ; v \neq 1 \end{cases} \end{aligned} \quad (3.57)$$

$$\begin{aligned} \text{absolutely false} &= \{(v, \mu_{\text{af}}(v)) = v \mid v \in [0,1]\} \\ &; \mu_{\text{af}}(v) = \begin{cases} 1 & ; v=0 \\ 0 & ; v \neq 0 \end{cases} \end{aligned} \quad (3.58)$$

ดังนั้น  $(\text{very})^k \text{ true} \rightarrow \text{absolutely true}$  เมื่อ  $k \rightarrow \infty$  (3.59)

$(\text{very})^k \text{ false} \rightarrow \text{absolutely false}$  เมื่อ  $k \rightarrow \infty$  (3.60)

$(\text{fairly})^k \text{ true} \rightarrow \text{undecided}$  เมื่อ  $k \rightarrow \infty$  (3.61)

$(\text{airly})^k \text{ false} \rightarrow \text{undecided}$  เมื่อ  $k \rightarrow \infty$  (3.62)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

นอกจากนี้ Baldwin ได้นิยามตัวปฏิบัติการ “and” และ “or” ด้วย Minimum และ Maximum ตามลำดับ และสร้างตารางความจริงของการปฏิบัติการพีชชีลอจิก ได้ผลลัพธ์ดังแสดง ในตารางที่ 3.3

ตารางที่ 3.3 ตารางความจริงสำหรับตัวปฏิบัติการพีชชีลอจิก ตามนิยามของ Baldwin

$v(P)$	$v(Q)$	$v(P \text{ and } Q)$	$v(P \text{ or } Q)$
False	false	false	False
True	false	false	True
True	true	true	True
Undecided	false	false	Undecided
Undecided	true	undecided	True
Undecided	undecided	undecided	Undecided
True	very true	true	very true
True	fairly true	fairly true	true

### 3.3.4 การหาข้อสรุปตามหลักการเหตุผลโดยใช้ทฤษฎีพีชชีลอจิก

การหาข้อสรุปตามหลักการเหตุผล โดยใช้ทฤษฎีพีชชีลอจิก จะเป็นการขยายนิยามของ สัจนิรันดร์ที่ใช้ในตรรกศาสตร์แบบเดิม เพื่อใช้หาข้อสรุปตามหลักการเหตุผลของประพจน์ที่เป็น พีชชีเซต โดยทำการขยายนิยามของ Modus Ponens และ Modus Tollens สำหรับพีชชีลอจิก เรียกว่า Generalized Modus Ponens: GMP และ Generalized Modus Tollens: GMT ดังแสดงในนิยาม 30 และนิยาม 31 ตามลำดับ

นิยาม 30 Generalized Modus Ponens: GMP

Generalized Modus Ponens คือ การหาข้อสรุปจากเหตุไปหาผล (Forward Data-Driven)

GMP:	Premise	$u \text{ is } A'$
	Implication	If $u \text{ is } A$ then $v \text{ is } B$
	Conclusion	$v \text{ is } B'$

โดยที่ GMP Implication ถูกนิยามดังสมการต่อไปนี้

$$A \rightarrow B = \max \{c \in [0,1], t(A,c) \leq B\} \quad (3.63)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### นิยาม 31 Generalized Modus Tollens: GMT

Generalized Modus Tollens คือ การหาข้อสรุปจากผลไปหาเหตุ (Backward Goal-Driven)

GMT:	Premise	$v$ is $B'$
	Implication	If $u$ is $A$ then $v$ is $B$
	Conclusion	$u$ is $A'$

โดยที่ GMT Implication ถูกนิยามดังสมการต่อไปนี้

$$A \rightarrow B = \min \{c \in [0,1], s(B,c) \leq A\} \quad (3.64)$$

### นิยาม 32 ฟัซซีอิมพลีเคชัน (Fuzzy Implication)

ฟัซซีอิมพลีเคชัน คือ เงื่อนไขความสัมพันธ์แบบฟัซซีระหว่างส่วนเหตุ (Antecedent) และ ส่วนผล (Consequence) ที่ใช้ในการหาข้อสรุปตามหลักการเหตุผล

จากนิยาม 30 และนิยาม 31 ซึ่งเป็นนิยามของ GMP และ GMT ตามลำดับ จะเห็นว่าฟัซซีอิมพลีเคชันจะขึ้นอยู่กับทางเลือกใช้ตัวปฏิบัติการ  $t$ -norms และ  $s$ -norms ซึ่งมีผู้เสนอวิธีการทำฟัซซีอิมพลีเคชันแบบต่างๆ กัน ตามตัวปฏิบัติการ  $t$ -norms และ  $s$ -norms ที่เลือกใช้ ดังแสดงในตัวอย่างต่อไปนี้

Mamdani's implication

$$R_m = AxB = \{(u,v), \min \{\mu_A(u), \mu_B(v)\}\} \quad (3.65)$$

Larsen's implication

$$R_L = AxB = \{(u,v), \{\mu_A(u) \cdot \mu_B(v)\}\} \quad (3.66)$$

Zadeh's arithmetic rule of fuzzy implication

$$R_z = (\text{not } AxV) \oplus (UxB) = \{(u,v), \min \{1, (1 - \mu_A(u) + \mu_B(v))\}\} \quad (3.67)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Boolean fuzzy implication

$$R_B = (\text{not } AxV) \cup (UxB) = \{(u,v), \max\{(1-\mu_A(u)), \mu_B(v)\}\} \quad (3.68)$$

Zadeh's max-min of fuzzy implication

$$R_{Z_m} = (AxV) \cup (\text{not } AxV) = \{(u,v), \max\{\min\{\mu_A(u), \mu_B(v), (1-\mu_A(u))\}\}\} \quad (3.69)$$

Standard sequence fuzzy implication

$$R_S = AxV \rightarrow UxB = \left\{ (u,v), \mu_{R_S}(u,v) \mid \mu_{R_S}(u,v) = \begin{cases} 1 & ; \mu_A(u) \leq \mu_B(v) \\ 0 & ; \mu_A(u) > \mu_B(v) \end{cases} \right\} \quad (3.70)$$

ในปี ค.ศ. 1980 Fukami Etal ได้พิสูจน์ถึงหลักการเลือกฟังก์ชันสำหรับกาอิมพลีเคชันของ GMP และ GMT และทำการหาข้อสรุปตามหลักการเหตุผล ได้ผลลัพธ์ดังตารางที่ 3.4 และ 3.5 ตามลำดับ

ตารางที่ 3.4 ผลของการหาข้อสรุปตามหลักการเหตุผลโดยใช้ GMP ด้วยหลักการของ Fukami

Criteria	Premise (u is A')	Conclusion v is B'
1	u is A	v is B
2a	u is (very A)	v is (very B)
2b	u is (very A)	v is B
3a	u is (more or less A)	v is (more or less B)
3b	u is (more or less A)	v is B
4a	u is (not A)	v is unknown
4b	u is (not A)	v is (not B)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 3.5 ผลของการหาข้อสรุปตามหลักการเหตุผลโดยใช้ GMT ด้วยหลักการของ Fukami

Criteria	Premise (u is A')	Conclusion v is B'
1	v is (not B)	u is (not A)
2	v is (not very B)	u is (not very A)
3	v is (not more or less B)	u is (not more or less A)
4a	v is B	u is unknown
4b	v is B	u is A

### 3.4 ความสัมพันธ์ฟัซซี

นิยาม 33 ผลคูณคาร์ทีเซียน (Cartesian Product)

กำหนดให้  $A_1, \dots, A_n$  เป็นฟัซซีเซตในเอกภพสัมพัทธ์  $U_1, \dots, U_n$

โดยที่  $u_1, \dots, u_n \in U_1, \dots, U_n$  ตามลำดับ

ผลคูณคาร์ทีเซียนของ  $A_1, \dots, A_n$  คือ ฟัซซีเซตในเอกภพสัมพัทธ์  $U_1 \times \dots \times U_n$  ที่มีฟังก์ชันการเป็นสมาชิกดังนี้

$$\mu_{A_1 \times \dots \times A_n}(u_1, \dots, u_n) = \begin{cases} \min\{\mu_{A_1}(u_1), \dots, \mu_{A_n}(u_n)\} & \text{Min-Intersection} \\ \mu_{A_1}(u_1) \cdot \dots \cdot \mu_{A_n}(u_n) & \text{Algebraic Product} \end{cases} \quad (3.71)$$

นิยาม 34 ความสัมพันธ์ฟัซซี

กำหนดให้  $R$  เป็นความสัมพันธ์ฟัซซีจากฟัซซีเซต  $A$  ไปยังฟัซซีเซต  $B$

โดยที่  $A$  เป็นฟัซซีเซตในเอกภพสัมพัทธ์  $U$  ;  $u \in U$

และ  $B$  เป็นฟัซซีเซตในเอกภพสัมพัทธ์  $V$  ;  $v \in V$

จะได้ว่า

$$R_{U \times V} = A \times B = \{(u, v), \mu_R(u, v) \mid (u, v) \in U \times V\} \quad (3.72)$$

$$\mu_R(u, v) = \mu_{A \times B}(u, v) = \begin{cases} \min\{\mu_A(u), \dots, \mu_B(v)\} & \text{Min-Intersection} \\ \mu_A(u) \cdot \dots \cdot \mu_B(v) & \text{Algebraic Product} \end{cases} \quad (3.73)$$

ความสัมพันธ์ฟัซซีขนาด  $n$  มิติของฟัซซีเซต  $A_1, \dots, A_n$  เมื่อ  $(A_1, \dots, A_n)$  เป็นฟัซซีเซตในเอกภพสัมพัทธ์  $U_1, \dots, U_n$  ตามลำดับ) คือ ฟัซซีสับเซตในเอกภพสัมพัทธ์  $U_1 \times \dots \times U_n$  ที่ถูกกำหนดดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$R_{U_1 \times \dots \times U_n} = \{(u_1, \dots, u_n), \mu_R(u_1, \dots, u_n) \mid (u_1, \dots, u_n) \in U_1 \times \dots \times U_n\} \quad (3.74)$$

โดยที่  $\mu_R(u_1, \dots, u_n) \leq \mu_{A_i}(u_i) ; i=1, \dots, n ; \forall (u_1, \dots, u_n) \in U_1 \times \dots \times U_n \quad (3.75)$

นิยาม 35 การปฏิบัติการของความสัมพันธ์ฟuzzy

กำหนดให้  $R_1$  และ  $R_2$  เป็นความสัมพันธ์ฟuzzyบนระนาบเดียวกัน คือ  $U_1 \times \dots \times U_n$   
ยูเนียน นิยามโดยใช้ตัวปฏิบัติการ Maximum ได้ดังนี้

$$\mu_{R_1 \cup R_2}(u_1, \dots, u_n) = \max \{ \mu_{R_1}(u_1, \dots, u_n), \mu_{R_2}(u_1, \dots, u_n) \} \quad (3.76)$$

โดยที่  $(u_1, \dots, u_n) \in U_1 \times \dots \times U_n$

อินเตอร์เซกชัน นิยามโดยใช้ตัวปฏิบัติการ Minimum ได้ดังนี้

$$\mu_{R_1 \cap R_2}(u_1, \dots, u_n) = \min \{ \mu_{R_1}(u_1, \dots, u_n), \mu_{R_2}(u_1, \dots, u_n) \} \quad (3.77)$$

โดยที่  $(u_1, \dots, u_n) \in U_1 \times \dots \times U_n$

นิยาม 36 คุณสมบัติของความสัมพันธ์ฟuzzy

กำหนดให้  $R = \{(u, v), \mu_R(u, v) \mid (u, v) \in U \times V\}$  เป็นความสัมพันธ์ฟuzzy

Reflexitivity  $R$  จะมีคุณสมบัติเป็น Reflexitivity ก็ต่อเมื่อ  $\mu_R(u, u) = 1 ; \forall u \in U$

Irreflexitivity  $R$  จะมีคุณสมบัติเป็น Irreflexitivity ก็ต่อเมื่อ  $\mu_R(u, u) = 0 ; \forall u \in U$

Symmetry  $R$  จะมีคุณสมบัติเป็น Symmetry ก็ต่อเมื่อ  $R_{(u,v)} = R_{(v,u)}$

Antisymmetry  $R$  จะมีคุณสมบัติเป็น Antisymmetry ก็ต่อเมื่อ

$$\text{ถ้า } u \neq v \text{ แล้ว } \mu_R(u, v) \neq \mu_R(v, u) \text{ หรือ } \mu_R(u, v) = \mu_R(v, u) = 0 ; \forall u, \forall v \in U$$

Perfectly Antisymmetry  $R$  จะมีคุณสมบัติเป็น Antisymmetry อย่างสมบูรณ์ ก็ต่อเมื่อ

$$\text{ถ้า } u \neq v \text{ และ } \mu_R(u, v) > 0 \text{ แล้ว } \mu_R(v, u) = 0 ; \forall u, \forall v \in U$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Transitivity R จะมีคุณสมบัติเป็น Transitivity ก็ต่อเมื่อ

$$R \circ R \subseteq R \text{ หรือ } \max_{v \in V} \left\{ \min [\mu_R(u,v), \mu_R(v,w)] \right\} \leq \mu_R(u,w)$$

นิยาม 37 โปรเจกชันของความสัมพันธ์ฟัซซี (Fuzzy Relation Projection)

กำหนดให้  $R = \{(u,v), \mu_R(u,v) \mid (u,v) \in U \times V\}$  เป็นความสัมพันธ์ฟัซซี โปรเจกชันของความสัมพันธ์ฟัซซี R ถูกนิยามดังนี้

First Projection: 
$$R^{(1)} = \left\{ \left( u, \max_v \mu_R(u,v) \right) \mid (u,v) \in U \times V \right\} \quad (3.78)$$

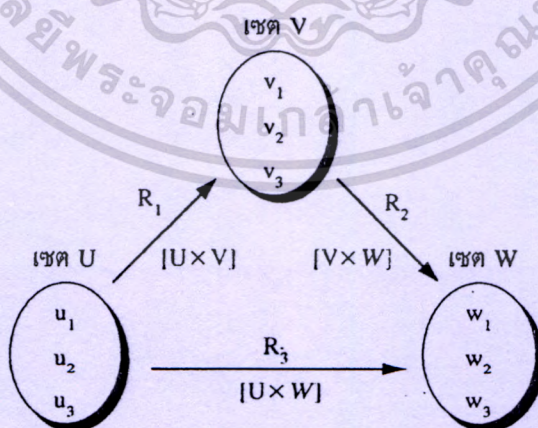
Second Projection: 
$$R^{(2)} = \left\{ \left( v, \max_u \mu_R(u,v) \right) \mid (u,v) \in U \times V \right\} \quad (3.79)$$

Total Projection: 
$$R^{(T)} = \left\{ \left( (u,v), \max_u \max_v \mu_R(u,v) \right) \mid (u,v) \in U \times V \right\} \quad (3.80)$$

### 3.5 การคอมโพสิชันแบบฟัซซี (Fuzzy Composition)

กำหนดให้  $R_1(u,v)$  เป็นความสัมพันธ์จากเอกภพสัมพัทธ์ U โดยที่  $(u,v) \in U \times V$  และ  $R_2(v,w)$  เป็นความสัมพันธ์จากเอกภพสัมพัทธ์ V โดยที่  $(v,w) \in V \times W$

การคอมโพสิชัน คือ ปฏิบัติการในการหาความสัมพันธ์  $R_2(u,w)$  จากความสัมพันธ์ที่ถ่ายทอดต่อเนื่องกันเป็นลูกโซ่  $R_1(u,v)$  และ  $R_2(v,w)$  ดังแสดงในรูปที่ 3.4



รูปที่ 3.4 การคอมโพสิชันของความสัมพันธ์ฟัซซี

กำหนดให้  $R_1(u,v)$  เป็นความสัมพันธ์ฟัซซี บนระนาบ  $U \times V$  โดยที่  $(u,v) \in U \times V$

$R_2(v,w)$  เป็นความสัมพันธ์ฟัซซี บนระนาบ  $V \times W$  โดยที่  $(v,w) \in V \times W$

เอกสารนี้เป็นเอกสารสงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อนำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การคอมโพสิชันของความสัมพันธ์ฟัซซี ถูกนิยามดังนี้

นิยาม 38 Max-Min Composition

$$R_3 = R_1 \circ R_2 = \left\{ \left( (u,w), \max_{v \in V} \left\{ \min \left[ \mu_{R_1}(u,v), \mu_{R_2}(v,w) \right] \right\} \right) \mid u \in U, v \in V, w \in W \right\} \quad (3.81)$$

นิยาม 39 Max-Product Composition

$$R_3 = R_1 * R_2 = \left\{ \left( (u,w), \max_{v \in V} \left\{ \mu_{R_1}(u,v) \cdot \mu_{R_2}(v,w) \right\} \right) \mid u \in U, v \in V, w \in W \right\} \quad (3.82)$$

นิยาม 40 Max-Average Composition

$$R_3 = R_1 \text{ av } R_2 = \left\{ \left( (u,w), \max_{v \in V} \left\{ \frac{\mu_{R_1}(u,v) + \mu_{R_2}(v,w)}{2} \right\} \right) \mid u \in U, v \in V, w \in W \right\} \quad (3.83)$$

นิยาม 41 Min-Max Composition

$$R_3 = R_1 \bullet R_2 = \left\{ \left( (u,w), \min_{v \in V} \left\{ \max \left[ \mu_{R_1}(u,v), \mu_{R_2}(v,w) \right] \right\} \right) \mid u \in U, v \in V, w \in W \right\} \quad (3.84)$$

วิธีการ Max-Min Composition เป็นวิธีที่นิยมใช้มากที่สุด มีคุณสมบัติที่สำคัญดังนี้

1.  $(R_1 \cup R_2) \circ R_3 = (R_1 \circ R_3) \cup (R_2 \circ R_3)$  Distributed w.r.t union
2.  $(R_1 \cap R_2) \circ R_3 = (R_1 \circ R_3) \cap (R_2 \circ R_3)$  Non-distributed w.r.t intersection
3.  $(R_1 \circ R_2) \circ R_3 = R_1 \circ (R_2 \circ R_3)$  Association property
4. ถ้า  $R_1 \subset R_2$  แล้ว  $(R_1 \circ R_3) \subset (R_2 \circ R_3)$  Inclusion property
5. ถ้า  $R_1, R_2$  มีคุณสมบัติเป็น Reflexivity  
แล้ว  $R_1 \circ R_2$  จะมีคุณสมบัติเป็น Reflexivity
6. ถ้า  $R_1, R_2$  มีคุณสมบัติเป็น Symmetry และ  $R_1 \circ R_2 = R_2 \circ R_1$   
แล้ว  $R_1 \circ R_2$  จะมีคุณสมบัติเป็น Symmetry
7. ถ้า  $R_1, R_2$  มีคุณสมบัติเป็น Transitivity และ  $R_1 \circ R_2 = R_2 \circ R_1$   
แล้ว  $R_1 \circ R_2$  จะมีคุณสมบัติเป็น Transitivity
8. ถ้า  $R$  มีคุณสมบัติเป็น Symmetry และ Transitivity

เอกสารนี้เป็นเอกสารที่ส่งมอบไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แล้ว  $\mu_R(u,v) \leq \mu_R(u,u) \quad ; \forall u, \forall v \in U$

9. ถ้า R มีคุณสมบัติเป็น Reflexivity

แล้ว  $R \subset R \circ R$

10. ถ้า R มีคุณสมบัติเป็น Symmetry และ Transitivity

แล้ว  $R \circ R = R$

### 3.6 การฟัซซีฟิเคชัน (Fuzzification)

นิยาม 42 การฟัซซีฟิเคชัน

การฟัซซีฟิเคชัน คือ กระบวนการหาค่าฟัซซีบนเอกภพสัมพัทธ์ U ของอินพุต เพื่อเป็นตัวแทนของอินพุตซึ่งมีค่าเป็นตัวเลข สำหรับใช้เป็นอินพุตของระบบฟัซซี

การฟัซซีฟิเคชัน สามารถทำได้ 3 วิธี ดังนี้

1. การฟัซซีฟิเคชัน โดยใช้ฟัซซีซิงเกิลตัน จะได้ว่า Fuzzification  $(u_0)=A$  โดยที่ A เป็นฟัซซีซิงเกิลตัน ซึ่งมี  $S(A)=\{u_0\}$  หรือ

$$\mu_A(u) = \begin{cases} 1 & ; u = u_0 \\ 0 & ; u \neq u_0 \end{cases} \quad (3.85)$$

2. การฟัซซีฟิเคชัน โดยใช้ฟัซซีนัมเบอร์ จะได้ว่า Fuzzification  $(u_0)=A$  โดยที่ A เป็นฟัซซีนัมเบอร์

$$\mu_A(u) = 1 \quad \text{เมื่อ } u = u_0$$

และ  $\mu_A(u) \text{ ลดลง} \quad \text{เมื่อ } u \text{ อยู่ห่างออกไปจาก } u_0$

ตัวอย่างการฟัซซีฟิเคชัน โดยใช้ฟัซซีนัมเบอร์ เช่น

$$\mu_A(u) = \exp \left[ -\frac{(u - u_0)^T (u - u_0)}{\sigma^2} \right] \quad (3.86)$$

เมื่อ  $\sigma$  เป็นพารามิเตอร์ในการกำหนดรูปร่าง  $\mu_A(u)$

3. การฟัซซีฟิเคชัน โดยใช้ไฮบริดนัมเบอร์ (Hybrid Number) จะได้ว่า Fuzzification  $(u_0)=A$  โดยที่ A เป็นไฮบริดนัมเบอร์

(ไฮบริดนัมเบอร์ คือ ฟัซซีนัมเบอร์ที่มีสมาชิกในเอกภพสัมพัทธ์เป็น Random Number)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นับผูกพันหาไปใช้ประโยชน์ด้านการค้า

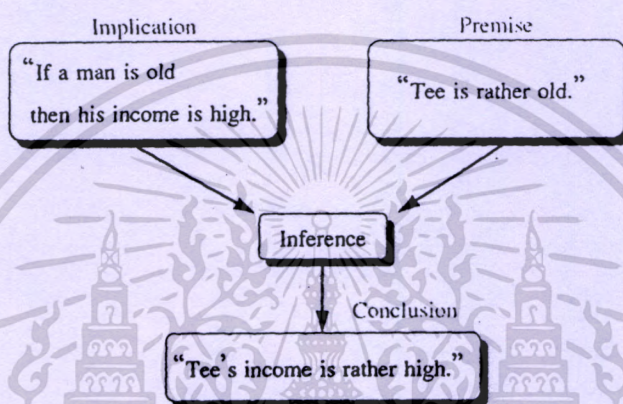
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และ  $\mu_A(u) = 1$  เมื่อ  $u = u_0$   
 $\mu_A(u)$  ลดลง เมื่อ  $u$  อยู่ห่างออกไปจาก  $u_0$

### 3.7 การอินเฟอร์เรนซ์แบบฟัซซี (Fuzzy Inference)

#### นิยาม 43 การอินเฟอร์เรนซ์

การอินเฟอร์เรนซ์ คือ กระบวนการในหาข้อสรุป (Conclusion) จากหลักฐาน (Premise) โดยมีเงื่อนไขความสัมพันธ์ระหว่างเหตุและผล (Implication) ดังแสดงในตัวอย่างในรูปที่ 3.5



รูปที่ 3.5 การหาข้อสรุปจากหลักฐาน โดยใช้เงื่อนไขความสัมพันธ์ระหว่างเหตุและผล

#### นิยาม 44 กฎการคอมโพสิชันของการอินเฟอร์เรนซ์ (Compositional Rule of Inference: CRI)

กำหนดให้	Premise	$u$ is $A'$
	Implication	If $u$ is $A$ then $v$ is $B$
	Conclusion	$v$ is $B'$

เมื่อ  $A, A'$  เป็นฟัซซีเซตในเอกภพสัมพัทธ์  $U$  โดยที่  $u \in U$

$B, B'$  เป็นฟัซซีเซตในเอกภพสัมพัทธ์  $V$  โดยที่  $v \in V$

ทำการแปลงอินพลิเคชันเป็นความสัมพันธ์ฟัซซี  $R$  ใน  $U \times V$  ดังนั้น  $B'$  ได้ดังนี้

$$B' = \begin{cases} A' \circ R & \text{Max-Min Composition} \\ A' * R & \text{Max-Product Composition} \\ A' \cdot v R & \text{Max-Average Composition} \\ A' \bullet R & \text{Min-Max Composition} \end{cases} \quad (3.87)$$

วิธีการคอมโพสิชันที่นิยมใช้มากที่สุดในการอินเฟอเรนซ์ คือ CRI ของ Zadeh ซึ่งจะใช้ตัวปฏิบัติการ max และ min ในการปฏิบัติการ s-norm และ t-norm ตามลำดับ ดังนั้นสามารถหา  $B'$  ได้ดังสมการต่อไปนี้

$$B' = A' \circ R_2 = \left\{ \left( v, \max_{A' \in V} \left\{ \min [\mu_{A'}(u), \mu_R(u,v)] \right\} \right) \mid u \in U, v \in V \right\} \quad (3.88)$$

จากวิธีการอินเฟอเรนซ์ดังกล่าวข้างต้น ทำให้สามารถหา  $B'$  ได้จาก  $A' \circ R$  ซึ่งเป็นความสัมพันธ์ฟัซซีที่สำคัญสำหรับการควบคุม แต่นอกจากนี้ ยังพบปัญหาที่สำคัญอื่น ๆ คือ

- ปัญหาในการสร้างโมเดล โดยการหาความสัมพันธ์ฟัซซี  $R$  จากฟัซซีเซต  $A$  และ  $B$
- ปัญหาการออกแบบตัวควบคุม โดยการหาฟัซซีเซต  $A$  จากความสัมพันธ์ฟัซซี  $R$  และฟัซซีเซต  $B$

ซึ่งจะเห็นได้ว่า การแก้ปัญหาทั้งสองนี้จะต้องใช้ตัวปฏิบัติการผกผัน (Inverse) ของการคอมโพสิชัน จึงได้มีการนิยามตัวปฏิบัติการ  $\emptyset$ -composition สำหรับการคอมโพสิชันผกผันดังนี้

นิยาม 45  $\emptyset$ -composition

$\emptyset$ -composition คือ ตัวปฏิบัติการผกผันของการคอมโพสิชัน เป็นฟังก์ชันจาก  $[0,1] \times [0,1] \rightarrow [0,1]$  ซึ่งถูกนิยามดังนี้

$$\emptyset = \max [c \in [0,1]] \mid t(x,c) \leq y \quad ; x,y \in [0,1] \quad (3.89)$$

$\emptyset$ -composition ของความสัมพันธ์ฟัซซี  $R$  บนระนาบ  $U \times V$  กับฟัซซีเซต  $B$  ถูกเขียนแทนด้วยสัญลักษณ์  $R \circ B'$  และถูกนิยามในรูปฟังก์ชันการเป็นสมาชิกดังนี้

$$\mu_{(R \circ B')}(u) = \min_{v \in B'} [\mu_R(u,v) \emptyset \mu_{(B')}(v)] \quad (3.90)$$

นิยาม 46 คุณสมบัติของตัวปฏิบัติการ  $\emptyset$ -composition

1.  $x \emptyset \max(y,z) \geq \max(x \emptyset y, x \emptyset z) \quad ; z \in [0,1]$
2.  $t(x, (x \emptyset y)) \leq y$
3.  $x \emptyset t(x,y) \geq y$
4.  $A' \circ (A' \emptyset B') \subseteq B' \quad ; \forall A', \forall B'$
5.  $R \subseteq A' \emptyset (A' \circ R) \quad ; \forall A', \forall B'$
6.  $(R \emptyset B') \circ R \subseteq B' \quad ; \forall A', \forall B'$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

7.  $A' \subset R \circ (A' \circ R) ; \forall A', \forall R \in (U \times V)$
8.  $R = (A' \circ B')$  คือคำตอบของการคอมโพสิชันผกผัน  $A' = B' \circ R$
9.  $A' = R \circ B'$  คือคำตอบของการคอมโพสิชันผกผัน  $A' \circ R = B'$

### 3.8 การดีฟัซซิฟิเคชัน (defuzzification)

#### นิยาม 47 การดีฟัซซิฟิเคชัน

การดีฟัซซิฟิเคชัน คือ กระบวนการหาค่าเอาต์พุตเพียงค่าเดียว (ซึ่งเกิดต้น) ที่เหมาะสมที่สุด เพื่อเป็นตัวแทนของฟัซซีเอาต์พุตที่มีค่าความเป็นไปได้กระจายอยู่บนเอกภพสัมพัทธ์  $V$  ของเอาต์พุต

กำหนดให้  $R$  คือ ความสัมพันธ์ฟัซซีจากเอกภพสัมพัทธ์  $U$  ไป  $V$  ที่แสดงถึงความสัมพันธ์ระหว่างอินพุต  $u$  และเอาต์พุต  $v$   
 $u_0$  คือ อินพุตที่วัดได้ เป็นฟัซซีซิงเกิลตัน

ในการคอมโพสิชันระหว่างฟัซซีซิงเกิลตัน  $u_0$  กับความสัมพันธ์ฟัซซี  $R$  จะได้ผลลัพธ์เป็นฟัซซีเซต  $B$  ซึ่งเป็นสับเซตของเอกภพสัมพัทธ์  $V$  และเมื่อทำดีฟัซซิฟิเคชัน จะหาฟัซซีซิงเกิลตัน  $v_0$  ซึ่งเป็นตัวแทนของฟัซซีเอาต์พุต  $B$  เพื่อใช้เป็นเอาต์พุตที่แท้จริงของระบบได้

ตัวอย่างวิธีการดีฟัซซิฟิเคชันที่นิยมใช้ มีดังนี้

1. Max Procedure เป็นวิธีการดีฟัซซิฟิเคชัน โดยเลือกค่าเอาต์พุตที่มีค่าฟังก์ชันการเป็นสมาชิกมากที่สุด เพื่อใช้เป็นตัวแทนของฟัซซีเอาต์พุต สามารถแสดงด้วยสมการ ดังนี้

$$v_0 = \max_{v \in V} \mu_B(v) \quad (3.91)$$

2. Mean of Maximum (MOM) เป็นวิธีที่ขยายมาจากวิธี Max Procedure เพื่อใช้ในกรณีที่มีค่าเอาต์พุตที่มีค่าฟังก์ชันการเป็นสมาชิกสูงสุดเท่ากันหลายค่า ให้ทำการหาค่าเฉลี่ยของค่าเอาต์พุตที่มีค่าฟังก์ชันการเป็นสมาชิกสูงสุดเท่ากัน โดยใช้สมการดังนี้

$$v_0 = \text{MOM}(B) = \sum_{j=1}^J \frac{v_j}{J} \quad (3.92)$$

เมื่อ  $v_j$  คือ ค่าเอาต์พุตแต่ละค่าที่มีค่าฟังก์ชันการเป็นสมาชิกสูงสุดเท่ากัน

$J$  คือ จำนวนเอาต์พุตที่มีค่าฟังก์ชันการเป็นสมาชิกสูงสุดเท่ากัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่ออนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 3. Center Of Area (COA) / Center Of Gravity (COG)

วิธี COA เป็นวิธีหาจุดศูนย์กลางของพื้นที่ใต้กราฟของฟังก์ชันการเป็นสมาชิก เพื่อใช้เป็นตัวแทนของฟัซซีเอาต์พุต ซึ่งทำได้โดยการแบ่งพื้นที่ใต้กราฟของฟังก์ชันการเป็นสมาชิกออกเป็น 2 ส่วนเท่าๆ กัน และค่า  $v_0$  จะหาได้จากค่าของ  $v$  ที่ตำแหน่งของเส้นแบ่งครึ่ง สามารถแสดงด้วยสมการดังนี้

$$\int_{-\infty}^{\text{COA(B)}} \mu_B(v) dv = \int_{\text{COA(B)}}^{\infty} \mu_B(v) dv \quad (3.93)$$

ในทางปฏิบัติ การคำนวณโดยใช้สมการที่ (3.93) ทำได้ยาก จึงประมาณการคำนวณของวิธี COA ด้วยการใช่วิธี COG ซึ่งเป็นการหาจุดศูนย์กลางการถ่วงน้ำหนักแทนการหาจุดศูนย์กลางของพื้นที่ใต้กราฟ สมการของการดีฟัซซีฟิเคชัน โดยวิธี COG สามารถแสดงดังนี้

$$v_0 = \text{COG}(B) = \frac{\int v \mu_B(v) dv}{\int \mu_B(v) dv} \quad (3.94)$$

ในกรณีที่เอกภพสัมพัทธ์  $V$  มีสมาชิกเป็นค่าที่ไม่ต่อเนื่อง (Discrete) สามารถหาค่า  $v_0$  ได้จากสมการดังนี้

$$v_0 = \text{COG}(B) = \frac{\sum_{i=1}^{N_q} v_i \mu_B(v_i)}{\sum_{i=1}^{N_q} \mu_B(v_i)} \quad (3.95)$$

เมื่อ  $N_q$  คือ ระดับการควอนไทซ์

$v_i$  คือ ค่าเอาต์พุตของแต่ละค่าในการควอนไทซ์

4. Fuzzy Mean Method (FM) เป็นวิธีที่ปรับปรุงมาจากวิธี COG เพื่อลดเวลาในการคำนวณ โดยการลดระดับการควอนไทซ์ลงให้เท่ากับจำนวนเทอมของตัวแปรเอาต์พุตในเอกภพสัมพัทธ์  $V$  และใช้ค่าเฉลี่ยของแต่ละเทอมเป็นตัวแทนของค่าเอาต์พุตของแต่ละการควอนไทซ์ สมการของการดีฟัซซีฟิเคชัน โดยใช้วิธี FM สามารถแสดงได้ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$v_0 = FM(B) = \frac{\sum_{k=1}^{N_v} \gamma_k v_k}{\sum_{k=1}^{N_v} \gamma_k} \quad (3.96)$$

เมื่อ  $N_q$  คือ จำนวนฟัซซีเซตของตัวแปรเอาต์พุตในเอกภพสัมพัทธ์  $V$

$\gamma_k$  คือ ค่าเฉลี่ยที่ใช้เป็นตัวแทนของฟัซซีเซตของตัวแปรเอาต์พุตแต่ละเทอมบนเอกภพสัมพัทธ์  $V$

$v_k$  คือ ค่าฟังก์ชันการเป็นสมาชิกของฟัซซีเซตของตัวแปรเอาต์พุตแต่ละเทอมบนเอกภพสัมพัทธ์  $V$

5. Weighted Fuzzy Mean Method (WFM) เป็นวิธีที่ขยายมาจากวิธี FM โดยการเพิ่มการคูณสัมประสิทธิ์ถ่วงน้ำหนักของตัวแปรเอาต์พุตในแต่ละเทอม สมการของการดีฟัซซิฟิเคชัน โดยใช้วิธี WFM สามารถแสดงได้ดังนี้

$$v_0 = WFM(B) = \frac{\sum_{k=1}^{N_v} \omega_k \gamma_k v_k}{\sum_{k=1}^{N_v} \omega_k \gamma_k} \quad (3.97)$$

เมื่อ  $\omega_k$  คือ สัมประสิทธิ์ถ่วงน้ำหนักของตัวแปรเอาต์พุตแต่ละเทอม ภายในเอกภพสัมพัทธ์  $V$

6. Indexed Defuzzification Method (IDFZ) เป็นวิธีที่ขยายมาจากการดีฟัซซิฟิเคชันแบบเดิม โดยการตัดเอาต์พุตบางส่วนที่มีค่าฟังก์ชันการเป็นสมาชิกลดกว่าค่าเทรชโฮลด์ (Threshold) ที่กำหนด โดยจะคำนวณเฉพาะค่าเอาต์พุตที่มีค่าฟังก์ชันการเป็นสมาชิกมากกว่าค่าเทรชโฮลด์ ดังสมการต่อไปนี้

$$IDFZ(B, \alpha_i) = DFZ(\alpha\text{-cut}(B, \alpha_i)) \quad (3.98)$$

### 3.9 บทสรุป

ในบทนี้ได้กล่าวถึงทฤษฎีพื้นฐานของพีชชีว่าด้วยเรื่องต่อไปนี้

ทฤษฎีเซตและลอจิก ทฤษฎีพีชชีเซตและพีชชีลอจิก นิยามของตัวแปรวิงกวิสติก ทฤษฎี GMP และ GMT ที่ใช้ในการหาข้อสรุปตามหลักการเหตุผล ความสัมพันธ์พีชชีเซต การคอมโพสิท ทฤษฎีการพีชชีพีเคชัน ทฤษฎีการอินเฟอร์เรนซ์ และทฤษฎีการดีพีชชีพีเคชัน

จากทฤษฎีและโครงสร้างต่างๆ ในบทนี้ จะถูกนำไปใช้เป็นหลักการพื้นฐานในการออกแบบอุปกรณ์จัดการสัญญาณในบทต่อไป



## บทที่ 4

# การออกแบบอุปกรณ์จัดการสัญญาณอนาล็อก โดยใช้เทคนิคของพีซีลอจิก

### 4.1 บทนำ

วิธีการจัดการสัญญาณอนาล็อกโดยการเปลี่ยนแปลงระดับสัญญาณแบบใหม่ที่ได้ นำเสนอนี้ เป็นการนำเอาเทคนิคพีซีลอจิกมาประยุกต์ใช้ในการออกแบบ เพื่อเพิ่มประสิทธิภาพในการใช้งาน โดยการเปลี่ยนแปลงระดับสัญญาณจะมีความเป็นเชิงเส้นมากขึ้น และสามารถเลือกระดับของสัญญาณจุดเข้าได้พร้อมทั้งมีการตรวจวัดสัญญาณจุดออก แล้วนำมาเปรียบเทียบกับค่าที่ได้จากการคำนวณ เพื่อแก้ไขค่าสัญญาณจุดออกให้ได้ค่าที่ต้องการ

### 4.2 รายละเอียดของอุปกรณ์จัดการสัญญาณอนาล็อกที่ได้พัฒนาขึ้น

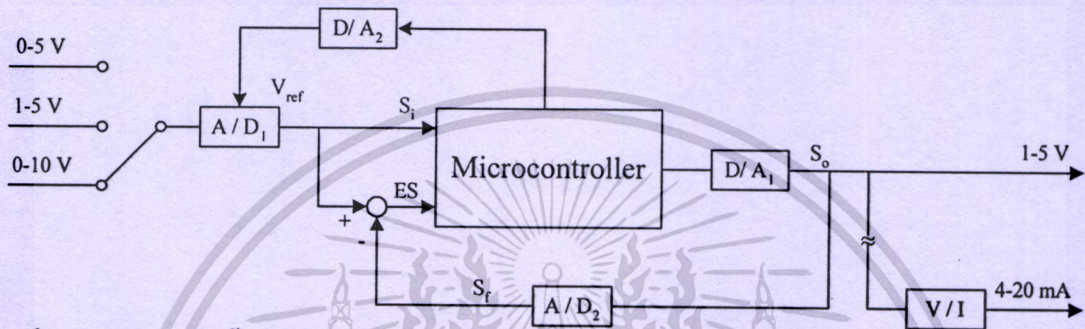
โครงสร้างพื้นฐานของอุปกรณ์จัดการสัญญาณอนาล็อกที่ได้นำเสนอในวิทยานิพนธ์นี้ แสดงดังรูปที่ 4.1 โดยอุปกรณ์จัดการสัญญาณมีจุดเข้าของสัญญาณอินพุตได้สามจุด (0-5V 1-5V และ 0-10V) ซึ่งสามารถเลือกได้โดยใช้โปรแกรมในการเปลี่ยนค่าศักดาไฟฟ้าอ้างอิงและสัญญาณเอาต์พุตเป็นสัญญาณศักดาไฟฟ้ามาตรฐาน (1-5V) ซึ่งสามารถนำไปประยุกต์โดยเปลี่ยนชนิดของสัญญาณให้เป็นสัญญาณกระแสไฟฟ้ามาตรฐาน (4-20mA) โดยสัญญาณอินพุต ( $S_i(t)$ ) และสัญญาณค่าผิดพลาด ( $ES(t)$ ) จะแทนค่าสัญญาณอินพุตของตัวประมวลผลแบบพีซีซึ่งออกแบบโดยใช้ไมโครคอนโทรลเลอร์ขนาด 8 บิต สัญญาณเอาต์พุต ( $S_o(t)$ ) จะแทนค่าสัญญาณเอาต์พุตของ D/A และสัญญาณป้อนกลับ ( $S_f(t)$ ) จะแทนค่าสัญญาณเอาต์พุตของ A/D ที่ป้อนกลับมาให้ตัวประมวลผลดังสมการต่อไปนี้

$$ES(t) = S_i(t) - S_f(t) \quad (4.1)$$

- เมื่อ
- $ES(t)$  แทน สัญญาณค่าผิดพลาด ที่เวลา  $t$
  - $S_i(t)$  แทน สัญญาณอินพุต ที่เวลา  $t$
  - $S_f(t)$  แทน สัญญาณป้อนกลับ ที่เวลา  $t$
  - $S_o(t)$  แทน สัญญาณเอาต์พุต ที่เวลา  $t$

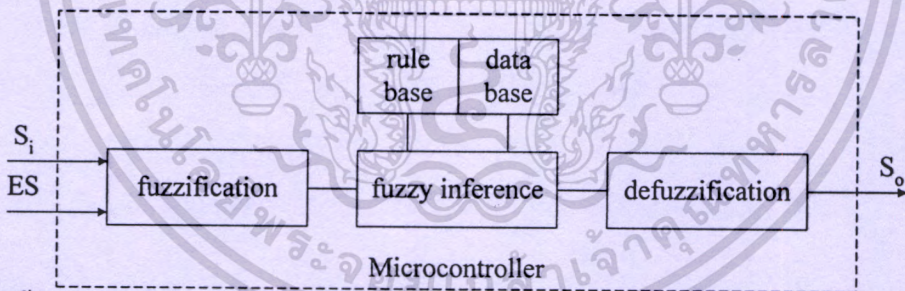
เพื่อความสะดวกในการอ้างอิงในวิทยานิพนธ์นี้จะกำหนดให้

$$\begin{aligned}
 ES &= ES(t) \\
 S_i &= S_i(t) \\
 S_f &= S_f(t) \\
 S_o &= S_o(t)
 \end{aligned}$$



รูปที่ 4.1 โครงสร้างพื้นฐานของอุปกรณ์จัดการสัญญาณอนาล็อกที่นำเสนอ

ตัวไมโครคอนโทรลเลอร์ที่มีอัลกอริทึมโดยอาศัยเทคนิคของฟัซซีลอจิก จะประกอบด้วยบล็อกไดอะแกรม 4 บล็อก ดังแสดงในรูปที่ 4.2



รูปที่ 4.2 ขั้นตอนการออกแบบอุปกรณ์จัดการสัญญาณแบบฟัซซี

โดยขั้นตอนการออกแบบสามารถอธิบายได้ดังต่อไปนี้

1. กำหนดฟัซซีเซตในเอกภพสัมพัทธ์

ย่านการทำงานของตัวแปรแต่ละตัวสามารถแสดงในรูปของระดับควอนไทซ์ของเอกภพสัมพัทธ์ การกำหนดระดับการควอนไทซ์จะขึ้นอยู่กับความต้องการของผู้ออกแบบและข้อจำกัดทางฮาร์ดแวร์ของอุปกรณ์ที่นำมาสร้างอุปกรณ์จัดการสัญญาณ กรณีที่ต้องการให้มีความถูกต้องในการจัดการสัญญาณสูงจะต้องใช้ระดับควอนไทซ์สูง แต่ขณะเดียวกันก็จะต้องใช้เวลาและหน่วยความจำในการคำนวณมาก ดังนั้นในการออกแบบจึงต้องเลือกระดับที่เหมาะสมระหว่างความถูกต้องใน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การจัดการสัญญาและข้อจำกัดทางฮาร์ดแวร์ ในวิทยานิพนธ์นี้จึงใช้วิธีการควอนไทซ์แบบเชิงเส้น เพื่อความสะดวกในการคำนวณ และได้กำหนดจำนวนระดับการควอนไทซ์ของตัวแปรแต่ละตัว เท่ากับ 240 และในการกำหนดจำนวนพีชชีเซตของตัวแปร ควรกำหนดให้เป็นจำนวนคี่ เพื่อให้มี พีชชีเซตหนึ่งเซตอยู่ตรงกลางของเอกภพสัมพัทธ์ [9] ในวิทยานิพนธ์นี้จึงเลือกใช้พีชชีเซตจำนวน 7 เซต ส่วนการกำหนดชื่อของเซตในแต่ละตัวแปรได้แสดงในตารางที่ 4.1

ตารางที่ 4.1 พีชชีเซตสำหรับตัวแปรแต่ละตัวในเอกภพสัมพัทธ์

พีชชีเซตสำหรับตัวแปรอินพุต $S_p, S_o$		พีชชีเซตสำหรับตัวแปรเอาต์พุต ES	
LB	Less Big	NB	Negative Big
LM	Less Medium	NM	Negative Medium
LS	Less Small	NS	Negative Small
ME	Medium	ZE	Zero
OS	Over Small	PS	Positive Small
OM	Over Medium	PM	Positive Medium
OB	Over Big	PB	Positive Big

## 2. การพีชชีพีเคชั่น

การพีชชีพีเคชั่นเป็นกระบวนการในการเปรียบเทียบค่าสัญญาณอินพุตที่ได้ให้อยู่ในรูปของ พีชชีเซตในเอกภพสัมพัทธ์ ซึ่งก็มีวิธีการพีชชีพีเคชั่นมากมายยกตัวอย่างเช่น วิธีการพีชชีซิงเกิลตัน พีชชีนัมเบอร์ และแรมคอมนัมเบอร์ การเลือกวิธีการพีชชีพีเคชั่นจะขึ้นอยู่กับลักษณะของสัญญาณ อินพุต หลักเกณฑ์ในการเลือกวิธีการพีชชีพีเคชั่นมีดังนี้

- ในกรณีที่สัญญาณที่วัดได้เป็นสัญญาณซิงเกิลตันและมีระดับของสัญญาณรบกวนต่ำ ควรเลือก วิธีการพีชชีพีเคชั่น โดยใช้พีชชีซิงเกิลตัน เนื่องจากเป็นวิธีที่ง่ายและได้ผลดีที่สุด
- ในกรณีที่สัญญาณที่วัดได้มีสัญญาณรบกวนสูง ควรเลือกวิธีการพีชชีพีเคชั่น โดยใช้พีชชี นัมเบอร์ ซึ่งจะได้ผลดีกว่าเนื่องจากการพีชชีพีเคชั่นโดยใช้วิธีพีชชีนัมเบอร์มีความคงทนต่อ สัญญาณการรบกวนมากกว่าการใช้พีชชีซิงเกิลตัน แต่ในการพีชชีพีเคชั่นโดยใช้วิธีนี้จะใช้เวลา คำนวณมากกว่า
- ในกรณีที่สัญญาณที่วัดได้เป็นสัญญาณในรูปการกระจายทางสถิติ ควรเลือกวิธีการพีชชีพีเคชั่น โดยใช้ไฮบริคนัมเบอร์ ซึ่งเป็นพีชชีนัมเบอร์ที่มีสมาชิกอยู่ในรูปของการกระจายทางสถิติ

การจัดการสัญญาณในกระบวนการจริง สัญญาณรบกวนอาจจะมีผลต่อสัญญาณอินพุต ซึ่งจะทำให้เกิดความผิดพลาดในการจัดการสัญญาณ ดังนั้นในวิทยานิพนธ์นี้จึงเลือกวิธีการพีชชีฟิเคชันโดยใช้พีชชีฟิเคชันแบบเบอร์

### 3. การกำหนดครูปรางฟังก์ชันการเป็นสมาชิกสำหรับตัวแปรแต่ละตัวในเอกภพสัมพัทธ์

การกำหนดครูปรางของฟังก์ชันการเป็นสมาชิกสำหรับตัวแปรอินพุต จะเป็นการกำหนดความสัมพันธ์ในการแมปปีงค่าของอินพุตในเอกภพสัมพัทธ์กับพีชชีเซตของตัวแปรอินพุต ถ้าต้องการให้ความสัมพันธ์เป็นเชิงเส้น ควรจะกำหนดครูปรางของฟังก์ชันการเป็นสมาชิกเป็นแบบเชิงเส้น เช่น รูปสามเหลี่ยมหรือรูปสี่เหลี่ยมคางหมู แต่ถ้าต้องการให้ความสัมพันธ์ไม่เป็นเชิงเส้น ควรกำหนดครูปรางของฟังก์ชันการเป็นสมาชิกเป็นแบบไม่เชิงเส้น เช่น รูปประฆังคว่ำ

การกำหนดครูปรางของฟังก์ชันการเป็นสมาชิกสำหรับตัวแปรเอาต์พุต จะมีแนวทางคล้ายกันกับการกำหนดครูปรางของฟังก์ชันการเป็นสมาชิกสำหรับตัวแปรอินพุต

การกำหนดการกระจายของพีชชีเซตบนเอกภพสัมพัทธ์ สามารถกำหนดได้ทั้งแบบที่เป็นเชิงเส้นและไม่เชิงเส้น ขึ้นอยู่กับความต้องการของผู้ออกแบบ โดยบริเวณที่มีความหนาแน่นของฟังก์ชันการเป็นสมาชิกสูง จะแสดงถึงความสัมพันธ์ระหว่างตัวแปรอินพุตและตัวแปรเอาต์พุตที่มีความซับซ้อนมากกว่าบริเวณที่มีความหนาแน่นของฟังก์ชันการเป็นสมาชิกต่ำ

การซ้อนทับ (Overlap) ของฟังก์ชันการเป็นสมาชิกเป็นคุณสมบัติที่สำคัญอย่างหนึ่งของพีชชี เนื่องจากในการอินเฟอเรนซ์แบบพีชชีต้องการให้เกิดกิริยาระหว่างกันของกฎการควบคุมมากกว่า 1 กฎ การกำหนดเปอร์เซนต์การซ้อนทับกันจะขึ้นอยู่กับความคลุมเครือหรือความซับซ้อนของระบบ และการออกแบบให้ฟังก์ชันการเป็นสมาชิกของตัวแปรอินพุตมีการซ้อนทับกันมากกว่า 2 เซต จะทำให้ Control Hypersurface มีความเรียบขึ้น แต่ในกรณีที่มีการเปลี่ยนแปลงของกฎการควบคุมใดๆ จะมีผลกระทบต่อควบคุมของกฎที่อยู่ติดกันมาก ทำให้เกิดการรบกวนกันของกฎการควบคุม ดังนั้นในการออกแบบฟังก์ชันการเป็นสมาชิกของตัวแปรอินพุตจึงไม่ควรให้มีการซ้อนทับกันของพีชชีเซตมากกว่า 2 เซต

การกำหนดฟังก์ชันการเป็นสมาชิกของตัวแปรอินพุต [9] มีแนวทางที่สามารถสรุปได้ดังต่อไปนี้

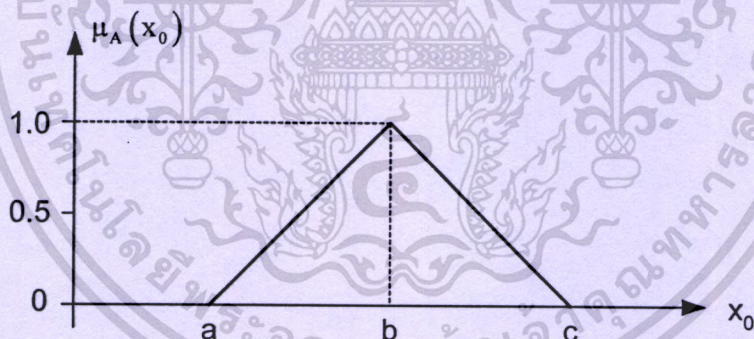
- ในกรณีที่ต้องการให้ใช้เวลาในการคำนวณน้อย ควรกำหนดครูปรางของฟังก์ชันการเป็นสมาชิกเป็นรูปสามเหลี่ยม หรือสี่เหลี่ยมคางหมู
- การกำหนดการกระจายของพีชชีเซตบนเอกภพสัมพัทธ์ ควรกำหนดให้สมมาตรกัน
- การกำหนดฟังก์ชันการเป็นสมาชิกของตัวแปรอินพุต ควรกำหนดให้มีการซ้อนทับกันของพีชชีเซตที่อยู่ติดกัน เพื่อให้มีการเกิดกิริยาระหว่างกันของกฎการควบคุม และเพื่อยืนยันว่าจะมีกฎการควบคุมอย่างน้อยหนึ่งกฎ รองรับสำหรับใช้สร้างสัญญาณควบคุมทุกสถานะของอินพุต

ซึ่งจะแสดงถึงความสมบูรณ์ของฐานกฎการควบคุม โดยปกติจะออกแบบให้มีเปอร์เซ็นต์การซ้อนทับกันของฟัซซีเซตประมาณ 15 – 25 %

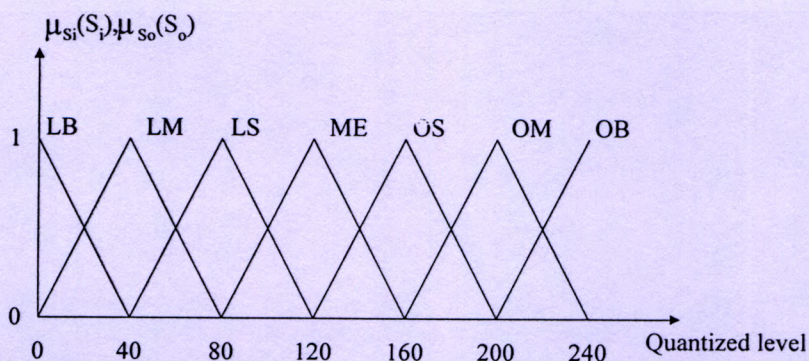
การที่จะกำหนดให้รูปร่างของฟัซซีเซตเป็นรูปสี่เหลี่ยมคางหมูหรือรูปประฆังแทนรูปสามเหลี่ยมนั้นก็สามารถกระทำได้ แต่การที่ใช้รูปสามเหลี่ยมก็เพื่อลดความยุ่งยากและเวลาที่ใช้ในการคำนวณ ในวิทยานิพนธ์นี้จึงได้กำหนดให้รูปร่างของฟังก์ชันการเป็นสมาชิกของฟัซซีเซตของตัวแปรแต่ละตัวเป็นรูปสามเหลี่ยม ดังสมการต่อไปนี้

$$\mu_A(x_0; a, b, c) = \begin{cases} 0 & ; x_0 < a \\ (x_0 - a)/(b - a) & ; a \leq x_0 \leq b \\ (c - x_0)/(c - b) & ; b \leq x_0 \leq c \\ 0 & ; x_0 > c \end{cases} \quad (4.2)$$

เมื่อ  $x_0$  คือ ตัวแปรแต่ละตัวในเอกภพสัมพัทธ์  
 $A$  คือ ฟัซซีเซต  
 $\mu_A(x_0)$  คือ ฟังก์ชันการเป็นสมาชิก  
 ตัวแปร  $a, b$  และ  $c$  สามารถกำหนดได้ดังแสดงในรูปที่ 4.3

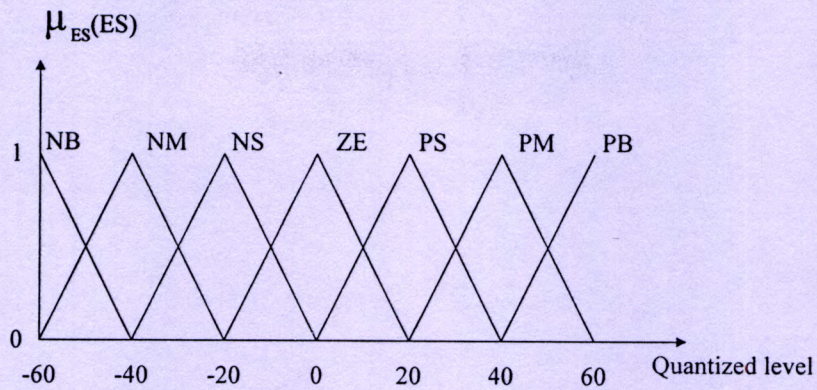


รูปที่ 4.3 การกำหนดรูปร่างของฟังก์ชันการเป็นสมาชิกของฟัซซีเซตให้เป็นรูปสามเหลี่ยม



รูปที่ 4.4 ฟัซซีเซตและฟังก์ชันการเป็นสมาชิกของ  $S_i$  และ  $S_o$  นั้น ไม่นับญาติให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.5 ฟัซซีเซตและฟังก์ชันการเป็นสมาชิกของ ES

ในการกำหนดรูปร่างของแต่ละฟัซซีเซตให้เป็นรูปสามเหลี่ยมโดยมีการกระจายตัวของฟัซซีเซตแบบเชิงเส้น และมีการซ้อนทับของฟัซซีเซต 25 % ดังแสดงในรูปที่ 4.4 และรูปที่ 4.5

ตารางที่ 4.2 กฎสำหรับอุปกรณ์จัดการสัญญาณที่นำเสนอ

ES	NB	NM	NS	ZE	PS	PM	PB
SI	LB	LB	LB	LB	LB	LB	LB
LM	LB	LB	LM	LM	LM	LM	LM
LS	LM	LM	LS	LS	LS	LS	LS
ME	LS	LS	ME	ME	ME	ME	ME
OS	ME	ME	OS	OS	OS	OS	OS
OM	OS	OS	OM	OM	OM	OM	OM
OB	OM	OM	OB	OB	OB	OB	OB

#### 4. โครงสร้างของกฎ

การกำหนดจำนวนฟัซซีเซตของตัวแปรอินพุต จะเป็นการกำหนดความซับซ้อนของความสัมพันธ์ระหว่างตัวแปรอินพุตและตัวแปรเอาต์พุต ซึ่งจะเป็นการกำหนด Control Hypersurface โดยจำนวนฟัซซีเซตของตัวแปรอินพุตแต่ละตัว จะมีผลต่อขนาดของฐานกฎการจัดการสัญญาณ ดังสมการต่อไปนี้

$$M = N_{S_i} \times N_{ES} \quad (4.3)$$

เมื่อ  $M$  คือ ขนาดของฐานกฎการจัดการสัญญาณ

$N_{S_i}$  คือ จำนวนเทอมฟัซซีเซตของตัวแปรอินพุต  $S_i$

$N_{ES}$  คือ จำนวนเทอมฟัซซีเซตของตัวแปรอินพุต ES

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานภายในเท่านั้น เมื่ออนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยทั่วไปกฎของฟัชซี มักจะแสดงอยู่ในรูป “ ถ้า.....แล้ว.....” ซึ่งมีส่วนสำคัญในความสัมพันธ์แบบฟัชซี กฎที่เกี่ยวข้องกับสัญญาณเอาต์พุตของฟัชซีและสัญญาณอินพุตของฟัชซีจะได้อาจมาจากการศึกษาพฤติกรรมของระบบ อย่างไรก็ตามค่าบางค่าของกฎในตารางก็ได้มาจาก “การลองผิดลองถูก” และ “ความรู้สึก” ซึ่งรู้สึกได้จากสถานะของสัญญาณที่กำหนด ซึ่งกฎการจัดการสัญญาณในตารางที่ 4.2 นี้ได้มาจากการศึกษาพฤติกรรมของการจัดการและผลการทดลองของพฤติกรรมของอุปกรณ์จัดการสัญญาณ

### 5. การอินเฟอร์เรนซ์ฟัชซี

วิธีการอินเฟอร์เรนซ์ฟัชซีมีหลายวิธีที่จะใช้ในกระบวนการหาข้อสรุปจากหลักฐานโดยใช้เงื่อนไขความสัมพันธ์ระหว่างเหตุกับผล ในวิทยานิพนธ์นี้ได้เลือกใช้ วิธีการอินเฟอร์เรนซ์ฟัชซีแบบ Max-Min ซึ่งจะแสดงได้ดังต่อไปนี้

สมมติว่าเรามีกฎการควบคุมฟัชซีแค่เพียง 2 กฎเท่านั้น คือ

กฎ 1: ถ้า  $x$  เป็น  $A_1$  และ  $y$  เป็น  $B_1$  แล้ว  $x$  จะเป็น  $C_1$

กฎ 2: ถ้า  $x$  เป็น  $A_2$  และ  $y$  เป็น  $B_2$  แล้ว  $x$  จะเป็น  $C_2$

โดยกำหนดให้

$\alpha_1$  แทนค่าที่ได้จากการปฏิบัติการ t-norm ของตัวปฏิบัติการ min จากกฎที่ 1

$\alpha_2$  แทนค่าที่ได้จากการปฏิบัติการ t-norm ของตัวปฏิบัติการ min จากกฎที่ 2

จะได้ว่า

$$\alpha_1 = \min(\mu_{A_1}(x_0), \mu_{B_1}(y_0)) \quad (4.4)$$

$$\alpha_2 = \min(\mu_{A_2}(x_0), \mu_{B_2}(y_0)) \quad (4.5)$$

ตามหลักการหาข้อสรุปจากหลักฐาน โดยใช้เงื่อนไขความสัมพันธ์ระหว่างเหตุกับผลของทฤษฎีฟัชซีลอจิก โดยวิธีการอินเฟอร์เรนซ์ฟัชซีแบบ Max-Min นั้น กฎการปฏิบัติการแบบ Minimum ของ Mamdani ใช้เพื่อหาข้อสรุป ในการจัดการสัญญาณตามกฎข้อที่  $i$  สามารถแสดงได้โดย  $\min(\alpha_i, \mu_{C_i}(w))$  ดังนั้นฟังก์ชันการเป็นสมาชิก  $C$  จะหาได้จาก

$$\mu_C(w) = \max(\min(\alpha_1, \mu_{C_1}(w)), \min(\alpha_2, \mu_{C_2}(w))) \quad (4.6)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 6. วิธีการดีฟัซซีฟิเคชัน

การเลือกวิธีการดีฟัซซีฟิเคชันจะเป็นการกำหนดความละเอียดของสัญญาณเอาต์พุต โดยจะต้องสัมพันธ์กับการกำหนดฟังก์ชันการเป็นสมาชิกของตัวแปรอินพุตและตัวแปรเอาต์พุต วิธีการดีฟัซซีฟิเคชันมีหลายวิธี เช่น วิธีหาจุดศูนย์กลางของพื้นที่ใต้กราฟของฟังก์ชันการเป็นสมาชิก (Center-Of-Area: COA) วิธีการใช้ค่าเฉลี่ยของแต่ละเทอมเป็นตัวแทนของค่าจุดออกของแต่ละค่าการควอนไทซ์ (Fuzzy-Mean: FM) และวิธีการหาค่าเฉลี่ยของค่าจุดออกที่มีค่าฟังก์ชันการเป็นสมาชิกเท่ากัน (Mean-Of-Maximum: MOM) การเลือกวิธีการดีฟัซซีฟิเคชัน จะขึ้นอยู่กับความต้องการของผู้ออกแบบ ซึ่งแต่ละวิธีมีข้อดี-ข้อเสีย ดังต่อไปนี้

- วิธี Max-Procedure เป็นวิธีการที่สามารถทำได้ง่ายและรวดเร็วที่สุด แต่จะให้สัญญาณเอาต์พุตที่หยาบมาก จึงไม่เหมาะสมกับการใช้งานที่ต้องการความละเอียดและความถูกต้องสูง
- วิธี MOM เป็นวิธีการที่สามารถทำได้ง่ายและรวดเร็ว ซึ่งการดีฟัซซีฟิเคชันด้วยวิธีนี้ จะได้ผลเช่นเดียวกับการกำหนดฟังก์ชันการเป็นสมาชิกของตัวแปรเอาต์พุตเป็นฟังก์ชันเชิงเส้น เนื่องจากค่าของตัวแปรอินพุตที่ตำแหน่งอื่นที่มีค่าฟังก์ชันการเป็นสมาชิกต่ำกว่าค่าฟังก์ชันการเป็นสมาชิกสูงสุด จะไม่มีผลต่อค่าของเอาต์พุต วิธีนี้จะให้สัญญาณเอาต์พุตหยาบและผลที่ได้ไม่ดีเท่าที่ควร แต่วิธีนี้จะถูกเลือกใช้ในกรณีที่ต้องการใช้ในการคำนวณน้อย และไม่ต้องการความถูกต้องมากนัก
- วิธี COG เป็นวิธีที่นิยมใช้กันมากที่สุด เนื่องจากการหาจุดศูนย์กลางสำหรับเป็นตัวแทนของเอาต์พุตที่แท้จริง โดยพิจารณาผลจากอินพุตทุกตัว ทำให้ได้ค่าที่ถูกต้องกว่าวิธีอื่นๆ
- วิธี FM เป็นวิธีที่แปลงมาจากวิธี COG โดยใช้ระดับการควอนไทซ์ที่น้อยกว่า เพื่อลดเวลาที่ใช้ในการคำนวณ โดยการดีฟัซซีฟิเคชันด้วยวิธีนี้จะได้ผลเช่นเดียวกับการกำหนดฟังก์ชันการเป็นสมาชิกของตัวแปรเอาต์พุตเป็นฟังก์ชันเชิงเส้น แต่มีข้อจำกัดคือควรใช้ในกรณีที่กำหนดค่าฟังก์ชันการเป็นสมาชิกของตัวแปรเอาต์พุตแบบสมมาตรเท่านั้น ทั้งนี้เนื่องจากการดีฟัซซีฟิเคชันด้วยวิธีนี้จะใช้ค่าที่จุดกึ่งกลางของฟังก์ชันของตัวแปรเอาต์พุตเพื่อเป็นตัวแทนของแต่ละเซต

ในวิทยานิพนธ์นี้ จึงได้เลือกใช้วิธีการดีฟัซซีฟิเคชันแบบ FM เพื่อลดเวลาในการคำนวณของอุปกรณ์จัดการสัญญาณ [12] ดังนั้นสัญญาณจุดออก  $S_o$  ที่ได้จากการดีฟัซซีฟิเคชันแบบ FM จะแสดงได้ดังนี้

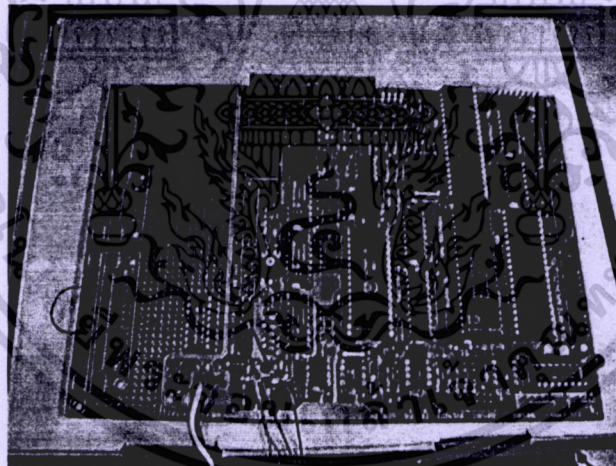
$$FM(U) = \frac{\sum_{k=1}^{N_u} \gamma_k u_k}{\sum_{k=1}^N \gamma_k} \quad (4.7)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อ	$N_U$	คือ	จำนวนของพีชซีเซตของสัญญาณจุดออกในเอกภพสัมพัทธ์ $U$
	$\gamma_k$	คือ	ค่าเฉลี่ยที่ใช้เป็นตัวแทนของพีชซีเซตของตัวแปรจุดออกแต่ละเทอมบนเอกภพ สัมพัทธ์ $U$
	$u_k$	คือ	ค่าระดับการเป็นสมาชิกของพีชซีเซตของตัวแปรจุดออกแต่ละเทอมบนเอกภพ สัมพัทธ์ $U$

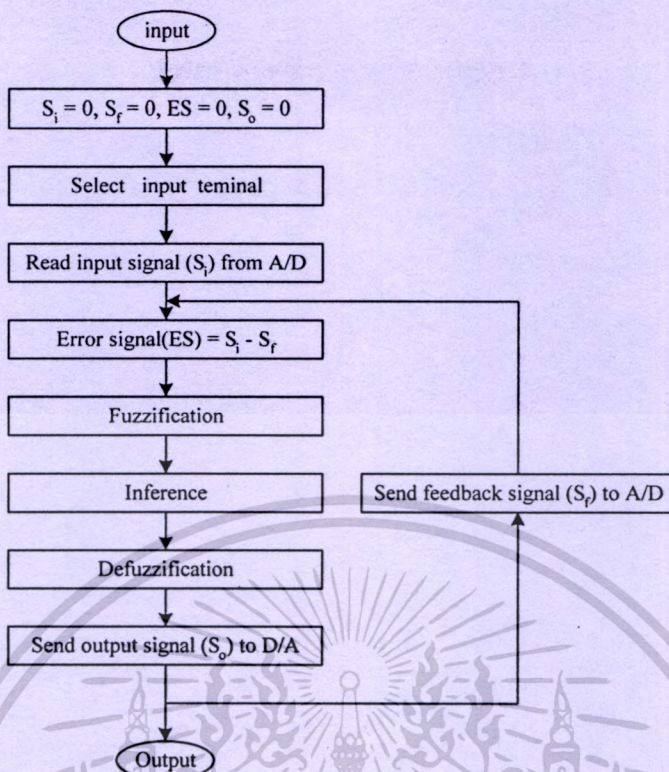
### 4.3 สมรรถนะของอุปกรณ์จัดการสัญญาณอนาล็อกที่ได้พัฒนาขึ้น

ในการทดสอบสมรรถนะอุปกรณ์จัดการสัญญาณที่ใช้เทคนิคพีชซีลอจิกที่ได้นำเสนอในวิทยานิพนธ์นี้จะใช้ไมโครคอนโทรลเลอร์รุ่น P89C51RD+ ของบริษัท Philips Semiconductors [14] ซึ่งมีหน่วยความจำรอง (RAM) ภายในขนาด 1 กิโลไบต์ และหน่วยความจำหลัก (EPROM) ขนาด 64 กิโลไบต์ ร่วมกับไอซี PCF8591 ซึ่งประกอบไปด้วยวงจร A/D ขนาด 8 บิตจำนวน 4 ชุด และวงจร D/A อีก 1 ชุด และใช้สัญญาณนาฬิกาขนาด 22.1184MHz โดยตัวโปรแกรมทั้งหมดจะกระทำบนซอฟต์แวร์ซึ่งพัฒนาบนไมโครคอนโทรลเลอร์ตระกูล 8051 โดยรวมถึงตัวคอมไพเลอร์ภาษา C และแอสเซมบลอร์ด้วย



รูปที่ 4.6 วงจรที่ใช้ในการจัดการสัญญาณที่นำเสนอในวิทยานิพนธ์นี้

จากรูปที่ 4.6 เป็นการแสดงวงจรที่ใช้ในการจัดการสัญญาณที่นำเสนอในวิทยานิพนธ์นี้ และแผนภาพแสดงลำดับการทำงานของโปรแกรมที่ใช้ในการเปลี่ยนแปลงระดับสัญญาณแสดงในรูปที่ 4.7 นอกจากนั้นยังได้แสดงแผนภาพแสดงลำดับการคำนวณของโปรแกรมพร้อมทั้งตัวอย่างในการเปลี่ยนแปลงระดับสัญญาณ 0-5V เป็น 1-5V [ภาคผนวก ก]



รูปที่ 4.7 แผนภาพของ โปรแกรมที่ใช้กับอุปกรณ์จัดการสัญญาณ

เวลาที่ใช้ในการเปลี่ยนแปลงระดับสัญญาณในแต่ละรอบการทำงาน สามารถคำนวณได้จากคำสั่งที่ใช้ในโปรแกรมประมาณ 300ms ดังจะแสดงให้เห็นได้จากผลการทดลอง

#### 4.4 ผลการเลียนแบบการทำงานด้วยโปรแกรมและผลการทดลอง

ความถูกต้อง (Accuracy) ในการเปลี่ยนระดับของสัญญาณสามารถพิจารณาได้จากค่าความผิดพลาด (Error:  $\Delta\varepsilon$ ) และเปอร์เซ็นต์ค่าความเบี่ยงเบน (%Deviation:  $\% \sigma$ ) [15] โดยคำนวณได้จากสมการดังต่อไปนี้

$$\Delta\varepsilon = V_{\text{out(ideal)}} - V_{\text{out(actual)}} \quad (4.8)$$

$$\% \sigma = \left[ \frac{(V_{\text{out(ideal)}} - V_{\text{out(actual)}})}{\text{ideal output span}} \right] * 100 \quad (4.9)$$

หรือ

$$\% \sigma = [\Delta\varepsilon / \text{ideal output span}] * 100 \quad (4.10)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

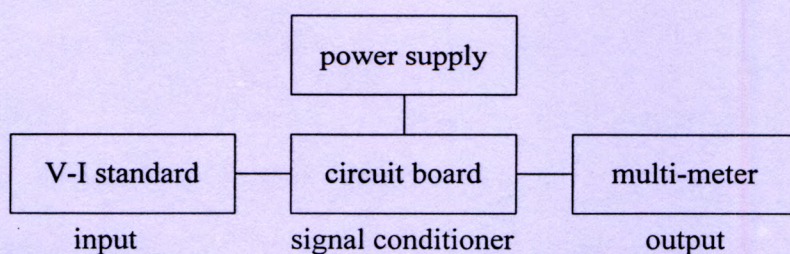
โดยที่

- $V_{out(ideal)}$  คือ สัญญาณเอาต์พุตที่ได้จากการคำนวณ
- $V_{out(actual)}$  คือ สัญญาณเอาต์พุตที่ได้จากการทดลอง
- ideal output span คือ ผลต่างระหว่างค่าสูงสุดกับค่าต่ำสุดของสัญญาณเอาต์พุตที่ได้จากการคำนวณ

ตารางที่ 4.3 ค่าความเบี่ยงเบนของการเปลี่ยนระดับสัญญาณจาก 0-5V เป็น 0-5V โดยไม่ได้ใช้เทคนิคพีชชีลอจิก

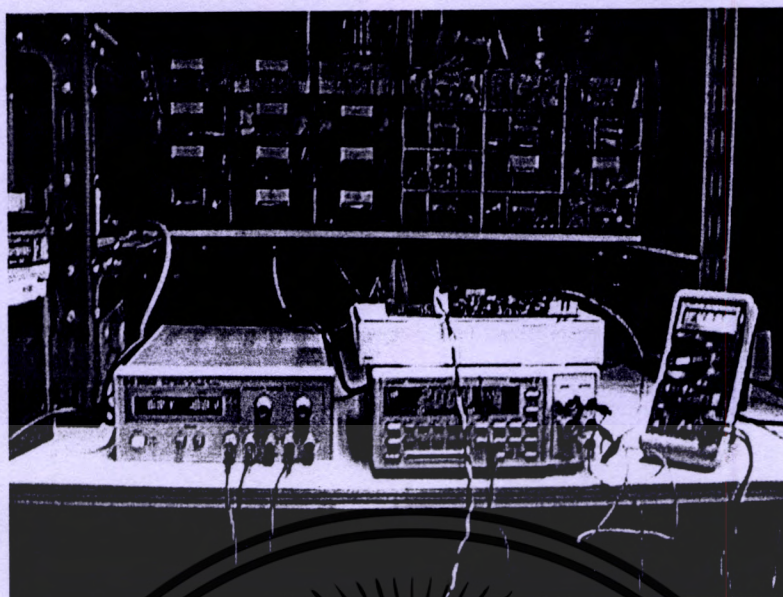
$V_{in}$	$V_{out(ideal)}$ (จากการคำนวณ)	$V_{out(actual)}$ (จากการทดลอง)	เปอร์เซ็นต์ความเบี่ยงเบน %σ
0	0	0.007	0.14
0.5	0.5	0.471	-0.58
1	1	0.978	-0.44
1.5	1.5	1.473	-0.54
2	2	1.974	-0.52
2.5	2.5	2.482	-0.36
3	3	2.968	-0.64
3.5	3.5	3.473	-0.54
4	4	3.96	-0.8
4.5	4.5	4.46	-0.8
5	5	4.9	-2

จากตารางที่ 4.3 เป็นการแสดงข้อจำกัดทางด้านฮาร์ดแวร์ของอุปกรณ์จัดการสัญญาณที่นำเสนอในวิทยานิพนธ์นี้ ซึ่งเป็นผลจากการทดลองเปลี่ยนระดับของสัญญาณศักดิ์จาก 0-5V เป็น 0-5V โดยไม่ได้ใช้เทคนิคพีชชีลอจิก โดยที่แผนภาพและอุปกรณ์ที่ใช้ในการทดลองเปลี่ยนระดับสัญญาณแสดงดังรูปที่ 4.8 และ 4.9 ตามลำดับ

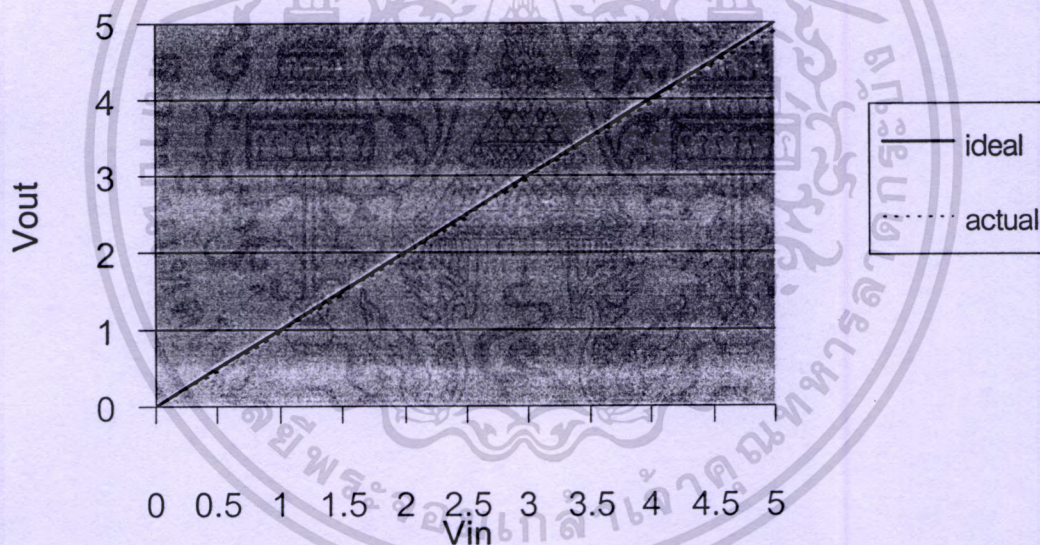


รูปที่ 4.8 แผนภาพของอุปกรณ์ที่ใช้ในการทดลองการจัดการสัญญาณ

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.9 อุปกรณ์ที่ใช้ในการทดลองการจัดการสัญญาณ



รูปที่ 4.10 กราฟแสดงการทดลองเปลี่ยนแปลงระดับสัญญาณจาก 0-5V เป็น 0-5V โดยไม่ใช้เทคนิค ฟิชชีลอจิก

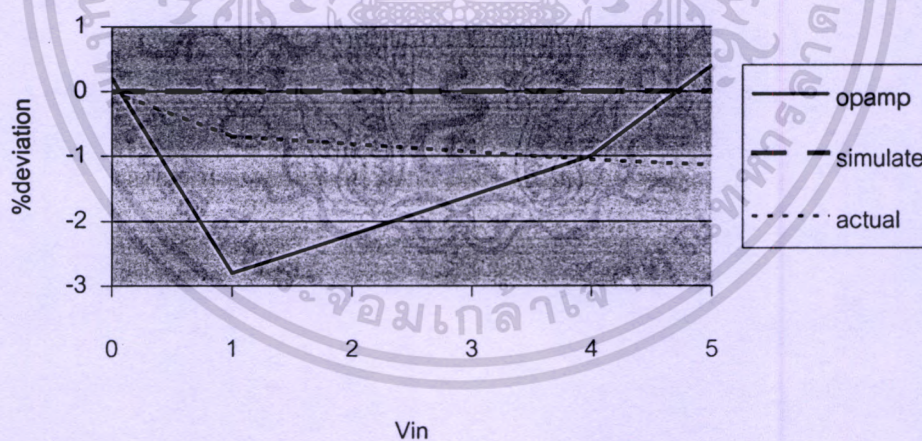
ในการเปลี่ยนแปลงระดับสัญญาณจาก 0-5V เป็น 1-5V และจาก 5-0V เป็น 5-1V ได้ทำการเปรียบเทียบผลการเปลี่ยนระดับสัญญาณจากการใช้อุปกรณ์ต่อร่วมกับตัวต้านทานดังที่ได้แสดงไว้ในรูปที่ 2.10 ผลการเขียนแบบการทำงานด้วยโปรแกรมและผลการทดลองจากอุปกรณ์จัดการสัญญาณที่นำเสนอในวิทยานิพนธ์นี้ ผลการเปรียบเทียบดังกล่าวได้แสดงดังตารางที่ 4.4 และ 4.5 ตามลำดับ จะเห็นได้ว่าการใช้อุปกรณ์ต่อร่วมกับตัวต้านทานในการเปลี่ยนแปลงระดับเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญาณนั้นจะเกิดฮิสเทอรีซิส (Hysteresis) ในขณะที่ความผิดพลาดดังกล่าวเกิดขึ้นน้อยมาก เมื่อใช้เทคนิคของพีซีลอจิกในการเปลี่ยนแปลงระดับสัญญาณ

นอกจากนั้นยังได้ทดสอบสมรรถนะของอุปกรณ์จัดการสัญญาณที่ได้ออกแบบ ในการเปลี่ยนแปลงระดับสัญญาณจาก 1-5V เป็น 1-5V และการเปลี่ยนแปลงระดับ สัญญาณจาก 0-10V เป็น 1-5V แสดงดังตารางที่ 4.6 และ 4.7 ตามลำดับ โดยเปรียบเทียบผลที่ได้จากการเลียนแบบการทำงานด้วยโปรแกรมและผลการทดลองจากอุปกรณ์จัดการสัญญาณที่นำเสนอ

ตารางที่ 4.4 ผลการเปรียบเทียบการเปลี่ยนแปลงระดับสัญญาณจาก 0-5V เป็น 1-5V

$V_{in}$	$V_{out}$ (จากการ คำนวณ)	การออกแบบปัดร่วนกับ ตัวต้านทาน			การใช้เทคนิคของพีซีลอจิก					
		$V_{out1}$	$\Delta\varepsilon_1$	$\% \sigma_1$	ผลการเลียนแบบการทำงาน ด้วยโปรแกรม			ผลการทดลองจาก อุปกรณ์จัดการสัญญาณ		
					$V_{out2}$	$\Delta\varepsilon_2$	$\% \sigma_2$	$V_{out3}$	$\Delta\varepsilon_3$	$\% \sigma_3$
0	1.00	1.01	-0.01	0.2	1	0	0	1	0	0
1	1.80	1.66	0.14	-2.8	1.8	0	0	1.765	0.035	-0.7
2	2.60	2.49	0.11	-2.2	2.6	0	0	2.559	0.041	-0.82
3	3.40	3.32	0.08	-1.6	3.4	0	0	3.353	0.047	-0.94
4	4.20	4.15	0.05	-1	4.2	0	0	4.147	0.053	-1.06
5	5.00	5.02	0.02	0.4	5.00	0	0	4.943	0.057	-1.14

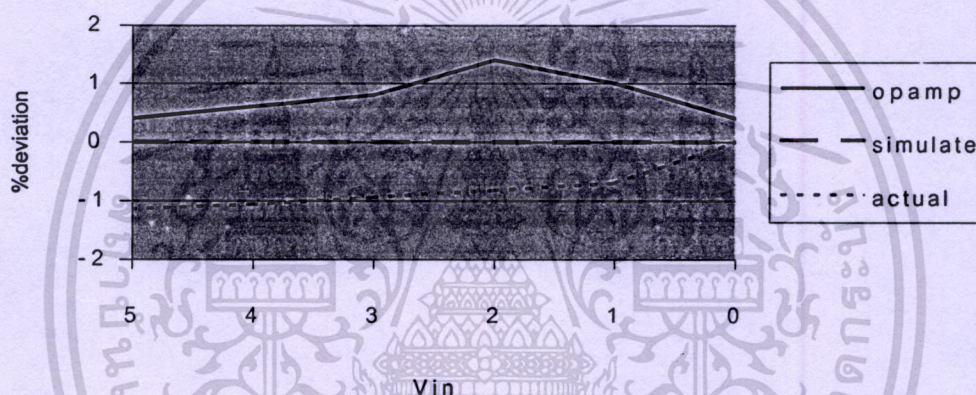


รูปที่ 4.11 กราฟแสดงเปอร์เซ็นต์ค่าความเบี่ยงเบนที่ได้จากการทดลองเปลี่ยนแปลงระดับสัญญาณ จาก 0-5V เป็น 1-5V

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.5 ผลการเปรียบเทียบการเปลี่ยนแปลงระดับสัญญาณจาก 5-0 V เป็น 5-1 V

$V_{in}$	$V_{out}$ (จากการ คำนวณ)	การออกแบบที่ต่อร่วมกับ ตัวต้านทาน			การใช้เทคนิคของพีซีลอจิก					
					ผลการเลียนแบบการทำงาน ด้วยโปรแกรม			ผลการทดลองจาก อุปกรณ์จัดการสัญญาณ		
		$V_{out1}$	$\Delta\varepsilon_1$	$\% \sigma_1$	$V_{out2}$	$\Delta\varepsilon_2$	$\% \sigma_2$	$V_{out3}$	$\Delta\varepsilon_3$	$\% \sigma_3$
5	5.00	5.02			5.0			4.943		
4	4.20	4.23	0.03	0.6	4.2	0	0	4.147	0.053	-1.06
3	3.40	3.44	0.04	0.8	3.4	0	0	3.353	0.047	-0.94
2	2.60	2.67	0.07	1.4	2.6	0	0	2.559	0.041	-0.82
1	1.80	1.85	0.05	1	1.8	0	0	1.765	0.035	-0.7
0	1.00	1.02	0.02	0.4	1.0	0	0	1.0	0	0

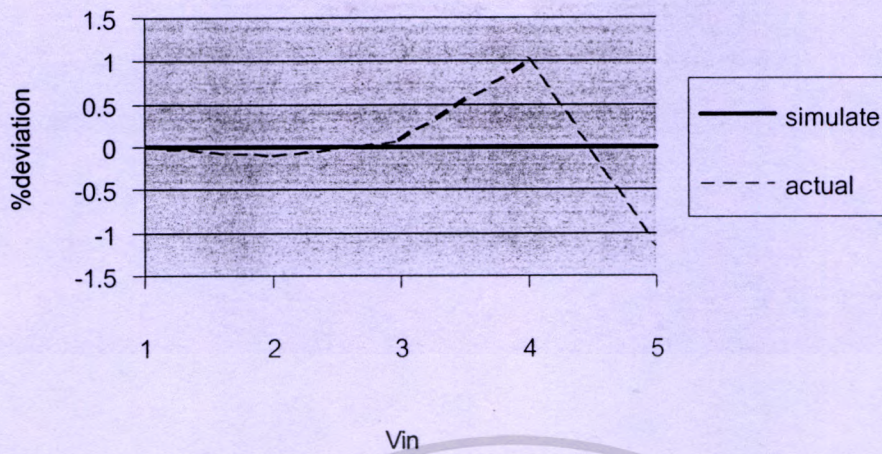


รูปที่ 4.12 กราฟแสดงเปอร์เซ็นต์ค่าความเบี่ยงเบนที่ได้จากการทดลองเปลี่ยนแปลงระดับสัญญาณจาก 5-0V เป็น 5-1V

ตารางที่ 4.6 ผลการเปรียบเทียบการเปลี่ยนแปลงระดับสัญญาณจาก 1-5V เป็น 1-5V

$V_{in}$	$V_{out}$ (จากการ คำนวณ)	การใช้เทคนิคของพีซีลอจิก					
		ผลการเลียนแบบการทำงาน ด้วยโปรแกรม			ผลการทดลองจาก อุปกรณ์จัดการสัญญาณ		
		$V_{out2}$	$\Delta\varepsilon_2$	$\% \sigma_2$	$V_{out3}$	$\Delta\varepsilon_3$	$\% \sigma_3$
1	1	1	0	0	1	0	0
2	2	2	0	0	1.995	0.005	-0.1
3	3	3	0	0	3.004	0.004	0.08
4	4	4	0	0	4.050	0.050	1.00
5	5	5	0	0	4.943	0.057	1.14

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

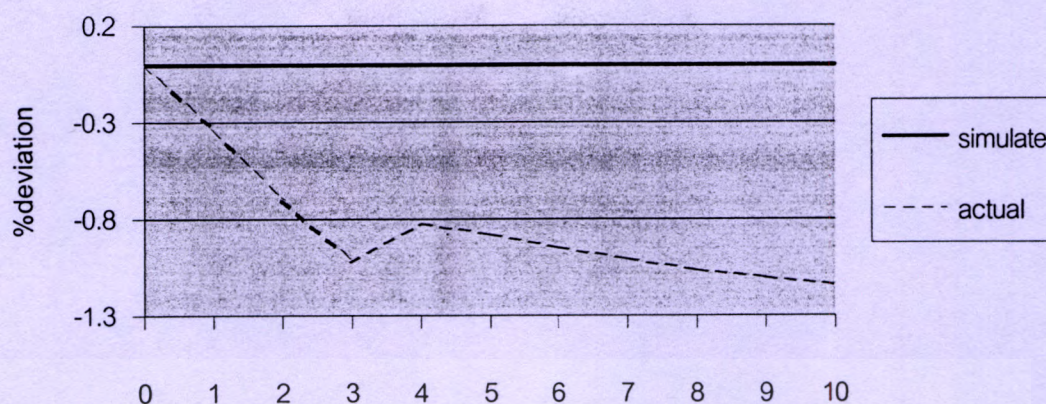


รูปที่ 4.13 กราฟแสดงเปอร์เซ็นต์ค่าความเบี่ยงเบนที่ได้จากการทดลองเปลี่ยนแปลงระดับสัญญาณจาก 1-5V เป็น 1-5V

ตารางที่ 4.7 ผลการเปรียบเทียบการเปลี่ยนแปลงระดับสัญญาณจาก 0-10V เป็น 1-5V

$V_{in}$	$V_{out}$ (จากการ คำนวณ)	การใช้เทคนิคของพีซีลอคจิก					
		ผลการเลียนแบบการทำงาน ด้วยโปรแกรม			ผลการทดลองจาก อุปกรณ์จัดการสัญญาณ		
		$V_{out2}$	$\Delta\varepsilon_2$	$\% \sigma_2$	$V_{out3}$	$\Delta\varepsilon_3$	$\% \sigma_3$
0	1	1	0	0	1	0	0
1	1.4	1.4	0	0	1.383	0.017	0.34
2	1.8	1.8	0	0	1.765	0.035	0.7
3	2.2	2.2	0	0	2.149	0.051	1.02
4	2.6	2.6	0	0	2.559	0.041	0.82
5	3.0	3.0	0	0	2.956	0.044	0.88
6	3.4	3.4	0	0	3.353	0.047	0.94
7	3.8	3.8	0	0	3.75	0.05	1
8	4.2	4.2	0	0	4.147	0.053	1.06
9	4.6	4.6	0	0	4.545	0.055	1.1
10	5	5	0	0	4.943	0.057	1.14

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.14 กราฟแสดงเปอร์เซ็นต์ค่าความเบี่ยงเบนที่ได้จากการทดลองเปลี่ยนแปลงระดับสัญญาณจาก 0-10V เป็น 1-5V



รูปที่ 4.15 ผลการทดลองการเปลี่ยนระดับสัญญาณจาก 0-5V เป็น 1-5V โดยป้อนสัญญาณอินพุตรูปสามเหลี่ยมความถี่ 0.75 Hz ให้กับอุปกรณ์จัดการสัญญาณ

(No.1 trace input: vertical scale: 1V/div, Horizontal scale: 0.2 s/div)

(No.2 trace output: vertical scale: 0.8V/div, Horizontal scale: 0.2 s/div)

ในรูปที่ 4.15 แสดงผลการทดลองการเปลี่ยนระดับสัญญาณจาก 0-5V เป็น 1-5V โดยป้อนสัญญาณอินพุตรูปสามเหลี่ยมความถี่ 0.75 Hz ให้กับอุปกรณ์จัดการสัญญาณ จะเห็นได้ว่าเวลาที่ใช้ในการทำงานของโปรแกรมในแต่ละรอบการทำงานใช้เวลาประมาณ 150ms

จากผลการเขียนแบบการทำงานด้วย โปรแกรมที่ได้จากอุปกรณ์จัดการสัญญาณที่ได้ นำเสนอจะเห็นได้ว่าการนำเอาทฤษฎีพีซีลอจิกมาประยุกต์ใช้ทำให้การเปลี่ยนแปลงระดับเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญาณมีความเป็นเชิงเส้นมากขึ้น และการเปลี่ยนระดับสัญญาณจาก 0 – 5V เป็น 1 - 5V ก็กับการเปลี่ยนระดับสัญญาณจาก 0 – 10V เป็น 1 - 5V จะใช้กฎการจัดการสัญญาณกฎเดียวกันได้ แต่จากผลการทดลองที่ได้จะเห็นได้ว่าเกิดค่าความผิดพลาดขึ้น อันเป็นผลเนื่องมาจากการแปลงค่าสัญญาณของวงจร A/D และ D/A ค่าความผิดพลาดดังกล่าวสามารถปรับปรุงได้ โดยการใช้วงจร A/D และวงจร D/A ที่มีความละเอียดในการแปลงข้อมูลมากขึ้น

#### 4.5 บทสรุป

อุปกรณ์จัดการสัญญาณที่ได้นำเสนอในวิทยานิพนธ์นี้ เป็นการนำเอาเทคนิคพีซีซีลอจิกมาประยุกต์ใช้ในการออกแบบ เพื่อเพิ่มประสิทธิภาพในการใช้งาน โดยการเปลี่ยนแปลงระดับสัญญาณจะมีความเป็นเชิงเส้นมากขึ้น และลดความผิดพลาดในการเกิดฮิสเทอรีซิสให้น้อยลง รวมทั้งสามารถเลือกระดับของสัญญาณจุดเข้าได้พร้อมทั้งมีการตรวจวัดสัญญาณจุดออก แล้วนำมาเปรียบเทียบกับค่าที่ได้จากการคำนวณ เพื่อแก้ไขค่าสัญญาณจุดออกให้ได้ค่าที่ถูกต้อง นอกจากนั้นยังสามารถพัฒนาประสิทธิภาพของอุปกรณ์จัดการสัญญาณที่นำเสนอได้ โดยการพัฒนาความเที่ยงตรงของการแปลงสัญญาณของวงจร A/D และวงจร D/A

## บทที่ 5

# บทสรุปและวิจารณ์

### 5.1 บทสรุปและวิจารณ์

วิธีการจัดการสัญญาอนาลอกโดยการเปลี่ยนแปลงระดับสัญญาแบบใหม่ที่ได้นำเสนอในวิทยานิพนธ์นี้ เป็นการนำเอาเทคนิคพีชชีลอจิกมาประยุกต์ใช้ในการออกแบบ เพื่อเพิ่มประสิทธิภาพในการใช้งาน โดยเพิ่มความเป็นเชิงเส้นและลดความผิดพลาดในการเกิดฮิสเทอรีซิสให้น้อยลง และสามารถเลือกระดับของสัญญาจุดเข้าได้พร้อมทั้งมีการตรวจวัดสัญญาจุดออกแล้วนำมาเปรียบเทียบกับค่าที่ได้จากการคำนวณ เพื่อแก้ไขค่าสัญญาจุดออกให้ได้ค่าที่ถูกต้อง นอกจากนี้ยังสามารถพัฒนาประสิทธิภาพของอุปกรณ์จัดการสัญญาที่นำเสนอได้ โดยการพัฒนาความเที่ยงตรงของการแปลงสัญญาของวงจร A/D และวงจร D/A

### 5.2 ข้อเสนอแนะและแนวทางในการทำวิจัยและพัฒนาต่อ

ในการจัดการสัญญาอนาลอก นอกเหนือไปจากการเปลี่ยนแปลงระดับสัญญาแล้ว ยังมีการจัดการสัญญาประเภทอื่นๆ อีก ดังเช่น การจัดสัญญาให้เป็นเชิงเส้น การเปลี่ยนชนิดของสัญญา ดังนั้นการนำเอาทฤษฎีพีชชีลอจิกไปประยุกต์ใช้ในการจัดการสัญญาประเภทอื่นๆ จึงเป็นแนวทางหนึ่งที่จะสามารถทำการวิจัยและพัฒนาต่อไปได้

## เอกสารอ้างอิง

- [1] Larry D.Jones, A. Foster Ching, **Electronic Instruments and Measurements.** : Prentice-Hall International, Inc., 1991
- [2] Curtis D. Johnson, **Process Control Instrumentation Technology.** : Prentice-Hall International, Inc., 1997
- [3] David F. Stout, Milton Kaufman, **Handbook of Operational Amplifier Circuit Design.** : McGraw-Hill, Inc., 1976
- [4] Roy Ball and Roger Pratt, **Engineering Applications of Microcontrollers Instrumentation and Control.** : Prentice-Hall International (UK) LTD, 1986
- [5] Yokogawa Housing Electric, **General Specific Book of YEW's major product.** : Yokogawa Electric Corporation, 1986
- [6] L.A.Zadeh "Outline of a new approach to the analysis of complex systems and decision processes", IEEE Trans. Syst., Man & Ccbern., vol. SMC-3, pp. 28-44, 1973
- [7] E.H. Mamdani, "Application of fuzzy logic to approximate reasoning using linguistic synthesis", IEEE Trans. Compu., vol. 26., pp. 1182-1191, 1977
- [8] C. C. Lee, "Fuzzy logic in control system: Fuzzy logic controllers-Part I & II", IEEE Trans. Syst., Man & Ccbern., vol. 20, pp. 404-435, 1990
- [9] J. Yan, M. Ryan and J. Power, **Using fuzzy logic Toward intelligent systems.** : Prentice-Hall International, Inc., 1994
- [10] B. Kos, **Neural Networks and Fuzzy Systems.** : Englewood Cliffs, NJ: Prentice-Hall International, Inc., 1992
- [11] A. Kaufman and M.M. Gupta, **Introduction to Fuzzy Arithmetic.** : Van Nostrand Reinhold, 1985
- [12] H. J. Zimmermann, **Fuzzy Set Theory and its applications.** : Kluwer Academic Publishers, 1991

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- [13] G. Tzafestas, N. Venetsanopoulos, **Fuzzy Reasoning in Information, Decision and Control System** : Kluwer academic publishers, 1994
- [14] Philips Semiconductors, **80C51-based 8-bit microcontroller data handbook**: Philips Electronics, North America Co., 1999
- [15] Instrument Society of America, **American National Standard: Process Instrumentation Terminology (ANSI/ISA-S51.1-1979)**, 1979



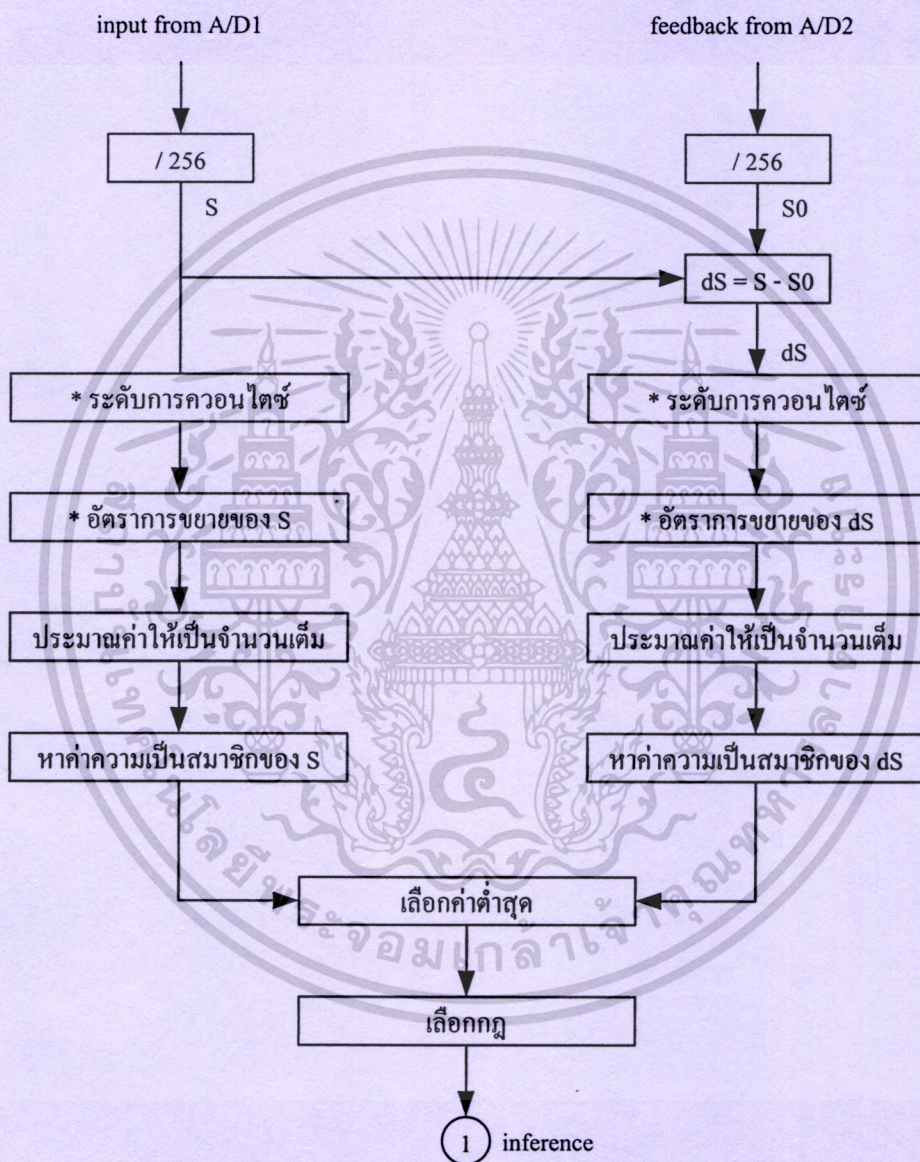
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



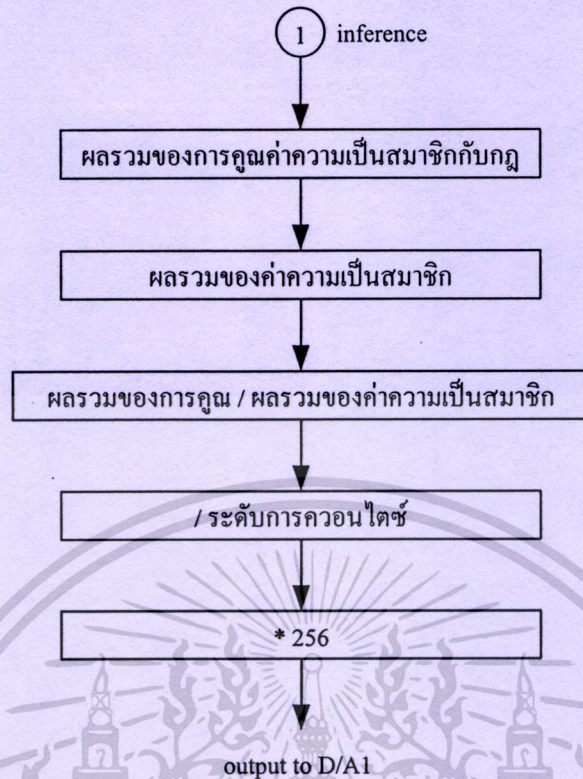
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ภาคผนวก ก

แสดงผังการทำงานของโปรแกรมในการเปลี่ยนระดับสัญญาณของอุปกรณ์จัดการสัญญาณ  
ที่นำเสนอในวิทยานิพนธ์นี้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



จากแผนภาพการทำงานของ โปรแกรมสามารถอธิบายการทำงานได้ดังนี้

เริ่มต้นจากการรับค่าสัญญาณอินพุตและสัญญาณป้อนกลับจากวงจร A/D แล้วนำมาแปลงค่าให้อยู่ในช่วง 0 ถึง 1 จากนั้นนำมาทำการเปรียบเทียบเพื่อหาค่าความผิดพลาดระหว่างสัญญาณอินพุตและสัญญาณป้อนกลับ ค่าสัญญาณอินพุต S กับค่าความผิดพลาด dS ที่ได้จะนำมาทำการฟัซซีฟิเคชัน โดยการคูณค่าระดับการควอนไทซ์ และค่าอัตราขยายของตัวแปรแต่ละตัว จากนั้นก็ประมาณค่าสัญญาณอินพุต S กับค่าความผิดพลาด dS ที่คำนวณแล้วให้เป็นจำนวนเต็มเพื่อนำไปหาค่าฟังก์ชันการเป็นสมาชิกของแต่ละตัวแปร จากนั้นนำมาเลือกค่าต่ำสุดเพื่อทำขั้นตอนการอินเฟอร์เรนซ์ต่อไป โดยทำการเลือกกฎในการให้สอดคล้องกับเซตของแต่ละตัวแปร แล้วหาผลรวมของค่าที่ได้จากกฎคูณกับค่าฟังก์ชันการเป็นสมาชิก แล้วนำมาหารกับค่าผลรวมของฟังก์ชันการเป็นสมาชิกของตัวแปรแต่ละตัว ผลลัพธ์ที่ได้จากขั้นตอนนี้ ก็จะเป็นผลจากขั้นตอนดีฟัซซีฟิเคชัน จากนั้นนำค่าที่ได้มาหารด้วยระดับควอนไทซ์เพื่อให้ค่าเอาต์พุตอยู่ในช่วง 0 ถึง 1 จากนั้นทำให้ค่าเอาต์พุตอยู่ในช่วง 0 ถึง 255 เพื่อนำมาแปลงสัญญาณเป็นอนาลอกต่อไปด้วยวงจร D/A

ตัวอย่างในการเปลี่ยนระดับสัญญาณจาก 0-5V เป็น 1-5V ดังเช่น ถ้าสัญญาณอินพุตที่เข้ามีค่าเท่ากับ 5V และสัญญาณป้อนกลับมีค่าเท่ากับ 3V เมื่อโปรแกรมทำการอ่านค่าจะได้ 255 และ 152.6 ตามลำดับ จากนั้นนำมาทำให้มีค่าอยู่ในช่วง 0 ถึง 1 จะได้เท่ากับ 1 และ 0.6 จึงนำมาเปรียบเทียบหาค่าความผิดพลาดได้เท่ากับ 0.4 จากค่าอินพุตเท่ากับ 1 และค่าความผิดพลาดเท่ากับ 0.4 ที่ได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

นำมาผ่านขั้นตอนพีซีพีเคชัน จะได้ฟังก์ชันการเป็นสมาชิกของอินพุตเท่ากับ 1 ของพีซีเซต OB และฟังก์ชันการเป็นสมาชิกของค่าความผิดพลาดเท่ากับ 0.8 ของพีซีเซต PS และ 0.2 ของพีซีเซต PM นำค่าที่ได้ทั้งหมดมาหาค่าต่ำสุดจะได้ 0.8 และ 0.2 และนำไปคูณกับกฎ ซึ่งในที่นี้ค่าของกฎเท่ากับ 240 จากนั้นนำผลคูณระหว่างค่าความเป็นสมาชิกกับกฎและผลรวมของค่าความเป็นสมาชิกมาหารกันก็จะได้เป็นผลลัพธ์ออกมาเท่ากับ 240 จากนั้นนำมาหารระดับการควอนไทซ์จะได้เท่ากับ 1 และนำไปคูณกับ 255 จะได้ค่าที่ส่งไปยังวงจร D/A เท่ากับ 255 เมื่อแปลงสัญญาณออกมาก็จะได้สัญญาณ เอาต์พุตเท่ากับ 5V ตามต้องการ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ภาคผนวก ข

บทความวิจัยที่ได้รับการพิจารณาให้เสนอในการประชุมวิชาการระดับนานาชาติ KACC  
2000 15<sup>th</sup> Korea Automatic Control Conference, 19-21 October 2000 ณ ประเทศเกาหลีใต้ ดังนี้

- [1] Nuttapoo Maipradith, Vanchai Riewruja, Amphawan Chaikla, Prasit Julsereewong  
and Prapart Ukakimaparn “Analog Signal Conditioner Using Fuzzy Logic  
Technique” Proceeding KACC’2000 Abstract Book, 2000, pp.472



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**KACC 2000 Abstract Book**

# KACC 2000 제 15회 한국자동제어학술회의 요약문집

## 15th Korea Automatic Control Conference

- 일시 : 2000년 10월 19일(목) ~ 10월 21일(토)
- 장소 : 현대인재개발원(용인)



**ICASE 제어·자동화·시스템공학연구원**

Institute of Control, Automation and Systems Engineers, Korea

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการเชิงานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้เผยแพร่หรือใช้ในงานด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Chair:	Among Linthong ( <i>KMITL</i> )	<b>FPI18 : Room(501)</b>
14:00	Page 509	<b>Identification and Estimation</b>
<b>Linear 3-Terminals Voltage Control Current Source</b>		Chair: Oh-Kyn Kwon( <i>Inha Univ.</i> )
Jirawath Parnklang, Amnard Jenjirojpipat and Surasak Nieumcharoen, <i>KMITL, Thailand</i>		16:10
14:20	Page 510	<b>Robust H<sub>∞</sub> infinity FIR Sampled-Data Filtering</b>
<b>High-Speed BiCMOS Comparator</b>		Hee-Seob Ryu, Kyung-Sang Yoo, and Oh-Kyu Kwon, <i>Inha Univ., Korea</i>
Jirawath Parnklang and Wanchana Thongtungsai, <i>KMITL, Thailand</i>		16:30
14:40	Page 511	<b>Pre-filtering and Location Estimation of a Loose Part</b>
<b>Solar Cells Characteristics Tester</b>		Jung-Soo Kim and Tae-Wan Kim, <i>Korea Atomic Energy Research Institute, Korea</i> , Joon Lyou, <i>Chungnam National Univ., Korea</i>
Jirawath Parnklang, Amnard Jenjirojpipat and Santi Hanklar <i>KMITL, Thailand</i>		16:50
15:00	Page 512	<b>An Application of GP-based Prediction Model to Sunspots</b>
<b>A Current-mode peak detector circuit</b>		Hiroshi YANO, Ikuo YOSHIHARA, and Tomoo AOYAMA, <i>Miyazaki University, Japan</i> , Makoto NUMATA, <i>Tohoku University</i> , Moritoshi YASUNAGA, <i>Tsukuba University, Japan</i>
Vanchai Riewruja, Among Linthong, Anucha Kacwpoonsuk, Rojanakorn Guntapong and Somchai Supaph, <i>KMITL, Thailand</i>		17:10
15:20	Page 513	<b>Financial Application of Time Series Prediction based on Genetic Programming</b>
<b>A High-speed Max/Min circuit</b>		Ikuo YOSHIHARA, Tomoo AOYAMA, and Moritoshi YASUNAGA, <i>Miyazaki University, Japan</i>
Thawatchai Chimpalee, Vanchai Riewruja, Amphawan Chaikla and Somchai Supaph, <i>KMITL, Thailand</i>		17:30
15:40	Page 514	<b>Recursive State Space Model Identification Algorithms Using Subspace Extraction via Schur Complement</b>
<b>A High frequency CMOS precision full-wave rectifier</b>		Yoshinori TAKEI, Jun IMAI, and Kiyoshi WADA, <i>Kyushu University, Japan</i>
Vanchai Riewruja, Chalcompun Wangwiwattana, Rojanakorn Guntapong, Amphawan Chaikla and Among Linthong, <i>KMITL, Thailand</i>		17:50
<hr/>		<b>Direct estimation of physical parameters of an RLC electrical circuit by sixteen continuous-time methods</b>
<b>FPI09 : Room(502)</b>		Michel Mensler and Kiyoshi Wada, <i>Kyushu University, Japan</i>
<b>Robotics and Bio-Systems ( 1 )</b>		18:10
Chair: Jong-Hyeon Park ( <i>Hanyang Univ.</i> )		<b>Structural Dynamic System Reconstruction for Modal Parameter Estimation</b>
14:00	Page 515	Hyeung Yun Kim and Woonbong Hwang, <i>Changwon Proving Ground/ADD</i>
<b>Dynamic Robust Path-Following Using Temporary Path Generator for Mobile Robots with Nonholonomic Constraints</b>		
Seunghee Lee, Jongguk Yim, and Jong Hyeon Park, <i>Hanyang Univ., Korea</i>		
14:20	Page 516	
<b>Learning-possibility for neuron model in Medical Superior Temporal area</b>		
Yasuhiro SEKIYA, Tomoo AOYAMA, and Hanxi ZHU, <i>Miyazaki University, Japan</i> , Zheng TANG, <i>Toyama University, Japan</i>		
14:40	Page 517	
<b>Development of a Simulator for Off-Line Programming of Gantry-Robot Welding System</b>		
Choei Ki Ahn, Min-Cheol Lee, Kwon Son, and Jae-Won Choi, <i>Pusan National University, Korea</i> , Chang-Wook Jung and Hyung-Sik Kim, <i>Hyundai Heavy Industries co., Ltd, Korea</i>		
15:00	Page 518	
<b>Quantitative structure activity relationships for medicines based on use of neural networks</b>		
Tomoo AOYAMA and Hanxi ZHU, <i>Miyazaki University, Japan</i> , Umpei NAGASHIMA, <i>National Institute for Advanced Interdisciplinary Research, Japan</i>		
15:20	Page 519	
<b>A Bilateral Teleoperation Control Scheme for 2-DOF Manipulators with High Reduction Ratio Joints</b>		
Sung Ho Ahn and Ji Sup Yoon, <i>Korea Atomic Energy Research Institute, Korea</i> , Sang Jeong Lee, <i>Chungnam National Univ., Korea</i>		
15:40	Page 520	
<b>The running experiment of the wheel type mobile robot</b>		
Masanori Sugisaka and Hisashi Aito, <i>Oita University, Japan</i>		

## Analog Signal Conditioner Using Fuzzy Logic Technique

N. Maipradith, V. Riewruja, A. Chaikla,  
P. Julsreeewong and P. Ukakimaparn

Faculty of Engineering, King Mongkut's Institute of Technology Ladkrabang,  
Ladkrabang, Bangkok 10520, Thailand  
(Tel: 66-2-739-0757; Fax:66-2-326-9989; E-mail: vanchai@cs.eng.kmitl.ac.th)

### Abstract

An analog signal conditioner using fuzzy logic technique, which has multiple-input and multiple-output terminals, is proposed in this paper. The proposed signal conditioner can be employed to linearly translate the level of signals to a standard voltage signal (1-5V) and convert the form of signals to a standard current signal (4-20mA). The implementation method based on the use of a commercial 8-bit microcontroller, the analog-to-digital (A/D) converters, the digital-to-analog (D/A) converters and the voltage-to-current (V/I) converter. The simulation result and the experimental results are presented, which further confirm the feasibility of this approach.

### 1. Introduction

The signal conditioning provides the operations to transform a sensor output signal into a necessary signal to interface with other elements in the process-control loop. Some of the most frequently performed types of signal conditioning are buffering, filtering, signal-level translation, signal conversion and linearization. The use of all types or some type of signal condition depends on the required signal and the application. The simple method of signal conditioning is to translate the level of signal. The most common example is the necessity to either attenuate or amplify a voltage signal level [1]. Attenuation is generally accomplished with a resistive voltage divider network, whereas amplification requires an active device such as a transistor or an operational amplifier (op-amp). Due to the non-ideal characteristic of an op-amp causes input offset voltage and input offset current, therefore most of the op-amp circuits will include compensate components. Such the circuits are complex to design and usually operate only within narrow limits [2]. The modern approach to this problem by using Programmable Computing Unit, which base on the microcomputer [3]. Virtually any non-linearity of the output signal can be handle in this manner and, with the speed of modern microcomputers in nearly real time. Recently, there is great deal of interest in the use of fuzzy logic systems in control application [4]-[6]. The advantage of fuzzy logic for control applications arise from the fact that a proper

nonlinear mapping that would lead to a superior controller performance can be described easily using fuzzy linguistic variables and fuzzy rules. The purpose of this paper presents the analog signal conditioner using fuzzy logic technique to linearly translate the level of signals to a standard voltage signal and convert the form of signals to a standard current signal.

### 2. Design of signal conditioner

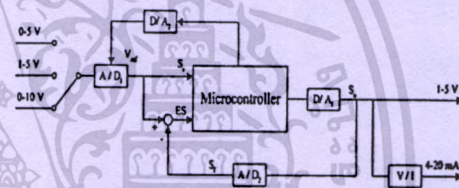


Fig.1. The basic configuration of a proposed signal conditioner.

The basic configuration of a proposed signal conditioner is shown in Fig. 1. In designing, the proposed signal conditioner has three input terminals (0-5V, 1-5V and 0-10V), where can be selected by using program to change the reference voltage ( $V_{ref}$ ), and two output terminals (1-5V and 4-20mA). The input signal ( $S_i(t)$ ) and the signal error ( $ES(t)$ ) are taken as the inputs to the fuzzy-processor based on 8-bit microcontroller, the output signal ( $S_o(t)$ ) is taken as the output of the D/A converter, and the feedback signal ( $S_f(t)$ ) is taken as the output of A/D converter. There is given by

$$ES(t) = S_i(t) - S_f(t) \quad (1)$$

Where  $ES(t)$ ,  $S_i(t)$ ,  $S_f(t)$  and  $S_o(t)$  are the error signal, the input signal, the feedback signal and the output signal at time  $t$ , respectively. For the convenience, we term  $ES(t)$ ,  $S_i(t)$ ,  $S_f(t)$  and  $S_o(t)$  as  $ES$ ,  $S_i$ ,  $S_f$  and  $S_o$  respectively. The microcontroller based on fuzzy logic technique is composed of four basic block diagrams as shown in Fig. 2. A design procedure can be carried out as follows.

1. Definitions of the fuzzy sets in the universe of discourse

The working range for each variable can be represented by a quantized/normalized universe of discourse, the number of quantization for each variable in this paper is equal to 240. The seven fuzzy sets are chosen [7], and defined by linguistic sets are assigned to each variable, as shown in Table 1. Let the shape of each fuzzy set be a triangle. Thus, the membership functions can be defined for each fuzzy set in the "quantized" universe of discourse, as shown if Fig. 3 and Fig. 4. The trapezoidal or the bell-shape sets may also be employed. The triangular are used here to reduce complexity in calculation [8].

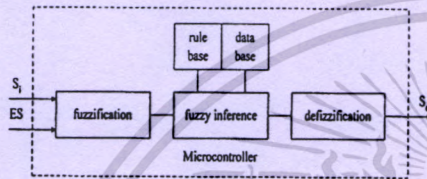


Fig.2. Structure of microcontroller based on fuzzy logic technique.

Fuzzy sets for S <sub>1</sub> , S <sub>0</sub>		Fuzzy sets for ES	
LB	Less Big	NB	Negative Big
LM	Less Medium	NM	Negative Medium
LS	Less Small	NS	Negative Small
ME	Medium	ZE	Zero
OS	Over Small	PS	Positive Small
OM	Over Medium	PM	Positive Medium
OB	Over Big	PB	Positive Big

Table 1 Fuzzy sets for each variable.

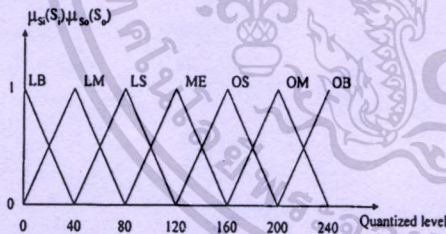


Fig.3. Fuzzy sets and membership functions for S<sub>1</sub> and S<sub>0</sub>.

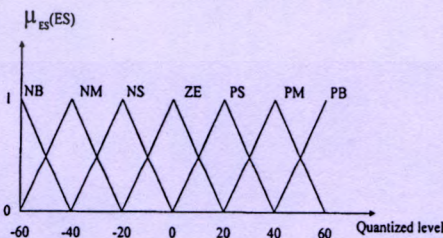


Fig.4. Fuzzy sets and membership functions for ES.

2. Fuzzification strategy

Fuzzification is the process of mapping from observed inputs to fuzzy sets in the various input universe of discourse. There are several fuzzification strategies, including fuzzy singleton, fuzzy number and random number [6], [9]. In real-time process, the inputs are usually measured by sensors and are crisp. It is then easy to treat a particular value as a fuzzy singleton. This strategy has been widely uses in fuzzy logic control application since it is natural and easy to implement. Therefore fuzzy singleton is chosen [7]. In this case can be expressed by

$$\mu_A(x_0) = \begin{cases} 1 & ; x = x_0 \\ 0 & ; x \neq x_0 \end{cases} \quad (2)$$

Where  $x_0$ , A and  $\mu_A(x_0)$  are the input of the fuzzification block, the fuzzy set and the membership function, respectively.

3. Construction of the rule base

In general, a fuzzy rule, which is often expressed in the form of 'IF-THEN', is essentially a fuzzy relation. The rules that associate the fuzzy output to the fuzzy inputs are derived from general knowledge of the system behavior. However, some of the values in the rule table are also developed using 'trial and error' and from an 'intuitive' feel of the signal being conditioned. In this effort, the linguistic rules for signal conditioning in Table 2 resulted from an understanding of conditioning behavior and experimental test of signal conditioner performance.

ES \ S <sub>1</sub>	NB	NM	NS	ZE	PS	PM	PB
LB	LS	LS	LS	LS	LS	LS	LS
LM	LS	LS	LM	LM	LM	LM	LM
LS	LM	LM	LS	LS	LS	LS	LS
ME	LS	LS	ME	ME	ME	ME	ME
OS	ME	ME	OS	OS	OS	OS	OS
OM	OS	OS	OM	OM	OM	OM	OM
OB	OM	OM	OB	OB	OB	OB	OB

Table 2 The linguistic signal conditioning rules.

4. Fuzzy Inference

There are various ways in which the observed input values can be used to identify which rule, or more commonly rules, should be used, and to infer an appropriate fuzzy conditioning procedure. In this paper, MAX-MIN fuzzy inference is chosen [10]. This can be demonstrated as follows. Assume that we have a fuzzy control rule base with only two rules:

- Rule 1: IF x is A1 and y is B1 THEN x is C1
- Rule 2: IF x is A2 and y is B2 THEN x is C2

Let fire strength of the  $i^{th}$  rule denoted by  $\alpha_i$ . For input  $x_0$  and  $y_0$ , the fire strength  $\alpha_1$  and  $\alpha_2$  of the rule base can be denoted by

$$\alpha_1 = \min(\mu_{A1}(x_0), \mu_{B1}(y_0)) \quad (3)$$

$$\alpha_2 = \min(\mu_{A2}(x_0), \mu_{B2}(y_0)) \quad (4)$$

In MAX-MIN fuzzy reasoning, Mamdani's minimum operation rule  $R_C$  is use for implication. The signal conditioning decision led to by the  $i^{th}$  rule can be expressed by  $\min(\alpha_i, \mu_{C_i}(w))$ . Thus, the membership of the inferred consequence  $C$  is point-wise given by

$$\mu_C(w) = \max(\min(\alpha_1, \mu_{C1}(w)), \min(\alpha_2, \mu_{C2}(w))) \quad (5)$$

5. Defuzzification strategy

There are several defuzzification strategies are known such as centre-of-area (COA), fuzzy-mean (FM) and mean-of-maxima (MOM). Due to FM defuzzification strategy is very suitable in case the calculation load of fuzzy logic technique should be small [11], therefore the crisp conditioned output signal  $S_0$  defuzzified using FM method is given by

$$FM(U) = \frac{\sum_{k=1}^{N_u} \gamma_k u_k}{\sum_{k=1}^{N_u} \gamma_k} \quad (6)$$

Where  $N_u$  is the number of fuzzy sets defined on the universe of discourse of the output signal,  $\gamma_k$  denote the support values for membership function  $U_k$  as result of the fuzzy inference and  $u_k$  represents the defuzzification of  $U_k$ .

3. Simulation and Experimental Results

The fuzzy logic technique algorithm described in the previous section is implemented on a Philips Semiconductors P89C51RD+ microcontroller, a commercial single-chip of the 80C51 architecture [12]. The P89C51RD+ has 1kB of internal random access memory (RAM) and 64kB of the erasable programmable read only memory (EPROM) on chip. The otherwise we use the single-chip PCF8591, 8-bit 4 A/D and 1 D/A converters, and a 22.1184MHz system clock. All programming is done in the software of 8051 microcontroller development tools, that including the C compiler, assembler and integrated development environment. With these tools, we can generate embedded

applications for the multitude of 8051 derivatives. In Fig. 5 shows the software flowchart of the proposed signal conditioner.

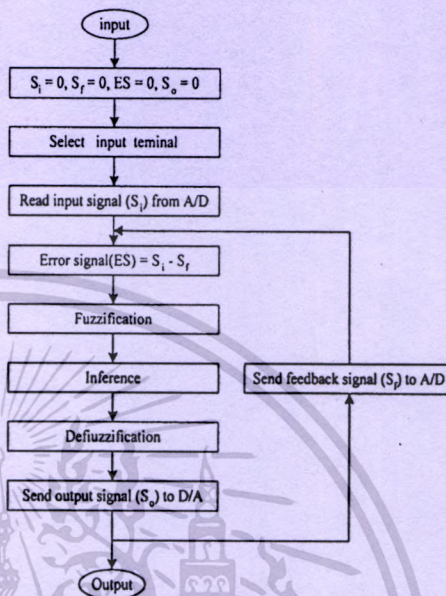


Fig.5. The software flowchart for signal conditioning.

The hardware error can be illustrated by the experimental result for the voltage signal-level translation from 0-5V to 0-5V, without using fuzzy logic technique, which is shown in Fig. 6. The simulation result and the experimental results for the voltage signal-level translation from 0-5V to 1-5V are shown in Fig. 7, where the curve C, the curve D, the curve E and the curve F are the ideal output, the simulation result, the experimental result from the proposed signal conditioner and the experimental result from the signal conditioner using the op-amp with gain, respectively.

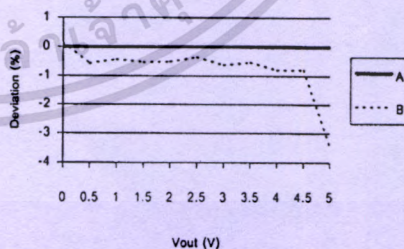


Fig.6. The deviation of the voltage translation from input signal (0-5V) to output signal (0-5V).  
A: The ideal output.  
B: The experimental result from the proposed signal conditioner without using fuzzy logic technique.

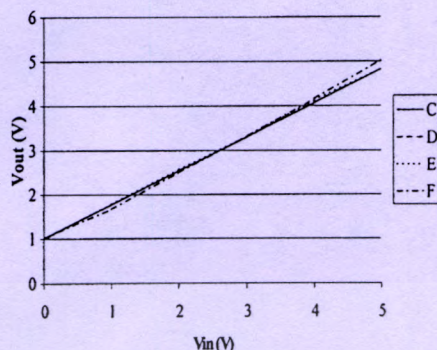


Fig.7. The voltage translation from input signal (0-5V) to output signal (1-5V).

- C: The ideal output.  
 D: The simulation result by using fuzzy logic technique.  
 E: The experimental result by using fuzzy logic technique.  
 F: The experimental result by using op-amp with gain.

In Fig.8 show the deviation curves, where the curve I, the curve J and the curve K are the deviations between the ideal output and the curve D, between the ideal output and the curve E, and between the ideal output and the curve F from Fig. 7 respectively.

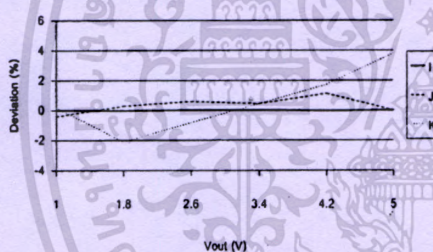


Fig.8. The deviation curves between the ideal output and  
 I: the curve D in Fig.7.  
 J: the curve E in Fig.7.  
 K: the curve F in Fig.7.

From the simulation result it is apparent that the proposed signal conditioner has the output signal with high accuracy and linearity. From the experimental results are shown the error of output signal, which depends on the hardware restrictions, for example the accuracy of the A/D converters and the D/A converters.

#### 4. Conclusion

The analog signal conditioner using fuzzy logic technique has been presented in this paper. The implementation method based on the use of a commercial 8-bit microcontroller, the A/D converters, the D/A converters and the V/I converter. The basic principle of the

proposed signal conditioner has been verified by the simulation and experiment results. The accuracy of proposed signal is  $\pm 1.15\%$  of full scale. The accuracy of the proposed signal conditioner can be improved by using fine resolution A/D converters and D/A converters.

#### 5. Acknowledgments

The authors would like to express sincere gratitude to the National Science Technology Development Agency (NASTDA), and the National Electronics and Computer Technology Center (NECTEC), Thailand.

#### References

- [1] Larry D.Jones, A. Foster Ching, *Electronic Instruments and Measurements*, Prentice-Hall International, Inc., 1991
- [2] Curtis D. Johnson, *Process Control Instrumentation Technology*, Prentice-Hall International, Inc., 1997
- [3] Yokogawa Housing Electric, *General Specific Book of YEW's major product*, Yokogawa Electric Corporation, 1986
- [4] L.A.Zadeh "Outline of a new approach to the analysis of complex systems and decision processes", *IEEE Trans. Syst., Man & Cybern.*, vol. SMC-3, pp. 28-44, 1973
- [5] E.H. Mamdani, "Application of fuzzy logic to approximate reasoning using linguistic synthesis", *IEEE Trans. Comput.*, vol. 26., pp. 1182-1191, 1977
- [6] C. C. Lee, "Fuzzy logic in control system: Fuzzy logic controllers-Part I & II", *IEEE Trans. Syst., Man & Cybern.*, vol. 20, pp. 404-435, 1990
- [7] J. Yan, M. Ryan and J. Power, *Using fuzzy logic Toward intelligent systems*, Prentice-Hall International, Inc., 1994
- [8] B. Kos, *Neural Networks and Fuzzy Systems*, Englewood Cliffs, Prentice-Hall International, Inc., 1992
- [9] A. Kaufman and M.M. Gupta, *Introduction to Fuzzy Arithmetic*, Van Nostrand Reinhold, 1985
- [10] H. J. Zimmermann, *Fuzzy Set Theory and its applications*, Kluwer Academic Publishers, 1991
- [11] G. Tzafestas, N. Venetsanopoulos, *Fuzzy Reasoning in Information, Decision and Control System*, Kluwer academic publishers, 1994
- [12] Philips Semiconductors, *80C51-based 8-bit microcontroller data handbook*, Philips Electronics, North America Co., 1999

## ประวัติผู้เขียน

นายณัฐภู ไม้ประดิษฐ์ เกิดเมื่อวันที่ 4 พฤษภาคม พ.ศ. 2520 จังหวัดกรุงเทพฯ และได้สำเร็จการศึกษาในระดับปริญญาตรี หลักสูตรวิศวกรรมศาสตรบัณฑิต สาขาวิศวกรรมการวัดคุม จากสถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ปีการศึกษา 2539 และในปีการศึกษา 2542 ได้เข้าศึกษาต่อในระดับปริญญาโท หลักสูตรวิศวกรรมศาสตรมหาบัณฑิต สาขาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ประสบการณ์การทำงาน เริ่มทำงานตั้งแต่ปี 2540 จนถึง 2543 ในตำแหน่งวิศวกร บริษัท คอนโทรลจิก จำกัด



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้