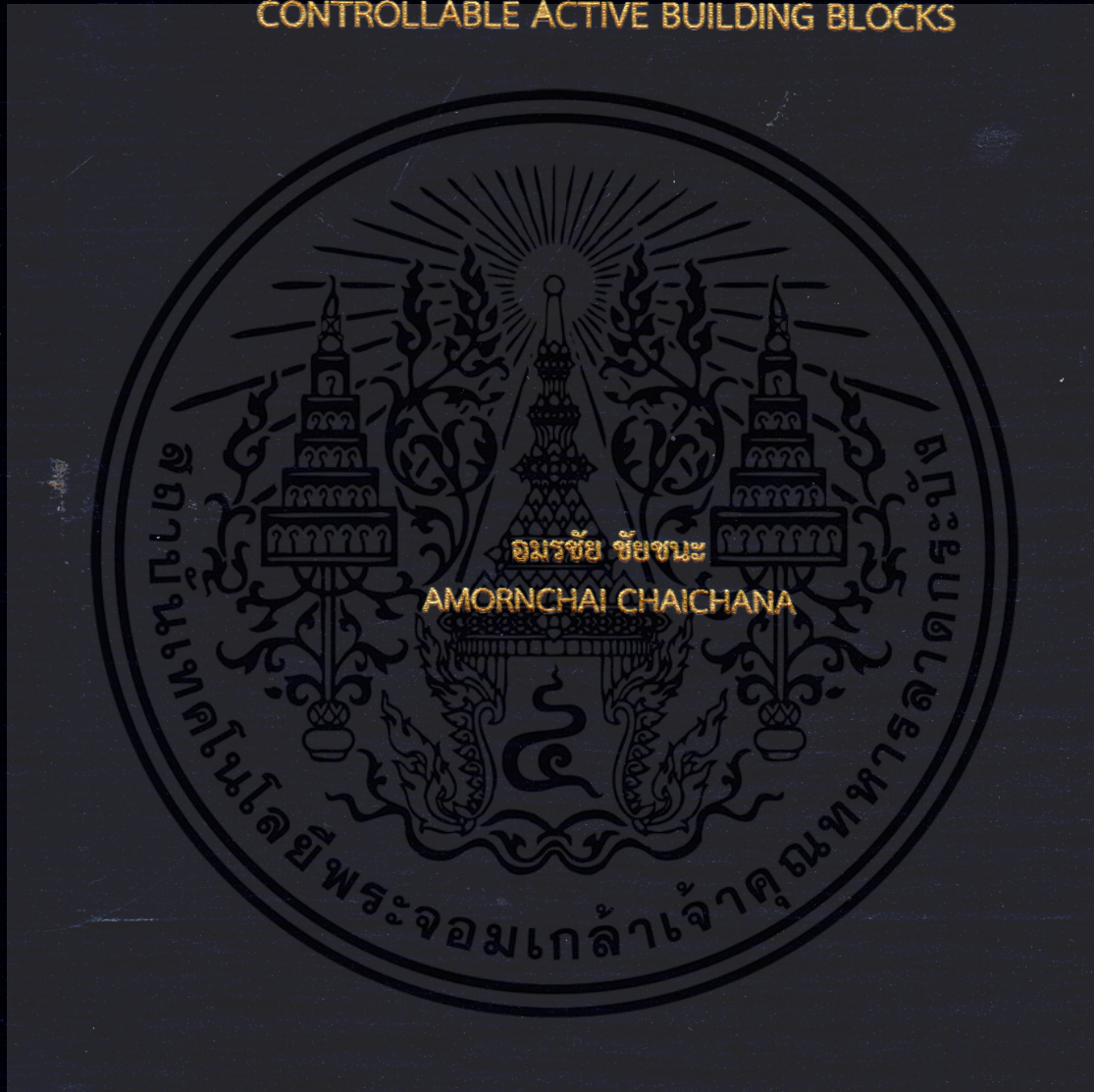


วงจรรองความถี่รูปแบบกระแสหลายหน้าที่โดยใช้บล็อกแอคทีฟ  
ปรับค่าได้ทางอิเล็กทรอนิกส์

CURRENT - MODE MULTIFUNCTION FILTERS USING ELECTRONICALLY  
CONTROLLABLE ACTIVE BUILDING BLOCKS



วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรดุษฎีบัณฑิต

สาขาวิชาวิศวกรรมไฟฟ้า

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. 2561

KMITL-2018-EN-D-018-056

วงจรรองความถี่รูปแบบกระแสหลายหน้าที่โดยใช้บล็อกแอคทีฟ  
ปรับค่าได้ทางอิเล็กทรอนิกส์

CURRENT - MODE MULTIFUNCTION FILTERS USING ELECTRONICALLY  
CONTROLLABLE ACTIVE BUILDING BLOCKS



วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรดุษฎีบัณฑิต

สาขาวิชาวิศวกรรมไฟฟ้า

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. 2561

KMITL-2018-EN-D-018-056

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CURRENT - MODE MULTIFUNCTION FILTERS USING ELECTRONICALLY  
CONTROLLABLE ACTIVE BUILDING BLOCKS



A THESIS SUBMITTED IN PARTIAL FULFILLMENT  
OF THE REQUIREMENTS FOR THE DEGREE OF  
DOCTOR OF ENGINEERING IN ELECTRICAL ENGINEERING  
FACULTY OF ENGINEERING  
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG  
2018

KMITL-2018-EN-D-018-056

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



COPYRIGHT 2018

FACULTY OF ENGINEERING

KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



หัวข้อวิทยานิพนธ์	วงจรรองความถี่รูปแบบกระแสหลายหน้าที่โดยใช้บล็อกแอกทีฟปรับค่าได้ทางอิเล็กทรอนิกส์
นักศึกษา	นายอมรชัย ชัยชนะ
รหัสประจำตัว	56601474
ปริญญา	วิศวกรรมศาสตรดุษฎีบัณฑิต
สาขาวิชา	วิศวกรรมไฟฟ้า
พ.ศ.	2561
อาจารย์ที่ปรึกษาวิทยานิพนธ์	รศ.ดร.มนตรี คำเงิน

### บทคัดย่อ

วิทยานิพนธ์ฉบับนี้นำเสนอการออกแบบวงจรรองความถี่แอนะล็อกที่มีการทำงานในรูปแบบกระแสโดยใช้อุปกรณ์แอกทีฟสำเร็จรูปแบบกระแสที่ควบคุมได้แบบอิเล็กทรอนิกส์ วงจรที่นำเสนอประกอบไปด้วยวงจรรองความถี่จำนวนสองวงจร ได้แก่ (1) วงจรรองความถี่อันดับสองหลายหน้าที่โดยใช้อุปกรณ์แอกทีฟสำเร็จรูปที่เรียกว่า วงจรขยายคาสเคดความนำตามกระแส (CFCTA) จำนวนหนึ่งตัวร่วมกับตัวเก็บประจุต่อลงกราวด์จำนวนสองตัว ซึ่งมีความเหมาะสมจะนำไปสร้างเป็นวงจร วงจรรองความถี่ที่นำเสนอมีจุดบ่อนกระแสอินพุตสี่จุดและมีกระแสเอาต์พุตเพียงจุดเดียว โดยสามารถให้ฟังก์ชันกรองความถี่ลำดับสองมาตรฐานทั้งหมดห้าฟังก์ชัน คือ กรองผ่านความถี่ต่ำ กรองผ่านความถี่สูง กรองผ่านแถบความถี่ กรองหยุดแถบความถี่และกรองผ่านทุกความถี่ ค่าความถี่ธรรมชาติและค่าควอลิตี้แฟกเตอร์สามารถควบคุมได้แบบอิเล็กทรอนิกส์ผ่านการปรับกระแสไบอัสอินพุตภายนอก วงจรที่นำเสนอไม่จำเป็นต้องใช้วงจรกลับสัญญาณในการสังเคราะห์ฟังก์ชันกรองความถี่ทั้งหมดผ่าน อีกทั้งที่จุดเอาต์พุตมีความต้านทานสูงจึงสะดวกในการนำไปต่อยังวงจรรูปแบบกระแสภาคอื่นๆ ได้โดยไม่ต้องใช้วงจรกันชน (2) วงจรรองความถี่อันดับสองหลายหน้าที่แบบสามอินพุต หนึ่งเอาต์พุต โดยใช้วงจรรขยายความนำถ่ายโอนผลต่างกระแสที่ควบคุมได้ด้วยกระแส (CCCDTA) เป็นอุปกรณ์แอกทีฟจำนวนสามวงจรร่วมกับตัวเก็บประจุที่ต่อลงกราวด์อีกสองตัว โดยวงจรสามารถให้ฟังก์ชันกรองความถี่ลำดับสองมาตรฐานทั้งหมดห้าฟังก์ชัน วงจรที่นำเสนอไม่ต้องการขยายสองเท่าและวงจรกลับสัญญาณอินพุตเพิ่มเติม ค่าควอลิตี้แฟกเตอร์สามารถปรับได้แบบอิเล็กทรอนิกส์โดยไม่กระทบต่อความถี่ธรรมชาติ ผ่านการบ่อนกระแสไบอัสให้กับวงจร ความต้านทานที่จุดเอาต์พุตมีค่าสูงจึงสะดวกต่อการต่อคาสเคด โดยไม่ต้องใช้วงจรกันชนภายนอก การใช้เพียงตัวเก็บประจุที่ต่อลงกราวด์และไม่ต้องการตัวต้านทานพาสซีฟภายนอก ทำให้วงจรที่นำเสนอสะดวกต่อการไปสร้างเป็นวงจรรวม นอกจากนี้จะพบว่าทางเลือกฟังก์ชันทางเอาต์พุตสามารถทำได้โดยไม่ต้องการแมตซิง ผลการจำลองการทำงานของวงจรรองความถี่ทั้งสองโดยใช้โปรแกรม PSpice พบว่าสอดคล้องกับที่ได้คาดการณ์ไว้ในทางทฤษฎี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Thesis	Current - mode Multifunction Filters using Electronically Controllable Active Building Blocks
Student	Mr.Amornchai Chaichana
Student ID.	56601474
Degree	Doctor of Engineering
Program	Electrical Engineering
Year	2018
Thesis Advisor	Assoc.Prof.Dr.Montree Kumngern

## ABSTRACT

In this thesis, the current-mode multifunction analog filters using modern electronically controllable active building blocks are proposed. The proposed filters contain (1) an analog second order current-mode filter is described. The proposed filter uses only a single active building block, namely current following cascaded transconductance amplifier (CFCTA) with two grounded capacitors which is attractive for monolithic chip implementation. The circuit has four inputs and single output currents. Five standard functions, namely low-pass, high-pass, band-pass, band-reject and all-pass functions, are given. The natural pole frequency and quality factor can be tuned electronically via the input bias current. The inverting-type input current signal is not required for realization of all-pass function. High output impedance is achieved which is convenient to cascade in current-mode circuit. (2) The current-mode three-inputs single-output (MISO) biquadratic filter using current-controlled current differencing transconductance amplifier (CCCDTA) as an active building block is proposed. The proposed filter comprises three CCCDTAs and two grounded capacitors performing completely standard functions and does not require double input current signals as well as inverting input currents. The pole frequency and quality factor of the proposed circuit can be adjusted electronically independently via dc bias currents. In addition, the filter circuit has low-input and high-output impedance which facilitates easy connecting for current-mode circuit. The proposed circuit uses all grounded capacitors which is very suitable to further develop into an integrated circuit and without requiring any matching condition. The performances of the proposed filters using PSpice simulation are included, verifying the key characteristics of the presented filters. The given results agree well with the theoretical presumptions.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## กิตติกรรมประกาศ

วิทยานิพนธ์ฉบับนี้สำเร็จลุล่วงไปได้ด้วยดี เนื่องจากมีบุคคลหลายท่านได้กรุณาให้การช่วยเหลือ ให้ข้อเสนอแนะ คำแนะนำ การสนับสนุน และให้กำลังใจผู้เขียน

ขอกราบขอบพระคุณ รองศาสตราจารย์ ดร.มนตรี คำเงิน อาจารย์ที่ปรึกษาวิทยานิพนธ์ และ รองศาสตราจารย์ ดร.พิพัฒน์ พรหมมี ที่ได้กรุณาอบรมสั่งสอน ให้คำแนะนำ คำปรึกษา ข้อเสนอแนะ และแนวทางการแก้ไขปัญหาในการทำวิทยานิพนธ์ตลอดระยะเวลาของการศึกษา

ขอกราบขอบพระคุณ ผู้ช่วยศาสตราจารย์ ดร.วินัย ใจกล้า รองศาสตราจารย์ ดร.พีระวุฒิ สุวรรณจันทร์ และรองศาสตราจารย์ ดร.สุรพงษ์ สิริพงษ์ดี ที่ได้กรุณาให้คำปรึกษาและข้อเสนอแนะในการวิจัย ผู้เขียนรู้สึกซาบซึ้งในความอนุเคราะห์จากท่านอาจารย์ทั้งสามเป็นอย่างสูง

ขอกราบขอบพระคุณ รองศาสตราจารย์ปิยะ ศุภวราสุวัฒน์ ที่ได้เป็นเพื่อนคู่คิด กระตุ้นและให้กำลังใจกันและกัน ให้คำปรึกษาและข้อเสนอแนะในการวิเคราะห์ข้อมูลที่ใช้ในการวิจัย

ขอขอบพระคุณ คุณวิภา รอดย้อย คุณรวีวรรณ มุขแก้ว คุณมยุลี ใจกล้า และคุณสิริกุล บุญเรืองศักดิ์ ที่ให้ความช่วยเหลือในหลายๆ เรื่อง

ขอขอบพระคุณ คุณจีรวรรณ ชัยชนะ ภรรยาและพี่อายน้องเอยที่เป็นกำลังใจให้พ่อมาโดยตลอด

ขอขอบพระคุณ คณะวิศวกรรมศาสตร์ และคณะครุศาสตร์อุตสาหกรรมและเทคโนโลยี สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ที่ให้การสนับสนุนเครื่องมือ อุปกรณ์ ในการทดลอง และให้ใช้สถานที่

สุดท้ายนี้ ขอกราบขอบพระคุณบิดา มารดา และครอบครัว รวมทั้งผู้มีพระคุณ ญาติ มิตรสหายทุกท่านที่ให้การสนับสนุนส่งเสริมการศึกษา ให้การช่วยเหลือและให้กำลังใจผู้เขียนมาโดยตลอด

อมรชัย ชัยชนะ

# สารบัญ

	หน้า
บทคัดย่อภาษาไทย.....	I
บทคัดย่อภาษาอังกฤษ.....	II
กิตติกรรมประกาศ.....	III
สารบัญ.....	IV
สารบัญตาราง.....	VII
สารบัญรูป.....	VIII
บทที่ 1 บทนำ.....	1
1.1 ความเป็นมาและความสำคัญของปัญหา.....	1
1.2 วัตถุประสงค์ของการวิจัย.....	2
1.3 ขอบเขตของวิทยานิพนธ์.....	2
1.4 รายละเอียดของวิทยานิพนธ์.....	3
บทที่ 2 อุปกรณ์แอกทีฟและหลักการของวงจรกรองความถี่.....	4
2.1 วงจรสะท้อนกระแส.....	4
2.1.1 วงจรสะท้อนกระแสแบบใช้มอสทรานซิสเตอร์.....	4
2.1.2 วงจรสะท้อนกระแสแบบมีจุดออกหลายจุด.....	8
2.2 วงจร OTA.....	9
2.3 วงจรตามกระแส.....	12
2.4 วงจร CFTA.....	14
2.5 วงจร CFCTA.....	16
2.6 วงจร CDTA.....	18
2.6.1 วงจร CDTA ที่มีโครงสร้างแบบไบโพลาร์ทรานซิสเตอร์.....	19
2.6.2 วงจร CDTA ที่มีโครงสร้างแบบซีมอส.....	19
2.6.3 วงจร CDTA ที่ถูกสร้างจากไอซีสำเร็จรูป.....	20
2.6.4 วงจรกรองความถี่หลายหน้าที่รูปแบบกระแสแบบหนึ่งอินพุต หลายเอาต์พุต.....	20
2.6.5 วงจรกรองความถี่หลายหน้าที่รูปแบบกระแสแบบสามอินพุต หนึ่งเอาต์พุต.....	21
2.6.6 วงจรกรองความถี่หลายหน้าที่รูปแบบกระแสแบบหนึ่งอินพุต หลายเอาต์พุต ที่ใช้ CDTA เพียงตัวเดียว.....	23
2.7 วงจร CCCDTA.....	24

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญ (ต่อ)

	หน้า
2.8 หลักการของวงจรรองความถี่.....	25
2.8.1 วงจรรองความถี่แบบความถี่ต่ำผ่าน (Low-pass filter).....	27
2.8.2 วงจรรองความถี่แบบความถี่สูงผ่าน (High-pass filter).....	27
2.8.3 วงจรรองความถี่แบบแถบความถี่ผ่าน (Band-pass filter).....	28
2.8.4 วงจรรองความถี่แบบแถบความถี่หยุด (Band-stop filter).....	28
2.9 วงจรรองความถี่อันดับสอง.....	29
2.9.1 รูปแบบสมการฟังก์ชันการถ่ายโอนของวงจรรองความถี่อันดับสอง.....	29
2.9.2 หลักการสังเคราะห์วงจรรองความถี่อันดับสองรูปแบบกระแสหลายหน้าที่.....	31
บทที่ 3 งานวิจัยที่เกี่ยวข้อง.....	38
3.1 บทนำ.....	38
3.2 งานวิจัยที่เกี่ยวข้องกับวงจร CFTA และ CCCFTA.....	38
3.2.1 วงจรรองความถี่รูปแบบกระแสใช้ CFTA นำเสนอโดย X. Nie และ Z. Pan.....	38
3.2.2 วงจรรองความถี่รูปแบบกระแสใช้ CFTA นำเสนอโดย R. S. Tomar และคณะ.....	40
3.2.3 วงจรรองความถี่รูปแบบกระแสใช้ CFTA นำเสนอโดย P. Mongkolwai และคณะ.....	41
3.2.4 วงจรรองความถี่รูปแบบกระแสใช้ CCCFTA นำเสนอโดย M. Kumngern.....	42
3.3 งานวิจัยที่เกี่ยวข้องกับวงจร CDTA.....	43
3.3.1 วงจรรองความถี่รูปแบบกระแสใช้ CDTA นำเสนอโดย W. Tangsrirat.....	43
3.3.2 วงจรรองความถี่รูปแบบกระแสใช้ CDTA นำเสนอโดย M. Kumngern และคณะ.....	45
3.3.3 วงจรรองความถี่รูปแบบกระแสใช้ CDTA นำเสนอโดย J. Jin และ C. Wang.....	46
3.3.4 วงจรรองความถี่รูปแบบกระแสใช้ CCCCTA นำเสนอโดย W. Jaikla และคณะ.....	47
3.3.5 วงจรรองความถี่รูปแบบกระแสใช้ CCDDCCTA นำเสนอโดย A. K. Kushwaha และ S. K. Paul.....	49

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญ (ต่อ)

	หน้า
บทที่ 4 วงจรกรองความถี่อันดับสองรูปแบบกระแสหลายหน้าที่แบบสี่อินพุต หนึ่งเอาต์พุต.....	50
4.1 การวิเคราะห์สมรรถนะของวงจรกรองความถี่รูปแบบกระแสหลายหน้าที่ แบบสี่อินพุต หนึ่งเอาต์พุตในทางอุดมคติ.....	54
4.2 การวิเคราะห์ผลกระทบเนื่องจากความผิดพลาดในการส่งผ่านกระแสและแรงดัน จากอินพุต ไปยังเอาต์พุตของ CFCTA.....	56
4.3 การวิเคราะห์ผลกระทบจากความต้านทานและความจุแฝงในตัว CFCTA.....	58
4.4 ผลการทดสอบสมรรถนะของวงจร.....	61
4.5 สรุป.....	64
บทที่ 5 วงจรกรองความถี่อันดับสองรูปแบบกระแสหลายหน้าที่แบบสามอินพุต หนึ่งเอาต์พุต.....	65
5.1 การวิเคราะห์สมรรถนะของวงจรกรองความถี่อันดับสองหลายหน้าที่ แบบสามอินพุต หนึ่งเอาต์พุตในทางอุดมคติ.....	69
5.2 การวิเคราะห์ผลกระทบเนื่องจากความผิดพลาดในการส่งผ่านกระแสและ แรงดันจากอินพุตไปยังเอาต์พุตของ CCCDTA.....	72
5.3 การวิเคราะห์ผลกระทบจากความต้านทานและความจุแฝงของ CCCDTA.....	74
5.4 ผลการทดสอบสมรรถนะของวงจร.....	77
5.5 สรุป.....	81
บทที่ 6 บทสรุป.....	82
6.1 สรุป.....	82
6.2 ข้อเสนอแนะ.....	84
เอกสารอ้างอิง.....	86
ภาคผนวก.....	90
ภาคผนวก ก พารามิเตอร์ที่ใช้ในการจำลองการทำงานด้วยโปรแกรม PSpice.....	91
ภาคผนวก ข ผลงานวิจัยที่ได้ตีพิมพ์.....	93
ประวัติผู้เขียน.....	110

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# สารบัญตาราง

ตารางที่	หน้า
2.1 การกำหนดกระแสนินพุตของ CDTA เพื่อให้วงจรได้ฟังก์ชันผลตอบสนองทางเอาต์พุต แบบต่างๆ.....	22
4.1 การกำหนดกระแสนินพุตของวงจรรองความถี่รูปแบบกระแสหลายหน้าที่แบบสี่อินพุต หนึ่งเอาต์พุต.....	51
4.2 ขนาดของ MOS ที่ใช้ในการสร้าง CFCTA.....	61
4.3 ผลการทดสอบสมรรถนะของวงจร CFCTA.....	62
5.1 การกำหนดกระแสนินพุตของ CCCDTA เพื่อให้วงจรได้ฟังก์ชันผลตอบสนองทางเอาต์พุต แบบต่างๆ.....	66
5.2 ผลการทดสอบสมรรถนะของวงจร CCCDTA.....	78
6.1 การเปรียบเทียบคุณสมบัติของวงจรรองความถี่แบบหลายอินพุต หนึ่งเอาต์พุต ที่ใช้อุปกรณ์แอกทีฟสำเร็จรูปที่เคยมีผู้นำเสนอมานี้แล้ว.....	85

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# สารบัญรูป

รูปที่	หน้า
2.1 บล็อกไดอะแกรมของวงจรสะท้อนกระแส.....	4
2.2 วงจรสะท้อนกระแสแบบพื้นฐานที่ใช้มอสชนิดเอ็นแชนแนล.....	5
2.3 คุณสมบัติที่เอาต์พุตของวงจรในรูปที่ 2.2 ในกรณี $M_1$ และ $M_2$ สมพงษ์กัน.....	6
2.4 แบบจำลองสัญญาณขนาดเล็กและวงจรสมมูลของ $M_1$ .....	7
2.5 แบบจำลองสัญญาณขนาดเล็กและวงจรสมมูลของวงจรสะท้อนกระแส.....	7
2.6 วงจรสมมูลของสัญญาณขนาดเล็กของวงจรสะท้อนกระแส.....	8
2.7 วงจรสะท้อนกระแสแบบมีจุดออกหลายจุด.....	9
2.8 สัญลักษณ์และวงจรสมมูลทางอุดมคติของ OTA.....	9
2.9 วงจรขยายความนำถ่ายโอนชนิดใช้มอสทรานซิสเตอร์อย่างง่าย.....	10
2.10 กราฟความสัมพันธ์ระหว่างกระแสจุดออกที่เป็นฟังก์ชันของแรงดันผลต่างอินพุต.....	11
2.11 แบบจำลองของวงจรตามกระแส.....	12
2.12 วงจรสายพานกระแส.....	13
2.13 วงจรตามกระแสบนพื้นฐานวงจรสายพานกระแส.....	13
2.14 สัญลักษณ์และวงจรสมมูลของวงจร CFTA.....	14
2.15 โครงสร้างภายในของ CFTA ที่สร้างมาจากมอสทรานซิสเตอร์.....	15
2.16 วงจรขยายคาสเคดความนำส่งผ่านกระแส.....	16
2.17 โครงสร้างภายในของ CFCTA ที่สร้างมาจากมอสทรานซิสเตอร์.....	17
2.18 สัญลักษณ์และวงจรสมมูลของ CDTA.....	18
2.19 วงจร CDTA ที่มีโครงสร้างแบบไบโพลาร์ทรานซิสเตอร์.....	19
2.20 วงจร CDTA ที่มีโครงสร้างแบบซีมอส.....	20
2.21 วงจร CDTA ที่ถูกสร้างจากไอซีสำเร็จรูป.....	20
2.22 วงจรกรองความถี่หลายหน้าที่รูปแบบกระแสแบบหนึ่งขาเข้า หลายขาออก.....	21
2.23 วงจรกรองความถี่หลายหน้าที่รูปแบบกระแสแบบสามขาเข้า หนึ่งขาออก.....	22
2.24 วงจรกรองความถี่หลายหน้าที่รูปแบบกระแสแบบหนึ่งอินพุต หลายเอาต์พุตที่ใช้ CDTA เพียงตัวเดียว.....	23
2.25 วงจร CCCDTA ในทางอุดมคติ.....	24
2.26 ระบบของวงจรกรองความถี่.....	25
2.27 การตอบสนองทางขนาดในเชิงความถี่ของวงจรกรองแบบความถี่ต่ำผ่านในทางอุดมคติ.....	27

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญรูป (ต่อ)

รูปที่	หน้า
2.28 การตอบสนองทางขนาดในเชิงความถี่ของวงจรกรองแบบความถี่สูงผ่านในทางอุดมคติ.....	28
2.29 การตอบสนองทางขนาดในเชิงความถี่ของวงจรกรองแบบแถบความถี่ผ่านในทางอุดมคติ.....	28
2.30 การตอบสนองทางขนาดในเชิงความถี่ของวงจรกรองแบบแถบความถี่หยุดในทางอุดมคติ.....	29
2.31 องค์ประกอบพื้นฐานของวงจรกรองความถี่ KHN.....	31
2.32 องค์ประกอบพื้นฐานของวงจรกรองความถี่ KHN ที่มีวงจรถยาย.....	32
2.33 องค์ประกอบพื้นฐานของวงจรกรองความถี่ Tow Thomas.....	33
2.34 องค์ประกอบพื้นฐานของวงจรกรองความถี่สามอินพุต หนึ่งเอาต์พุต.....	34
2.35 องค์ประกอบพื้นฐานของวงจรกรองความถี่สามอินพุต หนึ่งเอาต์พุตที่มีวงจรถยาย.....	35
2.36 องค์ประกอบพื้นฐานของวงจรกรองความถี่สี่อินพุต หนึ่งเอาต์พุต.....	36
3.1 วงจรกรองความถี่รูปแบบกระแสใช้ CFTA นำเสนอโดย X. Nie และ Z. Pan.....	38
3.2 วงจรกรองความถี่รูปแบบกระแสใช้ CFTA นำเสนอโดย R. S. Tomar และคณะ.....	40
3.3 วงจรกรองความถี่รูปแบบกระแสโดยใช้ CFTA นำเสนอโดย P. Mongkolwai และคณะ.....	41
3.4 วงจรกรองความถี่รูปแบบกระแสใช้ CCCFTA นำเสนอโดย M. Kumngern.....	42
3.5 วงจรกรองความถี่รูปแบบกระแสใช้ CDTA วงจรที่ 1 นำเสนอโดย W. Tangsirat.....	43
3.6 วงจรกรองความถี่รูปแบบกระแสใช้ CDTA วงจรที่ 2 นำเสนอโดย W. Tangsirat.....	44
3.7 วงจรกรองความถี่รูปแบบกระแสใช้ CDTA นำเสนอโดย M. Kumngern และคณะ.....	45
3.8 วงจรกรองความถี่รูปแบบกระแสใช้ CDTA นำเสนอโดย J. Jin และ C. Wang.....	46
3.9 วงจรกรองความถี่รูปแบบกระแสใช้ CCCCTA นำเสนอโดย W. Jaikla และคณะ.....	47
3.10 วงจรกรองความถี่รูปแบบกระแสใช้ CCDDCCTA นำเสนอโดย A. K. Kushwaha และ S. K. Paul.....	49
4.1 บล็อกไดโอดแอมการออกแบบวงจรกรองความถี่รูปแบบกระแสหลายหน้าที่ แบบสี่อินพุต หนึ่งเอาต์พุต.....	50
4.2 การออกแบบวงจรอินทิเกรเตอร์แบบไม่สูญเสียโดยใช้ CFCTA.....	53
4.3 การออกแบบวงจรอินทิเกรเตอร์แบบสูญเสียโดยใช้ CFCTA.....	53
4.4 วงจรกรองความถี่รูปแบบกระแสหลายหน้าที่แบบสี่อินพุต-หนึ่งเอาต์พุต.....	53
4.5 ตัวต้านทานและตัวเก็บประจุแฝงในตัว CFCTA.....	58
4.6 โครงสร้างภายในของ CFCTA.....	61
4.7 การตอบสนองความถี่ของฟังก์ชันกรองผ่านความถี่ต่ำ กรองผ่านความถี่สูง และกรองผ่านแถบความถี่.....	62

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ทางการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญรูป (ต่อ)

รูปที่	หน้า
4.8 ผลตอบสนองทางขนาดและผลตอบสนองทางเฟสของฟังก์ชันกรองหยุดแถบความถี่.....	63
4.9 ผลตอบสนองทางขนาดและผลตอบสนองทางเฟสของฟังก์ชันกรองผ่านทุกความถี่.....	63
4.10 การตอบสนองของฟังก์ชันกรองผ่านแถบความถี่เมื่อปรับกระแสไบอัส $I_B$ .....	63
4.11 การตอบสนองทรานส์เซียนซ์ของฟังก์ชันกรองผ่านแถบความถี่.....	64
5.1 บล็อกไดอะแกรมการออกแบบวงจรกรองความถี่หลายหน้าที่สามอินพุต-หนึ่งเอาต์พุต.....	65
5.2 การออกแบบวงจรอินทิเกรเตอร์แบบไม่สูญเสียไม่กลับเฟสโดยใช้ CCCDTA.....	68
5.3 การออกแบบวงจรอินทิเกรเตอร์แบบไม่สูญเสียชนิดกลับเฟสโดยใช้ CCCDTA.....	68
5.4 การออกแบบวงจรขยายกระแสโดยใช้ CCCDTA.....	69
5.5 วงจรกรองแบบหนึ่งอินพุต หลายเอาต์พุตที่สังเคราะห์ตามบล็อกไดอะแกรมในรูปที่ 5.1.....	69
5.6 ตัวต้านทานและตัวเก็บประจุแฝงในตัว CCCDTA.....	74
5.7 วงจรกรองความถี่อันดับสองหลายหน้าที่แบบสามอินพุต หนึ่งเอาต์พุต เมื่อพิจารณาค่าความ ต้านทานและความจุแฝง.....	75
5.8 โครงสร้างภายในของ CCCDTA.....	77
5.9 การตอบสนองความถี่ของฟังก์ชันกรองผ่านความถี่ต่ำ กรองผ่านความถี่สูง กรองผ่านแถบความถี่และกรองหยุดแถบความถี่.....	79
5.10 ผลตอบสนองทางขนาดและผลตอบสนองทางเฟสของฟังก์ชันกรองผ่านทุกความถี่.....	79
5.11 ผลตอบสนองทางขนาดของฟังก์ชันกรองผ่านแถบความถี่ เมื่อปรับค่ากระแสไบอัส $I_{B5}$ .....	80
5.12 ผลตอบสนองของฟังก์ชันกรองผ่านแถบความถี่ เมื่อปรับค่ากระแสไบอัส $I_{B6}$ .....	80
5.13 ผลตอบสนองของฟังก์ชันกรองผ่านแถบความถี่ เมื่อปรับค่ากระแสไบอัส $I_B$ .....	81

# บทที่ 1

## บทนำ

### 1.1 ความเป็นมาและความสำคัญของปัญหา

ในทศวรรษที่ผ่านมา การออกแบบวงจรประมวลผลสัญญาณแอนะล็อก ได้มุ่งเน้นไปที่วงจรรูปแบบกระแสเนื่องจากมีข้อดีหลายประการ เช่น แบนด์วิดท์กว้าง ใช้พลังงานต่ำ ความเป็นเชิงเส้น ช่วงไดนามิกที่กว้าง โครงสร้างวงจรไม่ซับซ้อนและมีพื้นที่ชิปน้อยกว่าวงจรในรูปแบบแรงดัน นอกจากนี้ การออกแบบวงจรในรูปแบบกระแสสามารถหลีกเลี่ยงการใช้วงจรบวกหรือลบสัญญาณได้ วงจรกรองความถี่เป็นวงจรหนึ่งที่มีความสำคัญมากในระบบประมวลผลสัญญาณแอนะล็อกซึ่งจะถูกนำไปใช้งานในระบบต่างๆ เช่น ระบบสื่อสาร ระบบการวัดและเครื่องมือวัด และระบบควบคุม เป็นต้น ซึ่งวงจรกรองความถี่ที่สามารถให้ผลตอบสนองได้หลายฟังก์ชันในวงจรเดียวกันหรือที่เรียกว่า วงจรกรองแบบหลายหน้าที่ได้รับความนิยมเป็นอย่างมาก โดยเฉพาะอย่างวงจกรองความถี่แบบหลายอินพุต หนึ่งเอาต์พุต (MISO) เพราะการเลือกฟังก์ชันตอบสนองทางเอาต์พุตสามารถทำได้ด้วยการเปิด-ปิดกระแสทางด้านอินพุตให้กับวงจร โดยการเปิด-ปิดในลักษณะนี้สามารถควบคุมได้แบบดิจิทัลหรือใช้ไมโครคอนโทรลเลอร์เป็นตัวควบคุม

การสังเคราะห์และออกแบบวงจรอิเล็กทรอนิกส์ได้ให้มุ่งเน้นไปที่การใช้อุปกรณ์แอคทีฟสำเร็จรูป (Active building block) ในการออกแบบวงจร เนื่องด้วยการใช้อุปกรณ์แอคทีฟสำเร็จรูปในการออกแบบวงจรจะใช้อุปกรณ์ร่วมด้วยจำนวนน้อย มีความยืดหยุ่นในการออกแบบวงจรสูง บางวงจรสามารถต่อร่วมกับวงจรอื่นๆ ได้โดยไม่ต้องใช้วงจรบัฟเฟอร์ (Buffer) เนื่องจากการออกแบบวงจรในรูปแบบกระแสได้รับความนิยมจึงมีการนำเสนอหลักการของวงจรแอคทีฟสำเร็จรูปในรูปแบบกระแสอย่างต่อเนื่อง โดยอุปกรณ์ที่ได้รับความนิยม เช่น วงจรตามกระแส (Current follower) วงจรสายพานกระแส (Current conveyor) วงจรขยายความนำถ่ายโอน (Operational transconductance amplifier) วงจรขยายความนำถ่ายโอนผลต่างกระแส (Current differencing transconductance amplifier) เป็นต้น โดยเฉพาะอย่างยิ่งอุปกรณ์แอคทีฟที่ควบคุมได้แบบอิเล็กทรอนิกส์ได้รับความนิยมเป็นอย่างมาก เนื่องจากสามารถควบคุมการทำงานของวงจรเหล่านั้นได้ด้วยไมโครคอนโทรลเลอร์หรือไมโครคอมพิวเตอร์ซึ่งมีความแม่นยำมากกว่าการควบคุมคุณสมบัติของวงจรด้วยการปรับค่าอุปกรณ์พาสซีฟ เช่น การปรับค่าตัวต้านทานหรือตัวเก็บประจุ เป็นต้น

จากการศึกษาและทบทวนวรรณกรรมที่เกี่ยวข้องกับวงจรกรองความถี่รูปแบบกระแสหลายหน้าที่อันดับสองแบบหลายอินพุต หนึ่งเอาต์พุต โดยใช้อุปกรณ์แอคทีฟสำเร็จรูป [1-29] แต่วงจรเหล่านั้นยังมีข้อจำกัดบางประการ เช่น

1. ไม่สามารถควบคุมการทำงานได้แบบอิเล็กทรอนิกส์ [2-6], [9], [12], [13], [19], [27]
2. ไม่สามารถควบคุมควอลิตี้แฟกเตอร์ได้อย่างอิสระจากควอลิตี้ธรรมชาติ [1], [2], [4-8], [11-12], [14], [16-20], [24], [26], [28-29]
3. ต้องการแมตชิ่งกันของอุปกรณ์แอกทีฟและพาสซีฟ เพื่อให้วงจรสามารถให้ผลตอบสนองได้ครบทั้งห้าฟังก์ชัน [4-5], [7], [11], [19], [25-27], [29]
4. ต้องการกระแสอินพุตแบบกลับเฟส (Inverting input current) ทำให้ต้องใช้วงจรกลับกระแสเพิ่มเติม [2], [5], [9], [14-16], [18], [22], [24], [28-29]
5. ต้องการกระแสอินพุตแบบสองเท่า (double input current) ทำให้ต้องใช้วงจรมายขยายกระแสเพิ่มเติม [3], [5], [7], [10-11], [14-15], [18], [20], [24], [28]
6. ใช้อุปกรณ์พาสซีฟจำนวนมาก [3-4], [13], [27]

จากปัญหาที่ได้นำเสนอหลักการข้างต้น ในวิทยานิพนธ์นี้จึงมีวัตถุประสงค์เพื่อสังเคราะห์และออกแบบวงจรกรองความถี่รูปแบบกระแสหลายหน้าที่ลำดับสองแบบหลายอินพุต หนึ่งเอาต์พุต โดยใช้อุปกรณ์แอกทีฟสำเร็จรูปในรูปแบบกระแส วงจรกรองความถี่สามารถให้ผลตอบสนองทางเอาต์พุตได้ครบทั้งห้าแบบ คือ กรองผ่านความถี่ต่ำ กรองผ่านความถี่สูง กรองแถบความถี่ผ่าน กรองหยุดแถบความถี่และกรองผ่านทุกความถี่ การควบคุมควอลิตี้แฟกเตอร์และควอลิตี้ธรรมชาติสามารถทำได้แบบอิเล็กทรอนิกส์

## 1.2 วัตถุประสงค์ของการวิจัย

1.2.1 เพื่อสังเคราะห์และออกแบบวงจรกรองความถี่รูปแบบกระแสหลายหน้าที่ลำดับสองแบบหลายอินพุต หนึ่งเอาต์พุต

1.2.2 เพื่อวิเคราะห์หาสมรรถนะของวงจรกรองความถี่รูปแบบกระแสหลายหน้าที่ลำดับสองแบบหลายอินพุต หนึ่งเอาต์พุตที่ได้สังเคราะห์และออกแบบไว้

1.2.3 เพื่อทดสอบสมรรถนะของวงจรกรองความถี่รูปแบบกระแสหลายหน้าที่ลำดับสองแบบหลายอินพุต หนึ่งเอาต์พุตที่ได้สังเคราะห์และออกแบบไว้

## 1.3 ขอบเขตของวิทยานิพนธ์

วิทยานิพนธ์นี้นำเสนอวงจรกรองความถี่รูปแบบกระแสหลายหน้าที่ลำดับสองแบบหลายอินพุต หนึ่งเอาต์พุต โดยใช้อุปกรณ์แอกทีฟสำเร็จรูปรูปแบบกระแส ซึ่งมีขอบเขตของวิทยานิพนธ์ดังนี้

1.3.1 นำเสนอการสังเคราะห์และออกแบบวงจรกรองความถี่รูปแบบกระแสหลายหน้าที่ลำดับสองแบบหลายอินพุต หนึ่งเอาต์พุต วงจรกรองความถี่สามารถให้ผลตอบสนองทางเอาต์พุตได้ครบทั้งห้าแบบ คือ กรองผ่านความถี่ต่ำ กรองผ่านความถี่สูง กรองแถบความถี่ผ่าน กรองหยุดแถบ

ความถี่และกรองผ่านทุกความถี่ การควบคุมค่าควอลิตี้แฟกเตอร์และความถี่ธรรมชาติสามารถทำได้แบบอิเล็กทรอนิกส์

1.3.2 โครงสร้างของวงจรใช้ตัวเก็บประจุที่ต่อลงกราวด์และไม่ต้องใช้ตัวต้านทาน

1.3.3 การเลือกฟังก์ชันทางเอาต์พุตสามารถทำได้โดยไม่ต้องการแมตซิงของอุปกรณ์

1.3.4 คุณสมบัติทางทฤษฎีและการทำงานของวงจรประมวลผลสัญญาณแอนะล็อกทั้งสองวงจรถูกยืนยันด้วยการเลียนแบบการทำงานโดยใช้โปรแกรม PSpice

#### 1.4 รายละเอียดของวิทยานิพนธ์

ในวิทยานิพนธ์ฉบับนี้แบ่งเนื้อหาออกเป็น 6 บท ในแต่ละบทมีเนื้อหาโดยสังเขปต่อไปนี้

บทที่ 1 กล่าวถึงความเป็นมาและความสำคัญของปัญหา วัตถุประสงค์ของการวิจัย ขอบเขตในการทำวิทยานิพนธ์และรายละเอียดของวิทยานิพนธ์ในแต่ละบท

บทที่ 2 กล่าวถึงอุปกรณ์แอกทีฟและหลักการของวงจรกรองความถี่ โดยจะมีรายละเอียดเกี่ยวกับทฤษฎีของอุปกรณ์แอกทีฟสำเร็จรูปที่ใช้ในการออกแบบ หลักการของวงจรกรองความถี่ วงจรกรองความถี่อันดับสอง และหลักการสังเคราะห์วงจรกรองความถี่รูปแบบกระแสหลายหน้าที่อันดับสอง

บทที่ 3 กล่าวถึงงานวิจัยที่เกี่ยวข้อง ซึ่งจะศึกษาถึงจุดเด่นและข้อจำกัดของงานวิจัยที่ผ่านมาที่ใช้อุปกรณ์แอกทีฟสำเร็จรูป CFCTA และ CCCDTA

บทที่ 4 นำเสนอการสังเคราะห์และออกแบบวงจรกรองความถี่รูปแบบกระแสหลายหน้าที่ลำดับสองแบบสี่อินพุต หนึ่งเอาต์พุตโดยใช้ CFCTA เป็นอุปกรณ์แอกทีฟสำเร็จรูป การวิเคราะห์หาสมรรถนะของวงจรทั้งในกรณีที่ CFCTA ทำงานเป็นอุดมคติและไม่เป็นอุดมคติ พร้อมทั้งแสดงผลการเลียนแบบการทำงานของวงจรที่ได้สังเคราะห์และออกแบบไว้ด้วยโปรแกรม PSpice

บทที่ 5 นำเสนอการสังเคราะห์และออกแบบวงจรกรองความถี่รูปแบบกระแสหลายหน้าที่ลำดับสองแบบสามอินพุต หนึ่งเอาต์พุตโดยใช้ CCCDTA เป็นอุปกรณ์แอกทีฟสำเร็จรูป การวิเคราะห์หาสมรรถนะของวงจรทั้งในกรณีที่ CCCDTA ทำงานเป็นอุดมคติและไม่เป็นอุดมคติ พร้อมทั้งแสดงผลการเลียนแบบการทำงานของวงจรที่ได้สังเคราะห์และออกแบบไว้ด้วยโปรแกรม PSpice

บทที่ 6 จะเป็นการสรุป และข้อเสนอแนะ ซึ่งประกอบไปด้วยการสรุปผลการวิจัย อภิปรายและเปรียบเทียบคุณสมบัติของงานที่นำเสนอกับงานวิจัยที่มีผู้นำเสนอมาแล้ว พร้อมทั้งข้อเสนอแนะจากการวิจัยเพื่อเป็นแนวทางในการพัฒนาต่อไป

ภาคผนวก ก พารามิเตอร์ที่ใช้ในการจำลองการทำงานด้วยโปรแกรม PSpice

ภาคผนวก ข ผลงานวิจัยที่ได้ตีพิมพ์

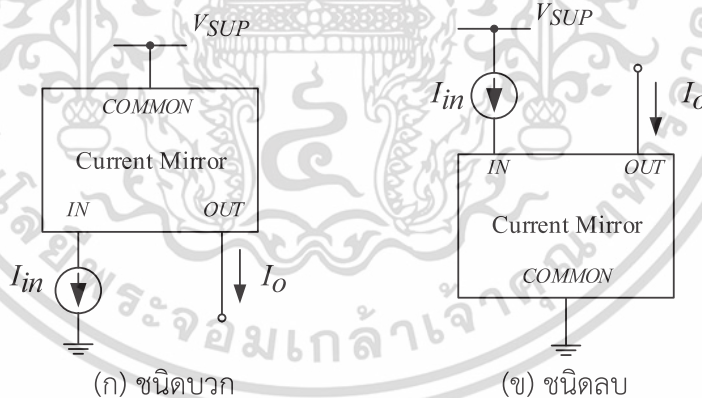
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 2

# อุปกรณ์แอกทีฟและหลักการของวงจรรองความถี่

### 2.1 วงจรสะท้อนกระแส

วินัย ใจกล้า ได้ให้นิยามของวงจรสะท้อนกระแสดังนี้ [35] วงจรสะท้อนกระแส (Current mirror) เป็นวงจรที่มีอย่างน้อย 3 ขั้ว ได้แก่ ขั้วจุดร่วม ขั้วอินพุต และขั้วเอาต์พุต โดยขั้วจุดร่วมจะเป็นจุดต่อแหล่งจ่ายไฟหรือกราวด์ ดังรูปที่ 2.1 วงจรสะท้อนกระแสเป็นวงจรที่ทำหน้าที่สะท้อนกระแสจากกระแสอ้างอิงในสาขา (Branch) หนึ่งไปยังสาขาอื่นๆ โดยกระแสที่ถูกสะท้อนมาหรือกระแสเอาต์พุตที่ถูกสร้างขึ้นใหม่นี้จะมีความสัมพันธ์กับกระแสอินพุตอย่างคงที่ โดยไม่ขึ้นกับแรงดันเอาต์พุต แหล่งจ่ายกำลัง และผลของอุณหภูมิ ในทางอุดมคตินี้ วงจรสะท้อนกระแสจะมีคุณสมบัติทางไฟฟ้า คือ ความต้านทานจุดเข้าของสัญญาณต่ำและมีความต้านทานจุดออกสูง จากคุณสมบัตินี้ทำให้วงจรสะท้อนกระแสได้ถูกนำมาประยุกต์ใช้ในงานต่างๆ เป็นอย่างมาก เช่น ภาคขยายกำลังของระบบเซอร์โวมอเตอร์ ภาคขยายกำลังในเครื่องขยายเสียง ภาคขยายสัญญาณส่วนหน้าของเครื่องมือวัดใช้เป็นภาระของวงจรขยายสัญญาณขนาดเล็กในวงจรรวม และใช้เป็นวงจรส่งผ่านกระแส เป็นต้น โดยทั่วไปแล้วสามารถสร้างขึ้นมาได้จากทั้งไบโพลาร์และมอสทรานซิสเตอร์ แต่จะกล่าวถึงเฉพาะมอสทรานซิสเตอร์เท่านั้น

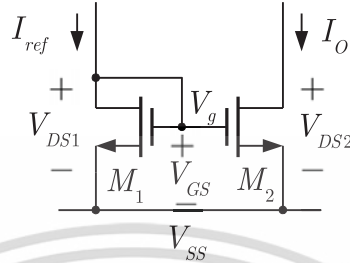


รูปที่ 2.1 บล็อกไดอะแกรมของวงจรสะท้อนกระแส

#### 2.1.1 วงจรสะท้อนกระแสแบบใช้มอสทรานซิสเตอร์

มนตรี ศิริปรัชญานันท์ ได้ให้นิยามของวงจรสะท้อนกระแสดังนี้ [34] วงจรสะท้อนกระแสแบบใช้มอสทรานซิสเตอร์ อาศัยหลักการที่ว่า หากแรงดันไบอัสที่เกต-ซอร์สของมอสทรานซิสเตอร์ที่เหมือนกันสองตัวมีค่าเท่ากันแล้วกระแสเดรนจะเท่ากันด้วย จากรูปที่ 2.2 แสดงวงจรสะท้อนกระแสแบบพื้นฐานชนิดเอ็นแชนแนล (N-channel current mirror) โดยมีแหล่งกำเนิดกระแสคงที่  $I_{ref}$  เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เป็นกระแสที่ทางเข้าและ  $I_o$  เป็นกระแสที่ทางออกหรือกระแสที่ถูกสะท้อนโดยมอสทรานซิสเตอร์  $M_1$  ที่  $V_{DS1} = V_{GS}$  เมื่อสมมติให้มอสทรานซิสเตอร์  $M_2$  มีค่า  $V_{DS2} \geq V_{GS} - V_{TH}$  ดังนั้นมอสทรานซิสเตอร์  $M_2$  จะทำงานในช่วงอิ่มตัว มีค่ากระแสเดรนคือ



รูปที่ 2.2 วงจรสะท้อนกระแสแบบพื้นฐานที่ใช้มอสชนิดเอ็นแชนแนล

$$I_D = \frac{k}{2} (V_{GS} - V_{TH})^2 (1 + \lambda V_{DS}); 0 < (V_{GS} - V_{TH}) \leq V_{DS} \quad (2.1)$$

เมื่อ  $k = \frac{\mu_n C_{ox} W}{L}$ ,  $\lambda$  เป็น Channel-length modulation ซึ่งจะได้อัตราส่วนของกระแสเอาต์พุต  $I_o$  ต่อกระแสที่ทางเข้า  $I_{ref}$  ดังนี้

$$\frac{I_o}{I_{ref}} = \left( \frac{W_2 L_1}{L_2 W_1} \right) \left( \frac{V_{GS} - V_{TH2}}{V_{GS} - V_{TH1}} \right)^2 \left( \frac{1 + \lambda_2 V_{DS2}}{1 + \lambda_1 V_{DS1}} \right) \left( \frac{\mu_{n2} C_{ox2}}{\mu_{n1} C_{ox1}} \right) \quad (2.2)$$

เนื่องจากมอสทรานซิสเตอร์ทั้งสองตัวเป็นชนิดเดียวกัน โดยทางทฤษฎีแล้วมอสทรานซิสเตอร์ทั้งสองตัวจึงมีความสมพงษ์กันทุกประการ ซึ่งจะทำให้ค่าพารามิเตอร์ในเชิงโครงสร้าง (Physical parameter) เช่น  $V_{TH}$ ,  $\mu_n$ ,  $C_{ox}$  มีค่าที่เท่ากันด้วย ดังนั้นสมการที่ (2.2) สามารถเขียนใหม่ได้ดังนี้

$$\frac{I_o}{I_{ref}} = \left( \frac{W_2 L_1}{L_2 W_1} \right) \left( \frac{1 + \lambda V_{DS2}}{1 + \lambda V_{DS1}} \right) \quad (2.3)$$

ถ้า  $V_{DS2} = V_{DS1}$  และมอสทรานซิสเตอร์ทั้งสองตัวมีความสมพงษ์กัน ค่า  $\lambda$  ก็จะไม่นำมาพิจารณา ทำให้ได้ว่าสมการใหม่คือ

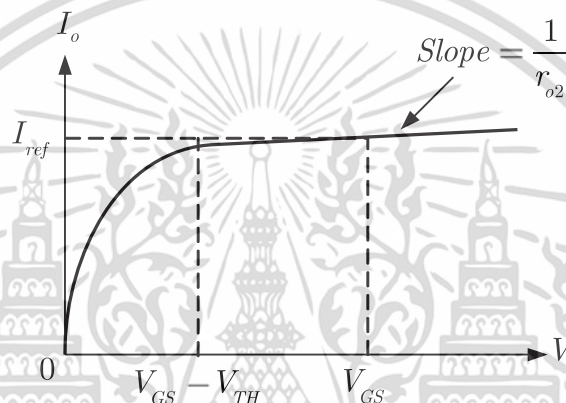
$$\frac{I_o}{I_{ref}} = \frac{L_1 W_2}{W_1 L_2} \quad (2.4)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการที่ (2.4) จะเห็นว่าอัตราส่วน  $I_o / I_{ref}$  จะขึ้นอยู่กับค่าความกว้างและความยาวของช่องทางเดินกระแส ซึ่งสามารถที่จะกำหนดค่าเหล่านี้ได้ในขั้นตอนของการออกแบบวงจร หากกำหนดให้  $W_1 / L_1 = W_2 / L_2$  แล้ว จะได้กระแสที่เอาต์พุตเท่ากับกระแสที่อินพุต โดย  $M_2$  จะทำหน้าที่เสมือนเป็นแหล่งจ่ายกระแสคงที่ที่เอาต์พุต

จากการทำงานข้างต้นได้ความสัมพันธ์ว่า มอสทรานซิสเตอร์  $M_2$  ทำงานอยู่ในช่วงอิ่มตัวจึงจะได้ความสัมพันธ์ตามสมการที่ (2.5) ดังนั้นแรงดัน  $V_{DS2}$  ค่าต่ำสุดที่ทำให้วงจรทำงานได้อย่างเหมาะสมคือ

$$V_{DS2} = V_{GS} - V_{TH} \quad (2.5)$$



รูปที่ 2.3 คุณสมบัติที่เอาต์พุตของวงจรในรูปที่ 2.2 ในกรณี  $M_1$  และ  $M_2$  สมพงษ์กัน

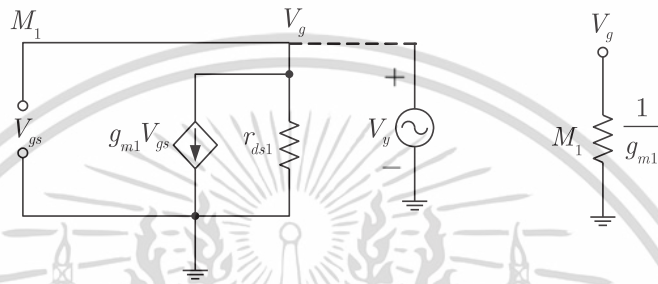
สำหรับในทางปฏิบัติแล้วนั้นจะมีผลของ Channel length modulation เข้ามาเกี่ยวข้องด้วย ซึ่งจะมีผลต่อการเปลี่ยนแปลงการทำงานของแหล่งกำเนิดกระแสคงที่ แต่หากพิจารณาในกรณีที่มอสทรานซิสเตอร์ทั้งสองตัวสมพงษ์กันแล้ว กระแสเดรนของ  $M_2$  จะเท่ากับกระแสเดรนของ  $M_1$  โดยที่ค่าแรงดันเดรน - ซอร์สของ  $M_2$  เท่ากับแรงดันเดรน - ซอร์สของ  $M_1$  นั่นคือ  $V_{DS2} = V_{GS}$  และเมื่อ  $V_{DS2}$  มีค่าเพิ่มมากขึ้น ค่า  $I_o$  จะเพิ่มขึ้นตาม ค่าความต้านทานเอาต์พุตของ  $M_2 (r_{o2})$  ที่เพิ่มขึ้นสามารถอธิบายได้จากกราฟในรูปที่ 2.3 เมื่อ  $M_2$  ทำงานที่  $V_{GS}$  คงที่ค่าหนึ่งโดยขึ้นอยู่กับกระแส  $I_{ref}$  ที่ไหลผ่าน  $M_1$

จากกราฟรูปที่ 2.3 สามารถหาค่าความต้านทานเอาต์พุต  $R_o$  ของวงจร ได้ดังนี้

$$R_o = \frac{\partial V_{DS2}}{\partial I_o} = r_{o2} = \frac{V_{A2}}{I_o} = \frac{1}{\lambda I_o} \quad (2.6)$$

$V_{A2}$  คือ แรงดันจุดเริ่มของ  $M_2$  ซึ่งแปรผันตามค่าความยาวของช่องทางเดินกระแส เมื่อพิจารณาแบบจำลองสัญญาณขนาดเล็กเฉพาะของ  $M_1$  ในรูปที่ 2.4(ก) พบว่า  $M_1$  ถูกต่อเสมือนเป็นไดโอดตัวหนึ่ง  $I_o$  ถูกแทนด้วยวงจรเปิด เอادتพุติมพีแดนซ์ของ  $M_1$  สามารถหาได้โดยป้อนสัญญาณแรงดันทดสอบ  $V_y$  ที่ขั้วต่อ  $V_g$  ได้สัญญาณกระแส  $I_y$  มีค่าเท่ากับ

$$I_y = \frac{V_y}{r_{ds1}} + g_{m1}V_{gs} = \frac{V_y}{r_{ds1}} + g_{m1}V_y \tag{2.7}$$



(ก) แบบจำลองสัญญาณขนาดเล็ก (ข) วงจรสมมูล

รูปที่ 2.4 แบบจำลองสัญญาณขนาดเล็กและวงจรสมมูลของ  $M_1$

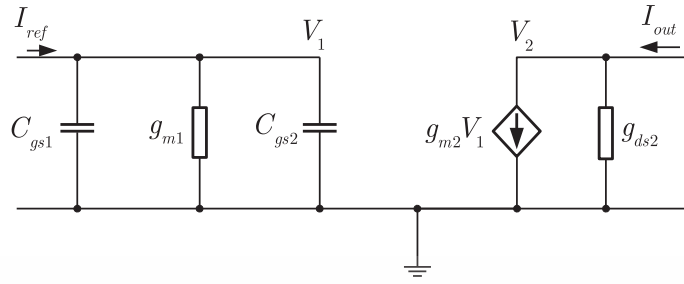


(ก) แบบจำลองสัญญาณขนาดเล็ก (ข) วงจรสมมูล

รูปที่ 2.5 แบบจำลองสัญญาณขนาดเล็กและวงจรสมมูลของวงจรสะท้อนกระแส

ส่วนค่าเอادتพุติมพีแดนซ์ของ  $M_1$  เท่ากับ  $\frac{1}{g_{m1}} // r_{ds}$  แต่เนื่องจาก  $r_{ds1} \gg \frac{1}{g_{m1}}$  ดังนั้นค่าเอادتพุติมพีแดนซ์จึงถูกประมาณว่ามีค่าเท่ากับ  $\frac{1}{g_{m1}}$  ดังในรูปที่ 2.4 (ข) จากวงจรสมมูลของ  $M_1$  ในรูปที่ 2.5 (ก) เมื่อ  $V_{gs}$  ต่อลงกราวด์จะทำให้ไม่มีกระแสไหลผ่านตัวต้านทาน  $\frac{1}{g_{m1}}$  และ  $g_{m2}V_{gs}$  เท่ากับศูนย์ จึงได้วงจรสมมูลของแบบจำลองสัญญาณขนาดเล็กดังรูปที่ 2.5 (ข) ค่าเอادتพุติมพีแดนซ์ของสัญญาณขนาดเล็กมีค่าเท่ากับ  $r_{ds2}$

จากรูปที่ 2.6 สามารถหาฟังก์ชันการส่งผ่าน (Transfer function) ได้โดยสมมติให้ แหล่งกำเนิดคงที่เท่ากับ  $I_{ref}$



รูปที่ 2.6 วงจรสมมูลของสัญญาณขนาดเล็กของวงจรสะท้อนกระแส

พิจารณาที่โหนด  $V_1$

$$V_1 = \frac{I_{ref}(s)}{sC_{gs1} + g_{m1} + sC_{gs2}} \quad (2.8)$$

และที่โหนด  $V_2$

$$I_{out}(s) = g_{m2}V_1 \quad (2.9)$$

แทนสมการที่ (2.8) ลงใน (2.9) จะได้ฟังก์ชันส่งผ่านดังนี้

$$\frac{I_{out}(s)}{I_{ref}(s)} = \frac{g_{m2}}{g_{m1}} \left[ \frac{1}{1 + \frac{s(C_{gs1} + C_{gs2})}{g_{m1}}} \right] \quad (2.10)$$

กรณีความถี่ต่ำถึงความถี่ปานกลางจะได้ฟังก์ชันส่งผ่านดังนี้

$$\frac{I_{out}}{I_{ref}} = \frac{g_{m2}}{g_{m1}} \quad (2.11)$$

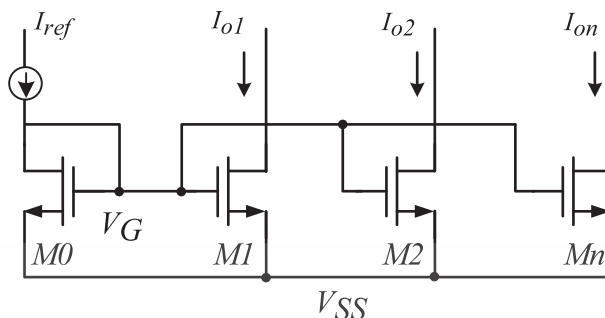
### 2.1.2 วงจรสะท้อนกระแสแบบมีจุดออกหลายจุด

วงจรสะท้อนกระแสแบบมีจุดออกหลายจุดแสดงดังรูปที่ 2.7 ถ้าโมสทรานซิสเตอร์ทุกตัวมีความสมพงษ์กันแล้วจะได้ค่าความสัมพันธ์ระหว่างกระแสจุดออก  $I_{on}$  กับกระแสจุดเข้า  $I_{ref}$  ดังนี้

$$\frac{I_{on}}{I_{ref}} = \frac{W_n L_1}{L_n W_1} \quad (2.12)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

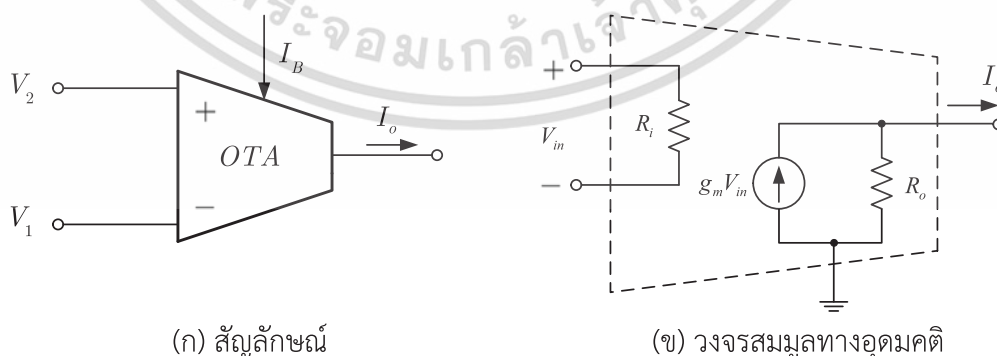
เมื่อ  $n$  คือ ลำดับจุดออกของกระแสของมอสทรานซิสเตอร์ลำดับที่  $n$



รูปที่ 2.7 วงจรสะท้อนกระแสแบบมีจุดออกหลายจุด

## 2.2 วงจร OTA

มนตรี ศิริปรัชญานันท์ ได้ให้นิยามของวงจรขยายความนำถ่ายโอนดังนี้ [34] วงจรขยายความนำถ่ายโอน หรือ OTA (Operational Transconductance Amplifier) จัดเป็นวงจรขยายอีกชนิดหนึ่ง ซึ่งทำหน้าที่เปลี่ยนผันแรงดันเป็นกระแส จัดได้ว่าเป็นอุปกรณ์แอกทีฟที่ที่มีการทำงานในลักษณะแรงดันควบคุมแหล่งจ่ายกระแส (Voltage Controlled Current Source: VCCS) อัตราการเปลี่ยนแปลงค่าแรงดันไฟฟ้าเป็นกระแสไฟฟ้า เรียกว่า ค่าความนำถ่ายโอน (Transconductance) หรือ  $g_m$  โดยทั่วไป OTA จะสร้างขึ้นจากสารกึ่งตัวนำซึ่งอยู่ในรูปแบบของวงจรรวมและมีคุณสมบัติพื้นฐานคือ มีค่าอินพุตอิมพีแดนซ์และเอาต์พุตอิมพีแดนซ์สูง ส่วนค่าความนำถ่ายโอนของ OTA สามารถควบคุมได้โดยกระแสไบอัสจากภายนอก สำหรับสัญลักษณ์และวงจรมุมลทางอุดมคติของ OTA จะแสดงดังในรูปที่ 2.8



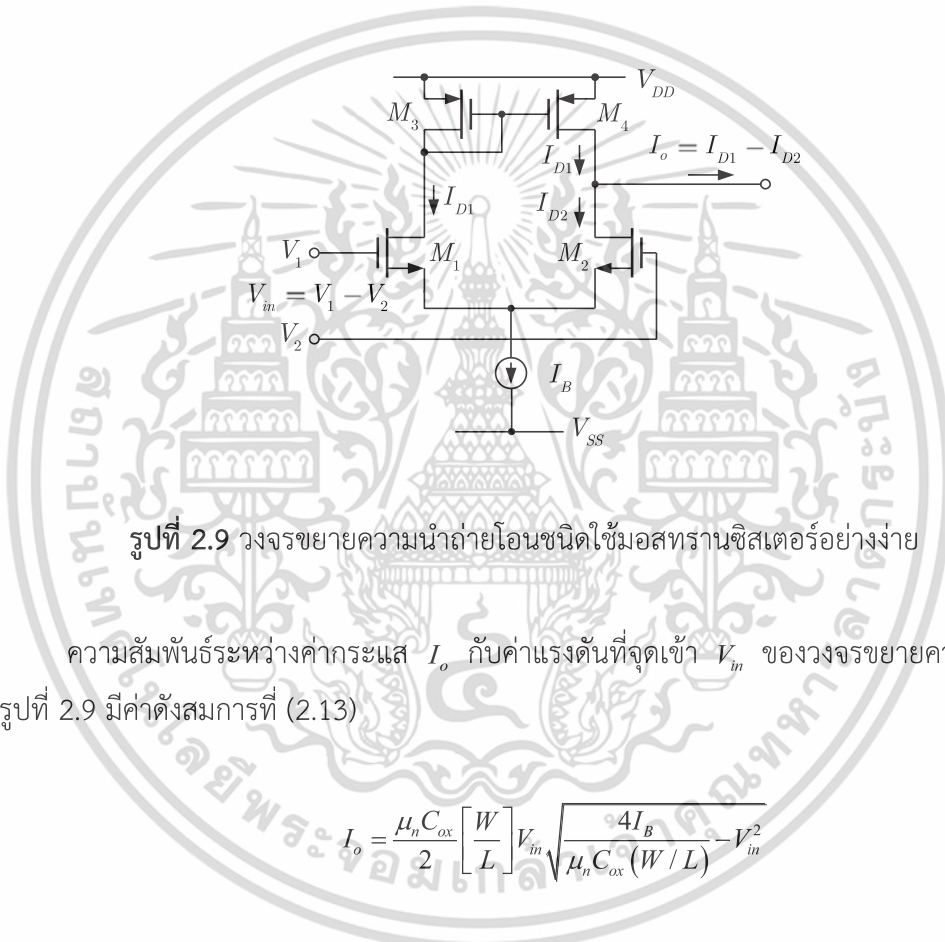
(ก) สัญลักษณ์

(ข) วงจรมุมลทางอุดมคติ

รูปที่ 2.8 สัญลักษณ์และวงจรมุมลทางอุดมคติของ OTA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรรขยายความนำถ่ายโอน ชนิดใช้มอสทรานซิสเตอร์อย่างง่ายที่สุด คือการใช้วงจรรขยายความแตกต่าง (Differential Amplifier) ต่อร่วมกับภาระแอกทีฟ (Active Load) ซึ่งจะประกอบไปด้วยทรานซิสเตอร์ 4 ตัวและแหล่งจ่ายกระแสคงที่ 1 ตัว ดังรูปที่ 2.9 จะมีมอสทรานซิสเตอร์  $M_1$  และ  $M_2$  เป็นวงจรรขยายความแตกต่างแบบดิฟเฟอเรนเชียลซึ่งทำหน้าที่เปลี่ยนแรงดันเป็นกระแส ส่วน  $M_3$  และ  $M_4$  เป็นวงจรรสะท้อนกระแสซึ่งให้อัตราส่งผ่านกระแสเท่ากับหนึ่งโดยมีกระแส  $I_B$  เป็นกระแสไบอัสให้กับวงจร เมื่อป้อนสัญญาณแรงดัน  $V_{in}$  จะทำให้กระแส  $I_{D1}$  และ  $I_{D2}$  ขึ้นที่  $M_1$  และ  $M_2$  ตามลำดับ กระแส  $I_{D1}$  ที่ถูกสะท้อนกระแสโดย  $M_3$  และ  $M_4$  เมื่อนำไปลบออกจากค่ากระแส  $I_{D2}$  ที่เกิดขึ้นที่มอสทรานซิสเตอร์  $M_2$  จะได้กระแสจุดออก  $I_o$  มีค่าเท่ากับกระแส  $I_{D1} - I_{D2}$



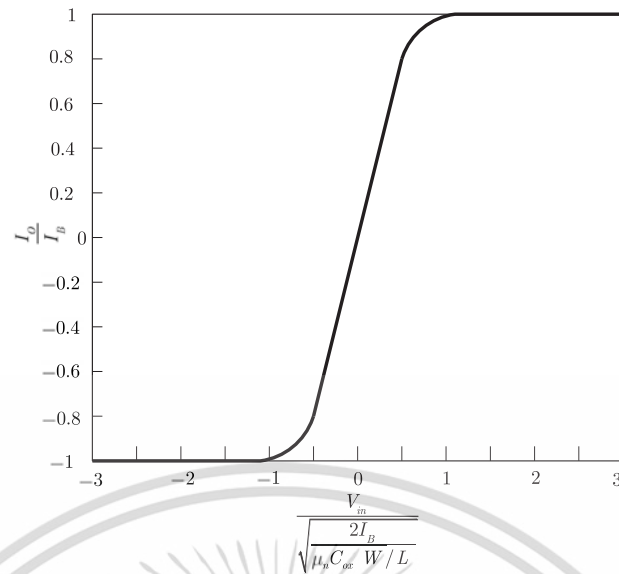
รูปที่ 2.9 วงจรรขยายความนำถ่ายโอนชนิดใช้มอสทรานซิสเตอร์อย่างง่าย

ความสัมพันธ์ระหว่างค่ากระแส  $I_o$  กับค่าแรงดันที่จุดเข้า  $V_{in}$  ของวงจรรขยายความแตกต่าง ในรูปที่ 2.9 มีค่าดังสมการที่ (2.13)

$$I_o = \frac{\mu_n C_{ox}}{2} \left[ \frac{W}{L} \right] V_{in} \sqrt{\frac{4I_B}{\mu_n C_{ox} (W/L)} - V_{in}^2} \quad (2.13)$$

จากสมการที่ (2.13) สามารถเขียนกราฟแสดงความสัมพันธ์ระหว่างกระแสจุดออก  $I_o$  ซึ่งเป็นฟังก์ชันของแรงดันผลต่างของอินพุต (Differential input voltage)  $V_{in}$  ( $I_o$  นอร์มอลไลส์กับ  $I_B$  และ  $V_{in}$  นอร์มอลไลส์กับ  $\sqrt{2I_B / \mu_n C_{ox} (W/L)}$ ) ได้ดังรูปที่ 2.10 จากภาพกราฟค่าความนำแตกต่าง (Effective differential transconductance) ของมอสทรานซิสเตอร์คู่ขยายความต่างมีค่าสูงสุดเท่ากับค่าความนำ Quiescent transconductance ( $g_m$ )

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.10 กราฟความสัมพันธ์ระหว่างกระแสจุดออกที่เป็นฟังก์ชันของแรงดันผลต่างอินพุต

จากสมการที่ (2.13) สามารถหาค่าความนำ  $g_m$  ได้ดังนี้

$$g_m = \sqrt{\mu_n C_{ox} (W/L) I_B} \quad (2.14)$$

หรือ

$$g_m = \sqrt{K (W/L) I_B} \quad (2.15)$$

โดย  $K = \mu_n C_{ox}$  จากค่าในสมการที่ (2.15) จะได้ว่าค่า  $g_m$  ของวงจรถูกสร้างขึ้นนั้นสามารถที่จะควบคุมค่าได้โดยการปรับกระแสไบอัส  $I_B$

จากกราฟความสัมพันธ์ระหว่างกระแสจุดออกและแรงดันผลต่างของอินพุตในรูปที่ 2.10 จะพบว่ามอส OTA นั้นมีช่วงการทำงานที่เป็นเชิงเส้นในช่วงแคบๆ โดยที่มอส OTA แรงดันของสัญญาณอินพุตจะถูกจำกัดไม่เกิน

$\sqrt{\frac{2I_B}{\mu_n C_{ox} (W/L)}}$  ในการปฏิบัติงานในช่วงที่เป็นเชิงเส้น หากสัญญาณอินพุตมี

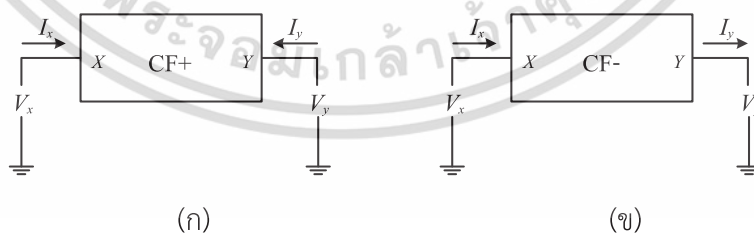
ขนาดสูงกว่าค่าดังกล่าวแล้ว มอส OTA จะทำงานอยู่ในช่วงอิมิตัว นั่นคือ กระแสเอาต์พุตจะมีค่าเท่ากับกระแสไบอัสอินพุต ( $I_B$ ) ส่วนทิศทางของกระแสเอาต์พุตขึ้นอยู่กับขั้วความต่างของแรงดันอินพุต

### 2.3 วงจรตามกระแส

วิศวกร นันท์ธนะวานิช ได้ให้นิยามวงจรตามกระแส (Current Follower) ดังนี้ [36] เป็นวงจรที่พิจารณาองค์ประกอบของกระแสสัญญาณ ณ จุดเข้าวงจร และ ณ จุดออกจากวงจรเป็นสำคัญ โดยสามารถพิจารณาตัววงจรตามกระแสในลักษณะวงจรสองทาง และสามารถเขียนให้อยู่ในรูปเมทริกซ์ได้ดังนี้

$$\begin{bmatrix} V_x \\ I_x \end{bmatrix} = \begin{bmatrix} 0 & 0 \\ 0 & \pm a \end{bmatrix} \begin{bmatrix} V_y \\ I_y \end{bmatrix} \quad (2.16)$$

จากสมการ (2.16) จะเห็นว่าตัว  $a$  ในเมทริกซ์นี้ มีทั้งเครื่องหมายบวกและลบ โดยเครื่องหมายนี้ขึ้นอยู่กับทิศทางของกระแสเอาต์พุตของวงจร ( $I_y$ ) เมื่อเทียบกับกระแสอินพุตของวงจร ( $I_x$ ) ถ้าทิศทางการไหลของกระแสระหว่างกระแสอินพุตและกระแสเอาต์พุตเหมือนกัน นั่นคือกระแสมีทิศทางไหลเข้าหรือออกจากวงจรเหมือนกันทั้งสองด้านจะทำให้เครื่องหมายหน้า  $a$  มีเครื่องหมายเป็นบวกและตัววงจรถูกเรียกว่าเป็น วงจรตามกระแสแบบบวก (Noninverting) แต่ในขณะเดียวกัน ถ้าทิศทางของกระแสมีทิศตรงข้ามกันเรียกว่าเป็น วงจรตามกระแสแบบลบ (Inverting) วงจรตามกระแสทั้งสองแบบสามารถเขียนเป็นแบบจำลอง ได้ดังรูปที่ 2.11 (ก) และ (ข) ตามลำดับ ในทางอุดมคติวงจรจะมีอัตราขยายกระแสเท่ากับหนึ่งนั่นคือ  $a=1$  ทำให้พิจารณาได้ว่าวงจรมีพฤติกรรมในอุดมคติของวงจร เปรียบเสมือนเป็นแหล่งกำเนิดกระแสควบคุมด้วยกระแส (Current Controlled Current Source :CCCS) ในทางอุดมคติแล้วค่าความต้านทานทางด้านอินพุตของวงจรมีค่าเป็นศูนย์ และมีความต้านทานด้านเอาต์พุตของวงจรมีค่าเป็นอนันต์ นอกจากนี้ค่าศักดา ณ จุดเข้าวงจรมีค่าเป็นศูนย์ นอกจากนี้แรงดันที่จุดอินพุตควรมีค่าเท่ากับศูนย์หรือเสมือนกราวด์ (Virtual Ground)



รูปที่ 2.11 แบบจำลองของวงจรตามกระแส

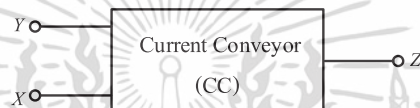
(ก) แบบจำลองวงจรตามกระแสแบบบวก ( $I_x = I_y$ )

(ข) แบบจำลองวงจรตามกระแสแบบลบ ( $I_x = -I_y$ )

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

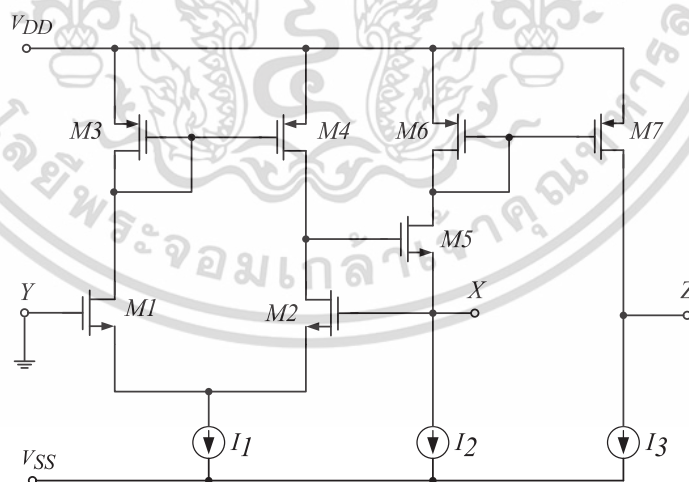
มนตรี ศิริปรัชญานันท์ ได้ให้นิยามวงจรสายพานกระแส (Current Conveyor) [34] ดังนี้ เป็นวงจรหนึ่งซึ่งสามารถนำมาสร้างเป็นวงจรตามกระแสได้ โดยเมื่อพิจารณาจากรูปที่ 2.12 ซึ่งเป็นโครงข่ายในลักษณะที่มี 3 ขั้ว คือ  $X$ ,  $Y$  และ  $Z$  และสามารถเขียนเมตริกซ์ของวงจรนี้ได้เป็นได้ตั้งสมการ (2.17) จากสมการพบว่าแรงดันที่ขั้ว  $X$  มีค่าเท่ากับแรงดันที่ขั้ว  $Y$ , กระแสที่ขั้ว  $Y$  มีค่าเท่ากับศูนย์ และกระแสที่ขั้ว  $X$  มีค่าเท่ากับกระแสที่ขั้ว  $Z$  นั่นคือที่ขั้ว  $Y$  และที่ขั้ว  $Z$  จะต้องมีค่าความต้านทานสูงมาก ในขณะที่ขั้ว  $X$  จะต้องมีค่าความต้านทานต่ำมาก ๆ

$$\begin{bmatrix} I_y \\ V_z \\ I_z \end{bmatrix} = \begin{bmatrix} 0 & a & 0 \\ 1 & 0 & 0 \\ 0 & \pm 1 & 0 \end{bmatrix} \begin{bmatrix} V_y \\ I_x \\ V_z \end{bmatrix} \quad (2.17)$$



รูปที่ 2.12 วงจรสายพานกระแส

ดังนั้นในการนำวงจรสายพานกระแสมาสร้างเป็นวงจรตามกระแสสามารถทำได้โดยการต่อขั้ว  $Y$  ลงกราวด์แล้วทำการป้อนกระแสเข้าที่ขั้ว  $X$  โดยในทางปฏิบัติสามารถแทนรูปที่ 2.12 ด้วยวงจรในรูปที่ 2.13



รูปที่ 2.13 วงจรตามกระแสบนพื้นฐานวงจรสายพานกระแส

จากรูปที่ 2.13 สามารถหาคุณสมบัติต่าง ๆ ของวงจรในทางทฤษฎีได้แก่ ค่าความต้านทานอินพุต ณ ขั้ว  $X$  ค่าความต้านทานเอาต์พุต ณ ขั้ว  $Y$  และผลการตอบสนองความถี่ดังนี้ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$R_m = \frac{g_{ds2}g_{ds4}}{g_{m2}g_{m5}} \quad (2.18)$$

$$R_{out} \cong \frac{1}{g_{ds7}} \quad (2.19)$$

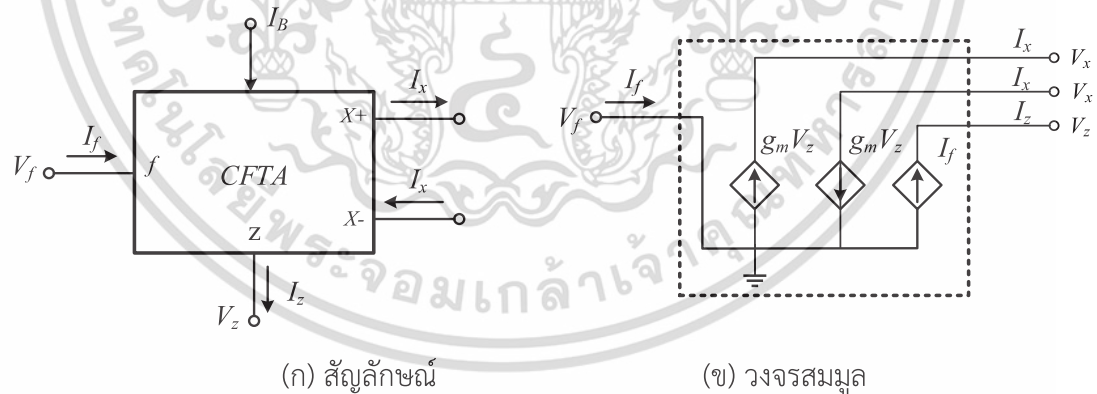
และ

$$\frac{I_z}{I_x} \cong \frac{g_{m6}g_{m7}}{(C_{gs6} + C_{gs7})s + g_{m6}} \quad (2.20)$$

จากวงจรตามกระแสในรูปที่ 2.13 สามารถนำมาปรับปรุงเพื่อให้มีประสิทธิภาพดีขึ้นในส่วน  
ของค่าความต้านเอาต์พุตได้โดยการแทนมอสเฟตซึ่งเป็นวงจรสะท้อนกระแสแบบธรรมดา คู่ของ M3,  
M4 และ M5, M6 ด้วยวงจรสะท้อนกระแสแบบวิลสัน และสามารถแทนแหล่งจ่ายกระแสอิสระ  $I_1$  ถึง  
 $I_3$  สามารถแทนได้ด้วยวงจรสะท้อนกระแส แต่ในการทำในลักษณะดังกล่าวจะทำให้วงจรมีขนาด  
ใหญ่

## 2.4 วงจร CFTA

วงจรขยายความนำตามกระแส (Current Follower Transconductance Amplifier) [8]  
หรือจะเรียกสั้นๆ ว่า CFTA เป็นอุปกรณ์อิเล็กทรอนิกส์ที่มี 4 ขั้ว ในจำนวน 4 ขั้วของ CFTA สามารถ  
แบ่งออกได้เป็นสามกลุ่มคือ ขั้วอินพุต 1 ขั้ว ขั้วกระแสเอาต์พุต 3 ขั้วและขั้วกระแสควบคุม 1 ขั้ว  
โดยสัญลักษณ์และวงจรสมมูลของ CFTA แสดงได้ดังรูปที่ 2.14 (ก) และ (ข) ตามลำดับ



รูปที่ 2.14 สัญลักษณ์และวงจรสมมูลของวงจร CFTA

จากคุณสมบัติที่ได้กล่าวมาข้างต้น สามารถแสดงด้วยสมการในเชิงเมตริกซ์ได้ดังนี้

$$\begin{bmatrix} V_f \\ I_{z,z_c} \\ I_x \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 \\ 1 & 0 & 0 \\ 0 & 0 & \pm g_m \end{bmatrix} \begin{bmatrix} I_f \\ V_x \\ V_z \end{bmatrix} \quad (2.21)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความสัมพันธ์ระหว่างแรงดันและกระแสของ CFCTA อธิบายในสมการที่ (2.22)

$$V_f = 0, \quad I_z = I_f, \quad I_{\pm x} = \pm g_m V_z \quad (2.22)$$

เมื่อ  $g_m$  คืออัตราขยายค่าความนำของวงจร CFTA และ  $z_i$  คือ ค่าอิมพีแดนซ์ที่  $z$  จากสมการที่ (2.22) แสดงให้เห็นว่ากระแสอินพุต  $i_f$  จะถูกส่งผ่านไปเป็นกระแสเอาต์พุต  $i_z$  ที่ขั้ว  $z$  และแรงดัน  $V_z$  ที่ขั้ว  $z$  จะถูกเปลี่ยนเป็นกระแส  $i_x$  ที่ขั้ว  $x$  ด้วยอัตราขยายค่าความนำ  $g_m$  ของวงจร ซึ่งทั่วไปสามารถควบคุมด้วยทางอิล็กทรอนิกส์จากกระแสไบอัส  $i_0$  ดังนั้นจากคุณสมบัติในการทำงานข้างต้น จึงสามารถนำมาเขียนอธิบายเป็นวงจรสมมูล เมื่อ CFTA ที่สร้างมาจากมอสทรานซิสเตอร์ ความต้านทานที่ขั้ว  $x$  สามารถแสดงได้เป็น

$$g_m = \sqrt{\beta_n I_B} \quad (2.23)$$

และ

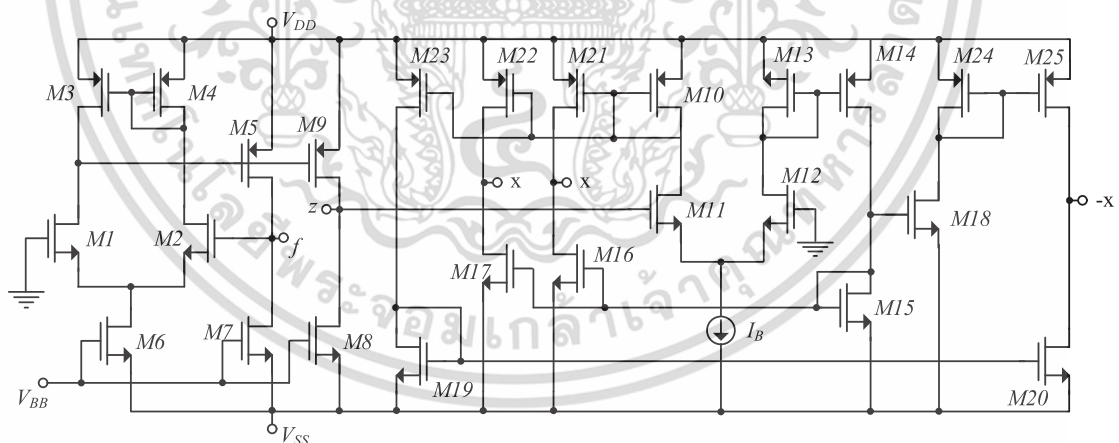
$$\beta_n = \mu_n C_{ox} \frac{W}{L} \quad (2.24)$$

เมื่อ  $\mu_n$  คือ ค่าความคล่องของโฮลหรืออิเล็กตรอน (Surface Mobility of Carrier)

$C_{ox}$  คือ ค่าความจุต่อพื้นที่ของเกตอ็อกไซด์ (Capacitance per unit area of the gate oxide)

$W$  คือ ความกว้างของช่องนำ (Channel Width)

$L$  คือ ความยาวของช่องนำ (Channel Length)



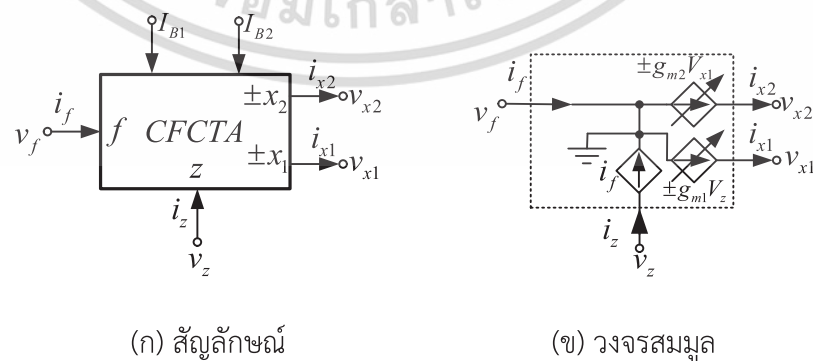
รูปที่ 2.15 โครงสร้างภายในของ CFTA ที่สร้างมาจากมอสทรานซิสเตอร์

โครงสร้างภายในของ CFTA [25] แสดงดังรูปที่ 2.15 ประกอบไปด้วยวงจรตามกระแส (Current follower) และวงจรขยายความนำ (Transconductance amplifier) โดยวงจรตามกระแส ประกอบไปด้วยทรานซิสเตอร์ M1-M9 โดยมีแรงดัน  $V_{BB}$  เป็นแรงดันไบอัสให้วงจร ในขณะที่ วงจรขยายความนำชุดที่หนึ่งประกอบไปด้วยทรานซิสเตอร์ M10-M25 โดยมีกระแสไบอัส  $I_B$  ใช้สำหรับควบคุมค่าความนำถ่ายโอนที่ขั้ว  $x$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 2.5 วงจร CFCTA

วงจรรขยายคาสเคดความนำตามกระแส (Current Follower Cascaded Transconductance Amplifier) [35] หรือจะเรียกสั้นๆ ว่า CFCTA เป็นอุปกรณ์อิเล็กทรอนิกส์ที่มี 4 ขั้ว ในจำนวน 4 ขั้วของ CFCTA สามารถแบ่งออกได้เป็นสามกลุ่มคือ ขั้วอินพุต 1 ขั้ว ขั้วกระแสเอาต์พุต 3 ขั้วและขั้วกระแสควบคุม 2 ขั้ว โดยสัญลักษณ์และวงจรรวมของ CFCTA แสดงได้ดังรูปที่ 2.14 (ก) และ (ข) ตามลำดับ จากสัญลักษณ์ในรูปที่ 2.16 (ก) ขั้วอินพุต  $f$  จะมีความต้านทานต่ำมาก ซึ่งเป็นขั้วที่เอาไว้รับอินพุตที่เป็นกระแส ส่วนขั้วกระแสเอาต์พุตได้แก่ขั้ว  $z$  และขั้ว  $x_1$  และ  $x_2$  ในขณะที่ขั้วกระแสควบคุมได้แก่ขั้ว  $I_{B1}$  และ  $I_{B2}$  โดยกระแสไบอัส  $I_{B1}$  จะใช้ควบคุมความนำถ่ายโอนที่ขั้ว  $x_1$  ( $g_{m1}$ ) ส่วนกระแสไบอัส  $I_{B2}$  จะใช้ควบคุมความนำถ่ายโอนที่ขั้ว  $x_2$  ( $g_{m2}$ ) ซึ่งสามารถพิจารณาได้ในวงจรรวมในรูปที่ 2.16 (ข) ส่วนกระแสที่ขั้ว  $z$  จะเท่ากับกระแสที่ไหลเข้าที่ขั้ว  $f$  และกระแสที่ขั้ว  $x_1$  จะเป็นการส่งผ่านความนำถ่ายโอนมาจากแรงดันที่ขั้ว  $z$  ดังนั้นที่ขั้ว  $z$  จะมีแรงดันได้จะต้องนำโหนดจากภายนอกมาต่อ โดยค่าความนำถ่ายโอน  $g_{m1}$  สามารถควบคุมได้ที่กระแสไบอัสภายนอก  $I_{B1}$  ส่วนกระแสที่ขั้ว  $x_2$  จะเป็นการส่งผ่านความนำถ่ายโอนมาจากแรงดันที่ขั้ว  $x_1$  ดังนั้นที่ขั้ว  $x_1$  จะมีแรงดันได้จะต้องนำโหนดจากภายนอกมาต่อ โดยค่าความนำถ่ายโอน  $g_{m2}$  สามารถควบคุมได้ที่กระแสไบอัสภายนอก  $I_{B2}$  ส่วนเครื่องหมาย  $\pm$  จะเป็นตัวบอกทิศทางของกระแสที่ขั้ว  $x_1$  และ  $x_2$  โดยปกติกระแสจะมีทิศทางไหลออกจากขั้ว  $x_1$  และ  $x_2$  ซึ่งจะแทนด้วยเครื่องหมายบวกหรือโดยทั่วไปมักจะไม่ใส่เครื่องหมาย แต่ถ้ากระแสที่ขั้ว  $x_1$  และ  $x_2$  ที่มีทิศทางไหลเข้าจะแทนด้วยเครื่องหมายลบ (มักจะเขียนเครื่องหมายลบไว้หน้าตัวอักษร  $x_1$  หรือ  $x_2$  เช่น  $-x_1$ ,  $-x_2$ ) นอกจากนี้แล้วเพื่อให้ CFCTA มีความหลากหลายในการนำไปใช้งานจะพบว่ากระแสที่ขั้ว  $z$ ,  $x_1$  และ  $x_2$  สามารถมีหลายขั้วได้โดยจะเรียกว่าขั้ว  $z_c$  ( $z$  copy),  $x_{1c}$  ( $x_1$  copy) และ  $x_{2c}$  ( $x_2$  copy) ซึ่งจะมีหลายขั้วก็ได้และสามารถมีได้ทั้งสองทิศทาง ในทางอุดมคติความต้านทานที่ขั้ว  $z$ ,  $x_1$  และขั้ว  $x_2$  จะมีค่าเป็นอนันต์ จากคุณสมบัติที่ได้กล่าวมาข้างต้นสามารถแสดงด้วยสมการในเชิงเมตริกซ์ได้ดังนี้



รูปที่ 2.16 วงจรรขยายคาสเคดความนำส่งผ่านกระแส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความสัมพันธ์ระหว่างแรงดันและกระแสของ CFCTA อธิบายในสมการที่ (2.25)

$$\begin{bmatrix} V_f \\ I_{z,z_c} \\ I_{x_1,x_{1c}} \\ I_{x_2,x_{2c}} \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & 0 \\ 1 & 0 & 0 & 0 \\ 0 & \pm g_{m1} & 0 & 0 \\ 0 & 0 & \pm g_{m2} & 0 \end{bmatrix} \begin{bmatrix} I_f \\ V_z \\ V_{x1} \\ V_{x2} \end{bmatrix} \quad (2.25)$$

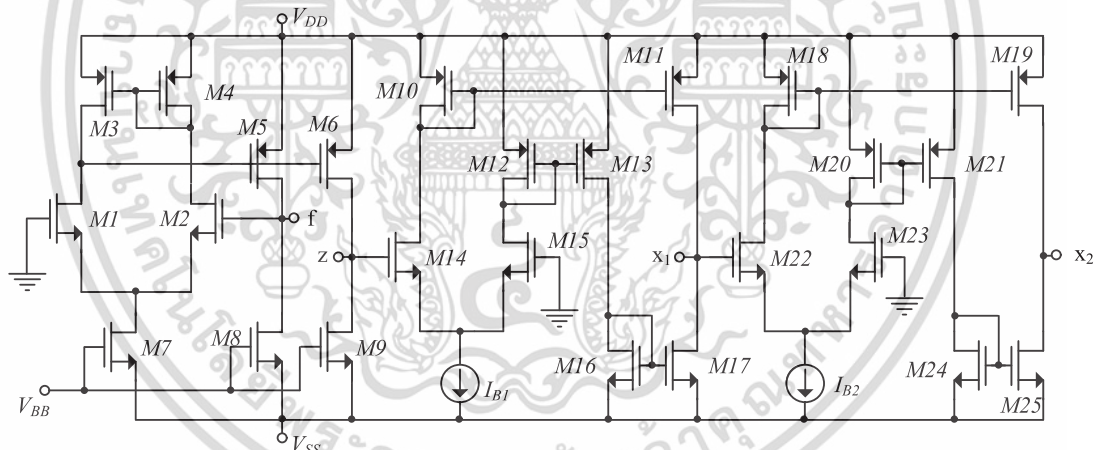
เมื่อ CFCTA ที่สร้างมาจากมอสทรานซิสเตอร์ ความต้านทานที่ขั้ว  $x_1$  และ  $x_2$  สามารถแสดงได้เป็น

$$g_{m1} = \sqrt{\mu_n C_{OX} (W/L) I_{B1}} \quad (2.26)$$

และ

$$g_{m2} = \sqrt{\mu_n C_{OX} (W/L) I_{B2}} \quad (2.27)$$

จากสมการที่ (2.25) และ (2.27) พบว่าทั้งค่าความนำถ่ายโอนสามารถควบคุมด้วยกระแสไบอัสหรือที่เรียกว่าการควบคุมแบบอิเล็กทรอนิกส์



รูปที่ 2.17 โครงสร้างภายในของ CFCTA ที่สร้างมาจากมอสทรานซิสเตอร์

โครงสร้างภายในของ CFCTA แสดงดังรูปที่ 2.17 ประกอบไปด้วยวงจรตามกระแส (Current follower) และวงจรขยายความนำ (Transconductance amplifier) จำนวนสองชุด โดยวงจรตามกระแสประกอบไปด้วยทรานซิสเตอร์ M1-M9 โดยมีแรงดัน  $V_{BB}$  เป็นแรงดันไบอัสให้วงจร ในขณะที่วงจรขยายความนำชุดที่หนึ่งประกอบไปด้วยทรานซิสเตอร์ M10-M17 โดยมีกระแสไบอัส  $I_{B1}$  ใช้สำหรับควบคุมค่าความนำถ่ายโอนที่ขั้ว  $x_1$  ส่วนวงจรขยายความนำชุดที่ 2 ประกอบไปด้วยทรานซิสเตอร์ M18-M25 มีกระแสไบอัส  $I_{B2}$  ใช้สำหรับควบคุมค่าความนำถ่ายโอนที่ขั้ว  $x_2$

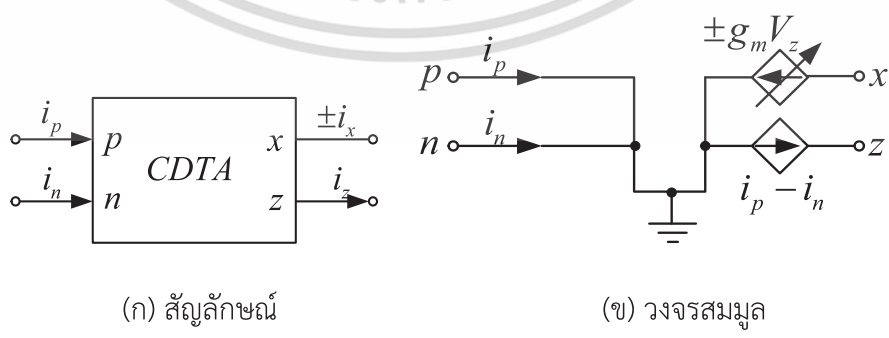
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 2.6 วงจร CDTA

มนตรี ศิริปรัชญานันท์ ได้ให้นิยามวงจร CDTA ดังนี้ [34] เป็นอุปกรณ์ที่ได้ถูกนำเสนอขึ้นเป็นครั้งแรกในปี ค.ศ. 2003 โดย Biolek ซึ่ง CDTA จัดเป็นอุปกรณ์ประเภท 4 ขั้ว คือมีขั้ว  $p$  (positive) และ  $n$  (negative) เป็นขั้วของจุดสัญญาณทางด้านอินพุต ส่วนขั้วกระแสเอาต์พุตได้แก่ขั้ว  $z$  และขั้ว  $x$  โดยสัญลักษณ์และวงจรสมมูลของ CDTA แสดงได้ดังรูปที่ 2.18 โดยความสัมพันธ์ของกระแสอินพุตและเอาต์พุตอธิบายได้ดังนี้ กระแสที่ขั้ว  $z$  จะเป็นผลต่างของกระแสที่ไหลเข้าที่ขั้ว  $p$  และขั้ว  $n$  ส่วนกระแสที่ขั้ว  $x$  จะเป็นการส่งผ่านความนำถ่ายโอนมาจากแรงดันที่ขั้ว  $z$  ดังนั้นที่ขั้ว  $z$  จะมีแรงดันได้จะต้องนำไหลออกจากภายนอกมาต่อ เครื่องหมาย  $\pm$  จะเป็นตัวบอกทิศทางของกระแสที่ขั้ว  $x$  โดยปกติจะมีทิศทางไหลออกจากขั้ว  $x$  ซึ่งจะแทนด้วยเครื่องหมายบวกหรือโดยทั่วไปมักจะไม่ใช่เครื่องหมาย แต่ถ้ากระแสที่ขั้ว  $x$  มีทิศทางไหลเข้าจะแทนด้วยเครื่องหมายลบ (มักจะเขียนเครื่องหมายลบไว้หน้าหรือด้านหลังตัวอักษร  $x$  เช่น  $-x$ ) และในทางอุดมคติความต้านทานที่ขั้ว  $p$  และ  $n$  จะมีค่าเป็นศูนย์ ส่วนที่ขั้ว  $z$  และขั้ว  $x$  จะมีค่าความต้านทานเป็นอนันต์ จากคุณสมบัติที่ได้กล่าวมาข้างต้นสามารถแสดงด้วยสมการในเชิงเมตริกซ์ได้ดังนี้

$$\begin{bmatrix} V_p \\ V_n \\ I_z \\ I_x \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ 1 & -1 & 0 & 0 \\ 0 & 0 & 0 & \pm g_m \end{bmatrix} \begin{bmatrix} I_p \\ I_n \\ V_x \\ V_z \end{bmatrix} \tag{2.28}$$

ในการนำ CDTA ไปใช้ในการออกแบบวงจรมัน อาจมีการสร้าง CDTA ให้มีขั้ว  $x$  หลายขั้วได้ ซึ่งโดยทั่วไปขนาดกระแสที่ขั้ว  $x$  แต่ละขั้วจะมีขนาดเท่ากันแต่ทิศทางจะขึ้นอยู่กับเครื่องหมาย เช่นเดียวกับกับขั้ว  $z$  อาจมีการสร้างให้มีหลายขั้วได้เช่นกัน บางครั้งอาจถูกเรียกว่าขั้ว  $z$ -copy ( $z_c$ ) ซึ่งการเพิ่มขั้ว  $x$  และขั้ว  $z$  ให้มีหลายขั้วก็สามารถทำได้โดยเพิ่มวงจรสะท้อนกระแสชนิดบวกและลบอย่างละหนึ่งชุดต่อขั้วเอาต์พุตหนึ่งขั้ว

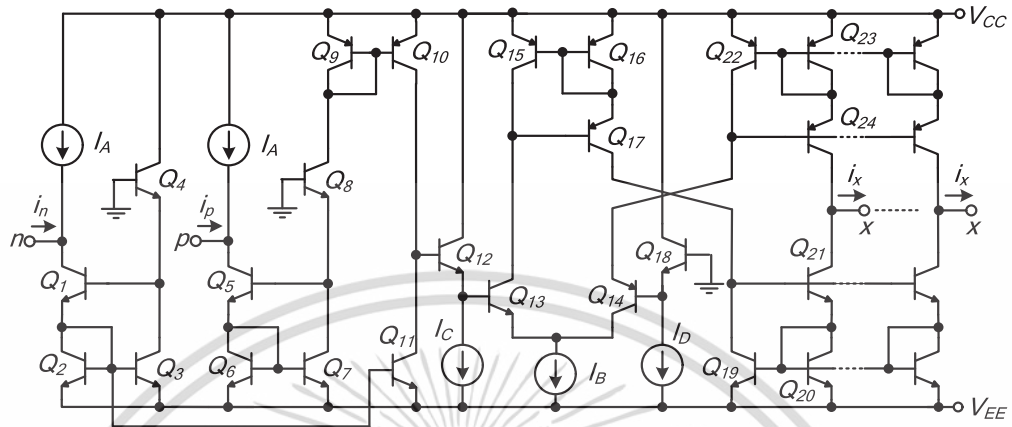


รูปที่ 2.18 สัญลักษณ์และวงจรสมมูลของ CDTA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 2.6.1 วงจร CDTA ที่มีโครงสร้างแบบไบโพลาร์ทรานซิสเตอร์

การออกแบบ CDTA โดยใช้เทคโนโลยีไบโพลาร์ทรานซิสเตอร์ [33] ดังแสดงในรูปที่ 2.19

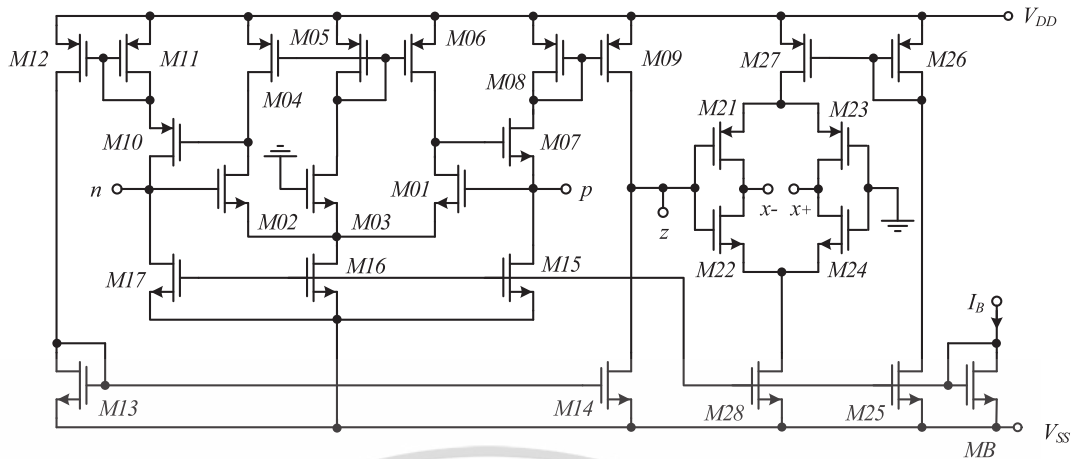


รูปที่ 2.19 วงจร CDTA ที่มีโครงสร้างแบบไบโพลาร์ทรานซิสเตอร์

วงจร CDTA ประกอบไปด้วยวงจร 2 ส่วนคือ วงจรผลต่างกระแส (Q1-Q11) และวงจรขยายความนำถ่ายโอน (Q12-Q24) วงจรถูกไบอัสให้ทำงานด้วยกระแส  $I_A$ ,  $I_C$  และ  $I_D$  ในส่วนของวงจรผลต่างกระแสนั้นจะประกอบไปด้วยวงจรตามกระแส 2 วงจร จากวงจรจะพบว่า  $I_B$  จะใช้ควบคุมค่าความนำถ่ายโอนของวงจร ข้อต่อของโครงสร้าง CDTA แบบนี้คือ มีการใช้กระแสไบอัสให้วงจรจำนวนหลายจุด ซึ่งในการสร้างจริงอาจต้องเพิ่มจำนวนทรานซิสเตอร์ตามจำนวนของกระแสไบอัสที่ป้อนให้กับวงจร

### 2.6.2 วงจร CDTA ที่มีโครงสร้างแบบซีมอส

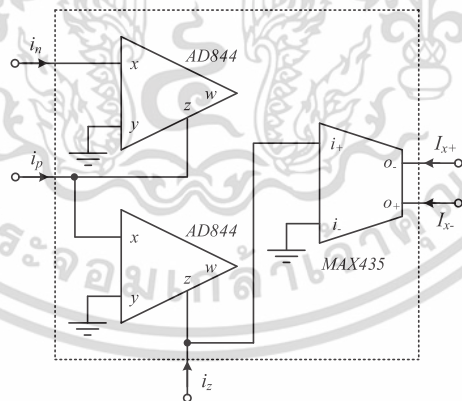
การออกแบบ CDTA โดยใช้เทคโนโลยีซีมอส (CMOS) [34] ดังแสดงในรูปที่ 2.20 โดยประกอบด้วยวงจร 2 ส่วนคือ วงจรผลต่างกระแส (M1-M17) และวงจรขยายความนำถ่ายโอน (M21-M28) โดยที่มีทรานซิสเตอร์ MB ทำหน้าที่เป็นวงจรสะท้อนกระแสไบอัสให้กับวงจรทั้งสอง โครงสร้าง CDTA นี้เน้นที่จะให้ความต้านทานที่ขั้วอินพุตทั้งสองมีค่าต่ำ ซึ่งข้อต่อของโครงสร้าง CDTA แบบนี้คือค่าความนำถ่ายโอนจะควบคุมได้ที่ขนาด  $W/L$  ของมอสทรานซิสเตอร์ M21-M24 ซึ่งจะทำให้เกิดความไม่สะดวกในการควบคุมค่าความนำถ่ายโอนหากโครงสร้างนี้ถูกนำมาผลิตเป็นวงจรรวม



รูปที่ 2.20 วงจร CDTA ที่มีโครงสร้างแบบซีมอส

2.6.3 วงจร CDTA ที่ถูกสร้างจากไอซีสำเร็จรูป

การออกแบบ CDTA โดยใช้ไอซีสำเร็จรูป [34] ดังแสดงในรูปที่ 2.21 ประกอบไปด้วยวงจร 2 ส่วนคือ วงจรผลต่างกระแสที่สร้างจากไอซีเบอร์ AD844 จำนวน 2 ตัว และวงจรขยายความนำถ่ายโอนที่ใช้ไอซีเบอร์ MAX435 ซึ่งเป็นวงจรขยายความนำถ่ายโอนแบบสองเอาต์พุต โครงสร้างนี้ง่ายต่อการนำไปทดลองจริงเนื่องจากไอซีทั้งสองตัวสามารถหาซื้อได้ง่ายตามท้องตลาด ข้อด้อยของโครงสร้าง CDTA แบบนี้คือ ค่าความนำถ่ายโอนของไอซีเบอร์ MAX435 และค่าความต้านทานแฝงที่ขั้วอินพุตของไอซีเบอร์ AD844 ไม่สามารถปรับได้ด้วยวิธีทางอิเล็กทรอนิกส์

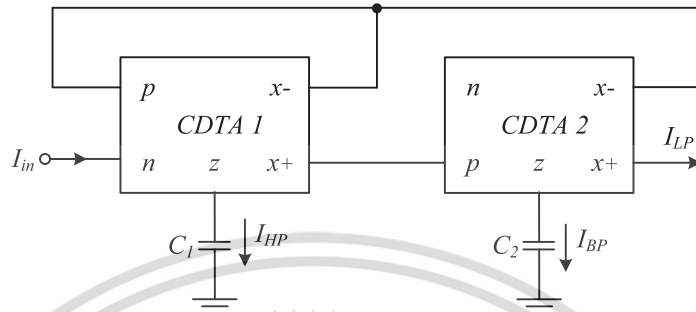


รูปที่ 2.21 วงจร CDTA ที่ถูกสร้างจากไอซีสำเร็จรูป

2.6.4 วงจรรองความถี่หลายหน้าที่รูปแบบกระแสแบบหนึ่งอินพุต หลายเอาต์พุต

วงจรรองความถี่หลายหน้าที่รูปแบบกระแสที่ใช้ CDTA [34] ดังรูปที่ 2.22 ประกอบด้วย CDTA จำนวน 2 ตัวและตัวเก็บประจุที่ต่อลงกราวด์อีก 2 ตัว โดยกระแสอินพุตถูกป้อนเข้าเพียงจุดเดียวที่ขั้ว n ของ CDTA ตัวที่หนึ่ง และมีกระแสเอาต์พุตออก 3 จุด คือ กระแสที่ไหลผ่าน C<sub>i</sub> จะให้เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ผลตอบสนองแบบกรองความถี่สูงผ่าน กระแสที่ไหลผ่าน  $C_2$  ให้ผลตอบสนองแบบกรองแถบความถี่ผ่าน และกระแสที่ไหลออกจากขั้ว  $x+$  ของ CDTA ตัวที่สองให้ผลตอบสนองแบบกรองความถี่ต่ำผ่าน จากวงจรสามารถวิเคราะห์หาความถี่ธรรมชาติและค่าควอลิตี้แฟกเตอร์ได้ดังสมการที่ 2.29 และสมการที่ 2.30



รูปที่ 2.22 วงจรกรองความถี่หลายหน้าที่รูปแบบกระแสแบบหนึ่งอินพุต หลายเอาต์พุต

$$\omega_0 = \sqrt{\frac{g_{m1}g_{m2}}{C_1C_2}} \quad (2.29)$$

และ

$$Q = \sqrt{\frac{g_{m2}C_1}{g_{m1}C_2}} \quad (2.30)$$

จุดเด่นของวงจรคือ สามารถให้ผลตอบสนองได้ 3 พังก์ชันพร้อมกัน ได้แก่ กรองแถบความถี่ผ่าน ความถี่สูงผ่านและความถี่ต่ำผ่าน อีกทั้งสามารถปรับความถี่ธรรมชาติและควอลิตี้แฟกเตอร์ได้ด้วยวิธีการทางอิเล็กทรอนิกส์ แต่ยังมีข้อด้อยคือ พังก์ชันกรองความถี่สูงผ่านและกรองแถบความถี่ผ่านยากต่อการต่อคาสเคดหรือซิปโพลต์ได้โดยตรง อีกทั้งไม่สามารถปรับความถี่ธรรมชาติและควอลิตี้แฟกเตอร์ได้อย่างอิสระจากกัน

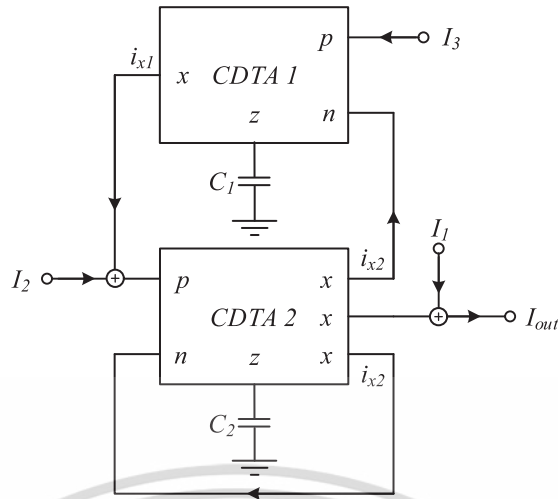
### 2.6.5 วงจรกรองความถี่หลายหน้าที่รูปแบบกระแสแบบสามอินพุต หนึ่งเอาต์พุต

วงจรกรองความถี่หลายหน้าที่รูปแบบกระแสที่ใช้ CDTA [34] ดังรูปที่ 2.23 ประกอบด้วย CDTA จำนวน 2 ตัวและตัวเก็บประจุที่ต่อลงกราวด์อีก 2 ตัว โดยกระแสอินพุตถูกป้อนเข้า 3 จุดและมีกระแสเอาต์พุตออกจุดเดียว จากวงจรสามารถหากระแสเอาต์พุตได้ดังนี้

$$I_o = \frac{\left(s^2 + \frac{g_{m2}}{C_2}s + \frac{g_{m1}g_{m2}}{C_1C_2}\right)I_1 + \left(\frac{g_{m2}}{C_2}s\right)I_2 + \left(\frac{g_{m1}g_{m2}}{C_1C_2}\right)I_3}{s^2 + \frac{g_{m2}}{C_2}s + \frac{g_{m1}g_{m2}}{C_1C_2}} \quad (2.31)$$

จากสมการที่ 2.27 สามารถที่จะเลือกผลตอบสนองทางเอาต์พุตของแต่ละพังก์ชันได้ดังตารางที่ 2.1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.23 วงจรกรองความถี่หลายหน้าที่รูปแบบกระแสแบบสามอินพุต หนึ่งเอาต์พุต

ตารางที่ 2.1 การกำหนดกระแสอินพุตของ CDTA เพื่อให้วงจรได้ฟังก์ชันผลตอบสนองทางเอาต์พุตแบบต่างๆ

ผลตอบสนองทางเอาต์พุต	กำหนดกระแสอินพุต		
$I_{out}$	$I_1$	$I_2$	$I_3$
LP	0	0	1
HP	1	-1	-1
BP	0	1	0
BR	1	-1	0
AP	1	-2	0

จากสมการที่ (2.31) สามารถหาความถี่ธรรมชาติและค่าควอลิตี้แฟกเตอร์ได้ดังสมการดังนี้

$$\omega_0 = \sqrt{\frac{g_{m1}g_{m2}}{C_1C_2}} \tag{2.32}$$

และ

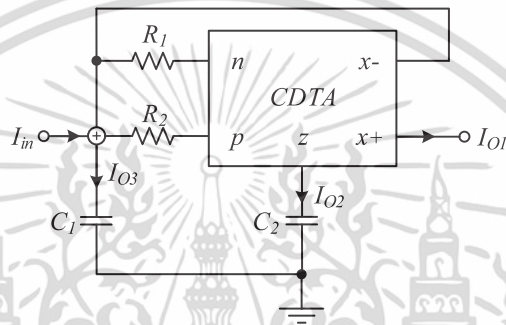
$$Q = \sqrt{\frac{g_{m1}C_2}{g_{m2}C_1}} \tag{2.33}$$

จุดเด่นของวงจรคือ ให้ผลตอบสนองได้ครบทุกฟังก์ชัน อีกทั้งสามารถปรับความถี่ธรรมชาติและควอลิตี้แฟกเตอร์ได้ด้วยวิธีการทางอิเล็กทรอนิกส์ แต่ยังมีข้อด้อยคือไม่สามารถปรับความถี่ธรรมชาติและควอลิตี้แฟกเตอร์ได้อย่างอิสระจากกัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 2.6.6 วงจรกรองความถี่หลายหน้าที่รูปแบบกระแสแบบหนึ่งอินพุต หลายเอาต์พุตที่ใช้ CDTA เพียงตัวเดียว

วงจรกรองความถี่หลายหน้าที่รูปแบบกระแสที่ใช้ CDTA ดังรูปที่ 2.24 ประกอบไปด้วย CDTA จำนวน 1 ตัว ตัวต้านทานภายนอก 2 ตัวและตัวเก็บประจุที่ต่อลงกราวด์อีก 2 ตัว โดยกระแสอินพุต ถูกป้อนเข้าเพียงจุดเดียวและมีกระแสเอาต์พุตออก 3 จุด คือ กระแสที่ไหลผ่าน  $C_1$  จะให้ผลตอบสนองแบบกรองความถี่สูงผ่าน กระแสที่ไหลผ่าน  $C_2$  ให้ผลตอบสนองแบบกรองแถบความถี่ผ่าน และกระแสที่ไหลออกจากขั้ว  $x-$  ของ CDTA ให้ผลตอบสนองแบบกรองความถี่ต่ำผ่าน จากวงจรสามารถวิเคราะห์หาความถี่ธรรมชาติและค่าควอลิตี้แฟกเตอร์ได้ดังสมการที่ (2.34) และ (2.35)



รูปที่ 2.24 วงจรกรองความถี่หลายหน้าที่รูปแบบกระแสแบบหนึ่งอินพุต หลายเอาต์พุตที่ใช้ CDTA เพียงตัวเดียว

$$\omega_0 = \sqrt{\frac{g_m(1/R_2 - 1/R_3)}{C_1 C_2}} \quad (2.34)$$

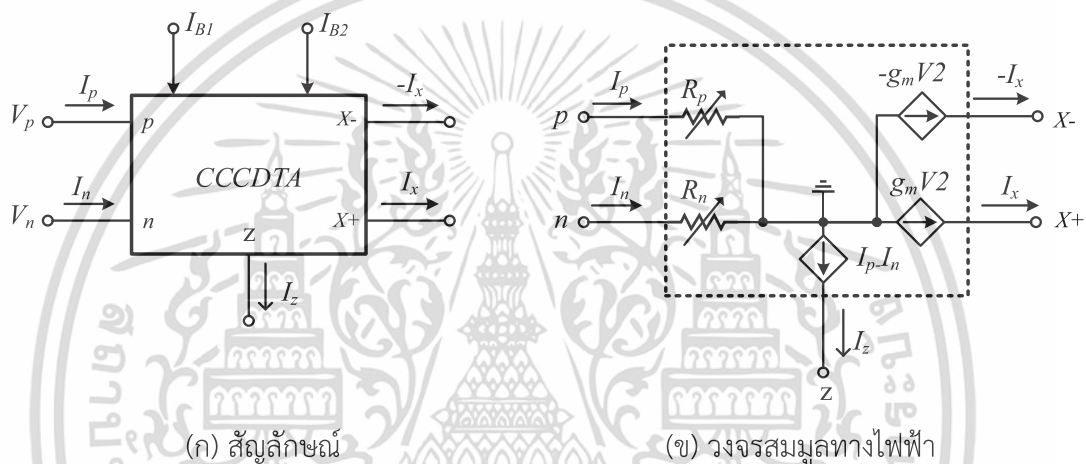
และ

$$Q = \frac{1}{1/R_2 + 1/R_3} \sqrt{\frac{g_m C_1 (1/R_2 - 1/R_3)}{C_2}} \quad (2.35)$$

จุดเด่นของวงจรคือ สามารถให้ผลตอบสนองได้ 3 พังก์ชันพร้อมกัน ได้แก่ กรองแถบความถี่ผ่าน ความถี่สูงผ่านและความถี่ต่ำผ่าน อีกทั้งสามารถปรับความถี่ธรรมชาติและควอลิตี้แฟกเตอร์ได้ด้วยวิธีการทางอิเล็กทรอนิกส์ แต่ยังมีข้อด้อยคือ พังก์ชันกรองความถี่ต่ำผ่านและกรองแถบความถี่ผ่านยากต่อการต่อคาสเคดหรือขับโหลดได้โดยตรง ต้องใช้ตัวต้านทานภายนอกถึง 2 ตัว และไม่สามารถปรับความถี่ธรรมชาติและควอลิตี้แฟกเตอร์ได้อย่างอิสระจากกัน

## 2.7 วงจร CCCDTA

วินัย ใจกล้า ได้ให้นิยามของวงจร CCCDTA ดังนี้ [35] เป็นอุปกรณ์แอกที่รูปแบบกระแสที่พัฒนามาจากวงจร CDTA ได้นำเสนอแนวความคิดในการนำค่าความต้านทานแฝงที่เกิดขึ้นที่ขั้วอินพุตของวงจร CDTA มาประยุกต์ใช้งาน เพื่อเป็นการลดการใช้ตัวต้านทานภายนอกวงจร หลักการทำงานโดยทั่วไปของวงจร CCCDTA จะเหมือนกับวงจร CDTA ที่กล่าวมาแล้ว แต่จะมีคุณสมบัติที่พิเศษกว่าวงจร CDTA ที่สามารถควบคุมความต้านทานแฝงที่ขั้วอินพุตทั้งสองได้ด้วยกระแสไบอัสจากภายนอก สำหรับเนื้อหาในหัวข้อต่อไปนี้จะขอกล่าวถึงคุณสมบัติและการสังเคราะห์วงจร CCCDTA ซึ่งมีรายละเอียดดังต่อไปนี้



รูปที่ 2.25 วงจร CCCDTA ในทางอุดมคติ

วงจร CCCDTA เป็นอุปกรณ์แอกที่รูปแบบกระแสที่ประกอบด้วย 7 ขั้ว ซึ่งในจำนวนขั้วของ CCCDTA สามารถแบ่งออกได้เป็น 3 กลุ่ม คือ ขั้วกระแสอินพุต 2 ขั้ว ขั้วกระแสเอาต์พุต 3 ขั้ว และขั้วกระแสควบคุม 2 ขั้ว โดยสัญลักษณ์และวงจรสมมูลของ CCCDTA แสดงได้ดังรูปที่ 2.25 (ก) และ (ข) ตามลำดับ จากสัญลักษณ์ในรูปที่ 2.25 (ก) ขั้วกระแสอินพุตได้แก่ ขั้ว  $p$  และ ขั้ว  $n$  ส่วนขั้วกระแสเอาต์พุตได้แก่ ขั้ว  $z$  (ขั้ว  $z$  อาจจะมีมากกว่า 1 ขั้ว) และขั้ว  $x$  ( $x+$  และ  $x-$  แสดงทิศทางการไหลเข้าและไหลออกของกระแสที่ขั้ว  $x$ ) ส่วนขั้วกระแสควบคุมได้แก่ขั้ว  $I_{B1}$  และ  $I_{B2}$  โดยกระแสไบอัสภายนอก  $I_{B1}$  จะใช้ควบคุมค่าความต้านทานแฝงที่ขั้ว  $p$  ( $R_p$ ) และ ขั้ว  $n$  ( $R_n$ ) ซึ่งสามารถดูได้จากวงจรสมมูลในรูปที่ 2.25 (ข) โดยที่ค่าความต้านทาน  $R_p$  และ  $R_n$  จะมีค่าเท่ากัน หลักการทำงานของวงจรจะเหมือนกับวงจร CDTA กล่าวคือ กระแสขั้ว  $z$  จะเป็นผลต่างของกระแสที่ไหลเข้าที่ขั้ว  $p$  และขั้ว  $n$  สำหรับกระแสที่ขั้ว  $x$  จะเป็นผลคูณของอัตราขยายความนำกับแรงดันที่ตกคร่อมที่ขั้ว  $z$  ดังนั้นที่ขั้ว  $z$  จะมีแรงดันได้จะต้องนำโหลตจากภายนอกมาต่อ โดยค่าอัตราความนำสามารถควบคุม

ได้ด้วยกระแสไบอัส  $I_{B2}$  จากคุณสมบัติดังกล่าวสามารถเขียนความสัมพันธ์ระหว่างแรงดันและกระแสที่ขั้วต่าง ๆ ได้สมการที่ (2.36)

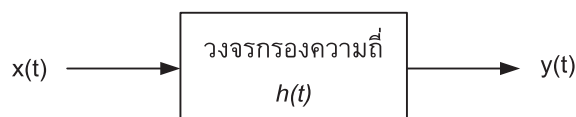
$$\begin{bmatrix} V_p \\ V_n \\ I_z \\ I_x \end{bmatrix} = \begin{bmatrix} R_p & 0 & 0 & 0 \\ 0 & R_n & 0 & 0 \\ 1 & -1 & 0 & 0 \\ 0 & 0 & 0 & \pm g_m \end{bmatrix} \begin{bmatrix} I_p \\ I_n \\ V_x \\ V_z \end{bmatrix} \quad (2.36)$$

ในการสังเคราะห์วงจร CCCDTA เพื่อให้ได้คุณสมบัติดังสมการที่ (2.36) สามารถออกแบบได้ทั้งที่มีโครงสร้างภายในแบบไบโพลาร์ทรานซิสเตอร์ และแบบมอสทรานซิสเตอร์

## 2.8 หลักการของวงจรกรองความถี่

จิรสุดา โกษิยาภรณ์ ได้ให้นิยามของวงจรกรองความถี่ดังนี้ [33] วงจรกรองความถี่สามารถแบ่งออกเป็นประเภทใหญ่ๆ ได้ 2 ประเภท ได้แก่ วงจรกรองความถี่แบบดิจิทัล (Digital signals) หรือสัญญาณที่ไม่มีความต่อเนื่องทางเวลา (Discrete-time signals) และวงจรกรองความถี่แบบแอนะล็อก (Analog filter) ซึ่งเป็นวงจรกรองความถี่ที่ถูกใช้กับสัญญาณที่มีความต่อเนื่องทางเวลา (Continuous-time signals) โดยวงจรกรองแบบแอนะล็อกนั้นยังสามารถแบ่งออกเป็นประเภทย่อยๆ ได้อีก 2 ประเภท คือ วงจรกรองความถี่ประเภทพาสซีฟ (Passive filter) ซึ่งเป็นวงจรกรองความถี่ที่สร้างจากอุปกรณ์พาสซีฟ เช่น ขดลวดตัวนำและตัวต้านทานหรือสร้างมาจากตัวต้านทานและตัวเก็บประจุและวงจรกรองความถี่อีกประเภทหนึ่งคือ วงจรกรองความถี่ประเภทแอกทีฟ (Active filter) เป็นวงจรกรองความถี่ที่สร้างมาจากอุปกรณ์ประเภทแอกทีฟ เช่น ออปแอมป์ OTA วงจรสายพานกระแส ฯลฯ ต่อกับอุปกรณ์พาสซีฟ เช่น ตัวต้านทานและตัวเก็บประจุ เป็นต้น

รายละเอียดของวงจรกรองความถี่ที่จะกล่าวถึงเพื่อเป็นพื้นฐานเบื้องต้นในบทนี้นั้น จะเป็นหลักการโดยทั่วไปของวงจรกรองความถี่และจะเป็นการกล่าวถึงรูปแบบโดยทั่วไปของสมการการถ่ายโอนของวงจรกรองความถี่แบบแอนะล็อกที่มีรูปแบบของสมการการถ่ายโอนของวงจรเป็นอันดับสอง (Biquadratic function) เป็นหลัก ระบบของวงจรกรองความถี่สามารถเขียนแสดงได้ดังรูปที่ 2.26



รูปที่ 2.26 ระบบของวงจรกรองความถี่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อ  $x(t)$  คือ สัญญาณทางด้านอินพุต

$y(t)$  คือ สัญญาณทางด้านเอาต์พุต

และ  $h(t)$  คือ สัญญาณตอบสนองต่อสัญญาณแบบอิมพัลส์ (Impulse response) ของระบบ ซึ่งถ้าให้วงจรกรองความถี่ภายใต้การพิจารณาเป็นระบบที่มีคุณสมบัติเป็นแบบคอสอล (Causal) เป็นแบบเชิงเส้น (Linear) และเป็นระบบที่ไม่เปลี่ยนแปลงตามเวลา (Time - invariant) แล้ว  $y(t)$  จะสัมพันธ์กับตัวแปรอื่นสามารถแสดงให้อยู่ในรูปของสมการดังต่อไปนี้

$$y(t) = \int h(t-\tau)x(\tau)d\tau \quad (2.37)$$

หรือเมื่อทำการแปลงลาปลาซของสมการที่ (2.37) จะได้ผลการแปลงลาปลาซคือ

$$Y(s) = H(s)X(s) \quad (2.38)$$

โดย  $Y(s), X(s)$  และ  $H(s)$  คือผลการแปลงลาปลาซของ  $y(t), x(t)$  และ  $h(t)$  ตามลำดับ

เมื่อพิจารณาบนแกนความถี่  $s = j\omega$  สมการที่ (2.37) สามารถเขียนแสดงอยู่ในรูปส่วนประกอบของขนาดและเฟสได้ดังนี้ คือ

$$|Y(s)| = |H(s)||X(s)| \quad (2.39)$$

และ

$$\phi_{Y(j\omega)} = \phi_{H(j\omega)} + \phi_{X(j\omega)} \quad (2.40)$$

โดย  $\phi_{Y(j\omega)}$  คือค่าเฟสของ  $Y(j\omega)$ ,  $\phi_{H(j\omega)}$  คือค่าเฟสของ  $H(j\omega)$  และ  $\phi_{X(j\omega)}$  คือค่าเฟสของ  $X(j\omega)$

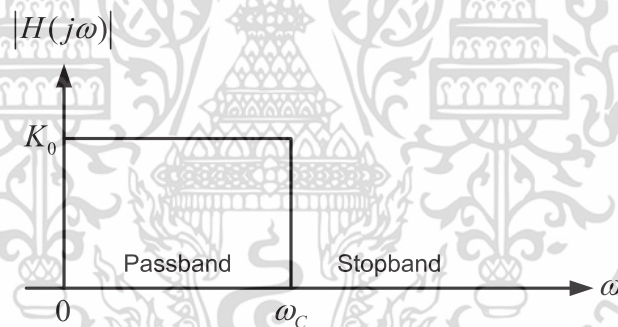
หลักการโดยทั่วไปของวงจรกรองความถี่นั้นก็คือ ทำหน้าที่ในการแยกสัญญาณที่ไม่ต้องการออกจากสัญญาณที่ต้องการ ตัวอย่างที่เห็นได้ชัดก็เช่น ในการสัญญาณวิทยุซึ่งสัญญาณที่ส่งมาจากทางด้านสถานีส่งนั้นจะเป็นสัญญาณที่มาจากทุกๆ สถานีที่ทำการกระจายเสียงรวมทั้งสัญญาณรบกวนที่เกิดขึ้นขณะทำการกระจายเสียง การปรับค่าความถี่เพื่อรับฟังรายการจากสถานีใดสถานีหนึ่งนั้นจะทำได้โดยการกรองเอาสัญญาณของสถานีอื่นๆ ที่ไม่ต้องการฟังรวมทั้งสัญญาณรบกวนออกให้เหลือเพียงสัญญาณของสถานีที่ต้องการจะรับฟังเท่านั้น โดยเมื่อพิจารณาสมการที่ (2.39) จะเห็นได้ว่าขนาดของสัญญาณทางด้านเอาต์พุตนั้นเป็นผลคูณของค่าขนาดของสัญญาณอินพุตกับค่าขนาดของฟังก์ชันของการตอบสนองในเชิงความถี่ (Frequency response function) ของวงจรกรองความถี่ ถ้าหากค่าฟังก์ชันขนาด (Magnitude Function) ของ  $H(j\omega)$  มีค่าเท่ากับศูนย์ในช่วงแถบความถี่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ระหว่าง  $\omega_1$  และ  $\omega_2$  ก็แสดงว่าสัญญาณทางด้านเอาต์พุตจะมีค่าขนาดเท่ากับศูนย์ ไม่ว่าจะสัญญาณทางด้านอินพุตนั้นจะมีค่าเท่าไรอยู่ในช่วง  $(\omega_1, \omega_2)$  ซึ่งโดยทั่วไปช่วงความถี่  $(\omega_1, \omega_2)$  จะเรียกว่า แถบหยุด (Stopband) ของวงจร  $H(j\omega)$  นั้น ในทำนองเดียวกันเมื่อค่าฟังก์ชันของขนาดของ  $H(j\omega)$  มีค่าไม่เท่ากับศูนย์ในช่วงแถบความถี่ระหว่าง  $\omega_{p1}$  และ  $\omega_{p2}$  ก็จะทำให้สัญญาณทางด้านเอาต์พุตจะมีค่าขนาดเป็นไปตามสมการที่ (2.40) ในช่วงความถี่  $(\omega_{p1}, \omega_{p2})$  ซึ่งช่วงความถี่นี้มีชื่อเรียกว่า แถบผ่าน (Passband) ของวงจร  $H(j\omega)$  นั้น

จากธรรมชาติการตอบสนองของฟังก์ชันขนาดของ  $H(j\omega)$  ในช่วงของแถบความถี่ที่ต่างกันของวงจร ทำให้วงจรกรองความถี่สามารถแบ่งออกเป็นแบบย่อย ๆ ได้อีก 4 แบบตามคุณลักษณะของแถบหยุดและแถบผ่านของวงจร ซึ่งเพื่อให้สะดวกในการอธิบายจึงขอสมมุติให้วงจรกรองความถี่ที่จะกล่าวถึงต่อไปนี้เป็นวงจรกรองความถี่ในเชิงอุดมคติ นั่นคือ การตอบสนองทางเฟสเป็นแบบเชิงเส้นและมีค่าการสูญเสียทางขนาดเป็นศูนย์ในช่วงแถบผ่านของวงจรและให้การสูญเสียในแถบหยุดของวงจรมีค่าเป็นอนันต์ ( $|H(j\omega)| = 0$ )

### 2.8.1 วงจรกรองความถี่แบบความถี่ต่ำผ่าน (Low-pass filter)



รูปที่ 2.27 การตอบสนองทางขนาดในเชิงความถี่ของวงจรกรองแบบความถี่ต่ำผ่านในทางอุดมคติ

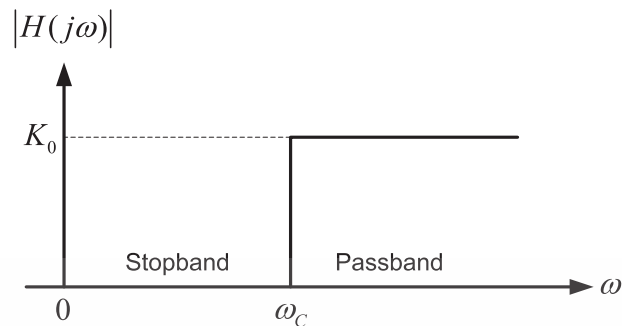
วงจรกรองความถี่แบบความถี่ต่ำผ่านเป็นวงจรกรองความถี่ที่มีแถบความถี่ผ่านอยู่ในช่วงระหว่าง 0 ถึงความถี่คัทออฟ (Cut-off frequency)  $\omega_c$  ในขณะที่ช่วงความถี่ที่สูงกว่าความถี่คัทออฟจะเป็นช่วงความถี่แถบหยุดของวงจร ในกรณีเช่นนี้ค่าแบนด์วิดท์ (Bandwidth) ของวงจรมีค่าเท่ากับ  $\omega_c$  จะพบว่าการตอบสนองทางขนาดในเชิงความถี่ของวงจรกรองความถี่แบบความถี่ต่ำผ่านในแบบอุดมคตินั้นแสดงดังรูปที่ 2.27

### 2.8.2 วงจรกรองความถี่แบบความถี่สูงผ่าน (High-pass filter)

วงจรกรองความถี่แบบความถี่สูงผ่านเป็นวงจรกรองความถี่ที่มีแถบหยุดอยู่ในช่วงความถี่ต่ำระหว่าง 0 และความถี่คัทออฟ  $\omega_c$  ในขณะที่วงจรจะยอมให้ความถี่สูงกว่าความถี่คัทออฟผ่านวงจรไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

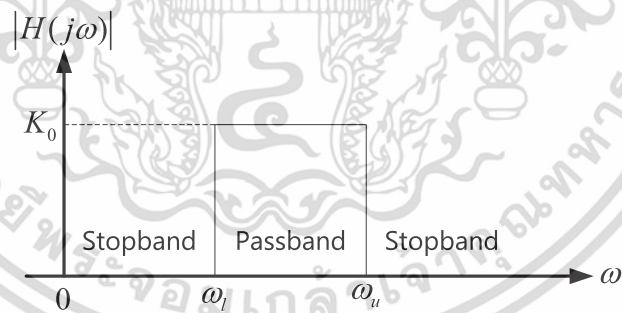
ได้ ซึ่งการตอบสนองทางขนาดในเชิงความถี่ของวงจรกรองความถี่สูงผ่านในแบบอุดมคตินั้นแสดงในรูปที่ 2.28



รูปที่ 2.28 การตอบสนองทางขนาดในเชิงความถี่ของวงจรกรองแบบความถี่สูงผ่านในทางอุดมคติ

### 2.8.3 วงจรกรองความถี่แบบแถบความถี่ผ่าน (Band – pass filter)

วงจรกรองความถี่แบบแถบความถี่ผ่าน เป็นวงจรกรองความถี่ที่มีแถบความถี่ผ่านของวงจรอยู่ในช่วงระหว่างความถี่คัทออฟของความถี่ คือ  $\omega_l$  และ  $\omega_u$  ( $\omega_u > \omega_l$ ) ในขณะที่แถบหยุดของวงจรจะมีอยู่สองแถบคือ ในช่วงระหว่างความถี่ 0 ถึงความถี่คัทออฟ  $\omega_l$  และในช่วงความถี่ที่สูงกว่าความถี่คัทออฟ  $\omega_u$  สำหรับผลการตอบสนองทางขนาดในเชิงความถี่ของวงจรกรองความถี่แบบแถบความถี่ผ่านในแบบอุดมคตินั้นจะมีดังแสดงในรูปที่ 2.29

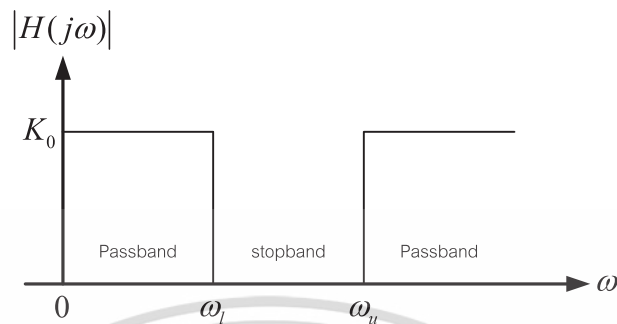


รูปที่ 2.29 การตอบสนองทางขนาดในเชิงความถี่ของวงจรกรองแบบแถบความถี่ผ่านในทางอุดมคติ

### 2.8.4 วงจรกรองความถี่แบบแถบความถี่หยุด (Band-stop filter)

วงจรกรองความถี่แบบแถบความถี่หยุดเป็นวงจรกรองความถี่ที่มีแถบหยุดอยู่ในช่วงระหว่างความถี่คัทออฟสองความถี่คือ  $\omega_l$  และ  $\omega_u$  ( $\omega_u > \omega_l$ ) ในขณะที่แถบความถี่ผ่านของวงจรจะมีอยู่สองแถบคือ ในช่วงระหว่างความถี่ 0 ถึงความถี่คัทออฟ  $\omega_l$  และในช่วงของความถี่ที่สูงกว่าความถี่คัท

ออฟ  $\omega_u$  สำหรับผลการตอบสนองทางขนาดในเชิงความถี่ของวงจรรองความถี่แบบแถบความถี่หยุด ในแบบอุดมคติแสดงดังรูปที่ 2.30



รูปที่ 2.30 การตอบสนองทางขนาดในเชิงความถี่ของวงจรรองแบบแถบความถี่หยุดในทางอุดมคติ

## 2.9 วงจรรองความถี่อันดับสอง

วงจรรองความถี่ที่มีการตอบสนองเชิงความถี่ตามอุดมคตินั้นไม่สามารถสร้างขึ้นได้จริงซึ่งในทางปฏิบัตินั้นคงใช้วงจรที่มีผลตอบสนองเชิงความถี่ที่ประมาณคล้ายกับผลตอบสนองในอุดมคติมาปฏิบัติการต่างๆ เท่านั้น วงจรทางปฏิบัติเบื้องต้นแบบง่าย ๆ คือ วงจรรองความถี่ชนิดที่เรียกว่าวงจรรองความถี่อันดับสอง (Biquadratic) หรือวงจรรองอันดับสอง ซึ่งคุณสมบัติของวงจรมีดังที่จะกล่าวถึงต่อไปนี้

### 2.9.1 รูปแบบสมการฟังก์ชันการถ่ายโอนของวงจรรองความถี่อันดับสอง

สมการแสดงฟังก์ชันการถ่ายโอนของวงจรรองความถี่อันดับสองนั้นจะมีรูปแบบมาตรฐานเป็นดังนี้ คือ

$$H(s) = K \frac{s^2 + \frac{\omega_z}{Q_z} s + \omega_z^2}{s^2 + \frac{\omega_p}{Q_p} s + \omega_p^2} \quad (2.41)$$

โดย  $\omega_z, Q_z$ ,  $\omega_p$  และ  $Q_p$  คือ ค่าพารามิเตอร์ที่แสดงถึงค่าความถี่ของซีโร่ (Zero) ค่าควอลิตี้แฟกเตอร์ของซีโร่, ค่าความถี่ธรรมชาติและค่าควอลิตี้แฟกเตอร์ของฟังก์ชันการถ่ายโอน  $H(s)$  นั้นตามลำดับ

เมื่อค่าพารามิเตอร์ในสมการที่ (2.41) เปลี่ยนไป จะทำให้ได้วงจรรองถี่ชนิดต่าง ๆ คือ วงจรรองความถี่แบบความถี่ต่ำผ่าน, แบบความถี่สูงผ่าน, แบบแถบความถี่ผ่าน และแบบความถี่หยุดได้ซึ่งรูปแบบของฟังก์ชันการถ่ายโอนของวงจรรองสัญญาณแบบต่างๆ ดังกล่าวนั้นมีตามลำดับดังต่อไปนี้คือ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สมการฟังก์ชันการถ่ายโอนอันดับสองของวงจรรองความถี่แบบความถี่ต่ำผ่าน จะมีรูปแบบสมการดังนี้คือ

$$H(s) = K \frac{\omega_z^2}{s^2 + \frac{\omega_p}{Q_p} s + \omega_p^2} \quad (2.42)$$

สมการฟังก์ชันการถ่ายโอนอันดับสองของวงจรรองความถี่แบบความถี่สูงผ่านนั้นมีลักษณะต่อไปนี้เป็น คือ

$$H(s) = K \frac{s^2}{s^2 + \frac{\omega_p}{Q_p} s + \omega_p^2} \quad (2.43)$$

สมการฟังก์ชันการถ่ายโอนอันดับสองของวงจรรองความถี่แบบแถบความถี่ผ่าน จะมีรูปแบบของสมการโดยเฉพาะเป็น

$$H(s) = K \frac{\frac{\omega_z}{Q_z} s}{s^2 + \frac{\omega_p}{Q_p} s + \omega_p^2} \quad (2.44)$$

สมการฟังก์ชันการถ่ายโอนอันดับสองของวงจรรองความถี่แบบแถบความถี่หยุด จะมีลักษณะเฉพาะตัวที่แตกต่างจากฟังก์ชันการถ่ายโอนอื่นๆ ดังนี้คือ

$$H(s) = K \frac{s^2 + \omega_z^2}{s^2 + \frac{\omega_p}{Q_p} s + \omega_p^2} \quad (2.45)$$

นอกจากวงจรรองความถี่ทั้งสี่รูปแบบที่กล่าวมาแล้วนั้น ยังมีวงจรรองอีกชนิดหนึ่งที่มีใช้งานอยู่ในงานวิศวกรรมไฟฟ้าและอิเล็กทรอนิกส์ ได้แก่ วงจรรองผ่านทุกความถี่ โดยคุณสมบัติของวงจรชนิดนี้จะยอมให้ทุกความถี่ของสัญญาณผ่านไปได้แต่สัญญาณเอาต์พุตจะมีเฟสต่างกับอินพุต ดังนั้นวงจรรองชนิดนี้จึงมักจะถูกนำไปใช้งานในการเลื่อนเฟสสัญญาณ โดยสมการฟังก์ชันการถ่ายโอนอันดับสองของวงจรรองความถี่แบบกรองผ่านทุกความถี่แสดงได้ดังนี้

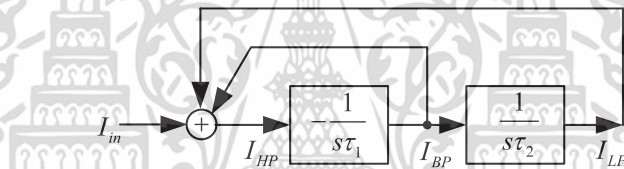
$$H(s) = K \frac{s^2 - \frac{\omega_z}{Q_z} s + \omega_z^2}{s^2 + \frac{\omega_p}{Q_p} s + \omega_p^2} \quad (2.46)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 2.9.2 หลักการสังเคราะห์วงจรกรองความถี่อันดับสองรูปแบบกระแสหลายหน้าที่

สุรพงษ์ สิริพงศ์ดี และสันติ ตันตระกูล ได้นำเสนองานวิจัยเทคนิคการสังเคราะห์วงจรกรองความถี่รูปแบบกระแสหลายหน้าที่อันดับสอง [37] ได้สรุปเป็นหลักการ 6 วิธี ซึ่งแต่ละวิธีจะเป็นแบบ Two integrator loop biquadratic filter โดยการเปรียบเทียบองค์ประกอบพื้นฐาน (Basic configuration) ฟังก์ชันส่งผ่าน สมการกระแสเอาต์พุต ควอลิตี้แฟกเตอร์ ( $Q_0$ ) และความถี่ธรรมชาติ ( $\omega_0$ ) ของแต่ละเทคนิคการสังเคราะห์วงจรกรองความถี่รูปแบบกระแสหลายหน้าที่อันดับสองดังนี้

- 1) วงจรกรองความถี่ KHN
  - 2) วงจรกรองความถี่ KHN ที่มีวงจรถยาย
  - 3) วงจรกรองความถี่ Tow Thomas
  - 4) วงจรกรองความถี่สามอินพุต หนึ่งเอาต์พุต
  - 5) วงจรกรองความถี่สามอินพุต หนึ่งเอาต์พุต ที่มีวงจรถยาย
  - 6) วงจรกรองความถี่สี่อินพุต หนึ่งเอาต์พุต
- 1) วงจรกรองความถี่ KHN



รูปที่ 2.31 องค์ประกอบพื้นฐานของวงจรกรองความถี่ KHN

เมื่อวิเคราะห์วงจรในรูปที่ 2.31 จะได้ฟังก์ชันการส่งผ่านกระแสเอาต์พุตแบบกรองผ่านความถี่ต่ำ กรองผ่านความถี่สูง และกรองผ่านแถบความถี่ดังนี้

$$\frac{I_{LP}}{I_{in}} = \frac{1}{D(s)\tau_1\tau_2} \quad (2.47)$$

$$\frac{I_{HP}}{I_{in}} = \frac{s^2}{D(s)} \quad (2.48)$$

$$\frac{I_{BP}}{I_{in}} = -\frac{s}{D(s)\tau_1} \quad (2.49)$$

เมื่อ  $D(s) = s^2 + s\frac{1}{\tau_1} + \frac{1}{\tau_1\tau_2}$  จะได้ความถี่ธรรมชาติและควอลิตี้แฟกเตอร์ดังนี้ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\omega_0 = \sqrt{\frac{1}{\tau_1 \tau_2}} \quad (2.50)$$

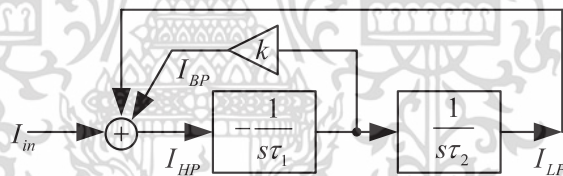
และ

$$Q_0 = \sqrt{\frac{\tau_1}{\tau_2}} \quad (2.51)$$

จากสมการที่ (2.47) ถึง (2.51) สามารถสรุปได้ว่าวงจรกรองความถี่ KHN การปรับความถี่ธรรมชาติและควอลิตี้แฟกเตอร์ปรับได้ไม่อิสระจากกันและมีลักษณะสมบัติดังนี้

1. โครงสร้างประกอบไปด้วยวงจรรวมอินทิเกรเตอร์แบบไม่สูญเสีย (Lossless integrator) กลับเฟสและไม่กลับเฟสอย่างละหนึ่งชุดร่วมกับวงจรรวมกระแสอีก 1 ชุด
2. มีอินพุต 1 จุดและสามารถให้ฟังก์ชันทางเอาต์พุตได้ 3 ฟังก์ชันพร้อมกัน ได้แก่ HP, LP และ BP
3. ปรับความถี่ธรรมชาติและควอลิตี้แฟกเตอร์ได้อย่างไม่อิสระจากกันที่ค่าคงตัวเวลา (Time constant)  $\tau_1$  และ  $\tau_2$
4. ไม่สามารถให้ฟังก์ชันทางเอาต์พุตได้ครบทั้ง 5 ฟังก์ชัน

## 2) วงจรกรองความถี่ KHN ที่มีวงจรรขยาย



รูปที่ 2.32 องค์ประกอบพื้นฐานของวงจรกรองความถี่ KHN ที่มีวงจรรขยาย

เมื่อวิเคราะห์วงจรในรูปที่ 2.32 จะได้ฟังก์ชันการส่งผ่านกระแสเอาต์พุตแบบกรองผ่านความถี่ต่ำ กรองผ่านความถี่สูง และกรองผ่านแถบความถี่ดังนี้

$$\frac{I_{LP}}{I_{in}} = -\frac{1}{\tau_1 \tau_2} \frac{1}{D(s)} \quad (2.52)$$

$$\frac{I_{HP}}{I_{in}} = \frac{s^2}{D(s)} \quad (2.53)$$

$$\frac{I_{BP}}{I_{in}} = -\frac{s}{\tau_1} \frac{1}{D(s)} \quad (2.54)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อ  $D(s) = s^2 + s \frac{k}{\tau_1} + \frac{1}{\tau_1 \tau_2}$  จะได้ความถี่ธรรมชาติและควอลิตี้แฟกเตอร์ดังนี้

$$\omega_0 = \sqrt{\frac{1}{\tau_1 \tau_2}} \quad (2.55)$$

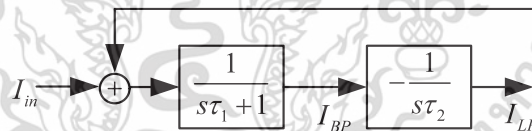
และ

$$Q_0 = \frac{1}{k} \sqrt{\frac{\tau_1}{\tau_2}} \quad (2.56)$$

จากสมการที่ (2.52) ถึง (2.56) สามารถสรุปได้ว่าวงจรกรองความถี่ KHN ที่มีวงจรถยาย การปรับความถี่ธรรมชาติและควอลิตี้แฟกเตอร์ปรับได้อิสระจากกันและมีลักษณะสมบัติดังนี้

1. โครงสร้างประกอบไปด้วยวงจรถยายอินทิเกรเตอร์แบบไม่สูญเสียกลับเฟสและไม่กลับเฟส อย่างละหนึ่งชุด วงจรรวมกระแส 1 ชุดและวงจรถยายอีก 1 ชุด
2. มีอินพุต 1 จุดและสามารถให้ฟังก์ชันทางเอาต์พุตได้ 3 ฟังก์ชันพร้อมกัน ได้แก่ HP, LP และ BP
3. ปรับควอลิตี้แฟกเตอร์ได้อย่างอิสระจากความถี่ธรรมชาติที่อัตราขยาย  $k$  ส่วนความถี่ธรรมชาติปรับที่ค่าคงตัวเวลา  $\tau_1$  และ  $\tau_2$
4. ไม่สามารถให้ฟังก์ชันทางเอาต์พุตได้ครบทั้ง 5 ฟังก์ชัน

### 3) วงจรกรองความถี่ Tow Thomas



รูปที่ 2.33 องค์ประกอบพื้นฐานของวงจรกรองความถี่ Tow Thomas

เมื่อวิเคราะห์วงจรในรูปที่ 2.33 จะได้ฟังก์ชันการส่งผ่านกระแสเอาต์พุตแบบกรองผ่านความถี่ต่ำ และกรองผ่านแถบความถี่ดังนี้

$$\frac{I_{LP}}{I_{in}} = \frac{1}{D(s)} \quad (2.57)$$

$$\frac{I_{BP}}{I_{in}} = -\frac{s}{\tau_1 D(s)} \quad (2.58)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อ  $D(s) = s^2 + s\frac{1}{\tau_1} + \frac{1}{\tau_1\tau_2}$  จะได้ความถี่ธรรมชาติและควอลิตี้แฟกเตอร์ดังนี้

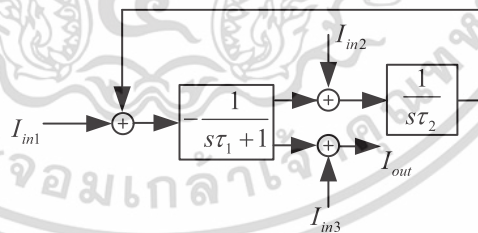
$$\omega_0 = \sqrt{\frac{1}{\tau_1\tau_2}} \quad (2.59)$$

และ

$$Q_0 = \sqrt{\frac{\tau_1}{\tau_2}} \quad (2.60)$$

จากสมการที่ (2.57) ถึง (2.60) สามารถสรุปได้ว่าวงจรกรองความถี่ Tow Thomas การปรับความถี่ธรรมชาติและควอลิตี้แฟกเตอร์ปรับได้ไม่อิสระจากกันและมีลักษณะสมบัติดังนี้

1. โครงสร้างประกอบไปด้วยวงจrintegrator แบบไม่สูญเสียกลับเฟสและวงจrintegrator แบบสูญเสีย (Lossy integrator) ไม่กลับเฟสอย่างละหนึ่งชุด
  2. มีอินพุต 1 จุดและสามารถให้ฟังก์ชันทางเอาต์พุตได้ 2 ฟังก์ชันพร้อมกัน ได้แก่ LP และ BP
  3. ปรับความถี่ธรรมชาติและควอลิตี้แฟกเตอร์ได้อย่างไม่อิสระจากกันที่ค่าคงตัวเวลา  $\tau_1$  และ  $\tau_2$
  4. ไม่สามารถให้ฟังก์ชันทางเอาต์พุตได้ครบทั้ง 5 ฟังก์ชัน
- 4) วงจรกรองความถี่สามอินพุต หนึ่งเอาต์พุต



รูปที่ 2.34 องค์ประกอบพื้นฐานของวงจรกรองความถี่สามอินพุต หนึ่งเอาต์พุต

เมื่อวิเคราะห์วงจรในรูปที่ 2.34 จะได้ฟังก์ชันการส่งผ่านกระแสเอาต์พุตดังนี้

$$I_{out} = \frac{I_{in3}s^2 + (I_{in3} - I_{in1})s\frac{1}{\tau_1} + (I_{in3} - I_{in2})\frac{1}{\tau_1\tau_2}}{s^2 + s\frac{1}{\tau_1} + \frac{1}{\tau_1\tau_2}} \quad (2.61)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จะได้ความถี่ธรรมชาติและควอลิตี้แฟกเตอร์ดังนี้

$$\omega_0 = \sqrt{\frac{1}{\tau_1 \tau_2}} \quad (2.62)$$

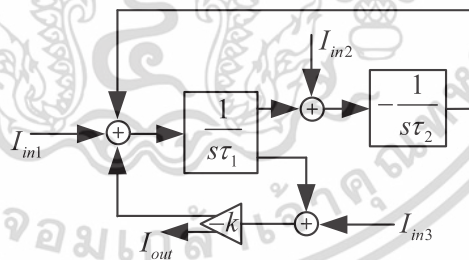
และ

$$Q_0 = \sqrt{\frac{\tau_1}{\tau_2}} \quad (2.63)$$

จากสมการที่ (2.61) ถึง (2.63) สามารถสรุปได้ว่าวงจรกรองความถี่สามอินพุต หนึ่งเอาต์พุต การปรับความถี่ธรรมชาติและควอลิตี้แฟกเตอร์ปรับได้ไม่อิสระจากกันและมีลักษณะสมบัติดังนี้

1. โครงสร้างประกอบไปด้วยวงจรอินทิเกรเตอร์แบบไม่สูญเสียไม่กลับเฟสและวงจรอินทิเกรเตอร์แบบสูญเสียกลับเฟสอย่างละหนึ่งชุด
2. มีอินพุต 3 จุดและเอาต์พุต 1 จุด สามารถให้ฟังก์ชันทางเอาต์พุตได้ 5 ฟังก์ชัน ขึ้นอยู่กับการป้อนกระแสอินพุต
3. ปรับความถี่ธรรมชาติและควอลิตี้แฟกเตอร์ได้อย่างไม่อิสระจากกันที่ค่าคงตัวเวลา  $\tau_1$  และ  $\tau_2$

4. สำหรับฟังก์ชัน AP อาจต้องเพิ่มวงจรขยายเพื่อทำให้  $I_{in1}$  มีขนาดเป็นสองเท่าของ  $I_{in2}$
- 5) วงจรกรองความถี่สามอินพุต หนึ่งเอาต์พุตที่มีวงจขยาย



รูปที่ 2.35 องค์ประกอบพื้นฐานของวงจรกรองความถี่สามอินพุต หนึ่งเอาต์พุตที่มีวงจขยาย

เมื่อวิเคราะห์วงจรในรูปที่ 2.35 จะได้ฟังก์ชันการส่งผ่านกระแสเอาต์พุตดังนี้

$$I_{out} = \frac{k \left[ - \left( s^2 + \frac{1}{\tau_1 \tau_2} \right) I_{in3} - s \frac{1}{\tau_1} I_{in1} + \frac{1}{\tau_1 \tau_2} I_{in2} \right]}{s^2 + sk \frac{1}{\tau_1} + \frac{1}{\tau_1 \tau_2}} \quad (2.64)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จะได้ความถี่ธรรมชาติและควอลิตี้แฟกเตอร์ดังนี้

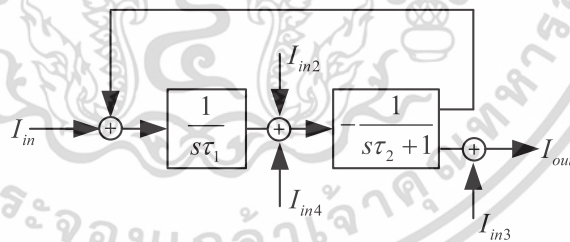
$$\omega_0 = \sqrt{\frac{1}{\tau_1 \tau_2}} \quad (2.65)$$

และ

$$Q_0 = \frac{1}{k} \sqrt{\frac{\tau_1}{\tau_2}} \quad (2.66)$$

จากสมการที่ (2.64) ถึง (2.66) สามารถสรุปได้ว่าวงจรกรองความถี่สามอินพุต หนึ่งเอาต์พุต ที่มีวงจรถยาย การปรับความถี่ธรรมชาติและควอลิตี้แฟกเตอร์ปรับได้อิสระจากกันและมีลักษณะสมบัติดังนี้

1. โครงสร้างประกอบไปด้วยวงจรถยายอินทิเกรเตอร์แบบไม่สูญเสียไม่กลับเฟสและวงจรถยายอินทิเกรเตอร์แบบสูญเสียกลับเฟสอย่างละหนึ่งชุด ร่วมกับวงจรถยายอีกหนึ่งชุด
2. มีอินพุต 3 จุดและเอาต์พุต 1 จุด สามารถให้ฟังก์ชันทางเอาต์พุตได้ 5 ฟังก์ชัน ขึ้นอยู่กับการป้อนกระแสอินพุต
3. ปรับควอลิตี้แฟกเตอร์ได้อย่างอิสระจากความถี่ธรรมชาติที่อัตราขยาย  $k$  ส่วนความถี่ธรรมชาติปรับที่ค่าคงตัวเวลา  $\tau_1$  และ  $\tau_2$
4. สำหรับฟังก์ชัน AP อาจต้องเพิ่มวงจรถยายกลับเฟสเพื่อให้  $I_{in3}$  เป็นลบ
- 6) วงจรถอยความถี่สี่อินพุต หนึ่งเอาต์พุต



รูปที่ 2.36 องค์ประกอบพื้นฐานของวงจรถอยความถี่สี่อินพุต หนึ่งเอาต์พุต

เมื่อวิเคราะห์วงจรในรูปที่ 2.36 จะได้ฟังก์ชันการส่งผ่านกระแสเอาต์พุตดังนี้

$$I_{out} = \frac{\left( s^2 + s \frac{1}{\tau_2} + \frac{1}{\tau_1 \tau_2} \right) I_{in3} - s \frac{1}{\tau_2} (I_{in2} + I_{in4}) - \frac{1}{\tau_1 \tau_2} I_{in1}}{s^2 + s \frac{1}{\tau_2} + \frac{1}{\tau_1 \tau_2}} \quad (2.67)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จะได้ความถี่ธรรมชาติและควอลิตี้แฟกเตอร์ดังนี้

$$\omega_0 = \sqrt{\frac{1}{\tau_1 \tau_2}} \quad (2.68)$$

และ

$$Q_0 = \sqrt{\frac{\tau_2}{\tau_1}} \quad (2.69)$$

จากสมการที่ (2.67) ถึง (2.69) สามารถสรุปได้ว่าวงจรกรองความถี่สามอินพุต หนึ่งเอาต์พุต การปรับความถี่ธรรมชาติและควอลิตี้แฟกเตอร์ปรับได้ไม่อิสระจากกันและมีลักษณะสมบัติดังนี้

1. โครงสร้างประกอบไปด้วยวงจรอินทิเกรเตอร์แบบไม่สูญเสียไม่กลับเฟสและวงจรอินทิเกรเตอร์แบบสูญเสียกลับเฟสอย่างละหนึ่งชุด
2. มีอินพุต 3 จุดและเอาต์พุต 1 จุด สามารถให้ฟังก์ชันทางเอาต์พุตได้ 5 ฟังก์ชัน ขึ้นอยู่กับการป้อนกระแสอินพุต
3. ปรับความถี่ธรรมชาติและควอลิตี้แฟกเตอร์ได้อย่างไม่อิสระจากกันที่ค่าคงตัวเวลา  $\tau_1$  และ  $\tau_2$
4. สำหรับฟังก์ชัน AP ไม่ต้องเพิ่มวงจรขยายและวงจรกลับสัญญาณ

# บทที่ 3 งานวิจัยที่เกี่ยวข้อง

## 3.1 บทนำ

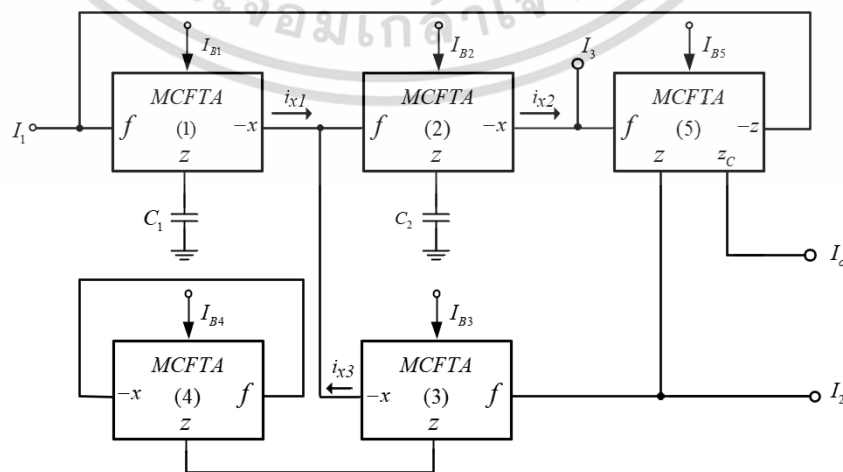
เนื่องจากวิทยานิพนธ์นี้มีวัตถุประสงค์ที่จะสังเคราะห์และออกแบบวงจรกรองความถี่รูปแบบกระแสหลายหน้าที่ลำดับสองแบบหลายอินพุต หนึ่งเอาต์พุต ดังนั้นจึงจำเป็นต้องศึกษาและวิเคราะห์ถึงข้อดีและข้อด้อยของวงจรกรองความถี่รูปแบบกระแสหลายหน้าที่ที่ใช้อุปกรณ์แอกทีฟสำเร็จรูปที่ได้มีผู้นำเสนอไว้แล้วในอดีต เพื่อเป็นแนวทางในการศึกษา สังเคราะห์ ออกแบบและพัฒนาโดยที่ใช้อุปกรณ์แอกทีฟสำเร็จรูป CFTA และ CDTA จากการศึกษาพบว่าได้มีนักวิจัยจากหลายประเทศได้นำเสนอไว้ ซึ่งจะแสดงรายละเอียดดังต่อไปนี้

## 3.2 งานวิจัยที่เกี่ยวข้องกับวงจร CFTA และ CCCFTA

ในอดีตที่ผ่านมาได้มีการนำเสนอบทความวิจัยเกี่ยวกับวงจรกรองความถี่รูปแบบกระแสหลายหน้าที่ลำดับสองแบบหลายอินพุต-หนึ่งเอาต์พุตกันอย่างต่อเนื่อง ผู้วิจัยได้ศึกษาและวิเคราะห์วงจรจากบทความวิจัยที่ได้นำเสนอมาแล้ว โดยเปรียบเทียบในด้านของฟังก์ชันการทำงาน จำนวนของอุปกรณ์แอกทีฟ การต่ออุปกรณ์พาสซีฟ การปรับความถี่ธรรมชาติและควอลิตี้แฟกเตอร์ เป็นต้น เพื่อเป็นแนวทางในการศึกษา สังเคราะห์ ออกแบบและพัฒนาที่ใช้วงจร CFTA และ CCCFTA เป็นอุปกรณ์แอกทีฟหลักในการออกแบบ ซึ่งมีรายละเอียดดังนี้

### 3.2.1 วงจรกรองความถี่รูปแบบกระแสใช้ CFTA นำเสนอโดย X. Nie และ Z. Pan

ในปี ค.ศ. 2013 X. Nie และ Z. Pan ได้นำเสนอวงจรกรองความถี่รูปแบบกระแส [23] โดยเป็นวงจรกรองความถี่รูปแบบกระแสแบบ MISO ซึ่งใช้อุปกรณ์ CFTA ดังแสดงในรูปที่ 3.1 วงจรประกอบด้วย CFTA จำนวนห้าตัวร่วมกับตัวเก็บประจุที่ต่อลงกราวด์สองตัว



รูปที่ 3.1 วงจรกรองความถี่รูปแบบกระแสใช้ CFTA นำเสนอโดย X. Nie และ Z. Pan

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้ในเพื่อการศึกษาเท่านั้น เมื่ออนุญาตให้เผยแพร่บนเว็บไซต์ของมหาวิทยาลัย  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากวงจรจะได้สมการกระแสอินพุตดังนี้

$$i_{x1} = -\frac{(g_{m1})}{sC_1}(I_1 - I_o) \quad (3.1)$$

$$i_{x2} = -\frac{(g_{m2})}{sC_2}(I_{x1} + I_{x3}) \quad (3.2)$$

$$i_{x3} = -\frac{g_{m3}}{g_{m4}}(I_2 + I_o) \quad (3.3)$$

$$I_o = I_3 + i_{x2} \quad (3.4)$$

สามารถวิเคราะห์หาสมการกระแสเอาต์พุตดังนี้

$$I_{out} = \frac{s^2 I_3 - s(g_{m2}g_{m3} / g_{m4}C_2)I_2 + (g_{m1}g_{m2} / C_1C_2)I_1}{s^2 + s(g_{m2}g_{m3} / g_{m4}C_2) + (g_{m1}g_{m2} / C_1C_2)} \quad (3.5)$$

จะได้ความถี่ธรรมชาติและควอลิตี้แฟกเตอร์ เป็นดังนี้

$$\omega_o = \sqrt{\frac{g_{m1}g_{m2}}{C_1C_2}} = \frac{1}{2V_T} \sqrt{\frac{I_{B1}I_{B2}}{C_1C_2}} \quad (3.6)$$

และ

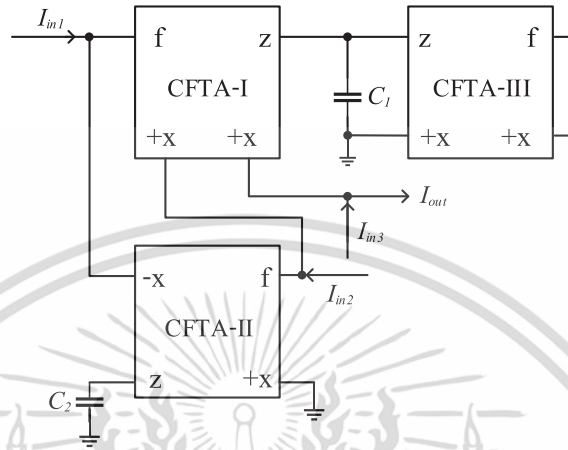
$$Q = \frac{g_{m4}}{g_{m3}} \sqrt{\frac{g_{m1}C_2}{g_{m2}C_1}} = \frac{I_{B4}}{I_{B3}} \sqrt{\frac{I_{B1}C_2}{I_{B2}C_1}} \quad (3.7)$$

จากสมการที่ (3.5) ถึง (3.7) พบว่า วงจรกรองความถี่ในรูปที่ 3.1 สามารถให้ผลตอบสนองทางเอาต์พุตได้ทั้งห้าฟังก์ชัน ได้แก่ ความถี่ต่ำผ่าน ความถี่สูงผ่าน แถบความถี่ผ่าน แถบความถี่หยุดและกรองผ่านทุกความถี่ สามารถควบคุมความถี่ธรรมชาติและควอลิตี้แฟกเตอร์ได้แบบอิเล็กทรอนิกส์อย่างอิสระจากกัน การเลือกผลตอบสนองทางเอาต์พุตไม่ต้องการแมตชิ่งกันของอุปกรณ์และไม่ต้องการกระแสอินพุตแบบกลับเฟส จุดกระแสเอาต์พุตมีความต้านทานสูงทำให้สามารถต่อไปวงจรภาคอื่นได้โดยไม่ต้องใช้วงจรกันชนกระแส อย่างไรก็ตาม จะพบว่า ใช้อุปกรณ์ MCFTA จำนวนห้าตัว ซึ่งแต่ละตัวใช้ทรานซิสเตอร์ไบโพลาร์จำนวน 28 ตัว ทำให้อัตราการสิ้นเปลืองกำลังงานสูงและใช้พื้นที่ขนาดใหญ่ทำให้ไม่เหมาะสมที่จะนำไปพัฒนาเป็นวงจรรวม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2.2 วงจรกรองความถี่รูปแบบกระแสใช้ CFTA นำเสนอโดย R. S. Tomar และคณะ

ในปี ค.ศ. 2014 R. S. Tomar และคณะ ได้นำเสนอวงจรกรองความถี่รูปแบบกระแส [25] โดยเป็นวงจรกรองความถี่รูปแบบกระแสแบบ MISO ซึ่งใช้อุปกรณ์ CFTA ดังแสดงในรูปที่ 3.2 วงจรประกอบด้วย CFTA จำนวนสามตัวร่วมกับตัวเก็บประจุที่ต่อลงกราวด์สองตัว



รูปที่ 3.2 วงจรกรองความถี่รูปแบบกระแสใช้ CFTA นำเสนอโดย R. S. Tomar และคณะ

จากวงจรได้สมการกระแสเอาต์พุตดังนี้

$$I_{out} = \frac{D(s)I_{in3} - g_{m1}C_2sI_{in1} - g_{m1}g_{m2}I_{in2}}{D(s)} \tag{3.8}$$

จากสมการที่ (3.8) เมื่อ  $D(s) = s^2C_1C_2 + sC_2g_{m3} + g_{m1}g_{m2}$  จะได้ความถี่ธรรมชาติ ค่าควอลิตี้แฟกเตอร์ และแบนด์วิดท์เป็นดังนี้

$$\omega_o = \sqrt{\frac{g_{m1}g_{m2}}{C_1C_2}} \tag{3.9}$$

$$Q = \frac{1}{g_{m3}} \sqrt{\frac{C_1g_{m1}g_{m2}}{C_2}} \tag{3.10}$$

และ

$$BW = \frac{g_{m3}}{C_1} \tag{3.11}$$

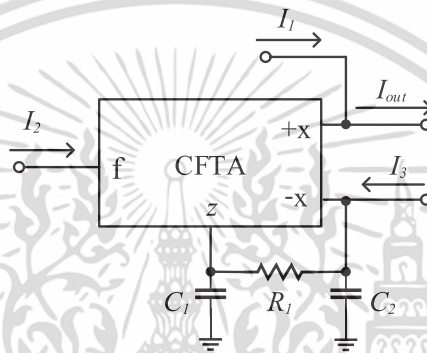
จากสมการที่ (3.8) ถึง (3.10) พบว่า วงจรกรองความถี่ในรูปที่ 3.2 สามารถให้ผลตอบสนองทางเอาต์พุตได้ทั้งห้าฟังก์ชัน ได้แก่ ความถี่ต่ำผ่าน ความถี่สูงผ่าน แถบความถี่ผ่าน แถบความถี่หยุดและกรองผ่านทุกความถี่ สามารถควบคุมความถี่ธรรมชาติและควอลิตี้แฟกเตอร์ได้แบบอิเล็กทรอนิกส์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อย่างอิสระจากกัน วงจรไม่ต้องการกระแสอินพุตแบบกลับเฟส วงจรใช้ตัวเก็บประจุที่ต่อลงกราวด์ทำให้เหมาะสมที่จะนำไปพัฒนาเป็นวงจรรวม จุดกระแสเอาต์พุตมีความต้านทานสูงทำให้สามารถต่อไปวงจรภาคอื่นได้โดยไม่ต้องใช้วงจรกันชนกระแส อย่างไรก็ตามก็จะพบว่าการเลือกผลตอบสนองแบบกรองผ่านทุกความถี่ต้องการกระแสอินพุตที่มีขนาดสองเท่ารวมทั้งต้องการแมตซิงกันของ  $g_{m1}$  และ  $g_{m3}$

**3.2.3 วงจรกรองความถี่รูปแบบกระแสใช้ CFTA นำเสนอโดย P. Mongkolwai และคณะ**

ในปี ค.ศ. 2017 P. Mongkolwai และคณะ ได้นำเสนอวงจรกรองความถี่รูปแบบกระแส [29] โดยเป็นวงจรกรองความถี่แบบ MISO ใช้อุปกรณ์ CFTA ดังแสดงในรูปที่ 3.3 วงจรประกอบด้วย CFTA จำนวนหนึ่งตัวร่วมกับตัวต้านทานจำนวนหนึ่งตัวและตัวเก็บประจุที่ต่อลงกราวด์จำนวนสองตัว



รูปที่ 3.3 วงจรกรองความถี่รูปแบบกระแสโดยใช้ CFTA นำเสนอโดย P. Mongkolwai และคณะ

จากวงจรจะได้สมการกระแสเอาต์พุตดังนี้

$$I_{out} = \frac{D(s)I_1 + (1 + sR_1C_2)I_2 + I_3}{D(s)} \tag{3.12}$$

จากสมการที่ (3.12) เมื่อ  $D(s) = \left(\frac{R_1C_1C_2}{g_m}\right)s^2 + \left(\frac{C_1 + C_2}{g_m}\right)s + 1$  จะได้ความถี่ธรรมชาติ ค่าควอลิตี้แฟกเตอร์ และแบนด์วิดท์เป็นดังนี้

$$\omega_o = \sqrt{\frac{g_m}{R_1C_1C_2}} \tag{3.13}$$

$$Q = \frac{C_1C_2}{C_1 + C_2} \sqrt{\frac{R_1g_m}{C_1C_2}} \tag{3.14}$$

และ

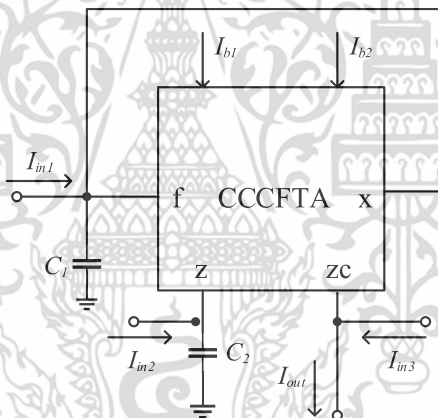
$$BW = \frac{C_1 + C_2}{R_1C_1C_2} \tag{3.15}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการที่ (3.12) ถึง (3.14) พบว่า วงจรกรองความถี่ในรูปที่ 3.3 สามารถให้ผลตอบสนองทางเอาต์พุตได้ทั้งห้าฟังก์ชัน ได้แก่ ความถี่ต่ำผ่าน ความถี่สูงผ่าน แลบบความถี่ผ่าน แลบบความถี่หยุดและกรองผ่านทุกความถี่ สามารถควบคุมความถี่ธรรมชาติและควอลิตี้แฟกเตอร์ได้แบบอิเล็กทรอนิกส์ วงจรใช้ตัวเก็บประจุที่ต่อลงกราวด์ทำให้เหมาะสมที่จะนำไปพัฒนาเป็นวงจรรวม จุดกระแสเอาต์พุตมีความต้านทานสูงทำให้สามารถต่อไปวงจรภาคอื่นได้โดยไม่ต้องใช้วงจรกันชนกระแส อย่างไรก็ตามจะพบว่า การเลือกผลตอบสนองแบบกรองผ่านความถี่สูง กรองผ่านแลบบความถี่ กรองหยุดแลบบความถี่ และกรองผ่านทุกความถี่ต้องการแมตซิงกันของอุปกรณ์และต้องการกระแสอินพุตแบบกลับเฟส

### 3.2.4 วงจรกรองความถี่รูปแบบกระแสใช้ CCCFTA นำเสนอโดย M. Kumngern

ในปี ค.ศ. 2012 M. Kumngern ได้นำเสนอวงจรกรองความถี่รูปแบบกระแสที่ควบคุมได้ด้วยวิธีทางอิเล็กทรอนิกส์ [20] โดยเป็นวงจรกรองความถี่รูปแบบกระแสแบบ MISO ใช้อุปกรณ์ CCCFTA ดังแสดงในรูปที่ 3.4 โดยวงจรประกอบด้วย CCCFTA จำนวนหนึ่งตัวร่วมกับตัวเก็บประจุที่ต่อลงกราวด์สองตัว



รูปที่ 3.4 วงจรกรองความถี่รูปแบบกระแสใช้ CCCFTA นำเสนอโดย M. Kumngern

จากวงจรจะได้สมการกระแสเอาต์พุตดังนี้

$$I_{out} = \frac{D(s)I_{in3} - g_m I_{in2} - sC_2 I_{in1}}{D(s)} \quad (3.16)$$

จากสมการที่ (3.16) เมื่อ  $D(s) = s^2 R_f C_1 C_2 + sC_2 + g_m$  จะได้ความถี่ธรรมชาติและควอลิตี้แฟกเตอร์เป็น

$$\omega_o = \sqrt{\frac{g_m}{R_f C_1 C_2}} \quad (3.17)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\text{และ} \quad Q = \sqrt{R_f g_m \left( \frac{C_2}{C_1} \right)} \quad (3.18)$$

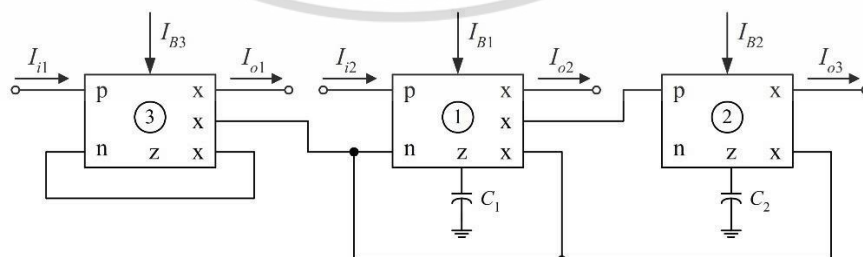
จากสมการที่ (3.16) ถึง (3.18) พบว่า วงจรกรองความถี่ในรูปที่ 3.4 สามารถให้ผลตอบสนองทางเอาต์พุตได้ทั้งห้าฟังก์ชัน ได้แก่ ความถี่ต่ำผ่าน ความถี่สูงผ่าน แลบบความถี่ผ่าน แลบบความถี่หยุดและกรองผ่านทุกความถี่ สามารถควบคุมความถี่ธรรมชาติและควอลิตี้แฟกเตอร์ได้แบบอิเล็กทรอนิกส์ วงจรใช้ตัวเก็บประจุที่ต่อลงกราวด์ทำให้เหมาะสมที่จะนำไปพัฒนาเป็นวงจรรวม การเลือกผลตอบสนองทางเอาต์พุตไม่ต้องการแอมตซิงกันของอุปกรณ์และไม่ต้องการกระแสอินพุตแบบกลับเฟส จุดกระแสเอาต์พุตมีความต้านทานสูงทำให้สามารถต่อไปวงจรภาคอื่นได้โดยไม่ต้องใช้วงจรกันชนกระแส (Current buffer) อย่างไรก็ตาม จะพบว่าวงจรไม่สามารถควบคุมควอลิตี้แฟกเตอร์ได้อย่างอิสระจากความถี่ธรรมชาติ

### 3.3 งานวิจัยที่เกี่ยวข้องกับวงจร CDTA

ผู้วิจัยได้ศึกษาและวิเคราะห์วงจรจากบทความวิจัยที่ได้นำเสนอมาแล้ว เกี่ยวกับ วงจรกรองความถี่รูปแบบกระแสหลายหน้าที่ลำดับสองแบบหลายอินพุต-หนึ่งเอาต์พุต โดยเปรียบเทียบในด้านของฟังก์ชันการทำงาน จำนวนของอุปกรณ์แอคทีฟ การต่ออุปกรณ์พาสซีฟ การปรับความถี่ธรรมชาติและควอลิตี้แฟกเตอร์ เป็นต้น เพื่อเป็นแนวทางในการศึกษา สังเคราะห์ ออกแบบและพัฒนาที่ใช้วงจร CDTA เป็นอุปกรณ์แอคทีฟหลักในการออกแบบ ซึ่งมีรายละเอียดดังนี้

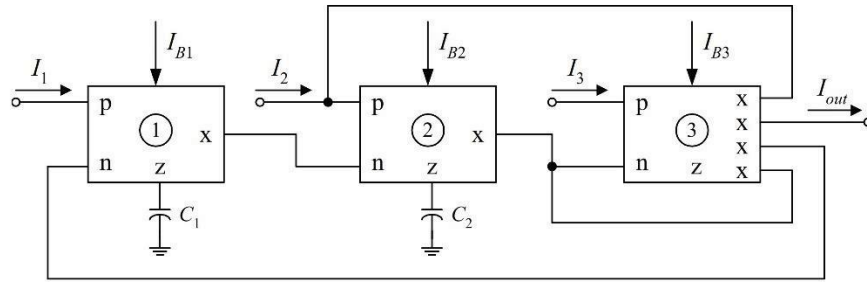
#### 3.3.1 วงจรกรองความถี่รูปแบบกระแสใช้ CDTA นำเสนอโดย W. Tangsrirat

ในปี ค.ศ. 2009 W. Tangsrirat ได้นำเสนอวงจรกรองความถี่รูปแบบกระแส [8] โดยเป็นวงจรกรองความถี่แบบ MISO ใช้อุปกรณ์ CDTA ดังแสดงในรูปที่ 3.5 วงจรประกอบด้วย CDTA จำนวนสามตัวร่วมกับตัวเก็บประจุที่ต่อลงกราวด์สองตัว พารามิเตอร์ของทรานซิสเตอร์ไบโพลาร์ที่ใช้เป็นของทรานซิสเตอร์อาร์เร ALA400 เบอร์ PR200N และ NR200N ของบริษัท AT&T วงจรทำงานที่แหล่งจ่าย  $\pm 3$  โวลต์ นำเสนอจำนวนทั้งหมด 2 วงจร วงจรที่ 1 ใช้ตัวเก็บประจุค่า  $C_1 = C_2 = 1\text{nF}$ , กระแสไบอัส  $I_{B1} = I_{B2} = 100\mu\text{A}$  รูปวงจรที่นำเสนอ ดังนี้



รูปที่ 3.5 วงจรกรองความถี่รูปแบบกระแสใช้ CDTA วงจรที่ 1 นำเสนอโดย W. Tangsrirat

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.6 วงจรกรองความถี่รูปแบบกระแสใช้ CDTA วงจรที่ 2 ของ W. Tangsritat

จากวงจรจะได้สมการกระแสเอาต์พุตดังนี้

$$I_{out} = \frac{s^2 I_3 - \left(\frac{g_{m2}}{C_2} s\right) I_2 + \left(\frac{g_{m1} g_{m2}}{C_1 C_2}\right) I_1}{s^2 + \left(\frac{g_{m2}}{C_2}\right) s + \frac{g_{m1} g_{m2}}{C_1 C_2}} \quad (3.19)$$

จากสมการที่ (3.19) จะได้ความถี่ธรรมชาติและควอลิตี้แฟกเตอร์เป็น

$$\omega_o = \sqrt{\frac{g_{m1} g_{m2}}{C_1 C_2}} \quad (3.20)$$

และ

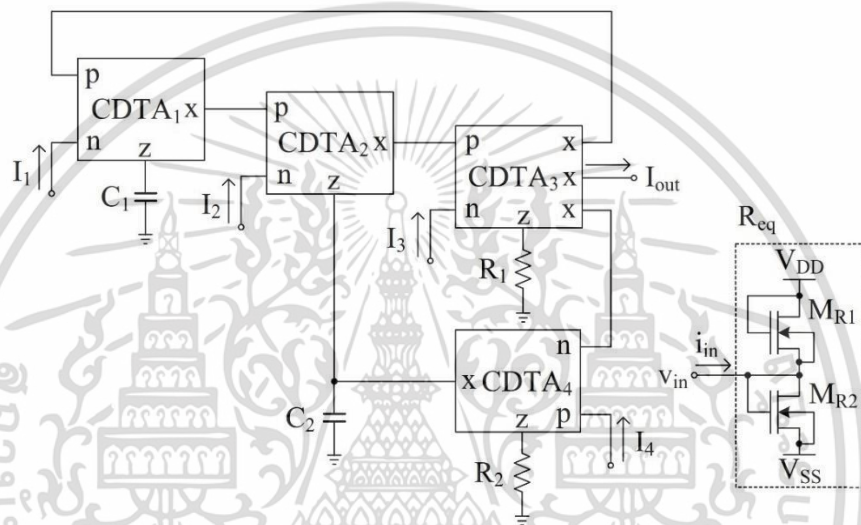
$$Q = \sqrt{\frac{g_{m1} C_2}{g_{m2} C_1}} \quad (3.21)$$

จากผลการจำลองการทำงานได้ความถี่ธรรมชาติ 318 kHz ค่าควอลิตี้แฟกเตอร์เท่ากับหนึ่ง ส่วนวงจรที่ 2 ใช้ตัวเก็บประจุค่า  $C_1 = C_2 = 1$  nF กระแสไบอัส  $I_{B1} = I_{B2} = 50$   $\mu$ A จากผลการจำลองการทำงานได้ความถี่ธรรมชาติ 159 kHz ค่าควอลิตี้แฟกเตอร์เท่ากับหนึ่ง

จากสมการที่ (3.19) ถึง (3.21) พบว่า วงจรกรองความถี่ในรูปที่ 3.5 และ 3.6 สามารถให้ผลตอบสนองทางเอาต์พุตได้ทั้งห้าฟังก์ชัน ได้แก่ ความถี่ต่ำผ่าน ความถี่สูงผ่าน แถบความถี่ผ่าน แถบความถี่หยุดและกรองผ่านทุกความถี่ สามารถควบคุมความถี่ธรรมชาติและควอลิตี้แฟกเตอร์ได้แบบอิเล็กทรอนิกส์ วงจรใช้ตัวเก็บประจุที่ต่อลงกราวด์ทำให้เหมาะสมที่จะนำไปพัฒนาเป็นวงจรรวม การเลือกผลตอบสนองทางเอาต์พุตไม่ต้องการแมตซิงกันของอุปกรณ์ จุดกระแสเอาต์พุตมีความต้านทานสูงทำให้สามารถต่อไปวงจรภาคอื่นได้โดยไม่ต้องใช้วงจรกันชนกระแส วงจรไม่ต้องการกระแสอินพุตแบบกลับเฟสและกระแสอินพุตที่มีขนาดสองเท่า เพื่อให้ได้ผลตอบสนองแบบกรองผ่านทุกความถี่

อย่างไรก็ดี จะพบว่า ไม่สามารถควบคุมควอลิตี้แฟกเตอร์ได้อย่างอิสระจากความถี่ธรรมชาติ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.3.2 วงจรกรองความถี่รูปแบบกระแสใช้ CDTA นำเสนอโดย M. Kumngern และคณะ ในปี ค.ศ. 2012 M. Kumngern และคณะ ได้นำเสนอวงจรกรองความถี่รูปแบบกระแส [21] โดยเป็น วงจรกรองความถี่แบบ MISO ใช้อุปกรณ์ CDTA ดังแสดงในรูปที่ 3.7 วงจรประกอบด้วย CDTA จำนวนสี่ตัวร่วมกับตัวต้านทานที่ต่อลงกราวด์สองตัว และตัวเก็บประจุที่ต่อลงกราวด์สองตัว ซึ่ง พารามิเตอร์ของ CMOS ที่ใช้คือ TSMC 0.25 $\mu$ m วงจรทำงานที่แหล่งจ่าย  $\pm 1.2$  โวลต์ ใช้ตัวเก็บ ประจุค่า  $C_1 = C_2 = 10$  pF, ตัวต้านทาน  $R_1 = R_2 = 3.5$  k $\Omega$  กระแสไบอัส  $I_{B1} = I_{B2} = I_B = 40$   $\mu$ A จากผลการจำลองการทำงานได้ความถี่ธรรมชาติ 4.58 MHz ค่าควอลิตี้แฟกเตอร์เท่ากับหนึ่ง



รูปที่ 3.7 วงจรกรองความถี่รูปแบบกระแสใช้ CDTA นำเสนอโดย M. Kumngern และคณะ

จากวงจรจะได้สมการกระแสเอาต์พุตดังนี้

$$I_{out} = \frac{(s^2 C_1 C_2 R_1 g_{m3} I_3 - s C_1 R_1 g_{m2} g_{m3} I_2 + s C_1 R_1 R_2 g_{m2} g_{m3} g_{m4} I_4 + R_1 g_{m1} g_{m2} g_{m3} I_1)}{D(s)} \quad (3.22)$$

จากสมการที่ (3.22) เมื่อ  $D(s) = s^2 C_1 C_2 + s C_1 R_1 R_2 g_{m2} g_{m3} g_{m4} + R_1 g_{m1} g_{m2} g_{m3}$  จะได้ความถี่ธรรมชาติและควอลิตี้แฟกเตอร์เป็น

$$\omega_o = \sqrt{\frac{R_1 g_{m1} g_{m2} g_{m3}}{C_1 C_2}} \quad (3.23)$$

และ

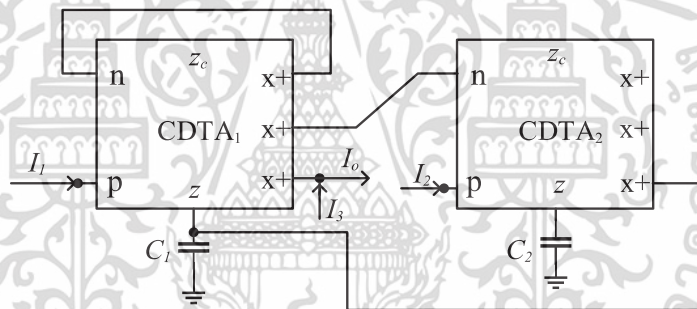
$$Q = \frac{1}{R_2 g_{m4}} \sqrt{\frac{C_1}{C_2} \frac{g_{m1}}{R_1 g_{m1} g_{m2}}} \quad (3.24)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการที่ (3.22) ถึง (3.24) พบว่า วงจรกรองความถี่ในรูปแบบที่ 3.7 สามารถให้ผลตอบสนองทางเอาต์พุตได้ทั้งห้าฟังก์ชัน ได้แก่ ความถี่ต่ำผ่าน ความถี่สูงผ่าน แถบความถี่ผ่าน แถบความถี่หยุดและกรองผ่านทุกความถี่ สามารถควบคุมความถี่ธรรมชาติและควอลิตี้แฟกเตอร์ได้แบบอิเล็กทรอนิกส์ การเลือกผลตอบสนองทางเอาต์พุตไม่ต้องการแมตชิ่งกันของอุปกรณ์ จุดกระแสเอาต์พุตมีความต้านทานสูงทำให้สามารถต่อไปวงจรภาคอื่นได้โดยไม่ต้องใช้วงจรกันชนกระแส วงจรไม่ต้องการกระแสอินพุตแบบกลับเฟสและกระแสอินพุตที่มีขนาดสองเท่า สามารถควบคุมควอลิตี้แฟกเตอร์ได้อย่างอิสระจากความถี่ธรรมชาติ อย่างไรก็ตาม จะพบว่าใช้อุปกรณ์ CDTA จำนวน 4 ตัว ซึ่งแต่ละตัวใช้มอสทรานซิสเตอร์จำนวน 24 ตัว ทำให้อัตราการสิ้นเปลืองกำลังงานสูงและใช้พื้นที่ขนาดใหญ่ทำให้ไม่เหมาะสมที่จะนำไปพัฒนาเป็นวงจรรวม

### 3.3.3 วงจรกรองความถี่รูปแบบกระแสใช้ CDTA นำเสนอโดย J. Jin และ C. Wang

ในปี ค.ศ. 2014 J. Jin และ C. Wang ได้นำเสนอวงจรถองความถี่รูปแบบกระแส [24] โดยเป็นวงจรถองความถี่แบบ MISO ใช้อุปกรณ์ CDTA ดังแสดงในรูปที่ 3.9 วงจรประกอบด้วย CDTA จำนวนสองตัวร่วมกับตัวเก็บประจุที่ต่อลงกราวด์สองตัว



รูปที่ 3.8 วงจรถองความถี่รูปแบบกระแสใช้ CDTA นำเสนอโดย J. Jin และ C. Wang

จากวงจรจะได้สมการกระแสเอาต์พุตดังนี้

$$I_o = \frac{s \frac{g_{m1}}{C_1} I_1 + \frac{g_{m1}g_{m2}}{C_1C_2} I_2 + \left( s^2 + \frac{g_{m1}}{C_1} s + \frac{g_{m1}g_{m2}}{C_1C_2} \right) I_3}{s^2 + \frac{g_{m1}}{C_1} s + \frac{g_{m1}g_{m2}}{C_1C_2}} \quad (3.25)$$

จากสมการที่ (3.25) จะได้ความถี่ธรรมชาติและควอลิตี้แฟกเตอร์เป็น

$$\omega_o = \sqrt{\frac{g_{m1}g_{m2}}{C_1C_2}} \quad (3.26)$$

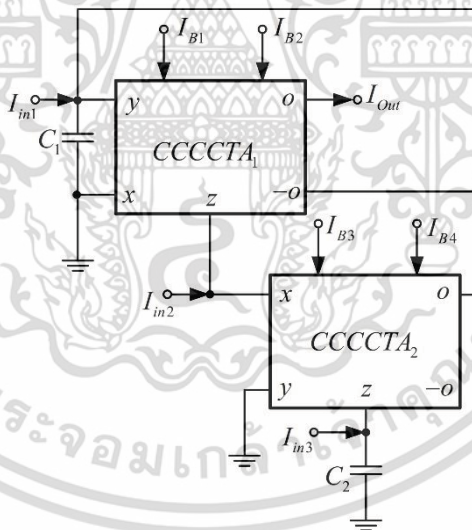
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และ 
$$Q = \sqrt{\frac{g_{m1}C_2}{g_{m2}C_1}} \quad (3.27)$$

จากสมการที่ (3.25) ถึง (3.27) พบว่า วงจรกรองความถี่ในรูปที่ 3.8 สามารถให้ผลตอบสนองทางเอาต์พุตได้ทั้งห้าฟังก์ชัน ได้แก่ ความถี่ต่ำผ่าน ความถี่สูงผ่าน แลบความถี่ผ่าน แลบความถี่หยุดและกรองผ่านทุกความถี่ สามารถควบคุมความถี่ธรรมชาติและควอลิตี้แฟกเตอร์ได้แบบอิเล็กทรอนิกส์ วงจรใช้ตัวเก็บประจุที่ต่อลงกราวด์ทำให้เหมาะสมที่จะนำไปพัฒนาเป็นวงจรรวม การเลือกผลตอบสนองทางเอาต์พุตไม่ต้องการแมตชิ่งกันของอุปกรณ์ จุดกระแสเอาต์พุตมีความต้านทานสูงทำให้สามารถต่อไปวงจรภาคอื่นได้โดยไม่ต้องใช้วงจรกันชนกระแส อย่างไรก็ตาม จะพบว่า วงจรต้องการกระแสอินพุตแบบกลับเฟสและกระแสอินพุตที่มีขนาดสองเท่าเพื่อให้ได้ผลตอบสนองแบบกรองผ่านทุกความถี่ อีกทั้งไม่สามารถควบคุมควอลิตี้แฟกเตอร์ได้อย่างอิสระจากความถี่ธรรมชาติ

### 3.3.4 วงจรกรองความถี่รูปแบบกระแสใช้ CCCCTA นำเสนอโดย W. Jaikla และคณะ

ในปี ค.ศ. 2012 W. Jaikla และคณะ ได้นำเสนอวงจรกรองความถี่รูปแบบกระแส [22] โดยเป็นวงจรกรองความถี่แบบ MISO ใช้อุปกรณ์ CCCCTA ดังแสดงในรูปที่ 3.8 วงจรประกอบด้วย CCCCTA จำนวนสองตัวร่วมกับตัวเก็บประจุที่ต่อลงกราวด์สองตัว



รูปที่ 3.9 วงจรกรองความถี่รูปแบบกระแสใช้ CCCCTA นำเสนอโดย W. Jaikla และคณะ

จากวงจรจะได้สมการกระแสเอาต์พุตดังนี้

$$I_{out} = k \left( \frac{I_{in2}s^2 \frac{C_1C_2R_{x1}}{g_{m2}} + I_{in1} \frac{sC_1}{g_{m2}} + I_{in3}}{s^2 \frac{C_1C_2R_{x1}}{g_{m2}} + \frac{sC_2k}{g_{m2}} + 1} \right) \quad (3.28)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการที่ (3.28) เมื่อ  $k = g_{m1}R_{x2}$  จะได้ความถี่ธรรมชาติและควอลิตี้แฟกเตอร์เป็น

$$\omega_o = \sqrt{\frac{g_{m2}}{C_1 C_2 R_{x1}}} \quad (3.29)$$

และ

$$Q = \frac{1}{k} \sqrt{\frac{C_2 R_{x1} g_{m2}}{C_2}} \quad (3.30)$$

เมื่อกำหนดให้  $R_x = \frac{1}{\sqrt{8kR_{x1}I_{B1}}}$  และ  $g_m = \sqrt{k_{gm}I_{B2}}$  จะได้ความถี่ธรรมชาติและควอลิตี้แฟกเตอร์เป็น

$$\omega_o = \sqrt{\frac{\left(8k_{Rx1}k_{gm2}I_{B1}I_{B4}\right)^{\frac{1}{2}}}{C_1 C_2}} \quad (3.31)$$

และ

$$Q = \sqrt{\left(\frac{8k_{Rx2}I_{B3}C_1}{k_{gm1}I_{B2}C_2}\right)\left(\frac{k_{gm2}I_{B4}}{8k_{Rx1}I_{B1}}\right)^{\frac{1}{2}}} \quad (3.32)$$

เมื่อกำหนดให้  $I_{B1} = I_{B4} = I_B$  จะได้ความถี่ธรรมชาติและควอลิตี้แฟกเตอร์เป็น

$$\omega_o = \sqrt{\frac{I_B \left(8k_{Rx1}k_{gm2}\right)^{\frac{1}{2}}}{C_1 C_2}} \quad (3.33)$$

และ

$$Q = \sqrt{\left(\frac{8k_{Rx2}I_{B3}C_1}{k_{gm1}I_{B2}C_2}\right)\left(\frac{k_{gm2}}{8k_{Rx1}}\right)^{\frac{1}{2}}} \quad (3.34)$$

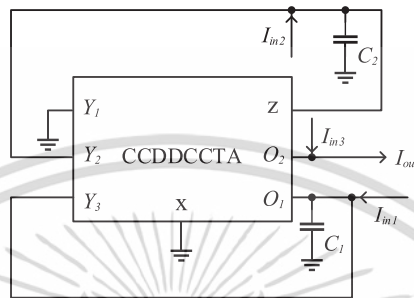
จากสมการที่ (3.28) ถึง (3.34) พบว่า วงจรกรองความถี่ในรูปที่ 3.9 สามารถให้ผลตอบสนองทางเอาต์พุตได้ทั้งห้าฟังก์ชัน ได้แก่ ความถี่ต่ำผ่าน ความถี่สูงผ่าน แลบความถี่ผ่าน แลบความถี่หยุดและกรองผ่านทุกความถี่ สามารถควบคุมความถี่ธรรมชาติและควอลิตี้แฟกเตอร์ได้แบบอิเล็กทรอนิกส์ วงจรใช้ตัวเก็บประจุที่ต่อลงกราวด์ทำให้เหมาะสมที่จะนำไปพัฒนาเป็นวงจรรวม การเลือกผลตอบสนองทางเอาต์พุตไม่ต้องการแมตชิ่งกันของอุปกรณ์ จุดกระแสเอาต์พุตมีความต้านทานสูงทำให้สามารถต่อไปวงจรภาคอื่นได้โดยไม่ต้องใช้วงจรกันชนกระแส สามารถควบคุมควอลิตี้แฟกเตอร์ได้อย่างอิสระจากความถี่ธรรมชาติ วงจรไม่ต้องการกระแสอินพุตแบบกลับเฟสและกระแสอินพุตที่มีขนาดสองเท่า อย่างไรก็ตามถ้าไปใช้งานจริงจำเป็นต้องใช้วงจรกระจายกระแส (Current splitter) ทำการแยกกระแสอินพุตจากจุดเดียวออกเป็นสี่จุดเพื่อส่งเข้าไปยังจุดกระแสอินพุตทั้งสี่จุด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.3.5 วงจรกรองความถี่รูปแบบกระแสใช้ CCDDCCTA เสนอโดย A. K. Kushwaha และ

S. K. Paul

ในปี ค.ศ. 2015 A. K. Kushwaha และ S. K. Paul ได้นำเสนอวงจรกรองความถี่รูปแบบกระแส [26] โดยเป็นวงจรกรองความถี่รูปแบบกระแสแบบ MISO ใช้อุปกรณ์ CCDDCCTA ดังแสดงในรูปที่ 3.10 วงจรประกอบด้วย CCDDCCTA จำนวนหนึ่งตัวร่วมกับตัวเก็บประจุต่อลงกราวด์สองตัว



รูปที่ 3.10 วงจรกรองความถี่รูปแบบกระแสใช้ CCDDCCTA เสนอโดย A. K. Kushwaha และ S. K. Paul

จากวงจรได้สมการกระแสเอาต์พุตดังนี้

$$I_{out} = \frac{-g_{m0} I_{in1} - sC_1 R_x g_{m0} I_{in2} + (s^2 C_1 C_2 R_x + sC_1 + g_{m0}) I_{in3}}{s^2 C_1 C_2 R_x + sC_1 + g_{m0}} \quad (3.35)$$

จากสมการที่ (3.35) จะได้ความถี่ธรรมชาติ ควอลิตีแฟกเตอร์และแบนด์วิดท์เป็น

$$\omega_o = \sqrt{\frac{g_{m0}}{C_1 C_2 R_x}} \quad (3.36)$$

และ

$$Q = \sqrt{\frac{g_{m0} R_x C_2}{C_1}} \quad (3.37)$$

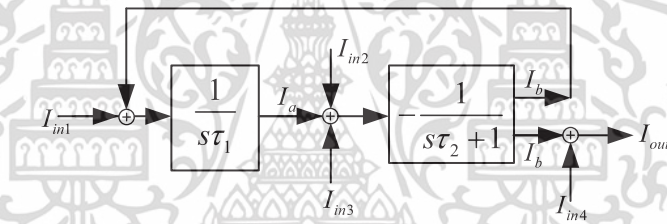
จากสมการที่ (3.35) ถึง (3.37) พบว่า วงจรกรองความถี่ในรูปที่ 3.10 สามารถให้ผลตอบสนองทางเอาต์พุตได้ทั้งห้าฟังก์ชัน ได้แก่ ความถี่ต่ำผ่าน ความถี่สูงผ่าน แถบความถี่ผ่าน แถบความถี่หยุดและกรองผ่านทุกความถี่ สามารถควบคุมความถี่ธรรมชาติและควอลิตีแฟกเตอร์ได้แบบอิเล็กทรอนิกส์ วงจรไม่ต้องการกระแสอินพุตแบบกลับเฟสและกระแสอินพุตขนาดสองเท่า วงจรใช้ตัวเก็บประจุต่อลงกราวด์ทำให้เหมาะสมที่จะนำไปพัฒนาเป็นวงจรรวม จุดกระแสเอาต์พุตมีความต้านทานสูงทำให้สามารถต่อไปวงจรภาคอื่นได้โดยไม่ต้องใช้วงจรกันชนกระแส อย่างไรก็ตามการเลือกผลตอบสนองแบบกรองผ่านความถี่สูง กรองหยุดแถบความถี่และกรองผ่านทุกความถี่ต้องการแมตซิงกันของ  $g_{m0}$  และ  $1/R_x$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 4

# วงจรรองความถี่อันดับสองรูปแบบกระแสหลายหน้าที่แบบสี่อินพุต หนึ่งเอาต์พุต

ในการออกแบบวงจรรองความถี่อันดับสองรูปแบบกระแสหลายหน้าที่แบบสี่อินพุต หนึ่งเอาต์พุต จะใช้โครงสร้างวงจрдังบล็อกไดอะแกรมในรูปที่ 4.1 โครงสร้างหลักของวงจรประกอบไปด้วยวงจรรีโวลูเตอร์แบบไม่สูญเสีย (Lossless integrator) จำนวน 1 ชุดและวงจรรีโวลูเตอร์แบบสูญเสียชนิดกลับเฟส (Inverting lossy integrator) จำนวน 1 ชุด จากบล็อกไดอะแกรม จะพบว่า การออกแบบวงจรในรูปแบบกระแสไม่จำเป็นต้องใช้วงจรบวกหรือลบสัญญาณเพิ่มเติม เพียงแค่จุดอินพุตและเอาต์พุตมาต่อร่วมกันเท่านั้น แต่จุดเอาต์พุตของวงจรรีโวลูเตอร์ทั้งสองจะต้องมีความต้านทานสูงจึงจะนำมาต่อตามหลักการดังกล่าวได้



รูปที่ 4.1 บล็อกไดอะแกรมการออกแบบวงจรรองความถี่รูปแบบกระแสหลายหน้าที่แบบสี่อินพุต หนึ่งเอาต์พุต

จากบล็อกไดอะแกรมในรูปที่ 4.1 สามารถวิเคราะห์หาค่ากระแสเอาต์พุตได้ดังนี้

$$I_{out} = \frac{-\frac{1}{\tau_1 \tau_2} I_{in1} - s \frac{1}{\tau_2} (I_{in2} + I_{in3}) + \left( s^2 + s \frac{1}{\tau_2} + \frac{1}{\tau_1 \tau_2} \right) I_{in4}}{s^2 + s \frac{1}{\tau_2} + \frac{1}{\tau_1 \tau_2}} \quad (4.1)$$

เมื่อพิจารณาสมการที่ (4.1) จะพบว่า วงจรรองความถี่ที่ได้ออกแบบตามบล็อกไดอะแกรม ในรูปที่ 4.1 จะเป็นวงจรรองความถี่ลำดับสอง (Second order filter) จากสมการสามารถกำหนดให้ วงจรได้ฟังก์ชันผลตอบสนองทางเอาต์พุตแบบต่างๆ ได้โดยกำหนดการป้อนกระแสอินพุตทั้งสิ้นได้ดัง ตารางที่ 4.1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.1 การกำหนดกระแสอินพุตของวงจรกรองความถี่รูปแบบกระแสหลายหน้าที่แบบ  
สี่อินพุต หนึ่งเอาต์พุต

ผลตอบสนองทางเอาต์พุต	กำหนดกระแสอินพุต			
$I_{out}$	$I_{in1}$	$I_{in2}$	$I_{in3}$	$I_{in4}$
LP	1	0	0	0
HP	1	1	0	1
BP	0	1	0	0
BR	0	1	0	1
AP	0	1	1	1

จากตารางที่ 4.1 เลข 0 หมายความว่าไม่ต้องป้อนกระแสอินพุตเข้าไปในวงจร ส่วนเลข 1 หมายความว่าป้อนกระแสอินพุตเข้าไปในวงจร ซึ่งจะพบว่า การเลือกผลตอบสนองทางเอาต์พุตรองความถี่แบบต่างๆ สามารถทำได้โดยไม่ต้องการกระแสอินพุตแบบกลับเฟส (Inverting input) และไม่ต้องการกระแสอินพุตที่มีขนาดสองเท่า (ในทางปฏิบัติต้องเพิ่มวงจรขยายกระแสที่มีอัตราขยายเท่ากับสอง) อีกทั้งสามารถควบคุมผลตอบสนองแบบต่างๆ ได้แบบดิจิทัลเมื่อเลข 0 และเลข 1 หมายถึงลอจิกอินพุตที่ถูกนำมาใช้ในการเปิดหรือปิดกระแสอินพุตเข้าไปในวงจร อย่างไรก็ตาม จะพบว่าจะต้องใช้วงจรกระจายกระแสอินพุตไปที่จุดอินพุตทั้งสามและจะต้องใช้วงจรสวิตช์ที่ควบคุมได้แบบดิจิทัลเพิ่มเติมเมื่อกำหนดการป้อนกระแสอินพุตตามตารางที่ 4.1 จะได้ผลตอบสนองทางเอาต์พุตเป็นฟังก์ชันต่างๆ ดังนี้

ฟังก์ชันกรองผ่านความถี่ต่ำ (Low pass filter: LP) แบบกลับเฟส

$$\frac{I_{out}}{I_{in}} = \frac{1}{s^2 + s\frac{1}{\tau_2} + \frac{1}{\tau_1\tau_2}} \quad (4.2)$$

ฟังก์ชันกรองผ่านความถี่สูง (High pass filter: HP) แบบไม่กลับเฟส

$$\frac{I_{out}}{I_{in}} = \frac{s^2}{s^2 + s\frac{1}{\tau_2} + \frac{1}{\tau_1\tau_2}} \quad (4.3)$$

ฟังก์ชันกรองผ่านแถบความถี่ (Band pass filter: BP) แบบกลับเฟส

$$\frac{I_{out}}{I_{in}} = \frac{-s\frac{1}{\tau_2}}{s^2 + s\frac{1}{\tau_2} + \frac{1}{\tau_1\tau_2}} \quad (4.4)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ฟังก์ชันกรองหยุดแถบความถี่ (Band reject filter: BR) แบบไม่กลับเฟส

$$\frac{I_{out}}{I_{in}} = \frac{s^2 + \frac{1}{\tau_1 \tau_2}}{s^2 + s \frac{1}{\tau_2} + \frac{1}{\tau_1 \tau_2}} \quad (4.5)$$

ฟังก์ชันกรองผ่านทุกความถี่ (All pass filter: AP) แบบไม่กลับเฟส

$$\frac{I_{out}}{I_{in}} = \frac{s^2 - s \frac{1}{\tau_2} + \frac{1}{\tau_1 \tau_2}}{s^2 + s \frac{1}{\tau_2} + \frac{1}{\tau_1 \tau_2}} \quad (4.6)$$

จากบล็อกไดอะแกรม พบว่าสามารถให้ฟังก์ชันทางเอาต์พุตครบทั้ง 5 ฟังก์ชันโดยปราศจากเงื่อนไขการแมตซิง (Matching) กันของอุปกรณ์ จากสมการที่ (4.2) ถึง (4.6) ความถี่ธรรมชาติและความถี่ที่แฟกเตอร์แสดงได้เป็น

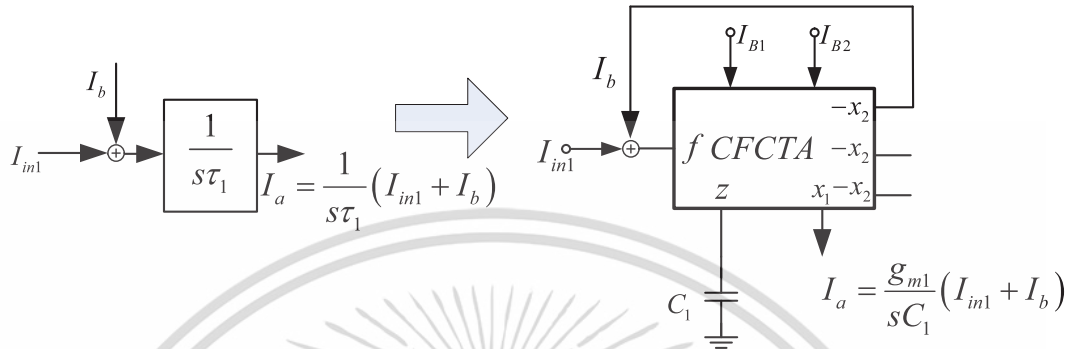
$$\omega_0 = \sqrt{\frac{1}{\tau_1 \tau_2}} \quad (4.7)$$

$$Q = \sqrt{\frac{\tau_2}{\tau_1}} \quad (4.8)$$

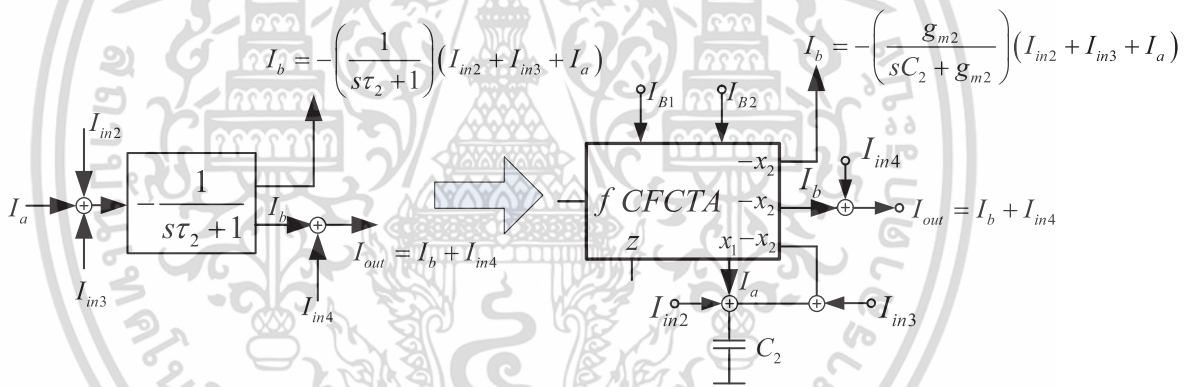
ด้วยหลักการของบล็อกไดอะแกรมในรูปที่ 4.1 สามารถใช้ CFCTA มาเป็นอุปกรณ์แอกทีฟในการออกแบบวงจรได้ดังนี้ ในส่วนของวงจรอินทิเกรเตอร์แบบไม่สูญเสียประกอบไปด้วย CFCTA กับตัวเก็บประจุ  $C_1$  โดยจะป้อนกระแสอินพุต  $I_{in1}$  และ  $I_b$  เข้าที่ขั้ว  $f$  ส่วนกระแสเอาต์พุตจะออกที่ขั้ว  $x_1$  โดยจะให้ป้อนกระแส  $I_a$  ดังรูปที่ 4.2 ซึ่งเป็นการเชื่อมโยงหลักการออกแบบวงจรจากบล็อกไดอะแกรมไปสู่วงจรที่ออกแบบโดยใช้อุปกรณ์ ส่วนวงจรอินทิเกรเตอร์แบบสูญเสียชนิดกลับเฟสประกอบไปด้วย CFCTA กับตัวเก็บประจุ  $C_2$  โดยจะป้อนกระแสอินพุต  $I_{in2}$ ,  $I_{in3}$  และ  $I_a$  เข้าที่ขั้ว  $x_1$  ส่วนกระแสเอาต์พุตจะออกที่ขั้ว  $x_2$  โดยจะให้ป้อนกระแส  $I_b$  ดังรูปที่ 4.3 ซึ่งเป็นการเชื่อมโยงหลักการออกแบบวงจรจากบล็อกไดอะแกรมไปสู่วงจรที่ออกแบบโดยใช้อุปกรณ์ ในขณะที่กระแสเอาต์พุต  $I_{out}$  เป็นผลรวมของกระแส  $I_{in4}$  และ  $I_b$  เมื่อนำวงจรอินทิเกรเตอร์แบบไม่สูญเสียมาต่อร่วมกับวงจรอินทิเกรเตอร์แบบสูญเสียตามหลักการที่ได้แสดงไว้ในบล็อกไดอะแกรมรูปที่ 4.1 จะได้วงจรกรองความถี่รูปแบบกระแสหลายหน้าที่แบบสี่อินพุต หนึ่งเอาต์พุตดังรูปที่ 4.4 จากภาพจะ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

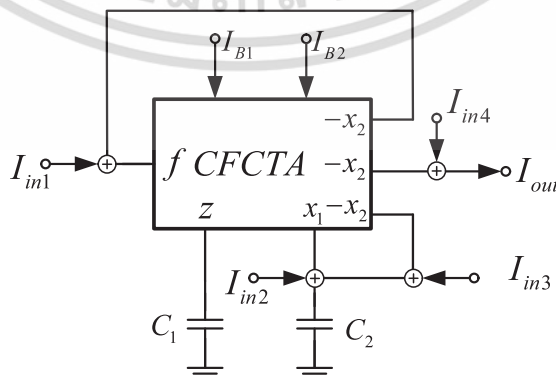
พบว่าวงจรกรองความถี่ที่นำเสนอประกอบไปด้วย CFCTA เพียงหนึ่งตัวร่วมกับตัวเก็บประจุที่ต่อลงกราวด์อีกสองตัว วงจรที่นำเสนอจึงเหมาะสมที่จะนำไปสร้างเป็นวงจรรวม อีกทั้งจุดกระแสเอาต์พุตมีความต้านทานสูงจึงสามารถนำไปต่อคาสเคด (Cascade) ได้โดยไม่ต้องใช้วงจรบัฟเฟอร์ (Buffer) ภายนอก



รูปที่ 4.2 การออกแบบวงจรอินทิเกรเตอร์แบบไม่สูญเสียโดยใช้ CFCTA



รูปที่ 4.3 การออกแบบวงจรอินทิเกรเตอร์แบบสูญเสียโดยใช้ CFCTA



รูปที่ 4.4 วงจรกรองความถี่รูปแบบกระแสหลายหน้าที่แบบสี่อินพุต หนึ่งเอาต์พุต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

#### 4.1 การวิเคราะห์สมรรถนะของวงจรกรองความถี่รูปแบบกระแสหลายหน้าที่แบบสี่อินพุต หนึ่งเอาต์พุตในทางอุดมคติ

ในการวิเคราะห์วงจรที่นำเสนอ เพื่อหาสมการกระแสเอาต์พุตจะอาศัยคุณสมบัติของ CFCTA ตามที่ได้นำเสนอไว้ในบทที่ 2 พิจารณาวจรในรูปที่ 4.4 สามารถเขียนกระแสเอาต์พุตได้ดังนี้

$$I_{out} = \frac{-\frac{g_{m1}g_{m2}}{C_1C_2}I_{in1} - s\frac{g_{m2}}{C_2}(I_{in2} + I_{in3}) + \left(s^2 + s\frac{g_{m2}}{C_2} + \frac{g_{m1}g_{m2}}{C_1C_2}\right)I_{in4}}{s^2 + s\frac{g_{m2}}{C_2} + \frac{g_{m1}g_{m2}}{C_1C_2}} \quad (4.9)$$

จากสมการที่ (4.9) เมื่อมีการกำหนดกระแสอินพุต  $I_{in1}$ ,  $I_{in2}$ ,  $I_{in3}$  และ  $I_{in4}$  ตามตารางที่ 4.1 ดังรายละเอียดด้านล่างนี้

ฟังก์ชันกรองผ่านความถี่ต่ำ (Low pass filter: LP) แบบกลับเฟส  
กำหนดให้  $I_{in2} = I_{in3} = I_{in4} = 0$ ,  $I_{in1} = I_{in}$  จะได้ฟังก์ชันโอนย้ายกระแสดังนี้

$$\frac{I_{out}}{I_{in}} = \frac{-\frac{g_{m1}g_{m2}}{C_1C_2}}{s^2 + s\frac{g_{m2}}{C_2} + \frac{g_{m1}g_{m2}}{C_1C_2}} \quad (4.10)$$

ฟังก์ชันกรองผ่านความถี่สูง (High pass filter: HP) แบบไม่กลับเฟส  
กำหนดให้  $I_{in3} = 0$ ,  $I_{in1} = I_{in2} = I_{in4} = I_{in}$  จะได้ฟังก์ชันโอนย้ายกระแสดังนี้

$$\frac{I_{out}}{I_{in}} = \frac{s^2}{s^2 + s\frac{g_{m2}}{C_2} + \frac{g_{m1}g_{m2}}{C_1C_2}} \quad (4.11)$$

ฟังก์ชันกรองผ่านแถบความถี่ (Band pass filter: BP) แบบกลับเฟส  
กำหนดให้  $I_{in1} = I_{in3} = I_{in4} = 0$ ,  $I_{in2} = I_{in}$  จะได้ฟังก์ชันโอนย้ายกระแสดังนี้

$$\frac{I_{out}}{I_{in}} = \frac{-s\frac{g_{m2}}{C_2}}{s^2 + s\frac{g_{m2}}{C_2} + \frac{g_{m1}g_{m2}}{C_1C_2}} \quad (4.12)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ฟังก์ชันกรองหยุดแถบความถี่ (Band reject filter: BR) แบบไม่กลับเฟส  
กำหนดให้  $I_{in1} = I_{in3} = 0$ ,  $I_{in2} = I_{in4} = I_{in}$  จะได้ฟังก์ชันโอนย้ายกระแสดังนี้

$$\frac{I_{out}}{I_{in}} = \frac{s^2 + \frac{g_{m1}g_{m2}}{C_1C_2}}{s^2 + s\frac{g_{m2}}{C_2} + \frac{g_{m1}g_{m2}}{C_1C_2}} \quad (4.13)$$

ฟังก์ชันกรองผ่านทุกความถี่ (All pass filter: AP) แบบกลับเฟส  
กำหนดให้  $I_{in1} = 0$ ,  $I_{in2} = I_{in3} = I_{in4} = I_{in}$  จะได้ฟังก์ชันโอนย้ายกระแสดังนี้

$$\frac{I_{out}}{I_{in}} = \frac{s^2 - s\frac{g_{m2}}{C_2} + \frac{g_{m1}g_{m2}}{C_1C_2}}{s^2 + s\frac{g_{m2}}{C_2} + \frac{g_{m1}g_{m2}}{C_1C_2}} \quad (4.14)$$

จากการกำหนดกระแสอินพุตด้านบน จะพบว่าวงจรกรองความถี่รูปแบบกระแสหลายหน้าที่  
อันดับสองสามารถให้ผลตอบสนองได้ห้าฟังก์ชัน ซึ่งวงจรที่น่าเสนอไม่จำเป็นต้องใช้วงจรกลับสัญญาณ  
อินพุต ในการสังเคราะห์เพื่อให้ได้ฟังก์ชันตอบสนองทั้งห้าฟังก์ชัน จากสมการที่ (4.9) จะได้ความถี่  
ธรรมชาติ ( $\omega_0$ ) และควอลิตี้แฟกเตอร์ ( $Q$ ) ตามลำดับดังนี้

$$\omega_0 = \sqrt{\frac{g_{m1}g_{m2}}{C_1C_2}} \quad (4.15)$$

และ

$$Q = \sqrt{\frac{C_2g_{m1}}{C_1g_{m2}}} \quad (4.16)$$

เมื่อ  $g_{mi} = \sqrt{\mu_n C_{OX} (W/L) I_{Bi}}$  จากสมการที่ (4.15) และ (4.16) จะได้

$$\omega_0 = \sqrt{\frac{\mu_n C_{OX} (W/L) (I_{B1} I_{B2})^{\frac{1}{2}}}{C_1 C_2}} \quad (4.17)$$

และ

$$Q = \sqrt{\frac{C_2 (I_{B1})^{\frac{1}{2}}}{C_1 (I_{B2})^{\frac{1}{2}}}} \quad (4.18)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการด้านบนพบว่า ความถี่ธรรมชาติ ( $\omega_0$ ) และ คอวลิตีแฟกเตอร์ ( $Q$ ) สามารถควบคุมได้แบบอิเล็กทรอนิกส์ นอกจากนี้ยังพบอีกว่า ถ้า  $I_{B1} = I_{B2} = I_B$  ค่าความถี่ธรรมชาติ ( $\omega_0$ ) และคอวลิตีแฟกเตอร์ ( $Q$ ) สามารถแสดงใหม่ได้

$$\omega_0 = \sqrt{\frac{\mu_n C_{ox} (W/L) I_B}{C_1 C_2}} \quad (4.19)$$

และ

$$Q = \sqrt{\frac{C_2}{C_1}} \quad (4.20)$$

จากสมการที่ (4.19) และ (4.20) พบว่า ค่า  $Q$  สามารถปรับได้ที่  $C_1 / C_2$  และพารามิเตอร์  $\omega_0$  สามารถกำหนดค่าด้วย  $I_B$  โดยไม่กระทบต่อ  $Q$  ดังนั้น สามารถกล่าวได้ว่าวงจรที่นำเสนอสามารถปรับ  $\omega_0$  ได้อย่างอิสระจาก  $Q$  ด้วยวิธีทางอิเล็กทรอนิกส์ผ่านกระแสไบอัส  $I_B$  จากสมการที่ (4.15) และ (4.16) ความไวของ  $\omega_0$  และ  $Q$  แสดงได้ดังนี้

$$S_{C_1, C_2}^{\omega_0} = -\frac{1}{2}, \quad S_{g_{m1}, g_{m2}}^{\omega_0} = \frac{1}{2} \quad (4.21)$$

และ

$$S_{C_1, g_{m2}}^Q = -\frac{1}{2}, \quad S_{C_2, g_{m1}}^Q = \frac{1}{2} \quad (4.22)$$

## 4.2 การวิเคราะห์ผลกระทบเนื่องจากการผิดพลาดในการส่งผ่านกระแสและแรงดันจากอินพุต ไปยังเอาต์พุตของ CFCTA

ในกรณีที่พิจารณาผลกระทบของความผิดพลาดในการส่งผ่านแรงดันจากอินพุตไปยังเอาต์พุตของ CFCTA สามารถแสดงคุณสมบัติของ CFCTA ได้ใหม่ดังนี้

$$\begin{pmatrix} V_f \\ I_z \\ I_{x1} \\ I_{x2} \end{pmatrix} = \begin{pmatrix} 0 & 0 & 0 & 0 \\ \alpha & 0 & 0 & 0 \\ 0 & \pm\beta_1 g_{m1} & 0 & 0 \\ 0 & 0 & \pm\beta_2 g_{m2} & 0 \end{pmatrix} \begin{pmatrix} I_f \\ V_z \\ V_{x1} \\ V_{x2} \end{pmatrix} \quad (4.23)$$

เมื่อ  $\alpha$  คือ ความผิดพลาดในการส่งผ่านกระแสจากขั้ว  $f$  ไปขั้ว  $z$  ส่วน  $\beta_1$  คือ ความผิดพลาดในการส่งผ่านแรงดันจากขั้ว  $z$  ไปเป็นกระแสที่ขั้ว  $x_1$  และ  $\beta_2$  คือ ความผิดพลาดในการส่งผ่านแรงดันจากขั้ว  $x_1$  ไปเป็นกระแสที่ขั้ว  $x_2$  เมื่อคำนึงถึงผลการทบของความผิดพลาดในการส่งผ่านกระแสและ

แรงดันจากอินพุตไปยังเอาต์พุต สามารถวิเคราะห์หาสมการเอาต์พุตของวงจรองความถี่ได้ใหม่ดังนี้ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$I_{out} = \frac{-\frac{\alpha\beta_1\beta_2g_{m1}g_{m2}}{C_1C_2}I_{in1} - \beta_2s\frac{g_{m2}}{C_2}(I_{in2} + I_{in3}) + \left(s^2 + \beta_2s\frac{g_{m2}}{C_2} + \frac{\alpha\beta_1\beta_2g_{m1}g_{m2}}{C_1C_2}\right)I_{in4}}{s^2 + \beta_2s\frac{g_{m2}}{C_2} + \frac{\alpha\beta_1\beta_2g_{m1}g_{m2}}{C_1C_2}} \quad (4.24)$$

จากสมการที่ (4.24) เมื่อมีการกำหนดกระแสอินพุต  $I_{in1}$ ,  $I_{in2}$ ,  $I_{in3}$  และ  $I_{in4}$  ตามตารางที่ 4.1 ดังรายละเอียดด้านล่างนี้

ฟังก์ชันกรองผ่านความถี่ต่ำ (Low pass filter: LP) แบบกลับเฟส

กำหนดให้  $I_{in2} = I_{in3} = I_{in4} = 0$ ,  $I_{in1} = I_{in}$  จะได้ฟังก์ชันโอนย้ายกระแสดังนี้

$$\frac{I_{out}}{I_{in}} = \frac{-\frac{\alpha\beta_1\beta_2g_{m1}g_{m2}}{C_1C_2}}{s^2 + \beta_2s\frac{g_{m2}}{C_2} + \frac{\alpha\beta_1\beta_2g_{m1}g_{m2}}{C_1C_2}} \quad (4.25)$$

ฟังก์ชันกรองผ่านความถี่สูง (High pass filter: HP) แบบไม่กลับเฟส

กำหนดให้  $I_{in3} = 0$ ,  $I_{in1} = I_{in2} = I_{in4} = I_{in}$  จะได้ฟังก์ชันโอนย้ายกระแสดังนี้

$$\frac{I_{out}}{I_{in}} = \frac{s^2}{s^2 + \beta_2s\frac{g_{m2}}{C_2} + \frac{\alpha\beta_1\beta_2g_{m1}g_{m2}}{C_1C_2}} \quad (4.26)$$

ฟังก์ชันกรองผ่านแถบความถี่ (Band pass filter: BP) แบบกลับเฟส

กำหนดให้  $I_{in1} = I_{in3} = I_{in4} = 0$ ,  $I_{in2} = I_{in}$  จะได้ฟังก์ชันโอนย้ายกระแสดังนี้

$$\frac{I_{out}}{I_{in}} = \frac{-\beta_2s\frac{g_{m2}}{C_2}}{s^2 + \beta_2s\frac{g_{m2}}{C_2} + \frac{\alpha\beta_1\beta_2g_{m1}g_{m2}}{C_1C_2}} \quad (4.27)$$

ฟังก์ชันกรองหยุดแถบความถี่ (Band reject filter: BR) แบบไม่กลับเฟส

กำหนดให้  $I_{in1} = I_{in3} = 0$ ,  $I_{in2} = I_{in4} = I_{in}$  จะได้ฟังก์ชันโอนย้ายกระแสดังนี้

$$\frac{I_{out}}{I_{in}} = \frac{s^2 + \frac{\alpha\beta_1\beta_2g_{m1}g_{m2}}{C_1C_2}}{s^2 + \beta_2s\frac{g_{m2}}{C_2} + \frac{\alpha\beta_1\beta_2g_{m1}g_{m2}}{C_1C_2}} \quad (4.28)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ฟังก์ชันกรองผ่านทุกความถี่ (All pass filter: AP) แบบกลับเฟส

กำหนดให้  $I_{in1} = 0$ ,  $I_{in2} = I_{in3} = I_{in4} = I_{in}$  จะได้ฟังก์ชันโอนย้ายกระแสดังนี้

$$\frac{I_{out}}{I_{in}} = \frac{s^2 - \beta_2 s \frac{g_{m2}}{C_2} + \frac{\alpha\beta_1\beta_2 g_{m1}g_{m2}}{C_1 C_2}}{s^2 + \beta_2 s \frac{g_{m2}}{C_2} + \frac{\alpha\beta_1\beta_2 g_{m1}g_{m2}}{C_1 C_2}} \quad (4.29)$$

จากสมการที่ (4.24) จะได้ความถี่ธรรมชาติ ( $\omega_0$ ) และควอลิตี้แฟกเตอร์ ( $Q$ ) ตามลำดับดังนี้

$$\omega_0 = \sqrt{\frac{\alpha\beta_1\beta_2 g_{m1}g_{m2}}{C_1 C_2}} \quad (4.30)$$

และ

$$Q = \sqrt{\frac{\alpha\beta_2 C_2 g_{m1}}{\beta_1 C_1 g_{m2}}} \quad (4.31)$$

### 4.3 การวิเคราะห์ผลกระทบจากความต้านทานและความจุแฝงในตัว CFCTA

ในกรณีที่พิจารณาผลกระทบของความต้านทานและความจุแฝงในตัว CFCTA สามารถแสดงวงจรเทียบเคียงได้ดังรูปที่ 4.5

เมื่อ  $R_f$  คือ ความต้านทานแฝงที่ขั้ว  $f$

$R_z$  คือ ความต้านทานแฝงที่ขั้ว  $z$

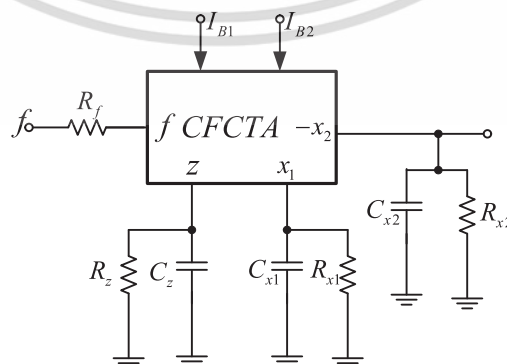
$C_z$  คือ ความจุแฝงที่ขั้ว  $z$

$R_{x1}$  คือ ความต้านทานแฝงที่ขั้ว  $x_1$

$C_{x1}$  คือ ความจุแฝงที่ขั้ว  $x_1$

$R_{x2}$  คือ ความต้านทานแฝงที่ขั้ว  $x_2$

$C_{x2}$  คือ ความจุแฝงที่ขั้ว  $x_2$



รูปที่ 4.5 ตัวต้านทานและตัวเก็บประจุแฝงในตัว CFCTA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับบริการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อความต้านทานโหลด ( $R_L$ ) ที่นำมาต่อที่เอาต์พุตมีค่าต่ำมากๆ และคำนึงถึงผลกระทบของความต้านทานและความจุแฝงภายในตัว CFCTA สามารถหาสมการกระแสเอาต์พุตของวงจรรองความถี่ได้เป็น

$$I_{out} = \frac{-g_{m1}g_{m2}I_{in1} - g_{m2}Y_1(R_f Y_{x2} + 1)(I_{in2} + I_{in3}) + [Y_1 Y_2 (R_f Y_{x2} + 1) + g_{m2}Y_1(R_f Y_{x2} + 1) + g_{m1}g_{m2}]I_{in4}}{Y_1 Y_2 (R_f Y_{x2} + 1) + g_{m2}Y_1(R_f Y_{x2} + 1) + g_{m1}g_{m2}} \quad (4.32)$$

เมื่อ  $Y_1 = s(C_1 + C_z) + G_z$ ,  $Y_2 = s(C_2 + C_{x1} + C_{x2}) + G_{x1} + G_{x2}$ ,  $Y_{x2} = sC_{x2} + G_{x2}$  สมการที่ (4.32)

ถ้าวงจรรองความถี่ที่นำเสนอมีความถี่ที่จะใช้งาน  $f_{op} \ll \frac{1}{2\pi C_{x2} (R_{x2} // R_f)}$  สามารถประมาณ

สมการที่ (4.32) ได้ใหม่ดังนี้

$$I_{out} = \frac{-g_{m1}g_{m2}I_{in1} - g_{m2}Y_1(I_{in2} + I_{in3}) + (Y_1 Y_2 + g_{m2}Y_1 + g_{m1}g_{m2})I_{in4}}{Y_1 Y_2 + g_{m2}Y_1 + g_{m1}g_{m2}} \quad (4.33)$$

แทน  $Y_1$  และ  $Y_2$  ลงในสมการที่ (4.33) จะได้

$$I_{out} = \frac{\left\{ \begin{aligned} & -g_{m1}g_{m2}I_{in1} - g_{m2}[s(C_1 + C_z) + G_z](I_{in2} + I_{in3}) + \\ & [(sC_2^* + G_2^*)(sC_1^* + G_z) + g_{m2}(sC_1^* + G_z) + g_{m1}g_{m2}]I_{in4} \end{aligned} \right\}}{(sC_2^* + G_2^*)(sC_1^* + G_z) + g_{m2}(sC_1^* + G_z) + g_{m1}g_{m2}} \quad (4.34)$$

เมื่อ  $C_1^* = C_1 + C_z$ ,  $C_2^* = C_2 + C_{x1} + C_{x2}$  และ  $G_2^* = G_{x1} + G_{x2}$  จากสมการที่ (4.34) จะได้

$$I_{out} = \frac{\left\{ \begin{aligned} & -\frac{g_{m1}g_{m2}}{C_1^* C_2^*} I_{in1} - \frac{g_{m2}}{C_1^* C_2^*} [s(C_1 + C_z) + G_z](I_{in2} + I_{in3}) + \\ & \left[ s^2 + s \left( \frac{C_2^* G_z + C_1^* G_2^* + g_{m2} C_1^*}{C_1^* C_2^*} \right) + \frac{g_{m2} G_z + G_2^* G_z + g_{m1} g_{m2}}{C_1^* C_2^*} \right] I_{in4} \end{aligned} \right\}}{s^2 + s \left( \frac{C_2^* G_z + C_1^* G_2^* + g_{m2} C_1^*}{C_1^* C_2^*} \right) + \frac{g_{m2} G_z + G_2^* G_z + g_{m1} g_{m2}}{C_1^* C_2^*}} \quad (4.35)$$

จากสมการที่ (4.35) เมื่อมีการกำหนดกระแสอินพุต  $I_{in1}$ ,  $I_{in2}$ ,  $I_{in3}$  และ  $I_{in4}$  ตามตารางที่ 4.1 ดังรายละเอียดด้านล่างนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ฟังก์ชันกรองผ่านความถี่ต่ำ (Low pass filter: LP) แบบกลับเฟส

กำหนดให้  $I_{in2} = I_{in3} = I_{in4} = 0$ ,  $I_{in1} = I_{in}$  จะได้ฟังก์ชันโอนย้ายกระแสดังนี้

$$\frac{I_{out}}{I_{in}} = \frac{-\frac{g_{m1}g_{m2}}{C_1^*C_2^*}}{s^2 + s\left(\frac{C_2^*G_z + C_1^*G_2^* + g_{m2}C_1^*}{C_1^*C_2^*}\right) + \frac{g_{m2}G_z + G_2^*G_z + g_{m1}g_{m2}}{C_1^*C_2^*}} \quad (4.36)$$

ฟังก์ชันกรองผ่านความถี่สูง (High pass filter: HP) แบบไม่กลับเฟส

กำหนดให้  $I_{in3} = 0$ ,  $I_{in1} = I_{in2} = I_{in4} = I_{in}$  จะได้ฟังก์ชันโอนย้ายกระแสดังนี้

$$\frac{I_{out}}{I_{in}} = \frac{s^2 + s\left(\frac{C_2^*G_z + C_1^*G_2^* - g_{m2}C_z}{C_1^*C_2^*}\right) + \frac{g_{m2}G_z + G_2^*G_z}{C_1^*C_2^*}}{s^2 + s\left(\frac{C_2^*G_z + C_1^*G_2^* + g_{m2}C_1^*}{C_1^*C_2^*}\right) + \frac{g_{m2}G_z + G_2^*G_z + g_{m1}g_{m2}}{C_1^*C_2^*}} \quad (4.37)$$

ฟังก์ชันกรองผ่านแถบความถี่ (Band pass filter: BP) แบบกลับเฟส

กำหนดให้  $I_{in1} = I_{in3} = I_{in4} = 0$ ,  $I_{in2} = I_{in}$  จะได้ฟังก์ชันโอนย้ายกระแสดังนี้

$$\frac{I_{out}}{I_{in}} = \frac{-s\left(\frac{C_1 + C_2}{C_1^*C_2^*}\right)g_{m2} - \frac{G_z}{C_1^*C_2^*}}{s^2 + s\left(\frac{C_2^*G_z + C_1^*G_2^* + g_{m2}C_1^*}{C_1^*C_2^*}\right) + \frac{g_{m2}G_z + G_2^*G_z + g_{m1}g_{m2}}{C_1^*C_2^*}} \quad (4.38)$$

ฟังก์ชันกรองหยุดแถบความถี่ (Band reject filter: BR) แบบไม่กลับเฟส

กำหนดให้  $I_{in1} = I_{in3} = 0$ ,  $I_{in2} = I_{in4} = I_{in}$  จะได้ฟังก์ชันโอนย้ายกระแสดังนี้

$$\frac{I_{out}}{I_{in}} = \frac{s^2 + s\left(\frac{C_2^*G_z + C_1^*G_2^* - g_{m2}C_z}{C_1^*C_2^*}\right) + \frac{G_2^*G_z + g_{m1}g_{m2}}{C_1^*C_2^*}}{s^2 + s\left(\frac{C_2^*G_z + C_1^*G_2^* + g_{m2}C_1^*}{C_1^*C_2^*}\right) + \frac{g_{m2}G_z + G_2^*G_z + g_{m1}g_{m2}}{C_1^*C_2^*}} \quad (4.39)$$

ฟังก์ชันกรองผ่านทุกความถี่ (All pass filter: AP) แบบกลับเฟส

กำหนดให้  $I_{in1} = 0$ ,  $I_{in2} = I_{in3} = I_{in4} = I_{in}$  จะได้ฟังก์ชันโอนย้ายกระแสดังนี้

$$\frac{I_{out}}{I_{in}} = \frac{s^2 + s\left(\frac{C_2^*G_z + C_1^*G_2^* - g_{m2}C_1^* - 2g_{m2}C_z}{C_1^*C_2^*}\right) + \frac{G_2^*G_z - g_{m2}G_z + g_{m1}g_{m2}}{C_1^*C_2^*}}{s^2 + s\left(\frac{C_2^*G_z + C_1^*G_2^* + g_{m2}C_1^*}{C_1^*C_2^*}\right) + \frac{g_{m2}G_z + G_2^*G_z + g_{m1}g_{m2}}{C_1^*C_2^*}} \quad (4.40)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการที่ (4.35) จะได้ความถี่ธรรมชาติ ( $\omega_0$ ) และควอลิตี้แฟกเตอร์ ( $Q$ ) ตามลำดับดังนี้

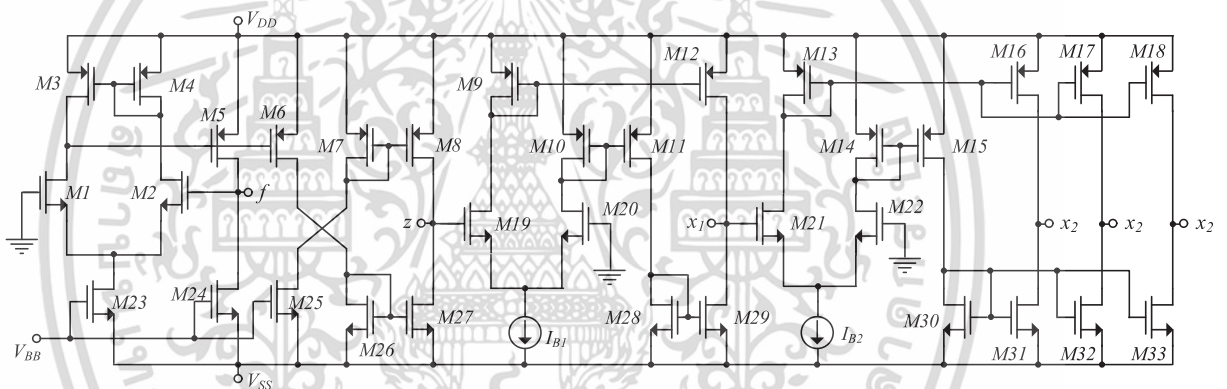
$$\omega_0 = \sqrt{\frac{g_{m2}G_z + G_2^*G_z + g_{m1}g_{m2}}{C_1^*C_2^*}} \quad (4.41)$$

และ

$$Q = \frac{1}{C_2^*G_z + C_1^*G_2^* + g_{m2}C_1^*} \sqrt{C_1^*C_2^*(g_{m2}G_z + G_2^*G_z + g_{m1}g_{m2})} \quad (4.42)$$

#### 4.4 ผลการทดสอบสมรรถนะของวงจร

วงจรที่นำเสนอในรูปที่ 4.2 ถูกทดสอบการทำงานโดยใช้โปรแกรม PSpice โดยใช้โครงสร้างของ CFCTA ในรูปที่ 4.6 ซึ่งพารามิเตอร์ของ CMOS ที่ใช้คือ TSMC 0.25  $\mu\text{m}$  โดยที่ PMOS และ NMOS มีขนาดความกว้างและความยาวของช่องทางเดินกระแสตรงตารางที่ 4.2



รูปที่ 4.6 โครงสร้างภายในของ CFCTA

ตารางที่ 4.2 ขนาดของ MOS ที่ใช้ในการสร้าง CFCTA

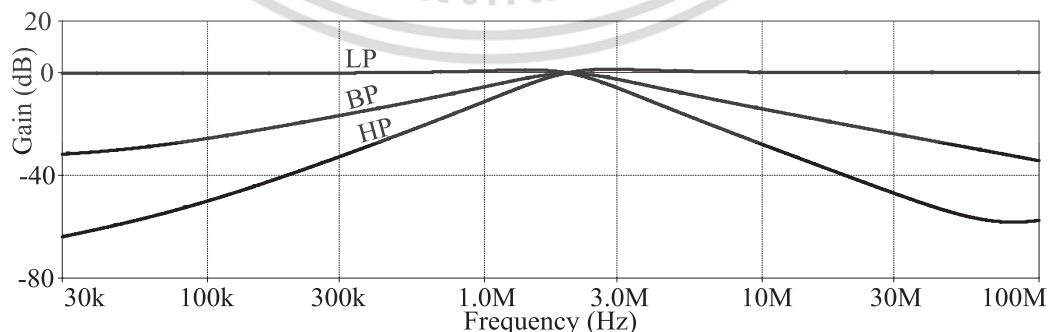
Transistor	W ( $\mu\text{m}$ )	L ( $\mu\text{m}$ )
M1-M2	1	0.25
M3-M18	5	0.25
M19-M22	15	0.25
M23-M33	3	0.25

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.3 ผลการทดสอบสมรรถนะของวงจร CFCTA

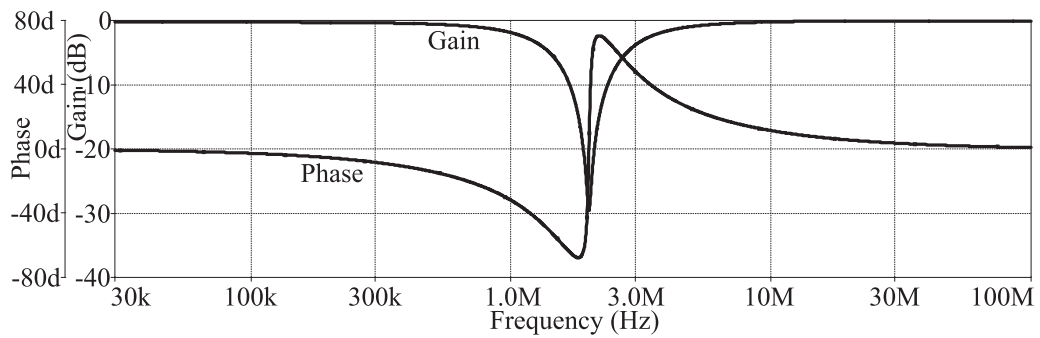
พารามิเตอร์	ค่าที่ได้
แหล่งจ่ายแรงดันเลี้ยงวงจร	$\pm 1.25$ V
แหล่งจ่ายแรงดันไบอัส	$V_{BB} = -0.55$ V
แหล่งจ่ายกระแสไบอัส	$I_{B1} = I_{B2} = 125 \mu\text{A}$
อัตราการสิ้นเปลืองกำลังงาน	2.88 mW
แบนด์วิดท์ที่ -3 dB $I_z/I_f$ , $I_{x1}/V_z$ , $I_{x2}/V_{x1}$	3.335 GHz, 1.102 GHz, 1.34 GHz
อัตราการส่งผ่านกระแส $I_f$ ไปยัง $I_z$ ( $\alpha$ )	$\alpha = 1.0219$
ช่วงกระแสอินพุตเป็นเชิงเส้น	$-157 \mu\text{A} \leq I_f \leq 157 \mu\text{A}$
ช่วงค่าอัตราขยายความนำลำดับที่ 1 ( $g_{m1}$ )	11.96 $\mu\text{A/V}$ - 1.30 mA/V
ช่วงค่าอัตราขยายความนำลำดับที่ 2 ( $g_{m2}$ )	13.94 $\mu\text{A/V}$ - 2.03 mA/V
ความต้านทานที่ขั้ว $f(R_f)$	176.705 $\Omega$
$R_z // C_z$ ที่ขั้ว $z$	33.647 k $\Omega$ // 46.138 fF
$R_{x1} // C_{x1}$ ที่ขั้ว $x_1$	91.72 k $\Omega$ // 46.531 fF
$R_{x2} // C_{x2}$ ที่ขั้ว $x_2$	91.72 k $\Omega$ // 10.04 fF

วงจรทำงานที่แหล่งจ่าย  $\pm 1.25$  โวลต์ ค่าแรงดัน  $V_{BB} = -0.55$  โวลต์, ตัวเก็บประจุค่า  $C_1 = C_2 = 100$  pF, กระแสไบอัส  $I_{B1} = I_{B2} = 125 \mu\text{A}$  จากผลการจำลองการทำงานจะได้อัตราขยายที่ตรงกลางเท่ากับ 2.018 MHz และค่า  $Q \approx 1$  ผลการจำลองแสดงในรูปที่ 4.7 เป็นผลตอบสนองทางขนาดของฟังก์ชัน กรองผ่านความถี่ต่ำ กรองผ่านความถี่สูงและกรองผ่านแถบความถี่ รูปที่ 4.8 และรูปที่ 4.9 แสดงผลตอบสนองทางขนาดและผลตอบสนองทางเฟสของฟังก์ชันกรองหยุดแถบความถี่และฟังก์ชันกรองผ่านทุกความถี่ จากผลการทดสอบจะพบว่าวงจรที่นำเสนอสามารถให้ผลตอบสนองได้ครบทั้งห้าฟังก์ชันโดยไม่ต้องเปลี่ยนแปลงโครงสร้างวงจรตามที่ได้วิเคราะห์ไว้ โดยวงจรใช้พลังงานประมาณ 2.88 mW

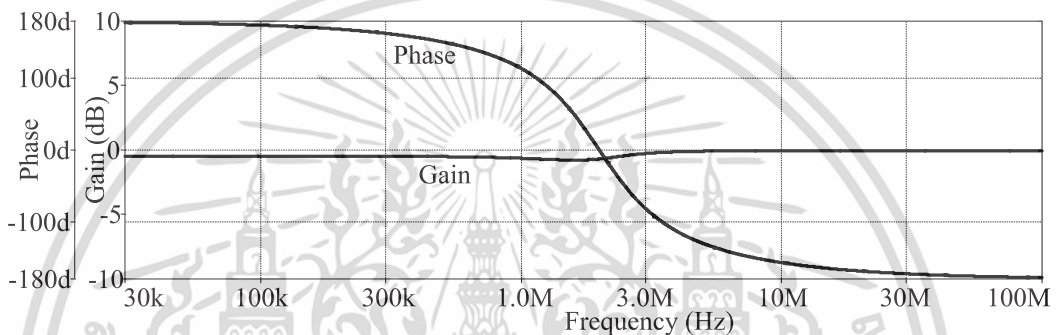


รูปที่ 4.7 การตอบสนองความถี่ของฟังก์ชันกรองผ่านความถี่ต่ำ กรองผ่านความถี่สูง และกรองผ่านแถบความถี่

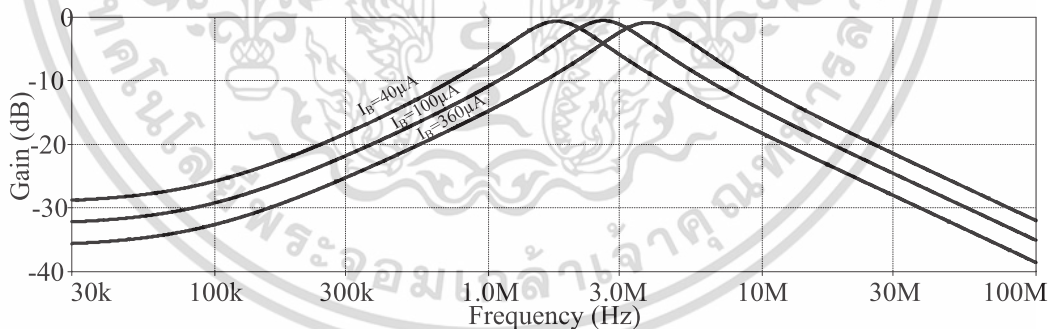
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.8 ผลตอบสนองทางขนาดและผลตอบสนองทางเฟสของฟังก์ชันกรองหยุดแถบความถี่



รูปที่ 4.9 ผลตอบสนองทางขนาดและผลตอบสนองทางเฟสของฟังก์ชันกรองผ่านทุกความถี่

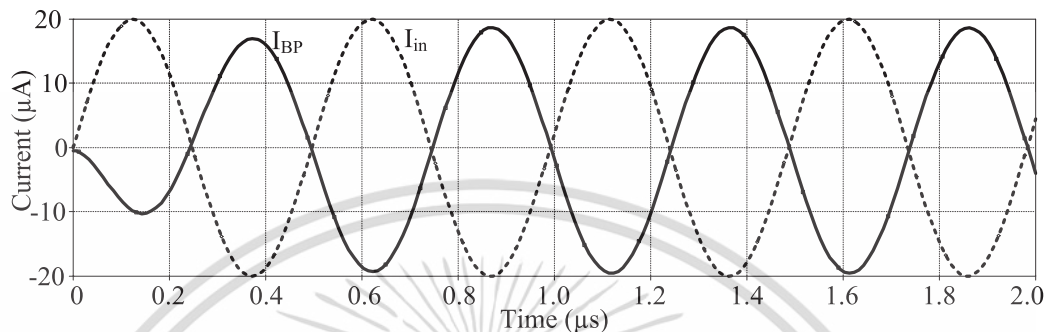


รูปที่ 4.10 การตอบสนองของฟังก์ชันกรองผ่านแถบความถี่ เมื่อปรับกระแสไบอัส  $I_B$

รูปที่ 4.10 แสดงผลตอบสนองทางขนาดของฟังก์ชันกรองผ่านแถบความถี่ ในกรณีนี้ค่า  $C_1 = 50$  pF,  $C_2 = 100$  pF เมื่อกระแสไบอัส  $I_B$  ( $I_{B1} = I_{B2} = I_B$ ) มีการตั้งค่าหลายค่าจะถูกเปลี่ยนเป็น 40  $\mu$ A, 100  $\mu$ A และ 360  $\mu$ A ตามลำดับ จะพบว่าความถี่ธรรมชาติ สามารถปรับได้แบบอิเล็กทรอนิกส์ โดยไม่มีผลกระทบต่อควอลิตี้แฟกเตอร์ วงจรกรองที่นำเสนอทดสอบสมรรถนะโดยป้อนอินพุตเป็น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญาณขาอินพุตขนาด  $40 \mu\text{A}_{\text{p-p}}$  ที่ความถี่ธรรมชาติ 2.018 MHz ผลการตอบสนองทรานเซียนซ์ของ ฟังก์ชันกรองผ่านแถบความถี่ ( $I_{BP}$ ) แสดงในรูปที่ 4.11 ซึ่งได้ค่าความเพี้ยนทางฮาร์โมนิกสรวม (Total Harmonic Distortion :THD) อยู่ที่ 0.169 % ดังนั้นวงจรที่นำเสนอสามารถรับอินพุตได้ถึง  $40 \mu\text{A}_{\text{p-p}}$  โดยที่สัญญาณมีความผิดเพี้ยนต่ำ



รูปที่ 4.11 การตอบสนองทรานเซียนซ์ของฟังก์ชันกรองผ่านแถบความถี่

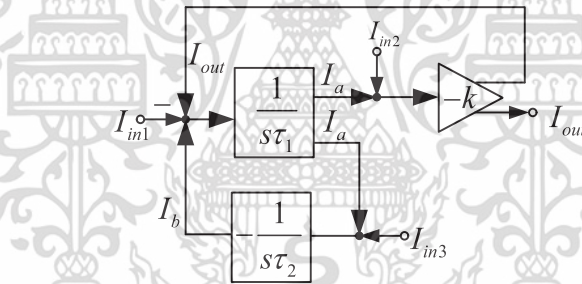
#### 4.5 สรุป

ในบทนี้ได้นำเสนอวงจรกรองความถี่รูปแบบกระแสหลายหน้าที่แบบสี่อินพุต หนึ่งเอาต์พุต โดยใช้ CFCTA เป็นอุปกรณ์แอกทีฟเพียงหนึ่งตัว วงจรที่นำเสนอมีเอาต์พุตอิมพีแดนซ์สูงซึ่งสะดวกต่อการต่อคาสเคดวงจรรูปแบบกระแส วงจรสามารถให้ฟังก์ชันตอบสนองได้ครบทั้งห้าฟังก์ชัน ได้แก่ ความถี่ต่ำผ่าน ความถี่สูงผ่าน แถบความถี่ผ่าน ลอดทอนแถบความถี่และความถี่ทั้งหมดผ่าน ขึ้นอยู่กับ การเลือกป้อนสัญญาณอินพุตที่เหมาะสม พารามิเตอร์ต่างๆ ของวงจรกรองความถี่สามารถควบคุมได้ แบบอิเล็กทรอนิกส์ผ่านการปรับกระแสไบอัสทางอินพุต ซึ่งสะดวกต่อการควบคุมโดยใช้ ไมโครคอนโทรลเลอร์ วงจรประกอบด้วย CFCTA เพียงหนึ่งตัวและตัวเก็บประจุต่อลงกราวด์จำนวน สองตัว ด้วยคุณสมบัติดังกล่าว จึงมีความเหมาะสมที่จะนำวงจรที่นำเสนอไปสร้างเป็นวงจรรวม ผลการ จำลองการทำงานของวงจรมั่นยืนสมรรถนะของวงจรได้เป็นอย่างดี

## บทที่ 5

# วงจรกรองความถี่อันดับสองรูปแบบกระแสหลายหน้าที่ แบบสามอินพุต หนึ่งเอาต์พุต

โครงสร้างวงจรพื้นฐานที่นำมาใช้ในการออกแบบวงจรกรองความถี่อันดับสองรูปแบบกระแสหลายหน้าที่แบบสามอินพุต หนึ่งเอาต์พุตแสดงในรูปที่ 5.1 ซึ่งประกอบไปด้วยวงจรส่วนย่อยจำนวนสามวงจร ได้แก่ วงจรอินทิเกรเตอร์ที่ไม่มีการสูญเสีย (Lossless integrator) จำนวนสองวงจรและวงจรขยายสัญญาณอีกหนึ่งวงจร โดยวงจรอินทิเกรเตอร์จะเป็นวงจรอินทิเกรเตอร์แบบกลับเฟสและไม่กลับเฟสอย่างละวงจร ส่วนวงจรขยายจะเป็นแบบกลับเฟสโดย  $\tau_1$  และ  $\tau_2$  คือ ค่าคงตัวทางเวลา (Time constant) ของวงจรอินทิเกรเตอร์ตัวที่หนึ่งและสองตามลำดับ ในขณะที่  $k$  คือ อัตราขยายของวงจรขยาย จากรูปที่ 5.1 จะพบว่าวงจรมีจุดป้อนกระแสสามจุด ได้แก่  $I_{in1}$ ,  $I_{in2}$  และ  $I_{in3}$  ส่วนกระแสเอาต์พุตมีจุดเดียว ได้แก่  $I_{out}$



รูปที่ 5.1 บล็อกไดอะแกรมการออกแบบวงจรกรองความถี่หลายหน้าที่สามอินพุต หนึ่งเอาต์พุต

จากบล็อกไดอะแกรมในรูปที่ 5.1 สามารถวิเคราะห์หากระแสเอาต์พุตได้ดังนี้

$$I_{out} = k \left[ \frac{-s \frac{1}{\tau_1} I_{in1} + \left( s^2 + \frac{1}{\tau_1 \tau_2} \right) I_{in2} - \frac{1}{\tau_1 \tau_2} I_{in3}}{s^2 + s \frac{k}{\tau_1} + \frac{1}{\tau_1 \tau_2}} \right] \quad (5.1)$$

เมื่อพิจารณาสมการที่ (5.1) จะพบว่า สามารถทำให้วงจรได้ฟังก์ชันผลตอบสนองทางเอาต์พุตแบบต่างๆ ได้โดยกำหนดการป้อนกระแสอินพุตทั้งสามได้ดังตารางที่ 5.1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 5.1 การกำหนดกระแสอินพุตเพื่อให้วงจรได้ฟังก์ชันผลตอบสนองทางเอาต์พุตแบบต่างๆ

ผลตอบสนองทางเอาต์พุต	กำหนดกระแสอินพุต		
$I_{out}$	$I_{in1}$	$I_{in2}$	$I_{in3}$
LP	0	0	1
HP	0	1	1
BP	1	0	0
BR	0	1	0
AP	1	1	0

จากตารางที่ 5.1 เลข 0 หมายความว่าไม่ต้องป้อนกระแสอินพุตเข้าไปในวงจร ส่วนเลข 1 หมายความว่าป้อนกระแสอินพุตเข้าไปในวงจร ซึ่งจะพบว่า การเลือกผลตอบสนองทางเอาต์พุตกรงความถี่แบบต่างๆ สามารถทำได้โดยไม่ต้องการกระแสอินพุตแบบกลับเฟส (Inverting input) และไม่ต้องการกระแสอินพุตที่มีขนาดสองเท่า (ในทางปฏิบัติต้องเพิ่มวงจรขยายกระแสที่มีอัตราขยายเท่ากับสอง) อีกทั้งสามารถควบคุมได้วงจรได้ผลตอบสนองแบบต่างๆ ได้แบบดิจิทัลเมื่อเลข 0 และเลข 1 หมายถึงลอจิกอินพุตที่ถูกนำมาใช้ในการเปิดหรือปิดกระแสอินพุตเข้าไปในวงจร อย่างไรก็ตาม จะพบว่าจะต้องใช้วงจรกระจายกระแสอินพุตไปที่จุดอินพุตทั้งสามและจะต้องใช้วงจรสวิตช์ที่ควบคุมได้แบบดิจิทัลเพิ่มเติม เมื่อกำหนดการป้อนกระแสอินพุตตามตารางที่ 5.1 จะได้ผลตอบสนองทางเอาต์พุตเป็นฟังก์ชันต่างๆ ดังนี้

ฟังก์ชันกรงผ่านความถี่ต่ำ (Low pass filter: LP) แบบกลับเฟส

$$\frac{I_{out}}{I_{in}} = \frac{-k}{s^2 + s\frac{k}{\tau_1} + \frac{1}{\tau_1\tau_2}} \quad (5.2)$$

ฟังก์ชันกรงผ่านความถี่สูง (High pass filter: HP) แบบไม่กลับเฟส

$$\frac{I_{out}}{I_{in}} = \frac{ks^2}{s^2 + s\frac{k}{\tau_1} + \frac{1}{\tau_1\tau_2}} \quad (5.3)$$

ฟังก์ชันกรงผ่านแถบความถี่ (Band pass filter: BP) แบบกลับเฟส

$$\frac{I_{out}}{I_{in}} = \frac{-s\frac{k}{\tau_1}}{s^2 + s\frac{k}{\tau_1} + \frac{1}{\tau_1\tau_2}} \quad (5.4)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ฟังก์ชันกรองหยุดแถบความถี่ (Band reject filter: BR) แบบไม่กลับเฟส

$$\frac{I_{out}}{I_{in}} = \frac{k \left( s^2 + \frac{1}{\tau_1 \tau_2} \right)}{s^2 + s \frac{k}{\tau_1} + \frac{1}{\tau_1 \tau_2}} \quad (5.5)$$

ฟังก์ชันกรองผ่านทุกความถี่ (All-pass filter: AP) แบบไม่กลับเฟส

$$\frac{I_{out}}{I_{in}} = \frac{k \left( s^2 - s \frac{1}{\tau_1} + \frac{1}{\tau_1 \tau_2} \right)}{s^2 + s \frac{k}{\tau_1} + \frac{1}{\tau_1 \tau_2}} \quad (5.6)$$

พิจารณาจากสมการที่ (5.2) ถึง (5.6) จะพบว่าเมื่อมีการป้อนกระแสอินพุตตามตารางที่ 5.1 วงจรตามรูปที่ 5.1 วงจรสามารถให้ผลตอบสนองได้ครบทั้งห้าฟังก์ชัน ได้แก่ ฟังก์ชันกรองผ่านความถี่ต่ำ ฟังก์ชันกรองผ่านความถี่สูง ฟังก์ชันกรองผ่านแถบความถี่ ฟังก์ชันกรองหยุดแถบความถี่และฟังก์ชันกรองผ่านทุกความถี่ โดยฟังก์ชันกรองผ่านความถี่ต่ำ ฟังก์ชันกรองผ่านความถี่สูง ฟังก์ชันกรองกำจัดแถบความถี่และฟังก์ชันกรองผ่านทุกความถี่จะมีอัตราขยายเท่ากับ  $k$  ส่วนฟังก์ชันกรองผ่านแถบความถี่จะมีอัตราขยายเท่ากับหนึ่ง

เมื่อพิจารณาจากส่วนของสมการที่ (5.2) ถึง (5.6) จะได้ความถี่ธรรมชาติ ( $\omega_0$ ) และควอลิตี้แฟกเตอร์ ( $Q$ ) ดังนี้

$$\omega_0 = \sqrt{\frac{1}{\tau_1 \tau_2}} \quad (5.7)$$

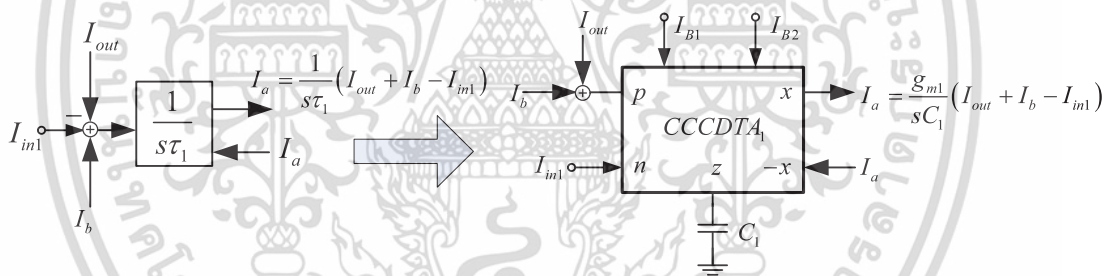
และ

$$Q = \frac{1}{k} \sqrt{\frac{\tau_1}{\tau_2}} \quad (5.8)$$

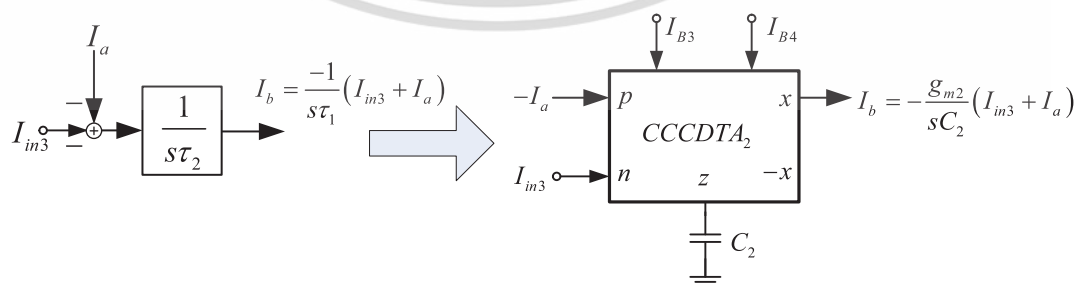
เมื่อพิจารณาความถี่ธรรมชาติในสมการที่ (5.7) และควอลิตี้แฟกเตอร์ในสมการที่ (5.8) จะพบว่า การควบคุมควอลิตี้แฟกเตอร์สามารถควบคุมที่อัตราขยาย  $k$  โดยไม่ส่งผลต่อความถี่ธรรมชาติ ในขณะที่การปรับความถี่ธรรมชาติโดยไม่ให้ส่งผลต่อควอลิตี้แฟกเตอร์สามารถทำได้โดยควบคุมค่าคงตัวทางเวลา  $\tau_1$  และ  $\tau_2$  ไปพร้อมกัน ด้วยคุณสมบัติดังกล่าวทำให้สะดวกต่อการออกแบบวงจรกรองความถี่เพื่อให้ได้ความถี่คัทออฟ (Cut off frequency) และแบนด์วิดท์ตามต้องการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อาศัยบล็อกไดอะแกรมในรูปที่ 5.1 มาเป็นหลักการในการออกแบบวงจรโดยเน้นที่จะใช้อุปกรณ์ CCCDTA เป็นอุปกรณ์แอกทีฟหลักในการออกแบบวงจรร่วมกับตัวเก็บประจุที่ต่อลงกราวด์เท่านั้น ในส่วนของวงจรอินทิเกรเตอร์แบบไม่สูญเสียไม่กลับเฟสประกอบไปด้วย CCCDTA1 กับตัวเก็บประจุ  $C_1$  ดังรูปที่ 5.2 โดยจะป้อนกระแสอินพุต  $I_{in1}$  เข้าที่ขั้ว  $n$  ส่วน  $I_{out}$  และ  $I_B$  จะเข้าที่ขั้ว  $p$  กระแสเอาต์พุตจะออกที่ขั้ว  $x$  โดยจะให้เป็นกระแส  $I_a$  ส่วนวงจรอินทิเกรเตอร์แบบไม่สูญเสียชนิดกลับเฟสประกอบไปด้วย CCCDTA2 กับตัวเก็บประจุ  $C_2$  ดังรูปที่ 5.3 โดยจะป้อนกระแสอินพุต  $I_{in3}$  เข้าที่ขั้ว  $n$  ส่วนกระแส  $I_a$  เข้าที่ขั้ว  $p$  กระแสเอาต์พุตจะออกที่ขั้ว  $x$  โดยจะให้เป็นกระแส  $I_B$  วงจรขยายกระแสประกอบด้วย CCCDTA3 เพียงหนึ่งตัว ดังรูปที่ 5.4 โดยจะป้อนกระแส  $I_{in2}$  และ  $I_a$  เข้าที่ขั้ว  $p$  เมื่อนำวงจรอินทิเกรเตอร์แบบไม่สูญเสียมาต่อร่วมกับวงจรอินทิเกรเตอร์แบบสูญเสียตามหลักการที่ได้แสดงไว้ในบล็อกไดอะแกรมในรูปที่ 5.1 จะได้วงจรกรองความถี่โหมดกระแสหลายหน้าที่แบบสามอินพุต หนึ่งเอาต์พุตดังรูปที่ 5.5 จากภาพจะพบว่าวงจรกรองความถี่ที่นำเสนอประกอบไปด้วย CCCDTA จำนวนสามตัวร่วมกับตัวเก็บประจุที่ต่อลงกราวด์อีกสองตัว วงจรที่นำเสนอจึงเหมาะสมที่จะนำไปสร้างเป็นวงจรรวม อีกทั้งจุดกระแสเอาต์พุตมีความต้านทานสูงจึงสามารถนำไปต่อคาสเคด (Cascade) ได้โดยไม่ต้องใช้วงจรบัฟเฟอร์ (Buffer) ภายนอก

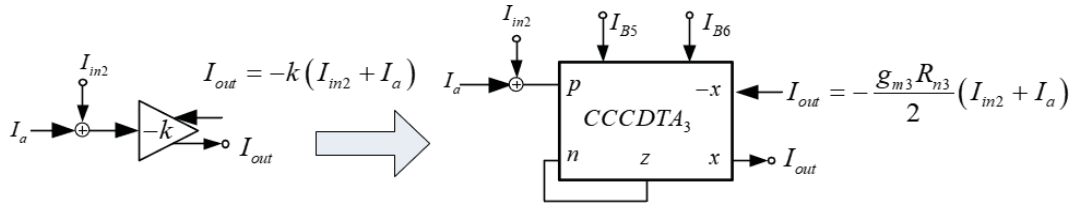


รูปที่ 5.2 การออกแบบวงจรอินทิเกรเตอร์แบบไม่สูญเสียไม่กลับเฟส โดยใช้ CCCDTA

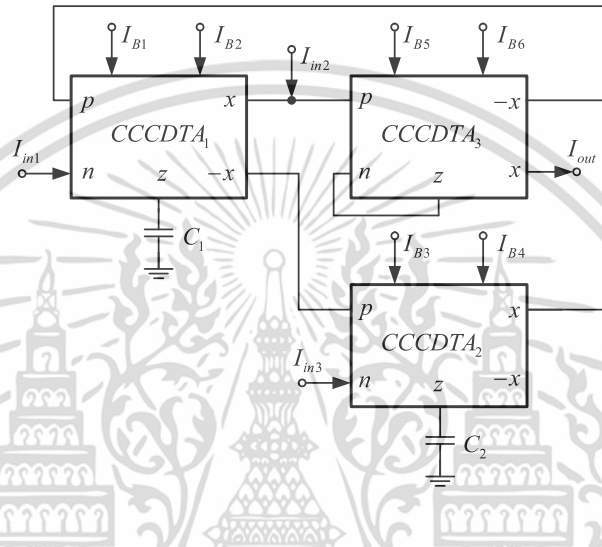


รูปที่ 5.3 การออกแบบวงจรอินทิเกรเตอร์แบบไม่สูญเสียชนิดกลับเฟส โดยใช้ CCCDTA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.4 การออกแบบวงจรขยายกระแส โดยใช้ CCCDTA



รูปที่ 5.5 วงจรกรองแบบหลายอินพุต หนึ่งเอาต์พุต ที่สังเคราะห์ตามบล็อกโตะแกรมในรูปที่ 5.1

5.1 การวิเคราะห์สมรรถนะของวงจรกรองความถี่อันดับสองรูปแบบกระแสหลายหน้าที่แบบสามอินพุต หนึ่งเอาต์พุตในทางอุดมคติ

จากวงจรในรูปที่ 5.5 เมื่อ CCCDTA ที่ใช้ในวงจรทำงานเป็นไปตามอุดมคติสามารถหาฟังก์ชันการถ่ายโอนกระแสได้เป็น

$$I_{out} = k \left[ \frac{-I_{in1} s \frac{g_{m1}}{C_1} + I_{in2} \left( s^2 + \frac{g_{m1} g_{m2}}{C_1 C_2} \right) - I_{in3} \frac{g_{m1} g_{m2}}{C_1 C_2}}{s^2 + \frac{g_{m1} k}{C_1} s + \frac{g_{m1} g_{m2}}{C_1 C_2}} \right] \quad (5.9)$$

เมื่อ  $k = \frac{g_{m3} R_{n3}}{2} \quad (5.10)$

จากสมการที่ (5.9) เมื่อมีการกำหนดกระแสอินพุต  $I_{in1}$ ,  $I_{in2}$ , และ  $I_{in3}$  ตามตารางที่ 5.1 ดังรายละเอียดด้านล่างนี้ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ฟังก์ชันกรองผ่านความถี่ต่ำ (Low pass filter: LP) แบบกลับเฟส  
กำหนดให้  $I_{in1} = I_{in2} = 0$ ,  $I_{in3} = I_{in}$  จะได้ฟังก์ชันโอนย้ายกระแสดังนี้

$$\frac{I_{out}}{I_{in}} = \frac{-\frac{g_{m1}g_{m2}k}{C_1C_2}}{s^2 + \frac{g_{m1}k}{C_1}s + \frac{g_{m1}g_{m2}}{C_1C_2}} \quad (5.11)$$

ฟังก์ชันกรองผ่านความถี่สูง (High pass filter: HP) แบบไม่กลับเฟส  
กำหนดให้  $I_{in1} = 0$ ,  $I_{in2} = I_{in3} = I_{in}$  จะได้ฟังก์ชันโอนย้ายกระแสดังนี้

$$\frac{I_{out}}{I_{in}} = \frac{ks^2}{s^2 + \frac{g_{m1}k}{C_1}s + \frac{g_{m1}g_{m2}}{C_1C_2}} \quad (5.12)$$

ฟังก์ชันกรองผ่านแถบความถี่ (Band pass filter: BP) แบบกลับเฟส  
กำหนดให้  $I_{in2} = I_{in3} = 0$ ,  $I_{in1} = I_{in}$  จะได้ฟังก์ชันโอนย้ายกระแสดังนี้

$$\frac{I_{out}}{I_{in}} = \frac{-\frac{g_{m1}k}{C_1}s}{s^2 + \frac{g_{m1}k}{C_1}s + \frac{g_{m1}g_{m2}}{C_1C_2}} \quad (5.13)$$

ฟังก์ชันกรองหยุดแถบความถี่ (Band reject filter: BR) แบบกลับเฟส  
กำหนดให้  $I_{in1} = I_{in3} = 0$ ,  $I_{in2} = I_{in}$  จะได้ฟังก์ชันโอนย้ายกระแสดังนี้

$$\frac{I_{out}}{I_{in}} = \frac{k\left(s^2 + \frac{g_{m1}g_{m2}}{C_1C_2}\right)}{s^2 + \frac{g_{m1}k}{C_1}s + \frac{g_{m1}g_{m2}}{C_1C_2}} \quad (5.14)$$

ฟังก์ชันกรองผ่านทุกความถี่ (All pass filter: AP) แบบกลับเฟส  
กำหนดให้  $I_{in3} = 0$ ,  $I_{in1} = I_{in2} = I_{in}$  จะได้ฟังก์ชันโอนย้ายกระแสดังนี้

$$\frac{I_{out}}{I_{in}} = \frac{k\left(s^2 - \frac{g_{m1}}{C_1}s + \frac{g_{m1}g_{m2}}{C_1C_2}\right)}{s^2 + \frac{g_{m1}k}{C_1}s + \frac{g_{m1}g_{m2}}{C_1C_2}} \quad (5.15)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ดังนั้นจะพบว่า วงจรสามารถให้ผลตอบสนองได้ครบทั้งห้าฟังก์ชัน ได้แก่ ฟังก์ชันกรองผ่านความถี่ต่ำ ฟังก์ชันกรองผ่านความถี่สูง ฟังก์ชันกรองผ่านแถบความถี่ ฟังก์ชันกรองหยุดแถบความถี่ และฟังก์ชันกรองผ่านทุกความถี่ โดยฟังก์ชันกรองผ่านความถี่ต่ำ ฟังก์ชันกรองผ่านความถี่สูง ฟังก์ชันกรองกำจัดแถบความถี่และฟังก์ชันกรองผ่านทุกความถี่จะมีอัตราขยายเท่ากับ  $k$  ส่วนฟังก์ชันกรองผ่านแถบความถี่จะมีอัตราขยายเท่ากับหนึ่ง จากสมการที่ (5.11) ถึง (5.15) ความถี่ธรรมชาติและควอลิตี้แฟกเตอร์แสดงได้เป็น

$$\omega_0 = \sqrt{\frac{g_{m1}g_{m2}}{C_1C_2}} \quad (5.16)$$

และ

$$Q = \frac{2}{g_{m3}R_{n3}} \sqrt{\frac{C_1g_{m2}}{C_2g_{m1}}} \quad (5.17)$$

เมื่อ  $g_{m1} = \frac{I_{B2}}{2V_T}$ ,  $g_{m2} = \frac{I_{B4}}{2V_T}$ ,  $g_{m3} = \frac{I_{B6}}{2V_T}$  และ  $R_{n3} = \frac{V_T}{2I_{B5}}$  จากสมการที่ (5.16) และ (5.17) จะ  
ได้

$$\omega_0 = \frac{1}{2V_T} \sqrt{\frac{I_{B2}I_{B4}}{C_1C_2}} \quad (5.18)$$

และ

$$Q = \frac{8I_{B5}}{I_{B6}} \sqrt{\frac{C_1I_{B4}}{C_2I_{B2}}} \quad (5.19)$$

จากสมการที่ (5.16) และ (5.17) จะพบว่าสามารถควบคุมความถี่ธรรมชาติและควอลิตี้แฟกเตอร์ได้ด้วยวิธีทางอิเล็กทรอนิกส์ผ่านการควบคุมค่าความนำภายใน  $g_{m1}$ ,  $g_{m2}$  และ  $g_{m3}$  นอกจากนี้จะพบว่าควอลิตี้แฟกเตอร์สามารถควบคุมได้แบบอิเล็กทรอนิกส์ที่  $g_{m3}$  โดยไม่ส่งผลกระทบต่อความถี่ธรรมชาติ เมื่อกำหนดให้  $g_{m1} = g_{m2} = g_m$  ความถี่ธรรมชาติและควอลิตี้แฟกเตอร์แสดงได้ดังนี้

$$\omega_0 = \frac{I_B}{2V_T} \sqrt{\frac{1}{C_1C_2}} \quad (5.20)$$

และ

$$Q = \frac{8I_{B5}}{I_{B6}} \sqrt{\frac{C_1}{C_2}} \quad (5.21)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการที่ (5.20) และ (5.21) จะพบว่า สามารถปรับค่า  $Q$  ได้ที่แบบอิเล็กทรอนิกส์ที่  $I_{B5}$  และ  $I_{B6}$  โดยไม่ส่งผลกระทบต่อความถี่ธรรมชาติ ในขณะที่  $\omega_0$  สามารถปรับแบบอิเล็กทรอนิกส์ได้ที่  $I_B$  โดยที่ไม่ส่งผลกระทบต่อ  $Q$  ดังนั้นอาจกล่าวได้ว่า วงจรที่นำเสนอสามารถปรับ  $\omega_0$  ได้อย่างอิสระ  $Q$  ด้วยวิธีทางอิเล็กทรอนิกส์ โดยการปรับกระแสไบอัส จากสมการที่ (5.16) และ (5.17) ความไวของ  $\omega_0$  และ  $Q$  แสดงได้ดังนี้

$$S_{g_{m1}}^{\omega_0} = S_{g_{m2}}^{\omega_0} = \frac{1}{2}; S_{C_1}^{\omega_0} = S_{C_2}^{\omega_0} = -\frac{1}{2} \quad (5.22)$$

และ

$$S_{R_{n3}}^{\omega_0} = S_{g_{m3}}^{\omega_0} = -1; S_{C_1}^{\omega_0} = S_{g_{m2}}^{\omega_0} = \frac{1}{2}; S_{C_2}^{\omega_0} = S_{g_{m1}}^{\omega_0} = -\frac{1}{2} \quad (5.23)$$

## 5.2 การวิเคราะห์ผลกระทบเนื่องจากความผิดพลาดในการส่งผ่านกระแสและแรงดันจากอินพุตไปยังเอาต์พุตของ CCCDTA

ในกรณีที่พิจารณาผลกระทบของความผิดพลาดในการส่งผ่านกระแสและแรงดันจากอินพุตไปยังเอาต์พุตของ CCCDTA สามารถแสดงคุณสมบัติของ CCCDTA ได้ใหม่ดังนี้

$$\begin{bmatrix} V_p \\ V_n \\ I_z \\ I_x \end{bmatrix} = \begin{bmatrix} R_p & 0 & 0 & 0 \\ 0 & R_n & 0 & 0 \\ \alpha_p & -\alpha_n & 0 & 0 \\ 0 & 0 & 0 & \pm \beta g_m \end{bmatrix} \begin{bmatrix} I_p \\ I_n \\ V_x \\ V_z \end{bmatrix} \quad (5.24)$$

เมื่อ  $\alpha_p$  คือ ความผิดพลาดในการส่งผ่านกระแสจากขั้ว  $p$  ไปขั้ว  $z$

$\alpha_n$  คือ ความผิดพลาดในการส่งผ่านกระแสจากขั้ว  $n$  ไปยังขั้ว  $z$

$\beta$  คือ ความผิดพลาดในการส่งผ่านแรงดันจากขั้ว  $z$  ไปเป็นการเสที่ขั้ว  $x$

เมื่อคำนึงถึงผลการทบของความผิดพลาดในการส่งผ่านกระแสและแรงดันจากอินพุตไปยังเอาต์พุต สามารถวิเคราะห์หาสมการเอาต์พุตของวงจรองความถี่ได้ใหม่ดังนี้

$$I_{out}^* = \frac{\beta_3 \alpha_{p3} g_{m3} R_{n3}}{2} \left( \frac{-I_{in1} \frac{\alpha_{n1} \beta_1 \alpha_{p1} g_{m1} g_{m2}}{\alpha_{p1} C_1 g_{m2}} s + I_{in2} \left( s^2 + \frac{\beta_1 \beta_2 \alpha_{p1} \alpha_{p3} g_{m1} g_{m2}}{C_1 C_2} \right) - I_{in3} \frac{\alpha_{n2} \beta_1 \beta_2 \alpha_{p1} g_{m1} g_{m2}}{C_1 C_2}}{s^2 + \frac{\beta_1 \alpha_{p1} \alpha_{p3} \beta_3 g_{m1} g_{m3} R_{n3}}{2 C_1} s + \frac{\beta_1 \beta_2 \alpha_{p1} \alpha_{p3} g_{m1} g_{m2}}{C_1 C_2}} \right) \quad (5.25)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อ 
$$k^* = \frac{\beta_3 \alpha_{p3} g_{m3} R_{n3}}{2} \quad (5.26)$$

จากสมการที่ (5.25) เมื่อมีการกำหนดกระแสอินพุต  $I_{in1}$ ,  $I_{in2}$ , และ  $I_{in3}$  ตามตารางที่ 5.1 ดังรายละเอียดด้านล่างนี้

ฟังก์ชันกรองผ่านความถี่ต่ำ (Low pass filter: LP) แบบกลับเฟส  
กำหนดให้  $I_{in1} = I_{in2} = 0$ ,  $I_{in3} = I_{in}$  จะได้ฟังก์ชันโอนย้ายกระแสดังนี้

$$\frac{I_{out}^*}{I_{in}} = \frac{\frac{\alpha_{n2} \beta_1 \beta_2 \alpha_{p1} g_{m1} g_{m2} k^*}{C_1 C_2}}{s^2 + \frac{\beta_1 \alpha_{p1} g_{m1} k^*}{C_1} s + \frac{\beta_1 \beta_2 \alpha_{p1} \alpha_{p3} g_{m1} g_{m2}}{C_1 C_2}} \quad (5.27)$$

ฟังก์ชันกรองผ่านความถี่สูง (High pass filter: HP) แบบไม่กลับเฟส  
กำหนดให้  $I_{in1} = 0$ ,  $I_{in2} = I_{in3} = I_{in}$  จะได้ฟังก์ชันโอนย้ายกระแสดังนี้

$$\frac{I_{out}^*}{I_{in}} = \frac{k^* \left[ s^2 + \frac{\beta_1 \beta_2 \alpha_{p1} g_{m1} g_{m2} (\alpha_{p3} - \alpha_{n2})}{C_1 C_2} \right]}{s^2 + \frac{\beta_1 \alpha_{p1} g_{m1} k^*}{C_1} s + \frac{\beta_1 \beta_2 \alpha_{p1} \alpha_{p3} g_{m1} g_{m2}}{C_1 C_2}} \quad (5.28)$$

ฟังก์ชันกรองผ่านแถบความถี่ (Band pass filter: BP) แบบกลับเฟส  
กำหนดให้  $I_{in2} = I_{in3} = 0$ ,  $I_{in1} = I_{in}$  จะได้ฟังก์ชันโอนย้ายกระแสดังนี้

$$\frac{I_{out}^*}{I_{in}} = \frac{\frac{\alpha_{n1} \beta_1 \alpha_{p1} g_{m1} g_{m2} k^*}{\alpha_{p1} C_1 g_{m2}} s}{s^2 + \frac{\beta_1 \alpha_{p1} g_{m1} k^*}{C_1} s + \frac{\beta_1 \beta_2 \alpha_{p1} \alpha_{p3} g_{m1} g_{m2}}{C_1 C_2}} \quad (5.29)$$

ฟังก์ชันกรองหยุดแถบความถี่ (Band reject filter: BR) แบบกลับเฟส  
กำหนดให้  $I_{in1} = I_{in3} = 0$ ,  $I_{in2} = I_{in}$  จะได้ฟังก์ชันโอนย้ายกระแสดังนี้

$$\frac{I_{out}^*}{I_{in}} = \frac{k^* \left( s^2 + \frac{\beta_1 \beta_2 \alpha_{p1} \alpha_{p3} g_{m1} g_{m2}}{C_1 C_2} \right)}{s^2 + \frac{\beta_1 \alpha_{p1} g_{m1} k^*}{C_1} s + \frac{\beta_1 \beta_2 \alpha_{p1} \alpha_{p3} g_{m1} g_{m2}}{C_1 C_2}} \quad (5.30)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ฟังก์ชันกรองผ่านทุกความถี่ (All pass filter: AP) แบบกลับเฟส กำหนดให้  $I_{in3} = 0$ ,  $I_{in1} = I_{in2} = I_{in}$  จะได้ฟังก์ชันโอนย้ายกระแสดังนี้

$$\frac{I_{out}^*}{I_{in}} = \frac{k^* \left( s^2 - \frac{\alpha_m \beta_1 \alpha_{p1} g_{m1} g_{m2}}{\alpha_{p1} C_1 g_{m2}} s + \frac{\beta_1 \beta_2 \alpha_{p1} \alpha_{p3} g_{m1} g_{m2}}{C_1 C_2} \right)}{s^2 + \frac{\beta_1 \alpha_{p1} g_{m1} k^*}{C_1} s + \frac{\beta_1 \beta_2 \alpha_{p1} \alpha_{p3} g_{m1} g_{m2}}{C_1 C_2}} \quad (5.31)$$

จากสมการที่ (5.31) ค่าพารามิเตอร์  $\omega_0$  และ  $Q$  ที่รวมผลของความไม่เป็นอุดมคติ สามารถแสดงได้ดังนี้

$$\omega_0^* = \sqrt{\frac{\beta_1 \beta_2 \alpha_{p1} \alpha_{p3} g_{m1} g_{m2}}{C_1 C_2}} \quad (5.32)$$

และ

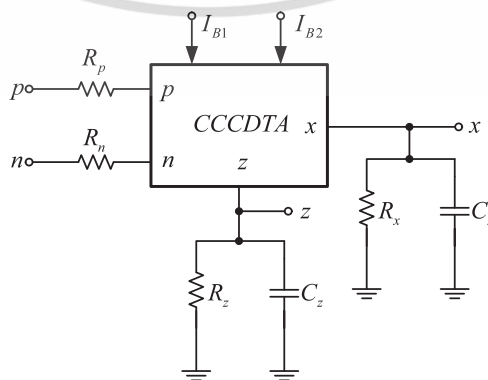
$$Q^* = \frac{1}{k^*} \sqrt{\frac{\beta_2 \alpha_{p3} g_{m2} C_1}{\beta_1 \alpha_{p1} g_{m1} C_2}} \quad (5.33)$$

จากสมการที่ (5.32) และ (5.33) ความผิดพลาดในการส่งผ่านกระแสและแรงดันจากอินพุตไปยังเอาต์พุตใน CCCDTA ทำให้ความถี่ธรรมชาติและควอลิตี้แฟกเตอร์เบี่ยงเบนไปจากอุดมคติ

### 5.3 การวิเคราะห์ผลกระทบจากความต้านทานและความจุแฝงของ CCCDTA

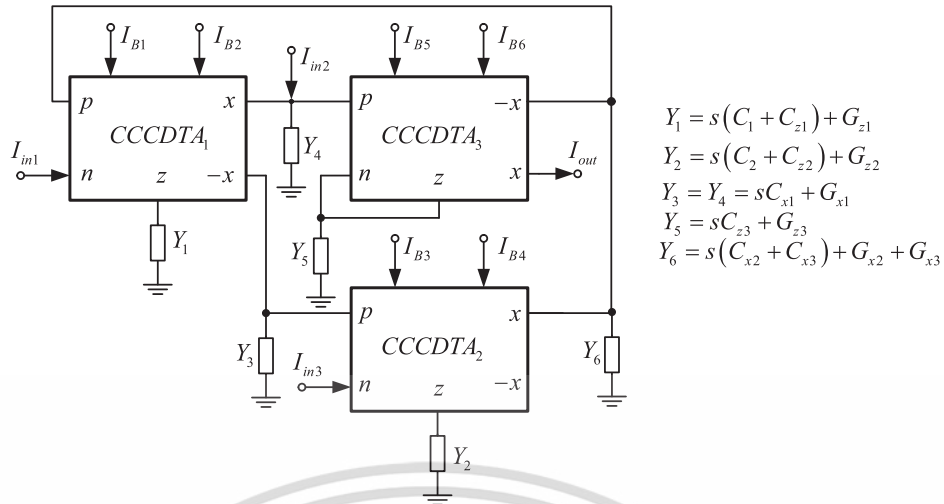
ในกรณีที่พิจารณาผลกระทบของความต้านทานและความจุแฝงในตัว CCCDTA สามารถแสดงวงจรเทียบเคียงได้ดังรูปที่ 5.6

- เมื่อ  $R_p$  คือ ความต้านทานแฝงที่ขั้ว  $p$   
 $R_n$  คือ ความต้านทานแฝงที่ขั้ว  $n$   
 $R_z$  คือ ความต้านทานแฝงที่ขั้ว  $z$   
 $C_z$  คือ ความจุแฝงที่ขั้ว  $z$   
 $R_x$  คือ ความต้านทานแฝงที่ขั้ว  $x$   
 $C_x$  คือ ความจุแฝงที่ขั้ว  $x$



รูปที่ 5.6 ตัวต้านทานและตัวเก็บประจุแฝงในตัว CCCDTA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.7 วงจรกรองความถี่อันดับสองหลายหน้าที่แบบสามอินพุต หนึ่งเอาต์พุต

เมื่อพิจารณาค่าความต้านทานและความจุแฝง

เมื่อความต้านทานโหลดที่ต่อที่ขั้วเอาต์พุต ( $R_L$ ) มีค่าต่ำมากๆ และคำนึงถึงอุปกรณ์แฝงเหล่านั้น สามารถที่จะแสดงค่ากระแสเอาต์พุตของวงจรได้ดังนี้

$$I_{out}^* = k^* \left\{ \frac{-\frac{Y_2}{g_{m3}}(1+Y_6R_{p1})(1+Y_3R_{p3})I_{in1} + \left[ \frac{Y_1Y_2}{g_{m1}g_{m3}}(1+Y_6R_{p1})(1+Y_3R_{p3}) + 1 \right] I_{in2} - (1+Y_3R_{p3})I_{in3}}{\frac{Y_1Y_2}{g_{m1}g_{m3}}(1+Y_6R_{p1})(1+Y_3R_{p3}) + k^* \frac{Y_2}{g_{m3}}(1+Y_3R_{p3}) + 1} \right\} \quad (5.34)$$

$$\text{เมื่อ } k^* = \frac{g_{m2}R_{n2}}{(2+R_{n2}Y_5)(1+Y_4R_{p2})}, \quad Y_1 = s(C_1 + C_{z1}) + G_{z1}, \quad Y_2 = s(C_2 + C_{z2}) + G_{z2},$$

$$Y_3 = Y_4 = sC_{x1} + G_{x1}, \quad Y_5 = sC_{z3} + G_{z3} \text{ และ } Y_6 = s(C_{x2} + C_{x3}) + G_{x2} + G_{x3} \text{ จากสมการที่ (5.34)}$$

$$\text{หากความถี่ใช้งาน } (f_{op}) \text{ มีค่าต่ำกว่า } \frac{G_{x1}R_{p2} + 1}{2\pi C_{x1}R_{p2}}, \frac{G_{x1}R_{p3} + 1}{2\pi C_{x1}R_{p3}}, \frac{G_{z3}R_{n3} + 1}{2\pi C_{z3}R_{n3}}, \frac{(G_{x2} + G_{x3})R_{p1} + 1}{2\pi(C_{x2} + C_{x3})R_{p1}}$$

มากๆ และ  $R_{p1} \cong 0$ ,  $R_{p2} \cong 0$  ซึ่งสามารถทำได้โดยปรับค่ากระแส  $I_{B1}$  และ  $I_{B3}$  ให้มีค่ามากๆ จากสมการที่ (5.34) จะได้

$$I_{out}^* = k^* \left( \frac{-I_{in1} \frac{(sC_2^* + G_{z2})g_{m1}}{C_1^*C_2^*} + I_{in2} \left( \frac{s^2C_1^*C_2^* + s(C_1^*G_{z2} + C_2^*G_{z1}) + G_{z1}G_{z3} + g_{m1}g_{m2}}{C_1^*C_2^*} \right) - I_{in3} \frac{g_{m1}g_{m2}}{C_1^*C_2^*}}{s^2 + s \frac{k^*g_{m1}C_2^* + C_1^*G_{z2} + C_2^*G_{z1}}{C_1^*C_2^*} + \frac{G_{z1}G_{z2} + k^*g_{m1}G_{z2} + g_{m1}g_{m2}}{C_1^*C_2^*}} \right) \quad (5.35)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อ  $k^* = \frac{g_{m2}R_{n2}}{2}$ ,  $C_1^* = C_1 + C_{z1}$  และ  $C_2^* = C_2 + C_{z2}$  จากสมการที่ (5.35)

เมื่อมีการกำหนดกระแสอินพุต  $I_{in1}$ ,  $I_{in2}$ , และ  $I_{in3}$  ตามตารางที่ 5.1 ดังรายละเอียดด้านล่างนี้

ฟังก์ชันกรองผ่านความถี่ต่ำ (Low pass filter: LP) แบบกลับเฟส

กำหนดให้  $I_{in1} = I_{in2} = 0$ ,  $I_{in3} = I_{in}$  จะได้ฟังก์ชันโอนย้ายกระแสดังนี้

$$\frac{I_{out}^*}{I_{in}} = \frac{-\frac{g_{m1}g_{m2}k^*}{C_1^*C_2^*}}{s^2 + s \frac{k^*g_{m1}C_2^* + C_1^*G_{z2} + C_2^*G_{z1}}{C_1^*C_2^*} + \frac{G_{z1}G_{z2} + k^*g_{m1}G_{z2} + g_{m1}g_{m2}}{C_1^*C_2^*}} \quad (5.36)$$

ฟังก์ชันกรองผ่านความถี่สูง (High pass filter: HP) แบบไม่กลับเฟส

กำหนดให้  $I_{in1} = 0$ ,  $I_{in2} = I_{in3} = I_{in}$  จะได้ฟังก์ชันโอนย้ายกระแสดังนี้

$$\frac{I_{out}^*}{I_{in}} = \frac{k^* \left[ \frac{s^2C_1^*C_2^* + s(C_1^*G_{z2} + C_2^*G_{z1}) + G_{z1}G_{z2}}{C_1^*C_2^*} \right]}{s^2 + s \frac{k^*g_{m1}C_2^* + C_1^*G_{z2} + C_2^*G_{z1}}{C_1^*C_2^*} + \frac{G_{z1}G_{z2} + k^*g_{m1}G_{z2} + g_{m1}g_{m2}}{C_1^*C_2^*}} \quad (5.37)$$

ฟังก์ชันกรองผ่านแถบความถี่ (Band pass filter: BP) แบบกลับเฟส

กำหนดให้  $I_{in2} = I_{in3} = 0$ ,  $I_{in1} = I_{in}$  จะได้ฟังก์ชันโอนย้ายกระแสดังนี้

$$\frac{I_{out}^*}{I_{in1}} = \frac{-\frac{k^*(sC_2^* + G_{z2})g_{m1}}{C_1^*C_2^*}}{s^2 + s \frac{k^*g_{m1}C_2^* + C_1^*G_{z2} + C_2^*G_{z1}}{C_1^*C_2^*} + \frac{G_{z1}G_{z2} + k^*g_{m1}G_{z2} + g_{m1}g_{m2}}{C_1^*C_2^*}} \quad (5.38)$$

ฟังก์ชันกรองหยุดแถบความถี่ (Band reject filter: BR) แบบกลับเฟส

กำหนดให้  $I_{in1} = I_{in3} = 0$ ,  $I_{in2} = I_{in}$  จะได้ฟังก์ชันโอนย้ายกระแสดังนี้

$$\frac{I_{out}^*}{I_{in}} = \frac{k^* \left[ \frac{s^2C_1^*C_2^* + s(C_1^*G_{z2} + C_2^*G_{z1}) + G_{z1}G_{z2} + g_{m1}g_{m2}}{C_1^*C_2^*} \right]}{s^2 + s \frac{k^*g_{m1}C_2^* + C_1^*G_{z2} + C_2^*G_{z1}}{C_1^*C_2^*} + \frac{G_{z1}G_{z2} + k^*g_{m1}G_{z2} + g_{m1}g_{m2}}{C_1^*C_2^*}} \quad (5.39)$$

ฟังก์ชันกรองผ่านทุกความถี่ (All pass filter: AP) แบบกลับเฟส

กำหนดให้  $I_{in3} = 0$ ,  $I_{in1} = I_{in2} = I_{in}$  จะได้ฟังก์ชันโอนย้ายกระแสดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\frac{I_{out}}{I_{in}} = \frac{k \cdot \left[ \frac{s^2 C_1^* C_2^* + s(C_1^* G_{z2} + C_2^* G_{z1} - C_2^* g_{m1}) + G_{z1} G_{z3} - G_{z2} g_{m1} + g_{m1} g_{m2}}{C_1^* C_2^*} \right]}{s^2 + s \frac{k \cdot g_{m1} C_2^* + C_1^* G_{z2} + C_2^* G_{z1}}{C_1^* C_2^*} + \frac{G_{z1} G_{z2} + k \cdot g_{m1} G_{z2} + g_{m1} g_{m2}}{C_1^* C_2^*}} \quad (5.40)$$

จากสมการที่ (5.40) ค่าพารามิเตอร์  $\omega_0$  และ  $Q$  ที่รวมผลของความต้านทานและความจุแฝง สามารถแสดงได้ ดังนี้

$$\omega_0 = \sqrt{\frac{G_{z1} G_{z2} + k \cdot g_{m1} G_{z2} + g_{m1} g_{m2}}{C_1^* C_1^*}} \quad (5.41)$$

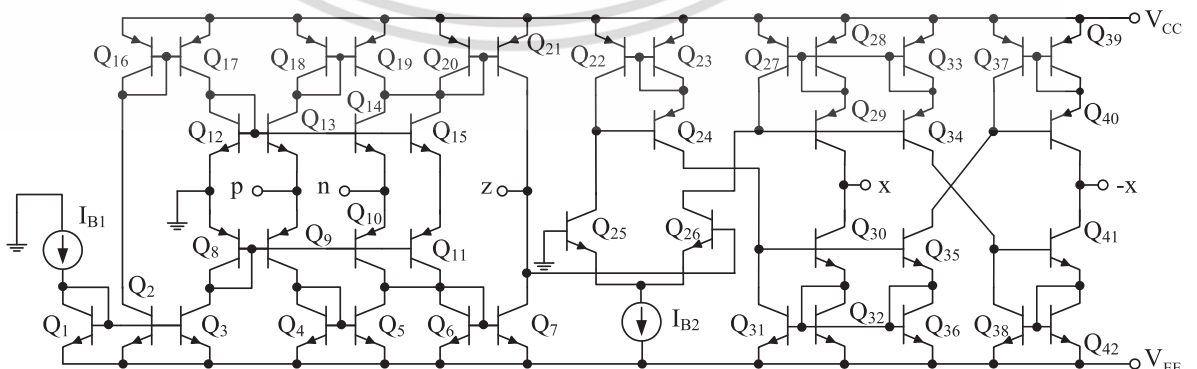
และ

$$Q = \frac{g_{m1} g_{m2}}{k \cdot g_{m1} C_2^* + C_1^* G_{z2} + C_2^* G_{z1}} \sqrt{\frac{G_{z1} G_{z2} + k \cdot g_{m1} G_{z2} + g_{m1} g_{m2}}{C_1^* C_2^*}} \quad (5.42)$$

จากสมการที่ (5.41) และ (5.42) พบว่า ความต้านทานและความจุแฝงจะส่งผลกระทบต่อการทำงานของวงจร ทั้งด้านขนาดของผลตอบสนองของแต่ละฟังก์ชัน ความถี่ธรรมชาติและควอลิตี้แฟกเตอร์ ในการลดผลกระทบของความจุแฝงสามารถใช้ตัวเก็บประจุภายนอกให้มีค่ามากกว่าความจุแฝงในตัว CCCDTA ในขณะที่การลดผลกระทบของตัวต้านทานแฝงสามารถออกแบบโครงสร้างภายในของ CCCDTA ให้ใช้วงจรสะท้อนกระแสสมรรถนสูง เช่น วงจรสะท้อนกระแสแบบคาสโค้ด เป็นต้น

### 5.4 ผลการทดสอบสมรรถนะของวงจร

วงจรกรองความถี่ที่นำเสนอในรูปที่ 5.5 ถูกทดสอบการทำงานโดยใช้โปรแกรม PSpice โดยใช้โครงสร้างของ CCCDTA ในรูปที่ 5.8 ซึ่งพารามิเตอร์ของทรานซิสเตอร์ไบโพลาร์ที่ใช้เป็นของทรานซิสเตอร์อาร์เรย์ ALA400 เบอร์ PR200N และ NR200N ของบริษัท AT&T



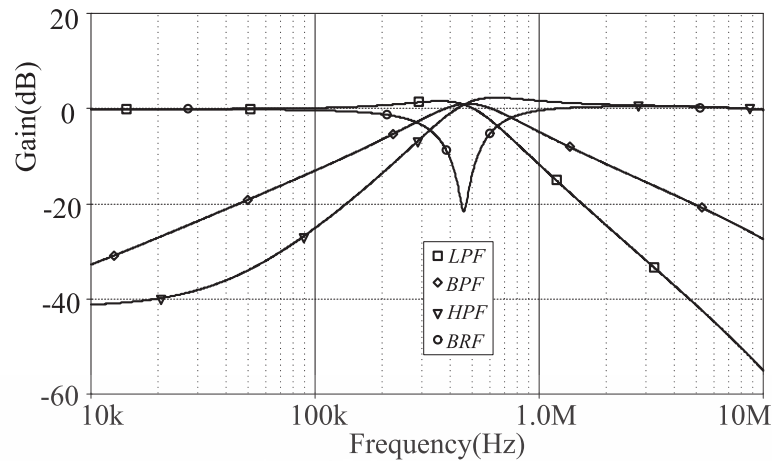
รูปที่ 5.8 โครงสร้างภายในของ CCCDTA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

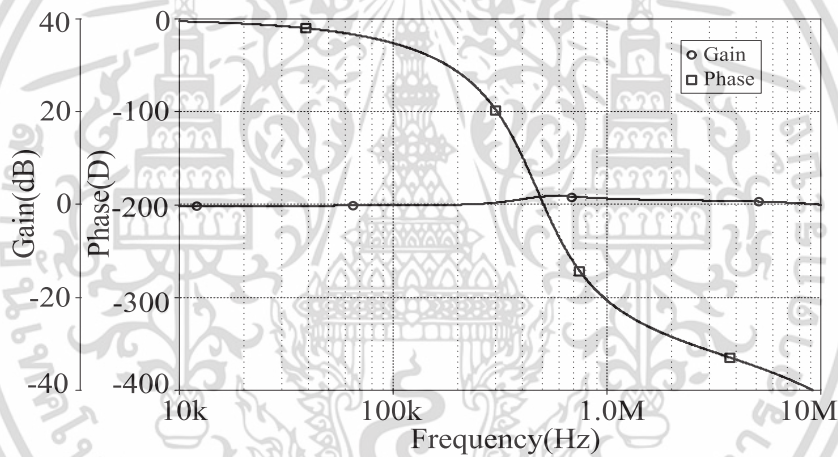
ตารางที่ 5.2 ผลการทดสอบสมรรถนะของวงจร CCCDTA

พารามิเตอร์	ค่าที่ได้
แหล่งจ่ายแรงดัน	$\pm 1.5$ V
แหล่งจ่ายกระแสไบอัส	$I_{B1} = I_{B2} = 100$ $\mu$ A
อัตราการสิ้นเปลืองกำลังงาน	2.41 mW
แบนด์วิดท์ที่ -3 dB $I_z/I_p$ , $I_z/I_n$	32.838 MHz, 36.123 MHz
แบนด์วิดท์ที่ -3 dB $I_{x+}/V_z$ , $I_{x-}/V_z$	36.283 MHz, 35.824 MHz
อัตราการส่งผ่านกระแส $I_p$ ไปยัง $I_z$ ( $\alpha_p$ )	$\alpha_p = 0.952$
อัตราการส่งผ่านกระแส $I_n$ ไปยัง $I_z$ ( $\alpha_n$ )	$\alpha_n = 0.971$
ช่วงกระแสอินพุตเป็นเชิงเส้นที่ขั้ว $p$ และ $n$	$-151 \mu\text{A} \leq I_n, I_p \leq 151 \mu\text{A}$
ช่วงค่าอัตราขยายความนำ ( $g_m$ )	15.45 $\mu\text{A/V}$ - 12.69 mA/V
ช่วงความต้านทานที่ขั้ว $R_p$ และ $R_n$	12.741k $\Omega$ - 20.359 $\Omega$
ช่วงกระแสควบคุม $R_p$ และ $R_n$	1 $\mu\text{A}$ - 1,000 $\mu\text{A}$
$R_z // C_z$ ที่ขั้ว $z$	97.594 k $\Omega$ // 2.803 pF
$R_{x+} // C_{x+}$ ที่ขั้ว $x$	1.477 M $\Omega$ // 2.224 pF
$R_{x-} // C_{x-}$ ที่ขั้ว $x$	37.515 M $\Omega$ // 2.243 pF

วงจรทำงานที่แหล่งจ่าย  $\pm 1.5$  โวลต์ ตัวเก็บประจุค่า  $C_1 = C_2 = 300$  pF, กระแสไบอัส  $I_{B1} = I_{B3} = 100$   $\mu$ A,  $I_{B5} = 25$   $\mu$ A,  $I_{B6} = 200$   $\mu$ A, และกระแส  $I_{B2} = I_{B4} = I_B = 50$   $\mu$ A จากผลการจำลองการทำงานวงจรใช้พลังงานประมาณ 7.04 mW จะได้ความถี่ธรรมชาติเท่ากับ 483.509 kHz และค่าควอลิตี้แฟกเตอร์  $Q \approx 1$  ผลการจำลองการทำงานแสดงในรูปที่ 5.9 เป็นผลตอบสนองทางขนาดของฟังก์ชันกรองผ่านความถี่ต่ำ กรองผ่านความถี่สูง กรองผ่านแถบความถี่และกรองหยุดแถบความถี่ รูปที่ 5.10 แสดงผลตอบสนองทางขนาดและผลตอบสนองทางเฟสของฟังก์ชันกรองผ่านทุกความถี่ จากผลการทดสอบจะพบว่าวงจรที่นำเสนอสามารถให้ผลตอบสนองได้ครบทั้งห้าฟังก์ชัน โดยไม่ต้องเปลี่ยนแปลงโครงสร้างวงจรตามที่ได้วิเคราะห์



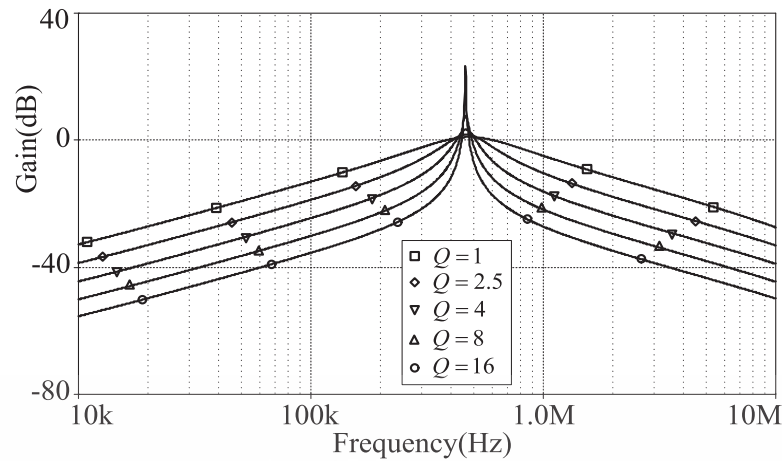
รูปที่ 5.9 การตอบสนองความถี่ของฟังก์ชันกรองผ่านความถี่ต่ำ กรองผ่านความถี่สูง กรองผ่านแถบความถี่และกรองหยุดแถบความถี่



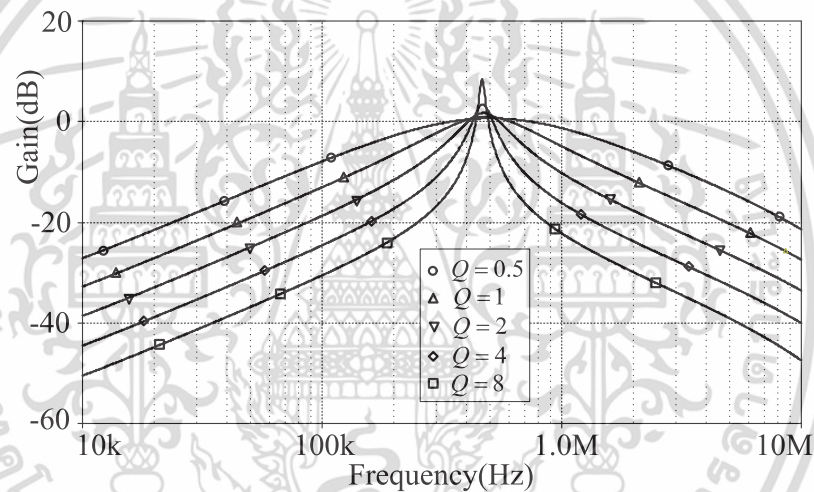
รูปที่ 5.10 ผลตอบสนองทางขนาดและผลตอบสนองทางเฟสของฟังก์ชันกรองผ่านทุกความถี่

รูปที่ 5.11 แสดงผลตอบสนองทางขนาดของฟังก์ชันกรองผ่านแถบความถี่ เมื่อกระแส  $I_{B5}$  ถูกปรับเป็น 25  $\mu\text{A}$ , 50  $\mu\text{A}$ , 100  $\mu\text{A}$ , 200  $\mu\text{A}$  และ 400  $\mu\text{A}$  ตามลำดับ โดยการปรับค่ากระแสไบอัสดังกล่าวจะได้ค่าค่าควอลิตี้แฟกเตอร์ เป็น 1, 2.5, 4, 8 และ 16 ตามลำดับ วิเคราะห์ รูปที่ 5.12 แสดงผลตอบสนองทางขนาดของฟังก์ชันกรองผ่านแถบความถี่ เมื่อกระแส  $I_{B6}$  ถูกปรับเป็น 25  $\mu\text{A}$ , 50  $\mu\text{A}$ , 100  $\mu\text{A}$ , 200  $\mu\text{A}$  และ 400  $\mu\text{A}$  ตามลำดับ โดยการปรับค่ากระแสไบอัสดังกล่าวจะได้ค่าค่าควอลิตี้แฟกเตอร์ เป็น 8, 4, 2, 1 และ 0.5 ตามลำดับ ผลการจำลองในรูปที่ 5.11 และ 5.12 พิสูจน์ได้ว่าสามารถปรับค่าควอลิตี้แฟกเตอร์ได้แบบอิเล็กทรอนิกส์ด้วยกระแส  $I_{B5}$  หรือ  $I_{B6}$  โดยไม่ส่งผลกระทบต่อความถี่ธรรมชาติ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



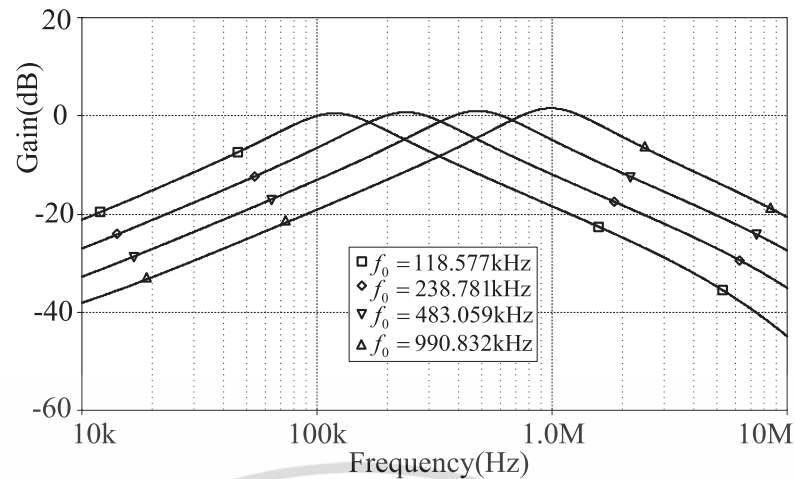
รูปที่ 5.11 ผลตอบสนองทางขนาดของฟังก์ชันกรองผ่านแถบความถี่ เมื่อปรับค่ากระแส  $I_{B5}$



รูปที่ 5.12 ผลตอบสนองของฟังก์ชันกรองผ่านแถบความถี่ เมื่อปรับค่ากระแส  $I_{B6}$

รูปที่ 5.13 แสดงผลตอบสนองทางขนาดของฟังก์ชันกรองผ่านแถบความถี่ เมื่อ  $I_B$  ( $I_{B2} = I_{B4} = I_B$ ) มีการตั้งค่าหลายค่า ในกรณีนี้ค่ากระแส  $I_B$  จะถูกปรับค่าเป็น 12.5  $\mu\text{A}$ , 25  $\mu\text{A}$ , 50  $\mu\text{A}$  และ 100  $\mu\text{A}$  ตามลำดับ โดยการปรับค่ากระแสไบอัสดังกล่าวจะได้ค่าความถี่ธรรมชาติเป็น 118.577 kHz, 238.781 kHz, 483.059 kHz และ 990.832 kHz ตามลำดับ จากผลตอบสนองของฟังก์ชันกรองผ่านจะพบว่าความถี่ธรรมชาติสามารถปรับได้แบบอิเล็กทรอนิกส์ โดยไม่มีผลกระทบต่อควอลิตี้แฟกเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.13 ผลตอบสนองของฟังก์ชันกรองผ่านแถบความถี่ เมื่อปรับค่ากระแส  $I_B$

## 5.5 สรุป

ในบทนี้ได้นำเสนอวงจรกรองความถี่โหมดกระแสหลายหน้าที่แบบสามอินพุต หนึ่งเอาต์พุต โดยใช้ CCCDTA เป็นอุปกรณ์แอกทีฟจำนวนสามตัว วงจรที่นำเสนอมีเอาต์พุตอิมพีแดนซ์สูง ซึ่งสะดวกต่อการต่อкасาดวงจรโหมดกระแส วงจรสามารถให้ฟังก์ชันตอบสนองได้ครบทั้งห้าฟังก์ชัน ได้แก่ กรองผ่านความถี่ต่ำ กรองผ่านความถี่สูง กรองผ่านแถบความถี่ กรองหยุดแถบความถี่และกรองผ่านความถี่ทั้งหมด ขึ้นอยู่กับการเลือกบ่อนสัญญาณอินพุตที่เหมาะสม พารามิเตอร์ต่างๆ ของวงจรกรองความถี่สามารถควบคุมได้แบบอิเล็กทรอนิกส์ผ่านการปรับกระแสไบอัส ซึ่งสะดวกต่อการควบคุมโดยใช้ไมโครคอนโทรลเลอร์ นอกจากนี้วงจรยังสามารถควบคุมค่าควอลิตี้แฟกเตอร์ได้ด้วยวิธีทางอิเล็กทรอนิกส์โดยไม่ส่งผลกระทบต่อความถี่ธรรมชาติ วงจรประกอบด้วย CCCDTA จำนวนสามตัวและตัวเก็บประจุต่อลงกราวด์จำนวนสองตัว ด้วยคุณสมบัติดังกล่าว จึงมีความเหมาะสมที่จะนำวงจรที่นำเสนอไปสร้างเป็นวงจรรวม ผลการจำลองการทำงานของวงจรมั่นยืนสมรรถนะของวงจรได้เป็นอย่างดี

## บทที่ 6

### บทสรุป

#### 6.1 สรุป

วิทยานิพนธ์ฉบับนี้นำเสนอการสังเคราะห์และออกแบบวงจรกรองความถี่รูปแบบกระแส อันต์บสองหลายหน้าที่แบบหลายอินพุต หนึ่งเอาต์พุตจำนวนสองวงจร โดยวงจรกรองความถี่ที่หนึ่งสังเคราะห์มาจากวงจรอินทิเกรเตอร์แบบไม่สูญเสียจำนวน 1 ชุด และวงจรอินทิเกรเตอร์แบบสูญเสียชนิดกลับเฟสจำนวน 1 ชุด โดยใช้อุปกรณ์แอกทีฟสำเร็จรูปที่เรียกว่า วงจรขยายคาสเคดความนำตามกระแส (CFCTA) เป็นอุปกรณ์หลักจำนวนหนึ่งตัว ร่วมกับตัวเก็บประจุต่อลงกราวด์จำนวนสองตัวด้วยโครงสร้างวงจรที่ไม่ซับซ้อนและไม่ต้องใช้ตัวต้านทานภายนอก จึงมีความเหมาะสมจะนำไปสร้างเป็นวงจรรวม วงจรมีจุดบ่อนกระแสอินพุตสี่จุดและมีกระแสเอาต์พุตหนึ่งจุด โดยสามารถให้ฟังก์ชันกรองความถี่ลำดับสองมาตรฐานทั้งหมดห้าฟังก์ชัน คือ กรองผ่านความถี่ กรองผ่านความถี่สูง กรองผ่านแถบความถี่ ลดทอนแถบความถี่และกรองผ่านทุกความถี่ การเลือกฟังก์ชันทางเอาต์พุตสามารถทำได้โดยไม่ต้องการแมตชิ่ง (Matching) กันของอุปกรณ์ การควบคุมความถี่ธรรมชาติและควอลิตี้แฟกเตอร์สามารถทำได้แบบอิเล็กทรอนิกส์ผ่านการปรับกระแสไบอัสภายนอก วงจรไม่จำเป็นต้องใช้วงจรกลับสัญญาณในการสังเคราะห์ฟังก์ชันกรองความถี่ทั้งหมดผ่าน อีกทั้งที่จุดเอาต์พุตมีความต้านทานสูงจึงสะดวกในการนำไปต่อไปวงจรรูปแบบกระแสภาคอื่นๆ ได้โดยไม่ต้องใช้วงจรกันชน อย่างไรก็ตาม การควบคุมควอลิตี้แฟกเตอร์และความถี่ธรรมชาติไม่สามารถทำได้โดยอิสระจากกัน จึงทำให้ไม่สะดวกเมื่อต้องการออกแบบวงจรให้ได้ความถี่คัตออฟ (Cutoff frequency) และแบนวิธต์ตามต้องการ ซึ่งการแก้ปัญหาในส่วนนี้สามารถทำได้โดยปรับค่ากระแสไบอัส  $I_{B1}$  และ  $I_{B2}$  ให้มีขนาดเท่ากันและปรับไปพร้อมกันแต่การทำตามเงื่อนไขนี้จะทำให้ค่าควอลิตี้แฟกเตอร์ไม่สามารถปรับได้แบบอิเล็กทรอนิกส์ นอกจากนี้ในการใช้นา่วงจรกรองความถี่ที่นำเสนอไปใช้งานจริงจำเป็นต้องใช้วงจรกระจายกระแส (Current splitter) ทำการแยกกระแสอินพุตจากจุดเดียวออกเป็นสี่จุดเพื่อส่งเข้าไปยังจุดกระแสอินพุตทั้งสี่และการควบคุมการบ่อนกระแสอินพุตเพื่อให้ได้ฟังก์ชันเอาต์พุตตามต้องการอาจต้องใช้สวิทช์อิเล็กทรอนิกส์เพื่อให้ง่ายต่อการควบคุมโดยใช้ไมโครคอนโทรลเลอร์หรือไม่โครคอมพิวเตอร์

เนื่องจากวงจรกรองความถี่ที่ได้นำเสนอในลำดับที่หนึ่งไม่สามารถควบคุมควอลิตี้แฟกเตอร์ได้อย่างอิสระจากความถี่ธรรมชาติ จึงมีการนำเสนอวงจรกรองความถี่ลำดับที่สองซึ่งเป็นวงจรกรองความถี่อันต์บสองหลายหน้าที่แบบสามอินพุต หนึ่งเอาต์พุต การสังเคราะห์วงจรกรองความถี่นี้ประกอบไปด้วยวงจรร้อยยจำนวนสามวงจร ได้แก่ วงจรอินทิเกรเตอร์ที่ไม่มีการสูญเสีย จำนวนสองวงจรและวงจรขยายสัญญาณอีกหนึ่งวงจร โดยวงจรอินทิเกรเตอร์จะเป็นวงจรอินทิเกรเตอร์แบบ

กลับเฟสและไม่กลับเฟสอย่างละวงจร ส่วนวงจรขยายจะเป็นแบบกลับเฟส ซึ่งวงจรแอกทีฟสำเร็จรูปที่ใช้ในวงจรนี้คือ วงจรขยายความนำถ่ายโอนผลต่างกระแสที่ควบคุมได้ด้วยกระแส (CCCDTA) เป็นวงจรที่นำเสนอประกอบด้วย CCCDTA จำนวนสามวงจรกับตัวเก็บประจุที่ต่อลงกราวด์อีกสองตัว โดยวงจรสามารถให้ฟังก์ชันกรองความถี่ลำดับสองมาตรฐานทั้งหมดห้าฟังก์ชัน คือ กรองผ่านความถี่ กรองผ่านความถี่สูง กรองผ่านแถบความถี่ ลดทอนแถบความถี่ และกรองผ่านทุกความถี่ วงจรที่นำเสนอไม่ต้องการขยายสองเท่าและวงจรกลับสัญญาณอินพุตเพิ่มเติม ค่าควอลิตี้แฟกเตอร์สามารถปรับได้แบบอิเล็กทรอนิกส์โดยไม่กระทบต่อความถี่ธรรมชาติ ผ่านการป้อนกระแสไบอัสให้กับวงจร ความต้านทานที่จุดเอาต์พุตมีค่าสูงจึงสะดวกต่อการต่อคาสเคด โดยไม่ต้องใช้วงจรกันชนภายนอก การใช้เพียงตัวเก็บประจุที่ต่อลงกราวด์และไม่ต้องการตัวต้านทานพาสซีฟภายนอกทำให้วงจรที่นำเสนอสะดวกต่อการไปสร้างเป็นวงจรรวม นอกจากนี้จะพบว่าการเลือกฟังก์ชันทางเอาต์พุตสามารถทำได้โดยไม่ต้องการแมตชิ่งกันของอุปกรณ์แอกทีฟและพาสซีฟ อย่างไรก็ตาม การใช้นำวงจรกรองความถี่ที่นำเสนอไปใช้งานจริงจะเหมือนกับวงจรกรองความถี่ที่ได้นำเสนอในลำดับที่หนึ่งคือ จำเป็นต้องใช้วงจรกระจายกระแสเพื่อทำการแยกกระแสอินพุตจากจุดเดียวออกเป็นสามจุด เพื่อส่งเข้าไปยังจุดกระแสอินพุตทั้งสามและการควบคุมการป้อนกระแสอินพุตเพื่อให้ได้ฟังก์ชันเอาต์พุตตามต้องการอาจต้องใช้สวิตซ์อิเล็กทรอนิกส์เพื่อให้ง่ายต่อการควบคุมโดยใช้ไมโครคอนโทรลเลอร์หรือไม่โครคอมพิวเตอร์

การเปรียบเทียบคุณสมบัติของวงจรกรองความถี่ที่ได้นำเสนอทั้งสองกับวงจรกรองความถี่รูปแบบกระแสแบบหลายอินพุตหนึ่งเอาต์พุตที่ได้มีผู้เสนอไว้แล้วแสดงในตารางที่ 6.1 โดยประเด็นที่นำมาศึกษาและเปรียบเทียบมีดังนี้

วงจรที่ผู้วิจัยได้นำเสนอในลำดับที่หนึ่ง ใช้ CFCTA เป็นอุปกรณ์แอกทีฟ เพียง 1 ตัวและตัวเก็บประจุต่อลงกราวด์จำนวน 2 ตัว เมื่อเปรียบเทียบกับงานวิจัย [20] มีข้อที่เด่นกว่าคือไม่ต้องการกระแสอินพุตที่มีขนาดเป็นสองเท่า แต่อย่างไรก็ตามมีข้อด้อยที่เหมือนกันคือไม่สามารถควบคุมควอลิตี้แฟกเตอร์ได้อย่างอิสระจากความถี่ธรรมชาติ เมื่อเปรียบเทียบกับงานวิจัย [29] ที่ใช้อุปกรณ์แอกทีฟ 1 ตัวต่อกับตัวต้านทานจำนวน 1 ตัวและเก็บประจุต่อลงกราวด์จำนวน 2 ตัว มีข้อจำกัดที่เด่นกว่าคือ ไม่ต้องการเงื่อนไขการแมตชิ่งกันของอุปกรณ์แอกทีฟและพาสซีฟ อีกทั้งยังไม่ต้องการกระแสอินพุตแบบกลับเฟส แต่วงจรมีข้อจำกัดที่เหมือนกันคือไม่สามารถควบคุมควอลิตี้แฟกเตอร์ได้อย่างอิสระจากความถี่ธรรมชาติ

ส่วนวงจรที่ผู้วิจัยได้นำเสนอในลำดับที่หนึ่งใช้ CCCDTA เป็นอุปกรณ์แอกทีฟจำนวน 3 ตัวและตัวเก็บประจุต่อลงกราวด์จำนวน 2 ตัว สามารถให้ฟังก์ชันตอบสนองได้ครบทั้งห้าฟังก์ชัน ขึ้นอยู่กับทางเลือกป้อนสัญญาณอินพุตที่เหมาะสม พารามิเตอร์ต่างๆ ของวงจรกรองความถี่สามารถควบคุมได้แบบอิเล็กทรอนิกส์ผ่านการปรับกระแสไบอัส นอกจากนี้วงจรยังสามารถควบคุมค่าควอลิตี้แฟกเตอร์ได้ด้วยวิธีทางอิเล็กทรอนิกส์โดยไม่ส่งผลกระทบต่อความถี่ธรรมชาติ เมื่อเปรียบเทียบกับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

งานวิจัย [8] ใช้ CCCDTA เป็นอุปกรณ์แอกทีฟจำนวน 3 ตัวและตัวเก็บประจุต่อลงกราวด์จำนวน 2 ตัวเหมือน มีข้อที่เด่นกว่าคือสามารถควบคุม ควอลิตี้แฟกเตอร์ได้อย่างอิสระจากควมถี่ธรรมชาติ และเมื่อเปรียบเทียบกับงานวิจัย [24] และ [26] ที่ใช้อุปกรณ์แอกทีฟจำนวนน้อยกว่า 1 ตัว โดยใช้อุปกรณ์พาสซีฟเท่ากัน มีข้อที่เด่นกว่าคือสามารถควบคุมควอลิตี้แฟกเตอร์ได้อย่างอิสระจากควมถี่ธรรมชาติ ไม่ต้องการเงื่อนไขการแมตซิงกันของอุปกรณ์แอกทีฟและพาสซีฟ อีกทั้งยังไม่ต้องการกระแสนินพุตแบบกลับเฟส จึงมีความเหมาะสมที่จะนำวงจรที่นำเสนอไปสร้างเป็นวงจรรวม

## 6.2 ข้อเสนอแนะ

6.2.1 ควรมีการสร้างวงจร CFCTA และ CCCDTA ขึ้นมาเพื่อทดสอบจริงจากทรานซิสเตอร์อาร์เรย์ (Transistor array) หรือใช้อุปกรณ์ที่มีขายในเชิงพาณิชย์ เพื่อเปรียบเทียบสมรรถนะของวงจรที่ได้จากการเลียนแบบการทำงานด้วยโปรแกรม PSpice กับการทดลองจริง

6.2.2 โครงสร้างภายในของ CFCTA และ CCCDTA ควรออกแบบด้วยวงจรพื้นฐานสมรรถนะสูง เช่น วงจรสะท้อนกระแส อาจใช้วงจรสะท้อนกระแสแบบคาสโคด เพื่อลดปัญหาอัตราการส่งผ่านกระแสและแรงดันจากอินพุตไปยังเอาต์พุต

6.2.3 โครงสร้าง CCCDTA ควรสร้างมาจากมอสทรานซิสเตอร์เนื่องจากสร้างเป็นวงจรรวมได้ง่ายกว่าทรานซิสเตอร์ไบโพลาร์ อย่างไรก็ตามก็ตีค่าความนำถ่ายโอนของ CCCDTA ที่สร้างมาจากมอสทรานซิสเตอร์จะไม่สามารถควบคุมได้อย่างเป็นเชิงเส้น

ตารางที่ 6.1 การเปรียบเทียบคุณสมบัติของวงจรรองความถี่แบบหลายอินพุต หนึ่งเอาต์พุต ที่ใช้อุปกรณ์แอกทีฟสำเร็จรูปที่เคยมีผู้นำเสนอมาแล้ว

เอกสารอ้างอิง	อุปกรณ์แอกทีฟสำเร็จรูปที่ใช้	จำนวนอุปกรณ์แอกทีฟ	โครงสร้างอุปกรณ์แอกทีฟสำเร็จรูป		แหล่งจ่ายแรงดัน (+/-) โวลต์	จำนวนอุปกรณ์พาสซีฟ		ใช้ตัวเก็บประจุแบบต่อลงกราวด์ทั้งหมด	ควบคุม $\omega_0$ และ $Q$ ได้แบบอิเล็กทรอนิกส์	ควบคุม $Q$ ได้ อย่างอิสระ จาก $\omega_0$	ไม่ต้องการเงื่อนไขการแมตซิงของอุปกรณ์	ไม่ต้องการอินพุตสองเท่า
			BJT	MOS		R	C					
[8] 2009	CDTA	3	24	-	3.00	0	2	ใช่	ใช่	ไม่ใช่	ใช่	ใช่
[20] 2012	CCCFTA	1	23	-	3.00	0	2	ใช่	ใช่	ไม่ใช่	ใช่	ไม่ใช่
[21] 2012	CDTA	4	-	24	1.20	2	2	ใช่	ใช่	ใช่	ใช่	ใช่
[22] 2013	CCCCTA	2	-	25	1.25	0	2	ใช่	ใช่	ใช่	ใช่	ใช่
[23] 2014	CFTA	5	28	-	2.00	0	2	ใช่	ใช่	ใช่	ใช่	ใช่
[24] 2014	CDTA	2	-	50	1.50	0	2	ใช่	ใช่	ไม่ใช่	ใช่	ไม่ใช่
[25] 2014	CFTA	3	-	25	1.20	0	2	ใช่	ใช่	ใช่	ไม่ใช่	ใช่
[26] 2015	CCDDCCTA	1	-	33	1.25	0	2	ใช่	ใช่	ไม่ใช่	ไม่ใช่	ใช่
[29] 2017	CFTA	1	-	12	1.50	1	2	ใช่	ใช่	ไม่ใช่	ไม่ใช่	ใช่
วงจรที่นำเสนอ 1	CFCTA	1	-	33	1.25	0	2	ใช่	ใช่	ไม่ใช่	ใช่	ใช่
วงจรที่นำเสนอ 2	CCCDTA	3	42	-	1.50	0	2	ใช่	ใช่	ใช่	ใช่	ใช่

## เอกสารอ้างอิง

- [1] C.-L. Lin, R.-M. Weng, M.-H. Lee, and T.-S. Kuo, "A New Current-Mode Universal Filter Using CCII and OTAs," in *APCCAS Asia-Pacific Conference on Circuits and Systems*, Chiangmai, Thailand, 1988, pp. 253-254.
- [2] C.-M. Chang, T.-S. Liao, T.-Y. Yu, E.-S. Lin, C.-H. Teng, and C.-L. Hou, "Novel universal current-mode filters using unity-gain cells," *International Journal of Electronics*, vol. 88, pp. 23-30, 2001.
- [3] J. Jiang, Y. He, and J. Wu, "Universal current-mode filter with three inputs using CCII+/-," *IEEE Conferences*, 2001, pp. 318-321.
- [4] R. K. Sharma and R. Senani, "Multifunction CM/VCM Biquads Realized with a Single CFOA and Grounded Capacitors," *AEU-International Journal of Electronics and Communications*, vol. 57, pp. 301-308, 2003.
- [5] S. Ozcan, O. Cicekoglu, and H. Kuntman, "Multi-input single-output filter with reduced number of passive elements employing single current conveyor," *Computers and Electrical Engineering*, p.9, 2003.
- [6] V. Sawangarom, T. Dumawipata, W. Tangsrirat, and W. Surakamponorn, "Cascadable Three-Input Single-Output Current-Mode Universal Filter Using CDBAs," in *ECTI-CON 2007*, 2007, p. 4.
- [7] M. Siripruchyanun and W. Jaikla, "Three-Input Single-Output Electronically Controllable Dual-Mode Universal Biquad Filter Using DO-CCIIIs," *Active and Passive Electronic Components*, vol. 2007, pp. 1-6, 2007.
- [8] W. Tangsrirat, "Cascadable Current-Controlled Current-Mode Universal Filters Using CDTAs and Grounded Capacitors," *Active and Passive Electronic Devices*, vol. 4, pp. 135-145, 2009.
- [9] W. Chunhua, L. Haiguang, and ZhaoYan, "Universal current-mode filter with multiple inputs and one output using MOCCII and MO-CCCA," *AEU - International Journal of Electronics and Communications*, vol. 63, pp. 448-453, 2009.
- [10] P. Prommee, M. Somdunyanok, and S. Toomsawasdi, "CMOS-based current-controlled DDCC and its applications," in *International Symposium on Circuits and Systems (ISCAS)*, Paris, France, 2010, pp. 1045-1048.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- [11] C.-N. Lee, "Multiple-Mode OTA-C Universal Biquad Filters," *Circuits, Systems and Signal Processing*, vol. 29, pp. 263-274, 2009.
- [12] J.-W. Horng, "Current-mode universal biquadratic filter with five inputs and one output using tree ICCIIs," *Indian Journal of Pure & Applied Physics*, vol. 49, pp. 214-217, 2011.
- [13] J.-W. Horng, "High output impedance current-mode universal biquadratic filters with five inputs using multi-output CCIs," *Microelectronics Journal*, vol. 42, pp. 693-700, 2011.
- [14] T. Worapong and C. Orapin, "Minimum-component current-mode universal filter," *Indian Journal of Pure & Applied Physics*, vol. 49, pp. 137-141, 2011.
- [15] M. Kumngern, "Multiple-input single-output current-mode universal filter using translinear current conveyors," *Journal of Electrical and Electronics Engineering Research (JEEER)*, vol. 3, pp. 162-170, 2011.
- [16] O. Channumsin, T. Pukkalanun, and W. Tangsrirat, "Universal Current-Mode Biquad with Minimum Components," presented at the *International MultiConference of Engineers and Computer Scientists, IMECS 2011*, The Royal Garden Hotel, Kowloon, Hong Kong, 2011.
- [17] N. Pandey and S. K. Paul, "VM and CM Universal Filters Based on Single DVCCTA," *Active and Passive Electronic Components*, vol. 2011, pp. 1-7, 2011.
- [18] S. Srisakultiew, A. Noppakarn, S. Yurungroangsak, and M. Siripruchyanun, "A Current-Mode Electronically Controllable Multifunction Biquadratic Filter Using CCCIIs," in *2012 35<sup>th</sup> International Conference on Telecommunications and Signal Processing (TSP)*, Prague, Czech Republic, 2012, p. 4.
- [19] F. Kacar, A. Yesil, and H. Kuntman, "Current-Mode Biquad Filters Employing Single FDCCII," *RADIO ENGINEERING*, vol. 21, p. 10, 2012.
- [20] M. Kumngern, "Electronically Tunable Current-Mode Universal Biquadratic Filter Using a Single CCCFTA," presented at *the 2012 IEEE International Symposium on Circuits and Systems (ISCAS 2012)*, Seoul, Korea, 2012.
- [21] M. Kumngern, P. Phatsornsiri, and K. Dejhan, "Four Inputs and One Output Current-Mode Multifunction Filter Using CDTAs and All-Grounded Passive Components," in *2012 10<sup>th</sup> International Conference on ICT and Knowledge Engineering (ICT & Knowledge Engineering)*, Bangkok, Thailand, 2012, pp. 59-62.

- [22] W. Jaikla, S. Siripongdee, and P. Suwanjan, "MISO Current-mode Biquad Filter with Independent Control of Pole Frequency and Quality Factor," *RADIO ENGINEERING*, vol. 21, pp. 886-891, 2012.
- [23] X. Nie and Z. Pan, "Multiple-input single-output low-input and high-output impedance current-mode biquadratic filter employing five modified CFTAs and only two grounded capacitors," *Microelectronics Journal*, vol. 44, pp. 802-806, 2013.
- [24] J. Jin and C. Wang, "Current-mode universal filter and quadrature oscillator using CDTAs," *Turkish Journal of Electrical Engineering & Computer Sciences*, vol. 22, pp. 276-286, 2014.
- [25] R. S. Tomar, S. V. Singh, and C. Chauhan, "Fully integrated electronically tunable universal biquad filter operating in current-mode," in *International Conference on Signal Processing and Integrated Networks (SPIN)*, Noida, India, 2014, pp. 549-554.
- [26] A. K. Kushwaha and S. K. Paul, "Current Mode Universal Filter Using Single Current Controlled Differential Difference Current Conveyor Transconductance Amplifier," *Circuits and Systems*, vol. 06, pp. 224-236, 2015.
- [27] R. Senani, "New Universal Current Mode Biquad Employing All Grounded Passive Components But Only Two DOCCs," *Active and Passive Electronic Devices*, vol. 1, p. 8, 2016.
- [28] W. Tangsrirat and D. Prasertsom, "Electronically tunable low-component-count current-mode biquadratic filter using dual-output current followers," *Electrical Engineering*, vol. 90, pp. 33-37, 2006.
- [29] P. Mongkolwai, T. Pukkalanun, and W. Tangsrirat, "Three-input single-output current-mode biquadratic filter with high-output impedance using a single current follower transconductance amplifier," *IAENG International Journal of Computer Science*, p. 5, 2017.
- [30] W. Jaikla and M. Siripruchyanan, "Current Controlled CDTA (CCCDTA) Based- Novel Floating and Grounded Inductance Simulators," in *2006 International Symposium on Communications and Information Technologies*, 2006, pp. 348-351.

- [31] W.Tangsirat and W. Tanjaroen, "Current-mode second-order notch filter using CDTA-based allpass sections," in *2008 SICE Annual Conference*, 2008, pp. 1143-1146.
- [32] T. Dumawipata, W. Tangsirat, and W. Surakamponorn, "Current-mode Universal Filter with Four Inputs and One Output using CDTAs," in *APCCAS 2006 - 2006 IEEE Asia Pacific Conference on Circuits and Systems*, 2006, pp. 892-895.
- [33] จีรสุตา โกษิยาภรณ์. *วิศวกรรมอิเล็กทรอนิกส์*. กรุงเทพฯ : สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง. 2551.
- [34] มนตรี ศิริปรัชญานันท์. 2547. "การศึกษาวงจรกำเนิดสัญญาณและวงจรถอดรูป PWM ที่สามารถควบคุมด้วยกระแสอย่างเป็นอิสระต่อกัน โดยอาศัยหลักการวงจรรวม," วิทยานิพนธ์ วิศวกรรมศาสตรดุษฎีบัณฑิต สาขาวิศวกรรมไฟฟ้า บัณฑิตวิทยาลัย สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง.
- [35] วินัย ไจกล้ำ. 2552. "การสังเคราะห์และออกแบบวงจรขยายความนำถ่ายโอนผลต่างกระแสที่สามารถควบคุมด้วยกระแสและการประยุกต์ใช้งานกับการศึกษาด้านการออกแบบและวิเคราะห์ วงจรอิเล็กทรอนิกส์," วิทยานิพนธ์ดุษฎีบัณฑิต สาขาวิชาไฟฟ้าศึกษา บัณฑิตวิทยาลัย มหาวิทยาลัยเทคโนโลยีพระจอมเกล้าพระนครเหนือ.
- [36] วิศรุต นันทธนะวานิช. 2545. "วงจรตามกระแสแบบซีมอส," วิทยานิพนธ์วิศวกรรมศาสตรมหาบัณฑิต สาขาวิศวกรรมไฟฟ้า บัณฑิตวิทยาลัย สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง.
- [37] สุรพงษ์ สิริพงศ์ดี และสันติ ต้นตระกูล. 2555. "เทคนิคการสังเคราะห์วงจรรองความถี่โหมดกระแสหลายหน้าที่อันดับสอง," *วารสารครุศาสตร์อุตสาหกรรม*. 11(1): 251-259.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ภาคผนวก ก

## พารามิเตอร์ที่ใช้ในการจำลองการทำงานด้วยโปรแกรม PSpice

ก.1 พารามิเตอร์ของ CMOS TSMC 0.25 $\mu$ m

```

* LOT: T14Y MOSIS          WAF: 03
* DIE: N_Area_Fring        DEV: N3740/10
* Temp= 27

.MODEL NT NMOS (LEVEL = 3
+ TOX  = 5.7E-9           NSUB  = 1E17           GAMMA = 0.4317311
+ PHI  = 0.7              VTO   = 0.4238252           DELTA = 0
+ UO   = 425.6466519     ETA   = 0              THETA = 0.1754054
+ KP   = 2.501048E-4     VMAX  = 8.287851E4           KAPPA = 0.1686779
+ RSH  = 4.062439E-3     NFS   = 1E12           TPG   = 1
+ XJ   = 3E-7            LD    = 3.162278E-11       WD    = 1.232881E-8
+ CGDO = 6.2E-10         CGSO  = 6.2E-10           CGBO  = 1E-10
+ CJ   = 1.81211E-3     PB    = 0.5              MJ    = 0.3282553
+ CJSW = 5.341337E-10   MJSW  = 0.5)

.MODEL PT PMOS (LEVEL = 3
+ TOX  = 5.7E-9           NSUB  = 1E17           GAMMA = 0.6348369
+ PHI  = 0.7              VTO   = -0.5536085          DELTA = 0
+ UO   = 250              ETA   = 0              THETA = 0.1573195
+ KP   = 5.194153E-5     VMAX  = 2.295325E5           KAPPA = 0.7448494
+ RSH  = 30.0776952     NFS   = 1E12           TPG   = -1
+ XJ   = 2E-7            LD    = 9.968346E-13       WD    = 5.475113E-9
+ CGDO = 6.66E-10         CGSO  = 6.66E-10           CGBO  = 1E-10
+ CJ   = 1.893569E-3     PB    = 0.9906013          MJ    = 0.4664287
+ CJSW = 3.625544E-10   MJSW  = 0.5)

```

ก.2 พารามิเตอร์ของทรานซิสเตอร์อาร์เร ALA400 เบอร์ PR200N และ NR200N บริษัท AT&T

```

*$
.model NX NPN
+RB=524.6 IRB=0 RBM=25 RC=50 RE=1
+IS=121E-18 EG=1.206 XTI=2 XTB=1.538 BF=137.5
+IKF=6.974E-3 NF=1 VAF=159.4 ISE=36E-16 NE=1.713
+BR=0.7258 IKR=2.198E-3 NR=1 VAR=10.73 ISC=0 NC=2
+TF=0.425E-9 TR=0.425E-8 CJE=0.214E-12 VJE=0.5
+MJE=0.28 CJC=0.983E-13 VJC=0.5 MJC=0.3 XCJC=0.034
+CJS=0.913E-12 VJS=0.64 MJS=0.4 FC=0.5
*$
.model PX PNP
+RB=327 IRB=0 RBM=24.55 RC=50 RE=3
+IS=73.5E-18 EG=1.206 XTI=1.7 XTB=1.866 BF=110
+IKF=2.359E-3 NF=1 VAF=51.8 ISE=25.1E-16 NE=1.650
+BR=0.4745 IKR=6.478E-3 NR=1 VAR=9.96 ISC=0 NC=2
+TF=0.610E-9 TR=0.610E-8 CJE=0.180E-12 VJE=0.5
+MJE=0.28 CJC=0.164E-12 VJC=0.8 MJC=0.4 XCJC=0.037
+CJS=1.03E-12 VJS=0.55 MJS=0.35 FC=0.5
*$

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ข  
ผลงานวิจัยที่ได้รับการตีพิมพ์

- [1] A. Chaichana, M. Kumngern, and W. Jaikla, "Electronically tunable versatile current-mode MISO universal filter including minimum component count circuits," in *11<sup>th</sup> International Conference on Electrical Engineering/Electronics, Computer, Telecommunications and Information Technology (ECTI-CON)*, Nakhon Ratchasima, Thailand, 2014, pp. 1 - 4.
- [2] A. Chaichana, M. Kumngern, M. Siripruchyanun, and W. Jaikla, "Amplitude Controllable Current-mode First order Allpass Filter Including Minimum Component Count Circuits," in *The 38<sup>th</sup> International Conference on Telecommunications and Signal Processing (TSP)*, Prague, Czech Republic, 2015, pp. 377–380.
- [3] A. Chaichana, A. Jantakun, M. Kumngern, and J. Winai, "Current-mode MISO Filter using CCCDTAs and grounded capacitors," *Indian Journal of Pure & Applied Physics*, vol. 53, pp. 470–477, 2015.

# Electronically Tunable Versatile Current-Mode MISO Universal Filter Including Minimum Component Count Circuits

Amornchai Chaichana<sup>1,3</sup>, Montree Kumngern<sup>1,4</sup>, Winai Jaikla<sup>2,5</sup>

<sup>1</sup>Department of Telecommunications Engineering, Faculty of Engineering,

<sup>2</sup>Department of Engineering Education, Faculty of Industrial Education

King Mongkut's Institute of Technology Ladkrabang, Bangkok 10520, Thailand

E-mail: <sup>3</sup> kcamorc@kmitl.ac.th, <sup>4</sup> kkmontre@kmitl.ac.th, <sup>5</sup> kawinai@kmitl.ac.th

**Abstract**—An analog second order current-mode filter is described in this paper. The proposed filter uses only a single active building block, namely current following cascaded transconductance amplifier with two grounded capacitors which is attractive for monolithic chip implementation. The circuit has four inputs and single output currents. Five standard functions, namely low-pass, high-pass, band-pass, band-reject and all-pass functions, are given. The natural pole frequency and quality factor can be tuned electronically via the input bias current. The inverting-type input current signal is not required for realization of all-pass function. High output impedance is achieved which is convenient to cascade in current-mode circuit. The PSPICE simulation results are depicted. The given results agree well with the theoretical anticipation.

**Keywords**— current mode; analog filter; multiple-inputs single-output; CFCTA.

## I. INTRODUCTION

In last decade, the designs of analog signal processing circuit have been focusing on current-mode circuits owing to their wide bandwidth, lower power consumption, greater linearity, wider dynamic range, simpler circuitry and require less chip area than voltage-mode counterparts [1]. The importance circuit in analog signal processing is filters. These filters are versatile building blocks for many applications such as, in communications, measurement, and instrumentation, and control systems [2]. Especially, the filters which give several responses in the same circuit topology have received much attention. They are called as universal filter or multifunction filter. The multiple-input single-output biquadratic filter (MISO) has been becoming popular. Because different output filtering responses can be realized simply by different combinations of switching on or off the input currents where the selection can be done digitally using a microcontroller.

The designs of MISO current-mode circuits employing active building blocks have been reported in the literature [3-18]. They are focused on the following features, using minimum number of active and passive element, using grounded capacitor, electronic controllability, high output impedance, resistorless circuit etc.

A configuration capable of realizing current-mode low-pass, high-pass, band-pass, band-reject and all-pass filters with four inputs and one output using one CFCTA and two grounded capacitors is presented in this paper. The paper is organized as follows. In Section II, the characteristics of CFCTA and proposed filter are presented. The simulation results and their evaluations are given in detail in Section III. Finally, Section IV concludes the paper.

## II. CIRCUIT IMPLEMENTATION AND ANALYSIS

### A. Basic concept of CFCTA

The schematic symbol and the ideal behavioural model of the CFCTA are shown in Fig. 1(a) and (b), respectively. It has low input resistance at  $f$  port. The current  $i_f$  flows from port  $z$ . The voltage  $v_z$  on  $z$  terminal is transferred into current using transconductance  $g_{m1}$ , which flows into output terminal  $x_1$  and the voltage  $v_{x1}$  on  $x_1$  terminal is transferred into current at  $x_2$  terminal using transconductance  $g_{m2}$ . The  $g_{m1}$  and  $g_{m2}$  are respectively tuned by  $I_{B1}$  and  $I_{B2}$ . In ideally, all output terminals are high impedance. To extend the use of CFCTA, it can contain an arbitrary number of  $x_1$  and  $x_2$  terminals, providing currents of both directions. The characteristics of the ideal CFCTA are represented by the following hybrid matrix:

$$\begin{pmatrix} V_f \\ I_z \\ I_{x1} \\ I_{x2} \end{pmatrix} = \begin{pmatrix} 0 & 0 & 0 & 0 \\ 1 & 0 & 0 & 0 \\ 0 & \pm g_{m1} & 0 & 0 \\ 0 & 0 & \pm g_{m2} & 0 \end{pmatrix} \begin{pmatrix} I_f \\ V_z \\ V_{x1} \\ V_{x2} \end{pmatrix}. \quad (1)$$

The CMOS implementation of CFCTA can be shown in Fig. 3. Assume that  $M_{29}$ - $M_{20}$  and  $M_{21}$ - $M_{22}$  are matched and operating in saturation region, the  $g_{m1}$  and  $g_{m2}$  are written, respectively, as

$$g_{m1} = \sqrt{\mu_n C_{ox} (W/L) I_{B1}} \quad (2)$$

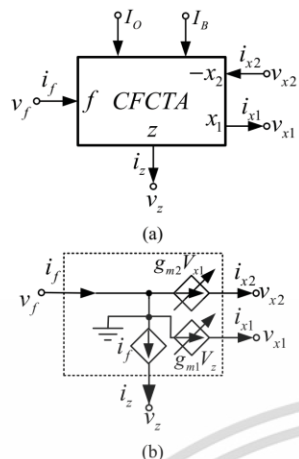


Figure 1. CFCTA: (a) Symbol, (b) equivalent circuit.

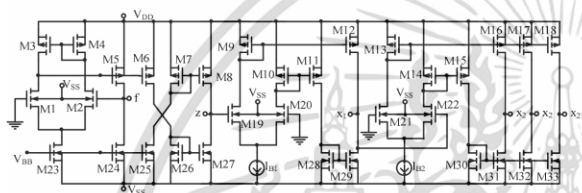


Figure 2. Internal construction of CFCTA.

$$g_{m1} = \sqrt{\mu_n C_{OX} (W/L) I_{B1}} \quad (3)$$

where  $I_{B1}$  and  $I_{B2}$  are the input bias currents to control  $g_{m1}$  and  $g_{m2}$ , respectively,  $\mu_n$  is the electron mobility,  $C_{OX}$  is the gate-oxide capacitance per unit area,  $W$  is the channel width,  $L$  is the channel length and  $V_T$  is the threshold voltage.

### B. Proposed four inputs-single output current-mode biquad filter

The proposed four inputs and single output current-mode second-order filter is shown in Fig. 2. It is found that it consists of one CFCTA and two grounded capacitors which are ideal for integration. Moreover, the output current terminal has high impedance which is convenient to cascading of the current-mode circuit. A routine analysis of the proposed filter yields the following output current as

$$I_{out} = \frac{-\frac{g_{m1}g_{m2}}{C_1C_2} I_{in1} - s \frac{g_{m2}}{C_2} (I_{in2} + I_{in3}) + \left( s^2 + s \frac{g_{m2}}{C_2} + \frac{g_{m1}g_{m2}}{C_1C_2} \right) I_{in4}}{s^2 + s \frac{g_{m2}}{C_2} + \frac{g_{m1}g_{m2}}{C_1C_2}} \quad (4)$$

From Eq. (4), the input currents  $I_{in1}$ ,  $I_{in2}$ ,  $I_{in3}$  and  $I_{in4}$  can be chosen to get five standard filtering responses as follows:

- The low-pass (LP) response:  $I_{in2}=I_{in3}=I_{in4}=0$ ,  $I_{in1}=I_{in}$ .
- The high-pass (HP) response:  $I_{in3}=0$ ,  $I_{in1}=I_{in2}=I_{in4}=I_{in}$ .
- The band-pass (BP) response:  $I_{in1}=I_{in3}=I_{in4}=0$ ,  $I_{in2}=I_{in}$ .

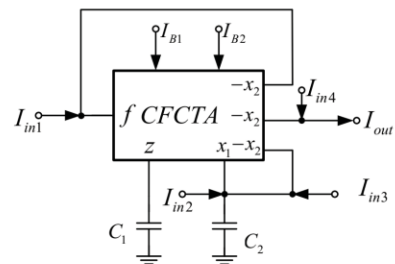


Figure 3. Proposed universal filter using CFCTA.

- The band-reject (BR) response:  $I_{in1}=I_{in3}=0$ ,  $I_{in2}=I_{in4}=I_{in}$ .
- The all-pass (AP) response:  $I_{in1}=0$ ,  $I_{in2}=I_{in3}=I_{in4}=I_{in}$ .

From above statement, it is found that the second order multifunction current-mode filter is achieved. Moreover, the proposed filter does not require inverting-type input current signal to synthesis all the filter responses. From Eq. (4), the natural frequency ( $\omega_0$ ) and quality factor ( $Q$ ) are obtained, respectively, as

$$\omega_0 = \sqrt{\frac{g_{m1}g_{m2}}{C_1C_2}} \quad (5.1)$$

$$\text{or } \omega_0 = \sqrt{\frac{\mu_n C_{OX} (W/L) (I_{B1} I_{B2})^{\frac{1}{2}}}{C_1C_2}} \quad (5.2)$$

$$Q = \sqrt{\frac{C_2 g_{m1}}{C_1 g_{m2}}} \quad (6.1)$$

$$\text{or } Q = \sqrt{\frac{C_2 (I_{B1})^{\frac{1}{2}}}{C_1 (I_{B2})^{\frac{1}{2}}}} \quad (6.2)$$

From above equations, the natural frequency and quality factor can be electronically adjusted. Moreover, if  $I_{B1}=I_{B2}=I_B$ , the natural frequency and quality factor are modified as

$$\omega_0 = \sqrt{\frac{\mu_n C_{OX} (W/L) I_B}{C_1C_2}} \quad (7)$$

$$Q = \sqrt{\frac{C_2}{C_1}} \quad (8)$$

It may be noted from Eqs. (7) and (8) that the parameter  $Q$  can be set by  $C_1/C_2$  and the parameter  $\omega_0$  can be controlled by  $I_B$  while keeping  $C_1C_2$  constant. Thus, the proposed biquadratic filter has orthogonal tuning capability for the circuit parameters  $Q$  and  $\omega_0$ .

### C. Circuit Sensitivities

The active and passive sensitivities of  $\omega_0$  in Eq. (4) and  $Q$  in Eq. (5) are:

$$S_{C_1, C_2}^{e_h} = -\frac{1}{2}, S_{g_{m1}, g_{m2}}^{e_h} = \frac{1}{2}, \quad (9)$$

$$S_{C_1, g_{m2}}^O = -\frac{1}{2}; S_{C_2, g_{m1}}^O = \frac{1}{2}. \quad (10)$$

It is evident from Eqs. (9) and (10) that all active and passive sensitivities are equal or less than unity in absolute value.

### III. PSPICE SIMULATION RESULTS

PSPICE simulations are carried out to prove the performances of the proposed filter in Fig. 2. Internal construction of CFCTA used in simulation is shown in Fig. 3. The simulations are performed based on the 0.25  $\mu\text{m}$  TSMC CMOS technology. The aspect ratios of PMOS and NMOS transistor are listed in Table I. The active parameters and the passive elements in the proposed filter in Fig. 3 are selected as  $\pm 1.25$  V supply voltages,  $V_{BB} = -0.55$  V,  $C_1 = C_2 = 100$  pF,  $I_{B1} = I_{B2} = 125$   $\mu\text{A}$ . It yields the natural frequency of 2.018 MHz and  $Q \approx 1$ . The results shown in Fig. 4 are the gain responses for the low-pass, high-pass and band pass functions. Fig. 5 and 6 show gain and phase responses of band-reject and all-pass functions. There are seen that the proposed filter can provide low-pass, high-pass, band-pass, band-reject and all-pass functions into a single topology. The power consumption is about 3.4 mW.

TABLE I. DIMENSION OF MOS TRANSISTORS IN CFCTA IMPLEMENTATION.

Transistor	W ( $\mu\text{m}$ )	L ( $\mu\text{m}$ )
M1-M2	1	0.25
M3-M18	5	0.25
M19-M22	15	0.25
M23-M33	3	0.25

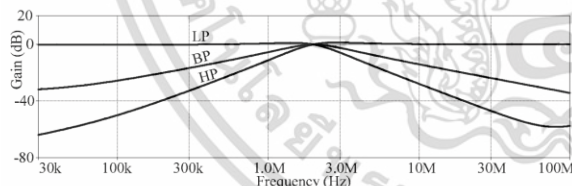


Figure 4. Simulated frequency responses for function LP, HP and BP.

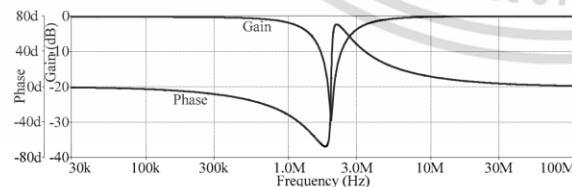


Figure 5. Gain and phase response of BR function.

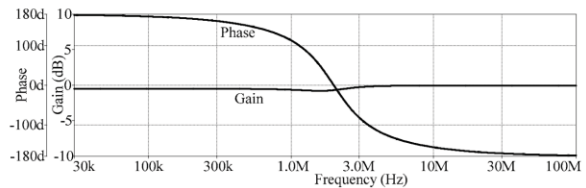


Figure 6. Gain and phase response of AP function.

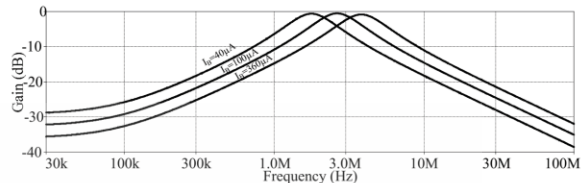


Figure 7. Current-mode band-pass responses for different values of  $I_B$ .

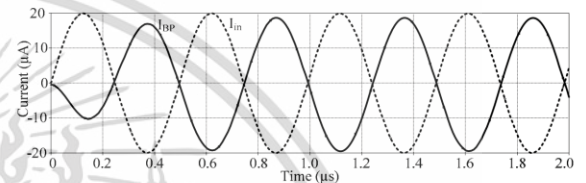


Figure 8. Transient response for BP function.

Fig. 6 shows gain responses of band-pass function where  $I_B$  ( $I_{B1}=I_{B2}=I_B$ ) is set for several values. In this case, the  $C_1 = 50$  pF,  $C_2 = 100$  pF and  $I_B$  is changed to 40  $\mu\text{A}$ , 100  $\mu\text{A}$  and 360  $\mu\text{A}$ , respectively. It is found that the natural frequency can be adjusted electronically without affecting the quality factor. The proposed filter is excited by 40  $\mu\text{A}_{p-p}$  2.018 MHz sinusoidal signal. The transient response of  $I_{BP}$  is shown in Fig. 8. The total harmonic distortion (THD) of this figure was 0.169 %. Thus, the proposed circuit can be supplied the input signal high up to 40  $\mu\text{A}_{p-p}$  without significant distortion.

### IV. CONCLUSION

The multiple-input single-output biquadratic filter based on single active build block, namely CFCTA is presented. The proposed filter has high-output impedance which is suitable for cascading of current-mode circuit. It performs low-pass, high-pass, band-pass, band-reject and all-pass responses dependent on an appropriate selection of four input signals. The filter parameters can be electronically controlled via input bias currents which are convenient modified to apply in control systems using a microcontroller. The circuit description comprises only one CFCTA and two grounded capacitors. With mentioned features, it is very suitable to realize the proposed circuit in monolithic chip. The simulation results verify the theory.

### REFERENCES

- [1] C. Toumazou., F. J. Lidgey, D. G. Haigh, Analogue IC design: the current-mode approach, London: Peter Peregrinus, 1990.
- [2] M. A. Ibrahim, S. Minaei, H. A. Kuntman, "A 22.5 MHz current-mode KHN-biquad using differential voltage current conveyor and grounded passive elements," International Journal of Electronics and Communication (AEU), vol. 59, pp. 311-318, 2005.

- [3] E. Arslan, B. Metin, O. Cicekoglu, "Multi-input single-output cascaded current-mode universal filter topology with a single current conveyor," Proceedings of the Third IASTED International Conference Circuits, Signals, and Systems, pp. 62-66, 2005.
- [4] W. Tangsrirat and W. Surakamponorn, "Electronically tunable current-mode universal filter employing only plus-type current-controlled conveyors and grounded capacitors," Circuits System Signal Processing, vol. 27, pp. 701-713, 2006.
- [5] W. Tangsrirat, T. Dumawipata, W. Surakamponorn "Multiple-input single-output current-mode multifunction filter using current differencing transconductance amplifiers," International Journal of Electronics and Communication (AEU), vol. 61, pp. 209-214, 2007.
- [6] V. Sawangarom, T. Dumawipata, W. Tangsrirat, W. Surakamponorn "Cascadable three-input single-output current-mode universal filter using CDBAs," The 2007 ECTI International Conference, pp. 53-56, 2007.
- [7] M. Siripruchyanun, W. Jaikla, "Electronically controllable current-mode universal biquad filter using single DO-CCCDTA," Circuits System Signal Processing, vol. 27, pp. 113-122, 2008.
- [8] W. Tangsrirat, "Cascadable current-controlled current-mode universal filters using CDTAs and grounded capacitors," Journal of Active and Passive Electronic Devices, vol. 4, pp. 135-145, 2009.
- [9] W. Chunhua, L. Haiguang, Z. Yan "Universal current-mode filter with multiple inputs and one output using MOCCII and MO-CCCA," International Journal of Electronics and Communication (AEU), vol. 63, pp. 448-453, 2009.
- [10] S. V. Singh, S. Maheshwari, D. S. Chauhan, "Electronically tunable current-mode SIMO/MISO universal biquad filter using MOCCCTAs," International Journal of Recent Trends in Engineering and Technology, vol. 3, pp. 65-70, 2010.
- [11] C.-N. Lee, "Multiple-mode OTA-C universal biquad filters," Circuits Syst Signal Process, vol. 29, pp. 263-274, 2010.
- [12] J-W. Horng, "Current-mode universal biquadratic filter with five inputs and one output using tree ICCIIs," Indian Journal of Pure & Applied Physics, vol. 49, pp. 214-217, 2011.
- [13] S. V. Singh, S. Maheshwari, D. S. Chauhan, "Single MO-CCCCTA-based electronically tunable current/trans-impedance-mode biquad universal filter," Circuits and Systems, vol. 2, pp. 1-6, 2011.
- [14] R. Senani, K. K. Abdalla, D. R. Bhaskar, "A state variable method for the realization of universal current-mode biquads," Circuits and Systems, vol. 2, pp. 286-292, 2011.
- [15] N. Pandey, S. K. Paul, "VM and CM universal filters based on single DVCCTA," Active and Passive Electronic Components, vol. 2011, Article ID 929507.
- [16] O. Channumsin, T. Pukkalanun, W. Tangsrirat, "Universal current-mode biquad with minimum components," Proceedings of the 2011 International Multi-Conference of Engineering and Computer Scientists, 2011.
- [17] W. Tangsrirat, T. Pukkalanun, "Structural generation of two integrator loop filters using CDTAs and grounded capacitors," International Journal of Circuit Theory and Applications, vol. 39, pp. 31-45, 2011.
- [18] W. Jaikla, S. Lawanwisut, M. Siripruchyanun, P. Prommee, "A four-inputs single-output current-mode biquad filter using a minimum number of active and passive components," Proceedings of 35th International Conference on Telecommunications and Signal Processing, pp. 378-381, 2012.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# Amplitude Controllable Current-mode First order Allpass Filter Including Minimum Component Count Circuits

Amornchai Chaichana, Montree Kumngern, Montree Siripruchyanun, and Winai Jaikla

**Abstract**—This paper presents a current-mode first order allpass filter based on current follower cascaded transconductance (CFCTA). The phase shifted angle and amplitude of output currents can be electronically and independently tuned via the bias current. The proposed circuit uses only one CFCTA and one grounded capacitor and one electronic resistor, which is definitely suitable to further develop into an integrated circuit. It can provide both non-inverting and inverting output currents. Moreover, the circuit possesses low input and high output impedance, providing easy cascading in current-mode circuit. The PSPICE simulation results based on 0.25 $\mu$ m TSMC CMOS parameters are included, verifying the key characteristics of the presented filter. The given results agree well with the theoretical presumptions. The power consumption is about 5.5mW.

**Keywords**—analog filter, current mode, current follower cascaded transconductance (CFCTA), first order allpass filter.

## I. INTRODUCTION

THE first order allpass filters (APFs) or phase shifters are widely used in electronics and communication systems.

They are normally used to shift the phase of input signal with keeping the equality of amplitude for all frequency. Moreover, they are used to be the basic block to design other analog circuits, such as quadrature oscillator, multiphase oscillator, or notch filter etc [1]. Especially, the APF with amplitude controllability is useful to synthesis the multiphase sinusoidal oscillator [2] with independent control of frequency of oscillation and condition of oscillation. In last decade, the designs of analog signal processing circuit have been focusing on current-mode circuits owing to their wide bandwidth, lower power consumption, greater linearity, wider dynamic range, simpler circuitry and require less chip area then voltage-mode counterparts [3].

From last decade, the designs of the current-mode first

order allpass filters employing active building blocks have been reported in the literature [2, 4-25]. They are focused on the following features, using minimum number of active and passive element, using grounded capacitor, electronic controllability, low input and high output impedance, resistorless circuit and etc. However, the previous APFs are unsuitable for all above features which will be described as follows:

- Requirement of element-matching conditions [8-9], [14], [17], [20], [22-23]
- Lack of electronic controllability [8-9], [19-20], [22-25]
- Lack of low input impedance [2], [4], [6-8], [10], [12], [14], [17], [19-25]
- Use of more than two active building blocks [4-7], [9], [11], [15], [17], [22]
- Uncontrollability of current gain [6], [8-9], [11], [13-20], [22-25]
- Employing floating capacitor [15], [17], [19-21], [23-25]

A configuration capable of realizing inverting and non-inverting first order allpass filters using one CFCTA, one grounded capacitor and one electronic resistor is presented in this paper. The use of CFCTA which has low input and high output impedance makes the proposed circuit is ideal for cascade in current-mode circuit. The paper is organized as follows. In Section II, the characteristics of CFCTA and proposed filter are presented. The simulation results and their evaluations are given in detail in Section III. Finally, Section 4 concludes the paper.

## II. CIRCUIT IMPLEMENTATION AND ANALYSIS

### A. Basic concept of current follower cascaded transconductance (CFCTA)

The CFCTA is current-mode active building block which has input and output as current. It has low input resistance at  $z$  port. The current  $i_f$  flows from port  $z$ . The voltage  $v_z$  on  $z$  terminal is transferred into current using transconductance  $g_{m1}$ , which flows into output terminal  $x_1$  and the voltage  $v_{x1}$  on  $x_1$  terminal is transferred into current at  $x_2$  terminal using transconductance  $g_{m2}$ . The  $g_{m1}$  and  $g_{m2}$  are respectively tuned by  $I_{B1}$  and  $I_{B2}$ . In ideally, all output terminals are high impedance. To extend the use of the CFCTA, the output currents at  $z$ ,  $x_1$  and  $x_2$ , namely  $z$  copy terminal,  $x_1$  copy terminal ( $x_{1c}$ ) and  $x_2$  copy terminal ( $x_{2c}$ ) are added. The current at  $z_c$  terminal ( $I_{zc}$ ) is copied from current at  $z$  terminal, the current at  $x_{1c}$  terminal ( $I_{x1c}$ ) is copied from current at  $x_1$

Manuscript received February 14, 2014.

A. Chaichana is with Department of Telecommunications Engineering, Faculty of Engineering, King Mongkut's Institute of Technology Ladkrabang, Bangkok, 10520, Thailand (e-mail: kcamornc@kmitl.ac.th).

M. Kumngern is with Department of Telecommunications Engineering, Faculty of Engineering, King Mongkut's Institute of Technology Ladkrabang, Bangkok, 10520, Thailand (e-mail: kkmontre@kmitl.ac.th).

M. Siripruchyanun is with Department of Teacher Training in Electrical Engineering, Faculty of Technical Education, King Mongkut's University of Technology North Bangkok, Bangkok, 10800, Thailand (e-mail: mts@kmutnb.ac.th).

W. Jaikla is with Department of Engineering Education, Faculty of Industrial Education, King Mongkut's Institute of Technology Ladkrabang, Bangkok, 10520, Thailand (phone: +6681-305-1643; fax: +662-3298435 e-mail: kawinai@kmitl.ac.th).

terminal and current at  $x_{2c}$  terminal ( $I_{x_{2c}}$ ) is copied from current at  $x_2$  terminal. The characteristics of the ideal CFCTA are represented by the following hybrid matrix:

$$\begin{bmatrix} V_f \\ I_{z,z_c} \\ I_{x_1,x_{1c}} \\ I_{x_2,x_{2c}} \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & 0 \\ 1 & 0 & 0 & 0 \\ 0 & \pm g_{m1} & 0 & 0 \\ 0 & 0 & \pm g_{m2} & 0 \end{bmatrix} \begin{bmatrix} I_f \\ V_z \\ V_{x1} \\ V_{x2} \end{bmatrix}. \quad (1)$$

For CMOS implementation of CFCTA shown in Fig. 3, the  $g_{m1}$  and  $g_{m2}$  are written as

$$g_{m1} = \sqrt{\mu_n C_{OX} (W/L) I_{B1}}; \quad g_{m2} = \sqrt{\mu_n C_{OX} (W/L) I_{B2}}. \quad (2)$$

$I_{B1}$  and  $I_{B2}$  are the input bias current to control  $g_{m1}$  and  $g_{m2}$ , respectively. The schematic symbol and the ideal behavioural model of the CFCTA are shown in Fig. 1 (a) and (b), respectively. To simplify the electrical symbol and equivalent circuit, the copied output terminals  $z_c$ ,  $x_{c1}$  and  $x_{c2}$  are not shown.

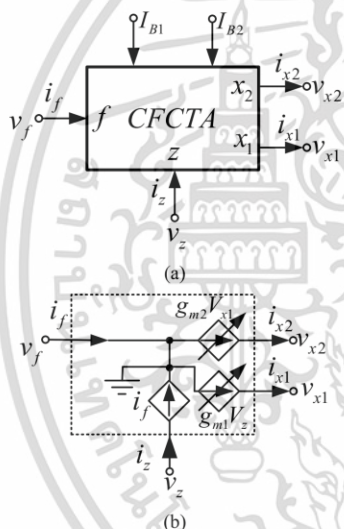


Figure 1. CFCTA (a) Symbol (b) Equivalent circuit.

### B. Proposed low-input and high-output impedance current-mode first order allpass filter with amplitude controllability

The proposed first order allpass filter consists of one CFCTA, one grounded capacitor and one electronics resistor as illustrated in Fig. 2. The electronic resistor  $R_E$  is controlled by voltage  $V_C$  and  $-V_C$ . If aspect ratios of  $M_{R1}$  and  $M_{R2}$  are equal, the equivalent resistance value is given as [26]

$$R_E = \frac{L}{\mu_n C_{OX} W (V_C - V_{TH})}. \quad (3)$$

According to this circuit topology, it is advantageous for monolithic integration. Moreover, the input current signal is applied to low input impedance terminal, which is an attractive feature for current-mode operation. Considering at

current output terminal, the proposed filter can provide both non-inverting allpass current ( $I_{OP}$ ) and inverting allpass current ( $I_{ON}$ ) with high output impedance. Using (1), the current transfer function can be obtained as:

$$\frac{I_{OP}}{I_{in}} = -\frac{I_{ON}}{I_{in}} = g_{m2} R_E \left( \frac{g_{m1} - sC}{g_{m1} + sC} \right), \quad (4)$$

where  $s = j\omega$ , the gain of non-inverting and inverting allpass filter can be derived from (4) as below:

$$\left| \frac{I_{OP}}{I_{in}} \right| = \left| \frac{I_{ON}}{I_{in}} \right| = g_{m2} R_E. \quad (5)$$

Also, the phase responses of non-inverting and inverting allpass filter can be derived from (4) as follows:

$$\phi_P = -2 \tan^{-1} \left( \frac{\omega C}{g_{m1}} \right), \quad (6)$$

$$\phi_N = \pi - 2 \tan^{-1} \left( \frac{\omega C}{g_{m1}} \right). \quad (7)$$

Substituting  $g_{mi}$  from (2) in to (6)-(7), the gain and phase responses are modified to

$$\left| \frac{I_{OP}}{I_{in}} \right| = \left| \frac{I_{ON}}{I_{in}} \right| = R_E \sqrt{\mu_n C_{OX} (W/L) I_{B2}}, \quad (8)$$

$$\phi_P = -2 \tan^{-1} \left( \frac{\omega C}{\sqrt{\mu_n C_{OX} (W/L) I_{B1}}} \right), \quad (9)$$

$$\phi_N = \pi - 2 \tan^{-1} \left( \frac{\omega C}{\sqrt{\mu_n C_{OX} (W/L) I_{B1}}} \right). \quad (10)$$

From (8) to (10), it is evident that the amplitude of the output currents can be electronically controlled by  $I_{B2}$  or  $V_C$  without affecting the phase response. Similarly, varying the value of bias current  $I_{B1}$ , only the phase response is changed.

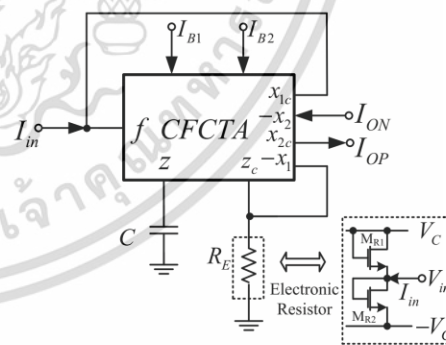


Figure 2. Proposed first order allpass filter.

### C. Non-ideal effects

The effects of non-ideal CFCTA will be considered in this section. For non-ideal CFCTA, the relationship of current and voltage is rewritten as

$$i_z = \alpha i_f; \quad i_{z_c} = \gamma i_z; \quad i_{x1} = \beta_1 g_{m1} V_z; \quad i_{x2} = \beta_2 g_{m2} V_{x1}, \quad (11)$$

where  $\alpha$  is the current tracking error for  $f$  terminal to  $z$

terminal,  $\gamma$  is the current tracking error from  $z$  terminal to  $z_c$  terminal,  $\beta_1$  is the transconductance tracking error from  $z$  terminal to  $x_1$  terminal,  $\beta_2$  is the transconductance tracking error from  $x_1$  terminal to  $x_2$  terminal. Using (11), the current transfer function of circuit in Fig. 2 becomes

$$\frac{I_{OP}}{I_{in}} = -\frac{I_{ON}}{I_{in}} = \pm \alpha \gamma \beta_2 g_{m2} R_E \left( \frac{\beta_1 g_{m1} - sC}{\beta_1 g_{m1} + sC} \right). \quad (12)$$

where  $s = j\omega$ , the gain of non-inverting and inverting allpass filter can be derived from (12) as below:

$$\left| \frac{I_{OP}}{I_{in}} \right| = \left| \frac{I_{ON}}{I_{in}} \right| = \alpha \gamma \beta_2 g_{m2} R_E \sqrt{\frac{(\beta_1 g_{m1})^2 + (\omega C)^2}{(\beta_1 g_{m1})^2 + (\omega C)^2}}. \quad (13)$$

Also, the phase responses of non-inverting and inverting allpass filter can be derived from (12) as follows:

$$\phi_P = -\tan^{-1} \left( \frac{\gamma \omega C}{\beta_1 g_{m1}} \right) - \tan^{-1} \left( \frac{\omega C}{\beta_1 g_{m1}} \right), \quad (14)$$

and

$$\phi_N = \pi - \tan^{-1} \left( \frac{\gamma \omega C}{\beta_1 g_{m1}} \right) - \tan^{-1} \left( \frac{\omega C}{\beta_1 g_{m1}} \right). \quad (15)$$

It is found from (13)-(15) that the tracking errors affect both gain and phase responses of the proposed allpass filter. To reduce these effects, the internal construction of CFCTA should be carefully designed. For example, using the high performance current mirrors should be done.

### III. PSPICE SIMULATION RESULTS

PSPICE simulations were carried out to prove the performances of the proposed allpass filter in Fig. 2. Internal construction of CFCTA used in simulation is shown in Fig. 3. The circuit was designed and simulated based on the 0.25 $\mu\text{m}$  TSMC CMOS technology [27]. The optimal aspect ratios of PMOS and NMOS transistor are listed in Table I. The active parameters and the passive elements in the proposed allpass filter are chosen as  $\pm 1.25\text{V}$  supply voltages,  $V_{BB} = -0.55\text{V}$ ,  $C = 100\text{pF}$ ,  $I_{B1} = 200\mu\text{A}$ ,  $I_{B2} = 180\mu\text{A}$ . The controlled voltages ( $V_A$ ) biased to  $R_E$  are equal to supply voltages. The power consumption for above condition is 5.5mW. The frequency responses of gain and phase for  $I_{OP}$  and  $I_{ON}$  are shown in Figs. 4 and 5. It is found that at operation frequency, the phase responses are according to (9) and (10). But the current gain is slightly deviated from (8) due to the current tracking error and parasitic elements appearing in the non-idea of CFCTA. The frequency response of phase for  $I_{OP}$  with difference  $I_{B1}$  is illustrated in Fig. 6. In this result,  $I_{B1}$  is changed to three values which are 30 $\mu\text{A}$ , 70 $\mu\text{A}$  and 200 $\mu\text{A}$ . It is confirmed that phase response can be tuned electronically by  $I_{B1}$  as analyzed in (9). To investigate the time domain response of proposed first order allpass filter, a sinusoidal signal with peak to peak amplitude of 25 $\mu\text{A}$  and frequency of 2MHz is feed as input signal. The result shows in Fig. 7. It is found that the proposed circuit can provide a phase shift between input and output signals whereas the output current  $I_{OP}$  lags

the input current and the output current  $I_{ON}$  leads the input current. The simulated total harmonic distortions (THD) for  $I_{OP}$  and  $I_{ON}$  are 0.594% and 0.487%, respectively. The controlling amplitude of output current  $I_{OP}$  by  $I_{B2}$  is confirmed in Fig. 8 whereas the values of  $I_{B2}$  are set to 50 $\mu\text{A}$ , 100 $\mu\text{A}$  and 200 $\mu\text{A}$ . It is found that the amplitude of output current can be adjusted. But the existing of output offset current affects the output signal.

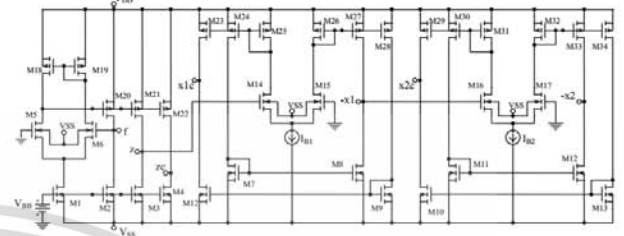


Figure 3. Internal construction of CFCTA.

TABLE I  
DIMENSION OF CMOS TRANSISTORS IN CFCTA IMPLEMENTATION

Transistor	W ( $\mu\text{m}$ )	L ( $\mu\text{m}$ )
M1-M4	3.5	0.25
M5-M13	3	0.25
M14-M17	10	0.25
M18-M34	5	0.25
MR1-MR2	3	0.5

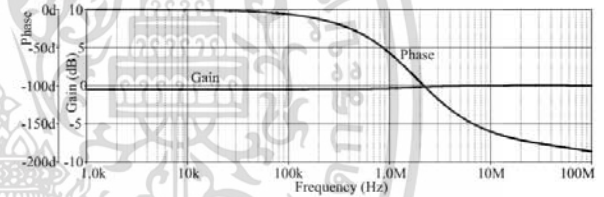


Figure 4. Simulated gain and phase responses for  $I_{OP}$ .

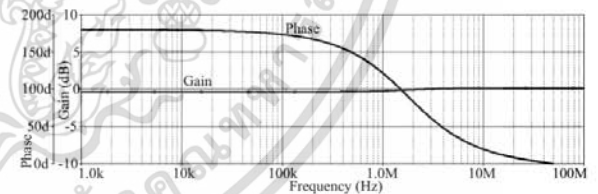


Figure 5. Simulated gain and phase responses for  $I_{ON}$ .

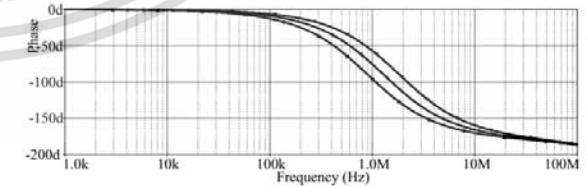


Figure 6. Phase response of  $I_{OP}$  for difference  $I_{B1}$ .

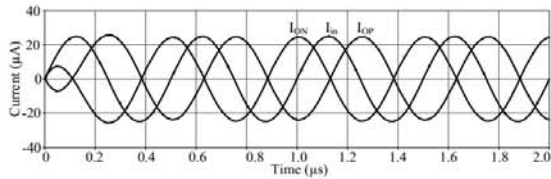


Figure 7. Transient response of proposed filter.

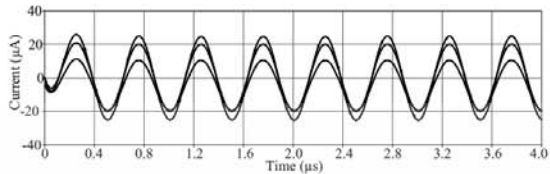


Figure 8. Transient response of proposed filter for difference  $I_{in2}$ .

#### IV. CONCLUSION

The current-mode first order allpass filter based on single active build block, namely CFCTA is presented. The proposed filter has low input and high output impedance which is suitable from cascading viewpoint. It performs non-inverting and inverting output currents. The phase and gain responses can be electronically and independently controlled via input bias currents which are convenient modified to apply in control systems using a microcontroller. The circuit description comprises only one CFCTA, one grounded capacitor and one electronic resistor. With mentioned features, it is very suitable to realize the proposed circuit in monolithic chip. The simulation results verify the theory.

#### REFERENCES

- [1] A. Tokar, S. Ozoguz, O. Cicekoglu, C. Acar, "Current mode allpass filters using current differencing buffered amplifier and a new high-Q bandpass filter configuration," *IEEE Trans. Circuit and System-II: Analog and Digital Signal Processing*, vol. 47, pp. 949-954, 2000.
- [2] W. Jaikla, P. Prommee, "Electronically tunable current-mode multiphase sinusoidal oscillator employing CCCDTA-based allpass filters with only grounded passive elements," *Radioengineering*, vol. 20, no. 3, pp. 594-599, 2011.
- [3] C. Toumazou, F. J. Lidgley, and D. G. Haigh, *Analogue IC design: the current-mode approach*, London: Peter Peregrinus, 1990.
- [4] T. Prommas, W. Jaikla, P. Suwanjan, P. Silapan, "Design of electronically tunable first order allpass filter using OTAs with gain controllability," *13<sup>th</sup> International Symposium on Communications and Information Technologies (ISCIT2013)*, pp. 350-353, 2013.
- [5] A. Iamarejin, S. Maneevan, P. Suwanjan, W. Jaikla, "Current-mode variable current gain first-order allpass filter employing CFTAs," *Przeglad Elektrotechniczny*, vol. 89, no. 2A, pp. 238-241, 2013.
- [6] J. Jin, C. Wang, "Current-mode four-phase quadrature oscillator using current differencing transconductance amplifier based first-order allpass filter," *Revue Roumaine des Sciences Techniques*, vol. 57, no. 3, pp. 291-300, 2012.
- [7] W. Jaikla, A. Noppakarn, S. Lawanwisut, "New gain controllable resistor-less current-mode first order allpass filter and its application," *Radioengineering*, vol. 21, no. 1, pp. 312-316, 2012.
- [8] N. Herencsar, J. Koton, K. Vrba, A. Lahiri, B. Metin, "Novel dual-mode electronically tunable all-pass filter using voltage gain-controlled MCFOA," *The 13<sup>th</sup> International Conference on Optimisation of Electrical and Electronic Equipment (OPTIM2012)*, pp. 1199-1202, 2012.
- [9] J.-W. Horng, C.-L. Hou, C.-Y. Tseng, R. Chang, D.-Y. Yang, "Cascadable current-mode first-order and second-order multifunction filters employing grounded capacitors," *Active and Passive Electronic Components*, vol. 2012, Article number 261075, 2012.
- [10] M. Kumngern, "New current-mode first-order allpass filter using a single CCCDTA," *International Symposium on Integrated Circuits (ISIC 2011)*, pp. 364-367.
- [11] P. Singthong, M. Siriruchyanun, W. Jaikla, "Electronically controllable first-order current-mode allpass filter using CCCIs and its application," *The 18th International Conference - Mixed Design of Integrated Circuits and Systems (MIXDES 2011)*, pp. 314-318.
- [12] P. Uttaphut, W. Mekhum, W., Jaikla, "Current-mode multiphase sinusoidal oscillator using CCCCTAs and grounded elements," *IEEE 9<sup>th</sup> International New Circuits and Systems Conference (NEWCAS 2011)*, pp. 345-349.
- [13] N. Pandey, S. K. Paul, "Single CDTA-based current mode all-pass filter and its applications," *Journal of Electrical and Computer Engineering*, vol. 2011, Article ID 897631, 2011.
- [14] D.V. Kamat, P.V.A. Mohan, K.G. Prabhu, "Novel first-order and second-order current-mode filters using multiple-output operational transconductance amplifiers," *Circuits, Systems, and Signal Processing*, vol. 29, no. 3, pp. 553-576, 2010.
- [15] W. Tangsrirat, T. Pukkalanun, W. Surakamponorn, "Resistorless realization of current-mode first-order allpass filter using current differencing transconductance amplifiers," *Microelectronics Journal*, vol. 41, no. 2, pp. 178-183, 2010.
- [16] D. Bioltek, V. Biolkova, "Allpass filter employing one grounded capacitor and one active element," *Electronics Letters*, vol. 45, no. 16, pp. 807-808, 2009.
- [17] S. Öztayfun, S. Kiliç, A. Çelebi, U. Çam, "A new electronically tunable phase shifter employing current-controlled current conveyors," *AEU-International Journal of Electronics and Communications*, vol. 62, no. 3, pp. 228-231, 2008.
- [18] A. Lahiri, A. Chowdhury, "A novel first-order current-mode all-pass filter using CDTA," *Radioengineering*, vol. 18, no. 3, pp. 300-305, 2009.
- [19] W. Jaikla, M. Siriruchyanun, J. Bajer, D. Bioltek, "A simple current-mode quadrature oscillator using single CDTA," *Radioengineering*, vol. 17, pp. 33-40, 2008.
- [20] M. Un, F. Kacar, "Third generation current conveyor based current-mode first order all-pass filter and quadrature oscillator," *Istanbul University - Journal of Electrical and Electronics Engineering*, vol. 8, no. 1, pp. 529-535, 2008.
- [21] A. U. Keskin, D. Bioltek, "Current mode quadrature oscillator using current differencing transconductance amplifiers (CDTA)," *IEE Proceedings - Circuits, Devices and Systems*, vol. 153, no. 3, pp. 214-218, 2006.
- [22] J.-W. Horng, C.-L. Hou, C.-M. Chang, W.-Y. Chung, H.-L. Liu, C.-T. Lin, "High-output impedance current-mode first-order allpass networks with four grounded components and two CCIs," *International Journal of Electronics*, vol. 93, pp. 613-621, 2006.
- [23] S. Minaei and M. A. Ibrahim, "General configuration for realizing current-mode first-order all-pass filter using DVCC," *International Journal of Electronics*, vol. 92, no. 6, pp. 347-356, 2005.
- [24] S. Kiliç, U. Çam, "Current-mode first-order allpass filter employing single current operational amplifier," *Analog Integrated Circuits and Signal Processing*, vol. 41, pp. 43-45, 2004.
- [25] S. Maheshwari, I. A. Khan, "Novel first-order current-mode allpass sections using CCIII," *Active and Passive Electronic Components*, vol. 27, pp. 111-117, 2004.
- [26] Z. Wang, "2-MOSFET transistor with extremely low distortion for output reaching supply voltage," *Electronics Letters*, vol. 26, pp. 951-952, 1990.
- [27] P. Prommee, K. Angkeaw, M. Somdunyanok, K. Dejhan, "CMOS-based near zero-offset multiple inputs max-min circuits and its applications," *Analog Integrated Circuits and Signal Processing*, vol. 61, pp. 93-105, 2009.

## Current-mode MISO filter using CCCDTAs and grounded capacitors

Amornchai Chaichana<sup>1\*</sup>, Adirek Jantakun<sup>3</sup>, Montree Kumngern<sup>1</sup> & Winai Jaikla<sup>2</sup>

<sup>1</sup>Department of Telecommunications Engineering, Faculty of Engineering,

<sup>2</sup>Department of Engineering Education, Faculty of Industrial Education,  
King Mongkut's Institute of Technology Ladkrabang, Bangkok 10520, Thailand,

<sup>3</sup>Department of Electronics and Telecommunication Engineering, Faculty of Engineering,  
Rajamangala University of Technology Isan, Khonkaen Campus, Khonkaen, 40000, Thailand

\*E-mail: kcamornc@kmitl.ac.th, kkmontre@kmitl.ac.th, mr.adirek@hotmail.com, kawinai@kmitl.ac.th

Received 12 May 2014; revised 29 September 2014; accepted 22 January 2015

This paper presents the current-mode multi-input single-output (MISO) biquadratic filter using current-controlled current differencing transconductance amplifier (CCCDTA) as an active building block. The proposed circuit comprises three CCCDTAs and two grounded capacitors performing completely standard functions: low-pass, high-pass, band-pass, band-reject and all-pass functions and does not require double input current signals as well as inverting input currents. The pole frequency and quality factor of the proposed circuit can be adjusted electronically/independently via *dc* bias currents. In addition, the filter circuit has low-input and high-output impedance which facilitates easy connecting for current-mode circuit. The proposed circuit uses all grounded capacitors which is very suitable to further develop into an integrated circuit and without requiring any matching condition. Moreover, the active and passive sensitivities are low. The PSPICE simulation results are included to show the workability of the proposed circuit.

**Keywords:** Current-mode, MISO filter, CCCDTA, Grounded capacitor

### 1 Introduction

Analog filters are extremely useful circuits in many applications such as in communication system, signal processing, instrument and measurement system<sup>1-6</sup> etc. Now a days, current-mode active building block is useful more than voltage-mode devices wherewith it has high performance such as wide bandwidth, higher slew-rate, greater linearity, wider dynamic range, simple circuitry<sup>1-8</sup> etc. Especially, it can be used at low voltage and low power which is suitable for integrated circuit (IC) implementation for applications in mobile or wireless communication systems<sup>7-9</sup>. From the advantages mentioned above, the active filter networks are mainly referred as current-mode circuits. Principally, the modern current-mode circuits must have the following features (i) low-input and high-output impedances that are easier to use cascading or directing load<sup>3,5,13,19,21,22,24</sup>, (ii) avoid the use of an external resistor due to the loss of power consumption and chip area<sup>10,14,22-25</sup>, (iii) use grounded capacitor to compensate the latent capacity at the node of circuit or output terminals and to reduce the chip area of IC<sup>10,14,22-26,28,29</sup>. The active filters which provide five

standard filter responses including high-pass filter (HPF), low-pass filter (LPF), band-pass filter (BPF), band-rejected filter (BRF) or eliminate frequency and all-pass filter or phase-shifted signal (APF) in the same circuit topology are the main research topic now a days. Especially, various multi-input single-output (MISO) filter configurations have been paid attention in literature<sup>10-32</sup>. The review of previous MISO filter topology is in the following text. The circuits in<sup>11-12,15,17,19,21,27,30</sup> have high-output impedance that make them suitable for cascading or driving to load without additional current buffers. However, they use more than two external resistors which are not ideal for IC implementation<sup>7</sup>. Moreover, they are absent of electronic controllability for tuning the pole frequency ( $\omega_0$ ) and quality factor ( $Q$ ). Although it can be used as digital potentiometer for instead of an external resistors but the circuits become complicated<sup>8</sup>. Some circuits in<sup>10,20,23</sup> are benefited to electronic tuning of  $\omega_0$  and  $Q$  by the parasitic resistance  $R_x$  or the transconductance gain  $g_m$  but they afflict from the requirement of double input current signals. In Refs.18, 25-26, 28-29 the  $\omega_0$  and  $Q$  can be electronically adjusted. Also they are not needed the

external resistors as well as matching conditions which make them easier for tuning and fabricating in IC. However, the input nodes do not exhibit low impedance which is not ideal for current-mode configuration. The current-mode MISO filter in<sup>31</sup> can be electronically/independently controlled for  $\omega_0$  and  $Q$ . But, it uses an excessive number of active elements (five MCFTAs). The current-mode MISO filter presented in Ref. 32 has low-input and high-output impedance and can be electronically adjusted for  $\omega_0$  and  $Q$ . Unfortunately, the  $\omega_0$  and  $Q$  are inconvenient for independently or orthogonally tuning. The proposed current-mode MISO filters are compared with previously published<sup>10-32</sup> current-mode MISO filters and the results are presented in Table 1.

The current-mode MISO filter is presented and the proposed circuit provides the following advantageous features:

- 1 The output response of proposed circuit performs low-pass, high-pass, band-pass, band-reject and all-pass functions from the same circuit configuration without the requirement of double input current signals.

- 2 The proposed circuit has low-input and high-output impedance which is easy to cascade in high-order filter or drive load without using a buffering device.
- 3 The pole frequency and quality factor can be electronically/independently adjusted via *dc* bias current of CCCDTAs.
- 4 The proposed circuit uses only grounded capacitors, which is advantageous from the point of view of integrated circuit implementation and compensation of the latent capacity.
- 5 The active and passive sensitivities are low.

To verify the workability of the proposed current-mode MISO filter, the PSPICE simulation results of a BJT technology implementation have been included.

## 2 Principle of Proposed Circuit

### 2.1 Descriptions of CCCDTA

This section is a description of CCCDTA<sup>33</sup>. It was proposed by Siripruchyanun and Jaikla<sup>34</sup> which is similar to the conventional CDTA, except that CCCDTA has finite input resistances ( $R_p$  and  $R_n$ ) at the *p* and *n* input terminal. The characteristic of voltages and currents of CCCDTA are shown in Eq. (1):

Table 1 — Comparison between various MISO filter

Ref	Active element	Number of active element	Number of R+C	Electronic control	Independent Tuned of $\omega_0$ and $Q$	Requiring double input	Matching Condition	Low-input impedances	High-output impedance
[10]	CCCH	2	0+2	Yes	Yes	Yes	No	No	Yes
[11]	CCII	1	2+2	No	No	No	Yes	No	Yes
[12]	CFOA	1	4+2	No	No	No	Yes	No	Yes
[13]	CDTA	4	2+2	Yes	No	No	No	Yes	Yes
[14]	CCDDCC	3	0+2	Yes	Yes	No	No	No	Yes
[15]	MO-CCII + MO-CCCA	3	2+2	Yes	Yes	No	No	No	Yes
[16]	DVCCTA	1	1+2	Yes	No	No	No	No	Yes
[17]	CCII	3	3+2	No	Yes	No	No	No	Yes
[18]	OTA	5	0+2	Yes	No	No	No	No	Yes
[19]	CDBA	3	2+2	No	No	No	No	Yes	Yes
[20]	DO-CCCH	2	0+2	Yes	No	Yes	No	No	Yes
[21]	CDBA	3	2+2	No	No	Yes	No	Yes	Yes
[22]	CDTA	3	0+2	Yes	No	No	No	Yes	Yes
[23]	CCCDTA	1	0+2	Yes	No	Yes	No	No	Yes
[24]	CDTA	4	2+2	Yes	Yes	No	No	Yes	Yes
[25]	MO-CCCCTA	2	0+2	Yes	No	No	No	No	Yes
[26]	CCCH	2	0+2	Yes	No	No	No	No	Yes
[27]	DO-ICCH	3	3+2	No	No	No	No	No	Yes
[28]	CCCCTA	2	0+2	Yes	Yes	No	No	No	Yes
[29]	CCCCTA	2	0+2	Yes	Yes	No	No	No	Yes
[30]	FDCCCH	1	2+2	No	No	No	No	No	Yes
[31]	MCFTA	5	0+2	Yes	Yes	No	No	Yes	Yes
[32]	ZC-CDTA	3	0+2	Yes	No	No	No	Yes	Yes
Proposed MISO	CCCDTA	3	0+2	Yes	Yes	No	No	Yes	Yes

$$\begin{bmatrix} V_p \\ V_n \\ I_z \\ I_x \end{bmatrix} = \begin{bmatrix} R_p & 0 & 0 & 0 \\ 0 & R_n & 0 & 0 \\ 1 & -1 & 0 & 0 \\ 0 & 0 & 0 & \pm g_m \end{bmatrix} \begin{bmatrix} I_p \\ I_n \\ V_x \\ V_z \end{bmatrix} \quad \dots(1)$$

For the CCCDTA implemented by a BJT technology, the parasitic resistances ( $R_p$  and  $R_n$ ) and transconductance  $g_m$  can be expressed to be:

$$R_p = R_n = \frac{V_T}{2I_{B1}} \quad \dots(2)$$

and

$$g_m = \frac{I_{B2}}{2V_T} \quad \dots(3)$$

$V_T$  is the thermal voltage. From Eqs (2) and (3), it can be seen that the parasitic resistances can be tuned by adjusting the  $dc$  bias current  $I_{B1}$  and the transconductance can be tuned by adjusting the  $dc$  bias current  $I_{B2}$ . The symbol and the equivalent circuit of the CCCDTA are shown in Figs 1(a) and (b), respectively.

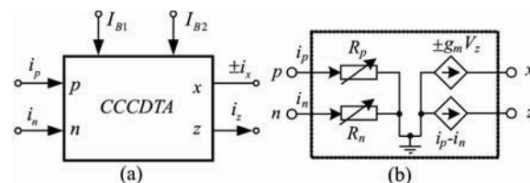


Fig. 1 — CCCDTA (a) Symbol (b) Equivalent circuit

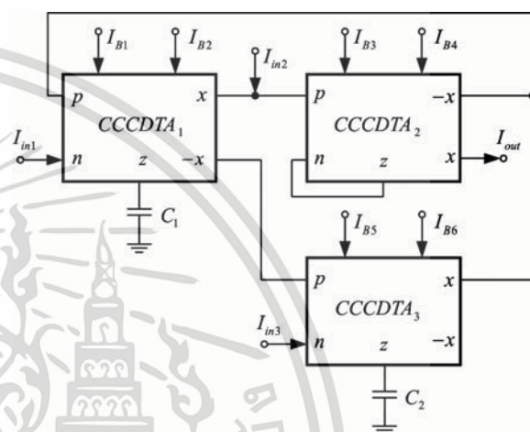


Fig. 2 — Proposed MISO filter

**2.2 Proposed Current-mode MISO Filter**

The proposed current-mode MISO filter is shown in Fig. 2. It consists of 3 CCCDTAs and 2 grounded capacitors, which is advantageous from the point of view of integrated circuit implementation since grounded capacitors can be reduced the area for ICs implementation and compensated the stay of capacitance at node or output terminals of CCCDTAs. From the CCCDTA properties, the output current can be given as:

$$I_{out} = k \left( \frac{-I_{in1} \frac{C_2}{g_{m3}} s + I_{in2} \left[ \frac{C_1 C_2}{g_{m1} g_{m3}} s^2 + 1 \right] - I_{in3}}{\frac{C_1 C_2}{g_{m1} g_{m3}} s^2 + \frac{C_2 k}{g_{m3}} s + 1} \right) \quad \dots(4)$$

where  $k = \frac{g_{m2} R_{n2}}{2}$ . According to Eq. (4), the selection of three input currents  $I_{in1}$ ,  $I_{in2}$  and  $I_{in3}$  to obtain five standard second order filters, inverting LPF, HPF, inverting BPF, BRFF and APF functions are achieved in Table 2. It is clear that the output-current filter responses obtain a standard biquadratic function without requirement of double input current signals as

Table 2 — Input selection to obtain output filter response of proposed circuit

Filter Response	Input Selection		
	$I_{in1}$	$I_{in2}$	$I_{in3}$
LPF	0	0	1
HPF	0	1	1
BPF	1	0	0
BRFF	0	1	0
APF	1	1	0

well as inverting input currents, that is easy to choose the output filter response without requirement of modifying circuit and additional double or inverting amplifier. Moreover, the selection can be digitally controlled by using the digital selection circuit in Ref. 35.

Furthermore, the pole frequency ( $\omega_0$ ) and quality factor ( $Q$ ) are written as:

$$\omega_0 = \sqrt{\frac{g_{m1} g_{m3}}{C_1 C_2}} \quad \dots(5)$$

and

$$Q = \frac{2}{g_{m2} R_{n2}} \sqrt{\frac{C_1 g_{m3}}{C_2 g_{m1}}} \quad \dots(6)$$

Substituting the parasitic resistance  $R_{n2} = (V_T / 2I_{B3})$  and transconductance  $g_{m1} = (I_{B2} / 2V_T)$ ,  $g_{m2} = (I_{B4} / 2V_T)$  and  $g_{m3} = (I_{B6} / 2V_T)$  into Eqs (5) and (6), the  $\omega_0$  and  $Q$  can be expressed as:

$$\omega_0 = \frac{1}{2V_T} \sqrt{\frac{I_{B2}I_{B6}}{C_1C_2}} \quad \dots(7)$$

and

$$Q = \frac{8I_{B3}}{I_{B4}} \sqrt{\frac{C_1I_{B6}}{C_2I_{B2}}} \quad \dots(8)$$

It is evident from Eqs (7) and (8) that the  $\omega_0$  and  $Q$  can be electronically controlled by adjusting the *dc* bias currents of CCCDTAs. Moreover, if  $I_{B2} = I_{B6} = I_B$  (in practically, this can be achieved by using current mirror to copy current  $I_B$  to  $I_{B2}$  and  $I_{B6}$ ), the  $\omega_0$  can be adjusted independently and linearly without effecting of the  $Q$  values. Also, the  $Q$  can be adjusted independently by changing  $I_{B3}$  and  $I_{B4}$  without disturbing  $\omega_0$ . Then,  $Q$  is higher by varying  $I_{B3}$  more than  $I_{B4}$  as described in Eqs (8) and (9).

$$\omega_0 = \frac{I_B}{2V_T} \sqrt{\frac{1}{C_1C_2}} \quad \dots(9)$$

and

$$Q = \frac{8I_{B3}}{I_{B4}} \sqrt{\frac{C_1}{C_2}} \quad \dots(10)$$

Additionally, the current input nodes  $I_{in1}$  and  $I_{in3}$  exhibit low impedance by setting  $I_{B1}$  and  $I_{B5}$  as high as possible. Furthermore, the output current node  $I_{out}$  has high-impedance which is easy to directly connecting to load or cascading to high order of filters without using the current buffer devices that make it ideal for using in current-mode configuration. As a drawback, the impedance of input current node  $I_{in2}$  is not of low impedance character. It depends on the adjusting of  $R_{p2}$  and  $R_{n2}$  (ideally, they are equal). Thus, if the tuning of  $Q$  is done by adjusting  $I_{B3}$ , the impedance at current input node  $I_{in2}$  is also changed. To alleviate this effect, the tuning of  $Q$  should be done by adjusting  $I_{B4}$ .

### 2.3 Sensitivities of Proposed MISO Filter

The sensitivities of the active and passive elements of MISO filter are low as given in Eqs(11 and 12):

$$S_{V_T}^{\omega_0} = -1, S_{I_{B2}, I_{B6}}^{\omega_0} = \frac{1}{2}, S_{C_1, C_2}^{\omega_0} = -\frac{1}{2} \quad \dots(11)$$

and

$$S_{I_{B3}}^Q = 1, S_{I_{B4}}^Q = -1, S_{C_1, I_{B6}}^Q = \frac{1}{2}, S_{C_2, I_{B2}}^Q = -\frac{1}{2} \quad \dots(12)$$

It is to be noted that the relative sensitivities of the proposed circuit are equal or less than unity in magnitude.

### 2.4 Non-ideal Effects

It is necessary to take into account the non-ideal effects of CCCDTA on proposed MISO filter, which are voltage/current tracking errors and parasitic elements. The first effect comes from tracking errors of current differencing amplifiers and transconductance amplifiers<sup>23,33</sup>. These tracking errors are caused by the mismatch of transistors in internal construction of CCCDTA. The characteristic of voltages and currents of CCCDTA are modified as:

$$\begin{bmatrix} V_p \\ V_n \\ I_z \\ I_x \end{bmatrix} = \begin{bmatrix} R_p & 0 & 0 & 0 \\ 0 & R_n & 0 & 0 \\ \alpha_p & -\alpha_n & 0 & 0 \\ 0 & 0 & 0 & \pm\beta g_m \end{bmatrix} \begin{bmatrix} I_p \\ I_n \\ V_x \\ V_z \end{bmatrix} \quad \dots(13)$$

where  $\alpha_p$  and  $\alpha_n$  are tracking error of the current transfer gains from  $p$ ,  $n$  terminals to  $z$  terminal, respectively.  $\beta$  is the tracking error of the transconductance gains. The output current of the proposed circuit is shown in Fig. 2, get modified to:

$$I_{out} = \frac{\beta_2 \alpha_{p2} g_{m2} R_{n2}}{2} \left( \begin{array}{l} -I_{in1} \frac{\alpha_{n1} C_2}{\beta_3 \alpha_{p1} \alpha_{p2} g_{m3}} s \\ + I_{in2} \left( \frac{C_1 C_2}{\beta_1 \beta_3 \alpha_{p1} \alpha_{p2} g_{m1} g_{m3}} s^2 + 1 \right) \\ - I_{in3} \frac{\alpha_{n3}}{\alpha_{p2}} \end{array} \right) \frac{1}{\frac{C_1 C_2}{\beta_1 \beta_3 \alpha_{p1} \alpha_{p2} g_{m1} g_{m3}} s^2 + \frac{\beta_2 g_{m2} C_2 R_{n2}}{2 \beta_3 g_{m3}} s + 1} \quad \dots(14)$$

Then, the  $\omega_0$  and  $Q$  of the proposed circuit become:

$$\omega_0 = \frac{1}{2V_T} \sqrt{\frac{\beta_1 \beta_3 \alpha_{p1} \alpha_{p2} I_{B2} I_{B6}}{C_1 C_2}}, \quad \dots(15)$$

and

$$Q = \frac{8I_{B3}}{\beta_2 I_{B4}} \sqrt{\frac{\beta_3 C_1 I_{B6}}{\beta_1 \alpha_{p1} \alpha_{p2} C_2 I_{B2}}}. \quad \dots (16)$$

The second effect comes from parasitic elements of CCCDTA. The parasitic resistances and capacitances at high-impedance terminals affect the  $\omega_0$  and  $Q$  of the proposed circuit. There are  $R_z, C_z$  at z terminal and  $R_x, C_x$  at x terminal. The proposed circuit with parasitic elements is shown in Fig. 3. Then, the output current is obtained as:

$$I_{out} = k \left\{ \begin{aligned} & -\frac{Y_2}{g_{m3}} (1+Y_6 R_{p1})(1+Y_3 R_{p3}) I_{in1} \\ & + \left[ \frac{Y_1 Y_2}{g_{m1} g_{m3}} (1+Y_6 R_{p1})(1+Y_3 R_{p3}) + 1 \right] I_{in2} \\ & - (1+Y_3 R_{p3}) I_{in3} \\ & + \frac{Y_1 Y_2}{g_{m1} g_{m3}} (1+Y_6 R_{p1})(1+Y_3 R_{p3}) \\ & + k \frac{Y_2}{g_{m3}} (1+Y_3 R_{p3}) + 1 \end{aligned} \right\} \dots(17)$$

where

$$k = \frac{g_{m2} R_{n2}}{(2+R_{n2} Y_5)(1+Y_4 R_{p2})}, \quad Y_1 = s(C_1 + C_{z1}) + G_{z1},$$

$$Y_2 = s(C_2 + C_{z3}) + G_{z3}, \quad Y_3 = Y_4 = sC_{x1} + G_{x1},$$

$$Y_5 = sC_{z2} + G_{z2} \text{ and } Y_6 = s(C_{x2} + C_{x3}) + G_{x2} + G_{x3}.$$

From Eq. (16), if the operational frequency ( $f_o$ ) is

more lower than  $\frac{G_{x1} R_{p2} + 1}{2\pi C_{x1} R_{p2}}, \frac{G_{x1} R_{p3} + 1}{2\pi C_{x1} R_{p3}}, \frac{G_{z2} R_{n2} + 1}{2\pi C_{z2} R_{n2}},$   
 $\frac{(G_{x2} + G_{x3}) R_{p1} + 1}{2\pi (C_{x2} + C_{x3}) R_{p1}}$  and  $R_{p1} \neq 0, R_{p3} \neq 0$  (in practically,

this can be achieved by setting  $I_{B1}$  and  $I_{B5}$  as high as possible or carefully designing the internal construction of CCCDTA to:

$$I_{out} = k \left( \begin{aligned} & \frac{-I_{in1} (sC_{z3} + G_{z3})}{g_{m3}} + I_{in2} \\ & \frac{s^2 C_1^* C_2^* + s(C_1^* G_{z3} + C_2^* G_{z1}) + G_{z1} G_{z3} + g_{m1} g_{m3}}{g_{m1} g_{m3}} - I_{in3} \end{aligned} \right) \dots(18)$$

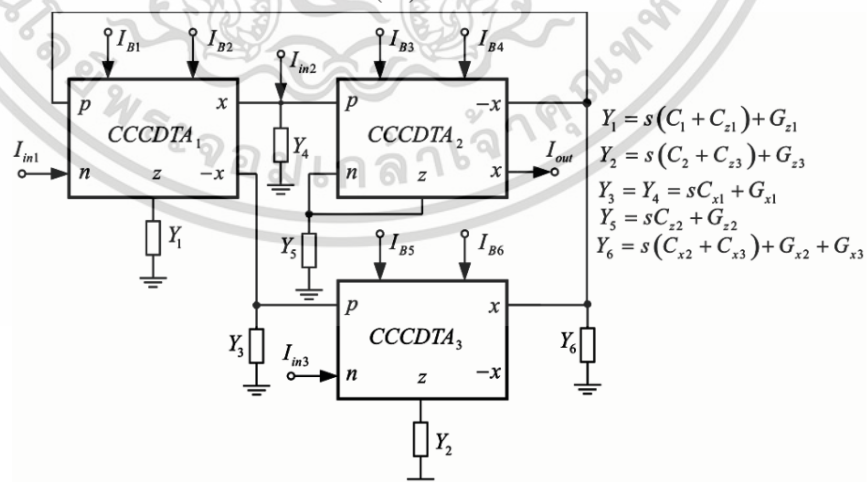


Fig. 3 — Model of circuit for high frequency analysis

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

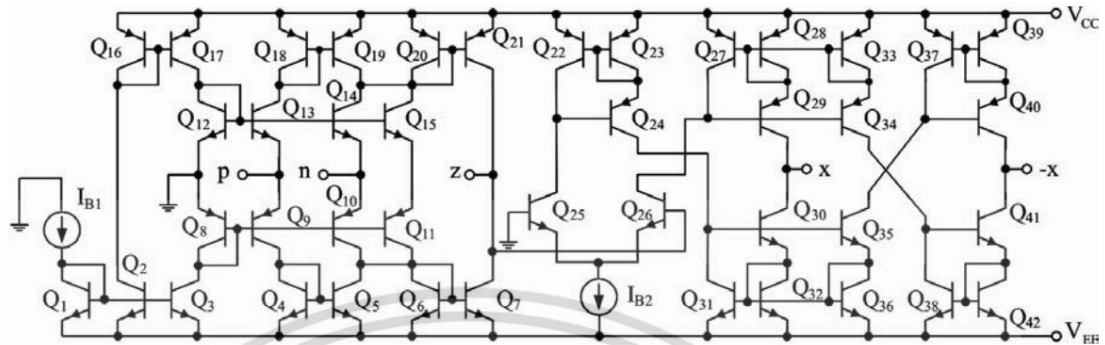


Fig. 4 — Internal construction of CCCDTA

where  $k = \frac{g_{m2}R_{n2}}{2}$ ,  $C_1^* = C_1 + C_{z1}$  and  $C_2^* = C_2 + C_{z3}$ .

The  $\omega_0$  and  $Q$  of the proposed circuit changed to:

$$\omega_0 = \sqrt{\frac{G_{z1}G_{z3} + kg_{m1}G_{z3} + g_{m1}g_{m3}}{C_1^*C_2^*}} \quad \dots(19)$$

and

$$Q = \frac{g_{m1}g_{m3}}{kg_{m1}C_2^* + C_1^*G_{z3} + C_2^*G_{z1}} \times \sqrt{\frac{G_{z1}G_{z3} + kg_{m1}G_{z3} + g_{m1}g_{m3}}{C_1^*C_2^*}} \quad \dots(20)$$

### 3 PSPICE Simulations Results

To verify the theoretical analysis of the proposed circuit as shown in Fig. 2, it was simulated using the *pnp* and *nnp* transistors by the PR200N and NR200N bipolar transistors of ALA400 transistor array from AT&T. Internal construction of CCCDTA used in simulation as shown in Fig. 4. The power supply voltage was taken as  $\pm 1.5$  V and the capacitors of the configuration values were chosen as  $C_1 = C_2 = 0.3$ nF. The simulation set for  $Q=1$  and  $f_0 = 510.111$  kHz with  $I_{B1} = 100$   $\mu$ A,  $I_{B3} = 25$   $\mu$ A,  $I_{B4} = 200$   $\mu$ A,  $I_{B5} = 100$   $\mu$ A and  $I_{B2} = I_{B6} = I_B = 50$   $\mu$ A. Figure 5(a) shows the frequency response of output-current gain of the BPF, LPF, HPF and BRFF, dependent on selection as presented in Table 2, without modifying circuit topology. Furthermore, the simulation results of gain and phase response of APF are shown in Fig. 5 (b). The simulated pole frequency of the proposed circuit was obtained as 483.509 kHz, while the calculated value from Eq. (7) is about 510.111 kHz (deviated about 5.21%). The deviation has been affected from error of voltage, current transfer gains and the

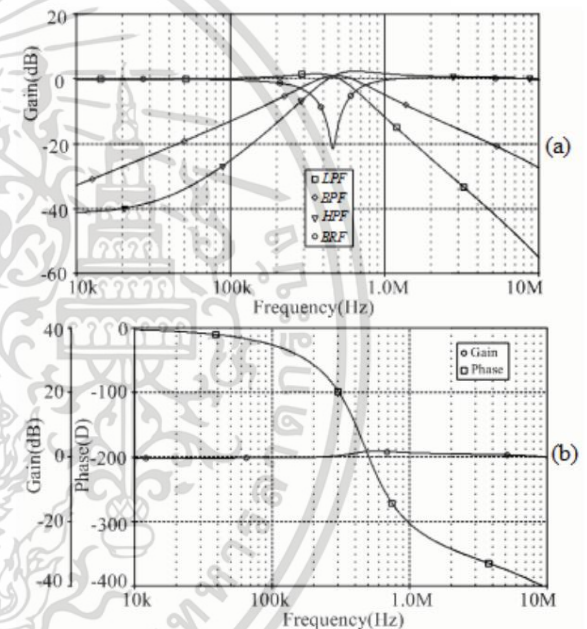


Fig. 5 — Frequency response of current-mode MISO filter (a) BPF, LPF, HPF and BRFF (b) APF

parasitic elements of the CCCDTAs. The results in Fig. 6 show the tuning of  $Q$  for the BPF response by electronics adjusting at  $Q = 1, 2.5, 4, 8$  and  $16$ , when kept to be  $I_{B4} = 200$   $\mu$ A and varied  $I_{B3}$ , as 25, 50, 100, 200 and 400  $\mu$ A, respectively. Figure 7 shows the  $Q$  of the BPF response for difference values of  $I_{B4}$  as 25, 50, 100, 200 and 400  $\mu$ A, respectively, while  $I_{B3} = 25$   $\mu$ A. The results of the  $Q$  are varied from 8, 4, 2, 1 and 0.5, respectively. These results are confirmed that  $Q$  can be electronically adjusted without affecting of pole frequency, as shown in Figs (7) and (8). Figure 8 shows the pole frequency of the BPF response varied as 118.577, 238.781, 483.059 and 990.832 kHz for

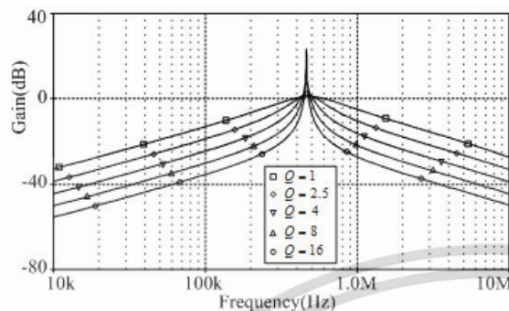


Fig. 6 — Varied value of  $Q$  for BPF responses at different values of  $I_{B3}$

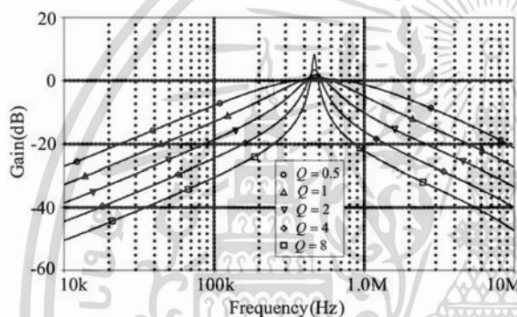


Fig. 7 — Varied value of  $Q$  for BPF responses at different values of  $I_{B3}$

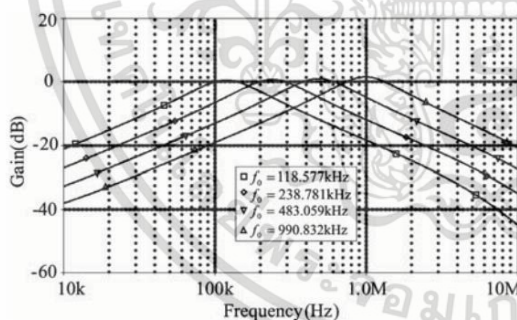


Fig. 8 — BPF responses at different values of  $I_B$

value of  $I_B$  as 12.5, 25, 50 and 100  $\mu$ A, respectively. It can be seen that the pole frequency can be electronically adjusted without influence of the quality factor by  $dc$  bias current  $I_B$ .

The tolerance of capacitors may result in the pole frequency deviation from the requirement. In this case, a Monte Carlo analysis can be used for analyzing the error from the tolerance. The statistical results of a Monte Carlo analysis within 5% tolerances to all the capacitors by using the Gaussian probability distribution and 200 trials are shown in

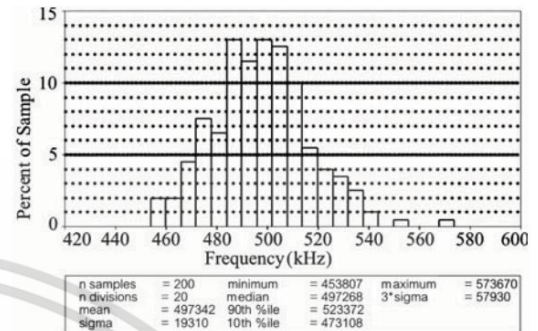


Fig. 9 — Histograms of the possible spread of the pole frequency

Fig. 9. The histograms of the possible spread of the pole frequency are shown in Fig. 9. The standard deviation of the pole frequency of BPF response is 19.310 kHz. The possibility for the maximum and minimum of the pole frequency are 573.679 kHz and 453.807 kHz, respectively.

#### 4 Conclusions

A current-mode MISO filter using CCCDTAs and grounded capacitors has been presented. The proposed current-mode MISO filter consists of three CCCDTAs and two grounded capacitors and offers the following advantages: (i) it performs low-pass, high-pass, band-pass, band-rejected and all-pass functions from the same configuration, without requirement of double input current signals and inverting input currents (ii) the pole frequency and quality factor can be independently adjusted with bias currents, (ii) the employment of two grounded capacitors, which is attractive for either IC implementation (iv) the active and passive sensitivities are low (v) availability of explicit low-input and high-output impedances, enables easy cascading in high-order filter or driving load without external current buffers (vi) the quality factor is high possibility by adjusting the  $dc$  bias currents. The PSpice simulation results agree well with the theoretical anticipation.

#### References

1. Toumazou C, Lidgey F J & Haigh D G, *Peter Peregrinus*, (1990).
2. Biolkova D, Biolkova V & Kolka Z, *Indian J Pure & Appl Phys*, 47 (2009) 535.
3. Horng J W, Hou C L, Guo Y S, Hsu C H, Yang D Y & Ho M J, *Circuits and Systems*, 3, (2012) 176.
4. Horng J W, Wu C M & Herencsar N, *Indian J Pure & Appl Phys*, 52 (2014) 556.
5. Jerabek J & Vrba K, *International Journal of Electronics and Communication (AEU)*, 64 (2010) 588.

- 6 Maheshwari S, *Wseas Transections on Electronics*, 5 (2008) 238.
- 7 Tangsrirat W, Mongkolwai P & Pukkalanun T, *Indian J Pure & Appl Phys*, 50 (2012) 600.
- 8 Sotner R, Herencsar N, Jerabek J, Dvorak R, Kartci A, Dostal T & Vrba K, *J of electrical engineering*, 64 (2013) 65.
- 9 Sotner R, Lahiri A, Kartci A, Herencsar N, Jerabek J & Vrba K, *Advances in Electrical and Computer Engineering*, 13 (2013) 65.
- 10 Kumngern M, *Journal of Electrical and Electronics Engineering Research*, 3 (2011) 162.
- 11 Özcan S, Kuntman H & Çicekoglu O, *Computers and Electrical Engineering*, 29 (2003) 45.
- 12 Sharma R K & Senani R, "International Journal of Electronics and Communication (AEU)", 57 (2003) 301.
- 13 Uygun A, Kuntman H & Zeki A, *The 4th International Conference on Electrical and Electronics*, (2005) 46.
- 14 Prommee P, Somdunyakank M & Toomsawasdi S, *2010 IEEE International Symposium on Components, Circuits, Devices & Systems*, (2011) 1045.
- 15 Chunhua W, Haiguang L & Yan Z, *International Journal of Electronics and Commun (AEU)* 63, (2009) 448.
- 16 Pandey N & Paul S K, *Active and Passive Electronic Components*, (2011) Article ID 929507.
- 17 Horng J W, *Microelectronics Journal*, 42 (2011) 693.
- 18 LEE C N, *Circuits, Systems & Signal Processing*, 29 (2010) 263.
- 19 Tangsrirat W & Surakamponorn W, *Frequenz*, 50 (2006) 152.
- 20 Siripruchyanun M & Jaikla W, *Active and Passive Electronic Components* (2007) Article ID 36849.
- 21 Sawangarom V, Dumawipata T, Tangsrirat W & Surakamponorn W, *The 2007 ECTI International Conference, Thailand*, (2007) 53.
- 22 Tangsrirat W, *J of Active and Passive Electronic Devices*, 4 (2009) 135.
- 23 Siripruchyanun M & Jaikla W, *Circuits, Systems & Signal Processing*, 27 (2008) 113.
- 24 Tangsrirat W & Pukkalanun T, *International J of Circuit Theory and Appl*, 39 (2011) 31.
- 25 Singh S V, Maheshwari S & Chauhan D S, *Int. J. on Electrical and Power Engineering*, 1 (2010) 36.
- 26 Tangsrirat W & Channumsin O, *Indian J Pure & Appl Phys*, 49 (2011) 137.
- 27 Chen H P, *Indian J Pure & Appl Phys*, 50 (2012) 188.
- 28 Singh S V & Maheshwari S, *Radioengineering*, 21 (2012) 317.
- 29 Jaikla W, Siripongdee S & Suwanjan P, *Radioengineering*, 21 (2012) 886.
- 30 Kacar F, Yesil A and Kuntman H, *Radioengineering*, 21 (2012) 1269.
- 31 Nei X & Pan Z, *Microelectronics Journal*, 44 (2013) 802.
- 32 Kumngern M & Dejhan K, *2012 Second International Conference on Digital Information and Communication Technology and it's Applications (DICTAP)*, (2012) 309.
- 33 Siripruchyanun M & Jaikla W, *ECTI Transactions on Electrical Engineering, Electronics, and Communications*, 5 (2007) 41.
- 34 Biolk D, *The European conference on circuit theory and design*, (2003) 397.
- 35 Tangsrirat W, *International Journal of Electronics and Communication*, 62 (2008) 97.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ประวัติผู้เขียน

- ชื่อ-นามสกุล** นายอมรชัย ชัยชนะ
- วัน เดือน ปีเกิด** 16 กุมภาพันธ์ พ.ศ.2518 ที่จังหวัดชุมพร
- ที่อยู่** 81/99 ม.9 หมู่บ้านลีลาวดี ถนนฉลองกรุง แขวงลำผักชี  
เขตหนองจอก กรุงเทพฯ 10530
- ประวัติการศึกษา** 2540 ครุศาสตร์อุตสาหกรรมบัณฑิต สาขาวิชาวิศวกรรมโทรคมนาคม  
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง  
2547 ครุศาสตร์อุตสาหกรรมมหาบัณฑิต สาขาวิชาวิศวกรรมไฟฟ้าสื่อสาร  
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
- ประสบการณ์การทำงาน**
- พ.ศ.2541 - ปัจจุบัน พนักงานสถาบัน ตำแหน่งผู้ช่วยศาสตราจารย์  
สังกัดภาควิชาครุศาสตร์วิศวกรรม คณะครุศาสตร์อุตสาหกรรมและเทคโนโลยี  
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
- พ.ศ.2557 - 2559 รองผู้อำนวยการสำนักหอสมุดกลาง สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณ  
ทหารลาดกระบัง
- พ.ศ.2556 - 2557 คณะกรรมการบริหารความเสี่ยงและคณะกรรมการประกันคุณภาพการศึกษา  
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
- พ.ศ.2555 - 2557 ปรึกษาด้านบริหารจัดการระบบเทคโนโลยีสารสนเทศ องค์กรคลังสินค้า  
กระทรวงพาณิชย์
- พ.ศ.2556 ที่ปรึกษาโครงการระบบอัจฉริยะ เพื่อรองรับการแข่งขันภายใต้กรอบเสรีทาง  
การค้า กรมการค้าต่างประเทศ กระทรวงพาณิชย์
- พ.ศ.2556 ที่ปรึกษาด้านเทคโนโลยีสารสนเทศ ระบบบริการลูกค้า (Call Center) ของการ  
ไฟฟ้าส่วนภูมิภาค (กฟภ.)
- พ.ศ.2555 คณะกรรมการผู้เชี่ยวชาญกำหนดร่างขอบเขตงาน (TOR) และร่างเอกสาร  
การประกวดราคาด้วยวิธีทางอิเล็กทรอนิกส์ องค์กรตลาด  
กระทรวงมหาดไทย
- พ.ศ.2554 - 2555 ที่ปรึกษาด้านเทคโนโลยีสารสนเทศ พัฒนาและติดตั้งระบบช่องทางการ  
บริการอิเล็กทรอนิกส์แบบจุดเดียวเบ็ดเสร็จและบูรณาการระบบสารสนเทศ  
(e-One Portal) ของการไฟฟ้าส่วนภูมิภาค (กฟภ.)
- พ.ศ.2543 - 2545 ที่ปรึกษาภายในประเทศโครงการเงินกู้ ADB สาขางานไฟฟ้าและ  
อิเล็กทรอนิกส์ กรมพัฒนาฝีมือแรงงาน กระทรวงแรงงานและสวัสดิการสังคม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้