

ห้องสมุดบัณฑิตวิทยาลัย สจล.

เครื่องควบคุมแบบ PID หลายชุดสำหรับการควบคุมระยะไกล
MULTI-CHANNELS REMOTE PID CONTROLLER



วิทยานิพนธ์สำหรับปริญญาวิศวกรรมศาสตรมหาบัณฑิต
สาขาวิศวกรรมไฟฟ้า
บัณฑิตวิทยาลัย
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ปีการศึกษา 2532

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บัณฑิตวิทยาลัย
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
แบบฟอร์มการให้คะแนนการสอบวิทยานิพนธ์

หัวข้อวิทยานิพนธ์ เครื่องควบคุมแบบ PID หลายชุดสำหรับการควบคุมระยะไกล
(Multi-channels Remote PID Controller)

ชื่อนักศึกษา นายวิทยา ทิพย์สุวรรณพร เลขประจำตัว 30126-034
หลักสูตร วิศวกรรมศาสตรมหาบัณฑิต สาขาวิชา วิศวกรรมไฟฟ้า
ภาควิชา วิศวกรรมไฟฟ้า
อาจารย์ที่ปรึกษา รศ.กิตติ ศิริเศรษฐ์

ชื่ออาจารย์ผู้ควบคุมการสอบ	ลายมือชื่อ	ผลการสอบ
รศ. กิตติ ศิริเศรษฐ์		๑๐๐
รศ. ดร. โยธิน เปรมปราณีรัชต์		
ผศ. ดร. บุญวัฒน์ อัฒชู		
รศ. ดร. ชม กัมปาน		
ผศ. ดร. จงกล งามวิทย์		

วัน/เดือน/ปีที่สอบ 1 พฤศจิกายน 2532 เวลา 13.00 น. สถานที่ ห้องประชุม
คณะวิศวกรรมศาสตร์ (A-305)

บัณฑิตวิทยาลัย ร้องแล้ว

(นายสิทธิชัย เกษมสุขุม)
คณบดีบัณฑิตวิทยาลัย
วันที่...13. เดือน พฤศจิกายน...พ.ศ. 2532..

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

	หน้า
บทคัดย่อ	VI
ABSTRACT	VII
บทที่ 1. บทนำ	1
บทที่ 2. หลักการเบื้องต้นของการนำทฤษฎีต่าง ๆ มาประยุกต์ใช้	3
2.1 บทนำ	3
2.2 กิริยาการควบคุมแบบต่าง ๆ	4
2.3 การนำเฟสลีดคลุมาประยุกต์ใช้งานกับการส่งข้อมูล	9
2.4 การเปลี่ยนแปลงและการปรับแต่งข้อมูล	12
บทที่ 3. โครงสร้างของระบบที่ได้ออกแบบ	25
3.1 หน่วยควบคุมหลัก	28
3.2 หน่วยการรับส่งข้อมูลต้นทาง	38
3.3 หน่วยการรับส่งข้อมูลปลายทาง	51
บทที่ 4. โปรแกรมควบคุมและผังการทำงาน	64
4.1 โปรแกรมควบคุมหน่วยควบคุมหลัก	64
4.2 โปรแกรมควบคุมส่วนจัดการรับส่งข้อมูล	78
บทที่ 5. การทดลองหน่วยควบคุมที่ออกแบบกับระบบการจำลอง	82
5.1 การทดลอง	82
5.2 การทำงานของระบบการจำลอง	83
5.3 ลำดับขั้นการทดลอง	84
5.4 ผลการทดลอง	84
5.5 สรุปผลการทดลอง	87

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

	หน้า
บทที่ 6. บทสรุป	88
กิตติกรรมประกาศ	90
เอกสารอ้างอิง	91
ภาคผนวก 1. รายละเอียดเกี่ยวกับไอซีที่ใช้ในการทดลอง	
ภาคผนวก 2. โปรแกรมที่ใช้ในการทดลอง	



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คำย่อต่าง ๆ

$A_{1...7}$	ค่าของบิตจากบิตที่ 1 ถึง บิตที่ 7
ADC	การเปลี่ยนสัญญาณอนาล็อกเป็นสัญญาณดิจิทัล
$Ae(t)$	พื้นที่ทั้งหมดของความคลาดเคลื่อน คิดตั้งแต่เวลา t มีค่าเป็นศูนย์จนถึงเวลา t
AH	ค่าการเตือนภัยช่วงสูง
AL	ค่าการเตือนภัยช่วงต่ำ
B	แบนด์วิดท์
C_o	ค่าเอาต์พุตที่ค่าความคลาดเคลื่อนเท่ากับศูนย์
$C_D(t)$	ค่าเอาต์พุตของตัวควบคุมแบบ Derivative ที่เวลา t
$C_I(0)$	ค่าเอาต์พุตของตัวควบคุมแบบ Integral ที่เวลา t มีค่าเป็นศูนย์
$C_I(t)$	ค่าเอาต์พุตของตัวควบคุมแบบ Integral ที่เวลา t
C_P	ค่าเอาต์พุตของตัวควบคุมแบบ Proportional
C_{PD}	ค่าเอาต์พุตของตัวควบคุมแบบ Proportional - Derivative
C_{PI}	ค่าเอาต์พุตของตัวควบคุมแบบ Proportional - Integral
C_{PID}	ค่าเอาต์พุตของตัวควบคุมแบบ Proportional - Integral - Derivative
CV	วาล์วควบคุม
DAC	การเปลี่ยนสัญญาณดิจิทัลเป็นสัญญาณอนาล็อก
DCI	ค่าการเปลี่ยนสัญญาณเอาต์พุตของตัวควบคุมแบบ Proportional - Integral
DCP	ค่าการเปลี่ยนสัญญาณเอาต์พุตของตัวควบคุมแบบ Proportional
DCPID	ค่าการเปลี่ยนสัญญาณเอาต์พุตของตัวควบคุมแบบ Proportional - Integral - Derivative
DDE	ค่าการเปลี่ยนแปลงของความคลาดเคลื่อน จากการสุ่มค่าสุดท้ายนำมาคำนวณกับค่าที่ผ่านมาแล้ว
DE	ค่าการเปลี่ยนแปลงของความคลาดเคลื่อน
DSP	ค่าเป้าหมาย
D_T	ค่าเวลาการสุ่มใน เวลาการคำนวณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DV	ค่าการเปลี่ยนแปลงปัจจุบันของกระบวนการ
DVO	ค่าการเปลี่ยนแปลงที่ผ่านมาของกระบวนการ
e_p	ค่าความคลาดเคลื่อน
$e_p(t)$	ค่าความคลาดเคลื่อนที่เวลา t
$e_p(t_0)$	ค่าความคลาดเคลื่อนที่เวลา t_0
FM	การโมดูลเลททางความถี่
f_{in}	ความถี่อินพุท
f_o	ความถี่กลาง
f_{out}	ความถี่เอาต์พุท
F/V	การเปลี่ยนสัญญาณความถี่เป็นแรงดันไฟฟ้า
I_{ave}	ค่ากระแสเฉลี่ยที่ออกมาจากขา 1 ของ LM 331
I_L	ค่ากระแสเมื่อนำความต้านทาน RL มาต่อที่เอาต์พุท
I_o	ค่ากระแสเมื่อไม่มีอะไรมาต่อที่เอาต์พุท
I/P	การเปลี่ยนกระแสไฟตรง 4 ถึง 20 mA. เป็นความดันลม 3 ถึง 15 psig.
I/V	การเปลี่ยนกระแสไฟตรงเป็นแรงดันไฟฟ้า
K	ค่าคงที่ของวงจรรองความถี่
K_D	ค่า Derivative Gain
K_I	ค่า Integral Gain
K_P	ค่า Proportional Gain
LT	หน่วยวัดและสัญลักษณ์ระดับของของเหลว
MAX	ค่าสูงสุด
MIN	ค่าต่ำสุด
MV	สัญญาณควบคุม
PB	Proportional Band
PID	Proportional - Integral - Derivative
P/I	การเปลี่ยนความดันลม 3 ถึง 15 psig. เป็นกระแสไฟตรง 4 ถึง 20 mA.
Q	ประจุไฟฟ้า
Q_r	คุณภาพเพิกเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Q_{in}	ประจุไฟฟ้าอินพุท
Q_{out}	ประจุไฟฟ้าเอาต์พุท
R_f	ความต้านทานที่ต่อให้ เอาต์พุทป้อนกลับ ไปยังอินพุท
R_1	ความต้านทานอินพุท
R_L	ความต้านทานเอาต์พุท
R_o	ความต้านทานที่ต่อตรงขา 2 ของ LM 331 เพื่อจำกัดกระแสที่จะให้กับขา 1
SUM	ผลรวมค่าความคลาดเคลื่อน
SV	ค่าเป้าหมาย
u	เกณฑ์การขยายของวงจรรองความถี่
V/F	การเปลี่ยนแรงดันไฟฟ้าเป็นสัญญาณความถี่
V_1	แรงดันไฟฟ้าอินพุท
V/I	การเปลี่ยนแรงดันไฟฟ้าเป็นกระแสไฟฟ้า
V_{in}	แรงดันไฟฟ้าอินพุท
V_o	แรงดันไฟฟ้าเอาต์พุท
V_{out}	แรงดันไฟฟ้าเอาต์พุท
V_{ref}	แรงดันไฟฟ้าอ้างอิง
W_o	ความเร็วเชิงมุม
T_D	ค่า Derivative Time
T_i	ค่าเวลารีเซ็ท

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อวิทยานิพนธ์	เครื่องควบคุมแบบ PID หลายชุดสำหรับการควบคุมระยะไกล
นักศึกษา	นายวิชา กิมส์สุวรรณพร
อาจารย์ที่ปรึกษา	รศ. กิตติ ศีร์เสถียร
ระดับการศึกษา	วิศวกรรมศาสตรมหาบัณฑิตทางวิศวกรรม ไฟฟ้า
ปีการศึกษา	2532

บทคัดย่อ

วิทยานิพนธ์ฉบับนี้ขอเสนอผลงานวิจัยเกี่ยวกับการพัฒนาสร้าง เครื่องควบคุมแบบดิจิทัล โดยใช้ไมโครโปรเซสเซอร์ ขนาด 8 บิต เบอร์ Z 80A จำนวน 2 ตัว ทำหน้าที่เป็นหน่วยควบคุม และ หน่วยรับส่งข้อมูลตามลำดับ การรับส่งสัญญาณวัดและควบคุมจะถูกส่งผ่านสายไฟฟ้า เครื่องควบคุมที่ได้พัฒนาขึ้นมาสามารถทำการควบคุมแบบ PID ได้ 4 จุด ในเวลาต่อเนื่องกัน โดยแต่ละจุดจะมีโหมดของการควบคุมที่สามารถปรับให้เป็นแบบ P PI PD หรือ PID ได้อย่างอิสระต่อกัน และสามารถแสดงสภาวะการเดิน แบบสูง และ แบบต่ำ ตามค่าที่ตั้งไว้ นอกจากนี้ยังมีหน่วยอินพุท และ หน่วยเอาต์พุท แบบดิจิทัลอีก 16 จุด สำหรับนำไปใช้งานต่าง ๆ ที่ต้องการ ชุดควบคุมนี้จะมีราคาถูก มีขนาดเล็ก เหมาะสำหรับการประกวดการ ที่มีตัวแปรน้อย ๆ ไม่เกิน 4 ตัวแปร

Thesis Title **MULTI-CHANNELS REMOTE PID CONTROLLER**
Name **VITTAYA TIPSUWANPORN**
Thesis Advisor **Assc. Prof. KITTI TIRASESTH**
Level of Study **MASTER OF ENGINEERING IN ELECTRICAL ENGINEERING**
Academic Year **1989**

ABSTRACT

This thesis presents a development of a multi-channels controller using two 8-bit Z-80A microprocessors, one functioning as a multi-channels controller and the other as a data transceiver. The measurement signal and control signal are sent as FM-modulated carrier signals on the 220V AC power lines.

The multi-channels controller is designed to have four independent single-loop analogue controllers, and also digital I/O facilities. Each analogue controller can be used with control actions which are proportional only, or proportional plus integral (PI), or proportional plus derivative (PD), or proportional plus integral and derivative (PID). The user may also set high and low alarm values through the keyboard. A display facility gives, for any one channel, simultaneous displays of the set-point, the measured variable and the controller output by an LED panel. The 16-channel digital I/O facility can be configured to provide a wide range of digital control functions.

Thus the controller may be used for a very wide range of control purposes, both analogue or digital or both. It is small, inexpensive and very versatile.

บทที่ 1

บทนำ

ในอดีตที่ผ่านมาการควบคุมของเครื่องควบคุมกระบวนการ ในงานอุตสาหกรรมไม่ว่า การควบคุมจะเป็นแบบนิวเมติกส์ (Pneumatics) หรืออิเล็กทรอนิกส์ (Electronics) ก็ตาม เครื่องควบคุมหนึ่งหน่วยสามารถควบคุมกระบวนการได้หนึ่งลูป^[13] (Loop) ถึงแม้ว่าปัจจุบันนี้ความก้าวหน้าทางเทคโนโลยีในการผลิต การออกแบบอุปกรณ์อิเล็กทรอนิกส์ และไมโครโปรเซสเซอร์ (Microprocessor) มีมากขึ้น ได้มีการนำไมโครโปรเซสเซอร์ มาประยุกต์ใช้ในการควบคุมกระบวนการ^[4] แต่ก็ยังออกแบบให้ควบคุมกระบวนการได้ เพียงหนึ่งลูป^[4] ในกรณีที่ต้องการควบคุมกระบวนการมากกว่าหนึ่งลูป ก็ต้องใช้เครื่องควบคุมเพิ่มเข้ามา^[14] ซึ่งเครื่องควบคุมหนึ่งเครื่องนั้นมีราคาสูง ในงานวิจัยนี้ได้มีการสร้าง เครื่องควบคุมขึ้นมาใหม่ที่สามารถควบคุมได้เหมือนเครื่องควบคุมเดิม และยังสามารถควบคุมได้หลาย ๆ ลูป อีกประการหนึ่งของเครื่องควบคุมนั้นจะต้องมีการเดินสาย^[14] สำหรับส่งสัญญาณการวัด และสัญญาณควบคุม ทำให้ต้องเสียเวลาและเสียค่าใช้จ่ายในการเดินสาย ซึ่งในงานวิจัยครั้งนี้ก็ยังได้แก้ไขด้วย โดยการส่งสัญญาณการวัดและสัญญาณควบคุมผ่าน สายไฟฟ้าที่เดินอยู่แล้ว สำหรับจ่ายไฟฟ้ากระแสสลับ 220 V. ให้อุปกรณ์ไฟฟ้า เพื่อให้ เครื่องควบคุมที่ได้ออกแบบสามารถนำไปใช้ได้สะดวกกับทุกแห่ง และยังคงค่าใช้จ่ายลงอีกด้วย ซึ่งการส่งสัญญาณผ่านสายไฟฟ้ากระแสสลับ 220 V. ต้องมีความน่าเชื่อถือสูง จึงจะทำให้การควบคุมเป็นไปตามความต้องการได้ ดังนั้นจึงนำหลักการเดิมที่มีการ โมดูลเลขทาง ความถี่^[8] มาทำการปรับปรุงให้สามารถรับส่งได้ไกลกว่าเดิม และสามารถแยกสัญญาณได้เที่ยงตรงขึ้น ทำให้เครื่องควบคุมมีประสิทธิภาพสูงขึ้น สามารถควบคุมได้หลาย ๆ ลูป และสามารถควบคุมในระยะทางไกล ๆ ได้ประมาณหนึ่งกิโลเมตร

วิทยานิพนธ์ฉบับนี้จะกล่าวถึง การนำไมโครโปรเซสเซอร์และอุปกรณ์อิเล็กทรอนิกส์มาประยุกต์ใช้งานทางด้านอุตสาหกรรม โดยออกแบบให้เครื่องซีเกลบอร์ด MPP-1P ซึ่งมีไมโครโปรเซสเซอร์เบอร์ Z 80A เป็นหน่วยรับค่าพารามิเตอร์ (Parameter) K_p , T_i , T_d , SV AL และ AH ของแต่ละลูป มาทำการคำนวณแบบ PID (Proportional - Integral- Derivative) แล้วส่งค่าพารามิเตอร์ MV ไปให้หน่วยควบคุมการรับส่งข้อมูลต้นทาง (Host Data Transceiver) เพื่อส่งไปควบคุมแบบอัตโนมัติที่ปลายทางต่อไป และยังสามารถเปลี่ยนแปลงค่าพารามิเตอร์ ขณะที่กระบวนการกำลังทำงาน พร้อมทั้งแสดงผลออกมาให้เห็นด้วย สำหรับหน่วยควบคุมการรับส่งข้อมูลต้นทาง จะถูก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ออกแบบให้ใช้ไมโครโปรเซสเซอร์เบอร์ Z 80A เช่นเดียวกัน สามารถรับส่งข้อมูลแบบอนาล็อก 4 จุด และมีอินพุทเอาต์พุทแบบดิจิทัลอย่างละ 16 จุด ในการรับส่งข้อมูลแบบอนาล็อก 4 จุด นั้นจะทำการส่งผ่านข้อมูลไปในสายไฟฟ้าที่ติดตั้งภายในอาคาร สำหรับจ่ายให้อุปกรณ์ไฟฟ้าทั่ว ๆ ไป ซึ่งมีอยู่แล้ว ไม่จำเป็นต้องเดินสายรับส่งข้อมูลเพิ่มเติม โดยอาศัยหลักการโมดูเลท (Modulate) และดีโมดูเลท (Demodulate) กับความถี่คลื่นพาห์ (Carrier) แบบ FM(Frequency Modulation) นอกจากนี้เครื่องควบคุมที่ได้ออกแบบยังอำนวยความสะดวกให้แก่ผู้ควบคุมกระบวนการได้ โดยใช้แป้นคีย์บอร์ด (Key board) สำหรับป้อนข้อมูล ให้ความแม่นยำเที่ยงตรงสูง และสามารถควบคุมกระบวนการได้ทั้ง 4 กระบวนการไปพร้อม ๆ กันอย่างมีประสิทธิภาพ ดังที่เห็นจากรายงานฉบับนี้ จะเป็นประโยชน์ต่อการพัฒนาเครื่องควบคุมที่นำเอาไมโครโปรเซสเซอร์ และ อุปกรณ์อิเล็กทรอนิกส์ มาใช้ในงานอุตสาหกรรมในประเทศมากขึ้น

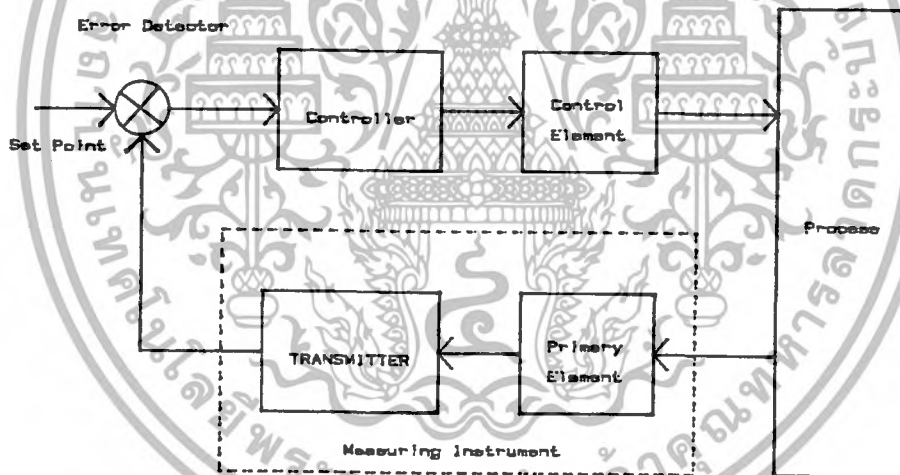
สำหรับเนื้อหาของวิทยานิพนธ์ฉบับนี้บทที่ 2 เป็นหลักการเบื้องต้นของการนำทฤษฎีต่าง ๆ มาประยุกต์ใช้ บทที่ 3 จะกล่าวถึงโครงสร้างของระบบที่ออกแบบ สำหรับบทที่ 4 จะแสดงถึงโครงสร้างการเขียนและการทำงานของโปรแกรม บทที่ 5 แสดงถึงการทดลองนำระบบที่ได้ออกแบบไปใช้ในงานควบคุมกระบวนการจำลอง และบทที่ 6 เป็นบทสรุปของการทำวิทยานิพนธ์ฉบับนี้

บทที่ 2

หลักการเบื้องต้นของการนำทฤษฎีต่าง ๆ มาประยุกต์ใช้

2.1 บทนำ

การควบคุมกระบวนการในปัจจุบันนี้มักจะต้องการอุปกรณ์การวัด และการควบคุมที่มีความเที่ยงตรงสูง เพื่อให้ผลผลิตจากกระบวนการของการควบคุมได้ประสิทธิภาพสูง อีกทั้งจุดของการควบคุม หรือกระบวนการควบคุมก็มีความซับซ้อนเพิ่มขึ้น ซึ่งจะต้องทำงานไปพร้อม ๆ กัน จึงทำให้เกิดวิธีการควบคุมแบบอัตโนมัติ^[4] (Automatic Control) ขึ้น เพื่อสามารถทำตามความต้องการตั้งที่กล่าวมาแล้วนั้น ก็คือ มีระบบการป้อนกลับส่งไปยังตัวควบคุมที่คอยจัดการ เมื่อเสร็จแล้วก็ส่งค่าสภาวะการควบคุมไปยังกระบวนการตามความต้องการของการควบคุม ดังรูปที่ 2.1



รูปที่ 2.1 แสดงบล็อก ไดอะแกรมการวัดและการควบคุมที่มีการป้อนกลับ

จากรูปที่ 2.1 จะเห็นว่าตัวควบคุม (Controller) คอยรับค่าการเปลี่ยนแปลงของกระบวนการ (Process Variable Value) และนำมาเปรียบเทียบกับค่าเป้าหมาย (Set Point Value) แล้วพยายามปรับความคลาดเคลื่อน (Error) ของระบบให้ลดลงตามการตั้งกริยาการควบคุมของตัวควบคุมซึ่งจะ ได้อธิบายต่อไป ส่งไปควบคุมยังกระบวนการ ตามความต้องการจากการควบคุม ดังนั้นระบบดังกล่าวจึงมีความเหมาะสม และมีประสิทธิภาพสูง สมควรมีการพัฒนาให้นำไปใช้งานได้กว้างขวาง และ ให้มีประสิทธิภาพเพิ่มขึ้นต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2 กิริยาการควบคุม (Controller Action)

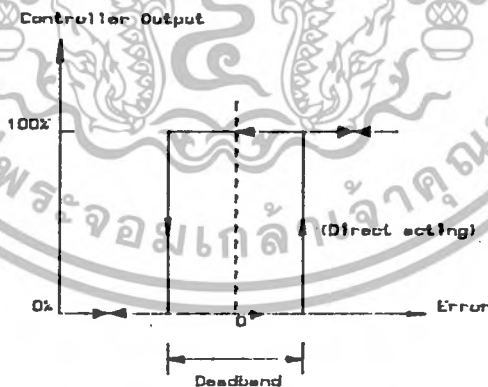
การออกแบบระบบควบคุมนั้นจะต้องพิจารณาฟังก์ชันการส่งผ่าน (Transfer Function) ของระบบเสียก่อน ซึ่งฟังก์ชันการส่งผ่านนี้จะบอกถึงคุณสมบัติของระบบที่จะควบคุม ดังนั้นการเลือกกิริยาการควบคุมที่ดีจะให้ผลการควบคุมมีเสถียรภาพ (Stability) และมีประสิทธิภาพสูงสุด สามารถแบ่งกิริยาการควบคุมออกเป็น 4 แบบใหญ่ ๆ คือ

1. กิริยาการควบคุมแบบ ON-OFF
2. กิริยาการควบคุมแบบ Proportional
3. กิริยาการควบคุมแบบ Integral
4. กิริยาการควบคุมแบบ Derivative

การแสดงกิริยาการควบคุมในแต่ละโหมด (Mode) นี้จะแสดงความสัมพันธ์ระหว่างค่าของเอาต์พุต (Control Output : C) และค่าความคลาดเคลื่อนอินพุต (Error Input : e) โดยค่าเอาต์พุตนั้นจะแสดงเป็นเปอร์เซ็นต์จาก 0 % ถึง 100 % และค่าความคลาดเคลื่อนจะแสดงในรูปเปอร์เซ็นต์ของย่าน (Range)

2.2.1 กิริยาการควบคุมแบบ ON-OFF (ON-OFF Control Mode)

การควบคุมที่ง่ายที่สุดนั้นจะใช้การควบคุมแบบ ON-OFF หรือแบบ 2 ตำแหน่ง ซึ่งแสดงดังรูปที่ 2.2 โดยฟังก์ชันการส่งผ่านจะแสดงสภาวะของเอาต์พุตได้ 2 สภาวะเท่านั้น คือ 0 % หรือ 100 %



รูปที่ 2.2 แสดงกิริยาการควบคุมแบบ ON-OFF

จากรูปที่ 2.2 จะเห็นว่าถ้าความคลาดเคลื่อนเพิ่มขึ้นมากกว่าค่าวิกฤต (Critical Value) ค่าของเอาต์พุตจะเปลี่ยนจาก 0 % ไปเป็น 100 % และถ้าค่าความคลาดเคลื่อนลดต่ำกว่าค่าวิกฤต ค่าเอาต์พุตจะเปลี่ยนจาก 100 % เป็น 0 % แต่ก่อนที่ค่าเอาต์พุตจะเปลี่ยนแปลงนั้นจะเกิดเดทแบนด์ (Deadband) ขึ้นรอบ ๆ ค่าความคลาดเคลื่อนเท่ากับ

ศูนย์ (Zero error) โดยในช่วงเดทเบนด์ถึงค่าเอาต์พุตจะ ไม่มีการเปลี่ยนแปลงแต่อย่างใด ซึ่งอาจจะเป็นผลมาจากการเสียดทานที่ไม่คาดคิดไว้ก่อน หรือบางครั้งก็ต้องทำให้มีช่วงเดทเบนด์ เพื่อป้องกันการ ON-OFF บ่อยเกินไป การควบคุมแบบ ON-OFF นี้ส่วนใหญ่จะเป็นอุปกรณ์ไฟฟ้าที่นิยมใช้กันมาก ได้แก่ Solenoid Valve แบบไฟฟ้า

กิริยาการควบคุมแบบ ON-OFF สามารถเขียนเป็นสมการทางคณิตศาสตร์ดังนี้

$$\begin{aligned} C &= 0 \% & e < -\epsilon \\ &= 100 \% & e > +\epsilon \end{aligned} \quad (2-1)$$

เมื่อ $\epsilon = (1/2)$ ของค่าเดทเบนด์

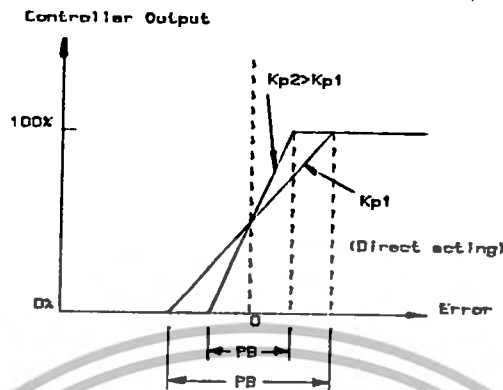
2.2.2 กิริยาการควบคุมแบบ Proportional (Proportional Control Mode)

สำหรับการควบคุมที่มีกิริยาการควบคุมแบบ Proportional นั้น ค่าเอาต์พุตของตัวควบคุม จะเปลี่ยนแปลงอย่างเป็นสัดส่วนโดยตรงกับค่าของความคลาดเคลื่อน ถ้าค่าความคลาดเคลื่อนมาก ค่าเอาต์พุตของตัวควบคุมก็จะมากขึ้นตาม และถ้าค่าความคลาดเคลื่อนน้อย ค่าเอาต์พุตที่ได้ก็จะน้อยด้วย ความสัมพันธ์ระหว่างตัวแปร 2 ตัวนี้เรียกว่า Proportional Gain สามารถเขียนเป็นรูปแบบทางคณิตศาสตร์ดังนี้

$$C_p = K_p e_p + C_o \quad (2-2)$$

โดยที่ C_p = ค่าเอาต์พุตของตัวควบคุมแบบ Proportional ที่คิดเป็นเปอร์เซ็นต์
 K_p = Proportional Gain ที่อยู่ในรูปเปอร์เซ็นต์ของเอาต์พุตต่อเปอร์เซ็นต์ของความคลาดเคลื่อน
 e_p = ค่าความคลาดเคลื่อนที่อยู่ในรูปเปอร์เซ็นต์ของย่าน
 C_o = ค่าเอาต์พุตที่ค่าความคลาดเคลื่อนเท่ากับศูนย์ (Zero Error Controller Output)

ซึ่งคุณสมบัติของการควบคุมในโหมดนี้ แสดงดังรูปที่ 2.3



รูปที่ 2.3 แสดงคุณสมบัติของกิริยาการควบคุมแบบ Proportional

จากรูปที่ 2.3 จะแสดงการเกิดค่าอิ่มตัวของค่าความคลาดเคลื่อนคือ เมื่อเอาท์พุทสูงถึง 100 % แม้ว่าค่าความคลาดเคลื่อนจะเพิ่มขึ้นไปอีก แต่ค่าเอาท์พุทไม่สามารถจะเพิ่มขึ้นตาม และทำงานองเดียวกันเมื่อค่าเอาท์พุทมีค่าเท่ากับ 0 % ถ้าค่าความคลาดเคลื่อนยังลดลงอีก ค่าเอาท์พุทก็ไม่สามารถลดลงได้ ซึ่งช่วงของค่าความคลาดเคลื่อนระหว่างที่เอาท์พุทมีค่าจาก 0 % ถึง 100 % เรียกว่า Proportional Band ถ้าเกน (Gain) ของระบบมีค่าสูง จะทำให้ Proportional Band ลดลง

ปัญหาอย่างหนึ่งของกิริยาการควบคุมแบบ Proportional ก็คือค่าเอาท์พุทที่ความคลาดเคลื่อนเท่ากับศูนย์ (C_0) มีค่าคงที่ ซึ่งการเลือกค่า C_0 นั้นจะกระทำในช่วงเริ่มต้น โดยเลือกค่าที่เหมาะสมกับค่าตัวแปรของระบบ แต่ถ้าตัวแปรตัวอื่น ๆ ของระบบเกิดการเปลี่ยนแปลงไปจะทำให้ตัวแปรควบคุมเปลี่ยนแปลงไปด้วย และแก้ไขโดยปรับค่า C_0 ให้สอดคล้องกับการเปลี่ยนแปลง แต่ในการควบคุมนั้นตัวแปรตัวใดตัวหนึ่งของระบบเกิดการเปลี่ยนแปลงอยู่ตลอดเวลาเรียกว่า Load Change จะเห็นว่าไม่สามารถปรับค่าของ C_0 ให้ค่าความคลาดเคลื่อนเท่ากับศูนย์ตลอดเวลา ในกรณีเช่นนี้จำเป็นจะต้องจำกัดหรือกำหนดค่าความคลาดเคลื่อน (Offset Error) น้อยที่สุดเท่าที่จะกระทำได้ เพื่อให้ผลบวกของ $K_p e_p$ กับ C_0 ให้เท่ากับค่าใหม่ของตัวแปรเอาท์พุทของตัวควบคุม

2.2.3 กิริยาการควบคุมแบบ Integral (Integral Control Mode)

เป็นกิริยาควบคุมอีกแบบหนึ่งที่กล่าวถึง ความคลาดเคลื่อนตามการเปลี่ยนแปลงของตัวแปร ซึ่งบางครั้งอาจเรียกกิริยาควบคุมแบบนี้ว่า การควบคุมแบบรีเซ็ต (Reset Control) จะเห็นว่าในการควบคุมแบบ Proportional นั้นจะกล่าวถึงความคลาดเคลื่อนขณะใด ๆ ที่นำมาพิจารณา แต่ในกิริยาการควบคุมแบบ Integral นั้นพิจารณาค่าความคลาดเคลื่อนที่เกิดขึ้นทั้งหมด และอาจเป็นไปได้ว่าในสภาวะใดสภาวะหนึ่งค่าความ

คลาดเคลื่อนอาจจะเป็นศูนย์

การหาค่าความคลาดเคลื่อนในกริยาการควบคุมแบบ Integral นั้นจะต้องหาค่าพื้นที่ทั้งหมดภายใต้กราฟของค่าความคลาดเคลื่อนต่อเวลา จากนั้นนำไปคูณด้วยค่าคงที่ที่เรียกว่า Integral Gain เพื่อหาค่าเอาต์พุตดังสมการ (2-3) ต่อไป

$$C_i(t) = K_i A_e(t) + C_i(0) \quad (2-3)$$

โดยที่ $C_i(t)$ = ค่าเอาต์พุตของตัวควบคุมในกริยาควบคุมแบบ Integral (คิดเป็นเปอร์เซ็นต์) ที่เวลา t

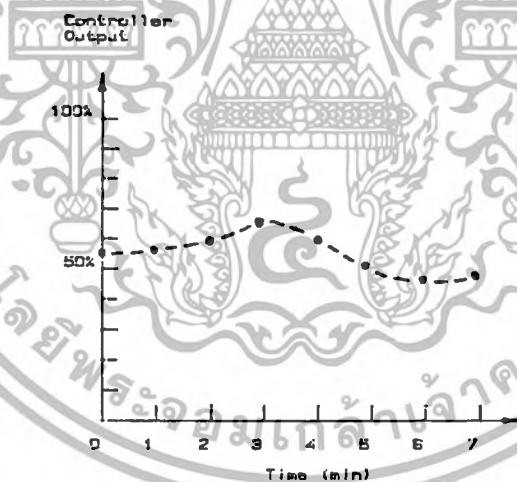
KI = ค่า Integral Gain [เปอร์เซ็นต์ต่อ (เปอร์เซ็นต์-เวลา)]

$A_e(t)$ = พื้นที่ทั้งหมดของความคลาดเคลื่อน (เปอร์เซ็นต์-เวลา) คิดตั้งแต่เวลา t มีค่าเป็นศูนย์จนถึงเวลา t

$C_i(0)$ = เอาต์พุตของตัวควบคุมที่เวลา t มีค่าเป็นศูนย์

จากสมการ (2-3) สามารถเขียนในรูปสมการ Integral Calculus ได้ดังนี้

$$C_i(t) = K_i \int_0^t e_p(\tau) d\tau + C_i(0) \quad (2-4)$$



รูปที่ 2.4 แสดงผลของกริยาการควบคุมแบบ Integral

จากรูปที่ 2.4 ค่าเอาต์พุตของตัวควบคุมสามารถปรับค่าความคลาดเคลื่อนเป็นศูนย์ได้โดยอัตโนมัติ เพื่อให้สอดคล้องกับการเปลี่ยนแปลงของตัวแปรในระบบ โดยสมมติให้เวลาการเปลี่ยนเริ่มจาก 0 ไปจนถึง 7 นาที และเมื่อครบ 7 นาที ปรากฏว่าตรวจพบการไม่เปลี่ยนแปลงของค่าความคลาดเคลื่อน ทำให้ค่าเอาต์พุตของตัวควบคุมคงที่ที่ค่าหนึ่งในที่นี้มีค่าเป็น 45 % ค่าเอาต์พุต 45 % จะคงค่านี้นตลอดไปจนกว่าตรวจพบการเปลี่ยนแปลงค่าความคลาดเคลื่อนใหม่ ซึ่งทำให้ค่าเอาต์พุตมีการเปลี่ยนแปลงอีกครั้ง จะเรียกการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กระทำนี้ว่า การรีเซ็ต และผลของการรีเซ็ตนี้ สามารถแก้ไขปัญหาค่าความคลาดเคลื่อนที่ไม่เป็นศูนย์จากการใช้การควบคุมแบบ Proportional ลงได้โดยเพิ่มการควบคุมแบบ Integral เข้าไป

2.2.4 การควบคุมแบบ Derivative (Derivative Control Mode)

การควบคุมแบบ Derivative นี้เอาที่พิกของตัวควบคุมจะขึ้นอยู่กับอัตราการเปลี่ยนแปลงของค่าความคลาดเคลื่อนต่อเวลา (Time Rate of Change of Error) จะเห็นว่าค่าความคลาดเคลื่อนมีโอกาสจะเป็นศูนย์ได้ และค่าเอาต์พุตก็สามารถเปลี่ยนแปลงให้มีความชันสูงเมื่อค่าความคลาดเคลื่อนเปลี่ยนแปลง ซึ่งจะเรียกการกระทำดังกล่าวนี้ว่า อัตราการกระทำ (Rate Action) ตามตัวอย่างดังรูปที่ 2.5

จากรูปที่ 2.5 จะเห็นว่าตรงจุดค่าความคลาดเคลื่อนเป็นศูนย์ มีอัตราการเปลี่ยนแปลงของความชันสูง ซึ่งผลของการเปลี่ยนแปลงนี้ทำให้ค่าเอาต์พุตเกิดการเปลี่ยนแปลงสูงตามไปด้วย



รูปที่ 2.5 แสดงตัวอย่างคุณสมบัติของกริยาควบคุมแบบ Derivative

อัตราการเปลี่ยนแปลงของค่าความคลาดเคลื่อนสามารถประมาณได้ โดยการหาค่าความแตกต่างระหว่างค่าความคลาดเคลื่อน 2 ค่า แล้วหารด้วยเวลาระหว่าง 2 ค่านี้ แล้วนำไปคูณด้วยค่าคงที่ Derivative Gain เพื่อหาค่าเอาต์พุตของตัวควบคุม ดังสมการ (2-5)

$$C_D(t) = K_D [e_p(t) - e_p(t_0)] / (t - t_0) \quad (2-5)$$

โดยที่ $C_D(t)$ = ค่าเอาต์พุตของตัวควบคุมแบบ Derivative (เปอร์เซ็นต์) ที่เวลา t

K_D = ค่า Derivative Gain [เปอร์เซ็นต์ต่อ (เปอร์เซ็นต์ต่อเวลา)]

$e_p(t)$ = ค่าความคลาดเคลื่อนที่เวลา t (เปอร์เซ็นต์)

$e_p(t_0)$ = ค่าความคลาดเคลื่อนที่เวลา t_0 (เปอร์เซ็นต์)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการ (2-5) สามารถนำมาเขียนเป็นสมการ Derivative Calculus ได้ดังนี้

$$C_D = K_D [de_p / dt] \quad (2-6)$$

เนื่องจากการเปลี่ยนแปลงของค่าเอาต์พุตนั้น จะเปลี่ยนแปลงตามค่าความคลาดเคลื่อน เมื่อนำกริยาการควบคุมแบบ Derivative นี้ไปใช้โดยลำพังจะไม่สามารถทำให้ค่าเอาต์พุตมีค่าความคลาดเคลื่อนเป็นศูนย์ได้ ดังนั้นจึงต้องนำไปใช้ร่วมกับกริยาการควบคุมอื่น ๆ ตามหัวข้อ 2.2.5

2.2.5 กริยาการควบคุมแบบประกอบกัน (Composite Mode)

ในทางปฏิบัติเป็นการนำกริยาการควบคุมแบบต่าง ๆ มาใช้ จะต้องนำมาประยุกต์เข้าด้วยกันก่อน เพื่อให้ได้สัญญาณควบคุมที่เหมาะสมที่สุด และกริยาการควบคุมแบบต่าง ๆ ที่ประยุกต์ใช้ได้แก่

1. กริยาการควบคุมแบบ Proportional-Integral [Proportional-Integral (PI) Mode]

ซึ่งมีสมการเอาต์พุตคือ

$$C_{PI} = K_P e_p + K_P K_I A_o \quad (2-7)$$

2. กริยาการควบคุมแบบ Proportional-Derivative [Proportional-Derivative (PD) Mode]

มีสมการเอาต์พุตคือ

$$C_{PD} = K_P e_p + K_P K_D [e_p(t) - e_p(t_0)] / (t - t_0) + C_o \quad (2-8)$$

3. กริยาการควบคุมแบบ Proportional-Integral-Derivative [Proportional-Integral-Derivative (PID) Mode]

มีสมการดังนี้

$$C_{PID} = K_P e_p + K_P K_I A_o + K_P K_D [e_p(t) - e_p(t_0)] / (t - t_0) \quad (2-9)$$

2.3 การนำเฟสล็อกคูลมาประยุกต์ใช้งานกับการส่งข้อมูล

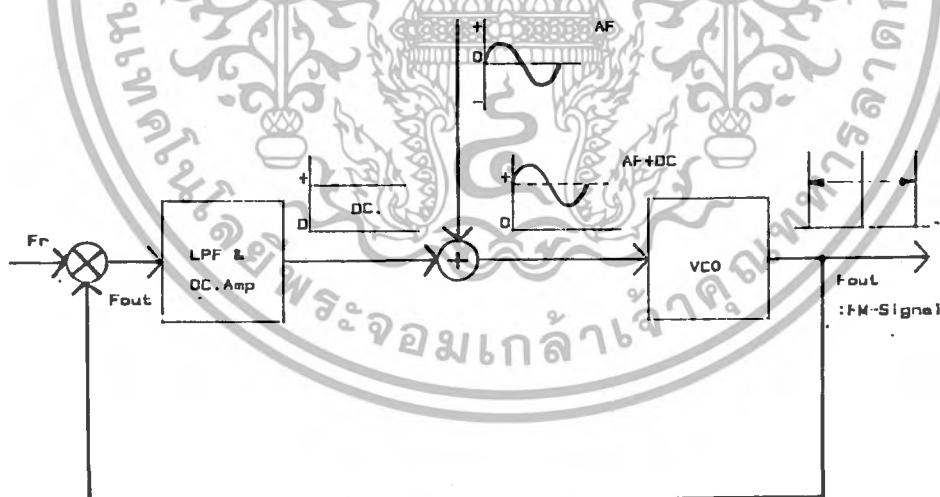
เฟสล็อกคูล^[3] (Phase Locked Loop) คือระบบควบคุมแบบป้อนกลับ (Feedback Control) แบบหนึ่งที่สามารถจูนเลือกความถี่ได้ด้วยการซิงโครไนส์ (Synchronize) กับความถี่ของสัญญาณอินพุตที่ต้องการเลือกและแทร็ค (track) ตามการเปลี่ยนแปลง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แปลงของสัญญาณความถี่อื่น ๆ จากหลักการดังกล่าวสามารถนำเฟสล็อคลูปไปประยุกต์ใช้งานต่าง ๆ มากมายเช่น โทนด์เท็คเตอร์ (Tone Detector) ฟรีควอเรนซ์ซิงทีไซเซอร์ (Frequency Synthesizer) การควบคุมความเร็วของมอเตอร์ (Motor Speed Control) และการโมดูเลชัน ดีโมดูเลชันทางความถี่ (Frequency Modulation and Demodulation) เป็นต้น ซึ่งในวิทยานิพนธ์ฉบับนี้จะนำเฟสล็อคลูปมาใช้ในการโมดูเลชันกับดีโมดูเลชัน นอกจากนี้ปัจจุบันวงจรเฟสล็อคลูปสามารถสร้างขึ้นได้ในรูปของโมโนลิทิกไอซี (monolithic) ทำให้การนำไปใช้งานได้สะดวกและมีราคาถูกด้วย

2.3.1 การโมดูเลท (Modulate) สัญญาณเสียงกับวงจรแรงดันไฟฟ้าควบคุมการกำเนิดความถี่ [Voltage Controlled Oscillator (VCO)]

โดยทั่วไปวงจร VCO สามารถเปลี่ยนแปลงความถี่ตามระดับแรงดันไฟตรงที่ป้อนให้กับวงจร VCO ในขณะเดียวกันถ้านำสัญญาณเสียง (หรือสัญญาณข้อมูล) มารวมกับแรงดันไฟตรง จะทำให้สัญญาณเสียงถูกยกระดับตามระดับแรงดันไฟตรง แล้วนำสัญญาณผสมระหว่างสัญญาณเสียงกับแรงดันไฟตรงป้อนไปยังวงจร VCO เพื่อควบคุมการผลิตความถี่ของวงจร VCO ให้เปลี่ยนแปลงตามระดับแรงดันไฟตรงและสัญญาณเสียง จะเรียกหลักการนี้ว่าการโมดูเลทสัญญาณแบบความถี่ (Frequency Modulation : FM) ดังแสดงตามรูปที่ 2.6



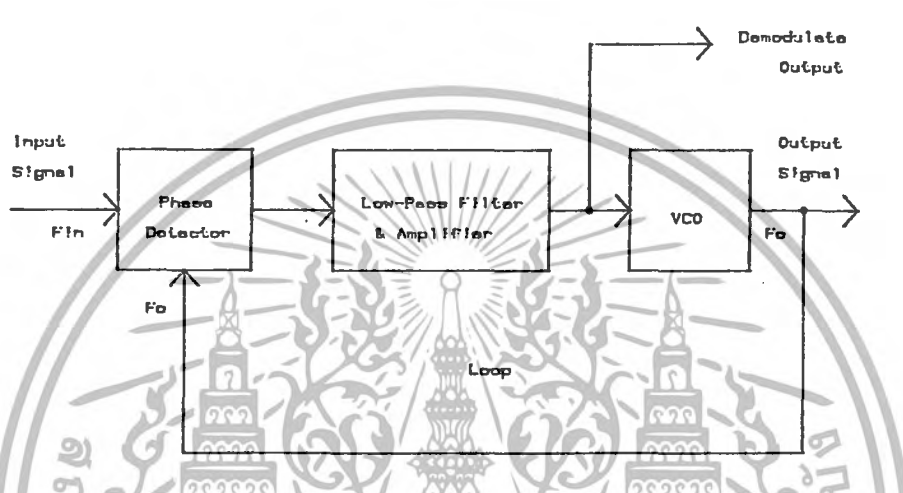
รูปที่ 2.6 แสดงการโมดูเลชันโดยใช้วงจร VCO ของเฟสล็อคลูป

จากรูปที่ 2.6 จะนำเอาเฟสล็อคลูปมาประยุกต์ใช้งานในการโมดูเลทสัญญาณเสียงกับสัญญาณไฟตรง โดยนำสัญญาณความถี่ทางเอาต์พุตป้อนกลับมาเปรียบเทียบกับสัญญาณความถี่อ้างอิง เพื่อสร้างระดับแรงดันไฟตรงก่อน จากนั้นค่อนำระดับแรงดันไฟตรงไปผสมกับสัญญาณเสียง ป้อนให้กับวงจร VCO เพื่อผลิตสัญญาณโมดูเลทต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3.2 การดีโมดูเลต (Demodulate) สัญญาณเสียงโดยใช้เฟสล็อกคัลป

การดีโมดูเลตเป็นการแยกสัญญาณเสียง (หรือสัญญาณข้อมูล) ออกจากความถี่คลื่นพาห์ (Carrier) ที่ส่งมาจากเครื่องส่ง ซึ่งสามารถใช้หลักการของเฟสล็อกคัลปมาช่วยทำการดีโมดูเลตได้ดังรูปที่ 2.7



รูปที่ 2.7 แสดงการใช้เฟสล็อกคัลปในการดีโมดูเลต

การทำงานของเฟสล็อกคัลปในการดีโมดูเลตคือ เมื่อมีสัญญาณโมดูเลต (F_{in}) เข้ามาที่วงจรเปรียบเทียบกับเฟส ถ้าสัญญาณที่เข้ามาไม่ตรงกับความถี่เอาท์พุทของวงจร VCO (F_o) จากการป้อนกลับเข้ามาแล้ว จะทำให้เกิดสัญญาณความคลาดเคลื่อนออกไปทางเอาท์พุทของวงจรเปรียบเทียบกับเฟส ขนาดของสัญญาณความคลาดเคลื่อนนั้นขึ้นอยู่กับความต่างเฟสของสัญญาณอินพุททั้งสองเปรียบเทียบกับกัน และสัญญาณความคลาดเคลื่อนจะนำไปขยายกำลังขึ้นโดยวงจรขยาย ซึ่งสัญญาณเอาท์พุทที่ออกจากวงจรขยายคือสัญญาณที่ ดีโมดูเลตแล้ว ส่วนที่เอาท์พุทของวงจรขยายนั้นจะนำไปป้อนให้กับวงจร VCO ด้วยเพื่อจะผลิตความถี่ออกมาเปรียบเทียบกับความถี่อินพุทต่อไป ดังรูปที่ 2.7

เมื่อสัญญาณความคลาดเคลื่อนได้รับการขยายจากวงจรขยาย ทำให้แรงดันที่ป้อนทางอินพุทของวงจร VCO มีการเปลี่ยนแปลง ดังนั้นความถี่ที่ออกจากวงจร VCO ก็เกิดการเปลี่ยนแปลงด้วย และป้อนกลับไปเปรียบเทียบกับสัญญาณอินพุทอีกครั้ง ซึ่งความถี่จากวงจร VCO จะพยายามล็อกเข้ากับสัญญาณโมดูเลตอินพุท เนื่องจากสัญญาณอินพุทเป็นการเปลี่ยนแปลงทางความถี่ตามขนาดสัญญาณเสียงที่ ดีโมดูเลต ดังนั้นขนาดสัญญาณความคลาดเคลื่อนจะมีค่าเปลี่ยนแปลงตามความถี่สัญญาณความคลาดเคลื่อน นั่นก็คือสัญญาณเสียงที่มีการ ดีโมดูเลตออกจากความถี่คลื่นพาห์แล้ว

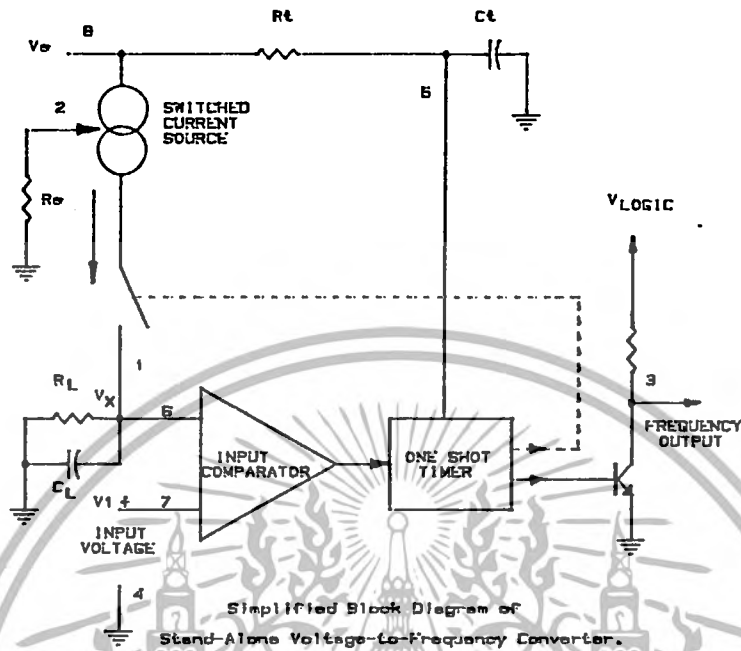
2.4 การเปลี่ยนแปลงและการปรับแต่งข้อมูล (Conversion and Adjustmant Data)

ในการวัดและการควบคุมทางอุตสาหกรรมนั้น สัญญาณข้อมูลที่ได้รับมาจากกระบวนการหรือส่งไปควบคุมกระบวนการ จะต้องนำมาเปลี่ยนแปลงและปรับแต่งเสียก่อน เพื่อให้ข้อมูลที่รับส่งสามารถต่อรวมเข้ากับระบบการวัดและการควบคุมซึ่งได้ออกแบบไว้ สำหรับวิทยานิพนธ์ฉบับนี้จะนำข้อมูลที่ได้มากระทำการเปลี่ยนแปลงและปรับแต่งดังนี้ การเปลี่ยนสัญญาณแรงดันไฟฟ้าเป็นความถี่ การเปลี่ยนความถี่เป็นแรงดันไฟฟ้า การเปลี่ยนกระแสไฟฟ้าเป็นแรงดันไฟฟ้า การเปลี่ยนแรงดันไฟฟ้าเป็นกระแสไฟฟ้า การเปลี่ยนสัญญาณดิจิทัลเป็นสัญญาณอนาล็อก การเปลี่ยนสัญญาณอนาล็อกเป็นสัญญาณดิจิทัล และการกรองความถี่ เป็นต้น

2.4.1 การเปลี่ยนแรงดันไฟฟ้าเป็นความถี่ [Voltage to Frequency Conversion : (V/F)]

การเปลี่ยนแรงดันไฟฟ้าเป็นความถี่^[7] (V/F) เป็นการเปลี่ยนสัญญาณอนาล็อกในรูปของแรงดันไฟฟ้า ให้เป็นสัญญาณดิจิทัลในรูปของความถี่ เมื่อมีการเปลี่ยนแปลงสัญญาณแรงดันไฟฟ้าทางอินพุต จะทำให้สัญญาณความถี่ทางเอาต์พุตเปลี่ยนแปลงตามไปด้วย ซึ่งสามารถนำไปใช้งานด้านต่าง ๆ ได้มากมาย เช่น ต้องการส่งสัญญาณแรงดันไฟฟ้าจากจุดหนึ่งไปยังอีกจุดหนึ่งที่อยู่ห่างไกลกัน กระทำได้โดยเปลี่ยนค่าแรงดันไฟฟ้าให้เป็นความถี่ก่อน แล้วจึงส่งไปตามสาย ค่าการสูญเสียในสายส่งนั้นจะทำให้ขนาด (Amplitude) ของความถี่ลดลงแต่ค่าความถี่ยังคงเหมือนเดิม

การเปลี่ยนแรงดันไฟฟ้าเป็นความถี่นั้นสามารถใช้ไอซีเบอร์ LM 331 ซึ่งเป็นไอซีที่ใช้สำหรับเปลี่ยนแรงดันไฟฟ้าเป็นความถี่โดยเฉพาะ เพียงนำมาประกอบกับความต้านทานและความจุไฟฟ้า ตามรูปที่ 2.8 ก็สามารถทำงานได้



รูปที่ 2.8 แสดงการทำงานของไอซี LM 331

จากรูปที่ 2.8 จะเป็นส่วนประกอบภายในไอซี LM 331 ที่นำมาประกอบกับความต้านทานและความจุไฟฟ้า และมีหลักการทำงานดังต่อไปนี้

ตรงวงจร Input Comparator จะมีการเปรียบเทียบกันระหว่างแรงดันไฟฟ้าอินพุต V_1 กับแรงดันไฟฟ้า V_x ถ้า V_1 มีค่ามากกว่า จะทำให้เอาต์พุตของวงจร Input Comparator ไปกระตุ้น (trig) วงจร One Shot Timer ทำงาน ส่งผลให้ทรานซิสเตอร์ที่จะสร้างความถี่ นำกระแส และขณะเดียวกันวงจร Switch Current Source ก็ จะเปิด เวลาในการปิดของ Switched Current Source นั้นขึ้นกับค่าคงที่ของ R_t กับ C_t โดยมีค่าประมาณ

$$t = 1.1 R_t C_t \quad (2-10)$$

ช่วงเวลานี้กระแสจะไหลจาก Switched Current Source ด้วยค่าคงที่ จะได้ การสะสมของการเก็บประจุ C ดังนี้

$$Q = it \quad (2-11)$$

กระแสนี้จะไหลจนกระทั่งเวลา t หมด (ช่วงนี้ V_x จะมีค่ามากกว่า V_1) กระแส i จะหยุดไหลผ่านขา 1 และ C_t จะค่อย ๆ คายประจุผ่าน R_t จนกระทั่ง V_x ต่ำกว่า V_1 อีกครั้ง เอาต์พุตของวงจร Input Comparator ก็จะไปกระตุ้นวงจร One Shot timer อีกครั้ง เป็นการเริ่มใช้เซลล์ใหม่และทำเช่นนี้ไปเรื่อย ๆ ความถี่ทางด้านเอาต์พุต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ของทรานซิสเตอร์ จะปรากฏตามการเปลี่ยนแปลงของแรงดันอินพุตที่เข้ามา

ขณะที่ Switched Current Source ปิดจะทำให้ CL คายประจุ (Q_{out}) ผ่าน R_L กระแสที่เกิดจากการคายประจุ (I_{ave}) ผ่าน R_L นี้มีค่าไม่คงที่ซึ่งจะได้สมการของการคายประจุ C_L ดังนี้

$$Q_{out} = I_{ave} T \quad (2-12)$$

และ

$$T = 1/f$$

$$Q_{out} = I_{ave} / f$$

แต่ Q_{out} ขึ้นอยู่กับปริมาณของ Q_{in}

$$Q_{out} = I_{ave} / f$$

$$= i t$$

$$I_{ave} = i t f$$

$$= i (1.1 R_s C_s) f$$

กระแส I_{ave} ที่เกิดขึ้นจาก Q_{out} ผ่าน R_L

$$I_{ave} = V_x / R_L$$

$$= V_{in} / R_L$$

$$= i (1.1 R_s C_s) f$$

จากวงจร Switched Current Source

$$i = 1.90 / R_s$$

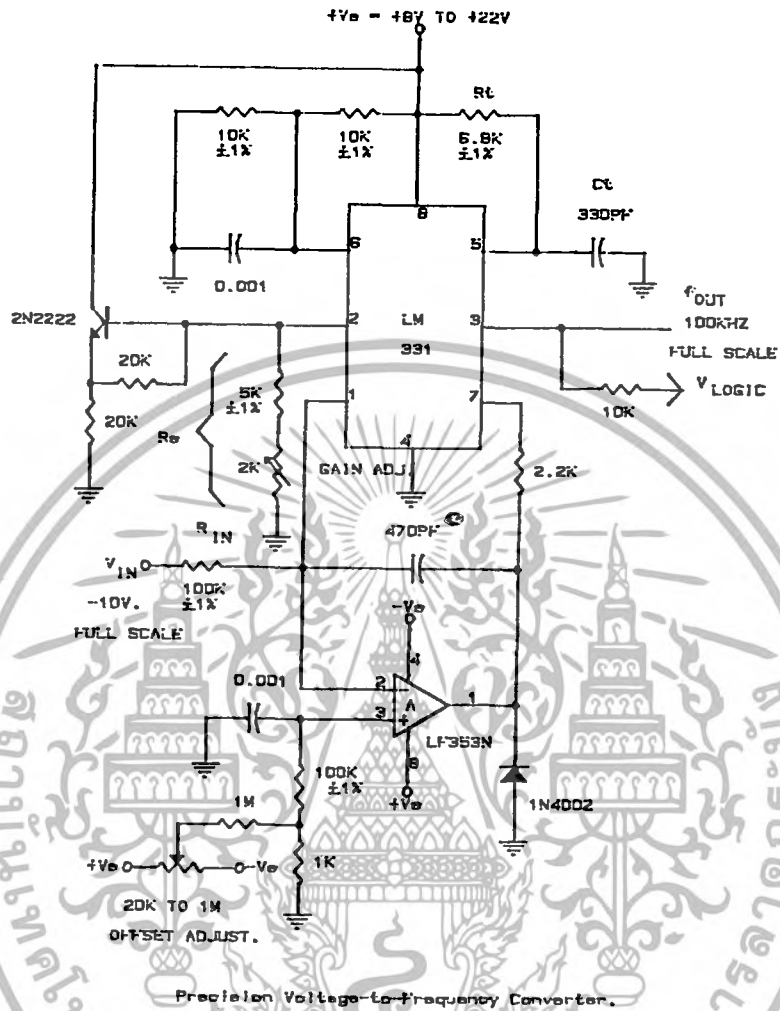
$$V_{in} / R_L = 1.90 (1.1 R_s C_s) f / R_s \quad (2-13)$$

จะได้

$$f_{out} = (V_{in} / 2.09) (R_s / R_L) (1 / R_s C_s) \quad (2-14)$$

จากสมการ (2-14) ถ้ากำหนดให้ R_s , R_L , R_s และ C_s มีค่าคงที่แล้วจะเห็นว่า ถ้าเปลี่ยนแปลงค่า V_{in} จะทำให้ f_{out} เปลี่ยนแปลงตามนั้นคือ ถ้า V_{in} มากขึ้น f_{out} ก็เพิ่มขึ้นตาม ถ้า V_{in} ลดลง f_{out} ก็จะลดลงตามเช่นกัน ในวิทยานิพนธ์ฉบับนี้จะใช้ LM 331 มาต่อเป็นวงจร V/F ตามรูปที่ 2.9 จะให้ความเที่ยงตรงสูงใช้ได้กับสัญญาณต่ำ ๆ อีกทั้งยังสามารถทำงานได้รวดเร็วด้วย ซึ่งจะได้ความถี่เอาต์พุตดังสมการ (2-15)

$$f_{out} = (-V_{in} / 2.09) (R_s / R_{in}) (1 / R_s C_s) \quad (2-15)$$



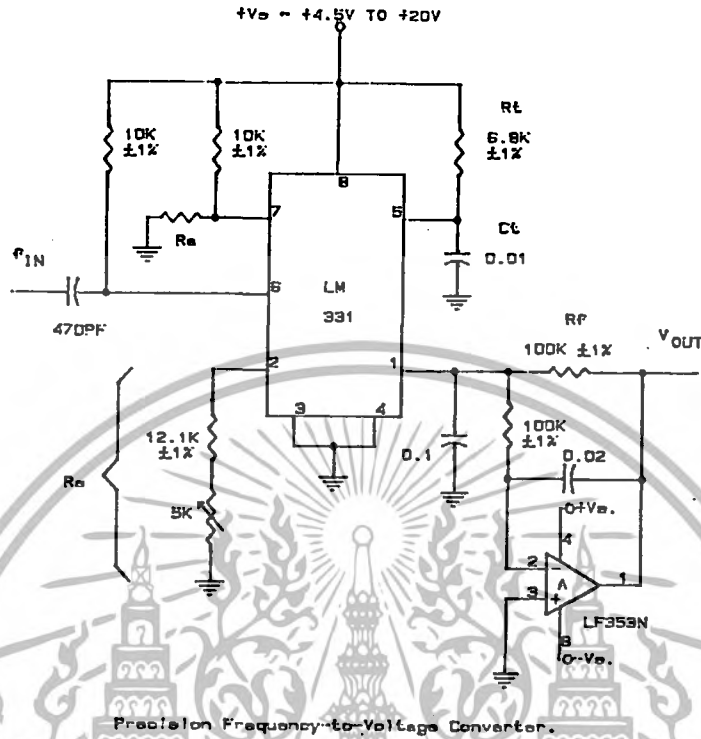
รูปที่ 2.9 แสดงการนำไอซี LM 331 มาเป็นวงจร V/F แบบหนึ่ง

2.4.2 การเปลี่ยนความถี่เป็นแรงดันไฟฟ้า [Frequency to Voltage Conversion : (F/V)]

การเปลี่ยนความถี่เป็นแรงดันไฟฟ้า ^[7] (F/V) เป็นการเปลี่ยนสัญญาณดิจิทัลในรูปของความถี่ ให้เป็นสัญญาณอนาล็อกในรูปของแรงดันไฟฟ้า โดยทั่วไปวงจร F/V นี้จะใช้ร่วมกับวงจร V/F ในการรับส่งข้อมูล และได้นำไอซี LM 331 มาประยุกต์ใช้เป็นวงจร F/V ซึ่งมีความเที่ยงตรงสูง ดังรูปที่ 2.10

จากรูปที่ 2.10 จะเห็นว่าวงจรจะทำงานดังนี้คือ เมื่อป้อนความถี่ f_{in} เข้าไปที่ขา 6 จะถูกตีเฟลอปูเรนท์เอทโดยวงจร RC ที่ขา 6 และเมื่อแรงดันที่ขา 6 มีค่าน้อยกว่าที่ขา 7 จะทำให้เอาท์พุทของวงจร Input Comparator ไปกระตุ้นวงจร One Shot Timer ทำงาน ซึ่งการทำงานภายในก็จะคล้ายกับวงจร V/F ที่ได้กล่าวมาแล้ว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.10 แสดงการนำไอซี LM 331 มาทำเป็นวงจร F/V ค่ากระแสเฉลี่ยที่ไหลออกมาจากขา 1 จะเท่ากับ

$$I_{av} = i (1.1 R_e C_e) f$$

กระแสเฉลี่ยที่ได้นี้จะถูกนำไปกรองอีกครั้งหนึ่ง และสมการแรงดันเอาพุทของวงจร

คือ

$$V_{out} = -f_{in} (2.09 R_f / R_e) (R_e C_e) \quad (2-16)$$

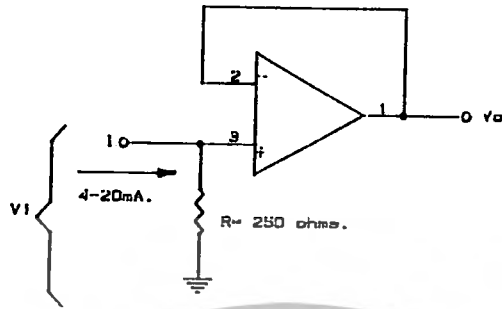
2.4.3 การเปลี่ยนกระแสไฟฟ้าเป็นแรงดันไฟฟ้า [Current to Voltage Conversion : (I/V)]

การเปลี่ยนกระแสไฟฟ้าเป็นแรงดันไฟฟ้า^[9] (I/V) นั้นสามารถทำได้โดยการนำออปแอมป์ (Op-Amp) มาต่อเป็นวงจรตามรูปที่ 2.11

จากรูปที่ 2.11 เมื่อมีกระแส I ไหลผ่านความต้านทาน R จะทำให้เกิดแรงดันตกคร่อมอินพุทของออปแอมป์ที่ขา 3 ซึ่งต่อเป็นวงจรบัฟเฟอร์ (Buffer) และสมการของวงจรบัฟเฟอร์คือ

$$\begin{aligned} V_o &= V_1 \\ &= I R \end{aligned} \quad (2-17)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



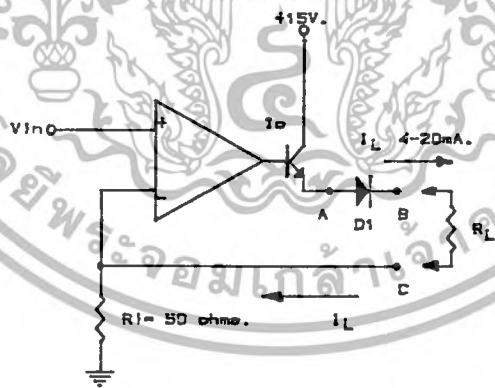
Current-to-Voltage Converter.

รูปที่ 2.11 วงจร I/V โดยใช้โอปแอมป์

ในการใช้งานจริงนั้นจะรับสัญญาณกระแส 4 ถึง 20 mA dc. ไหลผ่านความต้านทาน 250 โอห์ม (ohm) ทำให้แรงดันอินพุตเปลี่ยนแปลงอยู่ระหว่าง 1 ถึง 5 V. (Volt) ฉะนั้นเอาท์พุทก็จะเปลี่ยนแปลงอยู่ระหว่าง 1 ถึง 5 V. เช่นเดียวกัน

2.4.4 การเปลี่ยนแรงดันไฟฟ้าเป็นกระแสไฟฟ้า [Voltage to Current Conversion : (V/I)]

การเปลี่ยนแรงดันไฟฟ้าเป็นกระแสไฟฟ้า (V/I) นั้นทำได้โดยการใช้โอปแอมป์นำมาต่อเป็นวงจร Noninverting Amplifier ดังรูปที่ 2.12



Voltage-to-Current Converter.

รูปที่ 2.12 วงจร V/I โดยใช้โอปแอมป์

จากวงจรจะได้ว่า

$$I_L = V_{in} / R_1 \tag{2-18}$$

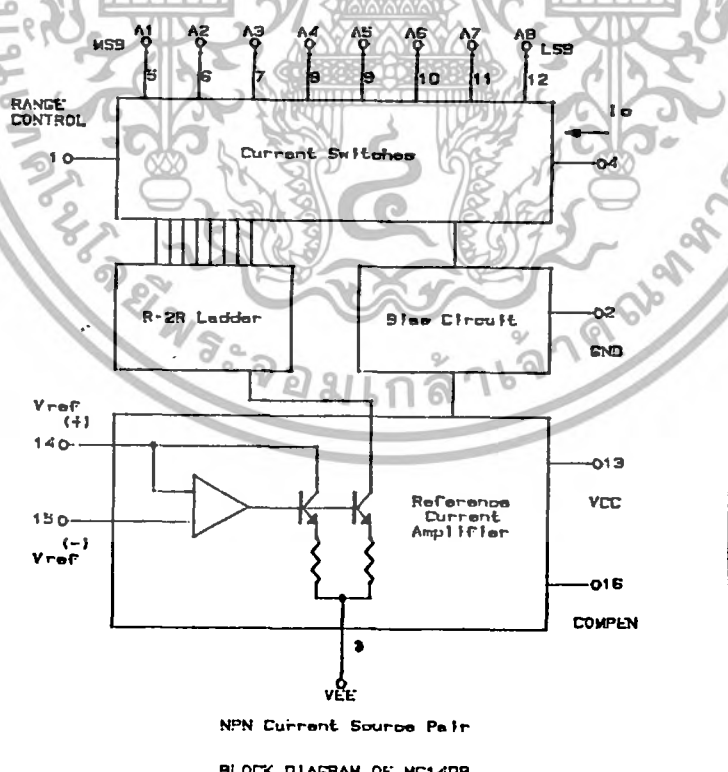
ซึ่งจะเห็นว่าค่ากระแส I_L นี้จะเปลี่ยนแปลงตามแรงดันอินพุต ในวงจรนี้จะใช้ทรานซิสเตอร์มาต่อขยายกระแส I_o เพื่อให้ได้กระแส I_L ถึง 20 mA dc. ที่แน่นอน ส่วน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ไดโอด D1 นั้นนำมาต่อไว้เพื่อใช้ในการที่ที่ต้องการวัดค่ากระแส I_L โดยนำแอมป์มิเตอร์มาต่อเข้าที่จุด A และ B ได้โดยตรง กระแส I_L ที่ได้จะนำไปใช้ในการควบคุมอุปกรณ์ควบคุมขั้นสุดท้าย (Final Control Element)

2.4.5 การเปลี่ยนสัญญาณดิจิทัลเป็นสัญญาณอนาล็อก (Digital to Analog Conversion : (DAC))

การเปลี่ยนสัญญาณดิจิทัลเป็นสัญญาณอนาล็อก^[9] และ การเปลี่ยนสัญญาณอนาล็อกเป็นสัญญาณดิจิทัล^[9] นั้นเป็นสิ่งจำเป็นในการควบคุมกระบวนการด้วยไมโครโปรเซสเซอร์ กล่าวคือ ในกระบวนการควบคุมที่มีการเปลี่ยนแปลงทางกายภาพในลักษณะใด ๆ ก็ตาม (Physical Process) จะถูกเปลี่ยนให้เป็นสัญญาณอนาล็อกโดยทรานสดิวเซอร์ (Transducer) ตามคุณสมบัติที่เหมาะสมกับรูปแบบทางกายภาพนั้น ๆ สัญญาณอนาล็อกนั้นจะถูกส่งต่อไปยังระบบบัส (System Bus) แต่ต้องเปลี่ยนสัญญาณอนาล็อกเป็นสัญญาณดิจิทัลเสียก่อน เพราะไมโครโปรเซสเซอร์จะกระทำกับข้อมูลที่เป็นรูปดิจิทัลเท่านั้น จากนั้นไมโครโปรเซสเซอร์จะนำข้อมูลไปประมวลผล หลังจากประมวลผลแล้วเปลี่ยนกลับมาเป็นสัญญาณอนาล็อก เพื่อนำข้อมูลไปใช้ควบคุมทางกายภาพของกระบวนการต่อไป



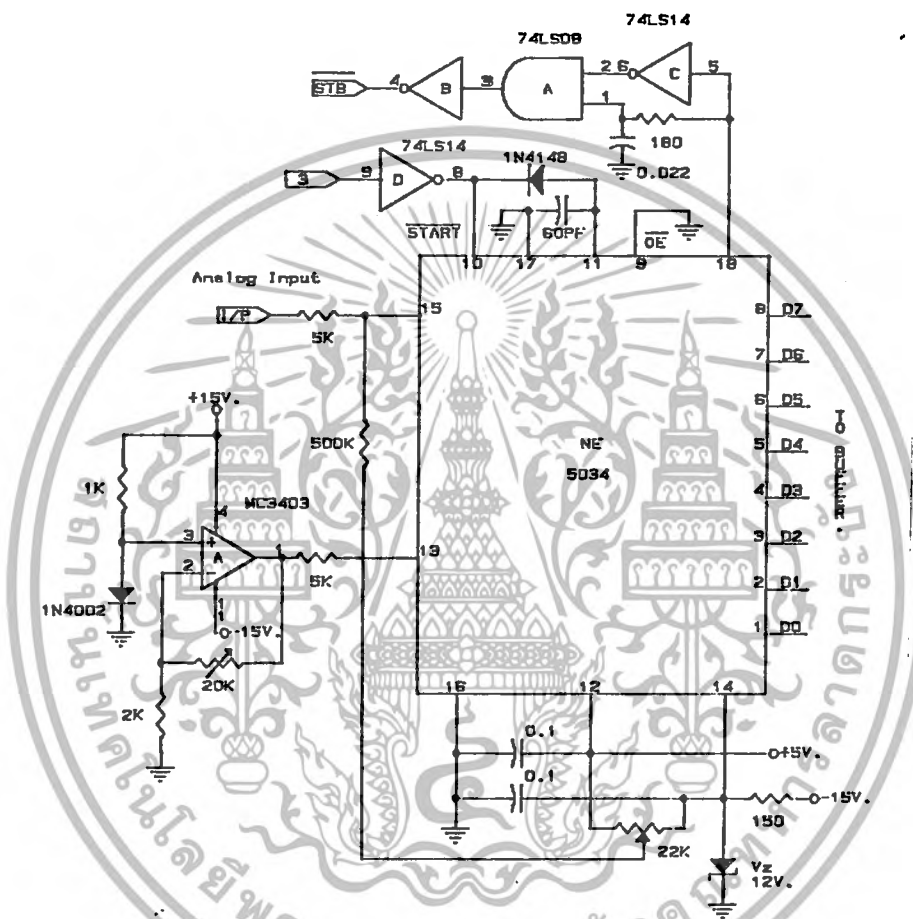
NPN Current Source Pair
BLOCK DIAGRAM OF MC1408

รูปที่ 2.13 วงจรภายในของไอซี MC 1408

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$O/P = (V_{in} / V_{ref}) 2^6 \quad (2-21)$$

O/P ที่ได้เป็นเลขฐานสิบ ดังนั้นต้องนำไปแปลงเป็นเลขฐานสองก็จะได้ผลลัพธ์เป็นรหัสไบนารีตามต้องการ การต่อวงจรใช้งานของไอซี NE 5034 แสดงดังรูปที่ 2.16



รูปที่ 2.16 แสดงการต่อใช้งานของไอซี NE 5034

2.4.7 การกรองความถี่ต่ำอันดับสอง ชนิดวีวีเอสผลตอบสองทางความถี่แบบมัตเตอร์เวิร์ท (2 nd Order Butterworth VCVS Low-pass Filters)

เป็นการกรองความถี่ที่ต่ำกว่าค่าที่กำหนดไว้ผ่านไปเท่านั้น และ วงจรกรองความถี่ต่ำอันดับสองที่ง่ายที่สุดคือแบบ วีวีเอส (Voltage Controlled Voltage Source : VCVS) ดังรูปที่ 2.17

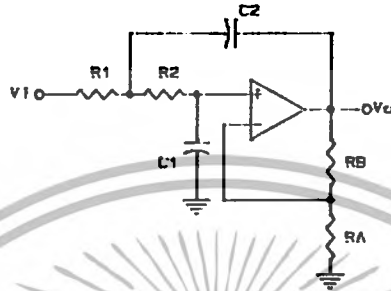
จากวงจร 2.17 ความถี่คัทออฟ (Cutoff Frequency) หาได้จาก

$$f_c = 1/[2\pi (R_1 R_2 C_1 C_2)^{1/2}] \quad (2-22)$$

เพื่อให้สมการ (2-22) ง่ายขึ้นจึงกำหนดให้ $R_1 = R_2, C_1 = C_2$ ดังนั้นจึงได้

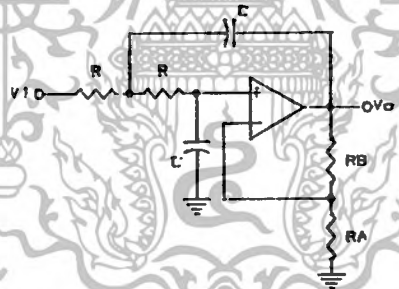
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สมการใหม่ และเรียกการกรองความถี่ต่ำนี้ว่าแบบองค์ประกอบเท่ากัน (Equal Component)
 ดังรูปที่ 2.18



รูปที่ 2.17 วงจรกรองความถี่ต่ำอันดับสองชนิดวีวีเอสผลตอบสนองทางความถี่แบบมิตเตอร์เวียร์

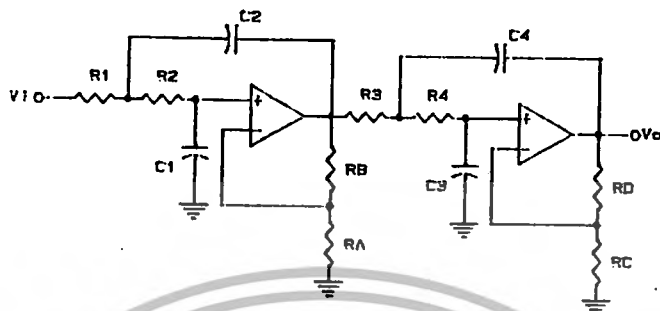
$$f_o = 1/(2\pi R C) \quad (2-23)$$



รูปที่ 2.18 วงจรกรองความถี่ต่ำแบบองค์ประกอบเท่ากันชนิดวีวีเอส

เนื่องจากการกรองความถี่ต่ำอันดับสองให้ผลของการตอบสนองต่อความถี่ ยังไม่ดีพอ จึงได้เป็นอันดับสี่ โดยการต่อวงจรกรองความถี่ต่ำอันดับสองในลักษณะคลาสเคด (Cascade) ดังรูปที่ 2.19

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

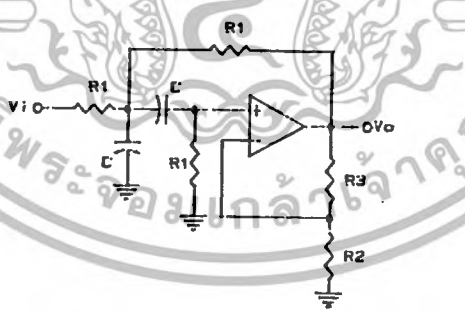


รูปที่ 2.19 วงจรกรองความถี่ต่ำอันดับสองชนิดวีวีเอสผลตอบสองทางความถี่แบบอินเวอร์เตอร์

สำหรับ R_A , R_B , R_C และ R_D เป็นตัวกำหนดค่าอัตราการขยายทางแรงดันให้กับออปแอมป์ในแบบ Noninverting

2.4.8 การกรองความถี่แบบอันดับสองชนิดวีวีเอส (2nd Order VCVS Band-pass Filters)

เป็นการกรองความถี่ที่กำหนดไว้ผ่านไปเท่านั้น และในที่นี้จะนำการกรองความถี่แบบอันดับสองชนิดวีวีเอส^[12] มาใช้งานตามต้องการคือ ค่าคุณภาพเพิกเตอร์ (Quality factor : Q_p) ต่ำ ๆ ดังรูปที่ 2.20



รูปที่ 2.20 วงจรกรองความถี่แบบอันดับสองชนิดวีวีเอส จากรูปที่ 2.20 จะได้ความสัมพันธ์ของค่า R และ C ดังนี้

$$K = u / (R_1 C)$$

$$B = (4 - u) / R_1 C$$

$$\omega_0^2 = 2 / (R_1 C)^2$$

$$u = 1 + (R_3 / R_2)$$

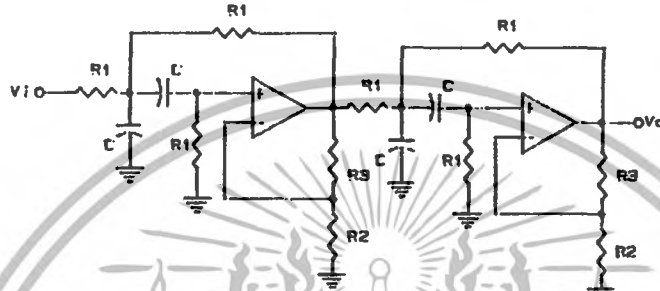
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยที่ Quality Factor (Q_f) = f_o / B

$$\text{Gain} = K/B$$

B : แบนด์วิดท์ (Bandwidth) , f_o : ความถี่กลาง (Center Frequency)

เมื่อต้องการทำเป็นอันดับสี่ โดยต่อคลาสเคตกันดังรูปที่ 2.21



รูปที่ 2.21 วงจรกรองความถี่แบนด์อันดับสี่ชนิดวีวโอส

จากรูปที่ 2.21 ค่า Q_p ที่ได้เป็น $1.55 Q_p$ และ B เท่ากับ $0.644B_p$ โดยที่ Q_p คือค่าของสเตจเดี่ยว (Single Stage)

บทที่ 3

โครงสร้างของเครื่องควบคุมที่ได้ออกแบบ

บทนี้จะกล่าวถึงคุณลักษณะโครงสร้างทางฮาร์ดแวร์ ของเครื่องควบคุมที่ได้ออกแบบ ซึ่งนำเอา ไมโครโปรเซสเซอร์มาใช้เป็นหน่วยประมวลผล โดยต่อร่วมกับหน่วยอินพุตเอาต์พุต ตามแบบต่าง ๆ สำหรับเชื่อมต่อการรับส่งข้อมูล หรือแสดงค่าสถานะขณะทำการควบคุมกระบวนการ สามารถแบ่งออกเป็นหัวข้อดังนี้

1. หน่วยควบคุมหลัก (Main Control)
2. หน่วยการรับส่งข้อมูลต้นทาง (Host Data Transceiver)
3. หน่วยการรับส่งข้อมูลปลายทาง (Final Data Transceiver)

ก่อนที่จะกล่าวถึงรายละเอียดการทำงานของส่วนต่าง ๆ ทั้งระบบนั้นขอกล่าวถึงการทำงานโดยสรุปของเครื่องควบคุมที่ได้ออกแบบก่อนเพื่อให้เข้าใจการทำงานของเครื่องควบคุมมากยิ่งขึ้น

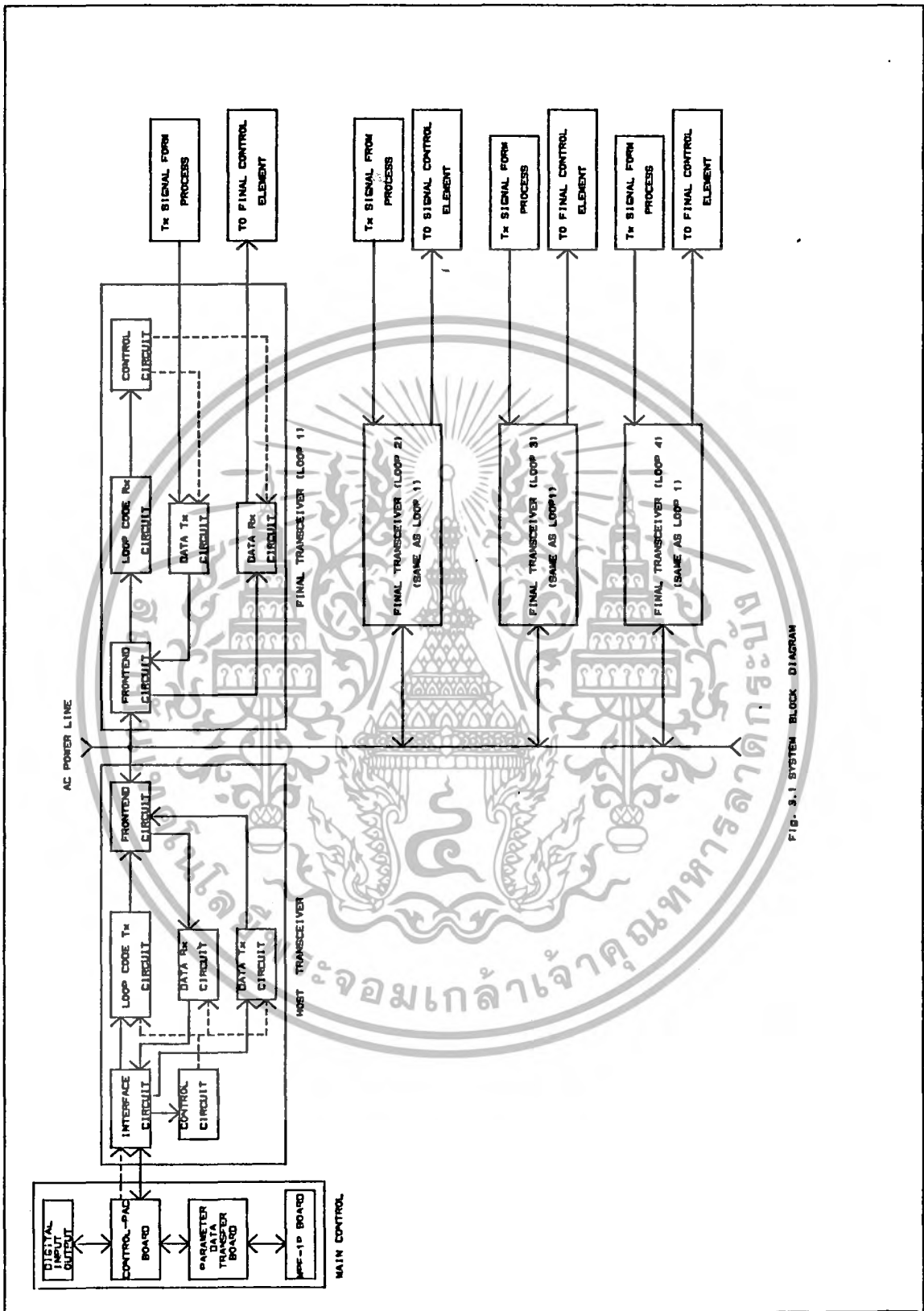


FIG. 3.1 SYSTEM BLOCK DIAGRAM

รูปที่ 3.1 แสดงบล็อกไดอะแกรมโครงสร้างระบบที่ได้ออกแบบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 3.1 จะมีลักษณะการทำงานของระบบทั้งหมดดังต่อไปนี้

เริ่มแรกต้องใส่พารามิเตอร์เป้าหมาย (Setpoint : SV) K_p (Proportional Gain) T_i (Integral Time or Reset Time) T_D (Derivative Time or Rate Time) AH (Alarm High) AL (Alarm Low) ผ่านทางเป็นคีย์บอร์ดของเครื่องซีเกลบอร์ด (Single Board) รุ่น MPF-1P จากนั้น MPF-1P ก็จะทำอ่านค่า PV จากบอร์ดถ่ายเทข้อมูล (Data Transfer Board) มาทำการประมวลผล แล้วส่งกลับไปยังเอาต์พุตของบอร์ดถ่ายเทค่าข้อมูล เพื่อส่งให้บอร์ดควบคุมแม่เหล็ก (Control PAC Board) เสร็จแล้วก็จะแสดงผลของสถานะต่าง ๆ ทางหน้าปัดแสดงผล นอกจากนี้ที่บอร์ดถ่ายเทค่าข้อมูล ยังมีเป็นคีย์บอร์ดเพื่อให้ผู้ใช้สามารถเปลี่ยนค่าพารามิเตอร์ SV K_p T_i T_D AH และ AL ได้ ซึ่งค่าพารามิเตอร์ต่าง ๆ เหล่านี้ทาง MPF-1P จะทำการอ่านค่าเข้ามาทำการประมวลผลทุกครึ่งของการสแกนลูป (Scan Loop) โดยเริ่มต้นจากลูป 1 จนครบทั้ง 4 ลูป แล้วจึงวนกลับไปเริ่มต้นที่ลูป 1 ใหม่ และกระทำวนไปเรื่อย ๆ

ส่วนขั้นตอนการรับส่งข้อมูลกับกระบวนการคือ เริ่มแรกบอร์ดควบคุมแม่เหล็กจะทำการส่งข้อมูลการเลือกลูปสำหรับติดต่อ ไปยังหน่วยรับส่งข้อมูลต้นทาง ผ่านวงจรเชื่อมต่อแล้วนำไปโมดูเลต (Modulate) กับคลื่นพาห้ความถี่ 100 KHz. ส่งออกไปยังสายไฟฟ้า โดยผ่านวงจรส่วนหน้าต้นทาง เมื่อหน่วยรับส่งข้อมูลปลายทางได้รับสัญญาณ โดยวงจรส่วนหน้า แล้วส่งต่อไปยังวงจรรับรหัสเลือกลูป ทำการดีโมดูเลต (Demodulate) และเปลี่ยนข้อมูลให้เป็นแรงดันไฟฟ้าเปรียบเทียบกับแรงดันอ้างอิงของลูปนั้น ๆ (เริ่มการทำงานลูปแรกที่ลูป 1) ไปยังวงจรควบคุม เพื่อทำให้วงจรส่งข้อมูลทำงาน เมื่อวงจรส่งข้อมูลทำงานจะรับเอาข้อมูลที่เป็นกระแสไฟตรง 4 ถึง 20 mAdc. จากการเปลี่ยนแปลงของกระบวนการเข้ามาเปลี่ยนเป็นรูปของคลื่นความถี่ 4 ถึง 10 KHz. แล้วโมดูเลตกับคลื่นพาห้ความถี่ 250 KHz. ส่งออกทางสายไฟฟ้า โดยผ่านวงจรส่วนหน้าปลายทาง หลังจากนั้นทางหน่วยรับส่งข้อมูลต้นทาง ก็จะได้รับสัญญาณมาจากวงจรส่วนหน้า ส่งต่อไปยังวงจรรับข้อมูลทำการดีโมดูเลต และเปลี่ยนจากสัญญาณอนาล็อกเป็นสัญญาณดิจิทัล ส่งต่อไปยังบอร์ดควบคุมแม่เหล็ก โดยผ่านวงจรเชื่อมต่อ หลังจากนั้นเป็นเวลา 14 ms. (ทางหน่วยรับส่งข้อมูลปลายทางจะส่งข้อมูลมาเป็นเวลาประมาณ 10 ms. รวมกับเวลาในการหน่วงเวลาอีก 4 ms.) บอร์ดควบคุมแม่เหล็กจะรับข้อมูลที่ต้องการส่งไปควบคุมอุปกรณ์สุดท้าย จากบอร์ดถ่ายเทข้อมูลที่ส่งออกมายังวงจรเชื่อมต่อ ซึ่งจะส่งต่อไปยังวงจรส่งข้อมูลต้นทาง มาทำการเปลี่ยนเป็นสัญญาณอนาล็อก แล้วนำไปโมดูเลตกับคลื่นพาห้ความถี่ 400 KHz. ส่งออกทางสายไฟฟ้า โดยผ่านทางวงจรส่วนหน้าต้นทาง เพื่อให้หน่วยรับส่งข้อมูลปลายทางทำการดีโมดูเลต จากนั้นนำข้อมูลที่ได้ออกไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เปลี่ยนเป็นรูปกระแส 4 ถึง 20 mA dc. ส่งออกไปควบคุมอุปกรณ์สุดท้ายต่อไป และเมื่อบอร์ดควบคุมแจ้ง ส่งสัญญาณออกไปเป็นเวลา 10 ms. แล้วทำการเปลี่ยนรูปการติดต่อ โดยเปลี่ยนรหัสของลูปที่จะส่งออกไป ส่วนการทำงานก็เหมือนกับที่ได้กล่าวมาแล้วข้างต้น ทำเช่นนี้ ไปจนครบ 4 ลูป แล้วจึงไปเริ่มต้นที่ลูป 1 ใหม่ ซึ่งจะใช้เวลาทั้งหมดดังนี้

เวลาของแต่ละลูป = $14 + 10 + 1$ ms. (1 ms. คือเวลาหน่วงเนื่องจากการทำงาน)

$$= 25 \text{ ms.}$$

$$\text{เวลาที่ทำครบ 4 ลูป} = (25)4 \text{ ms.}$$

$$= 100 \text{ ms.}$$

เพราะฉะนั้นเวลาในการสแกนลูปจะมีค่าประมาณ 100 ms.

3.1 หน่วยควบคุมหลัก (Main Control)

หน่วยควบคุมหลักเป็นหน่วยนำข้อมูลกับค่าพารามิเตอร์ต่าง ๆ ตามการตั้งค่าของผู้ใช้ และจากกระบวนการของแต่ละลูป มาทำการประมวลผลแล้วส่งต่อไปยังส่วนต่าง ๆ ให้ดำเนินการต่อไป โดยแบ่งการทำงานออกเป็น ส่วน ๆ ดังนี้

3.1.1 เครื่องึงเกิลบอร์ด รุ่น MPF-1P (Single Board MPF-1P)

เป็นเครื่องึงเกิลบอร์ดที่มีขายตามท้องตลาดทั่ว ๆ ไป ซึ่งใช้ไมโครโปรเซสเซอร์ เบอร์ Z 80A เป็นหน่วยประมวลผล โดยนำมาทำหน้าที่รับค่าพารามิเตอร์ต่าง ๆ จากผู้ใช้ ได้ป้อนกำหนดข้อมูลไว้แต่ละลูป ไปทำการคำนวณตามฟังก์ชันคณิตศาสตร์ของสมการ PID และ รับส่งข้อมูลจากการคำนวณให้กับบอร์ดถ่ายเทข้อมูล พร้อมกับนำข้อมูลไปแสดงค่าสถานะต่าง ๆ ของการทำงานแต่ละลูปยังส่วนแสดงผล

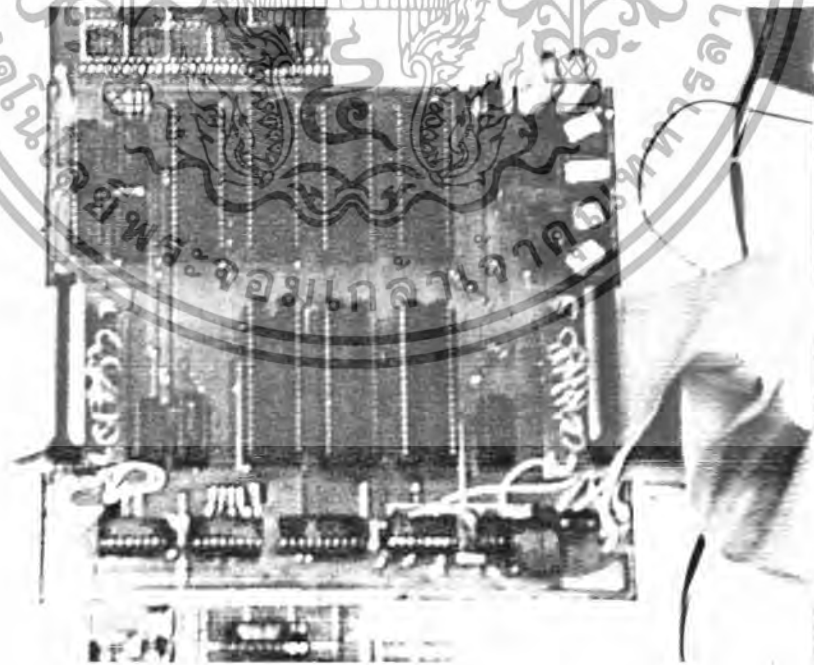
3.1.2 บอร์ดถ่ายเทข้อมูล (Data Transfer Board)

เป็นส่วนที่ทำหน้าที่เก็บข้อมูลกับค่าพารามิเตอร์ต่าง ๆ เช่น ค่าการเปลี่ยนแปลงของกระบวนการ (Process Variable : PV) ค่าการเปลี่ยนแปลงของสัญญาณควบคุม (Manipulate Variable : MV) สัญญาณรหัสเลือกลูป (Loop Code) ของแต่ละลูป เพื่อจะส่งต่อไปยังบอร์ดควบคุมแจ้ง และยังมี การแสดงสภาวะการเตือนภัยทั้งต่ำหรือสูงกว่าค่าที่กำหนดไว้ ตลอดทุก ๆ ลูป นอกจากนี้ยังมีแป้นคีย์บอร์ด ซึ่งสามารถเรียกดูและแก้ไขค่าพารามิเตอร์ต่าง ๆ ของแต่ละลูปผ่านทางแป้นคีย์บอร์ดนี้ด้วย

จากรูปที่ 3.3 พิจารณาจาก U1 U2 U3 คือพอร์ตสำหรับรับข้อมูล PV และ MV ของแต่ละลูป โดยพอร์ต A พอร์ต C ของ U1 พอร์ต B ของ U2 พอร์ต A ของ U3 เป็น

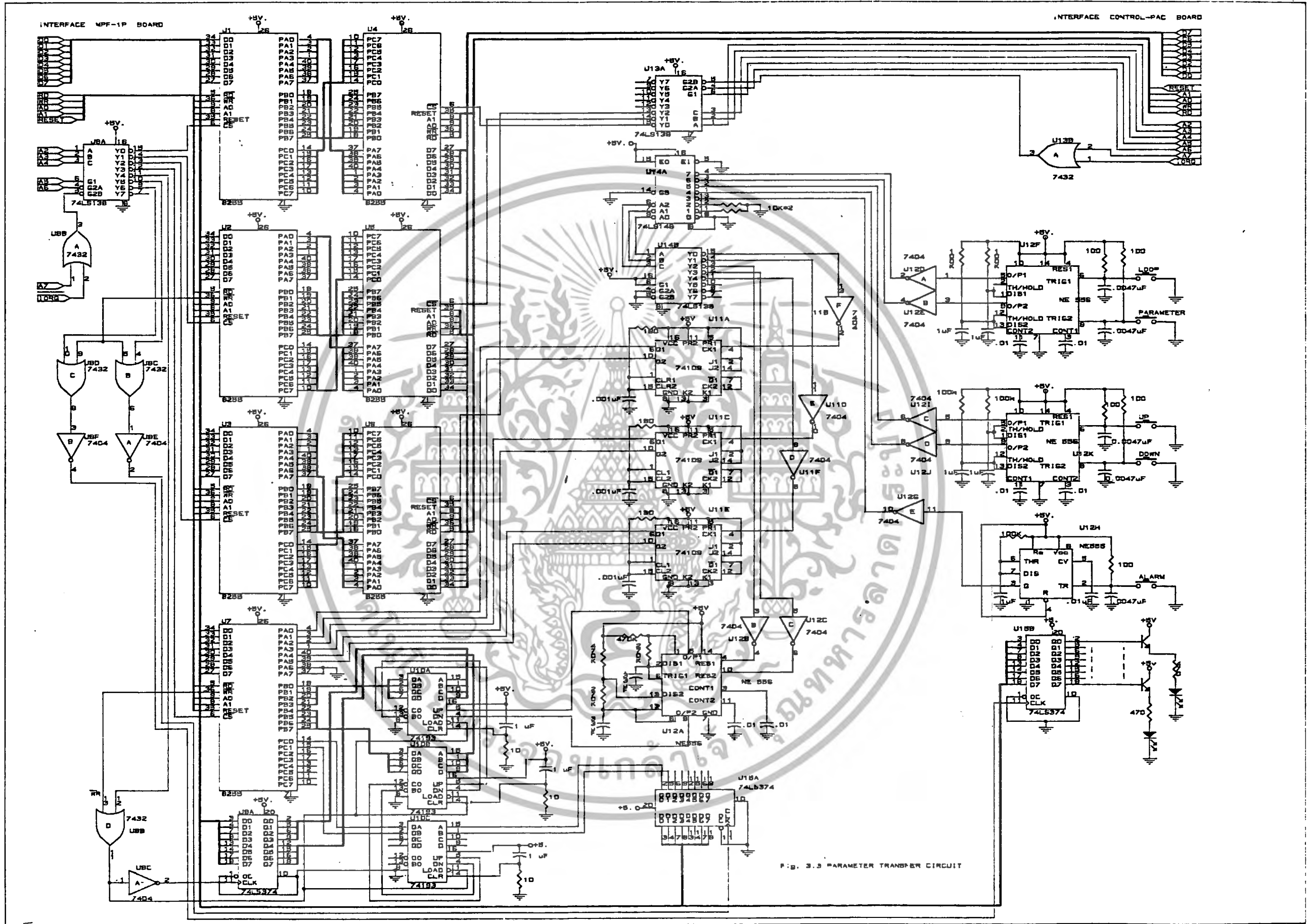
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อินพุทพอร์ทที่คอยรับค่าสภาวะการเปลี่ยนแปลงจากกระบวนรูป 1 ถึงรูป 4 ตามลำดับที่ส่งมาจากบอร์ดควบคุมเฟ้นัก แล้วส่งต่อให้กับเครื่องซิงเกิลบอร์ด MPF-1P ตามการเลือกผ่าน U8A ส่วนพอร์ท B ของ U1 พอร์ท A พอร์ท C ของ U2 และพอร์ท B ของ U3 เป็นเอาต์พุท ซึ่งคอยส่งค่าสภาวะการเปลี่ยนแปลงของสัญญาณควบคุมจากรูป 1 ถึงรูป 4 ตามลำดับ เพื่อจะส่งให้กับบอร์ดควบคุมเฟ้นัก แล้วส่งต่อไปควบคุมยังกระบวนการต่อไป จะเห็นว่า U8A จะเป็นไอซีกอตรหัสในการเลือกให้ U1 U2 U3 U7 และ U9 ทำงานตามแอสแตร์สกีที่ต้องการ ส่วน U13A ก็เป็นไอซีกอตรหัสเลือกให้ U4 U5 และ U6 ทำงานเช่นกัน สำหรับพอร์ท A ของ U7 เป็นอินพุทพอร์ทที่คอยรับการเปลี่ยนแปลงจาก U11A U11C และ U11E โดย Q1 Q2 ของ U11A U11C และ U11E จะมีการเปลี่ยนแปลงจากการกดแป้นคีย์บอร์ดผ่าน U12F และ U12H เพื่อเลือกแสดงเลขกับค่าพารามิเตอร์ต่าง ๆ ตามการกด ซึ่ง U12F และ U12H เป็นวงจรมอนอสเตเบิล (Monostable) เมื่อมีการกดแป้นคีย์บอร์ด จะทำให้ Q1 Q2 เกิดการเปลี่ยนแปลง ส่วนพอร์ท B C ของ U7 เป็นอินพุทพอร์ทที่คอยรับค่าสภาวะจากการนับขึ้นหรือลดลงมาจาก U10A U10B U10C และการนับขึ้นหรือลดลงนั้นจะมีค่าจาก 00 ถึง 3FF หรือ 1024 ค่า ตามการเปลี่ยนแปลงจาก U12A ซึ่งผ่านการกดแป้นคีย์บอร์ดเลือกขึ้นหรือลงตรง U12K สำหรับ U9A U15A เป็นเอาต์พุท



รูปที่ 3.2 แสดงส่วนบอร์ดถ่ายเทข้อมูลที่ใช้ในการทดลอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

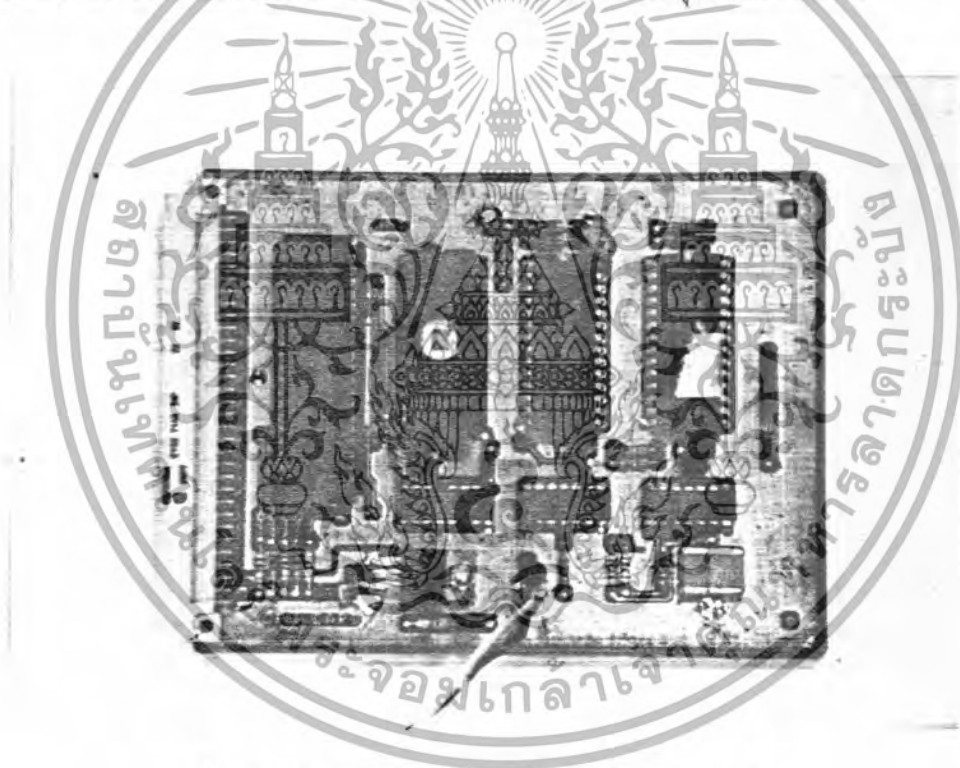


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับครูที่โรงเรียนที่สอนวิชาคอมพิวเตอร์
 รูปที่ 3.3 วงจรถ่ายเทข้อมูลค่าความถี่ของไมโครคอนโทรลเลอร์
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ที่คอยรับค่าของพารามิเตอร์ต่าง ๆ ส่งให้ U10A U10B U10C ซึ่งต้องการเปลี่ยนแปลงค่า ส่วน U15B เป็นเอาท์พุท สำหรับแสดงค่าสภาวะการเตือนภัยของกระบวนการ มีค่าสูงกว่าหรือต่ำกว่าค่าสภาวะที่ได้กำหนดไว้ในแต่ละลูป

3.1.3 บอร์ดควบคุมแผง (Control-PAC Board)

ส่วนนี้ทำหน้าที่รับส่งข้อมูลกับค่าพารามิเตอร์ต่าง ๆ โดยการสแกนลูป การทำงานของกระบวนการแต่ละลูป แล้วโอนต่อไปยังบอร์ดถ่ายเทข้อมูล พร้อมกับรับค่าข้อมูลที่จะส่งออกไปควบคุมอุปกรณ์สุดท้าย ผ่านไปยังหน่วยการรับส่งข้อมูลต้นทางต่อไป นอกจากนี้ยังมีอินพุทและเอาท์พุท ที่รับส่งข้อมูลแบบดิจิทัลอย่างละ 16 จุด เพื่อใช้ในการควบคุมการทำงานแบบ ON-OFF อย่างอิสระ โดยไม่ต้องส่งสัญญาณควบคุมผ่านสายไฟฟ้า



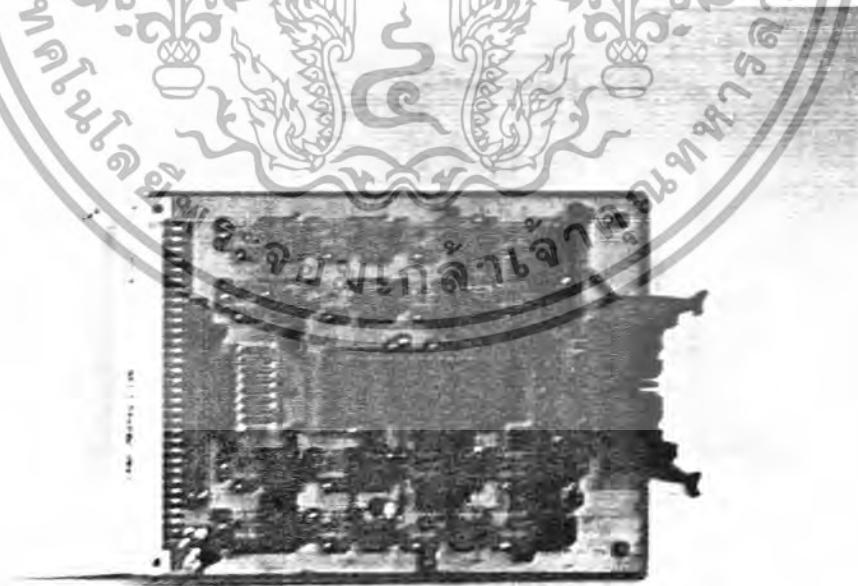
รูปที่ 3.4 แสดงบอร์ดควบคุมแผงที่ใช้ในการทดลอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 3.5 นิจาร์ณา U1 คือไมโครโปรเซสเซอร์ Z 80A ทำงานที่ความถี่ 4 MHz. ซึ่งได้จากการหารสองความถี่ของผลึกแร่ (Crystal) ด้วย U6B ผ่านให้ U7C เพื่อขับกระแสให้สูงขึ้น แอสเตรสบัส (Address Bus) และบัสข้อมูล (Data Bus) ถูกต่ออยู่กับหน่วยความจำแบบอ่านได้อย่างเดียว (ROM : Read Only Memory) U2 ขนาดความจุ 8 กิโลไบต์ ซึ่งใช้สำหรับโปรแกรมควบคุมระบบ U3 และ U4 เป็นหน่วยความจำแบบอ่านได้เขียนได้ (RAM : Random Access Memory) ขนาดความจุ 8 กิโลไบต์ เช่นเดียวกัน โดยมี U5 ทำการถอดรหัส (Decode) เพื่อเลือกตำแหน่งแอสเตรสของหน่วยความจำ และ ให้หน่วยแบบอ่านได้เขียนได้มีแบตเตอรี่สำรอง (Back-up Battery) สำหรับป้องกันการเสียหายของข้อมูลใน U3 U4 อันเนื่องมาจากไฟดับ โดยมี TR1 และ TR2 สำหรับตัดวงจร เพื่อไม่ต้องการใหม่กระแสไหลจากแบตเตอรี่เข้าไปวงจรอื่น นอกจาก U3 U4 ส่วนการเริ่มการทำงานของ U1 มี U6B ร่วมกับ R1 C1 ทำการควบคุมจังหวะการเริ่มทำงาน เมื่อเริ่มมีการจ่ายแรงดันให้กับวงจร

หน่วยอินพุตเอาต์พุตแบบดิจิทัล (Digital Input Output)

หน่วยอินพุตเอาต์พุตที่รับค่าสภาวะหรือค่าที่วัดจากอุปกรณ์ภายนอก เช่น ระดับของของเหลว ระดับแรงดันและกระแสไฟฟ้า หรือส่งค่าสภาวะออกไปยังอุปกรณ์ควบคุม อุปกรณ์ที่ต้องการควบคุม เช่น รีเลย์ มอเตอร์ไฟฟ้า บีม วาล์ว เป็นต้น



รูปที่ 3.6 แสดงบอร์ดอินพุตแบบดิจิทัลที่ใช้ในการทดลอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

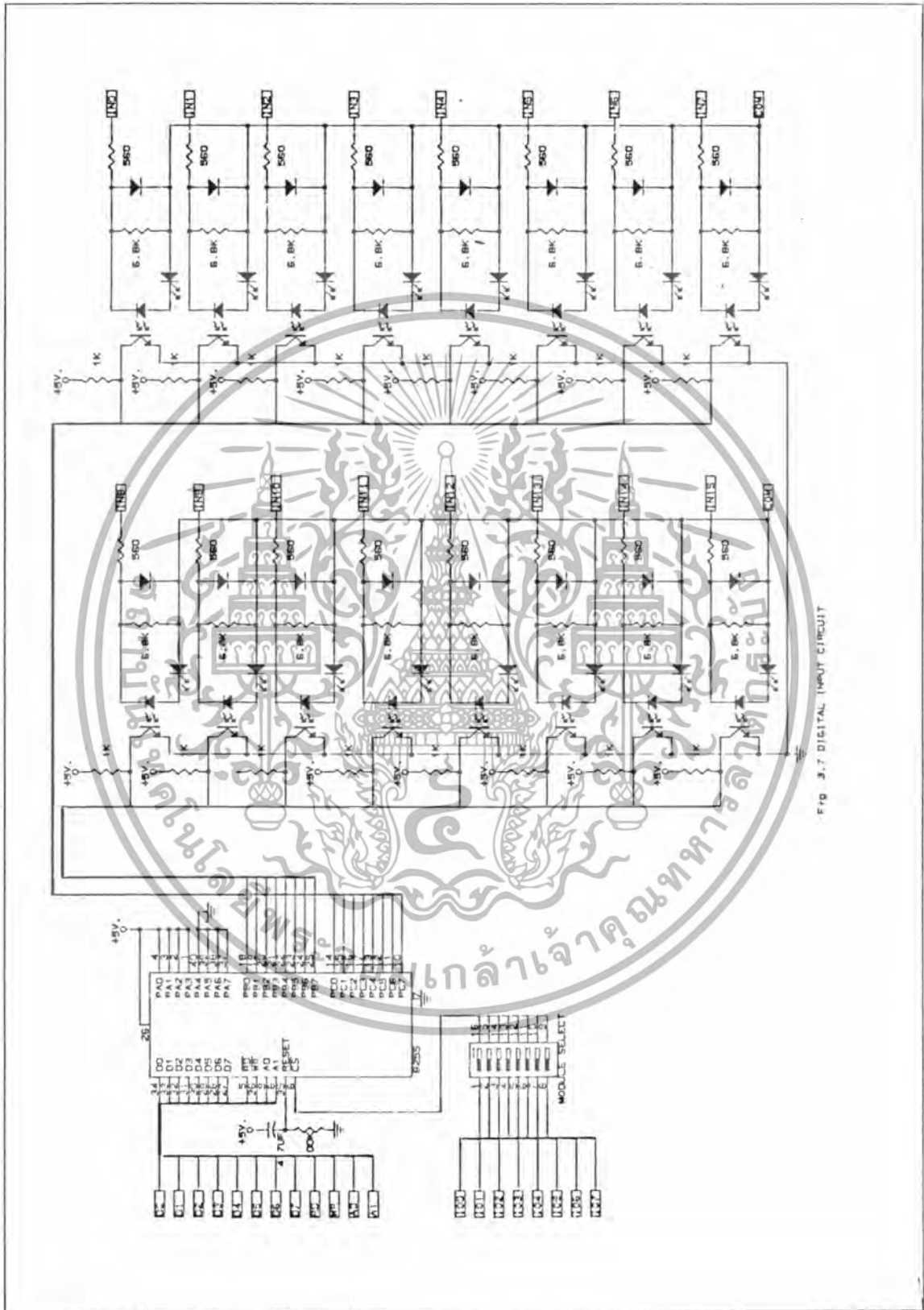


Fig. 3.7 DIGITAL INPUT CIRCUIT

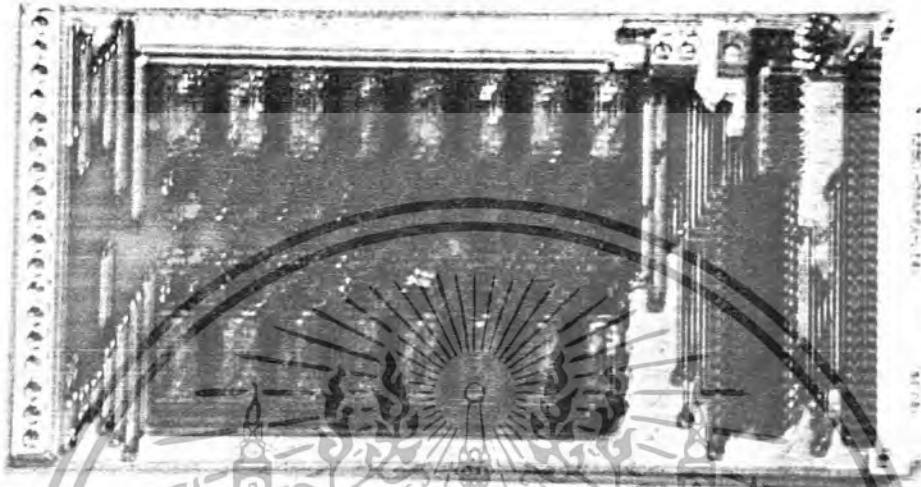
รูปที่ 3.7 วงจรอินพุตแบบดิจิทัลของส่วนควบคุมแม่เหล็ก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไมออนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 3.7 เป็นอินพุทแบบสภาวะลอจิกที่รับค่าสภาวะของอุปกรณ์ภายนอกโดยแรงดันไฟฟ้า ที่จุด IN0-IN15 จะต้องมีความแรงดัน 5 ถึง 12 Vdc. เมื่อเทียบกับจุด COM เพื่อให้ทรานซิสเตอร์ (Transistor) ที่อยู่ภายในอุปกรณ์ เชื่อมต่อด้วยแสงหรือออปโตไอโซเลเตอร์ (Opto Isolator) สามารถนำกระแส (Conduct) ได้ ออปโตไอโซเลเตอร์ทำหน้าที่เชื่อมต่อการส่งสัญญาณไฟฟ้าด้วยแสง เพื่อแยกออกจากกันอย่างเด็ดขาดทางไฟฟ้าระหว่างอุปกรณ์ภายนอกกับเครื่องควบคุม เพื่อป้องกันความเสียหายซึ่งอาจเกิดขึ้นเนื่องจากการลัดวงจรของอุปกรณ์ภายนอก การนำกระแสของทรานซิสเตอร์ก็คือการมีข้อมูลอินพุทนั่นเอง ข้อมูลนั้นจะถูกส่งไปยัง U1 เพื่อส่งผ่านให้วงจรควบคุมเพื่อกำทำการประมวลผลแล้วส่งสภาวะที่ได้ ไปให้วงจรเอาต์พุตต่อไป



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.8 แสดงบอร์ดเอากัณฑ์แบบดิจิทัลที่ใช้ในการทดลอง

จากรูปที่ 3.9 เป็นวงจรเอากัณฑ์นำข้อมูลจากวงจรอินพุตไปยังอุปกรณ์ควบคุม โดยผ่านการประมวลผล จากวงจรควบคุมเบรกและข้อมูลดังกล่าวสามารถควบคุมอุปกรณ์ไฟฟ้า ทั้งชนิดกระแสตรงหรือกระแสสลับได้ เมื่อวงจรอินพุตได้รับค่าสภาวะใดจะทำให่วงจรเอากัณฑ์ มีสภาวะอย่างหนึ่งด้วย เพื่อใช้ในการควบคุมอุปกรณ์ตามต้องการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

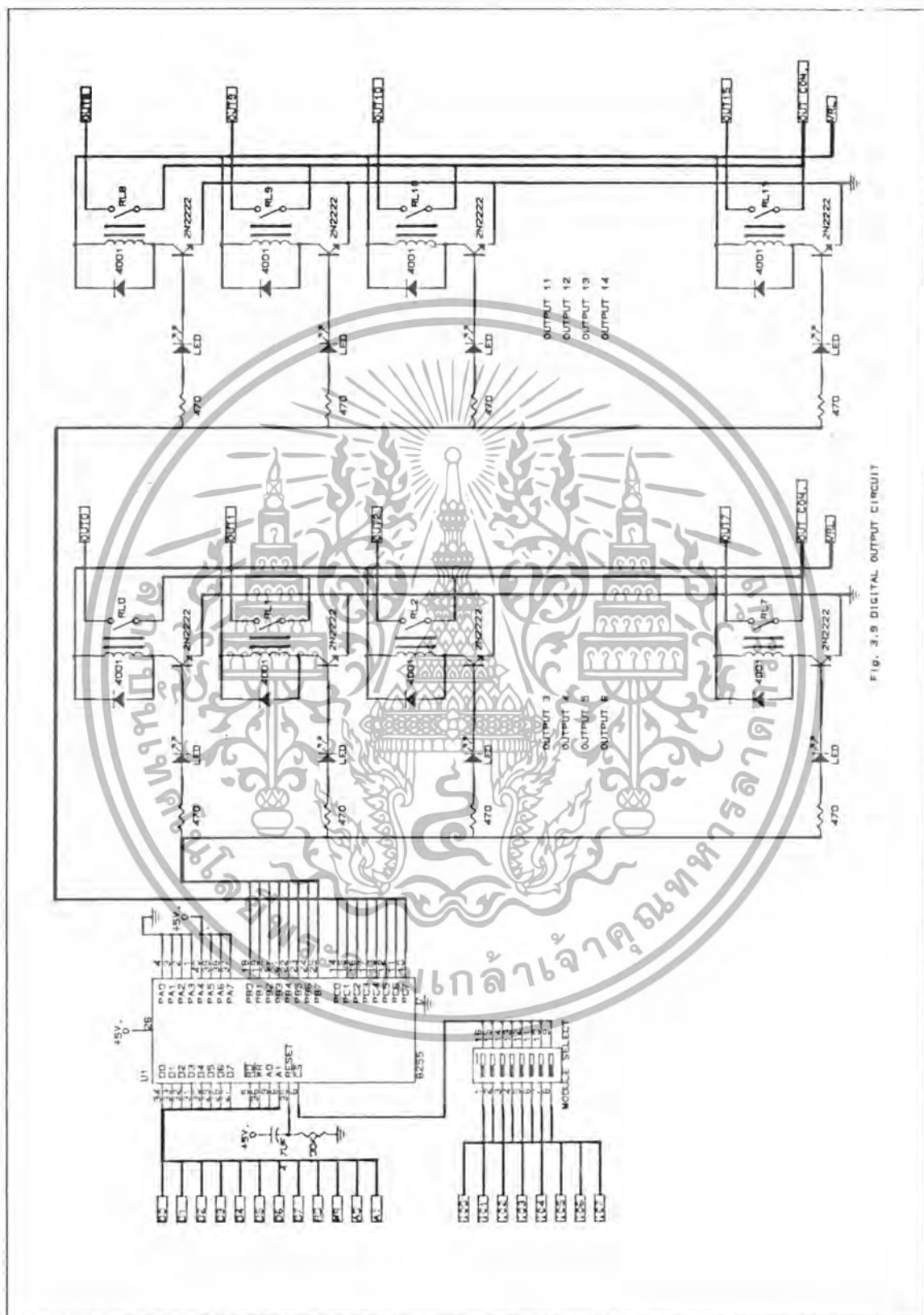


FIG. 3.9 DIGITAL OUTPUT CIRCUIT

รูปที่ 3.9 วงจรเอาต์พุตแบบดิจิทัลของส่วนควบคุมเฟิร์ม

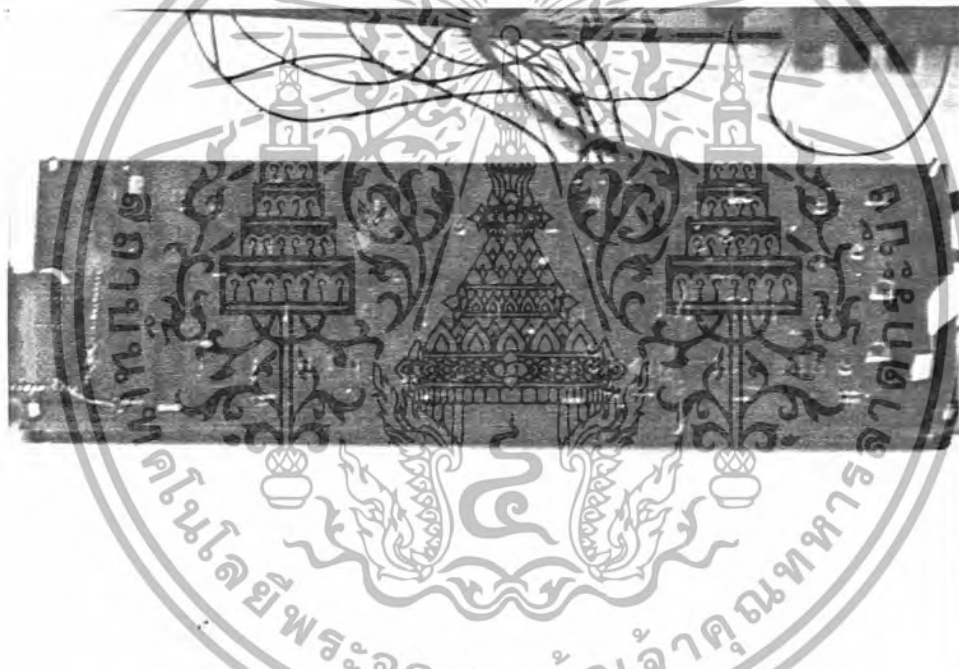
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไมอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2 หน่วยรับส่งข้อมูลต้นทาง (Host Data Transceiver)

หน่วยนี้ทำหน้าที่รับส่งข้อมูลกับค่าพารามิเตอร์ต่าง ๆ เช่น สัญญาณรหัสเลือกกลุ่ม สัญญาณควบคุม และสัญญาณการเปลี่ยนแปลงของกระบวนการแต่ละรูป จากบอร์ดควบคุม เมื่อเปิดแล้วส่งต่อผ่านสายไฟฟ้า ไปให้ส่วนรับส่งข้อมูลปลายทางต่อไป และส่วนประกอบภายในหน่วยนี้จะเห็นดังต่อไปนี้

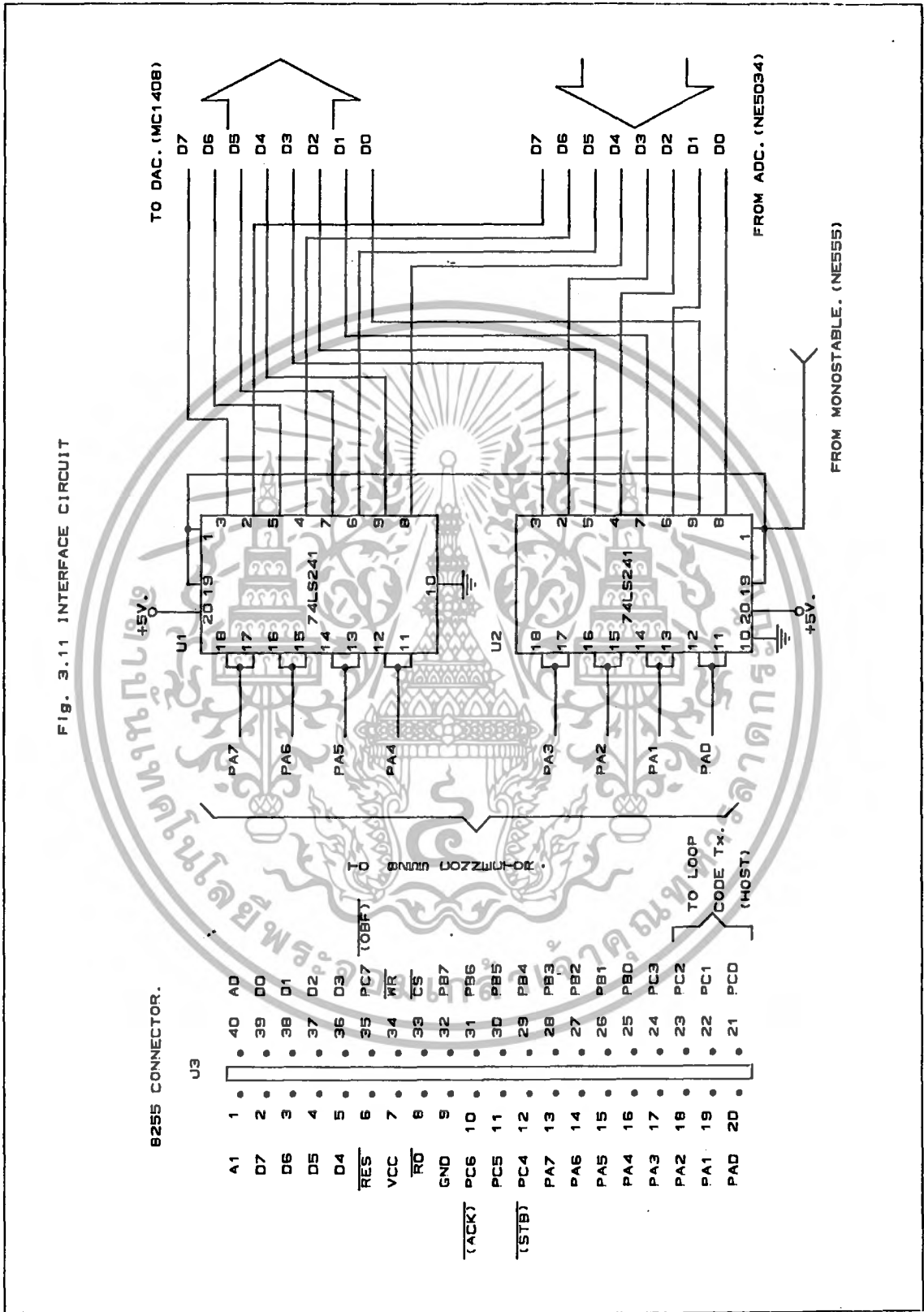
3.2.1 วงจรเชื่อมต่อ (Interface Circuit)

เป็นวงจรที่ติดต่อข้อมูลระหว่างบอร์ดควบคุมเข้ากับวงจรรับส่งข้อมูลต้นทาง และยังเป็นตัวเชื่อมต่อการส่งสัญญาณรหัสเลือกกลุ่ม ซึ่งการเชื่อมต่อจะขึ้นอยู่กับเวลาที่ต้องการ



รูปที่ 3.10 แสดงบอร์ดหน่วยรับส่งข้อมูลต้นทาง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.11 วงจรเชื่อมต่อการรับส่งข้อมูลต่าง ๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 3.11 จะพิจารณา U1 U2 คือวงจรส่งข้อมูลขนาด 8 บิตสองทิศทาง โดยมีเวลาจากวงจรโมโนสเตเบิล 10 ms. คอยทริกให้สลับการส่ง และเริ่มแตรวงจรควบคุม เพื่อที่จะส่งสัญญาณรหัสเลือกกลุ่มที่พอร์ท PC0 ถึง PC2 ของ U3 (8255 Connector) จากนั้นสัญญาณรหัสเลือกกลุ่มจะถูกส่งไปยังวงจรส่งรหัสเลือกกลุ่ม เพื่อสแกนลูปของกระบวนการปลายทาง เมื่อกระบวนการปลายทางติดต่อส่งข้อมูลมา วงจรส่วนหน้าต้นทางก็จะรับข้อมูล แล้วก็ส่งต่อให้วงจรรับข้อมูลต้นทาง ทำการเปลี่ยนสัญญาณข้อมูลเป็นสัญญาณดิจิทัล จากนั้นก็ส่งข้อมูลดิจิทัลผ่าน U1 U2 ไปให้วงจรควบคุมแฉีกต่อไป โดยผ่านทางพอร์ท A ของ U3 หลังจากนั้นเป็นเวลา 10 ms. หรือเท่ากับเวลาที่ทำการคำนวณตามสมการคณิตศาสตร์ PID จะมีการส่งสัญญาณควบคุมผ่านมาทางวงจรควบคุมแฉีก แล้วส่งต่อให้ U3 ที่พอร์ท A ซึ่งเป็นพอร์ทเอาต์พุต ส่งสัญญาณควบคุมผ่าน U1 U2 ไปให้วงจรส่งข้อมูลส่วนหน้าต่อไป เพื่อที่จะแปลงข้อมูลเป็นสัญญาณอนาล็อก แล้วส่งออกไปยังกระบวนการปลายทางและพอร์ท C ของ U3 คือ PC4 PC6 PC7 เป็นสัญญาณการตอบรับ และสัญญาณควบคุมของส่วนต่าง ๆ ในหน่วยรับส่งข้อมูลต้นทาง

3.2.2 วงจรส่งรหัสเลือกกลุ่ม (Loop Code Transmitter Circuit)

วงจรส่งรหัสเลือกกลุ่มทำหน้าที่ส่งรหัสเลือกกลุ่ม ไปยังหน่วยรับส่งข้อมูลปลายทางของลูปใดลูปหนึ่ง ตามที่หน่วยรับส่งข้อมูลต้นทางรับคำสั่งมาจากหน่วยควบคุมหลัก ซึ่งเวลาในการส่งรหัสเลือกกลุ่มของแต่ละลูปนั้นมีค่าประมาณ 25 ms. แล้วจึงเปลี่ยนรหัสเลือกกลุ่มส่งไปยังลูปอื่น ซึ่งเรียงลำดับตามคำสั่งของหน่วยควบคุมหลัก การทำงานโดยละเอียดสามารถอธิบายได้ดังต่อไปนี้

พิจารณารูปที่ 3.12 เป็นวงจรส่งรหัสเลือกกลุ่ม U1B จะทำหน้าที่ป้อนแรงดันอ้างอิง (Reference Voltage) มีค่าเท่ากับ 2.5 V. ซึ่งแรงดันนี้ใช้เป็นแรงดันอ้างอิงที่ขา 4 ของ U1A เพื่อสำหรับเลือกรหัสของแต่ละลูป โดยแรงดันขา 4 เป็นของลูป 4 แรงดันขา 2 เป็นของลูป 3 แรงดันขา 5 เป็นของลูป 2 และแรงดันขา 1 เป็นของลูป 1 ตรงแรงดันที่ขา 2 5 และ 1 นั้นเป็นการแบ่งแรงดัน (Voltage Divider) จากขา 4 จะมีค่า 2 V. 1.5 V. และ 1 V. ตามลำดับ ส่วนการเลือกรหัสของลูปใด นั้นจะถูกเลือกหรือควบคุมโดย U3 พอร์ต C ของวงจรรูปที่ 3.11 เข้ามาทางอินพุต PC0 PC1 และ PC2 ตามลำดับ แต่การเลือกรหัสลูปโดยตรงนั้นถูกเลือกจากอินพุต PC0 และ PC1 ทำให้แรงดันถูกเลือกออกทางเอาต์พุตขา 3 ของ U1A ซึ่งจะเป็นค่าของลูปใดลูปหนึ่ง ส่วนอินพุตที่มาจาก PC2 เป็นตัวควบคุมว่าจะส่งรหัสเลือกกลุ่มหรือไม่ เนื่องจากต้องการส่งตลอดเวลา เพราะฉะนั้นในเวลากการทำงาน ระดับลอจิกของ PC2 จะมีค่าเป็น "1" ตลอดเวลา และรหัสการเลือกกลุ่มจะเป็นไปตามตารางข้างล่างนี้

	ระดับลอจิก			ลูปที่
	PC2	PC1	PC0	
1	0	0	0	1
1	0	0	1	2
1	1	1	0	3
1	1	1	1	4
0	X	X	X	ไม่มีการเลือก

X = ไม่สนใจว่าเป็นสภาวะลอจิกใด

เอาต์พุตหรือรหัสที่ถูกเลือกจะผ่านวงจรบัฟเฟอร์ U1C อนุาล็อกสวิตช์ U1D และถูกกลับเฟสของแรงดันไป 180 องศา ด้วย U1F ป้อนเข้าสู่วงจรเปลี่ยนระดับแรงดันให้เป็นความถี่โดย U2A ซึ่งต้องการระดับแรงดันอินพุตเป็นค่าลบเข้าทางขา 1 ความถี่ที่ได้มีค่าอยู่ในช่วง 8 ถึง 20 KHz. ตามการเลือกรหัสลูป คือ ลูป 1 มีค่า 8 KHz. ลูป 2 มีค่า 12 KHz. ลูป 3 มีค่า 16 KHz. และลูป 4 มีค่า 20 KHz. ออกทางขา 3 ของ U2A มีระดับแรงดันเท่ากับ 5 V. ส่วน U2B ทำหน้าที่เพิ่มความไวของเวลาในการเปลี่ยนระดับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แรงดันเป็นความถี่ ซึ่งวงจรเปลี่ยนระดับแรงดันเป็นความถี่ จะมีความไม่เป็นเชิงเส้น (Nonlinearity) ประมาณ 0.03 %

ความถี่ 8 ถึง 20 KHz. ที่ขา 3 ของ U2A จะถูกนำมาหาร 2 โดย U2C เพื่อให้ได้รูปคลื่นที่มีความสมมาตรกัน (50 % Duty Cycle) และเหลือความถี่ 4 ถึง 10 KHz. ป้อนให้กับวงจรโมดูลทางความถี่ต่อไป

เนื่องจากวงจรโมดูลเลข U3 ต้องการสัญญาณอินพุตที่มีความสมมาตร เพื่อเวลาที่โมดูลเลขเอาสัญญาณกลับมาอีกครั้งจะได้รูปของสัญญาณที่ถี่ วงจรโมดูลเลขทางความถี่ที่ใช้ความถี่กลาง (Center Frequency : f_c) 100 KHz. เป็นคลื่นไซน์ และระดับสัญญาณที่นำไปโมดูลเลขอยู่ในช่วง 100 mVp-p. ถึง 150 mVp-p. ความถี่ f_c สามารถปรับได้ด้วยความต้านทานปรับค่าได้ขนาด 10 K Ω ที่ต่อตรงขา 7 ของ U3 เมื่อปรับความถี่ f_c ตามต้องการแล้ว ได้ความถี่เอาท์พุทที่โมดูลเลข มีค่าแบนด์วิธ 10 KHz. ระดับแรงดันประมาณ 6 Vp-p. มีลักษณะเป็นรูปไซน์ (Sine Wave) ส่งไปยังวงจรรับส่งข้อมูลส่วนหน้าต่อไป ส่วนความต้านทานที่ปรับค่าได้ขนาด 50 K Ω นี้มีไว้สำหรับปรับค่าขนาดของสัญญาณทางเอาท์พุท

3.2.3 วงจรส่วนหน้าต้นทาง (Host Fronted Circuit)

วงจรส่วนหน้าต้นทาง ทำหน้าที่ส่งสัญญาณรหัสเลือกกลุ่มที่ถูกโมดูลเลขกับคลื่นแม่เหล็กความถี่ 100 KHz. แล้วส่งลงบนสายไฟฟ้าเพื่อส่งไปยังวงจรรับรหัสเลือกกลุ่ม และรับเอาสัญญาณการเปลี่ยนแปลงของกระบวนที่ถูกโมดูลเลขกับคลื่นแม่เหล็กความถี่ 250 KHz. จากวงจรส่งข้อมูลปลายทาง (Final Data Transmitter) ที่ส่งลงบนสายไฟฟ้าเช่นเดียวกัน หลังจากนั้นจะรับสัญญาณควบคุมที่ถูกโมดูลเลขกับคลื่นแม่เหล็กความถี่ 400 KHz. ส่งลงสายไฟฟ้าเพื่อส่งไปยังวงจรรับข้อมูลปลายทาง (Final Data Receiver) ซึ่งการทำงานโดยละเอียดอธิบายได้จากรูปที่ 3.13 ดังต่อไปนี้

พิจารณารูปที่ 3.13 เริ่มแรกส่งสัญญาณข้อมูลไปเลือกการทำงานของลูบใด ๆ ลูบหนึ่ง โดยการโมดูลอกับคลื่นนำความถี่ 100 KHz. ซึ่งส่งมาจากวงจรส่งรหัสเลือกลูบตลอดเวลาเข้าทางอินพุต A ที่ได้จากขา.2 ของ U3 รูปที่ 3.12 ผ่านวงจรรักษาระดับของสัญญาณ ให้คงที่ตลอดเวลาเมื่อต้องการจ่ายกำลังสูง ๆ กระทำโดย Q1 และ Q2 Q1 นั้นจะทำหน้าที่เป็นบัฟเฟอร์ ส่วน Q2 ทำหน้าที่เป็นแหล่งจ่ายกระแสให้กับ Q1 สัญญาณที่ออกจาก Q1 จะผ่านความต้านทานปรับค่า 10 K Ω สำหรับปรับเลือกขนาดแรงดันของสัญญาณที่จะขยาย ส่งต่อไปให้วงจรขยายกำลังที่มีการจัดคลาสการขยายเป็นคลาสเอบี (Class AB) ซึ่งการขยายสัญญาณนั้นจะให้หลักการสมมาตร (Symmetry) ของวงจร โดยสัญญาณทางซีกบวกจะขยายด้วย Q3 Q5 และ D1 ส่วนทางซีกลบจะขยายด้วย Q4 Q6 และ D2 และความต้านทานปรับค่า 5 K Ω จะทำหน้าที่ปรับอัตราขยายกระแสของสัญญาณตรงเอาท์พุทให้มีค่ามากหรือน้อยได้ตามต้องการ แต่ในการทดลองครั้งนี้ปรับให้ส่งกำลังไปในสายไฟ้าประมาณ 50 mW. โดยมีขนาดแรงดัน 6 V_{p-p}. ส่งผ่านวงจรเท็งค์ (Tank circuit) T1 ที่มีอัตราส่วน 1:1 เพื่อส่งต่อไปยังวงจรรับข้อมูลต้นทางต่อไป หลังจากเห็นสัญญาณการเปลี่ยนแปลงของกระบวนที่ถูกโมดูลอกับคลื่นนำความถี่ 250 KHz. ก็จะเข้ามาทางขดปฐมภูมิ (Primary) ของ T2 ซึ่งเป็นวงจรเท็งค์ โดยปรับความถี่เรโซแนนซ์ (Resonance) ที่ความถี่ 250 KHz. ได้สัญญาณทางขดทุติยภูมิประมาณ 5 V_{p-p}. ส่งผ่านให้กับวงจรรักษาระดับสัญญาณ Q7 และ Q8 แล้วส่งต่อไปยังวงจรรับข้อมูลต้นทางต่อไป

หลังจากที่รับสัญญาณความถี่ 250 KHz. ที่มีข้อมูลโมดูลอกอยู่ เพื่อส่งต่อไปยังวงจรรับข้อมูลต้นทางแล้ว และเวลาผ่านไปประมาณ 10 ms. ก็มีสัญญาณข้อมูลที่ถูกโมดูลอกับคลื่นนำความถี่ 400 KHz. ส่งมาจากวงจรส่งข้อมูลต้นทางเข้าทางอินพุต C ผ่านวงจรรักษาระดับสัญญาณ Q9 และ Q10 ซึ่งหลักการการทำงานทั้งหมดจะเหมือนกับการส่งสัญญาณข้อมูลที่ถูกล็อกโมดูลอกับคลื่นนำความถี่ 100 KHz. ส่งผ่านวงจรเท็งค์ T3 ออกไปยังสายไฟ้า เพื่อจะส่งไปวงจรรับข้อมูลปลายทางต่อไป

3.2.4 วงจรรับข้อมูลต้นทาง (Host Data Receiver Circuit)

วงจรรับข้อมูลต้นทาง ทำหน้าที่ในการรับสัญญาณข้อมูลที่ถูกละเมิดโดยสัญญาณความถี่ 250 KHz. ที่ส่งมาจากอุปกรณ์ปลายทาง นำมาตีโมดูลให้เหลือแต่ความถี่ข้อมูลเพียงอย่างเดียว คือความถี่ 4 ถึง 10 KHz. หลังจากนั้นก็เปลี่ยนกลับมาเป็นระดับแรงดันที่มีค่าอยู่ในช่วง 0 ถึง 5 V. แล้วป้อนให้กับวงจรเปลี่ยนสัญญาณอนาล็อกเป็นดิจิทัล และความสัมพันธ์ของระดับแรงดันกับค่าทางดิจิทัลเป็นไปตามตารางข้างล่างนี้ เมื่อแรงดันเพิ่มขึ้นสลับละ 1 V.

ระดับแรงดัน (Volt)	ค่าทางดิจิทัล (Hex)
0	00
1	33
2	66
3	9A
4	CD
5	FF

หลังจากนั้นวงจรเปลี่ยนสัญญาณอนาล็อกเป็นสัญญาณดิจิทัล จะติดต่อกับวงจรเชื่อมต่อ ซึ่งเชื่อมต่อกับบอร์ดควบคุม เพื่อให้มาอ่านข้อมูลสัญญาณดิจิทัลนี้ไป รายละเอียดการทำงาน ของวงจรแสดงดังรูปที่ 3.14

จากรูปที่ 3.14 สัญญาณข้อมูลที่ถูกโมดูเลทกับคลื่นพาห้ความถี่ 250 KHz. หลังจากถูกส่งมาจากวงจรส่วนหน้าต้นทางแล้ว ผ่านเข้ามาทางอินพุท B เข้าสู่วงจรรองความถี่แบนด์อินด์บัส ซึ่งมีเกนที่เท่ากับ 1 ค่า Q_c เท่ากับ 10 และ ความถี่กลางที่ 250 KHz. หลังจากนั้นทำการขยายสัญญาณ และเปลี่ยนรูปคลื่นสัญญาณจากรูปซ้ายให้เป็นรูปสี่เหลี่ยม โดยวงจรซิมิทริกเกอร์ชนิดทรานซิสเตอร์คือ Q1 Q2 Q3 เอาท์พุทที่ได้ตรงขาคอลเล็กเตอร์ของ Q3 มีรูปร่างเป็นสี่เหลี่ยมระดับสัญญาณ 0 ถึง 5 V. ป้อนให้กับวงจรตีโมดูเลท U1C สัญญาณที่ขา 7 ของ U1C จะเป็นสัญญาณข้อมูลความถี่ 4 ถึง 10 KHz. แล้วนำไปยังวงจรรองความถี่ต่ำอินด์บัส U2A U2B หลังจากนั้นนำสัญญาณข้อมูลของเอาท์พุท U2B ไปทำให้รูปร่างตั้งัน โดย U2C ทำการขยายแบบอิ่มตัว (Saturate) และ U2E ทำให้เป็นรูปสี่เหลี่ยมมีขนาดสัญญาณเอาท์พุทระดับ TTL (0 ถึง 5 V.) ป้อนต่อไปยังวงจรเปลี่ยนความถี่เป็นแรงดันไฟฟ้าด้วย U2F ส่วน U2D มีไว้เพื่อเป็นสวิตช์เปิดปิดให้ข้อมูลผ่านไปยัง U2F และจะปิดเมื่อมีสัญญาณข้อมูลส่งมาจริง ๆ ซึ่งสัญญาณควบคุมการเปิดปิด U2D มาจากวงจรตั้งเวลา (Timer) U5A และ U5A นี้จะถูกกระตุ้นให้ทำงานจากเอาท์พุทของ U1D เมื่อมีสัญญาณอินพุทเข้ามา เพราะฉะนั้นสัญญาณข้อมูลจะถูกนำไปเปลี่ยนจากความถี่เป็นแรงดัน เมื่อมีสัญญาณอินพุทเข้ามานั้นเอง นอกจากนั้นเอาท์พุทของ U5A ไปควบคุม U2D แล้วยังนำไปควบคุม U3C และควบคุมสวิตช์ของวงจรส่งตัวอย่างข้อมูลแบบคงค่าไว้ (Sample and Hold) U3D ซึ่งสัญญาณควบคุม U2D มาจากขา 5 ของ U5A เป็นเวลา 12 ms. สัญญาณควบคุม U3C มาจากขา 9 ของ U5A ด้วยเป็นเวลา 7 ถึง 9 ms. ส่วนสัญญาณการควบคุม U3D นั้นมาจากขา 8 ของ U5A เพราะฉะนั้นสัญญาณความถี่จะถูกเปลี่ยนเป็นแรงดันโดย U2F ได้เอาท์พุทเป็นแรงดันอยู่ในช่วง 2 ถึง 5 V. ตรงขา 7 ของ U3B ส่งต่อให้ U3D แล้วนำไปทำการปรับค่าซีโร (Zero) และ สเปน (Span) ด้วย U3E กับ U3F ให้ได้ระดับแรงดันอยู่ในช่วง 0 ถึง 5 V. ป้อนให้กับวงจรเปลี่ยนสัญญาณอนาล็อกเป็นสัญญาณดิจิทัล U4A เพื่อให้บอร์ดควบคุมแม่๊กมาอ่านข้อมูลเข้าไปทั้ง 8 บิตต่อไป

3.2.5 วงจรส่งข้อมูลต้นทาง (Host Data Transmitter Circuit)

วงจรส่งข้อมูลต้นทางทำหน้าที่รับข้อมูลสัญญาณดิจิทัลจากบอร์ดควบคุมแม่๊ก ซึ่งเป็นข้อมูลที่ต้องการส่งออกไปควบคุมอุปกรณ์ปลายทาง เช่น ควบคุมการเปิดปิดวาล์ว เป็นต้น ข้อมูลนี้ ได้จากการประมวลผลของบอร์ด MPF-1P และบอร์ดควบคุมแม่๊กเพียงแต่รับข้อมูลมาแล้วส่งต่อออกไปเท่านั้น จากนั้นข้อมูลสัญญาณดิจิทัล 8 บิต ที่ถูกส่งเข้ามาก็จะเปลี่ยนกลับให้เป็นสัญญาณอนาล็อกแบบระดับแรงดัน และเปลี่ยนให้เป็นความถี่ แล้วนำไปโมดูเลทกับคลื่นพาห้ความถี่ 400 KHz. ส่งต่อให้วงจรส่วนหน้าต้นทาง เพื่อส่งลงสายไฟฟ้าต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทำงานของวงจรรูปที่ 3.15 สามารถอธิบายได้ดังนี้

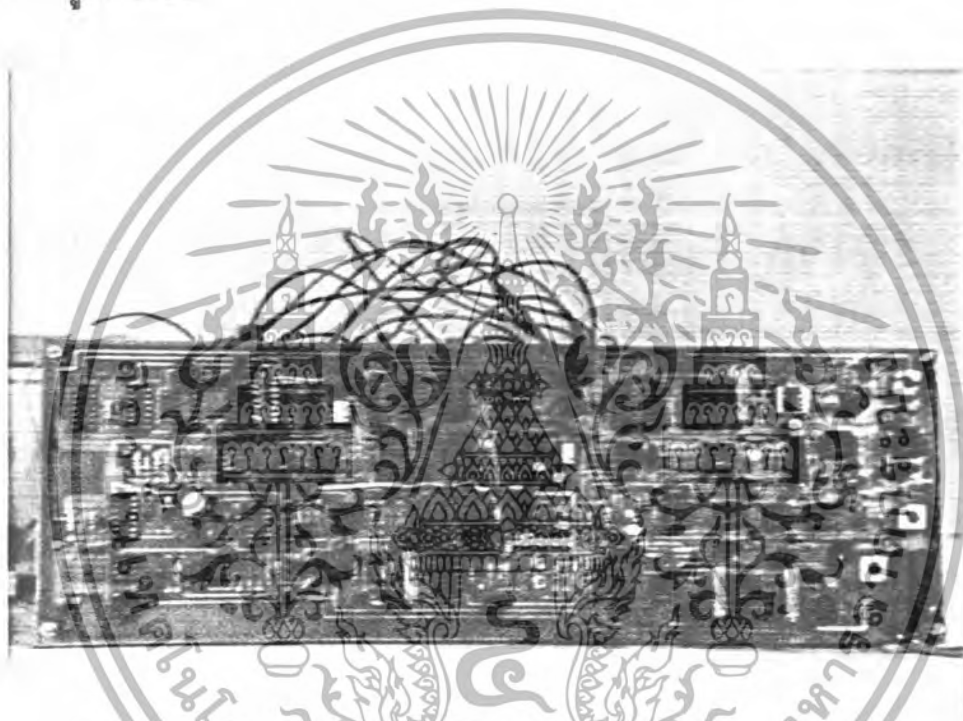
จากรูปที่ 3.15 ข้อมูลสัญญาณดิจิทัล 8 บิต ส่งเข้ามาทางอินพุตของ U1A ซึ่งเป็นวงจรเปลี่ยนสัญญาณดิจิทัลเป็นสัญญาณอนาล็อก แล้วข้อมูลถูกเปลี่ยนเป็นแรงดันออกทางเอาต์พุตของ U1C มีค่าอยู่ในช่วง 0 ถึง 2.5 V. ความสัมพันธ์ของข้อมูลสัญญาณดิจิทัลทางอินพุตกับระดับแรงดันเอาต์พุตแสดงไว้อย่างคร่าว ๆ ตามตารางข้างล่างนี้

ข้อมูลทางอินพุต (HEX)	ข้อมูลทางเอาต์พุต (V)
00	0
33	0.5
66	1.0
9A	1.5
CD	2.0
FF	2.5

แรงดันเอาต์พุตที่ได้นี้ส่งต่อไปให้วงจรสแนป และ ซีโร โดย U1D กับ U1E เพื่อเปลี่ยนระดับแรงดัน 0 ถึง 2.5 V. ให้เป็น 1 ถึง 2.5 V. ออกทางเอาต์พุตตรงขา 7 ของ U1E ส่งผ่าน U1F ซึ่งในขณะนั้น U1F ปิดอยู่โดยสัญญาณควบคุม จากเอาต์พุตขา 3 ของวงจรโมโนสเตเบิล U3C เพราะทางอินพุตขา 2 ของ U3C ถูกทริกด้วยสัญญาณ OBF จากพอร์ท C ของ U3 รูปที่ 3.11 จากนั้นแรงดันข้อมูลจะส่งไปยังวงจรบัฟเฟอร์ U1G แล้วกลับให้มีค่าเป็นลบ โดยวงจรขยายแบบกลับเฟส U1H ป้อนเข้าสู่วงจรเปลี่ยนสัญญาณแรงดันเป็นสัญญาณความถี่ด้วย U2A เป็นความถี่อยู่ในช่วง 4 ถึง 10 KHz. ออกทางเอาต์พุตขา 6 ของ U2C แล้วจึงส่งเข้าโมดูลเลขที่คลื่นแม่เหล็กความถี่ 400 KHz. ด้วย U3A ส่งต่อผ่าน U3B ไปยังวงจรส่วนหน้าต้นทาง เพื่อส่งลงสายไฟฟ้าต่อไป

3.3 หน่วยการรับส่งข้อมูลปลายทาง (Final Data Transceiver)

หน่วยการรับส่งข้อมูลปลายทางเป็นหน่วยทำหน้าที่รับส่งข้อมูลต่าง ๆ เช่น สัญญาณการควบคุม และ สัญญาณการเปลี่ยนแปลงของกระบวนการ ของลูปตัวเองกับหน่วยควบคุมหลัก โดยผ่านการเชื่อมต่อ ในการส่งถ่ายข้อมูลกับสายไฟฟ้า ตามรูปที่ 3.16 เป็นบอร์ดของหน่วยการรับส่งข้อมูลปลายทางลูปที่ 1 ส่วนประกอบต่าง ๆ ของหน่วยการรับส่งข้อมูลปลายทาง ดังรูปที่ 3.16



รูปที่ 3.16 แสดงบอร์ดหน่วยการรับส่งข้อมูลปลายทางของลูปที่ 1

3.3.1 วงจรส่วนหน้าปลายทาง (Final Frontend Circuit)

วงจรส่วนหน้าปลายทาง จะทำหน้าที่รับเอาสัญญาณข้อมูลที่มีโมดูลกับคลื่นพาห้ความถี่ 100 KHz. จากสายไฟฟ้าส่งต่อไปยังวงจรรับรหัสเลือกลูป จากนั้นก็รับเอาสัญญาณข้อมูลที่ถูกลมอดูเลทกับคลื่นพาห้ความถี่ 250 KHz. ส่งออกทางสายไฟฟ้า แล้วต่อไปก็รอรับเอาสัญญาณข้อมูลที่ถูกลมอดูเลทกับคลื่นพาห้ความถี่ 400 KHz. จากสายไฟฟ้าอีกครึ่งหนึ่ง เพื่อส่งต่อไปให้วงจรรับข้อมูลปลายทางต่อไป รายละเอียดของวงจรแสดงดังรูปที่ 3.17 สามารถอธิบายการทำงาน ได้ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

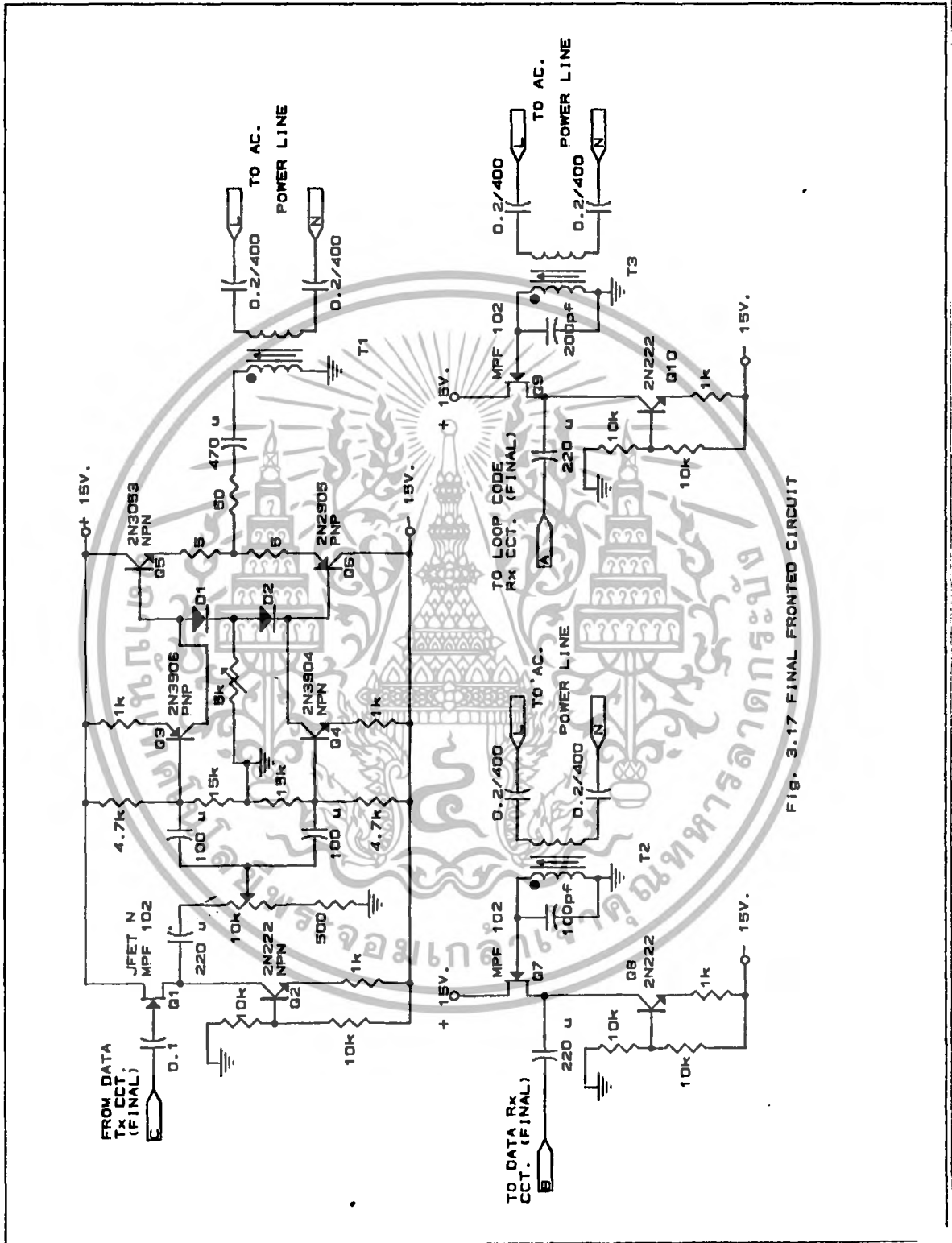


FIG. 3.17 FINAL FRONTED CIRCUIT

รูปที่ 3.17 วงจรส่วนหน้าปลายทาง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 3.17 เริ่มแรกสัญญาณข้อมูลที่ถูกโมดูเลตกับคลื่นพาห้ความถี่ 100 KHz. จะส่งมาจากวงจรส่วนหน้าต้นทาง ทางสายไฟฟ้าเข้ามาทางขดปฐมภูมิของ T3 ซึ่งปรับให้เรโซแนนซ์กับความถี่ 100 KHz. อินดิวซ์มายังขดทุติยภูมิ ผ่านวงจรรักษาระดับสัญญาณ Q9 Q10 โดย Q9 นั้นเป็นทรานซิสเตอร์ประเภทเฟต (FET) สามารถทำงานที่ความสูง ๆ ได้ดี และมีค่าอินพุทอิมพีแดนซ์ (Input Impedance) ทางเข้ามีค่าสูงมาก ๆ จึงเป็นผลดีในการรับสัญญาณจากวงจรที่ส่งมาทำการขยาย แล้วผ่านเอาต์พุต A ไปยังวงจรรับรหัสเลือก ลูป (Loop Code Receiver Circuit) จากนั้นอีกไม่นานก็จะมีสัญญาณข้อมูลที่ถูกโมดูเลตกับคลื่นพาห้ความถี่ 250 KHz. ส่งมาจากวงจรส่งข้อมูลปลายทาง (Final Data Transmitter Circuit) ผ่านเข้ามาทางอินพุต C ซึ่งหลักการทำงานจะเหมือนกับวงจรรูปที่ 3.13 ออกไปยัง T1 เพื่อทำการคับปลิงสัญญาณ 250 KHz. ไปยังสายไฟฟ้าต่อไป หลังจากนั้นเป็นเวลา 14 ms. ก็จะได้รับสัญญาณที่ถูกโมดูเลตกับคลื่นพาห้ความถี่ 400 KHz. จากสายไฟฟ้าเข้ามาทางขดปฐมภูมิของ T2 ซึ่งปรับให้เรโซแนนซ์กับความถี่ 400 KHz. ผ่านวงจรรักษาระดับสัญญาณ Q7 Q8 ผ่านเอาต์พุต B ไปยังวงจรรับข้อมูลปลายทางต่อไป

3.3.2 วงจรรับรหัสเลือก ลูป (Loop Code Receiver Circuit)

วงจรรับรหัสเลือก ลูป จะทำหน้าที่รับสัญญาณระดับแรงดันไฟฟ้า เพื่อนำมาเปรียบเทียบกับแรงดันอ้างอิง ซึ่งเป็นลูปของการทำงานนั้น ๆ ค่าแรงดันอ้างอิงของแต่ละลูปนั้น จะมีค่าตามตารางข้างล่างนี้

ลูปที่	ระดับแรงดันอ้างอิง (V)
1	2 ± 0.3
2	3 ± 0.3
3	4 ± 0.3
4	5 ± 0.3

ดังนั้นลูปต่าง ๆ จะรู้ว่าทางหน่วยการรับส่งข้อมูลต้นทางต้องการติดต่อด้วย เมื่อแรงดันที่รับเข้ามา มีค่าอยู่ภายในค่าที่กำหนดไว้ของแรงดันอ้างอิงของลูปนั้น ๆ ดังนั้นเมื่อลูปต่าง ๆ ทราบว่าต้นทางต้องการติดต่อด้วย ก็จะมีสัญญาณควบคุมเกิดการออกคัสไปควบคุมหรือไปทำให้วงจร 2 วงจรคือ วงจรรับข้อมูลปลายทาง และ วงจรส่งข้อมูลปลายทางเกิด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทำงานจนกว่าทางต้นทาง จะยกเลิกการติดต่อหรือก็คือเปลี่ยนระดับแรงดันที่ส่งมานั้น
เอง แสดงวงจรดังรูปที่ 3.18 ส่วนการทำงานโดยละเอียดอธิบาย ได้ดังนี้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 3.18 สัญญาณข้อมูลที่ถูกโมดูเลทกับคลื่นพาห้ความถี่ 100 KHz. จะเข้ามาทางอินพุท A ของวงจรรองความถี่แบนด์อินด์บัส U1A U1B ซึ่งมีเกนที่ เท่ากับ 1 ค่า Q_p เท่ากับ 10 และความถี่กลาง f_o ที่ 100 KHz. สัญญาณจากเอาต์พุทของ U1B จะออกไปป้อนเข้าสู่วงจรดีโมดูเลท U1C และเอาต์พุทหลังจากดีโมดูเลทแล้ว เป็นสัญญาณข้อมูลความถี่ในช่วง 4 ถึง 10 KHz. มีขนาดสัญญาณประมาณ 100 mVp-p. เนื่องจากมีความถี่ฮาร์โมนิค (Harmonic) ของคลื่นพาห้รวมอยู่ จึงต้องทำการกรองทิ้ง ไปให้เหลือความถี่ของข้อมูลล้วน ๆ โดยวงจรรองความถี่อินด์บัส U2A กับ U2B ซึ่งกำหนดความถี่คัทออฟ (Cutoff Frequency) ที่ 20 KHz. และมีอัตราขยายประมาณ 36 เท่า จึงได้สัญญาณทางเอาต์พุทของ U2B ประมาณ 2 Vp-p. หลังจากนั้นป้อนเข้าสู่วงจรขยายแบบให้เกิดการอิ่มตัว U2C และป้อนให้ U2D เพื่อทำสัญญาณเป็นรูปสี่เหลี่ยม มีขนาดของสัญญาณเอาต์พุท เป็นระดับ TTL (0 ถึง 5 V.) ต่อจากนั้นนำไปเปลี่ยนจากรูปความถี่เป็นระดับแรงดันโดย U2E กับ U3A ซึ่งเปลี่ยนจากความถี่ 4 ถึง 10 KHz. เป็นแรงดัน -2 ถึง -5 V. ออกทางเอาต์พุทของ U3A แล้วกลับเป็นบวก 2 ถึง 5 V. ด้วย U2B ป้อนเข้าวงจรเปรียบเทียบแบบหน้าต่าง (Window Comparator) U3C กับ U3D เพื่อนำไปเปรียบเทียบกับขนาดของแรงดันอ้างอิงของลูปนั้น ซึ่งมาจากเอาต์พุทของทรานซิสเตอร์ Q5 ถ้ามีค่าแรงดันอยู่ในช่วงที่กำหนดไว้ จะทำให้เกิดการแอกคตีฟเป็นสภาวะสูง (High State) ทางขาเอาต์พุท 12 7 ของ U3C และ U3D ตามลำดับมีขนาดแรงดัน 5 V. แล้วผ่านการหน่วงเวลาประมาณ 4 ms. โดย U3N เพื่อให้เกิดความแน่นอนว่า ทางหน่วยการรับส่งข้อมูลต้นทางนั้นติดต่อกับลูปนี้จริง ๆ ผลสุดท้ายจะได้สัญญาณไปทำงานจริง ๆ 2 สัญญาณคือสัญญาณแรกที่เอาต์พุทขา 3 ของวงจรมอนิเตอร์ U4I และสัญญาณที่สองตรงขา 3 ของ U4F จะมีเวลาช้ากว่าสัญญาณแรกประมาณ 10 ms. นำสัญญาณแรกไปเปิดสวิทช์ของวงจรส่งข้อมูลปลายทาง เพื่อให้เกิดการส่งข้อมูลมาจากขบวนการ ไปยังหน่วยการรับส่งข้อมูลต้นทาง ส่วนสัญญาณหลังนั้นจะแอกคตีฟหลังจากสัญญาณแรกเลิกแอกคตีฟแล้ว นำไปเปิดสวิทช์ของวงจรรับข้อมูลปลายทาง เพื่อรับข้อมูลจากหน่วยการรับส่งข้อมูลต้นทาง สัญญาณนี้จะเลิกแอกคตีฟเมื่อทางหน่วยการรับส่งข้อมูลต้นทาง เปลี่ยนไปติดต่อลูปอื่น

3.3.3 วงจรส่งข้อมูลปลายทาง (Final Data Transmitter Circuit)

วงจรส่งข้อมูลปลายทางจะทำหน้าที่นำข้อมูลจากกระบวนการ ซึ่งอยู่ในรูปของกระแส 4 ถึง 20 mA dc. ส่งให้กับหน่วยการรับส่งข้อมูลต้นทาง โดยเปลี่ยนจากรูปของกระแสเป็นแรงดัน แล้วเปลี่ยนจากแรงดันเป็นความถี่ จากนั้นนำไปโมดูเลทกับคลื่นพาห้ความถี่ 250 KHz. ส่งให้วงจรส่วนหน้าปลายทาง เพื่อส่งออกไปบนสายไฟฟ้าต่อไป ดังวงจรรูปที่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.19 สำหรับการทำงานโดยละเอียดของวงจรสามารถอธิบายได้ดังนี้

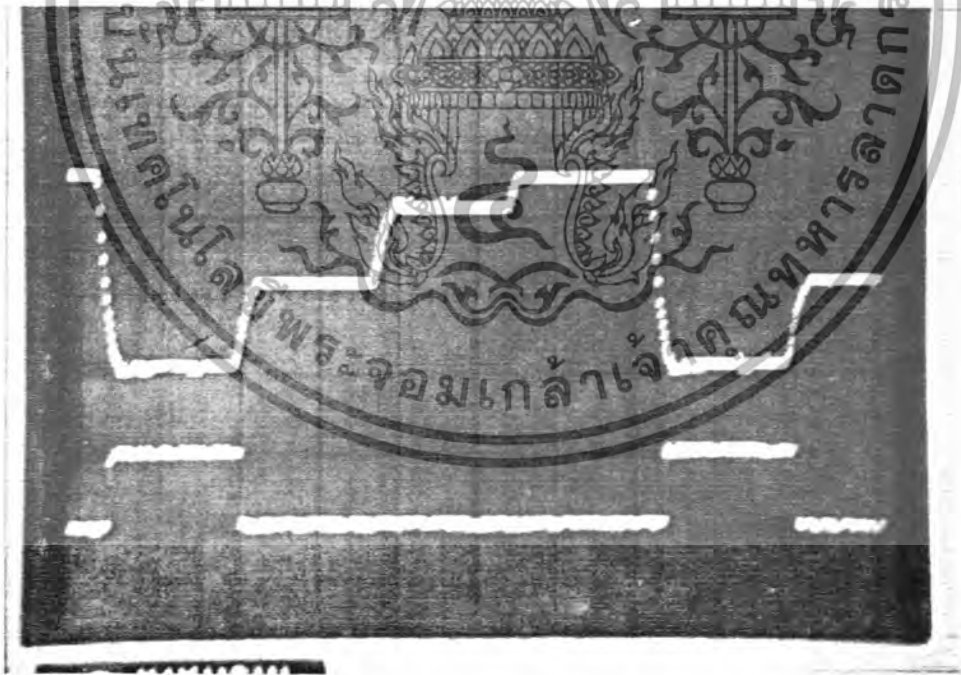
จากรูปที่ 3.19 กระแสอินพุทจากกระบวนการถูกเปลี่ยนเป็นแรงดัน โดยความต้านทาน 250 โอห์ม ทำให้เกิดแรงดันตกคร่อมมีค่า 1 ถึง 5 V. ส่งให้วงจรบัฟเฟอร์ U1A และผ่านสวิทช์ U1B ซึ่งขณะนั้นจะต้องปิดอยู่ หลังจากนั้นแรงดันจะออกจากวงจรบัฟเฟอร์ U1C อีกตัวหนึ่งเข้าสู่วงจรปรับสเปก และ ซีโร ด้วย U1D กับ U1E เปลี่ยนแรงดันจาก 1 ถึง 5 V. เป็น 2 ถึง 5 V. ป้อนให้กับวงจรเปลี่ยนแรงดันเป็นความถี่ในช่วง 4 ถึง 10 KHz. ที่เอาท์พุทขา 6 ของ U2C แล้วป้อนให้กับวงจรโมดูเลท U3A เพื่อโมดูเลทกับคลื่นพาห้ความถี่ 250 KHz. เอาท์พุทหลังการโมดูเลทแล้ว จะส่งให้กับวงจรส่วนหน้าปลายทาง ให้ส่งออกไปบนสายไฟฟ้าต่อไป

3.3.4 วงจรรับข้อมูลปลายทาง (Final Data Receiver Circuit)

วงจรรับข้อมูลปลายทางจะทำหน้าที่รับเอาสัญญาณข้อมูลที่ถูก โมดูเลทกับคลื่นพาห้ความถี่ 400 KHz. มาทำการดีโมดูเลทให้เป็นความถี่ของสัญญาณข้อมูล จากนั้นจึงค่อยเปลี่ยนเป็นแรงดัน และสุดท้ายจึงเปลี่ยนให้เป็นสัญญาณกระแส 4 ถึง 20 mAdc. ออกไปควบคุมอุปกรณ์สุดท้ายต่อไป ดังวงจรรูปที่ 3.20

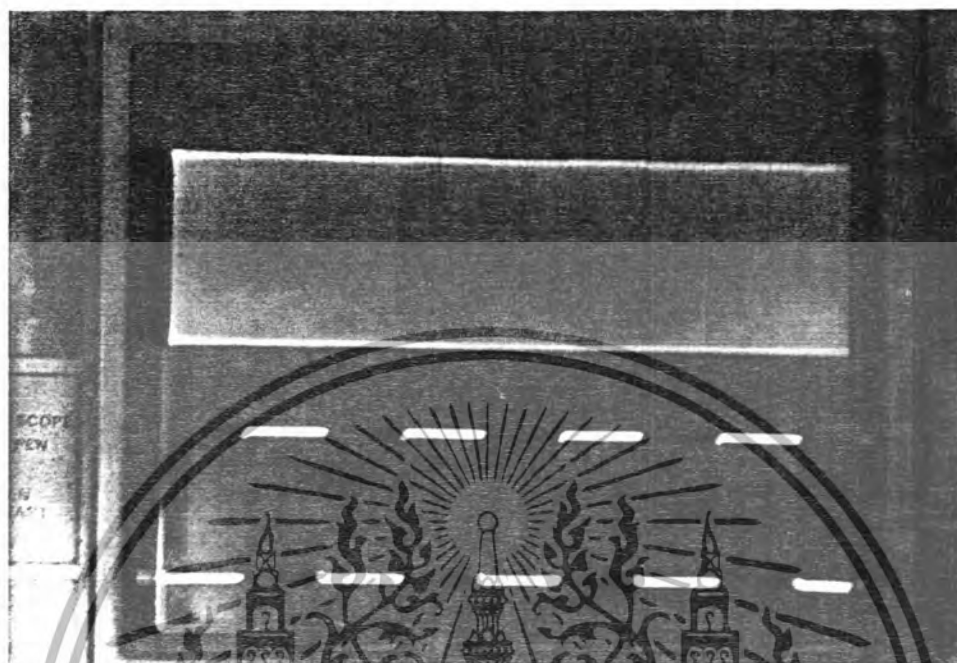
รายละเอียดและการทำงานของวงจรรูปที่ 3.20 จะเหมือนกับวงจรรับข้อมูลต้นทาง ยกเว้นแต่เรื่องของความถี่คลื่นพาหะที่ใช้ในการตีโมดูลเลท ระดับแรงดันเอาต์พุตจากการเปลี่ยนความถี่เป็นแรงดัน และวงจรเปลี่ยนแรงดันเป็นกระแส เพราะฉะนั้นในส่วนต้นของวงจร ถึงวงจรเปลี่ยนความถี่เป็นแรงดันนั้น สามารถศึกษาจากวงจรรับข้อมูลต้นทาง ซึ่งกล่าวไว้แล้ว ส่วนรายละเอียดของวงจรส่วนหลังมีลักษณะการทำงานดังนี้

จากรูปที่ 3.20 เมื่อได้สัญญาณข้อมูลที่เปลี่ยนจากความถี่เป็นแรงดันขนาด -2 ถึง -5 V. ตรงขา 1 ของ U3A ซึ่งรับแรงดันมาจากขา 1 ของ U2F แล้วป้อนเข้าวงจรสแนป และ ซีโร ของ U3B กับ U3C เพื่อเปลี่ยนเป็นแรงดัน -1 ถึง -5 V. จากนั้นนำไปกลับเฟส และลดขนาดของสัญญาณลงเป็น 0.2 ถึง 1 V. โดย U3D แล้วจึงเข้าสู่วงจรสุมตัวอย่างแบบคงค่าข้อมูล U3F เพื่อคงค่าข้อมูลไว้ตามสัญญาณควบคุมที่ต้องการ จากขา 5 ของ U3F แล้วนำเอาท์พุทของ U3F ไปเปลี่ยนเป็นกระแส 4 ถึง 20 mA dc. โดยวงจรเปลี่ยนแรงดันเป็นกระแส U3G ซึ่งเป็นวงจรแบบกราวด์ลอย (Floating Ground) ส่งต่อออกไปควบคุมอุปกรณ์สวิตช์ต่อไป

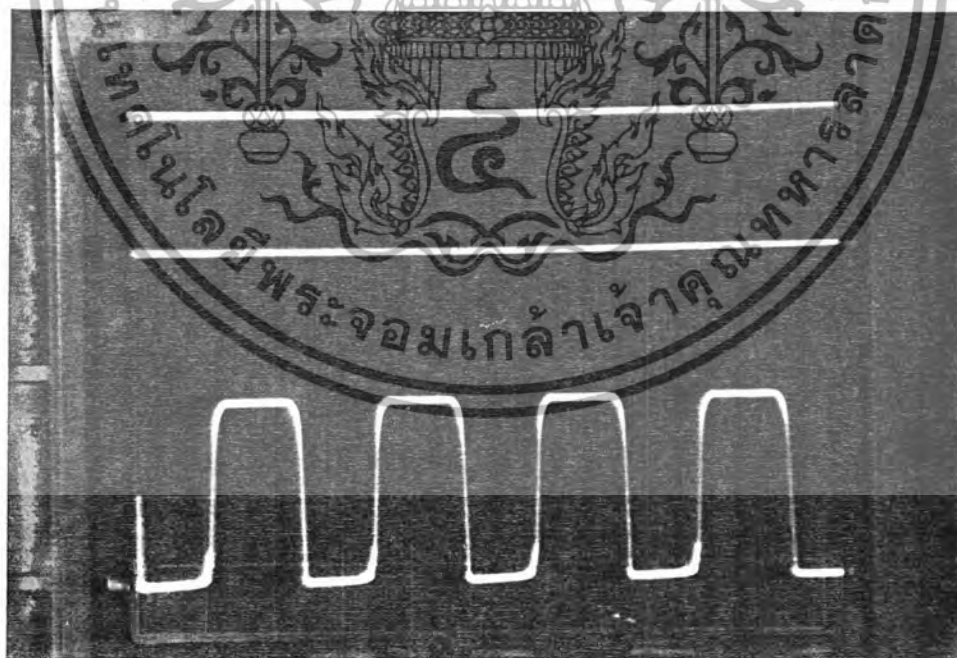


รูปที่ 3.21 แสดงสัญญาณสแกนลูปและสัญญาณที่เลือกให้ลูป 1 ทำงาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

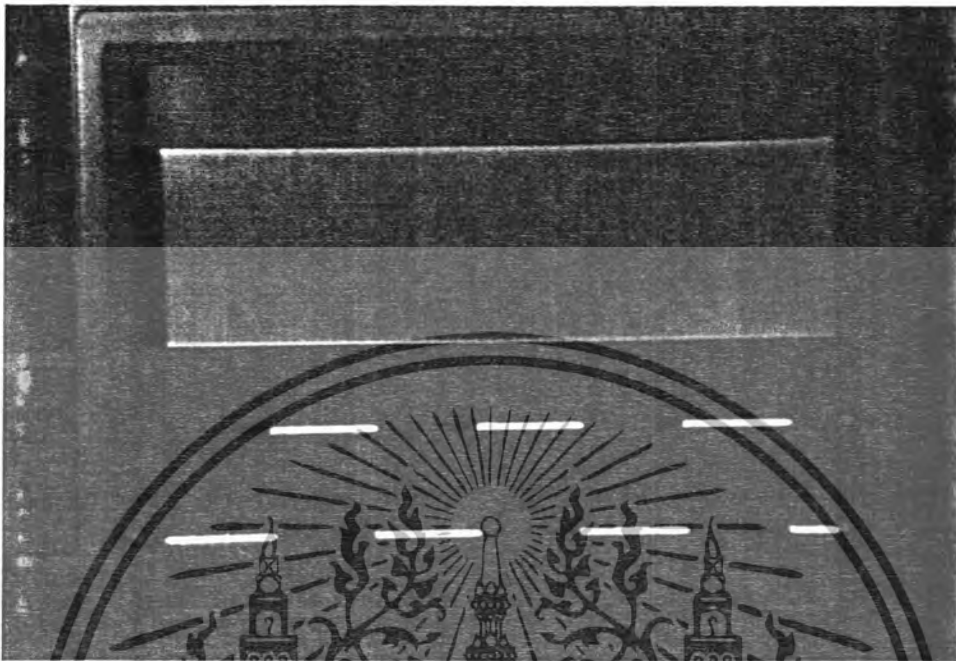


รูปที่ 3.22 แสดงสัญญาณของข้อมูลไบนารีที่มีความถี่ 400 KHz. และสัญญาณข้อมูลก่อนโมเด็ม จากวงจรส่งข้อมูลต้นทาง รูปที่ 3.15

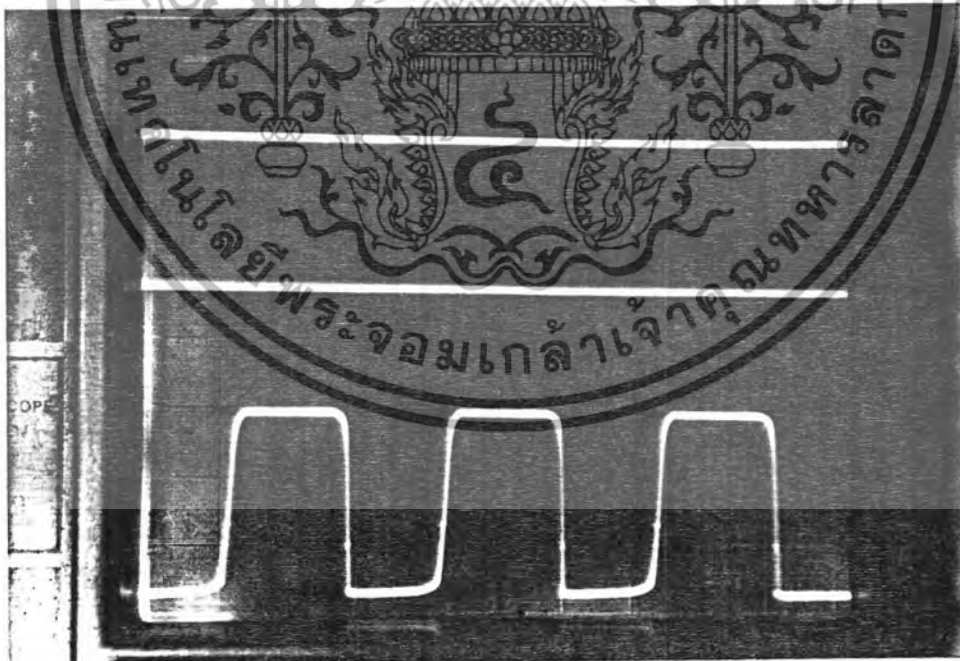


รูปที่ 3.23 แสดงสัญญาณก่อนเข้าภาคดีโมเด็ม ความถี่ 400 KHz. และสัญญาณข้อมูลดีโมเด็ม ความถี่ขาออกแล้ว จากวงจรรับข้อมูลปลายทาง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.24 แสดงสัญญาณของข้อมูลที่ไม่ต่อเนื่องที่ความถี่ 250 KHz. และสัญญาณข้อมูลก่อนไม่ต่อเนื่อง จากวงจรส่งข้อมูลปลายทาง รูปที่ 3.19



รูปที่ 3.25 แสดงสัญญาณก่อนเข้าภาคตีโมดูลความถี่ 250 KHz. และสัญญาณข้อมูลที่ไม่ต่อเนื่องที่ความถี่ออกแล้ว จากวงจรรับข้อมูลต้นทาง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 3.21 แสดงสัญญาณสแกนรูปตรงขา 7 ของ U3B จากวงจรเลือกรูปปลายทาง รูปที่ 3.18 และสัญญาณเลือกให้รูปที่ 1 ทำงาน ตรงขา 12 ของ U3C เพื่อส่งไปให้ U4I ทำการจัดเวลาในการรับส่งข้อมูลต่อไป

จากรูปที่ 3.22 แสดงสัญญาณข้อมูลที่โมดูลกับความถี่พาห์ 400 KHz. ตรงขา 2 ของ U3A จากวงจรส่งข้อมูลต้นทางรูปที่ 3.15 และสัญญาณข้อมูลตรงขา 6 ของ U2C เพื่อส่ง ไปให้วงจรส่งข้อมูลต้นทางต่อไป

จากรูปที่ 3.23 แสดงสัญญาณก่อนเข้าภาคดีโมดูลความถี่พาห์ 400 KHz. ตรงขา 1 ของ U1C จากวงจรรับข้อมูลปลายทางรูปที่ 3.20 และสัญญาณหลังจากดีโมดูลความถี่พาห์ออกแล้ว ตรงขา 8 ของ U2C ซึ่งเป็นสัญญาณข้อมูลที่จะควบคุมกระบวนการต่อไป

จากรูปที่ 3.24 แสดงสัญญาณข้อมูลที่โมดูลกับความถี่พาห์ 250 KHz. ตรงขา 2 ของ U3A จากวงจรส่งข้อมูลปลายทางรูปที่ 3.19 และสัญญาณข้อมูลตรงขา 6 ของ U2C เพื่อส่ง ไปให้วงจรส่งข้อมูลปลายทางต่อไป

จากรูปที่ 3.25 แสดงสัญญาณก่อนเข้าภาคดีโมดูลความถี่พาห์ 250 KHz. ตรงขา C ของ Q3 จากวงจรรับข้อมูลต้นทางรูปที่ 3.14 และสัญญาณหลังจากดีโมดูลความถี่พาห์ออกแล้ว ตรงขา 7 ของ U2C ซึ่งเป็นสัญญาณข้อมูลที่วัดจากกระบวนการเพื่อส่ง ไปประมวลผลการต่อไป

บทที่ 4

โปรแกรมควบคุมและฝังการทำงาน

โปรแกรมควบคุมการทำงานของเครื่องควบคุม เป็นส่วนสำคัญอีกส่วนหนึ่งของวิทยานิพนธ์ฉบับนี้ เพราะว่าวงจรฮาร์ดแวร์ (Hardware) ตามที่ได้กล่าวมาแล้วข้างต้นจะไม่สามารถทำงานได้ถ้าไม่มีโปรแกรมควบคุมการทำงาน โปรแกรมควบคุมการทำงานของเครื่องควบคุม สามารถแบ่งตามหน้าที่การควบคุมได้ 2 ส่วน ดังนี้

1. โปรแกรมควบคุมหน่วยควบคุม
2. โปรแกรมควบคุมส่วนจัดการรับส่งข้อมูล

4.1 โปรแกรมควบคุมหน่วยควบคุม

เนื่องจากหน่วยควบคุมที่ออกแบบเป็นหน่วยควบคุมแบบ PID ซึ่งโปรแกรมควบคุมที่ใช้ในการประมวลผล มีการคำนวณทางคณิตศาสตร์เป็นส่วนใหญ่ จึงเลือกภาษาของโปรแกรมที่ใช้เป็นภาษาแอสเซมบลี (Assembly) เพื่อให้ใช้เวลาในการประมวลผลมีค่าน้อยที่สุด จะเห็นได้ว่าหน่วยควบคุมที่ใช้นี้ใช้เครื่องซิงเกิลบอร์ด MPF-1F มาทำการประมวลผล จึงได้วางแผนในการจัดแบ่งพื้นที่ใช้งานในหน่วยความจำของ เครื่องซิงเกิลบอร์ด MPF-1P ให้สามารถใช้โปรแกรมควบคุมทำงานร่วมกับเครื่องซิงเกิลบอร์ด ดังรูปที่ 4.1

0000	โปรแกรมจัดการของเครื่อง MPF-1P
1FFF	โปรแกรมจัดการของเครื่องควบคุมที่ได้สร้างขึ้นมา
3FFF	
F000	พื้นที่สำหรับเก็บข้อมูลชั่วคราวขนาด 2 กิโลไบต์
F7FF	พื้นที่สำหรับเก็บข้อมูลชั่วคราวขนาด 2 กิโลไบต์
FFFF	

รูปที่ 4.1 แสดงการแบ่งพื้นที่ใช้งานของหน่วยความจำของเครื่อง MPF-1P

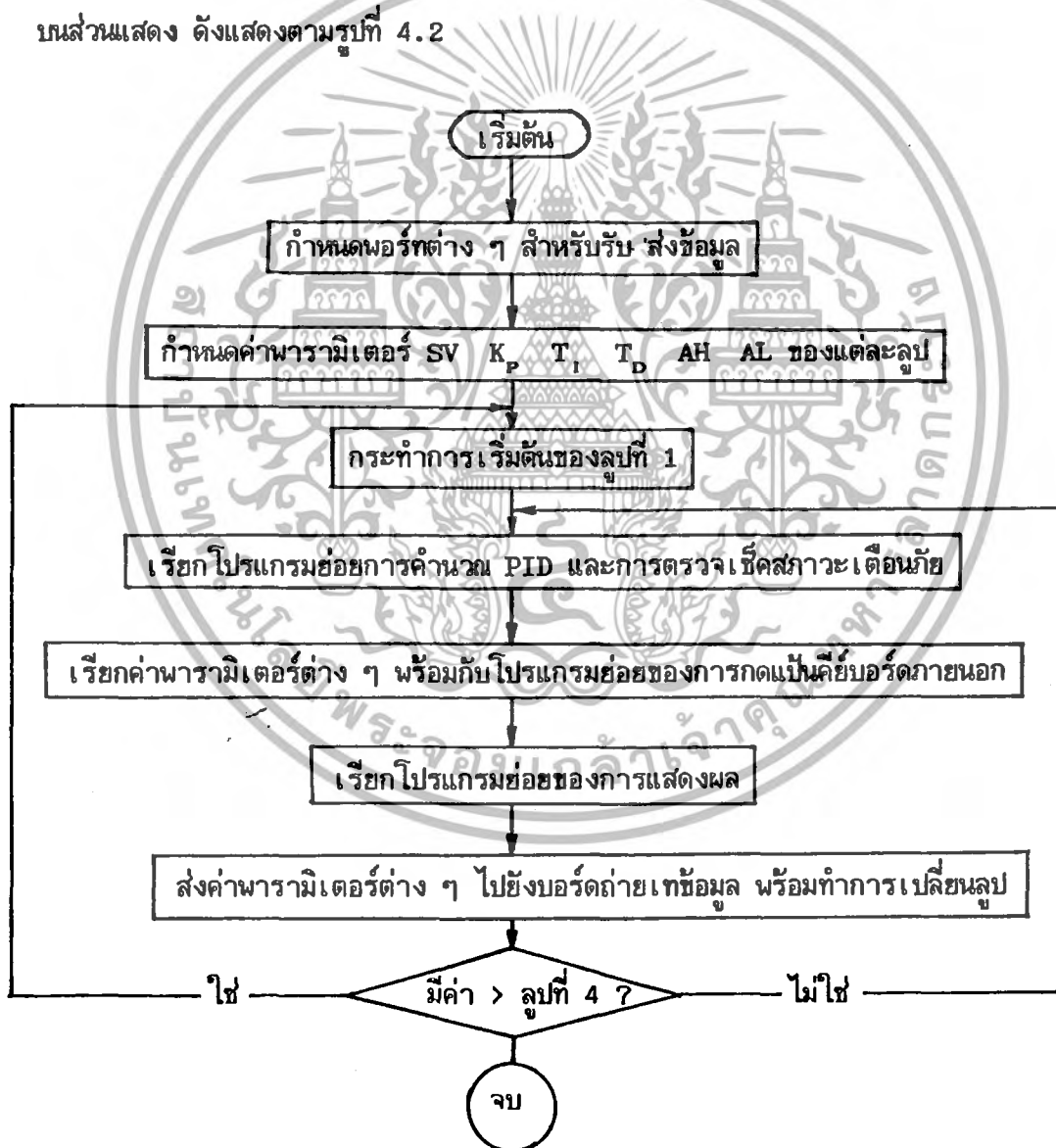
จากรูปที่ 4.1 นั้นตรงตำแหน่ง 2000-3FFF เป็นตำแหน่งของโปรแกรมควบคุมการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ทำงานของเครื่องควบคุมที่ได้ออกแบบขึ้นมา โดยแบ่งการเขียนโปรแกรมออกเป็นส่วยย่อยได้ 2 โปรแกรม คือ

1. โปรแกรมจัดการช่วงเริ่มแรกพร้อมการคำนวณ PID
 2. โปรแกรมจัดการการเปลี่ยนแปลงค่าพารามิเตอร์พร้อมการแสดงผล
- 4.1.1 โปรแกรมจัดการช่วงเริ่มแรกพร้อมการคำนวณ PID

เป็นโปรแกรมที่คอยจัดการนำเอาค่าพารามิเตอร์ต่าง ๆ ที่ได้กำหนดไว้ในตอนแรก มาทำการคำนวณตามฟังก์ชันคณิตศาสตร์ PID แล้วส่งผลที่ไปยังพอร์ท พร้อมกับทำการแสดงผลบนส่วนแสดง ดังแสดงตามรูปที่ 4.2



รูปที่ 4.2 แสดงโฟลว์ชาร์ทของโปรแกรมจัดการเริ่มแรกและคำนวณ PID

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 4.2 เป็นการจัดการของโปรแกรมจัดการเริ่มแรกและคำนวณ PID ช่วงการทำงานเริ่มแรก จะต้องทำการจัดการกับพอร์ตต่าง ๆ โดยสังเกต จากรูปที่ 3.3 ซึ่ง U1 U2 U3 และ U7 เป็นพอร์ต สำหรับในการจัดการเริ่มแรกของโปรแกรมนี้ โดยกำหนดให้ตามตารางรูปที่ 4.3

ตำแหน่งการเลือกพอร์ต	การทำงานของ	มีหน้าที่
20H	พอร์ต A U1	รับค่า PV1
21H	พอร์ต B U1	ส่งค่า MV1
22H	พอร์ต C U1	รับค่า PV2
24H	พอร์ต A U2	ส่งค่า MV2
25H	พอร์ต B U2	รับค่า PV3
26H	พอร์ต B U2	ส่งค่า MV3
28H	พอร์ต A U3	รับค่า PV4
29H	พอร์ต B U3	ส่งค่า MV4
2AH	พอร์ต C U3	ส่งรหัสเลือกกลุ่ม
2CH	พอร์ต A U7	รับค่าการเปลี่ยนแปลง จากคีย์บอร์ดภายนอก
2DH	พอร์ต B U7	รับค่าการเพิ่มหรือลด ค่าของพารามิเตอร์
2EH	พอร์ต C U7	รับค่าการเพิ่มหรือลด ค่าของพารามิเตอร์

รูปที่ 4.3 แสดงตารางการติดต่อกับพอร์ตต่าง ๆ

เมื่อกำหนดตำแหน่งต่าง ๆ ของพอร์ตในการรับส่งข้อมูล แล้วก็มีกำหนัดค่าพารามิเตอร์ต่าง ๆ คือ

- SV = ค่าเป้าหมาย (Set Point Value)
- K_p = ค่าเกณฑ์การขยาย (Proportional Gain Value)
- T_i = ค่าเวลารีเซ็ต (Reset Time Value)
- T_D = ค่าอัตราเวลา (Rate Time Value)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

AH = ค่าเตือนภัยช่วงสูง (Alarm High Value)

AL = ค่าเตือนภัยช่วงต่ำ (Alarm Low Value)

ของแต่ละลูป โดยการเก็บค่าในหน่วยความจำแบบชั่วคราว แบบ 2 หน้า (Page) คือ Page 1 และ Page 2 สำหรับ Page 1 จะเป็นการเก็บค่าลูปของแต่ละลูป โดยใช้จำนวนของหน่วยความจำ ขนาด 40 ไบต์ (Byte) เพราะ 2 ไบต์ ต่อ 1 ตัวอักษร ซึ่งต้องการเก็บค่าต่าง ๆ ของแต่ละลูป ขนาด 20 ตัวอักษร โดยเริ่มตำแหน่งการเก็บตัวอักษรจาก FC80H ถึง FCA7H ดังรูปที่ 4.4



รูปที่ 4.4 แสดงตำแหน่งการเก็บค่าต่าง ๆ ของลูปที่ 1 ที่เปลี่ยนแปลงได้ จากรูปที่ 4.4 จะเป็นการเก็บค่าต่าง ๆ ของลูปที่ 1 โดยกำหนดดังนี้

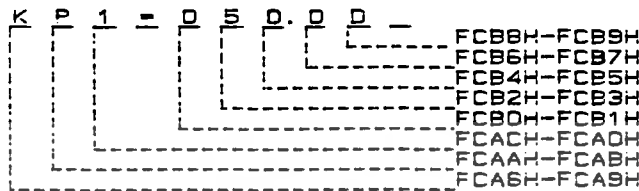
L1 = ค่าของลูปที่ 1

S100.0% = ค่าเป้าหมายของลูปที่ 1 ซึ่งสามารถตั้งได้จาก 0.0 ถึง 100.0 %

P100.0% = ค่าการเปลี่ยนแปลงจากกระบวนการ ลูปที่ 1 ซึ่งสามารถรับการเปลี่ยนแปลงจาก 0.0 ถึง 100.0 %

M100.0% = ค่าการเปลี่ยนแปลงของสัญญาณควบคุม ของลูปที่ 1 ซึ่งสามารถส่งการเปลี่ยนแปลงจาก 0.0 ถึง 100.0 %

ส่วน Page 2 ใช้เก็บค่าพารามิเตอร์ต่าง ๆ คือ K_p , T_i , T_d , AH, AL โดยแต่ละค่าใช้จำนวนของหน่วยความจำขนาด 20 ไบต์ เพราะต้องการเก็บเพียง 10 ตัวอักษร และเริ่มตำแหน่งการเก็บตั้งแต่ FCA8H ถึง FCBBH ดังตัวอย่างรูปที่ 4.5



รูปที่ 4.5 แสดงตำแหน่งการเก็บค่าพารามิเตอร์ K_p ของลูบที่ 1

ต่อไปก็เป็นโปรแกรมส่วนเริ่มการกระทำของลูบที่ 1 โดยนำค่าพารามิเตอร์ต่าง ๆ ของลูบที่ 1 มาทำการประมวลผล โดยเรียกโปรแกรมย่อยการคำนวณฟังก์ชันคณิตศาสตร์ PID และตรวจเช็คสถานะการเตือนภัย แล้วนำค่าที่คำนวณได้ไปเก็บในตำแหน่ง FCOOH ถึง FC67H เมื่อคอยการรับค่าไปควบคุมกระบวนการต่อไป เมื่อคำนวณเรียบร้อยแล้วอาจจะมีการเปลี่ยนแปลงหรือแก้ไข โดยเรียกค่าพารามิเตอร์ต่าง ๆ ตามต้องการ มาทำการแก้ไข พร้อมกับเรียกโปรแกรมย่อยของการรับการเปลี่ยนแปลงจากแป้นคีย์บอร์ดภายนอก ต่อไปก็เรียกโปรแกรมย่อยของการแสดงผล เพื่อแสดงค่าพารามิเตอร์ต่าง ๆ แล้วก็เปลี่ยนไปเป็นลูบที่ 2 แบบเพิ่มทีละ 1 ชั้น จากนี้ทำการตรวจเช็คว่ามีค่าลูบมากกว่าลูบที่ 4 หรือไม่ ถ้ายังก็ให้ไปที่จุดการเรียกโปรแกรมย่อย การคำนวณฟังก์ชันคณิตศาสตร์ PID แต่ถ้ามากกว่าก็ให้กลับไปเริ่มต้นที่ลูบ 1 ใหม่ การกระทำดังกล่าวจะวนไปเรื่อย ๆ ดังที่กล่าวมาข้างต้น

ก่อนที่จะกล่าวการทำงานของโปรแกรมอื่น ๆ นั้นจะขอกลับมากล่าวการทำงานของโปรแกรมย่อยการคำนวณฟังก์ชันคณิตศาสตร์ PID และการตรวจเช็คสถานะการเตือนภัย เพราะว่ามีควมสำคัญมากของวิทยานิพนธ์ฉบับนี้ จากสมการ (2-8) ซึ่งเป็นสมการของการคำนวณฟังก์ชันคณิตศาสตร์ PID เนื่องจากจะต้องนำมาเขียนเป็นโปรแกรมการคำนวณให้ได้ตามสมการ (2-8) จึงต้องนำมาเขียนใหม่ เพื่อให้ง่ายต่อการเขียนโปรแกรมดังกล่าวนี้

$$DCPID = (K_p DE) + (K_p K_i D_T \text{SUM}) + (K_p K_D DDE)/D_T \quad (4-1)$$

เมื่อ

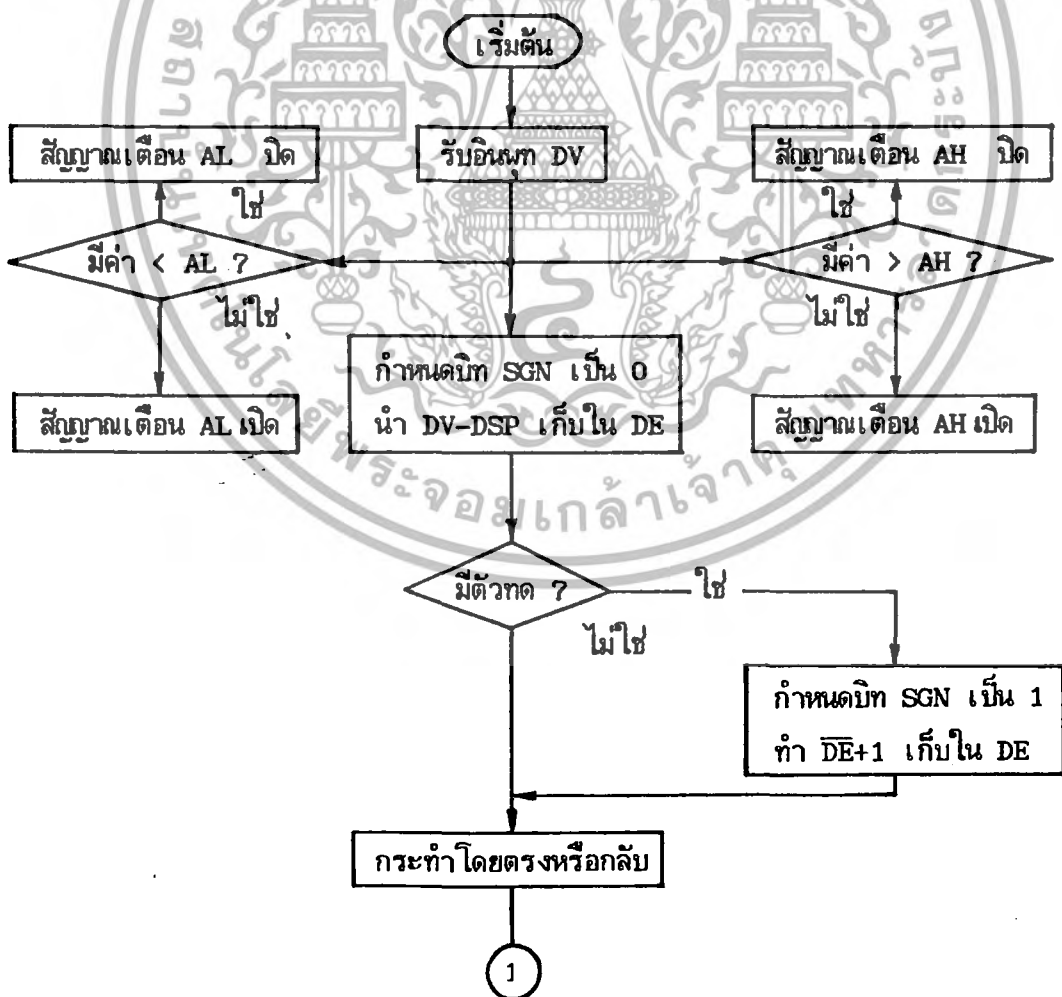
DCPID = ค่าการเปลี่ยนแปลงสัญญาณเอาต์พุต

K_p = ค่า Proportional Gain

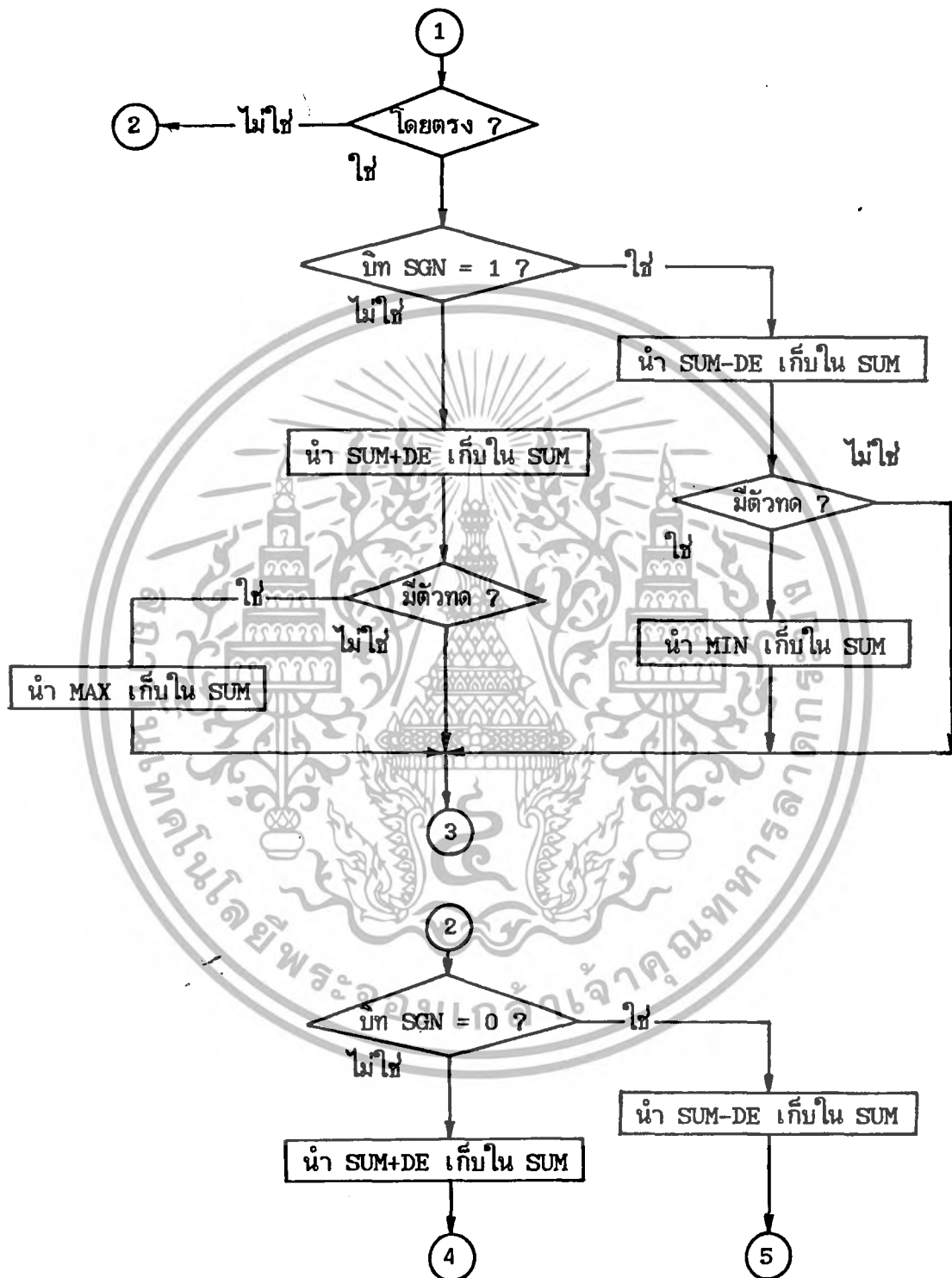
K_i = ค่า Integral Gain

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

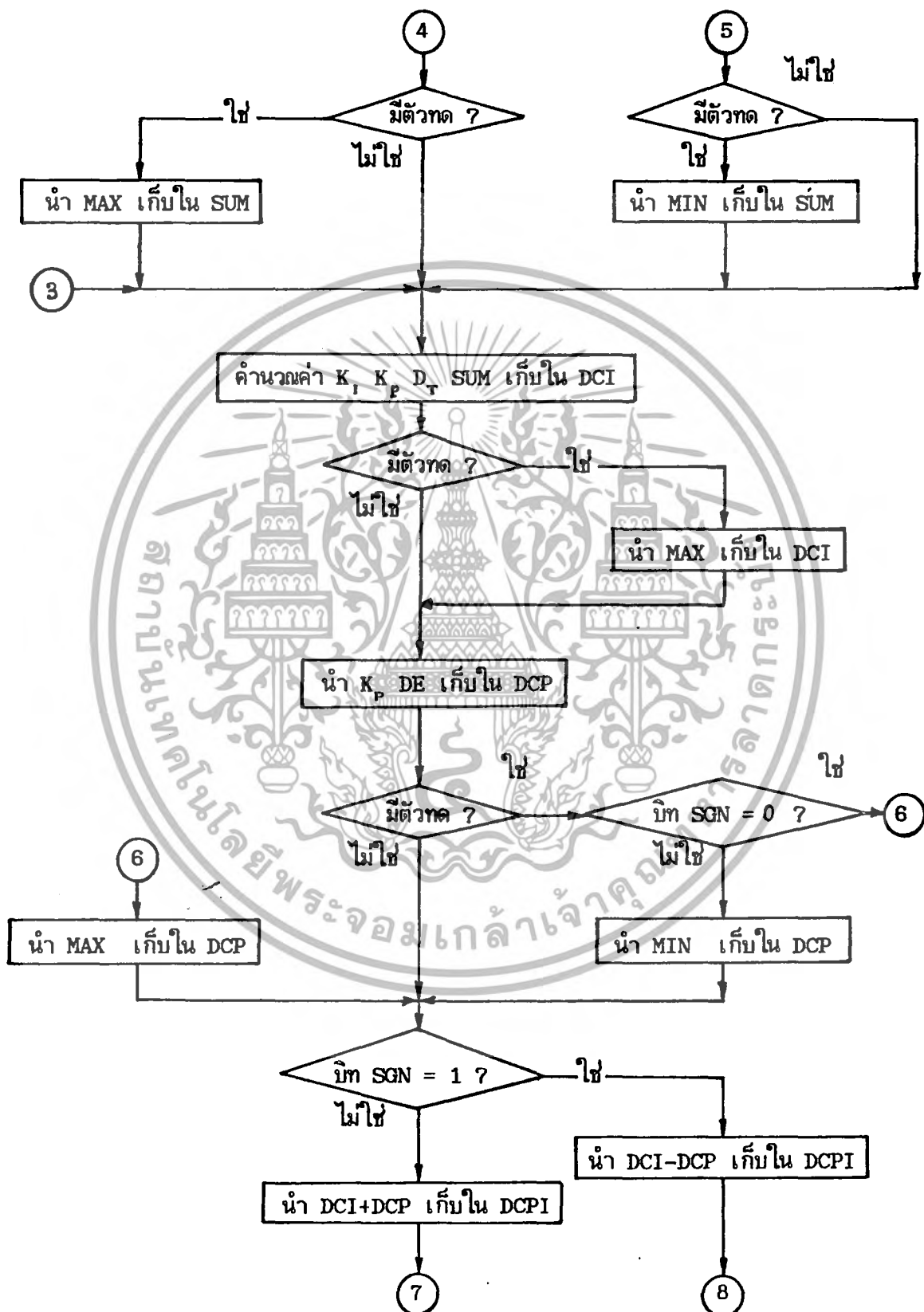
- D_T = ค่าเวลาการลุ่มที่ใช้ในการคำนวณ
 - SUM = ผลรวมของค่าความคลาดเคลื่อน
 - K_D = ค่า Derivative Gain
 - DDE = ค่าการเปลี่ยนแปลงของความคลาดเคลื่อน จากการลุ่มค่าสุดท้ายนำมาคำนวณกับค่าที่ผ่านมาแล้ว ($DV - DVO$)
 - DE = ค่าการเปลี่ยนแปลงของความคลาดเคลื่อน
= $DV - DSP$
 - DV = ค่าการเปลี่ยนแปลงปัจจุบันของกระบวนการ
 - DVO = ค่าการเปลี่ยนแปลงที่ผ่านมาของกระบวนการ
 - DSP = ค่าเป้าหมาย
- สามารถนำสมการ (4-1) มาเขียนโปรแกรมตามไฟล์ชาร์ทรูปที่ 4.6



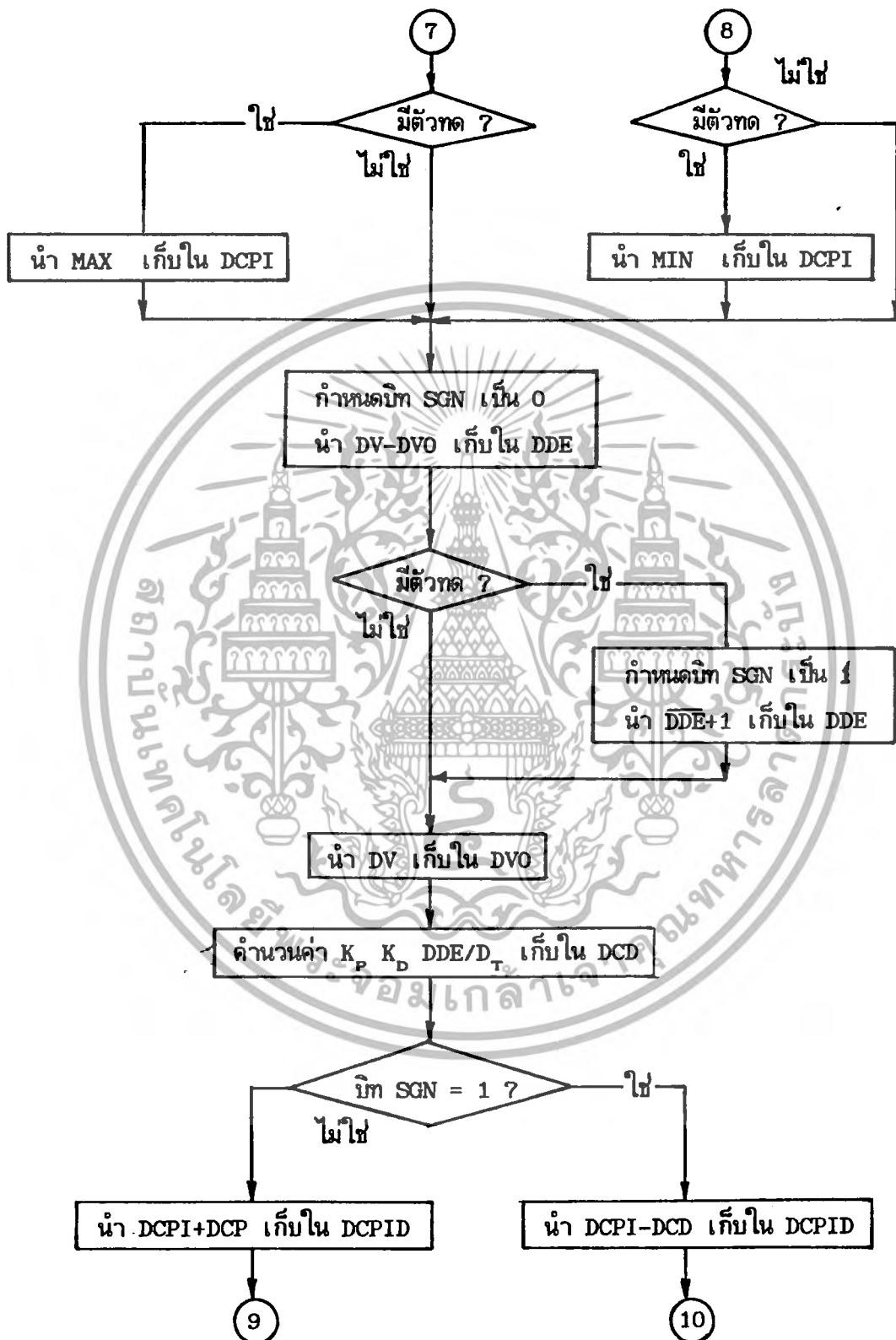
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



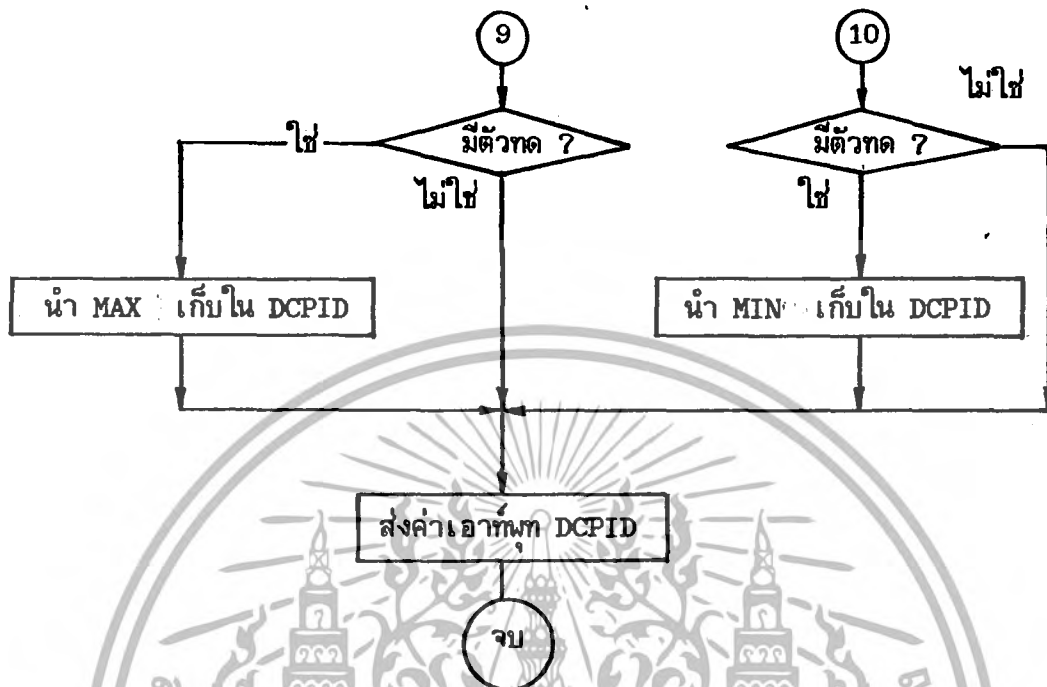
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.6 โฟลว์ชาร์ตแสดงการสร้างโปรแกรม PID และการตรวจเช็คสถานะการเตือนภัย

จากรูปที่ 4.6 เป็นโฟลว์ชาร์ตแสดงการสร้างโปรแกรม PID และการตรวจเช็คสถานะการเตือนภัย โดยมีหลักการเขียนคือเริ่มแรกจะนำค่า DV ไปตรวจเช็คว่ามีค่ามากหรือน้อยกว่าค่าการเตือนภัยสูงหรือต่ำ เมื่อเปรียบเทียบเรียบร้อยแล้วจะได้สัญญาณเตือนภัยที่จะไปเปิดหรือปิด ในขณะที่เดียวกันนั้นจะนำค่า DV ไปลบกับค่า DSP แล้วนำค่าที่ได้ไปเก็บในค่า DE แล้วนำค่า DE ไปลบหรือบวกกับค่า SUM เพื่อจะเก็บไว้ใน SUM อีกครั้ง เมื่อได้ค่า SUM นำไปคำนวณตามสมการ K_p , K_D , D_T SUM ได้ผลลัพธ์ไปเก็บใน DCI จากนั้นนำค่า DCP โดยคำนวณจาก K_p , DE แล้วนำค่า DCI ไปลบหรือบวกกับค่า DCP ได้ผลลัพธ์เป็น DCPI หลังจากนั้นนำค่า DV ไปเป็นค่า DVO ต่อไปก็คำนวณค่า K_p , K_D , DDE/D_T ผลลัพธ์ไปเก็บใน DCD แล้วนำ DCD ไปบวกหรือลบกับค่า DCPI ผลลัพธ์ที่ได้ไปเก็บใน DCPID ซึ่งเป็นค่าเอาท์พุทในการควบคุมขบวนการ

ในการคำนวณนั้นจะมีค่า MIN และ MAX ซึ่งเป็นค่าต่ำสุดและสูงสุดนั้นจะกำหนดให้

$$\text{MIN} = 0000\text{H}$$

$$\text{MAX} = \text{FFFFH}$$

จะเห็นว่าค่าพารามิเตอร์ K_p และ K_D นั้นอยู่ในรูปของเกกต์ แต่เนื่องจากเครื่องควบคุมโดยทั่วไป จะใช้ในรูปแบบของเวลา ดังนั้นเวลาเขียนโปรแกรมจึงใช้ T_p และ T_D

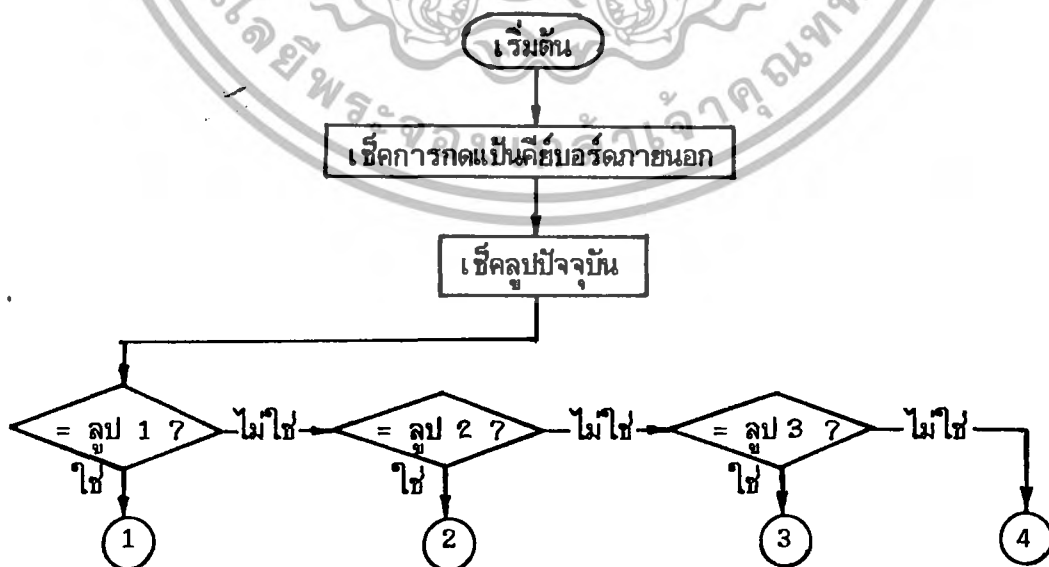
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยกำหนดให้อยู่ในรูปของเวลา

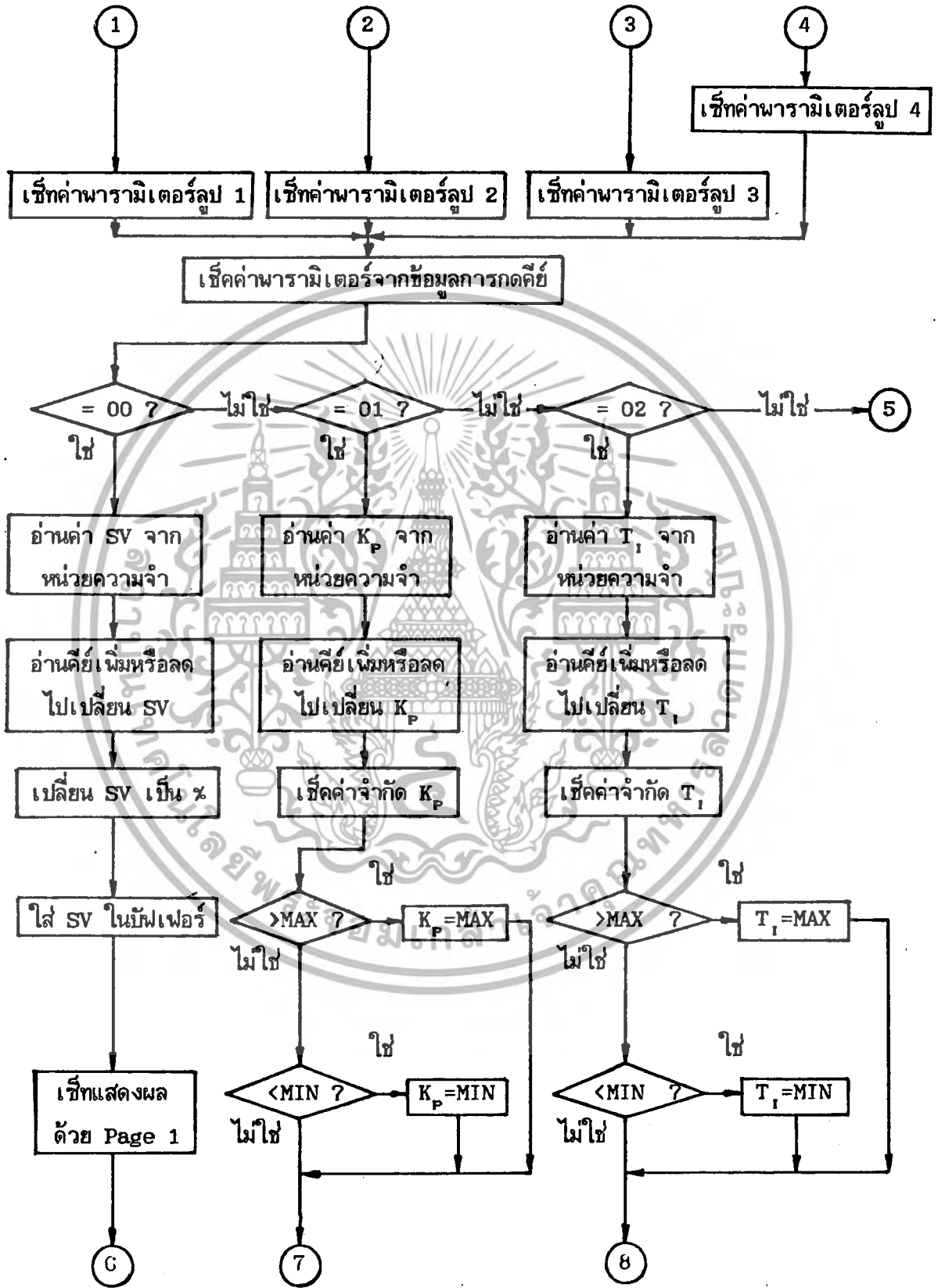
4.1.2 โปรแกรมจัดการเปลี่ยนแปลงค่าพารามิเตอร์พร้อมการแสดงผล

โปรแกรมนี้จะจัดการเกี่ยวกับการเปลี่ยนแปลงแก้ไขค่าพารามิเตอร์ต่าง ๆ เช่นค่า SV K_p T_T T_D AH และ AL โดยเริ่มแรกจะมีการตรวจเช็คว่ามีกรกดแป้นคีย์บอร์ดภายนอกหรือไม่ แล้วไปตรวจเช็คค่าลูปัจจุบันเป็นลูอะไร จากนั้นก็ตรวจเช็คที่ต้องการเปลี่ยนค่าพารามิเตอร์จากลูใดลูหนึ่งใน 4 ลู ต่อจากนั้นก็ไปตรวจเช็คที่ต้องการเปลี่ยนพารามิเตอร์ใด เช่นถ้าต้องการเปลี่ยนค่า SV ก็เรียก SV จากหน่วยความจำมาทำการเปลี่ยนแปลงซึ่งจะมีเพิ่มหรือลดก็ได้ แล้วนำมาทำเป็นเปอร์เซ็นต์ เพื่อไปเก็บในบัฟเฟอร์แสดงผล จากนั้นนำไปกระทำตาม Page 1 เพื่อแสดงผลออกมาทางหน้าปัทม์ ส่วนค่า K_p T_T และ T_D จะทำการเปลี่ยนแปลงจากแป้นคีย์บอร์ดภายนอกด้วย แต่จะมีการตรวจเช็คว่ามีค่าสูงหรือต่ำกว่าค่าที่กำหนดก่อน แล้วจึงค่อยเก็บค่าใหม่ไว้ในบัฟเฟอร์ พร้อมกับนำไปแสดงผลยังหน้าปัทม์ต่อไป และค่า AH กับ AL นั้นจะเป็นการเปลี่ยนแปลงไปในรูปของเปอร์เซ็นต์ แล้วตรวจเช็คว่าเป็นจากค่าที่กำหนดหรือไม่ จากนั้นนำค่าใหม่ที่ได้ไปใส่ในบัฟเฟอร์แสดงผล เพื่อจะนำไปแสดงต่อไป ตามไฟล์ชาร์ทรูปที่ 4.7

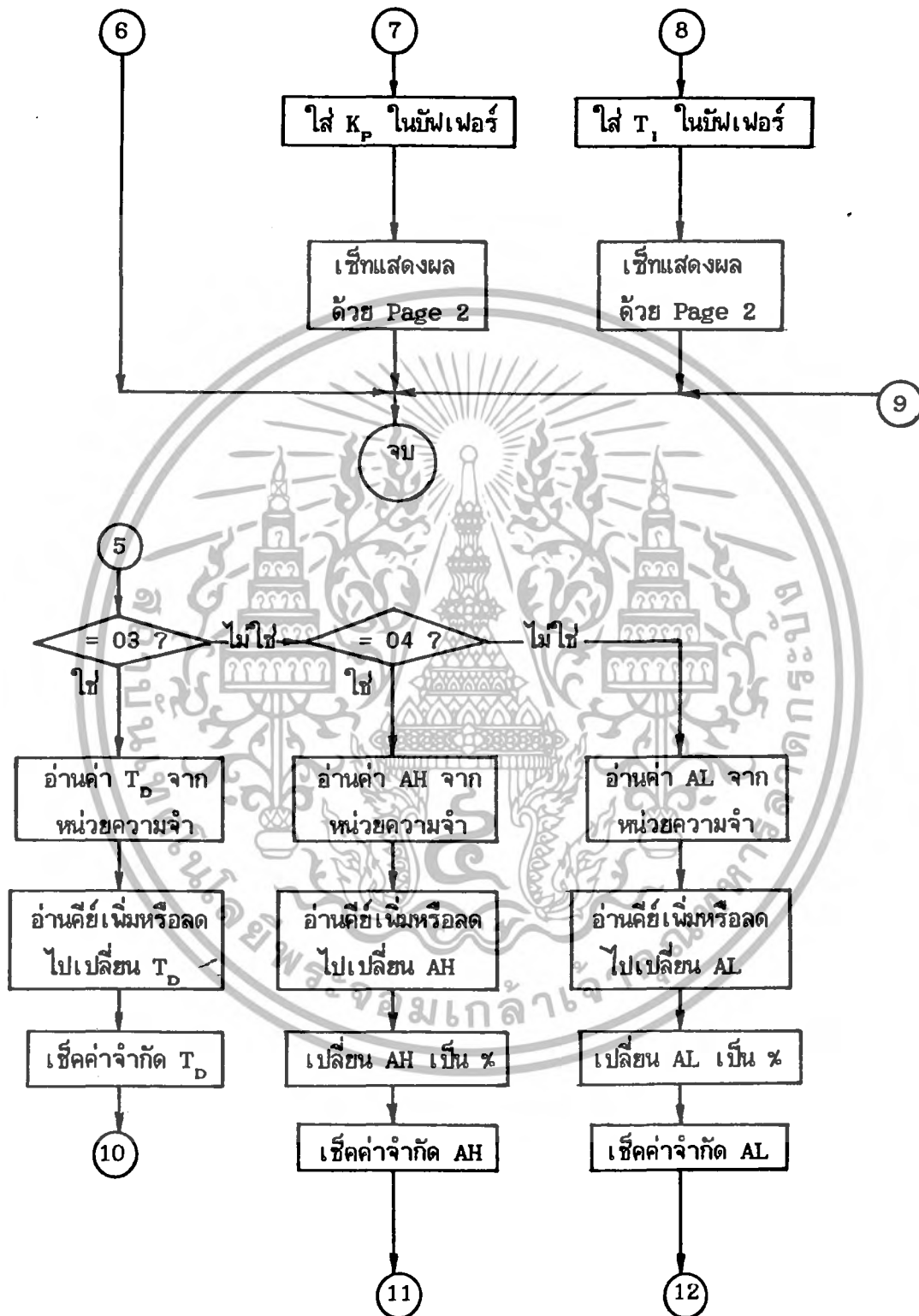
การเก็บข้อมูลในหน่วยความจำนั้น ถ้าค่าพารามิเตอร์เป็นแบบเปอร์เซ็นต์ จะต้องใช้หน่วยความจำขนาด 2 ไบท์ โดยไบท์แรกเป็นค่าจำนวนเต็ม ส่วนไบท์ที่ 2 จะเป็นค่าจุดศรนิยม ส่วนค่า T_T T_D และ K_p จะใช้หน่วยความจำในการเก็บค่าเพียง 1 ไบท์ ในแต่ละค่าเท่านั้น



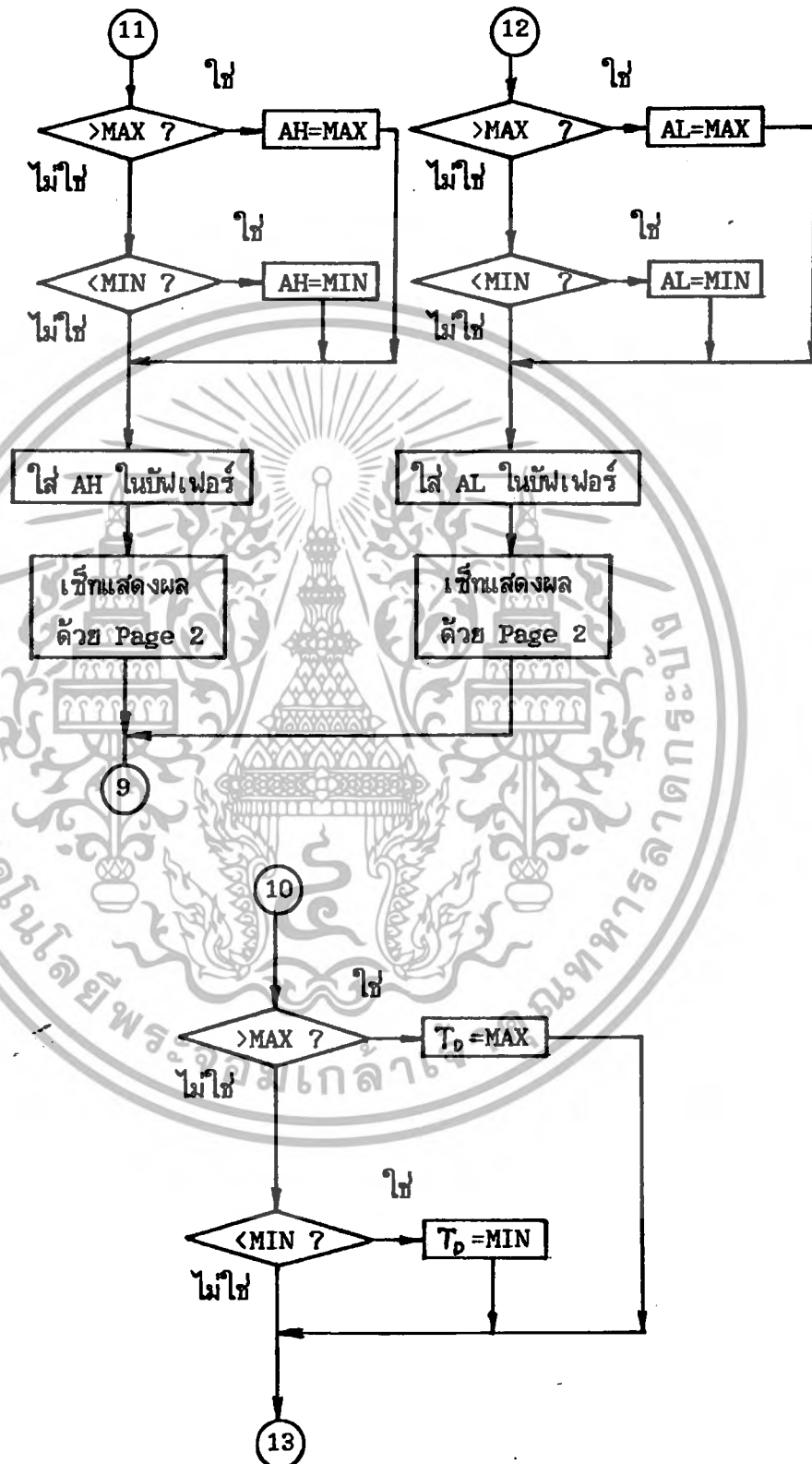
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



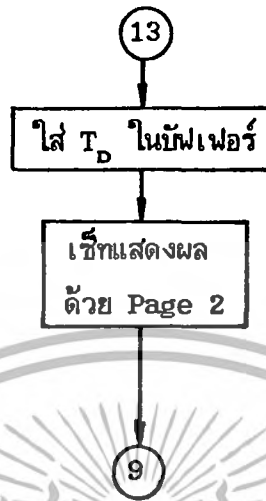
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

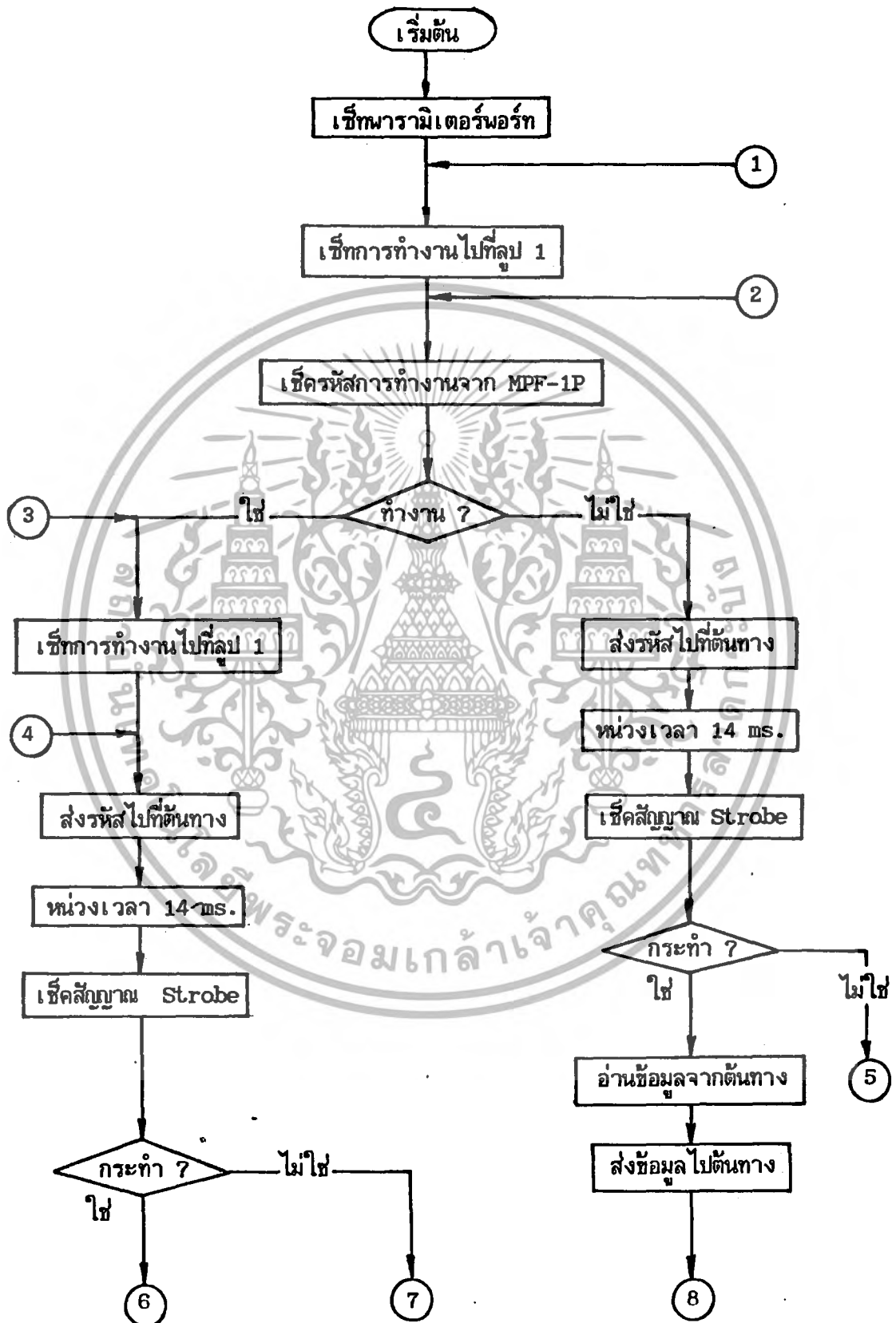


รูปที่ 4.7 แสดงไฟล์ชาร์ตโปรแกรมย่อยการเช็คคีย์เปลี่ยนแปลงค่าพารามิเตอร์

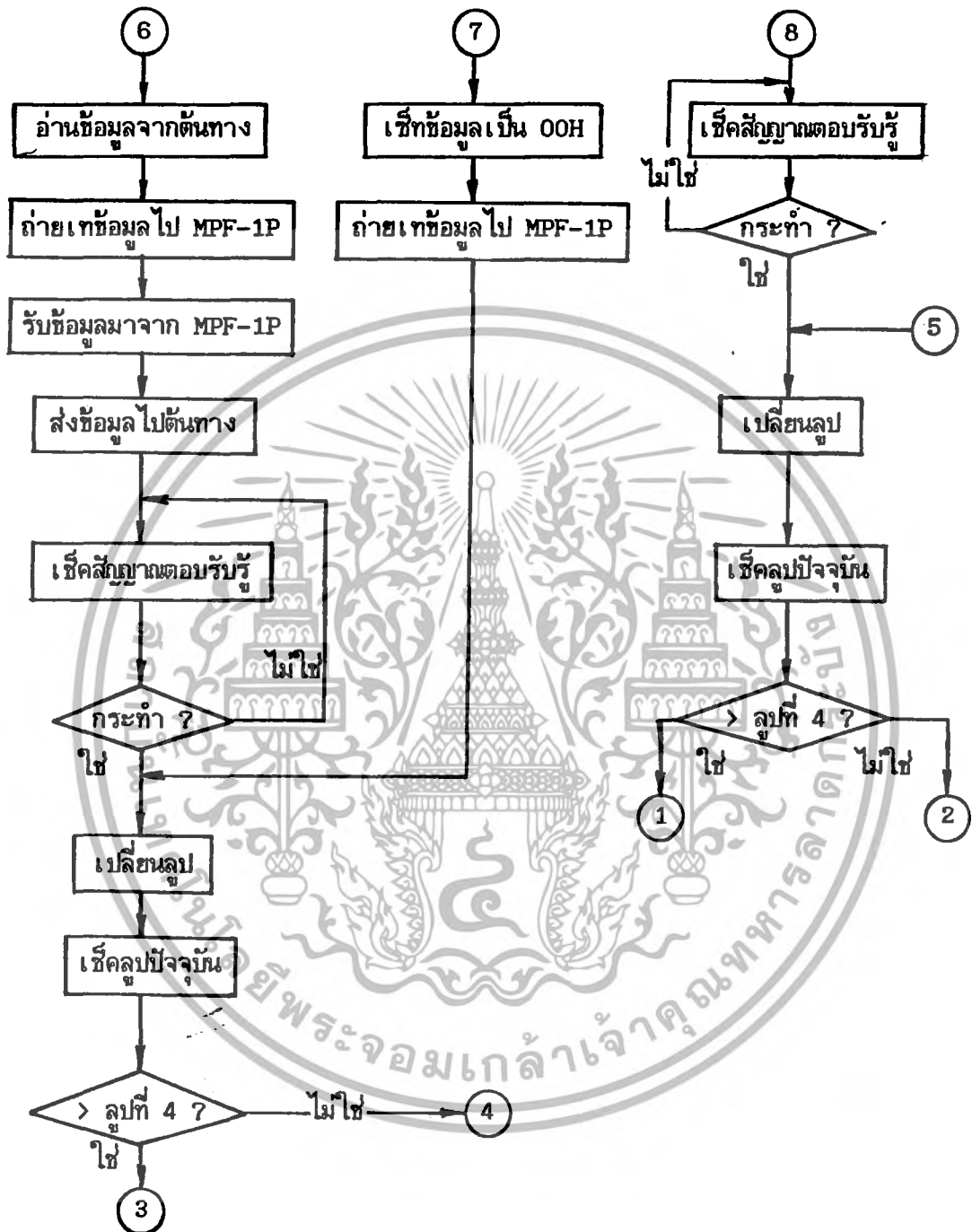
4.2 โปรแกรมควบคุมส่วนจัดการรับส่งข้อมูล

โปรแกรมนี้จะทำหน้าที่จัดการเกี่ยวกับการรับส่งข้อมูล มาจาก MPF-1P ซึ่งจะใช้บอร์ดควบคุมแม่เหล็กในการรับส่งข้อมูล ตามไฟล์ชาร์ตรูปที่ 4.8 เริ่มแรกจะมีการเช็คพารามิเตอร์ที่พอร์ทให้เรียบร้อยก่อน แล้วจึงไปเช็คการทำงานที่ลูป 1 และไปตรวจว่ามีรหัสการทำงานส่งมาจากจาก MPF-1P หรือไม่ ถ้ามีก็จะไปกระทำที่ลูป 1 ต่อไปส่งรหัสไปที่ต้นทางใช้เวลาหนึ่ง 14 ms. คอยดูสัญญาณ Strobe กระทำหรือไม่ ถ้าไม่กระทำก็เช็คข้อมูลเป็น 00 และส่งข้อมูลไปที่ MPF-1P แต่ถ้ามีการกระทำจะไปทำการอ่านข้อมูลจากต้นทาง ถ่ายเทไปให้ MPF-1P แล้วรอรับข้อมูล MV จาก MPF-1P ส่งข้อมูลไปยังต้นทาง พร้อมตรวจสัญญาณการตอบรับรู้ว่ามีการกระทำหรือไม่ ถ้าไม่ก็วกกลับไปตรวจสัญญาณรับรู้อีกครั้ง แต่ถ้ามีการกระทำก็ให้เปลี่ยนลูปแล้วเช็คลูปปัจจุบันมีค่ามากกว่าลูปที่ 4 หรือไม่ ถ้าไม่เกินก็วกกลับไปส่งรหัสข้อมูลไปต้นทางอีกครั้ง ถ้าเกินก็ต้องย้อนไปเช็คการทำงานที่ลูป 1

ส่วนในกรณีไม่มีการส่งรหัสทำงาน ก็ต้องส่งรหัสไปต้นทาง และหน่วงเวลา 14 ms. เพื่อรอเช็คสัญญาณ Strobe มีว่าการกระทำหรือไม่ ถ้าไม่กระทำก็ไปเปลี่ยนลูป เพื่อทำการเช็คไม่ให้เป็น 4 ลูป ถ้ามีการกระทำก็อ่านข้อมูลจากต้นทาง พร้อมกับส่งข้อมูลไปต้นทาง คอยเช็คสัญญาณรับรูเพื่อไปเปลี่ยนลูปการทำงานใหม่ และเช็คลูปปัจจุบันว่าเป็น 4 ลูปหรือไม่ ถ้าไม่เกินก็ไปเริ่มตรวจรหัสกระทำอีกครั้ง แต่ถ้าเกินลูปที่ 4 ให้วกกลับไปเช็คการทำงานที่ลูป 1 ใหม่



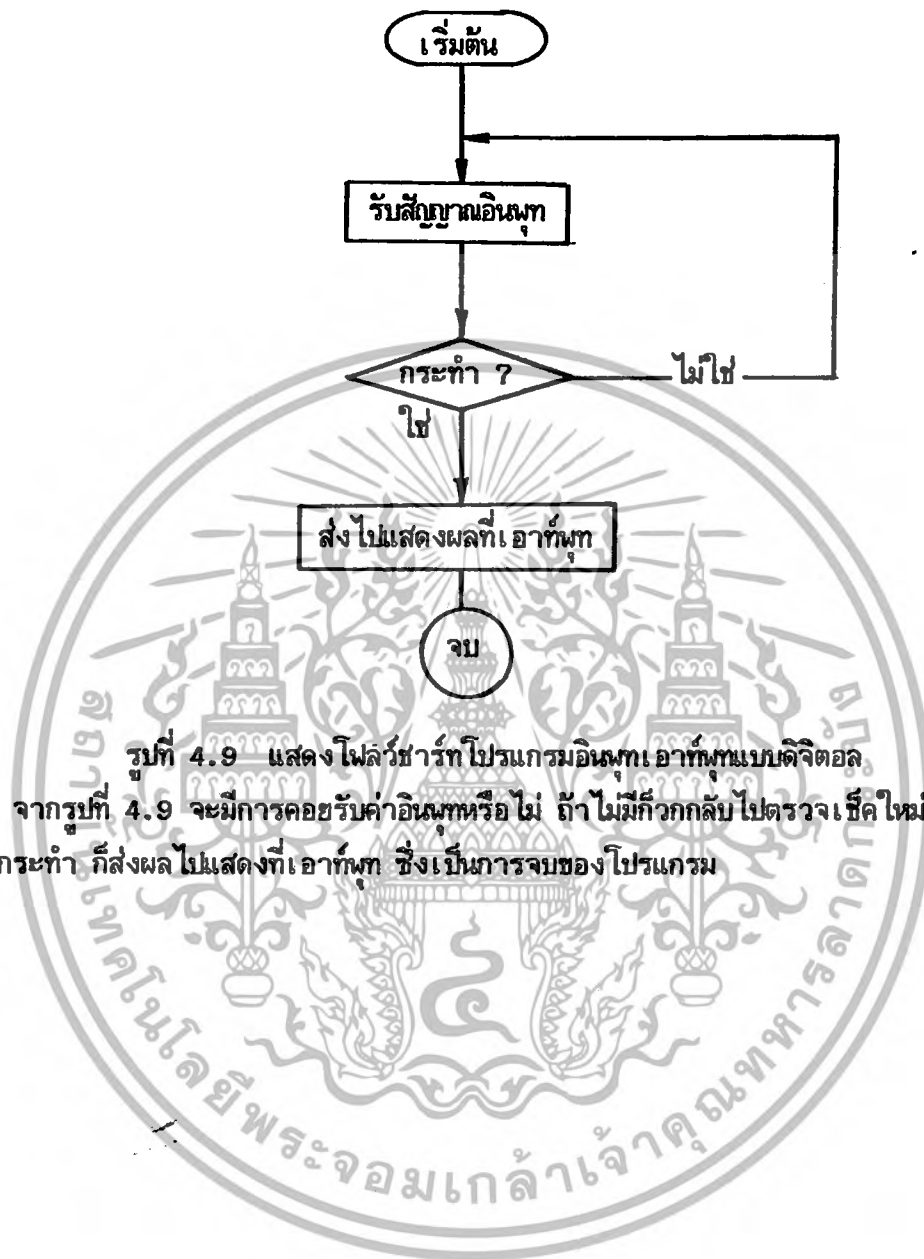
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.8 แสดงโฟลว์ชาร์ตโปรแกรมการรับส่งข้อมูล

การทำงานของบอร์ดควบคุม เฝ้านั้นยังมีหน่วยอินพุทและเอาต์พุทแบบดิจิตอล ดังนั้นจึงต้องมีโปรแกรมคอยควบคุมการทำงานดังรูปที่ 4.9 โดยจะแยกออกมาจากโปรแกรมการรับส่งข้อมูล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



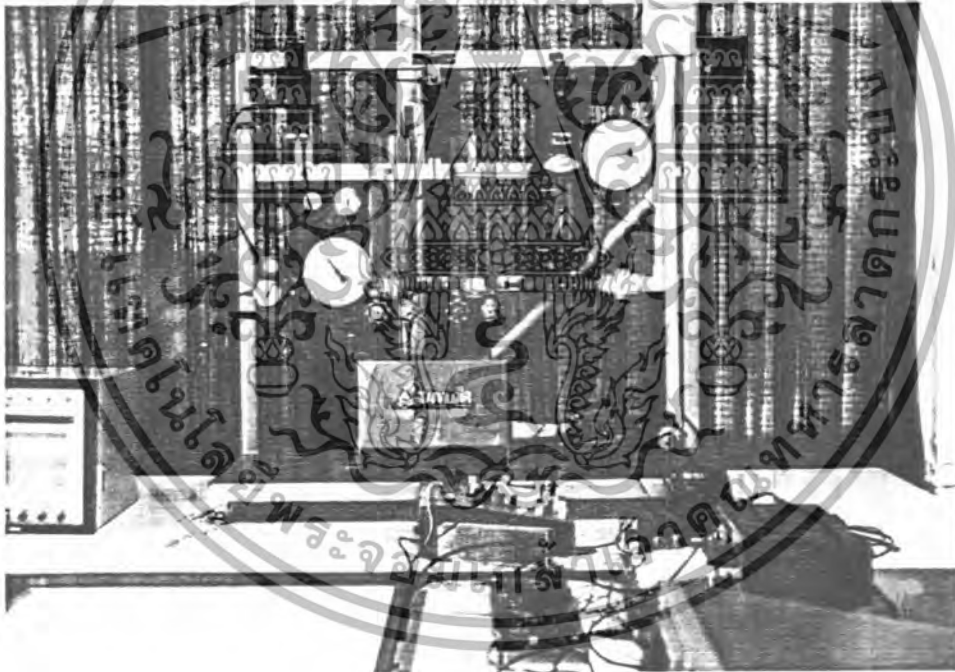
รูปที่ 4.9 แสดงไฟล์ชาร์ทโปรแกรมอินพุทเอาท์พุทแบบดิจิทัล
 จากรูปที่ 4.9 จะมีการคอยรับค่าอินพุทหรือไม่ ถ้าไม่มีก็วกกลับไปตรวจเช็คใหม่ ถ้า
 มีการกระทำ ก็ส่งผลไปแสดงที่เอาท์พุท ซึ่งเป็นการจบของโปรแกรม

บทที่ 5

การทดลองและผลการทดลอง

สำหรับในบทนี้จะเป็นการนำเอาเครื่องควบคุมที่ได้ออกแบบ มาทดลองใช้กับกระบวนการจำลอง (Model) ที่ใช้งานได้จริง ตามที่ได้กล่าวมาแล้วว่าหน่วยควบคุมที่ออกแบบสามารถใช้ควบคุมได้ถึง 4 ลูป หรือ 4 กระบวนการได้พร้อม ๆ กัน แต่เนื่องจากกระบวนการจำลองมีอยู่เพียง 1 กระบวนการ ดังนั้นการทดลองของหน่วยควบคุมที่ออกแบบกับกระบวนการจำลองจึงมีเพียง 1 ขบวนการเท่านั้น

5.1 การทดลอง



รูปที่ 5.1 กระบวนการจำลองลูปที่ 1

รูปที่ 5.1 แสดงถึงกระบวนการจำลองที่ใช้ทดลองกับเครื่องควบคุม ซึ่งเป็นกระบวนการเกี่ยวกับการควบคุมระดับของของเหลว เพื่อให้ค่าตามต้องการ ในกระบวนการจำลองจะมีอุปกรณ์วัด อุปกรณ์ควบคุม และอื่น ๆ ต่อร่วมอยู่ด้วย ในที่นี้จะใช้อักษรย่อต่าง ๆ แทนอุปกรณ์ดังนี้

LT = หน่วยวัดและส่งสัญญาณระดับของของเหลว (Level Transmitter)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CV = วาล์วควบคุม (Control Valve)

P/I = หน่วยเปลี่ยนสัญญาณความดันลม (Pressure) 3 ถึง 15 psig. เป็นสัญญาณกระแสไฟฟ้าตรง 4 ถึง 20 mA.

I/P = หน่วยเปลี่ยนสัญญาณกระแสไฟตรง 4 ถึง 20 mA. เป็นสัญญาณความดัน 3 ถึง 15 psig.

สำหรับเครื่องควบคุมที่ออกแบบนั้น ตรงกระบวนการจะมีหน่วยการรับส่งข้อมูลกับส่วนประกอบต่าง ๆ ที่กล่าวมาข้างต้นเฉพาะอุปกรณ์ตัวเองเท่านั้น ซึ่งก็เป็นเพียงนำหน่วยการรับส่งข้อมูล ไปประกอบร่วมกับกระบวนการก็สามารถควบคุมกระบวนการนั้น ๆ ได้ ด้วยหน่วยควบคุมหลักที่อยู่ต้นทางนั่นเอง

กระบวนการจำลองที่แสดงในรูปที่ 5.1 เป็นการจำลองการควบคุมระดับของของเหลว ซึ่งเป็นระบบควบคุมแบบนิวแมติกส์ ดังนั้นเมื่อต้องการควบคุมด้วยหน่วยการรับส่งข้อมูลที่ออกแบบ จึงจำเป็นต้องมีหน่วยเปลี่ยนสัญญาณความดันลม 3 ถึง 15 psig. เป็นสัญญาณกระแสไฟตรง 4 ถึง 20 mA. และหน่วยเปลี่ยนสัญญาณกระแสไฟตรง 4 ถึง 20 mA. เป็นสัญญาณความดัน 3 ถึง 15 psig. รวมอยู่ด้วย

5.2 การทำงานของขบวนการจำลอง

จากรูปที่ 5.1 หน่วยวัดและส่งสัญญาณระดับของของเหลว (LT) จะทำหน้าที่วัดระดับของของเหลวในกระบอกแก้ว แล้วส่งสัญญาณเอาท์พุทเป็นความดันลม 3 ถึง 15 psig. ไปยังหน่วยเปลี่ยนสัญญาณความดันลม เป็นสัญญาณกระแสไฟตรง สัญญาณนี้จะเปลี่ยนแปลงอย่างเป็นสัดส่วนกับระดับของของเหลว และเรียกสัญญาณนี้ว่า ค่าตัวแปรกระบวนการ (Process Variable : PV) จากนั้นสัญญาณกระแสไฟตรงนี้ จะถูกส่งไปยังหน่วยการรับส่งข้อมูลปลายทาง ให้ทำการเปลี่ยนสัญญาณไฟตรง เป็นสัญญาณข้อมูลที่โมดูลเก็บค่าคลีนพาร์ท แล้วส่งไปยังหน่วยรับส่งข้อมูลต้นทาง โดยผ่านทางสายไฟฟ้า เพื่อส่งเข้าไปทำการประมวลผลยังหน่วยควบคุมหลักต่อไป และค่าตัวแปรกระบวนการนี้จะถูกนำไปเปรียบเทียบกับค่าที่กำหนดไว้ (Set Point : SP) ที่ส่งมาจากหน่วยควบคุมหลักผ่านทางส่วนจัดการข้อมูล ผลลัพธ์ที่ได้จากการเปรียบเทียบก็คือ ค่าความคลาดเคลื่อน (Error) ค่าความคลาดเคลื่อนนี้ จะถูกนำมาประมวลผลโดยโปรแกรมจัดการ PID ผลลัพธ์ที่ได้จากการประมวลผลเรียกว่า ค่าตัวแปรจัดการ (Manipulated Variable : MV) ซึ่งเป็นสัญญาณดิจิทัล ค่าตัวแปรนี้จะมีหน้าที่ควบคุมกระบวนการ ให้มีค่าตามที่กำหนดไว้ สัญญาณค่าตัวแปรจัดการจะส่งออกไปภายนอก โดยผ่านทางสายไฟฟ้าทางหน่วยการรับส่งข้อมูลต้นทาง ซึ่งจะเปลี่ยน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เป็นความถี่ แล้วนำสัญญาณข้อมูลที่ได้ไปโมดูเลตกับคลื่นพาห์ก่อนที่ส่งออกไป เมื่อหน่วยรับข้อมูลปลายทางได้รับ ก็จะเปลี่ยนเป็นสัญญาณอนาล็อก 4 ถึง 20 mAdc. และสัญญาณอนาล็อกนี้จะถูกเปลี่ยนให้เป็นสัญญาณความดันลม โดยหน่วยเปลี่ยนสัญญาณกระแสไฟตรงเป็นสัญญาณความดันลม (I/P) จากนั้นจึงส่งออกไปเป็นสัญญาณอินพุตให้กับวาล์วควบคุมของลูบที่ 1 วาล์วควบคุม จะทำหน้าที่ควบคุมระดับของของเหลวตามค่าตัวแปรจัดการ ที่ส่งมาจากหน่วยควบคุมหลัก เพื่อให้ระดับของของเหลวเป็นไปตามค่าที่ต้องการ

5.3 ลำดับขั้นการทดลอง

1. ทำการปรับเทียบ (Calibrate) อุปกรณ์ทุก ๆ หน่วยให้ได้ค่าตามมาตรฐานที่กำหนดไว้
2. ต่อบุคลากรต่าง ๆ ที่เกี่ยวข้องเข้ากับกระบวนการจำลองในรูปที่ 5.1
3. เริ่มกระบวนการควบคุม โดยหน่วยควบคุมหลักจะไปโหลดโปรแกรมย่อยของการเซ็ท ค่าพารามิเตอร์เริ่มต้นต่าง ๆ เช่น ค่า SV K_p T_i T_D AH และ AL ของแต่ละลูบจนครบ 4 ลูบ จากการป้อนเริ่มแรกบนเครื่องอิงเกิ้ลบอร์ด MPF-1P โดยการกด S 2000 ตามด้วยการกดคีย์ Return แล้วกด G 2000 จะทำให้เป็นการเริ่มต้นการป้อนค่าพารามิเตอร์ หลังจากป้อนค่าพารามิเตอร์ต่าง ๆ เรียบร้อย แล้วก็กดคีย์ Return เป็นเริ่มการทำงาน (Run) ของโปรแกรมควบคุมหลัก สังเกตการเปลี่ยนแปลงของกระบวนการ ว่าระดับของเหลวมีค่าตามต้องการหรือไม่ ถ้าไม่ได้ให้เปลี่ยนค่าพารามิเตอร์ใหม่จากคีย์ป้อนค่า บนบอร์ดถ่ายเทข้อมูลจนกว่าจะสามารถควบคุมกระบวนการ ให้มีค่าตามที่ต้องการได้
4. ทดลองเปลี่ยนค่า SV หลังจากเลือกค่าพารามิเตอร์ต่าง ๆ แล้ว และสังเกตว่าหน่วยควบคุมหลักสามารถควบคุมกระบวนการ ให้มีค่าตามที่ต้องการได้หรือไม่ ถ้าไม่ได้แสดงว่าพารามิเตอร์ที่เลือกไว้ ยังไม่ถูกต้องให้เลือกพารามิเตอร์ใหม่
5. ทดลองเปลี่ยนแปลงโหลดการใช้งานของของเหลวเพื่อทำให้มีสัญญาณรบกวนเกิดขึ้นภายในกระบวนการ แล้วสังเกตดูว่าหน่วยควบคุมหลักสามารถควบคุมกระบวนการ ได้หรือไม่

5.4 ผลการทดลอง

ผลจากการทดลองใช้หน่วยควบคุมที่ออกแบบ ในการควบคุมกระบวนการจำลอง ปรากฏว่าสามารถทำการควบคุมได้เป็นอย่างดี รูปต่าง ๆ ต่อไปนี้จะแสดงถึงผลที่ได้จาก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทดลองคือ

รูปที่ 5.2 แสดงถึงกรณีที่มีการเปลี่ยนแปลงของ SV และค่าพารามิเตอร์ของหน่วยควบคุมหลักถูกเลือกไว้อย่างเหมาะสมของลูปที่ 1 ดังนี้

$$SV = 52 \%$$

$$K_p = 1$$

$$T_i = 35 \text{ sec}$$

$$T_d = 0 \text{ sec}$$

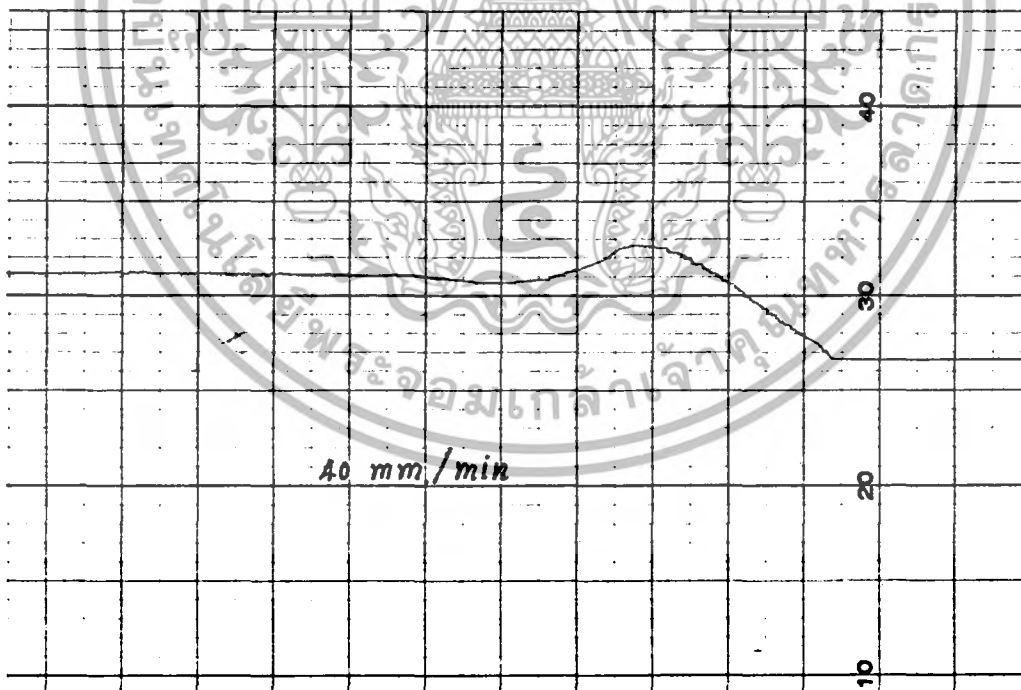
รูปที่ 5.3 แสดงถึงกรณีที่มีการเปลี่ยนของ SV แต่ค่าพารามิเตอร์ของหน่วยควบคุมถูกกำหนดไว้อย่างไม่เหมาะสมของลูปที่ 1 ทำให้ค่าตัวแปรกระบวนการสามารถกลับมาอยู่ที่ค่าที่ต้องการมากกว่ารูปที่ 5.2 ซึ่งมีการกำหนดค่าพารามิเตอร์ต่าง ๆ ดังนี้

$$SV = 40 \%$$

$$K_p = 1$$

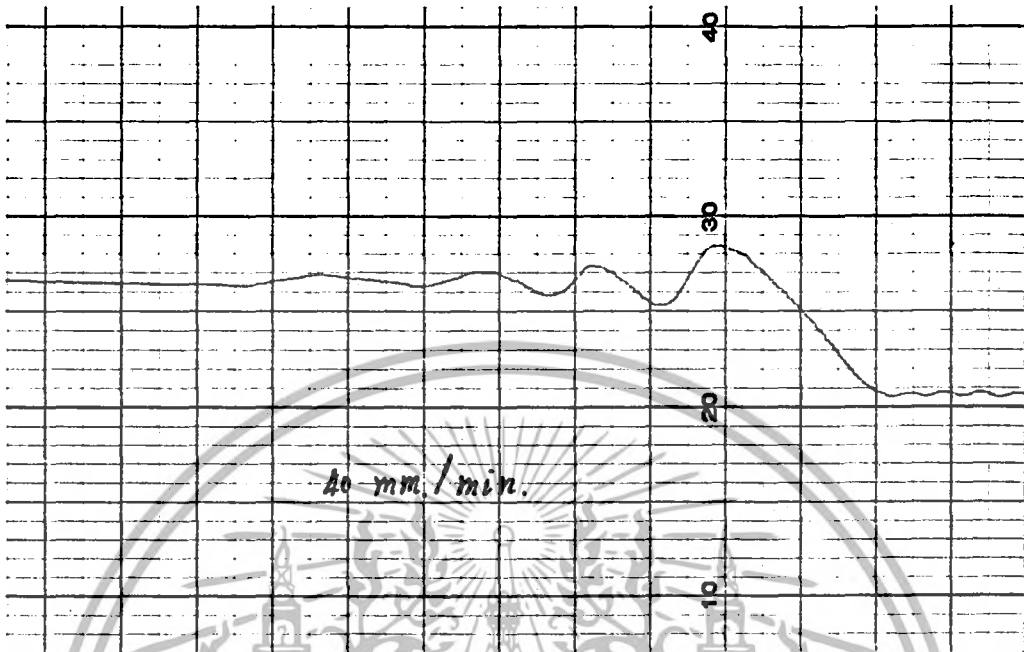
$$T_i = 10 \text{ sec}$$

$$T_d = 0 \text{ sec}$$

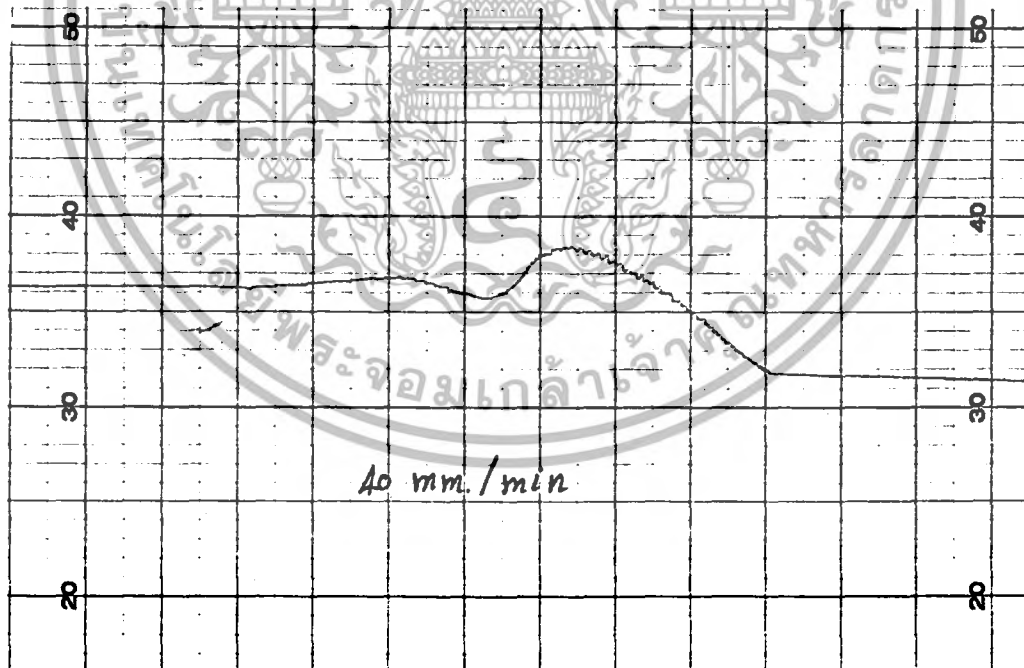


รูปที่ 5.2 การเปลี่ยนแปลงของค่าตัวแปรกระบวนการ เมื่อ SV เปลี่ยนแปลงโดยที่ค่าพารามิเตอร์ของหน่วยควบคุมหลักถูกกำหนดไว้อย่างเหมาะสมจากลูปที่ 1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.3 การเปลี่ยนแปลงของค่าตัวแปรกระบวนการ เมื่อ SV เปลี่ยนแปลง โดยที่ค่าพารามิเตอร์ของหน่วยควบคุมหลักถูกกำหนดไว้อย่างไม่เหมาะสมจากรูปที่ 1



รูปที่ 5.4 การเปลี่ยนแปลงของค่าตัวแปรกระบวนการ เมื่อเปลี่ยนแปลงค่าภาระของกระบวนการเพิ่มขึ้น แต่มีการกำหนดค่าพารามิเตอร์ของหน่วยควบคุมหลักไว้อย่างเหมาะสมจากรูปที่ 1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ส่วนรูปที่ 5.4 เป็นกรณีที่เกิดมีการเปลี่ยนแปลงค่าภาระ (load) ของกระบวนการเพิ่มขึ้น และการกำหนดค่าพารามิเตอร์ของหน่วยควบคุมหลักไว้อย่างเหมาะสมของรูปที่ 1 ทำให้ค่าตัวแปรกระบวนการใช้เวลาในการที่จะกลับเข้าสู่ค่าที่ต้องการควบคุม ซึ่งมีการกำหนดพารามิเตอร์ต่าง ๆ ดังนี้

$$SV = 65 \%$$

$$K_p = 1$$

$$T_i = 35 \text{ sec}$$

$$T_D = 0 \text{ sec}$$

จากรูปที่ 5.2 ถึง รูปที่ 5.4 นั้นจะใช้ความเร็วของกระดาดในการบันทึกผลเท่ากับ 40 mm/min

5.5 สรุปผลการทดลอง

จากการทดลองหน่วยควบคุมกับกระบวนการจำลองปรากฏว่า สามารถควบคุมกระบวนการได้ดี มีความเที่ยงตรงในการทำงานสูง และยังมีอำนาจความเสถียรให้แก่ผู้ควบคุมอีกด้วย นอกจากนี้ยังสามารถเปลี่ยนแปลงค่า Scaling Factor ของค่าพารามิเตอร์ต่าง ๆ ในหน่วยควบคุมหลัก ตามกระบวนการควบคุมที่ต้องการควบคุมได้ สำหรับค่า Scaling Factor ที่ได้กำหนดไว้ใช้กับกระบวนการจำลองมีดังนี้

$$\text{Sampling Time } (D_T) = 0.1 \text{ sec}$$

$$\text{Maximum Proportional Gain} = 20$$

$$\text{Minimum Proportional Gain} = 1$$

$$\text{Maximum Integral time} = 5 \text{ min}$$

$$\text{Minimum Integral Time} = 1 \text{ sec}$$

$$\text{Maximum Derivative time} = 5 \text{ min}$$

$$\text{Minimum Derivative Time} = 0 \text{ sec}$$

ความละเอียดของการเปลี่ยนแปลงค่า K_p ขึ้น (Step) ละ 1

" " T_i ขึ้นละ 1 sec

" " T_D " 1 sec

บทที่ 6

บทสรุป

เนื่องจากวิทยานิพนธ์ฉบับนี้เป็นการพัฒนาเอาอุปกรณ์อิเล็กทรอนิกส์ และ ไมโครโปรเซสเซอร์ Z 80A 2 ตัว มาประยุกต์ใช้งานทางด้านอุตสาหกรรม โดยใช้เป็นหน่วยการรับส่งข้อมูล และเป็นหน่วยประมวลผล หน่วยควบคุมหลักแต่ละหน่วยออกแบบไว้ใช้ตอบรับการติดต่อ และควบคุมหน่วยย่อยได้ 4 หน่วย หรือ 4 ลูป ซึ่งแต่ละหน่วยสามารถทำงานในโหมดควบคุมแบบต่าง ๆ ตามการเลือกใช้ ผ่านสายไฟฟ้ากระแสสลับ 220 V. จึงเป็นการลดจำนวนสายสัญญาณ และสามารถควบคุมเป็นระยะทางไกล ๆ ได้ประมาณหนึ่งกิโลเมตร โหมดการควบคุมของแต่ละลูปก็ยังสามารถกำหนดได้ ตามชนิดของกระบวนการที่ต้องการควบคุม ส่วนค่า Scaling Factor ของแต่ละลูปนั้นก็สามารถเปลี่ยนแปลงแก้ไขได้ตามความเหมาะสม ซึ่งแต่ละลูปอาจต้องการค่า Scaling Factor ที่แตกต่างกัน นอกจากนี้ยังมีส่วนอินพุตเอาต์พุตที่สามารถควบคุมในลักษณะ ON หรือ OFF ได้อีก 16 จุด พร้อมกับการแสดงสถานะการเตือนภัยจากกระบวนการว่า มีค่าสูงหรือต่ำกว่าค่าที่ตั้งไว้ทั้ง 4 ลูป ซึ่งเป็นการอำนวยความสะดวกให้แก่ผู้ควบคุมกระบวนการมากขึ้น ดังนั้นเครื่องควบคุมที่ได้ออกแบบนี้ จึงสรุปได้ว่าเครื่องควบคุมแบบ PID หลายชุดสำหรับการควบคุมระยะไกล มีความเหมาะสมที่จะนำไปควบคุมกระบวนการ ซึ่งมีตัวแปรน้อย ๆ ไม่เกิน 4 ตัวแปร หรือ 4 ลูป นอกจากนี้ถ้าต้องนำไปควบคุมกับกระบวนการที่ต้องระวังเกี่ยวกับไฟฟ้าสูง ๆ ก็สามารถนำเครื่องควบคุมที่ได้ออกแบบมาทำการควบคุมได้เลย เพียงแต่เดินสายการรับสัญญาณการวัดและการส่งสัญญาณควบคุมให้เท่านั้น เพราะสัญญาณการวัดและสัญญาณควบคุมมีขนาดของสัญญาณไม่สูงพอที่จะทำให้เกิดอันตรายกับกระบวนการได้ ส่วนในสายที่มีแหล่งจ่ายไฟฟ้ากระแสตรงยังไม่เคยนำเครื่องคุมที่ออกแบบชิ้นนี้ ไปทดลองใช้ ดังนั้นจึงไม่สามารถยืนยันได้ว่าจะสามารถนำไปใช้กับสายที่มีแหล่งจ่ายไฟฟ้ากระแสตรงได้

สำหรับการทดลองนำเครื่องควบคุมที่ออกแบบไปควบคุมกระบวนการจำลอง ปรากฏว่าสามารถควบคุมกระบวนการได้ดี ตามที่กล่าวไว้แล้วในบทที่ 5 ดังนั้นจึงคาดว่าการทำงานวิจัยนี้ จะเป็นประโยชน์ต่อการพัฒนาด้านระบบควบคุมกระบวนการอุตสาหกรรม ในประเทศมากขึ้น

ปัญหาที่เกิดในการทำวิจัยครั้งนี้ จะอยู่ที่ส่วนการรับส่งสัญญาณต่าง ๆ กับสายไฟฟ้ากระแสสลับ 220 V. นั่นก็คือวงจรแก๊งค์ที่มีขายในท้องตลาดไม่สามารถนำมาใช้กับเครื่องควบคุมที่ได้ออกแบบ เพราะว่าเส้นลวดมีขนาดเล็ก เมื่อต้องการรับส่งข้อมูลให้ได้ระยะทาง

ไกล ๆ จะต้องออกแบบให้กำลังของการส่งมีค่าสูง ๆ และอีกประการหนึ่งก็คือไม่สามารถปรับให้เรโซแนนซ์กับความถี่ที่ต้องการได้ ดังนั้นจึงต้องหันกลับมาใช้เองทำให้ต้องใช้เวลาในการทดลอง และปรับปรุงแก้ไขอยู่นานจึงได้ผลเป็นที่น่าพอใจ แต่ก็พึงระวังในการนำเครื่องควมนี้ไปใช้งาน เมื่อมี Surgr Voltage ขนาดใหญ่และเกิดติดต่อกันเป็นเวลานาน ๆ จะทำให้เกิดการรบกวนสัญญาณที่โมดูลในสายไฟฟ้ากระแสสลับ 220 V. เป็นผลให้สัญญาณที่ได้จากการตีโมดูลเคลื่อนที่ไปด้วย การควบคุมก็จะผิดพลาดไปด้วยเช่นกัน สามารถแก้ไขได้โดยนำโหนดที่ทำให้เกิด Surgr Voltage ให้อยู่ห่างไกลจากระบบการควบคุมหรือแยกออกไปใช้สายเมนต่างหากก็ได้

ข้อเสนอแนะสำหรับผู้สนใจที่ต้องการจะทำการวิจัยเครื่องควบคุมแบบ PID หลายชุดสำหรับการควบคุมระยะไกลต่อก็คือ ระบบที่ได้ออกแบบสามารถควบคุมได้ถึง 4 กระบวนการพร้อม ๆ กัน ซึ่งเวลาที่ใช้ในการวนลูบทั้ง 4 กระบวนการที่ได้ออกแบบนั้นพอเหมาะกับการเปลี่ยนแปลงทางกายภาพของกระบวนการแต่ละกระบวนการ จึงทำให้สามารถควบคุมกระบวนการแบบต่อเนื่องได้ แต่ถ้าหากสามารถลดเวลาที่ใช้ในการวนลูบแต่ละลูบลงได้ก็จะสามารถขยายปริมาณของกระบวนการที่จะควบคุมเกินกว่า 4 กระบวนการ นอกจากนี้ค่าสภาวะต่าง ๆ ถ้าสามารถนำไปแสดงยังเครื่องไมโครคอมพิวเตอร์ อีกทั้งรวมไปถึงระบบควบคุมแบบ Self Tuning ^[16] กล่าวคือค่าพารามิเตอร์ต่าง ๆ ของการควบคุมกระบวนการ จะมีการเปลี่ยนแปลงโดยเครื่องควบคุมกระทำด้วยตัวเอง เพื่อให้ได้ค่าพารามิเตอร์ที่เหมาะสมที่สุด กับกระบวนการที่ต้องการควบคุม ซึ่งจะทำให้ผู้ใช้เครื่องควบคุมมีความสะดวกในการใช้งาน และมีความสมบูรณ์แบบของระบบควบคุมมากยิ่งขึ้น

หนังสืออ้างอิง

(REFERENCES)

- [1] วิทยา ทิพย์สุวรรณพร, วิชัย ตันติจรรย์างกูร, สุเชียร เกียรติสุนทร " การควบคุม
อุณหภูมิแบบหลายจุดโดยใช้ไมโครโปรเซสเซอร์ " การประชุมทางวิชาการวิศวกรรม
ไฟฟ้า สถาบันอุดมศึกษาแห่งประเทศไทย ครั้งที่ 10 จุฬาลงกรณ์มหาวิทยาลัย, หน้า
1-128, ถึง 1-139, เล่มที่ 1, 24-25 พฤศจิกายน 2530
- [2] วิทยา ทิพย์สุวรรณพร, กิตติ ตีระเศรษฐ " การควบคุมอุณหภูมิห้องโดยการส่งสัญญาณ
ผ่านระบบไฟฟ้าที่สามารถกำหนดช่วงเวลาได้ " การประชุมทางวิชาการวิศวกรรม
ไฟฟ้า สถาบันอุดมศึกษาแห่งประเทศไทย ครั้งที่ 11 สถาบันเทคโนโลยีราชมงคล,
หน้า 4-7-1, ถึง 4-7-12, เล่มที่ 2, 16-17 ธันวาคม 2531
- [3] Haward M. Berlin, " Design of Phase-Locked Loop Circuits With
Experiments ", Haward W. Sams & Co., p 1 - 77, p 122 - 129,
1972
- [4] Curtis D. Johnson, " Microprocess - base Process Control ",
Prentice-Hall, Inc., New Jersey, p 1 - 28 , p 64 - 79, p 172 -
215, 1984
- [5] Lance A, Leventhal, " Z - 80 Assembly Language Programming ",
Osborne/McGraw-Hill, p 3-1 - 3-42, 1979
- [6] James W. Coffron, " Z80 Applications ", Sybex Inc., p 1 - 65,
p 115 - 138, 1983
- [7] " Linear Databook ", National Semiconductor , p 8-251 - 8-261
, 1982
- [8] " Linear Applications Handbook 2 ", National Semiconductor ,
p 146-1 - 146-4, 1976
- [9] " Analog Data Manual ", Signetics, p 3-24 - 3-29, p 3-55 - 3-
60, p 10-78 - 10-83, p 10-102 - 10-107, p 11-12 - 11-15, 1983
- [10] " CMOS ", Motorola, p 7-133 - 7-139, 1987
- [11] " The TTL Data Book ", Texas Instruments, p 5-6 - 5-65 , 1984
- [12] John L. Hilburn, David E. Johnson, " Manual of Active Filter

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- Design ", McGraw-Hill, p 5 - 36, p 97 - 141, 1973
- [13] " Instruction Manual Compact Controller E ", Fuji Electric, p 1 - 15, 1977
- [14] " Instruction Bulletin for Model 53MC1100 uDCI Controller ", Fischer & Porter, p 1 - 10, 1983
- [15] Peter J. Gawthrop, " Self - Tuning PID Controls : Algorithms and Implementation ", IEE Transction on Automatic Control, Vol. AC - 31, No. 3, p 201 - 209, March 1986



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Monolithic Function Generator

GENERAL DESCRIPTION

The XR-2206 is a monolithic function generator integrated circuit capable of producing high quality sine, square, triangle, ramp, and pulse waveforms of high stability and accuracy. The output waveforms can be both amplitude and frequency modulated by an external voltage. Frequency of operation can be selected externally over a range of 0.01 Hz to more than 1 MHz.

The circuit is ideally suited for communications, instrumentation, and function generator applications requiring sinusoidal tone, AM, FM, or FSK generation. It has a typical drift specification of 20 ppm/°C. The oscillator frequency can be linearly swept over a 2000:1 frequency range, with an external control voltage, having a very small affect on distortion.

FEATURES

- Low-Sine Wave Distortion
- Excellent Temperature Stability
- Wide Sweep Range
- Low-Supply Sensitivity
- Linear Amplitude Modulation
- TTL Compatible FSK Controls
- Wide Supply Range
- Adjustable Duty Cycle

0.5%, Typical
20 ppm/°C, Typical
2000:1, Typical
0.01%V, Typical
10V to 26V
1% to 99%

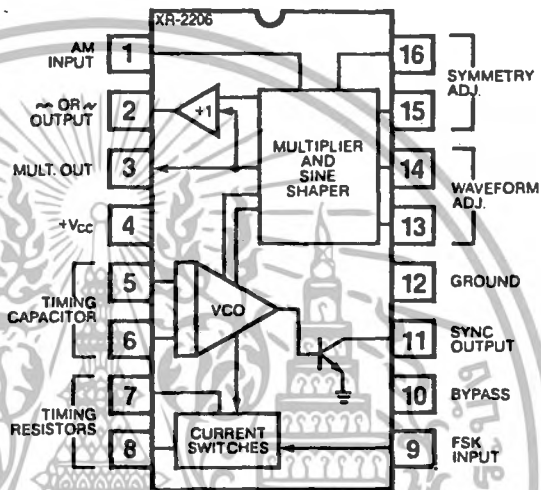
APPLICATIONS

- Waveform Generation
- Sweep Generation
- AM/FM Generation
- V/F Conversion
- FSK Generation
- Phase-Locked Loops (VCO)

ABSOLUTE MAXIMUM RATINGS

Power Supply	26V
Power Dissipation	750 mW
Derate Above 25°C	5 mW/°C
Total Timing Current	6 mA
Storage Temperature	-65°C to +150°C

FUNCTIONAL BLOCK DIAGRAM



ORDERING INFORMATION

Part Number	Package	Operating Temperature
XR-2206M	Ceramic	-55°C to +125°C
XR-2206N	Ceramic	0°C to +70°C
XR-2206P	Plastic	0°C to +70°C
XR-2206CN	Ceramic	0°C to +70°C
XR-2206CP	Plastic	0°C to +70°C

SYSTEM DESCRIPTION

The XR-2206 is comprised of four functional blocks; a voltage-controlled oscillator (VCO), an analog multiplier and sine-shaper; a unity gain buffer amplifier; and a set of current switches.

The VCO actually produces an output frequency proportional to an input current, which is produced by a resistor from the timing terminals to ground. The current switches route one of the timing pins current to the VCO controlled by an FSK input pin, to produce an output frequency. With two timing pins, two discrete output frequencies can be independently produced for FSK Generation Applications.

XR-2206

ELECTRICAL CHARACTERISTICS

Test Conditions: Test Circuit of Figure 1, $V^+ = 12V$, $T_A = 25^\circ$, $C = 0.01 \mu F$, $R_1 = 100 k\Omega$, $R_2 = 10 k\Omega$, $R_3 = 25 k\Omega$ unless otherwise specified. S_1 open for triangle, closed for sine wave.

PARAMETERS	XR-2206M			XR-2206C			UNITS	CONDITIONS
	MIN	TYP	MAX	MIN	TYP	MAX		
GENERAL CHARACTERISTICS								
Single Supply Voltage	10		26	10		26	V	
Split-Supply Voltage	± 5		± 13	± 5		± 13	V	
Supply Current		12	17		14	20	mA	$R_1 \geq 10 k\Omega$
OSCILLATOR SECTION								
Max. Operating Frequency	0.5	1		0.5	1		MHz	$C = 1000 pF$, $R_1 = 1 k\Omega$
Lowest Practical Frequency		0.01			0.01		Hz	$C = 50 \mu F$, $R_1 = 2 M\Omega$
Frequency Accuracy		± 1	± 4		± 2		% of f_0	$f_0 = 1/R_1 C$
Temperature Stability		± 10	± 50		± 20		ppm/ $^\circ C$	$0^\circ C \leq T_A \leq 70^\circ C$, $R_1 = R_2 = 20 k\Omega$
Supply Sensitivity		0.01	0.1		0.01		%/V	$V_{LOW} = 10V$, $V_{HIGH} = 20V$, $R_1 = R_2 = 20 k\Omega$
Sweep Range	1000:1	2000:1			2000:1		$f_H = f_L$	$f_H @ R_1 = 1 k\Omega$ $f_L @ R_1 = 2 M\Omega$
Sweep Linearity							%	$f_L = 1 kHz$, $f_H = 10 kHz$
10:1 Sweep		2			2		%	$f_L = 100 kHz$, $f_H = 100 kHz$
1000:1 Sweep		8			8		%	$\pm 10\%$ Deviation
FM Distortion		0.1			0.1		%	
Recommended Timing Components								
Timing Capacitor: C	0.001		100	0.001		100	μF	See Figure 4.
Timing Resistors: R_1 & R_2	1		2000	1		2000	k Ω	
Triangle Sine Wave Output								See Note 1, Figure 2.
Triangle Amplitude		160			160		mV/k Ω	Figure 1, S_1 Open
Sine Wave Amplitude	40	60	80		60		mV/k Ω	Figure 1, S_1 Closed
Max. Output Swing		6			6		V p-p	
Output Impedance		600			600		Ω	
Triangle Linearity		1			1		%	
Amplitude Stability		0.5			0.5		dB	For 1000:1 Sweep
Sine Wave Amplitude Stability		4800			4800		ppm/ $^\circ C$	See Note 2.
Sine Wave Distortion							%	$R_1 = 30 k\Omega$
Without Adjustment		2.5			2.5		%	See Figures 6 and 7.
With Adjustment		0.4	1.0		0.5	1.5	%	
Amplitude Modulation								
Input Impedance	50	100		50	100		k Ω	
Modulation Range		100			100		%	
Carrier Suppression		55			55		dB	
Linearity		2			2		%	For 95% modulation
Square-Wave Output								
Amplitude		12			12		V p-p	Measured at Pin 11.
Rise Time		250			250		nsec	$C_L = 10 pF$
Fall Time		50			50		nsec	$C_L = 10 pF$
Saturation Voltage		0.2	0.4		0.2	0.6	V	$I_L = 2 mA$
Leakage Current		0.1	20		0.1	100	μA	$V_{11} = 26V$
FSK Keying Level (Pin 9)	0.8	1.4	2.4	0.8	1.4	2.4	V	See section on circuit controls
Reference Bypass Voltage	2.9	3.1	3.3	2.5	3	3.5	V	Measured at Pin 10.

Note 1: Output amplitude is directly proportional to the resistance, R_3 , on Pin 3. See Figure 2.

Note 2: For maximum amplitude stability, R_3 should be a positive temperature coefficient resistor.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

XR-2206

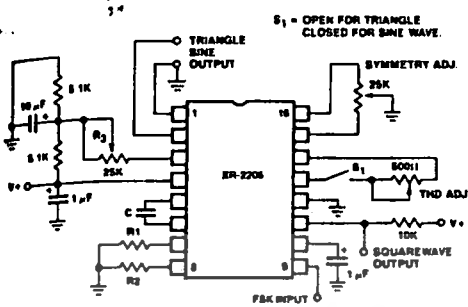


Figure 1. Basic Test Circuit.

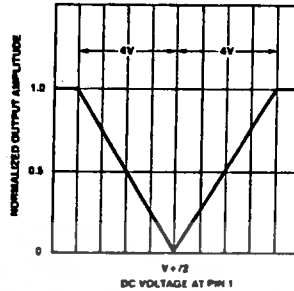


Figure 5. Normalized Output Amplitude versus DC Bias at AM Input (Pin 1).

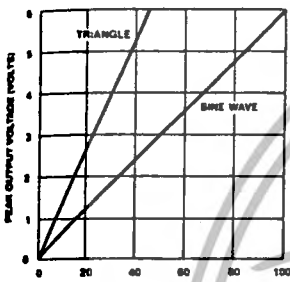


Figure 2. Output Amplitude as a Function of the Resistor, R_3 , at Pin 3.

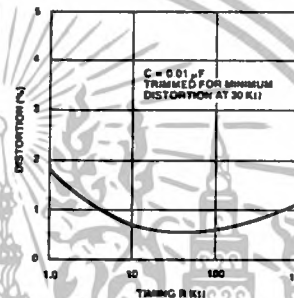


Figure 6. Trimmed Distortion versus Timing Resistor.

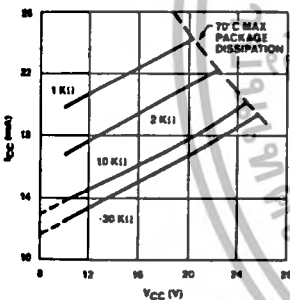


Figure 3. Supply Current versus Supply Voltage, Timing, R.

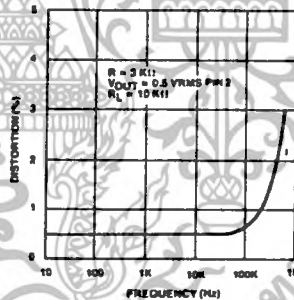


Figure 7. Sine Wave Distortion versus Operating Frequency with Timing Capacitors Varied.

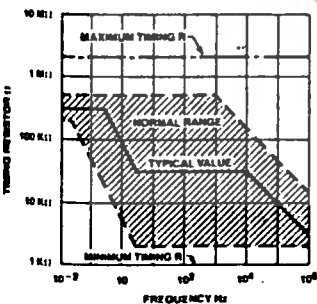


Figure 4. R versus Oscillation Frequency.

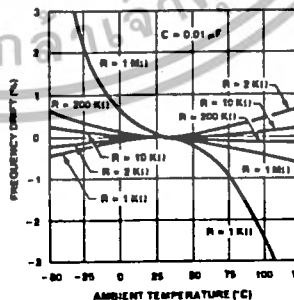


Figure 8. Frequency Drift versus Temperature.

1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

XR-2206

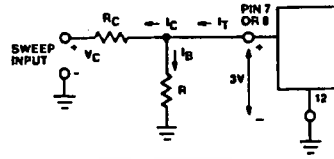


Figure 9. Circuit Connection for Frequency Sweep.

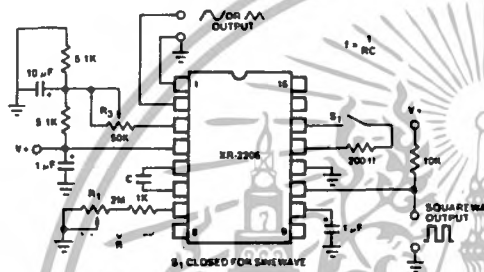


Figure 10. Circuit for Sine Wave Generation without External Adjustment. (See Figure 2 for Choice of R_3).

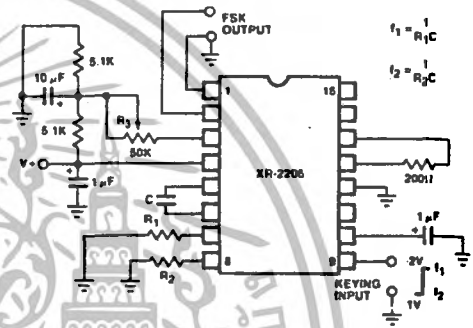


Figure 12. Sinusoidal FSK Generator.

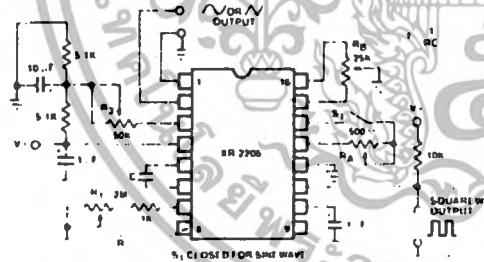


Figure 11. Circuit for Sine Wave Generation with Minimum Harmonic Distortion. (R_3 Determines Output Swing—See Figure 2.)

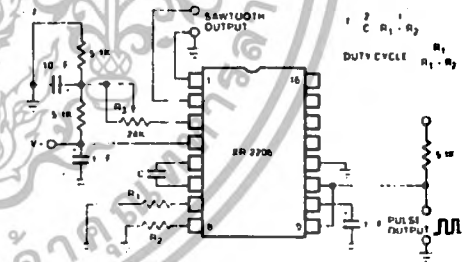


Figure 13. Circuit for Pulse and Ramp Generation.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

XR-2206

Frequency-Shift Keying:

The XR-2206 can be operated with two separate timing resistors, R_1 and R_2 , connected to the timing Pin 7 and 8, respectively, as shown in Figure 12. Depending on the polarity of the logic signal at Pin 9, either one or the other of these timing resistors is activated. If Pin 9 is open-circuited or connected to a bias voltage $\geq 2V$, only R_1 is activated. Similarly, if the voltage level at Pin 9 is $\leq 1V$, only R_2 is activated. Thus, the output frequency can be keyed between two levels, f_1 and f_2 , as:

$$f_1 = 1/R_1C \text{ and } f_2 = 1/R_2C$$

For split-supply operation, the keying voltage at Pin 9 is referenced to V^- .

Output DC Level Control:

The dc level at the output (Pin 2) is approximately the same as the dc bias at Pin 3. In Figures 10, 11 and 12, Pin 3 is biased midway between V^+ and ground, to give an output dc level of $\approx V^+/2$.

APPLICATIONS INFORMATION

Sine Wave Generation

Without External Adjustment:

Figure 10 shows the circuit connection for generating a sinusoidal output from the XR-2206. The potentiometer, R_1 at Pin 7, provides the desired frequency tuning. The maximum output swing is greater than $V^+/2$, and the typical distortion (THD) is $< 2.5\%$. If lower sine wave distortion is desired, additional adjustments can be provided as described in the following section.

The circuit of Figure 10 can be converted to split-supply operation, simply by replacing all ground connections with V^- . For split-supply operation, R_3 can be directly connected to ground.

With External Adjustment:

The harmonic content of sinusoidal output can be reduced to $\approx 0.5\%$ by additional adjustments as shown in Figure 11. The potentiometer, R_A , adjusts the sine-shaping resistor, and R_B provides the fine adjustment for the waveform symmetry. The adjustment procedure is as follows:

1. Set R_B at midpoint, and adjust R_A for minimum distortion.
2. With R_A set as above, adjust R_B to further reduce distortion.

Triangle Wave Generation

The circuits of Figures 10 and 11 can be converted to triangle wave generation, by simply open-circuiting Pin 13 and 14 (i.e., S_1 open). Amplitude of the triangle is approximately twice the sine wave output.

FSK Generation

Figure 12 shows the circuit connection for sinusoidal FSK signal operation. Mark and space frequencies can be independently adjusted, by the choice of timing resistors, R_1 and R_2 ; the output is phase-continuous during transitions. The keying signal is applied to Pin 9. The circuit can be converted to split-supply operation by simply replacing ground with V^- .

Pulse and Ramp Generation

Figure 13 shows the circuit for pulse and ramp waveform generation. In this mode of operation, the FSK keying terminal (Pin 9) is shorted to the square-wave output (Pin 11), and the circuit automatically frequency-shift keys itself between two separate frequencies during the positive-going and negative-going output waveforms. The pulse width and duty cycle can be adjusted from 1% to 99%, by the choice of R_1 and R_2 . The values of R_1 and R_2 should be in the range of 1 k Ω to 2 M Ω .

PRINCIPLES OF OPERATION

Description of Controls

Frequency of Operation:

The frequency of oscillation, f_o , is determined by the external timing capacitor, C , across Pin 5 and 6, and by the timing resistor, R , connected to either Pin 7 or 8. The frequency is given as:

$$f_o = \frac{1}{RC} \text{ Hz}$$

and can be adjusted by varying either R or C . The recommended values of R , for a given frequency range, as shown in Figure 4. Temperature stability is optimum for $4 \text{ k}\Omega < R < 200 \text{ k}\Omega$. Recommended values of C are from 1000 pF to 100 μF .

Frequency Sweep and Modulation:

Frequency of oscillation is proportional to the total timing current, I_T , drawn from Pin 7 or 8:

$$f = \frac{320 I_T (\text{mA})}{C (\mu\text{F})} \text{ Hz}$$

Timing terminals (Pin 7 or 8) are low-impedance points, and are internally biased at +3V, with respect to Pin 12. Frequency varies linearly with I_T , over a wide range of current values, from 1 μA to 3 mA. The frequency can be controlled by applying a control voltage, V_C , to the activated timing pin as shown in Figure 9. The frequency of oscillation is related to V_C as:

$$f = \frac{1}{RC} \left(1 + \frac{R}{R_C} \left(1 - \frac{V_C}{3} \right) \right) \text{ Hz}$$

XR-2206

where V_C is in volts. The voltage-to-frequency conversion gain, K , is given as:

$$K = \delta f / \delta V_C = - \frac{0.32}{R_C C} \text{ Hz/V}$$

CAUTION: For safety operation of the circuit, I_T should be limited to ≤ 3 mA.

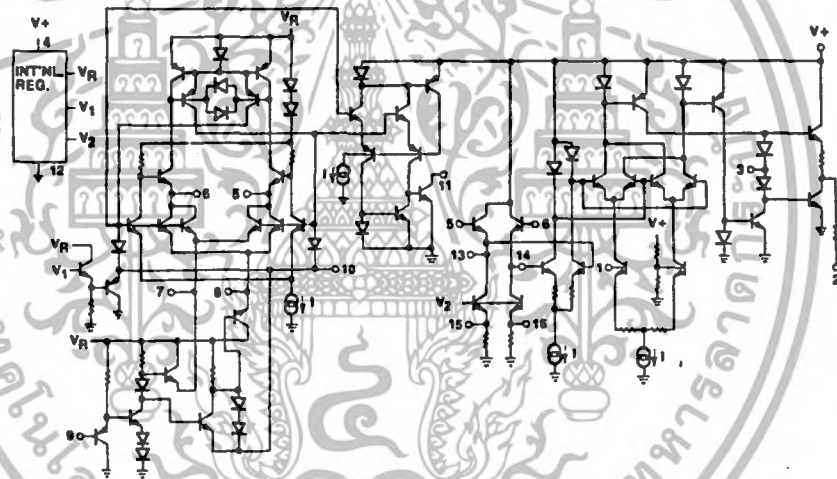
Output Amplitude:

Maximum output amplitude is inversely proportional to the external resistor, R_3 , connected to Pin 3 (see Figure 2). For sine wave output, amplitude is approximately 60 mV peak per $k\Omega$ of R_3 ; for triangle, the peak amplitude is approximately 160 mV peak per $k\Omega$ of R_3 . Thus, for example, $R_3 = 50 k\Omega$ would produce approximately $\pm 3V$ sinusoidal output amplitude.

Amplitude Modulation:

Output amplitude can be modulated by applying a dc bias and a modulating signal to Pin 1. The internal impedance at Pin 1 is approximately $100 k\Omega$. Output amplitude varies linearly with the applied voltage at Pin 1, for values of dc bias at this pin, within ± 4 volts of $V^+ / 2$ as shown in Figure 5. As this bias level approaches $V^+ / 2$, the phase of the output signal is reversed, and the amplitude goes through zero. This property is suitable for phase-shift keying and suppressed-carrier AM generation. Total dynamic range of amplitude modulation is approximately 55 dB.

CAUTION: AM control must be used in conjunction with a well-regulated supply, since the output amplitude now becomes a function of V^+ .



EQUIVALENT SCHEMATIC DIAGRAM

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

8-BIT GENERAL PURPOSE A/D CONVERTER

NE5034

DESCRIPTION

The NE5034 is a high-speed microprocessor-compatible 8-bit Analog-to-Digital converter. It uses the successive approximation conversion technique, and includes the comparator, reference DAC, SAR, an internal clock and three-state buffers all on the same chip.

The converter can accommodate a wide analog input voltage range, bipolar or unipolar, selectable through external input resistors. An external capacitor controls the internal clock frequency, providing conversion times down to 17µs. Faster conversion times are possible using an external clock.

Microprocessor interfacing requirements are simple, allowing analog-to-digital conversion with a minimum of external components.

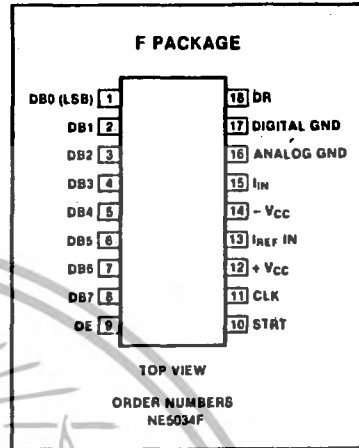
FEATURES

- 8-bit resolution and accuracy
- Accepts unipolar or bipolar inputs
- Three-state output buffers for easy microprocessor interface
- Choice of internal or external clocking
- Short conversion time, 17µs typical using internal clock

APPLICATIONS

- All microprocessor-based monitoring and control systems requiring analog signal inputs.
- Typical applications include: Automated process control, machine tools, robots, test and measurement instruments, environmental controls
- Other applications include: Ratimetric A/D conversion, very high resolution A/D conversion systems requiring high speed 8-bit building blocks

PIN CONFIGURATION

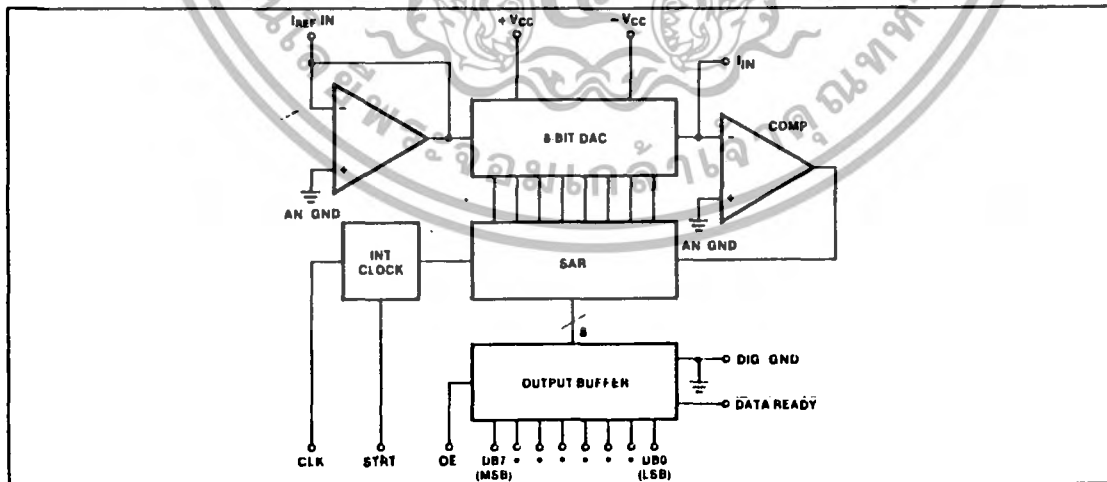


3

ABSOLUTE MAXIMUM RATINGS

PARAMETER	RATING	UNIT
V _{CC+} Positive supply voltage	0 to +6	V
V _{CC-} Negative supply voltage	0 to -15	V
I _{REF} Reference current	1.5	mA
I _{IN} Analog input current	5.0	mA
V _O Data output voltage	6.0	V
Analog GND to Digital GND	1.0	V
V _L Logic input voltage	-1 to V _{CC+}	V
P _D Power dissipation F package	1000	mW
T _A Operating temperature range	0 to +70	°C
T _{STG} Storage temperature range	-65 to +150	°C
T _{SOLD} Lead soldering temperature (10 seconds)	300	°C

BLOCK DIAGRAM



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

8-BIT GENERAL PURPOSE A/D CONVERTER

NE5034

DC ELECTRICAL CHARACTERISTICS $+V_{CC} = 5.0V$, $-V_{CC} = -12V$, $0^\circ C < T_A < 70^\circ C$ unless otherwise specified

SYMBOL AND PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNIT
Resolution		8	8	8	Bits
Relative accuracy error ^{1,2}				$\pm 1/2$	LSB
V_{CC+} Positive supply range		4.75	5.0	5.25	V
V_{CC-} Negative supply range		-11.4	-12	-12.6	V
E_{FS} Full scale gain error	$I_{REF} = 1.0mA$, $T_A = 25^\circ C$		± 2	± 5	LSB
E_{ZS} Zero scale offset error	$I_{REF} = 1.0mA$, $T_A = 25^\circ C$		± 0.5	± 1	LSB
Ps_r Power supply rejection ³	$I_{REF} = 1.0mA$, $V_{CC} + 4.75$ to $+5.25V$, $V_{CC} - 11.4$ to $-12.6V$			$\pm 1/2$	LSB
V_{IH} Logic 1 Input voltage (\overline{STR} and \overline{OE})		2.0			V
V_{IH} Logic 1 Input voltage ext. clock		2.4			V
V_{IL} Logic 0 Input voltage (\overline{STR} and \overline{OE})				0.8	V
V_{IL} Logic 0 Input voltage ext. clock				0.7	V
I_{IH} Logic 1 Input current (\overline{STR} and \overline{OE})	$V_{IN} = 2.4V$			20	μA
I_{IH} Logic 1 Input current ext. clock	$V_{IN} = 2.4V$		100		μA
I_{IL} Logic 0 Input current (\overline{STR} and \overline{OE})	$V_{IN} = 0.4V$		-20	-100	μA
I_{IL} Logic 0 Input current ext. clock	$V_{IN} = 0.7V$		-100		μA
V_{OL} Logic 0 output voltage	$I_{OL} = 1.6mA$, $\overline{OE} = 0.6V$			0.4	V
V_{OH} Logic 1 output voltage	$I_{OH} = 400\mu A$, $\overline{OE} = 0.6V$	2.4			V
I_{OZ} Three-state leakage	$\overline{OE} = 2.0V$, $V_{OL} = 0V$ or $5V$		± 10		μA
I_{CC+} Positive supply current	$V_{CC} + 5V$, $V_{CC} - 12V$		18	36	mA
I_{CC-} Negative supply current	$V_{CC} + 5V$, $V_{CC} - 12V$		-11	-22	mA

NOTES

1. Relative accuracy is defined as the deviation of the code transition points from the ideal code transition points on a straight line drawn from zero scale to full scale of the device.

2. Specifications given in LSBs refer to the weight of the least significant bit at the 8-bit level which is 0.39% of the full scale voltage.

3. MAX change in full scale

AC ELECTRICAL CHARACTERISTICS $V_+ = +5V$, $V_- = -12V$, $T_A = 25^\circ C$

SYMBOL & PARAMETER	TO	FROM	TEST CONDITIONS	MIN	TYP	MAX	UNIT
Internal clock frequency			$C_L = 60pF$ (See Figure 1)		500		KHz
External clock frequency						700	KHz
T_w \overline{STR} pulse width			Clock freq. = 500KHz	400			ns
External clock pulse width positive/negative				600			ns
Set up time ¹			See Figure 3	300			ns
t_p (out data) propagation delay	data out	\overline{OE}	See Figure 2		50	200	ns
t_p (out \overline{DR}) propagation delay	data ready out	8th clock	See Figure 3		700		ns
t_p (3-state) propagation delay 3-state	high impedance o/p	\overline{OE}	See Figure 2		60	200	ns
t_p (DB0) propagation delay	DB0	\overline{DR}	See Figure 3			500	ns
t_p (SDR) \overline{STR} low to \overline{DR} high	data ready high	\overline{STR} low	See Figure 3		700		ns

NOTE

1. See description of "Set up time"

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

8-BIT GENERAL PURPOSE A/D CONVERTER

NE5034

TYPICAL PERFORMANCE CHARACTERISTICS

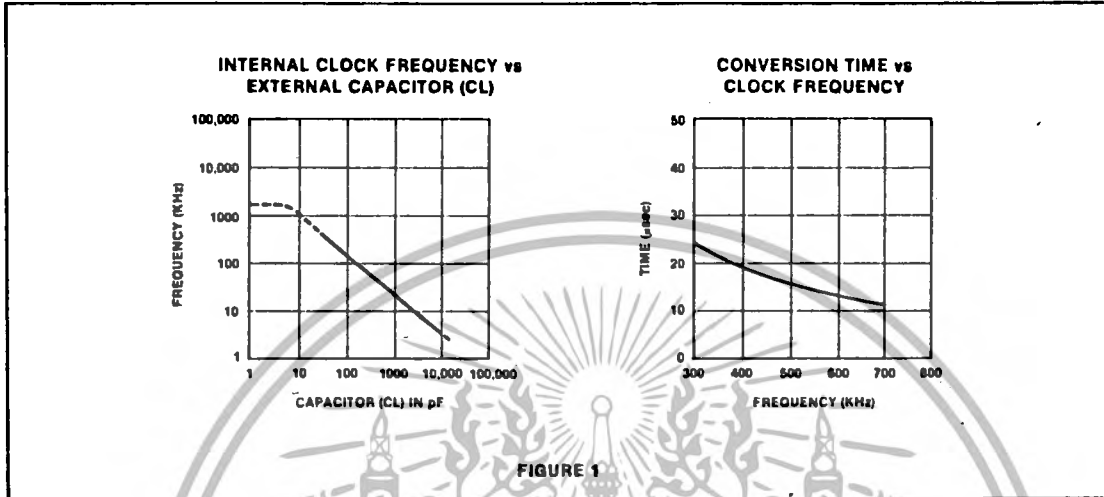


FIGURE 1

TEST LOAD CIRCUITS

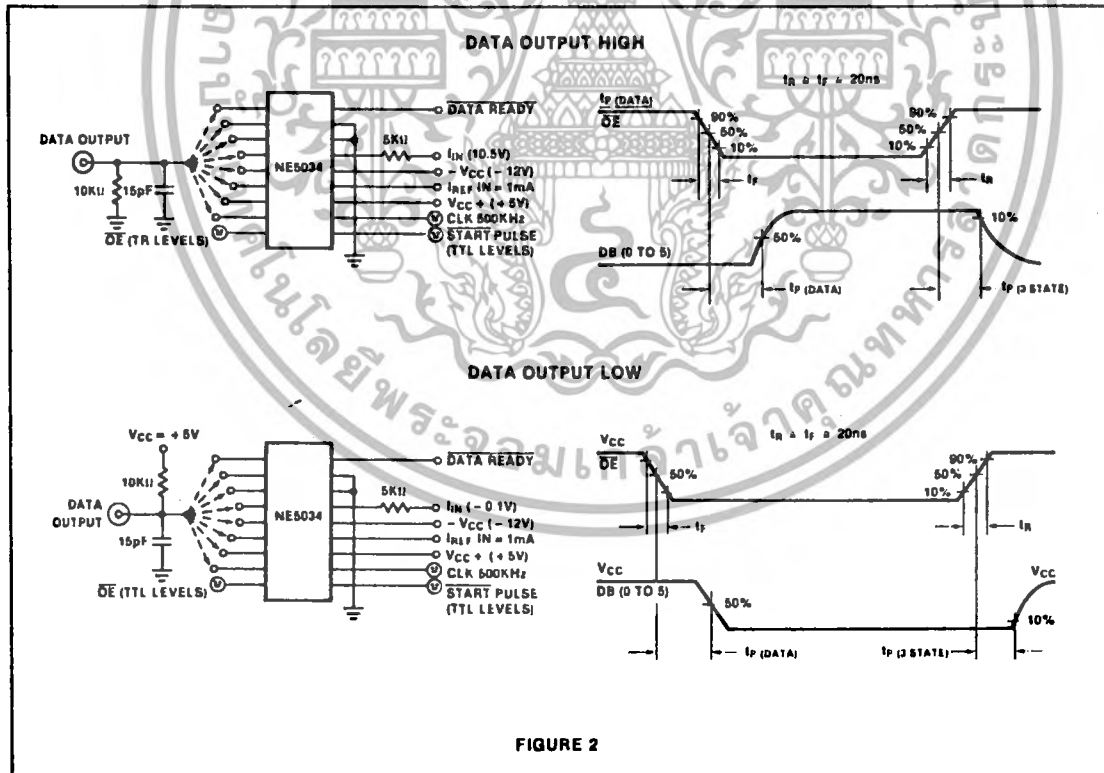


FIGURE 2

3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

8-BIT GENERAL PURPOSE A/D CONVERTER

NE5034

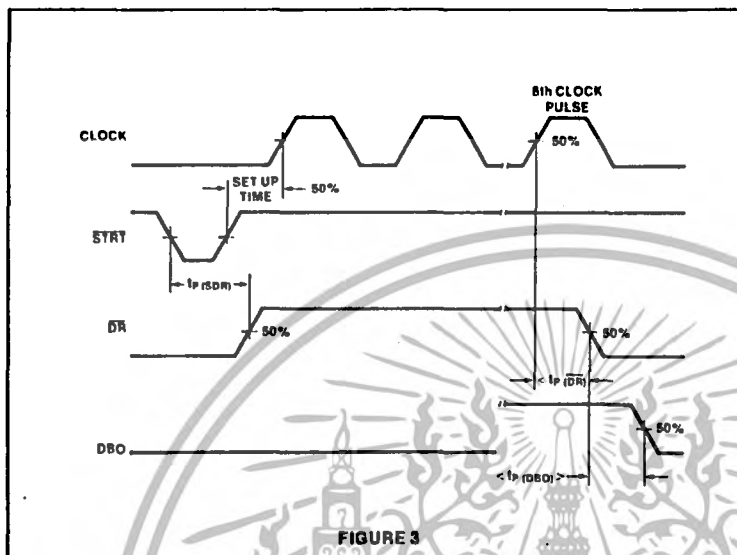


FIGURE 3

The comparator determines whether the output current of the DAC is greater or less than the input current converted from the unknown analog input voltage through an external input resistor. If the DAC output current is greater, the data latch for the trial bit is reset to a '0'; if it is less, the trial data bit stays at '1'. After all the bits from DB7 to DB0 have been tried, the SAR contains a valid 8-bit binary output code which accurately represents the unknown analog input to within $\pm 1/2$ LSB ($\pm 0.2\%$). This binary output will now remain in the SAR until another $\overline{\text{START}}$ pulse is applied.

During the successive-approximation sequence, the $\overline{\text{DATA READY}}$ signal remains at '1'. Upon completion of the conversion, the signal goes to a '0', indicating that data is valid and ready. If the $\overline{\text{OE}}$ input is left at a '0' during the conversion, the $\overline{\text{DATA OUTPUT}}$ shows the conversion sequence (see short cycle section). When the $\overline{\text{OE}}$ line is made a logic '1', the output buffers will go to a high impedance state and will remain so until the $\overline{\text{OE}}$ is returned to a '0' state.

FUNCTIONAL PIN DEFINITIONS

 $\overline{\text{DATA READY}}$ (DR)

This is an output pin used to indicate that a conversion is in progress. DR goes to a logic '1' when $\overline{\text{START}}$ is at a logic '0'. At the completion of a conversion DR returns to a logic '0'. There is a delay (MAX 0.5 μs) from the time DR goes to '0' to the time DB0 data is valid.

DB0-DB7

Eight three-state data outputs each with a drive capability of one TTL load. DB0 is the LSB and DB7 is the MSB.

 $\overline{\text{OE}}$

Output enable input. When $\overline{\text{OE}}$ is at a logic '1' the data outputs assume a high impedance state. With $\overline{\text{OE}}$ at a logic '0', data is placed on the outputs. Data appearing on the outputs is only valid if both $\overline{\text{OE}}$ and DR are at logic '0' (see note on DR timing).

 $\overline{\text{START}}$

This pin is used to reset the converter and start a new conversion. A logic '0' applied to this pin for a minimum of 400ns will reset the converter to a condition with DB7 at a logic '1' and all other Data outputs at logic '0'. It will also cause DR to go to a logic '1' (see timing diagrams for delay times). Conversion will start with the 1st clock pulse after $\overline{\text{START}}$ returns to a

logic '1' (see notes on set up time required). A $\overline{\text{START}}$ pulse while a conversion is taking place will cause the conversion to be aborted and the converter will reset. (See notes on short-cycle operation.)

CLK IN

An external capacitor between this pin and ground generates the internal clock pulses. (See diagram for clock frequency vs capacitor value). In order to synchronize the internal clock, to the start pulse a diode (small signal type e.g., 1N914) should be connected between $\overline{\text{START}}$ and CLK IN (see Figures 4 and 5). Without this diode the start pulse could occur at a time which could cause one of the conditions described in the Note on "set up" time. Applying an external TTL or MOS-compatible clock to this pin slaves the NE5034 to external clock frequency. In this case, the diode is not required but the "set up" time requirements should be noted.

BASIC CIRCUIT DESCRIPTION

The NE5034 is an 8-bit A/D converter which incorporates the successive-approximation conversion method. Upon receipt of the $\overline{\text{START}}$ pulse, successive bits, beginning with the MSB (DB7), are applied to the input of the internal 8-bit current output DAC by the 1 $\frac{1}{2}$ successive-approximation register (SAR) (see Block Diagram).

TIMING DESCRIPTION

The timing diagram shown in Figure 7 shows the successive trial and decisions for each data bit.

With $\overline{\text{START}}$ at a logic '0' the converter is reset to a condition with DB7 at a logic '1', DR at a logic '1' and DB0-DB6 at logic '0'.

Conversion starts after $\overline{\text{START}}$ returns to a logic '1'. Starting with DB7 each bit is tried in turn, with the decision point being at the time of the positive going edge of the clock. Starting with the first positive edge after $\overline{\text{START}}$ returns to logic '1' (see note on "set up" time). The 8th positive going edge makes the decision on DB0 (LSB) and also causes DR to return to a logic '0' to indicate the conversion is complete. (See note on DR timing.)

SHORT-CYCLE OPERATION

In applications where less than 8 bits of resolution are required the NE5034 can be operated to achieve shorter conversion times. No hard wire changes are required to perform "short-cycling".

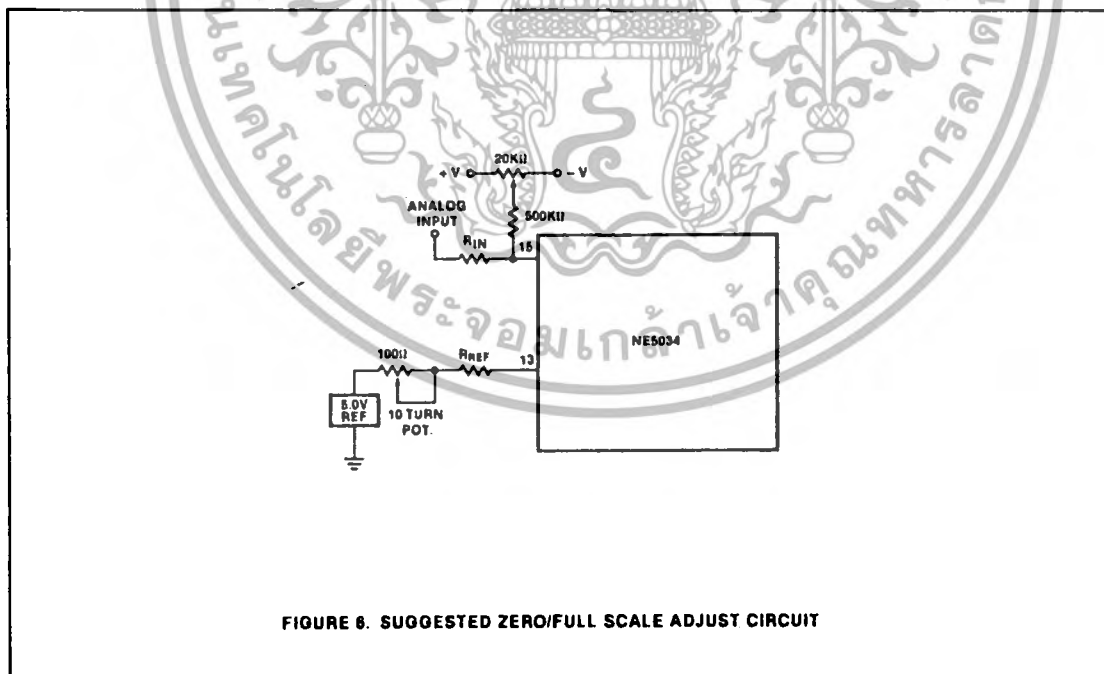
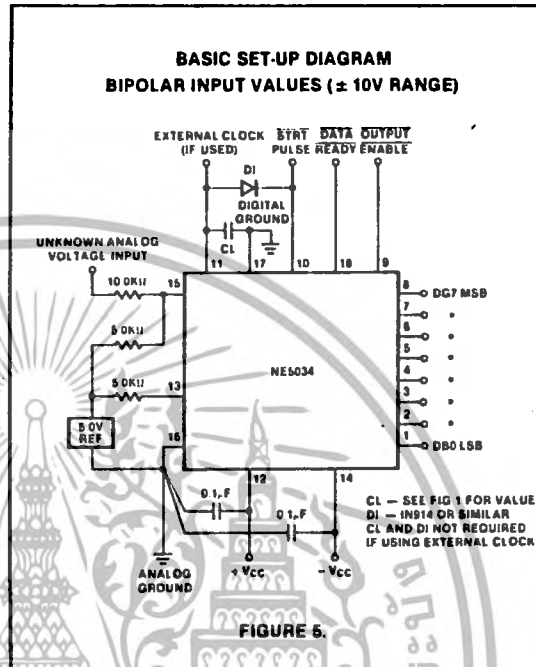
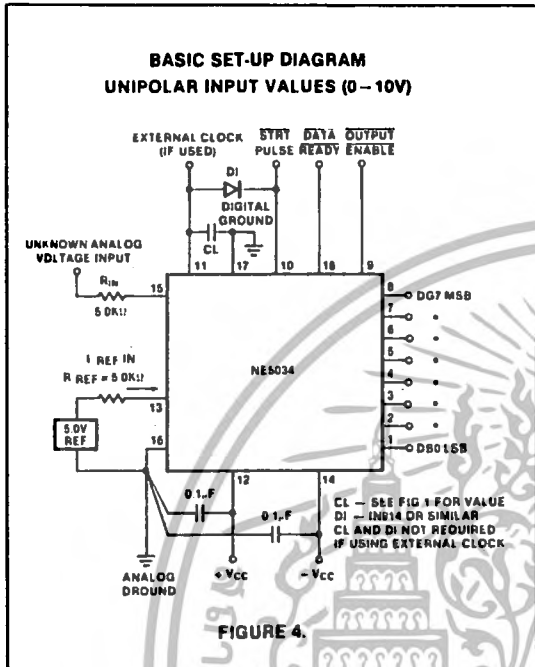
Conversion to X number of bits is completed at the end of X 4 0.5 clock cycles (after a start pulse) DR will still be at a logic '1' state.

$\overline{\text{OE}}$ can be used to 3 state the outputs even during short cycle operation.

8-BIT GENERAL PURPOSE A/D CONVERTER

NE5034

3



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

8-BIT GENERAL PURPOSE A/D CONVERTER

NE5034

SET UP TIME

When using an external clock, the positive going edge of the start pulse must be synchronized to the clock pulse. There is a "set up" time of 300ns required between the time of the start pulse returning to a logic "1" and the next positive going edge of the clock.

If the positive edge of the start pulse occurs less than 300ns prior to the positive clock edge, one of the following conditions will occur:

- The converter recognizes the clock pulse and converts as normal.
- The conversion starts one clock pulse later.
- The conversion never starts, this will be indicated by the fact that \overline{DR} does not return to logic "0". In this case a new start pulse will be required.

DATA READY (\overline{DR}) TIMING

After \overline{DR} returns to a logic "0" indicating a conversion is complete there is a time delay of 500ns before the data at $\overline{DB0}$ output (the Least Significant Bit) is valid.

ZERO OFFSET (NEGATIVE FULL SCALE) CALIBRATION PROCEDURES

- Apply continuous start pulses to the \overline{START} input.
- Apply 1/2 LSB in the case of unipolar operation, or 1/2 LSB above $-FS$ in the case of bipolar operation to the analog input.

- Observe all data outputs after each conversion is completed.
- Adjust the potentiometer connected to I_{IN} (see Figure 6) until the LSB flickers between '0' and '1', and all other data outputs remain '0' following each conversion.

FULL SCALE (POSITIVE FULL SCALE) CALIBRATION:

- Apply continuous start pulses to the \overline{START} input.
- Apply full scale minus 1 1/2 LSB to the analog input.
- Observe all data outputs after each conversion is completed.
- Adjust the voltage applied to $V_{REF IN}$ (Figure 4) until the LSB varies between '0' and '1', and all other data outputs stay '1' after each conversion.

NOTE:
 1 Where an input of 1/2 LSB is called for, the voltage is equal to $\frac{FS}{256}$.
 2 The sequence of calibration should be:
 a. Zero offset
 b. Full scale adjust
 c. Zero offset
 d. Full scale adjust

OPERATING PRECAUTIONS:

Analog and digital grounds should have separate returns. Noise and jitter on digital ground will degrade accuracy unless the input is referenced to a 'clean' analog ground.

UNIPOLAR BINARY OPERATION:

A standard connection for a 0 to 10V unipolar binary operation, with $V_{REF IN}$ equal to +5 volts, is shown in Figure 4. The NE5034 can quantize full scale ranges of 1V to 10V. It should be noted, however, that for smaller full scale ranges, the accuracy and speed will degrade.

The input voltage versus output code relationship for unipolar operation is shown in Table 1. The full scale range is 2 times $I_{REF IN}$.

Table 1. Unipolar—Binary

ANALOG INPUT NOTES 1, 2, 3	DIGITAL OUTPUT CODE	
	MSB	LSB
FS—1 LSB	1 1 1 1 1 1 1 1	
FS—2 LSB	1 1 1 1 1 1 1 0	
3/4 FS	1 1 0 0 0 0 0 0	
1/2 FS + 1 LSB	1 0 0 0 0 0 0 1	
1/2 FS	1 0 0 0 0 0 0 0	
1/2 FS - 1 LSB	0 1 1 1 1 1 1 1	
1/4 FS	0 1 0 0 0 0 0 0	
1 LSB	0 0 0 0 0 0 0 1	
0	0 0 0 0 0 0 0 0	

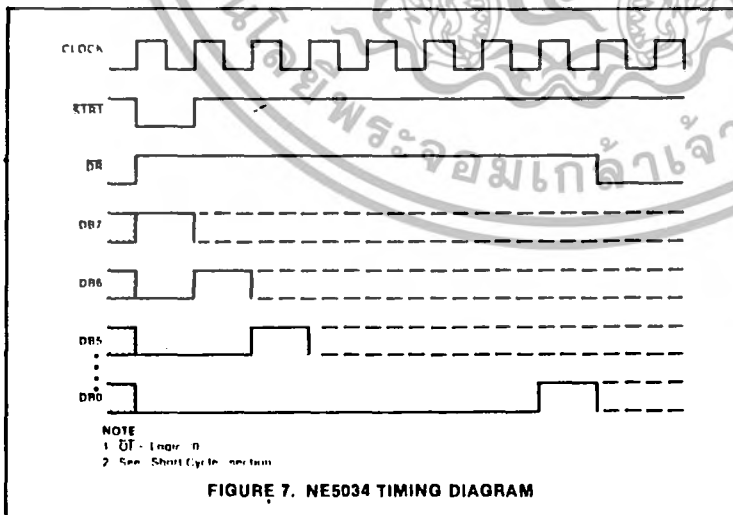
Table 2. Bipolar—Offset Binary

ANALOG INPUT NOTES 1, 3, 4	DIGITAL OUTPUT CODE	
	MSB	LSB
+(FS - 1 LSB)	1 1 1 1 1 1 1 1	
+(FS - 2 LSB)	1 1 1 1 1 1 1 0	
+(1/2 FS)	1 1 0 0 0 0 0 0	
+(1 LSB)	1 0 0 0 0 0 0 1	
0	1 0 0 0 0 0 0 0	
-(1 LSB)	0 1 1 1 1 1 1 1	
-(1/2 FS)	0 1 0 0 0 0 0 0	
-(FS - 1 LSB)	0 0 0 0 0 0 0 1	
-FS	0 0 0 0 0 0 0 0	

BIPOLAR (OFFSET BINARY) OPERATION:

A standard connection for a -5 to +5V or -10 to +10V bipolar operation is shown in Figure 5.

NOTES:
 1 Analog inputs shown are nominal center values of code
 2 "FS" is full scale, i.e., $2I_{REF IN}$ (Unipolar mode)
 3 1 LSB equals $(2 - \theta) (FS)$
 4 "FS" is full scale, i.e., $I_{REF IN}$ (Bipolar mode)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

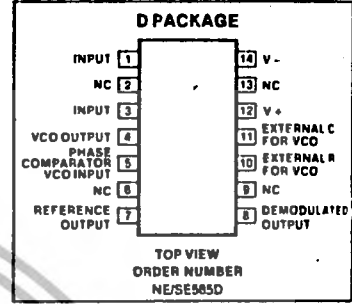
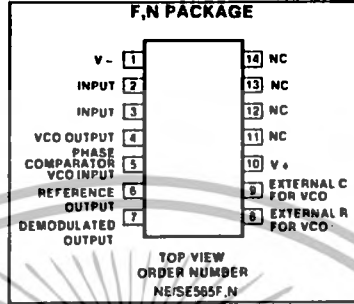
PHASE LOCKED LOOP

NE/SE565

DESCRIPTION

The SE/NE565 Phase-Locked Loop (PLL) is a self-contained, adaptable filter and demodulator for the frequency range from 0.001Hz to 500kHz. The circuit comprises a voltage-controlled oscillator of exceptional stability and linearity, a phase comparator, an amplifier and a low-pass filter as shown in the block diagram. The center frequency of the PLL is determined by the free-running frequency of the VCO; this frequency can be adjusted externally with a resistor or a capacitor. The low-pass filter, which determines the capture characteristics of the loop, is formed by an internal resistor and an external capacitor.

PIN CONFIGURATIONS



FEATURES

- Highly stable center frequency (200ppm/°C typ.)
- Wide operating voltage range (±6 to ±12 volts)
- Highly linear demodulated output (0.2% typ.)
- Center frequency programming by means of a resistor or capacitor, voltage or current
- TTL and DTL compatible square-wave output; loop can be opened to insert digital frequency divider
- Highly linear triangle wave output
- Reference output for connection of comparator in frequency discriminator
- Bandwidth adjustable from $\pm 1\%$ to > $\pm 60\%$
- Frequency adjustable over 10 to 1 range with same capacitor

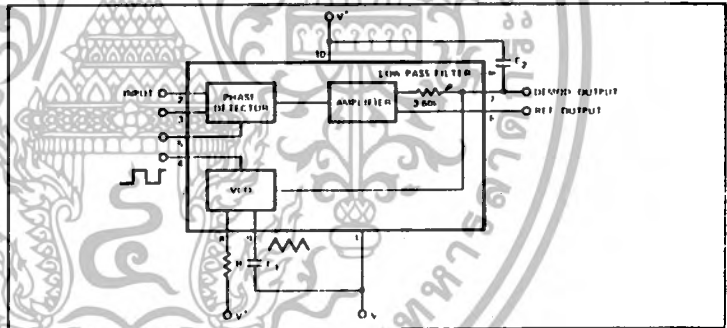
APPLICATIONS

- Frequency shift keying
- Modems
- Telemetry receivers
- Tone decoders
- SCA receivers
- Wideband FM discriminators
- Data synchronizers
- Tracking filters
- Signal restoration
- Frequency multiplication & division

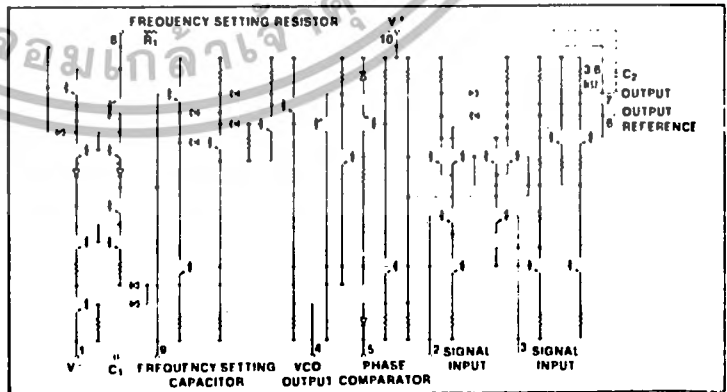
ABSOLUTE MAXIMUM RATINGS $T_A = 25^\circ\text{C}$ unless otherwise specified.

PARAMETER	RATING	UNIT
Maximum operating voltage	26	V
Input voltage	3	Vp-p
Storage temperature	-65 to +150	°C
Operating temperature range NE565	0 to +70	°C
SE565	-55 to +125	°C
Power dissipation	300	mW

BLOCK DIAGRAM



EQUIVALENT SCHEMATIC



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PHASE LOCKED LOOP

NE/SE565

ELECTRICAL CHARACTERISTICS $T_A = 25^\circ\text{C}$, $V_{CC} = \pm 6\text{V}$ unless otherwise specified.

PARAMETER	TEST CONDITIONS	SE565			NE565			UNIT
		Min	Typ	Max	Min	Typ	Max	
SUPPLY REQUIREMENTS Supply voltage Supply current		± 6	8	± 12 12.5	± 6	6	± 12 12.5	V mA
INPUT CHARACTERISTICS Input impedance ¹ Input level required for tracking	$f_o = 50\text{kHz}$, $\pm 10\%$ frequency deviation	7 10	10		5 10	10		k Ω mVrms
VCO CHARACTERISTICS Center frequency Maximum value Distribution ²	Distribution taken about $f_o = 50\text{kHz}$, $R_1 = 5.0\text{k}\Omega$, $C_1 = 1200\text{pF}$	300	500			500		kHz
Drift with temperature Drift with supply voltage	$f_o = 50\text{kHz}$ $f_o = 50\text{kHz}$, $V_{CC} = \pm 6$ to ± 7 volts		200 0.1	1.0		300 0.2	1.5	ppm/ $^\circ\text{C}$ %/V
Triangle wave Output voltage level Linearity		1.9	2.4 0.2	3	1.9	2.4 0.5	3	Vp-p %
Square wave Logical "1" output voltage Logical "0" output voltage	$f_o = 50\text{kHz}$ $f_o = 50\text{kHz}$	+4.9	+5.2 -0.2	+0.2	+4.9	+5.2 -0.2	+0.2	V V
Duty cycle	$f_o = 50\text{kHz}$	45	50	55	40	50	60	%
Rise time Fall time			20 50	100 200		20 50		ns ns
Output current (sink) Output current (source)		0.6 5	1 10		0.6 5	1 10		mA mA
DEMODULATED OUTPUT CHARACTERISTICS Output voltage level Maximum voltage swing ³ Output voltage swing Total harmonic distortion Output impedance ⁴ Offset voltage (V6-V7) Offset voltage vs temperature (drift) AM rejection	Measured at pin 7 $\pm 10\%$ frequency deviation	4.25	4.5 2	4.75	4.0	4.5 2	5.0	V Vp-p mVp-p % k Ω mV $\mu\text{V}/^\circ\text{C}$ dB

NOTES

- Both input terminals (pins 2 and 3) must receive identical dc bias. This bias may range from 0 volts to -4 volts.
- The external resistance for frequency adjustment (R1) must have a value between 2k Ω and 20k Ω .
- Output voltage swings negative as input frequency increases.
- Output not buffered.

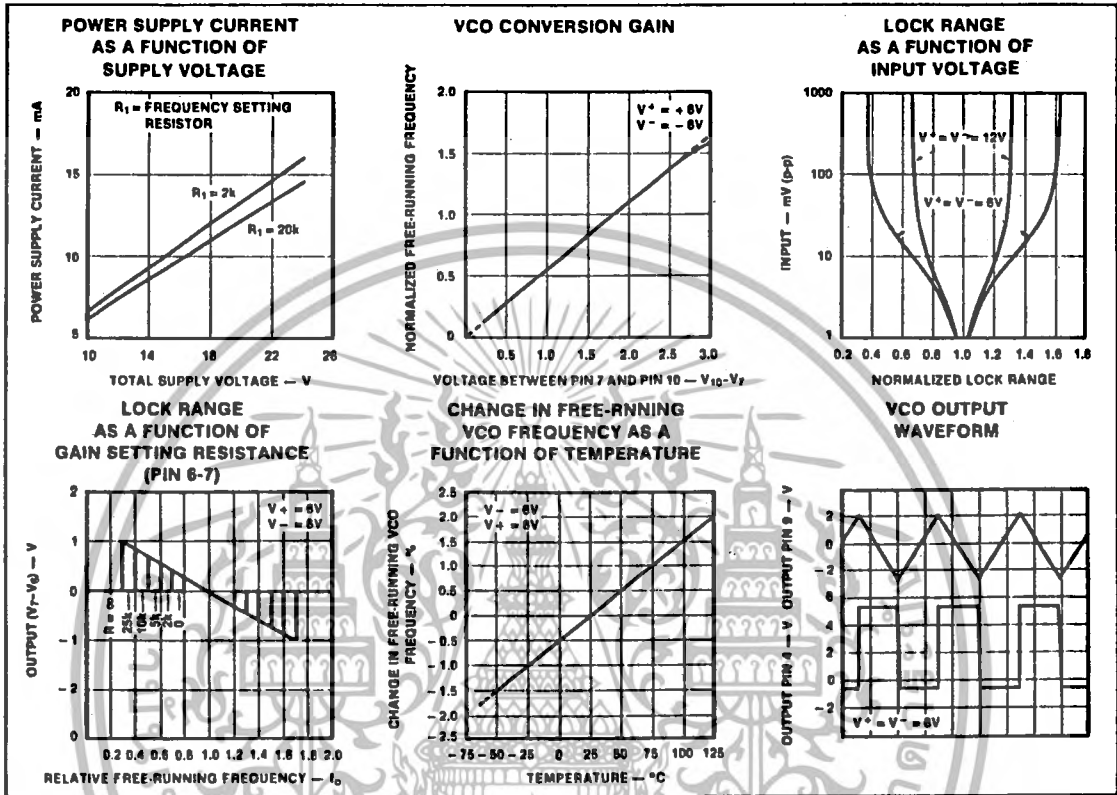
11

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PHASE LOCKED LOOP

NE/SE565

TYPICAL PERFORMANCE CHARACTERISTICS



DESIGN FORMULAS (See Figure 1)

Free-running frequency of VCO: $f_0 = \frac{1.2}{4R_1C_1} \ln H_z$

Lock-range: $f_L = \pm \frac{8f_0}{V_{CC}} \ln H_z$

Capture-range: $f_c = \pm \frac{1}{2\pi} \sqrt{\frac{2\omega L}{\tau}}$

where $\tau = (3.6 \times 10^3) \times C_2$

TYPICAL APPLICATIONS FM Demodulation

The 565 Phase Locked Loop is a general purpose circuit designed for highly linear FM demodulation. During lock, the average dc level of the phase comparator output signal is directly proportional to the frequency of the input signal. As the input frequency shifts, it is this output signal which causes the VCO to shift its frequency to match that of the input. Consequently, the linearity of the phase comparator output with frequency is determined by the voltage-to-frequency transfer function of the VCO.

Because of its unique and highly linear VCO, the 565 PLL can lock to and track an input signal over a very wide bandwidth (typically $\pm 60\%$) with very high linearity (typically, within 0.5%).

A typical connection diagram is shown in Figure 1. The VCO free-running frequency is given approximately by

$f_0 = \frac{1.2}{4R_1C_1}$ and should be adjusted to be at the center of the input signal frequency range. C1 can be any value, but R1 should be within the range of 2000 to 20,000 ohms with an optimum value on the order of 4000 ohms. The source can be direct coupled if the dc resistances seen from pins 2 and 3 are equal and there is no dc voltage difference between the pins. A short between pins 4 and 5 connects the VCO to the phase comparator. Pin 6 provides a dc reference voltage that is close to the dc potential of the demodulated output (pin 7). Thus, if a resistance is connected between pins 6 and 7, the gain of the output stage can be reduced with little change in the dc voltage level at the output. This allows the lock range to be

decreased with little change in the free-running frequency. In this manner the lock range can be decreased to $\pm 60\%$ of f_0 to approximately $\pm 20\%$ of f_0 (at $\pm 6V$).

A small capacitor (typically 0.001 μF) should be connected between pins 7 and 8 to eliminate possible oscillation in the control current source.

A single-pole loop filter is formed by the capacitor C2, connected between pin 7 and the positive supply, and an internal resistance of approximately 3600 ohms.

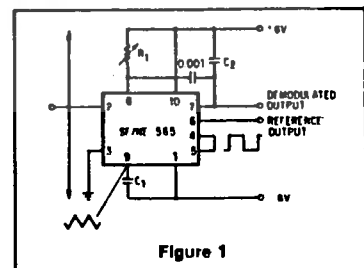


Figure 1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PHASE LOCKED LOOP

NE/SE565

Frequency Shift Keying (FSK)

FSK refers to data transmission by means of a carrier which is shifted between two preset frequencies. This frequency shift is usually accomplished by driving a VCO with the binary data signal so that the two resulting frequencies correspond to the "0" and "1" states (commonly called space and mark) of the binary data signal.

A simple scheme using the 565 to receive FSK signals of 1070Hz and 1270Hz is shown in Figure 2. As the signal appears at the input, the loop locks to the input frequency and tracks it between the two frequencies with a corresponding dc shift at the output.

The loop filter capacitor C2 is chosen smaller than usual to eliminate overshoot on the output pulse, and a three-stage RC ladder filter is used to remove the carrier component from the output. The band edge of the ladder filter is chosen to be approximately half way between the maximum keying rate (in this case 300 baud or 150Hz) and twice the input frequency (approximately 2200Hz). The output signal can now be made logic compatible by connecting a voltage comparator between the output and pin 6 of the loop. The free-running frequency is adjusted with R1 so as to result in a slightly-positive voltage at the output with $f_N = 1070\text{Hz}$.

The input connection is typical for cases where a dc voltage is present at the source and therefore a direct connection is not desirable. Both input terminals are returned to ground with identical resistors (in this case, the values are chosen to effect a 600-ohm input impedance).

Frequency Multiplication

There are two methods by which frequency multiplication can be achieved using the 565:

1. Locking to a harmonic of the input signal.
2. Inclusion of a digital frequency divider or counter in the loop between the VCO and phase comparator.

The first method is the simplest, and can be achieved by setting the free-running frequency of the VCO to a multiple of the input frequency. A limitation of this scheme is that the lock range decreases as successively higher and weaker harmonics are used for locking. If the input frequency is to be constant with little tracking required, the loop can generally be locked to any one of the first 5 harmonics. For higher orders of multiplication, or for cases where a large lock range is desired, the second scheme is more desirable. An example of this might be

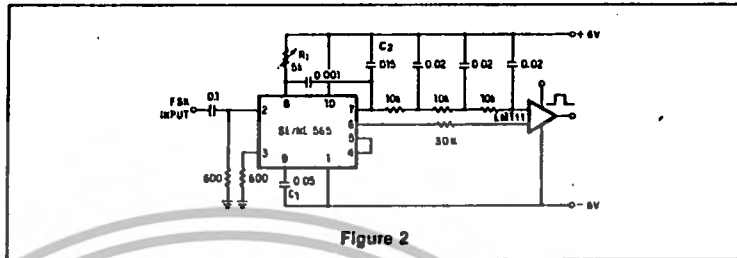


Figure 2

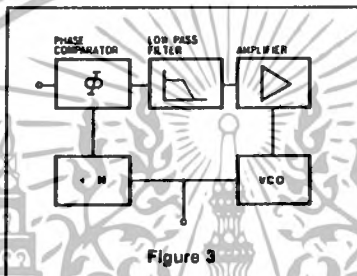


Figure 3

a case where the input signal varies over a wide frequency range and a large multiple of the input frequency is required.

A block diagram of the second scheme is shown in Figure 3. Here the loop is broken between the VCO and the phase comparator, and a frequency divider is inserted. The fundamental of the divided VCO frequency is locked to the input frequency in this case, so that the VCO is actually running at a multiple of the input frequency. The amount of multiplication is determined by the frequency divider. A typical connection scheme is shown in Figure 4. To set up the circuit, the frequency limits of the input signal must be determined. The free-running frequency of the VCO is then adjusted by means of R1 and C1 (as discussed under FM demodulation) so that the output frequency of the divider is midway between the input frequency limits. The filter capacitor, C2, should be large enough to eliminate variations in the demodulated output voltage (at pin 7). In order to stabilize the VCO frequency, the output can now be taken as the VCO squarewave output, and its fundamental will be the desired multiple of the input frequency (f_{IN}) as long as the loop is in lock.

SCA (Background Music) Decoder

Some FM stations are authorized by the FCC to broadcast uninterrupted background music for commercial use. To do this a frequency modulated subcarrier of 67kHz is used. The frequency is chosen so

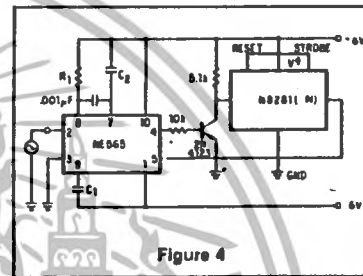


Figure 4

es not to interfere with the normal stereo or monaural program; in addition, the level of the subcarrier is only 10% of the amplitude of the combined signal.

The SCA signal can be filtered out and demodulated with the NE565 Phase Locked Loop without the use of any resonant circuits. A connection diagram is shown in Figure 5. This circuit also serves as an example of operation from a single power supply.

A resistive voltage divider is used to establish a bias voltage for the input (pins 2 and 3). The demodulated (multiplex) FM signal is fed to the input through a two-stage high-pass filter, both to effect capacitive coupling and to attenuate the strong signal of the regular channel. A total signal amplitude, between 80mV and 300mV, is required at the input. Its source should have an impedance of less than 10,000 ohms.

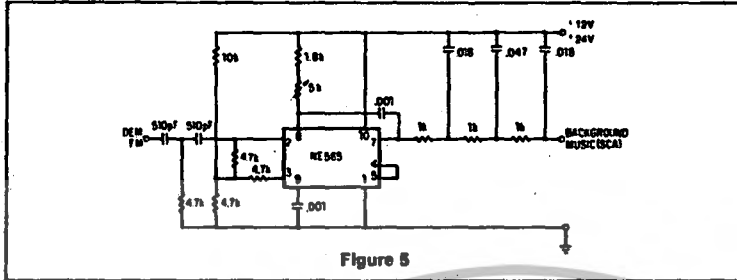
The Phase Locked Loop is tuned to 67kHz with a 5000 ohm potentiometer; only approximate tuning is required, since the loop will seek the signal.

The demodulated output (pin 7) passes through a three-stage low-pass filter to provide de-emphasis and attenuate the high-frequency noise which often accompanies SCA transmission. Note that no capacitor is provided directly at pin 7; thus, the circuit is operating as a first-order loop. The demodulated output signal is in the order of 50mV and the frequency response extends to 7kHz.



PHASE LOCKED LOOP

NE/SE565



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**LM131A/LM131, LM231A/LM231, LM331A/LM331
Precision Voltage-to-Frequency Converters**

General Description

The LM131/LM231/LM331 family of voltage-to-frequency converters are ideally suited for use in simple low-cost circuits for analog-to-digital conversion, precision frequency-to-voltage conversion, long-term integration, linear frequency modulation or demodulation, and many other functions. The output when used as a voltage-to-frequency converter is a pulse train at a frequency precisely proportional to the applied input voltage. Thus, it provides all the inherent advantages of the voltage-to-frequency conversion techniques, and is easy to apply in all standard voltage-to-frequency converter applications. Further, the LM131A/LM231A/LM331A attains a new high level of accuracy versus temperature which could only be attained with expensive voltage-to-frequency modules. Additionally the LM131 is ideally suited for use in digital systems at low power supply voltages and can provide low-cost analog-to-digital conversion in microprocessor-controlled systems. And, the frequency from a battery powered voltage-to-frequency converter can be easily channeled through a simple photoisolator to provide isolation against high common mode levels.

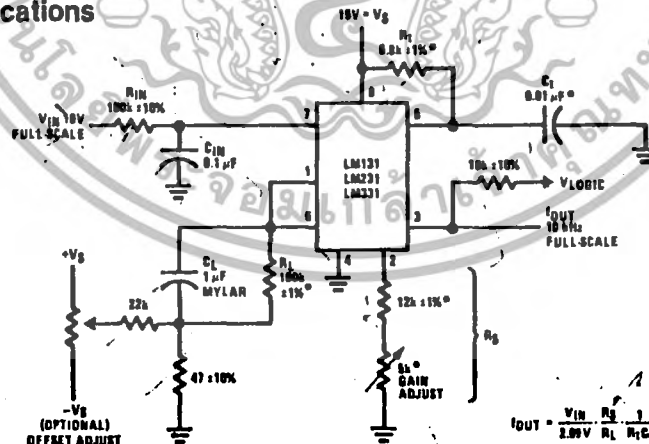
The LM131/LM231/LM331 utilizes a new temperature-compensated band-gap reference circuit, to provide excellent accuracy over the full operating temperature range, at power supplies as low as 4.0V. The precision timer circuit has low bias currents without degrading

the quick response necessary for 100kHz voltage-to-frequency conversion. And the output is capable of driving 3 TTL loads, or a high voltage output up to 40V, yet is short-circuit-proof against VCC.

Features

- Guaranteed linearity 0.01% max
- Improved performance in existing voltage-to-frequency conversion applications
- Split or single supply operation
- Operates on single 6V supply
- Pulse output compatible with all logic forms
- Excellent temperature stability, ±50 ppm/°C max
- Low power dissipation, 15 mW typical at 5V
- Wide dynamic range, 100dB min at 10 kHz full scale frequency
- Wide range of full scale frequency, 1 Hz to 100 kHz
- Low cost

Typical Applications



*Use stable components with low temperature coefficients. See Typical Applications section.

FIGURE 1. Simple Stand-Alone Voltage-to-Frequency Converter with ±0.03% Typical Linearity (f = 10 Hz to 11 kHz)

LM131A/LM131, LM231A/LM231, LM331A/LM331

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LM131A/LM131,
LM231A/LM231, LM331A/LM331

Absolute Maximum Ratings

	LM131A/LM131	LM231A/LM231	LM331A/LM331
Supply Voltage	40V	40V	40V
Output Short Circuit to Ground	Continuous	Continuous	Continuous
Output Short Circuit to V _{CC}	Continuous	Continuous	Continuous
Input Voltage	-0.2V to +V _S	-0.2V to +V _S	-0.2V to +V _S
Operating Ambient Temperature Range	T _{MIN} T _{MAX} -55°C to +125°C	T _{MIN} T _{MAX} -25°C to +85°C	T _{MIN} T _{MAX} 0°C to +70°C
Power Dissipation (P _D at 25°C) and Thermal Resistance (θ _{J-A})			
(H Package) P _D	670 mW	570 mW	570 mW
θ _{J-A}	150°C/W	150°C/W	150°C/W
(N Package) P _D		500 mW	500 mW
θ _{J-A}		155°C/W	155°C/W

Electrical Characteristics T_A = 25°C unless otherwise specified. (Note 1)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
VFC Non-Linearity (Note 2)	4.5V ≤ V _S ≤ 20V		±0.003	±0.01	% F _S
	T _{MIN} ≤ T _A ≤ T _{MAX}		±0.006	±0.02	% F _S
In Circuit of Figure 1	V _S = 15V, f = 10 Hz to 11 kHz		±0.024	±0.14	% F _S
Conversion Accuracy Scale Factor (Gain)	V _{IN} = -10V, R _S = 14 kΩ				% F _S
LM131, LM131A, LM231, LM231A		0.95	1.00	1.05	% F _S
LM331, LM331A		0.90	1.00	1.10	% F _S
Temperature Stability of Gain	T _{MIN} ≤ T _A ≤ T _{MAX} , 4.5V ≤ V _S ≤ 20V				% F _S
LM131/LM231/LM331			±30	±150	% F _S
LM131A/LM231A/LM331A			±20	±50	% F _S
Change of Gain with V _S	4.5V ≤ V _S ≤ 10V		0.01	0.1	% F _S
	10V ≤ V _S ≤ 40V		0.006	0.06	% F _S
Rated Full-Scale Frequency	V _{IN} = -10V	10.0			kHz
Overrange (Beyond Full-Scale) Frequency	V _{IN} = -11V	10			kHz
INPUT COMPARATOR					
Offset Voltage			±3	±10	mV
LM131/LM231/LM331	T _{MIN} ≤ T _A ≤ T _{MAX}		±4	±14	mV
LM131A/LM231A/LM331A	T _{MIN} ≤ T _A ≤ T _{MAX}		±3	±10	mV
Bias Current			-80	-300	nA
Offset Current			±8	±100	nA
Common-Mode Range	T _{MIN} ≤ T _A ≤ T _{MAX}	-0.2		V _{CC} - 2.0	V
TIMER					
Timer Threshold Voltage, Pin 5		0.63	0.6-0.7	0.70	V
Input Bias Current, Pin 5	V _S = 15V				nA
All Devices	0V ≤ V _{PIN 5} ≤ 0.9V		±10	±100	nA
LM131/LM231/LM331	V _{PIN 5} = 10V		700	1000	nA
LM131A/LM231A/LM331A	V _{PIN 5} = 10V		700	1000	nA
V _{SAT} PIN 5 (Reset)	I = 5 mA		0.22	0.5	V

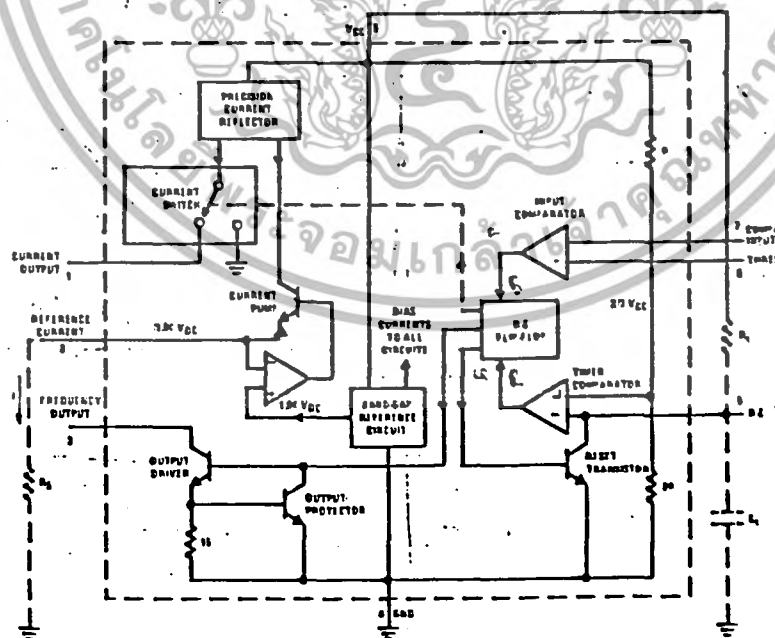
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Electrical Characteristics (Continued) $T_A = 25^\circ\text{C}$ unless otherwise specified (Note 1)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
CURRENT SOURCE (Pin 1)					
Output Current LM131, LM131A, LM231, LM231A LM331, LM331A	$R_S = 14\text{ k}\Omega, V_{PIN\ 1} = 0$	126 116	135 135	144 156	μA
Change with Voltage	$0\text{V} \leq V_{PIN\ 1} \leq 10\text{V}$		0.2	1.0	μA
Current Source OFF Leakage LM131, LM131A LM231, LM231A, LM331, LM331A All Devices	$T_A = T_{MAX}$		0.01 0.02 2.0	1.0 10.0 50.0	nA nA nA
Operating Range of Current (Typical)			(10 to 500)		μA
REFERENCE VOLTAGE (Pin 2)					
LM131, LM131A, LM231, LM231A LM331, LM331A		1.76 1.70	1.89 1.89	2.02 2.08	VDC VDC
Stability vs Temperature			±60		ppm/°C
Stability vs Time, 1000 Hours			±0.1		%
LOGIC OUTPUT (Pin 3)					
V_{SAT}	$I = 5\text{ mA}$		0.15	0.60	V
OFF Leakage	$I = 3.7\text{ mA}$ (2 TTL Loads), $T_{MIN} \leq T_A \leq T_{MAX}$		0.10	0.40	V
			±0.05	1.0	μA
SUPPLY CURRENT					
LM131, LM131A, LM231, LM231A	$V_S = 5\text{V}$ $V_S = 40\text{V}$	2.0 2.5	3.0 4.0	4.0 6.0	mA mA
LM331, LM331A	$V_S = 5\text{V}$ $V_S = 40\text{V}$	1.5 2.0	3.0 4.0	6.0 8.0	mA mA

Note 1: All specifications apply in the circuit of Figure 3, with $4.0\text{V} \leq V_S \leq 40\text{V}$, unless otherwise noted.
 Note 2: Nonlinearity is defined as the deviation of I_{OUT} from $V_{IN} \times (10\text{ kHz}/10\text{ VDC})$ when the circuit has been trimmed for zero error at 10 Hz and at 10 kHz, over the frequency range 1 Hz to 11 kHz. For the timing capacitor, C_T , use NPO ceramic, Teflon[®], or polystyrene.

Functional Block Diagrams



Registered trademark of DuPont
 FIGURE 1a
 8-253

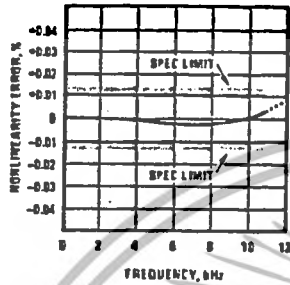


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

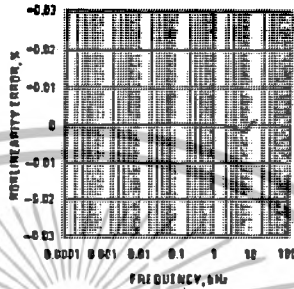
Typical Performance Characteristics

(All electrical characteristics apply for the circuit of Figure 3, unless otherwise noted.)

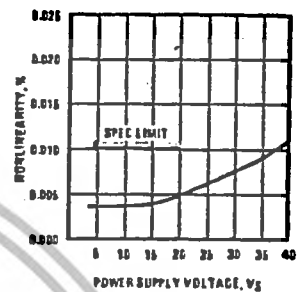
Nonlinearity Error, LM131 Family, as Precision V-to-F Converter (Figure 3)



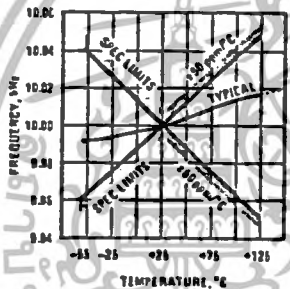
Nonlinearity Error, LM131 Family



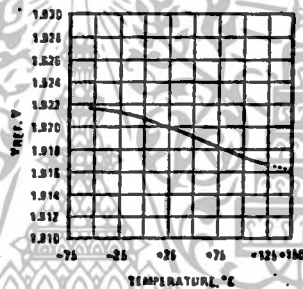
Nonlinearity vs Power Supply Voltage



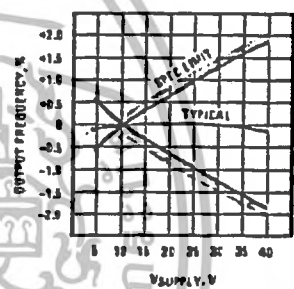
Frequency vs Temperature, LM131A



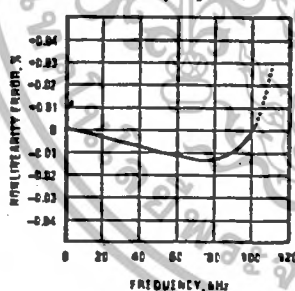
VREF vs Temperature, LM131A



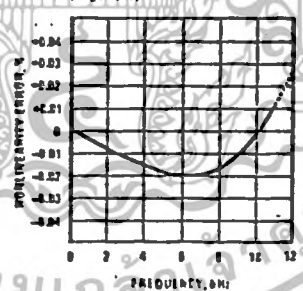
Output Frequency vs VSUPPLY



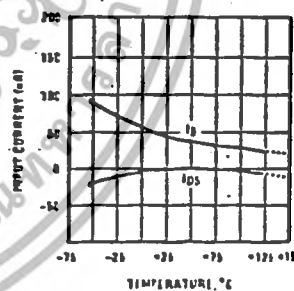
100kHz Nonlinearity Error, LM131 Family (Figure 4)



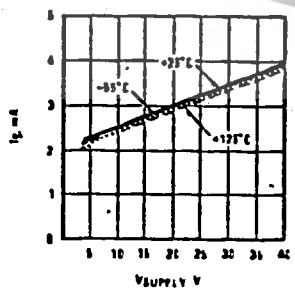
Nonlinearity Error, LM131 (Figure 1)



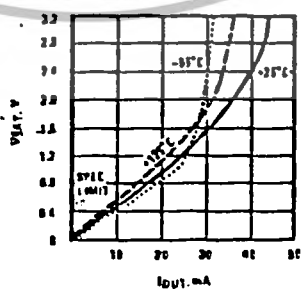
Input Current (Pins 6, 7) vs Temperature



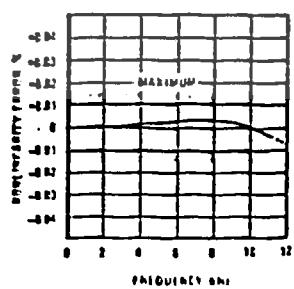
Power Drain vs VSUPPLY



Output Saturation Voltage vs IOU1 (Pin 3)



Nonlinearity Error, Precision F-to-V Converter (Figure 6)



Typical Applications (Continued)

PRINCIPLES OF OPERATION OF A SIMPLIFIED VOLTAGE-TO-FREQUENCY CONVERTER

The LM131 is a monolithic circuit designed for accuracy and versatile operation when applied as a voltage-to-frequency (V-to-F) converter or as a frequency-to-voltage (F-to-V) converter. A simplified block diagram of the LM131 is shown in Figure 2 and consists of a switched current source, input comparator, and 1-shot timer.

The operation of these blocks is best understood by going through the operating cycle of the basic V-to-F converter, Figure 2, which consists of the simplified block diagram of the LM131 and the various resistors and capacitors connected to it.

The voltage comparator compares a positive input voltage, V_1 , at pin 7 to the voltage, V_x , at pin 6. If V_1 is greater, the comparator will trigger the 1-shot timer. The output of the timer will turn ON both the frequency output transistor and the switched current source for a period $t = 1.1 R_1 C_1$. During this period, the current i will flow out of the switched current source and provide a fixed amount of charge, $Q = i \times t$, into the capacitor, C_L . This will normally charge V_x up to a higher level than V_1 . At the end of the timing period, the current i will turn OFF, and the timer will reset itself.

Now there is no current flowing from pin 1, and the capacitor C_L will be gradually discharged by R_L until V_x falls to the level of V_1 . Then the comparator will trigger the timer and start another cycle.

The current flowing into C_L is exactly $i_{AVE} = I \times (1.1 \times R_1 C_1) \times f$, and the current flowing out of C_L is exactly $V_x/R_L \approx V_{IN}/R_L$. If V_{IN} is doubled, the frequency will double to maintain this balance. Even a simple V-to-F converter can provide a frequency precisely proportional to its input voltage over a wide range of frequencies.

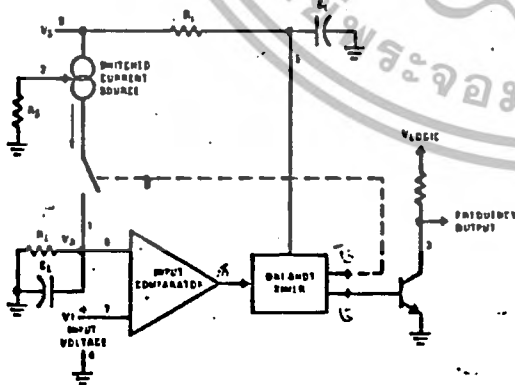


FIGURE 2. Simplified Block Diagram of Stand-Alone Voltage-to-Frequency Converter Showing LM131 and External Components

DETAIL OF OPERATION, FUNCTIONAL BLOCK DIAGRAM (FIGURE 1a)

The block diagram shows a band gap reference which provides a stable 1.9 V_{DC} output. This 1.9 V_{DC} is well regulated over a V_S range of 3.0V to 40V. It also has a flat, low temperature coefficient, and typically changes less than 1/2% over a 100°C temperature change.

The current pump circuit forces the voltage at pin 2 to be at 1.0V, and causes a current $i = 1.90V/R_2$ to flow. For $R_2 = 14k$, $i = 135 \mu A$. The precision current reflector provides a current equal to i to the current switch. The current switch switches the current to pin 1 or to ground depending on the state of the R_5 flip-flop.

The timing function consists of an R_5 flip-flop, and a timer comparator connected to the external $R_1 C_1$ network. When the input comparator detects a voltage at pin 7 higher than pin 6, it sets the R_5 flip-flop which turns ON the current switch and the output driver transistor. When the voltage at pin 5 rises to $2/3 V_{CC}$, the timer comparator causes the R_5 flip-flop to reset. The reset transistor is then turned ON and the current switch is turned OFF.

However, if the input comparator still detects pin 7 higher than pin 6 when pin 5 crosses $2/3 V_{CC}$, the flip-flop will not be reset, and the current at pin 1 will continue to flow, in its attempt to make the voltage at pin 6 higher than pin 7. This condition will usually apply under start-up conditions or in the case of an overload voltage at signal input. It should be noted that during this sort of overload, the output frequency will be 0; as soon as the signal is restored to the working range, the output frequency will be resumed.

The output driver transistor acts to saturate pin 3 with an ON resistance of about 50Ω. In case of overvoltage, the output current is actively limited to less than 50 mA.

The voltage at pin 2 is regulated at 1.90 V_{DC} for all values of i between 10 μA to 500 μA. It can be used as a voltage reference for other components, but care must be taken to ensure that current is not taken from it which could reduce the accuracy of the converter.

PRINCIPLES OF OPERATION OF BASIC VOLTAGE-TO-FREQUENCY CONVERTER (FIGURE 1)

The simple stand-alone V-to-F converter shown in Figure 1 includes all the basic circuitry of Figure 2 plus a few components for improved performance.

A resistor, $R_{IN} = 100 k\Omega \pm 10\%$, has been added in the path to pin 7, so that the bias current at pin 7 (-60 nA typical) will cancel the effect of the bias current at pin 6 and help provide minimum frequency offset.

The resistance R_2 at pin 2 is made up of a 12 kΩ fixed resistor plus a 5 kΩ (cermet, preferably) gain adjust rheostat. The function of this adjustment is to trim out the gain tolerance of the LM131, and the tolerance of R_1 , R_L and C_1 . For best results, all the components

Typical Applications (Continued)

should be stable low-temperature-coefficient components, such as metal-film resistors. The capacitor should have low dielectric absorption; depending on the temperature characteristics desired, NPO ceramic, polystyrene, Teflon[®] or polypropylene are best suited.

A capacitor is added from pin 7 to ground to act as a filter for V_{IN} . A value of 0.01 μ F to 0.1 μ F will be adequate in most cases; however, in cases where better filtering is required, a 1 μ F capacitor can be used. When the RC time constants are matched at pin 6 and pin 7, a voltage step at V_{IN} will cause a step change in f_{OUT} . If C_{IN} is much less than C_L , a step at V_{IN} may cause f_{OUT} to stop momentarily.

A 47 Ω resistor, in series with the 1 μ F C_L , is added to give hysteresis effect which helps the input comparator provide the excellent linearity (0.03% typical).

DETAIL OF OPERATION OF PRECISION V-TO-F CONVERTER (FIGURE 3)

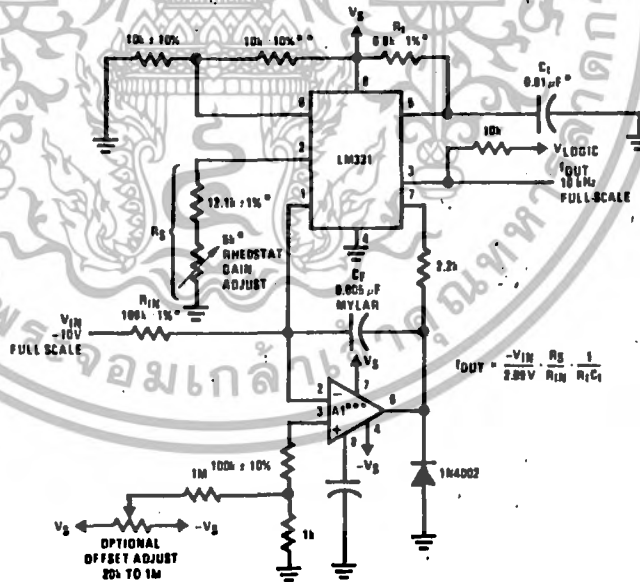
In this circuit, integration is performed by using a conventional operational amplifier and feedback capacitor, C_F . When the integrator's output crosses the nominal threshold level at pin 6 of the LM131, the timing cycle is

[®]Registered trademark of DuPont

initiated. The average current fed into the op amp's summing point (pin 2) is $i \times (1.1 R_1 C_1) \times f$ which is perfectly balanced with $-V_{IN}/R_{IN}$. In this circuit, the voltage offset of the LM131 input comparator does not affect the offset or accuracy of the V-to-F converter as it does in the stand-alone V-to-F converter, nor does the LM131 bias current or offset current. Instead, the offset voltage and offset current of the operational amplifier are the only limits on how small the signal can be accurately converted. Since op amps with voltage offset well below 1 mV and offset currents well below 2 nA are available at low cost, this circuit is recommended for best accuracy for small signals. This circuit also responds immediately to any change of input signal (which a stand-alone circuit does not) so that the output frequency will be an accurate representation of V_{IN} as quickly as 2 output pulses' spacing can be measured.

In the precision mode, excellent linearity is obtained because the current source (pin 1) is always at ground potential and that voltage does not vary with V_{IN} or f_{OUT} . (In the stand-alone V-to-F converter, a major cause of non-linearity is the output impedance at pin 1 which causes i to change as a function of V_{IN}).

The circuit of Figure 4 operates in the same way as Figure 3, but with the necessary changes for high speed operation.

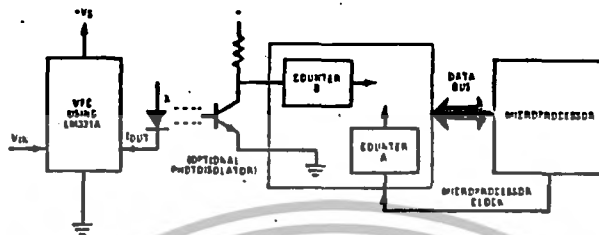


- *Use stable components with low temperature coefficients. See Typical Applications section.
- **This resistor can be 5 k Ω or 10 k Ω for $V_S = 8V$ to 22V, but must be 10 k Ω for $V_S = 4.5V$ to 8V.
- ***Use low offset voltage and low offset current op amps for A1: recommended types LM108, LM308A, LF351B

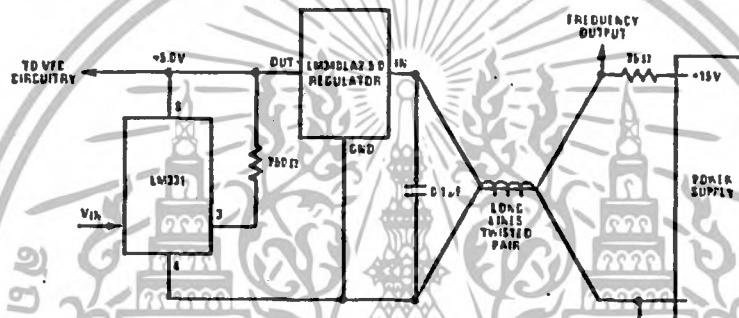
FIGURE 3. Standard Test Circuit and Applications Circuit, Precision Voltage-to-Frequency Converter

Typical Applications (Continued)

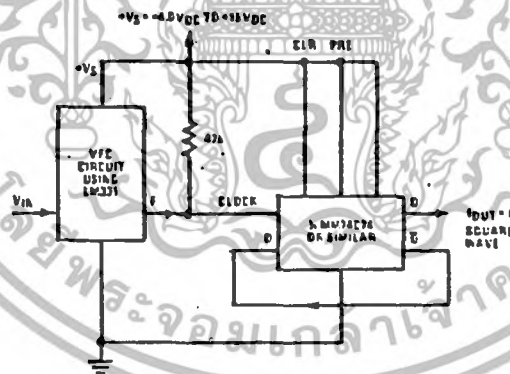
Analog-to-Digital Converter with Microprocessor



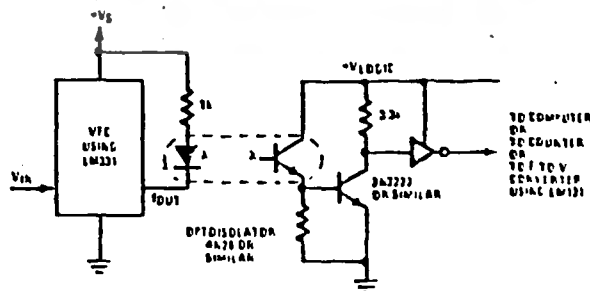
Remote Voltage-to-Frequency Converter with 2-Wire Transmitter and Receiver



Voltage-to-Frequency Converter with Square-Wave Output Using 2 Flip-Flop

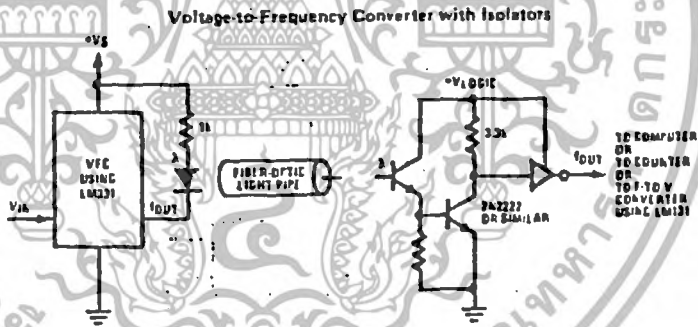
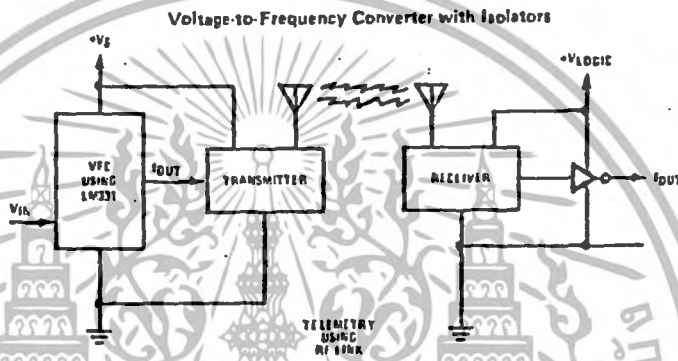
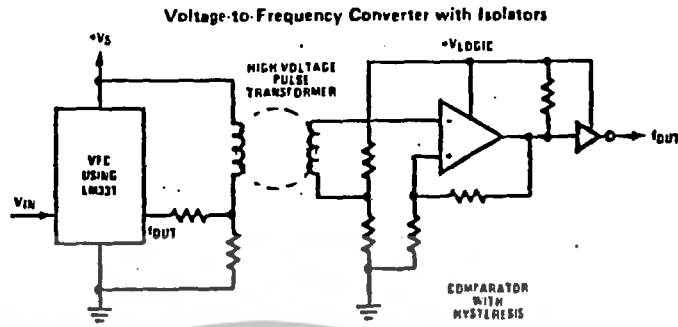


Voltage-to-Frequency Converter with Isolators

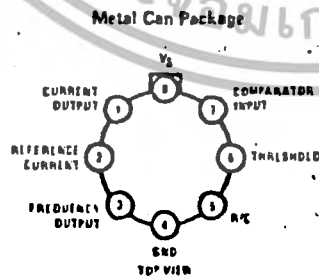


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

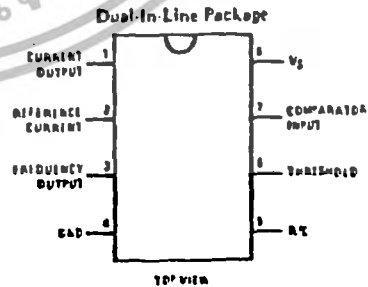
Typical Applications (Continued)



Connection Diagrams



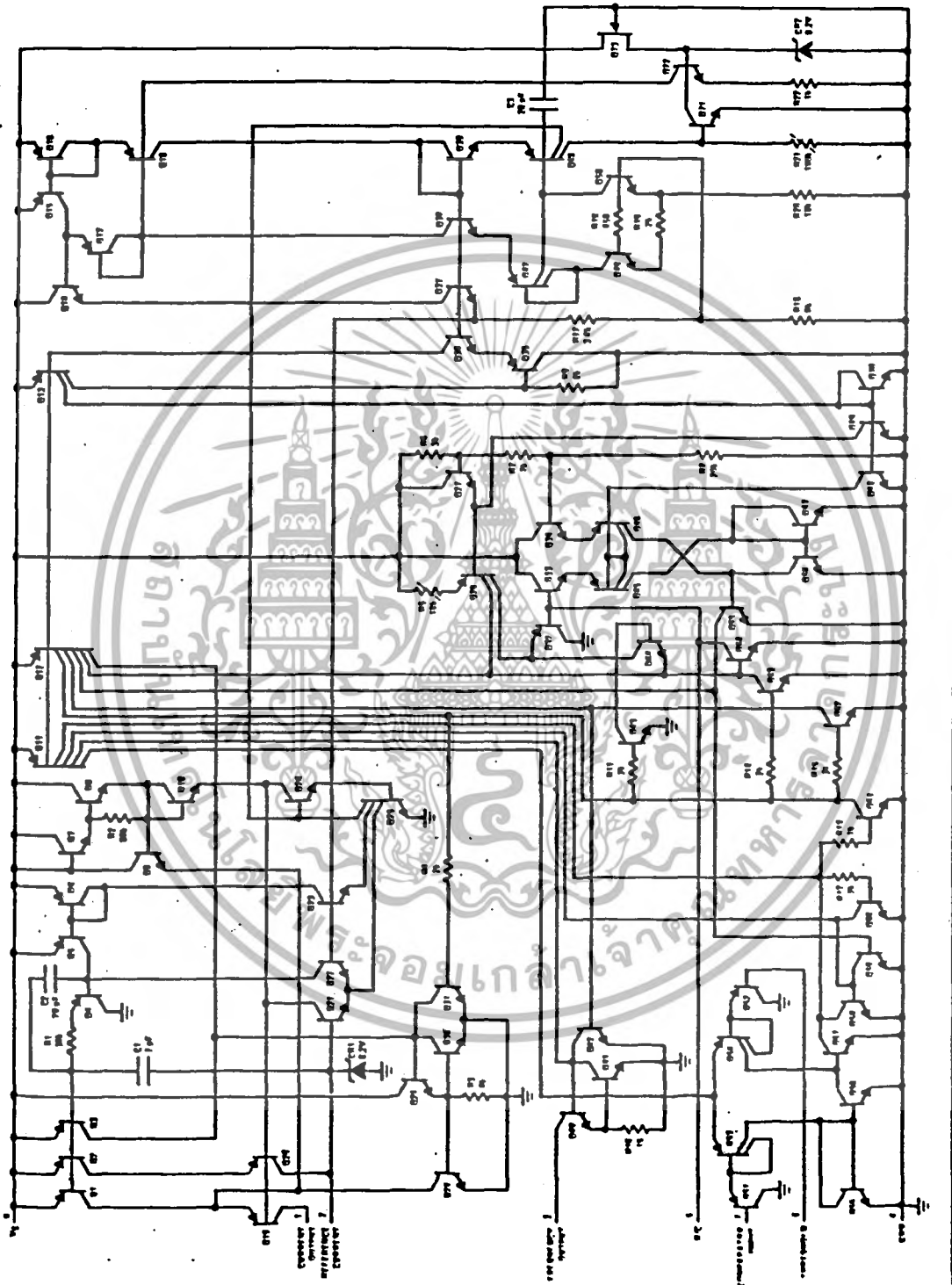
Order Number: LM131AH, LM131H, LM231AH,
LM231H, LM331AH or LM331H
See NS Package M08C



Order Number: LM231AN, LM231N, LM331AN,
or LM331N
See NS Package M08B



Schematic Diagram



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2500 A.D. Z80 CROSS ASSEMBLER - VERSION 3.00b

INPUT FILENAME : SET.ASM
 OUTPUT FILENAME : SET.OBJ

```

28 0B          DECBIN: EQU    0B28H          ;
88 0A          DECIMAL: EQU    0AB8H          ;
04 FF          INPBF: EQU    FF04H          ;
2C FF          DISPBF: EQU    FF2CH          ;
82 FF          OUTPTR: EQU    FF82H          ;
84 FF          DISP: EQU    FF84H          ;
21 08          CONVER: EQU    0821H          ;
CA 09          MSG: EQU    09CAH          ;
46 02          SCAN: EQU    0246H          ;
9B 02          SCAN1: EQU    029BH          ;
4D 02          SCAN2: EQU    024DH          ;
80 FC          PAGE1: EQU    FC80H          ;
D0 FC          PAGE2: EQU    FCD0H          ;
78 FC          PARAP: EQU    FC78H          ;
7A FC          PARAP1: EQU    FC7AH          ;
08 FC          SV: EQU    FC08H          ;
28 FC          KP: EQU    FC28H          ;
04 FC          VALUE1: EQU    FC04H          ;
00 00          KPMIN: EQU    00H          ;= 0.0
E8 03          KPMAX: EQU    03E8H          ;= 100.0
38 FC          TI: EQU    FC38H          ;
00 00          TIMIN: EQU    00H          ;= 0 Sec.
64 00          TIMAX: EQU    064H          ;= 100 Min.
40 FC          TD: EQU    FC40H          ;
00 00          TDMIN: EQU    00H          ;= 0 Sec.
0A 00          TDMAX: EQU    0AH          ;= 10 Min.
58 FC          ALH: EQU    FC58H          ;
90 01          AHMIN: EQU    0190H          ;= 40.0 %
FF 03          AHMAX: EQU    03FFH          ;= 102.4 %
60 FC          ALL: EQU    FC60H          ;
00 00          ALMIN: EQU    0000H          ;= 0.0 %
90 01          ALMAX: EQU    0190H          ;= 40.0 %
68 FC          MAN: EQU    FC68H          ;
00 00          MANMIN: EQU    0000H          ;= 0.0 %
FF 03          MANMAX: EQU    03FFH          ;= 102.4 %
3C 00          DT: EQU    3CH          ;= 60 Sec./Sample
70 FC          DATA: EQU    FC70H          ;
20 FD          CHECK: EQU    FD20H          ;
20 00          PORTA1: EQU    20H          ;RECEIVE DATA PV1
24 00          PORTA2: EQU    24H          ;TRANSMIT DATA MV1
28 00          PORTA3: EQU    28H          ;RECEIVE DATA PV2
    
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

2C 00          PORTA7: EQU 2CH          ;RECEIVER VARIABLE PARAMETER
;FROM EXTERNAL KEYS
21 00          PORTB1: EQU 21H          ;TRANSMIT DATA MV2
25 00          PORTB2: EQU 25H          ;RECEIVE DATA PV3
29 00          PORTB3: EQU 29H          ;TRANSMIT DATA MV3
2D 00          PORTB7: EQU 2DH          ;RECEIVER VARIABLE PARAMETER
;FROM EXTERNAL KEYS
22 00          PORTC1: EQU 22H          ;RECEIVE DATA PV4
26 00          PORTC2: EQU 26H          ;TRANSMITDATA MV4
2A 00          PORTC3: EQU 2AH          ;SEND LOOP CODE
2E 00          PORTC7: EQU 2EH          ;RECEIVER DATA UP OR DOWN
;FROM EXTERNAL KEYS
23 00          COMW1: EQU 23H          ;
27 00          COMW2: EQU 27H          ;
28 00          COMW3: EQU 28H          ;
2F 00          COMW7: EQU 2FH          ;
2C 00          P_LOOP: EQU 2CH          ;
2D 00          P_PARA: EQU 2DH          ;
2E 00          P_U_D: EQU 2EH          ;RECEIVER DATA UP OR DOWN
;FROM EXTERNAL KEYS (LOW)
3C 00          P_U_D1: EQU 3CH          ;RECEIVER DATA UP OR DOWN
;FROM EXTERNAL KEYS (HIGH)
30 00          P_SU_D: EQU 30H          ;TRANSMITTER DATA UP OR DOWN
;FROM EXTERNAL KEYS (LOW)
34 00          P_SU_D1: EQU 34H          ;TRANSMITTER DATA UP OR DOWN
;FROM EXTERNAL KEYS (HIGH)
38 00          DPALARM: EQU 38H          ;TRANSMIT DATA ALARM
61 00          N1: EQU 61H          ;DELAY
04 00          N2: EQU 04H          ;
89 09          CLEAR: EQU 09B9H          ;
2000          ORG 2000H          ;
2000 21 08 FC          LD HL,SV          ;CLEAR TABLE.
2003 36 00          LD (HL),00          ;
2005 11 09 FC          LD DE,SV+1          ;
2008 01 7F 00          LD BC,007FH          ;
2008 ED 80          LDIR          ;
200D CD 89 09          CALL CLEAR          ;
2010 21 00 00          LD HL,0000          ;
2013 22 20 FD          LD (CHECK),HL          ;
2016 DD 21 04 FF          LD IX,INPBF          ;
201A DD 36 00 4C          LD (IX+0H),4CH          ;L
201E DD 36 01 20          LD (IX+1H),20H          ;
2022 DD 36 02 20          LD (IX+2H),20H          ;
2026 DD 36 03 53          LD (IX+3H),53H          ;S
202A DD 36 04 20          LD (IX+4H),20H          ;
202E DD 36 05 20          LD (IX+5H),20H          ;
2032 DD 36 06 2E          LD (IX+6H),2EH          ;

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2036	DD 36 07 20	LD	(IX+7H), 20H ;
203A	DD 36 08 20	LD	(IX+8H), 20H ;
203E	DD 36 09 50	LD	(IX+9H), 50H ;P
2042	DD 36 0A 20	LD	(IX+AH), 20H ;
2046	DD 36 0B 20	LD	(IX+BH), 20H ;
204A	DD 36 0C 2E	LD	(IX+CH), 2EH ;.
204E	DD 36 0D 20	LD	(IX+DH), 20H ;
2052	DD 36 0E 20	LD	(IX+EH), 20H ;
2056	DD 36 0F 4D	LD	(IX+FH), 4DH ;M
205A	DD 36 10 20	LD	(IX+10H), 20H ;
205E	DD 36 11 20	LD	(IX+11H), 20H ;
2062	DD 36 12 2E	LD	(IX+12H), 2EH ;.
2066	DD 36 13 20	LD	(IX+13H), 20H ;
206A	21 04 FF	LD	HL, INPBF
206D	DD 22 82 FF	LD	(OUTPTR), IX
2071	DD 21 80 FC	LD	IX, PAGE1
2075	DD 22 84 FF	LD	(DISP), IX
2079	CD CA 09	CALL	MSG
207C	DD 21 04 FF	LD	IX, INPBF
2080	DD 36 00 20	LD	(IX+0H), 20H
2084	DD 36 01 20	LD	(IX+1H), 20H
2088	DD 36 02 20	LD	(IX+2H), 20H
208C	DD 36 03 3D	LD	(IX+3H), 3DH ;=
2090	DD 36 04 20	LD	(IX+4H), 20H
2094	DD 36 05 20	LD	(IX+5H), 20H
2098	DD 36 06 20	LD	(IX+6H), 20H
209C	DD 36 07 20	LD	(IX+7H), 20H
20A0	DD 36 08 20	LD	(IX+8H), 20H
20A4	DD 36 09 20	LD	(IX+9H), 20H
20A8	DD 36 0A 20	LD	(IX+0AH), 20H
20AC	DD 36 0B 20	LD	(IX+0BH), 20H
20B0	DD 36 0C 20	LD	(IX+0CH), 20H
20B4	DD 36 0D 20	LD	(IX+0DH), 20H
20B8	DD 36 0E 20	LD	(IX+0EH), 20H
20BC	DD 36 0F 20	LD	(IX+0FH), 20H
20C0	DD 36 10 20	LD	(IX+10H), 20H
20C4	DD 36 11 20	LD	(IX+11H), 20H
20C8	DD 36 12 20	LD	(IX+12H), 20H
20CC	DD 36 13 20	LD	(IX+13H), 20H
20D0	21 04 FF	LD	HL, INPBF
20D3	DD 22 82 FF	LD	(OUTPTR), IX
20D7	DD 21 80 FC	LD	IX, PAGE2
20DB	DD 22 84 FF	LD	(DISP), IX
20DF	CD CA 09	CALL	MSG
20E2	3E 99	LD	A, 99H ;INITIAL 8255-1 I/O/I
20E4	D3 23	OUT	(COMW1), A ;
20E6	3E 82	LD	A, 82H ;INITIAL 8255-2 O/I/O
20E8	D3 27	OUT	(COMW2), A ;

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

20EA	3E 90		LD	A, 90H	;INITIAL 8255-3 I/O/O
20EC	D3 2B		OUT	{COMW3},A	;
20EE	3E 9B		LD	A, 9BH	;INITIAL 8255-7 I/I/I
20F0	D3 2F		OUT	{COMW7},A	;
20F2	3E FF		LD	A, OFFH	;STAND BY C-PAC
20F4	D3 2A		OUT	{PORTC3},A	;
20F6	CD 44 26		CALL	DELETE1	
20F9	01 00 00	BEGN:	LD	BC, 0000H	
20FC	21 08 FC	SSV:	LD	HL, SV	
20FF	09		ADD	HL, BC	
2100	22 78 FC		LD	{PARAP}, HL	
2103	C5		PUSH	BC	
2104	3E 53		LD	A, 53H	;FILL S INTO BUFFER.
2106	DD 21 D0 FC		LD	IX, PAGE2	;
210A	DD 22 84 FF		LD	{DISP}, IX	;
210E	CD 21 08		CALL	CONVER	
2111	3E 56		LD	A, 56H	;FILL V INTO BUFFER.
2113	DD 21 D2 FC		LD	IX, PAGE2+2H	;
2117	DD 22 84 FF		LD	{DISP}, IX	;
211B	CD 21 08		CALL	CONVER	
211E	3E 2E		LD	A, 2EH	;FILL . INTO BUFFER.
2120	DD 21 DC FC		LD	IX, PAGE2+12	;
2124	DD 22 84 FF		LD	{DISP}, IX	;
2128	CD 21 08		CALL	CONVER	
212B	3E 25		LD	A, 25H	;FILL % INTO BUFFER.
212D	DD 21 E0 FC		LD	IX, PAGE2+16	;
2131	DD 22 84 FF		LD	{DISP}, IX	;
2135	CD 21 08		CALL	CONVER	
2138	C1		POP	BC	
2139	79		LD	A, C	
213A	CD 83 22		CALL	LD1	
213D	21 28 FC	SKP:	LD	HL, KP	
2140	09		ADD	HL, BC	
2141	22 78 FC		LD	{PARAP}, HL	
2144	C5		PUSH	BC	
2145	3E 4B		LD	A, 4BH	;FILL K INTO BUFFER.
2147	DD 21 D0 FC		LD	IX, PAGE2	;
214B	DD 22 84 FF		LD	{DISP}, IX	;
214F	CD 21 08		CALL	CONVER	
2152	3E 50		LD	A, 50H	;FILL P INTO BUFFER.
2154	DD 21 D2 FC		LD	IX, PAGE2+2H	;
2158	DD 22 84 FF		LD	{DISP}, IX	;
215C	CD 21 08		CALL	CONVER	
215F	C1		POP	BC	
2160	79		LD	A, C	
2161	CD 83 22		CALL	LD1	
2164	21 38 FC	STI:	LD	HL, TI	
2167	09		ADD	HL, BC	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2168	22 78 FC	LD	(PARAP),HL	
216B	C5	PUSH	BC	
216C	3E 54	LD	A,54H	;FILL T INTO BUFFER.
216E	DD 21 DD FC	LD	IX,PAGE2	;
2172	DD 22 84 FF	LD	(DISP),IX	;
2176	CD 21 08	CALL	CONVER	
2179	3E 49	LD	A,49H	;FILL I INTO BUFFER.
217B	DD 21 D2 FC	LD	IX,PAGE2+2	;
217F	DD 22 84 FF	LD	(DISP),IX	;
2183	CD 21 08	CALL	CONVER	
2186	C1	POP	BC	
2187	79	LD	A,C	
2188	CD 83 22	CALL	LD1	
218B	21 40 FC	STD:	LD HL,TD	
218E	09	ADD	HL,BC	
218F	22 78 FC	LD	(PARAP),HL	
2192	C5	PUSH	BC	
2193	3E 54	LD	A,54H	;FILL T INTO BUFFER.
2195	DD 21 DD FC	LD	IX,PAGE2	;
2199	DD 22 84 FF	LD	(DISP),IX	;
219D	CD 21 08	CALL	CONVER	
21A0	3E 44	LD	A,44H	;FILL D INTO BUFFER.
21A2	DD 21 D2 FC	LD	IX,PAGE2+2H	;
21A6	DD 22 84 FF	LD	(DISP),IX	;
21AA	CD 21 08	CALL	CONVER	
21AD	C1	POP	BC	
21AE	79	LD	A,C	
21AF	CD 83 22	CALL	LD1	
21B2	21 58 FC	SAH:	LD HL,ALH	
21B5	09	ADD	HL,BC	
21B6	22 78 FC	LD	(PARAP),HL	
21B9	C5	PUSH	BC	
21BA	3E 41	LD	A,41H	;FILL A INTO BUFFER.
21BC	DD 21 DD FC	LD	IX,PAGE2	;
21CD	DD 22 84 FF	LD	(DISP),IX	;
21C4	CD 21 08	CALL	CONVER	
21C7	3E 48	LD	A,48H	;FILL H INTO BUFFER.
21C9	DD 21 D2 FC	LD	IX,PAGE2+2H	;
21CD	DD 22 84 FF	LD	(DISP),IX	;
21D1	CD 21 08	CALL	CONVER	
21D4	3E 2E	LD	A,2EH	;FILL . INTO BUFFER.
21D6	DD 21 DC FC	LD	IX,PAGE2+12	;
21DA	DD 22 84 FF	LD	(DISP),IX	;
21DE	CD 21 08	CALL	CONVER	
21E1	3E 25	LD	A,25H	;FILL & INTO BUFFER.
21E3	DD 21 E0 FC	LD	IX,PAGE2+16	;
21E7	DD 22 84 FF	LD	(DISP),IX	;
21EB	CD 21 08	CALL	CONVER	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

21EE	C1		POP	BC
21EF	79		LD	A,C
21F0	CD 83 22		CALL	LD1
21F3	21 60 FC	SAL:	LD	HL,ALL
21F6	09		ADD	HL,BC
21F7	22 78 FC		LD	(PARAP),HL
21FA	C5		PUSH	BC
21FB	3E 41		LD	A,41H ;FILL A INTO BUFFER.
21FD	DD 21 D0 FC		LD	IX,PAGE2 ;
2201	DD 22 84 FF		LD	(DISP),IX ;
2205	CD 21 08		CALL	CONVER
2208	3E 4C		LD	A,4CH ;FILL L INTO BUFFER.
220A	DD 21 D2 FC		LD	IX,PAGE2+2H ;
220E	DD 22 84 FF		LD	(DISP),IX ;
2212	CD 21 08		CALL	CONVER
2215	3E 2E		LD	A,2EH ;FILL . INTO BUFFER.
2217	DD 21 DC FC		LD	IX,PAGE2+12 ;
221B	DD 22 84 FF		LD	(DISP),IX ;
221F	CD 21 08		CALL	CONVER
2222	3E 25		LD	A,25H ;FILL % INTO BUFFER.
2224	DD 21 ED FC		LD	IX,PAGE2+16 ;
2228	DD 22 84 FF		LD	(DISP),IX ;
222C	CD 21 08		CALL	CONVER
222F	C1		POP	BC
2230	79		LD	A,C
2231	CD 83 22		CALL	LD1
2234	21 68 FC	SMAN:	LD	HL,MAN
2237	09		ADD	HL,BC
2238	22 78 FC		LD	(PARAP),HL
223B	C5		PUSH	BC
223C	3E 4D		LD	A,4DH ;FILL M INTO BUFFER.
223E	DD 21 D0 FC		LD	IX,PAGE2 ;
2242	DD 22 84 FF		LD	(DISP),IX ;
2246	CD 21 08		CALL	CONVER
2249	3E 56		LD	A,56H ;FILL V INTO BUFFER.
224B	DD 21 D2 FC		LD	IX,PAGE2+2 ;
224F	DD 22 84 FF		LD	(DISP),IX ;
2253	CD 21 08		CALL	CONVER
2256	3E 2E		LD	A,2EH ;FILL . INTO BUFFER.
2258	DD 21 DC FC		LD	IX,PAGE2+12 ;
225C	DD 22 84 FF		LD	(DISP),IX ;
2260	CD 21 08		CALL	CONVER
2263	3E 25		LD	A,25H ;FILL % INTO BUFFER.
2265	DD 21 ED FC		LD	IX,PAGE2+16 ;
2269	DD 22 84 FF		LD	(DISP),IX ;
226D	CD 21 08		CALL	CONVER
2270	C1		POP	BC
2271	79		LD	A,C

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2272	CD 83 22	CALL	LD1	
2275	3E 00	LD	A, 00	;SEND RUN CODE TO -
2277	D3 2A	OUT	(PORTC3),A	;CONTROL-PAC BOARD.
2279	79	LD	A,C	
227A	FE 03	CP	3H	
227C	CA 9E 26	JP	Z, START	
227F	0C	INC	C	
2280	C3 FC 20	JP	SSV	
2283	FE 00	LD1: CP	0H	;FILL 1 INTO BUFFER.
2285	20 13	JR	NZ, LD2	;
2287	3E 31	LD	A, 31H	;
2289	C5	PUSH	BC	;
228A	DD 21 D4 FC	PUT: LD	IX, PAGE2+4H	;
228E	DD 22 84 FF	LD	(DISP), IX	;
2292	CD 21 08	CALL	CONVER	
2295	CD B6 22	CALL	KEYRX	
2298	C1	POP	BC	
2299	C9	RET		
229A	FE 01	LD2: CP	1H	;FILL 2 INTO BUFFER.
229C	20 05	JR	NZ, LD3	;
229E	3E 32	LD	A, 32H	;
22A0	C5	PUSH	BC	;
22A1	18 E7	JR	PUT	;
22A3	FE 02	LD3: CP	2H	;FILL 3 INTO BUFFER.
22A5	20 05	JR	NZ, LD4	;
22A7	3E 33	LD	A, 33H	;
22A9	C5	PUSH	BC	;
22AA	18 DE	JR	PUT	;
22AC	FE 03	LD4: CP	3H	;FILL 4 INTO BUFFER.
22AE	C2 F9 20	JP	NZ, BEGN	;
22B1	3E 34	LD	A, 34H	;
22B3	C5	PUSH	BC	;
22B4	18 D4	JR	PUT	;
22B6	DD 21 D0 FC	KEYRX: LD	IX, PAGE2	;DISPLAY AND SCAN KEY
22BA	DD 22 84 FF	LD	(DISP), IX	;
22BE	CD 46 02	CALL	SCAN	;
22C1	57	LD	D, A	
22C2	3E 39	LD	A, 39H	
22C4	D5	PUSH	DE	
22C5	BA	CP	D	
22C6	38 5D	JR	C, CHKPAR	;JUMP TO CHECK PARAMETER.
22C8	06 30	LD	B, 30H	
22CA	7A	LD	A, D	
22CB	B8	CP	B	
22CC	DA C2 23	JP	C, CHKCR	;JUMP TO CHECK RETURN KEY.
22CF	DD 21 70 FC	LD	IX, DATA	
22D3	DD 7E 01	LD	A, (IX+1H)	;SHIFT VALUE IN DIGIT3 -
22D6	DD 77 00	LD	(IX+0H), A	;TO DIGIT4.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2209	DD 7E 02	LD	A, (IX+2H)	;SHIFT VALUE IN DIGIT3 -
22DC	DD 77 01	LD	(IX+1H), A	;TO DIGIT2.
22DF	DD 7E 03	LD	A, (IX+3H)	;SHIFT VALUE IN DIGIT2 -
22E2	DD 77 02	LD	(IX+2H), A	;TO DIGIT1
22E5	DD 72 03	LD	(IX+3H), D	;STORE NEW VALUE IN DIGIT1.
22E8	FD 21 DE FC	LD	IY, PAGE2+14	;MOVE VALUE IN DIGIT1 TO -
22EC	DD 7E 03	LD	A, (IX+3H)	;BUFFER.
22EF	FD 22 84 FF	LD	(DISP), IY	;
22F3	CD 21 08	CALL	CONVER	;
22F6	DD 7E 02	LD	A, (IX+2H)	;MOVE VALUE IN DIGIT2 TO -
22F9	FD 21 DC FC	LD	IY, PAGE2+12	;BUFFER.
22FD	FD 22 84 FF	LD	(DISP), IY	;
2301	CD 21 08	CALL	CONVER	;
2304	DD 7E 01	LD	A, (IX+1H)	;MOVE VALUE IN DIGIT3 TO -
2307	FD 21 DA FC	LD	IY, PAGE2+10	;BUFFER.
230B	FD 22 84 FF	LD	(DISP), IY	;
230F	CD 21 08	CALL	CONVER	;
2312	DD 7E 00	LD	A, (IX+0H)	;MOVE VALUE IN DIGIT4 TO -
2315	FD 21 D8 FC	LD	IY, PAGE2+8	;BUFFER.
2319	FD 22 84 FF	LD	(DISP), IY	;
231D	CD 21 08	CALL	CONVER	;
2320	D1	POP	DE	
2321	C1	POP	BC	
2322	C5	PUSH	BC	
2323	18 91	JR	KEYRX	
2325	21 0B FC	LD	HL, SV+3	;CHECK SV
2328	ED 5B 78 FC	LD	DE, (PARAP)	;
232C	AF	XOR	A	;
232D	ED 52	SBC	HL, DE	;
232F	D2 B6 22	JP	NC, KEYRX	
2332	21 5B FC	LD	HL, ALH+3	;=AH?
2335	AF	XOR	A	;
2336	ED 52	SBC	HL, DE	;
2338	DA B6 22	JP	C, KEYRX	
233B	21 63 FC	LD	HL, ALL+3	;=AL?
233E	AF	XOR	A	;
233F	ED 52	SBC	HL, DE	;
2341	DA B6 22	JP	C, KEYRX	
2344	21 6B FC	LD	HL, MAN+3	;=MV? (MANUAL DEFINE)
2347	AF	XOR	A	;
2348	ED 52	SBC	HL, DE	;
234A	DA B6 22	JP	C, KEYRX	
234D	21 2B FC	LD	HL, KP+3	;CHECK KP
2350	AF	XOR	A	;
2351	ED 52	SBC	HL, DE	;
2353	38 32	JR	C, CHKTI	
2355	D1	POP	DE	
2356	C1	POP	BC	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2357	C5		PUSH	BC	
2358	06 44		LD	B,44H	;D
235A	0E 52		LD	C,52H	;R
235C	7A		LD	A,D	
235D	B8		CP	B	;=D?
235E	28 07		JR	Z,PASS	
2360	7A		LD	A,D	
2361	B9		CP	C	;=R?
2362	28 0D		JR	Z,PASS1	
2364	C3 B6 22		JP	KEYRX	
2367	DD 21 7D FC	PASS:	LD	IX,DATA	
236B	DD 36 04 2D		LD	(IX+4H),20H	
236F	18 07		JR	NEXT1	
2371	DD 21 7D FC	PASS1:	LD	IX,DATA	;PUT D(OR R) INTO BUFFER.
2375	DD 72 04		LD	(IX+4H),D	;
2378	FD 21 E0 FC	NEXT1:	LD	IY,PAGE2+16	;
237C	FD 22 84 FF		LD	(DISP),IY	;
2380	7A		LD	A,D	;
2381	CD 21 08		CALL	CONVER	
2384	C3 B6 22		JP	KEYRX	
2387	21 3B FC	CHKTI:	LD	HL,II+3	
238A	AF		XOR	A	
238B	ED 52		SBC	HL,DE	
238D	38 28		JR	C,CHKTD	
238F	D1	COMM:	POP	DE	
2390	C1		POP	BC	
2391	C5		PUSH	BC	
2392	06 4D		LD	B,4DH	;M
2394	0E 53		LD	C,53H	;S
2396	7A		LD	A,D	;=M?
2397	B8		CP	B	;
2398	28 07		JR	Z,PASS2	
239A	7A		LD	A,D	;=S?
239B	B9		CP	C	;
239C	28 03		JR	Z,PASS2	
239E	C3 B6 22		JP	KEYRX	
23A1	DD 21 7D FC	PASS2:	LD	IX,DATA	;PUT M(OR S) INTO BUFFER.
23A5	DD 72 04		LD	(IX+4H),D	;
23A8	FD 21 E0 FC		LD	IY,PAGE2+16	;
23AC	FD 22 84 FF		LD	(DISP),IY	;
23B0	7A		LD	A,D	;
23B1	CD 21 08		CALL	CONVER	
23B4	C3 B6 22		JP	KEYRX	
23B7	21 43 FC	CHKTD:	LD	HL,TD+3	;=TD?
23BA	AF		XOR	A	;
23BB	ED 52		SBC	HL,DE	;
23BD	DA F9 20		JP	C,BEGN	
23CD	18 CD		JR	COMM	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

23C2	3E DD	CHKCR:	LD	A, 0DH	;(CR)KEY?
23C4	D1		POP	DE	;
23C5	C1		POP	BC	
23C6	C5		PUSH	BC	
23C7	BA		CP	D	
23C8	28 DD		JR	Z, PASS3	
23CA	3E 14		LD	A, 14H	;(CONTROL T)KEY?
23CC	BA		CP	D	;
23CD	C2 86 22		JP	NZ, KEYRX	
23DD	3E 01		LD	A, 01H	
23D2	D3 2A		OUT	(PORTC3), A	
23D4	C3 86 22		JP	KEYRX	
23D7	DD 21 70 FC	PASS3:	LD	IX, DATA	
23DB	DD 7E 00		LD	A, (IX+0H)	
23DE	06 20		LD	B, 20H	
23E0	B8		CP	B	
23E1	20 22		JR	NZ, PASS4	
23E3	DD 36 00 3D		LD	(IX+0H), 30H	
23E7	DD 7E 01		LD	A, (IX+1H)	
23EA	B8		CP	B	
23EB	20 18		JR	NZ, PASS4	
23ED	DD 36 01 3D		LD	(IX+1H), 30H	
23F1	DD 7E 02		LD	A, (IX+2H)	
23F4	B8		CP	B	
23F5	20 0E		JR	NZ, PASS4	
23F7	DD 36 02 3D		LD	(IX+2H), 30H	
23FB	DD 7E 03		LD	A, (IX+3H)	
23FE	B8		CP	B	
23FF	20 04		JR	NZ, PASS4	
2401	DD 36 03 3D		LD	(IX+3H), 30H	
2405	11 70 FC	PASS4:	LD	DE, DATA	
2408	CD 28 0B		CALL	DEC BIN	;STARTING CONVERT % TO
240B	E5		PUSH	HL	;HEX
240C	21 0B FC		LD	HL, SV+3	;CHECK SV
240F	ED 5B 78 FC		LD	DE, (PARAP)	;
2413	AF		XOR	A	;
2414	ED 52		SBC	HL, DE	;
2416	38 19		JR	C, CHK1	;JUMP TO CHECK KP.
2418	E1		POP	HL	
2419	11 FF 03		LD	DE, 03FFH	;CHECK MAXIMUM VALUE -
241C	EB		EX	DE, HL	;OF SV.
241D	AF		XOR	A	;
241E	ED 52		SBC	HL, DE	;
2420	DA E8 25		JP	C, DELETE	;JUMP TO CLEAR BUFFER.
2423	DD 2A 78 FC		LD	IX, (PARAP)	;PUT VALUE OF SV INTO -
2427	DD 72 00		LD	(IX+0H), D	;TABLE.
242A	DD 73 04		LD	(IX+4H), E	;
242D	CD 44 26		CALL	DELETE1	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2430	C9		RET		
2431	21 2B FC	CHK1:	LD	HL, KP+3	;CHECK KP
2434	ED 5B 78 FC		LD	DE, (PARAP)	;
2438	AF		XOR	A	;
2439	ED 52		SBC	HL, DE	;
243B	38 49		JR	C, CHK2	
243D	DD 21 70 FC		LD	IX, DATA	
2441	DD 7E 04		LD	A, (IX+4)	
2444	06 20		LD	B, 20H	
2446	0E 52		LD	C, 52H	
2448	B8		CP	B	
2449	28 06		JR	Z, FILLD	
244B	B9		CP	C	
244C	28 0D		JR	Z, FILLR	
244E	C3 E8 25		JP	DELETE	
2451	DD 2A 78 FC	FILLD:	LD	IX, (PARAP)	
2455	DD 36 08 00		LD	(IX+8H), 00	
2459	18 08		JR	CHKMAX	
245B	DD 2A 78 FC	FILLR:	LD	IX, (PARAP)	
245F	DD 36 08 80		LD	(IX+8H), 80H	
2463	E1	CHKMAX:	POP	HL	
2464	11 E8 03		LD	DE, KPMAX	;CHECK KPMAX
2467	EB		EX	DE, HL	;
2468	AF		XOR	A	;
2469	ED 52		SBC	HL, DE	;
246B	DA E8 25		JP	C, DELETE	
246E	21 00 00		LD	HL, KPMIN	;CHECK KPMIN
2471	EB		EX	DE, HL	;
2472	AF		XOR	A	;
2473	ED 52		SBC	HL, DE	;
2475	DA E8 25		JP	C, DELETE	
2478	DD 2A 78 FC		LD	IX, (PARAP)	
247C	DD 74 00		LD	(IX+0H), H	
247F	DD 75 04		LD	(IX+4H), L	
2482	CD 44 26		CALL	DELETE1	
2485	C9		RET		
2486	21 3B FC	CHK2:	LD	HL, T1+3	;CHECK T1
2489	ED 5B 78 FC		LD	DE, (PARAP)	;
248D	AF		XOR	A	;
248E	ED 52		SBC	HL, DE	;
2490	38 5E		JR	C, CHK3	
2492	DD 21 70 FC		LD	IX, DATA	
2496	DD 7E 04	CHKS:	LD	A, (IX+4H)	;CHECK S
2499	06 53		LD	B, 53H	;
249B	B8		CP	B	;
249C	20 1D		JR	NZ, CHKM	
249E	E1		POP	HL	
249F	3E 77		LD	A, 77H	;CHECK)119 S

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

24A1	BD		CP	L	;
24A2	DA E8 25		JP	C,DELETE	
24A5	7D		LD	A,L	;CHECK MINIMUM VALUE OF -
24A6	06 00		LD	B,TIMIN	;TI.
24A8	B8		CP	B	;
24A9	DA E8 25		JP	C,DELETE	
24AC	DD 2A 78 FC		LD	IX,(PARAP)	
24B0	DD 75 00		LD	(IX+0H),L	;PUT VALUE OF TI INTO -
					;TABLE.
24B3	DD 36 04 00		LD	(IX+4H),00	;PUT S INTO TABLE.
24B7	CD 44 26		CALL	DELETE1	
24BA	C9		RET		
24BB	06 4D	CHKM:	LD	B,4DH	
24BD	B8		CP	B	
24BE	E1		POP	HL	
24BF	C2 E8 25		JP	NZ,DELETE	
24C2	3E 64		LD	A,TIMAX	;CHECK MAXIMUM VALUE OF -
24C4	BD		CP	L	;TI.
24C5	DA E8 25		JP	C,DELETE	
24C8	7D		LD	A,L	
24C9	06 01		LD	B,01	
24CB	B8		CP	B	
24CC	DA E8 25		JP	C,DELETE	
24CF	20 10		JR	NZ,LESS	
24D1	DD 2A 78 FC		LD	IX,(PARAP)	
24D5	DD 36 00 3C		LD	(IX+0H),3CH	;PUT 60S INTO TABLE.
24D9	DD 36 04 00		LD	(IX+4H),00	;
24DD	CD 44 26		CALL	DELETE1	
24E0	C9		RET		
24E1	DD 2A 78 FC	LESS:	LD	IX,(PARAP)	
24E5	DD 75 00		LD	(IX+0H),L	;PUT VALUE OF TI INTO -
					;TABLE.
24E8	DD 36 04 80		LD	(IX+4H),80H	;PUT M INTO TABLE.
24EC	CD 44 26		CALL	DELETE1	
24EF	C9		RET		
24F0	21 43 FC	CHK3:	LD	HL,TD+3	;CHECK TD
24F3	ED 5B 78 FC		LD	DE,(PARAP)	;
24F7	AF		XOR	A	;
24F8	ED 52		SBC	HL,DE	;
24FA	38 5D		JR	C,CHK4	
24FC	DD 21 7D FC		LD	IX,DATA	
2500	DD 7E 04		LD	A,(IX+4H)	;CHECK S
2503	06 53		LD	B,53H	;
2505	B8		CP	B	
2506	E1		POP	HL	
2507	20 1C		JR	NZ,CHKM1	
2509	3E 77		LD	A,77H	;CHECK)119 S
250B	BD		CP	L	;

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

250C	DA E8 25	JP	C,DELETE	
250F	7D	LD	A,L	;CHECK MINIMUM VALUE OF -
2510	06 00	LD	B,TDMIN	;TD.
2512	B8	CP	B	
2513	DA E8 25	JP	C,DELETE	
2516	DD 2A 78 FC	LD	IX,(PARAP)	
251A	DD 75 00	LD	(IX+0H),L	;PUT VALUE OF TD INTO -
				;TABLE.
251D	DD 36 04 00	LD	(IX+4H),00	;PUT S INTO TABLE.
2521	CD 44 26	CALL	DELETE1	
2524	C9	RET		
2525	06 4D	LD	B,4DH	
2527	B8	CP	B	
2528	C2 E8 25	JP	NZ,DELETE	
252B	3E 0A	LD	A,TOMAX	;CHECK MAXIMUM VALUE OF -
252D	BD	CP	L	;TD.
252E	DA E8 25	JP	C,DELETE	
2531	7D	LD	A,L	
2532	06 01	LD	B,01	
2534	B8	CP	B	
2535	DA E8 25	JP	C,DELETE	
2538	2D 10	JR	NZ,LESS1	
253A	DD 2A 78 FC	LD	IX,(PARAP)	
253E	DD 36 00 3C	LD	(IX+0H),3CH	;PUT 60S INTO TABLE.
2542	DD 36 04 00	LD	(IX+4H),00H	;PUT 60S INTO TABLE.
2546	CD 44 26	CALL	DELETE1	
2549	C9	RET		
254A	DD 2A 78 FC	LD	IX,(PARAP)	
254E	DD 75 00	LD	(IX+0H),L	;PUT VALUE OF TD INTO -
				;TABLE.
2551	DD 36 04 80	LD	(IX+4H),80H	;PUT M INTO TABLE.
2555	CD 44 26	CALL	DELETE1	
2558	C9	RET		
2559	21 5B FC	LD	HL,ALH+3	;CHECK AH
255C	ED 5B 78 FC	LD	DE,(PARAP)	
2560	AF	XOR	A	
2561	ED 52	SBC	HL,DE	
2563	38 24	JR	C,CHK5	
2565	E1	POP	HL	
2566	11 FF 03	LD	DE,AHMAX	;CHECK AHMAX
2569	EB	EX	DE,HL	
256A	AF	XOR	A	
256B	ED 52	SBC	HL,DE	
256D	DA E8 25	JP	C,DELETE	
2570	21 90 01	LD	HL,AHMIN	;CHECK AHMIN
2573	AF	XOR	A	
2574	ED 52	SBC	HL,DE	
2576	28 03	JR	Z,CHKMI	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2578	D2 E8 25		JP	NC,DELETE	
257B	DD 2A 78 FC	CHKM1:	LD	IX, (PARAP)	
257F	DD 72 00		LD	(IX+OH),D	
2582	DD 73 04		LD	(IX+4H),E	
2585	CD 44 26		CALL	DELETE1	
2588	C9		RET		
2589	21 63 FC	CHK5:	LD	HL,ALL+3	;CHECK AL
258C	ED 5B 78 FC		LD	DE, (PARAP)	
2590	AF		XOR	A	
2591	ED 52		SBC	HL,DE	
2593	38 23		JR	C,CHK6	
2595	E1		POP	HL	
2596	11 90 01		LD	DE,ALMAX	;CHECK ALMAX
2599	EB		EX	DE,HL	
259A	AF		XOR	A	
259B	ED 52		SBC	HL,DE	
259D	DA E8 25		JP	C,DELETE	
25A0	21 00 00		LD	HL,ALMIN	;CHECK ALMIN
25A3	EB		EX	DE,HL	
25A4	AF		XOR	A	
25A5	ED 52		SBC	HL,DE	
25A7	DA E8 25		JP	C,DELETE	
25AA	DD 2A 78 FC		LD	IX, (PARAP)	
25AE	DD 74 00		LD	(IX+OH),H	
25B1	DD 75 04		LD	(IX+4H),L	
25B4	CD 44 26		CALL	DELETE1	
25B7	C9		RET		
25B8	21 6B FC	CHK6:	LD	HL,MAN+3	;CHECK MV
25BB	ED 5B 78 FC		LD	DE, (PARAP)	
25BF	AF		XOR	A	
25CD	ED 52		SBC	HL,DE	
25C2	DA E8 25		JP	C,DELETE	
25C5	E1		POP	HL	
25C6	11 FF 03		LD	DE,MANMAX	;CHECK MANMAX
25C9	EB		EX	DE,HL	
25CA	AF		XOR	A	
25CB	ED 52		SBC	HL,DE	
25CD	DA E8 25		JP	C,DELETE	
25D0	21 00 00		LD	HL,MANMIN	;CHECK MANMIN
25D3	EB		EX	DE,HL	
25D4	AF		XOR	A	
25D5	ED 52		SBC	HL,DE	
25D7	DA E8 25		JP	C,DELETE	
25DA	DD 2A 78 FC		LD	IX, (PARAP)	
25DE	DD 74 00		LD	(IX+OH),H	
25E1	DD 75 04		LD	(IX+4H),L	
25E4	CD 44 26		CALL	DELETE1	
25E7	C9		RET		

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

25E8	DD 21 70 FC	DELETE:	LD	IX, DATA
25EC	DD 36 00 20		LD	(IX+0H), 20H
25F0	DD 36 01 20		LD	(IX+1H), 20H
25F4	DD 36 02 20		LD	(IX+2H), 20H
25F8	DD 36 03 20		LD	(IX+3H), 20H
25FC	DD 36 04 20		LD	(IX+4H), 20H
2600	FD 21 E0 FC		LD	IY, PAGE2+16 ;CLEAR BUFFER
2604	3E 20		LD	A, 20H ;
2606	FD 22 84 FF		LD	(DISP), IY ;
260A	CD 21 08		CALL	CONVER ;
260D	FD 21 DE FC		LD	IY, PAGE2+14 ;
2611	3E 20		LD	A, 20H ;
2613	FD 22 84 FF		LD	(DISP), IY ;
2617	CD 21 08		CALL	CONVER ;
261A	FD 21 DC FC		LD	IY, PAGE2+12 ;
261E	3E 20		LD	A, 20H ;
2620	FD 22 84 FF		LD	(DISP), IY ;
2624	CD 21 08		CALL	CONVER ;
2627	FD 21 DA FC		LD	IY, PAGE2+10 ;
262B	3E 20		LD	A, 20H ;
262D	FD 22 84 FF		LD	(DISP), IY ;
2631	CD 21 08		CALL	CONVER ;
2634	FD 21 DB FC		LD	IY, PAGE2+8 ;
2638	3E 20		LD	A, 20H ;
263A	FD 22 84 FF		LD	(DISP), IY ;
263E	CD 21 08		CALL	CONVER ;
2641	C3 B6 22		JP	KEYRX
2644	DD 21 70 FC	DELETE1:	LD	IX, DATA
2648	DD 36 00 20		LD	(IX+0H), 20H
264C	DD 36 01 20		LD	(IX+1H), 20H
2650	DD 36 02 20		LD	(IX+2H), 20H
2654	DD 36 03 20		LD	(IX+3H), 20H
2658	DD 36 04 20		LD	(IX+4H), 20H
265C	FD 21 E0 FC		LD	IY, PAGE2+16 ;CLEAR BUFFER
2660	3E 20		LD	A, 20H ;
2662	FD 22 84 FF		LD	(DISP), IY ;
2666	CD 21 08		CALL	CONVER ;
2669	FD 21 DE FC		LD	IY, PAGE2+14 ;
266D	3E 20		LD	A, 20H ;
266F	FD 22 84 FF		LD	(DISP), IY ;
2673	CD 21 08		CALL	CONVER ;
2676	FD 21 DC FC		LD	IY, PAGE2+12 ;
267A	3E 20		LD	A, 20H ;
267C	FD 22 84 FF		LD	(DISP), IY ;
2680	CD 21 08		CALL	CONVER ;
2683	FD 21 DA FC		LD	IY, PAGE2+10 ;
2687	3E 20		LD	A, 20H ;
2689	FD 22 84 FF		LD	(DISP), IY ;

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

268D CD 21 08          CALL  CONVER      ;
269D FD 21 D8 FC      LD    IY,PAGE2+8 ;
2694 3E 20            LD    A,20H      ;
2696 FD 22 84 FF      LD    (DISP),IY  ;
269A CD 21 08          CALL  CONVER      ;
269D C9                RET
269E DD 21 08 FC      START: LD  IX,SV
26A2 DD 22 78 FC      LD  (PARAP),IX   ;INITIAL TO LOOP1.
26A6 3E 00            LD  A,00H        ;
26A8 D3 2A            OUT (PORTC3),A   ;
26AA DB 2D            IN  A,(PORTB7)  ;CHECK KEY MANUAL
26AC 06 0C            LD  B,CH         ;
26AE B8                CP    B          ;
26AF 20 0F            JR   NZ,LOOP1   ;
26B1 DD 56 60          LD  D,(IX+60H)   ;READ MVO1. (HIGH)
26B4 DD 5E 64          LD  E,(IX+64H)   ;READ MVO1. (LOW)
26B7 01 04 00         LD  BC,0004H     ;
26BA CD 33 2B          CALL DEVIS       ;MVO1/10 = 00H - FFH
26BD C3 F8 26          JP  SETL1        ;
26C0 DB 2D            LOOP1: IN  A,(PORTA1) ;READ PV1.
26C2 5F                LD  E,A          ;
26C3 16 0D            LD  D,00H        ;
26C5 DD 6E 74          LD  L,(IX+74H)   ;
26C8 26 0D            LD  H,00H        ;
26CA 19                ADD  HL,DE        ;
26CB DB 2D            IN  A,(PORTA1)  ;
26CD 5F                LD  E,A          ;
26CE 19                ADD  HL,DE        ;
26CF DB 2D            IN  A,(PORTA1)  ;
26D1 5F                LD  E,A          ;
26D2 19                ADD  HL,DE        ;PV1*4 = 0.0 - 102.4 %
26D3 DD 73 74          LD  (IX+74H),E   ;
26D6 DD 74 08          LD  (IX+8H),H    ;STORE PV1. (HIGH)
26D9 DD 75 0C          LD  (IX+CH),L    ;STORE PV1. (LOW)
26DC CD 96 28          CALL ALARMH      ;JUMP TO CHECK ALARM HIGH.
26DF CD 8B 28          CALL ALARML      ;JUMP TO CHECK ALARM LOW.
26E2 3A 7A FC          LD  A,(PARAP1)   ;
26E5 D3 38            OUT (DPALARM),A  ;DISPLAY ALARM
26E7 DD 56 2D          LD  D,(IX+20H)   ;CHECK KP1
26EA DD 5E 24          LD  E,(IX+24H)   ;
26ED 21 00 0D         LD  HL,0000H     ;
26F0 AF                XOR  A           ;
26F1 ED 52            SBC  HL,DE        ;
26F3 28 03            JR   Z,SETL1     ;
26F5 CD BE 29          CALL PID         ;JUMP TO PID SUBROUTINE.
26F8 7D                SETL1: LD  A,L      ;
26F9 D3 21            OUT (PORTB1),A   ;TRANSMITTER MV1 = 00H - FFH
26FB 5F                LD  E,A          ;

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

26FC 16 00          LD      D,00H      ;
26FE 3E 04          LD      A,04H      ;
2700 CD 20 2B       CALL    MULT        ;MV1*4 = 0.0 - 102.4 %
2703 DD 21 08 FC    LD      IX,SV      ;
2707 DD 74 18       LD      (IX+18H),H ;STORE MV1. (HIGH)
270A DD 75 1C       LD      (IX+1CH),L ;STORE MV1. (LOW)
270D DD 56 08       LD      D,(IX+8H)  ;READ PV1. (HIGH)
2710 DD 5E 0C       LD      E,(IX+CH)  ;READ PV1. (LOW)
2713 DD 72 10       LD      (IX+10H),D ;PV TO PVO INTO TABLE.(HIGH)
2716 DD 73 12       LD      (IX+12H),E ;PV TO PVO INTO TABLE.(LOW)
2719 CD 56 2B       CALL    STARTT     ;
271C CD 56 2B       CALL    STARTT     ;
271F CD 4B 2B       CALL    DELAY      ;
2722 DD 21 09 FC    LOOP2: LD      IX,SV+1   ;INITIAL TO LOOP2.
2726 DD 22 78 FC    LD      (PARAP),IX ;
272A 3E 01          LD      A,D1H      ;
272C D3 2A          OUT     (PORTC3),A ;
272E DB 2D          IN      A,(PORTB7) ;CHECK KEY MANUAL.
2730 06 0C          LD      B,CH       ;
2732 B8              CP      B           ;
2733 20 0E          JR      NZ,LOOP21  ;
2735 DD 56 6D       LD      D,(IX+60H) ;READ MV02.(HIGH)
2738 DD 5E 64       LD      E,(IX+64H) ;READ MV02.(LOW)
273B 01 04 00       LD      BC,00D4H   ;
273E CD 33 2B       CALL    DEVIS      ;MV02/10 = 00H - FFH
2741 18 2C          JR      SETL2      ;
2743 DB 22          LOOP21: IN     A,(PORTC1) ;READ PV2.
2745 5F              LD      E,A        ;
2746 16 00          LD      D,00H      ;
2748 3E 04          LD      A,04H      ;
274A CD 20 2B       CALL    MULT        ;PV2*4 = 0.0 - 102.4 %
274D DD 74 08       LD      (IX+8H),H  ;STORE PV2. (HIGH)
2750 DD 75 0C       LD      (IX+CH),L  ;STORE PV2. (LOW)
2753 CD E0 28       CALL    ALARMH1    ;JUMP TO CHECK ALARM HIGH.
2756 CD 05 29       CALL    ALARML1    ;JUMP TO CHECK ALARM LOW.
2759 3A 7A FC       LD      A,(PARAP1) ;
275C D3 38          OUT     (DPALARM),A ;DISPLAY ALARM
275E DD 56 2D       LD      D,(IX+20H) ;CHECK KP2
2761 DD 5E 24       LD      E,(IX+24H) ;
2764 21 00 00       LD      HL,0000H   ;
2767 AF              XOR     A           ;
2768 ED 52          SBC    HL,DE       ;
276A 28 03          JR      Z,SETL2    ;
276C CD BE 29       CALL    PID        ;JUMP TO PID SUBROUTINE.
276F 7D              SETL2: LD      A,L      ;
2770 D3 24          OUT     (PORTA2),A ;TRANSMITTER MV2 = 00H - FFH
2772 5F              LD      E,A        ;
2773 16 00          LD      D,00H      ;

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

2775 3E 04          LD      A,04H          ;
2777 CD 20 2B      CALL   MULT           ;MV2*4 = 0.0 - 102.4 %
277A DD 21 09 FC   LD      IX,SV+1       ;
277E DD 74 18      LD      (IX+18H),H    ;STORE MV2. (HIGH)
2781 DD 75 1C      LD      (IX+1CH),L   ;STORE MV2. (LOW)
2784 DD 56 08      LD      D,(IX+8H)    ;READ PV2. (HIGH)
2787 DD 5E 0C      LD      E,(IX+CH)   ;READ PV2. (LOW)
278A DD 72 10      LD      (IX+10H),D   ;PV2 TO PV02 INTO TABLE.(HIGH)
278D DD 73 12      LD      (IX+12H),E   ;PV2 TO PV02 INTO TABLE.(LOW)
2790 CD 56 2B      CALL   STARTT        ;
2793 CD 56 2B      CALL   STARTT        ;
2796 CD 4B 2B      CALL   DELAY         ;
2799 DD 21 0A FC   LOOP3: LD      IX,SV+2   ;INITIAL TO LOOP3.
279D DD 22 78 FC   LD      (PARAP),IX   ;
27A1 3E 02          LD      A,02H        ;
27A3 D3 2A          OUT     (PORTC3),A   ;
27A5 DB 2D          IN      A,(PORTB7)  ;CHECK KEY MANUAL
27A7 06 0C          LD      B,CH         ;
27A9 B8              CP      B             ;
27AA 2D 0E          JR      NZ,LOOP31   ;
27AC DD 56 6D      LD      D,(IX+60H)   ;READ MV03. (HIGH)
27AF DD 5E 64      LD      E,(IX+64H)   ;READ MV03. (LOW)
27B2 01 04 00      LD      BC,0004H     ;
27B5 CD 33 2B      CALL   DEVIS         ;MV03/10 = DOH - FFH
27B8 18 38          JR      SETL3        ;
27BA DB 25          LOOP31: IN     A,(PORTB2) ;READ PV3.
27BC 5F              LD      E,A           ;
27BD 16 00          LD      D,DOH        ;
27BF DD 6E 74      LD      L,(IX+74H)   ;
27C2 26 00          LD      H,DOH        ;
27C4 19              ADD     HL,DE         ;
27C5 DB 25          IN      A,(PORTB2)  ;
27C7 5F              LD      E,A           ;
27C8 19              ADD     HL,DE         ;
27C9 DB 25          IN      A,(PORTB2)  ;
27CB 5F              LD      E,A           ;
27CC 19              ADD     HL,DE         ;PV3*4 = 0.0 - 102.4 %
27CD DD 73 74      LD      (IX+74H),E   ;
27D0 DD 74 08      LD      (IX+8H),H    ;STORE PV3. (HIGH)
27D3 DD 75 0C      LD      (IX+CH),L   ;STORE PV3. (LOW)
27D6 CD 2A 29      CALL   ALARMH2       ;JUMP TO CHECK ALARM HIGH.
27D9 CD 4F 29      CALL   ALARML2       ;JUMP TO CHECK ALARM LOW.
27DC 3A 7A FC      LD      A,(PARAP1)   ;
27DF D3 38          OUT     (DPALARM),A  ;DISPLAY ALARM
27E1 DD 56 2D      LD      D,(IX+20H)   ;CHECK KP3
27E4 DD 5E 24      LD      E,(IX+24H)   ;
27E7 21 00 00      LD      HL,0000H     ;
27EA AF            XOR     A             ;

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

27EB ED 52          SBC   HL,DE          ;
27ED 28 03          JR    Z,SETL3        ;
27EF CD 8E 29       CALL  PID             ;JUMP TO PID SUBROUTINE.
27F2 7D             SETL3: LD   A,L        ;
27F3 D3 26          OUT   (PORTC2),A     ;TRANSMITTER MV3 = 00H - FFH
27F5 5F             LD   E,A            ;
27F6 16 00          LD   D,00H         ;
27F8 3E 04          LD   A,04H         ;
27FA CD 20 2B       CALL  MULT           ;MV3*4 = 0.0 - 102.4 %
27FD DD 21 0A FC     LD   IX,SV+2       ;
2801 DD 74 18       LD   (IX+18H),H    ;STORE MV3. (HIGH)
2804 DD 75 1C       LD   (IX+1CH),L    ;STORE MV3. (LOW)
2807 DD 56 08       LD   D,(IX+8H)     ;READ PV3. (HIGH)
280A DD 5E 0C       LD   E,(IX+CH)     ;READ PV3. (LOW)
280D DD 72 10       LD   (IX+10H),D    ;PV3 TO PV03 INTO TABLE.HIGH)
2810 DD 73 12       LD   (IX+12H),E    ;PV3 TO PV03 INTO TABLE.(LOW)
2813 CD 56 2B       CALL  STARTT        ;
2816 CD 56 2B       CALL  STARTT        ;
2819 CD 4B 2B       CALL  DELAY         ;
281C DD 21 0B FC     LOOP4: LD   IX,SV+3     ;INITIAL TO LOOP4.
2820 DD 22 78 FC     LD   (PARAP),IX    ;
2824 3E 03          LD   A,03H         ;
2826 D3 2A          OUT   (PORTC3),A   ;
2828 DB 2D          IN   A,(PORTB7)   ;CHECK KEY MANUAL
282A 06 0C          LD   B,CH          ;
282C B8             CP   B             ;
282D 20 0E          JR   NZ,LOOP41    ;
282F DD 56 60       LD   D,(IX+60H)    ;READ MVD4.(HIGH)
2832 DD 5E 64       LD   E,(IX+64H)    ;READ MVD4.(LOW)
2835 01 04 00       LD   BC,0004H     ;
2838 CD 33 2B       CALL  DEVIS         ;MVD4/10 = 00H - FFH
283B 18 2C          JR   SETL4         ;
283D DB 28          LOOP41: IN  A,(PORTA3) ;READ PV4.
283F 5F             LD   E,A           ;
2840 16 00          LD   D,00H        ;
2842 3E 04          LD   A,04H        ;
2844 CD 20 2B       CALL  MULT         ;PV4*4 = 0.0 - 102.4 %
2847 DD 74 08       LD   (IX+8H),H    ;STORE PV1. (HIGH)
284A DD 75 0C       LD   (IX+CH),L    ;STORE PV1. (LOW)
284D CD 74 29       CALL  ALARMH3      ;JUMP TO CHECK ALARM HIGH.
2850 CD 99 29       CALL  ALARML3      ;JUMP TO CHECK ALARM LOW.
2853 3A 7A FC       LD   A,(PARAP1)   ;
2856 D3 38          OUT   (DPALARM),A ;DISPLAY ALARM
2858 DD 56 20       LD   D,(IX+20H)   ;CHECK KP4
285B DD 5E 24       LD   E,(IX+24H)   ;
285E 21 00 00       LD   HL,0000H     ;
2861 AF            XOR   A            ;
2862 ED 52          SBC   HL,DE        ;

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

2864 28 03          JR      Z,SETL4          ;
2866 CD BE 29      CALL     PID              ;JUMP TO PID SUBROUTINE.
2869 7D              SETL4: LD      A,L              ;
286A D3 29          OUT     (PORTB3),A       ;TRANSMITTER MV4 = 00H - FFH
286C 5F              LD      E,A              ;
286D 16 00          LD      D,00H           ;
286F 3E 04          LD      A,04H           ;
2871 CD 20 2B      CALL     MULT             ;MV4*4 = 0.0 - 102.4 %
2874 DD 21 0B FC   LD      IX,SV+3         ;
2878 DD 74 18       LD      (IX+18H),H      ;STORE MV4. (HIGH)
287B DD 75 1C       LD      (IX+1CH),L     ;STORE MV4. (LOW)
287E DD 56 08       LD      D,(IX+8H)      ;READ PV4. (HIGH)
2881 DD 5E 0C       LD      E,(IX+CH)     ;READ PV4. (LOW)
2884 DD 72 10       LD      (IX+10H),D     ;PV4 TO PVQ4 INTO TABLE.HIGH)
2887 DD 73 12       LD      (IX+12H),E     ;PV4 TO PVQ4 INTO TABLE.(LOW)
288A CD 56 2B      CALL     STARTT         ;
288D CD 56 2B      CALL     STARTT         ;
2890 CD 4B 2B      CALL     DELAY          ;
2893 C3 9E 26      JP      STARTT         ;
2896 DD 46 08       ALARMH: LD      B,(IX+8H)  ;READ PV1. (HIGH)
2899 DD 4E DC       LD      C,(IX+CH)     ;READ PV1. (LOW)
289C DD 66 50       LD      H,(IX+50H)    ;READ AH1. (HIGH)
289F DD 6E 54       LD      L,(IX+54H)    ;READ AH1. (LOW)
28A2 AF              XOR     A                ;
28A3 ED 42          SBC     HL,BC           ;AH1-PV1 = RESULT ALARM DISPLAY
28A5 38 0B          JR      C,DISHI        ;
28A7 28 09          JR      Z,DISHI        ;
28A9 3A 7A FC      LD      A,(PARAP1)    ;
28AC CB 87          RES     0,A            ;
28AE 32 7A FC      LD      (PARAP1),A    ;
28B1 C9              RET                     ;
28B2 3A 7A FC      DISHI: LD      A,(PARAP1) ;
28B5 CB C7          SET     0,A            ;
28B7 32 7A FC      LD      (PARAP1),A    ;
28BA C9              RET                     ;
28BB DD 66 08       ALARML: LD      H,(IX+8H) ;READ PV1. (HIGH)
28BE DD 6E DC       LD      L,(IX+CH)     ;READ PV1. (LOW)
28C1 DD 46 3A       LD      B,(IX+58)     ;READ AL1. (HIGH)
28C4 DD 4E 5C       LD      C,(IX+5CH)    ;READ AL1. (LOW)
28C7 AF              XOR     A                ;
28C8 ED 42          SBC     HL,BC           ;PV1-AL1 = RESULT ALARM DISPLAY
28CA 38 0B          JR      C,DISLO        ;
28CC 28 09          JR      Z,DISLO        ;
28CE 3A 7A FC      LD      A,(PARAP1)    ;
28D1 CB A7          RES     4,A            ;
28D3 32 7A FC      LD      (PARAP1),A    ;
28D6 C9              RET                     ;
28D7 3A 7A FC      DISLO: LD      A,(PARAP1) ;

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

28DA CB E7          SET 4,A          ;
28DC 32 7A FC      LD (PARAP1),A  ;
28DF C9            RET              ;
28E0 DD 46 08      ALARMH1: LD B,(IX+8H)  ;READ PV2. (HIGH)
28E3 DD 4E 0C      LD C,(IX+CH)    ;READ PV2. (LOW)
28E6 DD 66 50      LD H,(IX+50H)   ;READ AH2. (HIGH)
28E9 DD 6E 54      LD L,(IX+54H)   ;READ AH2. (LOW)
28EC AF            XOR A              ;
28ED ED 42          SBC HL,BC        ;AH2-PV2 = RESULT ALARM DISPLAY
28EF 38 0B          JR C,DISHI1      ;
28F1 28 09          JR Z,DISHI1      ;
28F3 3A 7A FC      LD A,(PARAP1)   ;
28F6 CB 8F          RES 1,A          ;
28F8 32 7A FC      LD (PARAP1),A   ;
28FB C9            RET              ;
28FC 3A 7A FC      DISH1: LD A,(PARAP1)  ;
28FF CB CF          SET 1,A          ;
2901 32 7A FC      LD (PARAP1),A   ;
2904 C9            RET              ;
2905 DD 66 08      ALARML1: LD H,(IX+8H)  ;READ PV2. (HIGH)
2908 DD 6E 0C      LD L,(IX+CH)    ;READ PV2. (LOW)
290B DD 46 3A      LD B,(IX+5B)    ;READ AL2. (HIGH)
290E DD 4E 5C      LD C,(IX+5CH)  ;READ AL2. (LOW)
2911 AF            XOR A              ;
2912 ED 42          SBC HL,BC        ;PV2-AL2 = RESULT ALARM DISPLAY
2914 38 0B          JR C,DISLO1      ;
2916 28 09          JR Z,DISLO1      ;
2918 3A 7A FC      LD A,(PARAP1)   ;
291B CB AF          RES 5,A          ;
291D 32 7A FC      LD (PARAP1),A   ;
2920 C9            RET              ;
2921 3A 7A FC      DISLO1: LD A,(PARAP1) ;
2924 CB EF          SET 5,A          ;
2926 32 7A FC      LD (PARAP1),A   ;
2929 C9            RET              ;
292A DD 46 08      ALARMH2: LD B,(IX+8H)  ;READ PV3. (HIGH)
292D DD 4E 0C      LD C,(IX+CH)    ;READ PV3. (LOW)
2930 DD 66 50      LD H,(IX+50H)   ;READ AH3. (HIGH)
2933 DD 6E 54      LD L,(IX+54H)   ;READ AH3. (LOW)
2936 AF            XOR A              ;
2937 ED 42          SBC HL,BC        ;AH3-PV3 = RESULT ALARM DISPLAY
2939 38 0B          JR C,DISHI2      ;
293B 28 09          JR Z,DISHI2      ;
293D 3A 7A FC      LD A,(PARAP1)   ;
2940 CB 97          RES 2,A          ;
2942 32 7A FC      LD (PARAP1),A   ;
2945 C9            RET              ;
2946 3A 7A FC      DISH2: LD A,(PARAP1) ;

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

2949 CB D7          SET      2,A          ;
294B 32 7A FC      LD      (PARAP1),A ;
294E C9            RET                      ;
294F DD 66 08      ALARML2: LD      H,(IX+8H)    ;READ PV3. (HIGH)
2952 DD 6E 0C      LD      L,(IX+CH)    ;READ PV3. (LOW)
2955 DD 46 3A      LD      B,(IX+58)    ;READ AL3. (HIGH)
2958 DD 4E 5C      LD      C,(IX+5CH)   ;READ AL3. (LOW)
295B AF            XOR      A          ;
295C ED 42          SBC     HL,BC        ;PV3-AL3 = RESULT ALARM DISPLAY
295E 38 0B          JR      C,DISLO2    ;
2960 28 09          JR      Z,DISLO2    ;
2962 3A 7A FC      LD      A,(PARAP1)  ;
2965 CB B7          RES     6,A         ;
2967 32 7A FC      LD      (PARAP1),A ;
296A C9            RET                      ;
296B 3A 7A FC      DISLO2: LD      A,(PARAP1) ;
296E CB F7          SET     6,A         ;
2970 32 7A FC      LD      (PARAP1),A ;
2973 C9            RET                      ;
2974 DD 46 08      ALARML3: LD      B,(IX+8H)    ;READ PV4. (HIGH)
2977 DD 4E 0C      LD      C,(IX+CH)    ;READ PV4. (LOW)
297A DD 66 50      LD      H,(IX+50H)   ;READ AH4. (HIGH)
297D DD 6E 54      LD      L,(IX+54H)   ;READ AH4. (LOW)
2980 AF            XOR      A          ;
2981 ED 42          SBC     HL,BC        ;AH4-PV4 = RESULT ALARM DISPLAY
2983 38 0B          JR      C,DISHI3    ;
2985 28 09          JR      Z,DISHI3    ;
2987 3A 7A FC      LD      A,(PARAP1)  ;
298A CB 9F          RES     3,A         ;
298C 32 7A FC      LD      (PARAP1),A ;
298F C9            RET                      ;
2990 3A 7A FC      DISHI3: LD      A,(PARAP1) ;
2993 CB DF          SET     3,A         ;
2995 32 7A FC      LD      (PARAP1),A ;
2998 C9            RET                      ;
2999 DD 66 08      ALARML3: LD      H,(IX+8H)    ;READ PV4. (HIGH)
299C DD 6E 0C      LD      L,(IX+CH)    ;READ PV4. (LOW)
299F DD 46 3A      LD      B,(IX+58)    ;READ AL4. (HIGH)
29A2 DD 4E 5C      LD      C,(IX+5CH)   ;READ AL4. (LOW)
29A5 AF            XOR      A          ;
29A6 ED 42          SBC     HL,BC        ;PV4-AL4 = RESULT ALARM DISPLAY
29A8 38 0B          JR      C,DISLO3    ;
29AA 28 09          JR      Z,DISLO3    ;
29AC 3A 7A FC      LD      A,(PARAP1)  ;
29AF CB BF          RES     7,A         ;
29B1 32 7A FC      LD      (PARAP1),A ;
29B4 C9            RET                      ;
29B5 3A 7A FC      DISLO3: LD      A,(PARAP1) ;

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

29B8	CB FF		SET	7,A	;
29BA	32 7A FC		LD	(PARAP1),A	;
29BD	C9		RET		;
29BE	DD 2A 78 FC	PID:	LD	IX,(PARAP)	;STARTED PID SUBROUTINE.
29C2	DD 56 00		LD	D,(IX+0H)	;READ SV. (HIGH)
29C5	DD 5E 04		LD	E,(IX+4H)	;READ SV. (LOW)
29C8	01 0A 00		LD	BC,000AH	;
29CB	CD 33 2B		CALL	DEVIS	;SV/10 = 0.0 - 102.4 %
29CE	EB		EX	DE,HL	;
29CF	D5		PUSH	DE	;
29D0	DD 56 08		LD	D,(IX+8H)	;READ PV. (HIGH)
29D3	DD 5E 0C		LD	E,(IX+CH)	;READ PV. (LOW)
29D6	01 0A 00		LD	BC,000AH	;
29D9	CD 33 2B		CALL	DEVIS	;PV/10 = 0.0 - 102.4 %
29DC	D1		POP	DE	;
29DD	AF		XOR	A	;
29DE	ED 52		SBC	HL,DE	;PV - SV = ERROR(ER)
29E0	7D		LD	A,L	;
29E1	30 03		JR	NC,DORR	;
29E3	ED 44		NEG		;CHANGE RESULT TO-
29E5	37		SCF		;2' COMPLEMENT.
29E6	F5	DORR:	PUSH	AF	;
29E7	21 00 00		LD	HL,0000H	;
29EA	DD 4E 30		LD	C,(IX+30H)	;CHECK TI.
29ED	06 00		LD	B,00H	;
29EF	AF		XOR	A	;
29F0	ED 42		SBC	HL,BC	;
29F2	28 65		JR	Z,PROP	;
29F4	F1		POP	AF	;
29F5	F5		PUSH	AF	;
29F6	4F		LD	C,A	;
29F7	06 00		LD	B,0H	;
29F9	DD 6E 40		LD	L,(IX+40H)	;SUNL
29FC	DD 66 48		LD	H,(IX+48H)	;SUMH
29FF	DD CB 28 7E		BIT	7,(IX+28H)	;D OR R
2A03	20 04		JR	NZ,REVERS1	;
2A05	30 10		JR	NC,ADD1	;
2A07	18 04		JR	SUBT1	;
2A09	38 0C	REVERS1:	JR	C,ADD1	;
2A0B	18 00		JR	SUBT1	;
2A0D	AF	SUBT1:	XOR	A	;
2A0E	ED 42		SBC	HL,BC	;
2A10	30 0B		JR	NC,TOMULT	;
2A12	21 00 00		LD	HL,0000H	;
2A15	18 06		JR	TOMULT	;
2A17	09	ADD1:	ADD	HL,BC	;
2A18	30 03		JR	NC,TOMULT	;
2A1A	21 FF FF		LD	HL,FFFFH	;

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2A1D	DD 75 40	TOMULT:	LD	(IX+40H),L	;STORE NEW SUM INTO-
2A20	DD 74 48		LD	(IX+48H),H	;TABLE.
2A23	EB		EX	DE,HL	;SUM*ER AND PUT RESULT-
2A24	3E 3C		LD	A,DT	;INTO HL REGISTER.
2A26	CD 20 2B		CALL	MULT	;
2A29	EB		EX	DE,HL	;SUM*ER*DT
2A2A	D5		PUSH	DE	;STORE SUM*ER*DT INTO STACK
2A2B	DD 56 2D		LD	D,(IX+20H)	;READ KP. (HIGH) .
2A2E	DD 5E 24		LD	E,(IX+24H)	;READ KP. (LOW)
2A31	01 0A 00		LD	BC,000AH	;
2A34	CD 33 2B		CALL	DEVIS	;
2A37	7D		LD	A,L	;KP/10
2A38	D1		POP	DE	;READ SUM*ER*DT FROM STACK
2A39	CD 20 2B		CALL	MULT	;
2A3C	EB		EX	DE,HL	;SUM*ER*DT*(KP/10)
2A3D	01 0A 00		LD	BC,000AH	;
2A40	CD 33 2B		CALL	DEVIS	;
2A43	EB		EX	DE,HL	;(SUM*ER*DT*(KP/10)/10)
2A44	DD 4E 30		LD	C,(IX+30H)	;
2A47	06 00		LD	B,0H	;
2A49	CD 33 2B		CALL	DEVIS	;(SUM*ER*DT*(KP/10)/10)/TI = DCI
2A4C	DD CB 34 7E		BIT	7,(IX+34H)	;CHECK M OR S.
2A50	28 07		JR	Z,PROP	;JUMP TO PROPORTIONAL-
2A52	EB		EX	DE,HL	;ROUTINE.
2A53	01 3C 00		LD	BC,003CH	;RESULT IS DEVISED BY-
2A56	CD 33 2B		CALL	DEVIS	;60.
2A59	F1	PROP:	POP	AF	;ER TO [A] REGISTER.
2A5A	E5		PUSH	HL	;DCI TO STACK.
2A5B	F5		PUSH	AF	;ER TO STACK.
2A5C	DD 5E 24		LD	E,(IX+24H)	;KP TO [DE] REGISTER.
2A5F	DD 56 2D		LD	D,(IX+20H)	;
2A62	01 0A 00		LD	BC,000AH	;
2A65	CD 33 2B		CALL	DEVIS	;
2A68	EB		EX	DE,HL	;KP/10
2A69	CD 20 2B		CALL	MULT	;(KP/10)*ER=DCP
2A6C	EB		EX	DE,HL	;
2A6D	F1		POP	AF	;
2A6E	E1		POP	HL	;
2A6F	DD CB 28 7E		BIT	7,(IX+28H)	;CHECK D OR R.
2A73	20 04		JR	NZ,REVERS2	;JUMP TO REVERSE -
2A75	30 1D		JR	NC,ADD2	;ROUTINE.
2A77	18 04		JR	SUBT2	;
2A79	38 0C	REVERS2:	JR	C,ADD2	;
2A7B	18 0D		JR	SUBT2	;
2A7D	AF	SUBT2:	XOR	A	;
2A7E	ED 52		SBC	HL,DE	;DCI-DCP=RESULT
2A80	30 0B		JR	NC,DERIV	;CHECK MINIMUM
2A82	21 00 00		LD	HL,0000H	;

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2A85	18 06		JR	DERIV	;
2A87	19	ADD2:	ADD	HL,DE	;DCI+DCP=RESULT
2A88	30 03		JR	NC,DERIV	;CHECK MAXIMUM
2A8A	21 FF FF		LD	HL,FFFFH	;
2A8D	E5	DERIV:	PUSH	HL	;PUSH RESULT INTO STACK.
2A8E	21 00 00		LD	HL,0000H	;
2A91	DD 5E 38		LD	E,(IX+38H)	;CHECK TD.
2A94	16 00		LD	D,00H	;
2A96	AF		XOR	A	;
2A97	ED 52		SBC	HL,DE	;
2A99	28 5E		JR	Z,NOT1	;
2A9B	DD 56 10		LD	D,(IX+10H)	;PVO (HIGH) TO [D] REGISTER.
2A9E	DD 5E 14		LD	E,(IX+14H)	;PVO (LOW) TO [E] REGISTER.
2AA1	01 0A 00		LD	BC,000AH	;
2AA4	CD 33 2B		CALL	DEVIS	;PVO/10 = 0.0 - 102.4 %
2AA7	EB		EX	DE,HL	;
2AA8	D5		PUSH	DE	;
2AA9	DD 56 08		LD	D,(IX+8H)	;PV (HIGH) TO [D] REGISTER.
2AAC	DD 5E 0C		LD	E,(IX+CH)	;PV (LOW) TO [E] REGISTER.
2AAF	01 0A 00		LD	BC,000AH	;
2AB2	CD 33 2B		CALL	DEVIS	;PV/10 = 0.0 -102.4 %
2AB5	D1		POP	DE	;
2AB6	AF		XOR	A	;
2AB7	ED 52		SBC	HL,DE	;PV-PVO=DDE
2AB9	7D		LD	A,L	;
2ABA	E1		POP	HL	;
2ABB	E5		PUSH	HL	;
2ABC	30 03		JR	NC,POSIT	;
2ABE	ED 44		NEG		;CHANGE DDE TO 2'S -
2AC0	37		SCF		;COMPLEMEN.
2AC1	F5	POSIT:	PUSH	AF	;PUSH DDE INTO STACK.
2AC2	5F		LD	E,A	;
2AC3	16 00		LD	D,0H	;
2AC5	DD 7E 38		LD	A,(IX+38H)	;TD TO [A] REGISTER.
2AC8	CD 20 2B		CALL	MULT	;DDE*TD
2ACB	EB		EX	DE,HL	;
2ACC	3E 0A		LD	A,AH	;
2ACE	CD 20 2B		CALL	MULT	;DDE*TD*10
2AD1	EB		EX	DE,HL	;
2AD2	01 3C 00		LD	BC,DT	;DT TO [BC] REGISTER.
2AD5	CD 33 2B		CALL	DEVIS	;DDE*TD*10/DT
2AD8	DD CB 3C 7E		BIT	7,(IX+3CH)	;CHECK M OR S.
2ADC	28 06		JR	Z,NOT	;
2ADE	EB		EX	DE,HL	;
2ADF	3E 3C		LD	A,3CH	;
2AE1	CD 20 2B		CALL	MULT	;DDE*TD*10*60/DT
2AE4	EB	NOT:	EX	DE,HL	;
2AE5	D5		PUSH	DE	;

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2AE6	DD 56 20		LD	D, (IX+20H)	;KP (HIGH) TO [D] REGISTER.
2AE9	DD 5E 24		LD	E, (IX+24H)	;KP (LOW) TO [E] REGISTER.
2AEC	01 0A 00		LD	BC, 000AH	;
2AEF	CD 33 2B		CALL	DEVIS	;KP/10
2AF2	7D		LD	A, L	;
2AF3	D1		POP	DE	;
2AF4	CD 20 2B		CALL	MULT	;(KP/10)*TD*DDE*10*(OR 60)
2AF7	EB		EX	DE, HL	;/DT=DCD
2AF8	F1		POP	AF	;
2AF9	E1	NOT1:	POP	HL	;
2AFA	DD CB 28 7E		BIT	7, (IX+28H)	;CHECK D OR R.
2AFE	20 04		JR	NZ, REVERS3	;=1 JUMP TO REVERSE.
2B00	30 0F		JR	NC, ADD3	;
2B02	18 04		JR	SUBT3	;
2B04	38 08	REVERS3:	JR	C, ADD3	;
2B06	18 00		JR	SUBT3	;
2B08	AF	SUBT3:	XOR	A	;
2B09	ED 52		SBC	HL, DE	;DCI+DCP-DCD=DCPID
2B0B	30 08		JR	NC, MAX	;CHECK MINIMUM.
2B0D	21 00 00		LD	HL, 0000H	;
2B10	C9		RET		;
2B11	19	ADD3:	ADD	HL, DE	;DCI+DCP+DCD=DCPID
2B12	30 04		JR	NC, MAX	;
2B14	21 FF 00		LD	HL, 00FFH	;CHECK MAXIMUM
2B17	C9		RET		;
2B18	7C	MAX:	LD	A, H	;
2B19	FE 00		CP	OH	;
2B1B	C8		RET	Z	;
2B1C	21 FF 00		LD	HL, 00FFH	;
2B1F	C9		RET		;
2B20	06 08	MULT:	LD	B, 8H	;SET BYTE COUNTER=8
2B22	26 00		LD	H, 0H	;
2B24	6C		LD	L, H	;CLEAR HL REGISTER.
2B25	29	LOOP:	ADD	HL, HL	;SHIFT HL LEFT.
2B26	38 07		JR	C, OUT	;CHECK MAXIMUM.
2B28	07		RLCA		;ROTATE BIT 7 OF "A"-
					;INTO CARRY FLAG.
2B29	30 01		JR	NC, NADD	;TEST CARRY FLAG.
2B2B	19		ADD	HL, DE	;ADD DE TO HL
2B2C	10 F7	NADD:	DJNZ	LOOP	;END?
2B2E	C9		RET		;
2B2F	21 FF FF	OUT:	LD	HL, FFFFH	;
2B32	C9		RET		;
2B33	AF	DEVIS:	XOR	A	;
2B34	67		LD	H, A	;
2B35	6F		LD	L, A	;HL=0
2B36	3E 10		LD	A, 16	;A=16, LOOP COUNTER
2B38	CB 13	DVO:	RL	E	;SHIFT LEFT, STORE -

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2B3A	CB 12	RL	D	;PARTIAL RESULT IN-
2B3C	ED 6A	ADC	HL,HL	;BIT 0.
2B3E	ED 42	SBC	HL,BC	;ROTATE HL LEFT.
2B40	30 01	JR	NC,DV1	;HL=HL-BC
2B42	09	ADD	HL,BC	;IF NEGATIVE,RESTORE HL.
2B43	3F	DV1: CCF		;PARTIAL RESULT IN -
				;CARRY FLAG.
2B44	3D	DEC	A	;
2B45	20 F1	JR	NZ,DV0	;
2B47	EB	EX	DE,HL	;
2B48	ED 6A	ADC	HL,HL	;STORE LAST BIT OF -
				;RESULT.
2B4A	C9	RET		;
2B4B	3E 00	DELAY: LD	A,00	;DELAYING SUBROUTINE
2B4D	0E 61	COMP2: LD	C,N1	;
2B4F	B9	COMP1: CP	C	;
2B50	28 03	JR	Z,BACK1	;
2B52	0D	DEC	C	;
2B53	18 FA	JR	COMP1	;
2B55	C9	BACK1: RET		;
2B56	DB 2C	STARTT: IN	A,(P_LOOP)	;
2B58	C6 01	ADD	A,1H	;
2B5A	FE 31	L1: CP	31H	;
2B5C	20 21	JR	NZ,L2	;
2B5E	21 08 FC	LD	HL,SV	;SET PARAMETER POINTER.
2B61	22 78 FC	LD	(PARAP),HL	;
2B64	DD 21 82 FC	SET_L: LD	IX,PAGE1+2	;PUT NUMBER OF LOOP-
2B68	DD 22 84 FF	LD	(DISP),IX	;INTO PAGE1.
2B6C	F5	PUSH	AF	;
2B6D	CD 21 08	CALL	CONVER	;
2B70	F1	POP	AF	;
2B71	DD 21 D4 FC	LD	IX,PAGE2+4	;
2B75	DD 22 84 FF	LD	(DISP),IX	;
2B79	CD 21 08	CALL	CONVER	;
2B7C	C3 A6 2B	JP	PARKEY	;
2B7F	FE 32	L2: CP	32H	;
2B81	2D 09	JR	NZ,L3	;
2B83	21 09 FC	LD	HL,SV+1	;
2B86	22 78 FC	LD	(PARAP),HL	;
2B89	C3 64 2B	JP	SET_L	;
2B8C	FE 33	L3: CP	33H	;
2B8E	C2 9A 2B	JP	NZ,L4	;
2B91	21 0A FC	LD	HL,SV+2	;
2B94	22 78 FC	LD	(PARAP),HL	;
2B97	C3 64 2B	JP	SET_L	;

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2B9A	FE 34	L4:	CP	34H	
2B9C	CO		RET	NZ	
2B9D	21 0B FC		LD	HL,SV+3	
2BA0	22 78 FC		LD	(PARAP),HL	
2BA3	C3 64 2B		JP	SET_L	
2BA6	DB 2D	PARKEY:	IN	A,(P_PARA)	;CHECK PARAMETER KEY.
2BA8	DD 2A 78 FC		LD	IX,(PARAP)	;
2BAC	FE 00		CP	OH	;CHECK LOOP DISPLAY.
2BAE	C2 26 2C		JP	NZ,TKP	;
2BB1	DD 56 00	RSV:	LD	D,(IX+0H)	;PUT SV INTO BUFFER.(HIGH)
2BB4	DD 5E 04		LD	E,(IX+4H)	;PUT SV INTO BUFFER.(LOW)
2BB7	ED 53 04 FC		LD	(VALUE1),DE	;
2BBB	DD E5		PUSH	IX	;
2BBD	2A 78 FC		LD	HL,(PARAP)	;
2BC0	CD 05 3D		CALL	U_DKEY1	;
2BC3	2A 04 FC		LD	HL,(VALUE1)	;
2BC6	DD E1		POP	IX	;
2BC8	DD 74 00		LD	(IX+0H),H	;
2BCB	DD 75 04		LD	(IX+4H),L	;
2BCE	DD 21 08 FF		LD	IX,INPBF+4	;
2BD2	FD 21 88 FC		LD	IY,PAGE1+8H	;
2BD6	DD 22 82 FF		LD	(OUTPTR),IX	;
2BDA	FD 22 84 FF		LD	(DISP),IY	;
2BDE	CD B8 0A		CALL	DECIMAL	;
2BE1	CD 4B 2B		CALL	DELAY	;
2BE4	DD 2A 78 FC	RPV:	LD	IX,(PARAP)	;PUT PV INTO BUFFER.
2BE8	DD 66 08		LD	H,(IX+8H)	;(HIGH)
2BEB	DD 6E 0C		LD	L,(IX+CH)	;(LOW)
2BEE	DD 21 0E FF		LD	IX,INPBF+AH	;
2BF2	FD 21 94 FC		LD	IY,PAGE1+14H	;
2BF6	DD 22 82 FF		LD	(OUTPTR),IX	;
2BFA	FD 22 84 FF		LD	(DISP),IY	;
2BFE	CD B8 0A		CALL	DECIMAL	;
2C01	DD 2A 78 FC	RMV:	LD	IX,(PARAP)	;PUT MV INTO BUFFER.
2C05	DD 66 18		LD	H,(IX+18H)	;(HIGH)
2C08	DD 6E 1C		LD	L,(IX+1CH)	;(LOW)
2C0B	DD 21 14 FF		LD	IX,INPBF+10H	;
2C0F	FD 21 A0 FC		LD	IY,PAGE1+20H	;
2C13	DD 22 82 FF		LD	(OUTPTR),IX	;
2C17	FD 22 84 FF		LD	(DISP),IY	;
2C1B	CD B8 0A		CALL	DECIMAL	;
2C1E	DD 21 80 FC		LD	IX,PAGE1	;
2C22	CD 9B 02		CALL	SCAN1	;DISPLAY LOOP OF PROCESS.
2C25	C9		RET		;JUMP TO START AGAIN.
2C26	FE 01	TKP:	CP	1H	;PUT KP INTO BUFFER.
2C28	C2 B6 2C		JP	NZ,TTI	;
2C2B	DD E5		PUSH	IX	;
2C2D	3E 4B		LD	A,4BH	;FILL K INTO BUFFER.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2C2F	DD 21 D0 FC	LD	IX, PAGE2	;
2C33	DD 22 84 FF	LD	(DISP), IX	;
2C37	CD 21 08	CALL	CONVER	;
2C3A	3E 50	LD	A, 50H	;FILL P INTO BUFFER.
2C3C	DD 21 D2 FC	LD	IX, PAGE2+2H	;
2C40	DD 22 84 FF	LD	(DISP), IX	;
2C44	CD 21 08	CALL	CONVER	;
2C47	DD E1	POP	IX	;
2C49	DD E5	PUSH	IX	;
2C4B	DD CB 28 7E	BIT	7, (IX+28H)	;
2C4F	20 11	JR	NZ, REVERSE	;
2C51	3E 44	LD	A, 44H	;FILL D INTO BUFFER.
2C53	FD 21 E0 FC	STORE:	LD	IY, PAGE2+10H
2C57	FD 22 84 FF		LD	(DISP), IY
2C5B	CD 21 08		CALL	CONVER
2C5E	DD E1		POP	IX
2C60	18 04		JR	NEXT
2C62	3E 52	REVERSE:	LD	A, 52H
2C64	18 ED		JR	STORE
2C66	DD 56 20	NEXT:	LD	D, (IX+20H)
2C69	DD 5E 24		LD	E, (IX+24H)
2C6C	ED 53 04 FC		LD	(VALUE1), DE
2C70	DD E5		PUSH	IX
2C72	2A 78 FC		LD	HL, (PARAP)
2C75	01 20 00		LD	BC, 0020H
2C78	09		ADD	HL, BC
2C79	CD 05 30		CALL	U_DKEY1
2C7C	ED 5B 04 FC		LD	DE, (VALUE1)
2C80	21 E8 03		LD	HL, KPMAX
2C83	AF		XOR	A
2C84	ED 52		SBC	HL, DE
2C86	DD E1		POP	IX
2C88	DA 9E 2C		JP	C, HKP
2C8B	21 00 00		LD	HL, KPMIN
2C8E	AF		XOR	A
2C8F	ED 52		SBC	HL, DE
2C91	D2 AA 2C		JP	NC, LKP
2C94	EB		EX	DE, HL
2C95	DD 74 20		LD	(IX+20H), H
2C98	DD 75 24		LD	(IX+24H), L
2C9B	C3 A9 2F		JP	FILL
2C9E	21 E8 03	HKP:	LD	HL, KPMAX
2CA1	DD 74 20		LD	(IX+20H), H
2CA4	DD 75 24		LD	(IX+24H), L
2CA7	C3 A9 2F		JP	FILL
2CAA	21 00 00	LKP:	LD	HL, KPMIN
2CAD	DD 74 20		LD	(IX+20H), H
2CBO	DD 75 24		LD	(IX+24H), L

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2CB3	C3 A9 2F		JP	FILL	;
2CB6	FE 02	TTI:	CP	2H	;PUT TI INTO BUFFER.
2CB8	C2 72 2D		JP	NZ,TTD	;
2CBB	DD E5		PUSH	IX	;
2CBD	3E 54		LD	A,54H	;FILL T INTO BUFFER.
2CBF	DD 21 D0 FC		LD	IX,PAGE2	;
2CC3	DD 22 84 FF		LD	(DISP),IX	;
2CC7	CD 21 08		CALL	CONVER	;
2CCA	3E 49		LD	A,49H	;FILL I INTO BUFFER.
2CCC	DD 21 D2 FC		LD	IX,PAGE2+2H	;
2CD0	DD 22 84 FF		LD	(DISP),IX	;
2CD4	CD 21 08		CALL	CONVER	;
2CD7	DD E1		POP	IX	
2CD9	DD 7E 3D		LD	A,(IX+30H)	
2CDC	32 04 FC		LD	(VALUE1),A	
2CDF	DD E5		PUSH	IX	
2CE1	2A 78 FC		LD	HL,(PARAP)	
2CE4	01 3D 0D		LD	BC,0D30H	
2CE7	09		ADD	HL,BC	
2CE8	CD C4 2F		CALL	U_DKEY	
2CEB	3A 04 FC		LD	A,(VALUE1)	
2CEE	DD E1		POP	IX	
2CF0	DD CB 34 7E		BIT	7,(IX+34H)	
2CF4	20 11		JR	NZ,MINUTE1	
2CF6	47		LD	B,A	
2CF7	3E 77		LD	A,77H	
2CF9	B8		CP	B	
2CFA	30 19		JR	NC,NONSEC1	
2CFC	DD CB 34 1E		RR	(IX+34H)	
2D00	3E 02		LD	A,02H	
2D02	32 04 FC		LD	(VALUE1),A	
2D05	18 0E		JR	NONSEC1	
2D07	06 02	MINUTE1:	LD	B,02H	
2D09	B8		CP	B	
2D0A	30 09		JR	NC,NONSEC1	
2D0C	DD CB 34 3E		SRL	(IX+34H)	
2D10	3E 77		LD	A,77H	
2D12	32 04 FC		LD	(VALUE1),A	
2D15	DD E5	NONSEC1:	PUSH	IX	
2D17	DD CB 34 7E		BIT	7,(IX+34H)	
2D18	28 35		JR	Z,SEC1	
2D1D	3E 4D		LD	A,4DH	;FILL M INTO BUFFER.
2D1F	DD 21 E0 FC		LD	IX,PAGE2+10H	;
2D23	DD 22 84 FF		LD	(DISP),IX	;
2D27	CD 21 08		CALL	CONVER	;
2D2A	DD E1		POP	IX	;
2D2C	3A 04 FC		LD	A,(VALUE1)	;
2D2F	47		LD	B,A	;

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2D30	3E 64		LD	A, TIMAX	;CHECK LIMIT OF TI.
2D32	B8		CP	B	;
2D33	38 09		JR	C, HTI	;
2D35	DD 70 30		LD	(IX+30H), B	;
2D38	68		LD	L, B	;
2D39	26 00		LD	H, OH	;
2D3B	C3 A9 2F		JP	FILL	;
2D3E	2E 64	HTI:	LD	L, TIMAX	;
2D40	DD 75 30		LD	(IX+30H), L	;
2D43	26 00		LD	H, OH	;
2D45	C3 A9 2F		JP	FILL	;
2D48	2E 00	LTI:	LD	L, TIMIN	;
2D4A	DD 75 30		LD	(IX+30H), L	;
2D4D	26 00		LD	H, OH	;
2D4F	C3 A9 2F		JP	FILL	;
2D52	3E 53	SEC1:	LD	A, 53H	;FILL S INTO BUFFER.
2D54	DD 21 E0 FC		LD	IX, PAGE2+10H	;
2D58	DD 22 84 FF		LD	(DISP), IX	;
2D5C	CD 21 08		CALL	CONVER	;
2D5F	DD E1		POP	IX	;
2D61	3A 04 FC		LD	A, (VALUE1)	;
2D64	0E 00		LD	C, TIMIN	;
2D66	B9		CP	C	;
2D67	38 DF		JR	C, LTI	;
2D69	DD 77 30		LD	(IX+30H), A	;
2D6C	6F		LD	L, A	;
2D6D	26 00		LD	H, OH	;
2D6F	C3 A9 2F		JP	FILL	;
2D72	FE 03	TTD:	CP	3H	;
2D74	C2 2E 2E		JP	NZ, AHN	;
2D77	DD E5		PUSH	IX	;PUT TD INTO BUFFER.
2D79	3E 54		LD	A, 54H	;FILL T INTO BUFFER.
2D7B	DD 21 D0 FC		LD	IX, PAGE2	;
2D7F	DD 22 84 FF		LD	(DISP), IX	;
2D83	CD 21 08		CALL	CONVER	;
2D86	3E 44		LD	A, 44H	;FILL D INTO BUFFER.
2D88	DD 21 D2 FC		LD	IX, PAGE2+2H	;
2D8C	DD 22 84 FF		LD	(DISP), IX	;
2D90	CD 21 08		CALL	CONVER	;
2D93	DD E1		POP	IX	;
2D95	DD 7E 38		LD	A, (IX+38H)	;
2D98	32 04 FC		LD	(VALUE1), A	;
2D9B	DD E5		PUSH	IX	;
2D9D	2A 78 FC		LD	HL, (PARAP)	;
2DA0	01 38 00		LD	BC, 0038H	;
2DA3	09		ADD	HL, BC	;
2DA4	CD C4 2F		CALL	U_DKEY	;
2DA7	3A 04 FC		LD	A, (VALUE1)	;

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2DAA	DD E1	POP	IX	
2DAC	DD CB 3C 7E	BIT	7, (IX+3CH)	
2DB0	20 11	JR	NZ, MINUTE2	
2DB2	47	LD	B, A	
2DB3	3E 77	LD	A, 77H	
2DB5	B8	CP	B	
2DB6	30 19	JR	NC, NONSEC2	
2DB8	DD CB 3C 1E	RR	(IX+3CH)	
2DBC	3E 02	LD	A, 02H	
2DBE	32 04 FC	LD	(VALUE1), A	
2DC1	18 0E	JR	NONSEC2	
2DC3	06 02	LD	B, 02H	MINUTE2:
2DC5	B8	CP	B	
2DC6	30 09	JR	NC, NONSEC2	
2DC8	DD CB 3C 3E	SRL	(IX+3CH)	
2DCC	3E 77	LD	A, 77H	
2DCE	32 04 FC	LD	(VALUE1), A	
2DD1	DD E5	PUSH	IX	NONSEC2:
2DD3	DD CB 3C 7E	BIT	7, (IX+3CH)	
2DD7	28 35	JR	Z, SECOND	
2DD9	3E 4D	LD	A, 4DH	;FILL M INTO BUFFER.
2DDB	DD 21 E0 FC	LD	IX, PAGE2+10H	
2DDF	DD 22 84 FF	LD	(DISP), IX	
2DE3	CD 21 08	CALL	CONVER	
2DE6	DD E1	POP	IX	
2DE8	3A 04 FC	LD	A, (VALUE1)	
2DEB	47	LD	B, A	
2DEC	3E 0A	LD	A, TDMAX	
2DEE	B8	CP	B	
2DEF	38 09	JR	C, HTD	
2DF1	DD 70 38	LD	(IX+38H), B	
2DF4	68	LD	L, B	
2DF5	26 00	LD	H, 0H	
2DF7	C3 A9 2F	JP	FILL	
2DFA	2E 0A	LD	L, TDMAX	HTD:
2DFC	DD 75 38	LD	(IX+38H), L	
2DFF	26 00	LD	H, 0H	
2E01	C3 A9 2F	JP	FILL	
2E04	2E 00	LD	L, TDMIN	LTD:
2E06	DD 75 38	LD	(IX+38H), L	
2E09	26 00	LD	H, 0H	
2E0B	C3 A9 2F	JP	FILL	
2E0E	3E 53	LD	A, 53H	SECOND: ;FILL S INTO BUFFER.
2E10	DD 21 E0 FC	LD	IX, PAGE2+10H	
2E14	DD 22 84 FF	LD	(DISP), IX	
2E18	CD 21 08	CALL	CONVER	
2E1B	DD E1	POP	IX	
2E1D	3A 04 FC	LD	A, (VALUE1)	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2E20	DE 00		LD	C, TDMIN	
2E22	B9		CP	C	
2E23	38 DF		JR	C, LTD	
2E25	DD 77 38		LD	(IX+38H), A	
2E28	6F		LD	L, A	
2E29	26 00		LD	H, OH.	
2E2B	C3 A9 2F		JP	FILL	
2E2E	FE 04	AHN:	CP	4H	;PUT AH INTO BUFFER.
2E30	C2 AE 2E		JP	NZ, ALN	;
2E33	DD E5		PUSH	IX	;
2E35	3E 41		LD	A, 41H	;FILL A INTO BUFFER.
2E37	DD 21 D0 FC		LD	IX, PAGE2	;
2E38	DD 22 84 FF		LD	(DISP), IX	;
2E3F	CD 21 08		CALL	CONVER	;
2E42	3E 48		LD	A, 48H	;FILL H INTO BUFFER.
2E44	DD 21 D2 FC		LD	IX, PAGE2+2	;
2E48	DD 22 84 FF		LD	(DISP), IX	;
2E4C	ED 21 08		CALL	CONVER	;
2E4F	3E 25		LD	A, 25H	;FILL * INTO BUFFER.
2E51	DD 21 ED FC		LD	IX, PAGE2+16	;
2E55	DD 22 84 FF		LD	(DISP), IX	;
2E59	CD 21 08		CALL	CONVER	;
2E5C	DD E1		POP	IX	
2E5E	DD 56 50		LD	D, (IX+50H)	
2E61	DD 5E 54		LD	E, (IX+54H)	
2E64	ED 53 04 FC		LD	(VALUE1), DE	
2E68	DD E5		PUSH	IX	
2E6A	2A 78 FC		LD	HL, (PARAP)	
2E6D	D1 50 00		LD	8C, DD5DH	
2E70	09		ADD	HL, BC	
2E71	CD 05 30		CALL	U_DKEY1	
2E74	ED 5B 04 FC		LD	DE, (VALUE1)	
2E78	21 FF 03		LD	HL, AHMAX	
2E7B	AF		XOR	A	
2E7C	ED 52		SBC	HL, DE	
2E7E	DD E1		POP	IX	
2E80	DA 96 2E		JP	C, HAH	
2E83	21 90 01		LD	HL, AHMIN	
2E86	AF		XOR	A	
2E87	ED 52		SBC	HL, DE	
2E89	D2 A2 2E		JP	NC, LAH	
2E8C	EB		EX	DE, HL	
2E8D	DD 74 50		LD	(IX+50H), H	
2E90	DD 75 54		LD	(IX+54H), L	
2E93	C3 A9 2F		JP	FILL	
2E96	21 FF 03	HAH:	LD	HL, AHMAX	
2E99	DD 74 50		LD	(IX+50H), H	
2E9C	DD 75 54		LD	(IX+54H), L	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2E9F	C3 A9 2F		JP	FILL	
2EA2	21 90 01	LAH:	LD	HL, AHMIN	
2EA5	DD 74 50		LD	(IX+50H), H	
2EA8	DD 75 54		LD	(IX+54H), L	
2EAB	C3 A9 2F		JP	FILL	
2EAE	FE 08	ALN:	CP	8H	;PUT AL INTO BUFFER.
2EB0	C2 2E 2F		JP	NZ, MANN	;
2EB3	DD E5		PUSH	IX	;
2EB5	3E 41		LD	A, 41H	;FILL A INTO BUFFER.
2EB7	DD 21 00 FC		LD	IX, PAGE2	;
2EBB	DD 22 84 FF		LD	(DISP), IX	;
2EBF	CD 21 08		CALL	CONVER	;
2EC2	3E 4C		LD	A, 4CH	;FILL L INTO BUFFER.
2EC4	DD 21 02 FC		LD	IX, PAGE2+2	;
2EC8	DD 22 84 FF		LD	(DISP), IX	;
2ECC	CD 21 08		CALL	CONVER	;
2ECF	3E 25		LD	A, 25H	;FILL & INTO BUFFER.
2ED1	DD 21 0D FC		LD	IX, PAGE2+16	;
2ED5	DD 22 84 FF		LD	(DISP), IX	;
2ED9	CD 21 08		CALL	CONVER	;
2EDC	DD E1		POP	IX	
2EDE	DD 56 58		LD	D, (IX+58H)	
2EE1	DD 5E 5C		LD	E, (IX+5CH)	
2EE4	ED 53 04 FC		LD	(VALUE1), DE	
2EE8	DD E5		PUSH	IX	
2EEA	2A 78 FC		LD	HL, (PARAP)	
2EED	01 58 00		LD	BC, 0058H	
2EFO	09		ADD	HL, BC	
2EF1	CD 05 30		CALL	U_DKEY1	
2EF4	ED 5B 04 FC		LD	DE, (VALUE1)	
2EF8	21 90 01		LD	HL, ALMAX	
2EFB	AF		XOR	A	
2EFC	ED 52		SBC	HL, DE	
2EFE	DD E1		POP	IX	
2F00	DA 16 2F		JP	C, HAL	
2F03	21 00 00		LD	HL, ALMIN	
2F06	AF		XOR	A	
2F07	ED 52		SBC	HL, DE	
2F09	D2 22 2F		JP	NC, LAL	
2F0C	EB		EX	DE, HL	
2F0D	DD 74 58		LD	(IX+58H), H	
2F10	DD 75 5C		LD	(IX+5CH), L	
2F13	C3 A9 2F		JP	FILL	
2F16	21 90 01	HAL:	LD	HL, ALMAX	
2F19	DD 74 58		LD	(IX+58H), H	
2F1C	DD 75 5C		LD	(IX+5CH), L	
2F1F	C3 A9 2F		JP	FILL	
2F22	21 00 00	LAL:	LD	HL, ALMIN	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2F25	DD 74 58		LD	(IX+58H),H	
2F28	DD 75 5C		LD	(IX+5CH),L	
2F2B	C3 A9 2F		JP	FILL	
2F2E	FE 0C	MANN:	CP	CH	;PUT MV INTO BUFFER.
2F30	CO		RET	NZ	;
2F31	DD E5		PUSH	IX	;
2F33	3E 4D		LD	A,4DH	;FILL M INTO BUFFER.
2F35	DD 21 D0 FC		LD	IX,PAGE2	;
2F39	DD 22 84 FF		LD	(DISP),IX	;
2F3D	CD 21 08		CALL	CONVER	;
2F40	3E 56		LD	A,56H	;FILL V INTO BUFFER.
2F42	DD 21 D2 FC		LD	IX,PAGE2+2	;
2F46	DD 22 84 FF		LD	(DISP),IX	;
2F4A	CD 21 08		CALL	CONVER	;
2F4D	3E 25		LD	A,25H	;FILL & INTO BUFFER.
2F4F	DD 21 E0 FC		LD	IX,PAGE2+16	;
2F53	DD 22 84 FF		LD	(DISP),IX	;
2F57	CD 21 08		CALL	CONVER	;
2F5A	DD E1		POP	IX	
2F5C	DD 56 60		LD	D,(IX+60H)	
2F5F	DD 5E 64		LD	E,(IX+64H)	
2F62	ED 53 04 FC		LD	(VALUE1),DE	
2F66	DD E5		PUSH	IX	
2F68	2A 78 FC		LD	HL,(PARAP)	
2F6B	01 60 00		LD	BC,0060H	
2F6E	09		ADD	HL,BC	
2F6F	CD 05 30		CALL	U_DKEY1	
2F72	ED 5B 04 FC		LD	DE,(VALUE1)	
2F76	21 FF 03		LD	HL,MANMAX	
2F79	AF		XOR	A	
2F7A	ED 52		SBC	HL,DE	
2F7C	DD E1		POP	IX	
2F7E	DA 94 2F		JP	C,HMAN	
2F81	21 00 00		LD	HL,MANMIN	
2F84	AF		XOR	A	
2F85	ED 52		SBC	HL,DE	
2F87	D2 A0 2F		JP	NC,LMAN	
2F8A	EB		EX	DE,HL	
2F8B	DD 74 60		LD	(IX+60H),H	
2F8E	DD 75 64		LD	(IX+64H),L	
2F91	C3 A9 2F		JP	FILL	
2F94	21 FF 03	HMAN:	LD	HL,MANMAX	
2F97	DD 74 60		LD	(IX+60H),H	
2F9A	DD 75 64		LD	(IX+64H),L	
2F9D	C3 A9 2F		JP	FILL	
2FA0	21 00 00	LMAN:	LD	HL,MANMIN	
2FA3	DD 74 60		LD	(IX+60H),H	
2FA6	DD 75 64		LD	(IX+64H),L	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2FA9	DD 21 08 FF	FILL:	LD	IX, INPBF+4H	
2FAD	FD 21 08 FC		LD	IY, PAGE2+8H	
2FB1	DD 22 82 FF		LD	(OUTPTR), IX	
2FB5	FD 22 84 FF		LD	(DISP), IY	
2FB9	CD B8 0A		CALL	DECIMAL	
2FBC	DD 21 00 FC	DISPLAY:	LD	IX, PAGE2	;DISPLAY PARAMETER.
2FC0	CD 98 02		CALL	SCAN1	;
2FC3	C9		RET		;
2FC4	DB 2E	U_KEY:	IN	A, (P_U_D)	;START U&D KEY-
2FC6	F5		PUSH	AF	;SUBROUTINE.
2FC7	5D		LD	E, L	;
2FC8	54		LD	D, H	;
2FC9	ED 4B 20 FD		LD	BC, (CHECK)	;
2FCD	AF		XOR	A	;
2FCE	ED 42		SBC	HL, BC	;
2FD0	20 05		JR	NZ, ENIT	;
2FD2	F1		POP	AF	;
2FD3	D3 30		OUT	(P_SU_D), A	;
2FD5	18 06		JR	CON	;
2FD7	F1	ENIT:	POP	AF	;
2FD8	3A 04 FC		LD	A, (VALUE1)	;
2FDB	D3 30		OUT	(P_SU_D), A	;
2FDD	ED 53 20 FD	CON:	LD	(CHECK), DE	;
2FE1	47		LD	B, A	;
2FE2	3A 04 FC		LD	A, (VALUE1)	;
2FE5	90		SUB	B	;
2FE6	C8		RET	Z	;CHECK ZERO RESULT.
2FE7	DA F5 2F		JP	C, NEG1	;JUMP TO CHECK -1.
2FEA	FE 01		CP	1H	;CHECK 1 RESULT.
2FEC	CA 00 30		JP	Z, NEWVL	;
2FEF	3A 04 FC		LD	A, (VALUE1)	;
2FF2	D3 30		OUT	(P_SU_D), A	;
2FF4	C9		RET		;
2FF5	FE FF	NEG1:	CP	FFH	;CHECK -1 RESULT.
2FF7	CA 00 30		JP	Z, NEWVL	;
2FFA	3A 04 FC		LD	A, (VALUE1)	;
2FFD	D3 30		OUT	(P_SU_D), A	;INITIAL P_SU_D.
2FFF	C9		RET		;
3000	78	NEWVL:	LD	A, B	;
3001	32 04 FC		LD	(VALUE1), A	;NEW VALUE BE STORED-
3004	C9		RET		;IN A.
3005	DB 2E	U_KEY1:	IN	A, (P_U_D)	;START U&D KEY-
3007	5F		LD	E, A	;SUBROUTINE.
3008	DB 3C		IN	A, (P_U_D1)	;
300A	57		LD	D, A	;
300B	E5		PUSH	HL	;
300C	D5		PUSH	DE	;
300D	ED 4B 20 FD		LD	BC, (CHECK)	;

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

3011 AF          XOR    A          ;
3012 ED 42      SBC    HL,BC      ;
3014 20 09      JR     NZ,ENIT1   ;
3016 D1         POP    DE          ;
3017 7B         LD     A,E          ;
3018 D3 30      OUT    (P_SU_D),A  ;
301A 7A         LD     A,D          ;
301B D3 34      OUT    (P_SU_D1),A ;
301D 18 0B      JR     CON1         ;
301F D1         POP    DE          ;
3020 ED 5B 04 FC ENIT1: LD    DE,(VALUE1) ;
3024 7B         LD     A,E          ;
3025 D3 30      OUT    (P_SU_D),A  ;
3027 7A         LD     A,D          ;
3028 D3 34      OUT    (P_SU_D1),A ;
302A E1         POP    HL          ;
302B 22 20 FD   CON1: LD    (CHECK),HL ;
302E 2A 04 FC   LD    HL,(VALUE1) ;
3031 AF          XOR    A          ;
3032 ED 52      SBC    HL,DE      ;
3034 C8         RET    Z          ;CHECK ZERO RESULT.
3035 DA 48 30   JP    C,NEG2     ;JUMP TO CHECK -1.
3038 7D         LD     A,L          ;
3039 FE 01      CP    1H         ;CHECK 1 RESULT.
303B CA 58 30   JP    Z,NEWVL1   ;
303E 2A 04 FC   LD    HL,(VALUE1) ;
3041 7D         LD     A,L          ;
3042 D3 30      OUT    (P_SU_D),A  ;
3044 7C         LD     A,H          ;
3045 D3 34      OUT    (P_SU_D1),A ;
3047 C9         RET          ;
3048 7D         LD     A,L          ;
3049 FE FF      CP    FFH        ;CHECK -1 RESULT.
304B CA 58 30   JP    Z,NEWVL1   ;
304E 2A 04 FC   LD    HL,(VALUE1) ;
3051 7D         LD     A,L          ;
3052 D3 30      OUT    (P_SU_D),A  ;INITIAL P_SU_D.
3054 7C         LD     A,H          ;
3055 D3 34      OUT    (P_SU_D1),A ;INITIAL P_SU_D1.
3057 C9         RET          ;
3058 ED 53 04 FC NEWVL1: LD    (VALUE1),DE ;NEW VALUE BE STORED-
305C C9         RET          ;IN A.
305D          END

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

***** SYMBOLIC REFERENCE TABLE *****

ADD1	2A17	ADD2	2A87	ADD3	2B11	AHMAX	= 03FF
AHMN	= 0190	AHM	2E2E	ALARMH	2896	ALARMH1	28E0
ALARMH2	292A	ALARMH3	2974	ALARML	28BB	ALARML1	2905
ALARML2	294F	ALARML3	2999	ALH	= FC58	ALL	= FC60
ALMAX	= 0190	ALMIN	= 0000	ALN	2EAE	BACK1	2B55
BEGN	20F9	CHECK	= FD20	CHK1	2431	CHK2	2486
CHK3	24F0	CHK4	2559	CHK5	2589	CHK6	2588
CHKAH	2332	CHKAL	2338	CHKCR	23C2	CHKKP	234D
CHKM	24BB	CHKM1	2525	CHKMAN	2344	CHKMAX	2463
CHKMI	257B	CHKPAR	2325	CHKS	2496	CHKTD	23B7
CHKTI	2387	CLEAR	= 09B9	COMM	238F	COMP1	2B4F
COMP2	2B4D	COMM1	= 0023	COMM2	= 0027	COMM3	= 002B
COMM7	= 002F	CON	2FDD	CON1	302A	CONVER	= 0821
DATA	= FC7D	DECBIN	= DB28	DECIMAL	= DAB8	DELAY	2B4B
DELETE	25E8	DELETE1	2644	DERIV	2A8D	DEVIS	2B33
DISHI	28B2	DISHI1	28FC	DISHI2	2946	DISHI3	2990
DISLO	28D7	DISLO1	2921	DISLO2	296B	DISLO3	29B5
DISP	= FF84	DISPBF	= FF2C	DISPLAY	2FBC	DORR	29E6
DPALARM	= 0038	DT	= 003C	DVO	2B38	DV1	2B43
ENIT	2FD7	ENIT1	301F	FILL	2FA9	FILLD	2451
FILLR	245B	HAH	2E96	HAL	2F16	HKP	2C9E
HMAN	2F94	HTD	2DFA	HTI	2D3E	INPBF	= FF04
KEYRX	22B6	KP	= FC28	KPMAX	= 03E8	KPMIN	= 0000
L1	2B5A	L2	2B7F	L3	288C	L4	2B9A
LAH	2EA2	LAL	2F22	LD1	2283	LD2	229A
LD3	22A3	LD4	22AC	LESS	24E1	LESS1	254A
LKP	2CAA	LMAN	2FAD	LOOP	2B25	LOOP1	26C0
LOOP2	2722	LOOP21	2743	LOOP3	2799	LOOP31	27BA
LOOP4	281C	LOOP41	283D	LTD	2E04	LTI	2D48
MAN	= FC68	MANMAX	= 03FF	MANMIN	= 0000	MANN	2F2E
MAX	2B18	MINUTE1	2D07	MINUTE2	2DC3	MSG	= 09CA
MULT	2B2D	N1	= 0061	N2	= 0004	NADD	2B2C
NEG1	2FF5	NEG2	3048	NEWVL	3000	NEWVL1	3058
NEXT	2C66	NEXT1	2378	NONSEC1	2D15	NONSEC2	2DD1
NOT	2AE4	NOT1	2AF9	OUT	2B2F	OUTPTR	= FF82
PAGE1	= FC80	PAGE2	= FCDD	PARAP	= FC78	PARAP1	= FC7A
PARKEY	2BA6	PASS	2367	PASS1	2371	PASS2	23A1
PASS3	23D7	PASS4	2405	PID	29BE	PORTA1	= 002D
PORTA2	= 0024	PORTA3	= 0028	PORTA7	= 002C	PORTB1	= 0021
PORTB2	= 0025	PORTB3	= 0029	PORTB7	= 002D	PORTC1	= 0022
PORTC2	= 0026	PORTC3	= 002A	PORTC7	= 002E	POS11	2AC1
PROP	2A59	PUT	228A	P_LOOP	= 002C	P_PARA	= 002D
P_SU_D	= 0030	P_SU_D1	= 0034	P_U_D	= 002E	P_U_D1	= 003C
REVERS1	2AD9	REVERS2	2A79	REVERS3	2B04	REVERSE	2C62
RMV	2C01	RPV	2BE4	RSV	2BB1	SAH	2182

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SAL	21F3	SCAN	= 0246	SCAN1	= 0298	SCAN2	= 024D
SEC1	2D52	SECOND	2EDE	SETL1	26F8	SETL2	276F
SETL3	27F2	SETL4	2869	SET_L	2B64	SKP	213D
SMAN	2234	SSV	20FC	START	269E	STARTT	2B56
STD	2188	STI	2164	STORE	2C53	SUBT1	2A0D
SUBT2	2A7D	SUBT3	2B08	SV	= FC08	TD	= FC40
TDMAX	= 000A	TDMIN	= 0000	TI	= FC38	TIMAX	= 0064
TIMIN	= 0000	TKP	2C26	TOMULT	2A1D	TTD	2D72
TTI	2C86	U_DKEY	2FC4	U_DKEY1	3005	VALUE1	= FC04

0000 ASSEMBLY ERRORS



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

INPUT FILENAME : CPAC2.ASM
 OUTPUT FILENAME : CPAC2.OBJ

```

20 00          PORTA4: EQU 20H
24 00          PORTA5: EQU 24H
28 00          PORTA6: EQU 28H
2C 00          PORTA8: EQU 2CH
21 00          PORTB4: EQU 21H
25 00          PORTB5: EQU 25H
29 00          PORTB6: EQU 29H
2D 00          PORTB8: EQU 2DH
31 00          PORTB9: EQU 31H
35 00          PORTB10: EQU 35H
22 00          PORTC4: EQU 22H
26 00          PORTC5: EQU 26H
2A 00          PORTC6: EQU 2AH
2E 00          PORTC8: EQU 2EH
32 00          PORTC9: EQU 32H
36 00          PORTC10: EQU 36H
23 00          COMW4: EQU 23H
27 00          COMW5: EQU 27H
2B 00          COMW6: EQU 2BH
2F 00          COMW8: EQU 2FH
33 00          COMW9: EQU 33H
37 00          COMW10: EQU 37H
00 C0          SYSSTK: EQU C000H
1F 00          N1: EQU 1FH
61 00          N2: EQU 61H

0000          ORG 0000H
0000 01 00 03  LD BC,300H ;POWER UP DELAY
0003 ED A9          RS_START: CPD ;
0005 EA 03 00      JP PE,RS_START ;
0008 3E 82          LD A,82H ;INITIAL 8255-4 O/I/O
000A D3 23          OUT (COMW4),A ;
000C 3E 99          LD A,99H ;INITIAL 8255-5 I/O/I
000E D3 27          OUT (COMW5),A ;
0010 3E 88          LD A,88H ;INITIAL 8255-6 O/I/I
0012 D3 2B          OUT (COMW6),A ;
0014 3E C0          LD A,C0H ;INITIAL 8255-8 MODE 2
0016 D3 2F          OUT (COMW8),A ;AND MODE 0
0018 3E 98          LD A,98H ;INITIAL 8255-9 I/I/I
001A D3 33          OUT (COMW9),A ;
001C 3E 90          LD A,90H ;INITIAL 8255-10 I/O/O
    
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

001E D3 37      OUT    (COMW10),A ;
0020 31 00 CD   LD     SP,SYSSTK ;INITIAL SYSTEM STACK

0023 DB 2A      BEGIN: IN    A,(PORTC6) ;
0025 06 00      LD     B,00 ;
0027 B8         CP     B ;
0028 28 37      JR     Z,RUN ;
002A 04         INC    B ;
002B B8         CP     B ;
002C 20 F5      JR     NZ,BEGIN ;
002E 3E 04      ST_BY: LD    A,04H ;TRANSMIT CODE
0030 80         ADD    A,B ;
0031 6F         LD     L,A ;
0032 D3 2E      OUT    (PORTC8),A ;
0034 CD 9D 00   CALL   DELAY ;DELAY 18 mS
0037 DD 21 BD 00  CHKOUT: LD    IX,OPPORT ;
0038 16 00      LD     D,00H ;
003D 58         LD     E,B ;
003E DD 19      ADD    IX,DE ;
0040 DD 4E 04   LD     C,(IX+4H) ;
0043 ED 78      IN    A,(C) ;
0045 D3 2C      OUT    (PORTA8),A ;TRANSMIT DATA TO PROCESS -
0047 DB 2E      IN    A,(PORTC8) ;& CHECK ACKNOWLEDGE SIGNAL.
0049 CB 77      BIT    6,A ;
004B 20 EA      JR     NZ,CHKOUT ;
004D DB 2E      READ: IN    A,(PORTC8) ;CHECK STROBE & READ -
004F CB 67      BIT    4,A ;DATA FROM PROCESS.
0051 20 FA      JR     NZ,READ ;
0053 DD 4E 00   LD     C,(IX+0H) ;
0056 DB 2C      IN    A,(PORTA8) ;
0058 ED 79      OUT    (C),A ;
005A 04         CHANG: INC    B ;
005B 2C         INC    L ;
005C 3E 08      LD     A,08H ;
005E BD         CP     L ;
005F 20 CD      JR     NZ,ST_BY ;
0061 DB 31      RUN: IN    A,(PORTB9) ;GET INPUT PORT B
0063 EE FF      XOR    FFH ;
0065 D3 35      OUT    (PORTB10),A ;RECEIVER FROM INPUT AND OUT PORT B
0067 DB 32      IN    A,(PORTC9) ;GET INPUT PORT C
0069 D3 36      OUT    (PORTC10),A ;RECEIVER FROM INPUT AND OUT PORT C
006B CD 9D 00   CALL   DELAY ;
006E 06 04      LD     B,04H ;
0070 DD 21 BD 00  LD     IX,OPPORT ;
0074 78         NEXT: LD    A,B ;TRANSMIT CODE
0075 D3 2E      OUT    (PORTC8),A ;
0077 C5         PUSH   BC ;
0078 CD 9D 00   CALL   DELAY ;

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

007B C1 POP BC ;
007C DD 4E 04 FAIL: LD C,(IX+4H) ;TRANSFER MV FROM MPF1-P -
007F ED 78 IN A,(C) ;& OUT TO FINAL CONTROLLER.
0081 D3 2C OUT (PORTA8),A ;
0083 DB 2E IN A,(PORTC8) ;
0085 CB 77 BIT 6,A ;
0087 20 F3 JR NZ,FAIL ;
0089 DB 2E CHECK: IN A,(PORTC8) ;CHECK ACKNOWLEDGE SIGNAL.
0088 CB 67 BIT 4,A ;
008D 20 FA JR NZ,CHECK ;
008F DD 4E 00 LD C,(IX+0H) ;READ INPUT FROM PROCESS.
0092 DB 2C IN A,(PORTA8) ;
0094 ED 79 OUT (C),A ;TRANSFER TO MPF1-P.
0096 04 CHANGE: INC B ;CHANGE LOOP
0097 DD 23 INC IX ;
0099 10 D9 DJNZ NEXT ;
009B 18 C4 JR RUN ;
009D 3E 00 DELAY: LD A,00 ;DELAYING SUBROUTINE
009F 16 61 LD D,N2 ;
00A1 0E 1F COMP2: LD C,N1 ;
00A3 B9 COMP1: CP C ;
00A4 28 03 JR Z,BACK1 ;
00A6 0D DEC C ;
00A7 18 FA JR COMP1 ;
00A9 BA BACK1: CP D ;
00AA 28 03 JR Z,BACK2 ;
00AC 15 DEC D ;
00AD 18 F2 JR COMP2 ;
00AF C9 BACK2: RET ;
00B0 20 OPPOINT: DEFB 20H ;
00B1 22 DEFB 22H ;
00B2 25 DEFB 25H ;
00B3 28 DEFB 28H ;
00B4 21 IFPORT: DEFB 21H ;
00B5 24 DEFB 24H ;
00B6 26 DEFB 26H ;
00B7 29 DEFB 29H ;
00B8 END

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

***** SYMBOLIC REFERENCE TABLE *****

BACK1	DDA9	BACK2	DDAF	BEGIN	DD23	CHANG	DD5A
CHANGE	DD96	CHECK	DD89	CHKOUT	DD37	COMP1	DDA3
COMP2	DDA1	COMM10	= DD37	COMM4	= DD23	COMM5	= DD27
COMM6	= DD2B	COMM8	= DD2F	COMM9	= DD33	DELAY	DD9D
FAIL	DD7C	IPPORT	DD84	N1	= DD1F	N2	= DD61
NEXT	DD74	OPPORT	DD8D	PORTA4	= DD2D	PORTA5	= DD24
PORTA6	= DD28	PORTA8	= DD2C	PORTB10	= DD35	PORTB4	= DD21
PORTB5	= DD25	PORTB6	= DD29	PORTB8	= DD2D	PORTB9	= DD31
PORTC10	= DD36	PORTC4	= DD22	PORTC5	= DD26	PORTC6	= DD2A
PORTC8	= DD2E	PORTC9	= DD32	READ	DD4D	RS_START	DD03
RUN	DD61	ST_BY	DD2E	SYSSTK	= CDD0		

DDDD ASSEMBLY ERRORS



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้