สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

เครื่องวัดความหนาแน่นไอเทค

IT DENSITY METER

โดย

นายสุวัฒน์ เที่ยวหอม

นายอภินันท์ วันขวัญ

เลขหมู่.....
เลขทะเบียน 62667
วัน,เดือน,ปี 21 ส.ค. 2549

.b 11628108
.i.....

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

ภาควิชาวิศวกรรมอากาศยาน

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2548

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

IT DENSITY METER

BY

MR.SUWAT HEAWHORM

MR.APINAN WANKUAN

A THESIS SUBMITTED IN PARTIAL FULFILLMENT OF

THE REQUIREMENT FOR THE DEGREE OF

BACHELOR IN DEPARTMENT OF INFORMATION ENGINEERING

FACULTY OF ENGINEERING

KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

2005

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อปริญญานิพนธ์	เครื่องวัดความหนาแน่นไฮเทค	
TITLE	It Density meter	
โดย	นายสุวัฒน์ เหี่ยวหอม	รหัสประจำตัว 46015691
	นายอภินันท์ วันชวัญ	รหัสประจำตัว 46015694
อาจารย์ผู้ควบคุมปริญญานิพนธ์	**รศ. ดร.ปิติเขต สู้รักษา**	
ภาควิชา	วิศวกรรมสารสนเทศ	
ปีการศึกษา	2548	

ปริญญานิพนธ์ฉบับนี้ได้รับการอนุมัติให้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตร **วิศวกรรมศาสตรบัณฑิต คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหาร ลาดกระบัง**

( )

อาจารย์ผู้ควบคุมปริญญานิพนธ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อปริญญานิพนธ์	เครื่องวัดความหนาแน่นไฮเทค	
ชื่อนักศึกษา	นายสุวัฒน์ เหี่ยวหอม	รหัสประจำตัว 46015691
	นายอภินันท์ วันขวัญ	รหัสประจำตัว 46015694
อาจารย์ที่ปรึกษา	รศ.ดร. ปีติเขต สู้รักษา	
ระดับการศึกษา	ปริญญาตรี วิศวกรรมศาสตรบัณฑิต	
	สาขาวิศวกรรมสารสนเทศ	
ภาควิชา	วิศวกรรมสารสนเทศ	
ปีการศึกษา	2548	

บทคัดย่อ

โครงงานนี้เป็นการประยุกต์ใช้เครื่องชั่งน้ำหนักดิจิตอลธรรมดา ให้สามารถชั่งหาความหนาแน่นของวัตถุได้ ซึ่งโดยทั่วไปแล้วเครื่องชั่งน้ำหนักดิจิตอลจะมีการชั่งหาน้ำหนักได้อย่างเดียว เราจึงนำมาประยุกต์เพื่อให้สามารถชั่งหาความหนาแน่นได้ โดยใช้สมการทางคณิตศาสตร์มาใช้ในการคำนวณ และนำค่าที่ได้จากคำนวณ ส่งไปยังเครื่องคอมพิวเตอร์และโทรศัพท์มือถือ โดยส่วนของคอมพิวเตอร์จะแสดงผลข้อมูลที่ได้รับและจัดเก็บข้อมูลที่ได้รับลงสู่ฐานข้อมูล ในส่วนของโทรศัพท์มือถือนั้นไมโครคอนโทรลเลอร์จะส่งข้อมูลที่อยู่ในรูปแบบข้อความสั้น (Short Message Service: SMS) ไปยังโทรศัพท์มือถือของเครื่องที่ต้องการรับข้อความ (Short Message Service: SMS) โดยใช้โทรศัพท์มือถือที่ต่ออยู่กับไมโครคอนโทรลเลอร์เป็นเครื่องส่งข้อความ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Thesis Title	IT Density Meter
Student	Mr.Suwat Heawhorm ID.46015691
	Mr.Apinan Wankuan ID.46015694
Advisor	Asoc. Prof. Pitikhate Sooraksa
Graduate Level	Bachelor Degree of Information Engineering
Department	Information Engineering
Academic Year	2005

ABSTRACT

This project proposes a density-meter using a commercial digital weight-meter. Correcting factors are derived based on law of physics in the form of mathematical equation. The equations will be programmed into a Microcontroller which is connected to a computer and a mobile phone for data acquisition and information exchanges via RS232 and SMS, respectively.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

ปริญญานิพนธ์เล่มนี้สำเร็จลุล่วงไปได้นั้น อันเนื่องมาจากได้รับ ความร่วมมือกันระหว่างสมาชิกภายในกลุ่ม และขอขอบคุณ อาจารย์ รศ. ดร. ปิติเขต สู้รักสา และอาจารย์ กฤษดากร กล่อมการ ที่ให้คำปรึกษาจากโครงงานซึ่งเป็นประโยชน์อย่างยิ่ง จนทำให้โครงงานประสบผลสำเร็จ กราบขอบพระคุณ บิดา มารดา ที่เป็นทั้งกำลังใจให้เสอมา

สุวัฒน์ เหี่ยวหอม

อภินันท์ วันขวัญ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

เรื่อง	หน้า
บทคัดย่อภาษาไทย	ก
บทคัดย่อภาษาอังกฤษ	ข
กิตติกรรมประกาศ	ค
สารบัญ	ง
สารบัญรูป	ฉ
สารบัญตาราง	ช
บทที่ 1 บทนำ	1
1.1 วัตถุประสงค์	1
1.2 ขอบเขตของโครงงาน	1
1.3 องค์ประกอบหลักโดยรวมของระบบ	2
1.4 เนื้อหาของแต่ละบท	2
บทที่ 2 ทฤษฎีทั่วไป	3
2.1 หน่วยการวัด	3
2.2 ไมโครคอนโทรลเลอร์ MCS-51	3
2.3 คุณสมบัติของไมโครคอนโทรลเลอร์ ตระกูล MCS-51 อนุกรม P89C51Rx2	4
2.4 รีจิสเตอร์ที่เกี่ยวข้อง	11
2.5 รีจิสเตอร์ที่เกี่ยวข้องในการสื่อสารอนุกรม	14
2.6 การสื่อสารแบบอนุกรม (Serial Port)	16
2.7 มาตรฐาน RS-232C	18
2.8 องค์ประกอบของการรับส่งข้อมูลแบบอนุกรม	21
2.9 GSM AT COMMAND กับมือถือ	22
2.10 หลักการรับส่ง SMS	22
2.11 โหมดของการรับส่งข้อมูล	23
2.12 การรับข้อความ SMS ในพีดียู โหมด	23

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ(ต่อ)

เรื่อง	หน้า
2.13 การส่งข้อความ SMS ในพีดียูโหมด	25
2.14 การแปลงตัวอักษรชนิด 7 บิตเป็น ข้อมูล 8 บิต(Octet)	26
2.15 การเขียนโปรแกรมติดต่อ และควบคุม Serial Port ด้วย Visual Basic	27
2.16 หลักการของระบบฐานข้อมูล	29
บทที่ 3 การออกแบบ	32
3.1 การออกแบบด้านฮาร์ดแวร์	32
3.2 การออกแบบด้านซอฟต์แวร์	38
บทที่ 4 ผลการทดลอง	44
4.1 การเชื่อมต่ออุปกรณ์ต่างๆ ของเครื่องทดสอบความหนาแน่น	44
4.2 การทดสอบการเชื่อมต่อกับโทรศัพท์มือถือ	44
4.3 ทดลองหาค่าความหนาแน่นของวัตถุ	46
4.4 ทดลองส่งข้อมูลไปยังโทรศัพท์เคลื่อนที่ รุ่น ซีเมนส์ ซี 35	49
4.5 ทดลองจัดเก็บข้อมูลลงบนฐานข้อมูล	50
บทที่ 5 สรุป	51
บทสรุป	51
ปัญหาและการแก้ไข	51
แนวทางในการพัฒนาต่อ	52

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป

รูปที่	หน้า
รูปที่ 1.1 ระบบการทำงานของ เครื่องวัดความหนาแน่นไฮเทค	2
รูปที่ 2.1 โครงสร้างหลักของไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลชของ Philips	6
รูปที่ 2.2 การจัดขามาตรฐานของไมโครคอนโทรลเลอร์ MCS-51 ในอนุกรม P89C51Rx2	7
รูปที่ 2.3 รีจิสเตอร์ควบคุมการทำงานของไทเมอร์/เคาน์เตอร์ TCON	11
รูปที่ 2.4 รีจิสเตอร์ควบคุมการทำงานของไทเมอร์/เคาน์เตอร์ TMOD	13
รูปที่ 2.5 รีจิสเตอร์ควบคุมการทำงานของพอร์ตอนุกรม SCON	14
รูปที่ 2.6 ลักษณะสัญญาณของการสื่อสารแบบซิงโครนัส	17
รูปที่ 2.7 ลักษณะสัญญาณของการสื่อสารแบบอะซิงโครนัส	18
รูปที่ 2.8 คอนเน็กเตอร์ของ RS-232C	19
รูปที่ 2.9 แผนผังคอนเน็กเตอร์ของ RS-232C	19
รูปที่ 2.10 ตัวอย่างของเอนทิตี้	31
รูปที่ 2.11 แอตทริบิวต์ของนักศึกษา	31
รูปที่ 2.12 ความสัมพันธ์ระหว่างเอนทิตี้	31
รูปที่ 3.1 วงจรรับส่งข้อมูลและแสดงผล	33
รูปที่ 3.2 วงจรรับส่งข้อมูลผ่านโทรศัพท์มือถือ Siemens C35	34
รูปที่ 3.3 การออกแบบวงจรรวม	35
รูปที่ 3.4 การออกแบบโครงสร้างเพิ่มเติมในส่วนฐานเครื่องชั่ง	35
รูปที่ 3.5 การออกแบบโครงสร้างเพิ่มเติมในส่วนของโครงรับน้ำหนัก	37
รูปที่ 3.6 การออกแบบโครงสร้างเพิ่มเติมในส่วนของฝาบิดด้านบนเครื่องชั่ง	37
รูปที่ 3.7 การออกแบบโครงสร้างเพิ่มเติมในส่วนของสำหรับใส่วัตถุ	38
รูปที่ 3.8 E-R Diagram ของระบบ	39
รูปที่ 3.9 การออกแบบหน้าจอแสดงผล	40
รูปที่ 3.10 การออกแบบหน้าจอแสดงผลข้อมูลในส่วนของฐานข้อมูล	41

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป(ต่อ)

เรื่อง	หน้า
รูปที่ 3.11 ขั้นตอนการออกแบบการทำงานของโปรแกรมวิชวลเบสิก	42
รูปที่ 3.12 ขั้นตอนการทำงานของไมโครคอนโทรลเลอร์	43
รูปที่ 4.1 การเชื่อมต่อของอุปกรณ์ทั้งหมด	44
รูปที่ 4.2 การเชื่อมต่อกับมือถือด้วยสาย Data Link	44
รูปที่ 4.3 เลือกรูปแบบของการเชื่อมต่อ	45
รูปที่ 4.4 ทดสอบการเชื่อมต่อกับโทรศัพท์มือถือ	46
รูปที่ 4.5 การชั่งน้ำหนักทองครั้งที่หนึ่ง	46
รูปที่ 4.6 ค่าน้ำหนักทองในการชั่งครั้งที่หนึ่ง	47
รูปที่ 4.7 การชั่งน้ำหนักทองครั้งที่สอง	47
รูปที่ 4.8 ค่าน้ำหนักทองในการชั่งครั้งที่สอง	48
รูปที่ 4.9 ค่าความหนาแน่นและค่าความบริสุทธิ์ของทองบนจอแอลซีดี	48
รูปที่ 4.10 ค่าความหนาแน่นและค่าความบริสุทธิ์ของทองบนหน้าจอคอมพิวเตอร์	49
รูปที่ 4.11 ข้อความบนมือถือโนเกียที่ได้รับจากมือถือซีเมนส์ ซี 35	49
รูปที่ 4.12 ข้อมูลที่จัดเก็บอยู่ในฐานข้อมูล	50

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

ตารางที่	หน้า
ตารางที่ 2.1 รายละเอียดบางส่วนของไมโครคอนโทรลเลอร์ MCS-51 แต่ละเบอร์	5
ตารางที่ 2.2 รายละเอียดเบื้องต้นของขาใช้งานไมโครคอนโทรลเลอร์ P89C51Rx2	7
ตารางที่ 2.3 โหมดการทำงานของพอร์ตอนุกรมในไมโครคอนโทรลเลอร์ P89C51Rx2	15
ตารางที่ 2.4 แสดงการเปรียบเทียบขาคอนเน็กเตอร์ ระหว่าง DB9 และ DB25	20
ตารางที่ 2.5 ส่วนประกอบของสตริงการรับข้อความ SMS	23
ตารางที่ 2.6 ส่วนประกอบของข้อมูลที่ส่ง	25
ตารางที่ 2.7 ตัวอย่างการแปลงตัวอักษร	26
ตารางที่ 2.8 การกำหนดชนิดของข้อมูล	40

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1
บทนำ

ปริญญานิพนธ์นี้มีชื่อว่า " เครื่องวัดความหนาแน่นไฮเทค " เราพบว่าปัจจุบัน เครื่องชั่งน้ำหนักดิจิตอลที่สามารถใช้ในการวัดหาค่าความหนาแน่นของวัตถุนั้น มีราคาค่อนข้างสูง ซึ่งเราพบว่าเครื่องชั่งน้ำหนักวัตถุดิจิตอลแบบธรรมดาที่แสดงผลออกมาเป็นเลขดิจิตอลเหมือนกันนั้น มีราคาค่อนข้างถูกกว่า เราจึงได้นำเอาเครื่องชั่งน้ำหนักวัตถุดิจิตอลแบบธรรมดา มาทำการประยุกต์เพื่อให้สามารถวัดหาค่าความหนาแน่นได้ ซึ่งจะทำให้เราประหยัดค่าใช้จ่ายที่จะต้องซื้อเครื่องวัดความหนาแน่นลงได้เป็นอย่างมาก โดยวิธีการสร้างนั้น เราจะนำเอาไมโครคอนโทรลเลอร์เข้ามาช่วยในการคำนวณหาค่าความหนาแน่นของวัตถุ โดยใช้หลักการของจลสถิตย์ฟิสิกส์ และนำข้อมูลที่ได้จากการคำนวณของไมโครคอนโทรลเลอร์นั้นลงไปจัดเก็บไว้ในระบบฐานข้อมูลคอมพิวเตอร์ โดยการส่งข้อมูลผ่านทางพอร์ตอนุกรมของคอมพิวเตอร์ เพื่อให้ผู้ใช้เครื่องวัดความหนาแน่นไฮเทคนี้มีความสะดวกมากขึ้นในการดูข้อมูลย้อนหลังได้โดยไม่ต้องยุ่งยากในการจดบันทึก และเรายังประยุกต์เพื่อให้สามารถส่งข้อมูลน้ำหนักที่ทำการชั่งไปยังผู้ใช้ โดยส่งเป็นข้อความผ่านทางโทรศัพท์มือถือเพื่อรายงานผลข้อมูล อีกทั้งเพิ่มความสะดวกให้กับผู้ใช้มากยิ่งขึ้นด้วย

1.1วัตถุประสงค์

1.1.1 เพื่อใช้ในการวัดความหนาแน่นได้

1.1.2 เพื่อสามารถส่งข้อมูลเข้าโทรศัพท์มือถือได้

1.1.3 เพื่อสามารถนำข้อมูลเก็บไว้ในฐานข้อมูลได้

1.1.4 เพื่อสามารถให้ผู้ใช้มีความสะดวกมากขึ้น

1.1.5 ศึกษาประยุกต์ใช้งานเครื่องชั่งน้ำหนักดิจิตอลให้สามารถวัดความหนาแน่นได้

1.2 ขอบเขตของโครงงาน

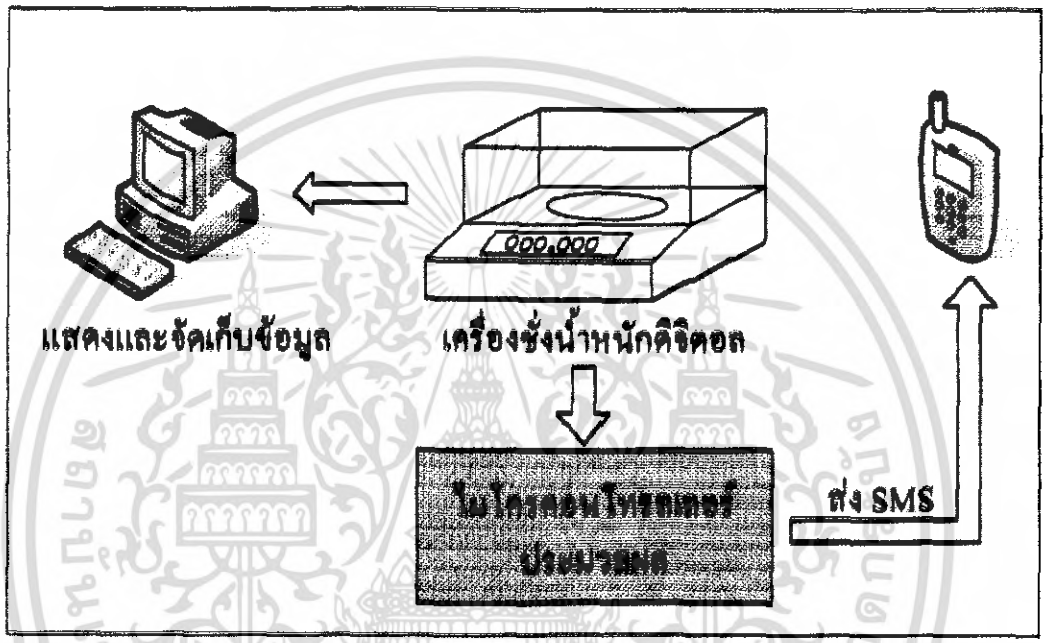
1.2.1 สามารถให้เครื่องชั่งน้ำหนักดิจิตอลมาประยุกต์ใช้ร่วมกับไมโครคอนโทรลเลอร์เพื่อให้วัดความหนาแน่นของวัตถุได้

1.2.2 ไมโครคอนโทรลเลอร์สามารถส่งข้อมูลที่ได้จากเครื่องชั่งน้ำหนักดิจิตอลไปยังโทรศัพท์มือถือได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.2.3 มีระบบคอมพิวเตอร์จัดเก็บและแสดงข้อมูลที่ได้รับจากเครื่องชั่งดิจิตอลลงฐานข้อมูล

1.3 องค์ประกอบหลักโดยรวมของโครงงาน



รูปที่ 1.1 ระบบการทำงานของ เครื่องวัดความหนาแน่นไฮเทค

1.4 เนื้อหาของแต่ละบท

บทที่ 1 เป็นการกล่าวถึงวัตถุประสงค์ขอบเขตและผลที่คาดว่าจะได้รับ ของโครงงานและเนื้อหาในแต่ละบท

บทที่ 2 เป็นทฤษฎีเกี่ยวกับโครงสร้างของไมโครคอนโทรลเลอร์ ตระกูล Philip ทฤษฎีการส่งข้อมูลเข้าคอมพิวเตอร์และการจัดเก็บข้อมูลลงฐานข้อมูล ทฤษฎีการส่งข้อมูลผ่านโทรศัพท์มือถือ

บทที่ 3 เป็นการกล่าวถึงการออกแบบทางด้านฮาร์ดแวร์(Hardware) และทางด้านซอฟต์แวร์ (Software) โดยทางฮาร์ดแวร์อธิบายการออกแบบวงจรในส่วนต่างๆ และหน้าที่ของแต่ละส่วนนั้น ส่วนทางด้านซอฟต์แวร์ อธิบายถึงการแสดงผลทางคอมพิวเตอร์ การจัดเก็บข้อมูลลงฐานข้อมูล

บทที่ 4 การทดลองและผลลัพธ์ที่ได้จากการทดลอง และใช้งานโปรแกรมแสดงผลข้อมูล

บทที่ 5 สรุปและวิจารณ์ผลการทดลอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2
ทฤษฎีทั่วไป

2.1 หน่วยการวัด

2.1.1 มวลและน้ำหนัก

มวล (mass) คือสิ่งที่วัดปริมาณของเนื้อสสารในวัตถุ คำว่า "มวล" และน้ำหนักมักจะใช้แทนกัน แม้ว่าทั้งสองคำนี้จะหมายถึงปริมาณต่างกัน ในทางวิทยาศาสตร์ น้ำหนัก (weight) หมายถึงแรงที่ความโน้มถ่วงของโลกกระทำต่อวัตถุ มวลของวัตถุนั้นหาได้โดยใช้กระบวนการนี้เรียกว่าการชั่ง ซึ่งหน่วยเอสไอพื้นฐานของมวลคือ กิโลกรัม (kg)

2.1.2 ปริมาตร

ปริมาตร (volume) คือหน่วยความยาวเป็นเมตร (m) ยกกำลังสาม ดังนั้นระบบนี้จึงมีหน่วยเป็นลูกบาศก์เมตร (m^3) โดยใช้สัญลักษณ์ V เป็นอักษรย่อ

2.1.3 ความหนาแน่น

ความหนาแน่น (density) คือสัดส่วนระหว่างมวลกับปริมาตรกล่าวคือ มวลของวัตถุหารด้วยปริมาตร

$$\text{ความหนาแน่น} = \frac{\text{มวล}}{\text{ปริมาตร}}$$

หรือ

$$d = \frac{m}{V}$$

เมื่อ d และ V แทนความหนาแน่นและปริมาตรตามลำดับ ซึ่งความหนาแน่นเป็นสมบัติอินเทนสิฟที่ไม่ขึ้นกับปริมาณของมวลที่มีอยู่ เหตุผลก็คือ V เพิ่มขึ้นเมื่อ m เพิ่ม ดังนั้นอัตราส่วนของปริมาณทั้งสอง จึงมีค่าคงเดิมเสมอ หน่วยเอสไอของความของความหนาแน่นคือ กิโลกรัมต่อลูกบาศก์เมตร (kg/m^3)

2.2 ไมโครคอนโทรลเลอร์ MCS-51

โครงสร้างและสถาปัตยกรรมของไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลช ไมโครคอนโทรลเลอร์ตระกูล MCS-51 ที่จะอ้างถึงนี้เป็น MSC-51 ซึ่งมีหน่วยความจำภายในเป็น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แบบ(Flash Memory) ของ Philip มีเบอร์ขึ้นต้นด้วย P89 เห็นผลที่ใช้ไมโครคอนโทรลเลอร์นี้มีด้วยกันหลายประการดังนี้

1. หน่วยความจำโปรแกรมภายในไมโครคอนโทรลเลอร์ เป็นแบบแฟลชทำให้สามารถลบและเขียนใหม่ได้เป็นหมื่นครั้ง จึงสามารถใช้งานพอร์ตอินพุตเอาต์พุตของไมโครคอนโทรลเลอร์ได้อย่างเต็มประสิทธิภาพ

2. ต้นทุนและเวลาในการพัฒนาไมโครคอนโทรลเลอร์ ลดลงอย่างมาก เนื่องจากไม่ต้องใช้เครื่องมือพัฒนาจำพวกอีมูเลเตอร์และเครื่องโปรแกรมอีพรอม

3. บริษัทผู้ผลิตได้ทำการผลิตไมโครคอนโทรเลอร์ตระกูลนี้ ออกมาหลายเบอร์และมีความสามารถแตกต่างกันไป ทำให้มีทางเลือกในการใช้งานสูง

4. ด้วยการใช้หน่วยความจำภายในไมโครคอนโทรลเลอร์ ทำให้สามรถป้องกันการคัดลอกข้อมูลของหน่วยความจำในโปรแกรมได้อย่างดี

5. ในบางเบอร์ของไมโครคอนโทรลเลอร์ที่ผลิตโดย Philip สามารถทำการโปรแกรมข้อมูลในหน่วยความจำโปรแกรมได้โดยที่ไม่ต้องถอดตัวไมโครคอนโทรลเลอร์ ออกมาทำการโปรแกรมใหม่หรือเรียกว่าการโปรแกรมในวงจรหรือในระบบ (ISP : In-system Programming) ทำให้ในการพัฒนาหรือการซ่อมบำรุง ตลอดจนปรับปรุงหรืออัปเกรด

2.3 คุณสมบัติของไมโครคอนโทรลเลอร์ ตระกูล MCS-51 อนุกรม P89C51Rx2

- เป็นไมโครคอนโทรลเลอร์ที่ซีพียูขนาด 8 บิต

- หน่วยความจำโปรแกรมภายในตัวไมโครคอนโทรลเลอร์เป็นแบบแฟลช ทำให้สามารถลบและเขียนใหม่ได้ถึงหนึ่งหมื่นครั้ง จึงสามารถใช้งานในรูปแบบไมโครคอนโทรลเลอร์ชิปเดี่ยว ไม่ต้องใช้หน่วยความจำภายนอก ส่งผลให้สามารถใช้งานพอร์ตอินพุตเอาต์พุตของไมโครคอนโทรลเลอร์ได้อย่างเต็มประสิทธิภาพ

- หน่วยความจำข้อมูลพื้นฐานเป็นหน่วยความจำแบบแรม

- สามารถโปรแกรมข้อมูลลงในหน่วยความจำโปรแกรมแบบในวงจร หรือ ในระบบ(ISP: In-system programming)

- ความถี่สัญญาณนาฬิกาสูงสุด 33 MHz

- ขาพอร์ต 8 บิต 4 พอร์ตแบบกึ่งสองทิศทาง (quasi-bidirectional) เป็นได้ทั้งอินพุตและเอาต์พุต

- มีวงจรสื่อสารอนุกรมแบบฟูลดูเพล็กซ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- ไทเมอร์/เคาเตอร์ขนาด 16 บิต 3 ตัว (ไทเมอร์ 0,1 และ 2)
- มีรีจิสเตอร์ตัวชี้ตำแหน่งข้อมูล DTPR 2 ตัว
- สามารถรองรับแหล่งกำเนิดอินเตอร์รัปต์ได้ 7 ประเภท
- กำหนดนัยสำคัญของการตอบสนองอินเตอร์รัปต์ได้ 4 ระดับ
- สามารถติดต่อกับหน่วยความจำภายนอกได้สูงสุด 64 กิโลไบต์
- มีวอตช์ด็อกไทเมอร์
- มีโมดูลวงจรนับโปรแกรมได้ (PCA: Programmable Counter Array) ซึ่งบรรจุวงจรตรวจจับสัญญาณ (Capture), เปรียบเทียบสัญญาณ (Compare), วงจรมอดูเลชั่นทางความกว้างพัลส์ (PWM) และวอตช์ด็อกไทเมอร์ (Watchdog Timer)

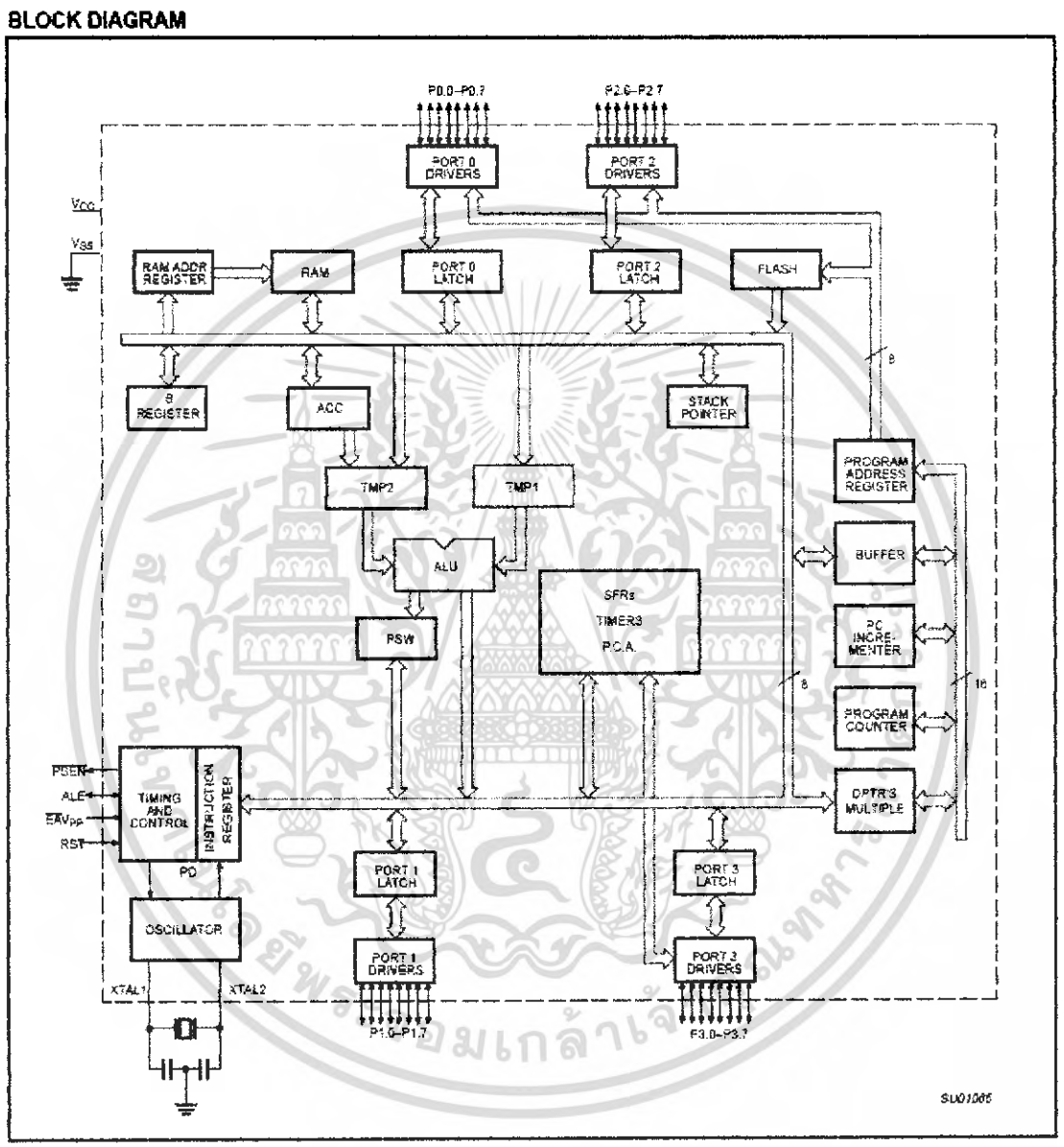
ตารางที่ 2.1 รายละเอียดบางส่วนของไมโครคอนโทรลเลอร์ MCS-51 แต่ละเบอร์

ORDERING INFORMATION

	PHILIPS (EXCEPT NORTH AMERICA) PART ORDER NUMBER PART MARKING	PHILIPS NORTH AMERICA PART ORDER NUMBER	MEMORY		TEMPERATURE RANGE (°C) AND PACKAGE	VOLTAGE RANGE	FREQUENCY (MHz)		DWG #
			FLASH	RAM			6 CLOCK MODE	12 CLOCK MODE	
1	P89C51RB2HBA	P89C51RB2BA	16 kB	512 B	0 to +70, PLCC	4.5–5.5 V	0 to 20 MHz	0 to 33 MHz	SOT187-2
2	P89C51RB2HBBD	P89C51RB2BBD	16 kB	512 B	0 to +70, LQFP	4.5–5.5 V	0 to 20 MHz	0 to 33 MHz	SOT389-1
3	P89C51RC2HBP	P89C51RC2BP	32 kB	512 B	0 to +70, PDIP	4.5–5.5 V	0 to 20 MHz	0 to 33 MHz	SOT129-1
4	P89C51RC2HBA	P89C51RC2BA	32 kB	512 B	0 to +70, PLCC	4.5–5.5 V	0 to 20 MHz	0 to 33 MHz	SOT187-2
5	P89C51RC2HFA	P89C51RC2FA	32 kB	512 B	–40 to +85, PLCC	4.5–5.5 V	0 to 20 MHz	0 to 33 MHz	SOT187-2
6	P89C51RC2HBBD	P89C51RC2BBD	32 kB	512 B	0 to +70, LQFP	4.5–5.5 V	0 to 20 MHz	0 to 33 MHz	SOT389-1
7	P89C51RC2HFBD	P89C51RC2FBD	32 kB	512 B	–40 to +85, LQFP	4.5–5.5 V	0 to 20 MHz	0 to 33 MHz	SOT389-1
8	P89C51RD2HBP	P89C51RD2BP	64 kB	1 kB	0 to +70, PDIP	4.5–5.5 V	0 to 20 MHz	0 to 33 MHz	SOT129-1
9	P89C51RD2HBA	P89C51RD2BA	64 kB	1 kB	0 to +70, PLCC	4.5–5.5 V	0 to 20 MHz	0 to 33 MHz	SOT187-2
10	P89C51RD2HBBD	P89C51RD2BBD	64 kB	1 kB	0 to +70, LQFP	4.5–5.5 V	0 to 20 MHz	0 to 33 MHz	SOT389-1

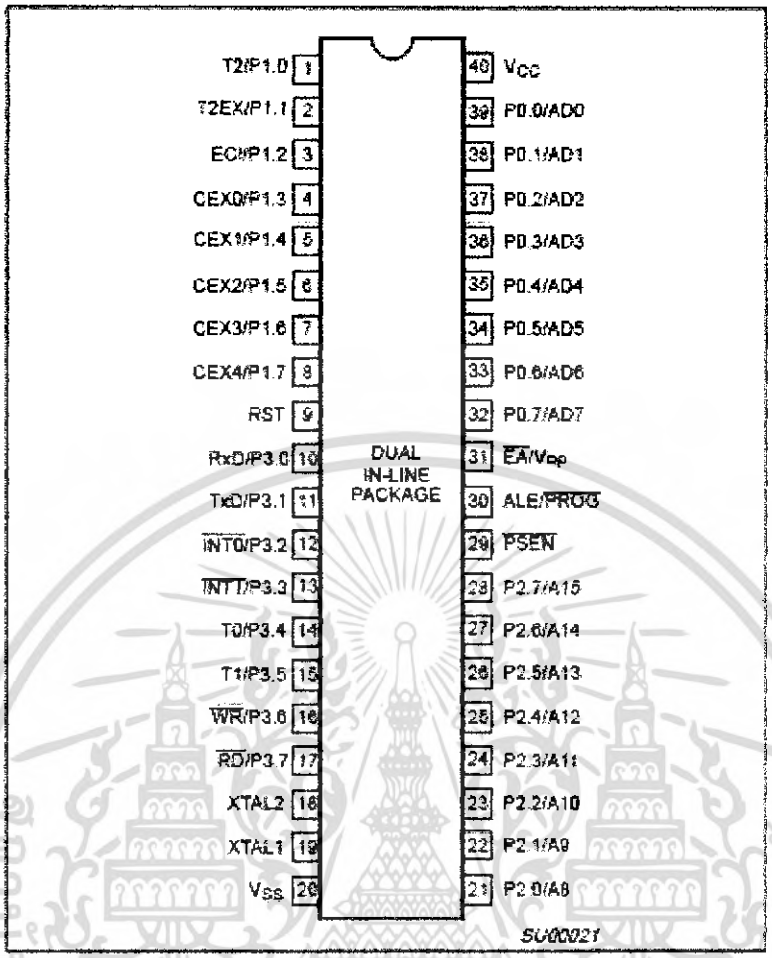
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2.1 จากรูปเป็นโครงสร้างพื้นฐานของไมโครคอนโทรลเลอร์ MCS-51



รูปที่ 2.1 โครงสร้างหลักของไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลชของ Philips

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.2 การจัดขามาตรฐานของไมโครคอนโทรลเลอร์ MCS-51 ในอนุกรม P89C51Rx2

2.2.2 แสดงรายละเอียดข้างต้นของขาต่อใช้งานของ P89C51Rx2

ตารางที่ 2.2 รายละเอียดเบื้องต้นของขาใช้งานไมโครคอนโทรลเลอร์ P89C51Rx2

ชื่อขา	ขาที่	ชนิด	หน้าที่และการทำงาน
Vcc	40	อินพุต	ต่อไฟเลี้ยง +5V
GND	20	อินพุต	ต่อกราวด์
P0.0-P0.7	39-32	อินพุต/เอาต์พุต	-ใช้งานเป็นขาพอร์ตอินพุตเอาต์พุต ถ้าต้องการกำหนดให้ขาพอร์ต 0 ขาใดขาหนึ่งเป็นอินพุต สามารถทำได้โดยการเขียนข้อมูล “1” ไปยังแต่ละบิตของพอร์ตที่ต้องการติดต่อด้วย ทำให้มีสถานะลอย (float) ค่าอินพุตอิมพิแดนซ์สูงสามรถใช้งานเป็นพอร์ตอินพุตได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

			-ใช้ในการติดต่อกับแอดเดรสไบต์ต่ำของหน่วยความจำภายนอก(A0-A7) และขาข้อมูล(D0-D7) โดยใช้ในการมัลติเพล็กซ์เข้าช่วยเพื่อสลับการทำงานให้เป็นทั้งขาติดต่อแอดเดรสและขาข้อมูลในการติดต่อกับหน่วยความจำภายนอก
P1.0- P1.7	1-8	อินพุต/เอาต์พุต	-ใช้งานเป็นขาพอร์ตอินพุตเอาต์พุตสำหรับใช้งานทั่วไป -เป็นขาสัญญาณของไทเมอร์ 2 และขาสัญญาณของโมดูลPCA ดังมีลายละเอียดดังต่อไปนี้ T2(P1.0:ขา1)เป็นขาอินพุตสำหรับการนับค่าของไทเมอร์2 และขาเอาต์พุตสัญญาณนาฬิกาโปรแกรมแบบได้ T2EX(P1.1:ขา2)เป็นขาอินพุตสำหรับควบคุมการทำงานของไทเมอร์/เคาน์ตอร์2 ECI(P1.2:ขา3)เป็นขาอินพุตของสัญญาณนาฬิกาจากภายนอกสำหรับโมดูล PCA CX0 (P1.3:ขา4) เป็นขาอินพุตเอาต์พุตภายนอกของวงจรตรวจจับและเปรียบเทียบสัญญาณสำหรับ PCA โมดูล 0 CX0 (P1.4:ขา5) เป็นขาอินพุตเอาต์พุตภายนอกของวงจรตรวจจับและเปรียบเทียบสัญญาณสำหรับ PCA โมดูล 1 CX0 (P1.5:ขา6) เป็นขาอินพุตเอาต์พุตภายนอกของวงจรตรวจจับและเปรียบเทียบสัญญาณสำหรับ PCA โมดูล 2 CX0 (P1.6:ขา7) เป็นขาอินพุตเอาต์พุตภายนอกของวงจรตรวจจับและเปรียบเทียบสัญญาณสำหรับ PCA โมดูล 3 CX0 (P1.7:ขา8) เป็นขาอินพุตเอาต์พุตภายนอกของวงจรตรวจจับและเปรียบเทียบสัญญาณสำหรับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

			PCA โมดูล 4
P2.0- P2.7	21-28	อินพุต/เอาต์พุต	-ใช้งานเป็นขาพอร์ตเอาต์พุตสำหรับใช้งานทั่วไป -ใช้ต่อกับขาแอดเดรสไบต์สูงของหน่วยความจำภายนอก(A8-A15)เมื่อติดต่อด้วย
P3.0-P3.7	10-17	อินพุต/เอาต์พุต	-ใช้งานเป็นขาพอร์ตเอาต์พุตสำหรับใช้งานทั่วไป -ใช้งานเป็นขาพอร์ตหน้าที่พิเศษ ดังมีรายละเอียดต่อไปนี้ RxD (P3.0:ขา10) ใช้เป็นขาอินพุตสำหรับรับข้อมูลจากการสื่อสารแบบอนุกรม TxD (P3.1:ขา11) ใช้เป็นขาอินพุตสำหรับส่งข้อมูลจากการสื่อสารแบบอนุกรม INT0 (P3.2:ขา12) ใช้งานเป็นขาอินพุตสำหรับรับสัญญาณอินเตอร์รัปต์จากภายนอกช่อง 0 INT1 (P3.3:ขา13) ใช้งานเป็นขาอินพุตสำหรับรับสัญญาณอินเตอร์รัปต์จากภายนอกช่อง 1 T0 (P3.4:ขา14) ใช้เป็นขาอินพุตสำหรับรับสัญญาณ ไทเมอร์จากภายนอกช่อง 0 T1 (P3.5:ขา15) ใช้เป็นขาอินพุตสำหรับรับสัญญาณ ไทเมอร์จากภายนอกช่อง 1 WR (P3.6:ขา16) ใช้เป็นขาสัญญาณ WR ในกรณีที่เชื่อมต่อกับหน่วยความจำภายนอก RD (P3.7:ขา17) ใช้เป็นขาสัญญาณ RD ในกรณีที่เชื่อมต่อกับหน่วยความจำภายนอก
RESET	9	อินพุต	ใช้ในการรีเซตการทำงานของไมโครคอนโทรลเลอร์ โดยในการป้อนสัญญาณลอจิก “1” อย่างน้อยเป็นเวลา 2 แมชีนไซเกิลโดยที่วงจรกำเนิดสัญญาณนาฬิกายังคงทำงานอย่างต่อเนื่องไปอย่างเป็นปกติ
ALE	30	เอาต์พุต	Address Latch Enable: เป็นขาควบคุมการแลตช์ของพอร์ต 0เมื่อมีการใช้งานหน่วยความจำภายนอก โดยจะส่งพัลส์ออกมาทุกๆแมชีนไซเกิล อย่างไรก็ตาม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

			สามารถดิสเอเบิลสัญญาณพัลส์นี้ได้ โดยการเซตบิต 0 ของริจิสเตอร์ AUXR
PSEN	29	เอาต์พุต	Program Store Enable: ใช้ในการส่งสัญญาณเพื่อร้องขอติดต่อกับหน่วยความจำโปรแกรมภายนอก เมื่อต้องการอ่านข้อมูลจากหน่วยความจำโปรแกรมภายนอก ไมโครคอนโทรลเลอร์จะส่งสัญญาณออกมาที่ขานี้ 2 ครั้งในแต่ละแมชีนไซเกิล แต่ถ้าติดต่อกับหน่วยความจำข้อมูลภายนอก ขานี้จะไม่มีการส่งสัญญาณใดๆ
EA/Vpp	31	อินพุต	External access enable/Programming voltage input: ใช้สำหรับเลือกการติดต่อหน่วยความจำโปรแกรมภายนอกหรือภายในตัวไมโครคอนโทรลเลอร์ "0" เลือกให้ไมโครคอนโทรลเลอร์ติดต่อกับหน่วยความจำโปรแกรมภายนอก "1" เลือกให้ไมโครคอนโทรลเลอร์ติดต่อกับหน่วยความจำภายใน
XTAL1	19	อินพุต	ขาอินพุตรับสัญญาณจากวงจรขยายออสซิลเลเตอร์ (ขา XTAL2) และจากภายนอกในการใช้งานปกติ ขานี้และขา XTAL2 ต่อเข้ากับคริสตอลและตัวเก็บประจุชดเชยค่าน้อยๆ
XTAL2	18	เอาต์พุต	ขาเอาต์พุตของวงจรขยายออสซิสเลเตอร์ภายในไมโครคอนโทรลเลอร์ในการใช้งานปกติ ขานี้ละขา XTAL1 ต่อเข้ากับคริสตอลและตัวเก็บประจุชดเชยค่าน้อยๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.4 รีจิสเตอร์ที่เกี่ยวข้อง

จะบอกล่าวถึงรายละเอียดของรีจิสเตอร์ที่เกี่ยวข้องกับการทำงานของไทเมอร์/เคาน์เตอร์ ในไมโครคอนโทรลเลอร์ MCS-51 พอสังเขปเพื่อให้สามารถใช้งานได้ดังนี้

2.4.1 รีจิสเตอร์ไทเมอร์

มีด้วยกัน 4 ตัวคือ TL0 มีแอดเดรสอยู่ที่ 0x8A, TH0 มีแอดเดรสอยู่ที่ 0x8C, TL1 มีแอดเดรสอยู่ที่ 0x8B และ TH1 มีแอดเดรสอยู่ที่ 0x8D รีจิสเตอร์ทั้ง 4 ตัวจะอยู่ในพื้นที่ของรีจิสเตอร์ฟังชั่นพิเศษหรือ SFR รีจิสเตอร์ทุกตัวมีขนาด 8 บิต แต่ในการใช้งานโดยทั่วไปมักใช้ร่วมกันโดยจัดเป็นคู่คือ TL0 กับ TH0 รวมกันเป็นรีจิสเตอร์ Timer 0 ขนาด 16 บิต และ TL1 กับ TH1 รวมกันเป็นรีจิสเตอร์ Timer 1 ขนาด 16 บิต โดยใน TL0 และ TL1 เก็บข้อมูล 8 บิตล่าง ส่วน TH0 และ TH1 เก็บข้อมูล 8 บิตบนรีจิสเตอร์ไทเมอร์ทั้ง 2 คู่เมื่อนำมาใช้งานร่วมกันจะสามารถเก็บค่าของการนับได้สูงสุด 65,536 หรือ 0xFFFF เมื่อนับถึงค่านี้แล้วจะวนไปเริ่มนับ 0x0000 ใหม่และเมื่อเกิดการนับรอบใหม่ บิต TF0 หรือ TF1 ในรีจิสเตอร์ TCON ที่ใช้ควบคุมการทำงานของไทเมอร์จะเกิดการเซตเพื่อแจ้งให้ทราบว่านับเกินค่าสูงสุดแล้ว การเซตบิต TF0 หรือ TF1 ขึ้นอยู่กับว่าเลือกใช้งานรีจิสเตอร์ไทเมอร์ตัวใด

2.4.2 รีจิสเตอร์ควบคุมการทำงานของไทเมอร์/เคาน์เตอร์หรือ TCON (Timer/Counter Control Register)

เป็นรีจิสเตอร์ขนาด 8 บิต มีแอดเดรสอยู่ที่ 0x88 ในพื้นที่ของรีจิสเตอร์ SFR สามารถเข้าถึงได้ในระดับบิต มีรายละเอียดการทำงานดังนี้

บิต 7	บิต 6	บิต 5	บิต 4	บิต 3	บิต 2	บิต 1	บิต 0
TF1	TR1	TF0	TR0	IE1	IT1	IE0	IT0

รูปที่ 2.3 รีจิสเตอร์ควบคุมการทำงานของไทเมอร์/เคาน์เตอร์ TCON

TF1 (Timer 1 overflow flag) : เซตด้วยกระบวนการทางฮาร์ดแวร์ เมื่อค่ารีจิสเตอร์ Timer 1 เกิดการนับเกินหรือเกิดโอเวอร์โฟลว์ การเคลียร์บิตนี้ทำได้ด้วยกระบวนการทางฮาร์ดแวร์เช่นกัน โดยบิตนี้จะเคลียร์เมื่อมีการอินเตอร์รัปต์เกิดขึ้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TR1 (Timer 1 run control bit) : ใช้ในการเปิดปิดการทำงานของไทเมอร์ 1 (เอ็นเอเบิลหรือดิสเอเบิล) ทำการเซตและเคลียร์ด้วยกระบวนการทางซอฟต์แวร์ ถ้าต้องการให้ไทเมอร์ 1 ทำงานต้องเซตบิตนี้ให้เป็น "1"

TF0 (Timer 0 overflow flag) : เซตด้วยกระบวนการทางฮาร์ดแวร์ เมื่อค่ารีจิสเตอร์ Timer 0 เกิดการนับเกินหรือเกิดโอเวอร์โฟลว์ การเคลียร์บิตนี้ทำได้ด้วยกระบวนการทางฮาร์ดแวร์เช่นกัน โดยบิตนี้จะเคลียร์เมื่อมีการอินเตอร์รัปต์เกิดขึ้น

TR0 (Timer 0 run control bit) : ใช้ในการเปิดปิดการทำงานของไทเมอร์ 0 (เอ็นเอเบิลหรือดิสเอเบิล) ทำการเซตและเคลียร์ด้วยกระบวนการทางซอฟต์แวร์ ถ้าต้องการให้ไทเมอร์ 0 ทำงานต้องเซตบิตนี้ให้เป็น "1"

IE1 (External Interrupt 1 edge flag) : บิตนี้จะใช้ในกระบวนการอินเตอร์รัปต์ สามารถเซตได้ด้วยกระบวนการทางฮาร์ดแวร์ เมื่อสามารถตรวจจับขอบขาของสัญญาณอินเตอร์รัปต์จากภายนอกที่ขาอินพุตอินเตอร์รัปต์ 1 (INT1) ได้และจะทำการเคลียร์เมื่อมีการบริการอินเตอร์รัปต์เกิดขึ้น

IT (Interrupt 1 type control bit) : บิตนี้จะใช้ในกระบวนการอินเตอร์รัปต์ โดยใช้ในการเลือกลักษณะของสัญญาณอินเตอร์รัปต์จากภายนอกที่ต้องการให้ทำการตอบสนองสำหรับขาอินพุตอินเตอร์รัปต์ 1 (INT1) การเซตและเคลียร์ทำได้ด้วยขบวนการทางซอฟต์แวร์

"0" เลือกขอบขาลงของสัญญาณ (falling edge)

"1" เลือกระดับลอจิกต่ำ (low level triggered)

IE0 (External Interrupt 0 edge flag) : บิตนี้จะใช้ในกระบวนการอินเตอร์รัปต์ สามารถเซตได้ด้วยกระบวนการทางฮาร์ดแวร์ เมื่อสามารถตรวจจับขอบขาของสัญญาณอินเตอร์รัปต์จากภายนอกที่ขาอินพุตอินเตอร์รัปต์ 0 (INT0) ได้และจะทำการเคลียร์เมื่อมีการบริการอินเตอร์รัปต์เกิดขึ้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

IT (Interrupt 0 type control bit) : บิตนี้จะใช้ในกระบวนการอินเตอร์รัปต์ โดยใช้ในการเลือกลักษณะของสัญญาณอินเตอร์รัปต์จากภายนอกที่ต้องการให้ทำการตอบสนองสำหรับขาอินพุตอินเตอร์รัปต์ 0 (INT0) การเซตและเคลียร์ทำได้ด้วยขบวนการทางซอฟต์แวร์

"0" เลือกขอบขาลงของสัญญาณ (falling edge)

"1" เลือกระดับลอจิกต่ำ (low level triggered)

2.4.3 รีจิสเตอร์เลือกโหมดการทำงานของไทเมอร์/เคาน์เตอร์หรือ

TMOD (Timer/Counter Mode Control Register)

เป็นรีจิสเตอร์ขนาด 8 บิต มีแอดเดรสอยู่ที่ 0x89 ในพื้นที่ของรีจีสเตอร์ SFR ไม่สามารถเข้าถึงในระดับบิตแบ่งการทำงานเป็น 2 ส่วน คือ 4บิตล่างใช้เลือกโหมดการทำงานของไทเมอร์ 0 และ 4บิตบนเลือกโหมดการทำงานของไทเมอร์ 1

บิต 7	บิต 6	บิต 5	บิต 4	บิต 3	บิต 2	บิต 1	บิต 0
GATE	C/T	M1	M0	GATE	C/T	M1	M0
ไทเมอร์ 1				ไทเมอร์ 0			

รูปที่ 2.4 รีจิสเตอร์ควบคุมการทำงานของไทเมอร์/เคาน์เตอร์ TMOD

GATE : ใช้เลือกลักษณะการควบคุมการทำงานของไทเมอร์/เคาเตอร์

"0" ไทเมอร์/เคาเตอร์จะทำงานเมื่อบิต TRx ในรีจิสเตอร์ TCON เป็น "1"

"1" ไทเมอร์/เคาเตอร์จะทำงานเมื่อบิต TRx ในรีจิสเตอร์ TCON เป็น "1"และสถานะลอจิกที่ขาอินพุทอินเตอร์รัปต์ INT0 และ INT1 เป็น "1"

C/T (Timer or Counter selector) : ใช้เลือกลักษณะการทำงานของไทเมอร์/เคาเตอร์

"0" เลือกทำงานเป็นไทเมอร์ โดยใช้สัญญาณอินพุตจากสัญญาณภายใน

"1" เลือกการทำงานเป็นเคาน์เตอร์ โดยรับสัญญาณอินพุตทางขา T0 หรือ T1

M1, M0 (Mode selector bit) : ใช้เลือกโหมดการทำงานของไทเมอร์/เคาน์เตอร์

"00" เลือกให้ทำงานในโหมดไทเมอร์/เคาน์เตอร์ 13 บิต

"01" เลือกให้ทำงานในโหมดไทเมอร์/เคาน์เตอร์ 16 บิต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

"10" เลือกให้ทำงานในโหมดไทเมอร์/เคาน์เตอร์ 8 บิตแบบตั้งค่าอัตโนมัติ

"11" สำหรับไทเมอร์ 0 เลือกให้ทำงานในโหมดไทเมอร์/เคาน์เตอร์แยกส่วน โดยแยกออกเป็น ไทเมอร์/เคาน์เตอร์ 8 บิต 2 ตัว รีจิสเตอร์ TL0 จะได้รับการควบคุมการเปิดปิดจากบิต TR0 ในรีจิสเตอร์ TCON และรีจิสเตอร์ TH0 ซึ่งเป็นไทเมอร์/เคาน์เตอร์ 8 บิตอีกตัวหนึ่งจะได้รับการควบคุมจากบิต TR1 ในรีจีสเตอร์ TCON ในกรณีของไทเมอร์ 1 เป็นการสั่งให้ไทเมอร์/เคาน์เตอร์ 1 หยุดทำงาน (ดิสเอเบิล)

2.5 รีจิสเตอร์ที่เกี่ยวข้องในการสื่อสารอนุกรม

ไมโครคอนโทรลเลอร์ MCS-51 สามารถสื่อสารข้อมูลได้ทั้งรับและส่งในเวลาเดียว หรือที่เรียกว่าแบบฟูลดูเพล็กซ์ (Full duplex) โดยใช้ขา P3.0 ทำหน้าที่รับข้อมูล(RxD) และขา P3.1 ทำหน้าที่ส่งข้อมูล(TxD) รูปแบบการสื่อสารข้อมูลจะต้องมีรูปแบบเดียวกันทั้งคู่ อันประกอบด้วยอัตราในการถ่ายทอดข้อมูลหรืออัตราบอด(Baud Rate),บิตเริ่มต้น(Start bit),บิตข้อมูล(Data bit),บิตตรวจสอบพาริตี้(Prity bit),และบิตหยุด(Stop bit)

2.5.1 รีจิสเตอร์ควบคุมการทำงานของพอร์ตอนุกรมหรือ SCON(Serial port Control Register)

บิต 7	บิต 6	บิต 5	บิต 4	บิต 3	บิต 2	บิต 1	บิต 0
SM0/FE	SM1	SM2	REN	TB8	RB8	TI	RI

รูปที่ 2.5 รีจิสเตอร์ควบคุมการทำงานของพอร์ตอนุกรม SCON

SM0/FE (Serial port mode bit 0/Framing error bit) : ปกติจะใช้ร่วมกับบิต SM1 เพื่อกำหนดโหมดการทำงานของอนุกรม การเข้าถึงบิตนี้จะเกิดขึ้นได้ก็ต่อเมื่อมีการเคลียร์บิต SMOD ซึ่งก็คือ บิต 6 ของรีจิสเตอร์ PCON ในกรณีที่ใช้ความสามารถในการตรวจจับความผิดพลาดของเฟรมข้อมูลบิตนี้จะใช้แจ้งความผิดพลาดที่เกิดขึ้น โดยจะเซตเป็น "1" ทันทีเมื่อพบว่า ไม่สามารถตรวจจับบิตหยุดหรือบิตปิดท้ายของข้อมูลของพอร์ตอนุกรมได้ การเอ็นเอเบิลความสามารถนี้ทำได้โดยการเซตบิต SMOD ในรีจิสเตอร์ PCON การเคลียร์บิตนี้ต้องกระทำทางซอฟต์แวร์เท่านั้น

SM1 (Serial port mode bit 1) ใช้ร่วมกับบิต SM0 ในการกำหนดโหมดการทำงานของพอร์ตอนุกรมในไมโครคอนโทรลเลอร์ P89C51Rx2 ดังรายละเอียดดังต่อไปนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 2.3 โหมดการทำงานของพอร์ตอนุกรมในไมโครคอนโทรลเลอร์ P89C51Rx2

SM0	SM1	โหมด	รายละเอียด	อัตราบอด
0	0	0	ชิฟต์รีจิสเตอร์	ความถี่สัญญาณนาฬิกา/6(ในโหมด 6 ไซเกิลสัญญาณนาฬิกา)
0	1	1	UART 8 บิต	ปรับค่าได้
1	0	2	UART 9 บิต	ความถี่สัญญาณนาฬิกา/32(ในโหมด 6 ไซเกิลสัญญาณนาฬิกา)
1	1	3	UART 9 บิต	ปรับค่าได้

SM2 (Serial port mode bit 2) : ใช้ในการเอ็นเอเบิลความสามารถการรับรู้แอดเดรสในการติดต่ออัตโนมัติ เมื่อมีการเชื่อมต่อไมโครคอนโทรลเลอร์หลายตัวเข้าด้วยกัน โดยความสามารถนี้จะใช้ได้ก็ต่อเมื่อวงจรพอร์ตอนุกรมของไมโครคอนโทรลเลอร์ทำงานในโหมด 2 หรือ 3 ถ้าบิต SM2 เป็น "1" บิต RI จะไม่เซต เว้นแต่ข้อมูลบิตที่ 9 ที่รับเข้ามาเป็น "1" เป็นแจ้งว่า สามารถติดต่อได้และข้อมูลที่รับเข้ามาคือ ค่าแอดเดรสที่ต้องการติดต่อด้วย

ในกรณีที่พอร์ตอนุกรมทำงานอยู่ในโหมด 1 ถ้าบิต SM2 เซตบิต RI จะไม่เปลี่ยนแปลงจนกว่าจะได้รับข้อมูลบิตหยุดหรือบิตปิดท้าย และข้อมูลที่รับได้จะเป็นข้อมูลแอดเดรสที่ต้องการติดต่อด้วย

ในกรณีที่วงจรพอร์ตอนุกรมทำงานในโหมด 0 บิต SM2 นี้เป็น "0"

REN (Receive enable bit) : ใช้เอ็นเอเบิลความสามารถในการรับข้อมูลของวงจรพอร์ตอนุกรม

"1" เอ็นเอเบิลการรับข้อมูล

"0" ดิสเอเบิลการรับข้อมูล

การเซตหรือเคลียร์บิตนี้ต้องกระทำด้วยกระบวนการทางซอฟต์แวร์

TB8 (Transmit data enable bit 8) : ใช้เก็บข้อมูลบิต 8หรือ บิตที่ 9 ที่ต้องการส่งออกทางพอร์ตอนุกรม เมื่อทำงานในโหมด 2 และ 3

RB8 (Receive data bit 8) : ใช้เก็บข้อมูลบิต 8 ของข้อมูลที่รับเข้ามาของพอร์ตอนุกรมเมื่อทำงานในโหมด 2 และ 3 ในโหมด 1 ถ้าบิต SM2 = 0 ข้อมูลของบิตหยุดจะเก็บไว้ที่บิตนี้ ไม่ใช้งานในบิตนี้ในโหมด 0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TI (Transmit interrupt flag) : บิตแสดงการเกิดอินเตอร์รัปต์จากการส่งข้อมูลออกทางพอร์ตอนุกรม เมื่อทำงานในโหมด 0 บิตนี้จะเซตเมื่อมีการส่งข้อมูลบิต 7 หรือบิตที่ 8 ออกไป แต่ถ้าทำงานในโหมดอื่น บิตนี้จะเซตเมื่อมีการส่งบิตหยุดหรือบิตปิดท้าย การเคลียร์บิตนี้ต้องกระทำด้วยกระบวนการซอฟต์แวร์

RI (Receive interrupt flag) : บิตแสดงการเกิดอินเตอร์รัปต์เนื่องการรับข้อมูลเข้ามาทางพอร์ตอนุกรม เมื่อทำงานในโหมด 0 บิตนี้จะเซตเมื่อรับข้อมูลบิต 7 หรือบิตที่ 8 เสร็จสมบูรณ์ แต่ถ้าทำงานในโหมดอื่น บิตนี้จะเซตเมื่อการรับบิตปิดท้ายดำเนินการไปได้ครึ่งทาง นอกจากนี้การเซตบิตนี้ยังมีเงื่อนไขที่กำหนดโดยบิต SM2 ร่วมด้วย การเคลียร์บิตนี้ต้องกระทำด้วยกระบวนการทางซอฟต์แวร์

2.6 การสื่อสารแบบอนุกรม (Serial Port)

การสื่อสารแบบอนุกรมในเครื่องคอมพิวเตอร์นั้นถึงแม้ว่าจะมีความเร็วในการสื่อสารช้ากว่าแบบขนาน ทั้งนี้เพราะว่าการเคลื่อนย้ายข้อมูลแบบอนุกรมนั้นเป็นการส่งข้อมูลครั้งละ 1 บิต แต่พอร์ตขนานนั้นสามารถส่งข้อมูลได้ครั้งละหลายๆบิตพร้อมกัน ส่งผลให้การสื่อสารข้อมูลแบบอนุกรมมีความเร็วต่ำกว่าแบบขนาน

แต่ว่าการส่งข้อมูลแบบอนุกรมนั้นมีข้อที่ดีที่เหนือกว่าการส่งข้อมูลแบบขนานคือ แบบอนุกรมสามารถส่งข้อมูลได้ในระทางที่ไกลกว่าแบบขนาน อีกทั้งสายสัญญาณที่ใช้ยังมีน้อยกว่าการส่งข้อมูลแบบขนานอีกด้วย การสื่อสารแบบอนุกรมสามารถแบ่งออกเป็น 3 รูปแบบดังนี้

1. Simplex สามารถส่งข้อมูลได้อย่างเดียว เป็นการสื่อสารแบบทางเดียว
2. Half – Duplex สามารถส่งข้อมูลไปยังปลายทางละสามรถรับข้อมูลจากปลายทางได้ แต่ไม่สามารถทำการส่งและรับข้อมูลได้ในเวลาเดียวกัน
3. Full-Duplex สามารถรับและส่งข้อมูลได้ในเวลาเดียวกัน

นอกจากนี้แล้วยังสามารถแบ่งประเภทของการสื่อสารแบบอนุกรมตามคุณลักษณะสัญญาณในการส่งได้อีก 2 แบบ คือ

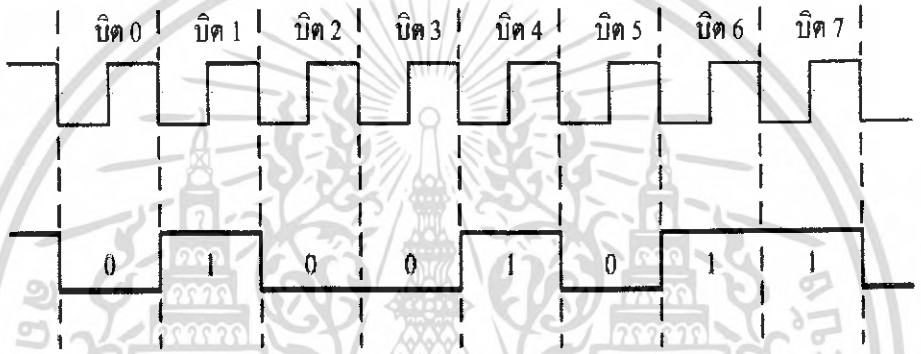
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

2.6.1 การสื่อสารแบบซิงโครนัส (Synchronous)

สำหรับการสื่อสารแบบซิงโครนัสนั้นจะใช้สัญญาณนาฬิกาควบคุมการรับส่งข้อมูล เช่น สายคีย์บอร์ดคอมพิวเตอร์ โดยจะมีสายสัญญาณเส้นหนึ่งเป็นสัญญาณนาฬิกา ส่วนอีกเส้นหนึ่งเป็นสายของข้อมูล (และมักมีสายกราวน์ด้วย)

สำหรับการสื่อสารแบบซิงโครนัสนี้เหมาะการทำวานในระยะใกล้ ข้อมูลที่จะส่งมีไม่มากนัก เพราะถ้าระยะทางไกลขึ้นจะทำให้สัญญาณนาฬิกามีปัญหา อีกทั้งต้องมีสายหลายเส้นทำให้สิ้นเปลืองมาก



รูปที่ 2.6 ลักษณะสัญญาณของการสื่อสารแบบซิงโครนัส

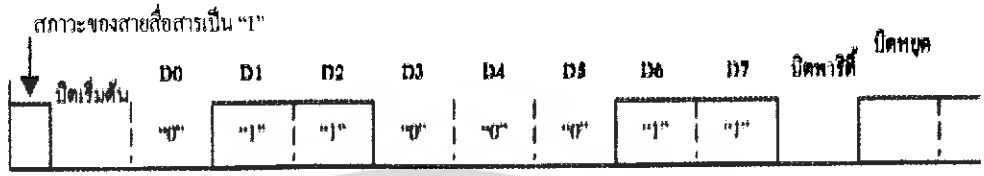
2.6.2 การสื่อสารแบบอะซิงโครนัส (Asynchronous)

สำหรับการสื่อสารแบบอะซิงโครนัสนั้นจะใช้สายข้อมูลเพียงตัวเดียว แต่จะใช้รูปแบบการส่งข้อมูล หรือ Bit Pattern เป็นตัวกำหนดว่าส่วนไหนเป็นส่วนเริ่มต้นข้อมูล ส่วนไหนเป็นตัวข้อมูล ส่วนไหนจะเป็นตัวตรวจสอบความถูกต้องข้อมูล และส่วนไหนเป็นส่วนปิดท้ายของข้อมูล โดยจะต้องกำหนดให้สัญญาณนาฬิกาเท่ากันทั้งภาคส่ง และภาครับ ซึ่งจะมีอุปกรณ์พิเศษที่มีชื่อว่า UART หรือ Universal Asynchronous Receiver / Transmitter คอยควบคุมการรับ และส่งข้อมูล

62667

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

D7	D6	D5	D4	D3	D2	D1	D0
1	1	0	0	0	1	1	0



รูปที่ 2.7 ลักษณะสัญญาณของการสื่อสารแบบอะซิงโครนัส

แต่สำหรับมาตรฐานของการรับส่งข้อมูลแบบอนุกรมอีกแบบ ที่ได้รับความนิยมอย่างสูงตั้งแต่อดีตจนถึงปัจจุบัน โดยใช้งานกันอย่างแพร่หลายทั้งการสื่อสาร และการควบคุมทางอุตสาหกรรมนั่นก็คือ มาตรฐาน RS - 232C

2.7 มาตรฐาน RS-232C

มาตรฐาน RS-232C เป็นมาตรฐานที่ได้รับการออกแบบมาเพื่อที่จะทำให้อุปกรณ์ต่อพ่วงจากผู้ผลิตต่างกันสามารถทำงานร่วมกันได้ มาตรฐานหลายชนิดได้รับการออกแบบขึ้นมา แต่มาตรฐานที่ได้รับความนิยมและใช้งานกันอยู่กว้างขวางที่สุดคือ มาตรฐาน RS-232C ซึ่งถูกประกาศใช้ในปี 1969 โดยสมาคมอุตสาหกรรมอิเล็กทรอนิกส์ (Electronic Industries Association : EIA) ในยุคแรกๆการการอินเตอร์เฟสแบบ RS-232C ถูกออกแบบมาสำหรับเชื่อมต่อเทอร์มินอล (DTE : Data Terminal Equipment) กับโมเด็ม (DCE : Data Communication Equipment) ทั้งนี้ก็เพื่อป้องกันไม่ให้เกิดการส่งข้อมูลบนสายเส้นเดียวกัน

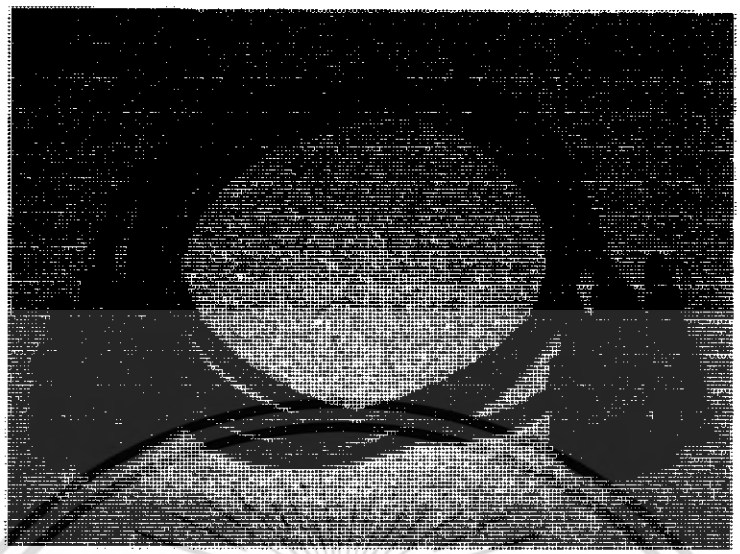
มาตรฐาน RS-232C ได้แบ่งอุปกรณ์ออกเป็น 2 ประเภท ซึ่งอุปกรณ์ทั้งสองประเภทนี้ก็คือ

1. อุปกรณ์ (DTE : Data Terminal Equipment) เป็นอุปกรณ์สำหรับส่งข้อมูล (เอาท์พุต)

2. อุปกรณ์ (DCE : Data Communication Equipment) เป็นอุปกรณ์สำหรับรับข้อมูล (อินพุต)

ตามมาตรฐาน RS-232C แล้วคอนเน็กเตอร์ของ DTE จะเป็นตัวผู้ ส่วนคอนเน็กเตอร์ของ DCE จะเป็นตัวเมีย ซึ่งคอนเน็กเตอร์ที่นิยมใช้กันอยู่จะเป็นชนิด D- Type แบบ 9 ขา และแบบ 25 ขา โดยจะติดตั้งอยู่หลังเครื่องคอมพิวเตอร์ ระดับแรงดันจะมีค่าระหว่าง -3 V ถึง -15 V

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.8 คอนเน็กเตอร์ของ RS-232C

สำหรับลอจิก High และ ลอจิก Low จะมีระดับแรงดันระหว่าง +3 V ถึง +15 V สามารถรับส่งข้อมูลได้ที่ความยาวของสัญญาณสูงสุด 50 ฟุต หรือ 150 เมตร แต่ถ้าเราต้องการสื่อสารกับอุปกรณ์อื่นที่อยู่ห่างกันมากๆ เราจำเป็นต้องใช้อุปกรณ์อื่นๆเข้าช่วย เช่น การใช้โมเด็ม เป็นต้น

2.7.1 ลักษณะการของคอนเน็กเตอร์แบบ D-Type

หัวต่อแบบ D-Type ที่ใช้ในการสื่อสารแบบอนุกรมของเครื่องคอมพิวเตอร์นั้น จะมีอยู่ 2 ลักษณะคือ แบบ 9 ขา และแบบ 25 ขา บางครั้งเราจะเรียกว่า DB9 และ DB25 ซึ่งหัวต่อทั้ง สองชนิดจะมีลักษณะการทำงานของสัญญาณเหมือนกัน แต่การจัดเรียงไม่เหมือนกัน

DB-9 DB-25

รูปที่ 2.9 แผนผังคอนเน็กเตอร์ของ RS-232C

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 2.4 แสดงการเปรียบเทียบขาคอนเน็กเตอร์ ระหว่าง DB9 และ DB25

D-Type 25 Pin	D-Type 9 Pin	สัญลักษณ์	ชื่อสัญญาณ
Pin 2	Pin 3	TD	Transmit Data
Pin 3	Pin 2	RD	Receive Data
Pin 4	Pin 7	RTS	Request To Send
Pin 5	Pin 8	CTS	Clear To Send
Pin 6	Pin 6	DSR	Data Set Ready
Pin 7	Pin 5	SG	Signal Ground
Pin 8	Pin 1	CD	Carrier Detect
Pin 20	Pin 4	DTR	Data Terminal Ready
Pin 22	Pin 9	RI	Ring Indicator

2.7.2 รายละเอียดของสายสัญญาณ

สำหรับรายละเอียดของสายสัญญาณนั้นประกอบไปด้วย

- Transmit Data : TD ใช้สำหรับส่งข้อมูลอนุกรมออกจากคอมพิวเตอร์
- Receive Data : RD ใช้สำหรับรับข้อมูลอนุกรมเข้ามายังคอมพิวเตอร์
- Request To Send : RTS ใช้สำหรับส่งข้อมูลไปยังอุปกรณ์ปลายทางเพื่อร้องขอให้อุปกรณ์ปลายทางส่งข้อมูลกลับมา
- Clear To Send : CTS ใช้สำหรับตรวจสอบว่าอุปกรณ์ที่เชื่อมต่อด้วยพร้อมที่จะรับข้อมูล หรือไม่ โดยจะคอยรับสัญญาณ RTS เมื่อทุกอย่างพร้อมก็จะทำการส่งข้อมูลออกทางขา TD
- Data Set Ready : DSR ใช้สำหรับตรวจสอบการเชื่อมต่อกันระหว่างคอมพิวเตอร์กับอุปกรณ์ปลายทาง จะใช้คู่กับขา DTR
- Signal Ground : SG ใช้เป็นกราวน์ของระบบ
- Carrier Detect : CD ขานี้จะ Active เมื่อมีการส่งสัญญาณ Carrier จากโมเด็ม
- Data Terminal Ready : DTR ใช้สำหรับบอกอุปกรณ์ปลายทางรับรู้ว่าต้องการติดต่อโดยขา DTR นี้ต้องเชื่อมต่อกับขา DSR ของอุปกรณ์ปลายทาง
- Ring Indicator : RI ขานี้จะ Active เมื่อโมเด็มได้รับสัญญาณเรียกเข้าจากสายโทรศัพท์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.8 องค์ประกอบของการรับส่งข้อมูลแบบอนุกรม

การสื่อสารอนุกรมที่นิยมใช้กับคอมพิวเตอร์นั้น เป็นการสื่อสารข้อมูลแบบอะซิงโครนัส นั่นคือ ต้องใช้สายสัญญาณเส้นเดียวทำหน้าที่ทั้งส่งส่วนที่เป็นข้อมูล และส่วนที่ใช้ควบคุมการส่งข้อมูล ดังนั้นข้อมูลที่อ่านได้แต่ละบิตจากการส่งแบบอนุกรม จึงต้องถูกแยกแยะว่าใช้สำหรับวัตถุประสงค์ใด

โดยสามารถแบ่งได้เป็น 4 ส่วนคือ

1. Start Bit ขนาด 1 บิต
2. บิตข้อมูล(Data Character) ขนาด 7 หรือ 8 บิต
3. Parity Bit ขนาด 1 บิต
4. Stop Bit ขนาด 1 หรือ 2 บิต

แต่ละตัวอักษรที่ส่งออกไปเป็นกลุ่มจะประกอบไปด้วยบิตเริ่มต้น บิตข้อมูล บิตพาริตี้ (จะมีหรือไม่มีก็ได้) และบิตจบ โดยพอจะสรุปหน้าที่ของแต่ละส่วนได้ดังนี้

- Start Bit หรือบิตเริ่มต้น จะใส่ที่จุดเริ่มต้นเสมอ เพื่อเตือนอุปกรณ์ฝั่งรับว่าข้อมูลกำลังจะมาถึง
- Data Character หรือบิตข้อมูล การส่งบิตข้อมูลจะส่งเป็นกลุ่มๆ โดยทั่วไปจะส่งเป็น 7 หรือ 8 บิต ซึ่งเพียงพอสำหรับการส่ง Ascii Word
- Parity Bit หรือบิตพาริตี้ ใช้ในการตรวจสอบความถูกต้องของข้อมูลที่ส่ง เราจะใส่บิตพาริตี้เข้าไป แต่ทั้งตัวรับและตัวส่งจะต้องรู้กันว่าใช้พาริตี้แบบไหนในการส่งข้อมูล ซึ่งหลักการในการกำหนดบิตพาริตี้มีหลายแบบดังนี้

- พาริตี้คู่ (Even Parity) ค่าของบิตพาริตี้นี้ เมื่อรวมกับทุกๆบิตของข้อมูลแล้วจะต้องมีจำนวนบิตที่เป็นเลข 1 เป็นเลขคู่ ตัวอย่างเช่น ข้อมูล 1000101 มีเลข 1 ทั้งหมด 3 ตัว ดังนั้นบิตพาริตี้จะเป็น 0

- พาริตี้คี่ (Odd Parity) ค่าของบิตพาริตี้นี้ เมื่อรวมกับทุกๆบิตของข้อมูลแล้วจะต้องมีจำนวนบิตที่เป็นเลข 1 เป็นเลขคู่ ตัวอย่างเช่น ข้อมูล 1000101 มีเลข 1 ทั้งหมด 3 ตัว ดังนั้นบิตพาริตี้จะเป็น 1

- ไม่มีพาริตี้บิต (None) ถ้าตั้งบิตพาริตี้เป็น None ทั้งภาครับและภาคส่งจะไม่มีการตรวจสอบบิตพาริตี้

- Stop Bit หรือบิตจบ เป็นบิตที่ส่งมาปิดท้ายข้อมูล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.8.1 อัตราเร็วในการรับส่งข้อมูลแบบอนุกรม

การที่อุปกรณ์ 2 อย่างจะติดต่อสื่อสารกันได้นั้น จะต้องทำงานด้วยอัตราเร็วเท่ากัน ซึ่งอัตราเร็วในการสื่อสารแบบอะซิงโครนัสคือ ค่าบอดเรต (Baud Rate) มีหน่วยเป็นบิตต่อวินาที ซึ่งอัตราเร็วในการสื่อสารแบบอนุกรมสำหรับมาตรฐาน RS-232C นั้นมีใช้ดังนี้ 110, 150, 300, 600, 1200, 2400, 4800, 9600, 19200 บิตต่อวินาที

2.9 GSM AT COMMAND กับมือถือ

การสื่อสารกับอุปกรณ์สื่อสารต่างๆ เช่นโมเด็มหรืออุปกรณ์ DTE (Data Terminal Equipment) นั้นสามารถใช้ชุดคำสั่งที่เป็นมาตรฐานที่เรียกว่า AT command ในการติดต่อเพื่อโต้ตอบตั้งค่าหรือสั่งงานอุปกรณ์เหล่านั้น ให้ทำงานตามที่ต้องการโดยชุดคำสั่งพื้นฐานจะถูกกำหนดไว้ใน Hayes AT command ซึ่งบริษัท Hayes เป็นผู้คิดค้นชุดคำสั่งนี้เพื่อใช้กับโมเด็มของตนและต่อมาได้กลายเป็นมาตรฐานสำหรับผู้ผลิตโมเด็มตัวอื่นๆ โดยอาจจะมีชุดคำสั่งขยาย (Extended AT command) เพื่อใช้เป็นการเฉพาะสำหรับผู้ผลิตรายนั้นๆก็ได้

การติดต่อกับมือถือก็เช่นกันเราสามารถใช้ชุดคำสั่งที่เรากำหนดไว้ใน GSM AT command ซึ่งมีคำสั่งเพิ่มเติมที่เหมาะสมสำหรับการใช้งานและการควบคุมมือถือ

การเชื่อมต่อคอมพิวเตอร์กับมือถือนั้นจะทำผ่านสาย Data Link ซึ่งเป็นการเชื่อมต่อแบบอนุกรมโดยใช้โปรแกรมเทอร์มินอลต่างๆ เช่น Hyper Terminal ของ Windows ส่วนความเร็วในการสื่อสารมักจะใช้ 9600 bps

2.10 หลักการรับส่ง SMS

องค์การ ETSI (European Telecommunication Standards Institute) เป็นองค์กรอิสระที่ไม่แสวงหากำไรทำหน้าที่กำหนดมาตรฐานทางด้านโทรคมนาคมได้กำหนดมาตรฐานการส่ง SMS ไว้ในคู่มือ GSM 03.40 และ GSM 03.38 สามารถส่งได้สูงถึง 160 ตัวอักษรโดยแต่ละตัวอักษรใช้รหัสขนาด 7 บิตที่กำหนดไว้ในตารางที่ นอกจากนั้นยังมีการใช้ตัวอักษรชนิดอื่นๆ เช่นขนาด 8 บิตหรือ 16 บิตซึ่งมีวัตถุประสงค์ที่ใช้งานแตกต่างกันออกไปซึ่งเราจะพูดถึงเฉพาะแบบ 7 บิตเท่านั้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.11 โหมดของการรับส่งข้อมูล

การรับส่งข้อมูล SMS มีอยู่ด้วยกัน 2 โหมด คือ เท็กซ์โหมด (Text Mode) และ พีดียูโหมด (PDU : Protocol Description Unit Mode) การส่งข้อความในเท็กซ์โหมดนั้นจะเป็นการนำข้อความในเท็กซ์โหมดมาเข้ารหัสก่อน แล้วค่อยส่งข้อมูลในพีดียูโหมดอีกทีอย่างไรก็ตามในมือถือบางรุ่นอาจไม่สนับสนุนการใช้งานในเท็กซ์โหมด ซึ่งการเข้ารหัส(ส่ง)และถอดรหัส(รับ)สำหรับในเท็กซ์โหมดมีหลายแบบด้วยกันเช่น "PCCP437","PCDN","8859-1","IRA" และ"GSM" เมื่อเราเชื่อมต่อกับมือถือเพื่อจะอ่านข้อความ เราสามารถตั้งค่าการเข้ารหัสและถอดรหัสได้โดยใช้คำสั่ง AT+CSCS แต่ถ้าเราอ่านข้อความจากจอของมือถือซึ่งตัวมือถือจะเลือกการถอดรหัสที่เหมาะสมให้เองอัตโนมัติ

การเชื่อมต่อกับมือถือเพื่อรับส่งข้อความสามารถเลือกใช้ได้ทั้ง 2 โหมดแต่จะเห็นได้ว่าการเลือกใช้เท็กซ์โหมดจะมีข้อจำกัดทั้งจากการที่มือถือบางรุ่นอาจไม่สนับสนุนและยังถูกจำกัดด้วยวิธีการเข้าและถอดรหัส ซึ่งมีเพียงไม่กี่แบบตามที่กล่าวมาข้างต้น ซึ่งในบางกรณีอาจไม่สะดวกนัก แต่ถ้าเลือกพีดียูโหมดจะสามารถเลือกหรือสร้างการเข้ารหัสและถอดรหัสได้ทุกรูปแบบตามความต้องการโดยไม่มีข้อจำกัด

2.12 การรับข้อความ SMS ในพีดียู โหมด

ถ้าหากเราเชื่อมต่อกับมือถือแล้วทำการสั่งอ่านข้อความ SMS ที่อยู่ใน Inbox โดยใช้คำสั่ง AT+CMGR ข้อมูลที่ได้รับจะอยู่ในรูปของสตริงที่ประกอบไปด้วยข้อมูลของผู้ส่ง,ข้อมูล SMS Service Center(SMSC),Time Stamp และอื่นๆ ที่จำเป็นและตามด้วยส่วนของข้อความซึ่งจะอยู่ท้ายสุดของสตริง

ตัวอย่างสตริงต่อไปนี้รับได้จาก Ericsson รุ่น T39m ซึ่งข้อความที่ส่งมาคือ "hellohello" จากมือถืออีกเครื่องหนึ่งข้อมูลสตริงนี้จะอยู่ในรูปของตัวเลขฐาน 16 และฐาน 10 (ในบางส่วน) โดยจะเรียกแต่ละคู่ว่า Octet ซึ่งมีรายละเอียดดังตารางที่ 2.5

0691668111808804 0A91662950268000004030212194348 20AE8329BFD4697D9EC37

ตารางที่ 2.5 ส่วนประกอบของสตริงการรับข้อความ SMS

กลุ่มตัวเลข 8 บิต (Octet)	รายละเอียด
06	ความยาวของ SMSC Information 6 Octets(byte)
91	รูปแบบของเลขหมาย SMSC 91 หมายถึง เลขหมายแบบสากล (information format)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

66 81 11 80 88	เลขหมาย SMSC (แบบ decimal semi-octet) ซึ่งจะเป็นเลขฐาน 10 สลับ nibble ในกรณีนี้เลขหมายจริงของ Service Center คือ "+66181108888"
04	First octet of this SMS-DELIVER message
0A	ความยาวหมายของเลขหมายผู้ส่ง (0A hex=10 ตัว)
91	รูปแบบของหมายเลขผู้ส่ง 91 หมายถึงเลขหมายแบบสากล (international format)
66 29 50 26 80	เลขหมายผู้ส่ง (แบบ decimal semi-octet) เป็นเลขฐาน 10 สลับ nibble หมายเลขผู้ส่งที่แท้จริงคือ "+6692056208"
00	TP-PID. (Protocol identifier) ในกรณีนี้คือ 00
00	TP-DCS (Data coding scheme) 00 คือเข้ารหัสข้อความแบบ 7 bit Default Alphabet
40 30 21 21 94 34 82	TP-SCTS ข้อมูล Time stemp (แบบ decimal semi-octets) สลับ nibble
0A	TP-UDL. User data length จำนวนตัวอักษรของข้อความที่ส่งในที่นี้คือ 10 ตัว
E8329BFD4697D9EC37	TP-UD. ข้อความ "hellohelk" ที่เข้ารหัสแล้วจากตัวอักษรแบบ 7 bits เป็นข้อมูล byte ขนาด 8 bit

ข้อมูลทั้งหมดในตารางเป็นเลขฐาน 16 ขนาด 8 บิตยกเว้นหมายเลข Service Center, หมายเลขผู้ส่ง,Time Stamp จะเป็นเลขฐาน 10 ขนาด 8 บิต สลับหลักเป็นคู่ๆ (สลับ nibble) ในส่วนของข้อมูลที่เป็นข้อความนั้นเป็นเลขฐาน 16 ขนาด 8 บิตเช่นกันโดยข้อมูลนี้จะใช้แสดงข้อความที่ประกอบไปด้วยตัวอักษรขนาด 7 บิตซึ่งผ่านการแปลง(เข้ารหัส) ข้อมูลจากตัวอักษรขนาด 7 บิตให้เป็นเลขฐาน 16 ขนาด 8 บิตมาแล้ว ส่วนการแปลงจะกล่าวภายหลัง

ในส่วนของข้อมูลที่เป็นเลขฐาน 10 เช่นเลขหมายผู้ส่งตัวเลขในแต่ละคู่(1 byte)จะถูกสลับกันเช่น เลขหมายจริง "+66 092056208" จะถูกสลับในแต่ละคู่เป็น "66 29 50 26 80" (66 คือรหัสประเทศส่วนเลขหมวดของหมายเลขมือถือจะถูกตัดเลข 0 ออกเช่น 09 จะเหลือแค่ 9 เป็นต้น แล้วจึงนำตัวเลขทั้งหมดมาต่อกันแล้วสลับคู่)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.13 การส่งข้อความ SMS ในพีดียูโหมด

ต่อไปนี้เป็นตัวอย่างการส่งข้อความ SMS "hellohello" โดยใช้มือถือ Siemens C35 โดยใช้โหมดพีดียูไปให้ผู้รับหมายเลข "+66 092056208"

AT+CMGF=0 //เลือกโหมดพีดียู

AT+CSMS=0 //เช็คว่ามือถือสนับสนุนการส่ง SMS หรือไม่

AT+CMGS=22 //ต้องการส่งทั้งหมด 22 byte (ไม่รวมตัวเลข 00 ที่อยู่ข้างหน้าสุด)

>0011000A9166295026800000AA0AE8329BFD4697D9EC37 //ส่วนประกอบของข้อมูลที่ส่งอธิบายในตารางที่ 2.6

ตารางที่ 2.6 ส่วนประกอบของข้อมูลที่ส่ง

กลุ่มตัวเลข 8 บิต(Octet)	รายละเอียด
00	ความยาวของ SMSC information "00" หมายถึงให้ใช้ SMSC information ที่เก็บอยู่ภายในเครื่อง(ปกติเครื่องที่ส่ง SMS ได้มีข้อมูล SMSC ภายในเครื่องอยู่แล้ว)
11	First octet of the SMS-SUMIT message.
00	TP-Message-Reference. "00" คือให้เครื่องตั้งหมายเลขอ้างอิงข้อความขึ้นเอง
0A	Address-Length ความยาวของเลขหมายผู้รับ(10ตัว)
91	Type-of-Address. (91 indicates international format of the phone number).
66 29 50 26 80	หมายเลขโทรศัพท์ของผู้รับ (แบบsemi octet)หมายเลขที่แท้จริงคือ "+66 092056208"
00	TP-PID. (Protocol identifier) เป็น 00
00	TP-DCS. (Data coding scheme) เป็น 00
AA	TP-Validity-Period "AA" หมายถึงช่วงเวลาหมดอายุของข้อความ 4 วันถ้าภายในช่วงเวลานี้ ยังส่งไม่ถึงปลายทางข้อมูลจะถูกยกเลิกอัตโนมัติ
0A	TP-User-Data-Length. จำนวนตัวอักษรของข้อความที่ส่ง (10 ตัว)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

E8329BFD4697D9EC37	TP-User-Data เป็นข้อมูลในส่วนของข้อความตัวอักษรแบบ 8 บิต "hellohello" ที่ผ่านการแปลง(เข้ารหัส) เป็นข้อมูลแบบ 8 บิตแล้วโดยมีวิธีการตามหัวข้อการแปลงตัวอักษรชนิด 8 บิต เป็นข้อมูล 8 บิต ตัวอักษรชนิด 7 บิต ดูได้จากภาคผนวก

2.14 การแปลงตัวอักษรชนิด 7 บิตเป็น ข้อมูล 8 บิต(Octet)

จากตารางที่ 2.6 ในส่วนของ TP-User-Data จะเป็นส่วนที่เราสามารถใส่รหัสของข้อความที่ต้องการส่ง แต่เนื่องจากเราไม่สามารถนำรหัสของตัวอักษรแบบ 7 บิตใส่ไปได้โดยตรงจำเป็นต้องผ่านการแปลงให้เป็นรหัสข้อมูลแบบ 8 บิตก่อนโดยตัวอย่างต่อไปนี้จะเป็นการแปลงข้อความ "hellohello" ยาว 10 ตัวอักษรซึ่งแต่ละตัวเป็นอักษรชนิด 7 บิต ให้เป็นข้อมูล 8 บิตสำหรับใช้ในการส่ง SMS

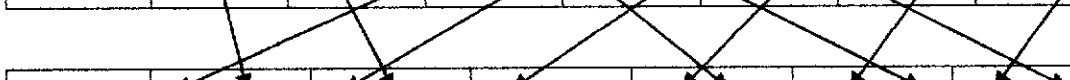
การแปลงเริ่มจากนำรหัส 7 บิตของตัวอักษรตัวแรก (h) มาเติมข้างหน้าด้วย 1 บิตท้ายสุดของรหัส 7 บิตของตัวอักษรตัวที่ 2 (e) จะได้ผลลัพธ์ 8 บิต (1 byte) เป็น "E8"

ขั้นตอนต่อมาให้เอา 6 บิตที่เหลือของตัวอักษรตัวที่ 2 มาเติมข้างหน้าด้วย 2 บิตท้ายของรหัส 7 บิตของอักษรตัวที่ 3 (l) จะได้ผลลัพธ์ 8 บิตเป็น "32" และทำเช่นนี้เรื่อยไปโดยจำนวนบิตที่นำมากระทำจะเพิ่มขึ้นเป็น 3 บิต เป็น 4 บิตจนกระทั่งถึง 7 บิตแล้วเริ่มกระบวนการใหม่จนกระทั่งหมดชุดตัวอักษรดังตัวอย่างการแปลงตัวอักษร

หลังจากการแปลงข้อความ "hellohello" จะได้ข้อมูลเป็นเลขฐาน 16 จำนวน 9 ไบต์ เป็น E8 32 9B FD 46 97 D9 EC 37

ตารางที่ 2.7 ตัวอย่างการแปลงตัวอักษร

Char	h	e	l	l	O	h	e
7 bits(D)	104	101	108	108	111	104	101
7 bits(B)	1101000	1100101	1101100	1101100	1101111	1101000	1100101



8 bits(B)	1 1101000	00 110010	100 11011	1111 1101	01000 110	100101 11
8 bits(H)	E8	32	9B	FD	46	97

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Char	e	l	l	o
7 bits(D)	101	108	108	111
7 bits(B)	1100101	1101100	1101100	1101111

8 bits(B)	1101100 1		1 1101100	110111
8 bits(H)	D9		EC	37

2.15 การเขียนโปรแกรมติดต่อ และควบคุม Serial Port ด้วย Visual Basic

ในการเขียนโปรแกรมสำหรับควบคุม Serial Port นั้น คอนโทรลที่สำคัญในการทำให้ Visual Basic สามารถสื่อสารผ่านพอร์ทอนุกรมได้นั้นก็คือ คอนโทรล MSComm ซึ่งไม่ใช่คอนโทรลมาตรฐาน ดังนั้นถ้าเราต้องการใช้งาน MSComm เราต้องทำการเพิ่มคอนโทรลนี้เข้าไปใน Tool Box เอง จึงจะสามารถใช้งานคอนโทรลนี้ได้

2.15.1 พร็อพเพอร์ตี้ที่สำคัญในการใช้งาน MSComm

■ CommPort ใช้กำหนดหมายเลขพอร์ตอนุกรมที่เราต้องการจะติดต่อ โดยมีรูปแบบการใช้งานดังนี้

Object.CommPort [= value]

ยกตัวอย่างเช่น เรากำหนดให้การเขียนโปรแกรมติดต่อกับพอร์ต Com 1 จะเขียนเป็น

MSComm1.CommPort = 1

■ Settings ใช้ในการกำหนดอัตราบอดเรต (Baud Rate) หรือความเร็วในการส่งข้อมูล มีหน่วยเป็นบิตต่อวินาที , พาริตี้, จำนวนของบิตข้อมูล, จำนวนบิตปิดท้าย โดยมีรูปแบบการใช้งานดังนี้

Object.Settings [= Value]

ยกตัวอย่างเช่น เรากำหนดให้การเขียนโปรแกรมใช้งานที่ Baud Rate = 9,600 บิตต่อวินาที ไม่มีพาริตี้ จำนวนข้อมูลเท่ากับ 8 บิต และมีบิตปิดท้าย 1 บิต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MSComm1.Settings = “9600, N, 8, 1”

■ Port Open ใช้สำหรับเปิดและปิดการใช้งานพอร์ตอนุกรม โดยมีรูปแบบการใช้งานดังนี้

Object.PortOpen [= Value]

ยกตัวอย่างเช่น เราจะเปิดใช้งานพอร์ตอนุกรม ให้กำหนด ค่า Value เป็น True เขียนคำสั่งได้ดังนี้

MSComm1.PortOpen = True

แต่ถ้าเราต้องการปิดพอร์ตอนุกรม ให้กำหนดค่า Value เป็น False เขียนคำสั่งได้ดังนี้

MSComm1.PortOpen = False

■ InBuffersize เป็นการกำหนดขนาดของ Buffer ในการรับข้อมูลเข้ามา โดยมีรูปแบบการกำหนดค่าดังนี้

Object.InBuffersize [= Value]

■ Inputlen เป็นการกำหนดค่าของข้อมูลที่อ่านจาก Buffer กลับ โดยมีรูปแบบการกำหนดค่าดังนี้

Object.Inputlen [= Value]

■ OutBuffersize เป็นการกำหนดขนาดของ Buffer ในการส่งข้อมูลออกไป โดยมีรูปแบบการกำหนดค่าดังนี้

Object.OutBuffersize [= Value]

■ InputMode เป็นการกำหนดค่าชนิดข้อมูลที่รับเข้ามา โดยมีรูปแบบการกำหนดค่าดังนี้

Object.InputMode [= Value]

โดยที่เราสามารถเลือกชนิดของข้อมูลที่รับเข้ามาได้ 2 ประเภทคือ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- comInputMode Text ข้อมูลที่รับเข้ามาเป็นข้อความปกติ เราสามารถตั้งค่าให้อยู่ในโหมดนี้ได้โดยการกำหนด value ให้เป็น "0"

- comInputMode Binary ข้อมูลที่รับเข้ามาเป็นข้อมูลไบนารี่ เราสามารถตั้งค่าให้อยู่ในโหมดนี้ได้โดยการกำหนด value ให้เป็น "1"

■ Input ใช้ในการอ่านข้อมูลจากพอร์ตอนุกรม โดยมีรูปแบบการกำหนดค่าดังนี้

Object.Input

ตัวอย่างเช่น เราอ่านค่าจากบัฟเฟอร์ของพอร์ตอนุกรม แล้วนำมาเก็บไว้ในตัวแปรที่ชื่อว่า Data เราสามารถกำหนดได้ดังนี้

Data = MScomm1.Input

■ Output ใช้ในการส่งข้อมูลออกไปจากพอร์ตอนุกรม โดยมีรูแบบการกำหนดค่าดังนี้

Object.Output [= Value]

■ EOFEnable เป็นการบอกว่าสิ้นสุดของไฟล์ End of File [EOF] โดยมีรูปแบบการกำหนดค่าดังนี้

Object.EOFEnable [= Value]

2.16 หลักการของระบบฐานข้อมูล

ฐานข้อมูล หมายถึง กลุ่มของข้อมูลและความสัมพันธ์ (A collection of data and relationships) ความสัมพันธ์ของฐานข้อมูล สามารถแสดงในรูปของ โมเดลของข้อมูล โมเดลที่ได้รับความนิยมคือ รีเลชั่นนอลโมเดล (Relational model) เป็นโมเดลที่ใช้ในการอธิบายความสัมพันธ์ของข้อมูลที่ถูกเก็บด้วยระบบจัดการฐานข้อมูลแบบรีเลชั่นนอล (Relational Database Management System : RDBMS) ซึ่งการนำไปใช้งาน สามารถนำไปใช้งานเครื่องระดับตั้งแต่เมนเฟรมลงไปถึงเครื่องระดับไมโครคอมพิวเตอร์

การออกแบบฐานข้อมูล มีความสำคัญต่อการจัดการระบบฐานข้อมูล ทั้งนี้เนื่องจากข้อมูลที่อยู่ภายในฐานข้อมูลจะต้องศึกษาความสัมพันธ์ของข้อมูล โครงสร้างข้อมูล การเข้าถึงข้อมูลและกระบวนการที่โปรแกรมประยุกต์จะเรียกใช้ฐานข้อมูลดังนั้นเราสามารถแบ่งการสร้างฐานข้อมูลได้ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

■ รูปแบบของข้อมูลแบบลำดับขั้น หรือ โครงสร้างแบบลำดับขั้น วิธีการสร้างข้อมูลแบบลำดับขั้นถูกพัฒนาโดย บริษัท ไอ บี เอ็ม ได้รับความนิยมอย่างมากในการพัฒนาข้อมูลบนคอมพิวเตอร์ขนาดใหญ่ และขนาดกลางโดยโครงสร้างข้อมูลจะสร้างรูปแบบเหมือนต้นไม้ โดยมีความสัมพันธ์แบบ หนึ่ง ต่อ หลาย (one–to-many) วิธีการจัดแบบลำดับขั้นเป็นการจัดกลุ่มข้อมูลที่มีความสัมพันธ์กัน และกำหนดให้เป็นเซกเมนต์ (segment) โดยมีการแยกประเภทของเซกเมนต์ว่าเป็นเซกเมนต์ราก หรือเป็นเซกเมนต์ตัวที่เป็นตัวพึ่ง

■ รูปแบบข้อมูลแบบเครือข่าย ฐานข้อมูลแบบเครือข่ายมีความคลายคลึงกับฐานข้อมูลแบบลำดับขั้น ต่างกันที่โครงสร้างแบบเครือข่าย อาจจะมีการต่อแบบ หนึ่งต่อหนึ่ง (one-to-one) หรือหนึ่งต่อหลาย (one-to-many)

ข้อดีข้อเสียของโครงสร้างแบบเครือข่ายคือ เรคคอร์ด(Record) แต่ละประเภทสามารถใช้เป็นเรคคอร์ดนำได้ โดยกล่าวถึงก่อน ส่วนการซ้ำซ้อนของข้อมูลจะมีน้อยมาก เนื่องจากเรคคอร์ดสมาชิกสามารถใช้ร่วมกันได้

■ รูปแบบความสัมพันธ์ข้อมูล เป็นลักษณะการออกแบบฐานข้อมูล โดยจัดข้อมูลให้อยู่ในรูปแบบของตาราง

ซึ่งในโครงงานนี้จะใช้แบบจำลองในการออกแบบฐานข้อมูล โดยแบบจำลองข้อมูลที่ใช้คือ แบบจำลอง อี-อาร์ (Entity Relationship (E-R) model) แบบจำลองอี-อาร์เป็นเครื่องมือที่ช่วยในการออกแบบเพื่ออธิบายข้อมูลต่างๆ ในรูปแบบของเอนทิตี้และความสัมพันธ์ระหว่างเอนทิตี้เหล่านั้น

2.16.1 ส่วนประกอบของแบบจำลองอี-อาร์

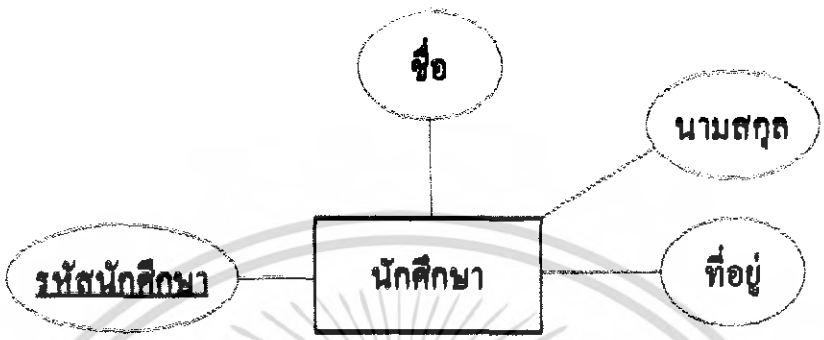
แบบจำลองอี-อาร์มีองค์ประกอบหลักอยู่ด้วยกัน 3 ประการคือ เอนทิตี้, แอตทริบิวต์ และ **รีเลชันชิพ ซึ่งมีรายละเอียดดังนี้**

- เอนทิตี้ หมายถึงสิ่งของหรือวัตถุที่สามารถบอกความแตกต่างจากเอนทิตี้อื่นๆได้ เอนทิตี้ในแบบจำลองอี-อาร์ หมายถึง เอนทิตี้เซต (entity set) ซึ่งไม่ใช่เอนทิตี้เพียงอันเดียว แต่เป็นชุดของเอนทิตี้ชนิดเดียวกัน ในการแสดงแผนผังหรือรูปภาพ เอนทิตี้ถูกแสดงด้วยรูปสี่เหลี่ยมผืนผ้าที่มีชื่อของเอนทิตี้กำกับอยู่ภายใน ดังรูปที่ 2.11

รูปที่ 2.10 ตัวอย่างของเอนทิตี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- แอตทริบิวต์ หมายถึง คุณลักษณะเฉพาะของแต่ละเอนทิตี้ ถูกแสดงโดยใช้วงรี และเชื่อมต่อกับเอนทิตี้โดยเส้นตรง ภายในวงรีแต่ละอันจะมีชื่อของแอตทริบิวต์กำกับอยู่ภายใน



รูปที่ 2.11 แอตทริบิวต์ของนักศึกษา

- รีเลชันชิพ หมายถึง ความสัมพันธ์ระหว่างเอนทิตี รีเลชันชิพแต่ละอันจะถูกระบุด้วยชื่อที่ใช้อธิบายความสัมพันธ์นั้นๆ การตั้งชื่อรีเลชันชิพโดยทั่วไปจะใช้คำกิริยาที่แสดงการกระทำ เช่น มีม, สอน, ขับ เป็นต้น

รีเลชันชิพถูกแสดงในแบบจำลองข้อมูลโดยใช้สัญลักษณ์สี่เหลี่ยมขนมเปียกปูน (diamond-shaped) และมีชื่อของความสัมพันธ์กำกับอยู่ภายใน ดังแสดงในรูปที่ 2.13 ซึ่งเป็นการแสดงความสัมพันธ์ระหว่างเอนทิตี อาจารย์ กับ ชั้นเรียน

รูปที่ 2.12 ความสัมพันธ์ระหว่างเอนทิตี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3
การออกแบบ

การออกแบบเครื่องวัดความหนาแน่นไฮเทคนั้น ในโครงงานนี้ได้แบ่งการออกแบบออกเป็น 2 ส่วนด้วยกันคือส่วนของด้านฮาร์ดแวร์และส่วนทางด้านซอฟต์แวร์ ซึ่งส่วนทางด้านฮาร์ดแวร์นั้น จะใช้ไมโครคอนโทรลเลอร์ตระกูล MCS เบอร์ P89C51RD2 เป็นตัวควบคุมการทำงานของวงจร นอกจากนี้ยังมีการออกแบบโครงสร้างเพิ่มเติมในส่วนของเครื่องชั่งดิจิตอลด้วย ส่วนทางด้านซอฟต์แวร์ได้ใช้โปรแกรม Visual Basic 6.0 เพื่อใช้ในการออกแบบในการนำข้อมูลมาแสดงผลบนคอมพิวเตอร์

3.1 การออกแบบด้านฮาร์ดแวร์

การออกแบบส่วนการคำนวณผลในโครงงานนี้ใช้ไมโครคอนโทรลเลอร์ตระกูล Philip เบอร์ P89C51RD2 ซึ่งมีหน่วยความจำโปรแกรมถึง 64 kb จึงทำให้สามารถใช้งานในการคำนวณได้ จากรูปที่ 3.1 จากวงจรจะเห็นว่า เริ่มต้นจะทำการรับข้อมูลจาก Serial Port (DB9) จากนั้นข้อมูลก็จะผ่าน IC MAX 232 เพื่อรักษาระดับแรงดันทีทีแอลแล้วผ่านเข้าไปยังขา 10 และ11 เพื่อทำการรับและส่งข้อมูลผ่านไมโครคอนโทรลเลอร์จากนั้นไมโครคอนโทรลเลอร์ก็จะทำการคำนวณค่าที่ได้รับมาแล้วนำค่าที่ได้แสดงผลผ่านจอแอลซีดี โดยข้อมูลจะถูกส่งผ่านไปยังพอร์ต 0 ของไมโครคอนโทรลเลอร์ต่อไปเป็นการทำงานของแต่ละขาของไมโครคอนโทรลเลอร์และจอแอลซีดี

ขาที่ 40 เป็นอินพุตไฟเลี้ยงวงจร 5 v

ขาที่ 39-32 เป็นเอาต์พุตเพื่อทำการแสดงข้อมูลซึ่งข้อมูลจะอยู่ในรูปแบบแอสกี้โค้ด

ขาที่ 31 เป็นอินพุตเพื่อติดต่อกับหน่วยความจำภายใน

ขาที่ 20 เป็นขากราวด์

ขาที่ 19-18 เป็นขาอินพุตเพื่อสร้างสัญญาณนาฬิกาให้กับไมโครคอนโทรลเลอร์

ขาที่ 17 เป็นเอาต์พุตใช้แยกชนิดข้อมูลของข้อมูลที่ประมวลผลว่าเป็นคำสั่งหรือเป็นข้อมูล

ขาที่ 16 เป็นเอาต์พุตเพื่อสร้างสัญญาณพัลส์เอ็นเอเบิลโมดูล แอลซีดีให้ทำงาน

การออกแบบส่วนการคำนวณผลที่ใช้ไมโครคอนโทรลเลอร์ แบ่งเป็น 2 ขั้นตอน ดังนี้

1. ส่วนการทำงานของไมโครคอนโทรลเลอร์ใช้ในการควบคุมการรับส่งข้อมูลกับเครื่องชั่งและการคำนวณต่างๆ

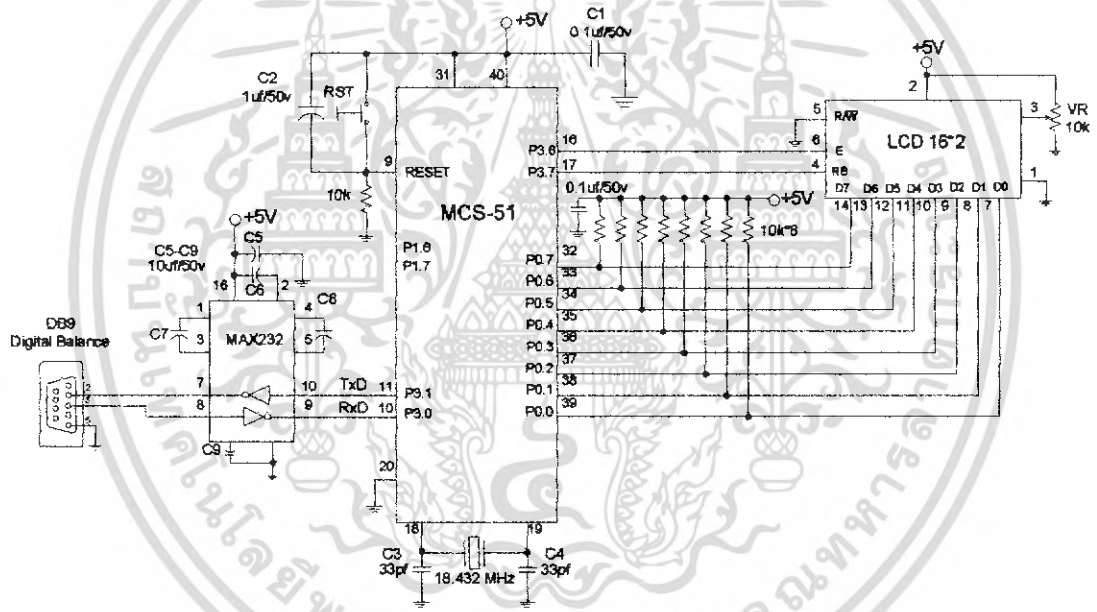
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. ส่วนแสดงผลใช้จอแอลซีดี แสดงผลค่าต่างๆ เช่น มวลที่อยู่ในอากาศ, มวลที่อยู่ในน้ำ, ความหนาแน่น

3. ส่วนในการติดต่อกับโทรศัพท์มือถือเพื่อส่ง SMS

3.1.1 การออกแบบวงจรการรับส่งข้อมูลกับเครื่องชั่งและแสดงผลข้อมูลผ่านจอแอลซีดี

การออกแบบส่วนไมโครคอนโทรลเลอร์เพื่อรับส่งข้อมูล จากรูปที่ 3.1 จากวงจรจะเห็นว่าเริ่มต้นจะทำการรับข้อมูลจาก เครื่องชั่ง จากนั้นข้อมูลก็จะผ่าน IC MAX 232 เพื่อรักษาระดับแรงดันทีทีแอลแล้วผ่านเข้าไปยังขา 10 และ11 เพื่อทำการรับและส่งข้อมูลผ่านไมโครคอนโทรลเลอร์ จากนั้นไมโครคอนโทรลเลอร์ก็จะทำการคำนวณค่าที่ได้รับมาแล้วนำค่าที่ได้แสดงผลผ่านจอแอลซีดีโดยข้อมูลจะถูกส่งผ่านไปยังพอร์ต P0 ของไมโครคอนโทรลเลอร์ต่อไป



รูปที่ 3.1 วงจรรับส่งข้อมูลและแสดงผล

ขาที่ 40 เป็นอินพุตไฟเลี้ยงวงจร 5 v

ขาที่ 39-32 เป็นเอาต์พุตเพื่อทำการแสดงข้อมูลซึ่งข้อมูลจะอยู่ในรูปแบบแอสกี้โค้ด

ขาที่ 31 เป็นอินพุตเพื่อติดต่อกับหน่วยความจำภายใน

ขาที่ 20 เป็นขากราวด์

ขาที่ 19-18 เป็นขาอินพุตเพื่อสร้างสัญญาณนาฬิกาให้กับไมโครคอนโทรลเลอร์

ขาที่ 17 เป็นเอาต์พุตใช้แยกชนิดข้อมูลของข้อมูลที่ประมวลผลว่าเป็นคำสั่งหรือเป็นข้อมูล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

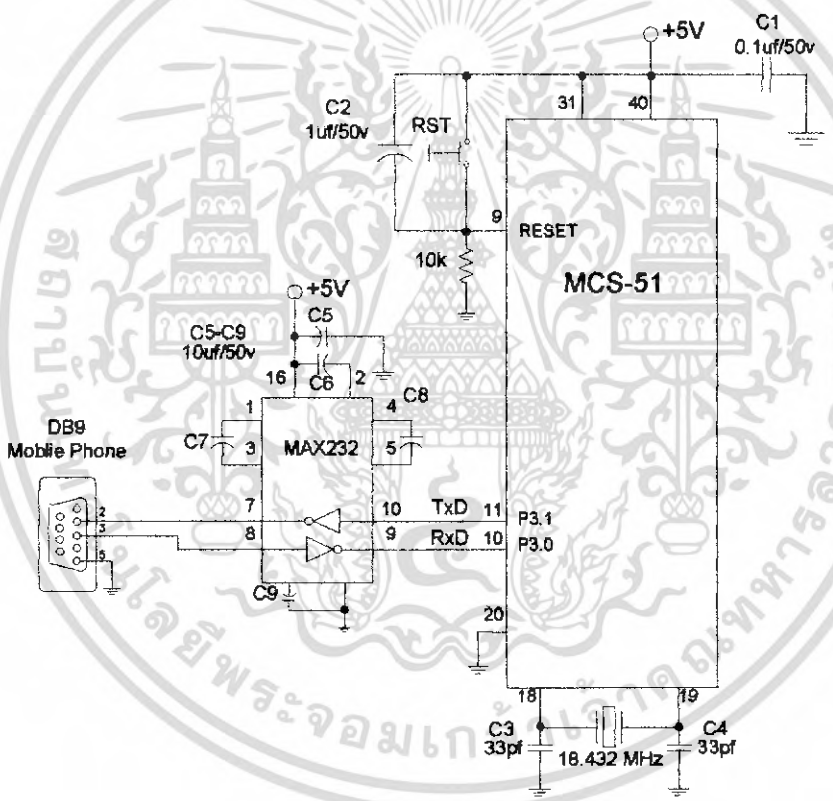
ขาที่ 16 เป็นเอาต์พุตเพื่อสร้างสัญญาณพัลส์เอ็นเอเบิลโมดูล แอลซีดีให้ทำงาน

ขาที่ 11-10 เป็นขาที่ใช้การสื่อสารอนุกรม

ขาที่ 9 เป็นขา RESET

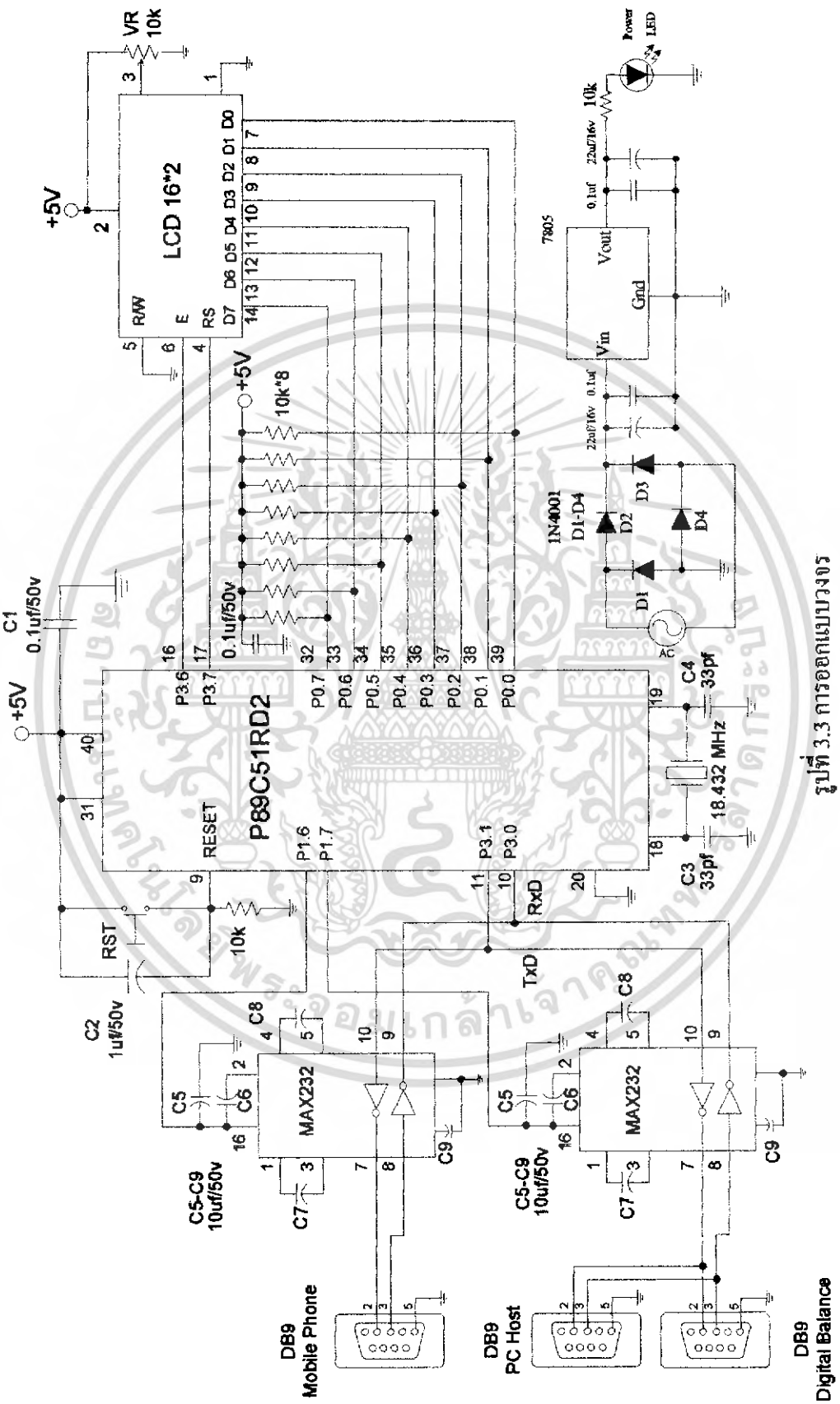
3.1.2 ส่วนไมโครคอนโทรลเลอร์ติดต่อกับโทรศัพท์มือถือเพื่อส่ง SMS

จากรูปที่ 3.2 ในส่วนนี้การทำงานก็คือเป็นการรับข้อมูลที่จากไมโครคอนโทรลเลอร์ที่ผ่านการแปลงตัวอักษรชนิด 7 บิตเป็นข้อมูล 8 บิต เพื่อให้สามารถสื่อสารกับโทรศัพท์มือถือได้ข้อความที่ต้องการ



รูปที่ 3.2 วงจรรับส่งข้อมูลผ่านโทรศัพท์มือถือ Siemens C35

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

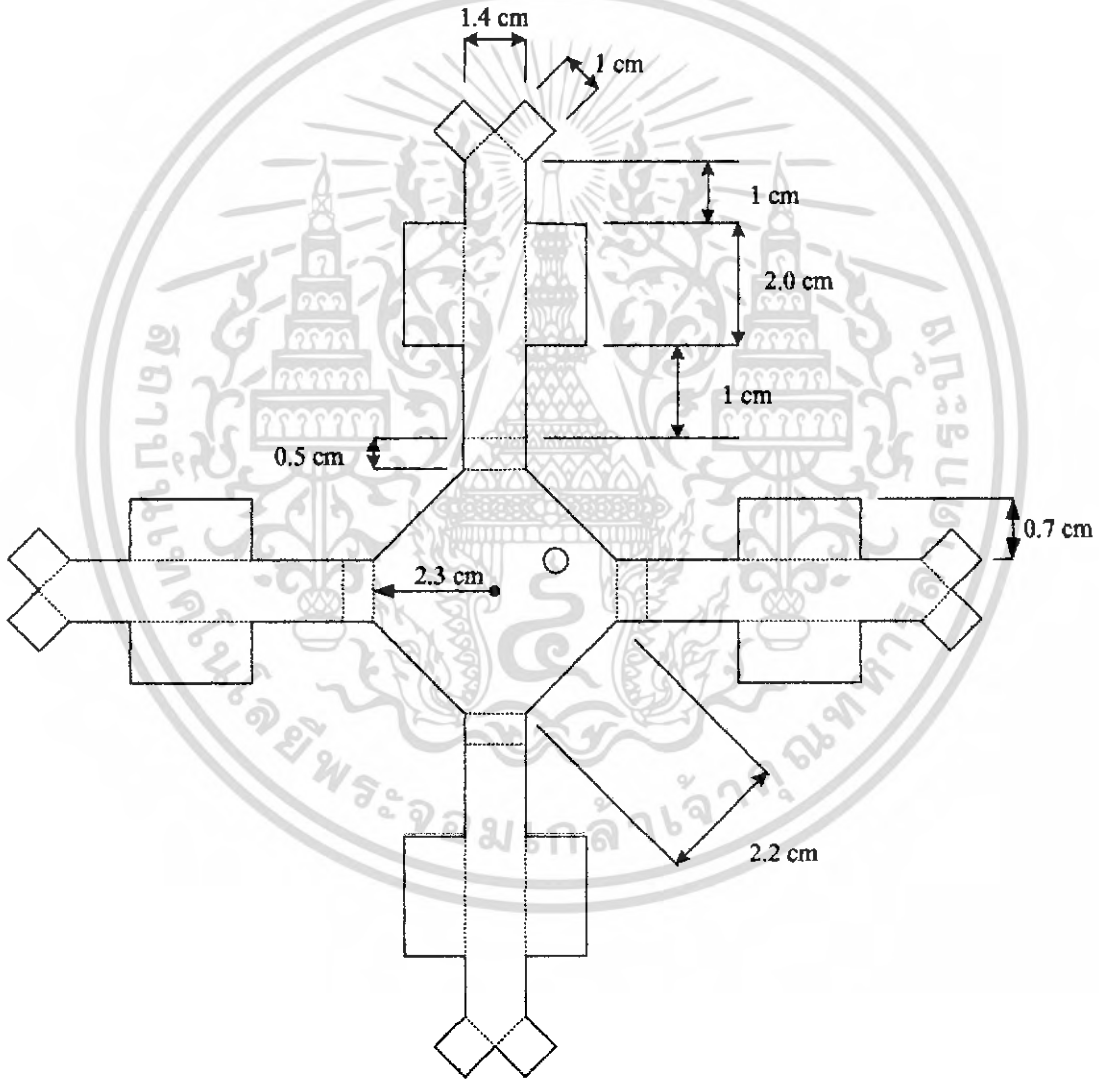


รูปที่ 3.3 การออกแบบวงจร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

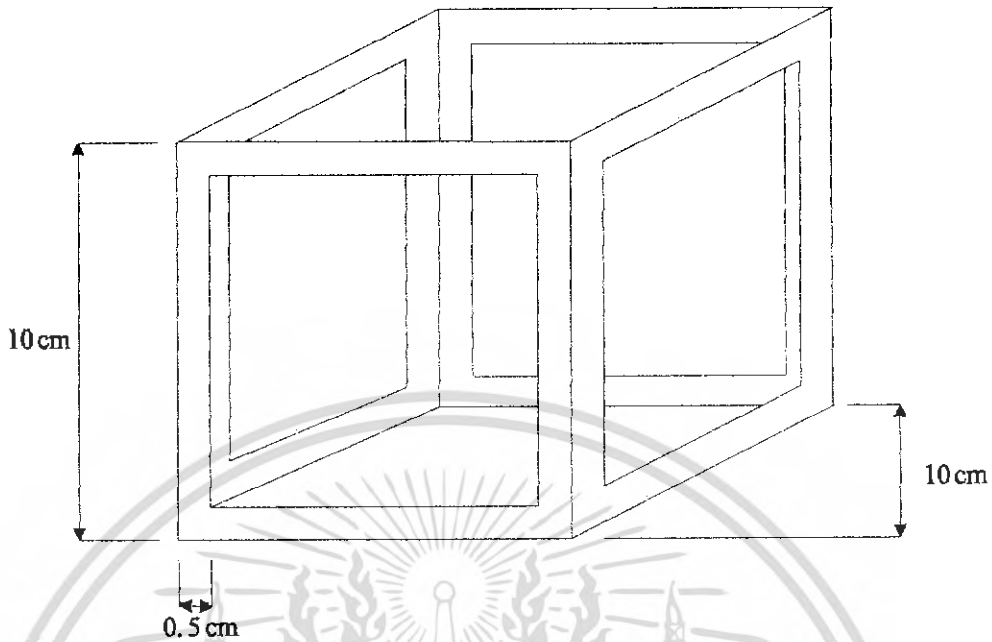
3.1.3 การออกแบบฮาร์ดแวร์ในส่วนของเครื่องชั่ง

เนื่องจากเครื่องชั่งน้ำหนักดิจิตอลนั้น โดยปกติแล้วจะมีโครงสร้างที่แตกต่างจากเครื่องวัดความหนาแน่นที่ได้มีการออกแบบมาเฉพาะ ดังนั้นเราจึงต้องออกแบบโครงสร้างโดยการประยุกต์เพิ่มเติม เพื่อให้เครื่องชั่งสามารถชั่งความหนาแน่นได้ ซึ่งมีขั้นตอนในการออกแบบ ตั้งแต่การคิดค้นรูปแบบโครงสร้าง ตลอดจนการหาวัสดุที่นำมาใช้เพื่อให้เกิดความเหมาะสมและให้ได้ผลที่ดีที่สุด

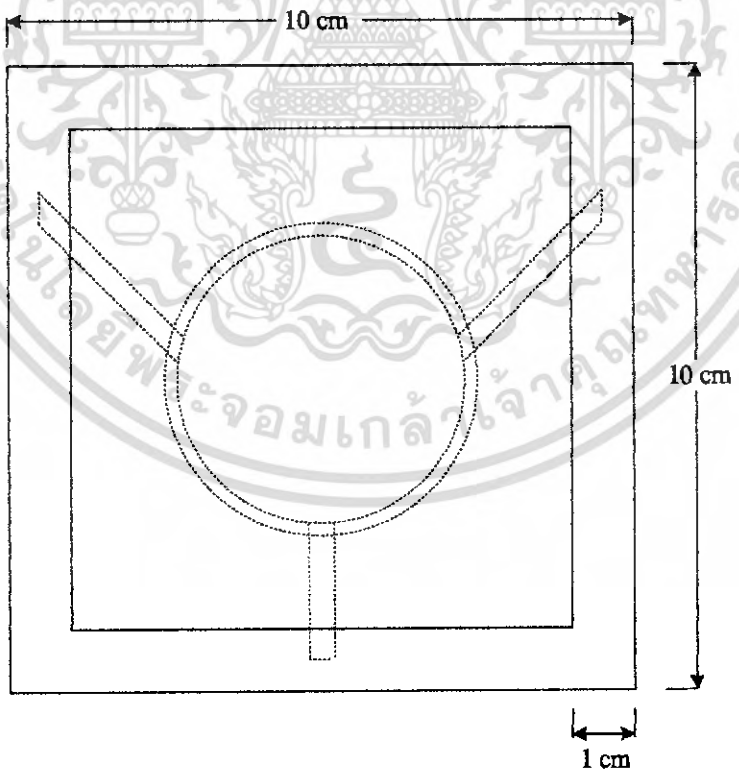


รูปที่ 3.4 การออกแบบโครงสร้างเพิ่มเติมในส่วนฐานเครื่องชั่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

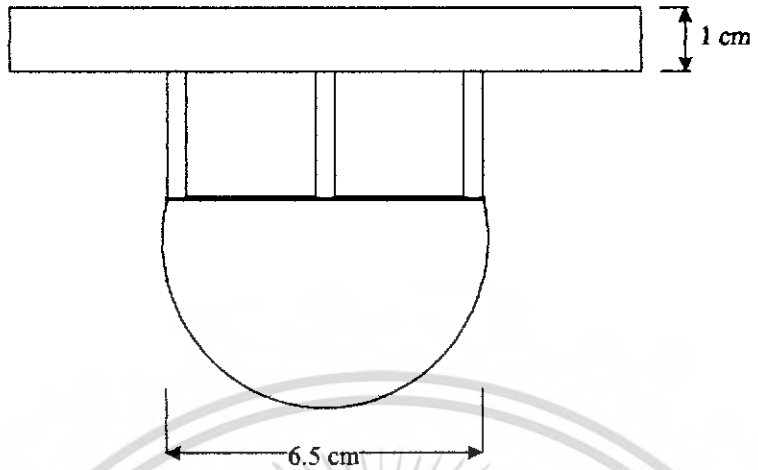


รูปที่ 3.5 การออกแบบโครงสร้างเพิ่มเติมในส่วนของโครงรับน้ำหนัก



รูปที่ 3.6 การออกแบบโครงสร้างเพิ่มเติมในส่วนของฝาบิดด้านบนเครื่องชั่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.7 การออกแบบโครงสร้างเพิ่มเติมในส่วนของสำหรับใส่วัตถุ

3.2 การออกแบบด้านซอฟต์แวร์

การออกแบบซอฟต์แวร์ควบคุมการทำงานและแสดงผลข้อมูล ในโครงงานนี้แบ่งออกเป็น 2 ส่วนคือ ซอฟต์แวร์ที่เป็นภาษาซี ซึ่งใช้ในการควบคุมไมโครคอนโทรลเลอร์เพื่อใช้ในการคำนวณผลลัพธ์และทำการแสดงที่ได้ทางจอแสดงผล แอล ซี ดี และส่งผลลัพธ์ที่เป็นลักษณะข้อความสั้นไปยังโทรศัพท์มือถือ ส่วนที่เป็นภาษาวิชวลเบสิกที่ใช้ในการประมวลผลข้อมูลและแสดงผลข้อมูลออกทางหน้าจอคอมพิวเตอร์ พร้อมทั้งยังจัดเก็บข้อมูลลงสู่ฐานข้อมูลด้วย ซึ่งในแต่ละส่วนนั้นจะมีขั้นตอนในการทำงานของโปรแกรมที่แสดงดัง Flow chart

3.2.1 การออกแบบซอฟต์แวร์ส่วนของการแสดงผลทางคอมพิวเตอร์

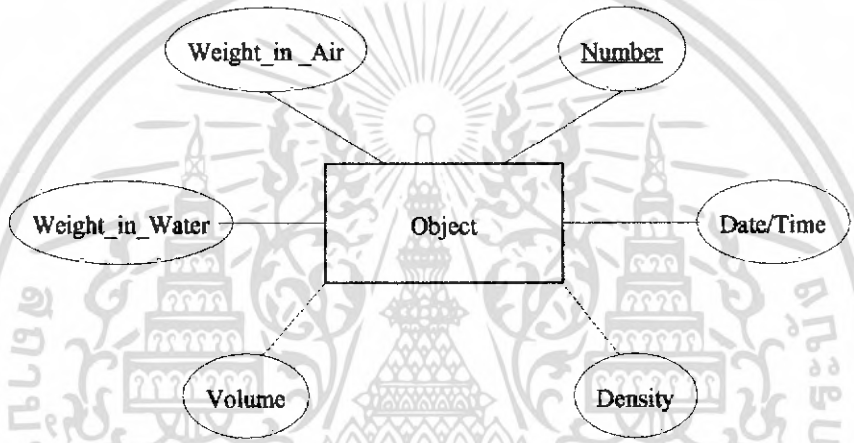
การออกแบบในส่วนของการแสดงผลทางคอมพิวเตอร์นั้น จะใช้โปรแกรม Microsoft Visual Basic 6 ซึ่งในการออกแบบในส่วนนี้ จะเป็นการนำข้อมูลที่ได้จากเครื่องชั่งดิจิตอล มาแสดงบนหน้าจอคอมพิวเตอร์ และจัดเก็บข้อมูลลงฐานข้อมูล(Database) โดยรับข้อมูลที่ส่งผ่านทางพอร์ต RS-232 ของคอมพิวเตอร์ ซึ่งขั้นตอนในการออกแบบนั้น จะเริ่มตั้งแต่การเขียนขั้นตอนการทำงานของโปรแกรม(Flowchart) การออกแบบหน้าจอแสดงผล เป็นต้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2.1.1 การออกแบบการจัดการฐานข้อมูล

สำหรับการติดต่อกับฐานข้อมูลโดยวิชวลเบสิกในโครงงานนี้ จะใช้ ADO Data Control เพื่อติดต่อและจัดการฐานข้อมูล Microsoft Access ซึ่งเป็นคอนโทรลที่ทางวิชวลเบสิกได้จัดเตรียมไว้ให้แล้ว โดยจะเชื่อมโยงผ่านทาง Database Engine ที่เรียกว่า JET Engine ซึ่งทำหน้าที่เป็นตัวเชื่อมโยงให้วิชวลเบสิก สามารถติดต่อกับฐานข้อมูลได้

ด้านล่างเป็นรูปของการออกแบบ E-R Diagram ซึ่งได้มาจาก Attribute ที่จำเป็นต้องเก็บลงฐานข้อมูล



รูปที่ 3.8 E-R Diagram ของระบบ

เมื่อเราได้ E-R Diagram มาแล้วจะนำมาเขียน รีเลชั่นนอลดาต้าเบส (Relational Database) ซึ่งจะประกอบไปด้วย แอตทริบิวต์ ต่างๆ ดังนี้

Object (Number, Date/Time, Mass_in_Air, Mass_in_Water

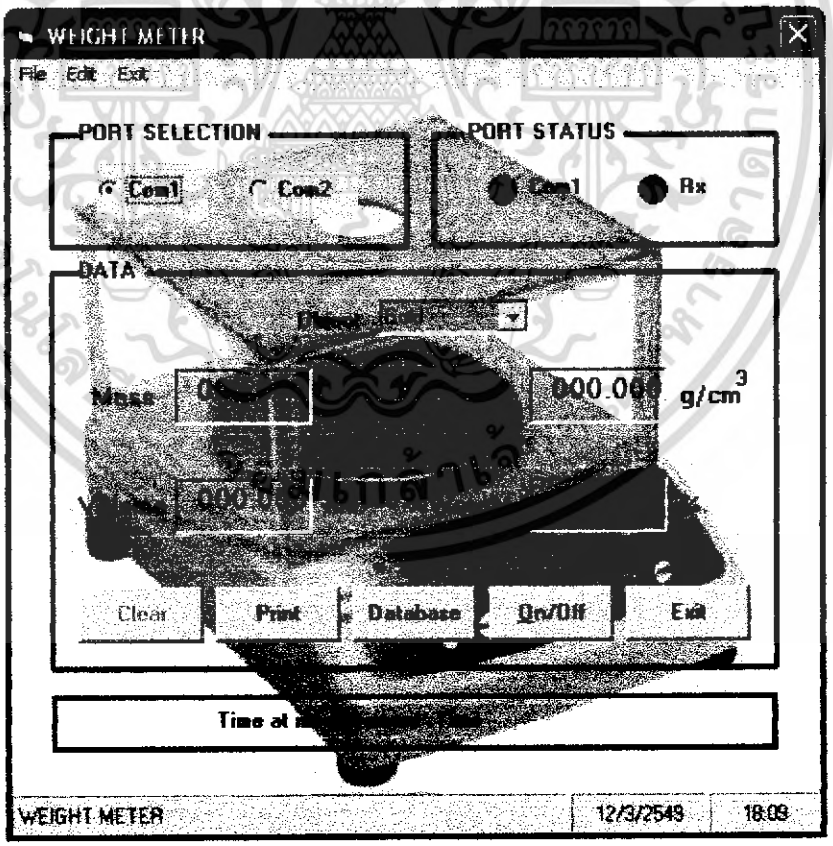
จากนั้นเป็นการนำเอา รีเรชั่นนอลดาต้าเบส มาทำการสร้างเป็น Datadictionary เพื่อกำหนดชนิดของข้อมูลให้กับตารางได้ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 2.8 การกำหนดชนิดของข้อมูล

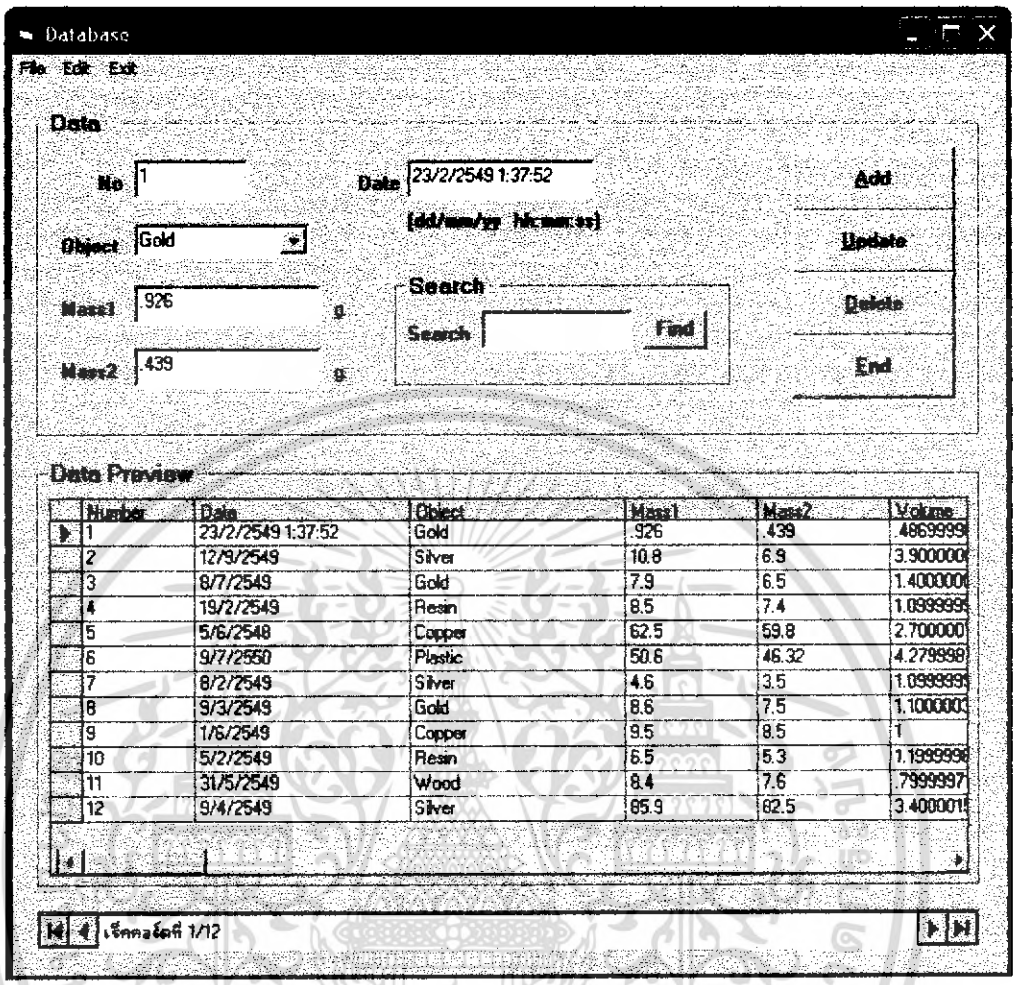
MEASUREMENT_DATA					
SEQ	**ATTRIBUTE**	**TYPE**	**LENGTH**	**DESCRITION**	**KEY**
1	NUMBER	N	100000	เลขลำดับการชั่งน้ำหนัก	PK
2	DATE/TIME	D	16	วันที่และเวลาที่ชั่งน้ำหนัก	
3	WEIGHT_IN_AIR	N	7	น้ำหนักวัตถุบนอากาศ	
4	WEIGHT_IN_WATER	N	7	น้ำหนักวัตถุในน้ำ	

รูปด้านล่างเป็นการออกแบบหน้าจอหลักสำหรับการแสดงผลข้อมูล จะใช้รูปแบบกราฟิก (Graphic User Interfaces) ซึ่งจะประกอบไปด้วย ปุ่มสำหรับควบคุมการใช้งานต่างๆ เช่น ปุ่ม เปิด-ปิดพอร์ต(On/Off) หรือ ปุ่ม พิมพ์(Print) และปุ่มสำหรับเลือกหมายเลขพอร์ต เป็นต้น



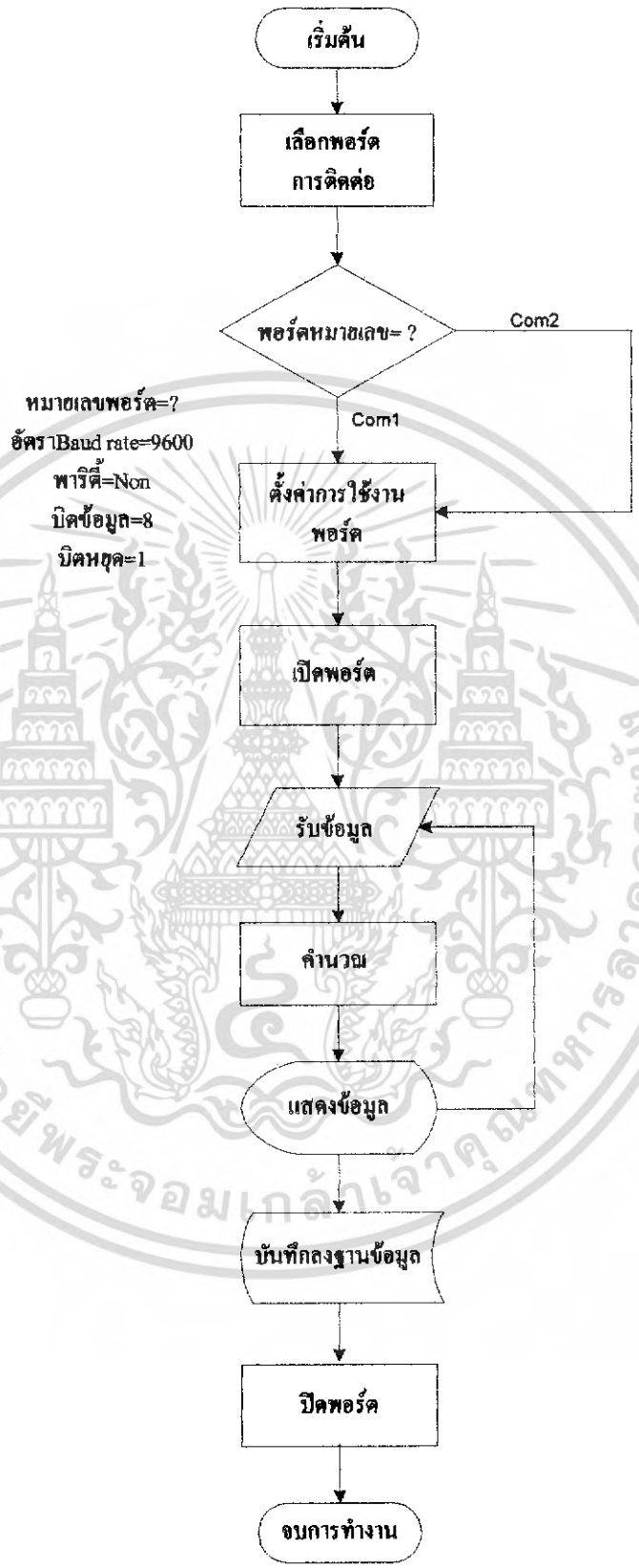
รูปที่ 3.9 การออกแบบหน้าจอแสดงผลข้อมูล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.10 การออกแบบหน้าจอแสดงผลข้อมูลในส่วนของฐานข้อมูล

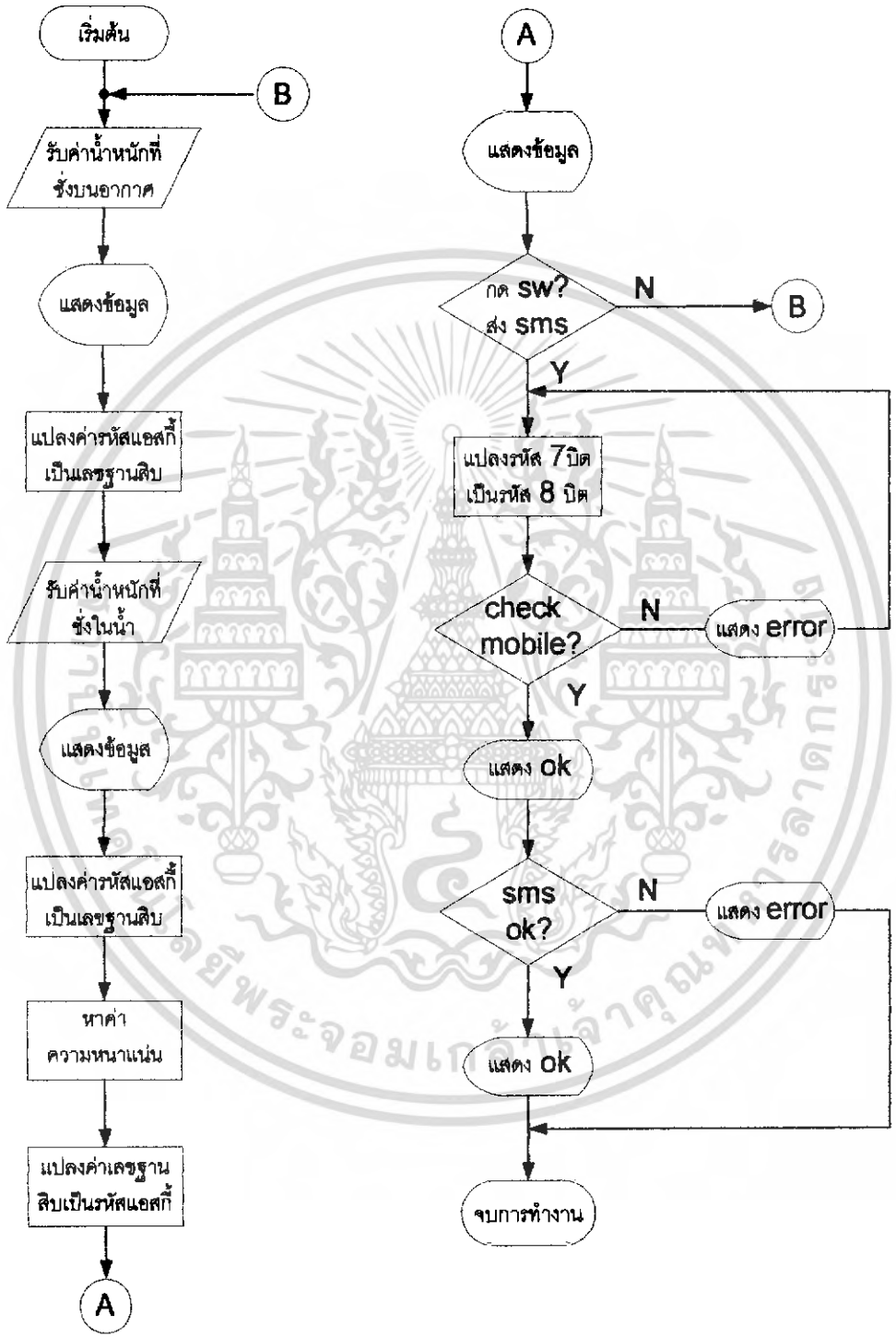
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.11 ขั้นตอนการออกแบบการทำงานของโปรแกรมวิชวลเบสิก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2.2 การออกแบบซอฟต์แวร์ของไมโครคอนโทรลเลอร์



รูปที่ 3.12 ขั้นตอนการทำงานของไมโครคอนโทรลเลอร์

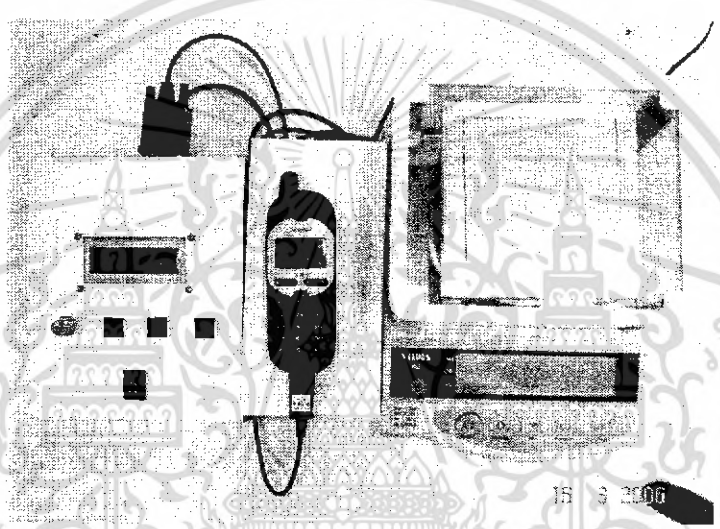
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

การทดลอง

4.1การเชื่อมต่ออุปกรณ์ต่างๆ ของเครื่องทดสอบความหนาแน่น

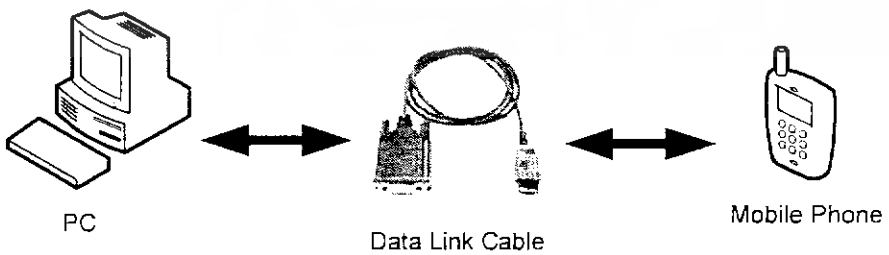
ในบทนี้จะเป็นการทดลองโดยนำส่วนต่างๆที่ได้ออกแบบไว้ เช่น ส่วนประมวลผลด้วยไมโครคอนโทรลเลอร์ และเครื่องชั่งมาทำการเชื่อมต่อกันรวมกันดังรูป



รูปที่ 4.1 การเชื่อมต่อของอุปกรณ์ทั้งหมด

4.2 การทดสอบการเชื่อมต่อกับโทรศัพท์มือถือ

ก่อนอื่นเราต้องทดสอบการเชื่อมต่อกับโทรศัพท์มือถือด้วยสาย Data Link เพื่อให้มั่นใจว่ามือถือของเราสามารถทำงานได้ถูกต้องและรองรับการส่ง SMS โดยทำการต่อตามรูปที่ 4.2

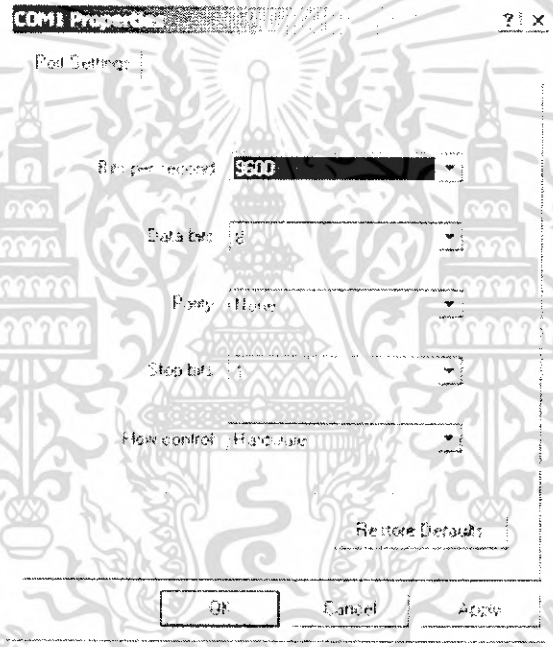


รูปที่ 4.2 การเชื่อมต่อกับมือถือด้วยสาย Data Link

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยนำสาย Data Link ที่ใช้ได้กับมือถือของเรามาต่อปลายข้างหนึ่งที่มักจะเป็นหัวต่อแบบ DB9 ต่อเข้ากับคอมพิวเตอร์ที่ Port Com1 หรือ Port Com2 ก็ได้ถ้ามีแล้วต่อปลายด้านหนึ่งของสายซึ่งจะเป็นหัวต่อที่เหมาะสมกับมือถือแต่ละรุ่นเสียบเข้ากับตัวมือถือ

เมื่อต่อสายดีเรียบร้อยแล้วและตรวจให้แน่ใจว่าทั้งคอมพิวเตอร์และมือถือได้เปิดเครื่องไว้แล้วทางฝั่งคอมพิวเตอร์ให้เรียกใช้โปรแกรม Hyper terminal บน Windows โดยเลือกการเชื่อมต่อเป็น Direct to COM1 หรือ COM2 ซึ่งก็แล้วแต่ว่าเราต่อสายเอาไว้ทาง Port ใดหลังจากนั้นให้เลือกความเร็วเป็น 9600 bps และเลือก Flow control เป็น Hardware ดังรูปที่ 4.3



รูปที่ 4.3 เลือกรูปแบบของการเชื่อมต่อ

เมื่อเข้าสู่โปรแกรมแล้วทดลองพิมพ์ at แล้ว กด Enter ถ้าการเชื่อมต่อถูกต้องมันจะตอบ OK กลับมาหลังจากนั้นทดลองพิมพ์คำสั่ง at+csms=0 แล้ว กด Enter ถ้าหากมันตอบข้อมูลและ OK กลับมาแสดงดังรูปที่ 4.4 แสดงว่ามือถือเครื่องนี้พร้อมจะใช้งานสำหรับโครงงานนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 4.4 ทดสอบการเชื่อมต่อกับโทรศัพท์มือถือ

4.3 ทดลองหาค่าความหนาแน่นของวัตถุ

การทดลองโดยนำทองคำ มาชั่งเพื่อหาความหนาแน่นและความบริสุทธิ์ของเนื้อทองโดยมีขั้นตอนการทดลองดังนี้

1.นำทองที่ต้องการทดสอบวางบนจานรับน้ำหนักของเครื่องชั่งซึ่งเป็นการชั่งครั้งที่หนึ่งเพื่อหาน้ำหนักทองทั้งหมด ดังรูป

รูปที่ 4.5 การชั่งน้ำหนักทองครั้งที่หนึ่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 4.6 ค่าน้ำหนักทองในการชั่งครั้งที่หนึ่ง

2. ทำการชั่งครั้งที่สองโดยนำทองใส่ลงไปในภาชนะที่แช่อยู่ในน้ำเพื่อนำค่าที่ได้มาคำนวนหาค่าปริมาตรของทอง ดังรูป

รูปที่ 4.7 การชั่งน้ำหนักทองครั้งที่สอง

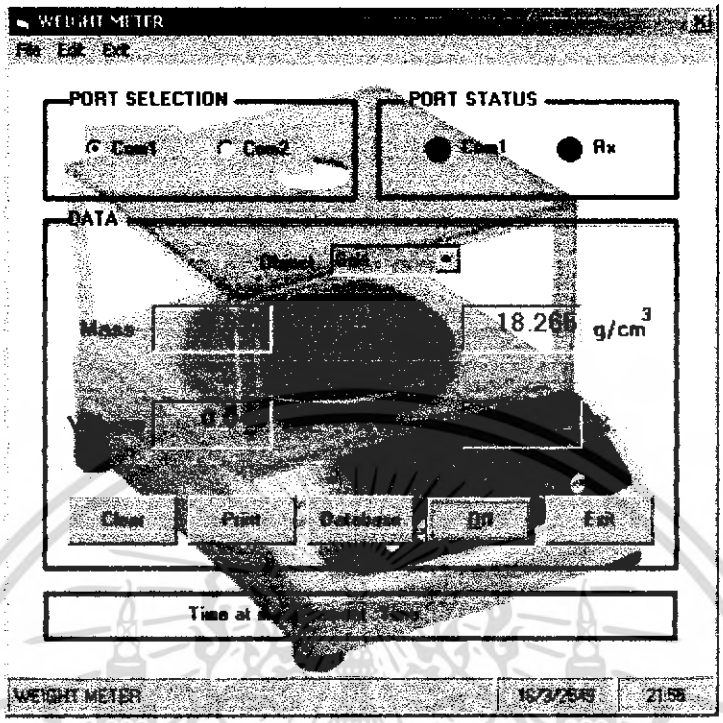
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 4.8 ค่าน้ำหนักทองในการชั่งครั้งที่สอง

3. เมื่อได้ค่าน้ำหนักทั้งสองครั้งแล้วจะถูกคำนวณโดยไมโครคอนโทรลเลอร์เพื่อหาค่าความหนาแน่นและค่าความบริสุทธิ์ของทอง ซึ่งค่าที่คำนวณได้แสดงทั้งในส่วนจอแอลซีดีและหน้าจอคอมพิวเตอร์ดังรูปที่ 4.8 และ 4.9

รูปที่ 4.9 ค่าความหนาแน่นและค่าความบริสุทธิ์ของทองบนจอแอลซีดี

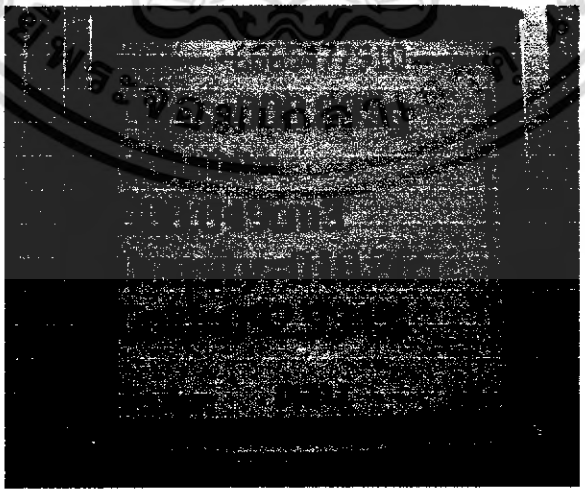
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.10 ค่าความหนาแน่นและค่าความบริสุทธิ์ของทองบนหน้าจอคอมพิวเตอร์

4.4 ทดลองส่งข้อมูลไปยังโทรศัพท์เคลื่อนที่ รุ่น ซีเมนส์ ซี 35

ทำส่งข้อมูลซึ่งอยู่ในรูปของข้อความสั้น โดยเป็นหน้าที่ของไมโครคอนโทรลเลอร์แสดงดังรูป

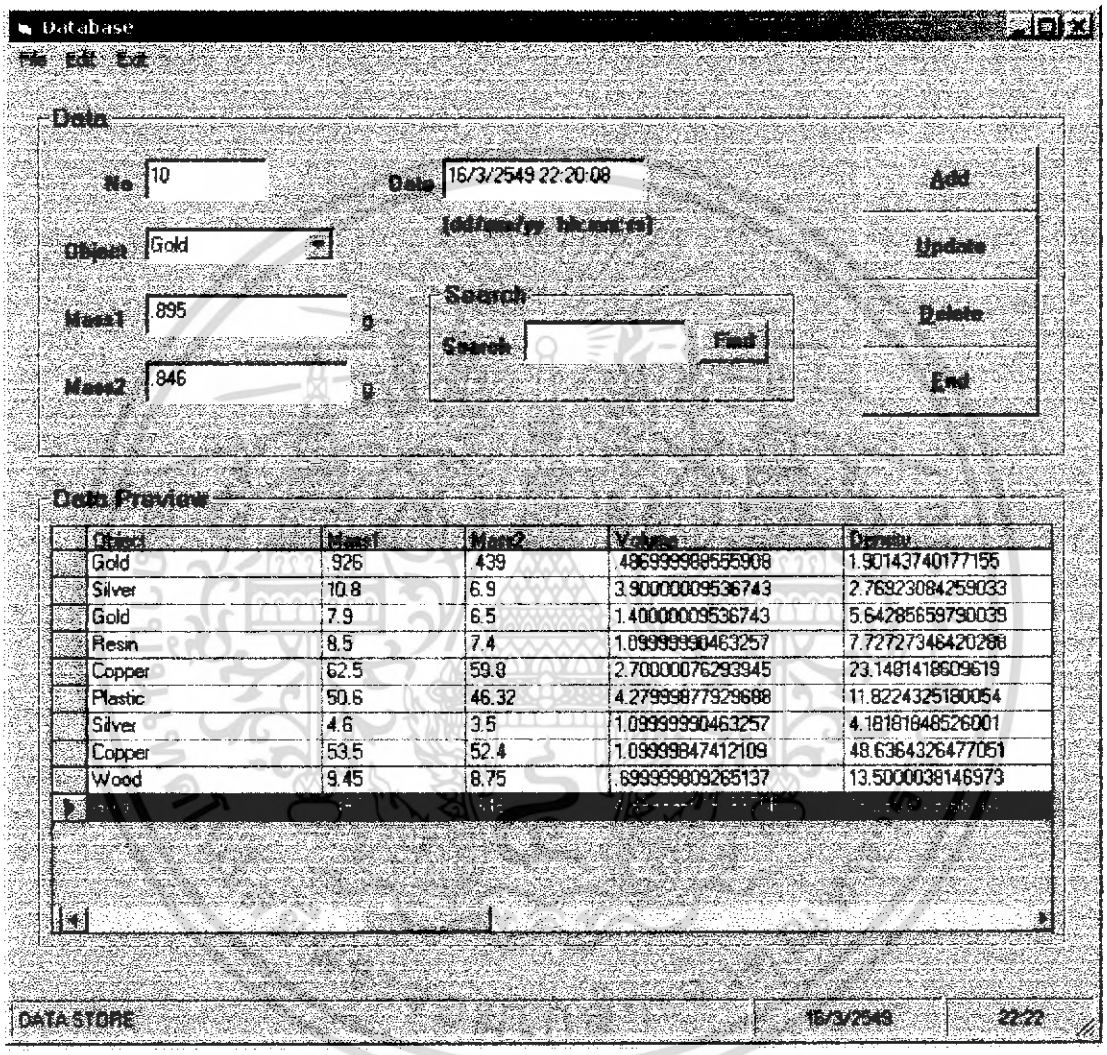


รูปที่ 4.11 ข้อความบนมือถือโนเกียที่ได้รับจากมือถือซีเมนส์ ซี 35

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.5 ทดลองจัดเก็บข้อมูลลงบนฐานข้อมูล

ทำการส่งข้อมูลที่ได้จากการชั่งทั้งหมดลงฐานข้อมูลดังแสดงในรูปที่ 4.12



รูปที่ 4.12 ข้อมูลที่จัดเก็บอยู่ในฐานข้อมูล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5
สรุปผล

บทสรุป

ในโครงงานนี้ได้ทำการประยุกต์จากเครื่องน้ำหนักชั่งดิจิตอลทั่วไปให้สามารถวัดหาค่าความหนาแน่นได้ ซึ่งในโครงงานนี้จะประกอบไปด้วยส่วนทางด้านฮาร์ดแวร์และซอฟต์แวร์ ส่วนฮาร์ดแวร์ก็จะมีการปรับปรุงโครงสร้างของเครื่องชั่งดิจิตอลธรรมดาขึ้นใหม่เพื่อทำให้สามารถวัดค่าความหนาแน่นได้ และส่วนของฮาร์ดแวร์อีกส่วนก็คือ ไมโครคอนโทรลเลอร์ จะใช้ในการประมวลผลและคำนวณหาค่าต่างๆของวัตถุที่ทำการชั่ง และส่งข้อความสั้นให้กับโทรศัพท์มือถือ โดยไมโครคอนโทรลเลอร์จะต้องทำการเข้ารหัสข้อความด้วย เพื่อให้โทรศัพท์มือถือที่รับข้อความสั้นได้ถูกต้อง ทางด้านซอฟต์แวร์นั้นจะใช้วิชวลเบสิกในการเขียนโปรแกรมเพื่อรับค่าข้อมูลที่ได้จากการชั่งน้ำหนักเข้ามาแสดงที่หน้าจอคอมพิวเตอร์พร้อมทั้งจัดเก็บข้อมูลดังกล่าวลงฐานข้อมูลด้วย

จากการปรับปรุงเครื่องชั่งน้ำหนักดิจิตอลที่ไม่สามารถวัดความหนาแน่นได้ มาวัดหาค่าความหนาแน่นได้นั้นจะช่วยลดราคาต้นทุนในการซื้อเครื่องชั่งวัดหาความหนาแน่นลงได้ ซึ่งสามารถนำไปประยุกต์ใช้งานจริงได้เช่นในการชั่งทองเพื่อหาความบริสุทธิ์ของทองได้ และจากการที่ใช้ไมโครคอนโทรลเลอร์ RD2 ของบริษัท Philip มีข้อดีก็คือ มีหน่วยความจำสูง เหมาะกับการใช้งานในการเก็บข้อมูลมากๆ และยังมีฟังก์ชั่นในการโปรแกรมโดยผ่านทางพอร์ตอนุกรม (In-system programming) ได้เลยโดยไม่ต้องถอดออกจากบอร์ดใช้งานจริง

ปัญหาและการแก้ไข

1. ปัญหาที่เกิดจากการปรับปรุงโครงสร้างของเครื่องชั่งดิจิตอลใหม่ ด้านวัสดุที่ใช้ในการปรับปรุงเลือกเป็นสแตนเลส ทำให้ส่วนปรับปรุงใหม่มีน้ำหนักมาก การแก้ไขโดยการเปลี่ยนวัสดุใหม่เป็น อลูมิเนียมแทนทำให้น้ำหนักเบาขึ้น

2. ปัญหาที่เกิดจากความคิดในการออกแบบส่วนควบคุมไมโครคอนโทรลเลอร์ เมื่อนำมาทดลองจะเกิดอุปสรรคขึ้น ผลที่ได้ไม่เป็นไปตามต้องการ การแก้ไขคือต้องทำการตรวจสอบข้อมูลที่รับมาก่อนว่าถูกต้องหรือไม่ ซึ่งจะทำให้เราสามารถแก้ปัญหาส่วนต่อไปได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3. ปัญหาการรับส่งข้อมูลโดยเครื่องชั่งดิจิตอลจะส่งข้อมูลด้วยอัตราบอด 9600 bps ส่วนโทรศัพท์มือถือที่ใช้ในการส่งข้อความสั้น จะรับส่งข้อมูลด้วยอัตราบอด 19200 bps ทำให้ไมโครคอนโทรลเลอร์จะต้องรับส่งข้อมูลด้วยอัตราบอด 2 อัตราบอดอาจจะทำให้รับส่งข้อมูลอาจจะเกิดข้อผิดพลาดเกิดขึ้นได้ การแก้ไขปัญหา คือจะต้องทำให้การรับส่งข้อมูลมีอัตราความเร็วเท่ากันเพื่อไม่ให้เกิดข้อผิดพลาดเกิดขึ้น

แนวทางในการพัฒนาต่อ

โครงงานเครื่องชั่งน้ำหนักเพื่อวัดหาความหนาแน่นนี้ สามารถพัฒนาเพื่อเพิ่มความสามารถให้กับเครื่องชั่งได้ เช่น ในการส่งข้อความสั้นต้องระบุหมายเลขโทรศัพท์ที่ต้องการส่งข้อมูลนั้นไว้คงที่ซึ่งไม่สามารถเปลี่ยนแปลง ซึ่งถ้าต้องการเปลี่ยนแปลงนั้นต้องเข้าไปกำหนดในตัวไมโครคอนโทรลเลอร์ทำให้เกิดความไม่สะดวกในการใช้งาน ในกรณีที่ต้องการเปลี่ยนแปลงหมายเลขที่ต้องการส่ง ดังนั้นการพัฒนาการทำงานให้สามารถส่งข้อมูลได้หลายหมายเลขและสามารถเปลี่ยนแปลงหมายเลขโทรศัพท์ขณะใช้งานได้ จึงเป็นแนวทางในการพัฒนาอีกแนวทางหนึ่ง หรือพัฒนาเพื่อให้ส่งข้อมูลผ่านเครือข่ายเพื่อเพิ่มความสะดวกในการใช้งานมากยิ่งขึ้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บรรณานุกรม

ธีรบูลย์ หล่อวิเชียรรุ่ง ,นคร ภักดีชาติ, ชัยวัฒน์ ลิ้มพรจิตรวิไล, ปฏิบัติการไมโครคอนโทรลเลอร์ MCS-51 ด้วยภาษาซี สำนักพิมพ์บริษัท อินโนเวตีฟ เอ็กเพอริเมนต์ จำกัด. พิมพ์ครั้งที่ 1.

ปรมาภรณ์ เนตรวิกรม ,เครื่องส่ง sms อัตโนมัติผ่านมือถือ ,วารสาร Hobby Electronics ฉบับที่ 264 กรกฎาคม 2547 หน้า 176-186

ฉัททวุฒิ พืชผล, คู่มือเรียน Visual Basic 6. สำนักพิมพ์ Provision. พิมพ์ครั้งที่ 11.

มณีโชติ สมานไทย, คู่มือการออกแบบฐานข้อมูลและภาษา SQL. สำนักพิมพ์อินโฟเพรส. พิมพ์ครั้งที่ 1.

www.adisak51.com

www.thaiio.com

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

The 7 bit default alphabet

This is the 7 bit default alphabet as specified by GSM 03.38. The corresponding ISO-8859-1 decimal codes are shown in the rightmost column. Note that the euro sign (€) is a member of the ISO-8859-15 character set.

Hex	Dec	Character name	Character	ISO-8859-1 DEC
0x00	0	COMMERCIAL AT	@	64
0x01	1	POUND SIGN	£	163
0x02	2	DOLLAR SIGN	$	36
0x03	3	YEN SIGN	¥	165
0x04	4	LATIN SMALL LETTER E WITH GRAVE	è	232
0x05	5	LATIN SMALL LETTER E WITH ACUTE	é	233
0x06	6	LATIN SMALL LETTER U WITH GRAVE	ù	249
0x07	7	LATIN SMALL LETTER I WITH GRAVE	ì	236
0x08	8	LATIN SMALL LETTER O WITH GRAVE	ò	242
0x09	9	LATIN CAPITAL LETTER C WITH CEDILLA	Ç	199
0x0A	10	LINE FEED		10
0x0B	11	LATIN CAPITAL LETTER O WITH STROKE	Ø	216
0x0C	12	LATIN SMALL LETTER O WITH STROKE	ø	248
0x0D	13	CARRIAGE RETURN		13
0x0E	14	LATIN CAPITAL LETTER A WITH RING ABOVE	Å	197
0x0F	15	LATIN SMALL LETTER A WITH RING ABOVE	å	229
0x10	16	GREEK CAPITAL LETTER DELTA	Δ	
0x11	17	LOW LINE	_	95

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

0x12	18	GREEK CAPITAL LETTER PHI	Φ	
0x13	19	GREEK CAPITAL LETTER GAMMA	Γ	
0x14	20	GREEK CAPITAL LETTER LAMBDA	Λ	
0x15	21	GREEK CAPITAL LETTER OMEGA	Ω	
0x16	22	GREEK CAPITAL LETTER PI	Π	
0x17	23	GREEK CAPITAL LETTER PSI	Ψ	
0x18	24	GREEK CAPITAL LETTER SIGMA	Σ	
0x19	25	GREEK CAPITAL LETTER THETA	Θ	
0x1A	26	GREEK CAPITAL LETTER XI	Ξ	
0x1B	27	ESCAPE TO EXTENSION TABLE		
0x1B0A	27 10	FORM FEED		12
0x1B14	27 20	CIRCUMFLEX ACCENT	^	94
0x1B28	27 40	LEFT CURLY BRACKET	{	123
0x1B29	27 41	RIGHT CURLY BRACKET	}	125
0x1B2F	27 47	REVERSE SOLIDUS (BACKSLASH)	\	92
0x1B3C	27 60	LEFT SQUARE BRACKET	[	91
0x1B3D	27 61	TILDE	~	126
0x1B3E	27 62	RIGHT SQUARE BRACKET	]	93
0x1B40	27 64	VERTICAL BAR	|	124
0x1B65	27 101	EURO SIGN	€	164 *(ISO-8859-15)*
0x1C	28	LATIN CAPITAL LETTER AE	Æ	198
0x1D	29	LATIN SMALL LETTER AE	æ	230
0x1E	30	LATIN SMALL LETTER SHARP S (German)	ß	223
0x1F	31	LATIN CAPITAL LETTER E WITH ACUTE	É	201

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

0x20	32	SPACE		32
0x21	33	EXCLAMATION MARK	!	33
0x22	34	QUOTATION MARK	"	34
0x23	35	NUMBER SIGN	#	35
0x24	36	CURRENCY SIGN	¤	164 (ISO-8859-1)
0x25	37	PERCENT SIGN	%	37
0x26	38	AMPERSAND	&	38
0x27	39	APOSTROPHE	'	39
0x28	40	LEFT PARENTHESIS	(	40
0x29	41	RIGHT PARENTHESIS	)	41
0x2A	42	ASTERISK	*	42
0x2B	43	PLUS SIGN	+	43
0x2C	44	COMMA	,	44
0x2D	45	HYPHEN-MINUS	-	45
0x2E	46	FULL STOP	.	46
0x2F	47	SOLIDUS (SLASH)	/	47
0x30	48	DIGIT ZERO	0	48
0x31	49	DIGIT ONE	1	49
0x32	50	DIGIT TWO	2	50
0x33	51	DIGIT THREE	3	51
0x34	52	DIGIT FOUR	4	52
0x35	53	DIGIT FIVE	5	53
0x36	54	DIGIT SIX	6	54
0x37	55	DIGIT SEVEN	7	55
0x38	56	DIGIT EIGHT	8	56

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

0x39	57	DIGIT NINE	9	57
0x3A	58	COLON	:	58
0x3B	59	SEMICOLON	;	59
0x3C	60	LESS-THAN SIGN	<	60
0x3D	61	EQUALS SIGN	=	61
0x3E	62	GREATER-THAN SIGN	>	62
0x3F	63	QUESTION MARK	?	63
0x40	64	INVERTED EXCLAMATION MARK	¡	161
0x41	65	LATIN CAPITAL LETTER A	A	65
0x42	66	LATIN CAPITAL LETTER B	B	66
0x43	67	LATIN CAPITAL LETTER C	C	67
0x44	68	LATIN CAPITAL LETTER D	D	68
0x45	69	LATIN CAPITAL LETTER E	E	69
0x46	70	LATIN CAPITAL LETTER F	F	70
0x47	71	LATIN CAPITAL LETTER G	G	71
0x48	72	LATIN CAPITAL LETTER H	H	72
0x49	73	LATIN CAPITAL LETTER I	I	73
0x4A	74	LATIN CAPITAL LETTER J	J	74
0x4B	75	LATIN CAPITAL LETTER K	K	75
0x4C	76	LATIN CAPITAL LETTER L	L	76
0x4D	77	LATIN CAPITAL LETTER M	M	77
0x4E	78	LATIN CAPITAL LETTER N	N	78
0x4F	79	LATIN CAPITAL LETTER O	O	79
0x50	80	LATIN CAPITAL LETTER P	P	80
0x51	81	LATIN CAPITAL LETTER Q	Q	81

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

0x52	82	LATIN CAPITAL LETTER R	R	82
0x53	83	LATIN CAPITAL LETTER S	S	83
0x54	84	LATIN CAPITAL LETTER T	T	84
0x55	85	LATIN CAPITAL LETTER U	U	85
0x56	86	LATIN CAPITAL LETTER V	V	86
0x57	87	LATIN CAPITAL LETTER W	W	87
0x58	88	LATIN CAPITAL LETTER X	X	88
0x59	89	LATIN CAPITAL LETTER Y	Y	89
0x5A	90	LATIN CAPITAL LETTER Z	Z	90
0x5B	91	LATIN CAPITAL LETTER A WITH DIAERESIS	Ä	196
0x5C	92	LATIN CAPITAL LETTER O WITH DIAERESIS	Ö	214
0x5D	93	LATIN CAPITAL LETTER N WITH TILDE	Ñ	209
0x5E	94	LATIN CAPITAL LETTER U WITH DIAERESIS	Ü	220
0x5F	95	SECTION SIGN	§	167
0x60	96	INVERTED QUESTION MARK	¿	191
0x61	97	LATIN SMALL LETTER A	a	97
0x62	98	LATIN SMALL LETTER B	b	98
0x63	99	LATIN SMALL LETTER C	c	99
0x64	100	LATIN SMALL LETTER D	d	100
0x65	101	LATIN SMALL LETTER E	e	10I
0x66	102	LATIN SMALL LETTER F	f	102
0x67	103	LATIN SMALL LETTER G	g	103
0x68	104	LATIN SMALL LETTER H	h	104
0x69	105	LATIN SMALL LETTER I	i	105
0x6A	106	LATIN SMALL LETTER J	j	106

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

0x6B	107	LATIN SMALL LETTER K	k	107
0x6C	108	LATIN SMALL LETTER L	l	108
0x6D	109	LATIN SMALL LETTER M	m	109
0x6E	110	LATIN SMALL LETTER N	n	110
0x6F	111	LATIN SMALL LETTER O	o	111
0x70	112	LATIN SMALL LETTER P	p	112
0x71	113	LATIN SMALL LETTER Q	q	113
0x72	114	LATIN SMALL LETTER R	r	114
0x73	115	LATIN SMALL LETTER S	s	115
0x74	116	LATIN SMALL LETTER T	t	116
0x75	117	LATIN SMALL LETTER U	u	117
0x76	118	LATIN SMALL LETTER V	v	118
0x77	119	LATIN SMALL LETTER W	w	119
0x78	120	LATIN SMALL LETTER X	x	120
0x79	121	LATIN SMALL LETTER Y	y	121
0x7A	122	LATIN SMALL LETTER Z	z	122
0x7B	123	LATIN SMALL LETTER A WITH DIAERESIS	ä	228
0x7C	124	LATIN SMALL LETTER O WITH DIAERESIS	ö	246
0x7D	125	LATIN SMALL LETTER N WITH TILDE	ñ	241
0x7E	126	LATIN SMALL LETTER U WITH DIAERESIS	ü	252
0x7F	127	LATIN SMALL LETTER A WITH GRAVE	à	224

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1. Software Interface

1.1. Overview of the Supported AT Command Set

Page	Commands 07.07	Function
7	AT+CGMI	Issue manufacturer ID code
7	AT+CGMM	Issue model ID code
7	AT+CGMR	Output the GSM telephone version
8	AT+CGSN	Output the serial number (IMEI)
8	AT+GSN	Output the serial number (IMEI)
8	AT+CHUP	Terminate call
8	AT+CEER	Query the reason for disconnection of last call
9	AT+CREG	Network registration
9	AT+COPS	Commands concerning selection of network operator
10	AT+CLCK	Switch locks on and off
10	AT+CPWD	Change password to a lock
11	AT+CLIP	Display telephone number of calling party
11	AT+CCFC	Call forwarding
12	AT+CHLD	Call hold and multiparty
12	AT+CPAS	Query the telephone status
13	AT+CPIN	Enter PIN and query lock
13	AT+CBC	Battery charge
14	AT+CSQ	Output signal quality
14	AT+CPBS	Select a telephone book
15	**Fehler! Kein gültiges Resultat für Tabelle.**	Read a telephone-book entry
15	AT+CPBW	Write a telephone-book entry
16	AT+CMEE	Expanded error messages according to GSM 07.07
17	AT+VTS	Send a DTMF tone
18	AT+VTD	Set duration of a DTMF tone
18	AT+WS46	Select wireless network
18	AT+CSCS	Select TE character set
19	AT+CAOC	Advice of charge
19	AT+CSSN	Supplementary service notifications
20	AT+CRSM	Restricted SIM access
20	AT+CIMI	Output of IMSI
21	AT+CACM	Accumulated call meter
21	AT+CAMM	Accumulated call meter maximum
22	AT+CLCC	List Current Calls
23	AT+CCLK	Clock
23	AT+COPN	Read operator names
23	AT+CPUC	Price per unit and currency table
24	AT+CALM	Alert sound mode
24	AT+CRSL	Ringer sound level
24	AT+CLVL	Loudspeaker volume level
24	AT+CMUT	Mute control
25	AT+CVIB	Vibrator mode

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Page	Commands 07.05	Function
26	AT+CSMS	Selection of message service
27	AT+CPMS	Selection of SMS memory
27	AT+CMGF	SMS format
28	AT+CSCA	*Address of the SMS service center*
28	AT+CNMI	Display new incoming SMS
29	AT+CNMA	Acknowledgment of a short message directly output
30	AT+CMGL	List SMS
31	AT+CMGR	Read in an SMS
31	AT+CMGS	Send an SMS
31	AT+CMSS	Send an SMS from the SMS memory
32	AT+CMGW	Write an SMS to the SMS memory
32	AT+CMGD	Delete an SMS in the SMS memory
32	AT+CSCB	Select cell broadcast messages
32	AT+CMGC	Send an SMS command

Page	Siemens-specific *commands*	Function
33	AT^SPBS	Select a telephone book (including Siemens-specific books)
33	AT^SDLD	Delete the "last number redial" memory"
34	AT^SPBC	Seek the first entry in the sorted telephone book which begins with the selected (or next available) letter
34	AT^SPBG	Read entry from the sorted telephone book via the sorted index
35	AT^SLCK	Switch locks (including user-defined locks) on and off
35	AT^SPWD	Change password to a lock (including user-defined locks)
36	AT^SACM	Output ACM (accumulated call meter) and ACMmax
36	AT^SPLM	Read the PLMN
36	AT^SPLR	Read an entry from the preferred-operator list
36	AT^SPLW	Write an entry to the preferred-operator list
37	AT^SCNI	Output call number information
37	AT^SNFV	Set the volume
37	AT^SNFS	Select NF hardware
38	AT^SRTC	Set the ringing tone
38	AT^SCID	Output card ID
38	AT^SCKS	Output SIM card status
39	AT^SPIC	Output PIN counter
39	AT^SMGO	*SMS overflow indicator*
40	AT^SMGL	List SMS (without status change from *unread* to *read)*
40	AT^SMGR	Read SMS record without Changing unread->read
40	AT^SMSO	Switch device off
41	AT^SLNG	*Language settings*
41	AT^SSTK	SIM Toolkit
41	AT^SBNW	Binary Write
43	AT^SBNR	Binary Read

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DESCRIPTION

The P89C51RB2/RC2/RD2 device contains a non-volatile 16kB/32kB/64kB Flash program memory that is both parallel programmable and serial In-System and In-Application Programmable. In-System Programming (ISP) allows the user to download new code while the microcontroller sits in the application. In-Application Programming (IAP) means that the microcontroller fetches new program code and reprograms itself while in the system. This allows for remote programming over a modem link. A default serial loader (boot loader) program in ROM allows serial In-System programming of the Flash memory via the UART without the need for a loader in the Flash code. For In-Application Programming, the user program erases and reprograms the Flash memory by use of standard routines contained in ROM.

This device executes one machine cycle in 6 clock cycles, hence providing twice the speed of a conventional 80C51. An OTP configuration bit lets the user select conventional 12 clock timing if desired.

This device is a Single-Chip 8-Bit Microcontroller manufactured in advanced CMOS process and is a derivative of the 80C51 microcontroller family. The instruction set is 100% compatible with the 80C51 instruction set.

The device also has four 8-bit I/O ports, three 16-bit timer/event counters, a multi-source, four-priority-level, nested interrupt structure, an enhanced UART and on-chip oscillator and timing circuits.

The added features of the P89C51RB2/RC2/RD2 makes it a powerful microcontroller for applications that require pulse width modulation, high-speed I/O and up/down counting capabilities such as motor control.

FEATURES

- 80C51 Central Processing Unit
- On-chip Flash Program Memory with In-System Programming (ISP) and In-Application Programming (IAP) capability
- Boot ROM contains low level Flash programming routines for downloading via the UART
- Can be programmed by the end-user application (IAP)
- 6 clocks per machine cycle operation (standard)
- 12 clocks per machine cycle operation (optional)
- Speed up to 20 MHz with 6 clock cycles per machine cycle (40 MHz equivalent performance); up to 33 MHz with 12 clocks per machine cycle
- Fully static operation
- RAM expandable externally to 64 kB
- 4 level priority interrupt
- 7 interrupt sources
- Four 8-bit I/O ports
- Full-duplex enhanced UART
  - Framing error detection
  - Automatic address recognition
- Power control modes
  - Clock can be stopped and resumed
  - Idle mode
  - Power down mode
- Programmable clock out
- Second DPTR register
- Asynchronous port reset
- Low EMI (inhibit ALE)
- Programmable Counter Array (PCA)
  - PWM
  - Capture/compare

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Table 1. Special Function Registers

SYMBOL	DESCRIPTION	DIRECT ADDRESS	BIT ADDRESS, SYMBOL, OR ALTERNATIVE PORT FUNCTION MSB							LSB	RESET VALUE
ACC*	Accumulator	E0H	E7	E6	E5	E4	E3	E2	E1	E0	00H
AUXR#	Auxiliary	8EH	–	–	–	–	–	–	EXTRAM	AO	xxxxxx00B
AUXR1#	Auxiliary 1	A2H	–	–	ENBOOT	–	GF2	0	–	DPS	xxxxxxx0B
B*	B register	F0H	F7	F6	F5	F4	F3	F2	F1	F0	00H
CCAP0H#	Module 0 Capture High	FAH									xxxxxxxxB
CCAP1H#	Module 1 Capture High	FBH									xxxxxxxxB
CCAP2H#	Module 2 Capture High	FCH									xxxxxxxxB
CCAP3H#	Module 3 Capture High	FDH									xxxxxxxxB
CCAP4H#	Module 4 Capture High	FEH									xxxxxxxxB
CCAP0L#	Module 0 Capture Low	EAH									xxxxxxxxB
CCAP1L#	Module 1 Capture Low	EBH									xxxxxxxxB
CCAP2L#	Module 2 Capture Low	ECH									xxxxxxxxB
CCAP3L#	Module 3 Capture Low	EDH									xxxxxxxxB
CCAP4L#	Module 4 Capture Low	EEH									xxxxxxxxB
CCAPM0#	Module 0 Mode	DAH	–	ECOM	CAPP	CAPN	MAT	TOG	PWM	ECCF	x0000000B
CCAPM1#	Module 1 Mode	DBH	–	ECOM	CAPP	CAPN	MAT	TOG	PWM	ECCF	x0000000B
CCAPM2#	Module 2 Mode	DCH	–	ECOM	CAPP	CAPN	MAT	TOG	PWM	ECCF	x0000000B
CCAPM3#	Module 3 Mode	DDH	–	ECOM	CAPP	CAPN	MAT	TOG	PWM	ECCF	x0000000B
CCAPM4#	Module 4 Mode	DEH	–	ECOM	CAPP	CAPN	MAT	TOG	PWM	ECCF	x0000000B
			DF	DE	DD	DC	DB	DA	D9	D8	
CCON*#	PCA Counter Control	D8H	CF	CR	–	CCF4	CCF3	CCF2	CCF1	CCF0	00x00000B
CH#	PCA Counter High	F9H									00H
CL#	PCA Counter Low	E9H									00H
CMOD#	PCA Counter Mode	D9H	CIDL	WDTE	–	–	–	CPS1	CPS0	ECF	00xxx000B
DPTR:	Data Pointer (2 bytes)										
DPH	Data Pointer High	83H									00H
DPL	Data Pointer Low	82H									00H
			AF	AE	AD	AC	AB	AA	A9	A8	
IE*	Interrupt Enable 0	A8H	EA	EC	ET2	ES	ET1	EX1	ET0	EX0	00H
			BF	BE	BD	BC	BB	BA	B9	B8	
IP*	Interrupt Priority	B8H	–	PPC	PT2	PS	PT1	PX1	PT0	PX0	x0000000B
			B7	B6	B5	B4	B3	B2	B1	B0	
IPH#	Interrupt Priority High	B7H	–	PPCH	PT2H	PSH	PT1H	PX1H	PT0H	PX0H	x0000000B
			87	86	85	84	83	82	81	80	
P0*	Port 0	80H	AD7	AD6	AD5	AD4	AD3	AD2	AD1	AD0	FFH
			97	96	95	94	93	92	91	90	
P1*	Port 1	90H	CEX4	CEX3	CEX2	CEX1	CEX0	ECI	T2EX	T2	FFH
			A7	A6	A5	A4	A3	A2	A1	A0	
P2*	Port 2	A0H	AD15	AD14	AD13	AD12	AD11	AD10	AD9	AD8	FFH
			B7	B6	B5	B4	B3	B2	B1	B0	
P3*	Port 3	B0H	RD	WR	T1	T0	INT1	INT0	TxD	RxD	FFH
PCON#[1]	Power Control	87H	SMOD1	SMOD0	–	POF	GF1	GF0	PD	IDL	00xxx000B

* SFRs are bit addressable.
\# SFRs are modified from or added to the 80C51 SFRs.
– Reserved bits.
1. Reset value depends on reset source.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Table 1. Special Function Registers (Continued)

SYMBOL	DESCRIPTION	DIRECT ADDRESS	BIT ADDRESS, SYMBOL, OR ALTERNATIVE PORT FUNCTION MSB							LSB	RESET VALUE
			D7	D6	D5	D4	D3	D2	D1	D0	
PSW*	Program Status Word	D0H	CY	AC	F0	RS1	RS0	OV	F1	P	00000000B
RCAP2H#	Timer 2 Capture High	CBH									00H
RCAP2L#	Timer 2 Capture Low	CAH									00H
SADDR#	Slave Address	A9H									00H
SADEN#	Slave Address Mask	B9H									00H
SBUF	Serial Data Buffer	99H									xxxxxxxxB
			9F	9E	9D	9C	9B	9A	99	98	
SCON*	Serial Control	98H	SM0/FE	SM1	SM2	REN	TB8	RB8	TI	RI	00H
SP	Stack Pointer	81H									07H
			8F	8E	8D	8C	8B	8A	89	88	
TCON*	Timer Control	88H	TF1	TR1	TF0	TR0	IE1	IT1	IE0	IT0	00H
			CF	CE	CD	CC	CB	CA	C9	C8	
T2CON*	Timer 2 Control	C8H	TF2	EXF2	RCLK	TCLK	EXEN2	TR2	C/T2	CP/RL2	00H
T2MOD#	Timer 2 Mode Control	C9H	–	–	–	–	–	–	T2OE	DCEN	xxxxxx00B
TH0	Timer High 0	8CH									00H
TH1	Timer High 1	8DH									00H
TH2#	Timer High 2	CDH									00H
TL0	Timer Low 0	8AH									00H
TL1	Timer Low 1	8BH									00H
TL2#	Timer Low 2	CCH									00H
TMOD	Timer Mode	89H	GATE	C/T	M1	M0	GATE	C/T	M1	M0	00H
WDTRST	Watchdog Timer Reset	A6H									

* SFRs are bit addressable.
\# SFRs are modified from or added to the 80C51 SFRs.
– Reserved bits.

OSCILLATOR CHARACTERISTICS

XTAL1 and XTAL2 are the input and output, respectively, of an inverting amplifier. The pins can be configured for use as an on-chip oscillator.

To drive the device from an external clock source, XTAL1 should be driven while XTAL2 is left unconnected. Minimum and maximum high and low times specified in the data sheet must be observed.

This device is configured at the factory to operate using 6 clock periods per machine cycle, referred to in this datasheet as "6 clock mode". (This yields performance equivalent to twice that of standard 80C51 family devices). It may be optionally configured on commercially-available EPROM programming equipment to operate at 12 clocks per machine cycle, referred to in this datasheet as "12 clock mode". Once 12 clock mode has been configured, it cannot be changed back to 6 clock mode.

RESET

A reset is accomplished by holding the RST pin high for at least two machine cycles (12 oscillator periods in 6 clock mode, or 24 oscillator periods in 12 clock mode), while the oscillator is running. To ensure a good power-on reset, the RST pin must be high long enough to allow the oscillator time to start up (normally a few milliseconds) plus two machine cycles. At power-on, the voltage on V_{CC} and RST must come up at the same time for a proper start-up. Ports 1, 2, and 3 will asynchronously be driven to their reset condition when a voltage above V_{IH1} (min.) is applied to RESET.

The value on the $\overline{EA}$ pin is latched when RST is deasserted and has no further effect.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LOW POWER MODES

Stop Clock Mode

The static design enables the clock speed to be reduced down to 0 MHz (stopped). When the oscillator is stopped, the RAM and Special Function Registers retain their values. This mode allows step-by-step utilization and permits reduced system power consumption by lowering the clock frequency down to any value. For lowest power consumption the Power Down mode is suggested.

Idle Mode

In the idle mode (see Table 2), the CPU puts itself to sleep while all of the on-chip peripherals stay active. The instruction to invoke the idle mode is the last instruction executed in the normal operating mode before the idle mode is activated. The CPU contents, the on-chip RAM, and all of the special function registers remain intact during this mode. The idle mode can be terminated either by any enabled interrupt (at which time the process is picked up at the interrupt service routine and continued), or by a hardware reset which starts the processor in the same manner as a power-on reset.

Power-Down Mode

To save even more power, a Power Down mode (see Table 2) can be invoked by software. In this mode, the oscillator is stopped and the instruction that invoked Power Down is the last instruction executed. The on-chip RAM and Special Function Registers retain their values down to 2.0 V and care must be taken to return V_{CC} to the minimum specified operating voltages before the Power Down Mode is terminated.

Either a hardware reset or external interrupt can be used to exit from Power Down. Reset redefines all the SFRs but does not change the on-chip RAM. An external interrupt allows both the SFRs and the on-chip RAM to retain their values.

To properly terminate Power Down, the reset or external interrupt should not be executed before V_{CC} is restored to its normal operating level and must be held active long enough for the oscillator to restart and stabilize (normally less than 10 ms).

With an external interrupt, INT0 and INT1 must be enabled and configured as level-sensitive. Holding the pin low restarts the oscillator but bringing the pin back high completes the exit. Once the interrupt is serviced, the next instruction to be executed after RETI will be the one following the instruction that put the device into Power Down.

POWER OFF FLAG

The Power Off Flag (POF) is set by on-chip circuitry when the V_{CC} level on the P89C51RB2/RC2/RD2 rises from 0 to 5 V. The POF bit can be set or cleared by software allowing a user to determine if the reset is the result of a power-on or a warm start after powerdown. The V_{CC} level must remain above 3 V for the POF to remain unaffected by the V_{CC} level.

Design Consideration

- When the idle mode is terminated by a hardware reset, the device normally resumes program execution, from where it left off, up to two machine cycles before the internal reset algorithm takes control. On-chip hardware inhibits access to internal RAM in this event, but access to the port pins is not inhibited. To eliminate the possibility of an unexpected write when Idle is terminated by reset, the instruction following the one that invokes Idle should not be one that writes to a port pin or to external memory.

ONCE™ Mode

The ONCE ("On-Circuit Emulation") Mode facilitates testing and debugging of systems without the device having to be removed from the circuit. The ONCE Mode is invoked by:

1. Pull ALE low while the device is in reset and $\overline{PSEN}$ is high;
2. Hold ALE low as RST is deactivated.

While the device is in ONCE Mode, the Port 0 pins go into a float state, and the other port pins and ALE and $\overline{PSEN}$ are weakly pulled high. The oscillator circuit remains active. While the device is in this mode, an emulator or test CPU can be used to drive the circuit. Normal operation is restored when a normal reset is applied.

Programmable Clock-Out

A 50% duty cycle clock can be programmed to come out on P1.0. This pin, besides being a regular I/O pin, has two alternate functions. It can be programmed:

1. to input the external clock for Timer/Counter 2, or
2. to output a 50% duty cycle clock ranging from 122 Hz to 8 MHz at a 16 MHz operating frequency (61 Hz to 4 MHz in 12 clock mode).

To configure the Timer/Counter 2 as a clock generator, bit C/$\overline{T}$2 (in T2CON) must be cleared and bit T20E in T2MOD must be set. Bit TR2 (T2CON.2) also must be set to start the timer.

The Clock-Out frequency depends on the oscillator frequency and the reload value of Timer 2 capture registers (RCAP2H, RCAP2L) as shown in this equation:

$$\frac{\text{Oscillator Frequency}}{n \times (65536 - \text{RCAP2H,RCAP2L})}$$

n = 2 in 6 clock mode
4 in 12 clock mode

Where (RCAP2H,RCAP2L) = the content of RCAP2H and RCAP2L taken as a 16-bit unsigned integer.

In the Clock-Out mode Timer 2 roll-overs will not generate an interrupt. This is similar to when it is used as a baud-rate generator. It is possible to use Timer 2 as a baud-rate generator and a clock generator simultaneously. Note, however, that the baud-rate and the Clock-Out frequency will be the same.

Table 2. External Pin Status During Idle and Power-Down Mode

MODE	PROGRAM MEMORY	ALE	$\overline{PSEN}$	PORT 0	PORT 1	PORT 2	PORT 3
Idle	Internal	1	1	Data	Data	Data	Data
Idle	External	1	1	Float	Data	Address	Data
Power-down	Internal	0	0	Data	Data	Data	Data
Power-down	External	0	0	Float	Data	Data	Data

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TIMER 2 OPERATION

Timer 2

Timer 2 is a 16-bit Timer/Counter which can operate as either an event timer or an event counter, as selected by C/T2* in the special function register T2CON (see Figure 1). Timer 2 has three operating modes: Capture, Auto-reload (up or down counting), and Baud Rate Generator, which are selected by bits in the T2CON as shown in Table 3.

Capture Mode

In the capture mode there are two options which are selected by bit EXEN2 in T2CON. If EXEN2=0, then timer 2 is a 16-bit timer or counter (as selected by C/T2* in T2CON) which, upon overflowing sets bit TF2, the timer 2 overflow bit. This bit can be used to generate an interrupt (by enabling the Timer 2 interrupt bit in the IE register). If EXEN2= 1, Timer 2 operates as described above, but with the added feature that a 1- to -0 transition at external input T2EX causes the current value in the Timer 2 registers, TL2 and TH2, to be captured into registers RCAP2L and RCAP2H, respectively. In addition, the transition at T2EX causes bit EXF2 in T2CON to be set, and EXF2 like TF2 can generate an interrupt (which vectors to the same location as Timer 2 overflow interrupt. The Timer 2 interrupt service routine can interrogate TF2 and EXF2 to determine which event caused the interrupt). The capture mode is illustrated in Figure 2 (There is no reload value for TL2 and TH2 in this mode. Even when a capture event occurs from T2EX, the counter keeps on counting T2EX pin transitions or osc/6 pulses (osc/12 in 12 clock mode).).

Auto-Reload Mode (Up or Down Counter)

In the 16-bit auto-reload mode, Timer 2 can be configured (as either a timer or counter [C/T2* in T2CON]) then programmed to count up or down. The counting direction is determined by bit DCEN (Down Counter Enable) which is located in the T2MOD register (see Figure 3). When reset is applied the DCEN=0 which means Timer 2 will default to counting up. If DCEN bit is set, Timer 2 can count up or down depending on the value of the T2EX pin.

Figure 4 shows Timer 2 which will count up automatically since DCEN=0. In this mode there are two options selected by bit EXEN2 in T2CON register. If EXEN2=0, then Timer 2 counts up to 0FFFFH and sets the TF2 (Overflow Flag) bit upon overflow. This causes the Timer 2 registers to be reloaded with the 16-bit value in RCAP2L and RCAP2H. The values in RCAP2L and RCAP2H are preset by software means.

If EXEN2=1, then a 16-bit reload can be triggered either by an overflow or by a 1-to-0 transition at input T2EX. This transition also sets the EXF2 bit. The Timer 2 interrupt, if enabled, can be generated when either TF2 or EXF2 are 1.

In Figure 5 DCEN=1 which enables Timer 2 to count up or down. This mode allows pin T2EX to control the direction of count. When a logic 1 is applied at pin T2EX Timer 2 will count up. Timer 2 will overflow at 0FFFFH and set the TF2 flag, which can then generate an interrupt, if the interrupt is enabled. This timer overflow also causes the 16-bit value in RCAP2L and RCAP2H to be reloaded into the timer registers TL2 and TH2.

When a logic 0 is applied at pin T2EX this causes Timer 2 to count down. The timer will underflow when TL2 and TH2 become equal to the value stored in RCAP2L and RCAP2H. Timer 2 underflow sets the TF2 flag and causes 0FFFFH to be reloaded into the timer registers TL2 and TH2.

The external flag EXF2 toggles when Timer 2 underflows or overflows. This EXF2 bit can be used as a 17th bit of resolution if needed. The EXF2 flag does not generate an interrupt in this mode of operation.

(MSB) (LSB)

TF2	EXF2	RCLK	TCLK	EXEN2	TR2	C/T2	CP/RL2

Symbol	Position	Name and Significance
TF2	T2CON.7	Timer 2 overflow flag set by a Timer 2 overflow and must be cleared by software. TF2 will not be set when either RCLK or TCLK = 1.
EXF2	T2CON.6	Timer 2 external flag set when either a capture or reload is caused by a negative transition on T2EX and EXEN2 = 1. When Timer 2 interrupt is enabled, EXF2 = 1 will cause the CPU to vector to the Timer 2 interrupt routine. EXF2 must be cleared by software. EXF2 does not cause an interrupt in up/down counter mode (DCEN = 1).
RCLK	T2CON.5	Receive clock flag. When set, causes the serial port to use Timer 2 overflow pulses for its receive clock in modes 1 and 3. RCLK = 0 causes Timer 1 overflow to be used for the receive clock.
TCLK	T2CON.4	Transmit clock flag. When set, causes the serial port to use Timer 2 overflow pulses for its transmit clock in modes 1 and 3. TCLK = 0 causes Timer 1 overflows to be used for the transmit clock.
EXEN2	T2CON.3	Timer 2 external enable flag. When set, allows a capture or reload to occur as a result of a negative transition on T2EX if Timer 2 is not being used to clock the serial port. EXEN2 = 0 causes Timer 2 to ignore events at T2EX.
TR2	T2CON.2	Start/stop control for Timer 2. A logic 1 starts the timer.
C/T2	T2CON.1	Timer or counter select. (Timer 2) 0 = Internal timer (OSC/6 in 6 clock mode or OSC/12 in 12 clock mode) 1 = External event counter (falling edge triggered).
CP/RL2	T2CON.0	Capture/Reload flag. When set, captures will occur on negative transitions at T2EX if EXEN2 = 1. When cleared, auto-reloads will occur either with Timer 2 overflows or negative transitions at T2EX when EXEN2 = 1. When either RCLK = 1 or TCLK = 1, this bit is ignored and the timer is forced to auto-reload on Timer 2 overflow.

SU01251

Figure 1. Timer/Counter 2 (T2CON) Control Register

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Table 3. Timer 2 Operating Modes

RCLK + TCLK	CP/$\overline{RL2}$	TR2	MODE
0	0	1	16-bit Auto-reload
0	1	1	16-bit Capture
1	X	1	Baud rate generator
X	X	0	(off)

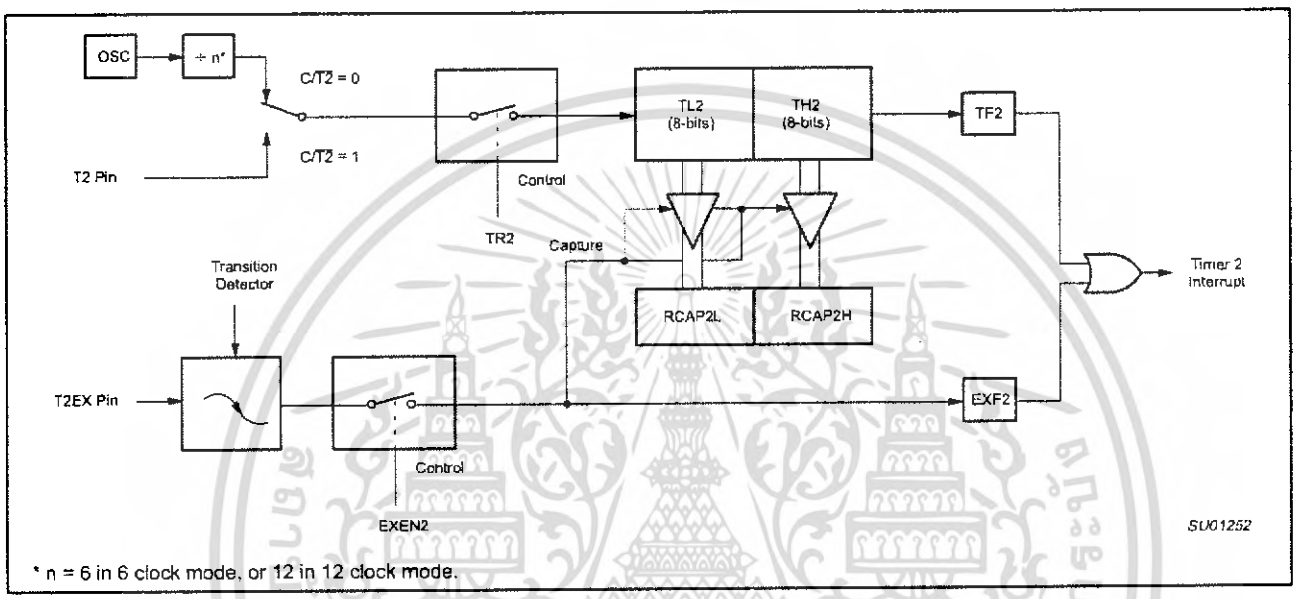


Figure 2. Timer 2 in Capture Mode

T2MOD Address = 0C9H Reset Value = XXXX XX00B

Not Bit Addressable

—	—	—	—	—	—	T2OE	DCEN
Bit 7	6	5	4	3	2	1	0

Symbol	Function
—	Not implemented, reserved for future use.*
T2OE	Timer 2 Output Enable bit.
DCEN	Down Count Enable bit. When set, this allows Timer 2 to be configured as an up/down counter.

* User software should not write 1s to reserved bits. These bits may be used in future 8051 family products to invoke new features. In that case, the reset or inactive value of the new bit will be 0, and its active value will be 1. The value read from a reserved bit is indeterminate.

SU00729

Figure 3. Timer 2 Mode (T2MOD) Control Register

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

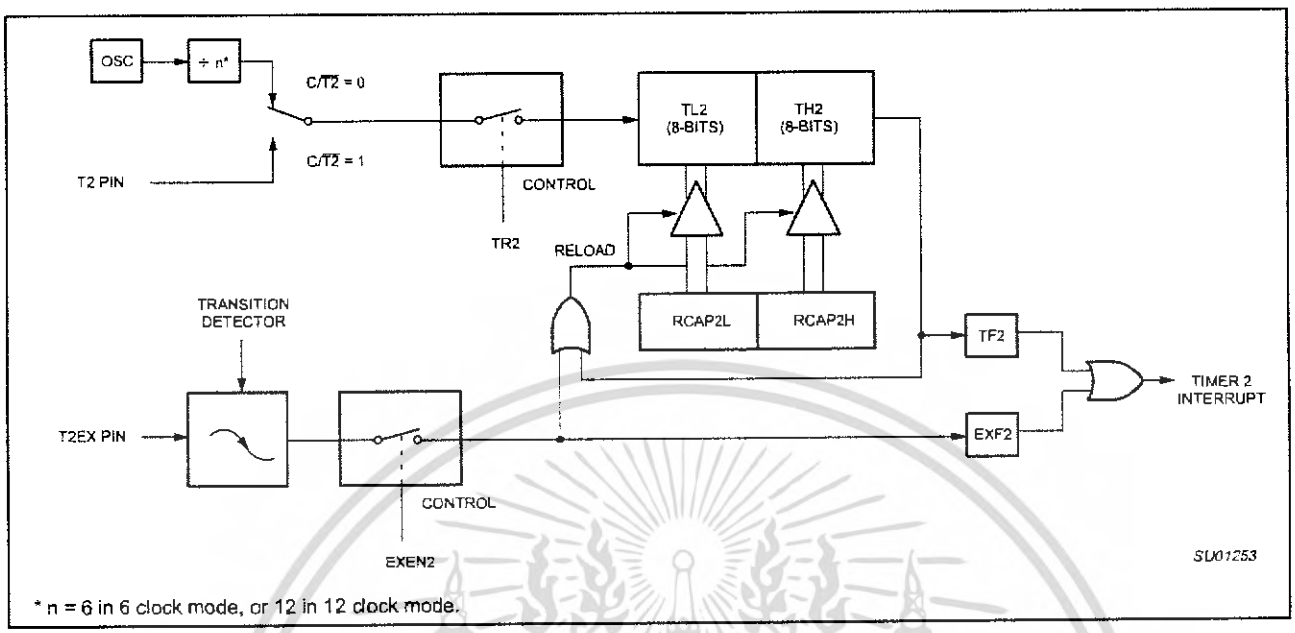


Figure 4. Timer 2 in Auto-Reload Mode (DCEN = 0)

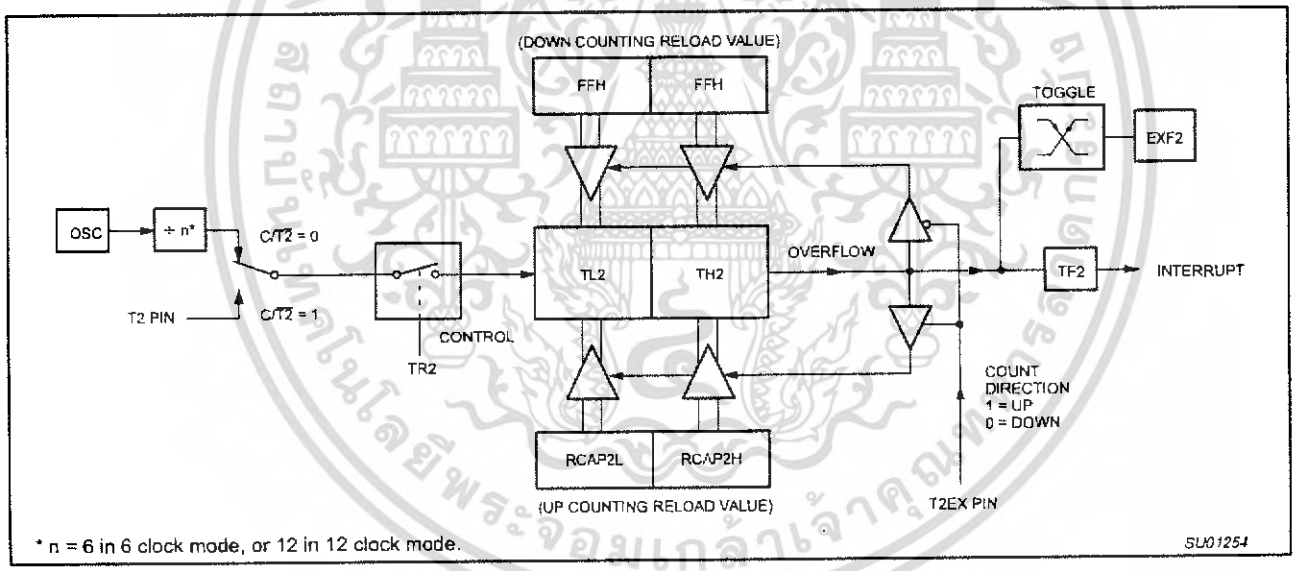


Figure 5. Timer 2 Auto Reload Mode (DCEN = 1)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

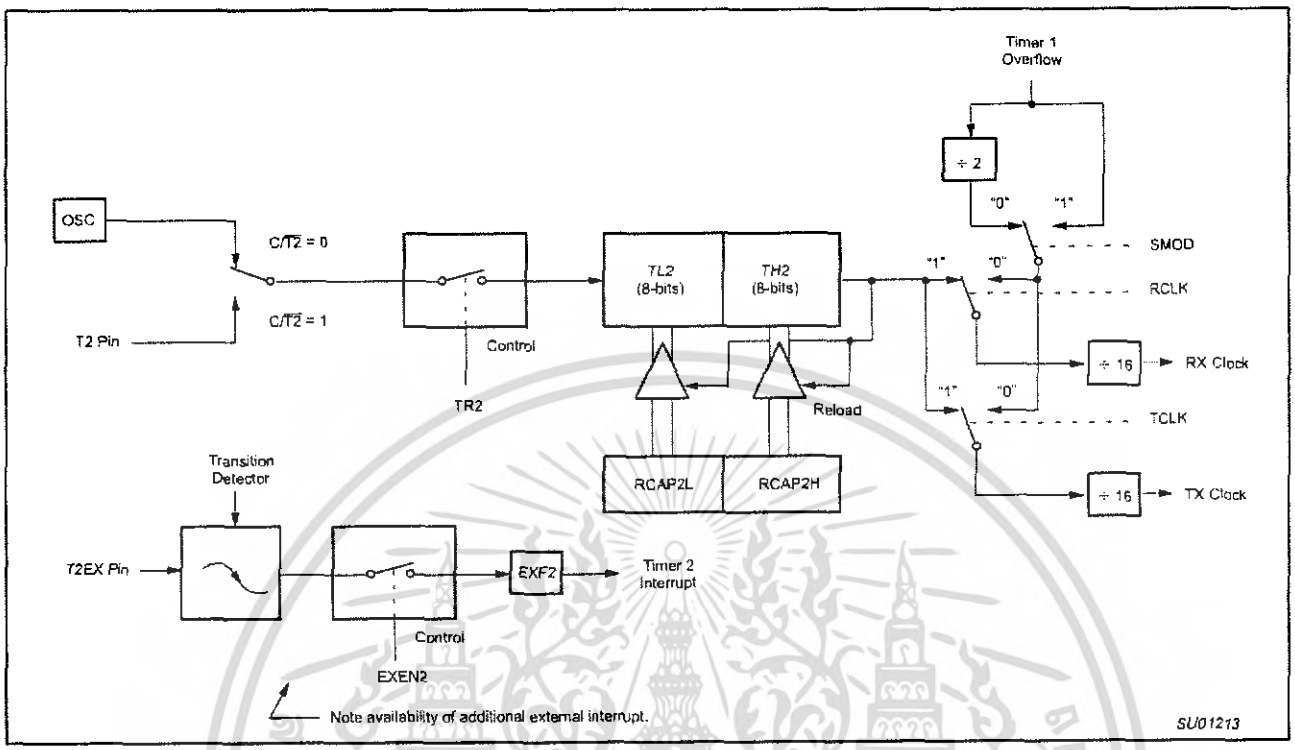


Figure 6. Timer 2 in Baud Rate Generator Mode

Table 4. Timer 2 Generated Commonly Used Baud Rates

Baud Rate		Osc Freq	Timer 2	
12 clock mode	6 clock mode		RCAP2H	RCAP2L
375 k	750 k	12 MHz	FF	FF
9.6 k	19.2 k	12 MHz	FF	D9
2.8 k	5.6 k	12 MHz	FF	B2
2.4 k	4.8 k	12 MHz	FF	64
1.2 k	2.4 k	12 MHz	FE	C8
300	600	12 MHz	FB	1E
110	220	12 MHz	F2	AF
300	600	6 MHz	FD	8F
110	220	6 MHz	F9	57

Baud Rate Generator Mode

Bits TCLK and/or RCLK in T2CON (Table 4) allow the serial port transmit and receive baud rates to be derived from either Timer 1 or Timer 2. When TCLK= 0, Timer 1 is used as the serial port transmit baud rate generator. When TCLK= 1, Timer 2 is used as the serial port transmit baud rate generator. RCLK has the same effect for the serial port receive baud rate. With these two bits, the serial port can have different receive and transmit baud rates – one generated by Timer 1, the other by Timer 2.

Figure 6 shows the Timer 2 in baud rate generation mode. The baud rate generation mode is like the auto-reload mode,in that a rollover in TH2 causes the Timer 2 registers to be reloaded with the 16-bit value in registers RCAP2H and RCAP2L, which are preset by software.

The baud rates in modes 1 and 3 are determined by Timer 2's overflow rate given below:

$$\text{Modes 1 and 3 Baud Rates} = \frac{\text{Timer 2 Overflow Rate}}{16}$$

The timer can be configured for either "timer" or "counter" operation. In many applications, it is configured for "timer" operation (C/T2*=0). Timer operation is different for Timer 2 when it is being used as a baud rate generator.

Usually, as a timer it would increment every machine cycle (i.e., $^1/_6$ the oscillator frequency in 6 clock mode, $^1/_{12}$ the oscillator frequency in 12 clock mode). As a baud rate generator, it increments at the oscillator frequency in 6 clock mode ($^{OSC}/_2$ in 12 clock mode). Thus the baud rate formula is as follows:

$$\text{Modes 1 and 3 Baud Rates} = \frac{\text{Oscillator Frequency}}{[\,n^* \times [65536 - (\text{RCAP2H, RCAP2L})]]}$$

* n = 16 in 6 clock mode
32 in 12 clock mode

Where: (RCAP2H, RCAP2L)= The content of RCAP2H and RCAP2L taken as a 16-bit unsigned integer.

The Timer 2 as a baud rate generator mode shown in Figure 6, is valid only if RCLK and/or TCLK = 1 in T2CON register. Note that a rollover in TH2 does not set TF2, and will not generate an interrupt. Thus, the Timer 2 interrupt does not have to be disabled when Timer 2 is in the baud rate generator mode. Also if the EXEN2 (T2 external enable flag) is set, a 1-to-0 transition in T2EX (Timer/counter 2 trigger input) will set EXF2 (T2 external flag) but will not cause a reload from (RCAP2H, RCAP2L) to (TH2,TL2). Therefore when Timer 2 is in use as a baud rate generator, T2EX can be used as an additional external interrupt, if needed.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

When Timer 2 is in the baud rate generator mode, one should not try to read or write TH2 and TL2. As a baud rate generator, Timer 2 is incremented every state time (osc/2) or asynchronously from pin T2; under these conditions, a read or write of TH2 or TL2 may not be accurate. The RCAP2 registers may be read, but should not be written to, because a write might overlap a reload and cause write and/or reload errors. The timer should be turned off (clear TR2) before accessing the Timer 2 or RCAP2 registers.

Table 4 shows commonly used baud rates and how they can be obtained from Timer 2.

Summary of Baud Rate Equations

Timer 2 is in baud rate generating mode. If Timer 2 is being clocked through pin T2(P1.0) the baud rate is:

$$\text{Baud Rate} = \frac{\text{Timer 2 Overflow Rate}}{16}$$

If Timer 2 is being clocked internally, the baud rate is:

$$\text{Baud Rate} = \frac{f_{OSC}}{[\,n^* \times [65536 - (\overline{RCAP2H, RCAP2L})]]}$$

* n = 16 in 6 clock mode
32 in 12 clock mode

Where f_{OSC}= Oscillator Frequency

To obtain the reload value for RCAP2H and RCAP2L, the above equation can be rewritten as:

$$RCAP2H, RCAP2L = 65536 - \left(\frac{f_{OSC}}{n^* \times \text{Baud Rate}}\right)$$

Timer/Counter 2 Set-up

Except for the baud rate generator mode, the values given for T2CON do not include the setting of the TR2 bit. Therefore, bit TR2 must be set, separately, to turn the timer on. see Table 5 for set-up of Timer 2 as a timer. Also see Table 6 for set-up of Timer 2 as a counter.

Table 5. Timer 2 as a Timer

MODE	T2CON	
	INTERNAL CONTROL (Note 1)	EXTERNAL CONTROL (Note 2)
16-bit Auto-Reload	00H	08H
16-bit Capture	01H	09H
Baud rate generator receive and transmit same baud rate	34H	36H
Receive only	24H	26H
Transmit only	14H	16H

Table 6. Timer 2 as a Counter

MODE	TMOD	
	INTERNAL CONTROL (Note 1)	EXTERNAL CONTROL (Note 2)
16-bit	02H	0AH
Auto-Reload	03H	0BH

NOTES:
1. Capture/reload occurs only on timer/counter overflow.
2. Capture/reload occurs on timer/counter overflow and a 1-to-0 transition on T2EX (P1.1) pin except when Timer 2 is used in the baud rate generator mode.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Enhanced UART

The UART operates in all of the usual modes that are described in the first section of *Data Handbook IC20, 80C51-Based 8-Bit Microcontrollers*. In addition the UART can perform framing error detect by looking for missing stop bits, and automatic address recognition. The UART also fully supports multiprocessor communication as does the standard 80C51 UART.

When used for framing error detect the UART looks for missing stop bits in the communication. A missing bit will set the FE bit in the SCON register. The FE bit shares the SCON.7 bit with SM0 and the function of SCON.7 is determined by PCON.6 (SMOD0) (see Figure 7). If SMOD0 is set then SCON.7 functions as FE. SCON.7 functions as SM0 when SMOD0 is cleared. When used as FE SCON.7 can only be cleared by software. Refer to Figure 8.

Automatic Address Recognition

Automatic Address Recognition is a feature which allows the UART to recognize certain addresses in the serial bit stream by using hardware to make the comparisons. This feature saves a great deal of software overhead by eliminating the need for the software to examine every serial address which passes by the serial port. This feature is enabled by setting the SM2 bit in SCON. In the 9 bit UART modes, mode 2 and mode 3, the Receive Interrupt flag (RI) will be automatically set when the received byte contains either the "Given" address or the "Broadcast" address. The 9-bit mode requires that the 9th information bit is a 1 to indicate that the received information is an address and not data. Automatic address recognition is shown in Figure 9.

The 8 bit mode is called Mode 1. In this mode the RI flag will be set if SM2 is enabled and the information received has a valid stop bit following the 8 address bits and the information is either a Given or Broadcast address.

Mode 0 is the Shift Register mode and SM2 is ignored.

Using the Automatic Address Recognition feature allows a master to selectively communicate with one or more slaves by invoking the Given slave address or addresses. All of the slaves may be contacted by using the Broadcast address. Two special Function Registers are used to define the slave's address, SADDR, and the address mask, SADEN. SADEN is used to define which bits in the SADDR are to b used and which bits are "don't care". The SADEN mask can be logically ANDed with the SADDR to create the "Given" address which the master will use for addressing each of the slaves. Use of the Given address allows multiple slaves to be recognized while excluding others. The following examples will help to show the versatility of this scheme:

Slave 0	SADDR	=	1100 0000
	SADEN	=	1111 1101
	Given	=	1100 00X0
Slave 1	SADDR	=	1100 0000
	SADEN	=	1111 1110
	Given	=	1100 000X

In the above example SADDR is the same and the SADEN data is used to differentiate between the two slaves. Slave 0 requires a 0 in bit 0 and it ignores bit 1. Slave 1 requires a 0 in bit 1 and bit 0 is ignored. A unique address for Slave 0 would be 1100 0010 since slave 1 requires a 0 in bit 1. A unique address for slave 1 would be 1100 0001 since a 1 in bit 0 will exclude slave 0. Both slaves can be selected at the same time by an address which has bit 0 = 0 (for slave 0) and bit 1 = 0 (for slave 1). Thus, both could be addressed with 1100 0000.

In a more complex system the following could be used to select slaves 1 and 2 while excluding slave 0:

Slave 0	SADDR	=	1100 0000
	SADEN	=	1111 1001
	Given	=	1100 0XX0
Slave 1	SADDR	=	1110 0000
	SADEN	=	1111 1010
	Given	=	1110 0X0X
Slave 2	SADDR	=	1110 0000
	SADEN	=	1111 1100
	Given	=	1110 00XX

In the above example the differentiation among the 3 slaves is in the lower 3 address bits. Slave 0 requires that bit 0 = 0 and it can be uniquely addressed by 1110 0110. Slave 1 requires that bit 1 = 0 and it can be uniquely addressed by 1110 and 0101. Slave 2 requires that bit 2 = 0 and its unique address is 1110 0011. To select Slaves 0 and 1 and exclude Slave 2 use address 1110 0100, since it is necessary to make bit 2 = 1 to exclude slave 2.

The Broadcast Address for each slave is created by taking the logical OR of SADDR and SADEN. Zeros in this result are trended as don't-cares. In most cases, interpreting the don't-cares as ones, the broadcast address will be FF hexadecimal.

Upon reset SADDR (SFR address 0A9H) and SADEN (SFR address 0B9H) are loaded with 0s. This produces a given address of all "don't cares" as well as a Broadcast address of all "don't cares". This effectively disables the Automatic Addressing mode and allows the microcontroller to use standard 80C51 type UART drivers which do not make use of this feature.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SCON Address = 98H Reset Value = 0000 0000B

Bit Addressable

	SM0/FE	SM1	SM2	REN	TB8	RB8	TI	RI
Bit:	7	6	5	4	3	2	1	0

(SMOD0 = 0/1)*

Symbol	Function
FE	Framing Error bit. This bit is set by the receiver when an invalid stop bit is detected. The FE bit is not cleared by valid frames but should be cleared by software. The SMOD0 bit must be set to enable access to the FE bit.
SM0	Serial Port Mode Bit 0. (SMOD0 must = 0 to access bit SM0)
SM1	Serial Port Mode Bit 1

SM0	SM1	Mode	Description	Baud Rate**
0	0	0	shift register	$f_{OSC}/6$ (6 clock mode) or $f_{OSC}/12$ (12 clock mode)
0	1	1	8-bit UART	variable
1	0	2	9-bit UART	$f_{OSC}/32$ or $f_{OSC}/16$ (6 clock mode) or $f_{OSC}/64$ or $f_{OSC}/32$ (12 clock mode)
1	1	3	9-bit UART	variable

SM2	*Enables the Automatic Address Recognition feature in Modes 2 or 3.* If SM2 = 1 then RI will not be set unless the received 9th data bit (RB8) is 1, indicating an address, and the received byte is a Given or Broadcast Address. In Mode 1, if SM2 = 1 then RI will not be activated unless a valid stop bit was received, and the received byte is a Given or Broadcast Address. In Mode 0, SM2 should be 0.
REN	Enables serial reception. Set by software to enable reception. Clear by software to disable reception.
TB8	The 9th data bit that will be transmitted in Modes 2 and 3. Set or clear by software as desired.
RB8	In modes 2 and 3, the 9th data bit that was received. In Mode 1, if SM2 = 0, RB8 is the stop bit that was received. In Mode 0, RB8 is not used.
TI	Transmit interrupt flag. Set by hardware at the end of the 8th bit time in Mode 0, or at the beginning of the stop bit in the other modes, in any serial transmission. Must be cleared by software.
RI	Receive interrupt flag. Set by hardware at the end of the 8th bit time in Mode 0, or halfway through the stop bit time in the other modes, in any serial reception (except see SM2). Must be cleared by software.

NOTE:
*SMOD0 is located at PCON6.
**f_{OSC} = oscillator frequency

SU01255

Figure 7. SCON: Serial Port Control Register

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

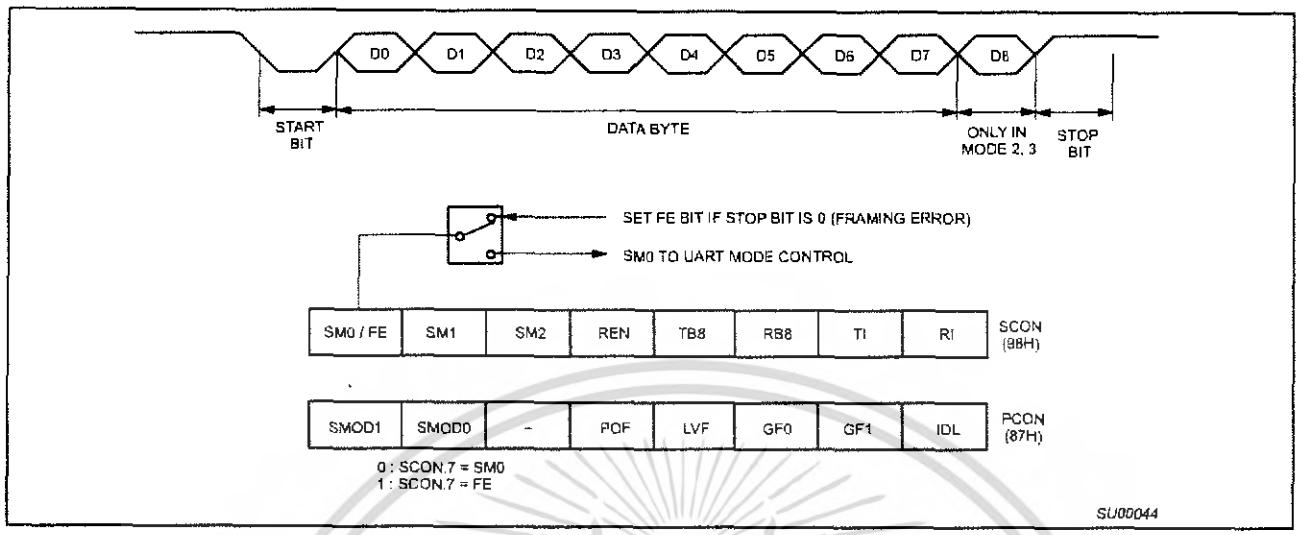


Figure 8. UART Framing Error Detection

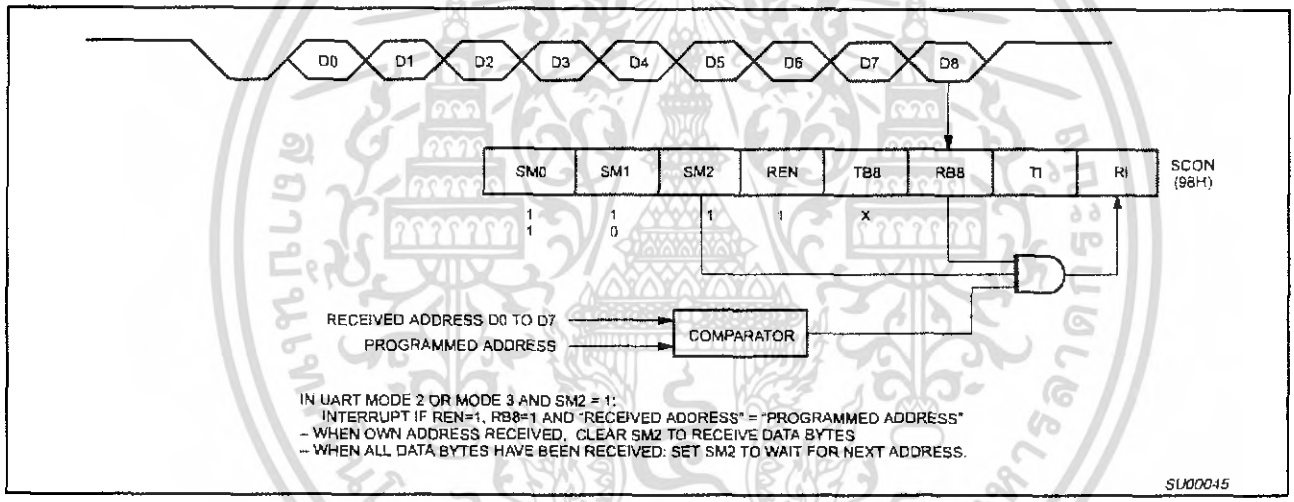


Figure 9. UART Multiprocessor Communication, Automatic Address Recognition

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Interrupt Priority Structure

The P89C51RB2/RC2/RD2 has a 7 source four-level interrupt structure (see Table 7).

There are 3 SFRs associated with the four-level interrupt. They are the IE, IP, and IPH. (See Figures 10, 11, and 12.) The IPH (Interrupt Priority High) register makes the four-level interrupt structure possible. The IPH is located at SFR address B7H. The structure of the IPH register and a description of its bits is shown in Figure 12.

The function of the IPH SFR, when combined with the IP SFR, determines the priority of each interrupt. The priority of each interrupt is determined as shown in the following table:

PRIORITY BITS		INTERRUPT PRIORITY LEVEL
IPH.x	IP.x	
0	0	Level 0 (lowest priority)
0	1	Level 1
1	0	Level 2
1	1	Level 3 (highest priority)

The priority scheme for servicing the interrupts is the same as that for the 80C51, except there are four interrupt levels rather than two as on the 80C51. An interrupt will be serviced as long as an interrupt of equal or higher priority is not already being serviced. If an interrupt of equal or higher level priority is being serviced, the new interrupt will wait until it is finished before being serviced. If a lower priority level interrupt is being serviced, it will be stopped and the new interrupt serviced. When the new interrupt is finished, the lower priority level interrupt that was stopped will be completed.

Table 7. Interrupt Table

SOURCE	POLLING PRIORITY	REQUEST BITS	HARDWARE CLEAR?	VECTOR ADDRESS
X0	1	IE0	N (L)[1] Y (T)[2]	03H
T0	2	TP0	Y	0BH
X1	3	IE1	N (L) Y (T)	13H
T1	4	TF1	Y	1BH
PCA	5	CF, CCFn n = 0–4	N	33H
SP	6	RI, TI	N	23H
T2	7	TF2, EXF2	N	2BH

NOTES:
1. L = Level activated
2. T = Transition activated

	7	6	5	4	3	2	1	0
IE (0A8H)	EA	EC	ET2	ES	ET1	EX1	ET0	EX0

Enable Bit = 1 enables the interrupt.
Enable Bit = 0 disables it.

BIT	SYMBOL	FUNCTION
IE.7	EA	Global disable bit. If EA = 0, all interrupts are disabled. If EA = 1, each interrupt can be individually enabled or disabled by setting or clearing its enable bit.
IE.6	EC	PCA interrupt enable bit
IE.5	ET2	Timer 2 interrupt enable bit.
IE.4	ES	Serial Port interrupt enable bit.
IE.3	ET1	Timer 1 interrupt enable bit.
IE.2	EX1	External interrupt 1 enable bit.
IE.1	ET0	Timer 0 interrupt enable bit.
IE.0	EX0	External interrupt 0 enable bit.

SU01290

Figure 10. IE Registers

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

	7	6	5	4	3	2	1	0
IP (0B8H)	–	PPC	PT2	PS	PT1	PX1	PT0	PX0

Priority Bit = 1 assigns high priority
Priority Bit = 0 assigns low priority

BIT	SYMBOL	FUNCTION
IP.7	–	–
IP.6	PPC	PCA interrupt priority bit
IP.5	PT2	Timer 2 interrupt priority bit.
IP.4	PS	Serial Port interrupt priority bit.
IP.3	PT1	Timer 1 interrupt priority bit.
IP.2	PX1	External interrupt 1 priority bit.
IP.1	PT0	Timer 0 interrupt priority bit.
IP.0	PX0	External interrupt 0 priority bit.

SU01291

Figure 11. IP Registers

	7	6	5	4	3	2	1	0
IPH (B7H)	–	PPCH	PT2H	PSH	PT1H	PX1H	PT0H	PX0H

Priority Bit = 1 assigns higher priority
Priority Bit = 0 assigns lower priority

BIT	SYMBOL	FUNCTION
IPH.7	–	–
IPH.6	PPCH	PCA interrupt priority bit
IPH.5	PT2H	Timer 2 interrupt priority bit high.
IPH.4	PSH	Serial Port interrupt priority bit high.
IPH.3	PT1H	Timer 1 interrupt priority bit high.
IPH.2	PX1H	External interrupt 1 priority bit high.
IPH.1	PT0H	Timer 0 interrupt priority bit high.
IPH.0	PX0H	External interrupt 0 priority bit high.

SU01292

Figure 12. IPH Registers

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Reduced EMI Mode

The AO bit (AUXR.0) in the AUXR register when set disables the ALE output.

Reduced EMI Mode

AUXR (8EH)

7	6	5	4	3	2	1	0
–	–	–	–	–	–	EXTRAM	AO

AUXR.1 EXTRAM
AUXR.0 AO Turns off ALE output.

Dual DPTR

The dual DPTR structure (see Figure 13) is a way by which the chip will specify the address of an external data memory location. There are two 16-bit DPTR registers that address the external memory, and a single bit called DPS = AUXR1/bit0 that allows the program code to switch between them.

- New Register Name: AUXR1#
- SFR Address: A2H
- Reset Value: xxxxxxx0B

AUXR1 (A2H)

7	6	5	4	3	2	1	0
–	–	ENBOOT	–	GF2	0	–	DPS

Where:
DPS = AUXR1/bit0 = Switches between DPTR0 and DPTR1.

Select Reg	DPS
DPTR0	0
DPTR1	1

The DPS bit status should be saved by software when switching between DPTR0 and DPTR1.

The GF2 bit is a general purpose user-defined flag. Note that bit 2 is not writable and is always read as a zero. This allows the DPS bit to be quickly toggled simply by executing an INC AUXR1 instruction without affecting the GF2 bit.

The ENBOOT bit determines whether the BOOTROM is enabled or disabled. This bit will automatically be set if the status byte is non zero during reset or $\overline{PSEN}$ is pulled low, ALE floats high, and EA > V_{IH} on the falling edge of reset. Otherwise, this bit will be cleared during reset.

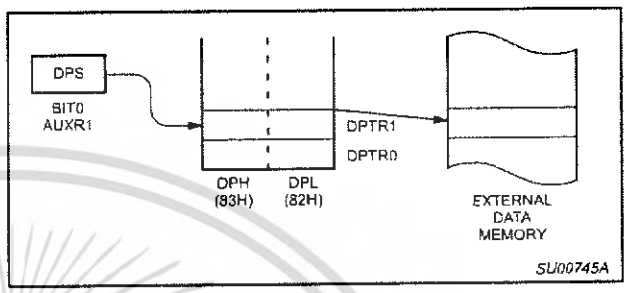


Figure 13.

DPTR Instructions

The instructions that refer to DPTR refer to the data pointer that is currently selected using the AUXR1/bit 0 register. The six instructions that use the DPTR are as follows:

INC DPTR	Increments the data pointer by 1
MOV DPTR, #data16	Loads the DPTR with a 16-bit constant
MOV A, @ A+DPTR	Move code byte relative to DPTR to ACC
MOVX A, @ DPTR	Move external RAM (16-bit address) to ACC
MOVX @ DPTR , A	Move ACC to external RAM (16-bit address)
JMP @ A + DPTR	Jump indirect relative to DPTR

The data pointer can be accessed on a byte-by-byte basis by specifying the low or high byte in an instruction which accesses the SFRs. See *Application Note AN458* for more details.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Programmable Counter Array (PCA)

The Programmable Counter Array available on the 89C51RB2/RC2/RD2 is a special 16-bit Timer that has five 16-bit capture/compare modules associated with it. Each of the modules can be programmed to operate in one of four modes: rising and/or falling edge capture, software timer, high-speed output, or pulse width modulator. Each module has a pin associated with it in port 1. Module 0 is connected to P1.3(CEX0), module 1 to P1.4(CEX1), etc. The basic PCA configuration is shown in Figure 14.

The PCA timer is a common time base for all five modules and can be programmed to run at: 1/6 the oscillator frequency, 1/2 the oscillator frequency, the Timer 0 overflow, or the input on the ECI pin (P1.2). The timer count source is determined from the CPS1 and CPS0 bits in the CMOD SFR as follows (see Figure 17):

CPS1	CPS0	PCA Timer Count Source
0	0	1/6 oscillator frequency (6 clock mode); 1/12 oscillator frequency (12 clock mode)
0	1	1/2 oscillator frequency (6 clock mode); 1/4 oscillator frequency (12 clock mode)
1	0	Timer 0 overflow
1	1	External Input at ECI pin

In the CMOD SFR are three additional bits associated with the PCA. They are CIDL which allows the PCA to stop during idle mode, WDTE which enables or disables the watchdog function on module 4, and ECF which when set causes an interrupt and the PCA overflow flag CF (in the CCON SFR) to be set when the PCA timer overflows. These functions are shown in Figure 15.

The watchdog timer function is implemented in module 4 (see Figure 24).

The CCON SFR contains the run control bit for the PCA and the flags for the PCA timer (CF) and each module (refer to Figure 18). To run the PCA the CR bit (CCON.6) must be set by software. The PCA is shut off by clearing this bit. The CF bit (CCON.7) is set when the PCA counter overflows and an interrupt will be generated if the ECF bit in the CMOD register is set, The CF bit can only be cleared by software. Bits 0 through 4 of the CCON register are the flags for the modules (bit 0 for module 0, bit 1 for module 1, etc.) and are set by hardware when either a match or a capture occurs. These flags also can only be cleared by software. The PCA interrupt system shown in Figure 16.

Each module in the PCA has a special function register associated with it. These registers are: CCAPM0 for module 0, CCAPM1 for module 1, etc. (see Figure 19). The registers contain the bits that control the mode that each module will operate in. The ECCF bit (CCAPMn.0 where n=0, 1, 2, 3, or 4 depending on the module) enables the CCF flag in the CCON SFR to generate an interrupt when a match or compare occurs in the associated module. PWM (CCAPMn.1) enables the pulse width modulation mode. The TOG bit (CCAPMn.2) when set causes the CEX output associated with the module to toggle when there is a match between the PCA counter and the module's capture/compare register. The match bit MAT (CCAPMn.3) when set will cause the CCFn bit in the CCON register to be set when there is a match between the PCA counter and the module's capture/compare register.

The next two bits CAPN (CCAPMn.4) and CAPP (CCAPMn.5) determine the edge that a capture input will be active on. The CAPN bit enables the negative edge, and the CAPP bit enables the positive edge. If both bits are set both edges will be enabled and a capture will occur for either transition. The last bit in the register ECOM (CCAPMn.6) when set enables the comparator function. Figure 20 shows the CCAPMn settings for the various PCA functions.

There are two additional registers associated with each of the PCA modules. They are CCAPnH and CCAPnL and these are the registers that store the 16-bit count when a capture occurs or a compare should occur. When a module is used in the PWM mode these registers are used to control the duty cycle of the output.

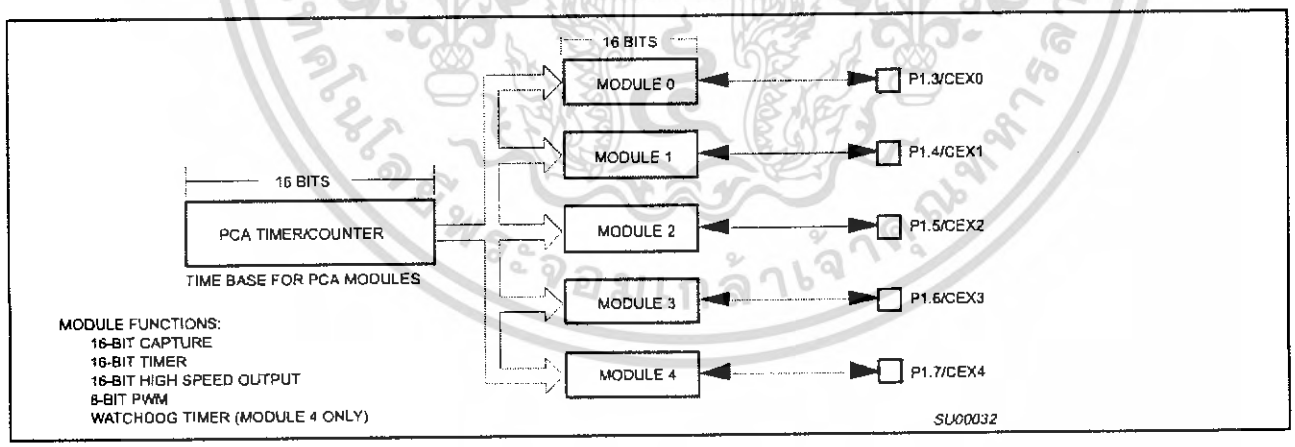


Figure 14. Programmable Counter Array (PCA)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

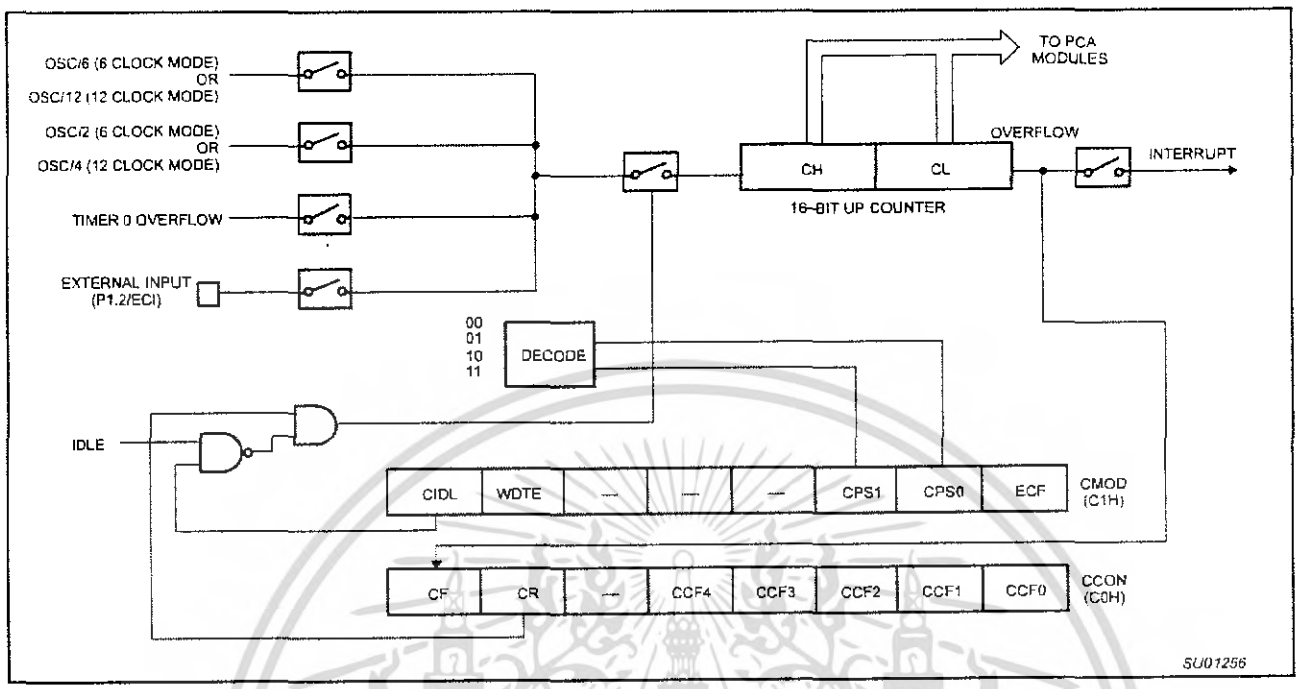


Figure 15. PCA Timer/Counter

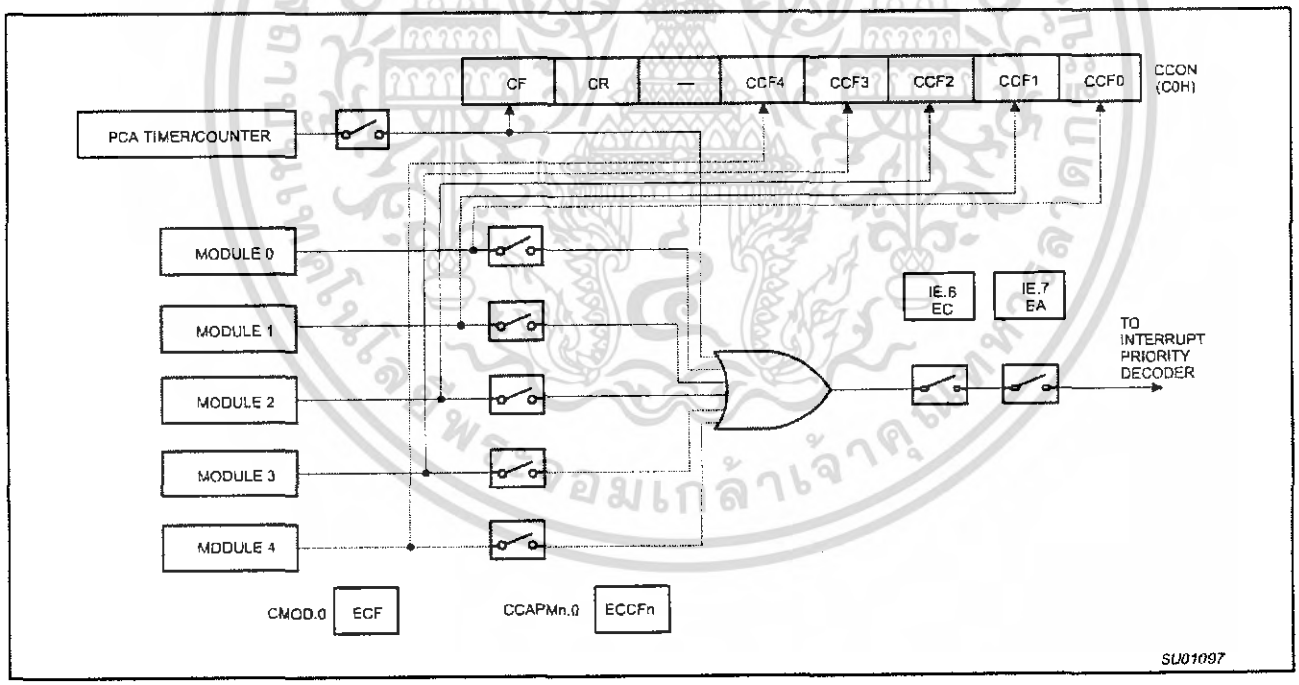


Figure 16. PCA Interrupt System

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CMOD Address = D9H Reset Value = 00XX X000B

Bit:	7	6	5	4	3	2	1	0
	CIDL	WDTE	–	–	–	CPS1	CPS0	ECF

Symbol	Function
CIDL	Counter Idle control: CIDL = 0 programs the PCA Counter to continue functioning during idle Mode. CIDL = 1 programs it to be gated off during idle.
WDTE	Watchdog Timer Enable: WDTE = 0 disables Watchdog Timer function on PCA Module 4. WDTE = 1 enables it.
–	Not implemented, reserved for future use.*
CPS1	PCA Count Pulse Select bit 1.
CPS0	PCA Count Pulse Select bit 0.

CPS1	CPS0	Selected PCA Input**	
0	0	0	Internal clock, f_{OSC}/6 in 6 clock mode (f_{OSC}/12 in 12 clock mode)
0	1	1	Internal clock, f_{OSC}/2 in 6 clock mode (f_{OSC}/4 in 12 clock mode)
1	0	2	Timer 0 overflow
1	1	3	External clock at ECI/P1.2 pin (max. rate = f_{OSC}/4 in 6 clock mode, f_{OSC}/8 in 12 clock mode)

ECF	PCA Enable Counter Overflow interrupt: ECF = 1 enables CF bit in CCON to generate an interrupt. ECF = 0 disables that function of CF.

NOTE:
* User software should not write 1s to reserved bits. These bits may be used in future 8051 family products to invoke new features. In that case, the reset or inactive value of the new bit will be 0, and its active value will be 1. The value read from a reserved bit is indeterminate.
** f_{OSC} = oscillator frequency

SU01318

Figure 17. CMOD: PCA Counter Mode Register

CCON Address = D8H Reset Value = 00X0 0000B

Bit Addressable

Bit:	7	6	5	4	3	2	1	0
	CF	CR	–	CCF4	CCF3	CCF2	CCF1	CCF0

Symbol	Function
CF	PCA Counter Overflow flag. Set by hardware when the counter rolls over. CF flags an interrupt if bit ECF in CMOD is set. CF may be set by either hardware or software but can only be cleared by software.
CR	PCA Counter Run control bit. Set by software to turn the PCA counter on. Must be cleared by software to turn the PCA counter off.
–	Not implemented, reserved for future use*.
CCF4	PCA Module 4 interrupt flag. Set by hardware when a match or capture occurs. Must be cleared by software.
CCF3	PCA Module 3 interrupt flag. Set by hardware when a match or capture occurs. Must be cleared by software.
CCF2	PCA Module 2 interrupt flag. Set by hardware when a match or capture occurs. Must be cleared by software.
CCF1	PCA Module 1 interrupt flag. Set by hardware when a match or capture occurs. Must be cleared by software.
CCF0	PCA Module 0 interrupt flag. Set by hardware when a match or capture occurs. Must be cleared by software.

NOTE:
* User software should not write 1s to reserved bits. These bits may be used in future 8051 family products to invoke new features. In that case, the reset or inactive value of the new bit will be 0, and its active value will be 1. The value read from a reserved bit is indeterminate.

SU01319

Figure 18. CCON: PCA Counter Control Register

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CCAPMn Address CCAPM0 0DAH
CCAPM1 0DBH
CCAPM2 0DCH
CCAPM3 0DDH
CCAPM4 0DEH

Reset Value = X000 0000B

Not Bit Addressable

–	ECOMn	CAPPn	CAPNn	MATn	TOGn	PWMn	ECCFn
7	6	5	4	3	2	1	0

Bit:

Symbol	Function
–	Not implemented, reserved for future use*.
ECOMn	Enable Comparator. ECOMn = 1 enables the comparator function.
CAPPn	Capture Positive, CAPPn = 1 enables positive edge capture.
CAPNn	Capture Negative, CAPNn = 1 enables negative edge capture.
MATn	Match. When MATn = 1, a match of the PCA counter with this module's compare/capture register causes the CCFn bit in CCON to be set, flagging an interrupt.
TOGn	Toggle. When TOGn = 1, a match of the PCA counter with this module's compare/capture register causes the CEXn pin to toggle.
PWMn	Pulse Width Modulation Mode. PWMn = 1 enables the CEXn pin to be used as a pulse width modulated output.
ECCFn	Enable CCF interrupt. Enables compare/capture flag CCFn in the CCON register to generate an interrupt.

NOTE:
*User software should not write 1s to reserved bits. These bits may be used in future 8051 family products to invoke new features. In that case, the reset or inactive value of the new bit will be 0, and its active value will be 1. The value read from a reserved bit is indeterminate.

SU01320

Figure 19. CCAPMn: PCA Modules Compare/Capture Registers

–	ECOMn	CAPPn	CAPNn	MATn	TOGn	PWMn	ECCFn	MODULE FUNCTION
X	0	0	0	0	0	0	0	No operation
X	X	1	0	0	0	0	X	16-bit capture by a positive-edge trigger on CEXn
X	X	0	1	0	0	0	X	16-bit capture by a negative trigger on CEXn
X	X	1	1	0	0	0	X	16-bit capture by a transition on CEXn
X	1	0	0	1	0	0	X	16-bit Software Timer
X	1	0	0	1	1	0	X	16-bit High Speed Output
X	1	0	0	0	0	1	0	8-bit PWM
X	1	0	0	1	X	0	X	Watchdog Timer

Figure 20. PCA Module Modes (CCAPMn Register)

PCA Capture Mode
To use one of the PCA modules in the capture mode either one or both of the CCAPM bits CAPN and CAPP for that module must be set. The external CEX input for the module (on port 1) is sampled for a transition. When a valid transition occurs the PCA hardware loads the value of the PCA counter registers (CH and CL) into the module's capture registers (CCAPnL and CCAPnH). If the CCFn bit for the module in the CCON SFR and the ECCFn bit in the CCAPMn SFR are set then an interrupt will be generated. Refer to Figure 21.

16-bit Software Timer Mode
The PCA modules can be used as software timers by setting both the ECOM and MAT bits in the modules CCAPMn register. The PCA timer will be compared to the module's capture registers and when a match occurs an interrupt will occur if the CCFn (CCON SFR) and the ECCFn (CCAPMn SFR) bits for the module are both set (see Figure 22).

High Speed Output Mode
In this mode the CEX output (on port 1) associated with the PCA module will toggle each time a match occurs between the PCA counter and the module's capture registers. To activate this mode the TOG, MAT, and ECOM bits in the module's CCAPMn SFR must be set (see Figure 23).

Pulse Width Modulator Mode
All of the PCA modules can be used as PWM outputs. Figure 24 shows the PWM function. The frequency of the output depends on the source for the PCA timer. All of the modules will have the same frequency of output because they all share the PCA timer. The duty cycle of each module is independently variable using the module's capture register CCAPLn. When the value of the PCA CL SFR is less than the value in the module's CCAPLn SFR the output will be low, when it is equal to or greater than the output will be high. When CL overflows from FF to 00, CCAPLn is reloaded with the value in CCAPHn. the allows updating the PWM without glitches. The PWM and ECOM bits in the module's CCAPMn register must be set to enable the PWM mode.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

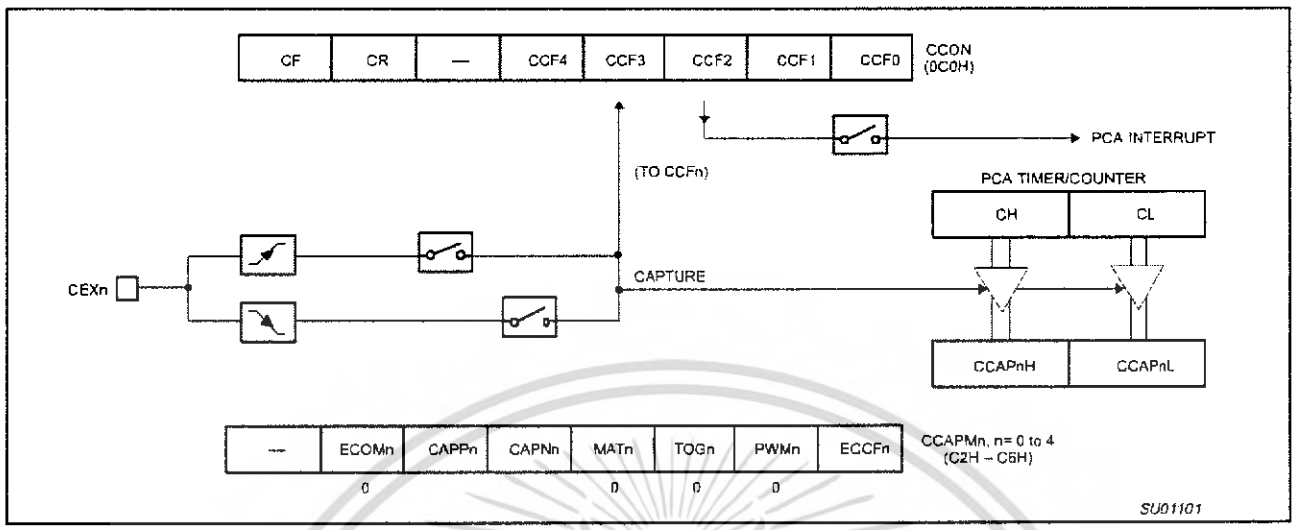


Figure 21. PCA Capture Mode

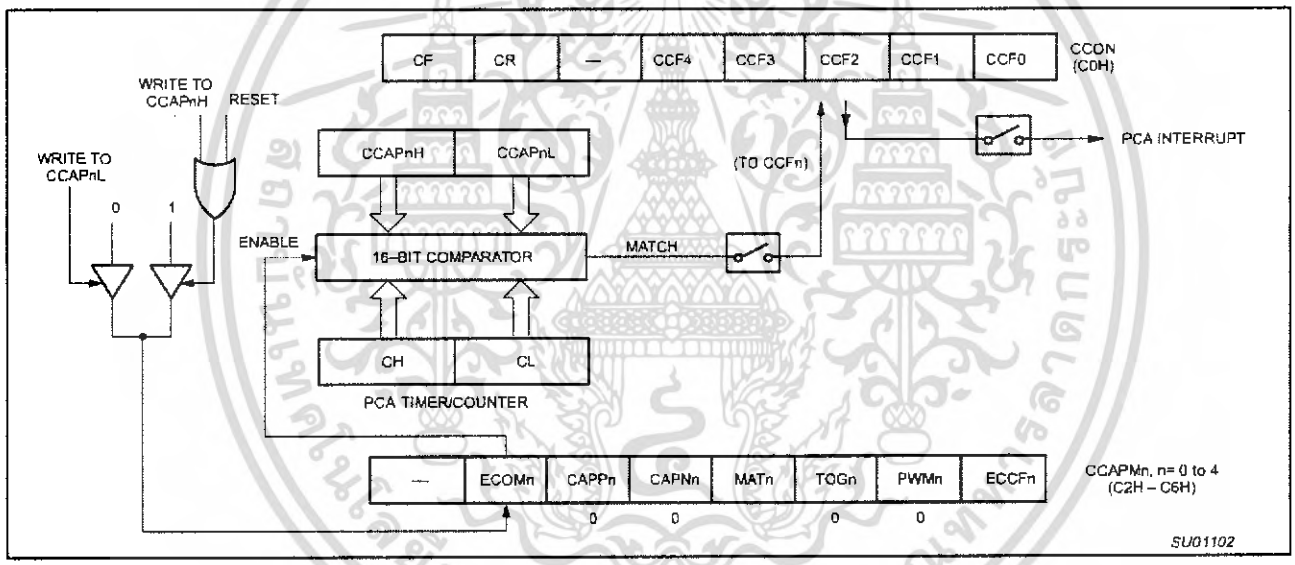


Figure 22. PCA Compare Mode

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

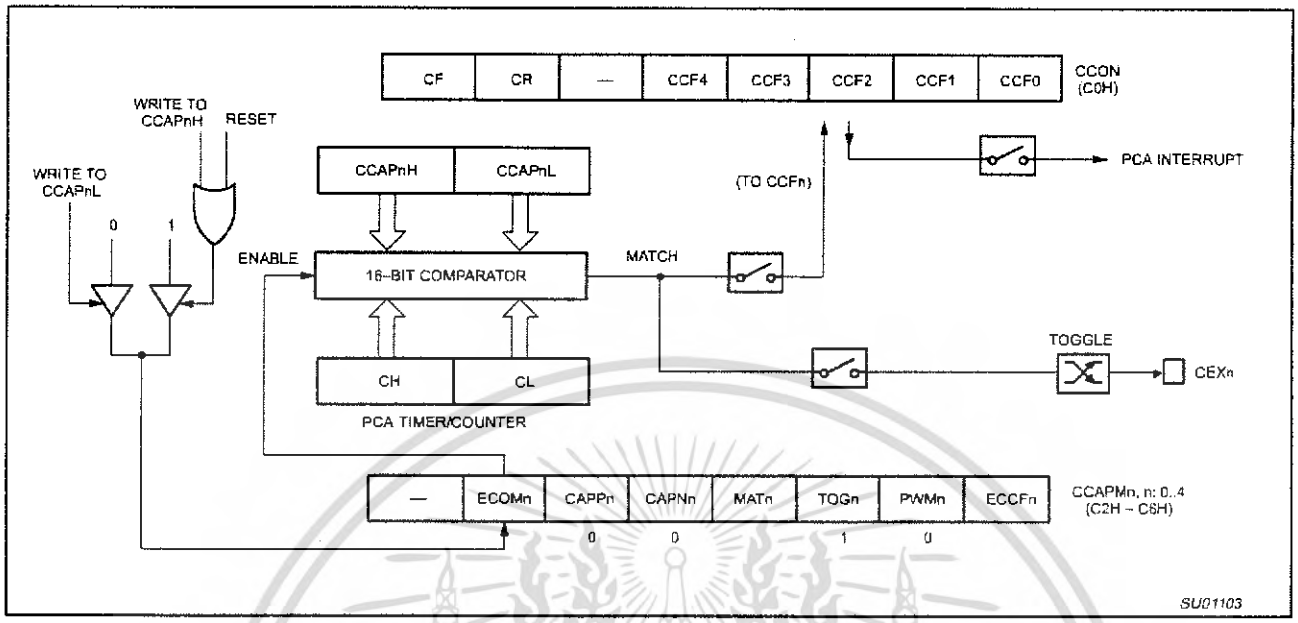


Figure 23. PCA High Speed Output Mode

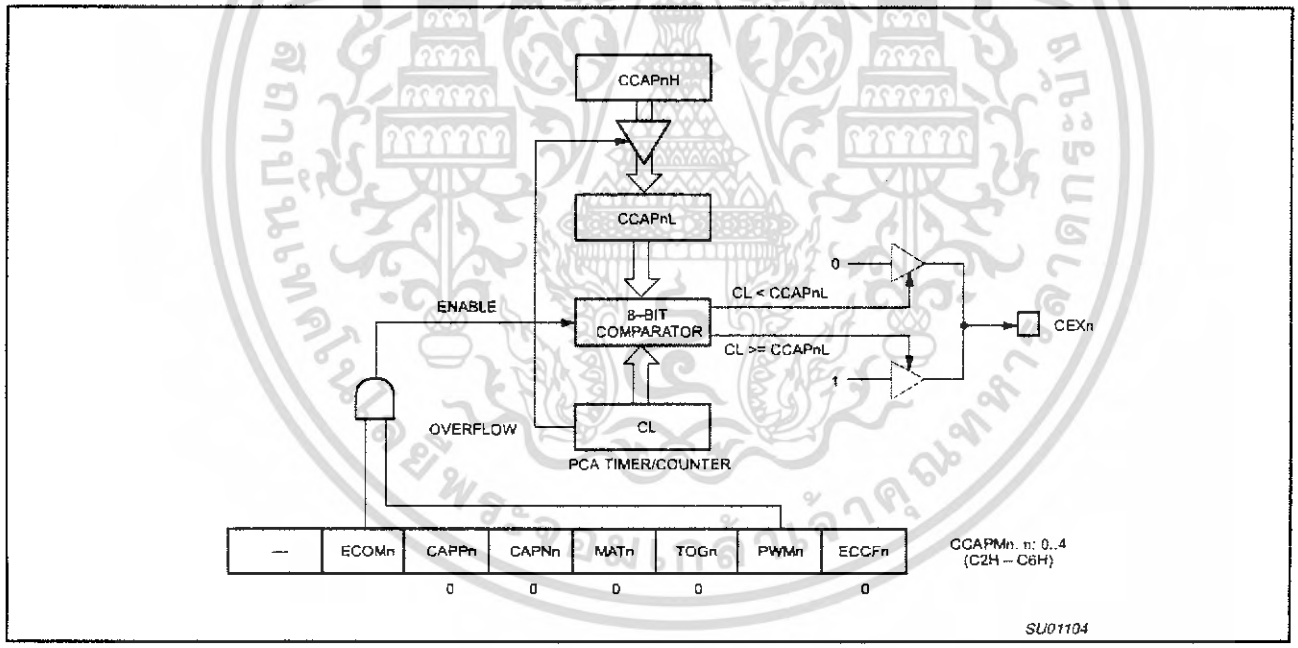


Figure 24. PCA PWM Mode

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

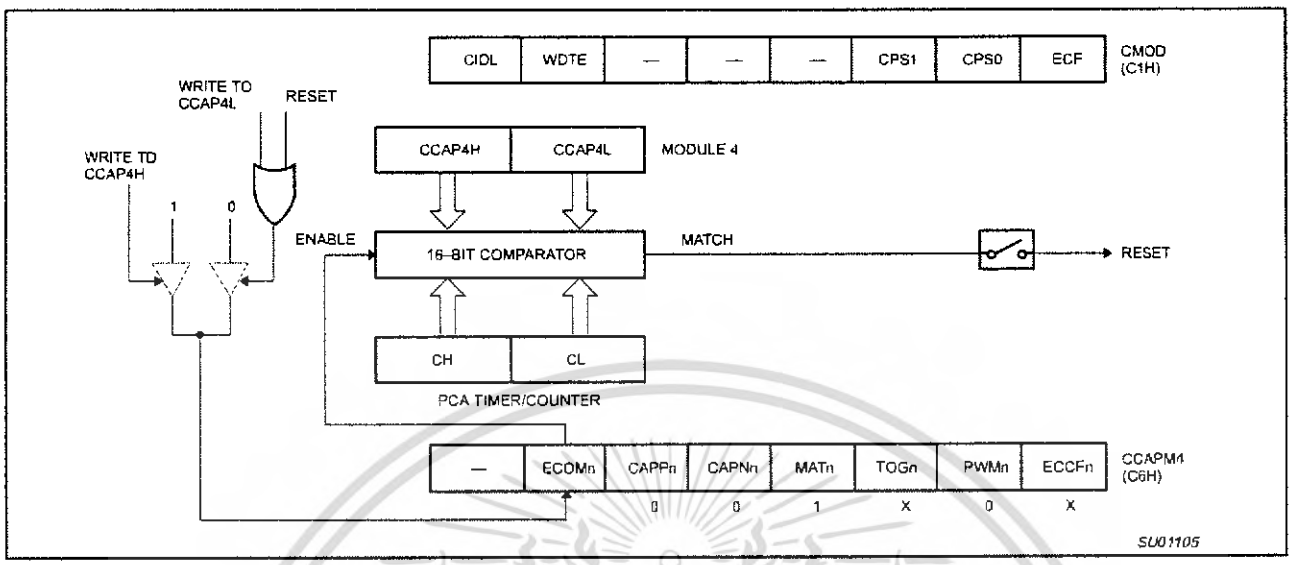


Figure 25. PCA Watchdog Timer m(Module 4 only)

PCA Watchdog Timer

An on-board watchdog timer is available with the PCA to improve the reliability of the system without increasing chip count. Watchdog timers are useful for systems that are susceptible to noise, power glitches, or electrostatic discharge. Module 4 is the only PCA module that can be programmed as a watchdog. However, this module can still be used for other modes if the watchdog is not needed.

Figure 25 shows a diagram of how the watchdog works. The user pre-loads a 16-bit value in the compare registers. Just like the other compare modes, this 16-bit value is compared to the PCA timer value. If a match is allowed to occur, an internal reset will be generated. This will not cause the RST pin to be driven high.

In order to hold off the reset, the user has three options:

1. periodically change the compare value so it will never match the PCA timer,
2. periodically change the PCA timer value so it will never match the compare values, or
3. disable the watchdog by clearing the WDTE bit before a match occurs and then re-enable it.

The first two options are more reliable because the watchdog timer is never disabled as in option #3. If the program counter ever goes astray, a match will eventually occur and cause an internal reset. The second option is also not recommended if other PCA modules are being used. Remember, the PCA timer is the time base for all modules; changing the time base for other modules would not be a good idea. Thus, in most applications the first solution is the best option.

Figure 26 shows the code for initializing the watchdog timer. Module 4 can be configured in either compare mode, and the WDTE bit in CMOD must also be set. The user's software then must periodically change (CCAP4H,CCAP4L) to keep a match from occurring with the PCA timer (CH,CL). This code is given in the WATCHDOG routine in Figure 26.

This routine should not be part of an interrupt service routine, because if the program counter goes astray and gets stuck in an infinite loop, interrupts will still be serviced and the watchdog will keep getting reset. Thus, the purpose of the watchdog would be defeated. Instead, call this subroutine from the main program within 2^{16} count of the PCA timer.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้