สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

ประสิทธิภาพของการจ่ายไฟในระบบพลังงานแสงอาทิตย์

Efficiency of Power Supply in Solar System

โดย

นายเจนรบ ชนะศรีโยธิน

นายไตรรัตน์ รุจิชินวงศ์

อาจารย์ที่ปรึกษา

รศ.ดร. วรพงศ์ ดั้งศรีรัตน์

เลขหมู่.....
เลขทะเบียน 62688
วัน,เดือน,ปี 21 ส.ค. 2549

b 11628479
i

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิชาวิศวกรรมระบบควบคุม

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2548

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญานิพนธ์ ปีการศึกษา 2548

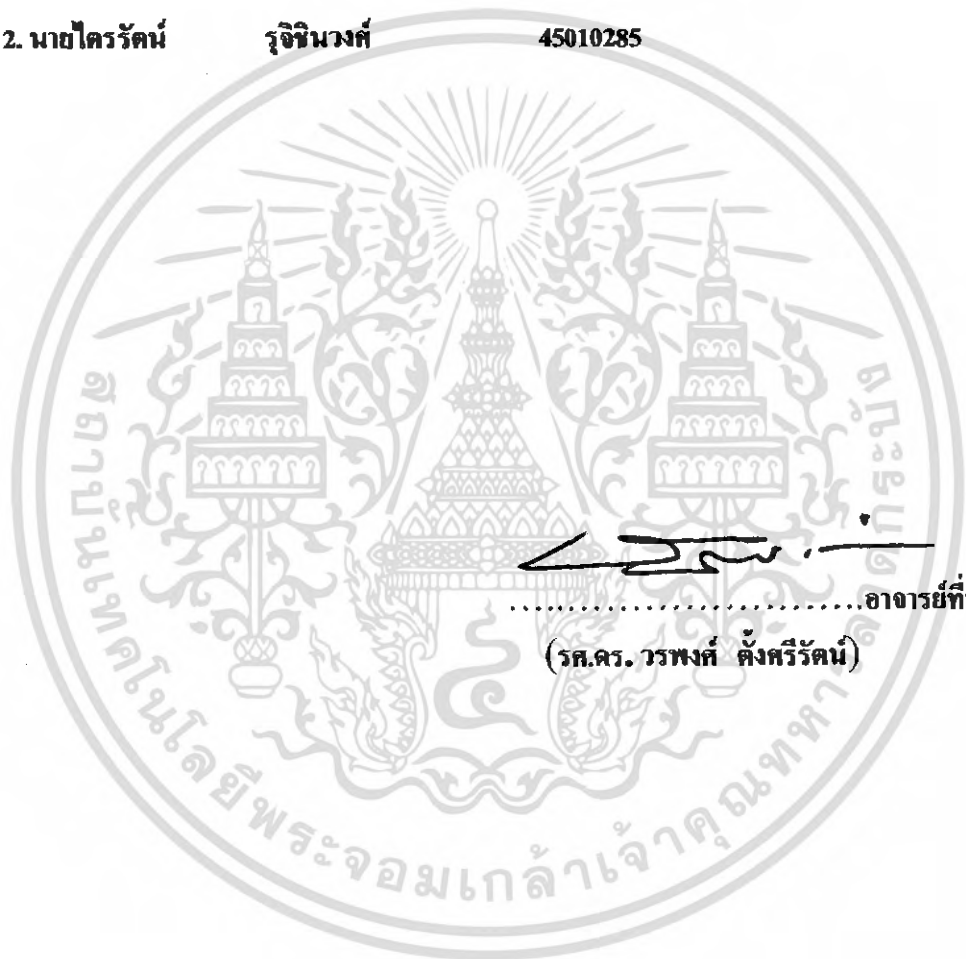
สาขาวิชาวิศวกรรมระบบควบคุม

คณะวิศกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง ประสิทธิภาพการจ่ายพลังงานในระบบพลังงานแสงอาทิตย์
(Efficiency of Power Supply in Solar System)

ผู้จัดทำ

1. นายเจนรบ	**ชนะศรีโยธิน**	**45010140**
2. นายไตรรัตน์	**รุจิชินวงศ์**	**45010285**



.....อาจารย์ที่ปรึกษา

(รศ.ดร. วรพงศ์ ตั้งศรีรัตน์)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ประสิทธิภาพของการจ่ายไฟในระบบพลังงานแสงอาทิตย์

นายเจนรบ ชนะศรีโยธิน 45010140
นายไตรรัตน์ รุจิชินวงศ์ 45010285

รศ.ดร. วรพงศ์ ตั้งศรีรัตน์ อาจารย์ที่ปรึกษา

ปีการศึกษา 2548

บทคัดย่อ

โครงงานนี้เป็นการศึกษาระบบการจ่ายไฟฟ้าจากพลังงานแสงอาทิตย์แบบตามลำพัง ซึ่งใช้แผงเซลล์แสงอาทิตย์ขนาด 80 วัตต์ 1 แผง โดยเปลี่ยนพลังงานแสงอาทิตย์เป็นไฟฟ้ากระแสตรงผ่านชุดอัดประจุไฟฟ้าโดยเก็บสะสมพลังงานไว้ในแบตเตอรี่ในตอนกลางวันแล้วในตอนกลางคืนจึงนำพลังงานจากแบตเตอรี่ไปส่งผ่านชุดป้องกันแบตเตอรี่ซึ่งทำหน้าที่ตัดการทำงานเมื่อระดับแรงดันของแบตเตอรี่ลดต่ำลงกว่าที่กำหนดแล้วจึงส่งพลังงานผ่านวงจรอินเวอร์เตอร์ จากนั้นจึงทำการยกระดับแรงดันโดยใช้หม้อแปลงไฟฟ้า และจะทำการควบคุมแรงดัน เพื่อนำไปจ่ายโหลดไฟฟ้ากระแสสลับขนาด 1 เฟส 50 เฮิร์ต 250 โวลต์ พิกัดสูงสุด 50 วัตต์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

(Effiency of Power Supply in Solar System)

Mr. Janerop Chanasriyothin 45010140

Mr. Trirat Rujichinnawong 45010285

Assoc. Prof. Worrapong Tangsrirat
Project Advisor

Academic year 2005

Abstract

This project is based on the principle of a photovoltaic stand alone system. The 80-watt solar cell is used to produce the electrical energy. This electrical energy from the solar cell will then be charged to the battery in DC voltage. The protection circuit has included in the battery for turn off the circuit when the DC voltage level below the threshold point. Form the battery, the DC output voltage will convert to the AC voltage by the inverter. By using the transformer, the 50 Hz 220 V AC output voltage can be supplied to an external load.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

ในการทำโครงงานครั้งนี้ได้รับความช่วยเหลือและแนะนำมากมายจากหลายๆท่าน ขอขอบพระคุณ อาจารย์ที่ปรึกษาโครงงาน รวมทั้ง รศ.ดร.สมเกียรติ ศุภเดช และเพื่อนๆ พี่ๆ ที่ให้คำปรึกษาอย่างดีเยี่ยมมาโดยตลอด

นายเจนรบ ชนะศรีโยธิน
นายไตรรัตน์ รุจิชินวงศ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

หน้า

บทคัดย่อภาษาไทย i

บทคัดย่อภาษาอังกฤษ (Abstract) ii

กิตติกรรมประกาศ iii

สารบัญ iv

สารบัญรูปภาพ vi

สารบัญตาราง ix

บทที่ 1 บทนำ 1

1.1 จุดประสงค์ของโครงงาน 1

1.2 หลักการเบื้องต้นของระบบจ่ายไฟฟ้าจากพลังงานแสงอาทิตย์ 2

1.3 วัตถุประสงค์ในการนำไปใช้งาน 2

1.4 ประโยชน์ที่คาดว่าจะได้รับ 2

1.5 ขอบเขต 2

บทที่ 2 โครงสร้างระบบไฟฟ้าพลังงานแสงอาทิตย์และความรู้เบื้องต้นเกี่ยวกับเซลล์ 3

2.1 หลักการทำงาน 3

2.2 บล็อกไดอะแกรมการทำงาน 3

2.3 โครงสร้างของเซลล์แสงอาทิตย์ 4

2.4 ประโยชน์ของเซลล์แสงอาทิตย์ 4

2.5 ลักษณะสมบัติและตัวแปรที่สำคัญของเซลล์แสงอาทิตย์ 5

2.6 ตัวแปรที่สำคัญของแผงเซลล์แสงอาทิตย์ 6

2.7 ผลกระทบของอุณหภูมิ 8

2.8 ฟิลแฟคเตอร์ 9

2.9 บายพาสไดโอดและบล็อกกิ้งไดโอด 9

2.10 ปรากฏการณ์ที่รอยต่อพี-เอ็นในภาวะสมดุลย์ 12

2.11 รอยต่อพี-เอ็นในขณะได้รับแรงดันไบอัสตรง 16

2.12 รอยต่อพีเอ็นในขณะได้รับแรงดันไบอัสย้อนกลับ 17

2.13 ลักษณะความสัมพันธ์ระหว่างกระแสและแรงดันของรอยต่อพี-เอ็น 19

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.14 พารามิเตอร์ของเซลล์แสงอาทิตย์แบบรอยต่อพี-เอ็น 22
2.15 โครงสร้างของเซลล์แสงอาทิตย์แบบรอยต่อพี-เอ็นและวงจรสมบูรณ์ 25
2.16 ผลของความต้านทานอนุกรมและความต้านทานขอนานของเซลล์แสงอาทิตย์ 26
2.17 ผลของความเข้มแสงที่มีต่อเซลล์แสงอาทิตย์ 28
2.18 ผลของอุณหภูมิที่มีต่อเซลล์แสงอาทิตย์ 29
2.19 ผลของขั้นลดลงการสะท้อนแสงที่มีต่อเซลล์ 31
บทที่ 3 การคำนวณและการออกแบบวงจรที่ใช้งาน 33
3.1 เซลล์แสงอาทิตย์ 33
3.2 แบตเตอรี่ 38
3.3 วงจรอัดประจุแบตเตอรี่ 39
3.4 หม้อแปลงไฟฟ้า 42
บทที่ 4 การทดลองและผลการทดลอง 47
4.1 การทดลองหาค่า V-I Curve ของแผงเซลล์แสงอาทิตย์ 47
4.2 การทดลองหาค่า V-I Curve ของแผงเซลล์แสงอาทิตย์เมื่อต่อความต้านทาน 14 ค่า 50
4.3 การทดลองหากระแสและแรงดันเมื่อทำการชาร์จเข้าแบตเตอรี่ 64
4.4 การทดลองหากระแสและแรงดันเมื่อทำการต่อกับอินเวอร์เตอร์ 67
บทที่ 5 บทวิจารณ์และบทสรุป 70
ภาคผนวก 71
เอกสารอ้างอิง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูปภาพ

รูปที่	หน้า
1.1 แผนผังการทำงานในตอนกลางวัน	2
1.2 แผนผังการทำงานในตอนกลางคืน	2
2.1 บล็อกไดอะแกรมโครงสร้างของระบบ	3
2.2 แสดงความสัมพันธ์ระหว่างกระแสและแรงดันของแรงดันไฟฟ้าของแผงเซลล์แสงอาทิตย์	5
2.3 กราฟแสดงความสัมพันธ์ระหว่างแรงดันไฟฟ้าเปิดวงจร กระแสลัดวงจร กับความเข้มแสง	5
2.4 กราฟแสดงความสัมพันธ์ระหว่าง แรงดันเปิดวงจร, กระแสลัดวงจร กับอุณหภูมิ	6
2.5 ความสัมพันธ์ระหว่างกระแสและแรงดัน ที่อุณหภูมิที่แตกต่างกัน	7
2.6 กราฟแสดงความสัมพันธ์ระหว่างกระแสและแรงดัน ที่ความเข้มแสงแตกต่างกัน	7
2.7 ผลของอุณหภูมิต่อแผงเซลล์แสงอาทิตย์	8
2.8 แผนผังแสดงการจัดเรียงแบบอนุกรมของโมดูล	10
2.9 แผนผังแสดงการจัดเรียงแบบขนานของโมดูล	10
2.10 การรีเวิร์สไบอัสของแผนผังเซลล์แสงอาทิตย์	11
2.11 การฟอร์วาร์ดไบอัสของแผงเซลล์แสงอาทิตย์	11
2.12 ลักษณะง่ายๆ ของเซลล์แสงอาทิตย์	12
2.13 คุณสมบัติทางไฟฟ้าที่บริเวณรอยต่อ พีเอ็น	14
2.14 รอยสัมผัสของสารชนิดพีและชนิดเอ็นด้วยแถบพลังงาน	16
2.15 ค่าความจุไฟฟ้าที่บริเวณรอยต่อพี-เอ็น	17
2.16 รอยต่อพี-เอ็น ซึ่งได้รับแรงดันไบอัสตรง	18
2.17 โครงสร้างแถบพลังงานของรอยต่อพีเอ็นขณะได้รับแรงดันไบอัสตรง Va	18
2.18 รอยต่อพีเอ็น ซึ่งได้รับแรงดันไบอัสย้อนกลับ	19
2.19 ลักษณะโครงสร้างพลังงานของรอยต่อพีเอ็นขณะได้รับแรงดันไบอัสย้อนกลับ Va	20
2.20 ลักษณะความสัมพันธ์ของกระแสและแรงดันของรอยต่อพี- เอ็น	21
2.21 ลักษณะความสัมพันธ์ระหว่างกระแสและแรงดันของรอยต่อพีเอ็นขณะที่ไม่ได้รับแสงและได้รับแสง	22
2.22 คุณสมบัติของเซลล์แสงอาทิตย์และพารามิเตอร์ที่สำคัญของ Isc และ Ioc แสดงไว้ในกราฟคุณสมบัติของเซลล์แสงอาทิตย์	24
2.23 ลักษณะวงจรสมมูลของเซลล์แสงอาทิตย์แบบรอยต่อพีเอ็น	27

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.24 (ก) แสดงผลของความต้านทานอนุกรม 28

2.24 (ข) ผลของความต้านทานขนาน 28

2.25 การลดลงของพลังงานขณะที่ค่าความต้านทานอนุกรมเพิ่มขึ้น 29

2.26 ผลของความเข้มแสงที่มีต่อคุณสมบัติของเซลล์แสงอาทิตย์ 30

2.27 ผลของอุณหภูมิที่มีต่อพารามิเตอร์ต่างๆของเซลล์แสงอาทิตย์ 32

2.28 การสะท้อนแสงในตัวกลาง 33

3.1 ระบบการใช้งานเซลล์แสงอาทิตย์อย่างง่าย 35

3.2 ลักษณะการต่อเซลล์แสงอาทิตย์ 36

3.3 แผนผังแสดงตัวอย่างระบบแผงวงจรเซลล์แสงอาทิตย์ 39

3.4 กราฟแสดงการเปลี่ยนแปลงระดับแรงดันในการอัดประจุแบบกระแสคงที่ 42

3.5 กราฟแสดงการประจุแบบแรงดันคงที่ 42

3.6 วงจรอัดประจุแบตเตอรี่ 43

3.7 สัญลักษณ์หม้อแปลง 44

3.8 มองด้านบนของหม้อแปลง 45

3.9 ขนาดของตัวอีไอของหม้อแปลง 46

4.1 วิธีการวัดผลการทดลองหาค่า V-I Curve 48

4.2 กราฟแสดงค่าแรงดันที่วัดได้จากเซลล์แสงอาทิตย์ตลอดระยะเวลา 1 วัน 50

4.3 กราฟแสดงค่ากระแสที่วัดได้จากเซลล์แสงอาทิตย์ตลอดระยะเวลา 1 วัน 50

4.4 แสดงวิธีการวัดผลการทดลองหาค่า V-I Curve เมื่อต่อความต้านทานต่างๆ 51

4.5 กราฟแสดงค่าแรงดันและกระแสเมื่อเวลา 9.30 น. 52

4.6 กราฟแสดงค่าแรงดันและกระแสเมื่อเวลา 10.00 น. 53

4.7 กราฟแสดงค่าแรงดันและกระแสเมื่อเวลา 10.30 น. 54

4.8 กราฟแสดงค่าแรงดันและกระแสเมื่อเวลา 11.00 น. 55

4.9 กราฟแสดงค่าแรงดันและกระแสเมื่อเวลา 11.30 น. 56

4.10 กราฟแสดงค่าแรงดันและกระแสเมื่อเวลา 12.00 น. 57

4.11 กราฟแสดงค่าแรงดันและกระแสเมื่อเวลา 12.30 น. 58

4.12 กราฟแสดงค่าแรงดันและกระแสเมื่อเวลา 13.00 น. 59

4.13 กราฟแสดงค่าแรงดันและกระแสเมื่อเวลา 13.30 น. 60

4.14 กราฟแสดงค่าแรงดันและกระแสเมื่อเวลา 14.00 น. 61

4.15 กราฟแสดงค่าแรงดันและกระแสเมื่อเวลา 14.30 น. 62

4.16 กราฟแสดงค่าแรงดันและกระแสเมื่อเวลา 15.00 น. 63

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.17 กราฟแสดงค่าแรงดันและกระแสเมื่อเวลา 15.30 น. 64

4.18 วิธีการวัดผลการทดลองหาค่า V-I Curve เมื่อต่อความต้านทานต่างๆ 65

4.19 กราฟแสดงผลการวัดแรงดันก่อนและหลังผ่านวงจรอัดประจุ 67

4.20 กราฟแสดงผลการวัดกระแสก่อนและหลังผ่านวงจรอัดประจุ 67

4.21 วิธีการวัดผลการทดลองหาค่า V-I Curve เมื่อต่อความต้านทานต่างๆ 68

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

ตารางที่	หน้า
3.1 ตารางความสัมพันธ์ของจำนวนรอบกับขนาดพื้นที่หน้าตัดของขดลวด	47
4.1 ผลการวัดกระแสและแรงดันของแผงเซลล์แสงอาทิตย์ระยะเวลา 1วัน	49
4.2 ผลการวัดกระแสและแรงดันของแผงเซลล์แสงอาทิตย์เมื่อต่อความต้านทาน ณ เวลา9.30 น.	52
4.3 ผลการวัดกระแสและแรงดันของแผงเซลล์แสงอาทิตย์เมื่อต่อความต้านทาน ณ เวลา10.00 น.	53
4.4 ผลการวัดกระแสและแรงดันของแผงเซลล์แสงอาทิตย์เมื่อต่อความต้านทาน ณ เวลา10.30 น.	54
4.5 ผลการวัดกระแสและแรงดันของแผงเซลล์แสงอาทิตย์เมื่อต่อความต้านทาน ณ เวลา11.00 น.	55
4.6 ผลการวัดกระแสและแรงดันของแผงเซลล์แสงอาทิตย์เมื่อต่อความต้านทาน ณ เวลา11.30 น.	56
4.7 ผลการวัดกระแสและแรงดันของแผงเซลล์แสงอาทิตย์เมื่อต่อความต้านทาน ณ เวลา12.00 น.	57
4.8 ผลการวัดกระแสและแรงดันของแผงเซลล์แสงอาทิตย์เมื่อต่อความต้านทาน ณ เวลา12.30 น.	58
4.9 ผลการวัดกระแสและแรงดันของแผงเซลล์แสงอาทิตย์เมื่อต่อความต้านทาน ณ เวลา13.00 น.	59
4.10 ผลการวัดกระแสและแรงดันของแผงเซลล์แสงอาทิตย์เมื่อต่อความต้านทาน ณ เวลา13.30 น.	60
4.11 ผลการวัดกระแสและแรงดันของแผงเซลล์แสงอาทิตย์เมื่อต่อความต้านทาน ณ เวลา14.00 น.	61
4.12 ผลการวัดกระแสและแรงดันของแผงเซลล์แสงอาทิตย์เมื่อต่อความต้านทาน ณ เวลา14.30 น.	62
4.13 ผลการวัดกระแสและแรงดันของแผงเซลล์แสงอาทิตย์เมื่อต่อความต้านทาน ณ เวลา15.00 น.	63

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.14 ผลการวัดกระแสและแรงดันของแผงเซลล์แสงอาทิตย์เมื่อต่อความต้านทาน
ณ เวลา15.30 น. 64
4.15 ผลการวัดกระแสและแรงดันก่อนและหลังผ่านวงจรอัดประจุ 66
4.16 ผลการวัดกระแสและแรงดันก่อนผ่านอินเวอร์เตอร์ 69
4.17 ผลการวัดกระแสและแรงดันหลังผ่านอินเวอร์เตอร์ 69
4.18 ผลการวัดกระแสและแรงดันก่อนผ่านอินเวอร์เตอร์ 70
4.18 ผลการวัดกระแสและแรงดันหลังผ่านอินเวอร์เตอร์ 70

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1
บทนำ

การผลิตไฟฟ้าในปัจจุบัน มีการผลิตเพิ่มมากขึ้น เนื่องจากความต้องการใช้ไฟฟ้าของประชาชนมีเพิ่มมากขึ้น อีกทั้งยังต้องใช้ทรัพยากรธรรมชาติ เช่น ถ่านหิน น้ำมัน ก๊าซธรรมชาติเพิ่มมากขึ้นอีก ทั้งยังทำให้เกิดมลภาวะขึ้นอีกด้วย ทำให้มีการนำ เซลล์แสงอาทิตย์ มาใช้ในการผลิตกระแสไฟฟ้า ซึ่งอยู่ในการพัฒนาการใช้งานได้อย่างมีประสิทธิภาพเหมือนกับใช้ทรัพยากรอื่น ๆ

แสงอาทิตย์เป็นพลังงานที่สะอาด และมีมากมายมหาศาล จึงมีการนำ เซลล์แสงอาทิตย์มาใช้ในการผลิตกระแสไฟฟ้า แต่เนื่องจาก เซลล์แสงอาทิตย์นี้มีราคาแพงมากจึงยังไม่เป็นที่นิยมใช้กันจาก เซลล์แสงอาทิตย์เป็นไฟฟ้ากระแสตรง และมีขนาดของแรงดันและกระแสต่ำ จึงต้องนำไปแปลงเป็นค่าสูงก่อนนำไปใช้งาน และถ้านำไปใช้กับอุปกรณ์ไฟฟ้ากระแสสลับ เราจะต้องนำกระแสและแรงดันที่ได้แปลงเป็นไฟฟ้ากระแสสลับก่อนจึงนำไปใช้งานได้

ยังมีสถานที่บางที่ซึ่งอยู่ห่างไกล เช่น เกาะกลางทะเล, บ้านตามภูเขา และไม่มีพลังงานไฟฟ้าใช้ หรืออาจมีบางแห่งที่สามารถผลิต ไฟฟ้าใช้ได้เอง โดยอาจผลิตจากเครื่องยนต์ดีเซล เป็นต้น ซึ่งการผลิตแบบใช้เครื่องยนต์นั้นต้องใช้น้ำมันเป็นเชื้อเพลิง ซึ่งจะต้องมีการเตรียมเชื้อเพลิงไว้ตลอด จึงมีความลำบากในการจัดหาเชื้อเหลิง แต่มีพลังงานอยู่ชนิดหนึ่ง ซึ่งสามารถนำมาผลิตไฟฟ้าได้ โดยไม่ต้องใช้เชื้อเพลิงใด ๆ เลย นั่นก็คือ พลังงานจากแสงอาทิตย์ โครงการนี้ได้ศึกษาถึงการนำพลังงานแสงอาทิตย์ไปแปรรูปเป็นพลังงานไฟฟ้า ว่ามีขั้นตอนการแปรรูปอย่างไร รวมทั้งการเก็บสะสมพลังงาน เพื่อให้พอเพียงกับความต้องการที่ใช้ในเวลากลางคืน หรือในช่วงฉุกเฉิน ซึ่งทางผู้จัดทำหวังว่า โครงงานนี้จุสามารนำมาใช้ประโยชน์ ได้ไม่มากก็น้อย

1.1 จุดประสงค์ของโครงงาน

1. ศึกษาระบบการจ่ายไฟฟ้าจากพลังงานแสงอาทิตย์
2. สร้างระบบจ่ายไฟฟ้าจากพลังงานแสงอาทิตย์ เพื่อจ่ายโหลดพลังงานกระแสสลับขนาด 1 เฟส 50 เฮิร์ท 220 โวลต์ และสามารถใช้งานได้ต่อเนื่องเป็นระบบลำพังตัวเอง
3. ศึกษาคุณลักษณะของแบตเตอรี่และสร้างชุดอัดประจุแบตเตอรี่
4. ศึกษาและสร้างวงจรอินเวอร์เตอร์
5. สามารถจ่ายโหลดได้อย่างต่อเนื่อง
6. ออกแบบและนำพลังงานจากแบตเตอรี่ไปใช้กับอุปกรณ์ไฟฟ้าในเวลากลางคืนสำหรับบริเวณที่ไม่มีไฟฟ้า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.2 หลักการเบื้องต้นของระบบจ่ายไฟฟ้าจากพลังงานแสงอาทิตย์

ระบบจ่ายไฟฟ้าจากพลังงานแสงอาทิตย์ที่ศึกษาในโครงงานนี้ ในตอนกลางวันจะนำพลังงานที่ได้จากเซลล์แสงอาทิตย์มาเก็บไว้ในแบตเตอรี่ ด้วยชุดอัดประจุไฟเข้าแบตเตอรี่ เพื่อเก็บพลังงานแสงอาทิตย์ไปใช้ในเวลากลางคืนด้วยการแปลงไฟฟ้ากระแสตรง 12 โวลต์ที่ได้จากแบตเตอรี่เป็นไฟฟ้ากระแสสลับ 220 โวลต์ 50 เฮิร์ท ด้วยวงจรอินเวอร์เตอร์(inverter) แล้วจึงนำไปผ่านหม้อแปลงไฟฟ้า ดังแสดงใน บล็อกไดอะแกรมดังรูปที่ 1.1 และ 1.2

รูปที่ 1.1 แผนผังการทำงานในตอนกลางวัน

รูปที่ 1.2 แผนผังการทำงานในตอนกลางคืน

1.3 วัตถุประสงค์ในการนำไปใช้งาน

วัตถุประสงค์ของโครงงานนี้ คือ เนื่องจากในท้องถิ่นชนบทที่ห่างไกลและทุรกันดารไม่มีไฟฟ้าเข้าถึงและจำเป็นต้องปีดป้ายบอกทางในเวลากลางคืนเครื่องนี้จะไปใช้งานสถานที่ประเภทนั้น เพื่อความสะดวกในการติดตั้งไม่ต้องขุ่งยากในการเดินสายไฟจากการไฟฟ้าเข้าไปซึ่งถ้ามีงบประมาณในการดำเนินงานก็สามารถนำไปประยุกต์ใช้กับเครื่องใช้ไฟฟ้าภายในบ้านได้ สิ่งสำคัญคือการพัฒนาระบบให้มีประสิทธิภาพที่สุดในการนำไปใช้งาน

1.4 ประโยชน์ที่คาดว่าจะได้รับ

1. สามารถนำพลังงานแสงอาทิตย์มาเปลี่ยนเป็นพลังงานไฟฟ้าเพื่อใช้งานได้
2. สามารถออกแบบระบบการทำงานต่าง ๆ ได้
3. สามารถออกแบบระบบวงจร อินเวอร์เตอร์ได้

1.5 ขอบเขต

1. ออกแบบระบบการแปรรูปพลังงานแสงอาทิตย์เป็นพลังงานไฟฟ้าเพื่อเก็บในแบตเตอรี่

2. สร้างระบบไฟฟ้าที่มีแบตเตอรี่ 12 โวลท์ 35 แอมป์ต่อหนึ่งชั่วโมง สำหรับใช้งานในเวลากลางคืนได้เป็นเวลา 8 ชั่วโมง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

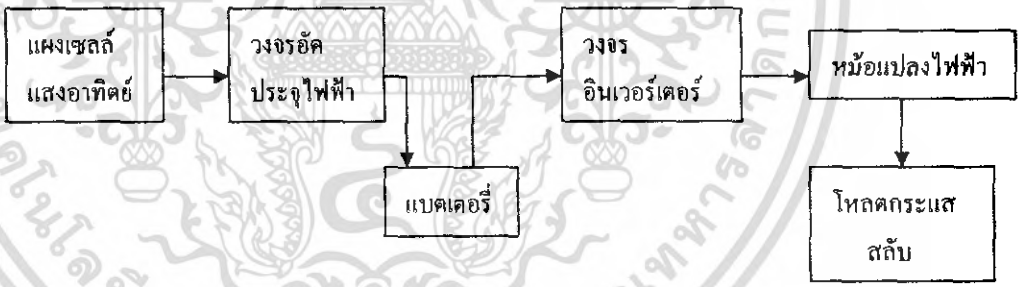
บทที่ 2
โครงสร้างระบบไฟฟ้าพลังงานแสงอาทิตย์

2.1 หลักการทำงานพื้นฐาน

การทำงานของระบบไฟฟ้าพลังงานแสงอาทิตย์ จะเริ่มต้นจากการที่แผงเซลล์แสงอาทิตย์ทำการแปลงพลังงานแสงอาทิตย์ให้เป็นพลังงานไฟฟ้า พลังงานไฟฟ้าที่ได้จะเป็นพลังงานไฟฟ้ากระแสตรง และนำพลังงานไฟฟ้าที่ได้ไปทำการประจุไฟฟ้าให้แก่แบตเตอรี่ในช่วงเวลากลางวัน และนำพลังงานไฟฟ้าจากแบตเตอรีไปจ่ายโหลดในเวลากลางคืนโดยใช้สวิทช์แสงเป็นตัวตัดต่อการทำงาน การนำพลังงานไฟฟ้าจากแบตเตอรี่ไปใช้จ่ายให้กับโหลดไฟฟ้ากระแสตรงขนาด 12 โวลต์ สามารนำไปใช้ได้โดยตรงและส่วนโหลดที่เป็นไฟฟ้ากระแสสลับก็จะนำพลังงานไฟฟ้าจากแบตเตอรี่ไปผ่านวงจรอินเวอร์เตอร์ เพื่อที่จะได้ไฟฟ้ากระแสสลับ หลังจากนั้นจะนำไฟฟ้ากระแสสลับที่ได้ไปผ่านหม้อแปลงไฟฟ้า เพื่อทำการแปลงระดับแรงดันไฟฟ้าที่ได้ให้เป็น 220 โวลต์ 50 เฮิร์ท เพื่อจ่ายให้กับอุปกรณ์ไฟฟ้าต่อไป

2.2 บล็อกไดอะแกรมการทำงาน

บล็อกไดอะแกรมการทำงานของระบบสามารถแสดงได้ดังรูปที่ 2.1



รูปที่ 2.1 บล็อกไดอะแกรมโครงสร้างของระบบ

จากบล็อกไดอะแกรมข้างต้นจะเห็นได้ว่าโครงสร้างของระบบไฟฟ้าพลังงานแสงอาทิตย์จะประกอบไปด้วยส่วนต่างๆ ดังต่อไปนี้

1. แผงเซลล์แสงอาทิตย์ (PV Arrays)
2. วงจรประจุไฟฟ้า (Charger)
3. แบตเตอรี่ (Battery) ชนิด ตะกั่วกรด
4. สวิทช์แสง (Lighting switch)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5. อินเวอร์เตอร์ (Inverter)

6. หม้อแปลงไฟฟ้า (Transformer)

7. โหลดไฟฟ้ากระแสตรง 12 โวลต์ (DC Load)

8.โหลดไฟฟ้ากระแสสลับ (AC Load)

2.3 โครงสร้างของเซลล์แสงอาทิตย์

โครงสร้างหลักของพลังงานแสงอาทิตย์ ได้แก่ หัวต่อพีเอ็นของสารกึ่งตัวนำ เซลล์แสงอาทิตย์ที่ทำจากซิลิกอนนั้นผลิตขึ้น โดยการนำแว่นผลึกซิลิกอนหนาประมาณ 200-300 ไมครอนมาแพร่ซึมสารเจือปนเพื่อสร้างหัวต่อพีเอ็น โดยมีความลึกของชั้นแพร่ซึมหรือหัวต่อประมาณ 0.3-0.5 ไมครอน จากนั้นนำหัวต่อพีเอ็นไปทำผิวสัมผัสทั้งทางด้านหน้าและด้านหลังด้วยเงินผิวสัมผัสทางด้านหน้ามีลวดลายเป็นรูปนิ้วมือหรือก้างปลาเพื่อให้เหลือพื้นที่รับแสงมากที่สุดในขณะที่สามารทำหน้าที่รวบรวมกระแสไฟฟ้าเนื่องจากแสงมีประสิทธิภาพด้วย

2.4 ประโยชน์ของเซลล์แสงอาทิตย์

เซลล์แสงอาทิตย์มีข้อดีหลายประการได้แก่

1. ความสามารถในการใช้งานที่ถาวร

2. ไม่ต้องมีค่าใช้จ่ายในขณะใช้งาน

3. ไม่มีของเสียเหลือใช้

4. ความสามารแปรพลังงานแสงเป็นไฟฟ้าได้โดยตรง

5. เป็นสิ่งประดิษฐ์ที่สามารถให้อัตราส่วนระหว่างกำลังไฟฟ้าต่อน้ำหนักสูงที่สุดเมื่อเทียบกับแหล่งกำเนิดไฟฟ้าอื่นๆ

6. สะอาด ปราศจากมลพิษต่างๆ เช่น ควัน เสียง กลิ่น

7. ปลอดภัยต่อชีวิต และทรัพย์สินในระหว่างใช้งาน เช่น ไม่เกิดปัญหาไฟไหม้ ไม่เป็นอันตรายต่อเด็กเหมือนเครื่องใช้ไฟฟ้าอื่นๆ

8.ใช้งานได้ทุกสภาพพื้นที่และภูมิอากาศเช่น กลางทะเล หุบเขา ทะเลทราย อวกาศ

9. สามารถทำงานได้โดยปราศจากคนดูแลและบำรุงรักษา เช่นไม่ต้องติดเครื่อง ไม่ต้องเติมน้ำมัน

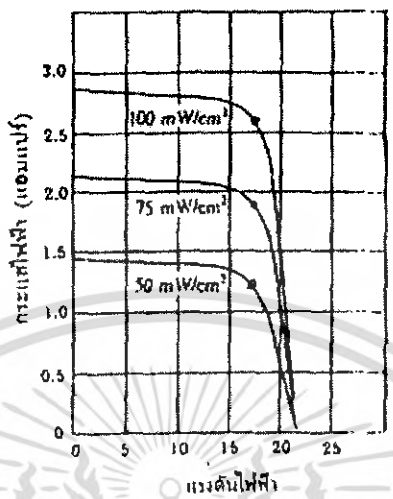
10. มีความเชื่อถือได้สูง

2.5 ลักษณะสมบัติและตัวแปรที่สำคัญของเซลล์แสงอาทิตย์

ลักษณะสมบัติและตัวแปรที่สำคัญของเซลล์แสงอาทิตย์ 3 ประการคือ

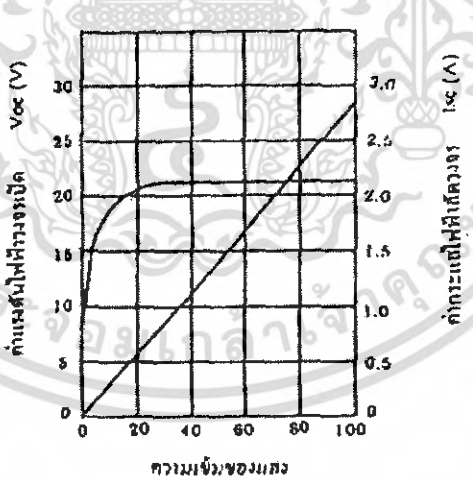
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1. แผงเซลล์แสงอาทิตย์จะให้กระแสที่คงที่ ทั้งกระแสและแรงดันไฟฟ้าจะมีความสัมพันธ์กัน จากกราฟแสดงความสัมพันธ์ระหว่างกระแสและแรงดันไฟฟ้า โดยแผงเซลล์แสงอาทิตย์จะมีจุดให้พลังงานสูงสุด ณ. ตำแหน่งที่วงกลมในรูปที่ 2.2



รูปที่ 2.2 ความสัมพันธ์ระหว่างกระแสและแรงดันของแรงดันไฟฟ้าของแผงเซลล์แสงอาทิตย์

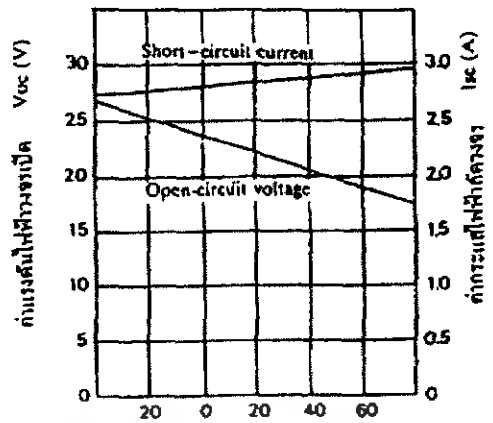
2. กระแสจะเป็นสัดส่วนโดยตรงกับความเข้มของแสง ในขณะที่แรงดันไฟฟ้าแทบจะไม่แปรตามความเข้มแสง ดังความสัมพันธ์ที่แสดงในรูปที่ 2.3



รูปที่ 2.3 ความสัมพันธ์ระหว่างแรงดันไฟฟ้าเปิดวงจร กระแสลัดวงจร กับความเข้มแสง

3. กระแสจะไม่แปรตามอุณหภูมิที่เปลี่ยนแปลงในขณะที่แรงดันไฟฟ้าจะลดลงเมื่ออุณหภูมิเพิ่มขึ้น ดังแสดงในรูปที่ 2.4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



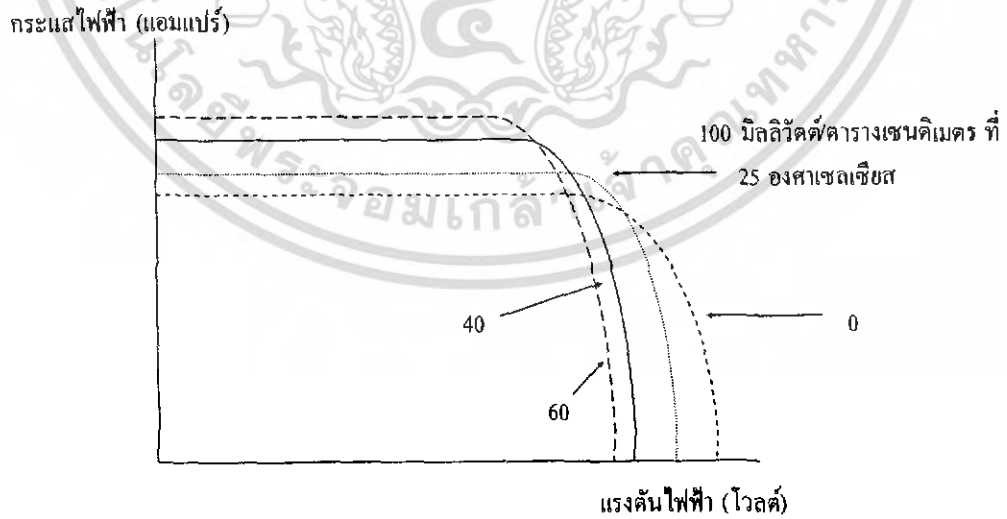
รูปที่ 2.4 ความสัมพันธ์ระหว่าง แรงดันเปิดวงจร กระแสลัดวงจร กับอุณหภูมิ

2.6 ตัวแปรที่สำคัญของแผงเซลล์แสงอาทิตย์

ดังที่กล่าวมาแล้วว่า โครงสร้างของเซลล์แสงอาทิตย์ ได้แก่ หัวต่อพีและเอ็นซึ่งมีกระแสแรงดันเช่นเดียวกับไดโอดโดยทั่วไป ค่ากระแสและแรงดันนี้ยังมีเงื่อนไขอื่นๆ ที่จะทำให้มันเปลี่ยนแปลงได้อีก

1. ค่าแรงดันไฟฟ้าวงจรเปิด เป็นแรงดันไฟฟ้าวัดได้เมื่อเปิดวงจรและไม่ได้ต่ออุปกรณ์ไฟฟ้า

2. ค่าแรงดันไฟฟ้าสูงสุดเป็นแรงดันไฟฟ้าที่ได้เมื่อต่อโหลดที่มีค่าถูกต้องในการนำเซลล์แสงอาทิตย์ไปใช้งานจริง เซลล์ได้รับความร้อนจากแสงอาทิตย์ด้วยดังนั้นอุณหภูมิของเซลล์จึงเพิ่มขึ้น ผลที่ติดตามมาคือ คุณสมบัติของเซลล์จะเปลี่ยนแปลงไป ซึ่งพอจะสรุปได้ว่าค่าแรงดันไฟฟ้าจะมีค่าลดลง ดังรูปที่ 2.5



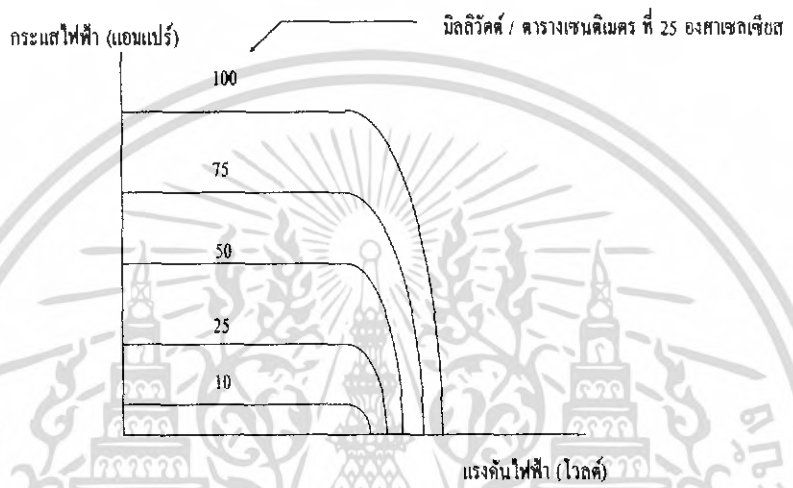
รูปที่ 2.5 ความสัมพันธ์ระหว่างกระแสและแรงดันที่อุณหภูมิที่แตกต่างกัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3. ค่ากระแสไฟฟ้าลัดวงจรเป็นกระแสไฟฟ้าที่วัดได้เมื่อลัดวงจรแผงเซลล์แสงอาทิตย์

4. ปริมาณของกระแสไฟฟ้าที่มีค่าสูงสุดเป็นปริมาณที่วัดได้ขณะเมื่อต่อโหลดที่มีค่าที่ถูกต้อง

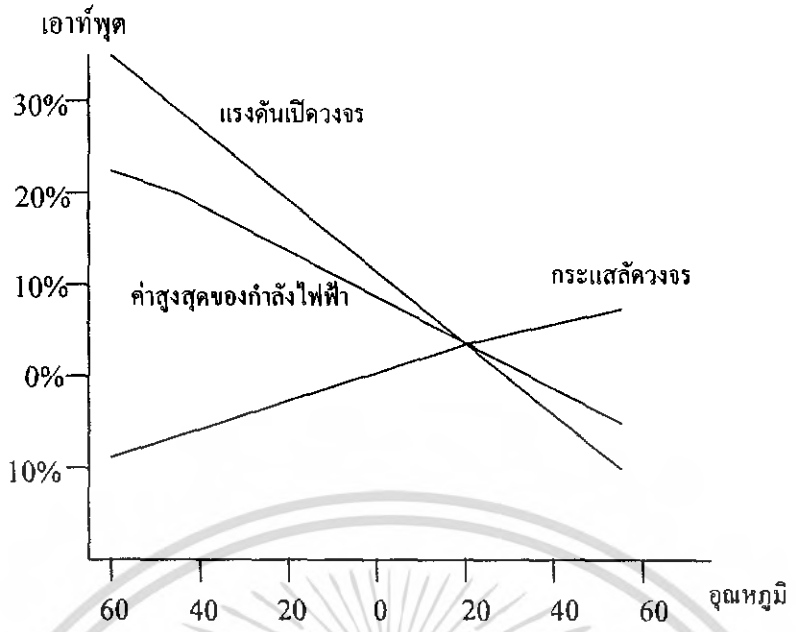
เนื่องจากเซลล์แสงอาทิตย์ขณะทำงานจำเป็นต้องมีพลังงานมากระตุ้นให้เกิดอิเล็กตรอนอิสระและโฮลค์ ดังนั้นถ้าหากแสงที่มีตกกระทบมีความเข้มสูงมากก็จะทำให้เกิดอิเล็กตรอนและโฮลค์สูงขึ้นด้วยจึงได้ว่าปริมาณของกระแสไฟฟ้าจะมากหรือน้อยจะขึ้นอยู่กับความเข้มของแสง ดังรูปที่ 2.6



รูปที่ 2.6 ความสัมพันธ์ระหว่างกระแสและแรงดัน ที่ความเข้มแสงแตกต่างกัน

แต่ยังมีอุณหภูมิของเซลล์อีกสาเหตุหนึ่ง ที่จะทำให้กระแสไฟฟ้าสูงขึ้น แต่จะเพิ่มเพียงเล็กน้อยเท่านั้นเมื่อเทียบกับแรงดันไฟฟ้าที่ลดลง ซึ่งผลก็คือจะทำให้พลังงานลดลง เมื่อเซลล์มีอุณหภูมิสูงขึ้นดังรูปที่ 2.7

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.7 ผลของอุณหภูมิต่อแผงเซลล์แสงอาทิตย์

5. ความเข้มแสงอาทิตย์วัดที่มวลอากาศเท่ากับศูนย์ (สภาพของแสงอาทิตย์นอกบรรยากาศโลกเป็นมาตรฐานที่กำหนดโดย องค์การนาซา) จะได้ค่ามิลลิวัตต์ต่อตารางเซนติเมตรส่วนความเข้มแสงอาทิตย์วัดที่มวลอากาศ 2 (สภาพของแสงอาทิตย์บนพื้นโลกเมื่อดวงอาทิตย์ทำมุม 60 องศากับพื้นผิวโลก)จะมีประมาณ 72-75 มิลลิวัตต์ ต่อ ตารางเซนติเมตร

มวลอากาศ 1.5 ซึ่งนิยมใช้กันในการกำหนดสมรรถภาพของเซลล์แสงอาทิตย์ได้แก่ แสงอาทิตย์ที่วัดบนโลกในสภาพอากาศปลอดโปร่งปราศจากเมฆหมอกและวัดที่ระดับน้ำทะเลในสภาพที่แสงอาทิตย์ตั้งฉากกับพื้นโลกความเข้มแสงจะมีค่า 100 มิลลิวัตต์ต่อตารางเซนติเมตร

2.7 ผลกระทบของอุณหภูมิ

อุณหภูมิเป็นสิ่งที่มีผลอย่างมากต่อคุณลักษณะของเซลล์แสงอาทิตย์ โดยถ้าอุณหภูมิเพิ่มขึ้นจะทำให้ค่าของกระแสที่เกิดจากเซลล์แสงอาทิตย์เพิ่มขึ้นเล็กน้อย โดยเนื่องจากการทดลองของแบนด์แกปเอนเนอร์จี (Bandgap Energy) ของวัสดุ

$$Eg(T) = Eg(0) - aT^2/(T+b) \qquad (2.1)$$

แต่ค่าแรงดันเปิดวงจร จะลดลงอย่างเป็นเชิงเส้นต่อการเพิ่มขึ้นของอุณหภูมิ เพราะค่ากระแสอิ่มตัวเพิ่มขึ้นดังสมการ

$$I0 = A0T3 \exp[-Eg/KgT] \qquad (2.2)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ค่ากระแสอิ่มตัว คือกระแสของประจุพาหะส่วนน้อยที่เกิดจากการกระตุ้นของอุณหภูมิ

2.8 ฟิลแฟคเตอร์

ฟิลแฟคเตอร์ คือค่าอัตราส่วนระหว่าง ค่ากำลังสูงสุด กับ ค่ากระแสลัดวงจรคูณกันค่าแรงดันเปิดวงจร

$$FF = ImaxVmax/IscVsc \qquad (2.3)$$

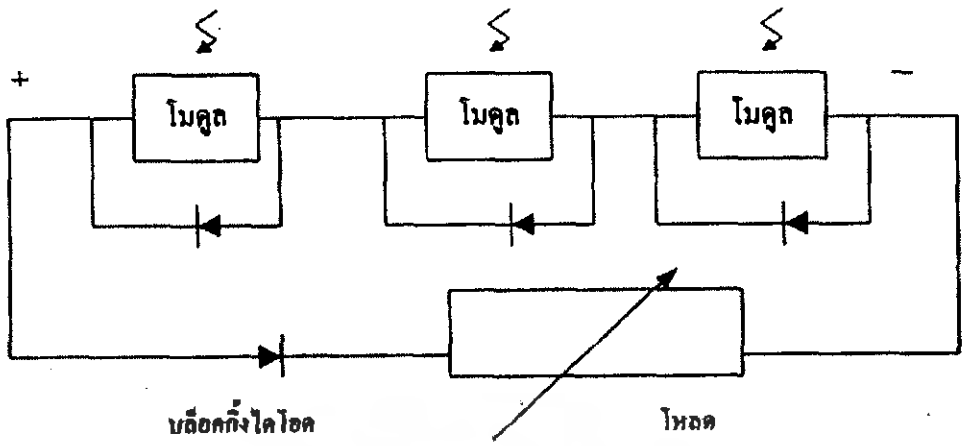
ซึ่งเอาไว้กำหนดรูปร่างของคุณลักษณะของเซลล์แสงอาทิตย์(กราฟแสดงความสัมพันธ์ระหว่างกระแสและแรงดันไฟฟ้า) โดยถ้ามีค่ามากกว่า 0.7 จะถือว่าดี และค่าความต้านทานที่ต่ออนุกรมกับค่าความต้านทานที่ต่อขนานจะมีผลทำให้ค่า ฟิลแฟคเตอร์ลดลง โดยค่านี้จะมีประโยชน์ในการทำการตรวจสอบควบคุมคุณภาพ

2.9 บายพาสไดโอดและบล็อกกิ้งไดโอด

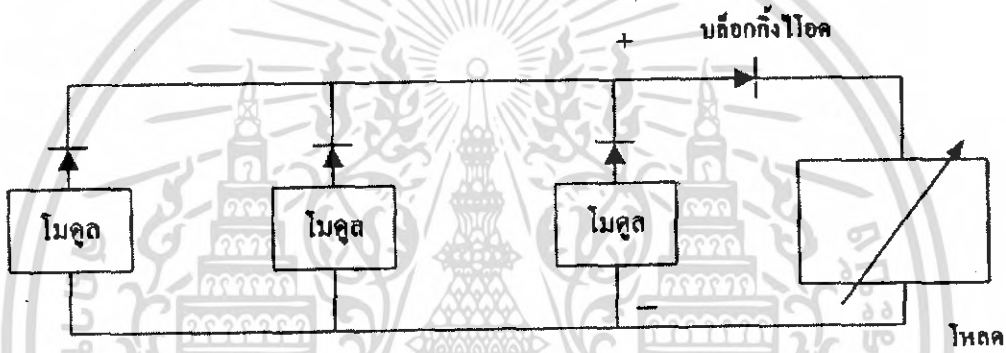
แผงเซลล์แสงอาทิตย์ คือการนำเอาโมดูลเซลล์แสงอาทิตย์ หลายๆ ตัวมาต่อกันเป็นกลุ่มโดยอาจจะมาต่ออนุกรมหรือขนาน หรือทั้งสองอย่าง โดยแต่ละโมดูลจะประกอบด้วย เซลล์แสงอาทิตย์หลายๆ ตัวบายพาส มีไว้สำหรับป้องกันในกรณีที่ โมดูลใด ไม่สามารถผลิตกระแสไฟฟ้าออกมาได้ เช่น ไม่มีแสงแดดเพราะโดนอะไรมาบังที่โมดูลนั้น จะทำให้เกิดความสูญเสียขึ้นโดยโมดูลย์นั้นจะกลายเป็นตัวดูดซับพลังงานแทนที่จะเป็นตัวผลิตพลังงาน ดังนั้นเมื่อเรามีบายพาสไดโอด จะทำให้กระแสไฟฟ้าไม่ไหลเข้าโมดูลนั้น ทำให้ไม่เกิดความสูญเสียและในการต่อบายพาสไดโอดจะนำมาต่อขนานกับแต่ละโมดูล การเลือกไดโอดชนิดนี้ควรมีค่า เทรสโฮลด์โวลต์เตจ และมีคาพิกัดกระแสที่สูงพอที่จะสามารถนำกระแสที่เซลล์แสงอาทิตย์ผลิตขึ้นได้

บล็อกกิ้งไดโอด มีไว้สำหรับป้องกันกระแสไฟจากภายนอก เช่น จากแบตเตอรี่ไหลย้อนกลับเข้ามาในเซลล์แสงอาทิตย์ ซึ่งอาจทำให้เกิดความเสียหายได้ โดยการต่อบล็อกกิ้งไดโอดจะนำมาต่ออนุกรมดังแสดงในรูปที่ 2.8 และรูปที่ 2.9

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



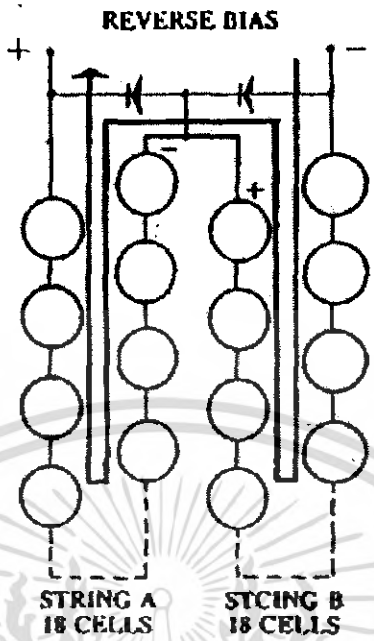
รูปที่ 2.8 แผนผังแสดงการจัดเรียงแบบอนุกรมของโมดูลเซลล์แสงอาทิตย์



รูปที่ 2.9 แผนผังแสดงการจัดเรียงแบบขนานของโมดูลเซลล์แสงอาทิตย์

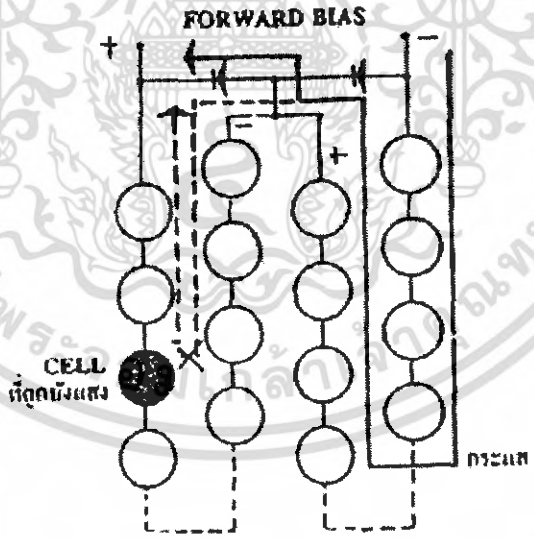
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รีเวิร์ส ไบอัส



รูปที่ 2.10 การรีเวิร์สไบอัสของแผนผังแซลล์แสงอาทิตย์

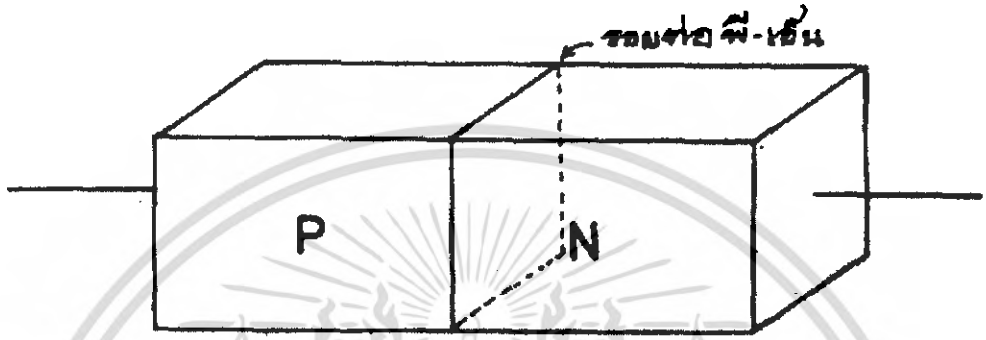
ฟอร์เวิร์ด ไบอัส



รูปที่2.11 การฟอร์เวิร์ดไบอัสของแผงเซลล์แสงอาทิตย์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เซลล์แสงอาทิตย์ส่วนใหญ่ซึ่งเป็นที่นิยมใช้กันนั้น มักมีลักษณะโครงสร้างเป็นแบบรอยต่อพี — เอ็น คล้าย ๆ กับโครงสร้างของไดโอดแบบรอยต่อพี- เอ็น หากแต่เซลล์แสงอาทิตย์ จะมีขนาดใหญ่กว่าไดโอดมาก ๆ ทั้งนี้ก็เพื่อให้เซลล์สามารถเปลี่ยนพลังแสง มาเป็นพลังงานไฟฟ้าได้มากพอที่นำไปใช้งานได้ การสร้างรอยต่อพี- เอ็นในเซลล์แสงอาทิตย์ สามารถทำได้ด้วยวิธีการเดียวกันกับการสร้างไดโอด ซึ่งมักนิยมใช้วิธีการแพร่สารเจือปน (impurity) ชนิดเอ็นหรือชนิดพี เข้าไปในเนื้อของสารกึ่งตัวนำซึ่งเป็นชนิดตรงกันข้าม และในบทนี้จะได้กล่าวถึงคุณสมบัติพื้นฐานของรอยต่อพี-เอ็น ทั้งในขณะที่ไม่ได้รับแสง และในขณะที่ได้รับแสง



รูปที่ 2.12 ลักษณะง่ายๆ ของเซลล์แสงอาทิตย์

2.10 ปรากฏการณ์ที่รอยต่อพี-เอ็นในภาวะสมดุล

เมื่อรอยต่อพี-เอ็นถูกสร้างขึ้นแล้ว จะเกิดปรากฏการณ์บางอย่างขึ้นที่รอยต่อพี-เอ็นและพอสรุปได้ดังนี้คือ เนื่องจากโฮลทางด้านสารกึ่งตัวนำชนิดพี (P) มีความหนาแน่นมากกว่าโฮลทางด้านสารกึ่งตัวนำชนิดเอ็น และอีเลคตรอนทางด้านสารกึ่งตัวนำชนิดเอ็น (n) มีความหนาแน่นมากกว่าอิเล็กตรอนทางด้านสารกึ่งตัวนำชนิดพี ดังนั้นด้วยความหนาแน่นของประจุพาหะที่แตกต่างกันนี่เอง จะทำให้เกิดมีการแพร่ของประจุพาหะจากทางด้านที่ซึ่งมีความหนาแน่นของประจุพาหะมากกว่าไปยังด้านซึ่งมีความหนาแน่นน้อยกว่า กล่าวคือ โฮลทางด้านพี ในบริเวณใกล้รอยต่อ จะแพร่เข้าไปในด้านเอ็นและอีเลคตรอน ทรงด้านเป็นในบริเวณใกล้รอยต่อ จะแพร่เข้าในทางด้านพี การแพร่นี้จะกระทำผ่านรอยต่อพี-เอ็น และสิ่งที่ตามมาก็คือจะมีการรวมตัว (recombination) ระหว่างโฮลและอิเล็กตรอนผลจากการรวมตัวของประจุพาหะทั้งสองนี้จะทำให้อะตอมของสารเจือบริเวณใกล้ ๆ กับรอยต่อพี- เอ็นกลายเป็นไอออน (ion) และแสดงอำนาจไฟฟ้าออกมาได้ กล่าวคือ อะตอมของสารเจือชนิดเอ็นทางด้านเอ็น จะสูญเสียอิเล็คตรอน อะตอมนี้จึงแสดงตัวเป็นไอออนบวก และอะตอมของสารเจือชนิดพีทางด้านพี จะสูญเสียโฮลไป จึงทำให้อะตอมนี้แสดงตังเป็นไอออนลบ เมื่อเป็นเช่นนี้จะทำให้เกิดสะสมประจุฟ้าขึ้น ณ บริเวณรอยต่อพี- เอ็น ดังแสดงในรูปที่ 2.13 โดยที่อำนาจของสนามไฟฟ้านี้จุขัดขวางการแพร่ข้ามรอยต่อของโฮลและอิเล็กตรอน ดังนั้นการแพร่ข้ามรอยต่อของประจุพาหะทั้งสองชนิด จะคอย ๆ ลดลง จนกระทั่งสนามไฟฟ้าภายในที่

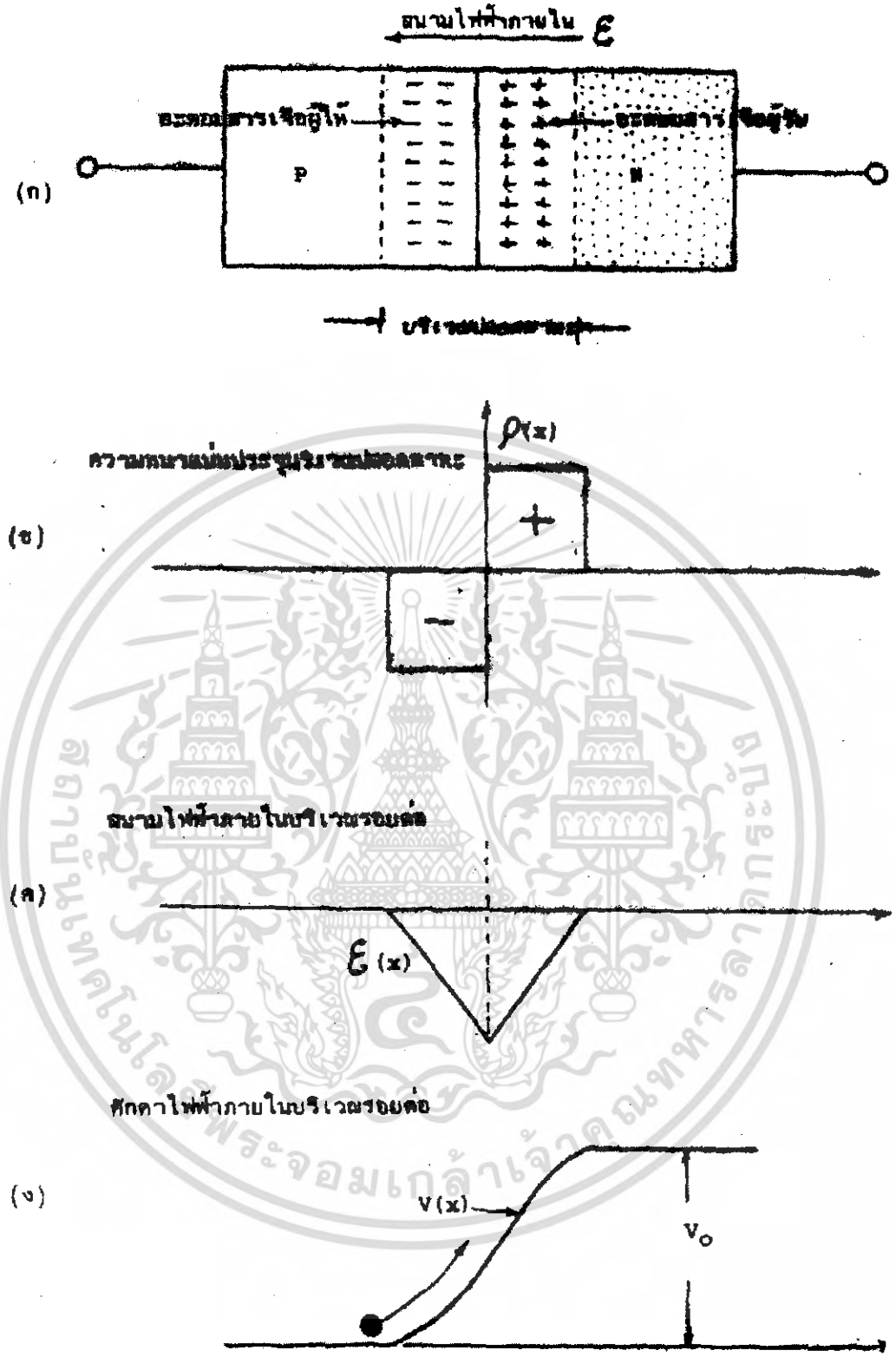
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เกิดขึ้นมีอำนาจมากพอที่จะยับยั้งไม่ให้ประจุพาหะทั้งสองชนิดแพร่ข้ามรอยต่อได้ การแพร่จึงหยุดลง และทุกอย่างก็อยู่ในภาวะสงบนิ่ง ซึ่งในขณะนี้เราเรียกว่ารอยต่ออยู่ในภาวะ "สมดุล (equilibrium)"

นอกจากนี้แล้ว ปรากฏการณ์ดังกล่าวจะทำให้บริเวณภายในรอยต่อนี้ไม่มีประจุพาหะทั้งสองชนิด คงมีแต่อะตอมของสารเจือชนิดพี และชนิดเอ็น ซึ่งขณะนี้อยู่ในสภาพไอออนลบและไอออนบวก บริเวณดับกล่าวนี้ถูกเรียกว่า "บริเวณปลอดพาหะ" (depletion region) สนามไฟฟ้าที่มีอยู่ในบริเวณนี้จะทำให้เกิดความต่างศักย์ไฟฟ้าขึ้นด้วย จึงดูคล้ายกับว่าที่บริเวณรอยต่อพี-เอ็นในภาวะสมดุลนี้มีแรงดันไฟฟ้าภายใน (built-in voltage) เกิดขึ้น ซึ่งแรงดันไฟฟ้านี้เองที่เป็นกำแพงศักย์ต่อต้านการเคลื่อนที่ข้ามรอยต่อของประจุพาหะ

ลักษณะการกระจายของความหนาแน่นของประจุ สนามไฟฟ้า และความต่างศักย์ไฟฟ้า ที่บริเวณรอยต่อแสดงได้ ดังในรูปที่ 2.13 แรงดันไฟฟ้าที่ตกคร่อมบริเวณรอยต่อหรือที่เรียกว่า "ศักย์สัมผัส" (contact potential) แสดงได้ด้วยสมการ 2.4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่2.13 คุณสมบัติทางไฟฟ้าที่บริเวณรอยต่อ พีเอ็น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$V_o = \frac{kT}{q} \cdot \ell n \frac{N_A N_D}{n_i^2} \qquad (2.4)$$

ซึ่ง V_o : ศักย์สัมผัส (โวลท์)

k : ค่าคงตัวของโบสต์มันน์มีค่า = 8.62×10^{-5} eV/°K

T : อุณหภูมิองศาสัมบูรณ์(°K)

q : ประจุอิเล็กตรอน = 1.6×10^{-19} คูลอมบ์

N_A : ความหนาแน่นของอะตอมผู้รับ (cm^{-3})

N_D : ความหนาแน่นของอะตอมผู้ให้ (cm^{-3})

n_i : ความหนาแน่นของประจุพาหะในสารกึ่งตัวนำบริสุทธิ์ (cm^{-3})

ในกรณีที่เราพิจารณาลักษณะโครงสร้างแถบพลังงาน จะพบว่าขณะที่รอยต่อพีเอ็นเกิดขึ้น เนื่องจากระดับเฟอร์มิ ซึ่งเป็นระดับพลังงานที่เรานิยามไว้ว่า โอกาสที่จะพบอิเล็กตรอนที่ระดับพลังงานนี้จะมีค่าเป็น $\frac{1}{2}$ ของสารกึ่งตัวนำชนิดเอ็น และชนิดพีไม่เท่ากัน ดังนั้นเมื่อรอยต่อพีเอ็นเกิดขึ้น ระดับเฟอร์มิในสารทั้งสองจะต้องปรับให้มีระดับเดียวกัน ขณะที่ระดับเฟอร์มิของสารทั้งสองกำลังปรับให้เท่ากัน จะตรงกับภาวะที่โฮลและอีเลคตรอนแพร่ข้ามรอยต่อ จนกระทั่งเกิดสนามไฟฟ้าภายในต่อต้านการแพร่ของประจุพาหะและในที่สุดอิเล็กตรอนและโฮล ก็ไม่สามารถแพร่ข้ามรอยต่อได้ ซึ่งเป็นภาวะสมดุลของรอยต่อในขณะนี้เมื่อพิจารณาแถบพลังงานจะพบว่าระดับเฟอร์มิ (Fermi level) ของสารทั้งสองชนิดจะมีระดับเดียวกัน ดังแสดงในรูปที่ 2.3 และในภาละสมดุลย์ ระยะความกว้างของบริเวณปลอดพาหะแสดงได้ดังในสมการ 2.2

ความกว้างบริเวณปลอดพาหะในภาวะสมดุล

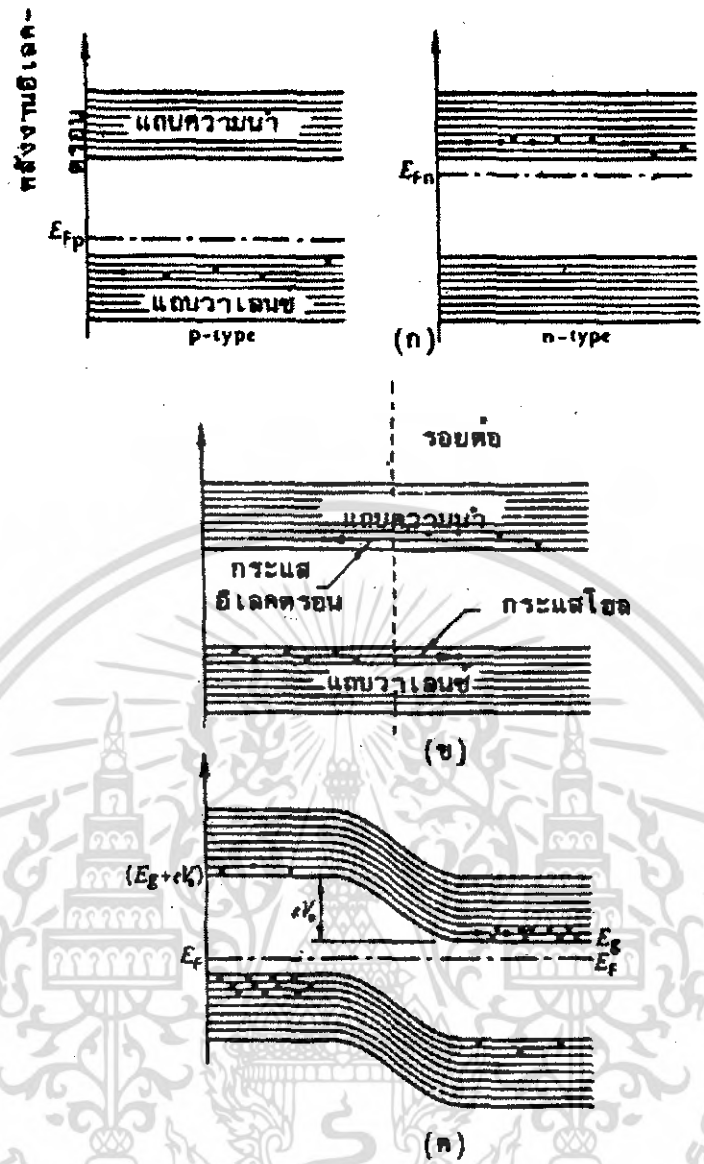
$$X_m = \frac{2\varepsilon V_o (N_A + N_D)}{q \cdot N_A \cdot N_D} \quad cm \qquad (2.5)$$

โดยที่ ε : เพอร์มิททิวิตี้ (permittivity) ของสารกึ่งตัวนำ

V_o : ศักย์สัมผัส

และนอกจากนี้ยังพบว่า ที่บริเวณรอยต่อมีลักษณะคล้ายกับโครงสร้างของตัวเก็บประจุไฟฟ้า (capacitor) ค่าความหนาแน่นของความจุไฟฟ้า (capacitance) ที่รอยต่อแสดงได้ดังในสมการ 2.6

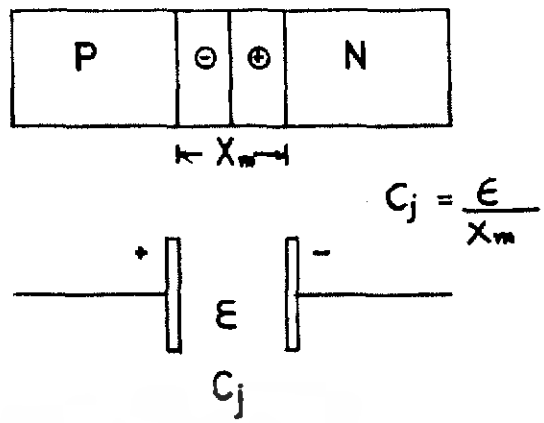
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.14 รอยสัมผัสของสารชนิดพีและชนิดเอ็นด้วยแถบพลังงาน
ก) ก่อนสัมผัส ข) ขณะสัมผัส ค) ภาวะสมดุลหลังสัมผัสแล้ว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง



รูปที่ 2.15 ค่าความจุไฟฟ้าที่บริเวณรอยต่อพี-เอ็น

2.11 รอยต่อพี-เอ็นในขณะได้รับแรงดันไบอัสตรง

ในกรณีที่รอยต่อพี-เอ็นได้รับแรงดันไบอัสตรง กล่าวคือทางด้านพีจะมีศักย์เป็นบวกเมื่อเทียบกับด้านเอ็น ดังแสดงในรูปที่ 2.16 แรงดันไบอัสจากภายนอกค่า V_A จะไปปรากฏที่รอยต่อ พี-เอ็น และอยู่ในลักษณะที่หักล้างกับแรงดันไฟฟ้าภายในที่บริเวณรอยต่อ นั่นก็คือกำแพงศักย์ที่รอยต่อจะลดลงจึงมีผลทำให้โฮลจากด้านพี และอิเล็กตรอนจากทางด้านเอ็นถูกฉีด (injection) ข้ามรอยต่อพีเอ็นได้ปริมาณของโฮลและอิเล็กตรอนที่ถูกฉีดข้ามรอยต่อนี้ จะเปลี่ยนแปลงกับแรงดันไบอัสในลักษณะของเอกโปเนนเชียล (exponential function) จากการฉีดของโฮลและอีเลคตรอนข้ามรอยต่อนี้เองจะทำให้เกิดกระแสไหลในวงจร ซึ่งแสดงไว้ด้วยสมการ (2.6)

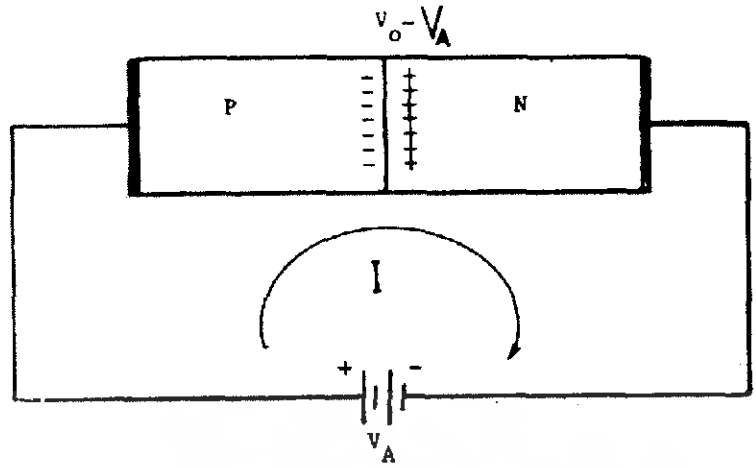
$$I = I_o (e^{qVA/kT} - 1) \tag{2.6}$$

และ

$$I_o = \frac{A(qD_e n_i^2}{L_e N_A} + \frac{qD_h n_i^2}{L_h N_D} \tag{2.7}$$

62688

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.16 รอยต่อพี-เอ็น ซึ่งได้รับแรงดันไบอัสตรง

โดยที่ I : คือกระแสที่ไหลผ่านรอยต่อพีเอ็น

I_o : คือกระแสอิ่มตัวย้อนกลับ

V_A : คือแรงดันไบอัสที่ให้

A : คือพื้นที่ของรอยต่อพีเอ็น

D_e, D_h : คือ สัมประสิทธิ์การแพร่ของอีเล็กตรอนและโฮลตามลำดับ

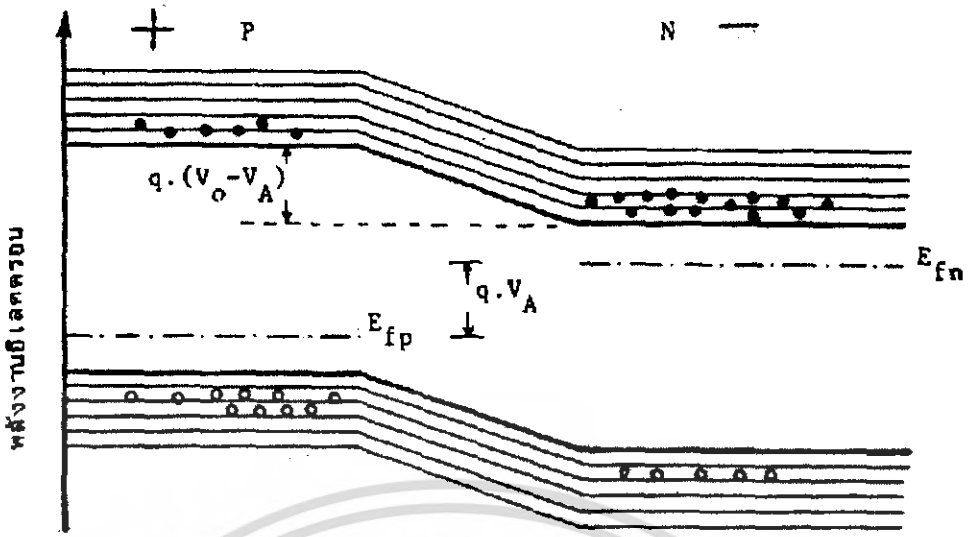
L_e, L_h : คือ ระยะการแพร่ของอีเล็กตรอนและโฮลตามลำดับ

ลักษณะของแถบพลังงานในขณะที่รอยต่อได้รับแรงดันไบอัสตรงแสดงได้ดังในรูปที่ 2.16 ซึ่งจะเห็นว่าระดับเฟอร์มิ (E_F) ของด้านพีและเอ็นจะไม่เท่ากัน และกำแพงศักย์ที่รอยต่อจะมีขนาดลดลง ดังนั้นจึงทำให้เกิดมีการฉีดของโฮลและอีเลคตรอนข้ามรอยต่อ และเป็นผลให้มีกระแสไหลในวงจรได้

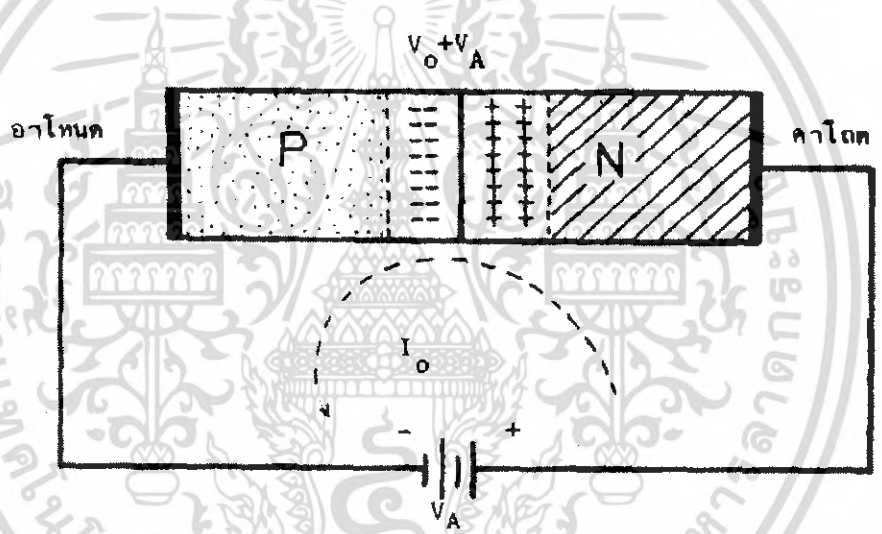
2.12 รอยต่อพีเอ็นในขณะได้รับแรงดันไบอัสย้อนกลับ

ในกรณีที่รอยต่อได้รับแรงดันไบอัสดังแสดงในรูปที่ 2.16 กล่าวคือ ทางด้านพีจะมีศักย์เป็นลบเมื่อเทียบทางด้านเอ็น ดังนั้นเมื่อให้แรงดันไบอัสย้อนกลับนี้แก่รอยต่อพีเอ็น มีค่า V_A โวลท์แล้ว จะพบว่า แรงดันไบอัสดังกล่าวจะไปช่วยเสริมกับแรงดันภายใน ซึ่งปรากฏที่บริเวณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.17 โครงสร้างแถบพลังงานของรอยต่อพีเอ็นขณะได้รับแรงดันไบอัสตรง Va



รูปที่2.18 รอยต่อพีเอ็น เมื่อได้รับแรงดันไบอัสย้อนกลับ

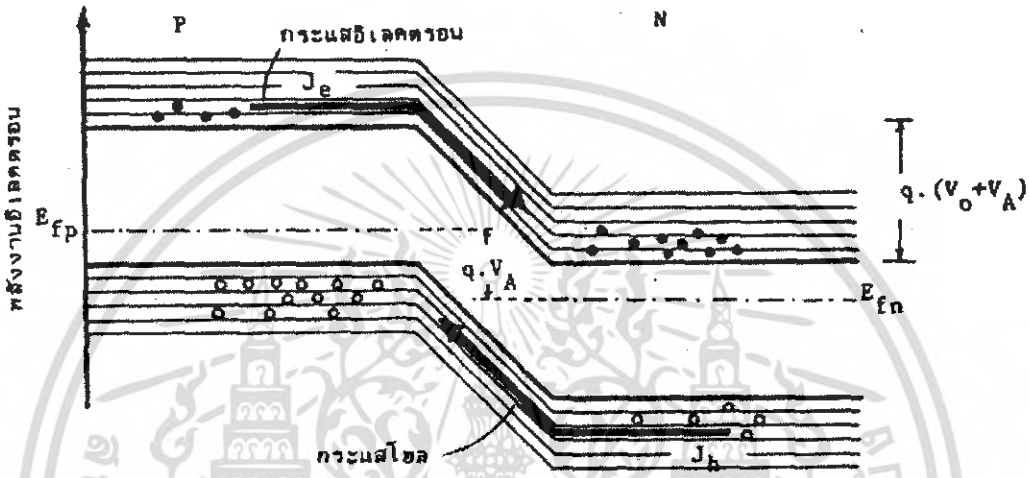
รอยต่อ (V_o) ดังนั้น จะทำให้กำแพงศักย์ (potential barrier) ที่บริเวณรอยต่อมีขนาดเพิ่มขึ้น อีเลคตรอนจากด้านเอ็นและโฮลจากด้านพี จึงไม่สามารถเคลื่อนที่ข้ามรอยต่อไปได้รอยต่อพี- เอ็นในภาวะนี้จึงมีสภาวะคล้ายฉนวน ไม่ยอมให้กระแสส่วนมากไหลได้ อย่างไรก็ดีจะพบว่าในขณะนี้โฮลทางด้านเอ็น และอีเลคตรอนทางด้านพี ซึ่งมีจำนวนน้อยสามารถเคลื่อนที่ข้ามรอยต่อได้ ดังนั้นจึงปรากฏมีกระแสจำนวนน้อยไหลข้ามรอยต่อในทิศทางที่ตรงกันข้ามกับ กระแสส่วนมากที่ไหลผ่านรอยต่อในขณะได้รับแรงดันไบอัสตรง ปริมาณของกระสที่ไหลในขณะรอยต่อได้รับไบอัส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ย้อนกลับนี้จะมีค่าน้อยมาก และมีค่าคงที่ค่าหนึ่ง ซึ่งอาจพิจารณาได้จากสมการ 2.6 เมื่อแทนค่า V_A ด้วย $-V_A$ ดังนั้นขณะได้รับแรงดันไบอัสย้อนกลับ

$$I \approx I_o \tag{2.8}$$

ลักษณะของแถบพลังงานในขณะนี้แสดงได้ดังในรูปที่ 2.19 ซึ่งจะเห็นได้ชัดว่ากระแสที่ไหลผ่านรอยต่อในขณะนี้จะมีทิศทางตรงข้ามกับกระแสในกรณีไบอัสตรง ปริมาณกระแสจะมีค่าน้อยมากและมีค่าคงที่ที่อุณหภูมิค่าหนึ่ง ๆ



รูปที่ 2.19 ลักษณะโครงสร้างพลังงานของรอยต่อพีเอ็นขณะได้รับแรงดันไบอัสย้อนกลับ Va

2.13 ลักษณะความสัมพันธ์ระหว่างกระแสและแรงดันของรอยต่อพี-เอ็น

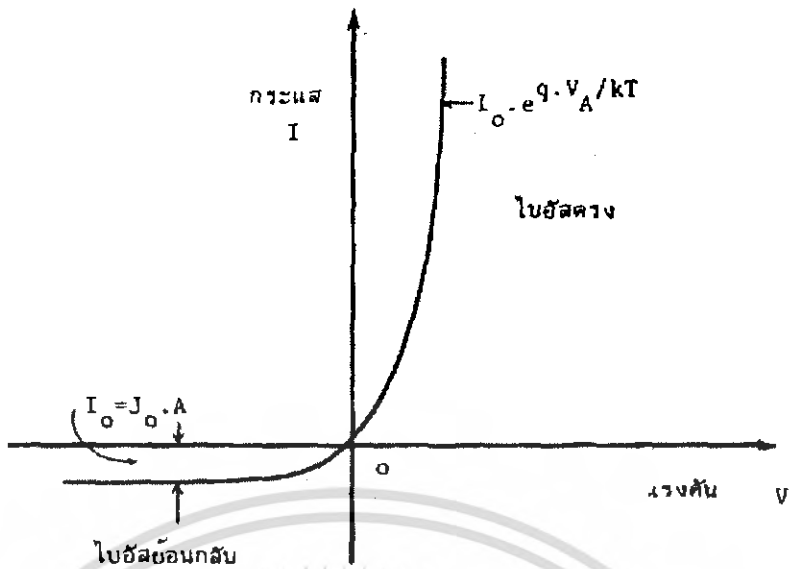
2.13.1 ในภาวะที่รอยต่อพีเอ็นไม่ได้รับแสง

ดังที่กล่าวมาแล้ว เมื่อรอยต่อได้รับแรงดันไบอัสตรงจะทำให้เกิดมีกระแสไหลผ่านรอยต่อเป็นจำนวนมากและกระแสนี้จะเปลี่ยนแปลงอย่างเอกโปเนนเชียลกับแรงดัน และในขณะให้แรงดันไบอัสย้อนกลับ จะมีกระแสจำนวนน้อยไหลย้อนกลับผ่านรอยต่อ ดังนั้นจากความสัมพันธ์ของกระแส และแรงดันสามารนำมาเขียนเป็นกราฟได้ดังในรูปที่ 2.20 ซึ่งกราฟนี้ได้มาจากสมการที่ 2.8 ลักษณะกราฟดังแสดงในรูปที่ 2.20 แสดงให้เห็นคุณสมบัติในการเร็กติไฟร์ของรอยต่อพี-เอ็น ดังนั้นอาจเขียนได้ว่า

กรณีที่รอยต่อไม่ได้รับแสง (dark)

$$I = I_o (e^{qV/kT}-1) \tag{2.9}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.20 ลักษณะความสัมพันธ์ของกระแสและแรงดันของรอยต่อพี- เอ็น

2.13.2 ในภาวะที่รอยต่อพีเอ็นได้รับแสง(illumination)

ในขณะที่รอยต่อพีเอ็นได้รับแสง เราพิจารณากันว่าในลำแสง ประกอบไปด้วยกลุ่มของโฟตอน (Photon) ซึ่งมีพลังงานค่าหนึ่งดังแสดงในสมการ 2.10

$$E_{photon} = hv \qquad (2.10)$$

E_{photon} : คือ พลังงานของโฟตอน

h : ค่าคงตัวของแพลงค์ $= 6.624 \times 10^{-34}$ joule-sec.

v : ค่าความถี่ของคลื่นแสง

เมื่อแสงตกกระทบรอยต่อพีเอ็นซึ่งเป็นเนื้อของสารกึ่งตัวนำ โฟตอนจะถ่ายเทจะถ่ายเทพลังงานให้แก่อิเล็กตรอน ซึ่งอยู่ในแถบวาเลนซ์สามารถออกไปเป็นอิเล็กตรอนอิสระ(free electron) อยู่ในแถบความนำ (conduction band) ได้ และทิ้งให้เกิดโฮลซึ่งเป็นประจุพาหะชนิดบวกไว้ที่แถบวาเลนซ์ ประจุพาหะคู่อิเล็กตรอน-โฮล อิสระเกิดขึ้นใหม่นี้เป็นผลมาจากการกระตุ้นสารกึ่งตัวนำด้วยแสง อิเล็กตรอน — โฮล ที่เกิดขึ้นบริเวณรอยต่อหรือใกล้ ๆ กับรอยต่อจะถูกอิทธิพลจากสนามไฟฟ้าภายใน ทำให้เคลื่อนที่ข้ามรอยต่อ โดยที่โฮลจะเคลื่อนที่ไปทางด้านพี และอิเล็กตรอนจะเคลื่อนที่ไปทางด้านเอ็น เกิดกระแสไฟฟ้าซึ่งไหลในทิศทางตรงกันข้ามกับกระแสในขณะที่รอยต่อได้รับไบอัสตรง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กระแสไฟฟ้าที่เกิดขึ้นดังกล่าวนี้ถูกเรียกว่า "กระแสแสง" (Photo current) หรือเขียนย่อๆว่า I_p ลักษณะแถบพลังงานของรอยต่อพีเอ็นขณะได้รับแสง แสดงได้ดังในรูปที่ 2.11ดังนั้นอาจเขียนได้ว่า กรณีรอยต่อได้รับแสง (illumination)

$$I = I_o (e^{qVA/kT} - 1) - I_p \quad \text{.....(2.11)}$$

โดยที่ I_p : กระแสเนื่องจากแสง(Photo current)

และกระแสเนื่องจากแสงสามารถแสดงได้โดยสมการที่ 2.12

$$I_p = q \cdot A \cdot g_{op} (L_p + L_n) \quad \text{..... (2.12)}$$

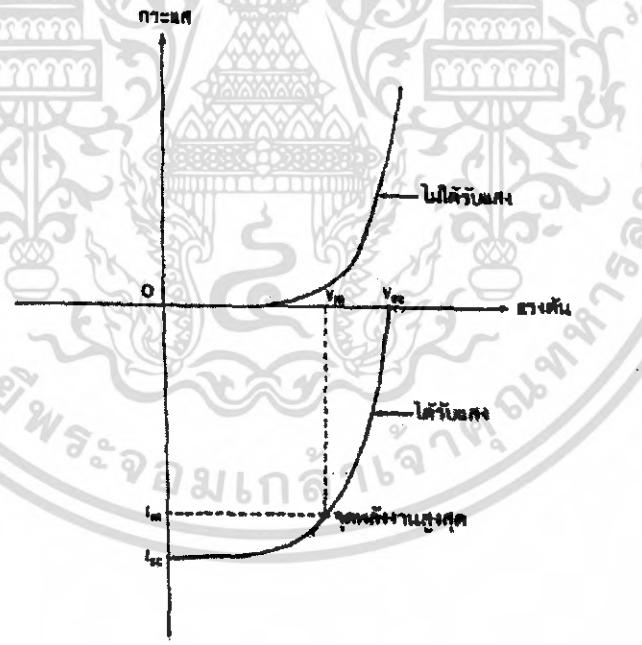
เมื่อ q : ประจุของอิเล็กตรอน (คูลอมบ์)

A : พื้นที่ของรอยต่อพี-เอ็นที่ถูกแสง

g_{op} : อัตราการเกิด ประจุพาหะคู่ อิเล็กตรอน-โฮลเนื่องจากแสง(Optical Generation rate)

L_p+L_n : คือระยะการแพร่ของอิเล็กตรอนและโฮลตามลำดับ

ดังนั้นคุณสมบัติของรอยต่อพี-เอ็นขณะได้รับแสงและไม่ได้รับแสงสามารถเขียนแสดงเปรียบเทียบได้ดังในรูปที่ 2.21



รูปที่ 2.21 ลักษณะความสัมพันธ์ระหว่างกระแสและแรงดันของรอยต่อพีเอ็นขณะที่ไม่ได้รับแสงและได้รับแสง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.14 พารามิเตอร์ของเซลล์แสงอาทิตย์แบบรอยต่อพี-เอ็น

เนื่องจากเซลล์แสงอาทิตย์ชนิดนี้มีลักษณะโครงสร้างแบบรอยต่อพี-เอ็น ดังนั้นคุณสมบัติทางไฟฟ้าจึงเหมือนกับคุณสมบัติของรอยต่อพี-เอ็นทุกประการ และโดยที่เซลล์แสงอาทิตย์ถูกนำไปใช้เป็นอุปกรณ์ สำหรับเปลี่ยนพลังงานแสง เป็นพลังงานไฟฟ้าหรือก็คือเซลล์แสงอาทิตย์ถูกนำไปใช้เป็นแหล่งจ่ายพลังงาน ซึ่งจะต้องให้ทั้งแรงดันไฟฟ้าและกระแสไฟฟ้าออกมาจากตัวเซลล์

ในขณะที่เซลล์ ถูกลัดวงจร เมื่อเซลล์ได้รับแสงจะทำให้เกิดกระแสเนื่องจากแสงไหลออกมาจากเซลผ่านวงจรในภาวะนี้กระแสจะมีค่าสูงสุดและถูกเรียกว่า กระแสลัดวงจร (Short circuit current) เขียนย่อๆว่า I_{sc} ค่าของกระแสลัดวงจรนี้ พิจารณาหาได้จากสมการที่ 2.8 เมื่อกำหนดให้ขณะลัดวงจร $V_A = 0$, ดังนั้นสมการ 2.8 เขียนใหม่ได้ว่า

$$I = -IP \tag{2.13}$$

ในขณะที่เซลล์ถูกเปิดวงจรออก *(open circuit)* และที่รอยต่อได้รับแสงจะพบว่ากระแสที่ไหลในวงจรจะเป็นศูนย์ เนื่องจากวงจรถูกเปิด แรงดันที่ปรากฏคร่อมรอยต่อพี-เอ็น ขณะนี้ถูกเรียกว่า แรงดันวงจรเปิด *(open circuit voltage)*เขียนย่อๆ ว่า V_{oc} ค่า ของ V_{oc} นี้หาได้โดยพิจารณาว่า

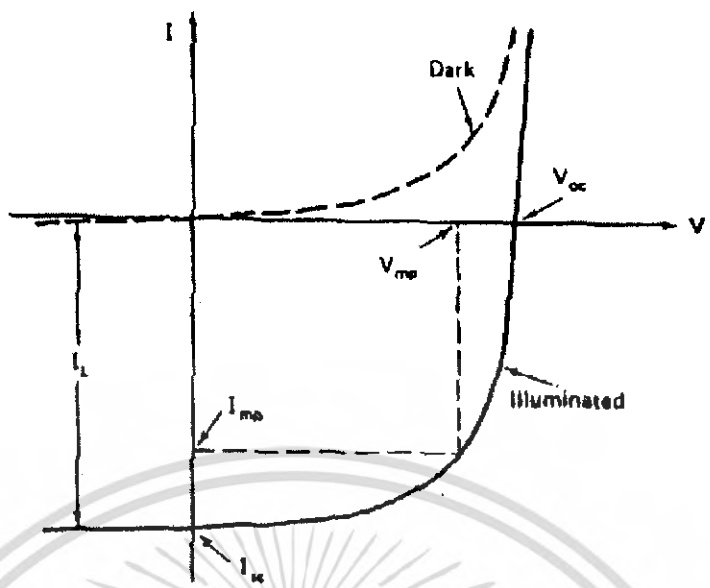
เมื่อเซลล์ถูกเปิดวงจร $I = 0$ สมการที่ 2.8 เขียนใหม่ได้ว่า

$$0 = I_o(e^{qV_A/kT}-1) - I_p \tag{2.14}$$

ดังนั้น

$$V_A = V_{oc} = \frac{kT}{q}\left(\ell n\ I_p + \frac{I}{I_o}\right) \tag{2.15}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.22 คุณสมบัติของเซลล์แสงอาทิตย์และพารามิเตอร์ที่สำคัญของ Isc และ Ioc แสดงไว้ในกราฟคุณสมบัติของเซลล์แสงอาทิตย์

กระแสไฟฟ้าเนื่องจากแสงที่เกิดจะมีขนาดมากหรือน้อยขึ้นอยู่กับพารามิเตอร์ต่างๆ ดังนี้ คือ ขนาดของพื้นที่บริเวณรอยต่อพี-เอ็นซึ่งได้รับแสง สัมประสิทธิ์ในการดูดกลืนแสง เพื่อเกิดประจุพาหะคู่อิเล็กตรอน -โฮล ระยะความลึกของรอยต่อพี เอ็น ขนาดความกว้างของบริเวณปลอดพาหา ค่าความคล่องตัวของประจุพาหาในเนื้อสารกึ่งตัวนำ ค่าความเร็วในการรวมตัวของประจุพาหะที่ผิวแบะค่าความต้านทานอนุกรมของเซลล์ โดยทั่วๆไป กระแสลัดวงจร

ในเซลล์แสงอาทิตย์แบบรอยต่อพี-เอ็นของซิลิกอน จะมีค่าประมาณ 35-40 mA/cm ^{2}และในกรณีของแกลเลียมอาเซนายด์ค่า I_{sc} จะอยู่ในราว 20 mA/cm ^{2} โดยวัดที่ค่า Air mass 0,(AMO)

ส่วนค่าของแรงดันวงจรเปิด (Open circuit voltage V_{oc}) จะมีค่ามากน้อยขึ้นอยู่กับขนาดของช่องว่างพลังงาน (Energy gap Eg) ของสารกึ่งตัวนำที่ใช้ทำเป็นเซลล์อย่างไรก็คือค่า V_{oc} นี้จะมีขนาดจำกัด คือสูงสุดไม่เกิดค่าของความกว้างของช่องว่างพลังงานและปกติ ค่าของ V_{oc} ในเซลล์แบบซิลิกอนมีค่าประมาณ 0.5-0.8โวลต์ และในกรณีของสารแกลเลียมอาเซนายด์ V_{oc} จะมีค่าราว 0.9 โวลท์

อย่างไรก็ตีขณะที่นำเซลล์ไปใช้งาน เซลล์จะไม่อยู่ในภาวะลัดวงจร หรือเปิดวงจรดังนี้ เนื่องจากเซลล์จะต้องถูกต่อเข้ากับโหลด (load) ซึ่งมีค่าความต้านทานค่าหนึ่ง ดังนั้นแรงดันและกระแสที่เซลล์แสงอาทิตย์จ่ายออกมาให้แก่โหลดจะมีค่าน้อยกว่าค่า V_{oc} และ I_{sc} โหลดซึ่งนำมาต่อเมื่อมีค่าความต้านทานที่เหมาะสมค่าหนึ่ง จะทำให้ผลคูณของแรงดันและกระที่เซลล์จ่ายออกมามี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ค่าสูงสุดหรือที่เรียกว่า " ค่ากำลังงานสูงสุด" (maximum power)ที่เซลล์จ่ายให้แก่โหลดได้เขียนย่อๆได้ว่า P_m

ค่าของกระแสและแรงดันที่ทำให้เกิดกำลังไฟฟ้าสูงสุดเขียนอักษรย่อแทนเป็น I_m และ V_m ตามลำดับ นั่นคือ

$$P_m = I_m . V_m \qquad (2.16)$$

และค่าความต้านทานของโหลดที่เหมาะสมทำได้โดยสมการ2.13

$$R_{load} = V_m / I_m \qquad (2.17)$$

ค่า P_m, V_m และ I_m บนกราฟคุณสมบัติของเซลล์แสดงดังในรูปที่ 2.17

คุณสมบัติอีกอย่างหนึ่งของเซลล์แสงอาทิตย์ก็คือค่าฟิลแฟคเตอร์ (fill factor) เขียนอักษรย่อเป็น F.F ค่าฟิลแฟคเตอร์ของเซลล์ ถูกนิยามไว้ว่า คือ อัตราส่วนระหว่างค่าพลังงานสูงสุดที่เซลล์จะจ่ายให้แก่โหลดได้จริง กับค่าของพลังงานสูงสุดในทางอุดมคติที่เซลล์จ่ายได้นั่นก็คือ

$$F.F = P_m/P_o = (I_m . V_m / I_{sc} . V_{oc}) \qquad (2.18)$$

ค่าของฟิลแฟคเตอร์นี้จะไม่เกิน 1 ถ้าฟิลแฟคเตอร์มีค่าใกล้1 แสดงว่าเซลล์สามารถจ่ายพลังงานไฟฟ้าออกมาได้ใกล้เคียงกับเซลล์ในทางอุดมคติมาก เซลล์ที่ใช้งาน โดยทั่วๆไปค่าฟิลแฟคเตอร์จะมีค่าระหว่าง 0.6 - 0.8 นอกจากนี้คุณสมบัติประการสำคัญยิ่งของเซลล์แสงอาทิตย์ก็คือ ค่าประสิทธิภาพของการเปลี่ยนพลังงาน (energy conversion efficiency) เขียนตัวย่อเป็น η ประสิทธิภาพของเซลล์ถูกนิยมว่าคืออัตราส่วนระหว่างพลังงานสูงสุดที่ได้จากเซลล์กับพลังงานแสงอาทิตย์ที่ตกกระทบบนเซลล์ นั่นก็คือ

$$\eta = (\text{พลังงานไฟฟ้าสูงสุดที่ได้จากเซลล์/พลังงานแสงที่เซลล์ได้รับ}) \times 100\%$$
$$= [(I_m \quad V_m) / Pin] \times 100\%$$

$$\eta = [(F.F \times I_{sc} V_{oc})/P_{in}] \times 100\% \qquad (2.19)$$

ในปัจจุบันนี้เซลล์แสงอาทิตย์แบบรอยต่อพี - เอ็นของผลึกรูปเดี่ยวของซิลิกอนที่ใช้งานกันโดยทั่วไปจะมีประสิทธิภาพในการเปลี่ยนพลังงานในช่วง 12 -14% เซลล์แสงอาทิตย์ที่ดีควรมีค่าพารามิเตอร์ต่างๆเช่น I_{sc} ,V_{oc}, P_m, F.F

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ซึ่งมีค่าสูงๆ อย่างไรก็ดีพารามิเตอร์ต่างๆ เหล่านี้ก็ถูกจำกัดด้วยแฟคเตอร์อื่นๆมากมาย ซึ่งบางแฟคเตอร์ก็ไม่สามารถเปลี่ยนแปลงได้ แต่บางแฟคเตอร์ก็สามารถที่จะปรับปรุงแก้ไขและพัฒนาให้ดียิ่งขึ้นได้

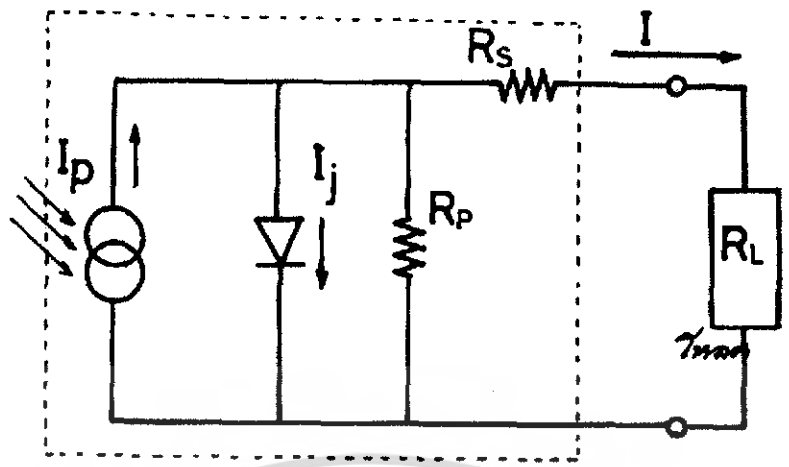
2.15 โครงสร้างของเซลล์แสงอาทิตย์แบบรอยต่อพี-เอ็นและวงจรสมบูรณ์

ลักษณะโครงสร้างโดยทั่วไปของเซลล์แสงอาทิตย์แบบรอยต่อพี-เอ็น แสดงได้ดังในรูปที่ 2.16 โดยการแพร่สารเจือสารเจือชนิดพี ลงไปในแผ่นผลึกซิลิกอนชนิดเอ็น จะทำให้เกิดรอยต่อพี-เอ็นขึ้น ความลึกของรอยต่อพี-เอ็น จะมีผลต่อประสิทธิภาพของเซลล์ ปกติความลึกของรอยต่อนี้จะมีค่าน้อยกว่า 1 เพื่อให้พลังงานจากโฟคอนของลำแสงสามารถผ่านเข้าไปถึงบริเวณรอยต่อได้โดยสะดวก ชั้นป้องกันการสะท้อนของแสงมีหน้าที่ช่วยดูดกลืนแสงและช่วยลดการสะท้อนกลับของแสง จึงมีผลช่วยเพิ่มปริมาณการดูดกลืนแสง รอยสัมผัสทางด้านหน้าของเซลล์มักใช้โลหะอะลูมิเนียม ทำเป็นลายนิ้วมือ หรือลายก้างปลา ทำหน้าที่รับกระแสออกมาจากรอยต่อ ส่วนทางด้านล่างของเซลล์จะถูกฉาบด้วยอะลูมิเนียมเช่นกัน เพื่อทำหน้าที่เป็นขั้วไฟฟ้าลบของเซลล์ อย่างไรก็ดี การนำเซลล์ไปต่อร่วมกันหลายๆ เซลล์นิยมใช้วิธีการบัดกรี ดังนั้นเพื่อให้สามารถบัดกรีต่อสายร่วมกันได้ จึงนิยมนำเซลล์ไปทำการชุบนิกเกิล เพื่อให้ส่วนที่เป็นขั้วสัมผัสมากและลบของเซลล์สามารถบัดกรีต่อหาสายร่วมกันได้

2.16 ผลของความต้านทานอนุกรมและความต้านทานขนานของเซลล์แสงอาทิตย์

จากวงจรสมบูรณ์ของเซลล์แสงอาทิตย์ในขณะใช้งาน จะเห็นว่า กระแสเนื่องจากแสง (photo current) แทนด้วยแหล่งจ่ายกระแส (current source Ip) ซึ่งจะจ่ายกระแสไฟฟ้าออกมาทิศทางตรงกันข้ามกับกระแสไฟฟ้าที่ไหลผ่านรอยต่อพี-เอ็น ในทางอุดมคติ I_j ค่าความต้านทานอนุกรม (serie resistance Rs) เกิดขึ้นได้เนื่องจากค่าความต้านทานของเนื้อสารกึ่งสารตัวนำ ค่าความต้านทานของบริเวณรอยสัมผัสโอห์มิค (*ohmic contact*)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

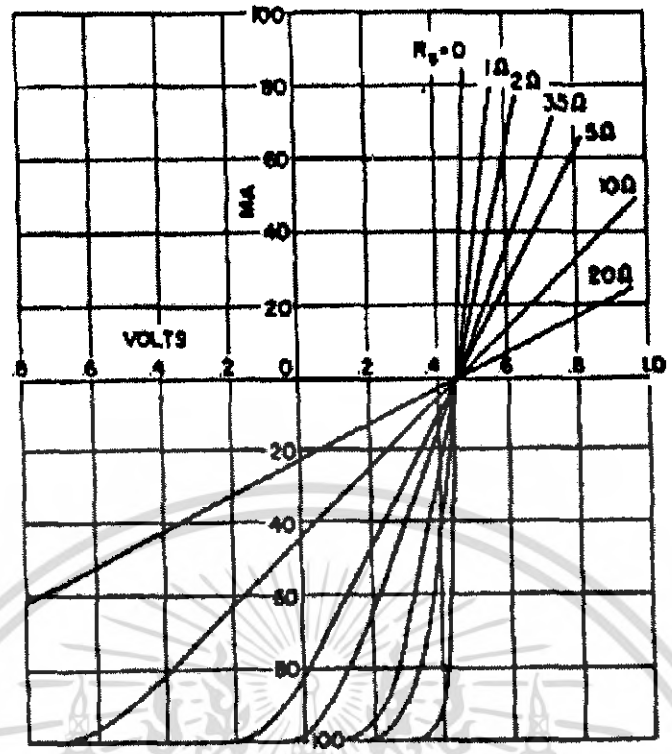


รูปที่ 2.23 ลักษณะวงจรสมมูลของเซลล์แสงอาทิตย์แบบรอยต่อพีเอ็น

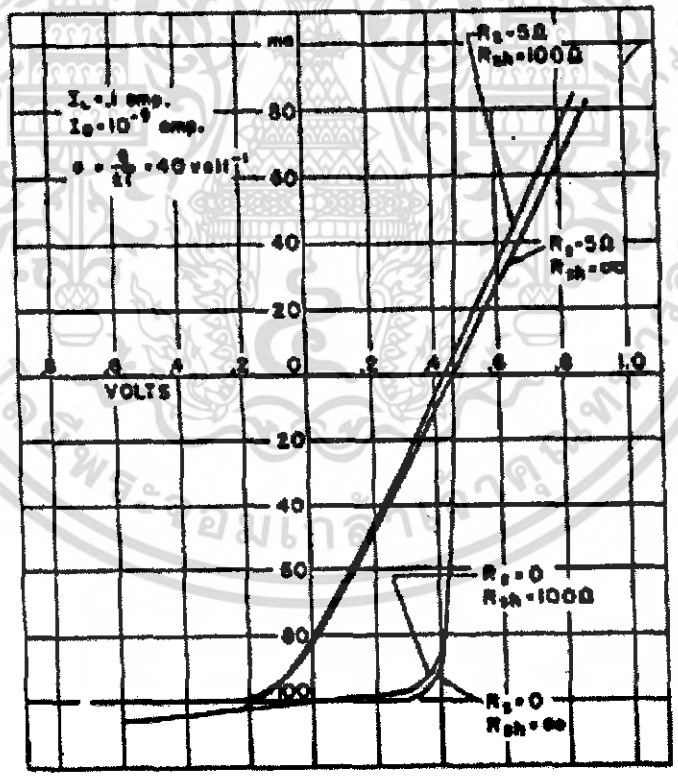
ระหว่างโลหะกับส่วนพีและส่วนเอ็น ค่าความต้านทานของเส้นทางลวดตัวนำที่ใช้ต่อ ผลรวมของค่าความต้านทานอนุกรมทั้งหมดเขียนตัวย่อได้เป็น Rs, ค่าความต้านทานขนานหรือ Rp (parallel resistance หรือ shunt resistance) เป็นค่าความต้านทานสมมุติที่ขนานกับรอยต่อในรอยต่อพี-เอ็นที่สมบูรณ์ ในทางอุดมคติค่าของ Rp จะมีค่าเป็นค่าอนันต์ (∞) และในเซลล์แสงอาทิตย์อุดมคติค่าของ Rs จะมีค่าเป็นค่าศูนย์ แต่ในทางปฏิบัติ เนื่องจากผลึกของสารกึ่งตัวนำที่ใช้มีจุดเสีย (defect) เกิดขึ้นหรือกล่าวอีกนัยหนึ่งก็คือ ความไม่สมบูรณ์ของรอยต่อโดยเฉพาะรอยต่อที่มีพื้นที่ขนาดใหญ่ๆย่อมมีส่วนที่ไม่สมบูรณ์ปรากฏอยู่ จึงทำให้รอยต่อพี-เอ็นไม่สมบูรณ์ดังนั้นค่า Rp จึงไม่สูงเป็นค่าอนันต์และค่า Rs ก็มีค่าไม่เป็นศูนย์ ผลของค่า Rs และ Rp จะทำให้คุณสมบัติของเซลล์เปลี่ยนแปลงไปดังแสดงได้ในรูปที่ 2.23

อย่างไรก็ดีโดยทั่วไปแล้วจะพบว่าในเซลล์แสงอาทิตย์ที่ใช้งานค่าความต้านทานขนาน Rp จะมีค่าสูงพอที่ไม่พิจารณาผลที่เกิดขึ้น แต่ค่าความต้านทานอนุกรม Rs จะมีผลและบทบาทที่สำคัญยิ่งคุณสมบัติของเซลล์ ในการออกแบบลักษณะโครงสร้าง การสร้าง จึงต้องพิจารณาผลของค่า Rs อย่างรอบคอบและพยายามให้มีค่าน้อยที่สุดเท่าที่จะสามารถทำได้ขณะที่ค่า Rs สูงขึ้นพลังงานสูงสุดซึ่งเซลล์จะสามารถจ่ายได้จะมีค่าลดลงและแสดงได้ดังรูปที่ 2.24

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



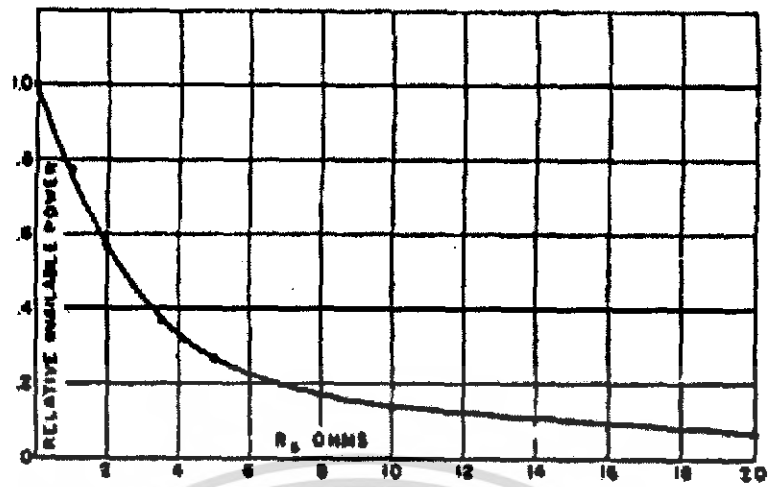
(ก)



(ข)

รูปที่ 2.24 (ก) ผลของความต้านทานอนุกรมและ (ข) ผลของความต้านทานขนาน

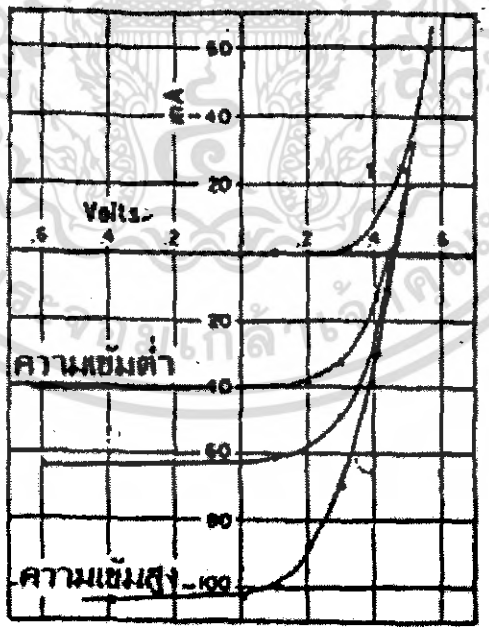
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.25 การลดลงของพลังงานขณะที่ค่าความต้านทานอนุกรมเพิ่มขึ้น

2.17 ผลของความเข้มแสงที่มีต่อเซลล์แสงอาทิตย์

เนื่องจากเซลล์แสงอาทิตย์ขณะทำงานจำเป็นต้องมีแสงมากมากระตุ้นให้อิเล็กตรอนได้รับพลังงานสูงพอที่จะเป็นอิสระและทิ้งโฮลให้เกิดขึ้น ดังนั้นถ้าหากแสงที่มาตกกระทบ มีความเข้มสูงมาก หรือ ก็คือปริมาณความหนาแน่นของโฟตอนมีค่าสูง ก็จะทำให้เกิดคู่ประจุพาหาอิเล็กตรอนโฮล เป็นจำนวนมาก ผลที่ได้จะทำให้ปริมาณกระแสเนื่องจากแสงมีค่าเพิ่มมากขึ้นตามความเข้มแสง ดังแสดงในรูปที่ 2.26



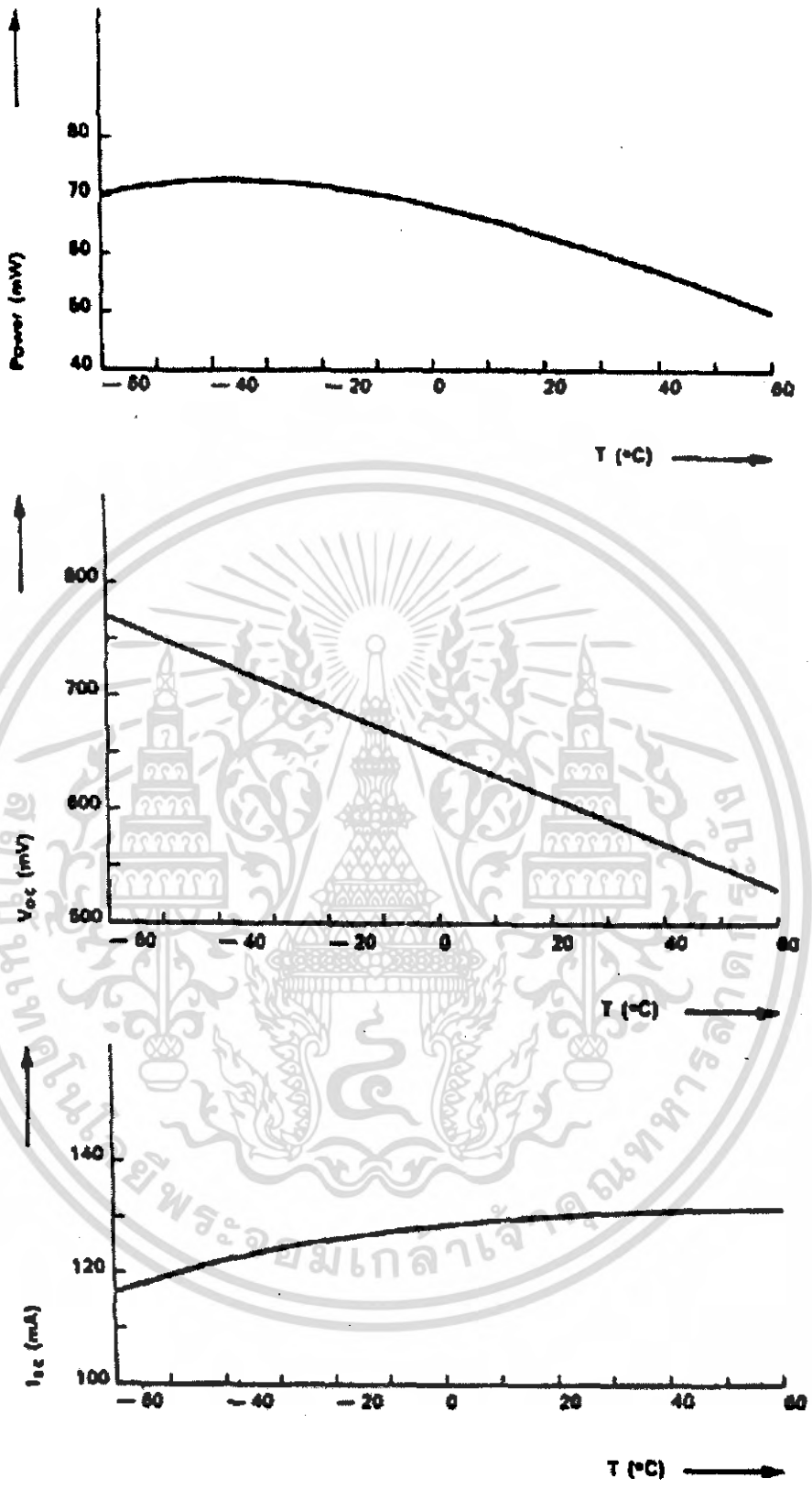
รูปที่ 2.26 ผลของความเข้มแสงที่มีต่อคุณสมบัติของเซลล์แสงอาทิตย์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.18 ผลของอุณหภูมิที่มีต่อเซลล์แสงอาทิตย์

ในการนำเซลล์แสงอาทิตย์ไปใช้งานจริง เซลล์จะต้องได้รับความร้อนจากแสงอาทิตย์ด้วย ดังนั้นอุณหภูมิของเซลล์จึงเพิ่มขึ้นผลที่ติดตามมาก็คือ คุณสมบัติของเซลล์จะเปลี่ยนแปลงไป ซึ่งพอจะสรุปได้ว่า ขณะที่อุณหภูมิของเซลล์เพิ่มขึ้น พารามิเตอร์ที่สำคัญของเซลล์คือ Isc จะมีค่าเพิ่มขึ้น แต่ค่า Voc จะมีค่าลดลง และผลดังกล่าวจะทำให้ค่าของพลังงานที่เซลล์จะจ่ายได้ จะมีค่าลดลง ดังแสดงในรูป 2.27

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.27 ผลของอุณหภูมิที่มีต่อพารามิเตอร์ต่างๆของเซลล์แสงอาทิตย์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.19 ผลของชั้นลดการสะท้อนแสงที่มีต่อเซลล์

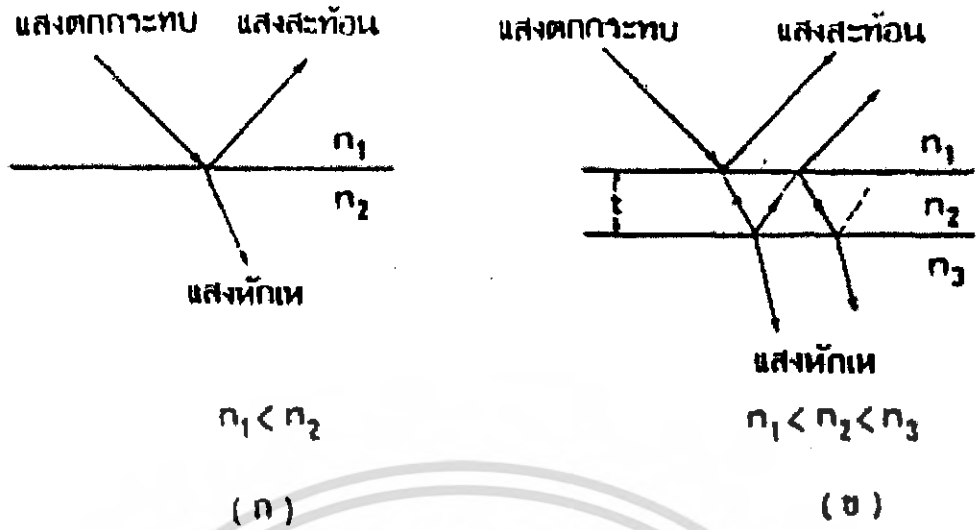
ในการนำเซลล์ไปใช้งานเพื่อเปลี่ยนพลังงานแสงมาเป็นพลังงานไฟฟ้านั้น เนื่องจากแสงทั้งหมดที่ส่องมากระทบผิวหน้าของเซลล์ จะมีบางส่วนถูกดูดกลืนเอาไว้เพื่อนำไปเป็นเปลี่ยนเป็นพลังงานไฟฟ้า และมีบางส่วนสะท้อนไปจากผิวหน้าของเซลล์ แสงส่วนที่สะท้อนออกไปจากผิวหน้านี้องที่สูญเสียไปโดยไม่เกิดประโยชน์ เพื่อที่จะนำแสงส่วนนี้มาใช้ประโยชน์อีกจึงควรมีชั้นลดการสะท้อนแสงที่ผิวหน้าของเซลล์ ทั้งนี้เป็นชั้นที่ยอมให้แสงผ่านเข้าไปยังผิวหน้าของเซลล์ได้เมื่อแสงสะท้อนกลับออกจากผิวหน้าของเซลล์ อีก ช่วยให้เซลล์ได้รับความเข้มแสงเพิ่มมากขึ้นกว่าเดิม จึงทำให้เซลล์ สามารถผลิตพลังงานไฟฟ้าได้สูงขึ้นตามไปด้วย ชั้นลดการสะท้อนแสงจะช่วยให้แสงสะท้อนกลับลงไปยังผิวหน้าของเซลล์ได้มากน้อยเพียงใดจะขึ้นกับดัชนีหักเห และความหนาของสารที่ใช้เป็นชั้นลดการสะท้อนแสง

การสะท้อนของแสงในตัวกลางต่างชนิดกัน เมื่อแสงเดินทางผ่านตัวกลาง 2 ชนิด จะมีแสงส่วนหนึ่งสะท้อนกลับ และส่วนหนึ่ง หักเหผ่านกลาง สัมประสิทธิ์ของการสะท้อนกลับโดยที่ เป็นค่าดัชนีหักเหแสงของตัวกลาง 2 ชนิด

เมื่อแสงเดินทางผ่านตัวกลางที่มีดัชนีหักเหแสง ไปยังตัวกลางที่มีดัชนีหักเหแสง แสงส่วนใหญ่จะหักเหเข้าสู่ตัวกลางที่มีดัชนีหักเห และแสงส่วนน้อยจะสะท้อนกลับออกไปในทางตรงกันข้ามแล้วแสงส่วนใหญ่สะท้อนกลับออกไป ดังรูปที่ 2.28

ถ้าแสงเดินทางผ่านตัวกลาง 3 ชนิด ที่มีดัชนี หักเหแสงเป็นตามลำดับ แสงส่วนใหญ่จะหักเหเข้าสู่ตัวกลางที่ 2 และ 3 แสงส่วนที่สะท้อนออกจากผิวหน้าของตัวกลางที่ 3 เมื่อมาถึงผิวหน้าของตัวกลางที่ 2 แสงส่วนใหญ่จะสะท้อนกลับลงมายังหน้าของตัวกลางที่ 3 อีก และแสงส่วนน้อยหักเหเข้าสู่ตัวกลางที่1 ดังรูปที่ 2.28 การสะท้อนกลับนี้เอง ที่ให้ผิวหน้าของตัวกลางที่ 3 ได้รับความเข้มแสงเพิ่มขึ้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.28 การสะท้อนแสงในตัวกลาง

(ก)2ชนิด (ข) 3ชนิด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3
การคำนวณและการออกแบบวงจร

3.1 เซลล์แสงอาทิตย์

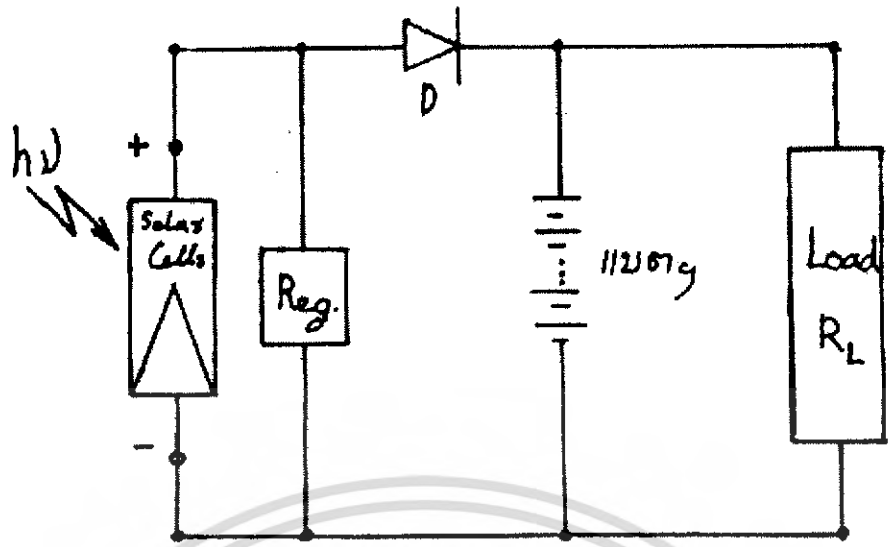
ในการนำเซลแสงอาทิตย์ไปใช้เป็นตัวจ่ายพลังงานให้แก่อุปกรณ์ไฟฟ้าหรือโหลด (Load) ในระบบใด ๆ นั้น เนื่องจากเซลล์ ตัวเดี่ยว ๆ หรือแผงเซลล์ ที่มีขายอยู่ในท้องตลาดทั่วไป บางครั้งอาจไม่เหมาะสมที่นำไปใช้งานโดยตรง ทั้งนี้เนื่องมาจากปริมาณกระแสหรือแรงดันที่เซลล์ หรือแผงเซลล์ นั้น ๆ จ่ายออกมาไม่เหมาะสมกับระบบดังกล่าว ดังนั้นจึงจำเป็นต้องมีการคำนวณเพื่อหาปริมาณเซลล์หรือแผงเซลล์ ทั้งหมดที่จะนำมาทำการต่อในลักษณะที่เหมาะสมกับระบบนั้น ๆ เสียก่อน ซึ่งข้อดีของการต่อในลักษณะต่าง ๆ พอสรุปได้ดังนี้

- ถ้านำเซลล์ หรือแผงเซลล์ มาต่อกันในลักษณะอนุกรม จะทำให้ได้ค่าแรงดันเพิ่มขึ้น
- ถ้านำเซลล์ หรือแผงเซลล์ มาต่อกันในลักษณะขนาน จะทำให้ได้ปริมาณกระแสเพิ่มขึ้น

ยิ่งกว่านั้นในการคำนวณเพื่อออกแบบระบบเซลล์ ในการใช้งานยังจำเป็นต้องพิจารณาส่วนประกอบอื่นๆ ที่นำมาประกอบในระบบอีก ดังที่ได้กล่าวมาในบทที่แล้ว รวมทั้งปริมาณพลังงานแสงแดดที่เซลล์ จะได้รับในแต่ละวัน หรือโดยเฉลี่ยแต่ละเดือน แต่ละปี ในแต่ละพื้นที่ภูมิประเทศอีกด้วย สำหรับการออกแบบระบบการใช้งานเซลแสงอาทิตย์ที่จะกล่าวถึงต่อไปนี้ จะพิจารณาเฉพาะระบบที่มีเซลล์ เป็นแหล่งจ่ายพลังงานให้แก่ระบบโดยลำพัง และอาจมีแบตเตอรี่เป็นตัวเก็บสะสมพลังงานเพื่อเอาไว้ใช้ในเวลาที่เซลล์ ไม่สามารถจ่ายพลังงาน ออกมาได้ เช่นในช่วงเวลากลางคืนเป็นต้น ระบบดังกล่าวนี้ถูก เรียกว่า “ระบบแบบลำพัง (Stand Alone System)”

ก่อนอื่นจะขอพิจารณาระบบการใช้งานเซลล์ อย่างง่าย ๆ ดังแสดงในรูปที่ 3.1 เพื่อให้เป็นพื้นฐานความเข้าใจ ในการพิจารณาศึกษาต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.1 ระบบการใช้งานเซลล์แสงอาทิตย์อย่างง่าย

จากรูปที่ 3.1 สมมติว่าโหลด R_L ที่ใช้นั้น มีความต้องการพลังงาน 48W ที่ 12V ให้ใช้งานในเวลากลางคืนวันละ 10 ชม. ไดโอด (D) ทำหน้าที่เป็นบล็อกกิ้งไดโอด มีค่าแรงดันขณะ Forward เป็น 0.6v และให้พลังงานแสง (hv) ตกกระทบเซลล์ ในปริมาณคงที่ และมีความเข้มเพียงพอวันละ 8 ชม. และเพื่อเป็นการถนอมอายุการใช้งานแบตเตอรี่ จึงกำหนดให้แบตเตอรี่มีการคายประจุ (discharge) เพียง 25% จงหาลักษณะการต่อเซลล์ จำนวนเซลล์ ทั้งหมดที่ใช้ และขนาดของแบตเตอรี่ ที่เหมาะสม กำหนดให้เซลล์ แต่ละตัวมีค่ากระแสและแรงดัน ณ จุด กำลังงานไฟฟ้าสูงสุด (power maximum) เป็น 300 mA และ 0.5V ตามลำดับ

<u>วิธีทำ</u> เนื่องจาก R_L มีความต้องการกระแส $= \frac{48W}{12V} = 4$ A

ดังนั้น แบตเตอรี่ ต้องจ่ายกระแสให้ R_L ในเวลากลางคืน $= 4 \times 10 = 40$ A-h

กำหนดให้แบตเตอรี่มีการคายประจุ 25%

ขนาดความจุของแบตเตอรี่ ที่ใช้ $= \frac{40 \times 100}{25} = 160$ A-h

เนื่องจากแบตเตอรี่ จะต้องถูกชาร์จ ให้เต็มในแต่ละวัน

ในแต่ละวันแบตเตอรี่จะต้องได้รับปริมาณกระแสจากเซลล์ $= \frac{40}{8} = 5$ A

ต่อจากนั้นเซลล์ ยังต้องจ่ายปริมาณกระแสให้ R_L อีก 4 A

ขนาดของแผงเซลล์ จะต้องจ่ายกระแสได้ = 5+4 = 9 A

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เซลล์ 1 เซลล์สามารถจ่ายกระแสได้ 300 mA

ต้องใช้เซลล์ มาต่อขนานกันจำนวน = $\frac{9}{0.3}$ = 30 เซลล์

เนื่องจากในการประจุแบตเตอรี่ โดยปกติจะต้องให้แหล่งจ่ายพลังงานมีค่าแรงดันสูงกว่าแบตเตอรี่ ประมาณ 15% และเมื่อพิจารณาแรงดันที่ตกคร่อมไดโอดอีก 0.6 V

ขนาดของแผงเซลล์ จะต้องมีค่าแรงดันทั้งสิ้น = 12×1.15 + 0.6 V

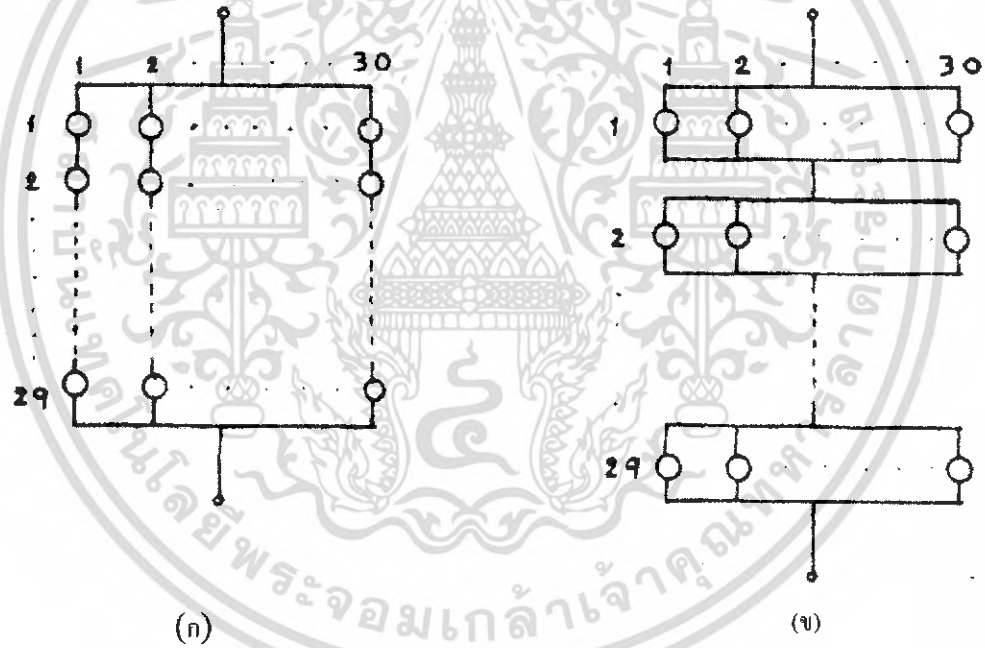
= 14.4 V

เซลล์ 1 เซลล์สามารถให้แรงดันขณะใช้งาน 0.5 V

จะต้องใช้เซลล์ มาต่ออนุกรมกัน = $\frac{14.4}{0.5}$ ≈ 29 เซลล์

ดังนั้นต้องใช้เซลล์ มาต่อกันทั้งหมด = 30×29 = 870 เซลล์

ในการต่อเซลล์ ดังกล่าวอาจต่อกันแบบ อนุกรม-ขนาน ดังรูปที่ 3.2 (ก) หรือต่อกันแบบ ขนาน-อนุกรม ดังรูปที่ 3.2 (ข) ก็ได้



(ก) (ข)

รูปที่ 3.2 ลักษณะการต่อเซลล์แสงอาทิตย์

(ก) แบบอนุกรม-ขนาน (ข) แบบขนาน-อนุกรม

การต่อทั้ง 2 แบบนี้ จะให้พลังงานแก่ระบบอย่างเหมาะสมและเท่ากัน แต่ข้อดีของการต่อแต่ละแบบก็แตกต่างกัน อันจะมีผลถึงอายุการใช้งานของเซลล์ อีกด้วย

- ในกรณีของการต่อแบบอนุกรม-ขนานนั้น จะได้รับผลกระทบจากการที่เซลล์ใดเซลล์หนึ่งเกิดการลัดวงจร (Short circuit) น้อยกว่าการต่อแบบขนาน- อนุกรม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- ในกรณีของการต่อแบบขนาน- อนุกรมนั้น จะได้รับผลกระทบจากการที่เซลล์ใดเซลล์หนึ่งเกิดวงจรเปิด (Open circuit) น้อยกว่าการต่อแบบอนุกรม-ขนาน

จากตัวอย่างที่ 1 เป็นเพียงการคำนวณออกแบบระบบการใช้งานเซลล์ อย่างง่าย ๆ ซึ่งเป็นการประหยัด และใช้งานได้ดีพอสมควร สำหรับระบบเล็ก ๆ ที่ไม่ต้องการ ความแม่นยำ(Accuracy) มากนัก

สำหรับระบบที่ต้องการ ความแม่นยำ สูงนั้น ข้อมูลจะต้องมีความละเอียด และถูกต้องแน่นอนมากขึ้น ซึ่งจะทำให้การคำนวณออกแบบระบบมีความละเอียดและยุ่งยากเพิ่มขึ้นด้วยเช่น จำเป็นจะต้องทราบว่า พลังงานที่ได้รับจากแสงอาทิตย์ แต่ละชั่วโมงหรือแต่ละวัน ในฤดูต่างๆ ณ ตำแหน่งที่จะติดตั้งเซลล์ นั้นมีลักษณะเช่นไร หรือตำแหน่งที่จะติดตั้งเซลล์ อยู่ที่ เส้นรุ้ง(Latitude) เท่าไร เพื่อที่จะได้ทราบมุมที่เหมาะสมในการติดตั้งเซลล์ เพื่อให้รับปริมาณแสงได้ดี นอกจากนั้นก็จำเป็นจะต้องมีส่วนสำรองพลังงานไว้อีกด้วย จะเห็นว่าถ้ายิ่งมีข้อมูลละเอียดมากขึ้น ระบบก็ยิ่งจะมี ความแม่นยำมากขึ้นด้วย และการออกแบบระบบก็จะยิ่งใกล้เคียงความจริงขึ้นทำให้ มีความประหยัด ในการออกแบบระบบเพิ่มขึ้นด้วย ดังตัวอย่างที่จะแสดงต่อไปนี้

สมมติ เมื่อต้องการจะออกแบบระบบเซลล์ เพื่อใช้งาน ณ เมือง เมลเบอร์น (Melbourne) ซึ่งตั้งอยู่ที่เส้นรุ้ง 37.8° ใต้ มีความต้องการที่จะใช้เพื่อจ่ายพลังงานให้กับโหลดขนาด 100/24 อย่างต่อเนื่องตลอด ในการคำนวณหาปริมาณเซลล์พร้อมทั้งแบตเตอรี่ที่ใช้ในการกับสะสมพลังงานเพื่อจ่ายในเวลาไม่มีแสงอาทิตย์ที่จำเป็นต้องใช้กำหนดให้แบตเตอรี่มีการสำรองพลังงานเผื่อไว้ 15 วัน และให้แบตเตอรี่มีการคายประจุได้สูงสุด 25% เพื่อถนอมอายุการใช้งานแบตเตอรี่ นอกจากนั้นยังให้ข้อมูลเกี่ยวกับพลังงานแสงอาทิตย์ที่ได้รับโดยเฉลี่ยแต่ละวันในแต่ละเดือนตลอดปี ดังแสดงในตารางที่ 6-1

วิธีทำ โหลดมีความต้องการกระแส $= \frac{100W}{24V} \times \frac{24h}{1day} = 100$ A-h/day

ปริมาตรกระแสที่ต้องการสำรองไว้ = 15 day × 100 A-h/day

= 1500 A-h

เพื่อต้องการถนอมอายุของแบตเตอรี่ สะสมไว้ 75% มีค่า $= \frac{1500 \text{ A-h}}{75} \times 100 = 2000$ A-h

ซึ่งจะเห็นได้ว่า ขนาดความจุของแบตเตอรี่ ดังกล่าว สามารถจ่ายได้โหลดได้ $= \frac{2000 \text{ A-h}}{100 \text{ A-h/day}} = 20$ day

หรือ=20 day×24 h/day =490h

สำหรับในการออกแบบมุมที่จะติดตั้งแผงเซลล์ นั้น โดยทั่วๆไปจะมีหลักการดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- มุมที่แสงเซลทำกับแนวราบที่เหมาะสม มีค่าโดยประมาณเท่ากับ มุมของเส้นรุ้ง (Latitude Angle) บวกด้วยค่า 15 ถึง 20

- ถ้าพื้นที่ ที่จะติดแผงเซลล์ อยู่ทางตอนเหนือของเหนือของเส้นศูนย์สูตร แผงเซลล์จะต้องหันหน้าไปทางทิศใต้ แต่ถ้าพื้นที่ดังกล่าวอยู่ทางตอนใต้ของเส้นศูนย์สูตรแผงเซลล์จะต้องหันหน้าไม่ทิศเหนือ

ดังนั้นในกรณีตัวอย่างที่กำลังพิจารณานี้ มุมที่เหมาะสมในการติดตั้งแผงเซลล์ จึงมี ค่า = 37.8

จะได้ว่า

ค่าเฉลี่ยของพลังงานแสงอาทิตย์ที่เซลล์ได้รับแต่ละวันในรอบปีมีค่า 583 $mW\text{-}h/cm^2$

ถ้าสมมติว่าแสงอาทิตย์มีพลังงานสูงสุดที่เปล่งออกมาเป็น 100 $mW\text{-}h/cm^2$

นั่นคือ ในแต่ละวันของรอบปี เซลล์จะได้รับโดยเฉลี่ย $\frac{583\ mW\text{-}h/cm^2}{100\ mW\text{-}h/cm^2}$

ที่ค่าพลังงานสูงสุดที่แสงอาทิตย์แผ่ออกมานี้ เซลล์ที่ใช้จะน้องมีความสามารถจ่ายกระออกมาได้

และเมื่อพิจารณาว่าปริมาณกระแสที่ได้ดังกล่าว อาจได้รับในปริมาณที่น้อยลงเนื่องจากฝุ่นละอองที่ปกคลุมบนผิวหน้าเซลล์ ซึ่งสมมติว่ามีค่าประมาณ 10% นอกจากนั้นอาจสูญเสียไปในการประจุแบตเตอรี่ อีก5%

ดังนั้น ปริมาณกระแสต่ำสุดโดยเฉลี่ยที่เซลล์ จะต้องจ่ายออกมามีค่า $= \frac{17.2\ A}{0.9\times0.95}$

ค่าเฉลี่ยของจำนวนชั่วโมงต่อวัน $\approx$ 20.1 A

ดังนั้นแผงเซลล์ ในสภาวะนี้จะต้องจ่ายกระแสออกมาได้

นั่นคือขอบเขตของความต้องการกระแส มีค่าสูงสุด 27.5A ต่ำสุด 20.1A

ในกรณี นี้จะเลือกใช้ค่ากระแสสูงสุดที่แผงเซลล์ จ่ายออกมา (Peak array Current rating)ได้เป็น 25A จากหลักการประจุแบตเตอรี่โดยทั่วไปจะต้องให้แหล่งจ่ายพลังงานมีค่าแรงดันสูงกว่าแบน 15% และเผื่อค่าแรงดันที่ตกคร่อมด้วยบล็อกกิ้งไดโอดอีก 0.6 V

แรงดันที่แผงเซลล์ จะต้องจ่ายออกมามีค่า $= 24 \times 1.15 + 0.8$

$= 28.2V$

แผงเซลล์ ดังกล่าวจะต้องจ่ายกระแสได้ 25A

แบตเตอรี่จะต้องมีขนาดความจุ 2000A-h

ซึ่งการเลือกเซลล์ และการต่อเซลล์ เพื่อให้ได้ค่ากระแสและแรงดันตามต้องการนั้นก็คงใช้การพิจารณาวิธีการต่อเช่นเดียวกับตัวอย่างแรก โดยใช้แนวทางการคำนวณดังตัวอย่าง 1 หรือ ตัวอย่าง 2 ก็จะสามารถคำนวณออกแบบระบบการใช้งานเซลสงอาทิตย์ได้ตามต้องการ นอกจาก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

องค์ประกอบต่างๆที่พิจารณาดังตัวอย่างการคำนวณที่แสดงไปแล้วนั้นยังมีองค์ประกอบอื่นที่มีความสำคัญและต้องพิจารณาประกอบในการออกแบบใช้งาน เพื่อให้ระบบมีความสมบูรณ์ยิ่งขึ้น ได้แก่ อุณหภูมิของเซลล์ ขณะใช้งานจริง ซึ่งจากทฤษฎีของเซลล์พบว่า เซลล์จะมีค่าแรงดัน Voc ลดลงประมาณ 2.3 mVต่อ 1 เซลเซียส ของอุณหภูมิที่เพิ่มขึ้นในเซลล์ที่ค่ามาจากซิลิกอนนั้นเอง ซึ่งจะทำให้สะดวกในการออกแบบแผงเซลล์ที่เหมาะสมในการใช้งาน

3.2 แบตเตอรี่

- หาจำนวนโหลดที่ใช้ทั้งหมดในช่วงที่มีแสงและไม่มีแสงโดยเฉพาะช่วงที่ ไม่มีแสง ค่ากำลังที่ได้จะต้องหารด้วยประสิทธิภาพการชาร์จของแบตเตอรี่เสียก่อน เพราะช่วงเวลาที่มีแสงแผงโซลาร์เซลล์จะช่วยจ่ายด้วย

กำลังทั้งหมด = (กำลังโหลด * ชั่งโมงที่มีแสง) + (กำลังโหลด * ชั่งโมงที่ไม่มีแสง)/N

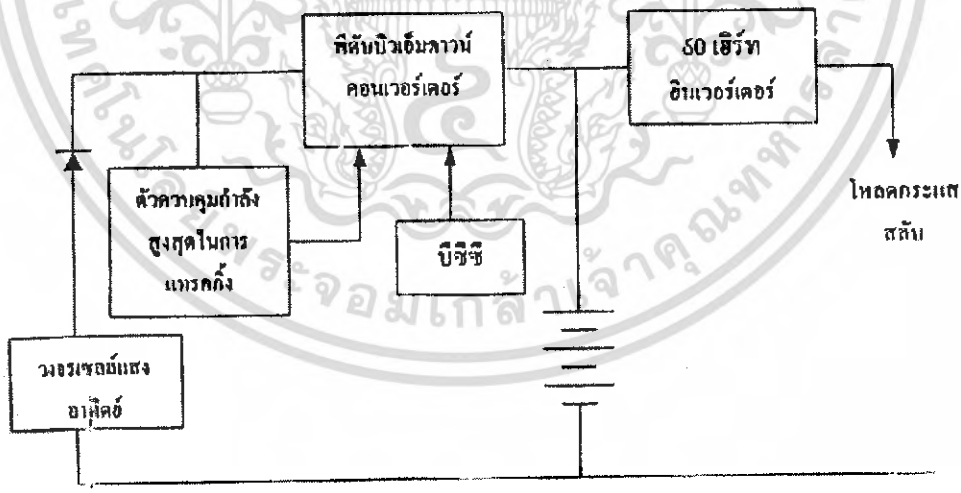
N คือ ประสิทธิภาพในการประจุไฟฟ้าของแบตเตอรี่

- หากำลังที่แผงโซลาร์เซลล์สามารถจ่ายได้โดยหาได้จาก

พลังงานที่สามารถจ่ายได้ = พลังงานต่อแผง * จำนวนแผง * ค่าแดรี่อินโซเลชั่น

ค่าแดรี่อินโซเลชั่นเป็นค่าที่ใช้เพื่อประมาณค่าเอาท์พุทจากแผงโซลาร์เซลล์ ค่านี้จะคำนึงถึงมุมระหว่างดวงอาทิตย์กับผิวระนาบรวมทั้งปริมาณที่ลดลงเนื่องจากเมฆหมอกที่ปกคลุมด้วย ซึ่งได้มาจากสถานีตรวจอากาศทั่วโลก

- หาขนาดแบตเตอรี่โดยนำแรงดันที่ใช้ไปหารค่าที่ได้จากด้านบนจะได้ค่า แอมป์-ฮาวร์หารด้วย 20% จะได้ค่าแอมป์-ฮาวร์ของแบตเตอรี่ที่จะใช้



รูปที่ 3.3 แผนผังแสดงตัวอย่างระบบแผงวงจรเซลล์แสงอาทิตย์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- การคำนวณขนาดแบตเตอรี่ เนื่องจากวัตถุประสงค์ของโครงงานนี้ต้องจ่ายโหลด 50 วัตต์นาน 10 ชั่งโมง

ดังนั้น เพาเวอร์ โหลด = 50 * 10 = 500 วัตต์ฮาวร์

ประสิทธิภาพของระบบ เป็น 80%

ดังนั้น เพาว์เวอร์อินพุท = 500/0.8= 625 วัตต์ฮาวร์

ใช้แบตเตอรี่ 12 โวลต์ ดังนั้นจะได้ขนาดแบตเตอรี่ = 625/12 =52.083 แอมป์ฮาวร์ต่อวัน

ถ้าใช้ที่ 20% ของแบตเตอรี่ 52.083 แอมป์ฮาวร์ต่อวัน จะคำนวณได้ขนาดแบตเตอรี่ ดังนี้

ขนาดแบตเตอรี่ = 52.083/0.2 = 260.415 แอมป์ฮาวร์ต่อวัน

ถ้าใช้ที่ 30% ของแบตเตอรี่ 52.083 แอมป์ฮาวร์ต่อวัน จะได้แบตเตอรี่ดังนี้

ขนาดแบตเตอรี่ = 52.083/0.3 = 173.61 แอมป์ฮาวร์ต่อวัน

ถ้าใช้ที่ 40% ของแบตเตอรี่ 52.083 แอมป์ฮาวร์ต่อวัน จะได้แบตเตอรี่ดังนี้

ขนาดแบตเตอรี่ = 52.083/0.4 = 130.21 แอมป์ฮาวร์ต่อวัน

ถ้าใช้ที่ 50% ของแบตเตอรี่ 52.083 แอมป์ฮาวร์ต่อวัน จะได้แบตเตอรี่ดังนี้

ขนาดแบตเตอรี่ = 52.083/0.5 = 104.17 แอมป์ฮาวร์ต่อวัน

เลือกใช้แบตเตอรี่ขนาด 12 โวลต์ 100 แอมป์ฮาวร์

คิดการจ่ายของแผง 2 แผง ๆ ละ 55 วัตต์ 7.2 ชั่งโมงได้ 110* 7.2 = 792 วัตต์ฮาวร์และได้กำลังทางด้านเอาท์พุท = 792*0.8 = 633.6 วัตต์ฮาวร์

3.3 วงจรอัดประจุแบตเตอรี่

วงจรอัดประจุแบตเตอรี่เป็นแหล่งจ่ายไฟกระแสตรงซึ่งจะให้ระดับแรงดันสูงกว่าระดับแรงดันของแบตเตอรี่ขณะที่มีการเก็บประจุในการประจุแบตเตอรี่จะให้ขั้วบวกของเครื่องประจุต่อเข้ากับขั้วบวกของแบตเตอรี่ โดยกระแสที่ทำการประจุมีทิศทางที่กระแสจะจ่ายออกมา

E = แรงดันที่ทำการอัดประจุ

Ec= แรงดันที่ขั้วของแบตเตอรี่

Ri = ความต้านทานภายในของแบตเตอรี่

I = กระแสที่ใช้ในการประจุแบตเตอรี่

E = Ec + IR

จะได้ $$I = (E-Ec)/R \qquad (3.1)$$

เมื่อแรงดันที่แบตเตอรี่มีค่าเท่ากับแรงดันประจุจะไม่มีกระแสไหลในวงจร ถ้าแรงดันที่แบตเตอรี่ต่ำกว่าแรงดันประจุจะทำให้กระแสไหล เพื่อเข้าไปอัดประจุให้กับแบตเตอรี่แต่ได้แรงดันที่แบตเตอรี่สูงกว่าต่ำกว่าแรงดันประจุ จะทำให้มีมีกระแสไหลเพื่อเข้าไปอัดประจุให้กับแบตเตอรี่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยจะมีผลต่อปริมาณกระแสที่ประจุว่ามากหรือน้อย ถ้ากระแสในประจุมีปริมาณมากกว่าที่แบตเตอรี่จะทนได้อาจจะทำให้แบตเตอรี่ชำรุดหรือเสียหายได้ การลดปริมาณกระแสการประจุแบตเตอรี่ให้ต่ำลงทำได้โดยเอาความต้านทานต่ออนุกรมเข้าไปเพื่อกำจัดปริมาณของกระแสที่ไหลได้ตามต้องการ

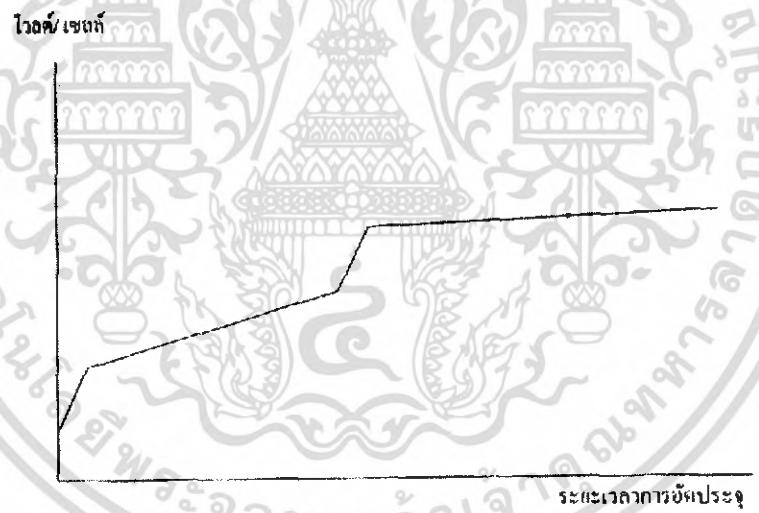
ตัวแปรอีกตัวเกี่ยวกับการประจุแบตเตอรี่ก็คือการสูญเสียกำลังในตัวแบตเตอรี่ซึ่งก็คือการสูญเสียกำลังเนื่องจากความต้านทานนั่นเอง การสูญเสียนี้จะมีผลต่อประสิทธิภาพของแบตเตอรี่โดยที่ประสิทธิภาพของแบตเตอรี่มีอยู่ 2 อย่าง คือ ประสิทธิภาพนี้มักจะมีค่าประมาณ 90% โดยหาได้จาก

AH eff. = Input Electrical Charge / Output Electrical Charge
ประสิทธิภาพ วัตต์ ฮาวร์ ซึ่งขึ้นอยู่กับการใช้งานของผู้ใช้ โดยจะหาได้จาก
WH eff. = %AH eff.*(Vdischarge / Vcharge)

3.3.1 หลักการประจุแบตเตอรี่

การประจุแบตเตอรี่มีอยู่ 4 แบบใหญ่ๆ คือ

1) การประจุแบบกระแสคงที่ เป็นการประจุที่ใช้เวลานานสำหรับแบตเตอรี่ที่มีค่า แอมป์ ฮาวร์ สูงๆ แต่ปลอดภัยและมีประสิทธิภาพ



รูปที่ 3.4 กราฟแสดงการเปลี่ยนแปลงระดับแรงดันในการอัดประจุแบบกระแสคงที่

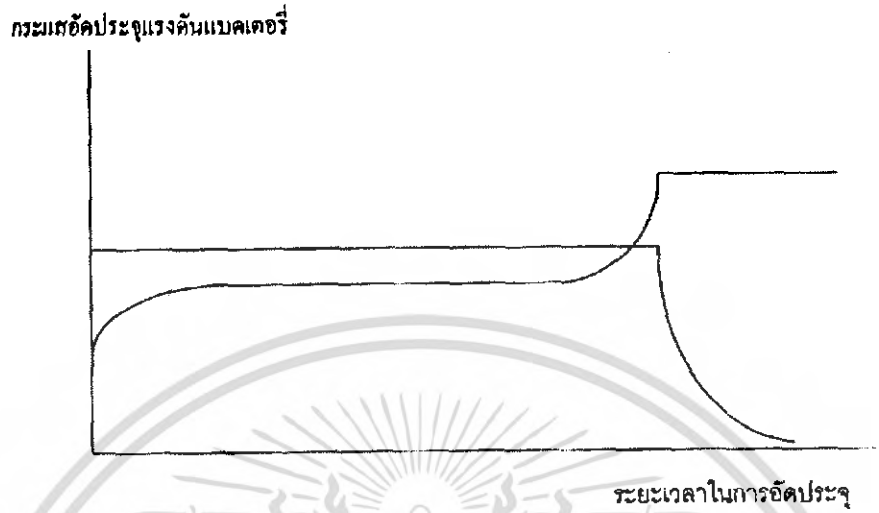
2) การประจุแบบแรงดันคงที่ เป็นการประจุที่ใช้เวลาน้อยแต่ใช้กระแสมากทำให้เกิดการสูญเสีย หรือความร้อนที่ตัวแบตเตอรี่ได้

3) การประจุโดยการเปลี่ยนระดับกระแส จะสามารถทำได้ง่ายเพราะเป็นการนำไฟกระแสสลับมาเรียงเป็นไฟกระแสตรงแล้วดึงกระแสมาประจุ แต่กระแสจะกระเพื่อมตามแรงดัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4) การประจุโดยวิธีร่วม ในขั้นแรกจะทำการประจุกระแสสูง ๆ เมื่อได้ระดับประจุตั้งต้นที่ต้องการก็เปลี่ยนเป็นกระแสคงที่ต่ำลงมาเพื่อควบคุมเวลาและประสิทธิภาพการประจุ

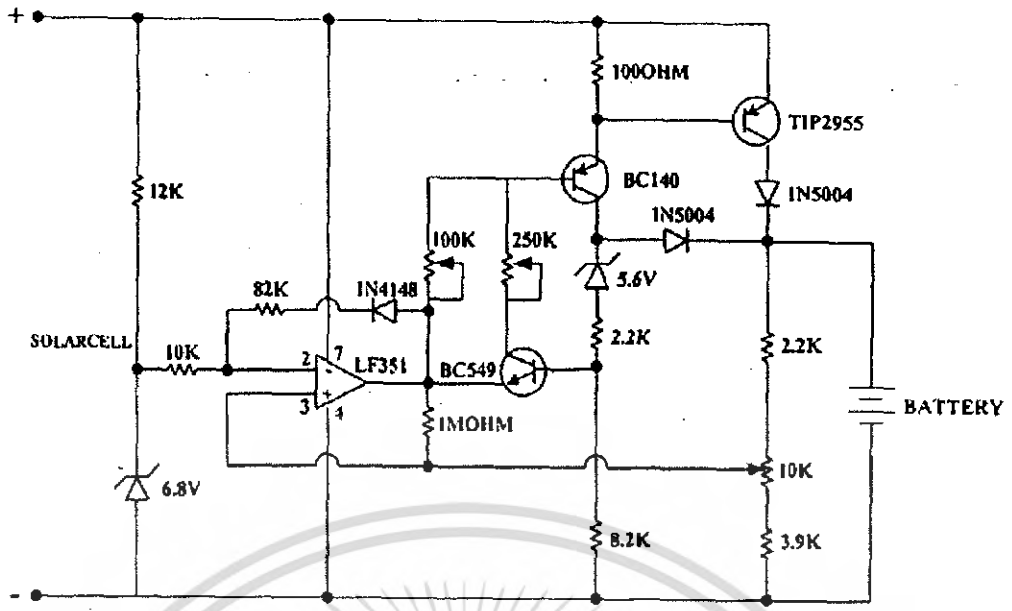
พารามิเตอร์ในการอัดประจุ



รูปที่ 3.5 *กราฟแสดงการประจุแบบแรงดันคงที่*

1. การชดเชยทางอุณหภูมิของการอัดประจุ โดยการอัดประจุจะปรับค่าแรงดันที่อัดประจุซึ่งต้องมีการชดเชยทางอุณหภูมิโดยการตรวจจับอุณหภูมิของสภาวะแวดล้อม
2. เวลาที่อัดประจุเสร็จ เวลาที่แบตเตอรี่ถูกอัดประจุเต็มขึ้นอยู่กับสภาวะการดิสชาร์จและลักษณะการอัดประจุรวมทั้งอุณหภูมิด้วย
3. อุณหภูมิในขณะการอัดประจุ ควรทำการอัดประจุที่อุณหภูมิในช่วง 0 ถึง 40 องศาเซลเซียส ซึ่งอุณหภูมิในการอัดประจุมีประสิทธิภาพดีคือ ในช่วง 5 ถึง 30 องศาเซลเซียส โดยที่อุณหภูมิต่ำกว่าหรือสูงกว่าที่กำหนด อาจทำให้การอัดประจุได้ไม่มากหรือร้อนเกินไป
4. การชาร์จประจุเกิน การอัดประจุเพิ่มขึ้นอีกหลังจากแบตเตอรี่อัดประจุเต็มแล้ว เรียกว่า โอเวอร์ชาร์จ ซึ่งเกิดขึ้นอย่างต่อเนื่องมีผลทำให้อายุการใช้งานของแบตเตอรี่สั้นลง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

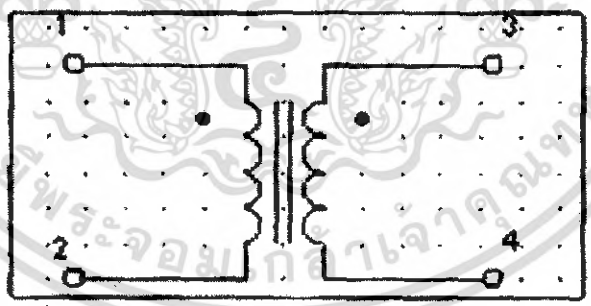


รูปที่ 3.6 วงจรอัดประจุแบตเตอรี่

3.4 หม้อแปลงไฟฟ้า

3.4.1 ทฤษฎีหม้อแปลง

หม้อแปลงเป็นอุปกรณ์สำหรับเปลี่ยนขนาดของแรงดันไฟสลับจากแรงดันหนึ่งไปเป็นแรงดันไฟสลับขนาดที่ต้องการ โดยอาศัยการเหนี่ยวนำของสนทมแม่เหล็กผ่านขดลวด สัญลักษณ์ของหม้อแปลงเป็นดังรูปที่ 3.7



รูปที่ 3.7 สัญลักษณ์หม้อแปลง

ขดลวดทางด้านไฟจ่ายเข้าหม้อแปลงตามรูปคือขั้ว 1 และ 2 เรียก ขดปฐมภูมิ แรงดันไฟออกทางขั้ว 3 และ 4 เรียกว่า ขดทุติยภูมิ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หม้อแปลงตัวหนึ่งอาจมีขดลวดทุติยภูมิหลายๆ ขดก็ได้ เครื่องหมายจุด (●) ที่ปลายขดแสดงความสัมพันธ์ระหว่างแรงดันไฟเข้าที่ขดปฐมภูมิกับขั้วทุติยภูมิ คือ ขั้วที่ 1 กับขั้วที่ 3 จะมีเฟสตรงกัน คือ ในขณะที่ศักดาไฟฟ้าขั้ว 1 สูงกว่า ขั้วที่ 2 ศักดาที่ขั้วออกที่3 จะสูงกว่า ขั้วที่4 และในทำนองเดียวกัน ขณะที่ขั้ว 1 ศักดาไฟฟ้าต่ำกว่าจุดที่2 ขั้วที่3ก็จะมีศักดาต่ำกว่าขั้วที่4ด้วย

โดยสรุปแล้วหม้อแปลงจะรับพลังงานไฟฟ้าเข้าทางขดปฐมภูมิ สูญเสียเป็นพลังงานความร้อนไปบางส่วน และที่เหลือก็เป็นพลังงานไฟฟ้าออกที่ขั้วทุติยภูมิ หม้อแปลงจึงถูกบอกขนาดเป็นหน่วยกำลังที่มันถ่ายเทได้ ซึ่งค่า ค่ากำลังไฟฟ้าแรงดันไฟสลับ × กระแสสลับ

3.4.2 การทำงานของหม้อแปลง

แรงดันไฟสลับที่จ่ายให้ที่ขดปฐมภูมิจะทำให้เกิดสนามแม่เหล็กรอบๆ ขดปฐมภูมิซึ่งสนามแม่เหล็กที่เกิดขึ้นจะเปลี่ยนแปลงตลอดเวลา นี้จะตัดขดลวดที่มาวางไว้ใกล้ๆและสนามแม่เหล็กไปตัดขดลวดได้มากน้อยเพียงใด เพื่อให้สนามแม่เหล็กที่เกิดจากขดลวดปฐมภูมิมาตัดขดลวดทุติยภูมิมากๆจึงทำให้ทั้งขดลวดปฐมภูมิและขดลวดทุติยภูมิพันอยู่บนเกนเหล็กนี้จะต่อกันอยู่อย่างครบวงจร คือมีเนื้อเหล็กตลอดวงจร คือมีเนื้อเหล็กตลอดวงจรจึงทำแกนขึ้นโดยแผ่นเหล็กรูปตัวไอ แล้วพันขดทั้งสองไว้ตรงกลาง

ความสัมพันธ์ของแรงดันไฟที่ขดปฐมภูมิกันแรงดันไฟออกที่ขดทุติยภูมิ คือ

$$E_1 \;/\; E_2 = n_1 \;/\; n_2 \qquad (3.2)$$

เมื่อ E_1 = แรงดันไฟสลับเข้าที่ขดลวดปฐมภูมิ

E_2 = แรงดันไฟสลับเข้าที่ขดทุติยภูมิ

n_1 = จำนวนรอบของขดปฐมภูมิ

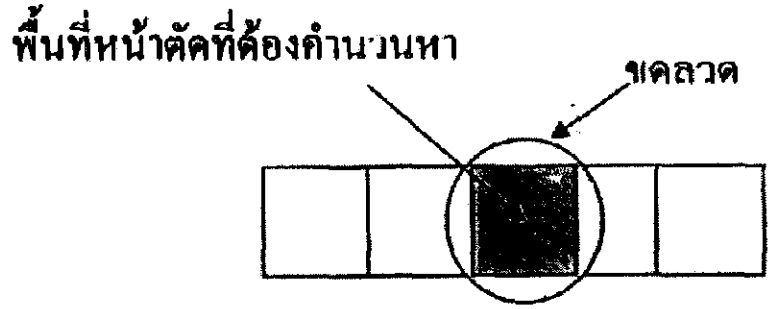
n_2 = จำนวนรอบของทุติยภูมิ

3.4.3 การออกแบบหม้อแปลง

1. คำนวณหาพื้นที่หน้าตัดของแกนกลาง จะหาพื้นที่หน้าตัดได้ต้องรู้ว่ากำลังของหม้อแปลงว่าจะให้จ่ายได้เท่าใด กำลังของหม้อแปลง ก็คือ ผลคูณของกระแสและแรงดันที่หม้อแปลงตัวนี้จะจ่ายได้นั่นคือ

$$\text{พื้นที่หน้าตัด} = \sqrt{VA \;/\; 5.58} \qquad (3.3)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.8 มองด้านบนของหม้อแปลง

2. หาจำนวนรอบของดปฐมภูมิ เอาพื้นที่หน้าตัดที่หาได้ในข้อ 9 มาคำนวณหาจำนวนรอบของขดลวดปฐมภูมิตามสูตร

$$N = \frac{E \times 10^8}{4 \times F \times B_m \times A} \qquad (3.4)$$

โดย E คือ แรงดันขดปฐมภูมิ

F คือ แรงดันขดทุติยภูมิ

B_m คือความเข้มของสนามแม่เหล็กสูงสุดที่ผ่านแกนเหล็กยังไม่อิ่มตัว

A คือ พื้นที่หน้าตัดของแกนที่หาได้จากข้อ 1 (ตารางนิ้ว)

3. หาจำนวนรอบของขดทุติยภูมิ หาได้จากสูตร

$$E_1 / E_2 = n_1 / n_2 \qquad (3.2)$$

ตามที่ได้กล่าวมาแล้ว

โดย E1 = แรงดันขดปฐมภูมิ

E2 = แรงดันขดทุติยภูมิ

n1 = จำนวนรอบขดปฐมภูมิ

n2 = จำนวนรอบขดทุติยภูมิ

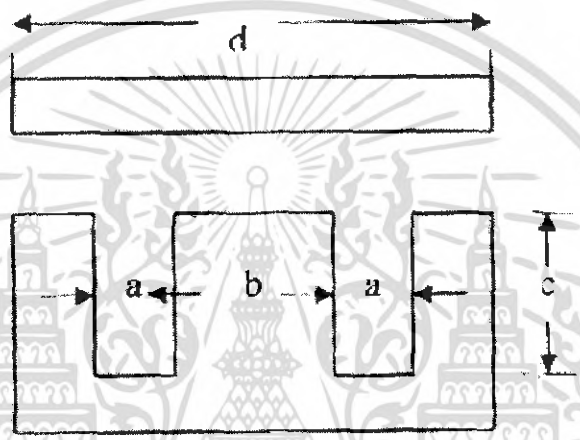
3.4.4 หาขนาดของลวดที่ใช้พัน

1) ข้อจำกัดทางด้านไฟฟ้า ข้อจำกัดทางด้านนี้คือ ลวดต้องไม่ร้อนเกินไป เมื่อจ่ายกระแสเต็มที่ ดังนั้นจึงหมายความว่าต้องไม่ให้ลวดรับกระแสมากไป เมื่อเทียบกับพื้นที่หน้าตัดของลวด ตัวเลขที่ใช้กันมาก คือ 400-700 เซอร์คิวลามิว / แอมแปร์ ซึ่งถ้ากำหนดว่าจะใช้กระแสที่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แอมแปร์ก็สามารถคำนวณหาพื้นที่หน้าตัดของเส้นลวดได้ ตัวเลข 400-700 นี้แล้วแต่เราจะเลือกใช้กล่าวคือ ถ้าเราเลือกตัวเลขน้อยๆเช่น 450 เซอร์คิวลามิว / แอมแปร์ จะได้ขดลวดขนาดเล็ก ซึ่งอาจมีผลเสียด้านเรกูเลชั่นได้ ถ้าเลือก 600 เซอร์คิวลามิว / แอมแปร์ จะได้ลวดขนาดใหญ่ขึ้น แต่หม้อแปลงจะมีเรกูเลชั่นดีแต่แพงกว่า

2) *ข้อจำกัดด้านขนาด* เนื่องจากลักษณะตัวแกนเหล็กเป็นรูปตัวอีและไอ ซึ่งมีช่องว่างเหลือไว้ให้พันลวด และมีผู้ผลิตขึ้นมาเป็นขนาดต่างๆ เนื่องจากเราไม่พันลวดลงบนแกนเลยโดยตรงแต่พันในบ๊อบบิ้น แล้วจึงเอาบ๊อบบิ้นมาสวมแกนตัวอี ซึ่งบ๊อบบิ้นก็มีขายเป็นขนาดต่างๆ ดังนั้นต้องเลือกขนาดบ๊อบบิ้นให้สวมแกนเหล็กพอดีแล้วเรียงแผ่นเหล็กซ้อนกันให้ได้พื้นที่ที่เราคำนวณเอาไว้ รายละเอียดขนาดของตัวอี และ ไอ จะมีสัดส่วน ดังนี้



รูปที่ 3.9 ขนาดของตัวอีไอของหม้อแปลง

a : b : c : d = 1: 2: 3: 6 จากอัตราส่วนนี้ถ้าทราบระยะด้านใดด้านหนึ่งย่อมคำนวณหาความยาวของด้านที่เหลือได้หมด แกนตัว อี ที่มีขายจะมีขนาดดังต่อไปนี้ (บอกขนาดของด้านบี เป็นมิลลิเมตร) คือ 10,13,16,19,20,22,25,28,32,38,45,52,63

ขนาดของลวดต้องเลือกให้ขดลวดทั้งหมดพันลงในบ๊อบบิ้นแล้วสวมลงแกนได้ ซึ่งขึ้นอยู่กับว่ามีพื้นที่หน้าตัดอยู่เท่าใด

ตารางที่ 1.1 จะบอกว่าลวดทองแดงเบอร์ไหนเมื่อพันรอบแกนบ๊อบบิ้นแล้วได้พื้นที่หน้าตัดของขดลวด 1 ตารางนิ้ว ต้องพันกี่รอบ เช่น ลวดเบอร์ 23 SWG ถ้าพันรอบแกนบ๊อบบิ้น 1,340 รอบ พื้นที่หน้าตัดจะมีขนาด 1 ตารางนิ้ว ดังนั้นถ้าบ๊อบบิ้นสูง 1 นิ้ว ขดลวดจะอ้วนออกมา 1 นิ้ว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 3.1 ตารางความสัมพันธ์ของจำนวนรอบกับขนาดพื้นที่หน้าตัดของขดลวด

ขนาดเบอร์ลวด SWG	จำนวนรอบ / พื้นที่หน้าตัด ขดลวด 1 ตารางนิ้ว	พื้นที่หน้าตัดของเส้นลวด 1 เส้น (เซอร์คิวลามิว)
15	177	5178
16	221	4107
17	277	3257
18	437	2048
19	548	1524
20	681	1288
21	852	1022
22	1065	810.1
23	1340	624.4
24	1665	509.5
25	2100	404
26	2630	320.4
27	3320	254.1
28	4145	201.5
30	5250	104.9

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

การทดลองและผลการทดลอง

4.1 การทดลองหาค่า V-I Curve ของแผงเซลล์แสงอาทิตย์

4.1.1 จุดประสงค์การทดลอง

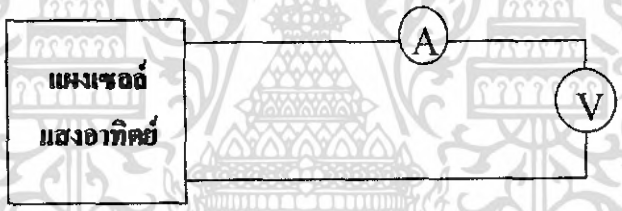
เพื่อหาความสัมพันธ์ของกระแสและแรงดันของแผงเซลล์แสงอาทิตย์ตลอดระยะเวลา 1 วัน

4.1.2 อุปกรณ์ที่ใช้ในการทดลอง

1. มัลติมิเตอร์
2. แผงเซลล์แสงอาทิตย์ขนาด 80 วัตต์

4.1.3 วิธีการทดลอง

นำแผงเซลล์แสงอาทิตย์ไฟวางในจุดที่มีแสง จากนั้นใช้มัลติมิเตอร์วัดผลค่ากระแสและแรงดันที่ได้จากแผงเซลล์แสงอาทิตย์ ณ เวลาที่ต่างกันตั้งแต่เวลา 9.00 น. – 17.00 น.



รูปที่ 4.1 วิธีการวัดผลการทดลองหาค่า V-I Curve

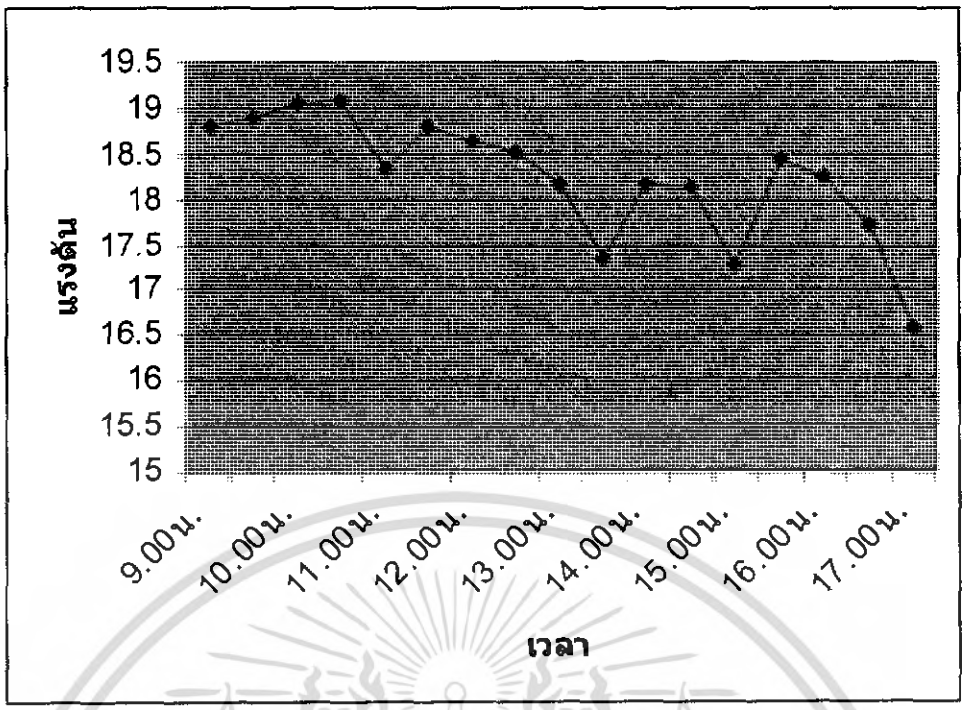
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.1.4 ผลการทดลอง

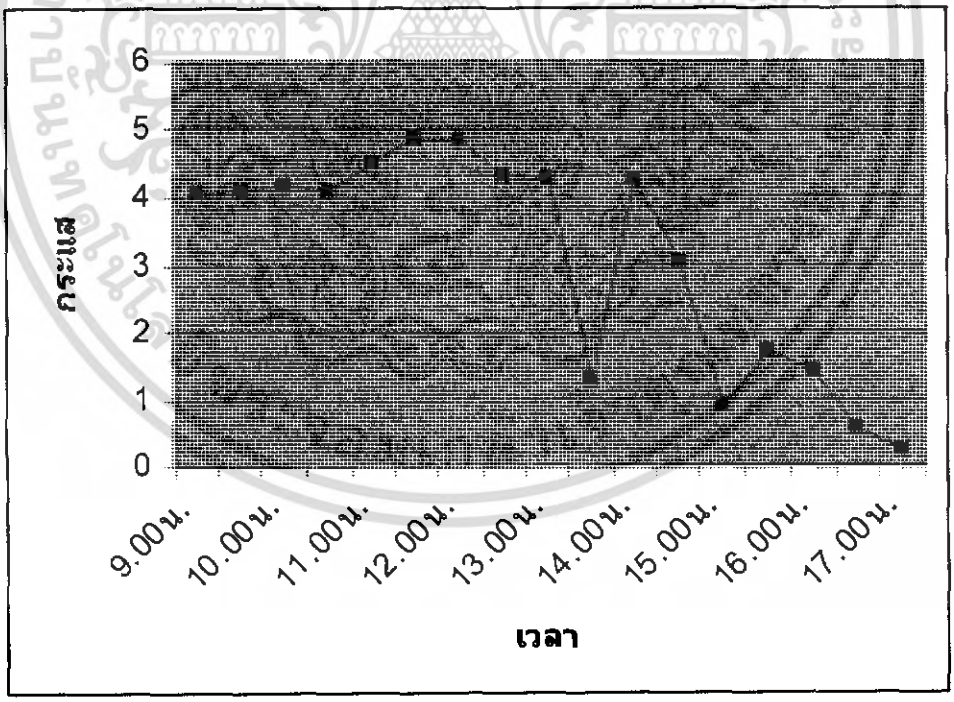
ตารางที่ 4.1 ผลการวัดกระแสและแรงดันของแผงเซลล์แสงอาทิตย์ระยะเวลา 1วัน

เวลา	แรงดัน(Vc)	กระแส(A)
9.00น.	18.81	4.04
9.30น.	18.89	4.07
10.00น.	19.06	4.14
10.30น.	19.07	4.08
11.00น.	18.32	4.48
11.30น.	18.81	4.85
12.00น.	18.64	4.79
12.30น.	18.51	4.3
13.00น.	18.16	4.23
13.30น.	17.34	1.31
14.00น.	18.17	4.22
14.30น.	18.14	3.03
15.00น.	17.26	0.91
15.30น.	18.45	1.71
16.00น.	18.24	1.42
16.30น.	17.7	0.55
17.00น.	16.57	0.23

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.2 ค่าแรงดันที่วัดได้จากเซลล์แสงอาทิตย์ระยะเวลา 1 วัน



รูปที่ 4.3 ค่ากระแสที่วัดได้จากเซลล์แสงอาทิตย์ระยะเวลา 1 วัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2 การทดลองหาค่า V-I Curve ของแผงเซลล์แสงอาทิตย์เมื่อต่อความต้านทาน 14 ค่า

4.2.1 จุดประสงค์การทดลอง

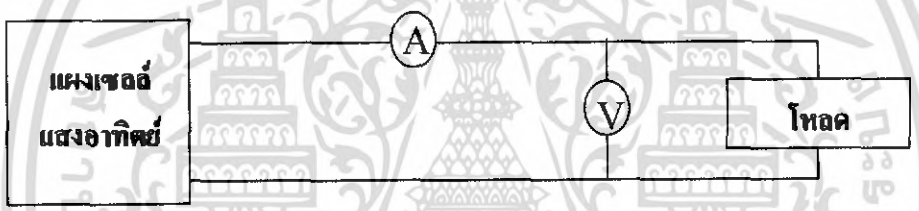
เพื่อหาความสัมพันธ์ของกระแสและแรงดันของแผงเซลล์แสงอาทิตย์เมื่อเปลี่ยนความต้านทานต่างกันไป ณ เวลาที่ต่างกัน

4.2.2 อุปกรณ์ที่ใช้ในการทดลอง

1. มัลติมิเตอร์
2. แผงเซลล์แสงอาทิตย์ขนาด 80 วัตต์
3. ความต้านทาน 14 ค่า

4.2.3 วิธีการทดลอง

นำแผงเซลล์แสงอาทิตย์วางในจุดที่มีแสง จากนั้นใช้มัลติมิเตอร์วัดผลค่ากระแสและแรงดันที่ได้จากแผงเซลล์แสงอาทิตย์ ณ เวลาที่ต่างกันตั้งแต่เวลา 9.30 น. – 15.30 น.



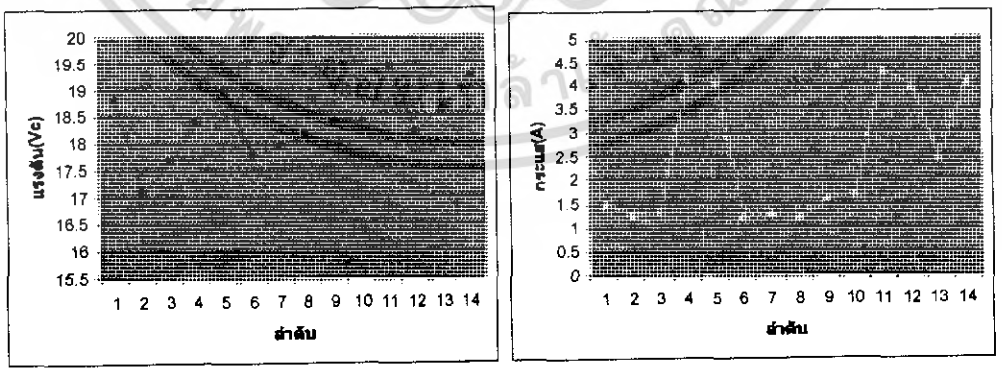
รูปที่ 4.4 วิธีการวัดผลการทดลองหาค่า V-I Curve เมื่อต่อความต้านทานต่างๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2.4 ผลการทดลอง

ตารางที่ 4.2 ผลการวัดกระแสและแรงดันของแผงเซลล์แสงอาทิตย์เมื่อต่อความต้านทาน ณ เวลา 9.30 น.

ลำดับที่	แรงดัน(Vc)	กระแส(A)
1	18.8	1.5
2	17.08	1.26
3	17.64	1.33
4	18.36	4.13
5	18.97	4.05
6	17.74	1.26
7	17.92	1.28
8	18.12	1.24
9	18.37	1.61
10	18.36	1.71
11	19.41	4.3
12	18.18	3.95
13	18.66	2.46
14	19.24	4.07

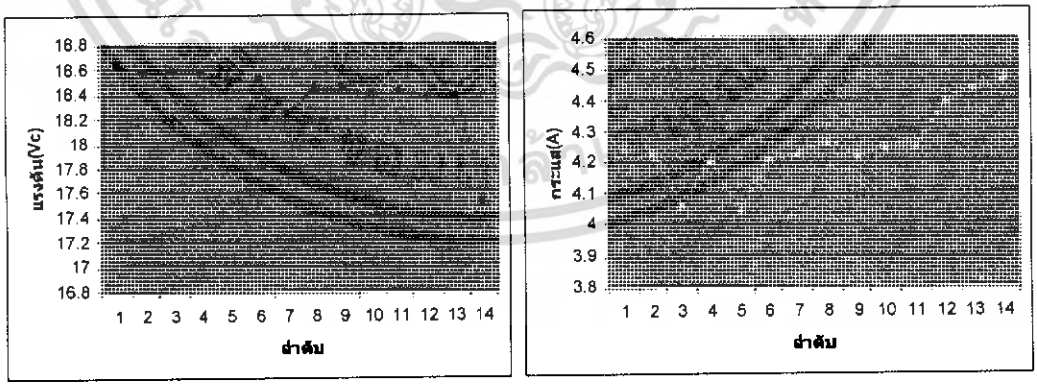


รูปที่ 4.5 ค่าแรงดันและกระแสเมื่อเวลา 9.30 น.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.3 ผลการวัดกระแสและแรงดันของแผงเซลล์แสงอาทิตย์เมื่อต่อความต้านทาน ณ เวลา 10.00 น.

ลำดับที่	แรงดัน(Vc)	กระแส(A)
1	18.63	4.25
2	18.57	4.23
3	18.58	4.06
4	18.56	4.21
5	18.5	4.05
6	18.51	4.21
7	18.24	4.23
8	18.44	4.27
9	18.44	4.22
10	18.39	4.25
11	18.42	4.25
12	18.36	4.4
13	18.37	4.44
14	17.51	4.47

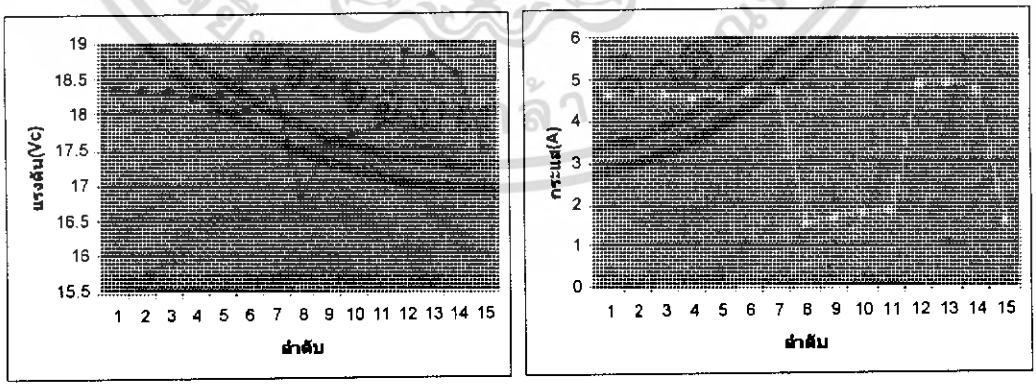


รูปที่ 4.6 ค่าแรงดันและกระแสเมื่อเวลา 10.00 น.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.4 ผลการวัดกระแสและแรงดันของแผงเซลล์แสงอาทิตย์เมื่อต่อความต้านทาน ณ เวลา 10.30 น.

ลำดับที่	แรงดัน(Vc)	กระแส(A)
1	18.32	4.66
2	18.31	4.71
3	18.28	4.67
4	18.21	4.58
5	18.25	4.6
6	18.02	4.74
7	18.31	4.74
8	16.8	1.54
9	17.55	1.67
10	17.68	1.81
11	17.78	1.82
12	18.83	4.92
13	18.79	4.94
14	18.54	4.75

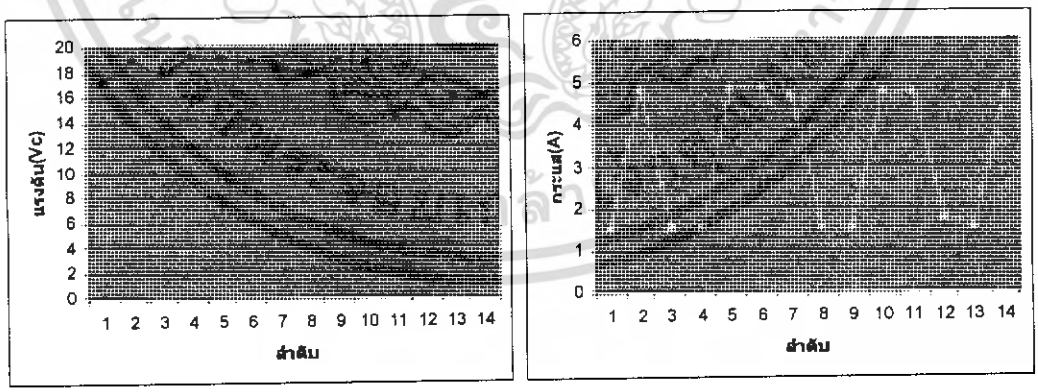


รูปที่ 4.7 ค่าแรงดันและกระแสเมื่อเวลา 10.30 น.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.5 ผลการวัดกระแสและแรงดันของแผงเซลล์แสงอาทิตย์เมื่อต่อความต้านทาน ณ เวลา 11.00 น.

ลำดับที่	แรงดัน(Vc)	กระแส(A)
1	17.16	1.56
2	18.72	4.89
3	17.77	1.61
4	19	1.6
5	18.93	4.88
6	18.6	4.92
7	18.22	4.73
8	17.5	1.59
9	18.74	1.58
10	18.5	4.78
11	14.1	4.76
12	17.57	1.75
13	15.64	1.56
14	15.88	4.71

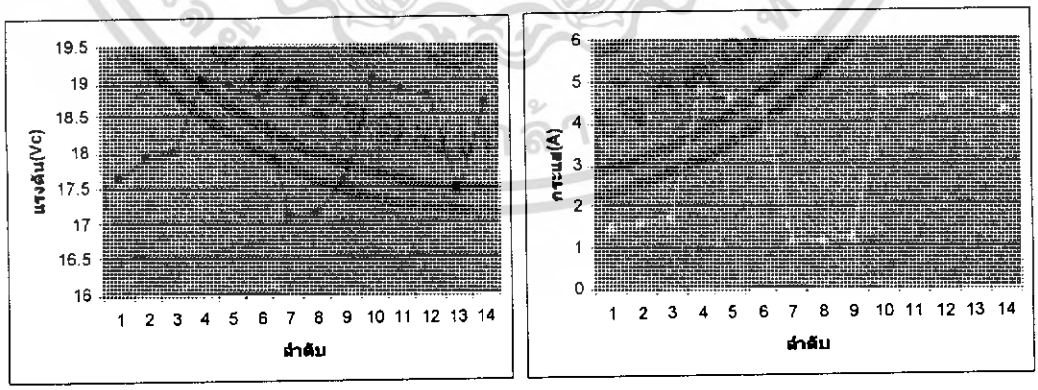


รูปที่ 4.8 แสดงค่าแรงดันและกระแสเมื่อเวลา 11.00 น.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.6 ผลการวัดกระแสและแรงดันของแผงเซลล์แสงอาทิตย์เมื่อต่อความต้านทาน ณ เวลา 11.30 น.

ลำดับที่	แรงดัน(Vc)	กระแส(A)
1	17.63	1.52
2	17.91	1.62
3	18	1.73
4	19.03	4.82
5	18.94	4.66
6	18.77	4.6
7	17.08	1.16
8	17.12	1.11
9	17.6	1.21
10	19.03	4.73
11	18.86	4.78
12	18.78	4.58
13	17.42	4.66
14	18.68	4.33

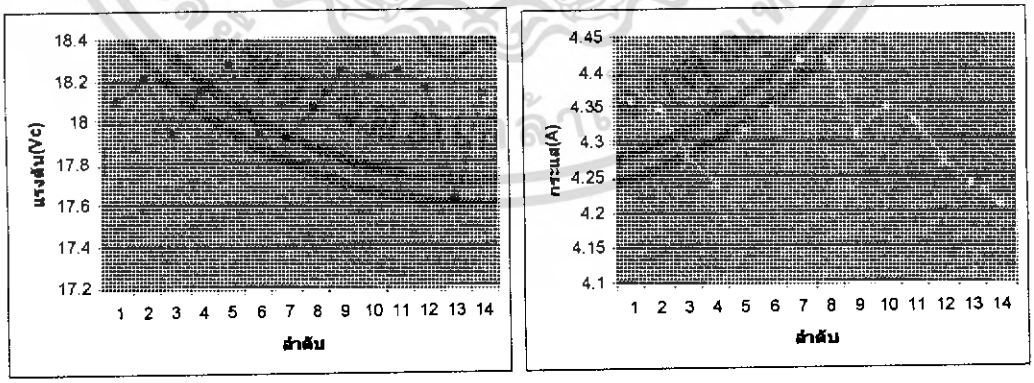


รูปที่ 4.9 ค่าแรงดันและกระแสเมื่อเวลา 11.30 น.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.7 ผลการวัดกระแสและแรงดันของแผงเซลล์แสงอาทิตย์เมื่อต่อความต้านทาน ณ เวลา 12.00 น.

ลำดับที่	แรงดัน(Vc)	กระแส(A)
1	18.1	4.36
2	18.21	4.35
3	17.94	4.28
4	18.14	4.24
5	18.27	4.32
6	17.93	4.35
7	17.91	4.42
8	18.06	4.42
9	18.24	4.31
10	18.21	4.35
11	18.24	4.33
12	18.15	4.27
13	17.62	4.24
14	18.13	4.21

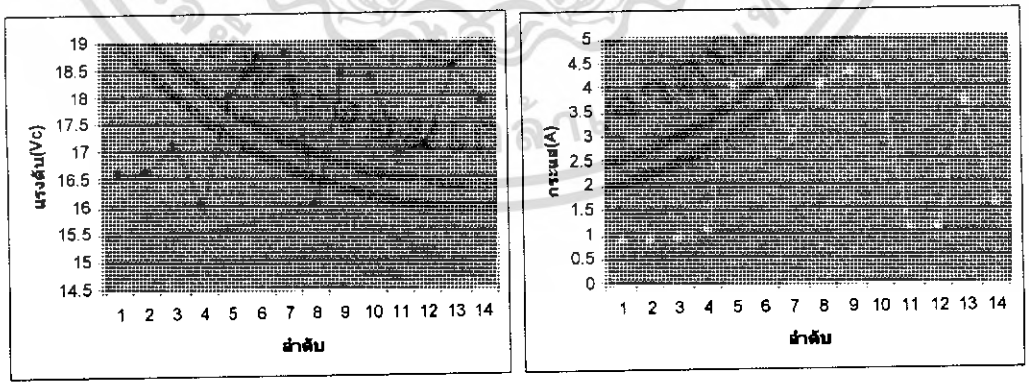


รูปที่ 4.10 ค่าแรงดันและกระแสเมื่อเวลา 12.00 น.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.8 ผลการวัดกระแสและแรงดันของแผงเซลล์แสงอาทิตย์เมื่อต่อความต้านทาน ณ เวลา 12.30 น.

ลำดับที่	แรงดัน(Vc)	กระแส(A)
1	16.6	0.92
2	16.61	0.93
3	17.1	0.97
4	16	1.1
5	18	4.09
6	18.71	4.33
7	18.78	2.93
8	16	4.1
9	18.38	4.32
10	18.35	4.29
11	16.92	1.12
12	17.09	1.11
13	18.52	3.75
14	17.88	1.61

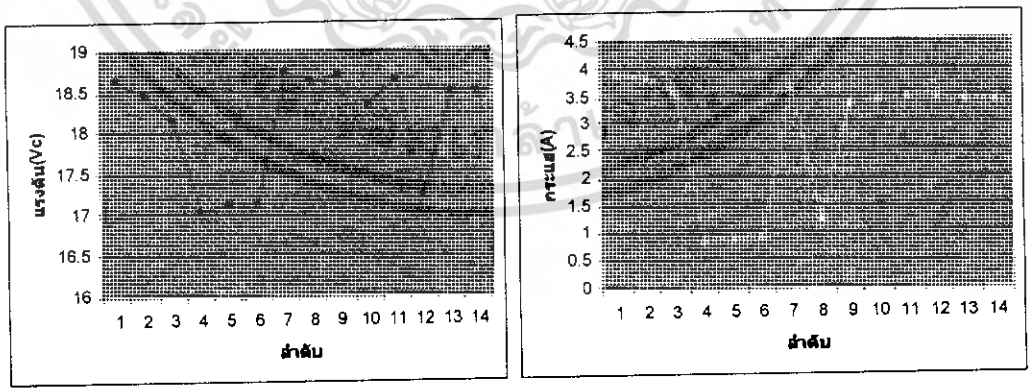


รูปที่ 4.11 ค่าแรงดันและกระแสเมื่อเวลา 12.30 น.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.9 ผลการวัดกระแสและแรงดันของแผงเซลล์แสงอาทิตย์เมื่อต่อความต้านทาน ณ เวลา 13.00 น.

ลำดับที่	แรงดัน(Vc)	กระแส(A)
1	18.61	3.89
2	18.45	3.85
3	18.13	3.58
4	17.01	0.84
5	17.1	0.88
6	17.11	0.94
7	18.72	3.64
8	18.62	1.24
9	18.7	3.36
10	18.33	3.43
11	18.63	3.49
12	17.21	3.48
13	18.48	3.44
14	18.49	3.43

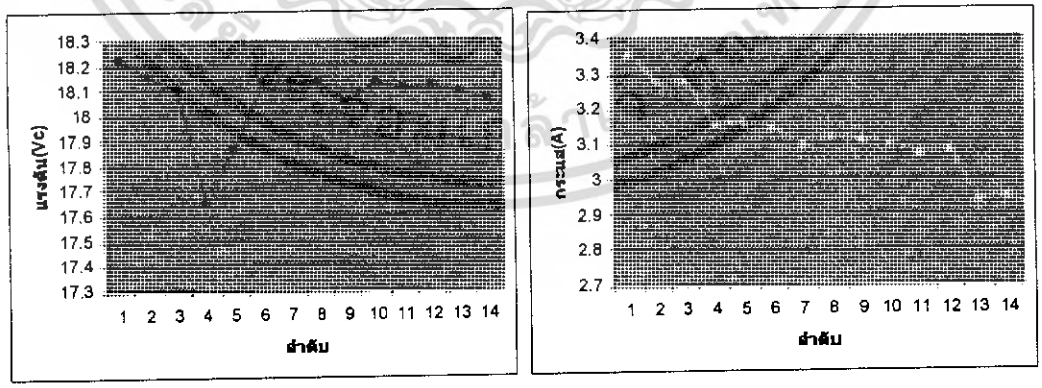


รูปที่ 4.12 ค่าแรงดันและกระแสเมื่อเวลา 13.00 น.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.10 ผลการวัดกระแสและแรงดันของแผงเซลล์แสงอาทิตย์เมื่อต่อความต้านทาน ณ เวลา 13.30 น.

ลำดับที่	แรงดัน(Vc)	กระแส(A)
1	18.22	3.36
2	18.15	3.28
3	18.1	3.28
4	17.65	3.16
5	17.86	3.16
6	18.13	3.15
7	18.13	3.1
8	18.13	3.12
9	18.05	3.11
10	18.13	3.1
11	18.11	3.07
12	18.12	3.08
13	18.09	2.94
14	18.06	2.95

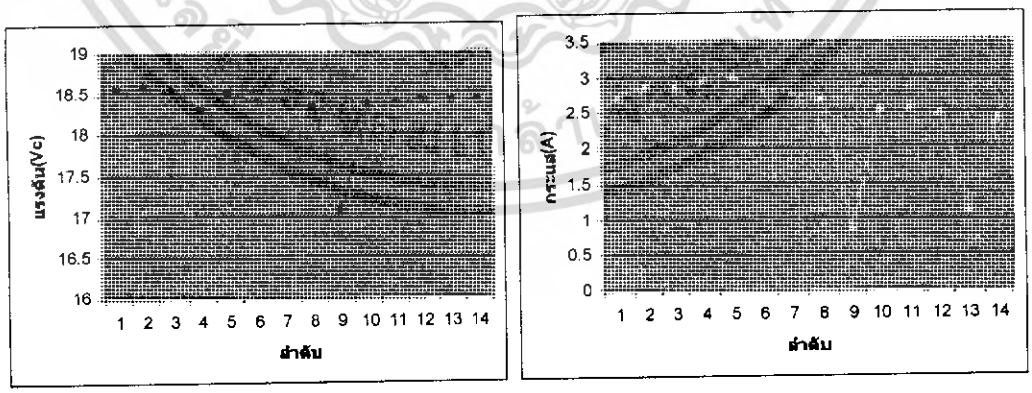


รูปที่ 4.13 ค่าแรงดันและกระแสเมื่อเวลา 13.30 น.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.11 ผลการวัดกระแสและแรงดันของแผงเซลล์แสงอาทิตย์เมื่อต่อความต้านทาน ณ เวลา 14.00 น.

ลำดับที่	แรงดัน(Vc)	กระแส(A)
1	18.53	2.73
2	18.56	2.9
3	18.54	2.9
4	18.3	3
5	18.48	3.01
6	18.39	2.84
7	18.39	2.78
8	18.33	2.69
9	17.06	0.86
10	18.36	2.56
11	18.38	2.56
12	18.41	2.5
13	18.41	1.13
14	18.4	2.39

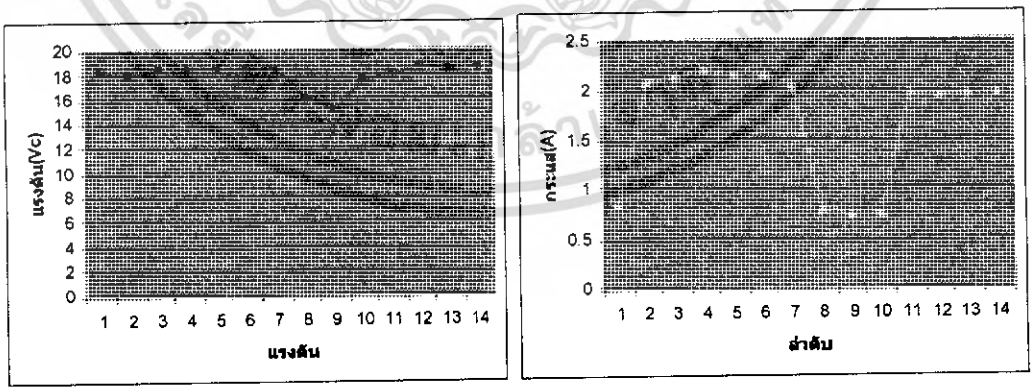


รูปที่ 4.14 ค่าแรงดันและกระแสเมื่อเวลา 14.00 น.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.12 ผลการวัดกระแสและแรงดันของแผงเซลล์แสงอาทิตย์เมื่อต่อความต้านทาน ณ เวลา 14.30 น.

ลำดับที่	แรงดัน(Vc)	กระแส(A)
1	18.2	0.85
2	17.9	2.1
3	18.41	2.15
4	18.42	2.2
5	18.41	2.17
6	18.41	2.17
7	18.44	2.04
8	16.08	0.79
9	15.1	0.74
10	17.45	0.75
11	17.95	1.98
12	18.56	1.95
13	18.44	1.97
14	18.47	1.98

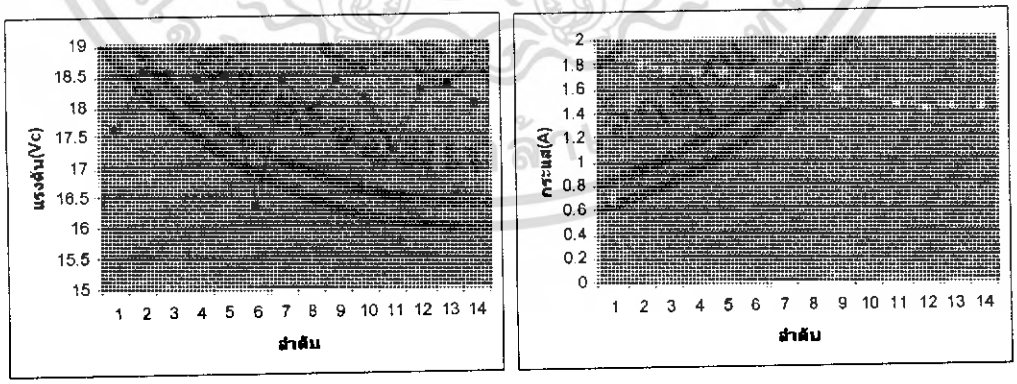


รูปที่ 4.15 ค่าแรงดันและกระแสเมื่อเวลา 14.30 น.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.13 ผลการวัดกระแสและแรงดันของแผงเซลล์แสงอาทิตย์เมื่อต่อความต้านทาน ณ เวลา 15.00 น.

ลำดับที่	แรงดัน(Vc)	กระแส(A)
1	17.62	0.69
2	18.57	1.81
3	18.53	1.77
4	18.42	1.74
5	18.48	1.73
6	16.3	1.71
7	18.4	1.62
8	17.93	1.59
9	18.38	1.6
10	18.1	1.55
11	17.23	1.48
12	18.24	1.43
13	18.3	1.44
14	17.99	1.44

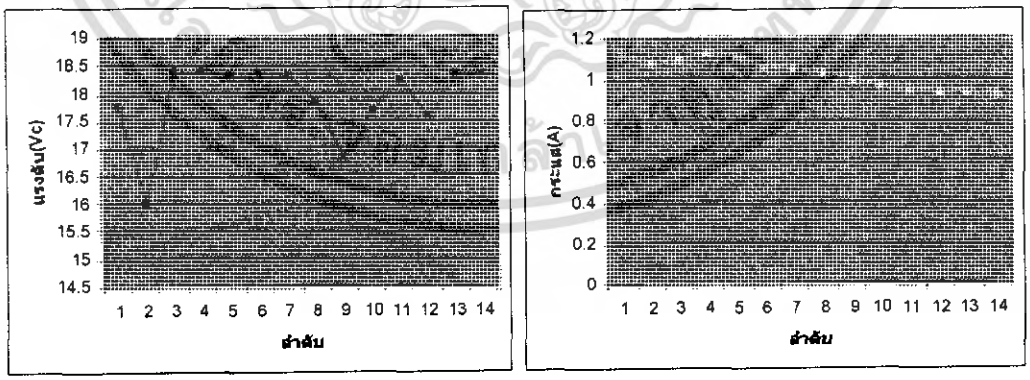


รูปที่ 4.16 ค่าแรงดันและกระแสเมื่อเวลา 15.00 น.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.14 ผลการวัดกระแสและแรงดันของแผงเซลล์แสงอาทิตย์เมื่อต่อความต้านทาน ณ เวลา 15.30 น.

ลำดับที่	แรงดัน(Vc)	กระแส(A)
1	17.72	1.12
2	15.97	1.08
3	18.34	1.1
4	18.35	1.13
5	18.29	1.11
6	18.32	1.06
7	18.29	1.05
8	17.82	1.03
9	16.78	1
10	17.66	0.97
11	18.2	0.95
12	17.55	0.94
13	18.3	0.94
14	18.31	0.93



รูปที่ 4.17 ค่าแรงดันและกระแสเมื่อเวลา 15.30 น.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.3 การทดลองหากระแสและแรงดันเมื่อทำการชาร์จเข้าแบตเตอรี่

4.3.1 จุดประสงค์การทดลอง

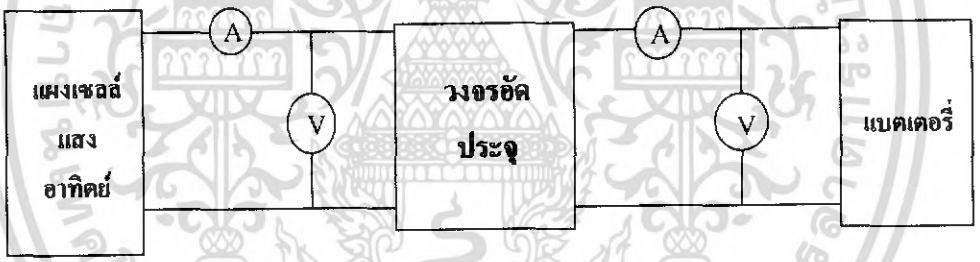
เพื่อทดสอบประสิทธิภาพของกระแสและแรงดันของแผงเซลล์แสงอาทิตย์เมื่อทำการชาร์จไฟจากแผงเซลล์แสงอาทิตย์ลงในแบตเตอรี่

4.3.2 อุปกรณ์ที่ใช้ในการทดลอง

1. มัลติมิเตอร์
2. แผงเซลล์แสงอาทิตย์ขนาด 80 วัตต์
3. วงจรชาร์จเจอร์
4. แบตเตอรี่

4.3.3 วิธีการทดลอง

นำแผงเซลล์แสงอาทิตย์วางในจุดที่มีแสง จากนั้นใช้มัลติมิเตอร์วัดผลค่ากระแสและแรงดันที่ได้จากแผงเซลล์แสงอาทิตย์ ก่อนผ่านวงจรอัดประจุและหลังผ่านวงจรวัดประจุ ณ เวลาที่ต่างกัน ตั้งแต่เวลา 8.00 น. – 17.30 น.



รูปที่ 4.18 วิธีการวัดผลการทดลองหาค่า V-I Curve เมื่อต่อความต้านทานต่างๆ

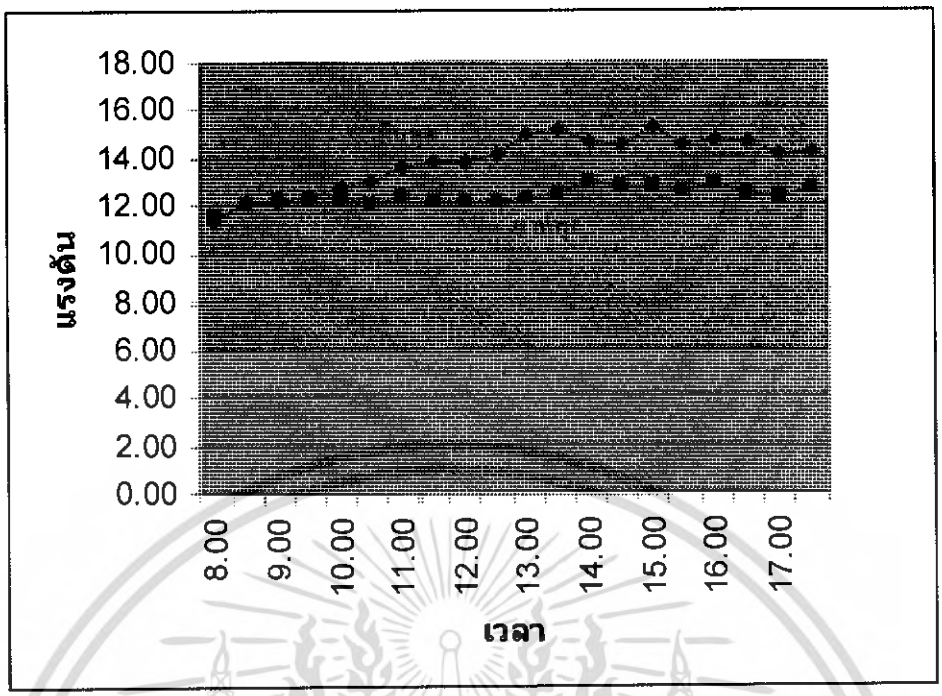
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2.4 ผลการทดลอง

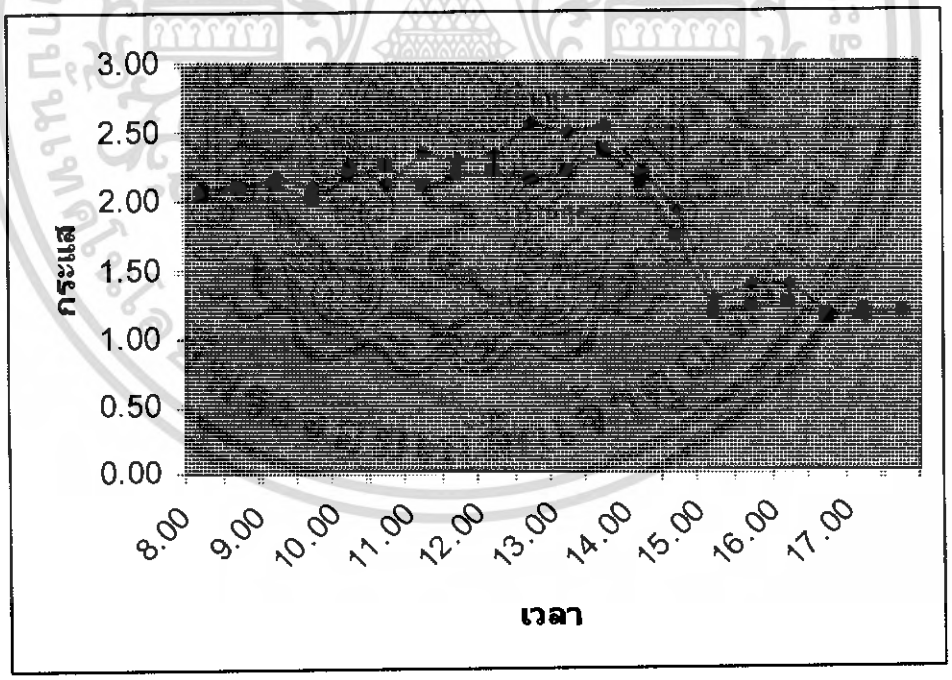
ตารางที่ 4.15 ผลการวัดกระแสและแรงดันก่อนและหลังผ่านวงจรอัดประจุ

เวลา	อินพุต		เอาท์พุต	
	แรงดันเปิดวงจร	กระแสเปิดวงจร	แรงดันเปิดวงจร	กระแสเปิดวงจร
8.00	11.30	2.09	11.50	2.05
8.30	12.09	2.10	12.02	2.09
9.00	12.11	2.16	12.20	2.12
9.30	12.35	2.09	12.18	2.00
10.00	12.77	2.25	12.35	2.18
10.30	12.98	2.11	12.05	2.25
11.00	13.54	2.34	12.28	2.10
11.30	13.72	2.29	12.07	2.18
12.00	13.77	2.32	12.15	2.21
12.30	14.07	2.55	12.11	2.15
13.00	14.87	2.48	12.25	2.20
13.30	15.13	2.54	12.42	2.34
14.00	14.54	2.21	12.88	2.12
14.30	14.52	1.92	12.72	1.72
15.00	15.25	1.26	12.69	1.16
15.30	14.44	1.36	12.47	1.21
16.00	14.65	1.36	12.83	1.22
16.30	14.56	1.15	12.45	1.11
17.00	14.10	1.12	12.30	1.18
17.30	14.13	1.18	12.64	1.15

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.19 ผลการวัดแรงดันก่อนและหลังผ่านวงจรอัดประจุ



รูปที่ 4.20 ผลการวัดกระแสก่อนและหลังผ่านวงจรอัดประจุ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.4 การทดลองหากระแสและแรงดันเมื่อทำการต่อกับอินเวอร์เตอร์

4.4.1 จุดประสงค์การทดลอง

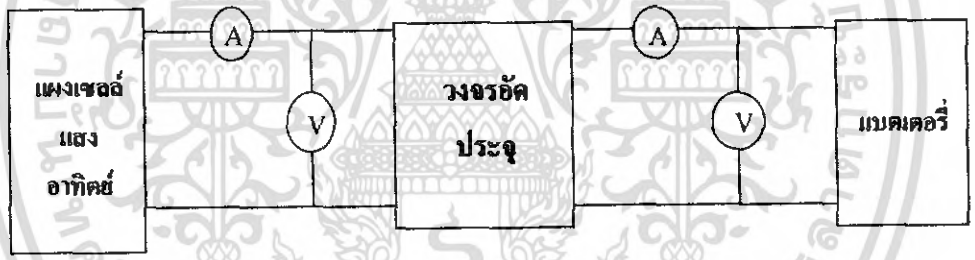
เพื่อทดสอบประสิทธิภาพของกระแสและแรงดันที่ได้เมื่อทำการแปลงไฟจากแบตเตอรี่ซึ่งเป็นไฟฟ้ากระแสตรงเป็นไฟฟ้ากระแสสลับ

4.3.2 อุปกรณ์ที่ใช้ในการทดลอง

1. มัลติมิเตอร์
2. อินเวอร์เตอร์
3. หลอดไฟขนาด 10 วัตต์
4. แบตเตอรี่

4.3.3 วิธีการทดลอง

นำแผงเซลล์แสงอาทิตย์วางในจุดที่มีแสง จากนั้นใช้มัลติมิเตอร์วัดผลค่ากระแสและแรงดันที่ได้จากแผงเซลล์แสงอาทิตย์ ก่อนผ่านวงจรอัดประจุและหลังผ่านวงจรวัดประจุ ณ เวลาที่ต่างกัน ตั้งแต่เวลา 8.00 น. – 17.30 น.



รูปที่ 4.21 วิธีการวัดผลการทดลองหาค่า V-I Curve เมื่อต่อความต้านทานต่างๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.4.4 ผลการทดลอง

1. เมื่อลองทำการต่ออินเวอร์เตอร์เข้ากับหลอดตะเกียบได้ผลการทดลองดังนี้

ตารางที่ 4.16 *ผลการวัดกระแสและแรงดันก่อนผ่านอินเวอร์เตอร์*

โหลด	อินพุท		
	แรงดัน (โวลต์)	กระแส (แอมป์)	กำลัง (วัตต์)
No-load	12.43	2.85	35.43
11	12.24	4.1	50.18
15	12.24	4.3	52.63
22	12.23	4.7	57.48

ตารางที่ 4.17 ผลการวัดกระแสและแรงดันหลังผ่านอินเวอร์เตอร์

โหลด	เอาท์พุท			ประสิทธิภาพ (%)
	แรงดัน (โวลต์)	กระแส (แอมป์)	กำลัง (วัตต์)	
No-load	225	-	-	-
11	206.8	0.11	22.75	45.33
15	201.7	0.17	34.29	65.75
22	176	0.2	35.2	61.24

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. เมื่อลองทำการต่ออินเวอร์เตอร์เข้ากับหลอดเผาไส้ได้ผลการทดลองดังนี้

ตารางที่ 4.18 ผลการวัดกระแสและแรงดันก่อนผ่านอินเวอร์เตอร์

โหลด	อินพุท		
	แรงดัน (โวลต์)	กระแส (แอมป์)	กำลัง (วัตต์)
No-load	12.43	2.85	35.43
25	12.33	4.3	53.02

ตารางที่ 4.18 ผลการวัดกระแสและแรงดันหลังผ่านอินเวอร์เตอร์

โหลด	เอาท์พุท			ประสิทธิภาพ (%)
	แรงดัน (โวลต์)	กระแส (แอมป์)	กำลัง (วัตต์)	
No-load	225	-	-	-
25	163.4	0.18	29.412	55.47

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5
บทวิจารณ์และบทสรุป

จากวัตถุประสงค์ของโครงงานเพื่อจ่ายโหลดพลังงานกระแสสลับขนาด 1 เฟส 50 เฮิร์ต 220 โวลท์ พิกัด 50 วัตต์ใช้งานได้นาน 10 ชั่วโมงต่อเนื่อง เป็นระบบ Stand Alone นั้น ผู้ทดลองได้สร้างชุดอัดประจุเพื่อเก็บพลังงานไฟฟ้ากระแสตรงจากแผงเซลล์แสงอาทิตย์สำรองไว้ในแบตเตอรี่ขนาด 12 โวลท์ 35 แอมแปร์ ซึ่งจากผลการทดลองชุดอัดประจุเข้าแบตเตอรี่นี้ให้ประสิทธิภาพ 80 เปอร์เซนต์ขึ้นไป และข้อดีของวงจรชุดอัดประจุนี้ได้แก่กระแสที่ใช้อัดประจุเข้าแบตเตอรี่มีค่าค่อนข้างคงที่คืออยู่ในช่วง 2-3 แอมแปร์และเนื่องจากกระแสที่ใช้อัดประจุมีค่าน้อยและค่าค่อนข้างคงที่นั้นจะทำให้แบตเตอรี่มีอายุการใช้งานนานขึ้นและจากการทดลองที่ผ่านมา ทำให้รู้ว่ากระแสจากแผงเซลล์แสงอาทิตย์นั้นมีค่าขึ้นอยู่กับความเข้มแสงในแต่ละช่วงเวลา

ระบบที่ศึกษาทดลอง ออกแบบให้แบตเตอรี่มีการใช้งานเพียง 20% ของขนาดความจุแบตเตอรี่เพื่อให้ได้ระบบที่มีความต่อเนื่องในการจ่ายโหลดอื่นๆ อีกด้วย ขนาดของแบตเตอรี่จึงค่อนข้างใหญ่กว่าขนาดของโหลดที่ใช้ ซึ่งเราสามารถออกแบบให้ประหยัดกว่านี้ได้หากไม่ต้องการเสถียรภาพของระบบมากนัก

จากการทดลองพบว่าสามารถออกแบบให้เก็บพลังงานจากเซลล์แสงอาทิตย์ไว้ในแบตเตอรี่ได้ และสามารถแปลงพลังงานที่เก็บไว้ในแบตเตอรี่ จากไฟฟ้ากระแสตรง 12 โวลท์ เป็นไฟฟ้ากระแสสลับขนาด 220 โวลท์ได้นอกจากนี้กระประจุในเวลากลางวันก็ยังสามารถประจุแบตเตอรี่ให้ได้แรงดันกลับมาในระดับปกติได้อีกด้วย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บรรณานุกรม

1. สุวัฒน์ คั่น "เทคนิคและการออกแบบสวิตชิ่งเพาเวอร์ซัพพลาย" เอนเทลไทย , 2 มิถุนายน 2538
2. Daniel W. hart " INDUCTION TO POWER ELECTRONICS" Prentice-Hall International
3. France Lasnin Tony Gan Ang "Photovoltaic Engineering Handbook" Adom Hilger , Bristol and New York , 1990
4. Ned Mohan , Tore M. Undeland and William P. Robbins "POWERELECTRONICS" John Wiley & Sons , INC , 1989

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

-bit multiplying D/A converter | MC1508-8/1408-8

CRIPTION

'C1508/MC1408 series of 8-bit monolithic digital-to-analog
ters provide high-speed performance with low cost. They are
ɔd for use where the output current is a linear product of an
gital word and an analog reference voltage

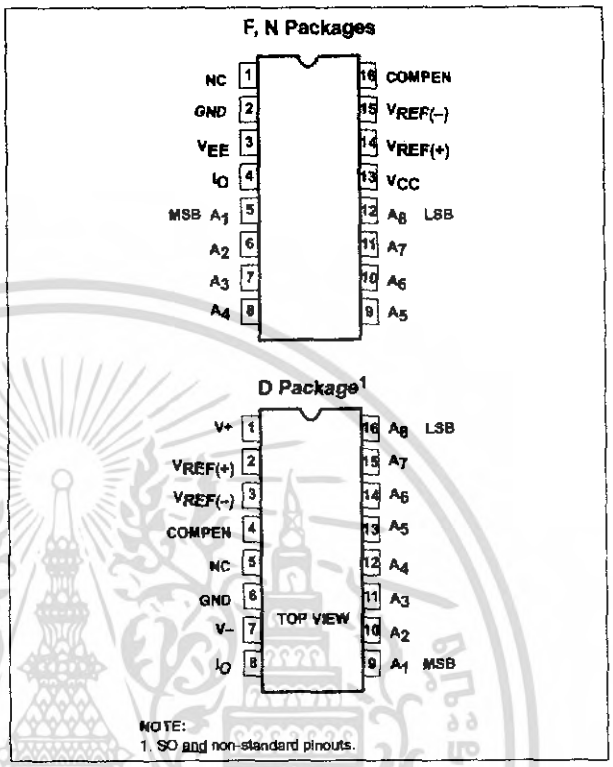
FEA 'URES

- Fa : settling time — 70ns (typ)
- Re itive accuracy ±0.19% (max error)
- Nc -inverting digital inputs are TTL and CMOS compatible
- Hi h-speed multiplying rate 4.0mA/μs (input slew)
- O put voltage swing +0.5V to –5.0V
- St ndard supply voltages +5.0V and –5.0V to –15V
- M tary qualifications pending

AP 'LICATIONS

- T icking A-to-D converters
- 2 /2-digit panel meters and DVMs
- V ıveform synthesis
- S mple-and-Hold
- F ak detector
- I ogrammable gain and attenuation
- (RT character generation
- A idio digitizing and decoding
- I ogrammable power supplies
- nalog-digital multiplication
- igital-digital multiplication
- nalog-digital division
- igital addition and subtraction
- peech compression and expansion
- tepping motor drive modems
- ervo motor and pen drivers

PIN CONFIGURATIONS



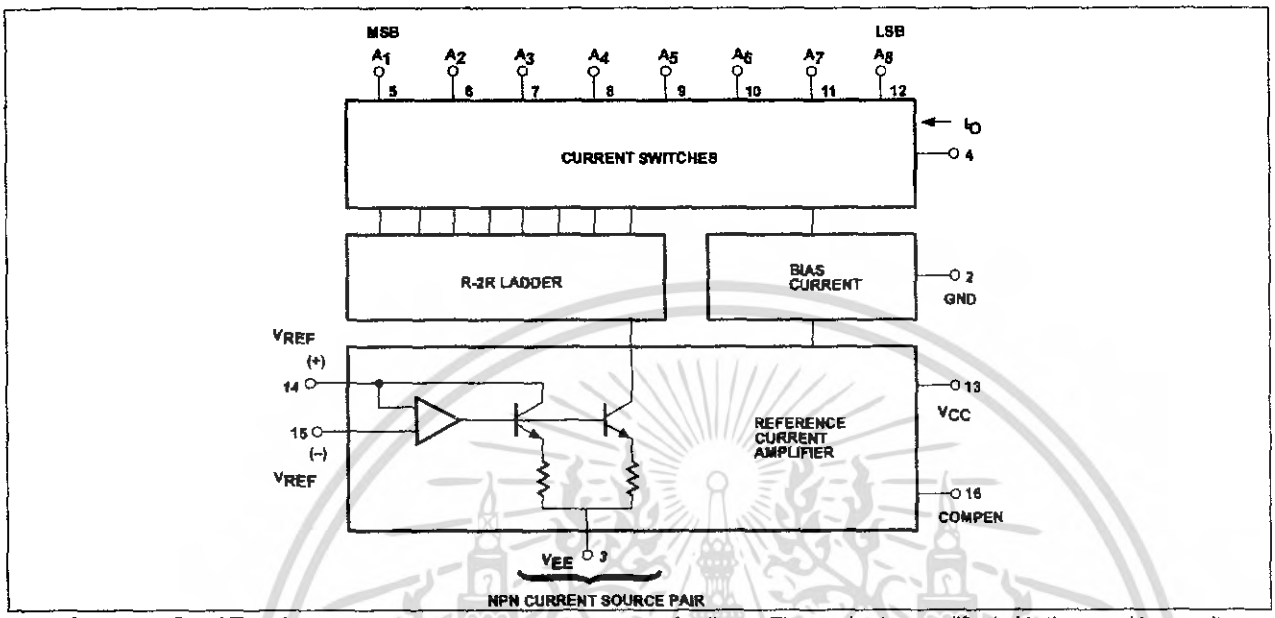
NOTE:
1. SO and non-standard pinouts.

C RDERING INFORMATION

DESCRIPTION	TEMPERATURE RANGE	ORDER CODE	DWG #
ıб-Pin Ceramic Dual In-Line Package (CERDIP)	-55 to +125°C	MC1508-8F	0582B
16-Pin Ceramic Dual In-Line Package (CERDIP)	0 to +70°C	MC1408-8F	0582B
16-Pin Plastic Dual In-Line Package (DIP)	0 to +70°C	MC1408-8N	0406C
16-Pin Small Outline (SO) Package	0 to +70°C	MC1408-8D	0005D

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

BLOCK DIAGRAM



CIRCUIT DESCRIPTION

The MC1508/MC1408 consists of a reference current amplifier, an R-2R ladder, and 8 high-speed current switches. For many applications, only a reference resistor and reference voltage need be added.

The switches are non-inverting in operation; therefore, a high state on the input turns on the specified output current component.

The switch uses current steering for high speed, and a termination amplifier consisting of an active load gain stage with unity gain feedback. The termination amplifier holds the parasitic capacitance of the ladder at a constant voltage during switching, and provides a low impedance termination of equal voltage for all legs of the ladder.

The R-2R ladder divides the reference amplifier current into binarily-related components, which are fed to the remainder current which is equal to the least significant bit. This current is shunted to ground, and the maximum output current is 255/256 of the reference amplifier current, or 1.992mA for a 2.0mA reference amplifier current if the NPN current source pair is perfectly matched.

ABSOLUTE MAXIMUM RATINGS

SYMBOL	PARAMETER	RATING	UNIT
V_{CC}	Positive power supply voltage	+5.5	V
V_{EE}	Negative power supply voltage	–16.5	V
$V_5 - V_{12}$	Digital input voltage	0 to V_{CC}	V
V_O	Applied output voltage	–5.2 to +18	V
I_{14}	Reference current	5.0	mA
V_{14}, V_{15}	Reference amplifier inputs	V_{EE} to V_{CC}	
P_D	Maximum power dissipation, T_A = 25°C (still-air)[1]		
	F package	1190	mW
	N package	1450	mW
	D package	1080	mW
T_{SOLD}	Lead soldering temperature (10 sec)	300	°C
T_A	Operating temperature range	300	°C
	MC1508	–55 to +125	°C
	MC1408	0 to +75	°C
T_{STG}	Storage temperature range	-65 to +150	°C

NOTES:
1. Derate above 25°C, at the following rates: F package at 9.5mW/°C; N package at 11.6mW/°C; D package at 8.6mW/°C

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DC ELECTRICAL CHARACTERISTICS

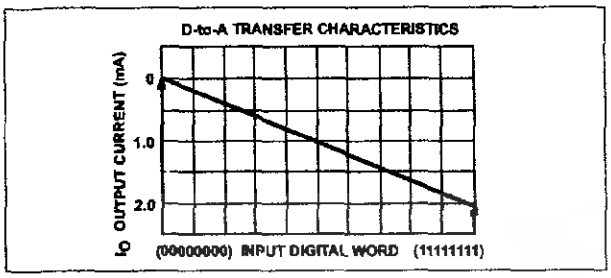
Pin 3 must be 3V more negative than the potential to which R_{15} is returned. V_{CC} = +5.0V_{DC}, V_{EE} = –15V_{DC}, V_{REF}/R_{14} = 2.0mA unless otherwise specified. MC1508: T_A = –55°C to 125°C. MC1408: T_A = 0°C to 75°C, unless otherwise noted.

SYMBOL	PARAMETER	TEST CONDITIONS	MC1508-8			MC1408-8			UNIT
			Min	Typ	Max	Min	Typ	Max	
E_r	Relative accuracy	Error relative to full-scale I_O, Figure 3			±0.19			±0.19	%
t_S	Settling time[1]	To within 1/2 LSB, includes t_{PLH}, T_A = +25°C, Figure 4		70			70		ns
t_{PLH} t_{PHL}	Propagation delay time Low-to-High High-to-Low	T_A = +25°C, Figure 4		35	100		35	100	ns
TCI_O	Output full-scale current drift			–20			–20		ppm/°C
V_{IH} V_{IL}	Digital input logic level (MSB) High Low	Figure 5	2.0		0.8	2.0		0.8	V_{DC}
I_{IH} I_{IL}	Digital input current (MSB) High Low	Figure 5 V_{IH} = 5.0V V_{IL} = 0.8V		0 –0.4	0.04 –0.8		0 –0.4	0.04 –0.8	mA
I_{15}	Reference input bias current	Pin 15, Figure 5		–1.0	–5.0		–1.0	–5.0	µA
I_{OR}	Output current range	Figure 5 V_{EE} = –5.0V V_{EE} = –7.0V to –15V	0 0	2.0 2.0	2.1 4.2	0 0	2.0 2.0	2.1 4.2	mA
I_O $I_{O(min)}$	Output current Off-state	Figure 5 V_{REF} = 2.000V, R14 = 1000Ω All bits low	1.9	1.99 0	2.1 4.0	1.9	1.99 0	2.1 4.0	mA µA
V_O	Output voltage compliance	$E_r \leq 0.19\%$ at T_A = +25°C, Figure 5 V_{EE} = –5V V_{EE} below –10V		–0.6 +10 –5.5, +10	–0.55, +0.5 –5.0, +0.5		–0.6 +10 –5.5, +10	–0.55, +0.5 –5.0, +0.5	V_{DC}
SRI_{REF}	Reference current slew rate	Figure 6		8.0			8.0		mA/µs
PSRR(–)	Output current power supply sensitivity	I_{REF} = 1mA		0.5	2.7		0.5	2.7	µA/V
I_{CC} I_{EE}	Power supply current Positive Negative	All bits low, Figure 5		+2.5 –6.5	+22 –13		+2.5 –6.5	+22 –13	mA
V_{CCR} V_{EER}	Power supply voltage range Positive Negative	T_A = +25°C, Figure 5	+4.5 –4.5	+5.0 –15	+5.5 –16.5	+4.5 –4.5	+5.0 –15	+5.5 –16.5	V_{DC}
P_D	Power dissipation	All bits low, Figure 5 V_{EE} = –5.0V_{DC} V_{EE} = –15.0V_{DC}		34 110	170 305		34 110	170 305	mW

NOTES:
1. All bits switched.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TYPICAL PERFORMANCE CHARACTERISTICS



FUNCTIONAL DESCRIPTION

Reference Amplifier Drive and Compensation

The reference amplifier input current must always flow into Pin 14, regardless of the setup method or reference supply voltage polarity.

Connections for a positive reference voltage are shown in Figure 1. The reference voltage source supplies the full reference current. For bipolar reference signals, as in the multiplying mode, R_{15} can be tied to a negative voltage corresponding to the minimum input level. R_{15} may be eliminated and Pin 15 grounded, with only a small sacrifice in accuracy and temperature drift.

The compensation capacitor value must be increased with increasing values of R_{14} to maintain proper phase margin. For R_{14} values of 1.0, 2.5, and 5.0kΩ, minimum capacitor values are 15, 37, and 75pF. The capacitor may be tied to either V_{EE} or ground, but using V_{EE} increases negative supply rejection. (Fluctuations in the negative supply have more effect on accuracy than do any changes in the positive supply.)

A negative reference voltage may be used if R_{14} is grounded and the reference voltage is applied to R_{15}, as shown in Figure 2. A high input impedance is the main advantage of this method. The negative reference voltage must be at least 3.0V above the V_{EE} supply. Bipolar input signals may be handled by connecting R_{14} to a positive reference voltage equal to the peak positive input level at Pin 15.

Capacitive bypass to ground is recommended when a DC reference voltage is used. The 5.0V logic supply is not recommended as a reference voltage, but if a well regulated 5.0V supply which drives logic is to be used as the reference, R_{14} should be formed of two series resistors and the junction of the two resistors bypassed with 0.1µF to ground. For reference voltages greater than 5.0V, a clamp diode is recommended between Pin 14 and ground.

If Pin 14 is driven by a high impedance such as a transistor current source, none of the above compensation methods apply and the amplifier must be heavily compensated, decreasing the overall bandwidth.

Output Voltage Range

The voltage at Pin 4 must always be at least 4.5V more positive than the voltage of the negative supply (Pin 3) when the reference current is 2mA or less, and at least 8V more positive than the negative supply when the reference current is between 2mA and 4mA. This is necessary to avoid saturation of the output transistors, which would cause serious degradation of accuracy.

Philips Semiconductors MC1508/MC1408 does not need a range control because the design extends the compliance range down to 4.5V (or 8V — see above) above the negative supply voltage without significant degradation of accuracy. Philips Semiconductors MC1508/MC1408 can be used in sockets designed for other manufacturers' MC1508/MC1408 without circuit modification.

Output Current Range

Any time the full-scale current exceeds 2mA, the negative supply must be at least 8V more negative than the output voltage. This is due to the increased internal voltage drops between the negative supply and the outputs with higher reference currents.

Accuracy

Absolute accuracy is the measure of each output current level with respect to its intended value, and is dependent upon relative accuracy, full-scale accuracy and full-scale current drift. Relative accuracy is the measure of each output current level as a fraction of the full-scale current after zero-scale current has been nulled out. The relative accuracy of the MC1508/MC1408 is essentially constant over the operating temperature range because of the excellent temperature tracking of the monolithic resistor ladder. The reference current may drift with temperature, causing a change in the absolute accuracy of output current; however, the MC1508/MC1408 has a very low full-scale current drift over the operating temperature range.

The MC1508/MC1408 series is guaranteed accurate to within ±1/2LSB at +25°C at a full-scale output current of 1.99mA. The relative accuracy test circuit is shown in Figure 3. The 12-bit converter is calibrated to a full-scale output current of 1.99219mA; then the MC1508/MC1408's full-scale current is trimmed to the same value with R_{14} so that a zero value appears at the error amplifier output. The counter is activated and the error band may be displayed on the oscilloscope, detected by comparators, or stored in a peak detector.

Two 8-bit D-to-A converters may not be used to construct a 16-bit accurate D-to-A converter. 16-bit accuracy implies a total of ±1/2 part in 65,536, or ±0.00076%, which is much more accurate than the ±0.19% specification of the MC1508/MC1408.

Monotonicity

A monotonic converter is one which always provides an analog output greater than or equal to the preceding value for a corresponding increment in the digital input code. The MC1508/MC1408 is monotonic for all values of reference current above 0.5mA. The recommended range for operation is a DC reference current between 0.5mA and 4.0mA.

Settling Time

The worst case switching condition occurs when all bits are switched on, which corresponds to a low-to-high transition for all input bits. This time is typically 70ns for settling to within 1/2LSB for 8-bit accuracy. This time applies when $R_L < 500\Omega$ and $C_O < 25pF$. The slowest single switch is the least significant bit, which typically turns on and settles in 65ns. In applications where the D-to-A converter functions in a positive going ramp mode, the worst-case condition does not occur and settling times less than 70ns may be realized.

Extra care must be taken in board layout since this usually is the dominant factor in satisfactory test results when measuring settling time. Short leads, 100µF supply bypassing for low frequencies, minimum scope lead length, good ground planes, and avoidance of ground loops are all mandatory.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

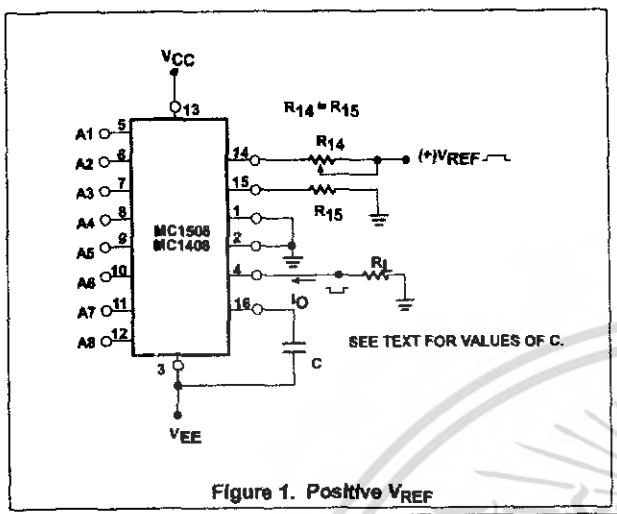


Figure 1. Positive V_{REF}

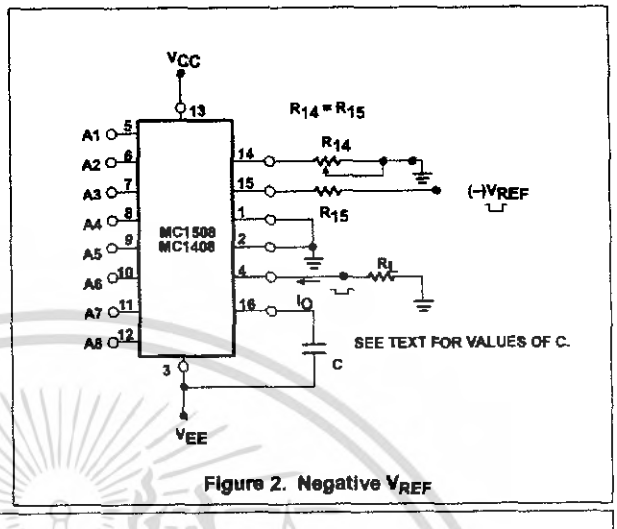


Figure 2. Negative V_{REF}

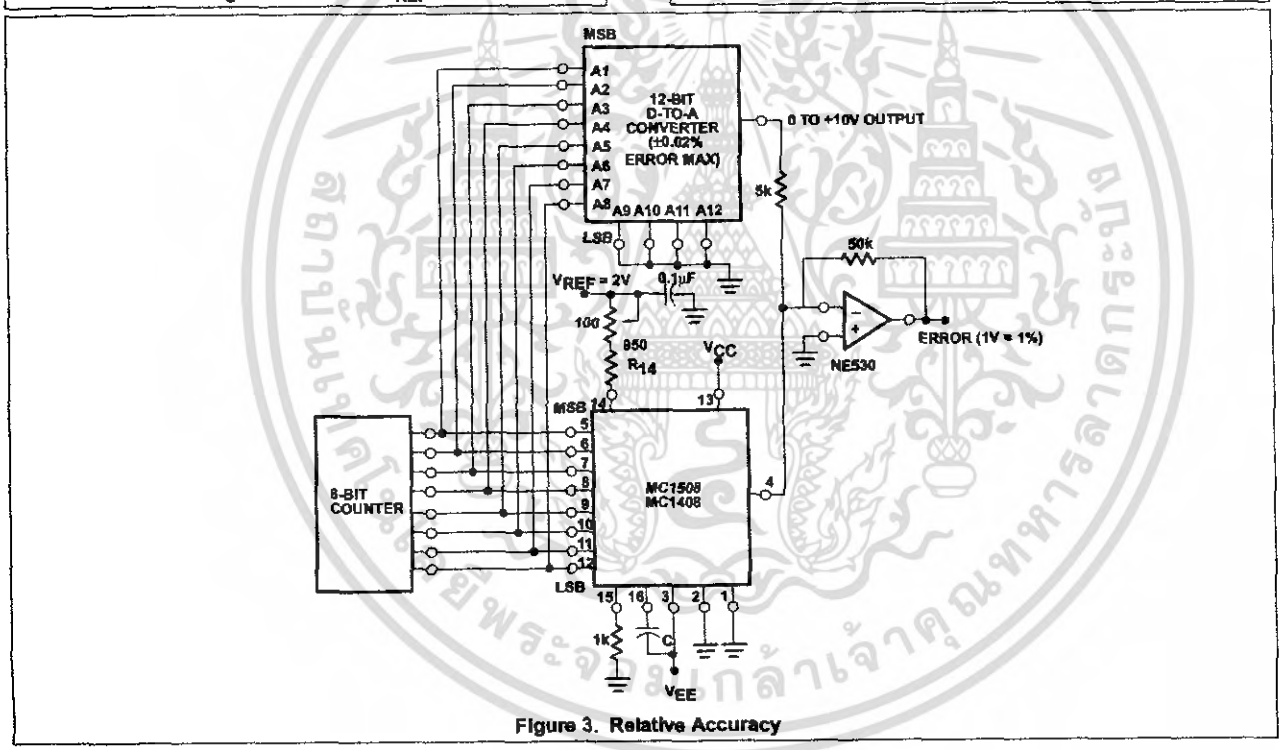


Figure 3. Relative Accuracy

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

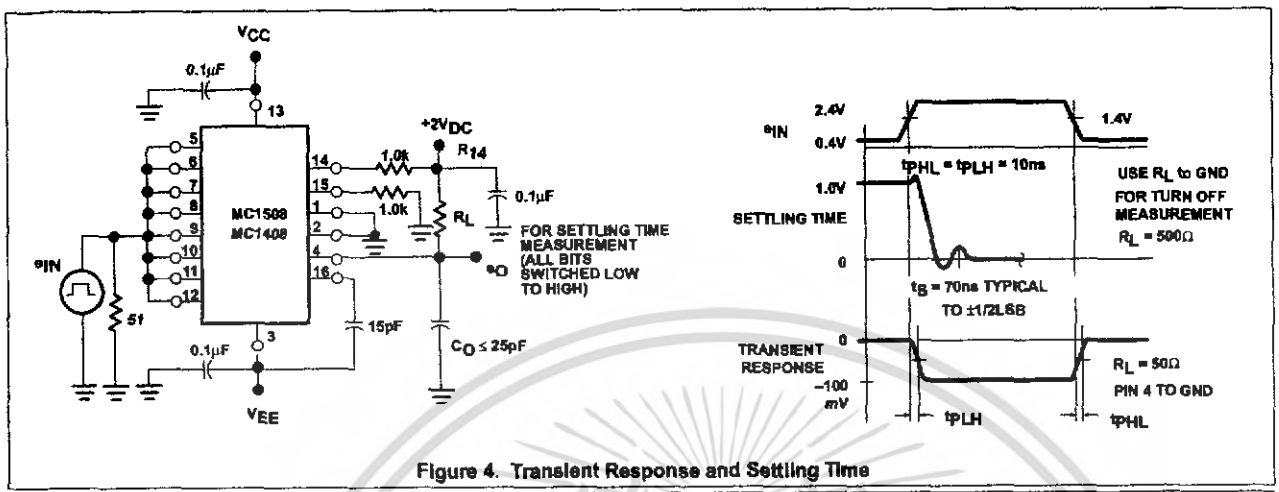


Figure 4. Transient Response and Settling Time

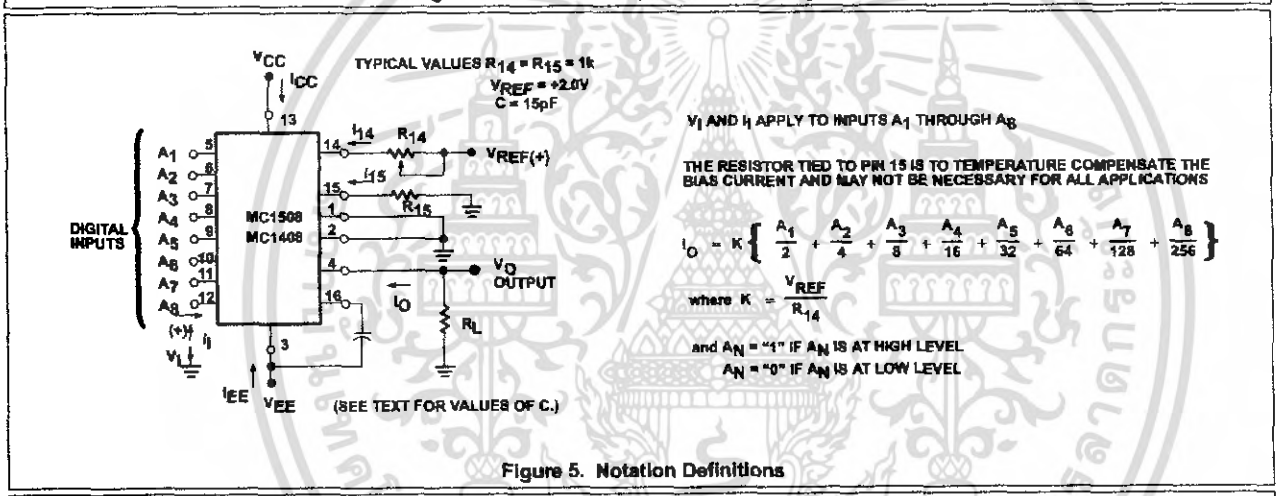


Figure 5. Notation Definitions

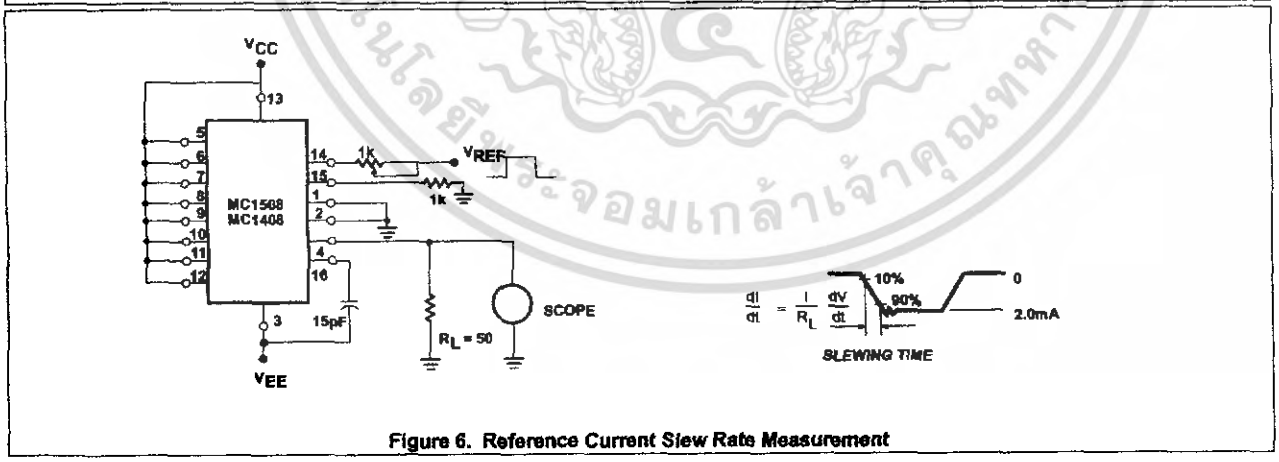


Figure 6. Reference Current Slew Rate Measurement

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

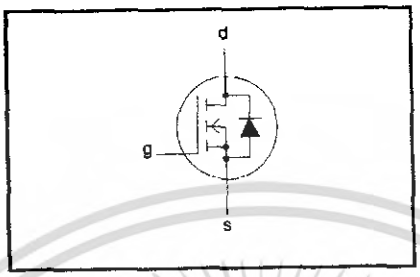
PowerMOS transistors
Avalanche energy rated

IRFP460

FEATURES

- Repetitive Avalanche Rated
- Fast switching
- Stable off-state characteristics
- High thermal cycling performance
- Low thermal resistance

SYMBOL



QUICK REFERENCE DATA

V_{DSS} = 500 V

I_D = 20 A

$R_{DS(ON)} \leq 0.27\ \Omega$

GENERAL DESCRIPTION

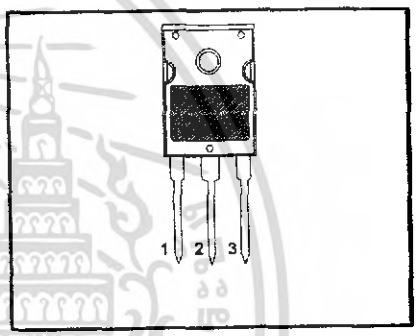
N-channel, enhancement mode field-effect power transistor, intended for use in off-line switched mode power supplies, T.V. and computer monitor power supplies, d.c. to d.c. converters, motor control circuits and general purpose switching applications.

The IRFP460 is supplied in the SOT429 (TO247) conventional leaded package.

PINNING

PIN	DESCRIPTION
1	gate
2	drain
3	source
tab	drain

SOT429 (TO247)



LIMITING VALUES

Limiting values in accordance with the Absolute Maximum System (IEC 134)

SYMBOL	PARAMETER	CONDITIONS	MIN.	MAX.	UNIT
V_{DSS}	Drain-source voltage	T_j = 25 °C to 150°C	-	500	V
V_{DGR}	Drain-gate voltage	T_j = 25 °C to 150°C; R_{GS} = 20 kΩ	-	500	V
V_{GS}	Gate-source voltage		-	± 30	V
I_D	Continuous drain current	T_{mb} = 25 °C; V_{GS} = 10 V	-	20	A
		T_{mb} = 100 °C; V_{GS} = 10 V	-	12.4	A
I_{DM}	Pulsed drain current	T_{mb} = 25 °C	-	80	A
P_D	Total dissipation	T_{mb} = 25 °C	-	250	W
T_j, T_{stg}	Operating junction and storage temperature range		- 55	150	°C

AVALANCHE ENERGY LIMITING VALUES

Limiting values in accordance with the Absolute Maximum System (IEC 134)

SYMBOL	PARAMETER	CONDITIONS	MIN.	MAX.	UNIT
E_{AS}	Non-repetitive avalanche energy	Unclamped inductive load, I_{AS} = 20 A; t_p = 0.2 ms; T_j prior to avalanche = 25°C; $V_{DD} \leq$ 50 V; R_{GS} = 50 Ω; V_{GS} = 10 V	-	1300	mJ
E_{AR}	Repetitive avalanche energy[1]	I_{AR} = 20 A; t_p = 2.5 µs; T_j prior to avalanche = 25°C; R_{GS} = 50 Ω; V_{GS} = 10 V	-	32	mJ
I_{AS}, I_{AR}	Repetitive and non-repetitive avalanche current		-	20	A

1 pulse width and repetition rate limited by T_j max.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

THERMAL RESISTANCES

SYMBOL	PARAMETER	CONDITIONS	MIN.	TYP.	MAX.	UNIT
$R_{th\ j\text{-}mb}$	Thermal resistance junction to mounting base		-	-	0.5	K/W
$R_{th\ j\text{-}a}$	Thermal resistance junction to ambient	SOT429 package, in free air	-	45	-	K/W

ELECTRICAL CHARACTERISTICS

T_j = 25 °C unless otherwise specified

SYMBOL	PARAMETER	CONDITIONS	MIN.	TYP.	MAX.	UNIT
$V_{(BR)DSS}$	Drain-source breakdown voltage	V_{GS} = 0 V; I_D = 0.25 mA	500	-	-	V
$\Delta V_{(BR)DSS}$ / ΔT_j	Drain-source breakdown voltage temperature coefficient	V_{DS} = V_{GS}; I_D = 0.25 mA	-	0.1	-	%/K
$R_{DS(ON)}$	Drain-source on resistance	V_{GS} = 10 V; I_D = 10 A	-	0.2	0.27	Ω
$V_{GS(TO)}$	Gate threshold voltage	V_{DS} = V_{GS}; I_D = 0.25 mA	2.0	3.0	4.0	V
g_{fs}	Forward transconductance	V_{DS} = 30 V; I_D = 10 A	13	18	-	S
I_{DSS}	Drain-source leakage current	V_{DS} = 500 V; V_{GS} = 0 V	-	2	50	µA
		V_{DS} = 400 V; V_{GS} = 0 V; T_j = 125 °C	-	100	1000	µA
I_{GSS}	Gate-source leakage current	V_{GS} = ±30 V; V_{DS} = 0 V	-	10	200	nA
$Q_{g(tot)}$	Total gate charge	I_D = 20 A; V_{DD} = 400 V; V_{GS} = 10 V	-	147	190	nC
Q_{gs}	Gate-source charge		-	12	18	nC
Q_{gd}	Gate-drain (Miller) charge		-	78	100	nC
$t_{d(on)}$	Turn-on delay time	V_{DD} = 250 V; R_D = 12 Ω;	-	23	-	ns
t_r	Turn-on rise time	R_G = 3.9 Ω	-	72	-	ns
$t_{d(off)}$	Turn-off delay time		-	150	-	ns
t_f	Turn-off fall time		-	75	-	ns
L_d	Internal drain inductance	Measured from tab to centre of die	-	3.5	-	nH
L_d	Internal drain inductance	Measured from drain lead to centre of die	-	4.5	-	nH
L_s	Internal source inductance	Measured from source lead to source bond pad	-	7.5	-	nH
C_{iss}	Input capacitance	V_{GS} = 0 V; V_{DS} = 25 V; f = 1 MHz	-	3000	-	pF
C_{oss}	Output capacitance		-	480	-	pF
C_{rss}	Feedback capacitance		-	270	-	pF

SOURCE-DRAIN DIODE RATINGS AND CHARACTERISTICS

T_j = 25 °C unless otherwise specified

SYMBOL	PARAMETER	CONDITIONS	MIN.	TYP.	MAX.	UNIT
I_S	Continuous source current (body diode)	T_{mb} = 25°C	-	-	20	A
I_{SM}	Pulsed source current (body diode)	T_{mb} = 25°C	-	-	80	A
V_{SD}	Diode forward voltage	I_S = 20 A; V_{GS} = 0 V	-	-	1.5	V
t_{rr}	Reverse recovery time	I_S = 20 A; V_{GS} = 0 V; dI/dt = 100 A/µs	-	900	-	ns
Q_{rr}	Reverse recovery charge		-	15	-	µC

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

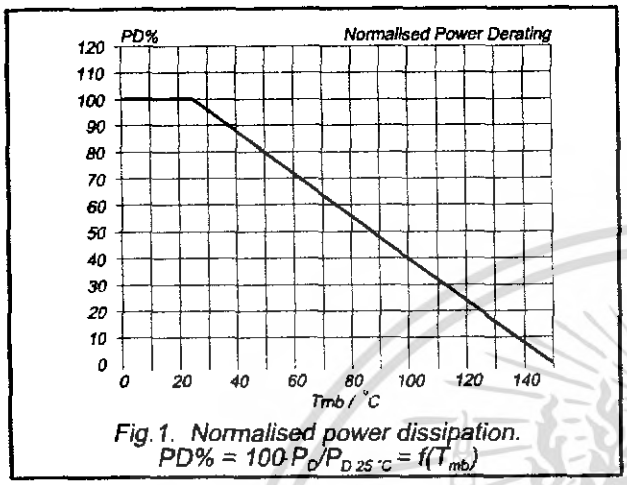


Fig.1. Normalised power dissipation.
$PD\% = 100 \cdot P_D / P_{D\ 25\ °C} = f(T_{mb})$

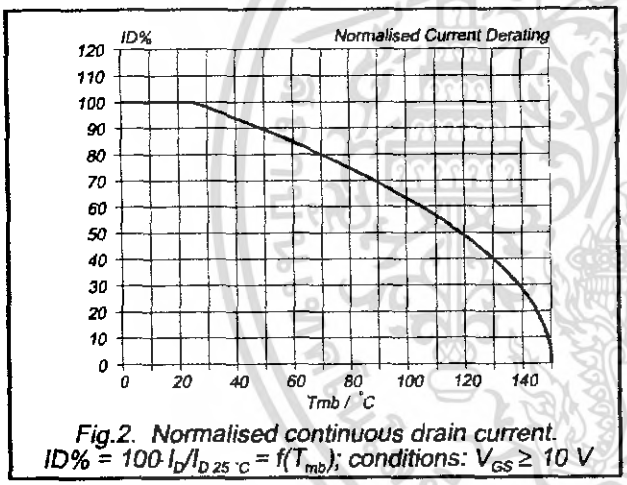


Fig.2. Normalised continuous drain current.
$ID\% = 100 \cdot I_D / I_{D\ 25\ °C} = f(T_{mb})$; conditions: $V_{GS} \geq 10$ V

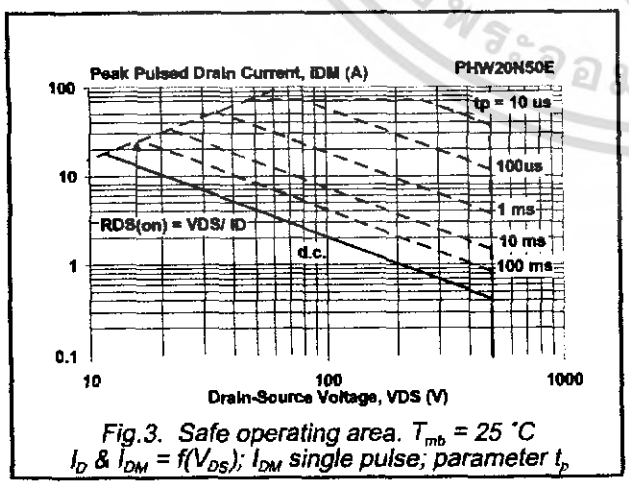


Fig.3. Safe operating area. $T_{mb} = 25$ °C
I_D & $I_{DM} = f(V_{DS})$; I_{DM} single pulse; parameter t_p

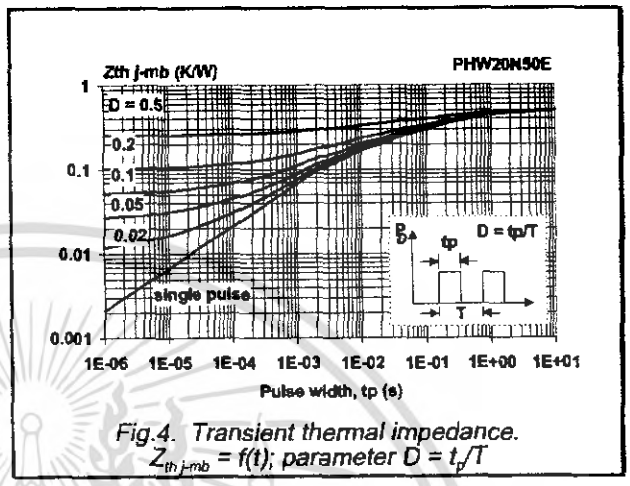


Fig.4. Transient thermal impedance.
$Z_{th\ j\text{-}mb} = f(t)$; parameter $D = t_p/T$

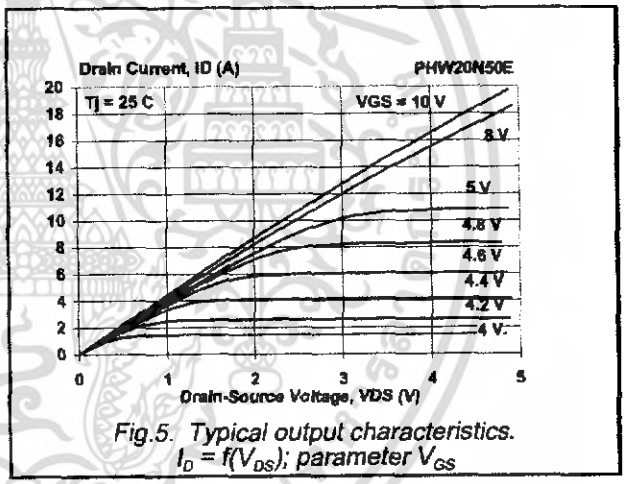


Fig.5. Typical output characteristics.
$I_D = f(V_{DS})$; parameter V_{GS}

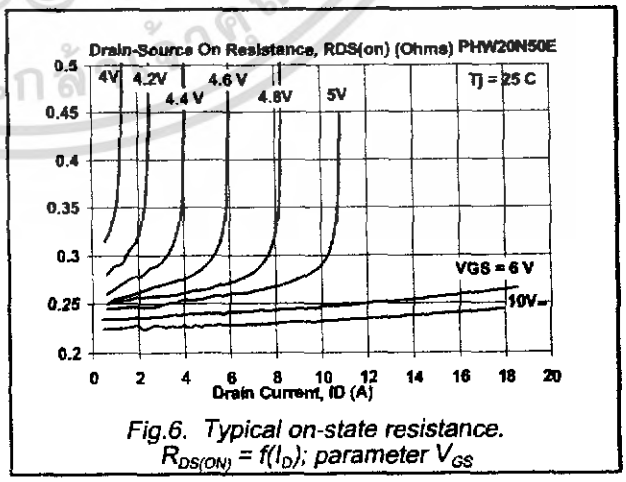


Fig.6. Typical on-state resistance.
$R_{DS(ON)} = f(I_D)$; parameter V_{GS}

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

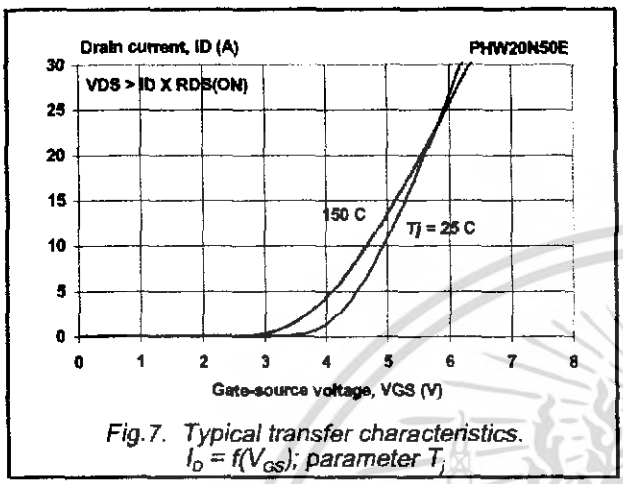


Fig.7. Typical transfer characteristics.
$I_D = f(V_{GS})$; parameter T_j

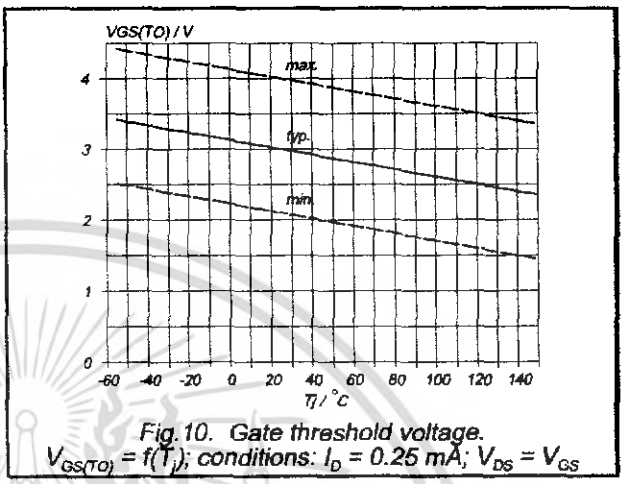


Fig.10. Gate threshold voltage.
$V_{GS(TO)} = f(T_j)$; conditions: I_D = 0.25 mA; $V_{DS} = V_{GS}$

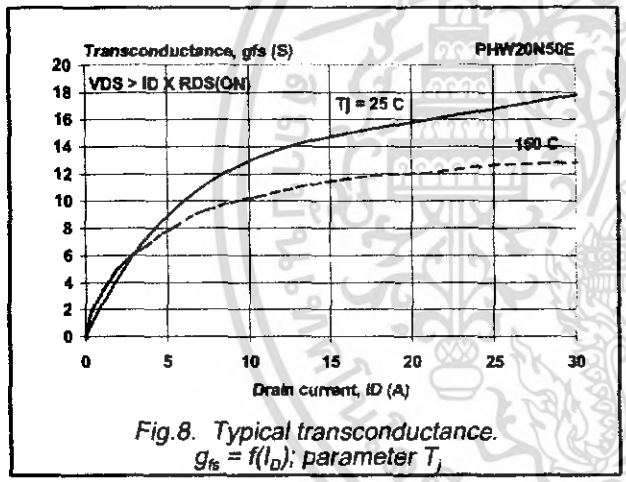


Fig.8. Typical transconductance.
$g_{fs} = f(I_D)$; parameter T_j

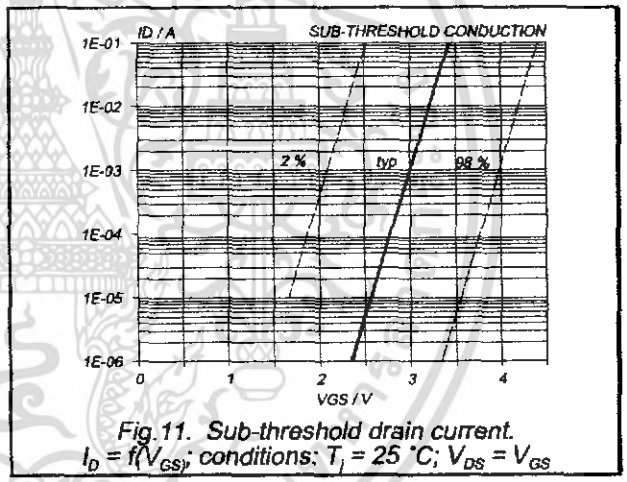


Fig.11. Sub-threshold drain current.
$I_D = f(V_{GS})$; conditions: T_j = 25 °C; $V_{DS} = V_{GS}$

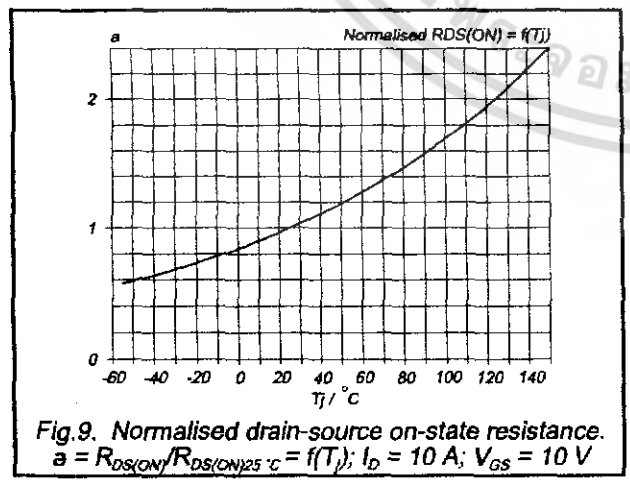


Fig.9. Normalised drain-source on-state resistance.
$a = R_{DS(ON)}/R_{DS(ON)25\,°C} = f(T_j)$; I_D = 10 A; V_{GS} = 10 V

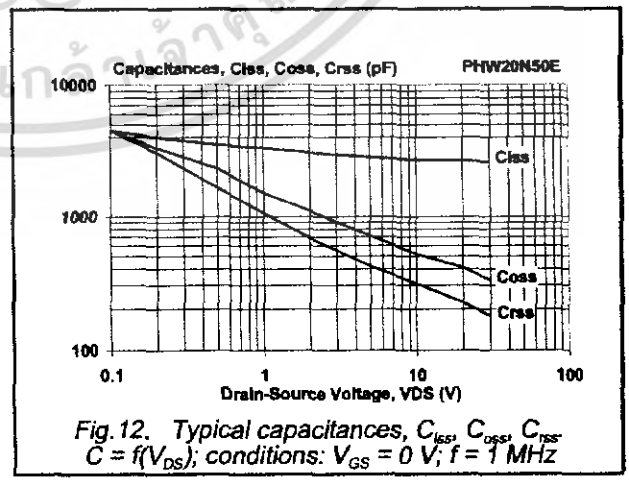


Fig.12. Typical capacitances, C_{iss}, C_{oss}, C_{rss}.
$C = f(V_{DS})$; conditions: V_{GS} = 0 V; f = 1 MHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

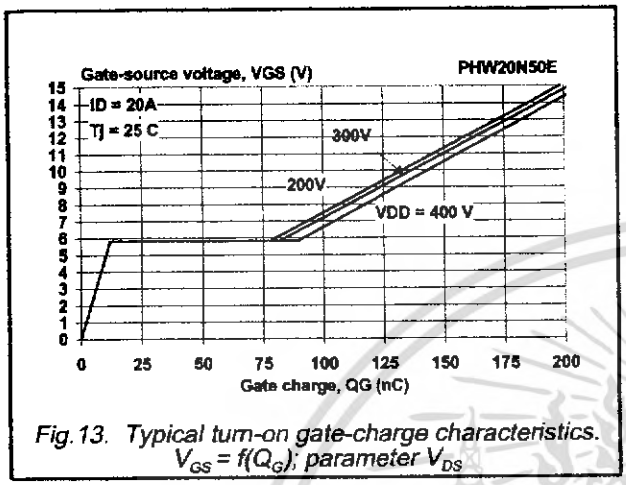


Fig.13. Typical turn-on gate-charge characteristics. $V_{GS} = f(Q_G)$; parameter V_{DS}

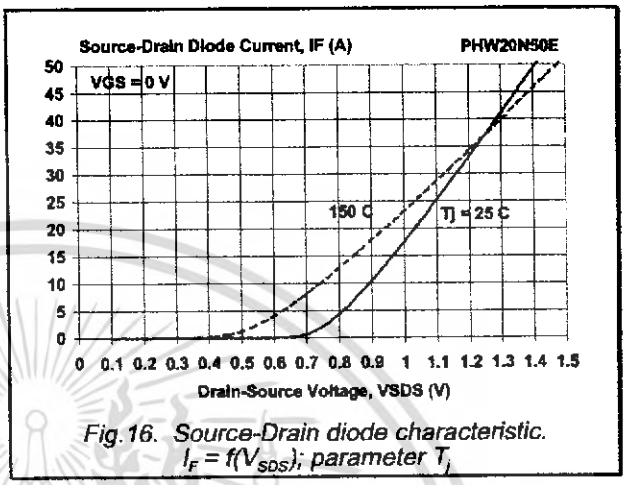


Fig.16. Source-Drain diode characteristic. $I_F = f(V_{SDS})$; parameter T_j

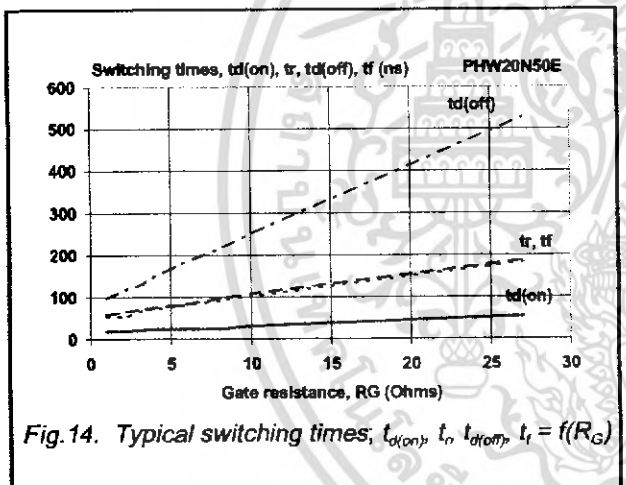


Fig.14. Typical switching times; $t_{d(on)}$, t_r, $t_{d(off)}$, $t_f = f(R_G)$

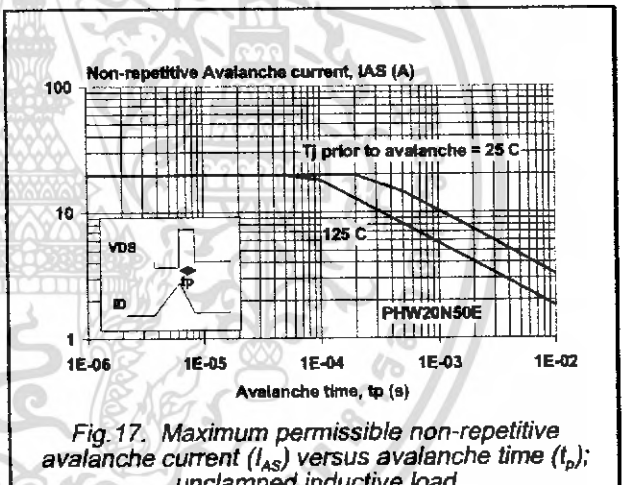


Fig.17. Maximum permissible non-repetitive avalanche current (I_{AS}) versus avalanche time (t_p); unclamped inductive load

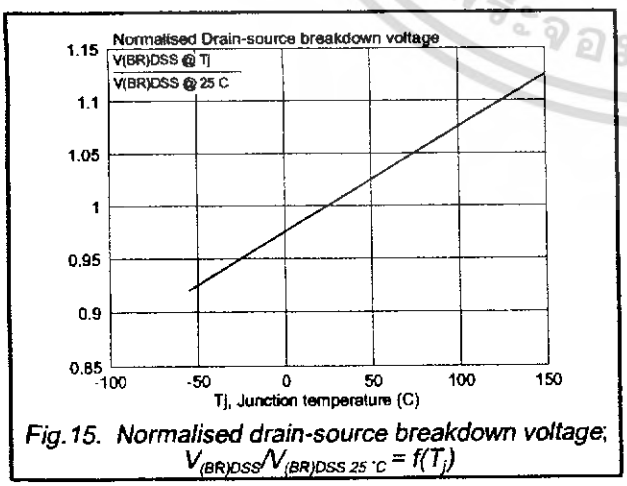


Fig.15. Normalised drain-source breakdown voltage; $V_{(BR)DSS}/V_{(BR)DSS\ 25\ ^\circ C} = f(T_j)$

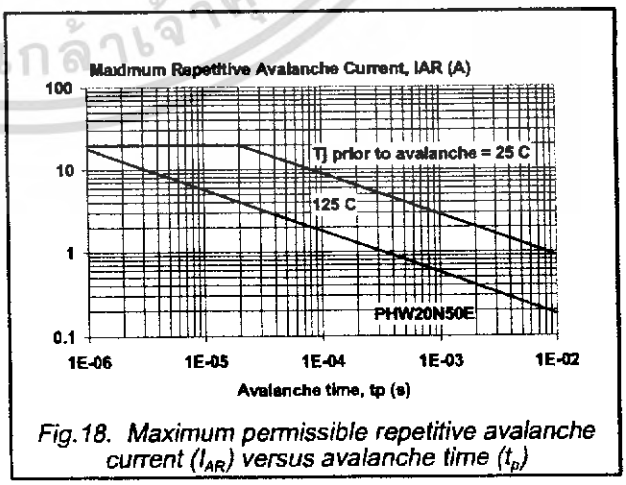
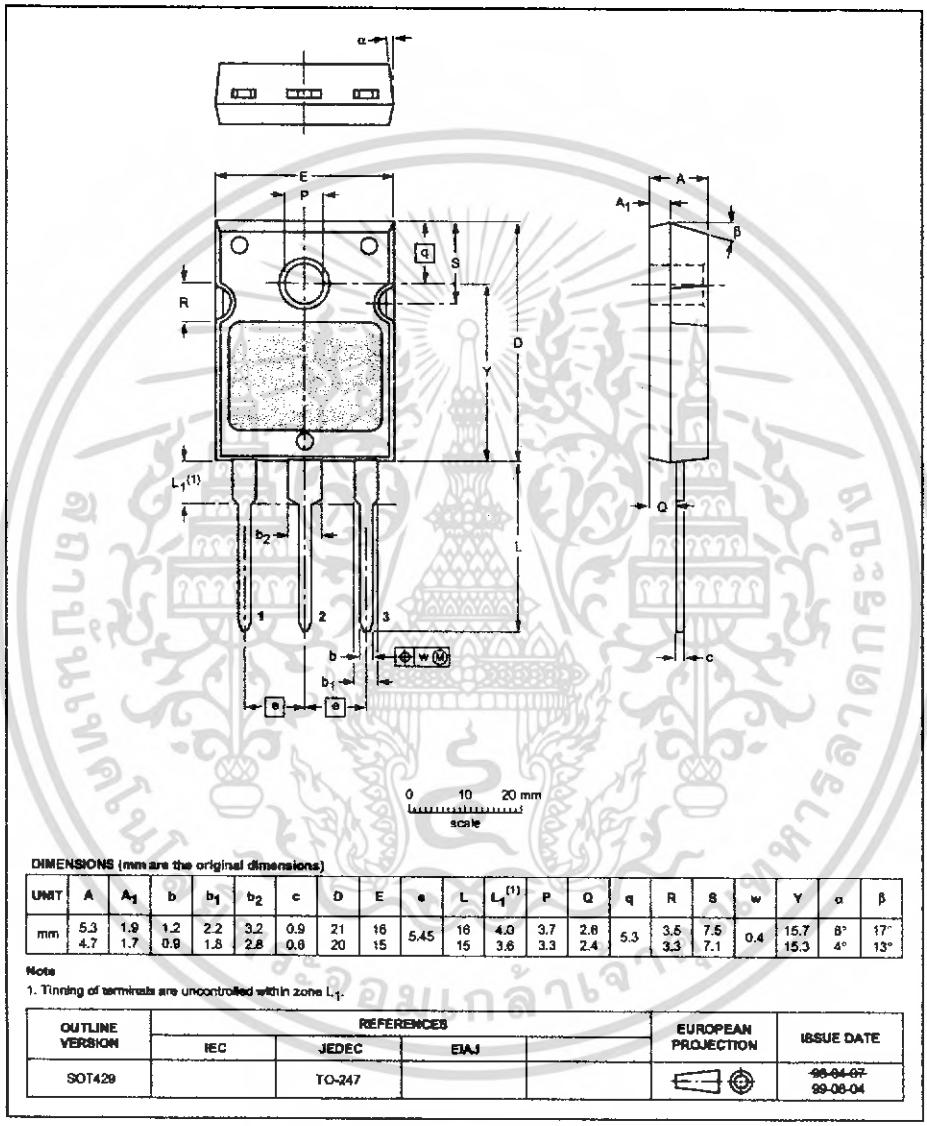


Fig.18. Maximum permissible repetitive avalanche current (I_{AR}) versus avalanche time (t_p)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MECHANICAL DATA

Plastic single-ended through-hole package; heatsink mounted; 1 mounting hole; 3-lead TO-247 **SOT429**



DIMENSIONS (mm are the original dimensions)

UNIT	A	A_1	b	b_1	b_2	c	D	E	e	L	$L_1^{(1)}$	P	Q	q	R	S	w	Y	α	β
mm	5.3 4.7	1.9 1.7	1.2 0.9	2.2 1.8	3.2 2.8	0.9 0.6	21 20	16 15	5.45	16 15	4.0 3.6	3.7 3.3	2.6 2.4	5.3	3.5 3.3	7.5 7.1	0.4	15.7 15.3	8° 4°	17° 13°

Note
1. Tinning of terminals are uncontrolled within zone L_1.

OUTLINE VERSION	REFERENCES				EUROPEAN PROJECTION	ISSUE DATE
	IEC	JEDEC	EIAJ			
SOT429		TO-247				~~98-04-07~~ 99-06-04

Fig.19. SOT429; pin 2 connected to mounting base

Notes
1. Observe the general handling precautions for electrostatic-discharge sensitive devices (ESDs) to prevent damage to MOS gate oxide.
2. Refer to mounting instructions for SOT429 envelope.
3. Epoxy meets UL94 V0 at 1/8".

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DEFINITIONS

Data sheet status	
Objective specification	This data sheet contains target or goal specifications for product development.
Preliminary specification	This data sheet contains preliminary data; supplementary data may be published later.
Product specification	This data sheet contains final product specifications.
Limiting values	
Limiting values are given in accordance with the Absolute Maximum Rating System (IEC 134). Stress above one or more of the limiting values may cause permanent damage to the device. These are stress ratings only and operation of the device at these or at any other conditions above those given in the Characteristics sections of this specification is not implied. Exposure to limiting values for extended periods may affect device reliability.	
Application information	
Where application information is given, it is advisory and does not form part of the specification.	
© Philips Electronics N.V. 1999	
All rights are reserved. Reproduction in whole or in part is prohibited without the prior written consent of the copyright owner.	
The information presented in this document does not form part of any quotation or contract, it is believed to be accurate and reliable and may be changed without notice. No liability will be accepted by the publisher for any consequence of its use. Publication thereof does not convey nor imply any license under patent or other industrial or intellectual property rights.	

LIFE SUPPORT APPLICATIONS

These products are not designed for use in life support appliances, devices or systems where malfunction of these products can be reasonably expected to result in personal injury. Philips customers using or selling these products for use in such applications do so at their own risk and agree to fully indemnify Philips for any damages resulting from such improper use or sale.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

HARRIS SEMICONDUCTOR

ICL8038

Precision Waveform Generator/ Voltage Controlled Oscillator

November 1996

Features

- **Low Frequency Drift with Temperature . . . 250ppm/°C**
- **Low Distortion . . . . . 1% (Sine Wave Output)**
- **High Linearity . . . . . 0.1% (Triangle Wave Output)**
- **Wide Frequency Range . . . . . 0.001Hz to 300kHz**
- **Variable Duty Cycle . . . . . 2% to 98%**
- **High Level Outputs . . . . . TTL to 28V**
- ***Simultaneous Sine, Square, and Triangle Wave* Outputs**
- **Easy to Use - Just a Handful of External Components Required**

Description

The ICL8038 waveform generator is a monolithic integrated circuit capable of producing high accuracy sine, square, triangular, sawtooth and pulse waveforms with a minimum of external components. The frequency (or repetition rate) can be selected externally from 0.001Hz to more than 300kHz using either resistors or capacitors, and frequency modulation and sweeping can be accomplished with an external voltage. The ICL8038 is fabricated with advanced monolithic technology, using Schottky barrier diodes and thin film resistors, and the output is stable over a wide range of temperature and supply variations. These devices may be interfaced with phase locked loop circuitry to reduce temperature drift to less than 250ppm/°C.

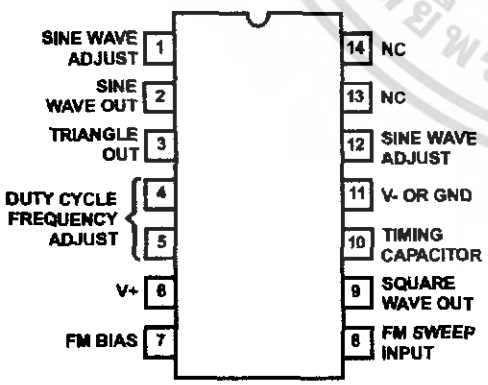
Ordering Information

PART NUMBER	STABILITY	TEMP. RANGE (°C)	PACKAGE	PKG. NO.
ICL8038CCPD	250ppm/°C (Typ)	0 to 70	14 Ld PDIP	E14.3
ICL8038CCJD	250ppm/°C (Typ)	0 to 70	14 Ld CERDIP	F14.3
ICL8038BCJD	*180ppm/°C (Typ)*	*0 to 70*	*14 Ld CERDIP*	*F14.3*
ICL8038ACJD	120ppm/°C (Typ)	0 to 70	14 Ld CERDIP	F14.3
ICL8038BMJD (Note)	350ppm/°C (Max)	-55 to 125	14 Ld CERDIP	F14.3
ICL8038AMJD (Note)	250ppm/°C (Max)	-55 to 125	14 Ld CERDIP	F14.3

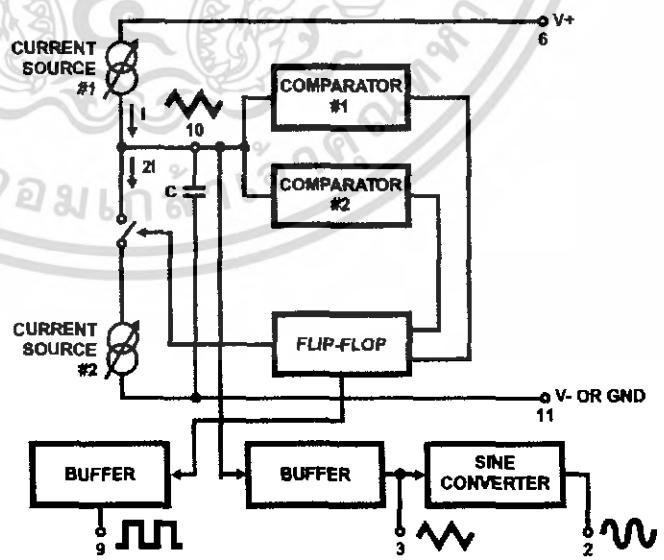
NOTE: Add /883B to part number if 883 processing is required.

Pinout

ICL8038
(PDIP, CERDIP)
TOP VIEW



Functional Diagram



CAUTION: These devices are sensitive to electrostatic discharge. Users should follow proper IC Handling Procedures.

Copyright © Harris Corporation 1996

File Number **2864.2**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings

Supply Voltage (V- to V+) 36V
Input Voltage (Any Pin) . . . . . V- to V+
Input Current (Pins 4 and 5) 25mA
Output Sink Current (Pins 3 and 9) 25mA

Operating Conditions

Temperature Range
ICL8038AM, ICL8038BM . . . . . -55°C to 125°C
ICL8038AC, ICL8038BC, ICL8038CC . . . . . 0°C to 70°C

Thermal Information

Thermal Resistance (Typical, Note 1)	θ_{JA} (°C/W)	θ_{JC} (°C/W)
CERDIP Package	75	20
PDIP Package	115	N/A

Maximum Junction Temperature (Ceramic Package) . . . . . 175°C
Maximum Junction Temperature (Plastic Package) . . . . . 150°C
Maximum Storage Temperature Range . . . . . -65°C to 150°C
Maximum Lead Temperature (Soldering 10s) . . . . . 300°C

CAUTION: Stresses above those listed in "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress only rating and operation of the device at these or any other conditions above those indicated in the operational sections of this specification is not implied.

NOTE:

1. θ_{JA} is measured with the component mounted on an evaluation PC board in free air.

Electrical Specifications

V_{SUPPLY} = ±10V or +20V, T_A = 25°C, R_L = 10kΩ, Test Circuit Unless Otherwise Specified

PARAMETER	SYMBOL	TEST CONDITIONS	ICL8038CC			ICL8038BC(BM)			ICL8038AC(AM)			UNITS
			MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	
Supply Voltage Operating Range	V_{SUPPLY}											
	V+	Single Supply	+10	-	+30	+10	-	+30	+10	-	+30	V
	V+, V-	Dual Supplies	±5	-	±15	±5	-	±15	±5	-	±5	V
Supply Current	I_{SUPPLY}	V_{SUPPLY} = ±10V (Note 2)										
8038AM 8038BM			-	-		-	12	15	-	12	15	mA
8038AC, 8038BC, 8038CC				12	20	-	12	20	-	12	20	mA
FREQUENCY CHARACTERISTICS (All Waveforms)												
Max. Frequency of Oscillation	f_{MAX}		100	-	-	100	-	-	100	-	-	kHz
Sweep Frequency of FM Input	f_{SWEEP}		-	10	-	-	10	-	-	10	-	kHz
Sweep FM Range		(Note 3)	-	35:1	-	-	35:1	-	-	35:1	-	
FM Linearity		10:1 Ratio	-	0.5	-	-	0.2	-	-	0.2	-	%
Frequency Drift with Temperature (Note 5)	$\Delta f/\Delta T$											
8038AC, 8038BC, 8038CC		0°C to 70°C	-	250	-	-	180	-	-	120		ppm/°C
8038AM, 8038BM		-55°C to 125°C	-		-	-	-	350	-	-	250	ppm/°C
Frequency Drift with Supply Voltage	$\Delta f/\Delta V$	Over Supply Voltage Range	-	0.05	-	-	0.05		-	0.05	-	%/V
OUTPUT CHARACTERISTICS												
Square Wave												-
Leakage Current	I_{OLK}	V_9 = 30V	-	-	1	-	-	1	-	-	1	µA
Saturation Voltage	V_{SAT}	I_{SINK} = 2mA	-	0.2	0.5	-	0.2	0.4	-	0.2	0.4	V
Rise Time	t_R	R_L = 4.7kΩ	-	180	-	-	180	-	-	180	-	ns
Fall Time	t_F	R_L = 4.7kΩ	-	40	-	-	40	-	-	40	-	ns
Typical Duty Cycle Adjust (Note 6)	ΔD		2		98	2	-	98	2	-	98	%
Triangle/Sawtooth/Ramp Amplitude	$V_{TRIANGLE}$	R_{TRI} = 100kΩ	0.30	0.33	-	0.30	0.33	-	0.30	0.33	-	- xV$_{SUPPLY}$
Linearity			-	0.1	-	-	0.05	-	-	0.05	-	%

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Electrical Specifications V_{SUPPLY} = ±10V or +20V, T_A = 25°C, R_L = 10kΩ, Test Circuit Unless Otherwise Specified **(Continued)**

PARAMETER	SYMBOL	TEST CONDITIONS	ICL8038CC			ICL8038BC(BM)			ICL8038AC(AM)			UNITS
			MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	
Output Impedance	Z_{OUT}	I_{OUT} = 5mA	-	200	-	-	200	-	-	200	-	Ω
Sine Wave Amplitude	V_{SINE}	R_{SINE} = 100kΩ	0.2	0.22	-	0.2	0.22	-	0.2	0.22	-	xV_{SUPPLY}
THD	THD	R_S = 1MΩ (Note 4)	-	2.0	5	-	1.5	3	-	1.0	1.5	%
THD Adjusted	THD	Use Figure 4	-	1.5	-	-	1.0	-	-	0.8	-	%

NOTES:

2. R_A and R_B currents not included.
3. V_{SUPPLY} = 20V; R_A and R_B = 10kΩ, f ≡ 10kHz nominal; can be extended 1000 to 1. See Figures 5A and 5B.
4. 82kΩ connected between pins 11 and 12, Triangle Duty Cycle set at 50%. (Use R_A and R_B.)
5. Figure 1, pins 7 and 8 connected, V_{SUPPLY} = ±10V. See Typical Curves for T.C. vs V_{SUPPLY}.
6. Not tested, typical value for design purposes only.

Test Conditions

PARAMETER	R_A	R_B	R_L	C	SW_1	MEASURE
Supply Current	10kΩ	10kΩ	10kΩ	3.3nF	Closed	Current Into Pin 6
Sweep FM Range (Note 7)	10kΩ	10kΩ	10kΩ	3.3nF	Open	Frequency at Pin 9
Frequency Drift with Temperature	10kΩ	10kΩ	10kΩ	3.3nF	Closed	Frequency at Pin 3
Frequency Drift with Supply Voltage (Note 8)	10kΩ	10kΩ	10kΩ	3.3nF	Closed	Frequency at Pin 9
Output Amplitude (Note 10) Sine	10kΩ	10kΩ	10kΩ	3.3nF	Closed	Pk-Pk Output at Pin 2
Triangle	10kΩ	10kΩ	10kΩ	3.3nF	Closed	Pk-Pk Output at Pin 3
Leakage Current (Off) (Note 9)	10kΩ	10kΩ		3.3nF	Closed	Current into Pin 9
Saturation Voltage (On) (Note 9)	10kΩ	10kΩ		3.3nF	Closed	Output (Low) at Pin 9
Rise and Fall Times (Note 11)	10kΩ	10kΩ	4.7kΩ	3.3nF	Closed	Waveform at Pin 9
Duty Cycle Adjust (Note 11) Max	50kΩ	~1.6kΩ	10kΩ	3.3nF	Closed	Waveform at Pin 9
Min	~25kΩ	50kΩ	10kΩ	3.3nF	Closed	Waveform at Pin 9
Triangle Waveform Linearity	10kΩ	10kΩ	10kΩ	3.3nF	Closed	Waveform at Pin 3
Total Harmonic Distortion	10kΩ	10kΩ	10kΩ	3.3nF	Closed	Waveform at Pin 2

NOTES:

7. The hi and lo frequencies can be obtained by connecting pin 8 to pin 7 (f_{HI}) and then connecting pin 8 to pin 6 (f_{LO}). Otherwise apply Sweep Voltage at pin 8 ($^2/_3$ V_{SUPPLY} +2V) ≤ V_{SWEEP} ≤ V_{SUPPLY} where V_{SUPPLY} is the total supply voltage. In Figure 5B, pin 8 should vary between 5.3V and 10V with respect to ground.
8. 10V ≤ V+ ≤ 30V, or ±5V ≤ V_{SUPPLY} ≤ ±15V.
9. Oscillation can be halted by forcing pin 10 to +5V or -5V.
10. Output Amplitude is tested under static conditions by forcing pin 10 to 5V then to -5V.
11. Not tested; for design purposes only.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Test Circuit

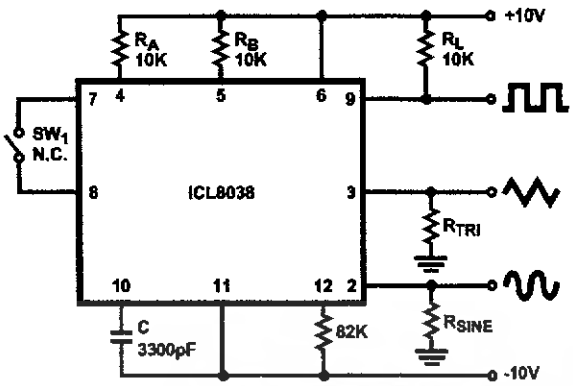
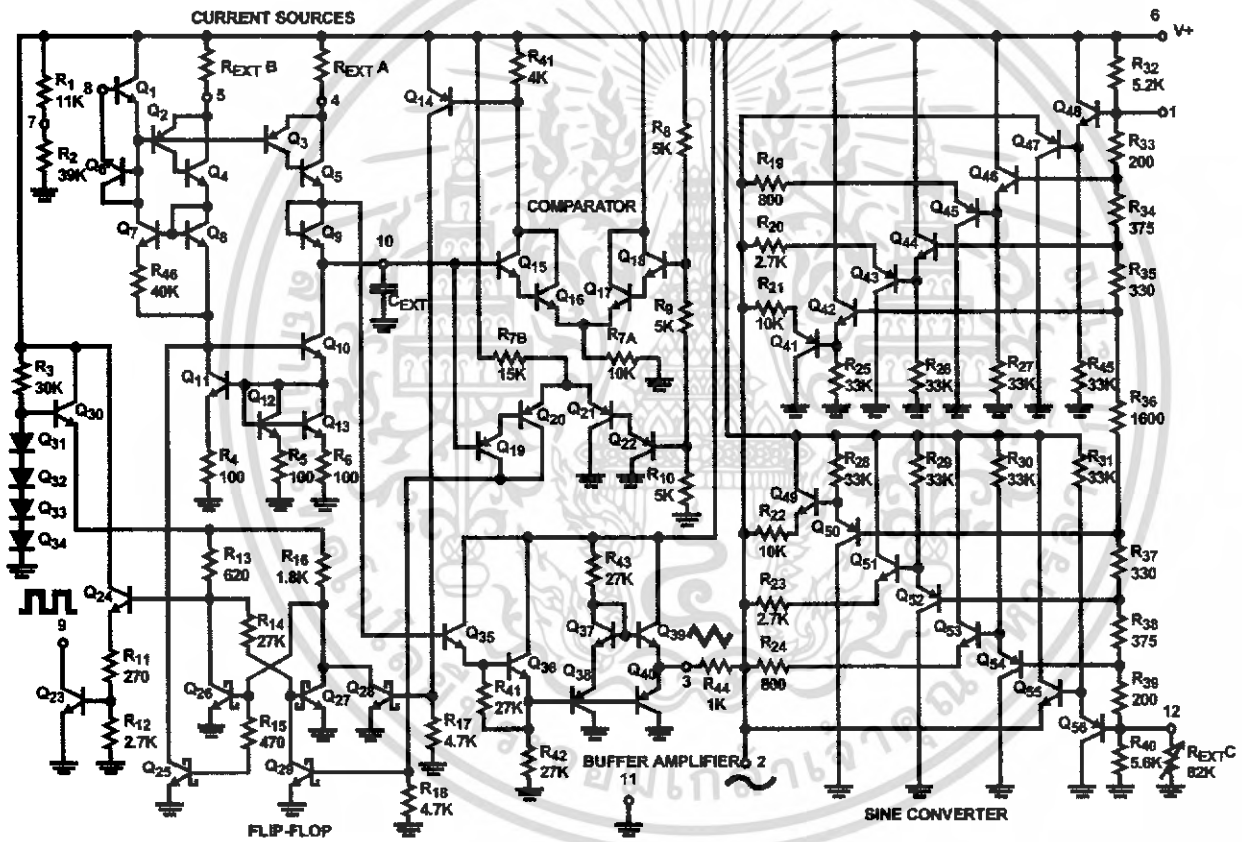


FIGURE 1. TEST CIRCUIT

Detailed Schematic



Application Information (See Functional Diagram)

An external capacitor C is charged and discharged by two current sources. Current source #2 is switched on and off by a flip-flop, while current source #1 is on continuously. Assuming that the flip-flop is in a state such that current source #2 is off, and the capacitor is charged with a current I, the voltage across the capacitor rises linearly with time. When this voltage reaches the level of comparator #1 (set at 2/3 of the supply voltage), the flip-flop is triggered, changes states, and releases current source #2. This current source normally carries a current 2I, thus the capacitor is discharged with a net-current I and the voltage across it drops linearly with time. When it has reached the level of comparator #2 (set at 1/3 of the supply voltage), the flip-flop is triggered into its original state and the cycle starts again.

Four waveforms are readily obtainable from this basic generator circuit. With the current sources set at I and 2I respectively, the charge and discharge times are equal. Thus a triangle waveform is created across the capacitor and the flip-flop produces a square wave. Both waveforms are fed to buffer stages and are available at pins 3 and 9.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

The levels of the current sources can, however, be selected over a wide range with two external resistors. Therefore, with the two currents set at values different from I and 2I, an asymmetrical sawtooth appears at Terminal 3 and pulses with a duty cycle from less than 1% to greater than 99% are available at Terminal 9.

The sine wave is created by feeding the triangle wave into a nonlinear network (sine converter). This network provides a decreasing shunt impedance as the potential of the triangle moves toward the two extremes.

Waveform Timing

The *symmetry* of all waveforms can be adjusted with the external timing resistors. Two possible ways to accomplish this are shown in Figure 3. Best results are obtained by keeping the timing resistors R_A and R_B separate (A). R_A controls the rising portion of the triangle and sine wave and the 1 state of the square wave.

The magnitude of the triangle waveform is set at $^1/_3$ V_{SUPPLY}; therefore the rising portion of the triangle is,

$$t_1 = \frac{C \times V}{I} = \frac{C \times 1/3 \times V_{SUPPLY} \times R_A}{0.22 \times V_{SUPPLY}} = \frac{R_A \times C}{0.66}$$

The falling portion of the triangle and sine wave and the 0 state of the square wave is:

$$t_2 = \frac{C \times V}{I} = \frac{C \times 1/3 V_{SUPPLY}}{2(0.22)\frac{V_{SUPPLY}}{R_B} - 0.22\frac{V_{SUPPLY}}{R_A}} = \frac{R_A R_B C}{0.66(2R_A - R_B)}$$

Thus a 50% duty cycle is achieved when $R_A = R_B$.

If the duty cycle is to be varied over a small range about 50% only, the connection shown in Figure 3B is slightly more convenient. A 1kΩ potentiometer may not allow the duty cycle to be adjusted through 50% on all devices. If a 50% duty cycle is required, a 2kΩ or 5kΩ potentiometer should be used.

With two separate timing resistors, the frequency is given by:

$$f = \frac{1}{t_1 + t_2} = \frac{1}{\frac{R_A C}{0.66}\left(1 + \frac{R_B}{2R_A - R_B}\right)}$$

or, if $R_A = R_B = R$

$$f = \frac{0.33}{RC} \text{ (for Figure 3A)}$$

Neither time nor frequency are dependent on supply voltage, even though none of the voltages are regulated inside the integrated circuit. This is due to the fact that both currents and thresholds are direct, linear functions of the supply voltage and thus their effects cancel.

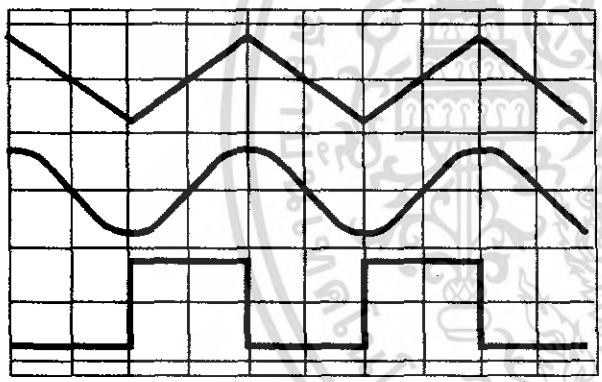


FIGURE 2A. SQUARE WAVE DUTY CYCLE - 50%

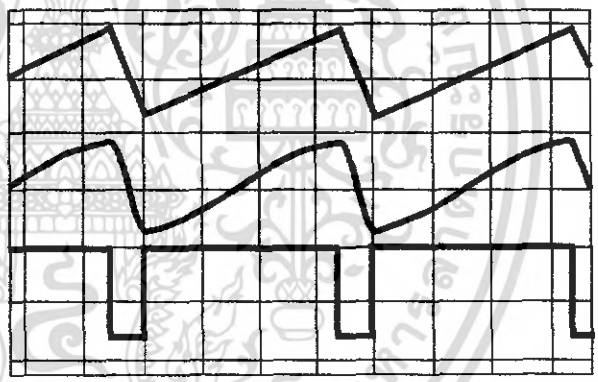


FIGURE 2B. SQUARE WAVE DUTY CYCLE - 80%

FIGURE 2. PHASE RELATIONSHIP OF WAVEFORMS

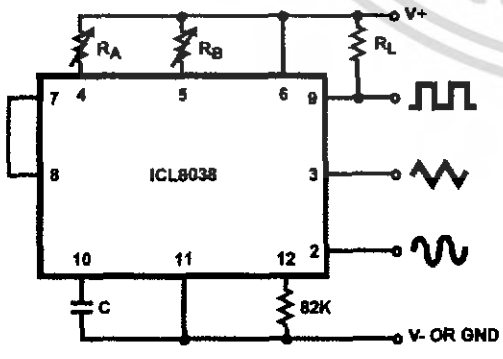


FIGURE 3A.

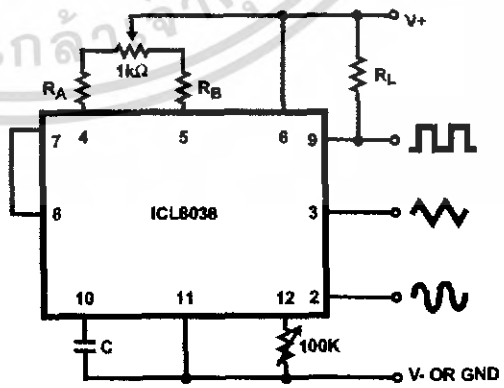


FIGURE 3B.

FIGURE 3. POSSIBLE CONNECTIONS FOR THE EXTERNAL TIMING RESISTORS

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Reducing Distortion

To minimize sine wave distortion the 82kΩ resistor between pins 11 and 12 is best made variable. With this arrangement distortion of less than 1% is achievable. To reduce this even further, two potentiometers can be connected as shown in Figure 4; this configuration allows a typical reduction of sine wave distortion close to 0.5%.

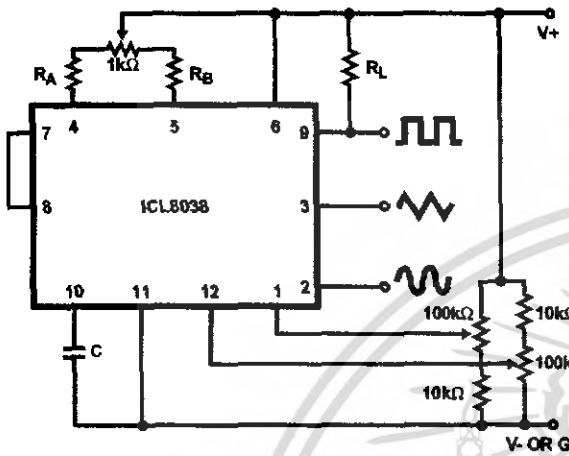


FIGURE 4. CONNECTION TO ACHIEVE MINIMUM SINE WAVE DISTORTION

Selecting R_A, R_B and C

For any given output frequency, there is a wide range of RC combinations that will work, however certain constraints are placed upon the magnitude of the charging current for optimum performance. At the low end, currents of less than 1μA are undesirable because circuit leakages will contribute significant errors at high temperatures. At higher currents (I > 5mA), transistor betas and saturation voltages will contribute increasingly larger errors. Optimum performance will, therefore, be obtained with charging currents of 10μA to 1mA. If pins 7 and 8 are shorted together, the magnitude of the charging current due to R_A can be calculated from:

$$I = \frac{R_1 \times (V+ - V-)}{(R_1 + R_2)} \times \frac{1}{R_A} = \frac{0.22(V+ - V-)}{R_A}$$

R_1 and R_2 are shown in the Detailed Schematic.

A similar calculation holds for R_B.

The capacitor value should be chosen at the upper end of its possible range.

Waveform Out Level Control and Power Supplies

The waveform generator can be operated either from a single power supply (10V to 30V) or a dual power supply (±5V to ±15V). With a single power supply the average levels of the triangle and sine wave are at exactly one-half of the supply voltage, while the square wave alternates between V+ and ground. A split power supply has the advantage that all waveforms move symmetrically about ground.

The square wave output is not committed. A load resistor can be connected to a different power supply, as long as the applied voltage remains within the breakdown capability of the waveform generator (30V). In this way, the square wave output can be made TTL compatible (load resistor connected to +5V) while the waveform generator itself is powered from a much higher voltage.

Frequency Modulation and Sweeping

The frequency of the waveform generator is a direct function of the DC voltage at Terminal 8 (measured from V+). By altering this voltage, frequency modulation is performed. For small deviations (e.g. ±10%) the modulating signal can be applied directly to pin 8, merely providing DC decoupling with a capacitor as shown in Figure 5A. An external resistor between pins 7 and 8 is not necessary, but it can be used to increase input impedance from about 8kΩ (pins 7 and 8 connected together), to about (R + 8kΩ).

For larger FM deviations or for frequency sweeping, the modulating signal is applied between the positive supply voltage and pin 8 (Figure 5B). In this way the entire bias for the current sources is created by the modulating signal, and a very large (e.g. 1000:1) sweep range is created (f = 0 at $V_{SWEEP} = 0$). Care must be taken, however, to regulate the supply voltage; in this configuration the charge current is no longer a function of the supply voltage (yet the trigger thresholds still are) and thus the frequency becomes dependent on the supply voltage. The potential on Pin 8 may be swept down from V+ by ($^1/_3$ V_{SUPPLY} - 2V).

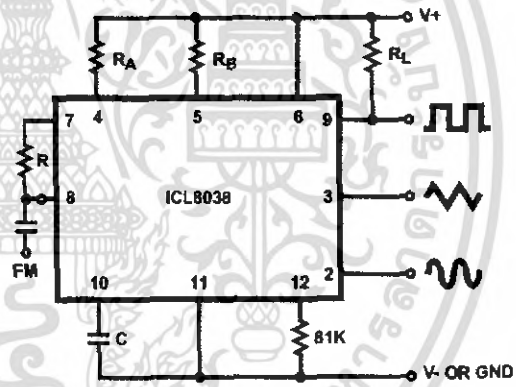


FIGURE 5A. CONNECTIONS FOR FREQUENCY MODULATION

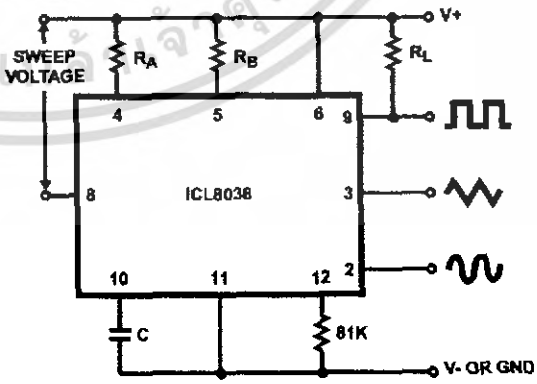


FIGURE 5B. CONNECTIONS FOR FREQUENCY SWEEP

FIGURE 5.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Applications

The sine wave output has a relatively high output impedance (1kΩ Typ). The circuit of Figure 6 provides buffering, gain and amplitude adjustment. A simple op amp follower could also be used.

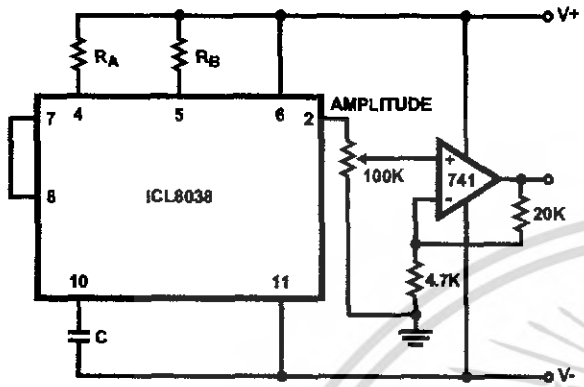


FIGURE 6. SINE WAVE OUTPUT BUFFER AMPLIFIERS

With a dual supply voltage the external capacitor on Pin 10 can be shorted to ground to halt the ICL8038 oscillation. Figure 7 shows a FET switch, diode ANDed with an input strobe signal to allow the output to always start on the same slope.

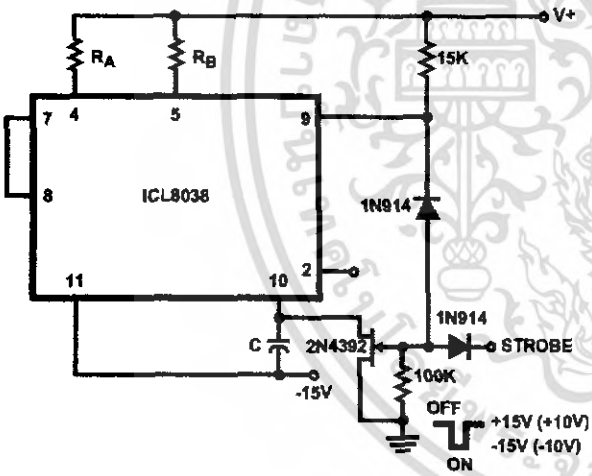
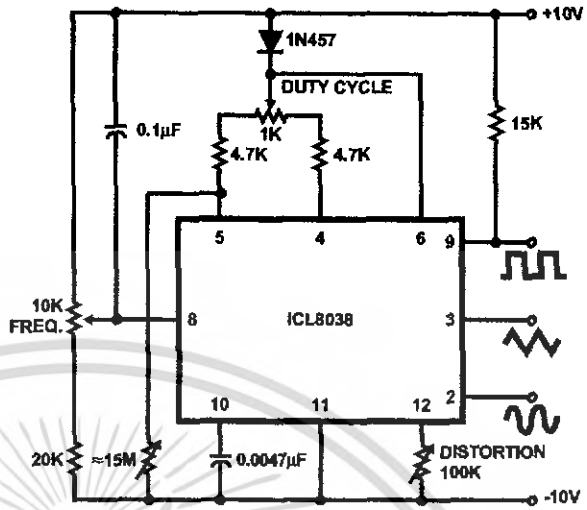


FIGURE 7. STROBE TONE BURST GENERATOR

To obtain a 1000:1 Sweep Range on the ICL8038 the voltage across external resistors R_A and R_B must decrease to nearly zero. This requires that the highest voltage on control Pin 8 exceed the voltage at the top of R_A and R_B by a few hundred mV. The Circuit of Figure 8 achieves this by using a diode to lower the effective supply voltage on the ICL8038. The large resistor on pin 5 helps reduce duty cycle variations with sweep.

The linearity of input sweep voltage versus output frequency can be significantly improved by using an op amp as shown in Figure 9.



GURE 8. VARIABLE AUDIO OSCILLATOR, 20Hz TO 20kHzY

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

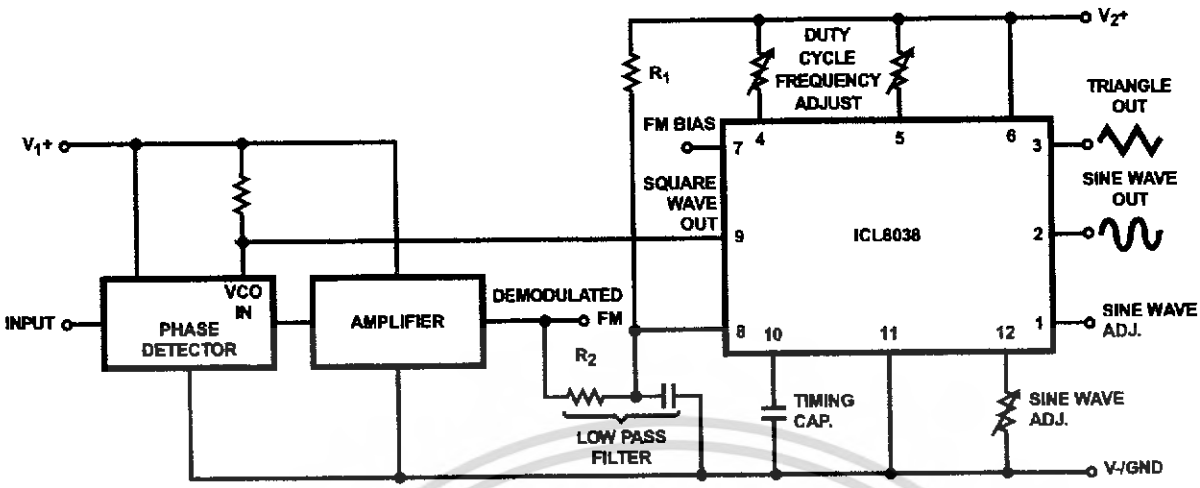


FIGURE 9. WAVEFORM GENERATOR USED AS STABLE VCO IN A PHASE-LOCKED LOOP

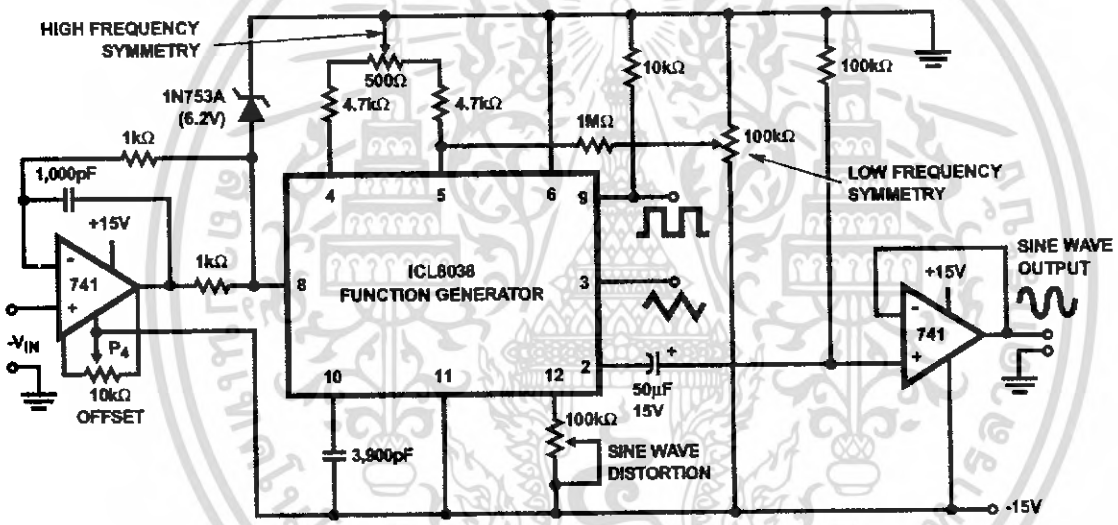


FIGURE 10. LINEAR VOLTAGE CONTROLLED OSCILLATOR

Use in Phase Locked Loops

Its high frequency stability makes the ICL8038 an ideal building block for a phase locked loop as shown in Figure 10. In this application the remaining functional blocks, the phase detector and the amplifier, can be formed by a number of available ICs (e.g., MC4344, NE562, HA2800, HA2820).

In order to match these building blocks to each other, two steps must be taken. First, two different supply voltages are used and the square wave output is returned to the supply of the phase detector. This assures that the VCO input voltage will not exceed the capabilities of the phase detector. If a smaller VCO signal is required, a simple resistive voltage divider is connected between pin 9 of the waveform generator and the VCO input of the phase detector.

Second, the DC output level of the amplifier must be made compatible to the DC level required at the FM input of the waveform generator (pin 8, 0.8V+). The simplest solution here is to provide a voltage divider to V+ (R_1, R_2 as shown) if the amplifier has a lower output level, or to ground if its level is higher. The divider can be made part of the low-pass filter.

This application not only provides for a free-running frequency with very low temperature drift, but is also has the unique feature of producing a large reconstituted sinewave signal with a frequency identical to that at the input.

For further information, see Harris Application Note AN013, "Everything You Always Wanted to Know About the ICL8038".

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Definition of Terms

Supply Voltage (V_{SUPPLY}). The total supply voltage from V+ to V-.

Supply Current. The supply current required from the power supply to operate the device, excluding load currents and the currents through R_A and R_B.

Frequency Range. The frequency range at the square wave output through which circuit operation is guaranteed.

Sweep FM Range. The ratio of maximum frequency to minimum frequency which can be obtained by applying a sweep voltage to pin 8. For correct operation, the sweep voltage should be within the range:

$(^2/_3\ V_{SUPPLY} + 2V) < V_{SWEEP} < V_{SUPPLY}$

FM Linearity. The percentage deviation from the best fit straight line on the control voltage versus output frequency curve.

Output Amplitude. The peak-to-peak signal amplitude appearing at the outputs.

Saturation Voltage. The output voltage at the collector of Q_{23} when this transistor is turned on. It is measured for a sink current of 2mA.

Rise and Fall Times. The time required for the square wave output to change from 10% to 90%, or 90% to 10%, of its final value.

Triangle Waveform Linearity. The percentage deviation from the best fit straight line on the rising and falling triangle waveform.

Total Harmonic Distortion. The total harmonic distortion at the sine wave output.

Typical Performance Curves

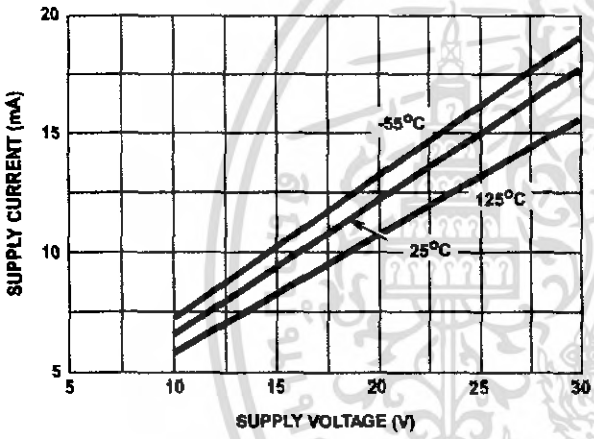


FIGURE 11. SUPPLY CURRENT vs SUPPLY VOLTAGE

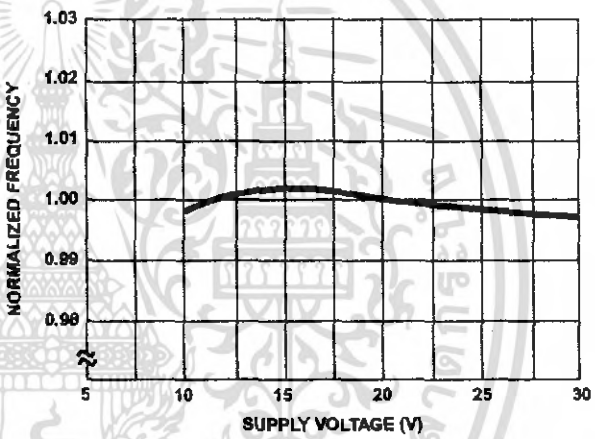


FIGURE 12. FREQUENCY vs SUPPLY VOLTAGE

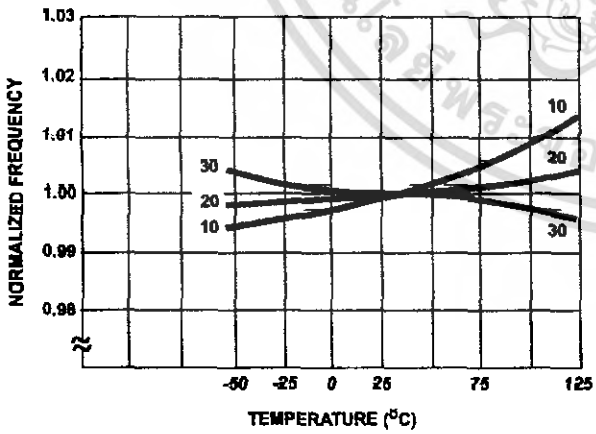


FIGURE 13. FREQUENCY vs TEMPERATURE

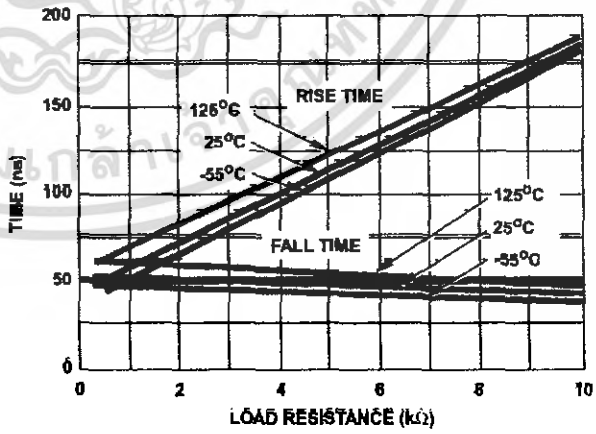


FIGURE 14. SQUARE WAVE OUTPUT RISE/FALL TIME vs LOAD RESISTANCE

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Performance Curves (Continued)

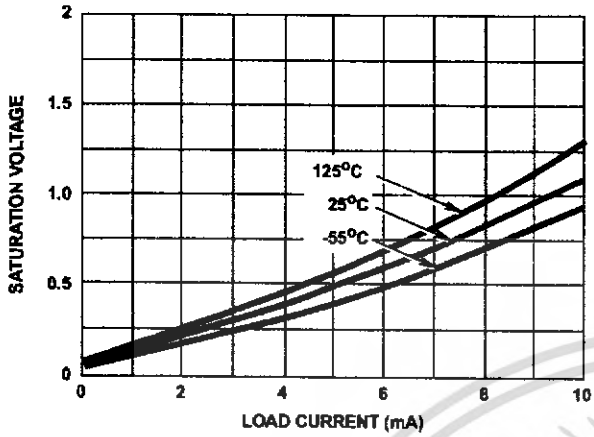


FIGURE 15. SQUARE WAVE SATURATION VOLTAGE vs LOAD CURRENT

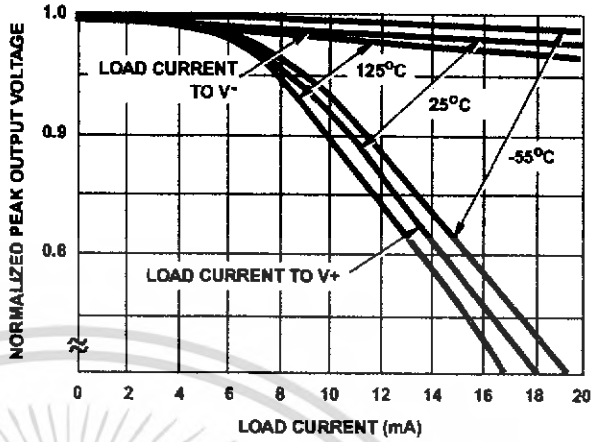


FIGURE 16. TRIANGLE WAVE OUTPUT VOLTAGE vs LOAD CURRENT

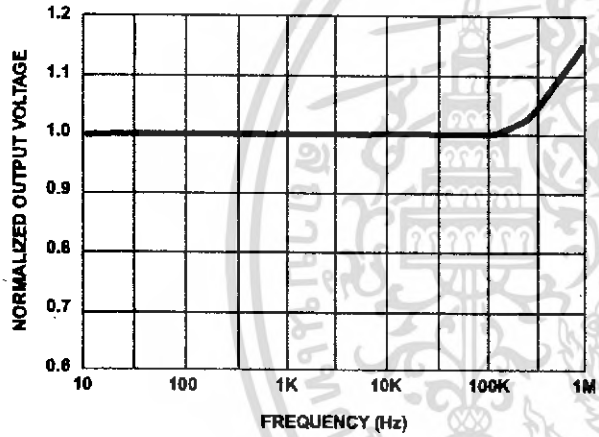


FIGURE 17. TRIANGLE WAVE OUTPUT VOLTAGE vs FREQUENCY

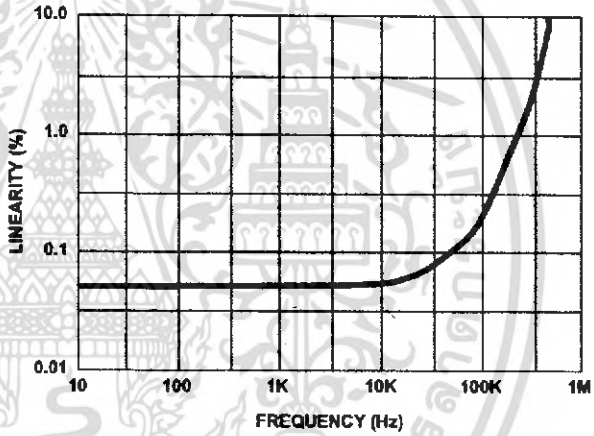


FIGURE 18. TRIANGLE WAVE LINEARITY vs FREQUENCY

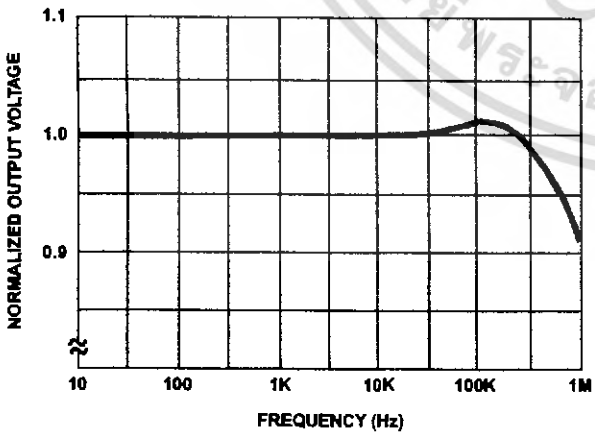


FIGURE 19. SINE WAVE OUTPUT VOLTAGE vs FREQUENCY

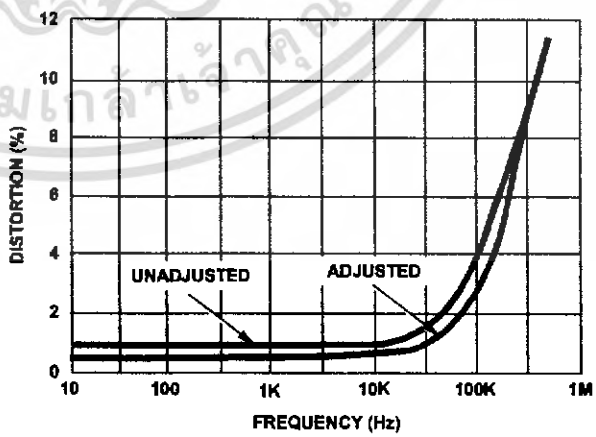


FIGURE 20. SINE WAVE DISTORTION vs FREQUENCY

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

National Semiconductor

March 2005

LM2524D/LM3524D
Regulating Pulse Width Modulator

General Description

The LM3524D family is an improved version of the industry standard LM3524. It has improved specifications and additional features yet is pin for pin compatible with existing 3524 families. New features reduce the need for additional external circuitry often required in the original version.

The LM3524D has a ±1% precision 5V reference. The current carrying capability of the output drive transistors has been raised to 200 mA while reducing V_{CEsat} and increasing V_{CE} breakdown to 60V. The common mode voltage range of the error-amp has been raised to 5.5V to eliminate the need for a resistive divider from the 5V reference.

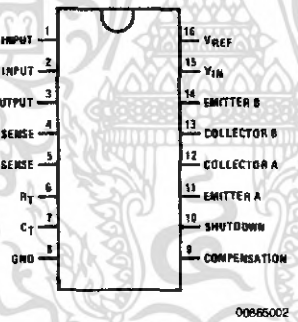
In the LM3524D the circuit bias line has been isolated from the shut-down pin. This prevents the oscillator pulse amplitude and frequency from being disturbed by shut-down. Also at high frequencies (≈300 kHz) the max. duty cycle per output has been improved to 44% compared to 35% max. duty cycle in other 3524s.

In addition, the LM3524D can now be synchronized externally, through pin 3. Also a latch has been added to insure one pulse per period even in noisy environments. The LM3524D includes double pulse suppression logic that insures when a shut-down condition is removed the state of the T-flip-flop will change only after the first clock pulse has arrived. This feature prevents the same output from being pulsed twice in a row, thus reducing the possibility of core saturation in push-pull designs.

Features

- Fully interchangeable with standard LM3524 family
- ±1% precision 5V reference with thermal shut-down
- Output current to 200 mA DC
- 60V output capability
- Wide common mode input range for error-amp
- One pulse per period (noise suppression)
- Improved max. duty cycle at high frequencies
- Double pulse suppression
- Synchronize through pin 3

Connection Diagram

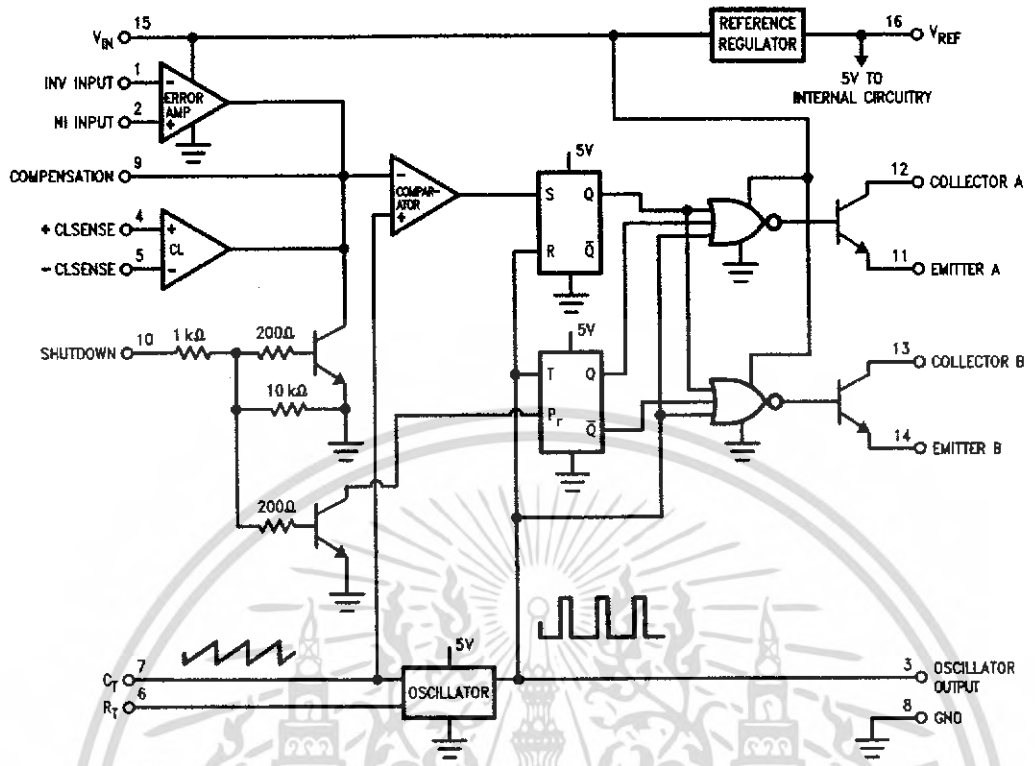


Top View
Order Number LM2524DN or LM3524DN
See NS Package Number N16E
Order Number LM3524DM
See NS Package Number M16A

© 2005 National Semiconductor Corporation

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Block Diagram



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings (Note 5)

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/ Distributors for availability and specifications.

Supply Voltage	40V
Collector Supply Voltage	
(LM2524D)	55V
(LM3524D)	40V
Output Current DC (each)	200 mA
Oscillator Charging Current (Pin 7)	5 mA
Internal Power Dissipation	1W
Operating Junction Temperature Range (Note 2)	
LM2524D	−40°C to +125°C
LM3524D	0°C to +125°C
Maximum Junction Temperature	150°
Storage Temperature Range	−65°C to +150°C
Lead Temperature (Soldering 4 sec.)	
M, N Pkg.	260°C

Electrical Characteristics

(Note 1)

Symbol	Parameter	Conditions	LM2524D			LM3524D			Units
			Typ	Tested Limit (Note 3)	Design Limit (Note 4)	Typ	Tested Limit (Note 3)	Design Limit (Note 4)	
EFERENCE SECTION									
REF	Output Voltage		5	4.85	**4.80**	5	4.75		V_{Min}
				5.15	**5.20**		5.25		V_{Max}
RLine	Line Regulation	V_{IN} = 8V to 40V	10	15	**30**	10	25	50	mV_{Max}
RLoad	Load Regulation	I_L = 0 mA to 20 mA	10	15	**25**	10	25	50	mV_{Max}
$\frac{\Delta V_{IN}}{\Delta V_{REF}}$	Ripple Rejection	f = 120 Hz	66			66			dB
IS	Short Circuit Current	V_{REF} = 0	50	25		50	25		mA Min
				180			200		mA Max
NO	Output Noise	10 Hz ≤ f ≤ 10 kHz	40		100	40		100	$\mu V_{rms\ Max}$
	Long Term Stability	T_A = 125°C	20			20			mV/kHr
SCILLATOR SECTION									
fOSC	Max. Freq.	R_T = 1k, C_T = 0.001 µF (Note 7)	550		500	350			kHz_{Min}
fOSC	Initial Accuracy	R_T = 5.6k, C_T = 0.01 µF (Note 7)	20	17.5		20	17.5		kHz_{Min}
				22.5			22.5		kHz_{Max}
		R_T = 2.7k, C_T = 0.01 µF (Note 7)	38	34		38	30		kHz_{Min}
				42			46		kHz_{Max}
f_{OSC}	Freq. Change with V_{IN}	V_{IN} = 8 to 40V	0.5	1		0.5	1.0		$\%_{Max}$
f_{OSC}	Freq. Change with Temp.	T_A = −55°C to +125°C at 20 kHz R_T = 5.6k, C_T = 0.01 µF	5			5			%
VOSC	Output Amplitude (Pin 3) (Note 8)	R_T = 5.6k, C_T = 0.01 µF	3	2.4		3	2.4		V_{Min}
PW	Output Pulse Width (Pin 3)	R_T = 5.6k, C_T = 0.01 µF	0.5	1.5		0.5	1.5		μs_{Max}
	Sawtooth Peak Voltage	R_T = 5.6k, C_T = 0.01 µF	3.4	3.6	**3.8**		3.8		V_{Max}

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Electrical Characteristics (Continued)

(Note 1)

Symbol	Parameter	Conditions	LM2524D			LM3524D			Units
			Typ	Tested Limit (Note 3)	Design Limit (Note 4)	Typ	Tested Limit (Note 3)	Design Limit (Note 4)	
	Sawtooth Valley Voltage	R_T = 5.6k, C_T = 0.01 µF	1.1	0.8	**0.6**		0.6		V_{Min}
ERROR-AMP SECTION									
V_{IO}	Input Offset Voltage	V_{CM} = 2.5V	2	8	**10**	2	10		mV_{Max}
I_{IB}	Input Bias Current	V_{CM} = 2.5V	1	8	**10**	1	10		μA_{Max}
I_{IO}	Input Offset Current	V_{CM} = 2.5V	0.5	1.0	1	0.5	1		μA_{Max}
I_{COSI}	Compensation Current (Sink)	$V_{IN(I)} - V_{IN(NI)}$ = 150 mV	95	65 125		95	65 125		μA_{Min} μA_{Max}
I_{COSO}	Compensation Current (Source)	$V_{IN(NI)} - V_{IN(I)}$ = 150 mV	−95	−125 −65		−95	−125 −65		μA_{Min} μA_{Max}
A_{VOL}	Open Loop Gain	$R_L = \infty$, V_{CM} = 2.5 V	80	74	**60**	80	70	60	dB_{Min}
VCMR	Common Mode Input Voltage Range			1.5 5.5	**1.4** **5.4**		1.5 5.5		V_{Min} V_{Max}
CMRR	Common Mode Rejection Ratio		90	80		90	80		dB_{Min}
G_{BW}	Unity Gain Bandwidth	A_{VOL} = 0 dB, V_{CM} = 2.5V	3			2			MHz
V_O	Output Voltage Swing	$R_L = \infty$		0.5 5.5			0.5 5.5		V_{Min} V_{Max}
PSRR	Power Supply Rejection Ratio	V_{IN} = 8 to 40V	80		70	80	65		db_{Min}
COMPARATOR SECTION									
$\frac{t_{ON}}{t_{OSC}}$	Minimum Duty Cycle	Pin 9 = 0.8V, [R_T = 5.6k, C_T = 0.01 µF]	0	0		0	0		$\%_{Max}$
$\frac{t_{ON}}{t_{OSC}}$	Maximum Duty Cycle	Pin 9 = 3.9V, [R_T = 5.6k, C_T = 0.01 µF]	49	45		49	45		$\%_{Min}$
$\frac{t_{ON}}{t_{OSC}}$	Maximum Duty Cycle	Pin 9 = 3.9V, [R_T = 1k, C_T = 0.001 µF]	44	35		44	35		$\%_{Min}$
V_{COMPZ}	Input Threshold (Pin 9)	Zero Duty Cycle	1			1			V
V_{COMPM}	Input Threshold (Pin 9)	Maximum Duty Cycle	3.5			3.5			V
I_{IB}	Input Bias Current		−1			−1			µA
CURRENT LIMIT SECTION									
V_{SEN}	Sense Voltage	$V_{(Pin\ 2)} - V_{(Pin\ 1)} \geq$ 150 mV	200	180 220		200	180 220		mV_{Min} mV_{Max}

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Electrical Characteristics (Continued)

(Note 1)

Symbol	Parameter	Conditions	LM2524D			LM3524D			Units
			Typ	Tested Limit (Note 3)	Design Limit (Note 4)	Typ	Tested Limit (Note 3)	Design Limit (Note 4)	
TC-V_{sense}	Sense Voltage T.C.		0.2			0.2			mV/°C
	Common Mode Voltage Range	$V_5 - V_4 = 300$ mV	−0.7 1			−0.7 1			V_{Min} V_{Max}
SHUT DOWN SECTION									
V_{SD}	High Input Voltage	$V_{(Pin\ 2)} - V_{(Pin\ 1)} \geq$ 150 mV	1	0.5 1.5		1	0.5 1.5		V_{Min} V_{Max}
I_{SD}	High Input Current	$I_{(pin\ 10)}$	1			1			mA
OUTPUT SECTION (EACH OUTPUT)									
V_{CES}	Collector Emitter Voltage Breakdown	$I_C \leq 100$ µA		55			40		V_{Min}
I_{CES}	Collector Leakage Current	$V_{CE} = 60V$							
		$V_{CE} = 55V$	0.1	50					μA_{Max}
		$V_{CE} = 40V$				0.1	50		
V_{CESAT}	Saturation Voltage	$I_E = 20$ mA	0.2	0.5		0.2	0.7		V_{Max}
		$I_E = 200$ mA	1.5	2.2		1.5	2.5		
V_{EO}	Emitter Output Voltage	$I_E = 50$ mA	18	17		18	17		V_{Min}
t_R	Rise Time	$V_{IN} = 20V$, $I_E = -250$ µA $R_C = 2k$	200			200			ns
t_F	Fall Time	$R_C = 2k$	100			100			ns
SUPPLY CHARACTERISTICS SECTION									
V_{IN}	Input Voltage Range	After Turn-on		8 40			8 40		V_{Min} V_{Max}
T	Thermal Shutdown Temp.	(Note 2)	160			160			°C
I_{IN}	Stand By Current	$V_{IN} = 40V$ (Note 6)	5	10		5	10		mA

Note 1: Unless otherwise stated, these specifications apply for $T_A = T_J = 25°C$. Boldface numbers apply over the rated temperature range: LM2524D is −40° to 85°C and LM3524D is 0°C to 70°C. $V_{IN} = 20V$ and $f_{OSC} = 20$ kHz.

Note 2: For operation at elevated temperatures, devices in the N package must be derated based on a thermal resistance of 86°C/W, junction to ambient. Devices in the M package must be derated at 125°C/W, junction to ambient.

Note 3: Tested limits are guaranteed and 100% tested in production.

Note 4: Design limits are guaranteed (but not 100% production tested) over the indicated temperature and supply voltage range. These limits are not used to calculate outgoing quality level.

Note 5: Absolute maximum ratings indicate limits beyond which damage to the device may occur. DC and AC electrical specifications do not apply when operating the device beyond its rated operating conditions.

Note 6: Pins 1, 4, 7, 8, 11, and 14 are grounded; Pin 2 = 2V. All other inputs and outputs open.

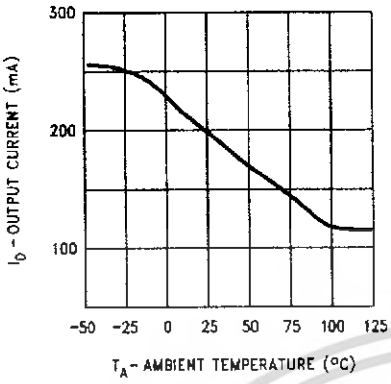
Note 7: The value of a C_t capacitor can vary with frequency. Careful selection of this capacitor must be made for high frequency operation. Polystyrene was used in this test. NPO ceramic or polypropylene can also be used.

Note 8: OSC amplitude is measured open circuit. Available current is limited to 1 mA so care must be exercised to limit capacitive loading of fast pulses.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

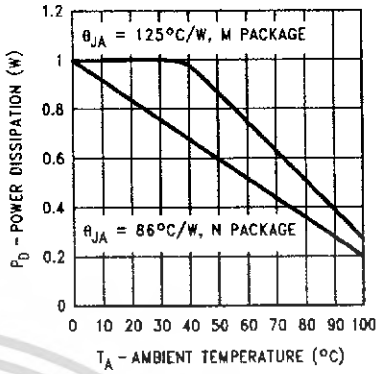
Typical Performance Characteristics

Switching Transistor Peak Output Current vs Temperature



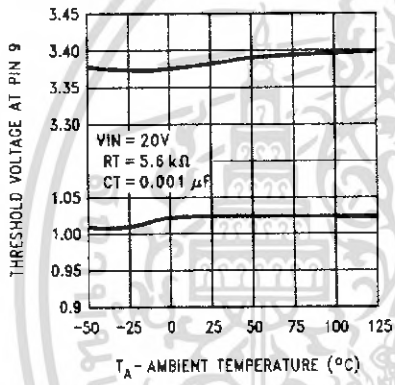
00865028

Maximum Average Power Dissipation (N, M Packages)



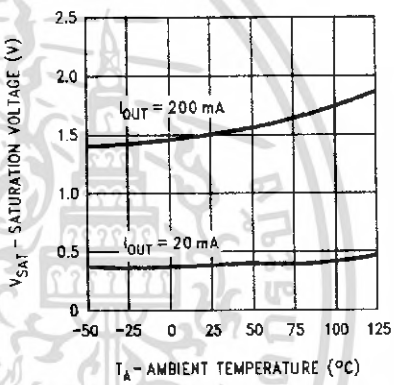
00865029

Maximum & Minimum Duty Cycle Threshold Voltage



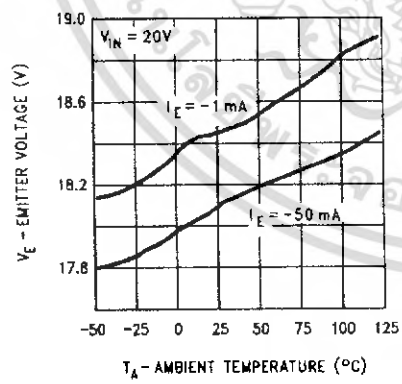
00865030

Output Transistor Saturation Voltage



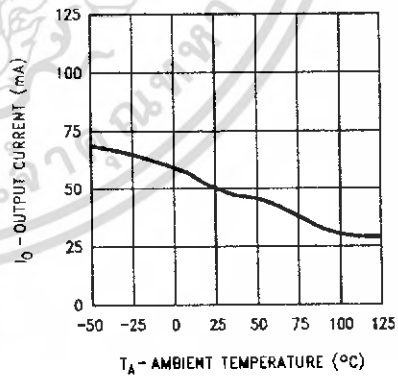
00865031

Output Transistor Emitter Voltage



00865032

Reference Transistor Peak Output Current

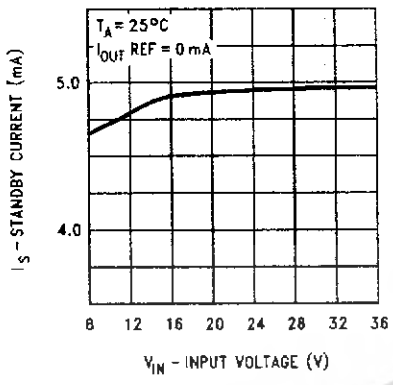


00865033

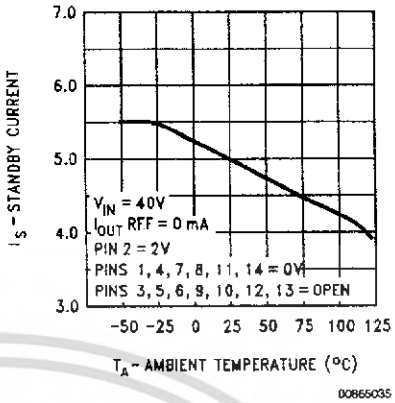
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Performance Characteristics (Continued)

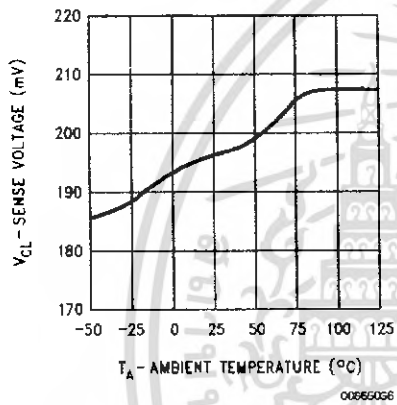
Standby Current vs Voltage



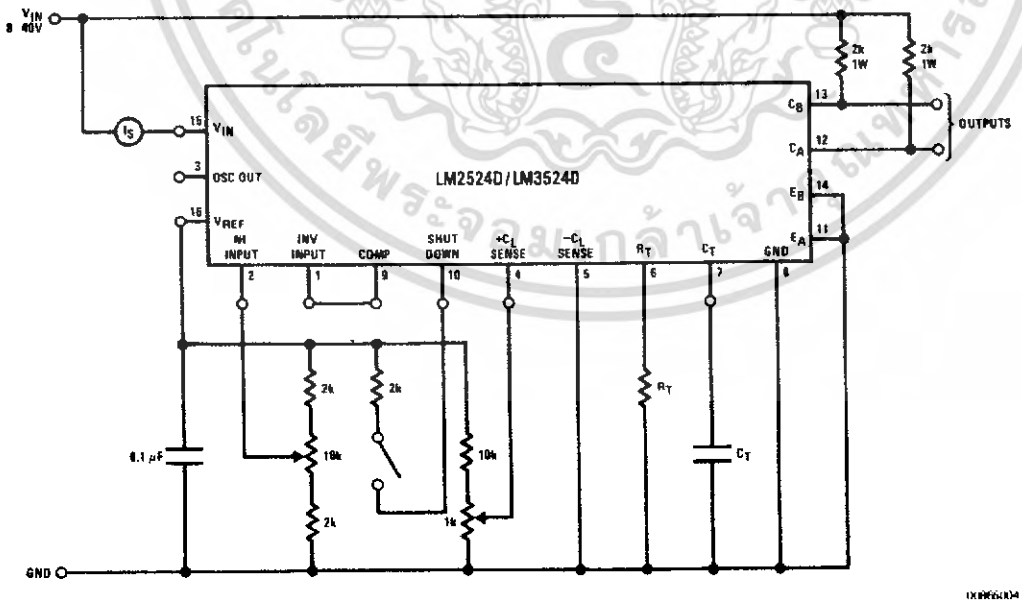
Standby Current vs Temperature



Current Limit Sense Voltage



Test Circuit



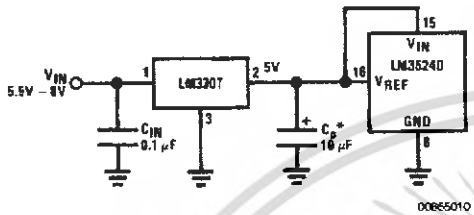
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Functional Description

INTERNAL VOLTAGE REGULATOR

The LM3524D has an on-chip 5V, 50 mA, short circuit protected voltage regulator. This voltage regulator provides a supply for all internal circuitry of the device and can be used as an external reference.

For input voltages of less than 8V the 5V output should be shorted to pin 15, V_{IN}, which disables the 5V regulator. With these pins shorted the input voltage must be limited to a maximum of 6V. If input voltages of 6V–8V are to be used, a pre-regulator, as shown in *Figure 1*, must be added.



*Minimum C_O of 10 µF required for stability.

FIGURE 1.

OSCILLATOR

The LM3524D provides a stable on-board oscillator. Its frequency is set by an external resistor, R_T and capacitor, C_T. A graph of R_T, C_T vs oscillator frequency is shown is *Figure 2*. The oscillator's output provides the signals for triggering an internal flip-flop, which directs the PWM information to the outputs, and a blanking pulse to turn off both outputs during transitions to ensure that cross conduction does not occur. The width of the blanking pulse, or dead time, is controlled by the value of C_T, as shown in *Figure 3*. The recommended values of R_T are 1.8 kΩ to 100 kΩ, and for C_T, 0.001 µF to 0.1 µF.

If two or more LM3524D's must be synchronized together, the easiest method is to interconnect all pin 3 terminals, tie all pin 7's (together) to a single C_T, and leave all pin 6's open except one which is connected to a single R_T. This method works well unless the LM3524D's are more than 6" apart.

A second synchronization method is appropriate for any circuit layout. One LM3524D, designated as master, must have its R_TC_T set for the correct period. The other slave LM3524D(s) should each have an R_TC_T set for a 10% longer period. All pin 3's must then be interconnected to allow the master to properly reset the slave units.

The oscillator may be synchronized to an external clock source by setting the internal free-running oscillator frequency 10% slower than the external clock and driving pin 3 with a pulse train (approx. 3V) from the clock. Pulse width should be greater than 50 ns to insure full synchronization.

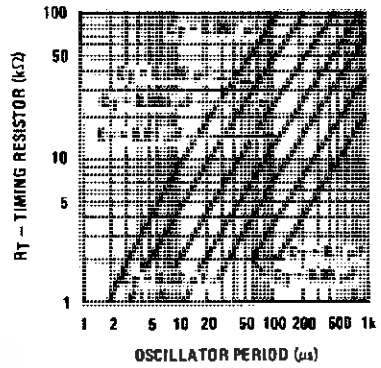


FIGURE 2.

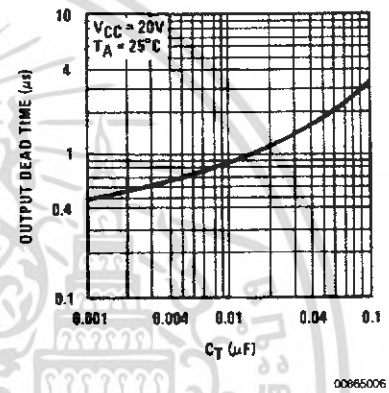


FIGURE 3.

ERROR AMPLIFIER

The error amplifier is a differential input, transconductance amplifier. Its gain, nominally 86 dB, is set by either feedback or output loading. This output loading can be done with either purely resistive or a combination of resistive and reactive components. A graph of the amplifier's gain vs output load resistance is shown in *Figure 4*.

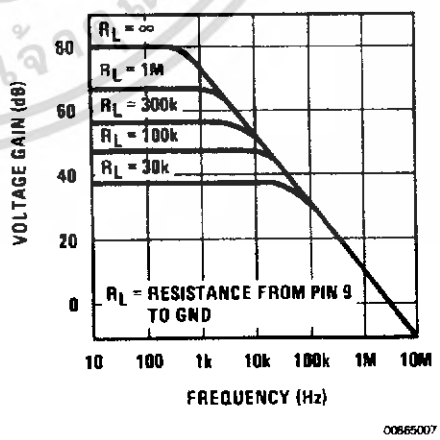


FIGURE 4.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Functional Description (Continued)

The output of the amplifier, or input to the pulse width modulator, can be overridden easily as its output impedance is very high ($Z_O \approx 5\ M\Omega$). For this reason a DC voltage can be applied to pin 9 which will override the error amplifier and force a particular duty cycle to the outputs. An example of this could be a non-regulating motor speed control where a variable voltage was applied to pin 9 to control motor speed. A graph of the output duty cycle vs the voltage on pin 9 is shown in *Figure 5*.

The duty cycle is calculated as the percentage ratio of each output's ON-time to the oscillator period. Paralleling the outputs doubles the observed duty cycle.

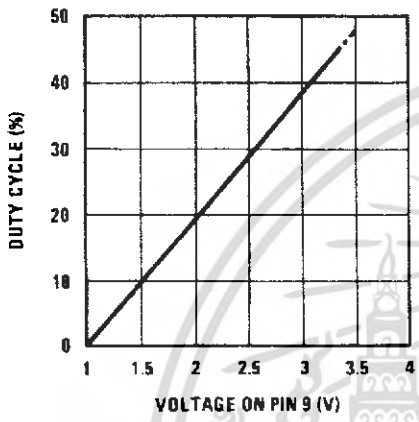


FIGURE 5.

The amplifier's inputs have a common-mode input range of 1.5V–5.5V. The on board regulator is useful for biasing the inputs to within this range.

CURRENT LIMITING

The function of the current limit amplifier is to override the error amplifier's output and take control of the pulse width. The output duty cycle drops to about 25% when a current limit sense voltage of 200 mV is applied between the $+C_L$ and $-C_L$ sense terminals. Increasing the sense voltage approximately 5% results in a 0% output duty cycle. Care should be taken to ensure the −0.7V to +1.0V input common-mode range is not exceeded.

In most applications, the current limit sense voltage is produced by a current through a sense resistor. The accuracy of this measurement is limited by the accuracy of the sense resistor, and by a small offset current, typically 100 µA, flowing from +CL to −CL.

OUTPUT STAGES

The outputs of the LM3524D are NPN transistors, capable of a maximum current of 200 mA. These transistors are driven 180° out of phase and have non-committed open collectors and emitters as shown in *Figure 6*.

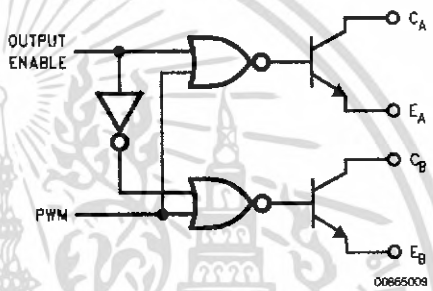
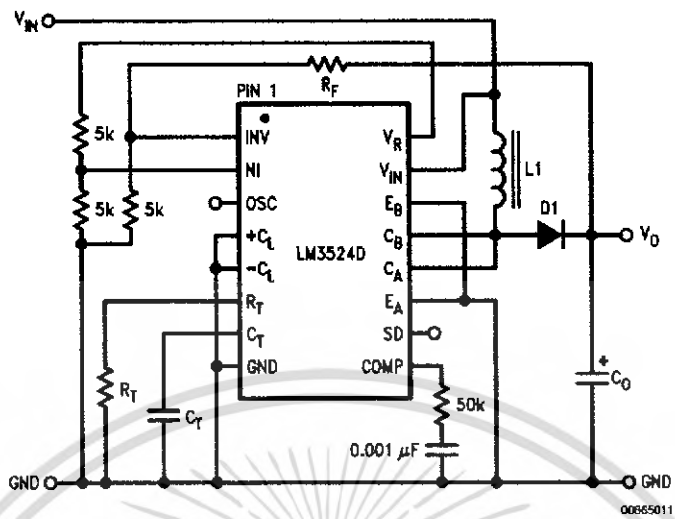


FIGURE 6.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Applications



Design Equations

$$R_F = 5k\left(\frac{V_O}{2.5} - 1\right)$$

$$f_{OSC} \cong \frac{1}{R_T C_T}$$

$$L1 = \frac{2.5 V_{IN}^2 (V_O - V_{IN})}{f_{OSC} I_O V_O^2}$$

$$C_O = \frac{I_O (V_O - V_{IN})}{f_{OSC} \Delta V_O V_O}$$

$$I_{O(MAX)} = I_{IN} \frac{V_{IN}}{V_O}$$

FIGURE 7. Positive Regulator, Step-Up Basic Configuration ($I_{IN(MAX)}$ = 80 mA)

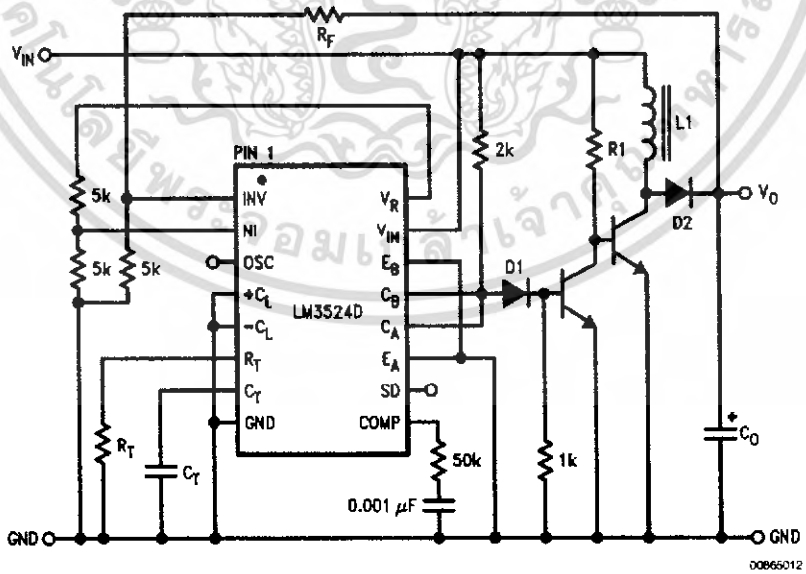
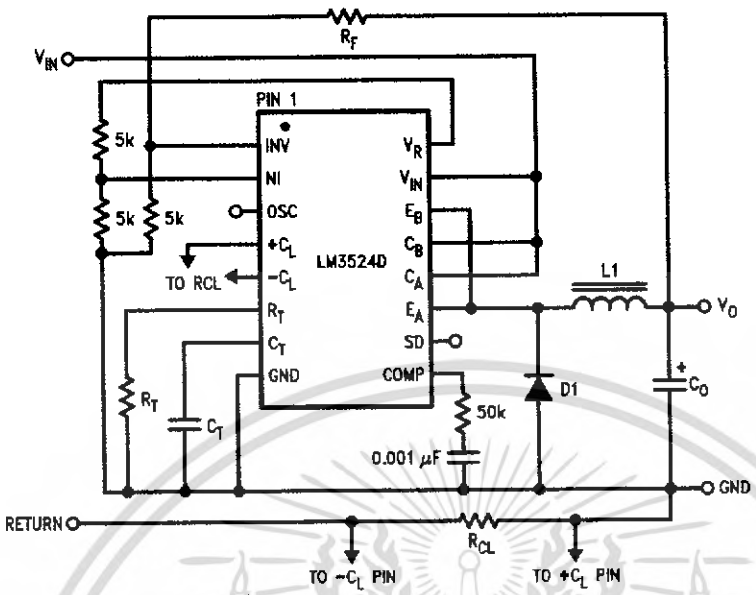


FIGURE 8. Positive Regulator, Step-Up Boosted Current Configuration

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Applications (Continued)



Design Equations

$$R_F = 5\,k\Omega\left(\frac{V_O}{2.5} - 1\right)$$

$$R_{CL} = \frac{\text{Current Limit Sense Volt}}{I_{O(MAX)}}$$

$$f_{OSC} \cong \frac{1}{R_T C_T}$$

$$L1 = \frac{2.5V_O\,(V_{IN} - V_O)}{I_O\,V_{IN}\,f_{OSC}}$$

$$C_O = \frac{(V_{IN} - V_O)\,V_O T2}{8\,\Delta V_O\,V_{IN} L1}$$

$$I_{O(MAX)} = I_{IN}\frac{V_{IN}}{V_O}$$

FIGURE 9. Positive Regulator, Step-Down Basic Configuration ($I_{IN(MAX)}$ = 80 mA)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Applications (Continued)

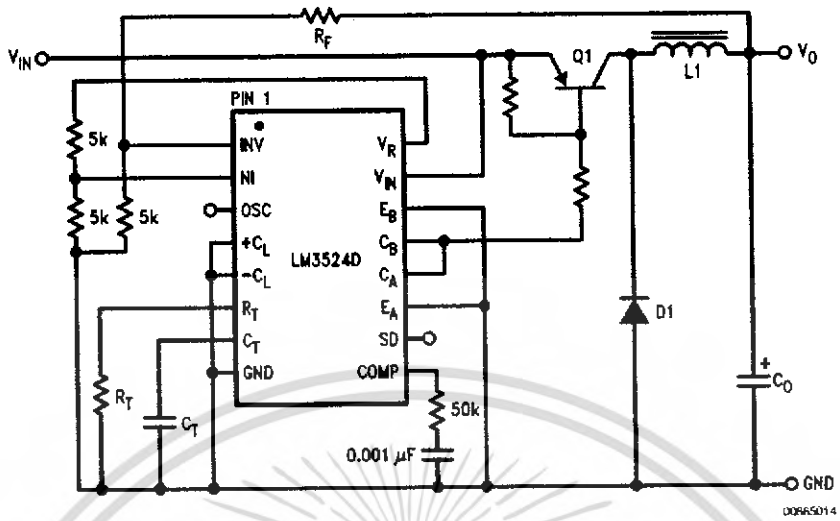
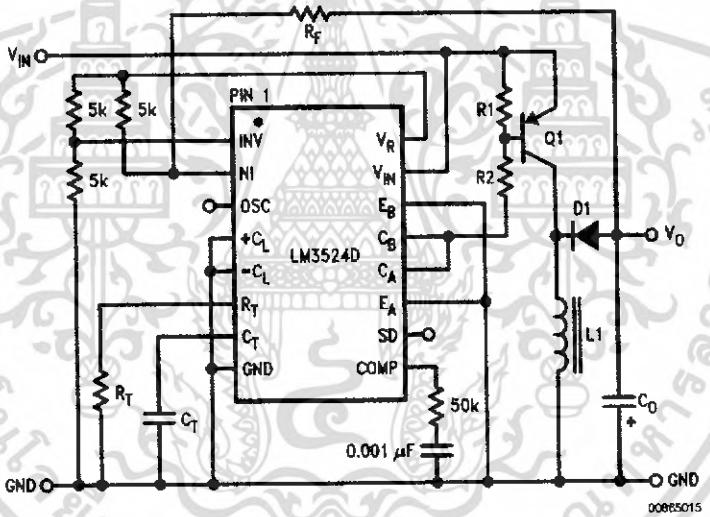


FIGURE 10. Positive Regulator, Step-Down Boosted Current Configuration



Design Equations

$$R_F = 5k\left(1 - \frac{V_O}{2.5}\right)$$

$$f_{OSC} \cong \frac{1}{R_T C_T}$$

$$L1 = \frac{2.5 V_{IN} V_O}{f_{OSC}(V_O + V_{IN}) I_O}$$

$$C_O = \frac{I_O V_O}{\Delta V_O f_{OSC}(V_O + V_{IN})}$$

FIGURE 11. Boosted Current Polarity Inverter

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Applications (Continued)

BASIC SWITCHING REGULATOR THEORY AND APPLICATIONS

The basic circuit of a step-down switching regulator circuit is shown in *Figure 12*, along with a practical circuit design using the LM3524D in *Figure 15*.

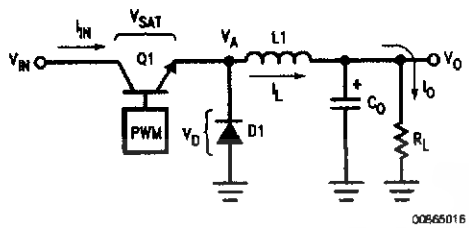


FIGURE 12. Basic Step-Down Switching Regulator

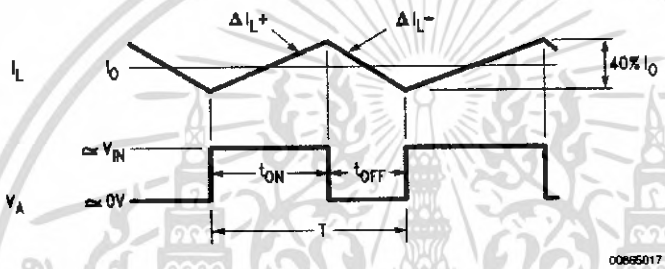


FIGURE 13. Relation of Switch Timing to Inductor Current in Step-Down Regulator

The circuit works as follows: Q1 is used as a switch, which has ON and OFF times controlled by the pulse width modulator. When Q1 is ON, power is drawn from V_{IN} and supplied to the load through L1; V_A is at approximately V_{IN}, D1 is reverse biased, and C_o is charging. When Q1 turns OFF the inductor L1 will force V_A negative to keep the current flowing in it, D1 will start conducting and the load current will flow through D1 and L1. The voltage at V_A is smoothed by the L1, C_o filter giving a clean DC output. The current flowing through L1 is equal to the nominal DC load current plus some ΔI_L which is due to the changing voltage across it. *A good rule of thumb is to set* $\Delta I_{L\text{-}P} \simeq 40\% \times I_o$.

From the relation $V_L = L\frac{di}{dt}$, $\Delta I_L \cong \frac{V_L T}{L1}$

$$\Delta I_L{}^+ = \frac{(V_{IN} - V_O)\, t_{ON}}{L1};\ \Delta I_L{}^- = \frac{V_O\, t_{OFF}}{L1}$$

Neglecting V_{SAT}, V_D, and settling $\Delta I_L{}^+ = \Delta I_L{}^-$;

$$\boxed{V_O \cong V_{IN}\left(\frac{t_{ON}}{t_{OFF} + t_{ON}}\right)} = V_{IN}\left(\frac{t_{ON}}{T}\right);$$

where T = Total Period

The above shows the relation between V_{IN}, V_o and duty cycle.

$$I_{IN(DC)} = I_{OUT(DC)}\left(\frac{t_{ON}}{t_{ON} + t_{OFF}}\right),$$

as Q1 only conducts during t_{ON}.

$$P_{IN} = I_{IN(DC)}\, V_{IN} = (I_{O(DC)})\left(\frac{t_{ON}}{t_{ON} + t_{OFF}}\right) V_{IN}$$

$$P_O = I_O V_O$$

The efficiency, η, of the circuit is:

$$\eta MAX = \frac{P_O}{P_{IN}} = \frac{I_O V_O}{I_O \frac{(t_{ON})}{T} V_{IN} + \frac{(V_{SAT}\, t_{ON} + V_{D1} t_{OFF})}{T} I_O}$$

$$= \boxed{\frac{V_O}{V_O + 1}} \text{ for } V_{SAT} = V_{D1} = 1V.$$

ηMAX will be further decreased due to switching losses in Q1. For this reason Q1 should be selected to have the maximum possible f_T, which implies very fast rise and fall times.

CALCULATING INDUCTOR L1

$$t_{ON} \cong \frac{(\Delta I_L{}^+) \times L1}{(V_{IN} - V_O)},\ t_{OFF} = \frac{(\Delta I_L{}^-) \times L1}{V_O}$$

$$t_{ON} + t_{OFF} = T = \frac{(\Delta I_L{}^+) \times L1}{(V_{IN} - V_O)} + \frac{(\Delta I_L{}^-) \times L1}{V_O}$$

$$= \frac{0.4 I_O L1}{(V_{IN} - V_O)} + \frac{0.4 I_O L1}{V_O}$$

Since $\Delta I_L{}^+ = \Delta I_L{}^- = 0.4 I_o$

Solving the above for L1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Applications (Continued)

$$L1 = \frac{2.5\,V_o\,(V_{IN} - V_o)}{I_o\,V_{IN}\,f}$$

where: L1 is in Henrys

f is switching frequency in Hz

Also, see LM1578 data sheet for graphical methods of inductor selection.

CALCULATING OUTPUT FILTER CAPACITOR C_o:

Figure 13 shows L1's current with respect to Q1's t_{ON} and t_{OFF} times (V_A is at the collector of Q1). This curent must flow to the load and C_o. C_o's current will then be the difference between I_L, and I_o.

$$Ic_o = I_L - I_o$$

From *Figure 13* it can be seen that current will be flowing into C_o for the second half of t_{ON} through the first half of t_{OFF}, or a time, $t_{ON}/2 + t_{OFF}/2$. The current flowing for this time is $\Delta I_L/4$. The resulting ΔV_c or ΔV_o is described by:

$$\Delta V_{op\text{-}p} = \frac{1}{C} \times \frac{\Delta I_L}{4} \times \left(\frac{t_{ON}}{2} + \frac{t_{OFF}}{2}\right)$$

$$= \frac{\Delta I_L}{4C}\left(\frac{t_{ON} + t_{OFF}}{2}\right)$$

$$\text{Since } \Delta I_L = \frac{V_o(T - t_{ON})}{L1} \text{ and } t_{ON} = \frac{V_o T}{V_{IN}}$$

$$\Delta V_{op\text{-}p} = \frac{V_o\left(T - \frac{V_o T}{V_{IN}}\right)}{4C\,L1}\left(\frac{T}{2}\right) = \frac{(V_{IN} - V_o)\,V_o T^2}{8V_{IN}C_o L1} \text{ or}$$

$$\boxed{C_o = \frac{(V_{IN} - V_o)\,V_o\,T^2}{8\Delta V_o V_{IN} L1}}$$

where: C is in farads, T is $\frac{1}{\text{switching frequency}}$

ΔV_o is p-p output ripple

For best regulation, the inductor's current cannot be allowed to fall to zero. Some minimum load current I_o, and thus inductor current, is required as shown below:

$$I_{o(MIN)} = \frac{(V_{IN} - V_o)\,t_{ON}}{2L1} = \boxed{\frac{(V_{IN} - V_o)\,V_o}{2fV_{IN}L1}}$$

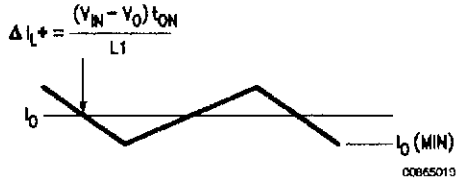


FIGURE 14. Inductor Current Slope in Step-Down Regulator

A complete step-down switching regulator schematic, using the LM3524D, is illustrated in *Figure 15*. Transistors Q1 and Q2 have been added to boost the output to 1A. The 5V regulator of the LM3524D has been divided in half to bias the error amplifier's non-inverting input to within its common-mode range. Since each output transistor is on for half the period, actually 45%, they have been paralleled to allow longer possible duty cycle, up to 90%. This makes a lower possible input voltage. The output voltage is set by:

$$V_o = V_{NI}\left(1 + \frac{R1}{R2}\right),$$

where V_{NI} is the voltage at the error amplifier's non-inverting input.

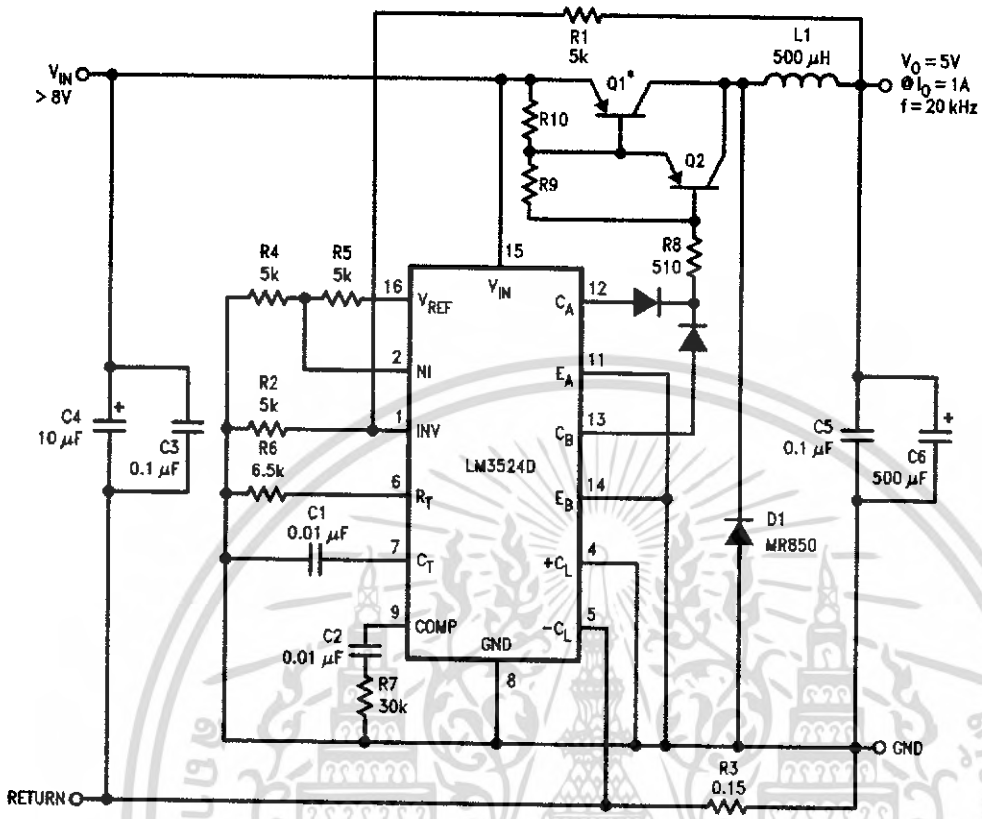
Resistor R3 sets the current limit to:

$$\frac{200\text{ mV}}{R3} = \frac{200\text{ mV}}{0.15} = 1.3\text{A}.$$

Figures 16, 17 and show a PC board layout and stuffing diagram for the 5V, 1A regulator of *Figure 15*. The regulator's performance is listed in *Table 1*.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Applications (Continued)



*Mounted to Staver Heatsink No. V5-1.

Q1 = BD344

Q2 = 2N5023

L1 = >40 turns No. 22 wire on Ferroxcube No. K300502 Toroid core.

FIGURE 15. 5V, 1 Amp Step-Down Switching Regulator

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Applications (Continued)

TABLE 1.

Parameter	Conditions	Typical Characteristics
Output Voltage	V_{IN} = 10V, I_o = 1A	5V
Switching Frequency	V_{IN} = 10V, I_o = 1A	20 kHz
Short Circuit Current Limit	V_{IN} = 10V	1.3A
Load Regulation	V_{IN} = 10V I_o = 0.2 – 1A	3 mV
Line Regulation	ΔV_{IN} = 10 – 20V. I_o = 1A	6 mV
Efficiency	V_{IN} = 10V, I_o = 1A	80%
Output Ripple	V_{IN} = 10V, I_o = 1A	10 mVp-p

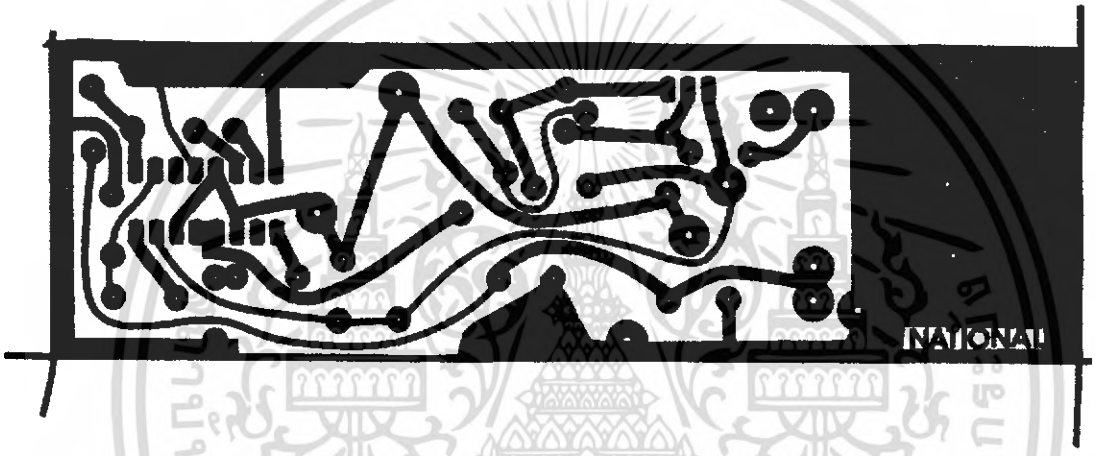


FIGURE 16. 5V, 1 Amp Switching Regulator, Foil Side

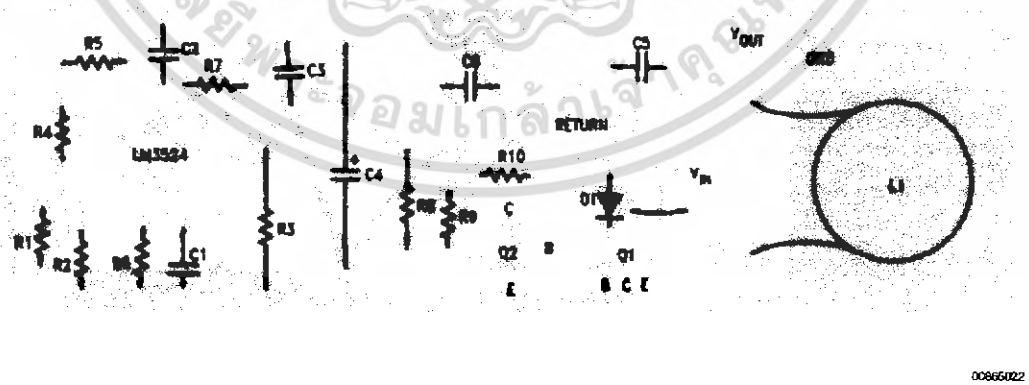


FIGURE 17. Stuffing Diagram, Component Side

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Applications (Continued)

THE STEP-UP SWITCHING REGULATOR

Figure 18 shows the basic circuit for a step-up switching regulator. In this circuit Q1 is used as a switch to alternately apply V_{IN} across inductor L1. During the time, t_{ON}, Q1 is ON and energy is drawn from V_{IN} and stored in L1; D1 is reverse biased and I_o is supplied from the charge stored in C_o. When Q1 opens, t_{OFF}, voltage V1 will rise positively to the point where D1 turns ON. The output current is now supplied through L1, D1 to the load and any charge lost from C_o during t_{ON} is replenished. Here also, as in the step-down regulator, the current through L1 has a DC component plus some ΔI_L. ΔI_L is again selected to be approximately 40% of I_L. *Figure 19* shows the inductor's current in relation to Q1's ON and OFF times.

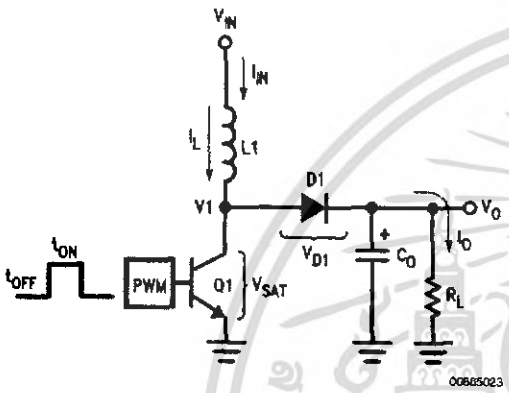


FIGURE 18. Basic Step-Up Switching Regulator

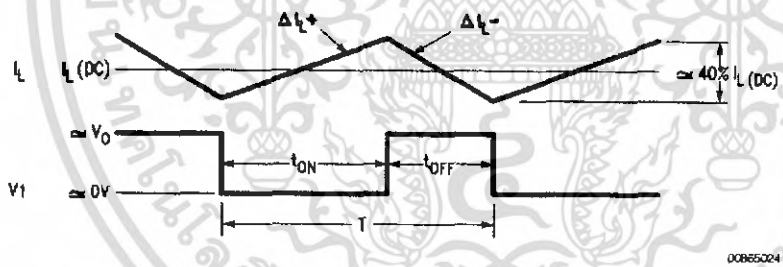


FIGURE 19. Relation of Switch Timing to Inductor Current in Step-Up Regulator

$$\text{From } \Delta I_L = \frac{V_L T}{L},\ \Delta I_L{+} \simeq \frac{V_{IN} t_{ON}}{L1}$$

$$\text{and } \Delta I_L{-} \simeq \frac{(V_O - V_{IN})\, t_{OFF}}{L1}$$

Since $\Delta I_L{+} = \Delta I_L{-}$, $V_{IN} t_{ON} = V_o t_{OFF} - V_{IN} t_{OFF}$, and neglecting V_{SAT} and V_{D1}

$$\boxed{V_O \simeq V_{IN}\left(1 + \frac{t_{ON}}{t_{OFF}}\right)}$$

The above equation shows the relationship between V_{IN}, V_o and duty cycle.

In calculating input current $I_{IN(DC)}$, which equals the inductor's DC current, assume first 100% efficiency:

$$P_{IN} = I_{IN(DC)}\, V_{IN}$$

$$P_{OUT} = I_o V_o = I_o V_{IN}\left(1 + \frac{t_{ON}}{t_{OFF}}\right)$$

for $\eta = 100\%$, $P_{OUT} = P_{IN}$

$$I_o V_{IN}\left(1 + \frac{t_{ON}}{t_{OFF}}\right) = I_{IN(DC)}\, V_{IN}$$

$$I_{IN(DC)} = I_o\left(1 + \frac{t_{ON}}{t_{OFF}}\right)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Applications (Continued)

This equation shows that the input, or inductor, current is larger than the output current by the factor $(1 + t_{ON}/t_{OFF})$. Since this factor is the same as the relation between V_o and V_{IN}, $I_{IN(DC)}$ can also be expressed as:

$$I_{IN(DC)} = I_o \left(\frac{V_o}{V_{IN}}\right)$$

So far it is assumed $\eta = 100\%$, where the actual efficiency or η_{MAX} will be somewhat less due to the saturation voltage of Q1 and forward on voltage of D1. The internal power loss due to these voltages is the average I_L current flowing, or I_{IN}, through either V_{SAT} or V_{D1}. For $V_{SAT} = V_{D1} = 1V$ this power loss becomes $I_{IN(DC)}$ (1V). η_{MAX} is then:

$$\eta_{MAX} = \frac{P_o}{P_{IN}} = \frac{V_o I_o}{V_o I_o + I_{IN}\,(1V)} = \frac{V_o I_o}{V_o I_o + I_o \left(1 + \frac{t_{ON}}{t_{OFF}}\right)}$$

From $V_o = V_{IN}\left(1 + \frac{t_{ON}}{t_{OFF}}\right)$

$$\eta_{max} = \frac{V_{IN}}{V_{IN} + 1}$$

This equation assumes only DC losses, however η_{MAX} is further decreased because of the switching time of Q1 and D1.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Applications (Continued)

In calculating the output capacitor C_o it can be seen that C_o supplies I_o during t_{ON}. The voltage change on C_o during this time will be some $\Delta V_c = \Delta V_o$ or the output ripple of the regulator. Calculation of C_o is:

$$\Delta V_o = \frac{I_o t_{ON}}{C_o} \text{ or } C_o = \frac{I_o t_{ON}}{\Delta V_o}$$

$$\text{From } V_o = V_{IN}\left(\frac{T}{t_{OFF}}\right);\ t_{OFF} = \frac{V_{IN}}{V_o}T$$

$$\text{where } T = t_{ON} + t_{OFF} = \frac{1}{f}$$

$$t_{ON} = T - \frac{V_{IN}}{V_o}T = T\left(\frac{V_o - V_{IN}}{V_o}\right) \text{ therefore:}$$

$$C_o = \frac{I_o T\left(\frac{V_o - V_{IN}}{V_o}\right)}{\Delta V_o} = \boxed{\frac{I_o (V_o - V_{IN})}{f \Delta V_o V_o}}$$

where: C_o is in farads, f is the switching frequency,

ΔV_o is the p-p output ripple

Calculation of inductor L1 is as follows:

$$L1 = \frac{V_{IN} t_{ON}}{\Delta I_L +}, \text{ since during } t_{ON},$$

V_{IN} is applied across L1

$$\Delta I_{Lp\text{-}p} = 0.4\, i_L = 0.41\, I_{IN} = 0.4\, I_o\left(\frac{V_o}{V_{IN}}\right), \text{ therefore:}$$

$$L1 = \frac{V_{IN} t_{ON}}{0.4\, I_o\left(\frac{V_o}{V_{IN}}\right)} \text{ and since } t_{ON} = \frac{T(V_o - V_{IN})}{V_o}$$

$$\boxed{L1 = \frac{2.5\, V_{IN}^2 (V_o - V_{IN})}{f\, I_o V_o^2}}$$

where: L1 is in henrys, f is the switching frequency in Hz

To apply the above theory, a complete step-up switching regulator is shown in *Figure 20*. Since V_{IN} is 5V, V_{REF} is tied to V_{IN}. The input voltage is divided by 2 to bias the error amplifier's inverting input. The output voltage is:

$$V_{OUT} = \left(1 + \frac{R2}{R1}\right) \times V_{INV} = 2.5 \times \left(1 + \frac{R2}{R1}\right)$$

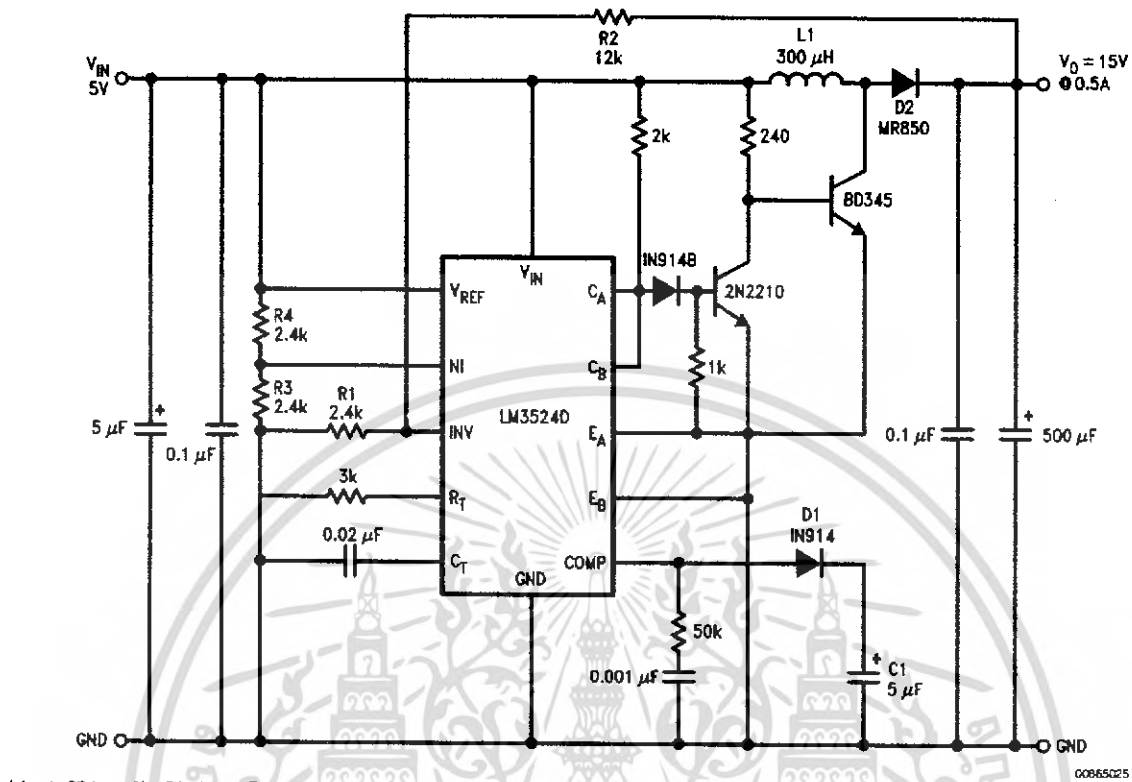
The network D1, C1 forms a slow start circuit.

This holds the output of the error amplifier initially low thus reducing the duty-cycle to a minimum. Without the slow start circuit the inductor may saturate at turn-on because it has to supply high peak currents to charge the output capacitor from 0V. It should also be noted that this circuit has no supply rejection. By adding a reference voltage at the non-inverting input to the error amplifier, see *Figure 21*, the input voltage variations are rejected.

The LM3524D can also be used in inductorless switching regulators. *Figure 22* shows a polarity inverter which if connected to *Figure 20* provides a −15V unregulated output.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Applications (Continued)



L1 = > 25 turns No. 24 wire on Ferroxcube No. K300502 Toroid core.

FIGURE 20. 15V, 0.5A Step-Up Switching Regulator

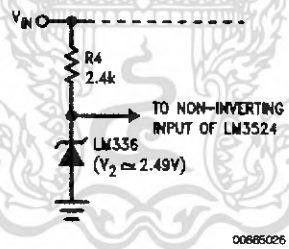


FIGURE 21. Replacing R3/R4 Divider in *Figure 20* with Reference Circuit Improves Line Regulation

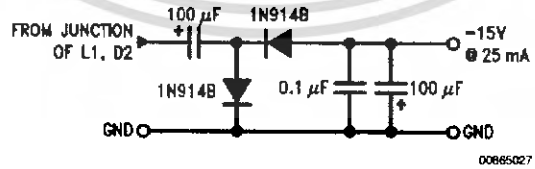
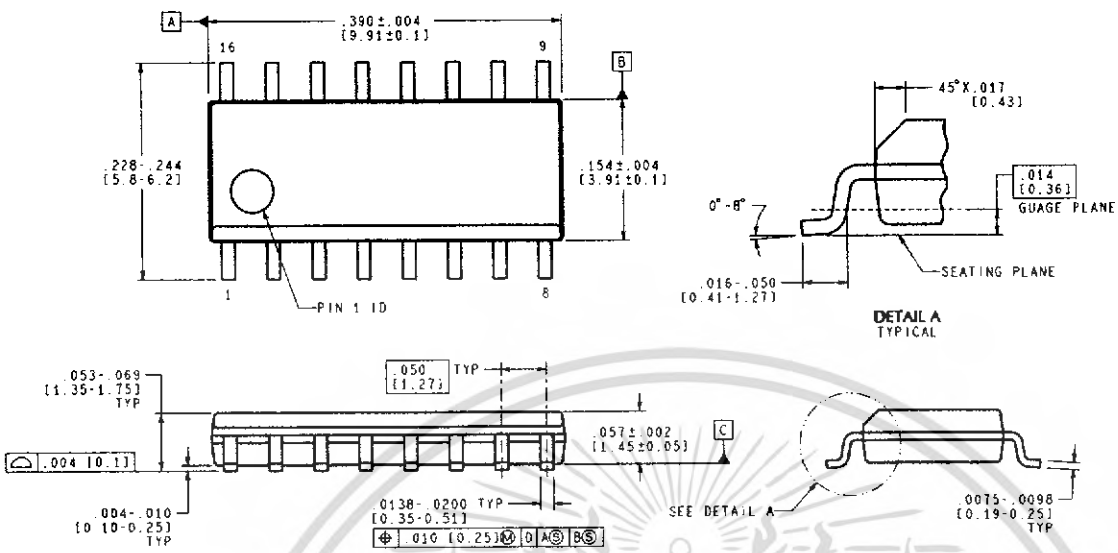


FIGURE 22. Polarity Inverter Provides Auxiliary −15V Unregulated Output from Circuit of *Figure 20*

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Physical Dimensions inches (millimeters)
unless otherwise noted

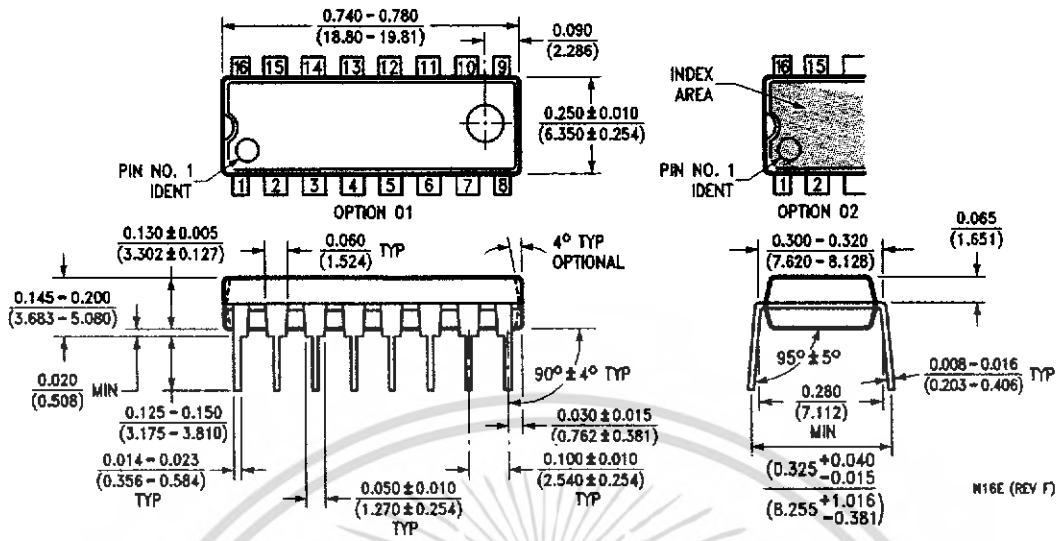


M16A (Rev J)

Molded Surface-Mount Package (M)
Order Number LM3524DM
NS Package Number M16A

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Physical Dimensions inches (millimeters) unless otherwise noted (Continued)



Molded Dual-In-Line Package (N)
Order Number LM2524DN or LM3524DN
NS Package Number N16E

National does not assume any responsibility for use of any circuitry described, no circuit patent licenses are implied and National reserves the right at any time without notice to change said circuitry and specifications.

For the most current product information visit us at www.national.com.

LIFE SUPPORT POLICY

NATIONAL'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT AND GENERAL COUNSEL OF NATIONAL SEMICONDUCTOR CORPORATION. As used herein:

1. Life support devices or systems are devices or systems which, (a) are intended for surgical implant into the body, or (b) support or sustain life, and whose failure to perform when properly used in accordance with instructions for use provided in the labeling, can be reasonably expected to result in a significant injury to the user.
2. A critical component is any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.

BANNED SUBSTANCE COMPLIANCE

National Semiconductor manufactures products and uses packing materials that meet the provisions of the Customer Products Stewardship Specification (CSP-9-111C2) and the Banned Substances and Materials of Interest Specification (CSP-9-111S2) and contain no "Banned Substances" as defined in CSP-9-111S2.

National Semiconductor
Americas Customer
Support Center
Email: new.feedback@nsc.com
Tel: 1-800-272-9959

www.national.com

National Semiconductor
Europe Customer Support Center
Fax: +49 (0) 180-530 85 86
Email: europe.support@nsc.com
Deutsch Tel: +49 (0) 69 9508 6208
English Tel: +44 (0) 870 24 0 2171
Français Tel: +33 (0) 1 41 91 8790

National Semiconductor
Asia Pacific Customer
Support Center
Email: ap.support@nsc.com

National Semiconductor
Japan Customer Support Center
Fax: 81-3-5639-7507
Email: jpn.feedback@nsc.com
Tel: 81-3-5639-7560

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

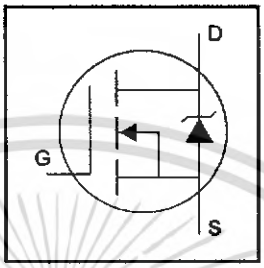
International
IOR Rectifier

PD - 91339A

IRF520N

HEXFET® Power MOSFET

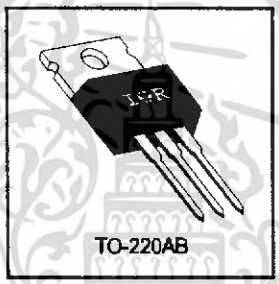
- Advanced Process Technology
- Dynamic dv/dt Rating
- 175°C Operating Temperature
- Fast Switching
- Fully Avalanche Rated



V_{DSS} = 100V

$R_{DS(on)}$ = 0.20Ω

I_D = 9.7A



TO-220AB

Description

Fifth Generation HEXFETs from International Rectifier utilize advanced processing techniques to achieve extremely low on-resistance per silicon area. This benefit, combined with the fast switching speed and ruggedized device design that HEXFET Power MOSFETs are well known for, provides the designer with an extremely efficient and reliable device for use in a wide variety of applications.

The TO-220 package is universally preferred for all commercial-industrial applications at power dissipation levels to approximately 50 watts. The low thermal resistance and low package cost of the TO-220 contribute to its wide acceptance throughout the industry.

Absolute Maximum Ratings

	Parameter	Max.	Units
I_D @ T_C = 25°C	Continuous Drain Current, V_{GS} @ 10V	9.7	A
I_D @ T_C = 100°C	Continuous Drain Current, V_{GS} @ 10V	6.8	
I_{DM}	Pulsed Drain Current ①	38	
P_D @T_C = 25°C	Power Dissipation	48	W
	Linear Derating Factor	0.32	W/°C
V_{GS}	Gate-to-Source Voltage	± 20	V
E_{AS}	Single Pulse Avalanche Energy②	91	mJ
I_{AR}	Avalanche Current①	5.7	A
E_{AR}	Repetitive Avalanche Energy①	4.8	mJ
dv/dt	Peak Diode Recovery dv/dt ③	5.0	V/ns
T_J T_{STG}	Operating Junction and Storage Temperature Range	-55 to + 175	°C
	Soldering Temperature, for 10 seconds	300 (1.6mm from case)	
	Mounting torque, 6-32 or M3 srew	10 lbf•in (1.1N•m)	

Thermal Resistance

	Parameter	Typ.	Max.	Units
$R_{\theta JC}$	Junction-to-Case	---	3.1	°C/W
$R_{\theta CS}$	Case-to-Sink, Flat, Greased Surface	0.50	---	
$R_{\theta JA}$	Junction-to-Ambient	---	62	

5/13/98

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Electrical Characteristics @ T_J = 25°C (unless otherwise specified)

	Parameter	Min.	Typ.	Max.	Units	Conditions
$V_{(BR)DSS}$	Drain-to-Source Breakdown Voltage	100	—	—	V	V_{GS} = 0V, I_D = 250μA
$\Delta V_{(BR)DSS}/\Delta T_J$	Breakdown Voltage Temp. Coefficient	—	0.11	—	V/°C	Reference to 25°C, I_D = 1mA
$R_{DS(on)}$	Static Drain-to-Source On-Resistance	—	—	0.20	Ω	V_{GS} = 10V, I_D = 5.7A ④
$V_{GS(th)}$	Gate Threshold Voltage	2.0	—	4.0	V	V_{DS} = V_{GS}, I_D = 250μA
g_{fs}	Forward Transconductance	2.7	—	—	S	V_{DS} = 50V, I_D = 5.7A
I_{DSS}	Drain-to-Source Leakage Current	—	—	25	μA	V_{DS} = 100V, V_{GS} = 0V
		—	—	250		V_{DS} = 80V, V_{GS} = 0V, T_J = 150°C
I_{GSS}	Gate-to-Source Forward Leakage	—	—	100	nA	V_{GS} = 20V
	Gate-to-Source Reverse Leakage	—	—	-100		V_{GS} = -20V
Q_g	Total Gate Charge	—	—	25	nC	I_D = 5.7A
Q_{gs}	Gate-to-Source Charge	—	—	4.8		V_{DS} = 80V
Q_{gd}	Gate-to-Drain ("Miller") Charge	—	—	11		V_{GS} = 10V, See Fig. 6 and 13 ④
$t_{d(on)}$	Turn-On Delay Time	—	4.5	—	ns	V_{DD} = 50V
t_r	Rise Time	—	23	—		I_D = 5.7A
$t_{d(off)}$	Turn-Off Delay Time	—	32	—		R_G = 22Ω
t_f	Fall Time	—	23	—		R_D = 8.6Ω, See Fig. 10 ④
L_D	Internal Drain Inductance	—	4.5	—	nH	Between lead, 6mm (0.25in.) from package and center of die contact
L_S	Internal Source Inductance	—	7.5	—		
C_{iss}	Input Capacitance	—	330	—	pF	V_{GS} = 0V
C_{oss}	Output Capacitance	—	92	—		V_{DS} = 25V
C_{rss}	Reverse Transfer Capacitance	—	54	—		f = 1.0MHz, See Fig. 5

Source-Drain Ratings and Characteristics

	Parameter	Min.	Typ.	Max.	Units	Conditions
I_S	Continuous Source Current (Body Diode)	—	—	9.7	A	MOSFET symbol showing the integral reverse p-n junction diode.
I_{SM}	Pulsed Source Current (Body Diode) ①	—	—	38		
V_{SD}	Diode Forward Voltage	—	—	1.3	V	T_J = 25°C, I_S = 5.7A, V_{GS} = 0V ④
t_{rr}	Reverse Recovery Time	—	99	150	ns	T_J = 25°C, I_F = 5.7A
Q_{rr}	Reverse RecoveryCharge	—	390	580	nC	di/dt = 100A/μs ④

Notes:

① Repetitive rating; pulse width limited by max. junction temperature. (See fig. 11)

② V_{DD} = 25V, starting T_J = 25°C, L = 4.7mH R_G = 25Ω, I_{AS} = 5.7A. (See Figure 12)

③ I_{SD} ≤ 5.7A, di/dt ≤ 240A/μs, V_{DD} ≤ $V_{(BR)DSS}$, T_J ≤ 175°C

④ Pulse width ≤ 300μs; duty cycle ≤ 2%.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

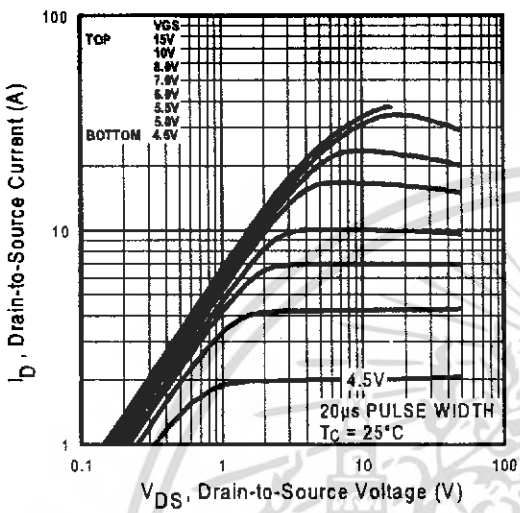


Fig 1. Typical Output Characteristics

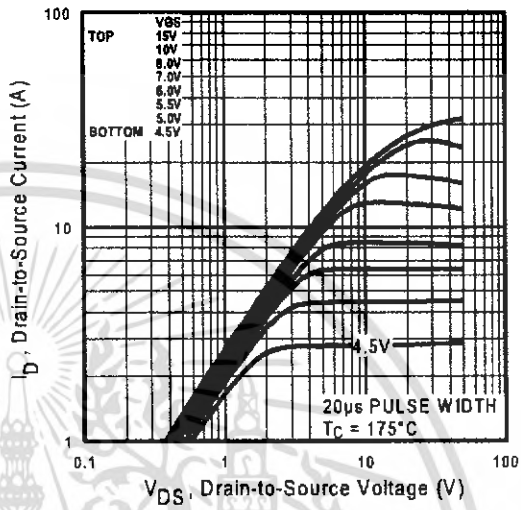


Fig 2. Typical Output Characteristics

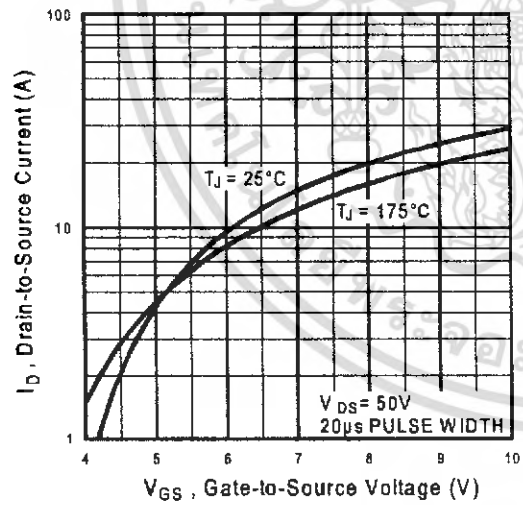


Fig 3. Typical Transfer Characteristics

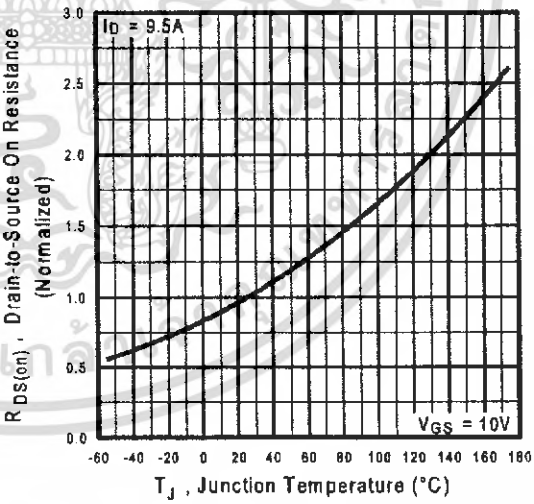


Fig 4. Normalized On-Resistance Vs. Temperature

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

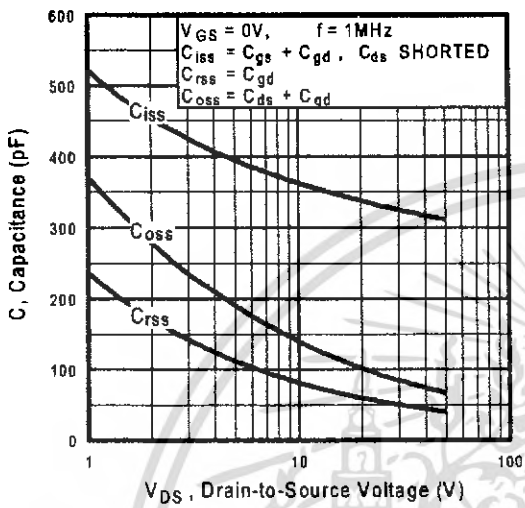


Fig 5. Typical Capacitance Vs. Drain-to-Source Voltage

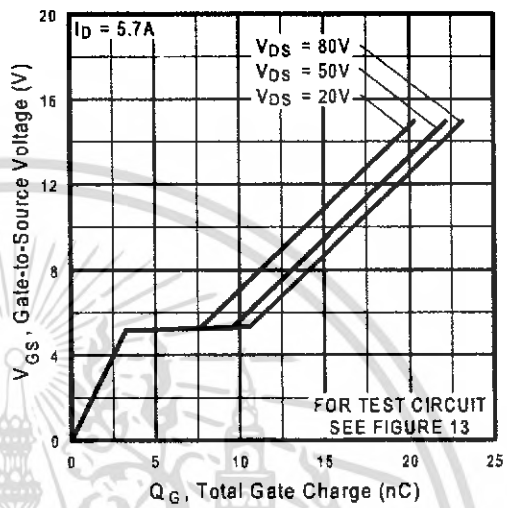


Fig 6. Typical Gate Charge Vs. Gate-to-Source Voltage

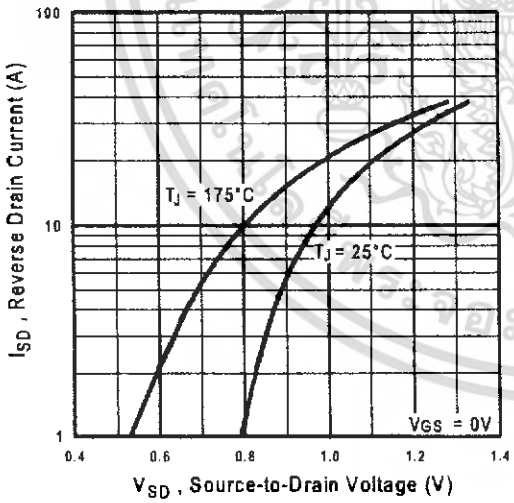


Fig 7. Typical Source-Drain Diode Forward Voltage

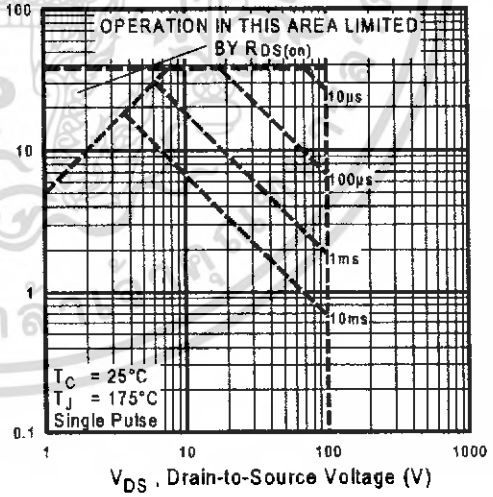


Fig 8. Maximum Safe Operating Area

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

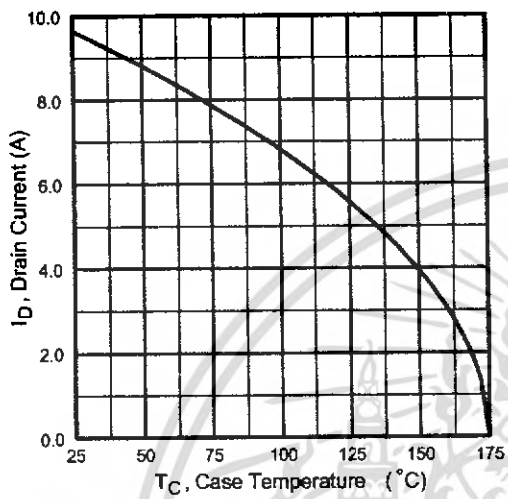


Fig 9. Maximum Drain Current Vs. Case Temperature

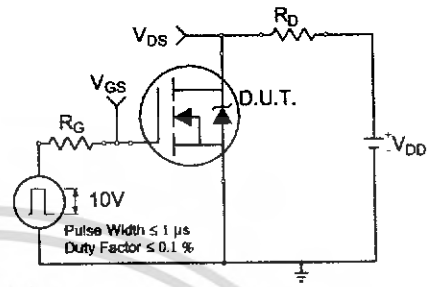


Fig 10a. Switching Time Test Circuit

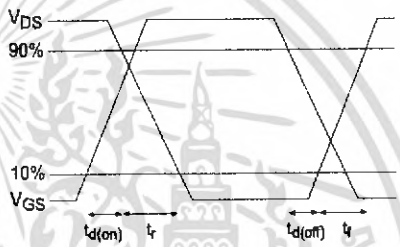


Fig 10b. Switching Time Waveforms

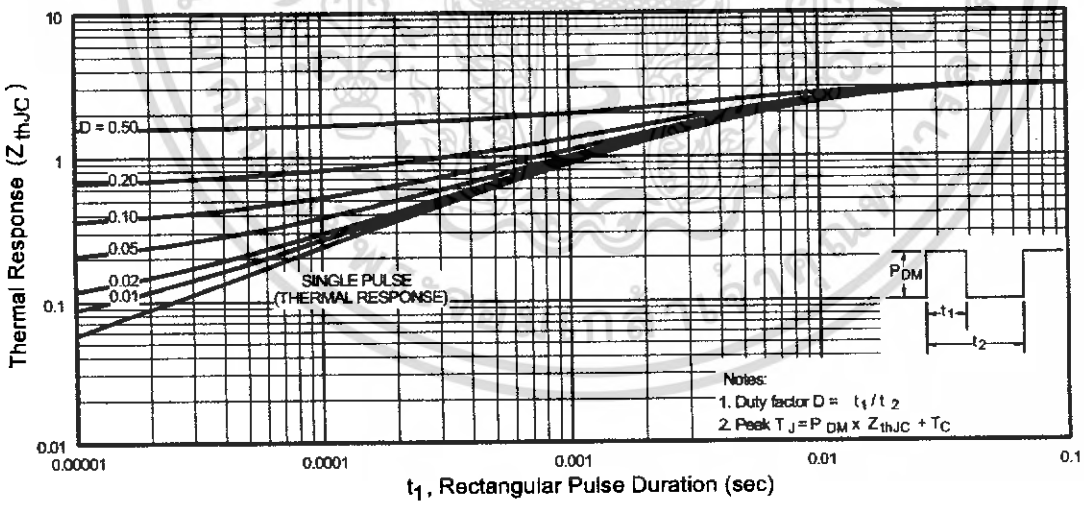


Fig 11. Maximum Effective Transient Thermal Impedance, Junction-to-Case

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

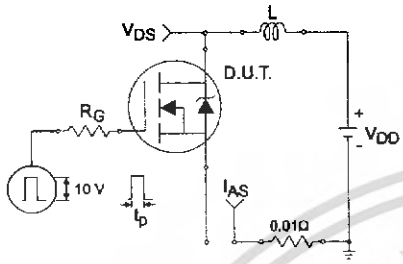


Fig 12a. Unclamped Inductive Test Circuit

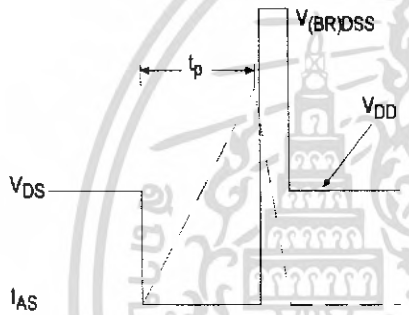


Fig 12b. Unclamped Inductive Waveforms

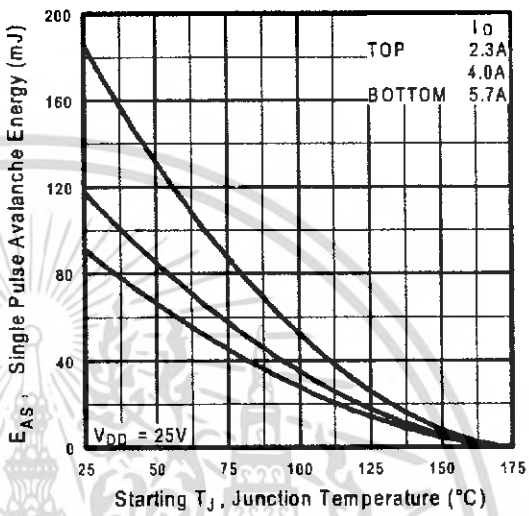


Fig 12c. Maximum Avalanche Energy Vs. Drain Current

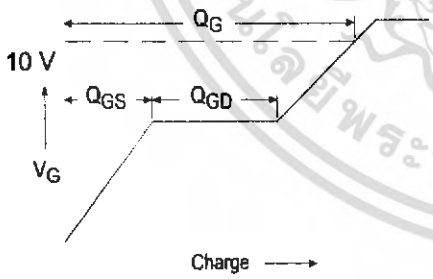


Fig 13a. Basic Gate Charge Waveform

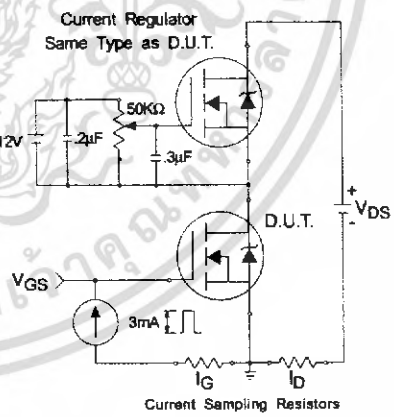


Fig 13b. Gate Charge Test Circuit

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

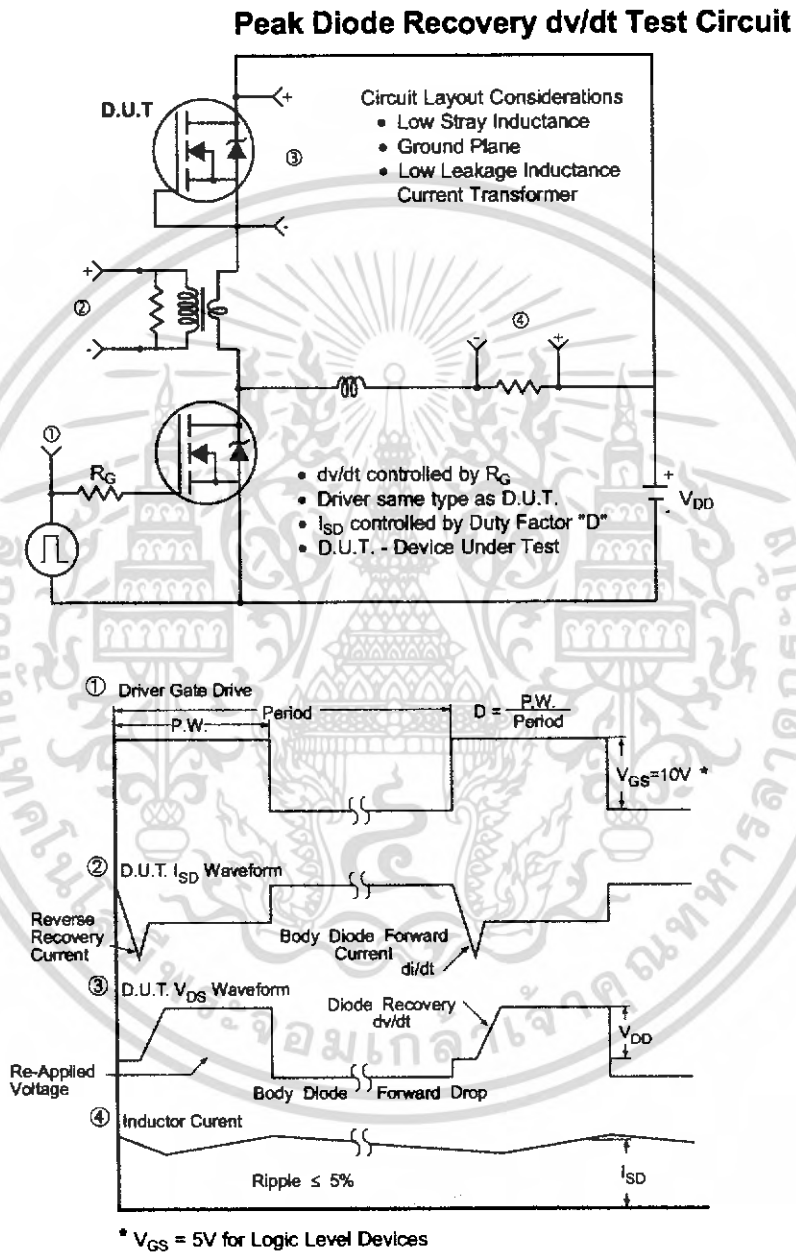


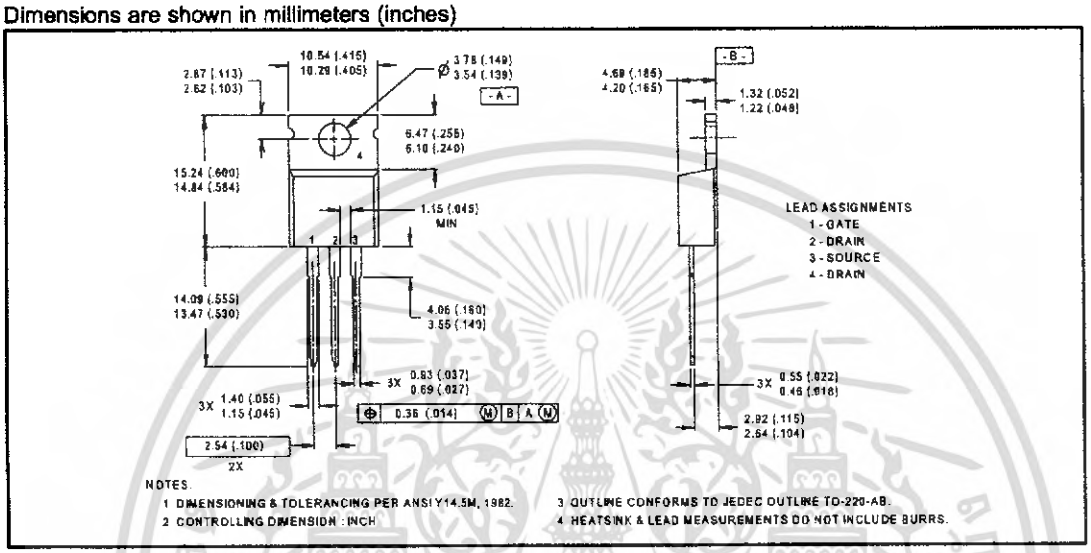
Fig 14. For N-Channel HEXFETS

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Package Outline

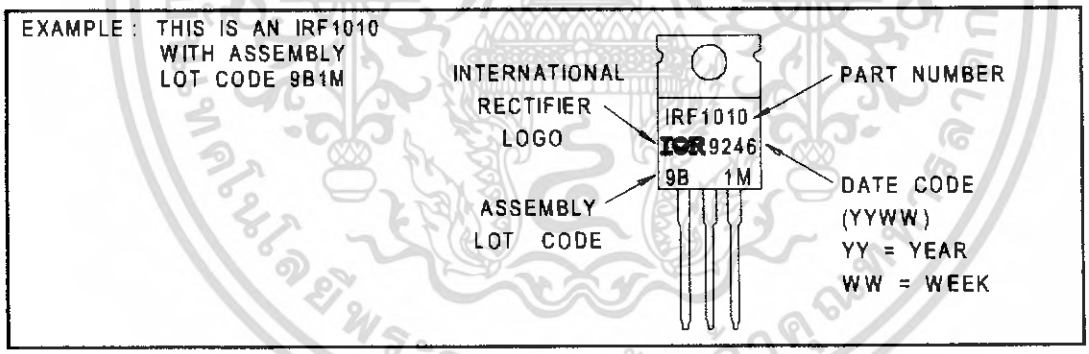
TO-220AB Outline

Dimensions are shown in millimeters (inches)



Part Marking Information

TO-220AB



International
IOR Rectifier

WORLD HEADQUARTERS: 233 Kansas St., El Segundo, California 90245, Tel: (310) 322 3331
EUROPEAN HEADQUARTERS: Hurst Green, Oxted, Surrey RH8 9BB, UK Tel: ++ 44 1883 732020
IR CANADA: 7321 Victoria Park Ave., Suite 201, Markham, Ontario L3R 2Z8, Tel: (905) 475 1897
IR GERMANY: Saalburgstrasse 157, 61350 Bad Homburg Tel: ++ 49 6172 96590
IR ITALY: Via Liguria 49, 10071 Borgaro, Torino Tel: ++ 39 11 451 0111
IR FAR EAST: K&H Bldg., 2F, 30-4 Nishi-Ikebukuro 3-Chome, Toshima-Ku, Tokyo Japan 171 Tel: 81 3 3983 0086
IR SOUTHEAST ASIA: 315 Outram Road, #10-02 Tan Boon Liat Building, Singapore 0316 Tel: 65 221 8371

http://www.irf.com/ *Data and specifications subject to change without notice.* *5/98*

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

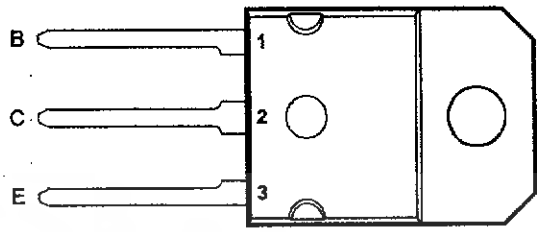
TIP2955
PNP SILICON POWER TRANSISTOR

Copyright © 1997, Power Innovations Limited, UK

JANUARY 1972 - REVISED MARCH 1997

- **Designed for Complementary Use with the TIP3055 Series**
- **90 W at 25°C Case Temperature**
- **15 A Continuous Collector Current**
- **Customer-Specified Selections Available**

SOT-93 PACKAGE
(TOP VIEW)



Pin 2 is in electrical contact with the mounting base.

MDTRAA

absolute maximum ratings at 25°C case temperature (unless otherwise noted)

RATING	SYMBOL	VALUE	UNIT
Collector-base voltage (I_E = 0)	V_{CBO}	-100	V
Collector-emitter voltage (I_B = 0) (see Note 1)	V_{CER}	-70	V
Emitter-base voltage	V_{EBO}	-7	V
Continuous collector current	I_C	-15	A
Continuous base current	I_B	-7	A
Continuous device dissipation at (or below) 25°C case temperature (see Note 2)	P_{tot}	90	W
Continuous device dissipation at (or below) 25°C free air temperature (see Note 3)	P_{tot}	3.5	W
Unclamped inductive load energy (see Note 4)	$½LI_C^2$	62.5	mJ
Operating junction temperature range	T_j	-65 to +150	°C
Storage temperature range	T_{stg}	-65 to +150	°C
Lead temperature 3.2 mm from case for 10 seconds	T_L	260	°C

NOTES: 1. This value applies when the base-emitter resistance R_{BE} = 100 Ω.
2. Derate linearly to 150°C case temperature at the rate of 0.72 W/°C.
3. Derate linearly to 150°C free air temperature at the rate of 28 mW/°C.
4. This rating is based on the capability of the transistor to operate safely in a circuit of: L = 20 mH, $I_{B(on)}$ = -0.4 A, R_{BE} = 100 Ω, $V_{BE(off)}$ = 0, R_S = 0.1 Ω, V_{CC} = -10 V.

PRODUCT INFORMATION

Information is current as of publication date. Products conform to specifications in accordance with the terms of Power Innovations standard warranty. Production processing does not necessarily include testing of all parameters.

Power INNOVATIONS

เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

electrical characteristics at 25°C case temperature

PARAMETER		TEST CONDITIONS			MIN	TYP	MAX	UNIT
$V_{(BR)CEO}$	Collector-emitter breakdown voltage	I_C = -30 mA	I_B = 0	(see Note 5)	-60			V
I_{CEO}	Collector cut-off current	V_{CE} = -30 V	I_B = 0				-0.7	mA
I_{CEV}	Voltage between base and emitter	V_{CE} = -100 V	V_{BE} = 1.5 V				-5	mA
I_{EBO}	Emitter cut-off current	V_{EB} = -7 V	I_C = 0				-5	mA
h_{FE}	Forward current transfer ratio	V_{CE} = -4 V V_{CE} = -4 V	I_C = -4 A I_C = -10 A	(see Notes 5 and 6)	20 5		70	
$V_{CE(sat)}$	Collector-emitter saturation voltage	I_B = -0.4 A I_B = -3.3 A	I_C = -4 A I_C = -10 A	(see Notes 5 and 6)			-1.1 -3	V
V_{BE}	Base-emitter voltage	V_{CE} = -4 V	I_C = -4 A	(see Notes 5 and 6)			-1.8	V
h_{fe}	Small signal forward current transfer ratio	V_{CE} = -10 V	I_C = -0.5 A	f = 1 kHz	20			
$\|h_{fe}\|$	Small signal forward current transfer ratio	V_{CE} = -10 V	I_C = -0.5 A	f = 1 MHz	3			

NOTES: 5. These parameters must be measured using pulse techniques, t_p = 300 µs, duty cycle ≤ 2%.
6. These parameters must be measured using voltage-sensing contacts, separate from the current carrying contacts.

thermal characteristics

PARAMETER		MIN	TYP	MAX	UNIT
$R_{\theta JC}$	Junction to case thermal resistance			1.39	°C/W
$R_{\theta JA}$	Junction to free air thermal resistance			35.7	°C/W

resistive-load-switching characteristics at 25°C case temperature

PARAMETER		TEST CONDITIONS †			MIN	TYP	MAX	UNIT
t_{on}	Turn-on time	I_C = -6 A	$I_{B(on)}$ = -0.6 A	$I_{B(off)}$ = 0.6 A		0.4		µs
t_{off}	Turn-off time	$V_{BE(off)}$ = 4 V	R_L = 5 Ω	t_p = 20 µs, dc ≤ 2%		0.7		µs

† Voltage and current values shown are nominal; exact values vary slightly with transistor parameters.

PRODUCT INFORMATION

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TYPICAL CHARACTERISTICS

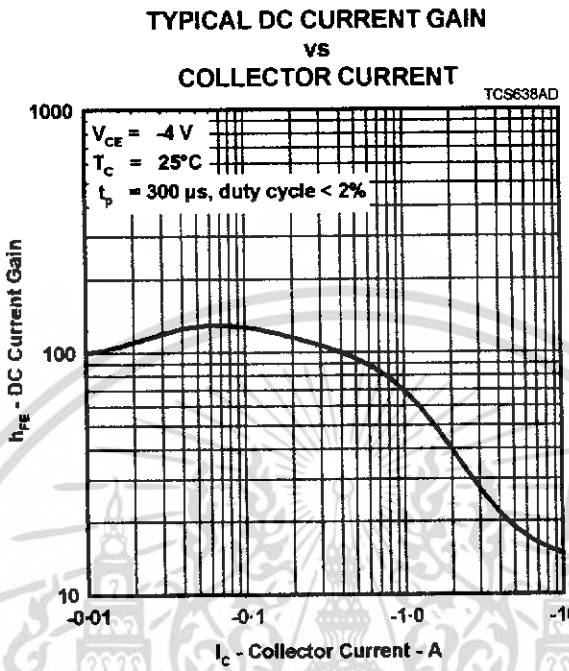


Figure 1.

MAXIMUM SAFE OPERATING REGIONS

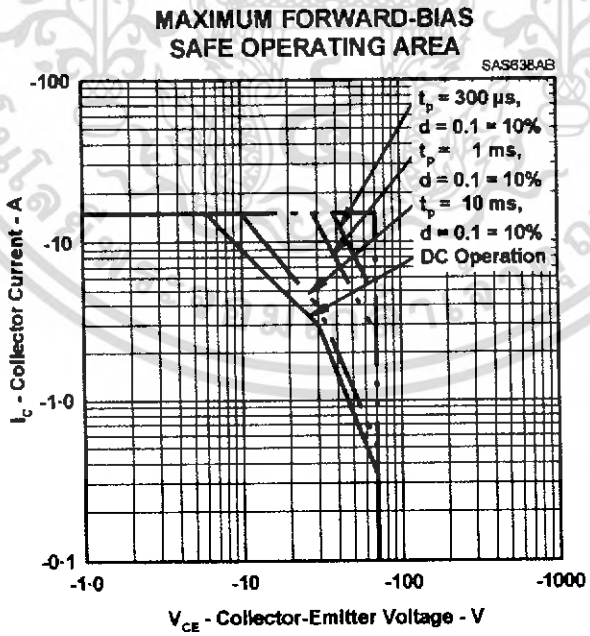


Figure 2.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

THERMAL INFORMATION

MAXIMUM POWER DISSIPATION
vs
CASE TEMPERATURE

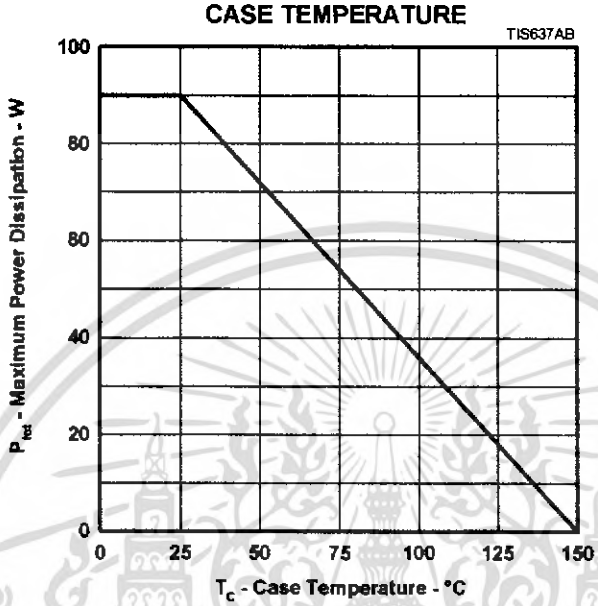


Figure 3.

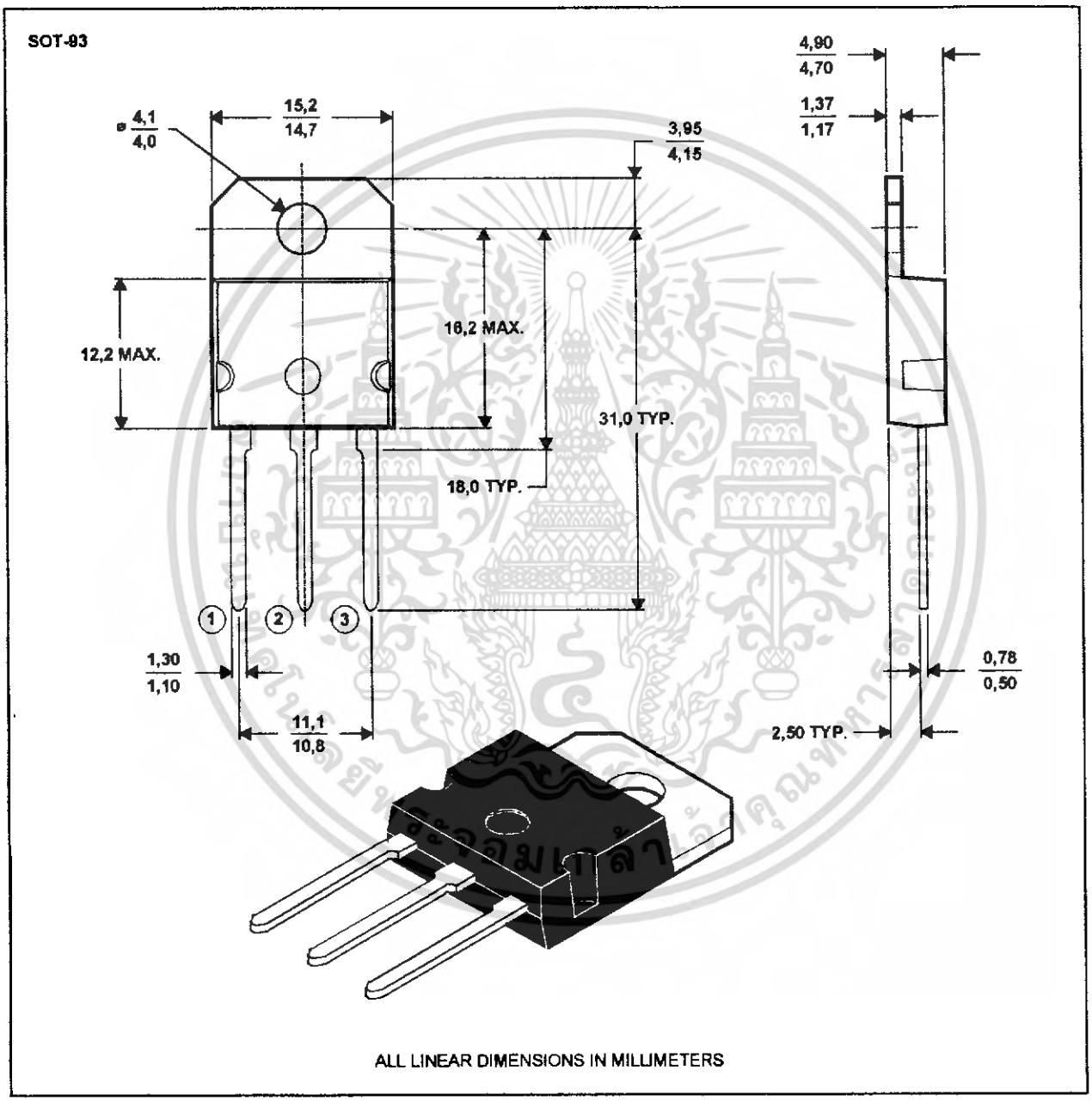
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

JANUARY 1972 - REVISED MARCH 1997

MECHANICAL DATA

SOT-93
3-pin plastic flange-mount package

This single-in-line package consists of a circuit mounted on a lead frame and encapsulated within a plastic compound. The compound will withstand soldering temperature with no deformation, and circuit performance characteristics will remain stable when operated in high humidity conditions. Leads require no additional cleaning or processing when used in soldered assembly.



NOTE A: The centre pin is in electrical contact with the mounting tab.

MDXXAW

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

IMPORTANT NOTICE

Power Innovations Limited (PI) reserves the right to make changes to its products or to discontinue any semiconductor product or service without notice, and advises its customers to verify, before placing orders, that the information being relied on is current.

PI warrants performance of its semiconductor products to the specifications applicable at the time of sale in accordance with PI's standard warranty. Testing and other quality control techniques are utilized to the extent PI deems necessary to support this warranty. Specific testing of all parameters of each device is not necessarily performed, except as mandated by government requirements.

PI accepts no liability for applications assistance, customer product design, software performance, or infringement of patents or services described herein. Nor is any license, either express or implied, granted under any patent right, copyright, design right, or other intellectual property right of PI covering or relating to any combination, machine, or process in which such semiconductor products or services might be or are used.

PI SEMICONDUCTOR PRODUCTS ARE NOT DESIGNED, INTENDED, AUTHORIZED, OR WARRANTED TO BE SUITABLE FOR USE IN LIFE-SUPPORT APPLICATIONS, DEVICES OR SYSTEMS.

Copyright © 1997, Power Innovations Limited

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FAIRCHILD
SEMICONDUCTOR®

BC546/547/548/549/550

Switching and Applications

- High Voltage: BC546, V_{CEO}=65V
- Low Noise: BC549, BC550
- Complement to BC556 ... BC560

TO-92

1. Collector 2. Base 3. Emitter

NPN Epitaxial Silicon Transistor

Absolute Maximum Ratings T_a=25°C unless otherwise noted

Symbol	Parameter	Value	Units
V_{CBO}	Collector-Base Voltage : BC546	80	V
	: BC547/550	50	V
	: BC548/549	30	V
V_{CEO}	Collector-Emitter Voltage : BC546	65	V
	: BC547/550	45	V
	: BC548/549	30	V
V_{EBO}	Emitter-Base Voltage : BC546/547	6	V
	: BC548/549/550	5	V
I_C	Collector Current (DC)	100	mA
P_C	Collector Power Dissipation	500	mW
T_J	Junction Temperature	150	°C
T_{STG}	Storage Temperature	-65 ~ 150	°C

Electrical Characteristics T_a=25°C unless otherwise noted

Symbol	Parameter	Test Condition	Min.	Typ.	Max.	Units
I_{CBO}	Collector Cut-off Current	V_{CB}=30V, I_E=0			15	nA
h_{FE}	DC Current Gain	V_{CE}=5V, I_C=2mA	110		800	
V_{CE} (sat)	Collector-Emitter Saturation Voltage	I_C=10mA, I_B=0.5mA		90	250	mV
		I_C=100mA, I_B=5mA		200	600	mV
V_{BE} (sat)	Base-Emitter Saturation Voltage	I_C=10mA, I_B=0.5mA		700		mV
		I_C=100mA, I_B=5mA		900		mV
V_{BE} (on)	Base-Emitter On Voltage	V_{CE}=5V, I_C=2mA	580	660	700	mV
		V_{CE}=5V, I_C=10mA			720	mV
f_T	Current Gain Bandwidth Product	V_{CE}=5V, I_C=10mA, f=100MHz		300		MHz
C_{ob}	Output Capacitance	V_{CB}=10V, I_E=0, f=1MHz		3.5	6	pF
C_{ib}	Input Capacitance	V_{EB}=0.5V, I_C=0, f=1MHz		9		pF
NF	Noise Figure : BC546/547/548	V_{CE}=5V, I_C=200μA		2	10	dB
	: BC549/550	f=1KHz, R_G=2KΩ		1.2	4	dB
	: BC549	V_{CE}=5V, I_C=200μA		1.4	4	dB
	: BC550	R_G=2KΩ, f=30~15000MHz		1.4	3	dB

h_{FE} Classification

Classification	A	B	C
h_{FE}	110 ~ 220	200 ~ 450	420 ~ 800

©2002 Fairchild Semiconductor Corporation

Rev. A2, August 2002

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Characteristics

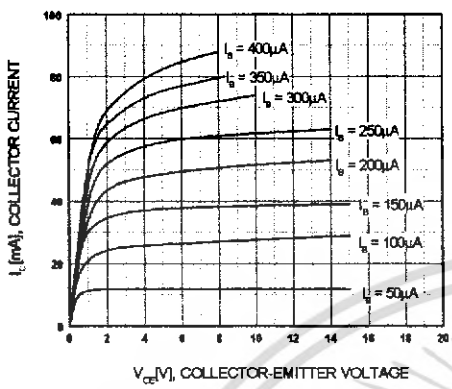


Figure 1. Static Characteristic

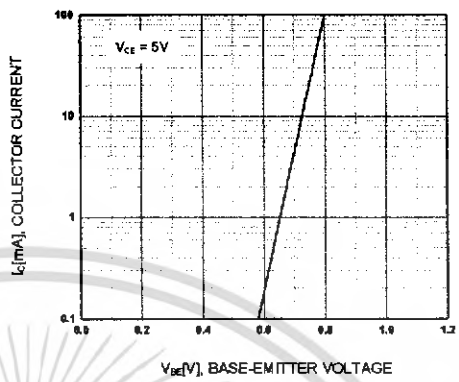


Figure 2. Transfer Characteristic

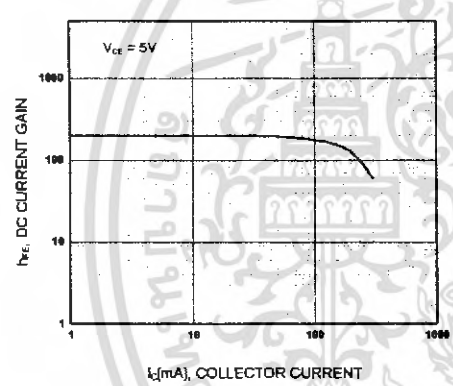


Figure 3. DC current Gain

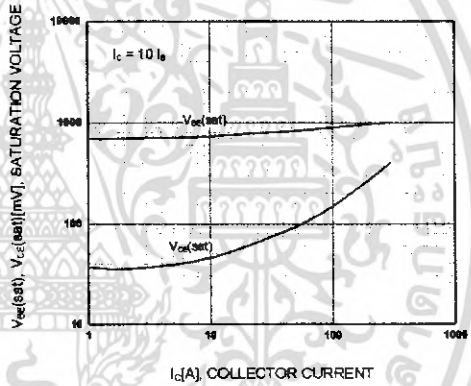


Figure 4. Base-Emitter Saturation Voltage Collector-Emitter Saturation Voltage

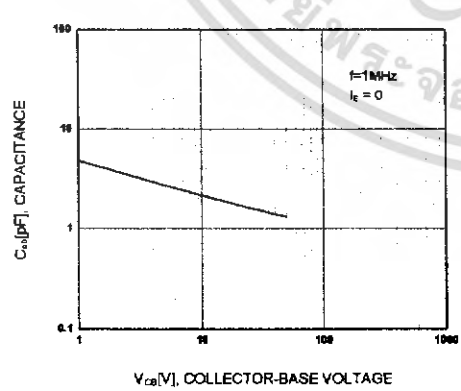


Figure 5. Output Capacitance

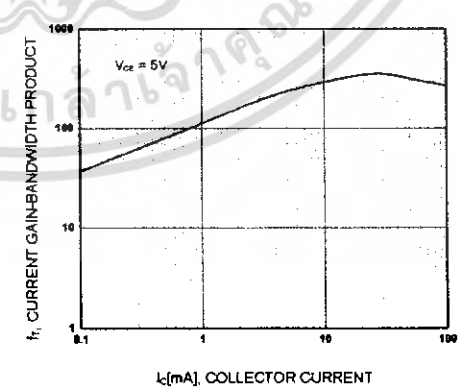


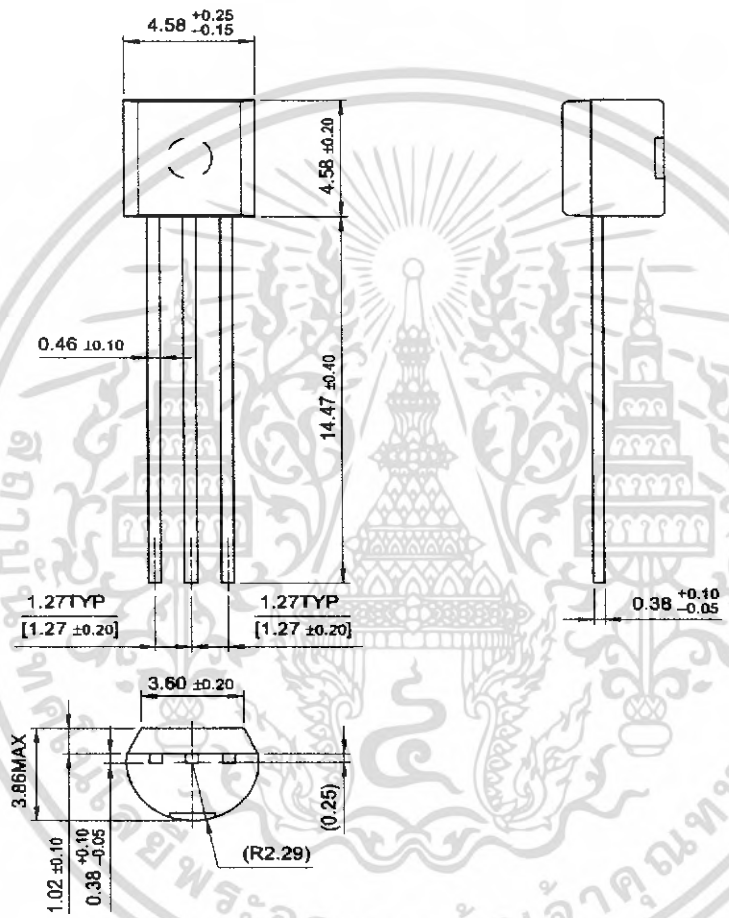
Figure 6. Current Gain Bandwidth Product

©2002 Fairchild Semiconductor Corporation

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Package Dimensions

TO-92



Dimensions in Millimeters

©2002 Fairchild Semiconductor Corporation

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TRADEMARKS

The following are registered and unregistered trademarks Fairchild Semiconductor owns or is authorized to use and is not intended to be an exhaustive list of all such trademarks.

ACEx™	FACT™	ImpliedDisconnect™	PACMAN™	SPM™
ActiveArray™	FACT Quiet series™	ISOPLANAR™	POP™	Stealth™
Bottomless™	FAST®	LittleFET™	Power247™	SuperSOT™-3
CoolFET™	FASTr™	MicroFET™	PowerTrench®	SuperSOT™-6
CROSSVOLT™	FRFET™	MicroPak™	QFET™	SuperSOT™-8
DOME™	GlobalOptoisolator™	MICROWIRE™	QS™	SyncFET™
EcoSPARK™	GTO™	MSX™	QT Optoelectronics™	TinyLogic™
E^2CMOS™	HiSeC™	MSXPro™	Quiet Series™	TruTranslation™
EnSigna™	I^2C™	OCX™	RapidConfigure™	UHC™
Across the board. Around the world.™		OCXPro™	RapidConnect™	UltraFET®
The Power Franchise™		OPTOLOGIC®	SILENT SWITCHER®	VCX™
Programmable Active Droop™		OPTOPLANAR™	SMART START™	

DISCLAIMER

FAIRCHILD SEMICONDUCTOR RESERVES THE RIGHT TO MAKE CHANGES WITHOUT FURTHER NOTICE TO ANY PRODUCTS HEREIN TO IMPROVE RELIABILITY, FUNCTION OR DESIGN. FAIRCHILD DOES NOT ASSUME ANY LIABILITY ARISING OUT OF THE APPLICATION OR USE OF ANY PRODUCT OR CIRCUIT DESCRIBED HEREIN; NEITHER DOES IT CONVEY ANY LICENSE UNDER ITS PATENT RIGHTS, NOR THE RIGHTS OF OTHERS.

LIFE SUPPORT POLICY

FAIRCHILD'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF FAIRCHILD SEMICONDUCTOR CORPORATION.

As used herein:

1. Life support devices or systems are devices or systems which, (a) are intended for surgical implant into the body, or (b) support or sustain life, or (c) whose failure to perform when properly used in accordance with instructions for use provided in the labeling, can be reasonably expected to result in significant injury to the user.

2. A critical component is any component of a life support device or system whose failure to perform can be reasonably expected to cause the failura of the life support device or system, or to affect its safety or effectiveness.

PRODUCT STATUS DEFINITIONS

Definition of Terms

Datasheet Identification	Product Status	Definition
Advance Information	Formative or In Design	This datasheet contains the design specifications for product development. Specifications may change in any manner without notice.
Preliminary	First Production	This datasheet contains preliminary data, and supplementary data will be published at a later date. Fairchild Semiconductor reserves the right to make changes at any time without notice in order to improve design.
No Identification Needed	Full Production	This datasheet contains final specifications. Fairchild Semiconductor reserves the right to make changes at any time without notice in order to improve design.
Obsolete	Not In Production	This datasheet contains specifications on a product that has been discontinued by Fairchild semiconductor. The datasheet is printed for reference information only.

©2002 Fairchild Semiconductor Corporation

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

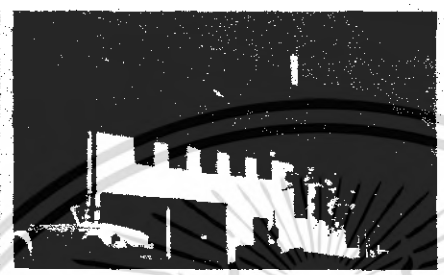
SHARP

..... be sharp

NE80E2E

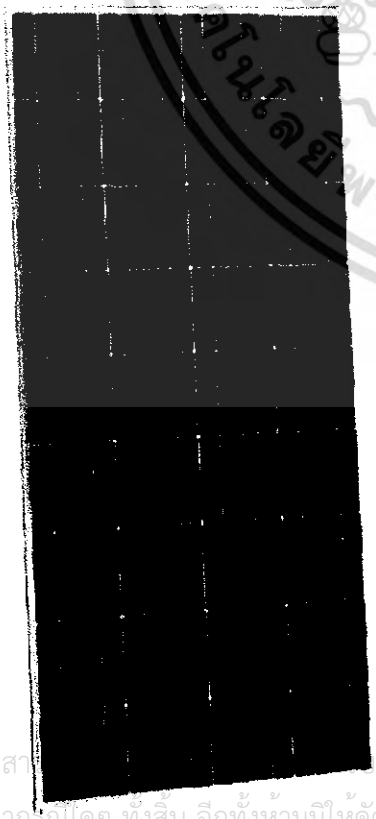
80 W

Photovoltaic module polycrystalline



POLYCRYSTALLINE SILICON PHOTOVOLTAIC MODULE WITH 80 W MAXIMUM POWER

Sharp's NE80E2E photovoltaic module is designed for large electrical power requirements. Based on the technology of crystal silicon solar cells cultivated for over 40 years, this module has superb durability to withstand rigorous operating conditions and is suitable for grid connected systems.



Features

- High-power module (80 W) using 125.5 mm square polycrystalline silicon solar cells with 12.6 % module conversion efficiency
- Photovoltaic module with bypass diode minimises the power drop caused by shade. Anti reflection coating and BSF (Back Surface Field) structure to improve cell conversion efficiency: 14.0 %
- Using white tempered glass, EVA resin, and a weather-proof film along with an aluminium frame for extended outdoor use
- DC 12 V system
- Output terminal: Lead wire with waterproof connector

เอกสาร การใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Specifications NE80E2E

Cell	Polycrystalline silicon solar cells, 125.5 mm square
No. of cells and connections	36 in series
Application	DC 12 V system
Maximum system voltage	DC 540 V
Series fuse rating	10 A
Nominal power	80 W
Dimensions	1,200 x 530 x 35 mm
Weight	8.5 kg
Type of output terminal	Lead wire with connector

Absolute maximum ratings

Parameters	Rating	Unit
Operating temperature	-40 to +90	°C
Storage temperature	-40 to +90	°C

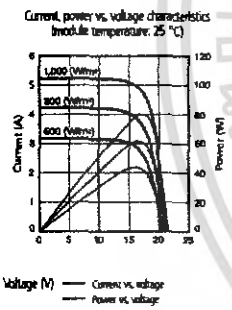
Temperature coefficients

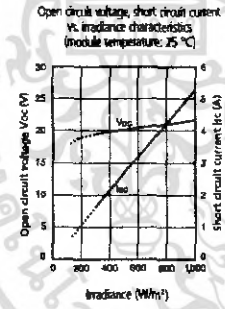
αP_m	-0.485% / °C
αI_{sc}	+0.053% / °C
αV_{oc}	-78.1 mV / °C

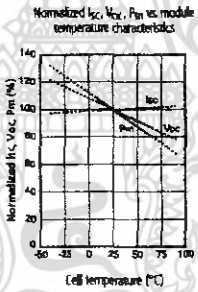
Electro-optical characteristics

Parameters	Symbol	Min.	Typ.	Unit	Conditions
Open circuit voltage	V_{oc}	–	21.3	V	*Standard test conditions* (STC)
Maximum power voltage	V_{pm}	–	17.1	V	
Short circuit current	I_{sc}	–	5.31	A	Irradiance: 1,000 W/m²
Maximum power current	I_{pm}	–	4.67	A	
Maximum power	P_m	76.0	80.0	W	AM 1.5
Encapsulated solar cell efficiency	η_c	–	14.0	%	Module temperature: 25 °C
Module efficiency	η_m	–	12.6	%	

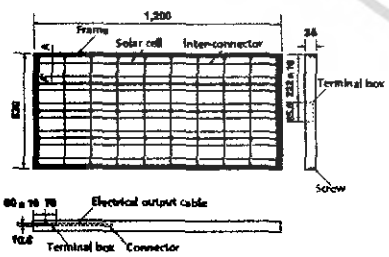
Characteristics

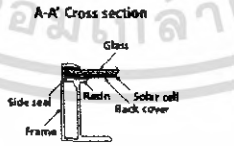


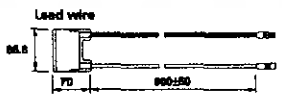




Outline dimensions







Applications

- Grid connected residential systems
- Office buildings
- Solar power stations
- Solar villages
- Villas, mountain cottages
- Pumps
- *Lighting equipment*
- Traffic signs
- Radio relay stations
- Beacons
- Telemeter systems
- Telecommunication systems

In the absence of confirmation by specification sheets, Sharp takes no responsibility for any defects that may occur in equipment using any Sharp products shown in catalogs, data books, etc. Contact Sharp in order to obtain the latest specification sheets before using any Sharp products.

Specifications are subject to change without notice.

The reference image on the front side shows a 19.8 kWp PV system from SES 21 in Wiltshire.

SHARP

Central & Eastern Europe
Tel: +43-(0)1-72 71 90 · Fax: +43-(0)1-72 71 91 41
www.sharp-cee.com

France
Tel: +33-(0)1-49 90 34 00 · Fax: +33-(0)1-48 63 26 21
www.sharp.fr

Germany & Austria
Tel: +49-(0)40-2 37 60 · Fax: +49-(0)40-23 76 21 93
www.sharp.de/solar

Italy
Tel: +39-02-89 59 51 · Fax: +39-02-89 53 08 95
www.sharp.it

Spain & Portugal
Tel: +34-(0)93-5 81 97 00 · Fax: +34-(0)93-6 75 46 11
www.sharp.es

Nordic countries
Tel: +46-(0)8-6 34 36 00 · Fax: +46-(0)8-6 34 36 10
www.sharp.se

Switzerland
Tel: +41-(0)1-8 46 61 11 · Fax: +41-(0)1-8 46 62 25
www.sharp.ch

Benelux
Tel: +31-(0)30-6 35 95 00 · Fax: +31-(0)30-6 35 95 95
www.sharp.nl | www.sharp.be

United Kingdom
Tel: +44-(0)161-2 05 23 33 · Fax: +44-(0)161-2 05 70 76
www.sharp.co.uk/solar

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเอกสารทุกครั้งที่มีการนำไปใช้