

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

โปรแกรมจำลองการทำงานอุปกรณ์ดิจิทัล
(Digital Circuit Simulator)



ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิชาวิศวกรรมคอมพิวเตอร์

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ.2548

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โปรแกรมจำลองการทำงานอุปกรณ์ดิจิทัล
(Digital Circuit Simulator)



ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต
สาขาวิชาวิศวกรรมคอมพิวเตอร์
คณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
พ.ศ.2548

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญาโทปีการศึกษา 2548

ภาควิชาวิศวกรรมคอมพิวเตอร์

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง โปรแกรมจำลองการทำงานวงจรอุปกรณ์ดิจิทัล


(Digital Circuit Simulator)

ผู้จัดทำ

1. นาย กร พวงนาค รหัสนักศึกษา 46015333

2. นาย จิรวุฒิ ยูวเบญจพล รหัสนักศึกษา 46015341




อาจารย์ที่ปรึกษา
(อ.เจริญ วังชุ่มเย็น)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โปรแกรมจำลองการทำงานอุปกรณ์ดิจิทัล

| | | |
|-----------------|--------------|------------------|
| นายกร | พวงนาค | 46015333 |
| นายจิรวุฒิ | ยุวเบญจพล | 46015341 |
| อ. เจริญ | วงษ์ชุ่มเย็น | อาจารย์ที่ปรึกษา |
| ปีการศึกษา 2548 | | |

บทคัดย่อ

วิทยานิพนธ์ฉบับนี้เสนอ โปรแกรมจำลองการทำงานของวงจรดิจิทัลแบบใหม่ให้มีการใช้งานโปรแกรมที่ง่ายยิ่งขึ้น ให้ผู้ใช้งานสามารถจำลองการทำงานของวงจรดิจิทัลได้อย่างง่ายดายกว่าเดิมที่เป็นอยู่ และสามารถใช้งานได้ตั้งแต่ผู้ใช้ที่หัดเริ่มออกแบบวงจรดิจิทัล ไปจนถึงผู้ที่มีประสบการณ์ในการทำงานออกแบบวงจรมาแล้วได้ ซึ่งจะยังคงความถูกต้องของการจำลองการทำงาน และ ความรวดเร็วในการจำลองการทำงานเอาไว้ไม่ให้ลดน้อยลงไปกว่าเดิม พร้อมทั้งมีลักษณะของหน้าต่างโปรแกรมที่ใช้งานได้สะดวก และ มีความคล่องตัวในการทำงานสูง ซึ่งเหมาะแก่การนำไปออกแบบ และ พัฒนาฮาร์ดแวร์ที่มีหลักการการทำงานเป็นดิจิทัล หรือ นำไปใช้ในการศึกษาของนักศึกษาที่กำลังศึกษาทางด้านดิจิทัลอยู่ได้ ซึ่งจะช่วยให้ประหยัดงบประมาณกว่าการนำอุปกรณ์จริงไปต่อเพื่อทดลอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

(Digital Circuit Simulator)

Kom Puangnark 46015333

Jirawut Yubenjapol 46015341

Charoen Vongchumyen Advisor

Academic Year 2004

ABSTRACT

This thesis proposes a program digital circuit simulator new version. Which easy to use more than Old version. For user can simulation digital circuit Design with easier. And can use if user is beginner or user is professional and resault of simulate is still Wrong and Speed is still Fast. And User interface is design to convenient to used. And Flexible to User Too. Which appropriate to design hardware device. Or use it teach student to leane digital curcuit design. Which will economize money more than use real digital device.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และห้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

วิทยานิพนธ์ฉบับนี้สำเร็จได้อย่างดี ด้วยคำแนะนำ และคำปรึกษาจาก อ.เจริญ วงษ์ชุ่มเย็น ซึ่งเป็นอาจารย์ผู้ควบคุมวิทยานิพนธ์ ข้าพเจ้ารู้สึกทราบบ้างในความอนุเคราะห์จากท่านอาจารย์และขอขอบพระคุณเป็นอย่างสูง

ขอกราบพระคุณคณาจารย์ภาควิชาวิศวกรรมคอมพิวเตอร์ คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ทุก ๆ ท่านที่ได้ประสิทธิ์ประสาทวิชาให้กับข้าพเจ้า

ขอขอบคุณเพื่อนๆ พี่ๆ น้องๆ ในภาควิชาวิศวกรรมคอมพิวเตอร์ สถาบันเทคโนโลยี พระจอมเกล้าเจ้าคุณทหารลาดกระบัง ทุกคนที่ให้คำแนะนำต่างๆ และคอยให้กำลังใจเสมอมา

ขอขอบคุณบัณฑิตศึกษาและบัณฑิตวิทยาลัย คณะวิศวกรรมศาสตร์ที่ให้ความช่วยเหลือในเรื่องต่างๆ

สุดท้ายนี้ข้าพเจ้าขอกราบขอบพระคุณ บิดา มารดา และครอบครัวของข้าพเจ้าที่เป็นกำลังใจ และให้การสนับสนุนในทุกเรื่องๆ ทำให้ข้าพเจ้าสามารถทำวิทยานิพนธ์ฉบับนี้สำเร็จลุล่วงด้วยดี

คุณค่าและประโยชน์อันพึงมาจากวิทยานิพนธ์ฉบับนี้ ข้าพเจ้าขอมอบแด่ผู้มีพระคุณทุกท่าน

นาย กร พวงนาค

นาย จีรวุฒิ ยูเบญจพล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และก๊อปปี้หรืออ้างถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

| | หน้า |
|--|------|
| บทคัดย่อภาษาไทย..... | I |
| บทคัดย่อภาษาอังกฤษ..... | II |
| กิตติกรรมประกาศ..... | III |
| สารบัญ..... | IV |
| สารบัญรูป..... | VI |
| บทที่ 1 บทนำ..... | 1 |
| 1.1 ความสำคัญและที่มาของโครงการ..... | 1 |
| 1.2 วัตถุประสงค์ของโครงการ..... | 1 |
| 1.3 ขอบเขตของโครงการ..... | 2 |
| 1.4 วิธีการดำเนินการ..... | 2 |
| 1.5 ประโยชน์ที่คาดว่าจะได้รับ..... | 2 |
| 1.6 ส่วนประกอบของปริญญานิพนธ์..... | 3 |
| บทที่ 2 ทฤษฎีพื้นฐานที่ใช้ในการออกแบบโปรแกรมจำลองการทำงาน..... | 4 |
| 2.1 ความหมายของโปรแกรมจำลองการทำงาน..... | 4 |
| 2.2 ข้อมูลการทำงานของไอซี ทีทีแอล และ ซีโมส..... | 5 |
| 2.3 ข้อมูลการทำงานของ Flip Flop..... | 12 |
| 2.4 ข้อมูลการทำงานของอุปกรณ์อินพุต..... | 16 |
| 2.5 ข้อมูลการทำงานของอุปกรณ์เอาต์พุต..... | 17 |
| บทที่ 3 วิธีการออกแบบโปรแกรมจำลองการทำงานวงจรดิจิทัล..... | 18 |
| 3.1 การออกแบบโครงสร้างการทำงานโปรแกรม..... | 18 |
| 3.1.1 การออกแบบส่วนติดต่อผู้ใช้..... | 18 |
| 3.1.1.1 ส่วนเมนูบาร์..... | 19 |
| 3.1.1.2 ส่วนทูลบาร์..... | 21 |
| 3.1.1.3 ส่วนCircuit Board..... | 22 |
| 3.1.1.4 ส่วนComponent Bar..... | 22 |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และแจ้งอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ (ต่อ)

| | หน้า |
|--|------|
| 3.1.2 ลำดับการทำงานโดยรวมของระบบ..... | 23 |
| 3.2 หลักการออกแบบ Library..... | 23 |
| 3.2.1 ข้อมูลเบื้องต้นของอุปกรณ์..... | 23 |
| 3.2.2 ตำแหน่งสำหรับการเชื่อมต่อ..... | 23 |
| 3.2.3 รูปแบบการทำงาน..... | 24 |
| 3.3 การออกแบบวงจร..... | 31 |
| 3.3.1 หน้าจอเสมือน..... | 32 |
| 3.4 การสร้างสมการการเชื่อมต่อ..... | 35 |
| 3.4.1 การสร้างเส้นทาง..... | 35 |
| 3.4.2 การค้นหาเส้นทาง..... | 36 |
| 3.4.3 การค้นหาเส้นทางแบบมีLoop..... | 37 |
| บทที่ 4 การทดลอง และ ผลการทดลองโปรแกรม..... | 41 |
| 4.1 รูปร่างหน้าตาโปรแกรมจำลองการทำงานวงจรดิจิทัล..... | 41 |
| 4.2 ผลการทดลองการทำงานโปรแกรมจำลองการทำงานวงจรดิจิทัล..... | 42 |
| 4.3 สมรรถนะของโปรแกรมจำลองการทำงานวงจรดิจิทัล..... | 52 |
| บทที่ 5 บทวิจารณ์และสรุป..... | 53 |
| 5.1 บทสรุป..... | 53 |
| 5.2 วิจารณ์สิ่งที่ได้จากโครงงาน..... | 53 |
| 5.3 ปัญหาอุปสรรคและแนวทางแก้ไข..... | 54 |
| 5.4 แนวทางการพัฒนาต่อ..... | 55 |
| บรรณานุกรม..... | 56 |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป

| รูปที่ | หน้า |
|---|------|
| 2.1 แสดงหน้าตาตัวอย่างโปรแกรมจำลองการทำงาน | 4 |
| 2.2 แสดงหน้าตาโปรแกรมจำลองการทำงานวงจรดิจิทัล..... | 5 |
| 2.3 แสดงระดับแรงดันอินพุต และ เอาต์พุตของวงจรรวมที่ทีแอลชนิดมาตรฐาน..... | 5 |
| 2.4 แสดงสัญลักษณ์ สมการการทำงาน และ ตารางความจริง AND GATE..... | 6 |
| 2.5 แสดงสัญลักษณ์ สมการการทำงาน และ ตารางความจริง OR GATE..... | 6 |
| 2.6 แสดงสัญลักษณ์ สมการการทำงาน และ ตารางความจริง NAND GATE..... | 7 |
| 2.7 แสดงสัญลักษณ์ สมการการทำงาน และ ตารางความจริง NOR GATE..... | 7 |
| 2.8 แสดงสัญลักษณ์ สมการการทำงาน และ ตารางความจริง NOT GATE..... | 8 |
| 2.9 แสดงสัญลักษณ์ สมการการทำงาน และ ตารางความจริง EXCLUSIVE OR GATE..... | 8 |
| 2.10 แสดงสัญลักษณ์ สมการการทำงาน และ ตารางความจริง EXCLUSIVE NOR GATE..... | 9 |
| 2.11 แสดงตารางเปรียบเทียบคุณสมบัติทางด้านกระแส ทางอินพุต และ เอาต์พุตทั้งสองชนิด..... | 9 |
| 2.12 แสดงระดับแรงดันอินพุต และ เอาต์พุตของวงจรรวมแบบซีมอส..... | 10 |
| 2.13 แสดงวงจรภายในที่เป็น Output โทเทมโพล..... | 10 |
| 2.14 แสดงวงจรภายในที่เป็น Output คอลเลกเตอร์เปิด | 11 |
| 2.15 แสดงการใช้งานลอจิกเกตแบบคอลเลกเตอร์เปิดมาสร้างแอนเกตสมมูล..... | 11 |
| 2.16 แสดงสัญลักษณ์(ก) และ วงจรภายใน(ข) ของ RS FLIP FLOP | 12 |
| 2.17 ตารางความจริงของ RS Flip Flop..... | 12 |
| 2.18 แสดง สัญลักษณ์ (ก) และ วงจรภายใน (ข) ของ RS FLIP FLOP With Clock..... | 13 |
| 2.19 แสดงตารางความจริงของ FLIP FLOP With Clock..... | 13 |
| 2.20 แสดงสัญลักษณ์ และ ตารางความจริง ของ D Flip Flip..... | 14 |
| 2.21 แสดงสัญลักษณ์ และ ตารางความจริง ของ JK Flip Flip..... | 15 |
| 2.22 แสดงสัญลักษณ์ของสวิตช์ชนิดกดติดปล่อยดับ..... | 16 |
| 2.23 แสดงสัญลักษณ์ของสวิตช์ชนิดกดติดกดดับ..... | 16 |
| 2.24 แสดงสัญลักษณ์ของ LED ใน โปรแกรมจำลองการทำงาน..... | 17 |
| 2.25 แสดงสัญลักษณ์ของ 7 Segment แบบรับอินพุตเป็น BCD..... | 17 |
| 2.26 แสดงสัญลักษณ์ของ 7 Segment แบบรับอินพุต 8 บิต..... | 17 |
| 3.1 แสดงลักษณะหน้าตาของ โปรแกรมจำลองการทำงานที่ได้ออกแบบไว้..... | 19 |
| 3.2 แสดงความสัมพันธ์ของข้อมูลในฐานข้อมูลที่ใช้เก็บ Library..... | 24 |
| 3.3 แสดงการทำงานของกระบวนการทำงานเบื้องต้นของ โปรแกรมจำลองการทำงาน..... | 25 |

สารบัญรูป (ต่อ)

| รูปที่ | หน้า |
|---|------|
| 3.4 แสดงภาพ Datasheet เบอร์ 74138..... | 26 |
| 3.5 แสดงการหาตำแหน่งพิกัดของขาอุปกรณ์..... | 27 |
| 3.6 แสดงการหาตำแหน่งพิกัดของขาอุปกรณ์(ต่อ)..... | 28 |
| 3.7 แสดงตารางคุณสมบัติของขาอุปกรณ์ทางกายภาพ..... | 29 |
| 3.8 แสดงภาพของไอซีที่นำมาเก็บเป็นค่าในตารางในรูปที่ 3.7 ที่ผ่านมา..... | 29 |
| 3.9 แสดงตารางที่เก็บ Function การทำงานของไอซีที่จะเก็บใน Library..... | 30 |
| 3.10 แสดงตารางความสัมพันธ์พิเศษทาง State และ Message ของ ไอซีที่จะเก็บใน Library..... | 30 |
| 3.11 แสดงแนวคิดการทำงานของโปรแกรมในส่วนของการลากอุปกรณ์มาวาง..... | 32 |
| 3.12 แสดงแนวคิดในการออกแบบในส่วนของหน้าจอเสมือน..... | 32 |
| 3.13 แสดงภาพการทำงานของหน้าจอเสมือน..... | 33 |
| 3.14 แสดงภาพการทำงานของหน้าจอเสมือน (ต่อ)..... | 33 |
| 3.15 แสดงผลการทำงานของหน้าจอเสมือน เมื่อมีการย้ายอุปกรณ์..... | 34 |
| 3.16 แสดงการลากเส้นย่อยที่จะเกิดขึ้นได้เมื่อต่อวงจร..... | 35 |
| 3.17 แสดงข้อมูลการลากเส้นที่ได้จากแต่ละเส้นในรูป 3.16..... | 35 |
| 3.18 (ก)แสดงการลากเส้นในวงจร (ข) แสดงข้อมูลการลากเส้นที่เกิดขึ้น..... | 35 |
| 3.19 แสดงการลากเส้นที่จะเกิดขึ้นได้เมื่อต่อวงจร..... | 36 |
| 3.20 แสดงTree ที่เกิดขึ้นจากการต่อวงจรในรูปที่ 3.19..... | 36 |
| 3.21 แสดงตารางที่จะใช้ในการเก็บข้อมูลการต่อวงจรลงในฐานข้อมูลจริง..... | 36 |
| 3.22 แสดงการลากเส้นที่จะเกิดขึ้นได้เมื่อต่อวงจรที่มีลักษณะเป็น Loop..... | 37 |
| 3.23 แสดงTree ที่เกิดขึ้นจากการต่อวงจรในรูปที่ 3.22..... | 37 |
| 3.24 แสดงข้อมูลที่จะเก็บที่เกิดขึ้นจากการต่อวงจรในรูปที่ 3.22..... | 37 |
| 3.25 แสดงโฟลวชาร์ตการทำงานเมื่อมีการรัน..... | 38 |
| 3.26 แสดงการวาด timing Diagram..... | 39 |
| 3.27 แสดงการจัดการเมมโมรี่ของ Timing..... | 39 |
| 3.28 แสดงการจัดการเมมโมรี่ของ Timing เมื่อเมมโมรี่เต็ม..... | 40 |
| 4.1 แสดง หน้าตาโปรแกรมจำลองการทำงานของโปรแกรมที่ได้ออกแบบและพัฒนา..... | 41 |
| 4.2 แสดง ผลจากการทดสอบการนำอุปกรณ์ 7 Segment มาวาง..... | 42 |
| 4.3 แสดง ผลจากการทดสอบการนำอุปกรณ์ Switch มาวาง..... | 42 |
| 4.4 แสดง ผลจากการทดสอบการลากสายเพื่อต่อวงจร..... | 43 |
| 4.5 แสดง ผลจากการทดสอบการเชื่อมต่อสายเพื่อต่อวงจรด้วยจุดเชื่อมต่อ..... | 43 |

สารบัญรูป (ต่อ)

| รูปที่ | หน้า |
|---|------|
| 4.6 แสดง ผลจากการทดสอบการเชื่อมวงจรด้วยกราวด์..... | 44 |
| 4.7 แสดง ผลจากการทดสอบการดูอุปกรณ์ที่ใช้ในการSimulate..... | 44 |
| 4.8 แสดง ผลจากการทดสอบดูการเชื่อมต่อของวงจรจากช่องรายละเอียดการเชื่อมต่อ..... | 45 |
| 4.9 แสดง การเลือกใช้เมนู Routing..... | 46 |
| 4.10 แสดงข้อมูลการเชื่อมต่อของขาต่าง ๆ ของอุปกรณ์..... | 46 |
| 4.11 แสดงผลการทำงานเมื่อกดปุ่ม Run..... | 47 |
| 4.12 แสดงผลการทำงานเมื่อมีการเปลี่ยนแปลงอินพุตของวงจร..... | 47 |
| 4.13 แสดงผลการทำงานเมื่อมีการเปลี่ยนแปลงอินพุตของวงจร(ต่อ)..... | 48 |
| 4.14 แสดงผลการทำงานเมื่อมีการเปลี่ยนแปลงอินพุตของวงจร(ต่อ)..... | 48 |
| 4.15 แสดงผลการทำงาน Timing Diagram ของช่วงเวลาที่ 1..... | 49 |
| 4.16 แสดงผลการทำงาน Timing Diagram ของช่วงเวลาที่ 2..... | 50 |
| 4.16 แสดงผลการทำงาน Timing Diagram ของช่วงเวลาที่ 3..... | 51 |

บทที่ 1

บทนำ

1.1 ความสำคัญและที่มาของโครงการ

ปัจจุบันเทคโนโลยีทางฮาร์ดแวร์ได้พัฒนารุดหน้าไปอย่างรวดเร็วมาก และการออกแบบฮาร์ดแวร์แต่ละครั้งนั้นจะต้องสิ้นเปลืองงบประมาณในการทดลองไปมากมาย ซึ่งเป็นการสิ้นเปลืองงบประมาณไปเป็นส่วนมากกับการทดลองดังกล่าวนี้กับการทดลองกับอุปกรณ์จริง ดังนั้นจึงมีการสร้างโปรแกรมขึ้นมาเพื่อที่จะใช้ในการจำลองการทำงานของอุปกรณ์เหล่านั้นขึ้นมาเพื่อความประหยัด ซึ่งในการออกแบบและพัฒนาอุปกรณ์ฮาร์ดแวร์ในปัจจุบันได้มีโปรแกรมจำลองการออกแบบ และการพัฒนาเกิดขึ้นมากมาย โดยโปรแกรมเหล่านี้มีศักยภาพในการประมวลผลและจำลองการทำงานที่ซับซ้อนได้อย่างรวดเร็วและแม่นยำ แต่ทั้งนี้ผู้พัฒนาต้องมีความรู้และเข้าใจในระบบการเชื่อมต่อและใช้งานอย่างชัดเจน

จากเนื้อหาที่กล่าวข้างต้น จะแสดงให้เห็นว่าผู้พัฒนาต้องเป็นผู้พัฒนาที่มีประสบการณ์มาแล้วพอสมควร ดังนั้นจะเป็นการยากแก่ผู้เริ่มต้นพัฒนา ดังนั้นผู้จัดทำโครงการเล็งเห็นว่าสมควรจะพัฒนาโปรแกรมจำลองการทำงานวงจรดิจิทัล แบบเบื้องต้น หรือที่เรียกว่าแบบทางอุดมคติ ซึ่งจะเหมาะแก่ผู้เริ่มต้นศึกษาการพัฒนาฮาร์ดแวร์ และรวมไปถึง ผู้พัฒนาฮาร์ดแวร์ที่ระบบมีความซับซ้อนที่ต้องการออกแบบระบบเบื้องต้นทาง อุดมคติ เป็นต้น

ซึ่งโปรแกรมที่เราจะออกแบบมานี้จะเน้นให้ลักษณะง่ายต่อการใช้งานของผู้ใช้เพื่อจะให้ผู้ในระดับเริ่มต้นได้ใช้งานได้อย่างสะดวกยิ่งขึ้น

1.2 วัตถุประสงค์ของโครงการ

ปริญญานิพนธ์ฉบับนี้มุ่งหวังเพื่อที่จะสร้างโปรแกรมขึ้นมาเพื่อที่จะใช้ในการทดลองการทำงานของวงจรดิจิทัล เพื่อลดต้นทุนในการนำวงจรจริง ๆ มาทดลองในการออกแบบ และ ลดปัญหาเรื่องอุปกรณ์เสียหายขณะทำการทดลอง พร้อมทั้งทำให้การทดลองออกแบบทางด้านฮาร์ดแวร์เป็นไปได้อย่างสะดวกรวดเร็วยิ่งขึ้น และ ทำให้งานออกแบบมีความคล่องตัวกว่าการใช้วงจรจริงมาทดลอง ดังนั้นปริญญานิพนธ์นี้จะเสนอโปรแกรมจำลองการทำงาน (Digital Circuit Simulator) ซึ่งจะทำให้การออกแบบวงจรทางด้านดิจิทัล ในงานออกแบบฮาร์ดแวร์ให้มีความสะดวกรวดเร็วในการออกแบบ และ มีการใช้งานที่ง่ายขึ้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.3 ขอบเขตของโครงการ

ในปฏิญญาพันธบัตรฉบับนี้ได้นำเสนอโปรแกรมจำลองการทำงานของวงจรดิจิทัล ซึ่งจะ สามารถจำลองการทำงานทางดิจิทัลได้ และสามารถจำลองการทำงานของอุปกรณ์ดิจิทัลจำพวก Gate พื้นฐานต่าง ๆ ได้ เช่น AND Gate , OR Gate , NOR Gate , NAND Gate , NOT Gate , XOR Gate และ XNOR Gate และ สามารถจะลองการทำงานของอุปกรณ์ที่มีลักษณะการทำงานเป็น State อย่างพวก Flip Flop ต่างๆ ได้ เช่น D Flip Flop , T Flip Flop , RS Flip Flop และ JK Flip Flop และ รองรับการจำลองการทำงานของอุปกรณ์อินพุตต่าง ๆ ได้ เช่น Switch , Dip Switch และ KeyPad พร้อมทั้งจำลองการทำงานของอุปกรณ์ที่เป็นเอาต์พุตได้ดังนี้ คือ LED แสดงผล , 7SEGMENT และ LED METRIX ซึ่งการจำลองการทำงานทั้งหมดนี้จะเน้นที่การใช้งานให้ง่าย และ สะดวกต่อผู้ใช้งาน

1.4 วิธีการดำเนินการ

1. ศึกษาการทำงานของอุปกรณ์ต่าง ๆ ที่เกี่ยวข้องเพื่อเข้าใจการทำงานของอุปกรณ์
2. ศึกษาการ โครงสร้างของระบบฐานข้อมูลที่จะนำมาเก็บข้อมูลอุปกรณ์
3. ศึกษาเกี่ยวกับ โครงสร้างของ ไฟล์ที่จะใช้ในการเก็บวงจรที่จะจำลองการทำงาน
4. จัดหาอุปกรณ์ที่จะนำมาจำลองการทำงานเพื่อนำมาทดลองก่อนจะจำลองการทำงาน
5. วิเคราะห์ และออกแบบระบบของ โปรแกรมจำลองการทำงาน
6. พัฒนาโปรแกรมที่ใช้ในการจำลองการทำงานวงจรดิจิทัล
7. วิเคราะห์ผลการทำงานของ โปรแกรมจำลองการทำงาน และ แก้ไขโปรแกรมให้มีการใช้งานได้ง่ายที่สุด และ ทำงานได้ใกล้เคียงกับความเป็นจริงให้มากที่สุด

1.5 ประโยชน์ที่คาดว่าจะได้รับ

1. ได้รับความรู้ความเข้าใจเกี่ยวกับการทำงานของอุปกรณ์ต่าง ๆ
2. ได้รับความรู้ความเข้าใจเกี่ยวกับการสร้างระบบดาต้าเบสที่ใช้เก็บข้อมูลอุปกรณ์
3. ได้รับความรู้ความเข้าใจเกี่ยวกับการสร้าง โปรแกรมจำลองการทำงานวงจรดิจิทัล
4. โปรแกรมจำลองการทำงานวงจรดิจิทัลที่ใช้งานง่าย และ สะดวกในการใช้งาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.6 ส่วนประกอบของปฏิญญานิพนธ์

ปฏิญญานิพนธ์ฉบับนี้ได้แบ่งเนื้อหาออกเป็น 5 บทด้วยกันคือ

บทที่ 1 กล่าวถึงความสำคัญและที่มาของโครงการ วัตถุประสงค์ของโครงการ ขอบเขตของโครงการ วิธีการดำเนินการ ประโยชน์ที่คาดว่าจะได้รับ และส่วนประกอบของปฏิญญานิพนธ์

บทที่ 2 กล่าวถึงทฤษฎีพื้นฐานที่ใช้ในโครงการ ซึ่งประกอบด้วยทฤษฎีอะไรบ้าง ให้บรรยายทฤษฎีทั้งหมดโดยละเอียด

บทที่ 3 กล่าวถึงชิ้นงานของโครงการนี้ ส่วนที่ได้พัฒนาขึ้น การทำงานของระบบหรือชิ้นงานบรรยายโดยละเอียด

บทที่ 4 กล่าวถึงการทดลองและผลการทดลอง การหาค่าสมรรถนะของระบบ การวัดประสิทธิภาพของระบบ พารามิเตอร์ที่ใช้และผลที่ได้จากการจำลองระบบ ผลการทดลองหรือผลการดำเนินงานทั้งหมด

บทที่ 5 เป็นบทวิจารณ์และสรุป ซึ่งกล่าวถึงบทสรุปของโครงการ วิจารณ์สิ่งที่ได้รับจากโครงการ และข้อเสนอแนะสำหรับเป็นแนวทางในการพัฒนาต่อ

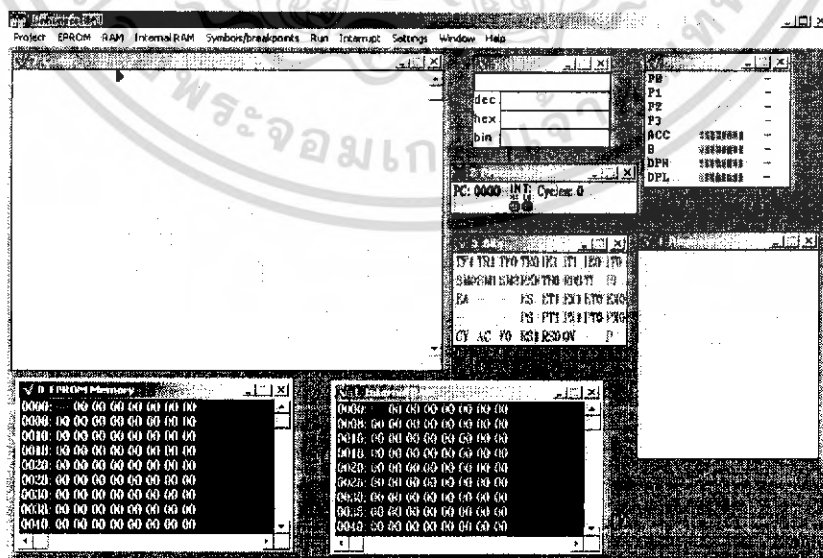
บทที่ 2

ทฤษฎีพื้นฐานที่ใช้ในโรงงาน

ในหัวข้อนี้จะกล่าวถึงทฤษฎีพื้นฐานต่างๆ ที่เกี่ยวข้องในการวิจัย และ พื้นฐานของการทำงานของอุปกรณ์ต่าง ๆ ที่จะนำมาทำการจำลองการทำงานเป็นโปรแกรมจำลองการทำงาน ซึ่งในเนื้อหาในบทนี้จะกล่าวถึง หลักการทำงานของอุปกรณ์ต่าง และ คุณสมบัติของอุปกรณ์ต่าง ๆ ที่จะนำมาจำลองการทำงาน ซึ่งเนื้อหาทั้งหมดนี้จำเป็นสำหรับการออกแบบ และ พัฒนาโปรแกรมจำลองการทำงานทั้งสิ้น

2.1 ความหมายของโปรแกรมจำลองการทำงาน

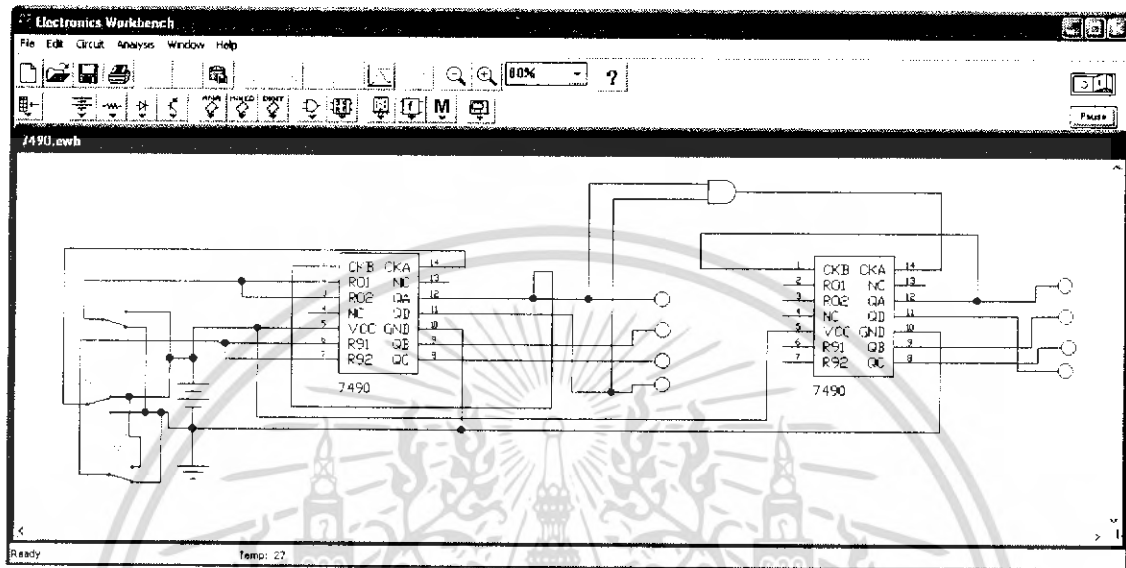
โปรแกรมจำลองการทำงาน หมายถึง โปรแกรมที่สามารถจำลองผลของการทำงานของสิ่งต่าง ๆ บนคอมพิวเตอร์ขึ้นมาให้มีการแสดงผล แบบเสมือนจริงขึ้นมาที่หน้าจอคอมพิวเตอร์ เพื่อที่จะทดลองการทำงานของอะไรบางอย่างขึ้นมา ซึ่งการจำลองนั้นก็จะจำลองมาจากการทำงานจริงของสิ่งเหล่านั้น ซึ่งจะเป็นการจำลองในทางอุดมคติจะเป็นส่วนใหญ่ หรือ บางตัวก็อาจจะแสดงผลการจำลองการทำงานออกมาเป็นในทางปฏิบัติได้ ดังนั้นโปรแกรมจำลองการทำงานของอุปกรณ์ดิจิทัลก็คือ โปรแกรมที่ใช้จำลองการทำงานของวงจรดิจิทัลขึ้นมาให้แสดงผลการทำงานแบบจำลอง ๆ ขึ้นมา ให้เราให้เห็นผลการทำงานของวงจรดิจิทัลนั้น ๆ เพื่อที่จะได้สามารถนำไปออกแบบและประยุกต์ใช้งานได้โดยไม่ต้องนำอุปกรณ์จริง ๆ มาต่อเพื่อดูการทำงาน ซึ่งลักษณะหน้าตาของโปรแกรมจะมีลักษณะดังรูปที่ 2.1



รูปที่ 2.1 แสดง หน้าตาโปรแกรมจำลองการทำงาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

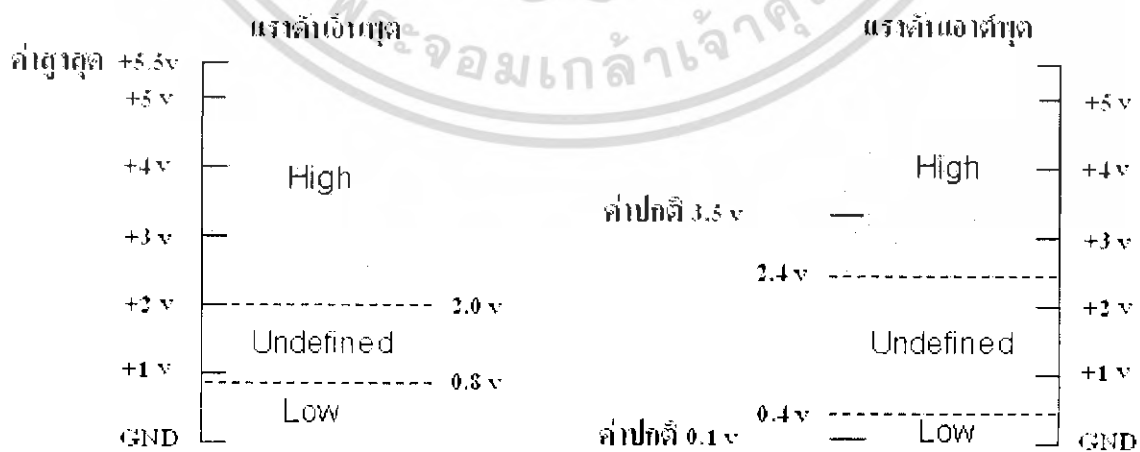
จากรูปที่ 1 ในหน้าที่ผ่านมาเป็น โปรแกรมจำลองการทำงานของไมโครคอนโทรลเลอร์ ซึ่งเป็นโปรแกรมจำลองการทำงานของไมโครคอนโทรลเลอร์ขึ้นมาให้ผู้ใช้ได้เห็นผลการทำงานของไมโครคอนโทรลเลอร์ตัวนั้น ๆ ส่วนโปรแกรมจำลองการทำงานของวงจรดิจิทัลก็จะมีลักษณะหน้าตาดังรูปที่ 2.2



รูปที่ 2.2 แสดงแสดง หน้าตาโปรแกรมจำลองการทำงานของวงจรดิจิทัล

2.2 ข้อมูลการทำงานของไอซี ทีทีแอล และ ซีมอส

TTL ย่อมาจาก Transistor Transister Logic ซึ่งเป็นวงจรลอจิกที่สร้างขึ้นมาจากวงจรถือที่ทำงานด้วยทรานซิสเตอร์ ซึ่งประกอบกันเป็นเกตแบบต่าง ๆ เช่น แอนด์เกต ออร์เกต เป็นต้น โดยระดับแรงดันลอจิกของเกตแบบทีทีแอลชนิดมาตรฐาน เป็นดังรูปที่ 2.3



รูปที่ 2.3 แสดงระดับแรงดันอินพุต และ เอาต์พุตของวงจรรวมทีทีแอลชนิดมาตรฐาน เอกสารนี้เป็เอกสารลิขสิทธิ์ที่สงวนไว้สำหรับใช้ภายในเท่านั้น เมื่อผู้ยู่เห็นเอกสารฉบับนี้เป็นการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรรวมทีทีแอลมีหลายตระกูล เช่น ทีทีแอลมาตรฐาน, ทีทีแอลกำลังงานต่ำ (L), ทีทีแอลชอตต์กี (S), ทีทีแอลชอตต์กีกำลังต่ำ (LS) และ แบบทีทีแอลความเร็วสูง (H) แต่ละชนิดจะมีโครงสร้างของอุปกรณ์ภายในวงจรที่แตกต่างกัน แต่ยังคงใช้ทรานซิสเตอร์ทำงานเป็นสวิตช์ให้วงจรรวมชนิดทีทีแอลทำงานตามทีทีได้รูปแบบ และ สร้างไว้เป็นเกตต่าง ๆ ละจิกเกตพื้นฐานที่สำคัญ ๆ มีดังนี้

1. AND GATE มีสัญลักษณ์ และ การทำงานดังตารางความจริงต่อไปนี้



สมการการทำงาน $Y = A * B$

| A | B | Y |
|---|---|---|
| 0 | 0 | 0 |
| 0 | 1 | 0 |
| 1 | 0 | 0 |
| 1 | 1 | 1 |

รูปที่ 2.4 แสดงสัญลักษณ์ สมการการทำงาน และ ตารางความจริง AND GATE

2. OR GATE มีสัญลักษณ์ และ การทำงานดังตารางความจริงต่อไปนี้



สมการการทำงาน $Y = A + B$

| A | B | Y |
|---|---|---|
| 0 | 0 | 0 |
| 0 | 1 | 1 |
| 1 | 0 | 1 |
| 1 | 1 | 1 |

เอกสารนี้เป็นเอกสารรูปที่ 2.5 แสดงสัญลักษณ์ สมการการทำงาน และ ตารางความจริง OR GATE นี้ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3. NAND GATE มีสัญลักษณ์ และ การทำงานดังตารางความจริงต่อไปนี้



สมการการทำงาน $Y = \text{NOT}(A*B)$

| A | B | Y |
|---|---|---|
| 0 | 0 | 1 |
| 0 | 1 | 1 |
| 1 | 0 | 1 |
| 1 | 1 | 0 |

รูปที่ 2.6 แสดงสัญลักษณ์ สมการการทำงาน และ ตารางความจริง NAND GATE

4. NOR GATE มีสัญลักษณ์ และ การทำงานดังตารางความจริงต่อไปนี้



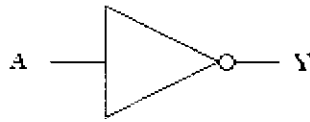
สมการการทำงาน $Y = \text{NOT}(A+B)$

| A | B | Y |
|---|---|---|
| 0 | 0 | 1 |
| 0 | 1 | 0 |
| 1 | 0 | 0 |
| 1 | 1 | 0 |

รูปที่ 2.7 แสดงสัญลักษณ์ สมการการทำงาน และ ตารางความจริง NOR GATE

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5. NOT GATE



สมการการทำงาน $Y = \text{NOT}(A)$

| A | Y |
|---|---|
| 0 | 1 |
| 1 | 0 |

รูปที่ 2.8 แสดงสัญลักษณ์ สมการการทำงาน และ ตารางความจริง NOT GATE

6. EXCLUSIVE OR GATE



| A | B | Y |
|---|---|---|
| 0 | 0 | 0 |
| 0 | 1 | 1 |
| 1 | 0 | 1 |
| 1 | 1 | 0 |

รูปที่ 2.9 แสดงสัญลักษณ์ สมการการทำงาน และ ตารางความจริง EXCLUSIVE OR GATE

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

7. EXCUSIVE NOR GATE



| A | B | Y |
|---|---|---|
| 0 | 0 | 1 |
| 0 | 1 | 0 |
| 1 | 0 | 0 |
| 1 | 1 | 1 |

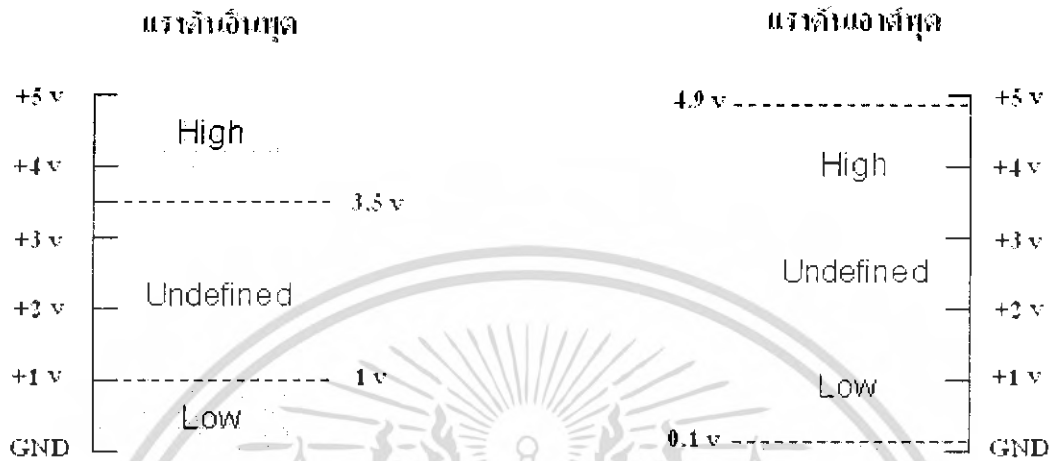
รูปที่ 2.10 แสดงสัญลักษณ์ สมการการทำงาน และ ตารางความจริง EXCUSIVE NOR GATE

ลอจิกเกตที่มีโครงสร้างภายในประกอบด้วยทรานซิสเตอร์ คือ ลอจิกเกตในตระกูล ทีทีแอล นั้น มีขีดจำกัดในเรื่องการสร้างให้มีความสามารถในการรวมวงจรรวมขนาดใหญ่ (ISL, Large Scale Integrated Circuit) จึงมีการพัฒนาเพื่อสร้างลอจิกจากมอสเฟส เรียกว่า วงจรรวมแบบ มอสเฟส และ ซีโมส ซึ่งสามารถสร้างให้ทำงานได้ตามฟังก์ชันเหมือนกับวงจรรวมทีทีแอล แต่ต่างกันที่วงจรรวมในของวงจรรวมแบบมอสและ ซีโมส ใช้มอสเฟต (MOSFET) แทน ทรานซิสเตอร์ ทำให้คุณลักษณะทางแรงดันของลอจิกอินพุต และ เอาต์พุตเปลี่ยนแปลงไป แต่ คุณสมบัติที่เด่นมากของมอสและซีโมส คือ กินกระแสอินพุตต่ำกว่าวงจรรวมที่เป็นทีทีแอล ประมาณ 40 เท่า เลขที่เดียว ดังรูปที่ 2.11

| | ตระกูลของวงจรรวม | กระแสเอาต์พุต | กระแสอินพุต |
|------|--------------------|----------------------|-----------------------|
| TTL | Standard TTL | $I = 400\mu\text{A}$ | $I = 40\ \mu\text{A}$ |
| | | $I = 16\text{mA}$ | $I = 1.6\ \text{mA}$ |
| | Low Power | $I = 400\mu\text{A}$ | $I = 20\ \mu\text{A}$ |
| | Schottky | $I = 8\text{mA}$ | $I = 400\ \text{mA}$ |
| | Advanced Low Power | $I = 400\mu\text{A}$ | $I = 20\ \mu\text{A}$ |
| CMOS | 4000 Series | $I = 400\mu\text{A}$ | $I = 1\ \mu\text{A}$ |
| | | $I = 400\mu\text{A}$ | $I = 1\ \mu\text{A}$ |
| | 74HC00 Series | $I = 4\ \text{mA}$ | $I = 1\ \mu\text{A}$ |
| | | $I = 4\ \text{mA}$ | $I = 1\ \mu\text{A}$ |

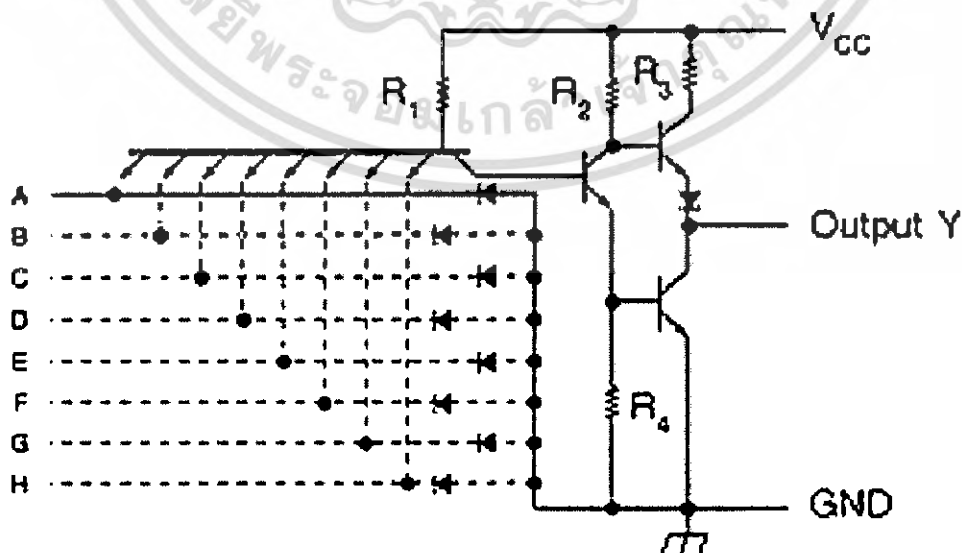
รูปที่ 2.11 ตารางเปรียบเทียบลักษณะสมบัติทางด้านกระแส และ แรงดันอินพุต / เอาต์พุตของทั้งสองชนิด เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ระดับแรงดันอินพุต และ เอาต์พุตของวงจรรวมแบบซีมอส แตกต่างจากทีทีแอล คือ ระดับอินพุต HI ประมาณ 3.5-5 V และ ระดับอินพุต LOW ประมาณ 1.5-0 V และ ระดับแรงดัน เอาต์พุต HI ประมาณ 4.95 – 5V และ เอาต์พุต LOW ประมาณ 0.05-0 V ตามรูปที่ 2.12



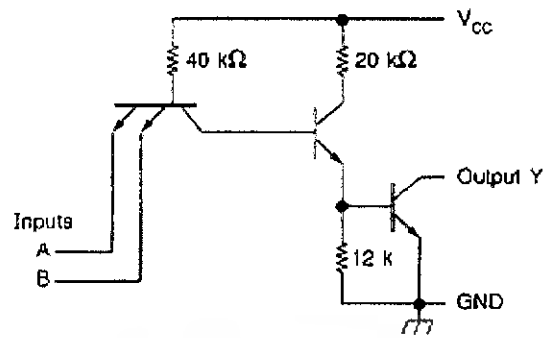
รูปที่ 2.12 แสดงระดับแรงดันอินพุต และ เอาต์พุตของวงจรรวมแบบซีมอส

ลอจิกเกตทั้งสองชนิดนั้น แบ่งตามลักษณะของวงจรรวมเอาต์พุตออกเป็น 2 แบบ คือ 1. เอาต์พุตแบบโทเทมโพล และ 2. เอาต์พุตแบบคอลเลกเตอร์เปิด ซึ่งแตกต่างกันที่ทรานซิสเตอร์ ตัวสุดท้ายที่เอาต์พุต ซึ่งใช้ต่อเพื่อขับไดโอดเปล่งแสง หรือ โหลดว่าต่อแบบใด สังเกตความแตกต่างที่ชัดเจนจากแอมป์เกตเบอร์ 7400 ซึ่งเป็นเอาต์พุตแบบ โทเทมโพล ดังรูปที่ 2.13 และ แอมป์เกตเบอร์ 7401 ซึ่งเป็นเอาต์พุตคอลเลกเตอร์เปิด ดังรูปที่ 2.14



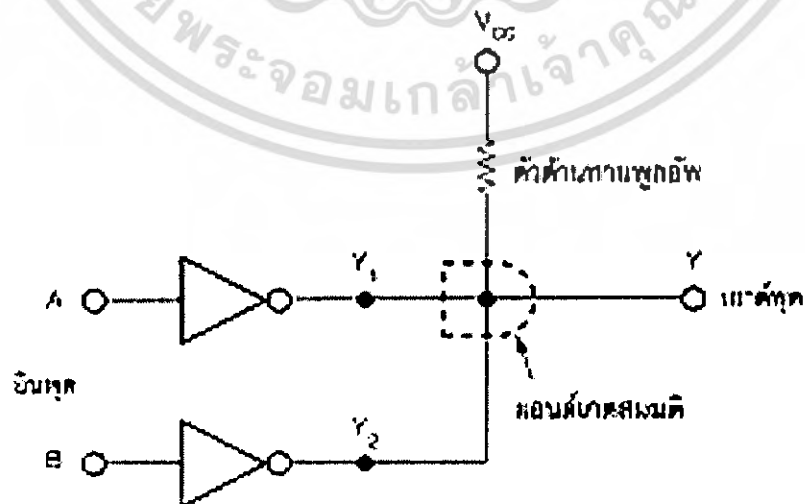
รูปที่ 2.13 แสดงวงจรรวมอินพุตที่เป็น Output โทเทมโพล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ในวงการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.14 แสดงวงจรภายในที่เป็น Output คอลเล็กเตอร์เปิด

เมื่อเทียบการทำงานของเอาต์พุตแบบโทเทมโพล และ แบบคอลเล็กเตอร์เปิดแล้วจะให้ลอจิกที่เอาต์พุตตรงกัน เมื่อใช้โวลต์มิเตอร์วัดค่าแรงดันต่ำ และ สูง แต่ถ้านำไปขับไดโอดเปล่งแสงแล้วจะต่อวงจรต่างกัน กล่าวคือ เกตแบบเอาต์พุตแบบโทเทมโพลต้องต่อเอาต์พุตกับแอนโอดของไดโอดเปล่งแสง และ แคโทดของไดโอดเปล่งแสงลงกราวด์ การติดตั้งของไดโอดเปล่งแสงจะตรงกันกับสถานะลอจิกเอาต์พุต คือ ลอจิก “1” ไดโอดเปล่งแสงจะติด ลอจิก “0” ไดโอดเปล่งแสงจะดับ แต่แบบคอลเล็กเตอร์เปิดนั้นต้องต่อเอาต์พุตกับแคโทดของไดโอดเปล่งแสง และ ต่อแอนโอดของไดโอดเปล่งแสงเข้ากับแหล่งจ่าย โดยต่ออนุกรมกับตัวต้านทานตัวหนึ่ง เรียกว่าตัวต้านทานพูลอัพ เกตแบบคอลเล็กเตอร์เปิดจึงจะทำงานได้ และ ถ้าวัดสถานะลอจิกเอาต์พุตของเกต จะตรงกันข้ามกับการติดตั้งของไดโอดเปล่งแสง ประโยชน์ของลอจิกเกตแบบคอลเล็กเตอร์เปิด คือ การนำไปใช้งานในวงจรที่มีชื่อว่า Wire AND Gate โดยนำเอาต์พุตของเกตชนิดเอาต์พุตคอลเล็กเตอร์เปิดทุกตัวต่อร่วมกัน ดังรูปที่ 2.15



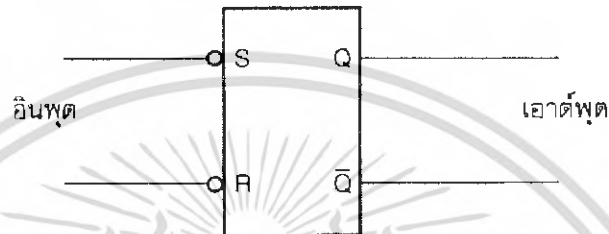
รูปที่ 2.15 แสดงการใช้งานลอจิกเกตแบบคอลเล็กเตอร์เปิดมาสร้างแอนเกตสมมูล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

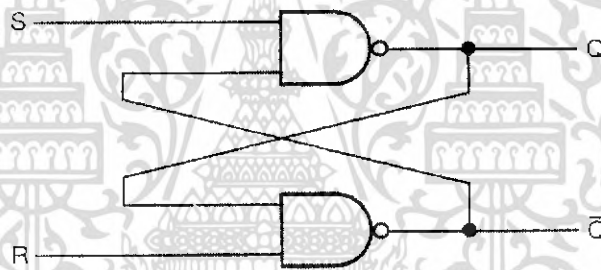
2.3 ข้อมูลการทำงานของ Flip Flop

ฟลิปฟล็อป เป็นอุปกรณ์ลอจิกพวกไบสเทเบิลที่มีอินพุตเดียวหรือ มากกว่า และมี เอาต์พุต 2 เอาต์พุต เอาต์พุตทั้งสองนี้จะต้องแสดงสภาวะลอจิกตรงกันข้ามกัน ฟลิปฟล็อป เป็น วงจรพื้นฐานที่จะนำไปใช้ในการสร้างวงจรดิจิทัลต่าง ๆ ที่เกี่ยวกับวงจรถอดจิกเชิงลำดับ ฟลิป ฟล็อปมีอยู่หลายชนิดดังต่อไปนี้

1. ฟลิปฟล็อปชนิดอาร์เอส มี 2 อินพุตเรียกว่า เซต (Set S) และ รีเซต (Reset R) มี 2 เอาต์พุต คือ Q กับ \bar{Q} มีสัญลักษณ์ และ วงจรภายในดังรูปที่ 2.16



(ก) สัญลักษณ์



(ข) วงจรลอจิกภายใน

รูปที่ 2.16 แสดงสัญลักษณ์(ก) และ วงจรภายใน(ข) ของ RS FLIP FLOP

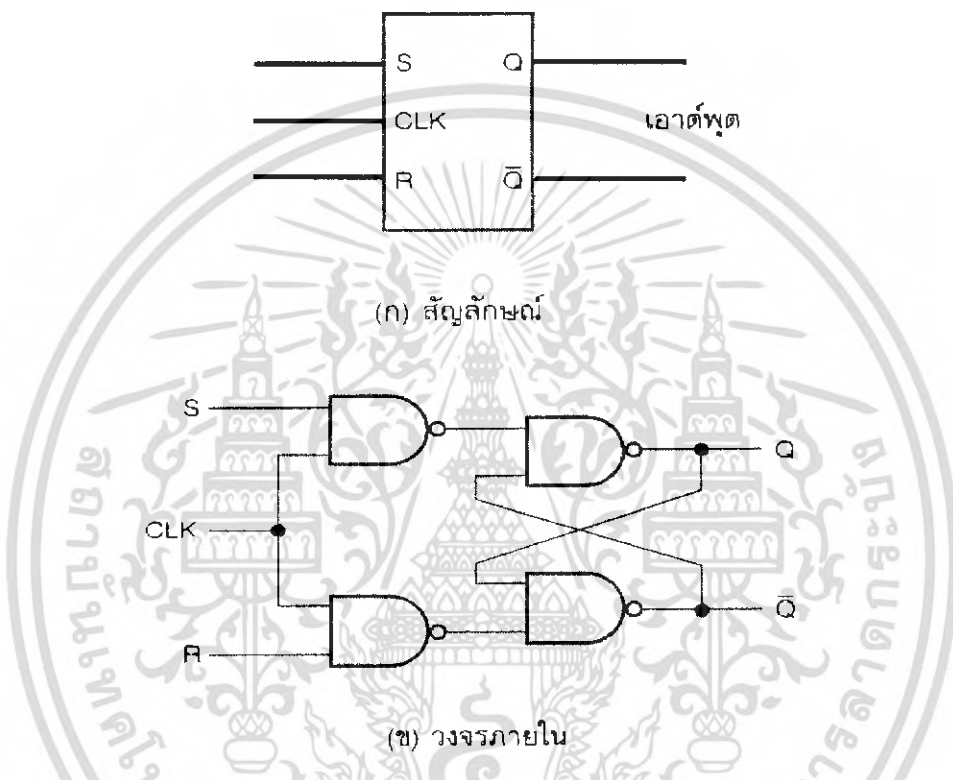
การทำงานของฟลิปฟล็อปชนิดอาร์เอสที่ใช้แชนด์เกตมี 4 สภาวะ เป็นไปตามตาราง ความจริงของฟลิปฟล็อปชนิดอาร์เอสที่แสดงในรูปที่ 2.17

| โหมดการทำงาน | อินพุต | | เอาต์พุต | | |
|--------------|--------|---|----------|-----------|-----------------|
| | S | R | Q | \bar{Q} | ผลของเอาต์พุต Q |
| Prohibited | 0 | 0 | 1 | 1 | ห้ามใช้งาน |
| Set | 0 | 1 | 1 | 0 | เซตให้ Q = 1 |
| Reset | 1 | 0 | 0 | 1 | รีเซตให้ Q = 0 |
| Hold | 1 | 1 | Q | \bar{Q} | ไม่เปลี่ยนแปลง |

รูปที่ 2.17 ตารางความจริงของ RS Flip Flop

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. ฟลิปฟลอปชนิดอาร์เอสควบคุมด้วยสัญญาณนาฬิกา เป็นฟลิปฟลอปที่มีขาอินพุต 3 ขา คือ ขา เซต รีเซต และ คล็อก ทำหน้าที่เป็นขาควบคุมเอาต์พุต มี 2 ขา คือ Q และ /Q ขาคล็อกจะเป็นขาควบคุมการทำงานของฟลิปฟลอป ซึ่งถ้าไม่มีการป้อนสัญญาณนาฬิกาเข้าขาคล็อก ก็จะทำให้ฟลิปฟลอปไม่ทำงานแม้จะได้รับสัญญาณลอคจิกเข้าที่ขา S และ R ฟลิปฟลอปชนิดอาร์เอสควบคุมด้วยสัญญาณนาฬิกา (R-S Flip-Flop With Clock) มีสัญลักษณ์และวงจรภายในดังรูปที่ 2.18 และ มีการทำงานตามตารางความจริงในรูปที่ 2.19



รูปที่ 2.18 แสดงสัญลักษณ์(ก) และ วงจรภายใน(ข) ของ RS FLIP FLOP With Clock

| โมดการทำงาน | อินพุต | | | เอาต์พุต | | ผลของเอาต์พุต Q |
|-------------|--------|---|---|----------------|-----------|-----------------|
| | CLK | S | R | Q | \bar{Q} | |
| Hold | | 0 | 0 | ไม่เปลี่ยนแปลง | | ไม่เปลี่ยนแปลง |
| Reset | | 0 | 1 | 0 | 1 | รีเซตให้ Q = 0 |
| Set | | 1 | 0 | 1 | 0 | เซตให้ Q = 1 |
| Prohibited | | 1 | 1 | 1 | 1 | ห้ามใช้งาน |

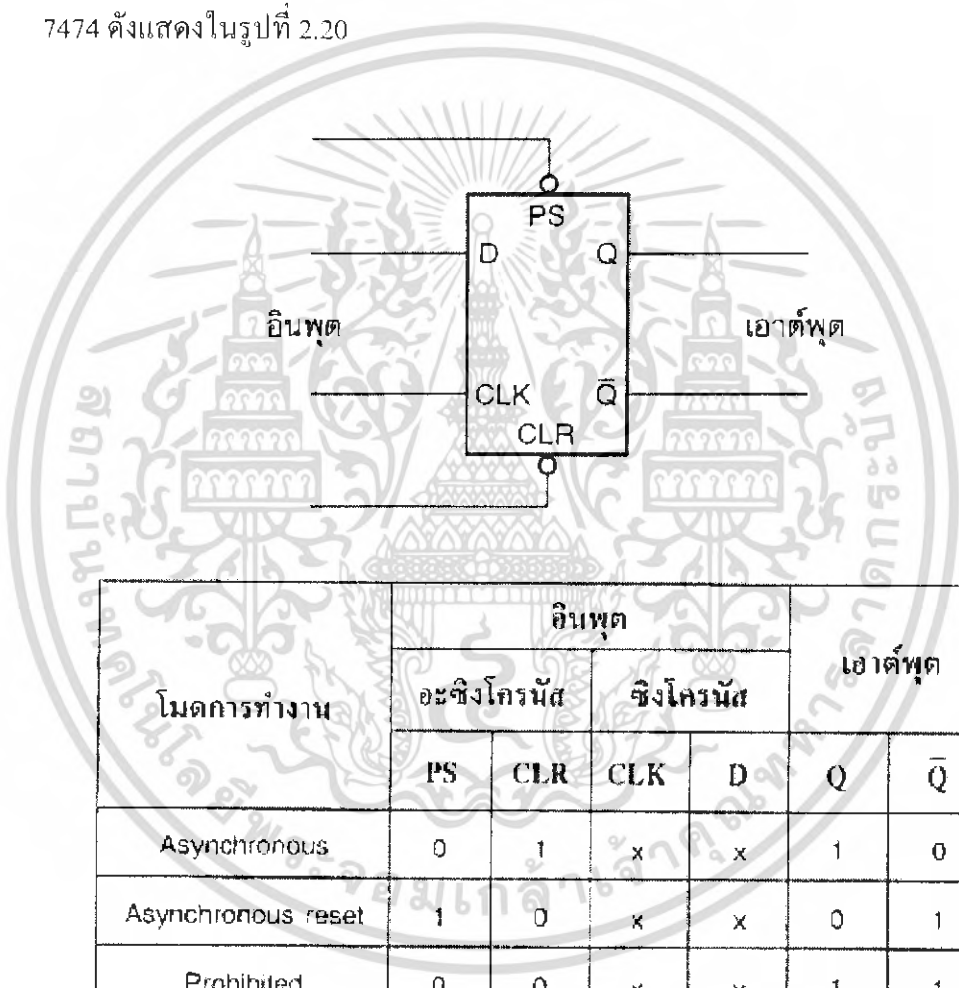
รูปที่ 2.19 แสดงตารางความจริงของ FLIP FLOP With Clock

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่ออนุญาตให้ท่านไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3. ฟลิปฟลอปชนิดดี เป็นฟลิปฟลอปที่มีอินพุต 2 ชุด คือ

- อินพุตซิงโครนัส (Synchronous Input) ประกอบด้วยขาข้อมูล (D) และขาคล็อก (CLK) ซึ่งทำงานร่วมกัน เมื่อป้อนข้อมูลสัญญาณลอจิกเข้าที่ขา D ข้อมูลสัญญาณลอจิกจะถูกส่งผ่านไปยังที่เอาต์พุต Q ได้ก็ต่อเมื่อมีสัญญาณพัลส์ป้อนเข้าขา CLK มาควบคุมการทำงานเท่านั้น

- อินพุตอะซิงโครนัส (Asynchronous Input) ประกอบด้วยขาพรีเซต (PS) และขาเคลียร์ ซึ่งทำงานด้วยลอจิก “0” กล่าวคือ เมื่อป้อน “0” ให้ขา PS จะทำให้ Q = “1” เมื่อป้อน “0” ให้ขา CLR จะทำให้ Q = “0” ฟลิปฟลอปชนิดดีที่นิยมนำมาใช้งาน คือ เบอร์ 7474 ดังแสดงในรูปที่ 2.20



| โหมดการทำงาน | อินพุต | | | | เอาต์พุต | |
|--------------------|-------------|-----|-----------|---|----------|----|
| | อะซิงโครนัส | | ซิงโครนัส | | Q | Q̄ |
| | PS | CLR | CLK | D | | |
| Asynchronous | 0 | 1 | x | x | 1 | 0 |
| Asynchronous reset | 1 | 0 | x | x | 0 | 1 |
| Prohibited | 0 | 0 | x | x | 1 | 1 |
| Set | 1 | 1 | ↑ | 1 | 1 | 0 |
| Reset | 1 | 1 | ↑ | 0 | 0 | 1 |

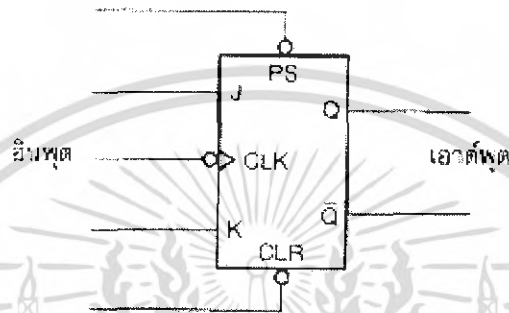
รูปที่ 2.20 แสดงสัญลักษณ์ และ ตารางความจริง ของ D Flip Flip

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4. ฟลิปฟลอปชนิดजेके เป็นฟลิปฟลอปที่ใช้ประโยชน์กันอย่างกว้างขวางในงานดิจิทัล ฟลิปฟลอปชนิดजेकेที่นิยมใช้ คือ เบอร์ 7476 มีอินพุต 2 ชุด คือ

- อินพุตซิงโครไนส์ ประกอบด้วยขา J K และ CLK

- อินพุตอะซิงโครไนส์ ประกอบด้วยขา PS และ ขา CLR ทำงานเหมือนกับ PS และ ขา CLR ของฟลิปฟลอปชนิดดี สัญลักษณ์ และ ตารางความจริงแสดงการทำงานของฟลิปฟลอปชนิดजेकेเบอร์ 7476 แสดงดังรูปที่ 2.21



| โมดการทำงาน | อินพุต | | | | | เอาต์พุต | |
|--------------------|--------------|-----|------------|---|---|----------------|-----------|
| | อะซิงโครไนส์ | | ซิงโครไนส์ | J | K | Q | \bar{Q} |
| | PS | CLR | | | | | |
| Asynchronous | 0 | 1 | x | x | x | 1 | 0 |
| Asynchronous reset | 1 | 0 | x | x | x | 0 | 1 |
| Prohibited | 0 | 0 | x | x | x | 1 | 1 |
| Hold | 1 | 1 | | 0 | 0 | ไม่เปลี่ยนแปลง | |
| Reset | 1 | 1 | | 0 | 1 | 0 | 1 |
| Set | 1 | 1 | | 1 | 0 | 1 | 0 |
| Toggle | 1 | 1 | | 1 | 1 | สภาวะตรงข้าม | |

รูปที่ 2.21 แสดงสัญลักษณ์ และ ตารางความจริง ของ JK Flip Flip

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.4 ข้อมูลการทำงานของอุปกรณ์อินพุต

อุปกรณ์อินพุตนั้นหมายถึง อุปกรณ์ที่ทำหน้าที่ในการรับอินพุต จากผู้ใช้งานเพื่อส่งต่อไป ให้แก่อุปกรณ์ทางลอจิกต่าง ๆ เช่น พวกเกตต่าง ๆ หรือ ฟลิปฟลอปต่าง ๆ หรือ ไม่ว่าจะเป็น อุปกรณ์จำพวกที่เป็นอุปกรณ์เอาต์พุตเลยก็ได้ ซึ่งอุปกรณ์อินพุตที่กล่าวมานี้ก็ได้แก่ อุปกรณ์ จำพวกสวิตช์ต่าง ๆ ซึ่งจะแบ่งออกเป็น 2 ชนิดด้วยกัน คือ

- สวิตช์ชนิดกดติดปล่อยดับ

ซึ่งเป็นสวิตช์ที่มีการทำงาน คือ หากกดก็จะเป็นการช็อดวงจรเข้าด้วยกัน และ หากปล่อยก็จะตัดวงจรออกจากกัน ซึ่งจะใช้ในการจำลองสัญญาณที่มีลักษณะเป็นพัลส์ ได้ ซึ่งมีสัญลักษณ์เป็นรูปที่ 2.22

รูปที่ 2.22 แสดงสัญลักษณ์ของสวิตช์ชนิดกดติดปล่อยดับ

- สวิตช์ชนิดกดติดกดดับ

ซึ่งเป็นสวิตช์ที่มีการทำงาน คือ หากหนึ่งครั้งจะเป็นการช็อดวงจรเข้าด้วยกัน ซึ่ง หากปล่อยแล้วก็ยังช็อดวงจรอยู่อย่างนั้นไปเรื่อย ๆ จนกว่าจะมีการกดอีกครั้งหนึ่งจึงจะ เป็นการตัดวงจรออกจากกัน ซึ่งจะมีสัญลักษณ์ดังรูปที่ 2.23

รูปที่ 2.23 แสดงสัญลักษณ์ของสวิตช์ชนิดกดติดกดดับ

2.5 ข้อมูลการทำงานของอุปกรณ์เอาต์พุต

อุปกรณ์เอาต์พุตนั้นก็คือ อุปกรณ์เป็นอุปกรณ์ที่ส่งผลการจำลองการทำงานมาให้แก่ผู้ใช้โปรแกรม โดยรับอินพุตของตัวอุปกรณ์มาจากอุปกรณ์จำพวกเกตต่าง ๆ หรือ อุปกรณ์จำพวกฟลิปฟล็อป ซึ่งอุปกรณ์เอาต์พุตเหล่านี้ก็ได้แก่ LED และ 7SEGMENT ซึ่งมีหลักการทำงานดังนี้

- LED ผลการทำงานของมันก็คือ หลอดจะสว่างเมื่อมีอินพุตเป็นลอจิก “1” และ หลอดจะดับเมื่อลอจิกเป็น “0” ซึ่ง LED นั้นจะมีสัญลักษณ์ในโปรแกรมจำลองการทำงานดังรูปที่ 2.24



รูปที่ 2.24 แสดงสัญลักษณ์ของ LED ในโปรแกรมจำลองการทำงาน

- 7 Segment นั้นมีอยู่ 2 แบบ คือ
 - แบบที่มีอินพุตเป็นแบบ BCD
 แบบนี้การทำงานจะเป็นแบบรับรหัส BCD เข้าไปเพื่อแสดงออกเป็นตัวเลขฐาน 16 ออกมาที่เอาต์พุต มีสัญลักษณ์ดังรูปที่ 2.25



รูปที่ 2.25 แสดงสัญลักษณ์ของ 7 Segment แบบรับอินพุตเป็น BCD

- แบบที่มีอินพุตเป็นแบบ 8 Bits
- แบบนี้การทำงานจะเป็นแบบรับอินพุตแบบ 8 บิตเข้าไปเพื่อแสดงออกเป็นการติดดับของหลอด แต่ละจุดบนตัว 7 Segment ซึ่งจะมีสัญลักษณ์ในโปรแกรมจำลองการทำงาน ดังรูปที่ 2.26



รูปที่ 2.26 แสดงสัญลักษณ์ของ 7 Segment แบบรับอินพุต 8 บิต

บทที่ 3

วิธีการออกแบบโปรแกรมจำลองการทำงานวงจรดิจิทัล

ข้อดีของโปรแกรมจำลองการทำงานแบบที่มีอยู่นั้น คือ ใช้งานได้ยาก ด้วยการที่ใช้งานได้นี้ จึงทำให้การพัฒนาฮาร์ดแวร์เป็นไปได้โดยไม่ราบรื่นนัก และ เป็นเหตุให้การออกแบบ และ พัฒนาฮาร์ดแวร์นั้นเป็นไปได้อย่างช้า ๆ ไม่รวดเร็วเท่าที่ควร

การแก้ปัญหาข้างต้นนี้ เราจึงออกแบบ และ พัฒนาโปรแกรมจำลองการทำงานขึ้นมาใหม่ ให้มีความสะดวก และ คล่องตัวในการใช้งานที่มากขึ้น พร้อมทั้งทำให้ ผู้ใช้ สามารถใช้งานได้ อย่างง่ายดาย ไม่ว่าจะ เป็น User ที่มีความชำนาญในการออกแบบอยู่แล้ว หรือ ผู้ใช้ที่เป็นผู้ใช้ระดับ เริ่มต้น ซึ่งไม่เคยออกแบบ หรือ พัฒนาฮาร์ดแวร์ใด ๆ มาเลย ก็สามารถใช้งานได้ อย่างราบรื่น

ในบทที่ 3 นี้จะกล่าวถึงการออกแบบโปรแกรมจำลองการทำงานของวงจรดิจิทัล และ แนวคิดต่าง ๆ ที่นำมาใช้ในการออกแบบ พร้อมทั้งแนวคิดต่าง ๆ ในการจำลองการทำงานวงจรดิจิทัล

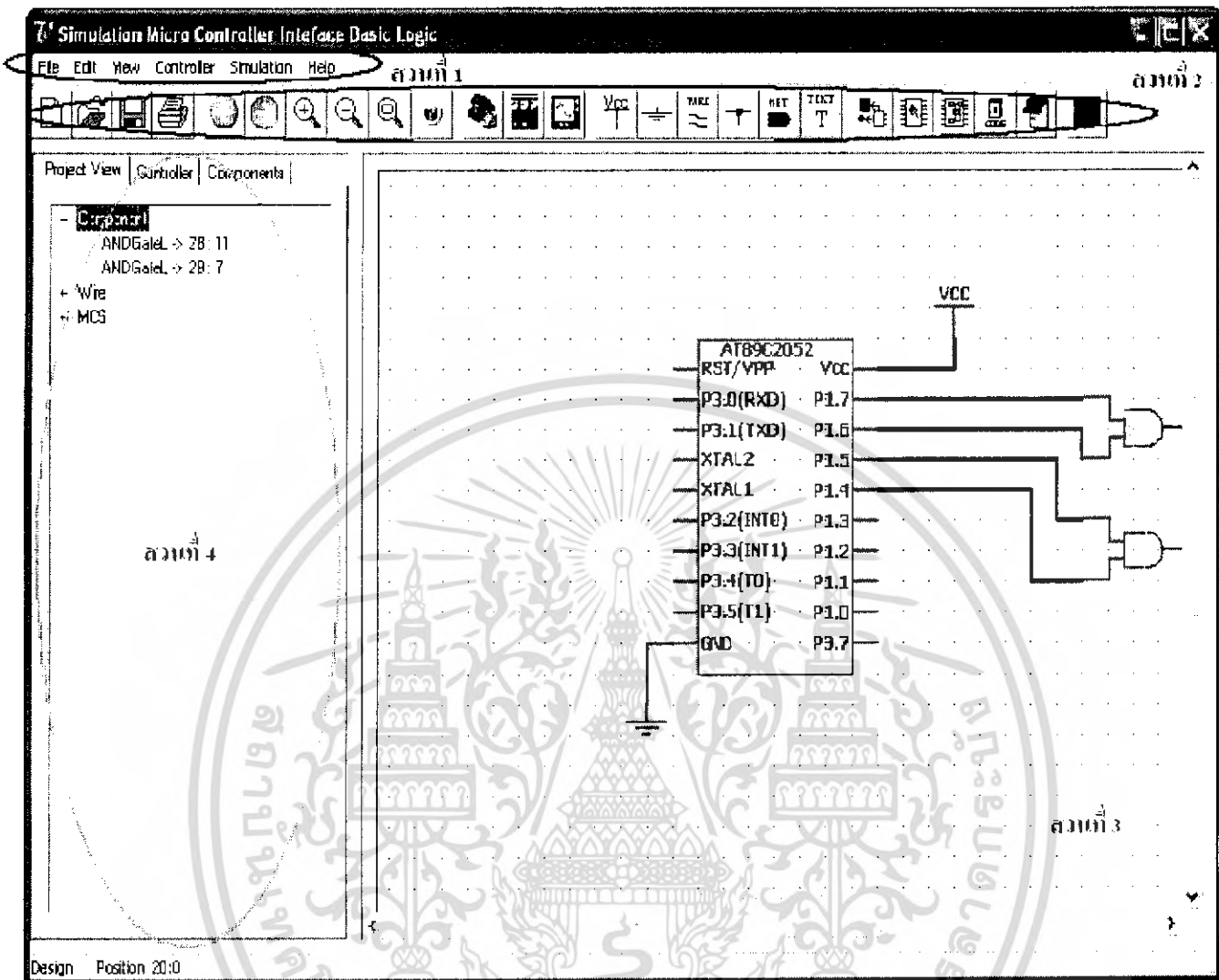
3.1 การออกแบบโครงสร้างการทำงานทางโปรแกรม

3.1.1 การออกแบบส่วนติดต่อผู้ใช้ (User interface)

ในการออกแบบส่วนติดต่อผู้ใช้นั้น ได้แบ่ง ออกเป็นส่วน ๆ ได้ 4 ส่วนดังนี้ คือ

1. ส่วนของ Menu Bar (ส่วนที่ 1)
2. ส่วนของ Tool Bar (ส่วนที่ 2)
3. ส่วนของ Circuit Board (ส่วนที่ 3)
4. ส่วนของ Component Bar (ส่วนที่ 4)

ซึ่งลักษณะหน้าตาของโปรแกรมจะมีลักษณะดังรูปที่ 3.1



รูปที่ 3.1 แสดงลักษณะหน้าตาของโปรแกรมจำลองการทำงานที่ได้ออกแบบไว้

3.1.1.1 ส่วนที่ 1 (เมนูบาร์) จะมีเมนูให้เลือกดังนี้

- File

- New ใช้ในการสร้าง Project ใหม่
- Open ใช้ในการเปิด Project เดิมมาพัฒนาต่อ
- Save ใช้ในการเก็บ Project ไว้พัฒนาต่อ
- Save as ใช้ในการเก็บ Project ไว้พัฒนาต่อโดยไม่ Save ทับต้นฉบับเดิม
- Print ใช้ในการพิมพ์วงจรที่ได้พัฒนาไว้
- Exit ออกจากโปรแกรม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- Edit
 - Routing ใช้ในการเรียกหน้าต่างแสดงสมการการเชื่อมต่อ
 - Error Report ใช้ในการเรียกหน้าต่างแสดงความผิดพลาดของวงจร
- View
 - Zoom In ใช้ในการขยายวงจรที่กำลังพัฒนา
 - Zoom Out ใช้ในการย่อขนาดวงจรที่กำลังพัฒนา
 - Fit Screen ใช้ในการปรับเป็นขนาดที่พอดีหน้าจอ
 - Simulation ใช้ในการเปิดหน้าจอจำลองการทำงานขึ้นมา
 - Memory ใช้ในการเปิดหน้าต่างแสดงข้อมูลในหน่วยความจำของ MCS
 - Register ใช้ในการเปิดหน้าต่างแสดงข้อมูลใน Register ออกมาดู
 - Hex Code ใช้ในการเปิดหน้าต่างสำหรับจัดการกับกร โหลดไฟล์ .Hex
 - Report ใช้ในการเปิดหน้าต่างสำหรับแสดงรายงานการทำงานของ MCS
 - Show All ใช้เปิดหน้าต่างทั้งหมดที่กล่าวมา
- Controller
 - Properties ใช้ในการกำหนดค่าการทำงานและคุณสมบัติของ Controller
- Simulation
 - Run ใช้ในการจำลองการทำงานแบบต่อเนื่อง
 - Step Run ใช้ในการจำลองการทำงานแบบเป็น Step
 - Pause ใช้ในการหยุดการจำลองการทำงานแบบชั่วคราว
 - Stop ใช้ในการยกเลิกการจำลองการทำงาน
 - Reset ใช้ในการเริ่มการจำลองการทำงานใหม่ อีกครั้ง
- Help
 - Simulate Help ใช้ในการดูข้อมูลอธิบายการใช้ Simulate
 - Controller Help ใช้ในการดูข้อมูลอธิบายการใช้ Controller

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.1.1.2 ส่วนที่สอง (Tool Bar)

-  ใช้ในการสร้าง Project ใหม่
-  ใช้ในการเปิด Project เดิมมาพัฒนาต่อ
-  ใช้ในการเก็บ Project ไว้พัฒนาต่อ
-  ใช้ในการพิมพ์วงจรที่ได้พัฒนาไว้
-  ใช้ในการขยายวงจรที่ได้กำลังพัฒนา
-  ใช้ในการย่อขนาดวงจรที่กำลังพัฒนา
-  ใช้ในการปรับเป็นขนาดที่พอดีหน้าจอ
-  ใช้ในการดูข้อมูลอธิบายการใช้งานโปรแกรม
-  ใช้เรียกใช้งาน Function Generator
-  ใช้เรียกใช้งาน Scope
-  ใช้เลือกใช้งาน แหล่งจ่ายไฟ
-  ใช้เลือกใช้งาน คราวด์
-  ใช้ในการเลือกอุปกรณ์ในการเชื่อมต่อสาย
-  เลือกใช้ Junction ในการเชื่อมต่อสายเข้าด้วยกัน
-  เลือกใช้ Net เพื่อเป็นทางเชื่อมต่อแทนสาย
-  ใช้ในการสร้างลาเบลเพื่อคอมเม้นอุปกรณ์
-  ใช้ในการเปิดหน้าจอจำลองการทำงานขึ้นมา
-  ใช้ในการเปิดหน้าต่างแสดงข้อมูลในหน่วยความจำของ MCS
-  ใช้ในการเปิดหน้าต่างแสดงข้อมูลใน Register ออกมาดู
-  ใช้ในการเปิดหน้าต่างสำหรับจัดการกับการ โหลด ไฟล์ .Hex
-  ใช้ในการเปิดหน้าต่างสำหรับแสดงรายงานการทำงานของ MCS
-  ใช้ในการเลือกสีของสายที่ใช้เชื่อมต่อวงจร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.1.1.3 ส่วนที่ 3 Circuit Board

จะเป็นส่วนที่ใช้ในการสร้างวงจร เพื่อที่จะนำมาทำการ Simulate การทำงานของวงจร จะเป็นหน้าว่างเปล่า ซึ่งมีจุด Grid เพื่อช่วยบอกพิกัดในการวางอุปกรณ์ และ เชื่อมต่อสาย ซึ่งอุปกรณ์นั้นจะสามารถหามาได้จากส่วนที่ 4 ทางซ้ายมือ หรือ จาก Tool Bars บางตัว มาใช้งานได้

3.1.1.4 ส่วนที่ 4 (Component Bar)

นั่นเป็นส่วนที่ใช้ในการเลือกอุปกรณ์ลงมาวางเรียงกันในส่วนที่ 3 นั้นเอง ซึ่งจะแบ่งเป็น 3 ช่อง ย่อย ๆ ได้แก่

- Project View

ในส่วนนี้จะเป็นส่วนที่บอกรายละเอียดในการเชื่อมต่อ และ บอกรายละเอียดของอุปกรณ์ที่เรานำมาวางว่ามีอะไรบ้าง และ อยู่ที่พิกัดไหน

- Controller

ในส่วนนี้จะเป็นส่วนที่จะใช้ในการเลือกอุปกรณ์ที่เป็นคอนโทรลเลอร์ ซึ่งทำให้เมื่อพัฒนาต่อ ในภายภาคหน้า

- Components

ในส่วนนี้จะเป็นส่วนที่จะใช้ในการเลือกอุปกรณ์ที่เป็นอุปกรณ์ที่นำมาต่อรวม ซึ่งจะแบ่งออกเป็น 5 ประเภทย่อย คือ

- Basic Gate ได้แก่อุปกรณ์จำพวก Gate ทั่วไป
- Flip Flop ได้แก่อุปกรณ์จำพวก ที่มีการเก็บสถานะได้
- TTL ได้แก่อุปกรณ์จำพวกที่เป็นรูปแบบ IC
- I/P Device ได้แก่อุปกรณ์จำพวกที่เป็นอุปกรณ์ที่รับข้อมูลจาก User
- O/P Device ได้แก่อุปกรณ์จำพวกที่แสดงผลการทำงานให้ User ทราบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.1.2 ลำดับการทำงานโดยรวมของระบบ

- สร้างและกำหนด Library กับอุปกรณ์เชื่อมต่ออื่นๆ
- สร้างวงจรและทำการเชื่อมต่อความสัมพันธ์
- สร้างเส้นทางการเชื่อมต่อ
- สร้างสมการการทำงานจากการเชื่อมต่อ
- จำลองการทำงานและแสดงผล

3.2 หลักการออกแบบ library

การออกแบบ library นั้นมีแนวคิด และ ขอบเขตว่าอุปกรณ์ ชนิดใด ๆ ที่ต้องการสร้าง ใช้งาน ต้องประกอบไปด้วย ข้อมูลเบื้องต้น ตำแหน่งการเชื่อมต่อ และ รูปแบบการทำงานโดย ส่วนประกอบแต่ละส่วนนั้นจะมีโครงสร้าง และ หลักการดังต่อไปนี้

3.2.1 ข้อมูลเบื้องต้นของอุปกรณ์ (Library Component)

- Name ชื่ออุปกรณ์ โดยมีความสัมพันธ์เป็น ตัวบ่งชี้ประจำอุปกรณ์ ซึ่งใช้ในการอ้างอิงถึง
- Type ชนิดของอุปกรณ์ เพื่อจำแนกประเภท หรือ จัดกลุ่ม
- Pin จำนวนขาที่สามารถใช้ได้ในการแสดงผล เพื่อออกแบบ
- BmpName ไฟล์ภาพที่ใช้ในการแสดงผล เพื่อออกแบบ
- Description ข้อมูลเพิ่มเติมเกี่ยวกับอุปกรณ์ชนิดนี้

3.2.2 ตำแหน่งสำหรับการเชื่อมต่อ (Pin table)

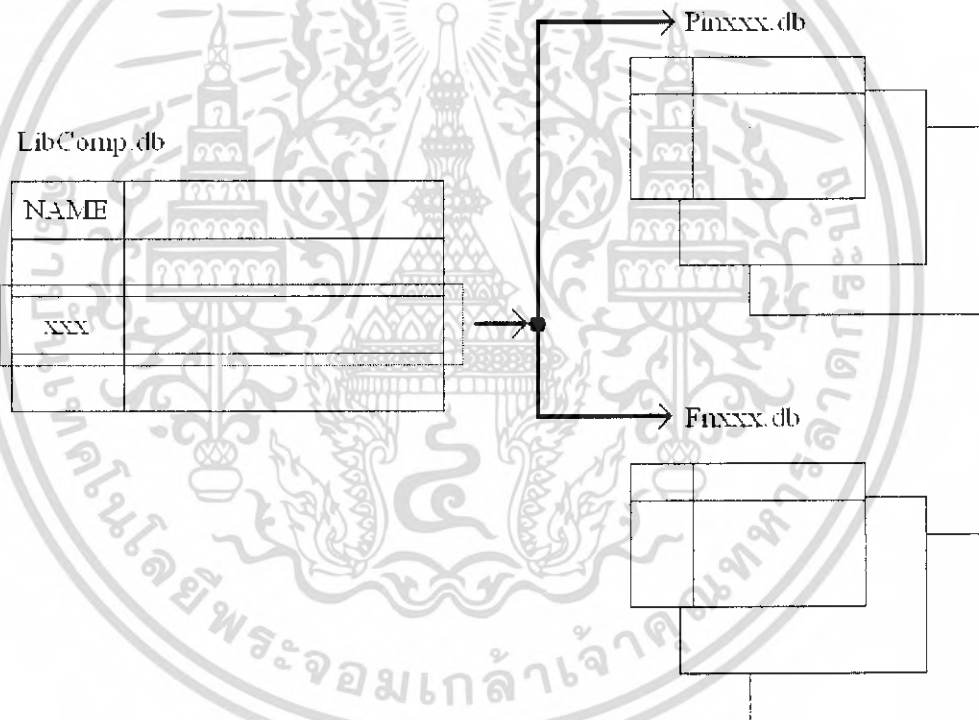
- PinName ชื่อประจำขาอุปกรณ์
- Type ชนิดการเชื่อมต่อของขาอุปกรณ์ โดยมี
 - NC >> ไม่ใช้งาน
 - IN >> ขารับสัญญาณ
 - OUT >> ขาส่งสัญญาณออก
 - Bidirection >> ขาที่สามารถรับ และ ส่งได้พร้อมกัน
- X ตำแหน่งอ้างอิงบนภาพทางแนวนอน
- Y ตำแหน่งอ้างอิงบนภาพทางแนวตั้ง
- Description ข้อมูลเพิ่มเติมประจำขาอุปกรณ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2.3 รูปแบบการทำงาน (Function table)

- PinName [Pins] ชื่อขาอุปกรณ์ มี Field จำนวนเท่ากับจำนวนขาเชื่อมต่อ
- PresentState ค่าปัจจุบัน ใช้สำหรับตรวจสอบสถานะ
- NextState ค่าในอนาคต ใช้กำหนดสถานะใหม่ให้แก่อุปกรณ์
- EventState การกระทำจากผู้ใช้โดยมี
 MOUSE ON >> เป็นจริงเมื่อ mouse ชี้อยู่บนอุปกรณ์ชนิดนี้
 MOUSE CLICK >> เป็นจริงเมื่อ mouse click บนอุปกรณ์
- Picturename ภาพแสดงผลในสถานะปัจจุบัน

ซึ่งความสัมพันธ์ทางฐานข้อมูลของการจัดเก็บ Libraly จะมีลักษณะดังรูปที่ 3.2



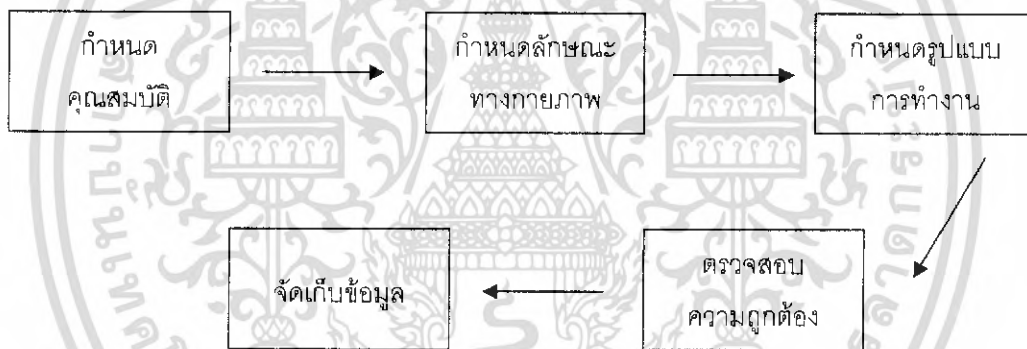
รูปที่ 3.2 แสดงความสัมพันธ์ของข้อมูลในฐานข้อมูลที่ใช้เก็บ Libraly

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากนั้นจึงนำข้อมูลดังกล่าวมาทำตามกระบวนการดังนี้

1. กำหนดคุณสมบัติทางกายภาพเบื้องต้น
2. กำหนดคุณสมบัติประจำอุปกรณ์ทุกขา
3. สร้างตารางการทำงาน (truth table) เพื่อกำหนดคุณสมบัติการทำงานของอุปกรณ์
4. ตรวจสอบ การทำงานเพื่อตรวจสอบความถูกต้อง
5. จัดเก็บข้อมูล library

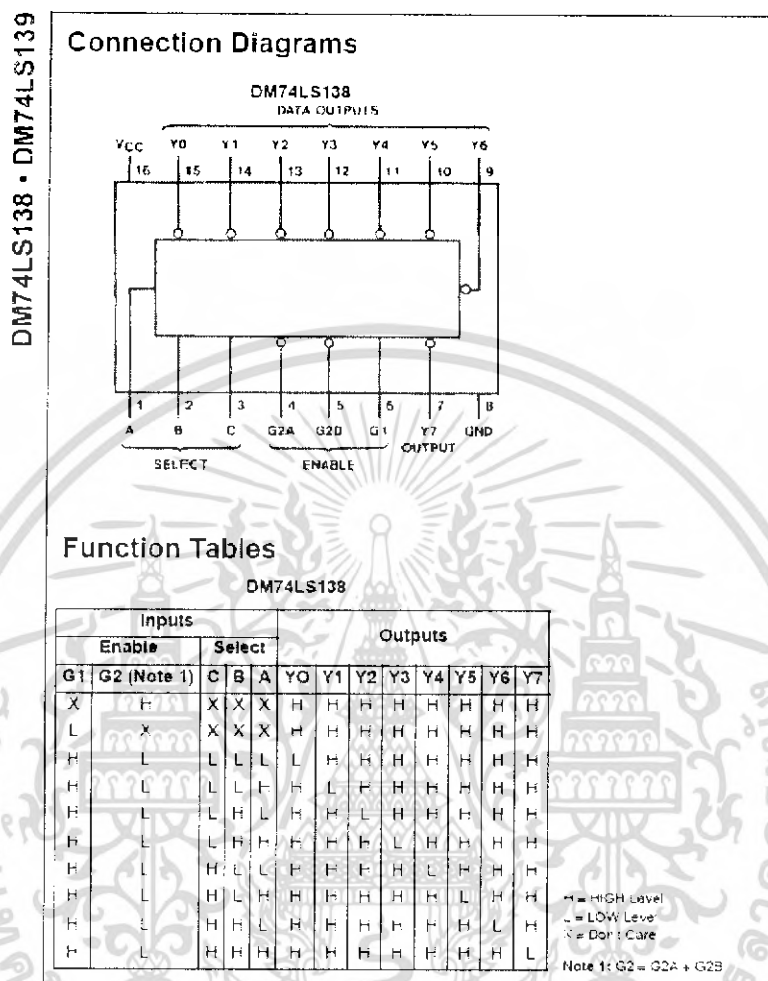
ซึ่งการทำงานทั้งหมดที่กล่าวมานี้จะแสดงออกมาให้เห็นได้ดังรูปที่ 3.3



รูปที่ 3.3 แสดงการทำงานของกระบวนการทำงานเบื้องต้นของโปรแกรมจำลองการทำงาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตัวอย่าง การสร้างอุปกรณ์ 74138



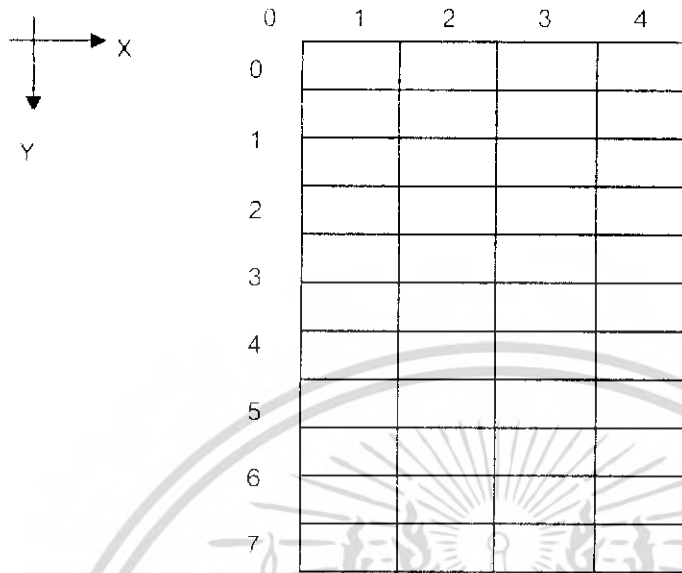
รูปที่ 3.4 แสดงภาพ Datasheet เบอร์ 74138

กระบวนการที่ 1 กำหนดคุณสมบัติทางกายภาพเบื้องต้น

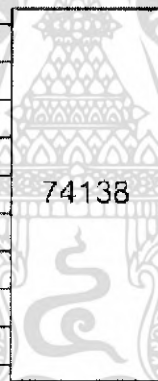
| | | |
|-------------|---|----------------------------------|
| Id | = | 00001 |
| Type | = | IC |
| Name | = | DM74LS138 |
| Picture | = | library/Pic/74138.bmp |
| Pins | = | 16 |
| Description | = | 3 – Line – to – 8 – Line Decoder |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากกระบวนการที่ 1 จะได้

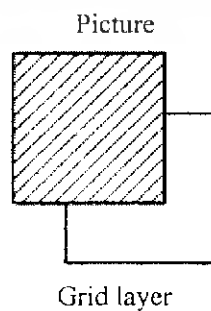


Grid layer

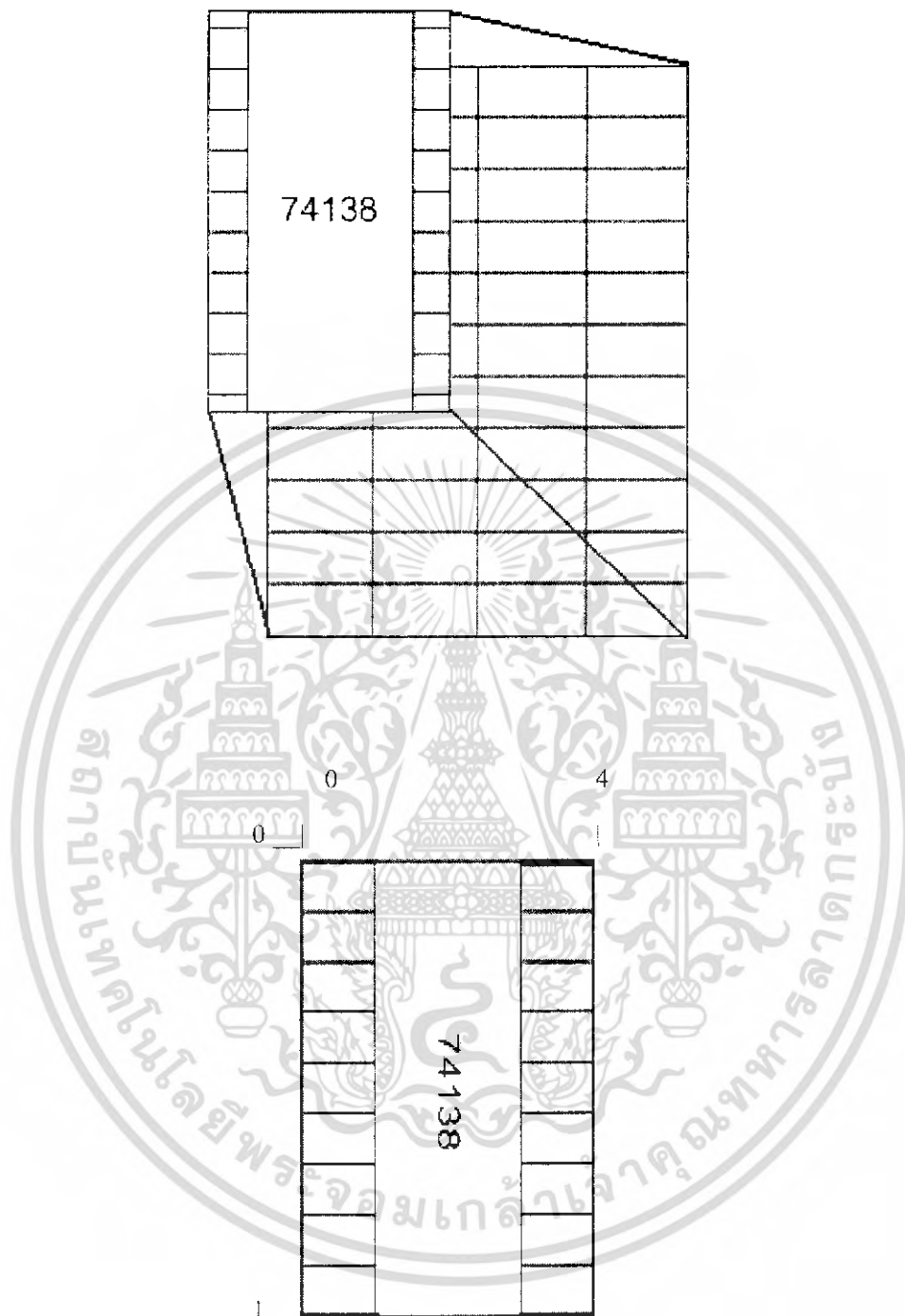


Picture = library / Pic / 74138.bmp

จากนั้นนำภาพมาซ้อน เพื่อให้ได้ซึ่งตำแหน่งขำอุปกรณ์



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ในการเรียนการสอนเท่านั้น ไม่ควรนำไปใช้ประโยชน์ด้านการค้า
รูปที่ 3.5 แสดงการหาตำแหน่งพิกัดของขำอุปกรณ์
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.6 แสดงการหาค่าแห่งพิกัดของขาอุปกรณ์(ต่อ)

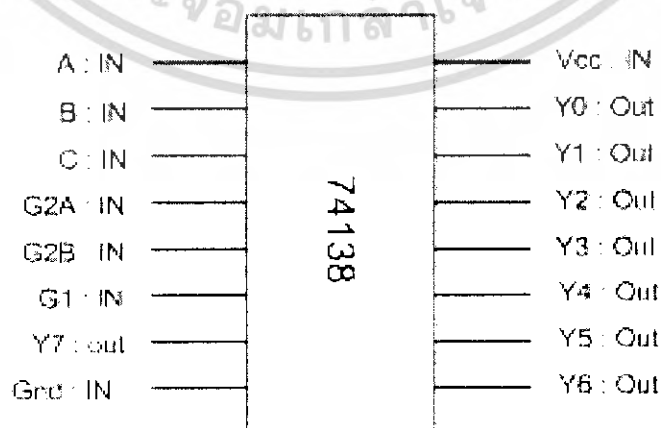
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กระบวนการที่ 2 กำหนดคุณสมบัติของขาอุปกรณ์ทางกายภาพ

| Number | Name | Type | Pin | |
|--------|------|------|-----|---|
| | | | X | Y |
| 1 | A | IN | 0 | 1 |
| 2 | B | IN | 0 | 2 |
| 3 | C | IN | 0 | 3 |
| 4 | G2A | IN | 0 | 4 |
| 5 | G2B | IN | 0 | 5 |
| 6 | G1 | IN | 0 | 6 |
| 7 | Y7 | OUT | 0 | 7 |
| 8 | GND | NC | 0 | 8 |
| 9 | Y6 | OUT | 4 | 1 |
| 10 | Y5 | OUT | 4 | 2 |
| 11 | Y4 | OUT | 4 | 3 |
| 12 | Y3 | OUT | 4 | 4 |
| 13 | Y2 | OUT | 4 | 5 |
| 14 | Y1 | OUT | 4 | 6 |
| 15 | Y0 | OUT | 4 | 7 |
| 16 | VCC | NC | 4 | 8 |

รูปที่ 3.7 แสดงตารางคุณสมบัติของขาอุปกรณ์ทางกายภาพ

ถ้าขา VCC กับ GND กำหนด type เป็น NC เพราะโปรแกรมทำงานทางอุดมคติ



รูปที่ 3.8 แสดงภาพของไอซีที่นำมาเก็บเป็นค่าในตารางในรูปที่ 3.7 ที่ผ่านมา

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อใช้ในการศึกษาเท่านั้น เมื่อผู้จัดทำเอกสารได้เผยแพร่เอกสารนี้ไปใช้โดยไม่ผ่านการอนุมัติ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กระบวนการที่ 3 สร้างรูปแบบการทำงานของอุปกรณ์

| Inputs | | | | | Output | | | | | | | |
|--------|-----|--------|---|---|--------|----|----|----|----|----|----|----|
| Enable | | Select | | | | | | | | | | |
| G1 | G2* | C | B | A | Y0 | Y1 | Y2 | Y3 | Y4 | Y5 | Y6 | Y7 |
| X | H | X | X | X | H | H | H | H | H | H | H | H |
| L | X | X | X | X | H | H | H | H | H | H | H | H |
| H | L | L | L | L | L | H | H | H | H | H | H | H |
| H | L | L | L | H | H | L | H | H | H | H | H | H |
| H | L | L | H | L | H | H | L | H | H | H | H | H |
| H | L | L | H | H | H | H | H | L | H | H | H | H |
| H | L | H | L | L | H | H | H | H | L | H | H | H |
| H | L | H | L | H | H | H | H | H | H | L | H | H |
| H | L | H | H | L | H | H | H | H | H | H | L | H |
| H | L | H | H | H | H | H | H | H | H | H | H | L |

รูปที่ 3.9 แสดงตารางที่เก็บ Function การทำงานของไอซีที่จะเก็บใน Library

| Enable | | Select | | | State Message | | | |
|--------|-----|--------|---|---|---------------|-----------|------------|-------------|
| G1 | G2* | C | B | A | PresentState | NextState | EventState | Picturename |
| X | H | X | X | X | 0 | 0 | - | - |
| L | X | X | X | X | 0 | 0 | - | - |
| H | L | L | L | L | 0 | 0 | - | - |
| H | L | L | L | H | 0 | 0 | - | - |
| H | L | L | H | L | 0 | 0 | - | - |
| H | L | L | H | H | 0 | 0 | - | - |
| H | L | H | L | L | 0 | 0 | - | - |
| H | L | H | L | H | 0 | 0 | - | - |
| H | L | H | H | L | 0 | 0 | - | - |
| H | L | H | H | H | 0 | 0 | - | - |

รูปที่ 3.10 แสดงตารางความสัมพันธ์พิเศษทาง State และ Message ของไอซีที่จะเก็บใน Library

เอกสารนี้เป็นเอกสารลิขสิทธิ์สงวนไว้สำหรับการใช้ในเพื่อการศึกษาเท่านั้น เมื่อผู้ใดเห็นไปใช้ประโยชน์ในการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กระบวนการที่ 4

- ตรวจสอบความถูกต้องของ truth table โดย ทำการสร้าง Input ทุกๆเหตุการณ์แล้วทำการ Test เพื่อหา Output หากมีเหตุการณ์ใดไม่สามารถแจกแจงหรือแสดงผลของ Output ได้เพียงเหตุการณ์เดียว แสดงว่าเกิดความผิดพลาด ระบบจะใช้ค่า default ให้แทนพร้อมกับแจ้งข้อผิดพลาด

กระบวนการที่ 5

- เก็บข้อมูลลง library เพื่อจบสมการนี้

3.3 การออกแบบวงจร

กระบวนการออกแบบวงจรมันต้องประกอบไปด้วยข้อมูลหลักดังนี้

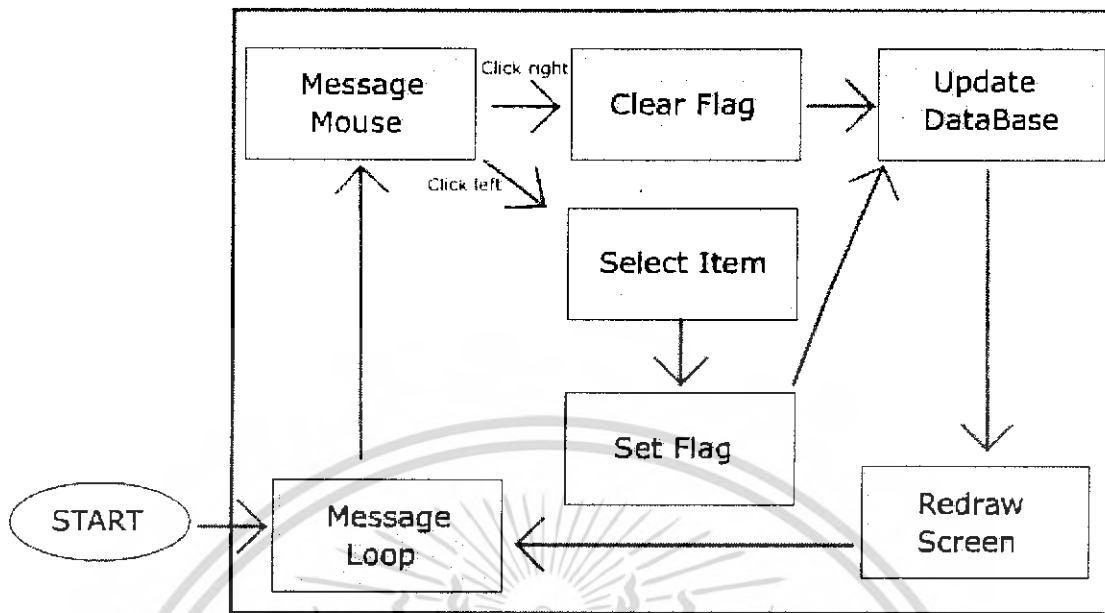
- ข้อมูลการจัดวางตำแหน่งและการเชื่อมต่ออุปกรณ์
 - หน้าจอเสมือนเพื่อนำอุปกรณ์มาวางก่อนแสดงผลจริง
 - หน้าจอแสดงผลหลัก เพื่อนำภาพจากหน้าจอเสมือนมาแสดงผล
- ซึ่งข้อมูลการจัดวางอุปกรณ์ประกอบไปด้วย
- Serial รหัสประจำตัวอุปกรณ์มีหน้าที่เป็นตัวบ่งชี้อุปกรณ์ในวงจร
 - LName ชื่อประจำตัวอุปกรณ์เพื่อระบุอุปกรณ์
 - X1 ตำแหน่งอุปกรณ์ทางแนวนอน
 - X2 ตำแหน่งอุปกรณ์ทางแนวตั้ง
 - X2 ตำแหน่งอุปกรณ์ปลายทางแนวนอน
 - Y2 ตำแหน่งอุปกรณ์ปลายทางแนวตั้ง
 - Flag ตำแหน่งอุปกรณ์แสดงหมายเลขของอุปกรณ์

1. อุปกรณ์จาก Library
2. Vcc
3. GND
4. Line จากกรลากลเส้น
5. Junction
6. Net
7. Text
8. AT89C52
9. AT89C2051

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ในการเรียนการสอนเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
- History ลำดับการจัดวางอุปกรณ์

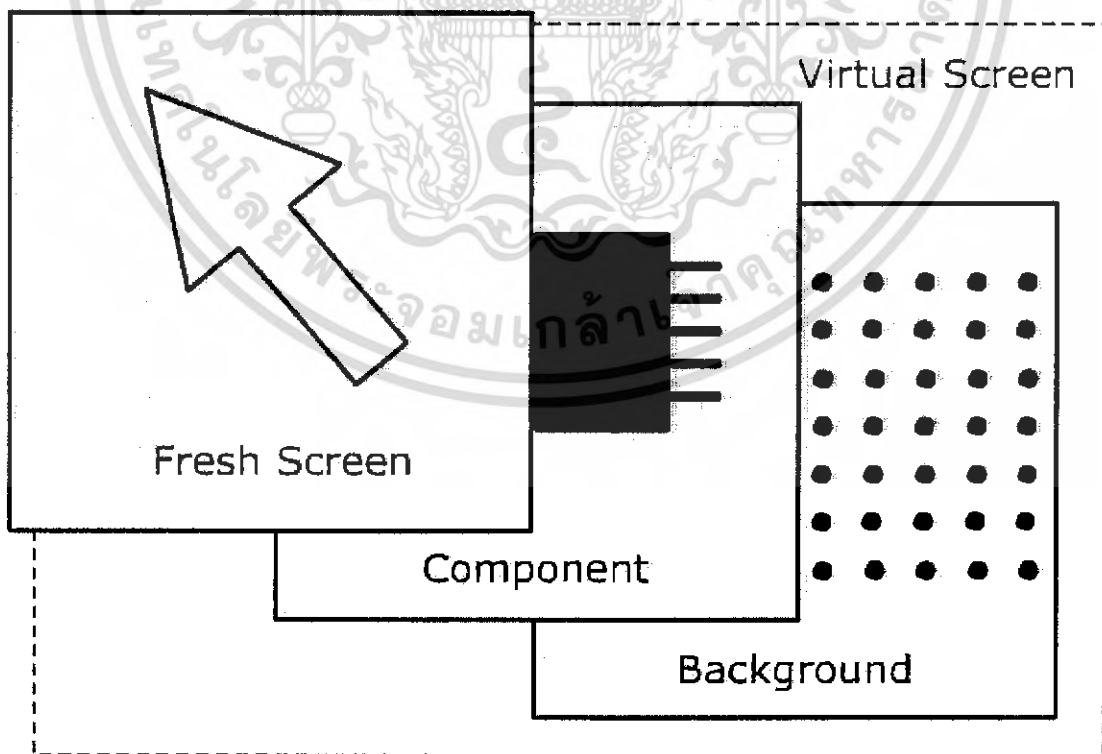
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ส่วนในการเลือกส่งอุปกรณ์จะมีแนวคิดในการทำงานของโปรแกรมดังในรูปที่ 3.11



รูปที่ 3.11 แสดงแนวคิดการทำงานของโปรแกรมในส่วนของการลากอุปกรณ์มาวาง

3.3.1 หน้าจอเสมือน

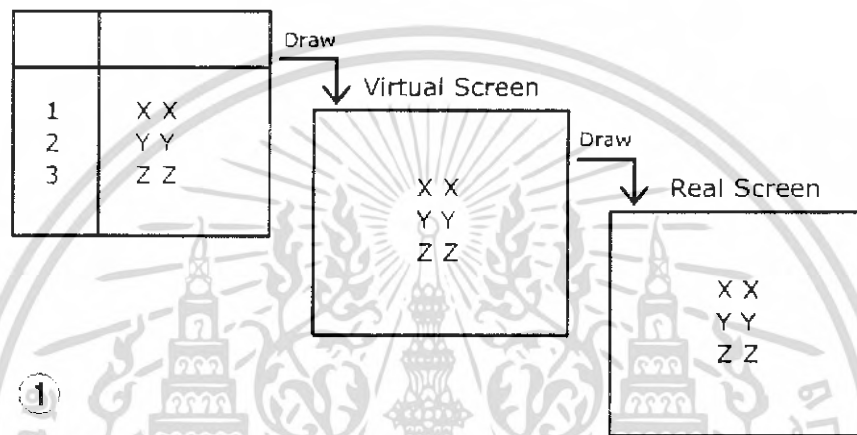


รูปที่ 3.12 แสดงแนวคิดในการออกแบบในส่วนของหน้าจอเสมือน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

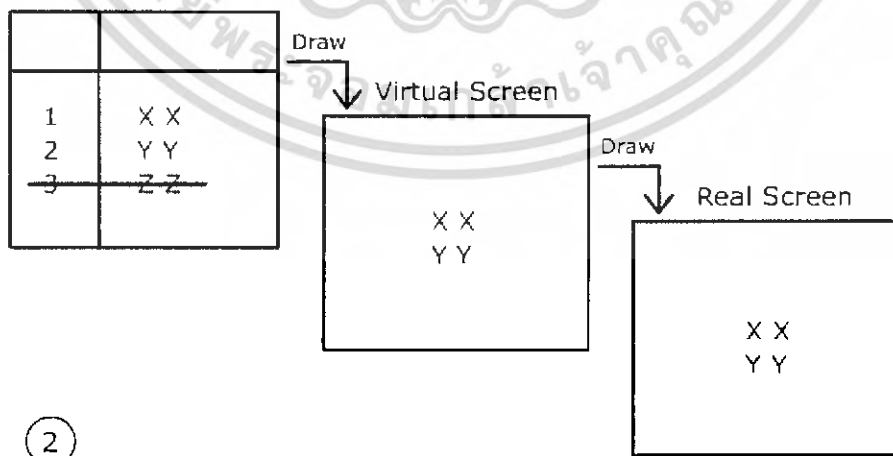
หน้าจอเสมือนทำหน้าที่เป็น หน่วยความจำหน้าจอสำรองก่อนที่จะทำการวาดจริงขึ้นหน้าจอใหม่อีกครั้งโดยจะมีการตรวจสอบ การวาดอยู่ 2 รูปแบบใหญ่ๆ โดยมีการวาดทั้งหน้าจอใหม่จากฐานข้อมูลการจัดวางอุปกรณ์ และการวาดหน้าจอใหม่จากหน่วยความจำล่าสุดซึ่งมีหลักการทำงานดังนี้

- การวาดหน้าจอใหม่จากฐานข้อมูล ใช้ในเพื่อแสดงอุปกรณ์ที่เหลือนหลังจากมีการเปลี่ยนแปลงข้อมูลของอุปกรณ์ในฐานข้อมูล



รูปที่ 3.13 แสดงภาพการทำงานของหน้าจอเสมือน

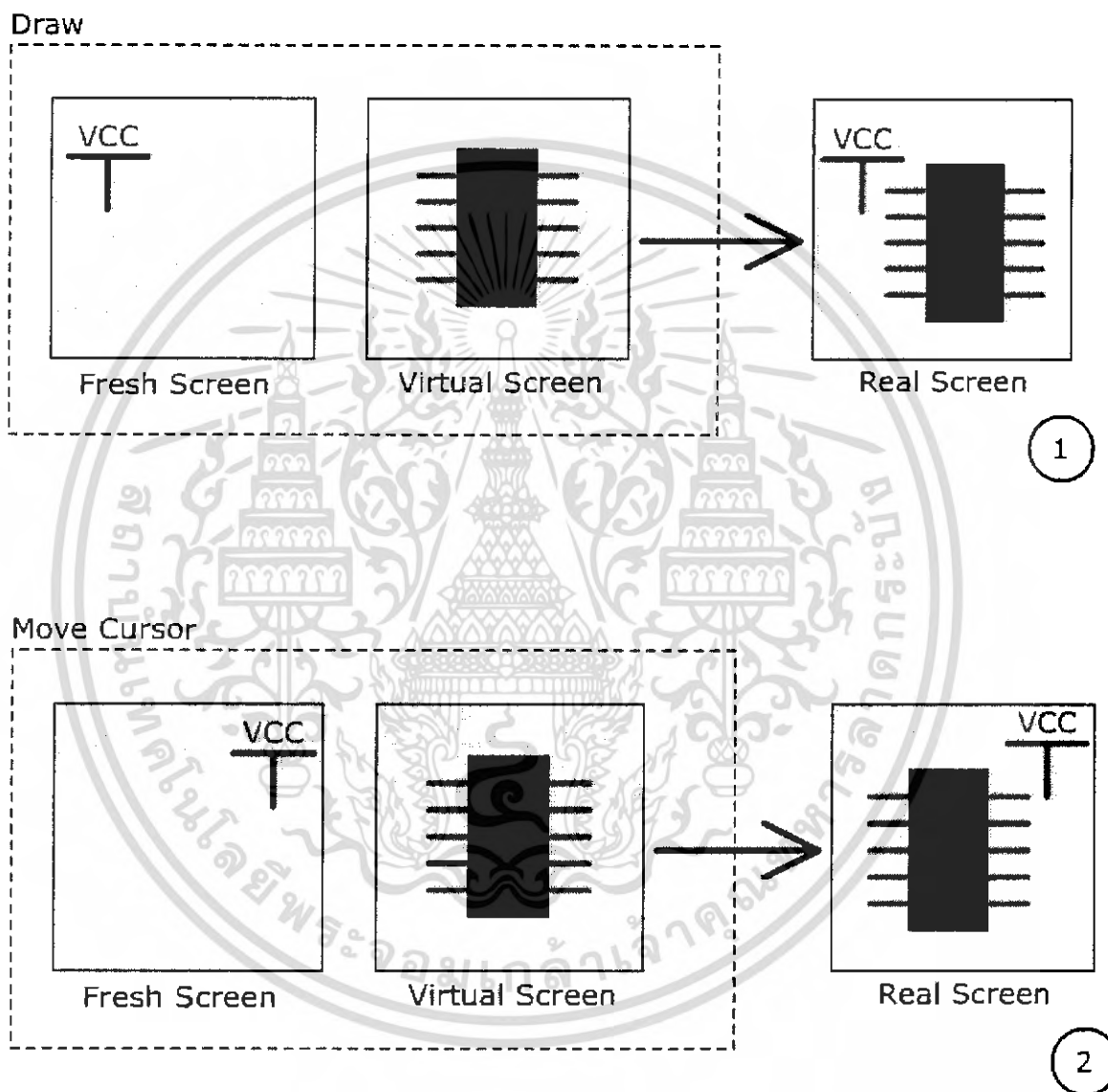
- การวาดหน้าจอใหม่จากหน่วยความจำล่าสุด ใช้เพื่อแสดงผลหลังจากการวาดภาพเดิมๆ ที่ตำแหน่งใหม่ ดังเหตุได้ว่าที่ Virtual Screen "ไม่มีความจำเป็นในการวาดหน้าจอใหม่อีกครั้ง"



รูปที่ 3.14 แสดงภาพการทำงานของหน้าจอเสมือน (ต่อ)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อได้ใช้การออกแบบในส่วนหน้าจอเสมือนมาช่วยแล้ว ก็จะทำให้การทำงานในส่วนของการวาดภาพใหม่เมื่อมีการย้ายที่อุปกรณ์จากที่หนึ่งไปยังอีกที่หนึ่งเป็นไปได้อย่างรวดเร็วยิ่งกว่าเดิมดังภาพที่ 3.15



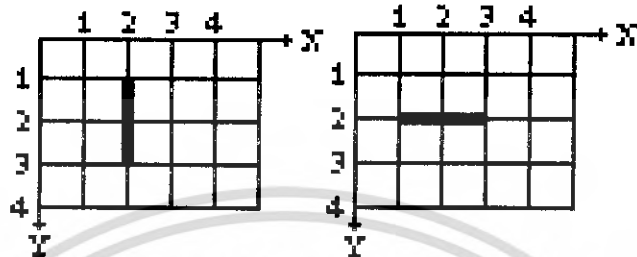
รูปที่ 3.15 แสดงผลการทำงานของหน้าจอเสมือน เมื่อมีการย้ายอุปกรณ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.4 การสร้างสมการการเชื่อมต่อ (การค้นหาเส้นทาง)

3.4.1 การสร้างเส้นทาง

สามารถสร้างได้จากการลากสายที่ wire โดยการสร้างเส้นทางมีเงื่อนไข การสร้างเส้นทางว่าจะต้องลากเป็นเส้นตรงเพียงเท่านั้น ซึ่งการเชื่อมต่อแบบเส้นตรงนั้นสามารถตรวจสอบจุดต่อ (Junction) ได้อย่างง่ายและชัดเจน โดยมีโครงร่างการใช้งานดังนี้

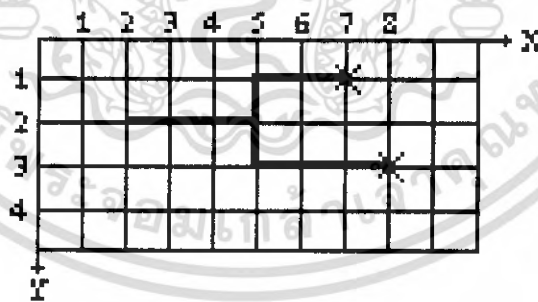


รูปที่ 3.16 แสดงการลากเส้นย่อยที่จะเกิดขึ้นได้เมื่อต่อวงจร

| Name line (color) | Name Line (color) |
|-------------------|-------------------|
| X1 = 2 | X1 = 1 |
| Y1 = 1 | Y1 = 2 |
| X2 = 2 | X2 = 3 |
| Y2 = 3 | Y2 = 2 |

รูปที่ 3.17 แสดงข้อมูลการลากเส้นที่ได้จากแต่ละเส้นในรูป 3.16

การค้นหาเส้นทางแบบหลายเส้นทาง



(ก)

Line (2,2 , 5,2)

Line (5,2 , 5,3)

Line (5,3 , 8,3)

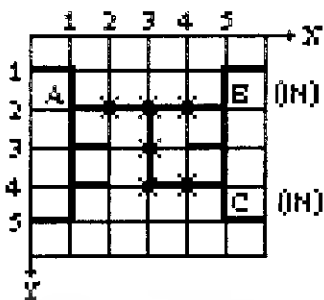
Line (5,1 , 7,1)

(ข)

รูปที่ 3.18 (ก)แสดงการลากเส้นในวงจร (ข) แสดงข้อมูลการลากเส้นที่เกิดขึ้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.4.2 การค้นหาเส้นทาง

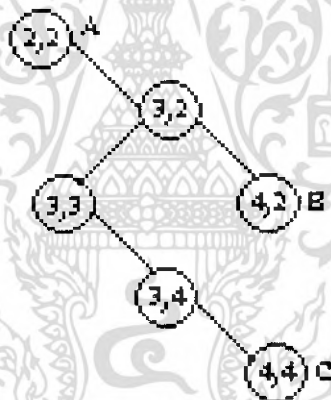


รูปที่ 3.19 แสดงการลากเส้นที่จะเกิดขึ้นได้เมื่อต่อวงจร

จากเส้นทางสามารถนำมาแตก Tree โดยมีเงื่อนไขดังนี้

- การแตก Tree จะไม่ย้อนกลับทางเดิม
- การแตก Tree จะไม่แตก Node ที่เคยมีอยู่แล้ว

Tree ของการค้นหาเส้นทาง



รูปที่ 3.20 แสดง Tree ที่เกิดขึ้นจากการต่อวงจรในรูปที่ 3.19

การแตก Tree จะเห็นได้ว่า

A -> B

A -> C

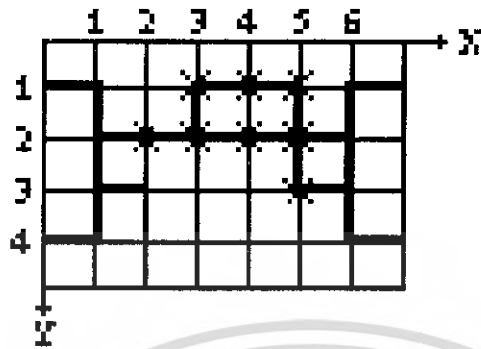
นำการแตก Tree มาเก็บเป็นข้อมูลลงฐานข้อมูล

| PinName | Relation |
|---------|----------|
| B | A |
| C | A |

รูปที่ 3.21 แสดงตารางที่จะใช้ในการเก็บข้อมูลการต่อวงจรลงในฐานข้อมูลจริง

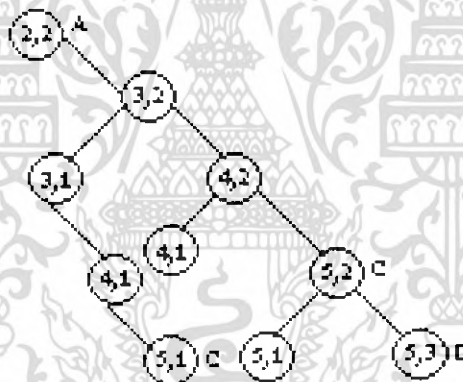
เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อการศึกษาค้นคว้าเท่านั้น เมื่อผู้ญาติเห็นไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.4.3 การค้นหาเส้นทางแบบมี Loop



รูปที่ 3.22 แสดงการลากเส้นที่จะเกิดขึ้นได้เมื่อต่อวงจรที่มีลักษณะเป็น Loop

ตามเงื่อนไขในการหาเส้นทางในหน้าที่ผ่านมาการแตก Tree จะไม่ทำย้อนกลับไปทางที่เคยทำผ่านมาแล้วก็จะทำให้ Tree ที่ได้ออกมาจะมีลักษณะดังภาพที่ 3.23



รูปที่ 3.23 แสดง Tree ที่เกิดขึ้นจากการต่อวงจรในรูปที่ 3.22

สมการหาเส้นทาง

$$A \rightarrow C$$

$$A \rightarrow D$$

ฐานข้อมูลสมการเส้นทาง

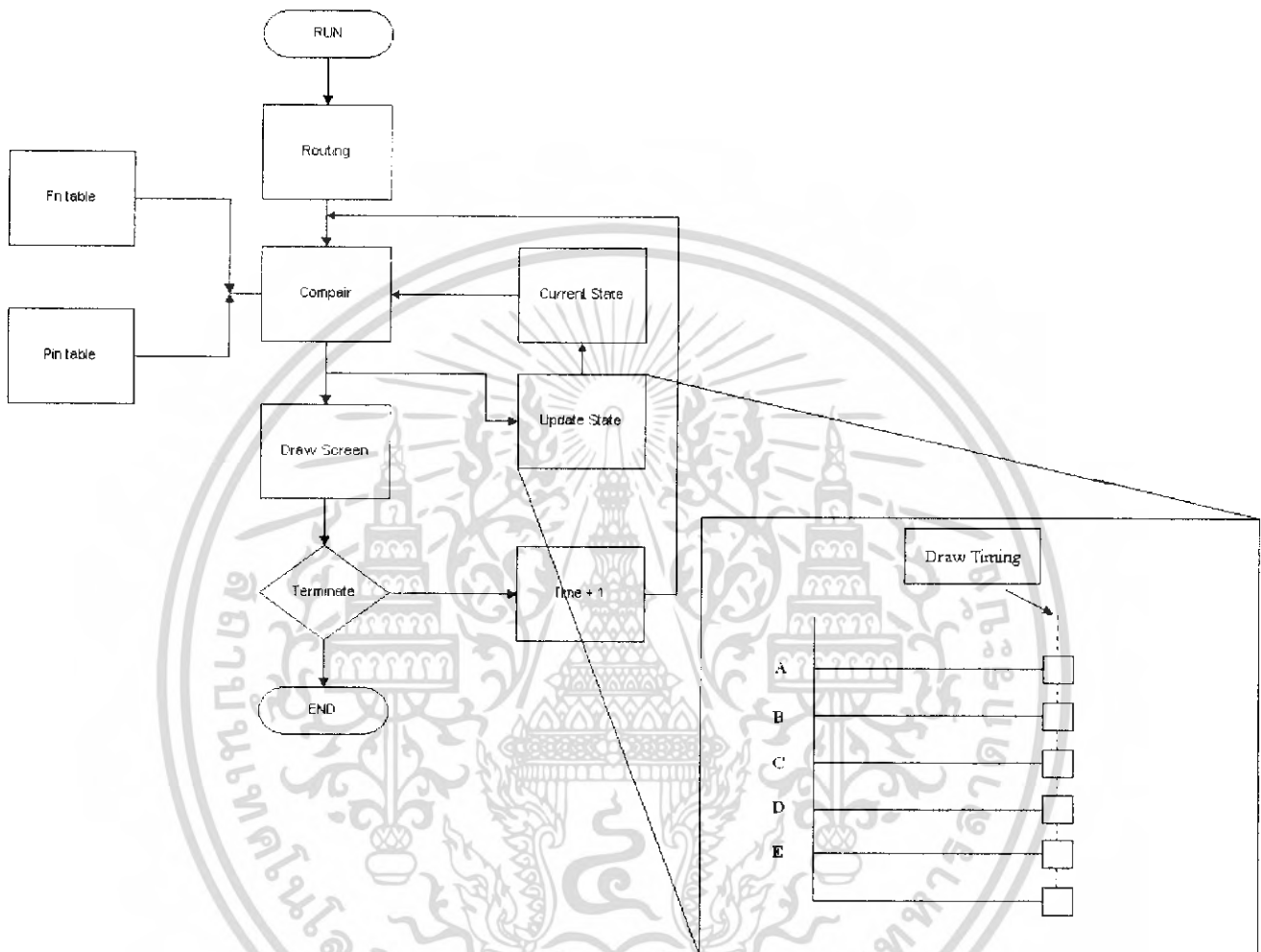
| Serial | Pin Name | Relation |
|--------|----------|----------|
| 2 | C | A |
| 2 | D | A |
| 1 | B | 1 |

สถานะขาลอยมีค่าเป็น 1

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์รูปที่ 3.24 แสดงข้อมูลที่เกิดขึ้นจากการต่อวงจรในรูปที่ 3.22 ประโยชน์ด้านการคำนวณว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.5 Timing

ในส่วนของ Timing นั้นจะมีลักษณะการทำงานดังรูปที่ 3.25

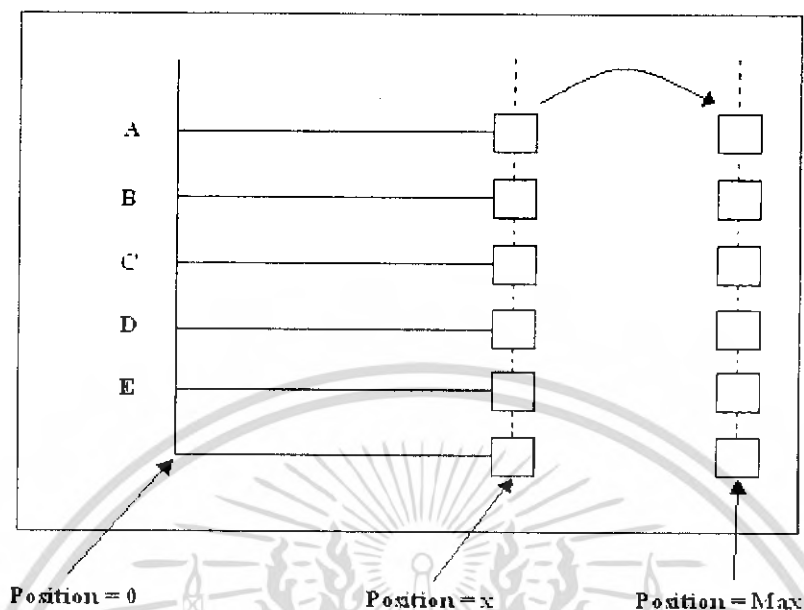


รูปที่ 3.25 แสดงโฟลวชาร์ตการทำงานเมื่อมีการรัน

ซึ่งเมื่อมีการรันจะมีขั้นตอนการทำงานดังนี้ คือ จะทำการเฝ้าหาเส้นทางว่าอะไรต่อกับอะไรมั้ง จากนั้นก็จะนำไปเปรียบเทียบกับตารางความจริงของผลการทำงานในระบบฐานข้อมูล และ Current State เพื่อจะได้ผลออกมาแล้วผลที่ได้นั้นก็จะถูกนำไปอัปเดตState และนำมาวาดลงบนจอไปพร้อม ๆ กัน แล้วเช็คดูว่ามีการจบโปรแกรมหรือไม่ หากมีการหยุดก็จะหลุดออกไปที่ End ก็เป็นการจบโปรแกรมย่อยส่วนนี้ และ ในขณะเดียวกันที่มีการ Update State เราก็ยังสามารถนำเอาข้อมูลขณะช่วงเวลานั้นมาแสดงผลเป็น Timing Diagram ได้อีกด้วย ซึ่งลักษณะการวาด

Timing Diagram จะมีลักษณะดังรูปที่ 3.26 เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

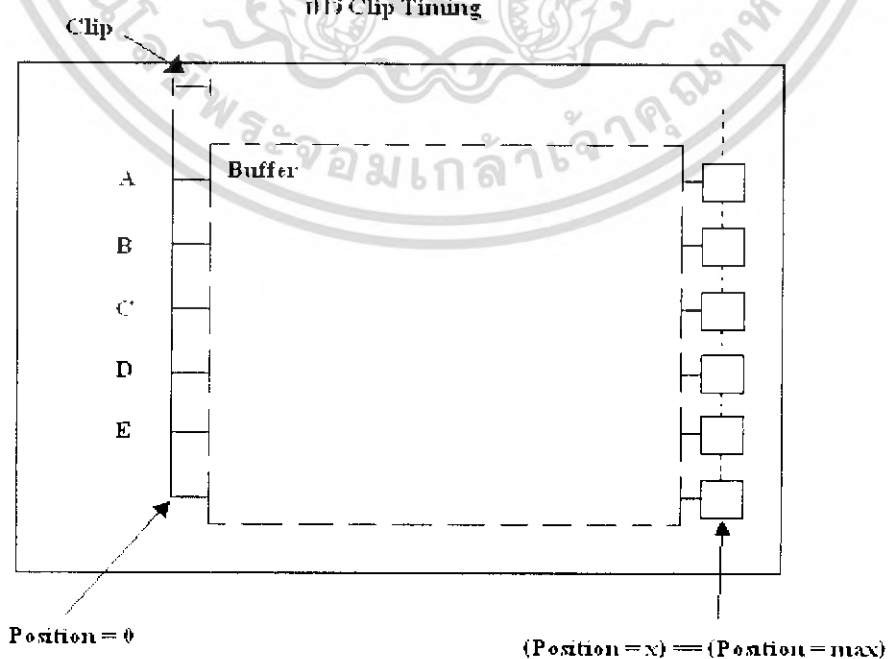
ก) Draw timing



รูปที่ 3.26 แสดงการวาด timing Diagram

ซึ่งแนวคิดในการวาด Timing Diagram ก็คือ จะวาดข้อมูล ณ เวลาต่าง ๆ โดยข้อมูลเหล่านั้นก็คือ Output ที่ขาอุปกรณ์ต่าง ๆ โดยจะวาดเป็นช่วงเวลาไปเรื่อย ๆ ซึ่งข้อมูล Timing Diagram นี้จะถูกเก็บไว้ในเมมโมรี่ ที่จำกัดขนาดไว้ ดังนั้นเมมโมรี่นี้จึงมีขนาดที่จำกัด ด้วยเหตุนี้เองเมื่อวาดไปจะเมมโมรี่เต็มแล้วจึงต้องมีการจัดการเมมโมรี่ของ Timing Diagram ด้วย ซึ่งจะมีวิธีการดังรูปที่ 3.27

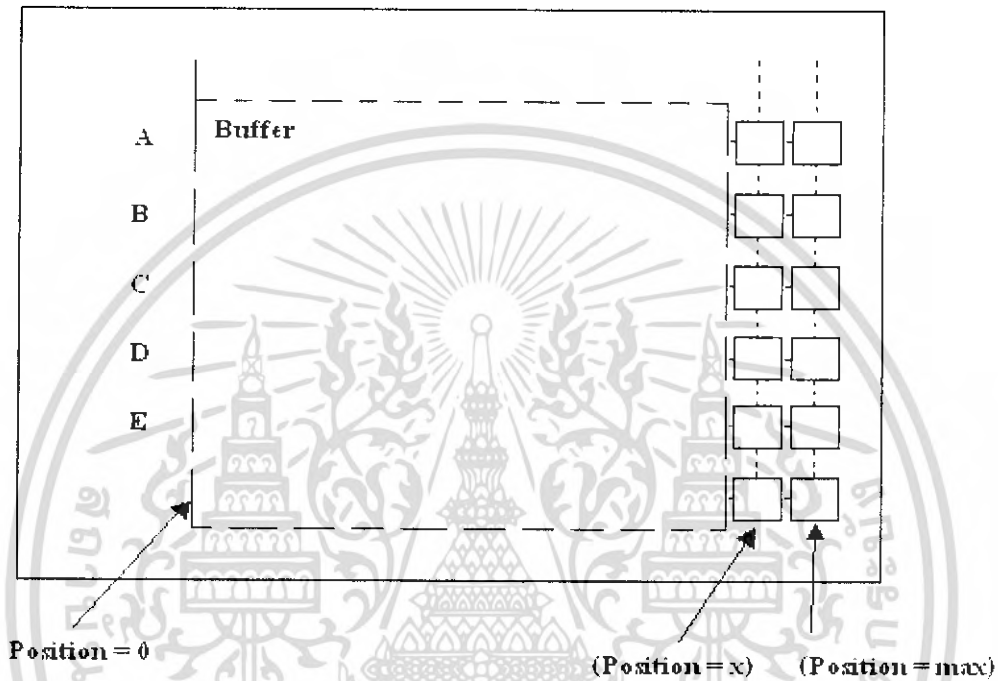
ก) Clip Timing



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
รูปที่ 3.27 แสดงการจัดการเมมโมรี่ของ Timing

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมีเหตุดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ซึ่งขั้นตอนในการจัดการเมโมรีส่วนนี้ก็คือ จะทำการเขียนเมโมรี ณ ช่วงเวลาต่าง ๆ ไปเรื่อย ๆ จนเมื่อ Position x เท่ากับ Position max ก็ทำการก๊อปปี้ส่วนที่ผ่าน ๆ มาตั้งแต่ Position 1 ไปจนถึง Position x แล้วทำการเลื่อนทั้งหมดไปเริ่มใหม่ที่ Position 0 จากนั้นก็จะเหลือพื้นที่สำหรับเขียนเมโมรีเพิ่มขึ้นมาดังรูปที่ 3.28



รูปที่ 3.28 แสดงการจัดการเมโมรีของ Timing เมื่อเมโมรีเต็ม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

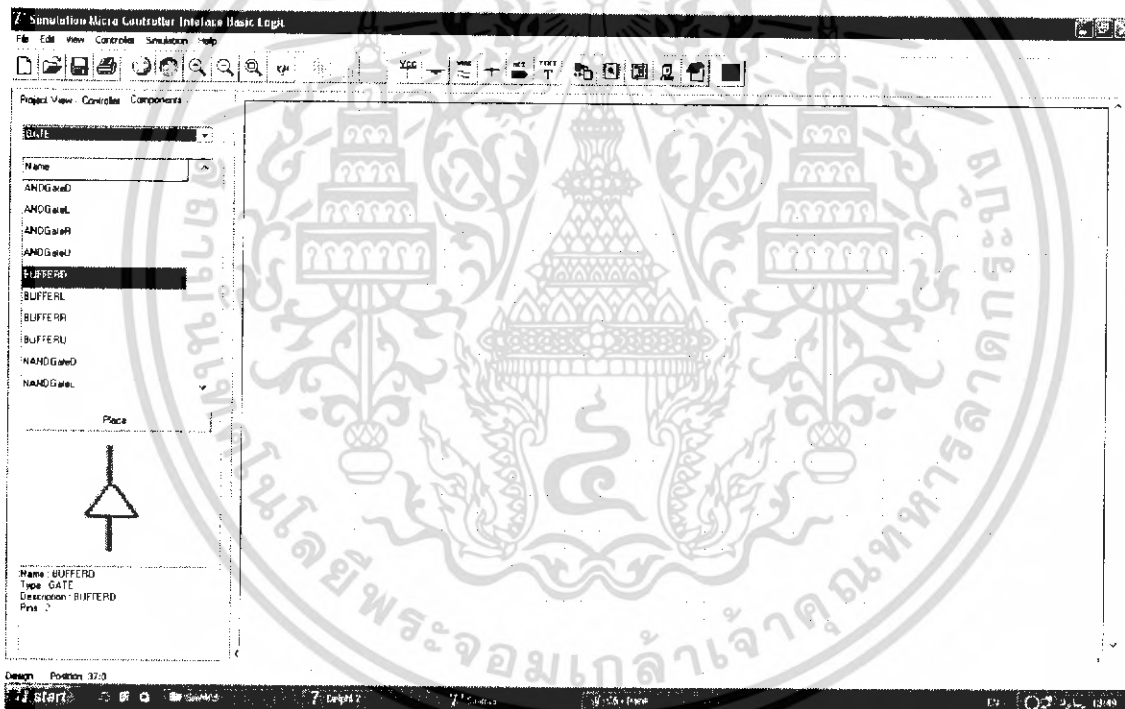
บทที่ 4

การทดลองและผลการทดลองโปรแกรม

ในบทนี้จะกล่าวถึงหน้าตาของโปรแกรม และ ผลการทำงานของโปรแกรมจำลองการทำงานที่ได้ออกแบบ และ พัฒนาขึ้นมาจนสมบูรณ์แบบ

4.1 รูปร่างลักษณะหน้าตาโปรแกรมจำลองการทำงานวงจรดิจิทัล

รูปร่างหน้าตาของโปรแกรมจำลองการทำงานที่ได้พัฒนาขึ้นมาเพื่อการใช้งานที่สะดวก และ มีความคล่องตัวในการทำงาน ที่ได้ทำกันมาจะมีลักษณะดังรูปที่ 4.1

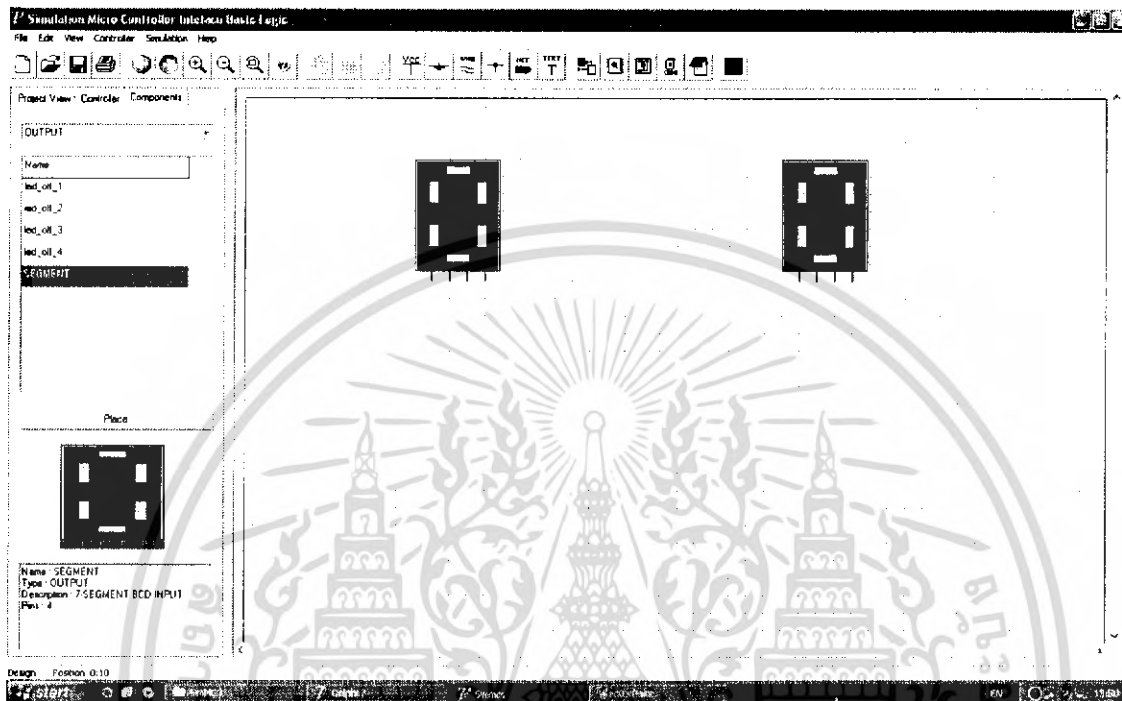


รูปที่ 4.1 แสดง หน้าตาโปรแกรมจำลองการทำงานของโปรแกรมที่ได้ออกแบบและพัฒนา

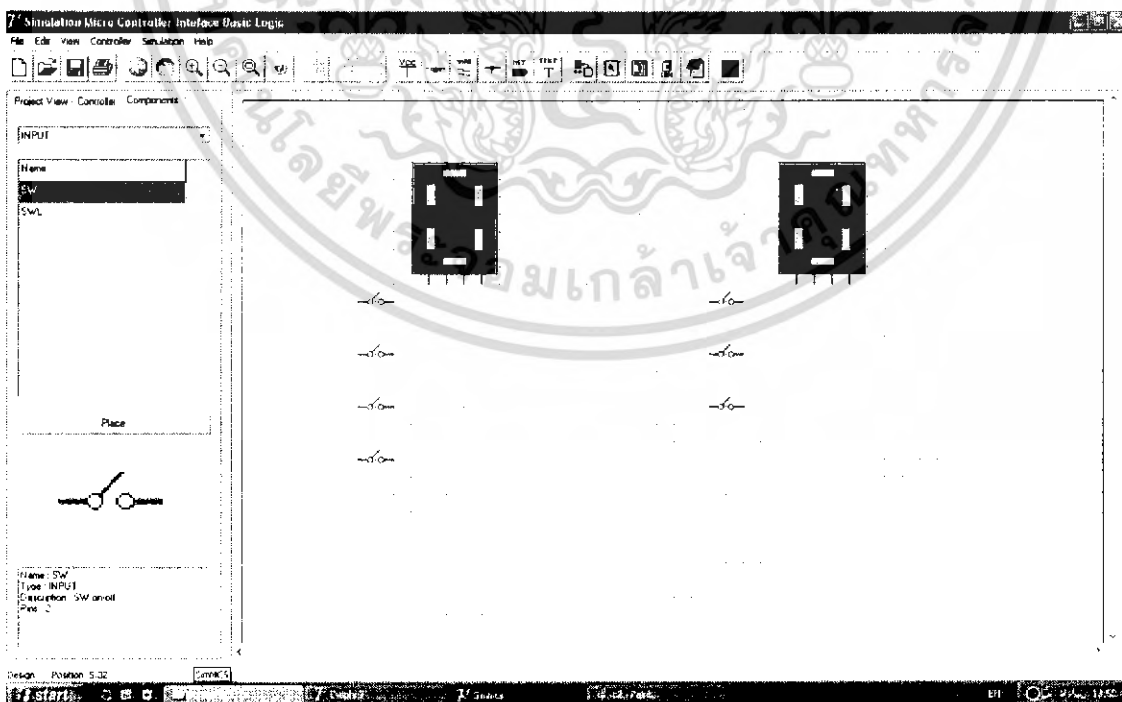
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2 ผลการทดลองการทำงานโปรแกรมจำลองการทำงาน

จากการทดลองใช้งาน โปรแกรมจำลองการทำงานของโปรแกรมจำลองการทำงานที่ได้พัฒนาขึ้นมาได้ผลการทำงานออกมาโดยเริ่มจากการจำลองมาว่า โดยได้ผลดังนี้

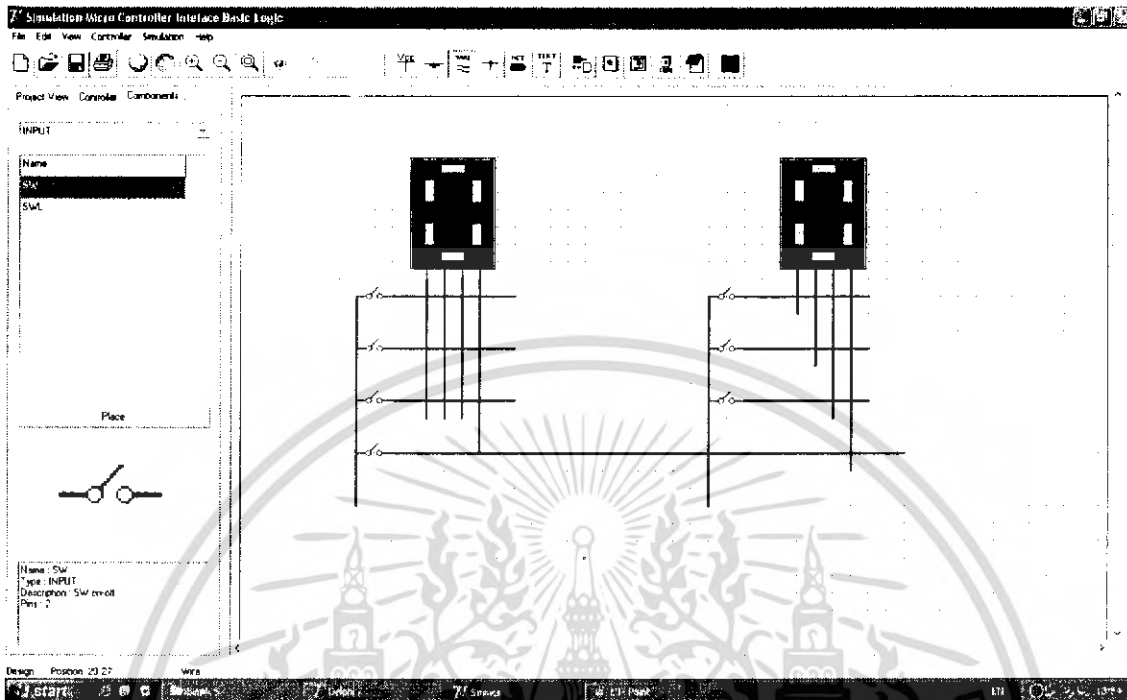


รูปที่ 4.2 แสดง ผลจากการทดสอบการนำอุปกรณ์ 7 Segment มาวาง

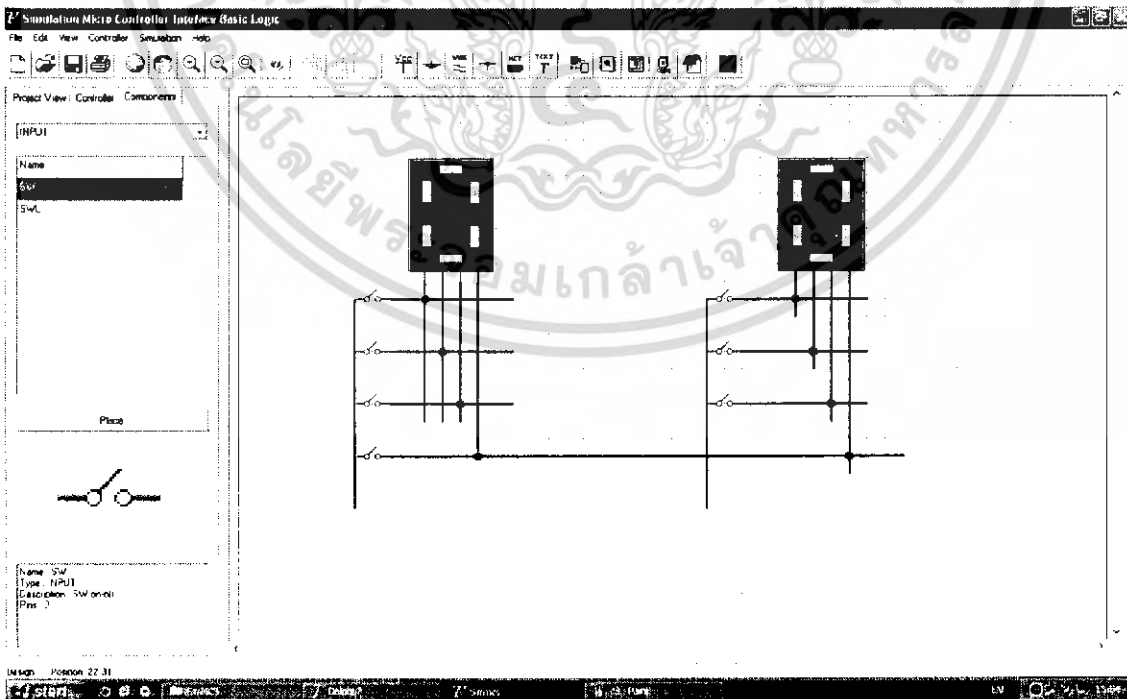


รูปที่ 4.3 แสดง ผลจากการทดสอบการนำอุปกรณ์ Switch มาวาง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

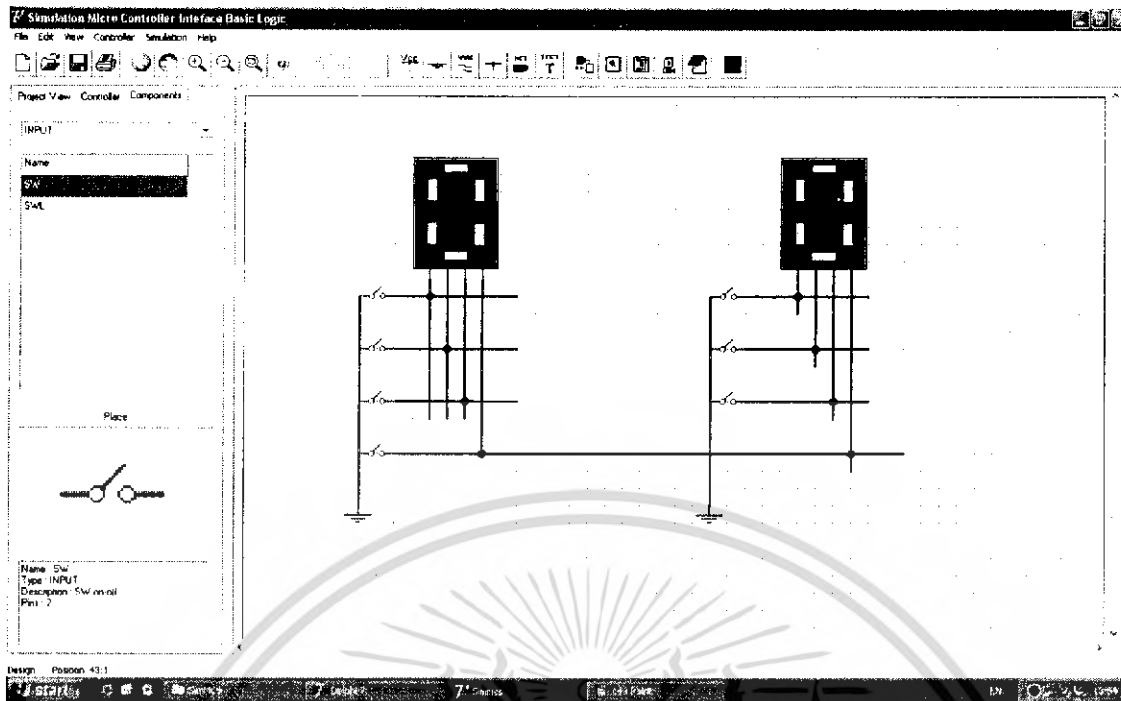


รูปที่ 4.4 แสดง ผลจากการทดสอบการลากสายเพื่อต่อวงจร

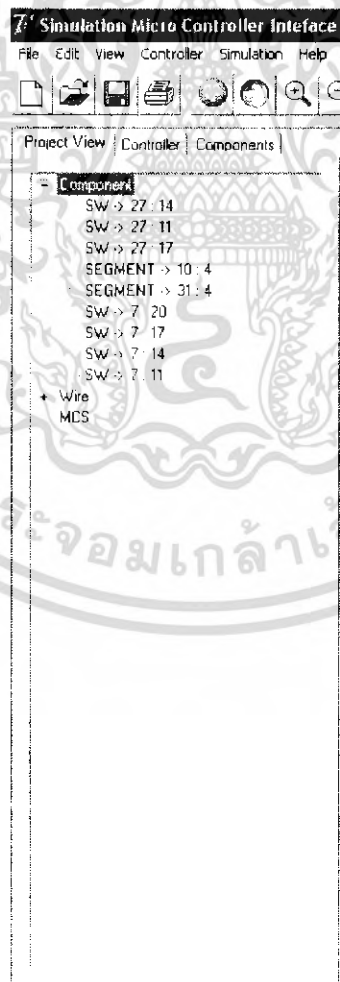


รูปที่ 4.5 แสดง ผลจากการทดสอบการเชื่อมต่อสายเพื่อต่อวงจรด้วยจุดเชื่อมต่อ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

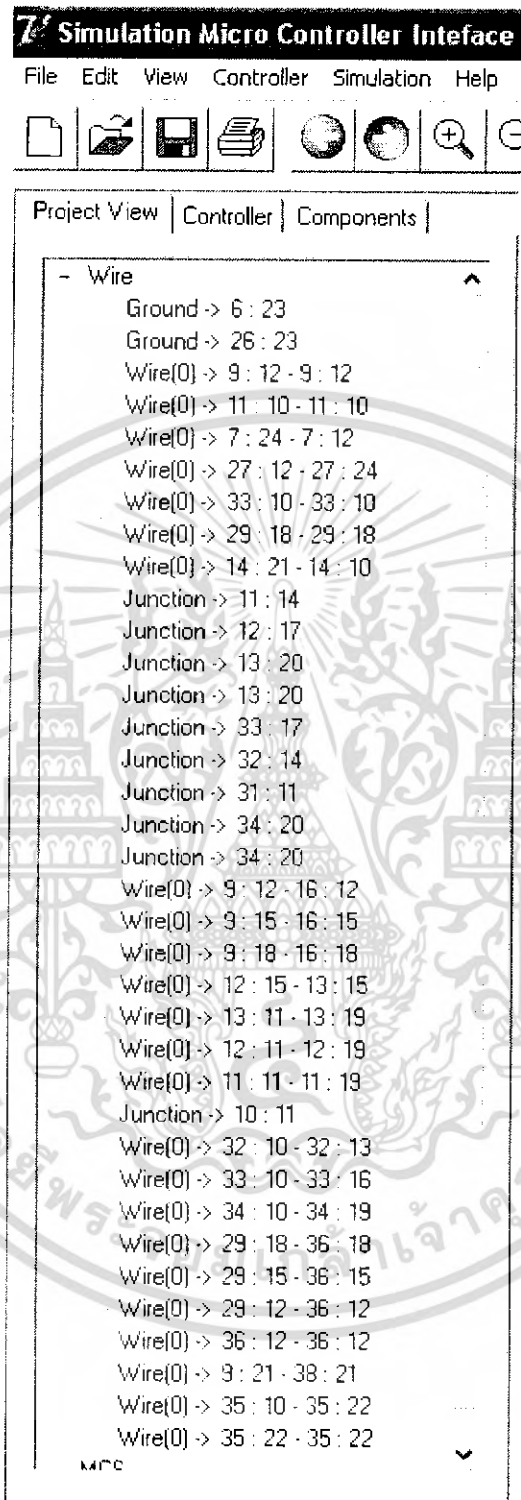


รูปที่ 4.6 แสดง ผลจากการทดสอบการเชื่อมวงจรด้วยกราวด์



รูปที่ 4.7 แสดง ผลจากการทดสอบการดูอุปกรณ์ที่ใช้ในการ Simulate

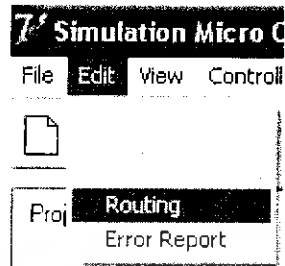
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.8 แสดง ผลจากการทดสอบดูการเชื่อมต่อของวงจรจากช่องรายละเอียดการเชื่อมต่อ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากนั้นเมื่อได้ทำการต่อวงจรทุกอย่างเสร็จแล้วก็จะต้องทำการ Routing โดยเลือกที่เมนู Edit แล้วเลือกที่ Routing ดังรูปที่ 4.9



รูปที่ 4.9 แสดง การเลือกใช้เมนู Routing

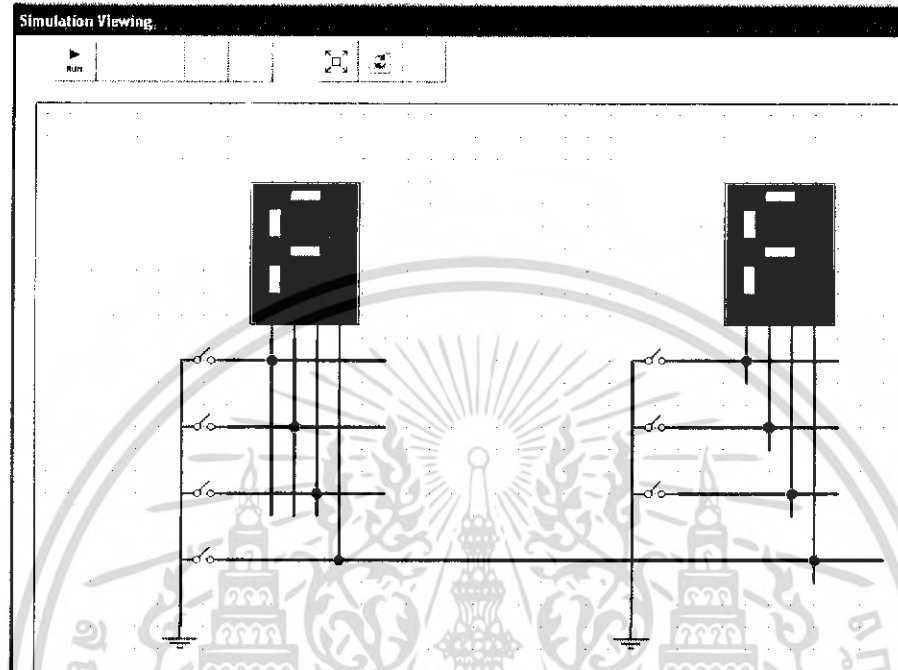
แล้วเราก็จะได้ผลจากการ Routing ออกมา ซึ่งจะแสดงรายละเอียดการเชื่อมต่อของขาต่างๆ ว่าขาใดต่อกับ ขาใดอยู่ข้างดังรูปที่ 4.10

| Serial IN | IC Name IN | Pin Name IN | Serial OUT | IC Name OUT | Pin Name OUT |
|-----------|------------|-------------|------------|-------------|--------------|
| 7 | SW | A | - | GND | 0 |
| 6 | SW | A | - | GND | 0 |
| 5 | SW | A | - | GND | 0 |
| 4 | SW | A | - | GND | 0 |
| 8 | SW | A | - | GND | 0 |
| 9 | SW | A | - | GND | 0 |
| 10 | SW | A | - | GND | 0 |
| 0 | SEGMENT | D | 4 | SW | B |
| 1 | SEGMENT | D | 4 | SW | B |
| 0 | SEGMENT | A | 7 | SW | B |
| 0 | SEGMENT | B | 6 | SW | B |
| 0 | SEGMENT | C | 5 | SW | B |
| 1 | SEGMENT | A | 8 | SW | B |
| 1 | SEGMENT | B | 9 | SW | B |
| 1 | SEGMENT | C | 10 | SW | B |

รูปที่ 4.10 แสดงข้อมูลการเชื่อมต่อของขาต่างๆ ของอุปกรณ์

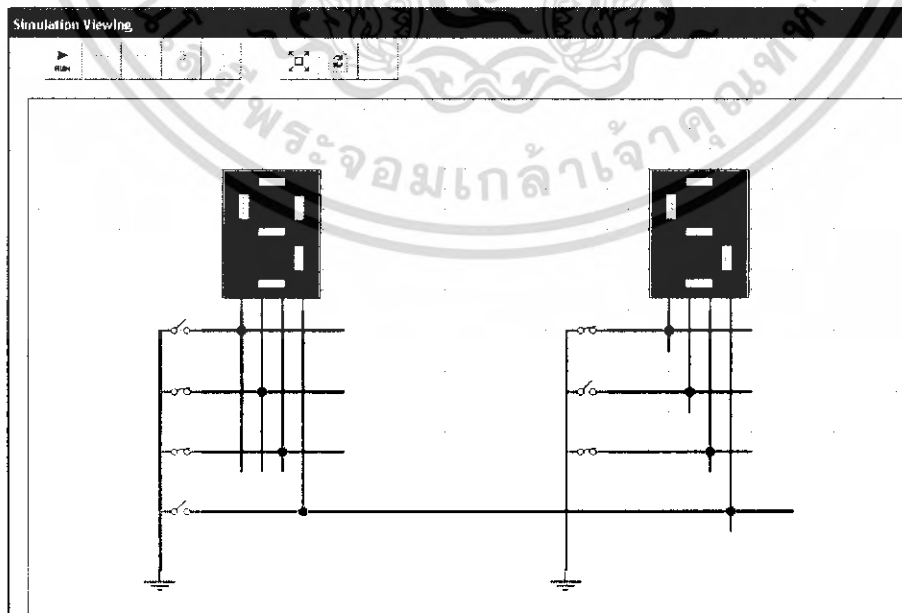
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากนั้นเมื่อผ่านการ Routing ก็จะสามารถทำการ Run ได้ซึ่งผลจากการ Run ก็จะได้ผลการทำงานดังรูปที่ 4.11 ซึ่งเป็นผลการทำงานออกมาให้ User ได้เห็นถึงการทำงาน



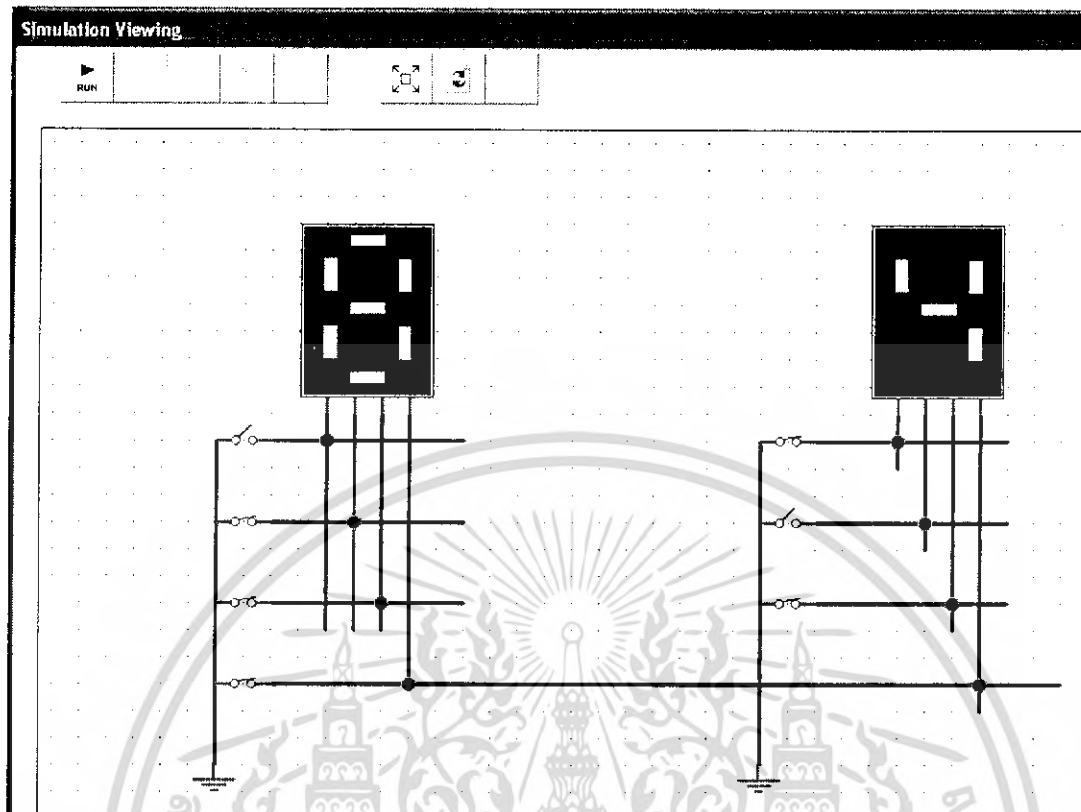
รูปที่ 4.11 แสดงผลการทำงานเมื่อกดปุ่ม Run

และ เมื่อ User ได้ทดลองกดปุ่มที่อุปกรณ์อินพุต ก็จะเห็นถึงการเปลี่ยนแปลงของการจำลองการทำงานดังรูปที่ 4.12 , 4.13 และ 4.14

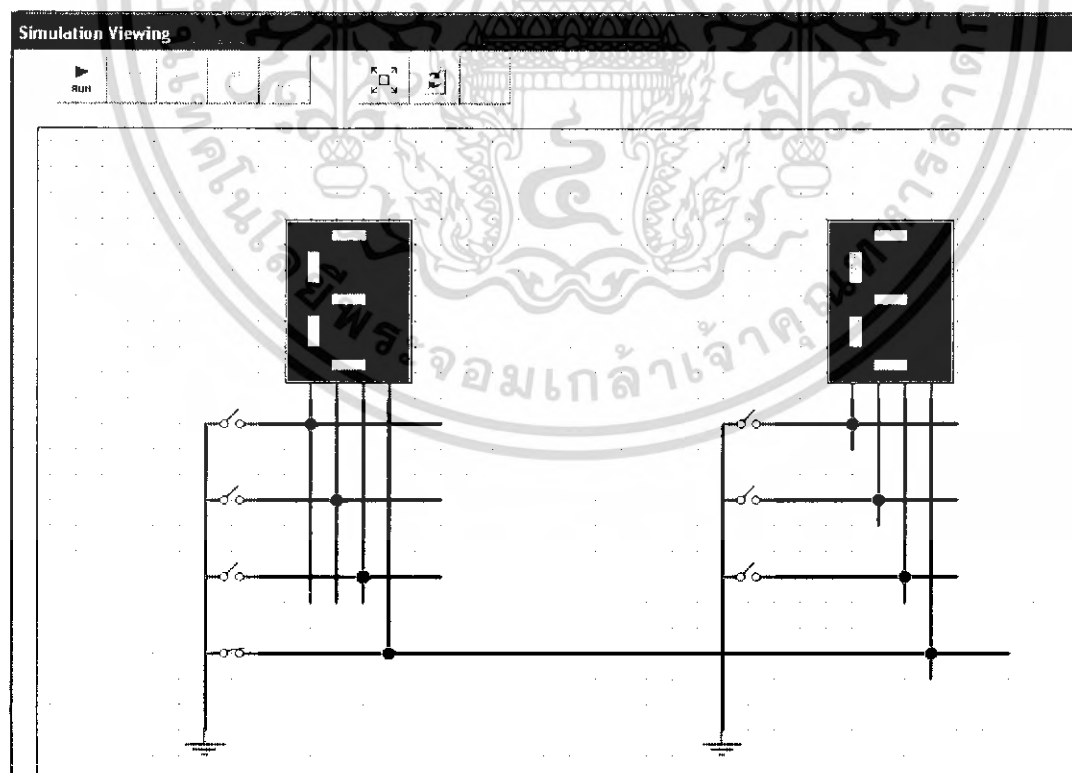


รูปที่ 4.12 แสดงผลการทำงานเมื่อมีการเปลี่ยนแปลงอินพุตของวงจร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



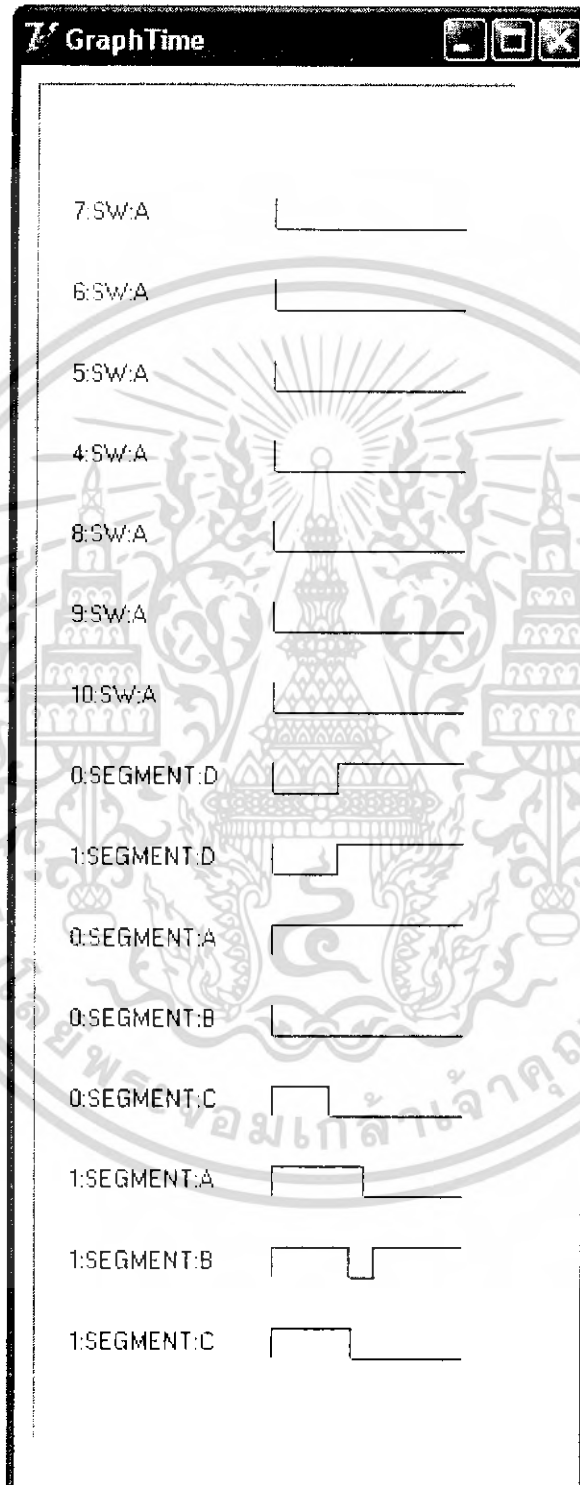
รูปที่ 4.13 แสดงผลการทำงานเมื่อมีการเปลี่ยนแปลงอินพุตของวงจร(ต่อ)



รูปที่ 4.14 แสดงผลการทำงานเมื่อมีการเปลี่ยนแปลงอินพุตของวงจร(ต่อ)

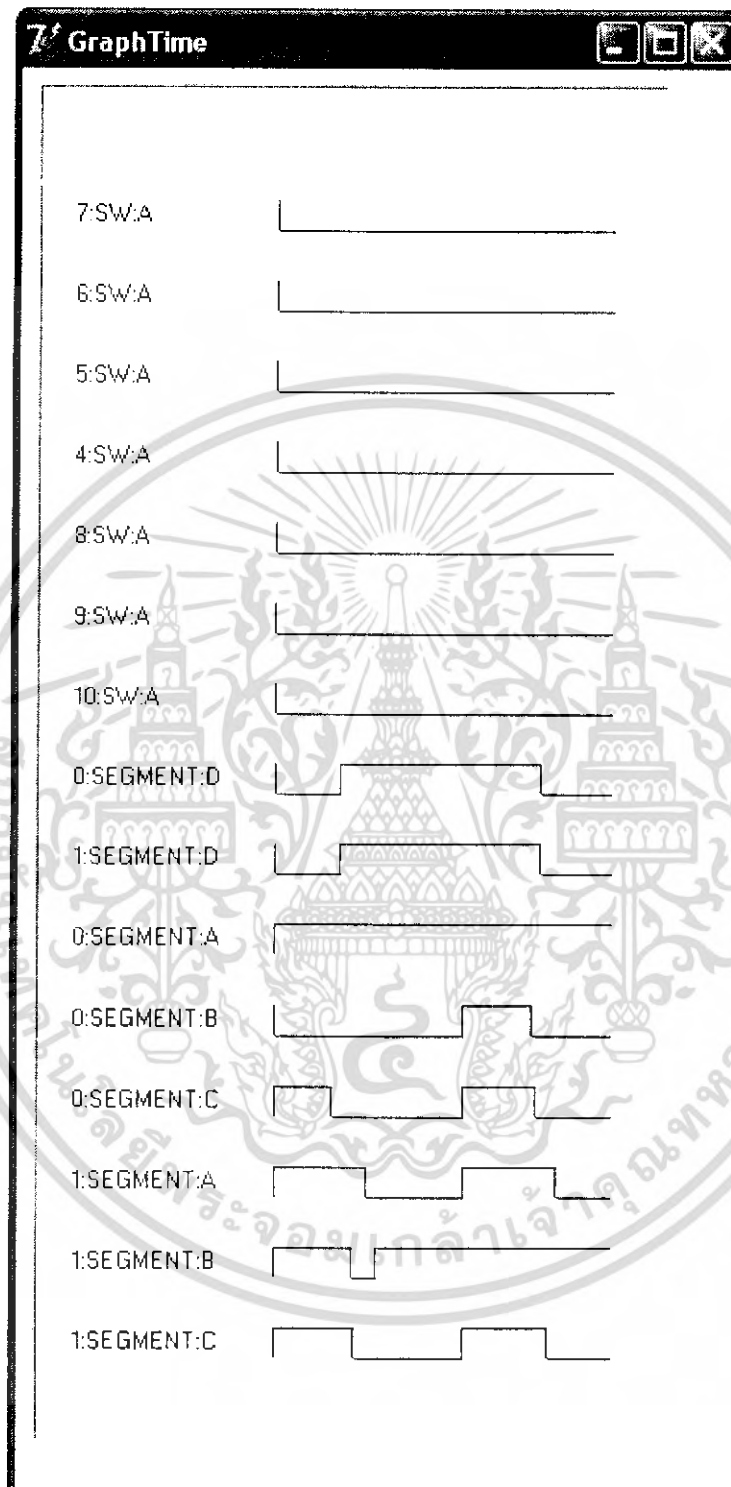
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และ ถ้าหากว่า User ต้องการดูการทำงานของ Timing Diagram ของวงจรที่ผ่านมาก็สามารถเปิดหน้าต่าง Timing Diagram ขึ้นมาดูได้ ก็จะได้เห็นผลการทำงานแต่ละช่วงเวลาออกมา ซึ่งเป็นสัญญาณดิจิทัลของแต่ละขาของอุปกรณ์ ดังรูปที่ 4.15 , 4.16 และ 4.17



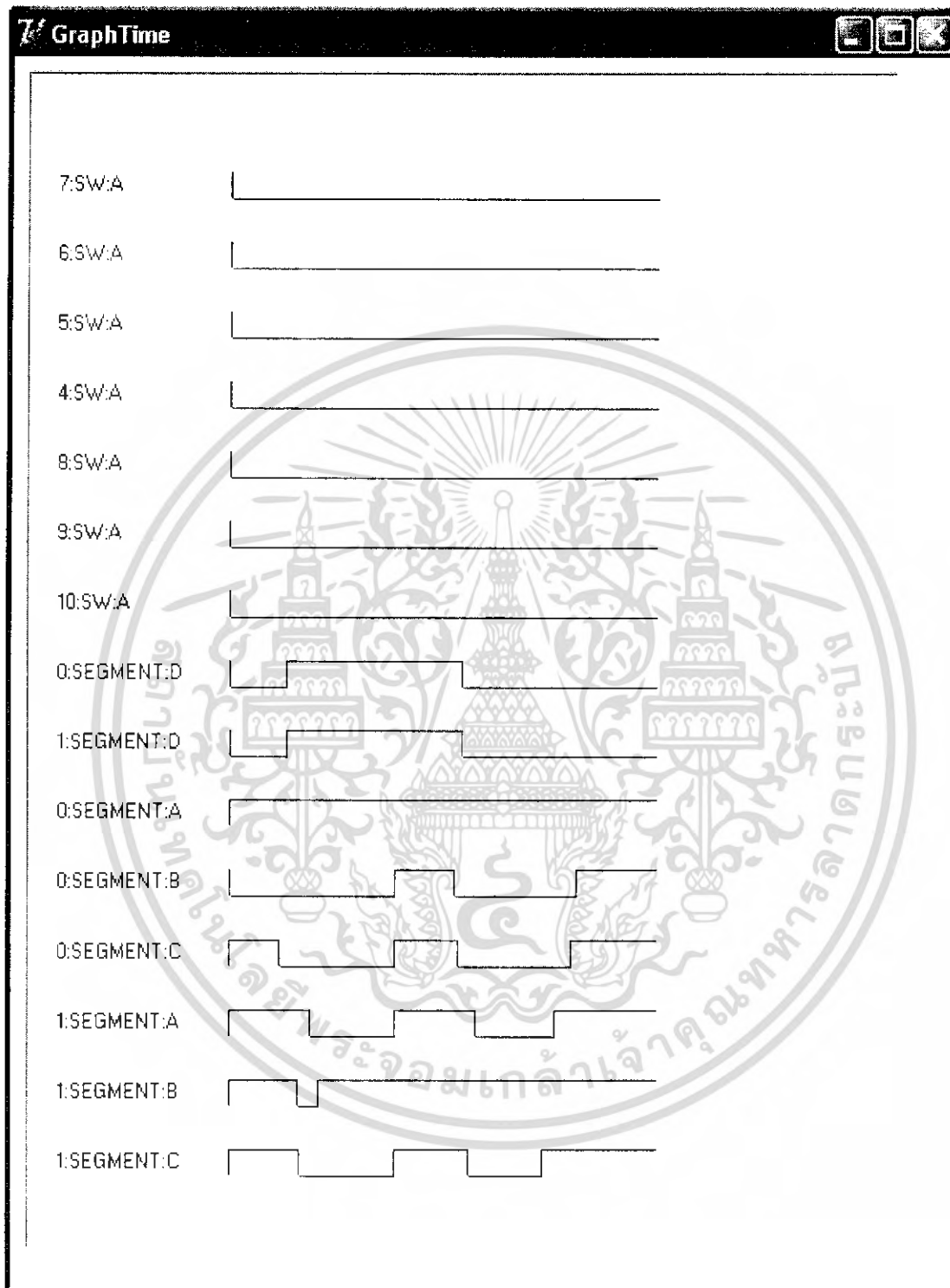
รูปที่ 4.15 แสดงผลการทำงาน Timing Diagram ของช่วงเวลาที่ 1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.16 แสดงผลการทำงาน Timing Diagram ของช่วงเวลาที่ 2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.16 แสดงผลการทำงาน Timing Diagram ของช่วงเวลาที่ 3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.3 สมรรถนะของโปรแกรมจำลองการทำงานวงจรดิจิทัล

จากการทดลองที่ผ่านมาได้ผลสรุปสมรรถนะของ โปรแกรมจำลองการทำงานที่ทำขึ้นดังนี้

1. สามารถลากอุปกรณ์มาวางลงส่วนที่ใช้ในการจำลองการทำงานได้อย่างราบรื่น และ สะดวกรวดเร็วในการวางอุปกรณ์ พร้อมทั้งค้นหาอุปกรณ์ที่จะนำมาใช้งานได้อย่าง ง่ายดาย และ รวดเร็ว
2. สามารถหาเส้นทางการเชื่อมต่อของอุปกรณ์ได้อย่างถูกต้อง แต่จะใช้เวลาในการหา เส้นทางการเชื่อมต่อนานเล็กน้อย เนื่องจากการหาเส้นทางการเชื่อมต่อยังใช้ Algorithm ที่ยังไม่ดีพอ และ ไม่ได้ทำการหาเส้นทางตั้งแต่ User ลากสายเชื่อมโยงกัน จึงเป็นผลให้ใช้เวลาในส่วนนี้ไม่เร็วพอ
3. สามารถดูข้อมูลการเชื่อมต่อได้ ซึ่งจะเป็นผลดีแก่ User ซึ่งจะช่วยให้ทราบได้ว่าจุดไหน ต่อกัน หรือ จุดไหนไม่ต่อกัน ทำให้การ Debug วงจรนั้นเป็นไปได้สะดวกยิ่งขึ้น
4. สามารถจำลองการทำงานได้อย่างไม่มีข้อผิดพลาด แต่การจำลองการทำงานยังไม่ค่อย ราบเรียบดีนัก เนื่องจากการหาเอาต์พุต แต่ละจุดนั้นจะต้องไปค้นหาในตารางความจริง ในระบบฐานข้อมูล ซึ่งกว่าจะค้นหาเอาต์พุตครบทุกจุดก็จะกินเวลาไปไม่น้อยเลยทีเดียว ทำให้การทำงานดูกระตุก ๆ เล็กน้อย ซึ่งปัญหานี้ก็เป็นแนวทางในการพัฒนา ต่อไปในภายหน้า
5. สามารถเก็บผลการทดลองไว้เป็น Timing Diagram ได้ โดยจะมีขนาดการเก็บ Timing Diagram ที่จำกัด เพราะฉะนั้นหากมีผลที่เกินไปจาก Timing Diagram จะเก็บไว้ได้ก็จะ ถูกตัดไป โดยจะตัดข้อมูลส่วนที่ผ่านไปแล้วทิ้งไป แล้วจะเก็บข้อมูลล่าสุดเอาไว้

บทที่ 5

บทวิจารณ์และสรุป

5.1 บทสรุป

จากที่กลุ่มของข้าพเจ้าได้ศึกษา และ วิเคราะห์การทำงานของอุปกรณ์ดิจิทัลในเทอมที่ผ่านมาทำให้ข้าพเจ้าได้ข้อสรุปในการออกแบบโปรแกรมจำลองการทำงานของวงจรดิจิทัลว่า จะออกแบบให้มีลักษณะการใช้งานที่สะดวกต่อการใช้งานยิ่งขึ้น โดยจะพยายามให้มีลักษณะการใช้งานให้คล้ายกับโปรแกรมจำลองการทำงานของโปรแกรม Electronic Workbench ซึ่งสะดวกในการใช้งานพอสมควร และ ในส่วนของการวางอุปกรณ์นั้นก็จะใช้การวางอุปกรณ์ลงบน Grid เอาเพื่อที่จะได้ทำการเชื่อมต่อวงจรในโปรแกรมจำลองการทำงานได้ง่ายขึ้น และสะดวกในการหาเส้นทางเป็นสมการได้ง่ายขึ้น พร้อมทั้งขณะประมวลผลเพื่อจำลองการทำงานก็จะสามารถทำได้ง่ายขึ้นอีกด้วย และ ในส่วนของการจำลองทำงานจำพวก Logic Gate นั้นข้าพเจ้าจะเลือกที่จะใช้การนำอินพุต ทุกขามาเปรียบเทียบกับตารางความจริงของอุปกรณ์นั้น ๆ ไป จากนั้นก็จะเอาเอาที่พุดจากตารางความจริงมาแสดงออกที่ขาเอาต์พุดของอุปกรณ์ โดยที่ตารางความจริงนั้นจะเก็บอยู่ในระบบฐานข้อมูล และ ในส่วนของการลากสายอุปกรณ์นั้นจะเป็นแบบ Manual ในการลาก เพื่อความเข้าใจของผู้ใช้งาน โดยสายไหนที่จะให้ต่อกันก็จะเอาจุดต่อมาวางทับลงไป ที่ให้ผู้ใช้เข้าใจในวงจรที่ต่อมากขึ้น และ ไม่เป็นการสับสนต่อผู้ใช้อีกด้วย

5.2 วิจารณ์สิ่งที่ได้จากโครงการ

สิ่งที่ได้จากการทำโครงการนี้ นั้นไม่เพียงแต่จะทำให้ได้ความรู้ความเข้าใจในการทำงานของอุปกรณ์ดิจิทัลอย่างถ่องแท้แล้ว ยังทำให้เราได้รู้ทุกในการพัฒนาวงจรดิจิทัลมาอีกด้วย ซึ่งจะทำให้การพัฒนาออกแบบอุปกรณ์ฮาร์ดแวร์ต่าง ๆ เป็นไปได้โดยง่ายขึ้น สะดวกขึ้น และ เป็นการประหยัดงบประมาณในการพัฒนาไปในตัว ถึงแม้ว่าโปรแกรมของเราจะมีความสามารถไม่เท่ากับโปรแกรมที่หาโหลดเอาในอินเทอร์เน็ตได้ตัวอื่น ๆ ได้ แต่โปรแกรมของเราก็สามารถใช้งานได้ง่ายดายนจะสามารถใช้โปรแกรมนี้ได้อย่างทะลุปรุโปร่งได้ในเวลาไม่นาน และอาจใช้งานได้อย่างมีประสิทธิภาพเทียบเท่ากับโปรแกรมที่หาดาวน์โหลดมาจากอินเทอร์เน็ตอื่น ๆ และหากมีการพัฒนาต่อไปให้สามารถจำลองการทำงานของไมโครคอนโทรลเลอร์ได้ด้วย ก็จะทำให้โปรแกรมนี้มีประสิทธิภาพมากขึ้น ไปกว่าโปรแกรมที่ดาวน์โหลดมาจากอินเทอร์เน็ตได้ และ ก็ไม่ต้องเสียค่าใช้จ่ายในส่วนที่จะต้องไปซื้อโปรแกรมจำลองการทำงานของวงจรดิจิทัลมาใช้งานอีกด้วย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.3 ปัญหาอุปสรรคและแนวทางในการแก้ไข

1. จำนวนของข้อมูลในระบบฐานข้อมูลนั้นมีขนาดใหญ่ จึงทำให้การทำงานของโปรแกรมค่อนข้างจะช้า เนื่องจากการจำลองการทำงานนี้เป็นการจำลองการทำงานของอุปกรณ์ โดยการนำไปเทียบตารางความจริงกับข้อมูลในระบบฐานข้อมูล ซึ่งการค้นหาข้อมูลนั้นทำได้ไม่รวดเร็วนักเมื่อใช้กับฐานข้อมูลที่มีขนาดใหญ่ ซึ่งแนวทางในการแก้ปัญหานี้คือการออกแบบระบบฐานข้อมูลให้มีความซ้ำซ้อนของข้อมูลน้อยลง และจัดการให้ข้อมูลที่เก็บมีขนาดที่กะทัดรัดมากยิ่งขึ้น
2. การหาสมการเส้นทางการเชื่อมต่อยังมีข้อบกพร่องอยู่มาก เนื่องจากจำนวนของเส้นทางที่ต่ออย่างมากก็จะทำให้มีโอกาสที่จะมีการผิดพลาดสูงตามขึ้นไป ซึ่งแนวทางการแก้ปัญหานี้คือ จะต้องหาอัลกอริทึมในการหาเส้นทางระหว่างอุปกรณ์ที่คิดว่านี่มาใช้งาน
3. ขนาดของหน้าจอที่ใช้ในการจำลองการทำงานมีขนาดที่จำกัด ไม่สามารถที่จะทำการจำลองการทำงานของวงจรดิจิทัลได้ใหญ่เกินกว่าขนาดของหน้าจอ เนื่องจากรีเฟรชทั้งหน้าจอนั้นจะทำให้การทำงานของโปรแกรมดูไม่ราบรื่นนัก แนวทางการแก้ปัญหานี้คือ จำกัดขนาดทั้งหน้าจอไว้ แล้วรีเฟรชเฉพาะส่วนที่มีการเปลี่ยนแปลงเท่านั้น
4. การประมวลผลของการจำลองการทำงานนั้นยังทำได้ยากอยู่ เนื่องจากสมการการทำงานของอุปกรณ์แต่ละตัวนั้นจะต้องคิดขึ้นมาเองให้เข้ากับการทำงานจริง ๆ เช่นการจะเตรียมข้อมูลการทำงานของไอซีสักตัวหนึ่งในระบบฐานข้อมูล เราก็จะต้องคิด สมการการทำงานให้แม่นยำด้วยซึ่งขั้นตอนนี้กินเวลาไปค่อนข้างเยอะ ซึ่งแนวทางการแก้ปัญหานี้ก็คือ การใช้โปรแกรมในการช่วย GENERATE สมการการทำงาน ขึ้นมาให้แทนที่จะคิดเองก็จะทำให้ขั้นตอนนี้ใช้เวลาน้อยลง แต่โปรแกรมในส่วนนี้ก็ต้องพัฒนาขึ้นมาเองไม่สามารถดาวโหลดที่ไหนได้
5. การจำลองผลการทำงานของอุปกรณ์ดิจิทัลนั้นยังมีความผิดพลาดอยู่บ้าง เนื่องจากการหาสมการการเชื่อมต่อได้ไม่ครบถ้วน จึงทำให้ผลการจำลองการทำงานมีความผิดพลาดได้ ซึ่งแนวทางการแก้ไขก็คือ ทำให้ส่วนของการหาสมการการเชื่อมต่อเป็นไปได้อย่างถูกต้องและ ครบถ้วน

5.4 แนวทางการพัฒนาต่อ

1. พัฒนาในส่วนของคุณภาพเร็วของการจำลองการทำงานให้มีมากขึ้น โดยการหาวิธีการจัดการระบบฐานข้อมูลให้มีความสมบูรณ์สูงสุด มีความซ้ำซ้อนที่น้อยลง ก็จะทำให้การจำลองการทำงานมีความเร็วที่เพิ่มขึ้นได้
2. พัฒนาในส่วนของการหาเส้นทางให้มีความสมบูรณ์ ไม่มีข้อบกพร่องใด ๆ เหลือ อยู่เลย โดยการหาแนวคิดในการหาสมการการเชื่อมต่อที่ดีกว่านี้มาใช้งาน
3. พัฒนาในส่วนของคุณาหน้าจอให้มีขนาดที่ปรับเปลี่ยนได้ ซึ่งก็จะทำให้การจำลองการทำงานเป็นไปได้อย่างสะดวกสบายต่อผู้ใช้งานยิ่ง ๆ ขึ้นไป
4. พัฒนาในส่วนของโปรแกรมย่อยที่จะใช้ในการคิดสมการการทำงานเพื่อเก็บลงในระบบฐานข้อมูลให้เองโดยผู้ใช้ไม่ต้องมา กำหนดสมการการทำงานเองลงในระบบฐานข้อมูลโดยตรง ซึ่งเป็นการเสียเวลาอย่างมาก
5. พัฒนาในส่วนของการจำลองการทำงานในส่วนของไมโครคอนโทรลเลอร์เพิ่มเติม เพราะไมโครคอนโทรลเลอร์นั้นมีบทบาทในงานด้านฮาร์ดแวร์มากพอสมควร และ มีการทำงานได้หลากหลาย ซึ่งถ้าหาสามารถจำลองการทำงานของไมโครคอนโทรลเลอร์ได้ด้วยแล้ว โปรแกรมนี้จะเป็นโปรแกรมที่เรียกได้ว่าเหมาะสำหรับผู้ที่ต้องการออกแบบฮาร์ดแวร์ขึ้นมาใช้งานเป็นอย่างมากเลยทีเดียว
6. พัฒนาในส่วนของคุณาตาของโปรแกรมให้มีความสวยงามขึ้น และมีตำแหน่งการเรียกใช้ทุลต่าง ๆ ให้อยู่ในตำแหน่งที่เหมาะสม เพื่อความสะดวกแก่การใช้งานของผู้ใช้ยิ่ง ๆ ขึ้นไป

บรรณานุกรม

- [1] ยืน ภู่วรวรรณ, 2536 ,“ทฤษฎีและการใช้งานอิเล็กทรอนิกส์ เล่ม 2” กรุงเทพมหานครฯ ซีเอ็ด ยูเคชั่น
- [2] สัจจะ จรัสรุ่งรวีร และ จักรพงษ์ สุขประเสริฐ, 2547 ,“เริ่มต้นอย่างมืออาชีพด้วย Delphi 7 ฉบับสมบูรณ์” นนทบุรี บริษัท ไอทีซี อินโฟ ดิสทริบิวเตอร์ เซ็นเตอร์
- [3] Milos D.Ercegovac, Tomas Lang, Jaime H.Moreno, 1954, “Introduction to Digital Systems” John Wiley & Sons, Inc.
- [4] Victor P.Nelson, H. Troy Nagle, Bill D. Carroll, J. David Irwin, 1974 , “Digital Logic Circuit Analysis and Design” Prentice Hall Englewood Cliffs



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้