

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

เครื่องบรรจุปุ๋ย

FERTILIZER PACKING MACHINE



นายวินัย ดิมป์ศิริพร  
นายวิษณุ ศรีแก้ว  
นายวุฒิพงศ์ สาดิ

๒๓  
๖๖๑๗  
๒๕๔๙

เลขหมู่.....  
เลขทะเบียน 72650  
วัน,เดือน,ปี 21 ส.ย. 2550

b. 11720829  
i.....

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิชาวิศวกรรมการวัดคุม

ภาควิชาวิศวกรรมการวัดคุม คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2549

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# FERTILIZER PACKING MACHINE



**A THESIS SUMMITTED IN PATIAL FULFILLMENT  
OF THE REQUIREMENT FOR THE DEGREE OF  
BACHELOR OF ENGINEERING IN INSTRUMENTATION ENGINEERING  
DEPARTMENT OF INSTRUMENTATION ENGINEERING  
FACULTY OF ENGINEERING  
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG**

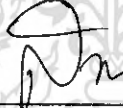
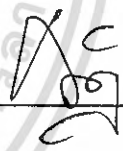
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้  
2006

ภาควิชาวิศวกรรมการวัดคุม  
คณะวิศวกรรมศาสตร์  
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง  
ใบรับรองปริญญาโท

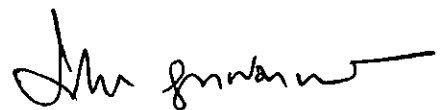
หัวข้อปริญญาโท เครื่องบรรจุปุ๋ย  
FERTILIZER PACKING MACHINE

นักศึกษาผู้จัดทำ นายวินัย ลิ้มปิติพร รหัสนักศึกษา 46010712  
นายวิษณุ ศรีแก้ว รหัสนักศึกษา 46010732  
นายวุฒิพงศ์ สาลี รหัสนักศึกษา 46010756

ปริญญา วิศวกรรมศาสตรบัณฑิต  
สาขาวิชา วิศวกรรมการวัดคุม  
ปีการศึกษา 2549

| อาจารย์ผู้ควบคุมปริญญาโท |  | ลายมือชื่อ   |   |
|--------------------------|--|--|---|
| ผศ. สาท คำมูล            |  |  |  |

ภาควิชารับรองแล้ว



(รศ.ประภาส อุดกสิมาพันธุ์)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่ให้นำหน้าภาควิชาวิศวกรรมการวัดคุม  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

|                    |                            |            |                       |
|--------------------|----------------------------|------------|-----------------------|
| หัวข้อปริญาานิพนธ์ | เครื่องบรรจุปุ๋ย           |            |                       |
|                    | FERTILIZER PACKING MACHINE |            |                       |
| นักศึกษาผู้จัดทำ   | นายวินัย                   | ลิมปัสริพร | รหัสนักศึกษา 46010712 |
|                    | นายวิษณุ                   | ศรีแก้ว    | รหัสนักศึกษา 46010732 |
|                    | นายวุฒิพงศ์                | สาลี       | รหัสนักศึกษา 46010756 |
| อาจารย์ที่ปรึกษา   | ผศ. สาท                    | คำมุล      |                       |
| ปีการศึกษา         | 2549                       |            |                       |

### บทคัดย่อ

เครื่องบรรจุปุ๋ย เป็นเครื่องจักรที่มีการทำงานของอุปกรณ์ส่วนต่างๆ ร่วมกัน อัน ได้แก่ load cell, instrument amp, A/D converter โดยมีการประมวลผลและตัดสินใจ ภายใน microcontroller ก่อนที่จะมีการนำสัญญาณที่ได้ส่งต่อไปยังอุปกรณ์ final control element โดยมี relay เป็นตัวกลางที่ใช้เปลี่ยนสัญญาณทางไฟฟ้า เป็นการเคลื่อนที่ทาง mechanic จะเห็นได้ว่า มีการทำงานร่วมกันของอุปกรณ์หลายๆ ส่วน การติดต่อกันแต่ละส่วนผ่านทางสัญญาณทางไฟฟ้า การใช้สัญญาณมาตรฐานจึงเป็นสิ่งจำเป็นพอๆ กับการเลือกใช้อุปกรณ์ที่เหมาะสม เพื่อให้ได้ความถูกต้อง และให้ระบบมีเสถียรภาพมากที่สุด โดยเฉพาะอุปกรณ์ที่ใช้ร่วมกับ load cell เพราะว่าสัญญาณจาก โหลดเซลล์นั้นมีค่าน้อยมากๆ และมี sensitivity สูง จึงมีโอกาสเกิดค่า error ได้ง่าย

**Thesis Title** Fertilizer Packing Machine  
**Authors** Mr. Winai Limsiriporn  
Mr. Witsanu Srikaow  
Mr. Whuttipong Salee  
**Thesis Advisor** Asst.prof. Sart Kummoon  
**Year** 2006

### ABSTRACT

Fertilizer Packing Machine is a coordinate device machinery. Consist of load cell, instrument amp and A/D converter equipment. Mechanical movement in process, evaluate and determine in microcontroller then transmit into final control element device. Convert electric signal by using Relay. The coordinate of several equipment among the electrical transmit have to perform in suitable device and standard signal for the stability and correctively system. Specially the cooperating device with load cell. Because of the electrical signal value from load cell is scant and sensitivity, So there is an opportunity for error-value occur.

## กิตติกรรมประกาศ

ปริญญานิพนธ์ฉบับนี้สำเร็จได้ด้วยดี ด้วยคำแนะนำและคำปรึกษา รวมทั้งการดำเนินการวิจัย จาก ผศ. สาท คำมูล ซึ่งเป็นอาจารย์ผู้ควบคุมปริญญานิพนธ์ ผู้วิจัยรู้สึกซาบซึ้งในความอนุเคราะห์จาก ท่าน และขอกราบขอบพระคุณท่านเป็นอย่างสูง

ขอขอบพระคุณอาจารย์วิศรุต ศรีรัตนะ อาจารย์ประภาช อुकคกิมพันธ์ อาจารย์ยี่สาว พงศ์สวัสดิ์ ภาควิชาวิศวกรรมการวัดคุม คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ที่ได้ให้คำแนะนำต่างๆ เพิ่มเติม

ขอขอบคุณห้องสมุดคณะวิศวกรรมศาสตร์ ห้องปฏิบัติการภาคเครื่องกล ห้องปฏิบัติการภาควิศวกรรมการวัดคุม สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ที่เป็นแหล่งค้นคว้าข้อมูล และเป็นสถานที่ใช้ในการทำงานวิจัย เอื้อเพื่ออุปกรณ์และเครื่องมือ พร้อมทั้งอนุเคราะห์เป็นสถานที่ใช้ทดสอบงานวิจัยจนสำเร็จลุล่วงไปด้วยดี

สุดท้าย กราบขอบพระคุณคุณพ่อและคุณแม่ที่สั่งสอนอบรมให้เป็นคนดี รวมทั้งเป็นผู้ให้การสนับสนุนทุนทรัพย์ในการศึกษาแก่ข้าพเจ้า และให้กำลังใจตั้งแต่เริ่มต้นจนสำเร็จสมความตั้งใจ คุณค่าและประโยชน์อันพึงมีจากปริญญานิพนธ์ฉบับนี้ ผู้วิจัยขอบแต่ผู้มีพระคุณทุกท่าน

คณะผู้จัดทำ

# สารบัญ

|  | หน้า     |
|--|----------|
| บทคัดย่อภาษาไทย.....                                     | I        |
| บทคัดย่อภาษาอังกฤษ.....                                  | II       |
| กิตติกรรมประกาศ.....                                     | III      |
| สารบัญ.....  | IV       |
| สารบัญตาราง .....  | VII      |
| สารบัญภาพ .....  | VIII     |
| <br>   |          |
| <b>บทที่ 1 บทนำ.....</b>                                 | <b>1</b> |
| 1.1 ความสำคัญของปริญญาโท.....                            | 1        |
| 1.2 วัตถุประสงค์ของปริญญาโท.....                         | 1        |
| 1.3 ขอบเขตของปริญญาโท.....                               | 1        |
| 1.4 ขั้นตอนการศึกษา.....                                 | 1        |
| <br>   |          |
| <b>บทที่ 2 ทฤษฎี.....</b>                                | <b>3</b> |
| 2.1 ความรู้ทั่วไปเกี่ยวกับโพลดเชลต์                      |          |
| 2.1.1 ความเค้น (Stress) และ ความเครียด (Strain) ของ โลหะ |          |
| 2.1.1.1 ความเค้น.....                                    | 3        |
| 2.1.1.2 ความเครียดและการเปลี่ยนรูป.....                  | 4        |
| 2.1.2 ความสัมพันธ์ระหว่างความเค้นกับความเครียด.....      | 6        |
| 2.1.3 สเตรนเกจ.....                                      | 7        |
| 2.2 ไมโครคอนโทรลเลอร์ MCS-51                             |          |
| 2.2.1 โครงสร้างของ MCS-51.....                           | 9        |
| 2.2.2 โครงสร้างของพอร์ตอินพุตเอาต์พุต.....               | 14       |
| 2.2.3 โครงสร้างหน่วยความจำ.....                          | 14       |
| 2.2.4 หน่วยความจำโปรแกรม.....                            | 16       |
| 2.2.5 หน่วยความจำภายนอก.....                             | 16       |
| 2.2.6 รีจิสเตอร์ฟังก์ชันพิเศษ                            |          |
| 2.2.6.1 Program Status Word.....                         | 18       |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญ (ต่อ)

|   | หน้า      |
|---|-----------|
| 2.2.6.2 รีจิสเตอร์B.....                          | 20        |
| 2.2.6.3 ตัวชี้สแตก.....                           | 20        |
| 2.2.6.4 รีจิสเตอร์ Data Pointer.....              | 21        |
| 2.2.6.5 รีจิสเตอร์พอร์ท.....                      | 21        |
| 2.2.6.6 รีจิสเตอร์เวลา.....                       | 21        |
| 2.2.6.7 รีจิสเตอร์พอร์ทอนุกรม.....                | 22        |
| 2.2.6.8 รีจิสเตอร์อินเทอร์รัพท์.....              | 22        |
| 2.2.6.9 Power Control Registers.....              | 22        |
| 2.2.7 หน่วยความจำภายนอก.....                      | 22        |
| 2.2.8 Reset Operation.....                        | 22        |
| <b>2.3 ระบบนิวแมติก</b>                           |           |
| 2.3.1 ประวัติและความเป็นมา.....                   | 24        |
| 2.3.2 กฏเบื้องต้นของระบบนิวแมติก                  |           |
| 2.3.2.1 ความดัน.....                              | 24        |
| 2.3.2.2 ความชื้น.....                             | 24        |
| 2.3.2.3 ผลของความชื้นและความดันที่มีต่ออากาศ..... | 26        |
| 2.3.3 อุปกรณ์ที่ใช้ในระบบนิวแมติก.....            | 27        |
| <b>บทที่ 3 การสร้างและการออกแบบ.....</b>          | <b>30</b> |
| 3.1 การขยายสัญญาณจากโพลคเซลล์.....                | 30        |
| 3.2 A/D converter.....                            | 31        |
| 3.3 ไมโครคอนโทรลเลอร์ตระกูล MCS-51.....           | 33        |
| 3.4 7 – segment.....                              | 34        |
| 3.5 4 x 4 KEYPAD.....                             | 35        |
| 3.6 Relay & Solenoid valve.....                   | 37        |
| 3.7 โปรแกรมและถังบรรจุ.....                       | 39        |

## **บทที่ 4 การทดลองและผลการทดลอง.....43**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญ (ต่อ)

|   | หน้า      |
|---|-----------|
| 4.1 ลำดับการทดลอง.....                          | 43        |
| 4.2 ผลการทดลอง.....                             | 43        |
| 4.3 สรุปผลการทดลอง.....                         | 45        |
| <b>บทที่ 5 สรุปผลการวิจัยและข้อเสนอแนะ.....</b> | <b>46</b> |
| 5.1 สรุปผล.....                                 | 46        |
| 5.2 ข้อเสนอแนะ.....                             | 46        |
| <b>บรรณานุกรม.....</b>                          | <b>47</b> |
| <b>ภาคผนวก.....</b>                             | <b>48</b> |



# สารบัญตาราง

| ตารางที่  | หน้า |
|---|------|
| 2.1 แสดงรายละเอียดของไมโครคอนโทรลเลอร์ตระกูล MCS-51.....    | 11   |
| 2.2 หน้าที่พิเศษของพอร์ต 3.....                             | 13   |
| 2.3 แสดงบิตและหน้าที่ต่างๆ ใน PSW.....                      | 18   |
| 2.4 แสดงค่าต่างๆ ที่เกิดหลังการรีเซต.....                   | 23   |
| 3.1 แสดงค่าดิจิตอล 8 บิต เมื่อเทียบเป็นระดับแรงดัน.....     | 32   |
| 3.2 แสดงค่าพอร์ตของ 7-segmentชนิด Anode.....                | 34   |
| 3.3 การคืนค่า.....  | 36   |
| 4.1 ผลการเทียบน้ำหนักเป็นบิต โดยเทียบเฉพาะเครื่องซัง.....   | 43   |
| 4.2 ผลการทดลองหลังการปรับเทียบ หลังจากทดสอบระบบทั้งหมด..... | 44   |



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# สารบัญภาพ

| ภาพที่   | หน้า |
|--|------|
| 2.1 แสดงลักษณะของแรงกระทำชนิดต่างๆ.....  | 4    |
| 2.2 ความเครียดเชิงเส้น.....  | 5    |
| 2.3 ความเครียดเฉือน.....   | 6    |
| 2.4 เส้นโค้งความเค้น-ความเครียด(Stress-Strain Curve) แบบมีจุดคาราก(Yield Point).....                 | 7    |
| 2.5 วิดสโตนบริดจ์.....   | 8    |
| 2.6 วิดสโตนบริดจ์ที่มีการชดเชย.....  | 8    |
| 2.7 วงจรคู่ร่วมกับวงจรถบาย.....  | 9    |
| 2.8 โหลดเซลล์.....   | 9    |
| 2.9 แสดงโครงสร้างของ mcs-51.....   | 10   |
| 2.10 แสดงโครงสร้างภายในของ mcs-51.....   | 12   |
| 2.11 ขาของไมโครคอนโทรลเลอร์ตระกูล MCS-51.....  | 12   |
| 2.12 การจัดการหน่วยความจำโปรแกรม.....  | 15   |
| 2.13 หน่วยความจำโปรแกรมที่ตำแหน่งเริ่มต้นการทำงานและการอินเทอร์รัปต์.....                            | 16   |
| 2.14 หน่วยความจำภายนอก.....  | 17   |
| 2.15 แสดง PSW.....   | 18   |
| 2.16 กราฟแสดงปริมาณการอิ่มตัวของไอน้ำในอากาศที่อุณหภูมิต่างๆ ณ จุดอิ่มตัว ความชื้นสัมพัทธ์ 100%..... | 25   |
| 2.17 ผลของความร้อนและความดันที่มีต่ออากาศ.....   | 26   |
| 2.18 อุปกรณ์ภายในระบบนิวแมติก.....   | 27   |
| 2.19 สัญลักษณ์กระบอกสูบทิศทางเดียว.....  | 28   |
| 3.1 ฟังก์ชันบล็อกไดอะแกรมของ AD624.....  | 29   |
| 3.2 คอนเนกชันไดอะแกรมของ AD624.....  | 30   |
| 3.3 การประยุกต์ใช้ AD624 กับ loadcell.....   | 30   |
| 3.4 ซิลค์ที่สายโหลดเซลล์.....  | 30   |
| 3.5 แสดงการต่อวงจร A/D เพื่อทดสอบ.....   | 31   |
| 3.6 7-segment.....   | 34   |
| 3.7 keypad.....  | 35   |
| 3.8 การต่อ relay.....  | 37   |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญญภาพ(ต่อ)

| ภาพที่                            | หน้า |
|-----------------------------------|------|
| 3.9 การต่อ solenoid valve.....    | 38   |
| 3.10 solenoid valve 2 ตัว.....    | 38   |
| 3.11 บล็อกไดอะแกรมของโปรแกรม..... | 39   |
| 3.12 วงจรรวม.....                 | 40   |
| 3.13 การต่อกระบอกสูบ.....         | 41   |
| 3.14 เครื่องชั่งน้ำหนัก.....      | 41   |
| 3.15 ถังบรรจุ.....                | 42   |
| 3.16 ชุดเปิดปิดถัง.....           | 42   |



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# บทที่ 1

## บทนำ

### 1.1 ความสำคัญของปริญญานิพนธ์

ปัจจุบันธุรกิจการเกษตรมีการนำเครื่องจักรที่ทันสมัยมาใช้ในการทำงานมากขึ้น เพื่อช่วยให้  
ทุ่นแรงงานและเพิ่มกำลังการผลิต แม้แต่ในธุรกิจขนาดเล็ก คังนั้น การจัดซื้อเครื่องจักรราคาแพง  
จึงเป็นสิ่งที่หลีกเลี่ยงไม่ได้ ซึ่งเครื่องจักรส่วนใหญ่นั้นมีการผลิตและนำเข้าจากต่างประเทศ ทำให้มีราคา  
ที่สูงมาก จึงเป็นภาระแก่เกษตรกรขนาดกลางและขนาดเล็กที่ต้องการจะใช้เครื่องจักร

คังนั้น ผู้วิจัยจึงได้คิดค้นและผลิตเครื่องจักรให้ใช้ได้ ในราคาถูก และมีประสิทธิภาพ คຸ້มค่างับ  
ราคา โดยใช้ความรู้พื้นฐานจากวิชาที่ศึกษา และการค้นคว้าเพิ่มเติม จนได้ผลิตเครื่องบรรจุปุ๋ยที่ราคาถูก  
ใช้งานได้ง่าย และมีประสิทธิภาพอีกด้วย

### 1.2 วัตถุประสงค์ของปริญญานิพนธ์

1. เพื่อศึกษาและออกแบบเครื่องบรรจุปุ๋ย
2. เพื่อสามารถปรับแต่งเพิ่มอุปกรณ์เสริมให้เครื่องบรรจุได้
3. สามารถใช้ความรู้เพื่อประยุกต์ในการทำงานได้

### 1.3 ขอบเขตของปริญญานิพนธ์

1. ศึกษาการทำงานของอุปกรณ์ต่างๆ ได้แก่ ไมโครคอนโทรลเลอร์ หลักการของโพลดเซลล์  
การแปลงสัญญาณอะนาลอกเป็นดิจิตอล และระบบนิวแมติก
2. ออกแบบ และสร้างเครื่องบรรจุปุ๋ย
3. ทำการทดลอง และ ทดสอบเครื่องบรรจุปุ๋ย

### 1.4 ขั้นตอนการศึกษา

1. ทำการรวบรวมข้อมูลต่างๆที่ใช้ในการออกแบบเครื่องบรรจุปุ๋ย โดยแบ่งเนื้อหาในการหา  
ข้อมูลเป็นส่วนๆ คังนี้

- ส่วนที่ใช้ในการชั่งน้ำหนัก load cell วงจรขยาย วงจร a/d
- ส่วนที่ใช้ในการบรรจุ โครงสร้างถัง ลักษณะการปิด-เปิดถัง
- ส่วนที่ใช้ในการควบคุม ได้แก่ MCS-51 Software : MIDE, Proteus

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 2 ทฤษฎี

### 2.1 ความรู้ทั่วไปเกี่ยวกับโพลดเชลล์

#### 2.1.1 ความเค้น (Stress) และ ความเครียด (Strain) ของโลหะ

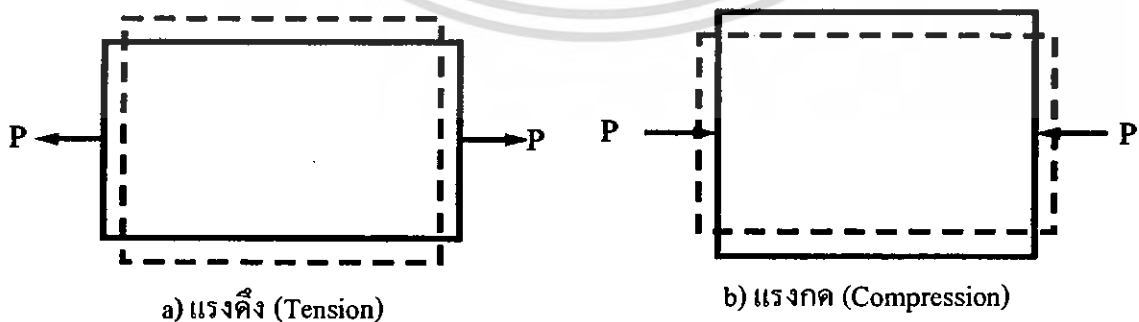
##### 2.1.1.1 ความเค้น (Stress)

ตามความเป็นจริงความเค้นหมายถึง แรงต้านทานภายในเนื้อวัสดุที่มีต่อแรงภายนอกที่กระทำต่อหนึ่งหน่วยพื้นที่ แต่เนื่องจากความไม่เหมาะสมทางปฏิบัติ และความยากในการวัดหาค่านี้ เราจึงมักจะพูดถึงความเค้นในรูปของแรงภายนอกที่กระทำต่อหนึ่งหน่วยพื้นที่ ด้วยเหตุผลที่ว่าแรงกระทำภายนอกมีความสอดคล้องกับแรงต้านทานภายใน การหาค่าความเค้นสามารถเขียนเป็นสมการได้ดังนี้คือ

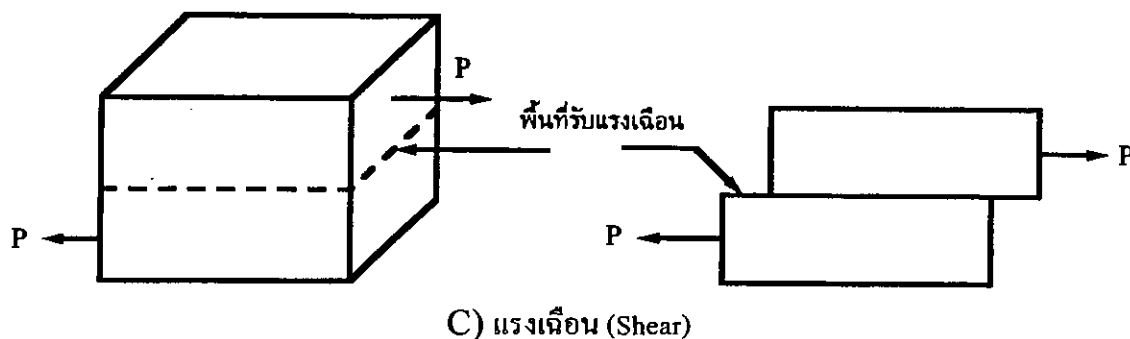
$$\sigma = \frac{P}{A}$$

เมื่อ  $\sigma$  = ความเค้น (Stress) มีหน่วยเป็นปาสกาล (Pa, 1 Pa = 1N/m<sup>2</sup>) หรือ kgf/mm<sup>2</sup> หรือ psi (lbf/in<sup>2</sup>)  
P = แรงภายนอกที่กระทำ มีหน่วยเป็น N หรือ kgf หรือ lbf  
A = พื้นที่ภาคตัดขวางที่แรงกระทำ : m<sup>2</sup> หรือ mm<sup>2</sup> หรือ in<sup>2</sup>

โดยทั่วไปความเค้นสามารถแบ่งออกได้เป็น 3 ชนิด ตามลักษณะของแรงที่กระทำ ความเค้นแรงดึง (Tensile Stress) เกิดขึ้นเมื่อมีแรงดึงมากระทำตั้งฉากกับพื้นที่ภาคตัดขวาง โดยพยายามจะแยกเนื้อวัสดุให้แยกขาดออกจากกัน ดังภาพที่ 2.1a



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาพที่ 2.1 แสดงลักษณะของแรงกระทำชนิดต่าง ๆ

ความเค้นแรงอัด (Compressive Stress) เกิดขึ้นเมื่อมีแรงกดมากระทำตั้งฉากกับพื้นที่ภาคตัดขวาง เพื่อพยายามอัดให้วัสดุมีขนาดสั้นลง ดังภาพที่ 2.1b

ความเค้นแรงเฉือน (Shear Stress) ใช้สัญลักษณ์  $\tau$  เกิดขึ้นเมื่อมีแรงมากระทำให้ทิศทางขนานกับพื้นที่ภาคตัดขวาง เพื่อให้วัสดุเคลื่อนผ่านจากกันดังภาพที่ 2.1c มีค่าเท่ากับแรงเฉือน (Shear Force) หารด้วยพื้นที่ภาคตัดขวาง  $A$  ซึ่งขนานกับทิศทางของแรงเฉือน ในทางปฏิบัติความเค้นที่เกิดขึ้นจะมีทั้ง 3 แบบนี้พร้อม ๆ กัน

### 2.1.1.2 ความเครียดและการเปลี่ยนรูป (Strain and Deformation)

ความเครียด (Strain) คือ การเปลี่ยนแปลงรูปร่างของวัสดุ (Deformation) เมื่อมีแรงภายนอกมากระทำ (เกิดความเค้น) การเปลี่ยนรูปของวัสดุนี้เป็นผลมาจากการเคลื่อนที่ภายในเนื้อวัสดุ ซึ่งลักษณะของมันสามารถแบ่งเป็น 2 ชนิดใหญ่ ๆ คือ

- การเปลี่ยนรูปแบบยืดหยุ่นหรือความเครียดแบบคืนรูป (Elastic Deformation or Elastic Strain) เป็นการเปลี่ยนรูปในลักษณะที่เมื่อปลดแรงกระทำ อะตอมซึ่งเคลื่อนไหวยังคงอยู่ตามตำแหน่งเดิม ทำให้วัสดุคงรูปร่างเดิมไว้ได้ ตัวอย่างได้แก่ พวงยางยืด, สปริง ถ้าเราดึงมันแล้วปล่อยมันจะกลับ ไปมีขนาดเท่าเดิม

- การเปลี่ยนรูปแบบพลาสติกหรือความเครียดแบบคงรูป (Plastic Deformation or Plastic Strain) เป็นการเปลี่ยนรูปที่ถึงแม้ว่าจะปลดแรงกระทำนั้นออกแล้ววัสดุก็ยังคงรูปร่างตามที่ถูกเปลี่ยนไปนั้น โดยอะตอมที่เคลื่อนที่ไปแล้วจะไม่กลับไปตำแหน่งเดิม

วัสดุทุกชนิดจะมีพฤติกรรมเปลี่ยนรูปทั้งสองชนิดนี้ขึ้นอยู่กับแรงที่มากระทำ หรือความเค้นว่ามีมากน้อยเพียงใด หากไม่เกินขีดการคืนรูป (Elastic Limit) แล้ว วัสดุนั้นก็จะมีพฤติกรรมคืนรูปแบบยืดหยุ่น (Elastic Behavior) แต่ถ้าความเค้นเกินกว่าขีดการคืนรูปแล้ววัสดุก็จะเกิดการเปลี่ยนรูปแบบถาวรหรือแบบพลาสติก (Plastic Deformation)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

นอกจากความเครียดทั้ง 2 ชนิดนี้แล้ว ยังมีความเครียดอีกประเภทหนึ่งซึ่งพบในวัสดุประเภทโพลีเมอร์ เช่น พลาสติก เรียกว่าความเครียดกึ่งอลาสติกจะมีลักษณะที่เมื่อปราศจากแรงกระทำวัสดุจะมีการคืนรูป แต่จะไม่กลับไปจนมีลักษณะเหมือนเดิม

การวัดและคำนวณหาค่าความเครียดมีอยู่ 2 ลักษณะคือ

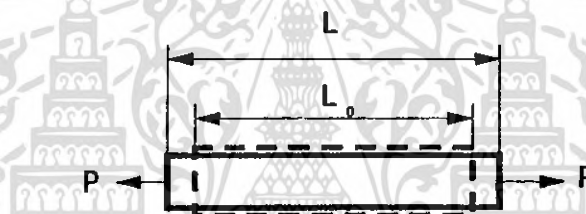
แบบเส้นตรง ความเครียดที่วัดได้จะเรียกว่า ความเครียดเชิงเส้น (Linear Strain) จะใช้ได้เมื่อแรงที่มากกระทำมีลักษณะเป็นแรงดึงหรือแรงกด ดังภาพที่ 2.2 ค่าของความเครียดจะเท่ากับความยาวที่เปลี่ยนแปลงไปต่อความยาวเดิม ดังสมการ

$$e = \frac{\Delta L}{L_0}$$

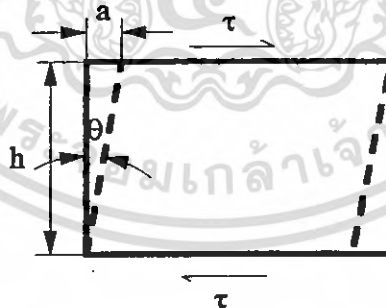
เมื่อ  $e$  = ความเครียดเชิงเส้น

$\Delta L$  = ความยาวที่เปลี่ยนแปลงไป ( $L - L_0$ )

$L_0$  = ความยาวเดิมของวัสดุที่สนใจ หรือ Gage Length



ภาพที่ 2.2 ความเครียดเชิงเส้น (Linear Strain)



ภาพที่ 2.3 ความเครียดเฉือน (Shear Strain)

แบบเฉือน เรียกว่า ความเครียดเฉือน (Shear Strain) ใช้กับกรณีที่แรงที่กระทำมีลักษณะเป็นแรงเฉือน ( $\tau$ ) ดังรูป ค่าของความเครียดจะเท่ากับระยะที่เคลื่อนที่ไปต่อระยะห่างระหว่างระนาบ ดังสมการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

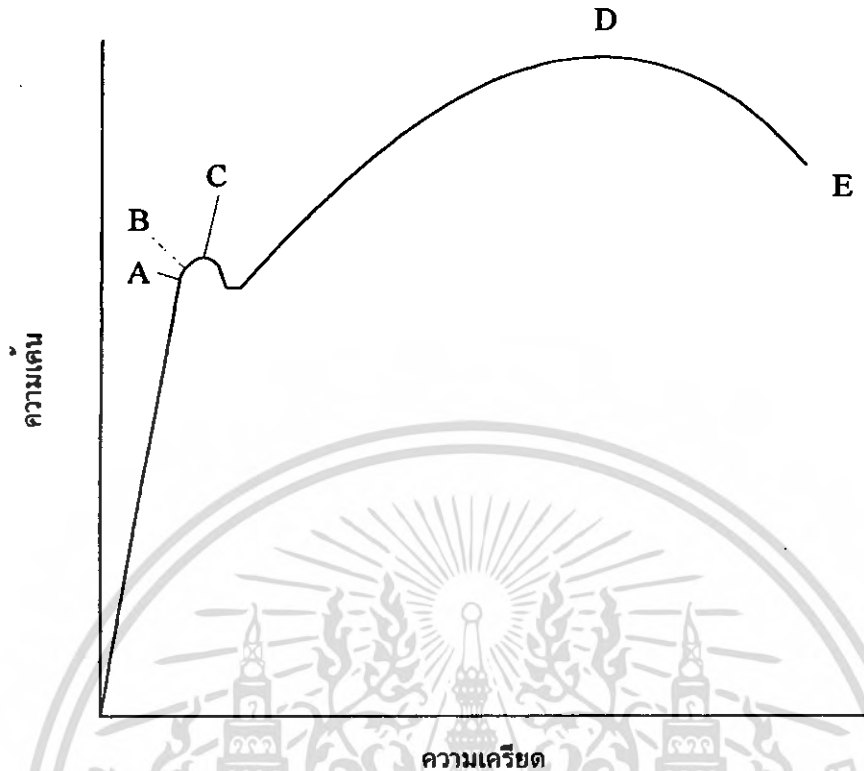
$$\gamma = \frac{a}{h}$$

|       |          |   |  |
|-------|----------|---|--|
| เมื่อ | $\gamma$ | = | $\tan \theta \approx \theta$ (Radian ในกรณีที่เป็นมุมเล็ก) |
|       | $a$      | = | ระยะที่เคลื่อนที่ไป (Displacement)                         |
|       | $h$      | = | ระยะห่างระหว่างระนาบ                                       |
|       | $\theta$ | = | มุมที่เปลี่ยนไป  |

จะเห็นได้ว่าค่าของความเครียดทั้งสองแบบ ไม่มีหน่วย เพราะตัวตั้งและตัวหารมีหน่วยเป็นความยาวอยู่แล้ว

### 2.1.2 ความสัมพันธ์ระหว่างความเค้นกับความเครียด (Stress-Strain Relationship)

ในการแสดงความสัมพันธ์ระหว่างความเค้นและความเครียด ในที่นี่เราจะใช้เส้นโค้งความเค้น-ความเครียด (Stress-Strain Curve) ซึ่งได้จากการทดสอบแรงดึง (Tensile Test) เป็นหลัก โดยจะพลอตค่าของความเค้นในแกนตั้งและความเครียดในแกนนอน ดังภาพที่ 2.4 การทดสอบแรงดึง นอกจากจะให้ความสัมพันธ์ระหว่างความเค้น-ความเครียดแล้ว ยังจะแสดงความสามารถในการรับแรงดึงของวัสดุ ความเปราะ เหนียวของวัสดุ (Brittleness and Ductility) และบางครั้งอาจใช้บอกความสามารถในการขึ้นรูปของวัสดุ (Formability) ได้อีกด้วย



ภาพที่ 2.4 เส้นโค้งความเค้น-ความเครียด (Stress-Strain Curve) แบบมีจุดคราก (Yield Point)

### 2.1.3 สเตรนเกจ (strain gauge)

สเตรนเกจเป็นอุปกรณ์ตรวจวัดชนิดหนึ่ง ทำหน้าที่เป็นเซนเซอร์สำหรับตรวจวัดแรงกระทำทางกล โครงสร้างพื้นฐานทั่วไปนิยมทำจากวัสดุพวกโลหะค้ำวนำ แผ่นโลหะค้ำวนำบาง (metal foil) สารกึ่งค้ำวนำ หรือโลหะผสม เช่น ทองแดง-นิกเกิล หรือนิกเกิล-โครเมียม ซึ่งมีความต้านทานสูง และทนทานต่อแรงกระทำทางกลสูง

ความเครียดที่ถูกวัด จะมี 2 ลักษณะ คือ ความเครียดทางกล และความเครียดทางไฟฟ้า สามารถเขียนแทนความสัมพันธ์ได้เป็น

$$\varepsilon = \frac{\Delta L}{L}$$

และ

$$G\varepsilon = \frac{\Delta R}{R}$$

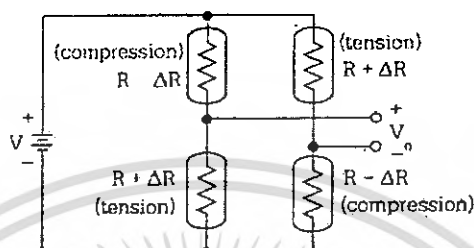
โดยที่ G แทนถึงค่าเกจแฟกเตอร์ประจำตัวสเตรนเกจ มีค่าเท่ากับอัตราส่วนระหว่างการเปลี่ยนแปลงค่าความต้านทานต่อความยาวที่เปลี่ยนไป ดังนี้คือ

$$G = \frac{\Delta R / R}{\Delta L / L} = \frac{\Delta R / R}{\varepsilon}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

นอกจากนี้เกจแฟกเตอร์ยังแสดงถึงค่าความไวในการใช้งานสเตรนเกจ ปกติมีค่าอยู่ระหว่าง 1.8 ถึง 2.2 ขณะที่ค่าความต้านทานภายในของสเตรนเกจโดยทั่วไปมีค่าประมาณ  $50 \Omega$  จนถึง  $2 \text{ k}\Omega$

โดยทั่วไป สเตรนเกจ นิยมใช้กับวงจรวิดสโตนบริดจ์แบบฟูลบริดจ์ ทำให้สามารถวัดการเปลี่ยนแปลงที่เกิดขึ้นเพียงเล็กน้อยได้ และยังช่วยชดเชยความต้านทานที่ไม่เท่ากันของตัวต้านทานในวงจรด้วย ดังภาพที่ 2.5

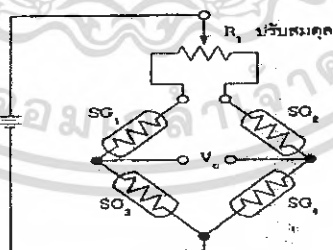


ภาพที่ 2.5 วิดสโตนบริดจ์

แรงดันที่ได้ จะมีค่า

$$V_0 = \left( \frac{\Delta R}{R} \right) V$$

การปรับสมดุลและการปรับเทียบวงจรสเตรนเกจ อันเนื่องมาจากค่าความต้านทานที่ต่างกันเพียงเล็กน้อย เนื่องจากค่าความผิดพลาดของตัวต้านทานในทางปฏิบัติ มีผลทำให้  $V_0$  ของวงจรไม่เท่ากับศูนย์ เมื่อปริมาณทางฟิสิกส์ที่ต้องการวัดมีค่าเท่ากับศูนย์ แรงดันที่เกิดขึ้นนี้ เรียกว่า แรงดันออฟเซต การขจัดปัญหาดังกล่าวสามารถกระทำได้โดยใช้วงจรสำหรับปรับแต่งดังรูป

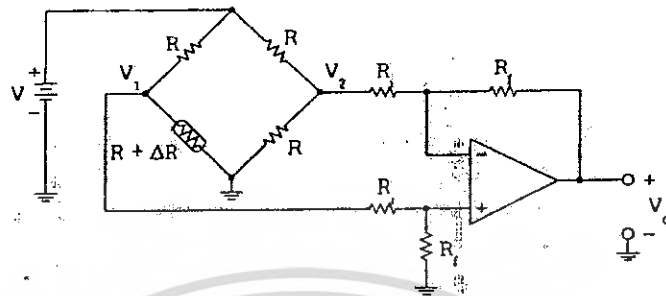


ภาพที่ 2.6 วิดสโตนบริดจ์ที่มีการชดเชย

เมื่อนำวงจรสเตรนเกจไปประยุกต์ใช้งานเป็นเซนเซอร์ตรวจสอบปริมาณทางฟิสิกส์ จะพบว่าโดยทั่วไปแรงดันเอาต์พุตที่ได้จากวงจรบริดจ์จะมีค่าน้อยมาก ทำให้ไม่สามารถนำไปใช้งานหรือ

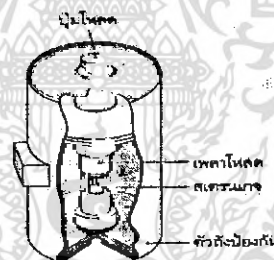
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ประมวลผลสัญญาณต่อได้ทันที ต้องมีการปรับแต่งสัญญาณให้มีขนาดใหญ่ขึ้นก่อน โดยนำวงจรขยายสัญญาณมาต่อร่วมกับวงจร ดังรูป



ภาพที่ 2.7 วงจรต่อร่วมกับวงจรขยาย

การใช้โหนดเซลล์ เพื่อประยุกต์ใช้ในการตรวจวัดแรงกระทำทางกลที่ไม่ทราบค่า โครงสร้างทั่วไป ประกอบด้วยวงจรของสเตรนเกจที่ตัว ยึดกับเพลาโหนด แรงกระทำที่เกิดขึ้นกับเพลาจะทำให้เกิดความเปลี่ยนแปลงค่าความต้านทานภายในวงจรบริดจ์



ภาพที่ 2.8 โหนดเซลล์

## 2.2 ไมโครคอนโทรลเลอร์ MCS-51

### 2.2.1 โครงสร้างของ MCS-51

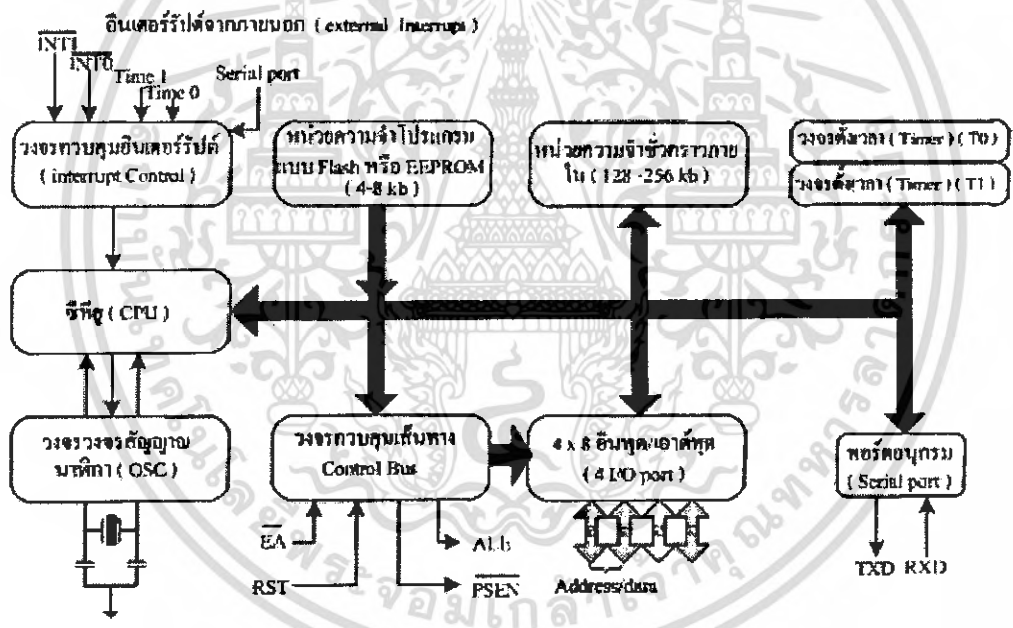
ไมโครคอนโทรลเลอร์ตระกูล MCS-51 มีด้วยกันหลายเบอร์ขึ้นอยู่กับโครงสร้างภายในของมัน บางเบอร์จะมีหน่วยความจำภายในเป็นแบบ ROM บางเบอร์เป็นแบบ EPROM บางเบอร์มี RAM ภายใน 128 ไบต์ บางเบอร์มี 256 ไบต์ เป็นต้น ซึ่งรายละเอียดจะศึกษาได้จากคู่มือของมันโดยตรง และลักษณะของขาต่างๆ จะเหมือนกัน คุณสมบัติที่สำคัญมีดังนี้

- มีหน่วยความจำ ROM 4K bytes
- มีหน่วยความจำ RAM 128 bytes

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- มีพอร์ต I/O ขนาด 8 บิต 4 พอร์ต
- มี Timer 16 บิต 2 ตัว
- สามารถอินเทอร์รัพท์ได้ 5 แหล่ง
- มีวงจรออสซิลเลเตอร์และวงจรมหาพีคานชิพ
- มีพอร์ตอนุกรมที่สามารถรับส่งข้อมูลแบบ Full Duplex ความเร็วสูง
- ใช้งานหน่วยความจำโปรแกรมภายนอกได้ 64K
- ใช้งานหน่วยความจำข้อมูลภายนอกได้ 64 K
- สามารถประมวลผลทีละบิตได้
- สามารถใช้งานหน่วยความจำแบบบิตได้ 210 ตำแหน่ง
- หนึ่งวงจรถูกคำสั่งกินเวลาประมาณ 1 ไมโครวินาที ขณะทำงานด้วย Clock 12 MHz

ตัวอย่างไมโครคอนโทรลเลอร์ตระกูล MCS-51 และลักษณะต่างๆ สามารถแสดงได้ดังตาราง



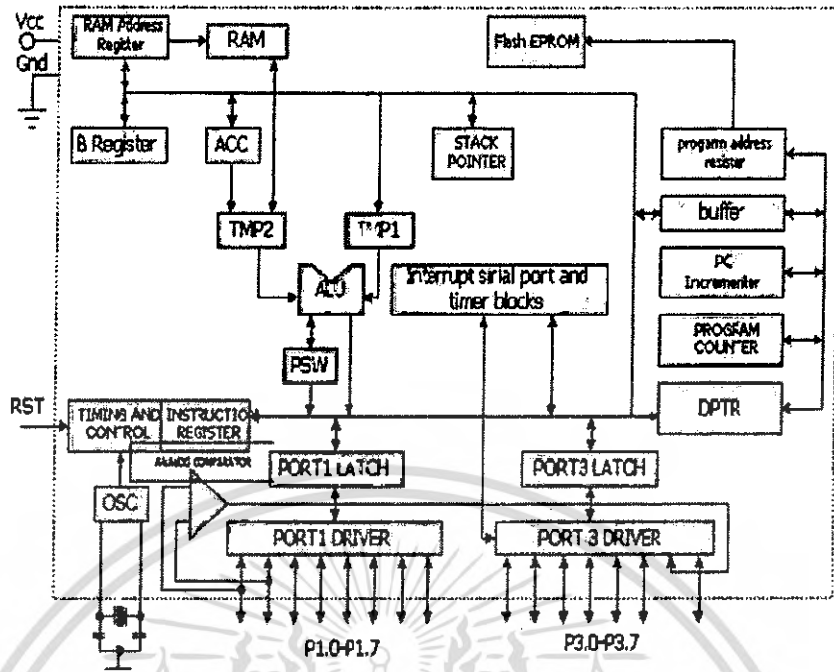
ภาพที่ 2.9 แสดงโครงสร้างของ MCS-51

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 2.1 แสดงรายละเอียดของไมโครคอนโทรลเลอร์ตระกูล MCS-51

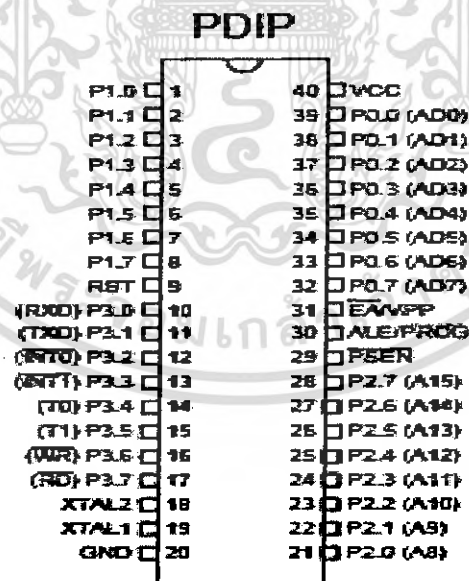
| ไมโครคอนโทรลเลอร์ | หน่วยความจำภายใน(internal memory)         |             | ตั้งเวลา/นับ<br>เวลา<br>(time/counter) | สัญญาณ<br>อินเทอร์<br>รัปต์จาก<br>ภายนอก |
|-------------------|---|-------------|--|--|
|                   | หน่วยความจำ<br>ภายในแบบ<br>EPROM , EEPROM | ข้อมูล RAM  |  |  |
| 8051              | 4 kb × 8 Rom                              | 128 × 8 bit | 2 × 16 bit                             | 6  |
| 8051AH            | 4 kb × 8 Rom                              | 128 × 8 bit | 2 × 16 bit                             | 5  |
| 8051AH            | 8 kb × 8 Rom                              | 256 × 8 bit | 3 × 16 bit                             | 6  |
| 8031AH            | ไม่มี                                     | 128 × 8 bit | 2 × 16 bit                             | 5  |
| 8032AH            | ไม่มี                                     | 256 × 8 bit | 3 × 16 bit                             | 5  |
| 8031              | ไม่มี                                     | 128 × 8 bit | 2 × 16 bit                             | 5  |
| 8751H             | 4 kb × 8 Rom                              | 128 × 8 bit | 2 × 16 bit                             | 5  |
| 8751H-12          | 4 kb × 8 Rom                              | 128 × 8 bit | 2 × 16 bit                             | 5  |

วงจรภายในของไมโครคอนโทรลเลอร์ตระกูล MCS-51 ประกอบด้วยวงจรอินพุตและเอาต์พุต ทั้งหมด 4 พอร์ต แต่ละพอร์ตจะเป็น 8 บิต หน่วยความจำโปรแกรมภายใน (EPROM, EEPROM และ Flash) หน่วยความจำที่เป็นข้อมูลนั้น (RAM) ซึ่งอยู่ในวงจรหลักของ ไมโครคอนโทรลเลอร์ตระกูล MCS-51 ตลอดจนวงจรการคำนวณทางคณิตศาสตร์และลอจิก (ALU) วงจรรีจิสเตอร์ทั่วไป และ รีจิสเตอร์ฟังก์ชันการใช้งานเฉพาะ แสดงดังภาพที่ 2.10



ภาพที่ 2.10 โครงสร้างภายในของไมโครคอนโทรลเลอร์ MCS-51

ไอซี ไมโครคอนโทรลเลอร์ โครงสร้างเป็นแบบ DIP มีขาทั้งหมด 40 ขา โดยขาต่างๆ จะใช้เป็น ขาพอร์ทอินพุต, เอาต์พุต, ขาสัญญาณควบคุม, ขาค่าหน่วยความจำ และขาข้อมูล ดังรูป



ภาพที่ 2.11 ขาของไมโครคอนโทรลเลอร์ตระกูล MCS-51

เอกสารนี้เป็นเอกสารที่สวอนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความหมายพอร์ตต่างๆมีดังนี้

- พอร์ต 0 ได้แก่ ขาที่ 32-39 สามารถใช้เป็นอินพุตเอาต์พุตได้ นอกจากนี้ในการติดต่อกับหน่วยความจำภายนอกยังใช้เป็นขา address bus และ data bus อีกด้วย ความหมายของพอร์ตต่างๆมีดังนี้
- พอร์ต 1 ได้แก่ ขาที่ 1-8 เป็นพอร์ต 8 บิต สามารถอ้างทีละบิตได้ คือ P1.0, P1.1,...stc
- พอร์ต 2 ได้แก่ ขาที่ 21-28 จะใช้งาน 2 หน้าทีคือใช้เป็นพอร์ต 8 บิต กับใช้เป็นขาแอดเดรส 8 บิต ในการอ้างหน่วยความจำภายนอก
- พอร์ต 3 ได้แก่ ขาที่ 10-17 จะใช้งาน 2 หน้าทีคือ เป็นพอร์ทอินพุตและเอาต์พุต และใช้เป็นขาควบคุมต่างๆ ดังตาราง

ตารางที่ 2.2 หน้าทีพิเศษของพอร์ต 3

| บิตของพอร์ต | สัญญาณ            | หน้าที่การทำงาน   |
|-------------|-------------------|---|
| P3.0        | RXD               | รับข้อมูลจากพอร์ทอนุกรม (serial input port)   |
| P3.1        | TXD               | ส่งข้อมูลจากพอร์ทอนุกรม (serial output port)  |
| P3.2        | $\overline{INT0}$ | รับสัญญาณอินเตอร์รัปต์หมายเลข 0 (external interrupt 0)                                |
| P3.3        | $\overline{INT1}$ | รับสัญญาณอินเตอร์รัปต์หมายเลข 1 (external interrupt 1)                                |
| P3.4        | T0                | ใช้ตั้งเวลากับเวลาตัวที่ 0 (Timer 0 external input)                                   |
| P3.5        | T1                | ใช้ตั้งเวลากับเวลาตัวที่ 1 (Timer 1 external input)                                   |
| P3.6        | $\overline{WR}$   | เป็นสัญญาณเขียนข้อมูลหน่วยความจำหรืออุปกรณ์ภายนอก (external data memory write strobe) |
| P3.7        | $\overline{RD}$   | เป็นสัญญาณอ่านข้อมูลหน่วยความจำหรืออุปกรณ์ภายนอก (external data memory read strobe)   |

-  $\overline{PSEN}$  (Program Store Enable) เป็นขาที่ส่งสัญญาณออก คือขา 29 ขานี้จะแอกทีฟเมื่อ MCS-51 ต้องการอ่าน code โปรแกรมภายนอก โดยปกติถ้าความจำเป็น EPROM จะต่อกับ Output Enable ของ EPROM

- ขา ALE (Address Latch Enable ขาที่ 30) ทำหน้าที่ควบคุมการทำงานของสัญญาณกำหนดตำแหน่งกับสัญญาณข้อมูล โดยใช้การเลือกเส้นทาง (data select หรือ multiplex) โดยปกติเมื่อไมโครคอนโทรลเลอร์ทำงานจะส่งสัญญาณกำหนดตำแหน่งออกมาก่อน พร้อมกับส่งสัญญาณให้ขา ALE ทำงาน เพื่อเลือกให้สัญญาณกำหนดตำแหน่ง (A0-A7) ผ่านไอซี (74LS373) ที่ทำหน้าที่เลือกเส้นทางถ้าส่งสัญญาณข้อมูลออกมา ไอซี (74LS373) จะไม่ทำงาน ข้อมูลก็จะถูกส่งไปที่สายสัญญาณข้อมูล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- ขา  $\overline{EA}$  (External Access ขาที่ 31) ทำหน้าที่เลือกการทำงานของหน่วยความจำ ถ้ามีค่าลอจิกเป็น 1 หมายถึง ใช้ข้อมูลจากหน่วยความจำภายในตัวไมโครคอนโทรลเลอร์ แต่ถ้ามีค่าลอจิกเป็น 0 หมายถึงใช้หน่วยความจำภายนอก

- ขา RST (Reset ขาที่ 9) ทำหน้าที่เริ่มต้นการทำงานใหม่ของไมโครคอนโทรลเลอร์ การทำงานที่ค่าลอจิก "1" นี้จะทำให้ไมโครคอนโทรลเลอร์เริ่มต้นทำงานที่ตำแหน่ง 0000 เพื่ออ่านข้อมูลโปรแกรมและจัดระบบการทำงาน

- สัญญาณนาฬิกา (ขาที่ 18-19) ซึ่งจะทำหน้าที่เป็นตัวกำหนดสัญญาณนาฬิกา ให้กับไมโครคอนโทรลเลอร์ใช้เป็นฐานเวลาในการทำงาน โดยจะใช้แผ่นผลึก (crystal) ที่มีความถี่ตั้งแต่ 0-24 MHz ร่วมกับตัวเก็บประจุขนาด 20-33 pF

- แหล่งจ่ายไฟ (Power supply) ขาที่ 20 จะเป็นขากราวด์ (Ground) และขาที่ 40 จะเป็นแหล่งจ่ายไฟบวก ขนาดไม่เกิน 5 โวลต์

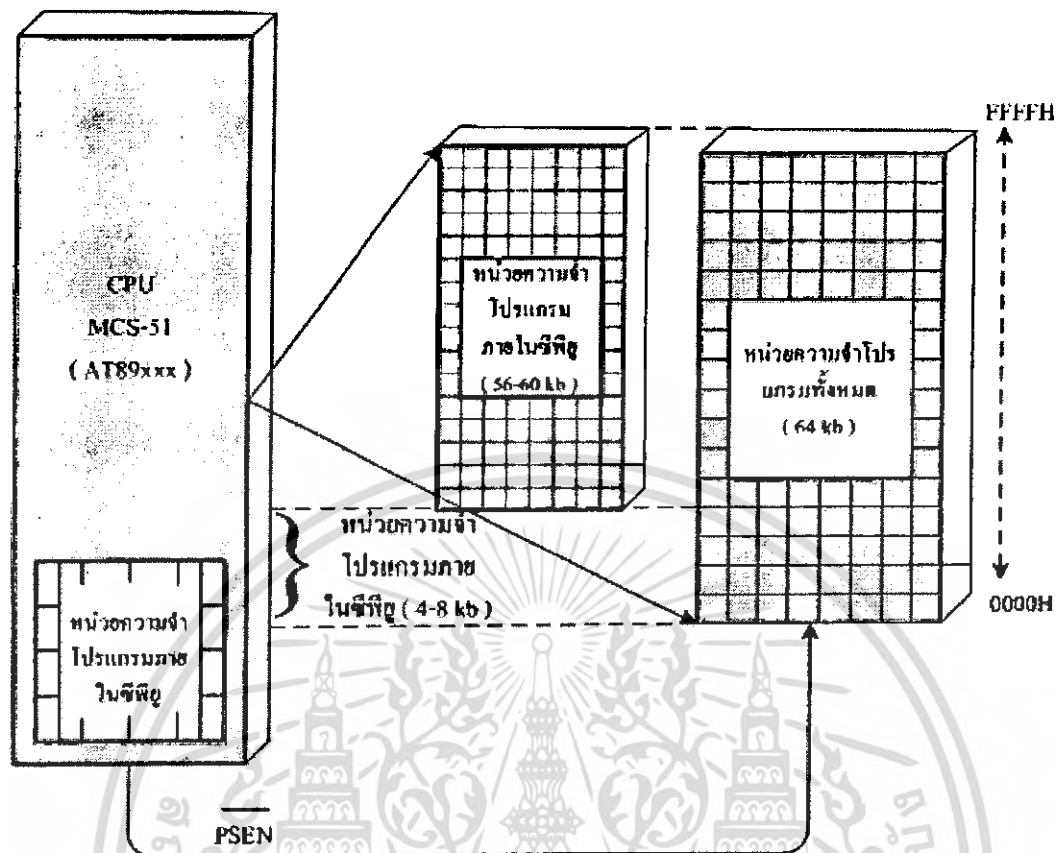
## 2.2.2 โครงสร้างของพอร์ตอินพุตเอาต์พุต (IO Structure)

วงจรอินพุตและเอาต์พุตของพอร์ตไมโครคอนโทรลเลอร์ตระกูล MCS-51 ที่ศึกษานี้เป็นตัวอย่างวงจรการทำงานของพอร์ตละบิต ในส่วนของพอร์ตเอาต์พุตที่ค้างสถานะ (Latch) จะใช้วงจร ฟลิปฟลอป ซึ่งรับข้อมูลจากสายสัญญาณข้อมูลภายใน (internal data bus) โดยสัญญาณที่เขียนนี้จะไปที่เอาต์พุตของไมโครคอนโทรลเลอร์

การอ่านข้อมูลจากอินพุตของแต่ละพอร์ตมีการทำงาน 2 วิธีคือ การอ่านข้อมูลจากภายนอกโดยตรง ซึ่งใช้เป็นสัญญาณควบคุมภายในที่อ่านจากขา (read pin) ที่ส่งมาจากไมโครคอนโทรลเลอร์ โดยข้อมูลจะผ่านบัฟเฟอร์ตัวที่ 2 เข้าไปที่สายสัญญาณข้อมูลภายใน และวิธีที่ 2 เป็นการอ่านค่าข้อมูลอินพุตจากเอาต์พุตของวงจรดีฟลิปฟลอปที่ขา Q โดยใช้สัญญาณการควบคุมการอ่านข้อมูลที่ค้างอยู่ (read leach) จากไมโครคอนโทรลเลอร์ โดยข้อมูลจะผ่านบัฟเฟอร์ตัวที่ 1 เข้าไปยังสายสัญญาณข้อมูลภายใน

## 2.2.3 โครงสร้างหน่วยความจำ

หน่วยความจำสำหรับ MCS-51 จะมี 2 ชนิด คือ หน่วยความจำที่ใช้เก็บโปรแกรม (ROM) กับหน่วยความจำที่ใช้เก็บข้อมูลในการประมวลผล (RAM) บางรุ่นจะมีหน่วยความจำภายในชิพ และ MCS-51 ทุกเบอร์สามารถอ้างหน่วยความจำโปรแกรมภายนอกได้มากที่สุด 64 K สำหรับหน่วยความจำภายใน จะประกอบไปด้วยพื้นที่ใช้งานทั่วไป รีจิสเตอร์เบงค์ พื้นที่ใช้งานในระดับบิต และรีจิสเตอร์ฟังก์ชันพิเศษ เราอาจเขียนฮาร์ดแวร์ได้ดังนี้



ภาพที่ 2.12 การจัดการหน่วยความจำโปรแกรม

สำหรับหน่วยความจำข้อมูลภายในนั้นจะแบ่งออกเป็น

- ชุดรีจิสเตอร์ 4 ชุดแต่ละชุดเรียกว่ารีจิสเตอร์เบงค์ ที่ตำแหน่ง 00H ถึง 1FH โดยแต่ละชุดประกอบด้วยรีจิสเตอร์ R0 ถึง R7
- หน่วยความจำที่สามารถเข้าถึงข้อมูลระดับบิตได้ ตำแหน่ง 20H ถึง 2FH
- หน่วยความจำใช้งานทั่วไปตำแหน่ง 30H ถึง 7FH
- รีจิสเตอร์ฟังก์ชันพิเศษ ตำแหน่ง 80H ถึง FFH

การอ้างหน่วยความจำภายในจะอ้างได้สองแบบ คือ การอ้างตำแหน่งของ ไบต์ หรือการอ้างไปที่ตำแหน่งของบิต โดยตำแหน่งของหน่วยความจำแบบบิตจะมีตำแหน่งที่แน่นอน

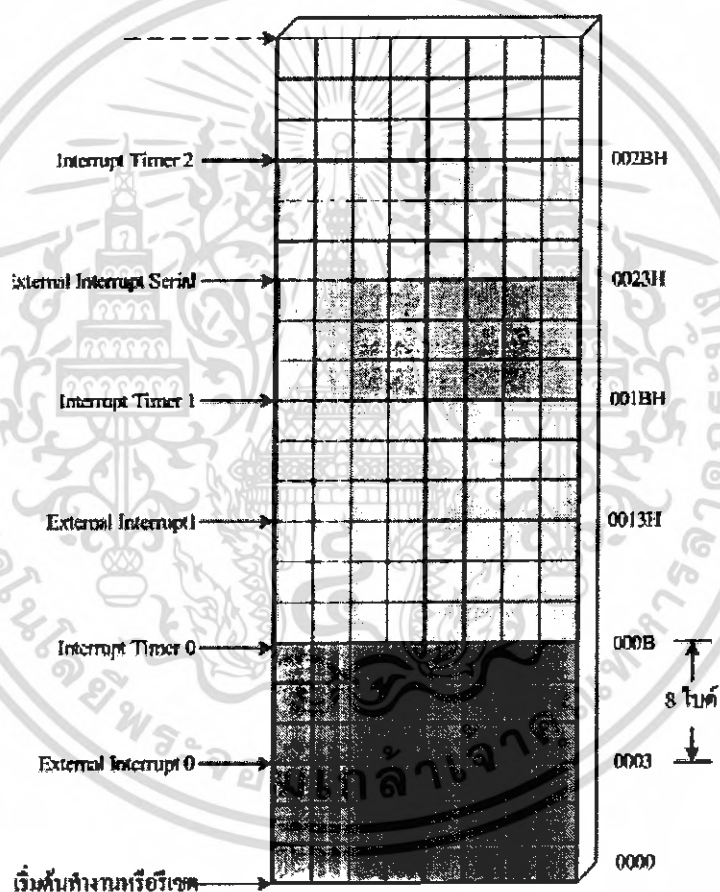
ไมโครคอนโทรลเลอร์ ได้ออกแบบการจัดการหน่วยความจำแต่ละประเภทแยกจากกันและกำหนดการทำงานเป็นแบบเฉพาะคือ หน่วยความจำโปรแกรม (program memory code memory) และหน่วยความจำชั่วคราว (RAM) เรียกว่า “ หน่วยความจำข้อมูล (data memory) ” ซึ่งมีขนาดความจุ 64 กิโลไบต์เท่ากัน แต่จะถูกแยกการทำงานด้วยคำสั่งทางซอฟต์แวร์และโครงสร้างทางฮาร์ดแวร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 2.2.4 หน่วยความจำโปรแกรม

ไมโครคอนโทรลเลอร์ MCS-51 ที่เริ่มต้นทำงานใหม่ หรือเมื่อรีเซ็ตใหม่จะเริ่มทำงานที่ตำแหน่ง 0000 ทุกครั้ง โดยจะอ่านข้อมูลที่ตำแหน่ง 0000 แปลความหมายและปฏิบัติตามคำสั่ง ซึ่งเป็นตำแหน่งหน่วยความจำโปรแกรม (program memory) ที่ใช้เก็บโปรแกรมเบื้องต้นในการทำงานของไมโครคอนโทรลเลอร์ (monitor program) หรือระบบปฏิบัติการ (BIOS) ที่อาจอยู่ภายในหรือภายนอกไมโครคอนโทรลเลอร์ก็ได้

หลังจากโปรแกรมเริ่มทำงาน จะมีการกำหนดตำแหน่งหน่วยความจำโปรแกรม เพื่อรับการอินเทอร์รัปต์ซึ่งมี 6 ประเภท แต่ละประเภทมีขนาด 8 ไบต์ ดังรูป



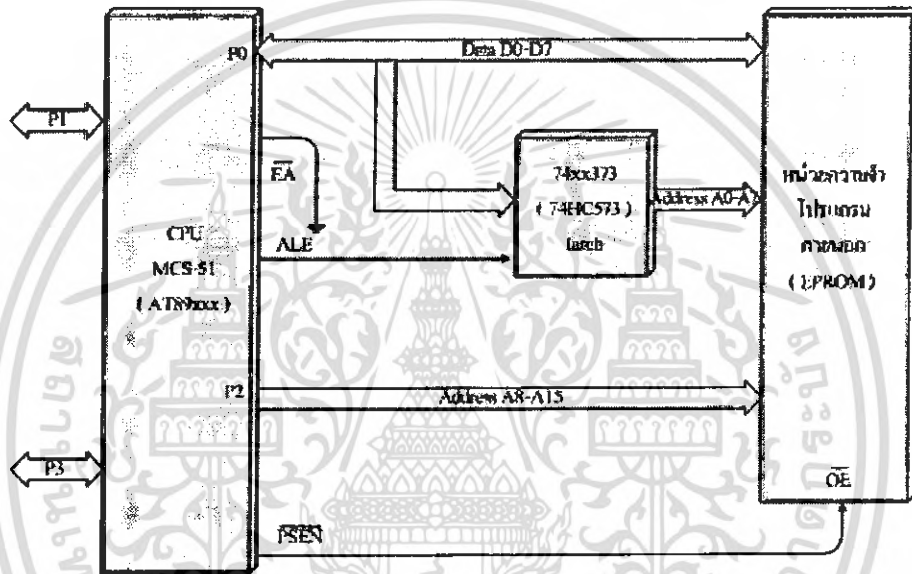
ภาพที่ 2.13 หน่วยความจำโปรแกรมที่ตำแหน่งเริ่มต้นการทำงานและการอินเทอร์รัปต์

## 2.2.5 หน่วยความจำภายนอก

งานควบคุมบางอย่างยังต้องใช้หน่วยความจำโปรแกรมเป็นจำนวนมาก ซึ่งหน่วยความจำโปรแกรมภายในอาจไม่เพียงพอ ก็สามารถใช้ไอซีหน่วยความจำมาต่อขยายได้ ซึ่งจะเริ่มจากตำแหน่งสุดท้ายของหน่วยความจำโปรแกรมภายใน เช่น ถ้ามีหน่วยความจำโปรแกรมภายในขนาด 4 เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิโลไบต์ มีตำแหน่งหน่วยความจำข้อมูลอยู่ระหว่าง 0000-0FFFH การต่อหน่วยความจำภายนอกต้องเริ่มต้นที่ตำแหน่ง 1000H-FFFFH

การที่จะต่อวงจรหน่วยความจำโปรแกรมภายนอกจะใช้พอร์ต 0 เป็นสายสัญญาณของข้อมูล (D0-D7) และสายสัญญาณกำหนดตำแหน่งหน่วยความจำ (A0-A7) โดยใช้เกตที่ทีแอล 74xx373 (74HC573) ทำหน้าที่แยกสัญญาณการทำงานทั้งสองออกจากกันด้วยสัญญาณควบคุม ALE และใช้พอร์ต 2 ทำหน้าที่เป็นสัญญาณกำหนดตำแหน่งความจำ (A8-A15) ให้ครบ 16 บิต โดยใช้ขาควบคุม  $\overline{PSEN}$  ทำหน้าที่ควบคุมการทำงานของไอซีหน่วยความจำ



ภาพที่ 2.14 วงจรหน่วยความจำภายนอก

การอ่านค่าจากหน่วยความจำโปรแกรมภายนอก เริ่มไมโครคอนโทรลเลอร์ได้รับคำสั่งให้อ่านค่า สัญญาณ ALE จะมีสถานะเป็น "1" เพื่อให้สัญญาณกำหนดตำแหน่งพอร์ต 0 และพอร์ต 2 ทำงานและส่งค่าออกมา ในขณะที่ขาสัญญาณ  $\overline{PSEN}$  ก็จะทำงานและมีสถานะลอจิกเป็น "0" จากนั้นไมโครคอนโทรลเลอร์จะอ่านค่ารหัสคำสั่งผ่านมายังพอร์ต 0 (D0-D7) จะเห็นว่าที่พอร์ต 0 มีช่วงเวลาของสัญญาณกำหนดตำแหน่งไม่มาก เพราะมีสัญญาณข้อมูล (D0-D7) ใช้เส้นทางร่วมกัน

72650

2.2.6 รีจิสเตอร์ฟังก์ชันพิเศษ (Special Function Register)

ใน MCS-51 รีจิสเตอร์จะใช้หน่วยความจำ RAM ภายในชิพ โดยส่วนหนึ่งเป็น รีจิสเตอร์พิเศษ (SFR) ซึ่งมีทั้งหมด 21 ตัว โดยรีจิสเตอร์พิเศษแบบต่างๆ จะเริ่มต้นที่หน่วยความจำตั้งแต่ 80H จนถึง FFH ซึ่งมีทั้งหมด 128 ตำแหน่ง แต่จะเป็นรีจิสเตอร์ฟังก์ชันพิเศษเพียง 21 ตำแหน่ง

กลุ่มของรีจิสเตอร์พิเศษ มีดังนี้

2.2.6.1 Program Status Word

รีจิสเตอร์ตัวนี้เรียกย่อๆ ว่า PSW จะอยู่ตำแหน่ง DoH ซึ่งสามารถเข้าถึงข้อมูลระดับบิตได้โดยรีจิสเตอร์นี้จะเป็นตัวบอกสถานะต่างๆ ของไมโครคอนโทรลเลอร์ ความหมายของแต่ละบิตแสดงได้ดังตารางที่

|    |    |    |     |     |    |   |   |
|----|----|----|-----|-----|----|---|---|
| CY | AC | Fo | RS1 | RS2 | OV | - | P |
|----|----|----|-----|-----|----|---|---|

ภาพที่ 2.15 แสดง PSW

ตารางที่ 2.3 แสดงบิตและหน้าที่ต่างๆ ใน PSW

| บิต   | ชื่อบิต | ตำแหน่ง | ความหมาย   |
|-------|---------|---------|--|
| PSW.7 | CY      | D7H     | Carry Flag   |
| PSW.6 | AC      | D6H     | Auxiliary Carry Flag   |
| PSW.5 | Fo      | D5H     | Flag 0   |
| PSW.4 | RS1     | D4H     | บิตสำหรับเลือก Register Bank 1   |
| PSW.3 | RS0     | D3H     | บิตสำหรับเลือก Register Bank 0   |
|       |         |         | 00 = Bank 0 ; Address 00H – 07H<br>01 = Bank 1 ; Address 08H – 0FH<br>10 = Bank 2 ; Address 10H – 17H<br>11 = Bank 3 ; Address 18H – 1FH |
| PSW.2 | OV      | D2H     | Overflow Flag  |
| PSW.1 | -       | D1H     | Reserved   |
| PSW.0 | P       | D0H     | Even Parity Flag   |

- แพลกตัวทศ Carry Flag (CF) บิตนี้เป็นบิตที่ 7 ของ PSW บิตนี้จะมีความสำคัญหากมีการกระทำทางคณิตศาสตร์โดยบิตนี้จะ Set เมื่อเกิดการทศลงของบิตที่ 7 ขณะทำการบวกเลข หรือ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Set เมื่อเกิดการขีมของบิตที่ 7 เมื่อเกิดการลบเลข ตัวอย่างเช่น ถ้าหากค่าใน Accumulator มีค่าเป็น FFH แล้วทำคำสั่งนี้

ADD A,#1

ค่าใน Accumulator จะเปลี่ยนเป็น 00H และบิต CY ใน PSW จะถูกเซตนอกจากนี้ บิต CY สามารถใช้เป็น "Boolean Accumulator" ได้ซึ่งอาจเรียกได้ว่าเป็น รีจิสเตอร์ขนาด 1 บิตได้ ตัวอย่างเช่นถ้าหากจะ AND บิตที่ 25H กับ CY ผลลัพธ์ที่ได้จะถูกเก็บใน CY ซึ่งเขียนคำสั่งได้ดังนี้

ANL C,25H

- แฟล็กตัวช่วยทด Auxiliary Carry Flag และเมื่อมีการบวกแบบ Binary – Code – Decimal (BCD) บิต Auxiliary Carry Flag (AC) หรือบิตตัวช่วยทดจะถูก Set เมื่อมีการทดจากบิตที่ 3 ไปที่บิต 4 หรือถ้าใน Lower Nibble มีค่าระหว่าง 0AH – 0FH เนื่องจากรหัส BCD นี้มีค่าได้มากที่สุดแค่ 9 ถ้าหากมีการบวกเลขแบบ BCD จะต้องตามด้วยคำสั่ง DAA (Decimal Adjust Accumulator) เพื่อปรับค่าที่มีเกิน 9 โดยบวกเลข 6 เข้าไป จะทำให้เป็นรหัส BCD ที่แทนเลขฐานสิบได้
- แฟล็กศูนย์ Flag 0 เป็น Flag ที่ผู้ใช้สามารถใช้งานทั่วไปได้
- บิตเลือกรีจิสเตอร์แบงก์ (Register Bank Select Bits) ตามที่ทราบมาแล้วว่าใน MCS-51 จะมีชุดรีจิสเตอร์อยู่ 4 ชุด ถ้าจะเลือกชุดใดแอกทีฟจะกำหนดได้ในบิต RS1 และ RS2 ของ PSW และจะ Clear ตัวเองเมื่อระบบถูกรีเซต ถ้าหากต้องการติดต่อกับรีจิสเตอร์ Bank 3 โดยย้ายข้อมูลจาก R7 (ตำแหน่ง 1 FH) มาเก็บใน Accumulator จะเขียน โปรแกรมได้ดังนี้

SETB RS1

SETB RS0

MOV A,R7

ในโปรแกรม Assembled สามารถรับรู้สัญลักษณ์ RS1 และ RS2 ได้ เช่น SETB RS1 จะมีความหมายเท่ากับ SETB 0D4H หรือเซตบิตตำแหน่งที่ D4H

- แฟล็กโอเวอร์โฟลว์ Overflow Flag แฟล็ก OV จะถูก Set หลังจากการกระทำทางคณิตศาสตร์แล้วเกิด Overflow คือจำนวนที่เกิดจากการบวกหรือการลบ มีค่าเกินกว่าที่จำนวนไบต์จะเป็นไปได้คือ มากกว่า + 128 หรือน้อยกว่า - 128 ตัวอย่างเช่น ถ้าเกิดการบวกเลขสองจำนวนนี้จะเกิดการ Set บิต OV ขึ้นใน PSW

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Hex : 0F                  Dec : 15

+ 7F                      + 127

8E                        142

- บิตพาริตี (Parity Bit) พาราคีบิต (P)                  เป็นบิตที่บอกค่าพาริตีของรีจิสเตอร์

Accumulator ซึ่งอาจเป็นตัวตรวจสอบความถูกต้องของข้อมูลได้ โดยจะเซตหรือเคลียร์ ขึ้นกับผลที่เกิดขึ้นกับ Accumulator เช่น ถ้า Accumulator มีค่าเป็น 10101101B บิต P จะเป็น "1"

### 2.2.6.2 รีจิสเตอร์ B (B Register)

รีจิสเตอร์ B จะอยู่ตำแหน่ง F0H ของหน่วยความจำข้อมูลภายใน เป็นรีจิสเตอร์ที่สามารถใช้งานทั่วไปได้ โดยทั่วไปรีจิสเตอร์นี้จะใช้คูณหรือหารกับรีจิสเตอร์ Accumulator เช่นการทำคำสั่ง MUL AB ซึ่งเป็นการคูณแบบ 8 บิตสูง สำหรับการหาร โดยการคำสั่ง DIV AB โดยค่าใน A จะถูกหารด้วย B ผลลัพธ์ที่ได้จะเก็บใน รีจิสเตอร์ AB ใน B จะเก็บค่า 8 บิตต่ำและ A จะเก็บค่า 8 บิตสูง รีจิสเตอร์ B นี้สามารถเข้าถึงข้อมูลระดับบิตได้ โดยตำแหน่งของบิตคือตำแหน่ง F0H ถึง F7H

### 2.2.6.3 ตัวชี้สแตค (Stack Pointer)

Stack Pointer (SP) เป็นรีจิสเตอร์ขนาด 8 บิต อยู่ที่ตำแหน่ง 81H การเขียนค่าเข้าไปในตำแหน่งที่ SP ชี้อยู่ เรียกว่า "Pushing" สำหรับการอ่านค่าที่ SP ชี้อยู่ เรียกว่า "Popping" ค่าของ SP จะเพิ่มขึ้นหนึ่งก่อนที่จะเขียนข้อมูลลงไป และจะลดลงหนึ่งเมื่ออ่านข้อมูลออกมาแล้ว หากโปรแกรมทำคำสั่ง CALL จะใช้รีจิสเตอร์สแตคนี้เก็บค่าตำแหน่งเดิมของ โปรแกรม (PC) ก่อนที่จะทำโปรแกรมย่อย เมื่อทำโปรแกรมย่อยเสร็จแล้วจะคืนค่าในสแตคให้กับ PC ตามเดิม โดยปกติค่า PC จะกำหนดให้อยู่ใน RAM ภายใน ถ้าต้องการให้มี SP เริ่มตำแหน่ง 60H จะต้องเขียนคำสั่งนี้

MOV SP,#5FH

การเขียนคำสั่งข้างบนถ้าใช้กับเบอร์ 8031 / 8051 จะเก็บค่าสแตคได้ 32 byte เพราะหน่วยความจำของ RAM ภายในจะสิ้นสุดที่ 7FH แต่เรากำหนดให้ SP มีค่าเท่ากับ 5FH ซึ่งจะเริ่มใช้งานที่ตำแหน่ง 60H ถ้าหาก MCS - 51 ถูกรีเซต ค่า SP จะถูกกำหนดเองเป็น 07H ซึ่งจะเห็นว่าทับกับ Register Bank 1 ด้วยควรกำหนดค่า SP เสียก่อน

### 2.2.6.4 รีจิสเตอร์ Data Pointer (DPTR)

รีจิสเตอร์นี้ใช้สำหรับชี้ตำแหน่งรหัสโปรแกรมหรือข้อมูลในหน่วยความจำ โดยเป็นรีจิสเตอร์ขนาด 16 บิต ซึ่งประกอบด้วยรีจิสเตอร์ 2 ตัว คือ DPL ตำแหน่งที่ 82H โดยจะเก็บเป็น 8 บิตต่ำ และ DPH ตำแหน่งที่ 83H โดยจะเก็บค่า 8 บิตสูง รีจิสเตอร์ทั้งสองตัวนี้จะรวมกันกลายเป็นรีจิสเตอร์ 16 บิต ถ้าหากต้องการเก็บค่า 55H ไปยังตำแหน่งของหน่วยความจำข้อมูลภายนอกตำแหน่งที่ 1000H จะเขียนโปรแกรมได้ดังนี้

```
MOV    A,#55H
MOX    DPTR,#1000H
MOVX   @DPTR,A
```

ในบรรทัดแรกจะเป็นการอ้างตำแหน่งแบบ Immediate Addressing ซึ่งจะเก็บค่า 55H ลงในรีจิสเตอร์ A ต่อมาการเก็บค่า 1000H ลงในรีจิสเตอร์ 16 บิต DPTR เพื่อชี้ไปที่ตำแหน่ง หน่วยความจำ บรรทัดที่ 3 จะเป็นการอ้างตำแหน่งแบบ Indirect Addressing ซึ่งจะเก็บค่าใน A หรือ 55H ลงในตำแหน่งที่ DPTR ชี้อยู่ คือตำแหน่ง 1000H

### 2.2.6.5 รีจิสเตอร์พอร์ท (Port Registers)

ใน MCS – 51 ค่าของพอร์ทจะหมายถึงค่าของหน่วยความจำด้วย หากต้องการส่งข้อมูลออกไปที่พอร์ท ก็เพียงแต่เขียนข้อมูลไปที่หน่วยความจำตำแหน่งที่พอร์ทนั้นอยู่ และถ้าหากต้องการจะอ่านข้อมูลจากพอร์ท ก็เพียงแต่อ่านค่าจากตำแหน่งที่หน่วยความจำที่พอร์ทนั้นอยู่ ใน MCS – 51 พอร์ท 0 จะอยู่ที่ตำแหน่ง 80H, พอร์ท 1 จะอยู่ที่ตำแหน่ง 90H, พอร์ท 2 จะอยู่ที่ตำแหน่ง A0H และพอร์ท 3 จะอยู่ที่ตำแหน่ง B0H พอร์ท 0, 2 และ 3 โดยทั่วไปแล้วจะไม่ใช่ถ้าหากมีการติดต่อกับหน่วยความจำภายนอกหรือใช้เป็นพอร์ทพิเศษ (เช่น Interrupts, Serial Port, ฯลฯ) โดยปกติแล้วจะใช้พอร์ท 1 ในการติดต่อกับอุปกรณ์ภายนอกพอร์ททุกพอร์ทสามารถอ้างข้อมูลในระดับบิตได้

### 2.2.6.6 รีจิสเตอร์เวลา (Timer Registers)

ใน MCS – 51 เบอร์ 8051 จะมีรีจิสเตอร์ที่ใช้นับและจับเวลาขนาด 16 บิต 2 ตัวคือ Timer 0 อยู่ที่ตำแหน่ง 8AH และ 8CH โดยที่ตำแหน่ง 8AH หมายถึง TL0 ซึ่งจะเก็บ 8 ไบต์ต่ำ และ 8CH หมายถึง 8 ไบต์สูง TH0 รีจิสเตอร์อีกตัวคือ Timer 1 โดยแบ่งเป็น TL1 อยู่ที่ตำแหน่ง 8BH เป็น ไบต์ต่ำ และ TH1 อยู่ที่ตำแหน่ง 8DH เป็น ไบต์สูง การใช้ Timer จะต้องกำหนดการทำงานในรีจิสเตอร์ TMOD (Timer / Counter Mode Control Register) ซึ่งอยู่ที่ตำแหน่ง 88H เสียก่อน ซึ่งจะได้อธิบายในบทต่อไป

### 2.2.6.7 รีจิสเตอร์พอร์ทอนุกรม (Serial Port Registers)

MCS – 51 จะมีพอร์ทสื่อสารอนุกรม (Serial Port) อยู่ภายในชิพ ซึ่งสามารถจะรับหรือส่งข้อมูลได้โดยการติดต่อผ่านรีจิสเตอร์ SBUF (Serial Data Buffer) ซึ่งอยู่ที่ตำแหน่ง 99H โดยถ้าต้องการส่งข้อมูลแบบอนุกรมให้เขียนข้อมูลไปที่รีจิสเตอร์นี้ ตัว Serial Port สามารถโปรแกรมให้ทำงานได้ 4 โหมด โดยโปรแกรมผ่านรีจิสเตอร์ SCON (Serial Port Control Register) ตำแหน่ง 98H

### 2.2.6.8 รีจิสเตอร์อินเทอร์รัพท์ (Interrupt Port Registers)

MCS – 51 สามารถ Interrupt ได้ 5 ตำแหน่ง โดยมี 2 – Priority ตัว Interrupt นี้จะถูก Disable หลังจากระบบถูกรีเซต และจะ Enable หลังจากที่เขียนข้อมูลไปที่รีจิสเตอร์ IE หรือตำแหน่ง A8H ถ้าดับความสำคัญสามารถเซตได้ที่รีจิสเตอร์ IP หรือตำแหน่ง B8H ซึ่งจะกล่าวต่อไปภายหน้า

### 2.2.6.9 Power Control Registers (PCON)

รีจิสเตอร์ PCON อยู่ที่ตำแหน่ง 87H ใช้หยุดการทำงานของ MCS – 51 โดยจะหยุดจ่ายสัญญาณนาฬิกาให้ระบบ ทำให้ข้อมูลต่างๆ ภายใน MCS – 51 ไม่มีการเปลี่ยนแปลงนอกจากนี้ยังลดพลังงานไฟฟ้าที่จ่ายให้ MCS – 51 ลงด้วย

### 2.2.7 หน่วยความจำภายนอก (External Memory)

MCS – 51 สามารถอ้างหน่วยความจำข้อมูลภายนอกได้ 64K และอ้างหน่วยความจำโปรแกรมภายนอกได้ 64K MCS – 51 จะใช้พอร์ท 0 ในการอ้างตำแหน่งความจำ 8 บิตล่าง และใช้พอร์ท 0 เป็นพอร์ทข้อมูล (DATA) ด้วย โดยใช้ขา ALE มาเป็น Latch ข้อมูลพอร์ท 0 และใช้พอร์ท 2 เป็นขาอ้างตำแหน่ง 8 บิตบน (รวมขาอ้างตำแหน่ง 16 เส้น ซึ่งอ้างได้ 64K)

เนื่องจากพอร์ท 0 จะใช้งาน 2 หน้าที่ใช้ในการติดต่อกับหน่วยความจำ จะใช้วิธี Multiplex ระหว่าง Address กับ Data พิจารณาจากรูป ถ้าต้องการติดต่อกับหน่วยความจำที่เก็บข้อมูล 8 บิต และเก็บได้ 64K จะต้องใช้สายสัญญาณ 24 เส้น คือ เป็นขา Address 16 เส้น และขาข้อมูล 8 เส้น แต่ใช้วิธี Multiplex คือใช้ขา A0 – A7 เป็นขาข้อมูลด้วย คือ D0 – D7 จะใช้สายสัญญาณเพียง 16 เส้นเท่านั้น

### 2.2.8 Reset Operation

การรีเซตหรือเริ่มต้นทำงานใหม่ของ MCS -51 ต้องให้ลอจิก “1” ที่ขา RST เป็นเวลา 2 Machine Cycles (1 Machine Cycles เท่ากับ 10 Clock) จากนั้นให้กลับเป็นลอจิก “0” การรีเซตอาจทำได้โดยใช้สวิทช์กด ดังรูป 3.18 หรือใช้วิธี Power – up โดยใช้ตัว R-C ต่อเป็นวงจร

เมื่อ MCS -51 ถูกรีเซต ค่ารีจิสเตอร์ต่างๆ จะถูกกำหนดค่าตามตาราง โดย PC จะชี้ไปที่ตำแหน่งเริ่มต้น คือ 0000H เมื่อขา RST กลับเป็น “0” MCS -51 จะเริ่มทำโปรแกรมที่ตำแหน่งแรก เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ทางการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 2.4 แสดงค่าต่างๆ ที่เกิดหลังการรีเซต

| Register(s)      | Counter   |
|------------------|-----------|
| Program          | 0000H     |
| Accumulator      | 00H       |
| B Register       | 00H       |
| PSW              | 00H       |
| SP               | 07H       |
| DPTR             | 0000H     |
| Ports 0-3        | FFH       |
| IP (8031 / 8051) | XXX00000B |
| IP (8032 / 8052) | XX000000B |
| IE (8031 / 8051) | 0XX00000B |
| IE (8031 / 8051) | 0X000000B |
| Timer Registers  | 00H       |
| SCON             | 00H       |
| SBUF             | 00H       |
| PCON (HMOS)      | 0XXXXXXXB |
| PCON (CMOS)      | 0XXX0000B |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 2.3 ระบบนิวแมติก

### 2.3.1 ประวัติและความเป็นมา

การใช้ลมอัดในการทำงานนั้น เกิดขึ้นมานานแล้ว และมีการใช้อย่างกว้างขวางมาจนถึงในปัจจุบัน ทั้งในอุตสาหกรรมต่างๆ โดยเฉพาะที่เป็นระบบอัตโนมัติ เนื่องจากการประหยัดพลังงาน และมีความปลอดภัยสูง เพราะมีอุณหภูมิในการทำงานต่ำ เครื่องจักรที่ใช้ก็มีโครงสร้างง่ายๆ และราคาถูกกว่าระบบอื่นๆ มีการบำรุงรักษาและควบคุมง่าย และง่ายต่อการดัดแปลง มีความเร็วสูงมาก แต่ขณะเดียวกันก็มีข้อเสียคือ มีเสียงดัง และให้กำลังในการทำงานต่ำ

### 2.3.2 กฎเบื้องต้นของระบบนิวแมติก

#### 2.3.2.1 ความดัน

ความดันบรรยากาศในแต่ละแห่งของพื้นผิวโลก มีค่าแตกต่างกันตามสภาพของระดับความสูง และสภาพภูมิอากาศ แต่ปกติทั่วไปถือว่าความดันที่ระดับน้ำทะเลเป็นความดันบรรยากาศ การหาค่าความดันบรรยากาศหาได้จากเครื่องมือหลายชนิด เช่น เกจวัดความดัน บาโรมิเตอร์

หน่วยวัดความดัน โดยทั่วไปคือ  $Kp/cm^2$  แต่หน่วยความดันที่นิยมใช้ในระบบ SI มีหน่วยดังนี้

$$1 \text{ Pa} = 1 \text{ N/m}^2 = 10^{-5} \text{ bar}$$

เนื่องจากความสูงของระดับพื้นโลกในและห้องที่มีค่าไม่เท่ากัน ความดันที่ต่ำกว่าระดับความดันบรรยากาศ จะเรียกว่าความดันสุญญากาศ และถ้าเหนือความดันบรรยากาศขึ้นไปจะเรียกว่า ความดันเกจ

$$\text{ความดันสัมบูรณ์} = \text{ความดันบรรยากาศ} + \text{ความดันเกจ}$$

ความดันบรรยากาศ คือความดันที่วัดที่ระดับน้ำทะเล มีค่า  $1.013 \text{ bar (SI)} = 1.033$  กิโลกรัมแรงต่อตารางเซนติเมตร (เมตริก) และ  $14.7$  ปอนด์ต่อตารางนิ้ว (ระบบอังกฤษ) ใช้ตัวย่อ  $P_{\text{atm}}$

#### 2.3.2.2 ความชื้น

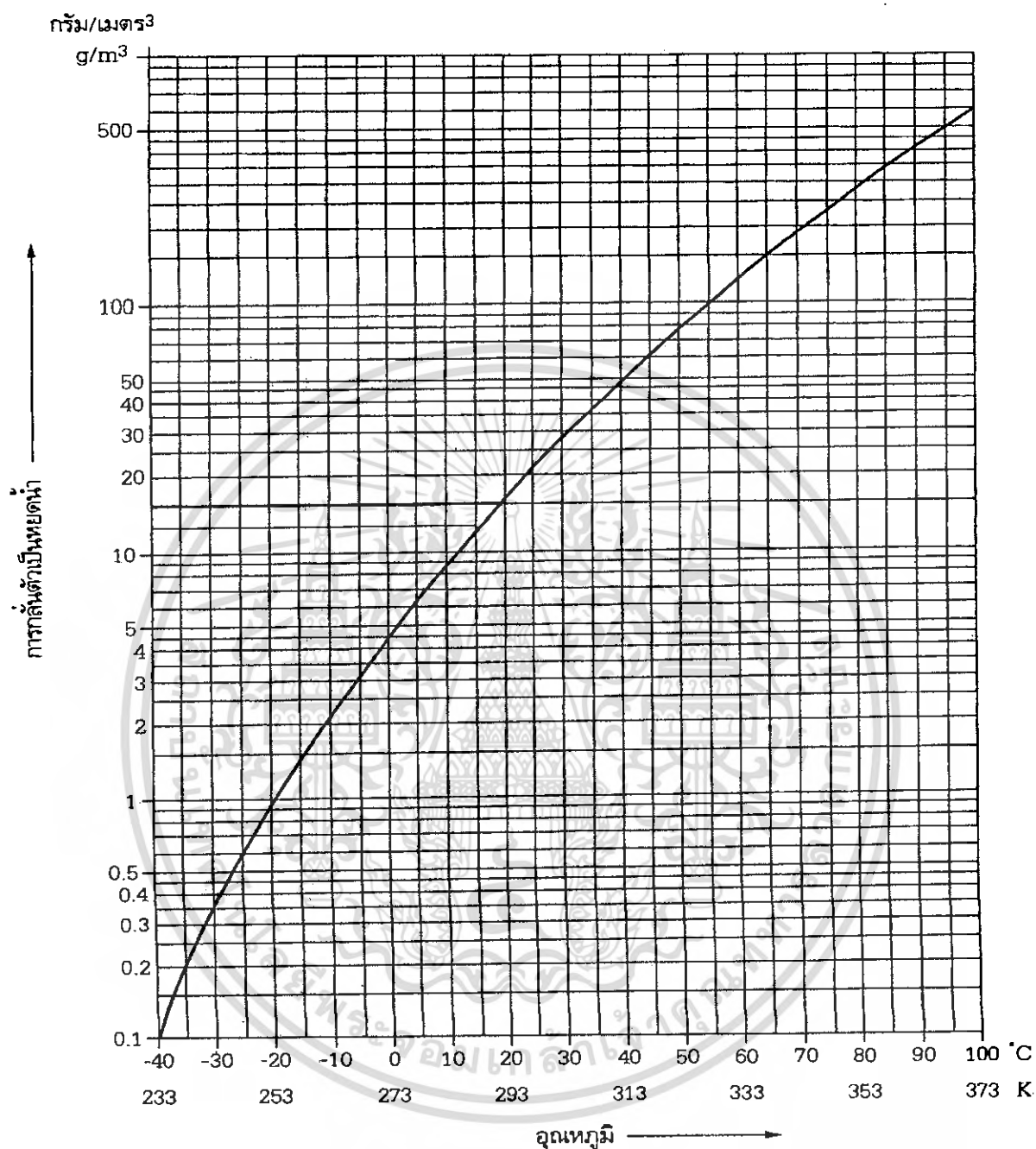
ความชื้น คือ จำนวนไอน้ำที่ผสมอยู่ในอากาศและสามารถที่จะกลั่นตัวเป็นหยดน้ำได้ โดยขึ้นอยู่กับความชื้นสัมพัทธ์ในอากาศ

ความชื้นสัมพัทธ์ (relative humidity) คือ ความสัมพันธ์ระหว่างความชื้นสัมบูรณ์ ต่อปริมาณการอิ่มตัวของไอน้ำในอากาศ มีหน่วยเป็นเปอร์เซ็นต์

ความชื้นสัมบูรณ์ (absolute humidity) คือ ปริมาณ ไอน้ำที่มีอยู่ขณะนั้น มีหน่วยเป็น กรัม/ลูกบาศก์เซนติเมตร หรือกรัม/ลูกบาศก์เมตร

ปริมาณความอิ่มตัวของไอน้ำ (saturation quantity) คือ จำนวนไอน้ำที่อากาศ สามารถรับไว้ได้ถึงจุดอิ่มตัว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาพที่ 2.16 กราฟแสดงปริมาณการอิมตัวของไอน้ำในอากาศที่อุณหภูมิต่างๆ ณ จุดอิมตัว  
ความชื้นสัมพัทธ์ 100 %

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 2.3.2.3 ผลของความร้อนและความดันที่มีต่ออากาศ

อากาศจะขยายตัวภายใต้ผลของความร้อน จากภาพที่ 2.17 การทดลองเผาอากาศที่อยู่  
ในภาชนะทนไฟ มีท่อหลอดแก้วต่อจากภาชนะทนไฟนี้ไปยังแก้วน้ำ เมื่ออากาศในภาชนะทนไฟร้อนขึ้น  
จะขยายตัวและหนีออกมาทางท่อหลอดแก้ว เกิดเป็นฟองอากาศให้เห็นในน้ำ และเมื่อเอาไฟออกแล้ว  
ปล่อยให้ภาชนะเย็นตัวลง จะเห็นน้ำในท่อหลอดแก้วสูงขึ้น เพราะว่าในขณะที่ภาชนะร้อนขึ้นนั้น  
อากาศบางส่วนหนีออกมาจากภาชนะทำให้ภาชนะมีความดันต่ำกว่าบรรยากาศ เมื่อเย็นตัวลงทำให้  
ความดันบรรยากาศเข้าไปแทนที่จึงดันให้น้ำสูงขึ้นเรื่อย ๆ จนหยุดนิ่ง เมื่อความดันในภาชนะนั้นมีค่า  
เท่ากับความดันบรรยากาศ

เมื่ออากาศที่ถูกอัดไว้ขยายตัวออก ไม่ว่าจะเป็นทางงานกล (ขลุ่ยกลูบ) หรือกระจายไป  
ในบรรยากาศ มันจะเย็นลง ซึ่งตรงข้ามกับการอัดอากาศจะเกิดความร้อน ถ้าอากาศมีการขยายตัวมาก  
เพียงพอ จะทำให้อุณหภูมิลดลงมากจนสามารถเกิดเป็นน้ำแข็งที่บริเวณชิ้นส่วนของเครื่องทดลองได้



ภาพที่ 2.17 ผลของความร้อนและความดันที่มีต่ออากาศ

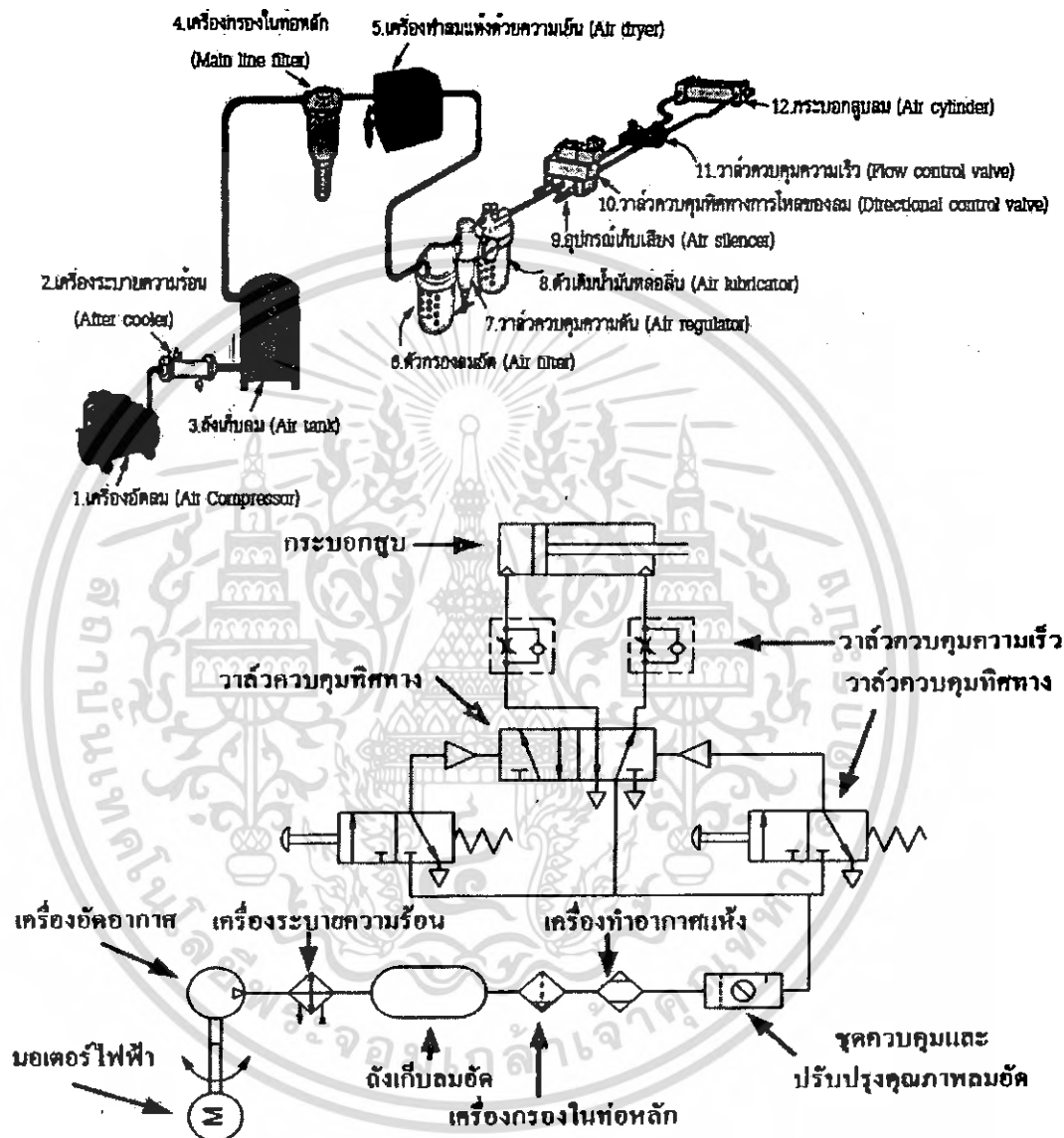
ทำไมการอัดอากาศทำให้อากาศร้อนขึ้น อากาศที่ถูกอัดตัวจะร้อนขึ้นโดยพลังงานกลที่ได้มาจากเครื่อง  
อัดลม อุณหภูมิที่เพิ่มขึ้นนี้ก็เนื่องมาจากการที่โมเลกุลของอากาศมีการเคลื่อนที่ชนกันมากขึ้น และการ  
เคลื่อนที่ของโมเลกุลของอากาศในถังเก็บลมอัดชนกันบ่อยลง เมื่อมันถ่ายเทพลังงานจลน์ให้กับผนังของ  
ถังเก็บลมอัด ทำให้ถังเก็บลมอัดร้อนขึ้นแล้วถ่ายเทความร้อนสู่บรรยากาศรอบ ๆ ดัง

ถ้าเปิดวาล์วของถังเก็บลม ทำให้โมเลกุลของอากาศสามารถเคลื่อนไหวได้มากขึ้น  
จำนวนครั้งของการชนกันระหว่างโมเลกุลกับผนัง หรือโมเลกุลกับโมเลกุลก็ลดลง ระยะทางที่แต่ละ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โมเลกุลสามารถเคลื่อนที่ได้โดยไมชนกันก็มีความขาวมากขึ้น เมื่อการชนกันมีน้อยจึงเป็นผลทำให้ อุณหภูมิลดลง

2.3.3 อุปกรณ์ที่ใช้ในระบบนิวแมติก



ภาพที่ 2.18 อุปกรณ์ในระบบนิวแมติก

- เครื่องอัดลม (air compressor) คือ อุปกรณ์เปลี่ยนพลังงานไฟฟ้าให้เป็นลมอัด เพื่อให้มีความดันสูงกว่าบรรยากาศ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- เครื่องระบายความร้อนลมอัด (heat exchanger) เมื่อลมถูกอัดเข้ามา จะทำให้เกิดความร้อนสูง การนำลมไปใช้ในระบบ ต้องลดอุณหภูมิลง เพื่อป้องกันไม่ให้ระบบเสียหาย

- เครื่องกรองท้อเมน(main air filter) กรองฝุ่นละออง สนิม และน้ำที่มีปะปนมากับลมให้สะอาด

- เครื่องทำให้ลมแห้ง (air dryer) ลดความชื้นออกจากลมอัด

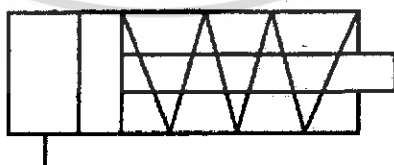
- กรองลม(air filter) จะทำหน้าที่คล้ายกับเครื่องกรองลมในท้อเมน

- วาล์วลดความดัน(pressure reducing valve) ความดันในถังพักจะมีค่าสูงกว่าความดันใช้งานเล็กน้อย วาล์วลดความดันจะลดค่าความดันลง

- วาล์วเปลี่ยนทิศทางการลม(air flow change valve) ทำหน้าที่เปลี่ยนทิศทางการเคลื่อนที่ของอุปกรณ์การทำงานของระบบนิวแมติก วาล์วควบคุมทิศทางแบบเลื่อนเป็นวาล์วที่มีลักษณะโครงสร้างภายในเป็นลูกสูบที่เลื่อนไปมาภายในเรือนวาล์ว วาล์วควบคุมทิศทางแบบเลื่อนนี้เหมาะสำหรับวาล์วตัวใหญ่ซึ่งต้องใช้ลมอัดไปบังคับลิ้นของวาล์วในปริมาณมาก แต่เมื่อใช้ลมอัดปริมาณน้อยไปดันลิ้นเล็กทำงานจึงจะมีลมอัดไปทำให้ลิ้นใหญ่ทำงาน ซึ่งเป็นการลดขนาดของวาล์วและลดปริมาณของลมที่จะทำให้อวาล์วทำงาน วาล์วควบคุมทิศทางแบบเลื่อนนี้มีอยู่ด้วยกันหลายชนิด เช่น แบบลูกสูบเลื่อน แบบลูกสูบและแผ่นเลื่อน แบบแผ่นหมุน เป็นต้น

- วาล์วมังคับความเร็ว(speed control valve) บังคับลมอัดให้เคลื่อนที่เร็วหรือช้า โดยการปรับปริมาตรลมอัดให้ได้มากน้อยตามต้องการ ซึ่งมีผลทำให้ลูกสูบเคลื่อนที่เร็วหรือช้า

- กระบอกลูกสูบ(air cylinder) เป็นอุปกรณ์การทำงานในระบบนิวแมติกแบบหนึ่ง เปลี่ยนพลังงานลมอัดให้เป็นพลังงานกล กระบอกลูกสูบชนิดทำงานทิศทางเดียว (single acting air cylinder) คือ อุปกรณ์ทำงานชนิดหนึ่งที่ทำให้แรงในแนวเส้นตรงและทำงานทิศทางเดียว เมื่อลมอัดเข้าทางด้านลูกสูบจะดันให้ลูกสูบเคลื่อนที่ออก ขณะที่ลูกสูบเคลื่อนที่ออกก็จะดันให้สปริงที่อยู่ภายในกระบอกลูกสูบยุบตัว เมื่อปล่อยลมทั้งทางด้านลูกสูบ สปริงที่ยุบตัวอยู่นี้ก็จะคลายตัวออกมาพร้อมกับดันให้ลูกสูบถอยกลับมากู่ในตำแหน่งเดิม กระบอกลูกสูบชนิดทำงานทิศทางเดียวจะมีรูต่อลมเพียงรูเดียวอยู่ทางด้านลูกสูบ ส่วนอีกรูที่อยู่ทางด้านก้านสูบจะเป็นรูระบายลมเท่านั้น ซึ่งเจาะไว้โดยที่ไม่มีเกลียวสำหรับใส่ข้อต่อลม



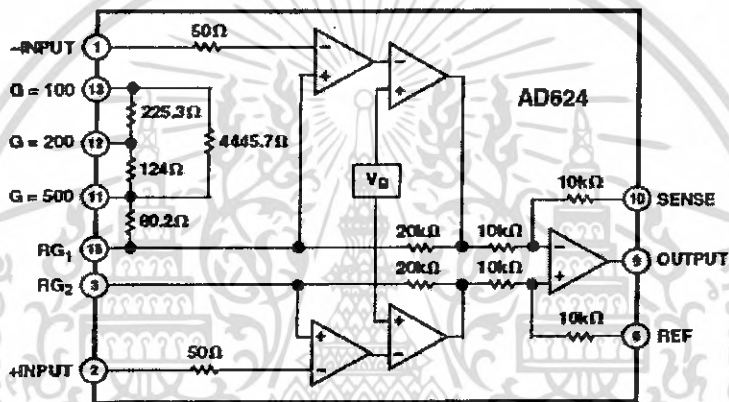
ภาพที่ 2.19 สัญลักษณ์กระบอกลูกสูบทิศทางเดียว

### บทที่ 3

## การสร้างและการออกแบบ

### 3.1 การขยายสัญญาณจากโหนดเซลล์

เนื่องจากโหนดเซลล์ให้ระดับสัญญาณเอาต์พุตออกมา ช่วง 0-16 mV ซึ่งเป็นระดับสัญญาณที่ต่ำ ดังนั้น จึงต้องมีการขยายสัญญาณด้วยไอซีขยายสัญญาณแบบอินสตรูเมนต์ AD624 ให้อยู่ในช่วง 0-5 V เพื่อแปลงสัญญาณจากอะนาล็อกเป็นดิจิทัล โดยการเชื่อมต่อกับ ไอซี ADC0804 (reference ที่ 5 V)



ภาพที่ 3.1 ฟังก์ชันบล็อกโคอะแกรมของ AD624

ไอซีขยายสัญญาณแบบอินสตรูเมนต์จะทำหน้าที่ขยายสัญญาณแตกต่างระหว่าง 2 สัญญาณ

อินพุต

โดย

$$v_o = G(v_{i_1} - v_{i_2})$$

$v_o$  คือ สัญญาณเอาต์พุต มีหน่วยเป็น โวลต์ (V)

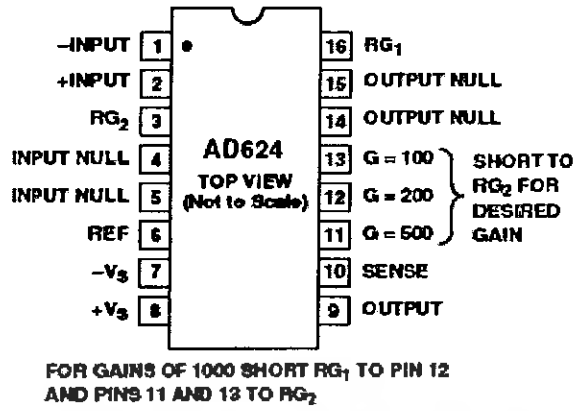
$G$  คือ ค่าอัตราขยายสัญญาณแตกต่างระหว่าง 2 อินพุต

$v_{i_1}$  คือ สัญญาณอินพุต 1 มีหน่วยเป็น โวลต์ (V)

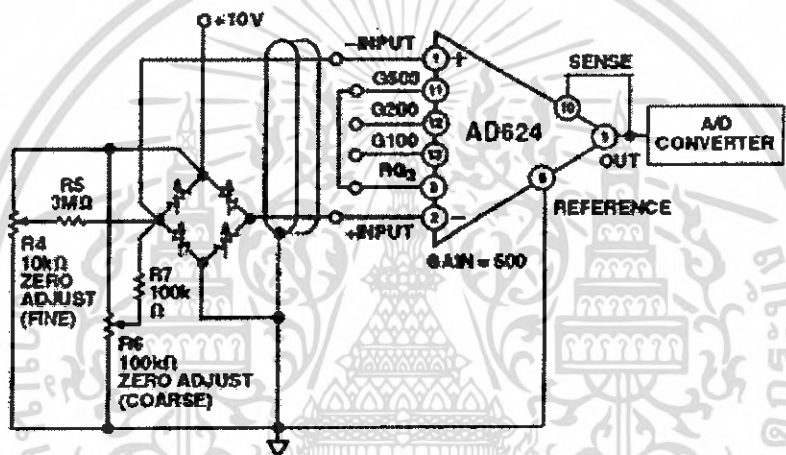
$v_{i_2}$  คือ สัญญาณอินพุต 2 มีหน่วยเป็น โวลต์ (V)

ซึ่งในส่วนของค่า  $G$  สามารถเลือกใช้ได้จากวิธีการเลือกขาใน datasheet ของไอซี AD624

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาพที่ 3.2 คอนเนกชันไดอะแกรมของ AD624



ภาพที่ 3.3 การประยุกต์ใช้ AD624 กับ loadcell

สายนำสัญญาณจากโหลดเซลล์นั้น จะมีขั้วเป็นโลหะถักหุ้มอยู่ การต่อร่วมกับ instrument amp ดังรูป มีการนำสายขั้ว มาต่อรวมในวงจร ทำให้สามารถลดสัญญาณรบกวนที่เกิดบนสายสัญญาณได้



ภาพที่ 3.4 ขั้วที่สายโหลดเซลล์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมีเหตุดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 3.2 A/D converter

การที่จะนำสัญญาณ input ที่ได้จากโพลคเชลล์ ไปกระทำในไมโครคอนโทรลเลอร์นั้น จำเป็นจะต้องใช้สัญญาณที่อยู่ในรูปของสัญญาณดิจิทัล เมื่อได้รับสัญญาณอนาลอกที่มีค่า 0-5 โวลต์ จาก instrument amp. วงจร A/D converter จะทำการเปลี่ยนให้เป็นสัญญาณดิจิทัล ขนาด 8 บิต ซึ่งในแต่ละระดับสามารถหาค่าแรงดันได้จาก

$$\Delta v = V_{ref} 2^{-n}$$

เมื่อ  $\Delta v$  คือ ค่าแรงดันในแต่ละขั้น

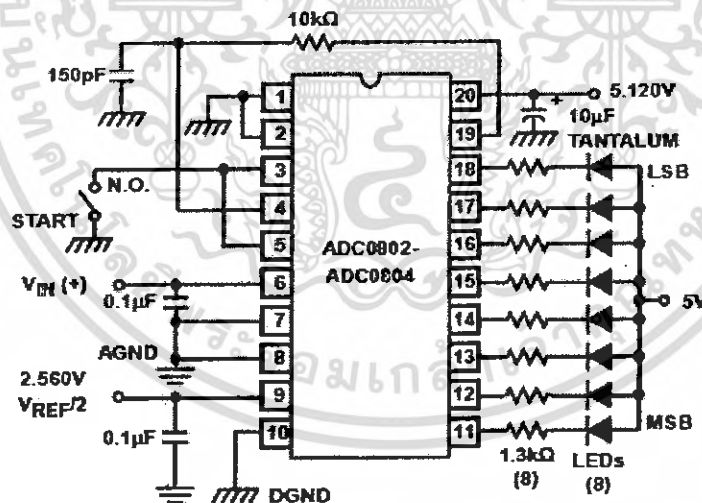
$V_{ref}$  คือ ค่าแรงดันอ้างอิง

$n$  คือ จำนวนบิต

เมื่อ  $V_{ref} = 5.26$  โวลต์ และ จำนวนบิตเท่ากับ 8 ดังนั้น แรงดันไฟฟ้าแต่ละระดับ จะหาได้จาก

$$\Delta v = 5.26 \times 2^{-8}$$

ซึ่งเป็นค่าที่เป็นโวลต์ในแต่ละช่วงที่ห่างกัน 1 บิต และเมื่อใช้ IC เบอร์ ADC0801 ทำให้สามารถนำค่าดิจิทัลค่าต่างๆ ไปเทียบเป็นแรงดัน หรือนำแรงดันที่ได้ ไปเทียบเป็นค่าดิจิทัล ได้ดังตารางที่ 3.1



ภาพที่ 3.5 แสดงการต่อวงจร A/D เพื่อทดสอบ

ตารางที่ 3.1 แสดงค่าดิจิตอล 8 บิต เมื่อเทียบเป็นระดับแรงดัน

| HEX | BINARY  | FRACTIONAL BINARY VALUE FOR |          | OUTPUT VOLTAGE CENTER VALUES ที่ระดับแรงดันอ้างอิง VREF/2=2.560 VDC |                     |       |
|-----|---------|-----------------------------|----------|---|---------------------|-------|
|     |         | MS GROUP                    | LS GROUP | VMS GROUP (Note 15)   | VLS GROUP (Note 15) |       |
| F   | 1 1 1 1 |                             | 15/16    |   | 4.800               | 0.300 |
| E   | 1 1 1 0 | 7/8                         |          | 7/128   | 4.480               | 0.280 |
| D   | 1 1 0 1 |                             | 13/16    |   | 4.160               | 0.260 |
| C   | 1 1 0 0 | 3/4                         |          | 3/64  | 3.840               | 0.240 |
| B   | 1 0 1 1 |                             | 11/16    |   | 3.520               | 0.220 |
| A   | 1 0 1 0 | 5/8                         |          | 5/128   | 3.200               | 0.200 |
| 9   | 1 0 0 1 |                             | 9/16     |   | 2.880               | 0.180 |
| 8   | 1 0 0 0 | 1/2                         |          | 1/32  | 2.560               | 0.160 |
| 7   | 0 1 1 1 |                             | 7/16     |   | 2.240               | 0.140 |
| 6   | 0 1 1 0 | 3/8                         |          | 3/128   | 1.920               | 0.120 |
| 5   | 0 1 0 1 |                             | 5/16     |   | 1.600               | 0.100 |
| 4   | 0 1 0 0 | 1/4                         |          | 1/64  | 1.280               | 0.080 |
| 3   | 0 0 1 1 |                             | 3/16     |   | 0.960               | 0.060 |
| 2   | 0 0 1 0 | 1/8                         |          | 1/128   | 0.640               | 0.040 |
| 1   | 0 0 0 1 |                             | 1/16     |   | 0.320               | 0.020 |
| 0   | 0 0 0 0 |                             |          |   | 0                   | 0     |

ก่อนการนำวงจรไปใช้นั้น จะต้องทำการต่อวงจรเพื่อทดสอบก่อน โดยการต่อวงจรดังภาพที่ 3.5 ค่าที่ได้จากวงจรนั้น จะให้บิตตรงข้ามกันทั้งหมด เมื่อดูจากหลอด LED ที่สว่าง การทดสอบวงจร จะทำได้โดยการป้อนแรงดันค่าต่างๆ เข้าไปที่ขา 6 ของ A/D แล้วทำการปรับค่าแรงดัน ตั้งแต่ 0 ถึง 5 โวลต์ เพื่อทดสอบว่า ที่แรงดันต่างๆ จะให้บิตออกมาตรงตามตารางหรือไม่

### 3.3 ไมโครคอนโทรลเลอร์ตระกูล MCS-51

สำหรับส่วนแสดงผลกับการป้อนค่าในเครื่องบรรจุป้อน เลือกใช้ MCS-51 เบอร์ AT89C51RD โดยทำการแบ่ง port การใช้งานดังนี้

P0.0-P0.7 (ขาที่ 32-39) ทำหน้าที่แสดงผลของ 7-segment

P1.0-P1.2 (ขาที่ 1-3) ทำหน้าที่เลือกหลักที่จะทำการแสดงผล โดย P1.0 เป็นหลักที่อยู่ขวามือสุดของ 7-segment 3 digit ชนิด anode

P1.3-P1.5 (ขาที่ 4-6) ต่อเข้ากับขาสัญญาณ RD WR INTR ของ ADC0804 ตามลำดับ

P1.6 (ขาที่ 7) ต่อเข้ากับอุปกรณ์เปิด-ปิดถังเพื่อเป็นสัญญาณควบคุมการเปิด-ปิดของถัง

P2.0-P2.7 (ขาที่ 21-28) ทำหน้าที่รับค่าการป้อนจาก KEYPAD โดยแบ่ง P2.0-2.3 เป็น Row P2.4-P2.7 เป็น Column

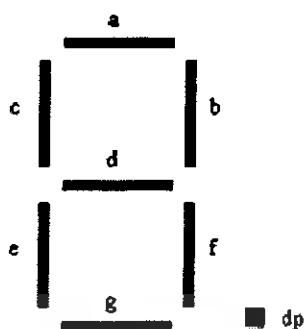
P3.0-P3.7 (ขาที่ 10-17) ทำหน้าที่รับค่าจาก ADC0804

ขา RST (Reset ขาที่ 9) ทำหน้าที่เริ่มต้นการทำงานใหม่ของไมโครคอนโทรลเลอร์ การทำงานที่ค่าลอจิก "1"

ขาสัญญาณนาฬิกา (ขาที่ 18-19) ซึ่งจะทำหน้าที่เป็นตัวกำหนดสัญญาณนาฬิกาให้กับไมโครคอนโทรลเลอร์ใช้เป็นฐานเวลาในการทำงาน โดยจะใช้แผ่นผลึก (crystal) ที่มีความถี่ตั้งแต่ 0-24 เมกกะเฮิร์ตซ์ (MHz) ร่วมกับตัวเก็บประจุขนาด 20-33 pF

แหล่งจ่ายไฟ (Power supply) ขาที่ 20 จะเป็นขาราวด์ (Ground) และขาที่ 40 จะเป็นแหล่งจ่ายไฟบวกให้กับไมโครคอนโทรลเลอร์ ซึ่งใช้แหล่งจ่ายไฟขนาดไม่เกิน 5 โวลต์

## 3.4 7 - segment



ภาพที่ 3.6 7-segment

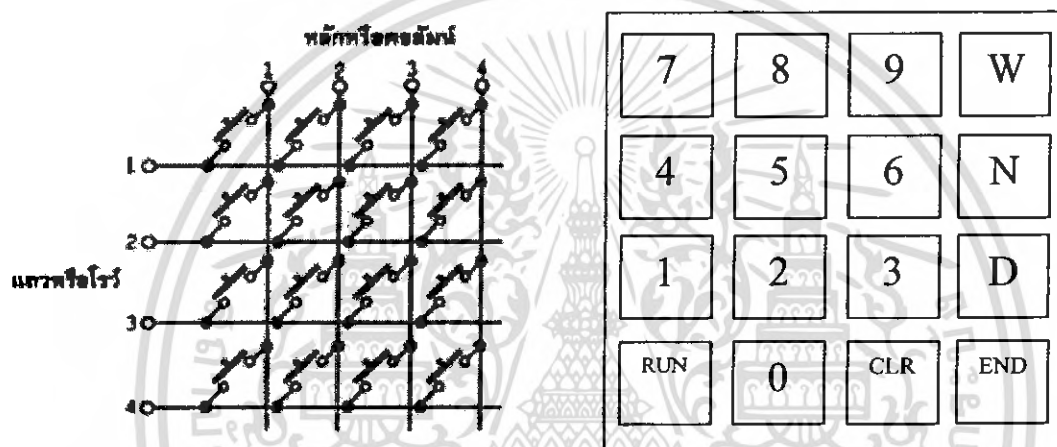
ตารางที่ 3.2 แสดงค่าพอร์ตของ 7-segmentชนิด Anode

| ตัวเลข | g | f | e | d | c | b | a | ค่าพอร์ต |
|--------|---|---|---|---|---|---|---|----------|
| 0      | 1 | 0 | 0 | 0 | 0 | 0 | 0 | C0H      |
| 1      | 1 | 1 | 1 | 1 | 0 | 0 | 1 | F9H      |
| 2      | 0 | 1 | 0 | 0 | 1 | 0 | 0 | A4H      |
| 3      | 0 | 1 | 1 | 0 | 0 | 0 | 0 | B0H      |
| 4      | 0 | 0 | 1 | 1 | 0 | 0 | 1 | 99H      |
| 5      | 0 | 0 | 1 | 0 | 0 | 1 | 0 | 92H      |
| 6      | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 82H      |
| 7      | 1 | 1 | 1 | 1 | 0 | 0 | 0 | F8H      |
| 8      | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 80H      |
| 9      | 0 | 0 | 1 | 1 | 0 | 0 | 0 | 98H      |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 3.5 4 x 4 KEYPAD

การต่อวงจรแบบเมตริกซ์(matrix switch) ดังภาพที่ 3.7 สวิตช์จะถูกต่อกันในแนวแกนตั้งและแนวนอน จะเรียกแนวตั้งนี้ว่า หลักหรือคอลัมน์(column) ในขณะที่แนวนอนจะเรียกว่า แถว (row) ดังนั้น ค่าของสวิตช์จะต้องประกอบด้วย ตำแหน่งในแนวหลักและตำแหน่งในแถว กระบวนการที่จะทำให้ได้มาซึ่งค่าของสวิตช์นั้นมีขั้นตอนที่ซับซ้อนพอสมควร แต่วงจรสวิตช์แบบนี้มีข้อดีคือสามารถรองรับการเพิ่มขึ้นของสวิตช์ได้อย่างสะดวก เพียงเพิ่มเติมจำนวนสวิตช์และแก้ไขซอฟต์แวร์อีกเล็กน้อยเท่านั้น ทำให้วงจรสวิตช์แบบเมตริกซ์เป็นที่นิยมใช้มากในระบบควบคุมอัตโนมัติ หรือถึงอัตโนมัติที่มีจำนวนสวิตช์มากกว่า 8 สวิตช์ ในการใช้งานทั่วไปจะเรียกสวิตช์นี้ว่า keypad



ภาพที่ 3.7 keypad

ค่าที่ได้ในตารางสามารถเปลี่ยนแปลงได้ตามต้องการ เป็นการกำหนดค่าของการคืนค่าเพื่อที่จะใช้ในการเขียน โปรแกรมโดยหลักการของการสแกนคีย์นั้น เมื่อต่อ keypad เข้ากับ ไมโครคอนโทรเลอร์ที่ Port 2 โดยแบ่ง P2.0-2.3 เป็น Row P2.4-P2.7 เป็น Column โดยทำการส่งลอจิก 0 ไปที่ row ที่ละ row แล้ว หน่วงเวลาไว้แล้วตรวจสอบว่า column ไหนมีการกดเกิดขึ้นหรือลอจิกตรง port นั้นเป็น 0 ให้ทำการคืนค่าตามที่เรากำหนดไว้ตามตาราง แล้วนำค่าที่ได้จากการคืนค่าไปใช้งานส่วนต่างๆตามที่เราต้องการ

#### ปุ่มต่าง

ปุ่มบน keypad ทั้ง 16 มีการใช้งานดังภาพที่ 3.7

- ปุ่มหมายเลข เป็นการป้อนค่าจำนวนตัวเลขตั้งแต่ 0 ถึง 9
- ปุ่ม W เป็นปุ่มที่ใช้สำหรับกดเพื่อที่จะเลือกฟังก์ชันสำหรับการป้อนค่าน้ำหนักเป็นกรัม
- ปุ่ม N เป็นปุ่มที่ใช้สำหรับกดเพื่อที่จะเลือกฟังก์ชันสำหรับการป้อนค่าจำนวนดูง
- ปุ่ม D เป็นปุ่มที่ใช้สำหรับกดเพื่อที่จะเลือกค่าน้ำหนักที่ป้อนไประหว่างการทำงาน
- ปุ่ม RUN เป็นปุ่มที่ใช้สั่งให้เครื่องบรรจุปุ๋ยเริ่มทำงาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- ปุ่ม CLR เป็นปุ่มที่ใช้ล้างค่าเมื่อมีการป้อนผิดเกิดขึ้น
- ปุ่ม ENT เป็นปุ่มที่ใช้ยอมรับเมื่อมีการป้อนครบถ้วนแล้ว

ตารางที่ 3.3 การคืนค่า

|        | ค่าการคืนค่า |
|--------|--------------|
| 0      | 0            |
| 1      | 1            |
| 2      | 2            |
| 3      | 3            |
| 4      | 4            |
| 5      | 5            |
| 6      | 6            |
| 7      | 7            |
| 8      | 8            |
| 9      | 9            |
| W      | 10           |
| N      | 11           |
| D      | 12           |
| On/off | 13           |
| CLR    | 14           |
| END    | 15           |

#### ขั้นตอนการใช้งาน

1. ทำการกดปุ่ม RESET บนตัว keypad เพื่อล้างข้อมูลที่ค้างอยู่หรือข้อมูลที่มีการสูญเสียก่อนการใช้งาน
2. เลือกว่าจาทำการป้อนจำนวนวงก่อนหรือป้อนจำนวนน้ำหนักก่อน โดยการกดปุ่ม W หรือปุ่ม N ถ้ากดปุ่ม W ให้ป้อนจำนวนตัวเลข 3 หลัก แล้วทำการกดปุ่ม ENT ในกรณีที่เลขที่ป้อนมีจำนวนน้อยกว่าสาม หลักให้ใส่ 0 นำหน้าไว้ด้วย ส่วนถ้ากดปุ่ม D ให้ป้อนจำนวนตัวเลข 2 หลักแล้วกดปุ่ม ENT เช่นกัน
3. ทำการป้อนข้อมูลตามต้องการทั้งน้ำหนักและจำนวนวงให้ครบถ้วนจากนั้น ให้กดปุ่ม ENT เพื่อเป็นการยืนยันว่าได้ป้อนข้อมูลครบถ้วนแล้ว

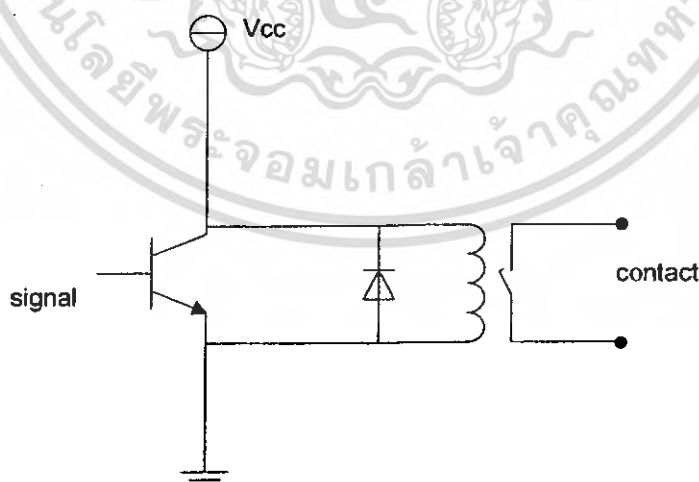
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4. เครื่องจะทำการโซว์จำนวนถุงชุดแรกที่เราป้อนเข้ามา หากต้องการที่จะทราบน้ำหนักให้กดปุ่ม D เครื่องก็จะทำการ โซว์น้ำหนักของชุดข้อมูลนั้น
  5. ทำการกดปุ่ม RUN เพื่อเริ่มการบรรจุ เมื่อบรรจุได้ต้องการแล้วจำนวนที่โซว์จะลดจำนวนลงทำการกดปุ่ม RUN อีกครั้งเพื่อเริ่มบรรจุในถุงต่อ ๆ ไปทำงานครบจำนวนถุงในชุดแรก
  6. เมื่อครบจำนวนถุงในชุดแล้วจำนวนที่โซว์จะเป็น 0 ให้ทำการกดปุ่ม RUN อีกครั้งเครื่องจะโซว์จำนวนถุงในชุดที่ 2 ขึ้นมา ทำเช่นนี้ไปเรื่อย ๆ จนครบ
- \* หมายเหตุ ถ้ามีการป้อนชุดจำนวนถุงหรือน้ำหนักไม่ครบคู่กัน ส่วนที่เกินมาโปรแกรมจะทำการตัดชุดนั้นทิ้งทันที

### 3.6 Relay & Solenoid valve

การนำสัญญาณควบคุมจากไมโครคอนโทรลเลอร์ ไปควบคุมขั้นสุดท้ายนั้น จะไม่สามารถนำสัญญาณที่ออกจากไมโครคอนโทรลเลอร์ไปใช้งานโดยตรงได้ เนื่องจากกระแสและแรงดันที่ออกมาไม่เพียงพอที่จะนำไปขับ solenoid valve จะต้องผ่านอุปกรณ์ที่เรียกว่า relay

โครงสร้างของ relay และ solenoid valve จะคล้ายกัน คือใช้กระแสผ่านเข้าไปในขดลวดเพื่อสร้างสนามแม่เหล็ก เพื่อทำให้เกิดการเคลื่อนที่ทางกล ทำให้เกิดการเปลี่ยนหน้าสัมผัส สำหรับ relay และเกิดการเปลี่ยน action สำหรับ solenoid valve

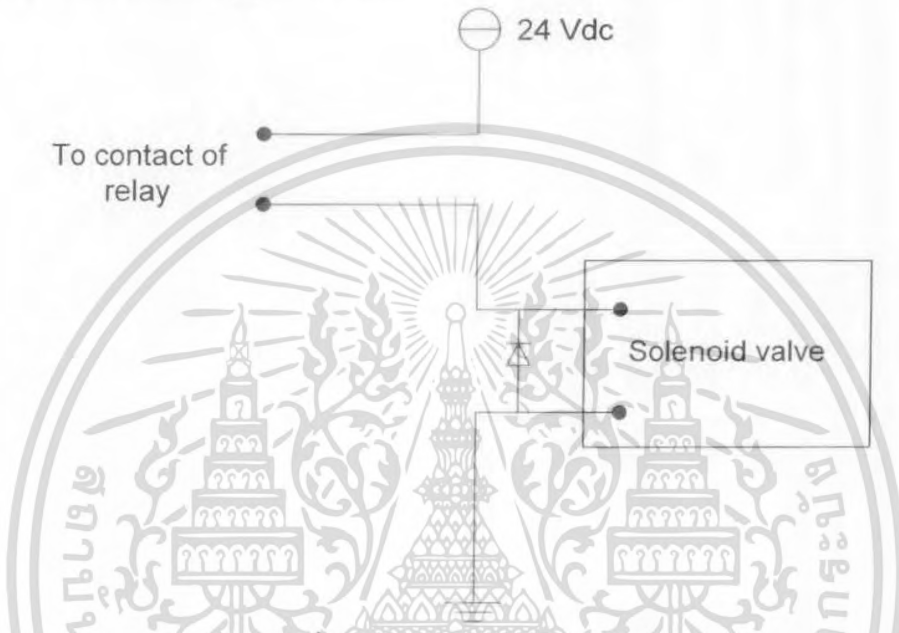


ภาพที่ 3.8 การต่อ relay

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

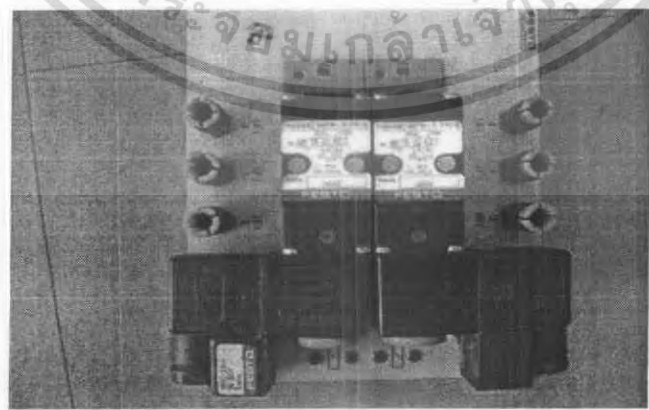
การนำสัญญาณจากไมโครคอนโทรลเลอร์ ไปขับ relay จะต้องผ่านทรานซิสเตอร์ 1 ตัว เพื่อเพิ่มกระแสให้เพียงพอต่อการสร้างสนามแม่เหล็ก นอกจากนี้ เมื่อ relay มีการเปลี่ยนหน้าสัมผัสเมื่อรับสัญญาณ จะทำให้เกิดสัญญาณรบกวนไปยังไมโครคอนโทรลเลอร์ จึงจำเป็นต้องป้องกันด้วยการต่อไดโอดคร่อมที่ relay ดังภาพที่ 3.9

solenoid valve ต้องการสัญญาณควบคุมด้วยไฟ dc ขนาด 24 โวลต์ จึงต้องเลือกใช้ relay ที่มีหน้าสัมผัสที่ 24 โวลต์ เพื่อส่งสัญญาณให้ solenoid valve ทำงานได้



ภาพที่ 3.9 การต่อ solenoid valve

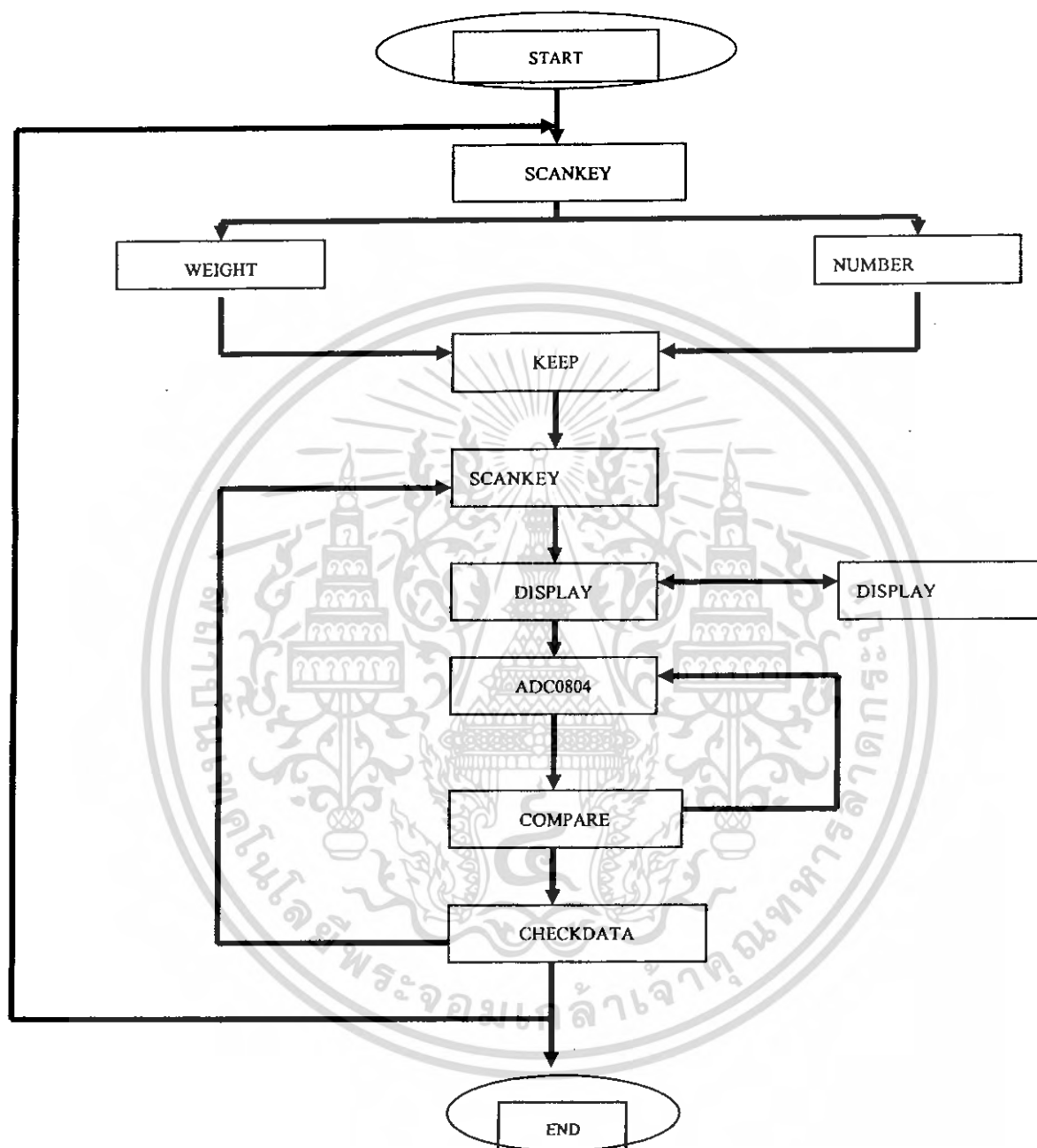
สำหรับการต่อ diode คร่อมที่ solenoid valve นั้น ก็เหตุผลเดียวกันกับ relay คือ ป้องกันสัญญาณรบกวนที่จะส่งผลต่อไมโครคอนโทรลเลอร์



ภาพที่ 3.10 solenoid valve 2 ตัว

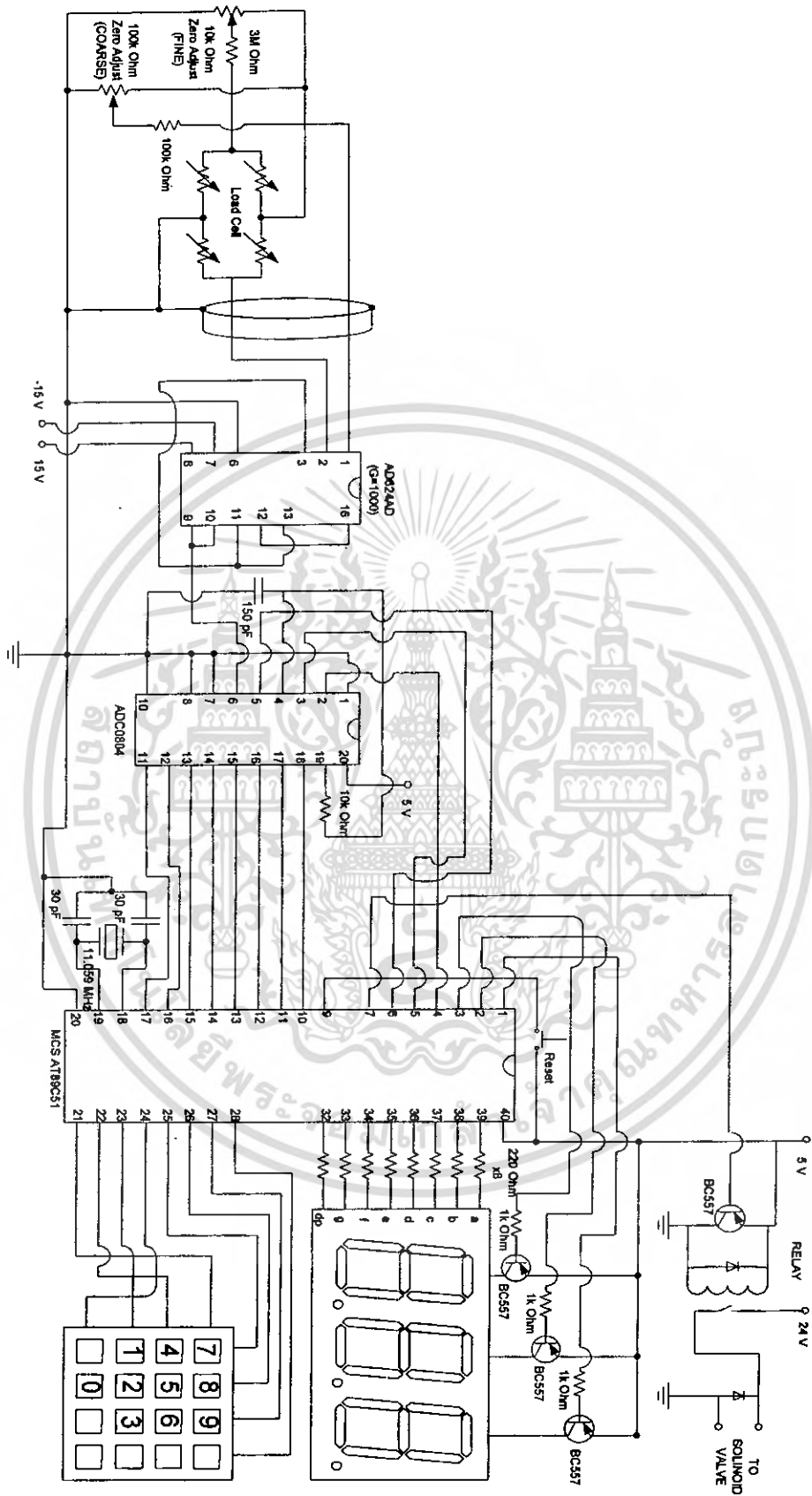
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 3.7 โปรแกรมและถังบรรจุ



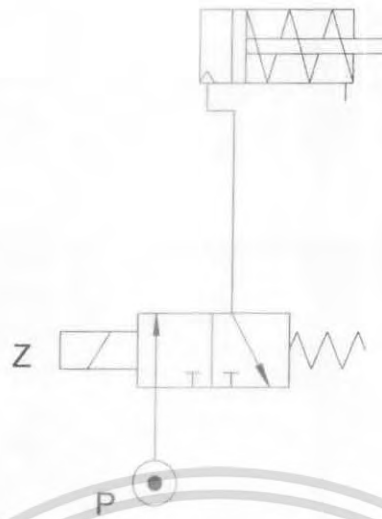
ภาพที่ 3.11 บล็อกโคอะแกรมของโปรแกรม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาพที่ 3.12 วงจรรวม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

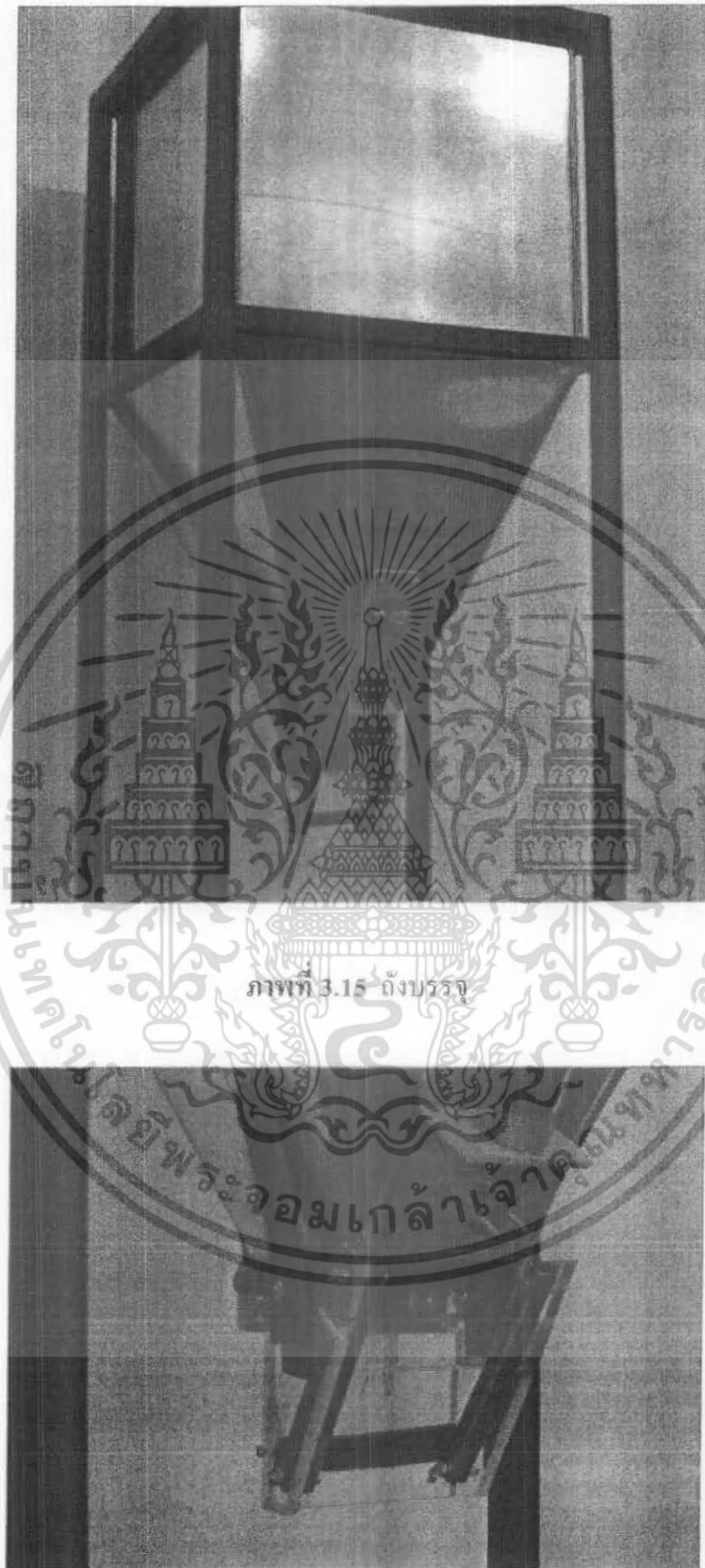


ภาพที่ 3.13 การต่อกระบอบสูบ



ภาพที่ 3.14 เครื่องข้มน้ำหนัก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาพที่ 3.16 ชุดเปิดปิดถัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 4

### การทดลองและผลการทดลอง

#### 4.1 ลำดับการทดลอง

1. ต่อดวงจรทั้งหมด นำสัญญาณจากตาชั่งมาเข้าวงจร เพื่อแสดงผลออกมาทาง 7-segment
2. นำน้ำหนักมาตรฐาน ที่ค่าต่างๆ มาชั่งที่เครื่องชั่งของเครื่องจักร
3. บันทึกค่า output ที่ได้จากวงจรขยาย
4. นำ output ที่ได้จากข้อ 3 ไปผ่านวงจร แปลงสัญญาณเป็นดิจิตอล นำสัญญาณดิจิตอลที่ได้ ไปประมวลผลในไมโครคอนโทรลเลอร์
5. นำสัญญาณควบคุมที่ออกจากไมโครคอนโทรลเลอร์ ไปทำการควบคุมรีเลย์ เพื่อขับโซลินอยด์วาล์ว เพื่อควบคุมการปิดเปิดถังบรรจุ

#### 4.2 ผลการทดลอง

ตารางที่ 4.1 ผลการเทียบน้ำหนักเป็นบิต โดยเทียบเฉพาะเครื่องชั่ง

| น้ำหนัก (Kg) | Load cell (V) | ค่าที่ไลจาด A/D (HEX) | ค่าที่ไลจาด A/D (DEC) |
|--------------|---------------|-----------------------|-----------------------|
| 0            | -0.7          | 00H                   | 0                     |
| 1            | 0.295         | 0FH                   | 15                    |
| 2            | 0.495         | 19H                   | 25                    |
| 3            | 0.671         | 22H                   | 34                    |
| 4            | 0.889         | 2CH                   | 44                    |
| 5            | 1.082         | 36H                   | 54                    |
| 6            | 1.286         | 40H                   | 64                    |
| 7            | 1.477         | 4AH                   | 74                    |
| 8            | 1.677         | 54H                   | 84                    |
| 9            | 1.878         | 5EH                   | 95                    |
| 10           | 2.094         | 69H                   | 105                   |
| 11           | 2.345         | 75H                   | 117                   |
| 12           | 2.525         | 7EH                   | 127                   |
| 13           | 2.759         | 8AH                   | 138                   |
| 14           | 2.909         | 91H                   | 145                   |
| 15           | 3.102         | 96H                   | 150                   |
| 16           | 3.27          | A3H                   | 163                   |
| 17           | 3.51          | AFH                   | 175                   |
| 18           | 3.68          | B8H                   | 184                   |
| 19           | 3.86          | BFH                   | 192                   |
| 20           | 4.02          | C8H                   | 200                   |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.2 ผลการทดลองหลังการปรับเทียบ หลังจากทดสอบระบบทั้งหมด

| น้ำหนักที่ป้อน<br>(Kg) | ผลการทดลองครั้งที่ |     |      |      |     |
|------------------------|--------------------|-----|------|------|-----|
|                        | 1                  | 2   | 3    | 4    | 5   |
| 1                      | 1                  | 1   | 1    | 1    | 1   |
| 2                      | 2                  | 2   | 2    | 2    | 2   |
| 3                      | 2.5                | 3   | 2.5  | 3    | 3   |
| 4                      | 4.5                | 4   | 5    | 5    | 5   |
| 5                      | 6.5                | 6   | 6.5  | 6    | 6   |
| 6                      | 7                  | 7.5 | 7    | 7    | 6.5 |
| 7                      | 8                  | 8   | 7.5  | 7.5  | 5   |
| 8                      | 8.5                | 8   | 8    | 8    | 8   |
| 9                      | 8.5                | 9.5 | 9    | 8.5  | 8   |
| 10                     | 10                 | 9.5 | 10.5 | 10   | 10  |
| 11                     | 11.5               | 11  | 11   | 10.5 | 12  |

จากตารางที่ ค่าที่ถูกแบ่งเป็นช่วงนั้น เกิดจากความไม่เป็นเชิงเส้นของสัญญาณ จึงต้องทำการแบ่งสัญญาณเป็นช่วงๆ และนำสัญญาณในแต่ละช่วงไปเข้าสมการ เพื่อทำการปรับค่าให้เป็นเชิงเส้นให้มากที่สุดนั่นเอง

#### ค่าผิดพลาดที่เกิดขึ้น

สำหรับค่าผิดพลาดที่เกิดขึ้น สามารถสันนิษฐานสาเหตุได้ดังนี้

1. การขาดอุปกรณ์ที่เป็นมาตรฐานในการปรับเทียบ เนื่องจากไม่มีอุปกรณ์เทียบน้ำหนัก ทำให้ต้องใช้อุปกรณ์อื่นทดแทนเท่าที่ทำได้ ค่าที่ได้จึงยังขาดความถูกต้อง
2. การขยายสัญญาณจากโหลดเซลล์ โหลดเซลล์มีการต่อวงจรบริดจ์ของสเตรนเกจชนิด full bridge ทำให้มีความไวต่อการเปลี่ยนแปลงมาก เมื่อนำมาขยายสัญญาณทำให้เกิดค่าที่ผิดพลาด
3. การแกว่งของสัญญาณจากโหลดเซลล์ น้ำหนักที่ถูกปล่อยลงมาจากถั่งบรรจุ จะกระทำกับโหลดเซลล์โดยตรง แรงที่เกิดกับโหลดเซลล์จะเกิดการแกว่งในลักษณะที่เป็น damping ทำให้การตัดสินใจภายในไมโครคอนโทรลเลอร์ผิดพลาด น้ำหนักจึงผิดพลาดด้วย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 4.3 สรุปผลการทดลอง

สัญญาณที่ได้จากวงจรขยาย จะแปรตามกับน้ำหนักที่ชั่งบนเครื่องชั่ง เมื่อนำไปประมวลผลในไมโครคอนโทรลเลอร์ จำเป็นจะต้องสร้างสมการในไมโครคอนโทรลเลอร์ เพื่อแปลงออกมาเป็นน้ำหนัก แล้วแสดงผลบน 7-segment และนำค่าไปเปรียบเทียบกับเพื่อควบคุมการเปิดปิดถัง ภายหลังจากการทดลองแล้วพบว่า น้ำหนักที่ออกมาจริงนั้น ไม่เป็นเชิงเส้น จึงทำการแบ่งค่าน้ำหนักออกมาเป็นช่วง แล้วนำแต่ละช่วงไปเข้าสมการที่เหมาะสมภายในไมโครคอนโทรลเลอร์ เพื่อปรับค่าน้ำหนักให้ออกมาเป็นเชิงเส้น และมีความถูกต้องให้มากที่สุด



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บรรณานุกรม

ธีรวัฒน์ ประกอบผล, "การประยุกต์ใช้งานไมโครคอนโทรลเลอร์", 2542

ชาญเพชร ชินินทร, ขวัญชัย สนิทพิสัยสมบูรณ์, "นิวแมติกอุตสาหกรรม", 2549

วิศรุต ศรีรัตนะ, อัมพวัน ใจกล้า และ พิทยา ปานนิล, "ปฏิบัติการวิศวกรรมวัดคุม 1"

ศศ. สมาน เจริญกิจพูลผล, "การออกแบบเครื่องจักรกล"

William Nash "SRENGTH OF MATERIALS 4<sup>th</sup> edition"

Kyowa Electronic Instruments Co.,Ltd "HOW TO FORM STRAIN -GAGE BRIDGE"



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



**ภาคผนวก**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## โปรแกรมสำหรับไมโครคอนโทรลเลอร์

```
#include <at89c51ed2.h> //include Preprocessor Directive

unsigned char
display[]={0xc0,0xf9,0xa4,0xb0,0x99,0x92,0x82,0xf8,0x80,0x98,0xbf,0xbf,0xbf,0xbf,0xbf};
//Table 7-segment Anode display

unsigned char display_dot[]={0x40,0x79,0x24,0x30,0x19,0x12,0x02,0x78,0x00,0x18}; //Table 7-
segment Anode with dot displ

unsigned int W[10]; //Weight Data
unsigned int D[10]; //Number Data
int F[10]; //Buffer Data
unsigned char DISBUF[3]; //Digit Data
/*****/
/*****|-----|*****/
/*****|-Function*Delay-|*****/
/*****|-----|*****/
/*****/
void delay(int time)
{
    do
    {
        time--;
    }while(time>0);
}
/*****/
/*****|-----|*****/
/*****|---MOVE*DIGIT---|*****/
/*****|-----|*****/
/*****/
void MOV_DIGI()
{
```

DISBUF[0]=DISBUF[1];

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

DISBUF[1]=DISBUF[2];
}
/*****/
/*****|---*****|*****/
/*****|-Function*SCANKEY-|*****/
/*****|---*****|*****/
/*****/

unsigned char scankey(void)
{
    unsigned char ret;
    ret = 0xff;
    P2_0 = 0;
    if(P2_4 == 0)
    {
        delay(30000);
        ret = 7;
    }
    if(P2_5 == 0)
    {
        delay(30000);
        ret = 8;
    }
    if(P2_6 == 0)
    {
        delay(30000);
        ret = 9;
    }
    if(P2_7 == 0)
    {
        delay(30000);
        ret = 10;
    }
}

```

P2\_0 = 1;

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

P2_1 = 0;
if(P2_4 == 0)
{
    delay(30000);
    ret = 4;
}
if(P2_5 == 0)
{
    delay(30000);
    ret = 5;
}
if(P2_6 == 0)
{
    delay(30000);
    ret = 6;
}
if(P2_7 == 0)
{
    delay(30000);
    ret = 11;
}
P2_1 = 1;
P2_2 = 0;
if(P2_4 == 0)
{
    delay(30000);
    ret = 1;
}
if(P2_5 == 0)
{
    delay(30000);
    ret = 2;
}

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

}
if(P2_6 == 0)
{
    delay(30000);
    ret = 3;
}
if(P2_7 == 0)
{
    delay(30000);
    ret = 12;
}
P2_2 = 1;
P2_3 = 0;
if(P2_4 == 0)
{
    delay(30000);
    ret = 13;
}
if(P2_5 == 0)
{
    delay(30000);
    ret = 0;
}
if(P2_6 == 0)
{
    delay(30000);
    ret = 14;
}
if(P2_7 == 0)
{
    delay(30000);
    ret = 15;
}

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

P2_3 = 1;
return(ret);
}
/*****/
/*****|-----|*****/
/*****|-Function*Cleardigit-|*****/
/*****|-----|*****/
/*****/

```

void clear\_dis()

```

{
    DISBUF[0]=0;
    DISBUF[1]=0;
    DISBUF[2]=0;
}
/*****/
/*****|-----|*****/
/*****|-Function*Showdisplay-|*****/
/*****|-----|*****/
/*****/

```

void SHOW3()

```

{
    P1_0 = 0;
    P1_1 = 1;
    P1_2 = 1;
    P0 = display[DISBUF[0]];
    delay(300);
    P1_0 = 1;
    P1_1 = 0;
    P1_2 = 1;
    P0 = display_dot[DISBUF[1]];
    delay(300);
    P1_0 = 1;
    P1_1 = 1;

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

P1_2 = 0;
P0 = display[DISBUF[2]];
delay(300);
P1_2 = 1;
}
/*****/
/*****|-----|*****/
/*****|--Function*Keepvalue--|*****/
/*****|-----|*****/
/*****/

```

```

void keep3()
{
unsigned char x,i;
i=0;
do
{
do
{
SHOW3();
x = scankey();
}while(x==0xff);
if(i==0)
{
while(x>=3)
{
SHOW3();
x = scankey();
}
}
if(x<10)
{
MOV_DIGI();
DISBUF[2]=x;

```



```

    i++;
  }if(x==14)
  {
    clear_dis();
    i=0;
  }
  SHOW3();
}while(i<3);
}
/*****
/*****|-----|*****
/*****|-Function*Showdisplay-|*****
/*****|-----|*****
/*****/

```

```

void SHOW2()
{
  P1_0 = 0;
  P1_1 = 1;
  P1_2 = 1;
  P0 = display[DISBUF[0]];
  delay(300);
  P1_0 = 1;
  P1_1 = 0;
  P1_2 = 1;
  P0 = display[DISBUF[1]];
  delay(300);
  P1_0 = 1;
  P1_1 = 1;
  P1_2 = 0;
  P0 = display[DISBUF[2]];
  delay(300);
  P1_2 = 1;
}

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

/*****/
/*****|-----|*****/
/*****|--Function*Keepvalue--|*****/
/*****|-----|*****/
/*****/

void keep2()
{
unsigned char x,i;
i=0;
do
{
do
{
SHOW2();
x = scankey();
}while(x==0xff);
if(x<10)
{
MOV_DIGI();
DISBUF[2]=x;
i++;
}if(x==14)
{
clear_dis();
i=0;
}
SHOW2();
}while(i<2);
}
/*****/
/*****|-----|*****/
/*****|--Function*KeepALL--|*****/
/*****|-----|*****/

```



```

/*****/
int keep_all (void)
{
unsigned int x,y,z,NUM;
x=0;
y=0;
z=0;
NUM=0;
x=DISBUF[0]*100;
y=DISBUF[1]*10;
z=DISBUF[2]*1;
NUM=x+y+z;
return(NUM);
}
/*****/
/*****|-----|*****/
/*****|--Function*A/D*CONVERTER--|*****/
/*****|-----|*****/
/*****/

int atoddata(void)
{
int x,y;
unsigned char i;
i=0;
x=0;
do
{
P1_4 = 1;
P1_3 = 1;
P1_3 = 0;
SHOW2();
}while(P1_5 == 1);
P1_4 = 0;

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

x = P3;
y = x;
return(y);
}
/*****/
/*****|_*****_|*****/
/*****|--Function SHOW_NUM--|*****/
/*****|_*****_|*****/
/*****/

void SHOW_NUM(int NUM)
{
unsigned int buf;
DISBUF[0] = NUM/100;
buf=NUM % 100;
DISBUF[1] = buf/10;
DISBUF[2] = buf % 10;
}

void main()
{
    unsigned int n,m;
    int AD,AD2;
    unsigned char i,j,k,h,g,b,a,loop,d,H3,H4;
    P1 = 0xff;
    P2 = 0xff;
    P3 = 0xff;
    clear_dis();
    while(1)
    {
        a=0;
        n=0;
        m=0;
        i=0;

```



```

k=0;
b=0;
d=0;
H3=0;
H4=0;
loop=0;
AD2=0;
P1_0 = 0;
P1_1 = 0;
P1_2 = 0;
P1_6 = 0;
P0 = display[0];
clear_dis();
do
{
do
{
clear_dis();
SHOW20;
n = scankey();
}while((n!=10)&&(n!=11)&&(n!=15)); //check key to use function weight or

```

number

```

clear_dis();
h=0;
g=0;
if(n==10)
{
keep30);
W[i] =keep_all0);
if((W[i]<5)||((W[i]>5))
{
F[i]=W[i]+32;
}else if(W[i]==5)

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับครูใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

        {
        F[i]=W[i]-5;
        }
        i++;
        while(h!=15)
        {
        SHOW3();
        h=scankey();
        }
    }
    if(n==11)
    {
        keep20;
        D[j] =keep_all0;
        j++;
        while(g!=15)
        {
        SHOW20;
        g=scankey();
        }
    }
    }while(n!=15);
    if(i>=j)
    {
    k=j;
    }else k=i;
    for(loop=0;loop<=k;loop++)
    {
        do
        {
            m = scankey();
            SHOW_NUM(D[loop]);
            SHOW20;

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับกรใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

if(m==12)
{
do
{
m = scankey();
SHOW_NUM(W[loop]);
SHOW3();
}while(m!=12);
}
}while(m!=13);
SHOW_NUM(D[loop]);
SHOW2();
do
{
do
{
P1_5 = 0;
P1_6 = 1;
AD = atoddata();
if((AD>=F[loop]))
{
P1_6 = 0;
delay(30000);
}
P1_5 = 0;
for(d=0;d<10;d++)
{
AD = atoddata();
AD2+= AD;
}
H3= AD2 / 10;
H4= AD2 % 10;
if(H4<5)

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้ของนักศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

    {
        AD2= H3;
        }else AD2 = H3+1;
    }while(AD2<F[loop]);
    D[loop]--;

do
{
    P1_6 =0;
    SHOW_NUM(D[loop]);
    SHOW2();
    m = scankey();
    }while(m!=13);
}while(D[loop]!= 0);
}
for(b=0;b<loop;b++)
{
    D[b]=0;
    W[b]=0;
}
}
}

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

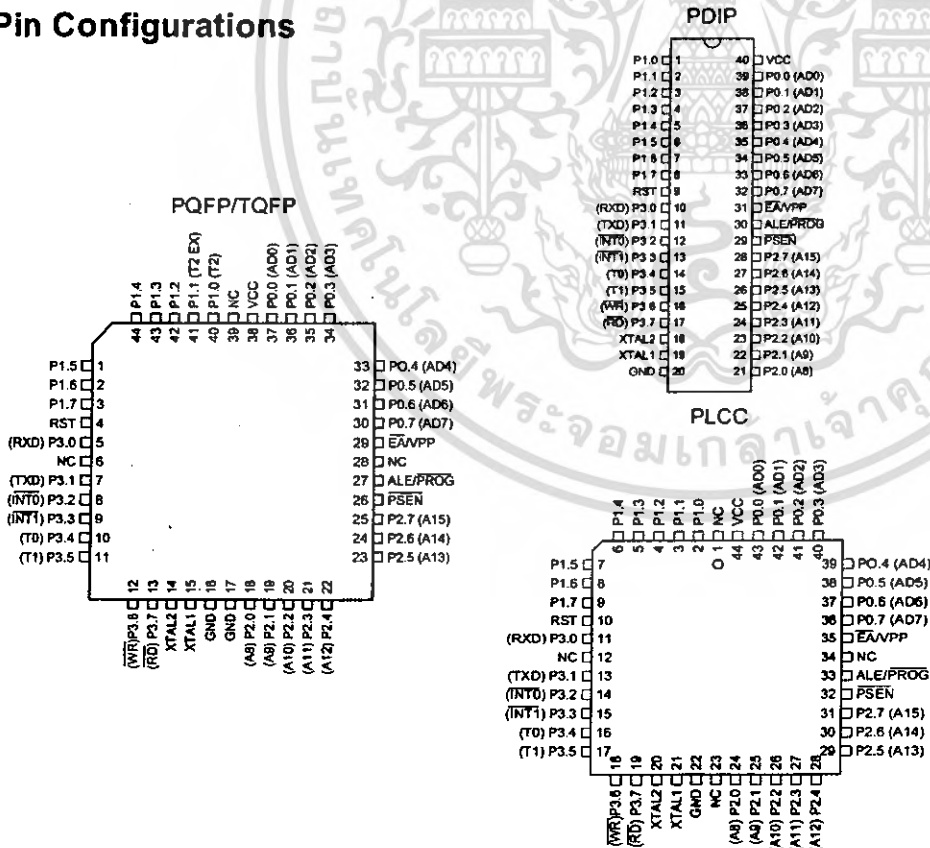
## Features

- Compatible with MCS-51™ Products
- 4K Bytes of In-System Reprogrammable Flash Memory
  - Endurance: 1,000 Write/Erase Cycles
- Fully Static Operation: 0 Hz to 24 MHz
- Three-level Program Memory Lock
- 128 x 8-bit Internal RAM
- 32 Programmable I/O Lines
- Two 16-bit Timer/Counters
- Six Interrupt Sources
- Programmable Serial Channel
- Low-power Idle and Power-down Modes

## Description

The AT89C51 is a low-power, high-performance CMOS 8-bit microcomputer with 4K bytes of Flash programmable and erasable read only memory (PEROM). The device is manufactured using Atmel's high-density nonvolatile memory technology and is compatible with the industry-standard MCS-51 instruction set and pinout. The on-chip Flash allows the program memory to be reprogrammed in-system or by a conventional nonvolatile memory programmer. By combining a versatile 8-bit CPU with Flash on a monolithic chip, the Atmel AT89C51 is a powerful microcomputer which provides a highly-flexible and cost-effective solution to many embedded control applications.

## Pin Configurations



## 8-bit Microcontroller with 4K Bytes Flash

### AT89C51

Not Recommended  
for New Designs.  
Use AT89S51.

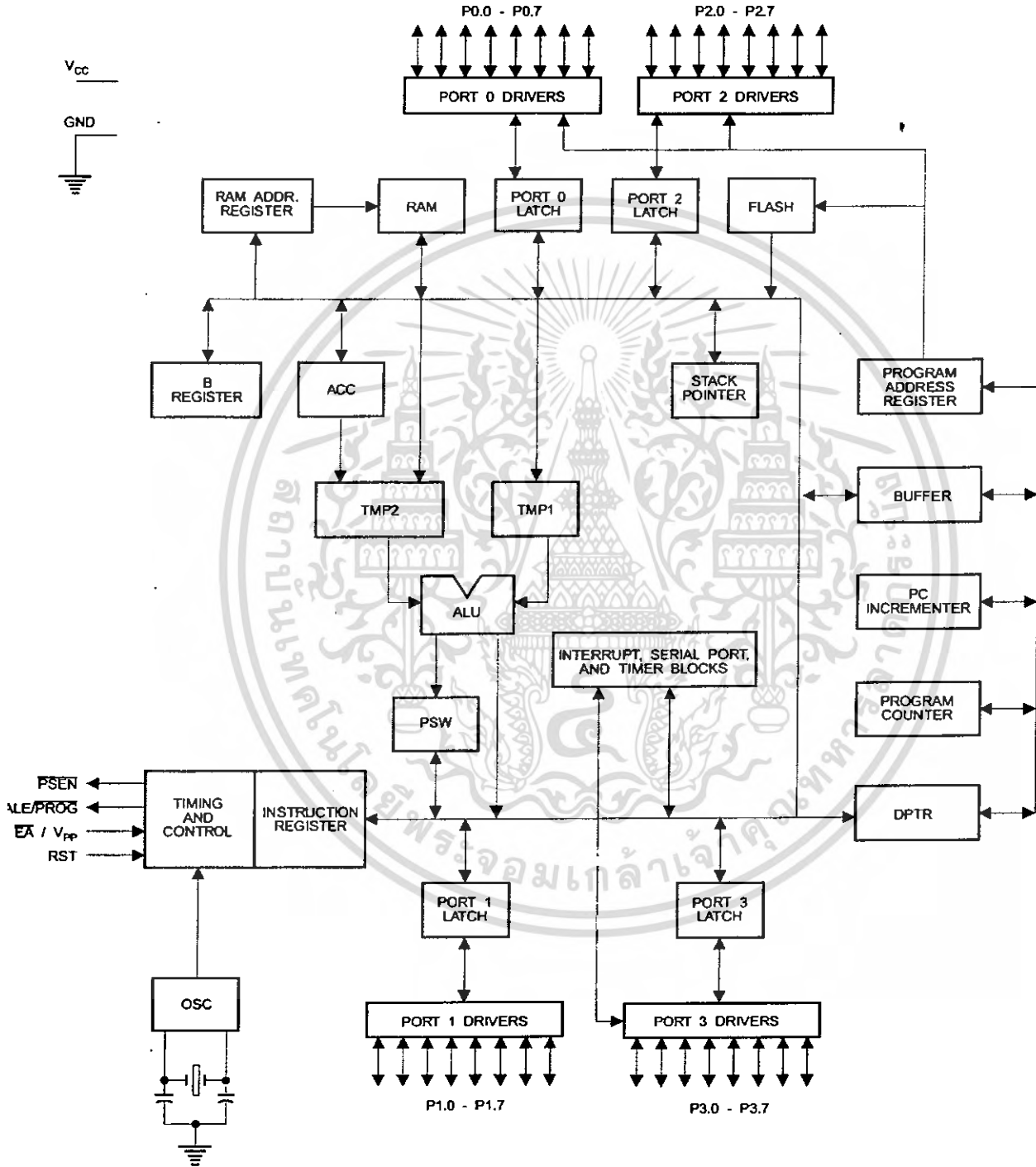
Rev. 0265G-02/00



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



## Block Diagram



The AT89C51 provides the following standard features: 4K bytes of Flash, 128 bytes of RAM, 32 I/O lines, two 16-bit timer/counters, a five vector two-level interrupt architecture, a full duplex serial port, on-chip oscillator and clock circuitry. In addition, the AT89C51 is designed with static logic for operation down to zero frequency and supports two software selectable power saving modes. The Idle Mode stops the CPU while allowing the RAM, timer/counters, serial port and interrupt system to continue functioning. The Power-down Mode saves the RAM contents but freezes the oscillator disabling all other chip functions until the next hardware reset.

## Pin Description

### VCC

Supply voltage.

### GND

Ground.

### Port 0

Port 0 is an 8-bit open-drain bi-directional I/O port. As an output port, each pin can sink eight TTL inputs. When 1s are written to port 0 pins, the pins can be used as high-impedance inputs.

Port 0 may also be configured to be the multiplexed low-order address/data bus during accesses to external program and data memory. In this mode P0 has internal pullups.

Port 0 also receives the code bytes during Flash programming, and outputs the code bytes during program verification. External pullups are required during program verification.

### Port 1

Port 1 is an 8-bit bi-directional I/O port with internal pullups. The Port 1 output buffers can sink/source four TTL inputs. When 1s are written to Port 1 pins they are pulled high by the internal pullups and can be used as inputs. As inputs, Port 1 pins that are externally being pulled low will source current ( $I_{IL}$ ) because of the internal pullups.

Port 1 also receives the low-order address bytes during Flash programming and verification.

### Port 2

Port 2 is an 8-bit bi-directional I/O port with internal pullups. The Port 2 output buffers can sink/source four TTL inputs. When 1s are written to Port 2 pins they are pulled high by the internal pullups and can be used as inputs. As inputs,

Port 2 pins that are externally being pulled low will source current ( $I_{IL}$ ) because of the internal pullups.

Port 2 emits the high-order address byte during fetches from external program memory and during accesses to external data memory that use 16-bit addresses (MOVX @ DPTR). In this application, it uses strong internal pullups when emitting 1s. During accesses to external data memory that use 8-bit addresses (MOVX @ RI), Port 2 emits the contents of the P2 Special Function Register.

Port 2 also receives the high-order address bits and some control signals during Flash programming and verification.

### Port 3

Port 3 is an 8-bit bi-directional I/O port with internal pullups. The Port 3 output buffers can sink/source four TTL inputs. When 1s are written to Port 3 pins they are pulled high by the internal pullups and can be used as inputs. As inputs, Port 3 pins that are externally being pulled low will source current ( $I_{IL}$ ) because of the pullups.

Port 3 also serves the functions of various special features of the AT89C51 as listed below:

| Port Pin | Alternate Functions                                 |
|----------|---|
| P3.0     | RXD (serial input port)                             |
| P3.1     | TXD (serial output port)                            |
| P3.2     | $\overline{INT0}$ (external interrupt 0)            |
| P3.3     | $\overline{INT1}$ (external interrupt 1)            |
| P3.4     | T0 (timer 0 external input)                         |
| P3.5     | T1 (timer 1 external input)                         |
| P3.6     | $\overline{WR}$ (external data memory write strobe) |
| P3.7     | $\overline{RD}$ (external data memory read strobe)  |

Port 3 also receives some control signals for Flash programming and verification.

### RST

Reset input. A high on this pin for two machine cycles while the oscillator is running resets the device.

### ALE/ $\overline{PROG}$

Address Latch Enable output pulse for latching the low byte of the address during accesses to external memory. This pin is also the program pulse input ( $\overline{PROG}$ ) during Flash programming.

In normal operation ALE is emitted at a constant rate of 1/6 the oscillator frequency, and may be used for external timing or clocking purposes. Note, however, that one ALE



pulse is skipped during each access to external Data Memory.

If desired, ALE operation can be disabled by setting bit 0 of SFR location 8EH. With the bit set, ALE is active only during a MOVX or MOVC instruction. Otherwise, the pin is weakly pulled high. Setting the ALE-disable bit has no effect if the microcontroller is in external execution mode.

### PSEN

Program Store Enable is the read strobe to external program memory.

When the AT89C51 is executing code from external program memory, PSEN is activated twice each machine cycle, except that two PSEN activations are skipped during each access to external data memory.

### EA/VPP

External Access Enable. EA must be strapped to GND in order to enable the device to fetch code from external program memory locations starting at 0000H up to FFFFH. Note, however, that if lock bit 1 is programmed, EA will be internally latched on reset.

EA should be strapped to VCC for internal program executions.

This pin also receives the 12-volt programming enable voltage (VPP) during Flash programming, for parts that require 12-volt VPP.

### XTAL1

Input to the inverting oscillator amplifier and input to the internal clock operating circuit.

### XTAL2

Output from the inverting oscillator amplifier.

## Oscillator Characteristics

XTAL1 and XTAL2 are the input and output, respectively, of an inverting amplifier which can be configured for use as an on-chip oscillator, as shown in Figure 1. Either a quartz crystal or ceramic resonator may be used. To drive the device from an external clock source, XTAL2 should be left

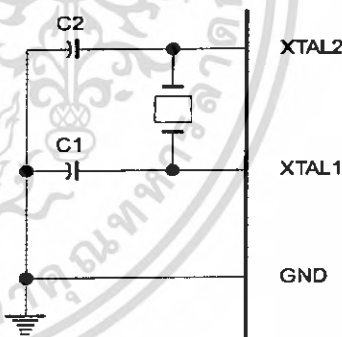
unconnected while XTAL1 is driven as shown in Figure 2. There are no requirements on the duty cycle of the external clock signal, since the input to the internal clocking circuitry is through a divide-by-two flip-flop, but minimum and maximum voltage high and low time specifications must be observed.

## Idle Mode

In idle mode, the CPU puts itself to sleep while all the on-chip peripherals remain active. The mode is invoked by software. The content of the on-chip RAM and all the special functions registers remain unchanged during this mode. The idle mode can be terminated by any enabled interrupt or by a hardware reset.

It should be noted that when idle is terminated by a hardware reset, the device normally resumes program execution, from where it left off, up to two machine cycles before the internal reset algorithm takes control. On-chip hardware inhibits access to internal RAM in this event, but access to the port pins is not inhibited. To eliminate the possibility of an unexpected write to a port pin when Idle is terminated by reset, the instruction following the one that invokes Idle should not be one that writes to a port pin or to external memory.

Figure 1. Oscillator Connections

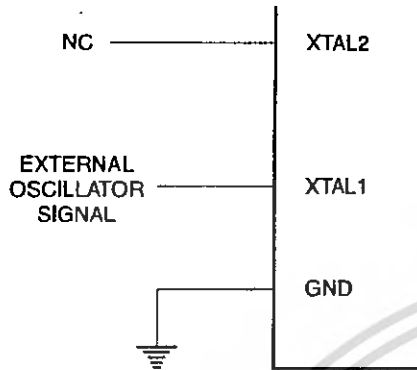


Note: C1, C2 = 30 pF ± 10 pF for Crystals  
= 40 pF ± 10 pF for Ceramic Resonators

## Status of External Pins During Idle and Power-down Modes

| Mode       | Program Memory | ALE | PSEN | PORT0 | PORT1 | PORT2   | PORT3 |
|------------|----------------|-----|------|-------|-------|---------|-------|
| Idle       | Internal       | 1   | 1    | Data  | Data  | Data    | Data  |
| Idle       | External       | 1   | 1    | Float | Data  | Address | Data  |
| Power-down | Internal       | 0   | 0    | Data  | Data  | Data    | Data  |
| Power-down | External       | 0   | 0    | Float | Data  | Data    | Data  |

Figure 2. External Clock Drive Configuration



ters retain their values until the power-down mode is terminated. The only exit from power-down is a hardware reset. Reset redefines the SFRs but does not change the on-chip RAM. The reset should not be activated before  $V_{CC}$  is restored to its normal operating level and must be held active long enough to allow the oscillator to restart and stabilize.

### Program Memory Lock Bits

On the chip are three lock bits which can be left unprogrammed (U) or can be programmed (P) to obtain the additional features listed in the table below.

When lock bit 1 is programmed, the logic level at the  $\overline{EA}$  pin is sampled and latched during reset. If the device is powered up without a reset, the latch initializes to a random value, and holds that value until reset is activated. It is necessary that the latched value of  $\overline{EA}$  be in agreement with the current logic level at that pin in order for the device to function properly.

### Power-down Mode

In the power-down mode, the oscillator is stopped, and the instruction that invokes power-down is the last instruction executed. The on-chip RAM and Special Function Regis-

### Lock Bit Protection Modes

| Program Lock Bits |     |     |     | Protection Type   |
|-------------------|-----|-----|-----|---|
|                   | LB1 | LB2 | LB3 |   |
| 1                 | U   | U   | U   | No program lock features  |
| 2                 | P   | U   | U   | MOV <sub>C</sub> instructions executed from external program memory are disabled from fetching code bytes from internal memory, $\overline{EA}$ is sampled and latched on reset, and further programming of the Flash is disabled |
| 3                 | P   | P   | U   | Same as mode 2, also verify is disabled   |
| 4                 | P   | P   | P   | Same as mode 3, also external execution is disabled   |





## Programming the Flash

The AT89C51 is normally shipped with the on-chip Flash memory array in the erased state (that is, contents = FFH) and ready to be programmed. The programming interface accepts either a high-voltage (12-volt) or a low-voltage ( $V_{CC}$ ) program enable signal. The low-voltage programming mode provides a convenient way to program the AT89C51 inside the user's system, while the high-voltage programming mode is compatible with conventional third-party Flash or EPROM programmers.

The AT89C51 is shipped with either the high-voltage or low-voltage programming mode enabled. The respective top-side marking and device signature codes are listed in the following table.

|               | $V_{PP} = 12V$                               | $V_{PP} = 5V$                                |
|---------------|--|--|
| Top-side Mark | AT89C51<br>xxxx<br>yyww                      | AT89C51<br>xxxx-5<br>yyww                    |
| Signature     | (030H) = 1EH<br>(031H) = 51H<br>(032H) = FFH | (030H) = 1EH<br>(031H) = 51H<br>(032H) = 05H |

The AT89C51 code memory array is programmed byte-by-byte in either programming mode. To program any non-blank byte in the on-chip Flash Memory, the entire memory must be erased using the Chip Erase Mode.

**Programming Algorithm:** Before programming the AT89C51, the address, data and control signals should be set up according to the Flash programming mode table and Figure 3 and Figure 4. To program the AT89C51, take the following steps.

1. Input the desired memory location on the address lines.
2. Input the appropriate data byte on the data lines.
3. Activate the correct combination of control signals.
4. Raise  $\overline{EA}/V_{PP}$  to 12V for the high-voltage programming mode.
5. Pulse  $\overline{ALE}/\overline{PROG}$  once to program a byte in the Flash array or the lock bits. The byte-write cycle is self-timed and typically takes no more than 1.5 ms. Repeat steps 1 through 5, changing the address

and data for the entire array or until the end of the object file is reached.

**Data Polling:** The AT89C51 features Data Polling to indicate the end of a write cycle. During a write cycle, an attempted read of the last byte written will result in the complement of the written datum on PO.7. Once the write cycle has been completed, true data are valid on all outputs, and the next cycle may begin. Data Polling may begin any time after a write cycle has been initiated.

**Ready/Busy:** The progress of byte programming can also be monitored by the RDY/ $\overline{BSY}$  output signal. P3.4 is pulled low after ALE goes high during programming to indicate BUSY. P3.4 is pulled high again when programming is done to indicate READY.

**Program Verify:** If lock bits LB1 and LB2 have not been programmed, the programmed code data can be read back via the address and data lines for verification. The lock bits cannot be verified directly. Verification of the lock bits is achieved by observing that their features are enabled.

**Chip Erase:** The entire Flash array is erased electrically by using the proper combination of control signals and by holding  $\overline{ALE}/\overline{PROG}$  low for 10 ms. The code array is written with all "1"s. The chip erase operation must be executed before the code memory can be re-programmed.

**Reading the Signature Bytes:** The signature bytes are read by the same procedure as a normal verification of locations 030H, 031H, and 032H, except that P3.6 and P3.7 must be pulled to a logic low. The values returned are as follows.

- (030H) = 1EH indicates manufactured by Atmel
- (031H) = 51H indicates 89C51
- (032H) = FFH indicates 12V programming
- (032H) = 05H indicates 5V programming

## Programming Interface

Every code byte in the Flash array can be written and the entire array can be erased by using the appropriate combination of control signals. The write operation cycle is self-timed and once initiated, will automatically time itself to completion.

All major programming vendors offer worldwide support for the Atmel microcontroller series. Please contact your local programming vendor for the appropriate software revision.

## Flash Programming Modes

| Mode                | RST | PSEN | ALE/PROG | EA/V <sub>PP</sub> | P2.6 | P2.7 | P3.6 | P3.7 |
|---------------------|-----|------|----------|--------------------|------|------|------|------|
| Write Code Data     | H   | L    |          | H/12V              | L    | H    | H    | H    |
| Read Code Data      | H   | L    | H        | H                  | L    | L    | H    | H    |
| Write Lock          | H   | L    |          | H/12V              | H    | H    | H    | H    |
|                     |     |      |          |                    |      |      |      |      |
|                     |     |      |          |                    |      |      |      |      |
| Chip Erase          | H   | L    | (1)      | H/12V              | H    | L    | L    | L    |
| Read Signature Byte | H   | L    | H        | H                  | L    | L    | L    | L    |

Note: 1. Chip Erase requires a 10 ms PROG pulse.

Figure 3. Programming the Flash

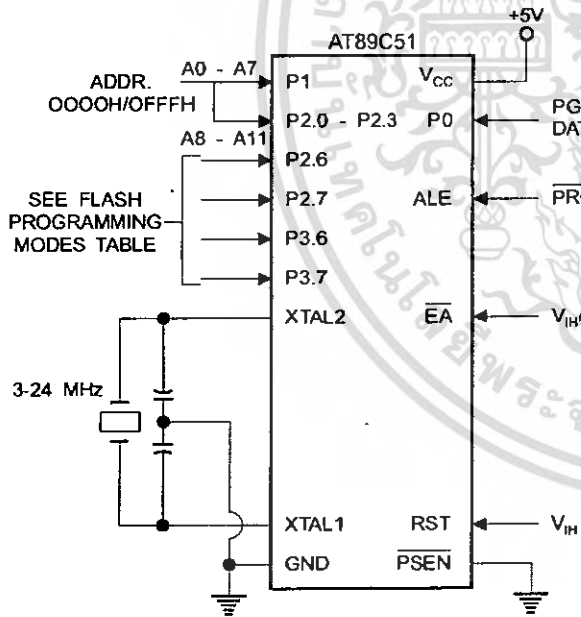
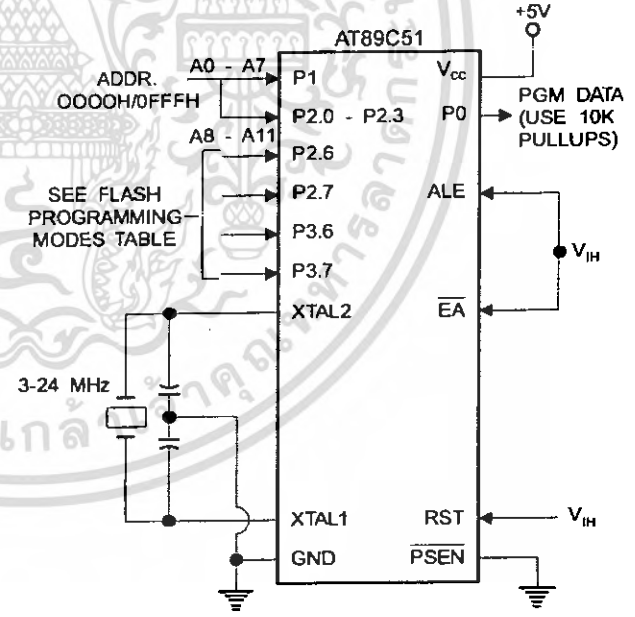


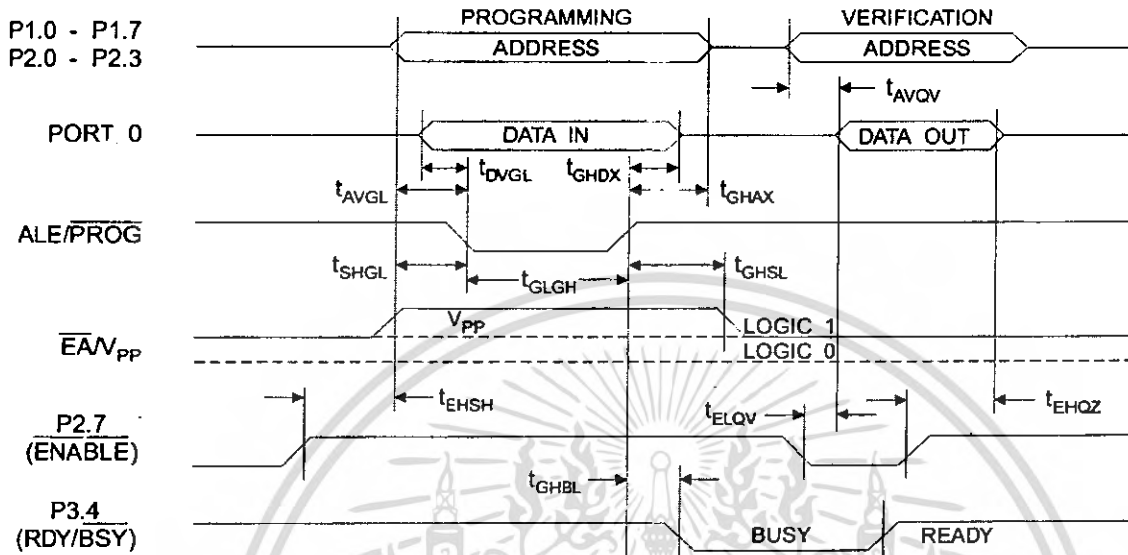
Figure 4. Verifying the Flash



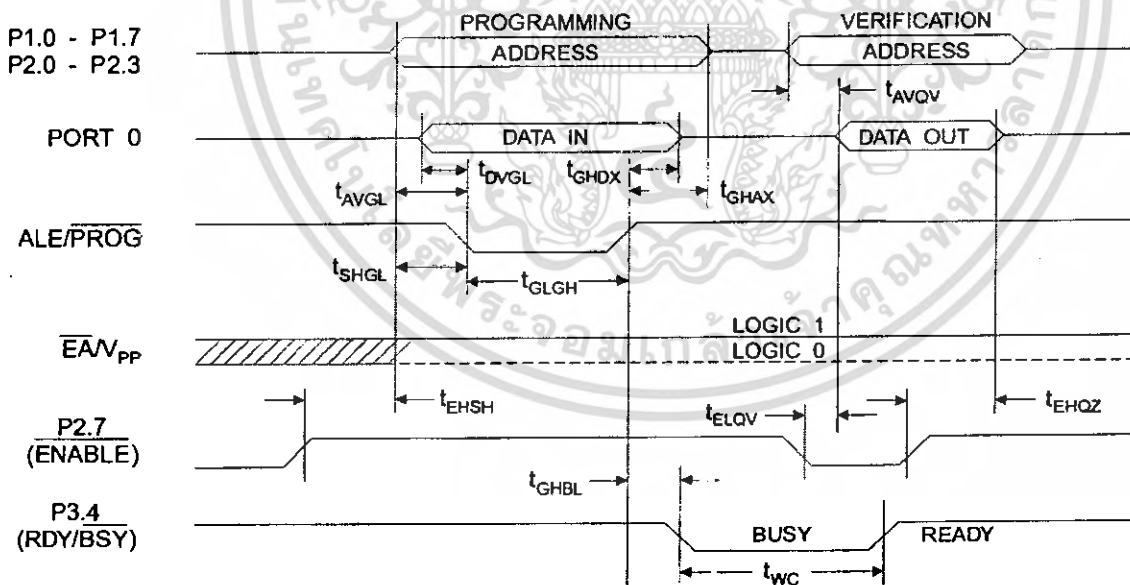
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



### Flash Programming and Verification Waveforms - High-voltage Mode ( $V_{pp} = 12V$ )



### Flash Programming and Verification Waveforms - Low-voltage Mode ( $V_{pp} = 5V$ )



**Flash Programming and Verification Characteristics**

$T_A = 0^\circ\text{C to } 70^\circ\text{C}, V_{CC} = 5.0 \pm 10\%$

| Symbol           | Parameter   | Min          | Max          | Units         |
|------------------|---|--------------|--------------|---------------|
| $V_{PP}^{(1)}$   | Programming Enable Voltage                                    | 11.5         | 12.5         | V             |
| $I_{PP}^{(1)}$   | Programming Enable Current                                    |              | 1.0          | mA            |
| $1/t_{CLCL}$     | Oscillator Frequency  | 3            | 24           | MHz           |
| $t_{AVGL}$       | Address Setup to $\overline{\text{PROG}}$ Low                 | $48t_{CLCL}$ |              |               |
| $t_{GHAX}$       | Address Hold after $\overline{\text{PROG}}$                   | $48t_{CLCL}$ |              |               |
| $t_{DVGL}$       | Data Setup to $\overline{\text{PROG}}$ Low                    | $48t_{CLCL}$ |              |               |
| $t_{GHDX}$       | Data Hold after $\overline{\text{PROG}}$                      | $48t_{CLCL}$ |              |               |
| $t_{EHS}$        | P2.7 (ENABLE) High to $V_{PP}$                                | $48t_{CLCL}$ |              |               |
| $t_{SHGL}$       | $V_{PP}$ Setup to $\overline{\text{PROG}}$ Low                | 10           |              | $\mu\text{s}$ |
| $t_{GHSL}^{(1)}$ | $V_{PP}$ Hold after $\overline{\text{PROG}}$                  | 10           |              | $\mu\text{s}$ |
| $t_{GLGH}$       | $\overline{\text{PROG}}$ Width                                | 1            | 110          | $\mu\text{s}$ |
| $t_{AVQV}$       | Address to Data Valid   |              | $48t_{CLCL}$ |               |
| $t_{ELQV}$       | $\overline{\text{ENABLE}}$ Low to Data Valid                  |              | $48t_{CLCL}$ |               |
| $t_{EHQZ}$       | Data Float after $\overline{\text{ENABLE}}$                   | 0            | $48t_{CLCL}$ |               |
| $t_{GHBL}$       | $\overline{\text{PROG}}$ High to $\overline{\text{BUSY}}$ Low |              | 1.0          | $\mu\text{s}$ |
| $t_{WC}$         | Byte Write Cycle Time   |              | 2.0          | ms            |

Note: 1. Only used in 12-volt programming mode.





## Absolute Maximum Ratings\*

|  |                 |
|--|-----------------|
| Operating Temperature.....                         | -55°C to +125°C |
| Storage Temperature .....                          | -65°C to +150°C |
| Voltage on Any Pin<br>with Respect to Ground ..... | -1.0V to +7.0V  |
| Maximum Operating Voltage .....                    | 6.6V            |
| DC Output Current.....                             | 15.0 mA         |

\*NOTICE: Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress rating only and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

## DC Characteristics

$T_A = -40^\circ\text{C}$  to  $85^\circ\text{C}$ ,  $V_{CC} = 5.0\text{V} \pm 20\%$  (unless otherwise noted)

| Symbol    | Parameter   | Condition   | Min                | Max                | Units            |
|-----------|---|---|--------------------|--------------------|------------------|
| $V_{IL}$  | Input Low-voltage   | (Except $\overline{EA}$ )                                   | -0.5               | $0.2 V_{CC} - 0.1$ | V                |
| $V_{IL1}$ | Input Low-voltage ( $\overline{EA}$ )                               |   | -0.5               | $0.2 V_{CC} - 0.3$ | V                |
| $V_{IH}$  | Input High-voltage  | (Except XTAL1, RST)   | $0.2 V_{CC} + 0.9$ | $V_{CC} + 0.5$     | V                |
| $V_{IH1}$ | Input High-voltage  | (XTAL1, RST)  | $0.7 V_{CC}$       | $V_{CC} + 0.5$     | V                |
| $V_{OL}$  | Output Low-voltage <sup>(1)</sup> (Ports 1,2,3)                     | $I_{OL} = 1.6 \text{ mA}$                                   |                    | 0.45               | V                |
| $V_{OL1}$ | Output Low-voltage <sup>(1)</sup> (Port 0, ALE, $\overline{PSEN}$ ) | $I_{OL} = 3.2 \text{ mA}$                                   |                    | 0.45               | V                |
| $V_{OH}$  | Output High-voltage (Ports 1,2,3, ALE, $\overline{PSEN}$ )          | $I_{OH} = -60 \mu\text{A}$ , $V_{CC} = 5\text{V} \pm 10\%$  | 2.4                |                    | V                |
|           |   | $I_{OH} = -25 \mu\text{A}$                                  | $0.75 V_{CC}$      |                    | V                |
|           |   | $I_{OH} = -10 \mu\text{A}$                                  | $0.9 V_{CC}$       |                    | V                |
| $V_{OH1}$ | Output High-voltage (Port 0 in External Bus Mode)                   | $I_{OH} = -800 \mu\text{A}$ , $V_{CC} = 5\text{V} \pm 10\%$ | 2.4                |                    | V                |
|           |   | $I_{OH} = -300 \mu\text{A}$                                 | $0.75 V_{CC}$      |                    | V                |
|           |   | $I_{OH} = -80 \mu\text{A}$                                  | $0.9 V_{CC}$       |                    | V                |
| $I_L$     | Logical 0 Input Current (Ports 1,2,3)                               | $V_{IN} = 0.45\text{V}$                                     |                    | -50                | $\mu\text{A}$    |
| $I_{TL}$  | Logical 1 to 0 Transition Current (Ports 1,2,3)                     | $V_{IN} = 2\text{V}$ , $V_{CC} = 5\text{V} \pm 10\%$        |                    | -650               | $\mu\text{A}$    |
| $I_{LI}$  | Input Leakage Current (Port 0, $\overline{EA}$ )                    | $0.45 < V_{IN} < V_{CC}$                                    |                    | $\pm 10$           | $\mu\text{A}$    |
| RRST      | Reset Pull-down Resistor  |   | 50                 | 300                | $\text{K}\Omega$ |
| $C_{IO}$  | Pin Capacitance   | Test Freq. = 1 MHz, $T_A = 25^\circ\text{C}$                |                    | 10                 | pF               |
| $I_{CC}$  | Power Supply Current  | Active Mode, 12 MHz   |                    | 20                 | mA               |
|           |   | Idle Mode, 12 MHz   |                    | 5                  | mA               |
|           | Power-down Mode <sup>(2)</sup>                                      | $V_{CC} = 6\text{V}$  |                    | 100                | $\mu\text{A}$    |
|           |   | $V_{CC} = 3\text{V}$  |                    | 40                 | $\mu\text{A}$    |

Notes: 1. Under steady state (non-transient) conditions,  $I_{OL}$  must be externally limited as follows:

Maximum  $I_{OL}$  per port pin: 10 mA

Maximum  $I_{OL}$  per 8-bit port: Port 0: 26 mA

Ports 1, 2, 3: 15 mA

Maximum total  $I_{OL}$  for all output pins: 71 mA

If  $I_{OL}$  exceeds the test condition,  $V_{OL}$  may exceed the related specification. Pins are not guaranteed to sink current greater than the listed test conditions.

2. Minimum  $V_{CC}$  for Power-down is 2V.

## AC Characteristics

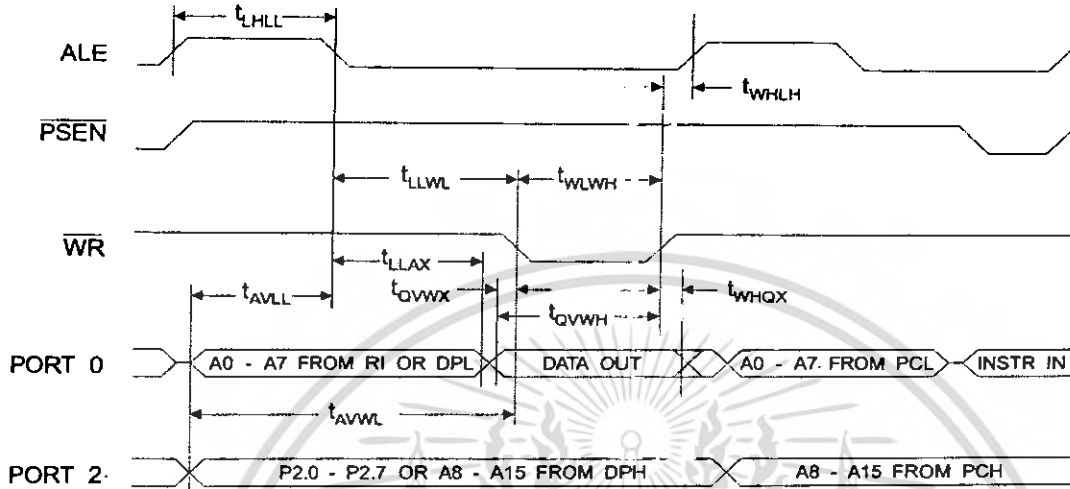
Under operating conditions, load capacitance for Port 0, ALE/ $\overline{\text{PROG}}$ , and  $\overline{\text{PSEN}}$  = 100 pF; load capacitance for all other outputs = 80 pF.

## External Program and Data Memory Characteristics

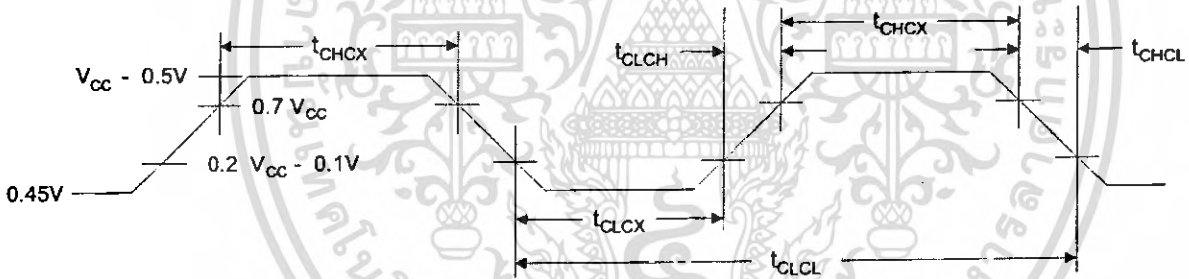
| Symbol              | Parameter   | 12 MHz Oscillator |     | 16 to 24 MHz Oscillator |                        | Units |
|---------------------|---|-------------------|-----|-------------------------|------------------------|-------|
|                     |   | Min               | Max | Min                     | Max                    |       |
| $1/t_{\text{CLCL}}$ | Oscillator Frequency  |                   |     | 0                       | 24                     | MHz   |
| $t_{\text{LHL}}$    | ALE Pulse Width   | 127               |     | $2t_{\text{CLCL}}-40$   |                        | ns    |
| $t_{\text{AVLL}}$   | Address Valid to ALE Low  | 43                |     | $t_{\text{CLCL}}-13$    |                        | ns    |
| $t_{\text{LLAX}}$   | Address Hold after ALE Low  | 48                |     | $t_{\text{CLCL}}-20$    |                        | ns    |
| $t_{\text{LLIV}}$   | ALE Low to Valid Instruction In                                   |                   | 233 |                         | $4t_{\text{CLCL}}-65$  | ns    |
| $t_{\text{LLPL}}$   | ALE Low to $\overline{\text{PSEN}}$ Low                           | 43                |     | $t_{\text{CLCL}}-13$    |                        | ns    |
| $t_{\text{PLPH}}$   | $\overline{\text{PSEN}}$ Pulse Width                              | 205               |     | $3t_{\text{CLCL}}-20$   |                        | ns    |
| $t_{\text{PLIV}}$   | $\overline{\text{PSEN}}$ Low to Valid Instruction In              |                   | 145 |                         | $3t_{\text{CLCL}}-45$  | ns    |
| $t_{\text{PXIX}}$   | Input Instruction Hold after $\overline{\text{PSEN}}$             | 0                 |     | 0                       |                        | ns    |
| $t_{\text{PXIZ}}$   | Input Instruction Float after $\overline{\text{PSEN}}$            |                   | 59  |                         | $t_{\text{CLCL}}-10$   | ns    |
| $t_{\text{PXAV}}$   | $\overline{\text{PSEN}}$ to Address Valid                         | 75                |     | $t_{\text{CLCL}}-8$     |                        | ns    |
| $t_{\text{AVIV}}$   | Address to Valid Instruction In                                   |                   | 312 |                         | $5t_{\text{CLCL}}-55$  | ns    |
| $t_{\text{PLAZ}}$   | $\overline{\text{PSEN}}$ Low to Address Float                     |                   | 10  |                         | 10                     | ns    |
| $t_{\text{RLRH}}$   | $\overline{\text{RD}}$ Pulse Width                                | 400               |     | $6t_{\text{CLCL}}-100$  |                        | ns    |
| $t_{\text{WLWH}}$   | $\overline{\text{WR}}$ Pulse Width                                | 400               |     | $6t_{\text{CLCL}}-100$  |                        | ns    |
| $t_{\text{RLDV}}$   | $\overline{\text{RD}}$ Low to Valid Data In                       |                   | 252 |                         | $5t_{\text{CLCL}}-90$  | ns    |
| $t_{\text{RHDX}}$   | Data Hold after $\overline{\text{RD}}$                            | 0                 |     | 0                       |                        | ns    |
| $t_{\text{RHDX}}$   | Data Float after $\overline{\text{RD}}$                           |                   | 97  |                         | $2t_{\text{CLCL}}-28$  | ns    |
| $t_{\text{LLDV}}$   | ALE Low to Valid Data In  |                   | 517 |                         | $8t_{\text{CLCL}}-150$ | ns    |
| $t_{\text{AVDV}}$   | Address to Valid Data In  |                   | 585 |                         | $9t_{\text{CLCL}}-165$ | ns    |
| $t_{\text{LLWL}}$   | ALE Low to $\overline{\text{RD}}$ or $\overline{\text{WR}}$ Low   | 200               | 300 | $3t_{\text{CLCL}}-50$   | $3t_{\text{CLCL}}+50$  | ns    |
| $t_{\text{AVWL}}$   | Address to $\overline{\text{RD}}$ or $\overline{\text{WR}}$ Low   | 203               |     | $4t_{\text{CLCL}}-75$   |                        | ns    |
| $t_{\text{QVWX}}$   | Data Valid to $\overline{\text{WR}}$ Transition                   | 23                |     | $t_{\text{CLCL}}-20$    |                        | ns    |
| $t_{\text{QVWH}}$   | Data Valid to $\overline{\text{WR}}$ High                         | 433               |     | $7t_{\text{CLCL}}-120$  |                        | ns    |
| $t_{\text{WHQX}}$   | Data Hold after $\overline{\text{WR}}$                            | 33                |     | $t_{\text{CLCL}}-20$    |                        | ns    |
| $t_{\text{RLAZ}}$   | $\overline{\text{RD}}$ Low to Address Float                       |                   | 0   |                         | 0                      | ns    |
| $t_{\text{WHLH}}$   | $\overline{\text{RD}}$ or $\overline{\text{WR}}$ High to ALE High | 43                | 123 | $t_{\text{CLCL}}-20$    | $t_{\text{CLCL}}+25$   | ns    |



External Data Memory Write Cycle



External Clock Drive Waveforms



External Clock Drive

| Symbol       | Parameter            | Min  | Max | Units |
|--------------|----------------------|------|-----|-------|
| $1/t_{CLCL}$ | Oscillator Frequency | 0    | 24  | MHz   |
| $t_{CLCL}$   | Clock Period         | 41.6 |     | ns    |
| $t_{CHCX}$   | High Time            | 15   |     | ns    |
| $t_{CLCX}$   | Low Time             | 15   |     | ns    |
| $t_{CLCH}$   | Rise Time            |      | 20  | ns    |
| $t_{CHCL}$   | Fall Time            |      | 20  | ns    |



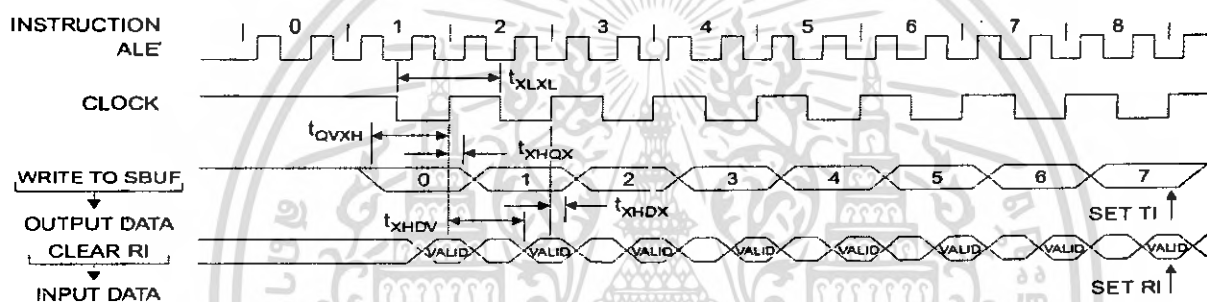


## Serial Port Timing: Shift Register Mode Test Conditions

( $V_{CC} = 5.0\text{ V} \pm 20\%$ ; Load Capacitance = 80 pF)

| Symbol     | Parameter                                | 12 MHz Osc |     | Variable Oscillator |                    | Units         |
|------------|--|------------|-----|---------------------|--------------------|---------------|
|            |  | Min        | Max | Min                 | Max                |               |
| $t_{XLXL}$ | Serial Port Clock Cycle Time             | 1.0        |     | $12t_{CLCL}$        |                    | $\mu\text{s}$ |
| $t_{QVXH}$ | Output Data Setup to Clock Rising Edge   | 700        |     | $10t_{CLCL} - 133$  |                    | ns            |
| $t_{XHGX}$ | Output Data Hold after Clock Rising Edge | 50         |     | $2t_{CLCL} - 117$   |                    | ns            |
| $t_{XHDX}$ | Input Data Hold after Clock Rising Edge  | 0          |     | 0                   |                    | ns            |
| $t_{XHdV}$ | Clock Rising Edge to Input Data Valid    |            | 700 |                     | $10t_{CLCL} - 133$ | ns            |

## Shift Register Mode Timing Waveforms



## AC Testing Input/Output Waveforms<sup>(1)</sup>

## Float Waveforms<sup>(1)</sup>



Note: 1. AC Inputs during testing are driven at  $V_{CC} - 0.5\text{V}$  for a logic 1 and  $0.45\text{V}$  for a logic 0. Timing measurements are made at  $V_{HI}$  min. for a logic 1 and  $V_{IL}$  max. for a logic 0.

Note: 1. For timing purposes, a port pin is no longer floating when a 100 mV change from load voltage occurs. A port pin begins to float when 100 mV change from the loaded  $V_{OH}/V_{OL}$  level occurs.

# AT89C51

## Ordering Information

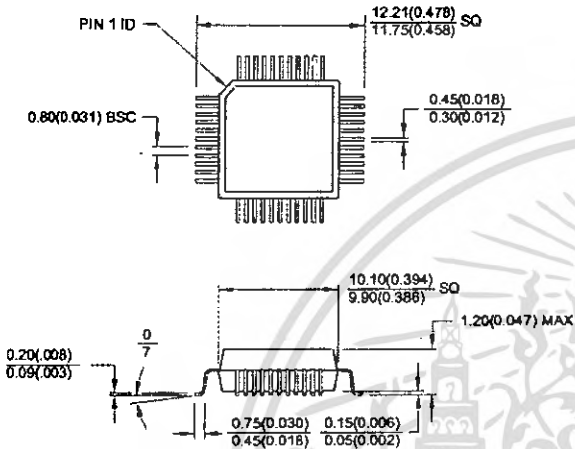
| Speed (MHz) | Power Supply                    | Ordering Code | Package | Operation Range               |
|-------------|---------------------------------|---------------|---------|-------------------------------|
| 12          | 5V ± 20%                        | AT89C51-12AC  | 44A     | Commercial<br>(0° C to 70° C) |
|             |                                 | AT89C51-12JC  | 44J     |                               |
|             |                                 | AT89C51-12PC  | 40P6    |                               |
|             |                                 | AT89C51-12QC  | 44Q     |                               |
|             | Industrial<br>(-40° C to 85° C) | AT89C51-12AI  | 44A     |                               |
|             |                                 | AT89C51-12JI  | 44J     |                               |
|             |                                 | AT89C51-12PI  | 40P6    |                               |
|             |                                 | AT89C51-12QI  | 44Q     |                               |
| 16          | 5V ± 20%                        | AT89C51-16AC  | 44A     | Commercial<br>(0° C to 70° C) |
|             |                                 | AT89C51-16JC  | 44J     |                               |
|             |                                 | AT89C51-16PC  | 40P6    |                               |
|             |                                 | AT89C51-16QC  | 44Q     |                               |
|             | Industrial<br>(-40° C to 85° C) | AT89C51-16AI  | 44A     |                               |
|             |                                 | AT89C51-16JI  | 44J     |                               |
|             |                                 | AT89C51-16PI  | 40P6    |                               |
|             |                                 | AT89C51-16QI  | 44Q     |                               |
| 20          | 5V ± 20%                        | AT89C51-20AC  | 44A     | Commercial<br>(0° C to 70° C) |
|             |                                 | AT89C51-20JC  | 44J     |                               |
|             |                                 | AT89C51-20PC  | 40P6    |                               |
|             |                                 | AT89C51-20QC  | 44Q     |                               |
|             | Industrial<br>(-40° C to 85° C) | AT89C51-20AI  | 44A     |                               |
|             |                                 | AT89C51-20JI  | 44J     |                               |
|             |                                 | AT89C51-20PI  | 40P6    |                               |
|             |                                 | AT89C51-20QI  | 44Q     |                               |
| 24          | 5V ± 20%                        | AT89C51-24AC  | 44A     | Commercial<br>(0° C to 70° C) |
|             |                                 | AT89C51-24JC  | 44J     |                               |
|             |                                 | AT89C51-24PC  | 40P6    |                               |
|             |                                 | AT89C51-24QC  | 44Q     |                               |
|             | Industrial<br>(-40° C to 85° C) | AT89C51-24AI  | 44A     |                               |
|             |                                 | AT89C51-24JI  | 44J     |                               |
|             |                                 | AT89C51-24PI  | 40P6    |                               |
|             |                                 | AT89C51-24QI  | 44Q     |                               |

| Package Type |  |
|--------------|--|
| 44A          | 44-lead, Thin Plastic Gull Wing Quad Flatpack (TQFP)     |
| 44J          | 44-lead, Plastic J-leaded Chip Carrier (PLCC)            |
| 40P6         | 40-lead, 0.600" Wide, Plastic Dual Inline Package (PDIP) |
| 44Q          | 44-lead, Plastic Gull Wing Quad Flatpack (PQFP)          |



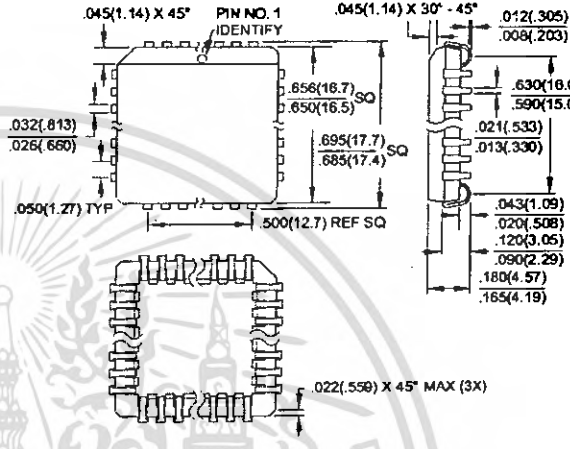
## Packaging Information

**44A, 44-lead, Thin (1.0 mm) Plastic Gull Wing Quad Flatpack (TQFP)**  
 Dimensions in Millimeters and (Inches)\*  
 JEDEC STANDARD MS-026 ACB

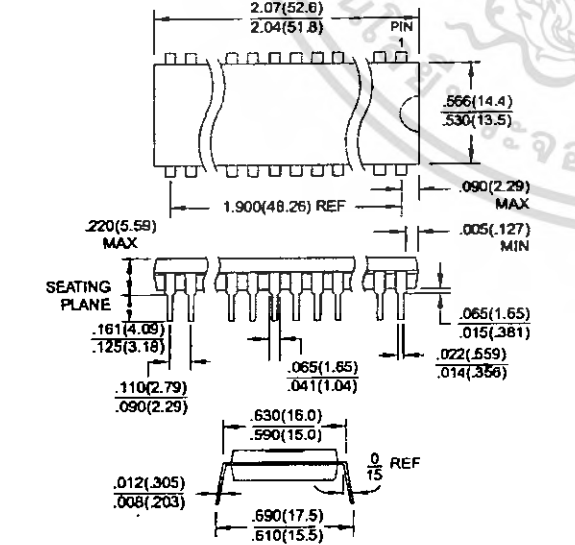


Controlling dimension: millimeters

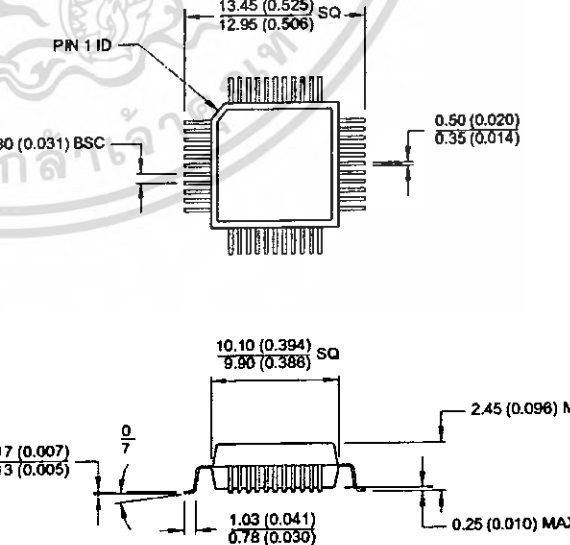
**44J, 44-lead, Plastic J-leaded Chip Carrier (PLCC)**  
 Dimensions in Inches and (Millimeters)  
 JEDEC STANDARD MS-018 AC



**40P6, 40-lead, 0.600" Wide, Plastic Dual In Line Package (PDIP)**  
 Dimensions in Inches and (Millimeters)



**44Q, 44-lead, Plastic Quad Flat Package (PQFP)**  
 Dimensions in Millimeters and (Inches)\*  
 JEDEC STANDARD MS-022 AB



Controlling dimension: millimeters



## Atmel Headquarters

**Corporate Headquarters**  
2325 Orchard Parkway  
San Jose, CA 95131  
TEL (408) 441-0311  
FAX (408) 487-2600

## Europe

Atmel U.K., Ltd.  
Coliseum Business Centre  
Riverside Way  
Camberley, Surrey GU15 3YL  
England  
TEL (44) 1276-686-677  
FAX (44) 1276-686-697

## Asia

Atmel Asia, Ltd.  
Room 1219  
Chinachem Golden Plaza  
77 Mody Road Tsimhatsui  
East Kowloon  
Hong Kong  
TEL (852) 2721-9778  
FAX (852) 2722-1369

## Japan

Atmel Japan K.K.  
9F, Tonetsu Shinkawa Bldg.  
1-24-8 Shinkawa  
Chuo-ku, Tokyo 104-0033  
Japan  
TEL (81) 3-3523-3551  
FAX (81) 3-3523-7581

## Atmel Operations

### Atmel Colorado Springs

1150 E. Cheyenne Mtn. Blvd.  
Colorado Springs, CO 80906  
TEL (719) 576-3300  
FAX (719) 540-1759

### Atmel Rousset

Zone Industrielle  
13106 Rousset Cedex  
France  
TEL (33) 4-4253-6000  
FAX (33) 4-4253-6001

### Fax-on-Demand

North America:  
1-(800) 292-8635  
International:  
1-(408) 441-0732

### e-mail

[literature@atmel.com](mailto:literature@atmel.com)

### Web Site

<http://www.atmel.com>

### BBS

1-(408) 436-4309

#### © Atmel Corporation 2000.

Atmel Corporation makes no warranty for the use of its products, other than those expressly contained in the Company's standard warranty which is detailed in Atmel's Terms and Conditions located on the Company's web site. The Company assumes no responsibility for any errors which may appear in this document, reserves the right to change devices or specifications detailed herein at any time without notice, and does not make any commitment to update the information contained herein. No licenses to patents or other intellectual property of Atmel are granted by the Company in connection with the sale of Atmel products, expressly or by implication. Atmel's products are not authorized for use as critical components in life support devices or systems.

Marks bearing ® and/or ™ are registered trademarks and trademarks of Atmel Corporation.

Terms and product names in this document may be trademarks of others.



Printed on recycled paper.

0265G-02/00xM

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This datasheet has been download from:

[www.datasheetcatalog.com](http://www.datasheetcatalog.com)

Datasheets for electronics components.

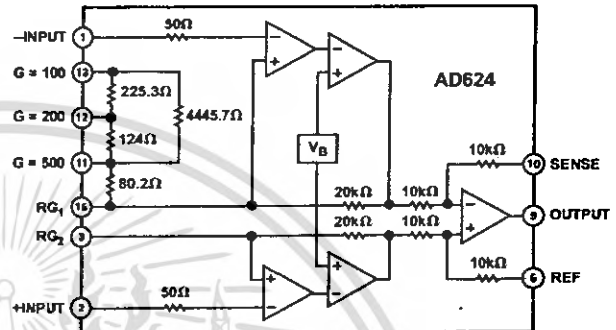


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### FEATURES

**Low Noise:** 0.2  $\mu\text{V}$  p-p 0.1 Hz to 10 Hz  
**Low Gain TC:** 5 ppm max ( $G = 1$ )  
**Low Nonlinearity:** 0.001% max ( $G = 1$  to 200)  
**High CMRR:** 130 dB min ( $G = 500$  to 1000)  
**Low Input Offset Voltage:** 25  $\mu\text{V}$ , max  
**Low Input Offset Voltage Drift:** 0.25  $\mu\text{V}/^\circ\text{C}$  max  
**Gain Bandwidth Product:** 25 MHz  
**Pin Programmable Gains of 1, 100, 200, 500, 1000**  
**No External Components Required Internally Compensated**

### FUNCTIONAL BLOCK DIAGRAM



### PRODUCT DESCRIPTION

The AD624 is a high precision, low noise, instrumentation amplifier designed primarily for use with low level transducers, including load cells, strain gauges and pressure transducers. An outstanding combination of low noise, high gain accuracy, low gain temperature coefficient and high linearity make the AD624 ideal for use in high resolution data acquisition systems.

The AD624C has an input offset voltage drift of less than 0.25  $\mu\text{V}/^\circ\text{C}$ , output offset voltage drift of less than 10  $\mu\text{V}/^\circ\text{C}$ , CMRR above 80 dB at unity gain (130 dB at  $G = 500$ ) and a maximum nonlinearity of 0.001% at  $G = 1$ . In addition to these outstanding dc specifications, the AD624 exhibits superior ac performance as well. A 25 MHz gain bandwidth product, 5 V/ $\mu\text{s}$  slew rate and 15  $\mu\text{s}$  settling time permit the use of the AD624 in high speed data acquisition applications.

The AD624 does not need any external components for pre-trimmed gains of 1, 100, 200, 500 and 1000. Additional gains such as 250 and 333 can be programmed within one percent accuracy with external jumpers. A single external resistor can also be used to set the 624's gain to any value in the range of 1 to 10,000.

### PRODUCT HIGHLIGHTS

1. The AD624 offers outstanding noise performance. Input noise is typically less than 4 nV/ $\sqrt{\text{Hz}}$  at 1 kHz.
2. The AD624 is a functionally complete instrumentation amplifier. Pin programmable gains of 1, 100, 200, 500 and 1000 are provided on the chip. Other gains are achieved through the use of a single external resistor.
3. The offset voltage, offset voltage drift, gain accuracy and gain temperature coefficients are guaranteed for all pretrimmed gains.
4. The AD624 provides totally independent input and output offset nulling terminals for high precision applications. This minimizes the effect of offset voltage in gain ranging applications.
5. A sense terminal is provided to enable the user to minimize the errors induced through long leads. A reference terminal is also provided to permit level shifting at the output.

### REV. C

Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties which may result from its use. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices.

**One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.**  
**Tel: 781/329-4700 World Wide Web Site: <http://www.analog.com>**  
**Fax: 781/326-8703 © Analog Devices, Inc., 1999**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# AD624—SPECIFICATIONS (@ $V_S = \pm 15\text{ V}$ , $R_L = 2\text{ k}\Omega$ and $T_A = +25^\circ\text{C}$ , unless otherwise noted)

| Model  | AD624A   |   |             | AD624B   |   |             | AD624C   |   |             | AD624S   |   |             | Units                        |
|--|--|---|-------------|--|---|-------------|--|---|-------------|--|---|-------------|------------------------------|
|  | Min  | Typ   | Max         | Min  | Typ   | Max         | Min  | Typ   | Max         | Min  | Typ   | Max         |                              |
| <b>GAIN</b>  |  |   |             |  |   |             |  |   |             |  |   |             |                              |
| Gain Equation<br>(External Resistor Gain Programming)                | $\left[ \frac{40,000}{R_G} + 1 \right] \pm 20\%$ |   |             | $\left[ \frac{40,000}{R_G} + 1 \right] \pm 20\%$ |   |             | $\left[ \frac{40,000}{R_G} + 1 \right] \pm 20\%$ |   |             | $\left[ \frac{40,000}{R_G} + 1 \right] \pm 20\%$ |   |             |                              |
| Gain Range (Pin Programmable)  | 1 to 1000  |   |             | 1 to 1000  |   |             | 1 to 1000  |   |             | 1 to 1000  |   |             |                              |
| Gain Error   |  |   |             |  |   |             |  |   |             |  |   |             |                              |
| G = 1  |  |   | $\pm 0.05$  |  |   | $\pm 0.03$  |  |   | $\pm 0.02$  |  |   | $\pm 0.05$  | %                            |
| G = 100  |  |   | $\pm 0.25$  |  |   | $\pm 0.15$  |  |   | $\pm 0.1$   |  |   | $\pm 0.25$  | %                            |
| G = 200, 500   |  |   | $\pm 0.5$   |  |   | $\pm 0.35$  |  |   | $\pm 0.25$  |  |   | $\pm 0.5$   | %                            |
| Nonlinearity   |  |   |             |  |   |             |  |   |             |  |   |             |                              |
| G = 1  |  |   | $\pm 0.005$ |  |   | $\pm 0.003$ |  |   | $\pm 0.001$ |  |   | $\pm 0.005$ | %                            |
| G = 100, 200   |  |   | $\pm 0.005$ |  |   | $\pm 0.003$ |  |   | $\pm 0.001$ |  |   | $\pm 0.005$ | %                            |
| G = 500  |  |   | $\pm 0.005$ |  |   | $\pm 0.005$ |  |   | $\pm 0.005$ |  |   | $\pm 0.005$ | %                            |
| Gain vs. Temperature   |  |   |             |  |   |             |  |   |             |  |   |             |                              |
| G = 1  |  |   | 5           |  |   | 5           |  |   | 5           |  |   | 5           | ppm/°C                       |
| G = 100, 200   |  |   | 10          |  |   | 10          |  |   | 10          |  |   | 10          | ppm/°C                       |
| G = 500  |  |   | 25          |  |   | 15          |  |   | 15          |  |   | 15          | ppm/°C                       |
| <b>VOLTAGE OFFSET (May be Nulled)</b>                                |  |   |             |  |   |             |  |   |             |  |   |             |                              |
| Input Offset Voltage vs. Temperature                                 |  |   | 200         |  |   | 75          |  |   | 25          |  |   | 75          | $\mu\text{V}$                |
| Output Offset Voltage vs. Temperature                                |  |   | 2           |  |   | 0.5         |  |   | 0.25        |  |   | 2.0         | $\mu\text{V}/^\circ\text{C}$ |
| Offset Referred to the Input vs. Supply                              |  |   | 5           |  |   | 3           |  |   | 2           |  |   | 3           | mV                           |
| G = 1  | 70   |   |             | 75   |   |             | 80   |   |             | 75   |   |             | dB                           |
| G = 100, 200   | 95   |   |             | 105  |   |             | 110  |   |             | 105  |   |             | dB                           |
| G = 500  | 100  |   |             | 110  |   |             | 115  |   |             | 110  |   |             | dB                           |
| <b>INPUT CURRENT</b>   |  |   |             |  |   |             |  |   |             |  |   |             |                              |
| Input Bias Current vs. Temperature                                   |  | $\pm 50$  | $\pm 50$    |  | $\pm 50$  | $\pm 25$    |  | $\pm 50$  | $\pm 15$    |  | $\pm 50$  | $\pm 50$    | nA                           |
| Input Offset Current vs. Temperature                                 |  | $\pm 20$  | $\pm 35$    |  | $\pm 20$  | $\pm 15$    |  | $\pm 20$  | $\pm 10$    |  | $\pm 20$  | $\pm 35$    | nA                           |
| <b>INPUT</b>   |  |   |             |  |   |             |  |   |             |  |   |             |                              |
| Input Impedance  |  |   |             |  |   |             |  |   |             |  |   |             | $\Omega$                     |
| Differential Resistance  |  | $10^9$  |             |  | $10^9$  |             |  | $10^9$  |             |  | $10^9$  |             | $\Omega$                     |
| Differential Capacitance   |  | 10  |             |  | 10  |             |  | 10  |             |  | 10  |             | pF                           |
| Common-Mode Resistance   |  | $10^9$  |             |  | $10^9$  |             |  | $10^9$  |             |  | $10^9$  |             | $\Omega$                     |
| Common-Mode Capacitance  |  | 10  |             |  | 10  |             |  | 10  |             |  | 10  |             | pF                           |
| Input Voltage Range <sup>1</sup>                                     |  |   |             |  |   |             |  |   |             |  |   |             | V                            |
| Max Differ. Input Linear ( $V_{DL}$ )                                | $\pm 10$   |   |             | $\pm 10$   |   |             | $\pm 10$   |   |             | $\pm 10$   |   |             | V                            |
| Max Common-Mode Linear ( $V_{CLM}$ )                                 |  | $12\text{ V} - \left( \frac{G}{2} \times V_D \right)$ |             |  | $12\text{ V} - \left( \frac{G}{2} \times V_D \right)$ |             |  | $12\text{ V} - \left( \frac{G}{2} \times V_D \right)$ |             |  | $12\text{ V} - \left( \frac{G}{2} \times V_D \right)$ |             | V                            |
| Common-Mode Rejection dc to 60 Hz with 1 k $\Omega$ Source Imbalance |  |   |             |  |   |             |  |   |             |  |   |             | dB                           |
| G = 1  | 70   |   |             | 75   |   |             | 80   |   |             | 70   |   |             | dB                           |
| G = 100, 200   | 100  |   |             | 105  |   |             | 110  |   |             | 100  |   |             | dB                           |
| G = 500  | 110  |   |             | 120  |   |             | 130  |   |             | 110  |   |             | dB                           |
| <b>OUTPUT RATING</b>   |  |   |             |  |   |             |  |   |             |  |   |             |                              |
| V, $R_L = 2\text{ k}\Omega$  |  | $\pm 10$  |             |  | $\pm 10$  |             |  | $\pm 10$  |             |  | $\pm 10$  |             | V                            |
| <b>DYNAMIC RESPONSE</b>  |  |   |             |  |   |             |  |   |             |  |   |             |                              |
| Small Signal -3 dB   |  |   |             |  |   |             |  |   |             |  |   |             | MHz                          |
| G = 1  |  | 1   |             |  | 1   |             |  | 1   |             |  | 1   |             | MHz                          |
| G = 100  |  | 150   |             |  | 150   |             |  | 150   |             |  | 150   |             | kHz                          |
| G = 200  |  | 100   |             |  | 100   |             |  | 100   |             |  | 100   |             | kHz                          |
| G = 500  |  | 50  |             |  | 50  |             |  | 50  |             |  | 50  |             | kHz                          |
| G = 1000   |  | 25  |             |  | 25  |             |  | 25  |             |  | 25  |             | kHz                          |
| Slew Rate  |  | 5.0   |             |  | 5.0   |             |  | 5.0   |             |  | 5.0   |             | V/ $\mu\text{s}$             |
| Settling Time to 0.01%, 20 V Step                                    |  |   |             |  |   |             |  |   |             |  |   |             | $\mu\text{s}$                |
| G = 1 to 200   |  | 15  |             |  | 15  |             |  | 15  |             |  | 15  |             | $\mu\text{s}$                |
| G = 500  |  | 35  |             |  | 35  |             |  | 35  |             |  | 35  |             | $\mu\text{s}$                |
| G = 1000   |  | 75  |             |  | 75  |             |  | 75  |             |  | 75  |             | $\mu\text{s}$                |
| <b>NOISE</b>   |  |   |             |  |   |             |  |   |             |  |   |             |                              |
| Voltage Noise, 1 kHz   |  |   |             |  |   |             |  |   |             |  |   |             | nV/√Hz                       |
| R.T.I.   |  | 4   |             |  | 4   |             |  | 4   |             |  | 4   |             | nV/√Hz                       |
| R.T.O.   |  | 75  |             |  | 75  |             |  | 75  |             |  | 75  |             | nV/√Hz                       |
| R.T.L., 0.1 Hz to 10 Hz  |  |   |             |  |   |             |  |   |             |  |   |             | $\mu\text{V p-p}$            |
| G = 1  |  | 10  |             |  | 10  |             |  | 10  |             |  | 10  |             | $\mu\text{V p-p}$            |
| G = 100  |  | 0.3   |             |  | 0.3   |             |  | 0.3   |             |  | 0.3   |             | $\mu\text{V p-p}$            |
| G = 200, 500, 1000   |  | 0.2   |             |  | 0.2   |             |  | 0.2   |             |  | 0.2   |             | $\mu\text{V p-p}$            |
| Current Noise  |  |   |             |  |   |             |  |   |             |  |   |             | pA p-p                       |
| 0.1 Hz to 10 Hz  |  | 60  |             |  | 60  |             |  | 60  |             |  | 60  |             | pA p-p                       |
| <b>SENSE INPUT</b>   |  |   |             |  |   |             |  |   |             |  |   |             |                              |
| $R_{IN}$   | 8  | 10  | 12          | 8  | 10  | 12          | 8  | 10  | 12          | 8  | 10  | 12          | k $\Omega$                   |
| $I_{IN}$   |  | 30  |             |  | 30  |             |  | 30  |             |  | 30  |             | $\mu\text{A}$                |
| Voltage Range  | $\pm 10$   |   |             | $\pm 10$   |   |             | $\pm 10$   |   |             | $\pm 10$   |   |             | V                            |
| Gain to Output   |  | 1   |             |  | 1   |             |  | 1   |             |  | 1   |             | %                            |

# AD624

| Model                 | AD624A   |          |          | AD624B   |          |          | AD624C   |          |          | AD624S   |          |          | Units        |
|-----------------------|----------|----------|----------|----------|----------|----------|----------|----------|----------|----------|----------|----------|--------------|
|                       | Min      | Typ      | Max      | Min      | Typ      | Max      | Min      | Typ      | Max      | Min      | Typ      | Max      |              |
| REFERENCE INPUT       |          |          |          |          |          |          |          |          |          |          |          |          |              |
| $R_{IN}$              | 16       | 20       | 24       | 16       | 20       | 24       | 16       | 20       | 24       | 16       | 20       | 24       | k $\Omega$   |
| $I_{IN}$              |          | 30       |          |          | 30       |          |          | 30       |          |          | 30       |          | $\mu$ A      |
| Voltage Range         | $\pm 10$ |          |          | $\pm 10$ |          |          | $\pm 10$ |          |          | $\pm 10$ |          |          | V            |
| Gain to Output        |          | 1        |          |          | 1        |          |          | 1        |          |          | 1        |          | %            |
| TEMPERATURE RANGE     |          |          |          |          |          |          |          |          |          |          |          |          |              |
| Specified Performance | -25      |          | +85      | -25      |          | +85      | -25      |          | +85      | -55      |          | +125     | $^{\circ}$ C |
| Storage               | -65      |          | +150     | -65      |          | +150     | -65      |          | +150     | -65      |          | +150     | $^{\circ}$ C |
| POWER SUPPLY          |          |          |          |          |          |          |          |          |          |          |          |          |              |
| Power Supply Range    | $\pm 6$  | $\pm 15$ | $\pm 18$ | $\pm 6$  | $\pm 15$ | $\pm 18$ | $\pm 6$  | $\pm 15$ | $\pm 18$ | $\pm 6$  | $\pm 15$ | $\pm 18$ | V            |
| Quiescent Current     |          | 3.5      | 5        |          | 3.5      | 5        |          | 3.5      | 5        |          | 3.5      | 5        | mA           |

### NOTES

<sup>1</sup> $V_{OL}$  is the maximum differential input voltage at  $G = 1$  for specified nonlinearity,  $V_{DL}$  at other gains =  $10 V/G$ ,  $V_D$  = actual differential input voltage.

Example:  $G = 10$ ,  $V_D = 0.50$ ,  $V_{CM} = 12 V - (10/2 \times 0.50 V) = 9.5 V$ .

Specifications subject to change without notice.

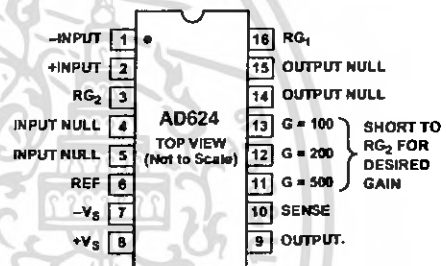
Specifications shown in boldface are tested on all production unit at final electrical test. Results from those tests are used to calculate outgoing quality levels. All min and max specifications are guaranteed, although only those shown in boldface are tested on all production units.

### ABSOLUTE MAXIMUM RATINGS\*

|                                       |                                       |
|---------------------------------------|---------------------------------------|
| Supply Voltage                        | $\pm 18 V$                            |
| Internal Power Dissipation            | 420 mW                                |
| Input Voltage                         | $\pm V_S$                             |
| Differential Input Voltage            | $\pm V_S$                             |
| Output Short Circuit Duration         | Indefinite                            |
| Storage Temperature Range             | -65 $^{\circ}$ C to +150 $^{\circ}$ C |
| Operating Temperature Range           |                                       |
| AD624A/B/C                            | -25 $^{\circ}$ C to +85 $^{\circ}$ C  |
| AD624S                                | -55 $^{\circ}$ C to +125 $^{\circ}$ C |
| Lead Temperature (Soldering, 60 secs) | +300 $^{\circ}$ C                     |

\*Stresses above those listed under Absolute Maximum Ratings may cause permanent damage to the device. This is a stress rating only; functional operation of the device at these or any other conditions above those indicated in the operational sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

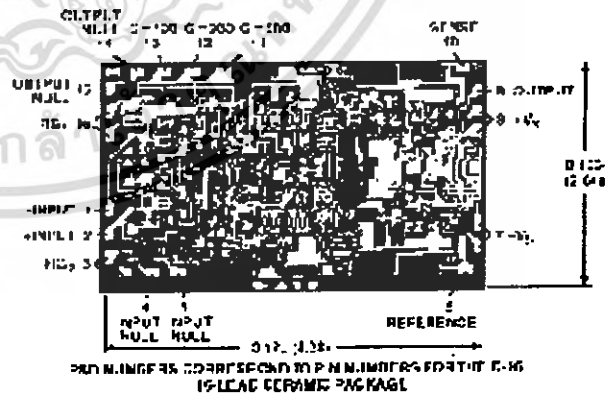
### CONNECTION DIAGRAM



FOR GAINS OF 1000 SHORT  $RG_1$  TO PIN 12 AND PINS 11 AND 13 TO  $RG_2$

### METALIZATION PHOTOGRAPH

Contact factory for latest dimensions  
Dimensions shown in inches and (mm).



### ORDERING GUIDE

| Model         | Temperature Range                     | Package Description | Package Option |
|---------------|---------------------------------------|---------------------|----------------|
| AD624AD       | -25 $^{\circ}$ C to +85 $^{\circ}$ C  | 16-Lead Ceramic DIP | D-16           |
| AD624BD       | -25 $^{\circ}$ C to +85 $^{\circ}$ C  | 16-Lead Ceramic DIP | D-16           |
| AD624CD       | -25 $^{\circ}$ C to +85 $^{\circ}$ C  | 16-Lead Ceramic DIP | D-16           |
| AD624SD       | -55 $^{\circ}$ C to +125 $^{\circ}$ C | 16-Lead Ceramic DIP | D-16           |
| AD624SD/883B* | -55 $^{\circ}$ C to +125 $^{\circ}$ C | 16-Lead Ceramic DIP | D-16           |
| AD624AChips   | -25 $^{\circ}$ C to +85 $^{\circ}$ C  | Die                 |                |
| AD624SChips   | -25 $^{\circ}$ C to +85 $^{\circ}$ C  | Die                 |                |

\*See Analog Devices' military data sheet for 883B specifications.

# AD624—Typical Characteristics

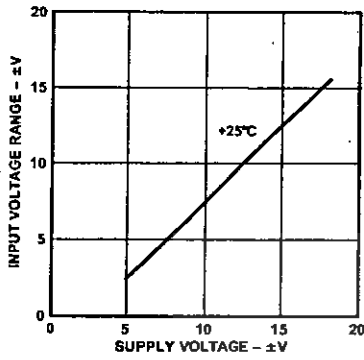


Figure 1. Input Voltage Range vs. Supply Voltage,  $G = 1$

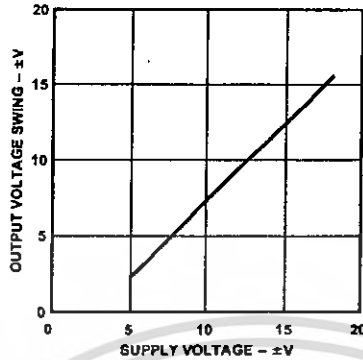


Figure 2. Output Voltage Swing vs. Supply Voltage

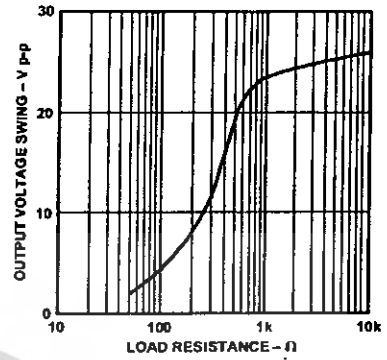


Figure 3. Output Voltage Swing vs. Load Resistance

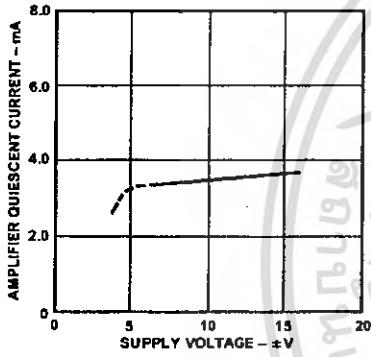


Figure 4. Quiescent Current vs. Supply Voltage

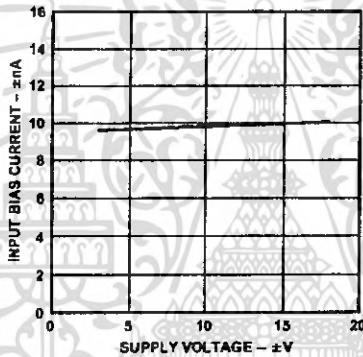


Figure 5. Input Bias Current vs. Supply Voltage

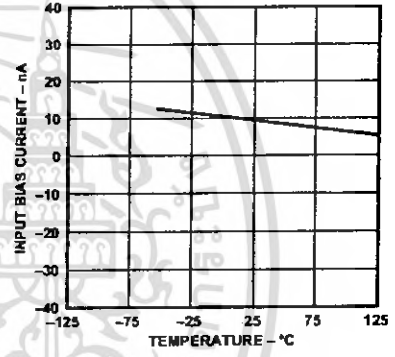


Figure 6. Input Bias Current vs. Temperature

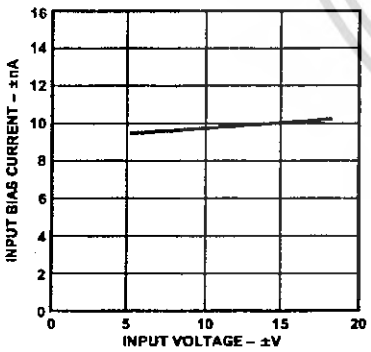


Figure 7. Input Bias Current vs. CMV

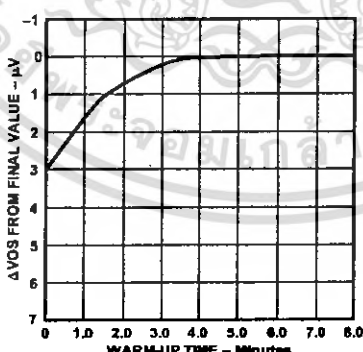


Figure 8. Offset Voltage, RTI, Turn On Drift

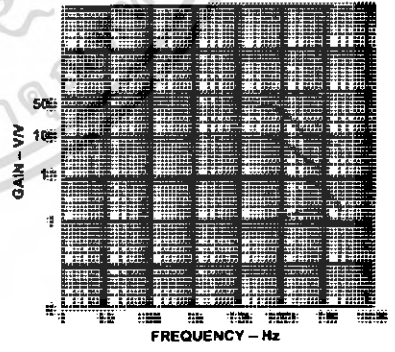


Figure 9. Gain vs. Frequency

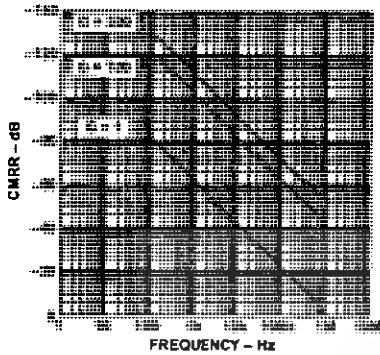


Figure 10. CMRR vs. Frequency RTI, Zero to 1k Source Imbalance

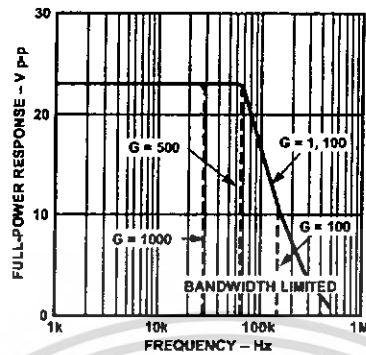


Figure 11. Large Signal Frequency Response

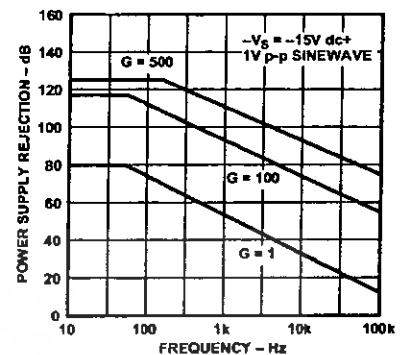


Figure 12. Positive PSRR vs. Frequency

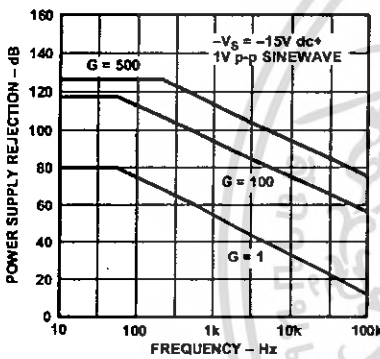


Figure 13. Negative PSRR vs. Frequency

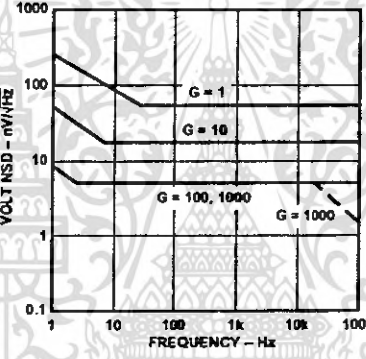


Figure 14. RTI Noise Spectral Density vs. Gain

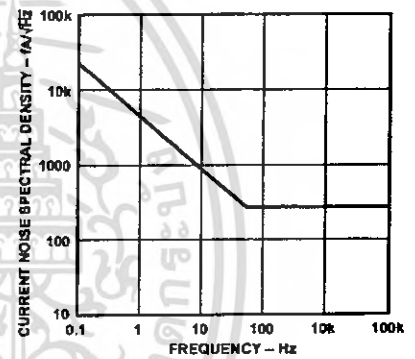


Figure 15. Input Current Noise Density

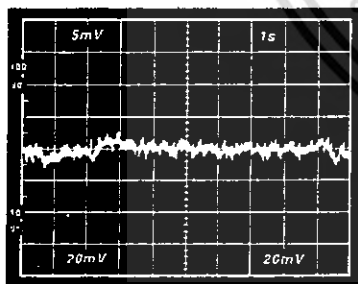


Figure 16. Low Frequency Voltage Noise, G = 1 (System Gain = 1000)

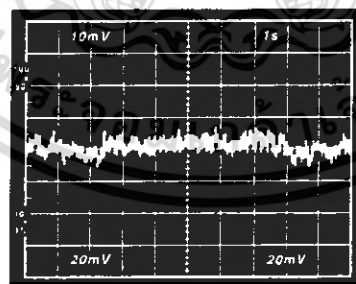


Figure 17. Low Frequency Voltage Noise, G = 1000 (System Gain = 100,000)

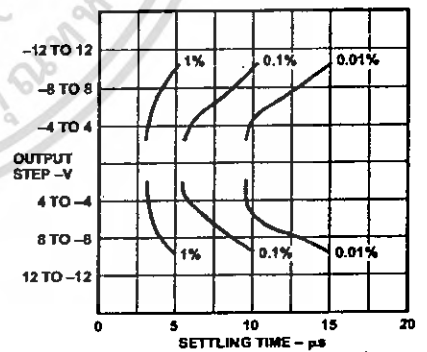


Figure 18. Settling Time, Gain = 1

# AD624

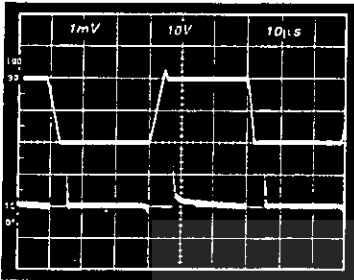


Figure 19. Large Signal Pulse Response and Settling Time,  $G = 1$

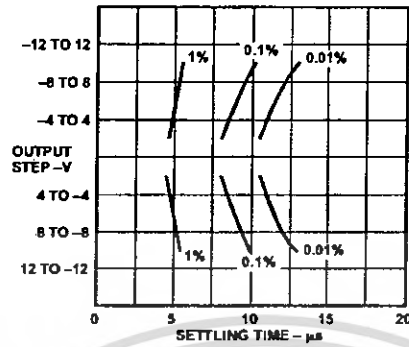


Figure 20. Settling Time Gain = 100

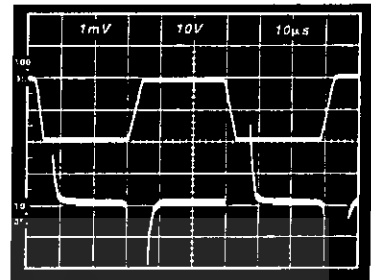


Figure 21. Large Signal Pulse Response and Settling Time,  $G = 100$

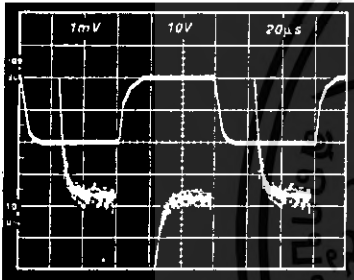


Figure 22. Range Signal Pulse Response and Settling Time,  $G = 500$

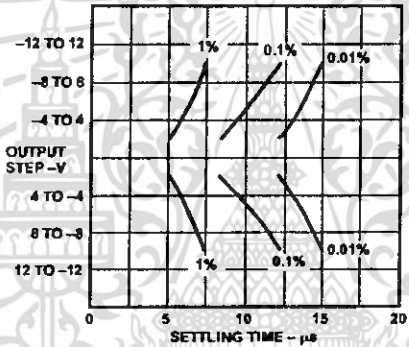


Figure 23. Settling Time Gain = 1000

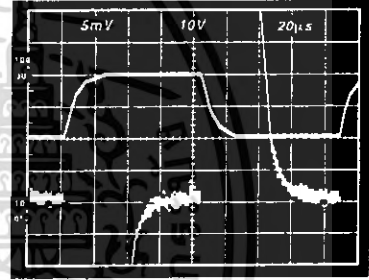


Figure 24. Large Signal Pulse Response and Settling Time,  $G = 1000$

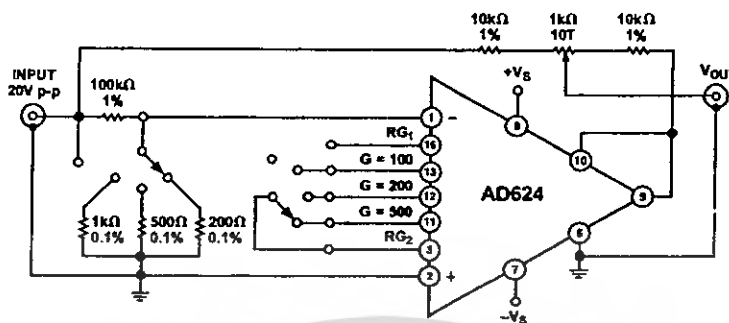


Figure 25. Settling Time Test Circuit

**THEORY OF OPERATION**

The AD624 is a monolithic instrumentation amplifier based on a modification of the classic three-op-amp instrumentation amplifier. Monolithic construction and laser-wafer-trimming allow the tight matching and tracking of circuit components and the high level of performance that this circuit architecture is capable of.

A preamp section (Q1–Q4) develops the programmed gain by the use of feedback concepts. Feedback from the outputs of A1 and A2 forces the collector currents of Q1–Q4 to be constant thereby impressing the input voltage across  $R_G$ .

The gain is set by choosing the value of  $R_G$  from the equation,

$$\text{Gain} = \frac{40k}{R_G} + 1$$

The value of  $R_G$  also sets the transconductance of the input preamp stage increasing it asymptotically to the transconductance of the input transistors as  $R_G$  is reduced for larger gains. This has three important advantages. First, this approach allows the circuit to achieve a very high open loop gain of  $3 \times 10^8$  at a programmed gain of 1000 thus reducing gain related errors to a negligible 3 ppm. Second, the gain bandwidth product which is determined by C3 or C4 and the input transconductance, reaches 25 MHz. Third, the input voltage noise reduces to a value determined by the collector current of the input transistors for an RTI noise of  $4 \text{ nV}/\sqrt{\text{Hz}}$  at  $G \geq 500$ .

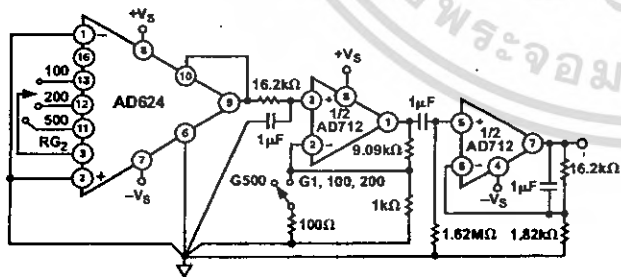


Figure 26. Noise Test Circuit

The AD524 should be considered in applications that require protection from severe input overload. If this is not possible, external protection resistors can be put in series with the inputs of the AD624 to augment the internal (50 Ω) protection resistors. This will most seriously degrade the noise performance. For this reason the value of these resistors should be chosen to be as low as possible and still provide 10 mA of current limiting under maximum continuous overload conditions. In selecting the value of these resistors, the internal gain setting resistor and the 1.2 volt drop need to be considered. For example, to protect the device from a continuous differential overload of 20 V at a gain of 100, 1.9 kΩ of resistance is required. The internal gain resistor is 404 Ω; the internal protect resistor is 100 Ω. There is a 1.2 V drop across D1 or D2 and the base-emitter junction of either Q1 and Q3 or Q2 and Q4 as shown in Figure 27, 1400 Ω of external resistance would be required (700 Ω in series with each input). The RTI noise in this case would be

$$\sqrt{4KTR_{ext} + (4 \text{ nV}/\sqrt{\text{Hz}})^2} = 6.2 \text{ nV}/\sqrt{\text{Hz}}$$

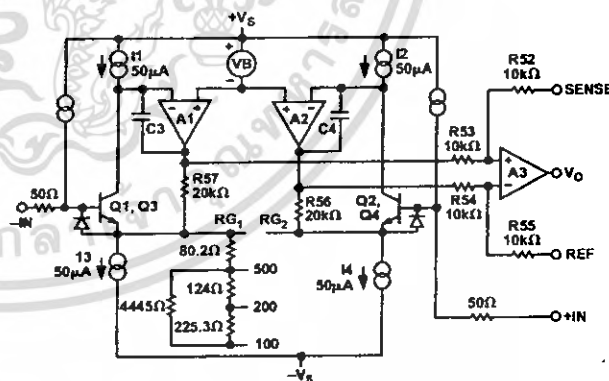


Figure 27. Simplified Circuit of Amplifier: Gain Is Defined as  $(R56 + R57)/R_G + 1$ . For a Gain of 1,  $R_G$  Is an Open Circuit.

**INPUT CONSIDERATIONS**

Under input overload conditions the user will see  $R_G + 100 \Omega$  and two diode drops ( $\sim 1.2 \text{ V}$ ) between the plus and minus inputs, in either direction. If safe overload current under all conditions is assumed to be 10 mA, the maximum overload voltage is  $\sim \pm 2.5 \text{ V}$ . While the AD624 can withstand this continuously, momentary overloads of  $\pm 10 \text{ V}$  will not harm the device. On the other hand the inputs should never exceed the supply voltage.

**INPUT OFFSET AND OUTPUT OFFSET**

Voltage offset specifications are often considered a figure of merit for instrumentation amplifiers. While initial offset may be adjusted to zero, shifts in offset voltage due to temperature variations will cause errors. Intelligent systems can often correct for this factor with an autozero cycle, but there are many small-signal high-gain applications that don't have this capability.

Voltage offset and offset drift each have two components; input and output. Input offset is that component of offset that is

# AD624

directly proportional to gain i.e., input offset as measured at the output at  $G = 100$  is 100 times greater than at  $G = 1$ . Output offset is independent of gain. At low gains, output offset drift is dominant, while at high gains input offset drift dominates. Therefore, the output offset voltage drift is normally specified as drift at  $G = 1$  (where input effects are insignificant), while input offset voltage drift is given by drift specification at a high gain (where output offset effects are negligible). All input-related numbers are referred to the input (RTI) which is to say that the effect on the output is "G" times larger. Voltage offset vs. power supply is also specified at one or more gain settings and is also RTI.

By separating these errors, one can evaluate the total error independent of the gain setting used. In a given gain configuration both errors can be combined to give a total error referred to the input (R.T.I.) or output (R.T.O.) by the following formula:

$$\text{Total Error R.T.I.} = \text{input error} + (\text{output error}/\text{gain})$$

$$\text{Total Error R.T.O.} = (\text{Gain} \times \text{input error}) + \text{output error}$$

As an illustration, a typical AD624 might have a  $+250 \mu\text{V}$  output offset and a  $-50 \mu\text{V}$  input offset. In a unity gain configuration, the total output offset would be  $200 \mu\text{V}$  or the sum of the two. At a gain of 100, the output offset would be  $-4.75 \text{ mV}$  or:  $+250 \mu\text{V} + 100 (-50 \mu\text{V}) = -4.75 \text{ mV}$ .

The AD624 provides for both input and output offset adjustment. This optimizes nulling in very high precision applications and minimizes offset voltage effects in switched gain applications. In such applications the input offset is adjusted first at the highest programmed gain, then the output offset is adjusted at  $G = 1$ .

## GAIN

The AD624 includes high accuracy pretrimmed internal gain resistors. These allow for single connection programming of gains of 1, 100, 200 and 500. Additionally, a variety of gains including a pretrimmed gain of 1000 can be achieved through series and parallel combinations of the internal resistors. Table I shows the available gains and the appropriate pin connections and gain temperature coefficients.

The gain values achieved via the combination of internal resistors are extremely useful. The temperature coefficient of the gain is dependent primarily on the mismatch of the temperature coefficients of the various internal resistors. Tracking of these resistors is extremely tight resulting in the low gain TCs shown in Table I.

If the desired value of gain is not attainable using the internal resistors, a single external resistor can be used to achieve any gain between 1 and 10,000. This resistor connected between

Table I.

| Gain (Nominal) | Temperature Coefficient (Nominal) | Pin 3 to Pin | Connect Pins       |
|----------------|-----------------------------------|--------------|--------------------|
| 1              | -0 ppm/°C                         | -            | -                  |
| 100            | -1.5 ppm/°C                       | 13           | -                  |
| 125            | -5 ppm/°C                         | 13           | 11 to 16           |
| 137            | -5.5 ppm/°C                       | 13           | 11 to 12           |
| 186.5          | -6.5 ppm/°C                       | 13           | 11 to 12 to 16     |
| 200            | -3.5 ppm/°C                       | 12           | -                  |
| 250            | -5.5 ppm/°C                       | 12           | 11 to 13           |
| 333            | -15 ppm/°C                        | 12           | 11 to 16           |
| 375            | -0.5 ppm/°C                       | 12           | 13 to 16           |
| 500            | -10 ppm/°C                        | 11           | -                  |
| 624            | -5 ppm/°C                         | 11           | 13 to 16           |
| 688            | -1.5 ppm/°C                       | 11           | 11 to 12; 13 to 16 |
| 831            | +4 ppm/°C                         | 11           | 16 to 12           |
| 1000           | 0 ppm/°C                          | 11           | 16 to 12; 13 to 11 |

Pins 3 and 16 programs the gain according to the formula

$$R_G = \frac{40k}{G-1}$$

(see Figure 29). For best results  $R_G$  should be a precision resistor with a low temperature coefficient. An external  $R_G$  affects both gain accuracy and gain drift due to the mismatch between it and the internal thin-film resistors  $R_{56}$  and  $R_{57}$ . Gain accuracy is determined by the tolerance of the external  $R_G$  and the absolute accuracy of the internal resistors ( $\pm 20\%$ ). Gain drift is determined by the mismatch of the temperature coefficient of  $R_G$  and the temperature coefficient of the internal resistors ( $-15 \text{ ppm/}^\circ\text{C}$  typ), and the temperature coefficient of the internal interconnections.

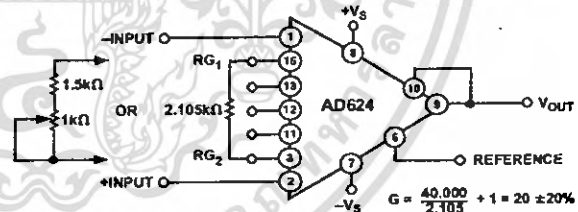


Figure 29. Operating Connections for  $G = 20$

The AD624 may also be configured to provide gain in the output stage. Figure 30 shows an H pad attenuator connected to the reference and sense lines of the AD624. The values of  $R_1$ ,  $R_2$  and  $R_3$  should be selected to be as low as possible to minimize the gain variation and reduction of CMRR. Varying  $R_2$  will precisely set the gain without affecting CMRR. CMRR is determined by the match of  $R_1$  and  $R_3$ .

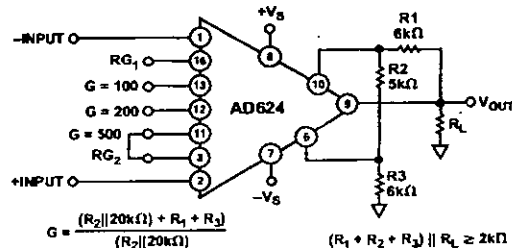


Figure 30. Gain of 2500

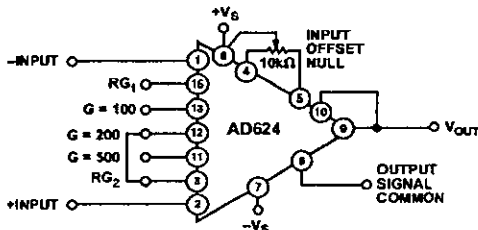


Figure 28. Operating Connections for  $G = 200$

**NOISE**

The AD624 is designed to provide noise performance near the theoretical noise floor. This is an extremely important design criteria as the front end noise of an instrumentation amplifier is the ultimate limitation on the resolution of the data acquisition system it is being used in. There are two sources of noise in an instrumentation amplifier, the input noise, predominantly generated by the differential input stage, and the output noise, generated by the output amplifier. Both of these components are present at the input (and output) of the instrumentation amplifier. At the input, the input noise will appear unaltered; the output noise will be attenuated by the closed loop gain (at the output, the output noise will be unaltered; the input noise will be amplified by the closed loop gain). Those two noise sources must be root sum squared to determine the total noise level expected at the input (or output).

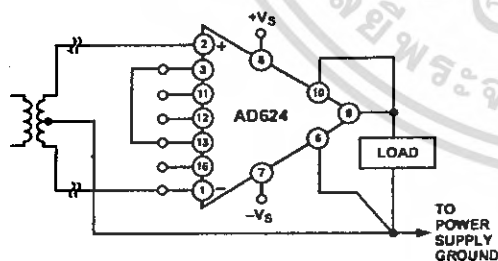
The low frequency (0.1 Hz to 10 Hz) voltage noise due to the output stage is 10  $\mu$ V p-p, the contribution of the input stage is 0.2  $\mu$ V p-p. At a gain of 10, the RTI voltage noise would be

$$1 \mu\text{V p-p}, \sqrt{\left(\frac{10}{G}\right)^2 + (0.2)^2}$$

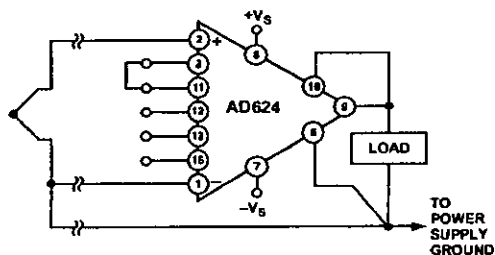
10.2  $\mu$ V p-p,  $\sqrt{10^2 + (0.2(G))^2}$ . These calculations hold for applications using either internal or external gain resistors.

**INPUT BIAS CURRENTS**

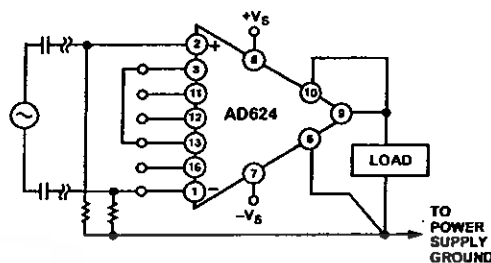
Input bias currents are those currents necessary to bias the input transistors of a dc amplifier. Bias currents are an additional source of input error and must be considered in a total error budget. The bias currents when multiplied by the source resistance imbalance appear as an additional offset voltage. (What is of concern in calculating bias current errors is the change in bias current with respect to signal voltage and temperature.) Input offset current is the difference between the two input bias currents. The effect of offset current is an input offset voltage whose magnitude is the offset current times the source resistance.



a. Transformer Coupled



b. Thermocouple



c. AC-Coupled

Figure 31. Indirect Ground Returns for Bias Currents

Although instrumentation amplifiers have differential inputs, there must be a return path for the bias currents. If this is not provided, those currents will charge stray capacitances, causing the output to drift uncontrollably or to saturate. Therefore, when amplifying "floating" input sources such as transformers and thermocouples, as well as ac-coupled sources, there must still be a dc path from each input to ground, (see Figure 31).

**COMMON-MODE REJECTION**

Common-mode rejection is a measure of the change in output voltage when both inputs are changed by equal amounts. These specifications are usually given for a full-range input voltage change and a specified source imbalance. "Common-Mode Rejection Ratio" (CMRR) is a ratio expression while "Common-Mode Rejection" (CMR) is the logarithm of that ratio. For example, a CMRR of 10,000 corresponds to a CMR of 80 dB.

In an instrumentation amplifier, ac common-mode rejection is only as good as the differential phase shift. Degradation of ac common-mode rejection is caused by unequal drops across differing track resistances and a differential phase shift due to varied stray capacitances or cable capacitances. In many applications shielded cables are used to minimize noise. This technique can create common-mode rejection errors unless the shield is properly driven. Figures 32 and 33 shows active data guards which are configured to improve ac common-mode rejection by "bootstrapping" the capacitances of the input cabling, thus minimizing differential phase shift.

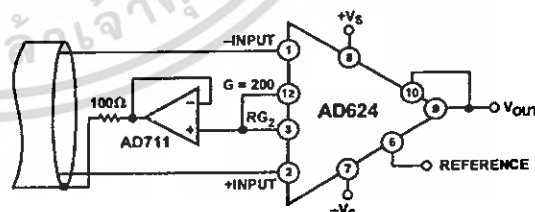


Figure 32. Shield Driver, G  $\geq$  100

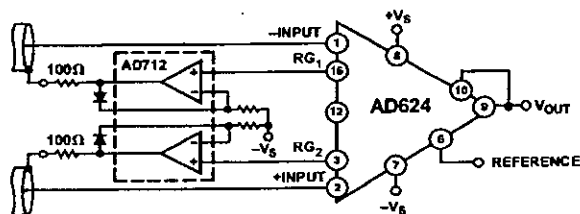


Figure 33. Differential Shield Driver

# AD624

## GROUNDING

Many data-acquisition components have two or more ground pins which are not connected together within the device. These grounds must be tied together at one point, usually at the system power supply ground. Ideally, a single solid ground would be desirable. However, since current flows through the ground wires and etch stripes of the circuit cards, and since these paths have resistance and inductance, hundreds of millivolts can be generated between the system ground point and the data acquisition components. Separate ground returns should be provided to minimize the current flow in the path from the most sensitive points to the system ground point. In this way supply currents and logic-gate return currents are not summed into the same return path as analog signals where they would cause measurement errors (see Figure 34).

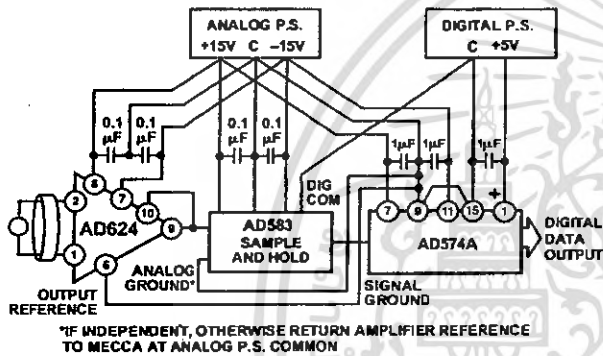


Figure 34. Basic Grounding Practice

Since the output voltage is developed with respect to the potential on the reference terminal an instrumentation amplifier can solve many grounding problems.

## SENSE TERMINAL

The sense terminal is the feedback point for the instrument amplifier's output amplifier. Normally it is connected to the instrument amplifier output. If heavy load currents are to be drawn through long leads, voltage drops due to current flowing through lead resistance can cause errors. The sense terminal can be wired to the instrument amplifier at the load thus putting the  $I_x R$  drops "inside the loop" and virtually eliminating this error source.

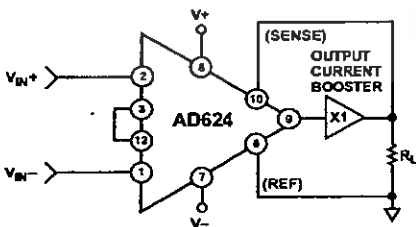


Figure 35. AD624 Instrumentation Amplifier with Output Current Booster

Typically, IC instrumentation amplifiers are rated for a full  $\pm 10$  volt output swing into  $2 \text{ k}\Omega$ . In some applications, however, the need exists to drive more current into heavier loads. Figure 35 shows how a current booster may be connected

"inside the loop" of an instrumentation amplifier to provide the required current without significantly degrading overall performance. The effects of nonlinearities, offset and gain inaccuracies of the buffer are reduced by the loop gain of the IA output amplifier. Offset drift of the buffer is similarly reduced.

## REFERENCE TERMINAL

The reference terminal may be used to offset the output by up to  $\pm 10 \text{ V}$ . This is useful when the load is "floating" or does not share a ground with the rest of the system. It also provides a direct means of injecting a precise offset. It must be remembered that the total output swing is  $\pm 10$  volts, from ground, to be shared between signal and reference offset.

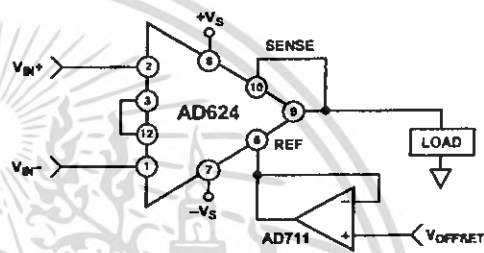


Figure 36. Use of Reference Terminal to Provide Output Offset

When the IA is of the three-amplifier configuration it is necessary that nearly zero impedance be presented to the reference terminal. Any significant resistance, including those caused by PC layouts or other connection techniques, which appears between the reference pin and ground will increase the gain of the noninverting signal path, thereby upsetting the common-mode rejection of the IA. Inadvertent thermocouple connections created in the sense and reference lines should also be avoided as they will directly affect the output offset voltage and output offset voltage drift.

In the AD624 a reference source resistance will unbalance the CMR trim by the ratio of  $10 \text{ k}\Omega/R_{REF}$ . For example, if the reference source impedance is  $1 \Omega$ , CMR will be reduced to  $80 \text{ dB}$  ( $10 \text{ k}\Omega/1 \Omega = 80 \text{ dB}$ ). An operational amplifier may be used to provide that low impedance reference point as shown in Figure 36. The input offset voltage characteristics of that amplifier will add directly to the output offset voltage performance of the instrumentation amplifier.

An instrumentation amplifier can be turned into a voltage-to-current converter by taking advantage of the sense and reference terminals as shown in Figure 37.

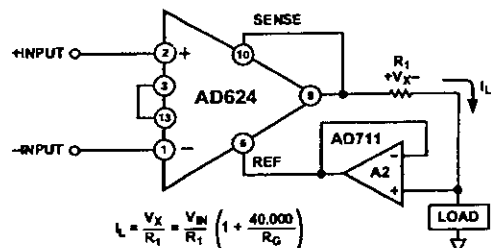


Figure 37. Voltage-to-Current Converter

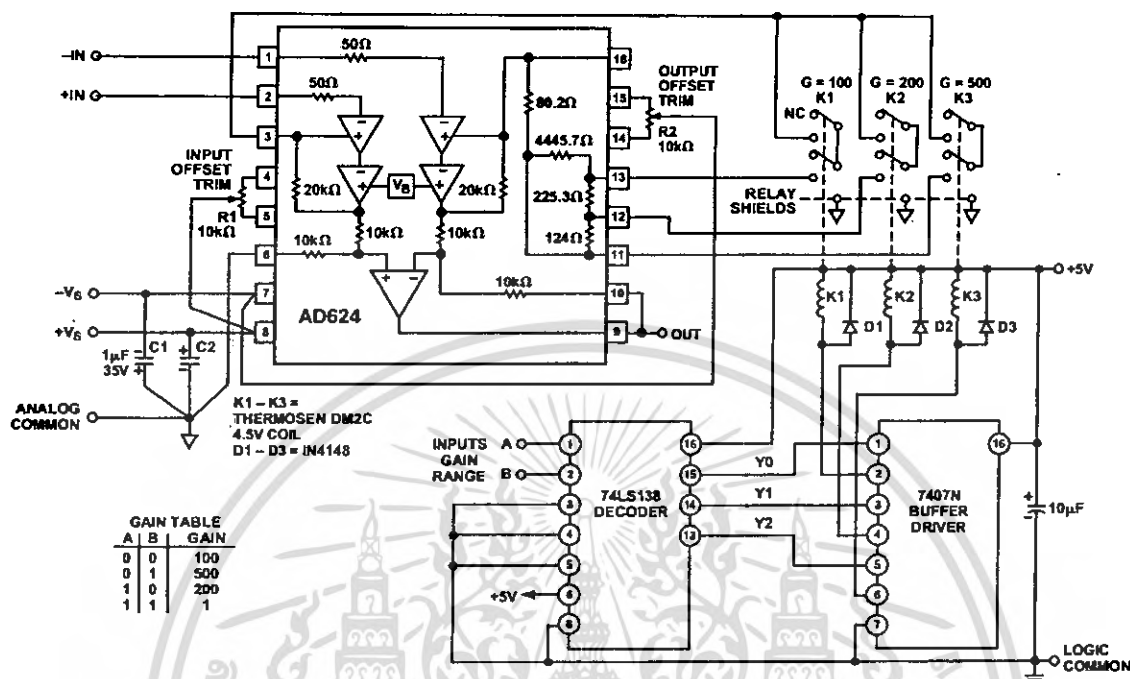


Figure 38. Gain Programmable Amplifier

By establishing a reference at the "low" side of a current setting resistor, an output current may be defined as a function of input voltage, gain and the value of that resistor. Since only a small current is demanded at the input of the buffer amplifier A2, the forced current  $I_L$  will largely flow through the load. Offset and drift specifications of A2 must be added to the output offset and drift specifications of the IA.

symmetrical bipolar transmission is ideal in this application. The multiplying DAC's advantage is that it can handle inputs of either polarity or zero without affecting the programmed gain. The circuit shown uses an AD7528 to set the gain (DAC A) and to perform a fine adjustment (DAC B).

**PROGRAMMABLE GAIN**

Figure 38 shows the AD624 being used as a software programmable gain amplifier. Gain switching can be accomplished with mechanical switches such as DIP switches or reed relays. It should be noted that the "on" resistance of the switch in series with the internal gain resistor becomes part of the gain equation and will have an effect on gain accuracy.

A significant advantage in using the internal gain resistors in a programmable gain configuration is the minimization of thermocouple signals which are often present in multiplexed data acquisition systems.

If the full performance of the AD624 is to be achieved, the user must be extremely careful in designing and laying out his circuit to minimize the remaining thermocouple signals.

The AD624 can also be connected for gain in the output stage. Figure 39 shows an AD547 used as an active attenuator in the output amplifier's feedback loop. The active attenuation presents a very low impedance to the feedback resistors therefore minimizing the common-mode rejection ratio degradation.

Another method for developing the switching scheme is to use a DAC. The AD7528 dual DAC which acts essentially as a pair of switched resistive attenuators having high analog linearity and

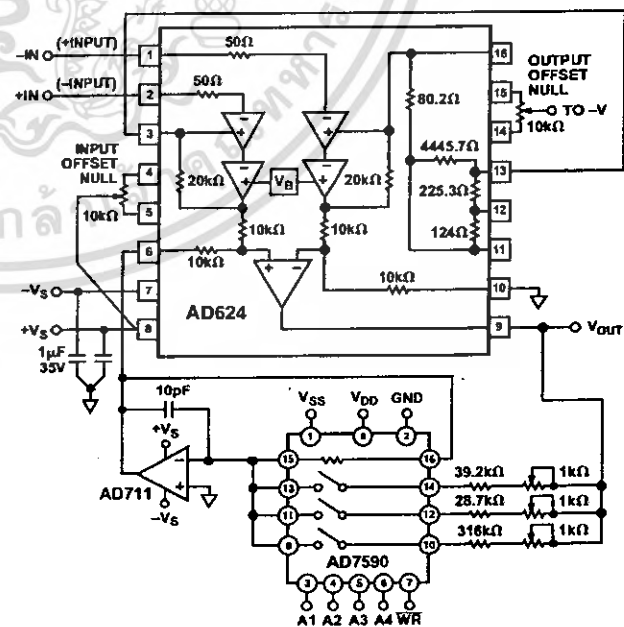


Figure 39. Programmable Output Gain

# AD624

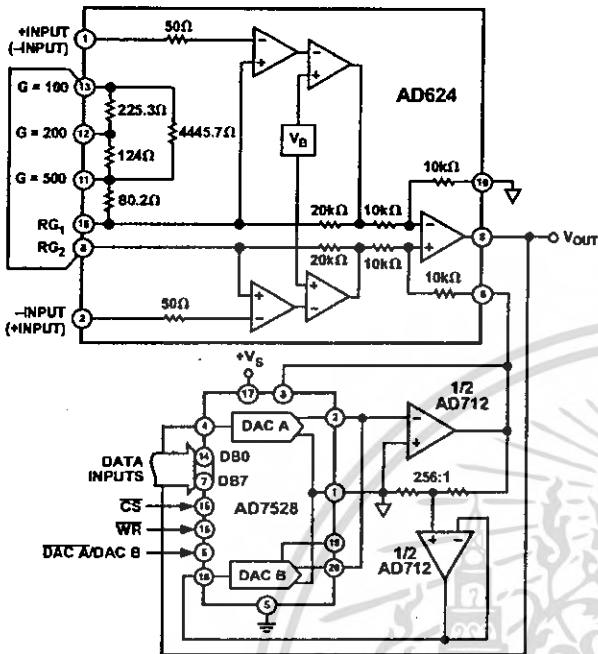


Figure 40. Programmable Output Gain Using a DAC

## AUTOZERO CIRCUITS

In many applications it is necessary to provide very accurate data in high gain configurations. At room temperature the offset effects can be nulled by the use of offset trim pots. Over the operating temperature range, however, offset nulling becomes a problem. The circuit of Figure 41 shows a CMOS DAC operating in the bipolar mode and connected to the reference terminal to provide software controllable offset adjustments.

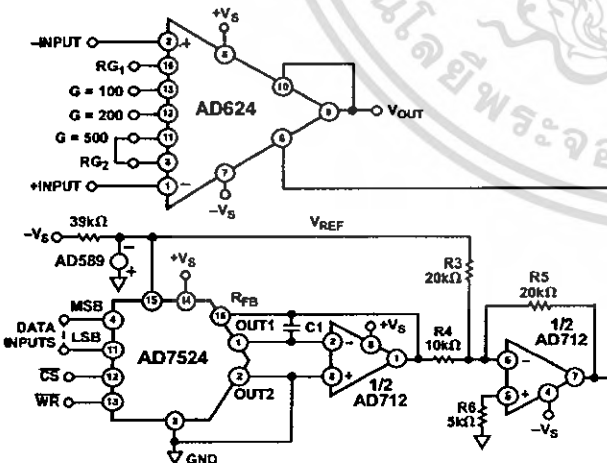


Figure 41. Software Controllable Offset

In many applications complex software algorithms for autozero applications are not available. For these applications Figure 42 provides a hardware solution.

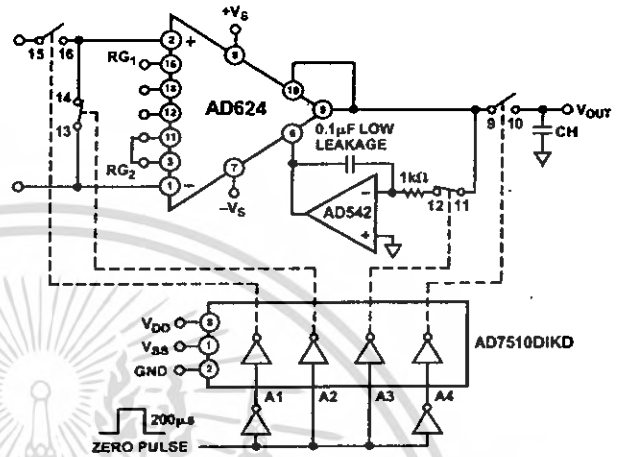


Figure 42. Autozero Circuit

The microprocessor controlled data acquisition system shown in Figure 43 includes both autozero and autogain capability. By dedicating two of the differential inputs, one to ground and one to the A/D reference, the proper program calibration cycles can eliminate both initial accuracy errors and accuracy errors over temperature. The autozero cycle, in this application, converts a number that appears to be ground and then writes that same number (8 bit) to the AD624 which eliminates the zero error since its output has an inverted scale. The autogain cycle converts the A/D reference and compares it with full scale. A multiplicative correction factor is then computed and applied to subsequent readings.

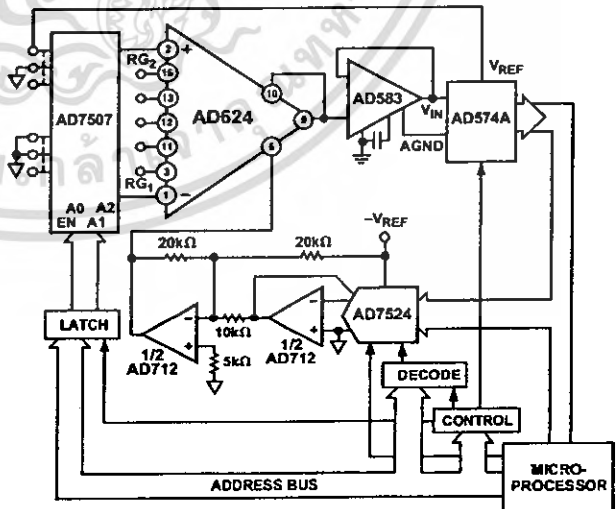


Figure 43. Microprocessor Controlled Data Acquisition System



# AD624

## ERROR BUDGET ANALYSIS

To illustrate how instrumentation amplifier specifications are applied, we will now examine a typical case where an AD624 is required to amplify the output of an unbalanced transducer. Figure 47 shows a differential transducer, unbalanced by  $\approx 5 \Omega$ , supplying a 0 to 20 mV signal to an AD624C. The output of the IA feeds a 14-bit A to D converter with a 0 to 2 volt input voltage range. The operating temperature range is  $-25^{\circ}\text{C}$  to  $+85^{\circ}\text{C}$ . Therefore, the largest change in temperature  $\Delta T$  within the operating range is from ambient to  $+85^{\circ}\text{C}$  ( $85^{\circ}\text{C} - 25^{\circ}\text{C} = 60^{\circ}\text{C}$ .)

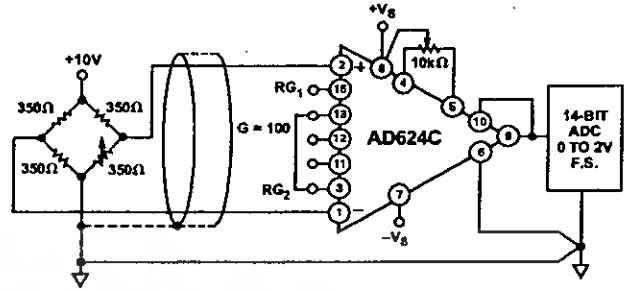


Figure 47. Typical Bridge Application

In many applications, differential linearity and resolution are of prime importance. This would be so in cases where the absolute value of a variable is less important than changes in value. In these applications, only the irreducible errors (20 ppm = 0.002%) are significant. Furthermore, if a system has an intelligent processor monitoring the A to D output, the addition of an autogain/autozero cycle will remove all reducible errors and may eliminate the requirement for initial calibration. This will also reduce errors to 0.002%.

Table II. Error Budget Analysis of AD624CD in Bridge Application

| Error Source                             | AD624C Specifications                   | Calculation   | Effect on Absolute Accuracy at $T_A = +25^{\circ}\text{C}$ | Effect on Absolute Accuracy at $T_A = +85^{\circ}\text{C}$ | Effect on Resolution |
|--|---|---|--|--|----------------------|
| Gain Error                               | $\pm 0.1\%$                             | $\pm 0.1\% = 1000 \text{ ppm}$  | 1000 ppm   | 1000 ppm   | —                    |
| Gain Instability                         | 10 ppm                                  | $(10 \text{ ppm}/^{\circ}\text{C}) (60^{\circ}\text{C}) = 600 \text{ ppm}$  | —  | 600 ppm  | —                    |
| Gain Nonlinearity                        | $\pm 0.001\%$                           | $\pm 0.001\% = 10 \text{ ppm}$  | —  | —  | 10 ppm               |
| Input Offset Voltage                     | $\pm 25 \mu\text{V}$ , RTI              | $\pm 25 \mu\text{V}/20 \text{ mV} = \pm 1250 \text{ ppm}$   | 1250 ppm   | 1250 ppm   | —                    |
| Input Offset Voltage Drift               | $\pm 0.25 \mu\text{V}/^{\circ}\text{C}$ | $(\pm 0.25 \mu\text{V}/^{\circ}\text{C}) (60^{\circ}\text{C}) = 15 \mu\text{V}$<br>$15 \mu\text{V}/20 \text{ mV} = 750 \text{ ppm}$   | —  | 750 ppm  | —                    |
| Output Offset Voltage <sup>1</sup>       | $\pm 2.0 \text{ mV}$                    | $\pm 2.0 \text{ mV}/20 \text{ mV} = 1000 \text{ ppm}$   | 1000 ppm   | 1000 ppm   | —                    |
| Output Offset Voltage Drift <sup>1</sup> | $\pm 10 \mu\text{V}/^{\circ}\text{C}$   | $(\pm 10 \mu\text{V}/^{\circ}\text{C}) (60^{\circ}\text{C}) = 600 \mu\text{V}$<br>$600 \mu\text{V}/20 \text{ mV} = 300 \text{ ppm}$   | —  | 300 ppm  | —                    |
| Bias Current-Source Imbalance Error      | $\pm 15 \text{ nA}$                     | $(\pm 15 \text{ nA})(5 \Omega) = 0.075 \mu\text{V}$<br>$0.075 \mu\text{V}/20 \text{ mV} = 3.75 \text{ ppm}$                           | 3.75 ppm   | 3.75 ppm   | —                    |
| Offset Current-Source Imbalance Error    | $\pm 10 \text{ nA}$                     | $(\pm 10 \text{ nA})(5 \Omega) = 0.050 \mu\text{V}$<br>$0.050 \mu\text{V}/20 \text{ mV} = 2.5 \text{ ppm}$                            | 2.5 ppm  | 2.5 ppm  | —                    |
| Offset Current-Source Resistance Error   | $\pm 10 \text{ nA}$                     | $(10 \text{ nA})(175 \Omega) = 1.75 \mu\text{V}$<br>$1.75 \mu\text{V}/20 \text{ mV} = 87.5 \text{ ppm}$                               | 87.5 ppm   | 87.5 ppm   | —                    |
| Offset Current-Source Resistance-Drift   | $\pm 100 \text{ pA}/^{\circ}\text{C}$   | $(100 \text{ pA}/^{\circ}\text{C})(175 \Omega)(60^{\circ}\text{C}) = 1 \mu\text{V}$<br>$1 \mu\text{V}/20 \text{ mV} = 50 \text{ ppm}$ | —  | 50 ppm   | —                    |
| Common-Mode Rejection 5 V dc             | 115 dB                                  | $115 \text{ dB} = 1.8 \text{ ppm} \times 5 \text{ V} = 9 \mu\text{V}$<br>$9 \mu\text{V}/20 \text{ mV} = 444 \text{ ppm}$              | 450 ppm  | 450 ppm  | —                    |
| Noise, RTI (0.1 Hz–10 Hz)                | $0.22 \mu\text{V}$ p-p                  | $0.22 \mu\text{V}$ p-p/20 mV = 10 ppm   | —  | —  | 10 ppm               |
| Total Error                              |   |   | 3793.75 ppm  | 5493.75 ppm  | 20 ppm               |

### NOTE

<sup>1</sup>Output offset voltage and output offset voltage drift are given as RTI figures.

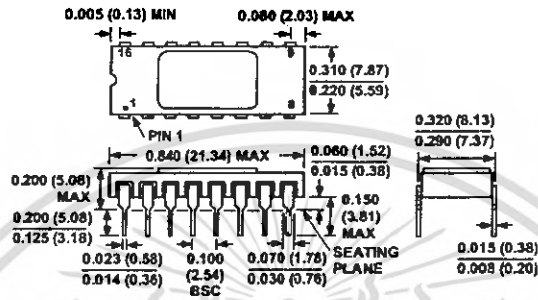
For a comprehensive study of instrumentation amplifier design and applications, refer to the *Instrumentation Amplifier Application Guide*, available free from Analog Devices.

AD624

OUTLINE DIMENSIONS

Dimensions shown in inches and (mm).

Side-Brazed Solder Lid Ceramic DIP  
(D-16)



C805d-0-7/89



PRINTED IN U.S.A.

This datasheet has been download from:

[www.datasheetcatalog.com](http://www.datasheetcatalog.com)

Datasheets for electronics components.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# DATA SHEET



## ADC0803/0804 CMOS 8-bit A/D converters

Product data  
Supersedes data of 2001 Aug 03

2002 Oct 17

Philips  
Semiconductors



# PHILIPS

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น อนุญาตให้นำไปเผยแพร่โดยไม่เสียค่าใช้จ่าย  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# CMOS 8-bit A/D converters

# ADC0803/0804

## DESCRIPTION

The ADC0803 family is a series of three CMOS 8-bit successive approximation A/D converters using a resistive ladder and capacitive array together with an auto-zero comparator. These converters are designed to operate with microprocessor-controlled buses using a minimum of external circuitry. The 3-State output data lines can be connected directly to the data bus.

The differential analog voltage input allows for increased common-mode rejection and provides a means to adjust the zero-scale offset. Additionally, the voltage reference input provides a means of encoding small analog voltages to the full 8 bits of resolution.

## FEATURES

- Compatible with most microprocessors
- Differential inputs
- 3-State outputs
- Logic levels TTL and MOS compatible
- Can be used with internal or external clock
- Analog input range 0 V to V<sub>CC</sub>
- Single 5 V supply
- Guaranteed specification with 1 MHz clock

## PIN CONFIGURATION

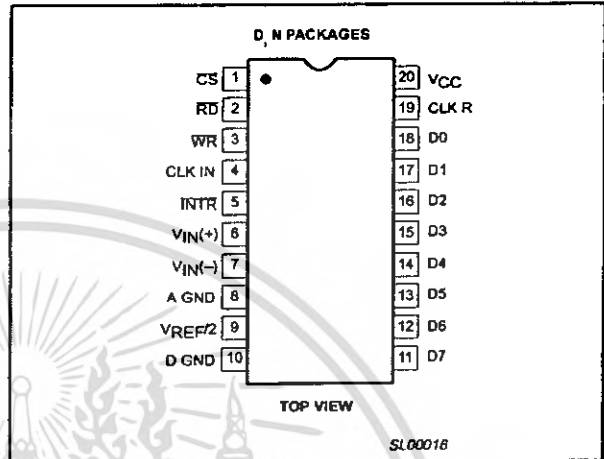


Figure 1. Pin configuration

## APPLICATIONS

- Transducer-to-microprocessor interface
- Digital thermometer
- Digitally-controlled thermostat
- Microprocessor-based monitoring and control systems

## ORDERING INFORMATION

| DESCRIPTION                               | TEMPERATURE RANGE | ORDER CODE             | TOPSIDE MARKING            | DWG #    |
|---|-------------------|------------------------|----------------------------|----------|
| 20-pin plastic small outline (SO) package | 0 to 70 °C        | ADC0803CD, ADC0804CD   | ADC0803-1CD, ADC0804-1CD   | SOT163-1 |
| 20-pin plastic small outline (SO) package | -40 to 85 °C      | ADC0803LCD, ADC0804LCD | ADC0803-1LCD, ADC0804-1LCD | SOT163-1 |
| 20-pin plastic dual in-line package (DIP) | 0 to 70 °C        | ADC0803CN, ADC0804CN   | ADC0803-1CN, ADC0804-1CN   | SOT146-1 |
| 20-pin plastic dual in-line package (DIP) | -40 to +85 °C     | ADC0803LCN, ADC0804LCN | ADC0803-1LCN, ADC0804-1LCN | SOT146-1 |

## ABSOLUTE MAXIMUM RATINGS

| SYMBOL           | PARAMETER                               | CONDITIONS                           | RATING                         | UNIT     |
|------------------|---|--------------------------------------|--------------------------------|----------|
| V <sub>CC</sub>  | Supply voltage                          |                                      | 6.5                            | V        |
|                  | Logic control input voltages            |                                      | -0.3 to +16                    | V        |
|                  | All other input voltages                |                                      | -0.3 to (V <sub>CC</sub> +0.3) | V        |
| T <sub>amb</sub> | Operating temperature range             |                                      | -40 to +85                     | °C       |
|                  | ADC0803LCD/ADC0804LCD                   |                                      | -40 to +85                     | °C       |
|                  | ADC0803LCN/ADC0804LCN                   |                                      | 0 to +70                       | °C       |
|                  | ADC0803CD/ADC0804CD                     |                                      | 0 to +70                       | °C       |
|                  | ADC0803CN/ADC0804CN                     |                                      |                                |          |
| T <sub>stg</sub> | Storage temperature                     |                                      | -65 to +150                    | °C       |
| T <sub>sd</sub>  | Lead soldering temperature (10 seconds) |                                      | 230                            | °C       |
| P <sub>D</sub>   | Maximum power dissipation <sup>1</sup>  | T <sub>amb</sub> = 25 °C (still air) | 1690<br>1390                   | mW<br>mW |
|                  | N package                               |                                      |                                |          |
|                  | D package                               |                                      |                                |          |

### NOTE:

1. Derate above 25 °C, at the following rates: N package at 13.5 mW/°C; D package at 11.1 mW/°C.

CMOS 8-bit A/D converters

ADC0803/0804

BLOCK DIAGRAM

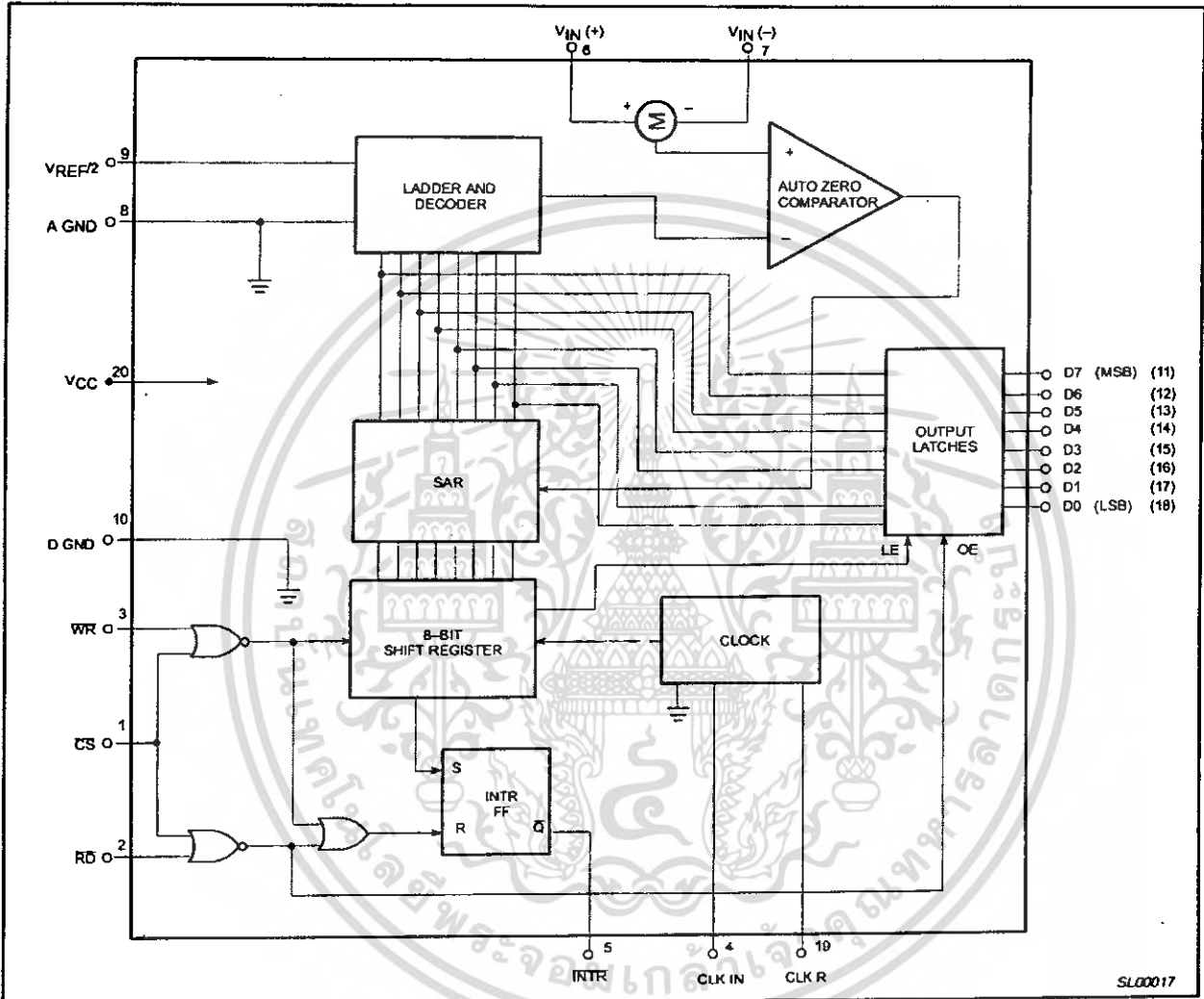


Figure 2. Block diagram

## CMOS 8-bit A/D converters

## ADC0803/0804

## DC ELECTRICAL CHARACTERISTICS

$V_{CC} = 5.0\text{ V}$ ,  $f_{CLK} = 1\text{ MHz}$ ,  $T_{min} \leq T_{amb} \leq T_{max}$ , unless otherwise specified.

| SYMBOL                      | PARAMETER                                       | TEST CONDITIONS   | LIMITS |        |               | UNIT               |
|-----------------------------|---|---|--------|--------|---------------|--------------------|
|                             |   |   | Min    | Typ    | Max           |                    |
|                             | ADC0803 relative accuracy error (adjusted)      | Full-Scale adjusted   |        |        | 0.50          | LSB                |
|                             | ADC0804 relative accuracy error (unadjusted)    | $V_{REF/2} = 2.500\text{ V}_{DC}$   |        |        | 1             | LSB                |
| $R_{IN}$                    | $V_{REF/2}$ input resistance <sup>3</sup>       | $V_{CC} = 0\text{ V}^2$   | 400    | 680    |               | $\Omega$           |
|                             | Analog input voltage range <sup>3</sup>         |   | -0.05  |        | $V_{CC}+0.05$ | V                  |
|                             | DC common-mode error                            | Over analog input voltage range   |        | 1/16   | 1/8           | LSB                |
|                             | Power supply sensitivity                        | $V_{CC} = 5\text{ V} \pm 10\%^1$  |        | 1/16   |               | LSB                |
| <b>Control inputs</b>       |   |   |        |        |               |                    |
| $V_{IH}$                    | Logical "1" input voltage                       | $V_{CC} = 5.25\text{ V}_{DC}$   | 2.0    |        | 15            | $V_{DC}$           |
| $V_{IL}$                    | Logical "0" input voltage                       | $V_{CC} = 4.75\text{ V}_{DC}$   |        |        | 0.8           | $V_{DC}$           |
| $I_{IH}$                    | Logical "1" input current                       | $V_{IN} = 5\text{ V}_{DC}$  |        | 0.005  | 1             | $\mu\text{A}_{DC}$ |
| $I_{IL}$                    | Logical "0" input current                       | $V_{IN} = 0\text{ V}_{DC}$  | -1     | -0.005 |               | $\mu\text{A}_{DC}$ |
| <b>Clock in and clock R</b> |   |   |        |        |               |                    |
| $V_{T+}$                    | Clock in positive-going threshold voltage       |   | 2.7    | 3.1    | 3.5           | $V_{DC}$           |
| $V_{T-}$                    | Clock in negative-going threshold voltage       |   | 1.5    | 1.8    | 2.1           | $V_{DC}$           |
| $V_H$                       | Clock in hysteresis ( $V_{T+}$ ) - ( $V_{T-}$ ) |   | 0.6    | 1.3    | 2.0           | $V_{DC}$           |
| $V_{OL}$                    | Logical "0" clock R output voltage              | $I_{OL} = 360\text{ }\mu\text{A}$ , $V_{CC} = 4.75\text{ V}_{DC}$   |        |        | 0.4           | $V_{DC}$           |
| $V_{OH}$                    | Logical "1" clock R output voltage              | $I_{OH} = -360\text{ }\mu\text{A}$ , $V_{CC} = 4.75\text{ V}_{DC}$  | 2.4    |        |               | $V_{DC}$           |
| <b>Data output and INTR</b> |   |   |        |        |               |                    |
| $V_{OL}$                    | Logical "0" output voltage                      |   |        |        |               |                    |
|                             | Data outputs                                    | $I_{OL} = 1.6\text{ mA}$ , $V_{CC} = 4.75\text{ V}_{DC}$  |        |        | 0.4           | $V_{DC}$           |
|                             | INTR outputs                                    | $I_{OL} = 1.0\text{ mA}$ , $V_{CC} = 4.75\text{ V}_{DC}$  |        |        | 0.4           | $V_{DC}$           |
| $V_{OH}$                    | Logical "1" output voltage                      | $I_{OH} = -360\text{ }\mu\text{A}$ , $V_{CC} = 4.75\text{ V}_{DC}$  | 2.4    |        |               | $V_{DC}$           |
|                             |   | $I_{OH} = -10\text{ }\mu\text{A}$ , $V_{CC} = 4.75\text{ V}_{DC}$   | 4.5    |        |               |                    |
| $I_{OZL}$                   | 3-State output leakage                          | $V_{OUT} = 0\text{ V}_{DC}$ , $CS = \text{logical "1"}$   | -3     |        |               | $\mu\text{A}_{DC}$ |
| $I_{OZH}$                   | 3-State output leakage                          | $V_{OUT} = 5\text{ V}_{DC}$ , $CS = \text{logical "1"}$   |        |        | 3             | $\mu\text{A}_{DC}$ |
| $I_{SC}$                    | +Output short-circuit current                   | $V_{OUT} = 0\text{ V}$ , $T_{amb} = 25\text{ }^\circ\text{C}$   | 4.5    | 12     |               | $\text{mA}_{DC}$   |
| $I_{SC}$                    | -Output short-circuit current                   | $V_{OUT} = V_{CC}$ , $T_{amb} = 25\text{ }^\circ\text{C}$   | 9.0    | 30     |               | $\text{mA}_{DC}$   |
| $I_{CC}$                    | Power supply current                            | $f_{CLK} = 1\text{ MHz}$ , $V_{REF/2} = \text{OPEN}$ , $CS = \text{Logical "1"}$ , $T_{amb} = 25\text{ }^\circ\text{C}$ |        | 3.0    | 3.5           | $\text{mA}$        |

## NOTES:

1. Analog inputs must remain within the range:  $-0.05 \leq V_{IN} \leq V_{CC} + 0.05\text{ V}$ .
2. See typical performance characteristics for input resistance at  $V_{CC} = 5\text{ V}$ .
3.  $V_{REF/2}$  and  $V_{IN}$  must be applied after the  $V_{CC}$  has been turned on to prevent the possibility of latching.

## CMOS 8-bit A/D converters

## ADC0803/0804

## AC ELECTRICAL CHARACTERISTICS

| SYMBOL           | PARAMETER                     | TO     | FROM        | TEST CONDITIONS   | LIMITS |     |       | UNIT          |
|------------------|-------------------------------|--------|-------------|---|--------|-----|-------|---------------|
|                  |                               |        |             |   | Min    | Typ | Max   |               |
|                  | Conversion time               |        |             | $f_{CLK} = 1 \text{ MHz}^1$   | 66     |     | 73    | $\mu\text{s}$ |
| $f_{CLK}$        | Clock frequency <sup>1</sup>  |        |             |   | 0.1    | 1.0 | 3.0   | MHz           |
|                  | Clock duty cycle <sup>1</sup> |        |             |   | 40     |     | 60    | %             |
| CR               | Free-running conversion rate  |        |             | $CS = 0, f_{CLK} = 1 \text{ MHz}$<br>INTR tied to WR                        |        |     | 13690 | conv/s        |
| $t_{W(WR)L}$     | Start pulse width             |        |             | $CS = 0$  | 30     |     |       | ns            |
| $t_{ACC}$        | Access time                   | Output | RD          | $CS = 0, C_L = 100 \text{ pF}$  |        | 75  | 100   | ns            |
| $t_{1H}, t_{0H}$ | 3-State control               | Output | RD          | $C_L = 10 \text{ pF}, R_L = 10 \text{ k}\Omega$<br>See 3-State test circuit |        | 70  | 100   | ns            |
| $t_{W1}, t_{R1}$ | INTR delay                    | INTR   | WD<br>or RD |   |        | 100 | 150   | ns            |
| $C_{IN}$         | Logic input capacitance       |        |             |   |        | 5   | 7.5   | pF            |
| $C_{OUT}$        | 3-State output capacitance    |        |             |   |        | 5   | 7.5   | pF            |

## NOTE:

1. Accuracy is guaranteed at  $f_{CLK} = 1 \text{ MHz}$ . Accuracy may degrade at higher clock frequencies.

## FUNCTIONAL DESCRIPTION

These devices operate on the Successive Approximation principle. Analog switches are closed sequentially by successive approximation logic until the input to the auto-zero comparator [  $V_{IN(+)} - V_{IN(-)}$  ] matches the voltage from the decoder. After all bits are tested and determined, the 8-bit binary code corresponding to the input voltage is transferred to an output latch. Conversion begins with the arrival of a pulse at the WR input if the CS input is low. On the High-to-Low transition of the signal at the WR or the CS input, the SAR is initialized, the shift register is reset, and the INTR output is set high. The A/D will remain in the reset state as long as the CS and WR inputs remain low. Conversion will start from one to eight clock periods after one or both of these inputs makes a Low-to-High transition. After the conversion is complete, the INTR pin will make a High-to-Low transition. This can be used to interrupt a processor, or otherwise signal the availability of a new conversion result. A read (RD) operation (with CS low) will clear the INTR line and enable the output latches. The device may be run in the free-running mode as described later. A conversion in progress can be interrupted by issuing another start command.

## Digital Control Inputs

The digital control inputs (CS, WR, RD) are compatible with standard TTL logic voltage levels. The required signals at these inputs correspond to Chip Select, START Conversion, and Output Enable control signals, respectively. They are active-Low for easy interface to microprocessor and microcontroller control buses. For applications not using microprocessors, the CS input (Pin 1) can be grounded and the A/D START function is achieved by a negative-going pulse to the WR input (Pin 3). The Output Enable function is achieved by a logic low signal at the RD input (Pin 2), which may be grounded to constantly have the latest conversion present at the output.

## ANALOG OPERATION

## Analog Input Current

The analog comparisons are performed by a capacitive charge summing circuit. The input capacitor is switched between  $V_{IN(+)}$  and  $V_{IN(-)}$ , while reference capacitors are switched between taps on the reference voltage divider string. The net charge corresponds to the weighted difference between the input and the most recent total value set by the successive approximation register.

The internal switching action causes displacement currents to flow at the analog inputs. The voltage on the on-chip capacitance is switched through the analog differential input voltage, resulting in proportional currents entering the  $V_{IN(+)}$  input and leaving the  $V_{IN(-)}$  input. These transient currents occur at the leading edge of the internal clock pulses. They decay rapidly so do not inherently cause errors as the on-chip comparator is strobed at the end of the clock period.

## Input Bypass Capacitors and Source Resistance

Bypass capacitors at the input will average the charges mentioned above, causing a DC and an AC current to flow through the output resistance of the analog signal sources. This charge pumping action is worse for continuous conversions with the  $V_{IN(+)}$  input at full scale. This current can be a few microamps, so bypass capacitors should NOT be used at the analog inputs of the  $V_{REF/2}$  input for high resistance sources ( $> 1 \text{ k}\Omega$ ). If input bypass capacitors are desired for noise filtering and a high source resistance is desired to minimize capacitor size, detrimental effects of the voltage drop across the input resistance can be eliminated by adjusting the full scale with both the input resistance and the input bypass capacitor in place. This is possible because the magnitude of the input current is a precise linear function of the differential voltage.

## CMOS 8-bit A/D converters

ADC0803/0804

Large values of source resistance where an input bypass capacitor is not used will not cause errors as the input currents settle out prior to the comparison time. If a low pass filter is required in the system, use a low valued series resistor (< 1 k $\Omega$ ) for a passive RC section or add an op amp active filter (low pass). For applications with source resistances at or below 1 k $\Omega$ , a 0.1  $\mu$ F bypass capacitor at the inputs will prevent pickup due to series lead inductance or a long wire. A 100  $\Omega$  series resistor can be used to isolate this capacitor (both the resistor and capacitor should be placed out of the feedback loop) from the output of the op amp, if used.

### Analog Differential Voltage Inputs and Common-Mode Rejection

These A/D converters have additional flexibility due to the analog differential voltage input. The  $V_{IN(-)}$  input (Pin 7) can be used to subtract a fixed voltage from the input reading (tare correction). This is also useful in a 4/20 mA current loop conversion. Common-mode noise can also be reduced by the use of the differential input.

The time interval between sampling  $V_{IN(+)}$  and  $V_{IN(-)}$  is 4.5 clock periods. The maximum error due to this time difference is given by:

$$V(\max) = (V_P) (2f_{CM}) (4.5f_{CLK}),$$

where:

$V$  = error voltage due to sampling delay

$V_P$  = peak value of common-mode voltage

$f_{CM}$  = common mode frequency

For example, with a 60 Hz common-mode frequency,  $f_{CM}$ , and a 1 MHz A/D clock,  $f_{CLK}$ , keeping this error to 1/4 LSB (about 5 mV) would allow a common-mode voltage,  $V_P$ , which is given by:

$$V_P = \frac{V(\max) (f_{CLK})}{(2f_{CM})(4.5)}$$

or

$$V_P = \frac{(5 \times 10^{-3}) (10^4)}{(6.28) (60) (4.5)} = 2.95V$$

The allowed range of analog input voltages usually places more severe restrictions on input common-mode voltage levels than this, however.

An analog input span less than the full 5 V capability of the device, together with a relatively large zero offset, can be easily handled by use of the differential input. (See Reference Voltage Span Adjust).

### Noise and Stray Pickup

The leads of the analog inputs (Pins 6 and 7) should be kept as short as possible to minimize input noise coupling and stray signal pick-up. Both EMI and undesired digital signal coupling to these inputs can cause system errors. The source resistance for these inputs should generally be below 5 k $\Omega$  to help avoid undesired noise pickup. Input bypass capacitors at the analog inputs can create errors as described previously. Full scale adjustment with any input bypass capacitors in place will eliminate these errors.

### Reference Voltage

For application flexibility, these A/D converters have been designed to accommodate fixed reference voltages of 5V to Pin 20 or 2.5 V to Pin 9, or an adjusted reference voltage at Pin 9. The reference can be set by forcing it at  $V_{REF/2}$  input, or can be determined by the supply voltage (Pin 20). Figure 6 indicates how this is accomplished.

### Reference Voltage Span Adjust

Note that the Pin 9 ( $V_{REF/2}$ ) voltage is either 1/2 the voltage applied to the  $V_{CC}$  supply pin, or is equal to the voltage which is externally forced at the  $V_{REF/2}$  pin. In addition to allowing for flexible references and full span voltages, this also allows for a ratiometric voltage reference. The internal gain of the  $V_{REF/2}$  input is 2, making the full-scale differential input voltage twice the voltage at Pin 9.

For example, a dynamic voltage range of the analog input voltage that extends from 0 to 4 V gives a span of 4 V (4–0), so the  $V_{REF/2}$  voltage can be made equal to 2 V (half of the 4 V span) and full scale output would correspond to 4 V at the input.

On the other hand, if the dynamic input voltage had a range of 0.5 to 3.5 V, the span or dynamic input range is 3 V (3.5–0.5). To encode this 3 V span with 0.5 V yielding a code of zero, the minimum expected input (0.5 V, in this case) is applied to the  $V_{IN(-)}$  pin to account for the offset, and the  $V_{REF/2}$  pin is set to 1/2 the 3 V span, or 1.5 V. The A/D converter will now encode the  $V_{IN(+)}$  signal between 0.5 and 3.5 V with 0.5 V at the input corresponding to a code of zero and 3.5 V at the input producing a full scale output code. The full 8 bits of resolution are thus applied over this reduced input voltage range. The required connections are shown in Figure 7.

### Operating Mode

These converters can be operated in two modes:

- 1) absolute mode
- 2) ratiometric mode

In absolute mode applications, both the initial accuracy and the temperature stability of the reference voltage are important factors in the accuracy of the conversion. For  $V_{REF/2}$  voltages of 2.5 V, initial errors of  $\pm 10$  mV will cause conversion errors of  $\pm 1$  LSB due to the gain of 2 at the  $V_{REF/2}$  input. In reduced span applications, the initial value and stability of the  $V_{REF/2}$  input voltage become even more important as the same error is a larger percentage of the  $V_{REF/2}$  nominal value. See Figure 8.

In ratiometric converter applications, the magnitude of the reference voltage is a factor in both the output of the source transducer and the output of the A/D converter, and, therefore, cancels out in the final digital code. See Figure 9.

Generally, the reference voltage will require an initial adjustment. Errors due to an improper reference voltage value appear as full-scale errors in the A/D transfer function.

### ERRORS AND INPUT SPAN ADJUSTMENTS

There are many sources of error in any data converter, some of which can be adjusted out. Inherent errors, such as relative accuracy, cannot be eliminated, but such errors as full-scale and zero scale offset errors can be eliminated quite easily. See Figure 7.

### Zero Scale Error

Zero scale error of an A/D is the difference of potential between the ideal 1/2 LSB value (9.8 mV for  $V_{REF/2}=2.500$  V) and that input voltage which just causes an output transition from code 0000 0000 to a code of 0000 0001.

If the minimum input value is not ground potential, a zero offset can be made. The converter can be made to output a digital code of 0000 0000 for the minimum expected input voltage by biasing the  $V_{IN(-)}$  input to that minimum value expected at the  $V_{IN(-)}$  input to that minimum value expected at the  $V_{IN(+)}$  input. This uses the differential mode of the converter. Any offset adjustment should be done prior to full scale adjustment.

## CMOS 8-bit A/D converters

ADC0803/0804

**Full Scale Adjustment**

Full scale gain is adjusted by applying any desired offset voltage to  $V_{IN(-)}$ , then applying the  $V_{IN(+)}$  a voltage that is  $1\frac{1}{2}$  LSB less than the desired analog full-scale voltage range and then adjusting the magnitude of  $V_{REF/2}$  input voltage (or the  $V_{CC}$  supply if there is no  $V_{REF/2}$  input connection) for a digital output code which just changes from 1111 1110 to 1111 1111. The ideal  $V_{IN(+)}$  voltage for this full-scale adjustment is given by:

$$V_{IN(+)} = V_{IN(-)} - 1.5 \times \frac{V_{MAX} - V_{MIN}}{255}$$

where:

$V_{MAX}$  = high end of analog input range (ground referenced)

$V_{MIN}$  = low end (zero offset) of analog input (ground referenced)

**CLOCKING OPTION**

The clock signal for these A/Ds can be derived from external sources, such as a system clock, or self-clocking can be accomplished by adding an external resistor and capacitor, as shown in Figure 11.

Heavy capacitive or DC loading of the CLK R pin should be avoided as this will disturb normal converter operation. Loads less than 50pF are allowed. This permits driving up to seven A/D converter CLK IN pins of this family from a single CLK R pin of one converter. For larger loading of the clock line, a CMOS or low power TTL buffer or PNP input logic should be used to minimize the loading on the CLK R pin.

**Restart During a Conversion**

A conversion in process can be halted and a new conversion began by bringing the  $\overline{CS}$  and  $\overline{WR}$  inputs low and allowing at least one of them to go high again. The output data latch is not updated if the conversion in progress is not completed; the data from the previously completed conversion will remain in the output data latches until a subsequent conversion is completed.

**Continuous Conversion**

To provide continuous conversion of input data, the  $\overline{CS}$  and  $\overline{RD}$  inputs are grounded and  $\overline{INTR}$  output is tied to the  $\overline{WR}$  input. This  $\overline{INTR}/\overline{WR}$  connection should be momentarily forced to a logic low upon power-up to insure circuit operation. See Figure 10 for one way to accomplish this.

**DRIVING THE DATA BUS**

This CMOS A/D converter, like MOS microprocessors and memories, will require a bus driver when the total capacitance of the data bus gets large. Other circuitry tied to the data bus will add to the total capacitive loading, even in the high impedance mode.

There are alternatives in handling this problem. The capacitive loading of the data bus slows down the response time, although DC specifications are still met. For systems with a relatively low CPU clock frequency, more time is available in which to establish proper logic levels on the bus, allowing higher capacitive loads to be driven (see Typical Performance Characteristics).

At higher CPU clock frequencies, time can be extended for I/O reads (and/or writes) by inserting wait states (8880) or using clock-extending circuits (6800, 8035).

Finally, if time is critical and capacitive loading is high, external bus drivers must be used. These can be 3-State buffers (low power Schottky is recommended, such as the N74LS240 series) or special higher current drive products designed as bus drivers. High current bipolar bus drivers with PNP inputs are recommended as the PNP input offers low loading of the A/D output, allowing better response time.

**POWER SUPPLIES**

Noise spikes on the  $V_{CC}$  line can cause conversion errors as the internal comparator will respond to them. A low inductance filter capacitor should be used close to the converter  $V_{CC}$  pin and values of 1  $\mu$ F or greater are recommended. A separate 5 V regulator for the converter (and other 5 V linear circuitry) will greatly reduce digital noise on the  $V_{CC}$  supply and the attendant problems.

**WIRING AND LAYOUT PRECAUTIONS**

Digital wire-wrap sockets and connections are not satisfactory for breadboarding this (or any) A/D converter. Sockets on PC boards can be used. All logic signal wires and leads should be grouped or kept as far as possible from the analog signal leads. Single wire analog input leads may pick up undesired hum and noise, requiring the use of shielded leads to the analog inputs in many applications.

A single-point analog ground separate from the logic or digital ground points should be used. The power supply bypass capacitor and the self-clocking capacitor, if used, should be returned to digital ground. Any  $V_{REF/2}$  bypass capacitor, analog input filter capacitors, and any input shielding should be returned to the analog ground point. Proper grounding will minimize zero-scale errors which are present in every code. Zero-scale errors can usually be traced to improper board layout and wiring.

## CMOS 8-bit A/D converters

## ADC0803/0804

## APPLICATIONS

## Microprocessor Interfacing

This family of A/D converters was designed for easy microprocessor interfacing. These converters can be memory mapped with appropriate memory address decoding for CS (read) input. The active-Low write pulse from the processor is then connected to the WR input of the A/D converter, while the processor active-Low read pulse is fed to the converter RD input to read the converted data. If the clock signal is derived from the microprocessor system clock, the designer/programmer should be sure that there is no attempt to read the converter until 74 converter clock pulses after the start pulse goes high. Alternatively, the INTR pin may be used to interrupt the processor to cause reading of the converted data. Of course, the converter can be connected and addressed as a peripheral (in I/O space), as shown in Figure 12. A bus driver should be used as a buffer to the A/D output in large microprocessor systems where the data leaves the PC board and/or must drive capacitive loads in excess of 100 pF. See Figure 14.

Interfacing the SCN8048 microcomputer family is pretty simple, as shown in Figure 13. Since the SCN8048 family has 24 I/O lines, one of these (shown here as bit 0 or port 1) can be used as the chip select signal to the converter, eliminating the need for an address decoder. The RD and WR signals are generated by reading from and writing to a dummy address.

## Digitizing a Transducer Interface Output

## Circuit Description

Figure 15 shows an example of digitizing transducer interface output voltage. In this case, the transducer interface is the NE5521, an LVDT (Linear Variable Differential Transformer) Signal Conditioner. The diode at the A/D input is used to insure that the input to the A/D does not go excessively beyond the supply voltage of the A/D. See

the NE5521 data sheet for a complete description of the operation of that part.

## Circuit Adjustment

To adjust the full scale and zero scale of the A/D, determine the range of voltages that the transducer interface output will take on. Set the LVDT core for null and set the Zero Scale Adjust Potentiometer for a digital output from the A/D of 1000 000. Set the LVDT core for maximum voltage from the interface and set the Full Scale Adjust potentiometer so the A/D output is just barely 1111 1111.

## A Digital Thermostat

## Circuit Description

The schematic of a Digital Thermostat is shown in Figure 16. The A/D digitizes the output of the LM35, a temperature transducer IC with an output of 10 mV per °C. With  $V_{REF/2}$  set for 2.56 V, this 10 mV corresponds to 1/2 LSB and the circuit resolution is 2 °C. Reducing  $V_{REF/2}$  to 1.28 yields a resolution of 1 °C. Of course, the lower  $V_{REF/2}$  is, the more sensitive the A/D will be to noise.

The desired temperature is set by holding either of the set buttons closed. The SCC80C451 programming could cause the desired (set) temperature to be displayed while either button is depressed and for a short time after it is released. At other times the ambient temperature could be displayed.

The set temperature is stored in an SCN8051 internal register. The A/D conversion is started by writing anything at all to the A/D with port pin P10 set high. The desired temperature is compared with the digitized actual temperature, and the heater is turned on or off by clearing setting port pin P12. If desired, another port pin could be used to turn on or off an air conditioner.

The display drivers are NE587s if common anode LED displays are used. Of course, it is possible to interface to LCD displays as well.

CMOS 8-bit A/D converters

ADC0803/0804

TYPICAL PERFORMANCE CHARACTERISTICS

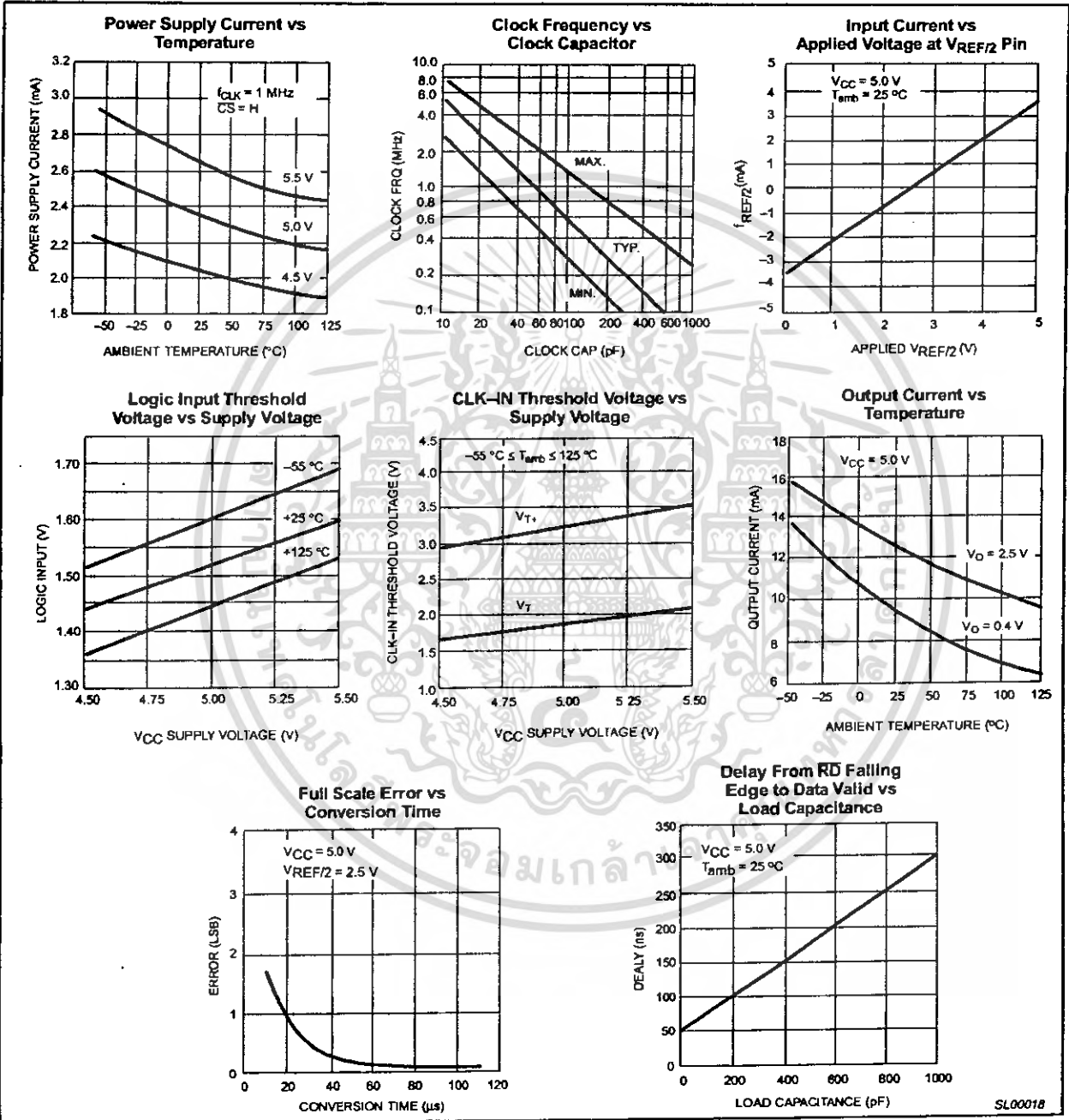


Figure 3. Typical Performance Characteristics

CMOS 8-bit A/D converters

ADC0803/0804

3-STATE TEST CIRCUITS AND WAVEFORMS (ADC0801-1)

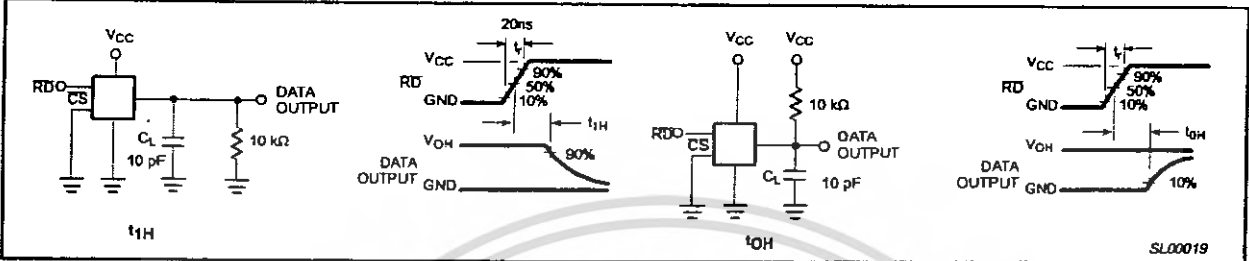


Figure 4. 3-State Test Circuits and Waveforms (ADC0801-1)

TIMING DIAGRAMS (All timing is measured from the 50% voltage points)

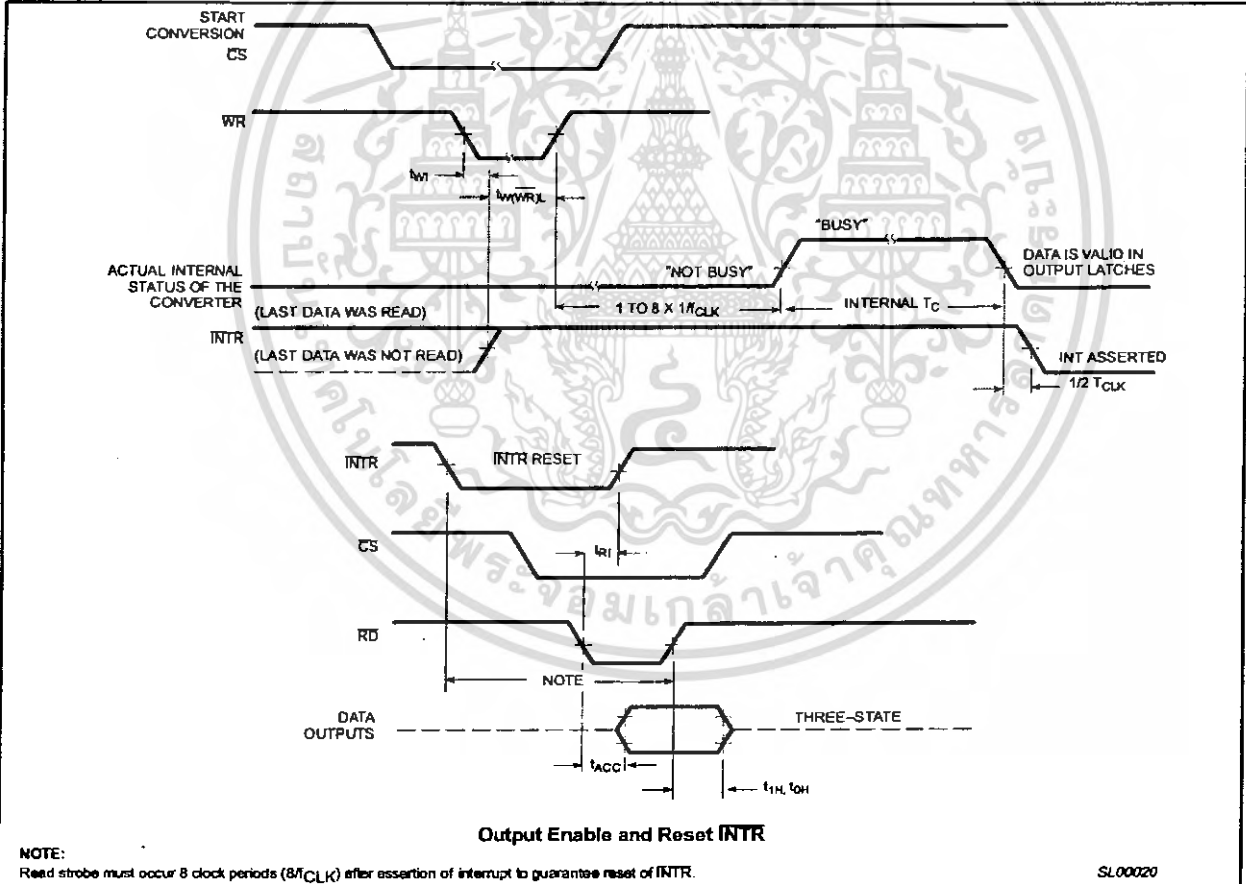


Figure 5. Timing Diagrams

CMOS 8-bit A/D converters

ADC0803/0804

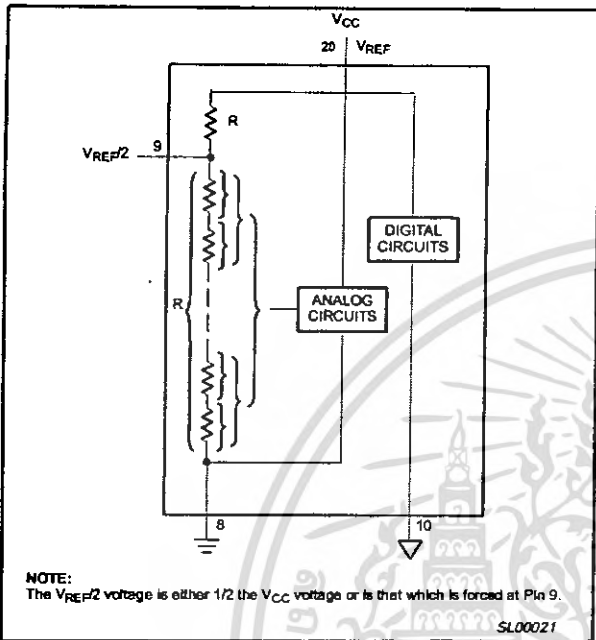


Figure 6. Internal Reference Design

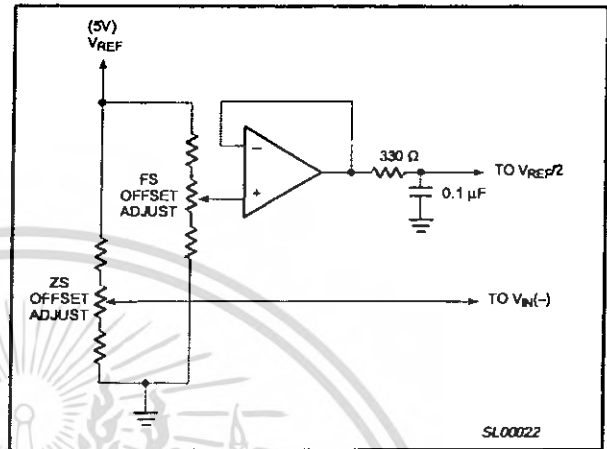


Figure 7. Offsetting the Zero Scale and Adjusting the Input Range (Span)

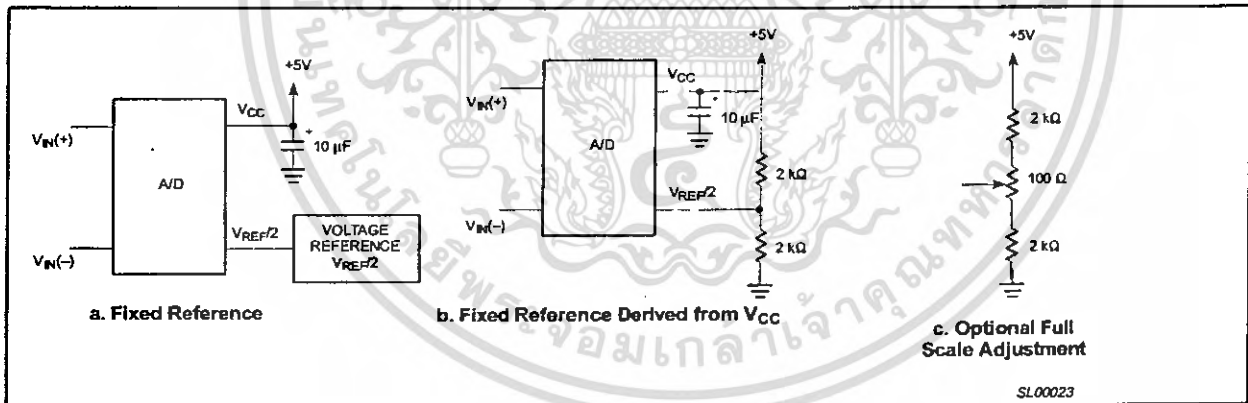


Figure 8. Absolute Mode of Operation

CMOS 8-bit A/D converters

ADC0803/0804

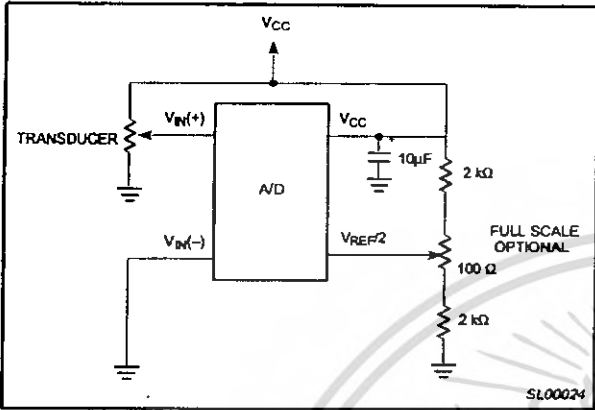


Figure 9. Ratiometric Mode of Operation with Optional Full Scale Adjustment

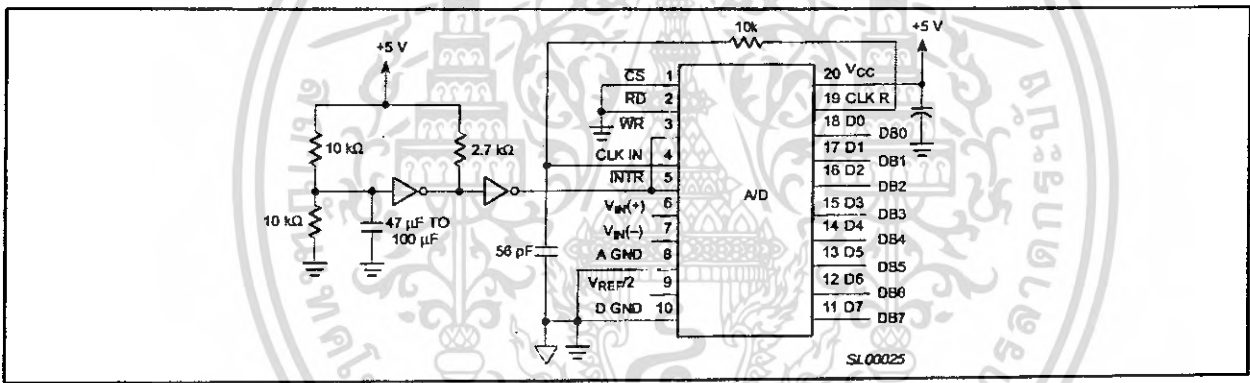


Figure 10. Connection for Continuous Conversion

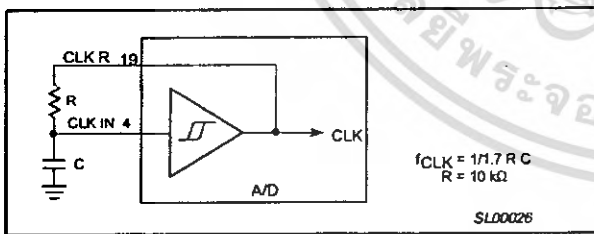


Figure 11. Self-Clocking the Converter

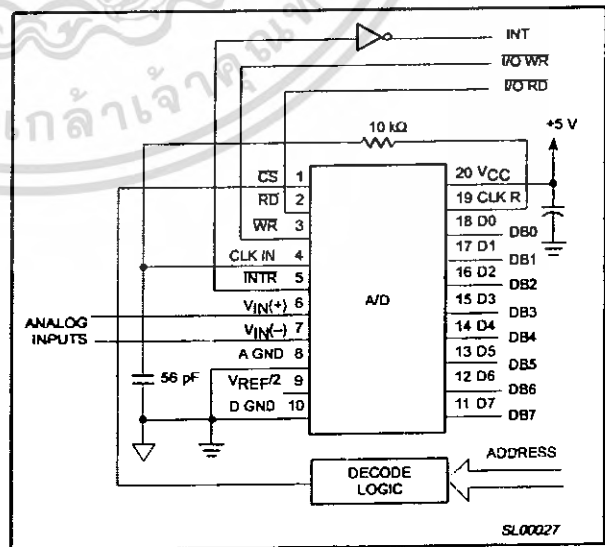


Figure 12. Interfacing to 8080A Microprocessor



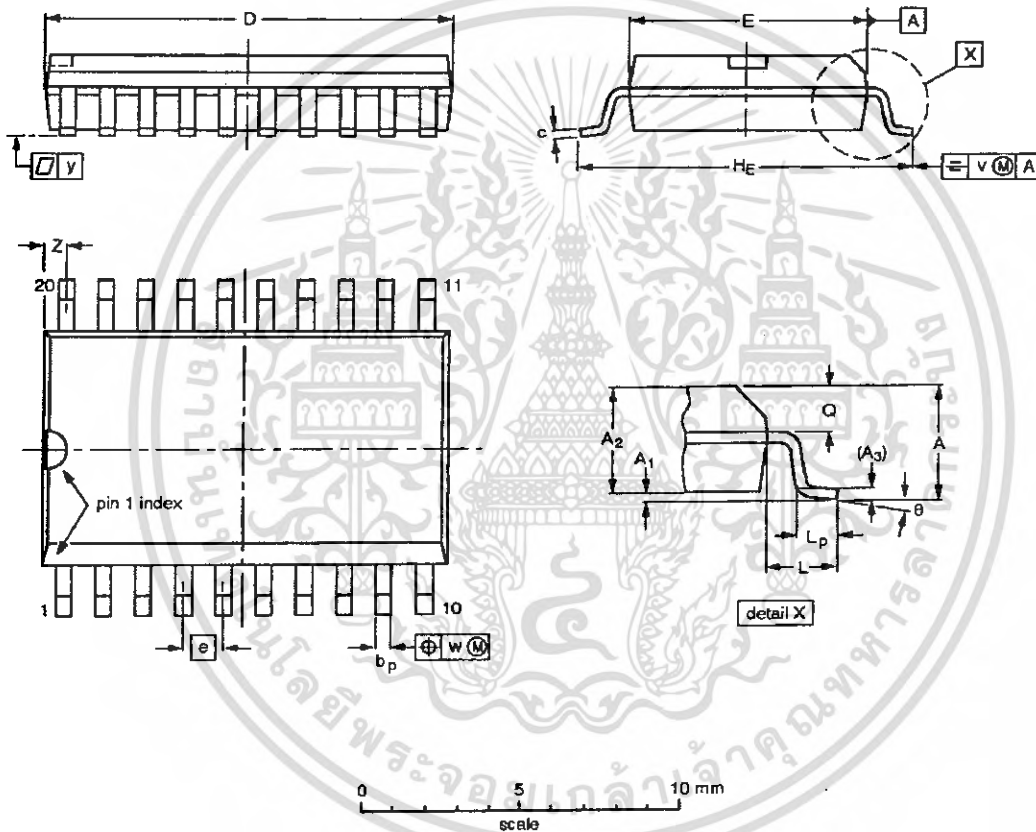


CMOS 8-bit A/D converters

ADC0803/0804

SO20: plastic small outline package; 20 leads; body width 7.5 mm

SOT163-1



DIMENSIONS (inch dimensions are derived from the original mm dimensions)

| UNIT   | A max. | A <sub>1</sub> | A <sub>2</sub> | A <sub>3</sub> | b <sub>p</sub> | c              | D <sup>(1)</sup> | E <sup>(1)</sup> | e     | HE             | L     | L <sub>p</sub> | Q              | v    | w    | y     | Z <sup>(1)</sup> | θ        |
|--------|--------|----------------|----------------|----------------|----------------|----------------|------------------|------------------|-------|----------------|-------|----------------|----------------|------|------|-------|------------------|----------|
| mm     | 2.65   | 0.30<br>0.10   | 2.45<br>2.25   | 0.25           | 0.49<br>0.36   | 0.32<br>0.23   | 13.0<br>12.6     | 7.6<br>7.4       | 1.27  | 10.65<br>10.00 | 1.4   | 1.1<br>0.4     | 1.1<br>1.0     | 0.25 | 0.25 | 0.1   | 0.9<br>0.4       | 8°<br>0° |
| inches | 0.10   | 0.012<br>0.004 | 0.096<br>0.089 | 0.01           | 0.019<br>0.014 | 0.013<br>0.009 | 0.51<br>0.49     | 0.30<br>0.29     | 0.050 | 0.419<br>0.394 | 0.055 | 0.043<br>0.016 | 0.043<br>0.039 | 0.01 | 0.01 | 0.004 | 0.035<br>0.016   |          |

Note

1. Plastic or metal protrusions of 0.15 mm maximum per side are not included.

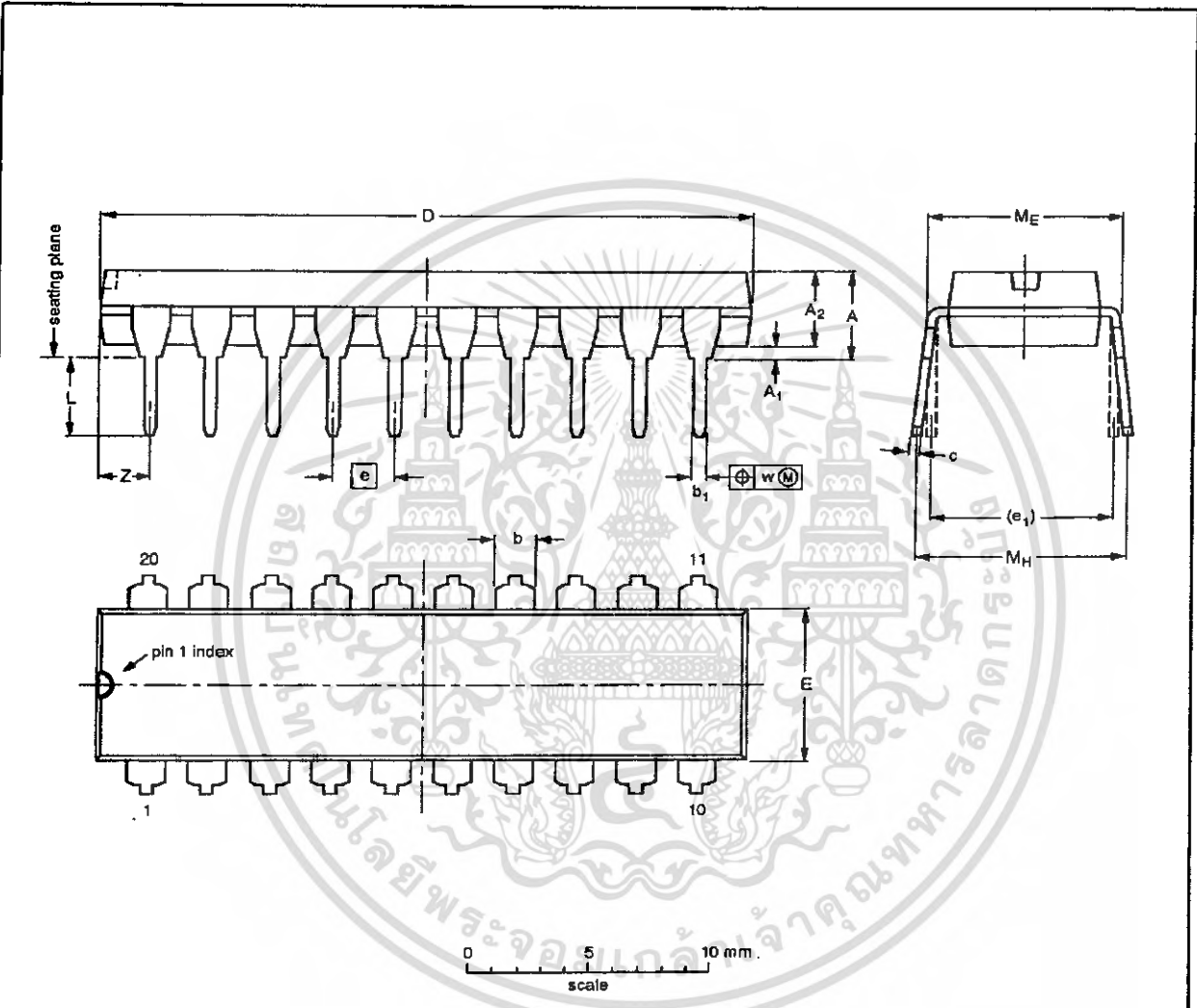
| OUTLINE VERSION | REFERENCES |        |      | EUROPEAN PROJECTION | ISSUE DATE           |
|-----------------|------------|--------|------|---------------------|----------------------|
|                 | IEC        | JEDEC  | EIAJ |                     |                      |
| SOT163-1        | 075E04     | MS-013 |      |                     | 97-06-22<br>99-12-27 |

CMOS 8-bit A/D converters

ADC0803/0804

DIP20: plastic dual in-line package; 20 leads (300 mil)

SOT146-1



DIMENSIONS (inch dimensions are derived from the original mm dimensions)

| UNIT   | A max. | A <sub>1</sub> min. | A <sub>2</sub> max. | b              | b <sub>1</sub> | c              | D <sup>(1)</sup> | E <sup>(1)</sup> | e    | e <sub>1</sub> | L            | M <sub>E</sub> | M <sub>H</sub> | w     | Z <sup>(1)</sup> max. |
|--------|--------|---------------------|---------------------|----------------|----------------|----------------|------------------|------------------|------|----------------|--------------|----------------|----------------|-------|-----------------------|
| mm     | 4.2    | 0.51                | 3.2                 | 1.73<br>1.30   | 0.53<br>0.38   | 0.36<br>0.23   | 26.92<br>26.54   | 6.40<br>6.22     | 2.54 | 7.62           | 3.60<br>3.05 | 8.25<br>7.90   | 10.0<br>8.3    | 0.254 | 2.0                   |
| Inches | 0.17   | 0.020               | 0.13                | 0.088<br>0.051 | 0.021<br>0.015 | 0.014<br>0.009 | 1.060<br>1.045   | 0.25<br>0.24     | 0.10 | 0.30           | 0.14<br>0.12 | 0.32<br>0.31   | 0.39<br>0.33   | 0.01  | 0.078                 |

Note

1. Plastic or metal protrusions of 0.25 mm maximum per side are not included.

| OUTLINE VERSION | REFERENCES |        |        | EUROPEAN PROJECTION | ISSUE DATE           |
|-----------------|------------|--------|--------|---------------------|----------------------|
|                 | IEC        | JEDEC  | EIAJ   |                     |                      |
| SOT146-1        |            | MS-001 | SC-603 |                     | 95-05-24<br>99-12-27 |

## CMOS 8-bit A/D converters

ADC0803/0804

## REVISION HISTORY

| Rev | Date     | Description   |
|-----|----------|---|
| _3  | 20021017 | <b>Product data; third version; supersedes data of 2001 Aug 03.</b><br>Engineering Change Notice 853-0034 28949 (date: 20020916).<br><b>Modifications:</b><br>• Add "Topside Marking" column to Ordering Information table. |
| _2  | 20010803 | <b>Product data; second version (9397 750 08926).</b><br>Engineering Change Notice 853-0034 26832 (date: 20010803).   |
| _1  | 19940831 | <b>Product data; initial version.</b><br>Engineering Change Notice 853-0034 13721 (date: 19940831).   |



## CMOS 8-bit A/D converters

ADC0803/0804

## Data sheet status

| Level | Data sheet status [1] | Product status [2] [3] | Definitions  |
|-------|-----------------------|------------------------|--|
| I     | Objective data        | Development            | This data sheet contains data from the objective specification for product development. Philips Semiconductors reserves the right to change the specification in any manner without notice.  |
| II    | Preliminary data      | Qualification          | This data sheet contains data from the preliminary specification. Supplementary data will be published at a later date. Philips Semiconductors reserves the right to change the specification without notice, in order to improve the design and supply the best possible product.             |
| III   | Product data          | Production             | This data sheet contains data from the product specification. Philips Semiconductors reserves the right to make changes at any time in order to improve the design, manufacturing and supply. Relevant changes will be communicated via a Customer Product/Process Change Notification (CPCN). |

[1] Please consult the most recently issued data sheet before initiating or completing a design.

[2] The product status of the device(s) described in this data sheet may have changed since this data sheet was published. The latest information is available on the Internet at URL <http://www.semiconductors.philips.com>.

[3] For data sheets describing multiple type numbers, the highest-level product status determines the data sheet status.

## Definitions

**Short-form specification** — The data in a short-form specification is extracted from a full data sheet with the same type number and title. For detailed information see the relevant data sheet or data handbook.

**Limiting values definition** — Limiting values given are in accordance with the Absolute Maximum Rating System (IEC 60134). Stress above one or more of the limiting values may cause permanent damage to the device. These are stress ratings only and operation of the device at these or at any other conditions above those given in the Characteristics sections of the specification is not implied. Exposure to limiting values for extended periods may affect device reliability.

**Application information** — Applications that are described herein for any of these products are for illustrative purposes only. Philips Semiconductors make no representation or warranty that such applications will be suitable for the specified use without further testing or modification.

## Disclaimers

**Life support** — These products are not designed for use in life support appliances, devices, or systems where malfunction of these products can reasonably be expected to result in personal injury. Philips Semiconductors customers using or selling these products for use in such applications do so at their own risk and agree to fully indemnify Philips Semiconductors for any damages resulting from such application.

**Right to make changes** — Philips Semiconductors reserves the right to make changes in the products—including circuits, standard cells, and/or software—described or contained herein in order to improve design and/or performance. When the product is in full production (status 'Production'), relevant changes will be communicated via a Customer Product/Process Change Notification (CPCN). Philips Semiconductors assumes no responsibility or liability for the use of any of these products, conveys no license or title under any patent, copyright, or mask work right to these products, and makes no representations or warranties that these products are free from patent, copyright, or mask work right infringement, unless otherwise specified.

## Contact information

For additional information please visit  
<http://www.semiconductors.philips.com> Fax: +31 40 27 24825

For sales offices addresses send e-mail to:  
[sales.addresses@www.semiconductors.philips.com](mailto:sales.addresses@www.semiconductors.philips.com)

© Koninklijke Philips Electronics N.V. 2002  
 All rights reserved. Printed in U.S.A.

Date of release: 10-02

Document order number: 9397 750 10538

*Let's make things better.*

Philips  
Semiconductors



**PHILIPS**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This datasheet has been download from:

[www.datasheetcatalog.com](http://www.datasheetcatalog.com)

Datasheets for electronics components.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้