สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

มัลติฟอร์แมต คาเมรา

PB

นายระวี พรหมหลวงศรี

นายวีระรัตน์ ไทยอุบุญ

ปพ.
วว๘๓
2535

เลขหมู่.....
เลขทะเบียน.....
วัน,เดือน,ปี.....

b1255407

โครงงานพิเศษนี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรวิทยาศาสตรบัณฑิต

ภาควิชา ฟิสิกส์ประยุกต์

คณะวิทยาศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา

2535

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MULTIFORMAT CAMERA

Mr. RAVEE PHOMLONGSRI

Mr. VEERARAT THAIUBOON

A Special Project Submitted in Partial Fulfillment of the

Reguirement for the Degree of Bachelor of Science

Department of Appiled Physics

Faculty of science

King Mongkut's Institute of Technology Ladkrabang

1992

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อโครงงานพิเศษ มัลติฟอร์แมต คาเมรา

โดย นายระวี พรหมหลวงศรี

นายวีระรัตน์ ไทยอุบุญ

ภาควิชา ฟิสิกส์ประยุกต์

อาจารย์ที่ปรึกษา ดร.ปรีชา เทียนสมประสงค์

ผศ.สุรพล รักวิจัย

อ.อัครินทร์ คุณกิติ

ภาควิชาฟิสิกส์ประยุกต์ คณะวิทยาศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง อนุมัติให้นับโครงงานพิเศษนี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรวิทยาศาสตร์บัณฑิต

(ดร.เสน่ห์ เอกะวิภาต) หัวหน้าภาควิชาฟิสิกส์ประยุกต์

คณะกรรมการโครงงานพิเศษ

(อ.อนุพงษ์ สรงประภา) ประธานกรรมการ

(ดร.ปรีชา เทียนสมประสงค์) กรรมการ (อาจารย์ที่ปรึกษา)

(ผศ.สุรพล รักวิจัย) กรรมการ (อาจารย์ที่ปรึกษา)

(อ.อัครินทร์ คุณกิติ) กรรมการ (อาจารย์ที่ปรึกษา)

(อ.อนุชิต จารุวนาวัฒน์) กรรมการ

ลิขสิทธิ์ของภาควิชาฟิสิกส์ประยุกต์ คณะวิทยาศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทคัดย่อ

หัวข้อโครงงานพิเศษ	MULTIFORMAT CAMERA
นักศึกษา	นายระวี พรหมหลวงศรี
	นายวีระรัตน์ ไทยอุบุญ
อาจารย์ที่ปรึกษา	ดร.ปรีชา เทียนสมประสงค์
	ผศ.สุรพล รักวิจัย
	อ.อัครินทร์ คุณกิติ
ภาควิชา	ฟิสิกส์ประยุกต์
ปีการศึกษา	พ.ศ.2534

บทคัดย่อ

มัลติฟอร์แมตคาเมรา เป็นเครื่องบันทึกภาพสำหรับการตรวจวินิจฉัยด้วยเครื่อง Computerized Axial Tomography สำหรับโครงงานพิเศษนี้จะทำเกี่ยวกับการออกแบบและสร้างโครงภายนอกของเครื่องซึ่งได้ออกแบบเพื่อใช้กับฟิล์มเอ็กซเรย์ขนาด 14x17 นิ้วสามารถบันทึกภาพได้ถึง 12 ภาพในฟิล์ม 1 แผ่นโดยใช้สเตปปิ้งมอเตอร์เป็นตัวเคลื่อนเลนส์สำหรับถ่ายภาพ และใช้ไมโครโปรเซสเซอร์ CP180 Control pack ต่อกับวงจรขับสเตปปิ้งมอเตอร์คู่ในการควบคุมสเตปปิ้งมอเตอร์และทำคีย์บอร์ดสำหรับเลือกจำนวนภาพที่ต้องการในฟิล์ม 1 แผ่น และได้ใช้โปรแกรมภาษาแอสแซมบลี้ในการควบคุมสเตปปิ้งมอร์เตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Special Project Title Multiformat Camera

Name Mr. Ravee Phomlongsri
Mr. Veerarat thaiuboon

Special Project Advisor Asist Pro.Dr. Preecha Tiansomprasong
Asist Pro. Surapol Rukvijai
Mr. Arkharin Khunkitti

Department Applied Physics

Acamic Year 1991

Abstract

Multiformat camera is equiment for storing the images detected by a Computerized Axial Tomography instrument. This special project is about design and construction of external structure of the instrument designed to be used with X-ray film of size 14X17 inches. It can record up to about 12 pictures in a frame by use stepping motor move lens for photographic. And use microprocesser CP180 Control pack with circuit that drive dual stepping motors to control stepping motors and make keyboard for select number of picture in 1 frame of film. Assembly Language was had for control the stepping motor.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

ขอขอบพระคุณอาจารย์ทุกท่านที่ได้ให้คำแนะนำต่างๆในการทำงานโครงงานพิเศษนี้ และขอขอบคุณคณะกรรมการ ที่กรุณาช่วยตรวจทานแก้ไขข้อบกพร่องของรายงานฉบับนี้ให้ถูกต้องยิ่งขึ้น

ขอขอบคุณเป็นพิเศษสำหรับ

คุณอัครินทร์ คุณกิติ ที่ช่วยให้คำแนะนำในการสร้างเครื่องมัลติฟอร์แมตคาเมรา

คุณถิรเจต พันนาไพร ที่ช่วยในด้านซอฟแวร์สำหรับใช้ในโครงงานพิเศษ

รุ่นพี่ทุกคนที่ศูนย์วิจัยสำหรับคำแนะนำต่างๆ รวมถึงอุปกรณ์ในการทำ

ขอขอบคุณเพื่อนทุกคนที่ให้กำลังใจ

ขอบคุณเป็นอย่างสูง

ระวี พรหมหลวงศรี

วีระรัตน์ ไทยอุบุญ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

	หน้า
บทคัดย่อภาษาไทย	ก
บทคัดย่อภาษาอังกฤษ	ข
กิตติกรรมประกาศ	ค
สารบัญ	ง
สารบัญตาราง	ฉ
สารบัญรูป	ช
บทที่ 1 บทนำ	1
บทที่ 2 ทฤษฎีและหลักเกณฑ์	4
2.1 Photography	4
2.1.1 Display characteritic	4
2.1.2 Print and Transparacies	6
2.1.3 ลักษณะของ Exposure	7
2.1.4 การปฏิบัติ	8
2.1.5 การถ่ายภาพ	9
2.1.5.1.Scale factor	10
2.1.5.2.โพกัส	11
2.1.5.3.Exposure	12
2.2 สิ่งที่จำเป็นในการบันทึกภาพโดยใช้เครื่อง Multiformat camera	12
2.2.1 Len aperture	12
2.2.2 ฟิล์ม	13
2.2.3 Cassette	16
2.3 ทฤษฎีและหลักการทำงานของสเตปปิ้งมอเตอร์	18
2.3.1. นิยามของสเตปปิ้งมอเตอร์	18
2.3.2. หลักการทำงานของสเตปปิ้งมอเตอร์	18
2.3.3. การแบ่งชนิดของสเตปปิ้งมอเตอร์	20
2.3.3.1 Variable Reluctance	20
2.3.3.2 Permanent Magnet	29

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หน้า

2.3.3.3 Hybrid Stepping Motor 31
2.4 การใช้ 8255 PIA กับ Z80180 36
2.4.1. รายละเอียดเกี่ยวกับ 8255 36
2.4.2. รายละเอียดการจัดเรียงขาของ 8255 37
2.4.3. การต่อ 8255 เข้ากับ Z80180 38
2.4.4. 8255 Read และ Write register 40
2.4.5. โหมด 0 Basic register I/O 41
2.4.6. การใช้งาน 8255 ในโหมด 1 43
2.4.7. การใช้งาน 8255 ในโหมด 2 44
บทที่ 3 การวิจัยและการดำเนินงาน 46
3.1 การออกแบบเครื่องมัลติฟอร์แมตคาเมรา 46
3.2 การออกแบบที่เคลื่อนเลนส์ 48
3.3 วงจรขับ X-Y สเตปปิ้งมอเตอร์ 49
3.4 CP-180 Control Pack 55
3.4.1 Z80180 56
3.5 การทำคีย์บอร์ด 57
3.5.1 แป้นควบคุมด้านหน้า 59
3.5.2 วงจรรวมของคีย์บอร์ด 60
3.6 ส่วนของโปรแกรม 60
บทที่ 4 ผลการวิจัยและวิจารณ์ 63
บทที่ 5 สรุปผลการวิจัย 69
ภาคผนวก ก
ภาคผนวก ข
หนังสืออ้างอิง
ประวัติผู้เขียน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

		หน้า
ตารางที่ 1	One-excitation	50
ตารางที่ 2	Two-excitation	51
ตารางที่ 3	One-twi excitation	51

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป

		หน้า
รูปที่ 2.1	แสดงความสัมพันธ์ระหว่าง Brightness กับ Bar number	5
รูปที่ 2.2	แสดงความสัมพันธ์ระหว่าง echo amplitude กับ display brigtness	5
รูปที่ 2.3	แสดงความสัมพันธ์ระหว่าง Film exposure กับ Density characteristics	7
รูปที่ 2.4	แสดงการใช้ฟิล์ม	8
รูปที่ 2.5	แสดงถึงระบบ Bistable	9
รูปที่ 2.6	แสดงผลของการลดหน้ากล้องที่มีต่อ Depth of field	11
รูปที่ 2.7	แสดงความสัมพันธ์ระหว่างช่วง Log ของ Exposure และ Low contrast film	14
รูปที่ 2.8	แสดงความสัมพันธ์ระหว่าง ความไวของฟิล์มแต่ละชนิด กับแสงสีต่างๆ	14
รูปที่ 2.9	แสดงการแบ่งภาพโมเดลต่างๆ	16
รูปที่ 2.10	แสดงภาพของคาสเซท	17
รูปที่ 2.11	การใส่ฟิล์มในคาสเซท	17
รูปที่ 2.12	แสดงแรงดึงดูดทำให้เกิดแรงบิดที่หมุนอเมเจอร์ให้ไปอยู่ในตำแหน่งสมดุลย์	18
รูปที่ 2.13	แสดงถึงสนามแม่เหล็กที่เกิดขึ้นในลักษณะต่างๆ	19
รูปที่ 2.14	VR Stepping motor แบบสแต็คเดียว	21
รูปที่ 2.15	แสดงลำดับการสวิทช์ 3 สเตปของวีอาร์สเตปมอเตอร์	23
รูปที่ 2.16	แสดงโครงสร้างของวีอาร์สเตปปิ้งมอเตอร์	24
รูปที่ 2.17	แสดงลำดับการสเตปของ VRSM แบบ 3 เฟส	26
รูปที่ 2.18	แสดงถึง VRSM แบบ 3 เฟส	28
รูปที่ 2.19	โครงสร้างของสเตปมอเตอร์แบบแท่งแม่เหล็กถาวร	30
รูปที่ 2.20	โครงสร้างของไฮบริดสเตปมอเตอร์	31
รูปที่ 2.21	วงจรแม่เหล็กของ HSM	33
รูปที่ 2.22	ลำดับ 4 เฟสของ HSM แบบ 2 เฟส	34

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หน้า

รูปที่ 2.23 แสดงบล็อกไดอะแกรมของ 8255 36

รูปที่ 2.24 แสดงผังวงจรการถอดรหัสการเลือกพอร์ทของ 8255 39

รูปที่ 2.25 แสดงวิธีการต่อขา WR และ RD เข้ากับระบบของ Z80180 39

รูปที่ 2.26 แสดงรายละเอียดแต่ละบิทของรีจิสเตอร์ของ 8255 41

รูปที่ 2.27 บล็อกไดอะแกรมแสดงลักษณะการทำงานของการติดต่อระหว่าง 8255กับอุปกรณ์ภายนอกในลักษณะHandshake 43

รูปที่ 2.28 บล็อกไดอะแกรมแสดงการทำงานของพอร์ท A ในโหมด 2 44

รูปที่ 2.29 แสดงรายละเอียดของแต่ละขาของพอร์ท C ในโหมด 2 45

รูปที่ 3.1 แบบเครื่องมัลติฟอร์แมต 47

รูปที่ 3.2 ที่เคลื่อนเลนส์ 48

รูปที่ 3.3 แสดงโครงสร้างของสเตปมอเตอร์ 49

รูปที่ 3.4 แสดงมุมของโรเตอร์ 50

รูปที่ 3.5 แสดงวงจรซีเคว้นลอจิก 52

รูปที่ 3.6 แสดงไดอะแกรมเวลาของพัลส์ที่ได้จากวงจรซีเคว้น 53

รูปที่ 3.7 แสดงถึงวงจรทรานซิสเตอร์ที่ใช้ขับมอเตอร์ 54

รูปที่ 3.8 วงจร 8255 ขับสเตปปิ้งมอเตอร์ 55

รูปที่ 3.9 โครงสร้างของ Z80180 57

รูปที่ 3.10 แผนผังแสดงการต่อ 8255 เข้ากับคีย์บอร์ดขนาด 12คีย์ 58

รูปที่ 3.11 วงจรคีย์บอร์ด C080-C083 61

รูปที่ 3.12 วงจรคีย์บอร์ด C090-C093 62

รูปที่ 4.1 แสดงรูปร่างของมัลติฟอร์แมต 63

รูปที่ 4.2 ที่เคลื่อนเลนส์สำหรับถ่ายภาพ 64

รูปที่ 4.3 คีย์บอร์ด 64

รูปที่ 4.4 ไมโครโปรเซสเซอร์ CP180 65

รูปที่ 4.5 วงจรขับสเตปปิ้งมอเตอร์ 65

รูปที่ 4.6 สเตปปิ้งมอเตอร์ 66

รูปที่ 4.7 14X17 film small 66

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

		หน้า
รูปที่ 4.8	14X17 film medium	67
รูปที่ 4.9	14X17 film large	67

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1

บทนำ

มัลติฟอร์แมต คาเมรา

ในการตรวจผู้ป่วยเพื่อวินิจฉัยโรคด้วยเครื่องอัลตราซาวด์ จำเป็นต้องมีการบันทึกภาพที่สนใจเก็บไว้ ซึ่งในปัจจุบันนี้มีวิธีการบันทึกภาพทางอัลตราซาวด์อยู่หลายวิธี แต่จากการศึกษาวิธีต่างๆพบว่าแต่ละวิธีมีข้อเสีย ดังเช่น การบันทึกภาพโดยใช้ฟิล์มโพลารอยด์ ถึงแม้จะมีข้อดีที่ว่าวิธีที่ใช้เป็นวิธีที่สะดวกและรวดเร็ว แต่มีข้อเสียคือ ความสามารถในการให้ความคมชัดต่ำ และฟิล์มโพลารอยด์มีราคาแพง การบันทึกภาพโดยใช้ strip chart (ใช้ใน Echocardiography)มีข้อเสียที่ว่าต้องใช้ทุนทรัพย์ในการติดตั้งเครื่องมือสูง และ ความคมชัด ที่สามารถให้ได้มีขีดจำกัด การบันทึกภาพโดยใช้เครื่องวีดีโอเทป จะมีข้อดีที่ภาพที่ได้มีขนาดใหญ่และเรียงภาพอย่างง่ายๆ มีความคมชัดที่ดี ในการบันทึกภาพไม่ต้องเสียค่าใช้จ่ายมาก แต่มีข้อเสียคือ ใช้ทุนทรัพย์ในการติดตั้งมาก และเครื่องมือบันทึกภาพมีความไม่แน่นอน

จากข้อเสียของการบันทึกภาพแต่ละวิธีที่กล่าวมาพบว่า ปัญหาใหญ่อยู่ตรงที่ไม่มีเครื่องมือที่ใช้ค่าใช้จ่ายในการติดตั้งเครื่องมือและค่าใช้จ่ายในการบันทึกภาพน้อย แต่ให้ความคมชัดดี ด้วยเหตุนี้จึงมีการประดิษฐ์เครื่องมือบันทึกภาพแบบ มัลติฟอร์แมต คาเมรา (Multiformat camera) คือสามารถบันทึกภาพที่สนใจหลายภาพได้ในฟิล์ม 1 แผ่นฟิล์มที่ใช้ราคาถูกกว่าฟิล์มโพลารอยด์และในการล้างฟิล์มก็สามารถล้างได้โดยเครื่องล้างฟิล์มอัตโนมัติทั่วไปจากข้อดีเหล่านี้การบันทึกภาพด้วยวิธีนี้จึงเป็นที่นิยมในการบันทึกภาพที่เกิดจากอัลตราซาวด์และ Computerized Axial Tomography (เครื่อง CT)

มีการศึกษาและประดิษฐ์เครื่องบันทึกภาพชนิด Multiformat film เพื่อที่จะให้ได้เครื่องบันทึกภาพที่สมบูรณ์ที่สุด ดังเช่นปี 1976 ได้มีการพัฒนาเครื่อง Multifilm holder สำหรับ Real-time ultrasound โดย Andrew M. Fried และ Richard C. Huessman มีลักษณะเป็น ฟิล์มโฮลเดอร์ ถูกติดตั้งบน Oscilloscope camera เหมือนเครื่อง Diagnosis อื่นๆ และเนื่องจาก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น ไม่อนุญาตให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารนี้ทุกครั้งที่มีการนำไปใช้

ภาพทาง Viewing port ซึ่งเป็นผลมาจากการถ่ายภาพลงบนฟิล์ม และ view ของ Oscilloscope Image จะกระทำพร้อมกันในเวลาเดียวกันไม่ได้ ทางหนึ่งที่แก้ปัญหาก็คือ การเพิ่ม Oscilloscope ขึ้นมาอีกเครื่องหนึ่งแต่เป็นการแก้ปัญหาที่ไม่ดีเพราะจะทำให้เกิดความยุ่งยากในการติดตั้งและประการสำคัญคือ ราคาจะแพงขึ้นด้วย เพราะฉะนั้นทางที่ดีต้องมีการดัดแปลงจากเครื่องที่มีอยู่ในเวลานี้ ให้มีประสิทธิภาพดี โดยการเคลื่อน Viewing port จากกล้องและกั้นด้วย Three-sided opaque plastic ที่ยืดขยายได้ ยึดอยู่ที่ระหว่าง 2 Viewing port และถูกยกขึ้นเป็นมุม 20.6 องศา ทางด้าน port ที่ไม่มี slide plate บน film holder ขณะที่เตรียมพร้อมสำหรับ full vein ของ Oscilloscope screen Real-time study ทั้งหมดจะถูกบันทึก 6 ภาพใน 1 ฟอร์แมต ของฟิล์มขนาด 25x25 ซม.หรือ 8x10 นิ้ว ข้อได้เปรียบก็คือ สะดวกในการจับถือ การเก็บ และประการสำคัญคือลดค่าใช้จ่ายลง

ปี 1982 ได้มีการประดิษฐ์ Multiformat ฟิล์มโฮลเดอร์ แบบง่ายๆขึ้นโดย จิโรจน์ สุชาติโต และคณะชาวไทย ซึ่งสามารถบันทึกภาพได้ 6 ภาพใน 1 ฟิล์ม (ฟิล์มมีขนาด 25x25 ซม.(8x10")) มีวิธีการโดยการหมุนฟิล์มขึ้นด้านบนเก็บไว้ในที่ใส่ฟิล์ม เทคนิคนี้จะลดขนาดของส่วนบนของ ฟิล์มโฮลเดอร์ และกล้องถ่ายรูปยังคงเดิมไม่มีการแก้ไข ตำแหน่งของภาพที่ถูกบันทึกจะอยู่ในแนวขนานกับหน้ากล้อง ทำให้การเลื่อน film holder ไปให้สุดอีกด้านหนึ่งของ ฟิล์มโฮลเดอร์ สำหรับการบันทึกภาพถัดไปในแนวเดียวกัน ในการหมุนฟิล์มจากด้านล่างขึ้นด้านบน จะทำโดยการหมุนฟิล์มตามเข็มนาฬิกา 3 รอบ จะมี marker เพื่อเป็นตัวแสดงว่าฟิล์มอยู่ในแนวที่ถูกต้อง film holder จะมี focusing screen ที่สามารถแยกออกมาได้ เพราะฉะนั้นจึงสามารถพัฒนาใช้กับกล้องถ่ายรูปได้ จะใช้ฟิล์มแบบ single coated สำหรับ อัลตราซาวด์ , Tomography Scintigraphy

สำหรับโครงงานพิเศษนี้ เป็นส่วนหนึ่งของการสร้างเครื่องมัลติฟอร์แมต คาเมรา ซึ่งเป็นทุนวิจัยเรื่องการสร้างภาพตัดขวางโดยการใช้รังสีเอ็กซ์ รังสีเอกซ์ที่ใช้ในการสร้างภาพจะหมุนรอบเป็นวงกลมและด้านตรงข้ามจะมีตัวรับรังสี จากนั้นจะประมวลผลโดยการสร้างภาพด้วยคอมพิวเตอร์หลังจากนั้นนำภาพที่ได้ส่งไปยังเครื่อง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

มัลติฟอร์แมต คาเมรา เพื่อนำภาพไปถ่ายลงบนฟิล์มเอ็กซเรย์ ส่วนที่ทำในโครงงานพิเศษนี้ได้แก่การออกแบบโครงสร้างภายนอกของเครื่องมัลติฟอร์แมต คาเมรา และตัวควบคุมเลนส์ที่ใช้ถ่ายภาพโดยการนำระบบไมโครโปรเซสเซอร์มาใช้ในการควบคุมสเตปปิ้งมอเตอร์ ไมโครโปรเซสเซอร์ที่นำมาใช้คือ Z80180 เป็นตัวสั่งงานผ่านวงจรขับสเตปปิ้งมอเตอร์โดยการเขียนโปรแกรมภาษาแอสแซมบลี้ควบคุมการเลือกจำนวนภาพที่ต้องการในฟิล์มเอ็กซเรย์ 1 แผ่น โดยการกดคีย์ ซึ่งกำหนดให้จำนวนภาพที่สามารถถ่ายได้เท่ากับ 12 ภาพต่อฟิล์ม 1 แผ่น

วัตถุประสงค์ในการทำโครงงานพิเศษนี้

1. ออกแบบโครงสร้างภายนอกของเครื่องมัลติฟอร์แมต คาเมรา และตัวควบคุมเลนส์ที่ใช้ถ่ายภาพโดยการนำระบบไมโครโปรเซสเซอร์มาใช้ในการควบคุมสเตปปิ้งมอเตอร์
2. เพื่อศึกษาการทำงานของสเตปปิ้งมอเตอร์
3. เพื่อศึกษาการทำงานของไมโครโปรเซสเซอร์ Z80180

ประโยชน์ที่ได้รับจากการทำโครงงานพิเศษ

1. เข้าใจการทำงานของเครื่องมัลติฟอร์แมต คาเมรา
2. เข้าใจการทำงานของสเตปปิ้งมอเตอร์และระบบการควบคุม
3. ได้ประสบการณ์ในการค้นคว้า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2

ทฤษฎีและการทำงาน

ในบทนี้จะกล่าวถึงการบันทึกภาพของเครื่องมัลติฟอร์แมตคาเมรา ซึ่งเป็นเรื่องเกี่ยวกับการถ่ายภาพ และการเลือกชนิดของฟิล์ม ส่วนทฤษฎีที่เกี่ยวข้องกับโครงงานพิเศษนี้จะเป็นเรื่องของสเตปปิ้งมอเตอร์และระบบไมโครโปรเซสเซอร์ที่นำมาใช้ในโครงงานนี้

2.1 PHOTOGRAPHY

การบันทึกภาพที่ใช้กันอย่างกว้างขวางคือ การบันทึกภาพโดยการถ่ายภาพ ซึ่งก่อนถ่ายต้องใช้เวลาสักครู่เพื่อสำรวจดูรายละเอียดต่างๆ เพื่อให้ภาพออกมาดีที่สุด ปัญหาต่างๆของการถ่ายภาพขึ้นอยู่กับ

1.การเลือกฟิล์มให้เหมาะสม

2.เทคนิคที่ใช้ในการถ่ายภาพ เพื่อให้ได้ภาพที่ดีที่สุด

ฟิล์ม

ในการเลือกฟิล์มต้องพิจารณาถึง

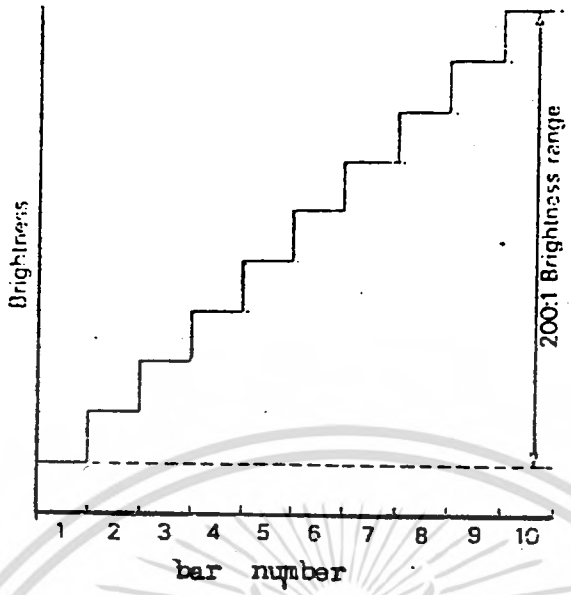
1.สิ่งที่ต้องการถ่ายภาพ

2.สิ่งที่ต้องการดู

2.1.1 DISPLAY CHARACTERITIC

การเปลี่ยนสัญญาณภาพที่ต้องการให้ปรากฏบนภาพถ่าย มีส่วนประกอบ 2 ลักษณะ คือ gray scale กับ non-gray scale (conventional) การเปลี่ยนสัญญาณแบบ gray scale สามารถแสดงให้เห็นบนทีวีมอนิเตอร์ คือ สามารถเห็นภาพ (pattern ทั้งหมด)จากจอทีวี ประกอบด้วยชุดต่างๆระยะต่างๆของการเปลี่ยนจุดจากดำสุดไปยังขาวสุดปรากฏให้เห็น และเมื่อทำการกำจัดความสว่างที่ต่อเนื่องกันใน bar แล้วนำมาเขียนกราฟระหว่าง brightness กับ bar number

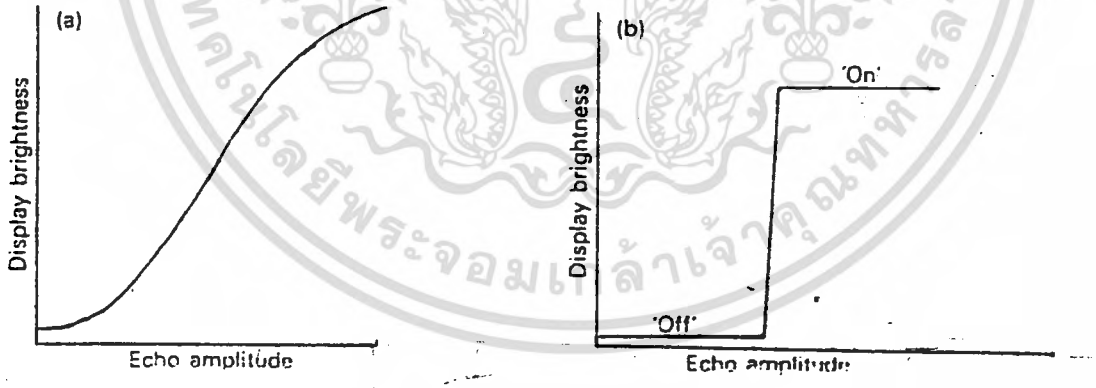
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.1 แสดงความสัมพันธ์ระหว่าง Brightness กับ bar number

จากรูป 2.1 สามารถประมาณช่วงความสว่าง โดยเปรียบเทียบที่สว่างที่สุดกับมืดที่สุด 200/1 คืออัตราส่วนของความสว่างที่สุดกับมืดที่สุดที่มอนิเตอร์สามารถทำได้

อีกกรณีหนึ่ง แทนที่จะเขียนกราฟระหว่าง brightness กับ bar number กลับเขียนระหว่าง echo amplitude กับ brightness



รูปที่ 2.2 แสดงความสัมพันธ์ระหว่าง echo amplitude กับ display - brightness (a) gray scale และ (b)bistable displays

ซึ่งตามรูป 2.2(a)ช่วงความสว่างยังเป็น 200/1 (ตามแนวตั้ง) แต่ตามแกนนอนเป็น echo amplitude ถ้าเขียนกราฟเป็น conventional และ bistable system จะได้กราฟเหมือนรูป 2.2(b)แสดงว่า echo เล็กๆไม่เป็นสาเหตุให้เกิดความสว่างขึ้นจน amplitude เพิ่มขึ้นจุดหนึ่งจะทำให้เกิดความสว่าง

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

มากที่สุด

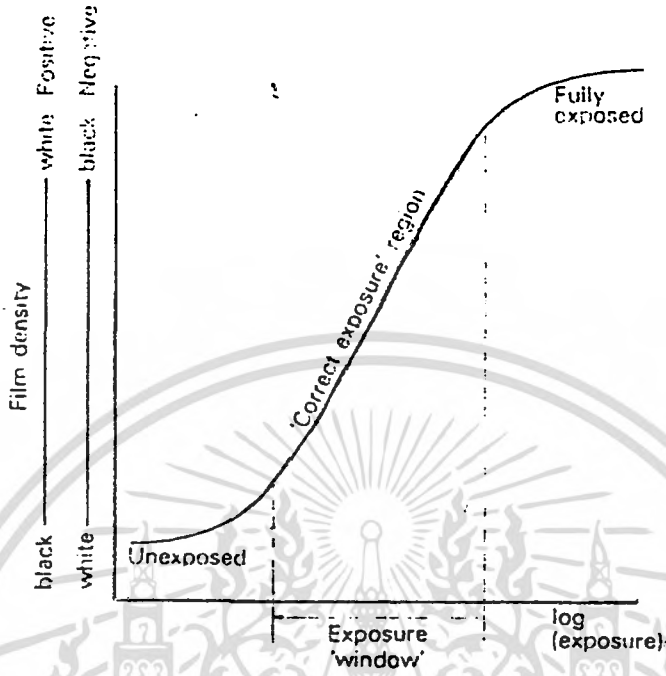
2.1.2 PRINT AND TRANSPARANCIES

การศึกษาความสัมพันธ์ของคุณสมบัติของ Display Characteristic กับ Film Characteristic อันดับแรกที่พิจารณาก็คือสิ่งที่ปรากฏบนภาพถ่าย แสงที่ตกกระทบบนภาพถ่ายแล้วสะท้อนออกมาให้เห็นเป็นภาพ บริเวณที่โดนแสงมากจะเห็นเป็นพื้นที่ขาวบริเวณที่โดนแสงน้อยจะเป็นพื้นที่สีดำ ถ้าจะวัดแสงสะท้อนที่เกิดขึ้นจากภาพถ่าย โดยวัดจากพื้นที่สีดำและขาวที่ปรากฏ เราสามารถคำนวณช่วงของความสว่างที่อยู่ในภาพถ่าย ในทางปฏิบัติในบริเวณพื้นที่สีขาวในภาพถ่ายจะสะท้อนแสงได้ 96% ในบริเวณพื้นที่สีดำจะสะท้อนแสงได้ 3% หมายความว่าช่วงสว่างมากที่สุดที่ปรากฏบนภาพถ่ายคือ 32/1 ในวัสดุที่ใช้ถ่ายภาพทั้งหมด ไม่ว่าจะเป็น Hardcopy ,ฟิล์มโพลารอยด์ ดังนั้นถ้าต้องการบันทึกภาพจากทีวีมอนิเตอร์โดยใช้การถ่ายภาพนี้ จะทำให้สูญเสียช่วงของความสว่างไป(ซึ่ง brightness - range ที่ได้จากทีวีมอนิเตอร์ คือ 200/1 เพื่อจะได้ภาพมองเห็นดีที่สุด) ดังนั้นถ้าต้องการบันทึก Display บน สิ่งที่ใช้บันทึกภาพ เช่นฟิล์ม จะทำให้ Contrast ลดลง ภาพที่ได้จะขมุกขมัวและไม่มีความคมชัด จึงจำเป็นต้องใช้มอนิเตอร์ชนิดพิเศษ หรือระบบที่ปรับความคมของภาพโดยอัตโนมัติ

อีกประการหนึ่งคือ การเลือกฟิล์ม เพื่อให้แสดงช่วงความสว่างได้กว้าง สิ่งที่ปรากฏในภาพเป็นบริเวณที่โปร่งใส (Transparency) บริเวณที่ขาวของบริเวณที่โปร่งใสจะมีการส่องผ่านของแสง ในทางปฏิบัติมีการส่องผ่านแสงถึง 99% แต่บริเวณมืดจะเหมือนกับไม่มีการส่องผ่านแสง เพราะมีการส่องผ่านแสงเพียง 0.1% จึงได้ Brightness range ของฟิล์ม 1000/1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.1.3 ลักษณะของ EXPOSURE



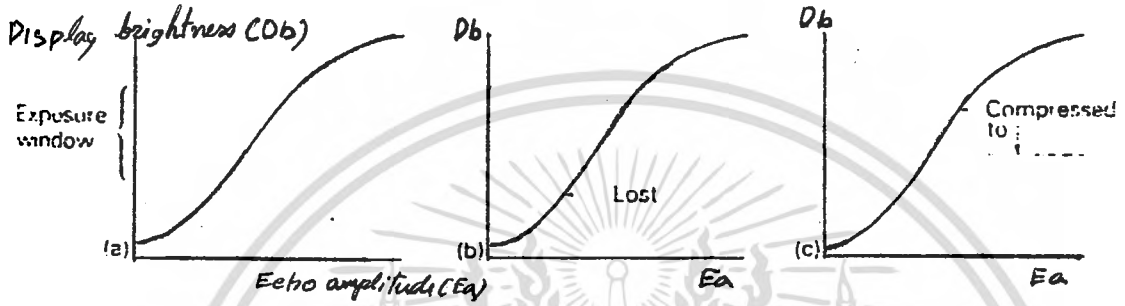
รูปที่ 2.3 แสดงความสัมพันธ์ระหว่าง Film exposure กับ Density characteristics ช่วงของ Correct exposure บนแกน exposure เรียกว่า Exposure window ของฟิล์ม

คุณสมบัติของฟิล์มยังขึ้นกับการให้ความเข้มของแสงที่ตกกระทบบนฟิล์ม, เวลาที่ใช้ (exposure/time)ที่ทำให้ปรากฏเงาบนฟิล์ม พิจารณาฟิล์มที่ง่ายๆ ฟิล์มจะดำขึ้นเมื่อให้ความเข้มแสงมากขึ้น จากรูป 2.3 จะเห็นว่าเมื่อให้ exposure น้อยกราฟจะแบนราบ แสดงว่าการให้ exposure จำนวนหนึ่งไม่สามารถแสดงให้เห็นความแตกต่างบนฟิล์ม และเมื่อให้ exposure มากถึงจุดหนึ่งแม้จะเพิ่ม exposure แต่ความเข้มของฟิล์มไม่เพิ่มขึ้น เพราะว่าฟิล์มได้รับ exposure เต็มที่แล้ว ระยะตามแนวตั้งจากช่วงต่ำสุดถึงสูงสุดจะแสดงลักษณะของฟิล์มที่ปรากฏ ช่วงที่กราฟเพิ่มขึ้นแบบ linear ซึ่งเป็นช่วงกลางของ curve จะเป็นบริเวณ exposure ที่ถูกต้อง คือเมื่อเปลี่ยน exposure จะทำให้ความเข้มของฟิล์มเปลี่ยนไปด้วย ช่วงกว้างของ exposure ช่วงนี้จะเป็นตัวกำหนดลักษณะความแตกต่างความเข้มบนฟิล์มเรียกว่า Exposure Window

ถ้า Exposure Window แคบกว่า Brightness range ของมอนิเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จะมีสถานการณ์เช่นรูป2.4(a),2.4(b)และ2.4(c) ปรากฏขึ้นจะทำให้สูญเสียรายละเอียดของ Gray-scale Image ดังรูป ถ้าเราตั้ง exposure ให้บันทึกในช่วงแสงสะท้อนที่มาก จะทำให้ไม่ได้รายละเอียดในช่วง small echo แต่ถ้าตั้ง exposure ให้ได้รายละเอียดในช่วง large echo ก็จะทำให้ขาดรายละเอียดในช่วง ดังรูป 2.4(b) และ 2.4(c)



รูปที่ 2.4 แสดงการใช้ฟิล์ม ซึ่งมีช่วง Exposure Window ที่แคบไม่เหมาะสม จะทำให้เกิดความสูญรายละเอียดบางอย่างของภาพ

2.1.4 <u>การปฏิบัติ</u>

ในทางปฏิบัติสามารถทำให้ Exposure Window พอดีกับ Monitor brightness ได้ โดยเลือกฟิล์มที่มีช่วง Exposure Window กว้างกว่า Brightness range ของมอนิเตอร์จะทำให้ความไม่แน่นอนในbrightness ของมอนิเตอร์ออกนอก Exposure Window ไม่เกิดขึ้น ถ้าเลือกใช้ Transparency film จะต้องให้ช่วงกว้างของ tone มากกว่า Display (มอนิเตอร์) แล้วจะทำให้ได้คุณภาพสูงและผลที่ได้แน่นอน ก่อให้เกิดปัญหาต่างๆน้อย

ในการล้างฟิล์มเหล่านี้ก็ไม่มีปัญหา ฟิล์มที่เหมาะสมที่มีอยู่คือ ฟิล์มเอกซเรย์ (แบบ Single coated) 70 มม. หรือ 90 มม. ของ roll film format ซึ่งสามารถล้างฟิล์มได้โดยใช้เครื่องล้างฟิล์มอัตโนมัติ จำนวนของกล้องถ่ายรูปที่มีอยู่สามารถใช้ได้กับฟิล์มหลายชนิด

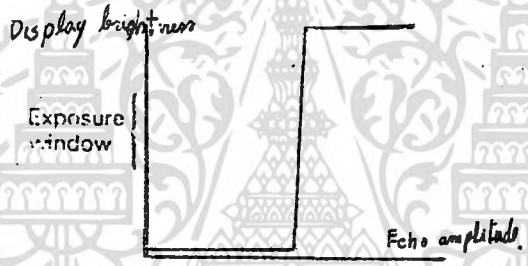
จุดหนึ่งที่ไม่ควรมองข้าม คือระบบ Base (ซึ่งเป็นส่วนประกอบในฟิล์ม) ของ ตลับฟิล์ม และฟิล์มเอกซเรย์ ซึ่งมีผลต่อการเก็บรักษาฟิล์ม

ประโยชน์ของฟิล์มโพลารอยด์ คือมีความสะดวกในการแสดงรายละเอียดของผู้ป่วยระนาบที่สแกน และเป็นการบันทึกภาพโดยตรง(Directrecord) ถ้าจะ

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เลือกใช้ฟิล์มเอกซเรย์ หรือ ตลับฟิล์ม จะต้องดู Sequence number ของฟิล์ม ก่อนใช้ว่าชนิดไหนจะเหมาะ การบันทึกภาพโดยตรงบนฟิล์มอาจจะใช้วงจรไฟฟ้าเข้ามาเกี่ยวข้อง อุปกรณ์ที่ใช้ในปัจจุบันเป็นระบบ Alphanumeric display system เป็นหลัก ซึ่งเป็นเทคนิคที่ได้ผลเป็นที่น่าพอใจ

มีการถกเถียงกันถึงขอบนอกรูปของ Gray scale เพื่อตัดปัญหาเรื่องขอบนอกรูปของ Gray scale จึงใช้ Conventional (Bistable) Image แทนซึ่งเหมาะสมกว่า Gray-scale Image และมีปัญหาน้อยกว่าเพราะมี 2 tone (ขาว และ ดำ)



รูปที่ 2.5 แสดงถึงระบบ Bistable ซึ่งความกว้างของช่วง Exposure Window ของฟิล์มจะแคบกว่าช่วง Display brightness

จากรูป 2.5 เป็นกราฟ Amplitude brightness สำหรับ Bistable system กรณี Exposure Window แคบกว่า Display brightness เมื่อความสูงของกราฟมากกว่าความกว้างของ Exposure Window และก็คลุมช่วง Exposure Window หมด แล้ว ความขาวและดำบน Display จะปรากฏบนภาพถ่ายทั้งหมด

2.1.5 <u>การถ่ายภาพ</u>

จุดประสงค์ของการถ่ายภาพคือเพื่อให้ได้ภาพคมชัดเหมือนที่ปรากฏบน Display

ในการถ่ายภาพต้องคำนึงถึงสิ่งต่อไปนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1. Scale factor

2. โฟกัสซึ่งขึ้นกับ degree ของ Scale factor

3. Exposure

4. ขบวนการล้างฟิล์ม (Processing)

ในการถ่ายภาพเราสมมติให้กล้องของ Oscilloscope ใช้ได้ถูกต้อง และยึดติดกับ Display monitor

2.1.5.1. SCALE FACTOR

Oscilloscope ที่มีคุณสมบัติดีจะต้องสะดวกเพื่อปรับ Scale factor โดยทั่วไปจะต้องสะดวกที่สุด เพื่อตั้ง Scale factor ของกล้องถ่ายรูป คือ Photograph scale จะต้องเหมือนกับ Scale factor ของตัวควบคุมการสแกน (ถ้า Scale factor ของการสแกนเท่ากับ 1/2 แล้ว Photograph scale factor ต้องเท่ากับ 1/2 ด้วย) ถ้าในการถ่ายภาพใช้กล้องหลายอันแล้วกล้องตัวหนึ่งไม่สะดวกสำหรับการปรับ Scale factor แล้วกล้องถ่ายรูปทั้งหมดจะต้องจัดการให้มี Scale factor เหมือนกล้องที่มีค่า Scale factor คงที่

วิธีการตรวจสอบ Scale factor :มีจุด 2 จุดบน Display ที่เรียกว่า Tissue Separation ทำได้โดยใช้ Electronic Calipers (โดยหลักการ Ultrasonic delay line ใช้สำหรับ Machine Calibration) ติดกล้องกับจอที่เป็นจอ Focussing screen ที่ทำด้วยแก้วและทำให้ภาพของ 2 จุดปรากฏบน Focussing screen แล้วปรับ Scale factor ของกล้อง (โดยเคลื่อนที่เลนส์ที่ติดกับตัวกล้อง) จนระยะห่างระหว่างจุด 2 จุด เป็น (Scale factor) x (Separation of dots in tissue)

ตัวอย่าง : ถ้าใช้ Scale factor ของกล้องเท่ากับ 1/2 ใช้ Ultrasonic delay line ให้สะท้อนที่ Tissue Separation เท่ากับ 49.24 มม. ดังนั้นระยะระหว่างจุดบน Focussing screen ต้องเป็น 49.24 x 1/2 เท่ากับ 24.62 มม.

การปรับ Scale factor ไม่สามารถทำให้ภาพคมชัดได้ จะต้องปรับโฟกัสให้ภาพคมชัดก่อน แล้วจึงตรวจสอบ Scale factor อีกทีถ้าจำเป็นจึงปรับ

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แล้วควรตรวจสอบโพกัสอีกครั้ง เพื่อให้ภาพที่ได้คมชัดและถูกต้องที่สุด

2.1.5.2. โพกัส

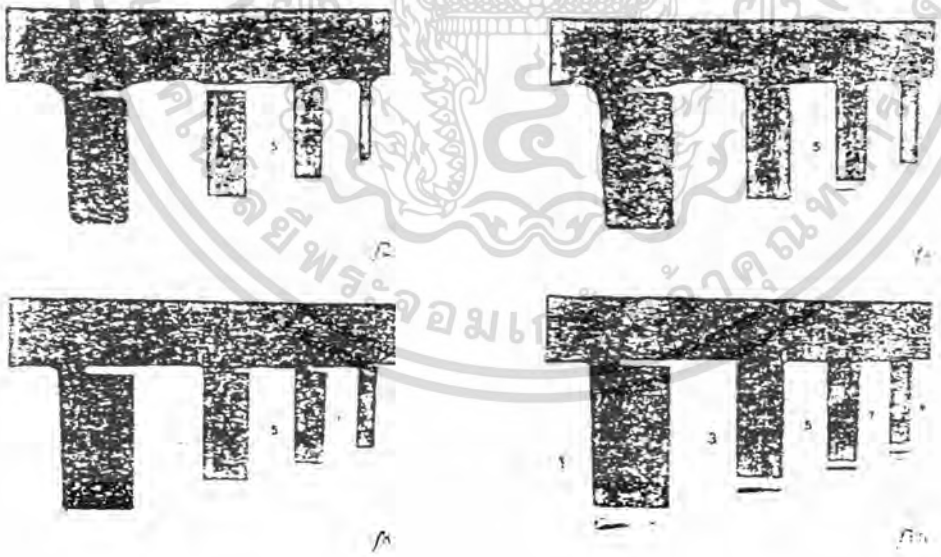
ในการถ่ายภาพจุดเราต้องการภาพจุดที่เล็กมากที่สุด ในการปรับทำได้โดยเคลื่อนตัวกล้องไปใกล้จุดมากที่สุด หรือ ให้ไกล Display screen มากๆ

คุณสมบัติที่สำคัญของเลนส์ คือระยะทางของวัตถุและเลนส์ ซึ่งจะทำให้ภาพคมชัดที่ยอมรับได้ (Depth of field) ในการใช้เลนส์ ถ้าเปิดหน้ากล้องใหญ่จะให้ Depth of field เล็กกว่า เลนส์ชนิดเดียวกันที่เปิดหน้ากล้องเล็กกว่า

กฎเกี่ยวกับ Lens aperture ในเทอม f-number

$$\text{f-number} = \frac{\text{focal lengt}}{\text{diameter of aperture}}$$

ดังนั้น Aperture ที่ใหญ่จึงสัมพันธ์กับ f-number ที่น้อย และ Aperture ที่เล็กสัมพันธ์กับ f-number ที่มาก



รูปที่ 2.6 แสดงผลของการลดหน้ากล้องที่มีต่อ Depth of field

ข้อสังเกต: ถ้าหน้ากล้องเปิดน้อย แล้วจะทำให้ f-number มากหมายความว่า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาพที่ได้จะชัดเป็นช่วงระยะไกล

ความสำคัญเกี่ยวกับ f-number และหน้ากล้องนี้เกี่ยวกับการปรับโพกัส เพราะว่า Depth of field จะเล็กที่สุดเมื่อหน้ากล้องใหญ่ โพกัสที่ได้จะไม่ดี ดังนั้นถ้าโพกัสของกล้องตั้งที่หน้ากล้องที่กว้างที่สุด จะทำให้การตั้งโพกัสเป็นไปได้ลำบากที่สุด

วิธีการปรับโพกัส คือ ปรับกล้องที่ติดบน Ground-glass focussing screen ให้เห็นภาพจาก Display เปิดหน้ากล้อง(Lens aperture) ให้มากที่สุด แล้วล็อกไว้ แล้วเปิดชัตเตอร์ปรับโพกัส จนได้ภาพคมชัดที่สุด

ปัจจุบันกล้องที่ใช้จะเปิดหน้ากล้องให้เล็กที่สุดเท่าที่จะเป็นไปได้ เพราะว่าหน้ากล้องยิ่งเล็กเท่าไร Depth of field จะยิ่งมาก แล้วความผิดพลาดจากการโพกัสจะน้อยลง

2.1.5.3. Exposure

เพื่อให้ภาพปรากฏบนจอที่ดีที่สุด ต้องมีการตั้ง Exposure ที่ดี นอกจากนี้ยังรวมถึงความเร็วของการกดชัตเตอร์ (Speed of camera shutter) การควบคุมหน้ากล้อง ความสว่างของบนจอการควบคุมความคมชัดในงานที่เกี่ยวกับการปรับ Exposure มักผิดพลาด จึงควรทดลองและควบคุมข้อผิดพลาด ทางที่ดีที่สุดในการตั้ง Monitor control เกี่ยวกับ Exposure คือ f-number มากที่สุดเพื่อให้ได้ Depth of field มากที่สุดและเลือกความเร็วของชัตเตอร์เพื่อให้ผลที่เกิดบนฟิล์มดีที่สุด ความเร็วของชัตเตอร์ที่เลือกใช้ต้องถูก การปรับต่างๆต้องทำให้ Monitor control ได้คุณภาพของภาพดีที่สุด

2.2 สิ่งที่จำเป็นในการบันทึกภาพโดยใช้เครื่อง MULTIFORMAT

2.2.1 LEN APERTURE

Len aperture เป็นเทอมที่แสดงถึง degree ของการเปิด Iris diaphram ของกล้อง Aperture ที่กว้าง(จะมีf - stop number เล็ก)อาจจะเพิ่ม Vignelting(ภาพเป็นวง) หรือ ตัด Oblique ray ออกไป โดยมีขอบของส่วนประกอบของlen ของกล้อง ซึ่งจะเป็นสาเหตุให้ Negative Image มี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

density ที่มุมน้อยกว่าตรงกลางหรือPositive Image จะมืดที่มุมมากกว่า Telavision ส่วนใหญ่จะเป็น curve ดังนั้นขอบของ screen จะไกลจาก camera มากกว่าตรงกลาง ถ้าLen aperture เล็ก มันก็จะมี Depth of field ของทั้ง focus และขอบอยู่ในโฟกัสบนภาพถ่าย len aperture ที่กว้างจะเป็นสาเหตุในการลด Depth of field ส่งผลให้มีความคมชัดที่ center และที่ขอบภาพจะไม่มีความคมชัด Len aperture ปกติจะใช้ f 5.6 หรือเล็กกว่านี้เล็กน้อย

2.2.2 ฟิล์ม

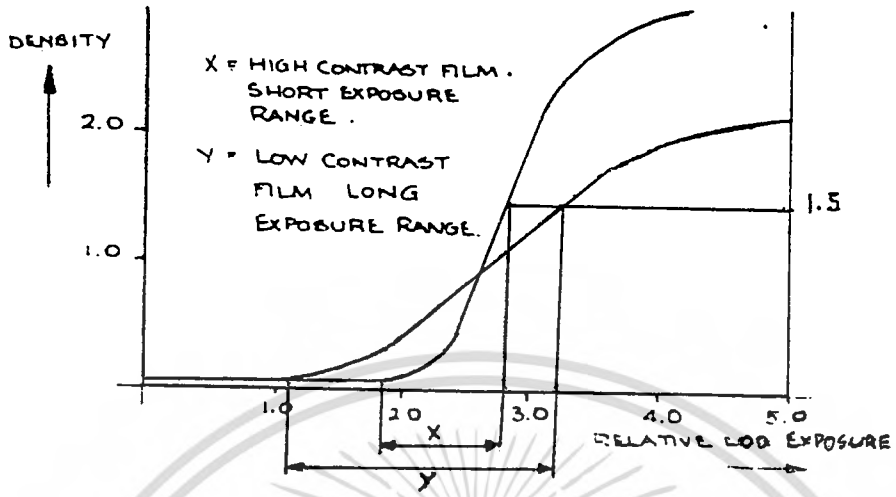
สิ่งที่สำคัญที่สุดในการพิจารณาเมื่อทำ Photographic hard copy ของ gray scale ของภาพอัลตราซาวด์ก็คือ ความสามารถในการบันทึกgray scale ที่ปรากฏทั้งหมดบนจอทีวี ส่วนใหญ่ภาพที่ปรากฏจะเป็นจุดขาวบนพื้นดำ ในภาพที่มีการสะท้อนน้อย จะมีความเข้มน้อยลงกว่าภาพที่มีการสะท้อนมาก

ในบริเวณที่มีความเข้มที่ตามองเห็น การแยกความแตกต่างเล็กๆ เช่น ระหว่าง 1.0 และ 1.4 การจะบันทึกสิ่งเหล่านี้ได้ดี ความเข้มของ background ไม่ควรเกิน 1.5

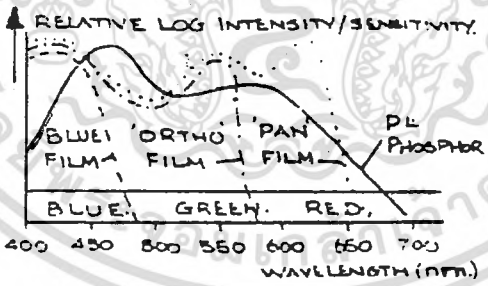
ฟิล์มเมื่อได้รับการ Expose จนถึง Maximum density ของ 1.5 แล้วจะต้องมีความสัมพันธ์กับ Low contrast ถ้ามันมี Log ของ Exposure range เพียงพอที่จะ record range ทั้งหมดของ gray และมี lattitude เพียงพอที่จะ copy log ของ exposure range ของ high หรือ low contrast film จะมีการเปรียบเทียบดังรูป 2.7

จอทีวีส่วนใหญ่ที่ใช้ดูภาพและใช้สำหรับถ่ายภาพทางอัลตราซาวด์ จะใช้ P_4 Phosphor screen สีขาวและดำ จอจะต้องฉาบด้วยความระมัดระวังเป็นพิเศษ เพื่อให้เกิดการกระจายของ blue และ yellow florescing phosphor เป็นไปอย่างทั่วถึง ซึ่งจะทำให้เกิดภาพ เมื่อถูกแสงสีขาวที่ระยะปกติ สิ่งนี้มีผลสำคัญมากในการเลือกวัสดุในการถ่ายภาพ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.7 แสดงความสัมพันธ์ระหว่างช่วง Log ของ Exposure ของ High และ Low contrast film กับความเข้มที่ปรากฏบนฟิล์ม



รูปที่ 2.8 แสดงความสัมพันธ์ระหว่าง ความไวของฟิล์มแต่ละชนิด กับแสงสีต่างๆ

Unsensitized photographic emulsion จากรูป 2.8 พบว่า ฟิล์ม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอ็กซเรย์ส่วนใหญ่จะไวต่อแสงสีน้ำเงิน ถ้าใช้ฟิล์มเอ็กซเรย์ในการถ่ายภาพ เพื่อจะบันทึกภาพจาก P_4 Phosphor image มันจะบันทึกได้เพียงส่วนสีน้ำเงินของภาพเท่านั้น อีกส่วนหนึ่งของภาพจะเสียไป ผลก็คือ ภาพที่ได้จากการถ่ายภาพจะมี mottle granular ปรากฏขึ้น

สำหรับฟิล์มที่เหมาะสมในการบันทึกภาพของ Ultrasound นี้ ก็ใช้ฟิล์มชนิดไวต่อแสงสีน้ำเงินและสีเขียว-เหลือง(Orthochromatic film) หรือใช้ฟิล์มชนิดไวต่อแสงสีน้ำเงิน สีเขียว และสีแดง (Panchromatic film)

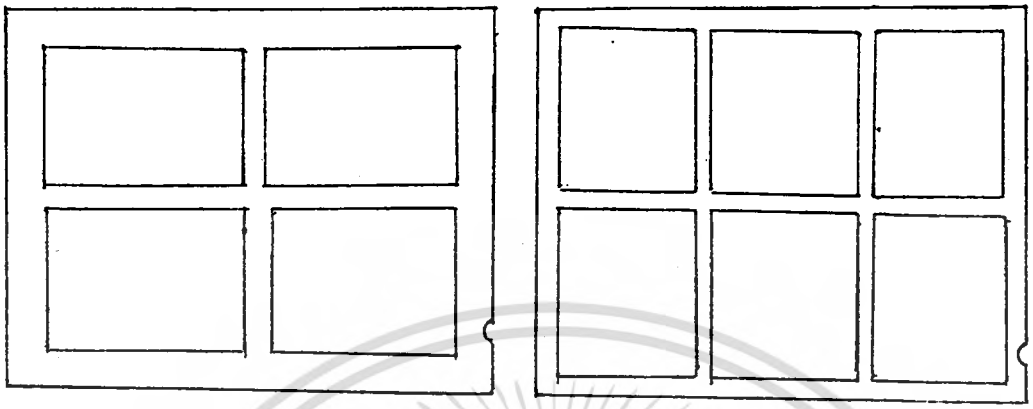
ฟิล์มที่ใช้เป็น Single coat emulsion sheet film ซึ่งเป็นคุณสมบัติเหมาะสมที่สุด ตัวอย่างเช่น คุณสมบัติทาง gray scale lattitude และ fineness of grain

สำหรับเครื่อง 600 Beta series (ห้อง Ultrasound ตึก 72 ปี ชั้น 1 ศิริราช) ฟิล์มที่ใช้ยี่ห้อ Du Pont MRF 31 เป็นฟิล์มสำหรับบันทึกทางการแพทย์ซึ่งนอกจากใช้ได้กับ Ultrasound แล้วยังใช้กับเครื่องเอกซเรย์คอมพิวเตอร์ และทางเวชศาสตร์นิวเคลียร์อีกด้วย ขนาดฟิล์มที่ใช้กว้าง 8 นิ้ว ยาว 10 นิ้ว Emulsion number 3096-227 , 1-009 ลักษณะที่สังเกตุได้ง่ายว่าด้านไหนคือด้านที่มี Emulsionเคลือบอยู่ คือจะมีรอยเว้าของขอบฟิล์มอยู่ทางด้านขวามือของด้าน Emulsion ฟิล์มนี้เป็นฟิล์ม negative และในการใส่ฟิล์มที่เคลือบ Emulsion ด้านเดียว ก็ต้องระมัดระวังเป็นอย่างมาก ต้องใส่ให้ถูกด้าน คือด้านที่มี Emulsion อยู่ทางด้านหน้าของ cassette และอยู่หน้าเลนส์ การถ่ายภาพจะถ่ายเป็น sequences ซึ่ง 600 Beta serious camera จะมี 3 แบบดังรูป ซึ่งแบบ Model 606 ใช้ประจำในห้อง Ultrasound 1 ฟิล์มจะแบ่งเป็น 6 รูป

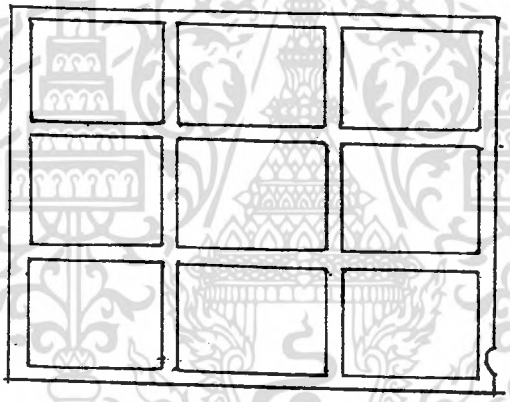
กล้องจะทำงานให้ได้ภาพตาม Sequential array ตามรูป โดยการเคลื่อน len ไปตามแกน x และ y ระหว่างฟิล์มที่อยู่กับที่ และ Vedio monitor ฟิล์มที่ใส่อยู่ใน cassette ซึ่งจะใส่ cassette เข้าไปในตู้มืดที่มีกล้องอยู่ หรือ การใส่ cassette เข้าไปในตู้มืดโดยไม่มีฟิล์มก็ตาม cassetteนี้จะทำให้เกิดการเคลื่อนที่ของ len กล้องอย่างอัตโนมัติ ให้ไปอยู่ในตำแหน่งที่พร้อม

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จะถ่ายภาพที่ 1 ซึ่งในกรณีทั้งสองนี้ จะช่วยให้ฟิล์มที่เคลือบ Emulsion ด้านเดียว ไม่ถูกถ่ายสองครั้ง



MODEL 604 MODEL 606



MODEL 609

รูปที่ 2.9 แสดงการแบ่งภาพโมเดลต่างๆ

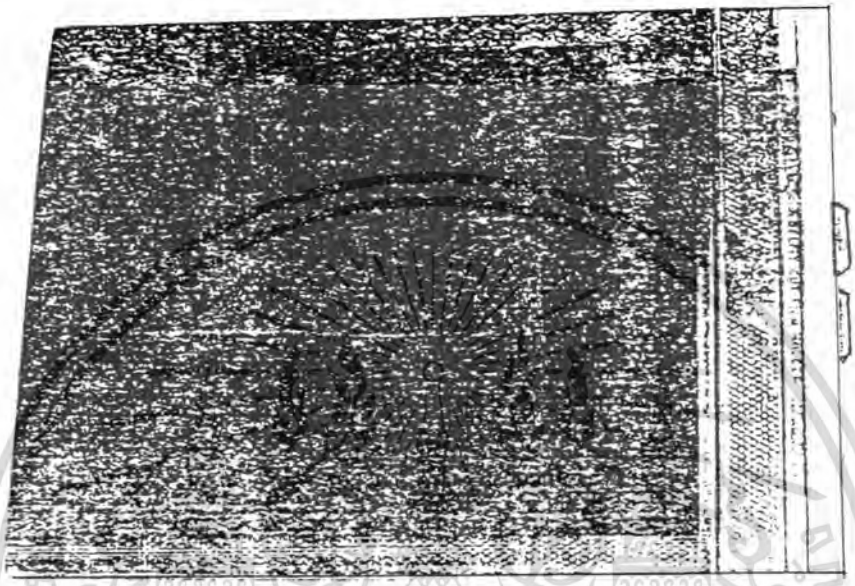
2.2.3 CASSETTE

cassette ที่ใช้มีลักษณะเป็นคาสเซท 2 หน้า นอนสกรีน(Non-screen) มีร่องสำหรับสอดฟิล์ม แล้วสอดดาสสไลด์(dark slide) ไว้ข้างบนอีกที ด้านปลายคาสเซท จะมี End flap ปิดเปิดได้ ดังรูป 2.10

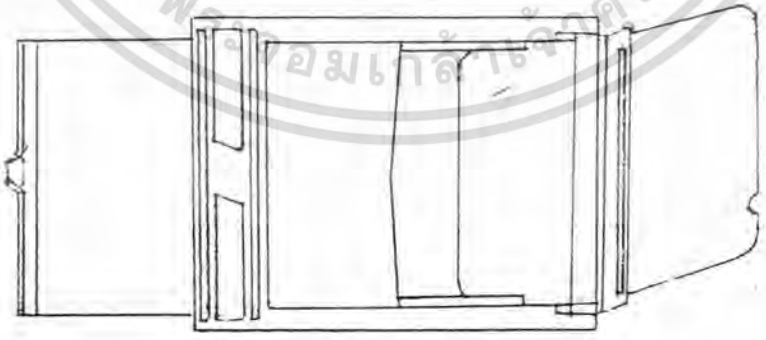
ในการใส่ฟิล์มลงในคาสเซทในห้องมืด จะต้องดึงดาสสไลด์ด้านใดด้านหนึ่งออกมาก่อน End flap จะยกขึ้น ก็จะเห็นร่อง 2 ร่อง เริ่มจากด้านปลาย 1.5 นิ้ว จะเป็นลิฟ(lip) 2 ชั้น กว้างประมาณ 1/8 นิ้ว ซึ่งมันจะวิ่งไปตามยาวของคาสเซท แผ่นฟิล์มจะถูกสอดใต้ลิฟเหล่านี้ และวางราบระหว่างกึ่งกลางผนังของ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คาสเซท แผ่น flap จะถูกกดลง และดาสสไลด์ ก็จะถูกสอดเข้าไป ซึ่งจะทำให้ flap ถูกยึดให้ปิดสนิทดังรูป 2.11



รูปที่ 2.10 แสดงภาพของคาสเซท



รูปที่ 2.11 Loading The Film Cassette เป็นการใส่ฟิล์มในคาสเซท ซึ่งดาสสไลด์ ถูกดึงออกมาเพียงครึ่งเดียว และแผ่นฟิล์มใส่เข้าไปเพียง 1/4 เท่านั้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3 ทฤษฎีและหลักการทำงานของสเตปปิ้งมอเตอร์

2.3.1. นิยามของสเตปปิ้งมอเตอร์

-จะมีเพลาหมุนเป็นสเตป

-ป้อนอินพุทด้วยพัลส์ที่มีความถี่ค่าหนึ่ง

-จะสเตปไปทีละสเตปในแต่ละพัลส์

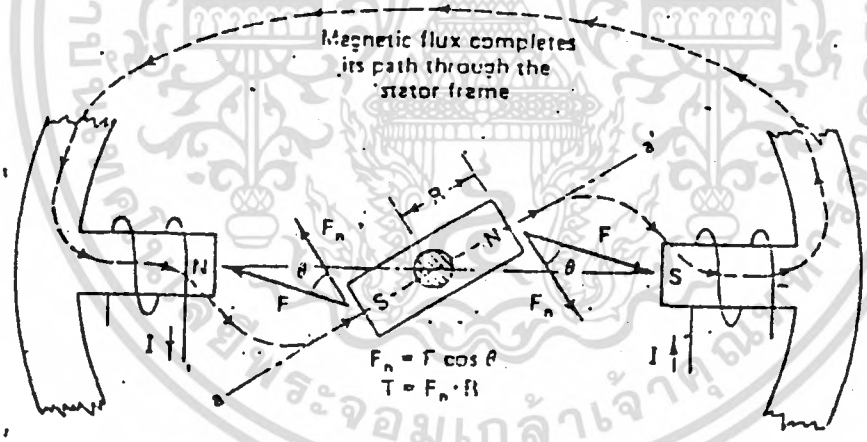
-ขนาดของสเตปขึ้นอยู่กับการออกแบบสเตปปิ้งมอเตอร์

-จะสามารถควบคุมการเคลื่อนที่ด้วยความถี่และความกว้างของพัลส์

2.3.2. หลักการทำงานของสเตปปิ้งมอเตอร์

แรงแม่เหล็กที่เกิดจากการดึงดูดของขั้วแม่เหล็กที่ต่างกันทำให้เกิดส่วนของแรง F_n - Fcosθ (แรงนี้ตั้งฉากกับแกน a a')

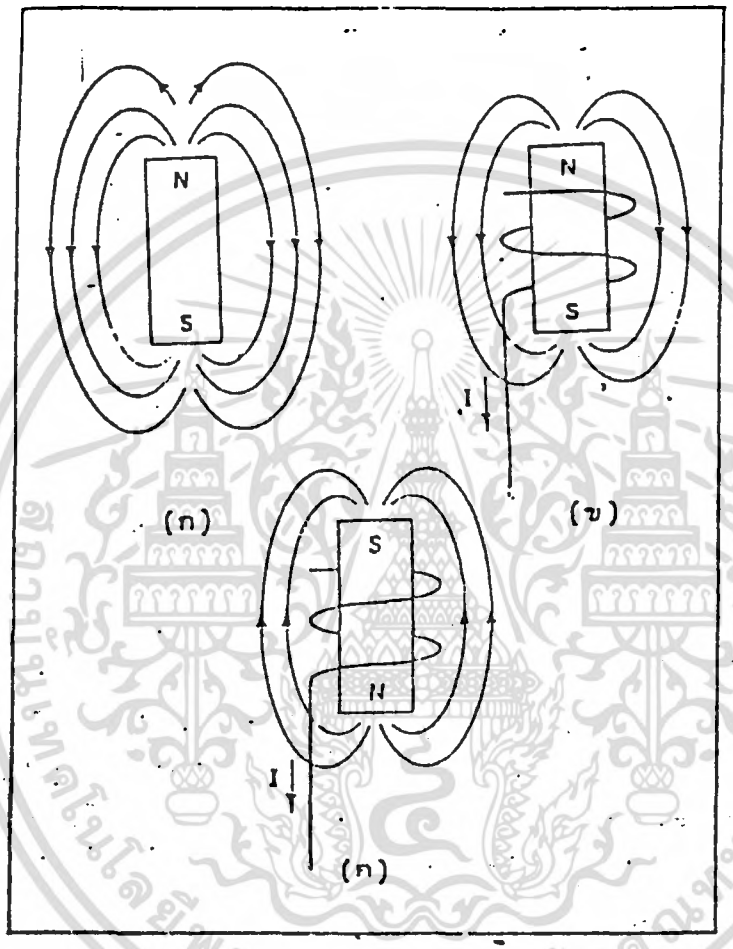
แรงบิดรวม $T = F_n \times R$



รูปที่ 2.12 แสดงแรงดึงดูดทำให้เกิดแรงบิดที่หมุนอเมเจอร์ให้ไปอยู่ในตำแหน่งสมดุลย์

ถ้าหากมีคู่ขั้วแม่เหล็กไฟฟ้าหลายๆคู่ขั้วรอบสเตเตอร์ และถ้าขั้วเหล่านี้ถูกกระตุ้นด้วยกระแสพัลส์ในรูปแบบที่เรียงลำดับกันไป อเมเจอร์ก็จะหมุนในรูปลักษณะของสเตปที่เป็นไปตามการหมุนของสนามแม่เหล็กที่เกิดจากการสวิทช์ที่เรียงลำดับของขดลวดขั้วแม่เหล็กไฟฟ้าบนสเตเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.13 แสดงถึงสนามแม่เหล็กที่เกิดขึ้นในลักษณะต่างๆ

ก) สนามแม่เหล็กที่เกิดขึ้นจากแม่เหล็กถาวร

ข) สนามแม่เหล็กไฟฟ้าที่เกิดจากกระแส I

ค) ขั้วแม่เหล็กกับทิศทาง เมื่อขดลวดถูกพันกลับทิศ การไหลของกระแสไม่เปลี่ยนแปลง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3.3.การแบ่งชนิดของสเตปปิ้งมอเตอร์

แบ่งชนิดตามลักษณะโครงสร้างได้ 3 ชนิด

1) Variable Reluctance

2) Permanent magnet

3) Hybrid

2.3.3.1.Variable Reluctance Stepping Motor

มอเตอร์ชนิดนี้มีโรเตอร์เป็นซี่ฟัน และเป็นซอฟไอออน(soft iron) ตัวสเตเตอร์ถูกพันด้วยขดลวดตามปกติ การหมุนเกิดขึ้นได้โดยเราให้กระแสไฟฟ้าต่อขดลวดที่พันบนสเตเตอร์ ทำให้เกิดอำนาจแม่เหล็กไปดึงดูดให้โรเตอร์หมุนได้ตามตำแหน่งของ Stator Pole ที่ต้องการ Rotor Inertia ของมอเตอร์ชนิดนี้มีค่าต่ำและมี response ที่เร็ว ถ้าขดลวดไม่ได้ถูก energize แล้ว static torque ของมอเตอร์ชนิดนี้จะมีค่าเป็นศูนย์

2.3.3.1.1.VR Stepping Motor แบบมีสแต็คเดียว

โครงสร้างของ วีอาร์สเตปปิ้งมอเตอร์ (VR Stepping Motor) จะแสดงไว้ดังรูปที่ 2.14 วีอาร์สเตปปิ้งมอเตอร์ที่มีสแต็คเดียวจะมีโรเตอร์เดียว และวีอาร์สเตปปิ้งมอเตอร์ แบบหลายสแต็คจะหมายถึงมีหลายโรเตอร์ ซึ่งทำจากสารแม่เหล็ก ส่วน สเตปปิ้งมอเตอร์ในรูปที่ มี 3 เฟส แต่ละเฟสใช้ขดลวดพันบน 4 ขั้ว หรือซี่พันของสเตเตอร์

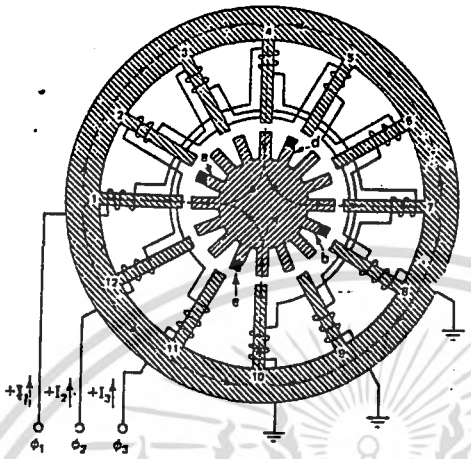
ตัวอย่าง เฟสที่ 1 พันอยู่ที่ 1,4,7,10 ของสเตเตอร์ ดังนั้นสเตเตอร์จะมี 12 ซี่ฟัน และในที่นี้กำหนดให้โรเตอร์มี 16 ซี่ฟัน ขั้วของสเตเตอร์ที่อยู่ตรงกันข้ามจะพันด้วยขดลวดในลักษณะที่ต่างกันเพื่อให้มีความสมดุลย์ระหว่างเส้นแรงแม่เหล็กเข้าและออกโรเตอร์

โดยที่ เฟส(1) - 1,4,7,10

เฟส(2) - 12,3,6,9

เฟส(3) - 2,5,8,11

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.14 VR Stepping Motor แบบสแต็คเดียว

ซึ่งมีรายละเอียดโครงสร้างดังนี้ N_R = 16, N_s = 12 , X = 4 โพล/เฟส,

θ_s = 7.5 องศา , R_s = 48 สเตป/รอบ

สมมติว่ากระแส I_1 ป้อนให้กับเฟสที่ 1 ดังแสดงในรูป 2.14 และโรเตอร์ทั้ง 4 ชี่ฟันจะอยู่ในแนวชี่ฟันที่ 1,4,7,10 ของสเตเตอร์ เส้นแรงแม่เหล็กจะเข้าสู่โรเตอร์จากชี่ฟันที่ 4 และ 10 และออกจากโรเตอร์ไปยังชี่ฟันของสเตเตอร์ที่ 1 และ 7 ซึ่งเป็นเส้นแรงแม่เหล็กที่ครบวงจรโดยผ่านโครงร่างของสเตเตอร์ เราจะสังเกตได้ว่าปลายของชี่ฟันโรเตอร์ซึ่งอยู่ในแนวเดียวกับชี่ฟันที่ 4 ของสเตเตอร์จะเป็นเส้นทางผ่านเข้าไปยังโรเตอร์ของเส้นแรงแม่เหล็กอย่างต่อเนื่องผ่านช่องว่าง (GAP) ระหว่างชี่ฟันทั้งสองที่อยู่ในแนวเดียวกัน ส่วนชี่ฟันของสเตเตอร์และโรเตอร์ที่เหลืออีก 3 คู่ก็เกิดลักษณะของแม่เหล็กในทำนองเดียวกัน

ในสภาวะต่อไปเราจะให้โรเตอร์หมุนไป 1 สเตปในทิศทาง CW เราจะต้องจ่ายพลังงานให้กับเฟส 3 ที่มีขดลวดฟันอยู่บนชี่ฟันที่ 2,5,8,11 ของสเตเตอร์ด้วยกระแส I_3 หลังจากหยุดกระแส I_1 แล้วในตอนนี้เส้นแรงแม่เหล็กจะหาทางเดินที่ต่างไปจากเดิมเพื่อทำให้วงจรแม่เหล็กครบวงจร (เหมือนกับกระแสไฟฟ้าจะหาเส้นทางไหลในส่วนที่ความต้านทานต่ำสุด) ในทำนองเดียวกันเส้นแรงแม่เหล็กในวงจรแม่เหล็กก็จะหาทางเดินที่มีรีลัคแตนซ์ต่ำสุด ช่องว่างอากาศระหว่างชี่ฟันจะ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

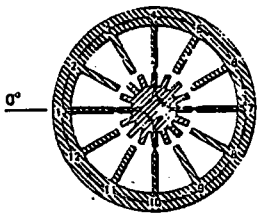
ทำให้เกิดค่ารีลัคแตนซ์ต่อเส้นแรงแม่เหล็ก ช่องว่างกว้างมากค่ารีลัคแตนซ์ก็จะมีค่ามาก ด้วยเหตุผลดังกล่าวเส้นแรงแม่เหล็กจะออกจากขั้วที่ 2 และ 8 ของสเตเตอร์ซึ่งถูกทำให้เป็นขั้วเหนือและเส้นแรงแม่เหล็กนี้ก็จะกระโดดผ่านช่องว่างไปยังชี่ฟันของโรเตอร์ที่ใกล้ที่สุด ชี่ฟัน a และ b ของโรเตอร์เป็นโรเตอร์ที่อยู่ใกล้ที่สุดและจะถูกเหนี่ยวนำทำให้เป็นขั้วใต้ เส้นแรงแม่เหล็กจะออกจากชี่ฟัน d และ e ของโรเตอร์ผ่านช่องว่างอากาศเข้าสู่ชี่ฟันที่ 5 และ 11 ของสเตเตอร์ ดังนั้นส่วนที่เหลือของวงจรแม่เหล็กจะสมบูรณ์โดยผ่านโครงร่างของสเตเตอร์ ในช่วงเวลานั้นแรงแม่เหล็กหรือแรงดึงดูดจะเกิดขึ้นระหว่างชี่ฟันที่ 2 ของสเตเตอร์(ถูกเหนี่ยวนำเป็นขั้วเหนือ) และชี่ฟัน a ของโรเตอร์(ถูกเหนี่ยวนำเป็นขั้วใต้) แรงดึงดูดจะเกิดขึ้นระหว่างคู่ขั้ว (11,a),(8,6),(5,d) ดังได้อธิบายในรูปที่ 2.13 ผลที่เกิดขึ้นนี้จะทำให้เกิดทอร์ดกระทำต่อโรเตอร์หมุนไปจนกระทั่งชี่ฟัน a,d,b,e ของโรเตอร์อยู่ในแนวเดียวกับชี่ฟัน 2,5,8 และ 11 ของสเตเตอร์ตามลำดับ ขณะเวลาดังกล่าวช่องว่างระหว่างชี่ฟันตามลำดับจะมีค่าน้อยที่สุด ผลลัพธ์ของค่ารีลัคแตนซ์จะมีค่าต่ำที่สุดและเส้นแรงแม่เหล็กจะมีค่าสูงสุดผ่านวงจรแม่เหล็กที่ตำแหน่งนี้เป็นตำแหน่งที่สมดุลย์ของการขับเฟส 3 ในกระบวนการที่กล่าวมาแล้วโรเตอร์จะเคลื่อนในทิศทาง CW หนึ่งสเตปเป็นมุม 7.5 องศา

ลำดับการทำงานที่สมดุลย์แสดงได้ดังรูปที่ 2.15 เมื่อตำแหน่งเริ่มต้นของชี่ฟันของโรเตอร์จะเป็นสีดำเพื่อให้เราทำความเข้าใจได้ชัดเจนถึงการหมุนของโรเตอร์ในทิศทาง CW เมื่อเฟสถูกขับในลักษณะเรียงลำดับ 1-3-2-1 ชี่ฟันของโรเตอร์ที่เป็นสีดำจะเคลื่อนที่ไป 3 สเตปเป็นมุมได้เท่ากับ 22.5 องศา เราจะขับเฟสในลักษณะเรียงลำดับเดินซ้ำใหม่อีกเมื่อต้องการให้โรเตอร์หมุนต่อเนื่องในทิศทาง CW แต่ถ้าเราต้องการให้โรเตอร์หมุนในทิศทาง CCW เราต้องกลับการเรียงลำดับเฟสเป็น 1-2-3-1

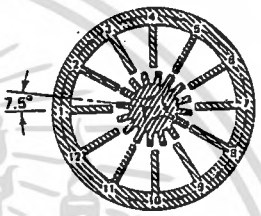
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การเรียงลำดับเฟส	ตำแหน่งของโรเตอร์และเส้นแรงแม่เหล็ก

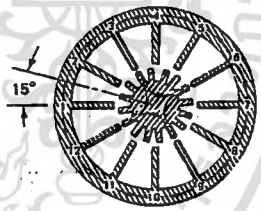
ตำแหน่งโรเตอร์เริ่มต้น :
-เฟส ϕ_1 ได้รับพลังงาน
-ขี่ฟันของโรเตอร์จะอยู่ในแนวขี่ฟันที่
1,4,7,10 ของสเตเตอร์



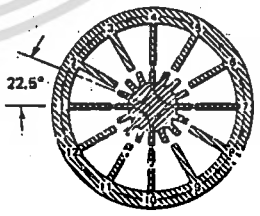
สเตปที่ 1 : เฟส ϕ_3 ได้รับพลังงาน
-ขี่ฟันของโรเตอร์จะอยู่ในแนวขี่ฟัน
ที่ 2,5,8,11 ของสเตเตอร์
-โรเตอร์จะเคลื่อนที่ไปในทิศทาง CW
เป็นมุม 7.5° (1/3 ช่วงห่างระหว่าง
ขี่ฟันของโรเตอร์)



สเตปที่ 2: เฟส ϕ_2 ได้รับพลังงาน
-ขี่ฟันของโรเตอร์จะอยู่ในแนวขี่ฟัน
ที่ 3,6,9,12 ของสเตเตอร์
-โรเตอร์จะเคลื่อนที่ไปในทิศทาง CW
รวมเป็นมุม 7.5°



สเตปที่ 3: ได้รับพลังงาน
-ขี่ฟันของโรเตอร์จะอยู่ในแนวขี่ฟัน
ที่ 1,4,7,10 ของสเตเตอร์
-โรเตอร์จะเคลื่อนที่ไปในทิศทาง CW
รวมเป็นมุม 22.5° (เคลื่อนไปได้
1 ช่องห่างระหว่างขี่ฟันของโรเตอร์)



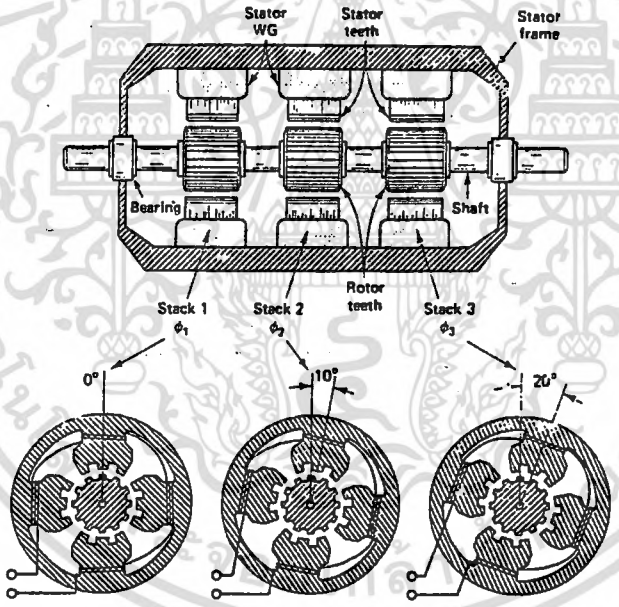
รูปที่2.15 แสดงลำดับการสวิทช์ 3 สเตปของวีอาร์สเตปปิ้งมอเตอร์แบบสแต็คเดียวและแสดงถึงตำแหน่งของโรเตอร์และทางของเส้นแรงแม่เหล็กเมื่อโรเตอร์เคลื่อนที่ไปในแต่ละสเตป

ลิขสิทธิ์ของมหาวิทยาลัยเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3.3.1.2. <u>วีอาร์สเตปปิ้งมอเตอร์ แบบหลายสแต็ด</u>

สแต็ดในที่นี้หมายรวมไปถึงโรเตอร์ที่เป็นซี่ฟันและโครงร่างของสเตเตอร์อยู่รอบนอก

วีอาร์สเตปปิ้งมอเตอร์ แบบ 3 สแต็ค(3 เฟส) มีโครงสร้างดังรูปที่ 2.16 ซึ่งถูกออกแบบให้สเตเตอร์ของแต่ละสแต็คประกอบด้วย 4 โพลและแต่ละโพลจะมีซี่ฟัน 3 ซี่ ซึ่งต่างจากวีอาร์แบบสแต็คเดียว(แต่ละโพลจะมีซี่เดียว) ข้อสังเกตในแต่ละสแต็คจำนวนซี่ฟันของโรเตอร์และสเตเตอร์จะมีจำนวนเท่ากัน ซึ่งต่างกับวีอาร์แบบสแต็คเดียวคือจำนวนซี่ฟันของโรเตอร์และสเตเตอร์จะเท่ากันไม่ได้ ถ้าหากมีจำนวนซี่ฟันเท่ากันมันจะไม่ทำงาน



รูปที่ 2.16 แสดงโครงสร้างของวีอาร์สเตปปิ้งมอเตอร์ที่มี 3 เฟส โรเตอร์และสเตเตอร์ของแต่ละเฟส(สแต็ค)จะมี 12 ซี่ฟันและมุมสเตป (ϕ_s) = 10° แต่ละเฟสของสเตเตอร์ที่เรียงลำดับต่อเนื่องกันจะถูกจัดตำแหน่งให้ต่างกัน = 1/3 ของช่องห่างระหว่างซี่ฟันของโรเตอร์(10°)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3.3.1.3.<u>การทำงานของวีอาร์สเตปปิ้งมอเตอร์ที่มี 3 สแต็ค</u>

ไดอะแกรมส่วนล่างของรูปที่ 2.16 แสดงถึงโครงสร้างของโรเตอร์และสเตเตอร์ของวีอาร์สเตปปิ้งมอเตอร์ ที่มี 3 สแต็ค โดยแต่ละสแต็คจะมี $N_R = N_S$ แต่ละสแต็คจะมีตำแหน่งของสเตเตอร์แตกต่างจากตำแหน่งถัดไป $= 10^{-}$ ส่วนชี่ฟันของโรเตอร์ทั้ง 3 อันจะประกอบอยู่บนแกนเดียวกันและได้รับการปรับแต่งให้อยู่ในแนวเดียวกันอย่างสมบูรณ์

ตามปกติเราจะหาค่ามุมสเตป(INDEX ANGLE)ได้จากสมการ

$$\theta_S = P_R/N_P - 360/N_R N_P$$

ในที่นี้เราจะหา θ_1 (INDEX ANGLE) ได้จากสมการเดียวกันคือ

$$\theta_1 = P_R/N_P - \theta_S$$

ในกรณี $N_R = N_S = 12$ ดังนั้นเราหา $P_R = 360/12 = 30$ องศา และค่า

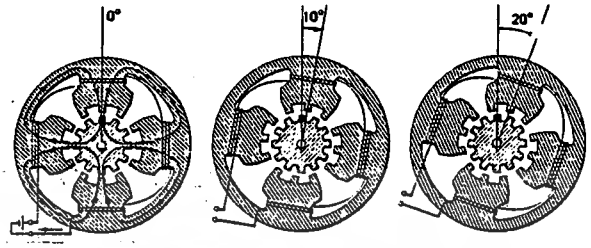
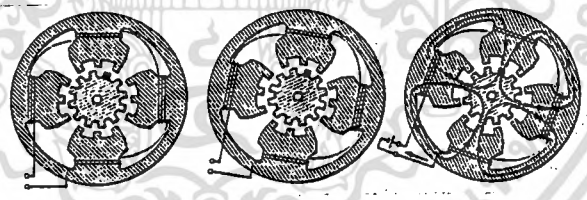
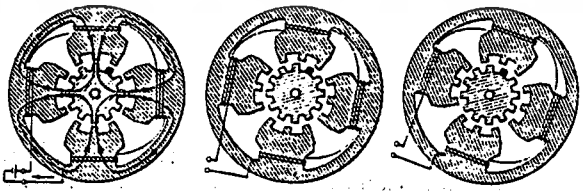
$$\theta_1 = 30/3 = 10 \text{ องศา}$$

สเตปมอเตอร์แบบ 3 สแต็ค ถึงแม้ว่าโรเตอร์ทั้ง 3 อันจะติดอยู่บนเพลาอันเดียวกัน สแต็คทั้งสามจะมีวงจรแม่เหล็กที่แยกกันดังนี้

ถ้าเฟสที่ 1 ถูกขับด้วยกระแสเป็นเฟสเริ่มต้นให้ชี่ฟันของโรเตอร์ สเตเตอร์อยู่ในแนวเดียวกัน ส่วนชี่ฟันของโรเตอร์และสเตเตอร์ในสแต็คที่ 2 ในขณะนั้นจะมีตำแหน่งต่างกัน 10 องศา และชี่ฟันของโรเตอร์และสเตเตอร์ในสแต็คที่ 3 จะมีตำแหน่งต่างกัน 20 องศา ต่อจากนั้นเราหยุดจ่ายกระแส (กระแสขดลวดสเตเตอร์) ในสแต็คที่ 1 และป้อนกระแสให้กับสแต็คที่ 2 โรเตอร์จะหมุนไปอีก 10 องศา ซึ่งจะทำให้ชี่ฟันของสเตเตอร์และโรเตอร์ในสแต็คที่ 2 อยู่ในแนวเดียวกัน ในขณะนี้ชี่ฟันขอุงโรเตอร์และสเตเตอร์ในสแต็คที่ 3 จะมีตำแหน่งต่างกัน 10 องศา ต่อจากนั้นเราหยุดจ่ายกระแสในสแต็คที่ 2 และป้อนกระแสในสแต็คที่ 3 โรเตอร์จะหมุนไปอีก 12 องศา ซึ่งจะทำให้ชี่ฟันของโรเตอร์และสเตเตอร์ในสแต็คที่ 3 อยู่ในแนวเดียวกัน ส่วนชี่ฟันของโรเตอร์ในสแต็คที่ 1 จะมีตำแหน่งต่างกัน 10 องศา

ลำดับการสวิทช์กระแสให้แต่ละสแต็คแสดงได้ดังรูป 2.17 ซึ่งแสดงให้เห็นว่าเพลาของสเตปมอเตอร์จะเคลื่อนที่ไปเท่ากับ 1 ช่องของระยะห่างระหว่างชี่ฟันของโรเตอร์(30 องศา) ภายใน 3 สเตป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

	สแต็คที่ 1	สแต็คที่ 2	สแต็คที่ 3
ตำแหน่งเริ่มต้นของโรเตอร์เฟส ϕ_1 ได้รับพลังงาน			
สเตปที่ 1 -เฟส ϕ_2 ได้รับพลังงาน -โรเตอร์จะเคลื่อนที่ไป 10 องศา			
สเตปที่ 2 -เฟส ϕ_3 ได้รับพลังงาน -โรเตอร์จะเคลื่อนที่ไป 20 องศา			
สเตปที่ 3 -เฟส ϕ_3 ได้รับพลังงาน -โรเตอร์จะเคลื่อนที่ไป 30 องศาหรือเท่ากับ 1 ช่องของระยะห่างระหว่างซี่ฟันของโรเตอร์			

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 2.17 แสดงลำดับการสเตปของ VRSM แบบ 3 เฟส, $N_R = N_S = 12$, $P_R = 30^\circ$ และ $\theta_S = 10^\circ$ ชี่ฟันของโรเตอร์สีดำจะเคลื่อนที่ไปในทิศทาง CW 10° ในแต่ละสเตปรวมทั้งหมด 30° เมื่อสเตปไปครบ 3 สเตปสำหรับการหมุนในทิศทาง CW ลำดับการขับเฟส 1-2-3-1 และเมื่อต้องการให้หมุนในทิศทาง CCW ลำดับการขับเฟสก็ต้องกลับเป็น 1-3-2-1

ตามปกติเพลาของมอเตอร์จะเคลื่อนที่ไป 1 ช่องของระยะห่างระหว่างชี่ฟันของโรเตอร์(ROTOR TOOTH PITCH) ด้วยการสเตปไป N_P คือจำนวนสแต็คที่ใช้(หรือเท่ากับจำนวนเฟส)

ลำดับการสวิทช์ที่แสดงในรูป 2.17 เราสามารถนำเข้ามาเขียนเป็นตารางได้ดังรูปที่ 2.18 วงจรการสวิทช์ประกอบด้วย VRSM แบบ 3 เฟส(สัญญลักษณ์ของสเตปมอเตอร์)การขับเฟสแสดงได้ด้วยสวิทช์แหล่งกำเนิดดีซี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Step	S_1	S_2	S_3
1	X		
2		X	
3			X
1	X		

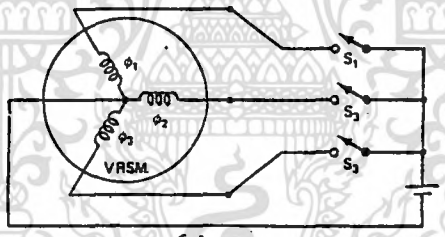
(ก)

Step	S_1	S_2	S_3
1	X	X	
2		X	X
3	X		X
1	X	X	

(ข)

Step	S_1	S_2	S_3
1	X	X	
2		X	
3		X	X
4			X
5	X		X
6	X		
1	X	X	

(ค)



(ง)

รูปที่ 2.18 แสดงถึง VRSM แบบ 3 เฟส

(ก) ตารางแสดงลำดับการขับเฟสเดียวในทิศทาง CW

(ข) ตารางแสดงลำดับการขับแบบ 2 เฟสในทิศทาง CW

(ค) การขับแบบครึ่งสเตปในทิศทาง CW

(ง) วงจรการสวิทช์เมื่อต้องการให้หมุนในทิศทาง CCW จะต้องกลับลำดับการขับใน ตาราง (ก), (ข) และ (ค)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากตาราง (ก) ถ้าเราขับเฟสที่ 1 และ 2 เรียงตามลำดับมอเตอร์จนหมุนไป 1 สเตป

ตาราง (ข) ถ้าเราขับเฟสที่ 1 และ 2 พร้อมกันเพลาของมอเตอร์จะหมุนไป 3/2 สเตป ต่อจากนั้นเราขับเฟสที่ 2 และ 3 พร้อมกันอีกก็จะทำให้มอเตอร์หมุนไปครบเต็ม 1 สเตป ดังนั้นการขับแบบ 2 เฟส เราเรียงลำดับการขับได้ดังนี้ 1-2,2-3,3-1,1-2 กระทำซ้ำเดิมไปเรื่อยๆ

อย่างไรก็ตามการขับแบบ 2 เฟสหรือว่า 1 เฟสจะให้การหมุนเป็นสเตปเท่ากัน ที่ต่างกันก็คือการขับแบบ 2 เฟสจะให้การหมุนของโรเตอร์น่าหน้าการขับแบบเฟสเดียวด้วยขนาด 1/2 สเตป นอกจากนี้การขับแบบ 2 เฟสจะต้องการกระแสเป็น 2 เท่าจากเดิม

ตาราง(ค) แสดงการขับแบบ 2 เฟสสลับกับแบบเฟสเดียว ซึ่งจะทำให้โรเตอร์หมุนไปครึ่งสเตปเท่านั้น การขับแบบนี้จะทำให้จำนวนสเตปต่อรอบเพิ่มขึ้นเป็น 2 เท่าจากเดิม

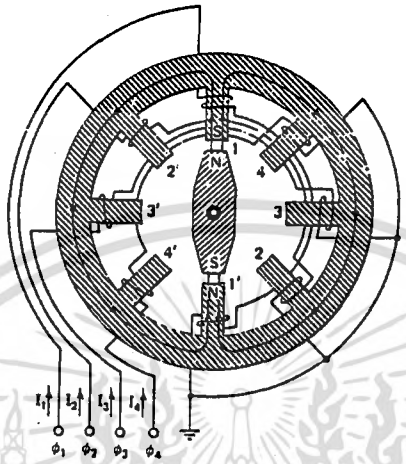
2.3.3.2.<u>Permanent Magnet Stepping Motor</u>

มอเตอร์ชนิดนี้มีโรเตอร์เป็นแม่เหล็กถาวร ซึ่งมีอำนาจแม่เหล็กตามแนวรัศมีดึงดูดกับสเตเตอร์โพล มอเตอร์ชนิดนี้จะมีโฮลดิ้งทอร์ด (holding torque) เกิดขึ้นแม้ไม่ได้ถูก energize ที่ขดลวดบนสเตเตอร์

ในรูปที่ 2.14 เป็นสเตปมอเตอร์แบบ 4 เฟส แต่ละเฟสเป็นขดลวดอยู่บน 2 ขั้วของสเตเตอร์ ดังนั้นในการออกแบบนี้สเตเตอร์จะต้องมี 8 ขั้ว

โครงสร้างของมอเตอร์ชนิดนี้แสดงได้ดังรูป 2.19

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.19 โครงสร้างของสเตปมอเตอร์แบบแท่งแม่เหล็กถาวรมี 4 เฟส และแต่ละเฟสพันด้วยขดลวดบน 2 ขั้วของสเตเตอร์มุมสเตป = 45°

โรเตอร์ทำจากแม่เหล็กถาวรและอยู่ในแนวของขั้วสเตเตอร์ I และ I' มันหยุดอยู่ที่ตำแหน่งนี้ได้ด้วยกระแส I_1 ที่ไหลอยู่ในเฟส I

ขดลวดของเฟส ϕ_1, ϕ_2, ϕ_3 และ ϕ_4 (1-4-3-2 ตามลำดับ) จะได้รับพลังงานด้วยกระแสพัลส์ที่สอดคล้องกัน I_1, I_4, I_3 และ I_2 (กระแสแต่ละเฟสในทิศทางที่แสดงในไดอะแกรม) แต่ละสเตป โรเตอร์จะหยุดหมุนไปตามทิศทางตามเข็มนาฬิกา 45 องศา (360/8)

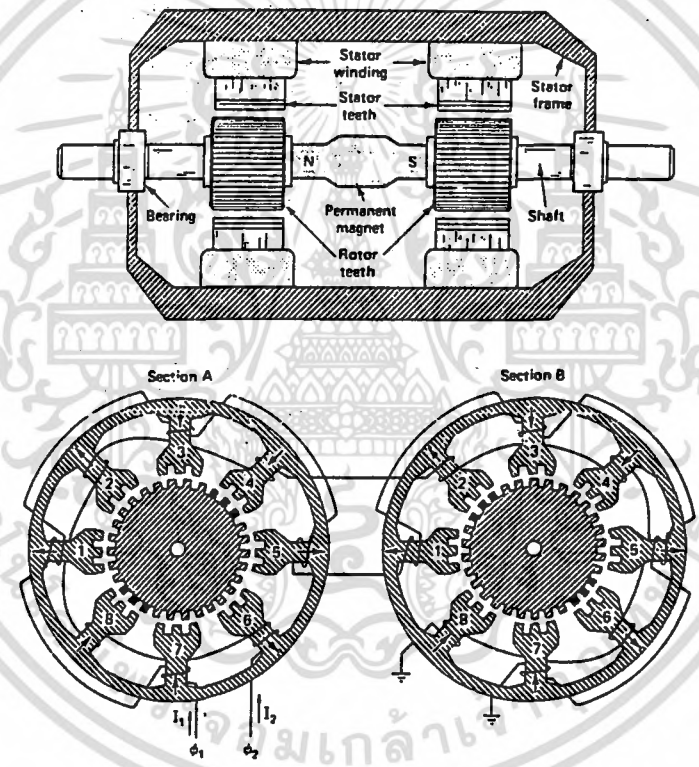
เมื่อขั้วเหนือของโรเตอร์(แม่เหล็กถาวร) หมุนไปถึงขั้วของสเตเตอร์หมายเลข 2 ลำดับการขับขดลวดเฟสของสเตปมอเตอร์คือ 1-4-3-2 จะต้องกระทำเหมือนเดิม(เพื่อให้มอเตอร์หมุนตามเข็มนาฬิกาอีก 180 องศา) ยกเว้นเราต้องการให้หมุนกลับทิศทางใน 180 องศาที่เหลือด้วยการป้อนกระแสกลับทิศทางเพื่อให้เกิดการเหนี่ยวนำเป็นขั้วใต้ที่ขั้วสเตเตอร์ 1,4,3,2 ตามลำดับ (ทิศทางของกระแสแสดงในรูปที่ 2.19)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3.3.3.<u>ไฮบริดสเตปปิ้งมอเตอร์</u> (Hybrid Stepping Motor)

มอเตอร์ชนิดนี้เป็นแบบรวมระหว่าง PM (Permanent Magnet) กับ VR (Variable Reluctance) คือชุดโรเตอร์จะเป็น PM ส่วนชุดสเตเตอร์จะเป็น VR

ไฮบริดสเตปมอเตอร์ (HSM) แสดงดังรูปที่ 2.20 แสดงถึงโครงสร้างของ HSM ประกอบด้วย 2 ตอนกับแกนแม่เหล็กอยู่ระหว่าง 2 ตอน แต่ละตอนประกอบด้วยซี่ฟันของโรเตอร์และโพลของสเตเตอร์ที่มีซี่ฟันเช่นกันและพันด้วยขดลวด รายละเอียดโครงสร้างของสเตเตอร์และโรเตอร์แต่ละตอนแสดงในไดอะแกรมรูปที่ 2.20



รูปที่ 2.20 โครงสร้างของไฮบริดสเตปมอเตอร์ N_R = 30, N_S = 24 ซี่ฟันของสเตเตอร์ทั้ง 2 ตอนจะอยู่ในแนวเดียวกับส่วนซี่ฟันของโรเตอร์ทั้ง 2 ตัวจะมีตำแหน่งต่างกัน (1/2)P_R = 6° , θ_S = 3°

ลักษณะโครงสร้างของไฮบริดสเตปปิ้งมอเตอร์

-จำนวนซี่ฟันของโรเตอร์และสเตเตอร์ไม่เท่ากัน

-ตอน A และ ตอน B มีโครงสร้างเหมือนกัน

-ซี่ฟันของสเตเตอร์ทั้ง 2 ตอนจะอยู่ในแนวเดียวกันอย่างถูกต้อง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

-ส่วนชี่ฟันของโรเตอร์ทั้ง 2 ตอนจะมีตำแหน่งที่แตกต่างกัน (1/2)P_R (ในรูปที่ กำหนดให้ P_R = 360/30 = 12° ดังนั้นตำแหน่งชี่ฟันของโรเตอร์ทั้ง 2 ตอนจะแตกต่างกัน 6°)

-สเตเตอร์ของแต่ละตอนมี 8 โพลแบ่งออกเป็น 2 สเตเตอร์เฟส

-เฟสที่ 1 จะพันขดลวดบนสเตเตอร์โพลหมายเลข 1,3,5,7 ของทั้งในตอน A และตอน B

-เฟสที่ 2 จะพันขดลวดบนสเตเตอร์โพลหมายเลข 2,4,6,8 ของทั้งในตอน A และตอน B

-แถบแม่เหล็กถาวรจะเหนี่ยวนำโรเตอร์ในตอน A ให้เป็นแม่เหล็กขั้วเหนือและโรเตอร์ในตอน B ให้เป็นแม่เหล็กขั้วใต้ ความซับซ้อนจะเพิ่มมากขึ้นเนื่องจากการแบ่งส่วนของขดลวดเฟสใน 2 ตอนทำให้ได้วงจรแม่เหล็กที่ซับซ้อนและได้ทางเดินของเส้นแรงแม่เหล็กที่แตกต่างกันเป็นวงกลม ทิศทางเดินของสนามแม่เหล็กของสเตเตอร์โพลจะขึ้นอยู่กับทิศทางการไหลของกระแสเฟสดังแสดงด้วยลูกศรในรูปที่ 2.20

การทำงานของไฮบริดสเตปมอเตอร์

ขณะที่เฟสที่ 1 (ϕ_1) ได้รับพลังงานโดยการป้อนกระแส I_1 ในทิศทางดังแสดงด้วยลูกศร

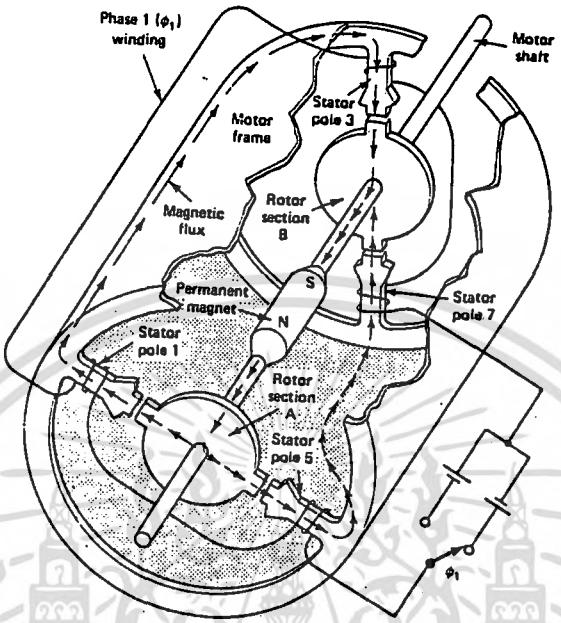
ชี่ฟันของโรเตอร์ในตอน A จะอยู่ในแนวเดียวกับชี่ฟันของสเตเตอร์ของโพลที่ 1 และโพลที่ 5 ส่วนของตอน B จะอยู่ในแนวเดียวกับชี่ฟันของโพลที่ 3 และโพลที่ 7 ดังแสดงในรูปที่ 2.21

เพื่อให้เพลาของมอเตอร์หมุนไป 1 สเตปในทิศทาง CW เราจะต้องหยุดป้อนกระแส I_1 และป้อนกระแส I_2 ให้กับเฟสที่ 2 (ϕ_2)

ในรูปที่ 2.20 ชี่ฟันของโรเตอร์ที่เป็นสีดำใช้สำหรับอ้างอิง ชี่ฟันสีดำจะอยู่ใกล้แนวชี่ฟันของสเตเตอร์ของโพลที่ 4 และโพลที่ 8 ในตอน A และโพลที่ 6 ในตอน B มากที่สุด(ชี่ฟันของโรเตอร์ที่เป็นสีดำอยู่ห่างจากชี่ฟันของสเตเตอร์= 1สเตปพอดี)

เราจะต้องป้อนกระแส I_2 ในทิศทางที่ถูกต้องคือจะต้องให้โพลที่ 4, โพลที่ 8 และโพลที่ 6 ถูกเหนี่ยวนำเป็นแม่เหล็กในทศทางที่ถูกต้อง (เกิดวงจรแม่เหล็กที่สมบูรณ์) ด้วย I_2 ในกรณีนี้ I_2 จะเป็นลบ

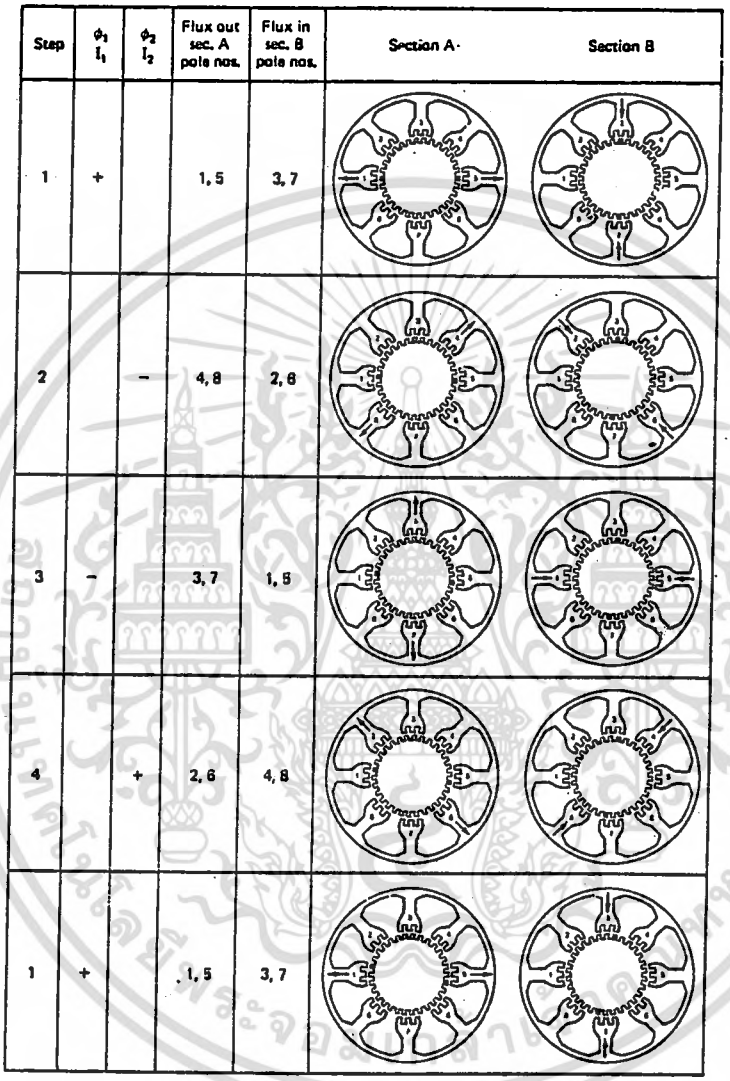
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.21 วงจรแม่เหล็กของ HSM แสดงเส้นทางเดินทางของเส้นแรงแม่เหล็กเมื่อเฟสที่ 1 ได้รับพลังงานและเส้นแรงแม่เหล็กเกิดขึ้นในตอน A จะผ่านโพลที่ 1 และโพลที่ 5 เข้าไปยังโรเตอร์ของตอน B ผ่านโพลที่ 3 เข้าไปยังโรเตอร์ของตอน B ผ่านโพลที่ 3 และโพลที่ 7 เข้าสู่ขั้วใต้ (S) ของแม่เหล็กถาวร

ในรูปที่ 2.22 แสดงถึงลำดับการสวิทช์(การให้กระแสไหล) ให้มอเตอร์หมุนไปในทิศทาง CW 4 สเตป ซึ่งแสดงถึงตำแหน่งของโรเตอร์และทิศทางการเป็นแม่เหล็กของสเตเตอร์โพลในแต่ละตอนด้วยการกำหนดทิศทางการไหลของกระแสเฟส สำหรับการหมุนในทิศทาง CW (ดังแสดงในรูป) เราจะต้องกำหนดลำดับของกระแสเฟสดังนี้ $1^+, 2^-, 1^-, 2^+$ และ 1^+ ตามลำดับ ถ้าเราต้องการหมุนในทิศทาง CCW ลำดับเหล่านี้กลับเป็น $1^+, 2^+, 1^-, 2^-$ และ 1^+

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.22 ลำดับ 4 สเตปของ HSM แบบ 2 เฟส ในแต่ละสเตปแสดงถึงตำแหน่งของโรเตอร์และทิศทางของเส้นแรงแม่เหล็ก $N_p = 30$, $N_s = 24$, $\theta_s = 3^\circ$ ซี่ฟันของโรเตอร์ที่เป็นสีดำจะหมุนในทิศทาง CW ไป 3° ในแต่ละสเตปได้เป็น 12° เมื่อครบตามจำนวนลำดับ (หนึ่งช่องระหว่างซี่ฟันของโรเตอร์) สำหรับการหมุนในทิศทาง CW จะต้องจัดลำดับการขับเป็น $1^+, 2^-, 1^-, 2^+, 1^+$

ลิขสิทธิ์เป็นของจุฬาลงกรณ์มหาวิทยาลัย ห้ามมิให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เพลาของมอเตอร์หมุนไปได้ 1 ช่องระหว่างซี่ฟันภายใน 4 สเตป ดังนั้นมุมสเตปจะต้อง = (1/4)P_R หรือมีค่า = P_S-P_R ดังนั้น

$\theta_S = P_R/4 = 360/N_R = 90/N_R$

$\theta_S = P_S - P_R$

ในรูปที่ $N_R = 30$ และ $N_S = 24$

ดังนั้น $\theta_S = 90/30 = 3$ องศา

$= 360/24 - 360/30 = 3$ องศา

ไฮบริดสเตปมอเตอร์ (HSM) จะทำงานด้วยกระแสเฟสที่มีการโพลได้ 2 ทิศทาง ดังนั้นเราจำเป็นจะต้องใช้เพาเวอร์ซัพพลาย 2 ตัว (Bipolar Drive)

การแก้ปัญหาด้วยการขับไฮบริดสเตปมอเตอร์ให้ทำงานด้วยเพาเวอร์ซัพพลายเพียงตัวเดียว(Unipolar Drive) ได้โดยดัดแปลงโครงสร้างการพันขดลวดเฟสของสเตเตอร์

การพันขดลวดเฟสของสเตเตอร์แบบ Bifilar (การพันแบบ 2 แถวสลับกัน) สามารถขับได้ด้วย Unipolar Drive

ขดลวดแบบ Unifilar เราต้องกลับทิศทางของกระแสเพื่อกลับทิศทางของเส้นแรงแม่เหล็ก B

ขดลวดแบบ Bifilar ถ้าเราต้องกลับทิศทางของเส้นแรงแม่เหล็ก เป็น -B เราสามารถทำได้โดยป้อนกระแสขนาดเดิมจากเพาเวอร์ซัพพลาย ตัวเดิมเข้าที่ขดลวดที่เป็นเส้นประ ก็จะทำให้ทางการเหนี่ยวนำแม่เหล็กและทิศทางของเส้นแรงแม่เหล็ก (-B) กลับทิศทางได้

ถ้าหาก HSM ในรูปที่ 2.20 มีขดลวดเฟสของสเตเตอร์เป็นแบบ Bifilar ขดลวดเฟส ϕ_1 เดิมจะถูกแบ่งตัวออกเป็น 2 ขดลวดเฟส ϕ_1^+ และเฟส ϕ_2^-

ในตอนนี้ก็จะทำให้เราได้ขดลวดเฟสถึง 4 เฟสและแต่ละเฟสสามารถขับได้ด้วยกระแสที่ไหลในทิศทางเดียว ส่วนเครื่องหมาย $^+$ และ $^-$ ใช้สำหรับแสดงทิศทางการเกิดสนามแม่เหล็กของสเตเตอร์โพล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.4 การใช้ 8255 PIA กับ Z80180

ในโครงงานนี้ได้ใช้ IC8255 ในการเชื่อมต่อกับอุปกรณ์ภายนอกคือ นำมาใช้เชื่อมต่อกับคีบอร์ดที่ใช้ในการเลือกจำนวนภาพที่ต้องการ ซึ่ง 8255 เป็นอุปกรณ์ที่ประกอบอยู่กับ CP180

2.4.1.รายละเอียดเกี่ยวกับ 8255

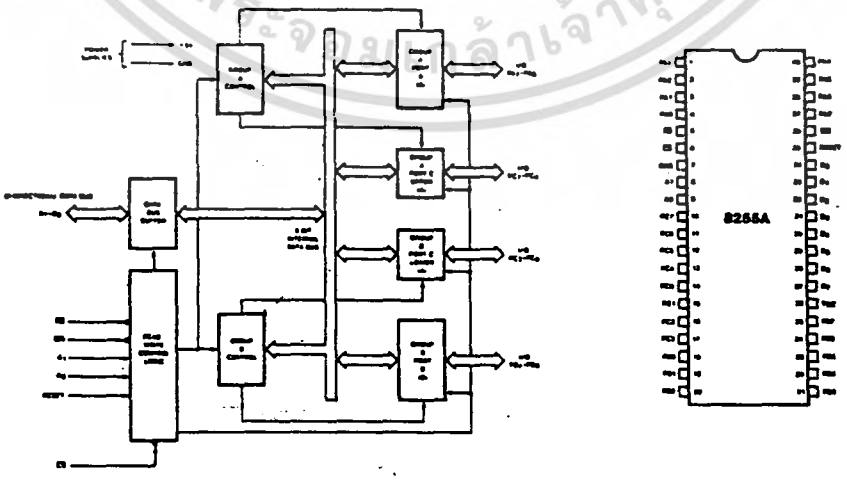
8255 เป็นอุปกรณ์ LSI (Large Scale Integrated Circuit) บรรจุอยู่ใน Package 40 ขาแบบ DIP (Dual-In-Line Package) เริ่มผลิตโดยบริษัท Intel Coorperation ผู้ผลิตไมโครโปรเซสเซอร์เบอร์ 8080 จุดประสงค์เพื่อใช้งานร่วมกับ 8080 โดยเฉพาะแต่ในภายหลังได้มีการนำ 8255 ไปประยุกต์ใช้งานกับไมโครโปรเซสเซอร์เบอร์อื่นๆรวมทั้ง Z80180 ด้วย

รูปที่ 2.23 นี้แสดงบล็อกไดอะแกรม ของ 8255 ซึ่งหน้าที่ของแต่ละบล็อกมีดังต่อไปนี้

8255A/8255A-5
PROGRAMMABLE PERIPHERAL INTERFACE

- MCS-85™ Compatible 8255A-5
- 24 Programmable I/O Pins
- Completely TTL Compatible
- Fully Compatible with Intel® Microprocessor Families
- Improved Timing Characteristics
- Direct Bit Set/Reset Capability Easing Control Application Interface
- 40-Pin Dual In-Line Package
- Reduces System Package Count
- Improved DC Driving Capability

The Intel® 8255A is a general purpose programmable I/O device designed for use with Intel® microprocessors. It has 24 I/O pins which may be individually programmed in 2 groups of 12 and used in 3 major modes of operation. In the first mode (MODE 0), each group of 12 I/O pins may be programmed in sets of 4 to be input or output. In MODE 1, the second mode, each group may be programmed to have 8 lines of input or output. Of the remaining 4 pins, 3 are used for handshaking and interrupt control signals. The third mode of operation (MODE 2) is a bidirectional bus mode which uses 8 lines for a bidirectional bus, and 5 lines, borrowing one from the other group, for handshaking.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บล็อกกลุ่มแรกที่จะกล่าวถึง ได้แก่ บล็อกจำนวน 4 บล็อก ที่อยู่ทางด้านขวาของรูป ซึ่งจะเป็นช่วงที่เชื่อมต่อกับอุปกรณ์ภายนอกอื่นๆ โดยมีสาย PA0-PA7, PB0-PB7 และ PC0-PC7 เป็นทางผ่านของข้อมูลระหว่างอุปกรณ์ภายนอกกับ 8255 สายสัญญาณเหล่านี้จะถูกแบ่งออกเป็น 3 I/O พอร์ท A (PA), พอร์ท B (PB) และพอร์ท C (PC) พอร์ทเหล่านี้แต่ละพอร์ทสามารถเป็นได้ทั้งพอร์ทอินพุท และเอาท์พุท และแต่ละบล็อกจะมีสายสัญญาณเชื่อมเข้ากับบัสข้อมูลภายในของ 8255

บล็อกกลุ่มถัดมาได้แก่ GROUP A CONTROL และ GROUP B CONTROL ซึ่งจะเป็นตัวกำหนดลักษณะการทำงานทั้ง 3 I/O พอร์ท (8255 มีลักษณะการทำงานที่แตกต่างกันอยู่ 3 โหมด สามารถกำหนดได้โดยการโปรแกรมส่ง CONTROL WORD ให้กับ 8255 ซึ่งจะกล่าวภายหลัง) จากรูป 2.23 จะเห็นว่า พอร์ท C นี้จะประกอบด้วยพอร์ทขนาด 4 บิท 2 พอร์ท กลุ่มหนึ่งจะถูกควบคุมโดย GROUP A CONTROL และอีกกลุ่มหนึ่งถูกควบคุมโดย GROUP B CONTROL

บล็อกกลุ่มสุดท้ายที่จะกล่าวถึงได้แก่ DATA BUS BUFFER และ READ /WRITE CONTROL LOGIC ซึ่งบล็อกเหล่านี้จะเป็นส่วนที่ติดต่อกับ CPU, DATA BUS BUFFER นี้จะเป็นบัฟเฟอร์ให้กับบัสข้อมูลของ CPU ส่วน READ/WRITE CONTROL LOGIC จะเป็นส่วนที่ควบคุมให้ข้อมูลเข้าหรือออกจากรีจิสเตอร์ภายใน ตัวที่ถูกต้อง และในเวลาที่เหมาะสม

2.4.2.รายละเอียดการจัดเรียงขาของ 8255

ในส่วนนี้เราจะพิจารณาหน้าที่ของขาแต่ละขาของ 8255 ซึ่งข้อมูลเหล่านี้จะมีประโยชน์ในการเชื่อมต่อเข้ากับระบบของ CPU สำหรับการจัดขาแสดงไว้ในรูปที่ 2.23 รายละเอียดของแต่ละขามีดังนี้คือ

D0-D7 : เป็นสายข้อมูลอินพุท/เอาท์พุทแบบสองทิศทาง จะเป็นทางผ่านของข้อมูลระหว่างพอร์ทต่างๆของ 8255 กับบัสข้อมูลของ Z80180

CS (CHIP SELECT INPUT) : เมื่อขานี้มีสถานะลอจิกเป็น "0" CPU จะสามารถที่จะอ่านหรือเขียนข้อมูลกับ 8255 ได้

RD (READ INPUT) : เมื่อขานี้มีสถานะลอจิกเป็น "0" และสัญญาณ CS มี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ลอจิกเป็น "0" ข้อมูลจาก 8255 จะปรากฏสู่ระบบบัสข้อมูล CPU ก็จะสามารถอ่านข้อมูลออกไปได้

WR (WRITE INPUT) : เมื่อขานี้มีสถานะลอจิกเป็น "0" และสัญญาณ CS มีลอจิกเป็น "0" ข้อมูลจากระบบบัสข้อมูลจะถูกเขียนเข้าไปยัง 8255 ได้

A0-A1 (ADDRESS INPUT) : จะเป็นตัวกำหนดการเลือกใช้รีจีสเตอร์ภายในของ 8255

RESET : เมื่อขานี้มีสถานะเป็น "1" 8255 จะอยู่ในสภาวะจะอยู่ในสภาวะรีเซ็ททุกๆพอร์ทของ 8255 จะถูกเซ็ทให้อยู่ในโหมดอินพุท

PA0-PA7,PB0-PB7 : ขาสัญญาณเหล่านี้จะถูกใช้เป็นพอร์ท I/O ขนาด 8 บิท ใช้ต่อเข้ากับอุปกรณ์ภายนอกอื่นๆ

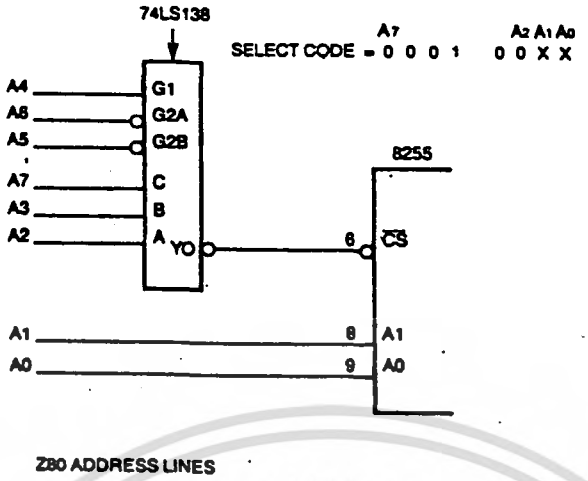
PC0-PC7 : ขาสัญญาณนี้จะถูกใช้เป็นพอร์ท I/O ขนาด 8 บิท เช่นเดียวกับ PA0-PA7 และ PB0-PB7 แต่กลุ่มของขาสัญญาณเหล่านี้สามารถแบ่งออกเป็นกลุ่มโดยแต่ละกลุ่มมีขนาด 4 บิทได้ กลุ่มแรกจะใช้ควบคุม PB0-PB7 และกลุ่มที่ 2 ใช้ควบคุม PA0-PA7

2.4.3.การต่อ 8255 เข้ากับ Z80180

ในการต่อ 8255 เข้ากับระบบของ Z80180 นั้น สัญญาณต่างๆที่เกิดขึ้นจะเหมือนกับขบวนการติดต่อกับ I/O โดยจะต้องเอาสัญญาณ A0-A7 จาก Z80180 มาถอดรหัส เพื่อสร้างสัญญาณเลือกพอร์ท แต่เนื่องจาก 8255 มีขาแอดเดรสอินพุทอยู่แล้ว 2 ขา(A0,A1) ซึ่งโดยปกติแล้วขา A0,A1 นี้จะต่อเข้าโดยตรงกับ A0,A1 จากบัสแอดเดรส นั่นคือ 8255 หนึ่งตัวจะใช้ค่าพอร์ท แอดเดรส 4 ค่า (2^2) ส่วนสัญญาณอีก 6 เส้น (A2-A7) จะนำไปถอดรหัสเพื่อทำสัญญาณเลือกชิพ (CHIP SELECT) ให้แก่ 8255.

ในที่นี้เราจะสมมติให้ 8255 มีพอร์ทแอดเดรสอยู่ที่ 10H,11H,12H และ 13H ซึ่งวิธีหนึ่งที่สามารถจะถอดรหัสพอร์ทเหล่านี้ได้ แสดงไว้ดังรูป 2.24

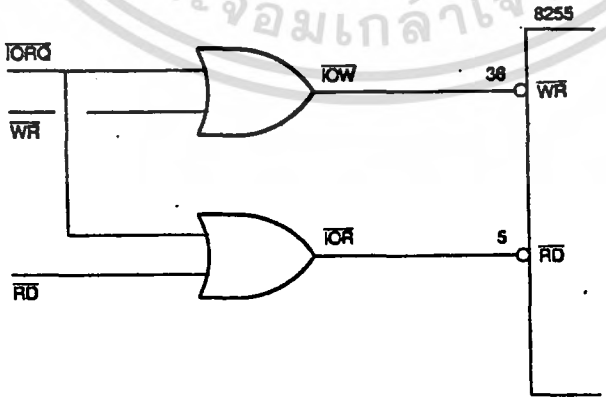
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.24 แสดงผังวงจรการถอดรหัสการเลือกพอร์ทที่ติดต่อกับ 8255

จากรูปที่ 2.24 นี้จะเห็นว่าขาอินพุท CS จะแอดทีพก็ต่อเมื่อ A7-A2 มีค่าเท่ากับ 000100XXB (2 บิทล่างจะใช้เพื่อเลือกใช้รีจีสเตอร์ภายใน 4 ตัว)

ขั้นต่อไปที่จะต้องทำคือ การต่อขา RD และ WR ของ 8255 เข้ากับสัญญาณควบคุม IOR และ IOW ของระบบ การที่เราไม่ต่อขา RD และ WR เข้าโดยตรง เพราะในตัวอย่างวิธีการถอดรหัสนี้ อาจจะเกิดกรณีที่ A7-A0 มีค่าตรงกับ 000100XXB ซึ่งจะทำให้เกิดการอ่านหรือเขียนข้อมูลกับ 8255 โดยไม่ต้องการได้ในการแก้ปัญหานี้เราจึงใช้สัญญาณ IORQ จาก CPU มาทำเป็นสัญญาณ IOR และ IOW เพื่อแยกว่าเป็นการติดต่อกับ I/O ไม่ใช่หน่วยความจำ ดังแสดงในรูป 2.25



รูปที่ 2.25 แสดงวิธีการต่อขา WR และ RD เข้ากับระบบของ Z80180

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในการต่อขา RESET ของ 8255 ซึ่งจะแอดทีพที่ลอจิก "1" เข้ากับขา RESET ของ Z80180 ซึ่งแอดทีพที่ลอจิก "0" นั้นจะต้องใช้ INVERTER คั่นกลางเสียก่อน

ในการต่อสายข้อมูล D0-D7 ของ 8255 เข้ากับระบบบัสข้อมูลของระบบ เราจะสมสติว่าไม่มีโหลดบนบัสข้อมูล ดังนั้นเราจึงสามารถต่อสายสัญญาณเหล่านี้เข้าโดยตรงกับระบบบัสข้อมูล

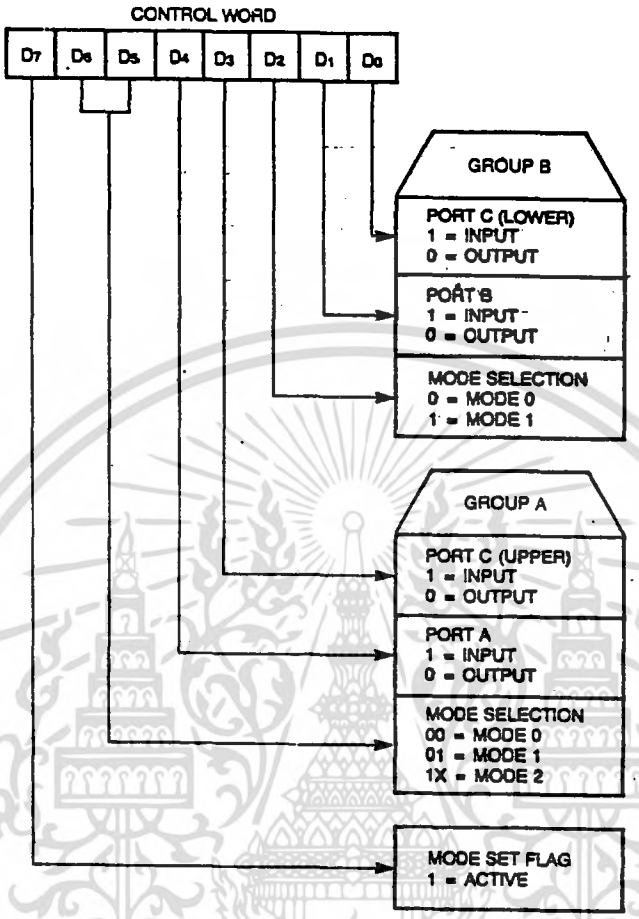
2.4.4.8255 READ และ WRITE REGISTER

ขณะนี้เราได้ทำการต่อ 8255 เข้ากับระบบของ Z80180 แล้ว ต่อไปเราจะศึกษาการโปรแกรมใช้งาน 8255 เพื่อที่จะให้ทำงานตามที่เราต้องการได้ จะเริ่มต้นพิจารณาที่รีจิสเตอร์ภายใน 4 ตัวของ 8255 สำหรับตัวอย่างการถอดรหัสของเรานี้ ตำแหน่งของรีจีสเตอร์จะอยู่ที่แอดเดรส 10H, 11H, 12H, 13H ซึ่งรายละเอียดของรีจิสเตอร์เหล่านี้มีดังนี้คือ

DEVICE PIN				REGISTER NAME
RD	WR	A1	A0	
1	0	0	0	WRITE PORT A DATA
0	1	0	0	READ PORT A DATA
1	0	0	1	WRITE PORT B DATA
0	1	0	1	READ PORT B DATA
1	0	1	0	WRITE PORT C DATA
0	1	1	0	READ PORT C DATA
1	0	1	1	WRITE CONTROL DATA
0	1	1	1	ILLEGAL READ REGISTER

หน้าที่ของรีจิสเตอร์หมายเลข 0-2 จะถูกกำหนดลักษณะการทำงานจากรีจีสเตอร์หมายเลข 3 (รีจิสเตอร์ควบคุม) รูปที่ 2.26 จะแสดงรายละเอียดของแต่ละบิทของรีจิสเตอร์ควบคุม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.26 แสดงรายละเอียดแต่ละบิทของรีจิสเตอร์ควบคุมของ 8255

2.4.5.โหมด 0 BASIC REGISTER I/O

ในการเซ็ท 8255 ให้อยู่ในโหมด 0 นั้นเราจะต้องส่งคำสั่งควบคุม ให้แก่รีจิสเตอร์ควบคุมก่อน คำสั่งควบคุมนี้จะกำหนดลักษณะการทำงานให้แก่แต่ละพอร์ทของ 8255 ตัวอย่างหนึ่งของคำสั่งควบคุมที่จะสั่งให้ 8255 ทำงานอยู่ในโหมด 0 นี้ได้แก่

D7	D6	D5	D4	D3	D2	D1	D0
1	0	0	0	0	0	0	0

จากรูปที่ 2.26 เราจะเห็นว่า

บิท D7 เป็นตัวกำหนดว่าเป็นคำสั่งควบคุม

บิท D6 และ D5 กำหนดโหมดการทำงานของ พอร์ท A D6,D5 มีค่า

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เป็น "0" แสดงว่าอยู่ในโหมด 0

บิท D4 = "0" กำหนดให้ พอร์ท A เป็นพอร์ทเอาท์พุท

บิท D3 = "0" เซ็ทพอร์ท C 4 บิทบนเป็นพอร์ทเอาท์พุท

บิท D2 = "0" เซ็ทโหมดของพอร์ท B ให้พอร์ท B อยู่ในโหมด 0

บิท D1 = "0" เซ็ทพอร์ท B เป็นพอร์ทเอาท์พุท

บิท D0 = "0" เซ็ทพอร์ท C ให้ 4 บิทล่างเป็นพอร์ทเอาท์พุท

คำสั่งควบคุมนี้จะกำหนดให้พอร์ททั้ง 3 ของ 8255 ทำงานอยู่ในโหมด 0 และเป็นพอร์ทเอาท์พุทซึ่งจะได้สายสัญญาณซึ่งสามารถติดต่อกับอุปกรณ์ภายนอกได้ถึง 24 สาย คำสั่งของ Z80180 ที่จะเซ็ทให้ 8255 อยู่ในลักษณะดังกล่าวได้แก่

```
LD A, 80H          : เซ็ทคำสั่งควบคุม
OUT (13H), A       : ส่งคำสั่งควบคุมให้ 8255
```

เมื่อ Z80180 ทำการ EXECUTE คำสั่งข้างต้นแล้ว 8255 จะถูกเซ็ทให้พอร์ททุกพอร์ท เป็นพอร์ทเอาท์พุท และอยู่ในโหมด 0 เราจะสามารถส่งข้อมูลออกไปยังพอร์ทต่างๆได้ด้วยคำสั่ง OUT ของ Z80 ตัวอย่างเช่น เราต้องการส่ง 23H ไปยังพอร์ท A, 41H ไปยังพอร์ท B และ 73H ไปยังพอร์ท C เราจะต้องให้ Z80 ทำตามโปรแกรมลักษณะดังนี้

```
LD A, 32H          : เซ็ทข้อมูลให้พอร์ท A
OUT (10H), A       : ส่งข้อมูลให้พอร์ท A
LD A, 41H          : เซ็ทข้อมูลให้พอร์ท B
OUT (11H),A        : ส่งข้อมูลให้พอร์ท B
LD A, 73H          : เซ็ทข้อมูลให้พอร์ท C
OUT (12H), A       : ส่งข้อมูลให้พอร์ท C
```

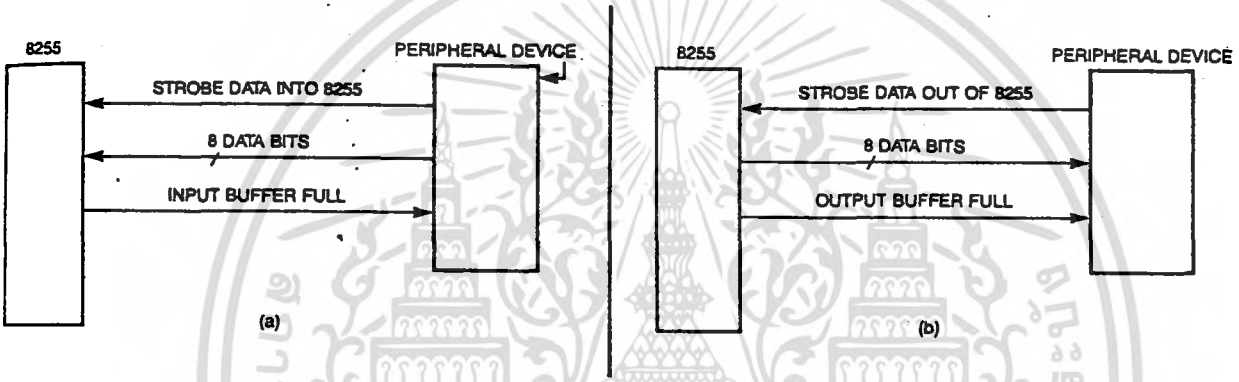
หลังจากที่คำสั่งเหล่านี้ EXECUTE แล้วพอร์ท A,B และ C ของ 8255 จะมีข้อมูลต่างๆที่ส่งไปให้ปรากฏอยู่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.4.6.การใช้งาน 8255 ในโหมด 1.

การทำงานของ 8255 ในโหมด 1 นี้เป็นการทำงานในลักษณะของการ HANDSHAKE พอร์ท A และพอร์ท B จะเป็นพอร์ทข้อมูล ส่วนพอร์ท C นี้จะถูกใช้เป็นสัญญาณ HANDSHAKE โดย 4 บิทบนจะเป็นสัญญาณ HANDSHAKE ให้กับพอร์ท A และ 4 บิทล่างจะเป็นสัญญาณ HANDSHAKE ให้กับพอร์ท B

หลักการรับส่งข้อมูลในวิธีการของ HANDSHAKE นี้ คือการให้อุปกรณ์ภายนอกส่งสัญญาณแสดงสภาวะความพร้อมให้กับ 8255 ดังแสดงในรูป 2.27



รูปที่ 2.27 บล็อกไดอะแกรมแสดงลักษณะการทำงานของการติดต่อระหว่าง 8255 กับอุปกรณ์ภายนอกในลักษณะ HANDSHAKE

ในรูป 2.27A นี้ข้อมูลจะส่งออกจากอุปกรณ์ภายนอกเข้าสู่ 8255 ก่อนที่อุปกรณ์ภายนอกจะเขียนข้อมูลให้แก่ 8255 จะต้องมีการตรวจสอบ INPUT BUFFER FULL FLAG เสียก่อน ถ้า FLAG นี้เป็นจริงแสดงว่าข้อมูลในบัฟเฟอร์ 8255 นี้ยังไม่ถูกอ่านโดย Z80180 คือข้อมูลจากอุปกรณ์ภายนอกส่งข้อมูลให้กับ 8255 แล้ว Z80180 ยังไม่ได้อ่านข้อมูลเข้าไป แต่ถ้า FLAG นี้เป็นเท็จแสดงว่า Z80180 อ่านข้อมูลออกไปแล้ว อุปกรณ์ภายนอกก็จะเขียนข้อมูลใหม่ให้ 8255 ได้ และเมื่ออุปกรณ์ภายนอกเขียนข้อมูลให้ 8255 แล้ว INPUT BUFFER FULL ก็จะกลับมาเป็นจริงอีกครั้งหนึ่ง

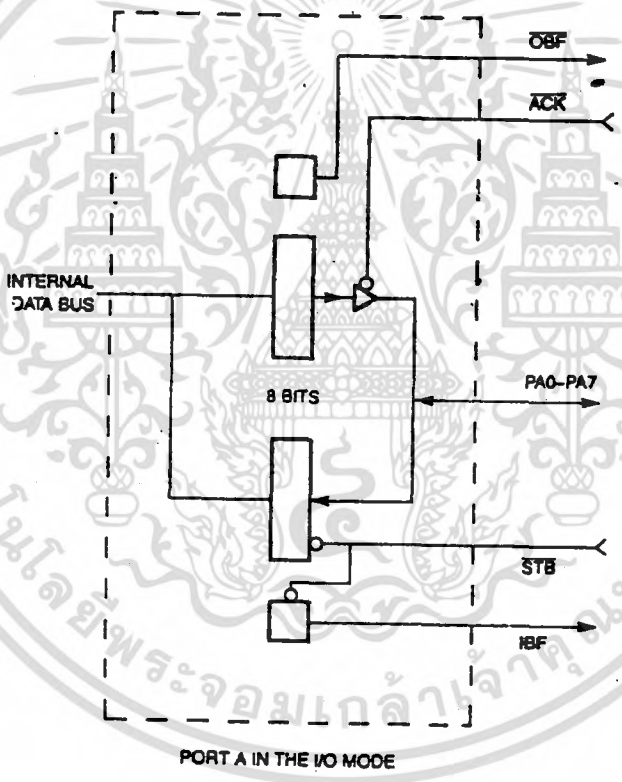
ในรูป 2.27B 8255 จะทำหน้าที่เป็นตัวส่งข้อมูลให้กับอุปกรณ์ภายนอกก่อนที่ 8255 จะส่งข้อมูลให้กับอุปกรณ์ภายนอกนั้นจะต้องเซ็ท OUTPUT BUFFER FULL FLAG เสียก่อนเพื่อบ่งบอกให้อุปกรณ์ภายนอกทราบว่าขณะนี้ 8255 มีข้อมูลพร้อมที่จะ

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ส่งออกไปให้แล้ว เมื่ออุปกรณ์ภายนอกส่งสัญญาณ STROBE รับเอาข้อมูลเข้าไปแล้ว INPUT BUFFER FULL FLAG จะเปลี่ยนเป็นเท็จ เพื่อบ่งบอกให้อุปกรณ์ภายนอกรู้ว่าขณะนี้ไม่มีข้อมูลอยู่ใน 8255 Z80180 สามารถส่งข้อมูลใหม่ออกไปให้ 8255 ได้

2.4.7.การใช้งาน 8255 ในโหมด 2

การทำงานของ 8255 ในโหมด 2 นี้จะเป็นการใช้งานในลักษณะที่ให้พอร์ท A เป็นพอร์ทข้อมูลแบบสองทิศทาง เมื่อ 8255 ถูกโปรแกรมให้พอร์ท A อยู่ในโหมด 2 นี้แล้วพอร์ท A จะมีลักษณะการทำงานตามบล็อกไดอะแกรมรูปที่ 2.28



รูปที่ 2.28 บล็อกไดอะแกรมแสดงการทำงานของพอร์ท A ในโหมด 2

การทำงานในโหมดนี้ก็คือ การใช้พอร์ท A เป็นอินพุทและเอาท์พุทแลทช์ เอาท์พุทแลทช์ หมายถึง การเก็บเอาข้อมูลไว้เพื่อรออุปกรณ์ภายนอกรับเอาข้อมูลออกไป ส่วนอินพุทแลทช์ หมายถึงการเก็บข้อมูลที่อุปกรณ์ภายนอกส่งเข้ามาเพื่อรอให้ CPU อ่านเข้าไป ต่อไปเราจะพิจารณาการทำงานของบล็อกไดอะแกรมดังรูป 2.28 และศึกษาว่าจะมีการรับหรือส่งข้อมูลกับอุปกรณ์ภายนอกได้อย่างไร

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในการส่งข้อมูลให้อุปกรณ์ภายนอกนั้น ขั้นตอนแรกที่เกิดขึ้นก็คือ CPU จะต้องส่งข้อมูลไปแลทช์ไว้ในพอร์ท A ซึ่งจะทำให้ OUTPUT BUFFER FULL (OBF) ถูกเซ็ทให้เป็นจริง สัญญาณนี้จะบอกให้อุปกรณ์ภายนอกรู้ว่าขณะนี้พอร์ท A มีข้อมูลอยู่ และบอกให้ CPU รู้ว่าข้อมูลของพอร์ท A ที่ส่งไปให้นั้นยังไม่ถูกอุปกรณ์ภายนอกอ่านออกไป อุปกรณ์ภายนอกจะต้องส่งสัญญาณ ACK (ACKNOWLEDGE) ให้กับ 8255 สัญญาณนี้จะเป็นการ ENABLE ให้ข้อมูลที่อยู่ในพอร์ท A ส่งออกไปยัง PA0-PA7 และเป็นการรีเซ็ท OBF เพื่อเป็นการบ่งบอกให้ CPU รู้ว่าข้อมูลที่อยู่ในพอร์ท A ถูกอุปกรณ์ภายนอกอ่านออกไปแล้ว และสามารถส่งข้อมูลใหม่ไปให้พอร์ท A ได้อีก

ในการรับข้อมูลจากอุปกรณ์ภายนอกนั้น อุปกรณ์ภายนอกต้องตรวจสอบสถานะของ INPUT BUFFER FULL (IBF) เสียก่อน ถ้า IBF มีลอจิกเป็น "1" แสดงว่าขณะนี้พอร์ท A มีข้อมูลอยู่ CPU ยังไม่ได้อ่านข้อมูลเข้าไป แต่ถ้ามีลอจิกเป็น "0" แสดงว่าไม่มีข้อมูลอยู่ในพอร์ท A อุปกรณ์ภายนอกจะส่งข้อมูลและสัญญาณ STROBE (STB) ให้ 8255 สัญญาณนี้จะสั่งให้มีการนำข้อมูลไปแลทช์ไว้ในพอร์ท A และเซ็ทให้ IBF มีสถานะเป็นจริง และ CPU จะตรวจสอบสถานะของ IBF ได้โดยการอ่านข้อมูลจากพอร์ท C เมื่อ IBF มีสถานะเป็นจริงแสดงว่ามีข้อมูลที่พร้อมที่จะให้ CPU อ่านออกไป เมื่อ CPU อ่านข้อมูลออกไปแล้ว IBF จะมีสถานะลอจิกเป็น "0" และอุปกรณ์ภายนอกสามารถส่งข้อมูลใหม่เข้ามาได้

ในการใช้งานในโหมด 2 นี้พอร์ท C จะเป็นตัวแสดงสภาวะของสัญญาณดังกล่าวและรายละเอียดของแต่ละบิทจะแสดงดังรูป 2.29

PORT C LINE	DEFINITION
PC0	I/O
PC1	I/O
PC2	I/O
PC3	$INTR_A$
PC4	$\overline{STB}_A$
PC5	IBF_A
PC6	$\overline{ACK}_A$
PC7	$\overline{OBF}_A$

รูปที่ 2.29 แสดงรายละเอียดของแต่ละขาของพอร์ท C ในการใช้งานในโหมด 2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3

การวิจัยและการดำเนินงาน

สำหรับโครงงานพิเศษนี้ได้ทำการออกแบบเครื่องมัลติฟอร์แมตคาเมรา และสร้างเครื่องจนถึงส่วนควบคุมเลนส์ที่ใช้ในการถ่ายภาพ ส่วนประกอบสำคัญของเครื่องได้แก่

1.คีย์บอร์ดใช้เลือกจำนวนภาพ

2.วงจรขับ X-Y สเตปปิ้งมอเตอร์

3.ไมโครโปรเซสเซอร์ CP180

4.สเตปปิ้งมอเตอร์

โดยการทำโครงงานพิเศษนี้ได้แบ่งออกเป็นขั้นตอนดังนี้

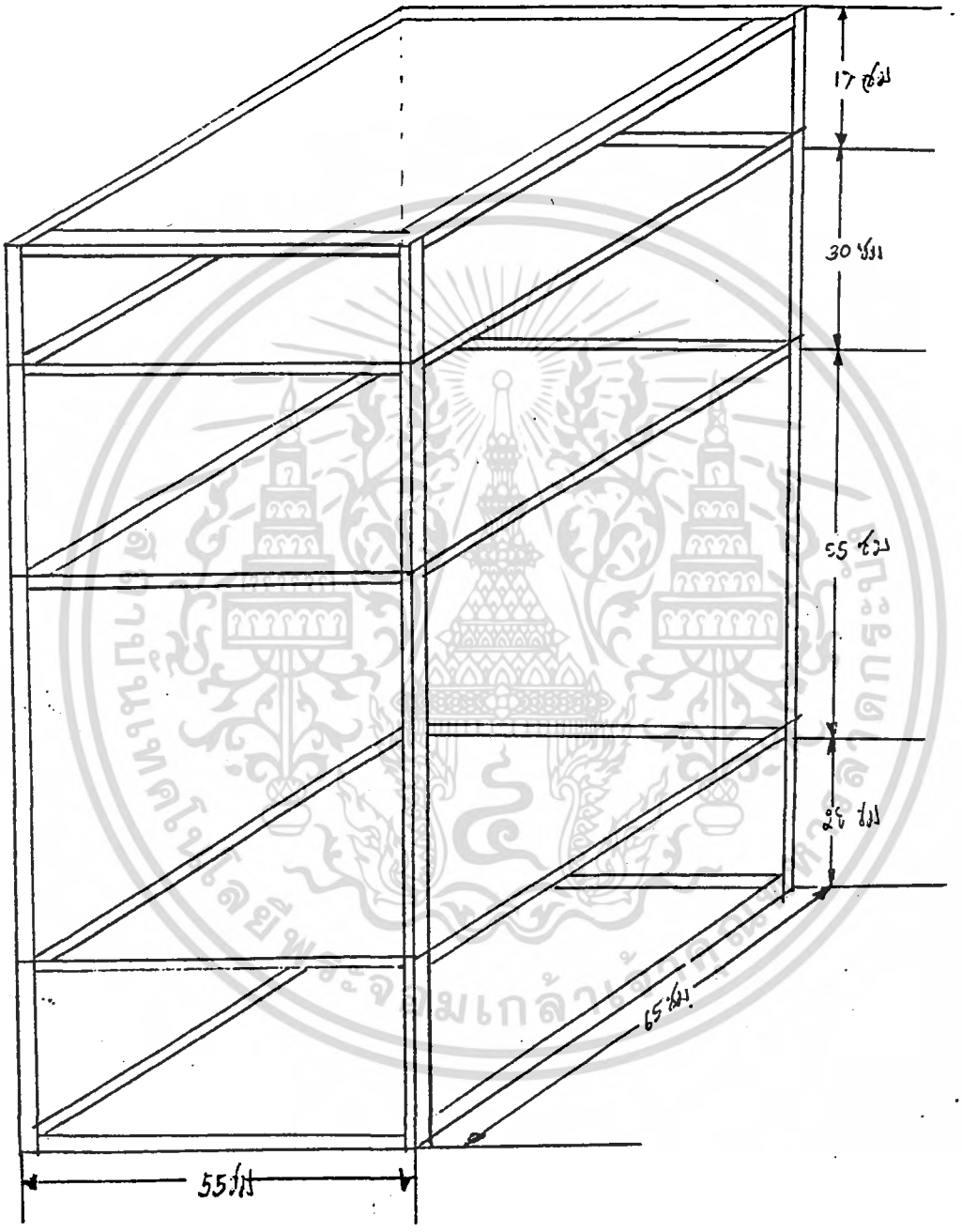
3.1 การออกแบบเครื่องมัลติฟอร์แมตคาเมรา

การออกแบบเครื่องมัลติฟอร์แมตคาเมรา ได้อาศัยเครื่องต้นแบบที่ได้รับบริจาคมาจากโรงพยาบาลเป็นแบบในการสร้าง แต่เครื่องต้นแบบนี้เป็นเครื่องขนาดเล็กใช้กับฟิล์มเอ็กซเรย์ขนาด 8x10 นิ้ว ส่วนเครื่องที่ทำใหม่นี้เป็นแบบที่ใช้กับฟิล์มเอ็กซเรย์ขนาด 14x17 นิ้ว ขนาดของเครื่อง 55x65x130 ซม.

วัสดุที่นำมาทำโครงได้แก่ อลูมิเนียม ซึ่งเป็นวัสดุที่มีราคาถูก มีความทนทานและไม่เป็นสนิม

แบบของเครื่องมัลติฟอร์แมตคาเมรา ดังรูป 3.1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.1 แบบเครื่องมัลติฟอร์แมตคาเมรา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

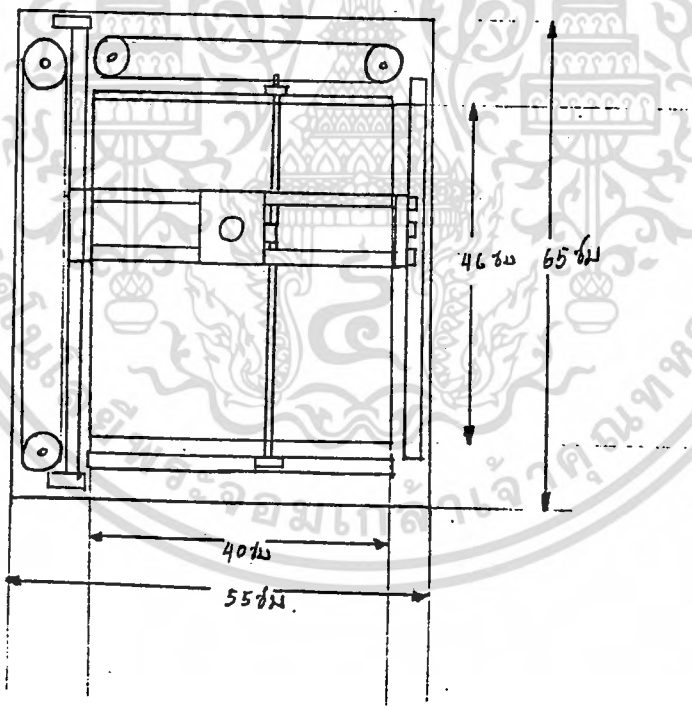
3.2 <u>การออกแบบที่เคลื่อนเลนส์</u>

แบบของตัวเคลื่อนเลนส์มีลักษณะดังรูป 3.2

วัสดุที่นำมาใช้ในการทำตัวเคลื่อนเลนส์มีดังนี้

-ส่วนฐานใช้ไม้อัด เพราะเป็นวัสดุที่มีความหนาและสามารถเจาะได้ง่าย นำหนักเบา ราคาถูก

-ส่วนตัวเคลื่อนเลนส์ใช้เป็นอลูมิเนียม เพราะราคาถูก สามารถกลึงได้ง่าย และหาได้ง่าย

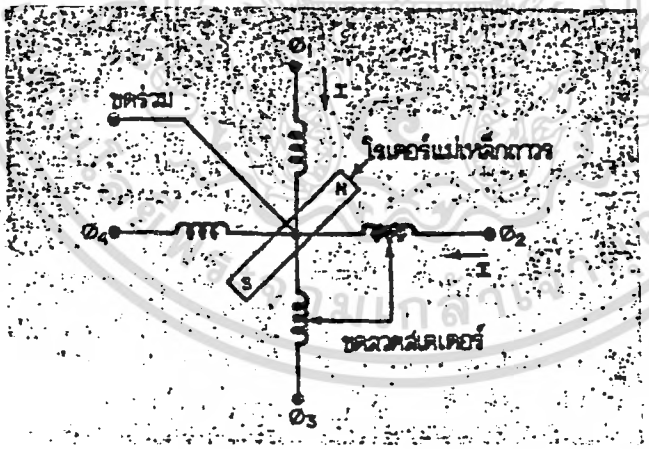


รูปที่ 3.2 ที่เคลื่อนเลนส์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.3 <u>วงจรขับ X-Y สเตปปิ้งมอเตอร์</u> สเตปปิ้งมอเตอร์เป็นมอเตอร์ทำงานโดยเปลี่ยนพลังงานไฟฟ้าแบบสวิทชิ่งที่ป้อนให้กับขดลวดสเตเตอร์ให้เป็นการเคลื่อนที่เชิงมุมบนแกนโรเตอร์ในลักษณะการหมุนทีละสเตปตามสัญญาณอินพุทของเฟสต่างๆ การเคลื่อนที่และหยุดในแต่ละสเตปจะมีความแม่นยำทางตำแหน่งสูงมาก แต่มีข้อจำกัดอยู่เหมือนกันคือขนาดของแรงบิทจะน้อยทำให้ไม่สามารถใช้ในงานหนักมากได้

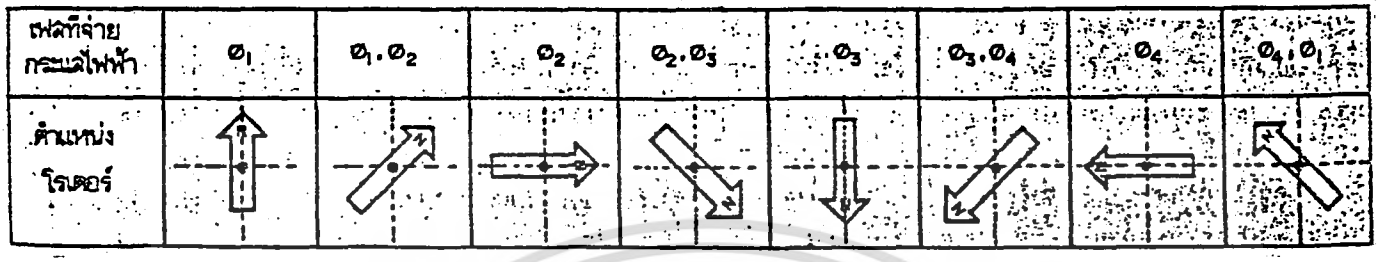
ในส่วนของงานที่ทำจะเป็นแบบที่เอามาใช้ประโยชน์โดยการใช้ พอร์ท 8255 เป็นตัวอย่างควบคุมซึ่งจะกล่าวถึงเพียงบางส่วน แบบสเตปปิ้งมอเตอร์ที่ใช้งานมากพบบ่อยๆก็คือแบบ ไฮบริด โรเตอร์ทำด้วยแม่เหล็กถาวรและเป็นชนิดขดลวดสเตเตอร์ 4 เฟส ไฟฟ้าที่จ่ายให้กับขดลวดสเตเตอร์ในแต่ละเฟสจะมีผลทำให้เกิดสนามแม่เหล็กในทิศทางนั้นๆ เกิดแรงผลักกับแม่เหล็กถาวรที่ตัวโรเตอร์ไปในทิศทางหนึ่ง การสั่งให้โรเตอร์หมุนในทิศทางใดก็สามารถทำได้โดยการจ่ายกระแสไฟฟ้าแก่ขดสเตเตอร์ในเฟสต่างๆอย่างถูกต้องต่อไป เราสามารถแสดงรูปโครงสร้างของ สเตปปิ้งมอเตอร์ง่ายๆได้ดังรูป 3.3



รูปที่ 3.3 แสดงถึงโครงสร้างของสเตปปิ้งมอเตอร์ขนาด 4 เฟสและตำแหน่งของโรเตอร์ขณะจ่ายกระแสไฟฟ้าขดลวดที่ ϕ1 และ ϕ2

และจากสเตปปิ้งมอเตอร์มีขนาด 4 เฟสนี้เราจะบังคับให้เกิดสเตปของการหมุนได้เป็น 3 ลักษณะขึ้นอยู่กับ การป้อนพัลซ์ดังแสดงในรูปที่ 3.4

ไม่วากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.4 แสดงมุมของโรเตอร์เมื่อมีการป้อนไฟแก่เฟสต่างๆของมอเตอร์ขนาด 4 เฟส

1.<u>One-excitation หรือ half drive</u> เป็นการจ่ายกระแสให้กับสเตเตอร์ครั้งละหนึ่งเฟสคือ ϕ1,ϕ2,ϕ3,ϕ4 เรียงลำดับ หมุนเวียนกันไป แบบนี้แรงบิดจะน้อย ดังตารางข้างล่าง

No	$Ø_1$	$Ø_2$	$Ø_3$	$Ø_4$
1	(1)	0	0	0
2	0	(1)	0	0
3	0	0	(1)	0
4	0	0	0	(1)

ตารางที่ 1 One-excitation

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.Two-excitation หรือ full step เป็นการจ่ายกระแสให้กับสเตเตอร์ครั้งละ 2 เฟสพร้อมกันได้แก่ ϕ1ϕ2,ϕ2ϕ3,ϕ3ϕ4,ϕ4ϕ1 หมุนเวียนกันไป แบบนี้แรงบิทที่ได้จะมากกว่าแบบแรก

No	$Ø_1$	$Ø_2$	$Ø_3$	$Ø_4$
1	(1)	(1)	0	0
2	0	(1)	(1)	0
3	0	0	(1)	(1)
4	(1)	0	0	(1)

ตารางที่ 2 Two-excitation

3.One-two excitation หรือ half step เป็นการจ่ายกระแสให้กับขดลวดสเตเตอร์ 1 เฟสและ 2 เฟส สลับกันไป แบบนี้ทำให้จำนวนของสเตปเพิ่มขึ้นเป็น 2 เท่าของสองแบบแรก แต่แรงบิทจะน้อยกว่าแบบที่หนึ่งเล็กน้อย

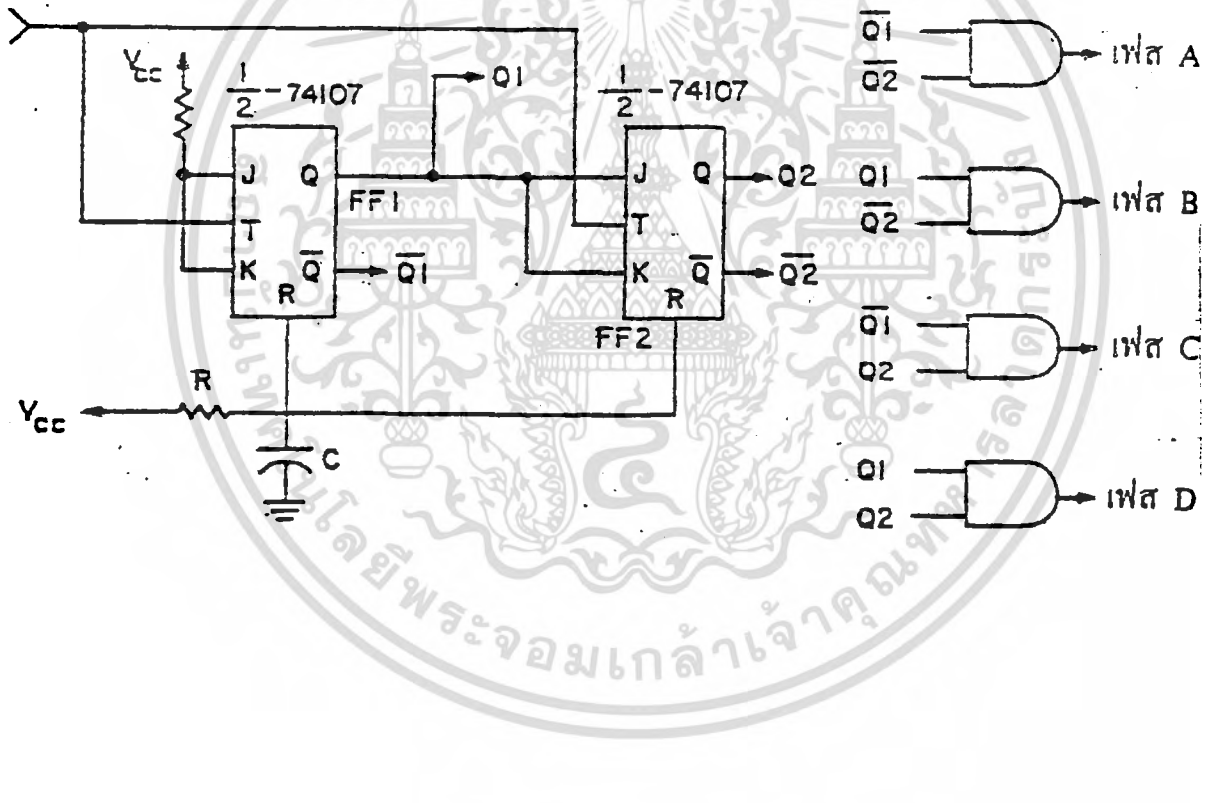
No	$Ø_1$	$Ø_2$	$Ø_3$	$Ø_4$
1	(1)	0	0	0
2	(1)	(1)	0	0
3	0	(1)	0	0
4	0	(1)	(1)	0
5	0	0	(1)	0
6	0	0	(1)	(1)
7	0	0	0	(1)
8	(1)	0	0	(1)

ตารางที่ 3 One-two excition

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

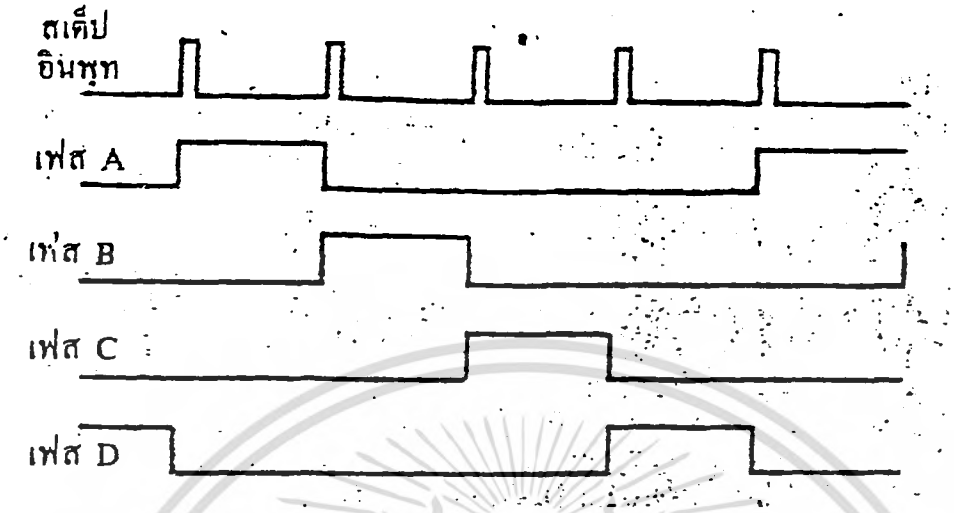
ในการควบคุมสเตปการทำงานของสเตปปิ้งมอเตอร์ในทั้ง 3รูปแบบที่ทราบมานั้นเราสามารถทำได้เป็น 2 ลักษณะคือ ใช้วงจรชีเควนลอจิกและใช้ไมโครโปรเซสเซอร์ควบคุม

ในการใช้วงจรชีเควันลอจิกจะมีตัวอย่างง่ายๆโดยการใช้ฟลิบ-ฟลอบ มาออกแบบให้ได้พัลซ์ตามกำหนดดังวงจรข้างล่างเป็นวงจรขับตัวสเตปปิ้งแบบ 4 เฟส โดยจัดให้ขับแบบ One-excitation ในทิศทางเดียว



รูปที่ 3.5 แสดงวงจรชีเควันลอจิกที่ควบคุมการหมุนของสเตปปิ้งมอเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

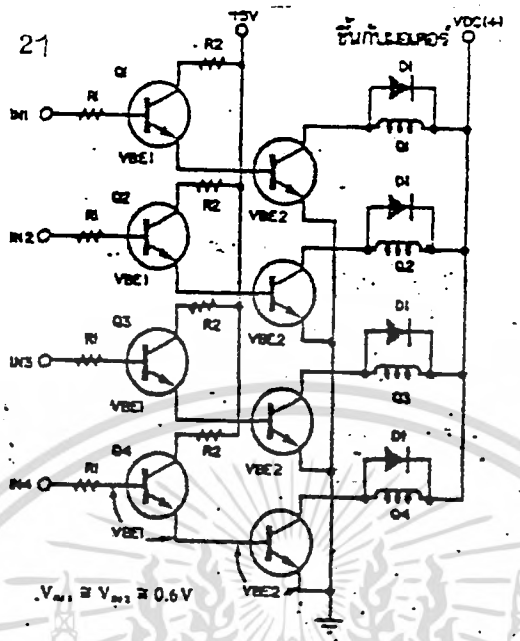


รูปที่ 3.6 แสดงไดอะแกรมเวลาของพัลซ์ที่ได้จากวงจรซีเคว้นลอจิก

การควบคุมอีกลักษณะหนึ่งคือใช้ไมโครโปรเซสเซอร์ จำลองการกระตุ้นทั้งสามแบบที่กล่าวนั้น ซึ่งสามารถทำได้โดยสะดวกกว่าและเป็นที่นิยมมากกว่าเพราะไมโครโปรเซสเซอร์ได้ถูกลงมากในปัจจุบันและผู้ใช้สามารถพลิกแพลงการใช้ได้ต้องการ ดังต่อไปนี้

ก่อนอื่นต้องให้เข้าใจส่วนของการขับสัญญาณกระตุ้นที่ได้จากไมโครโปรเซสเซอร์ก่อนเพราะสัญญาณการกระตุ้นที่ได้จาก 8255 นั้นเราทราบว่าเป็นระดับ TTL ซึ่งมีค่าโดยประมาณ 4 โวลต์เท่านั้น ซึ่งหากต้องการใช้กับ สเตปปิ้งมอเตอร์ที่มีแรงดันสูงขึ้นกระแสมากขึ้นก็ต้องมีการสร้างส่วนขับเพิ่มเข้ามาซึ่งแบบง่ายมักจะใช้เป็นแบบ ดาร์ลิงตัน แสดงดังรูป 3.7

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.7 แสดงถึงวงจรทรานซิสเตอร์ที่ใช้ขับมอเตอร์

จากรูปที่ 3.7 R2 เป็นตัวกำหนดกระแสเบสของ Q_2 ถ้าเราสมมุติให้ β_2 คือค่าอัตราขยายกระแสต่ำสุดของ Q_2 และ I_{C2} คือค่ากระแสขับสูงสุดแต่ละเฟสเราจะได้

$$R_2 < (5-V_{BE2})/I_{B2} = (5-V_{BE2})x\beta_2/I_{C2}$$

สำหรับ R1 จะเป็นตัวกำหนดกระแสเบสของ Q_1 ถ้าสมมติให้ β_1 คือค่าขยายกระแสต่ำสุดของ Q_1 และ V_{IN} นั้นมีค่าประมาณ 4 โวลต์ สำหรับลอจิก "1" เราจะได้

$$R_1 < (4-V_{BE1}-V_{BE2})/I_{B1} = 2.8\beta_1/I_{B2}$$

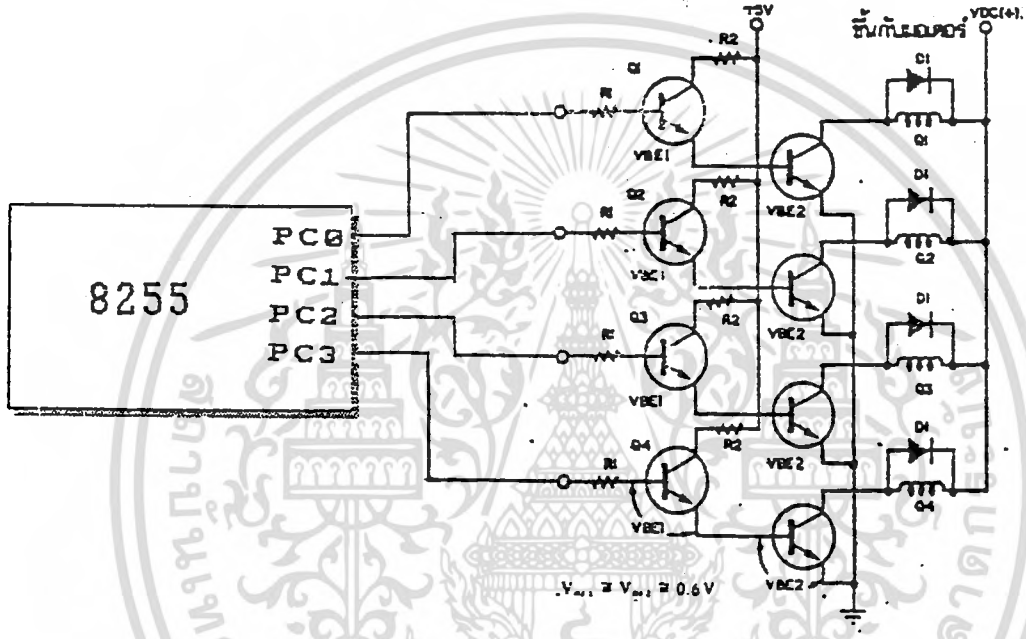
ด้วยสูตรข้างบนเราก็สามารถหาค่าความต้านทานโดยประมาณเมื่อใช้งานได้ เช่นหากมอเตอร์เราต้องการกระแสต่อเฟสขนาด 1.5 A ที่ 15 V_{DC} และเราหาทรานซิสเตอร์ที่กำหนดค่า β ได้เป็น 150,35 ของ Q1,Q2 ตามลำดับ(ค่าต่ำ

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สุด) เราจะได้ค่าของ

$$I_{c2}=1.5A \ , \ I_{B2}=I_{c2}/\beta_2=0.0428A$$

เราก็ได้ค่าประมาณของ $R_1=12K$,$R_2=100$ เป็นต้น



รูปที่ 3.8 วงจร 8255 ขับสเตปปิ้งมอเตอร์แบบ 4 เฟส

3.4 CP-180 CONTROL PACK

เนื่องจากบอร์ดคอนโทล (Borad Control) นี้ใช้ CPU Z80180 ซึ่งเป็น CPU ที่เต็มรูปแบบและเป็น Supper set ของ Z180 ที่เป็น CPU ในด้านงานประมวลผล จึงทำให้การพัฒนาโปรแกรมเป็นไปได้ง่าย และยังไม่ต้องกังวลในเรื่องของหน่วยความจำไม่พอเมื่อเราพัฒนางานด้วยโปรแกรมในระดับสูง ทำให้ได้งานที่เร็วขึ้น และด้วยการรันความถี่ที่เร็วขึ้นและบวกกับการทำคำสั่งน้อย จึงสามารถชดเชยเวลาในการทำงานอันเนื่องจากความยาวของโปรแกรมที่เขียนขึ้นจากภาษาระดับสูง และภายใน CHIP ยังสนับสนุนการทำงานที่ต้องการความเร็วสูงโดยมี CHIP DMA ที่เป็นตัวจัดการกับข้อมูลทั้งเมนโมรี

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และ I/O โดยตรงที่ไม่ต้องผ่าน CPU รวมถึง SERIAL PORT ที่มีทั้ง SYNCHRONOUS และ ASYNCHRONOUS โดยมีขาสัญญาณโมเด็ม เพื่อติดต่อสื่อสารเพื่อติดต่อสื่อสารในระยะทางไกลๆ ส่วน TIMER สามารถใช้เป็นฐานเวลาของอุปกรณ์และกำหนดการทำงานในหลายงานที่ทำพร้อมกันด้วยวิธี MULTITASKING ได้อย่างคล่องตัว

BOARD CONTROL ชุดนี้จึงประกอบด้วย

1.Serial port 2 chanel โดยอีก chanel สามารถเลือกเป็น clock I/O ได้

2.DMA ที่กระทำกับเมนโมรี ,I/O ทั้งภายนอกและภายใน 2 chanel

3.Timer counter ภายใน 2 chanel

4.Port I/O 48 port

5.Printer port 1 port

6.ส่วน Decode port สามารถเลือกได้

7.เมนโมรีที่ต่อได้ 96K

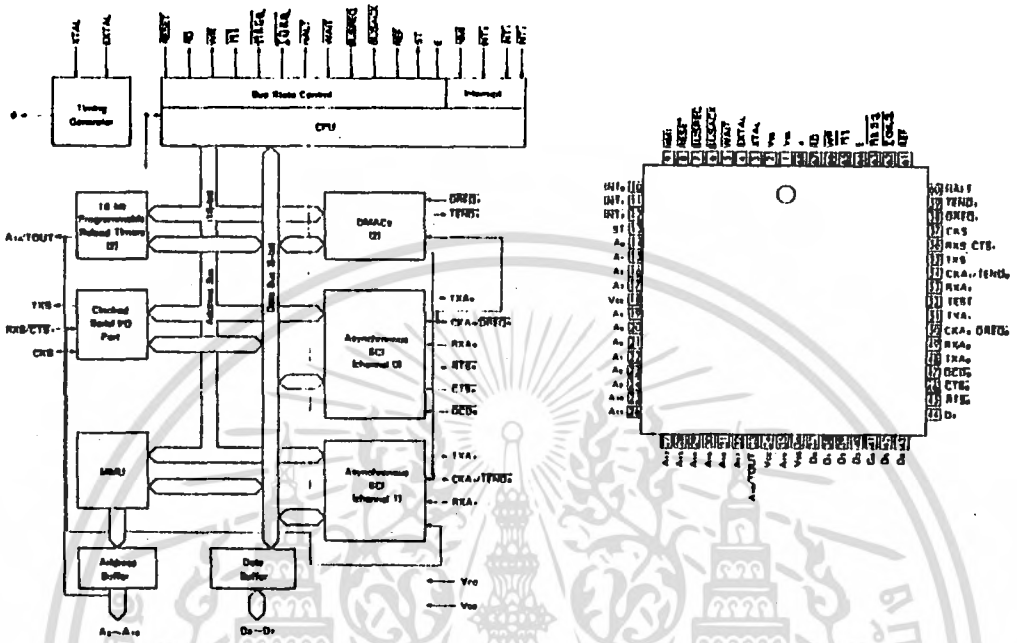
3.4.1 Z80180

Z80180 เป็น CPU ที่มีความสามารถสูงที่ได้รวมชิป(CHIP) สำคัญอื่นๆไว้ใน CPU CHIP เดียวจึงทำให้มีลักษณะคล้ายกับ CPU ที่ใช้ในงานคอนโทลในจำพวก "SINGLE CHIP" แต่เนื่องจาก SINGLE CHIP มีข้อดีคือ เป็นระบบเล็กราคาถูก แต่ข้อเสียคือการใช้โปรแกรมคอนโทลค่อนข้างยากในต่อนเริ่มต้นและกับระบบงานที่ใหญ่ขึ้น แต่ Z80180 ทางด้านโปรแกรมจะสะดวกอย่างมากเพราะคำสั่งที่ใช้มีมา และตรงไปตรงมาทั้งคู่มีภาษาไทยและตัวอย่างการใช้งานอย่างเพรา CPU Z80180 นี้เป็น SUPPER COMPAT Z80 คือคำสั่งทั้งหมดยังเป็น Z80 และได้เพิ่มชุดคำสั่งขึ้นมาเพื่อเพิ่มความสะดวกในการใช้งานขึ้นอีก

เมื่อมองดูระบบ MICRO CONTROLLER " SINGLE CHIP" แล้ว Z80180 จะด้อยกว่าตรงที่ไม่มี ROM,RAM และ PORT แต่ถ้าเป็นในระดับงานอุตสาหกรรมแล้วระบบของ Z80180 กับ CHIP MICRO CONTROLLER แล้วจะไม่ต่างกันเลยเพราะความต้องการเนื้อที่ในการเก็บข้อมูลมากและพอร์ตมากตามจึงทำให้ต้องต่อเพิ่มภายนอกขึ้น จึงทำให้ Z80180 ในระดับงานคอนโทลอุตสาหกรรมคล่องตัวกว่ามากเพราะภายใน Z80180 ประกอบด้วยเป็น CMOS,OSCILATOR ในตัว รันที่ 10 MHz , MMU CHIP อ้าง MEMORY ได้ 1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปแสวงหาประโยชน์ทางการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

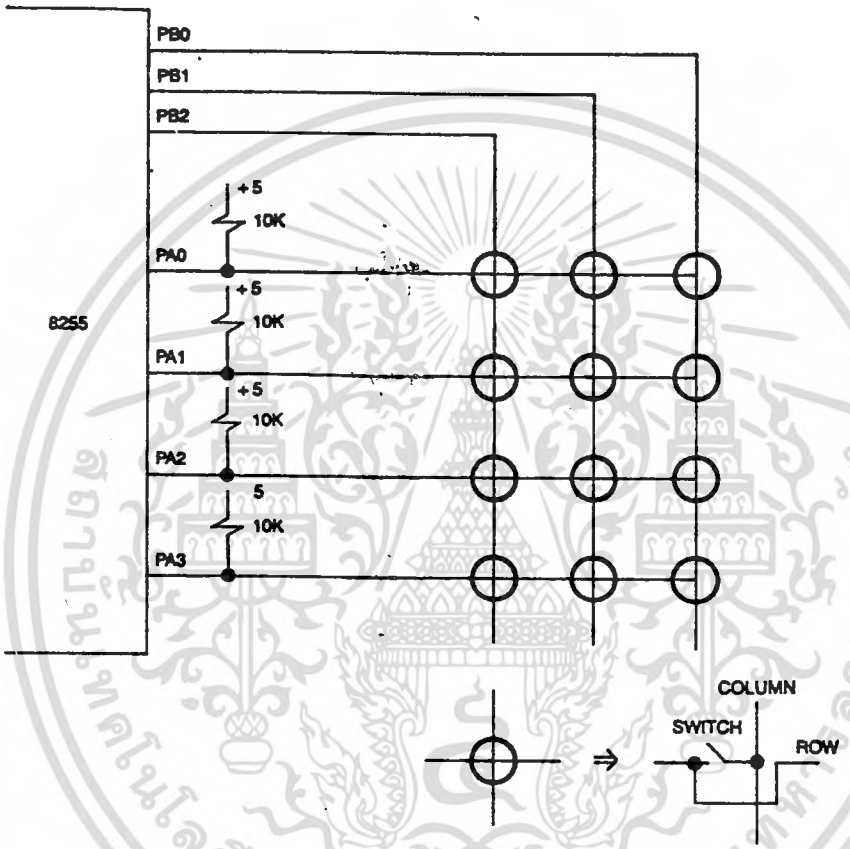
MBYTE , DMA 2 CHANEL , PORT สื่อสาร UART 2 CHANEL,CLOCK SERIAL I/O, 16 BIT TIMER COUNTER และเกี่ยวกับ PORT สื่อสารสามารถทำ MULTI PROCESSOR COMMUNICATION ซึ่งโครงสร้างของ CHIP นี้จะเป็นดังรูป 3.9:-



3.5 การทำคีย์บอร์ด

การเชื่อมต่อ (INTERFACE) คีย์บอร์ดเข้ากับ Z80180 คีย์บอร์ดที่ใช้ในโครงงานพิเศษนี้ประกอบด้วย สวิทช์แบบกดติด จัดอยู่ในลักษณะของแมททริก (MATRIX) ขนาด 3X4 ดังแสดงในรูป 3.10

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.10 แผนผังแสดงการต่อ 8255 เข้ากับคีย์บอร์ดขนาด 12 คีย์

โดยนำเอา PB0-PB2 ของพอร์ท B ซึ่งเป็นพอร์ทเอาท์พุท ไปต่อเข้ากับแนวคอลัมน์ (COLUMN) ของคีย์บอร์ด และนำเอา PA0-PA3 ของพอร์ท A ซึ่งเป็นพอร์ทอินพุทต่อเข้ากับแนวโรว(ROW)ของคีย์บอร์ด และทุกๆบิทของพอร์ท A ที่ต่อเข้ากับแนวโรวจะต้องต่อ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กับความต้านทานขนาด 10K กับไฟบวกไว้(PULL UP) วนการตรวจสอบการกดคีย์บอร์ดนี้จะให้พอร์ท B สแกนลอจิก "0" ที่ละบิทดังนี้

XXXX1110 -> XXXX1101 -> XXXX1011 -> XXXX0111 -> XXXX1110->...

ก่อนที่จะมีการเปลี่ยนค่าข้อมูลเอาท์พุทของพอร์ท B พอร์ท A ก็จะทำการอ่านข้อมูลเข้ามาถ้าไม่มีการกดคีย์บอร์ดแล้วค่าที่ได้จากการอ่านจากพอร์ท A จะมี 4 บิทล่าง(PA0-PA3)เป็นลอจิก "1" หมด ทั้งนี้เพราะมีความต้านทานต่อกับไฟบวกอยู่ แต่ถ้ามีการกดคีย์บอร์ดคีย์ใดคีย์หนึ่งแล้วข้อมูลที่อ่านได้จะไม่มีค่าเป็น"1"หมด จะต้องมีบิทใดบิทหนึ่งมีลอจิกเป็น "0" ทั้งนี้เพราะสวิทช์ที่ถูกกดจะทำให้โรว (ROW) กับคอลัมน์(COLUMN) แตะกัน ในขณะที่พอร์ท B สแกนลอจิก "0" มาถึง คอลัมน์ของสวิทช์ที่ถูกกดจะทำให้โรวที่ถูกกดมีลอจิกเป็น "0"ด้วย เราจะทราบว่าคีย์ใดถูกกดโดยการตรวจสอบว่าบิทใดของพอร์ท B และของพอร์ท A มีลอจิกเป็น"0"

สำหรับโครงงานพิเศษนี้เราได้ใช้ พอร์ต Y_0-Y_2 ของ IC 74LS138 แทนในแนวคอลัมน์

3.5.1 <u>แป้นควบคุมด้านหน้า</u> (Front Panel)

ประกอบด้วยคีย์ดังนี้

1.Power ทำหน้าที่ในการเปิดการทำงานของเครื่องมัลติฟอร์แมตคาเมรา

2.คีย์ที่ใช้เลือกขนาดของฟอร์แมตมี 3 คีย์คือ Small,Med,Large มีหน้าที่ดังนี้

Small สามารถถ่ายภาพได้สูงสุด 12 ภาพ

Med สามารถถ่ายภาพได้สูงสุด 9 ภาพ

Large สามารถถ่ายภาพได้สูงสุด 6 ภาพ

และ ขนาดภาพที่ได้ในแต่ละฟอร์แมตจะไม่เท่ากันเช่น Small จะได้ภาพที่มีขนาดเล็กเพราะมีจำนวนภาพที่มากจึงได้ภาพขนาดเล็ก

3.คีย์ที่ใช้เลือกจำนวนภาพที่ต้องการ จะสัมพันธ์กับคีย์ในข้อ 2 ถ้าเลือก Med จะสามารถเลือกภาพได้แค่ 9 ภาพคีย์ที่เหลือจะไม่ทำงาน

ส่วนรูปแบบของภาพจะกล่าวในบทต่อไป

เอกสารนี้ใช้เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.5.2 วงจรรวมของคีย์บอร์ด

เป็นวงจรที่ใช้สำหรับคีย์บอร์ด ดังรูปที่ 3.11 และ 3.12 โดยใช้ 8255 2 ตัวซึ่งแต่ละตัวมีค่าคอนโทลพอร์ตที่ต่างกัน ตัวที่ 1 มีค่า C080H-C083H ซึ่งจะนำมาใช้ในการทำคีย์บอร์ดส่วนของการเลือกภาพ และใช้ต่อกับ LED ของคีย์บอร์ด ตัวที่ 2 ใช้กับคีย์บอร์ดส่วนที่ใช้เลือกฟอร์แมต กับส่วนของลิมิตสวิทช์ที่ใช้สำหรับวัดระยะทางโดยการนับจำนวนพัลส์ที่เกิดขึ้นระหว่าง SW1-SW2 และใช้จำนวนพัลส์มาเป็นตัวอ้างอิงระยะทางได้ และ พอร์ตของ 8255 ตัวนี้ยังใช้ต่อกับวงจรขับสเตปปิ้งมอเตอร์

3.6 ส่วนของโปรแกรม

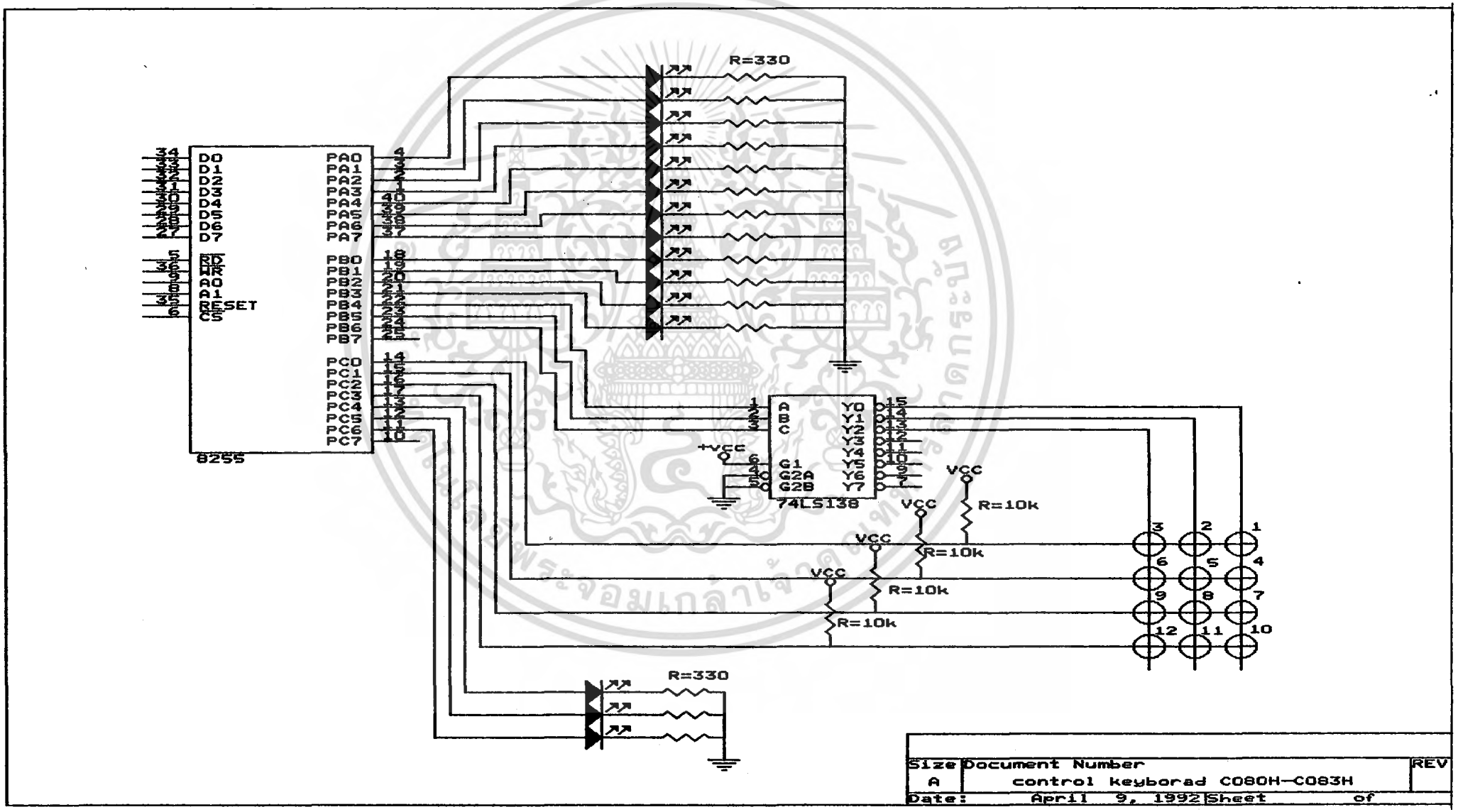
สำหรับโครงงานนี้ใช้โปรแกรมภาษาแอสแซมบลี้ในการควบคุมส่วนต่างๆได้แก่ส่วน

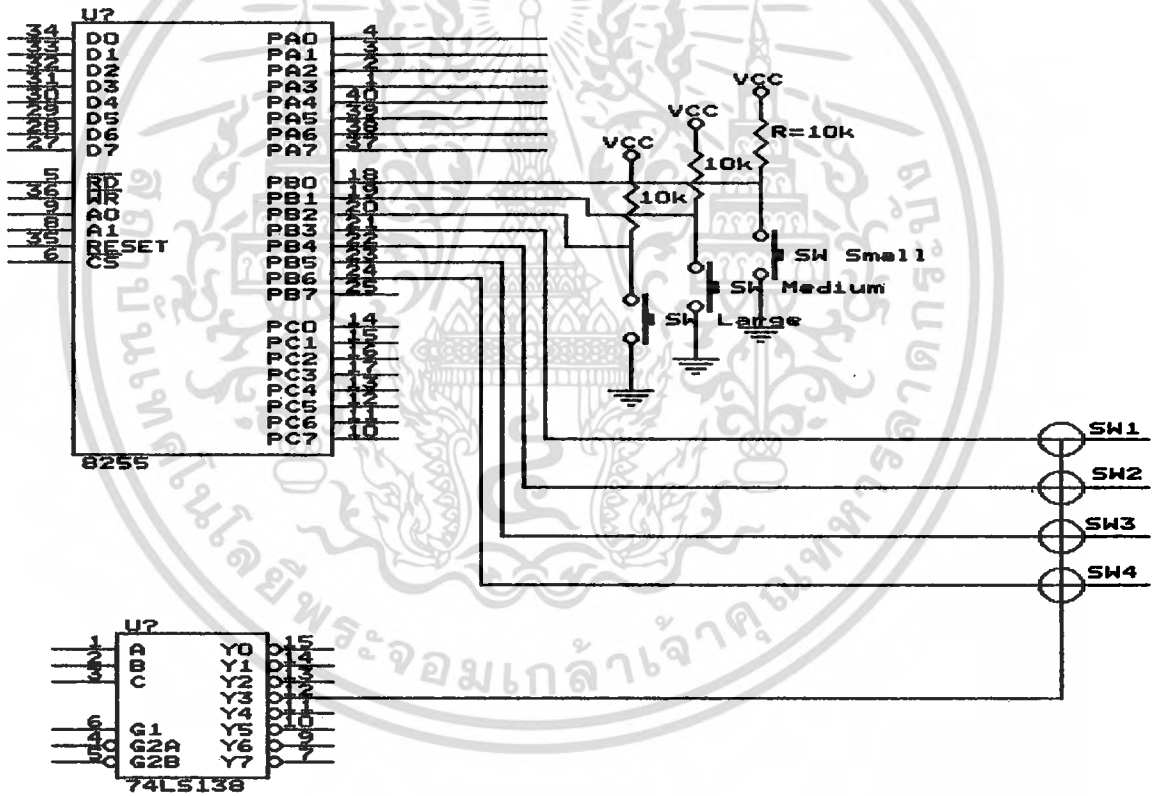
3.6.1 คีย์บอร์ด ใช้การสแกนคีย์เพื่อตรวจการกดคีย์เพื่อจะส่งต่อไปยังส่วนต่อไป

3.6.2 ส่วนของไมโครสวิทช์ซึ่งเป็นตัวบอกระยะทางโดยการนับพัลส์ที่เกิดขึ้น และนำพัลส์ที่ได้มาใช้ในการควบคุมการเลือกฟอร์แมต

3.6.3 ส่วนควบคุมสเตปปิ้งมอเตอร์ เครื่องจะตรวจสอบดูว่าเราเลือกฟอร์แมตอะไร แล้วจึงส่งข้อมูลไปยังวงจรขับสเตปปิ้ง เพื่อไปเคลื่อนเลนส์โดยใช้พัลส์ที่เกิดขึ้นมาเป็นอ้างอิงระยะทางที่จะเคลื่อนที่ไป ตัวอย่างเช่น ฟอร์แมตแบบ Large จะเลือกภาพได้ 6 ภาพ โดยภาพจะจัดรูปแบบ 2X3 ในแกน X จะเคลื่อนที่ไป 2 ครั้งเลนส์ก็จะเลื่อนทางแกน Y 1 ครั้งจากนั้นจะเคลื่อนไปทางแกน X อีก 2 ครั้งและจะเลื่อนทางแกน Y อีกครั้งแล้วต่อไปทางแกน X 2 ครั้งเป็นอันว่าจบขั้นตอนการถ่ายภาพ โดยเราจะแบ่งพัลส์ที่ได้ในแกน X ออกเป็น 2 ส่วนในแกน Y อีก 3 ส่วน โปรแกรมที่ได้จะใช้ในการแบ่งพัลส์และเคลื่อนเลนส์โดยการควบคุมสเตปปิ้งมอเตอร์ให้ไปตามตำแหน่งที่ต้องการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้


R=330
D0
D1
D2
D3
D4
D5
D6
D7
RD
WR
A0
A1
RESET
CS
PA0
PA1
PA2
PA3
PA4
PA5
PA6
PA7
PB0
PB1
PB2
PB3
PB4
PB5
PB6
PB7
PC0
PC1
PC2
PC3
PC4
PC5
PC6
PC7
8255
+VCC
A
B
C
G1
G2A
G2B
Y0
Y1
Y2
Y3
Y4
Y5
Y6
Y7
74LS138
VCC
R=10k
R=330
Size
A
Document Number
control keyborad C080H-C083H
REV
Date:
April 9, 1992
Sheet
of

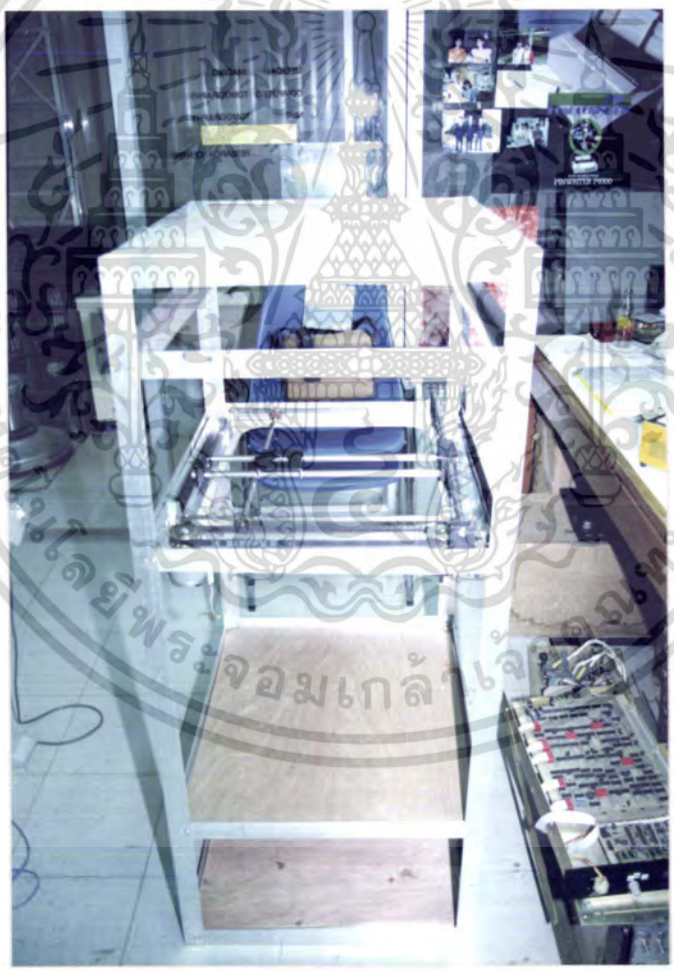


control stepping motor and keyboard2		
Size A	Document Number C090H-C093H	REV
Date: April 9, 1992	Sheet of	

บทที่ 4
ผลการวิจัยและวิจารณ์

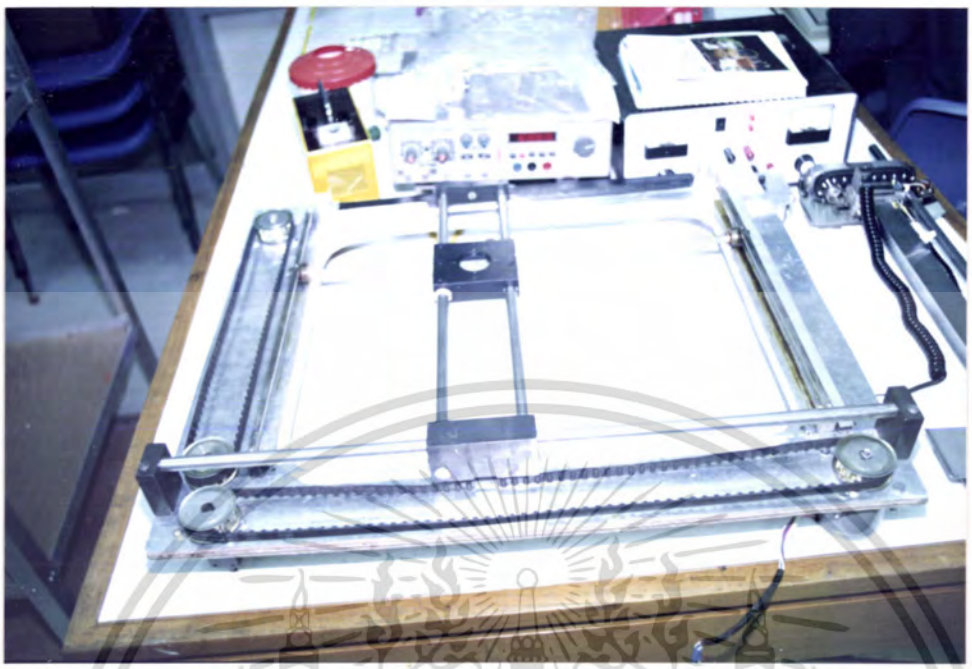
ในบทนี้จะกล่าวถึงผลของการสร้างเครื่องมัลติฟอร์แมตคาเมรา และรูปแบบที่ได้จากการเลือกฟอร์แมตแต่ละแบบ

เครื่องมัลติฟอร์แมตคาเมราที่สร้างขึ้นมีลักษณะดังแสดงในรูปที่ 4.1 ส่วนสำคัญๆ ของเครื่องมีแสดงอยู่ในรูปที่ 4.2-4.6 ลักษณะของฟิล์มที่ใช้แสดงอยู่ในรูปที่ 4.7-4.9



รูปที่ 4.1 แสดงรูปร่างของเครื่องมัลติฟอร์แมตคาเมราทั้งหมด

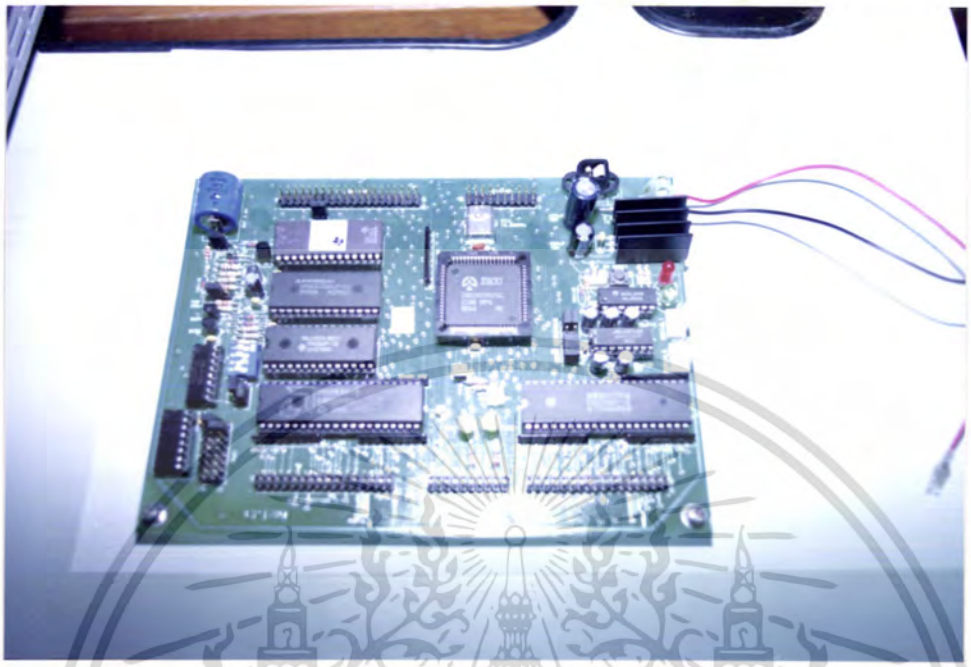
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



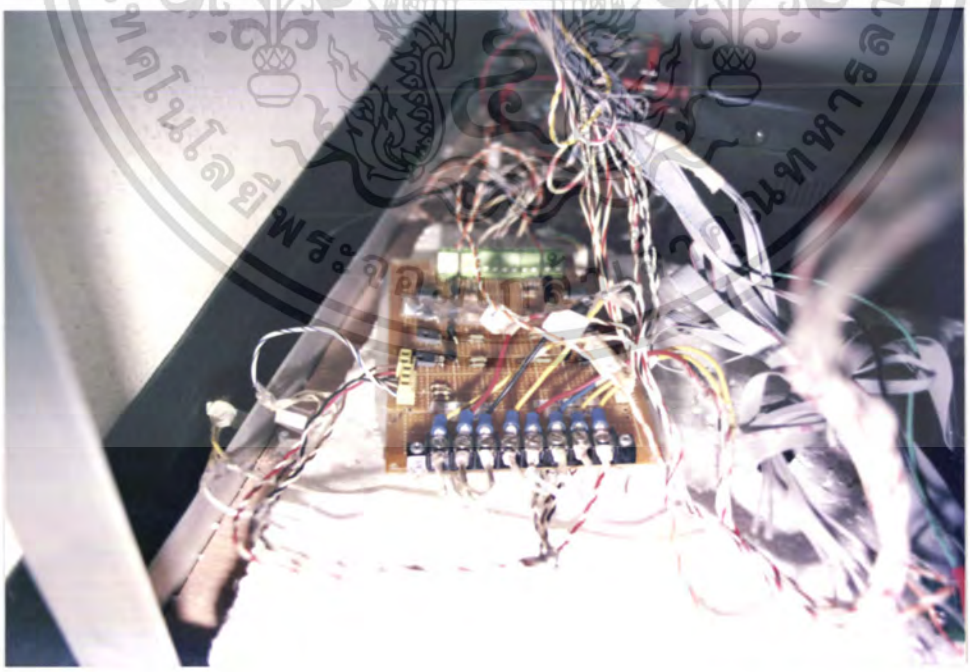
รูปที่ 4.2 ที่เคลื่อนเลนส์สำหรับถ่ายภาพ

รูปที่ 4.3 คีย์บอร์ดสำหรับเลือกฟอร์แมต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.4 ไมโครโปรเซสเซอร์ CP180



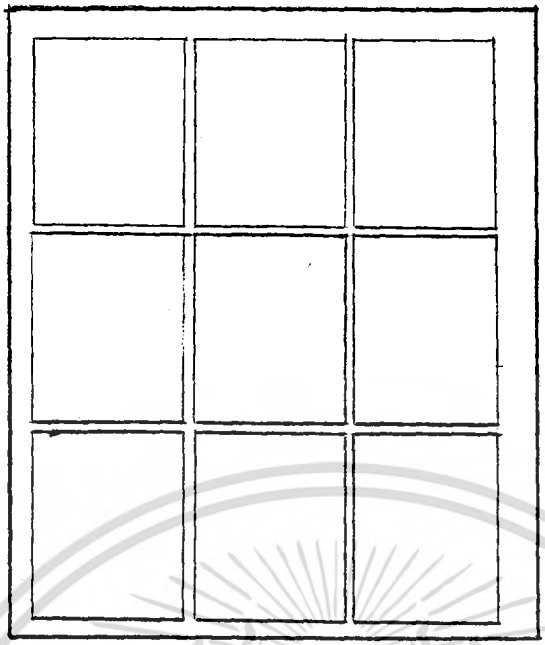
รูปที่ 4.5 วงจรขับสเตปปิ้งมอเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

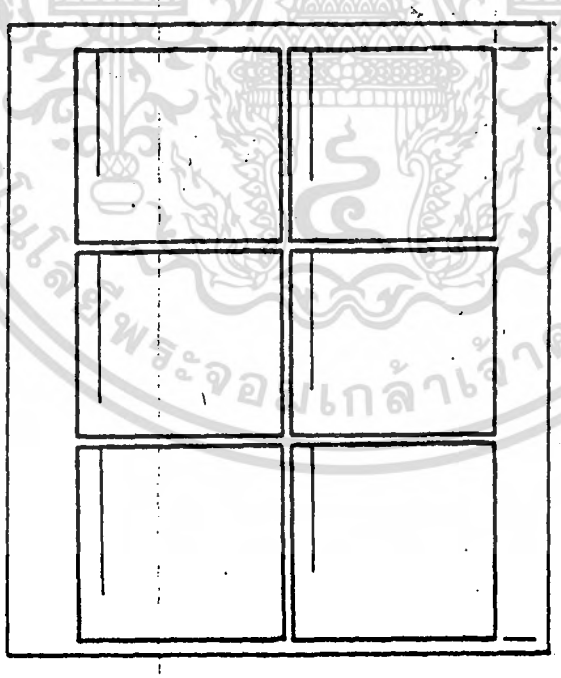
รูปที่ 4.6 สเตปปิ้งมอเตอร์

รูปที่ 4.7 14X17 Film Small

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.8 14X17 Film Medium



รูปที่ 4.9 14X17 Film Large

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เครื่องมัลติฟอร์แมตที่ได้นี้ยังมีจุดที่ต้องแก้ไขอีก คือการกดคีย์เพื่อเลือกจำนวนภาพที่ต้องการ เราจะต้องกดคีย์เรียงตามลำดับข้ามขั้นตอนไม่ได้ เช่นถ้าเราเลือกฟอร์แมตเป็น แบบ Large จะถ่ายภาพได้ 6 ภาพ เราต้องกดเรียงตั้งแต่คีย์ที่ 1 จนถึงคีย์ที่ 6 โดยจะต้องกดทุกคีย์ คือเมื่อกดคีย์ 1 เลนส์จะเลื่อนไปถ่ายที่ตำแหน่งที่ 1 เมื่อเรากดคีย์ไปเรื่อยๆ เลนส์จะเลื่อนไปตามตำแหน่งนั้นๆ ถ้ากดข้ามคีย์เครื่องจะไม่ทำงานการสร้างเครื่องนี้เป็นการกำหนดขนาดขึ้นมาเอง เมื่อนำอุปกรณ์มาติดตั้งซึ่งมีขนาดไม่พอดีกับโครงที่ทำขึ้นจึงต้องมีการปรับขนาดใหม่ ทำให้เสียเวลาในการทำมาก เครื่องที่สร้างยังมีข้อบกพร่องอยู่ จึงได้ผลการวิจัยตามรูปที่เสนอในบทนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

สรุปผลการวิจัย

ในการสร้างเครื่องบันทึกภาพชนิดมัลติฟอร์แมตคาเมราในโครงงานพิเศษนี้ ใช้ในการบันทึกภาพซึ่งสามารถบันทึกได้ 6,9 และ 12 ภาพ ในฟิล์มเอ็กซเรย์ ขนาดกว้าง 14 นิ้ว ยาว 17 นิ้ว จำนวน 1 แผ่น โดยใช้สเตปปิ้งมอเตอร์เป็นตัวควบคุมการทำงานของเลนส์ในตำแหน่ง X-Y ซึ่งจากการทดสอบการทำงานของวงจรขับสเตปปิ้งมอเตอร์ พบว่าสามารถควบคุมการเคลื่อนที่ไปยังตำแหน่งที่ต้องการในแนวระนาบ X-Y ได้ดีพอสมควร สำหรับปัญหาที่พบคือ การหาสเตปปิ้งมอเตอร์ที่มีกำลังมากพอที่จะขับเลนส์ให้เคลื่อนที่ไปและ การทำให้ที่เคลื่อนเลนส์สามารถเคลื่อนที่ไปโดยไม่ติดขัดจึงใช้เวลามาก สำหรับโปรแกรมที่ใช้ควบคุมการทำงานของคีย์บอร์ดและขับสเตปปิ้งมอเตอร์ ต้องใช้เวลาพอสมควรในการเขียนโปรแกรมให้ทำงานได้

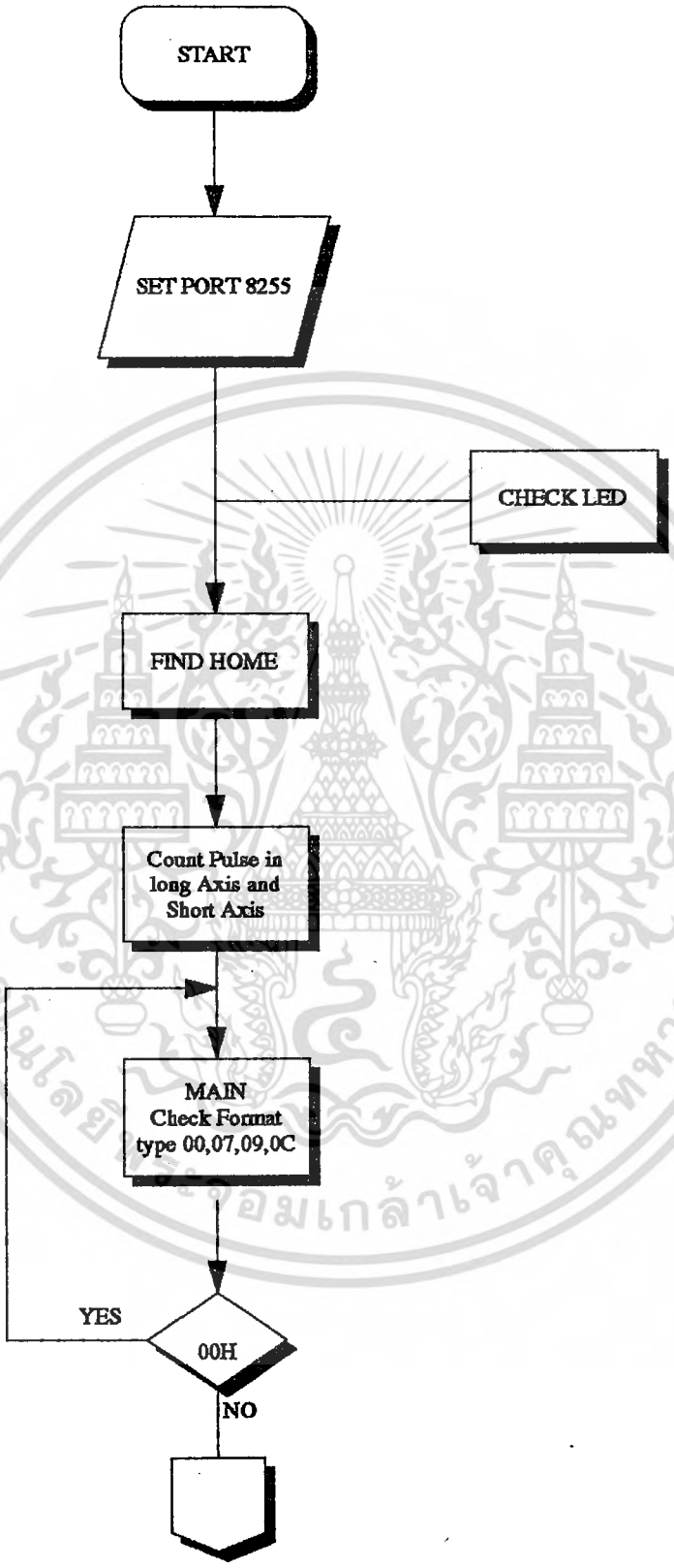
ส่วนต่อไปของเครื่องมัลติฟอร์แมตคาเมราที่ทางศูนย์วิจัยอิเลคทรอนิคจะทำต่อจากโครงงานนี้ คือส่วนของจอภาพสำหรับถ่ายภาพ คาสเซทใส่ฟิล์มเอ็กซเรย์ ที่เลื่อนคาสเซทเข้าไปในตัวเครื่อง และพัฒนาโปรแกรมควบคุมการทำงานของเครื่องมัลติฟอร์แมตคาเมราให้ทำงานได้ดียิ่งขึ้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

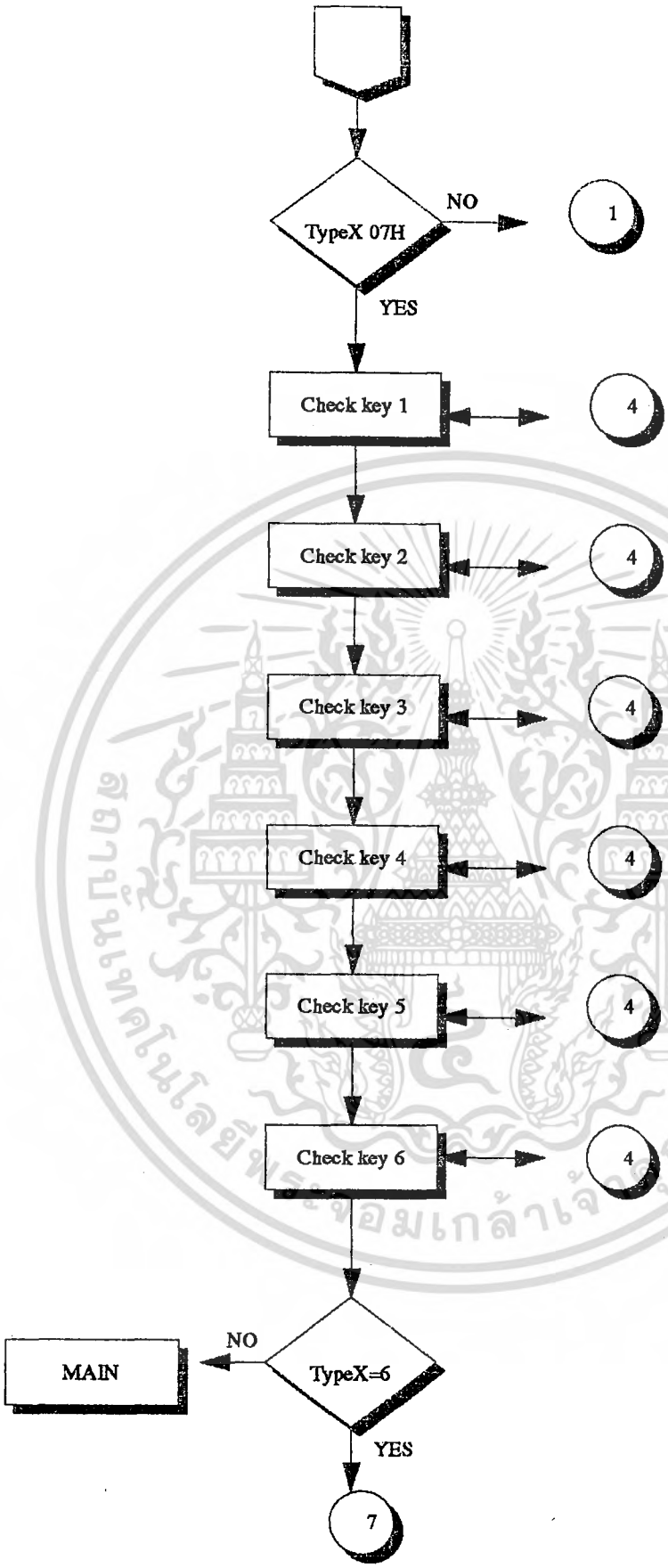
ภาคผนวก ก

โปรแกรมการทำงาน

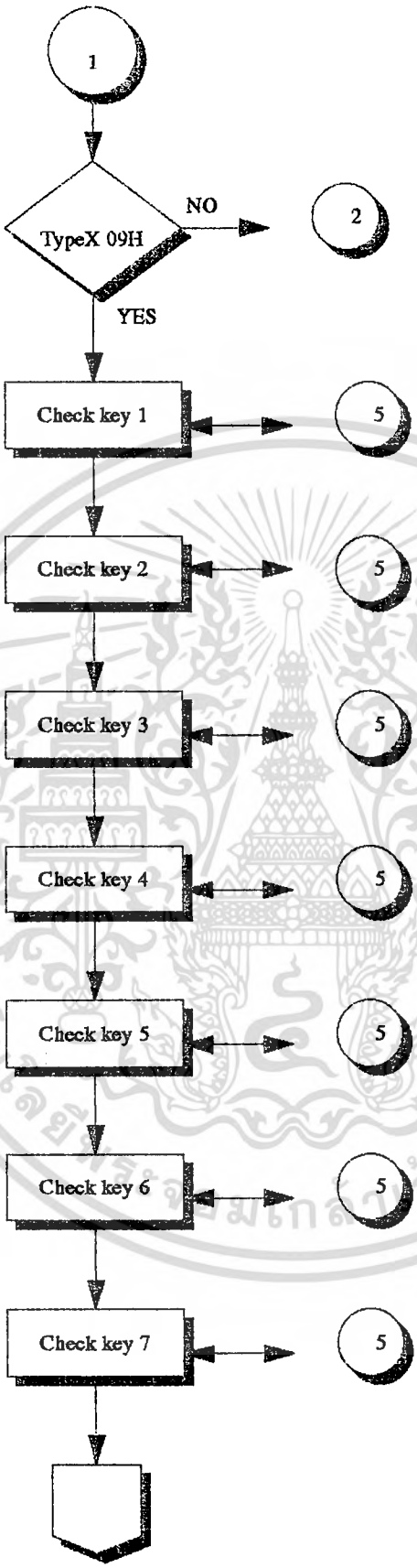
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



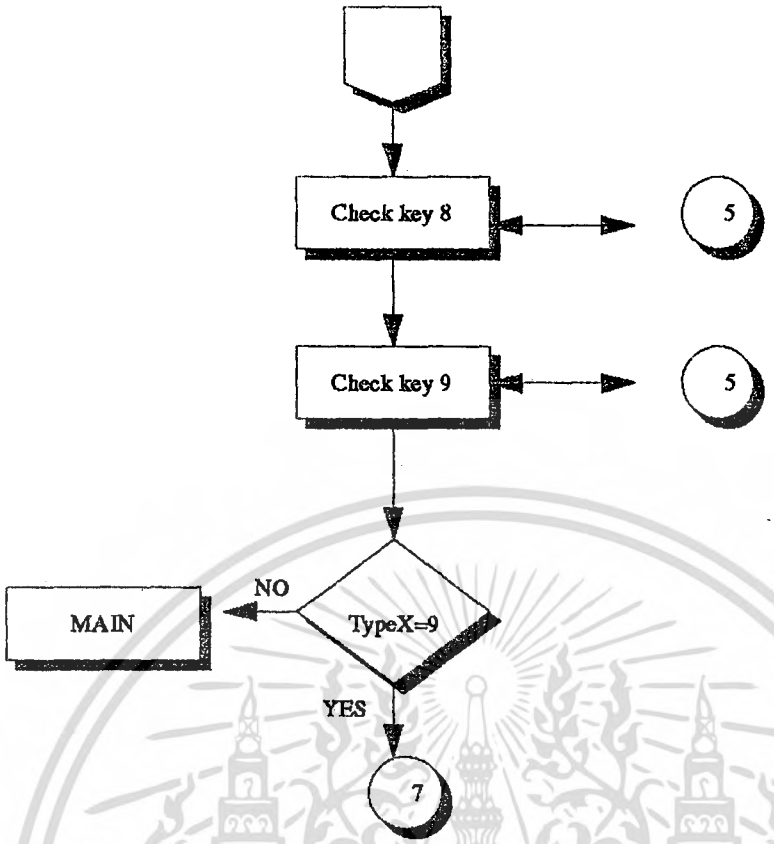
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



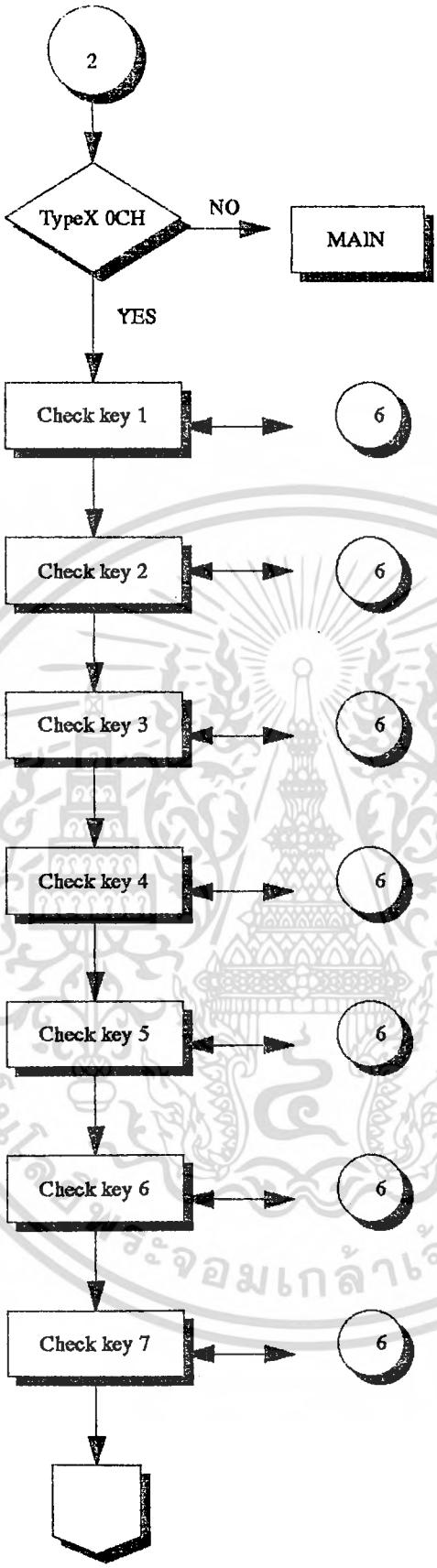
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



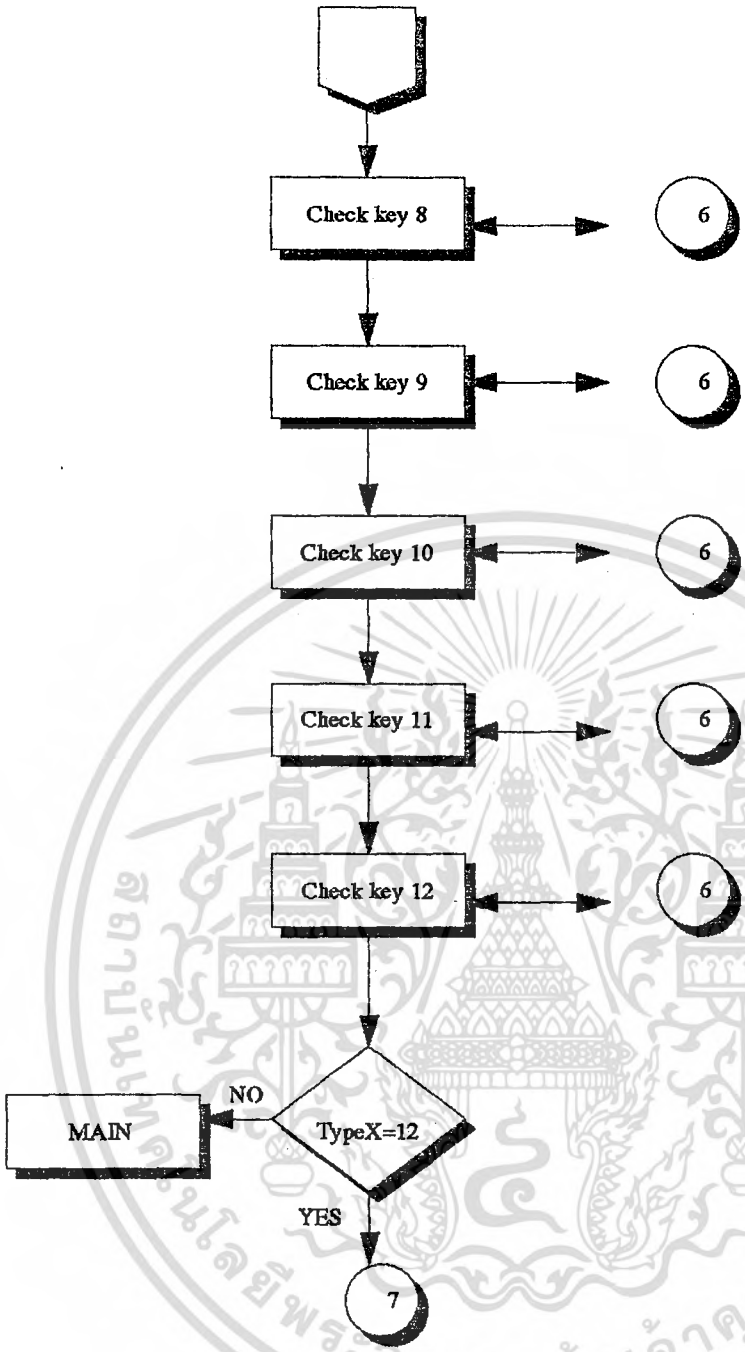
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



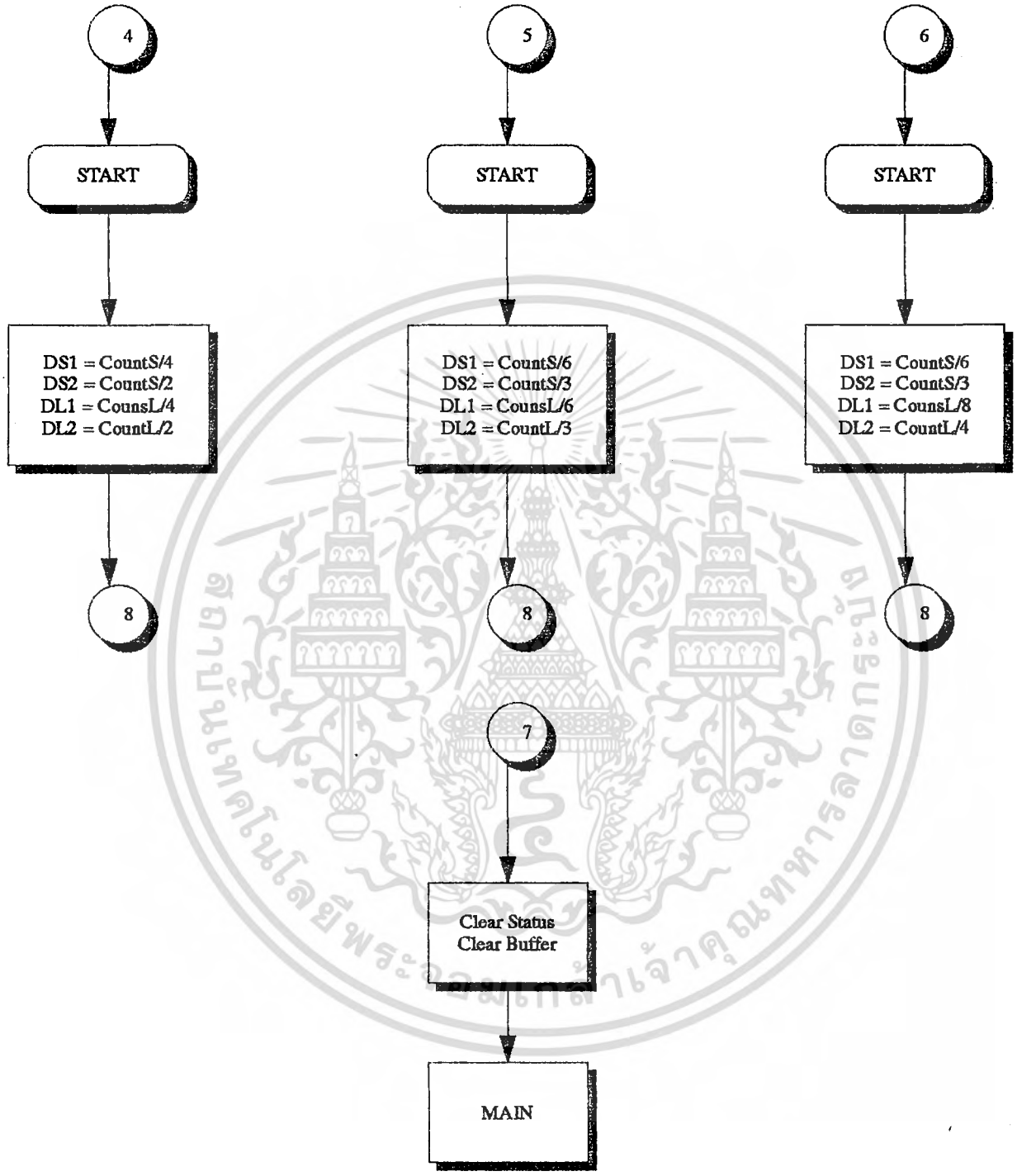
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



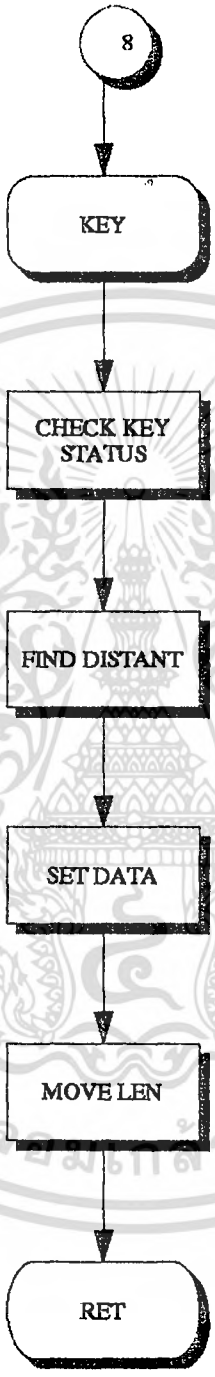
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
8000                    ORG 8000H
8000                    CPU "64180.TBL"
8000                    HOF "INT8"
C080 =                  PA1:   EQU  0C080H
C081 =                  PB1:   EQU  0C081H
C082 =                  PC1:   EQU  0C082H
C083 =                PCTRL1:  EQU  0C083H
C090 =                  PA2:   EQU  0C090H
C091 =                  PB2:   EQU  0C091H
C092 =                  PC2:   EQU  0C092H
C093 =                PCTRL2:  EQU  0C093H
0080 =                 BACK:   EQU  80H
0010 =                  TCR:   EQU  10H
0014 =               TMDR1L:   EQU  14H
0015 =               TMDR1H:   EQU  15H
0016 =               RLDR1L:   EQU  16H
0017 =               RLDR1H:   EQU  17H
009D =                TIME1:   EQU  9DH
009F =               CLRTIF:   EQU  9FH
0010 =               SYSCAL:   EQU  10H
EFFF =              AUTORUN:   EQU  0EFFFH
      ;*****************************************************
      ;            INITIALZE PORT,STATUS                  *
      ;*****************************************************
      ;PORT C080H-C083H
      ;THIS PORT USES TO READ MATRIX KEYBOAD
      ;DECODE IC DECODER  ,FLASH LED
      ;*****************************************************
8000  3E81      LD A,81H      ;INITIALIZE PORT 0C080H -0C083H
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
8002 0193C0     LD BC,PCTRL2 ;PORT A=OUT,PORT B=OUT
8005 ED79       OUT (C),A    ;PORT C-LOWER= IN, C-UPPER = OUT
      ;*****************************************************
      ;PORT C090H-C093H
      ;THIS PORT USES TO READ SWITCH TO SELECT TYPE OF FORMAT
      ;LOAD AND UNLOAD FUNCTION AND TO FLASH LED DISPLAY
      ;*****************************************************
8007 3E81       LD A,81H     ;PORT A=INPUT,B=OUTPUT
8009 0183C0     LD BC,PCTRL1 ;C LOWER=INPUT,C UPPER=OUTPUT
800C ED79       OUT (C),A    ;
                ;*****************************
                ;          SET AUTORUN
                ;*****************************
                ; LD A,0A3H
                ; LD (AUTORUN),A
                ;*****************************
                ;INITIALZE VALUES OF VARIABLE
                ;*****************************
800E 3E00               LD A,00H        ;...=  0!
8010 32AF89             LD (KEYST1),A   ;
8013 32B089             LD (KEYST2),A   ;
8016 32B189             LD (FNWORK),A   ;
8019 32B289             LD (DBUFPB),A    ;
801C 32B389             LD (TOGK1),A    ;
801F 32B489             LD (TOGK8),A    ;
8022 32B889             LD (CNTFT),A    ;
8025 32BA89             LD (TOGK6),A    ;
8028 32BB89             LD (TOGK9),A    ;
802B 32BC89             LD (TOGK12),A   ;
802E 32B889             LD (CNTFT),A    ;
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
8031 32BD89              LD (BRK),A      ;
8034 32C489              LD (SW1BUF),A   ;
8037 32C589              LD (SW2BUF),A   ;
803A 32C689              LD (SW3BUF),A   ;
803D 32C789              LD (SW4BUF),A
8040 110000              LD DE,00H
8043 ED53C189            LD (DIVIDD),DE
8047 ED53CB89            LD (COUNTS),DE   ;
804B ED53C989            LD (COUNTL),DE   ;
804F 3EFF                LD A,0FFH       ;...= OFFH !
8051 32B589              LD (LFORMAT),A  ;
8054 32B689              LD (MFORMAT),A  ;
8057 32B789              LD (SFORMAT),A  ;
805A 32BE89              LD (NSEL),A     ;
                  ;*************************
805D CDCD85              CALL SOUND
8060 CD9589              CALL DELAY
8063 CDCD85              CALL SOUND
8066 CD8889              CALL DELAY1
8069 CDCD84              CALL CHECKLED
806C CD8889              CALL DELAY1
806F CDCD85              CALL SOUND
8072 CD9589              CALL DELAY
8075 CDCD85              CALL SOUND
8078 CDDF86              CALL HOME
807B CDA287              CALL DIST    ;FIND DISTANCE
                                       FROM SW1-SW2,SW3-SW4
807E CD4E88              CALL CLSWBUF
8081 CDDF86              CALL HOME
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                ;*********************************
                ;*            MAIN  PROGRAM      *
                ;*********************************
8084 CD3584      MAIN:        CALL CHECKFORMAT
8087 CD2383                   CALL MA1
808A CD5783                   CALL MA2
808D CD8B83                   CALL MA3
8090 18F2                     JR MAIN
                ;*********************************
                ;         Services  keys        *
                ;*********************************
8092 3ABE89     KEY1:         LD A,(NSEL)
8095 FEFF                     CP 0FFH
8097 CAC580                   JP Z,END1
809A 3AB389                   LD A,(TOGK1)
809D FEFF                     CP 0FFH
809F CAC580                   JP Z,END1
80A2 3E00                     LD A,00H
80A4 32BD89                   LD (BRK),A
80A7 0180C0                   LD BC,PA1
80AA 3E01                     LD A,01H
80AC ED79                     OUT (C),A
80AE 32AF89                   LD (KEYST1),A
80B1 3EFF                     LD A,0FFH
80B3 32B389                   LD (TOGK1),A
80B6 CDCD85                   CALL SOUND
80B9 CD1B86                   CALL FSTEP     ;FIND DISTANCE
                                              DS1,DS2,DL1,DL2
80BC CD7D88                   CALL LDK1
80BF CD1989                   CALL MOVELEN
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
80C2 CD7289          CALL OPSHUTT
80C5 00        END1: NOP
80C6 C9              RET
                     ;************************
80C7 3AAF89    KEY2: LD A,(KEYST1)
80CA FE01            CP 01H
80CC C2ED80          JP NZ,END2
80CF 0180C0          LD BC,PA1
80D2 3E03            LD A,03H
80D4 ED79            OUT (C),A
80D6 CDCD85          CALL SOUND
80D9 CD1B86          CALL FSTEP    ;FIND DISTANCE
                                    DS1,DS2,DL1,DL2
80DC CD8C88          CALL LDK2
80DF CD1989          CALL MOVELEN
80E2 CD7289          CALL OPSHUTT
80E5 3E03            LD A,03H
80E7 32AF89          LD (KEYST1),A
80EA CD0389          CALL TURNH1
80ED 00        END2: NOP
80EE C9              RET

                     ;************************
80EF 3AAF89    KEY3: LD A,(KEYST1)
80F2 FE03            CP 03H
80F4 C21281          JP NZ,END3
80F7 0180C0          LD BC,PA1
80FA 3E07            LD A,07H
80FC ED79            OUT (C),A
80FE CDCD85          CALL SOUND
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
8101 CD1B86                 CALL FSTEP     ;FIND DISTANCE
                                            DS1,DS2,DL1,DL2
8104 CD9288                 CALL LDK3
8107 CD1989                 CALL MOVELEN
810A CD7289                 CALL OPSHUTT
810D 3E07                   LD A,07H
810F 32AF89                 LD (KEYST1),A
8112 00          END3:      NOP
8113 C9                     RET
                 ;*************************
8114 3AAF89      KEY4:      LD A,(KEYST1)
8117 FE07                   CP 07H
8119 C23A81                 JP NZ,END4
811C 0180C0                 LD BC,PA1
811F 3E0F                   LD A,0FH
8121 ED79                   OUT (C),A
8123 CDCD85                 CALL SOUND
8126 CD1B86                 CALL FSTEP     ;FIND DISTANCE
                                            DS1,DS2,DL1,DL2
8129 CDA088                 CALL LDK4
812C CD1989                 CALL MOVELEN
812F CD7289                 CALL OPSHUTT
8132 3E0F                   LD A,0FH
8134 32AF89                 LD (KEYST1),A
8137 CD0389                 CALL TURNH1
813A 00          END4:      NOP
813B C9                     RET
                 ;*************************
813C 3AAF89      KEY5:      LD A,(KEYST1)
813F FE0F                   CP 0FH
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
8141 C25F81                 JP NZ,END5
8144 0190C0                 LD BC,PA2
8147 3E1F                   LD A,01FH
8149 ED79                   OUT (C),A
814B CDCD85                 CALL SOUND
814E CD1B86                 CALL FSTEP      ;FIND DISTANCE
                                             DS1,DS2,DL1,DL2
8151 CDAE88                 CALL LDK5
8154 CD1989                 CALL MOVELEN
8157 CD7289                 CALL OPSHUTT
815A 3E1F                   LD A,1FH
815C 32AF89                 LD (KEYST1),A
815F 00          END5:      NOP
8160 C9                     RET
                 ;*************************
8161 3ABA89      KEY6:      LD A,(TOGK6)
8164 FEFF                   CP 0FFH
8166 CA9F81                 JP Z,END6
8169 3AAF89                 LD A,(KEYST1)
816C FE1F                   CP 1FH
816E C29F81                 JP NZ,END6
8171 3EFF                   LD A,0FFH
8173 32BA89                 LD (TOGK6),A
8176 0180C0                 LD BC,PA1
8179 3E3F                   LD A,3FH
817B ED79                   OUT (C),A
817D CDCD85                 CALL SOUND
8180 CD1B86                 CALL FSTEP      ;FIND DISTANCE
                                             DS1,DS2,DL1,DL2
8183 CDBC88                 CALL LDK6
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
8186 CD1989                 CALL MOVELEN
8189 CD7289                 CALL OPSHUTT
818C 3E3F                   LD A,3FH
818E 32AF89                 LD (KEYST1),A
8191 CD0389                 CALL TURNH1
8194 CD0E89                 CALL TURNH2
8197 3AB989                 LD A,(TYPEX)
819A FE06                   CP 06H
819C CCBF83                 CALL Z,WORKEND
819F 00          END6:      NOP
81A0 C9                     RET
                 ;**************************
81A1 3AAF89      KEY7:      LD A,(KEYST1)
81A4 FE3F                   CP 3FH
81A6 C2C481                 JP NZ,END7
81A9 0180C0                 LD BC,PA1
81AC 3E7F                   LD A,7FH
81AE ED79                   OUT (C),A
81B0 CDCD85                 CALL SOUND
81B3 CD1B86                 CALL FSTEP     ;FIND DISTANCE
                                           DS1,DS2,DL1,DL2
81B6 CDC288                 CALL LDK7
81B9 CD1989                 CALL MOVELEN
81BC CD7289                 CALL OPSHUTT
81BF 3E7F                   LD A,7FH
81C1 32AF89                 LD (KEYST1),A
81C4 00           END7:     NOP
81C5 C9                     RET
                 ;**************************
81C6 3AB489      KEY8:      LD A,(TOGK8)
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
81C9 FEFF                  CP 0FFH
81CB CAF481                JP Z,END8
81CE 3AAF89                LD A,(KEYST1)    ;CASE PRESSED
                                             KEY 7 BEFORE
81D1 FE7F                  CP 7FH
81D3 C2F481                JP NZ,END8
81D6 0180C0                LD BC,PA1
81D9 3EFF                  LD A,0FFH
81DB ED79                  OUT (C),A
81DD CDCD85                CALL SOUND
81E0 CD1B86                CALL FSTEP     ;FIND DISTANCE
                                           DS1,DS2,DL1,DL2
81E3 CDC888                CALL LDK8
81E6 CD1989                CALL MOVELEN
81E9 CD7289                CALL OPSHUTT
81EC 3EFF                  LD A,0FFH
81EE 32AF89                LD (KEYST1),A
81F1 32B489                LD (TOGK8),A
81F4 00          END8:     NOP
81F5 C9                    RET
                ;***************************
81F6 3ABD89        KEY9:   LD A,(BRK)
81F9 FEFF                  CP 0FFH
81FB CA4E82                JP Z,END9
81FE 3ABB89                LD A,(TOGK9)
8201 FEFF                  CP 0FFH
8203 CA4E82                JP Z,END9
8206 3AAF89                LD A,(KEYST1)
8209 FEFF                  CP 0FFH
820B C24E82                JP NZ,END9
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
820E 3AB089                    LD A,(KEYST2)
8211 CD0E89                    CALL TURNH2
8214 FE01                      CP 01H
8216 CA4E82                    JP Z,END9
8219 3EFF                      LD A,0FFH
821B 32BB89                    LD (TOGK9),A
821E 0180C0                    LD BC,PA1
8221 3EFF                      LD A,0FFH
8223 ED79                      OUT (C),A
8225 32AF89                    LD (KEYST1),A
8228 0181C0                    LD BC,PB1
822B 3E01                      LD A,01H
822D ED79                      OUT (C),A
822F 32B289                    LD (DBUFPB),A
8232 CDCD85                    CALL SOUND
8235 CD1B86                    CALL FSTEP     ;FIND DISTANCE
                                              DS1,DS2,DL1,DL2
8238 CDCE88                    CALL LDK9
823B CD1989                    CALL MOVELEN
823E CD7289                    CALL OPSHUTT
8241 3E01                      LD A,01H
8243 32B089                    LD (KEYST2),A
8246 3AB989                    LD A,(TYPEX)
8249 FE09                      CP 09H
824B CCBF83                    CALL Z,WORKEND
824E 00           END9:        NOP
824F C9                        RET
                  ;*****************************
8250 3AAF89       KEY10:       LD A,(KEYST1)
8253 FEFF                      CP 0FFH
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
8255 C28D82                JP NZ,END10
8258 3AB089                LD A,(KEYST2)
825B FE01                  CP 01
825D C28D82                JP NZ,END10
8260 0180C0                LD BC,PA1
8263 3EFF                  LD A,0FFH
8265 ED79                  OUT (C),A
8267 3EFF                  LD A,0FFH
8269 32AF89                LD (KEYST1),A
826C 32B489                LD (TOGK8),A
826F 0181C0                LD BC,PB1
8272 3E03                  LD A,03H
8274 ED79                  OUT (C),A
8276 3E03                  LD A,03H
8278 32B089                LD (KEYST2),A
827B 32B289                LD (DBUFPB),A
827E CDCD85                CALL SOUND
8281 CD1B86                CALL FSTEP     ;FIND DISTANCE
                                          DS1,DS2,DL1,DL2
8284 CDD488                CALL LDK10
8287 CD1989                CALL MOVELEN
828A CD7289                CALL OPSHUTT
828D 00          END10:    NOP
828E C9                    RET
                 ;*****************************
828F 3AAF89      KEY11:    LD A,(KEYST1)
8292 FEFF                  CP 0FFH
8294 C2CC82                JP NZ,END11
8297 3AB089                LD A,(KEYST2)
829A FE03                  CP 03H
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
829C C2CC82                 JP NZ,END11
829F 0180C0                 LD BC,PA1
82A2 3EFF                   LD A,0FFH
82A4 ED79                   OUT (C),A
82A6 3EFF                   LD A,0FFH
82A8 32AF89                 LD (KEYST1),A
82AB 32B489                 LD (TOGK8),A
82AE 0181C0                 LD BC,PB1
82B1 3E07                   LD A,07H
82B3 ED79                   OUT (C),A
82B5 3E07                   LD A,07H
82B7 32B089                 LD (KEYST2),A
82BA 32B289                 LD (DBUFPB),A
82BD CDCD85                 CALL SOUND
82C0 CD1B86                 CALL FSTEP    ;FIND DISTANCE
                                          DS1,DS2,DL1,DL2
82C3 CDDA88                 CALL LDK11
82C6 CD1989                 CALL MOVELEN
82C9 CD7289                 CALL OPSHUTT
82CC 00          END11:     NOP
82CD C9                     RET
                 ;**************************
82CE 3ABC89      KEY12:     LD A,(TOGK12)
82D1 FEFF                   CP 0FFH
82D3 CA2183                 JP Z,END12
82D6 3AAF89                 LD A,(KEYST1)
82D9 FEFF                   CP 0FFH
82DB C22183                 JP NZ,END12
82DE 3AB089                 LD A,(KEYST2)
82E1 FE07                   CP 07H
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
82E3 C22183                    JP NZ,END12
82E6 3EFF                      LD A,OFFH
82E8 32BC89                    LD (TOGK12),A
82EB 0180C0                    LD BC,PA1
82EE 3EFF                      LD A,OFFH
82F0 ED79                      OUT (C),A
82F2 3EFF                      LD A,OFFH
82F4 32AF89                    LD (KEYST1),A
82F7 32B489                    LD (TOGK8),A
82FA 0181C0                    LD BC,PB1
82FD 3E0F                      LD A,OFH
82FF ED79                      OUT (C),A
8301 32B089                    LD (KEYST2),A
8304 32B289                    LD (DBUFPB),A
8307 CDCD85                    CALL SOUND
830A CD1B86                    CALL FSTEP     ;FIND DISTANCE
                                              DS1,DS2,DL1,DL2
830D CDE088                    CALL LDK12
8310 CD1989                    CALL MOVELEN
8313 CD7289                    CALL OPSHUTT
8316 CD0E89                    CALL TURNH2
8319 3AB989                    LD A,(TYPEX) ;PICTURE 12
831C FE0C                      CP 0CH
831E CCBF83                    CALL Z,WORKEND
8321 00          END12:        NOP
8322 C9                        RET
8323 3E00        MA1:           LD A,00H       ;SELECT COLUMN 0
8325 21B289                    LD HL,DBUFPB
8328 5E                        LD E,(HL)
8329 B3                        OR E           ;
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
832A 0181C0                 LD BC,PB1      ;OUT PORT B
832D ED79                   OUT (C),A
832F 0182C0                 LD BC,PC1
8332 ED78                   IN A,(C)        ;READ TO CHECK
                                             KEY 1,4,7,10
8334 E60F                   AND 0FH         ;MASK PB4-PB7
8336 32AE89                 LD (DBUFA),A
8339 CB47                   BIT 0,A         ;BIT 0
833B CC9280                 CALL Z,KEY1     ;KEY 1 PRESSED
833E 3AAE89                 LD A,(DBUFA)
8341 CB4F                   BIT 1,A         ;KEY 4 IS PRESSED
8343 CC1481                 CALL Z,KEY4
8346 3AAE89                 LD A,(DBUFA)
8349 CB57                   BIT 2,A
834B CCA181                 CALL Z,KEY7     ;KEY 7 IS PRESSED
834E 3AAE89                 LD A,(DBUFA)
8351 CB5F                   BIT 3,A         ;KEY 10 IS PRESSED
8353 CC5082                 CALL Z,KEY10
8356 C9                     RET
                           ;*****************************
8357 3E10          MA2:     LD  A,10H    ;COLUMN 2
8359 21B289                 LD HL,DBUFPB
835C 5E                     LD E,(HL)
835D B3                     OR E
835E 0181C0                 LD BC,PB1     ;OUT PORT B
8361 ED79                   OUT (C),A
8363 0182C0                 LD BC,PC1
8366 ED78                   IN A,(C)       ;READ TO CHECK
                                            KEY 1,4,7,10
8368 E60F                   AND 0FH        ;MASK PB4-PB7
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
836A 32AE89                 LD (DBUFA),A
836D CB47                   BIT 0,A
836F CCC780                 CALL Z,KEY2
8372 3AAE89                 LD A,(DBUFA)
8375 CB4F                   BIT 1,A
8377 CC3C81                 CALL Z,KEY5
837A 3AAE89                 LD A,(DBUFA)
837D CB57                   BIT 2,A
837F CCC681                 CALL Z,KEY8
8382 3AAE89                 LD A,(DBUFA)
8385 CB5F                   BIT 3,A
8387 CC8F82                 CALL Z,KEY11
838A C9                     RET
                            ;*********************************
838B 3E20          MA3:     LD  A,20H      ;COLUMN 3
838D 21B289                 LD HL,DBUFPB
8390 5E                     LD E,(HL)
8391 B3                     OR E
8392 0181C0                 LD BC,PB1      ;OUT PORT B
8395 ED79                   OUT (C),A
8397 0182C0                 LD BC,PC1
839A ED78                   IN A,(C)       ;READ TO CHECK
                                            KEY 1,4,7,10
839C E60F                   AND 0FH        ;MASK PB4-PB7
839E 32AE89                 LD (DBUFA),A
83A1 CB47                   BIT 0,A
83A3 CCEF80                 CALL Z,KEY3
83A6 3AAE89                 LD A,(DBUFA)
83A9 CB4F                   BIT 1,A
83AB CC6181                 CALL Z,KEY6
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
83AE 3AAE89                 LD A,(DBUFA)
83B1 CB57                   BIT 2,A
83B3 CCF681                 CALL Z,KEY9
83B6 3AAE89                 LD A,(DBUFA)
83B9 CB5F                   BIT 3,A
83BB CCCE82                 CALL Z,KEY12
83BE C9                     RET

                ;*******************************
                ;  SUBROUTINE WORKEND
                ;*******************************
83BF F5         WORKEND:    PUSH AF
83C0 CD2385                 CALL CLEAR
83C3 CD3584                 CALL CHECKFORMAT
83C6 3AB989                 LD A,(TYPEX)
83C9 FE06                   CP 06H
83CB CCDA83                 CALL Z,RESTART6
83CE FE09                   CP 09H
83D0 CCE883                 CALL Z,RESTART9
83D3 FE0C                   CP 0CH
83D5 CC0484                 CALL Z,RESTART12
83D8 F1                     POP AF
83D9 C9                     RET
                ;******************
83DA F5         RESTART6:   PUSH AF
83DB 3E00                   LD A,00H
83DD 32BA89                 LD (TOGK6),A
83E0 32B389                 LD (TOGK1),A
83E3 32AF89                 LD (KEYST1),A
83E6 F1                     POP AF
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
83E7 C9                    RET
                ;******************
83E8 F5         RESTART9:  PUSH AF
83E9 3E00                  LD A,00H
83EB 32BB89                LD (TOGK9),A
83EE 32B489                LD (TOGK8),A
83F1 32BA89                LD (TOGK6),A
83F4 32B389                LD (TOGK1),A
83F7 32B089                LD (KEYST2),A
83FA 32B289                LD (DBUFPB),A
83FD 3EFF                  LD A,0FFH
83FF 32BD89                LD (BRK),A
8402 F1                    POP AF
8403 C9                    RET
                ;******************
8404 F5         RESTART12: PUSH AF
8405 3E00                  LD A,00H
8407 32BC89                LD (TOGK12),A
840A 32BB89                LD (TOGK9),A
840D 32B489                LD (TOGK8),A
8410 32BA89                LD (TOGK6),A
8413 32B389                LD (TOGK1),A
8416 32B089                LD (KEYST2),A
8419 32B289                LD (DBUFPB),A
841C F1                    POP AF
841D C9                    RET
                ;******************
841E 3E00                  LD A,00H
8420 32BC89                LD (TOGK12),A
8423 32BB89                LD (TOGK9),A
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
8426 32B489                LD (TOGK8),A
8429 32BA89                LD (TOGK6),A
842C 32B389                LD (TOGK1),A
842F 32B089                LD (KEYST2),A
8432 32B289                LD (DBUFPB),A
                ;*************************************
                ;* CHECK   WHAT'S   FORMAT  TYPE     *
                ;*************************************
8435 C5         CHECKFORMAT: PUSH BC
8436 F5                    PUSH AF
8437 0192C0                LD BC,PC2   ;READ FORMAT TYPE
                                         FROM PC2 BIT 0-2
843A ED78                  IN A,(C)
843C E607                  AND 07H
843E 4F                    LD C,A
843F FE07                  CP 07H
8441 CCB984                CALL Z,CHKTYPE
8444 FE07                  CP 07H
8446 CCC184                CALL Z,BLANK
8449 FE00                  CP 00H
844B CCC184                CALL Z,BLANK
844E FE00                  CP 00H
8450 CC2385                CALL Z,CLEAR
8453 FE03                  CP 03H
8455 CCC184                CALL Z,BLANK
8458 FE06                  CP 06H
845A CCC184                CALL Z,BLANK
845D FE05                  CP 05H
845F CCC184                CALL Z,BLANK
8462 79                    LD A,C
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
8463 CB47                BIT 0,A
8465 CC7584              CALL Z,LARGE
8468 CB4F                BIT 1,A
846A CC8D84              CALL Z,MEDIUM
846D CB57                BIT 2,A
846F CCA384              CALL Z,SMALL
8472 F1                  POP AF
8473 C1                  POP BC
8474 C9                  RET
                ;*************************
                ;IS  12 PICTURE   FORMAT *
                ;*************************
8475 E5         LARGE:   PUSH  HL
8476 F5                  PUSH AF
8477 D5                  PUSH DE
8478 3E00                LD A,00H
847A 32BE89              LD (NSEL),A
847D 3E06                LD A,06H
847F 32B989              LD (TYPEX),A
8482 0182C0              LD BC,PC1
8485 3E10                LD A,10H      ;FLASH LED BY
                                        PC1 BIT 4
8487 ED79                OUT (C),A
8489 D1                  POP DE
848A F1                  POP AF
848B E1                  POP HL
848C C9                  RET
                ;*************************
                ;IS 9 PICTURE FORMAT     *
                ;*************************
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
848D E5          MEDIUM:     PUSH  HL
848E F5                      PUSH AF
848F 3E00                    LD A,00H
8491 32BE89                  LD (NSEL),A
8494 3E09                    LD A,09H
8496 32B989                  LD (TYPEX),A
8499 3E20                    LD A,20H        ;FLASH LED BY
                                              PC1 BIT 5
849B 0182C0                  LD BC,PC1
849E ED79                    OUT (C),A
84A0 F1                      POP AF
84A1 E1                      POP HL
84A2 C9                      RET
                  ;***************************
                  ; IS 6 PICTURE FORMAT     *
                  ;***************************
84A3 E5          SMALL:      PUSH  HL
84A4 F5                      PUSH AF
84A5 3E00                    LD A,00H
84A7 32BE89                  LD (NSEL),A
84AA 3E0C                    LD A,0CH
84AC 32B989                  LD (TYPEX),A
84AF 0182C0                  LD BC,PC1
84B2 3E40                    LD A,40H        ;FLASH LED BY
                                              PC1 BIT 6
84B4 ED79                    OUT (C),A
84B6 F1                      POP AF
84B7 E1                      POP HL
84B8 C9                      RET
                  ;*****************************
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
84B9 F5          CHKTYPE:     PUSH AF
84BA 3EFF                     LD A,0FFH
84BC 32BE89                   LD (NSEL),A
84BF F1                       POP AF
84C0 C9                       RET
                 ;*****************************
                 ; TURN OFF LED DISPLAY FORMAT
                 ; TYPE
                 ;*****************************
84C1 C5          BLANK:       PUSH BC
84C2 F5                       PUSH AF
84C3 0182C0                   LD BC,PC1
84C6 3E00                     LD A,00H
84C8 ED79                     OUT (C),A
84CA F1                       POP AF
84CB C1                       POP BC
84CC C9                       RET
                ;*******************************
84CD DD21A189   CHECKLED:     LD IX,DATA1
84D1 FD21A989                 LD IY,DATA2
84D5 DD7E00                   LD A,(IX+0)
84D8 32D189                   LD (DPP1),A
84DB DDE5                     PUSH IX
84DD 0E08                     LD C,8
84DF DD21A189                 LD IX,DATA1
84E3 DD7E00                   LD A,(IX+0)
84E6 32D189                   LD (DPP1),A
84E9 3E00          CHECK1:    LD A,00H
84EB 32D289                   LD (DPP2),A
84EE CD6085                   CALL DISPLAY2
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
84F1 DD23                  INC IX
84F3 DD7E00                LD A,(IX+0)
84F6 32D189                LD (DPP1),A
84F9 0D                    DEC C
84FA 20ED                  JR NZ,CHECK1
84FC DDE1                  POP IX          ;IX=DATA1
                           ;****************
84FE FD21A989              LD IY,DATA2
8502 DDE5                  PUSH IX         ;IX=DATA1
8504 FDE5                  PUSH IY
8506 0E04                  LD C,4
8508 DD7E07        CHECK2: LD A,(IX+7)
850B 32D189                LD (DPP1),A
850E FD7E00                LD A,(IY+0)
8511 32D289                LD (DPP2),A
8514 CD6085                CALL DISPLAY2
8517 FD23                  INC IY
8519 0D                    DEC C
851A 20EC                  JR NZ,CHECK2
851C CD2385                CALL CLEAR
851F FDE1                  POP IY
8521 DDE1                  POP IX          ;IX=DATA1
                ;          RET
                ;************************************
8523 C5         CLEAR:     PUSH BC
8524 F5                    PUSH AF
8525 D5                    PUSH DE
8526 11FF0F                LD DE,0FFFH
8529 1B         CRL:       DEC DE
852A 0180C0                LD BC,PA1
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
852D 3E00                LD A,00H
852F ED79                OUT (C),A
8531 0181C0              LD BC,PB1
8534 ED79                OUT (C),A
8536 7A                  LD A,D
8537 B3                  OR E
8538 20EF                JR NZ,CRL
853A D1                  POP DE
853B F1                  POP AF
853C C1                  POP BC
853D C9                  RET
                ;****************************************
853E D5         DISPLAY: PUSH DE
853F F5                  PUSH AF
8540 C5                  PUSH BC
8541 11FF0F              LD DE,0FFFH
8544 1B         DISP:    DEC DE
8545 0180C0              LD BC,PA1
8548 3AD189              LD A,(DPP1)   ;DBUFPB CONTAIN
                                       PATTERN OF KEY 1 TO 8
854B ED79                OUT (C),A
854D 0181C0              LD BC,PB1
8550 3AD289              LD A,(DPP2)   ;DBUF2 CONTAIN
                                       PATTERN OF KEY 9 TO 12
8553 ED79                OUT (C),A
8555 7A                  LD A,D
8556 B3                  OR E
8557 20EB                JR NZ,DISP
8559 CDCD85              CALL SOUND    ;OK BEEP!
855C C1                  POP BC
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
855D F1                     POP AF
855E D1                     POP DE
855F C9                     RET
                    ;*************************************
8560 D5          DISPLAY2:PUSH DE
8561 F5                     PUSH AF
8562 C5                     PUSH BC
8563 11FF0F                 LD DE,0FFFH
8566 1B          DISP2:     DEC DE
8567 0180C0                 LD BC,PA1
856A 3AD189                 LD A,(DPP1)  ;DBUFPB CONTAIN
                                         PATTERN OF KEY 1 TO 8
856D ED79                   OUT (C),A
856F 0181C0                 LD BC,PB1
8572 3AD289                 LD A,(DPP2)  ;DBUF2 CONTAIN
                                         PATTERN OF KEY 9 TO 12
8575 ED79                   OUT (C),A
8577 7A                     LD A,D
8578 B3                     OR E
8579 20EB                   JR NZ,DISP2
857B C1                     POP BC
857C F1                     POP AF
857D D1                     POP DE
857E C9                     RET

                    ;*************************************
857F 210500          SND:     LD   HL,5     ;START FREQUENCY
8582 0E02                     LD   C,2      ;LOOP SOUND
8584 0601                     LD   B,1
8586 119185                   LD   DE,SNDI
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
8589 3E9D                    LD A,TIME1
858B D7                      RST  SYSCAL
858C 79              SND1:     LD   A,C
858D B7                        OR   A
858E 20FC                      JR   NZ,SND1
8590 C9                        RET

                    ;****INTERRUPT TIMER****
8591 F5              SNDI:     PUSH AF
8592 3E9F                      LD   A,CLRTIF
8594 D7                        RST  SYSCAL
8595 23                        INC  HL
8596 E5                        PUSH HL
8597 110003                    LD   DE,300H
859A B7                        OR   A
859B ED52                      SBC  HL,DE
859D E1                        POP  HL
859E 2010                      JR   NZ,SNDI1
85A0 210200                    LD   HL,2
85A3 0D                        DEC  C
85A4 200A                      JR   NZ,SNDI1
85A6 ED3810                   INO  A,(TCR)
85A9 E641                     AND  41H
85AB ED3910                   OUTO (TCR),A
85AE 1819                     JR   SNDI2
                   ;****SET  NEW  TIME  &  FREQUENCY****
85B0 ED3810          SNDI1: INO  A,(TCR)
85B3 CB8F                     RES  1,A
85B5 ED3910                   OUTO (TCR),A
85B8 ED2914                   OUTO (TMDR1L),L
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
85BB ED2115                    OUT0 (TMDR1H),H
85BE ED2916                    OUT0 (RLDR1L),L
85C1 ED2117                    OUT0 (RLDR1H),H
85C4 CBCF                      SET  1,A
85C6 ED3910                    OUT0 (TCR),A
                    ;********** EXIT *********
85C9 F1             SNDI2:     POP  AF
85CA FB                        EI
85CB ED4D                      RETI
85CD 210500         SOUND:     LD   HL,5   ;START FREQUENCY
85D0 0E01                      LD   C,1      ;LOOP SOUND
85D2 0601                      LD   B,1
85D4 11DF85                    LD   DE,SOUNDI
85D7 3E9D                      LD A,TIME1
85D9 D7                        RST  SYSCAL
85DA 79               SOUND1:  LD   A,C
85DB B7                        OR   A
85DC 20FC                      JR   NZ,SOUND1
85DE C9                        RET
                    ;****INTERRUPT TIMER****
85DF F5             SOUNDI:    PUSH AF
85E0 3E9F                      LD   A,CLRTIF
85E2 D7                        RST  SYSCAL
85E3 23                        INC  HL
85E4 E5                        PUSH HL
85E5 114000                    LD   DE,40H
85E8 B7                        OR   A
85E9 ED52                      SBC  HL,DE
85EB E1                        POP  HL
85EC 2010                      JR   NZ,SOUNDI1
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
85EE 210200                    LD    HL,2
85F1 0D                        DEC   C
85F2 200A                      JR    NZ,SOUNDI1
85F4 ED3810                   INO   A,(TCR)
85F7 E641                     AND   41H
85F9 ED3910                   OUTO  (TCR),A
85FC 1819                     JR    SOUNDI2
                        ;****SET  NEW  TIME  &  FREQUENCY****
85FE ED3810              SOUNDI1:INO   A,(TCR)
8601 CB8F                      RES   1,A
8603 ED3910                    OUTO  (TCR),A
8606 ED2914                    OUTO  (TMDR1L),L
8609 ED2115                    OUTO  (TMDR1H),H
860C ED2916                    OUTO  (RLDR1L),L
860F ED2117                    OUTO  (RLDR1H),H
8612 CBCF                      SET   1,A
8614 ED3910                    OUTO  (TCR),A
                      ;********** EXIT *********
8617 F1                SOUNDI2:  POP   AF
8618 FB                        EI
8619 ED4D                      RETI
                     ;*********************************
                     ;        FIND STEP OF FORMAT       *
                     ;*********************************
861B F5              FSTEP:    PUSH AF
861C 3AB989                    LD A,(TYPEX)
861F FE06                      CP 06H
8621 CC3086                    CALL Z,LSTEP
8624 FE09                      CP 09H
8626 CC6286                    CALL Z,MSTEP
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
8629 FE0C              CP 0CH
862B CC9486            CALL Z,SSTEP
862E F1                POP AF
862F C9                RET
                ;*************************************
                ;       LARGE FORMAT STEP            *
                ;*************************************
8630 F5         LSTEP: PUSH AF
8631 ED5BCB89          LD  DE,(COUNTS)
8635 ED53C189          LD (DIVIDD),DE
8639 3E02              LD A,02H
863B 32C389            LD (DVISOR),A
863E CD5F88            CALL DIVIDE      ;CALL DEVIDE FUNC.
8641 3AD589            LD A,(RESULT)
8644 32BF89            LD (STEPS),A
8647 ED5BC989          LD DE,(COUNTL)
864B ED53C189          LD (DIVIDD),DE
864F 3E03              LD A,03H
8651 32C389            LD (DVISOR),A
8654 CD5F88            CALL DIVIDE      ;CALL DEVIDE FUNC.
8657 3AD589            LD A,(RESULT)
865A 32C089            LD (STEPL),A
865D CDC686            CALL SETDATA
8660 F1                POP AF
8661 C9                RET
                ;*************************************
                ;       MEDIUM FORMAT STEP           *
                ;*************************************
8662 F5         MSTEP: PUSH AF
8663 ED5BCB89          LD DE,(COUNTS)
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
8667 ED53C189          LD (DIVIDD),DE
866B 3E03              LD A,03H
866D 32C389            LD (DVISOR),A
8670 CD5F88            CALL DIVIDE      ;CALL DEVIDE FUNC.
8673 3AD589            LD A,(RESULT)
8676 32BF89            LD (STEPS),A
8679 ED5BC989          LD DE,(COUNTL)
867D ED53C189          LD (DIVIDD),DE
8681 3E03              LD A,03H
8683 32C389            LD (DVISOR),A
8686 CD5F88            CALL DIVIDE      ;CALL DEVIDE FUNC.
8689 3AD589            LD A,(RESULT)
868C 32C089            LD (STEPL),A
868F CDC686            CALL SETDATA
8692 F1                POP AF
8693 C9                RET
                ;*************************************
                ;     SMALL FORMAT STEP              *
                ;*************************************
8694 F5         SSTEP: PUSH AF
8695 ED5BCB89          LD DE,(COUNTS)
8699 ED53C189          LD (DIVIDD),DE
869D 3E03              LD A,03H
869F 32C389            LD (DVISOR),A
86A2 CD5F88            CALL DIVIDE      ;CALL DEVIDE FUNC
86A5 3AD589            LD A,(RESULT)
86A8 32BF89            LD (STEPS),A
86AB ED5BC989          LD DE,(COUNTL)
86AF ED53C189          LD (DIVIDD),DE
86B3 3E04              LD A,04H
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
86B5 32C389             LD (DVISOR),A
86B8 CD5F88             CALL DIVIDE     ;CALL DEVIDE FUNC.
86BB 3AD589             LD A,(RESULT)
86BE 32C089             LD (STEPL),A
86C1 CDC686             CALL SETDATA
86C4 F1                 POP AF
86C5 C9                 RET
                ;*********************************
86C6 F5         SETDATA:    PUSH  AF
86C7 3ABF89                 LD A,(STEPS)
86CA 32CE89                 LD (DS2),A
86CD CB2F                   SRA A
86CF 32CD89                 LD (DS1),A
86D2 3AC089                 LD A,(STEPL)
86D5 32D089                 LD (DL2),A
86D8 CB2F                   SRA A
86DA 32CF89                 LD (DL1),A
86DD F1                     POP AF
86DE C9                     RET

                ;*********************************
                ;  MOVE  LEN TO HOME POSITION     *
                ;*********************************
86DF F5         HOME:     PUSH AF
86E0 C5                   PUSH BC
86E1 CDEA86               CALL HOMEL
86E4 CD3F87               CALL HOMES
86E7 C1                   POP BC
86E8 F1                   POP AF
86E9 C9                   RET
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                ;**********************************
                ; MOVE LEN TO HOMES POXITION      *
                ;**********************************
86EA C5         HOMEL:    PUSH BC
86EB F5                   PUSH AF
86EC D5                   PUSH DE
86ED 3E33                 LD A,33H
86EF 32C889               LD (ROTBUF),A
86F2 0190C0               LD BC,PA2
86F5 CD1E87     HHY:      CALL SW4    ;CHECK IS SW4 IS PRESSED
86F8 3AC789               LD A,(SW4BUF)
86FB FEFF                 CP 0FFH
86FD CC9487               CALL Z,OFFMOTOR   ;YES LEN IS IN HOMEL
8700 3AC789               LD A,(SW4BUF)
8703 FEFF                 CP 0FFH
8705 2813                 JR Z,ENDY
8707 3AC889               LD A,(ROTBUF)
870A E6F0                 AND 0F0H          ;MOTOR LONG  ON
870C ED79                 OUT (C),A         ;OUT TO 8255
870E CD9589               CALL DELAY
8711 3AC889               LD A,(ROTBUF)
8714 07                   RLCA              ;ROTATE CLOOCKWISE
8715 32C889               LD (ROTBUF),A     ;STORE ROTATE DATA
                                             IN MEMMORY
8718 18DB                 JR HHY
871A D1         ENDY:     POP DE
871B F1                   POP AF
871C C1                   POP BC
871D C9                   RET
                ;**********************************
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                ; SWITCH 4 IS ATTRACKED?           *
                ;************************************
871E C5          SW4:  PUSH BC
871F F5                PUSH AF
8720 3E30              LD A,30H     ;SELECT Y3 OF 74LS138 TO LOW
8722 0181C0            LD BC,PB1
8725 ED79              OUT (C),A
8727 AF                XOR A        ;DELAY
8728 0182C0            LD  BC,PC1   ;READ SW4
872B ED78              IN A,(C)
872D E60F              AND 0FH      ;MASK 4 BIT UPPER
872F CB5F              BIT 3,A
8731 CC3787            CALL Z,SW4PD     ;IF SW4 IS PRESSED
8734 F1                POP AF
8735 C1                POP BC
8736 C9                RET
                ;************************************
                ; IF SW4 PRESSED LOAD OFFH IN SW4BUFF *
                ;************************************
8737 F5         SW4PD:  PUSH AF
8738 3EFF              LD A,0FFH
873A 32C789            LD (SW4BUF),A
873D F1                POP AF
873E C9                RET
                ;************************************
                ; MOVE LEN TO HOMES POXITION       *
                ;************************************
873F C5         HOMES:     PUSH BC
8740 F5                    PUSH AF
8741 D5                    PUSH DE
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
8742 3E33               LD A,33H
8744 32C889             LD (ROTBUF),A
8747 0190C0             LD BC,PA2
874A CD7387    HHX:     CALL SW2    ;CHECK IS SW2 IS PRESSED
874D 3AC589             LD A,(SW2BUF)
8750 FEFF               CP 0FFH
8752 CC9487             CALL Z,OFFMOTOR ;YES LEN IS IN HOMEL
8755 3AC589             LD A,(SW2BUF)
8758 FEFF               CP 0FFH
875A 2813               JR Z,ENDX
875C 3AC889             LD A,(ROTBUF)
875F E60F               AND 0FH         ;MOTOR X ON
8761 ED79               OUT (C),A       ;OUT TO 8255
8763 CD9589             CALL DELAY
8766 3AC889             LD A,(ROTBUF)
8769 0F                 RRCA     ;ROTATE COUNTER CLOOCKWISE
876A 32C889             LD (ROTBUF),A   ;STORE ROTATE DATA
                                          IN MEMMORY
876D 18DB               JR HHX
876F D1        ENDX:    POP DE
8770 F1                 POP AF
8771 C1                 POP BC
8772 C9                 RET
               ;************************************
               ; SWITCH 2 IS ATTRACKED?           *
               ;************************************
8773 C5         SW2:    PUSH BC
8774 F5                 PUSH AF
8775 3E30               LD A,30H        ;SELECT Y3 OF 74LS138
                                          TO LOW
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
8777 0181C0          LD BC,PB1
877A ED79            OUT (C),A
877C AF              XOR A              ;DELAY
877D 0182C0          LD  BC,PC1         ;READ SW2
8780 ED78            IN A,(C)
8782 E60F            AND OFH            ;MASK 4 BIT UPPER
8784 CB4F            BIT 1,A
8786 CC8C87          CALL Z,SW2PD       ;IF SW2 IS PRESSED
8789 F1              POP AF
878A C1              POP BC
878B C9              RET
                     ;***************************************
                     ; IF SW2 PRESSED LOAD OFFH IN SW2BUFF *
                     ;***************************************
878C F5              SW2PD:  PUSH AF
878D 3EFF                    LD A,OFFH
878F 32C589                  LD (SW2BUF),A
8792 F1                      POP AF
8793 C9                      RET
                     ;*****************************
                     ;     TURN    OFF  MOTOR     *
                     ;*****************************
8794 C5              OFFMOTOR: PUSH BC
8795 F5                        PUSH AF
8796 0190C0                    LD BC,PA2
8799 3E00                      LD A,00H
879B ED79                      OUT (C),A
879D 3EFF                      LD A,OFFH
879F F1                        POP AF
87A0 C1                        POP BC
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
87A1 C9                  RET
                ;**********************************
                ;*  FIND  DISTS,DISTL             *
                ;**********************************
87A2 CDA987     DIST:  CALL DISTL
87A5 CDFB87            CALL DISTS
87A8 C9                RET

                ;**********************************
                ;*  COUNT PULSE FROM SW4 TO SW3   *
                ;**********************************
87A9 C5         DISTL:PUSH BC
87AA F5                PUSH AF
87AB D5                PUSH DE
87AC 1600              LD D,00H
87AE 3E33              LD A,33H
87B0 32C889            LD (ROTBUF),A
87B3 0190C0            LD BC,PA2
87B6 CDDC87     DIST1:CALL SW3
87B9 3AC689            LD A,(SW3BUF)
87BC FEFF              CP 0FFH
87BE 2818              JR Z,ENDL
87C0 3AC889            LD A,(ROTBUF)
87C3 E6F0              AND 0F0H
87C5 ED79              OUT (C),A
87C7 CD9589            CALL DELAY
87CA 13                INC DE
87CB ED53C989          LD (COUNTL),DE      ;TOTAL PULSE ALONG
                                             LONG AXIS
87CF 3AC889            LD A,(ROTBUF)
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
87D2 0F              RRCA
87D3 32C889          LD (ROTBUF),A
87D6 18DE            JR DIST1
87D8 D1        ENDL: POP DE
87D9 F1              POP AF
87DA C1              POP BC
87DB C9              RET
                     ;*********************************
87DC C5        SW3:  PUSH BC
87DD F5              PUSH AF
87DE 0181C0          LD BC,PB1
87E1 3E30            LD A,30H
87E3 ED79            OUT (C),A
87E5 0182C0          LD BC,PC1
87E8 AF              XOR A
87E9 ED78            IN A,(C)
87EB CB57            BIT 2,A
87ED CCF387          CALL Z,SW3P
87F0 F1              POP AF
87F1 C1              POP BC
87F2 C9              RET
                     ;*********************************
87F3 F5        SW3P:PUSH AF
87F4 3EFF            LD A,0FFH
87F6 32C689          LD (SW3BUF),A
87F9 F1              POP AF
87FA C9              RET
                     ;*********************************
                     ;*  COUNT PULSE FROM SW2 TO SW1   *
                     ;*********************************
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
87FB C5        DISTS:PUSH BC
87FC F5              PUSH AF
87FD D5              PUSH DE
87FE 110000          LD DE,00H
8801 3E33            LD A,33H
8803 32C889          LD (ROTBUF),A
8806 0190C0          LD BC,PA2
8809 CD2F88    DIST2:CALL SW1
880C 3AC489          LD A,(SW1BUF)
880F FEFF            CP 0FFH
8811 2818            JR Z,ENDS
8813 3AC889          LD A,(ROTBUF)
8816 E60F            AND 0FH
8818 ED79            OUT (C),A
881A CD9589          CALL DELAY
881D 13              INC DE
881E ED53CB89        LD (COUNTS),DE    ;TOTAL PULSE ALONG
                                         SHORT AXIS
8822 3AC889          LD A,(ROTBUF)
8825 07              RLCA
8826 32C889          LD (ROTBUF),A
8829 18DE            JR DIST2
882B D1        ENDS: POP DE
882C F1              POP AF
882D C1              POP BC
882E C9              RET
               ;*************************************
882F C5        SW1:        PUSH BC
8830 F5                    PUSH AF
8831 0181C0                LD BC,PB1
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
8834 3E30                LD A,30H
8836 ED79                OUT (C),A
8838 0182C0              LD BC,PC1
883B AF                  XOR A
883C ED78                IN A,(C)
883E CB47                BIT 0,A
8840 CC4688              CALL Z,SW1P
8843 F1                  POP AF
8844 C1                  POP BC
8845 C9                  RET
                ;*********************************
8846 F5         SW1P:    PUSH AF
8847 3EFF                LD A,0FFH
8849 32C489              LD (SW1BUF),A
884C F1                  POP AF
884D C9                  RET
                ;*********************************
                ; CLEAR SWITCH BUFFER BEFORE USE
                ; SUBROUTINE HOME
                ;*********************************
884E F5         CLSWBUF: PUSH AF
884F 3E00                LD A,00H
8851 32C489              LD (SW1BUF),A
8854 32C589              LD (SW2BUF),A
8857 32C689              LD (SW3BUF),A
885A 32C789              LD (SW4BUF),A
885D F1                  POP AF
885E C9                  RET
                ;*********************************
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                ;   SUBROUTINE   DIVIDE          *
                ;*********************************
885F E5         DIVIDE:   PUSH HL
8860 F5                   PUSH AF
8861 D5                   PUSH DE
8862 C5                   PUSH BC
8863 2AC189               LD HL,(DIVIDD)    ;16 BIT DIVISORED
8866 3AC389               LD A,(DVISOR)     ; 8 BIT DIVISOR
8869 4F                   LD C,A            ;STORE IN  C
886A 0608                 LD B,08H
886C 29           DIV:    ADD HL,HL         ;
886D 7C                   LD A,H
886E 91                   SUB C
886F 3802                 JR C,CNT
8871 67                   LD H,A
8872 2C                   INC L
8873 10F7         CNT:    DJNZ DIV
8875 22D589               LD (RESULT),HL
8878 C1                   POP BC
8879 D1                   POP DE
887A F1                   POP AF
887B E1                   POP HL
887C C9                   RET
                ;*************************
887D F5         LDK1:     PUSH AF
887E 3ACD89               LD A,(DS1)
8881 32D489               LD (DSDATA),A
8884 3ACF89               LD A,(DL1)
8887 32D389               LD (DLDATA),A
888A F1                   POP  AF
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
888B C9                 RET
                ;************************
888C F5         LDK2:   PUSH AF
888D CDE688             CALL  DS2DL0
8890 F1                 POP   AF
8891 C9                 RET
                ;************************
8892 F5         LDK3:   PUSH AF
8893 3AB989             LD A,(TYPEX)
8896 FE06               CP 06H
8898 C4E688             CALL NZ,DS2DL0
889B CDF488             CALL DL2DS1
889E F1                 POP   AF
889F C9                 RET
                ;************************
88A0 F5         LDK4:   PUSH AF
88A1 3AB989             LD A,(TYPEX)
88A4 FE06               CP 06H
88A6 C4F488             CALL NZ,DL2DS1
88A9 CDE688             CALL DS2DL0
88AC F1                 POP   AF
88AD C9                 RET
                ;************************
88AE F5         LDK5:   PUSH AF
88AF 3AB989             LD A,(TYPEX)
88B2 FE06               CP 06H
88B4 CCF488             CALL Z,DL2DS1
88B7 CDE688             CALL DS2DL0
88BA F1                 POP   AF
88BB C9                 RET
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                ;************************
88BC F5         LDK6:     PUSH AF
88BD CDE688               CALL DS2DL0
88C0 F1                   POP  AF
88C1 C9                   RET
                ;************************
88C2 F5         LDK7:     PUSH AF
88C3 CDF488               CALL DL2DS1
88C6 F1                   POP  AF
88C7 C9                   RET
                ;************************
88C8 F5         LDK8:     PUSH AF
88C9 CDE688               CALL DS2DL0
88CC F1                   POP  AF
88CD C9                   RET
                ;************************
88CE F5         LDK9:     PUSH AF
88CF CDE688               CALL DS2DL0
88D2 F1                   POP  AF
88D3 C9                   RET
                ;************************
88D4 F5         LDK10:    PUSH AF
88D5 CDF488               CALL DL2DS1
88D8 F1                   POP  AF
88D9 C9                   RET
                ;************************
88DA F5         LDK11:    PUSH AF
88DB CDE688               CALL DS2DL0
88DE F1                   POP  AF
88DF C9                   RET
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                ;************************
88E0 F5         LDK12:    PUSH AF
88E1 CDE688               CALL DS2DLO
88E4 F1                   POP  AF
88E5 C9                   RET
                ;******************************
                ;SHORT AXIS  MOVE  LONG  NOT *
                ;******************************
88E6 F5         DS2DLO:   PUSH AF
88E7 3E00                 LD A,00H
88E9 32D389               LD (DLDATA),A
88EC 3ACE89               LD A,(DS2)
88EF 32D489               LD (DSDATA),A
88F2 F1                   POP AF
88F3 C9                   RET
                ;******************************
88F4 F5          DL2DS1:  PUSH AF
88F5 3AD089               LD A,(DL2)
88F8 32D389               LD (DLDATA),A
88FB 3ACD89               LD A,(DS1)
88FE 32D489               LD (DSDATA),A
8901 F1                   POP AF
8902 C9                   RET
                ;******************************
8903 F5         TURNH1:   PUSH AF
8904 3AB989               LD A,(TYPEX)
8907 FE06                 CP 06H
8909 CC3F87               CALL Z,HOMES
890C F1                   POP AF
890D C9                   RET
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                ;*****************************
890E F5         TURNH2:   PUSH AF
890F 3AB989               LD A,(TYPEX)
8912 FE06                 CP 06H
8914 C43F87               CALL NZ,HOMES
8917 F1                   POP AF
8918 C9                   RET
                ;*********************************
                ;      MOVE LEN    FUNCTION       *
                ;  MOVE LEN ON 2 AXIS LONG,SHORT  *
                ;*********************************
8919 F5         MOVELEN:  PUSH AF
891A C5                   PUSH BC
891B CD2489               CALL LAXIS
891E CD4B89               CALL SAXIS
8921 C1                   POP  BC
8922 F1                   POP  AF
8923 C9                   RET
                ;*********************************
                ;    MOVE LEN ALONG LONG AXIS     *
                ;*********************************
8924 F5         LAXIS:    PUSH AF
8925 C5                   PUSH BC
8926 D5                   PUSH DE
8927 3E33                 LD A,33H
8929 32C889               LD (ROTBUF),A
892C 3AD389               LD A,(DLDATA)  ;MOVE IN LONG AXIS
892F 57                   LD D,A
8930 0190C0               LD BC,PA2
8933 3AC889     LONG:     LD A,(ROTBUF)
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
8936 E6F0                AND 0F0H
8938 ED79                OUT (C),A
893A CD9589              CALL DELAY
893D 3AC889              LD A,(ROTBUF)
8940 0F                  RRCA
8941 32C889              LD (ROTBUF),A
8944 15                  DEC D
8945 20EC                JR NZ,LONG
8947 D1                  POP DE
8948 C1                  POP BC
8949 F1                  POP AF
894A C9                  RET

                ;*********************************
                ;    MOVE LEN ALONG SHORT AXIS    *
                ;*********************************
894B F5         SAXIS:   PUSH AF
894C C5                  PUSH BC
894D D5                  PUSH DE
894E 3E33                LD A,33H
8950 32C889              LD (ROTBUF),A
8953 3AD489              LD A,(DSDATA) ;MOVE IN SHORT AXIS
8956 57                  LD D,A
8957 0190C0              LD BC,PA2
895A 3AC889      SHORT:  LD A,(ROTBUF)
895D E60F                AND 0FH
895F ED79                OUT (C),A
8961 CD9589              CALL DELAY
8964 3AC889              LD A,(ROTBUF)
8967 07                  RLCA
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
8968 32C889              LD (ROTBUF),A
896B 15                  DEC D
896C 20EC                JR NZ,SHORT
896E D1                  POP DE
896F C1                  POP BC
8970 F1                  POP AF
8971 C9                  RET

                ;*************************************
                ; OPEN MACHANICAL SHUTTER            *
                ;*************************************
8972 F5         OPSHUTT: PUSH AF
8973 C5                  PUSH BC
8974 D5                  PUSH DE
8975 0182C0              LD BC,PC1
8978 16AF                LD D,0AFH
897A 3E80       OPS:     LD A,80H      ;ON PC1 BIT 7  TO
                                        OPEN SHUTTER
897C ED79                OUT (C),A
897E CD9589              CALL DELAY
8981 15                  DEC D
8982 20F6                JR NZ,OPS
8984 D1                  POP DE
8985 C1                  POP BC
8986 F1                  POP AF
8987 C9                  RET
                ;*************************
8988 C5         DELAY1:      PUSH BC
8989 F5                      PUSH AF
898A 01FFAF                  LD BC,0AFFFH
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
898D 0B          DELX:      DEC BC
898E 78                     LD A,B
898F B1                     OR C
8990 20FB                   JR NZ,DELX
8992 F1                     POP AF
8993 C1                     POP BC
8994 C9                     RET

                ;***********************************
                ;*          DELAY MOTOR            *
                ;***********************************
8995 C5         DELAY:PUSH BC
8996 01FF3F           LD BC,03FFFH
8999 0D         DEL1: DEC C
899A 20FD             JR NZ,DEL1
899C 05               DEC B
899D 20FA             JR NZ,DEL1
899F C1               POP BC
89A0 C9               RET


                ;*****************************
                ;       DATA AREAS          *
                ;*****************************
89A1 0103070F1F  DATA1:     DFB  01H,03H,07H,0FH,1FH,3FH,
                                 7FH,0FFH     ;KEY 1-8
89A9 0103070F00  DATA2:     DFB  01H,03H,07H,0FH,00H
                                 ;KEY 9-12
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                ;***********************************************
                ;*          BUFFERS AREA                       *
                ;***********************************************
89AE 01          DBUFA:     DFB 1          ;CONTAIN CONTENT OF A FRO
89AF 01          KEYST1:     DFB 1         ;CONTAIN STATUS OF KEY 1-
89B0 01          KEYST2:     DFB 1         ;CONTAIN STATUS OF KEY 9-
89B1 01          FNWORK:     DFB 1         ;INDEX IS WORKS FINISH!
89B2 01          DBUFPB:     DFB 1         ;CONTAIN PATTERN TO OR WI
89B3 01           TOGK1:     DFB 1         ;IS KEY 1 PRESSED!
89B4 01           TOGK8:     DFB 1         ;IS KEY 8 PRESSED!
89B5 01         LFORMAT:     DFB 1         ;STATUS OF LARGE  FORMAT
89B6 01         MFORMAT:     DFB 1         ;STATUS OF MEDIUM FORMAT
89B7 01         SFORMAT:     DFB 1         ;STATUS OF SMALL FORMAT
89B8 01          CNTFT:     DFB 1          ;COUNT HOW MANNY FORMAT
89B9 01           TYPEX:     DFB 1         ;CONTAIN TYPE OF FORMAT 6
89BA 01           TOGK6:     DFB 1         ;IS KEY 6 PRESSED!
89BB 01           TOGK9:     DFB 1         ;IS KEY 9 PRESSED!
89BC 01          TOGK12:     DFB 1         ;IS KEY 12 PRESSED!
89BD 01             BRK:     DFB 1         ;IS WORK IN ANY OF FORMAT
89BE 01            NSEL:     DFB 1         ;ANY FORMATE SWITCH NOT P
89BF 01           STEPS:     DFB 1         ;STEP OF SHORT AXIS
89C0 01           STEPL:     DFB 1         ;STEP OF LONG  AXIS
89C1             DIVIDD:     DFS 2         ;16 BIT DIVISORED
89C3 01          DVISOR:     DFB 1         ;8 BIT DIVISOR
89C4 01          SW1BUF:     DFB 1         ;INDEX SW1 IS PRESS!
89C5 01          SW2BUF:     DFB 1         ;INDEX SW2 IS PRESS!
89C6 01          SW3BUF:     DFB 1         ;INDEX SW3 IS PRESS!
89C7 01          SW4BUF:     DFB 1         ;INDEX SW4 IS PRESS!
89C8 01          ROTBUF:     DFB 1         ;CONTAIN ROTATE DATA
89C9             COUNTL:     DFS 2         ;COUNT  DISTANT FROM SW4
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
89CB                COUNTS:     DFS 2       ;COUNT  DISTANT FROM SW2
89CD 01               DS1:      DFB 1       ;CONTAIN SIZE OF DISTANT
89CE 01               DS2:      DFB 1       ;CONTAIN SIZE OF DISTANT
89CF 01               DL1:      DFB 1       ;CONTAIN SIZE OF DISTANT
89D0 01               DL2:      DFB 1       ;CONTAIN SIZE OF DISTANT
89D1 01              DPP1:      DFB 1       ;PATTERN OF LED DISPLAY
89D2 01              DPP2:      DFB 1       ;PATTERN OF LED DISPLAY
89D3 01            DLDATA:      DFB 1       ;CONTAIN DATA OF FUNC. MO
89D4 01            DSDATA:      DFB 1       ;CONTAIN DATA OF FUNC. MO
89D5 01            RESULT:      DFB 1       ;RESULT FROM DIVIDE SUBRO
0000                            END
```

EFFF	AUTORUN	0080	BACK	84C1	BLANK
89BD	BRK	84E9	CHECK1	8508	CHECK2
8435	CHECKFORMAT	84CD	CHECKLED	84B9	CHKTYPE
8523	CLEAR	009F	CLRTIF	884E	CLSWBUF
8873	CNT	89B8	CNTFT	89C9	COUNTL
89CB	COUNTS	8529	CRL	89A1	DATA1
89A9	DATA2	89AE	DBUFA	89B2	DBUFPB
8999	DEL1	8995	DELAY	8988	DELAY1
898D	DELX	8544	DISP	8566	DISP2
853E	DISPLAY	8560	DISPLAY2	87A2	DIST
87B6	DIST1	8809	DIST2	87A9	DISTL
87FB	DISTS	886C	DIV	89C1	DIVIDD
885F	DIVIDE	89CF	DL1	89D0	DL2
88F4	DL2DS1	89D3	DLDATA	89D1	DPP1
89D2	DPP2	89CD	DS1	89CE	DS2
88E6	DS2DL0	89D4	DSDATA	89C3	DVISOR
80C5	END1	828D	END10	82CC	END11
8321	END12	80ED	END2	8112	END3
813A	END4	815F	END5	819F	END6

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

81C4	END7	81F4	END8	824E	END9
87D8	ENDL	882B	ENDS	876F	ENDX
871A	ENDY	89B1	FNWORK	861B	FSTEP
874A	HHX	86F5	HHY	86DF	HOME
86EA	HOMEL	873F	HOMES	8092	KEY1
8250	KEY10	828F	KEY11	82CE	KEY12
80C7	KEY2	80EF	KEY3	8114	KEY4
813C	KEY5	8161	KEY6	81A1	KEY7
81C6	KEY8	81F6	KEY9	89AF	KEYST1
89B0	KEYST2	8475	LARGE	8924	LAXIS
887D	LDK1	88D4	LDK10	88DA	LDK11
88E0	LDK12	888C	LDK2	8892	LDK3
88A0	LDK4	88AE	LDK5	88BC	LDK6
88C2	LDK7	88C8	LDK8	88CE	LDK9
89B5	LFORMAT	8933	LONG	8630	LSTEP
8323	MA1	8357	MA2	838B	MA3
8084	MAIN	848D	MEDIUM	89B6	MFORMAT
8919	MOVELEN	8662	MSTEP	89BE	NSEL
8794	OFFMOTOR	897A	OPS	8972	OPSHUTT
C080	PA1	C090	PA2	C081	PB1
C091	PB2	C082	PC1	C092	PC2
C083	PCTRL1	C093	PCTRL2	8404	RESTART12
83DA	RESTART6	83E8	RESTART9	89D5	RESULT
0017	RLDR1H	0016	RLDR1L	89C8	ROTBUF
894B	SAXIS	86C6	SETDATA	89B7	SFORMAT
895A	SHORT	84A3	SMALL	857F	SND
858C	SND1	8591	SNDI	85B0	SNDI1
85C9	SNDI2	85CD	SOUND	85DA	SOUND1
85DF	SOUNDI	85FE	SOUNDI1	8617	SOUNDI2
8694	SSTEP	89C0	STEPL	89BF	STEPS

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

882F	SW1	89C4	SW1BUF	8846	SW1P
8773	SW2	89C5	SW2BUF	878C	SW2PD
87DC	SW3	89C6	SW3BUF	87F3	SW3P
871E	SW4	89C7	SW4BUF	8737	SW4PD
0010	SYSCAL	0010	TCR	009D	TIME1
0015	TMDR1H	0014	TMDR1L	89B3	TOGK1
89BC	TOGK12	89BA	TOGK6	89B4	TOGK8
89BB	TOGK9	8903	TURNH1	890E	TURNH2
89B9	TYPEX	83BF	WORKEND		

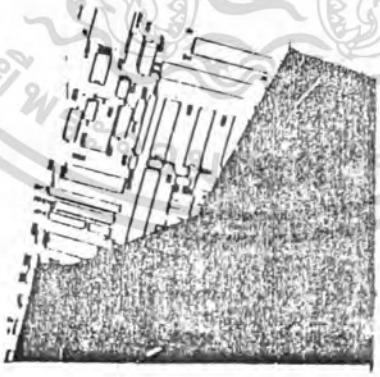
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ช

คู่มือการใช้ CP-180

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Z80180
MPU
USER MANUAL



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ขาการใช้งาน

A0-A19	ADDRESS BUS ระหว่าง RESET จะเป็น HIGH IMPEDANCE
$\overline{\text{BUSAK}}$	BUS ACKNOWLEDGE เป็นขา OUTPUT ACTIVE LOW ทำงานก็ต่อเมื่อ Z80180 ตอบสนองต่อการขอ BUS ของ $\overline{\text{BUSRQ}}$ และจะทำให้ BUS ข้อมูล BUS ADDRESS และสัญญาณ CONTROL บางเส้นเป็น HIGH IMPEDANCE
$\overline{\text{BUSRQ}}$	BUS REQUEST เป็นขา INPUT ACTIVE LOW ซึ่งจะมีความสำคัญสูงกว่า NMI โดยจะมีการตรวจสอบสัญญาณนี้ทุกๆการสิ้นสุดของ MACHINE CYCLE
CKA0 , CKA1	ASYNCHRONOUS CLOCK 0 และ 1 เป็นขาสัญญาณ CLOCK แบบ 2 ทิศทาง คือ จะใช้เป็นขา INPUT หรือ OUTPUT ก็ได้
CKS	SERIAL CLOCK เป็นขา CLOCK 2 ทิศทางของ CSI/O
CLOCK	เป็นขา OUTPUT โดยจะเป็นครึ่งหนึ่งของ X'TAL หรือ CLOCK OUT เช่น X'TAL 12 MHz Z80180 จะ RUN ที่ 6 MHz
$\overline{\text{CTS0}}$-$\overline{\text{CTS1}}$	CLEAR TO SEND 0 และ 1 เป็นขา INPUT ACTIVE LOW ใช้ในการควบคุม MODEM
D0-D7	DATA BUS เป็นแบบ 2 ทิศทาง
$\overline{\text{DCD0}}$	DATA CARRIER DETECT 0 เป็นขา INPUT ACTIVE LOW ใช้ควบคุมในการติดต่อกับ MODEM ของ ASCI CHANEL 0
$\overline{\text{DREQ0}}$-$\overline{\text{DREQ1}}$	DMA REQUEST 0 และ 1 เป็นขา INPUT ACTIVE LOW ใช้ในการขอ DMA และขานี้จะโปรแกรมได้ว่าให้ตรวจสัญญาณที่ขอบหรือระดับได้
E	ENABLE CLOCK เป็นขา OUTPUT ACTIVE HIGH ซึ่งใช้ซิงค์การทำงานกับอุปกรณ์ภายนอกระหว่างการทำงานเกี่ยวกับ BUS และใช้เชื่อมต่อกับอุปกรณ์ในตระกูล 68XX และ 80XX
$\overline{\text{HALT}}$	เป็นขา OUTPUT ACTIVE LOW จะทำงานเมื่อทำคำสั่ง HALT หรือ SLP
$\overline{\text{INT0}}$	MASKABLE INTERRUPT 0 เป็นขา INPUT ACTIVE LOW สัญญาณที่ขานี้จะถูกตรวจทุกๆการสิ้นสุดของคำสั่ง
$\overline{\text{INT1}}$, $\overline{\text{INT2}}$	เช่นเดียวกับ INT0 แต่มีระดับความสำคัญรองลงมาตามลำดับ
$\overline{\text{IORQ}}$	เป็นขา OUTPUT เพื่อบอกว่าทำสั่งติดต่อกับ I/O หรือขา $\overline{\text{IOE}}$ ใน 64180

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$\overline{M1}$ MACHINE CYCLE 1 เป็นขา OUTPUT ACTIVE LOW จะทำงานเมื่อ FETCH OP-CODE หรือเป็นขา LIR ของ 64180

$\overline{NMI}$ NON MASKABLE INTERRUPT เป็นขา INPUT ACTIVE LOW ขานี้จะตอบรับการ INTERRUPT เสมอ โดยไม่สามารถหยุดด้วย SOFTWARE

$\overline{RD}$ เป็นขาที่ใช้ทำการอ่านข้อมูลจาก MEMORY หรือ I/O

$\overline{RFSH}$ เป็นขาที่ให้ ADDRESS LOW (A0-A7) ไป REFRESH DYNAMIC RAM หรือ ขา $\overline{REF}$ ของ 64180

$\overline{RTS0}$ REQUEST TO SEND เป็นขา OUTPUT ACTIVE LOW ขานี้ใช้โปรแกรมสัญญาณควบคุมในเต็มของ ASCI CANEL 0

RXA0 , RXA1 RECEIVE DATA 0 และ 1 เป็นขารับสัญญาณจาก SERIAL PORT ของ ASCI

RXS CLOCK SERIAL RECEIVE DATA เป็นขารับสัญญาณ SERIAL ของ CSIO

ST STATUS เป็นขา OUTPUT ACTIVE HIGH ใช้แสดงสถานะการทำงานของ CPU โดยร่วมกับ $\overline{M1}$ และ $\overline{HALT}$ ดังตาราง :-

ST	$\overline{HALT}$	$\overline{M1}$	Operation
0	1	0	CPU operation (1st op-code fetch)
1	1	0	CPU operation (2nd op-code and 3rd op-code fetch)
1	1	1	CPU operation (MC except for op-code fetch)
0	X	1	DMA operation
0	0	0	HALT mode
1	0	1	SLEEP mode (including SYSTEM STOP mode)

NOTE X: Don't care
MC: Machine cycle

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$\overline{TEND0}$-$\overline{TEND1}$	TRANSFER END 0 และ 1 เป็นขา OUTPUT ACTIVE LOW ใช้แสดงถึงว่าทำ DMA สิ้นสุดลงแล้ว
TOUT	TIMER OUT ใช้กำเนิดพัลส์จาก PRT CHANEL 1
TXA0 , TXA1	TRANSMIT DATA 0 และ 1 เป็นขาส่งข้อมูล SERIAL ของ ASCI
TXS	CLOCK SERIAL TRANSMIT DATA เป็นขาส่งข้อมูล SERIAL ของ CSIO
$\overline{WAIT}$	ขา INPUT ACTIVE LOW จะถูกตรวจที่ขอบขาลงของ CLOCK สถานะที่ 2 ของทุกๆ MACHINE เมื่อเป็นการรอให้อุปกรณ์ภายนอกทำงานให้ทันกับการทำงานของ CPU
WR	ใช้สำหรับการส่งข้อมูลไปยัง I/O หรือ MEMORY
X'TAL	เป็นขาที่ใช้ต่อกับ X'TAL

ขาที่ MULTIPLEX

A18/TOUT	ระหว่าง RESET จะเป็น A18 แต่ถ้ามีการเลือก SET BIT TOC1 หรือ TOC0 ใน TIMER CONTROL REGISTOR (TCR) ก็จะทำหน้าที่เป็น TOUT
CKA0/$\overline{DREQ0}$	ระหว่าง RESET ขานี้จะเป็น CKA0 แต่ถ้า DM1 หรือ SM1 ใน DMA MODE REGISTOR (DMODE) ถูก SET เป็น 1 จะเป็นขา DREQ0
CKA1/$\overline{TEND0}$	ระหว่าง RESET จะเป็นขา CKA1 แต่ถ้า BIT CKA1D ใน ASCI ถูก SET จะเป็นขา $\overline{TEND0}$
RXS/$\overline{CTS1}$	ระหว่าง RESET ขานี้จะเป็นขา RXS ถ้า BIT CTS1E ใน ASCI ถูก SET จะเป็นขา $\overline{CTS1}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

INTERNAL I/O REGISTOR

ซึ่งมีด้วยกัน 64 I/O ADDRESS ดังแสดงในรูป :-

	Register	Mnemonic	Address	
			Binary	Hexadecimal
ASCI	ASCI Control Register A Ch 0	CNTLA0	XX000000	00H
	ASCI Control Register A Ch 1	CNTLA1	XX000001	01H
	ASCI Control Register B Ch 0	CNTLB0	XX000010	02H
	ASCI Control Register B Ch 1	CNTLB1	XX000011	03H
	ASCI Status Register Ch 0	STAT0	XX000100	04H
	ASCI Status Register Ch 1	STAT1	XX000101	05H
	ASCI Transmit Data Register Ch 0	TDR0	XX000110	06H
	ASCI Transmit Data Register Ch 1	TDR1	XX000111	07H
	ASCI Receive Data Register Ch 0	RDR0	XX001000	08H
	ASCI Receive Data Register Ch 1	RDR1	XX001001	09H
CSI/O	CSI/O Control Register	CNTR	XX001010	0AH
	CSI/O Transmit Receive Data Register	TRDR	XX001011	0BH
Timer	Timer Data Register Ch 0L	TMDR0L	XX001100	0CH
	Timer Data Register Ch 0H	TMDR0H	XX001101	0DH
	Reload Register Ch 0L	RLDR0L	XX001110	0EH
	Reload Register Ch 0H	RLDR0H	XX001111	0FH
	Timer Control Register	TCR	XX010000	10H
	Reserved		XX010001	11H
			⋮	⋮
			XX010011	13H
	Timer Data Register Ch 1L	TMDR1L	XX010100	14H
	Timer Data Register Ch 1H	TMDR1H	XX010101	15H
	Reload Register Ch 1L	RLDR1L	XX010110	16H
	Reload Register Ch 1H	RLDR1H	XX010111	17H
Others	Free Running Counter	FRC	XX011000	18H
	Reserved		XX011001	19H
			⋮	⋮
			XX011111	1FH
DMA	DMA Source Address Register Ch 0L	SAR0L	XX100000	20H
	DMA Source Address Register Ch 0H	SAR0H	XX100001	21H
	DMA Source Address Register Ch 0B	SAR0B	XX100010	22H
	DMA Destination Address Register Ch 0L	DAR0L	XX100011	23H
	DMA Destination Address Register Ch 0H	DAR0H	XX100100	24H
	DMA Destination Address Register Ch 0B	DAR0B	XX100101	25H
	DMA Byte Count Register Ch 0L	BCR0L	XX100110	26H
	DMA Byte Count Register Ch 0H	BCR0H	XX100111	27H
	DMA Memory Address Register Ch 1L	MAR1L	XX101000	28H
	DMA Memory Address Register Ch 1H	MAR1H	XX101001	29H
	DMA Memory Address Register Ch 1B	MAR1B	XX101010	2AH
	DMA I/O Address Register Ch 1L	IAR1L	XX101011	2BH
	DMA I/O Address Register Ch 1H	IAR1H	XX101100	2CH
	Reserved		XX101101	2DH
	DMA Byte Count Register Ch 1L	BCR1L	XX101110	2EH
	DMA Byte Count Register Ch 1H	BCR1H	XX101111	2FH
	DMA Status Register	DSTAT	XX110000	30H
	DMA Mode Register	DMODE	XX110001	31H
	DMA/WAIT Control Register	DCNTL	XX110010	32H
INT	IL Register (Interrupt Vector Low Register)	IL	XX110011	33H
	INT/TRAP Control Register	ITC	XX110100	34H
	Reserved		XX110101	35H
Refresh	Refresh Control Register	RCR	XX110110	36H
	Reserved		XX110111	37H
MMU	MMU Common Base Register	CBR	XX111000	38H
	MMU Bank Base Register	BBR	XX111001	39H
	MMU Common/Bank Area Register	CBAR	XX111010	3AH
I/O	Reserved		XX111011	3BH
			⋮	⋮
			XX111101	3DH
	Operation Mode Control Register	OMCR	XX111110	3EH
	I/O Control Register	ICR	XX111111	3FH

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จาก MAP I/O ภายในจะเห็นว่าโปรแกรม Z80 เก่าที่เรามีอยู่อาจจะมีการส่ง IOCT ซ้ำกับ I/O ภายใน ทำให้โปรแกรมเดิมทำงานไม่ได้ สามารถแก้ไขได้โดยการโปรแกรมย้าย MAP I/O ภายใน โดยการ CONTROL BIT ใน REGISTOR I/O ICR ADDRESS 3FH ซึ่งสามารถย้ายไปที่ใดก็ได้ภายใน 256 ตำแหน่ง ดังนี้ :-

BIT	7	6	5	4	3	2	1	0
	IOA7	IOA6	IOSTP					

และการโปรแกรมจะเป็นดังนี้ :-

IOA7	IOA6	ช่วง ADDRESS I/O
0	0	0000 - 003FH
0	1	0040 - 007FH
1	0	0080 - 00BFH
1	1	00C0 - 00FFH

เช่น ต้องการย้าย I/O ภายใน ไป I/O ADDRESS 80H เป็นต้นไป จะโปรแกรมได้เป็น

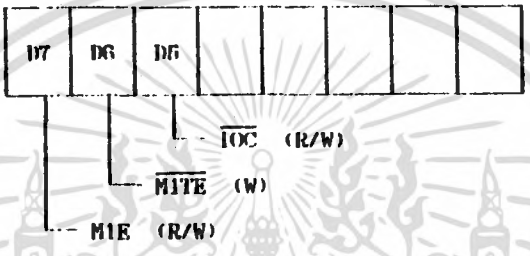
```
LD   A , 80H
OUTO (3FH) , A
```

ส่วน IOSTP : IOSTOP MODE BIT 5 เป็น 1 จะทำให้ I/O ภายในหยุดทำงาน เมื่อ RESET BIT นี้จะเป็น 0

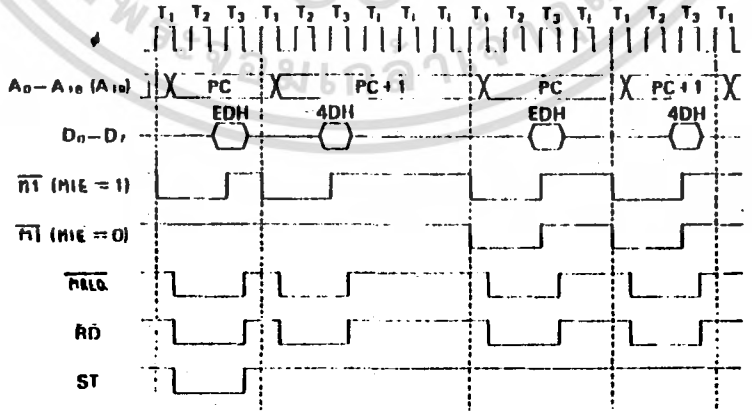
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

OPERATION MODE

Z80180 สามารถกำหนดการทำงานให้เหมือน 64180 ได้ โดยการ SET BIT CONTROL MODE CONTROL REGISTOR (CMCR I/O ADDRESS 3EH)



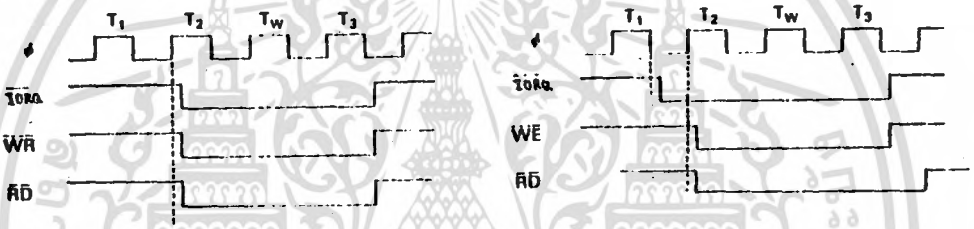
M1E (M1 ENABLE) ระหว่าง RESET BIT นี้จะเป็น 1 $\overline{M1}$ OUTPUT จะเป็น LOW เมื่อ FETCH OPCODE และเนื่องจากการทำคำสั่ง RETI ของ Z80180 จะถูกกระทำ 2 ครั้ง ใน 1 คำสั่ง จึงทำให้เกิด $\overline{M1}$ ขึ้น 2 ครั้งด้วย ทันทีจะทำให้เกิด INTERRUPT เข้ามาได้เมื่อยังทำไม่ถึงคำสั่ง ด้วยเหตุนี้ BIT M1E จะถูก SET เป็น 0 สำหรับ Z80180 เพื่อให้ $\overline{M1}$ ถูกทำงานปกติ คือ เมื่อทำคำสั่ง RETI จะมี $\overline{M1}$ เพียงครั้งเดียว ดังรูป :-



$\overline{M1TE}$ (M1 TEMPORARY ENABLE) ใช้กับการต่อ INTERFACE กับ Z80 PIO

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

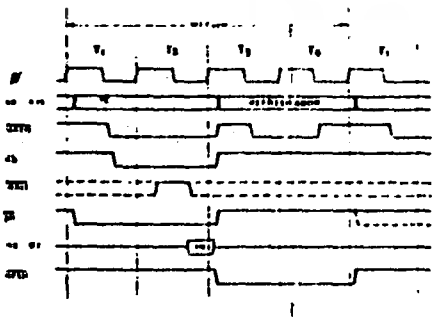
$\overline{IOC}$ เป็น BIT ใช้ควบคุม TIMING ของ $\overline{IORQ}$ และ $\overline{RD}$ ให้เหมือน Z80 หรือ 64180 โดยถ้า BIT นี้ถูก SET เป็น 1 TIMING จะเป็นของ 64180 คือ $\overline{IORQ}$ และ $\overline{RD}$ จะ ACTIVE ที่ขอบขาลงของ T1 แต่ถ้า BIT นี้เป็น 0 TIMING จะเป็นของ Z80 คือ จะ ACTIVE ที่ขอบขาขึ้นของ T2 เพื่อให้ใช้อุปกรณ์สนับสนุนของ Z80 ได้ ระหว่าง RESET BIT นี้จะเป็น 1 ดังรูป :-

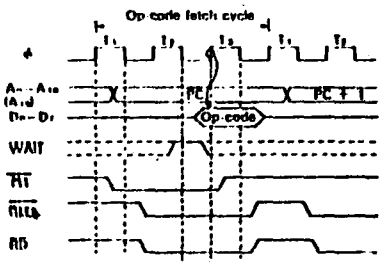


I/O Read Write Cycle When $\overline{IOC}$=0 I/O Read Write Cycle When $\overline{IOC}$=1

เกี่ยวกับ TIMING

ให้ดูรายละเอียดในคู่มือแก้ปัญหาพายังกะนั้น แต่กล่าวสรุปได้ว่า Z80180 ใช้เวลาในการทำคำสั่งใน 1 MACHINE CYCLE นั้นกว่า Z80 คือ 1 T STATE คือ ใช้เวลาใน 1 MACHINE CYCLE เพียง 3 T STATE ในขณะที่ Z80 ใช้ 4 T STATE จะเห็นได้ว่าในขณะที่ให้ Z80180 RUN ความถี่เดียวกันกับ Z8C CPU Z80180 ก็ยังให้ความเร็วกว่า Z80 มีถึง 25% แต่ในขณะเดียวกัน Z80180 ยังสามารถต่อ CLOCK สูงกว่า Z80 ได้มากกว่า 1 เท่า จึงทำให้ความเร็วในการทำงานของ Z80180 ดีกว่ามาก ดูรูปเปรียบเทียบ T STATE ของ Z80 กับ Z80180





เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

WAIT STATE GENERATOR

Z80180 ทำงานด้วยความเร็วที่สูงขึ้นจึงอาจทำให้ MEMORY หรือ I/O ทำงานไม่ทันเจึงต้องมีสัญญาณมาเป็นตัวช่วยกำหนดความพร้อมระหว่าง CPU กับอุปกรณ์ภายนอกขึ้นมีดีด สัญญาณ WAIT ซึ่ง Z80 นั้นจะต้องให้อุปกรณ์ภายนอกส่งสัญญาณนี้มาให้แต่ Z80180 ทั้งสามารถให้โปรแกรมจำนวน WAIT STATE เพื่อเพิ่มเข้าไปในขณะที่ CPU ปฏิบัติคำสั่งหรือทำ DMA ด้วย

การโปรแกรมจะใช้ 4 BIT ของ DMA/WAIT CONTROL REGISTOR (DCNTL I/O ADDRESS 32H)

BIT 7 6 5 4

MW11	MW10	IW11	IW10	

BIT 7 , 6 MW11 , MW10 (MEMORY WAIT INSERTION)
จะทำการเพิ่มจาก 0-3 WAIT STATE ของการเข้าถึง MEMORY โดยการโปรแกรม

MW11	MW10	จำนวน WAIT STATE
0	0	0
0	1	1
1	0	2
1	1	3

BIT 5 , 4 IW11 , IW10 (I/O WAIT INSERTION)
จะทำการเพิ่ม WAIT STATE ให้กับ I/O ภายนอกจาก 1-6 ดังตาราง

IW11	IW10	I/O ภายนอก	INTO
0	0	1	2
0	1	2	4
1	0	3	5
1	1	4	6

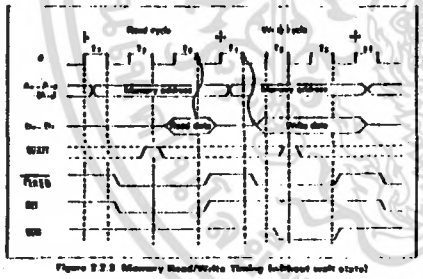
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

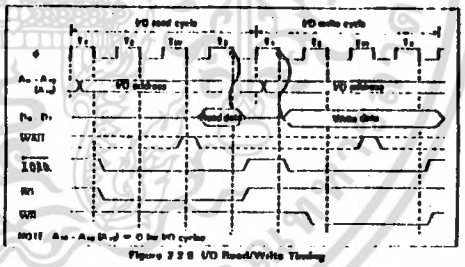
จะเห็นว่า WAIT STATE ของ I/O มากกว่า MEMORY อยู่หนึ่ง T STATE เพราะขณะเข้าถึง I/O ปกติ WAIT STATE จะถูกเพิ่มขึ้น 1 อยู่แล้ว ดังนั้นเมื่อเพิ่ม WAIT STATE เข้าไปก็จะรวมกันที่มีอยู่ปกติ และส่วน $\overline{INIO}$ ก็เช่นเดียวกัน ขณะเกิด $\overline{INIO}$ ปกติ จะมี WAIT STATE อยู่ 2 WAIT STATE อยู่แล้ว และขณะที่ RESET BIT CONTROL WAIT STATE ทั้ง 4 จะเป็น 1 ทั้งหมด คือ อยู่ใน MODE ของ MAX WAIT STATE

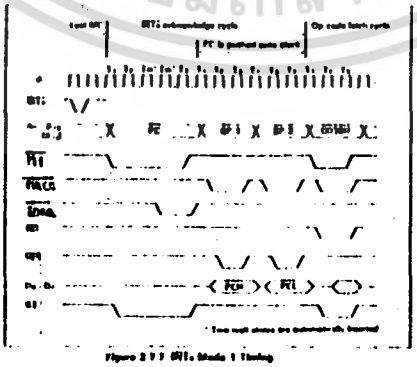
ตัวอย่างเช่น เราต้องการเพิ่ม WAIT STATE ในการเข้าถึง MEMORY 2 WAIT STATE จะโปรแกรม ดังนี้ :-

```
IN0   A , (32H)     ;   IN ค่าใน REGISTOR DMA/WAIT
AND   0BFH          ;   FILL เฉพาะ BIT 7 และ 6 เท่านั้น
OUT0  (32H) , A     ;   ที่ใช้ IN แล้ว AND ก็เพราะว่า REGISTOR นี้
                    ;   มีการกำหนดเกี่ยวกับ DMA ดังนั้นเราจึง FILL
                    ;   เฉพาะ BIT ที่จะต้องการโปรแกรม
```

ดูรูปขณะ WAIT STATE ปกติ







เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

HALT และ LOW POWER MODE

มีด้วยกัน 4 MODE คือ

HALT MODE	โดยทำคำสั่ง 76H จะทำให้ CPU หยุดทำคำสั่ง แต่การทำงานต่างๆของ CPU ยังทำปกติ การออกจาก HALT โดย RESET หรือ INTERRUPT
SLEEP MODE	โดยการทำคำสั่ง SLP ซึ่ง CPU จะหยุด CLOCK ภายในทำให้ ADDRESS เป็น HIGH , DATA BUS เป็น TRISTATE , DRAM REFRESH , INTERNAL DMAC หยุดทำงานการออกจาก SLEEP MODE โดยการ RESET หรือ INTERRUPT
IOSTOP MODE	ใช้หยุดการทำงานของ CHIP ภายในคือ ASCI , CSI/O และ PRT โดยการ SET BIT ใน I/O CONTROL REGISTOR (ICR I/O ADDRESS 3FH) เป็น 1 และจะให้ทำงานต่อก็ RESET หรือโปรแกรมให้ BIT ใน ICR เป็น 0
SYSTEM STOP MODE	เป็นการรวมกันของ IOSTOP กับ SLEEP MODE โดยการ SET BIT ใน ICR แล้วตามด้วยคำสั่ง SLP จะทำให้ IO ภายในหยุดทำงานและ CPU หยุดทำงานเพื่อเป็นการประหยัดพลังงาน ซึ่งใน MODE นี้ CPU จะกินกระแสเพียง 7.6 MA ในขณะปกติจะกินกระแสประมาณ 35 MA เมื่อจะออกจาก SYSTEM STOP MODE ก็โดยการ RESET หรือ INTERRUPT จากภายนอก

MEMORY MANAGEMENT UNIT (MMU)

ใช้เป็นตัวขยาย MEMORY จาก 64 K (LOGICAL) เป็น 1 MBYTE (PHYSICAL) โดยการแบ่ง 64 K BYTE LOGICAL (คือ ADDRESS ปกติที่ใช้เช่นเดียวกับ Z80) เป็น 3 ส่วนในการใช้งานด้วยกัน คือ COMMON AREA 0 , BANK AREA และ COMMON AREA 1 โดยการกำหนดโปรแกรมจัด MAP LOGICAL ใน REGISTOR I/O CBAR (ADDRESS 3AH) ซึ่งใน REGISTOR นี้จะถูกแบ่งเป็น 2 นิบเบิ้ล คือ 4 BIT สูง และ 4 BIT ต่ำ โดย 4 BIT สูงใช้โปรแกรมหาที่ของ COMMON AREA 1 และ 4 BIT ต่ำใช้โปรแกรมส่วน BANK AREA ดังนั้นการโปรแกรม REGISTOR CBAR นี้ก็จะจัด MAP ได้เป็น 2^8 คือ 4 วูโนเกา ดังรูป :-

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1

2

เช่น A1> BANK > A0

CBAR = D4H

A1> BANK = A0 (OH)

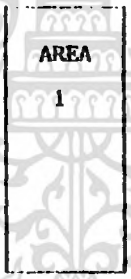
CBAR = F0 (คตก RESET เป็นแบบนี้

3

A1 = BANK > A0

CBAR = FFH

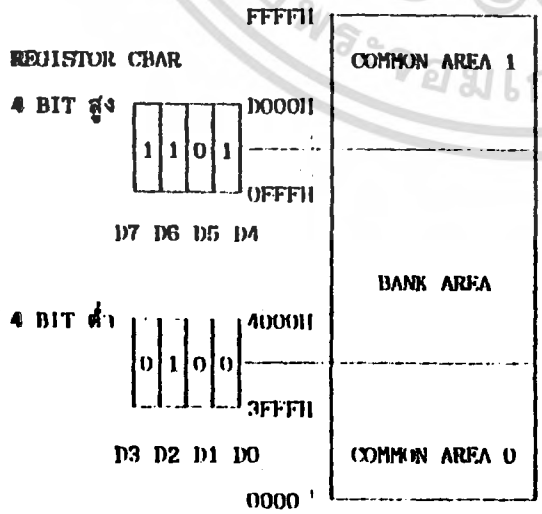
4



A1 = BANK = A0 (OH)

CBAR = 00H

MAP LOGICAL ปกติ



จากรูปเป็นการโปรแกรม REGISTOR CBAR ให้ MAP LOGICAL เป็น COMMON AREA 0 ตั้งแต่ ADDRESS 0000-3FFFH , BANK AREA ตั้งแต่ 4000H-CFFFH และ COMMON AREA 1 ตั้งแต่ D000-FFFF ทั้งนี้เป็นไปตามค่าใน CBAR ทั้ง 2 นิบเกิล เพราะนิบเกิลสูงเป็นของ AREA 1 ซึ่งคือ 0DH ก็คือ AREA1 เริ่มแต่ D000H-FFFFH และนิบเกิลต่ำจะเป็นจุดสิ้นสุดของ BANK AREA ซึ่ง 04H ก็คือ ลัดจาก AREA 1 เป็นต้นไปจนถึง 4000H เป็น BANK ที่เหลือจึงเป็น AREA 0 นั่นเอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากค่าที่โปรแกรมใน CBAR จึงทำให้โปรแกรม COMMON AREA ทั้ง 2 และ BANK ได้ตั้งแต่ 4 K BYTE ขึ้นไป เช่น ให้นิบเกิ้ลสูงของ CBAR = OFH ก็คือ AREA 1 มีค่าตั้งแต่ F000-FFFFH (คือ 4 K อย่างต่ำนั่นเอง) และจุดที่น่าสังเกตุจากการจัด MAP ทั้ง 4 รูปแบบนี้คือ COMMON 0 และ BANK สามารถมีตำแหน่งที่ทับซ้อนกันได้ (ตำแหน่งเดียวกัน) และ COMMON AREA 1 กับ BANK ก็สามารถโปรแกรมให้ชี้ที่ใดก็ได้อย่างอิสระตั้งแต่ 4 K BYTE ขึ้นไปของส่วน PHYSICAL ADDRESS (1 MBYTE โดยใช้ร่วมกับ REGISTOR อีก 2 ตัว) แต่ส่วน COMMON AREA 0 แล้วจะเป็น BASED หรือ MONITOR ของระบบนั่นเอง

จากที่เล่าวมาเราจะยังไม่พูดถึงการขยาย MEMORY ออกไปมากกว่า 64 K เพราะว่าการที่จะขยาย MEMORY เกินกว่า 64 K นั้น จะต้องดึงส่วนของ LOGICAL ด้วย เนื่องด้วยคำสั่งของ Z80 ไม่สามารถอ้าง MEMORY เกินนี้ได้ ดังนั้นการอ้างถึง MEMORY ทั้งหมดจึงถึงเป็นส่วนของ LOGICAL แต่ข้อมูลที่ถูกกระทำจริงจะเป็นส่วนของ PHYSICAL เช่น ในคำสั่งถ้าจะเป็นดังนี้

LD A , (8000H)

ซึ่งดูจากคำสั่งนี้จะเป็นการทำการอ้างถึงตำแหน่ง 8000H (สมมุติในส่วน BANK AREA) แต่เรา SET PHYSICAL AREA ไว้ที่ 10000H นั่นก็หมายความว่าการทำคำสั่งข้างบนนี้ข้อมูลจะถูกกระทำที่ ADDRESS 10000H นั่นเอง

การคิด PHYSICAL ADDRESS

1) จะกระทำในส่วนของ BANK และ COMMON AREA 1 โดยผ่านทาง REGISTOR I/O CBR และ BBR คูณด้วย 1000H แล้วนำค่าที่ได้บวกกับ LOGICAL ADDRESS ของส่วนนั้นๆ (BANK หรือ COMMON AREA 1)

2) การกระทำทั้งหมดเกิดขึ้นภายใน CPU เอง ดังนั้นการอ้าง ADDRESS ในโปรแกรมก็ยังเห็น 64 K ตลอดตาม LOGICAL ที่กำหนดใน CBAR นั่นเอง

REGISTOR CONTROL

CBAR : COMMON/BANK AREA REGISTOR (I/O ADDRESS 3AH) ใช้กำหนดพื้นที่ของ LOGICAL ที่เป็น COMMON AREA 0 , BANK AREA และ COMMON AREA 1

BIT	7	6	5	4	3	2	1	0
	CA 3	CA 2	CA 1	CA 0	BA 3	BA 2	BA 1	BA 0

CA 3 - CA 0 เป็นตัวกำหนด ADDRESS เริ่มต้นของ COMMON AREA 1

BA 3 - BA 0 เป็นตัวกำหนดจุด ADDRESS สุดท้ายของพื้นที่ BANK AREA ที่ต่อจากจุดเริ่มต้นของ COMMON AREA 1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CBR : COMMON BASE REGISTOR (I/O ADDRESS 38H) เป็น REGISTOR I/O 8 BIT เพื่อใช้กำเนิด PHYSICAL COMMON AREA 1

BBR : BANK BASE REGISTOR (I/O ADDRESS 39H) ใช้กำเนิด PHYSICAL BANK AREA

ตัวอย่าง กำหนดให้ MONITOR ที่ 0000H-7FFFH และ RAM ใช้งานที่ 10000H โดยมีพื้นที่ STACK ที่ 18000H จากนั้นที่ต้องกำหนด MAP ใน LOGICAL โดยสมมุติให้ STACK มีเนื้อที่ 4 K นอกนั้นเป็น BANK จากนั้นมาหาค่าให้กับ BANK และ AREA 1 เช่น MAP LOGICAL กำหนดได้เป็นดังนี้ :-

หาค่าใส่ให้กับ BBR และ CBR STACK ที่ 18000 H (PHYSICAL) ที่ LOGICAL เป็น F000 H ดังนั้นค่าที่ให้กับ CBR เป็น

$$\begin{array}{r} 18000 \\ -\ F000 \\ \hline 09000 \end{array}$$

จากที่ทราบแล้วว่า ค่าใน CBR จะคูณด้วย 1000 H ดังนั้นในทางกลับกันเมื่อจะนำค่ามาให้กับ CBR ก็ต้องทำการหารค่าผลต่างนั้นด้วย 1000 H ก็จะได้ค่าใน CBR = 09 H ส่วน RAMUSER (BANK) ก็เช่นเดียวกัน

$$\begin{array}{r} 10000 \\ -\ 8000 \\ \hline 08000 \end{array}$$

ที่ BBR = 08 H

ดังนั้นการโปรแกรมจากโจทย์ตัวอย่างก็จะเป็น

CBAR = 0F8H , BBR = 08 H และ CBR = 09 H

เมื่อคำนวณกลับจะได้ CBAR นิบเบิ้ลต่ำ ADDRESS สุดท้ายของ BANK เป็น

8000 + (BBR = (8) X 1000 H) = 10000 H

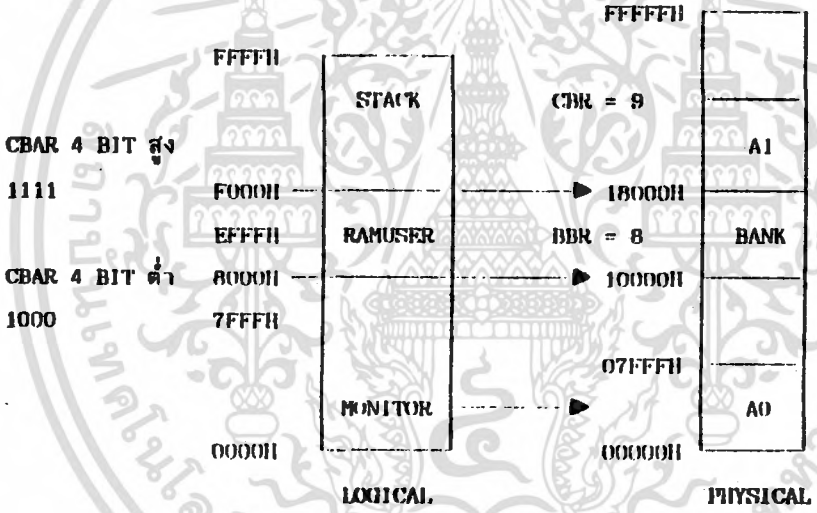
CBAR นิบเบิ้ลสูง ADDRESS เริ่มต้นของ AREA 1 เป็น

0F000 + (CBR = (9) X 1000 H) = 18000 H

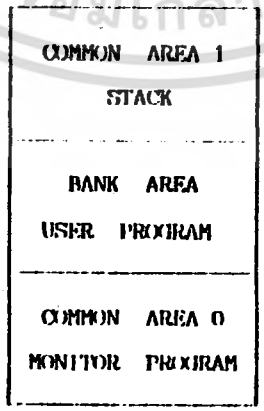
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การโปรแกรม

```
LD   A , 0F8H
OUTO (CBAR) , A
LD   A , 8
OUTO (BBR) , A
LD   A , 9
OUTO (CBR) , A
```

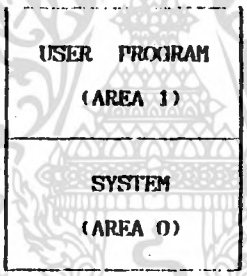


ดังนั้นเราอาจจะกล่าวได้ว่าใน LOGICAL ส่วนมากจะถูกจัดเป็น



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยให้ส่วนของ AREA 1 และ MONITOR คงที่ส่วนของ BANK ให้ย้ายไปที่ใดก็ได้ใน 1 MBYTE จะเป็นการขยายพื้นที่ของการใช้งานโดยใช้เนื้อที่ของ STACK เป็นการกระทำกับตัวแปรหรือ DATA ตั้งใน 64K ตั้งๆ เมื่อเรามอง LOGICAL 64K ออกเป็น PAGE ๆ ใน 1 MBYTE แต่ข้อเสียในการจัดแบบนี้จะทำให้ใช้ BANK AREA ได้ไม่เต็มที่ เช่น เราต้องการใช้ RAM ถึง 32K เต็ม เช่น ให้ ROM MONITOR อยู่ที่ 0000-7FFFH และ RAM เริ่มแต่ 8000-FFFFH ซึ่งจะเห็นว่า RAM ในส่วนนี้จะต้องเป็น STACK ด้วยเมื่อเราย้าย BANK ออกไปที่ PHYSICAL ตัวนี้จะไม่สามารถใช้ได้ถึง 32K เช่นมี RAM ที่ตำแหน่ง 18000-1FFFFH อีกเราจะใช้ได้แค่ 24K เพราะพอเราอ้างที่ 0F000 แทนที่ข้อมูลจะถูกกระทำที่ 1F000H ก็จะมากระทำที่ 0F000H แทนตามที่กำหนด AREA 1 ไว้ใน LOGICAL. เราจึงอาจแบ่ง MAP เป็นลักษณะกว้างๆดังนี้ :-



CBAR = 80 H

โดยกำหนดให้ AREA 1 เป็นส่วน USER PROGRAM ส่วน SYSTEM เป็นของ COMMON AREA 0 ดังนั้น เมื่อเราให้ AREA 1 เริ่มที่ 80000H ก็จะใช้ RAM ได้ถึง 32 K เต็ม ส่วน SYSTEM ก็คือ ของ AREA 0 ซึ่งเป็นส่วน MONITOR แต่ในส่วนนี้เราได้กำหนดไว้ถึง 32 K คือ จาก 7FFF ลงไปถึง 0000H ซึ่งใน SYSTEM เราอาจจะใส่ RAM ไว้ใน ADDRESS ช่วงนี้เพื่อเป็นเนื้อที่ของ STACK ก็จะทำให้เราใช้งานเนื้อที่ของการใช้งานได้เต็ม

<u>สรุป</u>

1) ระหว่าง RESET LOGICAL ใน CBAR จะถูกกำหนดด้วยค่า 0F0H
2) ใช้กำหนด MAP ADDRESS ของ LOGICAL ที่เก็บที่ CBAR (3AH)
3) BBR และ CBR จะเป็นตัวกำหนดตำแหน่งของข้อมูลในการใช้งานจริงในพื้นที่ 1 MBYTE (PHYSICAL ADDRESS)
4) การคิดค่า PHYSICAL ADDRESS คือ นำค่าใน BBR หรือ CBR คูณด้วย 1000H แล้วบวกด้วย LOGICAL ของพื้นที่นั้นๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ข้อสังเกต ในการจัดรูปแบบการ SET MAP ทั้ง 4 อย่าง ที่กล่าวในตอนต้น เช่น ตอน RESET CBAR = F0 จึงเป็นดังรูป :-

ถ้าระบบของเรามี MONITOR ที่ 0-7FFFH RAM ที่ 8000-FFFFH โดยมี STACK ที่ FE00H ถ้าไม่มีการเข้าไป CONTROL REGISTOR ของ MMU ทั้ง 3 ตัวนี้ระบบของเราก็ยังทำงานได้อยู่ แต่ถ้าเกิดเราไปโปรแกรมให้ BBR = 10 H ตอนนี้ระบบจะทำงานไม่ได้ทำไมถึงเป็นเช่นนั้น คำตอบก็คือ เราไม่ได้โปรแกรม LOGICAL ให้มี AREA 0 แต่ที่ตอนแรกใช้งานได้เพราะ BANK AREA ทับกับ COMAREA 0 อยู่ แต่เมื่อไปโปรแกรม BBR = 10 H แล้ว BANK AREA เลยกลายเป็น 10000H จึงทำให้ COMMON AREA 0 ไม่มีจึงทำให้ระบบทำงานไม่ได้

INTERRUPT

มีด้วยกัน 12 INTERRUPT แบ่งเป็น 4 INTERRUPT ภายนอก และ 8 INTERRUPT ภายใน โดยมีลำดับความสำคัญจากมากไปหาน้อย ดังนี้ TRAP (ภายใน) , (ภายนอก) NMI , $\overline{INT0}$, $\overline{INT1}$, $\overline{INT2}$, (ภายใน) TIMER 0 , TIMER 1 , DMA CHANEL 0 , DMA CHANEL 1 CLOCK SERIAL , ASCI CHANEL 0 และ ASCI CHANEL 1

REGISTOR และ FLAG ที่ใช้ควบคุมการ INTERRUPT

INTERRUPT VECTOR LOW (IL) , INTERRUPT VECTOR HIGH (I) , INTERRUPT TRAP CONTROL (ITC) และ FLAG IEF1 , IEF2 โดยที่ FLAG IEF1 จะใช้ในการ ENABLE INTERRUPT ภายในทั้งหมดยกเว้น TRAP

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

INTERRUPT VECTOR LOW REGISTOR (IL I/O ADDRESS 33H)

ใช้เก็บ VECTOR TABLE BYTE ต่ำ ของ INTERRUPT ภายนอก $\overline{INT1}$, $\overline{INT2}$ และ INTERRUPT ภายในทั้งหมดยกเว้น " TRAP " โดย 3 BIT สูงของ IL สามารถโปรแกรมได้ แต่ 5 BIT หลังจะถูก FIX ดังรูป :-

Interrupt Source	Priority	IL			Fixed Code				
		b_7	b_6	b_5	b_4	b_3	b_2	b_1	b_0
$\overline{INT_1}$	Highest	•	•	•	0	0	0	0	0
$\overline{INT_2}$		•	•	•	0	0	0	1	0
PRT channel 0		•	•	•	0	0	1	0	0
PRT channel 1		•	•	•	0	0	1	1	0
DMA channel 0		•	•	•	0	1	0	0	0
DMA channel 1		•	•	•	0	1	0	1	0
CSI/O		•	•	•	0	1	1	0	0
ASCI channel 0		•	•	•	0	1	1	1	0
ASCI channel 1	Lowest	•	•	•	1	0	0	0	0

* Programmable

ดังนั้นเวลา INTERRUPT ส่วนใหญ่จะเป็น MODE 2 คือทำค่าใน I และ IL หรือจากยุทโธปกรณ์ที่ทด INTERRUPT ในเวกเตอ INTO มาโปรแกรมกันเป็น ADDRESS ที่จะเก็บข้อมูลที่จะกระโดดไป เช่น I = 10 H และ IL = 40 H และใน ADDRESS 1040H มีข้อมูล 00H , 60H ตามลำดับ เมื่อเกิด INTERRUPT นั้น ก็จะกระโดดไปทำโปรแกรมที่ตำแหน่ง 6000H นั่นเอง

INT/TRAP CONTROL REGISTOR (ITC ADDRESS I/O 34H)

BIT	7	6	5	4	3	2	1	0
	TRAP	UFO				ITE2	ITE1	ITE0

ITE2 , 1 , 0 INTERRUPT ENABLE 2 , 1 , 0 ใช้ ENABLE และ DISABLE INTERRUPT ภายนอก ถ้าเป็น 0 จะ DISABLE แต่ BIT นี้จะไม่ทำให้เกิด INTERRUPT ขึ้นทันทีจนกว่าจะทำคำสั่ง EI ดังนั้น $\overline{INT0}$ จะต่างกับ Z80 ตรงที่มีสัญญาณ แต่เมื่อเกิด RESET ITE0 จะถูก SET เป็น 1 โดยคัดโยมิติเพื่อให้ทันกับคำสั่ง EI หรือ DI ยกต่างเดียว เช่น Z80 แต่ ITE1 และ ITE2 จะเป็น 0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TRAP จะเป็น 1 เมื่อทำคำสั่งที่ไม่มีใน Z80180 TRAP สามารถ RESET ภายใต้โปรแกรมควบคุมได้ แต่ไม่สามารถเขียน 1 เข้าไปได้ระหว่าง RESET จะถูก CLEAR

UFO : UNDEFIND FETCH OBJECT เมื่อ TRAP เกิดขึ้น UFO จะให้ค่าของตำแหน่งที่ผิดในคำสั่งนั้นไว้ใน STACK เนื่องจาก TRAP อาจเกิดขึ้นจาก OPCODE 2 หรือ 3 BYTE UFO จะปรับค่า PC ให้ คือ ถ้าเป็นคำสั่ง OPCODE 2 BYTE UFO จะเป็น 0 และจะทำให้ PC ของคำสั่งผิดไปจากคำสั่งที่ไม่ใช่ของ Z80180 ถูกลดลง 1 แต่ถ้า UFO = 1 คำสั่งที่ผิดจะมี OPCODE 3 BYTE และ PC จะถูกลดลง 2 ตำแหน่ง และค่า PC นี้จะถูกเก็บไว้ใน STACK เช่น

2000 ED 99

2002 ← PC ชี้คำสั่งถัดไป

เมื่อ CPU RUN มาพบรหัสมูลที่ตำแหน่ง 2000 ก็จะเกิด INTERRUPT TRAP ขึ้น และรู้ด้วยว่าเป็นคำสั่ง 2 BYTE และ PC ที่ชี้คำสั่งถัดไปคือ ADDRESS 2002 แต่ FLAG UFO จะถูกทำให้เป็น 0 เพื่อปรับค่า PC ใหม่ด้วยการลดลง 1 เช่น ADDRESS 2001 ซึ่งก็คือตำแหน่งรหัสมูลที่ผิดนั่นเอง

TRAP INTERRUPT เป็นเหมือน NMI คือ ไม่สามารถหยุดได้เมื่อเกิดกระทำคำสั่งผิดขึ้นสิ่งเกิดตัวช่วยให้เกิดความผ่าเหล่าเกิดทางด้าน SOFTWARE และอาจใช้เพิ่มคำสั่งได้อีกด้วย BIT TRAP ใน ITC จะถูก SET เป็น 1 และ UFO จะ SET หรือไม่ SET ขึ้นอยู่กับว่าเป็นคำสั่ง 2 หรือ 3 BYTE และ FLAG UFO นี้ก็จะไปปรับ PC ให้ถูกต้อง และเก็บไว้ใน STACK แล้วกระโดดไป RUN ที่ ADDRESS 0000 H

DYNAMIC RAM REFRESH CONTROL

Z80180 ให้ ADDRESS A0-A7 สำหรับ DYNAMIC RAM และยังสามารถโปรแกรมเวลาในการ REFRESH โดยการโปรแกรมที่ RCR

REFRESH CONTROL REGISTOR (RCR ADDRESS I/O 36 H)

BIT	7	6	5	4	3	2	1	0
	REFE	REFW	-	-	-	-	CYC1	CYC0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

REFE : REFRESH ENABLE เมื่อเป็น 0 จะ DISABLE แต่ถ้าเป็น 1 จะให้สัญญาณ REFRESH ระหว่าง RESET จะเป็น 1

REFW : REFRESH WAIT เป็น 0 จะให้สัญญาณ REFRESH ทุกๆ 2 CLOCK ถ้าเป็น 1 จะเพิ่ม REFRESH WAIT เท่ากับ 1 ระหว่าง RESET จะเป็น 1

CYC1 , CYC0 : CYCLE INTERVAL ใช้กำหนดช่วงเวลาในการ REFRESH เช่นการมี DYNAMIC RAM จะต้อง REFRESH 128 ครั้ง ทุกๆ 2 ms (หรือ 256 ครั้ง ทุกๆ 4 ms) เพราะจะต้องสัญญาณ REFRESH แต่ละครั้งจะต้องไม่น้อยกว่าหรือเท่ากับ 15.625 us จากตาราง ค่าที่ขีดเส้นใต้เป็นค่าโปรแกรมที่เหมาะสมกับ CLOCK ที่ใช้ในระบบ

CYC1	CYC0	Insertion interval	Time interval			
			ϕ: 8 MHz	6 MHz	4 MHz	2.5 MHz
0	0	10 states	1.25 μs	1.66 μs	2.5 μs	4.0 μs
0	1	20 states	2.5 μs	3.3 μs	5.0 μs	8.0 μs
1	0	40 states	5.0 μs	6.6 μs	10.0 μs	16.0 μs
1	1	80 states	10.0 μs	13.3 μs	20.0 μs	32.0 μs

DMA CONTROLLER (DMAC)

มีด้วยกัน 2 CHANEL เพื่อเป็นการเพิ่มความเร็วในการ TRANFER ข้อมูล โดยการจะทำไม่ต้องผ่าน CPU โดยมีความสามารถดังนี้

MEMORY ADDRESS SPACE โดยสามารถกำหนดตำแหน่ง SOURCE และ DESTINATION ที่ใดก็ได้ใน 1024 K BYTE

I/O ADDRESS SPACE กำหนดที่ใดก็ได้ใน 64 K BYTE ทั้ง SOURCE และ DESTINATION

TRANSFER LENGTH ใช้เป็น COUNTER ในการ TRANSFER ได้เป็น BLOCK ๆละ 64 K BYTE

$\overline{DREQ}$ เป็นขา INPUT จะตรวจจับที่ระดับกรีดขอบของสัญญาณ

$\overline{TEND}$ เป็นขา OUTPUT เพื่อแจ้งกับอุปกรณ์ภายนอกว่าทำ DMA หมด BLOCK แล้ว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TRANSFER RATE การ TRANSFERแต่ละครั้งจะเกิดขึ้นๆ 6 CLOCK และ WAIT STATE สามารถเพิ่มเข้าไปใน DMA ได้ สำหรับ MEMORY หรือ I/O ที่ทำงานที่ เวลาระบบ SYSTEM CLOCK (Ø) = 6 MHz อัตราการ TRANSFER จะสูงถึง 1 M BYTE ใน 1 วินาที (ไม่มี WAIT STATE)

ความสามารถของแต่ละ CHANEL

CHANEL 0 สามารถ TRANSFER MEMORY ◄► MEMORY , MEMORY ◄► I/O , MEMORY ◄► MEMORY I/O MAP และสามารถให้ ADDRESS ในการ TRANSFER เพิ่ม , ลด หรือให้คงที่ได้ การ TRANSFER จะให้เป็นแบบ CYCLE STEAL (ขโมยเวลาเป็นช่วง) คือ เมื่อ TRANSFER ครบ 1 หรือ 2 BYTE ก็จะคืน BUS ให้ UP จนอุปกรณ์พร้อมก็จะ TRANSFER ข้อมูลต่อ ทำเช่นนี้สลับกันไปจนหมด BLOCK ใช้สำหรับอุปกรณ์ที่ทำงานช้า และ BURST (TRANSFER แบบต่อเนื่อง) คือ ทำจนจบ BLOCK จึงจะคืน BUS ให้ UP

CHANEL 1 จะใช้กับ MEMORY ◄► I/O โดย MEMORY ADDRESS เพิ่มหรือลดได้

DMAC REGISTOR

CHANEL 0 มี SAR0 (I/O ADDRESS 20H-22H) เป็นตัวกำหนด SOURCE ADDRESS ได้ถึง 1 M BYTE หรือ 64 K BYTE สำหรับ I/O

DAR0 (I/O ADDRESS 23H-25H) ใช้กำหนด DESTINATION เช่นเดียวกับ SAR0

BCR0 (I/O ADDRESS 26H-27H) ใช้กำหนด BYTE ในการ TRANSFER โดยสูงสุดได้ 64 K BYTE และเมื่อทำการ TRANSFER 1 BYTE REGISTOR ตัวนี้จะลดลง 1

CHANEL 1 มี MAR 1 (I/O ADDRESS 28H-2AH) ใช้กำหนด PHYSICAL ADDRESS ได้ถึง 1 M BYTE โดยการจะให้เป็น SOURCE หรือ DESTINATION ก็ได้

IAR1 (I/O ADDRESS 2BH-2CH) ใช้กำหนด ADDRESS ของ I/O โดยการจะให้เป็น SOURCE หรือ DESTINATION ก็ได้

BCR1 (I/O ADDRESS 2EH-2FH) เช่นเดียวกับ BCR0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

REGISTOR ที่เป็น COMMON

DMA STATUS REGISTOR (DSTAT I/O ADDRESS 30H) ประกอบด้วย

BIT	7	6	5	4	3	2	1	0
	DE1	DE0	$\overline{DWE1}$	$\overline{DWE0}$	DIE1	DIE0	-	DME
	R/W	R/W	W	W	R/W	R/W		R

DE1 : DMA ENABLE CHANEL 1 เมื่อ DE1 = 1 จะทำให้ DME = 1 DMA CHANEL 1 จะถูก ENABLE และเมื่อการ TRANSFER สิ้นสุดลง (BCR1 = 0) เมื่อนั้น DE1 จะถูก CLEAR เป็น 0 และถ้า DMA INTERRUPT ถูก ENABLE (DIE1 = 1) CPU จะถูก INTERRUPT ระหว่าง RESET DE1 จะถูก CLEAR

DE0 : DMA ENABLE CHANEL 0 มีการทำงานลักษณะเดียวกับ CHANEL 1

$\overline{DWE1}$: DE1 BIT WRITE ENABLE เมื่อมีการเขียนข้อมูลเข้าไปที่ DE1 ในขณะเดียวกันต้องเขียน $\overline{DWE1}$ ด้วย 0 และค่านี้จะไม่คงอยู่ตลอดไป และถ้าค่าจะเป็น 1 เสมอ

$\overline{DWE0}$: DE0 BIT WRITE ENABLE เช่นเดียวกับ $\overline{DWE1}$

DIE1 : DMA INTERRUPT ENABLE CHANEL 1 เมื่อ DIE1 ถูก SET เป็น 1 และเมื่อการทำ DMA สิ้นสุดลง (เมื่อ DE1 = 0) ก็จะเกิด INTERRUPT ขึ้น แต่ถ้า BIT นี้เป็น 0 จะเป็นการ DISABLE ระหว่าง RESET BIT นี้จะเป็น 0

DIE0 : DMA INTERRUPT ENABLE CHANEL 0 ลักษณะเช่นเดียวกับ DIE1

DME : DMA MAIN ENABLE เป็น BIT ที่ใช้บอกการ ENABLE DMA เมื่อ DE BIT (DE0 , DE1) ถูก SET เมื่อนั้น DME BIT จะถูก SET เป็น 1 ซึ่ง BIT นี้ใช้ร่วมกันทั้งสองช่อง

DMA MODE REGISTOR (DMOD ADDRESS I/O 31 H) ใช้กำหนด ADDRESS ในการ TRANSFER ของ CHANEL 0 ซึ่งประกอบด้วย

BIT	7	6	5	4	3	2	1	0
	-	-	DM1	DM0	SM1	SM0	MMOD	-

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดย BIT ของ DM1 , DM0 เป็นตัวกำหนดเงื่อนไข DESTINATION ส่วน SM1 , SM0 ใช้กำหนดเงื่อนไขของ SOURCE ในระหว่าง RESET 4 BIT นี้จะเป็น 0 การโปรแกรมสามารถจัดเป็นตารางได้ดังนี้ :-

DM1	DM0	SM1	SM0	TRANSFER MODE	ADDRESS INCRRMENT/DRCREMENT
0	0	0	0	MEMORY TO MEMORY	SARO+1 , DARO+1
0	0	0	1	MEMORY TO MEMORY	SARO-1 , DARO+1
0	0	1	0	MEMORY* TO MEMORY	SARO FIXED , DARO+1
0	0	1	1	I/O TO MEMORY	SARO FIXED , DARO+1
0	1	0	0	MEMORY TO MEMORY	SARO+1 , DARO-1
0	1	0	1	MEMORY TO MEMORY	SARO-1 , DARO-1
0	1	1	0	MEMORY* TO MEMORY	SARO FIXED , DARO-1
0	1	1	1	I/O TO MEMORY	SARO FIXED , DARO-1
1	0	0	0	MEMORY TO MEMORY*	SARO+1 , DARO FIXED
1	0	0	1	MEMORY TO MEMORY*	SARO-1 , DARO FIXED
1	0	1	0	RESERVED	
1	0	1	1	RESERVED	
1	1	0	0	MEMORY TO I/O	SARO+1 , DARO FIXED
1	1	0	1	MEMORY TO I/O	SARO-1 , DARO FIXED
1	1	1	0	RESERVED	
1	1	1	1	RESERVED	

* : INCLUDES MEMORY MAPTED I/O

MMOD : MEMORY MODE CHANEL 0 เมื่อ CHANEL 0 ถูกกำหนดการทำงานเป็น MEMORY ↔ MEMORY ขา INPUT ภายนอก $\overline{DREQ0}$ จะไม่ถูกใช้ แต่จะถูกแทนด้วยการ TRANSFER อัตโนมัติ 2 แบบด้วยกัน คือ BURST MODE (MMOD = 1) คือ DMAC จะทำการ TRANSFER ข้อมูลอย่างต่อเนื่องจนจบ BLOCK ที่กำหนด และ CYCLE STEAL MODE (MMOD = 0) คือ การ TRANSFER แบบไม่ตลอดเวลาของ CPU ซึ่งจะทำ DMA 1 BYTE สลับกับ CPU ทำ 1 CYCLE (1 MACHINE) ไปเรื่อยๆ จนกว่าจะจบ BLOCK

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำหรับ DMA กับ I/O ที่เป็น SOURCE หรือ DESTINATION ขา INPUT $\overline{DREQ0}$ จะถูกนำมาใช้ และ MMODE จะไม่มีความหมาย ระหว่าง RESET MMOD จะถูก CLEAR

DMA/WAIT CONTROL REGISTOR (DCNTL I/O ADDRESS 32 H) ประกอบด้วย

BIT	7	6	5	4	3	2	1	0
	MW11	MW10	IW11	IW10	DMS1	DMS0	DIM1	DIM0

MW11 , MW10 : MEMORY WAIT STATE INSERTION ใช้กำหนดจำนวน WAIT STATE ของ CPU หรือ DMAC ดูหัวข้อ WAIT STATE GENERATOR

IW11 , IW10 : I/O WAIT INSERTION กำหนด WAIT STATE I/O หรือ CPU ดูหัวข้อ WAIT STATE GENERATOR

DMS1 , DMS0 : DMA REQUEST SENSE ใช้กำหนดการวัดรูปของขา INPUT $\overline{DREQ0}$, $\overline{DREQ1}$ เมื่อเป็น 0 จะตรวจที่ LEVEL และถ้าเป็น 1 จะตรวจที่ EDGE ระหว่าง RESET 2 BIT นี้ จะเป็น 0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DIM1 , DIM0 : DMA CHANEL 1 I/O และ MEMORY MODE ใช้กำหนด SOURCE และ DESTINATION ของ CHANEL 1 เมื่อ RESET 2 BIT นี้จะเป็น 0 สามารถ SET ได้ดังตาราง

DIM1	DIM0	TRANSFER MODE	ADDRESS INCREMENT/DECREMENT
0	0	MEMORY → I/O	MAR1+1 , IAR1 FIXED
0	1	MEMORY → I/O	MAR1-1 , IAR1 FIXED
1	0	I/O → MEMORY	IAR1 FIX , MAR1+1
1	1	I/O → MEMORY	IAR1 FIX , MAR1-1

<u>การทำ DMA CHANEL 0 กับ ASCI</u>

ความสามารถพิเศษของ CHANEL 0 คือ ทำ DMA กับ ASCI ได้ทั้ง 2 CHANEL ในกรณีนี้ $\overline{\text{DREQ0}}$ จะไม่ถูกใช้ แต่จะใช้ STATUS BIT ของ ASCI จะเป็นตัวกำเนิด $\overline{\text{DREQ0}}$ ภายในขึ้น โดย BIT TDRE และ RDRF สำหรับการส่งและรับ โดยใช้กำหนด SOURCE และ DESTINATION ที่ SAR0 และ DAR0 ให้เป็น ADDRESS ของ I/O ของการส่งและรับ (ASCI ADDRESS 6H-9H) และ BIT A8-A15 ให้เป็น 0 และ BIT A17-A16 ต้องโปรแกรมดังตาราง :-

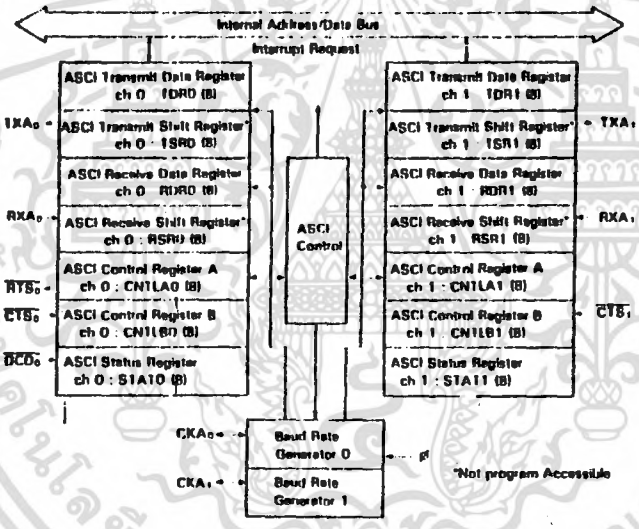
SAR18	SAR17	SAR16	DMA TRANSFER REQUEST
X	0	0	$\overline{\text{DREQ0}}$
X	0	1	RDRF (ASCI CHANEL 0)
X	1	0	RDRF (ASCI CHANEL 1)
X	1	1	RESERVED

DAR18	DAR17	DAR16	DMA TRANSFER REQUEST
X	0	0	$\overline{\text{DREQ0}}$
X	0	1	TDRE (ASCI CHANEL 0)
X	1	0	TDRE (ASCI CHANEL 1)
X	1	1	RESERVED

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากนั้นกำหนด MODE เป็น " ERROR SENSE " ส่วน ASCI ตอนเริ่มต้นต้องบูตกำหนดดังนี้ เวลารับต้อง " EMPTY " คือ RDRF = 0 ส่วนการส่งต้อง " FULL " คือ TDRE = 0 (คือ BYTE แรกจะบูตกระทำโดย ASCI) ส่วน BYTE ถัดไป DMAC จะเป็นตัวจัดการ และทำ DMA สามารถทำ INTERRUPT NMI ได้ด้วย

ASYNCHRONOUS SERIAL COMMUNICATION INTERFACE (ASCI)
มีด้วยกัน 2 CHANEL โดยมี BLOCK DIAGRAM ดังรูป :-



TSR 0 , 1 เป็น SHIFT REGISTOR ที่รับข้อมูลจาก TRANSMIT DATA REGISTOR (TDR) แล้วนำข้อมูลใน SHIFT ออกที่ขา TXA

TDR 0 , 1 (I/O ADDRESS 06H , 07H) เป็น REGISTOR ที่ใช้ส่ง DATA ออกไปที่ขา TXA โดยการนำข้อมูลใน TDR ส่งไปที่ TSR เมื่อ TSR ว่างลง และสามารถที่จะเขียนข้อมูลเข้าไปที่ TDR ได้อีกในขณะที่ TSR กำลัง SHIFT ข้อมูลออกไปที่ขา TXA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

RSR 0 , 1 เป็น REGISTOR ที่รับข้อมูลจาก RXA PIN เมื่อรับเต็ม BUFFER แล้ว ก็จะ SHIFT ไปที่ RDR ถ้า RSR ไม่ว่าง เมื่อมีการรับข้อมูล BYTE ต่อไปเข้าอีก จะเกิดข้อมูลทับซ้อนกันขึ้น จะทำให้เกิดการผิดพลาด และผลของการผิดพลาดก็จะแสดงที่ REGISTOR สถานะ REGISTOR นี้ไม่สามารถโปรแกรมได้

RDR 0 , 1 (I/O ADDRESS 08H , 09H) คือ REGISTOR ที่ใช้เก็บข้อมูลที่รับเข้ามาจาก RXA PIN และในขณะที่ RDR กำลังบรรจุข้อมูลที่รับเข้ามาจาก RSR ข้อมูล BYTE ถัดไปสามารถรับเข้ามาต่อได้

STAT 0 , 1 (I/O ADDRESS 04H , 05H) แต่ละ CHANEL จะมี REGISTOR ใช้สำหรับตรวจสอบการสื่อสารเกี่ยวกับการผิดพลาด และสถานะสัญญาณ CONTROL MODEM การ ENABLE และ DISABLE ASCI ดังรูป :-

BIT	7	6	5	4	3	2	1	0
STAT 0	RDRF	OVRN	PE	FE	RIE	DCD0	TDRE	TIE

BIT	7	6	5	4	3	2	1	0
STAT 1	RDRF	OVRN	PE	FE	RIE	CTSIE	TDRE	TIE

RDRF : RECEIVE DATA REGISTOR FULL จะถูก SET เป็น 1 เมื่อข้อมูลที่รับเข้ามาถูกส่งเข้ามาที่ RDR เรียบร้อยแล้ว (ครบ BYTE) แต่ถ้าการรับเกิด ERROR ขึ้น RDRF ก็จะถูก SET ด้วย และข้อมูลที่ผิดนั้นก็จะถูกส่งมาที่ RDR และคงอยู่ ดังนั้นจะต้องทำการ CLEAR FLAG ERROR RDRF จะถูก CLEAR เป็น 0 เมื่ออ่าน RDR , DCD0 เป็น HIGH สำหรับ CHANEL 0 , IOSTOP และการ RESET

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

OVRN : OVERUN ERROR จะเป็น 1 เมื่อ RDR เต็มและ RSR เต็ม แล้วยังมีการรับข้อมูลเข้ามาอีกจะถูก CLEAR ได้ เมื่อ EFR BIT ใน CNTLA เป็น 0 , DCDO เป็น HIGH IOSTOP และ RESET

PE : PARITY ERROR เป็น 1 เมื่อข้อมูลที่รับเข้ามา PARITY ผิด และ CLEAR ได้เช่นเดียวกับ OVERUN

FE : FRAMING ERROR เมื่อข้อมูลที่รับเข้ามารูปแบบผิดไปจากที่กำหนด BIT FE จะถูก SET เป็น 1 และการ CLEAR เช่นเดียวกับ OVERUN

RIE : RECEIVE INTERRUPT ENABLE เมื่อเป็น 1 จะอนุญาตให้ ASCI ทำการขอ INTERRUPT ได้ เมื่อ RDRF , OVRN , PE หรือ FE ถูก SET เป็น 1 ด้วย เมื่อนั้น ASCI ก็จะให้สัญญาณ INTERRUPT สำหรับ ASCI CHANEL 0 INTERRUPT สามารถเกิดขึ้นโดยการเปลี่ยนแปลงที่ขารับสัญญาณ INPUT ภายนอกที่ขา DCDO จาก LOW เป็น HIGH และ RIE จะถูก CLEAR เป็น 0 ระหว่าง RESET

$\overline{\text{DCD0}}$: DATA CARRIER DETECT BIT นี้จะถูก SET เป็น 1 เมื่อขา INPUT $\overline{\text{DCD0}}$ เป็น HIGH และจะถูก CLEAR เป็น 0 จากการอ่าน STAT 0 ครั้งแรก จากนั้นขา INPUT $\overline{\text{DCD0}}$ จะถูกเปลี่ยนจาก HIGH เป็น LOW และระหว่าง RESET เมื่อ $\overline{\text{DCD0}}$ เป็น 1 ส่วนของภาครับจะไม่ทำงาน

CTSIE : CHANEL 1 $\overline{\text{CTS}}$ ENABLE ที่ CHANEL 1 มีขา INPUT $\overline{\text{CTS1}}$ ภายนอก ซึ่ง MULTIPLEX กับ RXS เมื่อ SET BIT นี้เป็น 1 จะถูกเลือกเป็นขา $\overline{\text{CTS1}}$

TDRE : TRANSMIT DATA REGISTOR EMPTY เป็นตัวบอกว่าข้อมูลพร้อมที่จะส่งได้หรือไม่ ถ้าเป็น 1 คือ พร้อมที่จะส่งข้อมูลแล้วให้เขียนข้อมูลเข้าไปที่ TDR ได้ และเมื่อมีการเขียนข้อมูลเข้าไปที่ TDR ก็จะทำให้ TDRE เป็น 0 และข้อมูลใน TDR ก็จะถูกส่งให้ TSR จน TDR ว่างลง TDRE ก็จะกลับเป็น 1 อีกครั้ง

TIE : TRANSMIT INTERRUPT ENABLE เมื่อเป็น 1 จะอนุญาตให้ ASCI ใช้การส่งแบบ INTERRUPT ได้ โดยที่ TDRE ต้องเป็น 1 ด้วย TIE จะถูก CLEAR เป็น 0 ระหว่าง RESET

CNTLA 0 , 1 (I/O ADDRESS 000-001) เป็น REGISTOR ที่ควบคุมการทำงานประกอบด้วย

BIT	7	6	5	4	3	2	1	0
CNTLA 0	MPE	RE	TE	CTSO	MPBR/ EFR	MOD2	MOD1	MODE0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

BIT	7	6	5	4	3	2	1	0
CNTLA 1	MPE	RE	TE	CKA1D	MPBR/ EFR	MOD2	MOD1	MOD0

MPE : MULTIPROCESSOR MODE ENABLE ใช้ ENABLE ในการสื่อสารแบบไมโครโปรเซสเซอร์ร่วมเจาะเมื่อมีการเลือก MODE การสื่อสารแล้ว (MP = 1 ใน CNTLB) ในการสื่อสารแบบนี้ FORMAT ของการสื่อสารจะมี BIT พิเศษเพิ่มเข้ามาเรียกว่า MPB BIT ซึ่ง BIT นี้จะถูกใช้ในการตรวจสอบหรือใช้งาน เมื่อ ENABLE MPE ให้เป็น 1 และถ้า MPB = 1 เมื่อถึงเวลารับของ MULTIPROCESSOR จะทำงาน คือ RDRF และ ERROR FLAG จะทำงาน แต่ถ้า MPB = 0 ASCI จะไม่สนใจข้อมูล BYTE นั้นๆ ถ้า MPE = 0 จะไม่สามารถทำการสื่อสารแบบไมโครโปรเซสเซอร์ร่วมได้ แม้จะ SET MP เป็น 1 แล้วก็ตาม

RE : RECEIVER ENABLE ถ้าเป็น 1 จะ ENABLE การรับของ ASCI แต่ถ้าเป็น 0 จะ DISABLE การรับ แต่ RDRF และ ERROR FLAG จะไม่ถูก RESET ตาม

TE : TRANSMIT ENABLE เป็น 1 จะ ENABLE การส่ง ถ้าเป็น 0 จะ DISABLE แต่ TDRE FLAG จะไม่ถูก RESET ตาม

$\overline{RTS0}$: REQUEST TO SEND CHANEL 0 เป็น BIT ที่ให้ผลเช่นเดียวกับขา OUTPUT $\overline{RTS0}$ คือ ถ้า BIT นี้เป็น 1 ขา OUTPUT $\overline{RTS0}$ ก็จะเป็น 1 ถ้า BIT นี้เป็น 0 ขา OUTPUT ก็เป็น 0 RTS0 BIT นี้ จะถูก SET เป็น 1 ระหว่าง RESET

CKA1D : CKA1 CLOCK DISABLE ซึ่งขา CKA1 จะ MULTIPLEX กับ $\overline{TEND0}$ เมื่อ BIT นี้เป็น 1 จะเลือกเป็นขา $\overline{TEND0}$ แต่ถ้าเป็น 0 ก็จะเป็นขา CLOCK ของ ASCI CHANEL 1 BIT นี้จะเป็น 0 ระหว่าง RESET

MPBR/EFR MULTIPROCESSOR BIT RECEIVE / ERROR FLAG เมื่อ BIT นี้ถูกอ่านจะให้ดู MPB BIT ในการมีหลายไมโครโปรเซสเซอร์ที่จะทำการติดต่อกันแล้ว และจะ DISABLE ไมโครโปรเซสเซอร์ตัวอื่นๆที่ไม่ต้องการส่ง MPB BIT ให้เป็น 0 เมื่ออ่านจะได้รู้ว่า MPB เป็น 0 จริง แต่ถ้าเขียน 0 ให้ BIT นี้จะเป็นการ RESET ERROR FLAG ในการรับ

MOD 2 , 1 , 0 : ASCI DATA FORMAT MODE 2 , 1 ,0 ได้

MOD 2 = 0 7 BIT , 1 = 8 BIT MOD1 = 0 NOPARITY ,
1 = PARITY ENABLE

MOD 0 = 0 1 STOP BIT , 1 = 2 STOP BIT สรุปได้ดังตาราง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MOD 2	MOD 1	MOD 0	DATA FORMAT
0	0	0	START + 7 BIT DATA + 1 STOP
0	0	1	START + 7 BIT DATA + 2 STOP
0	1	0	START + 7 BIT DATA + PARITY + 1 STOP
0	1	1	START + 7 BIT DATA + PARITY + 2 STOP
1	0	0	START + 8 BIT DATA + 1 STOP
1	0	1	START + 8 BIT DATA + 2 STOP
1	1	0	START + 8 BIT DATA + PARITY + 1 STOP
1	1	1	START + 8 BIT DATA + PARITY + 2 STOP

ASCI CONTROL REGISTOR B 0 , 1 (CNTLB 0 , 1 I/O ADDRESS 02H , 03H) ประกอบด้วย

BIT	7	6	5	4	3	2	1	0
	MPBT	MP	CTS/PS	PEO	DR	SS2	SS1	SS0

MPBT : MULTIPROCESSOR BIT TRANSMIT ใช้ส่ง MPB BIT โดยถ้า MPBT = 1 เมื่อนั้น MPB BIT = 1 และ MPBT = 0 MPB ก็ = 0 ด้วย ระหว่าง RESET ไม่สามารถกำหนดได้

MP : MULTIPROCESSOR MODE ถ้าเป็น 1 จะเป็นการ SET การติดต่อแบบไมโครโปรเซสเซอร์ร่วม โดยใช้ FORMAT ของ MOD 2 กับ MOD 0 โดยยกเว้น MOD 1 ดังนี้

START BIT + 7 หรือ 8 DATA BIT + MPB BIT +1 หรือ 2 STOP BIT ระหว่าง RESET MP จะเป็น 0

$\overline{\text{CTS}}$/PS : CLEAR TO SEND / PRESCALE เมื่อทำ BIT นี้จะใช้แสดงสภาพะของขา INPUT $\overline{\text{CTS}}$ ภายนอก ถ้าขา $\overline{\text{CTS}}$ เป็น HIGH ภาคส่งของ ASCI จะไม่ทำงาน แต่ถ้าเขียนเข้าไปที่ BIT นี้จะเป็นการกำหนด BAUD RATE BIT นี้เป็น 0 ระหว่าง RESET

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PRO : PARITY EVEN ODD BIT นี้จะไม่มีผลต่อการ ENABLE หรือ DISABLE ของ PARITY (MOD 1 ใน CNTLA) แต่จะใช้เลือกว่าเมื่อมีการ ENABLE PARITY ใน MOD 1 จะให้ PARITY คู่หรือคี่ ถ้า PRO = 0 คือ คู่ แต่ถ้า = 1 คือ คี่

DR : DIVIDE RATIO ใช้กำหนด BAND RATE BIT นี้จะเป็น 0 ระหว่าง RESET

SS2 , 1 , 0 : SOURCE / SPEED SELECT 2 , 1 , 0 ใช้กำหนด CLOCK ว่าจะให้เป็นภายในหรือภายนอก (โดยภายนอก คือ ขา CLOCK CKA) และเป็นตัวกำหนด BAUD RATE ด้วย ระหว่าง RESET ทั้ง 3 BIT นี้จะเป็น 1 คือ เป็นการใช้ CLOCK จากภายนอกทั้งสิ้นจากที่กล่าวมาในการกำหนด BAUD RATE จึงมีด้วยกันหลายตัวสามารถสรุปเป็นตารางดังนี้ :-

Prescaler		Sampling Rate		Baud Rate				General Divide Ratio	Baud Rate Example (BPS)			CKA	
PS	Divide Ratio	DR	Rate	SS2	SS1	SS0	Divide Ratio		ϕ = 6.144 MHz	ϕ = 4.608 MHz	ϕ = 3.072 MHz	I/O	Clock Frequency
0	ϕ ÷ 10	0	16	0	0	0	÷ 1	ϕ ÷ 160	38400		19200		ϕ ÷ 10
				0	0	1	2	320	19200		9600		20
				0	1	0	4	640	9600		4800		40
				0	1	1	8	1280	4800		2400	0	80
				1	0	0	16	2560	2400		1200		160
				1	0	1	32	5120	1200		600		320
				1	1	0	64	10240	600		300		640
				1	1	1	–	fc ÷ 16	–	–	–	1	fc
		1	64	0	0	0	÷ 1	ϕ ÷ 640	9600		4800		ϕ ÷ 10
				0	0	1	2	1280	4800		2400		20
				0	1	0	4	2560	2400		1200		40
				0	1	1	8	5120	1200		600	0	80
				1	0	0	16	10240	600		300		160
				1	0	1	32	20480	300		150		320
				1	1	0	64	40960	150		75		640
				1	1	1	–	fc ÷ 64	–	–	–	1	fc
1	ϕ ÷ 30	0	16	0	0	0	÷ 1	ϕ ÷ 480		9600			ϕ ÷ 30
				0	0	1	2	960		4800			60
				0	1	0	4	1920		2400			120
				0	1	1	8	3840		1200		0	240
				1	0	0	16	7680		600			480
				1	0	1	32	15360		300			960
				1	1	0	64	30720		150			1920
				1	1	1	–	fc ÷ 16	–	–	–	1	fc
		1	64	0	0	0	÷ 1	ϕ ÷ 1920		2400			ϕ ÷ 30
				0	0	1	2	3840		1200			60
				0	1	0	4	7680		600			120
				0	1	1	8	15360		300		0	240
				1	0	0	16	30720		150			480
				1	0	1	32	61440		75			960
				1	1	0	64	122880		375			1920
				1	1	1	–	fc ÷ 64	–	–	–	1	fc

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CLOCK SERIAL I/O PORT (CSI/O)

มี 1 CHANEL ซึ่งเป็น SYNCHRONOUS SERIAL I/O PORT โดยใช้ได้เฉพาะเป็น HALF-DUPLEX เท่านั้น และ DATA ถูกกำหนดเป็น 8 BIT โดย CLOCK ที่ใช้ในการซิงค์เลือกได้ว่าจะใช้จาก SYSTEM CLOCK หรือ CLOCK ภายนอกที่ขา (CKS) ก็ได้ ซึ่ง CSI/O ประกอบไปด้วย 2 REGISTOR คือ :-

CSI/O TRANSMIT / RECEIVE DATA REGISTOR (TRDR I/O ADDRESS 09H)
ใช้ในการส่งและรับข้อมูล โดยจะแยกต่างเป็น HALF-DUPLEX (คือ การส่งและรับจะเกิดพร้อมกันไม่ได้)

CSI/O CONTROL / STATUS REGISTOR (CNTR I/O ADDRESS 0AH)
เป็นตัวแสดงสถานะและ CONTROL CSI/O ประกอบด้วย

BIT	7	6	5	4	3	2	1	0
	EF	EIE	RE	TE	-	SS2	SS1	SS0

EF : END FLAG เป็น 1 เมื่อ CSI/O รับหรือส่งข้อมูลครบ 8 BIT แล้ว ซึ่งถ้า EIE ถูก SET เป็น 1 ไว้ ก็จะทำให้ CSI/O ขอ INTERRUPT ได้ ระหว่าง RESET BIT นี้จะเป็น 0 และใน IOSTOP MODE ด้วย

EIE : END INTERRUPT ENABLE เมื่อเป็น 1 จะเป็นการ ENABLE INTERRUPT และจะ INTERRUPT เมื่อ EF = 1 ด้วย ระหว่าง RESET EIE = 0

RE : RECEIVE ENABLE ภาครับจะทำงานเมื่อ RE = 1 โดยข้อมูลจากขา RXS จะถูก SHIFT เข้ามาที่ TRDR โดยข้อมูลที่เข้าทาง RXS จะซิงค์กับสัญญาณ CLOCK ซึ่งจะเป็นภายในหรือภายนอก โดยการเลือก ถ้าเป็นภายในสัญญาณ CLOCK ที่ทำการหารแล้วก็จะออกที่ขา CKS ด้วย หรือถ้าเป็นภายนอก ขา CKS ก็จะเป็นตัวรับสัญญาณ CLOCK เพื่อใช้ซิงค์กันเอง หลังจากที่ CSI/O รับข้อมูลครบ 8 BIT แล้ว ก็จะ CLEAR RE โดยอัตโนมัติ และ EF จะถูก SET เป็น 1 ถ้าเกิด SET EIE ไว้ก็จะเกิด INTERRUPT ขึ้นได้ และ RE กับ TE จะต้องไม่เป็น 1 พร้อมกัน

TE : TRANSMIT ENABLE ลักษณะการทำงานเช่นเดียวกับ RE แต่ TE นี้จะใช้ในการส่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SS2 , 1 , 0 : SPEED SELECT 2 , 1 , 0 ใช้เลือก CLOCK ในการรับส่งดังรูปะ-

SS2	SS1	SS0	DIVIDE RATIO	BAUD RATE
0	0	0	- 20	(200000)
0	0	1	- 40	(100000)
0	1	0	- 80	(50000)
0	1	1	- 160	(25000)
1	0	0	- 320	(12500)
1	0	1	- 640	(6250)
1	1	0	- 1280	(3125)
1	1	1	EXTERNAL CLOCK INPUT (LESS THAN -20)	

( ) BAUD RATE ที่แสดง ที่ 0 = 4 MHz

หลังจาก RESET CKS PIN จะถูกเลือกเป็นขา INPUT เพราะ BIT SS2 , 1 , 0 เป็น 1

...PROGRAMMABLE RELOAD TIMER (PRT)

มีด้วยกัน 2 CHANEL เป็น 16 BIT PROGRAMMABLE RELOAD TIMER และสำหรับ CHANEL 1 มีขา OUTPUT สามารถให้สัญญาณได้ทั้ง 2 CHANEL ประกอบด้วย :-

TIMER DATA REGISTOR (TMDR : I/O ADDRESS - C10 ; 0DH , 0CH , C11 ; 15H , 14H)

เป็น REGISTOR 16 BIT ใช้กำหนด TIMER โดย ADDRESS I/O สูงเก็บค่า TIMER ต่ำสูงระหว่าง RESET TMDR0 และ TMDR1 จะเป็น OFFFFH โดย TMDR จะนับลง 1 ครั้งทุกๆ 20 CLOCK SYSTEM เมื่อ TMDR นับลงเป็น 0 ค่าใน RELOAD จะถูก LOAD มาให้ TMDR โดยอัตโนมัติ การอ่านค่าใน TMDR อ่านได้เลยโดยไม่ต้องหยุด PRT แต่ถ้าเป็นการเขียนต้องหยุด PRT ก่อน

TIMER RELOAD REGISTOR (RLDR : I/O ADDRESS - C10 ; 0F1 , 0E1 , C11 ; 17H , 16H)

ใช้ LOAD ค่าที่อยู่ใน RLDR ไปให้ TMDR เมื่อ TMDR ลดลงเป็น 0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TIMER CONTROL REGISTOR (TCR : I/O ADDRESS 10H) เป็น REGISTOR ใช้แสดงสถานะและ CONTROL ดังนี้ :-

BIT	7	6	5	4	3	2	1	0
	TIF 1	TIF 0	TIE 1	TIE 0	TOC 1	TOC 0	TDE 1	TDE 0

TIF 1 : TIMER INTERRUPT FLAG 1 เมื่อ TMDR 1 ลดลงเป็น 0 TIF จะถูก SET เป็น 1 และถ้า TIE 1 = 1 ก็จะทำให้เกิด INTERRUPT ขึ้นได้ TIF จะถูก CLEAR เป็น 0 ก็ต่อเมื่อทำการอ่านค่าใน TCR กับอ่านค่าใน BYTE HIGH หรือ LOW ของ TMDR 1 ระหว่าง RESET TIF = 0

TIF 0 : TIMER INTERRUPT FLAG หลักการเช่นเดียวกับ TIF 1

TIF 1 , 0 : TIMER INTERRUPT ENABLE 0 , 1 เมื่อ SET เป็น 1 จะอนุญาตให้ INTERRUPT ได้ ระหว่าง RESET 2 BIT นี้จะเป็น 0

TOC 1 , 0 : TIMER OUTPUT CONTROL 2 BIT นี้ใช้ควบคุมขา OUTPUT ของ PRT 1 โดยถ้าทั้ง 2 BIT นี้เป็น 0 จะเป็นการใช้งาน A18 นอกนั้นจะเป็นการกำหนดให้ TOUT เป็น HIGH , LOW หรือ TOGGLE ดังตาราง ระหว่าง RESET 2 BIT นี้จะเป็น 0

TOC 1	TOC 0	OUTPUT
0	0	ADDRESS A18
0	1	TOGGLE
1	0	0
1	1	1

TDE 1 , 0 : TIMER DOWN COUNT ENABLE เมื่อ SET เป็น 1 ก็คือให้เริ่มทำการลบ TMDR ได้ แต่ถ้าเป็น 0 การนับจะหยุดทำงาน ระหว่าง RESET BIT ทั้งคู่นี้จะเป็น 0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การคำนวณเวลาเราทราบแล้วว่า TIMER จะนับลงทุกๆ 20 CLOCK ดังนั้นถ้า X'TAL ที่ใช้งานคือ 12 MHz ความถี่ที่ RUN ใน BOARD = 6 MHz หาค่า TIMER คือ

$$T = 1/F = 0.1666 \text{ US ต่อ } 1 \text{ CLOCK}$$

$$\therefore 20 \text{ CLOCK} = 0.1666 \times 20 = 3.333 \text{ US}$$

นั่นก็คือ TIMER นับลง 1 ครั้ง ทุกๆ 3.333 US ที่ X'TAL 12 MHz เช่นให้ TMDR มีค่า = 1 และ SET FLAG INTERRUPT ไว้ ก็จะทำให้ PRT เกิดการ INTERRUPT ทุกๆ 6.666 US เพราะการนับลงจะนับจากตัวเองลงก่อนคือ 1 แล้วก็ 0 จึงเท่ากับ 2 ครั้งนั่นเอง และถ้าให้กำเนิดสัญญาณสแควที่ TOUT ก็จะทำให้เกิดการ TOGGLE กันทุกๆจำนวนที่ให้นับ เช่น จากตัวอย่างข้างบนก็จะเป็น HIGH 6.666 US และ LOW 6.666 US ดังนั้น 1 ลูก สัญญาณจะประมาณ 13 US หรือความถี่จะต่ำลงเท่าหนึ่งของค่าเวลาที่คิดจากจำนวนครั้งในการนับค่าก็ได้

SECONDARY BUS INTERFACE

E CLOCK OUTPUT TIMING เป็นสัญญาณ BUS ที่ 2 เพื่อใช้เชื่อมต่อ INTERFACE เป็นไปได้ง่ายกับอุปกรณ์ PERIPHERAL ในตระกูลต่างๆ เช่น 68XX และ 80XX และเป็นสัญญาณที่ทำให้ระบบเกิดความน่าเชื่อถือในการใช้งาน เพราะจะติดต่อกับอุปกรณ์ก็ต่อเมื่อมีสัญญาณที่ขานี้ จากรูปสามารถที่ $\overline{MREQ}$ หรือ $\overline{IORQ}$ จะเกิดขึ้นช่วงที่ T STATE แรกซึ่งยังไม่ใช่ช่วงของ DATA ที่อ่านหรือเขียน จึงทำให้อาจเกิดข้อมูลผิดพลาดกับอุปกรณ์เพราะขนดก แต่สัญญาณจะให้สัญญาณ ACTIVE HIGH เมื่อมีการจ่ายหรือรับ DATA เท่านั้น

FREE RUNNIG COUNTER (18H)

เป็น REGISTOR I/O ที่ใช้อ่านได้อย่างเดียวใช้สำหรับการ REFRESH DYNAMIC RAM ซึ่งเป็น COUNTER นับลง 8 BIT (A0-A7) แบบอิสระโดยจะนับลง 1 ครั้งทุกๆ 10 CLOCK และถ้าเกิดมีการเขียนข้อมูลไปที่ REGISTOR นี้ จะทำให้ช่วงเวลาของการ REFRESH DYNAMIC RAM , BAUD RATE ของ ASCI และ CSI/O ไม่แน่นอน (คือ จะไม่ถูกรับประกันว่าตรงตามที่กำหนดในคู่มือ)

ถึงแม้อยู่ใน IO STOP MODE ก็ตาม FREERUNNIG COUNTER นี้ก็ยังนับอยู่อย่างต่อเนื่องซึ่งในขณะ RESET จะมีค่าเป็น OFFH

คำสั่งเพิ่มเติม 12 คำสั่ง

SLP เมื่อใช้คำสั่งนี้ CPU จะหยุดทำงานบางอย่างทำให้ใช้กำลังงานต่ำ

MLT MULTPLY ใช้สำหรับคูณเลข 8 BIT 2 จำนวน โดยผลลัพธ์จะเป็น 16 BIT โดย REGISTOR ที่ใช้ในการคูณอาจจะเป็น BC , DE , HL หรือ SP โดยผลลัพธ์จะได้ที่ REGISTOR คู่นั้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

OTIM , OTIMR , OTDM , OTDMR - BLOCK I/O

เป็นคำสั่ง OUT PORT เป็น BLOCK ของ PORT ADDRESS ต่ำ A0-A7 เท่านั้น คือ จะทำการ OUT ข้อมูลเป็น BLOCK โดยที่ PORT เพิ่มหรือลดตามจำนวนข้อมูล โดยใช้ HL เป็นตัวชี้ข้อมูลที่จะ OUT ออกไป และ C เป็น NUMBER PORT ในคำสั่ง OTIM และ OTDM ก็คือจะเพิ่มค่า HL ที่ชี้อันเป็นหนึ่งหรือลดลง 1 ตามด้วย PORT เพิ่มขึ้นหรือลดลงด้วยและค่า B จะลดลง 1 ซึ่ง B จะเป็น COUNTER ในการส่ง DATA ส่วน OTIMR และ OTDMR จะมีลักษณะเช่นเดียวกับ OTIM และ OTDM เพียงแต่จะทำการส่งข้อมูลเพิ่มขึ้นหรือลดลง และ PORT NUMBER เพิ่มขึ้นหรือลดลงตามค่า B จนกระทั่ง B = 0

TSTIO n ใช้สำหรับ TEST I/O PORT คือ จะทำการอ่านค่า PORT ที่กำหนดโดย REGISTOR C เข้ามาแล้วทำการ AND กับ DATA 8 BIT ที่ต้องการ โดยที่ค่าข้อมูลที่ IN เข้ามานั้นไม่เปลี่ยนแปลง แต่จะให้ผลที่ FLAG และ PORT ที่ IN เข้ามาจะเป็นแบบ ADDRESS ต่ำ A0-A7 เท่านั้นสามารถเปรียบเทียบเป็นโปรแกรมได้ดังนี้ :-

```
XOR   A                          LD   C , NUMBER PORT
IN    A , (PORT)                 TSTIO  70H
LD    B , A                      JP   Z , OK
LD    A , 70H
AND   B
JP    Z , OK
```

TST g - TEST REGISTOR โดยค่าที่กำหนดใน REGISTOR จะ AND กับ ACCUMULATOR ซึ่งจะทำให้มีผลต่อ FLAG ตามคำสั่ง AND แต่ค่าใน ACCUMULATOR และ REGISTOR ไม่เปลี่ยนแปลง เช่น ตัวอย่าง :-

```
LD    A , 7                      LD   A , 7
LD    C , A                      TST  B
AND   B                          JR   Z , OK
LD    A , C
JR    Z , OK
```

TST n - TEST IMMEDIATE เช่นเดียวกับ REGISTOR เพียงแต่ข้อมูลเป็น DATA โดยตรงที่ AND กับ ACCUMULATOR

TST (HL) - TEST MEMORY คือ จะนำค่าใน MEMORY ที่ถูกชี้โดย HL AND กับ ACCUMULATOR โดยค่าทั้ง 2 ไม่เปลี่ยนแปลงแต่ให้ผลการกระทำที่ FLAG

IN0 g (n) - INPUT , IMMEDIATE I/O IN ค่าจาก PORT 8 BIT (A0-A7) มายัง REGISTOR ใดๆก็ได้ A , BC , DE , HL

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

OUTO (m) , g - OUTPUT , IMMEDIATE I/O OUT ค่าจาก REGISTOR ใดๆไปยัง PORT 8 BIT (A0-A7) REGISTOR ที่มี A , BC , DE , HL

CODE คำสั่งใหม่

MNEMONIC	OPCODE
MLT BC	ED 4C
MLT DE	ED 5C
MLT HL	ED 6C
MLT SP	ED 7C
INO A,(n)	ED 38 n
INO B,(n)	ED 00 n
INO C,(n)	ED 08 n
INO D,(n)	ED 10 n
INO E,(n)	ED 18 n
INO H,(n)	ED 20 n
INO L,(n)	ED 28 n
OUTO (n),A	ED 39 n
OUTO (n),B	ED 01 n
OUTO (n),C	ED 09 n
OUTO (n),D	ED 11 n
OUTO (n),E	ED 19 n
OUTO (n),H	ED 21 n
OUTO (n),L	ED 29 n
OTIM	ED 83
OTIMR	ED 93
OTDM	ED 8B
OTDMR	ED 9B
TSTIO n	ED 74 n
SLP	ED 76
TST A	ED 3C
TST B	ED 04
TST C	ED 0C
TST D	ED 14
TST E	ED 1C
TST H	ED 24
TST L	ED 2C
TST n	ED 64 n
TST (HL)	ED 34

n = DATA OR NUMBER PORT 8 BIT

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

extend instruction to condition

Mnemonic	Symbolic Operation	S	Z	H	P/V	N	C	No.of Byte	No.of M Machine	No.of T State
SLP	Sleep	-	-	-	-	-	-	2	2	8
MLT	ww(hi)←ww(hi)*ww(lo)	-	-	-	-	-	-	2	13	17
IND g,(m)	(00m)→gr g=110:only the flags will change. m→A0~A7 00→A8~A15	↑	↑	R	P	R	-	3	4	12
OUTO (m),g	gr→(00m) m→A0~A7 00→A8~A15	-	-	-	-	-	-	3	5	13
OTIM	(HL)→(00C) HL+1→HL C+1→C B-1→B C→A0~A7 00→A8~A15	↑	↑[5]	↑	F	↑[6]	↑	2	6	14
OTIMR	(HL)→(00C) HL+1→HL C+1→C B-1→B Repeat 0 until B=0 C→A0~A7 00→A8~A15	R	S	R	S	↑[6]	R	2	8	16 (if B=0) 14 (if B=0)
OTDM	(HL)→(00C) HL-1→HL C-1→C B-1→B C→A0~A7 00→A8~A15	↑	↑[5]	↑	P	↑[6]	↑	2	6	14
OTDMR	(HL)→(00C) HL-1→HL C-1→C B-1→B Repeat 0 until B=0 C→A0~A7 00→A8~A15	R	S	R	S	↑[6]	R	2	8	16 (if B=0) 14 (if B=0)
TSTIO m	(00C)=m C→A0~A7 00→A8~A15	↑	↑	S	P	R	R	3	4	12
TST g	Ar=gr	↑	↑	S	P	R	R	2	3	7
TST (HL)	Ar=(HL)	↑	↑	S	P	R	R	2	4	10
TST m	Ar=m	↑	↑	S	P	R	R	3	3	9

g = reg ABCDEHL

ww = BC,DE,HL,SP

m = data 8 bit

flag

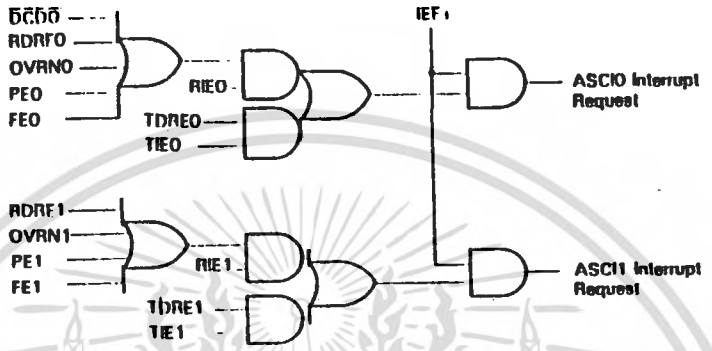
- \- : not effect
- ↑ : effect
- S : set to 1
- R : reset to 0
- P : parity

[5] ↑ Z=1:B-1=0, Z=0:B-1=0

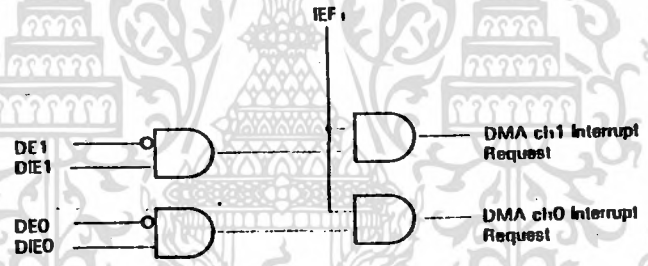
[6] ↑ N=1:MSB of data-1, N=0:MSB of data=0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

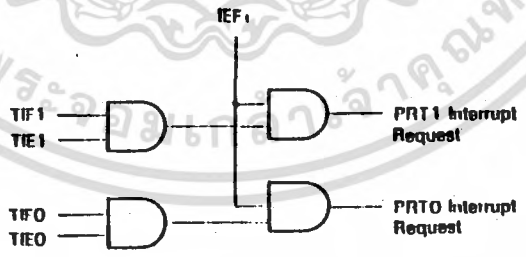
interrupt request circuit is shown



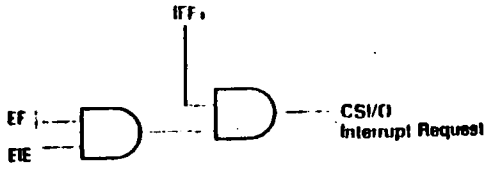
ASCI Interrupt Request Circuit Diagram



DMAC Interrupt Request Circuit Diagram

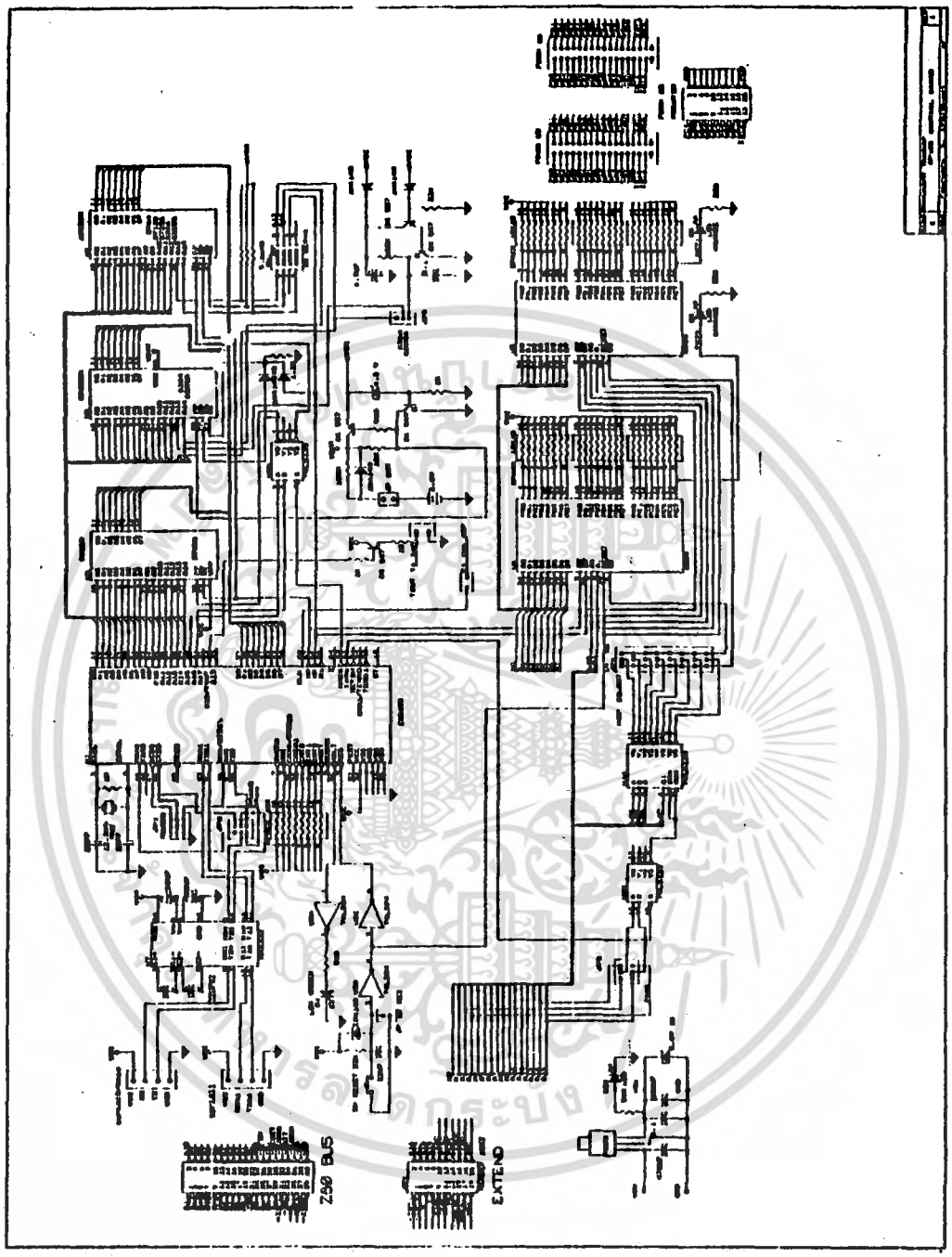


PRT Interrupt Request Circuit Diagram



CSI/O Interrupt Circuit Diagram

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า กรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้


Z80 BUS
EXTEND

```
000002 0000                    ;**********************
000003 0000                    ;DEMO SOFT-WARE Z80180 *
000004 0000                    ;**********************
000005 0000                    ;
000006 0000                    ; ROM monitor program 00000 07FFFH
000007 0000                    ; RAM for use 18000,1EFFFH
000008 0000                    ; RAM stack for user&nyniem 1F000 1FFFFH
000009 0000
000010 0000                    ; example flash LED at 8255 port 0C082H
000011 0000                    ; and  receive  the key board OF (serial port IBM PC)
000012 0000                    ; to Z80180 ASCI chanel 1 interrupt and send charecter
000013 0000                    ; from keyboard to display (ehco).
000014 0000
000015 0000                    ; timer reload chanel 0 interrup every 100 us for flash LED
000016 0000
000017 0000                    ;       main program is sleep mode
000018 0000                    ;
000019 0000
000020 0000                            .ORG 0
000021 0000                    ;
000022 0000                    ;*** REGTER I/O Z80180 ***
000023 0000                    ;
000024 0007                            .EQU TDR1,7         ;ASCI CHANEL1 TX
000025 0009                            .EQU RDR1,9         ;RX
000026 0005                            .EQU STAT1,5        ;STATUS
000027 0001                            .EQU CNTLA1,1       ;DATA FORMAT
000028 0003                            .EQU CNTLB1,3       ;BAUD RATE
000029 0000                    ;
000030 000C                            .EQU TMDR0L,0CH     ;TIMER0 BYTE LOW
000031 000D                            .EQU TMDR0H,0DH     ;TIMER0 BYTE HIGH
000032 000E                            .EQU RLDR0L,0EH     ;RELOAD BYTE LOW
000033 000F                            .EQU RLDR0H,0FH     ;RELOAD BYTE HIGH
000034 0010                            .EQU TCR,10H        ;TIMER CONTROL
000035 0000                    ;
000036 0033                            .EQU IL,33H         ;VECTOR LOW
000037 003E                            .EQU OMCR,3EH       ;OPERATION CONTROL
000038 0000                    ;
000039 003A                            .EQU CBAR,3AH       ;SET LOGICAL
000040 0039                            .EQU BBR,39H        ;BANK BASE
000041 0038                            .EQU CBR,38H        ;COMMON AREA 1
000042 0000                    ;
000043 FF00                            .EQU STACK,0FF00H
000044 0080                            .EQU VECLOW,80H     ;VECTOR LOW
000045 000A                            .EQU LF,0AH         ;LINE FEED
000046 000D                            .EQU CR,0DH         ;CARRIER
000047 0007                            .EQU BEL,7          ;BELL
000048 0000                            .EQU TIMEL,0        ;TIMER 100 MS
000049 0078                            .EQU TIMEH,78H      ;
000050 C083                            .EQU PCTRL,0C083H   ;PORT CONTROL 8255
000051 C082                            .EQU PDATA,0C082H   ;PORT C OF 8255
000052 0000                    ;
000053 0000                    ;**********************
000054 0000                    ;     POWER UP DELAY   *
000055 0000                    ;**********************
000056 0000                    ;
000057 0000 AF                 START:      XOR  A              ;POWER UP
000058 0001 00                 START1:     NOP
000059 0002 3D                             DEC  A
000060 0003 20FC                           JR   NZ,START1
000061 0005 C39400                         JP   INIT
000062 0008                    ;
000063 0080                            .ORG VECIOW
000064 0080                    ;
000065 0080                    ;*** PRIORITY INTERRUPT ***
000066 0080                    ;
000067 0080 9200               INT1:       .DRW EMPTY          ;EMPTY FOR NOT USE IN PROGRAM
000068 0082 9200               INT2:       .DRW EMPTY
000069 0084 1C01               PRT0:       .DRW PRTINT         ;TIMER INT CHANEL0
000070 0086 9200               PRT1:       .DRW EMPTY
000071 0088 9200               DMA0:       .DRW EMPTY
000072 008A 9200               DMA1:       .DRW EMPTY
000073 008C 9200               CSI0:       .DRW EMPTY
000074 008E 9200               ASCI0:      .DRW EMPTY
000075 0090 0401               ASCI1:      .DRW TRXMIT         ;ASCI CHANEL 1 INT
```


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
000076 0092
000077 0092 ED76          EMPTY:    SLP               ;DUMY
000078 0094               ;
000079 0094               ;************************
000080 0094               ;   INITIAL PARAMETER   *
000081 0094               ;************************
000082 0094               ;
000083 0094 3E00          INIT:     LD   A,0          ;for Z80180
000084 0096 ED393E                  OUTO (OMCR),A
000085 0099 3EF8                    LD   A,0F8H       ;logical address
000086 009B ED393A                  OUTO (CBAR),A
000087 009E 3E10                    LD   A,10H
000088 00A0 ED3939                  OUTO (BBR),A      ;psysical bank 18000H
000089 00A3 ED3938                  OUTO (CBR),A      ;psyical common areal 1F000H
000090 00A6               ;
000091 00A6 3100FF                  LD   SP,STACK     ;load stack for call program
000092 00A9 3E80                    LD   A,VECLOW     ;set low vector
000093 00AB ED3933                  OUTO (IL),A
000094 00AE CDDE00                  CALL ASCSET       ;set serial port 1
000095 00B1 CDEE00                  CALL SETPRT       ;set timer chanel 0
000096 00B4 213601                  LD   HL,TABLE
000097 00B7 CDC800                  CALL PRINT        ;display title
000098 00BA               ;
000099 00BA 0183C0                  LD   BC,PCTRL     ;set 8255 A,B,C (output)
000100 00BD 3E80                    LD   A,80H
000101 00BF ED79                    OUT  (C),A
000102 00C1 2E00                    LD   L,0          ;data LED flash
000103 00C3 FB                      EI                ;enabel INT
000104 00C4               ;
000105 00C4               ;************************
000106 00C4               ;     MAIN PROGRAM     *
000107 00C4               ;************************
000108 00C4               ;
000109 00C4 ED76          MAIN:     SLP               ;sleep
000110 00C6 18FC                    JR   MAIN
000111 00C8               ;
000112 00C8               ;*** PRINT TO CONSOLE ***
000113 00C8               ;
000114 00C8 7E            PRINT:    LD   A,(HL)       ;load charecter
000115 00C9 CDD300        PRINTO:   CALL CONOUT       ;send to display
000116 00CC 23                      INC  HL
000117 00CD 7E                      LD   A,(HL)
000118 00CE FE00                    CP   0
000119 00D0 20F7                    JR   NZ,PRINTO    ;end data ?
000120 00D2 C9                      RET               ;yes
000121 00D3               ;
000122 00D3               ;*** SEND 1 CHARECTER TO CONSOLE ***
000123 00D3               ;
000124 00D3 ED1805        CONOUT:   INO  F,(STAT1)    ;check flag send
000125 00D6 CB4B                    BIT  1,E
000126 00D8 28F9                    JR   Z,CONOUT     ;flag TDRE ASCII =1 ?
000127 00DA ED3907                  OUTO (TDR1),A     ;yes, send to display
000128 00DD C9                      RET
000129 00DE               ;
000130 00DE               ;*** SET ASCI CHANELL TX,RX,8,N,1,9600 AT X'TAL 12.488 ***
000131 00DE               ;
000132 00DE 3E64          ASCSET:   LD   A,64H
000133 00E0 ED3901                  OUTO (CNTLA1),A   ;TX,RX,8BIT,1 STOP
000134 00E3 3E02                    LD   A,2          ;9600 BAUD AT X'TAL 12.488
000135 00E5 ED3903                  OUTO (CNTLB1),A
000136 00E8 3E08                    LD   A,8          ;RIE enable to keyboard
000137 00EA ED3905                  OUTO (STAT1),A
000138 00ED C9                      RET
000139 00EE               ;
000140 00EE               ; *** SET TIMER COUNTER CHANEL 0 ***
000141 00EE               ;
000142 00EE 3E00          SETPRT:   LD   A,TIMEL
000143 00F0 ED390C                  OUTO (TMDR0L),A   ;TIMER byte low
000144 00F3 ED390E                  OUTO (RLDR0L),A   ;RELOAD byte low
000145 00F6 3E78                    LD   A,TIMEH
000146 00F8 ED390D                  OUTO (TMDR0H),A   ;TIMER byte high
000147 00FB ED390F                  OUTO (RLDR0H),A   ;RELOAD byte high
000148 00FE 3E11                    LD   A,11H
000149 0100 ED3910                  OUTO (TCR),A      ;enable timer flag INT&
000150 0103 C9                      RET
```


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
000151 0104                     ;
000152 0104                     ;*** ASCI INTERRUPT ECHO TO CONSOLE ***
000153 0104                     ;
000154 0104 F3          TRXMIT:     DI                  ;disable interrupt
000155 0105 F5                      PUSH AF
000156 0106 ED3809                  INO  A,(RDR1)       ;clear RDRF & read keyboard
000157 0109 CDD300                  CALL CONOUT         ;ECHO
000158 010C FE0D                    CP   CR             ;check enter
000159 010E 3E0A                    LD   A,LF           ;line feed
000160 0110 CCD300                  CALL Z,CONOUT       ;y,out line feed
000161 0113 3E07                    LD   A,BEL          ;bell
000162 0115 CDD300                  CALL CONOUT
000163 0118 F1                      POP  AF
000164 0119 FB                      EI                  ;enable
000165 011A ED4D                    RETI
000166 011C                     ;
000167 011C                     ;*** TIMER CHANEL 1 INTERRUPT 100 ms ***
000168 011C                     ;
000169 011C F3          PRTINT:     DI
000170 011D F5                      PUSH AF             ;save reg
000171 011E C5                      PUSH BC
000172 011F                     ;
000173 011F ED3810      PRTINT1:    INO  A,(TCR)        ;TIF flag enable ?
000174 0122 CB77                    BIT  6,A
000175 0124 28F9                    JR   Z,PRTINT1
000176 0126 ED380C                  INO  A,(TMDR0L)     ;yes,clear TIFO
000177 0129                     ;
000178 0129 0182C0                  LD   BC,PDATA
000179 012C ED69                    OUT  (C),L          ;OUT DATA
000180 012E 7D                      LD   A,L
000181 012F 2F                      CPL                 ;toggle data flash LED
000182 0130 6F                      LD   L,A
000183 0131                     ;
000184 0131 C1                      POP  BC             ;restroe reg
000185 0132 F1                      POP  AF
000186 0133 FB                      EI
000187 0134 ED4D                    RETI
000188 0136                     ;
000189 0136 44454D4F20434F4E TABLE:     .DB  "DEMO CONTROL Z80180",CR,LF,0
       013E 54524F4C205A3830
       0146 3138300D0A00
000190 014C                         .END
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หนังสืออ้างอิง

1. อ.นรินทร์ เนาวประทีป "การใช้งาน Z80" ,พิมพ์ครั้งที่ 1 ,หน้า 102-121, ศูนย์ภาษาคอมพิวเตอร์, พ.ศ.2531

2. ดร.บรรจบ ยศสมบัติ "วงจรขับสเตปปิ้งมอเตอร์คู่"วารสารอิเลคทรอนิคส์เวิลด์ ฉบับที่ 100 (2529):หน้า 141-147

3. นายนภดล อรชร "ชุดขับสเตปปิ้งมอเตอร์สำหรับควบคุมการทำงานในตำแหน่ง X-Y" ปริญญาบัณฑิต ภาควิชาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง 2534

4. นางสาวศันสนีย์ บุญยศักดิ์เสรี "การศึกษาเครื่องบันทึกภาพทางอัลตราซาวด์" ปริญญาวิทยาศาสตร์บัณฑิต ภาควิชารังสีเทคนิค คณะเทคนิคการแพทย์ มหาวิทยาลัยมหิดล 2528

5. Takashi Kenjo, Stepping Motor and their Microprocessor Control, The University Press(Belfast), 1986

6. Gayakwad Ramakant, Analog and Digital Control System, Prentice-Hall International,Inc. , 1988

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ประวัติผู้เขียน

นายระวี พรหมหลวงศรี

เกิดเมื่อวันที่ 28 ธันวาคม 2512 ที่จังหวัดขอนแก่น จบการศึกษาระดับชั้นประถมศึกษาปีที่ 6 ที่โรงเรียนบ้านหนองเวียดมิตรภาพที่ 205 หลังจากนั้นเข้าศึกษาต่อที่โรงเรียนชุมแพศึกษา จนจบชั้นมัธยมศึกษาปีที่ 6 แล้วเข้าศึกษาต่อในระดับปริญญาตรี ในภาควิชาฟิสิกส์ประยุกต์ คณะวิทยาศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ในปีการศึกษาพุทธศักราช 2531

นายวีระรัตน์ ไทยอุบุญ

เกิดเมื่อวันที่ 19 มิถุนายน 2510 ที่จังหวัดกรุงเทพ จบการศึกษาระดับชั้นประถมศึกษาปีที่ 6 ที่โรงเรียนสมถวิลพระโขนง หลังจากนั้นเข้าศึกษาต่อที่โรงเรียนเตรียมอุดมศึกษาพัฒนาการ จนจบชั้นมัธยมศึกษาปีที่ 6 แล้วเข้าศึกษาต่อในระดับปริญญาตรี ในภาควิชาฟิสิกส์ประยุกต์ คณะวิทยาศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ในปีการศึกษาพุทธศักราช 2531

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้