

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

อินเวอร์เตอร์ไฮบริด

HYBRID INVERTER



๒๗.
๒๕๕๐
๒๕๕๐

เลขหมู่.....
เลขทะเบียน..... 81792
วัน,เดือน,ปี..... 124 ส.ย. 2551

b. 11๑ 3๖๒๕๓
i.....

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต
สาขาวิชาวิศวกรรมไฟฟ้า
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2550

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปีการศึกษา 2550

อินเวอร์เตอร์ไฮบริด
HYBRID INVERTER



อาจารย์ที่ปรึกษา

รศ. ประภาพร ไพรสุวรรณ

ดร. สุรินทร์ คำฝอย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญาโทปีการศึกษา 2550

ภาควิชาวิศวกรรมไฟฟ้า

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง ไฮบริดอินเวอร์เตอร์

ผู้จัดทำ



.....อาจารย์ที่ปรึกษา
(รองศาสตราจารย์ ประภาส ไพรสุวรรณ)

.....อาจารย์ที่ปรึกษา
(ดร. สุรินทร์ คำฝอย)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อินเวอร์เตอร์ไฮบริด

นายหวัฐชัย ขลิบกลาง

นายเอกนิตย์ ช่วยเกิด

รศ. ประภาษ ไพรสวรรณา อาจารย์ที่ปรึกษา

ดร. สุรินทร์ คำฝอย อาจารย์ที่ปรึกษา

ปีการศึกษา 2550

บทคัดย่อ

ปฏิญานิพนธ์นี้เสนอชุดต้นแบบอินเวอร์เตอร์ไฮบริดขนาด 1.0 kVA สำหรับใช้กับเฟิร์มแวร์ เน้น แม็กเน็ต ซิงโคนัส แมชชีน หรือที่นิยมใช้กับรถพลังงานร่วม(Hybrid Car) ซึ่งอินเวอร์เตอร์ไฮบริดนี้ประกอบด้วยอินเวอร์เตอร์ 2 ชุด คือชุดอินเวอร์เตอร์หลัก และอินเวอร์เตอร์รองใช้สวิทช์ 6 ตัวในการทำงานแบบ 6 โหมดการทำงาน ส่วนวงจรอินเวอร์เตอร์รองใช้สวิทช์ 4 ตัวในการทำงานแบบPWM โหมด ข้อดีของอินเวอร์เตอร์ไฮบริดคือ เพิ่มแรงดันโดยไม่ต้องใช้ขดลวดเหนี่ยวนำ ซึ่งตามปกติวงจรขับทั่วไปจะใช้วงจรบูตส์คอนเวอร์เตอร์ในการเพิ่มแรงดันที่ความเร็วสูง ซึ่งวงจรบูตส์นี้จึงต้องการใช้ตัวขดลวดเหนี่ยวนำขนาดใหญ่ แต่สำหรับอินเวอร์เตอร์ไฮบริดมีวงจรอินเวอร์เตอร์รองที่สามารถทำงานแทนวงจรบูตส์ได้ ทำให้การทำงานของอินเวอร์เตอร์มีประสิทธิภาพมากขึ้นโดยไม่ต้องใช้ขดลวดเหนี่ยวนำ และจากการทดสอบการทำงานของชุดต้นแบบอินเวอร์เตอร์ไฮบริดสามารถขับมอเตอร์ได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

HYBRID INVERTER

Hutthachai Khibklang

Ekanit Chuaykred

Assoc. Prof. Prapart Prisuwana adviser

Dr. Surin Khomfoi adviser

2007

ABSTRACT

This thesis presents a prototype of 1kW hybrid inverter drive for PMSM (Permanent Magnet Synchronous Machine) application. This hybrid inverter consists of two inverters: main inverter and auxiliary inverter. The main inverter is a conventional 3 phases inverter (six switches) operating in six-step mode. The auxiliary inverter is a single phase H-Bridge inverter (four switches) operating in PWM mode. The advantage of this hybrid inverter is boost voltage capability with inductorless. Normally, inverter drives require a boost converter in order to boost DC – link voltage at high speed drive; therefore, this inverter requires a big inductor. However, for hybrid inverter, the DC-link boost voltage can be achieved by auxiliary inverter. Thus, hybrid inverter can have a boost voltage capability without an inductor. And the result of prototype of 1kW hybrid inverter can be drives moter.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

ผู้จัดทำโครงงานรู้สึกซาบซึ้งในความกรุณาที่ รศ.ประภาฯ ไพรสุวรรณ และ ดร. สุรินทร์ คำฝอย อาจารย์ที่ปรึกษา ที่ได้ให้คำแนะนำ ย้ำเตือนสิ่งต่างๆ ในการทำโครงงาน ตลอดจนอาจารย์ในภาควิชาที่ประสิทธิ์ประสาทความรู้ให้กับผู้จัดทำในครั้งนี้ ถ้าปราศจากท่านโครงงานนี้ก็คงไม่สำเร็จลุล่วงไปได้

ขอขอบคุณพี่ฉัตรชัย เอมสะอาด ผู้ที่ได้แนะนำและช่วยเหลือสิ่งต่างๆ ในการทำโครงงานตั้งแต่เริ่มนำโครงงาน จนโครงงานนี้สำเร็จลงได้ด้วยดี

ขอขอบคุณภาควิชาวิศวกรรมไฟฟ้า ที่ให้ใช้เครื่องมือและอุปกรณ์ในการทำโครงงาน ห้อง ECC 406 และสโมสรนักศึกษาคณะวิศวกรรมศาสตร์ ที่ได้ใช้เป็นสถานที่ในการดำเนินโครงงาน

ขอบคุณห้องสมุดคณะวิศวกรรมศาสตร์ และหอสมุดกลางที่ได้เป็นแหล่งค้นคว้าหาความรู้ หนังสือ ข้อมูลต่างๆ ในการทำโครงงาน

ขอขอบคุณเพื่อนปี4 ของสโมสรนักศึกษาคณะวิศวกรรมศาสตร์ เพื่อนห้องปฏิบัติการ ECC 406 ที่ให้คำปรึกษาการทำโครงงาน และเพื่อนภาควิชาวิศวกรรมคอมพิวเตอร์ที่ได้ให้คำปรึกษาด้านการเขียนโปรแกรม

ท้ายที่สุดนี้ ผู้จัดทำต้องขอกราบขอบพระคุณบิดา มารดา ที่คอยส่งเสียเงินทอง ให้ผู้จัดทำเรียนหนังสือจนจบในครั้งนี้

สารบัญ

	หน้า
บทคัดย่อ.....	I
ABSTRACT.....	II
กิตติกรรมประกาศ.....	III
สารบัญ.....	IV
สารบัญรูป.....	VII
สารบัญตาราง.....	IX
บทที่ 1 บทนำ.....	1
1.1 ที่มาและความสำคัญของการวิจัย.....	1
1.2 วัตถุประสงค์ของการวิจัย.....	4
1.3 ขอบเขตและข้อกำหนดของการวิจัย.....	4
1.4 ขั้นตอนและวิธีการดำเนินงาน.....	4
1.5 ประโยชน์ที่ได้รับจากการวิจัย.....	5
บทที่ 2 ทฤษฎีที่เกี่ยวข้อง.....	6
2.1 บทนำ.....	6
2.2 การกำเนิดสัญญาณ PWM.....	7
2.3 อินเวอร์เตอร์เฮชบริดจ์.....	8
2.4 อินเวอร์เตอร์ 3 เฟส (3-Phase Inverter).....	11
2.5 อินเวอร์เตอร์หลายระดับ (Multilevel Inverter).....	12
2.6 สรุป.....	14
บทที่ 3 ทฤษฎีของอินเวอร์เตอร์ไฮบริด.....	15
3.1 บทนำ.....	15
3.2 โครงสร้างของอินเวอร์เตอร์ไฮบริด.....	15
3.2.1 โครงสร้างของอินเวอร์เตอร์หลัก.....	15
3.2.2 โครงสร้างของอินเวอร์เตอร์รอง.....	16
3.2.3 โครงสร้างของอินเวอร์เตอร์.....	17
3.3 หลักการกำเนิดสัญญาณ PWM ของอินเวอร์เตอร์ไฮบริด.....	18
3.4 สรุป.....	19

สารบัญ (ต่อ)

	หน้า
บทที่ 4 การจำลองการทำงานของอินเวอร์เตอร์ไฮบริด.....	20
4.1 บทนำ.....	20
4.2 การจำลองการทำงานของอินเวอร์เตอร์ไฮบริด ด้วยโปรแกรมคอมพิวเตอร์.....	20
4.3 ผลการจำลองการทำงานของอินเวอร์เตอร์ไฮบริด.....	21
4.4 สรุป.....	25
บทที่ 5 การออกแบบไฮบริดอินเวอร์เตอร์.....	26
5.1 บทนำ.....	26
5.2 การออกแบบวงจรกำลัง.....	26
5.2.1 การออกแบบอินเวอร์เตอร์หลัก.....	27
5.2.2 การออกแบบอินเวอร์เตอร์รอง.....	27
5.2.3 การออกแบบวงจรขับ.....	28
5.3 การออกแบบวงจรควบคุม.....	30
5.3.1 สัญญาณเกทของสวิตช์ในอินเวอร์เตอร์ไฮบริด.....	30
5.3.2 วงจรประวิงเวลา (เตดไทม์).....	31
5.3.3 การออกแบบโปรแกรม.....	31
5.4 สรุป.....	32
บทที่ 6 ผลการทดสอบ.....	33
6.1 บทนำ.....	33
6.2 วิธีการทดสอบ.....	33
6.3 การทดสอบชุดต้นแบบอินเวอร์เตอร์ไฮบริด.....	34
6.3.1 ที่ความถี่ 50 Hz.	34
6.3.2 ที่ความถี่ 60 Hz.	37
6.4 สรุป.....	40
บทที่ 7 สรุปผลการวิจัยและข้อเสนอแนะ.....	41
7.1 สรุปผลการทดสอบ.....	41
7.2 สรุปผลการทำงานทั้งระบบ.....	41
7.3 ข้อเสนอแนะ.....	41

สารบัญ (ต่อ)

	หน้า
เอกสารอ้างอิง.....	42
ภาคผนวก.....	43
ภาคผนวก ก เครื่องมือที่ใช้ในการทดสอบ.....	44
ภาคผนวก ข รูปอินเวอร์เตอร์ที่ใช้ในการทดสอบ.....	45
ภาคผนวก ค ข้อมูลอุปกรณ์.....	47
ประวัติผู้เขียน.....	64



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป

รูปที่	หน้า
1.1 ลักษณะของรถไฮบริด.....	1
1.2 วงจรพื้นฐานในการจ่ายไฟให้กับมอเตอร์.....	2
1.3 วงจรบูสต์แรงดัน.....	2
1.4 ลักษณะวงจรของอินเวอร์เตอร์ไฮบริด.....	3
2.1 การสร้างสัญญาณสวิตช์แบบ PWM.....	6
2.2 อินเวอร์เตอร์เอชบริดจ์.....	8
2.3 ลักษณะการทำงานของสวิตช์ในอินเวอร์เตอร์เอชบริดจ์.....	9
2.4 รูปแบบการสวิตช์ด้วยวิธี Repeated zero-level.....	10
2.5 รูปแบบการสวิตช์ด้วยวิธี Swapped zero-level.....	10
2.6 อินเวอร์เตอร์ 3 เฟส.....	11
2.7 ส่วนประกอบและการทำงานของอินเวอร์เตอร์หลายระดับ.....	13
3.1 โครงสร้างของอินเวอร์เตอร์ 3 เฟส.....	15
3.2 โครงสร้างของอินเวอร์เตอร์เอชบริดจ์.....	16
3.3 โครงสร้างของอินเวอร์เตอร์ไฮบริด.....	17
3.4 แสดงการกำเนิดสัญญาณ PWM สำหรับอินเวอร์เตอร์รองซึ่งประกอบด้วย สัญญาณอ้างอิง สัญญาณพาหะสามเหลี่ยม และสัญญาณเอาต์พุตของ อินเวอร์เตอร์รอง.....	19
4.1 การจำลองอินเวอร์เตอร์ไฮบริดโดยใช้โปรแกรม PSIM.....	20
4.2 การสร้างสัญญาณPWMโดยใช้โปรแกรมSimulink.....	21
4.3 แรงดันเอาต์พุตของอินเวอร์เตอร์หลัก (Square wave).....	22
4.4 แรงดันเอาต์พุตของอินเวอร์เตอร์รอง (PWM).....	22
4.5 แรงดันเฟสเอาต์พุต เฟส A ของไฮบริดอินเวอร์เตอร์.....	23
4.6 แรงดันเฟสเอาต์พุต เฟส B ของไฮบริดอินเวอร์เตอร์.....	23
4.7 แรงดันเฟสเอาต์พุต เฟส C ของไฮบริดอินเวอร์เตอร์.....	23
4.8 แรงดันไลน์เอาต์พุต เฟส A ของไฮบริดอินเวอร์เตอร์.....	24
4.9 แรงดันไลน์เอาต์พุต เฟส B ของไฮบริดอินเวอร์เตอร์.....	24
4.10 แรงดันไลน์เอาต์พุต เฟส C ของไฮบริดอินเวอร์เตอร์.....	24
4.11 แรงดันไลน์ แรงดันเฟส และกระแสไลน์เอาต์พุตของ ไฮบริดอินเวอร์เตอร์ที่ $m_u = 0.9/1.0$	25
5.1 แสดงวงจรถ้าลังของอินเวอร์เตอร์ไฮบริด.....	26
5.2 แสดงโครงสร้างของอินเวอร์เตอร์หลักเป็นอินเวอร์เตอร์ 3 เฟส.....	27
5.3 แสดงอินเวอร์เตอร์รองเป็นอินเวอร์เตอร์เอชบริดจ์.....	27

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป (ต่อ)

	หน้า
5.4 วงจรขับนำสำหรับอินเวอร์เตอร์สามเฟส.....	28
5.5 วงจรขับนำสำหรับอินเวอร์เตอร์เอชบริดจ์.....	29
5.6 วงจรกำลังทั้งหมดที่ใช้ในวิทยานิพนธ์ฉบับนี้.....	29
5.7 สัญญาณเกทสำหรับสวิตช์ในวงจรอินเวอร์เตอร์หลัก.....	30
5.8 สัญญาณเกทสำหรับสวิตช์ในวงจรอินเวอร์เตอร์รอง.....	30
5.9 วงจรประวิงเวลา (เดดไทม์) ที่ใช้ในปริญญาานิพนธ์ฉบับนี้.....	31
5.10 แสดงไดอะแกรมของโปรแกรม.....	32
6.1 ชุดต้นแบบอินเวอร์เตอร์ไฮบริดที่ใช้ในการทดสอบ.....	33
6.2 สัญญาณแรงดันไลน์ ที่ความถี่ 50 Hz.....	34
6.3 สัญญาณแรงเฟส ที่ความถี่ 50 Hz.....	35
6.4 สัญญาณกระแสที่ความถี่ 50 Hz.....	36
6.5 สัญญาณแรงดันไลน์ ที่ความถี่ 60 Hz.....	37
6.6 สัญญาณแรงเฟส ที่ความถี่ 60 Hz.....	38
6.7 สัญญาณกระแสที่ความถี่ 60 Hz.....	39

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

ตารางที่	หน้า
2.1 การสร้างสัญญาณสวิตช์แบบ PWM.....	6
2.2 การทำงานของสวิตช์ทั้ง 6 ตัวของอินเวอร์เตอร์ 3 เฟส.....	12



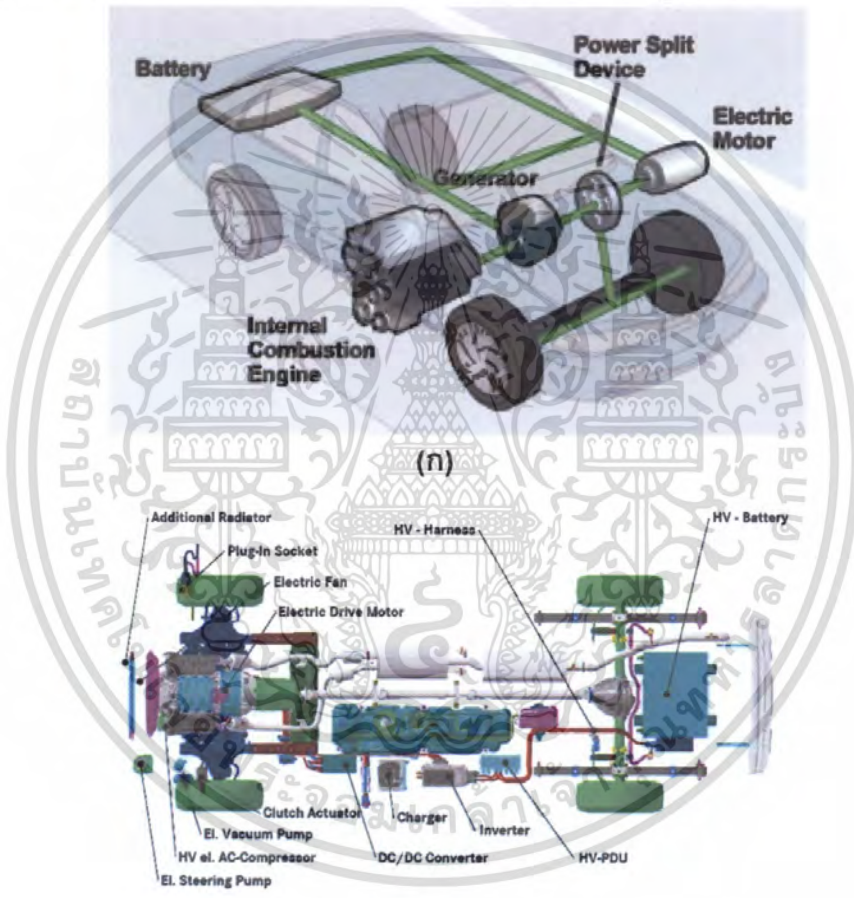
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1

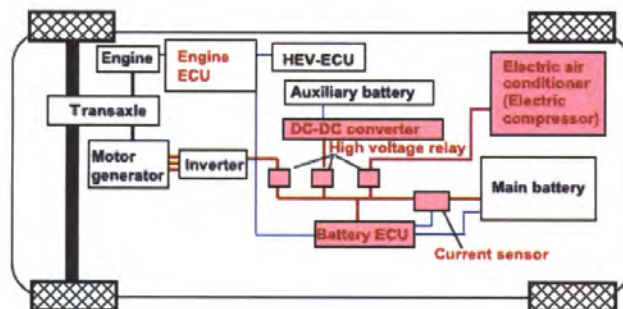
บทนำ

1.1 ที่มาและความสำคัญของการวิจัย

จากสถานการณ์ในปัจจุบันของน้ำมันเชื้อเพลิงที่ลดน้อยลง และมีราคาแพงขึ้นทำให้นักวิจัยและวิศวกรต่างค้นหาวิธีการที่จะมาชดเชยพลังงานดังกล่าว รถไฮบริดหรือรถพลังงานร่วมก็เป็นอีกสิ่งหนึ่งที่ได้มีการพัฒนา โดยรถไฮบริดจะมีลักษณะดังรูปที่ 1.1



(ก)

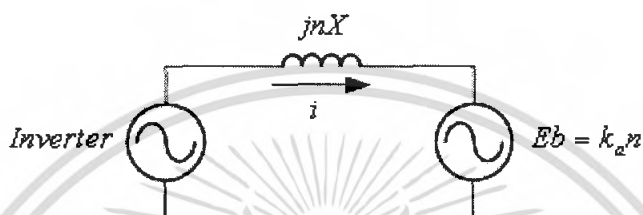


(ข)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับกรณีศึกษาเชิงวิศวกรรมเท่านั้น ผู้อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 1.1 ลักษณะของรถไฮบริด

จากรูปที่ 1.1 ลักษณะของรถไฮบริดจะเป็นลักษณะของการใช้พลังงานร่วมอย่างเช่นรูปที่ 1.1 (ก) เป็นลักษณะของการร่วมพลังงาน 2 แหล่งคือไฟฟ้าและน้ำมัน และนอกจากนี้ก็อาจจะเป็นการร่วมกันระหว่างพลังงานแสงและพลังงานไฟฟ้าก็ได้ ส่วนรูปที่ 1.1 (ข),(ค) เป็นลักษณะของรถไฮบริดไฟฟ้าที่มีพลังงานไฟฟ้าซึ่งอาจมาจากหลายแหล่งแล้วเก็บสะสมไว้ในแบตเตอรี่แล้วแบตเตอรี่ก็จ่ายพลังงานไฟฟ้าเพื่อขับเคลื่อนรถโดยมีอินเวอร์เตอร์เป็นตัวควบคุมมอเตอร์ที่ขับเคลื่อนรถไฮบริด ดังนั้นทางผู้วิจัยจึงมีความสนใจในการควบคุมการขับเคลื่อนมอเตอร์ของรถไฮบริดซึ่งปกติแล้วเราจะจ่ายไฟฟ้ากระแสตรงให้กับอินเวอร์เตอร์จากนั้นอินเวอร์เตอร์จะเปลี่ยนจากไฟฟ้ากระแสตรงเป็นกระแสสลับเพื่อให้มอเตอร์ทำงานตามวงจรในรูปที่ 1.2

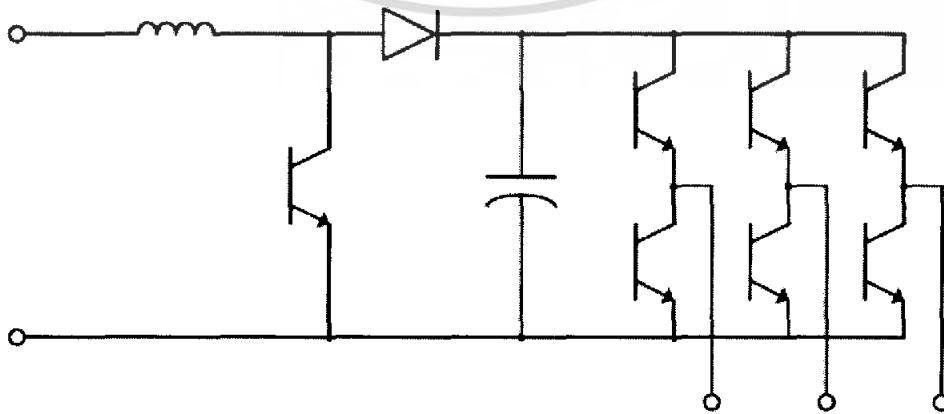


รูปที่ 1.2 วงจรพื้นฐานในการจ่ายไฟให้กับมอเตอร์

แต่จากการจ่ายพลังงานให้กลับมอเตอร์ดังกล่าวนั้นถ้าหากมอเตอร์มีความเร็วมากขึ้นซึ่งอาจจะทำให้เครื่องจักรดังกล่าวจากที่เป็นมอเตอร์กลายเป็นเครื่องกำเนิดไฟฟ้าแทนซึ่งอ้างอิงได้จากสมการ

$$E_b = k_a \cdot n \quad (1.1)$$

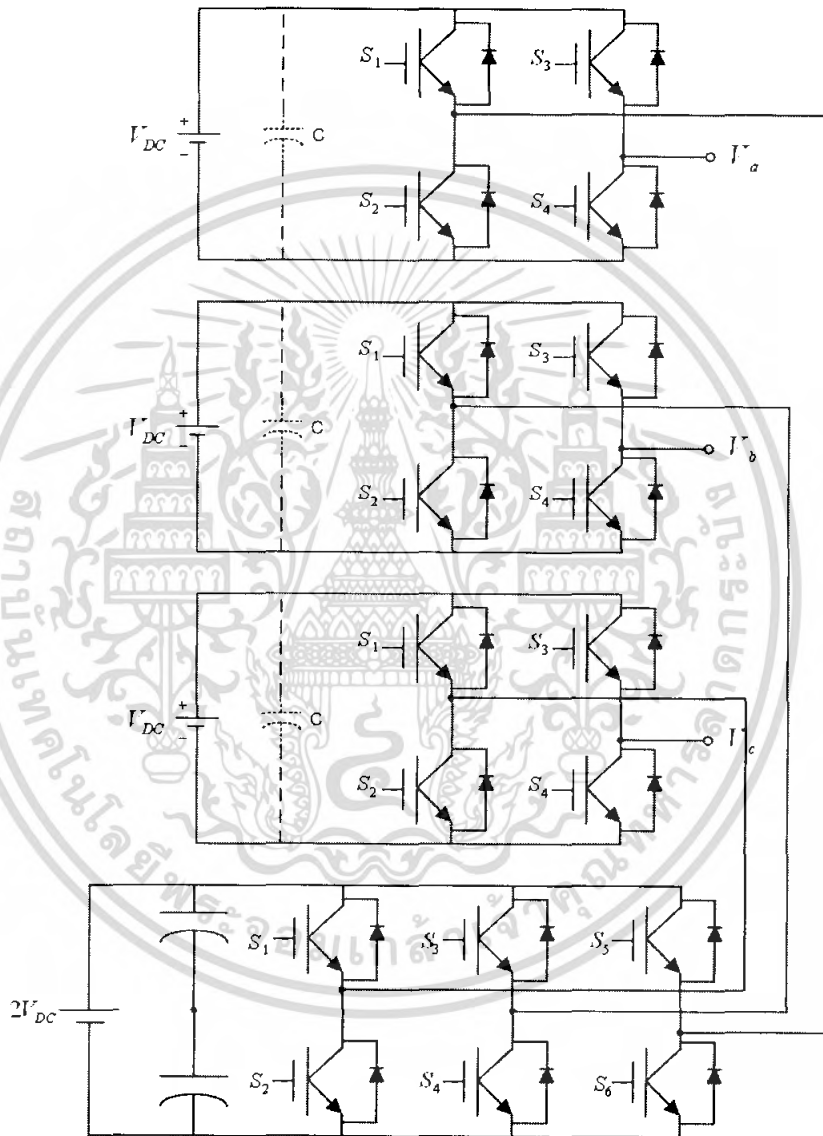
จากสมการที่ 1.1 เมื่อ n คือความเร็วรอบ และ k_a คือค่าคงที่ จึงทำให้เห็นได้ชัดว่าถ้าจำนวนรอบที่เพิ่มมากขึ้นอาจจะทำให้มอเตอร์เปลี่ยนเป็น Generator จ่ายไฟกลับคืนมายังอินเวอร์เตอร์ซึ่งอาจจะทำให้อินเวอร์เตอร์เกิดความเสียหายได้ ดังนั้นจึงต้องมีการแก้ไขให้ V_{inv} มีค่ามากๆ เพื่อที่จะทำให้มอเตอร์ขับเคลื่อนได้และไม่เปลี่ยนกลับมาเป็น generator ดังนั้นจึงต้องทำอุปกรณ์ด้านเพาเวอร์อิเล็กทรอนิกส์ขึ้นมาเพื่อให้ขับและเพิ่มแรงดันไฟฟ้าให้มากขึ้นตามลักษณะวงจรดังรูปที่ 1.3



รูปที่ 1.3 วงจรบูสต์แรงดัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แต่เมื่อวิเคราะห์ตามลักษณะของวงจรแล้วพบว่าจะต้องใช้ตัวเหนี่ยวนำที่มีขนาดใหญ่และน้ำหนักมาก ซึ่งถ้านำมาใช้กับรถไฮบริดแล้วก็จะทำให้รถมีน้ำหนักมากับภาระมากขึ้น รวมถึงราคาของตัวเหนี่ยวนำนั้นค่อนข้างสูงทำให้มีต้นทุนที่มากขึ้น ดังนั้นผู้วิจัยจึงได้เสนอแนวทางแก้ปัญหาโดยใช้อินเวอร์เตอร์หลายระดับชนิดอินเวอร์เตอร์ไฮบริดซึ่งมีลักษณะวงจรดังรูปที่ 1.4



รูปที่ 1.4 ลักษณะวงจรของอินเวอร์เตอร์ไฮบริด

ซึ่งอินเวอร์เตอร์ไฮบริดนี้จะมีข้อดีคือสามารถเพิ่มขนาดแรงดันได้สูง อีกทั้งยังเป็นการประหยัดสวิตช์กำลังลดการสูญเสียพลังงานที่เกิดจากสวิตช์กำลัง รวมทั้งอินเวอร์เตอร์ไฮบริดนี้สามารถนำไปใช้งานในงานอุตสาหกรรมที่ต้องการพิกัดแรงดันสูงๆ เช่นอุตสาหกรรมเหมืองแร่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.2 วัตถุประสงค์ของการวิจัย

เพื่อศึกษาการทำงานของอินเวอร์เตอร์แบบสามเฟสทั่วไปแบบ 6 สวิตช์กำลังและอินเวอร์เตอร์รองซึ่งเป็นชนิดแอชบริดจ์ 4 สวิตช์กำลังและการทำงานร่วมกันของอินเวอร์เตอร์ทั้งสอง ศึกษาโครงสร้างของอินเวอร์เตอร์หลายระดับ

เพื่อสร้างชุดต้นแบบไฮบริดอินเวอร์เตอร์ไดรฟ์(Hybrid Inverter Drives) ซึ่งเป็นการร่วมการทำงานของอินเวอร์เตอร์ทั้งสองที่ได้ศึกษา เพื่อใช้ขับเฟอม่ะเนิ่นแม่็กเน็ดซิงโครนัสมอเตอร์ (Permanent Magnet Synchronous Motor. PMSM)

1.3 ขอบเขตและข้อกำหนดของการวิจัย

จำลองการทำงานของไฮบริดอินเวอร์เตอร์ใน Simulink/MATLAB ซึ่งเป็นการนำอินเวอร์เตอร์สองชุดมาทำร่วมกันคืออินเวอร์เตอร์หลักซึ่งเป็นอินเวอร์เตอร์แบบสามเฟสทั่วไปแบบ 6 สวิตช์กำลัง(Conventional Inverter) และอินเวอร์เตอร์รองซึ่งเป็นชนิดแอชบริดจ์ 4 สวิตช์กำลัง(H-bridge Inverter)

สร้างชุดต้นแบบไฮบริดอินเวอร์เตอร์ที่สามารถควบคุมการทำงานของเฟอม่ะเนิ่นแม่็กเน็ดซิงโครนัสมอเตอร์(Permanent Magnet Synchronous Motor. PMSM)

1.4 ขั้นตอนและวิธีการดำเนินงาน

งานวิจัยนี้เป็นการสร้างชุดต้นแบบอินเวอร์เตอร์หลายระดับชนิดไฮบริด ซึ่งเป็นการทำงานร่วมกันของอินเวอร์เตอร์หลักและอินเวอร์เตอร์รอง ซึ่งอินเวอร์เตอร์หลักคือ อินเวอร์เตอร์สามเฟสทั่วไป 6 สวิตช์กำลัง ส่วนอินเวอร์เตอร์รองคือ อินเวอร์เตอร์ชนิดแอชบริดจ์ 4 สวิตช์กำลัง ซึ่งงานวิจัยนี้เริ่มจากการกำหนดหัวข้อ ศึกษาหาข้อมูล [1][5][6][7] ออกแบบจำลองการทำงานของอินเวอร์เตอร์ไฮบริดด้วยโปรแกรม MATLAB/SIMULINK สร้างชุดต้นแบบอินเวอร์เตอร์ไฮบริด เพื่อขับเฟอม่ะเนิ่นแม่็กเน็ดซิงโครนัสมอเตอร์ (PMSM) สรุปผลการวิจัยและเสนอแนวทาง โดยรายละเอียดต่างๆ จะกล่าวถึงในปริญญานิพนธ์ได้แบ่งออกเป็น 6 บทดังต่อไปนี้

บทที่ 1 ความเป็นมาและความสำคัญ จุดมุ่งหมายวัตถุประสงค์ของการวิจัย ขอบเขตการวิจัยและข้อกำหนดของการวิจัย เนื้อหาโดยย่อในแต่ละบท ตลอดจนประโยชน์ที่ได้จากการวิจัย

บทที่ 2 ทฤษฎีที่เกี่ยวข้อง ซึ่งก็เป็นการกล่าวถึงทฤษฎีพื้นฐานที่ใช้ในการสร้างชุดต้นแบบอินเวอร์เตอร์ไฮบริดได้แก่ทฤษฎีการกำเนิดสัญญาณPWM อินเวอร์เตอร์แอชบริดจ์ (H-Bridge Inverter) อินเวอร์เตอร์ 3 เฟส (3-Phase Inverter) อินเวอร์เตอร์หลายระดับ (Multilevel Inverter) เวลาประวิง (Dead Time)

บทที่ 3 ทฤษฎีอินเวอร์เตอร์ไฮบริด ซึ่งจะเป็นการอธิบายถึงลักษณะของอินเวอร์เตอร์ไฮบริด โครงสร้าง สัญญาณเกิดและการทำงานของอินเวอร์เตอร์ไฮบริด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4 การจำลองการทำงานของอินเวอร์เตอร์ไฮบริด จะกล่าวถึงการจำการทำงานของอินเวอร์เตอร์ไฮบริดในโปรแกรม MATLAB/SIMULINK รวมถึงผลการจำลองการทำงานของอินเวอร์เตอร์ไฮบริด

บทที่ 5 การออกแบบอินเวอร์เตอร์ไฮบริด ออกแบบวงกำลัง ออกแบบวงจรควบคุม

บทที่ 6 ผลการทดลอง ผลการทำงานของอินเวอร์เตอร์ไฮบริด ผลการควบคุมเฟอ์มะเนินแม็กเน็ตซิงโครนัสมอเตอร์ (PMSM)

บทที่ 7 สรุปผลการวิจัย และเสนอแนะแนวทางการวิจัยต่อ

1.5 ประโยชน์ที่ได้รับจากการวิจัย

ได้ชุดต้นแบบอินเวอร์เตอร์ที่สามารถใช้งานกำลัง แรงดันไฟฟ้าสูงๆ ลดจำนวนสวิตช์กำลังเมื่อเทียบกับอินเวอร์เตอร์หลายระดับชนิดอื่นๆ ทำให้ค่าการสูญเสียของสวิตช์กำลังลดลง



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2

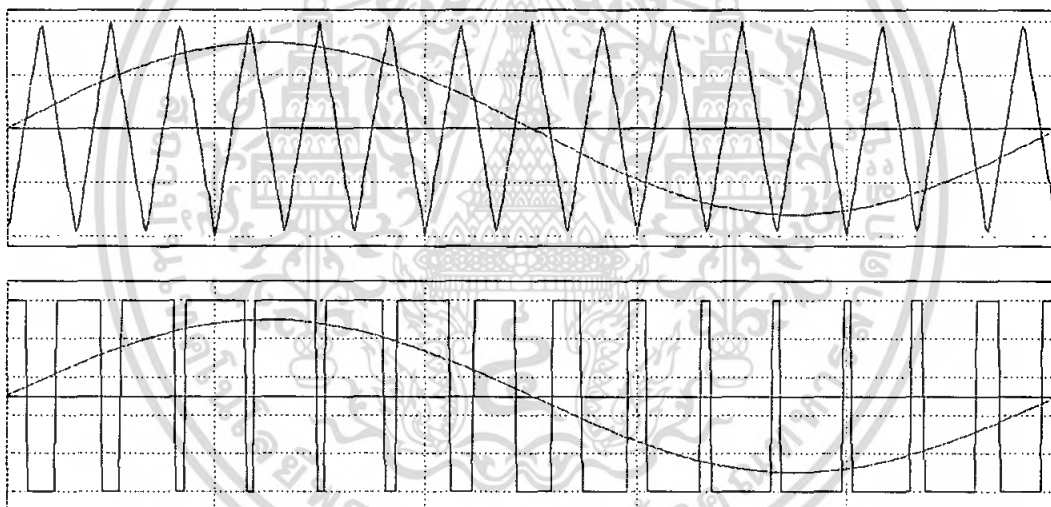
ทฤษฎีที่เกี่ยวข้อง

2.1 บทนำ

อินเวอร์เตอร์คืออุปกรณ์อิเล็กทรอนิกส์ที่ใช้ในการแปลงไฟฟ้ากระแสตรงเป็นกระแสสลับที่สามารถปรับความถี่ได้ เนื้อหาในบทนี้จะกล่าวถึงโครงสร้างของอินเวอร์เตอร์ชนิดต่างๆ, สัญญาณเกต และหลักการทำงานของอินเวอร์เตอร์ชนิดต่างๆ

2.2 การกำเนิดสัญญาณ PWM [3]

ในวงจรอินเวอร์เตอร์ ต้องการจะสร้างแรงดันไฟฟ้าด้านออกเป็นรูปไซน์ ที่สามารถปรับขนาดและความถี่ที่ต้องการได้ โดยจะใช้สัญญาณควบคุมรูปไซน์ (Sinusoidal control signal) ตามความถี่ที่ต้องการนำมาเปรียบเทียบกับรูปคลื่นสามเหลี่ยม (Triangular waveform) ดังรูป 2.1 ความถี่ของการสวิตซ์ (f_s) จะเท่ากับความถี่ของรูปคลื่นสามเหลี่ยม



รูปที่ 2.1 การสร้างสัญญาณสวิตซ์แบบ PWM

$$m_a = \frac{\hat{V}_{control}}{\hat{V}_{tri}} \quad (1)$$

$$m_f = \frac{f_s}{f_1} \quad (2)$$

$\hat{V}_{control}$	คือค่ายอดของสัญญาณควบคุมรูปไซน์
\hat{V}_{tri}	คือค่ายอดของสัญญาณรูปสามเหลี่ยม
f_1	คือความถี่หลักมูลทางด้านออกของอินเวอร์เตอร์
f_s	คือความถี่การสวิตซ์ของอินเวอร์เตอร์
m_a	คืออัตราการมอดูเลตด้านแอมพลิจูด
m_f	คืออัตราการมอดูเลตด้านความถี่

ถ้าค่า $0 \leq m_a \leq 1$ จะเป็นช่วงการมอดูเลตเชิงเส้น ซึ่งหมายถึงองค์ประกอบหลักมูลของแรงดันไฟฟ้าด้านออก (Fundamental-frequency component of the output voltage) โดยจะแปลงผันเชิงเส้นกับค่า m_a

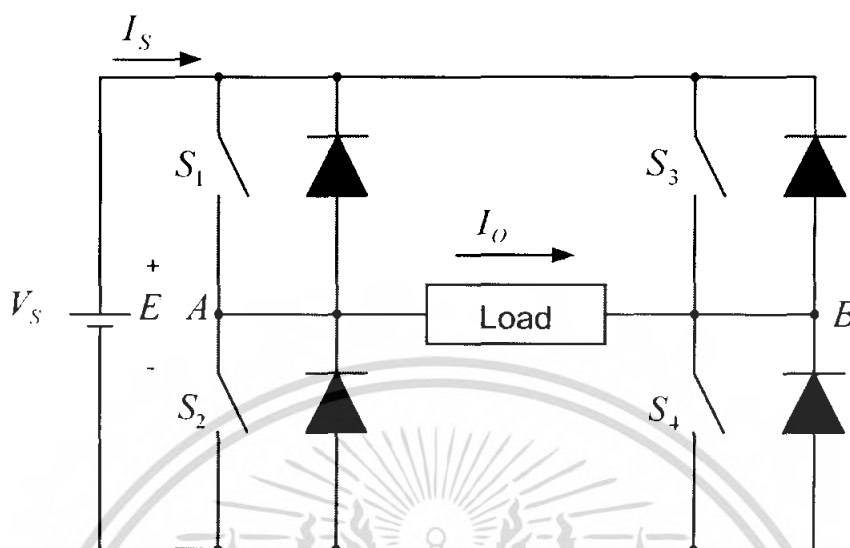
ในกรณี $m_a > 1$ จะเป็นช่วงการควบคุมแบบโอเวอร์มอดูเลต ซึ่งผลของแรงดันไฟฟ้าด้านออกจะมีองค์ประกอบฮาร์โมนิกสูงกว่าช่วงการมอดูเลตเชิงเส้น สำหรับเงื่อนไขของการสร้างสัญญาณสวิตซ์แบบPWM คือ

$$v_{control} > v_{tri}, \quad T_{A+} \text{ จะนำกระแส} \quad v_{A_0} = \frac{1}{2} V_d \quad (3)$$

$$v_{control} < v_{tri}, \quad T_{A-} \text{ จะนำกระแส} \quad v_{A_0} = -\frac{1}{2} V_d \quad (4)$$

2.3 อินเวอร์เตอร์เอชบริดจ์ (H-Bridge Inverter) [2]

โครงสร้างของอินเวอร์เตอร์เอชบริดจ์ จะประกอบด้วย 4 สวิตช์หลักและ 4 ฟิลิ่วลิ่งไดโอด



รูปที่ 2.2 อินเวอร์เตอร์เอชบริดจ์

สัญญาณเกตและการทำงานของอินเวอร์เตอร์เอชบริดจ์

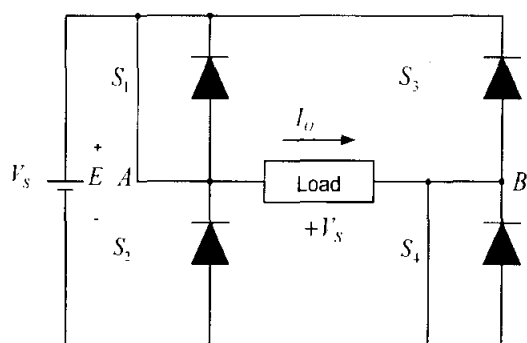
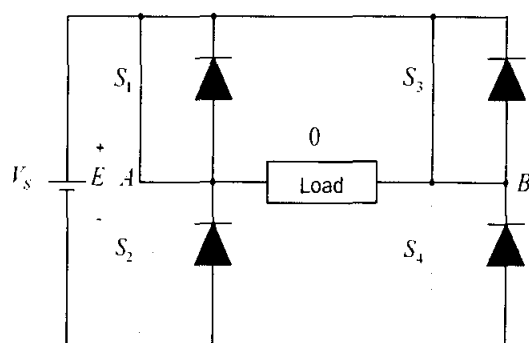
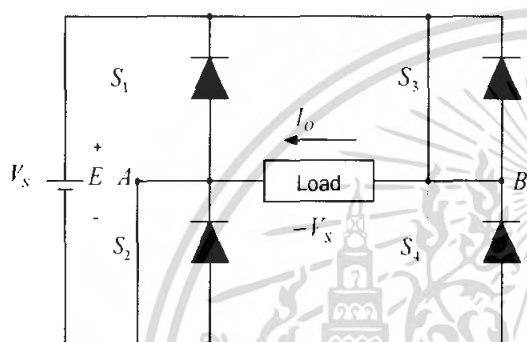
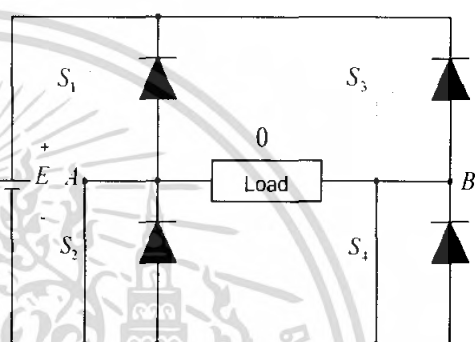
อินเวอร์เตอร์เอชบริดจ์จะมีลักษณะการสวิตช์ดังแสดงในตารางที่ 2.1 สามารถวิเคราะห์แรงดันที่ตกคร่อมจุด A และจุด B ได้เป็น 3 ระดับแรงดันคือ $+E$, $-E$ และระดับศูนย์ อินเวอร์เตอร์เอชบริดจ์ในรูปที่ 2.2 มีหลักการทำงานดังนี้คือ ถ้าสวิตช์ S_1 และ S_4 ทำงานพร้อมกันแรงดันตกคร่อมจุด A และจุด B, V_{AB} มีค่าเป็นบวก และทางเดินของกระแสคือ I_o ดังแสดงในรูปที่ 2.3 (ก) และถ้าสวิตช์ S_2 และ S_3 ทำงานพร้อมกันแรงดันตกคร่อมจุด A และจุด B, V_{AB} มีค่าเป็นลบ ดังแสดงในรูปที่ 2.3 (ค)

ตารางที่ 2.1 ลักษณะการสวิตช์ของอินเวอร์เตอร์เอชบริดจ์

สวิตช์ที่นำกระแส	แรงดันเอาต์พุต V_{AB}
S_1, S_4	$+E$
S_2, S_3	$-E$
S_1, S_3 หรือ S_2, S_4	0

ในกรณีที่แรงดันตกคร่อมจุด A และจุด B, V_{AB} มีค่าเป็นศูนย์ สามารถเกิดได้ 2 กรณีคือกรณีที่หนึ่ง สวิตช์ S_1 และ S_3 ทำงานพร้อมกัน ส่วน S_2 และ S_4 หยุดทำงาน ดังแสดงในรูปที่ 2.3 (ข) กรณีที่สอง สวิตช์ S_2 และ S_4 ทำงานพร้อมกัน ส่วน S_1 และ S_3 หยุดทำงานดังแสดงในรูป 2.3(ง)

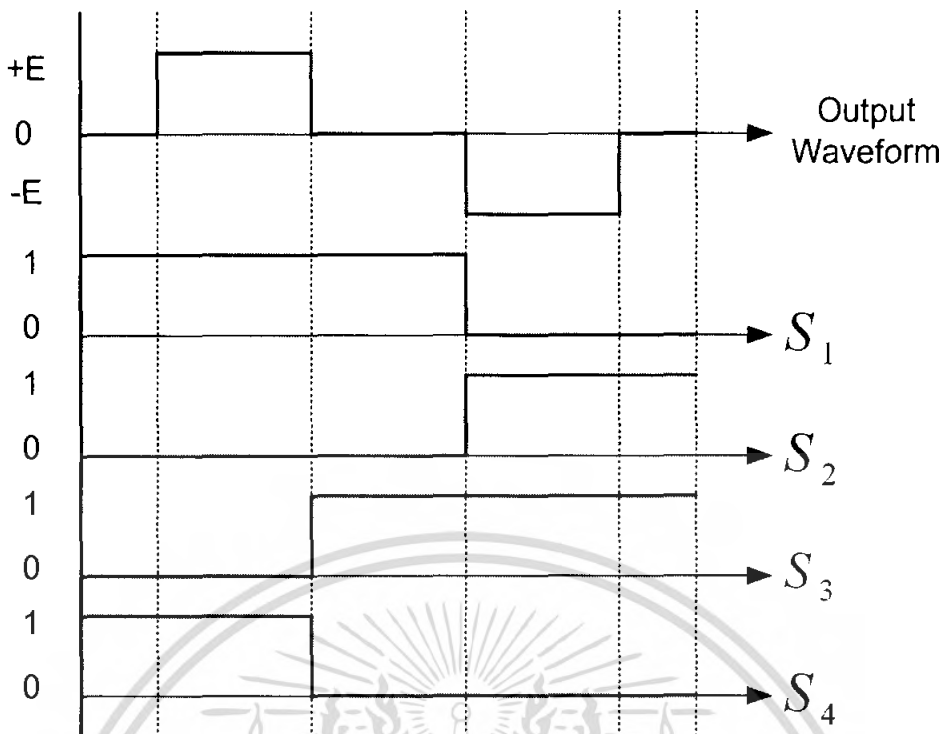
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ก) สวิตช์ S_1 และ S_4 นำกระแสข) สวิตช์ S_1 และ S_3 นำกระแสค) สวิตช์ S_2 และ S_3 นำกระแสง) สวิตช์ S_2 และ S_4 นำกระแส

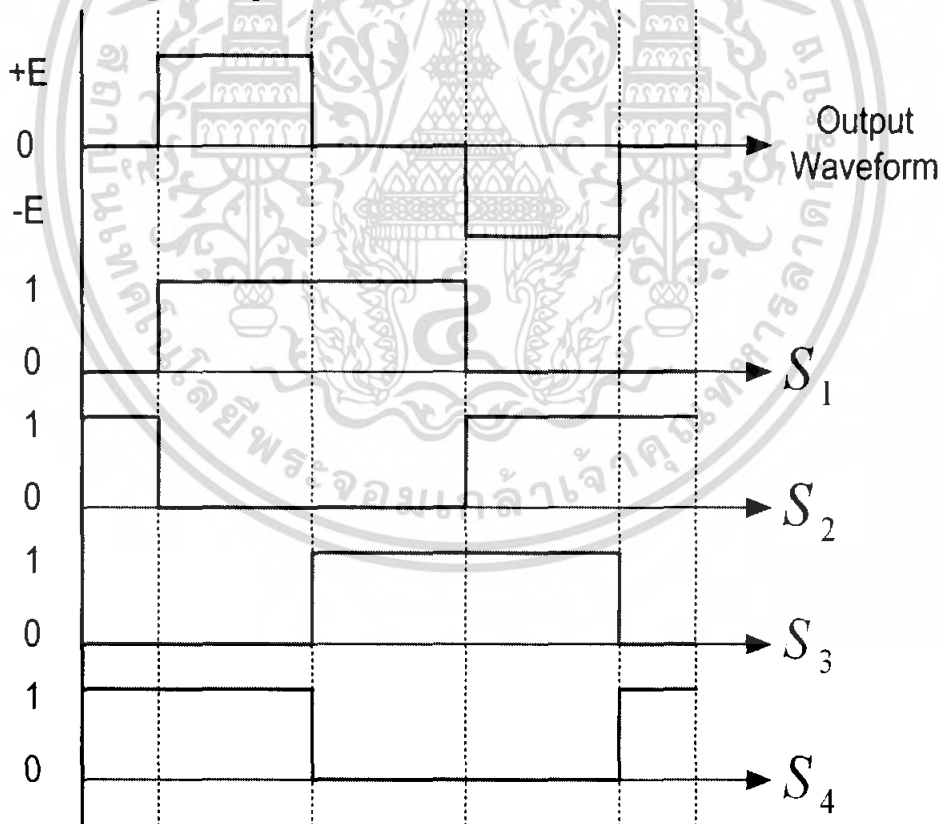
รูปที่ 2.3 ลักษณะการทำงานของสวิตช์ในอินเวอร์เตอร์เอชบริดจ์

สัญญาณเกทในรูปที่ 2.4 แสดงรูปแบบการสวิตช์ด้วยวิธี Repeated Zero-level ด้วยวิธีนี้ แรงดันตกคร่อมจุด A และจุด B ที่เป็นศูนย์ทั้งหมด เกิดจากสวิตช์ S_1 และ S_3 ทำงาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.4 รูปแบบการสวิตช์ด้วยวิธี Repeated zero-level



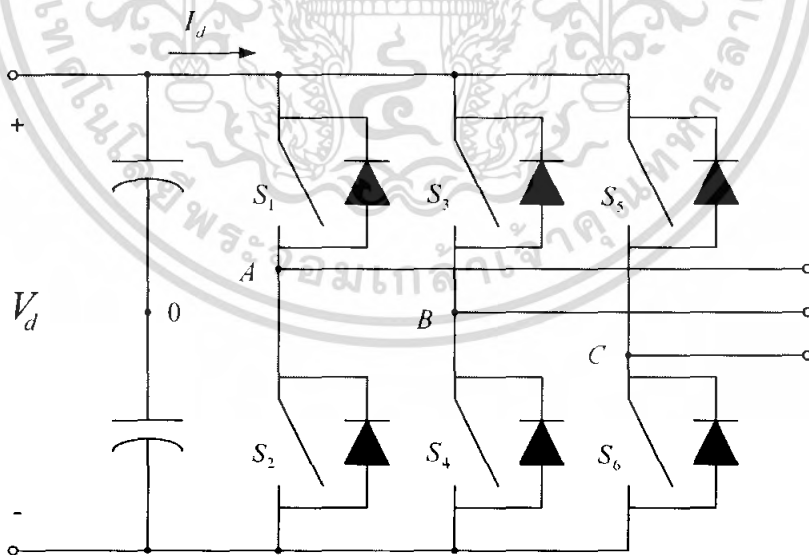
รูปที่ 2.5 รูปแบบการสวิตช์ด้วยวิธี Swapped zero-level

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อสัญญาณเกทมีระดับเป็น 1 แทนการทำงานของสวิตช์ ส่วนเมื่อสัญญาณเกทมีระดับเป็น 0 แทนการหยุดการทำงานของสวิตช์ ซึ่งจากรูปที่ 2.4 พบว่าสวิตช์ S_1 และ S_3 ใช้กำลังงาน และเกิดความร้อนมากกว่าสวิตช์อีกสองตัว เพื่อหลีกเลี่ยงปัญหาดังกล่าว จึงได้เสนอรูปแบบการสวิตช์ด้วยวิธี Swapped zero-level ด้วยวิธีนี้แรงดันตกคร่อมจุด A และ B เป็นศูนย์ เกิดได้ 2 กรณี กรณีแรก สวิตช์ S_1 และ S_2 ทำงาน กรณีที่สอง S_3 และ S_4 ทำงาน ด้วยวิธีนี้เวลาในการทำงานของสวิตช์แต่ละตัวจะใช้เวลาเท่ากันดังแสดงในรูปที่ 2.5 ซึ่งรูปแบบการสวิตช์แบบนี้จะช่วยลดปัญหาดังกล่าวได้

2.4 อินเวอร์เตอร์ 3 เฟส (3-Phase Inverter) [3]

การแปลงกำลังไฟฟ้าจากแรงดันไฟฟ้ากระแสตรงเป็นไฟฟ้ากระแสสลับให้กับโหลดสามเฟสนิยมแปลงกำลังไฟฟ้าผ่านอินเวอร์เตอร์สามเฟสซึ่งจะเหมาะกับการทำงานที่ต้องการกำลังไฟฟ้าสูงเพราะถ้าหากจะใช้อินเวอร์เตอร์เฟสเดียวแบบฟูลบริดจ์จำนวนสามชุดก็ได้ แต่ต้องใช้สวิตช์จำนวนถึง 12 ตัวนอกจากนั้นยังต้องอาศัยการควบคุมที่ทำให้แต่ละเฟสต่างกัน 120 องศา ของความถี่หลักมูล จึงไม่เหมาะที่จะเลือกใช้อินเวอร์เตอร์เฟสเดียวจำนวนสามตัว จึงได้มีการพัฒนาอินเวอร์เตอร์ 3 เฟสขึ้นมาใช้ที่ควบคุมแรงดันไฟฟ้าด้านนอกได้ทั้งขนาดและความถี่ เช่นในรูปที่ จะเห็นได้ว่ามีจำนวนสวิตช์และไดโอดจำนวนอย่างละ 6 ตัว และประกอบด้วยสามกิ่งหรือสามเฟส



รูปที่ 2.6 อินเวอร์เตอร์ 3 เฟส

อินเวอร์เตอร์สามเฟสเมื่อทำงานในย่านรูปคลื่นสี่เหลี่ยม

อินเวอร์เตอร์สามเฟสที่ทำงานในย่านรูปคลื่นสี่เหลี่ยม จะเหมาะสำหรับใช้กับแหล่งจ่ายแรงดันไฟฟ้ากระแสตรงที่สามารถปรับระดับแรงดันไฟฟ้าระหว่างสาย เพื่อใช้ในการปรับค่าระดับแรงดันไฟฟ้าด้านออก รูปที่ แสดงรูปคลื่นสี่เหลี่ยมที่มีช่วงเวลานำกระแส 180 องศา การทำงานของอินเวอร์เตอร์ 3 เฟส จะมี 6 ลำดับดังตาราง

ตารางที่ 2.2 การทำงานของสวิตช์ทั้ง 6 ตัวของอินเวอร์เตอร์ 3 เฟส

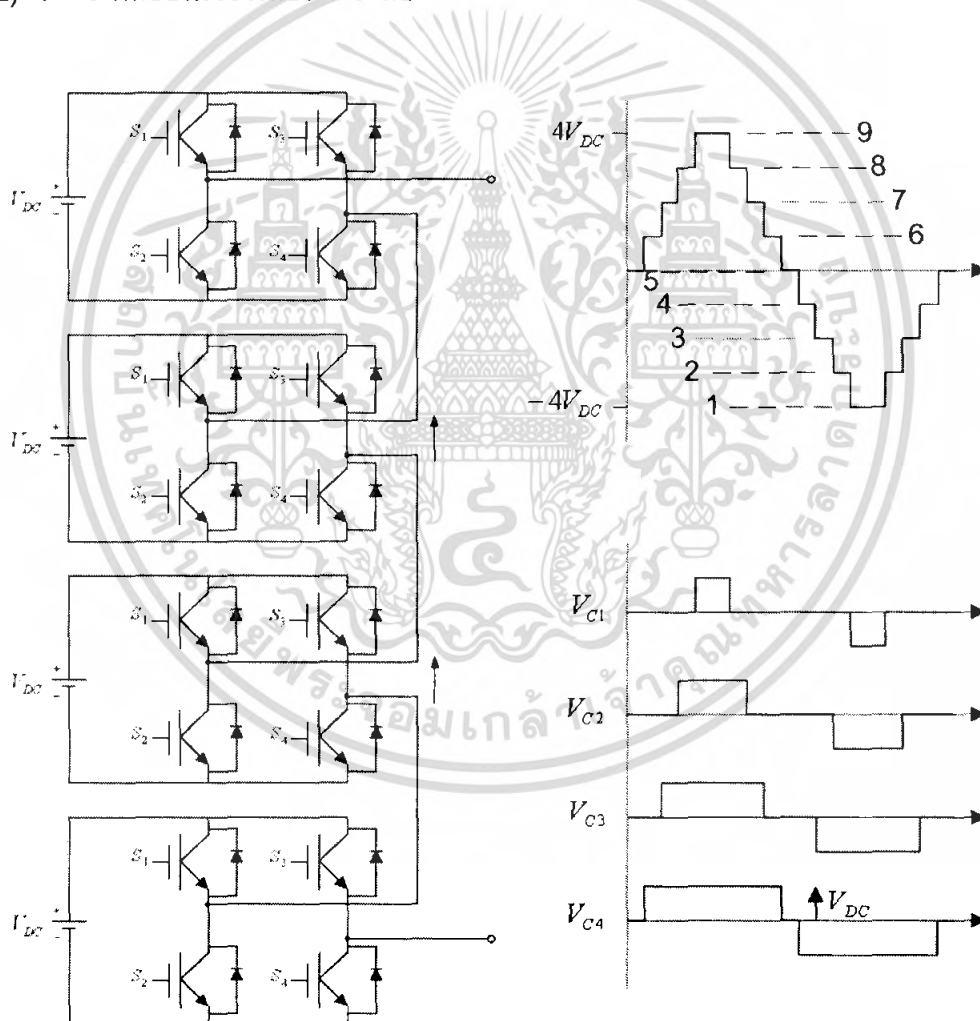
	T_{A+}	T_{A-}	T_{B+}	T_{B-}	T_{C+}	T_{C-}
Step1	On	Off	Off	On	On	Off
Step2	On	Off	Off	On	Off	On
Step3	On	Off	On	Off	Off	On
Step4	Off	On	On	Off	Off	On
Step5	Off	On	On	Off	On	Off
Step6	Off	On	Off	On	On	Off

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.5 อินเวอร์เตอร์หลายระดับ (Multilevel Inveretr) [2]

เมื่อต้องการอินเวอร์เตอร์ที่มีกำลังไฟฟ้าสูงระดับเมกะวัตต์ จะไม่สามารถหาสวิตช์อิเล็กทรอนิกส์กำลังที่ต่อตรงกับกริดที่มีแรงดันระดับ 2.2kVหรือ22kV ได้เป็นต้น ด้วยเหตุนี้เองจึงจำเป็นต้องประยุกต์ใช้อินเวอร์เตอร์หลายระดับเพื่อทำงานที่ระดับแรงดันสูงได้ โดยหลักการของอินเวอร์เตอร์หลายระดับ คือการรวมสวิตช์อิเล็กทรอนิกส์กำลังและแหล่งจ่ายแรงดันจากตัวเก็บประจุเพื่อให้ได้แรงดันไฟฟ้าด้านออกเป็นขั้น ๆ การสับเปลี่ยนกระแสของสวิตช์จะทำให้ตัวเก็บประจุต่อกับแรงดันฟ้าสูงด้านออก ในขณะที่ตัวสวิตช์เองจะได้รับแรงดันน้อยลง

จากรูปที่2.7 หากต้องการสร้างอินเวอร์เตอร์หลายระดับ 9 ระดับจะต้องใช้อุปกรณ์สวิตซ์ 16 ตัว โดยสามารถคำนวณเป็นสูตรเพื่อหาระดับได้ดังนี้ ((จำนวนสวิตซ์/2) + 1 เช่น $((16/2)+1 = 9$ ก็คืออินเวอร์เตอร์ 9 ระดับ



รูปที่2.7 ส่วนประกอบและการทำงานของอินเวอร์เตอร์หลายระดับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ข้อดีและข้อเสียของอินเวอร์เตอร์หลายระดับ

อินเวอร์เตอร์หลายระดับมีผลดีที่มากกว่าอินเวอร์เตอร์ทั่วไปสองระดับโดยใช้สวิตช์ความถี่สูงแบบPWM ซึ่งจะมีลักษณะเด่นตามสรุปได้ดังนี้

- รูปคลื่นขั้นบันไดมีคุณภาพที่ดี (Staircase waveform quality) : อินเวอร์เตอร์หลายระดับไม่เพียงกำเนิดแรงดันที่มีความบิดเพี้ยนน้อยแล้ว แต่ยังลดปัญหาที่เกิดจาก EMC ลดลง
 - คอมมอนโหมดโวลต์เดจ (Common-mode Voltage) : อินเวอร์เตอร์หลายระดับจะสร้างคอมมอนโหมดโวลต์เดจขึ้นมาทำให้สามารถลดความตึงเครียดของแบร์ริงของมอเตอร์ที่ต่อเข้ากับอินเวอร์เตอร์หลายระดับ
 - กระแสขาเข้า (Input Current) : อินเวอร์เตอร์หลายระดับสามารถนำกระแสขาเข้าที่มีความบิดเพี้ยนต่ำ
 - ความถี่สวิตช์ (Switching Frequency) : อินเวอร์เตอร์หลายระดับสามารถทำงานได้ทั้งความถี่มูลฐานและความถี่สูงอย่าง PWM
- แต่อินเวอร์เตอร์หลายระดับนั้นยังมีข้อเสียอยู่เช่นกันคือ อินเวอร์เตอร์หลายระดับจะใช้จำนวนสวิตช์มาก และสวิตช์แต่ละตัวก็ต้องมีวงจรถับเกิดทำให้เกิดความซับซ้อนและสิ้นเปลือง

2.6 สรุป

ในบทนี้เนื้อหาส่วนใหญ่จะเป็นการกล่าวถึงทฤษฎีพื้นฐานของอินเวอร์เตอร์ที่นำมาใช้ในอินเวอร์เตอร์ไฮบริด ทั้งอินเวอร์เตอร์หลักและอินเวอร์เตอร์รอง ที่ได้อธิบายถึงหลักการทำงานของอินเวอร์เตอร์แต่ละชนิด เพื่อที่จะนำเอาทฤษฎีและหลักการดังกล่าวมาประยุกต์เพื่อสร้างอินเวอร์เตอร์ไฮบริด

บทที่ 3 ทฤษฎีของอินเวอร์เตอร์ไฮบริด

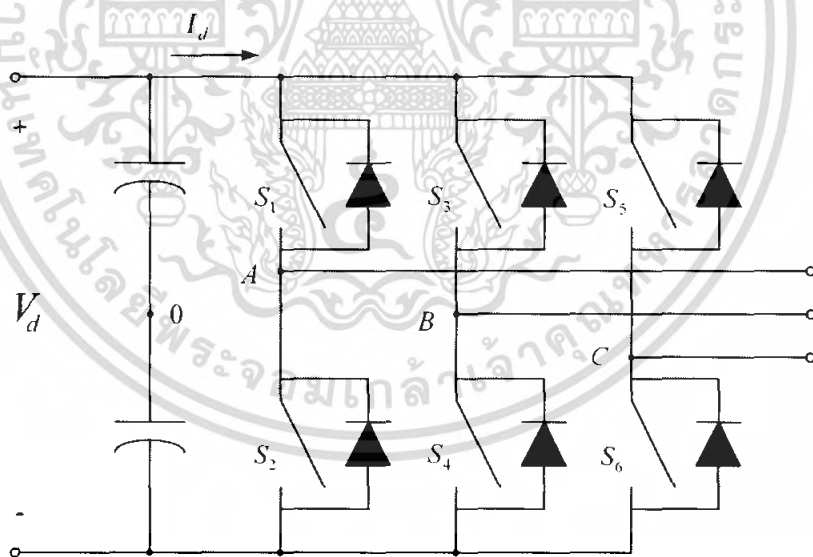
3.1 บทนำ

จากทฤษฎีที่เกี่ยวข้องในบทที่ 2 ทำให้ทราบถึงข้อดีข้อเสียของอินเวอร์เตอร์หลายระดับ ซึ่งโดยหลักแล้วข้อเสียของอินเวอร์เตอร์หลายระดับนั้นจะมีการใช้สวิตช์กำลังที่มากทำให้สิ้นเปลืองและทำให้เกิดความสูญเสียเนื่องจากสวิตช์กำลังอีกด้วย การประยุกต์ที่นำเอาอินเวอร์เตอร์สามเฟสทั่วไปแบบ 6 สวิตช์กำลัง มาคาสเกตทำอินเวอร์เตอร์ไฮบริดก็เป็นอีกวิธีการหนึ่งที่จะช่วยลดจำนวนสวิตช์กำลัง และยังมีแรงดันขาออกที่มาก เป็นการปรับปรุงให้อินเวอร์เตอร์หลายระดับมีประสิทธิภาพในการทำงานมากขึ้น

3.2 โครงสร้างของอินเวอร์เตอร์ไฮบริด

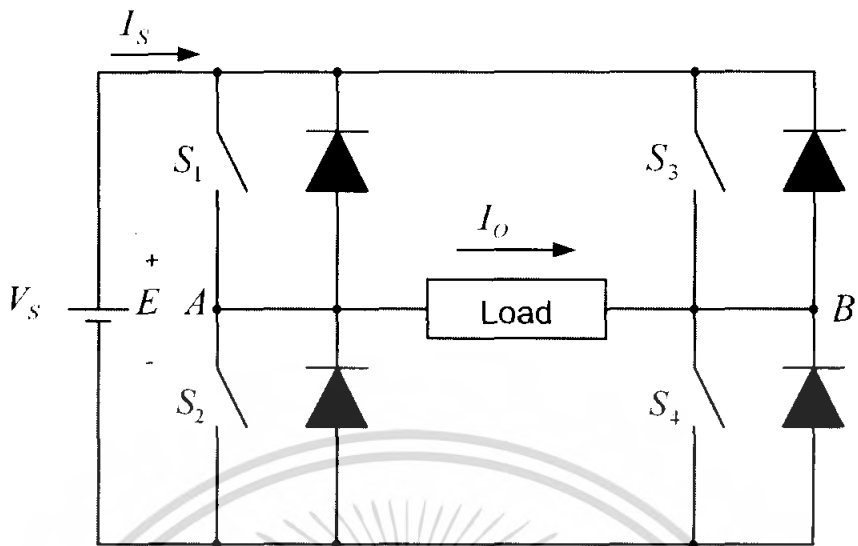
โครงสร้างของไฮบริดอินเวอร์เตอร์ประกอบไปด้วยโครงสร้างของอินเวอร์เตอร์หลักคือ อินเวอร์เตอร์ ชนิด อินเวอร์เตอร์สามเฟสทั่วไปแบบ 6 สวิตช์กำลัง และอินเวอร์เตอร์รองชนิด เอชบริดจ์ 4 สวิตช์กำลัง

3.2.1 โครงสร้างของอินเวอร์เตอร์หลัก อินเวอร์เตอร์สามเฟสทั่วไปแบบ 6 สวิตช์กำลัง



รูปที่ 3.1 โครงสร้างของอินเวอร์เตอร์ 3 เฟส

3.2.2 โครงสร้างของอินเวอร์เตอร์รอง อินเวอร์เตอร์ ชนิดเอชบริดจ์ 4 สวิตช์กำลัง

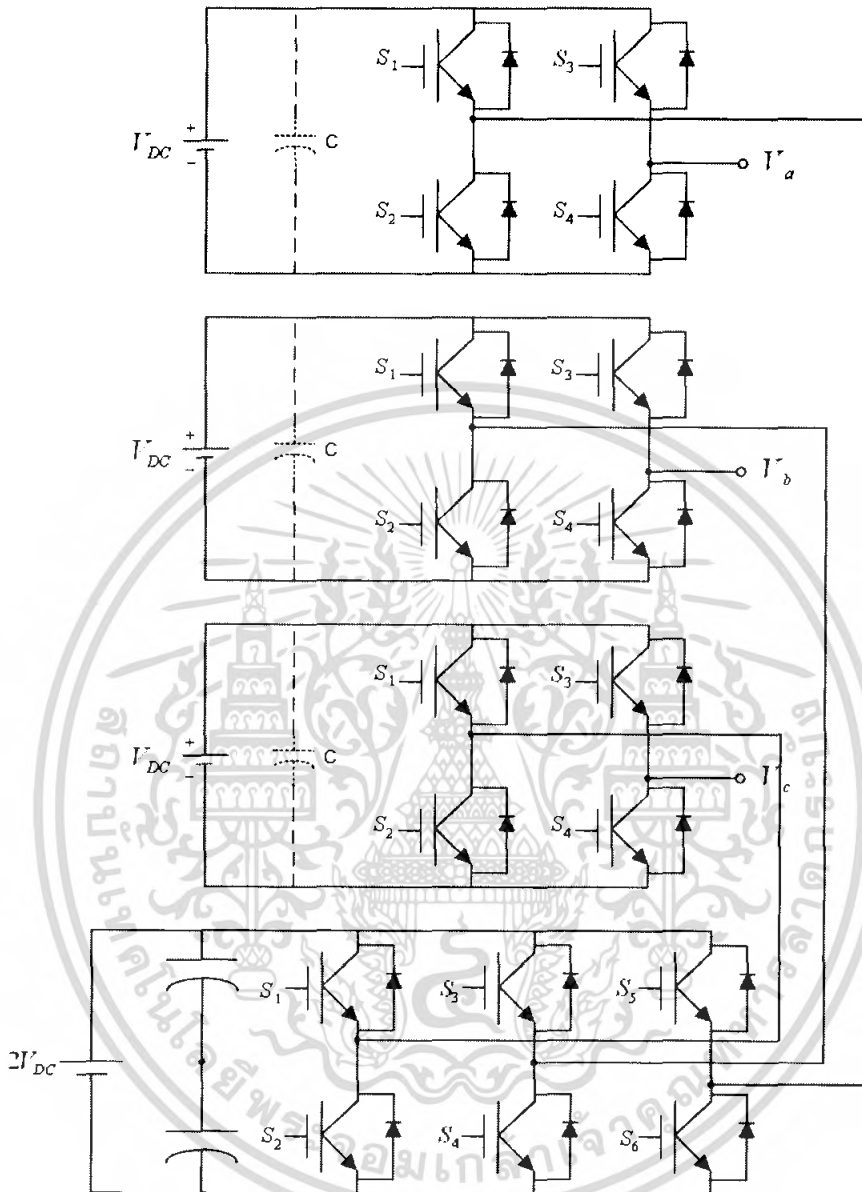


รูปที่ 3.2 โครงสร้างของอินเวอร์เตอร์เอชบริดจ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

3.2.3 โครงสร้างของอินเวอร์เตอร์ไฮบริด โครงสร้างของอินเวอร์เตอร์ไฮบริดซึ่งเป็นการรวมกันแบบคาสเคดของอินเวอร์เตอร์หลักและอินเวอร์เตอร์รอง



รูปที่ 3.3 โครงสร้างของอินเวอร์เตอร์ไฮบริด

81792

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.3 หลักการกำเนิดสัญญาณ PWM ของอินเวอร์เตอร์ไฮบริด

หลักการกำเนิดสัญญาณ PWM ที่จะควบคุมไฮบริดอินเวอร์เตอร์หลายระดับ จะนำเอาแรงดันเอาต์พุตของอินเวอร์เตอร์ทั้งสองมาอนุกรมกัน ซึ่งจะทำให้ได้ไฮบริดอินเวอร์เตอร์หลายระดับ มีแรงดันเอาต์พุตแบบ PWM แบบขั้นบันได(Stair cases) ที่สามารถรองรับการใช้งานที่ระดับแรงดันและกำลังไฟฟ้าสูงขึ้นได้ สำหรับโครงงานนี้อินเวอร์เตอร์ชุดหลักจะใช้สัญญาณควบคุมแบบขั้นบันได(180 °) ส่วนอินเวอร์เตอร์รองจะใช้สัญญาณควบคุมแบบ SPWM (Sinusoidal PWM) จากที่ทั้งสองสัญญาณนั้นต่างกันสัญญาณ SPWM ของอินเวอร์เตอร์รอง จึงต้องถูกเปลี่ยนแปลงสัญญาณไซน์อ้างอิงปกติ เพื่อให้ทำงานร่วมกับสัญญาณขั้นบันไดของอินเวอร์เตอร์หลัก ซึ่งแสดงใน (5)

$$f(t) = \begin{cases} m_a \sin(\omega t) - \frac{1}{2}; T = 0 - \pi \\ m_a \sin(\omega t) + \frac{1}{2}; T = \pi - 2\pi \end{cases} \quad (5)$$

$f(t)$ = สัญญาณอ้างอิง PWM ของอินเวอร์เตอร์รอง

m_a = ดัชนีการมอดดูเลต(0-1.0)

T = คาบเวลาของรูปคลื่น

สัญญาณพาหะ ที่ใช้จะเป็นสัญญาณรูปสามเหลี่ยมแบบหลายแถบ สำหรับโครงงานนี้จะใช้สัญญาณจำนวนสองแถบโดยจำนวนแถบบริดจ์ของสามเหลี่ยมนั้นจะขึ้นอยู่กับจำนวนของอินเวอร์เตอร์ไฮบริดจ์ที่ใช้ต่อเฟส และความกว้างของสัญญาณ PWM คำนวณได้จาก (6) (7)

$$\frac{T_{PW,A}}{T_C} = \begin{cases} 2|f(t)|; f(t) \geq Tri_A \\ 0; f(t) < Tri_A \end{cases} \quad (6)$$

$$\frac{T_{PW,B}}{T_C} = \begin{cases} 2|f(t)|; f(t) \leq Tri_B \\ 0; f(t) > Tri_B \end{cases} \quad (7)$$

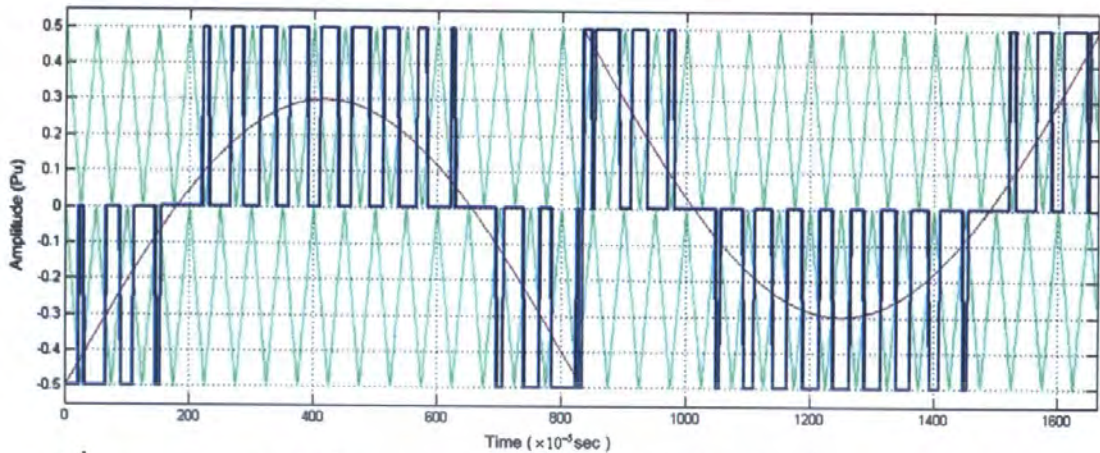
$T_{PW,B}$ = ความกว้างพัลส์ PWM

$T_{PW,A}$ = ความกว้างพัลส์ PWM

T_C = คาบเวลาของรูปคลื่นพาหะ

Tri_B = แอมพลิจูดของพาหะสามเหลี่ยมของ S_2 และ S_4

Tri_A = แอมพลิจูดของพาหะสามเหลี่ยมของ S_1 และ S_3



รูปที่ 3.4 แสดงการกำเนิดสัญญาณ PWM สำหรับอินเวอร์เตอร์รองซึ่งประกอบด้วยสัญญาณอ้างอิง สัญญาณพาหะสามเหลี่ยม และสัญญาณเอาต์พุตของอินเวอร์เตอร์รอง

3.4 สรุป

จากทฤษฎีของอินเวอร์เตอร์ไฮบริด และหลักการการกำเนิดสัญญาณ PWM สำหรับอินเวอร์เตอร์รองก็จะนำไปใช้ในการออกแบบการจำลองการทำงานในโปรแกรม MATLAB/SIMULINK และออกแบบวงสร้างอินเวอร์เตอร์ไฮบริดต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

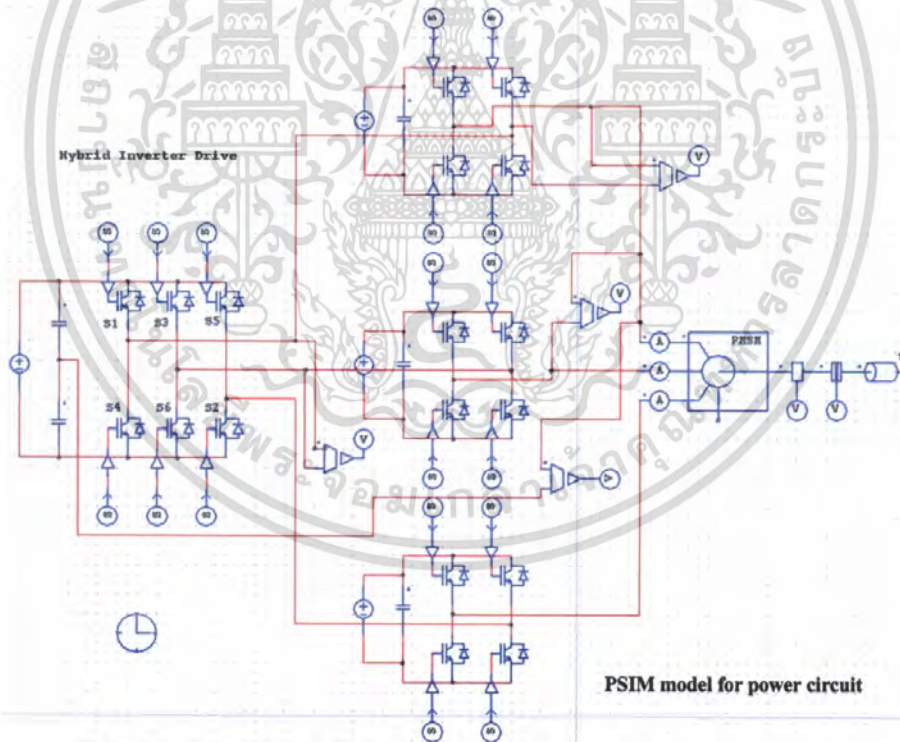
การจำลองการทำงานของอินเวอร์เตอร์ไฮบริด

4.1 บทนำ

ในบทนี้จะกล่าวถึงการใช้โปรแกรมคอมพิวเตอร์ช่วยในการจำลองการทำงานของอินเวอร์เตอร์ไฮบริดเพื่อตรวจสอบการทำงานที่สภาวะต่างๆของอินเวอร์เตอร์

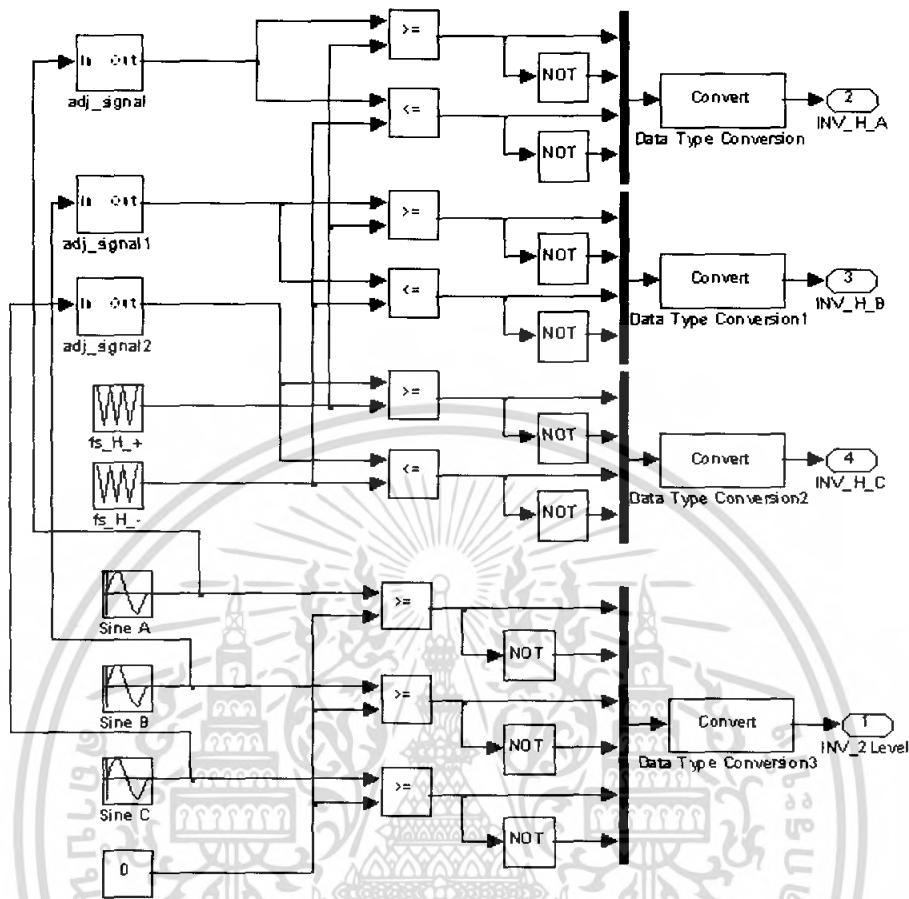
4.2 การจำลองการทำงานของอินเวอร์เตอร์ไฮบริดด้วยโปรแกรมคอมพิวเตอร์

โปรแกรมที่ใช้ในการจำลองการทำงานของอินเวอร์เตอร์ไฮบริดคือ โปรแกรม Simulink และโปรแกรม PSIM โดยจะให้โปรแกรม PSIMทำหน้าที่เป็นฮาร์ดแวร์ของอินเวอร์เตอร์ไฮบริด ดังแสดงในรูปที่4.1 และให้โปรแกรม Simulink ทำหน้าที่เป็นส่วนควบคุมวงจร ดังแสดงในรูปที่4.2



รูปที่ 4.1 การจำลองอินเวอร์เตอร์ไฮบริดโดยใช้โปรแกรม PSIM

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

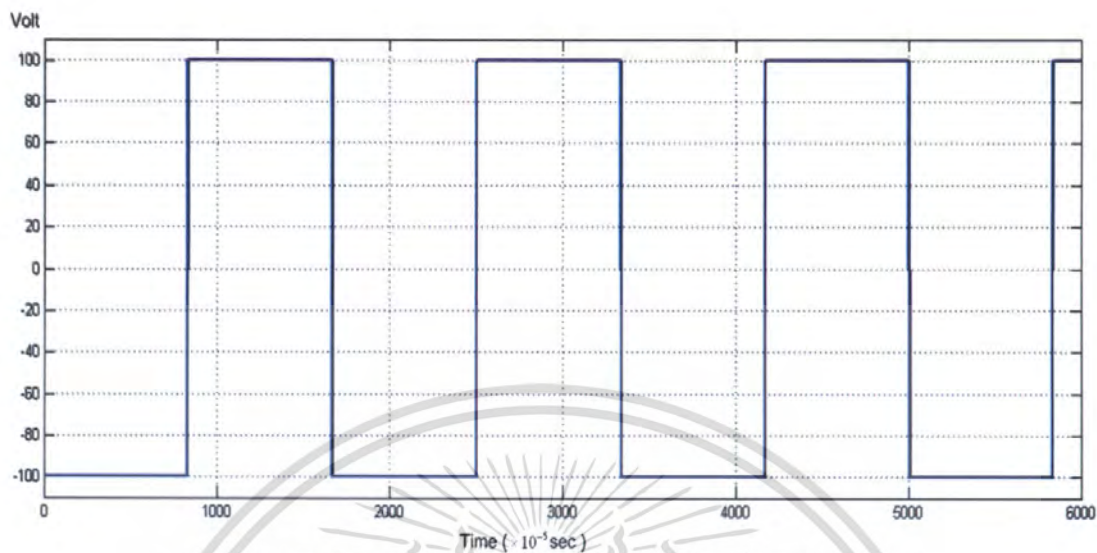


รูปที่ 4.2 การสร้างสัญญาณPWMโดยใช้โปรแกรมSimulink

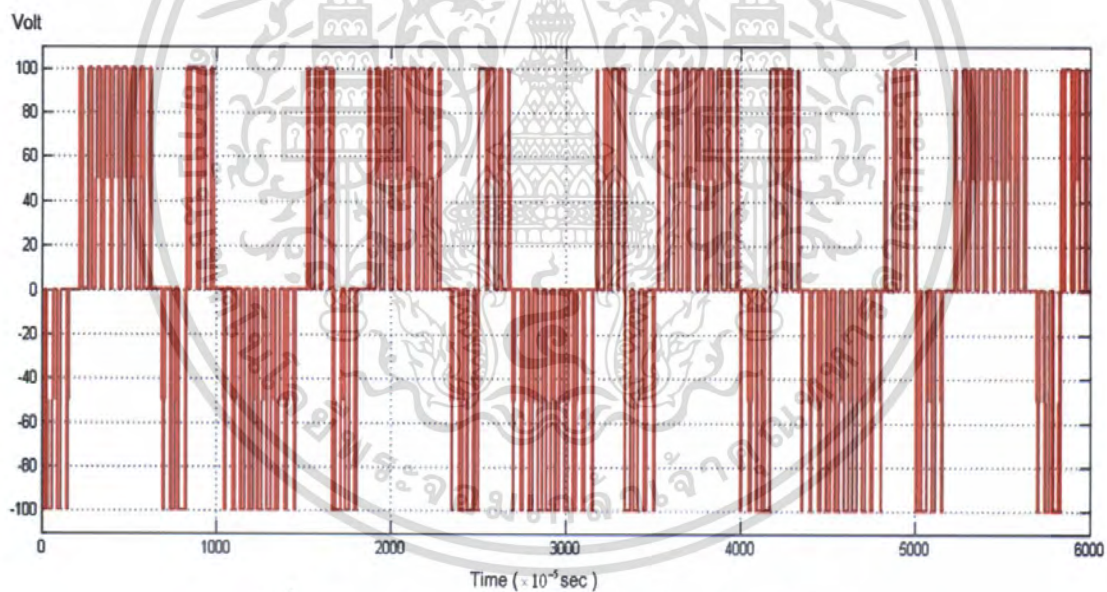
4.3 ผลการจำลองการทำงานของอินเวอร์เตอร์ไฮบริด

การปรับเปลี่ยนค่าแรงดันเอาต์พุตสามารถทำงานได้โดยการปรับค่า m_a ทั้งนี้การควบคุมนั้นขึ้นอยู่กับ การนำไปประยุกต์ใช้งาน เราสามารถใช้งานอินเวอร์เตอร์หลักเพียงตัวเดียว ในโหมด PWM จากนั้น เมื่อความถี่สูงขึ้นอินเวอร์เตอร์รองก็จะทำงานในโหมด PWM ส่วนอินเวอร์เตอร์หลักจะทำงานในโหมดรูปคลื่นสี่เหลี่ยมดังแสดงในรูปที่ 4.3 และ รูปที่ 4.4 เมื่อทำการวัดค่าในแต่ละเฟส ก็จะได้กราฟแสดงค่าแรงดันเฟสในแต่ละเฟสดังรูปที่ 4.5 – รูปที่ 4.7 และทำการวัดค่าแรงดันไลน์ ได้ค่าดังแสดงในรูปที่ 4.8 – รูปที่ 4.10 ส่วนในรูปที่ 4.11 คือผลการจำลองของรูปคลื่นกระแสและแรงดันเอาต์พุตของอินเวอร์เตอร์ไฮบริด ในขณะที่จ่ายโหลดให้กับมอเตอร์แบบ PMSM (Permanent Magnet Synchronous Machine) ที่ m_a 0.9/1.0 ความถี่ฟันดาเมนทอล 60Hz และความถี่สวิตช์ของอินเวอร์เตอร์รองเท่ากับ 2kHz จากผลการจำลองในรูปที่ 4.3 และ 4.4 จะเห็นได้ว่า เราสามารถ บายพาส อินเวอร์เตอร์รองในกรณีที่เกิดความผิดปกติในอินเวอร์เตอร์รอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

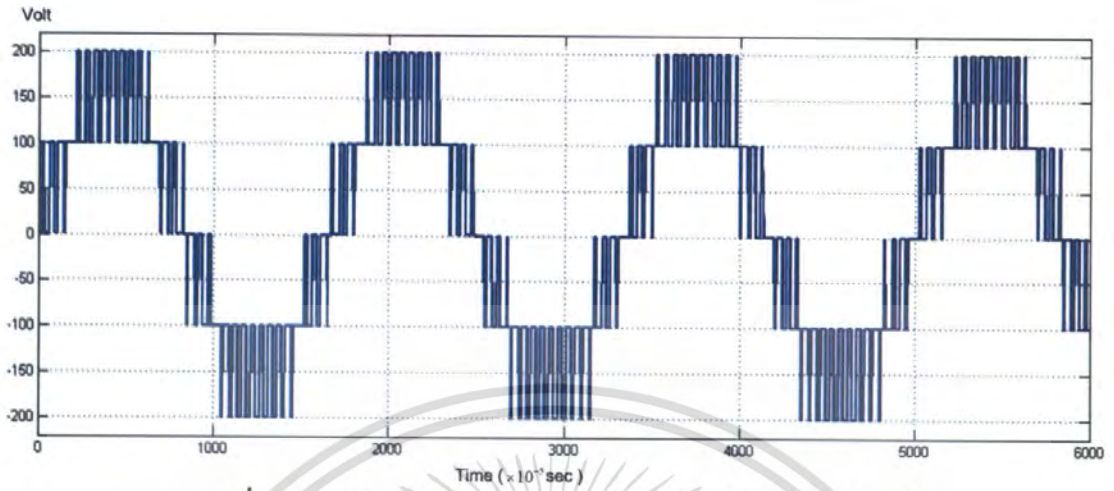


รูปที่ 4.3 แรงดันเอาต์พุตของอินเวอร์เตอร์หลัก (Square wave)

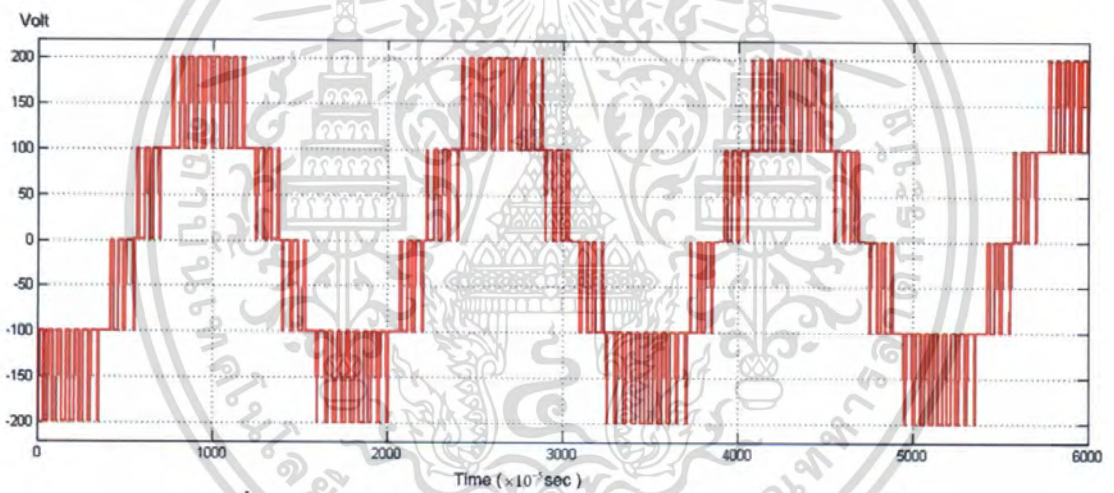


รูปที่ 4.4 แรงดันเอาต์พุตของอินเวอร์เตอร์รอง (PWM)

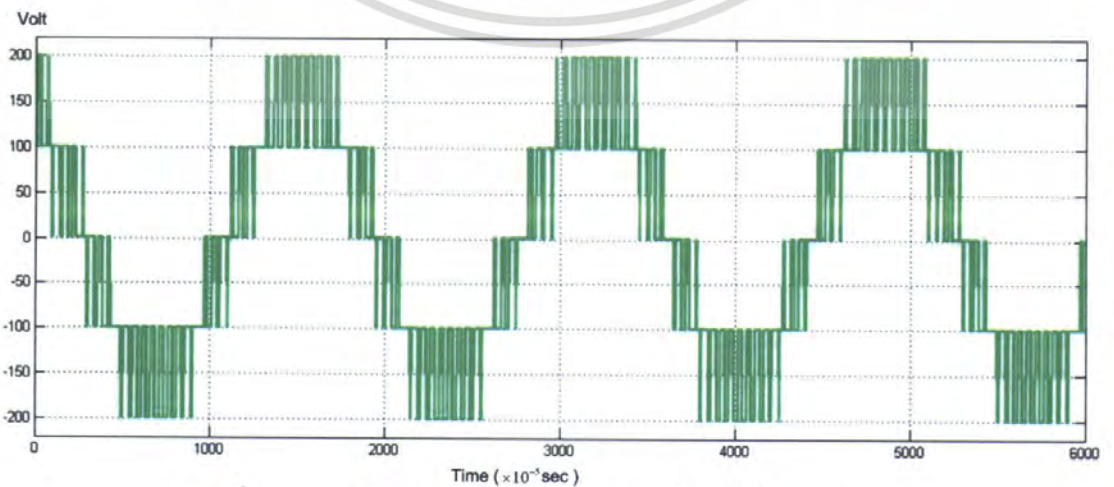
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.5 แรงดันเฟสเอท์พุด เฟส A ของไฮบริดอินเวอร์เตอร์

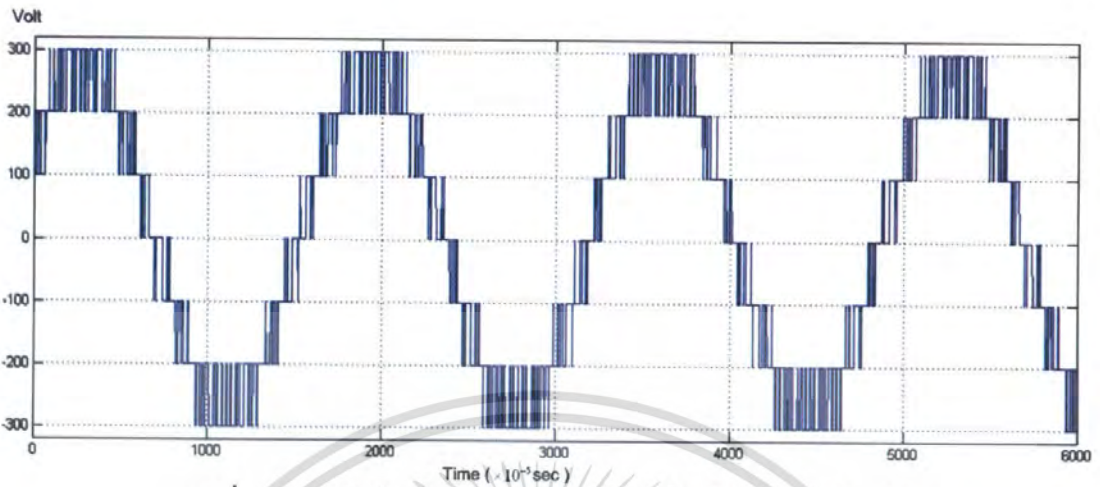


รูปที่ 4.6 แรงดันเฟสเอท์พุด เฟส B ของไฮบริดอินเวอร์เตอร์

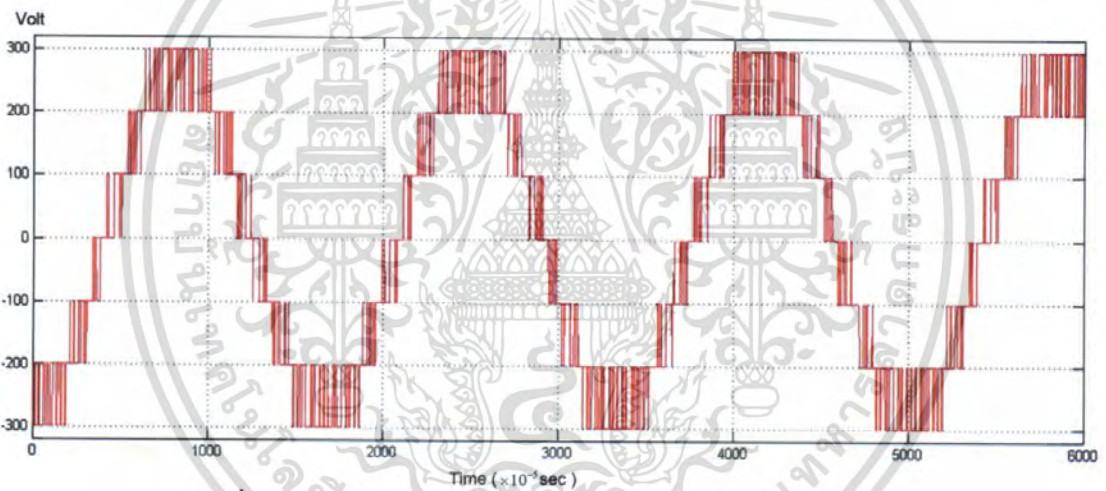


รูปที่ 4.7 แรงดันเฟสเอท์พุด เฟส C ของไฮบริดอินเวอร์เตอร์

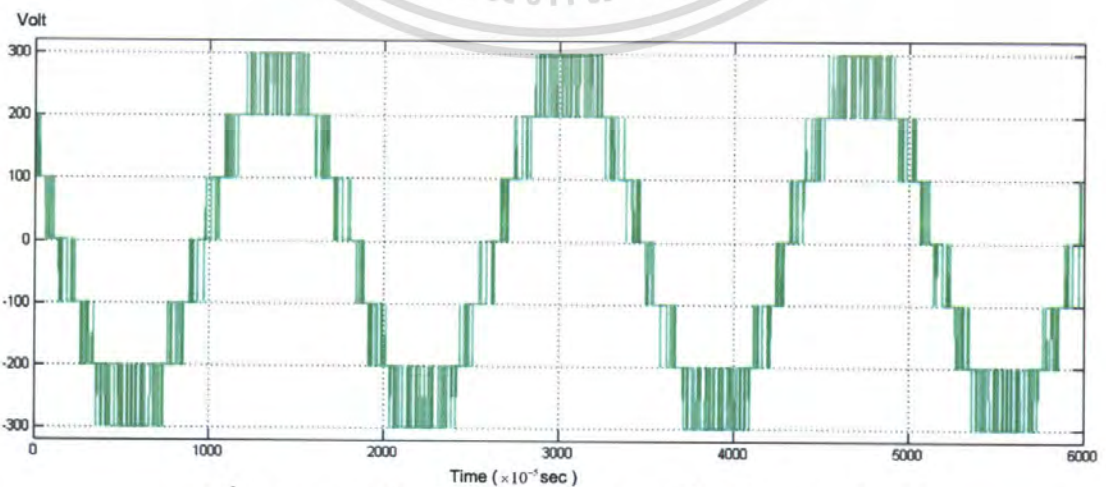
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อผู้ผู้ใดเห็นจำเป็นต้องดำเนินการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.8 แรงดันไลน์เอ๊าท์พุท เฟส A ของไฮบริดอินเวอร์เตอร์

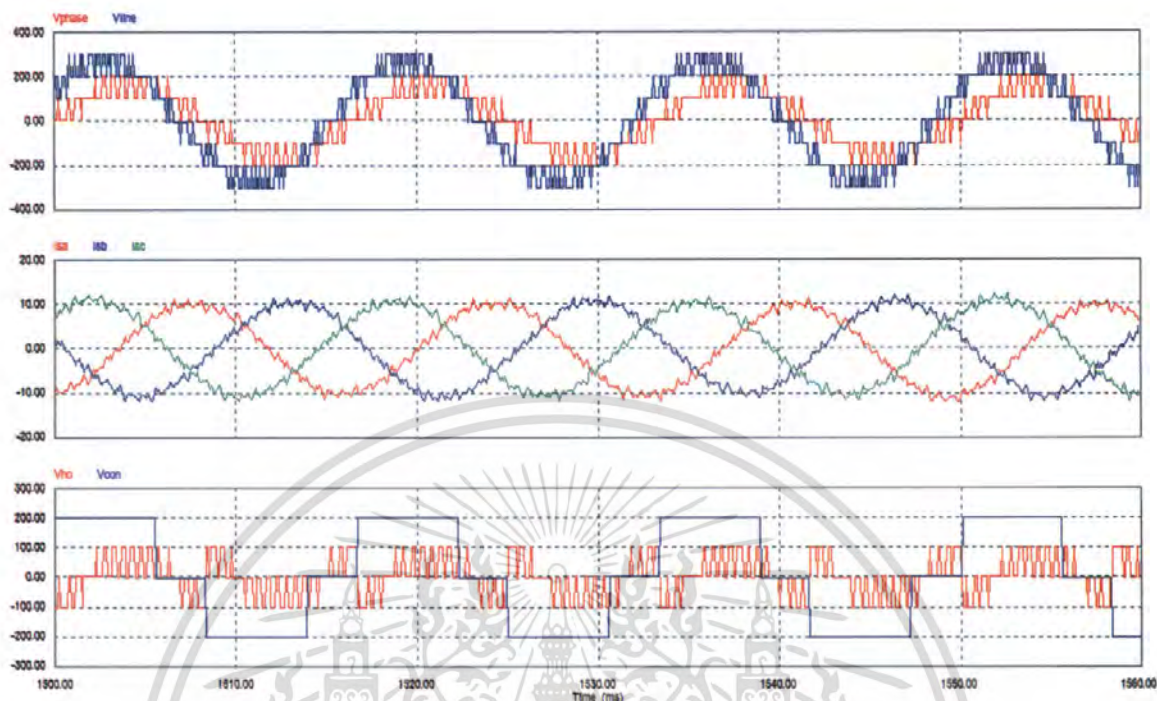


รูปที่ 4.9 แรงดันไลน์เอ๊าท์พุท เฟส B ของไฮบริดอินเวอร์เตอร์



รูปที่ 4.10 แรงดันไลน์เอ๊าท์พุท เฟส C ของไฮบริดอินเวอร์เตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.11 แรงดันไลน์ แรงดันเฟส และกระแสไลน์เอ๊าท์พุทของไฮบริดอินเวอร์เตอร์
ที่ $m_a = 0.9/1.0$

4.4 สรุป

จากผลการจำลองการทำงานของอินเวอร์เตอร์ไฮบริดในรูปที่ 4.3 – รูปที่ 4.11 จะเห็นว่าอินเวอร์เตอร์ไฮบริดสามารถประยุกต์ใช้ในงานแบบอินเวอร์เตอร์หลายระดับได้ อย่างไรก็ตามในการประยุกต์ใช้งานบางชนิดที่ต้องการจุดรวมนิวทรอลที่จุดเชื่อมต่อกาปาซิเตอร์ที่อินเวอร์เตอร์หลัก ดังนั้นถ้าแรงดันไฟฟ้ากระแสตรงที่คาปาซิเตอร์ไม่สมดุล จะทำให้มีกระแสไหลวนในสายนิวทรอลได้

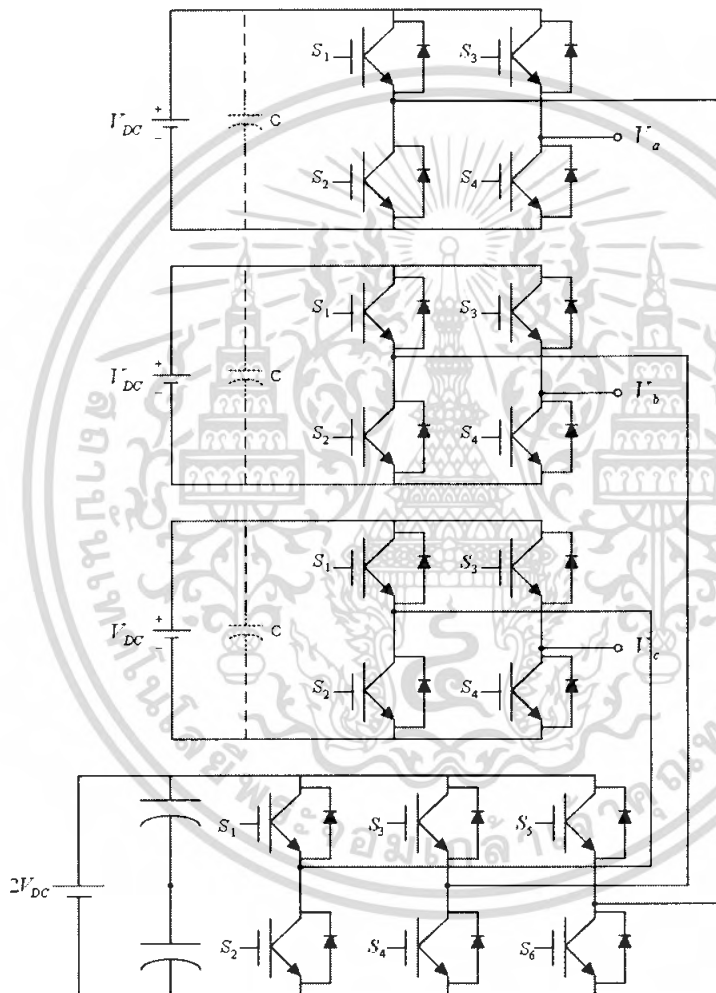
บทที่ 5

การออกแบบไฮบริดอินเวอร์เตอร์

5.1 บทนำ

ในบทนี้จะกล่าวถึง การออกแบบสร้างอินเวอร์เตอร์ไฮบริดเพื่อขับเคลื่อนมอเตอร์ ซึ่งจะประกอบไปด้วย วงจรกำลัง และวงจรควบคุม ซึ่งในวงจรกำลังจะมีสองส่วนคือ อินเวอร์เตอร์หลักเป็นอินเวอร์เตอร์ 3 เฟส และอินเวอร์เตอร์รอง เป็นอินเวอร์เตอร์เอชบริดจ์

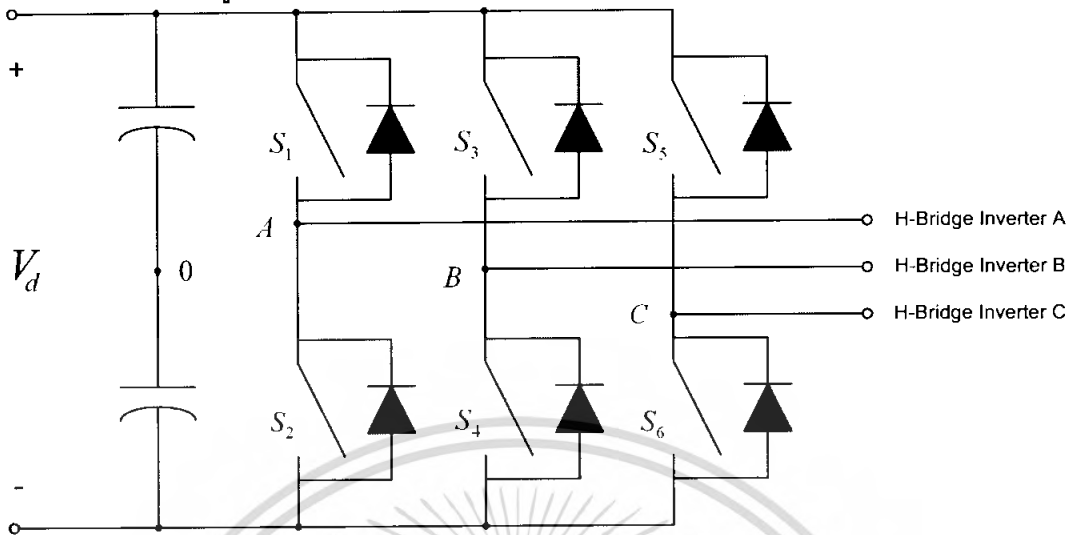
5.2 การออกแบบวงจรกำลัง



รูปที่ 5.1 แสดงวงจรกำลังของอินเวอร์เตอร์ไฮบริด

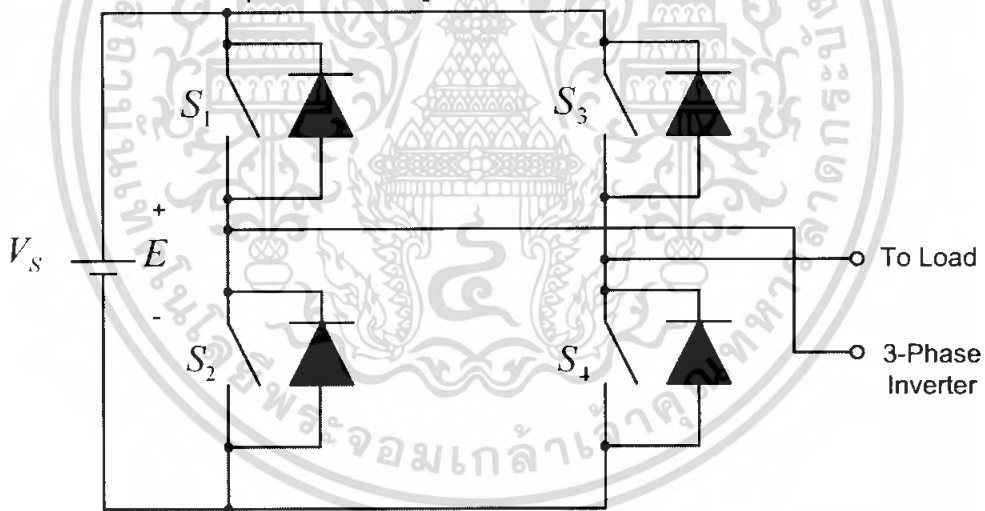
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.2.1 การออกแบบอินเวอร์เตอร์หลัก เป็นอินเวอร์เตอร์ 3 เฟส มี 6 สวิตช์ โดยมี
โครงสร้างดังแสดงในรูปที่ 5.2



รูปที่ 5.2 แสดงโครงสร้างของอินเวอร์เตอร์หลักเป็นอินเวอร์เตอร์ 3 เฟส

5.2.2 การออกแบบอินเวอร์เตอร์รอง เป็นอินเวอร์เตอร์เอชบริดจ์จำนวน 3 ชุด โดยต่อกับ
อินเวอร์เตอร์หลักเฟสละ 1 ชุด แสดงในรูปที่ 5.3



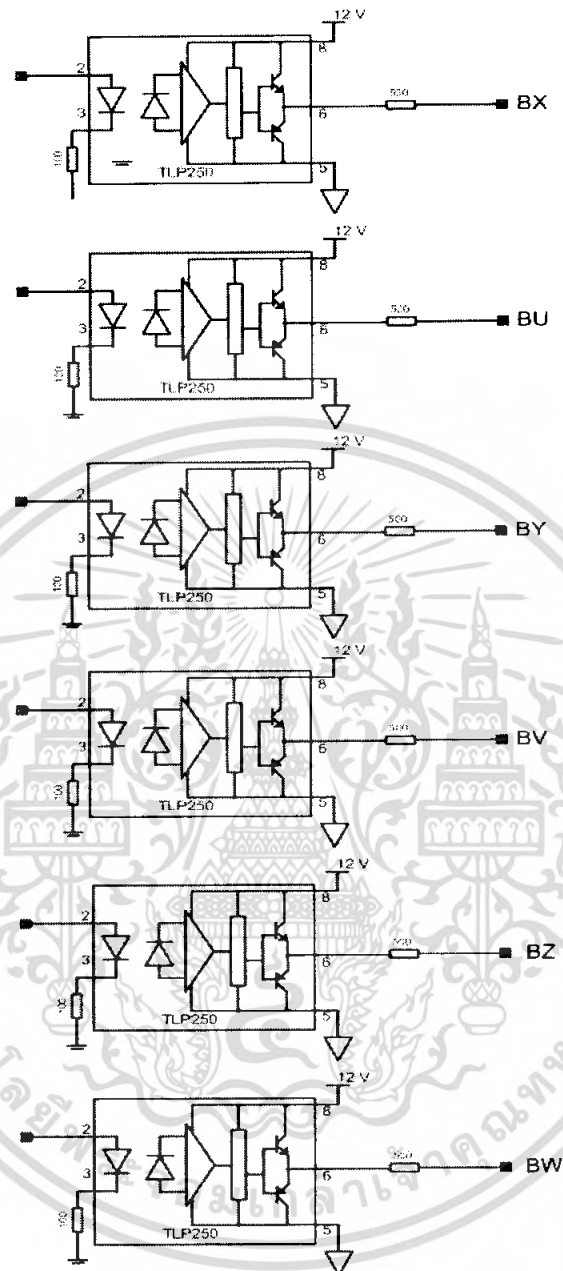
รูปที่ 5.3 แสดงอินเวอร์เตอร์รองเป็นอินเวอร์เตอร์เอชบริดจ์

ในปริณญาตนิพนธ์ฉบับนี้ได้เลือกใช้การควบคุม PMSM (Permanent Magnet Synchronous Machine) ขนาด 1 kW ด้วยอินเวอร์เตอร์ไฮบริด ซึ่งอินเวอร์เตอร์ไฮบริดดังรูปที่ 5.1 ประกอบด้วยอินเวอร์เตอร์หลักหรืออินเวอร์เตอร์สามเฟสทั่วไปแบบ 6 สวิตช์กำลังดังรูปที่ 5.2 และอินเวอร์เตอร์รองหรืออินเวอร์เตอร์เอชบริดจ์ดังรูปที่ 5.3 ซึ่งการออกแบบวงจรอินเวอร์เตอร์หลักได้เลือกใช้ Inverter module TOSHIBA MG50G6EL1 ที่มีทรานซิสเตอร์เป็นสวิตช์กำลังมีพิกัดแรงดัน 600 โวลท์และพิกัดกระแส 100 แอมป์ ส่วนอินเวอร์เตอร์เอชบริดจ์เลือกใช้อุปกรณ์สวิตช์เป็นไอจีบีที HG TG20N60B3D พิกัดแรงดัน 600 โวลท์และพิกัดกระแส 40 แอมป์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.2.3 การออกแบบวงจรขับ

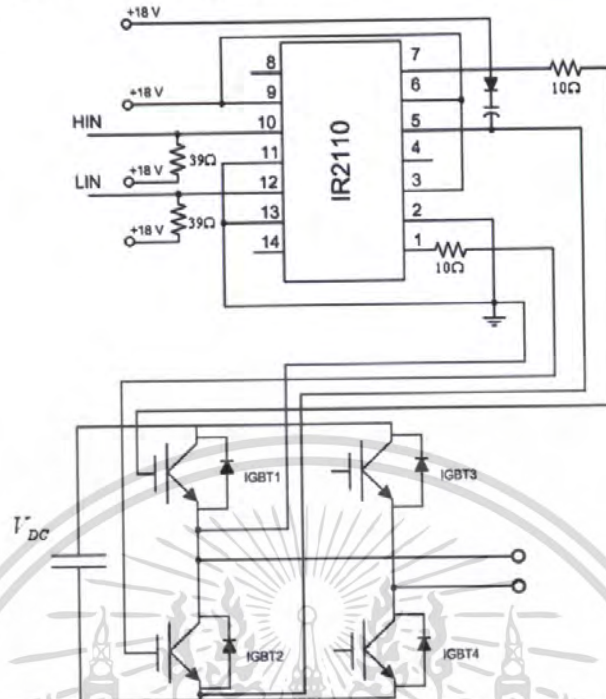
5.3.3.1 วงจรขับสำหรับอินเวอร์เตอร์หลัก



รูปที่ 5.4 วงจรขับนำสำหรับอินเวอร์เตอร์สามเฟส

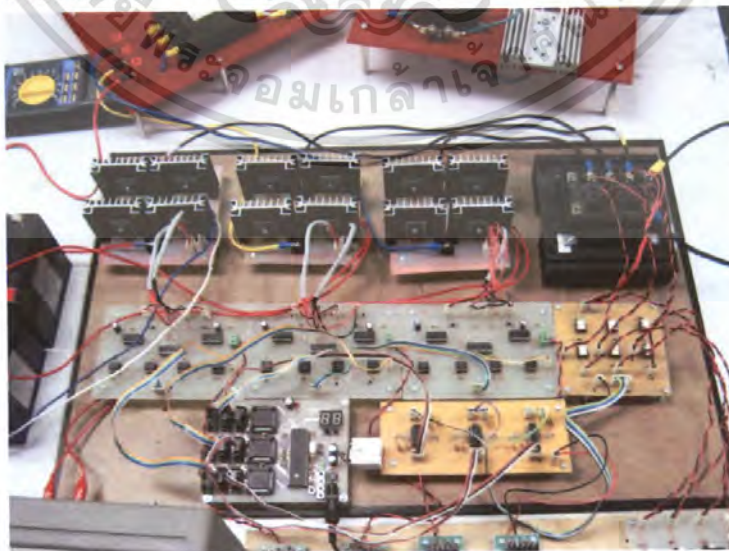
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.2.3.2 วงจรขับสำหรับอินเวอร์เตอร์รอง



รูปที่ 5.5 วงจรขับนำสำหรับอินเวอร์เตอร์เอชบริดจ์

วงจรขับนำสำหรับ Inverter module เลือกใช้ออปโตเบอร์ TLP250 ในการขับนำ และ แยกกราวด์ระหว่างวงจรกำลังกับวงจรควบคุม ส่วนวงจรขับนำสำหรับอินเวอร์เตอร์รองเลือกใช้ ไอซีเบอร์ IR2110 เป็นตัวขับนำเพราะสามารถใช้ไฟเลี้ยงเพียงชุดเดียวทำให้วงจรมีขนาดเล็กลง และต้นทุนก็มีการลดลง โดยใช้ออปโตเบอร์ 6N137 ต่อแบบกลับสัญญาณ (Invert) เพื่อแยกกราวด์ ระหว่างวงจรถูกกำลังกับวงจรควบคุม และใช้ไอซีเบอร์ ULN2803 เพื่อกลับสัญญาณให้ป็นเหมือน ด้านอินพุตก่อนเข้าไอซีขับนำ



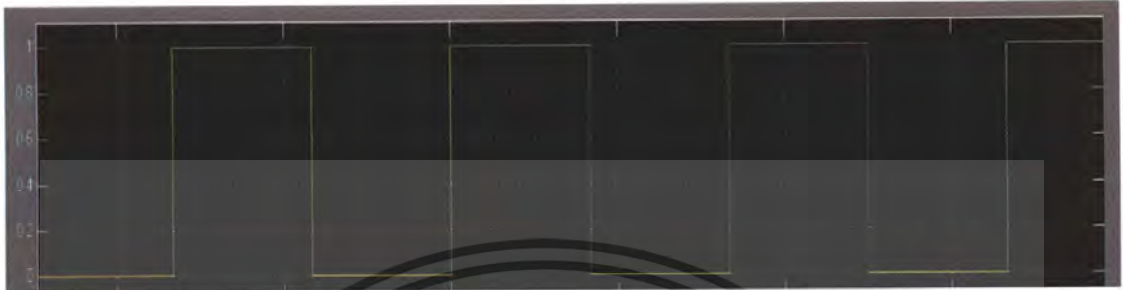
รูปที่ 5.6 วงจรกำลังทั้งหมดที่ใช้ในวิทยานิพนธ์ฉบับนี้

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อการศึกษาเท่านั้น เมื่อผู้ยูได้เห็นไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.3 การออกแบบวงจรควบคุม

5.3.1 สัญญาณเกทของสวิตช์ในอินเวอร์เตอร์ไฮบริด จะแบ่งเป็นการควบคุมสัญญาณเกทสำหรับวงจรอินเวอร์เตอร์หลัก และอินเวอร์เตอร์รอง

5.3.1.1 สัญญาณเกทสำหรับสวิตช์ในวงจรอินเวอร์เตอร์หลัก



รูปที่ 5.7 สัญญาณเกทสำหรับสวิตช์ในวงจรอินเวอร์เตอร์หลัก

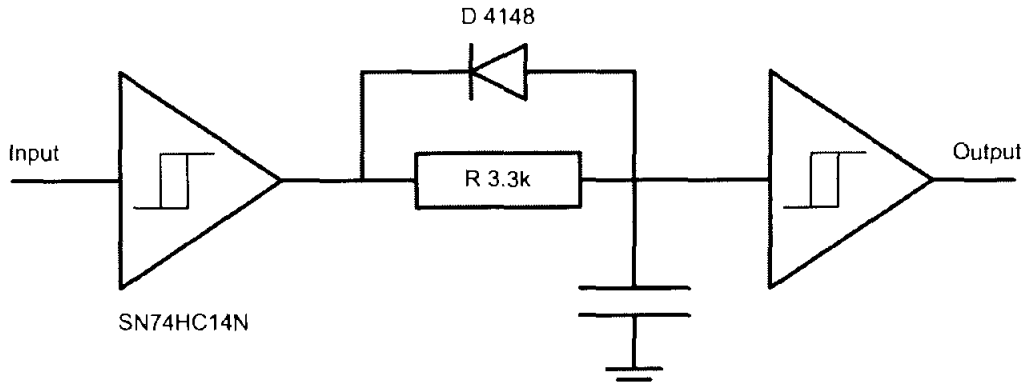
5.3.1.2 สัญญาณเกทสำหรับสวิตช์ในวงจรอินเวอร์เตอร์รอง



รูปที่ 5.8 สัญญาณเกทสำหรับสวิตช์ในวงจรอินเวอร์เตอร์รอง

การสร้างสัญญาณสำหรับการควบคุมการทำงานของอินเวอร์เตอร์หลัก จะเป็นสัญญาณรูปคลื่นสี่เหลี่ยม (Square Wave) ส่วนสัญญาณสำหรับอินเวอร์เตอร์รอง จะเป็นสัญญาณที่ได้จากการผสมกันระหว่างสัญญาณสามเหลี่ยมกับสัญญาณไซน์ ซึ่งได้อธิบายไว้ในบทที่ 3 ทฤษฎีอินเวอร์เตอร์ไฮบริด

5.3.2 วงจรประวิงเวลา (เดดไทม์)



รูปที่ 5.9 วงจรประวิงเวลา (เดดไทม์) ที่ใช้ในปริญาณิพนธ์ฉบับนี้

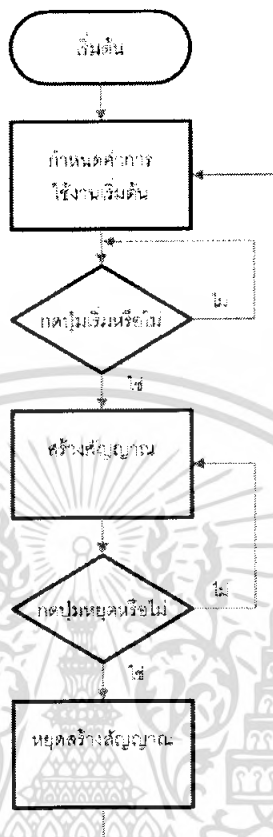
เนื่องจากการทำงานของสวิตซ์ทรานซิสเตอร์ที่อยู่ในโมดูลของวงจรอินเวอร์เตอร์หลัก อาจมีการสวิตซ์พร้อมกันส่งผลให้เกิดการลัดวงจรภายในกึ่งเดียวกันและทำให้สวิตซ์ในกึ่งนั้นเสียหายได้ โดยวงจรทำหน้าที่ในการสร้างสัญญาณประวิงเวลาเพื่อป้องกันไม่ให้สวิตซ์ในกึ่งเดียวกันเกิดการสวิตซ์พร้อมกัน โดยใช้วงจรประวิงเวลาซึ่งสามารถแสดงได้ดังรูปที่ 5.9 สัญญาณขับเกตกึ่งบนกึ่งล่างต้องมีค่าหน่วงเวลากันเล็กน้อยและการประวิงเวลานี้ขึ้นอยู่กับช่วงเวลาการไต่ขึ้นและการไต่ลงของอุปกรณ์สวิตซ์แต่ละประเภท

5.3.3 การออกแบบโปรแกรม ในการออกแบบโปรแกรมจะต้องขึ้นอยู่กับคุณสมบัติของไมโครคอนโทรลเลอร์และอุปกรณ์ที่ใช้งาน โดยในปริญาณิพนธ์ฉบับนี้เลือกใช้ไมโครคอนโทรลเลอร์เบอร์ PIC18F4431 ซึ่งมีคุณสมบัติดังนี้

- เขียนและลบโปรแกรมได้ถึง 100,000 ครั้ง
- ความเร็วสูงสุด 1 MHz ($F_{osc} = 100,000$)
- หน่วยความจำ 16 kByte
- พอร์ตใช้งาน 36 พอร์ต
- ชุดสร้างสัญญาณ PWM 8 ช่อง

การเลือกความถี่สวิตซ์ ซึ่งความถี่ที่ใช้ในการคำนวณนั้นจะอยู่ในช่วง 3 kHz ถึง 10 kHz โดยในปริญาณิพนธ์เลือกใช้ความถี่ สวิตซ์ที่ 4.8 kHz

จากการออกแบบการสร้างสัญญาณเกทสวิตช์ในหัวข้อที่ 5.3.1 เมื่อนำมาเขียนโปรแกรมจะมีไดอะแกรมการทำงานดังรูปที่ 5.10



รูปที่ 5.10 แสดงไดอะแกรมของโปรแกรม

5.4 สรุป

ในบทนี้ได้กล่าวถึงวิธีการออกแบบอินเวอร์เตอร์ไฮบริดทั้งวงจรกำลังและวงจรควบคุม ซึ่งในวงจรกำลังจะประกอบไปด้วยอินเวอร์เตอร์สามเฟสทั่วไปแบบ 6 สวิตช์กำลัง อินเวอร์เตอร์เซมิคอนดักต์, วงจรขับเคลื่อน ส่วนวงจรควบคุมประกอบด้วย วงจรประวิงเวลา และชุดสร้างสัญญาณเกทสวิตช์ด้วยไมโครคอนโทรลเลอร์ ซึ่งจะนำมาสร้างวงจรกำลังอีกทีหนึ่ง เมื่อทำการสร้างอินเวอร์เตอร์ไฮบริดได้แล้ว ในต่อไปจะนำเสนอการทดสอบชุดต้นแบบอินเวอร์เตอร์ไฮบริด

บทที่ 6

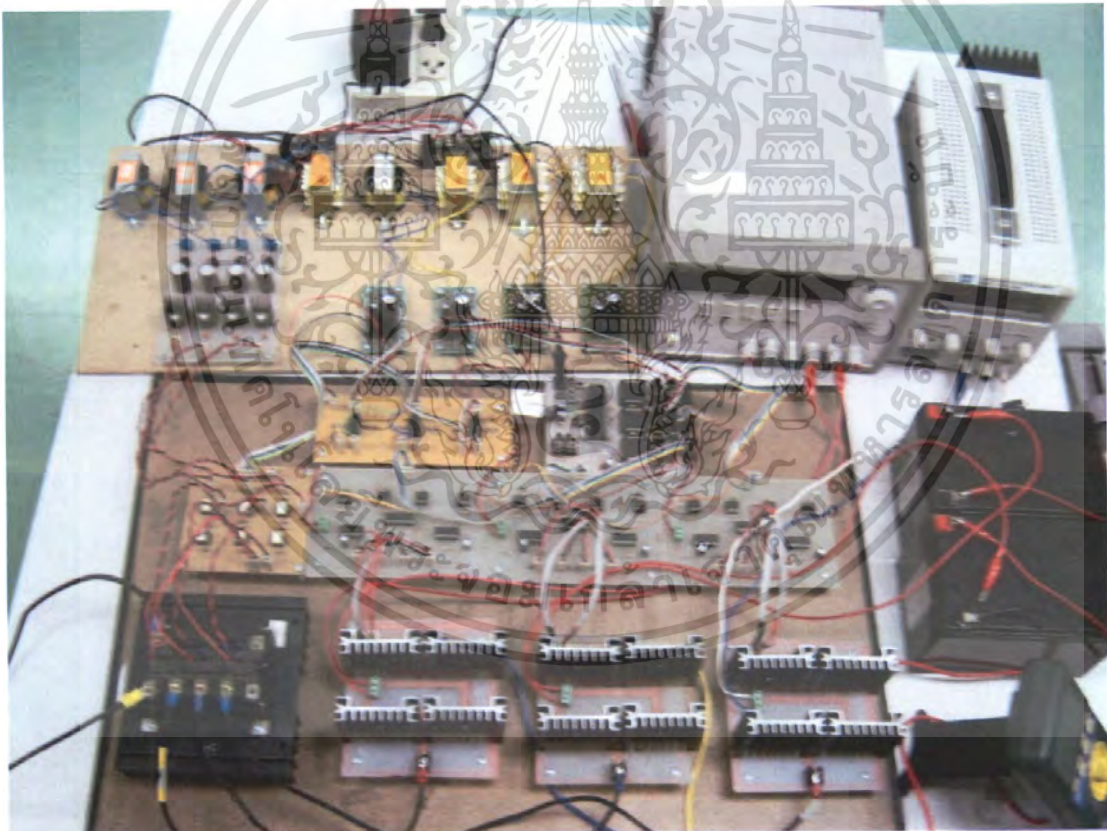
ผลการทดสอบ

6.1 บทนำ

ในบทนี้จะกล่าวถึงการทดสอบชุดต้นแบบอินเวอร์เตอร์ไฮบริด ที่ได้สร้างขึ้นจากบทที่ 5 โดยจะทำการขับมอเตอร์เหนี่ยวนำสามเฟสขนาด 1 Hp. ซึ่งจะแสดงผลการควบคุมมอเตอร์เหนี่ยวนำสามเฟส และสรุปผลการทดสอบ

6.2 วิธีการทดสอบ

การทดสอบชุดต้นแบบอินเวอร์เตอร์ไฮบริดได้ทำการทดสอบสัญญาณการทำงาน ขณะต่อเข้ากับมอเตอร์เหนี่ยวนำ 3 เฟสขนาด 1 Hp. ทั้งที่ความถี่ 50 Hz. และความถี่ 60 Hz. ที่แรงดันไฟตรงสำหรับ อินเวอร์เตอร์หลัก 48 Volt อินเวอร์เตอร์รอง 24 Volt



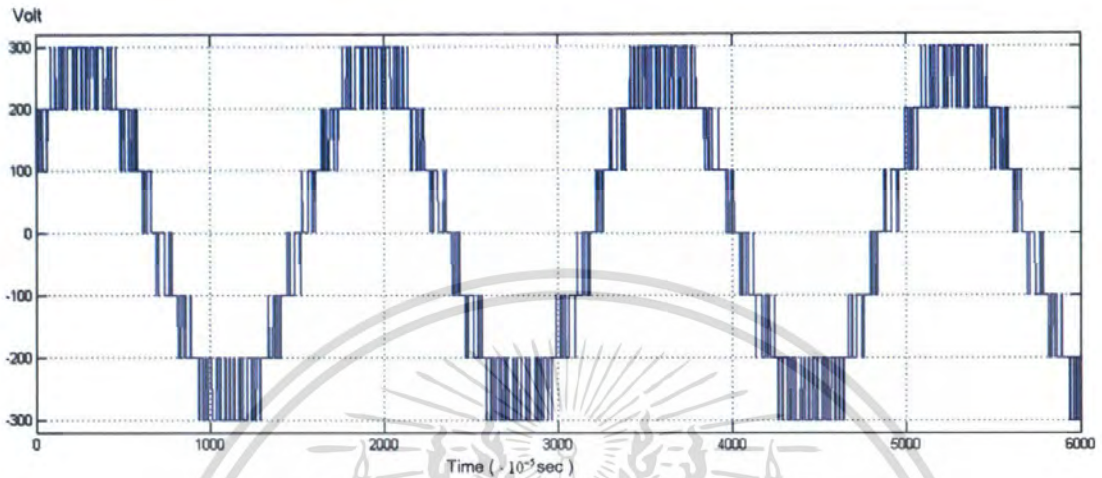
รูปที่ 6.1 ชุดต้นแบบอินเวอร์เตอร์ไฮบริดที่ใช้ในการทดสอบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

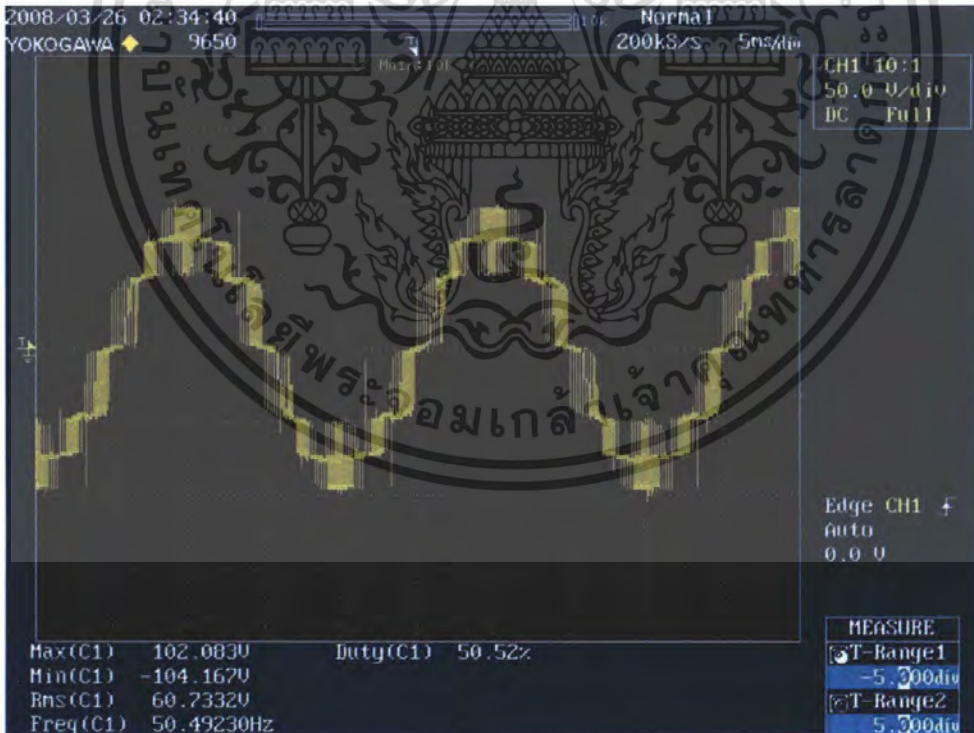
6.3 การทดสอบชุดต้นแบบอินเวอร์เตอร์ไฮบริด

6.3.1 ที่ความถี่ 50 Hz

สัญญาณแรงดันไลน์



(ก) จากการจำลอง

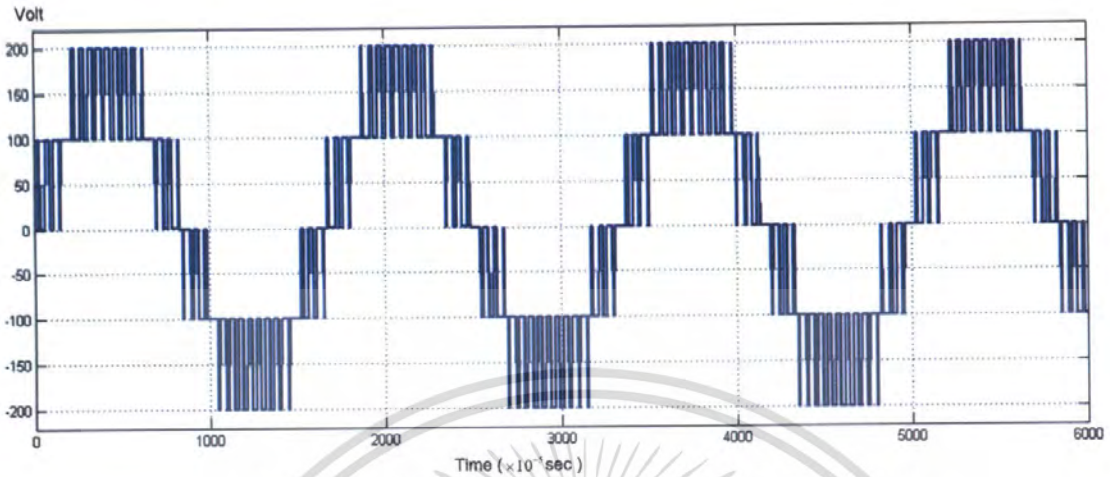


(ข) จากผลการทดสอบ

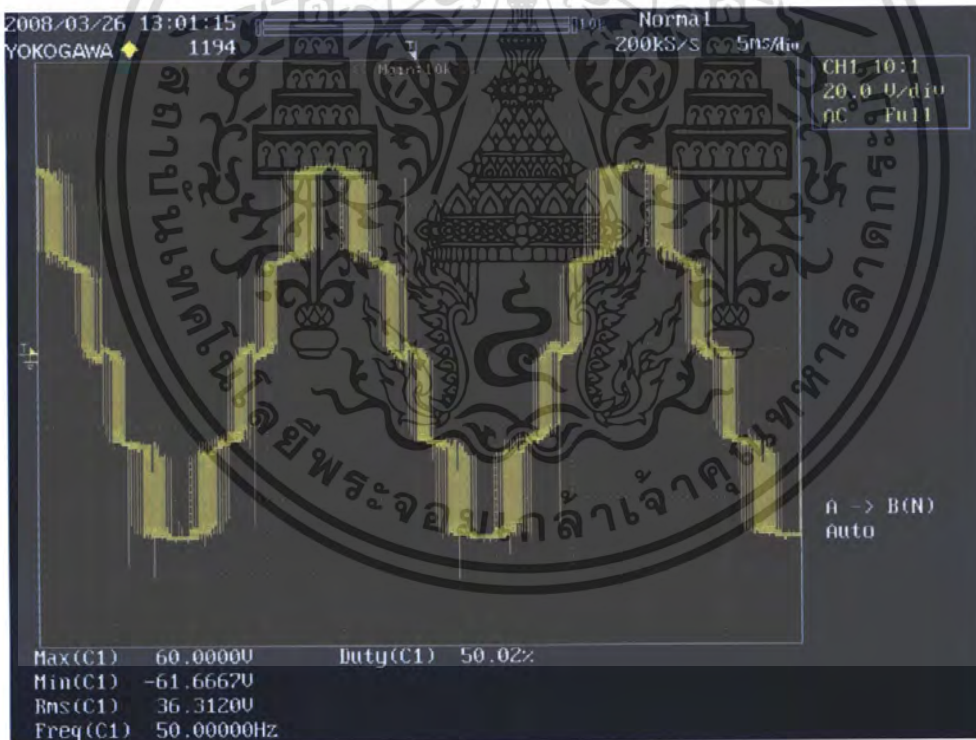
รูปที่ 6.2 สัญญาณแรงดันไลน์ ที่ความถี่ 50 Hz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญาณแรงดันเฟส



(ก) จากการจำลอง

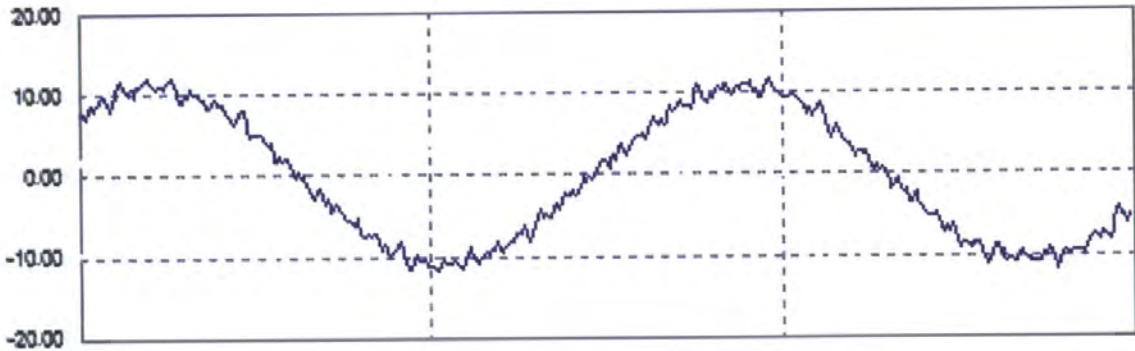


(ข) จากผลการทดสอบ

รูปที่ 6.3 สัญญาณแรงดันเฟส ที่ความถี่ 50 Hz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญาณกระแส



(ก) จากการจำลอง

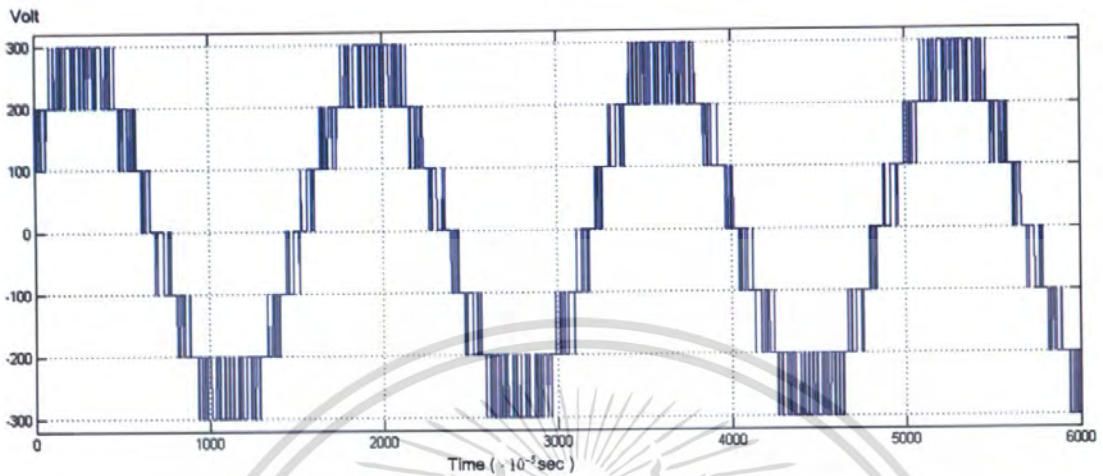


(ข) จากผลการทดสอบ

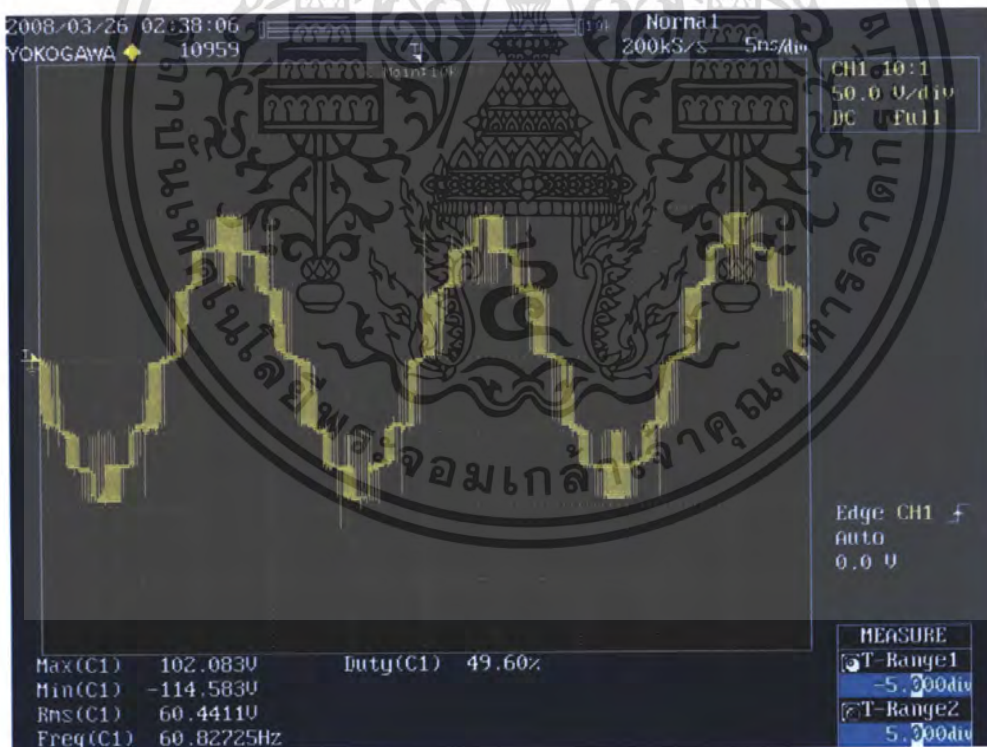
รูปที่ 6.4 สัญญาณกระแส ที่ความถี่ 50 Hz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6.3.2 ที่ความถี่ 60 Hz สัญญาณแรงดันไลน์



(ก) จากการจำลอง

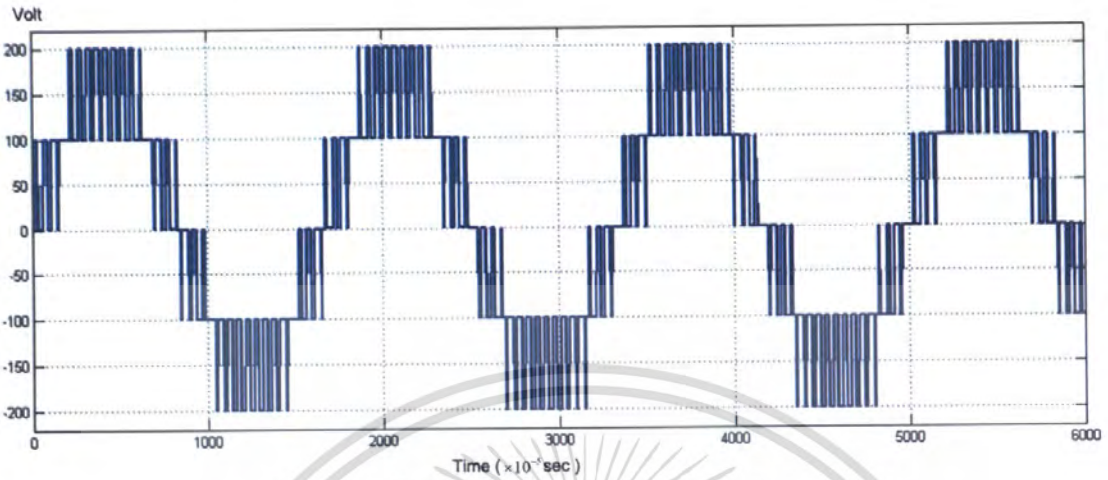


(ข) จากผลการทดสอบ

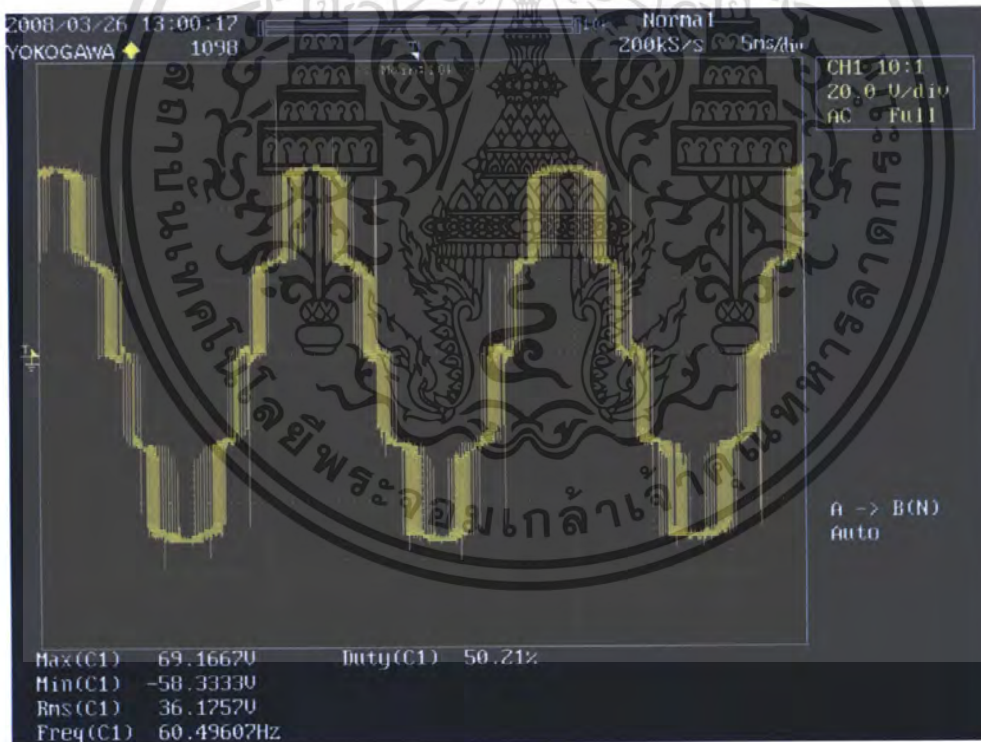
รูปที่ 6.5 สัญญาณแรงดันไลน์ ที่ความถี่ 60 Hz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญาณแรงดันเฟส



(ก) จากการจำลอง

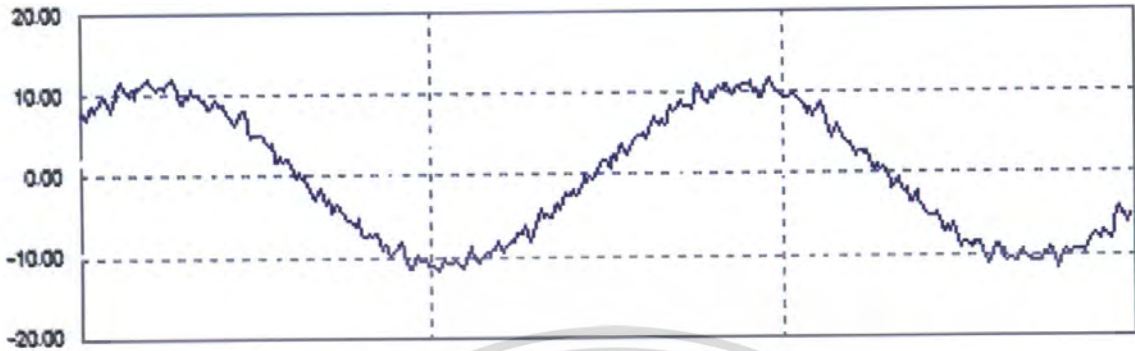


(ข) จากผลการทดสอบ

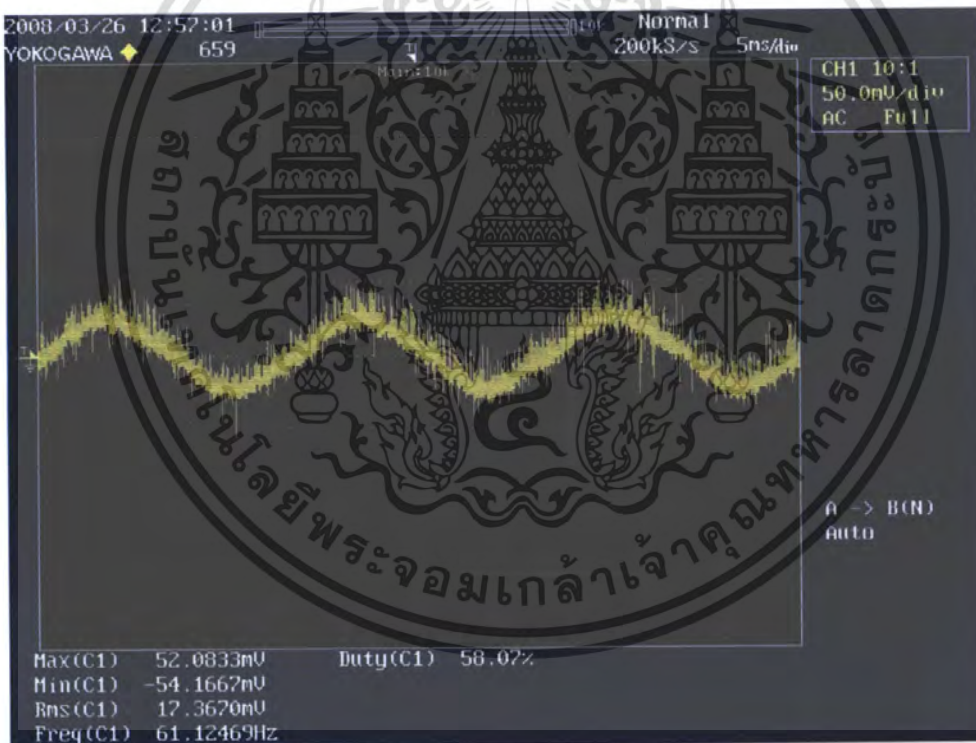
รูปที่ 6.6 สัญญาณแรงดันเฟส ที่ความถี่ 60 Hz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญาณกระแส



(ก) จากการจำลอง



(ข) จากผลการทดสอบ

รูปที่ 6.7 สัญญาณกระแส ที่ความถี่ 60 Hz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6.3 สรุป

จากผลการทดสอบการขับมอเตอร์เหนี่ยวนำของชุดต้นแบบอินเวอร์เตอร์ไฮบริด ซึ่งชุดต้นแบบอินเวอร์เตอร์นี้สามารถแปลงไฟกระแสตรงจากแหล่งจ่าย เป็นไฟกระแสสลับที่แรงดันเพิ่มขึ้นและขับมอเตอร์เหนี่ยวนำได้ และเมื่อทำการวัดสัญญาณทั้งแรงดันและกระแส พบว่ามีลักษณะที่เหมือนกับสัญญาณที่ได้จากการจำลอง ซึ่งสัญญาณแรงดันและสัญญาณกระแสจะมีลักษณะเป็นรูปคลื่นไซน์



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 7

สรุปผลการวิจัยและข้อเสนอแนะ

7.1 สรุปผลการทดสอบ

จากผลการทดสอบการขับมอเตอร์เหนี่ยวนำของชุดต้นแบบอินเวอร์เตอร์ไฮบริด ซึ่งชุดต้นแบบอินเวอร์เตอร์นี้สามารถแปลงไฟกระแสตรงจากแหล่งจ่าย เป็นไฟกระแสสลับที่แรงดันเพิ่มขึ้นและขับมอเตอร์เหนี่ยวนำได้ และเมื่อทำการวัดสัญญาณทั้งแรงดันกระแส สัญญาณแรงดันและกระแสที่วัดได้จากการทดสอบเป็นไปตามสัญญาณที่ได้จากการจำลองวงจร

7.2 สรุปผลการทำงานทั้งระบบ

จากผลการทดสอบชุดต้นแบบอินเวอร์เตอร์ไฮบริด ซึ่งสรุปได้ว่า การทำงานร่วมกันของวงจรอินเวอร์เตอร์สามเฟสทั่วไป 6 สวิตช์กำลัง และวงจรอินเวอร์เตอร์หนึ่งเฟสชนิดเอชบริดจ์ 4 สวิตช์กำลัง ซึ่งมีแหล่งจ่ายเป็นไฟฟ้ากระแสตรงที่แยกแหล่งจ่าย ได้เปลี่ยนแรงดันจากแรงกระแสตรงเป็นแรงดันกระแสสลับที่มีแรงดันเพิ่มสูงขึ้น และสามารถขับมอเตอร์เหนี่ยวนำได้ โดยการทำงานของวงจรทั้งสองมีไมโครคอนโทรลเลอร์เป็นตัวควบคุมโดยสร้างสัญญาณมาขับเกทของสวิตช์กำลังแต่ละตัวในวงจรอินเวอร์เตอร์ทั้งสอง

7.3 ข้อเสนอแนะ

การสร้างชุดต้นแบบอินเวอร์เตอร์ไฮบริดนี้เพื่อเป็นการประยุกต์ใช้งานในการควบคุมมอเตอร์ PMSM ซึ่งชุดต้นแบบอินเวอร์เตอร์นี้จากการทดสอบพบว่าในสัญญาณแรงดันและกระแสยังมีสัญญาณรบกวนอยู่มาก หากได้มีการพัฒนาอินเวอร์เตอร์นี้อาจจะพัฒนาให้รับลดสัญญาณรบกวนดังกล่าวทำให้สัญญาณที่ได้ใกล้เคียงหรือเหมือนกับสัญญาณที่ได้จากการจำลองและสามารถปรับหาค่าสูญเสียบางส่วนเพื่อจะได้ทำให้อินเวอร์เตอร์ไฮบริดนี้มีประสิทธิภาพที่ดีขึ้นไป




เอกสารอ้างอิง

- [1] สุรินทร์ คำฝอย, "การประยุกต์ใช้งานไฮบริดจ์อินเวอร์เตอร์หลายระดับแบบคาสเคด" **บทความวิชาการ, คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง, 2550**
- [2] S. Khomfoi, L. M. Tolbelt, "Multilevel Power Converters." *Power Electronics Handbook, 2nd Edition Elsevier, 2007* , ISBN 978-0-12-088479-7, Chapter 17, pp. 451 – 482.
- [3] วีระเชษฐ ชันเงิน และ วุฒิพล ชาราชีรเศรษฐ์, อิเล็กทรอนิกส์กำลัง, พิมพ์ครั้งที่ 4. กทม. ,โรงพิมพ์ ห้างหุ้นส่วนจำกัด วี.เจ.พรินติ้ง, 2549
- [4] Powersim Inc, *PSIM User 's Guide Version 6*, Powersim Inc,2003, <http://www.powersimtech.com>
- [5] M. D. Manjrekar. P. Steimer and T. A. Lipo. "Multilevel Power Conversion System: A Competitive Solution for High Power Applications", *IEEE Trans. On Industry for High Power Applications*, Vol. 36, No.3 ,pp.834-841, May/June /2000.
- [6] Surin Khomfoi, Leon M. Tolbert and Burak Ozpineci,"Cascade H-bridge Multilevel Inverter Drive Operating under Faulty Condition with AI-Base Fault Diagnosis and Reconfiguration",*The University Of Tennessee Electrical and Computer Engineering 414 Ferris Hall,Knoxville,TN 3799-2100,USA*
- [7] Zhong Du, Leon M. Tolbert, John N. Chiasson, Burak Ozpineci, Alex Q. Huang *Hybrid Cascaded H-bridges Multilevel Motor Drive Control for Electric Vehicles*



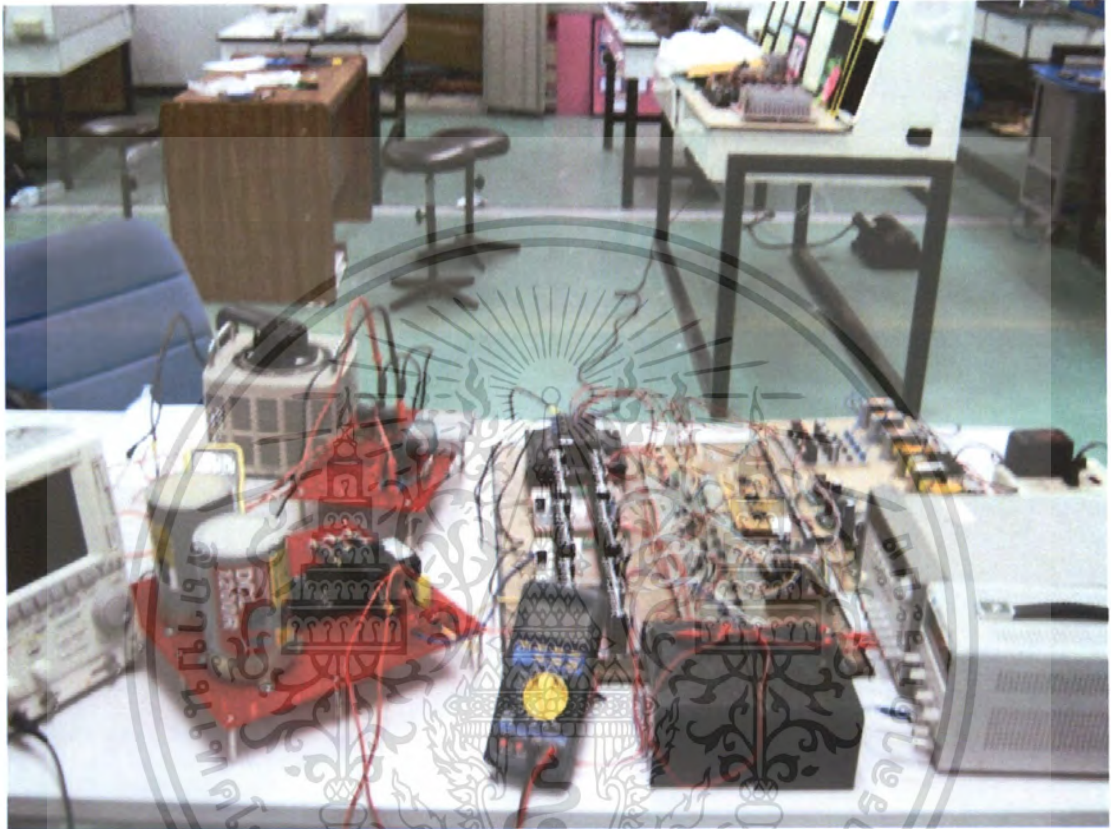
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ก
เครื่องมือที่ใช้ในการทดสอบ

	<p>ผลิตภัณฑ์ Digital Oscilloscope (YOKOGAVA) (2 Channel) รุ่น DL1620 รายละเอียด -Bandwidth 200 MHz -200 MS/s sampling rate on one channel -8 bit vertical resolution -DC to 30 MHz , 425V (DC+AC peak) -2% DC accuracy, Internal low pass filter</p>
	<p>ผลิตภัณฑ์ Band Differential Probe รุ่น 700924 รายละเอียด -Sampling Rate 100 MHz -A Probe Lets You Make Wide-Band -Differential Input Measurements</p>
	<p>ผลิตภัณฑ์ Multi Meter (Hewlett Packard) รุ่น 973A รายละเอียด -True RMS 20 kHz Accuracy =0.1% -Vac or Vdc: 0 to 100 Volts -Iac or Idc : 0 to 10 Amperes.</p>

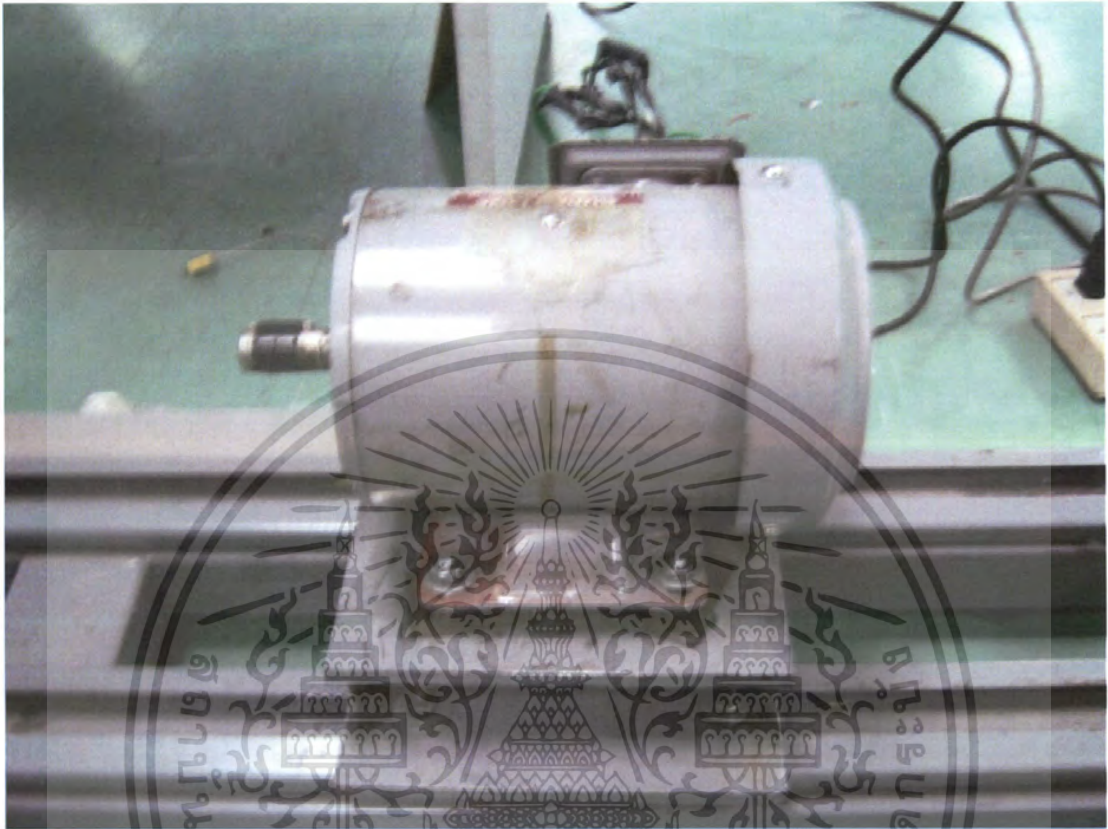
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ข
รูปอินเวอร์เตอร์ที่ใช้ในการทดสอบ



รูปชิ้นงานอินเวอร์เตอร์ไฮบริดที่ใช้ในการทดสอบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปมอเตอร์เหนี่ยวนำที่ใช้ในการทดสอบ

ป้ายพิกัดมอเตอร์เหนี่ยวนำที่ใช้ในการทดสอบ

TREE PHASE INDUCTION MOTOR			
TYPE	SF - JR	IP	44
HP/kW	1/0.74	VOLTS	220/380
POLES	4	Hz	50
AMP'S	3.4/2.0	RPM	1400
FRAME	80M	INS CLASS	B
BEARING	6204-6203 22		

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ค
ข้อมูลอุปกรณ์

TOSHIBA {DISCRETE/OPTO}

90 DE 9097250 0016231 8

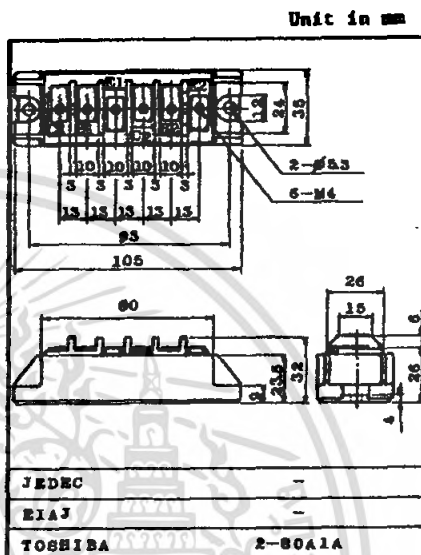
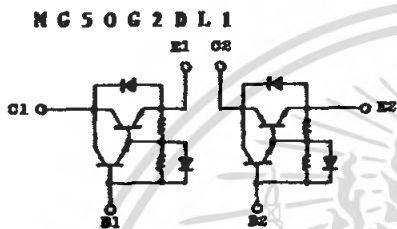
9097250 TOSHIBA (DISCRETE/OPTO)

90D 16231 DT-33-35

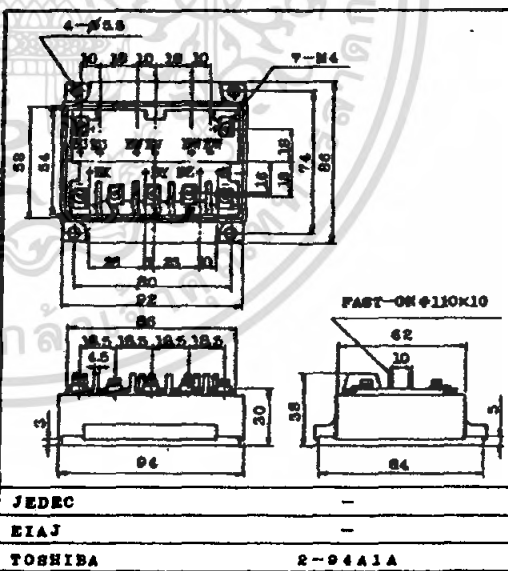
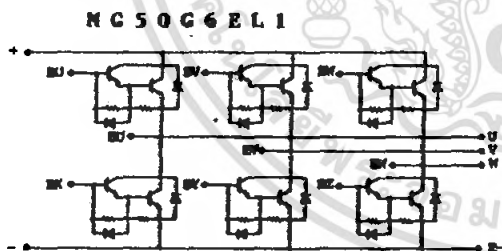


SEMICONDUCTOR
TECHNICAL DATA

- MC50G1BL3
- MC50G1JL1
- MC50G2CL3
- MC50G2DL1
- MC50G6EL1



Weight : 245g



Weight : 600g

TOSHIBA CORPORATION

GT1A2A

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

9097250 TOSHIBA (DISCRETE/OPTO)

90D 16232 DT-33-35



SEMICONDUCTOR

東芝

TECHNICAL DATA

MG50G1BL3

MG50G1JL1

MG50G2CL3

MG50G2DL1

MG50G6EL1

MAXIMUM RATINGS (Ta=25°C)

CHARACTERISTIC	SYMBOL	RATING	UNIT
Collector-Base Voltage	V _{CB0}	600	V
Collector-Emitter Voltage	V _{CE0}	600	V
Collector-Emitter Sustaining Voltage	V _{CE0(SUS)}	450	V
Emitter-Base Voltage	V _{EB0}	6	V
Collector Current	DC	I _C	50
	1ms	I _C	100
	DC	-I _C	50
Base Current	I _B	3	A
Collector Power Dissipation (Tc=25°C)	P _C	300	W
Junction Temperature	T _j	150	°C
Storage Temperature Range	T _{stg}	-40~125	°C
Isolation Voltage	V _{isol}	2500 (AC 1 Minute)	V
Screw Torque (Terminal/Mounting)		20/30	kg·cm

ELECTRICAL CHARACTERISTICS (Ta=25°C)

CHARACTERISTIC	SYMBOL	TEST CONDITION	MIN.	TYP.	MAX.	UNIT
Collector Cut-off Current	I _{CB0}	V _{CB} =600V, I _E =0	-	-	1.0	mA
Emitter Cut-off Current	I _{EB0}	V _{EB} =6V, I _C =0	-	-	200	mA
Collector-Emitter Sustaining Voltage	V _{CE0(SUS)}	I _C =0.5A, L=40mH	450	-	-	V
DC Current Gain	h _{FE}	V _{CE} =5V, I _C =50A	100	-	-	
Collector-Emitter Saturation Voltage	V _{CE(sat)}	I _C =50A, I _B =1A	-	-	2.0	V
Base-Emitter Saturation Voltage	V _{BE(sat)}		-	-	2.5	V
Emitter-Collector Voltage	V _{EC0}	I _E =50A, I _B =0	-	-	1.5	V
Reverse Recovery Time	t _{rr}	-I _C =50A, V _{EB} =3V, V _{CE} =300V	-	-	2.0	μs
Switching Time	Turn-on Time	t _{on}	-	-	1.0	μs
	Storage Time	t _{stg}	-	-	12	
	Fall Time	t _f	-	-	2.0	
Thermal Resistance (Junction to Case)	R _{th(j-c)}	Transistor	-	-	0.41	°C/W
		Diode	-	-	1.3	

TOSHIBA CORPORATION

GT1A2

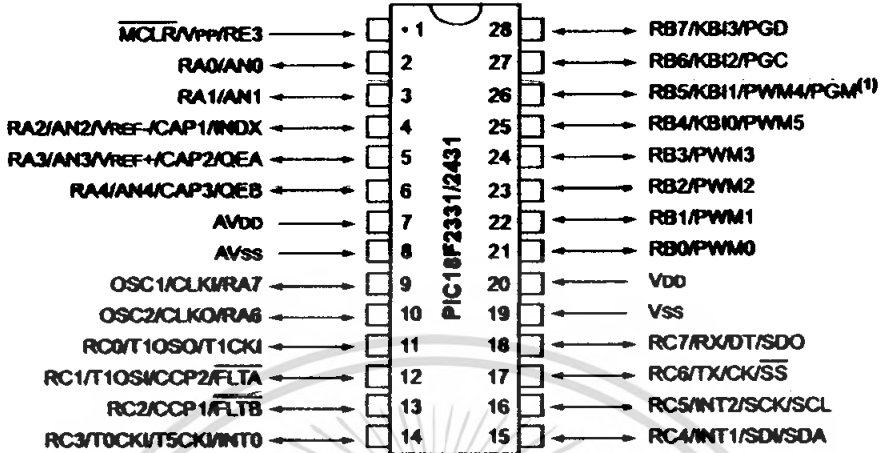
- 238 -

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PIC18F2331/2431/4331/4431

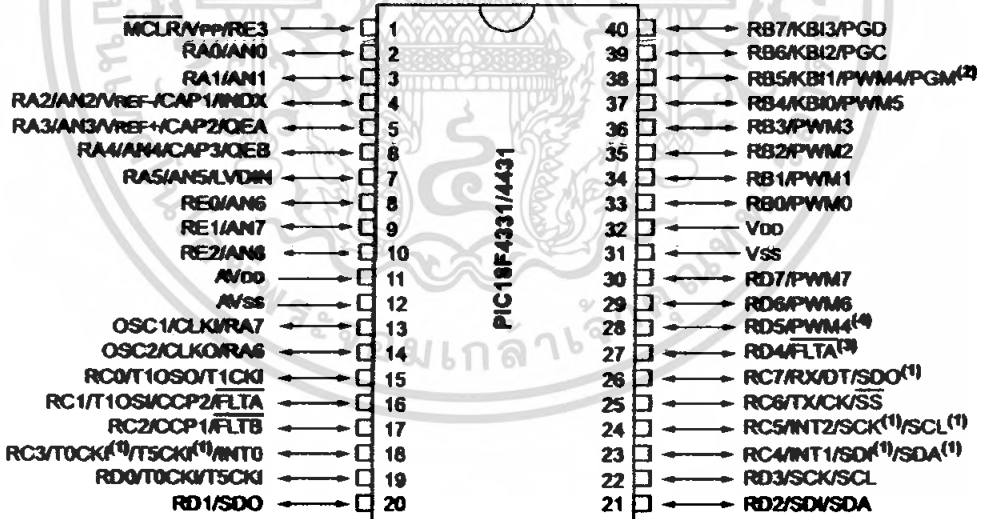
Pin Diagrams

28-Pin SDIP, SOIC



Note 1: Low-voltage programming must be enabled.

40-Pin PDIP

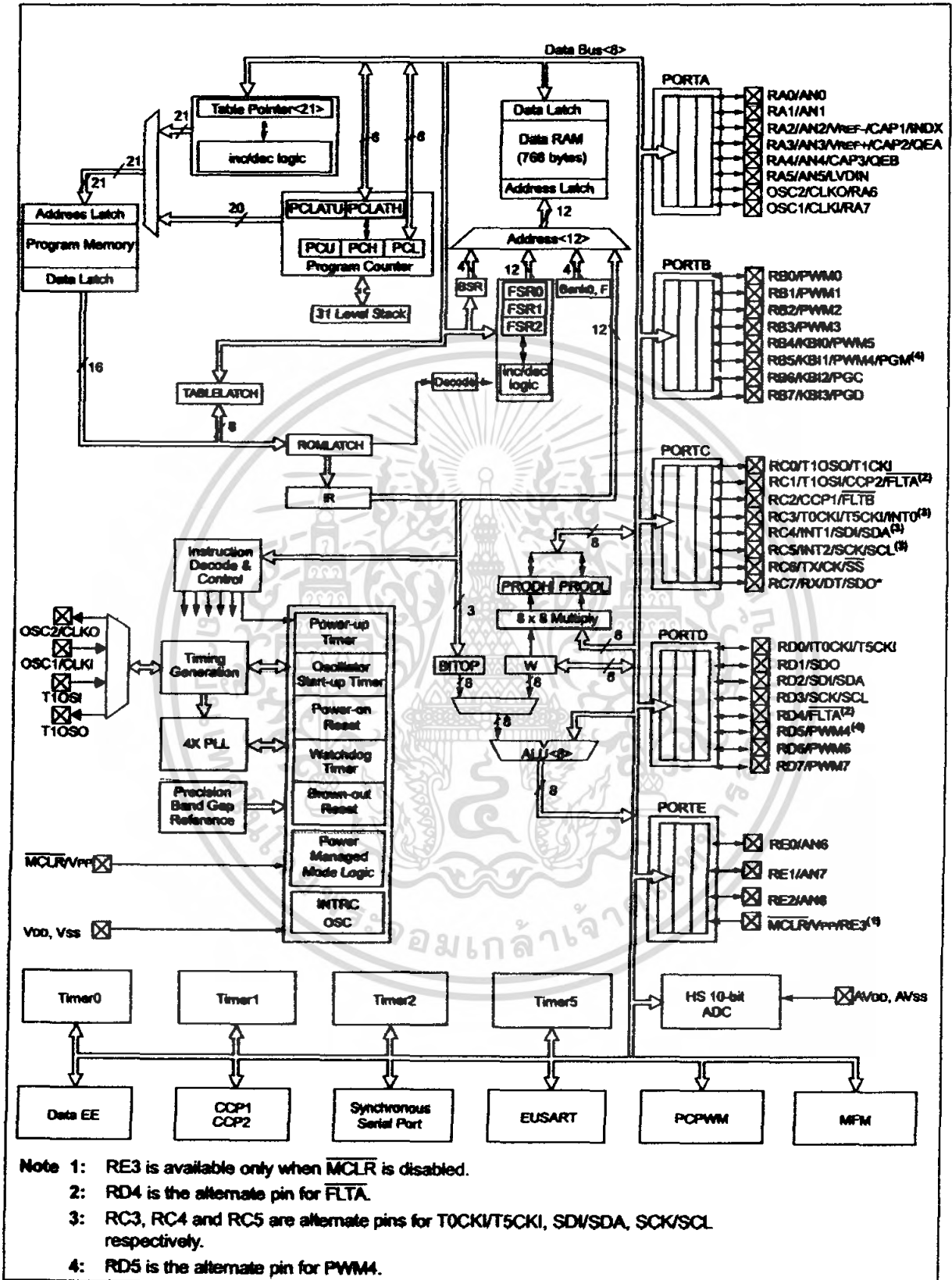


Note 1: RC3 is the alternate pin for T0CKI/T5CKI; RC4 is the alternate pin for SDI/SDA; RC5 is the alternate pin for SCK/SCL.

- 2: Low-voltage programming must be enabled.
- 3: RD4 is the alternate pin for FLTA.
- 4: RD5 is the alternate pin for PWM4.

PIC18F2331/2431/4331/4431

FIGURE 1-2: PIC18F4331/4431 BLOCK DIAGRAM



Features

- 5 ns pin-to-pin logic delays
- System frequency up to 178 MHz
- 36 macrocells with 800 usable gates
- Available in small footprint packages
 - 44-pin PLCC (34 user I/O pins)
 - 44-pin VQFP (34 user I/O pins)
 - 48-pin CSP (36 user I/O pins)
 - 64-pin VQFP (36 user I/O pins)
- Optimized for high-performance 3.3V systems
 - Low power operation
 - 5V tolerant I/O pins accept 5 V, 3.3V, and 2.5V signals
 - 3.3V or 2.5V output capability
 - Advanced 0.35 micron feature size CMOS FastFLASH™ technology
- Advanced system features
 - In-system programmable
 - Superior pin-locking and routability with FastCONNECT II™ switch matrix
 - Extra wide 54-input Function Blocks
 - Up to 90 product-terms per macrocell with individual product-term allocation
 - Local clock inversion with three global and one product-term clocks
 - Individual output enable per output pin
 - Input hysteresis on all user and boundary-scan pin inputs
 - Bus-hold circuitry on all user pin inputs
 - Full IEEE Standard 1149.1 boundary-scan (JTAG)
- Fast concurrent programming
- Slew rate control on individual outputs
- Enhanced data security features
- Excellent quality and reliability
 - Endurance exceeding 10,000 program/erase cycles
 - 20 year data retention
 - ESD protection exceeding 2,000V
- Pin-compatible with 5V-core XC9536 device in the 44-pin PLCC package and the 48-pin CSP package

Description

The XC9536XL is a 3.3V CPLD targeted for high-performance, low-voltage applications in leading-edge communi-

cations and computing systems. It is comprised of two 54V18 Function Blocks, providing 800 usable gates with propagation delays of 5 ns. See Figure 2 for architecture overview.

Power Estimation

Power dissipation in CPLDs can vary substantially depending on the system frequency, design application and output loading. To help reduce power dissipation, each macrocell in a XC9500XL device may be configured for low-power mode (from the default high-performance mode). In addition, unused product-terms and macrocells are automatically deactivated by the software to further conserve power.

For a general estimate of I_{CC} , the following equation may be used:

$$I_{CC} \text{ (mA)} = MC_{HP}(0.5) + MC_{LP}(0.3) + MC(0.0045 \text{ mA/MHz}) f$$

Where:

MC_{HP} = Macrocells in high-performance (default) mode

MC_{LP} = Macrocells in low-power mode

MC = Total number of macrocells used

f = Clock frequency (MHz)

This calculation is based on typical operating conditions using a pattern of 16-bit up/down counters in each Function Block with no output loading. The actual I_{CC} value varies with the design application and should be verified during normal system operation.

Figure 1 shows the above estimation in a graphical form.

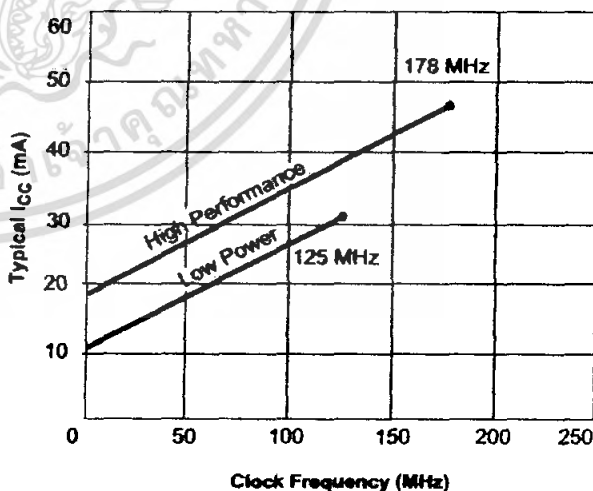
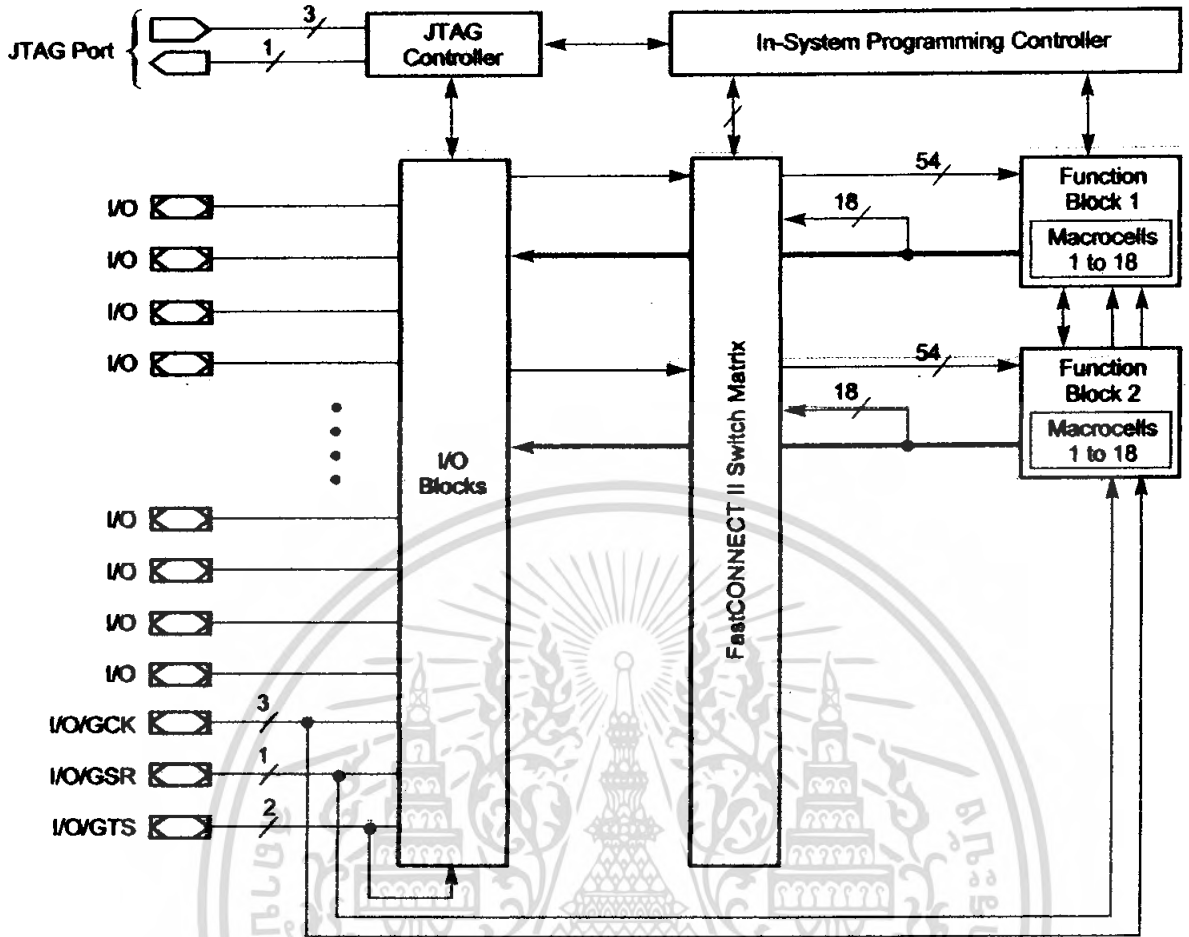


Figure 1: Typical I_{CC} vs. Frequency for XC9536XL



DS058_02_061500

Figure 2: XC9536XL Architecture
 Function Block outputs (indicated by the bold line) drive the I/O Blocks directly.

Absolute Maximum Ratings

Symbol	Description	Value	Units
V_{CC}	Supply voltage relative to GND	-0.5 to 4.0	V
V_{IN}	Input voltage relative to GND ⁽¹⁾	-0.5 to 5.5	V
V_{TS}	Voltage applied to 3-state output ⁽¹⁾	-0.5 to 5.5	V
T_{STG}	Storage temperature (ambient)	-65 to +150	°C
T_{SOL}	Maximum soldering temperature (10s @ 1/16 in. = 1.5 mm)	+260	°C
T_J	Junction temperature	+150	°C

Notes:

- Maximum DC undershoot below GND must be limited to either 0.5V or 10 mA, whichever is easier to achieve. During transitions, the device pins may undershoot to -2.0 V or overshoot to +7.0V, provided this over- or undershoot lasts less than 10 ns and with the forcing current being limited to 200 mA.
- Stresses beyond those listed under Absolute Maximum Ratings may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those listed under Operating Conditions is not implied. Exposure to Absolute Maximum Ratings conditions for extended periods of time may affect device reliability.

Recommended Operation Conditions

Symbol	Parameter	Min	Max	Units	
V_{CCINT}	Supply voltage for internal logic and input buffers	Commercial $T_A = 0^\circ\text{C}$ to 70°C	3.0	3.6	V
		Industrial $T_A = -40^\circ\text{C}$ to $+85^\circ\text{C}$	3.0	3.6	V
V_{CCIO}	Supply voltage for output drivers for 3.3V operation	3.0	3.6	V	
	Supply voltage for output drivers for 2.5V operation	2.3	2.7	V	
V_{IL}	Low-level input voltage	0	0.80	V	
V_{IH}	High-level input voltage	2.0	5.5	V	
V_O	Output voltage	0	V_{CCIO}	V	

Quality and Reliability Characteristics

Symbol	Parameter	Min	Max	Units
T_{DR}	Data Retention	20	-	Years
N_{PE}	Program/Erase Cycles (Endurance)	10,000	-	Cycles
V_{ESD}	Electrostatic Discharge (ESD)	2,000	-	Volts

DC Characteristic Over Recommended Operating Conditions

Symbol	Parameter	Test Conditions	Min	Max	Units
V_{OH}	Output high voltage for 3.3V outputs	$I_{OH} = -4.0$ mA	2.4		V
	Output high voltage for 2.5V outputs	$I_{OH} = -500$ μ A	90% V_{CCIO}		V
V_{OL}	Output low voltage for 3.3V outputs	$I_{OL} = 8.0$ mA	-	0.4	V
	Output low voltage for 2.5V outputs	$I_{OL} = 500$ μ A	-	0.4	V
I_{IL}	Input leakage current	$V_{CC} = \text{Max}$ $V_{IN} = \text{GND or } V_{CC}$	-	± 10	μ A
I_{IH}	I/O high-Z leakage current	$V_{CC} = \text{Max}$ $V_{IN} = \text{GND or } V_{CC}$	-	± 10	μ A
C_{IN}	I/O capacitance	$V_{IN} = \text{GND}$ $f = 1.0$ MHz	-	10	pF
I_{CC}	Operating supply current (low power mode, active)	$V_I = \text{GND, No load}$ $f = 1.0$ MHz	10 (Typical)		mA

AC Characteristics

Symbol	Parameter	XC9536XL-5		XC9536XL-7		XC9536XL-10		Units
		Min	Max	Min	Max	Min	Max	
T_{PD}	IO to output valid	-	5.0	-	7.5	-	10.0	ns
T_{SU}	IO setup time before GCK	3.7	-	4.8	-	6.5	-	ns
T_{H}	IO hold time after GCK	0	-	0	-	0	-	ns
T_{CO}	GCK to output valid	-	3.5	-	4.5	-	5.8	ns
f_{SYSTEM}	Multiple FB internal operating frequency	-	178.6	-	125	-	100	MHz
T_{PSU}	IO setup time before p-term clock input	1.7	-	1.6	-	2.1	-	ns
T_{PH}	IO hold time after p-term clock input	2.0	-	3.2	-	4.4	-	ns
T_{PCO}	P-term clock output valid	-	5.5	-	7.7	-	10.2	ns
T_{OE}	GTS to output valid	-	4.0	-	5.0	-	7.0	ns
T_{OD}	GTS to output disable	-	4.0	-	5.0	-	7.0	ns
T_{POE}	Product term OE to output enabled	-	7.0	-	9.5	-	11.0	ns
T_{POD}	Product term OE to output disabled	-	7.0	-	9.5	-	11.0	ns
T_{AO}	GSR to output valid	-	10.0	-	12.0	-	14.5	ns
T_{PAO}	P-term S/R to output valid	-	10.5	-	12.6	-	15.3	ns
T_{WLH}	GCK pulse width (High or Low)	2.8	-	4.0	-	4.5	-	ns
T_{PLH}	P-term clock pulse width (High or Low)	5.0	-	6.5	-	7.0	-	ns

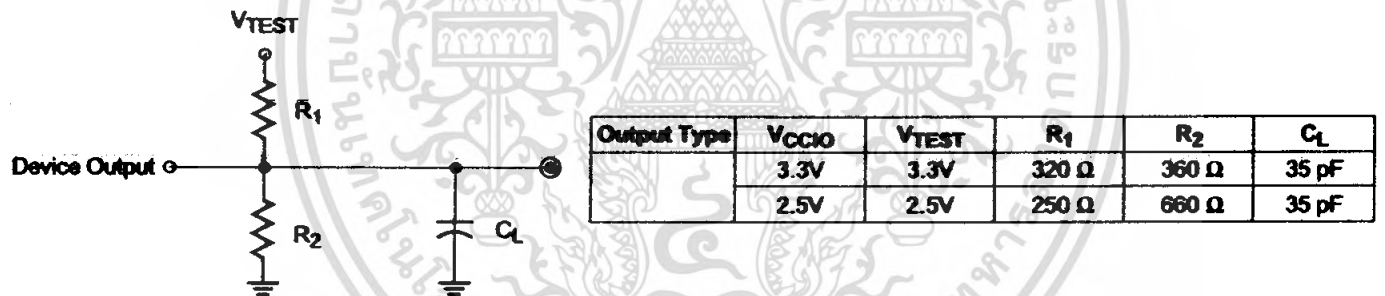


Figure 3: AC Load Circuit

DS058_03_081900

Internal Timing Parameters

Symbol	Parameter	XC9536XL-5		XC9536XL-7		XC9536XL-10		Units
		Min	Max	Min	Max	Min	Max	
Buffer Delays								
T_{IN}	Input buffer delay	-	1.5	-	2.3	-	3.5	ns
T_{GCK}	GCK buffer delay	-	1.1	-	1.5	-	1.8	ns
T_{GSR}	GSR buffer delay	-	2.0	-	3.1	-	4.5	ns
T_{GTS}	GTS buffer delay	-	4.0	-	5.0	-	7.0	ns
T_{OUT}	Output buffer delay	-	2.0	-	2.5	-	3.0	ns
T_{EN}	Output buffer enable/disable delay	-	0	-	0	-	0	ns
Product Term Control Delays								
T_{PTCK}	Product term clock delay	-	1.6	-	2.4	-	2.7	ns
T_{PTSR}	Product term set/reset delay	-	1.0	-	1.4	-	1.8	ns
T_{PTTS}	Product term 3-state delay	-	5.5	-	7.2	-	7.5	ns
Internal Register and Combinatorial Delays								
T_{PDI}	Combinatorial logic propagation delay	-	0.5	-	1.3	-	1.7	ns
T_{SUI}	Register setup time	2.3	-	2.6	-	3.0	-	ns
T_{HI}	Register hold time	1.4	-	2.2	-	3.5	-	ns
T_{ECSU}	Register clock enable setup time	2.3	-	2.6	-	3.0	-	ns
T_{ECHO}	Register clock enable hold time	1.4	-	2.2	-	3.5	-	ns
T_{COI}	Register clock to output valid time	-	0.4	-	0.5	-	1.0	ns
T_{AOI}	Register async. S/R to output delay	-	6.0	-	6.4	-	7.0	ns
T_{RAI}	Register async. S/R recover before clock	5.0	-	7.5	-	10.0	-	ns
T_{LOGI}	Internal logic delay	-	1.0	-	1.4	-	1.8	ns
T_{LOGILP}	Internal low power logic delay	-	5.0	-	6.4	-	7.3	ns
Feedback Delays								
T_F	FastCONNECT II feedback delay	-	1.9	-	3.5	-	4.2	ns
Time Adders								
T_{PTA}	Incremental product term allocator delay	-	0.7	-	0.8	-	1.0	ns
T_{SLEW}	Slew-rate limited delay	-	3.0	-	4.0	-	4.5	ns

XC9536XL I/O Pins

Function Block	Macro-cell	PC44	VQ44	CS48	VQ64	BScan Order	Function Block	Macro-cell	PC44	VQ44	CS48	VQ64	BScan Order
1	1	2	40	D6	9	105	2	1	1	39	D7	8	51
1	2	3	41	C7	10	102	2	2	44	38	E5	7	48
1	3	5 ⁽¹⁾	43 ⁽¹⁾	B7 ⁽¹⁾	15 ⁽¹⁾	99	2	3	42 ⁽¹⁾	36 ⁽¹⁾	E6 ⁽¹⁾	5 ⁽¹⁾	45
1	4	4	42	C6	11	96	2	4	43	37	E7	6	42
1	5	6 ⁽¹⁾	44 ⁽¹⁾	B6 ⁽¹⁾	16 ⁽¹⁾	93	2	5	40 ⁽¹⁾	34 ⁽¹⁾	F6 ⁽¹⁾	2 ⁽¹⁾	39
1	6	8	2	A6	19	90	2	6	39 ⁽¹⁾	33 ⁽¹⁾	G7 ⁽¹⁾	64 ⁽¹⁾	36
1	7	7 ⁽¹⁾	1 ⁽¹⁾	A7 ⁽¹⁾	17 ⁽¹⁾	87	2	7	38	32	G6	63	33
1	8	9	3	C5	20	84	2	8	37	31	F5	62	30
1	9	11	5	B5	22	81	2	9	36	30	G5	61	27
1	10	12	6	A4	24	78	2	10	35	29	F4	60	24
1	11	13	7	B4	25	75	2	11	34	28	G4	57	21
1	12	14	8	A3	27	72	2	12	33	27	E3	56	18
1	13	18	12	B2	33	69	2	13	29	23	F2	50	15
1	14	19	13	B1	35	66	2	14	28	22	G1	48	12
1	15	20	14	C2	36	63	2	15	27	21	F1	45	9
1	16	22	16	C3	38	60	2	16	26	20	E2	44	6
1	17	24	18	D2	42	57	2	17	25	19	E1	43	3
1	18	-	-	D3	39	54	2	18	-	-	E4	49	0

Notes:

1. Global control pin.

XC9536XL Global, JTAG and Power Pins

Pin Type	PC44	VQ44	CS48	VQ64
I/O/GCK1	5	43	B7	15
I/O/GCK2	6	44	B6	16
I/O/GCK3	7	1	A7	17
I/O/GTS1	42	36	E6	5
I/O/GTS2	40	34	F6	2
I/O/GSR	39	33	G7	64
TCK	17	11	A1	30
TDI	15	9	B3	26
TDO	30	24	G2	53
TMS	16	10	A2	29
V _{CCINT} 3.3V	21, 41	15, 35	C1, F7	3, 37
V _{CCIO} 2.5V/3.3V	32	26	G3	55
GND	10, 23, 31	4, 17, 25	A5, D1, F3	21, 41, 54
No Connects	-	-	C4, D4	1, 4, 12, 13, 14, 18, 23, 26, 31, 32, 34, 40, 46, 47, 51, 52, 58, 59

600V, SMPS Series N-Channel IGBTs

The HGTP12N60A4, HGTG12N60A4 and HGT1S12N60A4S are MOS gated high voltage switching devices combining the best features of MOSFETs and bipolar transistors. These devices have the high input impedance of a MOSFET and the low on-state conduction loss of a bipolar transistor. The much lower on-state voltage drop varies only moderately between 25°C and 150°C.

This IGBT is ideal for many high voltage switching applications operating at high frequencies where low conduction losses are essential. This device has been optimized for high frequency switch mode power supplies.

Formerly Developmental Type TA49335.

Ordering Information

PART NUMBER	PACKAGE	BRAND
HGTP12N60A4	TO-220AB	12N60A4
HGTG12N60A4	TO-247	12N60A4
HGT1S12N60A4S	TO-263AB	12N60A4

NOTE: When ordering, use the entire part number. Add the suffix 9A to obtain the TO-263AB variant in tape and reel, e.g. HGT1S12N60A4S9A

Symbol



Features

- >100kHz Operation at 390V, 12A
- 200kHz Operation at 390V, 9A
- 600V Switching SOA Capability
- Typical Fall Time. 70ns at T_J = 125°C
- Low Conduction Loss
- Temperature Compensating SABER™ Model
www.fairchildsemi.com
- Related Literature
 - TB334 "Guidelines for Soldering Surface Mount Components to PC Boards"

Packaging

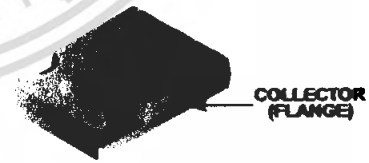
JEDEC TO-220AB ALTERNATE VERSION



JEDEC TO-263AB



JEDEC STYLE TO-247



FAIRCHILD CORPORATION IGBT PRODUCT IS COVERED BY ONE OR MORE OF THE FOLLOWING U.S. PATENTS

4,364,073	4,417,385	4,430,792	4,443,931	4,466,176	4,516,143	4,532,534	4,587,713
4,598,461	4,605,948	4,620,211	4,631,564	4,639,754	4,639,762	4,641,162	4,644,637
4,682,195	4,684,413	4,694,313	4,717,679	4,743,952	4,783,690	4,794,432	4,801,986
4,803,533	4,809,045	4,809,047	4,810,665	4,823,176	4,837,806	4,860,080	4,883,767
4,888,627	4,890,143	4,901,127	4,904,609	4,933,740	4,963,951	4,969,027	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

HGTP12N60A4, HGTG12N60A4, HGT1S12N60A4S

Absolute Maximum Ratings $T_C = 25^\circ\text{C}$, Unless Otherwise Specified

	HGTG12N60A4, HGTP12N60A4, HGT1S12N60A4S	UNITS
Collector to Emitter Voltage	BV_{CES}	600 V
Collector Current Continuous		
At $T_C = 25^\circ\text{C}$	I_{C25}	54 A
At $T_C = 110^\circ\text{C}$	I_{C110}	23 A
Collector Current Pulsed (Note 1)	I_{CM}	96 A
Gate to Emitter Voltage Continuous	V_{GES}	± 20 V
Gate to Emitter Voltage Pulsed	V_{GEM}	± 30 V
Switching Safe Operating Area at $T_J = 150^\circ\text{C}$, Figure 2	SSOA	60A at 600V
Power Dissipation Total at $T_C = 25^\circ\text{C}$	P_D	167 W
Power Dissipation Derating $T_C > 25^\circ\text{C}$		1.33 W/°C
Operating and Storage Junction Temperature Range	T_J, T_{STG}	-55 to 150 °C
Maximum Lead Temperature for Soldering		
Leads at 0.063in (1.6mm) from Case for 10s	T_L	300 °C
Package Body for 10s, See Tech Brief 334	T_{PKG}	260 °C

CAUTION: Stresses above those listed in "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress only rating and operation of the device at these or any other conditions above those indicated in the operational sections of this specification is not implied.

NOTE:

1. Pulse width limited by maximum junction temperature.

Electrical Specifications $T_J = 25^\circ\text{C}$, Unless Otherwise Specified

PARAMETER	SYMBOL	TEST CONDITIONS	MIN	TYP	MAX	UNITS	
Collector to Emitter Breakdown Voltage	BV_{CES}	$I_C = 250\mu\text{A}, V_{GE} = 0\text{V}$	600	-	-	V	
Emitter to Collector Breakdown Voltage	BV_{ECS}	$I_C = 10\text{mA}, V_{GE} = 0\text{V}$	15	-	-	V	
Collector to Emitter Leakage Current	I_{CES}	$V_{CE} = 600\text{V}$	$T_J = 25^\circ\text{C}$	-	-	250	μA
			$T_J = 125^\circ\text{C}$	-	-	2.0	mA
Collector to Emitter Saturation Voltage	$V_{CE(SAT)}$	$I_C = 12\text{A}, V_{GE} = 15\text{V}$	$T_J = 25^\circ\text{C}$	-	2.0	2.7	V
			$T_J = 125^\circ\text{C}$	-	1.6	2.0	V
Gate to Emitter Threshold Voltage	$V_{GE(TH)}$	$I_C = 250\mu\text{A}, V_{CE} = 600\text{V}$	-	5.6	-	V	
Gate to Emitter Leakage Current	I_{GES}	$V_{GE} = \pm 20\text{V}$	-	-	± 250	nA	
Switching SOA	SSOA	$T_J = 150^\circ\text{C}, R_G = 10\Omega, V_{GE} = 15\text{V}$ $L = 100\mu\text{H}, V_{CE} = 600\text{V}$	60	-	-	A	
Gate to Emitter Plateau Voltage	V_{GEP}	$I_C = 12\text{A}, V_{CE} = 300\text{V}$	-	8	-	V	
On-State Gate Charge	$Q_{g(ON)}$	$I_C = 12\text{A}, V_{CE} = 300\text{V}$	$V_{GE} = 15\text{V}$	-	78	96	nC
			$V_{GE} = 20\text{V}$	-	97	120	nC
Current Turn-On Delay Time	$t_{(ON)}$	IGBT and Diode at $T_J = 25^\circ\text{C}$ $I_{CE} = 12\text{A}$ $V_{CE} = 390\text{V}$ $V_{GE} = 15\text{V}$ $R_G = 10\Omega$ $L = 500\mu\text{H}$ Test Circuit (Figure 20)	-	17	-	ns	
Current Rise Time	t_r		-	8	-	ns	
Current Turn-Off Delay Time	$t_{(OFF)}$		-	96	-	ns	
Current Fall Time	t_f		-	18	-	ns	
Turn-On Energy (Note 3)	E_{ON1}		-	55	-	μJ	
Turn-On Energy (Note 3)	E_{ON2}		-	160	-	μJ	
Turn-Off Energy (Note 2)	E_{OFF}	-	50	-	μJ		

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

IR2110(S)/IR2113(S) & (PbF)

HIGH AND LOW SIDE DRIVER

Features

- Floating channel designed for bootstrap operation
Fully operational to +500V or +600V
Tolerant to negative transient voltage
 dV/dt immune
- Gate drive supply range from 10 to 20V
- Undervoltage lockout for both channels
- 3.3V logic compatible
Separate logic supply range from 3.3V to 20V
Logic and power ground $\pm 5V$ offset
- CMOS Schmitt-triggered inputs with pull-down
- Cycle by cycle edge-triggered shutdown logic
- Matched propagation delay for both channels
- Outputs in phase with inputs
- Also available LEAD-FREE

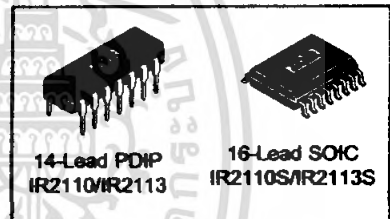
Product Summary

V_{OFFSET} (IR2110)	500V max.
(IR2113)	600V max.
$I_{O+/-}$	2A / 2A
V_{OUT}	10 - 20V
$t_{on/off}$ (typ.)	120 & 94 ns
Delay Matching (IR2110)	10 ns max.
(IR2113)	20ns max.

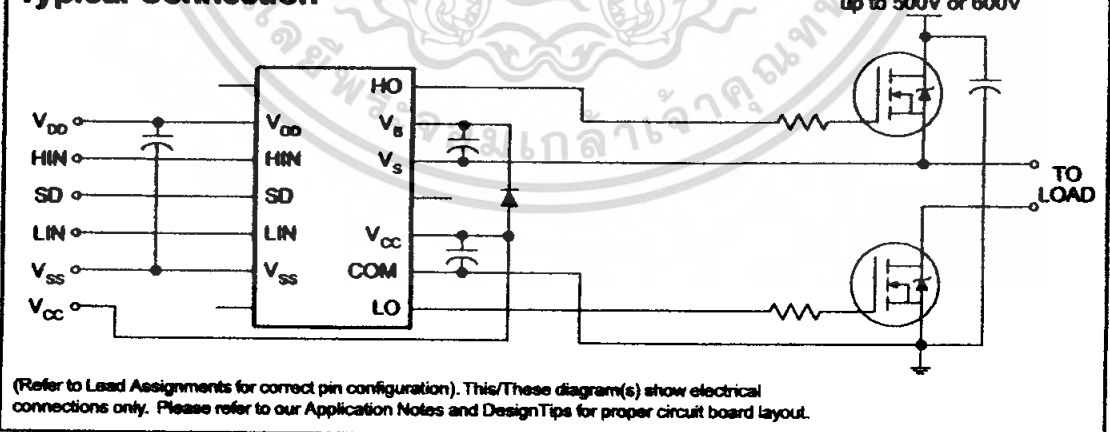
Description

The IR2110/IR2113 are high voltage, high speed power MOSFET and IGBT drivers with independent high and low side referenced output channels. Proprietary HVIC and latch immune CMOS technologies enable ruggedized monolithic construction. Logic inputs are compatible with standard CMOS or LSTTL output, down to 3.3V logic. The output drivers feature a high pulse current buffer stage designed for minimum driver cross-conduction. Propagation delays are matched to simplify use in high frequency applications. The floating channel can be used to drive an N-channel power MOSFET or IGBT in the high side configuration which operates up to 500 or 600 volts.

Packages



Typical Connection



IR2110(S)/IR2113(S) & (PbF)

International
IGR Rectifier

Absolute Maximum Ratings

Absolute maximum ratings indicate sustained limits beyond which damage to the device may occur. All voltage parameters are absolute voltages referenced to COM. The thermal resistance and power dissipation ratings are measured under board mounted and still air conditions. Additional information is shown in Figures 28 through 35.

Symbol	Definition	Min.	Max.	Units	
V_B	High side floating supply voltage (IR2110)	-0.3	525	V	
	(IR2113)	-0.3	625		
V_S	High side floating supply offset voltage	$V_B - 25$	$V_B + 0.3$		
V_{HO}	High side floating output voltage	$V_S - 0.3$	$V_B + 0.3$		
V_{CC}	Low side fixed supply voltage	-0.3	25		
V_{LO}	Low side output voltage	-0.3	$V_{CC} + 0.3$		
V_{DD}	Logic supply voltage	-0.3	$V_{SS} + 25$		
V_{SS}	Logic supply offset voltage	$V_{CC} - 25$	$V_{CC} + 0.3$		
V_{IN}	Logic input voltage (HIN, LIN & SD)	$V_{SS} - 0.3$	$V_{DD} + 0.3$		
dV/dt	Allowable offset supply voltage transient (figure 2)	—	50		V/ns
P_D	Package power dissipation @ $T_A \leq +25^\circ\text{C}$	(14 lead DIP)	—	1.6	W
		(16 lead SOIC)	—	1.25	
$R_{\theta JA}$	Thermal resistance, junction to ambient	(14 lead DIP)	—	75	°C/W
		(16 lead SOIC)	—	100	
T_J	Junction temperature	—	150	°C	
T_S	Storage temperature	-55	150		
T_L	Lead temperature (soldering, 10 seconds)	—	300		

Recommended Operating Conditions

The input/output logic timing diagram is shown in figure 1. For proper operation the device should be used within the recommended conditions. The V_S and V_{SS} offset ratings are tested with all supplies biased at 15V differential. Typical ratings at other bias conditions are shown in figures 36 and 37.

Symbol	Definition	Min.	Max.	Units
V_B	High side floating supply absolute voltage	$V_S + 10$	$V_S + 20$	V
V_S	High side floating supply offset voltage (IR2110)	Note 1	500	
	(IR2113)	Note 1	600	
V_{HO}	High side floating output voltage	V_S	V_B	
V_{CC}	Low side fixed supply voltage	10	20	
V_{LO}	Low side output voltage	0	V_{CC}	
V_{DD}	Logic supply voltage	$V_{SS} + 3$	$V_{SS} + 20$	
V_{SS}	Logic supply offset voltage	-5 (Note 2)	5	
V_{IN}	Logic input voltage (HIN, LIN & SD)	V_{SS}	V_{DD}	
T_A	Ambient temperature	-40	125	

Note 1: Logic operational for V_S of -4 to +500V. Logic state held for V_S of -4V to $-V_{BS}$. (Please refer to the Design Tip DT97-3 for more details).

Note 2: When $V_{DD} < 5V$, the minimum V_{SS} offset is limited to $-V_{DD}$.

Dynamic Electrical Characteristics

V_{BIAS} (V_{CC} , V_{BS} , V_{DD}) = 15V, C_L = 1000 pF, T_A = 25°C and V_{SS} = COM unless otherwise specified. The dynamic electrical characteristics are measured using the test circuit shown in Figure 3.

Symbol	Definition	Figure	Min.	Typ.	Max.	Units	Test Conditions
t_{on}	Turn-on propagation delay	7	—	120	150	ns	$V_S = 0V$
t_{off}	Turn-off propagation delay	8	—	94	125		$V_S = 500V/600V$
t_{sd}	Shutdown propagation delay	9	—	110	140		$V_S = 500V/600V$
t_r	Turn-on rise time	10	—	25	35		
t_f	Turn-off fall time	11	—	17	25		
MT	Delay matching, HS & LS turn-on/off	(IR2110) (IR2113)	—	—	—		10 20

Static Electrical Characteristics

V_{BIAS} (V_{CC} , V_{BS} , V_{DD}) = 15V, T_A = 25°C and V_{SS} = COM unless otherwise specified. The V_{IH} , V_{TH} and I_{IN} parameters are referenced to V_{SS} and are applicable to all three logic input leads: HIN, LIN and SD. The V_O and I_O parameters are referenced to COM and are applicable to the respective output leads: HO or LO.

Symbol	Definition	Figure	Min.	Typ.	Max.	Units	Test Conditions
V_{IH}	Logic "1" input voltage	12	9.5	—	—	V	
V_{IL}	Logic "0" input voltage	13	—	—	6.0		
V_{OH}	High level output voltage, $V_{BIAS} - V_O$	14	—	—	1.2		$I_O = 0A$
V_{OL}	Low level output voltage, V_O	15	—	—	0.1		$I_O = 0A$
I_{LK}	Offset supply leakage current	16	—	—	50	μA	$V_S = V_{SS} = 500V/600V$
I_{OBS}	Quiescent V_{BS} supply current	17	—	125	230		$V_{IN} = 0V$ or V_{DD}
I_{OCC}	Quiescent V_{CC} supply current	18	—	180	340		$V_{IN} = 0V$ or V_{DD}
I_{ODD}	Quiescent V_{DD} supply current	19	—	15	30		$V_{IN} = 0V$ or V_{DD}
I_{IN+}	Logic "1" input bias current	20	—	20	40		$V_{IN} = V_{DD}$
I_{IN-}	Logic "0" input bias current	21	—	—	1.0		$V_{IN} = 0V$
V_{BSUV+}	V_{BS} supply undervoltage positive going threshold	22	7.5	8.6	9.7	V	
V_{BSUV-}	V_{BS} supply undervoltage negative going threshold	23	7.0	8.2	9.4		
V_{CCUV+}	V_{CC} supply undervoltage positive going threshold	24	7.4	8.5	9.6		
V_{CCUV-}	V_{CC} supply undervoltage negative going threshold	25	7.0	8.2	9.4		
I_{O+}	Output high short circuit pulsed current	26	2.0	2.5	—	A	$V_O = 0V$, $V_{IN} = V_{DD}$ $PW \leq 10 \mu s$
I_{O-}	Output low short circuit pulsed current	27	2.0	2.5	—		$V_O = 15V$, $V_{IN} = 0V$ $PW \leq 10 \mu s$



Single-channel: 6N135, 6N136, HCPL-2503, HCPL-4502 Dual-Channel: HCPL-2530, HCPL-2531 High Speed Transistor Optocouplers

Features

- High speed-1 MB/s
- Superior CMR-10 kV/μs
- Dual-Channel HCPL-2530/HCPL-2531
- Double working voltage-480V RMS
- CTR guaranteed 0-70°C
- U.L. recognized (File # E90700)

Applications

- Line receivers
- Pulse transformer replacement
- Output interface to CMOS-LSTTL-TTL
- Wide bandwidth analog coupling

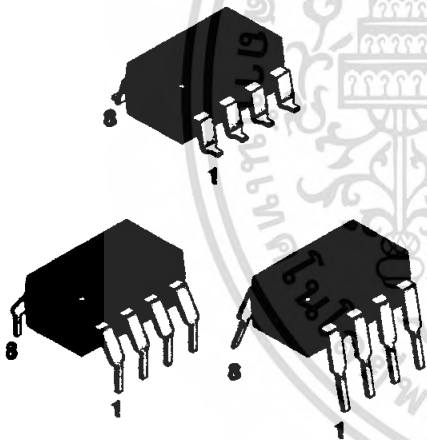
Description

The HCPL-4502/HCPL-2503, 6N135/6 and HCPL-2530/HCPL-2531 optocouplers consist of an AlGaAs LED optically coupled to a high speed photodetector transistor.

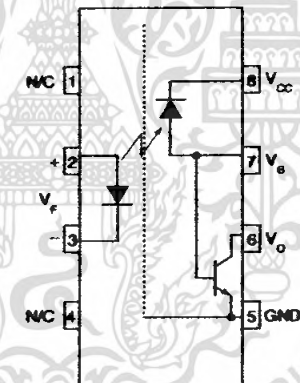
A separate connection for the bias of the photodiode improves the speed by several orders of magnitude over conventional phototransistor optocouplers by reducing the base-collector capacitance of the input transistor.

An internal noise shield provides superior common mode rejection of 10kV/μs. An improved package allows superior insulation permitting a 480 V working voltage compared to industry standard of 220 V.

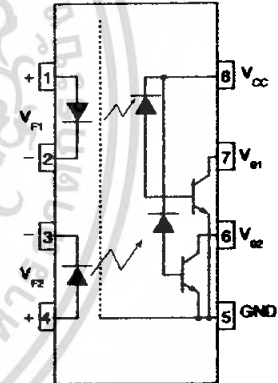
Package



Schematic



6N135, 6N136, HCPL-2503, HCPL-4502



HCPL-2530/HCPL-2531

Pin 7 is not connected in Part Number HCPL-4502

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Single-channel: 6N135, 6N136, HCPL-2503, HCPL-4502 Dual-Channel: HCPL-2530, HCPL-2531 High Speed Transistor Optocouplers

Absolute Maximum Ratings ($T_A = 25^\circ\text{C}$ unless otherwise specified)

Parameter	Symbol	Value	Units	
Storage Temperature	T_{STG}	-55 to +125	$^\circ\text{C}$	
Operating Temperature	T_{OPR}	-55 to +100	$^\circ\text{C}$	
Lead Solder Temperature	T_{SOL}	260 for 10 sec	$^\circ\text{C}$	
EMITTER				
DC/Average Forward Input Current	Each Channel (Note 1)	I_F (avg)	25	mA
Peak Forward Input Current (50% duty cycle, 1 ms P.W.)	Each Channel (Note 2)	I_F (pk)	50	mA
Peak Transient Input Current - ($\leq 1 \mu\text{s}$ P.W., 300 pps)	Each Channel	I_F (trans)	1.0	A
Reverse Input Voltage	Each Channel	V_R	5	V
Input Power Dissipation	(6N135/6N136 and HCPL-2503/4502) (HCPL-2530/2531) Each Channel (Note 3)	P_D	100 45	mW
DETECTOR				
Average Output Current	Each Channel	I_O (avg)	8	mA
Peak Output Current	Each Channel	I_O (pk)	16	mA
Emitter-Base Reverse Voltage	(6N135, 6N136 and HCPL-2503 only)	V_{EBR}	5	V
Supply Voltage		V_{CC}	-0.5 to 30	V
Output Voltage		V_O	-0.5 to 20	V
Base Current	(6N135, 6N136 and HCPL-2503 only)	I_B	5	mA
Output power dissipation	(6N135, 6N136, HCPL-2503, HCPL-4502) (Note 4) (HCPL-2530, HCPL-2531) Each Channel	P_D	100 35	mW

ประวัติผู้เขียน



นายภัฏฐชัย ชลิบกลาง

เกิดวันที่ 4 เมษายน 2528 ที่อำเภอสูงเนิน จังหวัดนครราชสีมา

สำเร็จการศึกษาระดับมัธยมระดับมัธยมศึกษาตอนต้น

จากโรงเรียนสีคิ้ว"สวัสดิ์ผดุงวิทยา" จังหวัดนครราชสีมา

สำเร็จการศึกษาระดับมัธยมศึกษาตอนปลาย

จากโรงเรียน ราชสีมาวิทยาลัย จังหวัดนครราชสีมา

เข้าศึกษาที่คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ในปี พ.ศ. 2547 มีความสนใจและความถนัดในสาขาวิศวกรรมไฟฟ้าแขนงอิเล็กทรอนิกส์กำลัง และเครื่องกลไฟฟ้า

ฝึกงานที่บริษัท CPT THAILAND จำกัด ระหว่างวันที่ 3 เมษายน – 31 พฤษภาคม พ.ศ. 2549

และ บริษัท Siemens จำกัด ระหว่างวันที่ 2 เมษายน – พฤษภาคม พ.ศ. 2550



นายเอกนิตย์ ช่วยเกิด

เกิดวันที่ 17 สิงหาคม 2528 ที่อำเภอเมือง จังหวัดชุมพร

สำเร็จการศึกษาระดับมัธยมศึกษาตอนต้น

จากโรงเรียนศรีธัญญา จังหวัดชุมพร

สำเร็จการศึกษาระดับมัธยมศึกษาตอนปลาย

จากโรงเรียนจุฬามงคลราชวิทยาลัย จังหวัดนครศรีธรรมราช

เข้าศึกษาที่คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ในปี พ.ศ. 2547 มีความสนใจและความถนัดในสาขาวิศวกรรมไฟฟ้าแขนงอิเล็กทรอนิกส์กำลัง และเครื่องกลไฟฟ้า

ฝึกงานที่บริษัท JL Engineering จำกัด ระหว่างวันที่ 3 เมษายน – 31 พฤษภาคม พ.ศ. 2549

และบริษัท ผลิตไฟฟ้าราชบุรี จำกัด(มหาชน) ระหว่างวันที่ 2 เมษายน – พฤษภาคม พ.ศ. 2550

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้