

**สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง**

**ระบบชำระค่าผ่านทางด้วยระบบอิเล็กทรอนิกส์**

**ELECTRONIC TOLL COLLECTION**



**ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต  
ภาควิชาวิศวกรรมสารสนเทศ  
คณะวิศวกรรมศาสตร์  
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง**

**ปีการศึกษา 2550**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**ELECTRONIC TOLL COLLECTION**



**A THESIS SUBMITTED IN PARTIAL FUFILLMENT OF  
THE REQUIREMENT FOR THE DEGREE OF  
BACHELOR IN DEPARTMENT OF INFORMATION ENGINEERING  
FACULTY OF ENGINEERING  
KING MONGKUTS INSTITUTE OF TECHNOLOGY LADKRABANG**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้  
2007

หัวข้อปริญญานิพนธ์	ระบบชำระค่าผ่านทางด้วยระบบอิเล็กทรอนิกส์		
ชื่อนักศึกษา	นางสาว สุภัค โสภณ	รหัสประจำตัว	47010881
	นางสาว สุภัค โชคนิธิเวช	รหัสประจำตัว	47010882
อาจารย์ที่ปรึกษา	ศศ. มนต์ชัย แซ่มะซ้อย		
ระดับการศึกษา	ปริญญาตรี วิศวกรรมบัณฑิต		
	สาขาวิศวกรรมสารสนเทศ		
ภาควิชา	วิศวกรรมสารสนเทศ		
ปีการศึกษา	2550		

ปริญญานิพนธ์ฉบับนี้ได้รับการอนุมัติเป็นส่วนหนึ่งของการศึกษาตามหลักสูตร วิศวกรรมศาสตรบัณฑิต คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

(ศศ. มนต์ชัย แซ่มะซ้อย)

อาจารย์ที่ปรึกษา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อปริญญาบัตร	ระบบชำระค่าผ่านทางด้วยระบบอิเล็กทรอนิกส์		
ชื่อนักศึกษา	นางสาว สุภัค โสภณ	รหัสประจำตัว	47010881
	นางสาว สุภัค โชคนิธิเวศ	รหัสประจำตัว	47010882
อาจารย์ที่ปรึกษา	ผศ. มนต์ชัย แซ่มซ้อย		
ระดับการศึกษา	ปริญญาตรี วิศวกรรมบัณฑิต		
	สาขาวิศวกรรมสารสนเทศ		
ภาควิชา	วิศวกรรมสารสนเทศ		
ปีการศึกษา	2550		

### บทคัดย่อ

ปัจจุบันปัญหาการจราจรเป็นปัญหาที่สำคัญและส่งผลกระทบต่อการค้าทางชีวิตอย่างมาก ดังนั้นจึงเกิดโครงการขึ้นนี้เพื่อช่วยในการจัดการการจราจรให้มีความสะดวกสบายและมีความปลอดภัยมากขึ้น อีกทั้งยังเป็นมิตรต่อสิ่งแวดล้อม โดยโครงการขึ้นนี้ได้นำเทคโนโลยี ZigBee มาประยุกต์ใช้เป็นส่วนหนึ่งของอุปกรณ์ชำระค่าผ่านทางอัตโนมัติและอุปกรณ์เก็บค่าผ่านทางอัตโนมัติ นอกจากนี้ได้มีการนำเทคโนโลยี Smart Card มาใช้เพื่อเพิ่มความความสะดวกสบายในการชำระค่าผ่านทางอัตโนมัติอีกด้วย โดยในอุปกรณ์ชำระค่าผ่านทางมีตัวประมวลผลคือ ไมโครคอนโทรลเลอร์ตระกูล AVR ร่วมกับเทคโนโลยี ZigBee และเทคโนโลยีสมาร์ทการ์ดและในอุปกรณ์เก็บค่าผ่านทางจะมีการเชื่อมต่อกับระบบฐานข้อมูลเพื่อความปลอดภัยและความถูกต้องของระบบชำระค่าผ่านทาง โดยในโครงการนี้สามารถใช้งานได้จริง นั่นคือสามารถนำอุปกรณ์ชำระค่าผ่านทางไปติดตั้งไว้ในรถยนต์และนำอุปกรณ์เก็บค่าผ่านทางติดตั้งไว้ที่ด่านชำระ และเมื่อรถยนต์ขับผ่านด่านชำระก็จะชำระค่าผ่านทางได้โดยอัตโนมัติโดยไม่ต้องหยุดรถ โครงการนี้สามารถนำไปใช้ได้จริงและสามารถนำไปประยุกต์และพัฒนาเพิ่มเติมได้อีกมากมายเหมาะกับผู้ที่สนใจศึกษาไม่ว่าจะเทคโนโลยี ZigBee, เทคโนโลยี Smart Card หรือแม้แต่ตัวโครงการเองก็เป็นโครงการที่น่าสนใจนำไปพัฒนาเพื่อนำมาใช้ลดปัญหาการจราจรที่เกิดขึ้นในประเทศไทย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

<b>Thesis Title</b>	Electronic Toll Collection		
<b>Student</b>	Ms. Supak	Sopon	ID. 47010881
	Ms. Supak	Choknitivet	ID. 47010882
<b>Advisor</b>	Asst. Prof. Monchai Chamchoy		
<b>Graduate Level</b>	Bachelor Degree of Information Engineering		
<b>Department</b>	Information Engineering		
<b>Academic Year</b>	2007		

## ABSTRACT

At present, traffic problem is a major cause which impacts on our living. Therefore, this thesis was developed for managing traffic to be more comfortable, more safety and reduces environmentally harmful emissions. This thesis was developed by using ZigBee Technology to be a part of electronic toll collection. Besides, Smart Card Technology is used for payment at tollbooth to increase customer convenience. AVR Microcontroller is used for evaluating with ZigBee Technology and Smart Card Technology. Database is used for protecting and error detecting. When we installed the device in the car and drove through toll booth, payment was automatic without stopping the car. This thesis can be used and applied to reduce traffic in Thailand which is for research students or a person who is interested in Electronic Toll Collection.

## กิตติกรรมประกาศ

ปริญญานิพนธ์ฉบับนี้ไม่อาจสำเร็จไปได้ด้วยดี หากไม่ได้รับความช่วยเหลือ และร่วมมือจากหลายๆฝ่ายด้วยกัน โดยเฉพาะอย่างยิ่งอาจารย์ที่ปรึกษาปริญญานิพนธ์ ผู้ช่วยศาสตราจารย์ มนต์ชัย แซ่มะซ้อย ที่ได้ให้ความเหลือในหลายๆด้าน ทั้งถ่ายทอดความรู้และให้คำแนะนำ ขอรอบขอบพระคุณบิดา มารดา และอาจารย์ทุกท่านที่ให้การสนับสนุนเสมอมา สุดท้ายนี้ขอขอบคุณพี่ๆ เพื่อนๆทุกคนที่คอยให้คำแนะนำ ข้อคิดเห็นและความช่วยเหลือเอื้อเพื่ออุปการะเพื่อใช้ในการ ทดลองจนเกิดปริญญานิพนธ์นี้ขึ้น

ศุภกั โสภณ

ศุภกั โชคนิธิเวศ



ก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญ

เรื่อง	หน้า
บทคัดย่อภาษาไทย	ก
บทคัดย่อภาษาอังกฤษ	ข
กิตติกรรมประกาศ	ค
สารบัญ	ง
สารบัญรูปภาพ	ณ
<b>บทที่ 1 บทนำ</b>	
1.1 ที่มาและความสำคัญของโครงการ	1
1.2 วัตถุประสงค์ของโครงการ	2
1.3 ประโยชน์ที่คาดว่าจะได้รับ	2
1.4 ขอบเขตของโครงการ	2
1.5 ขั้นตอนการดำเนินโครงการ	3
1.6 ภาพรวมของระบบการทำงานของโครงการ	3
<b>บทที่ 2 ทฤษฎีที่เกี่ยวข้อง</b>	
2.1 ระบบการเก็บค่าผ่านทางอัตโนมัติ (Electronic Toll Collection-ETC)	5
2.1.1 ผลประโยชน์จากการใช้ระบบการเก็บค่าผ่านทางอัตโนมัติ	5
2.1.2 ระบบการเก็บค่าผ่านทางอัตโนมัติของ การทางพิเศษแห่งประเทศไทย (กทพ.)	5
2.1.3 ปัญหาที่เกิดขึ้นจากการใช้อุปกรณ์ของระบบการเก็บค่าผ่านทาง ทางอัตโนมัติของการทางพิเศษแห่งประเทศไทย (กทพ.)	7
2.2 เทคโนโลยี ZIGBEE	9
2.2.1 แนะนำเทคโนโลยี ZIGBEE	9
2.2.2 โครงสร้างของโพรโทคอล ZIGBEE	10
2.2.3 ลักษณะการทำงานของเทคโนโลยี ZIGBEE	11
2.2.4 Serial Communications	12

## สารบัญ (ต่อ)

เรื่อง	หน้า
2.2.5 ชนิดอุปกรณ์ของ ZIGBEE	14
2.2.6 การประยุกต์ใช้งาน ZIGBEE ที่มีผลต่อการ ใช้ชีวิตประจำวันของเรา	15
2.3 ไมโครคอนโทรลเลอร์	16
2.3.1 ส่วนประกอบของไมโครคอนโทรลเลอร์	16
2.3.2 คุณสมบัติของ AVR เบอร์ ATmega128	18
2.3.3 โครงสร้างและรายละเอียด	19
2.4 เทคโนโลยีสมาร์ตการ์ด	21
2.4.1 แนะนำเทคโนโลยีสมาร์ตการ์ด	21
2.4.2 ชนิดของสมาร์ตการ์ด	21
2.4.3 จุดเด่นของสมาร์ตการ์ด	27
2.4.4 การประยุกต์ใช้งาน	27
2.4.5 อนาคตของสมาร์ตการ์ด	29
2.4.6 มาตรฐานต่างๆที่เกี่ยวข้อง	29
2.4.7 องค์กรที่ดูแลมาตรฐานต่างๆ	38
<b>บทที่ 3 การออกแบบและพัฒนา</b>	
3.1 การออกแบบและพัฒนา	39
3.1.1 การออกแบบและพัฒนาทางด้านผู้ใช้บริการ	39
3.1.2 การออกแบบและพัฒนาทางด้านผู้ให้บริการ	40
3.2 การออกแบบวงจร	41
3.2.1 บล็อกไดอะแกรมการทำงานของวงจรรวม	41
3.2.2 การออกแบบวงจรของอุปกรณ์ชำระค่าผ่านทาง	41
3.2.3 การออกแบบวงจรของอุปกรณ์เก็บค่าผ่านทาง	45
3.3 โฟลว์ชาร์ต (Flow Chart) แสดงการทำงานระบบ เก็บค่าผ่านทางอัตโนมัติโดยรวม	49

## สารบัญ (ต่อ)

เรื่อง	หน้า
3.4 ระบบฐานข้อมูล	50
3.4.1 ตัวอย่างตารางฐานข้อมูลของระบบ Electronics Toll Collection	50
3.4.2 ความสัมพันธ์ในรูปแบบ NIAM ของระบบฐานข้อมูล	50
3.4.3 DATADictionary ของฐานข้อมูลในระบบ	51
3.5 รูปแบบการติดต่อสื่อสารของระบบ	52
3.5.1 ชนิดของแพ็คเกจข้อมูล	52
3.5.2 ภาพรวมของการส่งและรับแพ็คเกจข้อมูลของระบบ	55
3.6 การออกแบบ User Interface ของฝั่งผู้ให้บริการ โดยใช้ Visual Basic 6	56
3.6.1 รายละเอียดใน User Interface	57
3.6.2 โฟลว์ชาร์ต (Flow Chart) แสดงการทำงานของระบบเก็บค่าผ่านทางอัตโนมัติด้านฝั่งผู้ให้บริการ	58
3.7 การออกแบบส่วนแสดงผลของฝั่งผู้ใช้บริการ โดยใช้การกระพริบไฟที่หลอด LED	59
3.7.1 โฟลว์ชาร์ต (Flow Chart) แสดงการทำงานของระบบเก็บค่าผ่านทางอัตโนมัติด้านฝั่งผู้ใช้บริการ	60
<b>บทที่ 4 การทดลองและผลการทดลอง</b>	
4.1 วงจรที่ใช้ในการทดลอง	61
4.2 ทดลองการติดต่อสื่อสารระหว่าง ZIGBEE แบบ peer-to-peer	62
4.3 การทดลองการชำระค่าผ่านทางโดยแสดงผลลัพธ์ผ่าน User Interface ด้านฝั่งผู้ให้บริการ	69
4.4 การทดลองการชำระค่าผ่านทางโดยแสดงผลลัพธ์ผ่านหลอด LED ด้านฝั่งผู้ใช้บริการ	72
4.5 การทดลองการชำระค่าผ่านทางที่ระดับความเร็วต่างๆ	74



## สารบัญรูป

รูป	หน้า
รูปที่ 1.1 ภาพรวมของระบบการทำงาน	3
รูปที่ 2.1 อุปกรณ์ที่ใช้ในระบบการเก็บค่าผ่านทางอัตโนมัติ	6
รูปที่ 2.2 ขั้นตอนการทำงานของ Passive TAG	8
รูปที่ 2.3 เครือข่ายของมาตรฐาน IEEE 802.15.4	9
รูปที่ 2.4 ข้อมูลในแต่ละย่านความถี่	10
รูปที่ 2.5 โครงสร้างโพรโทคอล ZIGBEE	11
รูปที่ 2.6 System Data Flow Diagram in a UART-interfaced environment	12
รูปที่ 2.7 UART data packet 0x1F (เลขฐานสิบ คือ 31) ซึ่งส่งผ่าน RF module	13
รูปที่ 2.8 Internal Data Flow Diagram	13
รูปที่ 2.9 การประยุกต์ใช้งาน ZIGBEE	15
รูปที่ 2.10 บล็อกโคอะแกรมของ AVR เบอร์ ATmega128	17
รูปที่ 2.11 รายละเอียดขาของไมโครคอนโทรลเลอร์ ATmega128	19
รูปที่ 2.12 Contact Smart Card	21
รูปที่ 2.13 Smart Card Contacts	23
รูปที่ 2.14 Chip Operating	24
รูปที่ 2.15 Contactless Smart	24
รูปที่ 2.16 Combi-Card	25
รูปที่ 2.17 IC Cards ชนิดต่างๆ	26
รูปที่ 2.18 ISO 7816 Part 1	30
รูปที่ 2.19 ISO 7816 Part 2	30
รูปที่ 2.20 ตำแหน่งและขนาดของ Contact ของ Smart Card	32
รูปที่ 2.21 ISO 7816 Part 3	33
รูปที่ 2.22 โครงสร้าง PC/SC	34
รูปที่ 3.1 ภาพรวมของระบบการทำงาน	39

## สารบัญรูป (ต่อ)

รูป	หน้า
รูปที่ 3.2 การออกแบบและพัฒนาทางด้านผู้ให้บริการ	39
รูปที่ 3.3 การออกแบบและพัฒนาทางด้านผู้ให้บริการ	40
รูปที่ 3.4 บล็อกไดอะแกรมการทำงานของวงจรรวม	41
รูปที่ 3.5 วงจร ZIGBEE ด้านผู้ให้บริการ	42
รูปที่ 3.6 วงจร RS232 ด้านผู้ให้บริการ	44
รูปที่ 3.7 วงจร Supply ด้านผู้ให้บริการ	44
รูปที่ 3.8 วงจรในตัวนของ ATmega128	45
รูปที่ 3.9 วงจร ZIGBEEด้านผู้ให้บริการ	46
รูปที่ 3.10 วงจรRS232 ด้านผู้ให้บริการ	47
รูปที่ 3.11 วงจร Supply ด้านผู้ให้บริการ	47
รูปที่ 3.12 อุปกรณ์ด้านฝั่งผู้ให้บริการ	48
รูปที่ 3.13 อุปกรณ์ด้านฝั่งผู้ให้บริการ	48
รูปที่ 3.14 โฟลว์ชาร์ตแสดงการทำงานของระบบการเก็บค่าผ่านทางอัตโนมัติโดยรวม	49
รูปที่ 3.15 ตารางฐานข้อมูล Smartcard_Car	50
รูปที่ 3.16 ตารางฐานข้อมูล Car	50
รูปที่ 3.17 ความสัมพันธ์ในรูปแบบ NIAM ของระบบฐานข้อมูล	50
รูปที่ 3.18 แพ็คเกจข้อมูลที่ 1	52
รูปที่ 3.19 แพ็คเกจข้อมูลที่ 2	52
รูปที่ 3.20 แพ็คเกจข้อมูลที่ 3	53
รูปที่ 3.21 แพ็คเกจข้อมูลที่ 4	53
รูปที่ 3.22 แพ็คเกจข้อมูลที่ 5	54
รูปที่ 3.23 แพ็คเกจข้อมูลที่ 6	54
รูปที่ 3.24 ภาพรวมของการส่งและรับแพ็คเกจข้อมูลของระบบ	55
รูปที่ 3.25 User Interface ของฝั่งผู้ให้บริการ	56
รูปที่ 3.26 โฟลว์ชาร์ตแสดงการทำงานของระบบการเก็บค่าผ่านทาง	

ณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญรูป (ต่อ)

รูป	หน้า
รูปที่ 3.26 โฟลว์ชาร์ตแสดงการทำงานของระบบการเก็บค่าผ่านทาง อัตโนมัติค่านิ่งผู้ให้บริการ	57
รูปที่ 3.27 ส่วนแสดงผลของฝั่งผู้ให้บริการ โดยใช้การกระพริบไฟที่หลอด LED	59
รูปที่ 3.28 โฟลว์ชาร์ตแสดงการทำงานของระบบการเก็บค่าผ่านทาง อัตโนมัติค่านิ่งผู้ให้บริการ	60
รูปที่ 4.1 วงจรของอุปกรณ์เก็บค่าผ่านทาง	61
รูปที่ 4.2 วงจรของอุปกรณ์ชำระค่าผ่านทาง	61
รูปที่ 4.3 การเชื่อมต่อวงจรของอุปกรณ์เก็บค่าผ่านทางกับ Personal Computer	62
รูปที่ 4.4 การ Set up ค่าต่างๆ	63
รูปที่ 4.5 เข้าสู่ COMMAND Mode	63
รูปที่ 4.6 ค่า Serial Number High และ Serial Number Low ของฝั่งผู้ให้บริการ	64
รูปที่ 4.7 ค่า Serial Number High และ Serial Number Low ของฝั่งผู้ให้บริการ	64
รูปที่ 4.8 Set ค่า Destination Address High และ ค่า Destination Address Low ของผู้ให้บริการ	65
รูปที่ 4.9 Set ค่า Destination Address High และ ค่า Destination Address Low ของผู้ให้บริการ	65
รูปที่ 4.10 ออกจาก Command Mode	66
รูปที่ 4.11 ZIGBEE ที่ค่านิ่งเก็บค่าผ่านทางส่งข้อมูล	66
รูปที่ 4.12 ZIGBEE ที่รถยนต์ทางรับข้อมูล	67
รูปที่ 4.13 ZIGBEE ที่รถยนต์ทางส่งข้อมูล	67
รูปที่ 4.14 ZIGBEE ที่ค่านิ่งเก็บค่าผ่านทางรับข้อมูล	68
รูปที่ 4.15 User Interface ด้านฝั่งผู้ให้บริการของรถยนต์ที่ชำระค่าผ่านทางตามปกติ	69
รูปที่ 4.16 User Interface ด้านฝั่งผู้ให้บริการของรถยนต์ที่ไม่สามารถชำระค่าผ่านทาง ได้ตามปกติอันเนื่องมาจากข้อมูลไม่ตรงกับระบบฐานข้อมูล	70
รูปที่ 4.17 User Interface ด้านฝั่งผู้ให้บริการของรถยนต์ที่ไม่สามารถชำระค่าผ่านทาง ได้ตามปกติอันเนื่องมาจากได้ทำการชำระค่าผ่านทางได้ไปแล้ว	71

## ญ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญรูป (ต่อ)

รูป	หน้า
รูปที่ 4.18 ผดักซ์ผ่านหลอด LED ของด้านฝั่งผู้ใช้บริการเมื่อกระบวนการทำงานเสร็จสิ้นสมบูรณ์	72
รูปที่ 4.19 หลอด LED ของด้านฝั่งผู้ใช้บริการจะไม่กระพริบเมื่อกระบวนการทำงานเกิดข้อผิดพลาด	73



## ฉ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญตาราง

ตารางที่	หน้า
ตารางที่ 2.1 รายละเอียดของชาติญาณ	20
ตารางที่ 3.1 รายละเอียดของ ZIGBEE	43
ตารางที่ 3.2 DATADictionary ของตาราง Smartcard_car	51
ตารางที่ 3.3 DATADictionary ของตาราง Car	51
ตารางที่ 3.4 รายละเอียดใน User Interface	57
ตารางที่ 4.1 ผลการทดลองการชำระค่าผ่านทางที่ระดับความเร็วต่างๆ	74



## ณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# บทที่ 1

## บทนำ

### 1.1 ที่มาและความสำคัญของโครงการ

ปัญหาจราจรเป็นปัญหาที่ใกล้ตัวและมีผลกระทบในวงกว้างทั้งทางด้านเศรษฐกิจและสังคม ปัจจุบันหลายหน่วยงานพยายามเร่งแก้ปัญหาดังกล่าวแต่เนื่องจากปริมาณยานพาหนะที่เพิ่มอย่างรวดเร็วกว่าการสร้างถนนทำให้ปัญหาความคับคั่งของการจราจรดูเหมือนจะไม่ได้รับการแก้ไข หลายประเทศในโลกได้นำระบบเทคโนโลยี ICT เข้ามาช่วยแก้ปัญหาจราจรและพิสูจน์ว่าได้ผลดี ระบบดังกล่าวเป็นที่รู้จักซึ่งมีชื่อว่าระบบขนส่งอัจฉริยะ หรือที่รู้จักกันในชื่อสากลว่า Intelligent Transport System (ITS) ได้รับการพูดถึงมากขึ้นในปีนี้ด้วยเชื่อว่าจะสามารถช่วยในการจัดการจราจร ได้ดียิ่งขึ้น มีความปลอดภัยมากขึ้น อีกทั้งยังเป็นมิตรต่อสิ่งแวดล้อม ทั้งนี้ว่าระบบขนส่งอัจฉริยะที่สมบูรณ์จะต้องมีปัจจัยพื้นฐานที่พร้อมเกื้อหนุนกันและกันระหว่างถนน (Smart Way) เกตเวย์ (Smart Gateway) และรถยนต์ (Smart car)

สำหรับประเทศไทย คณะรัฐมนตรีได้ลงมติเห็นชอบให้พัฒนาระบบ ITS ที่ใช้อยู่ใน 15 หน่วยงาน ทั้งภาครัฐ รัฐวิสาหกิจและเอกชน นำมาปรับเปลี่ยนและทำการเชื่อมโยงให้สามารถรับข้อมูลด้านการจราจรในภาพรวมทุกด้าน แบ่งออกเป็น 4 โครงการสำคัญ ภายใต้ระยะเวลาดำเนินงานระหว่าง พ.ศ. 2548 — 2550 ใช้งบประมาณทั้งสิ้น 800 ล้านบาท ได้แก่ โครงการพัฒนาระบบบริหารจัดการด้าน ITS ระยะเร่งด่วนครอบคลุมพื้นที่ 100 กิโลเมตร โครงการพัฒนาระบบรายงานสภาพจราจรในเวลาจริงแบบ Real Time ระยะแรกครอบคลุมถนนสายหลักบริเวณ ถนนรัชดาภิเษก โครงการติดตั้งระบบ CCTV ระยะที่ 3 จำนวน 77 ทางแยก และโครงการติดตั้งระบบตรวจจับผู้กระทำความผิดกฎหมายฝ่าฝืนสัญญาณไฟจราจร

ในระบบขนส่งอัจฉริยะจะมีเทคโนโลยีมากมายหลายระบบซึ่งหนึ่งในเทคโนโลยีที่น่าสนใจสำหรับผู้ขับขี่รถยนต์บนทางด่วน คือระบบเก็บค่าผ่านทางแบบอัตโนมัติ (Electronic Toll Collection System) เนื่องจากสามารถช่วยลดการคับคั่งของรถยนต์บริเวณด่านเก็บค่าผ่านทางได้มาก เนื่องจากไม่จำเป็นต้องหยุดจ่ายค่าผ่านทางที่ด่านเก็บเงินแต่อย่างใด โดยโครงการนี้ได้นำเสนอระบบเก็บค่าผ่านทางแบบอัตโนมัติโดยใช้เทคโนโลยี ZIGBEE ซึ่งเป็นเทคโนโลยีที่ใช้กำลังไฟฟ้าน้อย อุปกรณ์มีราคาถูกและมีคุณสมบัติการจัดการตัวเองได้ นอกจากนี้ยังสามารถประยุกต์ใช้กับอุปกรณ์พื้นฐานที่หลากหลายในชีวิตประจำวัน

## 1.2 วัตถุประสงค์ของโครงการ

- 1) เพื่อวิเคราะห์และพัฒนาระบบการชำระค่าผ่านทางแบบอัตโนมัติโดยใช้เทคโนโลยี ZIGBEE
- 2) เพื่อศึกษาเทคโนโลยี ZIGBEE และนำไปประยุกต์ใช้ในชีวิตประจำวัน
- 3) เพื่อศึกษาการทำงานของระบบชำระค่าผ่านทางโดยใช้เทคโนโลยีสมาร์ทการ์ด
- 4) เพื่อศึกษาการทำงานของไมโครคอนโทรลเลอร์ยูนิต (MCU)
- 5) เพื่อศึกษาการทำระบบฐานข้อมูล (Database) สำหรับเก็บข้อมูลของผู้ใช้บริการ

## 1.3 ประโยชน์ที่คาดว่าจะได้รับ

- 1) ได้รับความรู้ความเข้าใจเกี่ยวกับเทคโนโลยี ZIGBEE
- 2) ได้รับความรู้ความเข้าใจในการเขียนภาษา C เพื่อใช้ควบคุมการทำงานของไมโครคอนโทรลเลอร์ยูนิต (MCU)
- 3) ได้รับความรู้ความเข้าใจในเทคโนโลยีสมาร์ทการ์ด
- 4) ได้รับความรู้ความเข้าใจการทำระบบฐานข้อมูล (Database) สำหรับเก็บข้อมูลของผู้ใช้บริการ
- 5) ได้รับความรู้และเข้าใจหลักการพื้นฐานเกี่ยวกับการออกแบบวงจรด้วยโปรแกรม Protel

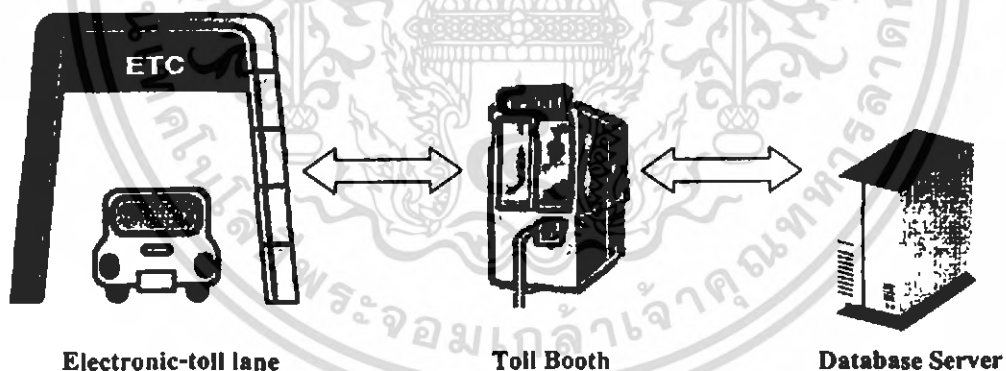
## 1.4 ขอบเขตของโครงการ

- 1) ออกแบบระบบการชำระค่าผ่านทางอัตโนมัติด้วยเทคโนโลยี ZIGBEE
- 2) สามารถใช้ไมโครคอนโทรลเลอร์ยูนิต (MCU) ควบคุมการทำงานของ ZIGBEE ได้
- 3) สามารถสร้างการเชื่อมต่อสื่อสารระหว่าง ZIGBEE กับคอมพิวเตอร์ที่ด่านเก็บค่าผ่านทาง
- 4) สามารถสร้างการเชื่อมต่อระหว่าง ZIGBEE ที่ติดตั้งภายในรถยนต์และ ZIGBEE ที่ด่านเก็บค่าผ่านทาง
- 5) สามารถใช้ไมโครคอนโทรลเลอร์ยูนิต (MCU) ควบคุมการทำงานของสมาร์ทการ์ดได้
- 6) ในส่วนของฐานข้อมูลจะเป็นการจัดเก็บข้อมูลของผู้ใช้บริการเพื่อป้องกันความปลอดภัยของระบบ

## 1.5 ขั้นตอนการดำเนินโครงการ

- 1) เขียนโครงการการทำงาน
- 2) ศึกษาและเก็บรวบรวมข้อมูล
- 3) ออกแบบระบบสำหรับการชำระค่าผ่านทางอัตโนมัติโดยเทคโนโลยี ZIGBEE
- 4) ศึกษาและออกแบบวงจรของ ZIGBEE ที่คำนวณเก็บค่าผ่านทาง และทดสอบการเชื่อมต่อกับคอมพิวเตอร์ที่คำนวณเก็บค่าผ่านทาง
- 5) ศึกษาและออกแบบวงจรที่มีไมโครคอนโทรลเลอร์ยูนิต (MCU) ควบคุมการทำงานของ ZIGBEE และสมาร์ตการ์ด
- 6) ศึกษาและสร้างการเชื่อมต่อระหว่าง ZIGBEE ที่คำนวณเก็บค่าผ่านทางและ ZIGBEE ที่ติดตั้งภายในรถยนต์
- 7) ศึกษาและเขียนโปรแกรมสำหรับจัดเก็บข้อมูลบนคอมพิวเตอร์
- 8) ทดสอบระบบการชำระค่าผ่านทางอัตโนมัติโดยเทคโนโลยี ZIGBEE
- 9) ปรับปรุงแก้ไขเพื่อเพิ่มประสิทธิภาพ
- 10) จัดทำรายงานและสรุปผลโครงการ

## 1.6 ภาพรวมของระบบการทำงานของโครงการ



รูปที่ 1.1 ภาพรวมของระบบการทำงานของโครงการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ระบบการทำงานของโครงการจะเริ่มนับตั้งแต่รถยนต์ที่ติดตั้งอุปกรณ์ชำระค่าผ่านทางอัตโนมัติขับเข้าช่องทางเพื่อชำระค่าผ่านทางแบบอัตโนมัติ ซึ่งอุปกรณ์ชำระค่าผ่านทางอัตโนมัติที่ติดตั้งภายในรถยนต์และอุปกรณ์เก็บค่าผ่านทางอัตโนมัติที่ติดตั้งที่ด่านเก็บค่าผ่านทาง (Toll Booth) จะมีการแลกเปลี่ยนข้อมูลกัน และมีการประมวลผลเกิดขึ้น โดยทั้งนี้จะมีการนำข้อมูลพื้นฐานข้อมูลกลางมาใช้เพื่อตรวจสอบข้อผิดพลาดที่อาจเกิดขึ้น ซึ่งหากไม่มีข้อผิดพลาดเกิดขึ้นก็จะมีการเก็บค่าผ่านทางโดยอัตโนมัติซึ่งจะหักค่าผ่านทางจากบัตรเครดิตซึ่งเมื่อเสร็จสิ้นกระบวนการนี้ก็จะมีการส่งข้อมูลไปเก็บไว้ที่ฐานข้อมูลกลางเพื่อไว้เป็นฐานข้อมูลไว้ใช้ตรวจสอบในครั้งต่อไป



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 2 ทฤษฎีที่เกี่ยวข้อง

### 2.1 ระบบการเก็บค่าผ่านทางอัตโนมัติ (Electronic Toll Collection-ETC)

ระบบการเก็บค่าผ่านทางอัตโนมัติ คือ ระบบที่ไม่ต้องใช้เงินสดหรืออุปองผ่านทาง แต่จะใช้บัตรอิเล็กทรอนิกส์(TAG) หรือ อุปกรณ์ประจำรถ (On Board Unit) เป็นสื่อในการชำระค่าผ่านทางซึ่งจะมีทั้งการชำระล่วงหน้า (Pre-paid) หรือชำระภายหลัง (Post-paid) โดยรถยนต์จะต้องวิ่งผ่านในช่องทางหรือเส้นทางที่จัดไว้เฉพาะ (Dedicated Lane) โดยที่รถยนต์ไม่ต้องหยุดหรือเปิดกระจกรถยนต์เพื่อชำระค่าผ่านทางบริเวณด่านเก็บค่าผ่านทาง

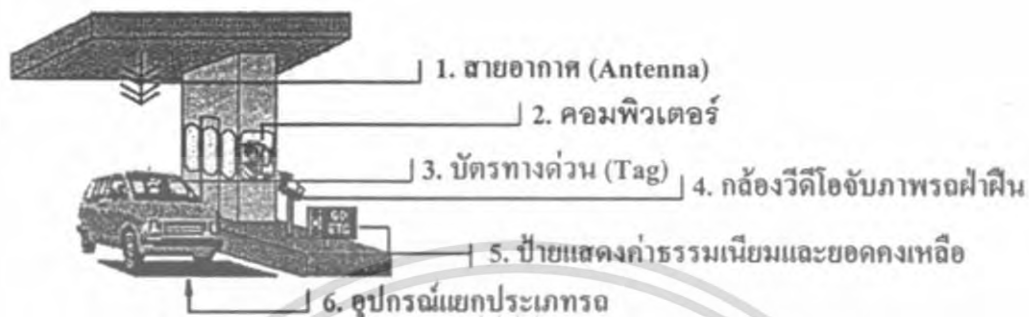
#### 2.1.1 ผลประโยชน์จากการใช้ระบบการเก็บค่าผ่านทางอัตโนมัติ

- 1) ช่วยลดค่าใช้จ่ายในการจัดเก็บค่าผ่านทาง
- 2) มีความยืดหยุ่นในการกำหนดค่าผ่านทางตามความต้องการนั้นคือคิดค่าผ่านทางตามระยะทางได้
- 3) เพิ่มความสามารถในการรองรับจำนวนรถยนต์ของด่านเก็บค่าผ่านทาง ซึ่งช่วยลดการติดขัดบริเวณหน้าด่านเก็บเงิน
- 4) ลดภาวะมลพิษจากอากาศและเสียง
- 5) ผู้ใช้บริการประหยัดทั้งน้ำมันและเวลา
- 6) ใช้พื้นที่เพื่อด่านเก็บค่าผ่านทางน้อยลง
- 7) สามารถยืนยันการชำระค่าผ่านทางสำหรับยานพาหนะแต่ละคันได้

#### 2.1.2 ระบบการเก็บค่าผ่านทางอัตโนมัติของการทางพิเศษแห่งประเทศไทย (กทพ.)

ในปัจจุบันเทคโนโลยีที่การทางพิเศษแห่งประเทศไทย (กทพ.) ใช้คือการใช้บัตรอิเล็กทรอนิกส์ (TAG) ซึ่งจะติดภายในตัวรถยนต์ซึ่งใช้เป็นตัวในการชำระค่าผ่านทาง โดยที่มีเสาอากาศเหนือจรด (Overhead Antenna) และตัวอ่าน (Reader) ทำงานร่วมกันกับTAG โดยใช้คลื่นวิทยุ (Radio Frequency: RF) ย่านไมโครเวฟ

### 2.1.2.1 อุปกรณ์ของระบบการเก็บค่าผ่านทางอัตโนมัติ



รูปที่ 2.1 อุปกรณ์ที่ใช้ในระบบการเก็บค่าผ่านทางอัตโนมัติ [1]

#### 1) สายอากาศ (Antenna)

จะติดตั้งอยู่เพดานหลังคาเหนือช่องทาง ทำหน้าที่ส่งคลื่นวิทยุ (Radio Frequency: RF) ย่านไมโครเวฟ ซึ่งความถี่ที่ใช้มีค่าประมาณ 2.4-2.5 GHz เพื่อใช้ติดต่อกับบัตรทางด่วน (TAG)

#### 2) คอมพิวเตอร์

ทำหน้าที่ควบคุมการเก็บค่าผ่านทาง ข้อมูลจากผู้เก็บค่าผ่านทางจะถูกส่งไปยังอาคารด้านและส่งต่อไปยังศูนย์ควบคุม เพื่อประเมินผลการจัดเก็บค่าผ่านทางและใช้เป็นหลักฐานในการตรวจสอบต่อไป

#### 3) บัตรทางด่วน (TAG)

เป็นบัตรพลาสติกที่มีแบตเตอรี่อยู่ภายใน สามารถอ่านและเขียนได้ (Read & Write) โดยจะติดตั้งไว้ในรถบริเวณกระจกเพื่อระบบสามารถอ่านข้อมูลใน TAG ได้

#### 4) กล้องวิดีโอจับภาพรถฝ่าฝืน (Video Enforcement System)

ทำหน้าที่ถ่ายภาพป้ายทะเบียนบนท้ายรถทุกคันที่ผ่านทางแบบปิดกั้นและรถที่ได้รับ การยกเว้นค่าผ่านทางพิเศษ

### 5) ป้ายแสดงค่าธรรมเนียมและยอดคงเหลือ

ใช้แสดงอัตราค่าผ่านทางและยอดเงินคงเหลือ

### 6) อุปกรณ์แยกประเภทรถ

ซึ่งอุปกรณ์ที่ใช้ก็คือ PRESENCE LOOP เป็นขดลวดฝังอยู่ใต้ผิวจราจรมีหน้าที่ส่งสัญญาณกระตุ้นสายอากาศให้ทำงานเมื่อมีรถแล่นเข้าช่องทาง

#### 2.1.2.2 ขั้นตอนการเก็บค่าผ่านทางอัตโนมัติ

1) เมื่อผู้ใช้บริการขับรถเข้าช่องทางอัตโนมัติ PRESENCE LOOP จะส่งสัญญาณกระตุ้นสายอากาศให้ทำงานเมื่อมีรถยนต์แล่นเข้าช่องทาง

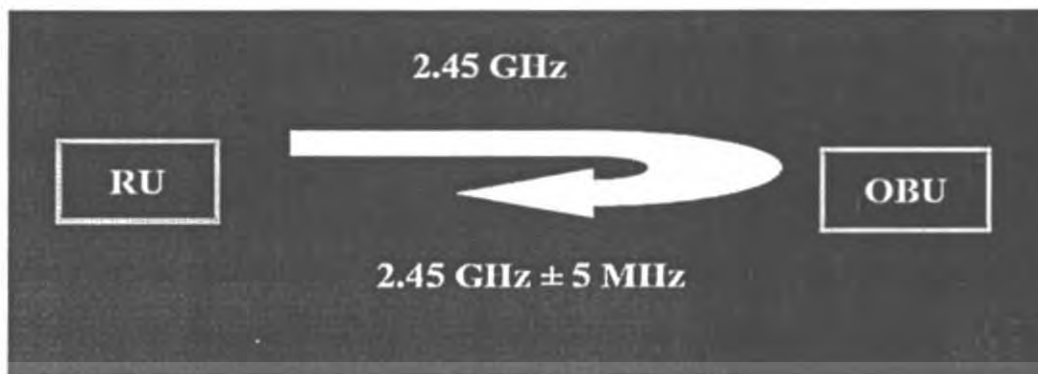
2) สายอากาศจะส่งสัญญาณความถี่ 2.4 GHz ติดต่อกับ TAG เพื่อตรวจสอบความถูกต้องและจำนวนเงินในบัตรทางด่วน

3) ระบบจะทำการตัดและเขียนยอดเงินลง TAG โดยแสดงอัตราค่าผ่านทางและยอดเงินคงเหลือที่ตู้บอกราคา

4) ในการเก็บค่าผ่านทางอัตโนมัติ กล้องวีดีโอจะทำการถ่ายภาพรถยนต์และทะเบียนรถโดยอัตโนมัติเมื่อเกิดความผิดพลาด เพื่อใช้เป็นหลักฐานในการตรวจสอบหรือเพื่อติดตามเมื่อชำระค่าผ่านทางต่อไป

#### 2.1.3 ปัญหาที่เกิดขึ้นจากการใช้อุปกรณ์ของระบบการเก็บค่าผ่านทางอัตโนมัติของการทางพิเศษแห่งประเทศไทย (กทพ.)

ประเภทของ TAG ที่การทางพิเศษแห่งประเทศไทยใช้ซึ่งจำแนกตามการรับส่งสัญญาณ คือ ประเภท Passive TAG ซึ่งอุปกรณ์ช่องทาง (Roadside Unit: RU) จะมีการสร้างสัญญาณความถี่วิทยุพาหะ (Carrier Signal) ส่วนอุปกรณ์ที่ตัวรถ (On Board Unit: OBU) จะไม่มีวงจรในส่วนนี้แต่จะอาศัยสัญญาณความถี่วิทยุพาหะที่ RU สร้างมาแล้วสะท้อนกลับ (Backscatter) ไปยัง RU อีกครั้ง



รูปที่ 2.2 ขั้นตอนการทำงานของ Passive TAG [2]

ซึ่งTAG ประเภท Passive TAG มีข้อเสียดังนี้

- อาจมีการขาดหายของสัญญาณเนื่องจากมีกำลังส่งต่ำ
- สามารถรับ-ส่งสัญญาณได้ภายในระยะทางใกล้ๆ
- ใช้เวลาในการส่งข้อมูลมากเนื่องจาก OBU ต้องอาศัยสัญญาณความถี่วิทยุเฉพาะ

ที่ RU สร้าง

และหากจำแนกตามการบันทึกข้อมูลประเภท TAG ที่ทางการพิเศษแห่งประเทศไทยใช้คือ TAG TYPE II ซึ่งเป็นชนิดอ่านและเขียนข้อมูลลงใน TAG (Read & Write) ได้ ซึ่งมีข้อเสียคือ เนื่องจากข้อมูลเก็บไว้ใน TAG และคอมพิวเตอร์จึงต้องมีการตรวจสอบข้อมูลให้ตรงกัน ซึ่งทำให้เกิดความล่าช้าในการทำงาน

จากปัญหาที่เกิดขึ้นโครงงานนี้จึงได้เสนอให้ใช้ เทคโนโลยี ZIGBEE ร่วมกับ ไมโครคอนโทรลเลอร์ยูนิต (MCU) ชนิด AVR รุ่น ATmega128 และ เทคโนโลยี Smart Card ซึ่งจะเป็นอุปกรณ์ชำระเงินค่าผ่านทางอัตโนมัติ และใช้เทคโนโลยี ZIGBEE ร่วมกับ Personal Computer เป็นอุปกรณ์เก็บค่าผ่านทางอัตโนมัติ

## 2.2 เทคโนโลยี ZIGBEE

ZIGBEE เป็นเทคโนโลยีไร้สายที่ร่วมกันสื่อสารข้อมูลผ่านเซ็นเซอร์ขนาดเล็ก ชื่อ ZIGBEE ได้มาจากพฤติกรรมการสื่อสารของผึ้ง โดยผึ้งจะมีลักษณะการบินแบบซิกแซ็ก และจะให้ข้อมูลข่าวสารระหว่างผึ้งด้วยกันที่เกี่ยวกับ ตำแหน่ง ระยะทางและทิศทางของอาหารที่พวกมันกำลังหาอยู่

### 2.2.1 แนะนำเทคโนโลยี ZIGBEE

ZIGBEE เป็นมาตรฐานสำหรับเครือข่ายไร้สายสำหรับพื้นที่ส่วนบุคคล (Wireless Personal Area Network : WPAN) ได้รับการพัฒนาต่อยอดมาจาก HomeRF รวมกับ มาตรฐาน 802.15.4 โดยทำงานในคลื่นความถี่ 2.4GHz เช่นเดียวกับ Wireless Network มาตรฐาน 802.11b/g, โทรศัพท์ Cordless และเตา Microwave ซึ่งถูกออกแบบสำหรับอุปกรณ์ไร้สายที่มีอัตราข้อมูลต่ำ มีระยะเวลาการใช้งานที่นานราคาถูก และจุดเด่นก็คือ ZIGBEE ใช้พลังงานน้อยมาก เช่นในระบบ Automation และอุปกรณ์ควบคุมระยะไกล ZIGBEE ประกอบด้วย Physical Layer และ Media Access Control (MAC) Layer ซึ่งอ้างอิงบนมาตรฐาน 802.15.4

#### 2.2.1.1 มาตรฐาน IEEE 802.15.4

IEEE 802.15.4 เป็นมาตรฐานของระดับชั้น Physical (PHY) และ Media Access Control (MAC) สำหรับอุปกรณ์ส่งข้อมูล ไร้สายที่ต้องการความเร็วในการส่งข้อมูลต่ำ ออกแบบมาเพื่อให้ใช้พลังงานน้อย สำหรับอุปกรณ์ที่มีราคาไม่สูง การส่งข้อมูลมีความเชื่อถือได้เพราะมีความถูกต้องสูง และสามารถใช้ได้ทั้งในเครือข่ายแบบ Star และ Mesh มีระยะทางที่สามารถส่งข้อมูลได้ประมาณ 10 - 75 เมตร ขึ้นอยู่กับกำลังที่ใช้ในการส่งข้อมูลและสภาพแวดล้อมตอนที่ส่งและสามารถเลือกความถี่ที่ใช้ได้สามช่วงเพื่อความสะดวกในการนำไปใช้งาน มีการเข้ารหัสข้อมูลเพื่อความปลอดภัยของข้อมูลที่จะส่งโดยใช้ระบบ Advance Encryption system (AES)



รูปที่ 2.3 เครือข่ายของมาตรฐาน IEEE 802.15.4 [3]

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

มาตรฐาน IEEE 802.15.4 ที่ถูกกำหนดไว้ใน ชั้น Physical layer มีอยู่ 3 ความถี่คือ

- 1) ช่วงความถี่ 2.4-2.4835 GHz มีอัตราข้อมูล 250 kb/s มีจำนวน 16 ช่องสัญญาณ คือ ช่องสัญญาณที่ 11-26
- 2) ช่วงความถี่ 868-870 MHz มีอัตราข้อมูล 20 kb/s มีจำนวน 1 ช่องสัญญาณ คือ ช่องสัญญาณที่ 0
- 3) ช่วงความถี่ 902-928 MHz มีอัตราข้อมูล 40 kb/s มีจำนวน 10 ช่องสัญญาณ คือ ช่องสัญญาณที่ 1-10

โดยที่ความถี่ 2.4-2.4835 GHz สามารถใช้งานได้ทั่วโลก และความถี่ 868-870 MHz และ 902-928 MHz ใช้งานได้ในพื้นที่ของอเมริกาเหนือ, ยุโรป, ออสเตรเลีย และนิวซีแลนด์

BAND	COVERAGE	DATA RATE	CHANNELS
2.4 GHz	ISM Worldwide	250 kbps	16
915 MHz	USA	40 kbps	1
868 MHz	Europe	20 kbps	1

รูปที่ 2.4 ข้อมูลในแต่ละย่านความถี่ [4]

## 2.2.2 โครงสร้างของโปรโตคอล ZIGBEE

### 1) Application layer

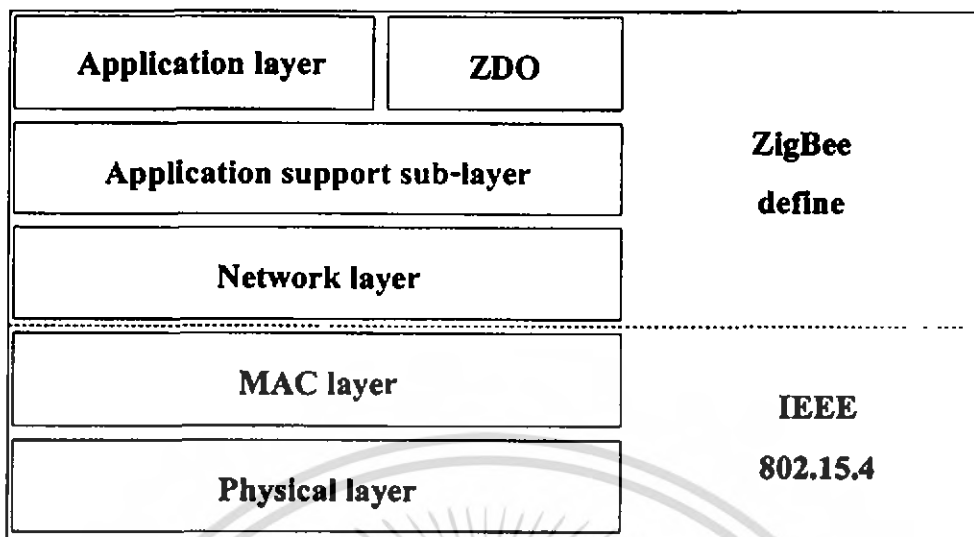
เป็นชั้นที่มีส่วนของ Endpoint อยู่ เรียกว่า Application framework โดยมี ZIGBEE Device Object (ZDO) ทำหน้าที่ในการจัดการ ในการเข้าถึงและใช้งาน Application layer

### 2) Application support sub-layer

ทำหน้าที่ในการสร้างเฟรมของ Application layer และทำหน้าที่ในการรับส่งข้อมูลรวมถึงการจัดการด้านต่างๆ ที่เกี่ยวข้องกับ Application layer

### 3) Network layer

ทำหน้าที่ใช้ในการ routing ข้อมูลจากต้นทางไปยังปลายทางที่อาจอยู่ภายในเครือข่ายเดียวกันหรือต่างเครือข่ายกัน



รูปที่ 2.5 โครงสร้างโพรโทคอล ZIGBEE

### 2.2.3 ลักษณะการทำงานของเทคโนโลยี ZIGBEE

การทำงานของ ZIGBEE จะเป็นการรับ-ส่งคลื่นสัญญาณข้อมูลผ่านชิปเล็กนี้จุดต่อจุดไปเรื่อยๆจนถึงปลายทางที่ต้องการดาวน์โหลดข้อมูลลงในเครื่องคอมพิวเตอร์เพื่อใช้ในการวิเคราะห์ข้อมูล ข้อมูลที่ได้ อาจจะเป็นการวัดอุณหภูมิ การเคลื่อนไหวของสิ่งมีชีวิต จับปริมาณมลพิษในอากาศ ปริมาณน้ำที่ก่อเกิดโดยใช้พลังงานแสงอาทิตย์หรือแบตเตอรี่ขนาดเล็กที่กินไฟน้อยมาก

ลักษณะของ ZIGBEE ก็มีทางเข้าช่องสัญญาณ โดยการใช้ Carrier Sense Multiple Access with Collision Avoidance (CSMA - CA) หรือมีทางเข้าช่องสัญญาณหลายๆ ทาง เพื่อหลีกเลี่ยงการชนกันระยะทางโดยทั่วไปประมาณ 50 เมตร มี topology แบบ star, peer-to-peer, mesh

ตามที่ได้กล่าวไว้ข้างต้น ZIGBEE ได้รับการพัฒนาต่อออกมาจาก HomeRF รวมกับมาตรฐาน 802.15.4 ดังนั้นจึงมีระบบปฏิบัติการ RF Module (RF Module Operation) ซึ่งในโครงการนี้จะขอกกล่าวถึงเฉพาะหัวข้อ Senal Communications (การสื่อสารผ่านพอร์ทอนุกรม)

## 2.2.4 Serial Communications

ZIGBEE จะทำการเชื่อมต่อกับอุปกรณ์อื่นๆ ซึ่งวิธีนี้จะเป็นการติดต่อแบบอนุกรมผ่านทาง Serial Port

### 2.2.4.1 UART Data Flow

อุปกรณ์ที่มีอินเตอร์เฟซ UART สามารถติดต่อกันได้โดยตรงผ่านทาง pins ของ RF modules ดังรูปที่แสดง



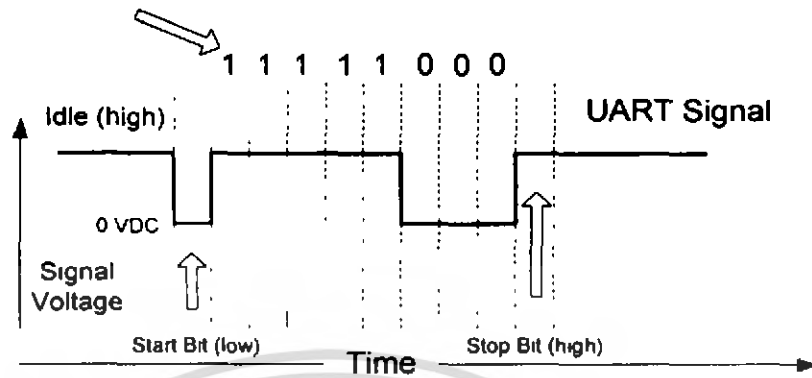
รูปที่ 2.6 System Data Flow Diagram in a UART-interfaced environment

#### Serial Data

ข้อมูลจะเข้าสู่ module UART ผ่าน pin ของ Data In (pin 3) ซึ่ง ข้อมูลแต่ละ byte จะประกอบไปด้วยบิตเริ่มต้น (low), ข้อมูล 8 บิตและบิตสิ้นสุด (high)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## Least Significant Bit (first)

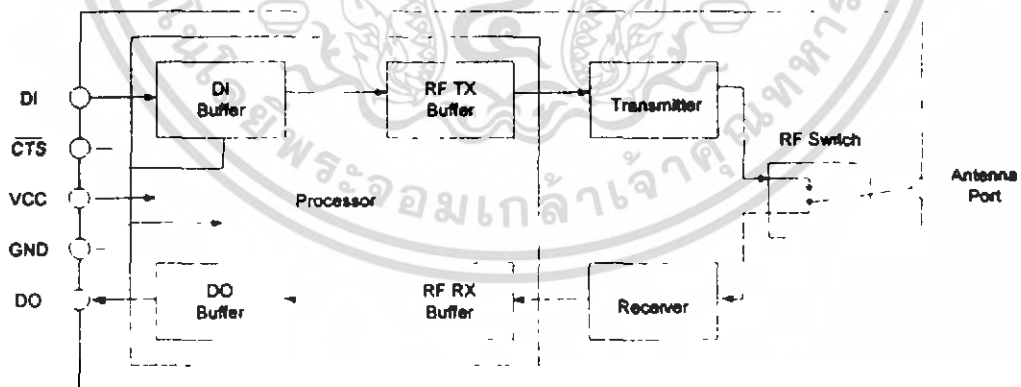


รูปที่ 2.7 UART data packet 0x1F (เลขฐานสิบ คือ 31) ซึ่งส่งผ่าน RF module

## 2.2.4.2 Transparent Operation

เมื่อ ZIGBEE เข้าสู่ระบบ Transparent ข้อมูลทั้งหมดที่ผ่านเข้ามาทาง pin ของ Data In ข้อมูลจะถูกเข้าคิวเพื่อรอการส่ง ซึ่งข้อมูลที่ยังไม่พร้อมจะส่งเหล่านี้จะถูกเก็บไว้ในบัฟเฟอร์ของ Data In ซึ่งเมื่อข้อมูลพร้อมจะส่งก็จะส่งออกไปทาง pin ของ Data Out

## 2.2.4.3 Flow Control



รูปที่ 2.8 Internal Data Flow Diagram

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**DI (Data In) Buffer**

เมื่อข้อมูลเข้าสู่ RF module ผ่าน pin ของ Data In (pin 3) ข้อมูลจะถูกเก็บอยู่ภายในบัฟเฟอร์ของ Data In

**DO (Data Out) Buffer**

เมื่อรับข้อมูลเข้าสู่ RF module ข้อมูลจะถูกเก็บภายในบัฟเฟอร์ของ Data Out และจะถูกส่งผ่านพอร์ตอนุกรมไปยังอุปกรณ์ตัวอื่นๆ ซึ่งหากบัฟเฟอร์ของ Data Out มีพื้นที่เต็มแล้วก็จะไม่สามารถเก็บข้อมูลเพิ่มได้อีก จนกว่าพื้นที่ของบัฟเฟอร์ว่างจึงจะรับข้อมูลชุดต่อไปได้

**2.2.5 ชนิดอุปกรณ์ของ ZIGBEE**

ชนิดอุปกรณ์ของ ZIGBEE มีอยู่ 2 ชนิดคือ แบบ Physical Device และ Logical Device

**1) Physical Device มี 2 ประเภท คือ**

1.1) Full Function Device: FFD เป็น เราเตอร์ที่เป็นสื่อกลางในการส่งข้อมูลจากอุปกรณ์อื่นๆ ใช้พลังงานจาก power line ทำงานได้ในทุก Topology และสามารถทำเป็นจุดเชื่อมต่อกันได้

1.2) Reduced Function Device: RFD เหมาะแก่การเชื่อมต่อภายในเครือข่าย ใช้พลังงานจากแบตเตอรี่ ไม่สามารถถ่ายทอดข้อมูลจากอุปกรณ์อื่นๆ ได้ ทำได้ง่ายในเครือข่ายที่เป็นแบบ star

**2) Logical Device มี 3 ประเภท คือ**

2.1) ZIGBEE Coordinators เป็นจุดที่ประสานเชื่อมต่อกัน ทำหน้าที่ในการจัดเก็บข้อมูลในเครือข่าย

2.2) ZIGBEE Routers ทำหน้าที่จัดการเส้นทางของข้อความที่ส่งผ่านภายในโครงข่ายระหว่างคู่ของโหนดใดๆ

2.3) ZIGBEE End Devices เป็นโหนดที่อยู่ในส่วนของผู้ใช้งาน โดยสามารถเป็นได้ทั้งแบบ RFD และ FFD

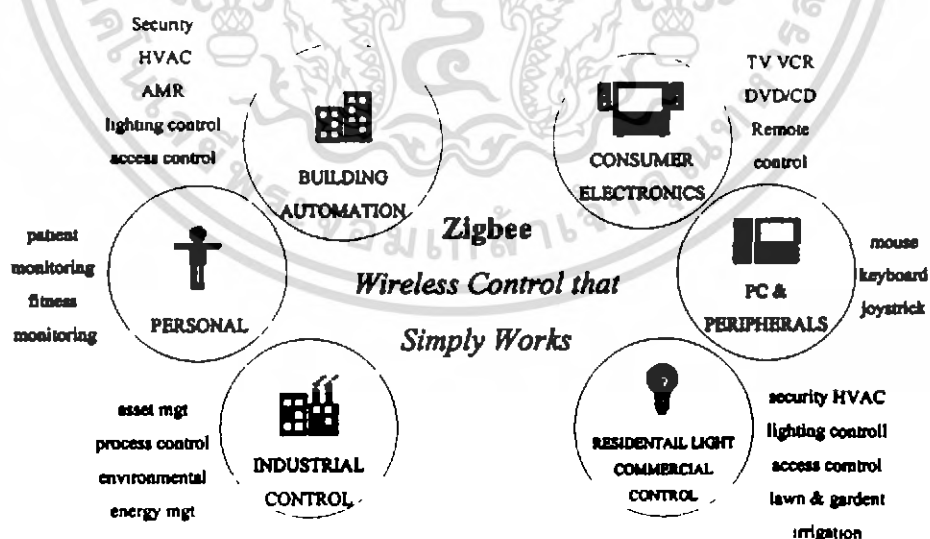
## 2.2.6 การประยุกต์ใช้งาน ZIGBEE ที่มีผลต่อการใช้ชีวิตประจำวันของเรา

- ระบบการติดตามสำหรับ ความปลอดภัย ชีวะอนามัย และสิ่งแวดล้อม เช่น การเตือนภัยจากสิ่งแวดล้อม รวมถึงอุบัติเหตุต่างๆเช่น ไฟไหม้ น้ำท่วม แผ่นดินไหว เป็นต้น ทั้งนี้ระบบเตือนภัยในปัจจุบันไม่ได้เชื่อมต่อกันเป็นระบบเครือข่าย และอุปกรณ์เองมีช่วงการใช้งานจากแบตเตอรี่ต้น นอกจากนี้ยังมีราคาแพง แต่ในระบบ 802.15.4 สามารถใช้ได้กับอุปกรณ์พื้นฐานเช่น เซนเซอร์ และ Actuators ที่มีราคาถูกทำให้สามารถติดตามเหตุการณ์ต่างๆ และ อุปกรณ์จะทำงานอย่างอัตโนมัติตามที่เรต้องการ

- นอกจากนี้เราสามารถนำระบบ 802.15.4 มาประยุกต์ใช้ในการคมนาคม กับอุปกรณ์พื้นฐานต่างๆที่อยู่ตามท้องถนน ทางด่วน และ ที่อื่น ๆ ทั้งนี้อุปกรณ์ต่างๆจะสื่อสารกันเองเป็นระบบเครือข่าย ในระหว่างการเดินทางของรถบนท้องถนนอุปกรณ์ที่อยู่ข้างทางจะส่งข้อมูลที่จำเป็นในการเดินทางสำหรับถนนที่รถวิ่งอยู่ เช่น ความเร็วสูงสุดที่วิ่งได้ เส้นทางเป็นรถเดินทางเดียวหรือสองทาง สภาพการจราจร ข้อมูลอุบัติเหตุ เป็นต้น นอกจากนี้อุปกรณ์ต่างๆที่อยู่ข้างถนนจะมีทำงานแบบอัตโนมัติด้วยเช่น ไฟส่องทางจะลดความเข้มลงเมื่อไม่มีรถวิ่งผ่านมา

-ระบบการตรวจหาตำแหน่ง เช่น สามารถตรวจหาตำแหน่งของรถได้ ซึ่งจะคล้ายกับระบบ GPS แต่ระบบ GPS นี้ไม่สามารถตรวจหาตำแหน่งในบางสถานที่ได้ เช่นในอุโมงค์ ภายในอาคาร และระบบ GPS ยังมีความคลาดเคลื่อนของตำแหน่งมากกว่า การใช้งานในระบบมาตรฐาน 802.15.4

- ให้ความบันเทิง เช่น เกมฝึกทักษะ และของเล่นแบบ interactive



รูปที่ 2.9 การประยุกต์ใช้งาน ZIGBEE

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

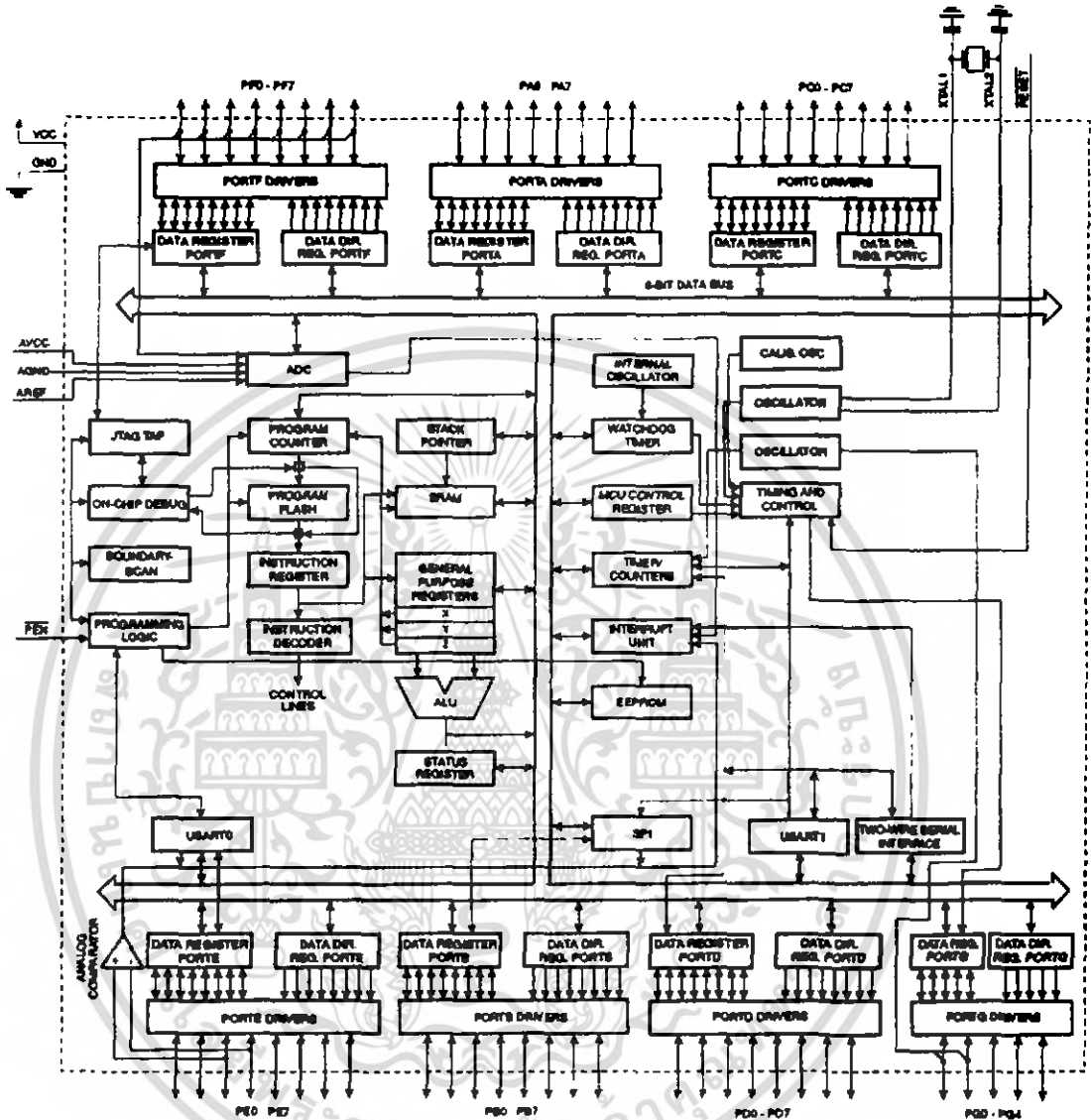
## 2.3 ไมโครคอนโทรลเลอร์

ไมโครคอนโทรลเลอร์เป็นอุปกรณ์อิเล็กทรอนิกส์ชนิดหนึ่งที่มีความสามารถในการใช้เป็นอุปกรณ์ควบคุมที่สามารถโปรแกรมได้ซึ่งในปัจจุบันมีการใช้งานกันอย่างแพร่หลาย เนื่องจากใช้งานง่ายและสามารถประยุกต์ใช้งานได้อย่างหลากหลาย

### 2.3.1 ส่วนประกอบของไมโครคอนโทรลเลอร์

**หน่วยประมวลผล** (Central Processor Unit) เป็นส่วนที่ตัดสินใจเกี่ยวกับการทำงานต่างๆ  
**หน่วยความจำ** (memory) เป็นตัวที่จะเก็บข้อมูลต่างๆที่ต้องใช้ในไมโครคอนโทรลเลอร์ไม่ว่าจะเป็นหน่วยความจำโปรแกรมหรือหน่วยความจำข้อมูล โดยหน่วยความจำที่ใช้ได้แก่ ROM, EPROM, EEPROM, RAM รวมทั้งหน่วยความจำแบบ FLASH  
**พอร์ตสัญญาณเข้าและสัญญาณออก** (Input & output port) เป็นส่วนที่ใช้ติดต่อกับอุปกรณ์ภายนอก  
**คุณสมบัติอื่นๆ** ไมโครคอนโทรลเลอร์จะมีฟังก์ชันพิเศษเพิ่มเติม เช่น Timer counter , Analog to Digital Converter , PWM, Analog Comparator, UART/USART สามารถทำงานได้กว้างและใช้อุปกรณ์ต่อร่วมกับภายนอกน้อยมาก และสามารถประมวลคำสั่งได้ใน 1 Clock

สำหรับโครงงานนี้จะใช้ไมโครคอนโทรลเลอร์ตระกูล AVR ของบริษัท ATMEL ซึ่งเลือกใช้เบอร์ ATmega128 เป็นไมโครคอนโทรลเลอร์ขนาด 8 bit ที่มีสถาปัตยกรรมแบบ RISC (Reduce Instruction Set Computer) ซึ่งทำให้การประมวลผลมีความเร็ว 1 คำสั่ง ต่อ 1 Clock (Instruction in a single clock cycle ) ซึ่งมีรายละเอียดและคุณสมบัติดังรูป



รูปที่ 2.10 บล็อกโคอะแกรมของ AVR เบอร์ ATmega128

83141

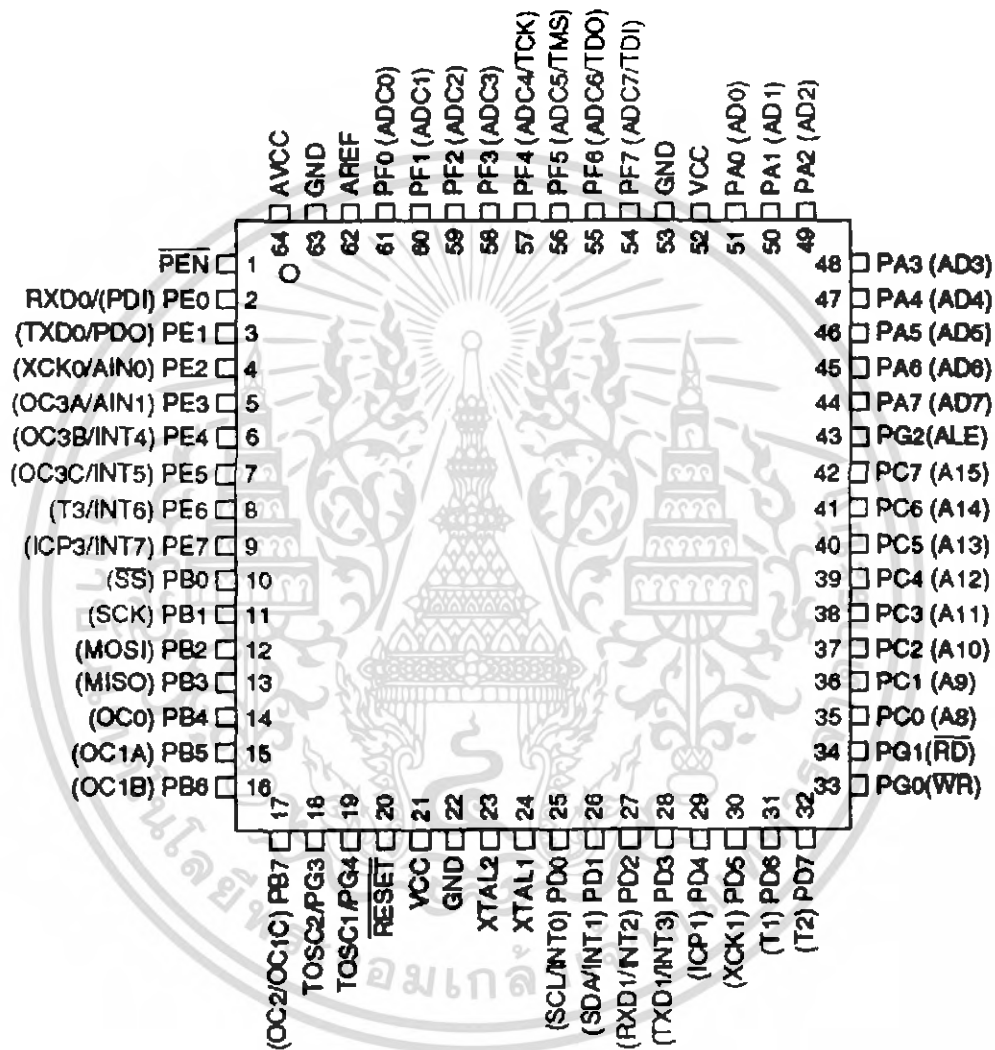
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 2.3.2 คุณสมบัติของ AVR เบอร์ ATmega128

- 1) สถาปัตยกรรมภายในเป็นแบบ RISC (Reduce Instruction Set Computer)
- 2) มีความเร็วในการทำงาน 1 MIPS ต่อ 1 MHz และสูงถึง 16 MIPS เมื่อใช้ที่ความถี่ 16 MHz
- 3) มีรีจิสเตอร์ขนาด 8 bit จำนวน 32 ตัว ซึ่งเหมาะกับการพัฒนาโปรแกรมด้วยภาษา C
- 4) มีความเร็วในการประมวลผล 1 คำสั่ง ต่อ 1 สัญญาณนาฬิกา ( 1 MIP/1 MHz) และมีคำสั่งในการควบคุมการทำงานของไมโครคอนโทรลเลอร์ 133 คำสั่ง
- 5) หน่วยความจำ ROM แบบ FLASH ขนาด 128 กิโลไบต์ และมีการป้องกันหน่วยความจำ ซึ่งสามารถเขียน/ลบ ได้ถึง 10,000 ครั้ง
- 6) หน่วยความจำแบบ EEPROM ขนาด กิโลไบต์ และมีการป้องกันหน่วยความจำ ซึ่งสามารถเขียน/ลบ ได้ถึง 100,000 ครั้ง
- 7) หน่วยความจำแบบ SRAM ขนาด 4 กิโลไบต์
- 8) มีระบบป้องกันการกักตักข้อมูลภายในหน่วยความจำ (Lock for Software Security)
- 9) ระบบสื่อสารข้อมูลดิจิทัลแบบซิงโครนัส (SPI)
- 10) ไทเมอร์/เคาน์เตอร์ แบบ 8 บิต และ 16 บิตและพร้อมด้วย Prescalers และ Compare mode
- 11) เคาน์เตอร์แบบเวลาจริง
- 12) ระบบกำเนิดความถี่สัญญาณแบบ PWM (Pulse Modulator) จำนวน 6 ช่องสัญญาณ
- 13) ระบบการแปลงสัญญาณอนาล็อกเป็นตรรกะระดับสัญญาณอนาล็อก (Analog Comparator)สัญญาณดิจิทัล ขนาด 10 บิต จำนวน 8 ช่องสัญญาณ
- 14) ระบบตรวจสอบความผิดพลาดในการทำงานของโปรแกรม (Watchdog Timer with On-chip Oscillator)
- 15) ระบบอินเตอร์รัพท์ทั้งจากภายนอกและภายใน
- 16) มีจำนวนพอร์ตอินพุต/เอาต์พุตจำนวน 53 ขา

### 2.3.3 โครงสร้างและรายละเอียด

ไมโครคอนโทรลเลอร์ ATmega128 มีจำนวนขาพอร์ตอินพุตเอาต์พุตจำนวน 64 ขา โดยแบ่งเป็นขาพอร์ตอินพุตเอาต์พุตอิสระ 53 ขา ซึ่งจะประกอบด้วย PA, PB, PC, PD, PE, PF ขนาด 8 บิต และ PG ขนาด 5 บิต ซึ่งรายละเอียดขาพอร์ตอินพุตเอาต์พุตทั้งหมดแสดงดังรูป



รูปที่ 2.11 รายละเอียดขาของไมโครคอนโทรลเลอร์ ATmega128

ตารางที่ 2.1 รายละเอียดของขาสัญญาณ

ขา	รายละเอียด
VCC	ขาจ่ายไฟ
GND	ขกราวด์
Port A (PA7...PA0)	เป็นพอร์ต 8 บิตแบบ 2 ทิศทาง ซึ่งเป็นได้ทั้งพอร์ตอินพุตและเอาต์พุต สามารถกำหนดการพูลอัพภายในขาพอร์ตแยกจากกันได้ (internal pull-up resistors)
Port B (PB7...PB0)	เป็นพอร์ต 8 บิตแบบ 2 ทิศทาง ซึ่งเป็นได้ทั้งพอร์ตอินพุตและเอาต์พุต สามารถกำหนดการพูลอัพภายในขาพอร์ตแยกจากกันได้
Port C (PC7...PC0)	เป็นขาพอร์ตอินพุตเอาต์พุตสามารถกำหนดการพูลอัพภายในขาพอร์ตแยกจากกันได้ และมีหน้าที่พิเศษ เช่น In ATmega103 compatibility mode, Port C is output only
Port D (PD7...PD0)	เป็นขาพอร์ตอินพุตเอาต์พุตแบบ 2 ทิศทาง สามารถกำหนดการพูลอัพภายในขาพอร์ตแยกจากกันได้
Port E (PE7...PE0)	เป็นพอร์ตที่สามารถกำหนดการใช้งานเป็นพอร์ตอินพุตสัญญาณอนาล็อก (A/D Converter) เป็นขาพอร์ตอินพุตเอาต์พุตสามารถกำหนดการพูลอัพภายในขาพอร์ตแยกจากกันได้ และยังมีหน้าที่พิเศษ เช่น เป็นขาที่ใช้เชื่อมต่อกับ โปรแกรมแบบ JTAG
Port G (PG7...PG0)	เป็นพอร์ต 5 บิตแบบ 2 ทิศทาง ซึ่งเป็นได้ทั้งพอร์ตอินพุตและเอาต์พุต สามารถกำหนดการพูลอัพภายในขาพอร์ตแยกจากกันได้
RESET	ขารีสตาร์ทวงจร
XTAL1	ขาต่อคริสตัลออกซิเลเตอร์ (Oscillator) ที่ช่องที่ 1 ด้านอินพุต
XTAL2	ขาต่อคริสตัลออกซิเลเตอร์ (Oscillator) ที่ช่องที่ 2 ด้านเอาต์พุต
AVCC	ขาแรงดันไฟสำหรับพอร์ต F และ ไมโครแปลงสัญญาณอนาล็อกเป็นดิจิตอล
AREF	ขาแรงดันไฟอนาล็อกอ้างอิงสำหรับ ไมโครแปลงสัญญาณอนาล็อกเป็นดิจิตอล
PEN	เป็นขาที่ใช้ในการเขียนโปรแกรมเพื่อเชื่อมต่อกับที่อุปกรณ์อนุกรม และสามารถกำหนดการพูลอัพภายในขาพอร์ตได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 2.4 เทคโนโลยีสมาร์ทการ์ด

### 2.4.1 แนะนำเทคโนโลยีสมาร์ทการ์ด

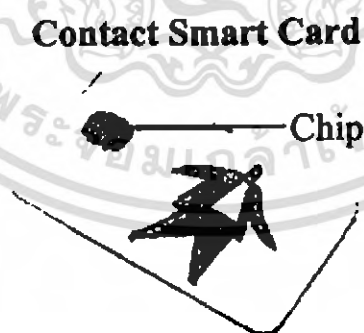
สมาร์ทการ์ดเป็นบัตรพลาสติกชนิดหนึ่งที่มีชิพวงจรรวม (IC) ผิงอยู่ภายในตัวบัตร ตัวชิพนี้ จะใช้บรรจุข้อมูลต่างๆ ไว้ในรูปแบบทางอิเล็กทรอนิกส์ จุดเด่นเมื่อเทียบกับบัตรชนิดแถบแม่เหล็ก อยู่ที่ความสามารถในการประมวลผลที่ซับซ้อน โดยเฉพาะอย่างยิ่งในส่วนที่เกี่ยวข้องกับการรักษาความปลอดภัยของข้อมูล ทำให้มีการนำสมาร์ทการ์ดไปใช้ในหลากหลายรูปแบบการใช้งาน โดยเฉพาะในกรณีที่ต้องการความปลอดภัยของข้อมูลสูง เช่น ระบบ e-commerce และ e-citizen เป็นต้น

### 2.4.2 ชนิดของสมาร์ทการ์ด

โดยทั่วไป สมาร์ทการ์ดสามารถแบ่งได้เป็น 3 ชนิด คือ

#### 1) ชนิดสัมผัส(Contact type)

การใช้งานสำหรับชนิดสัมผัส จำเป็นต้องสอดใส่บัตรดังกล่าวเข้าไปในเครื่องอ่านสมาร์ทการ์ด(Smart Card Reader) เพื่อให้สัมผัสที่ค่านำบัตรซึ่งเป็นชิพทองขนาดเล็ก สันผ่านศูนย์กลางประมาณครึ่งนิ้วได้สัมผัสกับเครื่องอ่านซึ่งการส่งถ่ายข้อมูลเข้าและออกจากบัตรสามารถทำได้ก็ด้วยการที่ชิพได้สัมผัสกับได้สัมผัสกับหัวต่อหรือคอนเน็กเตอร์ ทางไฟฟ้าของเครื่องอ่านสมาร์ทการ์ดนั่นเอง



รูปที่ 2.12 Contact Smart Card [5]

โดยสมาร์ตการ์ดแบบมีการสัมผัส นี้ยังสามารถแบ่งออกได้อีก 2 ชนิด คือ

### 1.1) ประเภทหน่วยความจำอย่างเดี่ยว(Memory Cards)

Memory cards เป็นการคประเภทหน่วยความจำอย่างเดี่ยว ไม่มี CPU จะไม่มีความสามารถในการประมวลผลข้อมูล และไม่สามารถจัดการไฟล์ได้ การติดต่อกับหน่วยความจำทั้งหมด อาศัยเครื่องอ่านสมาร์ตการ์ด ผ่านทาง โปรโตคอล Memory cards ยังสามารถแบ่งออกได้อีก 3 ชนิด คือ

#### 1.1.1) Straight Memory Cards

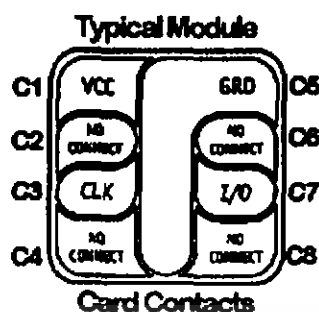
สมาร์ตการ์ดที่ใช้เก็บข้อมูลได้อย่างเดี่ยว ไม่มีความสามารถในการประมวลผลข้อมูลใดๆ การ์ดประเภทนี้ มีราคาต่อบิต ของหน่วยความจำที่ใช้ งาน ต่ำที่สุด ซึ่งคล้ายกับ floppy disks หลายๆ ขนาดที่ไม่มิกตไกในการประมวลผลได้ เครื่องอ่านสมาร์ตการ์ดไม่สามารถรับรู้ได้ว่าเป็นการ์ดชนิดนี้ แต่จะสามารถรู้ได้โดยผู้ไ้ทราบมาก่อนว่าเป็นการ์ดประเภทนี้เท่านั้น

#### 1.1.2) Protected/Segmented Memory Cards

สมาร์ตการ์ดชนิดนี้สามารถป้องกันการอ่านและเขียนข้อมูลได้ โดยจะมีระบบควบคุมภายในในการติดต่อกับหน่วยความจำภายในการ์ด บางครั้งอาจเรียกการ์ดชนิดนี้ว่า Intelligent Memory cards ซึ่งจะสามารถป้องกันพื้นที่ในหน่วยความจำบางส่วนหรือทั้งหมดก็ได้ การ์ดชนิดนี้สามารถจำกัดการเข้าถึงข้อมูลทั้งการอ่านและเขียนได้ โดยการใส่พาสเวิร์ด หรือ การใช้ system key และยังสามารถแบ่งพื้นที่ต่างๆ ของหน่วยความจำเพื่อออกแบบให้ทำหน้าที่หลายๆ อย่างได้ด้วย

#### 1.1.3) Stored Value Memory Cards

การ์ดชนิดนี้ถูกออกแบบเพื่อใช้ เก็บข้อมูล และนำข้อมูลออกมา โดยเฉพาะระดับความปลอดภัยของการ์ดประเภทนี้ขึ้นอยู่กับ password keys และ logic ภายในชิปที่สร้างขึ้นโดยบริษัทผู้ผลิตการ์ดแต่ละบริษัท เมื่อใช้งานพื้นที่ของหน่วยความจำจะลดลงหรือเกิดการนับขึ้นของหน่วยความจำ มีเพียงหน่วยความจำเพียงเล็กน้อยที่มีเพียงหน่วยความจำเพียงเล็กน้อยที่ทำหน้าที่อื่น ตัวอย่างเช่น ชิพในบัตรโทรศัพท์ จะมีหน่วยความจำ 60 หรือ 12 เซลล์ ซึ่งแต่ละหน่วยจะหมายถึงจำนวนครั้งในการโทร เมื่อมีการใช้บัตร โทรศัพท์ ครั้ง หน่วยความจำจะถูกลบไป 1 เซลล์ เมื่อหน่วยความจำทุกเซลล์ถูกลบไปหมด การ์ดนั้นก็ จะไม่สามารถใช้งาน ได้อีกแล้ว

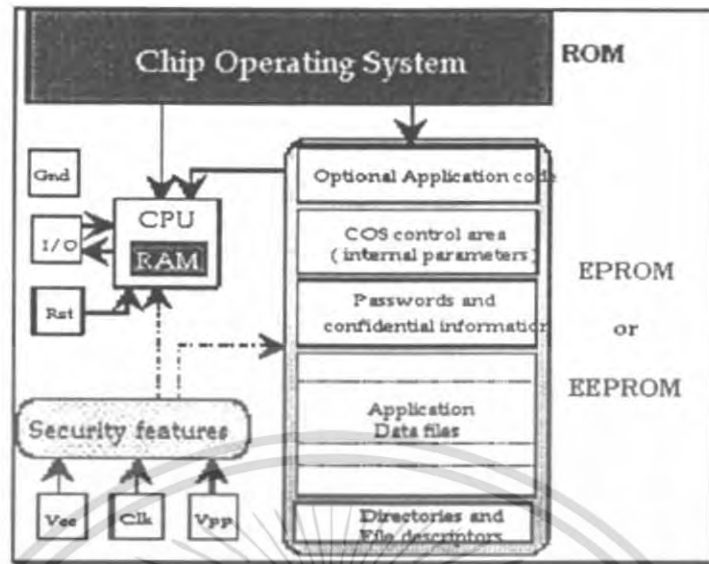


รูปที่ 2.13 Smart Card Contacts [6]

### 1.2) ประเภทควบคุมฟังก์ชันการใช้งานจากชุดประมวลผล

#### (CPU/MPU Microprocessor Multifunction Cards)

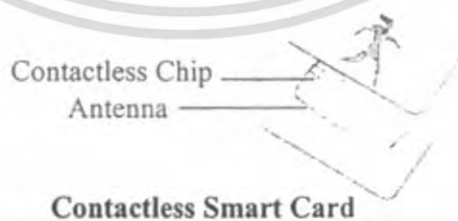
การ์ดชนิดนี้มีความสามารถในการจัดการข้อมูล Multifunction smart cards สามารถจองหน่วยความจำบางส่วนเพื่อประยุกต์ใช้งานได้ ภายในการ์ดจะมีชิพไมโครโปรเซสเซอร์ หรือไมโครคอนโทรลเลอร์ชนิดอยู่ภายใน ซึ่งจะสามารถจัดการกำหนดหน่วยความจำ และการเข้าถึงไฟล์ได้ ชิพประเภทนี้จะเหมือนกับคอมพิวเตอร์เครื่องหนึ่ง เมื่อถูกฝังอยู่ในสมาร์ทการ์ด จะสามารถจัดการข้อมูลและโครงสร้างภายในโดยผ่านระบบปฏิบัติการของการ์ด card operating system (COS) ซึ่งจะไม่เหมือนระบบปฏิบัติการอื่นๆ ซอฟต์แวร์ที่ใช้ควบคุมนี้จะจัดการหน่วยความจำที่ใช้งาน และยอมให้สามารถใช้งานฟังก์ชันหลายฟังก์ชันหรือสามารถประยุกต์ แอปพลิเคชันต่างๆ ลงบนการ์ดได้ ซึ่งจะเปิดโอกาสให้กับบางธุรกิจ สามารถบรรจุ software ต่างๆ ลงบนการ์ดได้ ตัวอย่างเช่น การจัดทำเคดิตการ์ดให้นักศึกษา เป็นต้น สำหรับผู้ผลิตการ์ด ตลาดนี้มีความสำคัญ ใช้สำหรับเทคโนโลยีที่มีการรับส่งข้อมูล การ์ดมีความสามารถหลากหลาย จะช่วยลดต้นทุนได้ สำหรับผู้ใช้การ์ด การที่การ์ดมีความสามารถหลากหลายนี้จะช่วยให้เกิดความสะดวกสบายมากขึ้น และยังมีความปลอดภัยมากขึ้นอีกด้วย สามารถนำไปใช้งานได้หลากหลายตามวัตถุประสงค์ที่ต้องการ



รูปที่ 2.14 Chip Operating System [7]

## 2) ชนิดไร้สัมผัส(Contact-less type)

การใช้งานสามารถทำกับชนิดไร้สัมผัสซึ่งอาศัยความถี่วิทยุ (Contact-less smart cards หรือ RF cards) มีการผนึกขั้วข้อมูลที่เชื่อมต่อกับคลื่นวิทยุไว้ใน ทำให้การรับส่งข้อมูลเกิดขึ้นโดยไม่ต้องอาศัยวิธีการสัมผัสดังเช่นบัตรชนิดแรกโดยข้อมูลจากชิพจะติดต่อกับเครื่องรับ-เครื่องส่ง แบบระยะไกล(Remote receiver/transmitter) ในชิพผ่านสัญญาณคลื่นวิทยุ ทำให้การใช้งานต้องการเพียงให้บัตรเข้าใกล้บริเวณรัศมีทำการของสายอากาศของเครื่องอ่านเท่านั้นโดยทั่วไปเรามักใช้บัตรประเภทนี้เมื่อต้องมีการดำเนินการทางด้านรายการ(Transactions) อย่างรวดเร็วตัวอย่างเช่นระบบการจับเก็บเงินค่าผ่านทางด่วน เป็นต้น



รูปที่ 2.15 Contactless Smart Card [8]

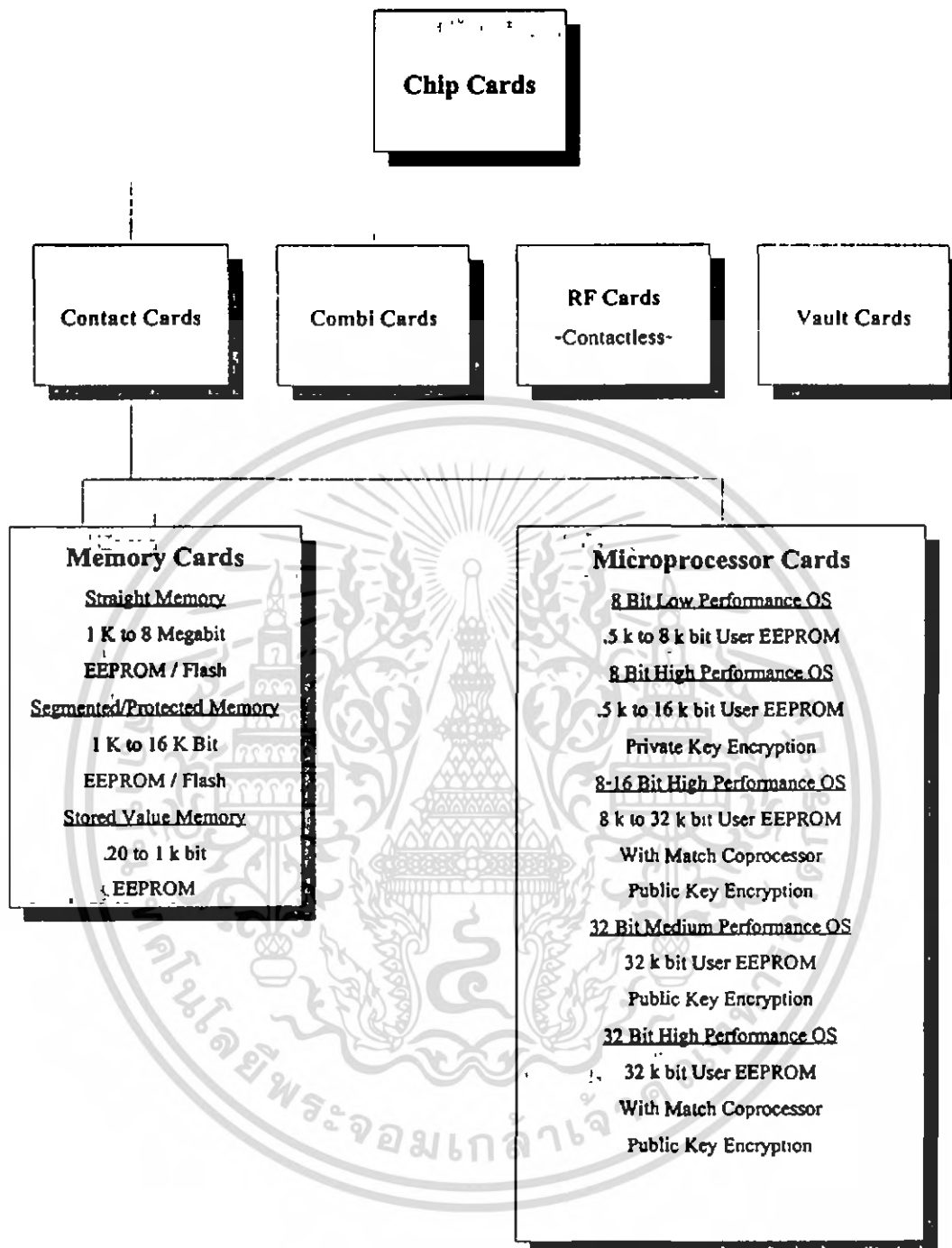
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 3) ชนิดทั้งสัมผัสและไร้สัมผัส(Combi-card type)

เป็นบัตรเครดิตประสิทธิภาพสูงที่เริ่มพบได้ในท้องตลาด โดย Combi-card เป็นบัตรใบเดียวแต่ทำหน้าที่เป็นทั้งบัตรเครดิตแบบมีการสัมผัสและบัตรเครดิตแบบไม่มีการสัมผัสเพื่อเพิ่มความสะดวกและประโยชน์ในการใช้งานมากขึ้น



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.17 IC Cards ชนิดต่างๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 2.4.3 จุดเด่นของสมาร์ทการ์ด

สมาร์ทการ์ดมีจุดเด่นหลายประการที่ควรกล่าวถึง คือ

- 1) พิสูจน์แล้วว่ามีความไว้วางใจได้ดีกว่าบัตรที่ใช้แถบแม่เหล็ก
- 2) สามารถเก็บสะสมข้อมูลได้มากกว่าบัตรที่ใช้แถบแม่เหล็กเป็นร้อยๆ เท่า
- 3) ลดโอกาสที่จะเข้าไปยุ่งเกี่ยวและปลอมแปลงด้วยระบบป้องกันที่ซับซ้อน
- 4) สามารถเปลี่ยนมือและนำกลับมาใช้ใหม่ได้
- 5) ทำหน้าที่ต่างๆ ได้มากมาย
- 6) สามารถนำไปใช้ในงานต่างๆ ได้อย่างกว้างขวาง เช่น การขนส่ง ธนาคาร และการรักษาสุขภาพ เป็นต้น
- 7) สามารถประยุกต์ใช้กับอุปกรณ์อิเล็กทรอนิกส์แบบพกพาต่างๆ ได้ เช่น เครื่องโทรศัพท์ และเครื่องคอมพิวเตอร์กระเป๋าหิ้ว หรือแม้แต่เครื่องคอมพิวเตอร์
- 8) ทำงานด้วยเทคโนโลยีเซมิคอนดักเตอร์ที่มีการพัฒนาอย่างรวดเร็ว

### 2.4.4 การประยุกต์ใช้งาน

สมาร์ทการ์ดสามารถนำมาประยุกต์ใช้งานได้หลากหลาย ไม่เว้นแม้แต่เรื่องอินเทอร์เน็ต ซึ่งได้เข้ามามีบทบาทอย่างมากแทบทุกวงการ และมีการพัฒนาตลอดเวลา เช่นการนำไปใช้สนับสนุนทางด้านอิเล็กทรอนิกส์ คอมเมอร์ซ (Electronic Commerce) โดยได้รับการออกแบบมาให้สามารถทำการแลกเปลี่ยนข่าวสารข้อมูลได้อย่างอิสระ ไม่ว่าจะเป็นข้อมูลข่าวสารด้านบริการและผลิตภัณฑ์ต่างๆ

สมาร์ทการ์ดช่วยสนับสนุนในเรื่องการจับจ่ายผ่านอินเทอร์เน็ตได้เป็นอย่างดี ไม่ว่าจะเป็นการจ่ายด้วยเงินสดหรือเครดิต อย่างไรก็ตามผู้ใช้ของผ่านอินเทอร์เน็ตจำเป็นต้องต่อบัตรที่ใช้ในการซื้อหรือชำระค่าบริการเข้ากับคอมพิวเตอร์ และส่งข้อมูลผ่านคอมพิวเตอร์เข้าไปยังอินเทอร์เน็ต

เครื่องอ่านบัตรสมาร์ทการ์ดเป็นอุปกรณ์ที่มีราคาไม่แพง ใช้กำลังต่ำ ซึ่งสามารถต่อเพิ่มเติมเข้ากับเครื่องคอมพิวเตอร์ที่มีอยู่ได้ และในอนาคตมีแนวโน้มว่าค่าใช้จ่ายในการเพิ่มอุปกรณ์ดังกล่าวเข้ากับตัวที่เป็นคอมพิวเตอร์หรือเพริเฟอร์ัล (Penpherals) จะต่ำลง

ในปี 2539 ได้มีการแนะนำเครื่องอ่านบัตรสมาร์ทการ์ดพร้อม โมเด็มรวมอยู่ในตัวต่อสาธารณชน ซึ่งเป็นไปได้มากที่เราคงจะได้เห็นว่า บางทีเครื่องคอมพิวเตอร์ยุคแรกๆ ที่ออกจำหน่ายมีความสามารถอ่านสมาร์ทการ์ดได้เป็นเครื่องมาตรฐาน

ในเดือนพฤษภาคม 2539 บริษัทชั้นนำ 5 แห่ง ในอุตสาหกรรมคอมพิวเตอร์ (ได้แก่ ไอบีเอ็ม แอปเปิล ออราเคิล ซัน และเน็ตสเคป) ได้เปิดตัวมาตรฐานอันหนึ่งสำหรับคอมพิวเตอร์รูปแบบใหม่ ที่เรียกว่า เน็ตเวิร์กคอมพิวเตอร์ (Network Computer) ซึ่งมันได้รับการออกแบบมาให้สามารถทำการอินเทอร์เน็ตโดยตรงกับอินเทอร์เน็ตและมีความสามารถใช้สมาร์ทการ์ดได้ด้วย นอกจากนี้ ในปี 2539 พันธมิตรซึ่งประกอบด้วย ฮิวเลตต์แพคการ์ด อินฟอมิกซ์ และเจมพลัส ได้เปิดตัวในการพัฒนาและส่งเสริมการใช้สมาร์ทการ์ดในการจ่ายเงินและรักษาความปลอดภัยบนเครือข่ายที่เป็นแบบเปิดทั้งหมดด้วย

นอกจากการใช้สมาร์ทการ์ดในการจ่ายเงินหรือชำระค่าบริการผ่านทางอินเทอร์เน็ตแล้ว ยังมีช่องทางอื่นๆ ที่สามารถทำได้อีก เช่น การนำพาแอคเคสที่ขึ้นชอบบของคุณจากเครื่องคอมพิวเตอร์ส่วนบุคคลไปยังเน็ตเวิร์กคอมพิวเตอร์ของเพื่อนของคุณ และสามารถดาวน์โหลดตัวโดยสารเครื่องบินและบัตรผ่านขึ้นเครื่องของตัวเอง

สิ่งที่สำคัญเกี่ยวกับสมาร์ทการ์ด คือว่ามันเป็นสิ่งที่อยู่กับเราทุกวัน ซึ่งคุณสามารถพกพา ใส่ไว้ในกระเป๋า โดยมันยังคงเก็บรักษาข้อมูลและป้องกันข้อมูลที่เก็บไว้ในรูปแบบทางอิเล็กทรอนิกส์ หากพูดถึงความสามารถของสมาร์ทการ์ดแล้ว คงมาจากแผงวงจรรวม (IC) ที่ฝังอยู่ในบัตรรวม (IC) ที่คล้ายคลึงกันนี้ในวัตถุอื่นๆ ที่ใช้งานกันอยู่ทุกวัน เช่น ฤกษ์แจรหัศ นาฬิกา แวนดา แหวน หรือต่างหู นอกจากนี้ยังมีการนำ Smart keys ไปใช้กับการเป็นสมาชิกของ เปย์-ทีวี (pay-TV) แล้วด้วย การพัฒนาเทคโนโลยีของบัตรที่ไม่ต้องมีการสัมผัสก็คือ สิ่งที่เรียกว่า แท็ก (Tags) โดยแท็กทำหน้าที่เป็นเสมือนสมาร์ทการ์ดที่ไม่มีการสัมผัส แต่อยู่ในรูปของเหรียญ แหวน หรือแม้แต่ป้ายติดกระเป๋า แทนที่จะอยู่ในรูปบัตร โดยทั่วๆ ไปมีการนำมาไปติดยึดไว้กับวัตถุ หรือสัตว์ต่างๆ เช่น รถยนต์ หรือสุนัข ซึ่งทำให้สามารถควบคุมหรือป้องกันข้อมูลโดยไม่ต้องเข้าไปเกี่ยวข้องกับวัตถุนั้นๆ ทำให้สามารถควบคุม ดูแล หรือจัดการกับสิ่งต่างๆ ได้โดยไม่ต้องยุ่งเกี่ยวกับข้อมูลในลักษณะ พลาสติก ซึ่งเราสามารถที่จะทำให้มันมีการทำงานทางอิเล็กทรอนิกส์ในลักษณะเดียวกันนี้ ด้วยการฝังวงจรรวม manual data handling ด้วยระบบจัดการข้อมูล

นอกจากนี้อีกไม่นานก็จะมีการใช้ไบโอเมตริก (Biometric) ที่ช่วยให้การตรวจสอบความถูกต้องของบุคคลได้จากมือ ถายนิ้วมือ เชื้อภายในลูกตา หรือเสียงพูด และต่อไปในไม่ช้านี้อาจมีทางที่จะตรวจรับรองการใช้ข้อมูลอิเล็กทรอนิกส์ในสมาร์ทการ์ดได้ โดยใช้คำพูดหรือมือสัมผัส

#### 2.4.5 อนาคตของสมาร์ทการ์ด

สมาร์ทการ์ดเป็นเทคโนโลยีที่ค่อนข้างใหม่ที่กำลังเข้าไปมีบทบาทต่อวิถีชีวิตของผู้คนนับล้าน ทั้งนี้มันเป็นเพียงการเริ่มต้นเท่านั้น และจะมีบทบาทอย่างมากกับการใช้งานด้านต่างๆ เช่น การจับจ่ายซื้อของ พบแพทย์ ใช้โทรศัพท์ และสรรหาความสุข ตลอดจนการพักผ่อนหย่อนใจ

ในสังคมยุคใหม่เป็นยุคที่ต้องการข้อมูลข่าวสารจำนวนมากมายมหาศาล คอมพิวเตอร์ช่วยให้เราสามารถจัดการกับข่าวสารเหล่านี้ได้ สมาร์ทการ์ดจะช่วยให้เรามีหนทางใหม่ในการจัดการและควบคุมข่าวสารดังกล่าวได้ด้วยตนเอง การใช้เทคโนโลยีของสมาร์ทการ์ดทำให้เกิดประโยชน์ต่อตัวเองได้ และยังเป็นการเพิ่มคุณภาพชีวิตที่ดีอีกด้วย

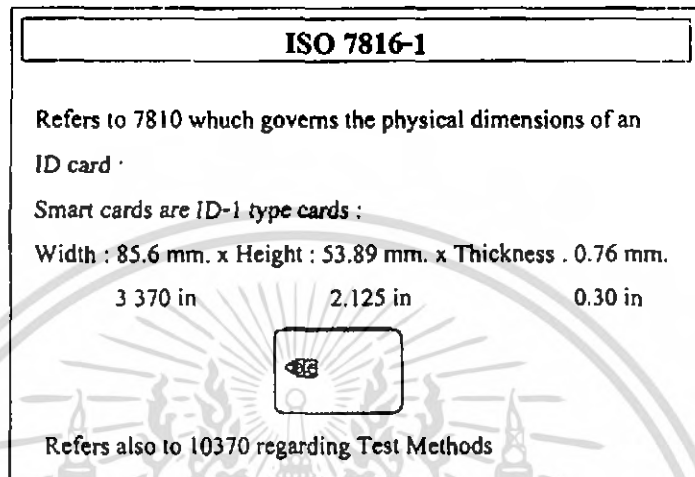
#### 2.4.6 มาตรฐานต่างๆที่เกี่ยวข้อง

##### 1) มาตรฐาน ISO 7816

เป็นมาตรฐานของ Smart Card จาก ISO (International Standards Organization) ที่อธิบายลักษณะข้อมูลจำเพาะของ Smartcard ไว้ว่าเป็น "Identification Cards Integrated Circuitcard with contacts" ซึ่งได้แบ่งมาตรฐานนี้ออกเป็น 6 ส่วน คือ ISO 7816 Part 1 - Part 6 ซึ่งแต่ละ Part ได้อธิบายถึงข้อมูลต่างๆ ของ Smart Card โดยส่วนสำคัญพื้นฐานคือ Part 1-3 ได้อธิบายลักษณะของ Smart Card ได้ดังนี้

**ISO 7816 Part 1**

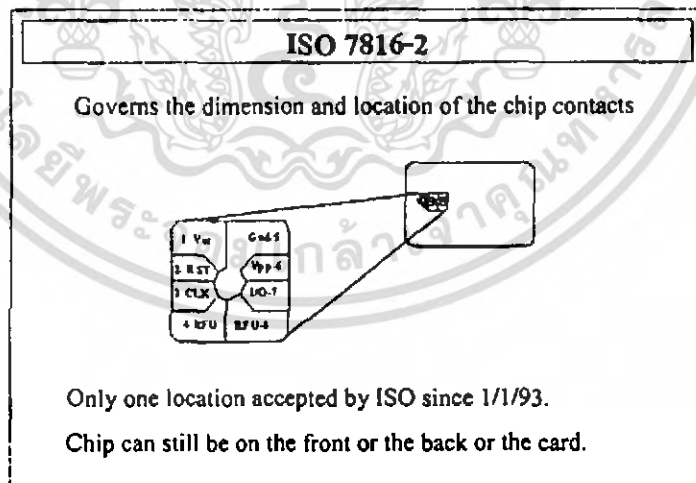
อธิบายถึงลักษณะของ Smart Card ถึงขนาดและรูปร่างของบัตร และข้อจำกัดของ โครงสร้างของตัวการ์ด



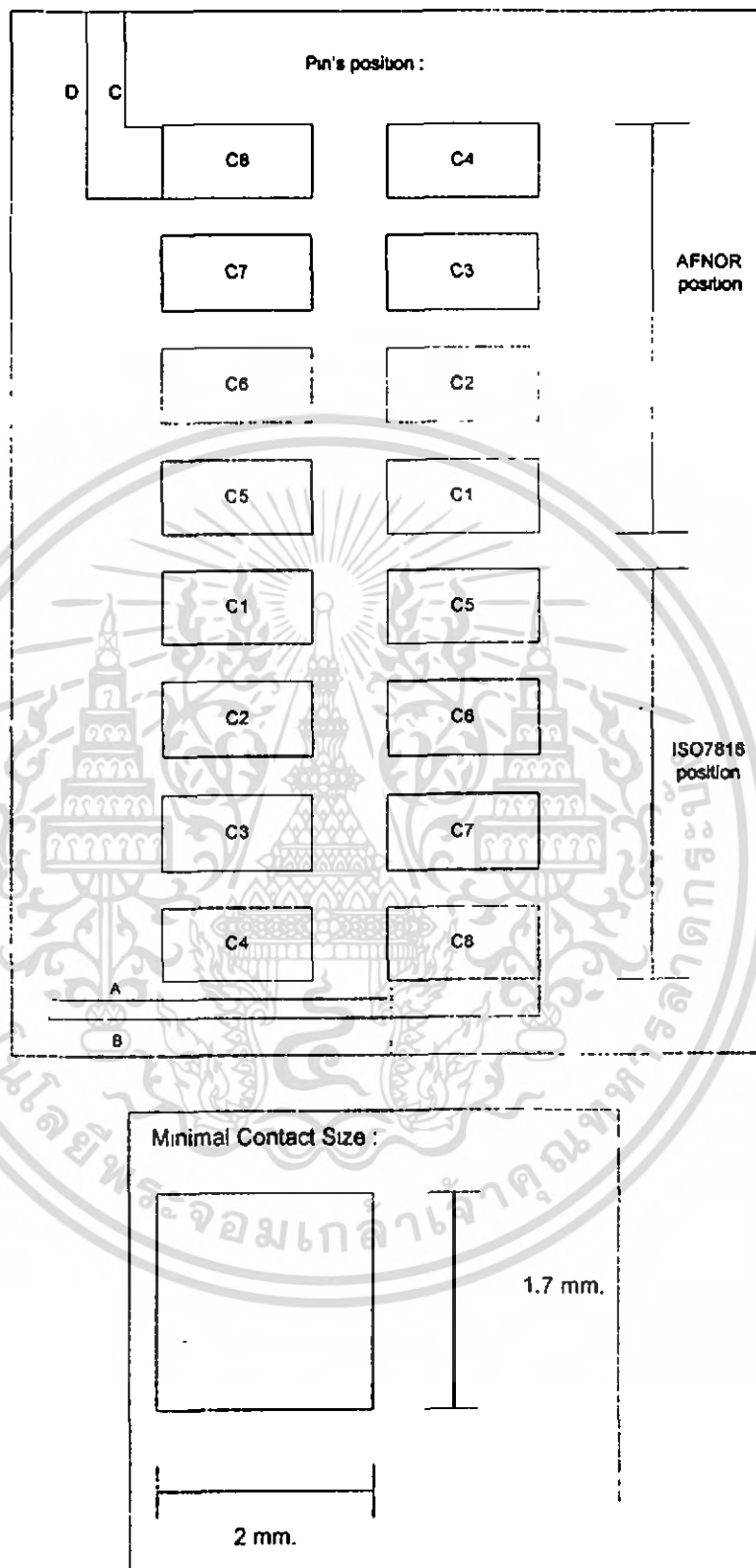
รูปที่ 2.18 ISO 7816 Part 1 [10]

**ISO 7816 Part 2**

อธิบายถึงลักษณะและตำแหน่งของ Contact ของ Smart Card



รูปที่ 2.19 ISO 7816 Part 2 [11]



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Pin Assignment :	C1 : Vcc = 5V	C5 : Gnd
	C2 : Reset	C6 : Vpp
	C3 : Clock	C7 : I/O
	C4 : RFU	C8 : RFU

Contact Location :

All the sizes are in millimeters

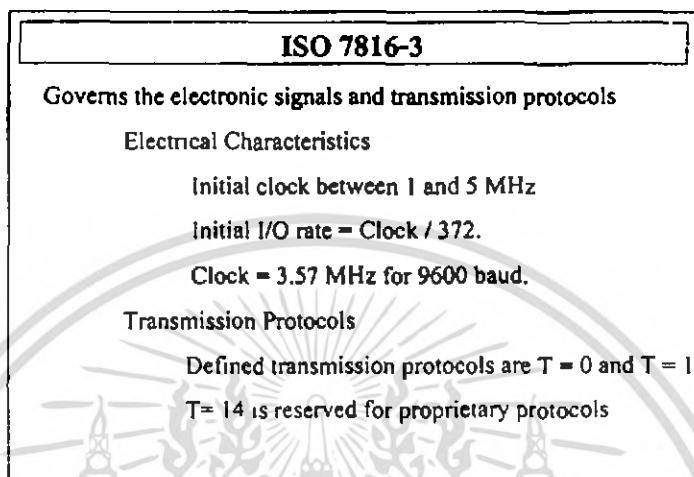
	A	B	C	D		A	B	C	D
C1	10.25	12.25	19.23	20.93	C1	17.87	19.87	16.69	18.39
C2	10.25	12.25	21.77	23.47	C2	17.87	19.87	14.15	15.85
C3	10.25	12.25	24.31	26.01	C3	17.87	19.87	11.61	13.31
C4	10.25	12.25	26.85	28.55	C4	17.87	19.87	9.07	10.77
C5	17.87	19.87	19.23	20.93	C5	10.25	12.25	16.69	18.39
C6	17.87	19.87	21.77	23.47	C6	10.25	12.25	14.15	15.85
C7	17.87	19.87	24.31	26.01	C7	10.25	12.25	11.61	13.31
C8	17.87	19.87	28.85	28.55	C8	10.25	12.25	9.07	10.77

รูปที่ 2.20 ตำแหน่งและขนาดของ Contact ของ Smart Card

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**ISO 7816 Part 3**

อธิบายถึงสัญญาณ Clock และรูปแบบการส่งสัญญาณระหว่างบัตร Smart Card กับ Smart Card reader ที่ใช้ใน Smart Card



รูปที่ 2.21 ISO 7816 Part 3 [12]

**ISO 7816 Part 4**

อธิบายถึงโครงสร้างไฟล์ข้อมูลที่บรรจุใน Smart Card ชุดคำสั่งที่ใช้ใน Smart Card (Application Protocol Data Unit (APDU)) รวมไปถึงรูปแบบการเข้ารหัสข้อมูล

**ISO 7816 Part 5**

อธิบายถึงโปรซีเจอร์ระบบและการลงทะเบียนหมายเลขสำหรับการค้นหาแอปพลิเคชัน (AID) ซึ่งประกอบด้วยข้อมูลแบบ byte โดยที่ 5 ไบต์แรกระบุถึงผู้สร้างแอปพลิเคชัน และ 11 ไบต์หลัง ระบุชนิดของแอปพลิเคชัน

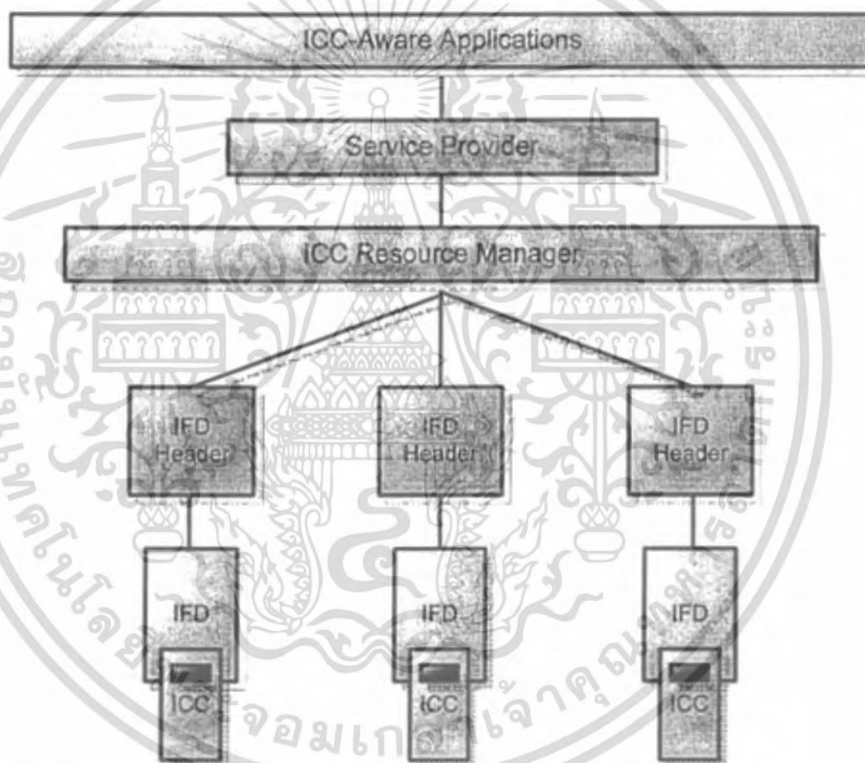
**ISO 7816 Part 6**

เป็นข้อมูล Interindustry ซึ่ง data elements ซึ่งอธิบายถึงรูปแบบการสื่อสารข้อมูลของอุปกรณ์ รูปแบบคำ answer to reset (ATR) และรูปแบบโปรโตคอลการส่งข้อมูล (T=0, T=1)

## 2) มาตรฐาน PC/SC

มาตรฐาน PC/SC ถูกสร้างโดย PC/SC Work group ซึ่งเป็นการร่วมกันของบริษัท Bull CP8, Gemplus, Hp, IBM, Microsoft, Schlumberger Siemens, Sun Micro system, Toshiba และ Veri Fone เพื่อสร้างสภาพแวดล้อมที่จำเป็นในการใช้งาน Smartcard บนเครื่อง PC ซึ่งมาตรฐาน PC/SC สร้างขึ้นบนพื้นฐานของมาตรฐาน ISO 7816 และมีความเข้ากันได้กับมาตรา EMV (Euro pay Master Visa) และ GSM (Global System for Mobile communication)

### โครงสร้าง PC/SC



ICC	Smart card
IFD	Interface device (reader)
ICC	Resource moenzer

รูปที่ 2.22 โครงสร้าง PC/SC

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เป็นส่วนหลักที่ทำงานใน PC/SC ใช้ในการจัดการระบบ ของ Interface device (reader) และ Smart Card โดยมีหน้าที่

- รับผิดชอบ และตรวจสอบ การมีอยู่ของทรัพยากร Smart Card
- ควบคุมการใช้งาน IFD และ ICC ให้กับ application
- ควบคุมลำดับการเข้าถึงข้อมูล ICC (Smart Card)

#### Service Provider

ทำหน้าที่ครอบคลุมฟังก์ชันการใช้งาน ICC ในระบบ Low level ให้กับ Developer เพื่อสามารถใช้ภาษาขั้นสูงในการติดต่อกับ ICC (Smart Card)

#### ICC Aware Application

เป็นระบบ Software บน PC ที่ใช้งาน ICC (Smart Card)

#### 3) Opencard

เป็น Framework การติดต่อบริเวณ Smart Card กับ OS ต่างๆ โดยทำงานโดยใช้ภาษา JAVA เป็นตัวกลางในการติดต่อ ซึ่ง Opencard framework พัฒนาโดย IBM โดยบริษัท Smart Card และ Smart Card reader ต่างๆ ให้ความร่วมมือ เช่น

3-G International

American Express Travel Related Services

Bull

First Access

IBM

Toshiba Corporation

TOWITOKO

Schlumberger

Siemens

Sun Microsystems

จุดประสงค์เพื่อที่จะลดความยุ่งยากในการพัฒนาโปรแกรม Smart Card ของ developer จากความแตกต่างของ Smart Card และ Smart Card reader ของบริษัทต่างๆ ซึ่งมีความแตกต่างในรายละเอียดปลีกย่อย ซึ่งยังไม่มีมาตรฐานที่แน่นอนใน interface และ protocol ใช้งาน

### 3.1) โครงสร้างของ Opencard

โครงสร้างหลักของ opencard ประกอบไปด้วย 2 ส่วนหลัก คือ

#### Card terminal layer

เป็น layer ที่ใช้ในการควบคุม card reader ซึ่งถูกออกแบบมาให้สามารถใช้ได้กับตัว opencard framework ซึ่งรวมไปถึง PC/SC card reader

#### Card service layer

เป็น layer ที่ opencard ใช้ในการติดต่อ card service ในตัว Smart Card ซึ่งรูปแบบการติดต่อกับ Smart Card ของแต่ละผู้ผลิตมีความแตกต่างกัน โดย opencard มี framework ทำหน้าที่เป็นตัวติดต่อกับ card ชนิดต่างๆ และลดความยุ่งยากของ developer ในการติดต่อกับตัว card โดยตัว opencard ติดต่อ service ที่ตัว opencard แทน

### 4) Javacard

Javacard คือ Smart Card ที่มีความสามารถที่จะใช้งานโดยโปรแกรมที่เขียนขึ้น โดยใช้ภาษา Java ซึ่งบนตัว javacard จะมี virtual machine ขนาดเล็กที่ถูกออกแบบมาโดยเฉพาะ เพื่อสามารถที่จะใช้งาน java บน Smart Card ที่มี CPU ขนาด 8 bit และ EEPROM ขนาด 8 KB, ROM ขนาด 16 KB, RAM ขนาด 256 KB

คุณสมบัติของ javacard เป็นที่เปิดเผยครั้งแรกในเดือนพฤศจิกายน 1996 โดยบริษัท Schlumberger พร้อมกับการเปิดตัวของ javacard ใบแรก ซึ่งในปีต่อมา JavaSoft (ซึ่งเป็นส่วนหนึ่งของบริษัท Sun Microsystems) ได้ทำการออกคุณสมบัติ Javacard API เวอร์ชัน 2.0 และได้กลายเป็นมาตรฐานอุตสาหกรรมของ javacard หลังจากนั้นไม่นานทุกๆ บริษัทที่ผลิต smartcard ขายได้ทำการขอซื้อลิขสิทธิ์ javacard จากทาง sun เพื่อทำการออกแบบ javacard ของตนเองเพื่อออกขาย โดยมี 2 บริษัทใหญ่คือ Schlumberger และ GemPlus เป็นผู้ดำเนินการผลิต

javacard โดยจากการคาดการณ์ในปี 2001 smartcard 3 พันล้านใบจะมี 700 ล้านใบที่เป็น Javacard

#### 4.1) สถาปัตยกรรมของ javacard

สถาปัตยกรรมพื้นฐานของระบบ javacard ชั้น layer ของ javacard virtual machine (JCVM) จะสร้างอยู่บนพื้นฐานของ integrated circuit (IC) และ operating system เฉพาะของ Smart Card ซึ่งจะทำการซ่อนคำสั่งการทำงานเฉพาะของตัว card ไว้ด้วยชุดคำสั่งและ system interface ของ JCVM เอง ตัว JCVM จะถูกออกแบบให้แยกเป็น 2 ส่วน, ส่วนแรกของ JCVM จะใช้งานบน PC (off card) เป็นตัว Converter ซึ่งจะทำการ convert Java class ให้อยู่ในรูปแบบที่สามารถใช้งานได้กับ javacard และเป็นที่ใช้ทดสอบตัวโปรแกรมของ card (emulator) ก่อนที่จะใช้งานจริงใน javacard ส่วนที่ 2 จะอยู่ในตัว Smart Card ทำหน้าที่เป็นตัวแปล Java bytecode ของโปรแกรมใน javacard เป็นชุดคำสั่งเฉพาะ (native code) เพื่อให้ CPU ในแต่ละ Smart Card สามารถเข้าใจและทำงานได้

Java Card Framework layer เป็นชุดคำสั่งพื้นฐาน Application Programming Interface (API) classes และตัวบริการ system service สำหรับใช้ในการพัฒนาโปรแกรมใน javacard โดยมี add-on class ของแต่ละบริษัทผู้ผลิตทำหน้าที่เป็นตัวเสริมฟังก์ชันการใช้งานในแต่ละ javacard โปรแกรมใน javacard จะถูกเรียกว่า applets โดยใน 1 card สามารถมี applets ได้หลาย applets โดยแต่ละ applets จะมีลักษณะเฉพาะตัวโดยใช้ AID (Application Identifier) เป็นตัวแบ่งแยกความแตกต่างของแต่ละ applets ซึ่งได้กำหนดไว้ในมาตรฐาน ISO 7816

ส่วนที่ 5

## 2.4.7 องค์กรที่ดูแลมาตรฐานต่างๆ

### 1) International Organization for Standardization ([www.iso.org](http://www.iso.org))

ISO เป็นองค์กรระหว่างประเทศ ก่อตั้งเมื่อปี 1947 โดยกลุ่มประเทศสมาชิก 140 ประเทศ เพื่อให้องค์กรกลางที่มีใช้รัฐบาล ที่คอยออกกฎระเบียบ และมาตรฐานสินค้าและบริการต่างๆ ให้เป็นไปในทิศทางเดียวกัน เพื่อประโยชน์ในด้านการพัฒนาการทางเศรษฐกิจของ

### 2) PC/SC Workgroup ([www.pcscworkgroup.com](http://www.pcscworkgroup.com))

PC/SC Workgroup เป็นองค์กรที่จัดตั้งโดยกลุ่มบริษัทผู้ผลิตเครื่องคอมพิวเตอร์ และสมาร์ทการ์ดเพื่อให้เป็นองค์กรกลางที่จะคอยดูแล และกำหนดมาตรฐานที่ทำให้สมาร์ทการ์ดใช้งานเครื่องคอมพิวเตอร์ได้อย่างเป็นระบบ และง่ายต่อการพัฒนาโดยมีสมาชิกที่สำคัญคือ Bull Cp8, Gemplus, Hewlett-Packard, IBM, Microsoft, Schlumberger, Siemens Nixdorf, Sun Micro systems, Toshiba และ Uerfone

### 3) Open Card ([www.opencard.org](http://www.opencard.org))

เป็นองค์กรอิสระที่ก่อตั้งโดยกลุ่มบริษัทที่ทำธุรกิจเกี่ยวกับสมาร์ทการ์ด 11 บริษัท เพื่อที่จะกำหนดกรอบการเชื่อมต่อ (Framework) ระหว่างบัตรสมาร์ทการ์ดกับตัวเครื่องอ่าน เพื่อให้บัตรและเครื่องอ่านที่ผลิตมาคนละแหล่ง สามารถใช้งานด้วยกันได้ ซึ่งรวมไปถึงการสร้างแอปพลิเคชันซอฟต์แวร์ด้วย

### 4) EMVCO ([www.emvco.com](http://www.emvco.com))

เป็นองค์กรกลางที่ก่อตั้งโดย บริษัท Edropay , บริษัท มาสเตอร์การ์ด และบริษัท Visa เพื่อกำหนดมาตรฐานระบบการชำระเงินผ่านบัตรสมาร์ทการ์ด เพื่อให้ทั้งตัวบัตรและเครื่องเทอร์มินอลทำงานร่วมกันได้อย่างดี และปลอดภัย

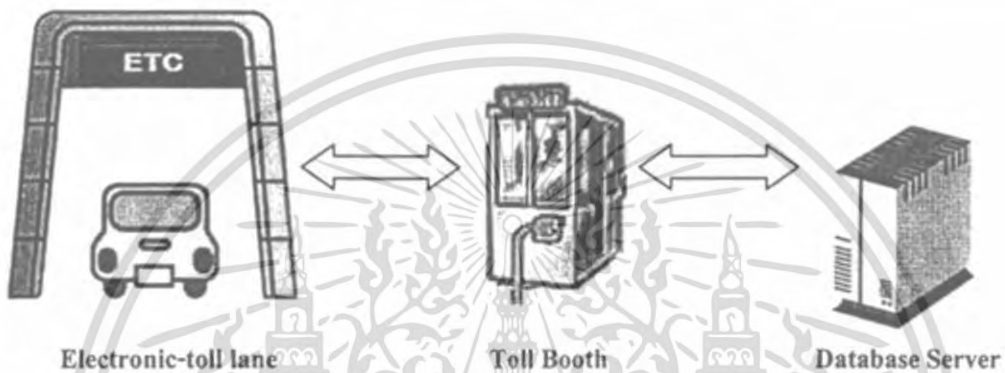
### 5) Smart Card Alliance ([www.smartcardalliance.org](http://www.smartcardalliance.org))

เป็นกลุ่มพันธมิตรที่ทำธุรกิจเกี่ยวกับบัตรสมาร์ทการ์ดจำนวน 185 บริษัท ก่อตั้งเพื่อพยายามผลักดันให้ธุรกิจบัตรสมาร์ทการ์ดเจริญก้าวหน้า โดยพยายามสร้างมาตรฐาน และขจัดอุปสรรคต่างๆ ในอุตสาหกรรมเพื่อประโยชน์กันโดยรวมของสมาชิก

### บทที่ 3

#### การออกแบบและพัฒนา

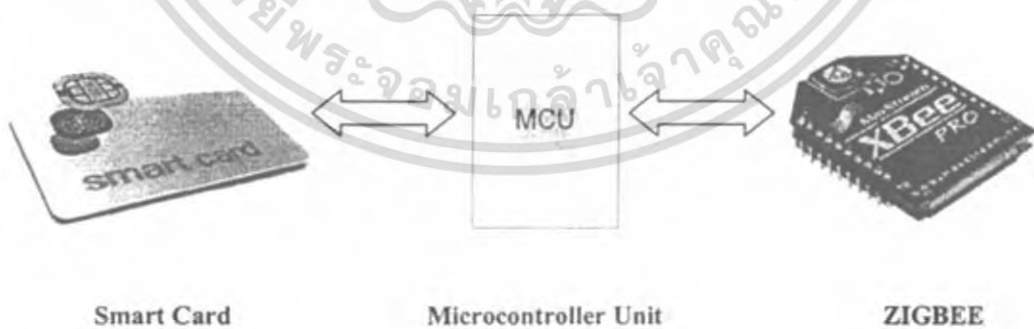
สำหรับการออกแบบและพัฒนาโครงการนี้แบ่งออกเป็น 2 ส่วนด้วยกันคือ ส่วนของผู้ให้บริการจะประกอบไปด้วยอุปกรณ์เก็บค่าผ่านทางและ Database ในส่วนของผู้ใช้บริการจะประกอบไปด้วยอุปกรณ์ชำระเงินค่าผ่านทาง



รูปที่ 3.1 ภาพรวมของระบบการทำงาน

#### 3.1 การออกแบบและพัฒนา

##### 3.1.1 การออกแบบและพัฒนาทางด้านผู้ใช้บริการ



รูปที่ 3.2 การออกแบบและพัฒนาทางด้านผู้ใช้บริการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในส่วนนี้จะทำการติดตั้งอุปกรณ์ชำระเงินค่าผ่านทางภายในรถยนต์ซึ่งอุปกรณ์จะประกอบไปด้วย ZIGBEE ซึ่งเป็นตัวรับ-ส่งข้อมูล โดยมี Microcontroller Unit (MCU) ที่ชื่อ AVR รุ่น ATmega 128 เป็นตัวควบคุมการทำงานระหว่าง ZIGBEE กับ Smart Card

โดยจะมีการส่งข้อมูลระหว่าง ZIGBEE ที่รถยนต์และที่ด่านเพื่อแลกเปลี่ยนข้อมูลกันตลอดเวลาเพื่อทำการชำระค่าผ่านทางและเพื่อป้องกันความผิดพลาดที่จะเกิดขึ้น ซึ่งจะมีการแลกเปลี่ยนข้อมูลตั้งแต่รถยนต์เข้ามาภายในบริเวณด่านเก็บค่าผ่านทางจนกระทั่งรถยนต์ทำการชำระค่าผ่านทาง

### 3.1.2 การออกแบบและพัฒนาทางด้านผู้ให้บริการ



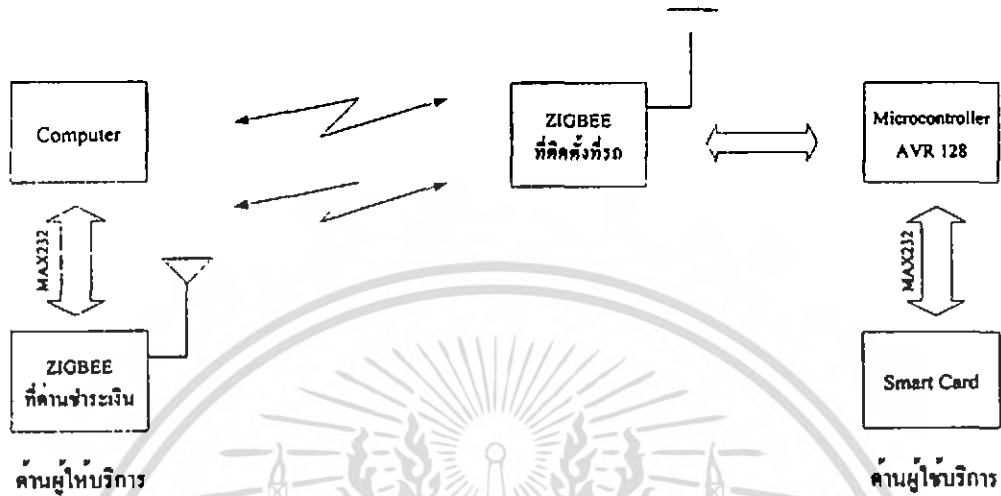
รูปที่ 3.3 การออกแบบและพัฒนาทางด้านผู้ให้บริการ

ในส่วนนี้ อุปกรณ์จะประกอบไปด้วย ZIGBEE ซึ่งเป็นตัวรับ-ส่งข้อมูล และมี Personal Computer เป็นตัวติดต่อสื่อสารกับ Database ซึ่งข้อมูลเหล่านี้จะถูกส่งไปเก็บไว้ที่ฐานข้อมูลกลางที่ศูนย์ควบคุม

ในส่วนของ Database จะเป็นการเก็บข้อมูลยอดเงินคงเหลือของผู้ใช้บริการแต่ละรายและนอกจากนี้ยังไว้เก็บข้อมูลของผู้ใช้บริการเมื่อเกิดการผิดพลาดในการชำระค่าผ่านทางจะได้ติดตามเพื่อชำระค่าผ่านทางหรือใช้เป็นหลักฐานเพื่อการตรวจสอบต่อไป

### 3.2 การออกแบบวงจร

#### 3.2.1 บล็อกไดอะแกรมการทำงานของวงจรรวม



รูปที่ 3.4 บล็อกไดอะแกรมการทำงานของวงจรรวม

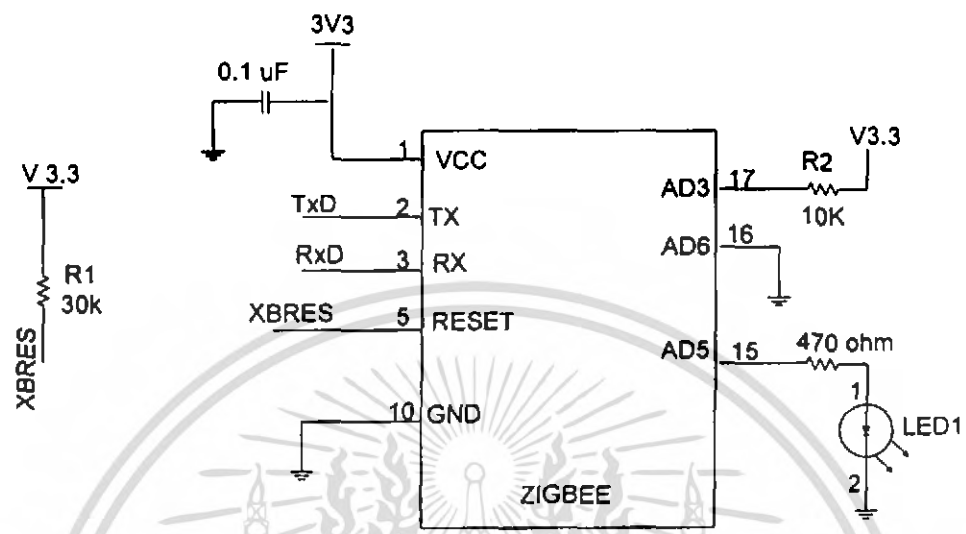
#### 3.2.2 การออกแบบวงจรของอุปกรณ์เก็บค่าผ่านทาง

##### อุปกรณ์ที่ใช้ในวงจร

- ZIGBEE PRO
- IC เบอร์ MAX 232
- Port Serial RS232

**รายละเอียดของวงจร**

**1) วงจร ZIGBEE**



รูปที่ 3.5 วงจร ZIGBEE ของอุปกรณ์เก็บค่าผ่านทาง

- จากรูป ขา 1 VCC เป็นขาที่จ่ายไฟเข้า ZIGBEE  
 ขา 2 TX เป็นขาที่ใช้ส่งข้อมูลออกจากตัว ZIGBEE  
 ขา 3 RX เป็นขาที่ใช้รับข้อมูลเข้ามาในตัว ZIGBEE  
 ขา 5 RESET เป็นขา RESET  
 ขา 10 GND เป็นขา Ground  
 ขา 15 AD5 เป็นขา output ของสัญญาณ digital ซึ่งจะนำวงจร LED แสดงการทำงาน

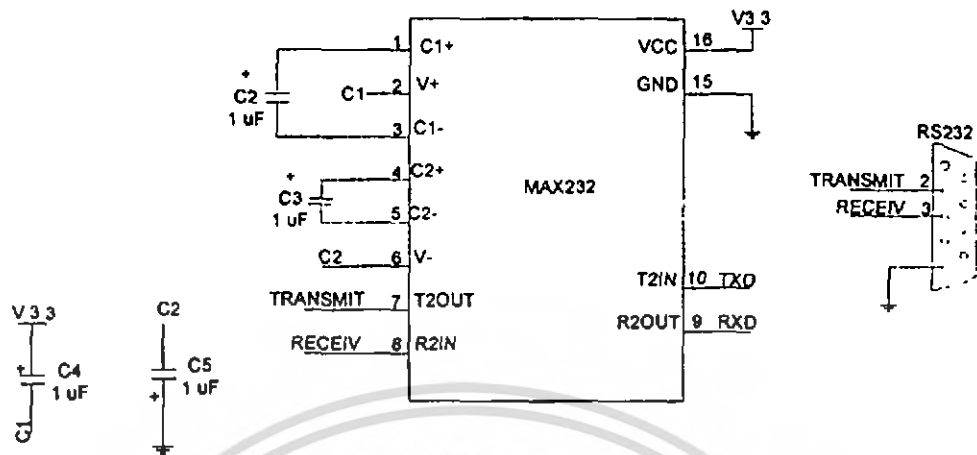
ทำงานของวงจร

ตารางที่ 3.1 รายละเอียดขา ZIGBEE

Pin #	Name	Direction	Description
1	VCC	-	Power supply
2	DOUT	Output	UART Data Out
3	DIN / CONFIG	Input	UART Data In
4	DOB*	Output	Digital Output 8
5	RESET	Input	Module Reset (reset pulse must be at least 200 ns)
6	PWM0 / RSSI	Output	PWM Output 0 / RX Signal Strength Indicator
7	PWM1	Output	PWM Output 1
8	[reserved]	-	Do not connect
9	DTR / SLEEP_RQ / D18	Input	Pin Sleep Control Line or Digital Input 8
10	GND	-	Ground
11	AD4 / DIO4	Either	Analog Input 4 or Digital I/O 4
12	CTS / DIO7	Either	Clear-to-Send Flow Control or Digital I/O 7
13	ON / SLEEP	Output	Module Status Indicator
14	VREF	Input	Voltage Reference for A/D Inputs
15	Associate / AD5 / DIO5	Either	Associated Indicator, Analog Input 5 or Digital I/O 5
16	RTS / AD6 / DIO6	Either	Request-to-Send Flow Control, Analog Input 6 or Digital I/O 6
17	AD3 / DIO3	Either	Analog Input 3 or Digital I/O 3
18	AD2 / DIO2	Either	Analog Input 2 or Digital I/O 2
19	AD1 / DIO1	Either	Analog Input 1 or Digital I/O 1
20	AD0 / DIO0	Either	Analog Input 0 or Digital I/O 0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

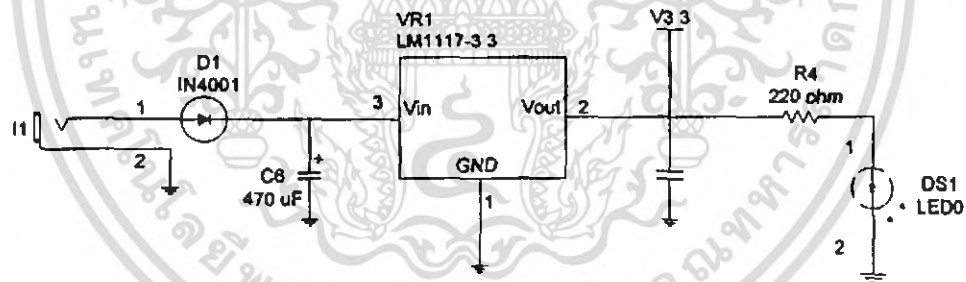
2) วงจร RS232



รูปที่ 3.6 วงจร RS232 ของอุปกรณ์เก็บค่าผ่านทาง

จากรูปแสดงวงจร RS232 ใช้ IC เบอร์ MAX232 ต่อกับพอร์ต RS232 เพื่อแสดงผลทางคอมพิวเตอร์

3) วงจร Supply



รูปที่ 3.7 วงจร Supply ของอุปกรณ์เก็บค่าผ่านทาง

จากรูปแสดงวงจร Supply เป็นวงจรที่ใช้แปลงแรงดันไฟฟ้าจาก adapter โดยใช้ IC เบอร์ LM1117-3.3 เพื่อแปลงแรงดันไฟให้เป็น 3.3 โวลต์เพื่อจ่ายให้แก่ ZIGBEE

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

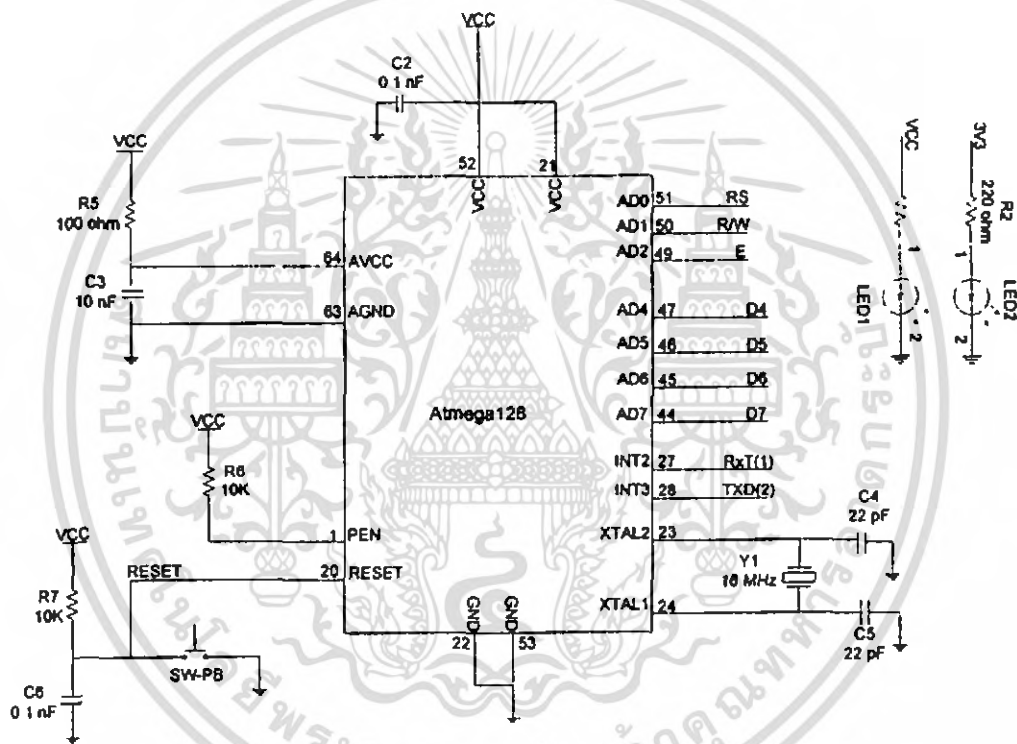
### 3.2.3 การออกแบบวงจรของอุปกรณ์ชำระค่าผ่านทาง

#### อุปกรณ์ที่ใช้ในวงจร

- ไมโครคอนโทรลเลอร์ ATmega128
- ZIGBEE PRO
- IC MAX 232 และ Port Serial

#### รายละเอียดของวงจร

##### 1) วงจรไมโครคอนโทรลเลอร์ ATmega128

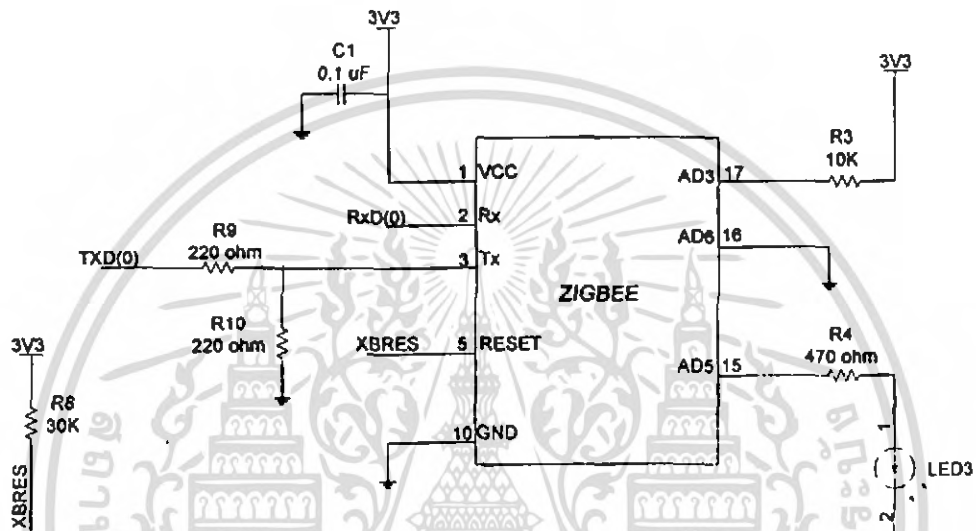


รูปที่ 3.8 วงจรในส่วนของ ATmega128

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปวงจร ATmega128 จะมีขา RXD และ TXD อย่างละ 2 ขา ซึ่งเราทำการต่อ  
ขา RXD(0) , TXD(0) ต่อเข้ากับ ZIGBEE และขา RXD(0) , TXD(0) เข้ากับพอร์ตคอนนุกรม  
RS 232 มีวงจร LCD แสดงการทำงานของวงจร และมีตัว Terminal เพื่อเชื่อมต่อกับพอร์ต  
เบรินโปรแกรม

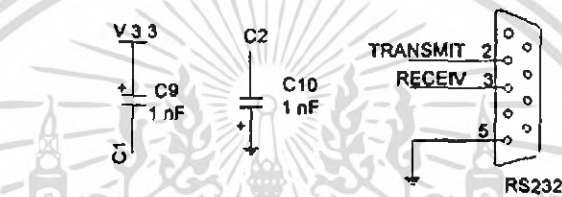
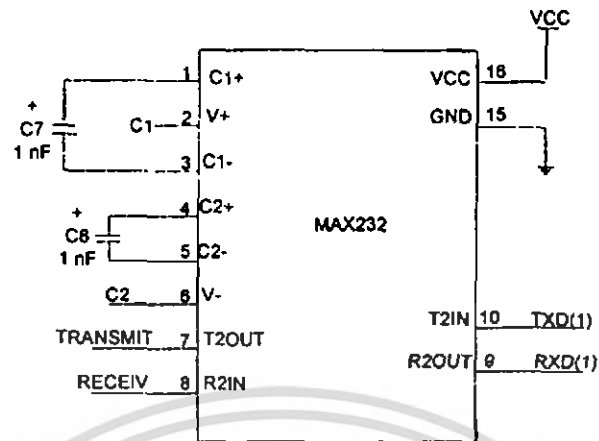
## 2) วงจร ZIGBEE



รูปที่ 3.9 วงจร ZIGBEE ของอุปกรณ์ชำระค่าผ่านทาง

เป็นวงจรที่ออกแบบให้ ZIGBEE ถูกควบคุมการทำงานโดยไมโครคอนโทรลเลอร์  
ATmega128 และภายในยังมีวงจรแสดงการทำงานโดยหลอด LED

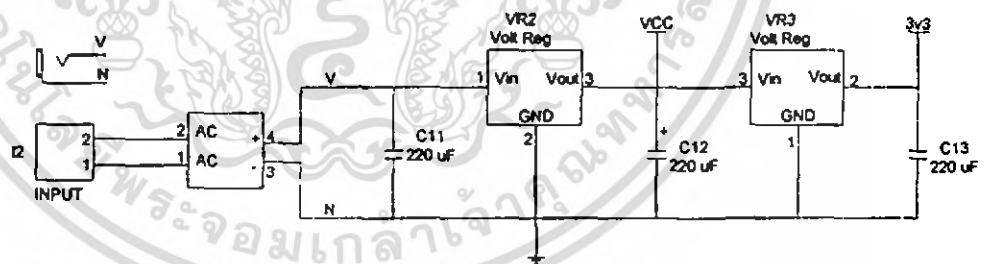
## 3) วงจร RS232



รูปที่ 3.10 วงจร RS232 ของอุปกรณ์ชำระค่าผ่านทาง

จากรูปเราต้องการให้วงจรมีการติดต่อกับ Smart Card ผ่านทางพอร์ตอนุกรม RS232 โดยใช้ IC เบอร์ MAX232

## 4) วงจร Supply



รูปที่ 3.11 วงจร Supply ของอุปกรณ์ชำระค่าผ่านทาง

จากรูปวงจร Supply เป็นวงจรที่ใช้แปลงแรงดันไฟฟ้าจากไฟฟ้ากระแสสลับ 220 โวลต์ เป็นไฟฟ้ากระแสตรง 5 โวลต์ เพื่อจ่ายไฟให้แก่ไมโครคอนโทรลเลอร์ และแปลงเป็นไฟฟ้ากระแสตรง 3.3 โวลต์เพื่อจ่ายไฟให้แก่ ZIGBEE

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

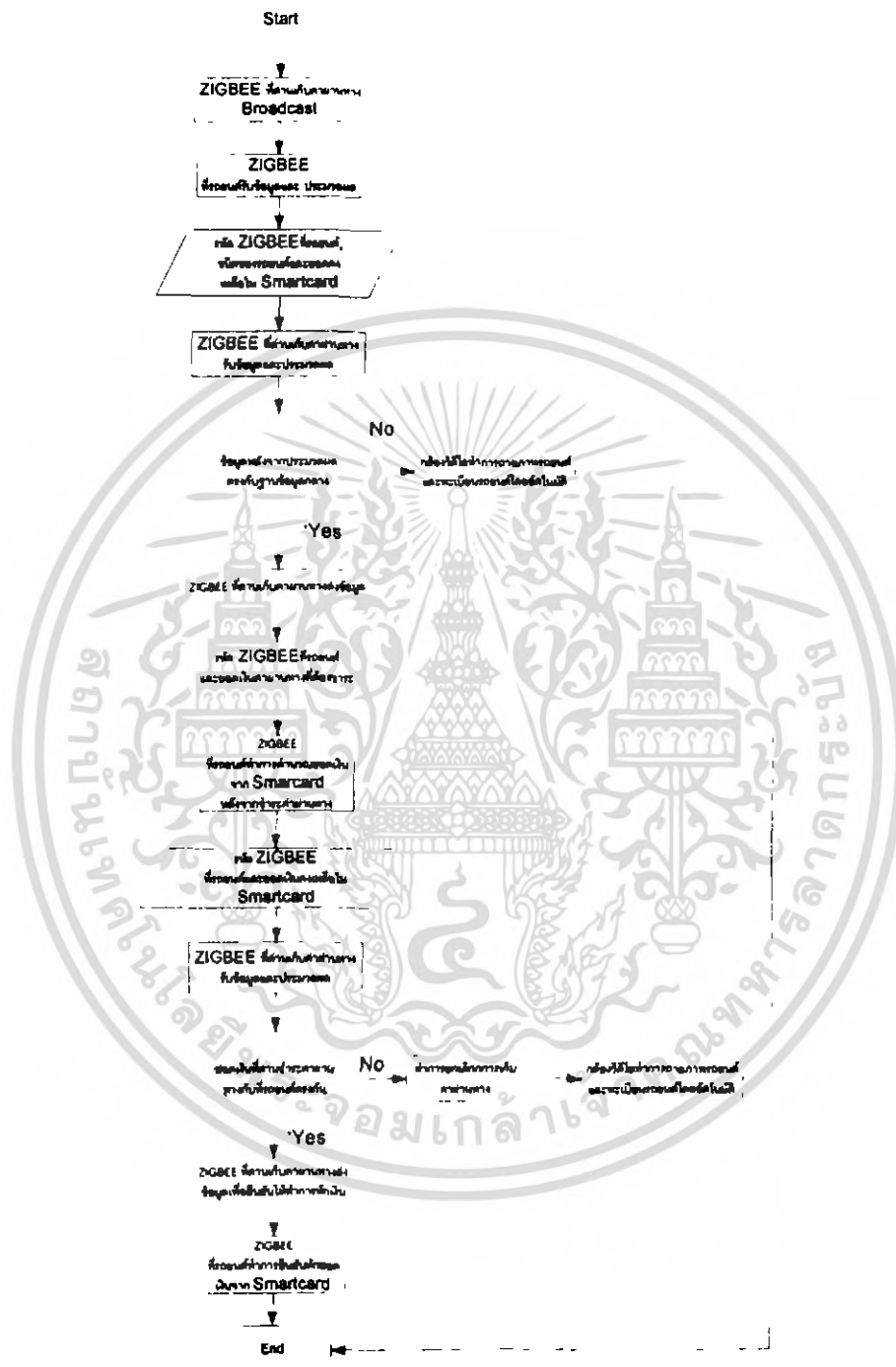
จากการออกแบบชิ้นงานทั้งด้านฝั่งผู้ให้บริการและฝั่งผู้ใช้บริการเมื่อนำมาสร้างเป็นชิ้นงาน  
จะได้เป็นอุปกรณ์ด้านฝั่งผู้ให้บริการและอุปกรณ์ด้านฝั่งผู้ใช้บริการ ดังรูป



รูปที่ 3.13 อุปกรณ์ด้านฝั่งผู้ใช้บริการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 3.3 โฟลว์ชาร์ต (Flow Chart) แสดงการทำงานของระบบเก็บค่าผ่านทางอัตโนมัติโดยรวม



รูปที่ 3.14 โฟลว์ชาร์ตแสดงการทำงานของระบบการเก็บค่าผ่านทางอัตโนมัติโดยรวม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 3.4 ระบบฐานข้อมูล

#### 3.4.1 ตัวอย่างตารางฐานข้อมูลของระบบ Electronics Toll Collection

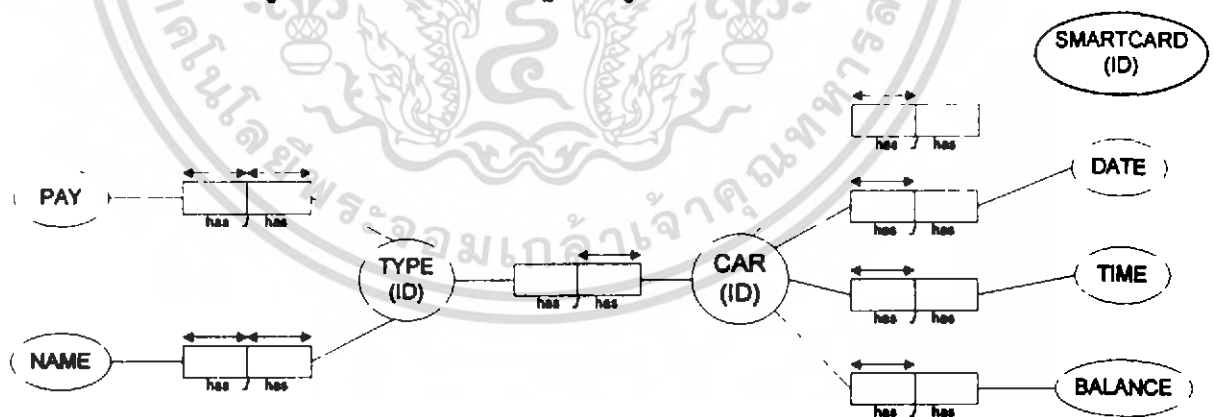
C_ID	S_ID	BALANCE	TYPE_ID	DATE	TIME
EUR2602	0001	8940	2	2/7/2008	7:27:29 PM
KA2813	0002	0080	2	08/09/2007	07:19:00 PM
TVX610	0003	2500	3	09/17/2007	06:19:00 AM
ZDV333	0004	0900	2	10/18/2007	10:37:00 AM
CDS970	0005	1500	1	11/07/2007	11:09:00 AM
QAS875	0006	0040	1	08/10/2007	05:15:09 AM
FUK396	0007	0030	1	01/21/2007	09:18:00 PM
TOM444	0008	0600	3	08/19/2007	03:16:07 PM
SUP882	0009	0100	3	12/12/2007	07:17:06 PM
SAS821	0010	0740	1	10/08/2007	11:06:17 PM
YUY209	0001	0550	1	11/08/2007	08:17:00 AM

รูปที่ 3.15 ตารางฐานข้อมูล Smartcard\_Car

TYPE_ID	TYPE_NAME	PAY
1	Four-wheeled	0040
2	Six to ten wheeled	0060
3	More than ten wheeled	0085

รูปที่ 3.16 ตารางฐานข้อมูล Car

#### 3.4.2 ความสัมพันธ์ในรูปแบบ NIAM ของระบบฐานข้อมูล



รูปที่ 3.17 ความสัมพันธ์ในรูปแบบ NIAM ของระบบฐานข้อมูล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 3.4.3 DATADICTIONARY ของฐานข้อมูลในระบบ

ตารางที่ 3.2 DATADICTIONARY ของตาราง Smartcard\_car

Name	Description	TYPE
C_ID	ID ของรถยนต์	Text
S_ID	ID ของสมาร์ทการ์ด	Text
BALANCE	ยอดเงินคงเหลือ	Text
TYPE_ID	ประเภทรถ	Integer
TIME	เวลาที่รูดผ่านค่านเก็บค่าผ่านทาง	Text
DATE	วันที่ที่รูดผ่านค่านเก็บค่าผ่านทาง	Text

ตารางที่ 3.3 DATADICTIONARY ของตาราง Car

Name	Description	TYPE
TYPE_ID	ประเภทรถ	Integer
TYPE_NAME	ชื่อประเภทรถ	Text
FOUR-WHEELED	รถยนต์ 4 ล้อ	Text
SIX-TO TEN	รถบรรทุก 6 - 10 ล้อ	Text
MORE THAN TEN WHEELED	รถบรรทุก 10 ล้อขึ้นไป	Text
PAY	ค่าผ่านทางของรถแต่ละชนิด	Text

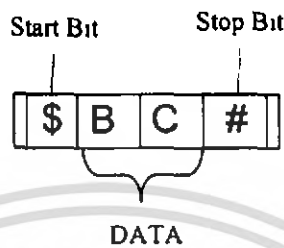
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 3.5 รูปแบบการติดต่อสื่อสารของระบบ

#### 3.5.1 ชนิดของแพ็คเกจข้อมูล

รูปแบบของแพ็คเกจข้อมูลที่ใช้ในการติดต่อสื่อสาร ในระบบมีดังต่อไปนี้

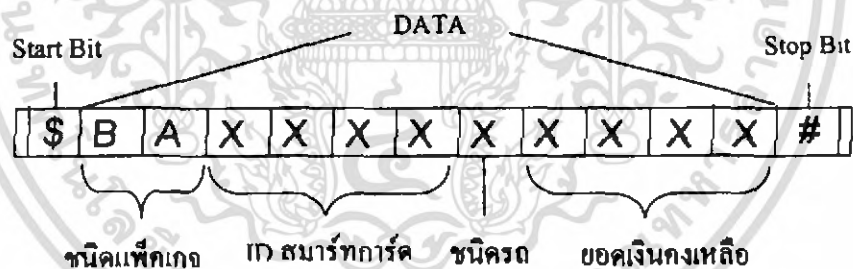
1.



รูปที่ 3.18 แพ็คเกจข้อมูลที่ 1

ZigBee ที่คำนวณค่าผ่านทางทำการส่งสัญญาณแบบ Broadcast ออกไป เมื่อรอดคำนวณที่คำนวณค่าผ่านทางแล้ว ZigBee ที่คำนวณค่าผ่านทางจะทำการส่งแพ็คเกจเริ่มต้นนี้ออกไปเพื่อให้ ZigBee ที่รอดส่งแพ็คเกจข้อมูลถัดไป

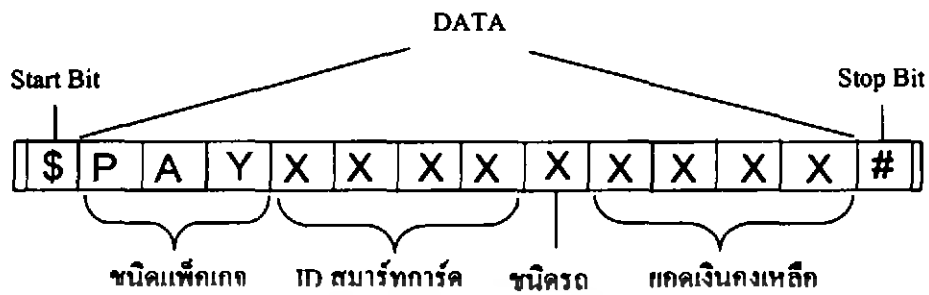
2.



รูปที่ 3.19 แพ็คเกจข้อมูลที่ 2

ZigBee ที่รอดเมื่อได้รับแพ็คเกจแรก ก็จะทำการส่งแพ็คเกจนี้ออกไปที่คำนวณค่าผ่านทางเพื่อบอกข้อมูลของรถซึ่งได้แก่ ID ของสมาร์ทการ์ด, ชนิดรถ และ ยอดเงินคงเหลือ

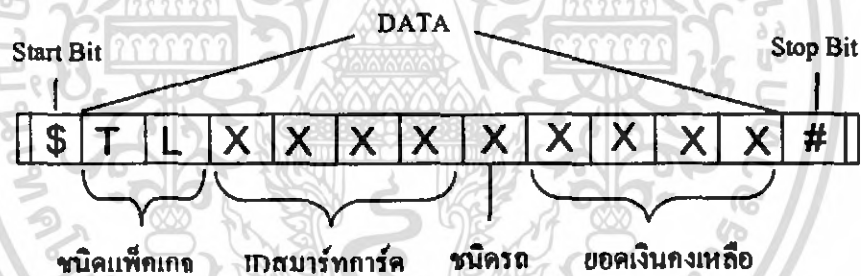
3.



รูปที่ 3.20 แพ็คเกจข้อมูลที่ 3

เมื่อค่านเก็บค่าผ่านทางได้รับข้อมูลแพ็คเกจที่ 2 ก็จะมีการตรวจสอบข้อมูลของรถกับฐานข้อมูลว่าข้อมูลนั้นตรงกันหรือไม่ ถ้าตรงกันก็จะทำการส่งแพ็คเกจนี้ออกไปเพื่อบอกว่าต้องชำระเงินค่าผ่านทางเท่าไร แต่ถ้าข้อมูลไม่ตรงกันระบบก็จะทำการตั้งให้มีการถ่ายรูปทะเบียนรถเพื่อใช้เป็นหลักฐานในการตรวจสอบต่อไป

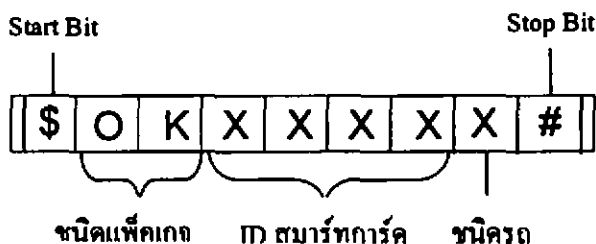
4.



รูปที่ 3.21 แพ็คเกจข้อมูลที่ 4

เมื่อรถได้รับแพ็คเกจที่บอกว่าต้องชำระเงินค่าผ่านทางเท่าไร สมาร์ทการ์ดก็จะทำการคำนวณว่าถ้ามีการหักเงินจริงจะมียอดเงินคงเหลือในบัตรเท่าไร แล้วส่งแพ็คเกจนี้ออกไปยัง ZigBee ที่ค่านเก็บค่าผ่านทาง

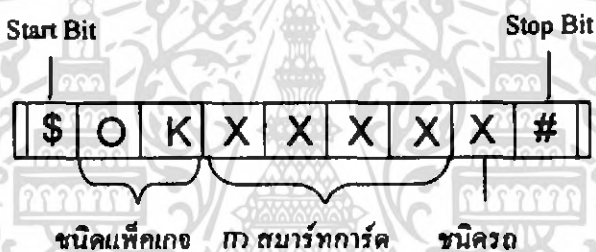
5.



รูปที่ 3.22 แพ็คเกจข้อมูลที่ 5

เมื่อค่านเก็บค่าผ่านทางทำการตรวจสอบแพ็คเกจข้อมูลที่ 4 แล้วว่ามีจำนวนเงินยอดคงเหลือ หลังหักเงินเท่ากับในฐานข้อมูลจริง ก็จะส่งแพ็คเกจข้อมูลนี้ออกไปที่รถ เพื่อทำการยืนยันการหักเงินของรถยนต์ได้

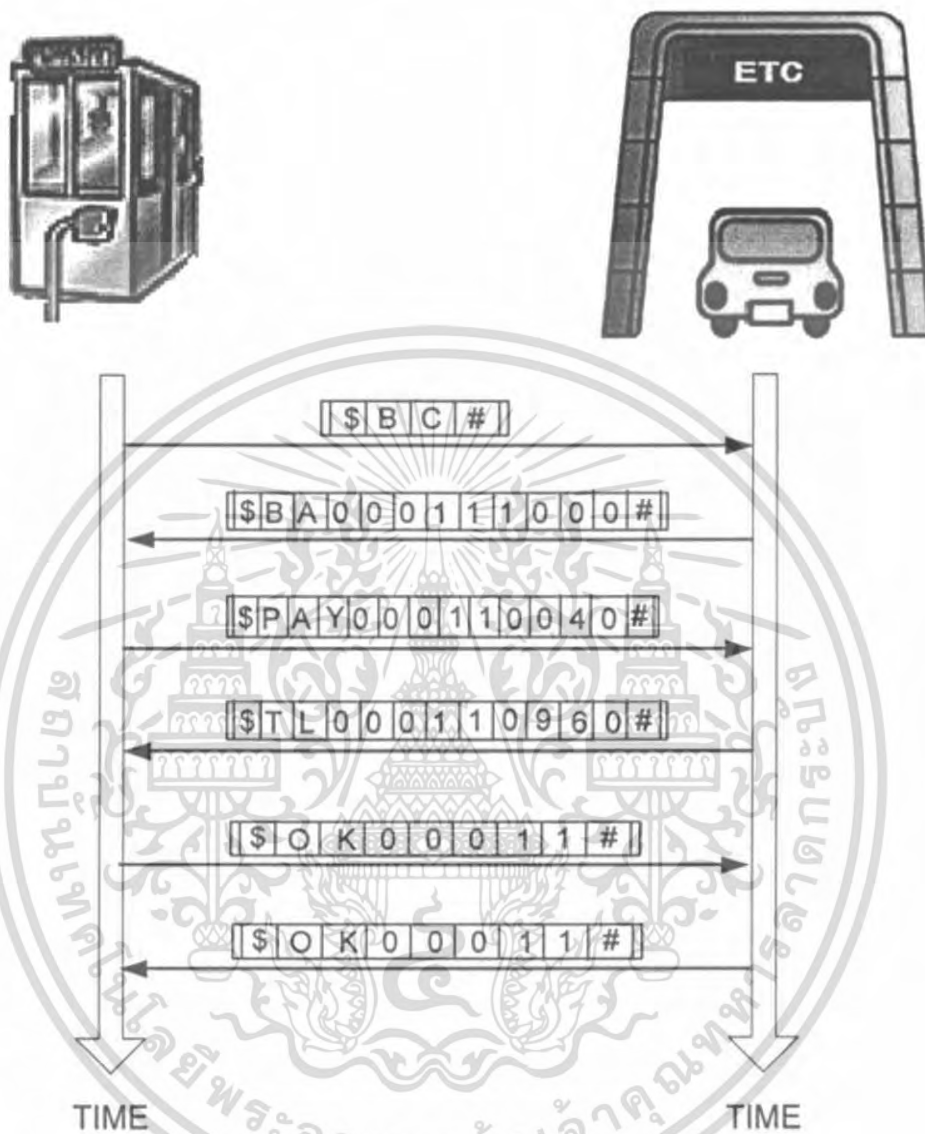
6.



รูปที่ 3.23 แพ็คเกจข้อมูลที่ 6

เมื่อสมาร์ตการ์ดที่รถทำการหักเงินค่าผ่านทางเรียบร้อยแล้ว ก็จะส่งแพ็คเกจนี้กลับไป ค่านเก็บค่าผ่านทางเพื่อแจ้งว่าได้ทำการหักเงินเรียบร้อยแล้ว และให้ทำการเก็บข้อมูลล่าสุดของบัตรลงในฐานข้อมูลที่ค่านเก็บค่าผ่านทางเพื่อใช้ตรวจสอบความถูกต้อง

### 3.5.2 ภาพรวมของการส่งและรับแพ็คเกจข้อมูลของระบบ



รูปที่ 3.24 ภาพรวมของการส่งและรับแพ็คเกจข้อมูลของระบบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 3.6 การออกแบบ User Interface ของฝั่งผู้ให้บริการโดยใช้ Visual Basic 6

The screenshot displays a user interface for the LADKRABANG TOLL BOOTH. It features a dark background with white text and input fields. The title 'LADKRABANG TOLL BOOTH' is at the top. Below it, several fields are arranged in a grid-like fashion, each with a label and a corresponding value:

ID	0001
TYPE	1
PAY	0040
BALANCE	0240
DATE	1/30/2008
TIME	4:36:30 PM

At the bottom of the form, a message box displays 'PAYMENT SUCCESS' in a light-colored box with a dark border. The entire interface is overlaid on a large, faint watermark of the Rajabhat Buriram University seal.

รูปที่ 3.25 User Interface ของฝั่งผู้ให้บริการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

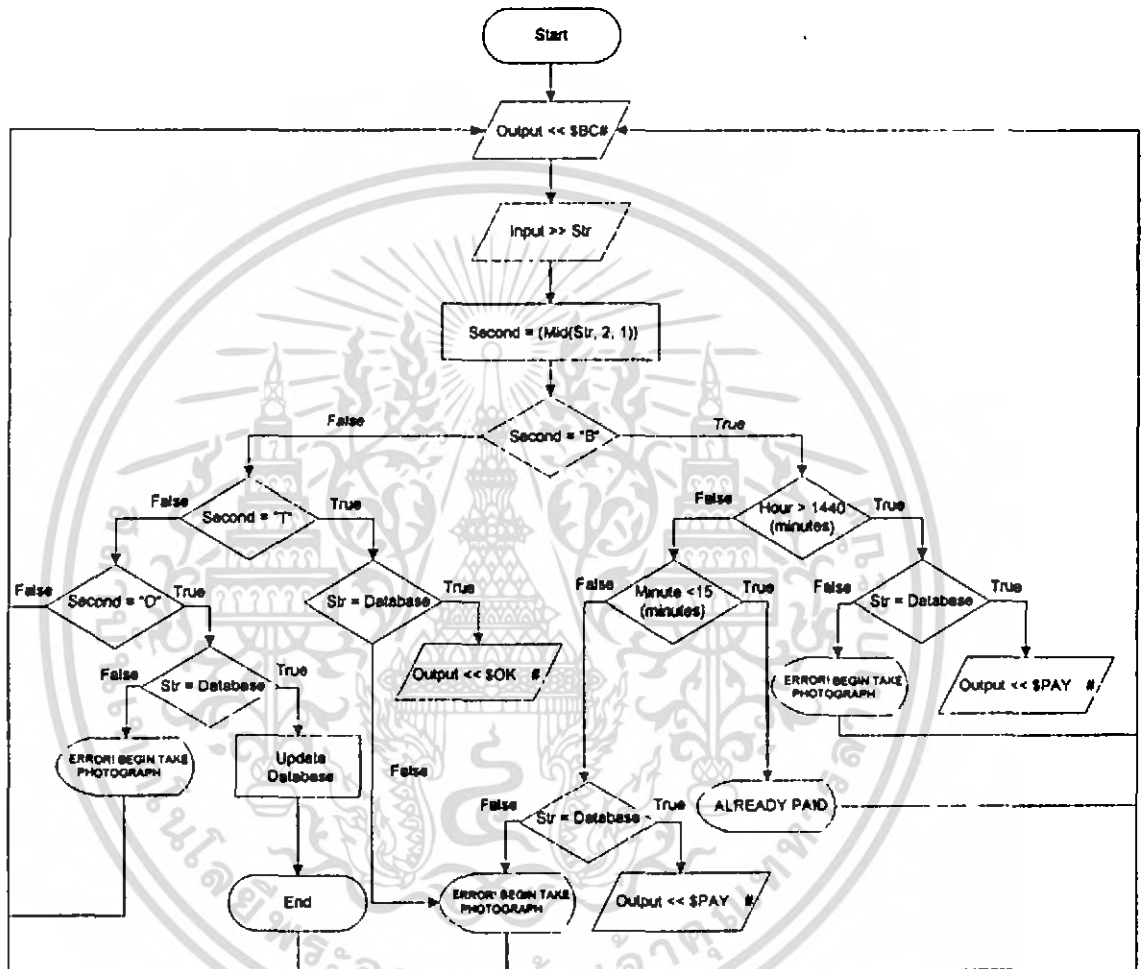
### 3.6.1 รายละเอียดใน User Interface

ตารางที่ 3.4 รายละเอียดใน User Interface

Title	Detail
ID	แสดง ID ของสมาร์ตการ์ด
TYPE	แสดงชนิดของรถยนต์
PAY	แสดงค่าผ่านทางของรถแต่ละชนิด
BALANCE	แสดงยอดเงินคงเหลือ
DATE	แสดงวันที่ที่รถผ่านด่านเก็บค่าผ่านทาง
TIME	แสดงเวลาที่รถผ่านด่านเก็บค่าผ่านทาง
STATUS	แสดงสถานะของกระบวนการทำงานซึ่งจะมี 3 สถานะ คือ 1) PAYMENT SUCCESS คือ กระบวนการชำระค่าผ่านทางเสร็จสมบูรณ์ 2) ALREADY PAID คือ ได้กระทำการค่าผ่านทางไปแล้ว 3) ERROR! BEGIN TAKE PHOTOGRAPH คือ กระบวนการทำงานเกิดความผิดพลาดขึ้นจึงตั้งให้ทำการถ่ายภาพเพื่อใช้เป็นหลักฐานเพื่อตรวจสอบความถูกต้อง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 3.6.2 โฟลว์ชาร์ต (Flow Chart) แสดงการทำงานของระบบเก็บค่าผ่านทางอัตโนมัติด้านฝั่งผู้ให้บริการ



รูปที่ 3.26 โฟลว์ชาร์ตแสดงการทำงานของระบบการเก็บค่าผ่านทางอัตโนมัติด้านฝั่งผู้ให้บริการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 3.7 การออกแบบส่วนแสดงผลของฝั่งผู้ให้บริการโดยใช้การกระพริบไฟที่หลอด LED

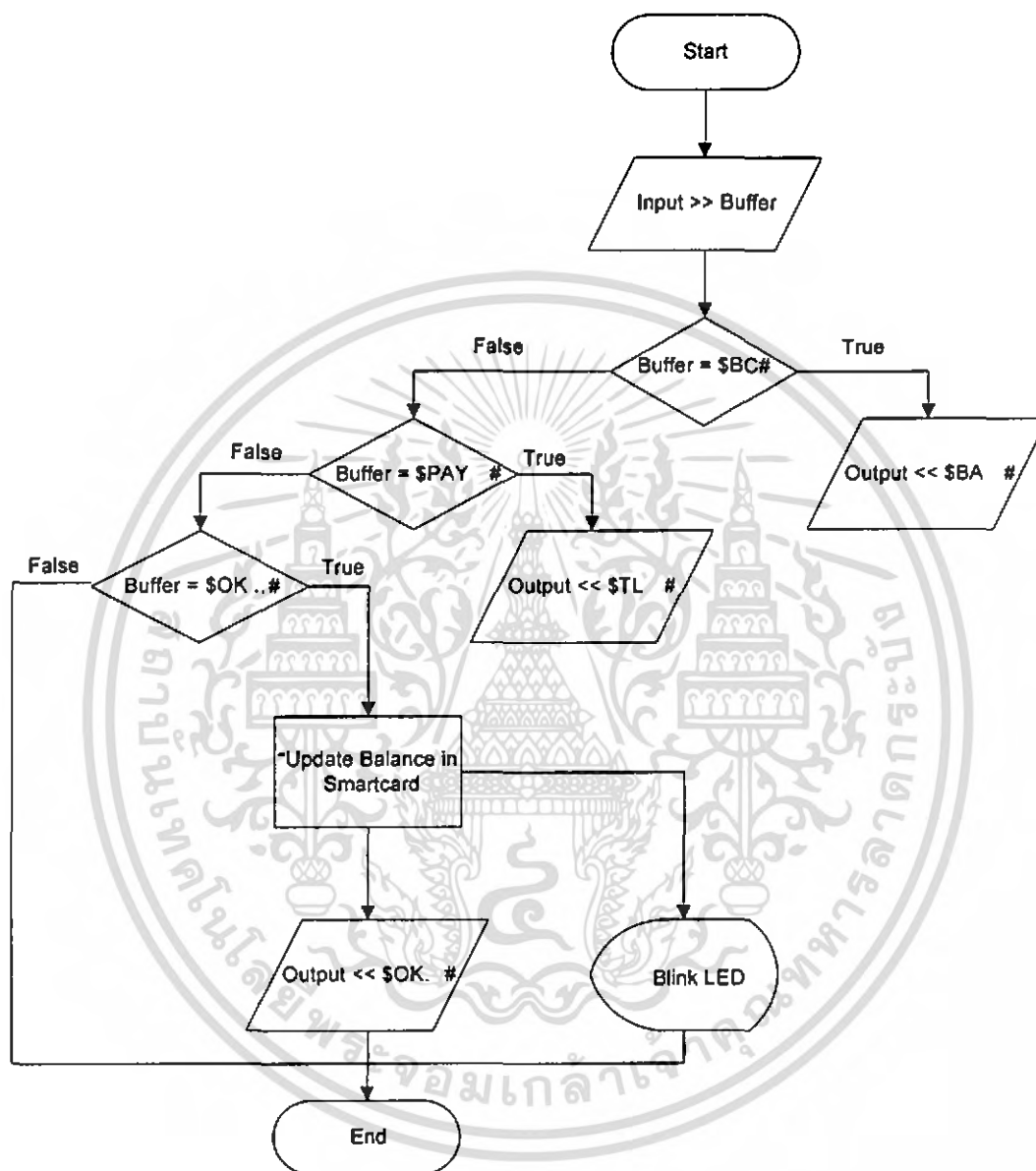


รูปที่ 3.27 ส่วนแสดงผลของฝั่งผู้ให้บริการโดยใช้การกระพริบไฟที่หลอด LED

เมื่อมีการชำระค่าผ่านทางเสร็จสิ้นสมบูรณ์หลอด LED จะกระพริบเพื่อแสดงให้ผู้ให้บริการได้ทราบว่ากระบวนการทำงานเสร็จสิ้นสมบูรณ์ แต่หากมีข้อผิดพลาดเกิดขึ้นระหว่างการทำงานหลอด LED จะไม่กระพริบซึ่งจะทำให้ผู้ใช้บริการทราบว่ากระบวนการทำงานเกิดข้อผิดพลาดขึ้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 3.7.1 โฟลว์ชาร์ต (Flow Chart) แสดงการทำงานของระบบเก็บค่าผ่านทางอัตโนมัติด้านฝั่งผู้ให้บริการ



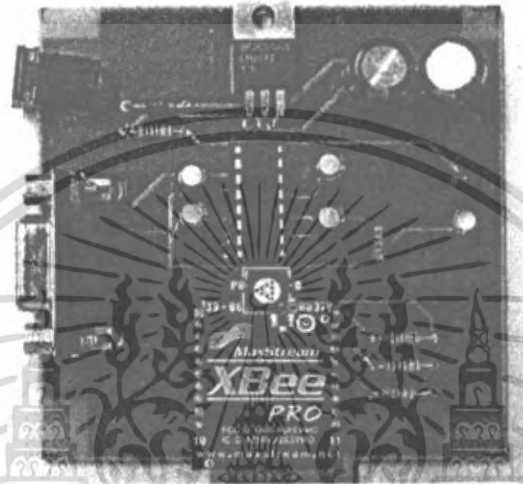
รูปที่ 3.28 โฟลว์ชาร์ตแสดงการทำงานของระบบการเก็บค่าผ่านทางอัตโนมัติด้านฝั่งผู้ให้บริการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

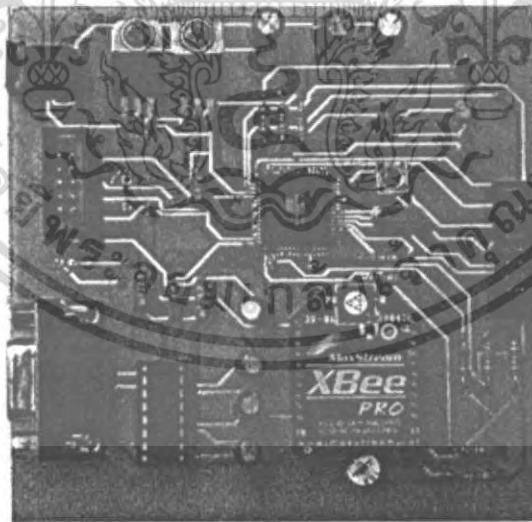
## บทที่ 4

### การทดลองและผลการทดลอง

#### 4.1 วงจรที่ใช้ในการทดลอง



รูปที่ 4.1 วงจรของอุปกรณ์เก็บค่าผ่านทาง

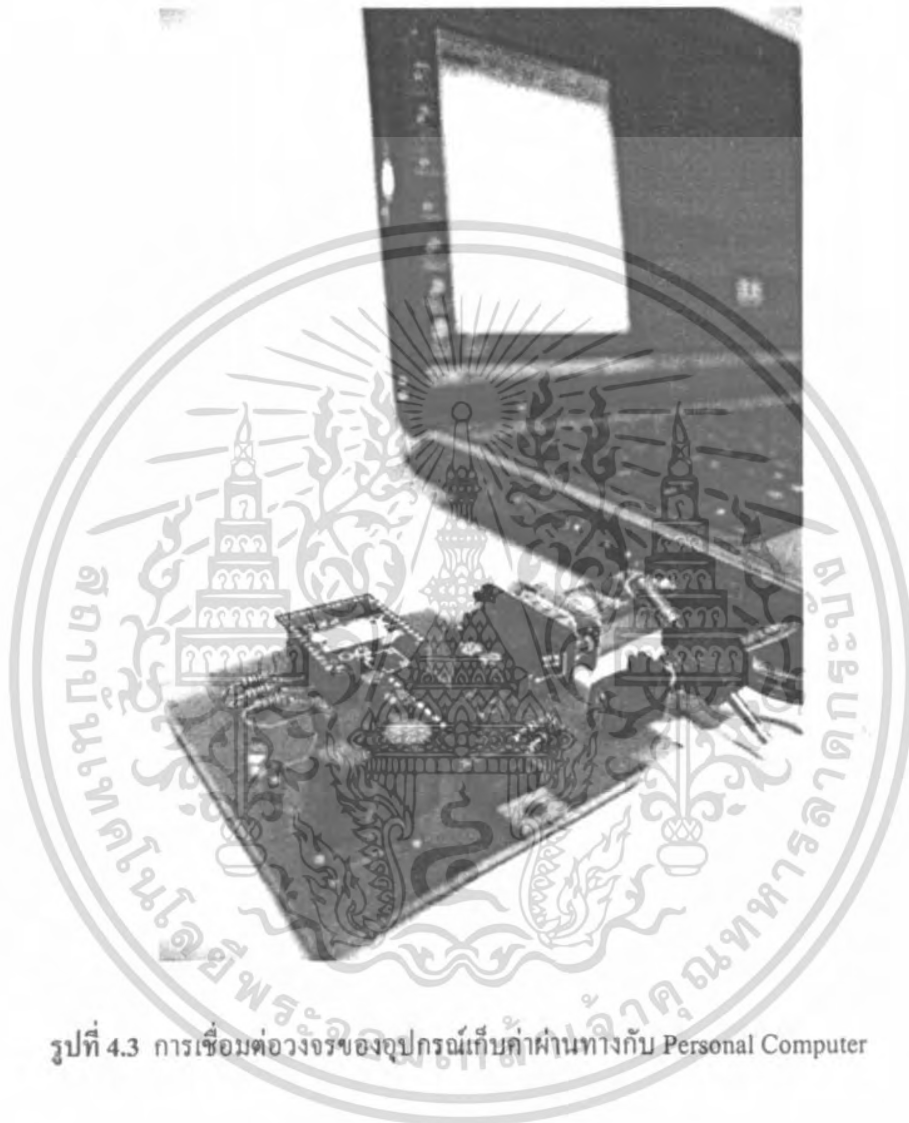


รูปที่ 4.2 วงจรของอุปกรณ์ชำระค่าผ่านทาง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

#### 4.2 ทดลองการติดต่อสื่อสารระหว่าง ZIGBEE แบบ peer-to-peer

- 1) ทำการเชื่อมต่อวงจรของอุปกรณ์เก็บค่าผ่านทางกับ Personal Computer โดยใช้พอร์ต RS232



รูปที่ 4.3 การเชื่อมต่อวงจรของอุปกรณ์เก็บค่าผ่านทางกับ Personal Computer

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 2) ทำการเปิดใช้โปรแกรม X-CTU

### 2.1) ทำการ Set up ค่าต่างๆ เช่น ค่า Baud, Data Bits, Stop Bits



รูปที่ 4.4 การ Set up ค่าต่างๆ

### 2.2) เข้าสู่ COMMAND Mode โดยพิมพ์คำสั่ง +++



รูปที่ 4.5 เข้าสู่ COMMAND Mode

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 2.3) อ่านค่า Serial Number High และ Serial Number Low โดยพิมพ์คำสั่ง ATSL และ ATSH



```

X-CTU [COM5]
PC Settings | Range Test | Terminal | Modem Configuration
Line Status: [OK] [ERR] [DTR] [RTS] [Break] [Clear] [Send] [Close] [Pause] [Resume] [Break]
Line Status: [OK] [ERR] [DTR] [RTS] [Break] [Clear] [Send] [Close] [Pause] [Resume] [Break]
+++OK
ATSL
40006489
ATSH
13A200
  
```

รูปที่ 4.6 ค่า Serial Number High และ Serial Number Low ของฝั่งผู้ให้บริการ



```

X-CTU [COM5]
PC Settings | Range Test | Terminal | Modem Configuration
Line Status: [OK] [ERR] [DTR] [RTS] [Break] [Clear] [Send] [Close] [Pause] [Resume] [Break]
Line Status: [OK] [ERR] [DTR] [RTS] [Break] [Clear] [Send] [Close] [Pause] [Resume] [Break]
+++OK
ATSL
40060306
ATSH
13A200
  
```

รูปที่ 4.7 ค่า Serial Number High และ Serial Number Low ของฝั่งผู้ใช้บริการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.4) ทำการ Set ค่า Destination Address High และ ค่า Destination Address Low โดยพิมพ์คำสั่ง ATDL และ ATDH โดยตามด้วย Serial Number High และ Serial Number Low ของอีกฝั่ง

```

X-CTU [COM6]
PC Settings | Range Test | Terminal | Modem Configuration
Line Status: [OK] [OK] [OK] [OK] [OK] [OK] [OK] [OK] [OK] [OK]
DTR [ ] RTS [ ] Break [ ]
Close Conn Port Assemble Clear Screen Show Help
+++OK
ATSL
40006489
ATSH
13A200
ATDL40006306
OK
ATDH13A200
OK
  
```

รูปที่ 4.8 Set ค่า Destination Address High และ ค่า Destination Address Low ของฝั่งผู้ให้บริการ

```

X-CTU [COM6]
PC Settings | Range Test | Terminal | Modem Configuration
Line Status: [OK] [OK] [OK] [OK] [OK] [OK] [OK] [OK] [OK] [OK]
DTR [ ] RTS [ ] Break [ ]
Close Conn Port Assemble Clear Screen Show Help
+++OK
ATSL
40006306
ATSH
13A200
ATDL40006489
OK
ATDH13A200
OK
  
```

รูปที่ 4.9 Set ค่า Destination Address High และ ค่า Destination Address Low ของฝั่งผู้ใช้บริการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 2.5) ออกจาก Command Mode โดยพิมพ์คำสั่ง ATCN

```

X-CTU [COM5]
PC Settings | Range Test | Terminal | Modem Configuration
Line Status | Assert | DTR | RTS | Break | Close | Assemble | Clear | Show
Con Port | Packet | Screen | Here
+++OK
ATSL
4000B489
ATSH
13A200
ATDL 4008D306
OK
ATDH13A200
OK
ATCN
OK
  
```

รูปที่ 4.10 ออกจาก Command Mode

## 2.6) ทำการติดต่อสื่อสารและแลกเปลี่ยนข้อมูลกัน

```

X-CTU [COM5]
PC Settings | Range Test | Terminal | Modem Configuration
Line Status | Assert | DTR | RTS | Break | Close | Assemble | Clear | Show
Con Port | Packet | Screen | Here
+++OK
ATSL
4000B489
ATSH
13A200
ATDL 4008D306
OK
ATDH13A200
OK
ATCN
OK
THIS IS ZIGBEE AT TOLL BOOTH
  
```

รูปที่ 4.11 ZIGBEE ที่ด่านเก็บค่าผ่านทางส่งข้อมูล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

X-CTU (COM3)
PC Settings | Range Test | Terminal | Modem Configuration
Line Status:  DTR  RTS  Break 
Close Con Port | Assemble Packet | Clear Screen | Show Help
+++OK
ATSL
40080306
ATSH
13A200
ATDL4000B489
OK
ATDH13A200
OK
ATCN
OK
THIS IS ZIGBEE AT TOLL BOOTH
COM3 3000 Baud 1 Flow/ HW Rx: 56 bytes

```

รูปที่ 4.12 ZIGBEE ที่รถยนต์ทางรับข้อมูล

```

X-CTU (COM3)
PC Settings | Range Test | Terminal | Modem Configuration
Line Status:  DTR  RTS  Break 
Close Con Port | Assemble Packet | Clear Screen | Show Help
+++OK
ATSL
40080306
ATSH
13A200
ATDL4000B489
OK
ATDH13A200
OK
ATCN
OK
THIS IS ZIGBEE AT TOLL BOOTH
THIS IS ZIGBEE AT CAR
COM3 3000 Baud 1 Flow/ HW Rx: 56 bytes

```

รูปที่ 4.13 ZIGBEE ที่รถยนต์ทางส่งข้อมูล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

X-CTU [COM6]
PC Settings | Range Test | Terminal | Modem Configuration
Line Status Assist DTR RTS Break Close Com Port Assemble Packet Clear Screen Show Hex
++OK
ATSL
4000B489
ATSH
13A200
ATDL40080306
OK
ATDH13A200
OK
ATCN
OK
THIS IS ZIGBEE AT TOLL BOOTH
THIS IS ZIGBEE AT CAR
COM6 9600 8-N-1 FLOW/NONE Rx: 50 bytes

```

#### รูปที่ 4.14 ZIGBEE ที่ด่านเก็บค่าผ่านทางรับข้อมูล



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.3 การทดลองการชำระค่าผ่านทางโดยแสดงผลผ่าน User Interface ด้านฝั่งผู้ให้บริการ  
 Case.1 รถยนต์ชำระค่าผ่านทางตามปกติ

The screenshot displays a payment confirmation screen for the LADKRABANG TOLL BOOTH. The interface is dark-themed with white text and input fields. The data shown is as follows:

LADKRABANG TOLL BOOTH	
ID	0001
TYPE	1
PAY	0090
BALANCE	0290
DATE	1/30/2008
TIME	4:36:30 PM
PAYMENT SUCCESS	

รูปที่ 4.15 User Interface ด้านฝั่งผู้ให้บริการของรถยนต์ที่ชำระค่าผ่านทางตามปกติ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**Case 2** รถยนต์ไม่สามารถชำระค่าผ่านทางเนื่องจากข้อมูลที่ส่งมาจากรถยนต์ไม่ตรงตามระบบฐานข้อมูล เช่น ยอดเงินคงเหลือหรือประเภทของรถยนต์จึงถูกบันทึกทะเบียนรถยนต์เพื่อตรวจสอบความถูกต้องต่อไป

The screenshot shows a user interface for a toll booth. At the top, it says "LADKRABANG TOLL BOOTH". Below this, there are several fields with labels and values:

ID	0001
TYPE	1
PAY	0040
BALANCE	0550
DATE	11/8/2007
TIME	08:17:00 AM

At the bottom of the interface, there is a red error message: "ERROR! BEGIN TAKE PHOTOGRAPH".

รูปที่ 4.16 User Interface ด้านฝั่งผู้ให้บริการของรถยนต์ที่ไม่สามารถชำระค่าผ่านทางได้ตามปกติ อันเนื่องมาจากข้อมูลไม่ตรงกับระบบฐานข้อมูล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**Case 3** รถยนต์ไม่ต้องชำระค่าผ่านทางเนื่องจากได้ทำการชำระค่าผ่านทางไปแล้ว (ภายใน 15 นาที) เช่น ในระบบฐานข้อมูลจะเก็บเวลาที่ได้ชำระค่าผ่านทางครั้งแรกเมื่อ 4:34:30 PM แต่เมื่อเวลา 4:30 PM ได้รับแพ็คเกจข้อมูลอีกครั้ง ซึ่งยังอยู่ภายใน 15 นาทีดังนั้นจึงไม่ต้องชำระค่าผ่านทางอีก

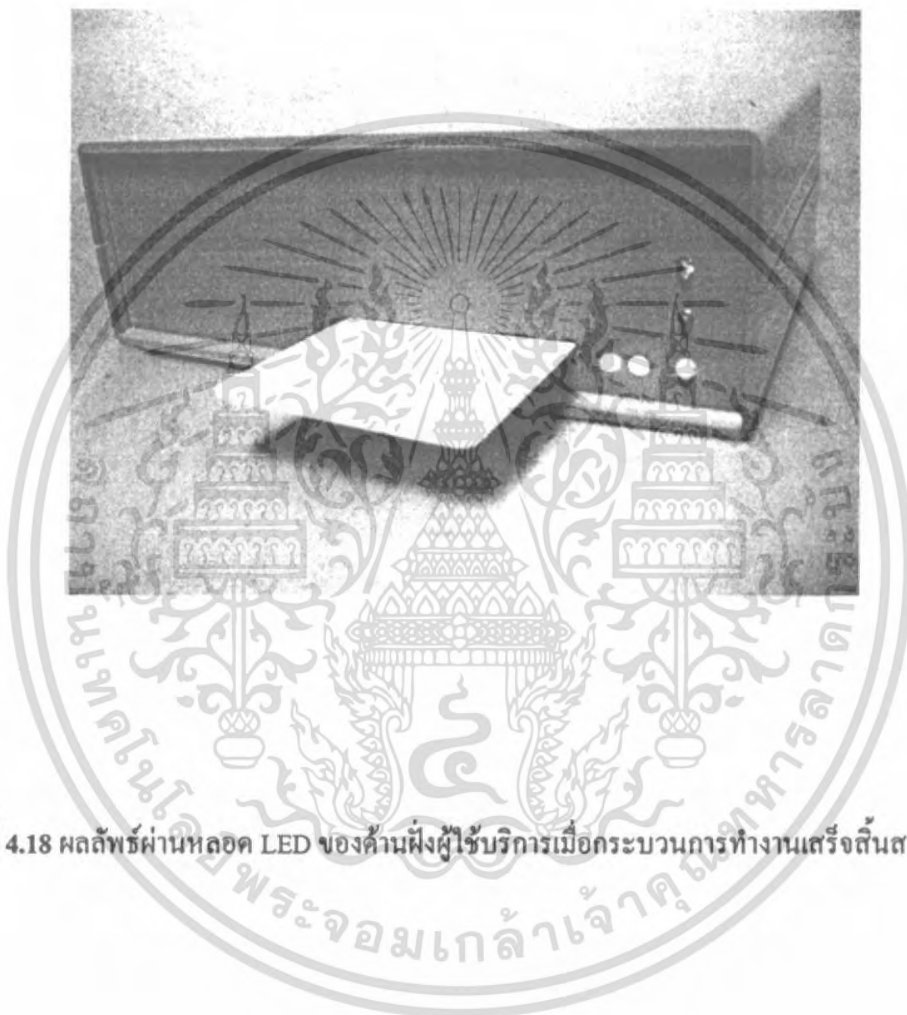
The screenshot shows a user interface for the LADKRABANG TOLL BOOTH. It displays the following information:

LADKRABANG TOLL BOOTH	
ID	0001
TYPE	1
PAY	0040
BALANCE	0240
DATE	1/30/2008
TIME	5:34:30 PM
ALREADY PAID	

รูปที่ 4.17 User Interface ด้านฝั่งผู้ให้บริการของรถยนต์ที่ไม่สามารถชำระค่าผ่านทางได้ตามปกติ อันเนื่องมาจาก ได้ทำการชำระค่าผ่านทางได้ไปแล้ว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

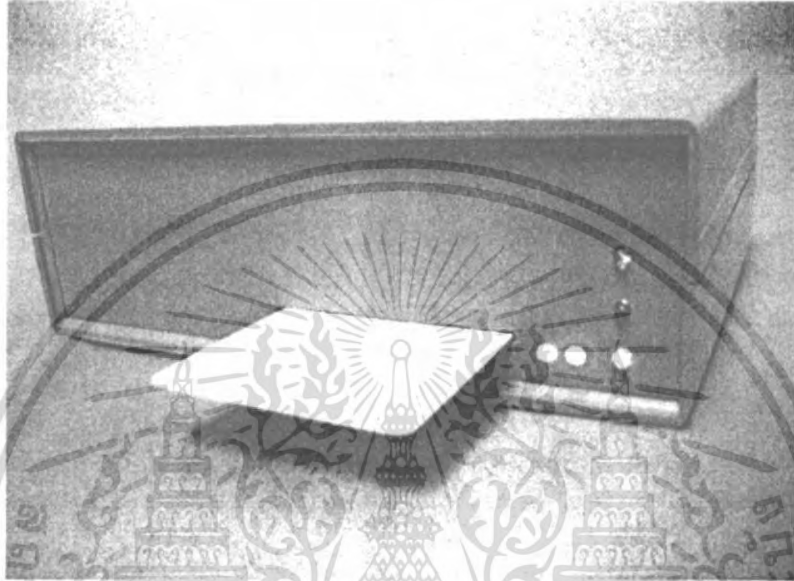
4.4 การทดลองการชำระค่าผ่านทางโดยแสดงผลลัพธ์ผ่านหลอด LED ด้านฝั่งผู้ให้บริการ  
 Case 1 รถยนต์ชำระค่าผ่านทางตามปกติ



รูปที่ 4.18 ผลลัพธ์ผ่านหลอด LED ของด้านฝั่งผู้ให้บริการเมื่อกระบวนการทำงานเสร็จสิ้นสมบูรณ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**Case 2** รถยนต์ไม่สามารถชำระค่าผ่านทางเนื่องจากเกิดข้อผิดพลาดเกิดขึ้นระหว่างการทำงาน



รูปที่ 4.19 หลอด LED ของคันติงผู้ให้บริการจะไม่กระพริบเมื่อกระบวนการทำงานเกิดข้อผิดพลาด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

#### 4.5 การทดลองการชำระค่าผ่านทางที่ระดับความเร็วต่างๆ

**วิธีการทดลอง** ในแต่ละครั้งจะทำการขับรถยนต์ด้วยความเร็วคงที่ที่ระดับต่างๆกันด้วยระยะทางที่เท่ากันนั้นคือ 5 เมตร เป็นจำนวน 10 ครั้งในแต่ละระดับความเร็วและนำไปบันทึกผลการทดลองซึ่งหากทำการชำระค่าผ่านทางเสร็จสมบูรณ์ก็จะทำการบันทึกผลว่าได้ทำการชำระค่าผ่านทางเสร็จสมบูรณ์แต่หากมีการชำระค่าผ่านทางไม่เสร็จสมบูรณ์ก็จะบันทึกผลไว้เช่นกันแล้วก็จะนำมาหาค่าผิดพลาดที่เกิดขึ้นในแต่ละระดับความเร็ว

#### บันทึกผลการทดลอง

ตารางที่ 4.1 ผลการทดลองการชำระค่าผ่านทางที่ระดับความเร็วต่างๆ

ระดับความเร็ว (กิโลเมตร/ ชั่วโมง)	ครั้งที่										ค่าความผิดพลาด (%)
	1	2	3	4	5	6	7	8	9	10	
20	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	0
40	✓	✓	✓	✓	✓	✗	✓	✓	✓	✓	10
60	✗	✗	✓	✓	✓	✓	✓	✓	✓	✗	30

#### สรุปผลการทดลอง

จากผลการทดลองที่เก็บข้อมูลมาจะเห็นได้ว่า ยิ่งรถยนต์เคลื่อนที่เร็วมากขึ้นแท็กเกจที่รับได้ก็จะยิ่งน้อยลง นั่นคือเมื่ออัตราความเร็วของรถเพิ่มขึ้นปริมาณข้อมูลที่ส่งได้จะลดลงเรื่อยๆ ทั้งนี้เนื่องจากขณะที่รถยนต์เคลื่อนที่ด้วยความเร็วคงที่ต่างๆ ในระยะทางที่เท่าเดิม ถ้าความเร็วมากขึ้นจะทำให้เวลาในการรับส่งข้อมูลน้อย

## บทที่ 5

### สรุปผลการดำเนินงานของโครงการ

#### 5.1 สรุปผลการดำเนินงานของโครงการ

ในการดำเนินงานของโครงการเริ่มต้นตั้งแต่ศึกษาเกี่ยวกับเทคโนโลยี ZIGBEE ซึ่งเป็นเทคโนโลยีที่น่าจับตามองในปัจจุบัน ซึ่งทางผู้จัดทำได้สังเกตเห็นถึงปัญหาการจราจรบริเวณด่านเก็บค่าผ่านทาง จึงได้คิดริเริ่มนำเทคโนโลยี ZIGBEE มาประยุกต์ใช้เป็นอุปกรณ์ชำระค่าผ่านทางอัตโนมัติ และอุปกรณ์เก็บค่าผ่านทางอัตโนมัติ

โดยได้มีการคิดออกแบบขั้นตอนการทำงานทั้งระบบ ซึ่งจะอาศัยการสื่อสารระหว่าง ZIGBEE เป็นหลักในการส่งและรับข้อมูล นอกจากนี้ยังได้มีการประยุกต์ใช้เทคโนโลยีสมาร์ตการ์ดมาใช้ในส่วนของอุปกรณ์ชำระค่าผ่านทางอีกด้วย โดยจะใช้ไมโครคอนโทรลเลอร์เป็นตัวควบคุมการทำงานระหว่าง ZIGBEE และ สมาร์ตการ์ด ซึ่งช่วยเพิ่มความสะดวกสบายให้แก่ผู้ใช้บริการและยังมีการเก็บฐานข้อมูลของผู้ใช้บริการไว้ที่ฐานข้อมูลกลางเพื่อเพิ่มความปลอดภัยให้แก่ระบบมากขึ้น ซึ่งจะช่วยลดความผิดพลาดที่จะเกิดขึ้นให้น้อยลงได้

โดยการจัดทำโครงการนี้ก็เพื่อเป็นอีกทางเลือกหนึ่งให้ผู้ใช้บริการได้รับความสะดวกสบายและรวดเร็วในการชำระค่าผ่านทาง ซึ่งอาจจะยังไม่สมบูรณ์มากนัก ซึ่งสามารถนำไปพัฒนาต่อไปในภายภาคหน้าได้

#### 5.2 แนวทางสำหรับการพัฒนาโครงการต่อไป

- 1) เพิ่มประสิทธิภาพให้อุปกรณ์สามารถสื่อสารได้รวดเร็วและมีความถูกต้องแม่นยำมากขึ้น
- 2) พัฒนาระบบการชำระค่าผ่านทางให้มีความสะดวกสบายมากยิ่งขึ้น
- 3) ลดขนาดของอุปกรณ์ให้มีขนาดเล็กและออกแบบให้สามารถติดตั้งใช้งานได้ง่าย
- 4) เพิ่มหน่วยแสดงผลให้กับผู้ใช้บริการเช่น การแสดงยอดคงเหลือผ่านจอ LCD หรือ ใช้เสียงเพื่อบอกยอดคงเหลือในบัตรสมาร์ตการ์ด

## บรรณานุกรม

[1] <http://wiki.nectec.or.th>

[2] <http://wiki.nectec.or.th>

[3] - [4] [www.ku.ac.th](http://www.ku.ac.th)

[5] - [12] [www.perfectsolution.co.th](http://www.perfectsolution.co.th)

[13] ประจัน พลังสันติกุล. 2549. การเขียนโปรแกรมควบคุมไมโครคอนโทรลเลอร์ AVR ด้วยภาษา C กับ WinAVR (C Compiler). เล่มที่ 1. กรุงเทพฯ : บริษัท แอปซอฟอร์เทค จำกัด

[14] ฉัททวุฒิ พิษพล, พิชิต สันติภูตานนท์ และพร้อมเลิศ หล่อวิจิต. 2547. คู่มือเรียน Visual Basic 6 + CD. พิมพ์ครั้งที่ 11. กรุงเทพฯ : บริษัท โปรวิชั่น จำกัด



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



**ภาคผนวก**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



## 8-bit AVR<sup>®</sup> Microcontroller with 128K Bytes In-System Programmable Flash

### ATmega128 ATmega128L Summary

Rev 2467MS-AVR-11/04



Note This is a summary document. A complete document is available on our Web site at [www.atmel.com](http://www.atmel.com).

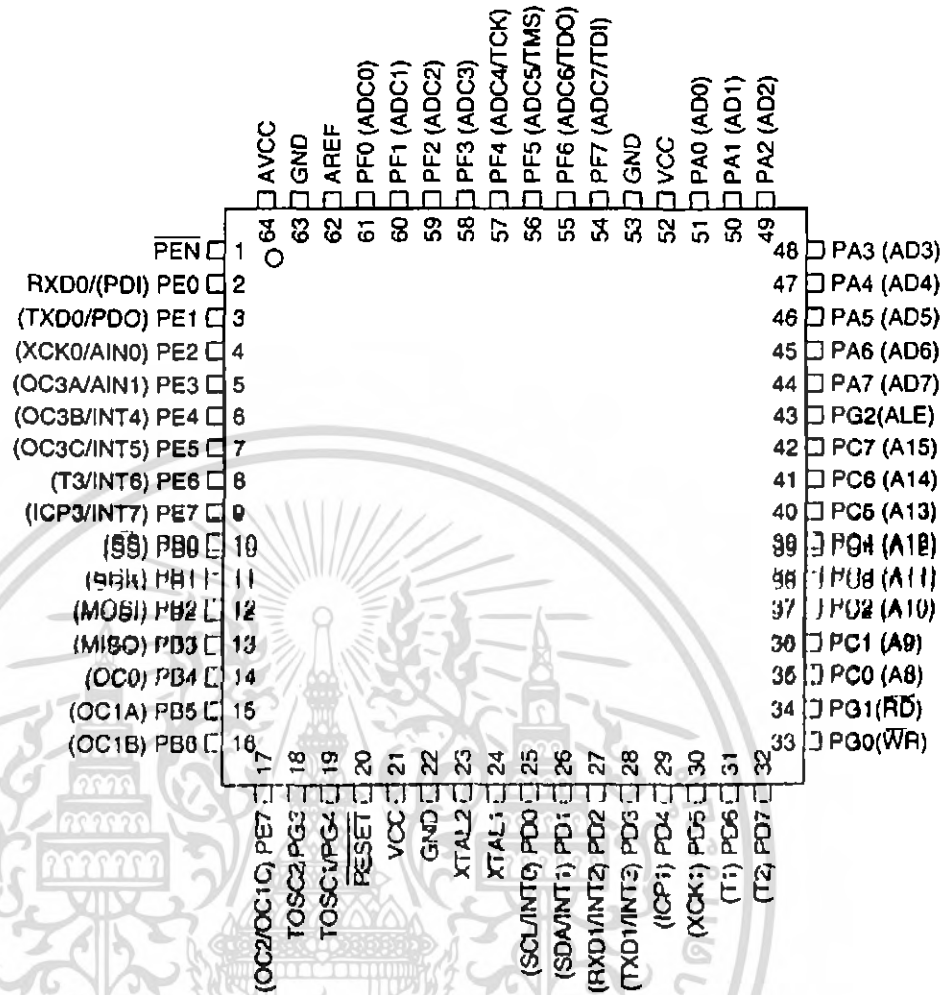
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## Features

- High-performance, Low-power AVR<sup>®</sup> 8-bit Microcontroller
- Advanced RISC Architecture
  - 133 Powerful Instructions – Most Single Clock Cycle Execution
  - 32 x 8 General Purpose Working Registers + Peripheral Control Registers
  - Fully Static Operation
  - Up to 16 MIPS Throughput at 16 MHz
  - On-chip 2-cycle Multiplier
- Nonvolatile Program and Data Memories
  - 128K Bytes of In-System Reprogrammable Flash
    - Endurance: 10,000 Write/Erase Cycles
  - Optional Boot Code Section with Independent Lock Bits
    - In-System Programming by On-chip Boot Program
    - True Read-While-Write Operation
  - 4K Bytes EEPROM
    - Endurance: 100,000 Write/Erase Cycles
  - 4K Bytes Internal SRAM
  - Up to 64K Bytes Optional External Memory Space
  - Programming Lock for Software Security
  - SPI Interface for In-System Programming
- JTAG (IEEE std. 1149.1 Compliant) Interface
  - Boundary-scan Capabilities According to the JTAG Standard
  - Extensive On-chip Debug Support
  - Programming of Flash, EEPROM, Fuses and Lock Bits through the JTAG Interface
- Peripheral Features
  - Two 8-bit Timer/Counters with Separate Prescalers and Compare Modes
  - Two Expanded 16-bit Timer/Counters with Separate Prescaler, Compare Mode and Capture Mode
  - Real Time Counter with Separate Oscillator
  - Two 8-bit PWM Channels
  - 6 PWM Channels with Programmable Resolution from 2 to 16 Bits
  - Output Compare Modulator
  - 8-channel, 10-bit ADC
    - 8 Single-ended Channels
    - 7 Differential Channels
    - 2 Differential Channels with Programmable Gain at 1x, 10x, or 200x
  - Byte-oriented Two-wire Serial Interface
  - Dual Programmable Serial USARTs
  - Master/Slave SPI Serial Interface
  - Programmable Watchdog Timer with On-chip Oscillator
  - On-chip Analog Comparator
- Special Microcontroller Features
  - Power-on Reset and Programmable Brown-out Detection
  - Internal Calibrated RC Oscillator
  - External and Internal Interrupt Sources
  - Six Sleep Modes: Idle, ADC Noise Reduction, Power-save, Power-down, Standby, and Extended Standby
  - Software Selectable Clock Frequency
  - ATmega103 Compatibility Mode Selected by a Fuse
  - Global Pull-up Disable
- I/O and Packages
  - 53 Programmable I/O Lines
  - 64-lead TQFP and 64-pad MFL
- Operating Voltages
  - 2.7 - 5.5V for ATmega128L
  - 4.5 - 5.5V for ATmega128
- Speed Grades
  - 0 - 8 MHz for ATmega128L
  - 0 - 16 MHz for ATmega128

# Pin Configurations

Figure 1. Pinout ATmega128



Note: The bottom pad under the MLF package should be soldered to ground.

## Overview

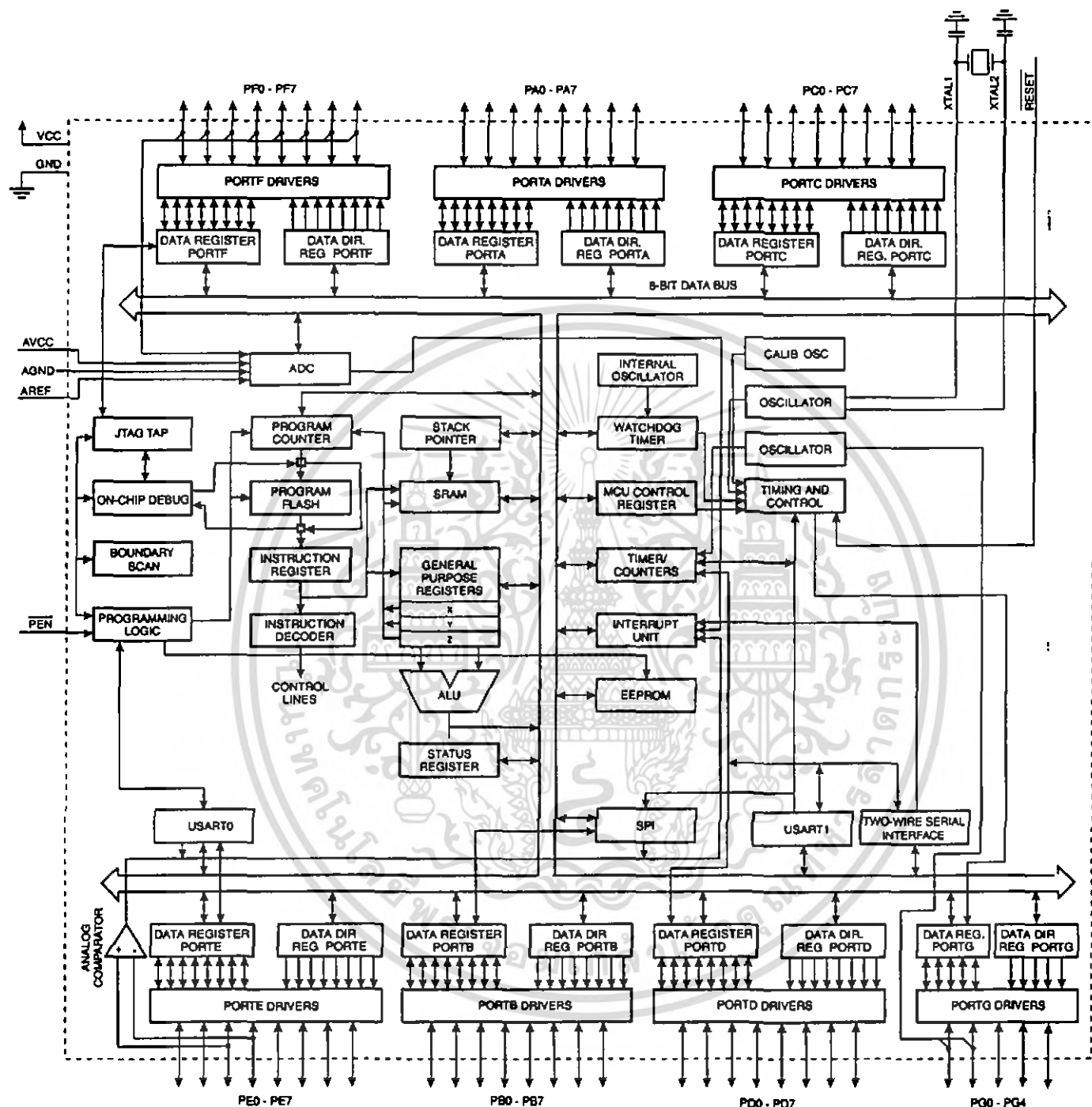
The ATmega128 is a low-power CMOS 8-bit microcontroller based on the AVR enhanced RISC architecture. By executing powerful instructions in a single clock cycle, the ATmega128 achieves throughputs approaching 1 MIPS per MHz allowing the system designer to optimize power consumption versus processing speed.

## 2 ATmega128

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Block Diagram

Figure 2. Block Diagram



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

The AVR core combines a rich instruction set with 32 general purpose working registers. All the 32 registers are directly connected to the Arithmetic Logic Unit (ALU), allowing two independent registers to be accessed in one single instruction executed in one clock cycle. The resulting architecture is more code efficient while achieving throughputs up to ten times faster than conventional CISC microcontrollers.

The ATmega128 provides the following features: 128K bytes of In-System Programmable Flash with Read-While-Write capabilities, 4K bytes EEPROM, 4K bytes SRAM, 53 general purpose I/O lines, 32 general purpose working registers, Real Time Counter (RTC), four flexible Timer/Counters with compare modes and PWM, 2 USARTs, a byte oriented Two-wire Serial Interface, an 8-channel, 10-bit ADC with optional differential input stage with programmable gain, programmable Watchdog Timer with Internal Oscillator, an SPI serial port, IEEE std. 1149.1 compliant JTAG test interface, also used for accessing the On-chip Debug system and programming and six software selectable power saving modes. The Idle mode stops the CPU while allowing the SRAM, Timer/Counters, SPI port, and interrupt system to continue functioning. The Power-down mode saves the register contents but freezes the Oscillator, disabling all other chip functions until the next interrupt or Hardware Reset. In Power-save mode, the asynchronous timer continues to run, allowing the user to maintain a timer base while the rest of the device is sleeping. The ADC Noise Reduction mode stops the CPU and all I/O modules except Asynchronous Timer and ADC, to minimize switching noise during ADC conversions. In Standby mode, the Crystal/Resonator Oscillator is running while the rest of the device is sleeping. This allows very fast start-up combined with low power consumption. In Extended Standby mode, both the main Oscillator and the Asynchronous Timer continue to run.

The device is manufactured using Atmel's high-density nonvolatile memory technology. The On-chip ISP Flash allows the program memory to be reprogrammed in-system through an SPI serial interface, by a conventional nonvolatile memory programmer, or by an On-chip Boot program running on the AVR core. The boot program can use any interface to download the application program in the application Flash memory. Software in the Boot Flash section will continue to run while the Application Flash section is updated, providing true Read-While-Write operation. By combining an 8-bit RISC CPU with In-System Self-Programmable Flash on a monolithic chip, the Atmel ATmega128 is a powerful microcontroller that provides a highly flexible and cost effective solution to many embedded control applications.

The ATmega128 AVR is supported with a full suite of program and system development tools including: C compilers, macro assemblers, program debugger/simulators, in-circuit emulators, and evaluation kits.

The ATmega128 is a highly complex microcontroller where the number of I/O locations supersedes the 64 I/O locations reserved in the AVR instruction set. To ensure backward compatibility with the ATmega103, all I/O locations present in ATmega103 have the same location in ATmega128. Most additional I/O locations are added in an Extended I/O space starting from \$60 to \$FF, (i.e., in the ATmega103 internal RAM space). These locations can be reached by using LD/LDS/LDD and ST/STS/STD instructions only, not by using IN and OUT instructions. The relocation of the internal RAM space may still be a problem for ATmega103 users. Also, the increased number of interrupt vectors might be a problem if the code uses absolute addresses. To solve these problems, an ATmega103 compatibility mode can be selected by programming the fuse M103C. In this mode, none of the functions in the Extended I/O space are in use, so the internal RAM is located as in ATmega103. Also, the Extended Interrupt vectors are removed.

## ATmega103 and ATmega128 Compatibility

## ATmega128

2467MS-AVR-11/04

The ATmega128 is 100% pin compatible with ATmega103, and can replace the ATmega103 on current Printed Circuit Boards. The application note "Replacing ATmega103 by ATmega128" describes what the user should be aware of replacing the ATmega103 by an ATmega128

## ATmega103 Compatibility Mode

By programming the M103C fuse, the ATmega128 will be compatible with the ATmega103 regards to RAM, I/O pins and interrupt vectors as described above. However, some new features in ATmega128 are not available in this compatibility mode, these features are listed below:

- One USART instead of two, Asynchronous mode only. Only the eight least significant bits of the Baud Rate Register is available.
- One 16 bits Timer/Counter with two compare registers instead of two 16-bit Timer/Counters with three compare registers.
- Two-wire serial interface is not supported.
- Port C is output only.
- Port G serves alternate functions only (not a general I/O port)
- Port F serves as digital input only in addition to analog input to the ADC.
- Boot Loader capabilities is not supported
- It is not possible to adjust the frequency of the internal calibrated RC Oscillator
- The External Memory Interface can not release any Address pins for general I/O, neither configure different wait-states to different External Memory Address sections.

In addition, there are some other minor differences to make it more compatible to ATmega103:

- Only EXTRF and PORF exists in MCUCSR.
- Timed sequence not required for Watchdog Time-out change.
- External Interrupt pins 3 - 0 serve as level interrupt only.
- USART has no FIFO buffer, so data overrun comes earlier.

Unused I/O bits in ATmega103 should be written to 0 to ensure same operation in ATmega128.

## Pin Descriptions

**VCC** Digital supply voltage.

**GND** Ground.

**Port A (PA7..PA0)** Port A is an 8-bit bi-directional I/O port with internal pull-up resistors (selected for each bit). The Port A output buffers have symmetrical drive characteristics with both high sink and source capability. As inputs, Port A pins that are externally pulled low will source current if the pull-up resistors are activated. The Port A pins are tri-stated when a reset condition becomes active, even if the clock is not running.

Port A also serves the functions of various special features of the ATmega128 as listed on page 70.

**Port B (PB7..PB0)** Port B is an 8-bit bi-directional I/O port with internal pull-up resistors (selected for each bit). The Port B output buffers have symmetrical drive characteristics with both high sink and source capability. As inputs, Port B pins that are externally pulled low will source



current if the pull-up resistors are activated. The Port B pins are tri-stated when a reset condition becomes active, even if the clock is not running.

Port B also serves the functions of various special features of the ATmega128 as listed on page 71.

#### Port C (PC7..PC0)

Port C is an 8-bit bi-directional I/O port with internal pull-up resistors (selected for each bit). The Port C output buffers have symmetrical drive characteristics with both high sink and source capability. As inputs, Port C pins that are externally pulled low will source current if the pull-up resistors are activated. The Port C pins are tri-stated when a reset condition becomes active, even if the clock is not running.

Port C also serves the functions of special features of the ATmega128 as listed on page 74. In ATmega103 compatibility mode, Port C is output only, and the port C pins are not tri-stated when a reset condition becomes active.

**Note:** The ATmega128 is by default shipped in ATmega103 compatibility mode. Thus, if the parts are not programmed before they are put on the PCB, PORTC will be output during first power up, and until the ATmega103 compatibility mode is disabled.

#### Port D (PD7..PD0)

Port D is an 8-bit bi-directional I/O port with internal pull-up resistors (selected for each bit). The Port D output buffers have symmetrical drive characteristics with both high sink and source capability. As inputs, Port D pins that are externally pulled low will source current if the pull-up resistors are activated. The Port D pins are tri-stated when a reset condition becomes active, even if the clock is not running.

Port D also serves the functions of various special features of the ATmega128 as listed on page 75.

#### Port E (PE7..PE0)

Port E is an 8-bit bi-directional I/O port with internal pull-up resistors (selected for each bit). The Port E output buffers have symmetrical drive characteristics with both high sink and source capability. As inputs, Port E pins that are externally pulled low will source current if the pull-up resistors are activated. The Port E pins are tri-stated when a reset condition becomes active, even if the clock is not running.

Port E also serves the functions of various special features of the ATmega128 as listed on page 78.

#### Port F (PF7..PF0)

Port F serves as the analog inputs to the A/D Converter.

Port F also serves as an 8-bit bi-directional I/O port, if the A/D Converter is not used. Port pins can provide internal pull-up resistors (selected for each bit). The Port F output buffers have symmetrical drive characteristics with both high sink and source capability. As inputs, Port F pins that are externally pulled low will source current if the pull-up resistors are activated. The Port F pins are tri-stated when a reset condition becomes active, even if the clock is not running. If the JTAG interface is enabled, the pull-up resistors on pins PF7(TDI), PF5(TMS), and PF4(TCK) will be activated even if a Reset occurs

The TDO pin is tri-stated unless TAP states that shift out data are entered

Port F also serves the functions of the JTAG interface.

In ATmega103 compatibility mode, Port F is an input Port only.

#### Port G (PG4..PG0)

Port G is a 5-bit bi-directional I/O port with internal pull-up resistors (selected for each bit). The Port G output buffers have symmetrical drive characteristics with both high sink and source capability. As inputs, Port G pins that are externally pulled low will source

current if the pull-up resistors are activated. The Port G pins are tri-stated when a reset condition becomes active, even if the clock is not running.

Port G also serves the functions of various special features.

The port G pins are tri-stated when a reset condition becomes active, even if the clock is not running.

In ATmega103 compatibility mode, these pins only serve as strobes signals to the external memory as well as input to the 32 kHz Oscillator, and the pins are initialized to PG0 = 1, PG1 = 1, and PG2 = 0 asynchronously when a reset condition becomes active, even if the clock is not running. PG3 and PG4 are oscillator pins.

## RESET

Reset input. A low level on this pin for longer than the minimum pulse length will generate a reset, even if the clock is not running. The minimum pulse length is given in Table 19 on page 48. Shorter pulses are not guaranteed to generate a reset.

## XTAL1

Input to the inverting Oscillator amplifier and input to the internal clock operating circuit.

## XTAL2

Output from the inverting Oscillator amplifier.

## AVCC

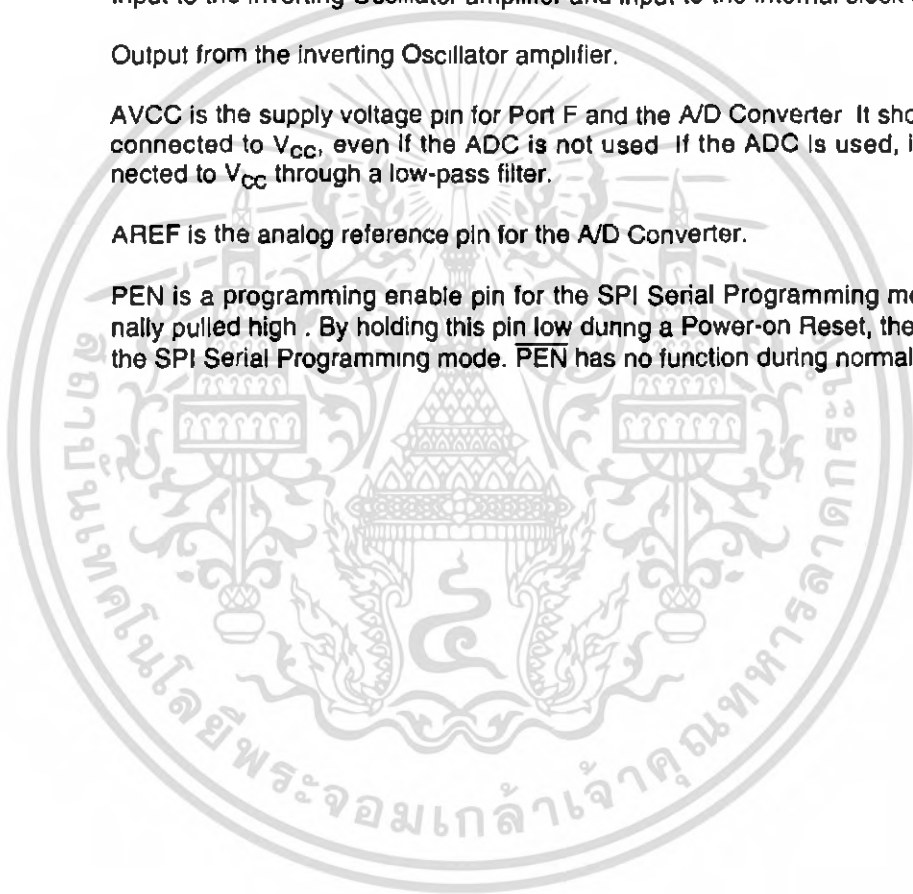
AVCC is the supply voltage pin for Port F and the A/D Converter. It should be externally connected to  $V_{CC}$ , even if the ADC is not used. If the ADC is used, it should be connected to  $V_{CC}$  through a low-pass filter.

## AREF

AREF is the analog reference pin for the A/D Converter.

## PEN

PEN is a programming enable pin for the SPI Serial Programming mode, and is internally pulled high. By holding this pin low during a Power-on Reset, the device will enter the SPI Serial Programming mode. PEN has no function during normal operation.



# Register Summary

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	Page	
(\$FF)	Reserved	-	-	-	-	-	-	-	-		
(\$FE)	Reserved	-	-	-	-	-	-	-	-		
(\$9E)	Reserved	-	-	-	-	-	-	-	-		
(\$9D)	UCSR1C	-	UMSEL1	UPM11	UPM10	USBS1	UCSZ11	UCSZ10	UCPOL1	191	
(\$9C)	UDR1	USART1 I/O Data Register									189
(\$9B)	UCSR1A	RXC1	TXC1	UDRE1	FE1	DOR1	UPE1	U2X1	MPCM1	189	
(\$9A)	UCSR1B	RXCIE1	TXCIE1	UDRIE1	RXEN1	TXEN1	UCSZ12	RXB81	TXB81	190	
(\$99)	UBRR1L	USART1 Baud Rate Register Low									193
(\$98)	UBRR1H	USART1 Baud Rate Register High									193
(\$97)	Reserved	-	-	-	-	-	-	-	-		
(\$96)	Reserved	-	-	-	-	-	-	-	-		
(\$95)	UCSR0C	-	UMSEL0	UPM01	UPM00	USBS0	UCSZ01	UCSZ00	UCPOL0	191	
(\$94)	Reserved	-	-	-	-	-	-	-	-		
(\$93)	Reserved	-	-	-	-	-	-	-	-		
(\$92)	Reserved	-	-	-	-	-	-	-	-		
(\$91)	Reserved	-	-	-	-	-	-	-	-		
(\$90)	UBRR0H	USART0 Baud Rate Register High									193
(\$8F)	Reserved	-	-	-	-	-	-	-	-		
(\$8E)	Reserved	-	-	-	-	-	-	-	-		
(\$8D)	Reserved	-	-	-	-	-	-	-	-		
(\$8C)	TCCR3C	FOC3A	FOC3B	FOC3C	-	-	-	-	-	135	
(\$8B)	TCCR3A	COM3A1	COM3A0	COM3B1	COM3B0	COM3C1	COM3C0	WGM31	WGM30	131	
(\$8A)	TCCR3B	ICNC3	ICES3	-	WGM33	WGM32	CS32	CS31	CS30	134	
(\$89)	TCNT3H	Timer/Counter3 – Counter Register High Byte									136
(\$88)	TCNT3L	Timer/Counter3 – Counter Register Low Byte									136
(\$87)	OCR3AH	Timer/Counter3 – Output Compare Register A High Byte									136
(\$86)	OCR3AL	Timer/Counter3 – Output Compare Register A Low Byte									136
(\$85)	OCR3BH	Timer/Counter3 – Output Compare Register B High Byte									137
(\$84)	OCR3BL	Timer/Counter3 – Output Compare Register B Low Byte									137
(\$83)	OCR3CH	Timer/Counter3 – Output Compare Register C High Byte									137
(\$82)	OCR3CL	Timer/Counter3 – Output Compare Register C Low Byte									137
(\$81)	ICR3H	Timer/Counter3 – Input Capture Register High Byte									137
(\$80)	ICR3L	Timer/Counter3 – Input Capture Register Low Byte									137
(\$7F)	Reserved	-	-	-	-	-	-	-	-		
(\$7E)	Reserved	-	-	-	-	-	-	-	-		
(\$7D)	ETIMSK	-	-	TICIE3	OCIE3A	OCIE3B	TOIE3	OCIE3C	OCIE1C	138	
(\$7C)	ETIFR	-	-	ICF3	OCF3A	OCF3B	TOV3	OCF3C	OCF1C	139	
(\$7B)	Reserved	-	-	-	-	-	-	-	-		
(\$7A)	TCCR1C	FOC1A	FOC1B	FOC1C	-	-	-	-	-	135	
(\$79)	OCR1CH	Timer/Counter1 – Output Compare Register C High Byte									136
(\$78)	OCR1CL	Timer/Counter1 – Output Compare Register C Low Byte									136
(\$77)	Reserved	-	-	-	-	-	-	-	-		
(\$76)	Reserved	-	-	-	-	-	-	-	-		
(\$75)	Reserved	-	-	-	-	-	-	-	-		
(\$74)	TWCR	TWINT	TWEA	TWSTA	TWSTO	TWWC	TWEN	-	TWIE	206	
(\$73)	TWDR	Two-wire Serial Interface Data Register									206
(\$72)	TWAR	TWA6	TWA5	TWA4	TWA3	TWA2	TWA1	TWA0	TWGCE	206	
(\$71)	TWSR	TWS7	TWS6	TWS5	TWS4	TWS3	-	TWPS1	TWPS0	207	
(\$70)	TWBR	Two-wire Serial Interface Bit Rate Register									206
(\$6F)	OSCCAL	Oscillator Calibration Register									39
(\$6E)	Reserved	-	-	-	-	-	-	-	-		
(\$6D)	XMCRA	-	SRL2	SRL1	SRL0	SRW01	SRW00	SRW11	-	29	
(\$6C)	XMCRB	XMBK	-	-	-	-	XMM2	XMM1	XMM0	31	
(\$6B)	Reserved	-	-	-	-	-	-	-	-		
(\$6A)	EICRA	ISC31	ISC30	ISC21	ISC20	ISC11	ISC10	ISC01	ISC00	87	
(\$69)	Reserved	-	-	-	-	-	-	-	-		
(\$68)	SPMCSR	SPMIE	RWWSB	-	RWWSRE	BLBSET	PGWRT	PGERS	SPMEN	279	
(\$67)	Reserved	-	-	-	-	-	-	-	-		
(\$66)	Reserved	-	-	-	-	-	-	-	-		
(\$65)	PORTG	-	-	-	PORTG4	PORTG3	PORTG2	PORTG1	PORTG0	86	
(\$64)	DDRG	-	-	-	DDG4	DDG3	DDG2	DDG1	DDG0	86	
(\$63)	PING	-	-	-	PING4	PING3	PING2	PING1	PING0	86	
(\$62)	PORTF	PORTF7	PORTF6	PORTF5	PORTF4	PORTF3	PORTF2	PORTF1	PORTF0	85	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Register Summary (Continued)

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	Page
\$61	DDRF	DDF7	DDF6	DDF5	DDF4	DDF3	DDF2	DDF1	DDF0	86
\$60	Reserved	-	-	-	-	-	-	-	-	-
\$3F (\$5F)	SREG	I	T	H	S	V	N	Z	C	9
\$3E (\$5E)	SPH	SP15	SP14	SP13	SP12	SP11	SP10	SP9	SP8	12
\$3D (\$5D)	SPL	SP7	SP6	SP5	SP4	SP3	SP2	SP1	SP0	12
\$3C (\$5C)	XDIV	XDIVEN	XDIV6	XDIV5	XDIV4	XDIV3	XDIV2	XDIV1	XDIV0	41
\$3B (\$5B)	RAMPZ	-	-	-	-	-	-	-	RAMPZ0	12
\$3A (\$5A)	EICRB	ISC71	ISC70	ISC61	ISC60	ISC51	ISC50	ISC41	ISC40	88
\$39 (\$59)	EIMSK	INT7	INT6	INT5	INT4	INT3	INT2	INT1	INT0	89
\$38 (\$58)	EIFR	INTF7	INTF6	INTF5	INTF4	INTF3	INTF2	INTF1	INTF0	89
\$37 (\$57)	TIMSK	OCIE2	TOIE2	TCIE1	OCIE1A	OCIE1B	TOIE1	OCIE0	TOIE0	106, 138, 158
\$36 (\$56)	TIFR	OCF2	TOV2	ICF1	OCF1A	OCF1B	TOV1	OCF0	TOV0	106, 139, 158
\$35 (\$55)	MCUCR	SRE	SRW10	SE	SM1	SM0	SM2	IVSEL	IVCE	29, 42, 81
\$34 (\$54)	MCUCSR	JTD	-	-	JTRF	WDRF	BORF	EXTRF	PORF	51, 258
\$33 (\$53)	TCCR0	FOC0	WGM00	COM01	COM00	WGM01	CS02	CS01	CS00	101
\$32 (\$52)	TCNT0	Timer/Counter0 (8 Bit)								103
\$31 (\$51)	OCR0	Timer/Counter0 Output Compare Register								103
\$30 (\$50)	ASSR	-	-	-	-	-	TCN0UB	OCR0UB	TCR0UB	104
\$2F (\$4F)	TCCR1A	COM1A1	COM1A0	COM1B1	COM1B0	COM1C1	COM1C0	WGM11	WGM10	131
\$2E (\$4E)	TCCR1B	ICNC1	ICES1	-	WGM13	WGM12	CS12	CS11	CS10	134
\$2D (\$4D)	TCNT1H	Timer/Counter1 - Counter Register High Byte								136
\$2C (\$4C)	TCNT1L	Timer/Counter1 - Counter Register Low Byte								136
\$2B (\$4B)	OCR1AH	Timer/Counter1 - Output Compare Register A High Byte								136
\$2A (\$4A)	OCR1AL	Timer/Counter1 - Output Compare Register A Low Byte								136
\$29 (\$49)	OCR1BH	Timer/Counter1 - Output Compare Register B High Byte								136
\$28 (\$48)	OCR1BL	Timer/Counter1 - Output Compare Register B Low Byte								136
\$27 (\$47)	ICR1H	Timer/Counter1 - Input Capture Register High Byte								137
\$26 (\$46)	ICR1L	Timer/Counter1 - Input Capture Register Low Byte								137
\$25 (\$45)	TCCR2	FOG2	WGM20	COM21	COM20	WGM21	CS22	CS21	CS20	158
\$24 (\$44)	TCNT2	Timer/Counter2 (8 Bit)								158
\$23 (\$43)	OCR2	Timer/Counter2 Output Compare Register								158
\$22 (\$42)	OCDR	ODR0/OCDR7	OCDR8	OCDR5	OCDR4	OCDR3	OCDR2	OCDR1	OCDR0	253
\$21 (\$41)	WDTCR	-	-	-	WDCE	WDE	WDP2	WDP1	WDP0	53
\$20 (\$40)	SFIOR	TSM	-	-	-	ACME	PUD	PSR0	PSR321	70, 107, 143, 228
\$1F (\$3F)	EEARH	EEPROM Address Register High								19
\$1E (\$3E)	EEARL	EEPROM Address Register Low Byte								19
\$1D (\$3D)	EEDR	EEPROM Data Register								20
\$1C (\$3C)	EEDR	-	-	-	-	EERIE	EEMWE	EWE	EERE	20
\$1B (\$3B)	PORTA	PORTA7	PORTA6	PORTA5	PORTA4	PORTA3	PORTA2	PORTA1	PORTA0	84
\$1A (\$3A)	DDRA	DDA7	DDA6	DDA5	DDA4	DDA3	DDA2	DDA1	DDA0	84
\$19 (\$39)	PINA	PINA7	PINA6	PINA5	PINA4	PINA3	PINA2	PINA1	PINA0	84
\$18 (\$38)	PORTB	PORTB7	PORTB6	PORTB5	PORTB4	PORTB3	PORTB2	PORTB1	PORTB0	84
\$17 (\$37)	DDRB	DOB7	DOB6	DOB5	DOB4	DOB3	DOB2	DOB1	DOB0	84
\$16 (\$36)	PINB	PINB7	PINB6	PINB5	PINB4	PINB3	PINB2	PINB1	PINB0	84
\$15 (\$35)	PORTC	PORTC7	PORTC6	PORTC5	PORTC4	PORTC3	PORTC2	PORTC1	PORTC0	84
\$14 (\$34)	DDRC	DDC7	DDC6	DDC5	DDC4	DDC3	DDC2	DDC1	DDC0	84
\$13 (\$33)	PINC	PINC7	PINC6	PINC5	PINC4	PINC3	PINC2	PINC1	PINC0	85
\$12 (\$32)	PORTD	PORTD7	PORTD6	PORTD5	PORTD4	PORTD3	PORTD2	PORTD1	PORTD0	85
\$11 (\$31)	DDRD	DDD7	DDD6	DDD5	DDD4	DDD3	DDD2	DDD1	DDD0	85
\$10 (\$30)	PIND	PIND7	PIND6	PIND5	PIND4	PIND3	PIND2	PIND1	PIND0	85
\$0F (\$2F)	SPDR	SPI Data Register								168
\$0E (\$2E)	SPSR	SPIF	WCOL	-	-	-	-	-	SPR2X	168
\$0D (\$2D)	SPCR	SPIE	SPE	DOR0	MSTR	CPOL	CPHA	SPR1	SPR0	168
\$0C (\$2C)	UDR0	USART0 I/O Data Register								189
\$0B (\$2B)	UCSR0A	RXC0	TXC0	UDRE0	FE0	DOR0	UPE0	U2X0	MPCM0	189
\$0A (\$2A)	UCSR0B	RXCIE0	TXCIE0	UDRIE0	RXEN0	TXEN0	UCS202	RXB80	TXB80	190
\$09 (\$29)	UBRR0L	USART0 Baud Rate Register Low								193
\$08 (\$28)	ACSR	ACD	ACBG	ACO	ACI	ACIE	ACIG	ACIS1	ACIS0	228
\$07 (\$27)	ADMUX	REFS1	REFS0	ADLAR	MUX4	MUX3	MUX2	MUX1	MUX0	244
\$06 (\$26)	ADCSRA	ADEN	ADSC	ADFR	ADIF	ADIE	ADPS2	ADPS1	ADPS0	245
\$05 (\$25)	ADCH	ADC Data Register High Byte								246
\$04 (\$24)	ADCL	ADC Data Register Low byte								246
\$03 (\$23)	PORTE	PORTE7	PORTE6	PORTE5	PORTE4	PORTE3	PORTE2	PORTE1	PORTE0	85
\$02 (\$22)	DORE	DOE7	DOE6	DOE5	DDE4	DDE3	DDE2	DDE1	DDE0	85



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## Register Summary (Continued)

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	Page
\$01 (\$21)	PINE	PINE7	PINE6	PINE5	PINE4	PINE3	PINE2	PINE1	PINE0	85
\$00 (\$20)	PINF	PINF7	PINF6	PINF5	PINF4	PINF3	PINF2	PINF1	PINF0	86

- Notes:
1. For compatibility with future devices, reserved bits should be written to zero if accessed. Reserved I/O memory addresses should never be written.
  2. Some of the status flags are cleared by writing a logical one to them. Note that the CBI and SBI instructions will operate on all bits in the I/O register, writing a one back into any flag read as set, thus clearing the flag. The CBI and SBI instructions work with registers \$00 to \$1F only.



Instruction Set Summary

Mnemonics	Operands	Description	Operation	Flags	#Clocks
<b>ARITHMETIC AND LOGIC INSTRUCTIONS</b>					
ADD	Rd, Rr	Add two Registers	$Rd \leftarrow Rd + Rr$	Z,C,N,V,H	1
ADC	Rd, Rr	Add with Carry two Registers	$Rd \leftarrow Rd + Rr + C$	Z,C,N,V,H	1
ADIW	Rd,K	Add Immediate to Word	$RdH\ RdL \leftarrow RdH\ RdL + K$	Z,C,N,V,S	2
SUB	Rd, Rr	Subtract two Registers	$Rd \leftarrow Rd - Rr$	Z,C,N,V,H	1
SUBI	Rd, K	Subtract Constant from Register	$Rd \leftarrow Rd - K$	Z,C,N,V,H	1
SBC	Rd, Rr	Subtract with Carry two Registers	$Rd \leftarrow Rd - Rr - C$	Z,C,N,V,H	1
SBCI	Rd, K	Subtract with Carry Constant from Reg	$Rd \leftarrow Rd - K - C$	Z,C,N,V,H	1
SBW	Rd,K	Subtract Immediate from Word	$RdH\ RdL \leftarrow RdH\ RdL - K$	Z,C,N,V,S	2
AND	Rd, Rr	Logical AND Registers	$Rd \leftarrow Rd \wedge Rr$	Z,N,V	1
ANDI	Rd, K	Logical AND Register and Constant	$Rd \leftarrow Rd \wedge K$	Z,N,V	1
OR	Rd, Rr	Logical OR Registers	$Rd \leftarrow Rd \vee Rr$	Z,N,V	1
ORI	Rd, K	Logical OR Register and Constant	$Rd \leftarrow Rd \vee K$	Z,N,V	1
EOR	Rd, Rr	Exclusive OR Registers	$Rd \leftarrow Rd \oplus Rr$	Z,N,V	1
COM	Rd	One's Complement	$Rd \leftarrow \$FF - Rd$	Z,C,N,V	1
NEG	Rd	Two's Complement	$Rd \leftarrow \$00 - Rd$	Z,C,N,V,H	1
SBR	Rd,K	Set Bit(s) in Register	$Rd \leftarrow Rd \vee K$	Z,N,V	1
CBR	Rd,K	Clear Bit(s) in Register	$Rd \leftarrow Rd \wedge (\$FF - K)$	Z,N,V	1
INC	Rd	Increment	$Rd \leftarrow Rd + 1$	Z,N,V	1
DEC	Rd	Decrement	$Rd \leftarrow Rd - 1$	Z,N,V	1
TST	Rd	Test for Zero or Minus	$Rd \leftarrow Rd - Rd$	Z,N,V	1
CLR	Rd	Clear Register	$Rd \leftarrow Rd \oplus Rd$	Z,N,V	1
SEI	Rd	Set Register	$Rd \leftarrow \$FF$	None	1
MUL	Rd, Rr	Multiply Unsigned	$R1\ R0 \leftarrow Rd \times Rr$	Z,C	2
MULS	Rd, Rr	Multiply Signed	$R1\ R0 \leftarrow Rd \times Rr$	Z,C	2
MULSU	Rd, Rr	Multiply Signed with Unsigned	$R1\ R0 \leftarrow Rd \times Rr$	Z,C	2
FMUL	Rd, Rr	Fractional Multiply Unsigned	$R1\ R0 \leftarrow (Rd \times Rr) \lll 1$	Z,C	2
FMULS	Rd, Rr	Fractional Multiply Signed	$R1\ R0 \leftarrow (Rd \times Rr) \lll 1$	Z,C	2
FMULSU	Rd, Rr	Fractional Multiply Signed with Unsigned	$R1\ R0 \leftarrow (Rd \times Rr) \lll 1$	Z,C	2
<b>BRANCH INSTRUCTIONS</b>					
RJMP	k	Relative Jump	$PC \leftarrow PC + k + 1$	None	2
IJMP		Indirect Jump to (Z)	$PC \leftarrow Z$	None	2
JMP	k	Direct Jump	$PC \leftarrow k$	None	3
RCALL	k	Relative Subroutine Call	$PC \leftarrow PC + k + 1$	None	3
ICALL		Indirect Call to (Z)	$PC \leftarrow Z$	None	3
CALL	k	Direct Subroutine Call	$PC \leftarrow k$	None	4
RET		Subroutine Return	$PC \leftarrow STACK$	None	4
RETI		Interrupt Return	$PC \leftarrow STACK$	I	4
CPSE	Rd Rr	Compare, Skip if Equal	$\text{if } (Rd = Rr) PC \leftarrow PC + 2 \text{ or } 3$	None	1/2/3
CP	Rd Rr	Compare	$Rd - Rr$	Z, N, V, C, H	1
CPC	Rd, Rr	Compare with Carry	$Rd - Rr - C$	Z, N, V, C, H	1
CPI	Rd K	Compare Register with Immediate	$Rd - K$	Z, N, V, C, H	1
SBRC	Rr, b	Skip if Bit in Register Cleared	$\text{if } (Rr(b)=0) PC \leftarrow PC + 2 \text{ or } 3$	None	1/2/3
SBRSC	Rr, b	Skip if Bit in Register is Set	$\text{if } (Rr(b)=1) PC \leftarrow PC + 2 \text{ or } 3$	None	1/2/3
SBIC	P, b	Skip if Bit in I/O Register Cleared	$\text{if } (P(b)=0) PC \leftarrow PC + 2 \text{ or } 3$	None	1/2/3
SBISC	P, b	Skip if Bit in I/O Register is Set	$\text{if } (P(b)=1) PC \leftarrow PC + 2 \text{ or } 3$	None	1/2/3
BRBS	s, k	Branch if Status Flag Set	$\text{if } (SREG(s) = 1) \text{ then } PC \leftarrow PC + k + 1$	None	1/2
BRBC	s, k	Branch if Status Flag Cleared	$\text{if } (SREG(s) = 0) \text{ then } PC \leftarrow PC + k + 1$	None	1/2
BREQ	k	Branch if Equal	$\text{if } (Z = 1) \text{ then } PC \leftarrow PC + k + 1$	None	1/2
BRNE	k	Branch if Not Equal	$\text{if } (Z = 0) \text{ then } PC \leftarrow PC + k + 1$	None	1/2
BRCS	k	Branch if Carry Set	$\text{if } (C = 1) \text{ then } PC \leftarrow PC + k + 1$	None	1/2
BRCC	k	Branch if Carry Cleared	$\text{if } (C = 0) \text{ then } PC \leftarrow PC + k + 1$	None	1/2
BRSH	k	Branch if Same or Higher	$\text{if } (C = 0) \text{ then } PC \leftarrow PC + k + 1$	None	1/2
BRLO	k	Branch if Lower	$\text{if } (C = 1) \text{ then } PC \leftarrow PC + k + 1$	None	1/2
BRMI	k	Branch if Minus	$\text{if } (N = 1) \text{ then } PC \leftarrow PC + k + 1$	None	1/2
BRPL	k	Branch if Plus	$\text{if } (N = 0) \text{ then } PC \leftarrow PC + k + 1$	None	1/2
BRGE	k	Branch if Greater or Equal, Signed	$\text{if } (N \oplus V = 0) \text{ then } PC \leftarrow PC + k + 1$	None	1/2
BRLT	k	Branch if Less Than Zero, Signed	$\text{if } (N \oplus V = 1) \text{ then } PC \leftarrow PC + k + 1$	None	1/2
BRHS	k	Branch if Half Carry Flag Set	$\text{if } (H = 1) \text{ then } PC \leftarrow PC + k + 1$	None	1/2
BRHC	k	Branch if Half Carry Flag Cleared	$\text{if } (H = 0) \text{ then } PC \leftarrow PC + k + 1$	None	1/2
BRTS	k	Branch if T Flag Set	$\text{if } (T = 1) \text{ then } PC \leftarrow PC + k + 1$	None	1/2
BRTC	k	Branch if T Flag Cleared	$\text{if } (T = 0) \text{ then } PC \leftarrow PC + k + 1$	None	1/2
BRVS	k	Branch if Overflow Flag is Set	$\text{if } (V = 1) \text{ then } PC \leftarrow PC + k + 1$	None	1/2
BRVC	k	Branch if Overflow Flag is Cleared	$\text{if } (V = 0) \text{ then } PC \leftarrow PC + k + 1$	None	1/2



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# Instruction Set Summary (Continued)

Mnemonics	Operands	Description	Operation	Flags	#Cycles
BRIE	k	Branch if Interrupt Enabled	$\text{if } (I = 1) \text{ then } PC \leftarrow PC + k + 1$	None	1/2
BRID	k	Branch if Interrupt Disabled	$\text{if } (I = 0) \text{ then } PC \leftarrow PC + k + 1$	None	1/2
<b>DATA TRANSFER INSTRUCTIONS</b>					
MOV	Rd, Rr	Move Between Registers	$Rd \leftarrow Rr$	None	1
MOVW	Rd, Rr	Copy Register Word	$Rd+1, Rd \leftarrow Rr+1, Rr$	None	1
LDI	Rd, K	Load Immediate	$Rd \leftarrow K$	None	1
LD	Rd, X	Load Indirect	$Rd \leftarrow (X)$	None	2
LD	Rd, X+	Load Indirect and Post-Inc	$Rd \leftarrow (X), X \leftarrow X + 1$	None	2
LD	Rd, -X	Load Indirect and Pre-Dec	$X \leftarrow X - 1, Rd \leftarrow (X)$	None	2
LD	Rd, Y	Load Indirect	$Rd \leftarrow (Y)$	None	2
LD	Rd, Y+	Load Indirect and Post-Inc	$Rd \leftarrow (Y), Y \leftarrow Y + 1$	None	2
LD	Rd, -Y	Load Indirect and Pre-Dec	$Y \leftarrow Y - 1, Rd \leftarrow (Y)$	None	2
LDD	Rd, Y+q	Load Indirect with Displacement	$Rd \leftarrow (Y + q)$	None	2
LD	Rd, Z	Load Indirect	$Rd \leftarrow (Z)$	None	2
LD	Rd, Z+	Load Indirect and Post-Inc	$Rd \leftarrow (Z), Z \leftarrow Z + 1$	None	2
LD	Rd, -Z	Load Indirect and Pre-Dec	$Z \leftarrow Z - 1, Rd \leftarrow (Z)$	None	2
LDD	Rd, Z+q	Load Indirect with Displacement	$Rd \leftarrow (Z + q)$	None	2
LDS	Rd, k	Load Direct from SRAM	$Rd \leftarrow (k)$	None	2
ST	X, Rr	Store Indirect	$(X) \leftarrow Rr$	None	2
ST	X+, Rr	Store Indirect and Post-Inc	$(X) \leftarrow Rr, X \leftarrow X + 1$	None	2
ST	-X, Rr	Store Indirect and Pre-Dec	$X \leftarrow X - 1, (X) \leftarrow Rr$	None	2
ST	Y, Rr	Store Indirect	$(Y) \leftarrow Rr$	None	2
ST	Y+, Rr	Store Indirect and Post-Inc	$(Y) \leftarrow Rr, Y \leftarrow Y + 1$	None	2
ST	-Y, Rr	Store Indirect and Pre-Dec	$Y \leftarrow Y - 1, (Y) \leftarrow Rr$	None	2
STD	Y+q, Rr	Store Indirect with Displacement	$(Y + q) \leftarrow Rr$	None	2
ST	Z, Rr	Store Indirect	$(Z) \leftarrow Rr$	None	2
ST	Z+, Rr	Store Indirect and Post-Inc	$(Z) \leftarrow Rr, Z \leftarrow Z + 1$	None	2
ST	-Z, Rr	Store Indirect and Pre-Dec	$Z \leftarrow Z - 1, (Z) \leftarrow Rr$	None	2
STD	Z+q, Rr	Store Indirect with Displacement	$(Z + q) \leftarrow Rr$	None	2
STS	k, Rr	Store Direct to SRAM	$(k) \leftarrow Rr$	None	2
LPM		Load Program Memory	$R0 \leftarrow (Z)$	None	3
LPM	Rd, Z	Load Program Memory	$Rd \leftarrow (Z)$	None	3
LPM	Rd, Z+	Load Program Memory and Post-Inc	$Rd \leftarrow (Z), Z \leftarrow Z + 1$	None	3
ELPM		Extended Load Program Memory	$R0 \leftarrow (RAMPZ)$	None	3
ELPM	Rd, Z	Extended Load Program Memory	$Rd \leftarrow (RAMPZ)$	None	3
ELPM	Rd, Z+	Extended Load Program Memory and Post-Inc	$Rd \leftarrow (RAMPZ), RAMPZ \leftarrow RAMPZ + 1$	None	3
SPM		Store Program Memory	$(Z) \leftarrow R1, R0$	None	-
IN	Rd, P	In Port	$Rd \leftarrow P$	None	1
OUT	P, Rr	Out Port	$P \leftarrow Rr$	None	1
PUSH	Rr	Push Register on Stack	$STACK \leftarrow Rr$	None	2
POP	Rd	Pop Register from Stack	$Rd \leftarrow STACK$	None	2
<b>BIT AND BIT-TEST INSTRUCTIONS</b>					
SBI	P, b	Set Bit in I/O Register	$IO(P, b) \leftarrow 1$	None	2
CBI	P, b	Clear Bit in I/O Register	$IO(P, b) \leftarrow 0$	None	2
LSL	Rd	Logical Shift Left	$Rd(n+1) \leftarrow Rd(n), Rd(0) \leftarrow 0$	Z, C, N, V	1
LSR	Rd	Logical Shift Right	$Rd(n) \leftarrow Rd(n+1), Rd(7) \leftarrow 0$	Z, C, N, V	1
ROL	Rd	Rotate Left Through Carry	$Rd(0) \leftarrow C, Rd(n+1) \leftarrow Rd(n), C \leftarrow Rd(7)$	Z, C, N, V	1
ROR	Rd	Rotate Right Through Carry	$Rd(7) \leftarrow C, Rd(n) \leftarrow Rd(n+1), C \leftarrow Rd(0)$	Z, C, N, V	1
ASR	Rd	Arithmetic Shift Right	$Rd(n) \leftarrow Rd(n+1), n=0: 0$	Z, C, N, V	1
SWAP	Rd	Swap Nibbles	$Rd(3:0) \leftarrow Rd(7:4), Rd(7:4) \leftarrow Rd(3:0)$	None	1
BSET	s	Flag Set	$SREG(s) \leftarrow 1$	SREG(s)	1
BCLR	s	Flag Clear	$SREG(s) \leftarrow 0$	SREG(s)	1
BST	Rr, b	Bit Store from Register to T	$T \leftarrow Rr(b)$	T	1
BLD	Rd, b	Bit load from T to Register	$Rd(b) \leftarrow T$	None	1
SEC		Set Carry	$C \leftarrow 1$	C	1
CLC		Clear Carry	$C \leftarrow 0$	C	1
SEN		Set Negative Flag	$N \leftarrow 1$	N	1
CLN		Clear Negative Flag	$N \leftarrow 0$	N	1
SEZ		Set Zero Flag	$Z \leftarrow 1$	Z	1
CLZ		Clear Zero Flag	$Z \leftarrow 0$	Z	1
SEI		Global Interrupt Enable	$I \leftarrow 1$	I	1
CLI		Global Interrupt Disable	$I \leftarrow 0$	I	1
SES		Set Signed Test Flag	$S \leftarrow 1$	S	1
CLS		Clear Signed Test Flag	$S \leftarrow 0$	S	1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Instruction Set Summary (Continued)

Mnemonics	Operands	Description	Operation	Flags	#Clocks
SEV		Set Two's Complement Overflow	$V \leftarrow 1$	V	1
CLV		Clear Two's Complement Overflow	$V \leftarrow 0$	V	1
SET		Set T in SREG	$T \leftarrow 1$	T	1
CLT		Clear T in SREG	$T \leftarrow 0$	T	1
SEH		Set Half Carry Flag in SREG	$H \leftarrow 1$	H	1
CLH		Clear Half Carry Flag in SREG	$H \leftarrow 0$	H	1
<b>MCU CONTROL INSTRUCTIONS</b>					
NOP		No Operation		None	1
SLEEP		Sleep	(see specific descr for Sleep function)	None	1
WDR		Watchdog Reset	(see specific descr for WDR/timer)	None	1
BREAK		Break	For On-chip Debug Only	None	N/A



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## Ordering Information

Speed (MHz)	Power Supply	Ordering Code	Package <sup>(1)</sup>	Operation Range
8	2.7 - 5.5V	ATmega128L-8AC	64A	Commercial (0°C to 70°C)
		ATmega128L-8MC	64M1	
		ATmega128L-8AI	64A	Industrial (-40°C to 85°C)
		ATmega128L-8AU <sup>(2)</sup>	64A	
		ATmega128L-8MI	64M1	
ATmega128L-8MU <sup>(2)</sup>	64M1			
16	4.5 - 5.5V	ATmega128-16AC	64A	Commercial (0°C to 70°C)
		ATmega128-16MC	64M1	
		ATmega128-16AI	64A	Industrial (-40°C to 85°C)
		ATmega128-16AU <sup>(2)</sup>	64A	
		ATmega128-16MI	64M1	
		ATmega128-16MU <sup>(2)</sup>	64M1	

- Notes:
1. The device can also be supplied in wafer form. Please contact your local Atmel sales office for detailed ordering information and minimum quantities.
  2. Pb-free packaging alternative, complies to the European Directive for Restriction of Hazardous Substances (RoHS directive). Also Halide free and fully Green.

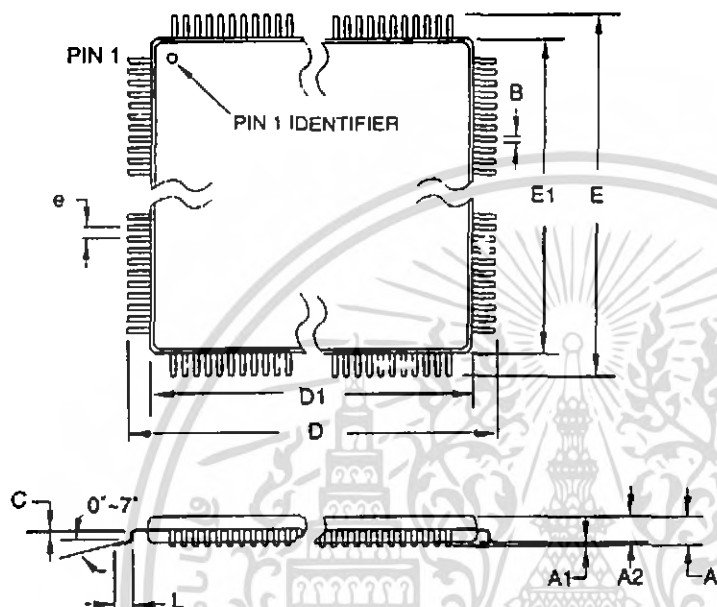


Package Type	
64A	64-lead, 14 x 14 x 1.0 mm, Thin Profile Plastic Quad Flat Package (TQFP)
64M1	64-pad, 9 x 9 x 1.0 mm, Micro Lead Frame Package (MLF)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Packaging Information

64A



COMMON DIMENSIONS  
(Unit of Measure = mm)

SYMBOL	MIN	NOM	MAX	NOTE
A	-	-	1.20	
A1	0.05	-	0.15	
A2	0.95	1.00	1.05	
D	15.75	16.00	16.25	
D1	13.90	14.00	14.10	Note 2
E	15.75	16.00	16.25	
E1	13.90	14.00	14.10	Note 2
B	0.30	-	0.45	
C	0.09	-	0.20	
L	0.45	-	0.75	
e	0.80 TYP			

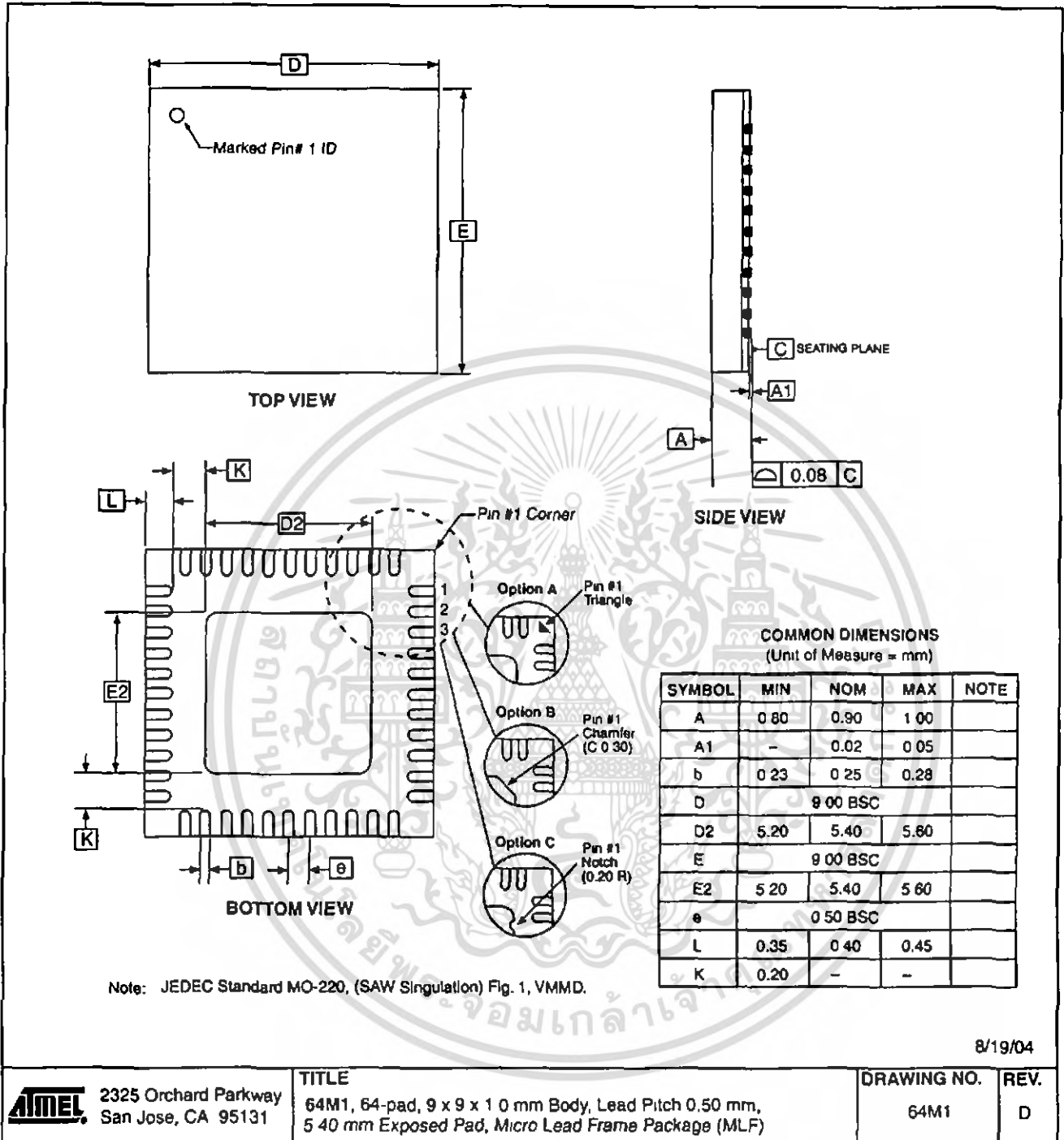
- Notes:
1. This package conforms to JEDEC reference MS-026, Variation AEB.
  2. Dimensions D1 and E1 do not include mold protrusion. Allowable protrusion is 0.25 mm per side. Dimensions D1 and E1 are maximum plastic body size dimensions including mold mismatch.
  3. Lead coplanarity is 0.10 mm maximum.

10/5/2001

 2325 Orchard Parkway San Jose, CA 95131	TITLE	DRAWING NO.	REV.
	64A, 64-lead, 14 x 14 mm Body Size, 1.0 mm Body Thickness, 0.8 mm Lead Pitch, Thin Profile Plastic Quad Flat Package (TQFP)	64A	B



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# XBee™/XBee-PRO™ OEM RF Modules

XBee/XBee-PRO OEM RF Modules

RF Module Operation

RF Module Configuration

Appendices



## Product Manual v1.xAx - 802.15.4 Protocol

For OEM RF Module Part Numbers: XB24-...-001, XBP24-...-001

IEEE® 802.15.4 OEM RF Modules by MaxStream, Inc.



**MaxStream.**

355 South 520 West, Suite 180

Lindon, UT 84042

Phone: (801) 765-9885

Fax: (801) 765-9895

rf-xperts@maxstream.net

www.MaxStream.net (live chat support)

M100232

2006.10.13

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**© 2006 MaxStream, Inc. All rights reserved**

The contents of this manual may not be transmitted or reproduced in any form or by any means without the written permission of MaxStream, Inc

XBee™ and XBee-PRO™ are trademarks of MaxStream, Inc.

**Technical Support:**

Phone: (801) 765-9885

Live Chat: [www.maxstream.net](http://www.maxstream.net)

E-mail: [rf-xperts@maxstream.net](mailto:rf-xperts@maxstream.net)



# Contents

<b>1. XBee/XBee-PRO OEM RF Modules</b>	<b>4</b>	<b>Appendix A: Agency Certifications</b>	<b>57</b>
1.1. Key Features	4	<b>United States (FCC)</b>	<b>57</b>
1.1.1. Worldwide Acceptance	4	OEM Labeling Requirements	57
1.2. Specifications	5	FCC Notices	57
1.3. Mechanical Drawings	6	FCC-Approved Antennas (2.4 GHz)	58
1.4. Mounting Considerations	6	<b>Europe (ETSI)</b>	<b>59</b>
1.5. Pin Signals	7	OEM Labeling Requirements	59
1.6. Electrical Characteristics	8	Restrictions	59
<b>2. RF Module Operation</b>	<b>9</b>	Declarations of Conformity	59
2.1. Serial Communications	9	Approved Antennas	60
2.1.1. UART Data Flow	9	<b>Canada (IC)</b>	<b>60</b>
2.1.2. Transparent Operation	10	Labeling Requirements	60
2.1.3. API Operation	10	<b>Japan</b>	<b>60</b>
2.1.4. Flow Control	11	Labeling Requirements	60
2.2. ADC and Digital I/O Line Support	12	<b>Appendix B: Development Guide</b>	<b>61</b>
2.2.1. I/O Data Format	12	<b>Development Kit Contents</b>	<b>61</b>
2.2.2. API Support	13	Interfacing Options	61
2.2.3. Sleep Support	13	<b>RS-232 Development Board</b>	<b>62</b>
2.2.4. DIO Pin Change Detect	13	External Interface	62
2.2.5. Sample Rate (Interval)	13	RS-232 Pin Signals	63
2.2.6. I/O Line Passing	14	Wiring Diagrams	64
2.2.7. Configuration Example	14	Adapters	65
2.3. XBee/XBee-PRO Networks	15	<b>USB Development Board</b>	<b>66</b>
2.3.1. NonBeacon	15	External Interface	66
2.3.2. NonBeacon (w/ Coordinator)	15	USB Pin Signals	66
2.3.3. Association	16	<b>X-CTU Software</b>	<b>67</b>
2.4. XBee/XBee-PRO Addressing	19	Installation	67
2.4.1. Unicast Mode	19	Serial Communications Software	67
2.4.2. Broadcast Mode	19	<b>Appendix C: Additional Information</b>	<b>68</b>
2.5. Modes of Operation	20	<b>1-Year Warranty</b>	<b>68</b>
2.5.1. Idle Mode	20	<b>Ordering Information</b>	<b>68</b>
2.5.2. Transmit/Receive Modes	20	<b>Contact MaxStream</b>	<b>69</b>
2.5.3. Sleep Mode	22		
2.5.4. Command Mode	24		
<b>3. RF Module Configuration</b>	<b>25</b>		
3.1. Programming the RF Module	25		
3.1.1. Programming Examples	25		
3.2. Command Reference Tables	26		
3.3. Command Descriptions	33		
3.4. API Operation	52		
3.4.1. API Frame Specifications	52		
3.4.2. API Types	53		

# 1. XBee/XBee-PRO OEM RF Modules

The XBee and XBee-PRO OEM RF Modules were engineered to meet IEEE 802.15.4 standards and support the unique needs of low-cost, low-power wireless sensor networks. The modules require minimal power and provide reliable delivery of data between devices.

The modules operate within the ISM 2.4 GHz frequency band and are pin-for-pin compatible with each other.



## 1.1. Key Features

### Long Range Data Integrity

#### XBee

- Indoor/Urban: up to 100' (30 m)
- Outdoor line-of-sight: up to 300' (100 m)
- Transmit Power: 1 mW (0 dBm)
- Receiver Sensitivity: -92 dBm

#### XBee-PRO

- Indoor/Urban: up to 300' (100 m)
- Outdoor line-of-sight: up to 1 mile (1500 m)
- Transmit Power: 100 mW (20 dBm) EIRP
- Receiver Sensitivity: -100 dBm

RF Data Rate: 250,000 bps

### Advanced Networking & Security

- Retries and Acknowledgements
- DSSS (Direct Sequence Spread Spectrum)
- Each direct sequence channels has over 65,000 unique network addresses available
- Source/Destination Addressing
- Unicast & Broadcast Communications
- Point-to-point, point-to-multipoint and peer-to-peer topologies supported
- Coordinator/End Device operations

### Low Power

#### XBee

- TX Current: 45 mA (@3.3 V)
- RX Current: 50 mA (@3.3 V)
- Power-down Current: < 10  $\mu$ A

#### XBee-PRO

- TX Current: 215 mA (@3.3 V)
- RX Current: 55 mA (@3.3 V)
- Power-down Current: < 10  $\mu$ A

### ADC and I/O line support

- Analog-to-digital conversion, Digital I/O
- I/O Line Passing

### Easy-to-Use

- No configuration necessary for out-of box RF communications
- Free X-CTU Software (Testing and configuration software)
- AT and API Command Modes for configuring module parameters
- Extensive command set
- Small form factor
- Free & Unlimited RF-XPert Support

### 1.1.1. Worldwide Acceptance

**FCC Approval (USA)** Refer to Appendix A [p57] for FCC Requirements. Systems that contain XBee/XBee-PRO RF Modules inherit MaxStream Certifications.

ISM (Industrial, Scientific & Medical) **2.4 GHz frequency band**

Manufactured under **ISO 9001:2000** registered standards

XBee/XBee-PRO RF Modules are optimized for use in the **United States, Canada, Australia, Israel and Europe**. Contact MaxStream for complete list of government agency approvals.



## 1.2. Specifications

Table 1-01. Specifications of the XBee/XBee-PRO OEM RF Modules

Specification	XBee	XBee-PRO
<b>Performance</b>		
Indoor/Urban Range	up to 100 ft. (30 m)	Up to 300' (100 m)
Outdoor RF line-of-sight Range	up to 300 ft. (100 m)	Up to 1 mile (1500 m)
Transmit Power Output (software selectable)	1mW (0 dBm)	60 mW (18 dBm) conducted, 100 mW (20 dBm) EIRP*
RF Data Rate	250,000 bps	250,000 bps
Serial Interface Data Rate (software selectable)	1200 - 115200 bps (non-standard baud rates also supported)	1200 - 115200 bps (non-standard baud rates also supported)
Receiver Sensitivity	-92 dBm (1% packet error rate)	-100 dBm (1% packet error rate)
<b>Power Requirements</b>		
Supply Voltage	2.8 - 3.4 V	2.8 - 3.4 V
Transmit Current (typical)	45mA (@ 3.3 V)	If PL=0 (10dBm) 137mA(@3.3V), 139mA(@3.0V) PL=1 (12dBm) 155mA (@3.3V), 153mA(@3.0V) PL=2 (14dBm) 170mA (@3.3V), 171mA(@3.0V) PL=3 (16dBm) 188mA (@3.3V), 195mA(@3.0V) PL=4 (18dBm) 215mA (@3.3V), 227mA(@3.0V)
Idle / Receive Current (typical)	50mA (@ 3.3 V)	55mA (@ 3.3 V)
Power-down Current	< 10 $\mu$ A	< 10 $\mu$ A
<b>General</b>		
Operating Frequency	ISM 2.4 GHz	ISM 2.4 GHz
Dimensions	0.960" x 1.087" (2.438cm x 2.761cm)	0.960" x 1.297" (2.438cm x 3.294cm)
Operating Temperature	-40 to 85° C (Industrial)	-40 to 85° C (Industrial)
Antenna Options	Integrated Whip, Chip or U.FL Connector	Integrated Whip, Chip or U.FL Connector
<b>Networking &amp; Security</b>		
Supported Network Topologies	Point-to-point, Point-to-multipoint & Peer-to-peer	
Number of Channels (software selectable)	16 Direct Sequence Channels	12 Direct Sequence Channels
Addressing Options	PAN ID, Channel and Addresses	
<b>Agency Approvals</b>		
United States (FCC Part 15.247)	OUR-XBEE	OUR-XBEEPRO
Industry Canada (IC)	4214A XBEE	4214A XBEEPRO
Europe (CE)	ETSI	ETSI (Max. 10 dBm transmit power output)*
Japan	n/a	005NYCAD0378 (Max. 10 dBm transmit power output)**

\* When operating in Europe XBee-PRO RF Modules must be configured to operate at a maximum transmit power output level of 10 dBm. The power output level is set using the PL command. The PL parameter must equal "0" (10 dBm).

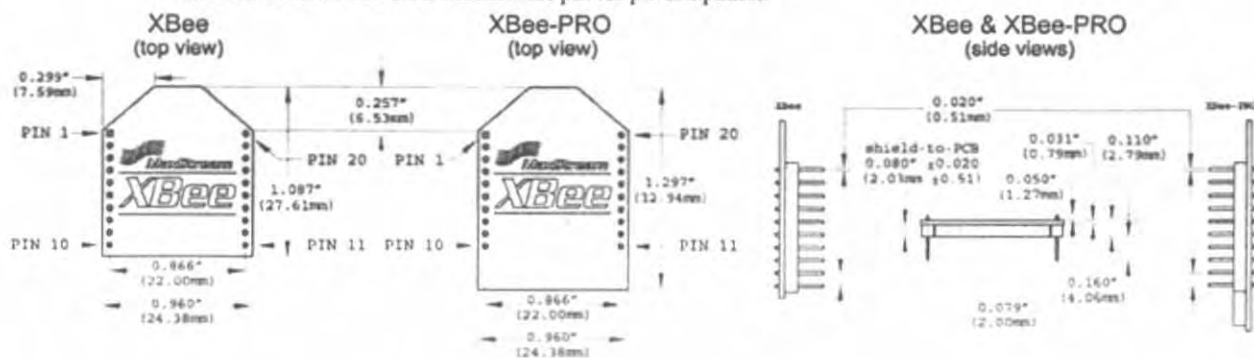
Additionally, European regulations stipulate an EIRP power maximum of 12.86 dBm (19 mW) for the XBee-PRO and 12.11 dBm for the XBee when integrating high-gain antennas.

\*\* When operating in Japan, transmit power output is limited to 10 dBm. A special part number is required when ordering modules approved for use in Japan. Contact MaxStream for more information [call 1-801-765-9885 or send e-mails to sales@maxstream.net].

**Antenna Options:** The ranges specified are typical when using the Integrated Whip (1.5 dBi) and Dipole (2.1 dBi) antennas. The Chip antenna option provides advantages in its form factor; however, it typically yields shorter range than the Whip and Dipole antenna options when transmitting outdoors. For more information, refer to the "XBee Antenna" application note located on MaxStream's web site (<http://www.maxstream.net/support/knowledgebase/article.php?kb=153>).

### 1.3. Mechanical Drawings

Figure 1-01. Mechanical drawings of the XBee/XBee-PRO OEM RF Modules (antenna options not shown)  
The XBee and XBee-PRO RF Modules are pin-for-pin compatible.



### 1.4. Mounting Considerations

The XBee/XBee-PRO RF Module was designed to mount into a receptacle (socket) and therefore does not require any soldering when mounting it to a board. The XBee Development Kits contain RS-232 and USB interface boards which use two 20-pin receptacles to receive modules.

Figure 1-02. XBee Module Mounting to an RS-232 Interface Board.



The receptacles used on MaxStream development boards are manufactured by Century Interconnect. Several other manufacturers provide comparable mounting solutions; however, MaxStream currently uses the following receptacles:

- Through-hole single-row receptacles - Samtec P/N: MMS-110-01-L-SV (or equivalent)
- Surface-mount double-row receptacles - Century Interconnect P/N: CPRMSL20-D-0-1 (or equivalent)
- Surface-mount single-row receptacles - Samtec P/N: SMM-110-02-SM-S

MaxStream also recommends printing an outline of the module on the board to indicate the orientation the module should be mounted.

## 1.5. Pin Signals

Figure 1-03. XBee/XBee-PRO RF Module Pin Numbers  
(top sides shown - shields on bottom)

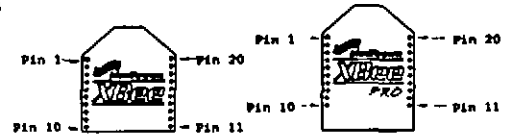


Table 1-02. Pin Assignments for the XBee and XBee-PRO Modules  
(Low-asserted signals are distinguished with a horizontal line above signal name.)

Pin #	Name	Direction	Description
1	VCC	-	Power supply
2	DOUT	Output	UART Data Out
3	DIN / CONFIG	Input	UART Data In
4	DO8*	Output	Digital Output 8
5	RESET	Input	Module Reset (reset pulse must be at least 200 ns)
6	PWM0 / RSSI	Output	PWM Output 0 / RX Signal Strength Indicator
7	PWM1	Output	PWM Output 1
8	[reserved]	-	Do not connect
9	DTR / SLEEP_RQ / DI8	Input	Pin Sleep Control Line or Digital Input 8
10	GND	-	Ground
11	AD4 / DIO4	Either	Analog Input 4 or Digital I/O 4
12	CTS / DIO7	Either	Clear-to-Send Flow Control or Digital I/O 7
13	ON / SLEEP	Output	Module Status Indicator
14	VREF	Input	Voltage Reference for A/D Inputs
15	Associate / AD5 / DIO5	Either	Associated Indicator, Analog Input 5 or Digital I/O 5
16	RTS / AD6 / DIO6	Either	Request-to-Send Flow Control, Analog Input 6 or Digital I/O 6
17	AD3 / DIO3	Either	Analog Input 3 or Digital I/O 3
18	AD2 / DIO2	Either	Analog Input 2 or Digital I/O 2
19	AD1 / DIO1	Either	Analog Input 1 or Digital I/O 1
20	AD0 / DIO0	Either	Analog Input 0 or Digital I/O 0

\* Function is not supported at the time of this release

**Design Notes:**

- Minimum connections: VCC, GND, DOUT & DIN
- Minimum connections for updating firmware: VCC, GND, DIN, DOUT, RTS & DTR
- Signal Direction is specified with respect to the module
- Module includes a 50k  $\Omega$  pull-up resistor attached to RESET
- Several of the Input pull-ups can be configured using the PR command
- Unused pins should be left disconnected

## 1.6. Electrical Characteristics

Table 1-03. DC Characteristics (VCC = 2.8 - 3.4 VDC)

Symbol	Characteristic	Condition	Min	Typical	Max	Unit
$V_{IL}$	Input Low Voltage	All Digital Inputs	-	-	$0.35 \cdot V_{CC}$	V
$V_{IH}$	Input High Voltage	All Digital Inputs	$0.7 \cdot V_{CC}$	-	-	V
$V_{OL}$	Output Low Voltage	$I_{OL} = 2 \text{ mA}, V_{CC} \geq 2.7 \text{ V}$	-	-	0.5	V
$V_{OH}$	Output High Voltage	$I_{OH} = -2 \text{ mA}, V_{CC} \geq 2.7 \text{ V}$	$V_{CC} - 0.5$	-	-	V
$I_{IN}$	Input Leakage Current	$V_{IN} = V_{CC}$ or GND, all inputs, per pin	-	0.025	1	$\mu\text{A}$
$I_{OZ}$	High Impedance Leakage Current	$V_{IN} = V_{CC}$ or GND, all I/O High-Z, per pin	-	0.025	1	$\mu\text{A}$
TX	Transmit Current	$V_{CC} = 3.3 \text{ V}$	-	45 (XBee) 215 (PRO)	-	mA
RX	Receive Current	$V_{CC} = 3.3 \text{ V}$	-	50 (XBee) 55 (PRO)	-	mA
PWR-DWN	Power-down Current	SM parameter = 1	-	< 10	-	$\mu\text{A}$

Table 1-04. ADC Characteristics (Operating)

Symbol	Characteristic	Condition	Min	Typical	Max	Unit
$V_{REFH}$	VREF - Analog-to-Digital converter reference range		2.08	-	$V_{DDAD}$	V
$I_{REF}$	VREF - Reference Supply Current	Enabled	-	200	-	$\mu\text{A}$
		Disabled or Sleep Mode	-	< 0.01	0.02	$\mu\text{A}$
$V_{INDC}$	Analog Input Voltage <sup>1</sup>		$V_{SSAD} - 0.3$	-	$V_{DDAD} + 0.3$	V

1. Maximum electrical operating range, not valid conversion range

Table 1-05. ADC Timing/Performance Characteristics<sup>1</sup>

Symbol	Characteristic	Condition	Min	Typical	Max	Unit
$R_{AS}$	Source Impedance at Input <sup>2</sup>		-	-	10	$k\Omega$
$V_{AIN}$	Analog Input Voltage <sup>3</sup>		$V_{REFL}$	-	$V_{REFH}$	V
RES	Ideal Resolution (1 LSB) <sup>4</sup>	$2.08 \text{ V} \leq V_{DDAD} \leq 3.6 \text{ V}$	2.031	-	3.516	mV
DNL	Differential Non-linearity <sup>5</sup>		-	$\pm 0.5$	$\pm 1.0$	LSB
INL	Integral Non-linearity <sup>6</sup>		-	$\pm 0.5$	$\pm 1.0$	LSB
$E_{ZS}$	Zero-scale Error <sup>7</sup>		-	$\pm 0.4$	$\pm 1.0$	LSB
$E_{FS}$	Full-scale Error <sup>8</sup>		-	$\pm 0.4$	$\pm 1.0$	LSB
$E_{IL}$	Input Leakage Error <sup>9</sup>		-	$\pm 0.05$	$\pm 5.0$	LSB
$E_{TU}$	Total Unadjusted Error <sup>10</sup>		-	$\pm 1.1$	$\pm 2.5$	LSB

1. All ACCURACY numbers are based on processor and system being in WAIT state (very little activity and no IO switching) and that adequate low-pass filtering is present on analog input pins (filter with 0.01  $\mu\text{F}$  to 0.1  $\mu\text{F}$  capacitor between analog input and VREFL). Failure to observe these guidelines may result in system or microcontroller noise causing accuracy errors which will vary based on board layout and the type and magnitude of the activity.

Data transmission and reception during data conversion may cause some degradation of these specifications, depending on the number and timing of packets. It is advisable to test the ADCs in your installation if best accuracy is required

2.  $R_{AS}$  is the real portion of the impedance of the network driving the analog input pin. Values greater than this amount may not fully charge the input circuitry of the ATD resulting in accuracy error

3. Analog input must be between  $V_{REFL}$  and  $V_{REFH}$  for valid conversion. Values greater than  $V_{REFH}$  will convert to \$3FF

4. The resolution is the ideal step size or  $1\text{LSB} = (V_{REFH} - V_{REFL})/1024$

5. Differential non-linearity is the difference between the current code width and the ideal code width (1LSB). The current code width is the difference in the transition voltages to and from the current code

6. Integral non-linearity is the difference between the transition voltage to the current code and the adjusted ideal transition voltage for the current code. The adjusted ideal transition voltage is  $(\text{Current Code} - 1/2) * (1 / ((V_{REFH} * E_{FS}) - (V_{REFL} * E_{ZS})))$

7. Zero-scale error is the difference between the transition to the first valid code and the ideal transition to that code. The ideal transition voltage to a given code is  $(\text{Code} - 1/2) * (1 / (V_{REFH} - V_{REFL}))$ .

8. Full-scale error is the difference between the transition to the last valid code and the ideal transition to that code. The ideal transition voltage to a given code is  $(\text{Code} - 1/2) * (1 / (V_{REFH} - V_{REFL}))$ .

9. Input leakage error is error due to input leakage across the real portion of the impedance of the network driving the analog pin. Reducing the impedance of the network reduces this error

10. Total unadjusted error is the difference between the transition voltage to the current code and the ideal straight-line transfer function. This measure of error includes inherent quantization error (1/2LSB) and circuit error (differential, integral, zero-scale, and full-scale) error. The specified value of  $E_{TU}$  assumes zero  $E_{IL}$  (no leakage or zero real source impedance)



## 2. RF Module Operation

### 2.1. Serial Communications

The XBee/XBee-PRO OEM RF Modules interface to a host device through a logic-level asynchronous serial port. Through its serial port, the module can communicate with any logic and voltage compatible UART; or through a level translator to any serial device (For example: Through a Max-Stream proprietary RS-232 or USB interface board).

#### 2.1.1. UART Data Flow

Devices that have a UART interface can connect directly to the pins of the RF module as shown in the figure below.

Figure 2-01. System Data Flow Diagram in a UART-interfaced environment  
(Low-asserted signals distinguished with horizontal line over signal name.)



#### Serial Data

Data enters the module UART through the DI pin (pin 3) as an asynchronous serial signal. The signal should idle high when no data is being transmitted.

Each data byte consists of a start bit (low), 8 data bits (least significant bit first) and a stop bit (high). The following figure illustrates the serial bit pattern of data passing through the module.

Figure 2-02. UART data packet 0x1F (decimal number "31") as transmitted through the RF module  
Example Data Format is 8-N-1 (bits - parity - # of stop bits)



The module UART performs tasks, such as timing and parity checking, that are needed for data communications. Serial communications depend on the two UARTs to be configured with compatible settings (baud rate, parity, start bits, stop bits, data bits).

### 2.1.2. Transparent Operation

By default, XBee/XBee-PRO RF Modules operate in Transparent Mode. When operating in this mode, the modules act as a serial line replacement - all UART data received through the DI pin is queued up for RF transmission. When RF data is received, the data is sent out the DO pin.

#### Serial-to-RF Packetization

Data is buffered in the DI buffer until one of the following causes the data to be packetized and transmitted:

1. No serial characters are received for the amount of time determined by the RO (Packetization Timeout) parameter. If RO = 0, packetization begins when a character is received.
2. The maximum number of characters that will fit in an RF packet (100) is received.
3. The Command Mode Sequence (GT + CC + GT) is received. Any character buffered in the DI buffer before the sequence is transmitted.

If the module cannot immediately transmit (for instance, if it is already receiving RF data), the serial data is stored in the DI Buffer. The data is packetized and sent at any RO timeout or when 100 bytes (maximum packet size) are received.

If the DI buffer becomes full, hardware or software flow control must be implemented in order to prevent overflow (loss of data between the host and module)

### 2.1.3. API Operation

API (Application Programming Interface) Operation is an alternative to the default Transparent Operation. The frame-based API extends the level to which a host application can interact with the networking capabilities of the module.

When in API mode, all data entering and leaving the module is contained in frames that define operations or events within the module.

Transmit Data Frames (received through the DI pin (pin 3)) include:

- RF Transmit Data Frame
- Command Frame (equivalent to AT commands)

Receive Data Frames (sent out the DO pin (pin 2)) include:

- RF-received data frame
- Command response
- Event notifications such as reset, associate, disassociate, etc.

The API provides alternative means of configuring modules and routing data at the host application layer. A host application can send data frames to the module that contain address and payload information instead of using command mode to modify addresses. The module will send data frames to the application containing status packets, as well as source, RSSI and payload information from received data packets.

The API operation option facilitates many operations such as the examples cited below:

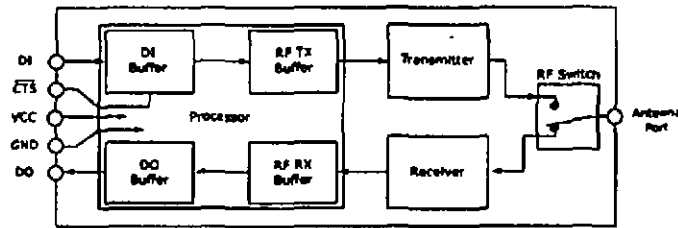
- > Transmitting data to multiple destinations without entering Command Mode
- > Receive success/failure status of each transmitted RF packet
- > Identify the source address of each received packet

To implement API operations, refer to API sections [p52].



### 2.1.4. Flow Control

Figure 2-03. Internal Data Flow Diagram



#### DI (Data In) Buffer

When serial data enters the RF module through the DI pin (pin 3), the data is stored in the DI Buffer until it can be processed.

**Hardware Flow Control ( $\overline{CTS}$ ).** When the DI buffer is 17 bytes away from being full; by default, the module de-asserts  $\overline{CTS}$  (high) to signal to the host device to stop sending data [refer to D7 (DIO7 Configuration) parameter].  $\overline{CTS}$  is re-asserted after the DI Buffer has 34 bytes of memory available.

**How to eliminate the need for flow control:**

1. Send messages that are smaller than the DI buffer size.
2. Interface at a lower baud rate [BD (Interface Data Rate) parameter] than the throughput data rate.

**Case in which the DI Buffer may become full and possibly overflow:**

If the module is receiving a continuous stream of RF data, any serial data that arrives on the DI pin is placed in the DI Buffer. The data in the DI buffer will be transmitted over-the-air when the module is no longer receiving RF data in the network.

Refer to the RO (Packetization Timeout), BD (Interface Data Rate) and D7 (DIO7 Configuration) command descriptions for more information.

#### DO (Data Out) Buffer

When RF data is received, the data enters the DO buffer and is sent out the serial port to a host device. Once the DO Buffer reaches capacity, any additional incoming RF data is lost.

**Hardware Flow Control ( $\overline{RTS}$ ).** If  $\overline{RTS}$  is enabled for flow control (D6 (DIO6 Configuration) Parameter = 1), data will not be sent out the DO Buffer as long as  $\overline{RTS}$  (pin 16) is de-asserted.

**Two cases in which the DO Buffer may become full and possibly overflow:**

1. If the RF data rate is set higher than the interface data rate of the module, the module will receive data from the transmitting module faster than it can send the data to the host.
2. If the host does not allow the module to transmit data out from the DO buffer because of being held off by hardware or software flow control.

Refer to the D6 (DIO6 Configuration) command description for more information.

## 2.2. ADC and Digital I/O Line Support

The XBee/XBee-PRO RF Modules support ADC (Analog-to-digital conversion) and digital I/O line passing. The following pins support multiple functions:

**Table 2-01. Pin functions and their associated pin numbers and commands**  
 AD = Analog-to-Digital Converter, DIO = Digital Input/Output  
 Pin functions not applicable to this section are denoted within (parenthesis).

Pin Function	Pin#	AT Command
AD0 / DIO0	20	D0
AD1 / DIO1	19	D1
AD2 / DIO2	18	D2
AD3 / DIO3 / (COORD_SEL)	17	D3
AD4 / DIO4	11	D4
AD5 / DIO5 / (ASSOCIATE)	15	D5
DIO6 / (RTS)	16	D6
DIO7 / (CTS)	12	D7
DIO8 / (DTR) / (Sleep_RQ)	9	D8

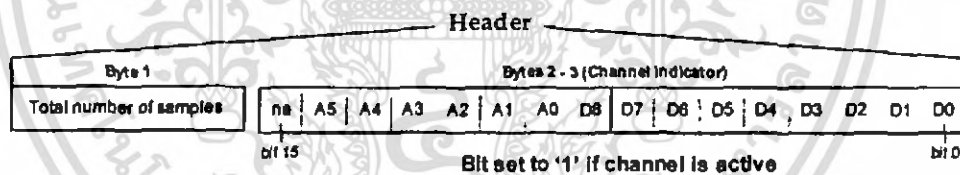
To enable ADC and DIO pin functions:

For ADC Support:	Set ATDn = 2
For Digital Input support:	Set ATDn = 3
For Digital Output Low support:	Set ATDn = 4
For Digital Output High support:	Set ATDn = 5

### 2.2.1. I/O Data Format

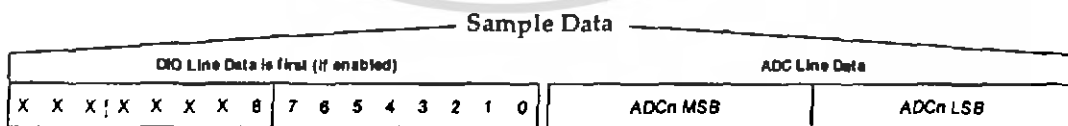
I/O data begins with a header. The first byte of the header defines the number of samples forthcoming. A sample is comprised of input data and the inputs can contain either DIO or ADC. The last 2 bytes of the header (Channel Indicator) define which inputs are active. Each bit represents either a DIO line or ADC channel.

Figure 2-04. Header



Sample data follows the header and the channel indicator frame is used to determine how to read the sample data. If any of the DIO lines are enabled, the first 2 bytes are the DIO data and the ADC data follows. ADC channel data is stored as an unsigned 10-bit value right-justified on a 16-bit boundary.

Figure 2-05. Sample Data



### 2.2.2. API Support

I/O data is sent out the UART using an API frame. All other data can be sent and received using Transparent Operation [refer to p10] or API framing if API mode is enabled (AP > 0).

API Operations support two RX (Receive) frame identifiers for I/O data:

- 0x82 for RX (Receive) Packet: 64-bit address I/O
- 0x83 for RX (Receive) Packet: 16-bit address I/O

The API command header is the same as shown in the "RX (Receive) Packet: 64-bit Address" and "RX (Receive) Packet: 64-bit Address" API types [refer to p56] RX data follows the format described in the I/O Data Format section [p12].

**Applicable Commands:** AP (API Enable)

### 2.2.3. Sleep Support

When an RF module wakes, it will always do a sample based on any active ADC or DIO lines. This allows sampling based on the sleep cycle whether it be Cyclic Sleep (SM parameter = 4 or 5) or Pin Sleep (SM = 1 or 2). To gather more samples when awake, set the IR (Sample Rate) parameter.

For Cyclic Sleep modes: If the IR parameter is set, the module will stay awake until the IT (Samples before TX) parameter is met. The module will stay awake for ST (Time before Sleep) time.

**Applicable Commands:** IR (Sample Rate), IT (Samples before TX), SM (Sleep Mode), IC (DIO Change Detect)

### 2.2.4. DIO Pin Change Detect

When "DIO Change Detect" is enabled (using the IC command), DIO lines 0-7 are monitored. When a change is detected on a DIO line, the following will occur:

1. An RF packet is sent with the updated DIO pin levels. This packet will not contain any ADC samples.
2. Any queued samples are transmitted before the change detect data. This may result in receiving a packet with less than IT (Samples before TX) samples.

Note: Change detect will not affect Pin Sleep wake-up. The D8 pin (DTR/Sleep\_RQ/D18) is the only line that will wake a module from Pin Sleep. If not all samples are collected, the module will still enter Sleep Mode after a change detect packet is sent.

**Applicable Commands:** IC (DIO Change Detect), IT (Samples before TX)

NOTE Change detect is only supported when the Dx (DIOx Configuration) parameter equals 3,4 or 5.

### 2.2.5. Sample Rate (Interval)

The Sample Rate (Interval) feature allows enabled ADC and DIO pins to be read periodically on modules that are not configured to operate in Sleep Mode. When one of the Sleep Modes is enabled and the IR (Sample Rate) parameter set, the module will stay awake until IT (Samples before TX) samples have been collected.

Once a particular pin is enabled, the appropriate sample rate must be chosen. The maximum sample rate that can be achieved while using one A/D line is 1 sample/ms or 1 KHz (Note that the modem will not be able to keep up with transmission when IR & IT are equal to "1").

**Applicable Commands:** IR (Sample Rate), IT (Samples before TX), SM (Sleep Mode)



### 2.2.6. I/O Line Passing

Virtual wires can be set up between XBee/XBee-PRO Modules. When an RF data packet is received that contains I/O data, the receiving module can be setup to update any enabled outputs (PWM and DIO) based on the data it receives.

Note that I/O lines are mapped in pairs. For example: ADO can only update PWM0 and D15 can only update DO5). The default setup is for outputs not to be updated, which results in the I/O data being sent out the UART (refer to the IU (Enable I/O Output) command). To enable the outputs to be updated, the IA (I/O Input Address) parameter must be setup with the address of the module that has the appropriate inputs enabled. This effectively binds the outputs to a particular module's input. This does not affect the ability of the module to receive I/O line data from other modules - only its ability to update enabled outputs. The IA parameter can also be setup to accept I/O data for output changes from any module by setting the IA parameter to 0xFFFF.

When outputs are changed from their non-active state, the module can be setup to return the output level to its non-active state. The timers are set using the Tn (Dn Output Timer) and PT (PWM Output Timeout) commands. The timers are reset every time a valid I/O packet (passed IA check) is received. The IC (Change Detect) and IR (Sample Rate) parameters can be setup to keep the output set to their active output if the system needs more time than the timers can handle.

Note: D18 can not be used for I/O line passing.

**Applicable Commands:** IA (I/O Input Address), Tn (Dn Output Timeout), P0 (PWM0 Configuration), P1 (PWM1 Configuration), M0 (PWM0 Output Level), M1 (PWM1 Output Level), PT (PWM Output Timeout), RP (RSSSI PWM Timer)

### 2.2.7. Configuration Example

As an example for a simple A/D link, a pair of RF modules could be set as follows:

Remote Configuration	Base Configuration
DL = 0x1234	DL = 0x5678
MY = 0x5678	MY = 0x1234
DO = 2	P0 = 2
D1 = 2	P1 = 2
IR = 0x14	IU = 1
IT = 5	IA = 0x5678 (or 0xFFFF)

These settings configure the remote module to sample ADO and AD1 once each every 20 ms. It then buffers 5 samples each before sending them back to the base module. The base should then receive a 32-Byte transmission (20 Bytes data and 12 Bytes framing) every 100 ms.



## 2.3. XBee/XBee-PRO Networks

The following IEEE 802.15.4 network types are supported by the XBee/XBee-PRO RF modules:

- NonBeacon
- NonBeacon (w/ Coordinator)

The following terms will be used to explicate the network operations:

Table 2-02. Terms and definitions

Term	Definition
PAN	Personal Area Network - A data communication network that includes one or more End Devices and optionally a Coordinator.
Coordinator	A Full-function device (FFD) that provides network synchronization by polling nodes [NonBeacon (w/ Coordinator) networks only]
End Device	When in the same network as a Coordinator - RF modules that rely on a Coordinator for synchronization and can be put into states of sleep for low-power applications
Association	The establishment of membership between End Devices and a Coordinator. Association is only applicable in NonBeacon (w/Coordinator) networks

### 2.3.1. NonBeacon

By default, XBee/XBee-PRO RF Modules are configured to support NonBeacon communications. NonBeacon systems operate within a Peer-to-Peer network topology and therefore are not dependent upon Master/Slave relationships. This means that modules remain synchronized without use of master/server configurations and each module in the network shares both roles of master and slave. MaxStream's peer-to-peer architecture features fast synchronization times and fast cold start times. This default configuration accommodates a wide range of RF data applications.

Figure 2-06. NonBeacon Peer-to-Peer Architecture

A peer-to-peer network can be established by configuring each module to operate as an End Device (CE = 0), disabling End Device Association on all modules (A1 = 0) and setting ID and CH parameters to be identical across the network.



### 2.3.2. NonBeacon (w/ Coordinator)

A device is configured as a Coordinator by setting the CE (Coordinator Enable) parameter to "1". Coordinator power-up is governed by the A2 (Coordinator Association) parameter.

In a NonBeacon (w/ Coordinator) system, the Coordinator can be configured to use direct or indirect transmissions. If the SP (Cyclic Sleep Period) parameter is set to "0", the Coordinator will send data immediately. Otherwise, the SP parameter determines the length of time the Coordinator will retain the data before discarding it. Generally, SP (Cyclic Sleep Period) and ST (Time before Sleep) parameters should be set to match the SP and ST settings of the End Devices.

Association plays a critical role in the implementation of a NonBeacon (w/ Coordinator) system. Refer to the Association section [next page] for more information

### 2.3.3. Association

Association is the establishment of membership between End Devices and a Coordinator and is only applicable in NonBeacon (w/ Coordinator) networks. The establishment of membership is useful in scenarios that require a central unit (Coordinator) to relay messages to or gather data from several remote units (End Devices), assign channels or assign PAN IDs.

An RF data network that consists of one Coordinator and one or more End Devices forms a PAN (Personal Area Network). Each device in a PAN has a PAN Identifier [ID (PAN ID) parameter]. PAN IDs must be unique to prevent miscommunication between PANs. The Coordinator PAN ID is set using the ID (PAN ID) and A2 (Coordinator Association) commands.

An End Device can associate to a Coordinator without knowing the address, PAN ID or channel of the Coordinator. The A1 (End Device Association) parameter bit fields determine the flexibility of an End Device during association. The A1 parameter can be used for an End Device to dynamically set its destination address, PAN ID and/or channel.

For example: If the PAN ID of a Coordinator is known, but the operating channel is not; the A1 command on the End Device should be set to enable the 'Auto\_Associate' and 'Reassign\_Channel' bits. Additionally, the ID parameter should be set to match the PAN ID of the associated Coordinator.

#### Coordinator / End Device Setup and Operation

To configure a module to operate as a Coordinator, set the CE (Coordinator Enable) parameter to '1'. Set the CE parameter of End Devices to '0' (default). Coordinator and End Devices should contain matching firmware versions.

#### NonBeacon (w/ Coordinator) Systems

In a NonBeacon (w/ Coordinator) system, the Coordinator can be configured to use direct or indirect transmissions. If the SP (Cyclic Sleep Period) parameter is set to '0', the Coordinator will send data immediately. Otherwise, the SP parameter determines the length of time the Coordinator will retain the data before discarding it. Generally, SP (Cyclic Sleep Period) and ST (Time before Sleep) parameters should be set to match the SP and ST settings of the End Devices.

#### Coordinator Power-up

Coordinator power-up is governed by the A2 (Coordinator Association) command. On power-up, the Coordinator undergoes the following sequence of events:

##### 1. Check A2 parameter- Reassign\_PANID Flag

**Set (bit 0 = 1)** - The Coordinator issues an Active Scan. The Active Scan selects one channel and transmits a BeaconRequest command to the broadcast address (0xFFFF) and broadcast PAN ID (0xFFFF). It then listens on that channel for beacons from any Coordinator operating on that channel. The listen time on each channel is determined by the SD (Scan Duration) parameter value.

Once the time expires on that channel, the Active Scan selects another channel and again transmits the BeaconRequest as before. This process continues until all channels have been scanned, or until 5 PANs have been discovered. When the Active Scan is complete, the results include a list of PAN IDs and Channels that are being used by other PANs. This list is used to assign a unique PAN ID to the new Coordinator. The ID parameter will be retained if it is not found in the Active Scan results. Otherwise, the ID (PAN ID) parameter setting will be updated to a PAN ID that was not detected.

**Not Set (bit 0 = 0)** - The Coordinator retains its ID setting. No Active Scan is performed.



## 2. Check A2 parameter - Reassign\_Channel Flag (bit 1)

**Set (bit 1 = 1)** - The Coordinator Issues an Energy Scan. The Energy Scan selects one channel and scans for energy on that channel. The duration of the scan is specified by the SD (Scan Duration) parameter. Once the scan is completed on a channel, the Energy Scan selects the next channel and begins a new scan on that channel. This process continues until all channels have been scanned.

When the Energy Scan is complete, the results include the maximal energy values detected on each channel. This list is used to determine a channel where the least energy was detected. If an Active Scan was performed (Reassign\_PANID Flag set), the channels used by the detected PANs are eliminated as possible channels. Thus, the results of the Energy Scan and the Active Scan (if performed) are used to find the best channel (channel with the least energy that is not used by any detected PAN). Once the best channel has been selected, the CH (Channel) parameter value is updated to that channel.

**Not Set (bit 1 = 0)** - The Coordinator retains its CH setting. An Energy Scan is not performed.

## 3. Start Coordinator

The Coordinator starts on the specified channel (CH parameter) and PAN ID (ID parameter). Note, these may be selected in steps 1 and/or 2 above. The Coordinator will only allow End Devices to associate to it if the A2 parameter "AllowAssociation" flag is set. Once the Coordinator has successfully started, the Associate LED will blink 1 time per second. (The LED is solid if the Coordinator has not started.)

## 4. Coordinator Modifications

Once a Coordinator has started:

Modifying the A2 (Reassign\_Channel or Reassign\_PANID bits), ID, CH or MY parameters will cause the Coordinator's MAC to reset (The Coordinator RF module (including volatile RAM) is not reset). Changing the A2 AllowAssociation bit will not reset the Coordinator's MAC. In a non-beaconing system, End Devices that associated to the Coordinator prior to a MAC reset will have knowledge of the new settings on the Coordinator. Thus, if the Coordinator were to change its ID, CH or MY settings, the End Devices would no longer be able to communicate with the non-beacon Coordinator. Once a Coordinator has started, the ID, CH, MY or A2 (Reassign\_Channel or Reassign\_PANID bits) should not be changed.

## End Device Power-up

End Device power-up is governed by the A1 (End Device Association) command. On power-up, the End Device undergoes the following sequence of events:

### 1. Check A1 parameter - AutoAssociate Bit

**Set (bit 2 = 1)** - End Device will attempt to associate to a Coordinator. (refer to steps 2-3).

**Not Set (bit 2 = 0)** - End Device will not attempt to associate to a Coordinator. The End Device will operate as specified by its ID, CH and MY parameters. Association is considered complete and the Associate LED will blink quickly (5 times per second). When the AutoAssociate bit is not set, the remaining steps (2-3) do not apply.

### 2. Discover Coordinator (If Auto-Associate Bit Set)

The End Device issues an Active Scan. The Active Scan selects one channel and transmits a BeaconRequest command to the broadcast address (0xFFFF) and broadcast PAN ID (0xFFFF). It then listens on that channel for beacons from any Coordinator operating on that channel. The listen time on each channel is determined by the SD parameter.

Once the time expires on that channel, the Active Scan selects another channel and again transmits the BeaconRequest command as before. This process continues until all channels have been scanned, or until 5 PANs have been discovered. When the Active Scan is complete, the results include a list of PAN IDs and Channels that are being used by detected PANs.



The End Device selects a Coordinator to associate with according to the A1 parameter "Reassign\_PANID" and "Reassign\_Channel" flags:

**Reassign\_PANID Bit Set (bit 0 = 1)**- End Device can associate with a PAN with any ID value.

**Reassign\_PANID Bit Not Set (bit 0 = 0)** - End Device will only associate with a PAN whose ID setting matches the ID setting of the End Device.

**Reassign\_Channel Bit Set (bit 1 = 1)** - End Device can associate with a PAN with any CH value.

**Reassign\_Channel Bit Not Set (bit 1 = 0)**- End Device will only associate with a PAN whose CH setting matches the CH setting of the End Device.

After applying these filters to the discovered Coordinators, if multiple candidate PANs exist, the End Device will select the PAN whose transmission link quality is the strongest. If no valid Coordinator is found, the End Device will either go to sleep (as dictated by its SM (Sleep Mode) parameter) or retry Association.

Note - An End Device will also disqualify Coordinators if they are not allowing association (A2 - AllowAssociation bit); or, if the Coordinator is not using the same NonBeacon scheme as the End Device. (They must both be programmed with NonBeacon code.)

### 3. Associate to Valid Coordinator

Once a valid Coordinator is found (step 2), the End Device sends an AssociationRequest message to the Coordinator. It then waits for an AssociationConfirmation to be sent from the Coordinator. Once the Confirmation is received, the End Device is Associated and the Associate LED will blink rapidly (2 times per second) The LED is solid if the End Device has not associated

### 4. End Device Changes once an End Device has associated

Changing A1, ID or CH parameters will cause the End Device to disassociate and restart the Association procedure.

If the End Device fails to associate, the AI command can give some indication of the failure.



## 2.4. XBee/XBee-PRO Addressing

Every RF data packet sent over-the-air contains a Source Address and Destination Address field in its header. The RF module conforms to the 802.15.4 specification and supports both short 16-bit addresses and long 64-bit addresses. A unique 64-bit IEEE source address is assigned at the factory and can be read with the SL (Serial Number Low) and SH (Serial Number High) commands. Short addressing must be configured manually. A module will use its unique 64-bit address as its Source Address if its MY (16-bit Source Address) value is "0xFFFF" or "0xFFFE".

To send a packet to a specific module using 64-bit addressing: Set Destination Address (DL + DH) to match the Source Address (SL + SH) of the intended destination module.

To send a packet to a specific module using 16-bit addressing: Set DL (Destination Address Low) parameter to equal the MY parameter and set the DH (Destination Address High) parameter to '0'

### 2.4.1. Unicast Mode

By default, the RF module operates in Unicast Mode. Unicast Mode is the only mode that supports retries. While in this mode, receiving modules send an ACK (acknowledgement) of RF packet reception to the transmitter. If the transmitting module does not receive the ACK, it will re-send the packet up to three times or until the ACK is received.

**Short 16-bit addresses.** The module can be configured to use short 16-bit addresses as the Source Address by setting (MY < 0xFFFE). Setting the DH parameter (DH = 0) will configure the Destination Address to be a short 16-bit address (if DL < 0xFFFE). For two modules to communicate using short addressing, the Destination Address of the transmitter module must match the MY parameter of the receiver.

The following table shows a sample network configuration that would enable Unicast Mode communications using short 16-bit addresses.

Table 2-03. Sample Unicast Network Configuration (using 16-bit addressing)

Parameter	RF Module 1	RF Module 2
MY (Source Address)	0x01	0x02
DH (Destination Address High)	0	0
DL (Destination Address Low)	0x02	0x01

**Long 64-bit addresses.** The RF module's serial number (SL parameter concatenated to the SH parameter) can be used as a 64-bit source address when the MY (16-bit Source Address) parameter is disabled. When the MY parameter is disabled (set MY = 0xFFFF or 0xFFFE), the module's source address is set to the 64-bit IEEE address stored in the SH and SL parameters.

When an End Device associates to a Coordinator, its MY parameter is set to 0xFFFE to enable 64-bit addressing. The 64-bit address of the module is stored as SH and SL parameters. To send a packet to a specific module, the Destination Address (DL + DH) on one module must match the Source Address (SL + SH) of the other.

### 2.4.2. Broadcast Mode

Any RF module within range will accept a packet that contains a broadcast address. When configured to operate in Broadcast Mode, receiving modules do not send ACKs (Acknowledgements) and transmitting modules do not automatically re-send packets as is the case in Unicast Mode.

To send a broadcast packet to all modules regardless of 16-bit or 64-bit addressing, set the destination addresses of all the modules as shown below.

Sample Network Configuration (All modules in the network):

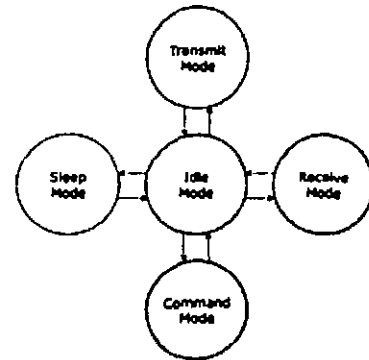
- DL (Destination Low Address) = 0x0000FFFF
- DH (Destination High Address) = 0x00000000 (default value)

**NOTE:** When programming the module, parameters are entered in hexadecimal notation (without the "0x" prefix). Leading zeros may be omitted.

## 2.5. Modes of Operation

XBee/XBee-PRO RF Modules operate in five modes.

Figure 2-07. Modes of Operation



### 2.5.1. Idle Mode

When not receiving or transmitting data, the RF module is in Idle Mode. The module shifts into the other modes of operation under the following conditions:

- Transmit Mode (Serial data is received in the DI Buffer)
- Receive Mode (Valid RF data is received through the antenna)
- Sleep Mode (Sleep Mode condition is met)
- Command Mode (Command Mode Sequence is issued)

### 2.5.2. Transmit/Receive Modes

#### RF Data Packets

Each transmitted data packet contains a Source Address and Destination Address field. The Source Address matches the address of the transmitting module as specified by the MY (Source Address) parameter (if MY  $\geq$  0xFFFE), the SH (Serial Number High) parameter or the SL (Serial Number Low) parameter. The <Destination Address> field is created from the DH (Destination Address High) and DL (Destination Address Low) parameter values. The Source Address and/or Destination Address fields will either contain a 16-bit short or long 64-bit long address.

The RF data packet structure follows the 802.15.4 specification.

[Refer to the XBee/XBee-PRO Addressing section for more information]

#### Direct and Indirect Transmission

There are two methods to transmit data:

- Direct Transmission - data is transmitted immediately to the Destination Address
- Indirect Transmission - A packet is retained for a period of time and is only transmitted after the destination module (Source Address = Destination Address) requests the data.

Indirect Transmissions can only occur on a Coordinator. Thus, if all nodes in a network are End Devices, only Direct Transmissions will occur. Indirect Transmissions are useful to ensure packet delivery to a sleeping node. The Coordinator currently is able to retain up to 2 indirect messages.

**Direct Transmission**

A NonBeaconing Coordinator can be configured to use only Direct Transmission by setting the SP (Cyclic Sleep Period) parameter to "0". Also, a NonBeaconing Coordinator using indirect transmissions will revert to direct transmission if it knows the destination module is awake.

To enable this behavior, the ST (Time before Sleep) value of the Coordinator must be set to match the ST value of the End Device. Once the End Device either transmits data to the Coordinator or polls the Coordinator for data, the Coordinator will use direct transmission for all subsequent data transmissions to that module address until ST time (or number of beacons) occurs with no activity (at which point it will revert to using indirect transmissions for that module address). "No activity" means no transmission or reception of messages with a specific address. Global messages will not reset the ST timer.

**Indirect Transmission**

To configure Indirect Transmissions in a PAN (Personal Area Network), the SP (Cyclic Sleep Period) parameter value on the Coordinator must be set to match the longest sleep value of any End Device. The SP parameter represents time in NonBeacon systems and beacons in Beacon-enabled systems. The sleep period value on the Coordinator determines how long (time or number of beacons) the Coordinator will retain an indirect message before discarding it.

In NonBeacon networks, an End Device must poll the Coordinator once it wakes from Sleep to determine if the Coordinator has an indirect message for it. For Cyclic Sleep Modes, this is done automatically every time the module wakes (after SP time). For Pin Sleep Modes, the A1 (End Device Association) parameter value must be set to enable Coordinator polling on pin wake-up. Alternatively, an End Device can use the FP (Force Poll) command to poll the Coordinator as needed.

**CCA (Clear Channel Assessment)**

Prior to transmitting a packet, a CCA (Clear Channel Assessment) is performed on the channel to determine if the channel is available for transmission. The detected energy on the channel is compared with the CA (Clear Channel Assessment) parameter value. If the detected energy exceeds the CA parameter value, the packet is not transmitted.

Also, a delay is inserted before a transmission takes place. This delay is settable using the RN (Backoff Exponent) parameter. If RN is set to "0", then there is no delay before the first CCA is performed. The RN parameter value is the equivalent of the "minBE" parameter in the 802.15.4 specification. The transmit sequence follows the 802.15.4 specification.

By default, the MM (MAC Mode) parameter = 0. On a CCA failure, the module will attempt to re-send the packet up to two additional times.

When in Unicast packets with RR (Retries) = 0, the module will execute two CCA retries. Broadcast packets always get two CCA retries.

**Acknowledgement**

If the transmission is not a broadcast message, the module will expect to receive an acknowledgement from the destination node. If an acknowledgement is not received, the packet will be resent up to 3 more times. If the acknowledgement is not received after all transmissions, an ACK failure is recorded.



### 2.5.3. Sleep Mode

Sleep Modes enable the RF module to enter states of low-power consumption when not in use. In order to enter Sleep Mode, one of the following conditions must be met (in addition to the module having a non-zero SM parameter value):

- Sleep\_RQ (pin 9) is asserted.
- The module is idle (no data transmission or reception) for the amount of time defined by the ST (Time before Sleep) parameter. [NOTE: ST is only active when SM = 4-5.]

Table 2-04. Sleep Mode Configurations

Sleep Mode Setting	Transition into Sleep Mode	Transition out of Sleep Mode (wake)	Characteristics	Related Commands	Power Consumption
Pin Hibernate (SM = 1)	Assert (high) Sleep_RQ (pin 9)	De-assert (low) Sleep_RQ	Pin/Host-controlled / NonBeacon systems only / Lowest Power	(SM)	< 10 $\mu$ A (@3.0 VCC)
Pin Doze (SM = 2)	Assert (high) Sleep_RQ (pin 9)	De-assert (low) Sleep_RQ	Pin/Host-controlled / NonBeacon systems only / Fastest wake-up	(SM)	< 50 $\mu$ A
Cyclic Sleep (SM = 4 - 5)	Automatic transition to Sleep Mode as defined by the SM (Sleep Mode) and ST (Time before Sleep) parameters.	Transition occurs after the cyclic sleep time interval elapses. The time interval is defined by the SP (Cyclic Sleep Period) parameter.	RF module wakes in pre-determined time intervals to detect if RF data is present / When SM = 5, NonBeacon systems only	(SM), SP, ST	< 50 $\mu$ A when sleeping

The SM command is central to setting Sleep Mode configurations. By default, Sleep Modes are disabled (SM = 0) and the module remains in Idle/Receive Mode. When in this state, the module is constantly ready to respond to serial or RF activity.

**Higher Voltages.** Sleep Mode current consumption is highly sensitive to voltage. Voltages above 3.0V will cause much higher current consumption.

Table 2-05. Sample Sleep Mode Currents

Vcc (V)	XBee			XBee-PRO		
	SM=1	SM=2	SM=4,5	SM=1	SM=2	SM=4,5
2.8-3.0	<3 $\mu$ A	<35 $\mu$ A	<34 $\mu$ A	<4 $\mu$ A	<34 $\mu$ A	<34 $\mu$ A
3.1	8 $\mu$ A	37mA	36 $\mu$ A	12 $\mu$ A	39 $\mu$ A	37 $\mu$ A
3.2	32 $\mu$ A	48 $\mu$ A	49 $\mu$ A	45 $\mu$ A	60 $\mu$ A	55 $\mu$ A
3.3	101 $\mu$ A	83 $\mu$ A	100 $\mu$ A	130 $\mu$ A	115 $\mu$ A	120 $\mu$ A
3.4	255 $\mu$ A	170 $\mu$ A	240 $\mu$ A	310 $\mu$ A	260 $\mu$ A	290 $\mu$ A

#### Pin/Host-controlled Sleep Modes

The transient current when waking from pin sleep (SM = 1 or 2) does not exceed the Idle current of the module. The current ramps up exponentially to its Idle current.

##### Pin Hibernate (SM = 1)

- Pin/Host-controlled
- Typical power-down current: < 10  $\mu$ A (@3.0 VCC)
- Wake-up time: 13.2 msec

Pin Hibernate Mode minimizes quiescent power (power consumed when in a state of rest or inactivity). This mode is voltage level-activated; when Sleep\_RQ is asserted, the module will finish any transmit, receive or association activities, enter Idle Mode and then enter a state of sleep. The module will not respond to either serial or RF activity while in pin sleep.

To wake a sleeping module operating in Pin Hibernate Mode, de-assert Sleep\_RQ (pin 9). The module will wake when Sleep\_RQ is de-asserted and is ready to transmit or receive when the CTS line is low. When waking the module, the pin must be de-asserted at least two 'byte times' after CTS goes low. This assures that there is time for the data to enter the DI buffer.



**Pin Doze (SM = 2)**

- Pin/Host-controlled
- Typical power-down current: < 50  $\mu$ A
- Wake-up time: 2 msec

Pin Doze Mode functions as does Pin Hibernate Mode; however, Pin Doze features faster wake-up time and higher power consumption.

To wake a sleeping module operating in Pin Doze Mode, de-assert Sleep\_RQ (pin 9). The module will wake when Sleep\_RQ is de-asserted and is ready to transmit or receive when the  $\overline{\text{CTS}}$  line is low. When waking the module, the pin must be de-asserted at least two 'byte times' after  $\overline{\text{CTS}}$  goes low. This assures that there is time for the data to enter the DI buffer.

**Cyclic Sleep Modes****Cyclic Sleep Remote (SM = 4)**

- Typical Power-down Current: < 50  $\mu$ A (when asleep)
- Wake-up time: 2 msec

The Cyclic Sleep Modes allow modules to periodically check for RF data. When the SM parameter is set to '4', the module is configured to sleep, then wakes once a cycle to check for data from a module configured as a Cyclic Sleep Coordinator (SM = 0, CE = 1). The Cyclic Sleep Remote sends a poll request to the coordinator at a specific interval set by the SP (Cyclic Sleep Period) parameter. The coordinator will transmit any queued data addressed to that specific remote upon receiving the poll request.

If no data is queued for the remote, the coordinator will not transmit and the remote will return to sleep for another cycle. If queued data is transmitted back to the remote, it will stay awake to allow for back and forth communication until the ST (Time before Sleep) timer expires.

Also note that  $\overline{\text{CTS}}$  will go low each time the remote wakes, allowing for communication initiated by the remote host if desired.

**Cyclic Sleep Remote with Pin Wake-up (SM = 5)**

Use this mode to wake a sleeping remote module through either the RF interface or by the de-assertion of Sleep\_RQ for event-driven communications. The cyclic sleep mode works as described above (Cyclic Sleep Remote) with the addition of a pin-controlled wake-up at the remote module. The Sleep\_RQ pin is edge-triggered, not level-triggered. The module will wake when a low is detected then set  $\overline{\text{CTS}}$  low as soon as it is ready to transmit or receive.

Any activity will reset the ST (Time before Sleep) timer so the module will go back to sleep only after there is no activity for the duration of the timer. Once the module wakes (pin-controlled), further pin activity is ignored. The module transitions back into sleep according to the ST time regardless of the state of the pin.

**[Cyclic Sleep Coordinator (SM = 6)]**

- Typical current = Receive current
- Always awake

NOTE: The SM=6 parameter value exists solely for backwards compatibility with firmware version 1.x60. If backwards compatibility with the older firmware version is not required, always use the CE (Coordinator Enable) command to configure a module as a Coordinator.

This mode configures a module to wake cyclic sleeping remotes through RF interfacing. The Coordinator will accept a message addressed to a specific remote 16 or 64-bit address and hold it in a buffer until the remote wakes and sends a poll request. Messages not sent directly (buffered and requested) are called "Indirect messages". The Coordinator only queues one indirect message at a time. The Coordinator will hold the indirect message for a period 2.5 times the sleeping period indicated by the SP (Cyclic Sleep Period) parameter. The Coordinator's SP parameter should be set to match the value used by the remotes.



## 2.5.4. Command Mode

To modify or read RF Module parameters, the module must first enter into Command Mode - a state in which incoming characters are interpreted as commands. Two Command Mode options are supported: AT Command Mode [refer to section below] and API Command Mode [p52].

### AT Command Mode

#### To Enter AT Command Mode:

Send the 3-character command sequence "+++" and observe guard times before and after the command characters. [Refer to the "Default AT Command Mode Sequence" below.]

Default AT Command Mode Sequence (for transition to Command Mode):

- No characters sent for one second [GT (Guard Times) parameter = 0x3E8]
- Input three plus characters ("+++") within one second [CC (Command Sequence Character) parameter = 0x2B.]
- No characters sent for one second [GT (Guard Times) parameter = 0x3E8]

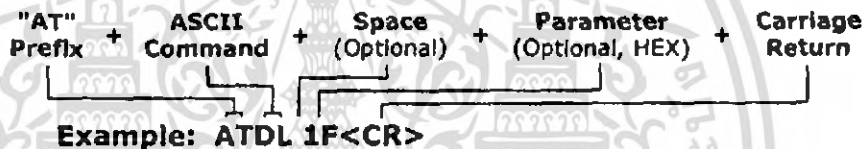
All of the parameter values in the sequence can be modified to reflect user preferences.

NOTE: Failure to enter AT Command Mode is most commonly due to baud rate mismatch. Ensure the 'Baud' setting on the "PC Settings" tab matches the interface data rate of the RF module. By default, the BD parameter = 3 (9600 bps).

#### To Send AT Commands:

Send AT commands and parameters using the syntax shown below.

Figure 2-08. Syntax for sending AT Commands



To read a parameter value stored in the RF module's register, omit the parameter field.

The preceding example would change the RF module Destination Address (Low) to "0x1F". To store the new value to non-volatile (long term) memory, subsequently send the WR (Write) command.

For modified parameter values to persist in the module's registry after a reset, changes must be saved to non-volatile memory using the WR (Write) Command. Otherwise, parameters are restored to previously saved values after the module is reset.

**System Response.** When a command is sent to the module, the module will parse and execute the command. Upon successful execution of a command, the module returns an "OK" message. If execution of a command results in an error, the module returns an "ERROR" message.

#### To Exit AT Command Mode:

1. Send the ATCN (Exit Command Mode) command (followed by a carriage return).  
[OR]
2. If no valid AT Commands are received within the time specified by CT (Command Mode Timeout) Command, the RF module automatically returns to Idle Mode.

For an example of programming the RF module using AT Commands and descriptions of each configurable parameter, refer to the RF Module Configuration chapter [p25].

# 3. RF Module Configuration

## 3.1. Programming the RF Module

Refer to the Command Mode section [p24] for more information about entering Command Mode, sending AT commands and exiting Command Mode. For information regarding module programming using API Mode, refer to the API Operation sections [p52].

### 3.1.1. Programming Examples

Refer to the 'X-CTU' section of the Development Guide [Appendix B] for more information regarding the X-CTU configuration software.

#### Setup

The programming examples in this section require the installation of MaxStream's X-CTU Software and a serial connection to a PC. (MaxStream stocks RS-232 and USB boards to facilitate interfacing with a PC.)

1. Install MaxStream's X-CTU Software to a PC by double-clicking the "setup\_X-CTU.exe" file. (The file is located on the MaxStream CD and under the 'Software' section of the following web page: [www.maxstream.net/support/downloads.php](http://www.maxstream.net/support/downloads.php))
2. Mount the RF module to an interface board, then connect the module assembly to a PC.
3. Launch the X-CTU Software and select the 'PC Settings' tab. Verify the baud and parity settings of the Com Port match those of the RF module.

**NOTE:** Failure to enter AT Command Mode is most commonly due to baud rate mismatch. Ensure the 'Baud' setting on the 'PC Settings' tab matches the interface data rate of the RF module. By default, the BD parameter = 3 (which corresponds to 9600 bps).

#### Sample Configuration: Modify RF Module Destination Address

Example: Utilize the X-CTU "Terminal" tab to change the RF module's DL (Destination Address Low) parameter and save the new address to non-volatile memory.

After establishing a serial connection between the RF module and a PC [refer to the 'Setup' section above], select the "Terminal" tab of the X-CTU Software and enter the following command lines ('CR' stands for carriage return):

Method 1 (One line per command)

Send AT Command	System Response
+++	OK <CR> (Enter Into Command Mode)
ATDL <Enter>	{current value} <CR> (Read Destination Address Low)
ATDL1A0D <Enter>	OK <CR> (Modify Destination Address Low)
ATWR <Enter>	OK <CR> (Write to non-volatile memory)
ATCN <Enter>	OK <CR> (Exit Command Mode)

Method 2 (Multiple commands on one line)

Send AT Command	System Response
+++	OK <CR> (Enter Into Command Mode)
ATDL <Enter>	{current value} <CR> (Read Destination Address Low)
ATDL1A0D,WR,CN <Enter>	OK, OK, OK <CR> (Command execution is triggered upon each instance of the comma)

#### Sample Configuration: Restore RF Module Defaults

Example: Utilize the X-CTU "Modem Configuration" tab to restore default parameter values.

After establishing a connection between the module and a PC [refer to the 'Setup' section above], select the "Modem Configuration" tab of the X-CTU Software.

1. Select the 'Read' button.
2. Select the 'Restore' button.

### 3.2. Command Reference Tables

XBee/XBee-PRO RF Modules expect numerical values in hexadecimal. Hexadecimal values are designated by a "0x" prefix. Decimal equivalents are designated by a "d" suffix. Commands are contained within the following command categories (listed in the order that their tables appear):

- Special
- Networking & Security
- RF Interfacing
- Sleep (Low Power)
- Serial Interfacing
- I/O Settings
- Diagnostics
- AT Command Options

All modules within a PAN should operate using the same firmware version.

#### Special

Table 3-01. XBee-PRO Commands - Special

AT Command	Command Category	Name and Description	Parameter Range	Default
WR	Special	Write. Write parameter values to non-volatile memory so that parameter modifications persist through subsequent power-up or reset. Note: Once WR is issued, no additional characters should be sent to the module until after the response "OK\r" is received.		
RE	Special	Restore Defaults. Restore module parameters to factory defaults.		
FR (v1.x80*)	Special	Software Reset. Responds immediately with an OK then performs a hard reset ~100ms later.		

\* Firmware version in which the command was first introduced (firmware versions are numbered in hexadecimal notation.)

#### Networking & Security

Table 3-02. XBee/XBee-PRO Commands - Networking & Security (Sub-categories designated within brackets)

AT Command	Command Category	Name and Description	Parameter Range	Default
CH	Networking (Addressing)	Channel. Set/Read the channel number used for transmitting and receiving data between RF modules (uses 802.15.4 protocol channel numbers)	0x0B - 0x1A (XBee) 0x0C - 0x17 (XBee-PRO)	0x0C (12d)
ID	Networking (Addressing)	PAN ID. Set/Read the PAN (Personal Area Network) ID. Use 0xFFFF to broadcast messages to all PANs	0 - 0xFFFF	0x3332 (13106d)
DH	Networking (Addressing)	Destination Address High. Set/Read the upper 32 bits of the 64-bit destination address. When combined with DL, it defines the destination address used for transmission. To transmit using a 16-bit address, set DH parameter to zero and DL less than 0xFFFF. 0x000000000000FFFF is the broadcast address for the PAN.	0 - 0xFFFFFFFF	0
DL	Networking (Addressing)	Destination Address Low. Set/Read the lower 32 bits of the 64-bit destination address. When combined with DH, DL defines the destination address used for transmission. To transmit using a 16-bit address, set DH parameter to zero and DL less than 0xFFFF. 0x000000000000FFFF is the broadcast address for the PAN.	0 - 0xFFFFFFFF	0
MY	Networking (Addressing)	16-bit Source Address. Set/Read the RF module 16-bit source address. Set MY = 0xFFFF to disable reception of packets with 16-bit addresses. 64-bit source address (serial number) and broadcast address (0x000000000000FFFF) is always enabled.	0 - 0xFFFF	0
SH	Networking (Addressing)	Serial Number High. Read high 32 bits of the RF module's unique IEEE 64-bit address. 64-bit source address is always enabled.	0 - 0xFFFFFFFF (read-only)	Factory-set
SL	Networking (Addressing)	Serial Number Low. Read low 32 bits of the RF module's unique IEEE 64-bit address. 64-bit source address is always enabled.	0 - 0xFFFFFFFF (read-only)	Factory-set
RR (v1.xA0*)	Networking (Addressing)	XBee Retries. Set/Read the maximum number of retries the module will execute in addition to the 3 retries provided by the 802.15.4 MAC. For each XBee retry, the 802.15.4 MAC can execute up to 3 retries.	0 - 6	0
RN	Networking (Addressing)	Random Delay Slots. Set/Read the minimum value of the back-off exponent in the CSMA-CA algorithm that is used for collision avoidance. If RN = 0, collision avoidance is disabled during the first iteration of the algorithm (802.15.4 - macMinBE).	0 - 3 [exponent]	0
MM (v1.x80*)	Networking (Addressing)	MAC Mode. Set/Read MAC Mode value. MAC Mode enables/disables the use of a MaxStream header in the 802.15.4 RF packet. When Mode 0 is enabled (MM=0), duplicate packet detection is enabled as well as certain AT commands. Modes 1 and 2 are strict 802.15.4 modes.	0 - 2 0 = MaxStream Mode 1 = 802.15.4 (no ACKs) 2 = 802.15.4 (with ACKs)	0



Table 3-02. XBee/XBee-PRO Commands - Networking & Security (Sub-categories designated within brackets)

AT Command	Command Category	Name and Description	Parameter Range	Default
NI (v1.x80*)	Networking (Identification)	Node Identifier. Stores a string identifier. The register only accepts printable ASCII data. A string can not start with a space. Carriage return ends command. Command will automatically end when maximum bytes for the string have been entered. This string is returned as part of the ND (Node Discover) command. This identifier is also used with the DN (Destination Node) command.	20-character ASCII string	-
ND (v1.x80*)	Networking (Identification)	Node Discover. Discovers and reports all RF modules found. The following information is reported for each module discovered (the example cites use of Transparent operation (AT command format) - refer to the long ND command description regarding differences between Transparent and API operation) MY<CR> SH<CR> SL<CR> DB<CR> NI<CR><CR>  The amount of time the module allows for responses is determined by the NT parameter. In Transparent operation, command completion is designated by a <CR> (carriage return). ND also accepts a Node Identifier as a parameter. In this case, only a module matching the supplied identifier will respond.	optional 20-character NI value	-
NT (v1.xA0*)	Networking (Identification)	Node Discover Time. Set/Read the amount of time a node will wait for responses from other nodes when using the ND (Node Discover) command.	0x01 - 0xFC	0x19
DN (v1.x80*)	Networking (Identification)	Destination Node. Resolves an NI (Node Identifier) string to a physical address. The following events occur upon successful command execution: 1 DL and DH are set to the address of the module with the matching Node Identifier 2 "OK" is returned 3 RF module automatically exits AT Command Mode  If there is no response from a module within 200 msec or a parameter is not specified (left blank), the command is terminated and an "ERROR" message is returned.	20-character ASCII string	-
CE (v1.x80*)	Networking (Association)	Coordinator Enable. Set/Read the coordinator setting	0 - 1 0 = End Device 1 = Coordinator	0
SC (v1.x80*)	Networking (Association)	Scan Channels. Set/Read list of channels to scan for all Active and Energy Scans as a bitfield. This affects scans initiated in command mode (AS, ED) and during End Device Association and Coordinator startup. bit 0 - 0x0B    bit 4 - 0x0F    bit 8 - 0x13    bit 12 - 0x17 bit 1 - 0x0C    bit 5 - 0x10    bit 9 - 0x14    bit 13 - 0x18 bit 2 - 0x0D    bit 6 - 0x11    bit 10 - 0x15    bit 14 - 0x19 bit 3 - 0x0E    bit 7 - 0x12    bit 11 - 0x16    bit 15 - 0x1A	0 - 0xFFFF (bitfield) (bits 0, 14, 15 not allowed on the XBee-PRO)	0x1FFE (all XBee-PRO Channels)
SD (v1.x80*)	Networking (Association)	Scan Duration. Set/Read the scan duration exponent.  End Device - Duration of Active Scan during Association. On beacon system, set SD = BE of coordinator. SD must be set at least to the highest BE parameter of any Beaconing Coordinator with which an End Device or Coordinator wish to discover Coordinator. If 'ReassignPANID' option is set on Coordinator (refer to A2 parameter), SD determines the length of time the Coordinator will scan channels to locate existing PANs. If 'ReassignChannel' option is set, SD determines how long the Coordinator will perform an Energy Scan to determine which channel it will operate on.  'Scan Time' is measured as (# of channels to scan) * (2 ^ SD) * 15.36ms. The number of channels to scan is set by the SC command. The XBee can scan up to 16 channels (SC = 0xFFFF). The XBee PRO can scan up to 13 channels (SC = 0x3FFE).  Example. The values below show results for a 13 channel scan: If SD = 0, time = 0.18 sec    SD = 8, time = 47.19 sec SD = 2, time = 0.74 sec    SD = 10, time = 3.15 min SD = 4, time = 2.95 sec    SD = 12, time = 12.58 min SD = 6, time = 11.80 sec    SD = 14, time = 50.33 min	0-0x0F (exponent)	4
A1 (v1.x80*)	Networking (Association)	End Device Association. Set/Read End Device association options bit 0 - ReassignPANID 0 - Will only associate with Coordinator operating on PAN ID that matches module ID 1 - May associate with Coordinator operating on any PAN ID bit 1 - ReassignChannel 0 - Will only associate with Coordinator operating on matching CH Channel setting 1 - May associate with Coordinator operating on any Channel bit 2 - AutoAssociate 0 - Device will not attempt Association 1 - Device attempts Association until success Note: This bit is used only for Non-Beacon systems. End Devices in Beacon-enabled system must always associate to a Coordinator. bit 3 - PollCoordOnPinWake 0 - Pin Wake will not poll the Coordinator for indirect (pending) data 1 - Pin Wake will send Poll Request to Coordinator to extract any pending data bits 4 - 7 are reserved	0 - 0x0F (bitfield)	0



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Table 3-02. XBee/XBee-PRO Commands - Networking &amp; Security (Sub-categories designated within brackets)

AT Command	Command Category	Name and Description	Parameter Range	Default
A2 (v1 x80*)	Networking (Association)	<p><b>Coordinator Association</b> Set/Read Coordinator association options</p> <p>bit 0 - ReassignPanID            0 - Coordinator will not perform Active Scan to locate available PAN ID. It will operate on ID (PAN ID).            1 - Coordinator will perform Active Scan to determine an available ID (PAN ID) if a PAN ID conflict is found, the ID parameter will change</p> <p>bit 1 - ReassignChannel -            0 - Coordinator will not perform Energy Scan to determine free channel. It will operate on the channel determined by the CH parameter.            1 - Coordinator will perform Energy Scan to find a free channel, then operate on that channel.</p> <p>bit 2 - AllowAssociation -            0 - Coordinator will not allow any devices to associate to it.            1 - Coordinator will allow devices to associate to it.</p> <p>bits 3 - 7 are reserved</p>	0 - 7 [bitfield]	0
A1 (v1 x80*)	Networking (Association)	<p><b>Association Indication</b> Read errors with the last association request</p> <p>0x00 - Successful Completion - Coordinator successfully started or End Device association complete            0x01 - Active Scan Timeout            0x02 - Active Scan found no PANs            0x03 - Active Scan found PAN, but the CoordinatorAllowAssociation bit is not set            0x04 - Active Scan found PAN, but Coordinator and End Device are not configured to support beacons            0x05 - Active Scan found PAN, but the Coordinator ID parameter does not match the ID parameter of the End Device            0x06 - Active Scan found PAN, but the Coordinator CH parameter does not match the CH parameter of the End Device            0x07 - Energy Scan Timeout            0x08 - Coordinator start request failed            0x09 - Coordinator could not start due to invalid parameter            0x0A - Coordinator Reassignment is in progress            0x0B - Association Request not sent            0x0C - Association Request timed out - no reply was received            0x0D - Association Request had an invalid Parameter            0x0E - Association Request Channel Access Failure Request was not transmitted - CCA failure            0x0F - Remote Coordinator did not send an ACK after Association Request was sent            0x10 - Remote Coordinator did not reply to the Association Request, but an ACK was received after sending the request            0x11 - [reserved]            0x12 - Sync-Loss - Lost synchronization with a Beaconing Coordinator            0x13 - Disassociated - No longer associated to Coordinator</p>	0 - 0x13 (read-only)	-
DA (v1.x80*)	Networking (Association)	Force Disassociation. End Device will immediately disassociate from a Coordinator (if associated) and reattempt to associate.	-	-
FP (v1 x80*)	Networking (Association)	Force Poll. Request indirect messages being held by a coordinator	-	-



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Table 3-02. XBee/XBee-PRO Commands - Networking & Security (Sub-categories designated within brackets)

AT Command	Command Category	Name and Description	Parameter Range	Default
AS (v1.x80*)	Networking (Association)	<p><b>Active Scan</b> Send Beacon Request to Broadcast Address (0xFFFF) and Broadcast PAN (0xFFFF) on every channel. The parameter determines the time the radio will listen for Beacons on each channel. A PanDescriptor is created and returned for every Beacon received from the scan. Each PanDescriptor contains the following information:</p> <p>CoordAddress (SH, SL)&lt;CR&gt;                      CoordPanID (ID)&lt;CR&gt;                      CoordAddrMode &lt;CR&gt;                      0x02 = 16-bit Short Address                      0x03 = 64-bit Long Address                      Channel (CH parameter) &lt;CR&gt;                      SecurityUse&lt;CR&gt;                      ACLEntry&lt;CR&gt;                      SecurityFailure&lt;CR&gt;                      SuperFrameSpec&lt;CR&gt; (2 bytes):                      bit 15 - Association Permitted (MSB)                      bit 14 - PAN Coordinator                      bit 13 - Reserved                      bit 12 - Battery Life Extension                      bits 8-11 - Final CAP Slot                      bits 4-7 - Superframe Order                      bits 0-3 - Beacon Order                      GtsPermit&lt;CR&gt;                      RSSI&lt;CR&gt; (RSSI is returned as -dBm)                      TimeStamp&lt;CR&gt; (3 bytes)                      &lt;CR&gt;</p> <p>A carriage return &lt;CR&gt; is sent at the end of the AS command. The Active Scan is capable of returning up to 5 PanDescriptors in a scan. The actual scan time on each channel is measured as Time = ((2 *SD PARAM) * 15 36) ms. Note the total scan time is this time multiplied by the number of channels to be scanned (16 for the XBee and 13 for the XBee-PRO). Also refer to SD command description</p>	0 - 6	
ED (v1.x80*)	Networking (Association)	<p><b>Energy Scan</b> Send an Energy Detect Scan. This parameter determines the length of scan on each channel. The maximal energy on each channel is returned &amp; each value is followed by a carriage return. An additional carriage return is sent at the end of the command. The values returned represent the detected energy level in units of -dBm. The actual scan time on each channel is measured as Time = ((2 *ED) * 15 36) ms. Note the total scan time is this time multiplied by the number of channels to be scanned (refer to SD parameter).</p>	0 - 6	
EE (v1.xA0*)	Networking (Security)	<p><b>AES Encryption Enable</b> Disable/Enable 128-bit AES encryption support. Use in conjunction with the KY command</p>	0 - 1	0 (disabled)
KY (v1.xA0*)	Networking (Security)	<p><b>AES Encryption Key</b> Set the 128-bit AES (Advanced Encryption Standard) key for encrypting/decrypting data. The KY register cannot be read.</p>	0 - (any 16-Byte value)	

\* Firmware version in which the command was first introduced (firmware versions are numbered in hexadecimal notation.)

**RF Interfacing**

Table 3-03. XBee/XBee-PRO Commands - RF Interfacing

AT Command	Command Category	Name and Description	Parameter Range	Default
PL	RF Interfacing	<p><b>Power Level</b> Select/Read the power level at which the RF module transmits conducted power</p> <p><i>NOTE: XBee-PRO RF Modules optimized for use in Japan contain firmware that limits transmit power output to 10 dBm. If PL=4 (default), the maximum power output level is fixed at 10 dBm.</i></p>	0 - 4 (XBee / XBee-PRO) 0 = -10 / 10 dBm 1 = -6 / 12 dBm 2 = -4 / 14 dBm 3 = -2 / 16 dBm 4 = 0 / 18 dBm	4
CA (v1.x80*)	RF Interfacing	<p><b>CCA Threshold</b> Set/read the CCA (Clear Channel Assessment) threshold. Prior to transmitting a packet, a CCA is performed to detect energy on the channel. If the detected energy is above the CCA Threshold, the module will not transmit the packet.</p>	0 - 0x50 [-dBm]	0x2C (-44d dBm)

\* Firmware version in which the command was first introduced (firmware versions are numbered in hexadecimal notation)

**Sleep (Low Power)**

**Table 3-04. XBee/XBee-PRO Commands - Sleep (Low Power)**

AT Command	Command Category	Name and Description	Parameter Range	Default
SM	Sleep (Low Power)	Sleep Mode. <NonBeacon firmware> Set/Read Sleep Mode configurations	0 - 5 0 = No Sleep 1 = Pin Hibernate 2 = Pin Doze 3 = Reserved 4 = Cyclic sleep remote 5 = Cyclic sleep remote w/ pin wake-up 6 = (Sleep Coordinator) for backwards compatibility w/ v1.x6 only, otherwise, use CE command	0
ST	Sleep (Low Power)	Time before Sleep. <NonBeacon firmware> Set/Read time period of inactivity (no serial or RF data is sent or received) before activating Sleep Mode. ST parameter is only valid with Cyclic Sleep settings (SM = 4 - 5) Coordinator and End Device ST values must be equal. Also note, the GT parameter value must always be less than the ST value (if GT > ST, the configuration will render the module unable to enter into command mode) if the ST parameter is modified, also modify the GT parameter accordingly	1 - 0xFFFF [x 1 ms]	0x1388 (5000d)
SP	Sleep (Low Power)	Cyclic Sleep Period. <NonBeacon firmware> Set/Read sleep period for cyclic sleeping remotes. Coordinator and End Device SP values should always be equal. To send Direct Messages, set SP = 0 End Device - SP determines the sleep period for cyclic sleeping remotes. Maximum sleep period is 268 seconds (0x68B0) Coordinator - If non-zero, SP determines the time to hold an indirect message before discarding it. A Coordinator will discard indirect messages after a period of (2.5 * SP)	0 - 0x68B0 [x 10 ms]	0
DP (v1.x80*)	Sleep (Low Power)	Disassociated Cyclic Sleep Period. <NonBeacon firmware> End Device - Set/Read time period of sleep for cyclic sleeping remotes that are configured for Association but are not associated to a Coordinator (i.e. If a device is configured to associate, configured as a Cyclic Sleep remote, but does not find a Coordinator, it will sleep for DP time before reattempting association) Maximum sleep period is 268 seconds (0x68B0) DP should be > 0 for NonBeacon systems	1 - 0x68B0 [x 10 ms]	0x3E8 (1000d)

\* Firmware version in which the command was first introduced (firmware versions are numbered in hexadecimal notation)

**Serial Interfacing**

**Table 3-05. XBee-PRO Commands - Serial Interfacing**

AT Command	Command Category	Name and Description	Parameter Range	Default
BD	Serial Interfacing	Interface Data Rate. Set/Read the serial interface data rate for communications between the RF module serial port and host. Request non-standard baud rates with values above 0x80 using a terminal window Read the BD register to find actual baud rate achieved.	0 - 7 (standard baud rates) 0 = 1200 bps 1 = 2400 2 = 4800 3 = 9600 4 = 19200 5 = 38400 6 = 57600 7 = 115200 0x80 - 0x1C200 (non-standard baud rates)	3
RD	Serial Interfacing	Packetization Timeout. Set/Read number of character times of inter-character delay required before transmission. Set to zero to transmit characters as they arrive instead of buffering them into one RF packet.	0 - 0xFF [x character times]	3
AP (v1.x80*)	Serial Interfacing	API Enable/Disable/Enable API Mode	0 - 2 0 = Disabled 1 = API enabled 2 = API enabled (w/escaped control characters)	0
PR (v1.x80*)	Serial Interfacing	Pull-up Resistor Enable. Set/Read bitfield to configure internal pull-up resistor status for I/O lines Bitfield Map: bit 0 - AD4/DIO4 (pin11) bit 1 - AD3/DIO3 (pin17) bit 2 - AD2/DIO2 (pin18) bit 3 - AD1/DIO1 (pin19) bit 4 - AD0/DIO0 (pin20) bit 5 - RTS/AD6/DIO6 (pin16) bit 6 - DTR/SLEEP_RQ/DI8 (pin9) bit 7 - DIN/CONFIG (pin3) Bit set to "1" specifies pull-up enabled, "0" specifies no pull-up	0 - 0xFF	0xFF

\* Firmware version in which the command was first introduced (firmware versions are numbered in hexadecimal notation.)

I/O Settings

Table 3-06. XBee-PRO Commands - I/O Settings (sub-category designated within [brackets])

AT Command	Command Category	Name and Description	Parameter Range	Default
D8	I/O Settings	D18 Configuration Select/Read options for the D18 line (pin 9) of the RF module.	0 - 1 0 = Disabled 3 = DI (1, 2, 4 & 5 n/a)	0
D7 (v1.x80*)	I/O Settings	DIO7 Configuration Select/Read settings for the DIO7 line (pin 12) of the RF module. Options include CTS flow control and I/O line settings.	0 - 5 0 = Disabled 1 = CTS Flow Control 2 = (n/a) 3 = DI 4 = DO low 5 = DO high	1
D6 (v1.x80*)	I/O Settings	DIO6 Configuration. Select/Read settings for the DIO6 line (pin 16) of the RF module. Options include RTS flow control and I/O line settings.	0 - 5 0 = Disabled 1 = RTS flow control 2 = (n/a) 3 = DI 4 = DO low 5 = DO high	0
D5 (v1.x80*)	I/O Settings	DIO5 Configuration Configure settings for the DIO5 line (pin 15) of the RF module. Options include Associated LED indicator (blinks when associated) and I/O line settings.	0 - 5 0 = Disabled 1 = Associated indicator 2 = ADC 3 = DI 4 = DO low 5 = DO high	1
D0 - D4 (v1.xA0*)	I/O Settings	(DIO4 - DIO4) Configuration Select/Read settings for the following lines AD0/DIO0 (pin 20), AD1/DIO1 (pin 19), AD2/DIO2 (pin 18), AD3/DIO3 (pin 17), AD4/DIO4 (pin 11). Options include Analog-to-digital converter, Digital Input and Digital Output.	0 - 5 0 = Disabled 1 = (n/a) 2 = ADC 3 = DI 4 = DO low 5 = DO high	0
IU (v1.xA0*)	I/O Settings	I/O Output Enable. Disables/Enables I/O data received to be sent out UART. The data is sent using an API frame regardless of the current AP parameter value.	0 - 1 0 = Disabled 1 = Enabled	1
IT (v1.xA0*)	I/O Settings	Samples before TX. Set/Read the number of samples to collect before transmitting data. Maximum number of samples is dependent upon the number of enabled inputs.	1 - 0xFF	1
IS (v1.xA0*)	I/O Settings	Force Sample. Force a read of all enabled inputs (DI or ADC). Data is returned through the UART. If no inputs are defined (DI or ADC), this command will return error.	8-bit bitmap (each bit represents the level of an I/O line setup as an output)	-
IO (v1.xA0*)	I/O Settings	Digital Output Level. Set digital output level to allow DIO lines that are setup as outputs to be changed through Command Mode.	-	-
IC (v1.xA0*)	I/O Settings	DIO Change Detect. Enables/Disables the monitoring of the change detect feature on DIO lines 0-7. If a change is detected, data is transmitted with DIO data only. Any samples queued and waiting for transmission will be sent first.	0 - 0xFF [bitfield]	0 (disabled)
IR (v1.xA0*)	I/O Settings	Sample Rate. Set/Read sample rate. When set, this parameter causes the module to sample all enabled inputs at a specified interval.	0 - 0xFFFF [x 1 msec]	0
AV (v1.xA0*)	I/O Settings	ADC Voltage Reference. <XBee-PRO only> Set/Read ADC reference voltage switch.	0 - 1 0 = VREF pin 1 = Internal	0
IA (v1.xA0*)	I/O Settings (I/O Line Passing)	I/O Input Address. Set/Read addresses of module to which outputs are bound. Setting all bytes to 0xFF will not allow any received I/O packet to change outputs. Setting address to 0xFFFF will allow any received I/O packet to change outputs.	0 - 0xFFFFFFFFFFFFFFFF	0xFFFFFFFFFFFFFFFF
T0 - T7 (v1.xA0*)	I/O Settings (I/O Line Passing)	(D0 - D7) Output Timeout. Set/Read Output timeout values for lines that correspond with the D0 - D7 parameters. When output is set (due to I/O line passing) to a non-default level, a timer is started which when expired will set the output to its default level. The timer is reset when a valid I/O packet is received.	0 - 0xFF [x 100 ms]	0xFF
P0	I/O Settings (I/O Line Passing)	PWM0 Configuration Select/Read function for PWM0 pin	0 - 2 0 = Disabled 1 = RSSI 2 = PWM Output	1
P1 (v1.xA0*)	I/O Settings (I/O Line Passing)	PWM1 Configuration Select/Read function for PWM1 pin	0 - 2 0 = Disabled 1 = RSSI 2 = PWM Output	0
M0 (v1.xA0*)	I/O Settings (I/O Line Passing)	PWM0 Output Level. Set/Read the PWM0 output level	0 - 0x03FF	-



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Table 3-06. XBee-PRO Commands - I/O Settings (sub-category designated within [brackets])

AT Command	Command Category	Name and Description	Parameter Range	Default
M1 (v1.xA0*)	I/O Settings (I/O Line Passing)	PWM1 Output Level. Set/Read the PWM0 output level	0 - 0x03FF	-
PT (v1.xA0*)	I/O Settings (I/O Line Passing)	PWM Output Timeout. Set/Read output timeout value for both PWM outputs. When PWM is set to a non-zero value. Due to I/O line passing, a time is started which when expired will set the PWM output to zero. The timer is reset when a valid I/O packet is received.	0 - 0xFF [x 100 ms]	0xFF
RP	I/O Settings (I/O Line Passing)	RSSI PWM Timer. Set/Read PWM timer register. Set the duration of PWM (pulse width modulation) signal output on the RSSI pin. The signal duty cycle is updated with each received packet and is shut off when the timer expires.	0 - 0xFF [x 100 ms]	0x28 (40d)

\* Firmware version in which the command was first introduced (firmware versions are numbered in hexadecimal notation.)

## Diagnostics

Table 3-07. XBee/XBee-PRO Commands - Diagnostics

AT Command	Command Category	Name and Description	Parameter Range	Default
VR	Diagnostics	Firmware Version. Read firmware version of the RF module.	0 - 0xFFFF (read-only)	Factory-set
VL (v1.x80*)	Diagnostics	Firmware Version - Verbose. Read detailed version information (including application build date, MAC, PHY and bootloader versions).	-	-
HV (v1.x80*)	Diagnostics	Hardware Version. Read hardware version of the RF module.	0 - 0xFFFF (read-only)	Factory-set
DB	Diagnostics	Received Signal Strength. Read signal level [in dB] of last good packet received (RSSI). Absolute value is reported. (For example 0x58 = -88 dBm). Reported value is accurate between -40 dBm and RX sensitivity.	0 - 0x64 (read-only)	-
EC (v1.x80*)	Diagnostics	CCA Failures. Reset/Read count of CCA (Clear Channel Assessment) failures. This parameter value increments when the module does not transmit a packet because it detected energy above the CCA threshold level set with CA command. This count saturates at its maximum value. Set count to "0" to reset count.	0 - 0xFFFF	-
EA (v1.x80*)	Diagnostics	ACK Failures. Reset/Read count of acknowledgment failures. This parameter value increments when the module expires its transmission retries without receiving an ACK on a packet transmission. This count saturates at its maximum value. Set the parameter to "0" to reset count.	0 - 0xFFFF	-
ED (v1.x80*)	Diagnostics	Energy Scan. Send 'Energy Detect Scan' ED parameter determines the length of scan on each channel. The maximal energy on each channel is returned and each value is followed by a carriage return. Values returned represent detected energy levels in units of -dBm. Actual scan time on each channel is measured as $Time = [(2 \cdot SD) \cdot 15.36] ms$ . Total scan time is this time multiplied by the number of channels to be scanned.	0 - 6	-

\* Firmware version in which the command was first introduced (firmware versions are numbered in hexadecimal notation.)

## AT Command Options

Table 3-08. XBee/XBee-PRO Commands - AT Command Options

AT Command	Command Category	Name and Description	Parameter Range	Default
CT	AT Command Mode Options	Command Mode Timeout. Set/Read the period of inactivity (no valid commands received) after which the RF module automatically exits AT Command Mode and returns to Idle Mode.	2 - 0xFFFF [x 100 ms]	0x64 (100d)
CN	AT Command Mode Options	Exit Command Mode. Explicitly exit the module from AT Command Mode.	-	--
AC (v1.xA0*)	AT Command Mode Options	Apply Changes. Explicitly apply changes to queued parameter value(s) and re-initialize module.	-	--
GT	AT Command Mode Options	Guard Times. Set required period of silence before and after the Command Sequence Characters of the AT Command Mode Sequence (GT+CC+GT). The period of silence is used to prevent inadvertent entrance into AT Command Mode.	2 - 0x0CE4 [x 1 ms]	0x3E8 (1000d)
CC	AT Command Mode Options	Command Sequence Character. Set/Read the ASCII character value to be used between Guard Times of the AT Command Mode Sequence (GT+CC+GT). The AT Command Mode Sequence enters the RF module into AT Command Mode.	0 - 0xFF	0x2B (* ASCII)

\* Firmware version in which the command was first introduced (firmware versions are numbered in hexadecimal notation.)

