

**ฉบับทดสอบกลาง พระจอมเกล้าลาดกระบัง**

ระบบควบคุมอุปกรณ์ไฟฟ้าด้วยวิธีการ FSK

Electrical appliance controlled system by FSK



เลขที่.....  
เลขทะเบียน..... 83223  
วัน, เดือน, ปี..... 6 ส.ค. 2551

b.119kk403

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

ภาควิชาวิศวกรรมสารสนเทศ

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2550

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**ELECTRICAL APPLIANCE CONTROLLED SYSTEM BY FSK**

**BY**

**Mr.WATCHARA LAITHONG**

**Mr.WITTAWAT PRATEEPAVANIT**



**A PROJECT SUBMITTED IN PARTIAL FULFILLMENT OF  
THE REQUIREMENT FOR THE DEGREE OF  
BACHELOR IN DEPARTMENT OF INFORMATION ENGINEERING  
FACULTY OF ENGINEERING  
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG**

**2007**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อปริญญานิพนธ์ ระบบควบคุมอุปกรณ์ไฟฟ้าด้วยวิธี FSK  
Electrical appliance controlled system by FSK

นักศึกษา นายวัชร ไล่ทอง รหัสนักศึกษา 47012137  
นายวิวัฒน์ ประทีปวัฒน์ รหัสนักศึกษา 47012140

อาจารย์ที่ปรึกษา อาจารย์สรพงษ์ วชิรรัตนพรกุล


ระดับการศึกษา ปริญญาตรีวิศวกรรมศาสตรบัณฑิต  
สาขาวิศวกรรมสารสนเทศ

ภาควิชา วิศวกรรมสารสนเทศ

ปีการศึกษา 2550

-----

ปริญญานิพนธ์ฉบับนี้ได้รับความเห็นชอบจากอาจารย์ที่ปรึกษาเป็นที่เรียบร้อยแล้ว

  
.....  
(อาจารย์สรพงษ์ วชิรรัตนพรกุล)

อาจารย์ที่ปรึกษา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อปริญญานิพนธ์	ระบบควบคุมอุปกรณ์ไฟฟ้าด้วยวิธี FSK	
	Electrical appliance controlled system by FSK	
นักศึกษา	นายวัชร ไล่ทอง	รหัสนักศึกษา 47012137
	นายวิวัฒน์ ประทีปวิช	รหัสนักศึกษา 47012140
อาจารย์ที่ปรึกษา	อาจารย์สรพงษ์ วชิรรัตนพรกุล	
ระดับการศึกษา	ปริญญาตรีวิศวกรรมศาสตรบัณฑิต	
	สาขาวิศวกรรมสารสนเทศ	
ภาควิชา	วิศวกรรมสารสนเทศ	
ปีการศึกษา	2550	

### บทคัดย่อ

ในปัจจุบันนี้เกือบทุกแห่งมีกระแสไฟฟ้าใช้อย่างทั่วถึงไม่ว่าจะเป็นที่อยู่อาศัย อาคารสำนักงาน ร้านค้าต่างๆก็จะต้องทำการเชื่อมต่อสายไฟฟ้าภายในอาคารด้วยกันทั้งสิ้น ทำให้เกิดเป็นโครงข่ายไฟฟ้าเอซี (AC Line Network) สามารถเป็นทางเดินของสัญญาณข้อมูลได้ จึงเกิดแนวคิดในการสร้างระบบควบคุมอุปกรณ์ไฟฟ้าด้วยวิธีการ FSK ควบคุมผ่านไปทางสายไฟฟ้า AC 220 V แบบเฟสเดียว ภายในบ้าน ทำให้การควบคุมการเปิด-ปิดเครื่องใช้ไฟฟ้ามีประสิทธิภาพมากขึ้น เกิดความสะดวกในการใช้งาน แก้ไขปัญหาการเปิดเครื่องใช้ไฟฟ้าทิ้งไว้ได้ ทำให้ใช้พลังงานไฟฟ้าได้เกิดประโยชน์สูงสุด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**Project Title** Electrical appliance controlled system by FSK  
**Student** Mr.Watchara Laithong ID.47012137  
Mr.Wittawat Prateepavanit ID.47012140  
**Advisor** Mr.Sorapong Wachirattanapomkul  
**Graduate Level** Bachelor Degree of Information Engineering  
**Department** Information Engineering  
**Academic Year** 2007

## ABSTRACT

Normally the on off switch of an electric appliance is designed to be attached to the appliance which makes the control of the appliance is rather limited and inconvenient. Actually we can design to have all on off switches of several appliances in one same control area. Today electricity is essential for every house, office and shop. In wiring the electric wire, the AC Line Network is usually needed. The usefulness of an electric wire is not only for transmitting the electricity but also can transmit data signal. Such concept brings to the idea of creating a system to support the control panel of electric appliances by using FSK method, from which the control panel consists of a computer and the control circuit to transmit the control message through AC 220 V wire. The target area will be equipped with a circuit to receive instruction through the electric wire to turn on or off the appliance. Message from the computer at the terminal will also be transmitted to the destination. Most important is this method can solve the problem of leaving the appliance unswitch off, resulting the optimum of electricity consumption and the reservation of the natural resources can be fully achieved.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## กิตติกรรมประกาศ

ปริญญานิพนธ์ฉบับนี้สำเร็จลงได้ด้วยดี ก็ด้วยการสนับสนุนจากผู้มีพระคุณหลายท่าน โดยทางผู้จัดทำขอกราบขอบพระคุณ คุณพ่อ คุณแม่ ที่ให้การอุปการะเลี้ยงดูให้การศึกษา อีกทั้งยังคอยเป็นกำลังใจให้กับผู้จัดทำเสมอมา ขอกราบขอบพระคุณ อาจารย์สรพงษ์ วัชรรัตนพรกุล อาจารย์ที่ปรึกษาที่ให้ความเมตตากรุณา อีกทั้งยังคอยให้คำแนะนำแก่ผู้จัดทำมาโดยตลอด พร้อมทั้งอาจารย์ทุกท่านที่ได้ประสิทธิประสาทความรู้แก่ผู้จัดทำ และขอขอบคุณเพื่อนๆทุกท่านที่เป็นกำลังใจ และให้การช่วยเหลือทุกอย่างตลอดการทำปริญญานิพนธ์ฉบับนี้

นายวัชระ ใต้ทอง

นายวิวัฒน์ ประทีปวนิช

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# สารบัญ

เรื่อง	หน้า
บทคัดย่อภาษาไทย	ก
ABSTRACT	ข
กิตติกรรมประกาศ	ค
สารบัญ	ง
สารบัญรูป	ช
สารบัญตาราง	ฉ
<b>บทที่ 1 บทนำ</b>	<b>1</b>
1.1 ความเป็นมาและความสำคัญของปัญญานិพนธ์	1
1.2 วัตถุประสงค์	2
1.3 ขอบเขตของปัญญานิพนธ์	2
1.4 ประโยชน์ที่คาดว่าจะได้รับ	2
1.5 ขั้นตอนการดำเนินงาน	3
1.6 ส่วนประกอบของปัญญานิพนธ์	4
<b>บทที่ 2 ทฤษฎีที่เกี่ยวข้อง</b>	<b>5</b>
2.1 ทฤษฎีเกี่ยวกับไมโครคอนโทรลเลอร์ (MCS-51)	5
2.1.1 คุณสมบัติของ ไมโครคอนโทรลเลอร์เบอร์ AT89C51ED2	5
2.1.2 ลักษณะการจัดการภายนอกของ MCS-51	6
2.1.3 การจัดการหน่วยความจำ	9
2.1.4 รีจิสเตอร์หน้าที่พิเศษ (SFR)	10
2.2 การส่งข้อมูลแบบอนุกรม (Serial Transmission)	10
2.2.1 การเชื่อมต่อแบบอนุกรม	11
2.2.2 วิธีการถ่ายโอนข้อมูล	11
2.2.3 รูปแบบของการติดต่อสื่อสารแบบอนุกรม	12

เอกสารนี้เป็นเอกสาร 2.2.4 ความเร็วในการส่งถ่ายโอนข้อมูลแบบอนุกรม ไม่น้อยกว่าให้นำไปใช้ประโยชน์ได้ 13 การค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญ(ต่อ)

เรื่อง	หน้า
2.2.5 การสื่อสารแบบอะซิงโครนัส	13
2.2.6 การสื่อสารแบบซิงโครนัส	14
2.2.7 ระยะเวลาและอัตราการส่งข้อมูล	14
2.2.8 การแปลงข้อมูลแบบขนานเป็นแบบอนุกรม	16
2.2.9 บิตเริ่มต้นและบิตสุดท้าย	17
2.2.10 การเข้ารหัสและถอดรหัส	17
2.3 ทฤษฎีการเข้ารหัสแบบ FSK (Frequency Shift Keying)	20
2.3.1 การจัดสัญญาณ FSK	20
2.3.2 การส่งสัญญาณ FSK	21
2.3.3 การรับสัญญาณ FSK	22
2.3.4 วงจรสร้างสัญญาณ	23
2.3.5 คุณลักษณะสำคัญของไอซีเบอร์ XR2207	23
2.3.6 การประยุกต์ใช้งาน	23
2.3.7 โครงสร้างของไอซีเบอร์ XR2207	24
2.3.8 ลักษณะการจัดขาของไอซีเบอร์ XR2207	24
2.3.9 การใช้งานไอซีเบอร์ XR2207	25
2.4 สายส่งกำลังไฟฟ้า	27
<b>บทที่ 3 การออกแบบปริญญานิพนธ์</b>	<b>28</b>
3.1 การสร้างและการออกแบบวงจร	28
3.1.1 การออกแบบวงจรเข้ารหัสอนุกรม	28
3.1.2 การออกแบบวงจรถอดรหัสอนุกรม	30
3.1.3 การออกแบบภาครับการรับส่งแบบ FSK	31
3.2 ส่วนของโปรแกรมควบคุมอุปกรณ์ไฟฟ้า	39
3.3 ไมโครคอนโทรลเลอร์	41

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญ(ต่อ)

เรื่อง	หน้า
<b>บทที่ 4 ผลการทดลอง</b>	42
4.1 การทดลองภาคส่ง	42
4.1.1 วงจรภาคส่งทั้งหมด	42
4.1.2 ผลการทดลองของภาคส่ง	43
4.2 การทดลองภาครับ	48
4.2.1 วงจรภาครับทั้งหมด	48
4.2.2 ผลการทดลองของภาครับ	49
4.3 การทดสอบระบบควบคุมอุปกรณ์ไฟฟ้าด้วยวิธี FSK	52
4.3.1 ระบบควบคุมอุปกรณ์ไฟฟ้าด้วยวิธี FSK	52
4.3.2 ผลการทดลอง	55
<b>บทที่ 5 บทวิจารณ์และบทสรุป</b>	57
5.1 บทสรุป	57
5.2 ปัญหาและอุปสรรคในการทำงาน	58
5.3 ข้อเสนอแนะ	58
<b>บรรณานุกรม</b>	59
ภาคผนวก ก. คู่มือการติดตั้งระบบ	60
ภาคผนวก ข. คู่มือการใช้งาน	62
ภาคผนวก ค. วงจรและแผ่นลายวงจร	65
ภาคผนวก ง. Data sheet	68

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญรูป

รูปที่	หน้า
รูปที่ 1.1 ระบบการเปิด-ปิดอุปกรณ์ไฟฟ้าแบบเก่า	1
รูปที่ 1.2 ขอบเขตของปริญญาโท	2
รูปที่ 2.1 โครงสร้างภายในของ MCS-51	6
รูปที่ 2.2 ลักษณะการจัดขาภายนอกของ MCS-51 เบอร์ AT89C51ED2	6
รูปที่ 2.3 การส่งข้อมูลแบบอนุกรม	11
รูปที่ 2.4 รูปแบบของการส่งข้อมูล	12
รูปที่ 2.5 สัญญาณการสื่อสารแบบอะซิงโครนัส	13
รูปที่ 2.6 การส่งข้อมูลแบบอนุกรมและแบบขนาน	15
รูปที่ 2.7 การส่งข้อมูล	16
รูปที่ 2.8 การแปลงข้อมูลแบบขนานเป็นแบบอนุกรม	17
รูปที่ 2.9 ลักษณะการจัดขาของไอซีเบอร์ MC145026 และ MC145027	17
รูปที่ 2.10 วงจรภายในไอซีเบอร์ MC145026	19
รูปที่ 2.11 วงจรภายในของไอซีเบอร์ MC145027	19
รูปที่ 2.12 Timing Diagram ของ MC145027	20
รูปที่ 2.13 การส่งสัญญาณ Binary FSK	21
รูปที่ 2.14 บล็อกไดอะแกรมของ PLL-FSK Demodulator	22
รูปที่ 2.15 โครงสร้างภายในของไอซีเบอร์ XR2207	24
รูปที่ 2.16 การจัดขาไอซีเบอร์ XR2207	24
รูปที่ 2.17 โครงสร้างของการควบคุมการออสซิลเลเตอร์ความถี่	26
รูปที่ 2.18 สายไฟฟ้ารูปแบบต่างๆ	27
รูปที่ 3.1 การต่อวงจรเข้ารหัสอนุกรม	29
รูปที่ 3.2 สัญญาณการเข้ารหัสอนุกรมไอซี MC145026	30
รูปที่ 3.3 การต่อวงจรถอดรหัสอนุกรม	31
รูปที่ 3.4 วงจรเปลี่ยนสัญญาณดิจิตอลเป็นสัญญาณ FSK	33
รูปที่ 3.5 การออกแบบวงจรภาคกราวด์	34
รูปที่ 3.6 วงจรรวมสัญญาณ	35

## สารบัญรูป(ต่อ)

รูปที่	หน้า
รูปที่ 3.7 วงจรกรองความถี่แบบแบนด์พาสฟิวเตอร์	36
รูปที่ 3.8 ชุดรีเจนเนอเรตและปรับระดับแรงดันของสัญญาณ	37
รูปที่ 3.9 วงจรต่อใช้งานไอซีเบอร์ LM567CN	37
รูปที่ 3.10 วงจรแลทซ์	38
รูปที่ 3.11 โปรแกรมสำหรับควบคุมอุปกรณ์ไฟฟ้า	39
รูปที่ 3.12 Flowchart ของโปรแกรมควบคุมอุปกรณ์ไฟฟ้า	40
รูปที่ 3.13 Flowchart การทำงานของไมโครคอนโทรลเลอร์	41
รูปที่ 4.1 MCS-51	42
รูปที่ 4.2 วงจรภาคส่ง	42
รูปที่ 4.3 วงจรและสัญญาณที่ได้จากวงจรเข้ารหัสอนุกรม	43
รูปที่ 4.4 วงจรและสัญญาณที่ได้จากวงจรถอดรหัสความถี่ FSK	44
รูปที่ 4.5 ค่าความถี่ของสัญญาณบิต 1 บิต 0	45
รูปที่ 4.6 วงจรและสัญญาณที่ได้จากวงจรแยกแกวัดภาคส่ง	46
รูปที่ 4.7 วงจรและสัญญาณที่ได้จากวงจรรวมสัญญาณ	47
รูปที่ 4.8 วงจรภาครับ	48
รูปที่ 4.9 วงจร Relay	48
รูปที่ 4.10 วงจรและสัญญาณที่ได้จากวงจรกรองสัญญาณ	49
รูปที่ 4.11 วงจรและสัญญาณที่ได้จากวงจรรวมแกวัดภาครับ	50
รูปที่ 4.12 วงจรและสัญญาณที่ได้จากวงจรแลทซ์	51
รูปที่ 4.13 โปรแกรมที่ใช้ในการควบคุมอุปกรณ์ไฟฟ้า	52
รูปที่ 4.14 ชิ้นงานภาคส่ง	53
รูปที่ 4.15 ชิ้นงานภาครับ	54
รูปที่ 4.16 แสดงสถานะ การเปิดอุปกรณ์ไฟฟ้าตัวที่ 1 ที่เปิดเรียบร้อยแล้ว	55
รูปที่ 4.17 Addressที่ได้จากการสั่งงาน โปรแกรม	56
รูปที่ 4.18 การเปิดไฟตามคำสั่ง	56

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญตาราง

ตารางที่	หน้า
ตารางที่ 1.1 ขั้นตอนการดำเนินงาน	3
ตารางที่ 2.1 ลอจิกอินพุตที่ใช้ควบคุมการออกซิเลเตอร์ความถี่	25
ตารางที่ 3.1 ความสัมพันธ์ระหว่างขาสภาวะลอจิกกับความถี่	32



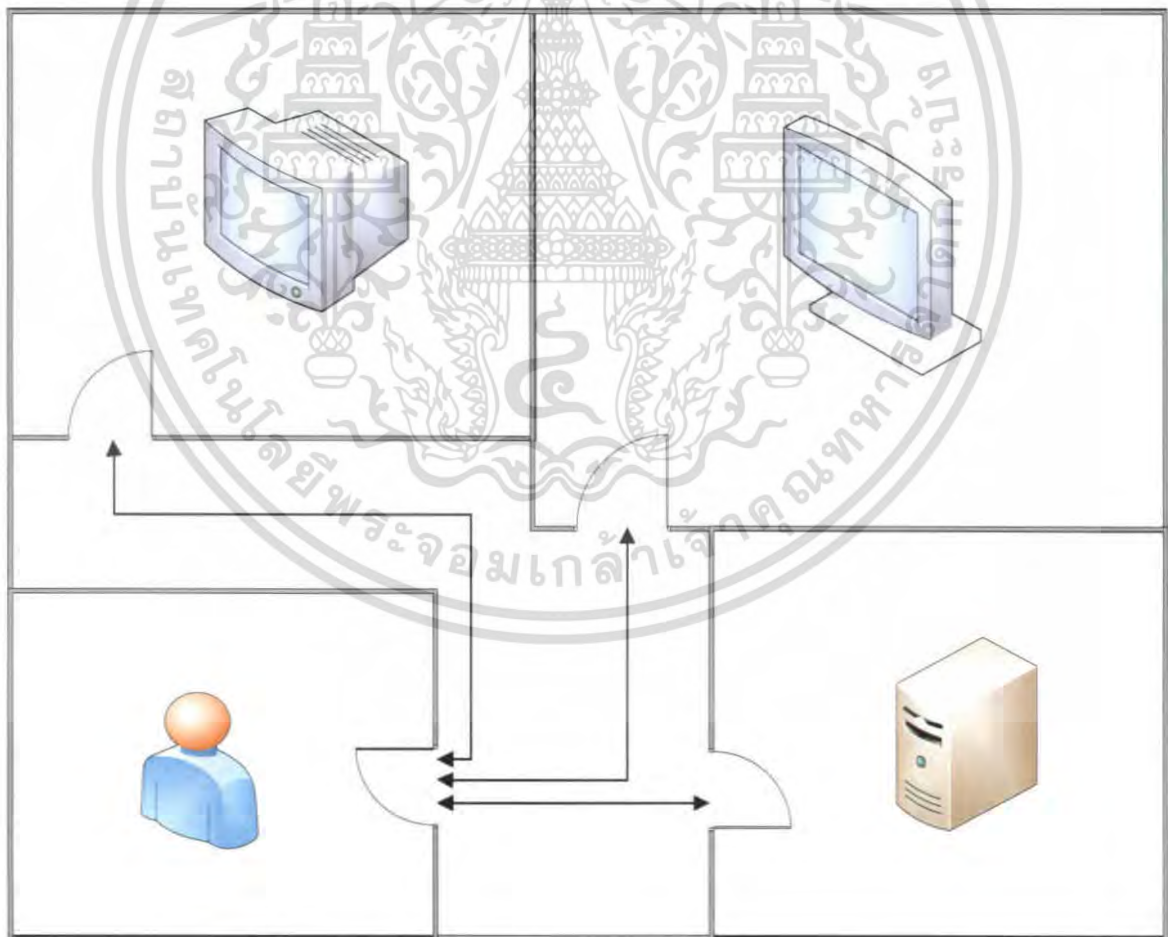
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# บทที่ 1

## บทนำ

### 1.1 ความเป็นมาและความสำคัญของปัญหานี้

ในปัจจุบันนี้เกือบทุกแห่งมีกระแสไฟฟ้าใช้อย่างทั่วถึงไม่ว่าจะเป็นที่อยู่อาศัย อาคารสำนักงาน ร้านค้าต่างๆก็จะต้องทำการเชื่อมต่อสายไฟฟ้าภายในอาคารด้วยกันทั้งสิ้น ซึ่งทำให้เกิดเป็นโครงข่ายไฟฟ้า AC (AC Line Network) จึงทำให้เห็นคุณสมบัติของสายไฟฟ้าที่นอกจากจะเป็นทางเดินของกระแสไฟฟ้าที่ใช้ภายในอาคารแล้ว ในขณะเดียวกันก็ยังสามารถเป็นทางเดินของสัญญาณข้อมูลได้อีกด้วย จึงเกิดแนวความคิดการทำปัญหานี้ขึ้นมา



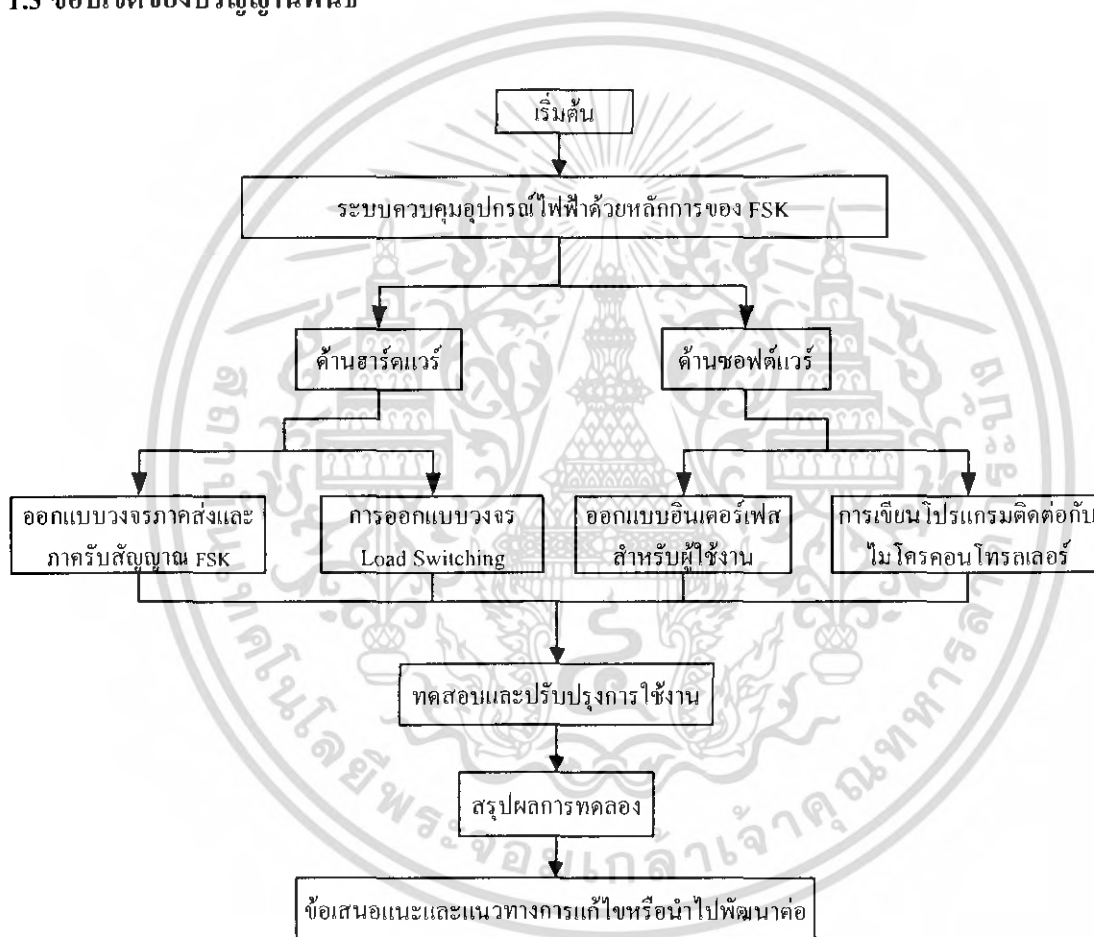
รูปที่ 1.1 ระบบการเปิด-ปิดอุปกรณ์ไฟฟ้าแบบเก่า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 1.2 วัตถุประสงค์

1. ศึกษาหลักการและการนำไปใช้งานของ FSK ในการควบคุมอุปกรณ์ไฟฟ้าผ่านสายไฟ AC
2. เพื่อศึกษาและพัฒนาระบบเขียนโปรแกรม
3. เพื่อควบคุมการใช้พลังงานไฟฟ้าได้อย่างมีประสิทธิภาพและลดค่าใช้จ่าย

## 1.3 ขอบเขตของปริญญานิพนธ์



รูปที่ 1.2 ขอบเขตของปริญญานิพนธ์

## 1.4 ประโยชน์ที่คาดว่าจะได้รับ

1. ประหยัดค่าใช้จ่ายจากค่าไฟฟ้าที่เกิดจากการเปิดเครื่องใช้ไฟฟ้าทิ้งไว้
2. เพิ่มความสะดวกในการเปิดปิดเครื่องใช้ไฟฟ้า
3. สามารถควบคุมเครื่องใช้ไฟฟ้าได้หลายๆ เครื่องจากที่เดียว

เอกสารนี้สามารถส่งข้อมูลและคำสั่งผ่านสายไฟฟ้า 220 V ได้เท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 1.5 ขั้นตอนการดำเนินงาน

ตารางที่ 1.1 ขั้นตอนการดำเนินงาน

ขั้นตอนที่	วิธีการดำเนินงาน	ระยะเวลาการดำเนินงาน													
		มิถุนายน 50	กรกฎาคม 50	สิงหาคม 50	กันยายน 50	ตุลาคม 50	พฤศจิกายน 50	ธันวาคม 50	มกราคม 50	กุมภาพันธ์ 50	มีนาคม 50				
1.	ศึกษาทฤษฎีที่เกี่ยวข้อง	↔													
2.	ออกแบบฮาร์ดแวร์ในส่วนของวงจรภาคส่งและภาครับสัญญาณ FSK		↔												
3.	บัดกรีวงจรที่ออกแบบไว้ลงบนบอร์ดไขปลา			↔											
4.	ทดสอบและแก้ไขวงจรขั้นต้น			↔											
5.	จัดทำเอกสารปริศยานิพนธ์ของภาคเรียนที่ 1			↔											
6.	ออกแบบวงจร Switching Load					↔									
7.	ออกแบบอินเตอร์เฟซสำหรับใช้งาน				↔										
8.	เขียนโปรแกรมควบคุมการทำงานโดยใช้ภาษา C				↔										
9.	ออกแบบแผ่นลายวงจร PCB โดยใช้โปรแกรมProtel 99SE และกัดแผ่นปริ๊นของวงจรทั้งหมด								↔						
10.	ทดสอบการทำงานของระบบ										↔				
11.	จัดทำเอกสารปริศยานิพนธ์ฉบับสมบูรณ์												↔		

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 1.6 ส่วนประกอบของปริญญาโท

ปริญญาโทฉบับนี้ได้แบ่งเนื้อหาออกเป็น 5 บทด้วยกันคือ

บทที่ 1 กล่าวถึงความเป็นมาและความสำคัญของปริญญาโท วัตถุประสงค์ของ  
โครงการส่วนประกอบในโครงการ ขอบเขตของปริญญาโท ผลที่คาดว่าจะได้รับ

บทที่ 2 กล่าวถึงทฤษฎีที่ใช้ในปริญญาโท

บทที่ 3 การออกแบบปริญญาโท อันได้แก่ ไมโครคอนโทรลเลอร์ การส่งข้อมูลแบบ  
อนุกรม ทฤษฎีการเข้ารหัสแบบ FSK สายส่งกำลังไฟฟ้า

บทที่ 4 ผลการทดสอบ

บทที่ 5 บทสรุป อันเป็นบทสุดท้ายที่สรุปถึงการทำปริญญาโท ปัญหาที่เกิดขึ้น และ  
แนวทางในการพัฒนาต่อไป



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 2

### ทฤษฎีที่เกี่ยวข้อง

ในบทที่ 2 นี้จะเป็นการรวบรวมทฤษฎีต่างๆ ที่เกี่ยวข้องกับปริญญานิพนธ์ เพื่อใช้ในการประกอบการดำเนินงาน ซึ่งแต่ละทฤษฎีเป็นสิ่งที่จำเป็นที่จะต้องทราบในเบื้องต้น ก่อนที่จะลงมือออกแบบหรือสร้างวงจร เพื่อให้การทำงานสำเร็จตามความต้องการ

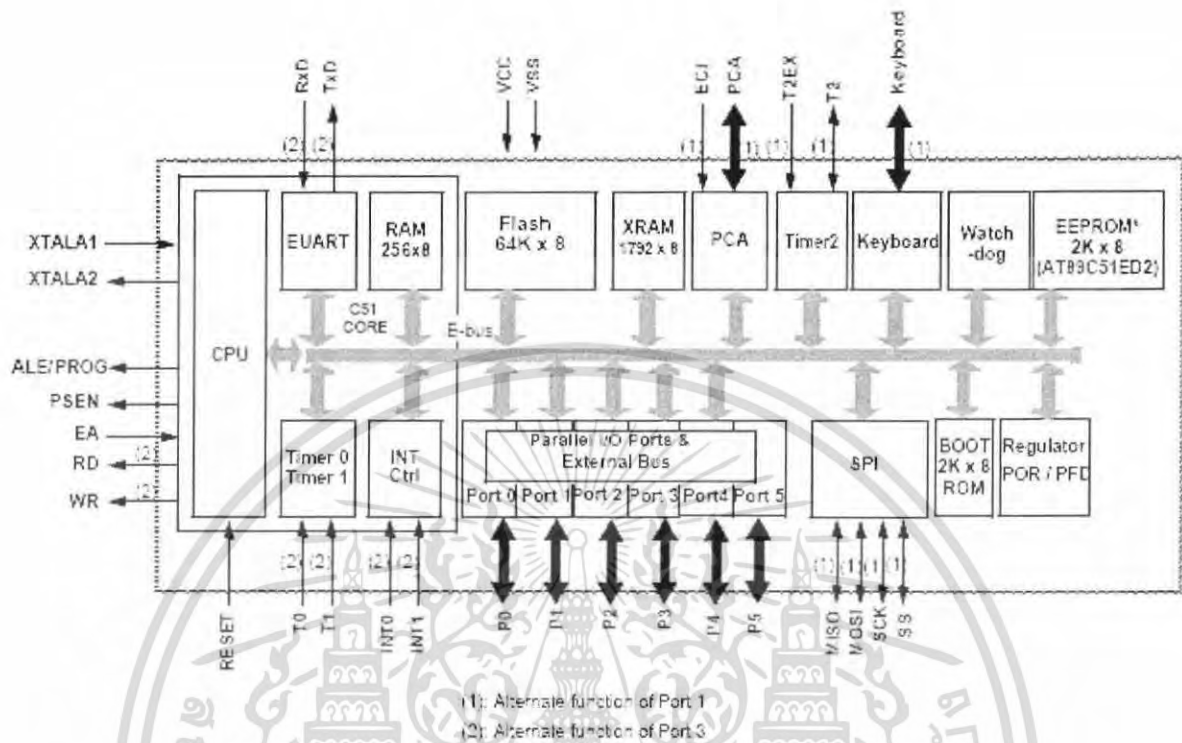
#### 2.1 ทฤษฎีเกี่ยวกับไมโครคอนโทรลเลอร์ (MCS-51)

AT89C51ED2 เป็น ไมโครคอนโทรลเลอร์ในตระกูล MCS-51 ขนาด 40 Pin ของ ATMEL เป็น MCU ประจําบอร์ด โดย MCU รุ่นนี้จะบรรจุอยู่ในตัวถังแบบ DIP40 และจุดเด่น คือ เรื่องของความเร็วในการประมวลผล ที่สามารถทำงานได้ด้วยความถี่สูงสุด 60MHz ที่ 12 Clock/1 Machine Cycle นอกจากนี้แล้วยังมีความเพียบพร้อมด้วยอุปกรณ์พื้นฐานต่างๆ ที่จำเป็นต่อการใช้งาน ไม่ว่าจะเป็นหน่วยความจำสำหรับเก็บข้อมูลแบบ EEPROM ขนาด 2 KB หรือหน่วยความจำใช้งานแบบ RAM 1.792 KB ส่วนในด้านของอุปกรณ์ Peripheral นั้นก็นับว่าครบถ้วนเหมาะแก่การนำไปประยุกต์ใช้งานเกี่ยวกับการควบคุมและประมวลผลต่างๆ ได้เป็นอย่างดี โดยจะมีทั้ง SPI UART Watchdog Timer/Counter และ PWM เป็นต้น โดยการออกแบบโครงสร้างของบอร์ดนั้นจะเน้นเรื่องขนาดของบอร์ดให้มีขนาดเล็กเพื่อให้ง่ายต่อการนำไปประยุกต์ใช้งาน และสะดวกต่อการพัฒนาโปรแกรม

##### 2.1.1 คุณสมบัติของ ไมโครคอนโทรลเลอร์เบอร์ AT89C51ED2

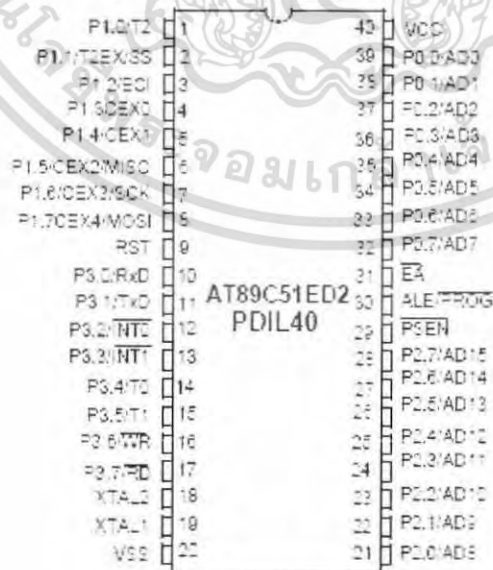
- มีหน่วยความจำ Flash สำหรับเขียนโปรแกรมขนาด 64KB
- มี EEPROM ขนาด 2KB สำหรับเก็บข้อมูล และสามารถเขียนซ้ำได้กว่า 1 ล้านครั้ง
- มีพอร์ต I/O ขนาด 8 บิต จำนวน 4 พอร์ต (P0, P1, P2 และ P3)
- มี RAM ใช้งาน 1.792 KB เพียงพอต่อการใช้งาน
- มีวงจรสื่อสารอนุกรม UART จำนวน 1 พอร์ต และมีวงจรสื่อสาร SPI จำนวน 1 พอร์ต
- มีวงจร Timer/Counter ขนาด 16 บิต จำนวน 3 ชุด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.1 โครงสร้างภายในของ MCS-51

2.1.2 ลักษณะการจัดการขาภายนอกของ MCS-51



เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้สำหรับครูอาจารย์ที่สนใจเพื่อการศึกษาเท่านั้น ไม่สามารถนำข้อมูลไปใช้ประโยชน์ด้านการค้า  
 รูปที่ 2.2 ลักษณะการจัดการขาภายนอกของ MCS-51 เบอร์ AT89C51ED2  
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 2.2 แสดงการจัดขาตามลักษณะตามลักษณะภายนอกของไมโครคอนโทรลเลอร์ MCS-51 จะมีซึ่งจะมีการแบ่งกลุ่มการจัดการขาของไมโครคอนโทรลเลอร์ MCS-51 ออกเป็น 4 กลุ่มด้วยกัน คือ

1. กลุ่มขาแหล่งจ่ายไฟเลี้ยง และสัญญาณนาฬิกา
2. กลุ่มขาสำหรับการอ้างตำแหน่งและรับส่งข้อมูล
3. กลุ่มขาที่ใช้ในการควบคุม
4. กลุ่มขาพอร์ตใช้งานแบบขนานและอนุกรม

พอร์ตใช้งานบางพอร์ตจะทำหน้าที่ได้สองหน้าที่ขึ้นอยู่กับการทำงานด้วยโปรแกรม (Software) หรือการติดตั้งฮาร์ดแวร์ (Hardware) เช่นพอร์ต 0 จะมีหน้าที่ในการอ้างแอดเดรส และอ่านข้อมูลจาก EEPROM ภายนอกหรือจะทำหน้าที่เป็นกลุ่มพอร์ตแบบขนาน I/O ปกติใน MCU ตัวนั้นจะมี EEPROM ภายในตัวเป็นต้น

#### ขาที่สำคัญของไมโครคอนโทรลเลอร์ MCS-51

1. ขา  $V_{CC}$  เป็นขารับแรงดันไฟกระแสตรง +5 Vdc
2. ขา GND เป็นกราวด์
3. พอร์ต 0 (Port 0) มี 8 บิต ได้แก่ บิต P0.0 - P0.7 เป็นพอร์ตอินพุตแบบ 2 ทิศทาง สำหรับใช้งานทั่วไปโดยถ้าใช้งานเป็นอินพุตต้องทำการเซตค่าเป็น 1 ไปยังพอร์ตเมื่อต้องการใช้งานพอร์ตนั้นทั้งพอร์ตเป็นอินพุต ถ้าต้องการใช้งานแต่ละพอร์ตในระดับบิต ก็จะสามารถทำได้โดยเซตค่า 1 ไปแต่ละบิตที่ต้องการใช้งานเป็นพอร์ตอินพุตระดับบิต เพื่อกำหนดให้ขาพอร์ตหรืออินแต่ละบิตนั้นอยู่ในสถานะปล่อยลอย (float) ซึ่งในสถานะนี้เองที่นำมาใช้เป็นพอร์ตอินพุตอิมพีแดนซ์สูงได้ นอกจากนี้พอร์ตนี้จะใช้งานเป็นพอร์ตอินพุตเอาท์พุตแล้วมันยังถูกใช้งานในการติดต่อกับหน่วยความจำภายนอก (EEPROM, RAM) ได้อีกด้วย โดยทำหน้าที่ในการกำหนดแอดเดรสไบต์ต่ำ (A0-A7) ซึ่งจะใช้งานเป็นมัลติเพล็กซ์สำหรับการรับส่งข้อมูลขนาด 8 บิต (D0-D7)
4. พอร์ต 1 (Port 1) มี 8 บิต ได้แก่ บิต P1.0 - P1.7 เป็นพอร์ตอินพุตแบบ 2 ทิศทาง สำหรับใช้งานทั่วไปโดยถ้าใช้งานเป็นอินพุตพอร์ต หรืออินพุตในระดับบิตสามารถกระทำได้โดยวิธีเดียวกันกับพอร์ต 0 ข้างต้น
5. พอร์ต 2 (Port 2) มี 8 บิต ได้แก่ บิต P2.0 - P2.7 เป็นพอร์ตอินพุตแบบ 2 ทิศทาง สำหรับใช้งานทั่วไปโดยถ้าใช้งานเป็นอินพุตพอร์ต หรืออินพุตในระดับบิตสามารถกระทำได้โดยวิธีเดียวกันกับพอร์ต 0 นอกจากนี้พอร์ตนี้จะใช้งานเป็นพอร์ตอินพุต

เอกสารนี้เป็นเอกสารที่เผยแพร่ทางอินเทอร์เน็ตโดยไม่คิดค่าลิขสิทธิ์ในการนำเอกสารนี้ไปใช้โดยไม่ผ่านการคัดค้าน  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- เอาท์พุท แล้วมันยังถูกใช้งานในการติดต่อกับหน่วยความจำภายนอก(EEPROM RAM) ได้อีกด้วย โดยทำหน้าที่ในการกำหนดแอดเดรสไบต์สูง(A8-A15)
6. พอร์ต 3 (Port 3) มี 8 บิต ได้แก่บิต P3.0 – P3.7 เป็นพอร์ตอินพุตแบบ 2 ทิศทาง สำหรับใช้งานทั่วไปโดยถ้าใช้งานเป็นอินพุตพอร์ต หรืออินพุตในระดับบิตสามารถกระทำได้โดยวิธีเดียวกันกับพอร์ต 0 ข้างต้นเช่นเดียวกับพอร์ต 0 นอกจากการใช้งานเป็นพอร์ตอินพุตเอาท์พุท แล้วมันยังถูกใช้งานในหน้าที่พิเศษต่างๆ
  7. รีเซ็ต (RST) ใช้สำหรับการรีเซ็ตการทำงานของไมโครคอนโทรลเลอร์ โดยการรีเซ็ตต้องคงสถานะ high อย่างน้อยนาน 2 Machine Cycle ในขณะที่ออสซิลเลเตอร์ยังทำงานอยู่
  8. ขา ALE/PROG เป็นขาสัญญาณเพื่อทำหน้าที่การควบคุมการ LATCH ค่าตำแหน่งแอดเดรสไบต์ต่ำ (Address Latch Enable) เมื่อต้องการติดต่อกับหน่วยความจำภายนอก นอกจากนี้ขานี้ยังทำหน้าที่เป็นอินพุต รับพัลส์ในการ โปแกรม (Program Pulse Input) ในส่วนของหน่วยความจำ EEPROM สำหรับไมโครคอนโทรลเลอร์ตระกูล MCS-51 มีหน่วยความจำโปแกรมภายในเป็น EEPROM
  9. ขา PSEN(Program Store Enable) ทำหน้าที่เป็นสัญญาณ STROP เพื่ออ่านคำสั่งจากหน่วยความจำโปแกรมภายนอก เมื่อไมโครคอนโทรลเลอร์ประมวลผลคำสั่งจากหน่วยความจำภายนอก ขานี้จะส่งสัญญาณสโตรบจำนวน 2 ครั้ง ในแต่ละ Machine Cycle แต่ในขณะที่ติดต่อกับหน่วยความจำข้อมูลภายนอกจะไม่ส่งสัญญาณสโตรบแต่อย่างใด
  10. ขา EA/VCC(External Access Enable/VCC) เป็นขาสำหรับเลือกใช้หน่วยความจำโปแกรมภายนอกภายใน หรือจากภายนอกโดยมีสถานะเป็น 0 และ 1 จะหมายถึงการให้ไมโครคอนโทรลเลอร์ รับคำสั่งจากหน่วยความจำภายนอก และภายในตามลำดับ อย่างไรก็ตามถ้าบิตป้องกัน(Security Bit) ในหน่วยความจำ EEPROM ถูกโปแกรมไว้ ไมโครคอนโทรลเลอร์จะไม่รับคำสั่งจากหน่วยความจำภายนอกเลย นอกจากนี้ขานี้ยังทำหน้าที่รับแรงดันไฟสำหรับโปแกรม (VCC) ขนาด 12 โวลต์ เพื่อใช้ระหว่างการโปแกรมหน่วยความจำโปแกรมในตัว MCU
  11. ขา XTAL1 และขา XTAL2 เป็นขาใช้งานวงจรอินเวอร์ติ้งออสซิลเลเตอร์แอมพลิไฟเออร์(Inverting Oscillator Amplifier) สำหรับการต่อร่วมกับคริสตอลภายนอก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 2.1.3 การจัดการหน่วยความจำ

ในไมโครคอนโทรลเลอร์ตระกูล MSC-51 แบ่งหน้าที่ของหน่วยความจำออกเป็นสองหน่วยความจำคือหน่วยความจำโปรแกรม(Program memory) และหน่วยความจำข้อมูล(data memory) หน่วยความจำโปรแกรมจะใช้สำหรับเก็บโปรแกรมควบคุมการทำงานของไมโครคอนโทรลเลอร์บางเบอร์จะมีหน่วยความจำในส่วนนี้อยู่ในตัว โดยอาจจะมีขนาดใหญ่ไม่เท่ากันหรือเป็นหน่วยความจำต่างชนิดกัน เช่น บางเบอร์เป็น ROM และบางเบอร์อาจเป็น EEPROM และบางเบอร์อาจไม่มีหน่วยความจำในส่วนนี้เลย โปรแกรมการทำงานจะถูกเก็บไว้ยังหน่วยความจำโปรแกรมภายนอกทั้งหมดสำหรับหน่วยความจำข้อมูลจะใช้สำหรับเก็บข้อมูลหรือค่าตัวแปรต่างๆ จากการทำงานของโปรแกรมในไมโครคอนโทรลเลอร์ MCS-51 ทุกเบอร์จะมีหน่วยความจำในส่วนนี้อยู่จำนวนหนึ่ง แต่อาจมีขนาดมากน้อยแตกต่างกันไปในแต่ละเบอร์สำหรับการจัดโครงสร้างของหน่วยความจำทั้งในส่วนของหน่วยความจำโปรแกรม และหน่วยความจำข้อมูล

#### หน่วยความจำโปรแกรม

หน่วยความจำโปรแกรมสามารถแบ่งออกได้เป็น 2 ส่วนคือ หน่วยความจำโปรแกรมภายใน และหน่วยความจำโปรแกรมภายนอก หน่วยความจำโปรแกรมภายในจะถูกเลือกใช้งานถ้าขาสัญญาณ EA มีค่าเป็น 1 โดยจะถูกใช้งานในช่วงแอดเดรส 0-0FFFH (หรือช่วงแอดเดรส 0-1FFFH ในเบอร์ 8052) นอกเหนือจากช่วงแอดเดรสนี้จะใช้หน่วยความจำโปรแกรมภายนอกทั้งหมด ในกรณีตรงข้ามถ้าขาสัญญาณ EA มีค่าเป็น 0 ในช่วงแอดเดรส 0-0FFFH (หรือช่วงแอดเดรส 0-1FFFH ในเบอร์ 8052) จะถูกใช้จากหน่วยความจำภายนอก หรือกล่าวได้ว่าขาสัญญาณ EA มีค่าเป็น 0 จะเป็นการเลือกใช้งานหน่วยความจำโปรแกรมภายนอกทั้งหมดตลอดช่วงแอดเดรส หน่วยความจำข้อมูลหน่วยความจำข้อมูลสามารถแบ่งออกได้เป็น 2 ส่วน คือ หน่วยความจำข้อมูลภายในและหน่วยความจำข้อมูลภายนอก สำหรับหน่วยความจำข้อมูลภายในยังแบ่งออกได้เป็น 2 ส่วน ย่อยคือส่วนที่ใช้เก็บข้อมูลทั่วไป และส่วนที่ใช้เป็นรีจิสเตอร์หน้าที่พิเศษหรือ SFR(Special Function Registes) โดยส่วนที่ใช้จะเก็บข้อมูลทั่วไปจะถูกใช้สำหรับเก็บข้อมูลหรือค่าตัวแปรต่างๆ จากการทำงานของโปรแกรม ส่วนรีจิสเตอร์หน้าที่พิเศษถูกใช้งานเป็นรีจิสเตอร์ควบคุมการทำงานและบอกสถานะการทำงานของไมโครคอนโทรลเลอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 2.1.4 รีจิสเตอร์หน้าที่พิเศษ (SFR)

รีจิสเตอร์หน้าที่พิเศษนี้มีบทบาทอย่างมากในการควบคุมการทำงานของไมโครคอนโทรลเลอร์แล้วทำให้การเขียนโปรแกรมสามารถทำได้สะดวกขึ้น รีจิสเตอร์หน้าที่พิเศษทำหน้าที่สำคัญคือ ควบคุมการทำงานในส่วนต่างๆ ภายในไมโครคอนโทรลเลอร์และ ทำหน้าที่แสดงสถานะการทำงานในรีจิสเตอร์หน้าที่พิเศษบางตัวยังไม่สามารถเข้าถึงได้ระดับบิต (bit addressable) ด้วยการจัดหน่วยความจำและตำแหน่งรีจิสเตอร์หน้าที่พิเศษต่างๆ

### รีจิสเตอร์ใช้งานทั่วไป

รีจิสเตอร์ใช้งานทั่วไปมีไว้สำหรับนำข้อมูลไปพักไว้ชั่วคราวหรือใช้งานทั่วไปได้ตามต้องการ ซึ่งรีจิสเตอร์ใช้งานทั่วไปมีอยู่ด้วยกัน 8 ตัว คือรีจิสเตอร์ R0-R7 โดยรีจิสเตอร์ทั้ง 8 ตัว ถูกจัดให้อยู่รวมกันและมีให้เลือกถึง 4 แบนก์(bank) นั่นคือมีรีจิสเตอร์ใช้งานทั่วไปถึง 32 ตัว ให้ใช้งานเพียงแต่เลือกใช้รีจิสเตอร์ R0-R7 ในแบนก์ใดแบนก์หนึ่งจะถูกกำหนดจากบิต RS0 RS1 ในรีจิสเตอร์หน้าที่พิเศษ PSW ดังนั้นการเลือกจึงเลือกได้เพียงแบนก์เดียวในขณะใดขณะหนึ่ง

### 2.2 การส่งข้อมูลแบบอนุกรม(Serial Transmission)

อนุกรม หมายถึง หนึ่งต่อหนึ่งเรียงลำดับกันไป ดังนั้นการส่งข้อมูล (หรือบิต) แบบอนุกรมจึงเป็นการส่งข้อมูลทีละ 1 บิต ต่อครั้งผ่านทางสายการสื่อสาร

การส่งข้อมูลแบบอนุกรมเป็นการส่งข้อมูลทีละ 1 บิต ความผิดพลาดจึงเป็นไปได้น้อยมาก จึงเหมาะสำหรับการส่งข้อมูลในระยะทางไกลๆ เช่น จากไมโครคอมพิวเตอร์ไปยังอีกเครื่องที่อยู่คนละชั้น หรือ คนละอาคารหรือ ไกลกว่านั้น การส่งข้อมูลแบบอนุกรม มี 2 ลักษณะ

1. การเข้าจังหวะบิต(Bit Synchronization) ในการส่งข้อมูลแบบอนุกรมข้อมูลจะถูกส่งทีละ 1 บิต เรียงลำดับกันไป ลำดับของการส่งและการรับข้อมูลจะต้องตรงกัน นั่นคือผู้ส่งและผู้รับจะต้องส่งและรับ-ข้อมูลด้วยความถี่เดียวกัน และด้วยอัตราความเร็วเท่ากัน เรียกว่า การเข้าจังหวะบิต การทำให้ลำดับของบิตทั้ง 2 ด้าน ตรงกัน คือการใช้สัญญาณนาฬิกา (Clock) กำหนด จังหวะของเวลาบิตเริ่มต้นและบิตจบ หรือทั้งอักขระให้พร้อมกันทั้งทางผู้ส่งและผู้รับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

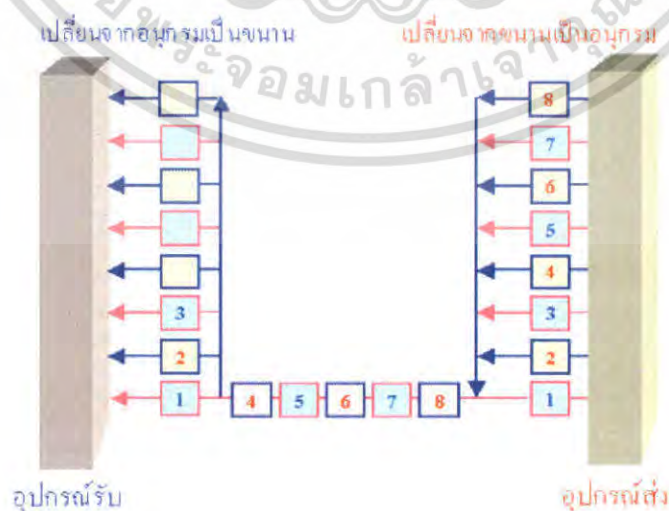
2. การเข้าจังหวะอักขระ(Character Synchronization) ในการส่งข้อมูลแบบอนุกรมนั้นผู้รับจะต้องจัดลำดับของบิตที่รับมารวมเป็นตัวอักขระ และทำการตรวจสอบว่าบิตใดเป็นบิตเริ่มต้น และบิตใดเป็นบิตสุดท้ายของแต่ละตัวอักษร วิธีการที่ทำให้ผู้คือ อาศัยหลักการส่งข้อมูลแบบซิงโครนัสและแบบอะซิงโครนัส (Synchronous and Asynchronous Transmission)

### 2.2.1 การเชื่อมต่อแบบอนุกรม

การเชื่อมต่อระบบไมโครคอมพิวเตอร์กับอุปกรณ์ภายนอกส่วนใหญ่จะใช้การเชื่อมต่อแบบขนาน(Parallel Transmission) กับแบบอนุกรม(Serial Transmission) สำหรับการเชื่อมต่อแบบอนุกรมนิยมใช้กันมาก เช่น การเคลื่อนย้ายกันระหว่างไมโครคอมพิวเตอร์ หรือ อุปกรณ์เสริมต่างๆ เช่น mouse เป็นต้น

### 2.2.2 วิธีการถ่ายโอนข้อมูล

ในการถ่ายโอนข้อมูลแบบอนุกรมนั้น ข้อมูลจะได้รับการส่งออกมาครั้งละ 1 บิต ระหว่างจุดรับและจุดส่ง จะเห็นว่ามีการส่งข้อมูลแบบอนุกรมนั้นจะช้ากว่าการส่งข้อมูลแบบขนาน แต่ยังคงใช้อยู่เพราะตัวกลางการสื่อสารต้องการช่องเดียวหรือมีสายเพียงคู่เดียวซึ่งจะประหยัดค่าใช้จ่าย ในการใช้ตัวกลางมากกว่าแบบขนานในระยะทางไกลจะดีเพราะเรามีระบบการสื่อสารทางโทรศัพท์อยู่แล้ว จึงสามารถนำมาใช้ในการส่งข้อมูลแบบอนุกรมนี้นี้ได้



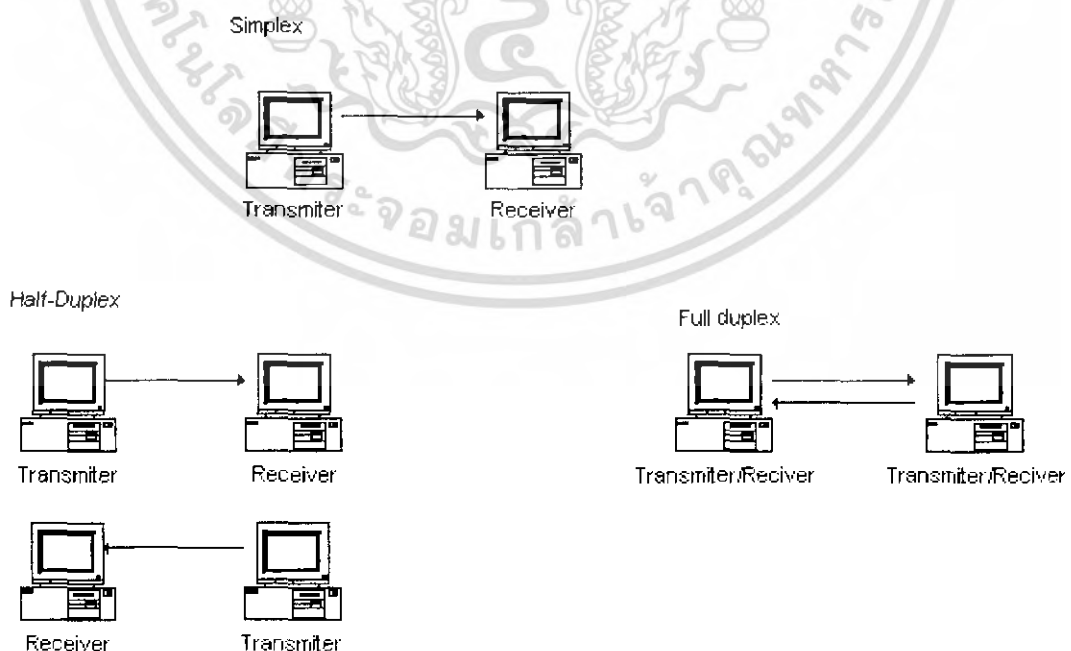
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับรูปที่ 2.3 การส่งข้อมูลแบบอนุกรม อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การส่งข้อมูลแบบอนุกรม ข้อมูลจะถูกเปลี่ยนให้เป็นแบบอนุกรมเสียก่อนแล้วค่อยทยอยส่งครั้งละ 1 บิต ไปยังที่จะรับ ณ จุดรับจะต้องมีกลไกในการเปลี่ยนข้อมูลที่ส่งมาครั้งละบิตให้เป็นสัญญาณแบบขนาน ซึ่งลงตัวพอดี นั่นคือ บิตที่ 1 ลงที่บิตข้อมูลเส้นที่ 1 พอดีการที่จะทำให้การแปลงสัญญาณจากแบบอนุกรม ครั้งละบิตให้ลงพอดีนั่น จำเป็นต้องมีกลไกที่เหมาะสมเพื่อป้องกันการผิดพลาดจากการรับกลไกที่ว่าแบ่ง ออกเป็น 2 แบบ คือ แบบซิงโครนัส(synchronous) และแบบอะซิงโครนัส(asynchronous)

### 2.2.3 รูปแบบของการติดต่อสื่อสารแบบอนุกรม

การติดต่อแบบอนุกรมอาจจะแบ่งตามรูปลักษณะการส่งข้อมูลได้ 3 แบบคือ

1. แบบทิศทางเดียว (Simplex) เป็นการส่งข้อมูลได้ทางเดียวเท่านั้น บางครั้งเรียกว่า การส่งทิศทางเดียว
2. แบบทางใดทางหนึ่ง (Half Duplex) เป็นการสื่อสารแบบสองทางแต่ไม่สามารถที่จะสื่อสารในเวลาเดียวกันได้
3. แบบสองทิศทาง (Full Duplex) ทั้ง 2 สถานี สามารถรับ และส่งได้ในเวลาเดียวกัน



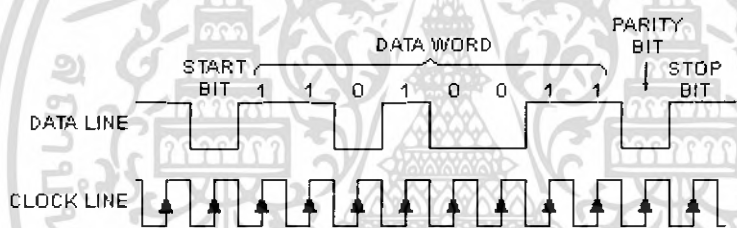
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับรูปที่ 2.4 รูปแบบของการส่งข้อมูล ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 2.2.4 ความเร็วในการส่งถ่ายโอนข้อมูลแบบอนุกรม

ความเร็วของการถ่ายโอนข้อมูลแบบอนุกรมมีหน่วยวัดเป็น บิตต่อวินาที หรือที่เรียกว่า bps แต่เรายังมีหน่วยที่นิยมใช้กันมากคือ อัตราบอดเรต(baud rate) หมายถึง การเปลี่ยนแปลงของสัญญาณใน 1 วินาที หลายคนยังเข้าใจสับสนระหว่างหน่วย bps กับอัตราบอดเรต กล่าวคือ การเปลี่ยนแปลงของสัญญาณของสัญญาณ 1 ครั้ง อาจจะแสดงถึง การส่งข้อมูลแบบอนุกรมมากกว่า 1 บิต อัตราการส่งข้อมูลเป็นจำนวนบิตจึงเท่ากับ อัตราบอดเรตคูณกับจำนวนบิตใน 1 บอด

## 2.2.5 การสื่อสารแบบอะซิงโครนัส

การสื่อสารแบบนี้ประกอบด้วยบิตเริ่มต้น(start bit) และบิตสิ้นสุด(stop bit)



รูปที่ 2.5 สัญญาณการสื่อสารแบบอะซิงโครนัส

ขณะที่สถานะของการส่งเป็นแบบว่าง(idle) คือยังไม่มีสัญญาณที่ส่งออกมาแต่จะมีสัญญาณ หรือมีแรงดันตลอดเวลาเพื่อความแน่ใจว่าฝ่ายรับยังติดต่อกับฝ่ายส่งฝ่ายส่งจะเริ่มส่งข้อมูลบอกจุดเริ่มต้น สัญญาณของอะซิงโครนัสจะเป็น "0" ในช่วงสัญญาณนาฬิกา บิตนี้เรียกว่าบิตเริ่มต้น ข้อมูล 1 ตัวอักษร ที่ตามหลังบิตเริ่มต้นจะมีขนาดตั้งแต่ 5 บิต จนถึง 8 บิต โดยอักขระนี้ส่วนมากจะนิยมใช้รหัสแอสกี(ASCII CODE) แรกเริ่มทีเดียวของการส่งข้อมูล จะส่งข้อมูลจะส่งรหัสBaudotใช้ 5 บิต ในการแทนอักขระ 1 ตัว ส่วนที่ตามหลังข้อมูลก็จะเป็นบิตพาริตี(Parity) ซึ่งจะอาจจะใช้หรือไม่ใช้ก็ได้บิตพาริตีจะทำหน้าที่เป็นตัวตรวจสอบ ความถูกต้องของสัญญาณที่ได้รับ บิตพาริตีอาจจะเป็นแบบคู่ (even) หรือแบบคี่ (odd) ก็ได้ หมายความว่า ถ้าหากเป็นพาริตีคู่ จำนวนบิตที่เป็น "1" ในช่วงบิตข้อมูลกับบิตพาริตีรวมกันแล้วต้องเป็นเลขคู่ผู้ส่งข้อมูล จะทำหน้าที่ตรวจสอบข้อมูลแล้วใส่บิตพาริตีเองฝ่ายรับ เมื่อรับสัญญาณแล้วก็ต้องตรวจสอบดูว่าเป็นจริงดังสถานการณ์ที่ตั้งไว้หรือไม่ หากผิดพลาด ก็หมายความว่า สัญญาณที่รับนั้นผิดพลาดไปจากสถานีที่ส่งออกมาทั้งนี้ทั้งนั้นจะต้องผิดเป็นจำนวนที่เท่ากันคือ ผิดไป 1 บิต 3 บิต หรือ 5 บิต พร้อมกัน จึงจะตรวจสอบได้ว่าผิดด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เป็นจำนวนคู่ผลรวมของ จำนวนบิตที่เป็น "1" ก็ยังเป็นคู่อยู่ดี ทั้งนี้ทั้งนั้นไม่ได้หมายความว่า พาริตี จะตรวจสอบการผิดพลาดเป็นจำนวนคู่ได้ความจริงแล้ว สามารถตรวจสอบความผิดพลาด ได้ เหมือนพาริตีคู่แต่แทนที่จะตรวจสอบว่าสัญญาณ ที่รับเข้ามา มีจำนวนคู่ ก็ตรวจสอบว่ามีจำนวนคี่ หรือเปล่า อย่างไรก็ตาม โอกาสที่จะผิดพลาดเป็น 2 4 6 หรือ 8 บิตพร้อมกันมีน้อยมาก ย้อนกลับมา ดูสัญญาณอะซิงโครนัสใหม่ หลังจากบิตพาริตีแล้วจะต้องมีบิตสุดท้ายซึ่งเป็น "1" ความกว้าง ของ บิตสุดท้ายอาจจะเป็น 1 1.5 หรือ 2 พัลส์ ของสัญญาณนาฬิกา ซึ่งแล้วแต่ผู้รับและผู้ส่งจะตกลงใช้ กันเอง การเริ่มใช้พอร์ตอนุกรมจึงจำเป็นต้องตั้งค่าต่างๆ สำหรับการสื่อสาร ซึ่งมีดังต่อไปนี้ คือ

1. ความเร็วของการส่ง
2. ความยาวของรหัส 1 อักขระ
3. บิตตรวจสอบ
4. จำนวนบิตสุดท้าย

#### 2.2.6 การสื่อสารแบบซิงโครนัส

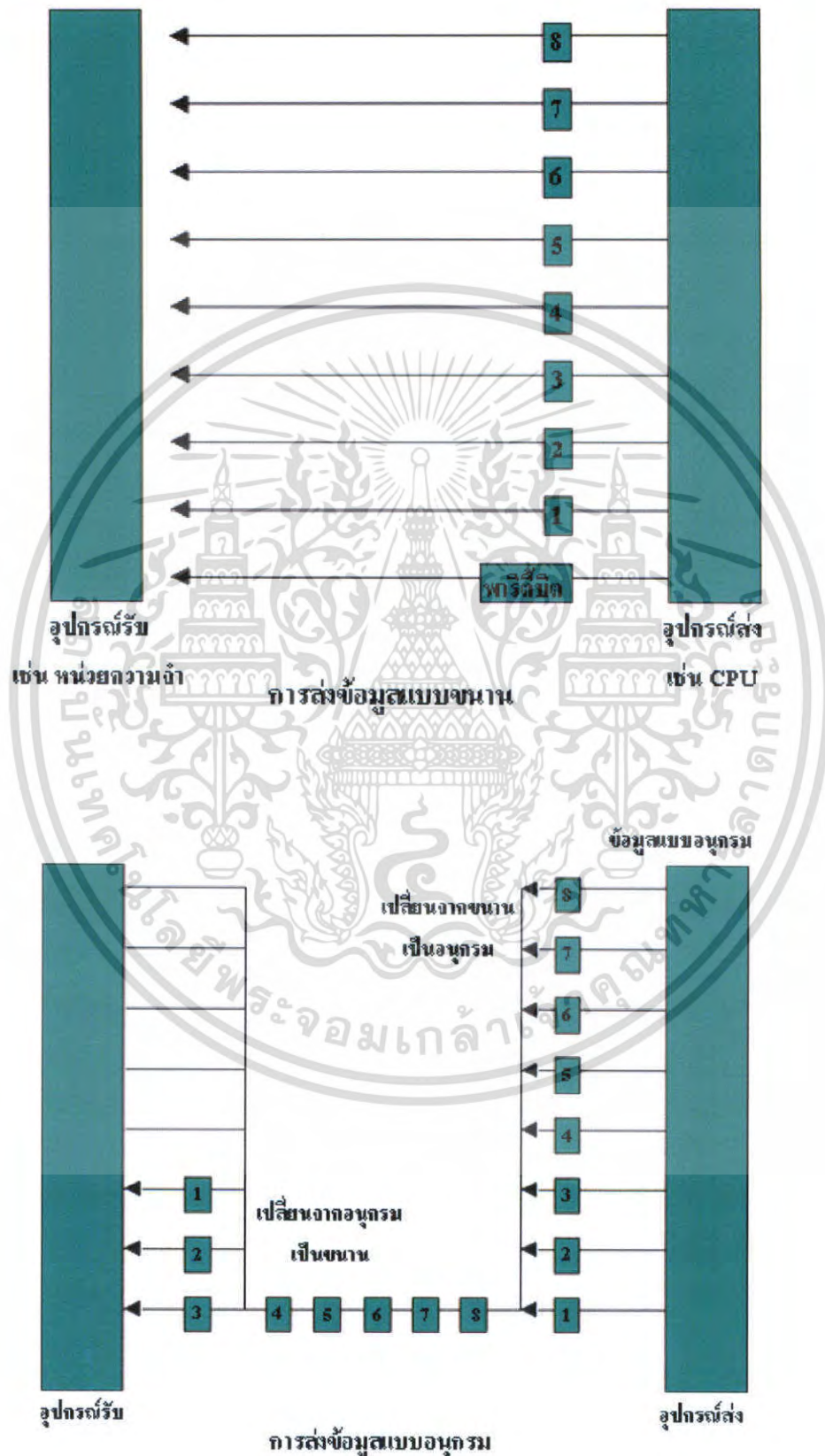
ข้อแตกต่างระหว่างวงจรการส่งข้อมูลอนุกรมแบบซิงโครนัสและแบบอะซิงโครนัสก็คือ ความต่อเนื่อง ของข้อมูลที่ส่ง ในแบบซิงโครนัส ข้อมูลที่ส่งออกมาเป็นแบบต่อเนื่อง ไม่มีบิต เริ่มต้นหรือบิตสุดท้าย หรือแม้กระทั่งบิตพาริตีรูปแบบที่ใช้ในการส่งข้อมูลแบบซิงโครนัสจึง แตกต่างไปจากการส่งข้อมูล แบบอะซิงโครนัส เช่น รูปแบบของบริษัทไอบีเอ็ม ใช้รูปแบบไบซิงก์ (binary synchronous transmission)

การซิงโครไนซ์จะทำในระดับอักขระหมายความว่าอักขระแต่ละตัวมีขอบเขตที่แน่นอนแต่ ละอักขระ ไม่มีบิตเริ่มต้น หรือบิตสุดท้ายเหมือนอะซิงโครนัส การซิงโครไนซ์จะกระทำที่จุดเริ่มต้น ของการส่งข้อมูล สถานีส่งจะส่งสัญญาณที่เรียกว่า ตัวอักษรนำ (leading pad character) ไปยังสถานี รับก่อนที่จะเริ่มส่งข้อมูล ตัวอักษรนำจะประกอบด้วย "0" และ "1" สลับกัน เพื่อให้สถานีรับจัด สัญญาณนาฬิกาให้ตรงกันก่อนส่ง ข้อมูลก็จะมีการส่งอักขระที่เรียกว่า syn ตามหลังตัวอักษรนำ ออกมาสถานีส่งจำเป็นจะบอกความยาว ของข้อมูลมาในกลุ่มนี้ และต้องบอกเครื่องหมายที่เป็นตัว บอกจุดเริ่มต้นของข้อมูลด้วย

#### 2.2.7 ระยะเวลาและอัตราการส่งข้อมูล

ตัวอย่างของการส่งข้อมูลที่มีขนาด 8 บิต จากระบบไมโครโปรเซสเซอร์ส่งออกที่ ช่องสื่อสาร แบบอนุกรม แสดงได้ดังรูปที่ 2.6

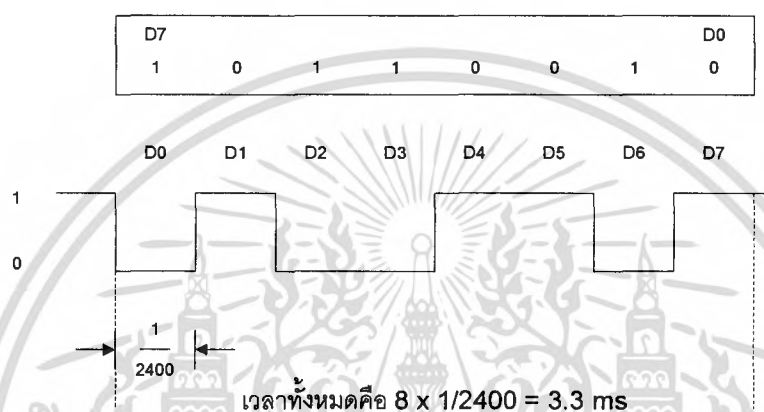
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวน **รูปที่ 2.6 การส่งข้อมูลแบบอนุกรมและแบบขนาน** ให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในการส่งข้อมูลแบบอนุกรมมีสิ่งที่สำคัญที่จะต้องพิจารณาคือ ความเร็วของข้อมูลในการส่ง เราเรียกว่า อัตราบิต (bit rate) ตามที่กล่าวมา และกรณีที่ให้อัตราการเปลี่ยนแปลงของสัญญาณ 1 ครั้งต่อข้อมูล 1 บิต จะได้อัตราบิตเท่ากับอัตราบอด

อัตราบอดที่ใช้ในการส่งข้อมูลทั่วไปคือ 110, 150, 300, 1200, 2400, 4800 และ 9600 bps สมมติว่า ถ้าต้องการส่งข้อมูลด้วยอัตราบอด 2400 บอด ข้อมูลจะได้รับการส่งออกไปดังรูปที่ 2.7



รูปที่ 2.7 การส่งข้อมูล

จากรูปที่ 2.7 แสดงให้เห็นช่วงเวลาของการส่ง ซึ่งในช่วงเวลาของแต่ละบิตจะมีขนาดช่วงเวลาเท่ากับ  $1/2400$  เท่ากับ  $0.000416$  วินาที หรือ  $416$  ไมโครวินาที ดังนั้นถ้าต้องการส่งข้อมูลที่มีขนาด 8 บิต ก็จะใช้เวลาทั้งสิ้น  $8 \times 416$  ไมโครวินาที หรือ เท่ากับ  $3,328$  ไมโครวินาที เมื่อเทียบกับการส่งข้อมูลแบบขนาน จะใช้เวลาน้อยกว่า  $1$  ไมโครวินาที

### 2.2.8 การแปลงข้อมูลแบบขนานเป็นแบบอนุกรม

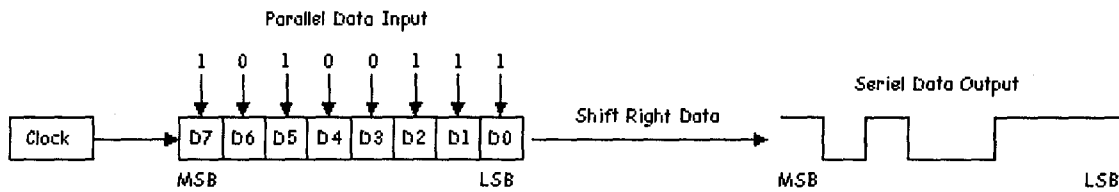
ในการสื่อสารข้อมูลแบบอนุกรมนั้นต้องแปลงข้อมูลจากแบบขนานมาเป็นแบบอนุกรมก่อน โดยปกติ จะใช้ไมโครโปรเซสเซอร์ส่งข้อมูลมายังรีจิสเตอร์แล้วแปลงข้อมูลเป็นแบบอนุกรม กระบวนการในการ แปลงข้อมูล มีดังนี้

1. ทำการเก็บข้อมูลขนาด 8 บิต ไปไว้ในชิพรีจิสเตอร์
2. เลื่อนข้อมูลจากชิพรีจิสเตอร์ไปที่ละบิตตามการกำหนดด้วยช่วงเวลา โดยอัตราบอดจะเป็นตัวกำหนด

ลักษณะการทำงานจะเป็นไปตามบล็อกไดอะแกรม โดยชิพยูส่งข้อมูลเอาต์พุตที่มีขนาด 8

บิต ออกมาเป็นแบบขนาน มายังชิพรีจิสเตอร์ แล้วให้มีการเลื่อนบิตออกไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



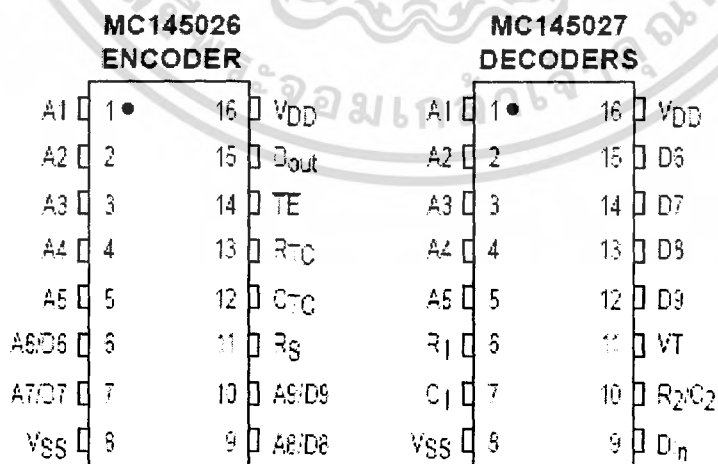
รูปที่ 2.8 การแปลงข้อมูลแบบขนานเป็นแบบอนุกรม

2.2.9 บิตเริ่มต้นและบิตสุดท้าย

การรับส่งข้อมูลแบบอะซิงโครนัสจะต้องมีการบอกจุดเริ่มต้นและจุดสิ้นสุดของเฟรม (frame) ข้อมูลเสมอ โดยปกติจะให้สถานะไอเดิลเหมือนเช่นบิตสุดท้าย ดังนั้นส่วนของบิตสตาร์ทจะตรงข้ามกับไอเดิล โดยทั่วไปของการส่งข้อมูลจะใช้ 1 บิตเป็นตัวบอกเริ่มต้น และใช้ลอจิก "0" เป็นตัวบอกบิตเริ่มต้น ส่วนบิตสุดท้ายจะยาวกว่าที่กำหนดก็ได้ก่อนที่จะเริ่มต้นเฟรมใหม่

2.2.10 การเข้ารหัสและการถอดรหัส

ไอซีเบอร์ MC145026 และเบอร์ MC145027 เป็นไอซีเข้ารหัส(Encode) และเป็นไอซีถอดรหัส(Decode) ซึ่งไอซีทั้ง 2 ตัว นี้ได้ถูกออกแบบมาใช้รับส่งข้อมูลโดยเฉพาะ โดยมีการรับส่งแบบทิศทางเดียว(Simplex) ไอซีเบอร์ MC145026 เป็นตัวส่งและไอซีเบอร์ MC145027 เป็นตัวรับ โดยจะส่งข้อมูลในลักษณะการส่งข้อมูลอนุกรมมีตัวถังและการจัดขา ดังรูปที่ 2.9

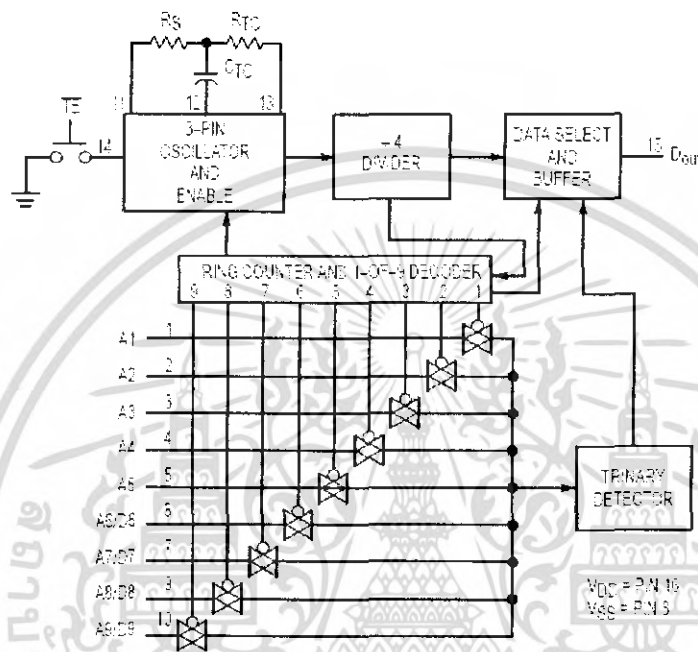


รูปที่ 2.9 ลักษณะการจัดขาของไอซีเบอร์ MC145026 และ MC145027

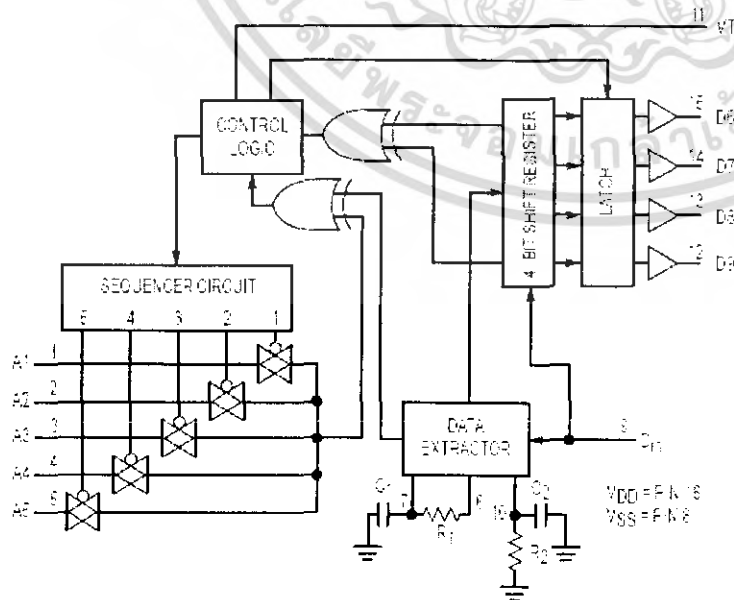
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแป **83223** ต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



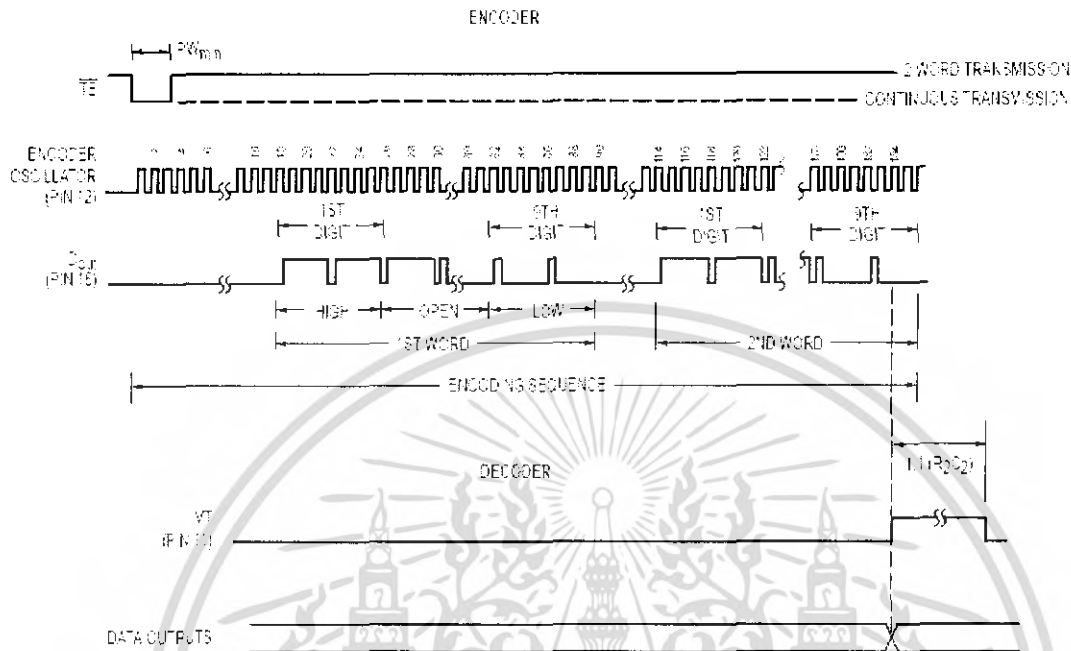
รับเข้ามาทางขา 9 ตรงกับที่ติดตั้งไว้จะรับข้อมูลได้ ข้อมูลที่ขา  $D_0$ - $D_3$  ของตัวรับจะตรงกับข้อมูลที่ขา  $D_0$ - $D_3$  ของไอซีตัวส่ง สัญญาณ VT ก็จะเป็นสถานะ LOW เพื่อแสดงว่าได้รับข้อมูลแล้วและการรับส่งข้อมูลเรียบร้อยแล้ว โดยมี Timing Diagram ตามรูปที่ 2.12



รูปที่ 2.10 วงจรภายใน ไอซีเบอร์ MC145026



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
**รูปที่ 2.11** วงจรภายในของ ไอซีเบอร์ MC145027  
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมีเหตุดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.12 Timing Diagram ของ MC145027

### 2.3 ทฤษฎีการเข้ารหัสแบบ FSK (Frequency Shift Keying)

ในปัจจุบันการสื่อสารมักจะนิยมใช้ระบบการแปลงบิตข้อมูลดิจิทัล(Digital Modulation) มากขึ้นเพราะระบบการแปลงบิตข้อมูลดิจิทัล มีความเชื่อถือได้สูงและมีราคาถูกลงมากเพราะได้มีการพัฒนาทาง Digital Electronic และ IC อย่างรวดเร็วและก้าวหน้าไปมากทำให้ต้นทุนการผลิตถูกลง การแปลงบิตข้อมูล ตัวข่าวสารในระบบดิจิทัลทำได้หลายวิธีด้วยกันในที่นี้จะศึกษาเทคนิคการแปลงบิตข้อมูลข่าวสารดิจิทัลให้เปลี่ยนแปลงไปตามความถี่ที่ซึ่งเราจะเรียกวิธีการนี้ว่า (Frequency Shift Keying: FSK)

#### 2.3.1 การจัดสัญญาณ FSK (FSK Signaling)

สัญญาณ FSK เป็นสัญญาณ Digital ที่มีความถี่เปลี่ยนแปลงตามขนาดแอมพลิจูดพัลส์พีซีเอ็ม โดยทั่วไป FSK มักใช้ในการส่งข้อมูลที่อัตราความเร็วต่ำตามข้อกำหนด CCITT(International Telephone and Telegraph Consultative Committee) และนิยมใช้ FSK ชนิด 2 ความถี่ เท่านั้นเพราะ FSK นอนโคฮีเรนท์ชนิด 2 ความถี่ สามารถกำเนิดและสามารถรับได้ง่าย ทำให้มีราคาถูกลงความถี่ของสัญญาณ FSK จะมีความถี่คือ สัญญาณมาร์ค และตามสมการต่อไปนี้ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$S_1(t) = A \cos(\omega_d + \omega_d)t, \text{ สำหรับสัญญาณมาร์ค} \quad (2.1)$$

และ

$$S_2(t) = A \cos(\omega_d - \omega_d)t, \text{ สำหรับสัญญาณสเปซ} \quad (2.2)$$

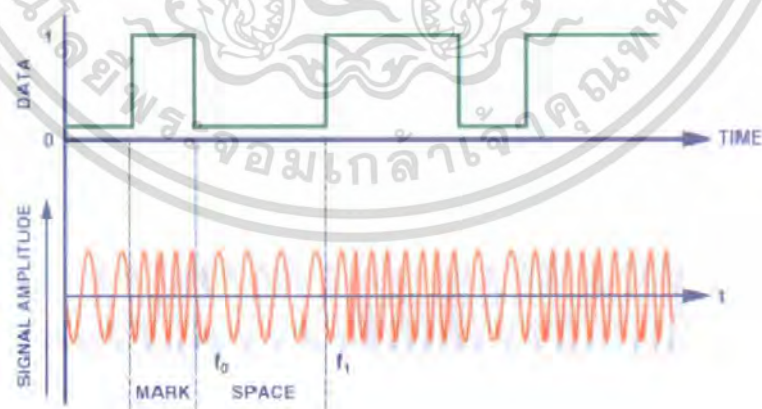
เมื่อ  $0 < t < T$

ในที่นี้  $\omega_d$  คือ ความถี่เบี่ยงเบน

จะเห็นได้ว่า สัญญาณมาร์คมีความถี่  $\omega_1 = (\omega_d + \omega_d)$  และสัญญาณสเปซมีความถี่  $\omega_2 = (\omega_d - \omega_d)$  สัญญาณดิจิทัลที่กำเนิดได้ง่ายโดยการสวิตช์ไปมาของเครื่องกำเนิดสัญญาณ  $\omega_1$  และเครื่องกำเนิดสัญญาณ  $\omega_2$  สัญญาณ FSK ที่ได้จะมีเฟสไม่ต่อเนื่องที่รอยต่อสวิตช์

### 2.3.2 การส่งสัญญาณ FSK (FSK Transmitter)

ในส่วนของไบนารี FSK ความถี่คลื่นพาห้จะเกิดการเบี่ยงเบน(Shift) โดยในไบนารีอินพุตด้วยเหตุนี้เอาท์พุตของการมอดูเลต จึงเป็นขั้นตอนหน้าที่ในการวิเคราะห์ทางความถี่ ในส่วนของการเปลี่ยนแปลงที่เอาท์พุตของ FSK แต่ละครั้งนั้นทำให้การเปลี่ยนแปลงที่ไบนารีด้วยอัตราส่วนของการเปลี่ยนแปลงอินพุตของการมอดูเลตเรียกว่าอัตราบิต มีหน่วยเป็นบิตต่อวินาที(bps) และอัตราการเปลี่ยนแปลงของเอาท์พุตของการมอดูเลต เราเรียกว่าอัตราบอด และเป็นค่าที่เท่ากับค่าระหว่างเวลาและสัญญาณเริ่มต้นของเอาท์พุต โดยที่ บอด เป็นค่า Line Speed ต่อวินาทีตัวอย่างการส่งสัญญาณ Binary FSK จะแสดงให้เห็นดังรูปที่ 2.14



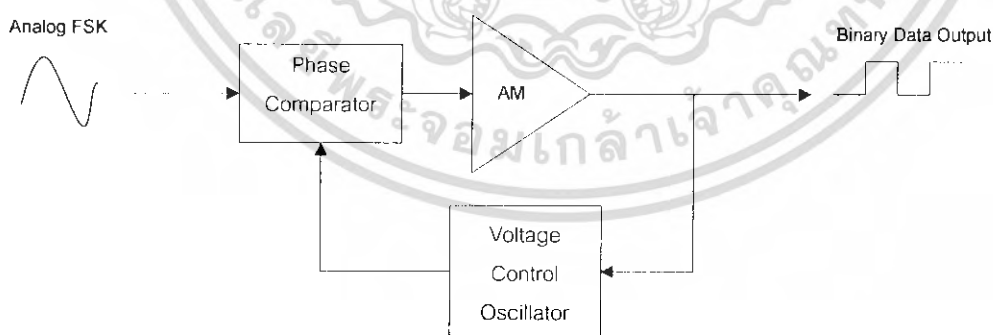
รูปที่ 2.13 การส่งสัญญาณ Binary FSK

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 2.14 แสดงถึงการมอดูเลตแบบ Binary FSK การมอดูเลตแบบ FSK จากรูปที่ 2.14 จะแสดงให้เห็นอย่างชัดเจน โดยที่สัญญาณอินพุตเป็นสัญญาณสลับฟังก์ชัน (Step Function) ซึ่งอยู่ในรูปของ Voltage Domain และเมื่อทำการมอดูเลตแล้วสัญญาณเอาต์พุตที่ได้จะออกมาอยู่ในรูป Frequency Domain ซึ่งสัญญาณที่ได้จะประกอบด้วยความถี่ 2 ความถี่ คือ ความถี่มาร์ค (Mark Frequency) และความถี่สเปซ (Space Frequency) โดยที่ลอจิก “1” จะถูกแทนที่ด้วยความถี่มาร์คและลอจิก “0” ถูกแทนที่ด้วยความถี่สเปซ

### 2.3.3 การรับสัญญาณ FSK (FSK Receiver)

วงจรพื้นฐานส่วนมากที่ใช้สำหรับสัญญาณมอดูเลตไบนารี FSK (Demodulating Binary FSK) จะเป็นวงจรแบบเฟสล็อกคูล (Phase Locked Loop: PLL) ดังแสดงไว้ในบล็อกไดอะแกรมจากรูปที่ 2.15 PLL-FSK Demodulator จะมีลักษณะการทำงานคล้ายกันมากกับ PLL-FM Demodulator ดังนั้นอินพุตจะไปเป็น PLL Shift ระหว่าง ความถี่มาร์ค และ ความถี่ว่าง และ Error Voltage ที่ Output Error Voltage สามารถใช้แทน ลอจิก “1” และ ลอจิก “0” ดังนั้นเอาต์พุตจะเป็น Two – Level (Binary) ในการใช้แทนใน FSK Input ซึ่งโดยธรรมชาติความถี่กลางของ PLL จะมีค่าเท่ากับ ความถี่กลางของ FSK Modulator Binary FSK มีขั้นตอนในการใช้งานที่มีข้อจำกัดมากกว่าระบบ FSK และ QAM ด้วยเหตุนี้หลายๆ ครั้งเราจึงใช้สำหรับ High Performance Digital Radio System Binary



รูปที่ 2.14 บล็อกไดอะแกรมของ PLL-FSK Demodulator

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 2.3.4 วงจรสร้างสัญญาณ FSK (FSK Generator)

วงจรสร้างสัญญาณ FSK จะใช้ไอซีเบอร์ XR2207 ซึ่งเป็นไอซีที่เอาวงจร Voltage Control Oscillator (VCO) มารวมกันไว้เพื่อให้ความถี่มีเสถียรภาพที่ดี และย่านของปรับเปลี่ยนที่กว้างวงจรจะจัดให้มีสัญญาณสามเหลี่ยมและสี่เหลี่ยมเกิดที่เอาท์พุทพร้อมกันโดยมีย่านความถี่ 0.01 Hz ถึง 1 MHz แล้วยังสามารถปรับเปลี่ยน Duty cycle จาก 0.1% ถึง 99.9% ให้เป็น FM FSK และสัญญาณกวาดหรือแหล่งกำเนิดสัญญาณเสียง เป็นการดีสำหรับการประยุกต์ใช้เฟสล็อกคูลูป ส่วนการใช้งานไอซีเบอร์ XR2207 จะทำหน้าที่ผลิตสัญญาณความถี่ FSK

### 2.3.5 คุณลักษณะสำคัญของไอซีเบอร์ XR2207

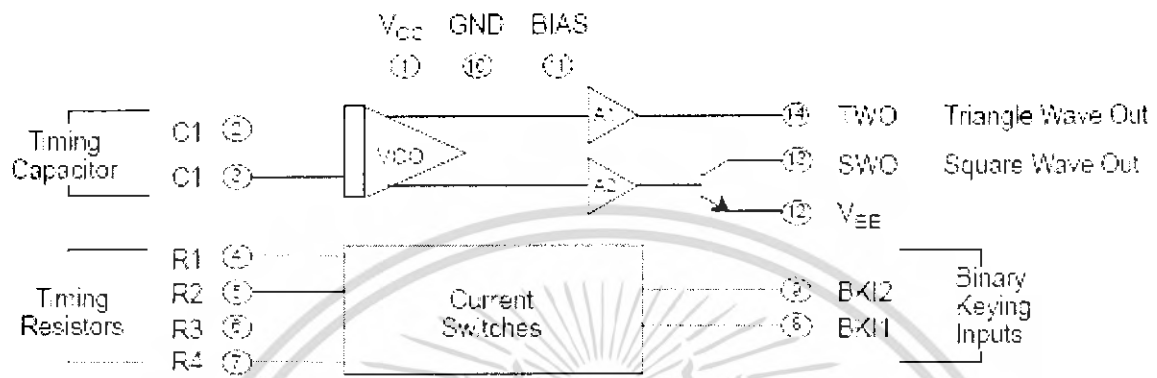
- อุณหภูมิมีเสถียรที่ดี
- การกวาดของความถี่เป็นเส้นตรง (Linear)
- สามารถปรับ Duty cycle (0.1% ถึง 99.9%)
- มีความสามารถเป็น 2 หรือ 4 Level FSK
- ย่านในการกวาดของความถี่กว้าง
- มีลอจิกของระดับสัญญาณอินพุทและเอาท์พุทที่สอดคล้องกัน
- มีย่านของแหล่งกำเนิดแรงดันที่กว้าง ( $\pm 4V$  ถึง  $\pm 13V$ )
- แหล่งกำเนิดมีความไวต่ำ (0.01 % / V)
- ย่านของความถี่กว้าง (0.01Hz ถึง 1 MHz)
- มีสัญญาณสามเหลี่ยมและสี่เหลี่ยมเกิดพร้อมกันที่เอาท์พุท

### 2.3.6 การประยุกต์ใช้งาน

- เป็นแหล่งกำเนิดสัญญาณ FSK
- มีการเปลี่ยนแปลงจากแรงดันและกระแสไปเป็นความถี่
- Phase – locked loop มีเสถียรภาพ
- เป็นแหล่งกำเนิดรูปสัญญาณ เช่น สามเหลี่ยม , พัลส์ , สัญญาณฟันเลื่อย , สัญญาณสี่เหลี่ยม
- แหล่งกำเนิดสัญญาณ FM และ Sweep

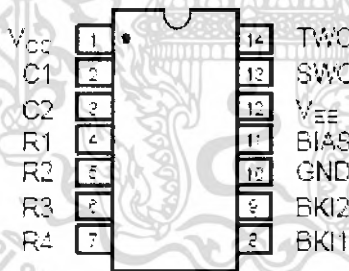
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3.7 โครงสร้างของไอซีเบอร์ XR2207



รูปที่ 2.15 โครงสร้างภายในของ ไอซีเบอร์ XR2207

2.3.8 ลักษณะการจัดขาของไอซีเบอร์ XR2207



รูปที่ 2.16 การจัดขาไอซีเบอร์ XR2207

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 2.3.9 การใช้งานไอซีเบอร์ XR2207

#### แหล่งจ่ายไฟ(Pin 1 and 12)

XR2207 ออกแบบมาให้ทำงานกับแหล่งจ่ายไฟย่าน  $\pm 4V$  ถึง  $\pm 13V$  สำหรับแหล่งจ่ายไฟบวกลบ(Split Supply) หรือ 8 V ถึง 26 V สำหรับแหล่งจ่ายไฟเดี่ยว (Single Supply ) ปริมาณการทำงานของแหล่งจ่ายแรงดันเดียวที่ไม่เท่ากับแหล่งจ่ายไฟบวกลบ ซึ่งย่านที่ทำงานได้ดีที่สุดของแหล่งจ่ายเดี่ยวคือ 6 V และสำหรับแหล่งจ่ายไฟบวกลบคือ 12 V

#### กราวด์(Pin 10)

สำหรับการทำงานของแหล่งจ่ายไฟบวกลบ ที่ขา 10 จะเปรียบเสมือนกราวด์สำหรับการทำงานของแหล่งจ่ายเดี่ยวโดยต่อกับตัวเก็บประจุขนาด  $1\mu F$  แบบบายพาส (bypass)

#### Timing Resistor (Pin 4, 5, 6 and 7)

ค่าความต้านทานที่ใช้อยู่ในย่าน  $2K\Omega$  ถึง  $2M\Omega$  อย่างไรก็ตามค่าที่ใช้จะอยู่ระหว่าง  $4K\Omega$  ถึง  $200K\Omega$

#### Timing Capacitor (Pin 2 and 3)

ค่าของ Timing Capacitor ควรจะมีการกลับกันให้เหมาะสมกับค่าความถี่ออสซิลเลเตอร์ โดยค่าคาปาซิเตอร์ที่ใช้งานอยู่ระหว่าง  $100pF$  ถึง  $100\mu F$

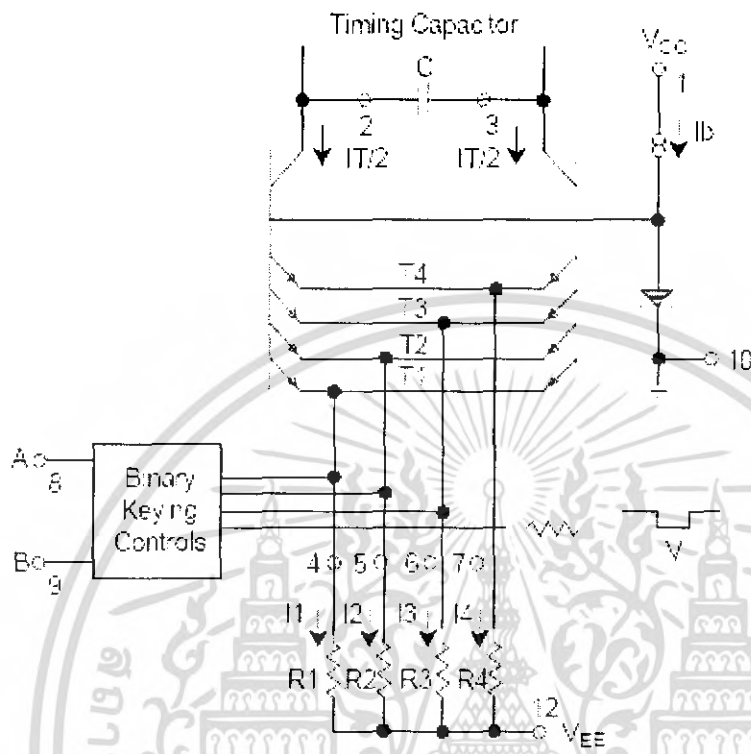
#### Binary Keying Input (Pin 8 and 9)

โดยอินพุตของไบนารีที่ขา 8 และ 9 โดยอ้างอิงกับขา 10 โดยกำหนดน้อยกว่า 1.4 เป็น 0 และมากกว่า 3V เป็น 1 ในตารางที่ 2.1 จะแสดงโครงสร้างของการควบคุมออสซิลเลเตอร์ที่ขา 4 5 6 7 จะตรงกับ อิมิตเตอร์ที่ T1 T2 T3 และ T4 ตามลำดับค่าของกระแสสวิทช์จะตรงกับการกระตุ้นภายนอกของสัญญาณลอจิกที่ขา 8 9

#### ตารางที่ 2.1 ลอจิกอินพุตที่ใช้ควบคุมการออสซิลเลเตอร์ความถี่

Logic Level		Selected	Frequency
Pin 8	Pin 9	Timing Pins	
0	0	6	$f_1$
0	1	6 and 7	$f_1 + \Delta f_1$
1	0	5	$f_2$
1	1	4 and 5	$f_2 + \Delta f_2$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.17 โครงสร้างของการควบคุมการออสซิลเลเตอร์ความถี่

โดยที่การออสซิลเลเตอร์ความถี่ สามารถคำนวณได้จากสูตร

$$f_1 = \frac{1}{R_3 C} \quad \Delta f_1 = \frac{1}{R_4 C} \quad \Delta f_2 = \frac{1}{R_1 C} \quad \Delta f_2 = \frac{1}{R_2 C} \quad (2.3)$$

#### Square Wave Output (Pin 13)

สัญญาณพัลส์เอาต์พุตที่ขา 13 ซึ่งเป็นแบบ open collector ซึ่งจะสามารถทำให้กระแสไหลลดต่ำสุด 20 mA โดยค่า  $R_L$  จะใช้อยู่ระหว่าง  $1K\Omega - 100 K\Omega$

#### Triangle Output (Pin 14)

ที่เอาต์พุตที่ขา 14 รูปคลื่นสามเหลี่ยมจะมีความกว้างมากที่สุดประมาณครึ่งหนึ่งของแหล่งจ่ายแรงดันทั้งหมด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 2.3 สายส่งกำลังไฟฟ้า



รูปที่ 2.18 สายไฟฟ้ารูปแบบต่างๆ

#### ลักษณะทั่วไปของสายส่งกำลังไฟฟ้า

สายไฟฟ้ามี 2 แบบด้วยกันคือ สายแข็ง(Solid Wire) และสายตีเกลียว(Stranded wire) วัสดุที่จะนำมาทำเป็นสายไฟฟ้า มีทั้งอะลูมิเนียมและทองแดง สายไฟฟ้าที่ทำด้วยอะลูมิเนียมมักจะเป็นสายไฟแรงสูงในระบบสายส่งและเป็นสายเปลือยมากกว่าที่จะใช้ทำเป็นสายไฟแรงต่ำ สายไฟฟ้าที่ทำด้วยทองแดงที่มีใช้ในงานไฟฟ้าทั่วไป สามารถแบ่งออกได้ 2 ชนิดด้วยกันคือ สายเปลือย(Bare Wire) และ สายหุ้มฉนวน(Insulated Wire) สายไฟฟ้าที่ทำด้วยทองแดงจะต้องมีทองแดงไม่น้อยกว่า 98% และสายไฟฟ้าที่ทำด้วยอะลูมิเนียมจะต้องมีอะลูมิเนียมไม่ต่ำกว่า 99.3%

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 3

### การออกแบบปริิญาณิพนธ์

#### 3.1 การสร้างและการออกแบบวงจร

ในขั้นตอนการสร้างวงจรมันจะต้องคำนึงถึงประสิทธิภาพและผลที่ได้รับให้เป็นไปตามความต้องการ ดังนั้นบางวงจรที่ทำในปริิญาณิพนธ์นี้เกิดจากการศึกษาวงจรหลายๆวงจร และบางส่วนผู้ออกแบบได้เลือกใช้ไอซีสำเร็จรูปซึ่งสามารถทำหน้าที่ และให้ประสิทธิภาพของงานได้ดีกว่าวงจรที่ออกแบบเอง

การส่งสัญญาณควบคุมจากเครื่องส่งไปยังเครื่องรับ จะทำโดยการส่งผ่านสายไฟฟ้า 220V ที่เป็นสาย 2 เส้น แต่เนื่องจากข้อมูลมีทั้งส่วนอ้างอิงตำแหน่งของชุดเครื่องเครื่องรับแต่ละตัวและส่วนของสัญญาณบอกการเปิดปิดของวงจรการสวิตช์โหลด(Switching) ดังนั้นจึงไม่สามารถที่จะส่งผ่านสายไฟฟ้า 2 เส้นได้ทันที จึงต้องมีการแปลงให้อยู่ในรูปแบบของการส่งอนุกรม ดังนั้นจึงมีความจำเป็นที่จะต้องสร้างตัวแปลงสัญญาณควบคุม ให้เป็นสัญญาณแบบอนุกรมขึ้น

โดยในวงจรเครื่องส่งจะมีวงจรที่ทำหน้าที่แปลงสัญญาณควบคุมให้เป็นสัญญาณอนุกรม ซึ่งเราเรียกววงจรนี้ว่า วงจรเข้ารหัสอนุกรม(Serial Encoder) และในเครื่องรับจะต้องมีวงจรที่แปลงสัญญาณอนุกรมให้กลับมาเป็นสัญญาณควบคุม เราเรียกววงจรนี้ว่า วงจรถอดรหัสอนุกรม(Serial Decoder)

##### 3.1.1 การออกแบบวงจรเข้ารหัสอนุกรม

วงจรเข้ารหัสอนุกรม เป็นวงจรที่ทำหน้าที่แปลงวงจรสัญญาณแบบขนานให้เป็นอนุกรม โดยใช้ไอซีเบอร์ MC145026 ที่เป็นไอซีเข้ารหัสและแปลงข้อมูลแบบอนุกรม โดยไอซีนี้มีขาอ้างอิงตำแหน่งทั้งหมด 5 เส้นขาข้อมูลทั้งหมด 4 เส้น ซึ่งเพียงพอต่อการใช้งาน และมีความเหมาะสมในการทำเป็นวงจรเข้ารหัสอนุกรม ในการใช้งานไอซีเบอร์ MC145026 นี้จะต้องมีการกำหนดความเร็วในการส่งโดยการกำหนดจากการต่อ R1 R2 และ C ตามรูปที่ 3.1 ทำหน้าที่เป็นตัวกำหนดความถี่ออสซิลเลเตอร์ภายในของ ไอซีเพื่อจ่ายให้กับวงจร จากลักษณะสมบัติของไอซีเบอร์นี้สามารถกำหนดความถี่ออสซิลเลเตอร์ในการทำงานได้ระหว่าง 1 KHz ถึง 250 KHz ซึ่งทางผู้ออกแบบได้กำหนดความถี่ออสซิลเลเตอร์ที่ใช้ในโครงงานนี้ที่  $f_{osc} = 1.2\text{KHz}$

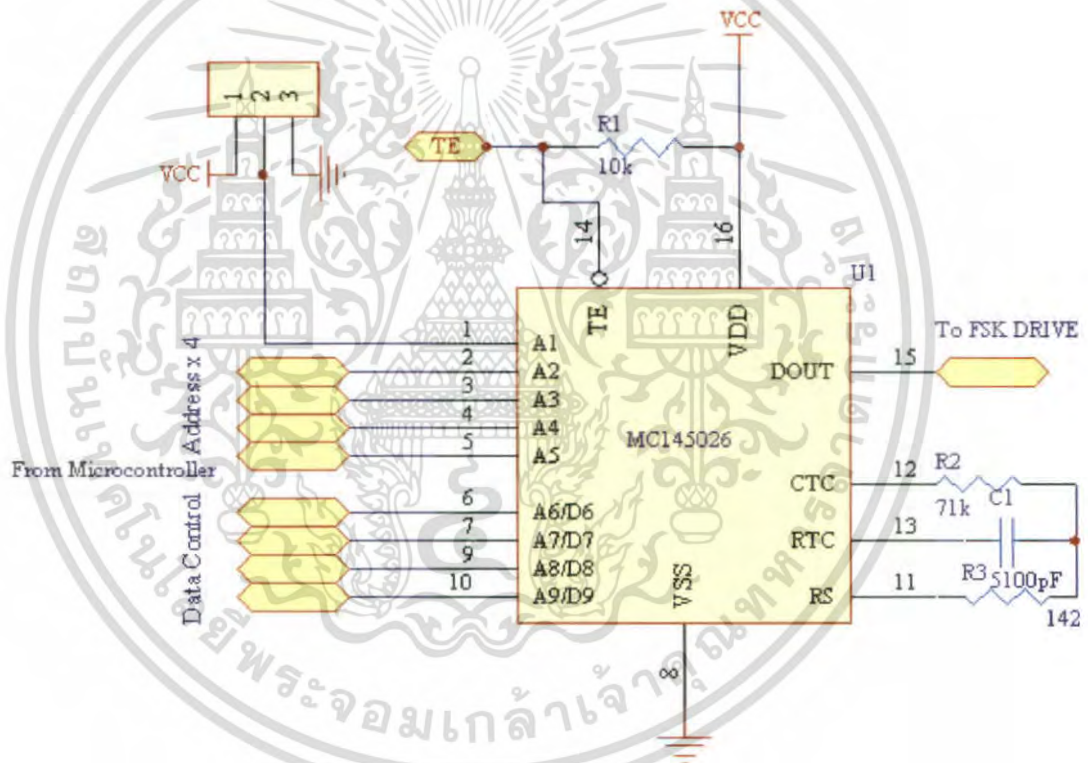
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ที่กำหนดความถี่ที่ 1.2 KHz เนื่องจากข้อจำกัดของวงจรภาคส่ง FSK ที่จะกล่าวต่อไปส่วน การคำนวณหา R1, R2 และ C นั้นทำได้จากสูตรการคำนวณต่อไปนี้

$$f_{osc} = \frac{1}{2.3R_2[C + 20pF]} \quad (3.1)$$

โดยที่  $R_1 = 2R_2$

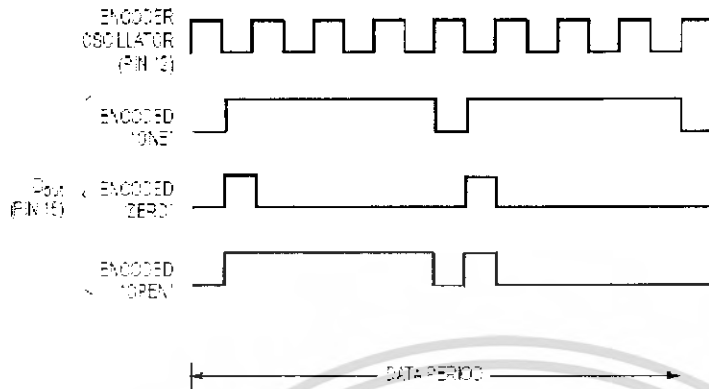
$R_2 > 10KHz$  และ  $100pF \leq C \leq 15\mu F$



รูปที่ 3.1 การต่อวงจรเข้ารหัสอนุกรม

MC145026 ยังมีคุณสมบัติทางลอจิก(Logic) ที่สามารถรับอินพุตได้ 3 สถานะคือ ลอจิก “1” “0” และ “Z”(High Impedance) ซึ่งจะมีการเข้ารหัสเพื่อส่งข้อในรูปแบบอนุกรมของทั้ง 3 ลอจิกดัง รูปที่ 3.2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.2 สัญญาณการเข้ารหัสอนุกรมไอซี MC145026

โดยการใช้งานของ MC145026 นั้นจะมีอินพุตแบ่งเป็น 3 ส่วนคือ ส่วนของขาการอ้างอิงตำแหน่ง ส่วนของข้อมูลการสั่งงานเปิด/ปิด และส่วนของสัญญาณ Transmit Enable (TE) ซึ่งเป็นขาอินพุตที่บอกให้ MC145026 ส่งข้อมูลออกเมื่อได้รับลอจิก “0”

### 3.1.2 การออกแบบวงจรถอดรหัสอนุกรม

ในชุดเครื่องรับ จะรับสัญญาณข้อมูลผ่านสายไฟ 220V ซึ่งเป็นการส่งข้อมูลแบบอนุกรม ดังนั้นการจะนำสัญญาณที่ถูกส่งมาใช้ได้นั้น จำเป็นต้องถอดรหัสเสียก่อน ผู้ออกแบบได้เลือกไอซีเบอร์ MC145027 ซึ่งเป็นไอซีถอดรหัสที่ทำงานคู่กับ MC145026 โดยเป็นตัวถอดรหัสของสัญญาณอนุกรมที่ถูกส่งมาตามสายไฟให้ออกเป็นข้อมูลที่นำไปใช้งานได้

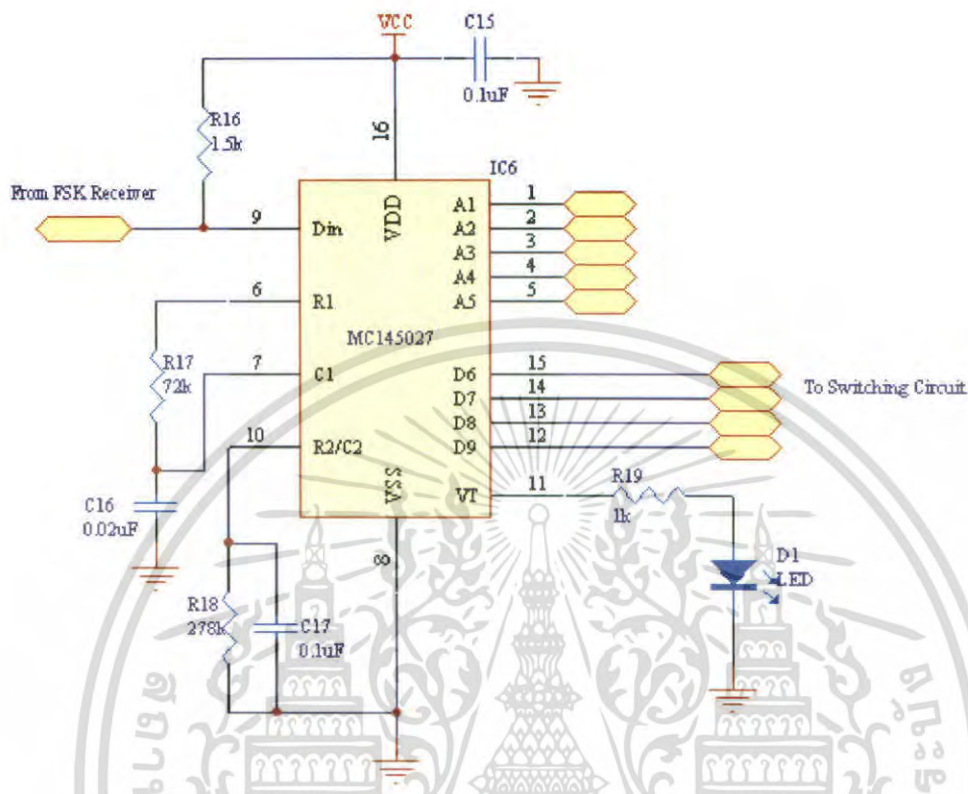
เช่นเดียวกัน การใช้งานของไอซี MC145027 นั้นจำเป็นต้องกำหนดความถี่การทำงานก่อน โดยต้องกำหนดความถี่การทำงานก่อน โดยต้องให้เท่ากับ MC145026 คือ 1.2kHz สามารถกำหนดได้จากค่าของ  $R_3$ ,  $C_1$  และ  $R_4$ ,  $C_2$  โดยต่อวงจรตามรูปที่ 3.3 ซึ่งจะหาค่าได้จากสูตร

$$R_3 C_1 = 3.95 R_5 C \quad (3.2)$$

$$R_4 C_2 = 77 R_5 C \quad (3.3)$$

$$\begin{aligned} \text{โดยที่ } R_3 &\geq 10K\Omega \\ C_1 &\geq 400pF \\ R_4 &\geq 100K\Omega \\ C_2 &\geq 700pF \end{aligned}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.3 การต่อวงจรถอดรหัสอนุกรม

ส่วนทางอินพุตขา A1-A5 เป็นส่วนที่ไว้ใช้กำหนดตำแหน่งของชุดเครื่องรับ ซึ่งชุดเครื่องรับจะทำงานก็ต่อเมื่อ ข้อมูลที่เข้ามา มีตำแหน่งตรงกับตำแหน่งที่กำหนดไว้ที่วงจรถอดรหัสอนุกรม ส่วนสัญญาณ VT จะเป็นขาเอาต์พุตที่ให้สัญญาณพัลส์ โดยที่ต่อกับไฟ LED เพื่อบอกว่ามีข้อมูลถูกส่งเข้ามา

### 3.1.3 การออกแบบภาครับการรับส่งแบบ FSK (Frequency Shift Keying)

โครงการมีการติดต่อระหว่างเครื่องส่งกับเครื่องรับผ่านทางสายไฟ 220V เป็นสายทองแดงเพียง 2 เส้น ซึ่งสายทองแดงนี้ไม่ได้ถูกออกแบบมาเพื่อใช้ส่งสัญญาณดิจิทัลที่ออกมาจากวงจรเข้ารหัสอนุกรมได้ เป็นผลทำให้เกิดการสูญเสียของสัญญาณในสายและมีโอกาสถูกรบกวนจากสัญญาณอื่นจนทำให้ข้อมูลผิดพลาดได้ ดังนั้นจึงต้องมีการแปลงสัญญาณรูปแบบดิจิทัลให้เป็นรูปแบบที่เหมาะสมในการส่งผ่านสายทองแดง

การส่งแบบ FSK เป็นวิธีที่นิยมที่ใช้ในการส่งผ่านสายต่างๆ ของระบบคอมพิวเตอร์ เช่นในระบบ LAN หรือการติดต่อผ่านโมเด็ม เนื่องจาก FSK เป็นการแปลงข้อมูลดิจิทัลให้อยู่ในรูปแบบไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งยังมีให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความถี่ จะทำให้ข้อมูลที่ส่งในสายต่อเนื่อง(Analog) ไม่ทำให้เกิดสัญญาณรบกวนและเกิดความผิดพลาดจากสัญญาณรบกวนต่างๆได้ ซึ่งวงจร 2 ส่วนทำหน้าที่นี้ก็คือ

วงจรภาคส่ง FSK(FSK Drive) อยู่ในชุดเครื่องส่งทำหน้าที่แปลงสัญญาณดิจิทัลที่ได้จากวงจรเข้ารหัสอนุกรม ให้เป็น FSK และขยายกำลังส่งเข้าไปในสายไฟฟ้า 220V

วงจรภาครับ FSK(FSK Receiver) อยู่ในชุดเครื่องรับทำหน้าที่แปลงสัญญาณ FSK ที่ส่งมาในสายไฟฟ้า 220V ให้เป็นสัญญาณดิจิทัลเพื่อส่งเข้าวงจรถอดรหัสอนุกรมเพื่อถอดรหัสต่อไป

ในส่วนของการออกแบบวงจรภาคส่งและภาครับสัญญาณ FSK จะประกอบด้วยวงจรต่างๆ ดังนี้

- วงจรเปลี่ยนสัญญาณดิจิทัลเป็นสัญญาณ FSK
- วงจรแยกกราวด์ด้านส่ง
- วงจรรวมสัญญาณ
- วงจรกรองความถี่(Filter)
- วงจรแยกกราวด์ด้านรับ
- วงจร โทนีดีโค้ดเดอร์(Tone Decoder)
- วงจรแลทช์(Latch)

#### การออกแบบวงจรเปลี่ยนสัญญาณดิจิทัลเป็นสัญญาณ FSK

ในการออกแบบวงจรเปลี่ยนสัญญาณดิจิทัลเป็นสัญญาณ FSK ในโครงงานนี้ใช้ไอซีเบอร์ XR2207 เป็นตัวทำหน้าที่เปลี่ยนสัญญาณดิจิทัลให้เป็นสัญญาณ FSK โดยการออกแบบกำหนดความถี่มาร์คหรือลอจิก “1” เท่ากับ 19 KHz และความถี่สเปซ หรือลอจิก “0” เท่ากับ 17 KHz ซึ่งสามารถกำหนดด้วยค่าตัวเก็บประจุ  $C_x$  ความต้านทาน  $R_x$  และ  $VR_1$  เมื่อต่อขา 8 ของไอซีเข้ากับแหล่งจ่ายไฟบวกดังรูปที่ 3.4

#### ตารางที่ 3.1 ความสัมพันธ์ระหว่างขาสถานะลอจิกกับความถี่

สถานะลอจิก		เลือกขา Timing (Selected Timing Pins)	ความถี่ (Hz)
ขา8	ขา9		
1	0	5	$f_1$
1	1	4 และ 5	$f_1 + \Delta f_1$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ค่าความต้านทาน  $R_x$  และ  $VR_1$  สามารถคำนวณได้จากสูตร

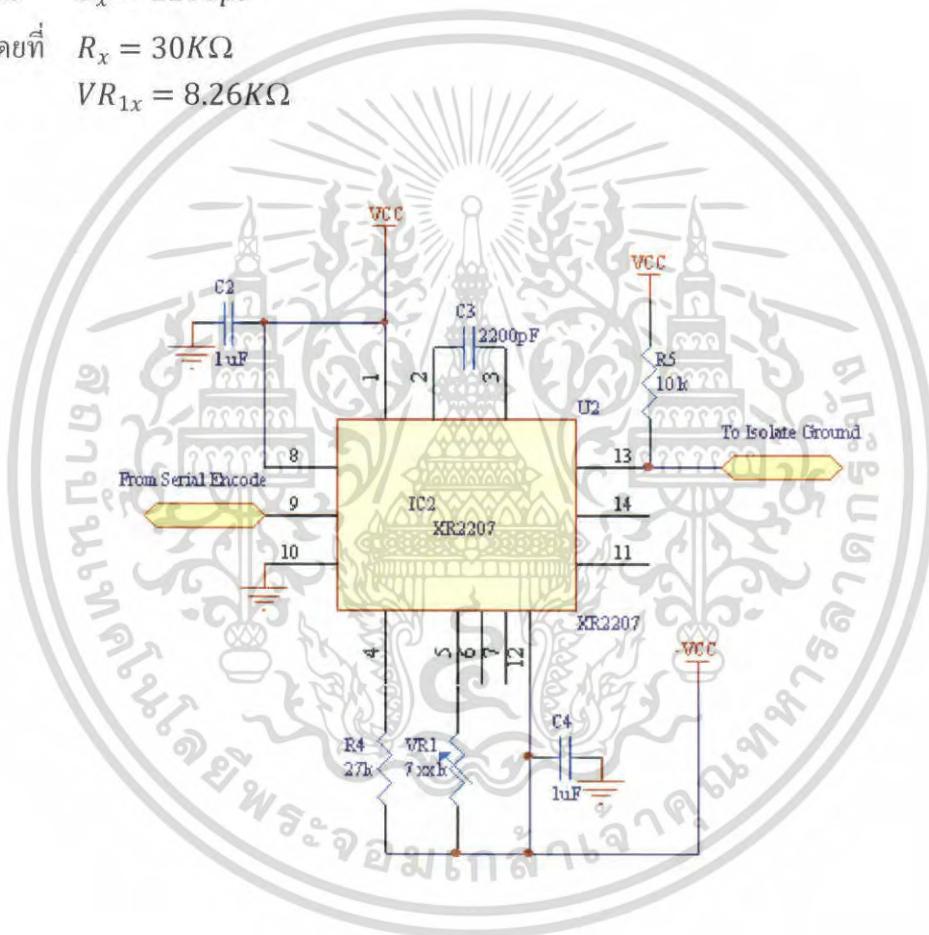
$$f_1 = \frac{1}{R_x C_x} \quad (3.4)$$

$$\Delta f_1 = \frac{1}{VR_1 C_x} \quad (3.5)$$

เมื่อ  $C_x = 2200pF$

โดยที่  $R_x = 30K\Omega$

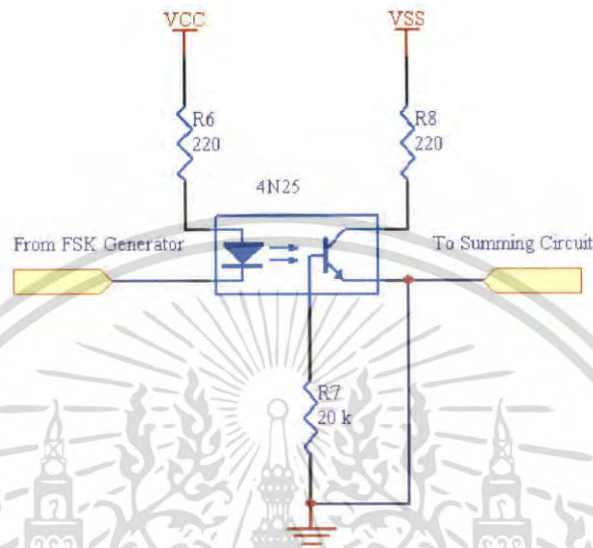
$VR_{1x} = 8.26K\Omega$



รูปที่ 3.4 วงจรเปลี่ยนสัญญาณดิจิทัลเป็นสัญญาณ FSK

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### การออกแบบวงจรแยกกราวด์ภาคส่ง

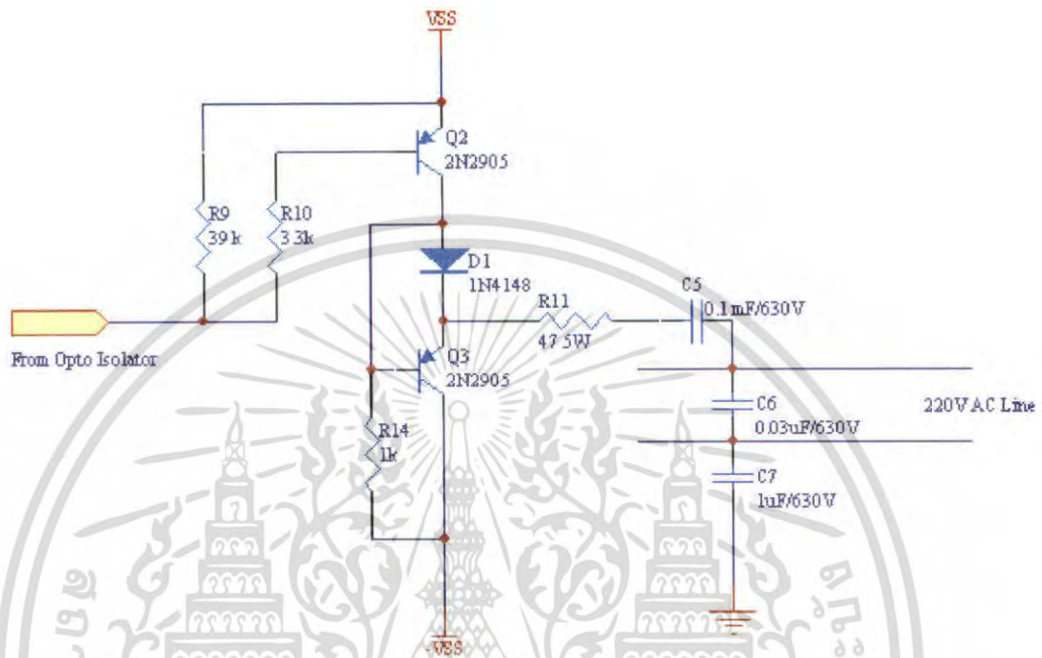


รูปที่ 3.5 การออกแบบวงจรภาคกราวด์

การทำงานของวงจรที่จะต้องต่อเข้ากับระบบไฟ 220V ความถี่ 50 Hz ที่มีแรงดันสูงหากมีวงจรส่วนใด ส่วนหนึ่งชำรุดเสียหายหรือทำงานผิดปกติ ก็อาจจะส่งผลให้วงจรภาคอื่นๆ เสียหาย จึงจำเป็นต้องแยกกราวด์ ส่วนของวงจรที่ต่อกับไฟแรงดันสูงออกจากส่วนอื่นๆ การแยกกราวด์ของระบบนี้จะใช้การเชื่อมโยงทางแสง (Opto Isolate) ทั้งส่วนอินเทอร์เฟซทางภาคส่งและส่วนอินเทอร์เฟซรับ เพื่อป้องกันวงจรไฟกระแสตรงจากระบบไฟฟ้าบ้าน โดยอินพุตของตัวเชื่อมโยงทางแสง ซึ่งเป็นสัญญาณรูปคลื่นสี่เหลี่ยมขนาด 0V ถึง 12V ต่อเข้าทางขาแคโทด และสัญญาณไฟกระแสตรง +5V ต่อเข้าทางขาแอนโอดของ LED เมื่อมีอินพุตมีค่า +5V LED จะติดทำให้ทรานซิสเตอร์นำกระแส เอาท์พุตที่ขา 5 จึงมีค่า 0V และเมื่ออินพุตมีค่า 12V LED จะดับทำให้ทรานซิสเตอร์ไม่นำกระแสเอาท์พุต ที่ได้จึงมีค่าประมาณ 5V เอาท์พุตภาคแยกกราวด์จึงมีลักษณะเป็นพัลส์ขนาด 0 ถึง +5V

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### การออกแบบวงจรรวมสัญญาณ



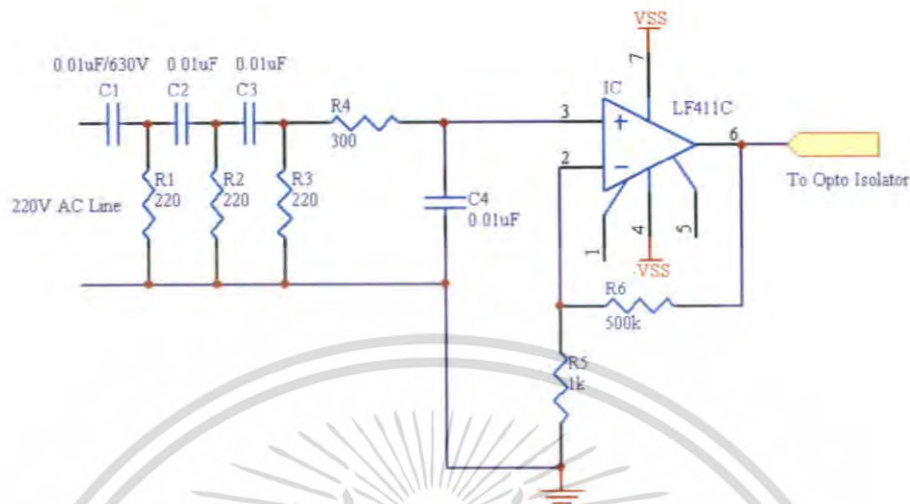
รูปที่ 3.6 วงจรรวมสัญญาณ

ภาครวมสัญญาณจะนำความถี่จากภาค VCO ซึ่งเป็นสัญญาณที่ได้จากการนำข้อมูลมาเปลี่ยนให้อยู่ในรูปของความถี่สัญญาณ และนำสัญญาณที่ได้มาคัปปลิง (Coupling) ลงในสายไฟฟ้าบ้าน วงจรรวมสัญญาณที่ใช้แสดงดังรูปที่ 3.6 โดยใช้ทรานซิสเตอร์ 2 ตัว ทำหน้าที่สวิตช์สลับกันทำงานตัวละครึ่งรูปสัญญาณและตัวเก็บประจุทำหน้าที่ป้องกันสัญญาณความถี่ต่ำผ่าน แต่จะยอมให้สัญญาณความถี่สูงผ่านไป

### การออกแบบวงจรกรองความถี่

จากการนำเอาระดับสัญญาณดิจิทัล “0” และ “1” มาแปลงให้อยู่ในรูปของสัญญาณอนาล็อกความถี่สูงและมอดูเลตในระบบไฟฟ้าบ้านที่มีความถี่ที่ 50 kHz จึงต้องใช้วงจรแบนด์พาสฟิลเตอร์ จึงจะยอมให้ช่วงสัญญาณความถี่สูงช่วงหนึ่งผ่านไป เพื่อกรองเอาสัญญาณข้อมูลออกจากไฟฟ้าบ้าน และยังป้องกันฮาร์โมนิคความถี่สูงที่จะมารบกวนระบบได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.7 วงจรรองความถี่แบบแบนด์พาสฟิลเตอร์

#### การออกแบบวงจรแยกกราวด์ภาครับ

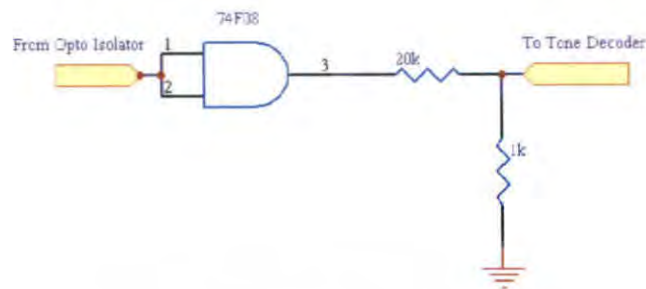
วงจรแยกกราวด์ของตัวอินเตอร์เฟสทางด้านรับจะมีโครงสร้างเหมือนกับวงจรแยกกราวด์ของตัวภาคส่งทุกอย่าง

#### การออกแบบวงจรโทนดีโค้ดเดอร์

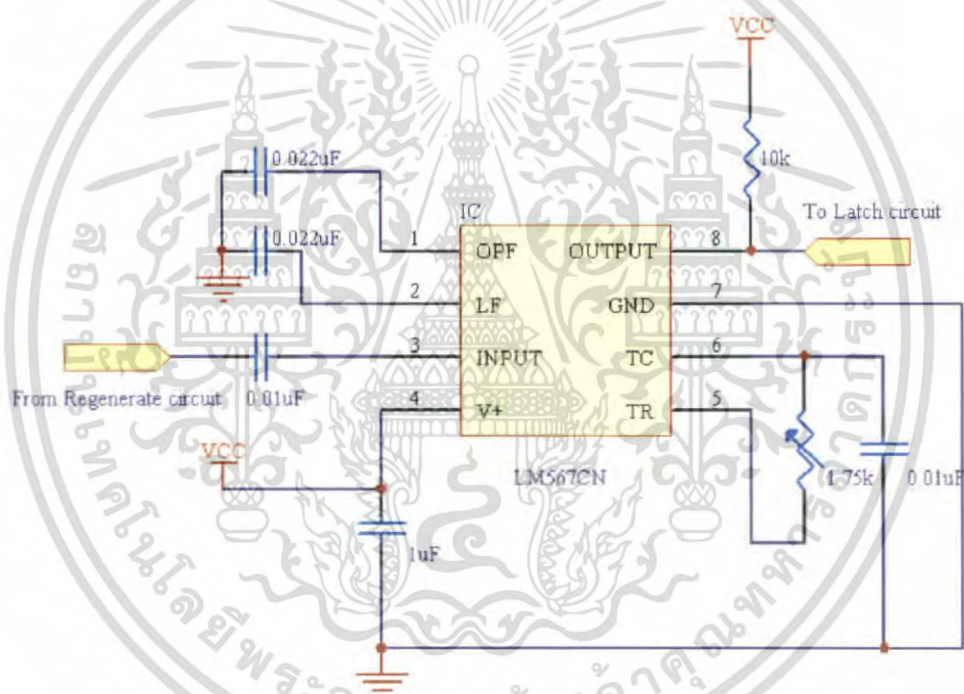
วงจร โทนดีโค้ดเดอร์ใช้หลักการของวงจรเฟสล็อกกลูบ คอยตรวจจับความถี่ที่เข้ามาทางอินพุต จะมีชุด VCO ซึ่งสร้างความถี่ออกมาเปรียบเทียบกับความถี่ที่อินพุต ความถี่ที่ชุด VCO ผลิตออกมาเป็นความถี่เดียวกันกับความถี่ที่ต้องการให้โทนดีโค้ดเดอร์ตรวจจับ โดยใช้ตัวต้านทานและตัวเก็บประจุภายนอกเพื่อกำหนดความถี่ของชุดวีซีโอ หากความถี่อินพุตไม่ตรงกับความถี่ของชุดวีซีโอ เอาท์พุตของวงจร โทนดีโค้ดเดอร์จะมีระดับแรงดันเท่ากับ  $V_{CC}$  คือ 5V และเมื่อความถี่อินพุตตรงกับความถี่ของชุด VCO เอาท์พุตจะมีแรงดัน 0V

วงจรโทนดีโค้ดเดอร์จะมีอยู่ 2 ส่วนหลัก ส่วนแรกทำหน้าที่ รีเจนเนอเรต(Regenerate) สัญญาณข้อมูลที่ถูกส่งมาจากวงจรแยกกราวด์ โดยลอจิกชนิดแอนด์เกต(AND Gate) และจัดระดับค่าแรงดันของสัญญาณก่อนจะส่งต่อไปยังไอซีโทนดีโค้ดเดอร์เบอร์ LM567CN โดยระดับแรงดันอินพุตของไอซีโทนดีโค้ดเดอร์ประมาณ 200 mVrms หรือน้อยกว่านี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.8 ชุดรีเจนเนอเรตและปรับระดับแรงดันของสัญญาณ



รูปที่ 3.9 วงจรต่อใช้งานไอซีเบอร์ LM567CN

ส่วนที่สองทำหน้าที่ตรวจจับความถี่โดยใช้ไอซีเบอร์ LM567CN วงจรรวมตัวนี้มีอุปกรณ์ต่อภายนอกไม่กี่ชิ้น ที่สำคัญประกอบด้วยตัวต้านทานและตัวเก็บประจุที่ใช้ในการกำหนดความถี่ของชุดวิชีโอภายใน LM567CN ตัวเก็บประจุสำหรับเอาต์พุตฟิลเตอร์ และตัวเก็บประจุสำหรับรูปฟิลเตอร์

จากรูปที่ 3.9 ตัวเก็บประจุที่ขา 1 เป็นตัวเก็บประจุสำหรับเอาต์พุตฟิลเตอร์ ที่ขา 2 เป็นตัวเก็บประจุสำหรับรูปฟิลเตอร์ ซึ่งมีความสำคัญต่อภาคโทเนดีโคเดอ์มาก โดยตัวเก็บประจุสำหรับเอกสารก็เป็นเอกสารที่ส่งมวลไว้สำหรับวงจรในการศึกษาเท่านั้น ไม่ได้ออกตลาดไหนไปใช้ประโยชน์ด้านการค้า รูปฟิลเตอร์ขา 2 หากมีค่าน้อย จะทำให้เวลาในการทำลอคความถี่น้อย ในทางกลับกันเมื่อมีค่ามาก ไม่วากรณีใดๆ ทั้งสิ้น อีกทั้งยังมีให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จะช่วยปรับปรุงเรื่องความคงทนต่อสัญญาณรบกวน แต่ก็ใช้เวลาเพิ่มขึ้นในการลือกความถี่ ส่วนตัวเก็บประจุสำหรับเอาต์พุตฟิลเตอร์นั้น เมื่อมีค่าน้อยลงจะช่วยลดดีเลย์(Delay) ระหว่างอินพุตและเอาต์พุตและเมื่อมีค่ามากจะช่วยปรับปรุงเรื่องความคงทนต่อสัญญาณรบกวน

$$\text{สูตรการคำนวณหา } f_0 \cong \frac{1}{1.1R_c} \quad (3.6)$$

ซึ่งสามารถคำนวณค่าได้ดังนี้

$$\text{ที่ } 17 \text{ kHz } R = 1.7 \text{ k}\Omega$$

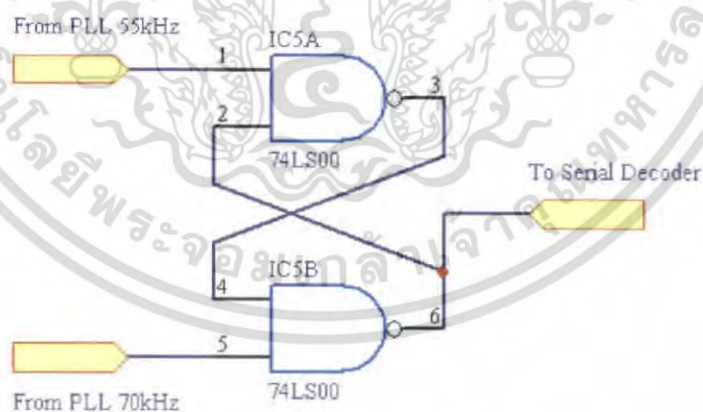
$$C = 10 \text{ nF}$$

$$\text{ที่ } 19 \text{ kHz } R = 1.3 \text{ k}\Omega$$

$$C = 10 \text{ nF}$$

การออกแบบวงจรเลขที่

สัญญาณที่ออกจากวงจรโทนดีโค้ดเดอร์ จะถูกนำมาเข้าภาคเลขที่ เพื่อที่จะล้างค่าและจัดเรียงสัญญาณข้อมูลให้เป็นแบบอนุกรม



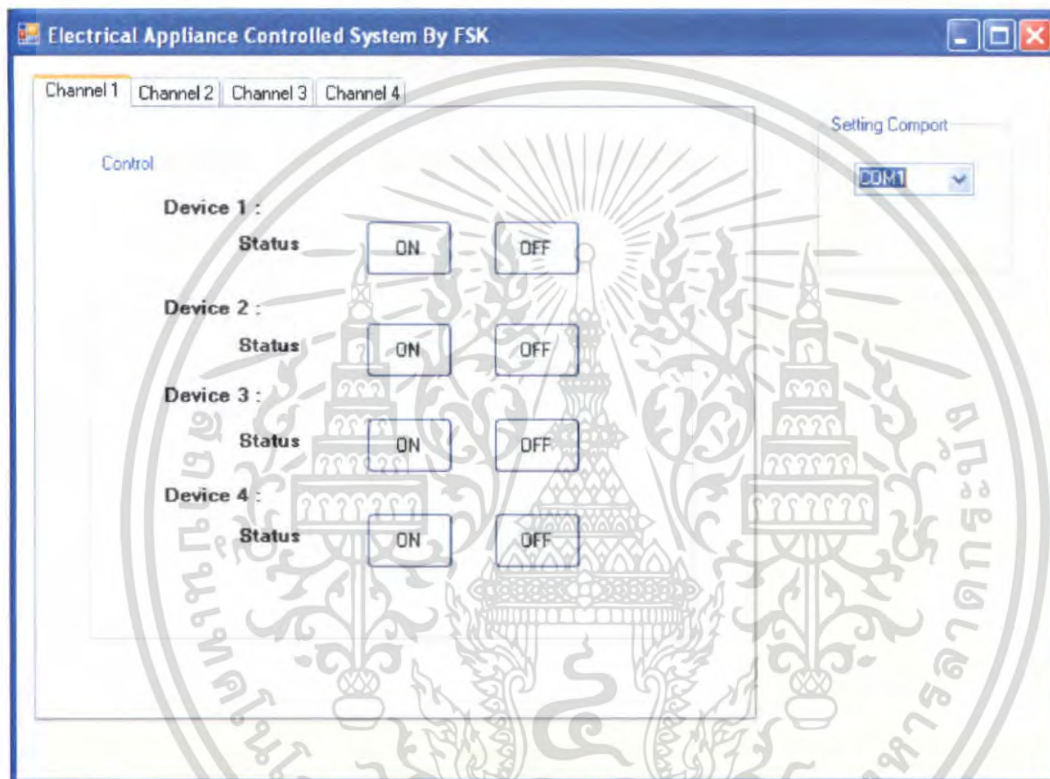
รูปที่ 3.10 วงจรเลขที่

จากรูปที่ 3.10 ขา 1 จะต่อกับเอาต์พุตของวงจรโทนดีโค้ดเดอร์ที่ตรวจจับความถี่ 17 kHz ซึ่งแทนลอจิก “0” ของสัญญาณข้อมูล ส่วนขา 2 จะต่อกับเอาต์พุตของวงจรดีโค้ดเดอร์ ที่ตรวจจับความถี่ 19 kHz แทนลอจิก “1” ของสัญญาณข้อมูล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 3.2 ส่วนของโปรแกรมสำหรับควบคุมอุปกรณ์ไฟฟ้า

สำหรับการควบคุมอุปกรณ์ไฟฟ้านั้น จะใช้คอมพิวเตอร์รับคำสั่งจากผู้ใช้งาน โดยผู้ใช้งานจะต้องเลือกหมายเลขพอร์ตให้ตรงกับที่ติดต่อกับไมโครคอนโทรลเลอร์แล้วสามารถเลือกกดคำสั่งเปิด-ปิดอุปกรณ์ไฟฟ้าได้เลย โดยโปรแกรมนี้เขียนขึ้นมาโดยใช้ภาษา Visual C#

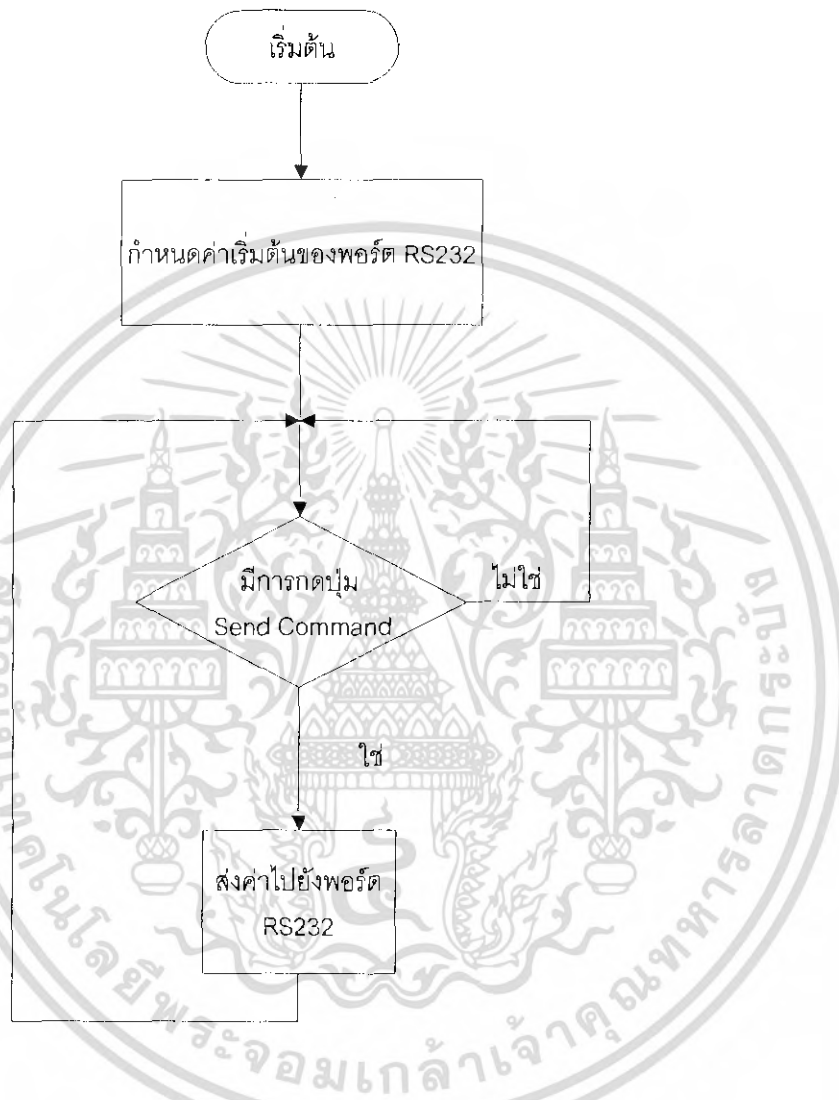


รูป 3.11 โปรแกรมสำหรับควบคุมอุปกรณ์ไฟฟ้า

โดยเราต้องทำการตั้งค่า Address ที่ตัวภาครับที่ต่อกับอุปกรณ์ไฟฟ้าให้ตรงกับค่า Address ที่เราใช้ในการสั่งงาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ผังการทำงานของโปรแกรมควบคุมอุปกรณ์ไฟฟ้าแสดงดังรูปที่ 3.12

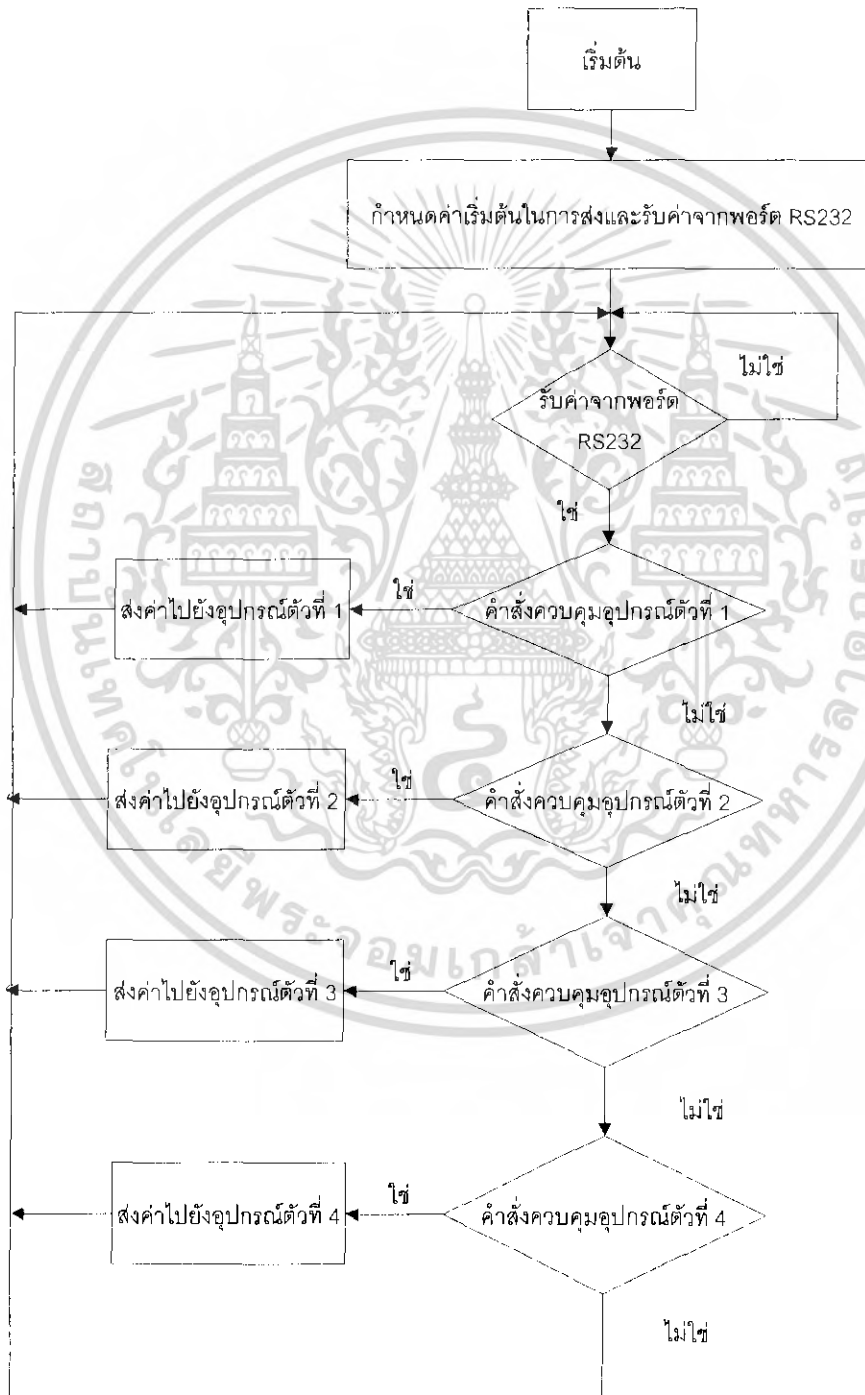


รูป 3.12 Flowchart ของโปรแกรมควบคุมอุปกรณ์ไฟฟ้า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 3.3 ไมโครคอนโทรลเลอร์

ไมโครคอนโทรลเลอร์ MCS-51 จะรับโค้ดเข้ามาประมวลผลว่าเป็นคำสั่งใด และจะทำงานตามคำสั่งนั้น ฟังก์ชันการทำงานของไมโครคอนโทรลเลอร์ MCS-51 จะแสดงดังรูปที่ 3.14



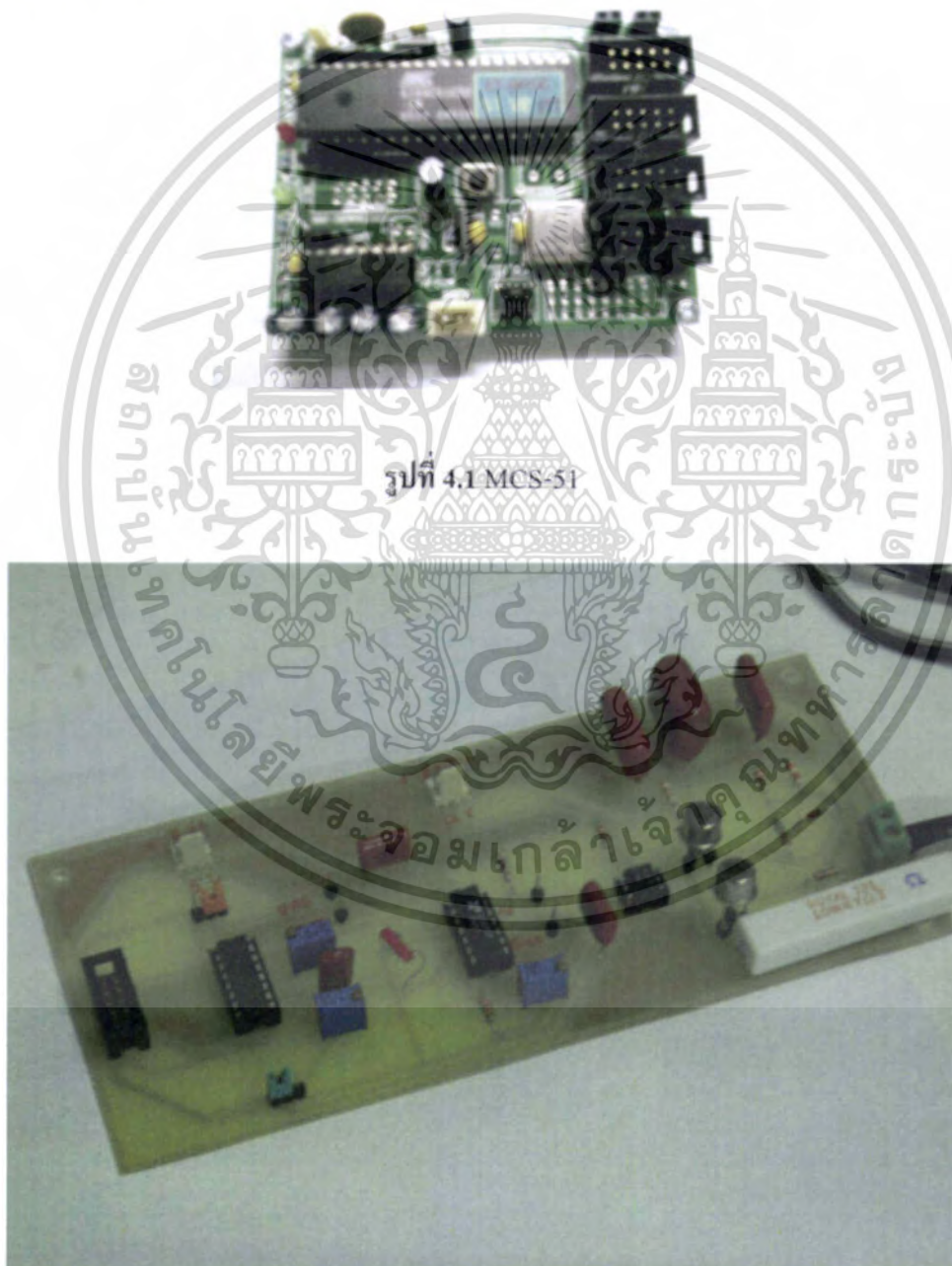
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 รูปที่ 3.13 Flowchart การทำงานของไมโครคอนโทรลเลอร์  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมีเหตุดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 4

### ผลการทดลอง

#### 4.1 การทดลองภาคส่ง

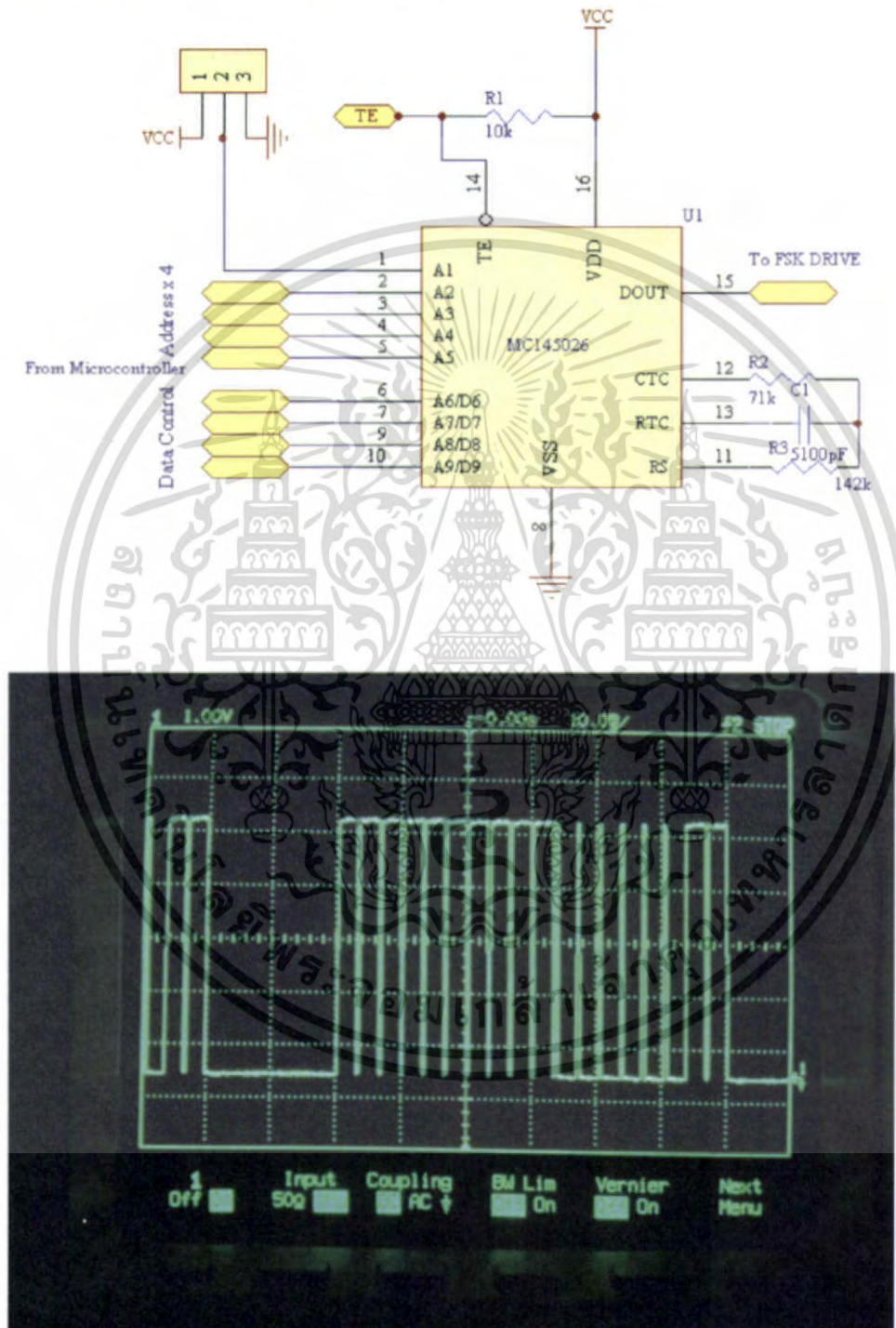
##### 4.1.1 วงจรภาคส่งทั้งหมด



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

#### 4.1.2 ผลการทดลองของภาคส่ง

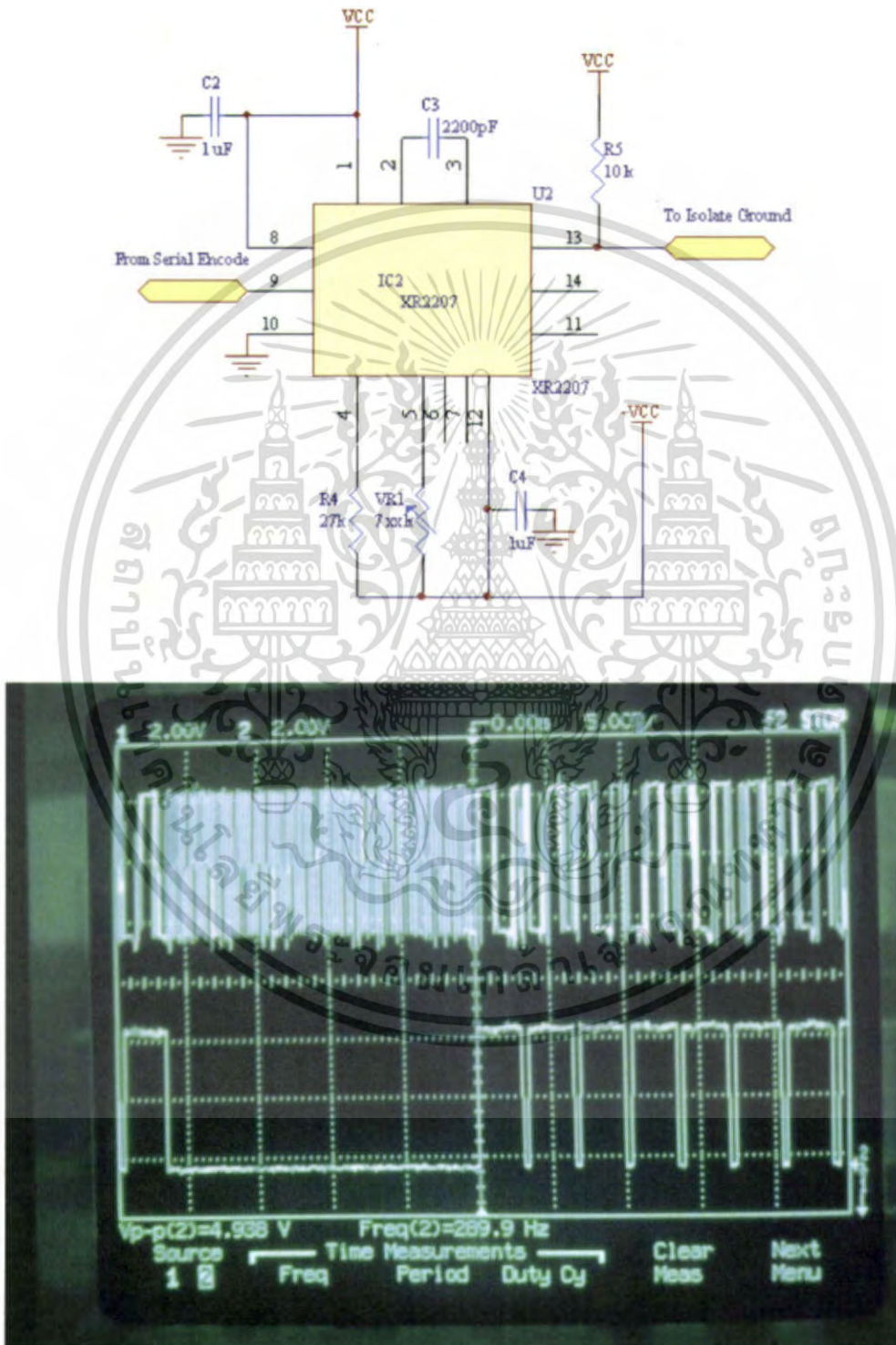
สัญญาณเอาต์พุตที่ได้จากวงจรต่างๆในส่วนของภาคส่ง



รูปที่ 4.3 วงจรและสัญญาณที่ได้จากวงจรเข้ารหัสอนุกรม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

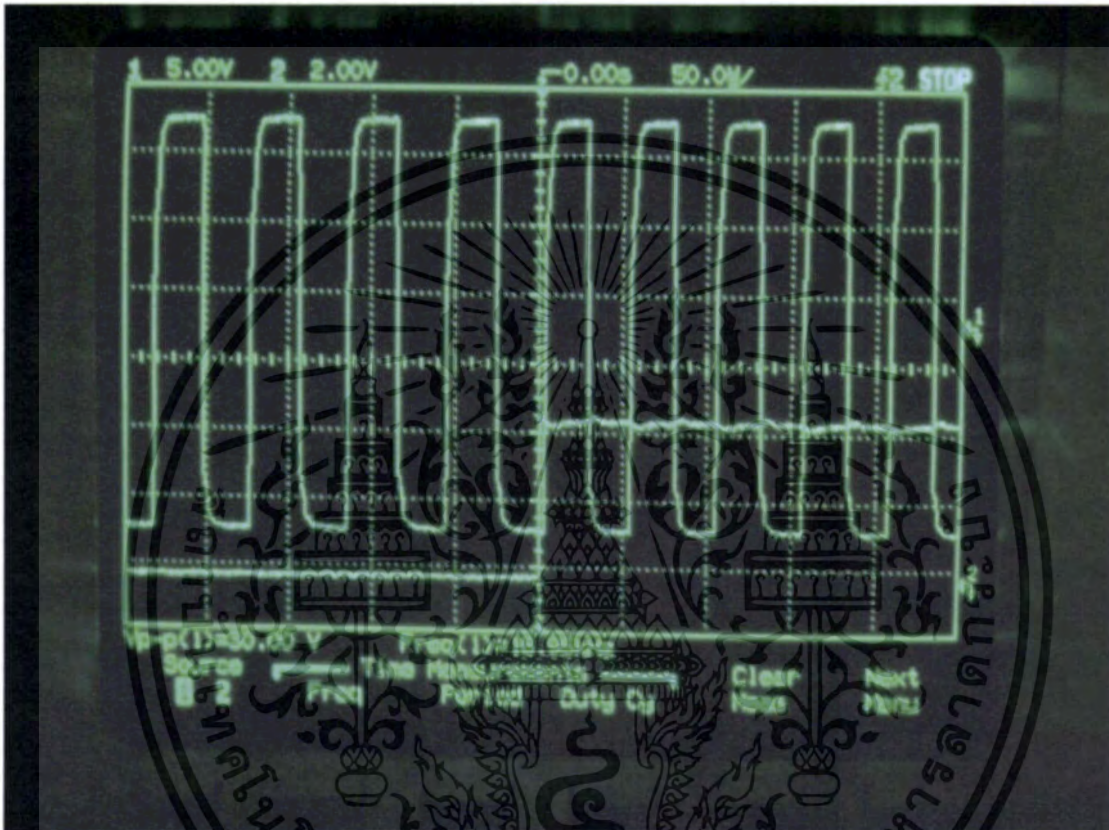
จากรูปที่ 4.3 เป็นสัญญาณเอาต์พุตที่ออกจากวงจรเข้ารหัสอนุกรม โดยวัดที่ขา 15 ของไอซี MC145026



รูปที่ 4.4 วงจรและสัญญาณที่ได้จากวงจรกำหนดความถี่ ESK

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อนำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

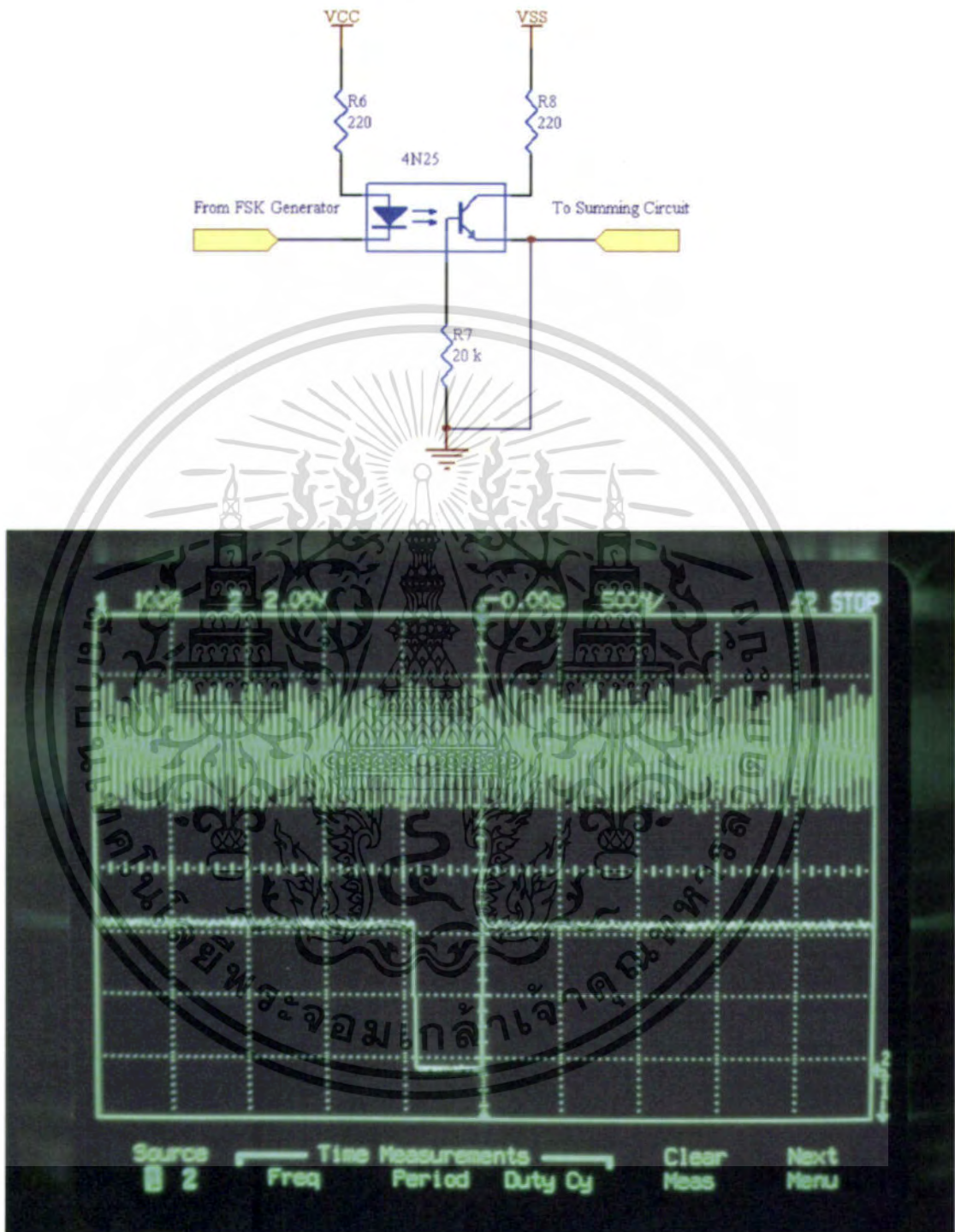
จากรูปที่ 4.4 เป็นสัญญาณเอาต์พุตที่ออกจากวงจรกำหนดความถี่ FSK โดยรูปคลื่นตัวล่าง เป็นสัญญาณอินพุตจากวงจรเข้ารหัสสัญญาณ และรูปคลื่นตัวบนเป็นสัญญาณเอาต์พุตที่ออกจากขา 13 ของไอซี XR2207



รูปที่ 4.5 ค่าความถี่ของสัญญาณบิต 1 บิต 0

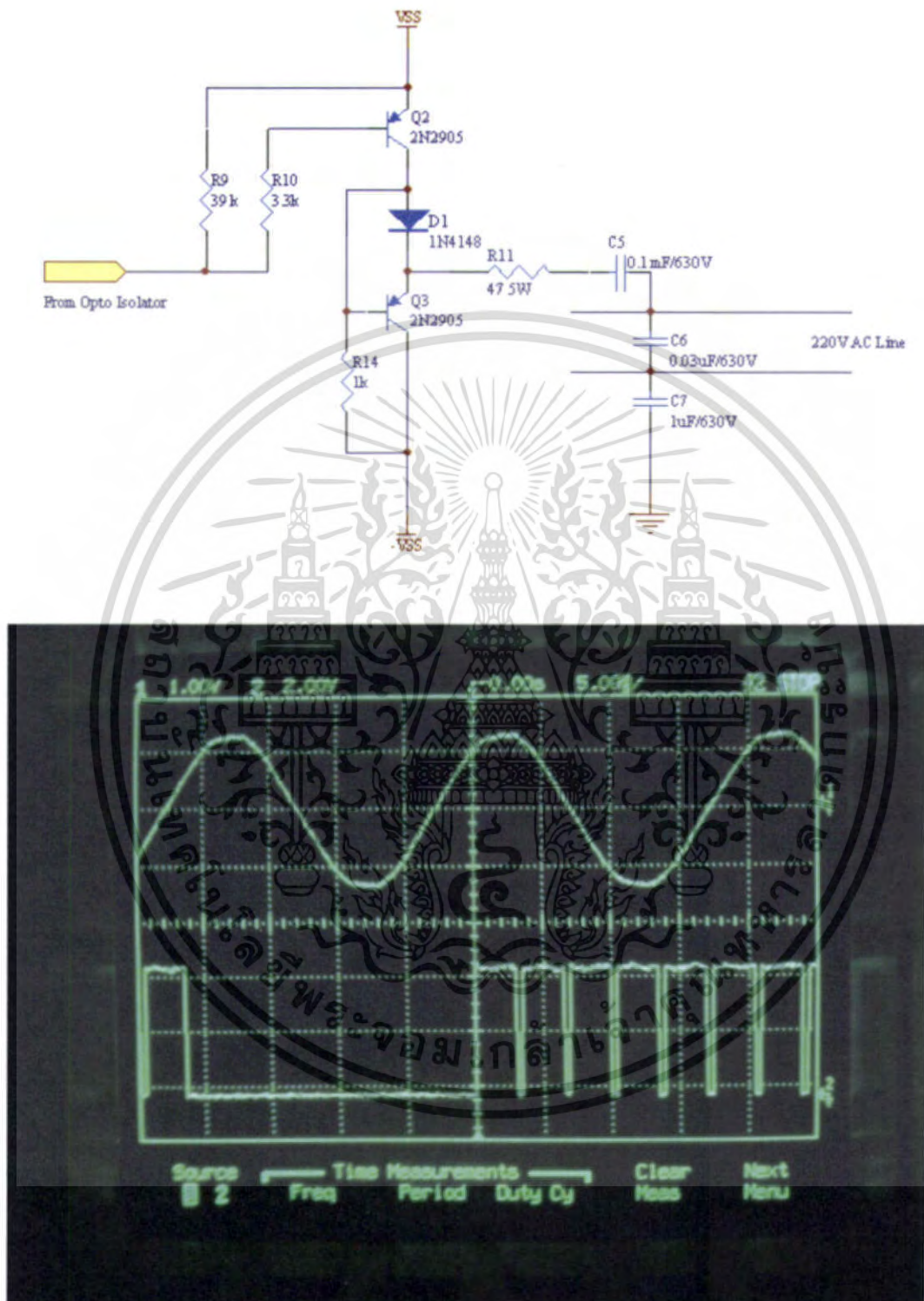
จากรูปที่ 4.5 จะเป็นการขยายสัญญาณ FSK เพื่อดูค่าความถี่ของบิต 1 และ บิต 0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.6 วงจรและสัญญาณที่ได้จากวงจรแยกกราวด์ภาคส่ง

จากรูป 4.6 เป็นสัญญาณเอาต์พุตที่ออกจากวงจรแยกกราวด์ โดยวัดสัญญาณจากขา 5 ของไอซี 4N25 เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

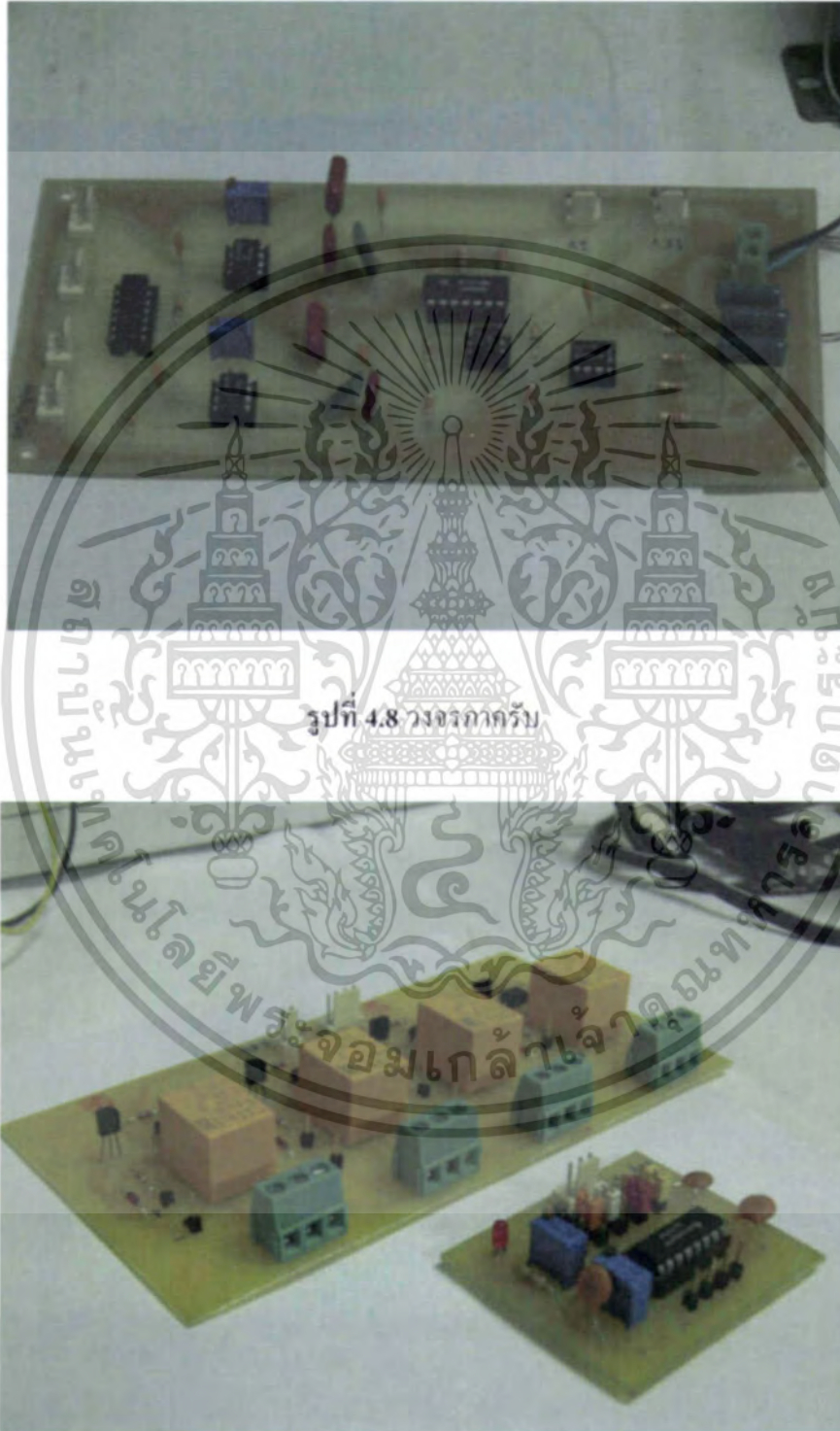


รูปที่ 4.7 วงจรและสัญญาณที่ได้จากวงจรรวมสัญญาณ

จากรูปที่ 4.7 เป็นสัญญาณเอาต์พุตที่ออกจากวงจรรวมสัญญาณ โดยวัดสัญญาณที่ลงไฟ  
 220 V เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 4.2 การทดลองภาครับ

### 4.2.1 วงจรภาครับทั้งหมด



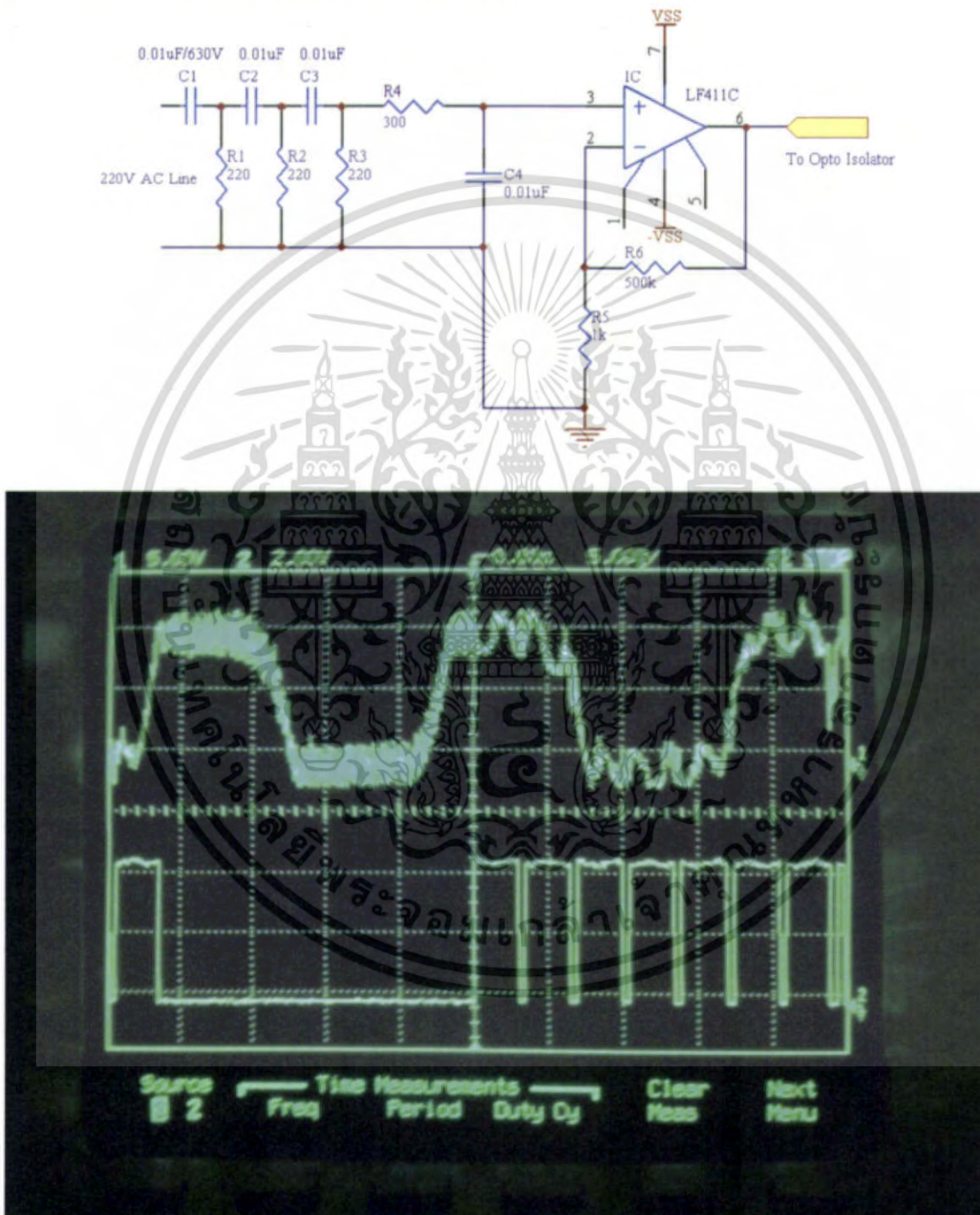
รูปที่ 4.8 วงจรภาครับ

รูปที่ 4.9 วงจร Relay

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

#### 4.2.2 ผลการทดลองของภาครับ

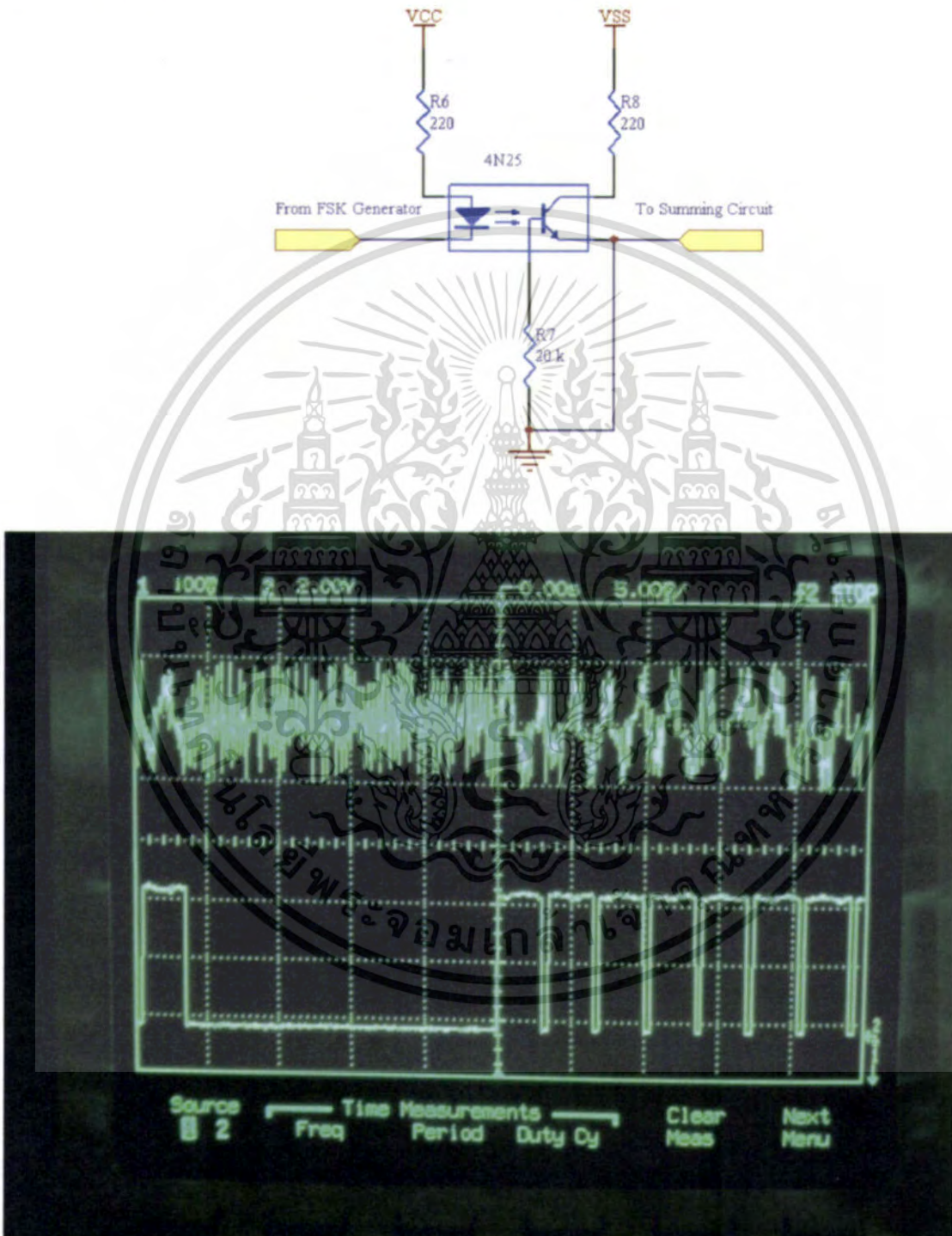
สัญญาณเอาต์พุตที่ได้จากวงจรต่างๆในส่วนของภาครับ



รูปที่ 4.10 วงจรและสัญญาณที่ได้จากวงจรกรองสัญญาณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

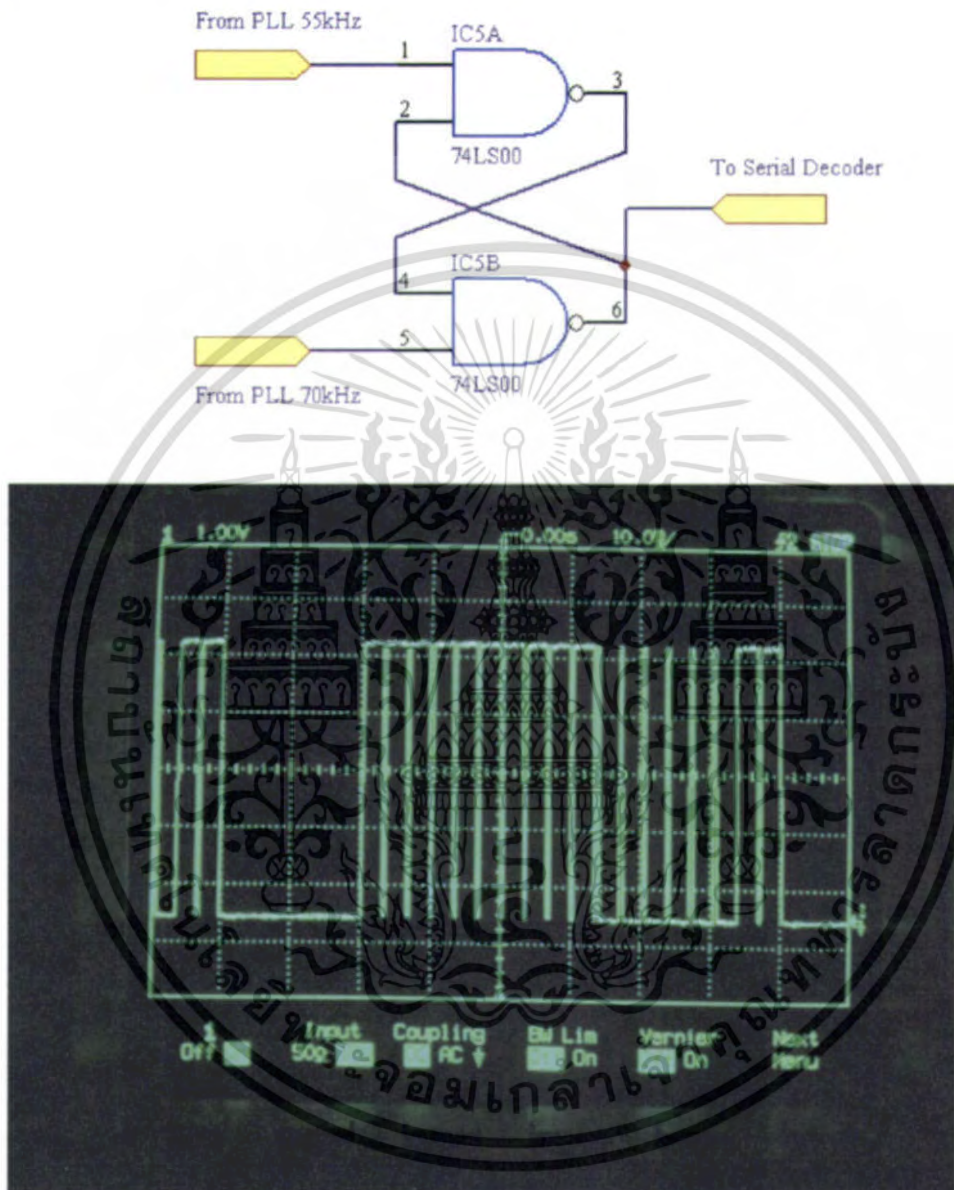
จากรูป 4.10 เป็นสัญญาณเอาต์พุตที่ออกจากวงจรกรองสัญญาณ โดยวัดสัญญาณจากขา 6 ของไอซี LF411CN



รูปที่ 4.11 วงจรและสัญญาณที่ได้จากวงจรแยกกราด์ภาครับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูป 4.11 เป็นสัญญาณเอาต์พุตที่ออกจากวงจรแยกกราวด์ โดยวัดสัญญาณจากขา 5 ของ ไอซี 4N25



รูปที่ 4.12 วงจรและสัญญาณที่ได้จากวงจรแลทซ์

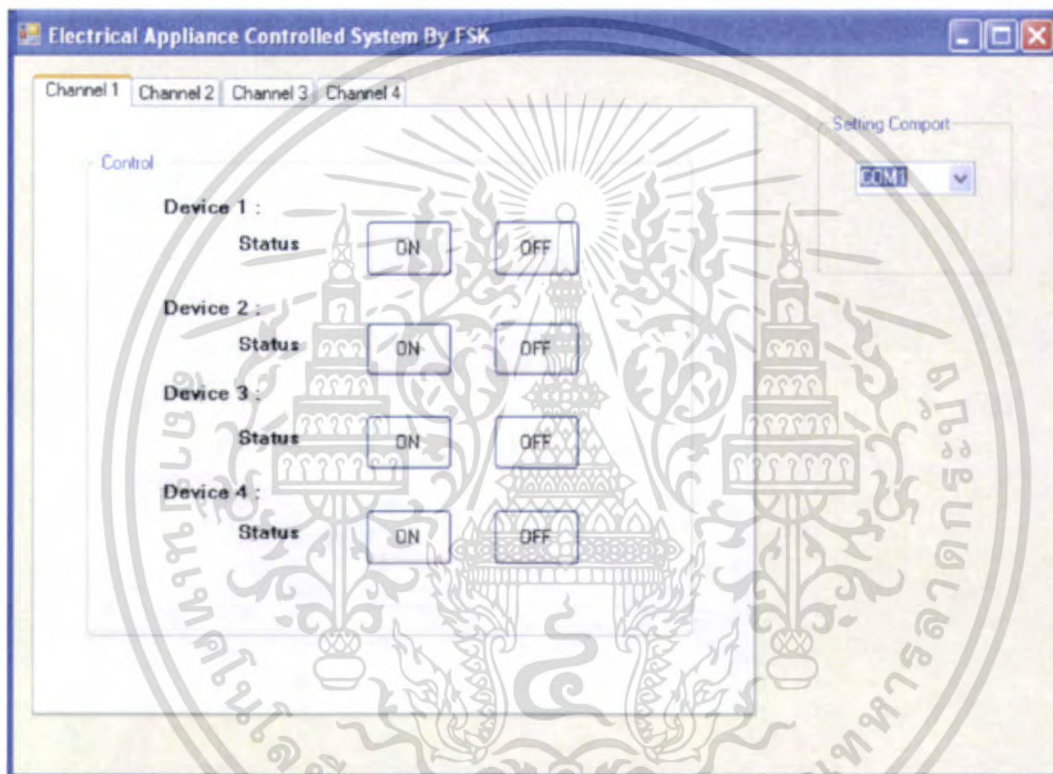
จากรูป 4.12 เป็นสัญญาณเอาต์พุตจากวงจรแลทซ์ โดยรูปคลื่นตัวบนเป็นสัญญาณที่ออก จากวงจรเข้ารหัสทางภาคส่ง เปรียบเทียบกับรูปคลื่นสัญญาณตัวล่างซึ่งเป็นสัญญาณที่วัดได้จากขา 6 ของไอซี 7400

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 4.3 การสอบระบบควบคุมอุปกรณ์ไฟฟ้าด้วยวิธี FSK

#### 4.3.1 ระบบควบคุมอุปกรณ์ไฟฟ้าด้วยวิธี FSK

ในการทำงานของระบบก็จะทำงานก็ต่อเมื่อเรากดคำสั่งที่ตัวโปรแกรมสั่งงานการควบคุม เปิดปิดอุปกรณ์ไฟฟ้าทำได้โดยการเปิด โปรแกรมในส่วนที่ใช้ควบคุมอุปกรณ์ไฟฟ้าขึ้นมาซึ่งจะมี ลักษณะดังรูปที่ 4.13



รูปที่ 4.13 โปรแกรมที่ใช้ในการควบคุมอุปกรณ์ไฟฟ้า

แล้วโปรแกรมสั่งงานก็จะทำการสั่งงานไปที่ตัวไมโครคอนโทรลเลอร์ ต่อจากนั้น ไมโครคอนโทรลเลอร์ ก็จะส่ง Address ไปที่วงจรภาคส่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



**รูปที่ 4.14** ชิ้นงานภาคส่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



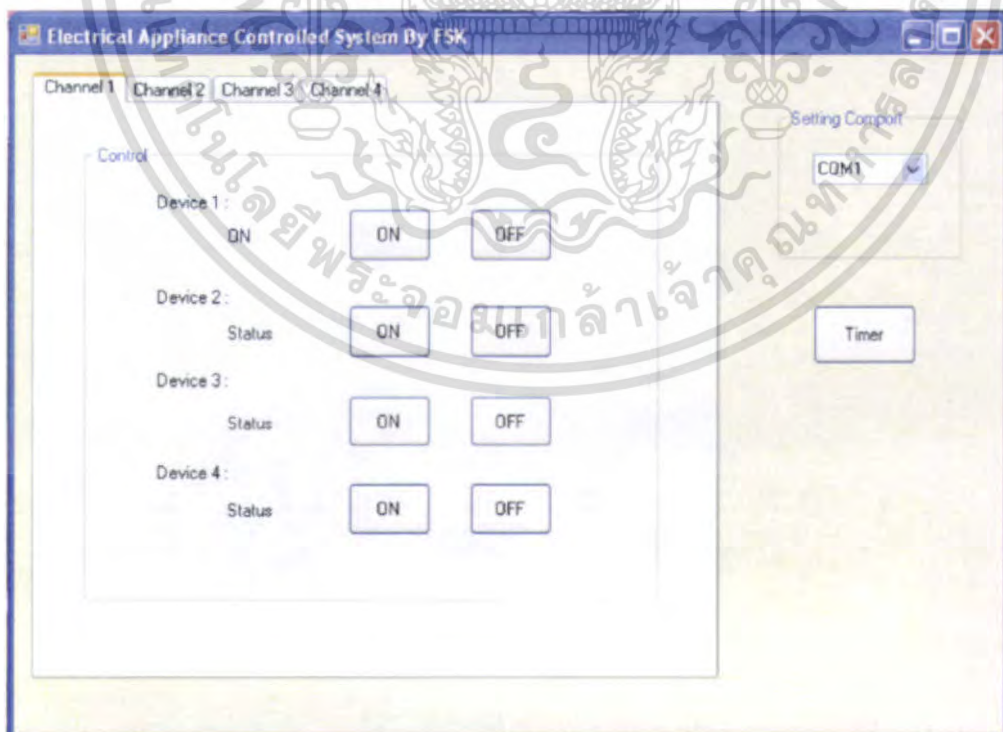
รูปที่ 4.15 ชิ้นงานภาครับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยจะเข้าไปในส่วนของวงจรเข้ารหัสอนุกรม แรชรหัสอนุกรมก็จะทำการแปลงสัญญาณที่เป็นสัญญาณขนานให้เป็นสัญญาณอนุกรมเพื่อที่จะสามารถส่งในสายไฟฟ้าได้ ต่อจากนั้นสัญญาณอนุกรมก็จะเข้าไปที่วงจรกำหนดความถี่ FSK เพื่อทำการเปลี่ยนสัญญาณที่เป็นดิจิทัลให้เป็นสัญญาณอนาล็อก โคนในที่นี่เป็นสัญญาณ FSK ต่อจากนั้นก็ทำการรวมเข้ากับไฟฟ้า AC 220 V ด้วยวงจรรวมสัญญาณ ในตอนนี้สัญญาณก็จะวิ่งกระจายไปตามสายไฟภายในบ้าน และเมื่อสัญญาณเข้าไปที่ภาครับก็จะทำการแยกสัญญาณออกจากไฟฟ้า AC 220 V ที่วงจรกรองสัญญาณ แล้วส่งต่อไปยังวงจรโหนดโค้ดเดอร์ ทำการตรวจจับความถี่และส่งไปที่วงจรแลทซ์ เพื่อที่จะค้างค่าและจัดเรียงสัญญาณข้อมูลให้เป็นแบบอนุกรม โดยที่สัญญาณอนุกรมนี้จะสามารถนำไปตรวจสอบ Address ที่วงจรถอดรหัสอนุกรม เพื่อที่จะทราบได้ว่าเป็นสัญญาณที่ส่งงานมาที่อุปกรณ์ชุดนี้หรือไม่ ถ้าตรงกับที่ตั้ง Address ไว้ในวงจรนี้ ก็จะส่งงานผ่านวงจร Relay ไปควบคุมอุปกรณ์ไฟฟ้าต่อไป

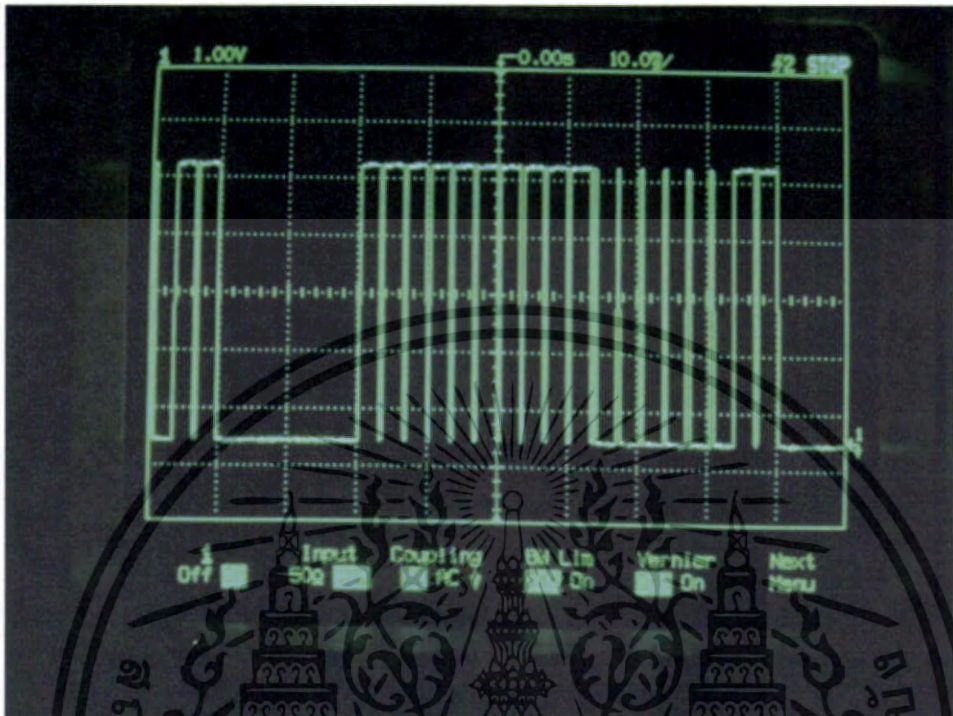
#### 4.3.2 ผลการทดลอง

โดยจะทำการทดลองเปิดอุปกรณ์ไฟฟ้าที่ช่องสัญญาณที่ 1 อุปกรณ์ตัวที่ 1 เมื่อทำการกดปุ่ม ON เพื่อเปิดอุปกรณ์ไฟฟ้า โปรแกรมจะส่งโค้ดออกไปทางพอร์ต RS232 ไปยังวงจรภาคส่งสัญญาณ FSK



รูปที่ 4.16 แสดงสถานะ การเปิดอุปกรณ์ไฟฟ้าตัวที่ 1 ที่เปิดเรียบร้อยแล้ว

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาคือเท่านั้น เมื่อผู้ยูได้เห็นใบใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.17 Address ที่ได้จากการส่งงาน โปรแกรม



รูปที่ 4.18 การเปิดไฟตามคำสั่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 5

### บทวิจารณ์และบทสรุป

#### 5.1 บทสรุป

จากความต้องการที่จะเพิ่มขอบเขตการควบคุมเครื่องใช้ไฟฟ้าภายในอาคารให้มีประสิทธิภาพและความสะดวกมากขึ้น ทำให้เกิดแนวคิดที่จะสร้าง “ระบบควบคุมอุปกรณ์ไฟฟ้าด้วยวิธีการ FSK” ซึ่งจะมีขั้นตอนในการดำเนินงานดังนี้

ในขั้นตอนแรก เราจะต้องออกแบบงานลักษณะงานในขั้นต้นก่อน โดยจะต้องเลือกอุปกรณ์ที่จะใช้ในการควบคุม ตัวกลางในการส่งผ่านการควบคุม และลักษณะการใช้งาน ซึ่งจากการออกแบบการทำงานเบื้องต้น ทำให้ได้ขอบเขตในการทำงาน

หลังการที่ขั้นตอนแรกเราได้ขอบเขตในการทำงานมาแล้วต่อไปจะเป็นขั้นตอนในการออกแบบลักษณะของวงจรเบื้องต้นว่าจะทำงานสัมพันธ์กันอย่างไร เมื่อได้ลักษณะวงจรเบื้องต้นแล้วเราก็จะออกแบบรายละเอียดของวงจร ซึ่งจะแบ่งออกเป็นส่วนต่างๆ ตามหน้าที่ของการทำงานของวงจรมันๆ ในการออกแบบรายละเอียดของวงจรมันเราต้องคำนึงถึงความสอดคล้องกับขอบเขตที่กำหนดไว้ด้วย

จากนั้นเราก็จะมาทำการทดลองวงจรที่ได้ออกแบบเป็นแผงทดลองต้นแบบ เป็นการทดสอบว่าวงจรที่ได้ออกแบบไปนั้นสามารถทำงานได้ตามที่เราต้องการจริงหรือเปล่า ถ้ายังไม่ได้ต้องปรับปรุงแก้ไขให้สามารถใช้งานได้ตามที่ต้องการ และจัดหาอุปกรณ์ที่ต้องใช้ในการทดลองช่วงนี้ด้วย จนเมื่อวงจรทั้งหมดสามารถใช้งานได้โดยไม่ผิดพลาดและใช้งานได้ตามขอบเขตที่กำหนด ขั้นตอนต่อไปเราจึงออกแบบแผ่นลายวงจรพิมพ์ขึ้นของแต่ละวงจร แล้วจึงนำอุปกรณ์ติดตั้งลงบนแผ่นลายพิมพ์ และทำการตรวจสอบความถูกต้องอีกครั้งหนึ่ง

เมื่อทดสอบทั้งหมดเรียบร้อยแล้ว ต่อไปจะเป็นการนำวงจรมาประกอบรวมกัน แล้วเขียนโปรแกรมควบคุมสั่งงานในขั้นตอนนี้

สรุปผลการทดลอง

ส่วนโปรแกรมควบคุมสั่งงาน

สามารถรับคำสั่งที่ผู้ใช้งานสั่งได้ถูกต้อง โดยใช้โปรแกรมควบคุมอุปกรณ์ไฟฟ้าที่เขียนขึ้นมาด้วยโปรแกรมภาษา Visual C#

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### ส่วนของภาคส่งสัญญาณควบคุม

สามารถรับคำสั่งจากพอร์ต RS232 จากคอมพิวเตอร์แล้วนำไปมอดูเลตแบบ FSK แล้วทำการคับปลิงสัญญาณลงในสายไฟฟ้า AC ได้ถูกต้อง

### ส่วนของภาครับสัญญาณควบคุม

สามารถตรวจจับสัญญาณจากสายไฟฟ้า AC และดีมอดูเลตเป็นสัญญาณควบคุมได้  
**วงจรควบคุมอุปกรณ์ไฟฟ้า**

สามารถสั่งให้มีการเปิด-ปิดอุปกรณ์ไฟฟ้าได้ 4 ชั้น ได้อย่างถูกต้อง

### 5.2 ปัญหาและอุปสรรคในการทำงาน

ปัญหาที่เกิดขึ้นในระหว่างการทำงาน เป็นปัญหาที่จำเป็นต้องแก้ไข โดยแต่ละปัญหาจะมีลักษณะดังต่อไปนี้

1. ค่าความต้านทานและตัวเก็บประจุที่ใช้ในวงจรนั้น บางค่าหาซื้อไม่ได้ตามท้องตลาด ต้องอาศัยการต่อขนานหรืออนุกรมแทน ซึ่งทำให้เกิดความผิดพลาดขึ้นแต่ไม่มากนัก
2. ปัญหาของไอซี LF411C ในส่วนของวงจรภาครับสัญญาณบางครั้งจะไม่ทำงาน เนื่องจากมีการทำงานตลอดจนเกิดความร้อนขึ้น

### 5.3 ข้อเสนอแนะ

ปริญญานิพนธ์ระบบควบคุมอุปกรณ์ไฟฟ้าด้วยวิธี FSK นี้แม้จะสามารถใช้งานได้ถูกต้องตามขอบเขตแล้วก็ตาม แต่ยังมีบางส่วนที่สามารถเพิ่มเติมได้ และจะทำให้ตัวระบบมีประสิทธิภาพมากขึ้น ข้อเสนอแนะนี้จึงมีไว้ให้เป็นแนวทางแก่ผู้สนใจที่จะพัฒนาและนำไปประยุกต์ใช้กับงานอื่นๆ มีดังต่อไปนี้

1. ขนาดกำลังไฟฟ้าที่โครงการสามารถควบคุมได้ สามารถเพิ่มได้โดยทำการออกแบบเครื่องรับให้สามารถทนกระแสไฟที่สูงขึ้น
2. ออกแบบวงจรเพื่อให้สามารถรับและส่งข้อมูลได้สองทิศทาง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บรรณานุกรม

- [1] นายธีรยุทธ พงศ์รัตน์, นายประภัสร์ เขมาชีวะ และนายวัชรพงษ์ จิตธรรม เครื่องเปิดปิดเครื่องใช้ไฟฟ้าด้วยโทรศัพท์ผ่านระบบไฟฟ้าภายในอาคาร ปรินญาณิพนธ์อุตสาหกรรมศาสตร์บัณฑิต สาขาวิชาเทคโนโลยีโทรคมนาคม คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง 2544
- [2] นายจิตติวัฒน์ ปรีเปรม, นางสาวณัฐกานต์ ธัญญวิทย์ และนายณัฐพล เหล่าสมบัติ ระบบควบคุมอุปกรณ์ไฟฟ้าภายในอาคารผ่านสายไฟ AC ปรินญาณิพนธ์วิศวกรรมศาสตร์บัณฑิต สาขาวิชาวิศวกรรมโทรคมนาคม คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง 2548
- [3] อ.ขจร อนุดิษฐ์ การเขียนควบคุมไมโครคอนโทรลเลอร์ MCS-51 ด้วยภาษาC.นันทบุรี: สำนักพิมพ์ Core Function.
- [4] <http://www.datasheet.com>

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ภาคผนวก ก.

### การติดตั้งระบบควบคุมอุปกรณ์ไฟฟ้าด้วยวิธีการ FSK

#### การติดตั้งอุปกรณ์ภาคส่ง

เสียบสายรับ-ส่งสัญญาณของอุปกรณ์ภาคส่งกับพอร์ต RS232 ของคอมพิวเตอร์



#### การติดตั้งอุปกรณ์ภาครับ

เสียบปลั๊กของอุปกรณ์ไฟฟ้าที่ต้องการเข้ากับอุปกรณ์ภาครับตามช่องสัญญาณที่ต้องการ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## การติดตั้งโปรแกรมควบคุมอุปกรณ์ไฟฟ้า

1. ติดตั้ง โดยการคลิกที่ไฟล์ setup.exe



2. เลือก Install

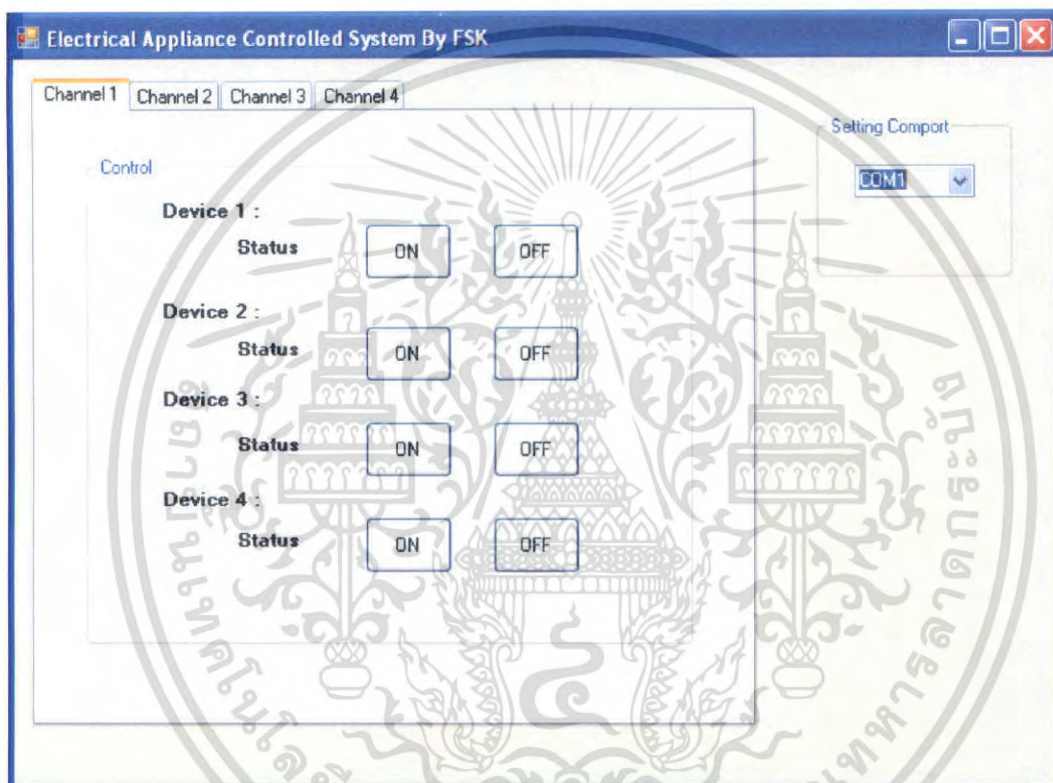


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ข.

## คู่มือการใช้งานระบบควบคุมอุปกรณ์ไฟฟ้าด้วยวิธีการ FSK

ส่วนของโปรแกรมควบคุมอุปกรณ์ไฟฟ้า



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### การตั้งค่าสำหรับการใช้งาน

- 1.เลือกพอร์ตการใช้งาน โดยจะต้องเลือกให้ตรงกับพอร์ตที่เชื่อมต่ออยู่กับกล่องภาคส่งสัญญาณซึ่งอยู่ในส่วนของ Setting Comport

### การใช้งานโปรแกรม

- 1.ทำการเลือก Channel ที่ต้องการจะควบคุมซึ่งเลือกได้จาก Tab Control

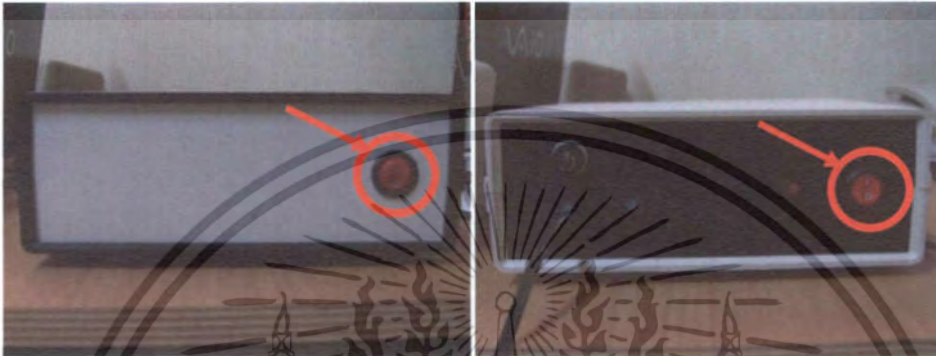


- 2.สั่งงานควบคุมเปิด-ปิดอุปกรณ์ไฟฟ้าที่ต้องการ ได้จากปุ่มควบคุม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### การใช้งานในส่วนของอุปกรณ์ภาคส่งและภาครับ

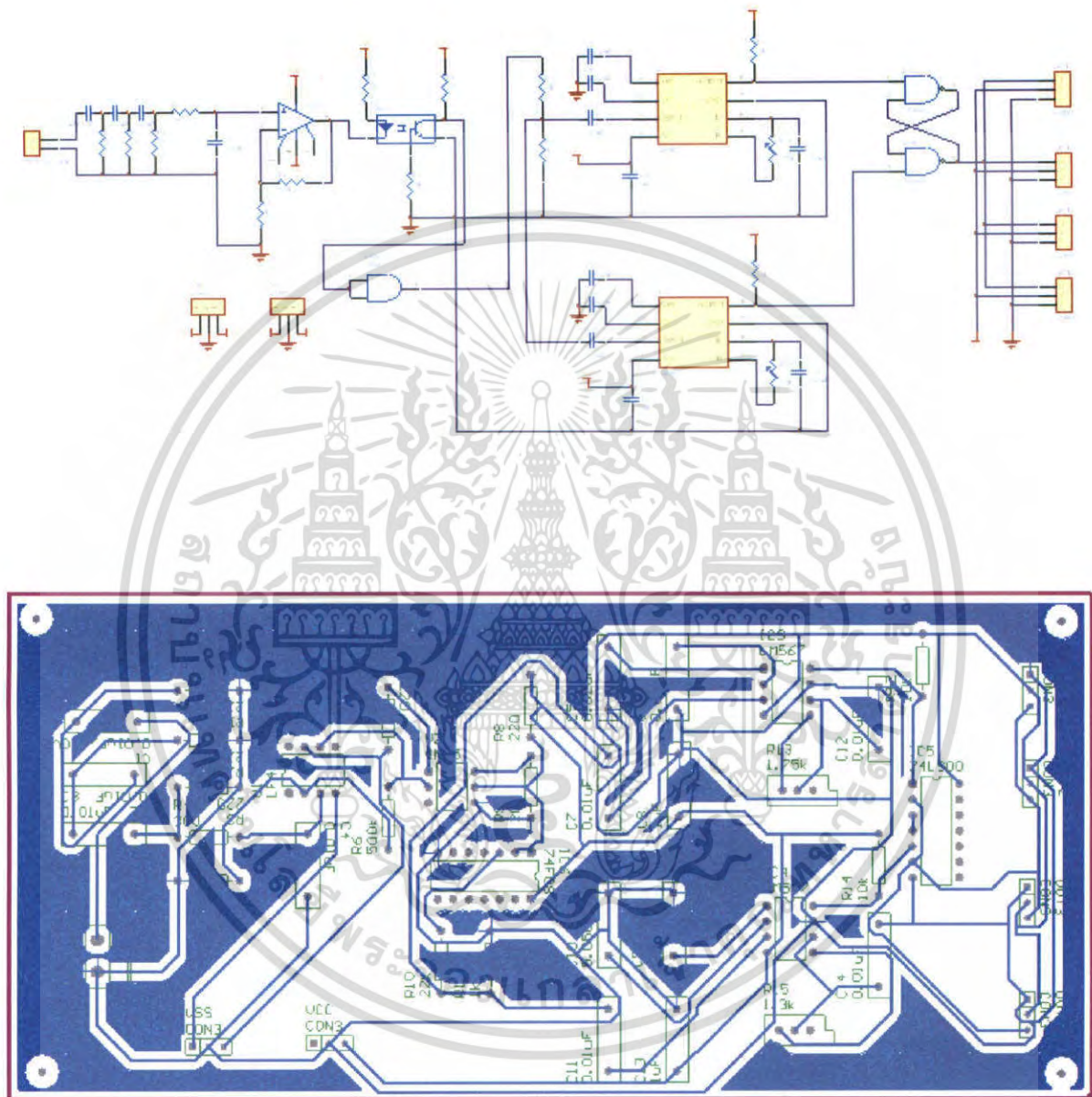
1. เสียบปลั๊ก
2. เปิดสวิตซ์ตัวอุปกรณ์ทั้งสองตัว



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

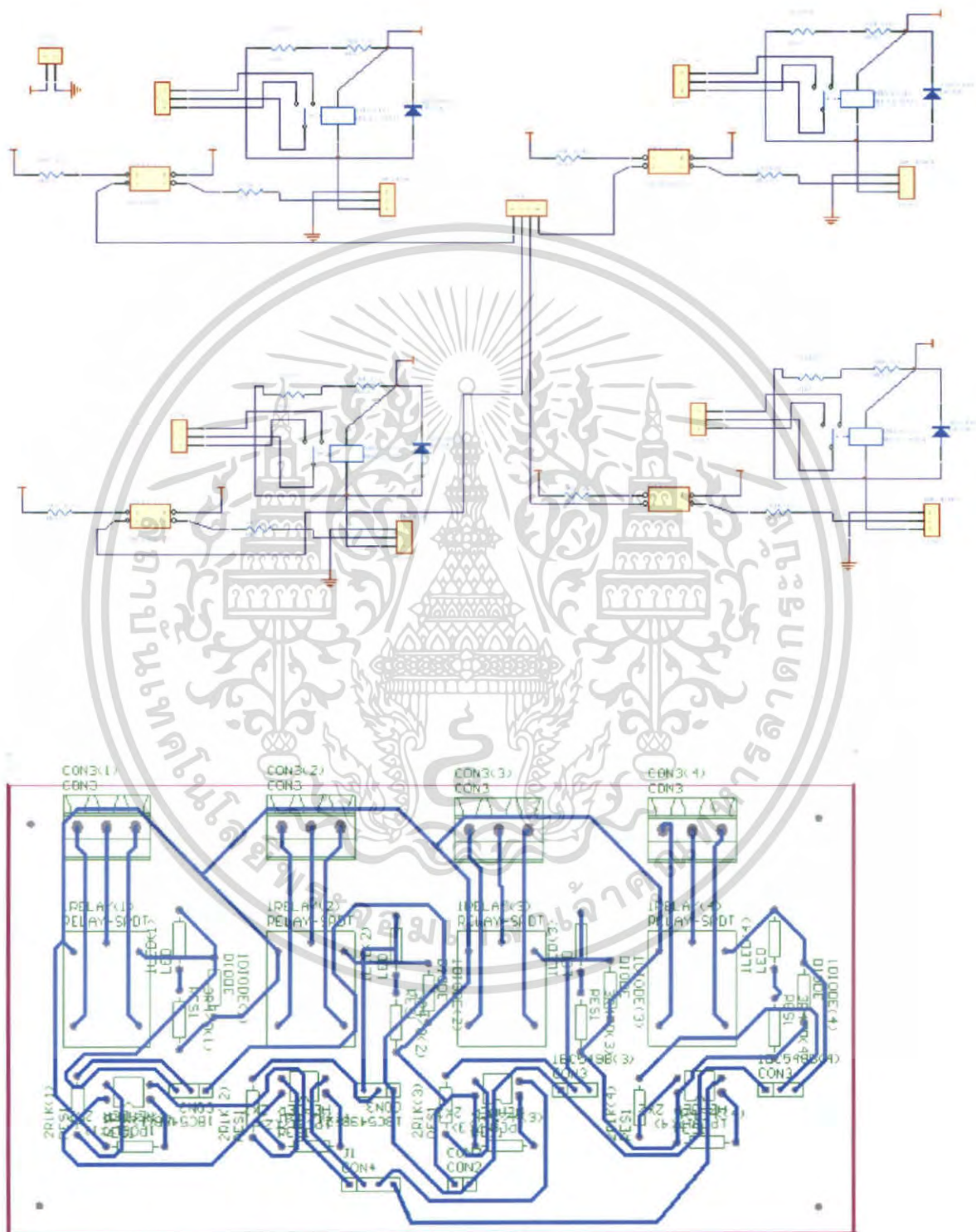


## วงจรรักษาสัญญาณ FSK



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### วงจร Relay



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ภาคผนวก ง.

## DATA SHEET

- AT89C51ED2
- XR 2207
- MC 145026, MC 145027, MC 145028
- LM 567



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**FEATURES**

- Excellent Temperature Stability (20ppm/°C)
- Linear Frequency Sweep
- Adjustable Duty Cycle (0.1% to 99.9%)
- Two or Four Level FSK Capability
- Wide Sweep Range (1000:1 Minimum)
- Logic Compatible Input and Output Levels
- Wide Supply Voltage Range ( $\pm 4V$  to  $\pm 13V$ )
- Low Supply Sensitivity (0.1% /V)
- Wide Frequency Range (0.01Hz to 1MHz)
- Simultaneous Triangle and Squarewave Outputs

**APPLICATIONS**

- FSK Generation
- Voltage and Current-to-Frequency Conversion
- Stable Phase-Locked Loop
- Waveform Generation
  - Triangle, Sawtooth, Pulse, Squarewave
- FM and Sweep Generation

**GENERAL DESCRIPTION**

The XR-2207 is a monolithic voltage-controlled oscillator (VCO) integrated circuit featuring excellent frequency stability and a wide tuning range. The circuit provides simultaneous triangle and squarewave outputs over a frequency range of 0.01Hz to 1MHz. It is ideally suited for FM, FSK, and sweep or tone generation, as well as for phase-locked loop applications.

The XR-2207 has a typical drift specification of 20ppm/°C. The oscillator frequency can be linearly swept over a 1000:1 range with an external control voltage; and the duty cycle of both the triangle and the squarewave outputs can be varied from 0.1% to 99.9% to generate stable pulse and sawtooth waveforms.

**ORDERING INFORMATION**

Part No.	Package	Operating Temperature Range
XR-2207M	14 Lead 300 Mil CDIP	-55°C to +125°C
XR-2207CP	14 Lead 300 Mil PDIP	0°C to +70°C
XR-2207D	16 Lead 300 Mil JEDEC SOIC	0°C to +70°C
XR-2207ID	16 Lead 300 Mil JEDEC SOIC	-40°C to +85°C

**BLOCK DIAGRAM**

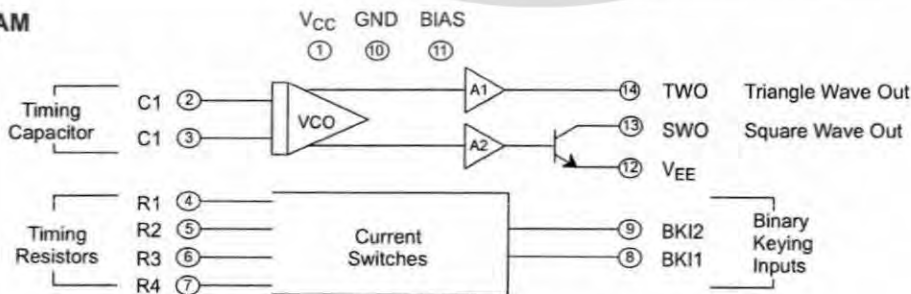
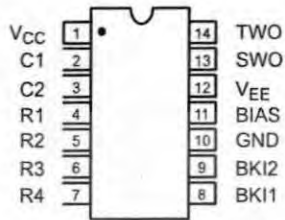
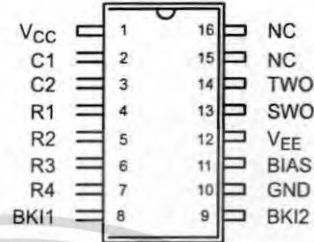


Figure 1. Block Diagram

## PIN CONFIGURATION



14 Lead PDIP, CDIP (0.300")



16 Lead SOIC (Jedec, 0.300")

## PIN DESCRIPTION

Pin #	Symbol	Type	Description
1	VCC		Positive Power Supply.
2	C1	I	Timing Capacitor Input.
3	C2	I	Timing Capacitor Input.
4	R1	I	Timing Resistor 1 Input.
5	R2	I	Timing Resistor 2 Input.
6	R3	I	Timing Resistor 3 Input.
7	R4	I	Timing Resistor 4 Input.
8	BK11	I	Binary Keying 1 Timing Resistor Select Input.
9	BK12	I	Binary Keying 2 Timing Resistor Select Input.
10	GND		Ground Pin.
11	BIAS	I	Bias Input for Single Supply Operation.
12	VEE		Negative Power Supply.
13	SWO	O	Square Wave Output Signal.
14	TWO	O	Triangle Wave Output Signal.
15, 16	NC		Only SOIC-16 Package.

## ELECTRICAL CHARACTERISTICS

Test Conditions: Test Circuit of *Figure 3* and *Figure 4*,  $V_{CC} = V_{EE} = 6V$ ,  $T_A = +25^\circ C$ ,  $C = 5000pF$ ,  $R_1 = R_2 = R_3 = R_4 = 20k\Omega$ ,  $R_L = 4.7k\Omega$ , Binary Inputs Grounded,  $S_1$  and  $S_2$  Closed Unless Otherwise Specified

Parameters	XR-2207ID/XR-2207M			XR-2207CP/D			Units	Conditions
	Min.	Typ.	Max.	Min.	Typ.	Max.		
<b>General Characteristics</b>								
Supply Voltage								
Single Supply	8		26	8		26	V	See <i>Figure 3</i>
Split Supplies	$\pm 4$		$\pm 13$	$\pm 4$		$\pm 13$	V	See <i>Figure 4</i>
Supply Current								See <i>Figure 3</i>
Single Supply		5	7		5	8	mA	Measure at Pin 1, $S_1$ , $S_2$ Open
Split Supply								See <i>Figure 4</i>
Positive		5	7		5	8	mA	Measure at Pin 1, $S_1$ , $S_2$ Open
Negative		4	6		4	7	mA	Measured at Pin 12, $S_1$ , $S_2$ Open
<b>Oscillator Section - Frequency Characteristics</b>								
Upper Frequency Limit	<b>0.5</b>	1.0		<b>0.5</b>	1.0		MHz	$C = 500pF$ , $R_3 = 2k\Omega$
Lowest Practical Frequency		0.01			0.01		Hz	$C = 50\mu F$ , $R_3 = 2M\Omega$
Frequency Accuracy		$\pm 1$	$\pm 3$		$\pm 1$	$\pm 5$	% of $f_0$	
Frequency Matching		<b>0.5</b>			<b>0.5</b>		% of $f_0$	
Frequency Stability								
Temperature		20	50		30		ppm/ $^\circ C$	$0^\circ C < T_A < 70^\circ C$
Power Supply		0.15			0.15		%V	
Sweep Range	<b>1000:1</b>	3000:1		<b>1000:1</b>			$f_H/f_L$	$R_3 = 1.5k\Omega$ for $f_{H1}$ $R_3 = 2M\Omega$ for $f_L$
Sweep Linearity							%	$C = 5000pF$
10:1 Sweep		1	2		1.5			$f_H = 10kHz$ , $f_L = 1kHz$
1000:1 Sweep		5			5			$f_H = 100kHz$ , $f_L = 100Hz$
FM Distortion		0.1			0.1		%	$\pm 10\%$ FM Deviation
Recommended Range of Timing Resistors	<b>1.5</b>		<b>2000</b>	<b>1.5</b>		<b>2000</b>	$k\Omega$	See Characteristic Curves
Impedance at Timing Pins		75			75		$\Omega$	Measured at Pins 4, 5, 6, or 7
DC Level at Timing Terminals		10			10		mV	
<b>Binary Keying Inputs</b>								
Switching Threshold	1.4	2.2	2.8	1.4	2.2	2.8	V	Measured at Pins 8 and 9, Referenced to Pin 10
Input Impedance		5			5		$k\Omega$	

### Notes

**Bold face parameters** are covered by production test and guaranteed over operating temperature range.

## ELECTRICAL CHARACTERISTICS (CONT'D)

Parameters	XR-2207ID/XR-2207M			XR-2207CP/D			Units	Conditions
	Min.	Typ.	Max.	Min.	Typ.	Max.		
<b>Output Characteristics</b>								
Triangle Output								Measured at Pin 13
Amplitude	<b>4</b>	6		<b>4</b>	6		V <sub>pp</sub>	
Impedance		10			10		Ω	
DC Level		+100			+100		mV	Referenced to Pin 10
Linearity		0.1			0.1		%	From 10% to 90% to Swing
Squarewave Output								Measured at Pin 13, S <sub>2</sub> Closed
Amplitude	<b>11</b>	12		<b>11</b>	12		V <sub>pp</sub>	
Saturation Voltage		0.2	<b>0.4</b>		0.2	<b>0.4</b>	V	Referenced to Pin 12
Rise Time		200			200		nsec	C <sub>L</sub> ≤ 10pF
Fall Time		20			20		nsec	C <sub>L</sub> ≤ 10pF

**Notes**

**Bold face parameters** are covered by production test and guaranteed over operating temperature range.

Specifications are subject to change without notice

### ABSOLUTE MAXIMUM RATINGS

Power Supply	26V	Plastic package	625mW
Storage Temperature Range	-65°C to +150°C	Derate above +25°C	5mW/°C
Power Dissipation (package limitation)		SOIC package	500mW
Ceramic package	750mW	Derate above +25°C	4mW/°C
Derate above +25°C	6mW/°C		

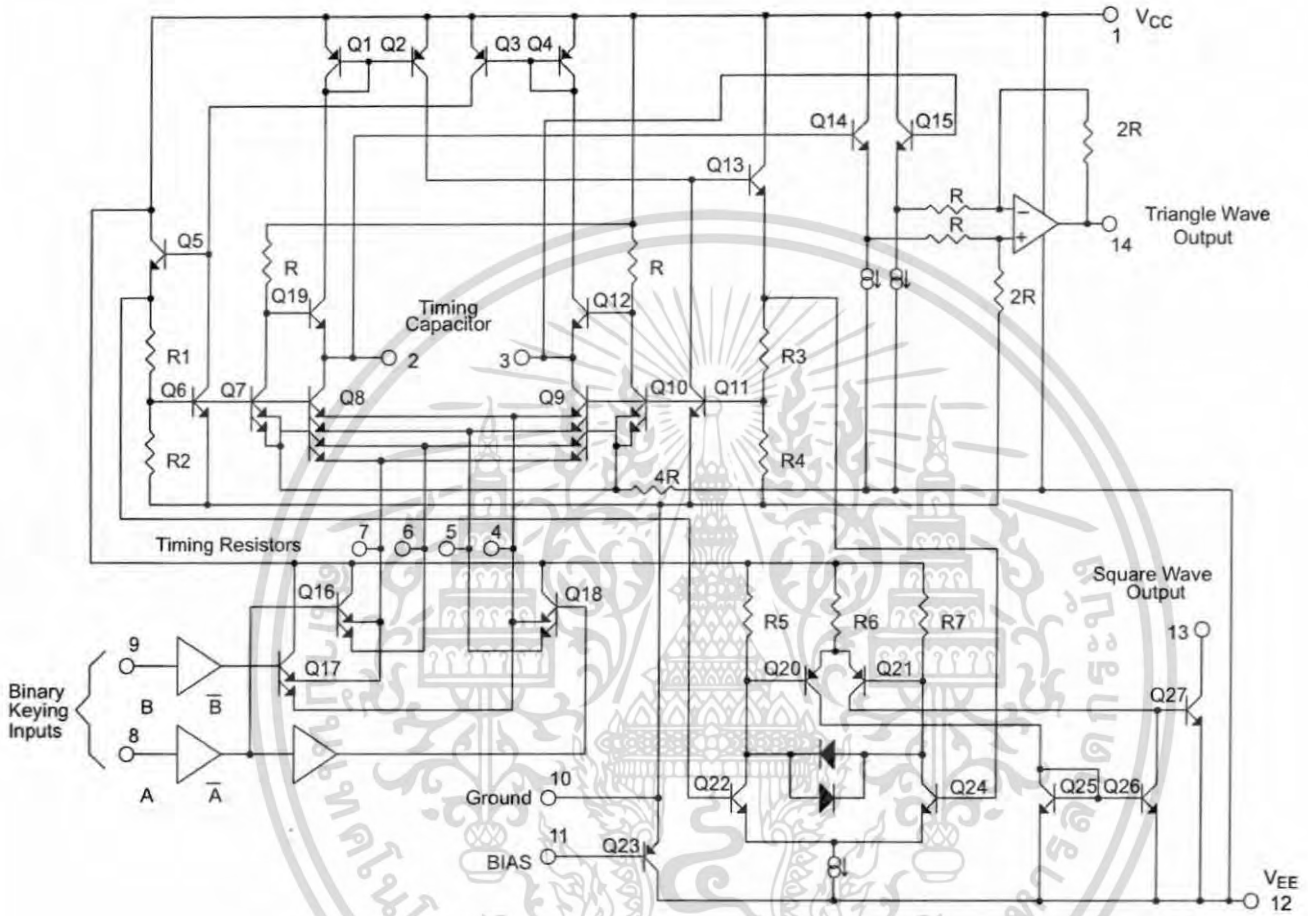


Figure 2. Equivalent Schematic Diagram

## PRECAUTIONS

The following precautions should be observed when operating the XR-2207 family of integrated circuits:

1. Pulling excessive current from the timing terminals will adversely affect the temperature stability of the circuit. To minimize this disturbance, it is recommended that the total current drawn from pins 4, 5, 6, and 7 be limited to  $\leq 6\text{mA}$ . In addition, permanent damage to the device may occur if the total timing current exceeds 10mA.
2. Terminals 2, 3, 4, 5, 6, and 7 have very low internal impedance and should, therefore, be protected from accidental shorting to ground or the supply voltage.
3. The keying logic pulse amplitude should not exceed the supply voltage.

## SYSTEM DESCRIPTION

The XR-2207 functional blocks are shown in the block diagram given in *Figure 1*. They are a voltage controlled oscillator (VCO), four current switches which are controlled by binary keying inputs, and two buffer amplifiers for triangle and squarewave outputs. *Figure 2* is a simplified XR-2207 schematic diagram that shows the circuit in greater detail.

The VCO is a modified emitter-coupled current controlled multivibrator. Its oscillation is inversely proportional to the value of the timing capacitor connected to pins 2 and 3, and directly proportional to the total timing current  $I_T$ . This current is determined by the resistors that are connected from the four timing terminals (pins 4, 5, 6 and 7) to ground, and by the logic levels that are applied to the two binary keying input terminals (pins 8 and 9). Four different oscillation frequencies are possible since  $I_T$  can have four different values.

The triangle output buffer has a low impedance output ( $10\Omega$  TYP) while the squarewave is an open-collector type. An external bias input allows the XR-2207 to be used in either single or split supply applications.

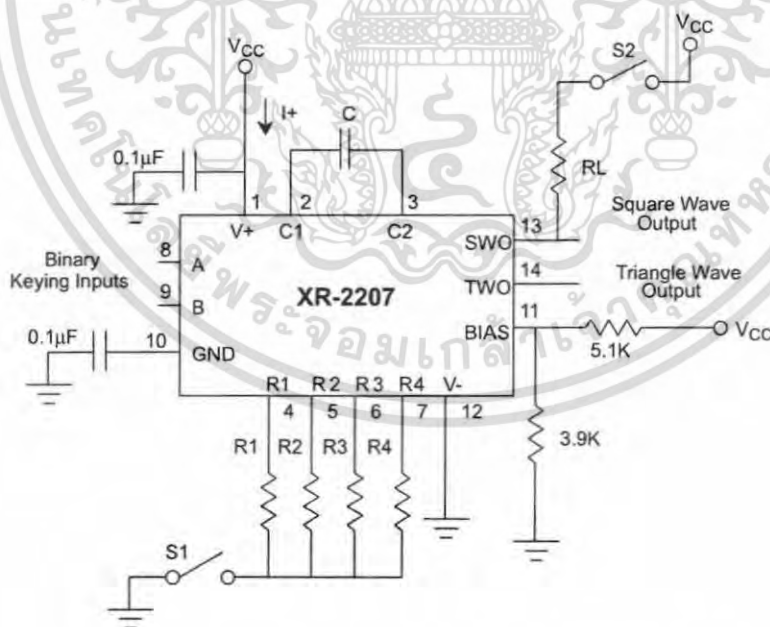


Figure 3. Test Circuit for Single Supply Operation

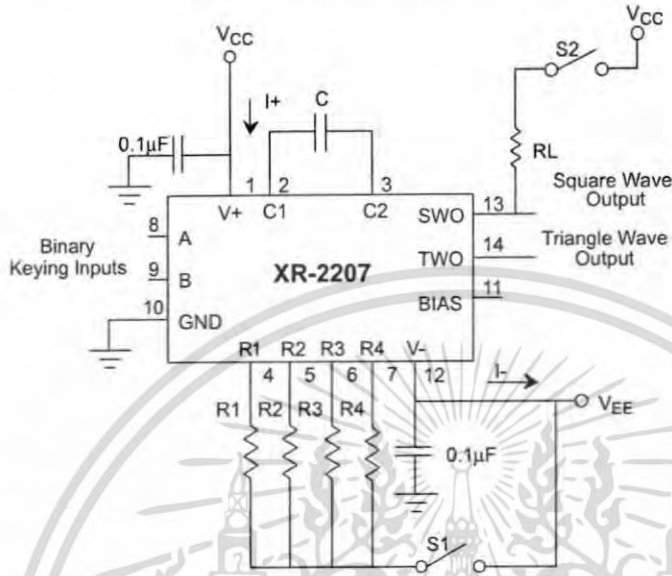


Figure 4. Test Circuit for Split Supply Operation

**OPERATING CONSIDERATIONS**

**Supply Voltage (Pins 1 and 12)**

The XR-2207 is designed to operate over a power supply range of  $\pm 4V$  to  $\pm 13V$  for split supplies, or  $8V$  to  $26V$  for single supplies. Figure 5 shows the permissible supply voltage for operation with unequal split supply voltages. Figure 6 and Figure 7 show supply current versus supply voltage. Performance is optimum for  $\pm 6V$  split supply, or  $12V$  single supply operation. At higher supply voltages, the frequency sweep range is reduced.

**Ground (Pin 10)**

For split supply operation, this pin serves as circuit ground. For single supply operation, pin 10 should be AC grounded through a  $1\mu F$  bypass capacitor. During split supply operation, a ground current of  $2I_T$  flows out of this terminal, where  $I_T$  is the total timing current.

**Bias for Single Supply (Pin 11)**

For single supply operation, pin 11 should be externally biased to a potential between  $V^+/3$  and  $V^+/2V$  (see Figure 3). The bias current at pin 11 is nominally 5% of the total oscillation timing current,  $I_T$ .

**Bypass Capacitors**

The recommended value for bypass capacitors is  $1\mu F$  although larger values are required for very low frequency operation.

**Timing Resistors (Pins 4, 5, 6, and 7)**

The timing resistors determine the total timing current,  $I_T$ , available to charge the timing capacitor. Values for timing resistors can range from  $2k\Omega$  to  $2M\Omega$ ; however, for optimum temperature and power supply stability, recommended values are  $4k\Omega$  to  $200k\Omega$  (see Figure 8, Figure 9, Figure 10 and Figure 11). To avoid parasitic pick up, timing resistor leads should be kept as short as possible. For noisy environments, unused or deactivated timing terminals should be bypassed to ground through  $0.1\mu F$  capacitors.

**Timing Capacitor (Pins 2 and 3)**

The oscillator frequency is inversely proportional to the timing capacitor,  $C$ . The minimum capacitance value is limited by stray capacitances and the maximum value by physical size and leakage current considerations. Recommended values range from  $100pF$  to  $100\mu F$ . The capacitor should be non-polarized.

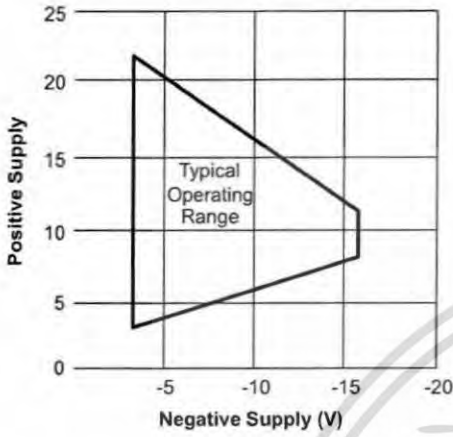


Figure 5. Operating Range for Unequal Split Supply Voltages

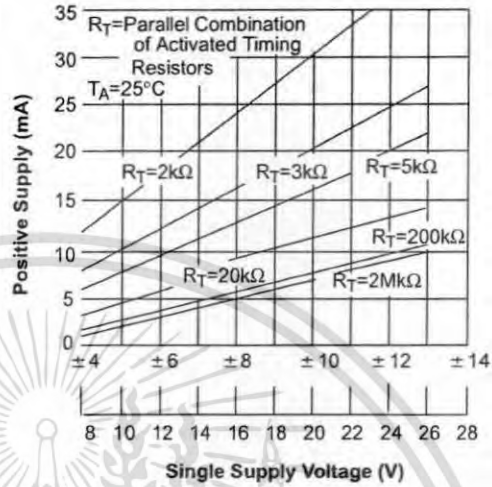


Figure 6. Positive Supply Current,  $I^+$  (Measured at Pin 1) vs. Supply Voltage

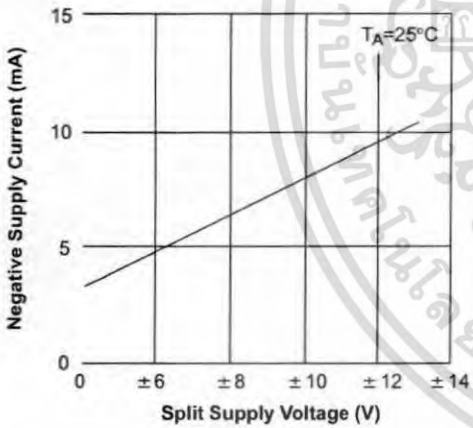


Figure 7. Negative Supply Current,  $I^-$  (Measured at Pin 12) vs. Supply Voltage

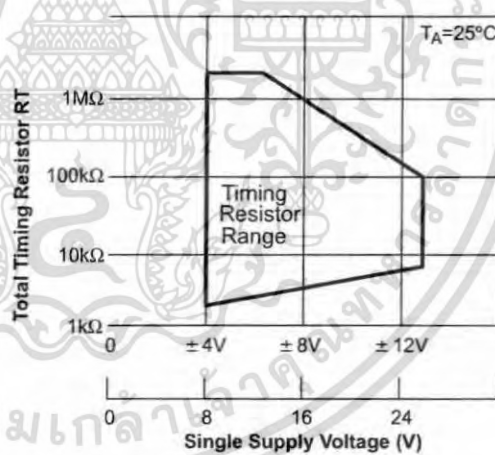


Figure 8. Recommended Timing Resistor Value vs. Power Supply Voltage

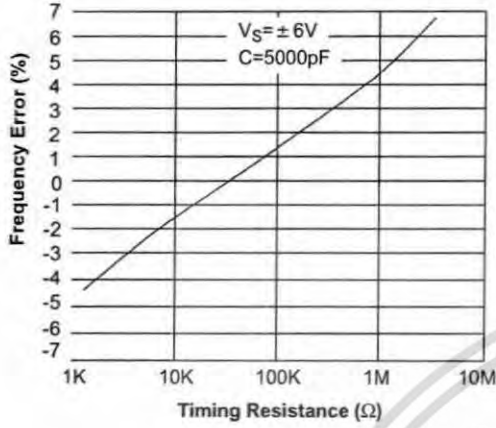


Figure 9. Frequency Accuracy vs. Timing Resistance

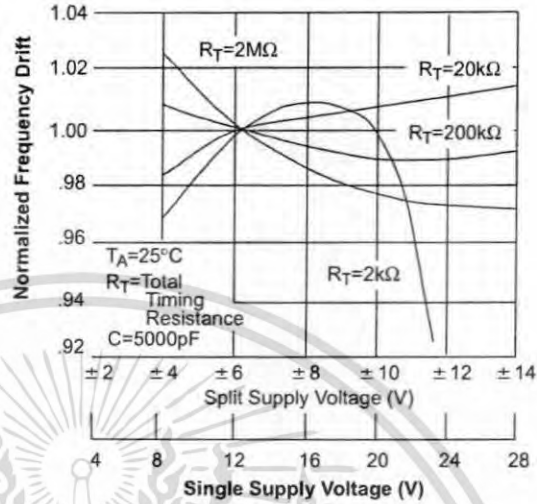


Figure 10. Frequency Drift vs. Supply Voltage

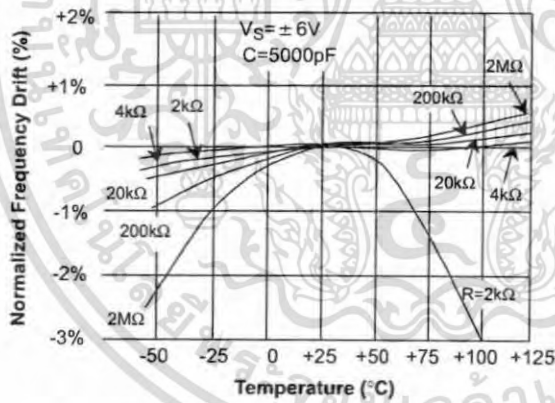


Figure 11. Normalized Frequency Drift with Temperature

## Binary Keying Inputs (Pins 8 and 9)

The logic levels applied to the two binary keying inputs allow the selection of four different oscillator frequencies. The internal impedance at these pins is approximately 5kΩ. Keying voltages, which are referenced to pin 10, are < 1.4 V for "zero" and > 3V for "one" logic levels. Table 1 relates binary keying input logic levels, and selected timing pins to oscillator output frequency for each of the four possible cases.

Figure 12 shows the oscillator control mechanism in greater detail. Timing pins 4, 5, 6 and 7 correspond to the emitters of switching transistor pairs T1, T2, T3, and T4 respectively, which are internal to the integrated circuit. The current switches, and corresponding timing terminals, are activated by external logic signals applied to pins 8 and 9.

Logic Level		Selected Timing Pins	Frequency
Pin 8	Pin 9		
0	0	6	$f_1$
0	1	6 and 7	$f_1 + \Delta f_1$
1	0	5	$f_2$
1	1	4 and 5	$f_2 + \Delta f_2$

Table 1. Logic Table for Binary Keying Controls

Definitions:

$$f_1 = \frac{1}{R_3 C} \quad \Delta f_1 = \frac{1}{R_4 C} \quad \Delta f_2 = \frac{1}{R_2 C} \quad \Delta f_2 = \frac{1}{R_1 C}$$

Logic Levels: 0 = Ground, 1 ≥ 3V

**Note**

For single supply operation, logic levels are referenced to voltage at pin 10

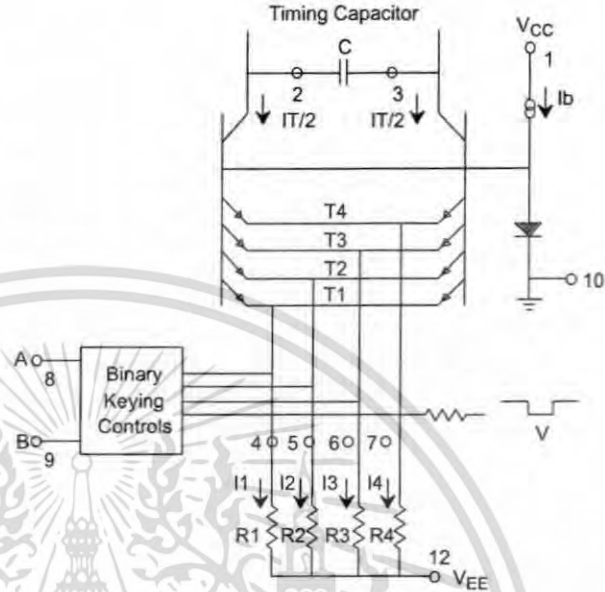


Figure 12. Simplified Schematic of Frequency Control Mechanism

### Squarewave Output (Pin 13)

The squarewave output at pin 13 is an "open-collector" stage capable of sinking up to 20mA of load current.  $R_L$  serves as a pull-up load resistor for this output. Recommended values for  $R_L$  range from 1kΩ to 100kΩ.

### Triangle Output (Pin 14)

The output at pin 14 is a triangle wave with a peak swing of approximately one-half of the total supply voltage. Pin 14 has a 10Ω output impedance and is internally protected against short circuits.

## MODES OF OPERATION

### Split Supply Operation

Figure 13 is the recommended configuration for split supply operation. The circuit operates with supply voltages ranging from ±4V to ±13V. Minimum drift occurs with ±6V supplies. For operation with unequal supply voltages, see Figure 5.

With the generalized circuit of Figure 13A, the frequency of operation is determined by the timing capacitor, C, and the activated timing resistors ( $R_1$  through  $R_4$ ). The timing resistors are activated by the logic signals at the binary

keying inputs (pins 8 and 9), as shown in the logic table (Table 1). If a single timing resistor is activated, the frequency is  $1/RC$ . Otherwise, the frequency is either  $1/(R_1 \parallel R_2)C$  or  $1/(R_3 \parallel R_4)C$ .

Figure 13B shows a fixed frequency application using a single timing resistor that is selected by grounding the binary keying inputs. The oscillator frequency is  $1/R_3C$ . The squarewave output is obtained at pin 13 and has a

peak-to-peak voltage swing equal to the supply voltages. This output is an "open-collector" type and requires an external pull-up load resistor (nominally  $5k\Omega$ ) to the positive supply. The triangle waveform obtained at pin 14 is centered about ground and has a peak amplitude of  $V^+/2$ .

**Note**  
For Single-Supply Operation, Logic Levels are referenced to voltage at Pin 10.

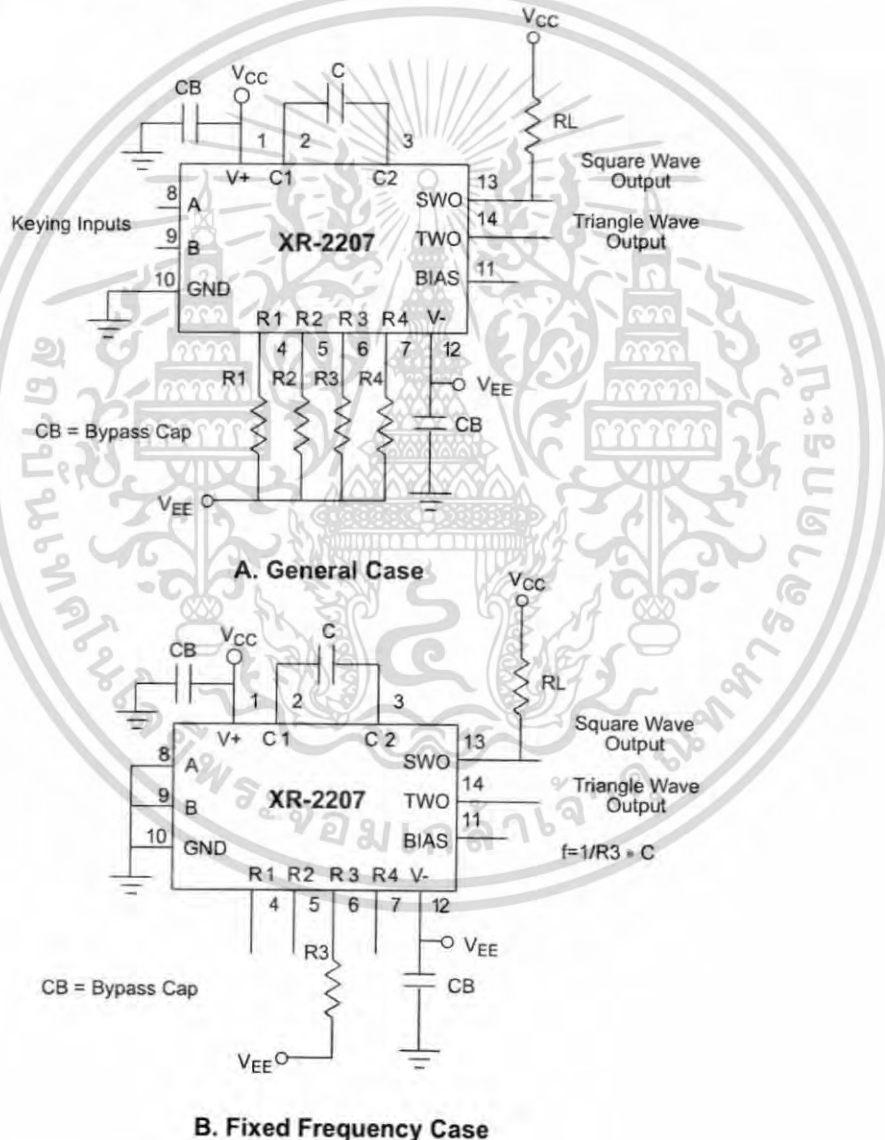


Figure 13. Split-Supply Operation

## Single Supply Operation

The circuit should be interconnected as shown in *Figure 14A* or *Figure 14B* for single supply operation. Pin 12 should be grounded, and pin 11 biased from  $V_{CC}$  through a resistive divider to a value of bias voltage between  $V^+/3$  and  $V^+/2$ . Pin 10 is bypassed to ground through a  $1\mu\text{F}$  capacitor.

For single supply operation, the DC voltage at pin 10 and the timing terminals (pins 4 through 7) are equal and approximately  $0.6\text{V}$  above  $V_B$ , the bias voltage at pin 11. The logic levels at the binary keying terminals are referenced to the voltage at pin 10.

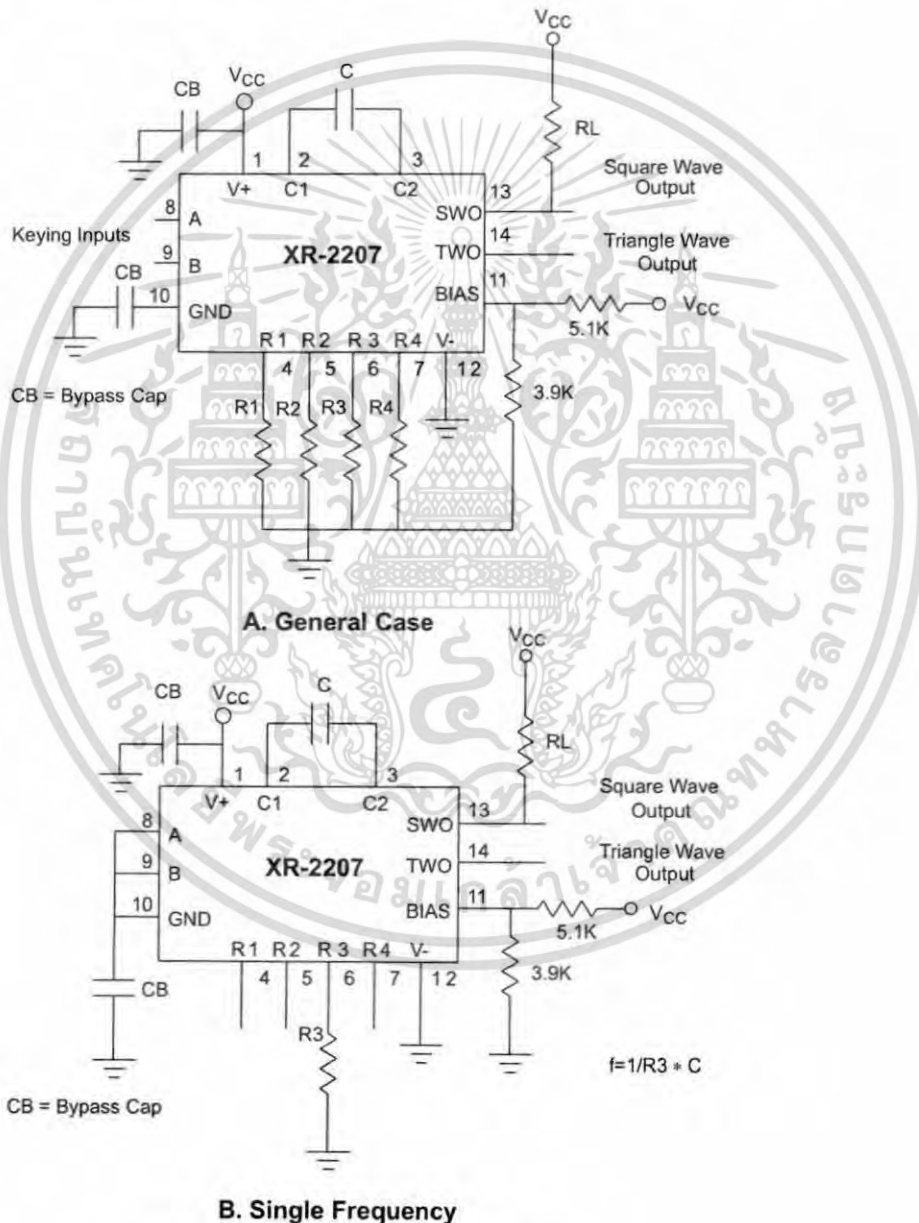


Figure 14. Single Supply Operation

**Frequency Control (Sweep and FM)**

The frequency of operation is controlled by varying the total timing current,  $I_T$ , drawn from the activated timing pins 4, 5, 6, or 7. The timing current can be modulated by applying a control voltage,  $V_C$ , to the activated timing pin through a series resistor  $R_C$ . As the control voltage becomes more negative, both the total timing current,  $I_T$ , and the oscillation frequency increase.

The circuits given in Figure 15 and Figure 16 show two different frequency sweep methods for split supply operation.

Both binary keying inputs are grounded for the circuit in Figure 15. Therefore, only timing pin 6 is activated.

The frequency of operation, normally  $f = \frac{1}{R_3C}$  is now proportional to the control voltage,  $V_C$ , and determined as:

$$f = \frac{1}{R_3C} \left[ 1 - \frac{V_C R_3}{R_C V_T} \right] \text{ Hz}$$

If  $R_3 = 2M\Omega$ ,  $R_C = 2k\Omega$ ,  $C = 5000pF$ , then a 1000:1 frequency sweep would result for a negative sweep voltage  $V_C \approx V_T$ .

The voltage to frequency conversion gain,  $K$ , is controlled by the series resistance  $R_C$  and can be expressed as:

$$K = \frac{\Delta f}{\Delta V_C} = \frac{1}{R_C C V_T} \text{ Hz/V}$$

The circuit of Figure 15 can operate both with positive and negative values of control voltage. However, for positive values of  $V_C$  with small ( $R_C/R_3$ ) ratio, the direction of the timing current  $I_T$  is reversed and the oscillations will stop.

Figure 16 shows an alternate circuit for frequency control where two timing pins, 6 and 7, are activated. The frequency and the conversion gain expressions are the same as before, except that the circuit will operate only with negative values of  $V_C$ . For  $V_C > 0$ , pin 7 becomes deactivated and the frequency is fixed at:

$$f = \frac{1}{R_3}$$

The circuit given in Figure 17 shows the frequency sweep method for single supply operation. Here, the oscillation frequency is given as:

$$f = \frac{1}{R_3C} \left[ 1 + \frac{R_3}{R_C} \left( 1 - \frac{V_C}{V_T} \right) \right]$$

where  $V_T = V_{bias} + 0.7V$ .

This equation is valid from  $V_C = 0V$  ( $R_C$  is in parallel with  $R_3$ ) to

$$V_C = V_T \left( 1 + \frac{R_C}{R_3} \right)$$

**Caution**

Total timing current  $I_T$  must be less than 6mA over the frequency control range.

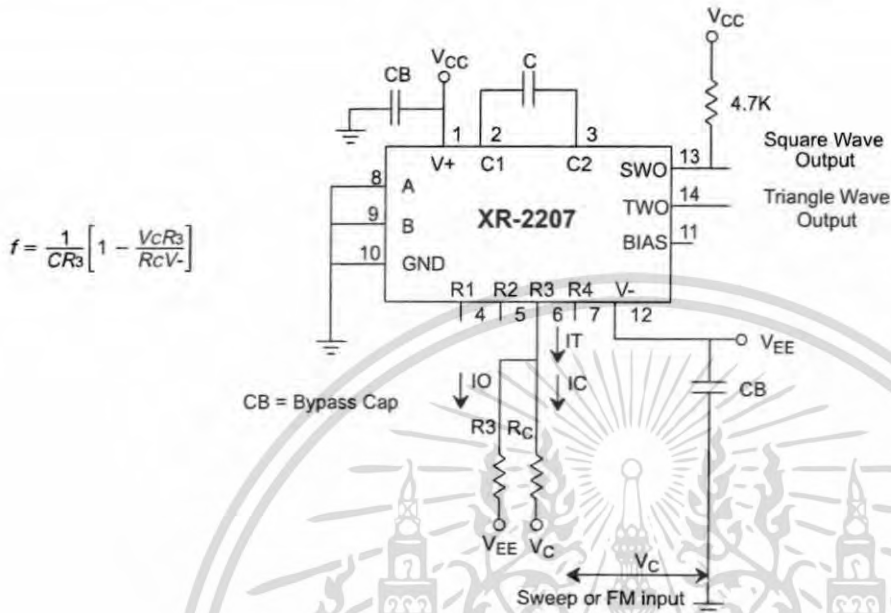


Figure 15. Frequency Sweep Operation, Split Supply

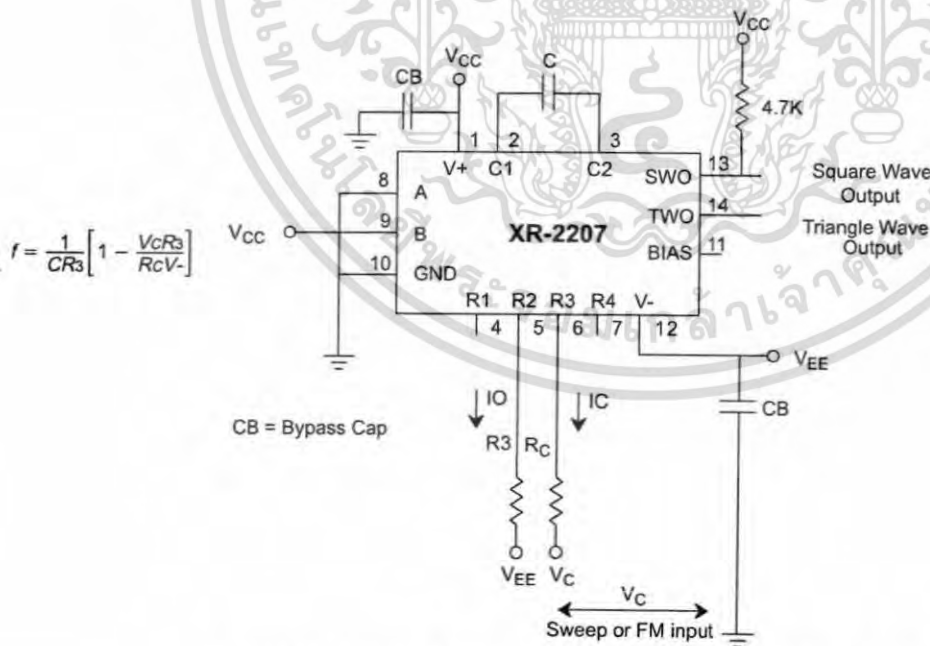


Figure 16. Alternate Frequency Sweep Operation, Split Supply

$$f = \frac{1}{CR_3} \left[ 1 + \frac{R_3}{R_c} \left( 1 - \frac{V_c}{V_T} \right) \right]$$

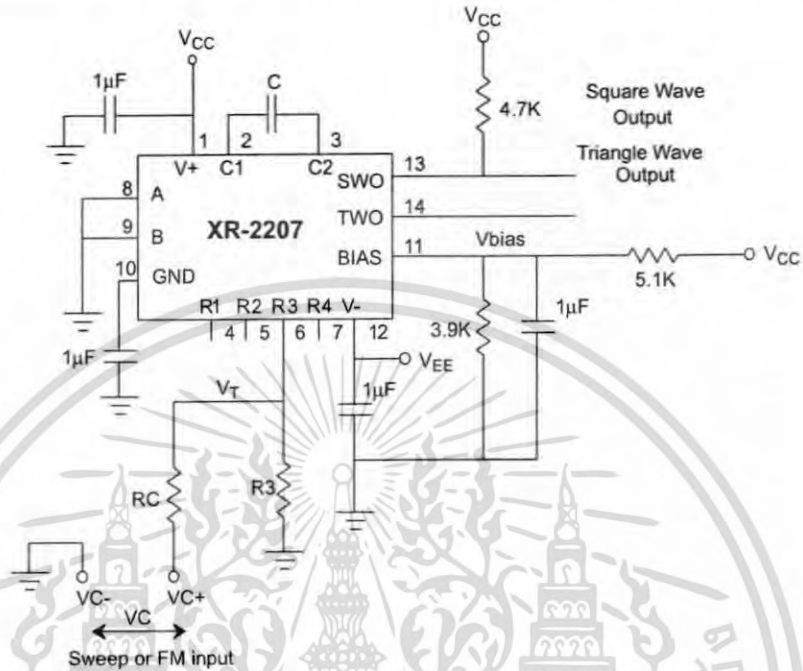


Figure 17. Frequency Sweep Operation, Single Supply

### Duty Cycle Control

The duty cycle of the output waveforms can be controlled by frequency shift keying at the end of every half cycle of oscillator output. This is accomplished by connecting one or both of the binary keying inputs (pins 8 or 9) to the squarewave output at pin 13. The output waveforms can then be converted to positive or negative pulses and sawtooth waveforms.

Figure 18 is the recommended circuit connection for duty cycle control. Pin 8 is shorted to pin 13 so that the circuit switches between the "0,0" and the "1,0" logic states given in Table 1. Timing pin 5 is activated when the output is "high," and the timing pin is activated when the squarewave output goes to a low state.

The duty cycle of the output waveforms is given as:

$$Duty\ Cycle = \frac{R_2}{R_2 + R_3}$$

and can be varied from 0.1% to 99.9% by proper choice of timing resistors. The frequency of oscillation, f, is given as:

$$f = \frac{2}{C} \left[ \frac{1}{R_2 + R_3} \right]$$

The frequency can be modulated or swept without changing the duty cycle by connecting R<sub>2</sub> and R<sub>3</sub> to a common control voltage V<sub>C</sub>, instead of V<sub>EE</sub> (see Figure 15). The sawtooth and the pulse output waveforms are shown in Figure 19.

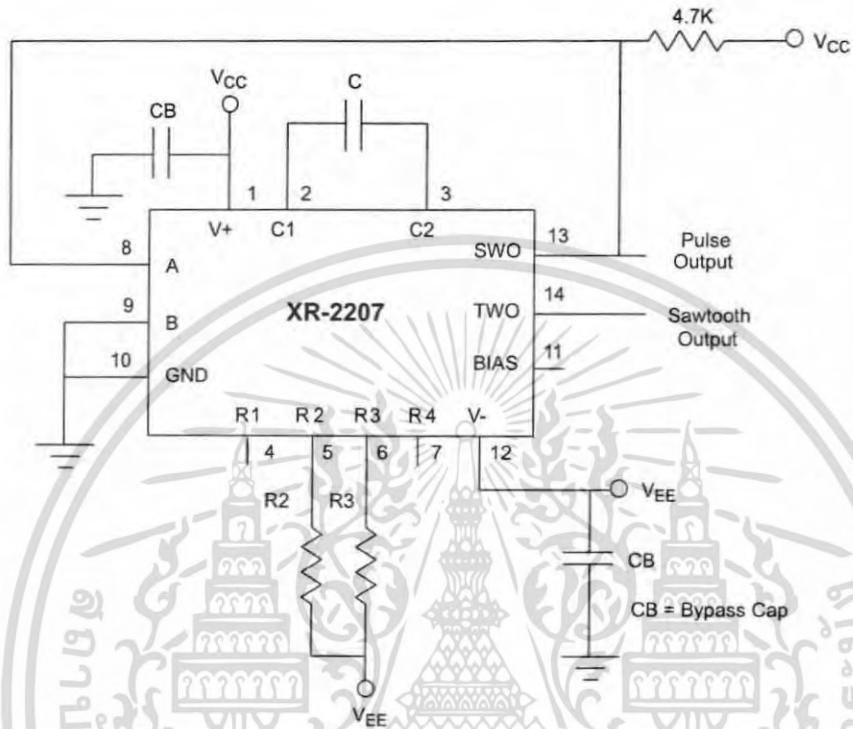
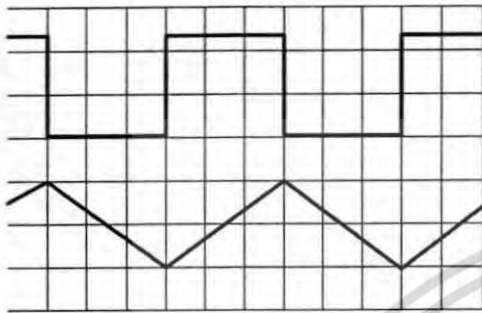


Figure 18. Duty Cycle Control

**On-Off Keying**

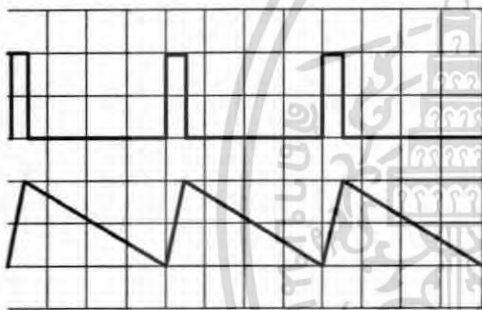
The XR-2207 can be keyed on and off by simply activating an open circuited timing pin. Under certain conditions, the circuit may exhibit very low frequency (<1Hz) residual oscillations in the "off" state due to internal bias currents. If this effect is undesirable, it can be eliminated by connecting a 10MΩ resistor from pin 3 to V<sub>CC</sub>.



**A. Squarewave and Triangle Outputs**

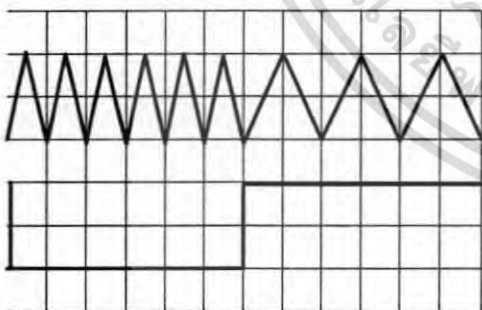
**Two-Channel FSK Generator (Modem Transmitter)**

The multi-level frequency shift-keying capability of XR-2207 makes it ideally suited for two-channel FSK generation. A recommended circuit connection for this application is shown in *Figure 20*.



**B. Pulse and Sawtooth Outputs**

For two-channel FSK generation, the "mark" and "space" frequencies of the respective channels are determined by the timing resistor pairs (R<sub>1</sub>, R<sub>2</sub>) and (R<sub>3</sub>, R<sub>4</sub>). Pin 8 is the "channel-select" control in accord with *Figure 11*. For a "high" logic level at pin 8, the timing resistors R<sub>1</sub> and R<sub>2</sub> are activated. Similarly, for a "low" logic level, timing resistors R<sub>3</sub> and R<sub>4</sub> are enabled.



**C. Frequency Shift Keyed Outputs**

The "high" and "low" logic levels at pin 9 determine the respective high and low frequencies within the selected FSK channel. When only a single FSK channel is used, the remaining channel can be deactivated by connecting pin 8 to either V<sub>CC</sub> or ground. In this case, the unused timing resistors can also be omitted from the circuit.

The low and high frequencies, f<sub>1</sub> and f<sub>2</sub>, for a given FSK channel can be fine tuned using potentiometers connected in series with respective timing resistors. In fine tuning the frequencies, f<sub>1</sub> should be set first with the logic level at pin 9 in a "low" level.

**Figure 19. Output Waveforms**

Typical frequency drift of the circuit for 0°C to 75°C operation is ±0.2%. Since the frequency stability is directly related to the external timing components, care must be taken to use timing components with low temperature coefficients.

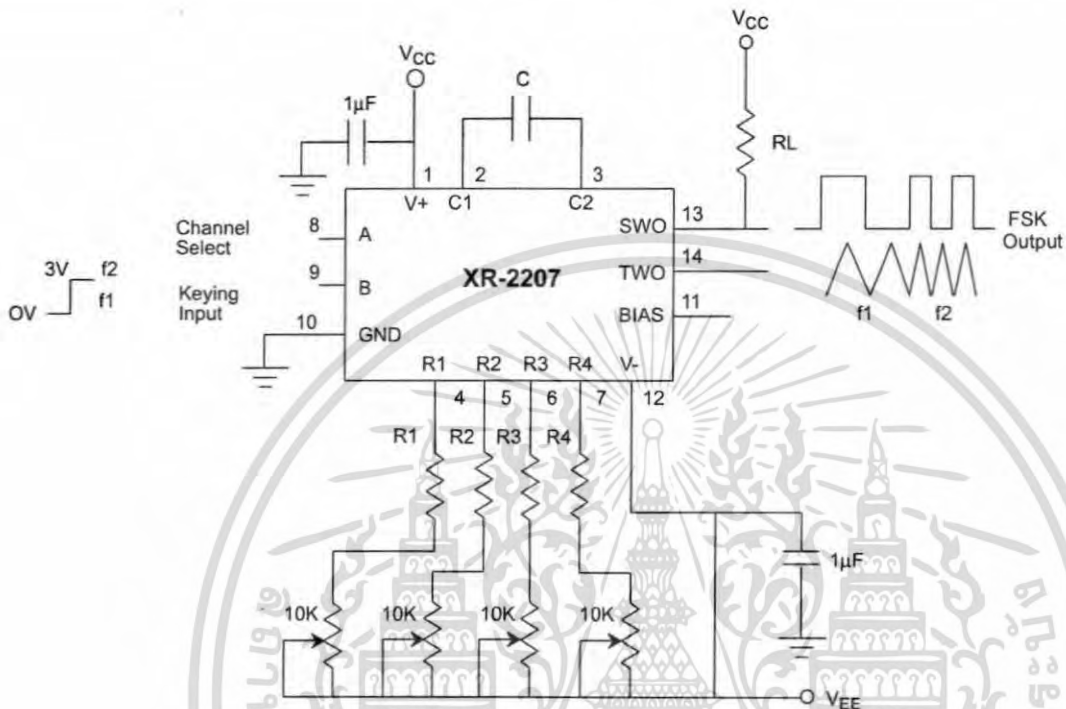
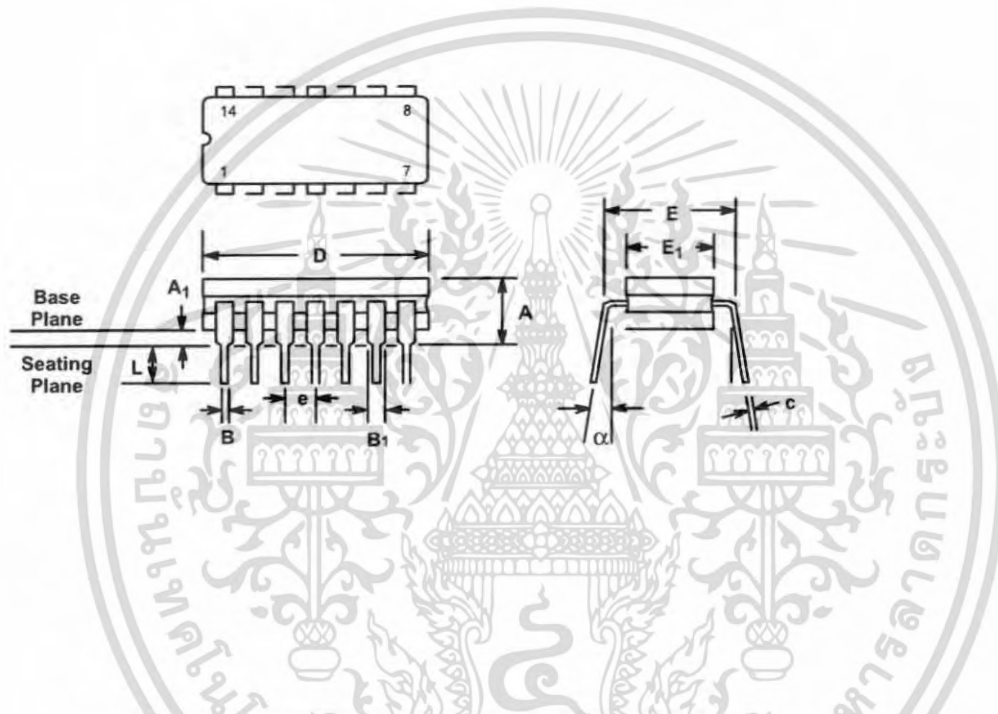


Figure 20. Multi-Channel FSK Generation

14 LEAD CERAMIC DUAL-IN-LINE  
(300 MIL CDIP)

Rev. 1.00

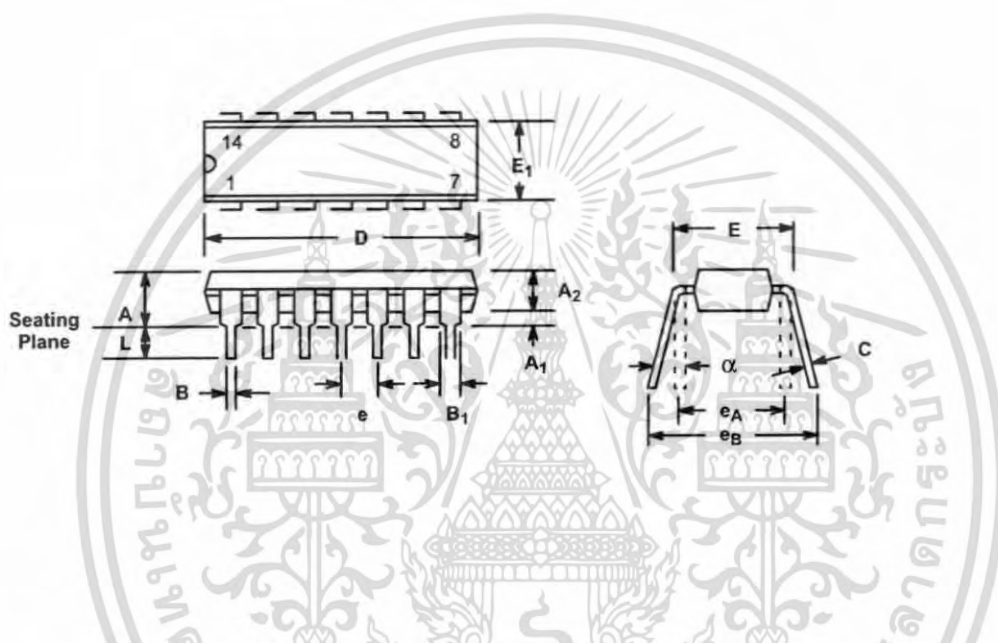


SYMBOL	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	0.100	0.200	2.54	5.08
A <sub>1</sub>	0.015	0.060	0.38	1.52
B	0.014	0.026	0.36	0.66
B <sub>1</sub>	0.045	0.065	1.14	1.65
c	0.008	0.018	0.20	0.46
D	0.685	0.785	17.40	19.94
E <sub>1</sub>	0.250	0.310	6.35	7.87
E	0.300 BSC		7.62 BSC	
e	0.100 BSC		2.54 BSC	
L	0.125	0.200	3.18	5.08
α	0°	15°	0°	15°

Note: The control dimension is the inch column

14 LEAD PLASTIC DUAL-IN-LINE  
(300 MIL PDIP)

Rev. 1.00

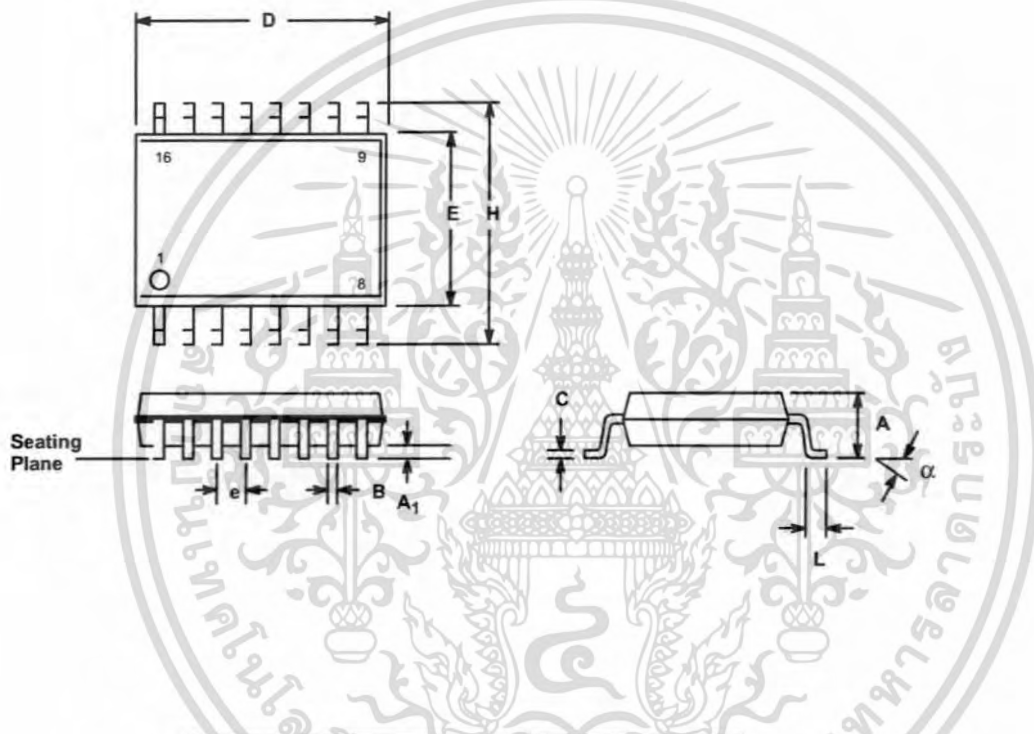


SYMBOL	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	0.145	0.210	3.68	5.33
A <sub>1</sub>	0.015	0.070	0.38	1.78
A <sub>2</sub>	0.115	0.195	2.92	4.95
B	0.014	0.024	0.36	0.56
B <sub>1</sub>	0.030	0.070	0.76	1.78
C	0.008	0.014	0.20	0.38
D	0.725	0.795	18.42	20.19
E	0.300	0.325	7.62	8.26
E <sub>1</sub>	0.240	0.280	6.10	7.11
e	0.100 BSC		2.54 BSC	
e <sub>A</sub>	0.300 BSC		7.62 BSC	
e <sub>B</sub>	0.310	0.430	7.87	10.92
L	0.115	0.160	2.92	4.06
α	0°	15°	0°	15°

Note: The control dimension is the inch column

16 LEAD SMALL OUTLINE  
(300 MIL JEDEC SOIC)

Rev. 1.00



SYMBOL	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	0.093	0.104	2.35	2.65
A <sub>1</sub>	0.004	0.012	0.10	0.30
B	0.013	0.020	0.33	0.51
C	0.009	0.013	0.23	0.32
D	0.398	0.413	10.10	10.50
E	0.291	0.299	7.40	7.60
e	0.050 BSC		1.27 BSC	
H	0.394	0.419	10.00	10.65
L	0.016	0.050	0.40	1.27
α	0°	8°	0°	8°

Note: The control dimension is the millimeter column

## Encoder and Decoder Pairs CMOS

These devices are designed to be used as encoder/decoder pairs in remote control applications.

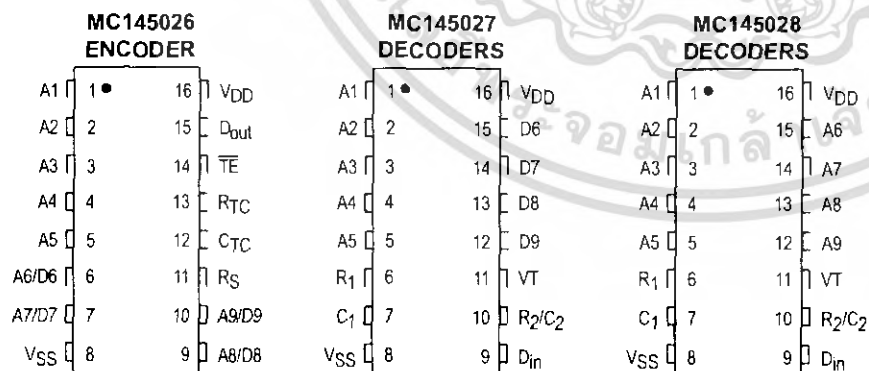
The MC145026 encodes nine lines of information and serially sends this information upon receipt of a transmit enable ( $\overline{TE}$ ) signal. The nine lines may be encoded with trinary data (low, high, or open) or binary data (low or high). The words are transmitted twice per encoding sequence to increase security.

The MC145027 decoder receives the serial stream and interprets five of the trinary digits as an address code. Thus, 243 addresses are possible. If binary data is used at the encoder, 32 addresses are possible. The remaining serial information is interpreted as four bits of binary data. The valid transmission (VT) output goes high on the MC145027 when two conditions are met. First, two addresses must be consecutively received (in one encoding sequence) which both match the local address. Second, the 4 bits of data must match the last valid data received. The active VT indicates that the information at the Data output pins has been updated.

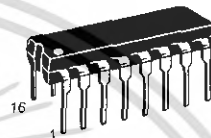
The MC145028 decoder treats all nine trinary digits as an address which allows 19,683 codes. If binary data is encoded, 512 codes are possible. The VT output goes high on the MC145028 when two addresses are consecutively received (in one encoding sequence) which both match the local address.

- Operating Temperature Range: - 40 to + 85°C
- Very-Low Standby Current for the Encoder: 300 nA Maximum @ 25°C
- Interfaces with RF, Ultrasonic, or Infrared Modulators and Demodulators
- RC Oscillator, No Crystal Required
- High External Component Tolerance; Can Use  $\pm 5\%$  Components
- Internal Power-On Reset Forces All Decoder Outputs Low
- Operating Voltage Range: MC145026 = 2.5 to 18 V\*  
MC145027, MC145028 = 4.5 to 18 V
- For Infrared Applications, See Application Note AN1016/D

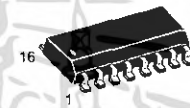
### PIN ASSIGNMENTS



**MC145026**  
**MC145027**  
**MC145028**



**P SUFFIX**  
PLASTIC DIP  
CASE 648



**D SUFFIX**  
SOG PACKAGE  
CASE 751B



**DW SUFFIX**  
SOG PACKAGE  
CASE 751G

### ORDERING INFORMATION

MC145026P	Plastic DIP
MC145026D	SOG Package
MC145027P	Plastic DIP
MC145027DW	SOG Package
MC145028P	Plastic DIP
MC145028DW	SOG Package



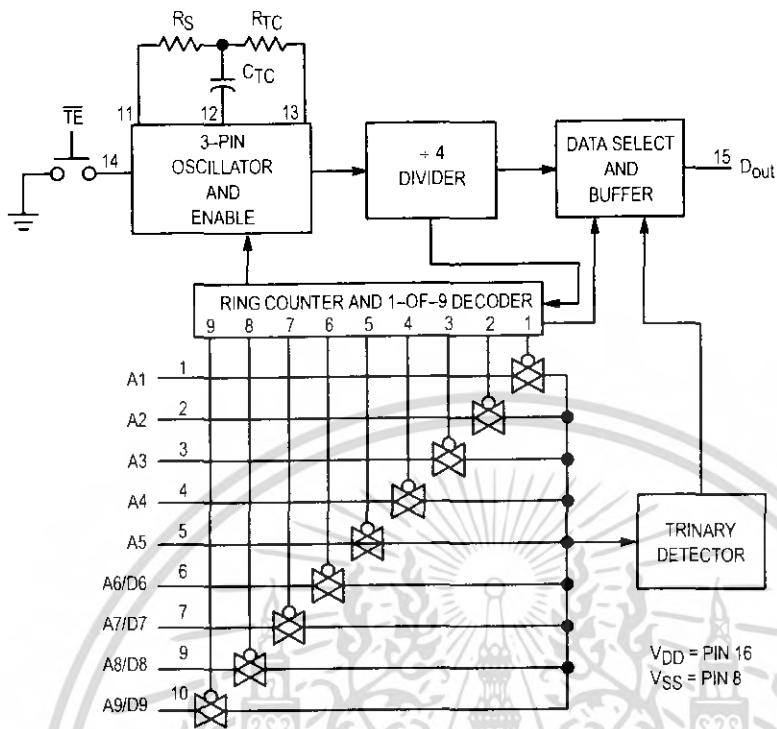


Figure 1. MC145026 Encoder Block Diagram

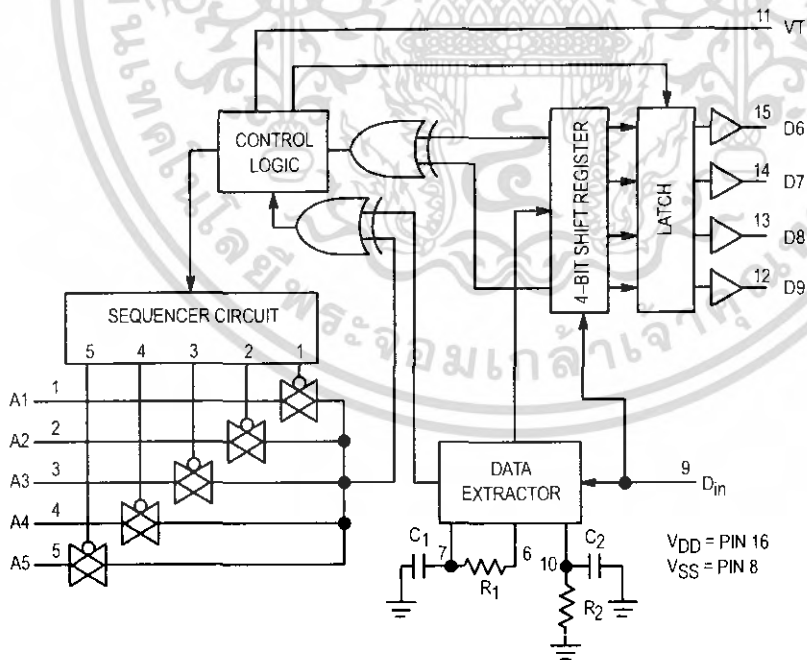


Figure 2. MC145027 Decoder Block Diagram



**ELECTRICAL CHARACTERISTICS — MC145026\*, MC145027, and MC145028** (Voltage Referenced to  $V_{SS}$ )

Symbol	Characteristic	$V_{DD}$ V	Guaranteed Limit						Unit
			- 40°C		25°C		85°C		
			Min	Max	Min	Max	Min	Max	
V <sub>OL</sub>	Low-Level Output Voltage ( $V_{in} = V_{DD}$ or 0)	5.0	—	0.05	—	0.05	—	0.05	V
		10	—	0.05	—	0.05	—	0.05	
		15	—	0.05	—	0.05	—	0.05	
V <sub>OH</sub>	High-Level Output Voltage ( $V_{in} = 0$ or $V_{DD}$ )	5.0	4.95	—	4.95	—	4.95	—	V
		10	9.95	—	9.95	—	9.95	—	
		15	14.95	—	14.95	—	14.95	—	
V <sub>IL</sub>	Low-Level Input Voltage  ( $V_{out} = 4.5$ or $0.5$ V) ( $V_{out} = 9.0$ or $1.0$ V) ( $V_{out} = 13.5$ or $1.5$ V)	5.0	—	1.5	—	1.5	—	1.5	V
		10	—	3.0	—	3.0	—	3.0	
		15	—	4.0	—	4.0	—	4.0	
V <sub>IH</sub>	High-Level Input Voltage  ( $V_{out} = 0.5$ or $4.5$ V) ( $V_{out} = 1.0$ or $9.0$ V) ( $V_{out} = 1.5$ or $13.5$ V)	5.0	3.5	—	3.5	—	3.5	—	V
		10	7.0	—	7.0	—	7.0	—	
		15	11	—	11	—	11	—	
I <sub>OH</sub>	High-Level Output Current  ( $V_{out} = 2.5$ V) ( $V_{out} = 4.6$ V) ( $V_{out} = 9.5$ V) ( $V_{out} = 13.5$ V)	5.0	-2.5	—	-2.1	—	-1.7	—	mA
		5.0	-0.52	—	-0.44	—	-0.36	—	
		10	-1.3	—	-1.1	—	-0.9	—	
		15	-3.6	—	-3.0	—	-2.4	—	
I <sub>OL</sub>	Low-Level Output Current  ( $V_{out} = 0.4$ V) ( $V_{out} = 0.5$ V) ( $V_{out} = 1.5$ V)	5.0	0.52	—	0.44	—	0.36	—	mA
		10	1.3	—	1.1	—	0.9	—	
		15	3.6	—	3.0	—	2.4	—	
I <sub>in</sub>	Input Current — $\overline{TE}$ (MC145026, Pull-Up Device)	5.0	—	—	3.0	11	—	—	$\mu$ A
		10	—	—	16	60	—	—	
		15	—	—	35	120	—	—	
I <sub>in</sub>	Input Current $R_S$ (MC145026), $D_{in}$ (MC145027, MC145028)	15	—	$\pm 0.3$	—	$\pm 0.3$	—	$\pm 1.0$	$\mu$ A
I <sub>in</sub>	Input Current A1 – A5, A6/D6 – A9/D9 (MC145026), A1 – A5 (MC145027), A1 – A9 (MC145028)	5.0	—	—	—	$\pm 110$	—	—	$\mu$ A
		10	—	—	—	$\pm 500$	—	—	
		15	—	—	—	$\pm 1000$	—	—	
C <sub>in</sub>	Input Capacitance ( $V_{in} = 0$ )	—	—	—	—	7.5	—	—	pF
I <sub>DD</sub>	Quiescent Current — MC145026	5.0	—	—	—	0.1	—	—	$\mu$ A
		10	—	—	—	0.2	—	—	
		15	—	—	—	0.3	—	—	
I <sub>DD</sub>	Quiescent Current — MC145027, MC145028	5.0	—	—	—	50	—	—	$\mu$ A
		10	—	—	—	100	—	—	
		15	—	—	—	150	—	—	
I <sub>dd</sub>	Dynamic Supply Current — MC145026 ( $f_c = 20$ kHz)	5.0	—	—	—	200	—	—	$\mu$ A
		10	—	—	—	400	—	—	
		15	—	—	—	600	—	—	
I <sub>dd</sub>	Dynamic Supply Current — MC145027, MC145028 ( $f_c = 20$ kHz)	5.0	—	—	—	400	—	—	$\mu$ A
		10	—	—	—	800	—	—	
		15	—	—	—	1200	—	—	

\* Also see next Electrical Characteristics table for 2.5 V specifications.

**ELECTRICAL CHARACTERISTICS — MC145026** (Voltage Referenced to V<sub>SS</sub>)

Symbol	Characteristic	V <sub>DD</sub> V	Guaranteed Limit						Unit
			-40°C		25°C		85°C		
			Min	Max	Min	Max	Min	Max	
V <sub>OL</sub>	Low-Level Output Voltage (V <sub>in</sub> = 0 V or V <sub>DD</sub> )	2.5	—	0.05	—	0.05	—	0.05	V
V <sub>OH</sub>	High-Level Output Voltage (V <sub>in</sub> = 0 V or V <sub>DD</sub> )	2.5	2.45	—	2.45	—	2.45	—	V
V <sub>IL</sub>	Low-Level Input Voltage (V <sub>out</sub> = 0.5 V or 2.0 V)	2.5	—	0.3	—	0.3	—	0.3	V
V <sub>IH</sub>	High-Level Input Voltage (V <sub>out</sub> = 0.5 V or 2.0 V)	2.5	2.2	—	2.2	—	2.2	—	V
I <sub>OH</sub>	High-Level Output Current (V <sub>out</sub> = 1.25 V)	2.5	0.28	—	0.25	—	0.2	—	mA
I <sub>OL</sub>	Low-Level Output Current (V <sub>out</sub> = 0.4 V)	2.5	0.22	—	0.2	—	0.16	—	mA
I <sub>in</sub>	Input Current ( $\overline{TE}$ — Pull-Up Device)	2.5	—	—	0.09	1.8	—	—	μA
I <sub>in</sub>	Input Current (A1–A5, A6/D6–A9/D9)	2.5	—	—	—	± 25	—	—	μA
I <sub>DD</sub>	Quiescent Current	2.5	—	—	—	0.05	—	—	μA
I <sub>dd</sub>	Dynamic Supply Current (f <sub>c</sub> = 20 kHz)	2.5	—	—	—	40	—	—	μA

**SWITCHING CHARACTERISTICS — MC145026\*, MC145027, and MC145028** (C<sub>L</sub> = 50 pF, T<sub>A</sub> = 25°C)

Symbol	Characteristic	Figure No.	V <sub>DD</sub>	Guaranteed Limit		Unit
				Min	Max	
t <sub>TLH</sub> , t <sub>THL</sub>	Output Transition Time	4, 8	5.0	—	200	ns
			10	—	100	
			15	—	80	
t <sub>r</sub>	D <sub>in</sub> Rise Time — Decoders	5	5.0	—	15	μs
			10	—	15	
			15	—	15	
t <sub>f</sub>	D <sub>in</sub> Fall Time — Decoders	5	5.0	—	15	μs
			10	—	5.0	
			15	—	4.0	
f <sub>osc</sub>	Encoder Clock Frequency	6	5.0	0.001	2.0	MHz
			10	0.001	5.0	
			15	0.001	10	
f	Decoder Frequency — Referenced to Encoder Clock	12	5.0	1.0	240	kHz
			10	1.0	410	
			15	1.0	450	
t <sub>w</sub>	$\overline{TE}$ Pulse Width — Encoders	7	5.0	65	—	ns
			10	30	—	
			15	20	—	

\* Also see next Switching Characteristics table for 2.5 V specifications.

**SWITCHING CHARACTERISTICS — MC145026** (C<sub>L</sub> = 50 pF, T<sub>A</sub> = 25°C)

Symbol	Characteristic	Figure No.	V <sub>DD</sub>	Guaranteed Limit		Unit
				Min	Max	
t <sub>TLH</sub> , t <sub>THL</sub>	Output Transition Time	4, 8	2.5	—	450	ns
f <sub>osc</sub>	Encoder Clock Frequency	6	2.5	1.0	250	kHz
t <sub>w</sub>	$\overline{TE}$ Pulse Width	7	2.5	1.5	—	μs

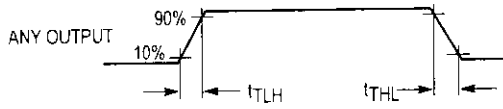


Figure 4.

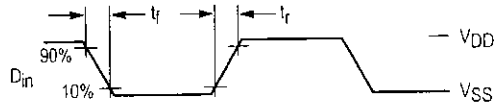


Figure 5.

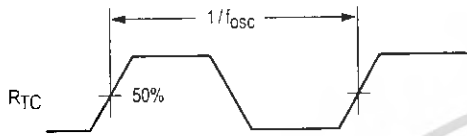


Figure 6.

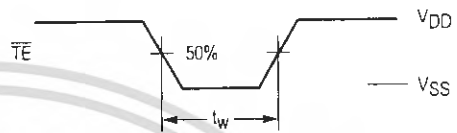
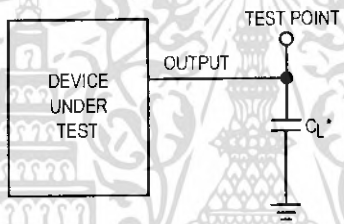


Figure 7.



\* Includes all probe and fixture capacitance.

Figure 8. Test Circuit

## OPERATING CHARACTERISTICS

### MC145026

The encoder serially transmits trinary data as defined by the state of the A1 – A5 and A6/D6 – A9/D9 input pins. These pins may be in either of three states (low, high, or open) allowing 19,683 possible codes. The transmit sequence is initiated by a low level on the  $\overline{TE}$  input pin. Upon power-up, the MC145026 can continuously transmit as long as  $\overline{TE}$  remains low (also, the device can transmit two-word sequences by pulsing  $\overline{TE}$  low). However, no MC145026 application should be designed to rely upon the first data word transmitted immediately after power-up because this word may be invalid. Between the two data words, no signal is sent for three data periods (see Figure 10).

Each transmitted trinary digit is encoded into pulses (see Figure 11). A logic 0 (low) is encoded as two consecutive short pulses, a logic 1 (high) as two consecutive long pulses, and an open (high impedance) as a long pulse followed by a short pulse. The input state is determined by using a weak "output" device to try to force each input high then low. If only a high state results from the two tests, the input is assumed to be hardwired to VDD. If only a low state is obtained, the input is assumed to be hardwired to VSS. If both a high and a low can be forced at an input, an open is assumed and is encoded as such. The "high" and "low" levels are 70% and 30% of the supply voltage as shown in the Electrical Characteristics table. The weak "output" device sinks/sources up to 110  $\mu$ A at a 5 V supply level, 500  $\mu$ A at 10 V, and 1 mA at 15 V.

The  $\overline{TE}$  input has an internal pull-up device so that a simple switch may be used to force the input low. While  $\overline{TE}$  is high and the second-word transmission has timed out, the encoder is completely disabled, the oscillator is inhibited, and the current drain is reduced to quiescent current. When  $\overline{TE}$  is brought low, the oscillator is started and the transmit sequence begins. The inputs are then sequentially selected, and determinations are made as to the input logic states. This information is serially transmitted via the Dout pin.

### MC145027

This decoder receives the serial data from the encoder and outputs the data, if it is valid. The transmitted data, consisting of two identical words, is examined bit by bit during reception. The first five trinary digits are assumed to be the address. If the received address matches the local address, the next four (data) bits are internally stored, but are not transferred to the output data latch. As the second encoded word is received, the address must again match. If a match occurs, the new data bits are checked against the previously stored data bits. If the two nibbles of data (four bits each) match, the data is transferred to the output data latch by VT and remains until new data replaces it. At the same time, the VT output pin is brought high and remains high until an error is received or until no input signal is received for four data periods (see Figure 10).

Although the address information may be encoded in trinary, the data information must be either a 1 or 0. A trinary (open) data line is decoded as a logic 1.

### MC145028

This decoder operates in the same manner as the MC145027 except that nine address lines are used and no data output is available. The VT output is used to indicate that a valid address has been received. For transmission security, two identical transmitted words must be consecutively received before a VT output signal is issued.

The MC145028 allows 19,683 addresses when trinary levels are used. 512 addresses are possible when binary levels are used.

## PIN DESCRIPTIONS

### MC145026 ENCODER

#### A1 – A5, A6/D6 – A9/D9

#### Address, Address/Data Inputs (Pins 1 – 7, 9, and 10)

These address/data inputs are encoded and the data is sent serially from the encoder via the Dout pin.

#### RS, CTC, RTC (Pins 11, 12, and 13)

These pins are part of the oscillator section of the encoder (see Figure 9).

If an external signal source is used instead of the internal oscillator, it should be connected to the RS input and the RTC and CTC pins should be left open.

#### $\overline{TE}$ Transmit Enable (Pin 14)

This active-low transmit enable input initiates transmission when forced low. An internal pull-up device keeps this input normally high. The pull-up current is specified in the Electrical Characteristics table.

#### Dout Data Out (Pin 15)

This is the output of the encoder that serially presents the encoded data word.

#### VSS Negative Power Supply (Pin 8)

The most-negative supply potential. This pin is usually ground.

#### VDD Positive Power Supply (Pin 16)

The most-positive power supply pin.

### MC145027 AND MC145028 DECODERS

#### A1 – A5, A1 – A9

#### Address Inputs (Pins 1 – 5) — MC145027,

#### Address Inputs (Pins 1 – 5, 15, 14, 13, 12) — MC145028

These are the local address inputs. The states of these pins must match the appropriate encoder inputs for the VT pin to go high. The local address may be encoded with trinary or binary data.

#### D6 – D9

#### Data Outputs (Pins 15, 14, 13, 12) — MC145027 Only

These outputs present the binary information that is on encoder inputs A6/D6 through A9/D9. Only binary data is

acknowledged; a trinary open at the MC145026 encoder is decoded as a high level (logic 1).

**D<sub>in</sub>**  
**Data In (Pin 9)**

This pin is the serial data input to the decoder. The input voltage must be at CMOS logic levels. The signal source driving this pin must be dc coupled.

**R<sub>1</sub>, C<sub>1</sub>**  
**Resistor 1, Capacitor 1 (Pins 6, 7)**

As shown in Figures 2 and 3, these pins accept a resistor and capacitor that are used to determine whether a narrow pulse or wide pulse has been received. The time constant  $R_1 \times C_1$  should be set to 1.72 encoder clock periods:

$$R_1 C_1 = 3.95 R_{TC} C_{TC}$$

**R<sub>2</sub>/C<sub>2</sub>**  
**Resistor 2/Capacitor 2 (Pin 10)**

As shown in Figures 2 and 3, this pin accepts a resistor and capacitor that are used to detect both the end of a received word and the end of a transmission. The time constant  $R_2 \times C_2$  should be 33.5 encoder clock periods (four data periods per Figure 11);  $R_2 C_2 = 77 R_{TC} C_{TC}$ . This time

constant is used to determine whether the D<sub>in</sub> pin has remained low for four data periods (end of transmission). A separate on-chip comparator looks at the voltage-equivalent two data periods ( $0.4 R_2 C_2$ ) to detect the dead time between received words within a transmission.

**VT**  
**Valid Transmission Output (Pin 11)**

This valid transmission output goes high after the second word of an encoding sequence when the following conditions are satisfied:

1. the received addresses of both words match the local decoder address, and
2. the received data bits of both words match.

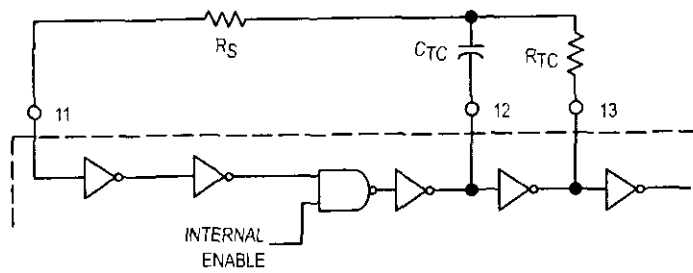
VT remains high until either a mismatch is received or no input signal is received for four data periods.

**VSS**  
**Negative Power Supply (Pin 8)**

The most-negative supply potential. This pin is usually ground.

**VDD**  
**Positive Power Supply (Pin 16)**

The most-positive power supply pin.



This oscillator operates at a frequency determined by the external RC network; i.e.,

$$f \approx \frac{1}{2.3 R_{TC} C_{TC}'} \text{ (Hz)}$$

for 1 kHz ≤ f ≤ 400 kHz

where:  $C_{TC}' = C_{TC} + C_{\text{layout}} + 12 \text{ pF}$

$R_S = 2 R_{TC}$

$R_S \geq 20 \text{ k}$

$R_{TC} \geq 10 \text{ k}$

$400 \text{ pF} < C_{TC} < 15 \text{ }\mu\text{F}$

The value for  $R_S$  should be chosen to be ≥ 2 times  $R_{TC}$ . This range ensures that current through  $R_S$  is insignificant compared to current through  $R_{TC}$ . The upper limit for  $R_S$  must ensure that  $R_S \times 5 \text{ pF}$  (input capacitance) is small compared to  $R_{TC} \times C_{TC}$ .

For frequencies outside the indicated range, the formula is less accurate. The minimum recommended oscillation frequency of this circuit is 1 kHz. Susceptibility to externally induced noise signals may occur for frequencies below 1 kHz and/or when resistors utilized are greater than 1 MΩ.

Figure 9. Encoder Oscillator Information

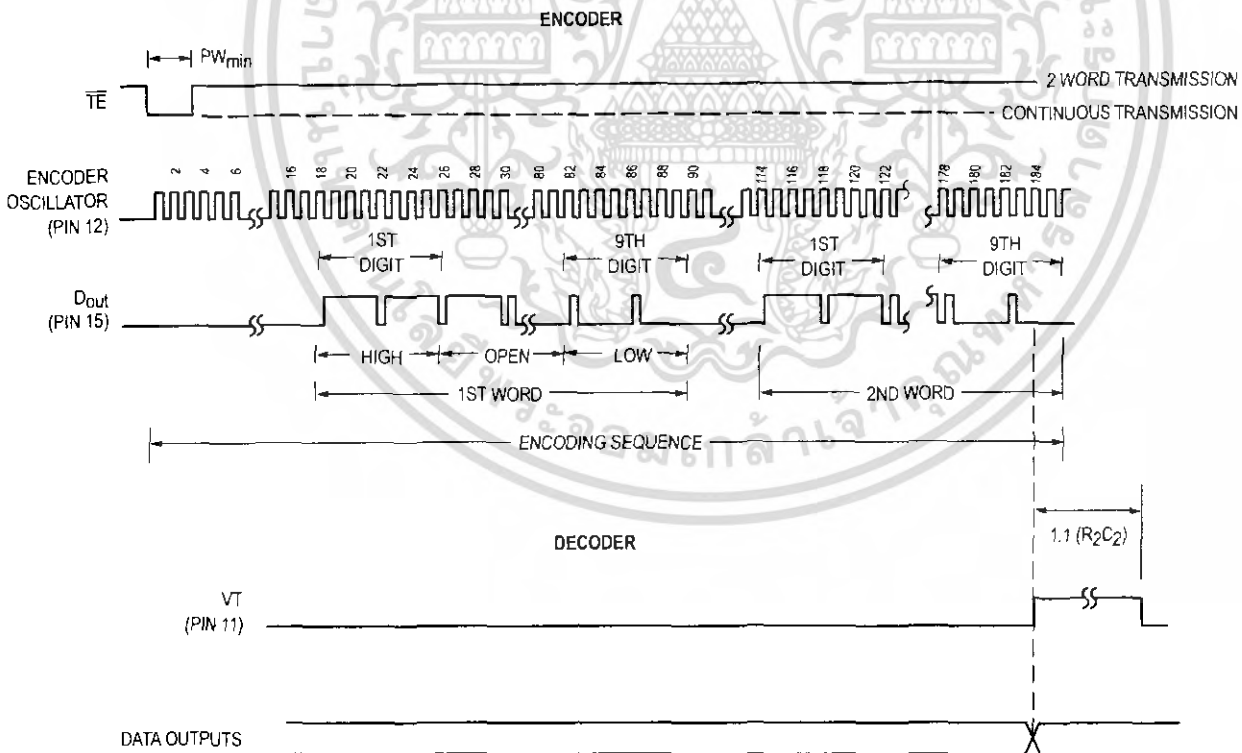


Figure 10. Timing Diagram

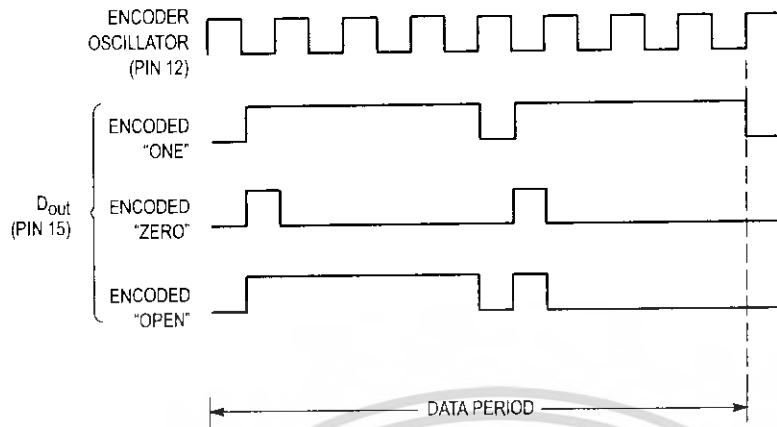


Figure 11. Encoder Data Waveforms

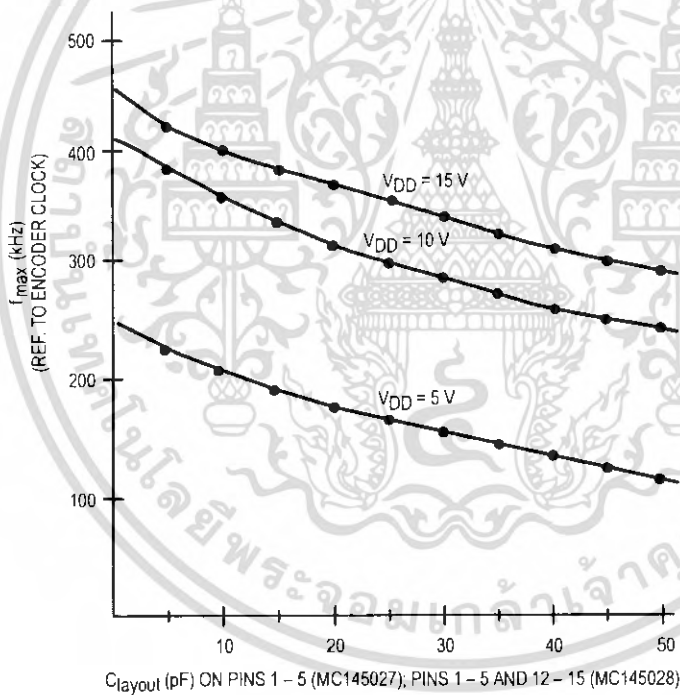


Figure 12.  $f_{max}$  vs  $C_{layout}$  — Decoders Only

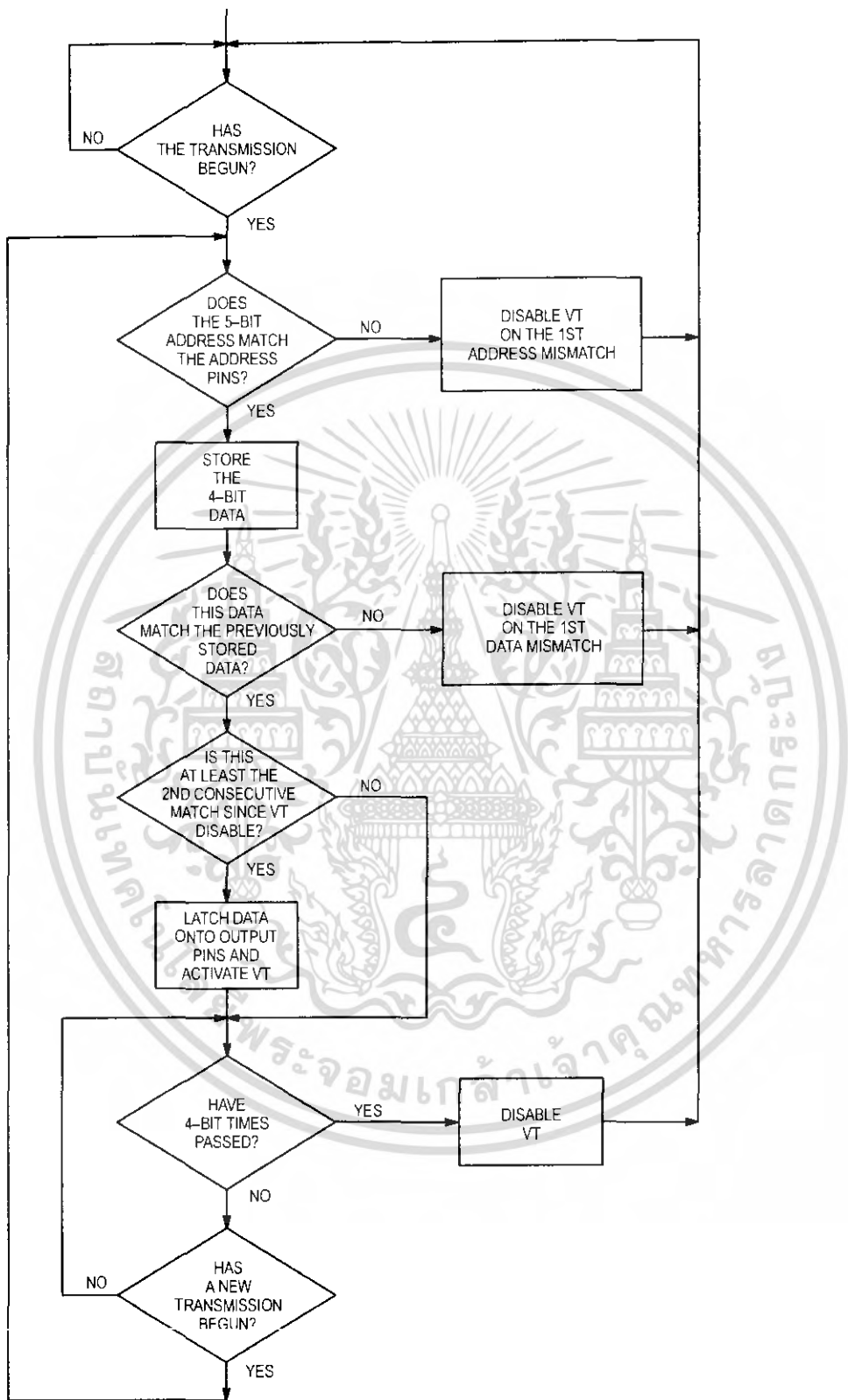


Figure 13. MC145027 Flowchart

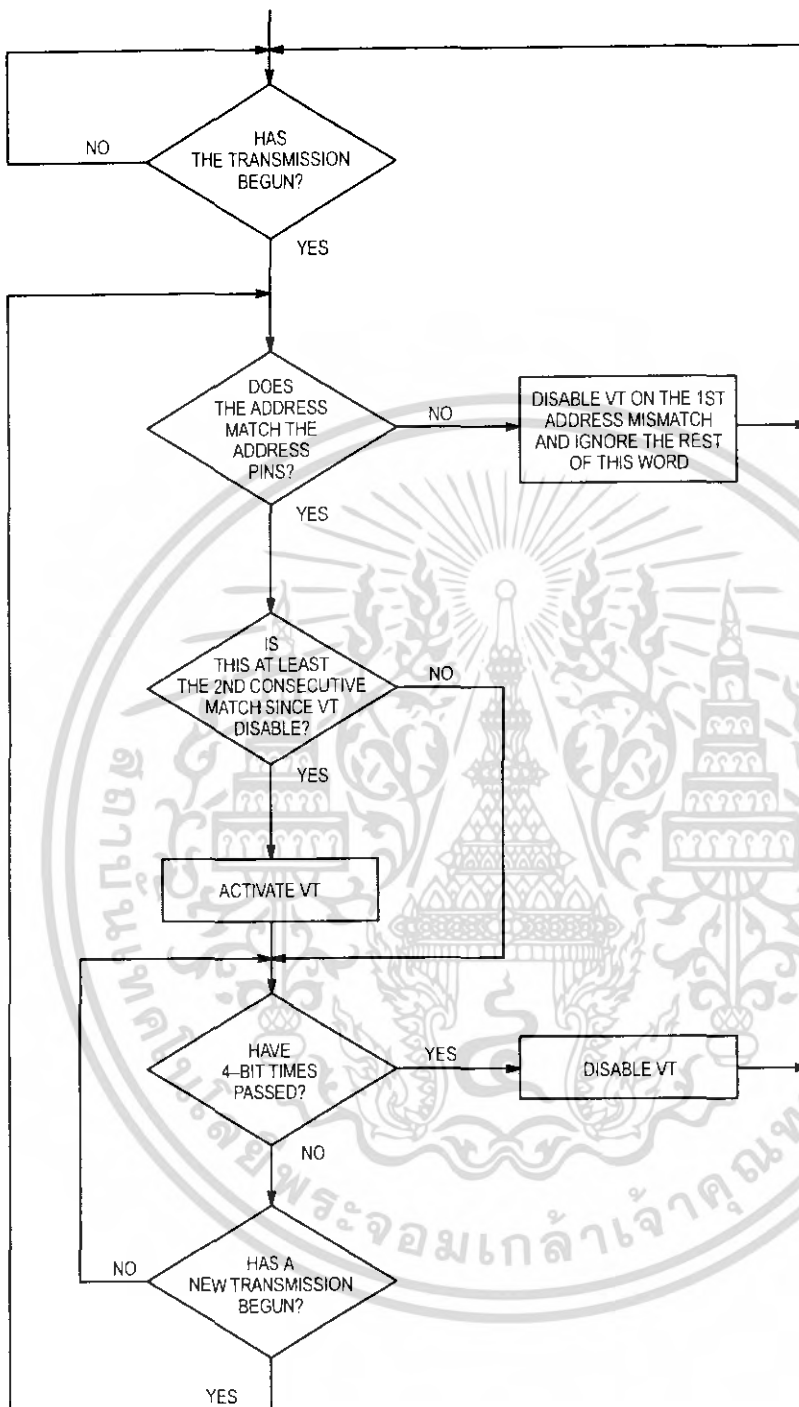


Figure 14. MC145028 Flowchart

## MC145027 AND MC145028 TIMING

To verify the MC145027 or MC145028 timing, check the waveforms on C1 (Pin 7) and R2/C2 (Pin 10) as compared to the incoming data waveform on D<sub>in</sub> (Pin 9).

The R-C decay seen on C1 discharges down to  $1/3 V_{DD}$  before being reset to  $V_{DD}$ . This point of reset (labelled "DOS" in Figure 15) is the point in time where the decision is made whether the data seen on D<sub>in</sub> is a 1 or 0. DOS should not be too close to the D<sub>in</sub> data edges or intermittent operation may occur.

The other timing to be checked on the MC145027 and MC145028 is on R2/C2 (see Figure 16). The R-C decay is continually reset to  $V_{DD}$  as data is being transmitted. Only between words and after the end-of-transmission (EOT) does R2/C2 decay significantly from  $V_{DD}$ . R2/C2 can be used to identify the internal end-of-word (EOW) timing edge which is generated when R2/C2 decays to  $2/3 V_{DD}$ . The internal EOT timing edge occurs when R2/C2 decays to  $1/3 V_{DD}$ . When the waveform is being observed, the R-C decay should go down between the  $2/3$  and  $1/3 V_{DD}$  levels, but not too close to either level before data transmission on D<sub>in</sub> resumes.

Verification of the timing described above should ensure a good match between the MC145026 transmitter and the MC145027 and MC145028 receivers.

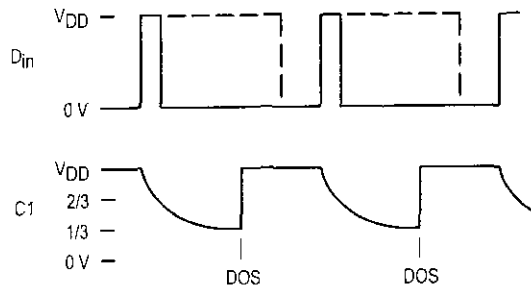
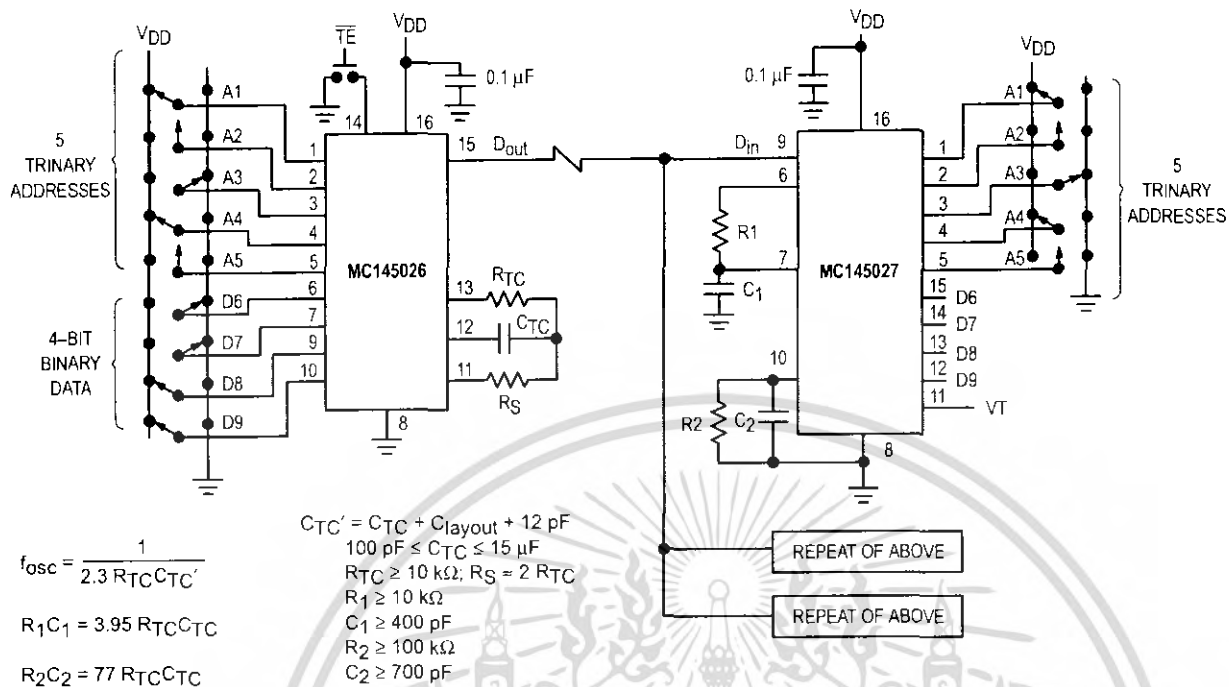


Figure 15. R-C Decay on Pin 7 (C1)



Figure 16. R-C Decay on Pin 10 (R2/C2)



**Example R/C Values (All Resistors and Capacitors are ± 5%)**

( $C_{TC}' = C_{TC} + 20 \text{ pF}$ )

$f_{osc}$ (kHz)	$R_{TC}$	$C_{TC}'$	$R_S$	$R_1$	$C_1$	$R_2$	$C_2$
362	10 k	120 pF	20 k	10 k	470 pF	100 k	910 pF
181	10 k	240 pF	20 k	10 k	910 pF	100 k	1800 pF
88.7	10 k	490 pF	20 k	10 k	2000 pF	100 k	3900 pF
42.6	10 k	1020 pF	20 k	10 k	3900 pF	100 k	7500 pF
21.5	10 k	2020 pF	20 k	10 k	8200 pF	100 k	0.015 μF
8.53	10 k	5100 pF	20 k	10 k	0.02 μF	200 k	0.02 μF
1.71	50 k	5100 pF	100 k	50 k	0.02 μF	200 k	0.1 μF

Figure 17. Typical Application

## APPLICATIONS INFORMATION

### INFRARED TRANSMITTER

In Figure 18, the MC145026 encoder is set to run at an oscillator frequency of about 4 to 9 kHz. Thus, the time required for a complete two-word encoding sequence is about 20 to 40 ms. The data output from the encoder gates an RC oscillator running at 50 kHz; the oscillator shown starts rapidly enough to be used in this application. When the "send" button is not depressed, both the MC145026 and oscillator are in a low-power standby state. The RC oscillator has to be trimmed for 50 kHz and has some drawbacks for frequency stability. A superior system uses a ceramic resonator oscillator running at 400 kHz. This oscillator feeds a divider as shown in Figure 19. The unused inputs of the MC14011UB must be grounded.

The MLED81 IRED is driven with the 50 kHz square wave at about 200 to 300 mA to generate the carrier. If desired, two IREDs wired in series can be used (see Application Note AN1016 for more information). The bipolar IRED switch, shown in Figure 18, offers two advantages over a FET. First, a logic FET has too much gate capacitance for the MC14011UB to drive without waveform distortion. Second, the bipolar drive permits lower supply voltages, which are an advantage in portable battery-powered applications.

The configuration shown in Figure 18 operates over a supply range of 4.5 to 18 V. A low-voltage system which operates down to 2.5 V could be realized if the oscillator section of a MC74HC4060 is used in place of the MC14011UB. The data output of the MC145026 is inverted and fed to the RESET pin of the MC74HC4060. Alternately, the MC74HCU04 could be used for the oscillator.

Information on the MC14011UB is in book number DL131/D. The MC74HCU04 and MC74HC4060 are found in book number DL129/D.

### INFRARED RECEIVER

The receiver in Figure 20 couples an IR-sensitive diode to input preamp A1, followed by band-pass amplifier A2 with a gain of about 10. Limiting stage A3 follows, with an output of about 800 mV p-p. The limited 50 kHz burst is detected by comparator A4 that passes only positive pulses, and peak-

detected and filtered by a diode/RC network to extract the data envelope from the burst. Comparator A5 boosts the signal to logic levels compatible with the MC145027/28 data input. The  $D_{IN}$  pin of these decoders is a standard CMOS high-impedance input which must **not** be allowed to float. Therefore, direct coupling from A5 to the decoder input is utilized.

Shielding should be used on at least A1 and A2, with good ground and high-sensitivity circuit layout techniques applied.

For operation with supplies higher than +5 V, limiter A4's positive output swing needs to be limited to 3 to 5 V. This is accomplished via adding a zener diode in the negative feedback path, thus avoiding excessive system noise. The biasing resistor stack should be adjusted such that V3 is 1.25 to 1.5 V.

This system works up to a range of about 10 meters. The gains of the system may be adjusted to suit the individual design needs. The 100  $\Omega$  resistor in the emitter of the first 2N5088 and the 1 k $\Omega$  resistor feeding A2 may be altered if different gain is required. In general, more gain does not necessarily result in increased range. This is due to noise floor limitations. The designer should increase transmitter power and/or increase receiver aperture with Fresnel lensing to greatly improve range. See Application Note AN1016 for additional information.

Information on the MC34074 is in data book DL128/D.

### TRINARY SWITCH MANUFACTURERS

Midland Ross—Electronic Connector Div.  
Greyhill  
Augat/Alcoswitch  
Aries Electronics

The above companies may not have the switches in a DIP. For more information, call them or consult *eem Electronic Engineers Master Catalog* or the *Gold Book*. **Ask for SPDT with center OFF.**

Alternative: An SPST can be placed in series between a SPDT and the Encoder or Decoder to achieve trinary action.

Motorola cannot recommend one supplier over another and in no way suggests that this is a complete listing of trinary switch manufacturers.

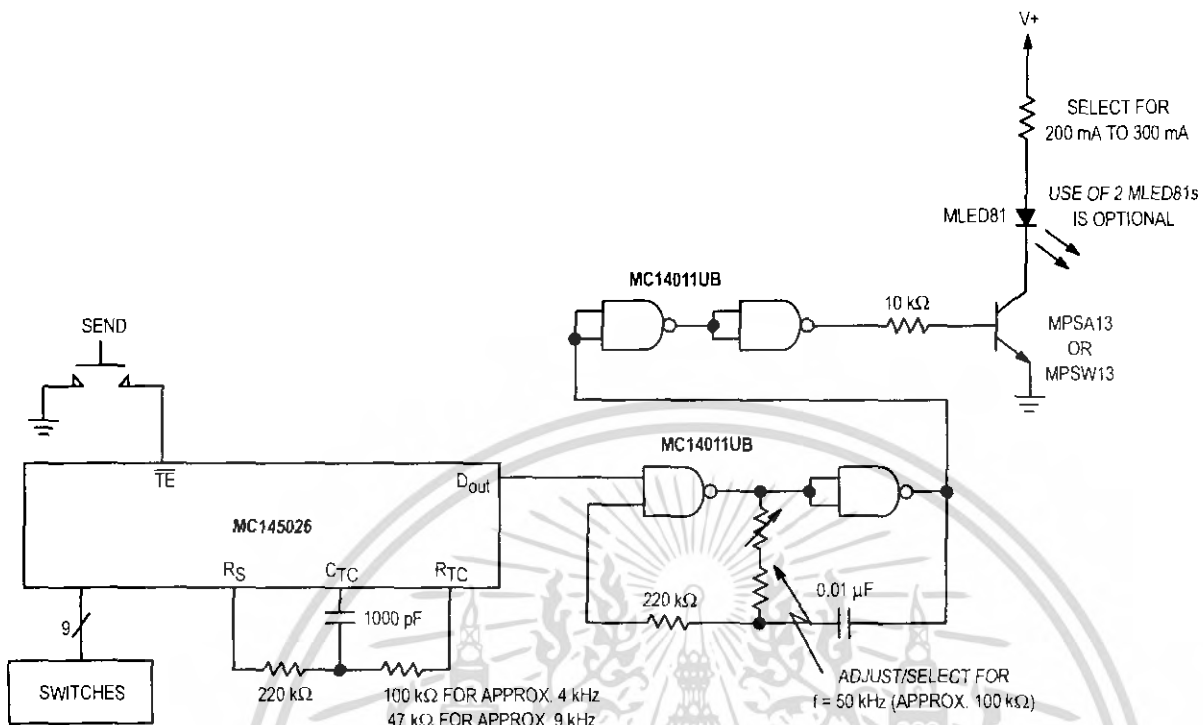


Figure 18. IRED Transmitter Using RC Oscillator to Generate Carrier Frequency

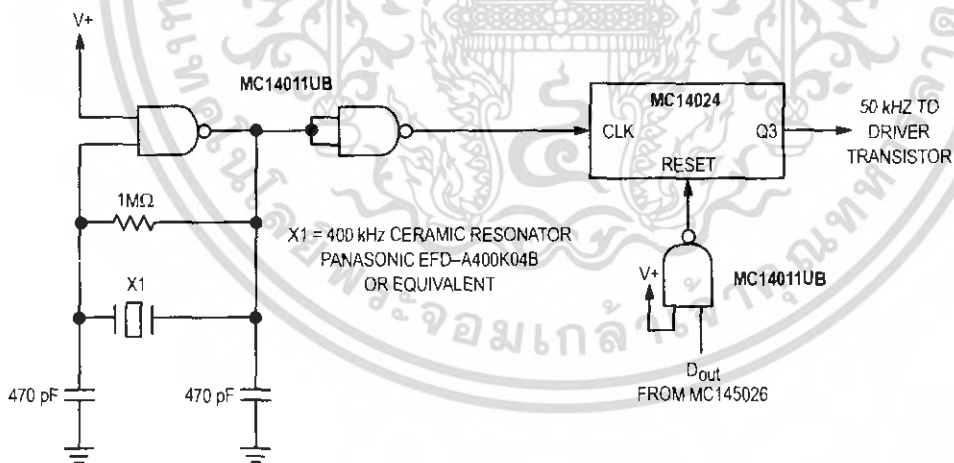


Figure 19. Using a Ceramic Resonator to Generate Carrier Frequency

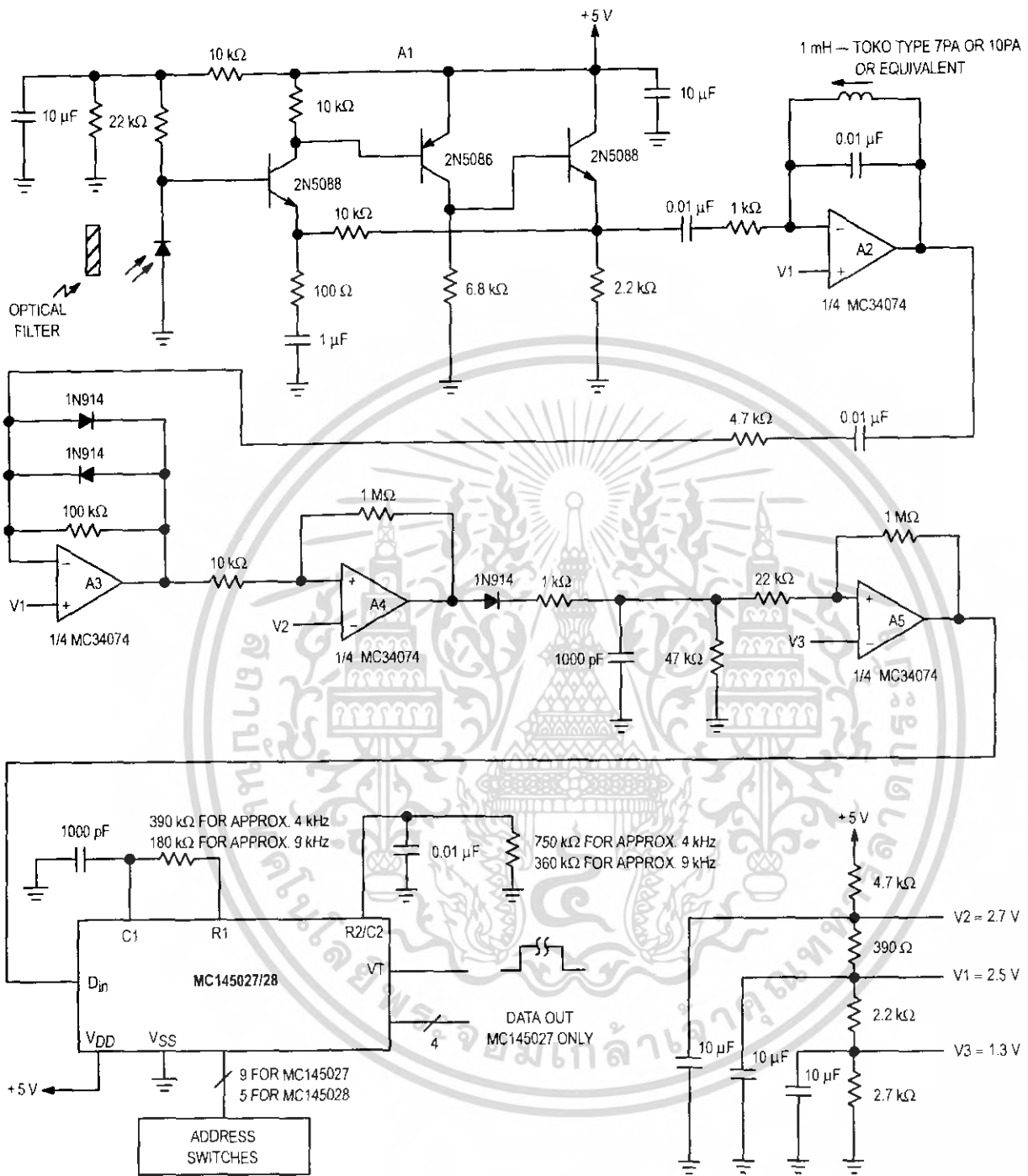
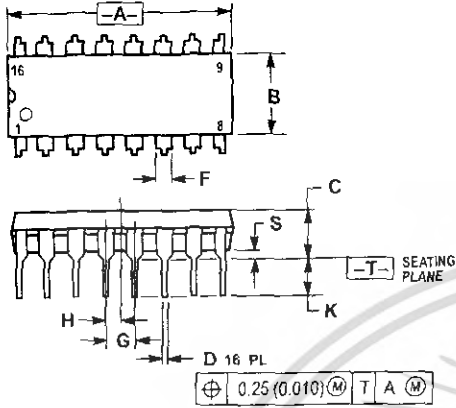


Figure 20. Infrared Receiver

## PACKAGE DIMENSIONS

### P SUFFIX PLASTIC DIP (DUAL IN-LINE PACKAGE) CASE 648-08

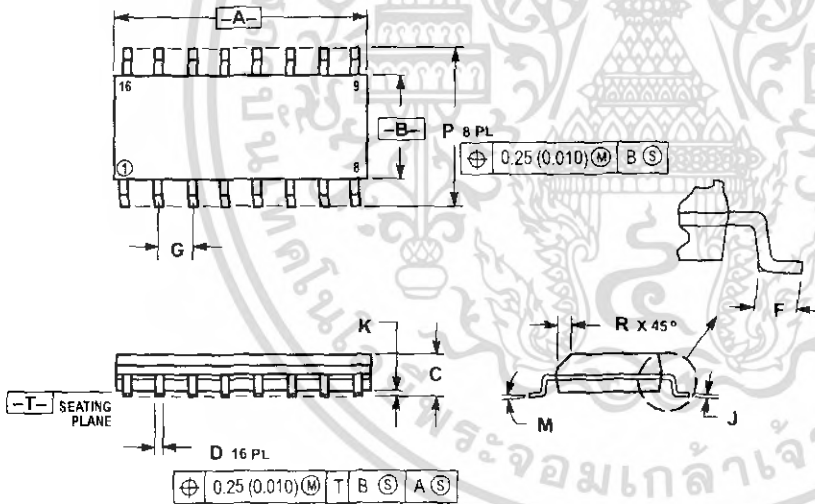


NOTES:

1. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.
2. CONTROLLING DIMENSION INCH.
3. DIMENSION L TO CENTER OF LEADS WHEN FORMED PARALLEL.
4. DIMENSION B DOES NOT INCLUDE MOLD FLASH.
5. ROUNDED CORNERS OPTIONAL.

DIM	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	0.740	0.770	18.80	19.55
B	0.250	0.270	6.35	6.85
C	0.145	0.175	3.69	4.44
D	0.115	0.021	0.39	0.53
F	0.040	0.70	1.02	1.77
G	0.100 BSC		2.54 BSC	
H	0.050 BSC		1.27 BSC	
J	0.008	0.015	0.21	0.38
K	0.110	0.130	2.60	3.30
L	0.295	0.305	7.50	7.74
M	0°	10°	0°	10°
S	0.020	0.040	0.51	1.01

### D SUFFIX SOG (SMALL OUTLINE GULL-WING) PACKAGE CASE 751B-05

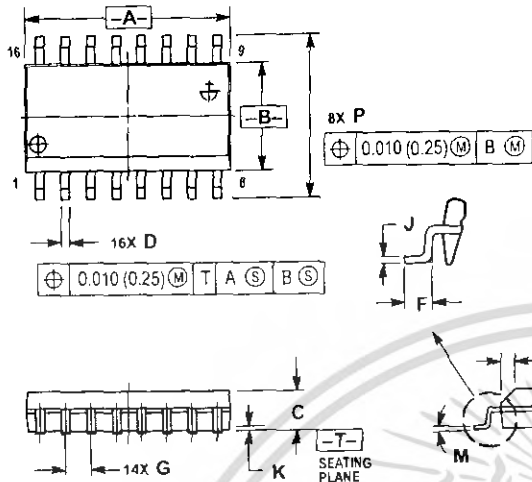


NOTES:

1. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.
2. CONTROLLING DIMENSION: MILLIMETER.
3. DIMENSIONS A AND B DO NOT INCLUDE MOLD PROTRUSION.
4. MAXIMUM MOLD PROTRUSION 0.15 (0.006) PER SIDE.
5. DIMENSION D DOES NOT INCLUDE DAMBAR PROTRUSION. ALLOWABLE DAMBAR PROTRUSION SHALL BE 0.127 (0.005) TOTAL IN EXCESS OF THE D DIMENSION AT MAXIMUM MATERIAL CONDITION.

DIM	MILLIMETERS		INCHES	
	MIN	MAX	MIN	MAX
A	9.80	10.00	0.386	0.393
B	3.80	4.00	0.150	0.157
C	1.35	1.75	0.054	0.068
D	0.35	0.49	0.014	0.019
F	0.40	1.25	0.016	0.049
G	1.27 BSC		0.050 BSC	
J	0.19	0.25	0.006	0.009
K	0.10	0.25	0.004	0.009
M	0°	7°	0°	7°
P	5.80	6.20	0.229	0.244
R	6.25	6.50	0.020	0.019

**DW SUFFIX  
SOG (SMALL OUTLINE GULL-WING) PACKAGE  
CASE 751G-02**



- NOTES:
1. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.
  2. CONTROLLING DIMENSION: MILLIMETER.
  3. DIMENSIONS A AND B DO NOT INCLUDE MOLD PROTRUSION.
  4. MAXIMUM MOLD PROTRUSION 0.15 (0.006) PER SIDE.
  5. DIMENSION D DOES NOT INCLUDE DAMBAR PROTRUSION. ALLOWABLE DAMBAR PROTRUSION SHALL BE 0.13 (0.005) TOTAL IN EXCESS OF D DIMENSION AT MAXIMUM MATERIAL CONDITION.

DIM	MILLIMETERS		INCHES	
	MIN	MAX	MIN	MAX
A	10.15	10.45	0.400	0.411
B	7.40	7.60	0.292	0.299
C	2.35	2.65	0.093	0.104
D	0.35	0.49	0.014	0.019
F	0.50	0.90	0.020	0.035
G	1.27 BSC		0.050 BSC	
J	0.25	0.32	0.010	0.012
K	0.10	0.25	0.004	0.009
M	0°	7°	0°	7°
P	10.05	10.55	0.395	0.415
R	0.25	0.75	0.010	0.029

Motorola reserves the right to make changes without further notice to any products herein. Motorola makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does Motorola assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation consequential or incidental damages. "Typical" parameters which may be provided in Motorola data sheets and/or specifications can and do vary in different applications and actual performance may vary over time. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. Motorola does not convey any license under its patent rights nor the rights of others. Motorola products are not designed, intended, or authorized for use as components in systems intended for surgical implant into the body, or other applications intended to support or sustain life, or for any other application in which the failure of the Motorola product could create a situation where personal injury or death may occur. Should Buyer purchase or use Motorola products for any such unintended or unauthorized application, Buyer shall indemnify and hold Motorola and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that Motorola was negligent regarding the design or manufacture of the part. Motorola and are registered trademarks of Motorola, Inc. Motorola, Inc. is an Equal Opportunity/Affirmative Action Employer.

Mfax is a trademark of Motorola, Inc.

**How to reach us:**

**USA/EUROPE/Locations Not Listed:** Motorola Literature Distribution,  
P.O. Box 5405, Denver, Colorado 80217. 1-303-675-2140 or 1-800-441-2447

**JAPAN:** Motorola Japan Ltd.; SPD, Strategic Planning Office, 141,  
4-32-1 Nishi-Gotanda, Shinagawa-ku, Tokyo, Japan. 81-3-5487-8488

**Customer Focus Center:** 1-800-521-6274

**Mfax™:** RMFAX0@email.sps.mot.com – TOUCHTONE 1-602-244-6609  
Motorola Fax Back System – US & Canada ONLY 1-800-774-1848  
– http://sps.motorola.com/mfax/

**ASIA/PACIFIC:** Motorola Semiconductors H K Ltd.; 8B Tai Ping Industrial Park,  
51 Ting Kok Road, Tai Po, N.T., Hong Kong. 852-26629298

**HOME PAGE:** <http://motorola.com/sps/>



**MOTOROLA**

ที่ส่งไปส่วนหนึ่งหรือทั้งหมดเพื่อการศึกษาค้นคว้าเพื่อพัฒนาผลิตภัณฑ์ใหม่ภายใต้เงื่อนไขของ Motorola

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC145026/D

## LM567/LM567C Tone Decoder

### General Description

The LM567 and LM567C are general purpose tone decoders designed to provide a saturated transistor switch to ground when an input signal is present within the passband. The circuit consists of an I and Q detector driven by a voltage controlled oscillator which determines the center frequency of the decoder. External components are used to independently set center frequency, bandwidth and output delay.

### Features

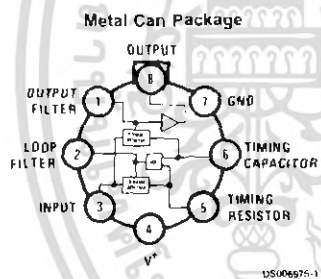
- 20 to 1 frequency range with an external resistor
- Logic compatible output with 100 mA current sinking capability
- Bandwidth adjustable from 0 to 14%

- High rejection of out of band signals and noise
- Immunity to false signals
- Highly stable center frequency
- Center frequency adjustable from 0.01 Hz to 500 kHz

### Applications

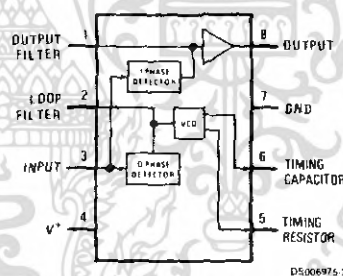
- Touch tone decoding
- Precision oscillator
- Frequency monitoring and control
- Wide band FSK demodulation
- Ultrasonic controls
- Carrier current remote controls
- Communications paging decoders

### Connection Diagrams



Top View  
Order Number LM567H or LM567CH  
See NS Package Number H08C

### Dual-In-Line and Small Outline Packages



Top View  
Order Number LM567CM  
See NS Package Number M08A  
Order Number LM567CN  
See NS Package Number N08E

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### Absolute Maximum Ratings (Note 1)

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/ Distributors for availability and specifications.

Supply Voltage Pin	9V
Power Dissipation (Note 2)	1100 mW
$V_A$	15V
$V_D$	-10V
$V_S$	$V_A + 0.5V$
Storage Temperature Range	-65°C to +150°C

### Operating Temperature Range

LM567H	-55°C to +125°C
LM567CH, LM567CM, LM567CN	0°C to +70°C

### Soldering Information

Dual-In-Line Package	
Soldering (10 sec.)	260°C
Small Outline Package	
Vapor Phase (60 sec.)	215°C
Infrared (15 sec.)	220°C

See AN-450 "Surface Mounting Methods and Their Effect on Product Reliability" for other methods of soldering surface mount devices.

### Electrical Characteristics

AC Test Circuit,  $T_A = 25^\circ\text{C}$ ,  $V^* = 5V$

Parameters	Conditions	LM567			LM567C/LM567CM			Units
		Min	Typ	Max	Min	Typ	Max	
Power Supply Voltage Range		4.75	5.0	9.0	4.75	5.0	9.0	V
Power Supply Current Quiescent	$R_L = 20k$		6	8		7	10	mA
Power Supply Current Activated	$R_L = 20k$		11	13		12	15	mA
Input Resistance		18	20		15	20		k $\Omega$
Smallest Detectable Input Voltage	$I_L = 100\text{ mA}$ , $f_i = f_o$		20	25		20	25	mVrms
Largest No Output Input Voltage	$I_C = 100\text{ mA}$ , $f_i = f_o$		10	15		10	15	mVrms
Largest Simultaneous Outband Signal to Inband Signal Ratio			6			6		dB
Minimum Input Signal to Wideband Noise Ratio	$B_n = 140\text{ kHz}$		-6			-6		dB
Largest Detection Bandwidth		12	14	16	10	14	18	% of $f_o$
Largest Detection Bandwidth Skew			1	2		2	3	% of $f_o$
Largest Detection Bandwidth Variation with Temperature			$\pm 0.1$			$\pm 0.1$		%/°C
Largest Detection Bandwidth Variation with Supply Voltage	4.75-6.75V		$\pm 1$	$\pm 2$		$\pm 1$	$\pm 5$	%/V
Highest Center Frequency		100	500		100	500		kHz
Center Frequency Stability (4.75-5.75V)	$0 < T_A < 70$ $-55 < T_A < +125$		$35 \pm 60$ $35 \pm$ 140			$35 \pm 60$ $35 \pm$ 140		ppm/°C ppm/°C
Center Frequency Shift with Supply Voltage	4.75V-6.75V 4.75V-9V		0.5 1.0	1.0 2.0		0.4 2.0	2.0 2.0	%/V %/V
Fastest ON-OFF Cycling Rate			$f_i/20$			$f_i/20$		
Output Leakage Current	$V_A = 15V$		0.01	25		0.01	25	$\mu\text{A}$
Output Saturation Voltage	$e_i \approx 25\text{ mV}$ , $I_b = 30\text{ mA}$ $e_i \approx 25\text{ mV}$ , $I_A = 100\text{ mA}$		0.2 0.6	0.4 1.0		0.2 0.6	0.4 1.0	V
Output Fall Time			30			30		ns
Output Rise Time			150			150		ns

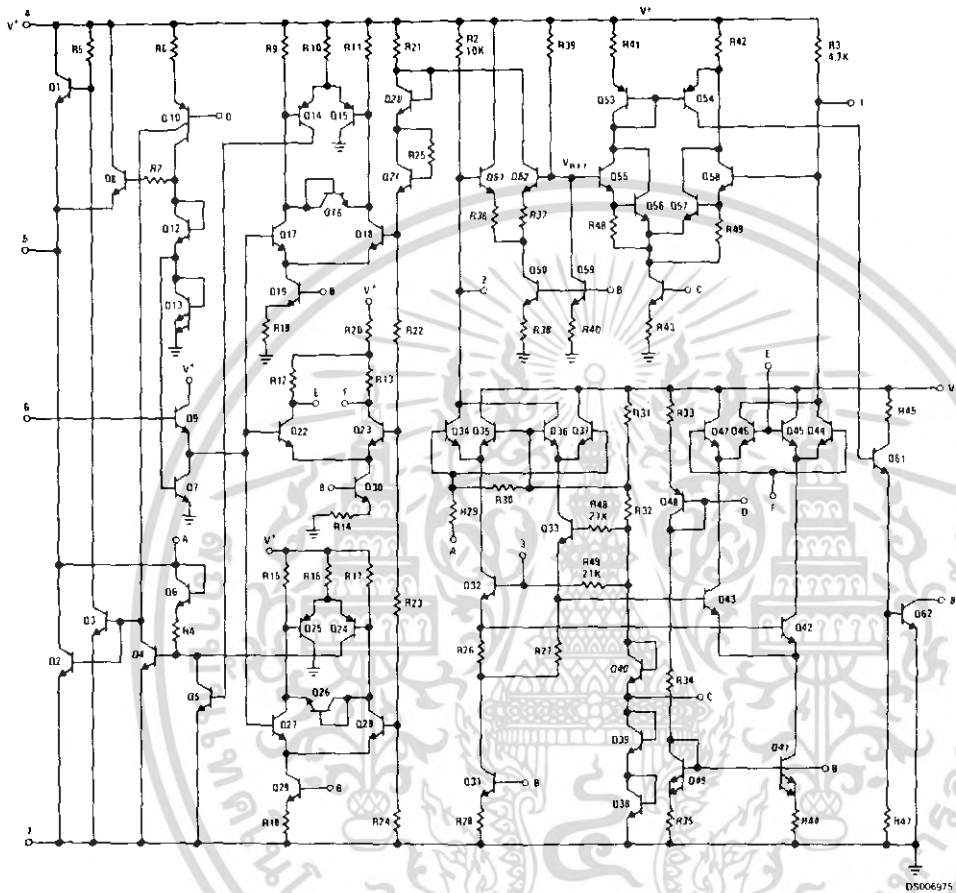
**Note 1:** Absolute Maximum Ratings indicate limits beyond which damage to the device may occur. Operating Ratings indicate conditions for which the device is functional, but do not guarantee specific performance limits. Electrical Characteristics state DC and AC electrical specifications under particular test conditions which guarantee specific performance limits. This assumes that the device is within the Operating Ratings. Specifications are not guaranteed for parameters where no limit is given, however, the typical value is a good indication of device performance.

**Note 2:** The maximum junction temperature of the LM567 and LM567C is 150°C. For operating at elevated temperatures, devices in the TO-5 package must be derated based on a thermal resistance of 150°C/W, junction to ambient or 45°C/W, junction to case. For the DIP the device must be derated based on a thermal resistance of 110°C/W, junction to ambient. For the Small Outline package, the device must be derated based on a thermal resistance of 160°C/W, junction to ambient.

**Note 3:** Refer to RET5867X drawing for specifications of military LM567H version.

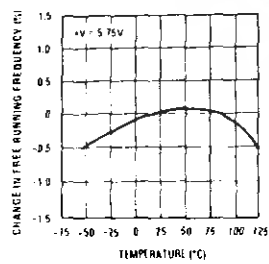
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## Schematic Diagram



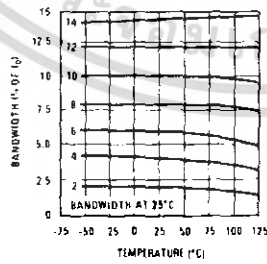
## Typical Performance Characteristics

Typical Frequency Drift



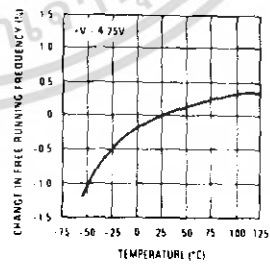
DS006975-10

Typical Bandwidth Variation



DS006975-11

Typical Frequency Drift

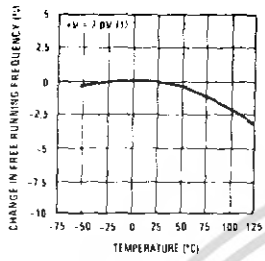


DS006975-12

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

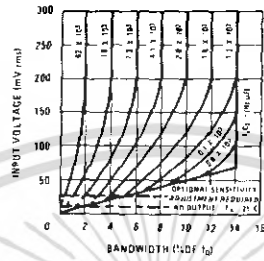
## Typical Performance Characteristics (Continued)

Typical Frequency Drift



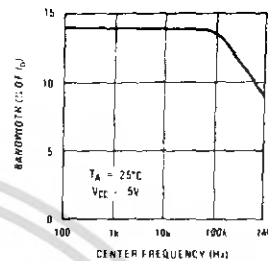
DS006975-13

Bandwidth vs Input Signal Amplitude



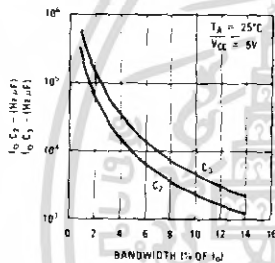
DS006975-14

Largest Detection Bandwidth



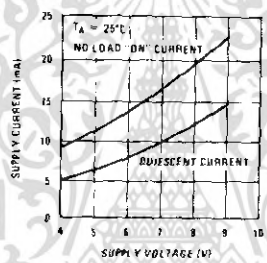
DS006975-15

Detection Bandwidth as a Function of  $C_2$  and  $C_3$



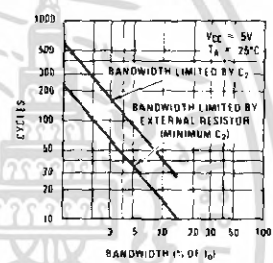
DS006975-16

Typical Supply Current vs Supply Voltage



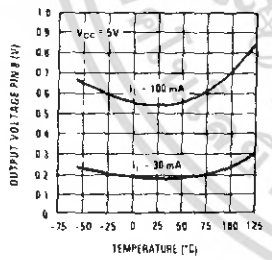
DS006975-17

Greatest Number of Cycles Before Output



DS006975-18

Typical Output Voltage vs Temperature

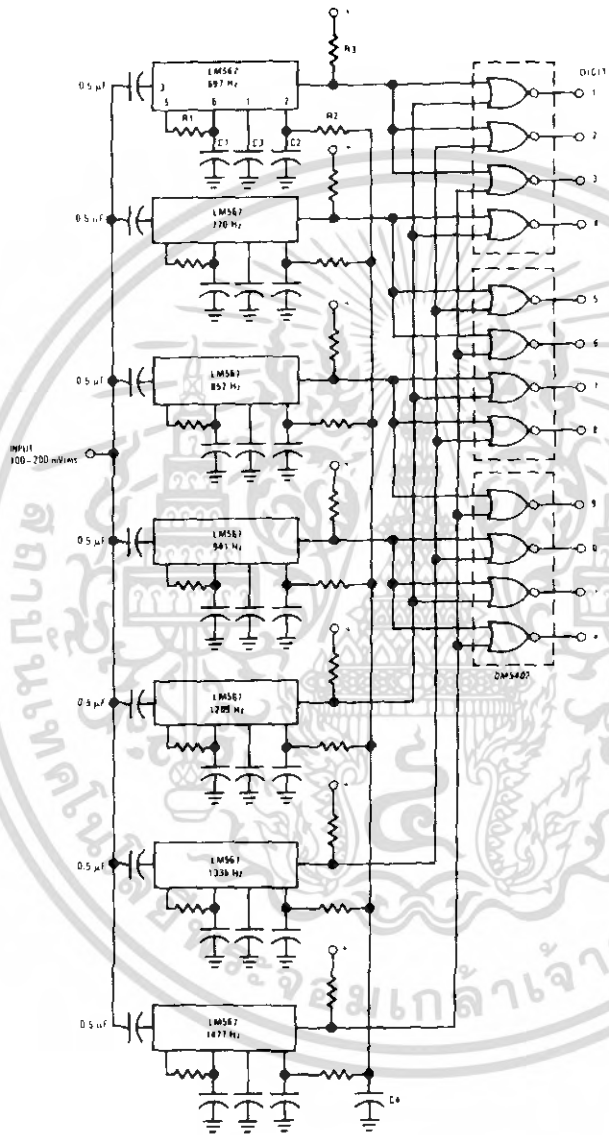


DS006975-19

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## Typical Applications

Touch-Tone Decoder



Component values (typ)

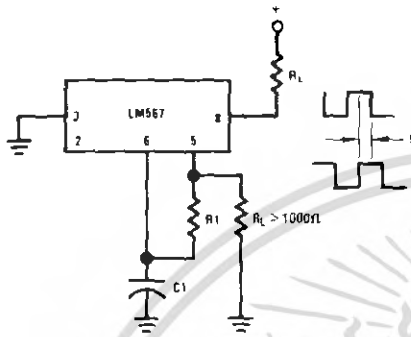
- R1 6.8 to 15k
- R2 4.7k
- R3 20k
- C1 0.10 mfd
- C2 1.0 mfd 6V
- C3 2.2 mfd 6V
- C4 250 mfd 6V

DS606975-5

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## Typical Applications (Continued)

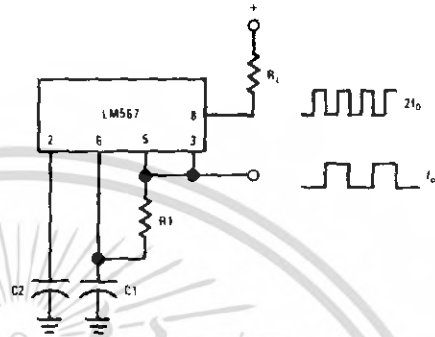
### Oscillator with Quadrature Output



Connect Pin 3 to 2.8V to Invert Output

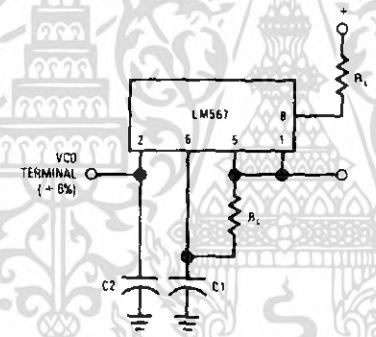
DS006975-6

### Oscillator with Double Frequency Output



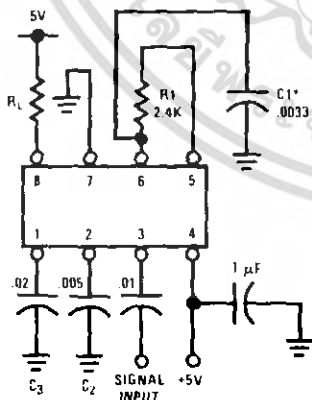
DS006975-7

### Precision Oscillator Drive 100 mA Loads



DS006975-8

## AC Test Circuit



DS006975-9

$f_i = 100 \text{ kHz} + 5V$   
 \*Note: Adjust for  $f_o = 100 \text{ kHz}$ .

## Applications Information

The center frequency of the tone decoder is equal to the free running frequency of the VCO. This is given by

$$f_o \cong \frac{1}{1.1 R_1 C_1}$$

The bandwidth of the filter may be found from the approximation

$$BW = 1070 \sqrt{\frac{V_i}{f_o C_2}} \text{ in } \% \text{ of } f_o$$

Where:

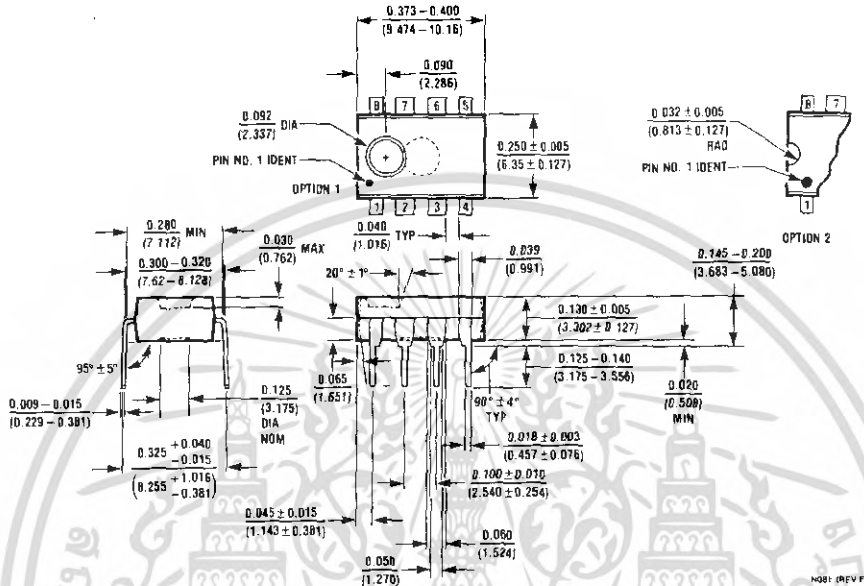
$V_i$  = Input voltage (volts rms),  $V_i \leq 200 \text{ mV}$

$C_2$  = Capacitance at Pin 2 ( $\mu\text{F}$ )

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



**Physical Dimensions** inches (millimeters) unless otherwise noted (Continued)



Molded Dual-In-Line Package (N)  
Order Number LM567CN  
NS Package Number N08E

**LIFE SUPPORT POLICY**

NATIONAL'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT AND GENERAL COUNSEL OF NATIONAL SEMICONDUCTOR CORPORATION. As used herein:

1. Life support devices or systems are devices or systems which, (a) are intended for surgical implant into the body, or (b) support or sustain life, and whose failure to perform when properly used in accordance with instructions for use provided in the labeling, can be reasonably expected to result in a significant injury to the user.
2. A critical component is any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.

**National Semiconductor Corporation Americas**  
Tel 1-800-272-9959  
Fax 1-800-737-7018  
Email support@nsc.com

**National Semiconductor Europe**  
Fax: +49 (0) 1 80-530 85 86  
Email europe.support@nsc.com  
Deutsch Tel: +49 (0) 1 80-530 85 85  
English Tel: +49 (0) 1 80-532 78 32  
Français Tel: +49 (0) 1 80-532 93 58  
Italiano Tel: +49 (0) 1 80-534 16 80

**National Semiconductor Asia Pacific Customer Response Group**  
Tel 65-2544466  
Fax 65-2504466  
Email sea.support@nsc.com

**National Semiconductor Japan Ltd.**  
Tel 81-3-5639-7560  
Fax 81-3-5634-7507

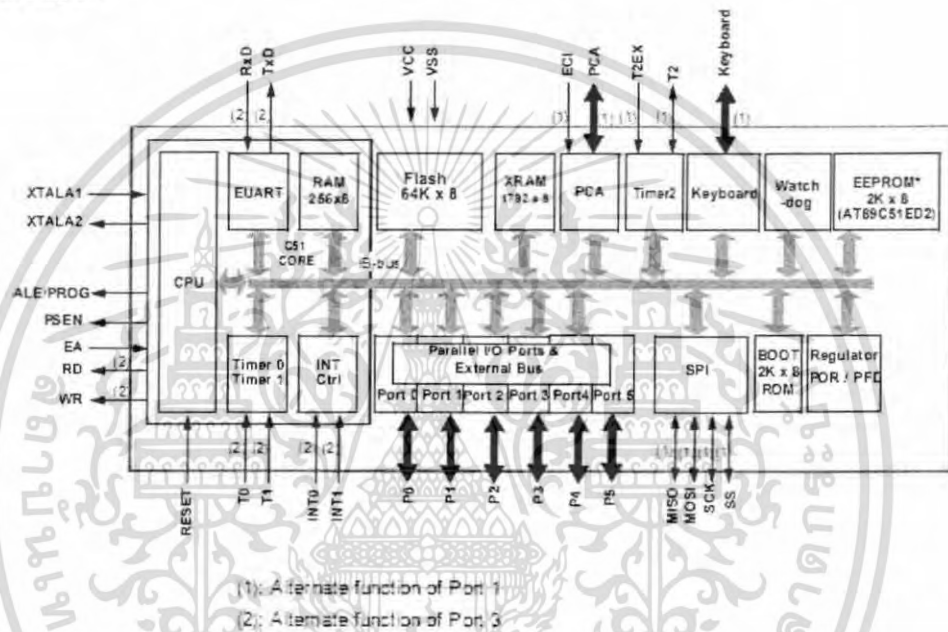
www.national.com

National does not assume any responsibility for use of any circuitry described, no circuit patent licenses are implied and National reserves the right at any time without notice to change said circuitry and specifications.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Block Diagram

Figure 1. Block Diagram



SFR Mapping

The Special Function Registers (SFRs) of the AT89C51RD2/ED2 fall into the following categories:

- C51 core registers: ACC, B, DPH, DPL, PSW, SP
- I/O port registers: P0, P1, P2, P3, P2
- Timer registers: T2CON, T2MOD, TCON, TH0, TH1, TH2, TMOD, TL0, TL1, TL2, RCAP2L, RCAP2H
- Serial I/O port registers: SADDR, SADEN, SBUF, SCON
- PCA (Programmable Counter Array) registers: CCON, CCAPMx, CL, CH, CCAPxH, CCAPxL (x: 0 to 4)
- Power and clock control registers: PCON
- Hardware Watchdog Timer registers: WDTRST, WDTPRG
- Interrupt system registers: IE0, IPL0, IPH0, IE1, IPL1, IPH1
- Keyboard Interface registers: KBE, KBF, KBL
- SPI registers: SPCON, SPSTR, SPDAT
- BRG (Baud Rate Generator) registers: BRL, BDRCON
- Clock Prescaler register: CKRL
- Others: AUXR, AUXR1, CKCON0, CKCON1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**Table 2. C51 Core SFRs**

Mnemonic	Add	Name	7	6	5	4	3	2	1	0
ACC	00h	Accumulator								
B	00h	B Register								
PSW	00h	Program Status Word	CY	AC	FS	RS1	RS0	OV	FI	P
SP	81h	Stack Pointer								
DPL	82h	Data Pointer Low Byte								
DPH	83h	Data Pointer High Byte								

**Table 3. System Management SFRs**

Mnemonic	Add	Name	7	6	5	4	3	2	1	0
PCON	87h	Power Control	SMOD1	SMOD0	-	PDF	GF1	GF0	PC	IDL
AUXR	80h	Auxiliary Register 0	DFU	-	LV0	XRS2	XRS1	XRS0	EXTRAM	AD
AUXR1	A2h	Auxiliary Register 1	-	-	EMBO07	-	GF3	0	-	CPS
CKRL	87h	Clock Release Register	-	-	-	-	-	-	-	-
CKCKON0	8Fh	Clock Control Register 0	-	WDTX2	PCAX2	SIX2	T2X2	T1X2	TOX2	X2
CKCKON1	AFh	Clock Control Register 1	-	-	-	-	-	-	-	SPIX2

**Table 4. Interrupt SFRs**

Mnemonic	Add	Name	7	6	5	4	3	2	1	0
IE0	A8h	Interrupt Enable Control 0	EA	ED	ET2	ES	ET1	EX1	ET0	EX0
IE1	B1h	Interrupt Enable Control 1	-	-	-	-	-	ESPI	-	KE0
IP0	B7h	Interrupt Priority Control High 0	-	PP0H	PT2H	PHS	PT1H	PX1H	PT0H	PX0H
IP1	B8h	Interrupt Priority Control Low 0	-	PP0L	PT2L	PLS	PT1L	PX1L	PT0L	PX0L
IP1	B9h	Interrupt Priority Control High 1	-	-	-	-	-	SPIH	-	KE1H
IP1	E2h	Interrupt Priority Control Low 1	-	-	-	-	-	SPIH	-	KE1L

**Table 5. Port SFRs**

Mnemonic	Add	Name	7	6	5	4	3	2	1	0
P0	80h	8-bit Port 0								
P1	90h	8-bit Port 1								
P2	A0h	8-bit Port 2								
P3	B0h	8-bit Port 3								
P4	C0h	8-bit Port 4								

**Table 5. Port SFRs**

Mnemonic	Add	Name	7	6	5	4	3	2	1	0
P5	D8h	8-bit Port 5								
PE	07h	8-bit Port 5 (write suppressable)								

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งยังมีให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**Table 6. Timer SFRs**

Mnemonic	Add	Name	7	6	5	4	3	2	1	0
TCON	85h	Timer/Counter 0 and 1 Control	TF1	TR1	TF0	TR0	IE1	IT1	IE0	IT0
TMOD	86h	Timer/Counter 0 and 1 Modes	GATE1	CT1#	M11	M01	GATE0	CT0#	M10	M00
TLC0	8A0h	Timer/Counter 0 Low Byte								
TH0	8C0h	Timer/Counter 0 High Byte								
TL1	8E0h	Timer/Counter 1 Low Byte								
TH1	900h	Timer/Counter 1 High Byte								
WDRST	A5h	WatchDog Timer Reset								
WDRPS	A7h	WatchDog Timer Program						WTO2	WTO1	WTO0
T2CON	C8h	Timer/Counter 2 control	TF2	EXF2	RCLK	TCLK	CXCN2	TR2	CT2#	CP-RL2#
T2MOD	C9h	Timer/Counter 2 Mode							T2OE	CCEN
RCAP2H	C8h	Timer/Counter 2 Reload/Capture High Byte								
RCAP2L	C9h	Timer/Counter 2 Reload/Capture Low Byte								
TH2	CC0h	Timer/Counter 2 High Byte								
TL2	CD0h	Timer/Counter 2 Low Byte								

**Table 7. PCA SFRs**

Mnemonic	Add	Name	7	6	5	4	3	2	1	0
CCON	D8h	PCA Timer/Counter Control	CF	CR		CCF4	CCF3	CCF2	CCF1	CCF0
CMOD	D9h	PCA Timer/Counter Mode	CIEL	MODE				CP51	CP50	CCF
CL	EAh	PCA Timer/Counter Low Byte								
CH	EBh	PCA Timer/Counter High Byte								
CCAP1C	D4h	PCA Timer/Counter Mode 0		CCOM0	CAPP0	CAPN0	MAT0	TO50	PWM0	CCCF0
CCAP1H	D5h	PCA Timer/Counter Mode 1		CCOM1	CAPP1	CAPN1	MAT1	TO51	PWM1	CCCF1
CCAP1M2	D6h	PCA Timer/Counter Mode 2		CCOM2	CAPP2	CAPN2	MAT2	TO52	PWM2	CCCF2
CCAP1M3	D7h	PCA Timer/Counter Mode 3		CCOM3	CAPP3	CAPN3	MAT3	TO53	PWM3	CCCF3
CCAP1M4	D8h	PCA Timer/Counter Mode 4		CCOM4	CAPP4	CAPN4	MAT4	TO54	PWM4	CCCF4

**Table 7. PCA SFRs (Continued)**

Mnemonic	Add	Name	7	6	5	4	3	2	1	0
CCAP0H	F4h	PCA Compare Capture Module 0 H	CCAP0H7	CCAP0H6	CCAP0H5	CCAP0H4	CCAP0H3	CCAP0H2	CCAP0H1	CCAP0H0
CCAP1H	F5h	PCA Compare Capture Module 1 H	CCAP1H7	CCAP1H6	CCAP1H5	CCAP1H4	CCAP1H3	CCAP1H2	CCAP1H1	CCAP1H0
CCAP2H	F6h	PCA Compare Capture Module 2 H	CCAP2H7	CCAP2H6	CCAP2H5	CCAP2H4	CCAP2H3	CCAP2H2	CCAP2H1	CCAP2H0
CCAP3H	F7h	PCA Compare Capture Module 3 H	CCAP3H7	CCAP3H6	CCAP3H5	CCAP3H4	CCAP3H3	CCAP3H2	CCAP3H1	CCAP3H0
CCAP4H	F8h	PCA Compare Capture Module 4 H	CCAP4H7	CCAP4H6	CCAP4H5	CCAP4H4	CCAP4H3	CCAP4H2	CCAP4H1	CCAP4H0
CCAP0L	F4h	PCA Compare Capture Module 0 L	CCAP0L7	CCAP0L6	CCAP0L5	CCAP0L4	CCAP0L3	CCAP0L2	CCAP0L1	CCAP0L0
CCAP1L	F5h	PCA Compare Capture Module 1 L	CCAP1L7	CCAP1L6	CCAP1L5	CCAP1L4	CCAP1L3	CCAP1L2	CCAP1L1	CCAP1L0
CCAP2L	F6h	PCA Compare Capture Module 2 L	CCAP2L7	CCAP2L6	CCAP2L5	CCAP2L4	CCAP2L3	CCAP2L2	CCAP2L1	CCAP2L0
CCAP3L	F7h	PCA Compare Capture Module 3 L	CCAP3L7	CCAP3L6	CCAP3L5	CCAP3L4	CCAP3L3	CCAP3L2	CCAP3L1	CCAP3L0
CCAP4L	F8h	PCA Compare Capture Module 4 L	CCAP4L7	CCAP4L6	CCAP4L5	CCAP4L4	CCAP4L3	CCAP4L2	CCAP4L1	CCAP4L0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**Table 8. Serial I/O Port SFRs**

Mnemonic	Add	Name	7	6	5	4	3	2	1	0
SCON	98h	Serial Control	CC/SMD	SM1	SM2	PCN	TDE	RDE	TI	RI
SDUR	99h	Serial Data Buffer								
SADEN	D9h	Slave Address Mask								
SADDR	A9h	Slave Address								
GDRCON	8Dh	Baud Rate Control				BRR	TDOCK	RDOCK	SFC	SRC
BRL	8Ah	Baud Rate Reload								

**Table 9. SPI Controller SFRs**

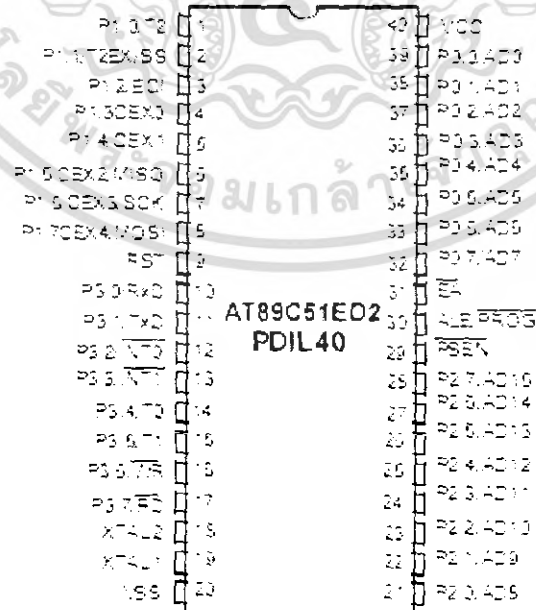
Mnemonic	Add	Name	7	6	5	4	3	2	1	0
SPCON	03h	SPI Control	SFR2	SFEN	SSDIS	MSTR	CPOL	CPHA	SPR1	SFR0
SPSTA	04h	SPI Status	SFIF	WCOL	SSERR	MODF				
SFCAT	08h	SPI Data	SFC7	SFC6	SFC5	SFC4	SFC3	SFC2	SFC1	SFC0

**Table 10. Keyboard Interface SFRs**

Mnemonic	Add	Name	7	6	5	4	3	2	1	0
KDLS	6Ch	Keyboard Level Selector	KDLS7	KDLS6	KDLS5	KDLS4	KDLS3	KDLS2	KDLS1	KDLS0
KDE	6Dh	Keyboard Input Enable	KDE7	KDE6	KDE5	KDE4	KDE3	KDE2	KDE1	KDE0
KDF	6Eh	Keyboard Flag Register	KDF7	KDF6	KDF5	KDF4	KDF3	KDF2	KDF1	KDF0

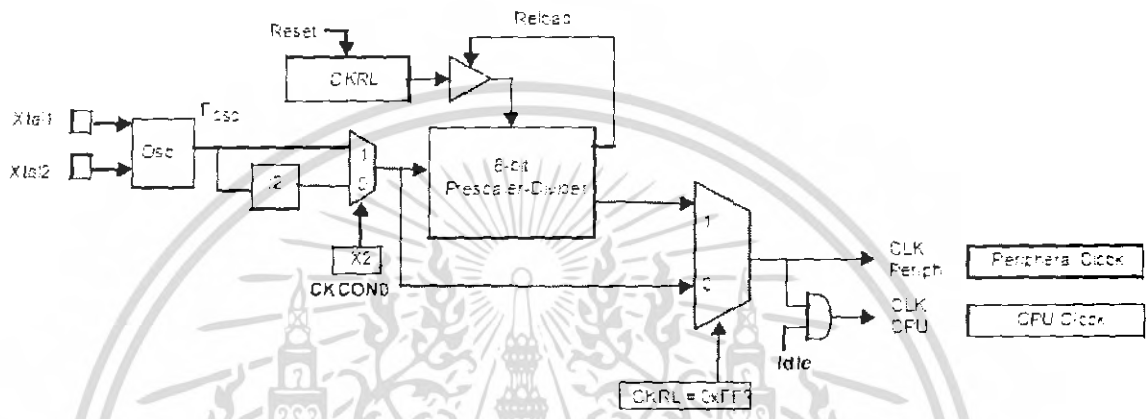
**Table 11. EEPROM data Memory SFR (AT89C51ED2 only)**

Mnemonic	Add	Name	7	6	5	4	3	2	1	0
EECON	C2h	EEPROM Data Control							EEC	EEBUSY



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## Functional Block Diagram



### Prescaler Divider

- A hardware RESET puts the prescaler divider in the following state
- CKRL = FFh.  $F_{CLK\_CPU} = F_{CLK\_PERIPH} = F_{OSC}/2$  (Standard C51 feature)
- Any value between FFh down to 00h can be written by software into CKRL register in order to divide frequency of the selected oscillator.
- CKRL = 00h. minimum frequency  
 $F_{CLK\_CPU} = F_{CLK\_PERIPH} = F_{OSC}/1020$  (Standard Mode);  
 $F_{CLK\_CPU} = F_{CLK\_PERIPH} = F_{OSC}/510$  (X2 Mode);
- CKRL = FFh. maximum frequency  
 $F_{CLK\_CPU} = F_{CLK\_PERIPH} = F_{OSC}/2$  (Standard Mode);  
 $F_{CLK\_CPU} = F_{CLK\_PERIPH} = F_{OSC}$  (X2 Mode)

$F_{CLK\_CPU}$  and  $F_{CLK\_PERIPH}$

in X2 Mode for CKRL <> 0xFF:

$$F_{CPU} = F_{CLK\_PERIPH} = \frac{F_{OSC}}{2 \cdot (255 - CKRL)}$$

in X1 Mode for CKRL <> 0xFF then

$$F_{CPU} = F_{CLK\_PERIPH} = \frac{F_{OSC}}{4 \cdot (255 - CKRL)}$$

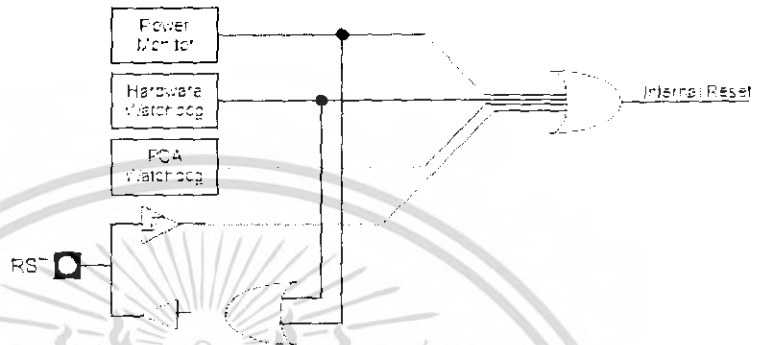
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## Reset

### Introduction

The reset sources are Power Management, Hardware Watchdog, FCA Watchdog and Reset input.

Figure 9. Reset schematic



### Reset Input

The Reset input can be used to force a reset pulse longer than the internal reset controlled by the Power Monitor. RST input has a pull-down resistor allowing power-on reset by simply connecting an external capacitor to  $V_{CC}$  as shown in Figure 10. Resistor value and input characteristics are discussed in the Section "DC Characteristics" of the AT69C51RD2/ED2 datasheet.

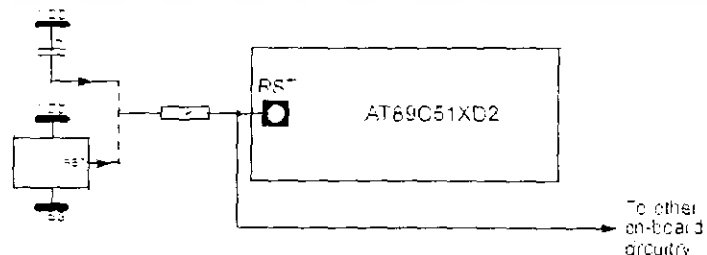
Figure 10. Reset Circuitry and Power-On Reset



### Reset Output

As detailed in Section "Hardware Watchdog Timer", page 56, the WDT generates a 96-clock period pulse on the RST pin. In order to properly propagate this pulse to the rest of the application in case of external capacitor or power-supply supervisor circuit, a 1 k $\Omega$  resistor must be added as shown Figure 11.

Figure 11. Recommended Reset Output Schematic



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## Timer 2

The Timer 2 in the AT69C51RD2/ED2 is the standard C52 Timer 2. It is a 16-bit timer/counter; the count is maintained by two eight-bit timer registers, TH2 and TL2 are cascaded. It is controlled by T2CON (Table 20) and T2MOD (Table 21) registers. Timer 2 operation is similar to Timer 0 and Timer 1. C/T2 selects  $F_{OSC}/12$  (timer operation) or external pin T2 (counter operation) as the timer clock input. Setting TR2 allows TL2 to increment by the selected input.

Timer 2 has 3 operating modes: capture, autoreload and Baud Rate Generator. These modes are selected by the combination of RCLK, TCLK and CP/RL2 (T2CON).

Refer to the Atmel 8-bit Microcontroller Hardware Manual for the description of Capture and Baud Rate Generator Modes.

Timer 2 includes the following enhancements:

- Auto-reload mode with up or down counter
- Programmable clock-output

### Auto-reload Mode

The auto-reload mode configures Timer 2 as a 16-bit timer or event counter with automatic reload. If DCEN bit in T2MOD is cleared, Timer 2 behaves as in 80C52 (refer to the Atmel C51 Microcontroller Hardware Manual); if DCEN bit is set, Timer 2 acts as an Up/down timer/counter as shown in Figure 14. In this mode the T2EX pin controls the direction of count.

When T2EX is high, Timer 2 counts up. Timer overflow occurs at FFFFh which sets the TF2 flag and generates an interrupt request. The overflow also causes the 16-bit value in RCAP2H and RCAP2L registers to be loaded into the timer registers TH2 and TL2.

When T2EX is low, Timer 2 counts down. Timer underflow occurs when the count in the timer registers TH2 and TL2 equals the value stored in RCAP2H and RCAP2L registers. The underflow sets TF2 flag and reloads FFFFh into the timer registers.

The EXF2 bit toggles when Timer 2 overflows or underflows according to the direction of the count. EXF2 does not generate any interrupt. This bit can be used to provide 17-bit resolution.