

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

ป้ายชื่อแบบดิจิทัล

DIGITAL GRAPHIC NAME PLATE

โดย

๕๗

นาย ชลาคม วิเศษสิงห์ 47010151
นาย สุภากร แก้วใส 47010198

อาจารย์ที่ปรึกษา
ดร.กิตติพล ชิตสกุล

รพ.
๕๒๔๒๑
๒๕๕๐

เลขานุ.....
เลขทะเบียน 82175
วัน,เดือน,ปี..... -9 ก.ค. 2551

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิชาวิศวกรรมอิเล็กทรอนิกส์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2550

๑๓๔๕๐๙๖
b.....
f.....

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญานิพนธ์ ปีการศึกษา 2550

ภาควิชา อิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง ป้ายชื่อแบบดิจิทัล

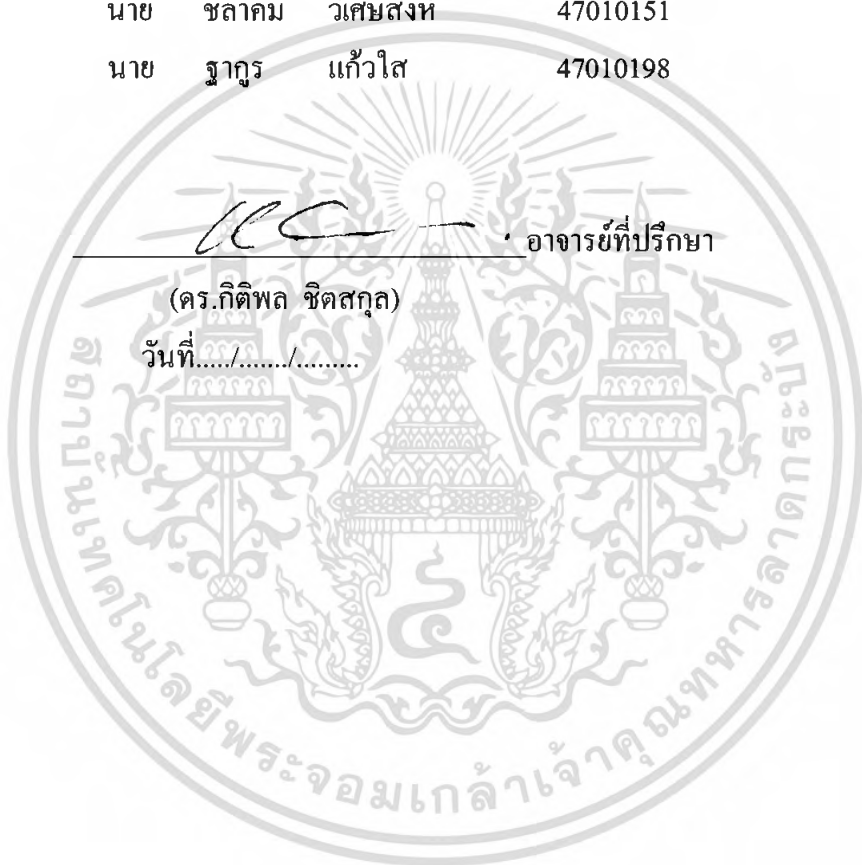
ผู้จัดทำ

นาย ชลาคม วิเศษสิงห์ 47010151

นาย ฐากร แก้วใส 47010198


อาจารย์ที่ปรึกษา
(ดร.กิตติพล ชิตสกุล)

วันที่...../...../.....



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ป้ายชื่อแบบดิจิทัล

นาย ชลคม วิเศษสิงห์ รหัส 47010151
 นาย จูกร แก้วใส รหัส 47010198
 ดร.กิตติพล ชิตสกุล อาจารย์ที่ปรึกษา
 ปีการศึกษา 2550

บทคัดย่อ

ปฏิญานิพนธ์ฉบับนี้ อธิบายการออกแบบและการสร้างป้ายชื่อแบบดิจิทัลกราฟฟิก ซึ่งสามารถบันทึกเสียงและฝากข้อความได้ โดยใช้จอแอลซีดีแบบกราฟฟิกขนาด 240x64 จุด ในการแสดงชื่อแบบดิจิทัลกราฟฟิก ป้ายชื่อแบบดิจิทัลกราฟฟิกประกอบด้วยวงจรหลักสามส่วนคือวงจรจอแอลซีดีแบบกราฟฟิก วงจรควบคุมการแสดงผลดิจิทัลและวงจรบันทึกเสียง ซึ่งป้ายชื่อแบบดิจิทัลกราฟฟิกนี้ สามารถแสดงชื่อและบันทึกเสียงฝากข้อความได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DIGITAL GRAPHIC NAME PLATE

Mr.Chalacom Wisatsing ID.47010151

Mr.Thakoon Kawsai ID.47010198

Dr.Kitiphol Chitsakun Adviser

Educational Year 2007

Abstract

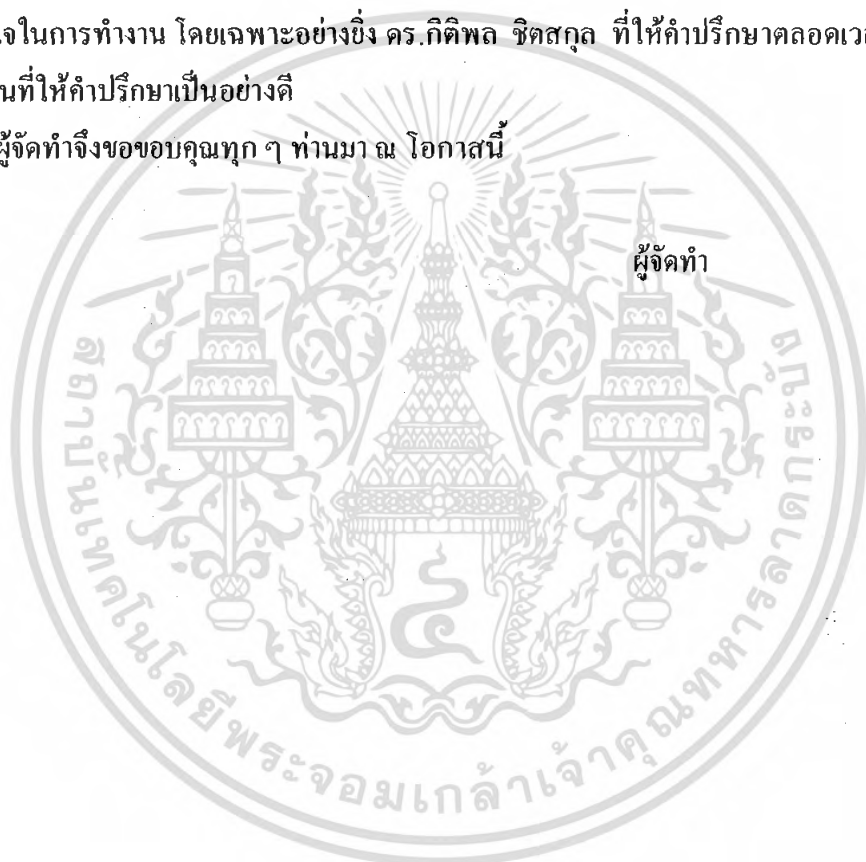
This thesis describes a design and construction of a digital graphic name plate. Digital graphic name plate consists of three main parts which are graphic lcd module format 240x64 dots, controller circuit and playback/ record circuit. The digital graphic name plate can show a name and voice record.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

ปริญญาบัตรนี้สามารถสำเร็จลงด้วยดีได้เพราะการช่วยเหลือและสนับสนุนของหลายๆฝ่าย โดยการแนะนำ การให้ข้อมูล การให้อุปกรณ์สนับสนุน และข้อเสนอข้อชี้แนะต่างๆ ซึ่งมีประโยชน์อย่างมากในการดำเนินการ ไม่ว่าจะเป็นจากพี่ ๆ เพื่อน ๆ ในภาคอิเล็กทรอนิกส์และพีๆ ที่บริษัท อิเล็กทรอนิกส์ซอร์สที่ให้ความช่วยเหลือทุก ๆ ด้านรวมถึง พี่ ๆ ปริญญาโทที่ช่วยกันให้คำปรึกษาและให้กำลังใจในการทำงาน โดยเฉพาะอย่างยิ่ง ดร.กิตติพล ชิตสกุล ที่ให้คำปรึกษาตลอดเวลา และอาจารย์ทุก ๆ ท่านที่ให้คำปรึกษาเป็นอย่างดี

ผู้จัดทำจึงขอขอบคุณทุก ๆ ท่านมา ณ โอกาสนี้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

ชื่อเรื่อง	หน้าที
บทคัดย่อ	I
Abstract	II
กิตติกรรมประกาศ	III
สารบัญ	IV
สารบัญรูปภาพ	VI
สารบัญตาราง	IX
บทที่ 1 บทนำ	I
1.1 ความเป็นมาของโครงการ	1
1.2 วัตถุประสงค์ของโครงการ	1
1.3 ขอบเขตของโครงการ	1
1.4 โครงสร้างของรายงาน	1
บทที่ 2 ไมโครคอนโทรลเลอร์ PIC16F917	2
2.1 สถาปัตยกรรมไมโครคอนโทรลเลอร์ PIC16F917	2
2.2 โครงสร้างขาสัญญาณของไมโครคอนโทรลเลอร์ PIC16F917	3
2.3 รายละเอียดและคุณสมบัติของพอร์ต	5
พอร์ต A	5
พอร์ต B	6
พอร์ต C	7
พอร์ต D	8
พอร์ต E	8
2.4 หน่วยความจำ PIC16F917	9
2.4.1 หน่วยความจำโปรแกรม	9
2.4.2 หน่วยความจำข้อมูล (Data Memory)	11

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.4.2.1 รีจิสเตอร์	12
2.4.2.2 STATUS Register	15
2.4.2.3 หน่วยความจำข้อมูล EEPROM	15
2.5 กระบวนการรีเซต	15
2.6 โหมดประหยัดพลังงาน	15
2.7 วอตช์ดอกโทเมอร์	16
บทที่ 3 โครงสร้างของ GRAPHIC LCD VOICE RECORD และ POWER AMPLIFIER	17
3.1.LCD (Liquid Crystal Display)	17
3.1.1 Seven segment LCD	18
3.1.2.Dot Matrix LCD	19
3.1.3 Graphic LCD	19
3.2 ไอซีบันทึกเสียง	22
3.2.1 คุณสมบัติไอซีบันทึกเสียงเบอร์ APR9600	22
3.2.2 การทำงานของ APR 9600	23
3.3 วงจรขยาย	24
3.3.1 วงจรขยาย Class A	24
3.3.2 วงจรขยาย Class B	26
3.3.3 วงจรขยาย Class AB	27
3.3.4 วงจรขยาย Class C	28
3.3.5 MC34119 Power Amplifier	30
บทที่ 4 การออกแบบวงจรและการเขียนโปรแกรม	31
4.1 ส่วนของ GRAPHIC LCDและ MICROCONTROLLER	31
4.2 ส่วนของ VOICE RECORDและ AMPLIFIER	33
4.3 การเขียนโปรแกรม	34
4.3.1 Flow Chart การทำงาน	34
4.3.2 การสร้างกราฟริก	35
บทที่ 5 ผลการทดลอง	39
5.1 การทดลองที่ 1 การแสดงผลของหน้าจอ GRAPHIC LCD	39

5.2 การทดลองที่ 2 การบันทึกเสียงและเล่นเสียงกลับ	40
5.3 การทดลองที่ 3 การนำรูปแสดงผลหน้าจอ GRAPHIC LCD และแสดงสถานะ เมื่อมีการเชื่อมต่อการบันทึกเสียง	40
5.3.1 การทดลองที่ 3.1 การนำรูปแสดงผลหน้าจอ GRAPHIC LCD และแสดงสถานะ IN เมื่อมีการเชื่อมต่อการบันทึกเสียง	40
5.3.2 การทดลองที่ 3.2 การนำรูปแสดงผลหน้าจอ GRAPHIC LCD และแสดงสถานะ OUT เมื่อมีการเชื่อมต่อการบันทึกเสียง	41
5.3.3 การทดลองที่ 3.3 การแสดงผลหน้าจอ GRAPHIC LCD เมื่อมีการบันทึกเสียงของ USER เมื่อมีการเชื่อมต่อการบันทึกเสียง	41
5.3.4 การทดลองที่ 3.4 การแสดงผลหน้าจอ GRAPHIC LCD เมื่อมีการบันทึกเสียงของ VISITOR เมื่อมีการเชื่อมต่อการบันทึกเสียง	42
5.3 สรุปและวิจารณ์ผลการทดลอง	43
บทที่ 6 สรุปและวิจารณ์ผลการทดลอง	44
บรรณานุกรม	
ภาคผนวก	

สารบัญรูปภาพ

รูปที่	หน้าที่
รูปที่ 1 ขาสัญญาของไมโครคอนโทรลเลอร์ PIC16F917	3
รูปที่ 2 โครงสร้างภายในของไมโครคอนโทรลเลอร์ PIC เบอร์ 16F917	4
รูปที่ 3 การจัดการพื้นที่หน่วยความจำโปรแกรมของ PIC16F917	10
รูปที่ 4 การจัดสรรพื้นที่หน่วยความจำของ PIC 16F917	11
รูปที่ 5 การจัดสรรพื้นที่หน่วยความจำ special register bank 0	13
รูปที่ 6 การจัดสรรพื้นที่หน่วยความจำของ special register bank 1	13
รูปที่ 7 การจัดสรรพื้นที่หน่วยความจำของ special register bank 2	14
รูปที่ 8 การจัดสรรพื้นที่หน่วยความจำของ special register bank 3	14
รูปที่ 9 แสดงโครงสร้างภายในของ LCD	17
รูปที่ 10 แสดงจอ LCD แบบ Seven segment LCD	18
รูปที่ 11 แสดงจอ LCD แบบ Dot Matrix LCD	19
รูปที่ 12 แสดงจอ LCD แบบ Graphic	19
รูปที่ 13 แสดงบล็อกไดอะแกรมของจอ Graphic LCD	20
รูปที่ 14 โมดูล Graphic LCD	21
รูปที่ 15 แสดงไอซี APR9600	22
รูปที่ 16 แสดงบล็อกไดอะแกรมของไอซี APR9600	24
รูปที่ 17 แสดงวงจรรขยาย Class A	25
รูปที่ 18 แสดงการทำงานของวงจรรขยาย Class A	25
รูปที่ 19 แสดงการทำงานของวงจรรขยาย Class B	26
รูปที่ 20 แสดงการเกิด Crossover distortion	27
รูปที่ 21 แสดงการทำงานของวงจรรขยายคลาส AB	28
รูปที่ 22 แสดงการเปรียบเทียบ Output ของแต่ละ Class	29
รูปที่ 23 แสดง IC MC34119	30
รูปที่ 24 แสดง บล็อกไดอะแกรม IC MC34119	30

รูปที่ 25 แสดงวงจร ไมโครคอนโทรลเลอร์ควบคุม GRAPHIC LCD และส่วนของการเชื่อมต่อกับ IC APR9600	31
รูปที่ 26 แสดงวงจรบันทึกเสียงและวงจรขยายเสียง	33
รูปที่ 27 แสดง Flow Chart การทำงาน	36
รูปที่ 28 แสดง Flow Chart การตรวจสอบสถานะ IN/OUT และ การบันทึกเสียง ให้ปรากฏข้อความบน Graphic Lcd	37
รูปที่ 29 แสดงวงจรที่ใช้ทดลองจริง	38
รูปที่ 30 รูปภาพก่อนนำไปแสดงบนหน้าจอ	39
รูปที่ 31 แสดงหน้าจอGRAPHIC LCD	39
รูปที่ 32 แสดงรูปแบบหน้าจอ GRAPHIC LCD แบบตัวอักษร	40
รูปที่ 33 แสดงรูปแบบหน้าจอ GRAPHIC LCD LCD และแสดงสถานะ IN	40
รูปที่ 34 แสดงรูปแบบหน้าจอ GRAPHIC LCD และแสดงสถานะ OUT	41
รูปที่ 35 แสดงรูปแบบหน้าจอ GRAPHIC LCD LCD เมื่อมีการบันทึกเสียงของ USER	41
รูปที่ 36 แสดงรูปแบบหน้าจอ GRAPHIC LCD LCD เมื่อมีการบันทึกเสียงของ VISITOR	42

สารบัญตาราง

	หน้าที่
ตารางที่ 1 แสดงการเลือกแบนก์ข้อมูลของหน่วยความจำ RAM	12
ตารางที่ 2 แสดงรูปแบบในการออกแบบ Tape mode และ Multi mode	22
ตารางที่ 3 แสดงค่า Sampling Frequency	23
ตารางที่ 4 แสดงแอมพลิฟายเออร์ในคลาสต่างๆ	29



บทที่ 1

บทนำ

1.1 ความเป็นมาของโครงการ

ในปัจจุบันการใช้งานอุปกรณ์แบบดิจิทัลเป็นสิ่งที่นิยมแพร่หลายในชีวิตประจำวัน ซึ่งให้ความสะดวกสบาย และมีการใช้งานที่ไม่ยุ่งยากเกินไป เมื่อเทียบกับอุปกรณ์แบบอนาล็อก สาเหตุนี้เองทำให้มีแนวคิดที่จะทำโครงการนี้ขึ้นมา เพื่ออำนวยความสะดวกให้กับอาจารย์และผู้มาติดต่อ ซึ่งรายละเอียดเกี่ยวกับโครงการอยู่ในรายงานฉบับนี้ จะประกอบด้วยทฤษฎี หลักการ และขั้นตอนต่างๆในการทำโครงการเรื่อง ป้ายชื่อแบบดิจิทัล

1.2 วัตถุประสงค์ของโครงการ

1. เพื่อศึกษา เรียนรู้ การเขียนโปรแกรมไมโครคอนโทรลเลอร์ด้วยภาษาซี
2. สามารถนำความรู้ในการเขียนโปรแกรมไมโครคอนโทรลเลอร์ไปประยุกต์ใช้งานกับอุปกรณ์อื่นๆได้ เช่น GRAPHIC LCD , IC บันทึกเสียง เป็นต้น
3. มีความรู้ความเข้าใจโครงการ เรื่อง ป้ายชื่อแบบดิจิทัล และสามารถนำโครงการไปใช้งานได้อย่างมีประสิทธิภาพ

1.3 ขอบเขตของโครงการ

สำหรับขอบเขตของโครงการนี้มีรายละเอียดดังนี้คือ สามารถแสดงชื่ออาจารย์บนหน้าจอ GRAPHIC LCD แสดงสถานะของอาจารย์ เช่น อยู่ห้อง, ไม่อยู่ห้อง นอกจากนี้ยังสามารถให้ผู้มาติดต่อสามารถฝากข้อความเสียงได้เมื่ออาจารย์ไม่อยู่ห้อง โดยจะมีช่องฝากข้อความเสียงทั้งหมด 2 ช่องข้อความเสียง ช่องละ 30 วินาที โดยจะแบ่งเป็นช่องของอาจารย์ 1 ช่อง ไว้สำหรับให้อาจารย์ฝากข้อความเสียงแก่ผู้ที่มาติดต่อเมื่ออาจารย์ไม่อยู่ และของผู้ที่มาติดต่ออีก 1 ช่อง ไว้สำหรับฝากข้อความเสียงให้กับอาจารย์เมื่อกลับมาที่ห้อง ซึ่งสามารถนำโครงการนี้ไปใช้ได้จริง เหมาะสำหรับติดหน้าห้องอาจารย์ หรือ หน้าห้องพนักงานในแผนกต่างๆของบริษัท นอกจากนี้ยังนำไปประยุกต์และพัฒนาต่อไปได้อีก

1.4 โครงสร้างของรายงาน

โครงสร้างของโครงการจะแบ่งเป็น 5 บท ดังนี้

บทที่ 1 บทนำ

บทที่ 2 เป็นรายละเอียดเกี่ยวกับไมโครคอนโทรลเลอร์

บทที่ 3 เป็นรายละเอียดเกี่ยวกับอุปกรณ์ที่นำไปประยุกต์ใช้กับไมโครคอนโทรลเลอร์

บทที่ 4 ผลการทดลอง

บทที่ 5 สรุปและวิจารณ์ผลการทดลอง

บทที่ 2

ไมโครคอนโทรลเลอร์ PIC16F917

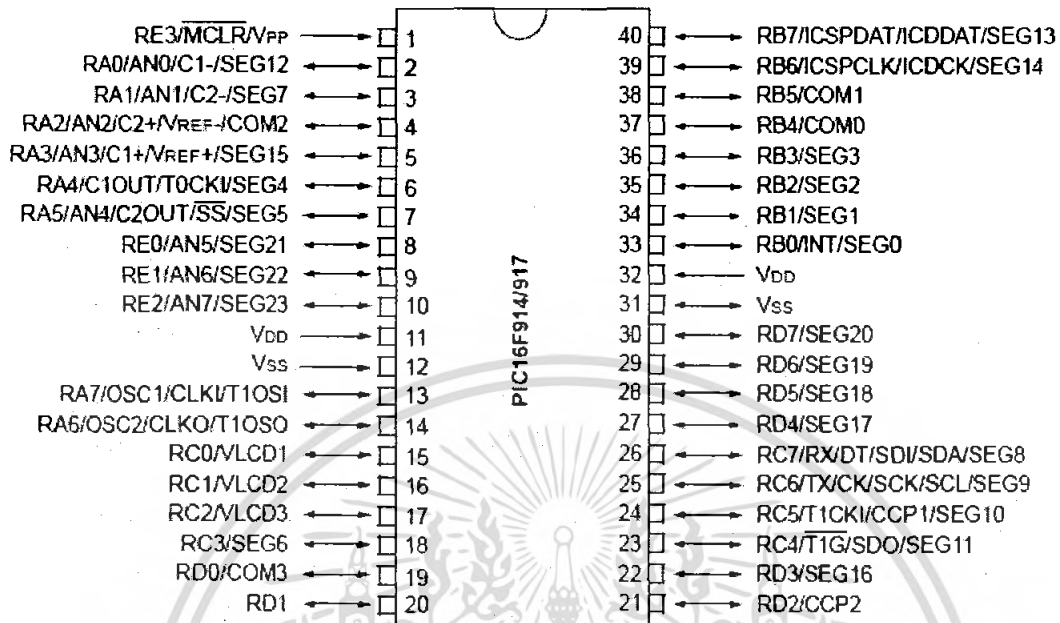
2.1 สถาปัตยกรรมไมโครคอนโทรลเลอร์ PIC16F917

จากไมโครคอนโทรลเลอร์ตระกูล PIC16FXXX ได้รับความนิยมมากที่สุดเพราะถือว่าเป็นชิปรุ่นแรกที่มีหน่วยความจำโปรแกรมเป็นแบบแฟลชและมีหน่วยความจำข้อมูลแบบ eeprom แต่ชิปในตระกูลนี้ก็มีหลายเบอร์ให้เลือกใช้ตามขนาดของงานและความสามารถของชิปแต่ละตัว ในโครงการนี้จะเลือกใช้เบอร์ PIC16F917 ซึ่งเหมาะกับการใช้ควบคุมจอกราฟฟิกแอลซีดี ซึ่งคุณสมบัติหลักๆของ PIC16F917 มีดังนี้

1. มีคำสั่งที่เป็นภาษาแอสเซมบลี 35 คำสั่ง
2. ทำงานได้สูงสุดที่สัญญาณนาฬิกาตั้งไฟตรงถึง 20 MHz
3. ใน 1 คำสั่งใช้เวลาทำงาน 1 ถึง 2 ไซเคิล
4. มี stack ให้ใช้ได้สูงสุด 8 ระดับ
5. มีโหมดประหยัดพลังงาน
6. มีระบบ power on reset
7. มีระบบ power up timer
8. มีระบบ oscillator start-up
9. มีระบบ watchdog timer
10. ตอบสนองการอินเทอร์รัปต์ได้
11. มีระบบ code protection กันการคัดลอก
12. สัญญาณนาฬิกามีหลายโหมดให้เลือกใช้งาน คือ อาจจะใช้ xtal หรือวงจร RC ก็ได้
13. ทำงานที่ไฟเลี้ยง 2 vdc ถึง 5.5 vdc
14. มี ไทมเมอร์/เคาน์เตอร์ 3 ตัว คือ ไทมเมอร์ 0 ขนาด 8 บิต , ไทมเมอร์ 1 ขนาด 16 บิต, ไทมเมอร์ 2 ขนาดบิต 8 บิต
15. มีโมดูล capture/compare/pwm 2 ชุด
16. มีวงจรแปลงสัญญาณอนาลอกเป็นดิจิตอลขนาด 10 บิต
17. มีระบบ USART สำหรับติดต่อกับการสื่อสารแบบ RS 232
18. มีระบบตรวจระดับไฟเลี้ยง (BROWN-OUT RESET)
19. มี i/o พอร์ตทั้งหมด 5 พอร์ต แต่ละพอร์ตมีจำนวนบิตไม่เท่ากัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2 โครงสร้างขาสัญญาณของไมโครคอนโทรลเลอร์ PIC16F917

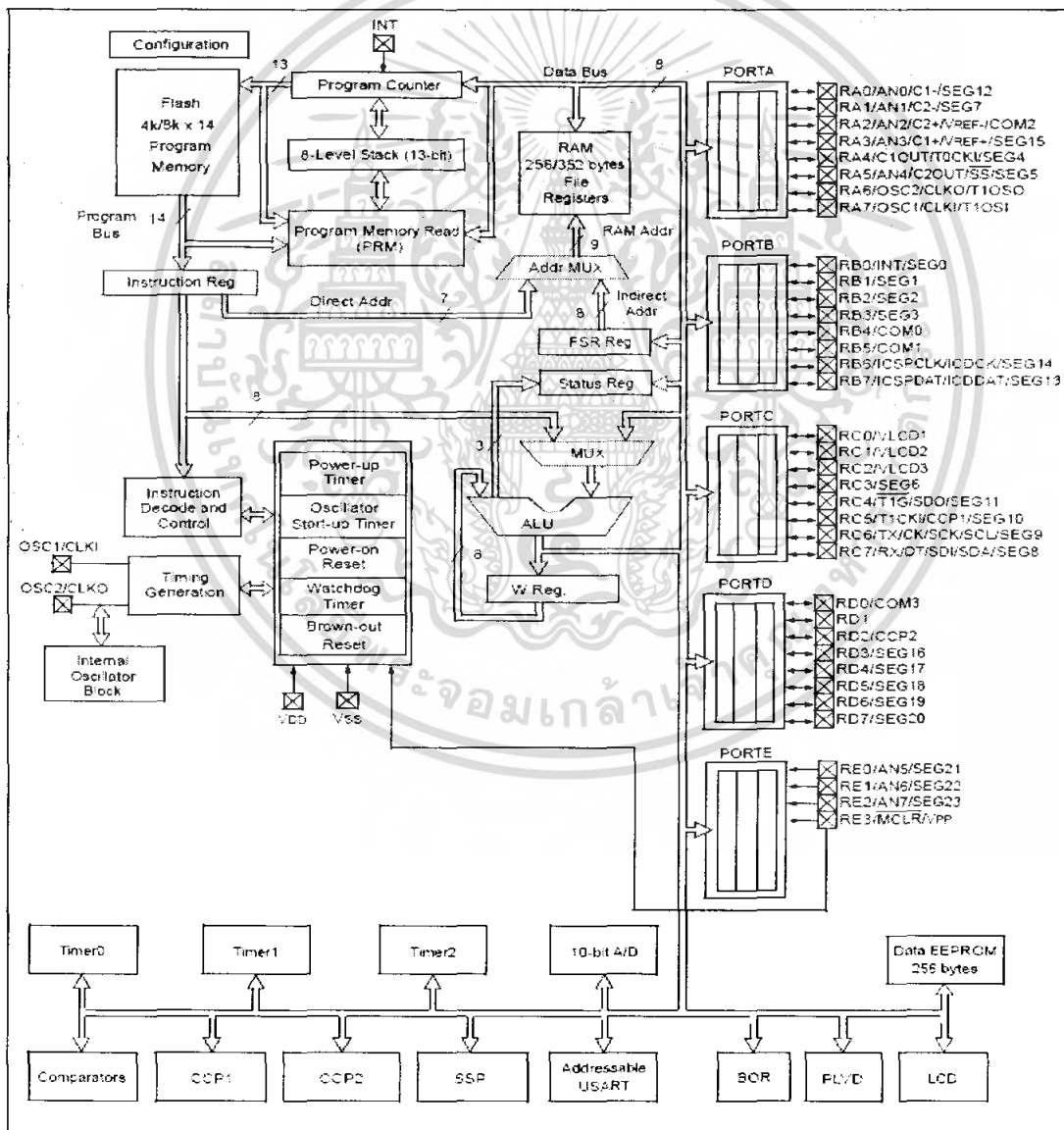


รูปที่ 1 ขาสัญญาณของไมโครคอนโทรลเลอร์ PIC16F917

ไมโครคอนโทรลเลอร์ตระกูล PIC เบอร์ 16F917 เป็นไมโครคอนโทรลเลอร์ขนาด 40 ขา มีขาสัญญาณต่างๆดังนี้

1. MCLR/Vpp ทำหน้าที่เป็นขาสัญญาณรีเซ็ต เมื่อขานี้ได้รับลอจิก 0 ไมโครคอนโทรลเลอร์จะถูกรีเซ็ต และทำหน้าที่เป็นขาสัญญาณรับแรงดัน ขณะทำการบันทึกโปรแกรมลงหน่วยความจำของไมโครคอนโทรลเลอร์
2. VDD ทำหน้าที่เป็นขาไฟเลี้ยงให้กับไมโครคอนโทรลเลอร์
3. VSS ทำหน้าที่เป็นขากกราวด์
4. OSC1/CLKI ทำหน้าที่เป็นขาสัญญาณสำหรับต่อคริสตอล ในกรณีที่อยู่ในโหมดการใช้สัญญาณนาฬิกาภายนอก
5. OSC2/CLKO ทำหน้าที่เป็นขาสัญญาณสำหรับต่อคริสตอล ในกรณีที่อยู่ในโหมดการใช้สัญญาณนาฬิกาภายนอก
6. RAO-RA5 พอร์ต A มีจำนวน 6 ขา เป็นพอร์ตแบบ 2 ทิศทาง คือเป็นได้ทั้งพอร์ตอินพุตและพอร์ตเอาต์พุตใช้ในการรับส่งข้อมูล นอกจากนี้ยังทำหน้าที่อื่นๆได้

7. RB0-RB7 พอร์ต B มีจำนวน 8 ขา ขนาด 8 บิต เป็นพอร์ตแบบ 2 ทิศทาง คือเป็นได้ทั้งพอร์ตอินพุตและพอร์ตเอาต์พุตใช้ในการรับส่งข้อมูล นอกจากนี้บางขายังทำหน้าที่รับสัญญาณอินพุตจากอินเทอร์รัปต์ จากภายนอกด้วย นอกจากนี้ยังทำหน้าที่อื่นๆ ได้
8. RC0-RC7 พอร์ต C มีจำนวน 8 ขา ขนาด 8 บิต เป็นพอร์ตแบบ 2 ทิศทาง คือเป็นได้ทั้งพอร์ตอินพุตและพอร์ตเอาต์พุตใช้ในการรับส่งข้อมูล นอกจากนี้ยังทำหน้าที่อื่นๆ ได้
9. RD0-RD7 พอร์ต D มีจำนวน 8 ขา ขนาด 8 บิต เป็นพอร์ตแบบ 2 ทิศทาง คือเป็นได้ทั้งพอร์ตอินพุตและพอร์ตเอาต์พุตใช้ในการรับส่งข้อมูล นอกจากนี้ยังทำหน้าที่อื่นๆ ได้
10. RE0-RE2 พอร์ต E มีจำนวน 3ขา เป็นพอร์ตแบบ 2 ทิศทาง คือเป็นได้ทั้งพอร์ตอินพุตและพอร์ตเอาต์พุตใช้ในการรับส่งข้อมูล นอกจากนี้ยังทำหน้าที่อื่นๆ ได้



รูปที่ 2 โครงสร้างภายในของไมโครคอนโทรลเลอร์ PIC เบอร์ 16F917

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3 รายละเอียดและคุณสมบัติของพอร์ต

พอร์ต A

ขาพอร์ต	บิตที่	บัฟเฟอร์	รายละเอียดการทำงาน
RA0/AN0	0	TTL	-ขาพอร์ตอินพุทเอาต์พุตดิจิตอล -ขาพอร์ตอินพุทวงจรแปลงสัญญาณอนาลอกเป็นดิจิตอล ช่องที่ 0
RA1/AN1	1	TTL	-ขาพอร์ตอินพุทเอาต์พุตดิจิตอล -ขาพอร์ตอินพุทวงจรแปลงสัญญาณอนาลอกเป็นดิจิตอล ช่องที่ 1
RA2AN2/Vref-/CVref	2	TTL	-ขาพอร์ตอินพุทเอาต์พุตดิจิตอล -ขาพอร์ตอินพุทวงจรแปลงสัญญาณอนาลอกเป็นดิจิตอล ช่องที่ 2 -อินพุทแรงดันอ้างอิงลบของวงจรแปลงสัญญาณอนาลอกเป็นดิจิตอล -เอาต์พุตแรงดันอ้างอิงของโมดูลแรงดันอ้างอิง
RA3/AN3/Vref+	3	TTL	-ขาพอร์ตอินพุทเอาต์พุตดิจิตอล -ขาพอร์ตอินพุทวงจรแปลงสัญญาณอนาลอกเป็นดิจิตอล ช่องที่ 3 -อินพุทแรงดันอ้างอิงบวกของวงจรแปลงสัญญาณอนาลอกเป็นดิจิตอล
RA4/TOCKI/C1OUT	4	TTL	-ขาพอร์ตอินพุทเอาต์พุตดิจิตอล -อินพุตสัญญาณนาฬิกาภายนอกของไทมเมอร์ 0 -เอาต์พุตของวงจรเปรียบเทียบแรงดันอนาลอกช่องที่ 1 (comparator) หรือเอาต์พุตแบบ OPEN DRAIN
RA5/SS/AN4/C2OUT	5	TTL	-ขาพอร์ตอินพุทเอาต์พุตดิจิตอล -ขาพอร์ตอินพุทวงจรแปลงสัญญาณอนาลอกเป็นดิจิตอล ช่องที่ 4 -ขาอินพุตสัญญาณ Slave select สำหรับการสื่อสารอนุกรมแบบซิงโครนัส -เอาต์พุตวงจรเปรียบเทียบแรงดันอนาลอกช่องที่ 2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

พอร์ต B

ขาพอร์ต	บิตที่	บัฟเฟอร์	รายละเอียดการทำงาน
RB0/INT	0	TTL	-ขาพอร์ตอินพุทเอาต์พุตดิจิทัล -ขาพอร์ตอินพุตสัญญาณอินเทอร์รัปต์จากภายนอก
RB1	1	TTL	-ขาพอร์ตอินพุทเอาต์พุตดิจิทัล
RB2	2	TTL	-ขาพอร์ตอินพุทเอาต์พุตดิจิทัล
RB3/PGM	3	TTL	-ขาพอร์ตอินพุทเอาต์พุตดิจิทัล -อินพุตรับแรงดันโปรแกรมต่ำกว่า +5 V (โหมด LVP) หากใช้ Enable ไว้
RB4	4	TTL*1	-ขาพอร์ตอินพุทเอาต์พุตดิจิทัล -ขาพอร์ตอินเทอร์รัปต์เมื่อมีการเปลี่ยนแปลงลอจิก หาก Enable ไว้
RB5	5	TTL	-ขาพอร์ตอินพุทเอาต์พุตดิจิทัล -ขาพอร์ตอินเทอร์รัปต์เมื่อมีการเปลี่ยนแปลงลอจิก หาก Enable ไว้
RB6/PGC	6	TTL/ST*2	-ขาพอร์ตอินพุทเอาต์พุตดิจิทัล -ขาพอร์ตอินเทอร์รัปต์เมื่อมีการเปลี่ยนแปลงลอจิก หาก Enable ไว้ -ขาสัญญาณนาฬิกาของการดีบั๊กทางวงจร (ICD)
RB7/PGD	7	TTL/ST*2	-ขาพอร์ตอินพุทเอาต์พุตดิจิทัล -ขาพอร์ตอินเทอร์รัปต์เมื่อมีการเปลี่ยนแปลงลอจิก หาก Enable ไว้ -ขาสัญญาณนาฬิกาของการดีบั๊กทางวงจร (ICD)

หมายเหตุ TTL หมายถึงอินพุตแบบ TTL,ST หมายถึง อินพุตแบบชmitt์ทริกเกอร์

1 อินพุตบัฟเฟอร์แบบชmitt์ทริกเกอร์ เมื่อใช้งานอินพุตรับสัญญาณอินเทอร์รัปต์จากภายนอก

2 อินพุตบัฟเฟอร์แบบชmitt์ทริกเกอร์ เมื่อใช้งานใน โหมดโปรแกรมแบบอนุกรมหรือ ICD

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

พอร์ต C

ขาพอร์ต	บิตที่	บัฟเฟอร์	รายละเอียดการทำงาน
RC0/TIOSO/TICKI	0	ST	-ขาพอร์ตอินพุทเอาต์พุตดิจิตอล -ขาพอร์ตเอาต์พุตวงจรรอสซิงลเลเตอร์ของไทเมอร์ 1 -ขาพอร์ตอินพุตสัญญาณนาฬิกาของไทเมอร์ 1
RC1/TISI/CCP2	1	ST	-ขาพอร์ตอินพุทเอาต์พุตดิจิตอล -ขาพอร์ตอินพุตวงจรรอสซิงลเลเตอร์ของไทเมอร์ 1 -ขาพอร์ตอินพุตวงจรรีบสัญญาณ/วงจรรเอาต์พุตเปรียบเทียบ/วงจรรเอาต์พุต PWM โมดูล CCP1
RC2/CCP1	2	ST	-ขาพอร์ตอินพุทเอาต์พุตดิจิตอล -ขาพอร์ตสัญญาณนาฬิกาของวงจรร SPI และบัส I2C
RC3/SCK/SCL	3	ST	-ขาพอร์ตอินพุทเอาต์พุตดิจิตอล -ขาพอร์ตสัญญาณนาฬิกาของวงจรร SPI และบัส I2C
RC4/SDI/SDA	4	ST	-ขาพอร์ตอินพุทเอาต์พุตดิจิตอล -ขาพอร์ตเอาต์พุตของวงจรร SPI และข้อมูลอนุกรมบัส I2C
RC5/SDo	5	ST	-ขาพอร์ตอินพุทเอาต์พุตดิจิตอล -ขาพอร์ตเอาต์พุตของวงจรร SPI
RC6/TX/CK	6	ST	-ขาพอร์ตอินพุทเอาต์พุตดิจิตอล -ขาพอร์ตเอาต์พุตการสื่อสารอนุกรมของวงจรร USART (การส่งข้อมูลแบบอะซิงโครนัส) -ขาสัญญาณนาฬิกาแบบซิงโครนัส
RC7/RX/DT	7	ST	-ขาพอร์ตอินพุทเอาต์พุตดิจิตอล -ขาพอร์ตอินพุตการสื่อสารอนุกรมของวงจรร USART (การส่งข้อมูลแบบอะซิงโครนัส) -ขาสัญญาณนาฬิกาแบบซิงโครนัส

หมายเหตุ ST หมายถึง อินพุทแบบขมิดต์ทริกเกอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

พอร์ต D

ขาพอร์ต	บิตที่	บัฟเฟอร์	รายละเอียดการทำงาน
RD0/PsP0	0	ST/TTL*1	-ขาพอร์ตอินพุทเอาต์พุตคิจิตอล -ขาพอร์ตแบบขนานบิต 0
RD1/PSP1	1	ST/TTL*1	-ขาพอร์ตอินพุทเอาต์พุตคิจิตอล -ขาพอร์ตแบบขนานบิต 1
RD2/PSP2	2	ST/TTL*1	-ขาพอร์ตอินพุทเอาต์พุตคิจิตอล -ขาพอร์ตแบบขนานบิต 2
RD3/PSP3	3	ST/TTL*1	-ขาพอร์ตอินพุทเอาต์พุตคิจิตอล -ขาพอร์ตแบบขนานบิต 3
RD4/PSP4	4	ST/TTL*1	-ขาพอร์ตอินพุทเอาต์พุตคิจิตอล -ขาพอร์ตแบบขนานบิต 4
RD5/PSP5	5	ST/TTL*1	-ขาพอร์ตอินพุทเอาต์พุตคิจิตอล -ขาพอร์ตแบบขนานบิต 5
RD6/PSP6	6	ST/TTL*1	-ขาพอร์ตอินพุทเอาต์พุตคิจิตอล -ขาพอร์ตแบบขนานบิต 6
RD7/PSP7	7	ST/TTL*1	-ขาพอร์ตอินพุทเอาต์พุตคิจิตอล -ขาพอร์ตแบบขนานบิต 7

หมายเหตุ TTL หมายถึงอินพุตแบบ TTL.ST หมายถึง อินพุทแบบซมิตต์ทริกเกอร์

- อินพุตบัฟเฟอร์แบบซมิตต์ทริกเกอร์ เมื่อใช้งานอินพุทเอาต์พุต และ TTL เมื่อใช้งานเป็นพอร์ตขยายแบบขนาน

พอร์ต E

ขาพอร์ต	บิตที่	บัฟเฟอร์	รายละเอียดการทำงาน
RE0/RD/AN5	0	ST/TTL*1	-ขาพอร์ตอินพุทเอาต์พุตคิจิตอล -ขาพอร์ตอินพุทควบคุมการอ่านในโหมดส่วนขยายพอร์ตแบบขนาน -ขาพอร์ตอินพุทวงจรแปลงสัญญาณอะนาลอกเป็นดิจิตอบ ช่องที่ 5
RE1WR/AN6	1	ST/TTL*1	-ขาพอร์ตอินพุทเอาต์พุตคิจิตอล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

			-ขาพอร์ตอินพุตควบคุมการอ่านในโหมดส่วนขยายพอร์ตแบบขนาน -ขาพอร์ตอินพุตวงจรแปลงสัญญาณอะนาลอกเป็นดิจิทัล ช่องที่ 6
RE2/C5/AN7	2	ST/TTL*1	-ขาพอร์ตอินพุตเอาต์พุตดิจิทัล -ขาพอร์ตอินพุตควบคุมการอ่านในโหมดส่วนขยายพอร์ตแบบขนาน -ขาพอร์ตอินพุตวงจรแปลงสัญญาณอะนาลอกเป็นดิจิทัล ช่องที่ 7

หมายเหตุ TTL หมายถึงอินพุตแบบ TTL,ST หมายถึง อินพุตแบบชนิดชัตติงเกอร์

1 อินพุตบัฟเฟอร์แบบชนิดชัตติงเกอร์ เมื่อใช้งานอินพุตเอาต์พุต และ TTL เมื่อใช้งานเป็นพอร์ตขยายแบบขนาน

2.4 หน่วยความจำ PIC16F917

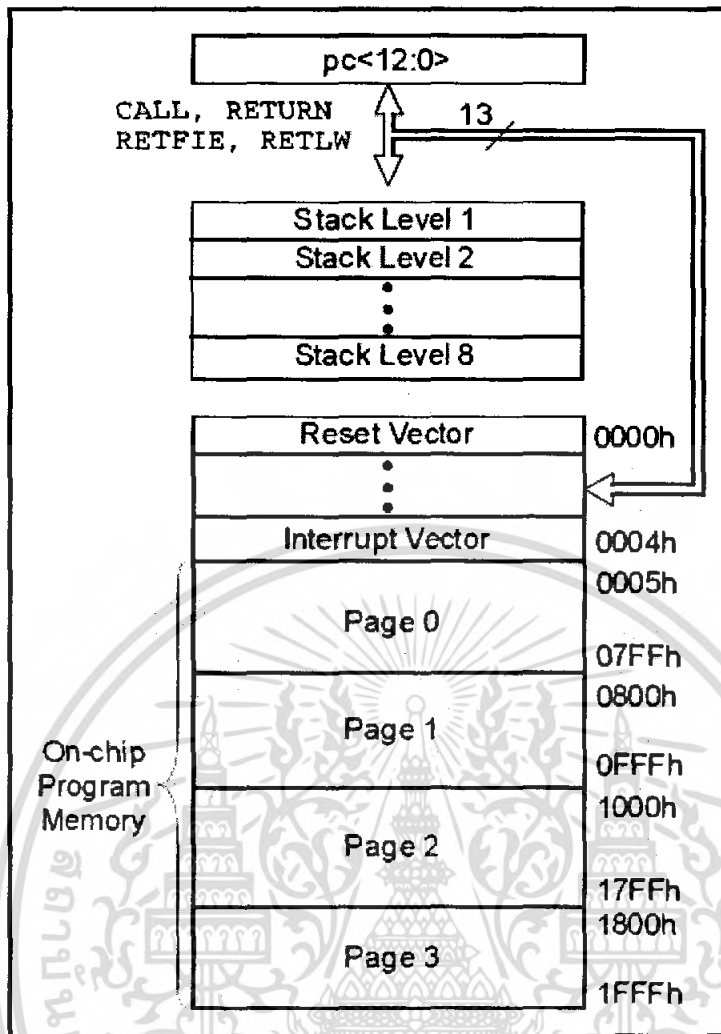
หน่วยความจำ เป็นส่วนประกอบสำคัญสำหรับไมโครคอนโทรลเลอร์ หรือ ไมโครโปรเซสเซอร์ต่างๆ เป็นพื้นที่สำหรับเก็บโค้ดโปรแกรมและข้อมูลอื่นๆ การได้รู้จักกับหน่วยความจำในแต่ละส่วนของไมโครคอนโทรลเลอร์นั้นจะช่วยให้การพัฒนาโปรแกรมเป็นไปได้ง่ายขึ้น ซึ่งไมโครคอนโทรลเลอร์ ตระกูล PIC 16F917 จะมีหน่วยความจำภายใน โดยจะแบ่งออกเป็น 3 ส่วนด้วยกันคือ

- 1 หน่วยความจำโปรแกรม (Program memory)
- 2 หน่วยความจำข้อมูล (Data memory)
- 3 หน่วยความจำ EEPROM

หน่วยความจำทั้ง 3 ส่วนจะมีขนาดและการใช้งานที่แตกต่างกันออกไป ดังรายละเอียดตามหัวข้อต่างๆดังต่อไปนี้

2.4.1 หน่วยความจำโปรแกรม

หน่วยความจำโปรแกรม (Program Memory) เป็นพื้นที่สำหรับใช้ในการเก็บ ซอร์สโค้ดโปรแกรม โดยโครงสร้างจะเป็นแบบ Flash Memory จึงสามารถทำการเขียนและลบได้หลายครั้ง ทำให้สะดวกต่อการทดลองพัฒนาโปรแกรม โดยจะมี Program Counter ขนาด 13 บิต ซึ่งสามารถอ้างถึงตำแหน่งข้อมูลได้ถึง 8 กิโลเวิร์ด ตั้งแต่แอดเดรส 0000h ถึง 1FFFh ดังรูป



รูปที่ 3 การจัดการพื้นที่หน่วยความจำโปรแกรมของ PIC16F917

ซึ่งหน่วยความจำโปรแกรมของ PIC 16F917 นี้จะมีขนาด 8 k X 14 Bit Words (8 Kwords) จะแบ่งออกเป็น 4 Page จำนวน Page ละ 2 Kwords ดังจะเห็นได้จากรูปที่ 3 จะมีรีเซ็ตเวกเตอร์อยู่ที่ตำแหน่ง 0000h และ อินเทอร์เน็ตเวกเตอร์อยู่ที่ 0004h จะเห็นว่ามีแอดเดรสเวกเตอร์ของการอินเทอร์เน็ตเพียงตำแหน่งเดียว แต่ไมโครคอนโทรลเลอร์ PIC 16F917 นั้นจะมีแหล่งกำเนิดสัญญาณอินเทอร์เน็ตถึง 14 แหล่ง ซึ่งเมื่อเกิดอินเทอร์เน็ตจากแหล่งใดก็ตาม CPU จะโคดไปทำงานในตำแหน่งแอดเดรสเดียวกันนั้นก็คือ แอดเดรส 0004h ดังนั้นเราจึงไม่สามารถจัดลำดับความสำคัญของการอินเทอร์เน็ตได้ การตรวจสอบแหล่งที่มาของสัญญาณอินเทอร์เน็ต จะใช้วิธีการตรวจสอบบิตสถานะของการอินเทอร์เน็ตต่างๆ จะกล่าวภายหลัง ส่วนหน่วยความจำสแต็ก (Stack) จะมีขนาดความลึก 8 ระดับ และไม่สามารถเข้าถึงได้โดยตรงจากการเขียนโปรแกรม ไม่มีคำสั่งการ PUSH-POP เหมือนกับ CPU ตระกูลอื่นๆ ค่าของสแต็กจะมีการเปลี่ยนแปลงโดยอัตโนมัติ เมื่อมีการใช้คำสั่งที่เป็นการกระโดด การเรียกใช้โปรแกรมย่อย หรือ เมื่อมีการอินเทอร์เน็ตเกิดขึ้นเท่านั้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.4.2 หน่วยความจำข้อมูล (Data Memory)

หน่วยความจำข้อมูลนี้จะประกอบไปด้วยพื้นที่ใช้งานทั่วไป (General Purpose Register) ขนาด 368 bytes และพื้นที่ของรีจิสเตอร์ฟังก์ชันพิเศษ (Special Function Register) ซึ่งพื้นที่ของหน่วยความจำเหล่านี้จะถูกแบ่งออกเป็น 4 แบนด์ดังรูป

File Address	File Address	File Address	File Address
Indirect addr. (1) 00h	Indirect addr. (1) 80h	Indirect addr. (1) 100h	Indirect addr. (1) 180h
TMR0 01h	OPTION_REG 81h	TMR0 101h	OPTION_REG 181h
PCL 02h	PCL 82h	PCL 102h	PCL 182h
STATUS 03h	STATUS 83h	STATUS 103h	STATUS 183h
FSR 04h	FSR 84h	FSR 104h	FSR 184h
PORTA 05h	TRISA 85h	WDTCON 105h	185h
PORTB 06h	TRISB 86h	PORTB 106h	TRISB 186h
PORTC 07h	TRISC 87h	LCDCON 107h	187h
08h	88h	LCDPS 108h	188h
PORTE 09h	TRISE 89h	LVDCON 109h	189h
PCLATH 0Ah	PCLATH 8Ah	PCLATH 10Ah	PCLATH 18Ah
INTCON 0Bh	INTCON 8Bh	INTCON 10Bh	INTCON 18Bh
PIR1 0Ch	PIE1 8Ch	EEADTL 10Ch	EECON1 18Ch
PIR2 0Dh	PIE2 8Dh	EEADRL 10Dh	EECON2(1) 18Dh
TMR1L 0Eh	PCON 8Eh	EEADTH 10Eh	18Eh
TMR1H 0Fh	OSCCON 8Fh	EEADRH 10Fh	18Fh
T1CON 10h	OSCTUNE 90h	LCDDATA0 110h	190h
TMR2 11h	ANSEL 91h	LCDDATA1 111h	
T2CON 12h	PR2 92h	112h	
SSPBUF 13h	SSPADD 93h	LCDDATA3 113h	
SSPCON 14h	SSPSTAT 94h	LCDDATA4 114h	
CCPR1L 15h	WPUB 95h	115h	
CCPR1H 16h	IOCB 96h	LCDDATA6 116h	
CCP1CON 17h	CMCON1 97h	LCDDATA7 117h	
RCSTA 18h	TXSTA 98h	118h	
TXREG 19h	SPBRG 99h	LCDDATA9 119h	
RCREG 1Ah	9Ah	LCDDATA10 11Ah	
1Bh	9Bh	11Bh	
1Ch	CMCON0 9Ch	LCDSE0 11Ch	
1Dh	VRCON 9Dh	LCDSE1 11Dh	
ADRESH 1Eh	ADRESL 9Eh	11Eh	
ADCON0 1Fh	ADCON1 9Fh	11Fh	
20h	A0h	120h	
General Purpose Register 98 Bytes	General Purpose Register 80 Bytes	General Purpose Register 80 Bytes	General Purpose Register(2) 98 Bytes
7Fh	E Fh	16Fh	1E Fh
	F0h	170h	1F0h
	F Fh	17Fh	1F Fh
Bank 0	Bank 1	Bank 2	Bank 3

Unimplemented data memory locations, read as '0'.

Note 1: Not a physical register.
2: On the PIC16F913, unimplemented data memory locations, read as '0'.

รูปที่ 4 การจัดสรรพื้นที่หน่วยความจำของ PIC 16F917

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การเข้าถึงข้อมูลในแต่ละส่วนเหล่านี้จะต้องกำหนด แบนก์ข้อมูลที่เราต้องการเข้าถึง โดยการกำหนดค่าในรีจิสเตอร์ที่ทำหน้าที่เลือกแบนก์ คือ RP0 และ RP1 โดยจะอยู่ในรีจิสเตอร์ STATUS บิตที่ 5 และ 6 ตามลำดับซึ่งค่าต่างๆ สามารถกำหนดได้ตามตารางต่อไปนี้

ตารางที่ 1 แสดงการเลือกแบนก์ข้อมูลของหน่วยความจำ RAM

RP1:RP0	Bank
00	0
01	1
10	2
11	3

2.4.2.1 รีจิสเตอร์

รีจิสเตอร์ เป็นส่วนที่สำคัญในการพัฒนาโปรแกรมซึ่งในการใช้งานฟังก์ชันต่างๆ เราจำเป็นต้องรู้จักและเข้าใจรายละเอียดของรีจิสเตอร์ต่างๆที่เกี่ยวข้องนั้นด้วย โดยเราจะแยก รีจิสเตอร์ออกเป็น 2 ส่วน คือรีจิสเตอร์ไฟล์ หรือ รีจิสเตอร์ใช้งานทั่วไป (General Purpose Register) และรีจิสเตอร์ฟังก์ชันพิเศษ (Special Function Register)

- รีจิสเตอร์ใช้งานทั่วไป (General Purpose Register)

เป็นหน่วยความจำใช้งานทั่วไป โดยโครงสร้างจะเป็นหน่วยความจำชนิด Static Ram สามารถเปลี่ยนแปลงข้อมูลได้ตลอดเวลา และข้อมูลต่างๆจะหายไปเมื่อไม่มีไฟเลี้ยงจ่ายให้กับ CPU หน่วยความจำส่วนนี้ของ CPU PIC 16F917 จะมีขนาด 368 Byte ข้อมูลจะเป็นแบบ 8 บิต เหมาะสำหรับการใช้เก็บข้อมูล หรือ ใช้เป็นตัวแปลต่างๆ ในการเขียนโปรแกรมโดยจะกระจายอยู่ใน แบนก์ต่างๆทั้ง 4 แบนก์

- รีจิสเตอร์ฟังก์ชันพิเศษ (Special Function Register)

เป็นรีจิสเตอร์ที่ใช้ในการควบคุมการทำงานในฟังก์ชันต่างๆ ของ CPU โดยจะจัดวาง ลักษณะเดียวกันกับรีจิสเตอร์ใช้งานทั่วไป คือ จะอยู่ภายในแต่ละแบนก์ทั้ง 4 แบนก์ โดยเราจะแบ่ง ออกเป็นรีจิสเตอร์หลัก และรีจิสเตอร์ที่ใช้งานในฟังก์ชันต่างๆ

Addr	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	Value on POWBOR Reset	Value on all other Resets ¹⁾	
Bank 0												
00h	INDF	Addressing this location uses contents of FSR to address data memory (not a physical register)									XXXX XXXX	XXXX XXXX
01h	TMR0	Timer0 Module Register									XXXX XXXX	XXXX XXXX
02h	PC1	Program Counter's (PC) Least Significant Byte									0000 0000	0000 0000
03h	STATUS	IRP	RP1	RP0	YS	PO	Z	DC	C	0001 1XXX	0000 0000	
04h	FSR	Indirect Data Memory Address Pointer									XXXX XXXX	XXXX XXXX
05h	PORTA	RA7	RA6	RA5	RA4	RA3	RA2	RA1	RA0	XXXX XXXX	XXXX XXXX	
06h	PORTB	RB7	RB6	RB5	RB4	RB3	RB2	RB1	RB0	XXXX XXXX	XXXX XXXX	
07h	PORTC	RC7	RC6	RC5	RC4	RC3	RC2	RC1	RC0	XXXX XXXX	XXXX XXXX	
08h	PORTD ²⁾	RD7	RD6	RD5	RD4	RD3	RD2	RD1	RD0	XXXX XXXX	XXXX XXXX	
09h	PORTE	—	—	—	—	RE3	RE2 ³⁾	RE1 ³⁾	RE0 ³⁾	---- XXXX	---- XXXX	
0Ah	PLATH	—	—	—	—	Write Buffer for upper 5 bits of Program Counter				---0 0000	---0 0000	
0Bh	INTCON	GIE	PEIE	T0IE	INTF	RBIF	T0IF	INTF	RBIF	0000 0000	0000 0000	
0Ch	PIR1	OCIF	ADIF	RCIF	TMR1F	SSPF	CCP1F	TMR2F	TMR3F	0000 0000	0000 0000	
0Dh	PIR2	OSPF	C3F	C4F	LCDF	—	LVDF	—	CCP2F	0000 0000	0000 0000	
0Eh	TMR1L	Holding Register for the Least Significant Byte of the 16-bit TMR1									XXXX XXXX	XXXX XXXX
0Fh	TMR1H	Holding Register for the Most Significant Byte of the 16-bit TMR1									XXXX XXXX	XXXX XXXX
10h	T1CON	T1ONH	T1OE	T1CKPS1	T1CKPS0	T1OSCEN	T1SYN1	TMR1CS	TMR1ON	0000 0000	XXXX XXXX	
11h	TMR2	Timer2 Module Register									0000 0000	0000 0000
12h	T2CON	—	TOUTPS1	TOUTPS2	TOUTPS1	TOUTPS0	TMR2ON	T2CKPS1	T2CKPS0	---0 0000	---0 0000	
13h	SSPBUF	Synchronous Serial Port Receive Buffer/Transmit Register									XXXX XXXX	XXXX XXXX
14h	SSPCON	WCOL	SSPCV	SSPEN	ONP	SSPM3	SSPM2	SSPM1	SSPM0	0000 0000	0000 0000	
15h	CCP1RL	Capture/Compare/PWM Register 1 (LSB)									XXXX XXXX	XXXX XXXX
16h	CCP1RH	Capture/Compare/PWM Register 1 (MSB)									XXXX XXXX	XXXX XXXX
17h	CCP1CON	—	—	CCP1X	CCP1Y	CCP1M3	CCP1M2	CCP1M1	CCP1M0	---0 0000	---0 0000	
18h	RCSTA	SPEN	RX9	SREN	ADDEN	FEAR	DEAR	RX3D	—	0000 0000	0000 0000	
19h	T0REG	USART Transmit Data Register									0000 0000	0000 0000
1Ah	RCREG	USART Receive Data Register									0000 0000	0000 0000
1Bh ⁴⁾	CCP2L	Capture/Compare/PWM Register 2 (LSB)									XXXX XXXX	XXXX XXXX
1Ch ⁴⁾	CCP2H	Capture/Compare/PWM Register 2 (MSB)									XXXX XXXX	XXXX XXXX
1Dh ⁴⁾	CCP2CON	—	—	CCP2X	CCP2Y	CCP2M3	CCP2M2	CCP2M1	CCP2M0	---0 0000	---0 0000	
1Eh	ADRESH	AD Result Register High Byte									XXXX XXXX	XXXX XXXX
1Fh	ADCON0	ADFM	VCFS1	VCFS0	CHS2	CHS1	CHS0	ADSCOE	ADON	0000 0000	0000 0000	

Legend: — = Unimplemented location read as '0', u = unchanged, x = unknown, q = value depends on condition, shaded = unimplemented
 Note 1: Other (non Power-up) Resets include MCLR Reset and Watchdog Timer Reset during normal operation.
 2: PIC16F949/7 only.
 3: PIC16F949/7 only.
 4: The value of the CHS bit is dependent on the value of the Configuration Word (CONFIG) of the device. See Section 4.0 "Clock Sources".

รูปที่ 5 การจัดสรรพื้นที่หน่วยความจำ special register bank 0

Addr	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	Value on POWBOR Reset	Value on all other Resets ¹⁾	
Bank 1												
00h	INDF	Addressing this location uses contents of FSR to address data memory (not a physical register)									XXXX XXXX	XXXX XXXX
01h	OPTION_REG	REPT	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0	1111 1111	1111 1111	
02h	PC1	Program Counter's (PC) Least Significant Byte									0000 0000	0000 0000
03h	STATUS	IRP	RP1	RP0	YS	PO	Z	DC	C	0001 1XXX	0000 0000	
04h	FSR	Indirect Data Memory Address Pointer									XXXX XXXX	XXXX XXXX
05h	TRISA	TRISA7	TRISA6	TRISA5	TRISA4	TRISA3	TRISA2	TRISA1	TRISA0	1111 1111	1111 1111	
06h	TRISB	TRISB7	TRISB6	TRISB5	TRISB4	TRISB3	TRISB2	TRISB1	TRISB0	1111 1111	1111 1111	
07h	TRISC	TRISC7	TRISC6	TRISC5	TRISC4	TRISC3	TRISC2	TRISC1	TRISC0	1111 1111	1111 1111	
08h	TRISD ²⁾	TRISD7	TRISD6	TRISD5	TRISD4	TRISD3	TRISD2	TRISD1	TRISD0	1111 1111	1111 1111	
09h	TRISE	—	—	—	—	TRISE3 ³⁾	TRISE2 ³⁾	TRISE1 ³⁾	TRISE0 ³⁾	---- 1111	---- 1111	
0Ah	PLATH	—	—	—	—	Write Buffer for the upper 5 bits of the Program Counter				---0 0000	---0 0000	
0Bh	INTCON	GIE	PEIE	T0IE	INTF	RBIF	T0IF	INTF	RBIF	0000 0000	0000 0000	
0Ch	PIE1	EEIE	ADIE	RCIE	T0IE	SSPIE	CCP1IE	TMR2IE	TMR3IE	0000 0000	0000 0000	
0Dh	PIE2	OSPIE	C3IE	C4IE	LCDF	—	LVDF	—	CCP2IE	0000 0000	0000 0000	
0Eh	PCON	—	—	—	SSOREN	—	—	PCOR	SEOR	---0 0000	---0 0000	
0Fh	OscCon	—	ROF2	ROF1	ROF0	OSTS ⁴⁾	HTS	LTS	SCS	---0 0000	---0 0000	
10h	OscTune	—	—	—	TUN4	TUN3	TUN2	TUN1	TUN0	---0 0000	---0 0000	
11h	ANSEL	AN51 ⁵⁾	AN50 ⁵⁾	AN55 ⁵⁾	AN54	AN53	AN52	AN51	AN50	1111 1111	1111 1111	
12h	PR2	Timer2 Period Register									1111 1111	1111 1111
13h	SSPMDG	Synchronous Serial Port (SSP mode) Address Register									0000 0000	0000 0000
14h	SSPSTAT	SNP	CNE	DA	P	S	AV7	UA	SF	0000 0000	0000 0000	
15h	WPUB	WPUB7	WPUB6	WPUB5	WPUB4	WPUB3	WPUB2	WPUB1	WPUB0	1111 1111	1111 1111	
16h	IOCB	IOCB7	IOCB6	IOCB5	IOCB4	—	—	—	—	0000 0000	0000 0000	
17h	CMCON1	—	—	—	—	—	—	T0SS	C2SYN	---0 0000	---0 0000	
18h	TASTA	CSRC	TX9	TXEN	SYNC	—	BRCH	TRMT	TABD	0000 0000	0000 0000	
19h	SPBRG	SPBRG7	SPBRG6	SPBRG5	SPBRG4	SPBRG3	SPBRG2	SPBRG1	SPBRG0	0000 0000	0000 0000	
1Ah	—	Unimplemented									—	—
1Bh	—	Unimplemented									—	—
1Ch	CMCON0	C3OUT	C3OUT	C3INV	C3INV	C6B	C6B	C6A1	C6B	0000 0000	0000 0000	
1Dh	VRCON	VREN	—	WR	—	VR3	VR2	VR1	VR0	0-0 0000	0-0 0000	
1Eh	ADRESL	AD Result Register Low Byte									XXXX XXXX	XXXX XXXX
1Fh	ADCON1	—	ADCS2	ADCS1	ADCS0	—	—	—	—	---0 0000	---0 0000	

Legend: — = Unimplemented location read as '0', u = unchanged, x = unknown, q = value depends on condition, shaded = unimplemented
 Note 1: Other (non Power-up) Resets include MCLR Reset and Watchdog Timer Reset during normal operation.
 2: PIC16F949/7 only.
 3: PIC16F949/7 only, Annot 1 of PIC16F949/7.
 4: The value of the OST bit is dependent on the value of the Configuration Word (CONFIG) of the device. See Section 4.0 "Clock Sources".
 5: Bit is read-only, TRISA 4 : analog.

รูปที่ 6 การจัดสรรพื้นที่หน่วยความจำของ special register bank 1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Addr	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	Value on POR/BOR Reset	Value on other Resets ⁽¹⁾				
Bank 2															
100h	INDF	Addressing this location uses contents of FSR to address data memory (not a physical register)								XXXX	XXXX	XXXX	XXXX		
101h	TMR0	Timer0 Module Register								XXXX	XXXX	XXXX	XXXX		
102h	PCL	Program Counter (PC) Least Significant Byte								0000	0000	0000	0000		
103h	STATUS	IRP	RP1	RP0	YS	Z	DC	C		0001	1xxx	0000			
104h	FSR	Indirect Data Memory Address Pointer								XXXX	XXXX	XXXX	XXXX		
105h	WDTCON	—	—	—	WDTPS3	WDTPS2	WDTPS1	WDTPS0	SWDTEN	---0	1000	---0	1000		
106h	PORTB	RB7	RB6	RB5	RB4	RB3	RB2	RB1	RB0	XXXX	XXXX	XXXX	XXXX		
107h	LCDCON	LCDEN	SLPEN	VEERR	MLCDEN	CS1	CS0	LMUX1	LMUX0	0001	0011	0001	0011		
108h	LCDBS	VFT	BSPMD	LCDA	VJA	LP3	LP2	LP1	LP0	0000	0000	0000	0000		
109h	LVDCON	—	—	IRVST	LVDEN	—	LVDL2	LVDL1	LVDL0	---0	1000	---0	1000		
10Ah	PCLATH	—	—	—	Write Buffer for the upper 5 bits of the Program Counter				---	0	0000	---	0	0000	
10Bh	INTCON	GIE	PEE	T0IE	INTE	RSE	T0IF	INTF	RSF	0000	0000	0000	0000		
10Ch	EEDATL	EEADTL7	EEADTL6	EEADTL5	EEADTL4	EEADTL3	EEADTL2	EEADTL1	EEADTL0	0000	0000	0000	0000		
10Dh	EEADR	EEADR7	EEADR6	EEADR5	EEADR4	EEADR3	EEADR2	EEADR1	EEADR0	0000	0000	0000	0000		
10Eh	EEADTH	—	—	EEADTH5	EEADTH4	EEADTH3	EEADTH2	EEADTH1	EEADTH0	---0	0000	---	0	0000	
10Fh	EEADRH	—	—	—	EEADRH4	EEADRH3	EEADRH2	EEADRH1	EEADRH0	---	0	0000	---	0	0000
110h	LCDDATA0	SEQ7 COM0	SEQ6 COM0	SEQ5 COM0	SEQ4 COM0	SEQ3 COM0	SEQ2 COM0	SEQ1 COM0	SEQ0 COM0	XXXX	XXXX	XXXX	XXXX		
111h	LCDDATA1	SEQ15 COM0	SEQ14 COM0	SEQ13 COM0	SEQ12 COM0	SEQ11 COM0	SEQ10 COM0	SEQ9 COM0	SEQ8 COM0	XXXX	XXXX	XXXX	XXXX		
112h	LCDDATA2 ⁽²⁾	SEQ23 COM0	SEQ22 COM0	SEQ21 COM0	SEQ20 COM0	SEQ19 COM0	SEQ18 COM0	SEQ17 COM0	SEQ16 COM0	XXXX	XXXX	XXXX	XXXX		
113h	LCDDATA3	SEQ7 COM1	SEQ6 COM1	SEQ5 COM1	SEQ4 COM1	SEQ3 COM1	SEQ2 COM1	SEQ1 COM1	SEQ0 COM1	XXXX	XXXX	XXXX	XXXX		
114h	LCDDATA4	SEQ15 COM1	SEQ14 COM1	SEQ13 COM1	SEQ12 COM1	SEQ11 COM1	SEQ10 COM1	SEQ9 COM1	SEQ8 COM1	XXXX	XXXX	XXXX	XXXX		
115h	LCDDATA5 ⁽²⁾	SEQ23 COM1	SEQ22 COM1	SEQ21 COM1	SEQ20 COM1	SEQ19 COM1	SEQ18 COM1	SEQ17 COM1	SEQ16 COM1	XXXX	XXXX	XXXX	XXXX		
116h	LCDDATA6	SEQ7 COM2	SEQ6 COM2	SEQ5 COM2	SEQ4 COM2	SEQ3 COM2	SEQ2 COM2	SEQ1 COM2	SEQ0 COM2	XXXX	XXXX	XXXX	XXXX		
117h	LCDDATA7	SEQ15 COM2	SEQ14 COM2	SEQ13 COM2	SEQ12 COM2	SEQ11 COM2	SEQ10 COM2	SEQ9 COM2	SEQ8 COM2	XXXX	XXXX	XXXX	XXXX		
118h	LCDDATA8 ⁽²⁾	SEQ23 COM2	SEQ22 COM2	SEQ21 COM2	SEQ20 COM2	SEQ19 COM2	SEQ18 COM2	SEQ17 COM2	SEQ16 COM2	XXXX	XXXX	XXXX	XXXX		
119h	LCDDATA9	SEQ7 COM3	SEQ6 COM3	SEQ5 COM3	SEQ4 COM3	SEQ3 COM3	SEQ2 COM3	SEQ1 COM3	SEQ0 COM3	XXXX	XXXX	XXXX	XXXX		
11Ah	LCDDATA10	SEQ15 COM3	SEQ14 COM3	SEQ13 COM3	SEQ12 COM3	SEQ11 COM3	SEQ10 COM3	SEQ9 COM3	SEQ8 COM3	XXXX	XXXX	XXXX	XXXX		
11Bh	LCDDATA11 ⁽²⁾	SEQ23 COM3	SEQ22 COM3	SEQ21 COM3	SEQ20 COM3	SEQ19 COM3	SEQ18 COM3	SEQ17 COM3	SEQ16 COM3	XXXX	XXXX	XXXX	XXXX		
11Ch	LCDSER0	SE7	SE6	SE5	SE4	SE3	SE2	SE1	SE0	0000	0000	XXXX	XXXX		
11Dh	LCDSER1 ⁽⁴⁾	SE15	SE14	SE13	SE12	SE11	SE10	SE9	SE8	0000	0000	XXXX	XXXX		
11Eh	LCDSER2 ⁽⁴⁾	SE23	SE22	SE21	SE20	SE19	SE18	SE17	SE16	0000	0000	XXXX	XXXX		
11Fh	—	Unimplemented								—	—	—	—		

Legend: — = Unimplemented location read as '1', 'u' = unchanged, 'x' = unknown, 'q' = value depends on condition, shaded = unimplemented
 Note 1: Other (non Power-up) Resets include VCLR Reset and Watchdog Timer Reset during normal operation.
 2: PIC16F914/917 only.
 3: This register is only initialized by a POR or BOR read and is unchanged by other Resets.

รูปที่ 7 การจัดสรรพื้นที่หน่วยความจำของ special register bank 2

TABLE 2-4: PIC 16F917/916/914/913 SPECIAL FUNCTION REGISTERS SUMMARY BANK 3

Addr	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	Value on POR/BOR Reset	Value on other Resets ⁽¹⁾				
Bank 3															
100h	INDF	Addressing this location uses contents of FSR to address data memory (not a physical register)								XXXX	XXXX	XXXX	XXXX		
101h	OPTION_REG	RESP	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0	1111	1111	1111	1111		
102h	PCL	Program Counter (PC) Least Significant Byte								0000	0000	0000	0000		
103h	STATUS	IRP	RP1	RP0	YS	Z	DC	C		0001	1xxx	0000	0000		
104h	FSR	Indirect Data Memory Address Pointer								XXXX	XXXX	XXXX	XXXX		
105h	—	Unimplemented								—	—	—	—		
106h	TRISB	TRISB7	TRISB6	TRISB5	TRISB4	TRISB3	TRISB2	TRISB1	TRISB0	1111	1111	1111	1111		
107h	—	Unimplemented								—	—	—	—		
108h	—	Unimplemented								—	—	—	—		
109h	—	Unimplemented								—	—	—	—		
10Ah	PCLATH	—	—	—	Write Buffer for the upper 5 bits of the Program Counter				---	0	0000	---	0	0000	
10Bh	INTCON	GIE	PEIE	T0IE	INTE	RSE	T0IF	INTF	RSF	0000	0000	0000	0000		
10Ch	EEOCN	EEPGD	—	—	—	WREN	WREN	WR	RD	0---	0000	0---	0000		
10Dh	EEOCN2	EEPROM Control Register 2 (not a physical register)								---	0	0000	---	0	0000

Legend: — = Unimplemented location read as '1', 'u' = unchanged, 'x' = unknown, 'q' = value depends on condition, shaded = unimplemented
 Note 1: Other (non Power-up) Resets include VCLR Reset and Watchdog Timer Reset during normal operation.

รูปที่ 8 การจัดสรรพื้นที่หน่วยความจำของ special register bank 3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีกรณำไปใช้

2.4.2.2 STATUS Register

รีจิสเตอร์ STATUS เป็นรีจิสเตอร์ที่บรรจจะ บิตสถานะทางคณิตศาสตร์ต่างๆ และบิตที่ใช้ในการเลือกแบงก์ ของหน่วยความจำข้อมูล ซึ่งรีจิสเตอร์ตัวนี้ จะมีอยู่ในทุกแบงก์ ดังนั้นจึงสามารถเข้าถึงได้ทุกที่ โดยไม่ต้องมีการปรับเปลี่ยนแบงก์ การเปลี่ยนค่าข้อมูลของรีจิสเตอร์ STATUS นี้จะเกิดจากการใช้คำสั่งในการเข้าถึงต่างๆ และในบางบิตจะเกิดการเปลี่ยนแปลงโดยอัตโนมัติ ตามผลลัพธ์ของการกระทำทางคณิตศาสตร์ต่างๆ ซึ่งได้แก่บิต Z,DC และ C

2.4.3 หน่วยความจำข้อมูล EEPROM

PIC 16F917 มีหน่วยความจำแบบ EEPROM จำนวน 256 ไบต์ โดยสามารถอ่านและเขียนในขณะที่ทำงานปกติได้แต่ต้องไม่มีการ Enable Code protect bit โดยการเข้าถึงนั้นจะต้องทำผ่านรีจิสเตอร์พิเศษ (Special Function Register) ซึ่งต้องใช้ถึง 4 ตัวดังนี้

EECON1: ควบคุมการเข้าถึงหน่วยความจำ

EECON2: จัดลำดับการเขียนข้อมูล

EECON3: เป็นบัฟเฟอร์ที่ใช้เก็บข้อมูล 8 บิต สำหรับการอ่านและเขียน

EECON4: รีจิสเตอร์ที่เก็บแอดเดรส 00h-FFh (256 Byte)

2.5 กระบวนการรีเซ็ต

การรีเซ็ต (RESET) ของไมโครคอนโทรลเลอร์ คือการทำให้ไมโครคอนโทรลเลอร์เริ่มต้นทำงานใหม่ ซึ่งเมื่อไมโครคอนโทรลเลอร์ถูกรีเซ็ต จะกระโดดไปทำโปรแกรมที่ตำแหน่ง 0000H ดังนั้นตำแหน่งของโปรแกรมจะต้องเก็บไว้ที่ตำแหน่งเริ่มต้นคือ 0000H การรีเซ็ตจะช่วยแก้ปัญหาและข้อผิดพลาดของโปรแกรม ซึ่งการรีเซ็ตของ PIC16F917 สามารถเกิดขึ้นได้ 6 กรณี คือ

1. เพาเวอร์อ้อนรีเซ็ต (Power on Reset)
2. การรีเซ็ตที่ขา MCLR ในโหมดประหยัดพลังงาน
3. การรีเซ็ตที่ขา MCLR ในโหมดปกติ
4. การรีเซ็ตจากวอตช์ดอกไทมเมอร์ ในโหมดปกติ
5. การรีเซ็ตจากวอตช์ดอกไทมเมอร์ ในโหมดประหยัดพลังงาน
6. การรีเซ็ตเนื่องจากไม่มีไฟเลี้ยงหรือไฟเลี้ยงลดต่ำลง

2.6 โหมดประหยัดพลังงาน

โหมดประหยัดพลังงาน (Sleep Mode) คือ ฟังก์ชันการทำงานของ CPU ที่มีการทำงานในระดับกระแสไฟฟ้าที่ต่ำมากทำให้ ประหยัดพลังงานของแหล่งจ่ายได้ โดยเฉพาะหากเป็นแหล่งจ่ายที่เป็น แบตเตอรี่ จะช่วยให้ระยะเวลาในการงานนานขึ้น โดยลักษณะการใช้งานในเอกสารนี้เป็นเอกสารทบทวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้เชิงพาณิชย์ในทางธุรกิจไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โหมดนี้จะไม่ใช้งานในกรณีที่มีการ ใช้ CPU ทำงานเป็นตัวขับโหลด หรือ เป็นเอาต์พุตให้กับ อุปกรณ์ต่างๆ อยู่ตลอดเวลา จะใช้ในกรณีที่ CPU อยู่ในสถานะ การรอสัญญาณอินพุต หรือรอการ อินเตอร์รัพท์ ตัวอย่าง เช่น การทำงานของเครื่องคิดเลขบางรุ่นจะเห็นว่าหากเปิดทิ้งไว้ และไม่มี การกดคีย์ใดๆ สักพักเครื่องคิดเลขจะดับไปเอง และนั่นคือการทำงานใน โหมดประหยัดพลังงาน เช่นกัน ซึ่งในขณะที่เครื่องคิดเลขดับนั้นไม่ได้หมายความว่าการทำงานของ CPU จะหยุดไปเลย โดย CPU จะยังคงรอการกดสวิทช์ ON อยู่และเมื่อเรากดสวิทช์ ON เครื่องก็จะเปิดอีกครั้ง ลักษณะ เช่นนี้เรียกว่าการเกิด Wake-up หรือ ก็คือการถูกปลุกนั่นเอง

สำหรับโหมดประหยัดพลังงานที่เกิดขึ้นเมื่อไมโครคอนโทรลเลอร์ PIC 16F917จะเป็น โหมดที่ไม่มีการทำงานหรือประมวลผลโปรแกรมใดๆ เพื่อช่วยในการลดกระแสไฟฟ้าภายในตัว ไอซี เมื่อเข้าสู่โหมดนี้ไมโครคอนโทรลเลอร์จะกินกระแสไฟฟ้าต่ำมากและจะออกสู่โหมดประหยัด พลังงานเมื่อ

- 1.มีการรีเซ็ตที่ขา MCLR
- 2.อินเทอร์รัพท์จากไมโครคอนโทรลเลอร์
- 3.มีสัญญาณวอตซ์ดอกไทเมอร์

2.7 วอตซ์ดอกไทเมอร์

วอตซ์ดอกไทเมอร์ คือส่วนที่ทำหน้าที่รีเซ็ต CPU เมื่อ CPU อยู่ในสถานะไม่ทำงานหรือ เกิด ความผิดพลาดต่างๆ เมื่อเทียบแล้วก็จะเหมือนกับเป็นสวิตช์ที่คอยปลุกเจ้านาย เมื่อมีเหตุการณ์ ร้ายๆเกิดขึ้น

หลักการทำงานของวอตซ์ดอกไทเมอร์ก็คือ จะมีไทเมอร์ ที่ทำหน้าที่นับสัญญาณนาฬิกา โดย สัญญาณนาฬิกาจะมาจากระบบ RC Oscillator ที่อยู่ภายใน CPU ทำให้วอตซ์ดอกไทเมอร์นี้ทำงาน อย่างอิสระ คือ ถึงแม้ว่าวงจรคริสตอลออสซิลเลเตอร์ภายนอกจะหยุดทำงาน แต่วอตซ์ดอกไท เมอร์ก็ยังสามารถทำงานได้

บทที่ 3

โครงสร้างของ GRAPHIC LCD VOICE RECORD และ
POWER AMPLIFIER

3.1 LCD (Liquid Crystal Display)

คือ การแสดงผลแบบผลึกเหลว โดยแต่ละจุดของพิกเซลของ LCD ประกอบด้วยชั้นของ โมเลกุลที่ทำให้เป็นแถบเดียวกันระหว่างสองขั้วไฟฟ้าและสองตัวกรองที่ทำให้เกิดขั้ว โดยแกนของ การส่งผ่านจะตั้งฉากซึ่งกันและกันกับส่วนที่ไม่ใช่ผลึกของเหลวระหว่างตัวกรองที่ทำให้เกิดขั้ว พื้นผิวของขั้วไฟฟ้ากับผลึกของของเหลว จะถูกเก็บไว้เพื่อทำให้โมเลกุลของผลึกของของเหลวเป็น แถวเดียวกันในทิศทางที่เจาะจงได้ ซึ่งทิศทางการจัดแนวบรรทัดของผลึกของของเหลวจะจำกัด โดยทิศทางของขั้วไฟฟ้า



รูปที่ ๑ แสดงโครงสร้างภายในของ LCD

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LCDแบ่งการใช้งานออกเป็น 3 ประเภท คือ

3.1.1 Seven segment LCD หรือ LCD แบบเลข 7 ส่วนหรือ หลายๆ ส่วนแล้วแต่ผู้ผลิตจะกำหนด จอ LCD แบบSeven segment นี้ก็ถูกใช้งานอย่างแพร่หลาย ข้อดี คือ ไม่ต้องใช้ไมโครคอนโทรลเลอร์ต่อร่วม แต่จะต้องมี LCD Controller เฉพาะในแต่ละ LCD ข้อเสีย ก็คือรูปแบบการแสดงผลจะถูกกำหนดไว้เปลี่ยนแปลงไม่ได้เพราะทางผู้ผลิตจะเป็นผู้กำหนดให้ รูปแบบการใช้งานที่เห็นกันง่ายๆ ก็เครื่องคิดเลขต่างๆไป รูปแบบการแสดงผลจะเป็นตัวเลข 7 ส่วน สำหรับวงจรที่ใช้ขับ LCD พวกนี้ก็จะ เป็น วงจรรวม หรือ IC(Integrated Circuit จำพวกตระกูล ICLXXXX



รูปที่ 10 แสดงจอ LCD แบบ Seven segment LCD

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.1.2. Dot Matrix LCD LCD จอ LCD พวกนี้มีการใช้งานกันอย่างแพร่หลาย เพราะสามารถกำหนดรูปแบบการแสดงผลได้ แต่จะต้องต่อร่วมกับ ไมโครคอนโทรลเลอร์ และ LCD ประเภทนี้ก็ถูกใช้งานอย่างแพร่หลาย สำหรับ LCD พวกนี้จะมี LCD Controller อยู่ภายใน ตัวอย่างเช่น LCD 8x2,16x2 ที่ใช้นิยมใช้กันมาก



รูปที่ 11 แสดงจอ LCD แบบ Dot Matrix LCD

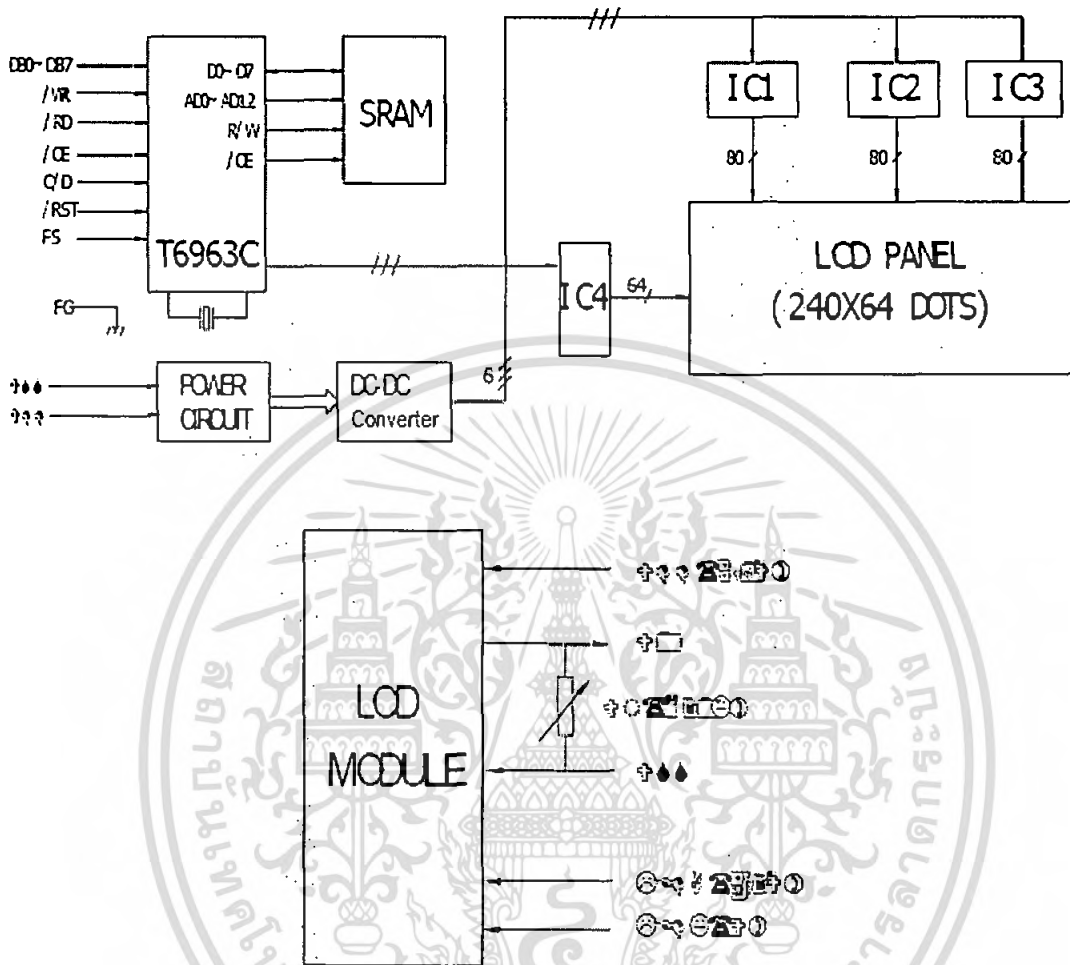
3.1.3 Graphic LCD สำหรับ LCD ประเภทนี้ เป็น LCD ที่สามารถแสดงทั้งภาพและตัวอักษรได้ โดยที่ผู้ใช้จะต้องเขียนโปรแกรมกำหนดรูปแบบตัวอักษรเอง



รูปที่ 12 แสดงจอ LCD แบบ Graphic

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

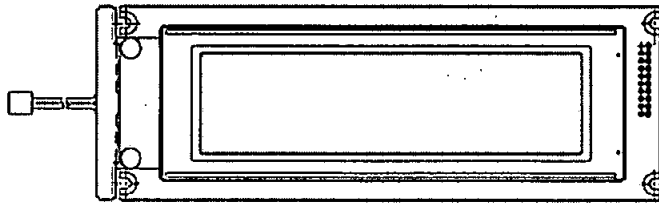
ก่อนที่จะทำการเขียนโปรแกรมสำหรับเชื่อมต่อกับ LCD นั้นเราจะต้องทำการสร้างวงจรสำหรับเชื่อมต่อกับ LCD ซึ่งวงจรมีรูปแบบดังนี้ ตามรูปด้านล่าง



รูปที่ 13 แสดงบล็อกไดอะแกรมของจอ Graphic LCD

Graphic LCD 240 X 64 มี driver อยู่ 4 ตัวใช้ในการขับ LCD และมี Controller T6963C เป็นตัวควบคุม driver แต่เนื่องจาก Controller ตัวนี้ทำงานช้า จึงต้องใช้ Controller PIC 16F917 ไปด้วยอีก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



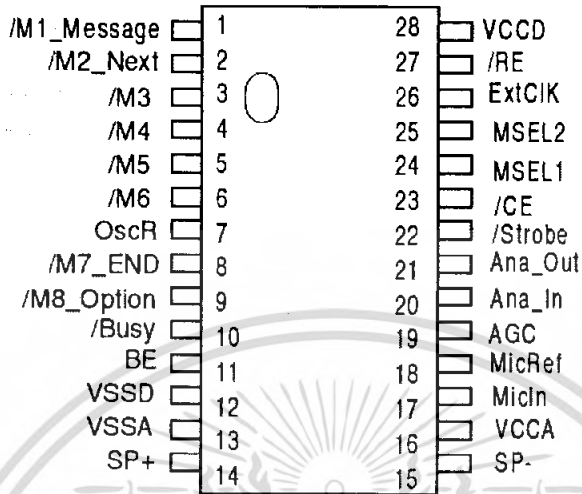
รูปที่ 14 โมดูล Graphic LCD

รายละเอียดขาสัญญาณของจอ LCD มีดังนี้

- ขาที่1:FGสำหรับต่อขากราวด์ของวงจร
- ขาที่2 : Vss สำหรับต่อขากราวด์ของวงจร
- ขาที่3 :Vdd ต่อกับไฟเลี้ยง +5 V
- ขาที่4 :Vo สำหรับปรับความสว่างของจอภาพ
- ขาที่5 :WR ขาเขียนข้อมูลกับโมดูล LCD
- ขาที่6 :RD ขาอ่านข้อมูลกับ โมดูล LCD
- ขาที่7 :CE ป้อนสัญญาณพัลส์ Enable ให้กับโมดูล LCD เริ่มทำงาน
- ขาที่8 :C/D ขาที่ใช้ในการสั่งให้เขียนหรืออ่านข้อมูล
- ขาที่9 :Vcc ขาไฟลบ
- ขาที่10 :Reset ขารีเซ็ตสัญญาณ
- ขาที่11 :DB0 ขาข้อมูล
- ขาที่12 :DB1 ขาข้อมูล
- ขาที่13 :DB2 ขาข้อมูล
- ขาที่14 :DB3 ขาข้อมูล
- ขาที่15 :DB4 ขาข้อมูล
- ขาที่16 :DB5 ขาข้อมูล
- ขาที่17 :DB6 ขาข้อมูล
- ขาที่18 :DB7 ขาข้อมูล
- ขาที่19 :FS ขาให้เลือกรูปแบบขนาดตัวอักษร
- ขาที่20 :NC ไม่ต้องต่อ

3.2 ไอซีบันทึกเสียง

3.2.1 ไอซีบันทึกเสียงเบอร์ APR9600 มีคุณสมบัติดังนี้



รูปที่ 15 แสดงไอซี APR9600

1. สามารถบันทึกเสียงและเล่นกลับได้ภายในตัว
2. ทำงานที่แรงดัน 6 V
3. กินกระแส 2.5 mA ขณะเล่นและบันทึก
4. สามารถบันทึกได้นาน 32, 40 และ 60 วินาที โดยมีการบันทึกได้ 2 โหมด คือ
 - 4.1 แบบ Tape mode และแบบ Multi mode โดยในการบันทึกแบบ Tape mode จะเป็นการบันทึกแบบยาวต่อเนื่องจนเต็มเวลา
 - 4.2 Multi mode จะแบ่งการบันทึกเสียงออกเป็น 2, 4, และ 8 ช่อง โดยแต่ละช่องจะบันทึกเสียงได้เท่ากับระยะเวลาสูงสุดการบันทึกหารด้วยจำนวนช่องบันทึกเสียง

ตารางที่ 2 แสดงรูปแบบในการออกแบบ Tape mode และ Multi mode

MODE	MSEL-1 (PIN-3)	MSEL-2 (PIN-4)	/M8 (PIN-16)
2 FIXED MESSAGES	0	1	Pull-high 100KOhm
4 FIXED MESSAGES	1	0	Pull-high 100KOhm
8 FLXED MESSAGES	1	1	/M8 trigger pin
1 FIXED MESSAGES	0	0	0
TAPE MODE -NEXT	0	0	0
TAPE MODE - AUTO	0	0	1

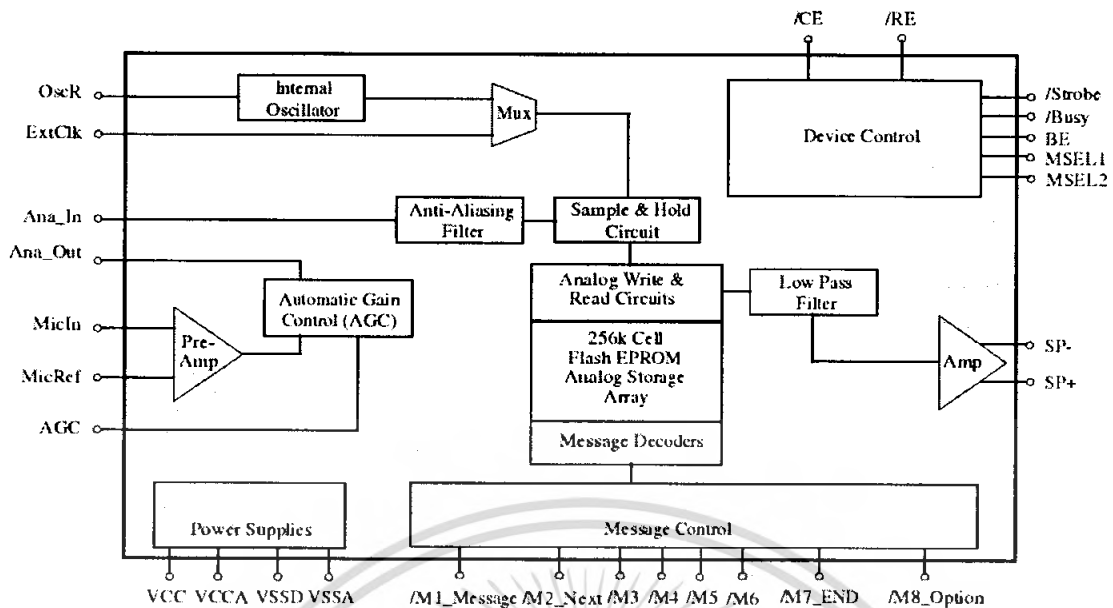
5. สามารถปรับคุณภาพเสียงของตัวไอซี APR9600 ได้ ซึ่งก็คือการปรับความถี่ Sampling Frequency ของตัวไอซี APR9600 ซึ่งถ้าปรับให้มีความถี่สูงขึ้นคุณภาพเสียงก็จะดีขึ้น แต่ระยะเวลาในการบันทึกเสียงจะลดลง สามารถเลือกปรับได้ 3 ระดับดังนี้

ตารางที่ 3 แสดงค่า Sampling Frequency

Ref Osc	Sampling Frequency	Input Bandwidth	Duration
84 k	4.2 kHz	2.1 kHz	60 sec
38 k	6.4 kHz	3.2 kHz	40 sec
24 k	8.0 kHz	4.0 kHz	32 sec

3.2.2 การทำงานของ APR 9600

จากภาพบล็อกไดอะแกรม APR 9600 จะอธิบายถึงการทำงานของสถาปัตยกรรมภายใน ไอซี APR 9600 โดยด้านซ้ายมือจะแสดงไดอะแกรมของอินพุทแบบอนาล็อก คิฟเฟอร์เรนเชียลแอมพลิฟายเออร์ของไมโครโฟนรวมถึงวงจรรวม AGC จะอยู่รวมกันในชิปที่จะใช้ ซึ่งสัญญาณจากคิฟเฟอร์เรนเชียลแอมพลิฟายเออร์ของไมโครโฟนจะเข้าไปในอุปกรณ์ Ana_out ไปยัง Ana_in โดยผ่าน DC blocking capacitor และการบันทึกเสียงสามารถทำได้ โดยส่งสัญญาณเข้าไปใน Ana_in ผ่าน DC blocking capacitor ได้ อย่างไรก็ตามการต่อกันระหว่าง Ana_in กับ Ana_out ก็ยังต้องการสัญญาณย้อนกลับ ในบล็อกถัดไปสัญญาณอินพุทคือ internal anti aliasing filter โดย filter สามารถปรับการตอบสนองให้สอดคล้องกับความถี่ที่ได้จากการสุ่มตาม Shannon's Sampling Theorem ได้ หลังจาก Anti aliasing filter เก็บสัญญาณไว้ใน Memory array หน่วยความจำที่บันทึกผ่านการรวมกันของวงจร sample และ hold และวงจร Analog read/write ซึ่งวงจรจะใช้ internal oscillator หรือ external clock เมื่อต้องการเล่นเล่นเสียงที่บันทึกไว้จากหน่วยความจำที่บันทึกไว้ ซึ่งวงจร low pass filter และ amplified จะแสดงทางด้านขวามือของไดอะแกรม ซึ่งจะสามารถฟังเสียงจากสัญญาณที่บันทึกไว้ได้โดยใช้ Speaker ที่ช่อง SP+ และ SP- และ Chip wide management ที่ใช้ควบคุมการทำงานของอุปกรณ์ จะแสดงอยู่บนด้านบนขวามือของไดอะแกรม และการจัดการข้อความต่างๆจะถูกควบคุมโดย Control Block จะอยู่ตรงกลางของบล็อกไดอะแกรม



รูปที่ 16 แสดงบล็อกไดอะแกรมของไอซี APR9600

3.3 Power Amplifier

ลักษณะของวงจรรขยายกำลัง

วงจรรขยายกำลังมีอยู่หลายชนิด สามารถแบ่งได้ตามลักษณะของจุดทำงานไฟตรง (Quiescent point, Q point) ซึ่งจะแบ่งวงจรรขยายออกได้เป็น 4 แบบใหญ่ คือ

- วงจรรขยาย Class A
- วงจรรขยาย Class B
- วงจรรขยาย Class AB
- วงจรรขยาย Class C

3.3.1 วงจรรขยาย Class A หรือวงจรรขยายสัญญาณขนาดเล็ก

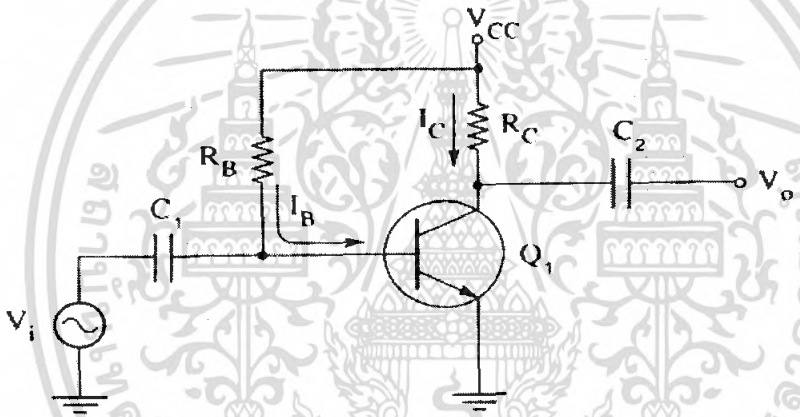
เมื่อกล่าวถึงวงจรรขยายสัญญาณขนาดเล็ก โดยปรกติแล้วในวงจรรขยายทั่วไปทางความเป็นจริงนั้นการขยายของวงจรรจะไม่เป็นลักษณะเชิงเส้น แต่ถ้าหากสัญญาณที่ขนาดนั้นเป็นสัญญาณยังมีขนาดเล็กเท่าได้แล้ว ลักษณะของการไม่เป็นเชิงเส้นนั้นก็ยิ่งน้อยลงไปเรื่อยๆ จนสามารถประมาณการทำงานให้มันมีลักษณะที่เป็นเส้นตรงได้ โดยสัญญาณขนาดเล็กที่ยังอยู่ในเกณฑ์ ที่ยังสามารถให้ทำงานแบบเส้นตรงได้ประมาณถึงสัญญาณ Input ที่มีขนาดไม่เกิน 20 mVp-p และวงจรรขยายสัญญาณขนาดเล็กจะต้องทำการจัดไปอัสไฟตรงให้กับวงจรรทรานซิสเตอร์ด้วยตลอดเวลา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

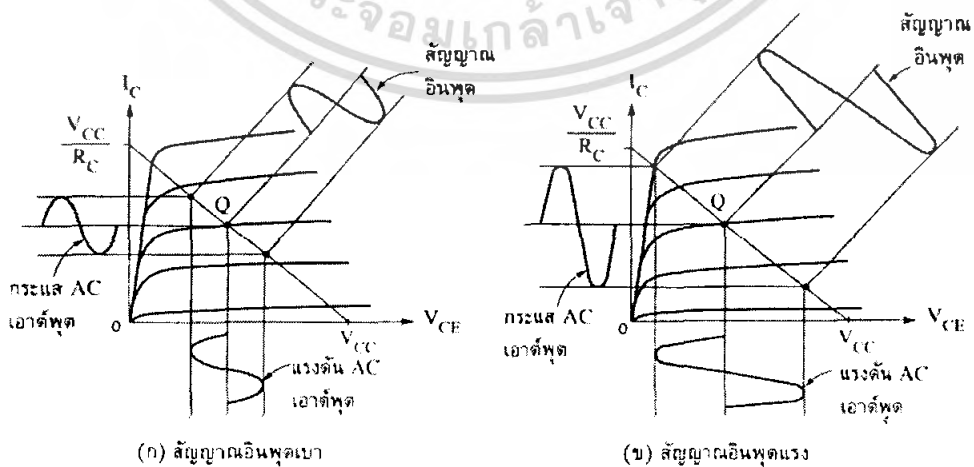
วงจรขยาย Class A หรือวงจรขยายสัญญาณขนาดเล็ก เป็นวงจรที่มีความเป็นเชิงเส้น และใช้กับขนาดสัญญาณ input ที่มีขนาดต่ำ ดังนั้นวงจรนี้จึงเป็นวงจรขยายที่ให้สัญญาณ output ออกมาเหมือนกับสัญญาณ input มากที่สุด แต่เมื่อวงจรใช้กับสัญญาณที่มีขนาดเล็ก ดังนั้นขนาดของอัตราขยายของวงจรจะต่ำสุดในบรรดาวงจรขยาย Class อื่นๆ วงจรนี้มักจะถูกนำไปใช้งานในวงจรขยายที่ต้องการ output ออกมาเหมือน input มากที่สุด

ลักษณะการทำงาน

วงจรขยาย Class A ก็ คือวงจรขยายเชิงเส้น เป็นวงจรที่กำหนดจุดทำงาน ที่ประมาณกึ่งกลางเส้นโหลด โดยวงจรนี้จะทำงานเป็นวงจรขยายเชิงเส้นในกรณีที่สัญญาณ input ขนาดน้อยๆ วงจรนี้ส่วนมากจะใช้ทรานซิสเตอร์เพียงตัวเดียว โดยทรานซิสเตอร์ตัวนี้จะทำงานขยายสัญญาณ input ตลอดทั้ง 1 Cycle หรือ 1 คาบเวลา วงจรประเภทนี้มีประสิทธิภาพค่อนข้างต่ำเนื่องจากทรานซิสเตอร์ทำงานตลอดเวลาแม้ไม่มีสัญญาณ input เข้ามาก็ตาม



รูปที่ 17 แสดงวงจรขยาย Class A



(ก) สัญญาณอินพุตเบา

(ข) สัญญาณอินพุตแรง

รูปที่ 18 แสดงการทำงานของวงจรขยาย Class A

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

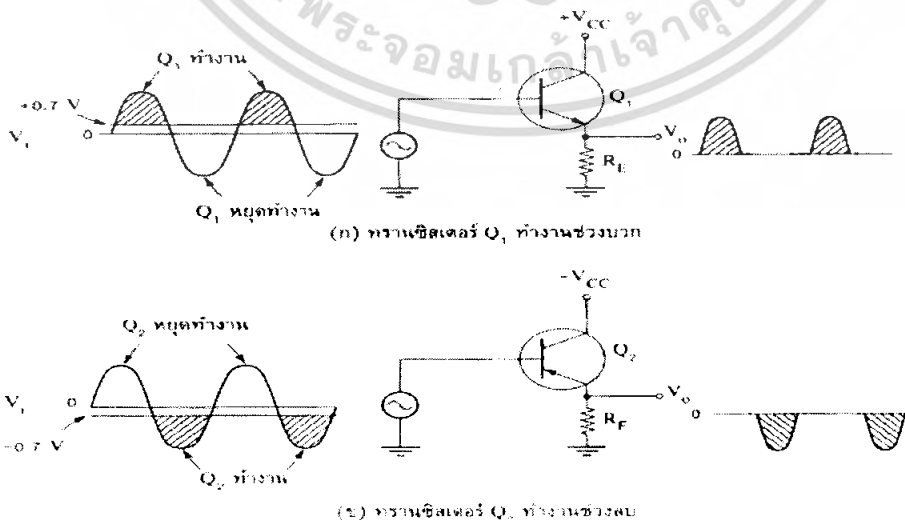
3.3.2 วงจรขยาย Class B

วงจรขยาย Class B เป็นวงจรขยายกำลังที่กำหนดให้จุดทำงาน Q-point อยู่ที่จุด Cut-Off พอดี ดังนั้นในสถานะอยู่นิ่ง หรือไม่มีสัญญาณ input เข้ามาในวงจรก็จะมีกระแสไหลในตัวทรานซิสเตอร์นั้นคือ ค่ากำลังงานสูญเสียที่ตัวทรานซิสเตอร์ก็จะน้อยมาก โดยตัวทรานซิสเตอร์จะทำงานขยายสัญญาณเพียงครึ่งคาบสัญญาณ หรือ Half-Cycle เท่านั้นส่วนอีกครึ่ง Cycle จะไม่ถูกขยาย ดังนั้นสัญญาณ Output ที่ได้ก็จะมีลักษณะเหมือนกับวงจร Half-wave Rectifier ของไดโอด จึงไม่สามารถนำวงจรขยาย Class B นี้มาใช้ขยายเสียงได้เลยเพราะมีความเพี้ยนมาก แต่ถ้าต้องการจะนำมาขยายเสียง จะต้องใช้ทรานซิสเตอร์ 2 ตัวมาทำงานร่วมกัน โดยแต่ละตัวจะผลัดกันทำงานตัวละครึ่ง Cycle เรียกการทำงานของทรานซิสเตอร์ที่ทำงานแบบนี้ว่าวงจร push-pull วงจรขยาย Class B นี้จะมีประสิทธิภาพสูงกว่า Class A มากและจะมีความเพี้ยนมากด้วย

วงจรขยาย Class B จะมีความเพี้ยนของสัญญาณ output เกิดขึ้น ระหว่างรอยต่อของสัญญาณซีกบวกและซีกลบ เนื่องจากสัญญาณซีกบวกจะต้องมีค่ามากกว่าหรือเท่ากับ $+1 V_{be}$ จึงจะได้สัญญาณ output ออกมา และในสัญญาณซีกลบก็ต้องมีค่าน้อยกว่าหรือเท่ากับ $-1 V_{be}$ จึงจะได้สัญญาณ output ออกมา เช่นกัน ดังนั้นสัญญาณในช่วงระหว่าง $+1 V_{be}$ ถึง $-1 V_{be}$ ก็จะไม่มีการ output ในช่วงนี้ออกมา ทำให้สัญญาณ output มีความเพี้ยนซึ่งเรียกว่า Crossover Distortion

ลักษณะการทำงาน

วงจรขยาย Class B มีความเพี้ยนมาก เป็นวงจรที่มีการทำงานจุด Cut-Off พอดีและตัวอุปกรณ์ทรานซิสเตอร์จะทำงานขยายสัญญาณเพียงครึ่งคาบสัญญาณหรือ Half-Cycle เท่านั้นส่วนอีกครึ่งจะไม่ถูกขยาย จึงไม่สามารถนำวงจรขยาย Class B นี้มาใช้ขยายเสียงได้ แต่ถ้าต้องการจะนำมาขยายเสียง จะต้องใช้ทรานซิสเตอร์ 2 ตัวมาทำงานร่วมกัน เรียกว่าวงจร push-pull



รูปที่ 19 แสดงการทำงานของวงจรขยาย Class B

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.3.3 วงจรขยาย Class AB

วงจรขยาย Class B เนื่องจากความต้องการลดความเพี้ยนตรงรอยต่อระหว่างรอยต่อของสัญญาณซีกบวกและซีกลบ ของวงจรขยาย Class B นี้ ก็ต้องลดประสิทธิภาพของวงจร Class B ลงไปเป็นการนำเอา คุณสมบัติของวงจรขยาย Class A และ Class B มาใช้ร่วมกัน

แทนโดยการใช้ทรานซิสเตอร์ 2 ตัวซึ่งจะมีประสิทธิภาพอยู่ระหว่าง Class A และ Class B โดยที่จุดทำงาน Q-point ของ Class AB จะอยู่เหนือกว่า Class B ประมาณ 0.7 V หรือมากกว่านั้นเล็กน้อย

จากการศึกษาพบว่าวงจรขยายคลาส AB ที่มีคุณลักษณะอยู่ระหว่างคลาส A และคลาส B ซึ่งคลาส AB มีประสิทธิภาพไม่ด้อยกว่าวงจรขยายคลาส B แต่ดีกว่าคลาส A และสามารถลดความเพี้ยนคลออสโอเวอร์ลงได้มาก ดังนั้นวงจรขยายคลาส AB จึงให้ทั้งความเพี้ยนต่ำ และให้ประสิทธิภาพสูง

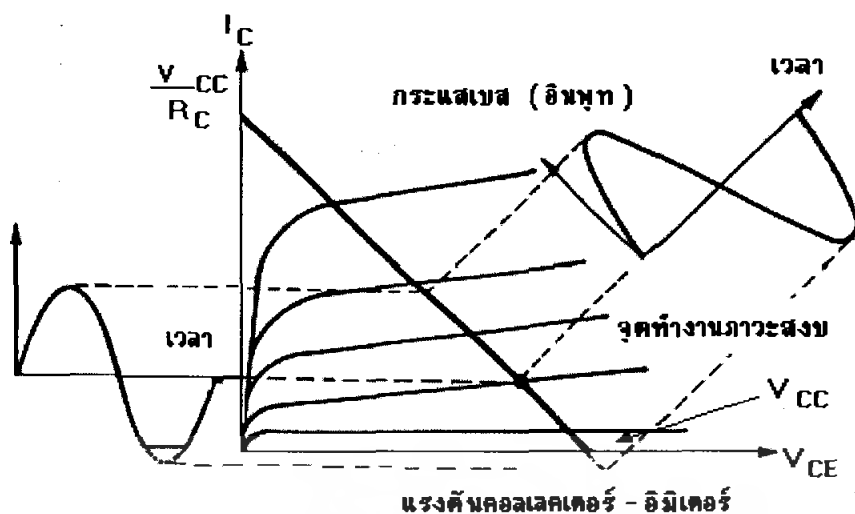
วงจรขยายนี้จะมีการไบแอสแรงดันเพื่อให้จุดทำงานของทรานซิสเตอร์อยู่สูงกว่าจุดคัทออฟเล็กน้อย จึงมีกระแสคอลเลกเตอร์ไหลในวงจรเพียงเล็กน้อยในขณะที่ไม่มีสัญญาณอินพุต i_b เข้ามา วงจรขยายสัญญาณคลาส AB นี้ นิยมใช้กันมากในการขยายเสียงแบบเครื่องขยายเสียงในภาคกำลัง โดยการต่อเป็น วงจรพุชพูล (push pull)

ลักษณะการทำงาน

วงจรขยาย Class AB เป็นการนำคุณสมบัติของวงจรขยาย Class A และ Class B มาใช้ร่วมกันลดความเพี้ยนคลออสโอเวอร์ลง Class AB นี้เป็นที่นิยมใช้กันมากในการขยายเสียง แบบเครื่องขยายเสียงในภาคกำลัง โดยต่อเป็น วงจรพุชพูล (push pull)



รูปที่ 20 แสดงการเกิด Crossover distortion



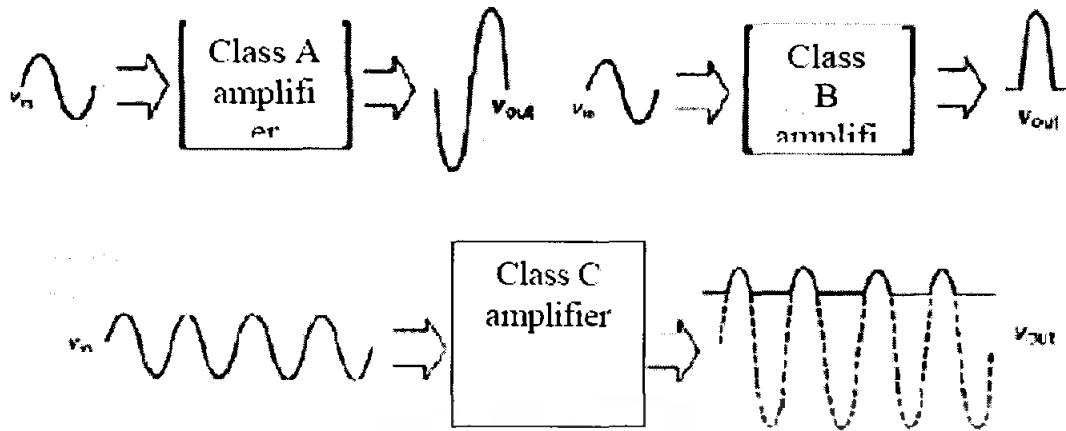
รูปที่ 21 แสดงการทำงานของวงจรรขยายคลาส AB

3.3.4 วงจรรขยาย Class C

วงจรรขยาย Class C เป็นวงจรรขยายกำลังที่กำหนดให้จุดทำงาน Q-point อยู่ต่ำกว่าจุด cut-off จึงทำให้สัญญาณเกิดไม่ถึงครึ่ง Cycle จึงทำให้สัญญาณที่ได้มีความเพี้ยนสูงมาก แต่ถ้าให้สัญญาณนี้ไปผ่านวงจรรองแถบความถี่ผ่าน (Band pass filter) ชนิด LC ก็จะสามารถให้สัญญาณออกเป็นไซน์ได้เช่นกัน วงจรรขยาย Class C นี้ไม่เหมาะที่จะใช้ขยายเสียง แต่จะนำไปใช้กับการขยายสัญญาณที่ต้องการกำลังงานสูงๆ มากกว่าต้องการความเที่ยงตรงของสัญญาณ เช่นวงจรรขยายสัญญาณความถี่วิทยุ FM หรือ VHF ที่ต้องส่งไปให้ไกล วงจรรขยายแบบนี้จะมีประสิทธิภาพสูงมากเมื่อเทียบกับแบบอื่นๆ

การศึกษาวงจรรขยาย

จากการศึกษาคุณสมบัติ และการทำงานของวงจรรขยายในแต่ละ Class สามารถจัดแบ่งชนิดของเครื่องขยายซึ่งขึ้นอยู่กับการเลือกจุดทำงานของวงจรรขยายนั้น ๆ โดยแบ่งออกเป็นชนิด หรือคลาสได้เป็น 4 Class A , Class B , Class AB และ Class C ซึ่งพออธิบายชนิดของวงจรรขยายได้ดังนี้ วงจรรขยายชนิดนี้จะมีจุดทำงานอยู่ในช่วงที่เรียกว่า แอกทีฟ (active) หรือช่วงการทำงานของทรานซิสเตอร์จะเป็นเชิงเส้น คืออยู่สูงกว่าจุดคัทออฟ โดยอยู่ในช่วงที่ทำให้เกิดมีกระแสคอลเลกเตอร์ไหลใน วงจรตลอดเวลา ถึงแม้ว่าจะมีสัญญาณเข้ามาทางอินพุตก็ตาม โดย Output ที่ได้จากวงจรรขยายแต่ละคลาสนั้นจะมีลักษณะต่างกันดังรูป



รูปที่ 22 แสดงการเปรียบเทียบ Output ของแต่ละ Class

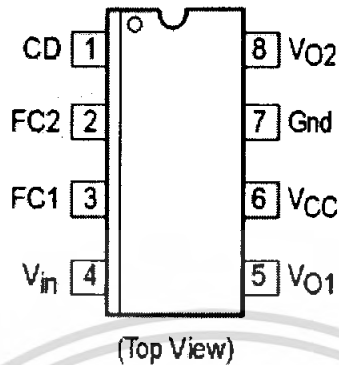
ตารางที่ 4 แสดงแอมพลิฟายเออร์ในคลาสต่างๆ

คุณสมบัติ	คลาส A	คลาส AB	คลาส B	คลาส C
ประสิทธิภาพ	50%	ระหว่างคลาส A และ B	78.5%	100%
มุมการนำไฟฟ้า (องศา)	360	ระหว่างคลาส A และ B	180	น้อย (ประมาณ 90)
ความผิดเพี้ยน	ต่ำ	ปานกลาง	สูง	สูงมาก
การไบอัส	ตรง (ตรงกลางเส้น โหลด)	ตรง (ใกล้จุดคัทออฟ)	ศูนย์ (ที่จุดคัทออฟ)	กลับ (ขึ้นอยู่กับคัทออฟ)
การนำไปใช้	แอมพลิฟายเออร์ สำหรับวงจร ขนาดเล็กและ แอมพลิฟายเออร์ สำหรับวงจร ขนาดปานกลาง ในงานสำหรับ ออดิโอ	ขั้นตอนของ high-power ซึ่ง ใช้ในงานสำหรับ ออดิโอและ ความถี่วิทยุ	ขั้นตอนของ high-power ซึ่ง ไม่ใช้ในงาน ออดิโอ การใช้งาน ขึ้นอยู่กับความ ผิดเพี้ยน	โดยทั่วไปใช้ ในความถี่วิทยุ และ วงจรจูน ซึ่งกำจัดความ ผิดเพี้ยนได้ มาก

เอกสารนี้เป็นเอกสารสงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

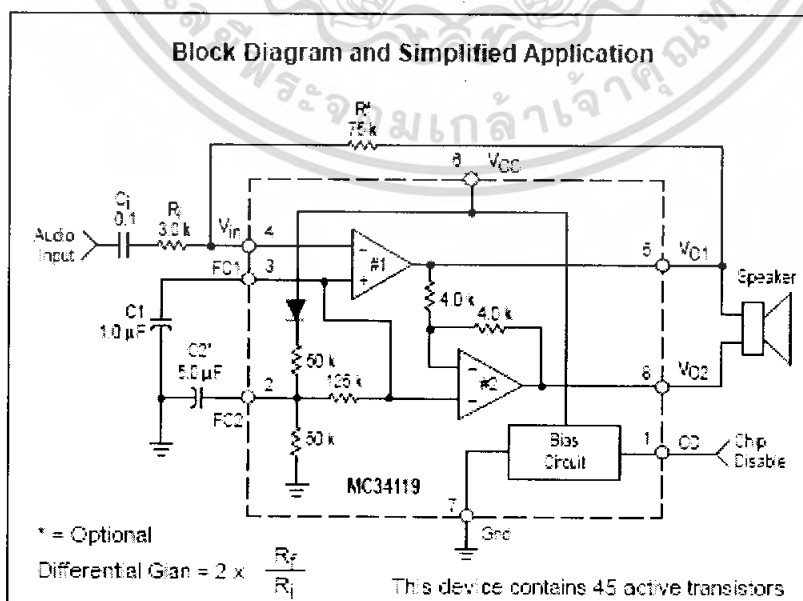
3.3.5 MC34119 Power Amplifier

สำหรับการโครงการนี้จะใช้ส่วนของวงจรขยายเป็นไอซี ขยายเสียง เบอร์ MC 34119 ซึ่งมีคุณสมบัติดังต่อไปนี้



รูปที่ 23 แสดง IC MC34119

1. เป็นวงจรขยายเสียง Class AB
2. ทำงานที่แรงดันในช่วง 2-16V
3. กินกระแส 2.7 mA ขณะทำงาน
4. สามารถใช้ร่วมกับลำโพงขนาด 8Ω ขึ้นไป
5. มีความผิดเพี้ยนต่ำ
6. สามารถปรับ Difference Gain ได้ในช่วง 0-46 dB
7. ใช้งานร่วมกับอุปกรณ์นอกเพียงเล็กน้อย



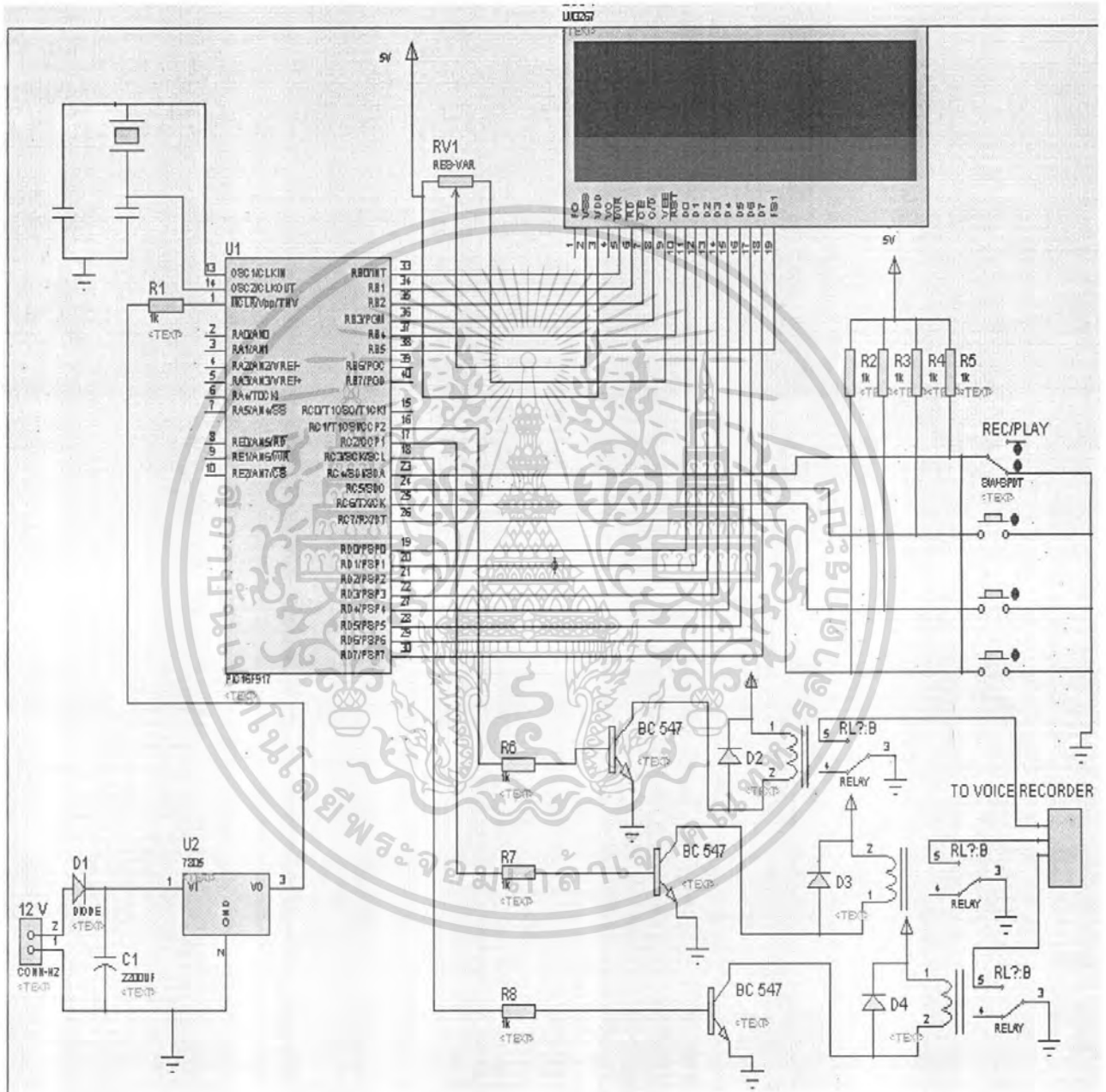
รูปที่ 24 แสดง บล็อกไดอะแกรม IC MC34119

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์การเขียนขึ้นเพื่อการที่มิใช่เพื่อการค้า เมื่อผู้ญาติให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

การออกแบบวงจรและการเขียนโปรแกรม

4.1 ส่วนของ GRAPHIC LCD และ MICROCONTROLLER



รูปที่ 25 แสดงวงจรไมโครคอนโทรลเลอร์ควบคุม GRAPHIC LCD และส่วนของการเชื่อมต่อกับ IC APR9600

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ส่วนประกอบ

- | | |
|---|-------|
| 1. GRAPHIC LCD | 1 จอ |
| 2. ไมโครคอนโทรเลอร์ PIC 16F917 | 1 ตัว |
| 3. ความต้านทานปรับค่าได้ $5\text{ k}\Omega$ | 1 ตัว |
| 4. ความต้านทาน $4.7\text{ k}\Omega$ | 1 ตัว |
| 5. สวิตช์ กดติดปล่อยดับ | 3 ตัว |
| 6. สวิตช์กันโยก | 1 ตัว |
| 6. BC547 | 3 ตัว |
| 7. รีเลย์ 9 v | 1 ตัว |
| 8. 7805 | 1 ตัว |
| 9. คริสตัล 20 MHZ | 1 ตัว |
| 10. ไดโอด 1N4001 | 1 ตัว |
| 11. ซีดคีย์ไดโอด | 3 ตัว |
| 12. ตัวเก็บประจุ 22 pF | 2 ตัว |
| 13. ตัวเก็บประจุ 2200 pF 16V | 1 ตัว |



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ส่วนประกอบ

- | | |
|------------------------------------|-------|
| 1. ไอซี APR9600 | 1 ตัว |
| 2. ความต้านทาน 1k Ω | 1 ตัว |
| 3. ความต้านทาน 4.7k Ω | 2 ตัว |
| 4. ความต้านทาน 38k Ω | 1 ตัว |
| 5. ความต้านทาน 100k Ω | 3 ตัว |
| 6. ความต้านทาน 220k Ω | 1 ตัว |
| 7. ตัวเก็บประจุ 0.1 μF | 4 ตัว |
| 8. ตัวเก็บประจุ 4.7 μF | 1 ตัว |
| 9. ตัวเก็บประจุ 22 μF | 2 ตัว |
| 10. LED | 2 ตัว |
| 11. สวิตช์ | 9 ตัว |
| 12. ไมโครโฟน | 1 ตัว |
| 13. ลำโพง | 1 ตัว |
| 14. ไอซี MC34119 | 1 ตัว |
| 15. ความต้านทาน 75 Ω | 1 ตัว |
| 16. ความต้านทาน 3 | 1 ตัว |
| 17. ตัวเก็บประจุ 0.1 μF | 1 ตัว |
| 18. ตัวเก็บประจุ 1 μF | 1 ตัว |
| 20. ตัวเก็บประจุ 5 μF | 1 ตัว |

4.3 การเขียนโปรแกรม

การเขียนโปรแกรม Microcontroller PIC 16F917 นี้จะใช้ภาษา C ในการเขียนโปรแกรม เขียนใน MP Lap 7.0 Compiler Hi-Tech PICC V9.5PL2 และโปรแกรมในการเขียนภาพ กราฟริก จะใช้โปรแกรม Fast Lcd ซึ่งมีรายละเอียดขั้นตอนในการเขียนดังนี้

4.3.1 Flow Chart การทำงาน มีขั้นตอนดังนี้

1. เริ่มจากให้มีการกำหนดพอร์ตต่างๆ ว่าพอร์ตไหนเป็น อินพุต พอร์ตไหน เป็น เอาต์พุต
2. กำหนดให้แอดเดรสเริ่มต้นในการ Graphic Lcd ที่ตำแหน่ง 000
3. กำหนดคำสั่ง Auto Write Data เพื่อที่จะเริ่มเขียนข้อมูลทันทีที่ได้รับข้อมูล โดยไม่ต้องรอให้มีการใช้ Command Write Data

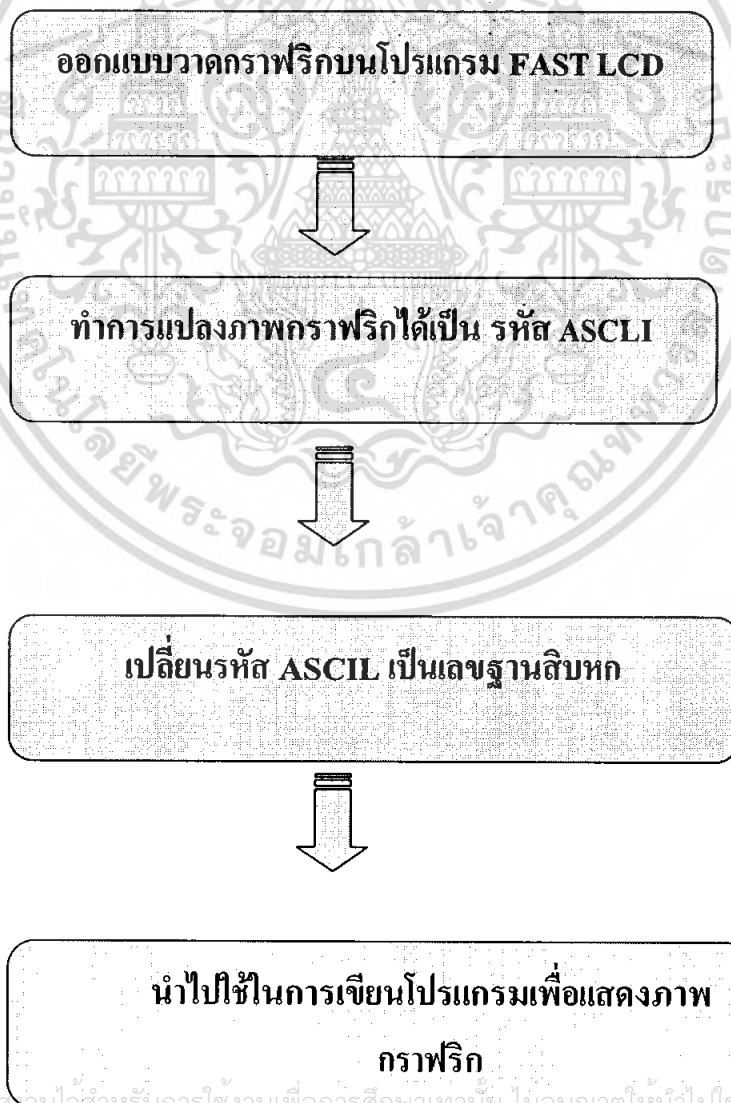
4. กำหนดพอร์ตของ Control และ Data ที่จะใช้สำหรับเชื่อมต่อกับ Graphic Lcd

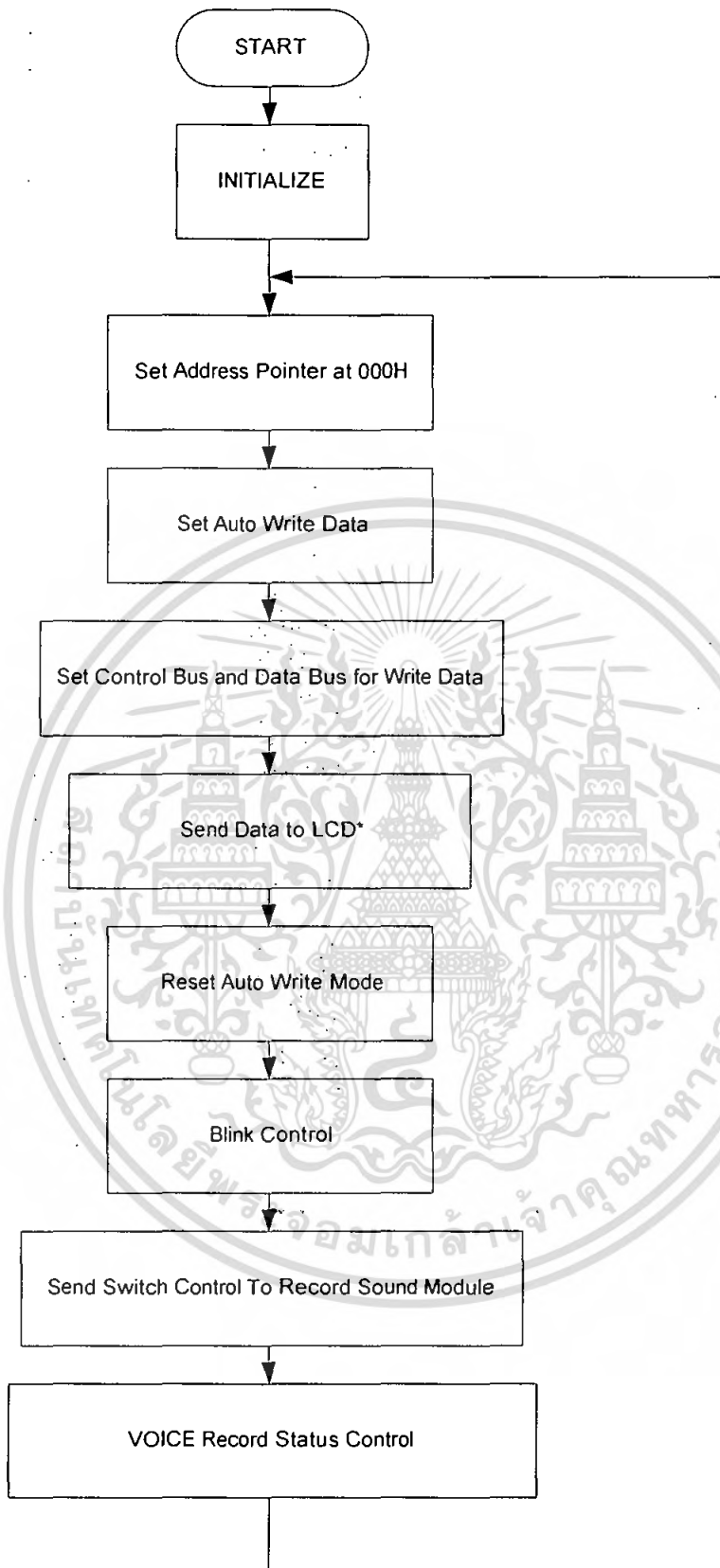
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5. ส่งข้อมูลไปยัง Graphic Lcd
6. กำหนดให้มีคำสั่ง Reset Auto Write Data ทันทีเมื่อสิ้นสุดการส่งข้อมูล เพราะถ้าไม่การ Reset Auto Write Data จะไม่สามารถใช้คำสั่งอื่นๆ ในการควบคุมได้
7. กำหนดให้มีการตรวจสอบสถานะ IN/OUT เมื่อมีการกดสวิทช์
8. กำหนดให้ส่งข้อมูลไปควบคุมการทำงานของ IC บันทึกลงเสียง เมื่อมีการบันทึกเสียงหรือเล่นเสียงที่บันทึก โดยการกดสวิทช์
9. กำหนดให้มีการตรวจสอบสถานะ VOICE เมื่อมีการบันทึกเสียง โดยการกดสวิทช์
10. กลับไปทำงานที่การกำหนดแอดเดรส แล้วทำงานวนไปแบบนี้เรื่อยๆ

4.3.2 การสร้างกราฟริก

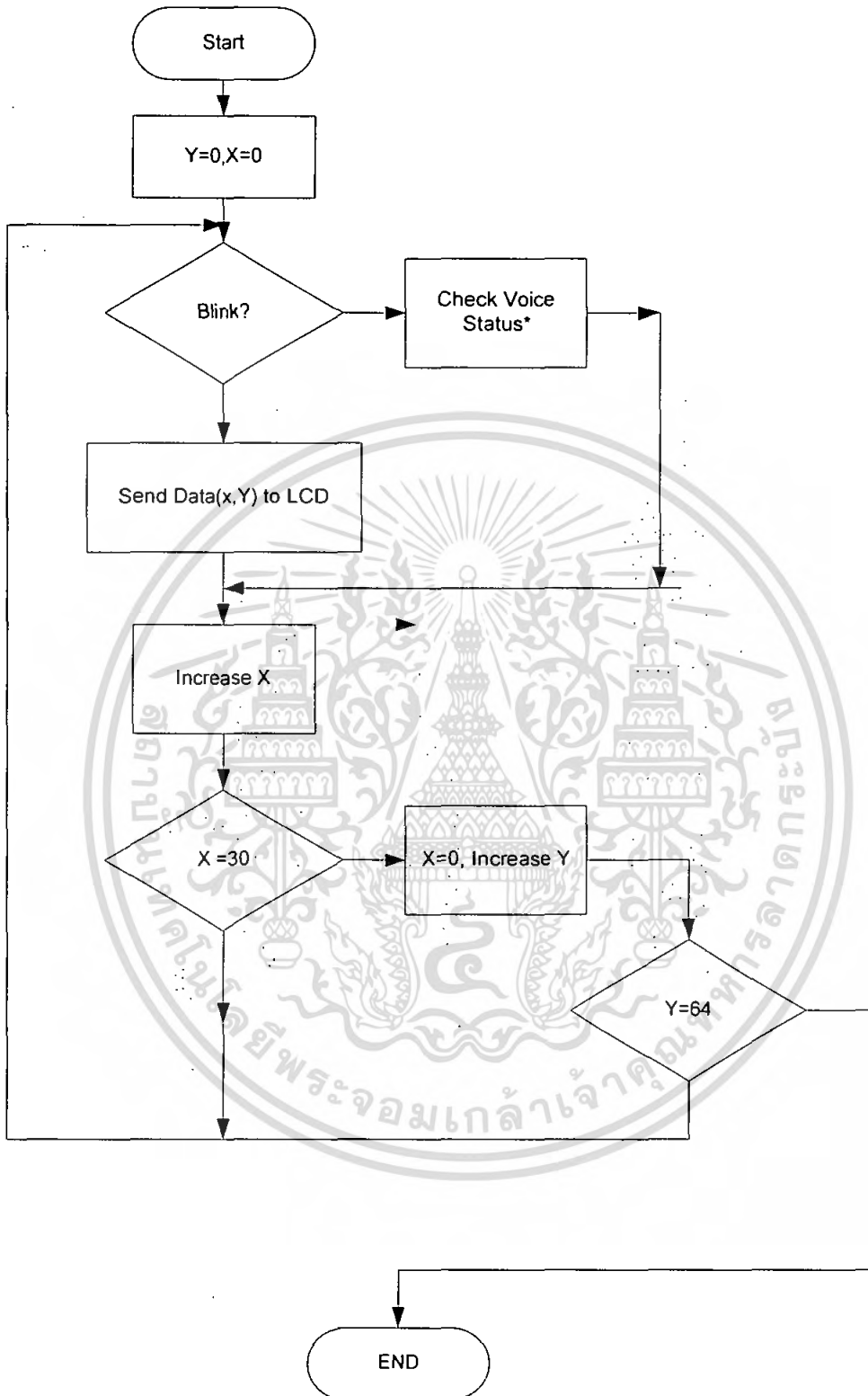
ในการสร้างกราฟริกจะใช้ โปรแกรม Fast Lcd มีขั้นตอนการทำได้ดังนี้





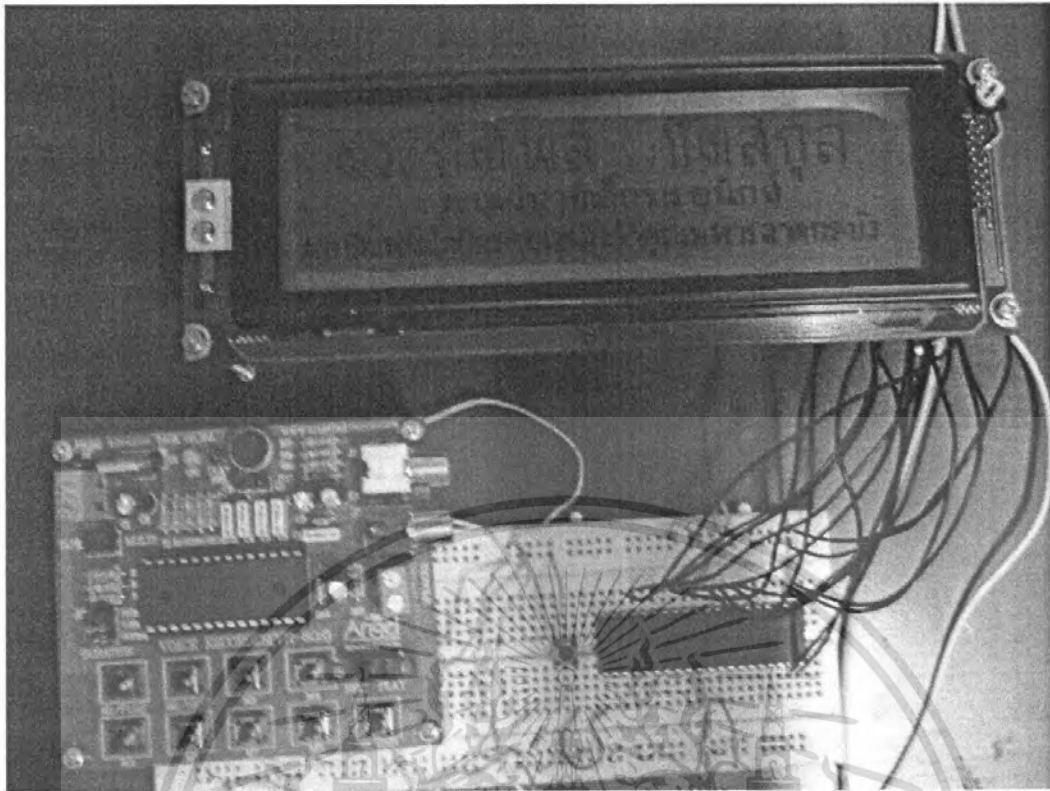
รูปที่ 27 แสดง Flow Chart การทำงาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 28 แสดง Flow Chart การตรวจสอบสถานะ IN/OUT และ การบันทึกเสียง
ให้ปรากฏข้อความบน Graphic Lcd

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 29 แสดงวงจรที่ใช้ทดลองจริง



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

ผลการทดลอง

5.1 การทดลองที่ 1 การแสดงผลของหน้าจอ GRAPHIC LCD

ขั้นตอนที่ 1 รูปก่อนนำไปแสดงผลหน้าจอ GRAPHIC LCD

ดร. กิจิพล ชิงสกุล
 ภาควิชาอิเล็กทรอนิกส์
 สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
 รูปที่ 30 รูปภาพก่อนนำไปแสดงบนหน้าจอ

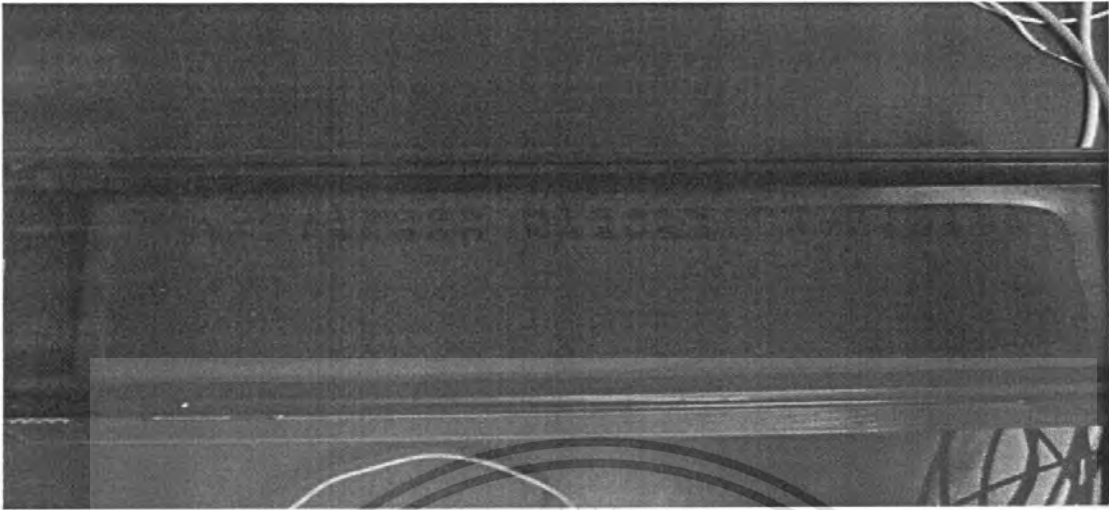
ขั้นตอนที่ 2 ผลของการนำรูปไปแสดงผลหน้าจอ GRAPHIC LCD



รูปที่ 31 แสดงหน้าจอGRAPHIC-LCD

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ขั้นตอนที่ 2 การแสดงผลหน้าจอ GRAPHIC LCD แบบตัวอักษร



รูปที่ 32 แสดงรูปบนหน้าจอ GRAPHIC LCD แบบตัวอักษร

5.2 การทดลองที่ 2 การบันทึกเสียงและเล่นเสียงกลับ

ขั้นตอนที่ 1 บันทึกแบบ Tape mode 32, 40 และ 60 วินาที แล้วเล่นเสียงกลับ

ขั้นตอนที่ 2 บันทึกแบบ Multi mode จำนวน 8 ช่อง แล้วเล่นเสียงกลับ

5.3 การทดลองที่ 3 การนำรูปแสดงผลหน้าจอ GRAPHIC LCD และแสดงสถานะ เมื่อมีการเชื่อมต่อการบันทึกเสียง

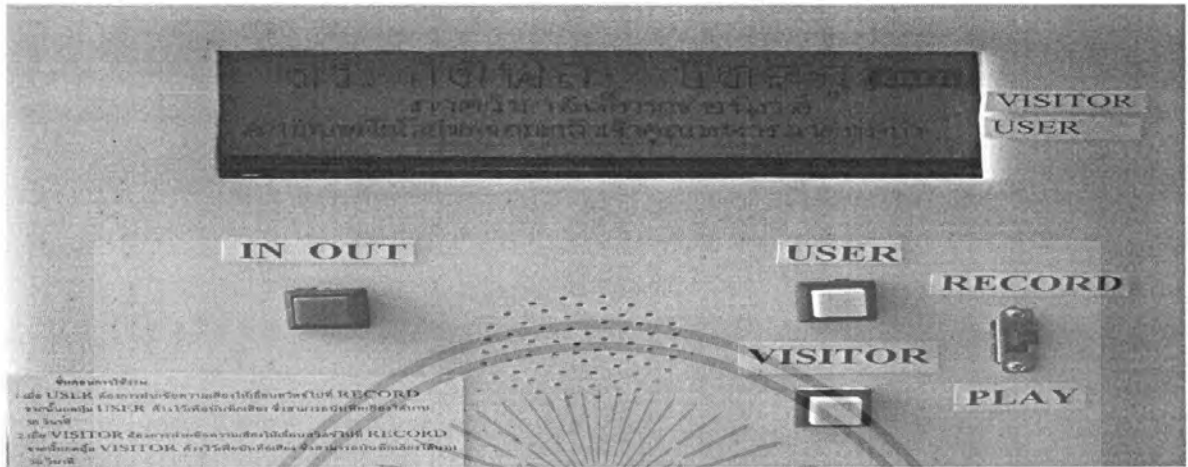
5.3.1 การทดลองที่ 3.1 การนำรูปแสดงผลหน้าจอ GRAPHIC LCD และแสดงสถานะ IN เมื่อมีการเชื่อมต่อการบันทึกเสียง



รูปที่ 33 แสดงรูปบนหน้าจอ GRAPHIC LCD และแสดงสถานะ IN

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.3.2 การทดลองที่ 3.2 การนำรูปแสดงผลหน้าจอ GRAPHIC LCD และแสดงสถานะ OUT เมื่อมีการเชื่อมต่อการบันทึกเสียง



รูปที่ 34 แสดงรูปบนหน้าจอ GRAPHIC LCD และแสดงสถานะ OUT

5.3.3 การทดลองที่ 3.3 การแสดงผลหน้าจอ GRAPHIC LCD เมื่อมีการบันทึกเสียงของ USER เมื่อมีการเชื่อมต่อการบันทึกเสียง



รูปที่ 35 แสดงรูปบนหน้าจอ GRAPHIC LCD LCD เมื่อมีการบันทึกเสียงของ USER

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.3.4 การทดลองที่ 3.4 การแสดงผลหน้าจอ GRAPHIC LCD เมื่อมีการบันทึกเสียงของ VISITOR เมื่อมีการเชื่อมต่อการบันทึกเสียง



รูปที่ 36 แสดงรูปบนหน้าจอ GRAPHIC LCD LCD เมื่อมีการบันทึกเสียงของ VISITOR



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.4 สรุปและวิจารณ์ผลการทดลอง

สรุปผลการทดลองที่ 1

เป็นการแสดงผลของหน้าจอ GRAPHIC LCD โดยหน้าจอจะแสดงผลเป็นรูปภาพก่อน และต่อด้วยแสดงผลแบบตัวอักษรภาษาอังกฤษ จะวนลูปไปอย่างนี้เรื่อยๆซึ่งตรงกับ โปรแกรมที่เขียนเอาไว้ในไมโครคอนโทรลเลอร์

สรุปผลการทดลองที่ 2

เป็นการทดลองการบันทึกเสียงและเล่นเสียงกลับ โดยในตอนแรกจะบันทึกแบบTape mode ซึ่งเป็นการบันทึกแบบยาวต่อเนื่องจนเต็มเวลา พบว่าสามารถบันทึกได้นานประมาณ 32, 40 และ 60 วินาที ขึ้นกับการเลือกเวลาในการบันทึก ต่อมาจะเป็นการบันทึกแบบ Multi mode เป็นการบันทึกแบบแบ่งเป็นช่วงเวลา โดยจะแบ่งเป็น 8 ช่อง พบว่าสามารถบันทึกและเล่นกลับได้ทุกช่อง

สรุปผลการทดลองที่ 3

เป็นการทดลองเมื่อมีการเชื่อมต่อ Graphic Lcd เข้ากับ IC บันทึกเสียง พบว่าเมื่อมีการกด สวิตช์ IN/OUT หน้าจอจะแสดงสถานะ IN/OUT และเมื่อมีการบันทึกเสียงโดยการกดสวิตช์พบว่า สามารถบันทึกเสียงได้และข้อความ VOICE จะปรากฏในตำแหน่งของ USE และ VISITOR ทำให้รู้ว่ามีการบันทึกเสียงเรียบร้อยแล้ว

วิจารณ์ผลการทดลอง

จากการทดลองหน้าจอ GRAPHIC LCD แสดงผลได้ถูกต้อง ภาพและตัวอักษรมีความชัดเจน สังเกตเห็นได้ง่าย แต่ส่วนของการบันทึกเสียงนั้นพบว่ามีปัญหาคือความชัดเจนของเสียง เนื่องจากใช้ไมโครโฟนในการบันทึกเสียงทำให้มีสัญญาณรบกวน เป็นผลทำให้เมื่อฟังเสียงที่บันทึกจะไม่ชัดเจนเท่าที่ควร

บทที่ 6

สรุปผลโครงการ

ป้ายชื่อแบบดิจิทัลกราฟิก ซึ่งสามารถบันทึกเสียงและฝากข้อความได้ โดยใช้จอแอลซีดีแบบกราฟิกขนาด 240x64 จุด ในการแสดงชื่อแบบดิจิทัลกราฟิก ป้ายชื่อแบบดิจิทัลกราฟิก ประกอบด้วยวงจรหลักสามส่วนคือ วงจรจอแอลซีดีแบบกราฟิก วงจรควบคุมการแสดงผลดิจิทัลและวงจรบันทึกเสียง ซึ่งป้ายชื่อแบบดิจิทัลกราฟิก นี้ สามารถแสดงชื่อและบันทึกเสียงฝากข้อความได้ จากโครงการป้ายชื่อดิจิทัล มีคุณสมบัติดังนี้

1. สามารถแสดงชื่อของผู้ใช้ และสามารถแสดงสถานะ IN, OUT ได้
2. สามารถบันทึกเสียงได้ 2 ช่องเสียง คือ ของ USER 1 ช่องเสียง และ ของ VISITOR 1 ช่องเสียง ได้สูงสุดช่องละ 30 วินาที ได้ช่องละ 1 ข้อความ ซึ่งจะแสดงสถานะว่ามีการบันทึกเสียง VOICE บนหน้าจอ GRAPHIC LCD ของทั้ง USER และ VISITOR (ถ้ามีผู้มาติดต่อมาบันทึกเสียงโดยมีการบันทึกอยู่ก่อนหน้าแล้ว เสียงที่บันทึกจะทับเสียงของผู้บันทึกก่อนหน้านั้น)
3. เมื่อมีการเปลี่ยนแปลงสถานะ IN , OUT จะทำการเคลียร์สถานะของ VOICE แต่ไม่สามารถลบเสียงที่บันทึกไว้ได้ เพราะ IC APR9600 ไม่สามารถลบเสียงที่บันทึกได้ ต้องบันทึกซ้ำลงไปเท่านั้น

สำหรับป้ายชื่อดิจิทัลนี้สามารถนำโครงการนี้ไปใช้ได้จริง เหมาะสำหรับติดหน้าห้องอาจารย์ หรือ หน้าห้องพนักงานในแผนกต่างๆของบริษัท นอกจากนี้ยังนำไปประยุกต์และพัฒนาต่อไปได้อีก เช่น เป็นตู้จดหมายอัตโนมัติ ตู้เติมเงินโทรศัพท์ ตู้ขายตัว เป็นต้น

บรรณานุกรม

- 1)ปะจัน พลังสันติกุล, “PIC Work Examples and C source code” , appsofttech, กรุงเทพฯ,2550
- 2)ดอนสัน ปงผาบ, “ไมโครคอนโทรลเลอร์และการประยุกต์ใช้งาน”,สำนักพิมพ์ ส.ส.ท.,กรุงเทพฯ, 2550
- 3)<http://www.electoday.com>
- 4)<http://www.microchip.com>
- 5)<http://www.pantip.com>
- 6)<http://www.angelresearch.co.th>
- 7)<http://www.es.co.th>
- 8)<http://www.hitech.co.th>
- 9)<http://www.amontec.com>



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาคผนวก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

//*****
*****
//
// File : cbg240064a01.c
// Description : Driver for gld module CBG240064A01, SAP1024B (AV Display) or
//              LCD240G064A, T6963C (Vishay)
// Compiler : Hi-Tech PICC V.9.5PL2
// Tested with : PIC16F917, 4MHz (internal) or PIC16F913, 8MHz (external)
//
//*****
*****

#include "htc.h"           // Recommended by the include header pic16f91x.h
#include "cbg240064a01.h"
#include "delay.h"

//*****
*****
//
// Function : cbg_write_byte
// Description : write data to lcd module
//
//*****
*****
void cbg_write_byte(unsigned char cmd_data, unsigned char data)
{
    while ( (cbg_read_byte(CBG_READ_COMMAND) & 0x03) != 0x03);
    // if false --> 0, out of loop

    CBG_DATA_TRIS = 0x00;
    bitset(CBG_CTRL_PORT, CBG_RD);
    CBG_DATA_PORT = data;
    if(cmd_data)
        bitset(CBG_CTRL_PORT, CBG_CD);
    else
        bitclr(CBG_CTRL_PORT, CBG_CD);
    bitclr(CBG_CTRL_PORT, CBG_CE);
    bitclr(CBG_CTRL_PORT, CBG_WR);

    bitset(CBG_CTRL_PORT, CBG_WR);
    bitset(CBG_CTRL_PORT, CBG_CE);
}
void cbg_write_data(unsigned char data)
{
//
// while ( (cbg_read_byte(CBG_READ_COMMAND) & 0x03) != 0x03);
// if false --> 0, out of loop

    CBG_DATA_TRIS = 0x00;
    bitset(CBG_CTRL_PORT, CBG_RD);

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

    bitclr(CBG_CTRL_PORT, CBG_CD);
    CBG_DATA_PORT = data;
    bitclr(CBG_CTRL_PORT, CBG_CE);
    bitclr(CBG_CTRL_PORT, CBG_WR);

    bitset(CBG_CTRL_PORT, CBG_WR);
    bitset(CBG_CTRL_PORT, CBG_CE);
}

/*****
*****
//
// Function : cbg_read_byte
// Description : read data from lcd module
//
/*****
*****
unsigned char cbg_read_byte(unsigned char cmd_data)
{
    unsigned char data;

    CBG_DATA_TRIS = 0xff;
    bitset(CBG_CTRL_PORT, CBG_WR);
    if (cmd_data)
        bitset(CBG_CTRL_PORT, CBG_CD);
    else
        bitclr(CBG_CTRL_PORT, CBG_CD);
    bitclr(CBG_CTRL_PORT, CBG_CE);
    bitclr(CBG_CTRL_PORT, CBG_RD);

    data = CBG_DATA_PORT;
    bitset(CBG_CTRL_PORT, CBG_RD);
    bitset(CBG_CTRL_PORT, CBG_CE);

    return data;
}

/*****
*****
//
// Function : cbg_clrscr
// Description : Clear lcd screen
// Notice: Can be used only in graphic mode
/*****
*****
void cbg_clrscr(void)
{
    unsigned short i;
    cbg_write_byte(CBG_WRITE_COMMAND, 0x98);    // Set 10011000.
    Text off graphic on

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีกรนำไปใช้

```

// Setting address area for graphic mode
cbg_write_byte(CBG_WRITE_DATA, 0x00); // Send low adrs
cbg_write_byte(CBG_WRITE_DATA, 0x00); // Send high adrs
cbg_write_byte(CBG_WRITE_COMMAND, 0x24); // Send command
set address pointer

for (i=0; i<((LCD_WIDTH*LCD_HEIGHT)/8); i++)
{
    cbg_write_byte(CBG_WRITE_DATA, 0x00); // Clear
screen
    cbg_write_byte(CBG_WRITE_COMMAND, 0xc0); // Send
command data write and inc ADP
}
}

/*****
*****
//
// Function : cbg_clrscr_txt
// Description : Clear lcd text screen
// Notice: Can be used only in character mode
/*****
*****
void cbg_clrscr_txt(void)
{
    unsigned char x, y;

    cbg_write_byte(CBG_WRITE_COMMAND, 0x94); // Set
10010100, 8x8 font pitch, Text on graphic off

    // Setting address area for character mode, if use clrscr for graphic mode, it
can't be clear text RAM area
    cbg_write_byte(CBG_WRITE_DATA, 0x80); // Send low
adrs
    cbg_write_byte(CBG_WRITE_DATA, 0x07); // Send
high adrs
    cbg_write_byte(CBG_WRITE_COMMAND, 0x24); // Send
command set address pointer

    for (y=0; y<64; y++)
    {
        for (x=0; x<30; x++)
        {
            cbg_write_byte(CBG_WRITE_DATA, 0x00); //
Clear screen by writing using space code (00H)
            cbg_write_byte(CBG_WRITE_COMMAND, 0xc0); //
Send command data write and inc ADP
        }
    }
}

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
}
```

```
/**  
*****
```

```
//
```

```
// Function : cbg_init
```

```
// Description : Initial lcd module
```

```
// **Not same datasheet initialization
```

```
//
```

```
/**  
*****
```

```
*****
```

```
void cbg_init(void)
```

```
{
```

```
    // set lcd control port
```

```
    CBG_CTRL_TRIS = 0xc0;
```

```
    CBG_CTRL_PORT = _BV(CBG_WR)|_BV(CBG_RD)|_BV(CBG_CE)|  
_BV(CBG_RST);
```

```
    // set lcd data port
```

```
    CBG_DATA_TRIS = 0x00;
```

```
    CBG_DATA_PORT = 0x00;
```

```
    // release reset signal
```

```
    bitClr(CBG_CTRL_PORT, CBG_RST);
```

```
    DelayMs(500);
```

```
    bitset(CBG_CTRL_PORT, CBG_RST);
```

```
    // init graphic home address
```

```
    cbg_write_byte(CBG_WRITE_DATA, 0x00);
```

```
    cbg_write_byte(CBG_WRITE_DATA, 0x00);
```

```
    cbg_write_byte(CBG_WRITE_COMMAND, (CBG_CTRL_WORD_SET |  
CBG_CTRL_WORD_GRAP_HOME_ADR));
```

```
    // init graphic area
```

```
    cbg_write_byte(CBG_WRITE_DATA, 30);
```

```
    cbg_write_byte(CBG_WRITE_DATA, 0);
```

```
    cbg_write_byte(CBG_WRITE_COMMAND, (CBG_CTRL_WORD_SET |  
CBG_CTRL_WORD_GRAP_AREA));
```

```
    // init text home address
```

```
    cbg_write_byte(CBG_WRITE_DATA, 0x80);
```

```
    cbg_write_byte(CBG_WRITE_DATA, 0x07);
```

```
    cbg_write_byte(CBG_WRITE_COMMAND, (CBG_CTRL_WORD_SET |  
CBG_CTRL_WORD_TXT_HOME_ADR));
```

```
    // init text area
```

```
    cbg_write_byte(CBG_WRITE_DATA, 40);
```

```
    cbg_write_byte(CBG_WRITE_DATA, 0);
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

    cbg_write_byte(CBG_WRITE_COMMAND, (CBG_CTRL_WORD_SET |
CBG_CTRL_WORD_TXT_AREA ));

    // init mode set
    //cbg_write_byte(CBG_WRITE_DATA, 0x00);
    //cbg_write_byte(CBG_WRITE_DATA, 0x00);
    cbg_write_byte(CBG_WRITE_COMMAND, CBG_MODE_SET |
CBG_MODE_SET_EXOR);

    //cbg_write_byte(CBG_WRITE_COMMAND, 84);

    // display mode set
    //cbg_write_byte(CBG_WRITE_COMMAND, 0x94);
    cbg_write_byte(CBG_WRITE_COMMAND, CBG_DISPLAY_MODE_SET |
CBG_DISPLAY_MODE_GRAP_ON | CBG_DISPLAY_MODE_TEXT_ON);
    cbg_clrscr();
}

/*****
*****
// File : cbg240064a01.h
//
/*****
*****

/* For AV-Display --> Normally pin1 (frame ground) is connected with pin2 (GND).
So it can be connected only pin2 (GND)
*/

/*
In case of backlight at pin A of Vishay brand (LCD-240G064), it's shown in
datasheet
that recommended to supply to pin A only 4.2V. So it must be connected by diode
(1N4001 or 1N4002 or BY251) in order to drop out from 5V supply. AV-Display
uses
normally 5V at pin A.
*/

/*
// If use PIC16F913, extosc 8MHz
#define CBG_DATA_PORT PORTC //DB0-7 = RC0-RC7
#define CBG_DATA_TRIS TRISC
*/

// If use PIC16F917, intosc 4MHz
#define CBG_DATA_PORT PORTD //DB0-7 = RD0-RD7
#define CBG_DATA_TRIS TRISD

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

#define CBG_CTRL_PORT PORTB //RB0-RB5
#define CBG_CTRL_TRIS TRISB

#define X_BYTES 30
#define Y_BYTES 64
#define SCREEN_LEFT 0
#define SCREEN_TOP 0
#define SCREEN_RIGHT 239
#define SCREEN_BOTTOM 63

#define CBG_WR 0 //RB0
#define CBG_RD 1 //RB1
#define CBG_CE 2 //RB2
#define CBG_CD 3 //RB3
#define CBG_RST 4 //RB4
#define CBG_FS 5 //RB5 --- FS=1
(font pitch 6x8)/ FS=0 (font pitch 8x8)

#define _BV(b) (1<<b)
#define bitset(var,bitno) ((var) |= 1 << (bitno))
#define bitclr(var,bitno) ((var) &= ~(1 << (bitno)))

#define LCD_WIDTH 240
#define LCD_HEIGHT 64

#define CBG_WRITE_COMMAND 1
#define CBG_WRITE_DATA 0
#define CBG_READ_COMMAND 1
#define CBG_READ_DATA 0

#define CBG_STATUS_COMMAND_FLAG 0
#define CBG_STATUS_DATA_FLAG 1
#define CBG_STATUS_AUTO_RD_FLAG 2
#define CBG_STATUS_AUTO_WR_FLAG 3
#define CBG_STATUS_CHECK_CTRL_FLAG 5
#define CBG_STATUS_ERROR_FLAG 6
#define CBG_STATUS_BLINK_FLAG 7

#define CBG_POINTER_SET 0x20
#define CBG_POINTER_CURSOR_POINTER 0x01
#define CBG_POINTER_OFFSET_REGISTER 0x02
#define CBG_POINTER_ADDRESS_POINTER 0x04

#define CBG_CTRL_WORD_SET 0x40
#define CBG_CTRL_WORD_TXT_HOME_ADR 0x00
#define CBG_CTRL_WORD_TXT_AREA 0x01
#define CBG_CTRL_WORD_GRAP_HOME_ADR 0x02
#define CBG_CTRL_WORD_GRAP_AREA 0x03

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

#define CBG_MODE_SET 0x80
#define CBG_MODE_SET_CG_ROM 0x00
#define CBG_MODE_SET_CG_RAM 0x08
#define CBG_MODE_SET_OR 0x00
#define CBG_MODE_SET_EXOR 0x01
#define CBG_MODE_SET_AND 0x03
#define CBG_MODE_SET_TEXT 0x04

#define CBG_DISPLAY_MODE_SET 0x90
#define CBG_DISPLAY_MODE_GRAP_OFF 0x00
#define CBG_DISPLAY_MODE_GRAP_ON 0x08
#define CBG_DISPLAY_MODE_TEXT_OFF 0x00
#define CBG_DISPLAY_MODE_TEXT_ON 0x04
#define CBG_DISPLAY_MODE_CURSOR_OFF 0x00
#define CBG_DISPLAY_MODE_CURSOR_ON 0x02
#define CBG_DISPLAY_MODE_CURBLINK_OFF 0x00
#define CBG_DISPLAY_MODE_CURBLINK_ON 0x02

#define CBG_CURSOR_PATTERN_SET 0xa0
#define CBG_CURSOR_PATTERN_BOTTOM_LINE 0x00
#define CBG_CURSOR_PATTERN_2LINE 0x01
#define CBG_CURSOR_PATTERN_3LINE 0x02
#define CBG_CURSOR_PATTERN_4LINE 0x03
#define CBG_CURSOR_PATTERN_5LINE 0x04
#define CBG_CURSOR_PATTERN_6LINE 0x05
#define CBG_CURSOR_PATTERN_7LINE 0x06
#define CBG_CURSOR_PATTERN_8LINE 0x07

#define CBG_DATA_AUTO_RDWR_SET 0xb0
#define CBG_DATA_AUTO_RDWR_AUTO_WRITE 0x00
#define CBG_DATA_AUTO_RDWR_AUTO_READ 0x01
#define CBG_DATA_AUTO_RDWR_AUTO_RESET 0x02

#define CBG_DATA_RDWR_SET 0xc0
#define CBG_DATA_RDWR_ADDRESS_POITER_UPDW 0x00
#define CBG_DATA_RDWR_ADDRESS_POITER_UNCHANGE 0x04
#define CBG_DATA_RDWR_ADDRESS_POITER_UP 0x00
#define CBG_DATA_RDWR_ADDRESS_POITER_DW 0x02
#define CBG_DATA_RDWR_DATA_WRITE 0x00
#define CBG_DATA_RDWR_DATA_READ 0x01

#define CBG_SCREEN_PEEKING_SET 0xe0

#define CBG_SCREEN_COPY_SET 0xe8

#define CBG_BIT_SETRESET 0xf0
#define CBG_BIT_SETRESET_RESET 0x00
#define CBG_BIT_SETRESET_SET 0x08
#define CBG_BIT_SETRESET_BIT0 0x00

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

#define CBG_BIT_SETRESET_BIT1      0x01
#define CBG_BIT_SETRESET_BIT2      0x02
#define CBG_BIT_SETRESET_BIT3      0x03
#define CBG_BIT_SETRESET_BIT4      0x04
#define CBG_BIT_SETRESET_BIT5      0x05
#define CBG_BIT_SETRESET_BIT6      0x06
#define CBG_BIT_SETRESET_BIT7      0x07

```

```

unsigned char cbg_read_byte(unsigned char cmd_data);
void cbg_write_byte(unsigned char cmd_data, unsigned char data);
void cbg_init(void);
void cbg_clrscr(void);
void cbg_clrscr_txt(void);

```

```

/*
 * Delay functions
 * See delay.h for details
 *
 * Make sure this code is compiled with full optimization!!!
 */

```

```

#include "delay.h"

```

```

void DelayMs(unsigned char cnt)
{
#if XTAL_FREQ <= 2MHZ
    do {
        DelayUs(996);
    } while(cnt--);
#endif

#if XTAL_FREQ > 2MHZ
    unsigned char i;
    do {
        i = 4;
        do {
            DelayUs(250);
        } while(i--);
    } while(cnt--);
#endif
}

```

```

/*
 * Delay functions for HI-TECH C on the PIC
 *
 * Functions available:
 *     DelayUs(x)   Delay specified number of microseconds
 *     DelayMs(x)  Delay specified number of milliseconds
 *
 * Note that there are range limits: x must not exceed 255 - for xtal

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไมอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

* frequencies > 12MHz the range for DelayUs is even smaller.
* To use DelayUs it is only necessary to include this file; to use
* DelayMs you must include delay.c in your project.
*
*/

```

```

/* Set the crystal frequency in the CPP predefined symbols list in
HPDPIC, or on the PICC command line, e.g.
picc -DXTAL_FREQ=4MHZ

```

```

or
picc -DXTAL_FREQ=100KHZ

```

Note that this is the crystal frequency, the CPU clock is divided by 4.

```

* MAKE SURE this code is compiled with full optimization!!!

```

```

*/

```

```

/* If use PIC16F913, 8MHz
#ifndef XTAL_FREQ
#define XTAL_FREQ 8MHZ // Crystal frequency in MHz
#endif
*/

// If use PIC16F917, 4MHz
#ifndef XTAL_FREQ
#define XTAL_FREQ 20MHZ // Crystal frequency in MHz
#endif

#define MHZ *1000L // number of kHz in a MHz */
#define KHZ *1 // number of kHz in a kHz */

#if XTAL_FREQ >= 12MHZ

#define DelayUs(x) { unsigned char _dcnt; \
                    _dcnt = (x)*((XTAL_FREQ)/(12MHZ)); \
                    while(--_dcnt != 0) \
                        continue; }

#else

#define DelayUs(x) { unsigned char _dcnt; \
                    _dcnt = (x)/((12MHZ)/(XTAL_FREQ)); \
                    while(--_dcnt != 0) \
                        continue; }

#endif

extern void DelayMs(unsigned char);

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้


```
// *** Characters code used by SAP1024B, T6963C are different from ASCII codes
//      Ex. Space (ASCII) = 20H///// Space (SAP1024B or T6963C) = 00H
//
// CG ROM ----> 00H-7FH (0-127)
// CG ROM address starting at 0780H
//*****
*****
```

```
// Header for PIC16F917, No need to add this file into header files
#include "htc.h"      // Recommended by the include header pic16f91x.h
```

```
// Default internal RC is 4MHz, fixed by chip's internal hardware
//_CONFIG (INTIO & WDTDIS & PWRTDIS & MCLREN & UNPROTECT &
BORDIS & DEBUGEN);
```

```
/** Header for PIC16F913, No need to add this file into header files
#include "htc.h"      // Recommended by the include header pic16f91x.h
```

```
// Default external osc is 8MHz, system will operate by checking the connected osc
itself
_CONFIG (HS & WDTDIS & PWRTDIS & MCLREN & UNPROTECT &
BORDIS & DEBUGEN);
*/
```

```
#include "cbg240064a01.h"
#include "delay.h"
#include "img.h"
```

```
static bit SW_R      @ ((unsigned)&PORTC*8+4);// Record
static bit SW_T      @ ((unsigned)&PORTC*8+5);// Teacher
static bit SW_S      @ ((unsigned)&PORTC*8+6);//
```

```
static bit SW_TT     @ ((unsigned)&PORTC*8+7);//
```

```
static bit REC       @ ((unsigned)&PORTC*8+1);// Record
static bit T_C       @ ((unsigned)&PORTC*8+2);// Teacher
static bit S_C       @ ((unsigned)&PORTC*8+3);//
```

```
//static bit S4      @ ((unsigned)&PORTC*8+3);
```

```
bit OldTT,OldT,OldR,OldS;
```

```
#define IN_PosX1 26
#define IN_PosX2 29
#define IN_PosY1 10
#define IN_PosY2 21
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
#define OUT_PosX1 26
#define OUT_PosX2 29
#define OUT_PosY1 10
#define OUT_PosY2 21
```

```
#define S_PosX1 25
#define S_PosX2 29
#define S_PosY1 26
#define S_PosY2 37
```

```
#define T_PosX1 25
#define T_PosX2 29
#define T_PosY1 41
#define T_PosY2 52
```

```
// 40*12 dot
```

```
const unsigned char imgIn[12][4]={
0xFF,0xFF,0xFF,0xFF,
0xFF,0xFF,0xFF,0xFF,
0xFF,0xC2,0x77,0xFF,
0xFF,0xE6,0x37,0xFF,
0xFF,0xE6,0x17,0xFF,
0xFF,0xE6,0x87,0xFF,
0xFF,0xE6,0xC7,0xFF,
0xFF,0xE6,0xE7,0xFF,
0xFF,0xE6,0xF7,0xFF,
0xFF,0xC2,0xF7,0xFF,
0xFF,0xFF,0xFF,0xFF,
0xFF,0xFF,0xFF,0xFF
};
```

```
const unsigned char imgOut[12][4]={
0xFF,0xFF,0xFF,0xFF,
0xFF,0xFF,0xFF,0xFF,
0xFC,0x19,0xC8,0x1F,
0xF9,0xC9,0xCE,0x7F,
0xF9,0xC9,0xCE,0x7F,
0xF9,0xC9,0xCE,0x7F,
0xF9,0xC9,0xCE,0x7F,
0xF9,0xC9,0xCE,0x7F,
0xF9,0xC9,0xCE,0x7F,
0xF9,0xC9,0xCE,0x7F,
0xFC,0x1C,0x1E,0x7F,
0xFF,0xFF,0xFF,0xFF,
0xFF,0xFF,0xFF,0xFF
};
```

```
const unsigned char imgS[12][5]={
0xFF,0xFF,0xFF,0xFF,0xFE,
0xFF,0xFF,0xFF,0xFF,0xFE,
0xE6,0x60,0xC3,0x04,0x1E,
0xE6,0x4E,0x66,0x7C,0xFE,
0xE6,0x4E,0x66,0x7C,0xFE,
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

0xF0,0xCE,0x66,0x7C,0x1E,
0xF0,0xCE,0x66,0x7C,0xFE,
0xF0,0xCE,0x66,0x7C,0xFE,
0xF9,0xCE,0x66,0x7C,0xFE,
0xF9,0xE0,0xC3,0x04,0x1E,
0xFF,0xFF,0xFF,0xFF,0xFE,
0xFF,0xFF,0xFF,0xFF,0xFE,
};

```

```

unsigned char BlinkCount;
bit Status,tVoice,sVoice,Blink;

```

```

void dusec(unsigned int time)
{
    while(time--);
}

```

```

void dmsec(unsigned int time)
{
    while(time--)dusec(100);
}

```

```

void Dis_On(void)
{
    cbg_write_byte(CBG_WRITE_COMMAND, 0x98); //
    Set 10011000, Text off graphic on
}

```

```

void Dis_Off(void)
{
    cbg_write_byte(CBG_WRITE_COMMAND, 0x90); //
    Set 10010000 Display Off
}

```

```

//*****
*****

```

```

//
// Function : test_img_ES
//

```

```

//*****
*****

```

```

void ClrScr(void)
{
    unsigned char x,y;
    unsigned char data;

```

```

// Dis_Off());
// Setting address area for graphic mode ----> The must!
cbg_write_byte(CBG_WRITE_DATA, 0x00); //
Send low adrs

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

        cbg_write_byte(CBG_WRITE_DATA, 0x00); //
Send high adrs
        cbg_write_byte(CBG_WRITE_COMMAND, 0x24); //
Send command set address pointer
        cbg_write_byte(CBG_WRITE_COMMAND, 0xB0); //
Send command set Auto write Data
        CBG_DATA_TRIS = 0x00;
        bitset(CBG_CTRL_PORT, CBG_RD);

        bitclr(CBG_CTRL_PORT, CBG_CD);

for (y=0; y<64; y++)
{
    for (x=0; x<30; x++)
    {
        /*
            if (y < 8) data = img20[ (y * 30) + x ][0];
            else if (y < 16) data = img20[ ((y - 8) * 30) + x ][1];
            else if (y < 24) data = img20[ ((y - 16) * 30) + x ][2];
            else if (y < 32) data = img20[ ((y - 24) * 30) + x ][3];
            else if (y < 40) data = img20[ ((y - 36) * 30) + x ][4];
            else if (y < 48) data = img20[ ((y - 40) * 30) + x ][5];
            else if (y < 56) data = img20[ ((y - 48) * 30) + x ][6];
            else data = img20[7][ ((y - 56) * 30) + x ];
        */
        //
        if (invert)
            //data = y;

        CBG_DATA_PORT = 0;
        bitclr(CBG_CTRL_PORT, CBG_CE);
        bitclr(CBG_CTRL_PORT, CBG_WR);

        bitset(CBG_CTRL_PORT, CBG_WR);
        bitset(CBG_CTRL_PORT, CBG_CE);

        //
        cbg_write_byte(CBG_WRITE_COMMAND, 0xc0); //
Send command data write and inc ADP
    }
}

        cbg_write_byte(CBG_WRITE_COMMAND, 0xB2);
// Send command set Auto Reset
//
        Dis_On();
}

void ShowName(void)
{
    unsigned char x,y;
    unsigned char data;

```

```

// #1
// Setting address area for graphic mode ----> The must!
cbg_write_byte(CBG_WRITE_DATA, 0x00); //
Send low adrs
cbg_write_byte(CBG_WRITE_DATA, 0x00); //
Send high adrs
cbg_write_byte(CBG_WRITE_COMMAND, 0x24); //
Send command set address pointer

// #2
cbg_write_byte(CBG_WRITE_COMMAND, 0xB0); //
Send command set Auto write Data

// #3 init Control Bus and data Bus for Write Data
CBG_DATA_TRIS = 0x00;
bitset(CBG_CTRL_PORT, CBG_RD);

bitclr(CBG_CTRL_PORT, CBG_CD);
// #4 Send Data to LCD
for (y=0; y<62; y++)
{
for (x=0; x<30; x++)
{
CBG_DATA_PORT = img20[y][x];
if(Blink)
{
//Check Teacher
if(Status)//IN
{
if(x>=IN_PosX1 && x<=IN_PosX2 &&
y>=IN_PosY1 && y<=IN_PosY2)
{
CBG_DATA_PORT = imgIn[y-
IN_PosY1][x-IN_PosX1];
}
}
else// Ststus=0 => OUT
{
if(x>=OUT_PosX1 && x<=OUT_PosX2 &&
y>=OUT_PosY1 && y<=OUT_PosY2)
{
CBG_DATA_PORT =
imgOut[y-OUT_PosY1][x-OUT_PosX1];
}
}
}
// Check Student Voice
if(sVoice)// Student Voice
{

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

        if(x>=S_PosX1 && x<=S_PosX2 &&
y>=S_PosY1 && y<=S_PosY2)
        {
            CBG_DATA_PORT = imgS[y-
S_PosY1][x-S_PosX1];
        }
    }
    // Check teacher Voice
    if(tVoice)// Teacher Voice
    {
        if(x>=T_PosX1 && x<=T_PosX2 &&
y>=T_PosY1 && y<=T_PosY2)
        {
            CBG_DATA_PORT = imgS[y-
T_PosY1][x-T_PosX1];
        }
    }
}
// Control Bus
bitclr(CBG_CTRL_PORT, CBG_CE);
bitclr(CBG_CTRL_PORT, CBG_WR);

bitset(CBG_CTRL_PORT, CBG_WR);
bitset(CBG_CTRL_PORT, CBG_CE);
//dmsec(400);
//
cbg_write_byte(CBG_WRITE_COMMAND, 0xc0); //
Send command data write and inc ADP
}
// #5 Reset Auto Write Mode
cbg_write_byte(CBG_WRITE_COMMAND, 0xB2);
// Send command set Auto Reset
//
Dis_On();
}

void test_font(void)
{
    unsigned char x, y;
    unsigned char ch=0;

    bitclr(CBG_CTRL_PORT, CBG_FS); //
8x8 font pitch
    cbg_write_byte(CBG_WRITE_COMMAND, 0x94); // Set
10010100, Text on graphic off
}

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

// Setting address area for character mode

cbg_write_byte(CBG_WRITE_DATA, 0x80); // Send low
adrs
cbg_write_byte(CBG_WRITE_DATA, 0x07); // Send
high adrs
cbg_write_byte(CBG_WRITE_COMMAND, 0x24); // Send
command set address pointer

for (y=0; y<64; y++)
{
    for (x=0; x<30; x++)
    {
        cbg_write_byte(CBG_WRITE_DATA, ch); //
Clear screen by writing using space code (00H)
        cbg_write_byte(CBG_WRITE_COMMAND, 0xc0); //
Send command data write and inc ADP
        if (ch++ == 128)
            ch = 0;
    }
}

void test_string(unsigned char* textptr)
{
    unsigned char i=0;

    bitclr(CBG_CTRL_PORT, CBG_FS); //
8x8 font pitch
    cbg_write_byte(CBG_WRITE_COMMAND, 0x94); // Set
10010100, Text on graphic off

// Setting address area for character mode
cbg_write_byte(CBG_WRITE_DATA, 0x80); // Send low
adrs
cbg_write_byte(CBG_WRITE_DATA, 0x07); // Send
high adrs
cbg_write_byte(CBG_WRITE_COMMAND, 0x24); // Send
command set address pointer

for (i=0; textptr[i] != '\0'; i++)
{
    textptr[i] = textptr[i] - ' '; // Find the
real character by subtract ASCII space
    cbg_write_byte(CBG_WRITE_DATA, textptr[i]);
    cbg_write_byte(CBG_WRITE_COMMAND, 0xc0);
}
}

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

//*****
*****
//
// Function : main
//
//*****
*****
void main(void)
{
    unsigned char i, count=0;

    /* If declare text_1[] only here, text_1[] will be displayed on first loop, so
    declare at function */
    // unsigned char text_1[] = " Vishay graphic LCD 240x64          P/N: LCD-
    240G064A-YYK-VLB";
    // Initialize Data and IO Port
    bitclr(LCDCON, 4);
    cbg_init();

    TRISC=0xF0;

    cbg_clrscr();
    dmsec(100);
    sVoice=0;
    tVoice=0;
    Status=0;
    // End Initialize
    for (;;)
    {

        //tVoice=S2;
        ShowName();

        Blink=!Blink;
        //dmsec(500);
        // Send Switch Control To Record Sound Module

        REC=!SW_R;
        T_C=!SW_T;
        S_C=!SW_S;

        // Check Voice Status
        if(SW_R==0)// Record Mode
        {
            if(OldS==1 && SW_S==0)// Press Student Voice Rec
            {
                sVoice=1;

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

    }

    if(OldT==1 && SW_T==0)// Press Teacher Voice Rec
    {
        tVoice=1;
    }
}
// Clear Voice Status
if(OldTT==1 && SW_TT==0)
{
    tVoice=0;
    sVoice=0;
    Status=!Status;// Toggle Status
}

// Save Old Value of All Switch
OldR=SW_R;
OldS=SW_S;
OldT=SW_T;
OldTT=SW_TT;
}
}

```



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



LCD MODULE SPECIFICATION

MODEL NO.

BG24064AGPLHn55b

FOR MESSRS:

ON DATE OF:

APPROVED BY:





CONTENTS

1. Numbering System
2. General Specification
3. Absolute Maximum Ratings
4. Electrical Characteristics
5. Optical Characteristics
6. Interface Description
7. Power supply for LCD Module and LCD operating voltage adjustment
8. Backlight information
9. Quality Assurance
10. Reliability
11. Appendix (Drawing , EL, CCFL inverter data , T6963C controller data)
 - 11-1 Drawing
 - 11-2 T6963C controller data
 - 11-2.1 Display control instruction
 - 11-2.2 Command definitions
 - 11-2.3 Character code
 - 11-2.4. Timing characteristics



1. Numbering System

B G 24064 A G P L _ H n55b
0 1 2 3 4 5 6 7 8 9

0	Brand	Bolymin
1	Module Type	C= character type G= graphic type P= TAB/TCP type O= COG type F= COF type
2	Format	2002=20 characters, 4 lines 12232= 122 x 32 dots
3	Version No.	A type
4	LCD Color	G=STN/gray Y=STN/yellow-green C=color STN B=STN/blue F=FSTN T=TN
5	LCD Type	R=positive/reflective P=positive/transflective M=positive/transmissive N=negative/transmissive
6	Backlight type/color	L=LED array/yellow-green H=LED edge/white R=LED array/red G=LED edge/yellow-green D=LED edge/blue E=EL/white B=EL/blue C=CCFL/white
7	CGRAM Font (applied only on character type)	J=English/Japanese Font E=English/European Font C=English/Cyrillic Font H=English/Hebrew Font
8	View Angle/Operating Temperature	B=Bottom/Normal Temperature H=Bottom/Wide Temperature U=Bottom/Ultra wide Temperature T=Top/Normal Temperature W=Top/Wide Temperature C=9H/Normal Temperature
9	Special Code	55b=132 chip LED backlight n=negative voltage for LCD

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



2. General Specification

(1) Mechanical Dimension

Item	Standard Value	Unit
Number of dots	240 × 64	dots
Module dimension (L x W x H)	180.0 x 65.0 x 15.1(Max)-LED array B/L 187.0 x 65.0 x 11.9(Max)-LED white B/L, CCFL 180.0 x 65.0 x 9.2(Max)- E/L or No B/L	mm
View area	133.0(W) × 39.0(H)	mm
Active area	127.16(W) × 33.88(H)	mm
Dot size	0.49(W) × 0.49(H)	mm
Dot pitch	0.53(W) × 0.53(H)	mm

(2) Controller IC: T6963C controller

(3) Temperature Range

	Normal	Wide
Operating	0 ~+50°C	-20 ~+70°C
Storage	-10 ~+60°C	-30 ~+80°C

3. Absolute Maximum Ratings

Item	Symbol	Min	Typ	Max	Unit
Operating Temperature	T _{OP}	-20	—	+70	°C
Storage Temperature	T _{ST}	-30	—	+80	°C
Input Voltage	V _I	V _{SS}	—	V _{DD}	V
Supply Voltage For Logic	V _{DD} -V _{SS}	0	—	+7	V
Supply Voltage For LCD	V _{DD} -V _O	0	—	15	V
LED Forward Current(array)	I _F	—	—	900	mA
LED Forward Current(white LED)	I _F	—	—	100	mA

4. Electrical Characteristics

Item	Symbol	Condition	Min.	Typ.	Max.	Unit
Supply Voltage For Logic	Vdd-Vss	—	4.75	5.0	5.5	V
Supply Voltage For LCD	Vdd-Vo	Ta=-20°C	—	14.5	—	V
		Ta=25°C	—	12.5	—	V
		Ta=+70°C	—	10.5	—	V
Input High Vol	V _{IH}	—	2.2	—	Vdd	V
Input Low Vol	V _{IL}	—	0	—	0.8	V
Output High Vol	V _{OH}	—	2.4	—	Vdd	V
Output Low Vol.	V _{OL}	—	—	—	0.4	V
Supply Current(no. N.V built in)	I _{dd}	Vdd=5V	—	20.0	—	mA
Supply Current(with N.V built in)	I _{dd}	Vdd=5V	—	40.0	—	mA

5. Optical Characteristics

a. STN

Item	Symbol	Condition	Min.	Typ.	Max.	Unit
View Angle	(V) θ	CR \geq 2	10		45	deg
	(H) ϕ	CR \geq 2	-30		30	deg
Contrast Ratio	CR	—		3		—
Response Time 25°C	T rise	—		100	150	ms
	T fall	—		150	200	ms

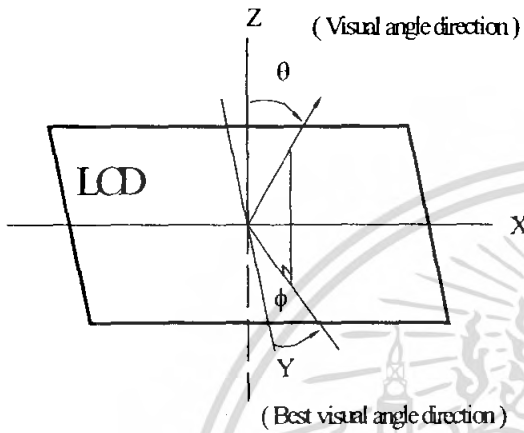
b. FSTN

Item	Symbol	Condition	Min.	Typ.	Max.	Unit
View Angle	(V) θ	CR \geq 3	10		60	deg
	(H) ϕ	CR \geq 3	-45		45	deg
Contrast Ratio	CR	—		5		—

Response Time 25°C	T rise	—		100	150	ms
	T fall	—		150	200	ms

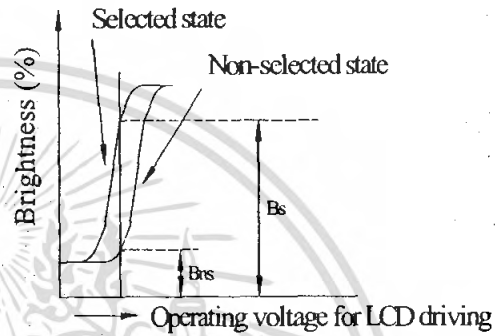
5.1 Definitions

■ View Angles

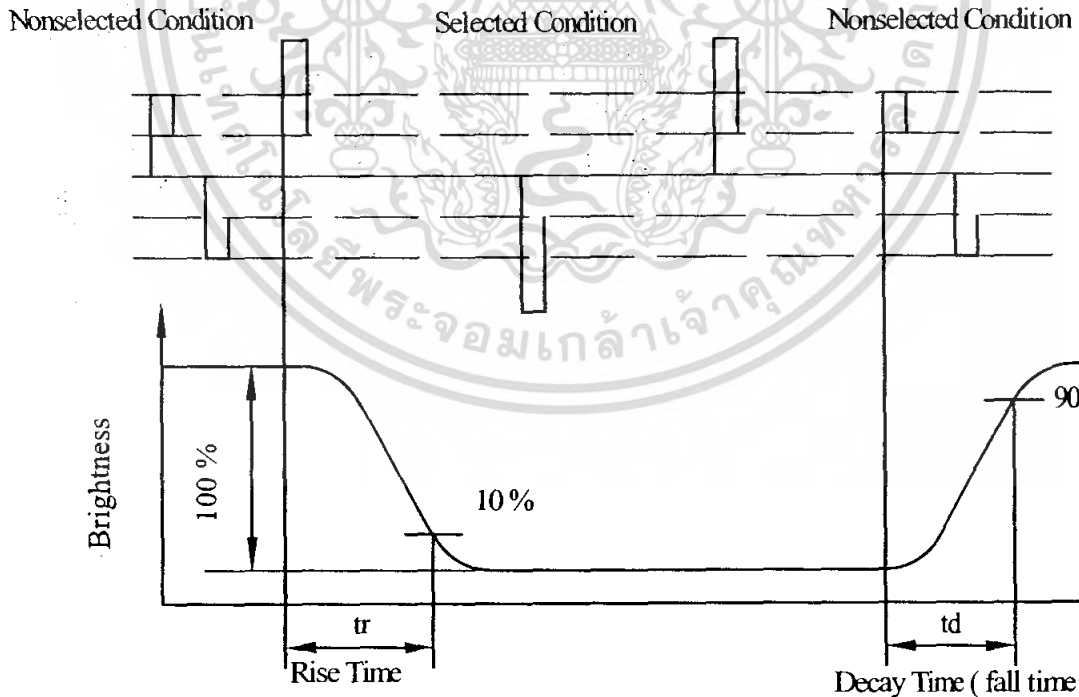


■ Contrast Ratio

$$CR = \frac{\text{Brightness at selected state (BS)}}{\text{Brightness at non-selected state (Brs)}}$$



■ Response time



6. Interface Pin Function

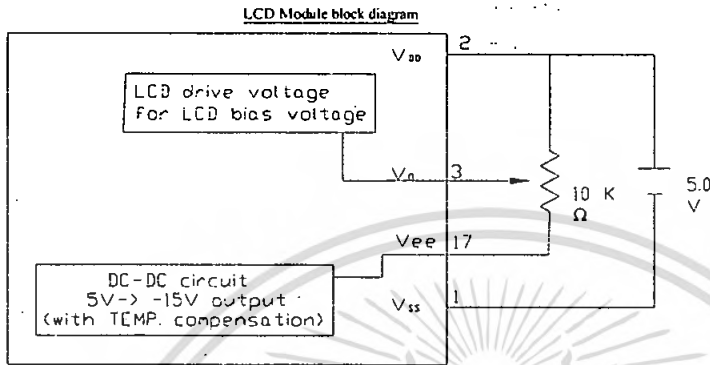
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Pin No.	Symbol	Level	Description
1	FG		Frame ground (Connected to bezel)
2	Vss		GND
3	Vdd		Power supply (+5 V)
4	Vo		Power supply for LCD driver (12.7v)
5	WR	L	Data write. Write data into T6963C when WR = L
6	RD	L	Data read. Read data from T6963C when RD = L
7	CE	L	L: Chip enable
8	C/D	H / L	WR=L, C/D=H: Command Write C/D=L: Data write RD=L, C/D=H: Status Read C/D=L: Data read
9	Vee		Negative Voltage output -12.6 V
10	RESET	H / L	H: Normal; L: Initialize T6963C
11	DB0	H / L	Data bus line
12	DB1	H / L	Data bus line
13	DB2	H / L	Data bus line
14	DB3	H / L	Data bus line
15	DB4	H / L	Data bus line
16	DB5	H / L	Data bus line
17	DB6	H / L	Data bus line
18	DB7	H / L	Data bus line
19	FS	H / L	Pins for selection of font; H: 6 * 8, L: 8 * 8
20	N.C		No connection



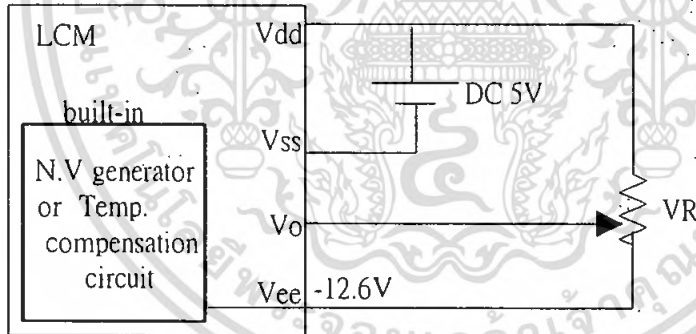
7. Power Supply for LCD Module and LCD Operating Voltage a Adjustment

* LCM operating on " DC 5V " input with built-in negative voltage and temperature compensation circuit



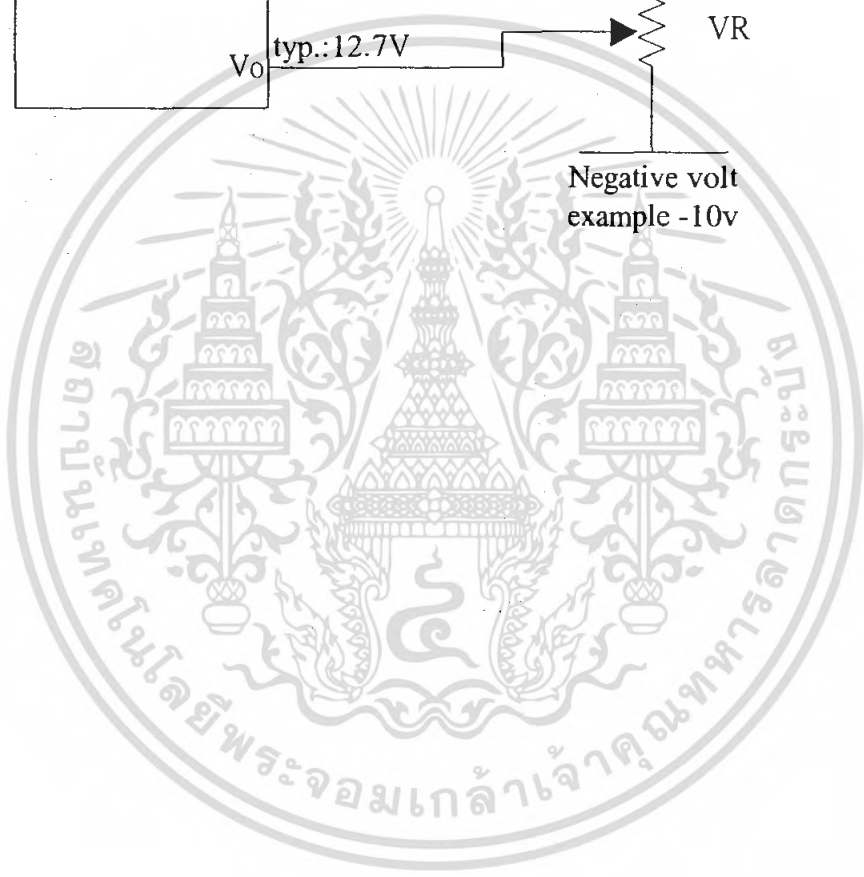
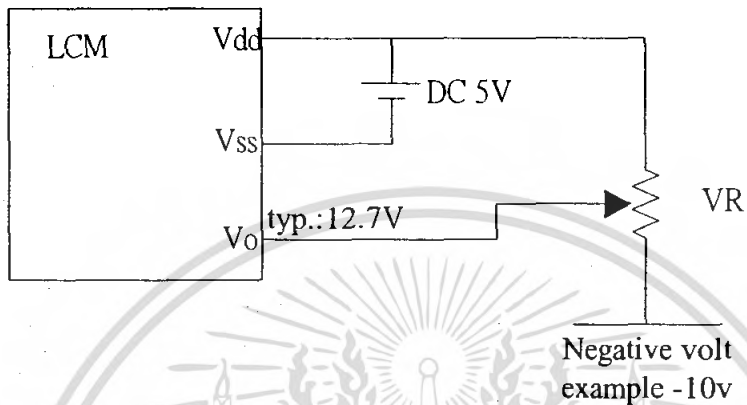
Vee voltage will be adjusted automatically on different temperature

LCM operating on " DC 5V " input with built-in negative voltage





* (Option) LCM operating on " DC 5V " input with external negative voltage



8. Backlight Information

8.1 Specification

(1) LED array / yellow-green(132 chips)

Parameter	Symbol	Min	Typ	Max	Unit	Test Condition
Supply Current	I _{LED}	—	660	720	mA	V=4.2V
Supply Voltage	V	—	4.2	4.3	V	
Reverse Voltage	V _R	—	—	8	V	
Luminous Intensity	I _V	—	—	—	cd/m ²	I _{LED} =660mA
Wave Length	λ _p	—	575	—	nm	I _{LED} =660mA
Life Time	—	—	100000	—	Hr.	V ≤ 4.2V
Color	Yellow Green					

(2) LED edge / white

Parameter	Symbol	Min	Typ	Max	Unit	Test Condition
Supply Current	I _{LED}	—	80	—	mA	V=3.5V
Supply Voltage	V	—	3.5	3.7	V	—
Reverse Voltage	V _R	—	—	8	V	—
Luminous Intensity	I _V	—	80	—	cd/m ²	I _{LED} =80mA
Wave Length	λ _p	—	—	—	nm	I _{LED} =80mA
Life Time	—	—	15000	—	Hr.	V ≤ 3.7V
Color	White					



(3) EL / white

Parameter	Symbol	Min	Typ	Max	Unit	Test Condition
Drive Voltage	Vmax	—	110	170	Vrms	25°C
Drive Wave	Fmax	—	400	1000	Hz	25°C
Brightness		48	60	—	cd/m ²	110V/400Hz
Power Consumption		—	80	—	mW	110V/400Hz
Chromatism	X	—	0.3173	—	—	110V/400Hz
	Y	—	0.3995	—	—	110V/400Hz
Life time			5000		hour	110V/400Hz
Color			White		—	Light on 110V/400Hz

(4) CCFL

No.2 3 4 5 shall be lighted at constant lamp current (IL : 5.0 mA) and shall be measured 3 minutes after the table below. The measurement shall be conducted on the condition that ambient temperature : 25 ± 2 °C humidity : 30 ~ 85%, with no wind.

NO	Items	Requirements	Remarks
1	Lamp Current (IL)	5.0 ± 0.5 (mArms)	
2	Lamp Voltage (VL)	205 ± 20 (Vrms)	
3	Lamp Power (P) (Reference Value)	1.03 (Wrms)	VL * IL
4	Luminance	250 min (cd/m)	Note 1
5	Chromaticity (X)	0.308 ± 0.01	Note 2
	(Y)	0.330 ± 0.01	
6	Starting Voltage (VS)	400 MAX (25°C) (Vrms) 600 MAX (0°C) (Vrms)	Note 3
7	Life time	10000 min (h)	Note 4

Note 1. The average value is measured through the glass.

Note 2. The tube center / center point shall be measured.

Note 3. All the tubes shall be lighted. Slidein method shall be used for voltage application.

Note 4. Life

Judgement conditions.

A The luminance becomes 50% of the initial luminance.

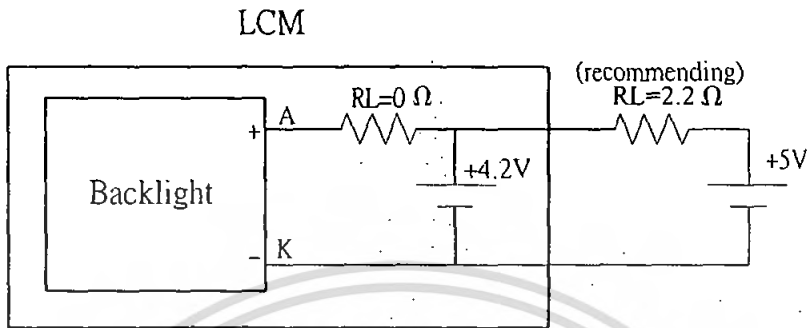
B Not normal lighting.

C When a severe appearance failure is found.

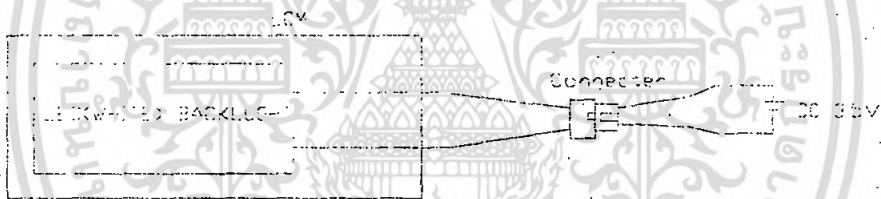
8.2 Backlight driving methods

a. LED B/L drive from A.K directly

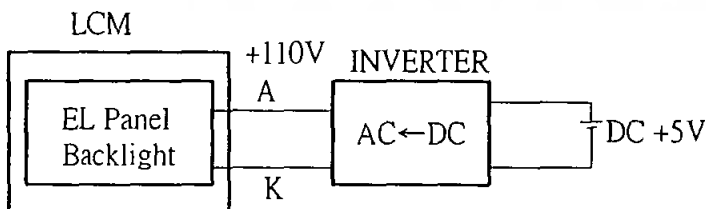
a.1 array (yellow-green)



a.2 edge / white

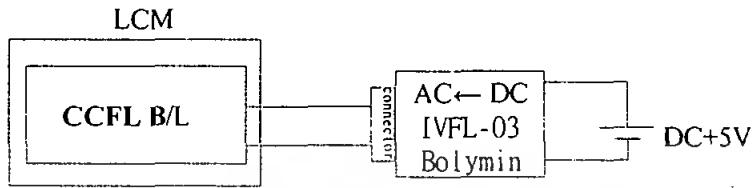


b. E/L B/L driven from A.K cable directly





c. CCFL B/L drive directly from connector



9. Quality Assurance

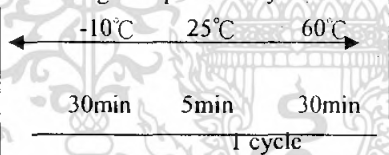
◆ Screen Cosmetic Criteria

No.	Defect	Judgement Criterion	Partition										
1	Spots	A)Clear <table border="1"> <thead> <tr> <th>Size:d mm</th> <th>Acceptable Qty in active area</th> </tr> </thead> <tbody> <tr> <td>$d \leq 0.1$</td> <td>Disregard</td> </tr> <tr> <td>$0.1 < d \leq 0.2$</td> <td>6</td> </tr> <tr> <td>$0.2 < d \leq 0.3$</td> <td>2</td> </tr> <tr> <td>$0.3 < d$</td> <td>0</td> </tr> </tbody> </table>	Size:d mm	Acceptable Qty in active area	$d \leq 0.1$	Disregard	$0.1 < d \leq 0.2$	6	$0.2 < d \leq 0.3$	2	$0.3 < d$	0	Minor
		Size:d mm	Acceptable Qty in active area										
$d \leq 0.1$	Disregard												
$0.1 < d \leq 0.2$	6												
$0.2 < d \leq 0.3$	2												
$0.3 < d$	0												
Note:Including pin holes and defective dots which must be within one pixel size. B)Unclear <table border="1"> <thead> <tr> <th>Size:d mm</th> <th>Acceptable Qty in active area</th> </tr> </thead> <tbody> <tr> <td>$d \leq 0.2$</td> <td>Disregard</td> </tr> <tr> <td>$0.2 < d \leq 0.5$</td> <td>6</td> </tr> <tr> <td>$0.5 < d \leq 0.7$</td> <td>2</td> </tr> <tr> <td>$0.7 < d$</td> <td>0</td> </tr> </tbody> </table>	Size:d mm	Acceptable Qty in active area	$d \leq 0.2$	Disregard	$0.2 < d \leq 0.5$	6	$0.5 < d \leq 0.7$	2	$0.7 < d$	0			
Size:d mm	Acceptable Qty in active area												
$d \leq 0.2$	Disregard												
$0.2 < d \leq 0.5$	6												
$0.5 < d \leq 0.7$	2												
$0.7 < d$	0												
2	Bubbles in Polarizer	<table border="1"> <thead> <tr> <th>Size:d mm</th> <th>Acceptable Qty in active area</th> </tr> </thead> <tbody> <tr> <td>$d \leq 0.3$</td> <td>Disregard</td> </tr> <tr> <td>$0.3 < d \leq 1.0$</td> <td>3</td> </tr> <tr> <td>$1.0 < d \leq 1.5$</td> <td>1</td> </tr> <tr> <td>$1.5 < d$</td> <td>0</td> </tr> </tbody> </table>	Size:d mm	Acceptable Qty in active area	$d \leq 0.3$	Disregard	$0.3 < d \leq 1.0$	3	$1.0 < d \leq 1.5$	1	$1.5 < d$	0	Minor
Size:d mm	Acceptable Qty in active area												
$d \leq 0.3$	Disregard												
$0.3 < d \leq 1.0$	3												
$1.0 < d \leq 1.5$	1												
$1.5 < d$	0												
3	Scratch	In accordance with spots cosmetic criteria. When the light reflects on the panel surface, the scratches are not to be remarkable.	Minor										
4	Allowable Density	Above defects should be separated more than 30mm each other.	Minor										
5	Coloration	Not to be noticeable coloration in the viewing area of the LCD panels. Back-light type should be judged with back-light on state only.	Minor										



10. Reliability

Content of Reliability Test

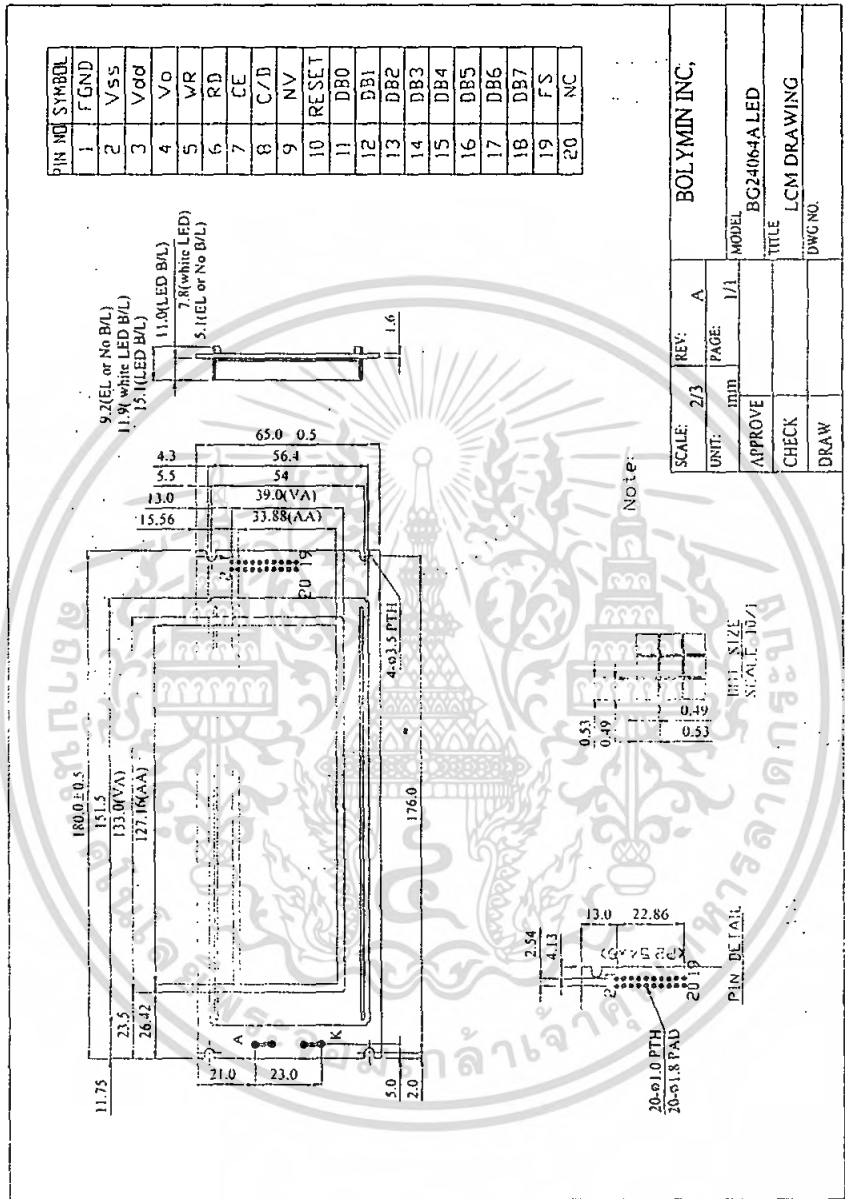
Environmental Test				
No.	Test Item	Content of Test	Test Condition	Applicable Standard
1	High Temperature storage	Endurance test applying the high storage temperature for a long time.	60°C 200hrs	—
2	Low Temperature storage	Endurance test applying the high storage temperature for a long time.	-10°C 200hrs	—
3	High Temperature Operation	Endurance test applying the electric stress (Voltage & Current) and the thermal stress to the element for a long time.	50°C 200hrs	—
4	Low Temperature Operation	Endurance test applying the electric stress under low temperature for a long time.	0°C 200hrs	—
5	High Temperature/ Humidity Storage	Endurance test applying the high temperature and high humidity storage for a long time.	70°C, 90%RH 96hrs	—
6	High Temperature/ Humidity Operation	Endurance test applying the electric stress (Voltage & Current) and temperature / humidity stress to the element for a long time.	40°C, 90%RH 96hrs	—
7	Temperature Cycle	Endurance test applying the low and high temperature cycle. 	-10°C/60°C 10 cycles	—
Mechanical Test				
8	Vibration test	Endurance test applying the vibration during transportation and using.	10~22Hz → 1.5mmp-p 22~500Hz → 1.5G Total 0.5hrs	—
9	Shock test	Constructional and mechanical endurance test applying the shock during transportation.	50G Half sign wave 11 msdc 3 times of each direction	—
10	Atmospheric pressure test	Endurance test applying the atmospheric pressure during transportation by air.	115mbar 40hrs	—
Others				
11	Static electricity test	Endurance test applying the electric stress to the terminal.	VS=800V, RS=1.5kΩ CS=100pF 1 time	—

***Supply voltage for logic system=5V. Supply voltage for LCD system = Operating voltage at 25°C

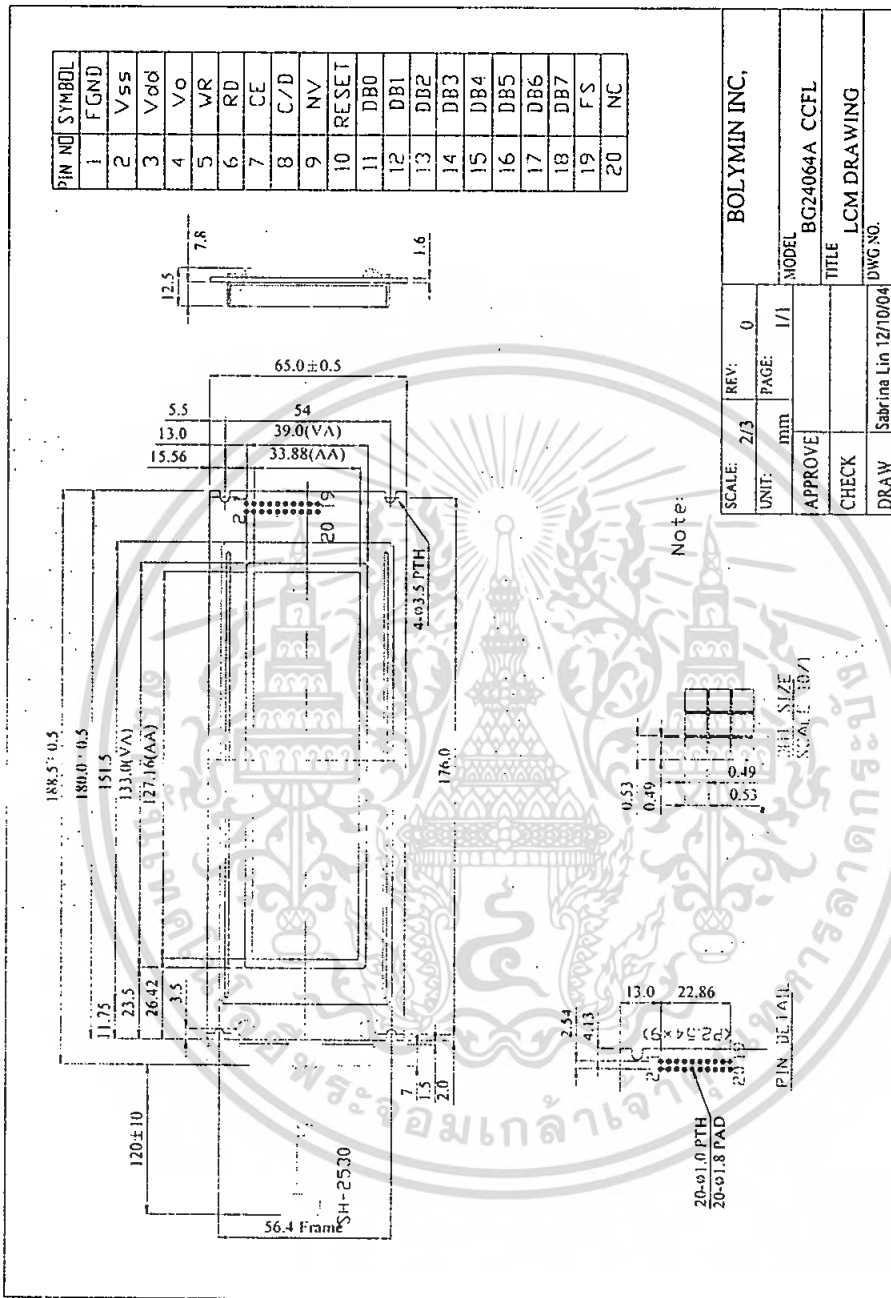
11. Appendix (Drawing , EL , CCFL inverter data , T6963C controller data)

11-1 Drawing

LED array backlight and EL backlight)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



11-2 T6963C controller data

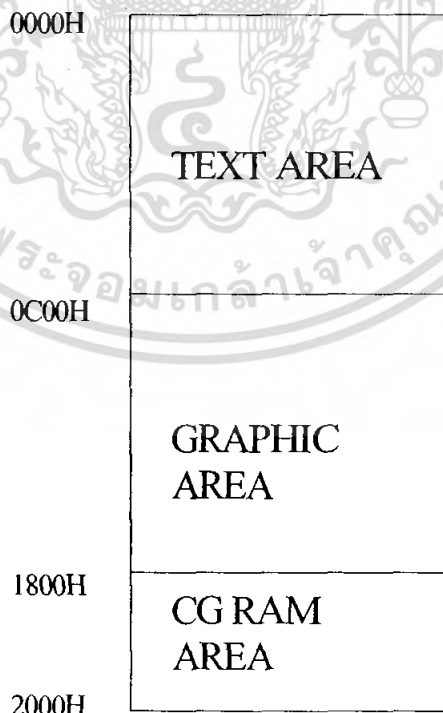
11-2.1 Display control instruction

The LCD Module has built in a T6963C LSI controller, It has an 8-bit parallel data bus and control lines for writing or reading through an MPU interface, it has a 128-word character generator ROM (refer to Table 1.), which can control an external display RAM of up to 8K bytes. Allocation of text, graphics and external character generator RAM can be made easily and the display window can be moved freely within the allocated memory range.

•RAM Interface

The external RAM is used to store display data(text, graphic and external CG data). It can be freely allocated to the memory area(8 Kbyte max).

Recommend





• Flowchart of communications with MPU

(1) Status Read

A status check must be performed before data is read or written.

Status check

The Status of T6963C can be read from the data lines.

- \overline{RD} L
- \overline{WR} H
- \overline{CE} L
- C/D H
- Do to D7 H

The T6963C status word format is as follows:

MSB							LSB
STA7	STA6	STA5	STA4	STA3	STA2	STA1	STA0
D7	D6	D5	D4	D3	D2	D1	D0

STA0	Check command execution capability	0:Disable 1:Enable
STA1	Check data read/write Capability	0:Disable 1:Enable
STA2	Check Auto mode data read capability	0:Disable 1:Enable
STA3	Check Auto mode data write capability	0:Disable 1:Enable
STA4	Not used	
STA5	Check controller operation capability	0:Disable 1:Enable
STA6	Error flag. Used for Screen Peek and Screen copy commands.	0:No error 1:Error
STA7	Check the blink condition	0:Disable off 1:Normal display



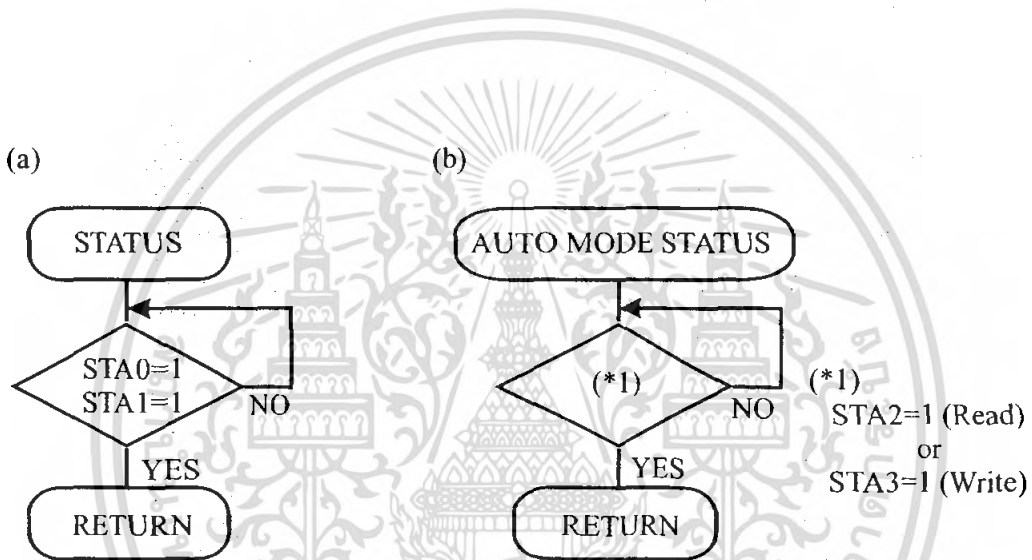
(Note 1) It is necessary to check STA0 and STA1 at the same time.

There is a possibility of erroneous operation due to a hardware interrupt.

(Note 2) For most modes STA0/STA1 are used as a status check.

(Note 3) STA2 and STA3 are valid in Auto mode; STA0 and STA1 are invalid.

Status Checking flow



(Note 4) When using the MSB=0 command, a Status Read must be performed.

If a status check is not carried out, the T6963C cannot operate normally, even after a delay time.

The hardware interrupt occurs during the address calculation period (at the end of each line).

If a MSB=0 command is sent to the T6963C during this period, the T6963C enters Wait status.

If a status check is not carried out in this state before the next command is sent, there is the possibility that the command or data data will not be received.



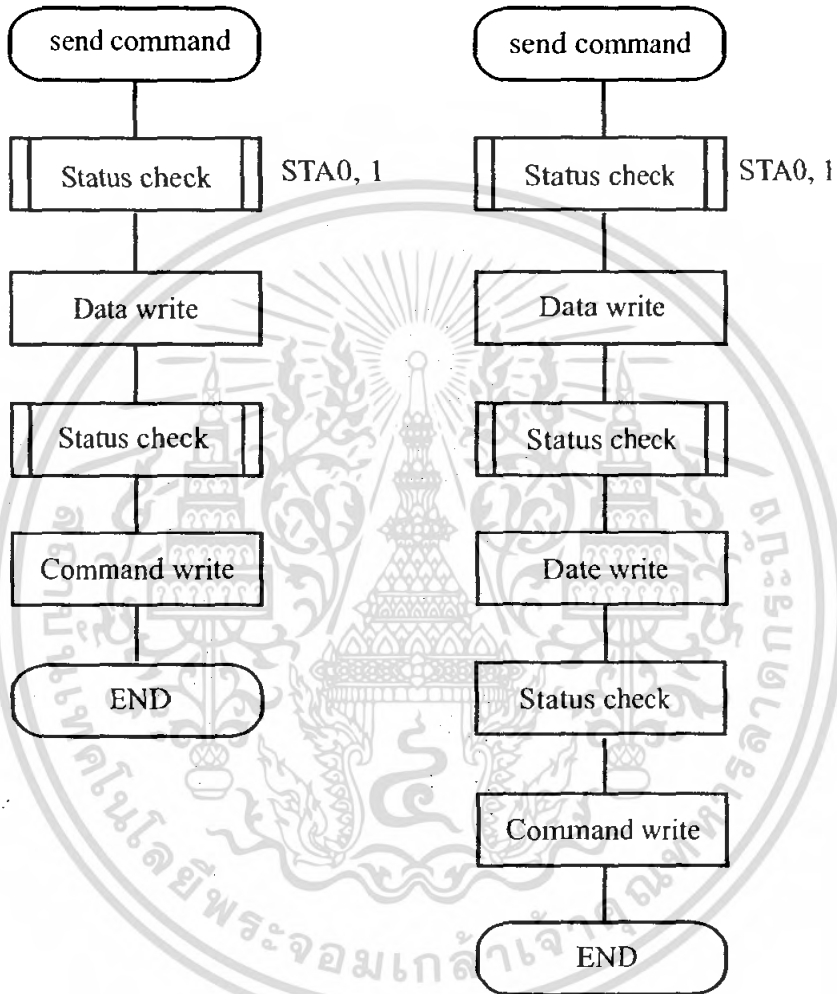
(2)Setting date

When using the T6963C, first set the data, then set the command.

Procedure for sending a command

(a)The case of 1 date

(b)The case of 2 data



(Note) When sending more than two data, the last datum (or last two data) is valid.



11-3.2 Command definitions

COMMAND	CODE	D1	D2	FUNCTION
REGISTERS SETTING	00100001	X address	Y address	Set Cursor Pointer
	00100010	Date	00H	Set Offset Register
	00100100	Low address	High address	Set Address Pointer
SET CONTROL WORD	01000000	Low address	High address	Set Text Home Address
	01000001	Columns	00H	Set Text Area
	01000010	Low address	High address	Set Graphic Home Address
	01000011	Columns	00H	Set Graphic Area
MODE SET	1000x000	--	--	OR mode
	1000x001	--	--	EXOR mode
	1000x011	--	--	AND mode
	1000x100	--	--	Text Attribute mode
	10000xxx	--	--	Internal CG ROM mode
	10001xxx	--	--	External CG RAM mode
DISPLAY MODE	10010000	--	--	Display off
	1001xx10	--	--	Cursor on, blink off
	10001xx11	--	--	Cursor on, blink on
	100101xx	--	--	Text on, graphic off
	100110xx	--	--	Text off, graphic on
	100111xx	--	--	Text on, graphic on
CURSOR PATTERN SELECT	10100000	--	--	1-line cursor
	10100001	--	--	2-line cursor
	10100010	--	--	3-line cursor
	10100011	--	--	4-line cursor
	10100100	--	--	5-line cursor
	10100101	--	--	6-line cursor
	10100110	--	--	7-line cursor
	10100111	--	--	8-line cursor
DATA AUTO READ/WRITE	10110000	--	--	Set Data Auto Write
	10110001	--	--	Set Data Auto Read
	10110010	--	--	Auto Reset
DATA READ/WRITE	11000000	Data	--	Data Write and Increment ADP
	11000001	--	--	Data Read and Increment ADP
	11000010	Data	--	Data Write and Decrement ADP
	11000011	--	--	Data Read and Decrement ADP
	11000100	Data	--	Data Write and Nonvariable ADP
	11000101	--	--	Data Read and Nonvariable ADP
SCREEN PEEK	11100000	--	--	Screen Peek

X : invalid



COMMAND	CODE	D1	D2	FUNCTION
SCREEN COPY	11101000			Screen Copy
BIT SET/RESET	11110xxx	—	—	Bit Reset
	11111xxx	—	—	Bit Set
	1111x000	—	—	Bit 0 (LSB)
	11111x001	—	—	Bit 1
	11111x010	—	—	Bit 2
	11111x011	—	—	Bit 3
	11111x100	—	—	Bit 4
	11111x101	—	—	Bit 5
	11111x110	—	—	Bit 6
	11111x111	—	—	Bit 7 (MSB)

X : invalid

• Setting registers

CODE	HEX.	FUNCTION	D1	D2
00100001	21H	SET CURSOR POINTER	X ADRS	Y ADRS
00100010	22H	SET OFFSET REGISTER	DATA	00H
00100100	24H	SET ADDRESS POINTER	LOW ADRS	HIGH ADRS

(I)Set Cursor Pointer

The position of the cursor is specified by X ADRS and Y ADRS. The cursor position can only be moved by this command. Data read/write from the MPU never changes the cursor pointer. X ADRS and Y ADRS are specified as follows.

X ADRS 00H to 4FH (lower 7 bits are valid)

Y ADRS 00H to 1FH (lower 5 bits are valid)

Single-Scan

X ADRS 00 to 4FH

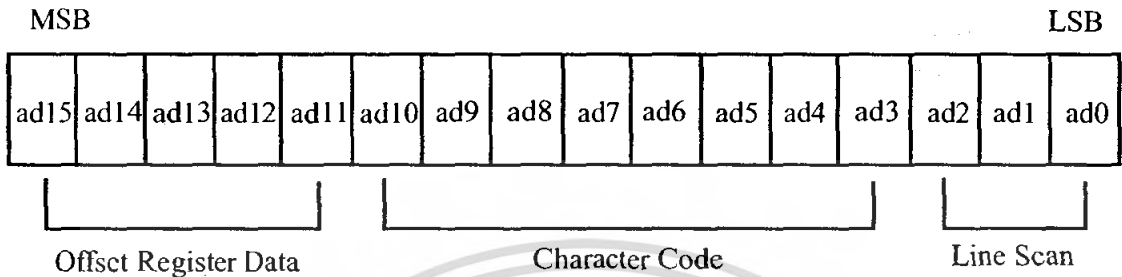
Y ADRS 00H to 0FH



(2)Set Offset Register

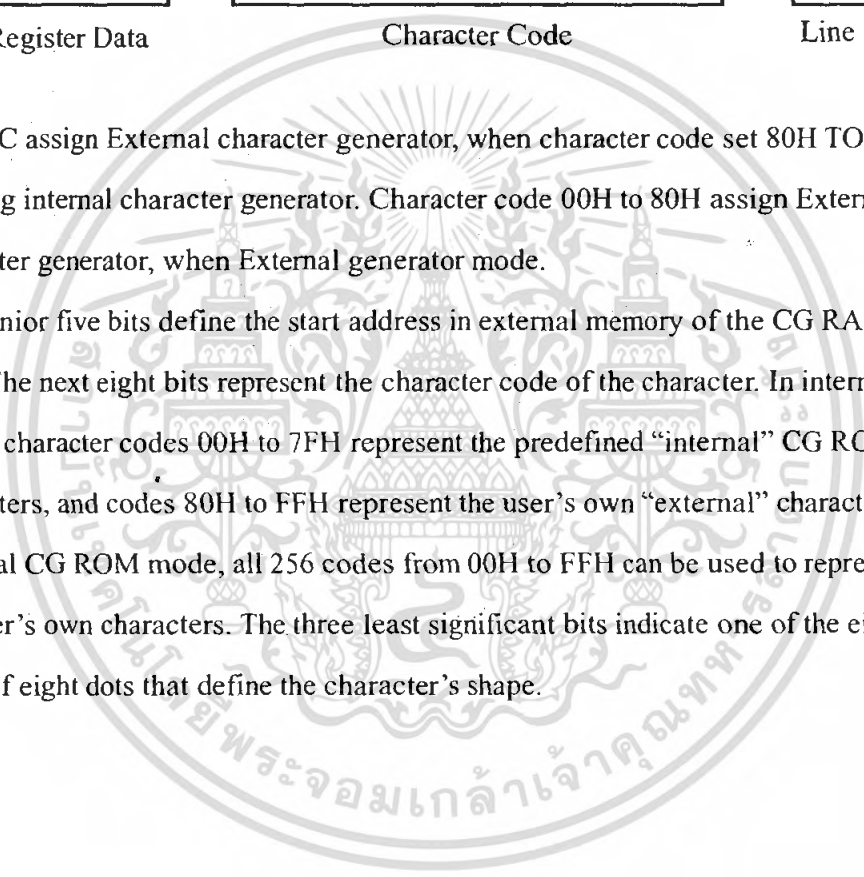
The offset register is used to determine the external character generator RAM area.

The T6963C has a 16-bit address bus as follows.



T6963C assign External character generator, when character code set 80H TO FFH in using internal character generator. Character code 00H to 80H assign External character generator, when External generator mode.

The senior five bits define the start address in external memory of the CG RAM area. The next eight bits represent the character code of the character. In internal CG ROM, character codes 00H to 7FH represent the predefined “internal” CG ROM characters, and codes 80H to FFH represent the user’s own “external” characters. In external CG ROM mode, all 256 codes from 00H to FFH can be used to represent the user’s own characters. The three least significant bits indicate one of the eight rows of eight dots that define the character’s shape.





The relationship between display RAM address and offset register

Offset register data	CG RAM hex. address (start to end)
00000	0000 to 07 FFH
00001	0800 to 0FFFH
00010	1000 to 17FFH
11100	E000 to E7FFH
11101	E800 to EFFFH
11110	F000 to F7FFH
11111	F800 to FFFFH

(Example 1)

Offset register	02H
Character code	80H
Character generator RAM start address	0001 0100 0000 0000 1 4 0 0 H

	(address)	(data)
	1400H	00H
	1401H	1FH
	1402H	04H
	1403H	04H
	1404H	04H
	1405H	04H
	1406H	04H
	1407H	00H

(Example 2) The relationship between display RAM data and display characters

γ and ζ are displayed by character generator RAM.

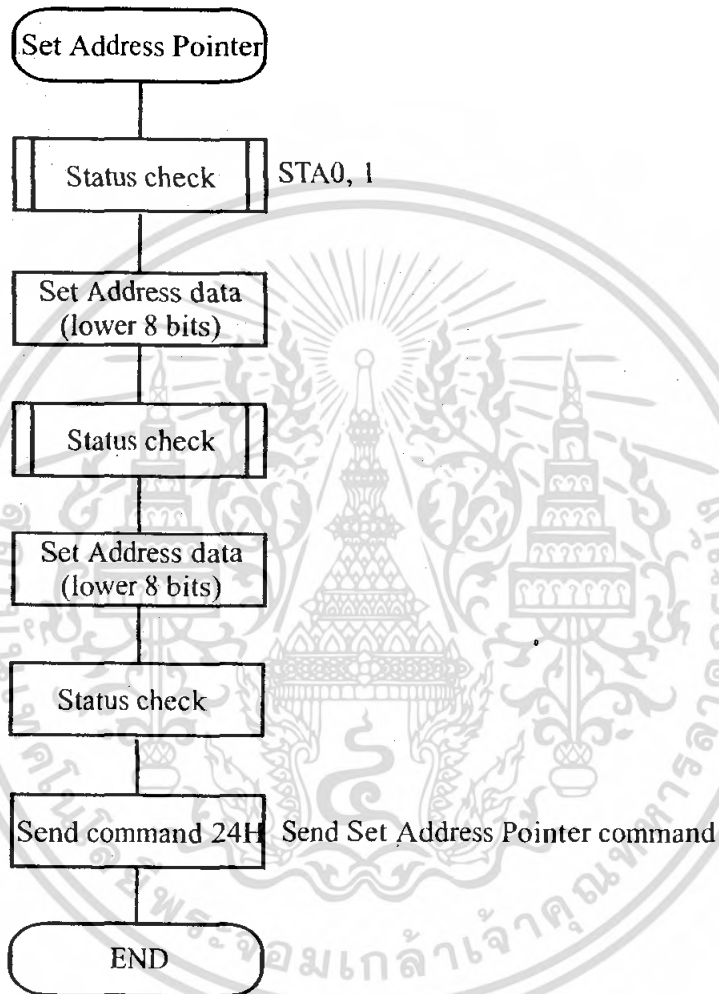
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(3)Set Address Pointer

The Set Address Pointer command is used to indicate the start address for writing to (or reading from)external RAM.

The Flowchart for Set Address Pointer command





• Set Control Word

CODE	HEX.	FUNCTION	D1	D2
01000000	40H	Set Text Home Address	Low address	High address
01000001	41H	Set Text Area	Columns	00H
01000010	42H	Set Graphic Home Address	Low address	High address
01000011	43H	Set Graphic Area	Columns	00H

The home address and column size are defined by this command.

(1)Set Text Home Address

The starting address in the external display RAM for text display is defined by this command.

The text home address indicates the leftmost and uppermost position.

The relationship between external display RAM address and display position

TH		TH+CL
TH+TA		TH+TA+CL
(TH+TA)+TA		TH+2TA+CL
(TH+2TA)+TA		TH+3TA+CL
TH+(n-1)TA		TH+(n-1)TA+CL

TH:Text home address

TA:Text area number (columns)

CL:Columns are fixed by hardware (pin-programmable).



(Example)

Text home address : 0000H
 Text area : 0020H
 : 32 Columns
 : 4 Lines

0000H	0001H		001EH	001FH
0020H	0021H		003EH	002FH
0040H	0041H		005EH	005FH
0060H	0061H		007EH	007FH

(2)Set Graphic Home Address

The starting address of the external display RAM used for graphic display is defined by this command. The graphic home address indicates the leftmost and uppermost position.

The relationship between external display RAM address and display position

GH		GH+GL
GH+GA		GH+GA+CL
(GH+GA)+GA		GH+2GA+CL
(GH+2GA)+GA		GH+3GA+CL
GH+(n-1)GA		GH+(n-1)GA+CL

GH:Graphic home address

GA:Graphic area number (columns)

CL:Columns are fixed by hardware (pin-programmable).



(Example)

Graphic home address : 0000H
 Graphic area : 0020H
 : 32 Columns
 : 2 Lines

0000H	0001H		001EH	001FH
0020H	0021H		003EH	003FH
0040H	0041H		005EH	005FH
0060H	0061H		007EH	007FH
0080H	0081H		009EH	009FH
00A0H	00A1H		00BEH	00BFH
00C0H	00C1H		00DEH	00DFH
00E0H	00E1H		00FEH	00FFH
0100H	0101H		011EH	011FH
0120H	0121H		013EH	013FH
0140H	0141H		015EH	014FH
0160H	0161H		017EH	017FH
0180H	0181H		109EH	019FH
01A0H	01A1H		01BEH	01BFH
01C0H	01C1H		01DEH	01DFH
01E0H	01E1H		01FEH	01FFH



• Mode set

CODE	FUNCTION	OPERAND
1000x000	OR Mode	—
1000x001	EXOR Mode	—
1000x011	AND Mode	—
1000x100	TEXT ATTRIBUTE Mode	—
10000xxx	Internal Character Generator Mode	—
10001xxx	External Character Generator Mode	—

X:invalid

The display mode is defined by this command. The display mode does not change until the next command is sent. The logical OR, EXOR, AND of text or graphic display can be displayed. In Internal Character Generator mode, character codes 00H to 7FH are assigned to the built-in character generator ROM. The character codes 80H to FFH are automatically assigned to the external character generator RAM.

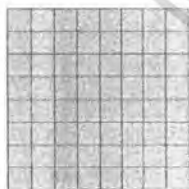
(Example)



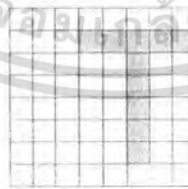
GRAPHIC



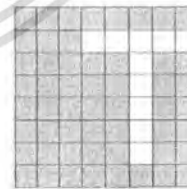
TEXT



“OR”



“AND”



“TXOR”

(Note) Attribute functions can only be applied to text display, since the attribute data is placed in the graphic RAM area.



Attribute function

The attribute operations are Reverse display, Character blink and Inhibit. The attribute data is written into the graphic area which was defined by the Set Control Word command. Only text display is possible in Attribute Function mode; graphic display is automatically disabled. However, the Display Mode command must be used to turn both Text and Graphic on in order for the Attribute function to be available.

The attribute data for each character in the text area is written to the same address in the graphic area. The Attribute function is defined as follows.

Attribute RAM 1byte



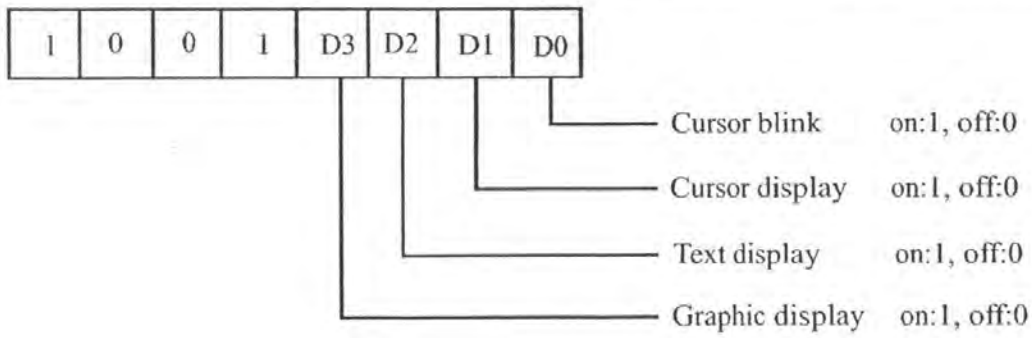
d3	d2	d1	d0	FUNCTION
0	0	0	0	Normal display
0	1	0	1	Reverse display
0	0	1	1	Inhibit display
1	0	0	0	Blink of normal display
1	1	0	1	Blink of reverse display
1	0	1	1	Blink of inhibit display

X:invalid

• Display mode

CODE	FUNCTION	OPERAND
10010000	Display off	—
1001xx10	Cursor on, blink off	—
1001xx11	Cursor on, blink on	—
100101xx	Text on, graphic off	—
100110xx	Text off, graphic on	—
100111xx	Text on, graphic on	—

X:invalid



(Note) It is necessary to turn on “Text display” and “Graphic display” in the following cases.

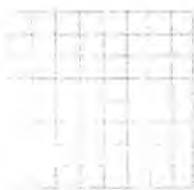
- a) Combination of text/graphic display
- b) Attribute function

• Cursor pattern select

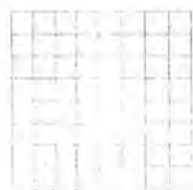
CODE	FUNCTION	OPERAND
10100000	1-line cursor	—
10100001	2-line cursor	—
10100010	3-line cursor	—
10100011	4-line cursor	—
10100100	5-line cursor	—
10100101	6-line cursor	—
10100110	7-line cursor	—
10100111	8-line cursor	—

When cursor display is ON, this command selects the cursor pattern in the range 1 line to 8 lines.

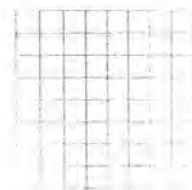
The cursor address is defined by the Cursor Pointer Set command.



1-line cursor



2-line cursor



8-line cursor

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



• Data Auto Read/Write

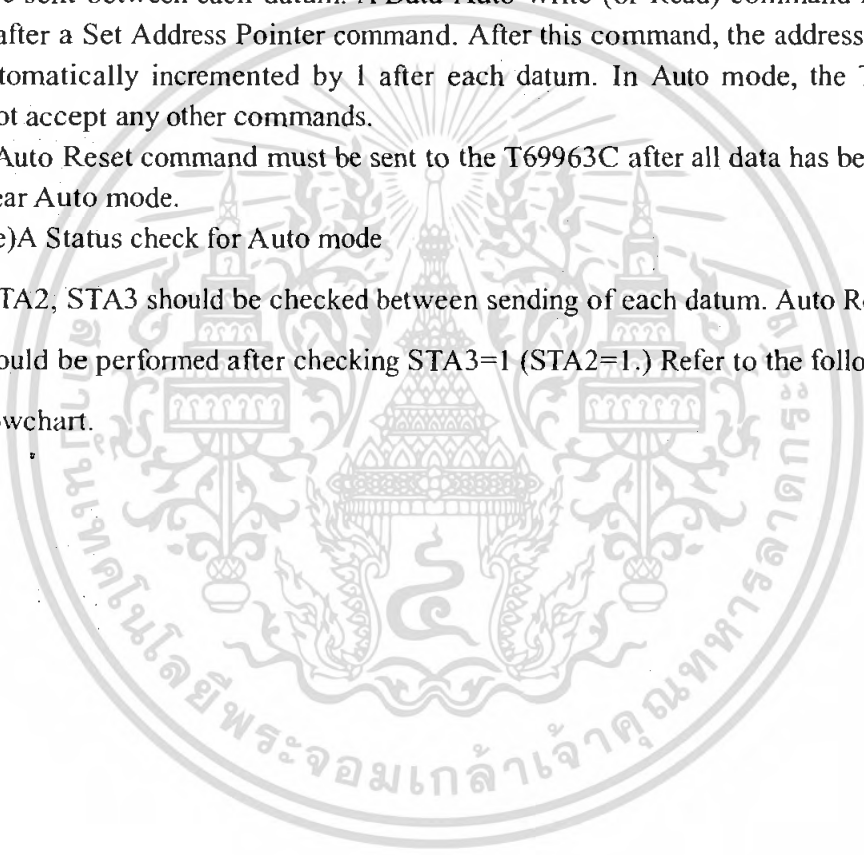
CODE	HEX.	FUNCTION	OPERAND
10110000	B0H	Set Data Auto Write	—
10110001	B1H	Set Data Auto Read	—
10110010	B2H	Auto Reset	—

The command is convenient for sending a full screen of data from the external display RAM. After setting Auto mode, a Data Write (or Read) command is need not be sent between each datum. A Data Auto Write (or Read) command must be sent after a Set Address Pointer command. After this command, the address pointer is automatically incremented by 1 after each datum. In Auto mode, the T6963C cannot accept any other commands.

The Auto Reset command must be sent to the T69963C after all data has been sent, to clear Auto mode.

(Note)A Status check for Auto mode

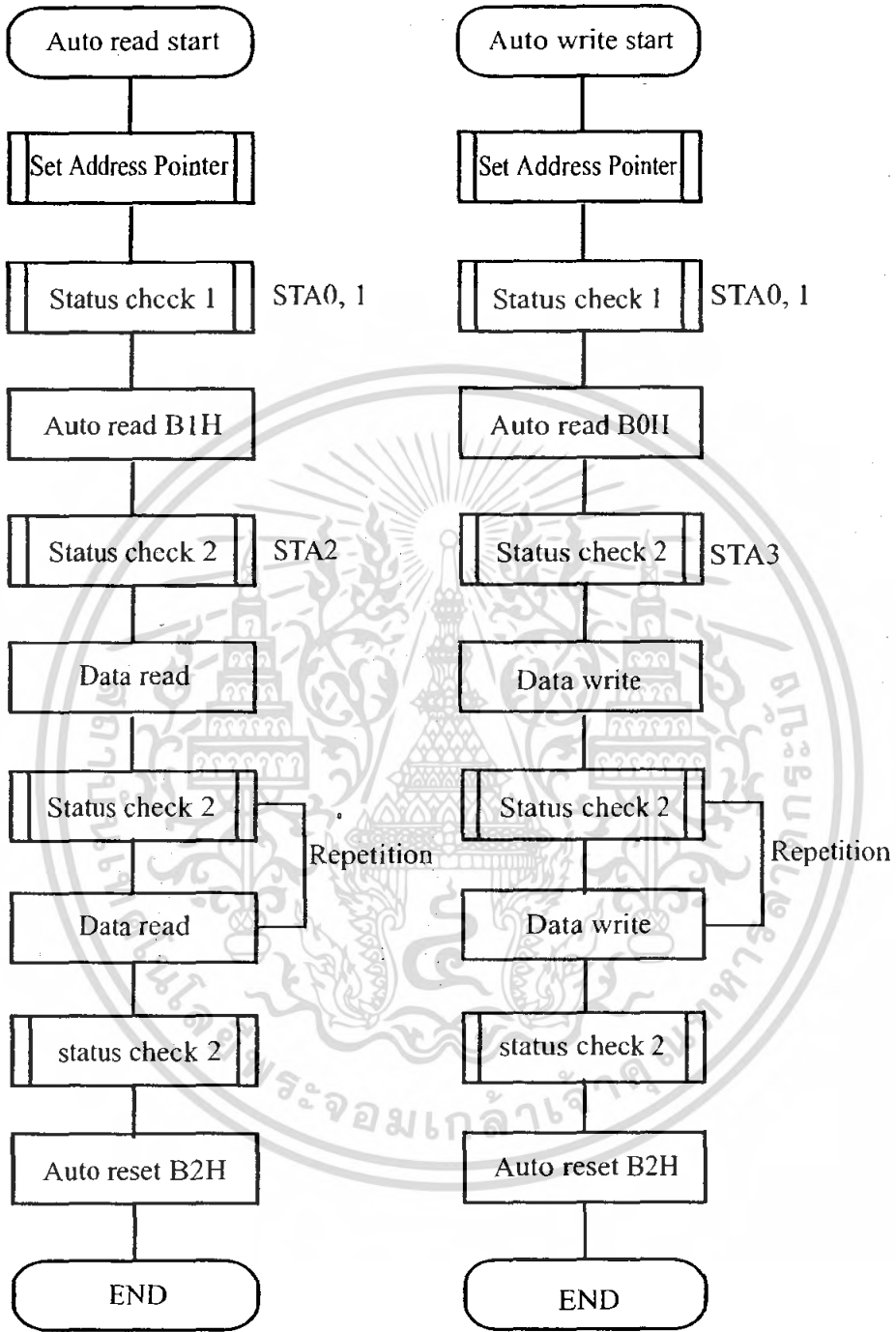
(STA2, STA3 should be checked between sending of each datum. Auto Reset should be performed after checking STA3=1 (STA2=1.) Refer to the following flowchart.

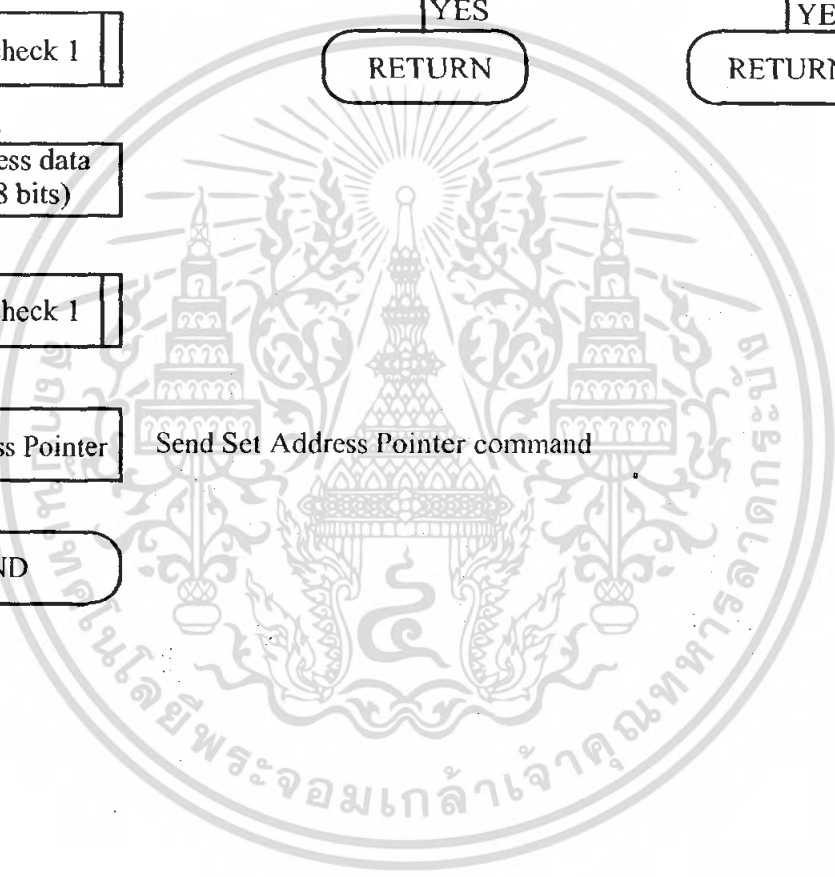
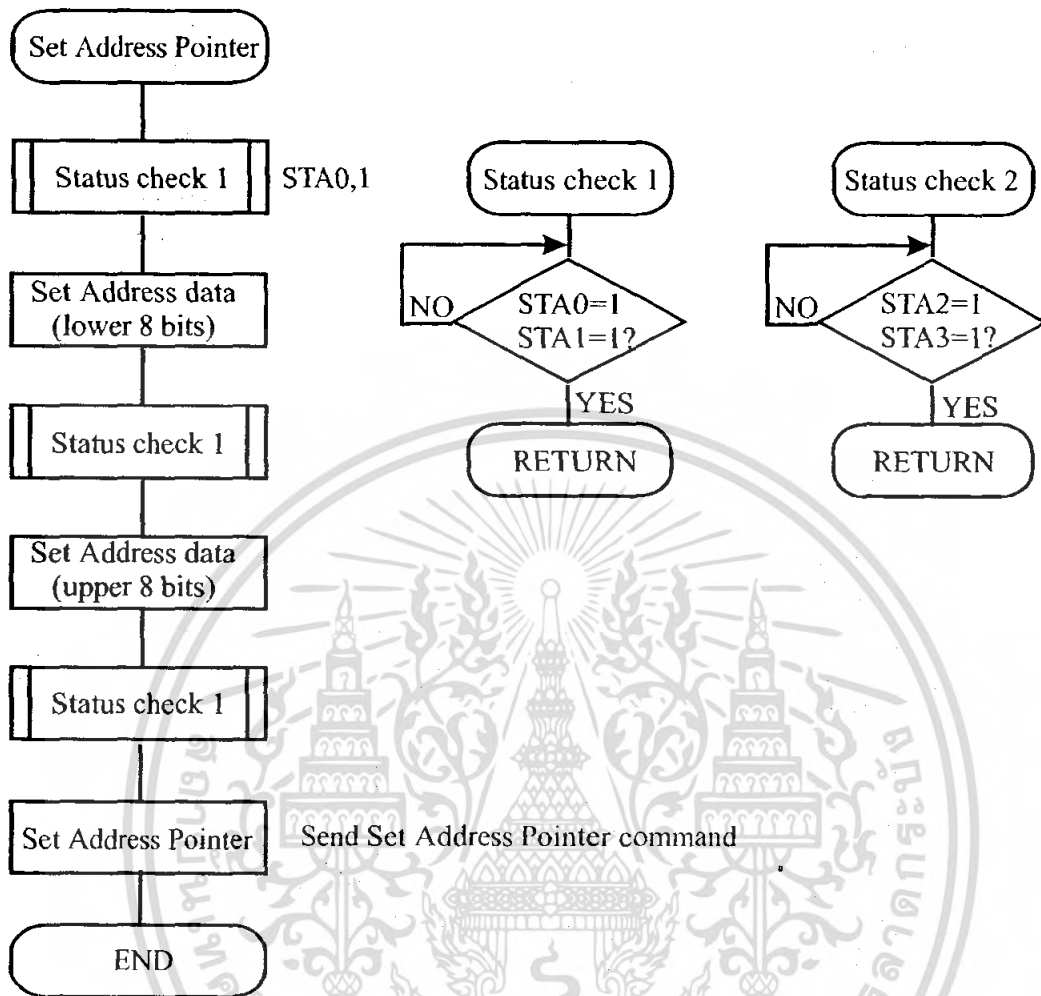




a) Auto Read mode

b) Auto Write mode







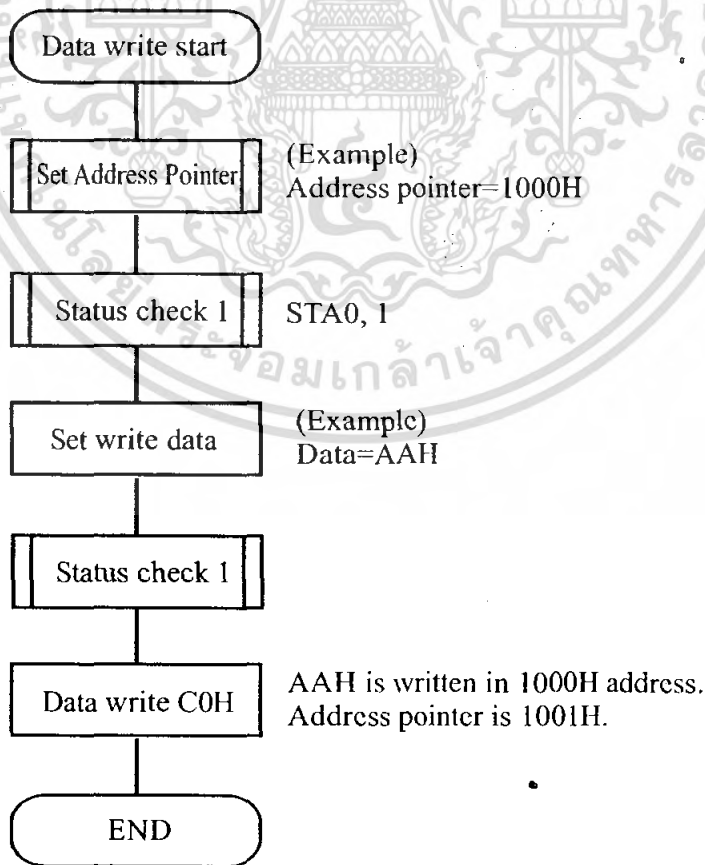
• Date Read/Write

CODE	HEX.	FUNCTION	OPERAND
11000000	C0H	Data Write and Increment ADP	Data
11000001	C1H	Data Read and Increment ADP	—
11000010	C2H	Data Write and Decrement ADP	Data
11000011	C3H	Data Read and Decrement ADP	—
11000100	C4H	Data Write and Nonvariable ADP	Data
11000101	C5H	Data Read and Nonvariable ADP	—

This command is used for writing data from the MPU to external display RAM, and reading data from external display RAM to the MPU. Data Write/Data Read should be executed after setting address using Set Address Pointer command. The address pointer can be automatically incremented or decremented using this command.

(Note) This command is necessary for each 1-byte datum.

Refer to the following flowchart.



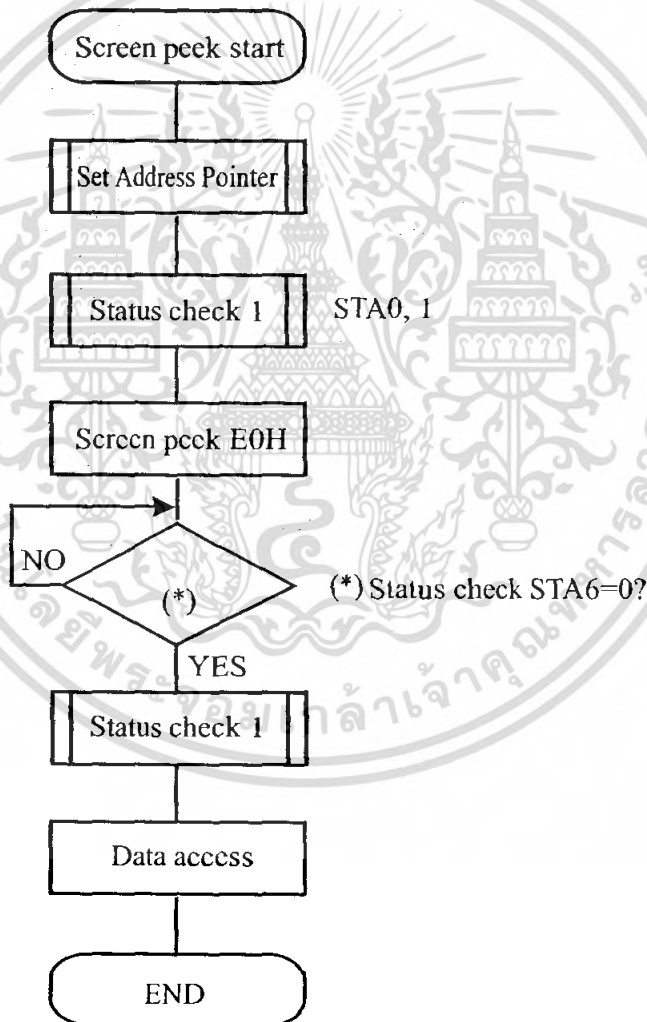
• Screen Peek

CODE	HEX.	FUNCTION	OPERAND
11100000	E0H	Screen Peek	-e

This command is used to transfer 1 byte of displayed data to the data stack; this byte can then be read from the MPU by data access. The logical combination of text and graphic display data on the LCD screen can be read by this command.

The status (STA6) should be checked just after the Screen Peek command. If the address determined by the Set Address Pointer command is not in the graphic area, this command is ignored and a status flag (STA6) is set.

Refer to the following flowchart.





• Screen Copy

CODE	HEX.	FUNCTION	OPERAND
11101000	E8H	Screen Copy	—

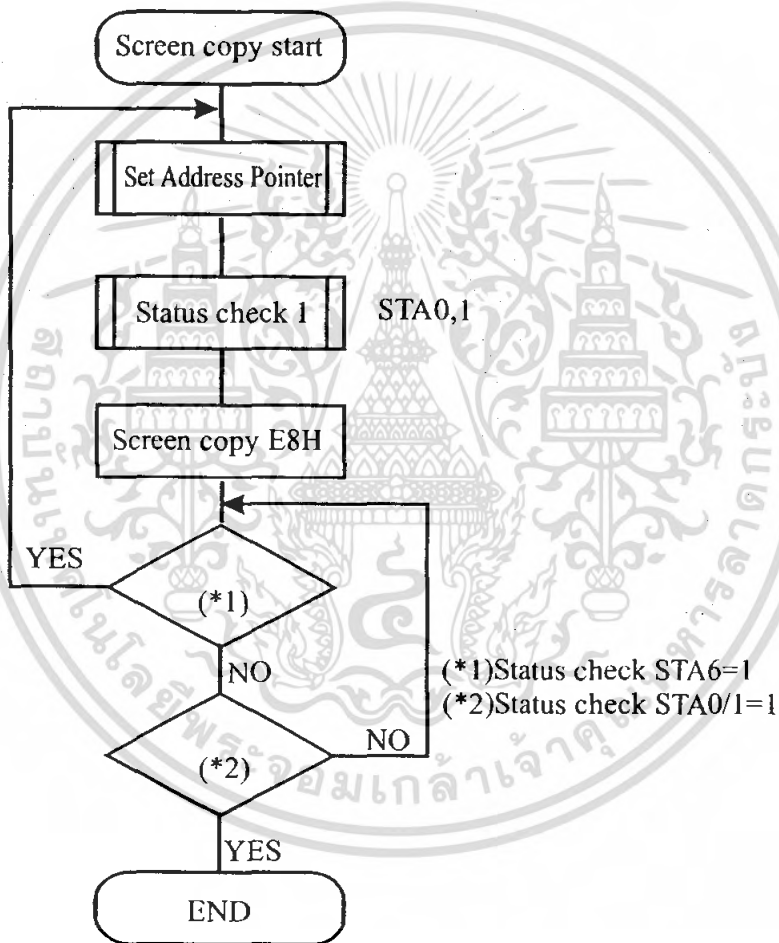
This command copies a single raster line of data to the graphic area.

The start point must be set using the Set Address Pointer command.

(Note 1) If the attribute function is being used, this command is not available.

(With Attribute data is graphic area data.)

Refer to the following flowchart.



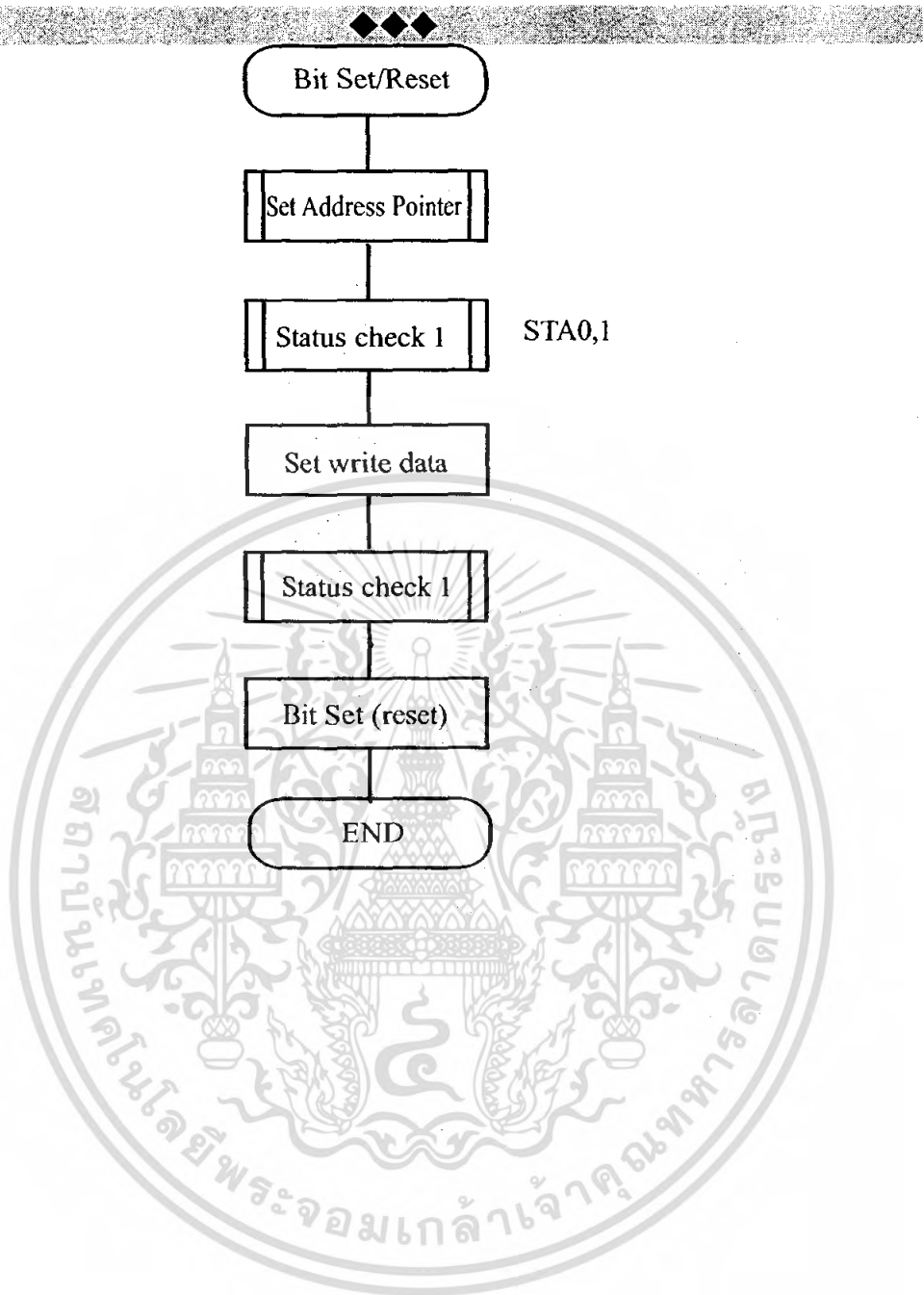
• Bit Set/Reset

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CODE	FUNCTION	OPERAND
11110xxx	Bit Reset	—
11111xxx	Bit Set	—
1111x000	Bit 0 (LSB)	—
1111x001	Bit 1	—
1111x010	Bit 2	—
1111x011	Bit 3	—
1111x100	Bit 4	—
1111x101	Bit 5	—
1111x110	Bit 6	—
1111x111	Bit 7 (MSB)	—

X:invalid

This command use to set or reset a bit of the byte specified by the address pointer.
 Only one bit can be set/reset at a time.
 Refer to the following flowchart.





11-3.3 Character code

Upper 4 bit Lower 4 bit	LLLL	LLLH	LLHL	LLHH	LHLL	LHLH	LHHL	LHHH
LLLL		0	1	2	3	4	5	6
LLLH	7	8	9	A	B	C	D	E
LLHL	F	G	H	I	J	K	L	M
LLHH	N	O	P	Q	R	S	T	U
LHLL	V	W	X	Y	Z	[\]
LHLH	^	_	0	1	2	3	4	5
LHHL	6	7	8	9	A	B	C	D
LHHH	E	F	G	H	I	J	K	L
HLLL	M	N	O	P	Q	R	S	T
HLLH	U	V	W	X	Y	Z	[\
HLHL	^	_	0	1	2	3	4	5
HLHH	6	7	8	9	A	B	C	D
HHLL	E	F	G	H	I	J	K	L
HHLH	M	N	O	P	Q	R	S	T
HHHL	U	V	W	X	Y	Z	[\
HHHH	^	_	0	1	2	3	4	5

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

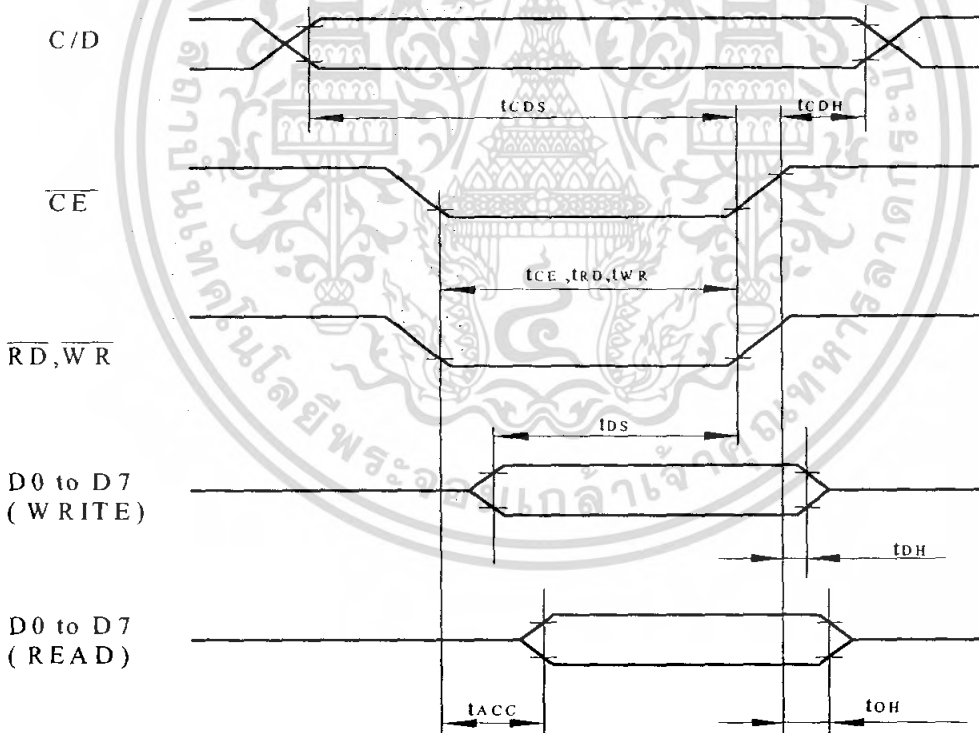


11-3.4. Timing characteristics

Bus Timing

(V_{ss}= 0 V, V_{dd} = 5 V)

Item	Symbol	Min	Typ	Max	Unit
C/D Set-up Time	t _{CDS}	100	—	—	ns
C/D Hold Time	t _{CDH}	10	—	—	ns
CE, RD, WR Pulse Width	t _{CES} , t _{RD} , t _{WR}	80	—	—	ns
Data Set-up Time	t _{DS}	80	—	—	ns
Data Hold Time	t _{DH}	40	—	—	ns
Access Time	t _{ACC}	—	—	150	ns
Output Hold Time	t _{OH}	10	—	50	ns



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

APR9600

Single-Chip Voice Recording & Playback Device 60-Second Duration

Features

- Single-chip, high-quality voice recording & playback solution
 - No external ICs required
 - Minimum external components
- Non-volatile Flash memory technology
 - No battery backup required
- User-Selectable messaging options
 - Random access of multiple fixed-duration messages
 - Sequential access of multiple variable-duration messages
- User-friendly, easy-to-use operation
 - Programming & development systems not required
 - Level-activated recording & edge-activated playback switches
- Low power consumption
 - Operating current: 25 mA typical
 - Standby current: 1 uA typical
 - Automatic power-down
- Chip Enable pin for simple message expansion

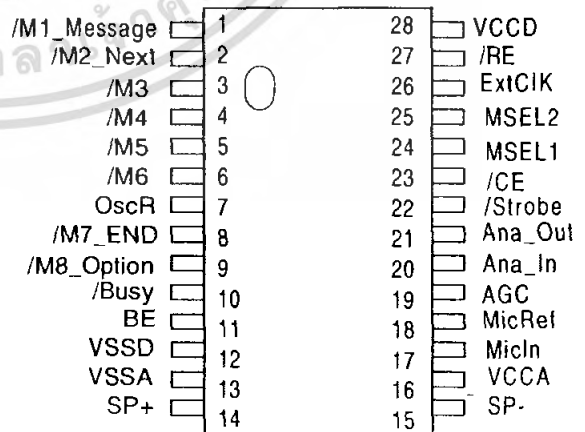
General Description

The APR9600 device offers true single-chip voice recording, non-volatile storage, and playback capability for 40 to 60 seconds. The device supports both random and sequential access of multiple messages. Sample rates are user-selectable, allowing designers to customize their design for unique quality and storage time needs. Integrated output amplifier, microphone amplifier, and AGC circuits greatly simplify system design. The device is ideal for use in portable voice recorders, toys, and many other consumer and industrial applications.

APLUS integrated achieves these high levels of storage capability by using its proprietary analog/multilevel storage technology implemented in an advanced Flash non-volatile memory process, where each memory cell can store 256 voltage levels. This technology enables the APR9600 device to reproduce voice signals in their natural form. It eliminates the need for encoding and compression, which often introduce distortion.

Pinout Diagram

Figure 1 APR9600 Pinout Diagram

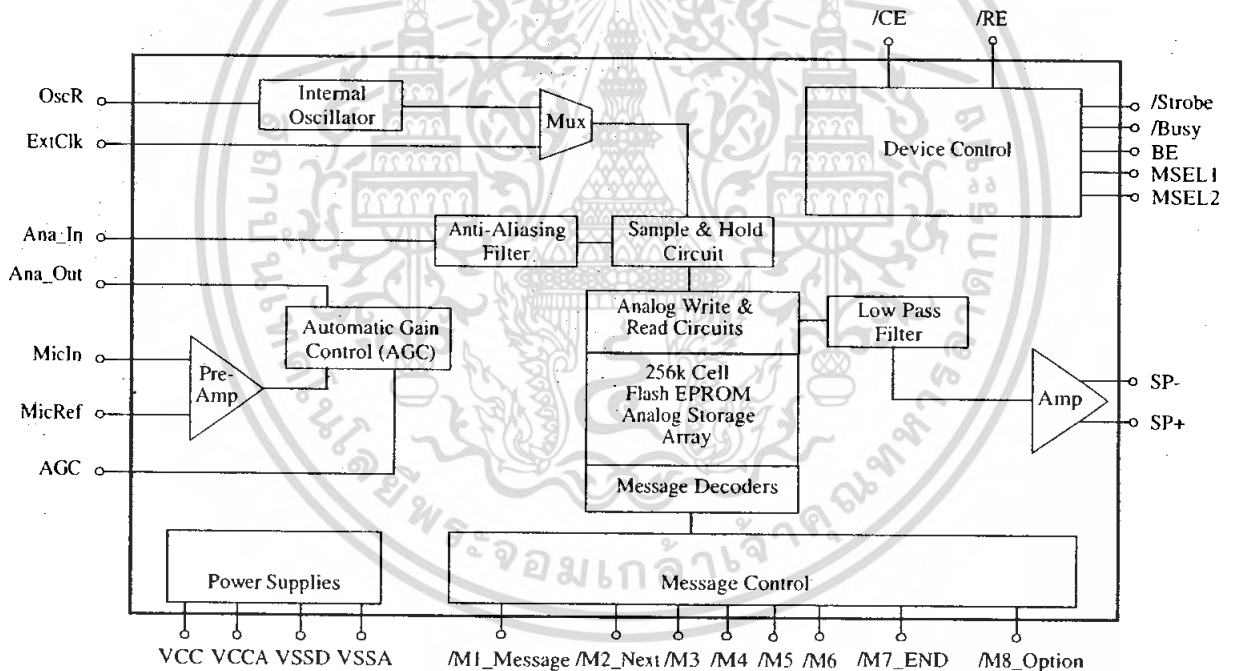


Functional Description

The APR9600 block diagram is included in order to give understanding of the APR9600 internal architecture. At the left hand side of the diagram are the analog inputs. A differential microphone amplifier, including integrated AGC, is included on-chip for applications requiring its use. The amplified microphone signal is fed into the device by connecting the Ana_Out pin to the Ana_In pin through an external DC blocking capacitor. Recording can be fed directly into the Ana_In pin through a DC blocking capacitor, however, the connection between Ana_In and Ana_Out is still required for playback. The next block encountered by the input signal is the internal anti-aliasing filter. The filter automatically adjusts its response according to the sampling frequency selected so Shannon's Sampling Theorem is satisfied. After anti-aliasing filtering is accomplished the signal is ready to be clocked into the memory array. This storage is accomplished through a

combination of the Sample and Hold circuit and the Analog Write/Read circuit. These circuits are clocked by either the Internal Oscillator or an external clock source. When playback is desired the previously stored recording is retrieved from memory, low pass filtered, and amplified as shown on the right hand side of the diagram. The signal can be heard by connecting a speaker to the SP+ and SP- pins. Chip-wide management is accomplished through the device control block shown in the upper right hand corner. Message management is controlled through the message control block represented in the lower center of the block diagram. More detail on actual device application can be found in the *Sample Applications* section. More detail on sampling control can be found in the *Sample Rate and Voice Quality* section. More detail on message management and device control can be found in the *Message Management* section.

Figure 2 APR9600 Block Diagram



Message Management

Message Management General Description

Playback and record operations are managed by on chip circuitry. There are several available messaging modes depending upon desired operation. These message modes determine message management style, message length, and external parts count. Therefore, the designer must select the appropriate operating mode *before* beginning the design. Operating modes do *not* affect voice quality; for information on factors affecting quality refer to the *Sampling Rate & Voice Quality* section.

The device supports three message management modes (defined by the MSEL1, MSEL2 and /M8_Option pins shown in Figures 1 and 2):

- Random access mode with 2, 4, or 8 fixed-duration messages

- Tape mode, with multiple variable-duration messages, provides two options:

- Auto rewind
- Normal

Modes cannot be mixed. Switching of modes after the device has recorded an initial message is not recommended. If modes are switched after an initial recording has been made some unpredictable message fragments from the previous mode may remain present, and be audible on playback, in the new mode. These fragments will disappear after a record operation in the newly selected mode. Table 1 defines the decoding necessary to choose the desired mode.

An important feature of the APR9600 message management capabilities is the ability to audibly prompt the user to changes in the device's status through the use of "beeps" superimposed on the device's output. This feature is enabled by asserting a logic high level on the BE pin.

Table 1

Mode	MSEL1	MSEL2	/M8_Option
Random Access 2 fixed duration messages	0	1	Pull this pin to VCC through 100K resistor
Random Access 4 fixed duration messages	1	0	Pull this pin to VCC through 100K resistor
Random Access 8 fixed duration messages	1	1	Becomes the /M8 message trigger input pin
Tape mode, Normal operation	0	0	0
Tape mode, Auto rewind operation	0	0	1

Random Access Mode

Random access mode supports 2, 4, or 8 messages segments of fixed duration. As suggested recording or playback can be made randomly in any of the selected messages. The length of each message segment is the total recording length available (as defined by the selected sampling rate) divided by the total number of segments enabled (as decoded in Table1). Random access mode provides easy indexing to message segments.

Functional Description of Recording in Random Access Mode

On power up, the device is ready to record or play back, in any of the enabled message segments. To record, /CE must be set low to enable the device and /RE must be set low to enable recording. You initiate recording by applying a low level on the message trigger pin that represents the message segment you intend to use. The message trigger pins are labeled /M1_Message - /M8_Option on pins 1-9 (excluding pin 7) for message segments 1-8 respectively.

Note: Message trigger pins /M1_Message, /M2_Next, /M7_END, and /M8_Option, have expanded names to represent the different functionality that these pins

assume in the other modes. In random access mode these pins should be considered purely message trigger pins with the same functionality as /M3, /M4, /M5, and /M6. For a more thorough explanation of the functionality of device pins in different modes please refer to the pin description table that appears later in this document.

When actual recording begins the device responds with a single beep (if the BE pin is high to enable the beep tone) at the speaker outputs to indicate that it has started recording. Recording continues as long as the message pin stays low. The rising edge of the same message trigger pin during record stops the recording operation (indicated with a single beep).

If the message trigger pin is held low beyond the end of the maximum allocated duration, recording stops automatically (indicated with two beeps), regardless of the state of the message trigger pin. The chip then enters low-power mode until the message trigger pin returns high. After the message trigger pin returns to high, the chip enters standby mode. Any subsequent high to low transition on the same message trigger pin will initiate recording from the beginning of the same

message segment. The entire previous message is then overwritten by the new message, regardless of the duration of the new message. Transitions on any other message trigger pin or the /RE pin during the record operation are ignored until after the device enters standby mode.

Functional Description of Playback in Random Access Mode

On power up, the device is ready to record or playback, in any of the enabled message segments. To playback, /CE must be set low to enable the device and /RE must be set high to disable recording & enable playback. You initiate playback by applying a high to low edge on the message trigger pin that representing the message segment you intend to playback. Playback will continue until the end of the message is reached. If a high to low edge occurs on the same message trigger pin during playback, playback of the current message stops immediately.

If a different message trigger pin pulses during playback, playback of the current message stops immediately (indicated by one beep) and playback of the new message segment begins. A delay equal to 8,400 cycles of the sample clock will be encountered before the device starts playing the new message.

If a message trigger pin is held low, the selected message is played back repeatedly as long as the trigger pin stays low. A period of silence, of a duration equal to 8,400 cycles of the sampling clock, will be inserted during looping as an indicator to the user of the transition between the end and the beginning of the message.

Tape Mode

Tape mode manages messages sequentially much like traditional cassette tape recorders. Within tape mode two options exist, auto rewind and normal. Auto rewind mode configures the device to automatically rewind to the beginning of the message immediately following recording or playback of the message. In tape mode, using either option, messages must be recorded or played back sequentially, much like a traditional cassette tape recorder.

Function Description Recording in Tape Mode using the Normal Option

On power up, the device is ready to record or playback, starting at the first address in the memory array. To record, /CE must be set low to enable the device and /RE must be set low to enable recording. A falling edge of the /M1_Message pin initiates voice recording (indicated by one beep). A subsequent rising edge of the /M1_Message pin during recording stops the recording (also indicated by one beep). If the /M1_Message pin is held low beyond the end of the available memory, recording will stop automatically (indicated by two beeps). The device will then assert a logic low on the /M7_END pin for a duration equal to 1600 cycles of the sam-

ple clock, regardless of the state of the /M1_Message pin.

The device returns to standby mode when the /M1_Message pin goes high again.

After recording is finished the device will automatically rewind to the beginning of the most recently recorded message and wait for the next user input. The auto rewind function is convenient because it allows the user to immediately playback and review the message without the need to rewind. However, caution must be practiced because a subsequent record operation will overwrite the last recorded message unless the user remembers to pulse the /M2_Next pin in order to increment the device past the current message.

A subsequent falling edge on the /M1_Message pin starts a new record operation, overwriting the previously existing message. You can preserve the previously recorded message by using the /M2_Next input to initiate recording in the next available message segment. To perform this function, the /M2_Next pin must be pulled low for at least 400 cycles of the sample clock.

The auto rewind mode allows the user to record over the previous message simply by initiating a record sequence without first toggling the /M2_Next pin. To record over any other message however requires a different sequence. You must pulse the /CE pin low once to rewind the device to the beginning of the voice memory. The /M2_Next pin must then be pulsed low for the specified number of times to move to the start of the message you wish to overwrite. Upon arriving at the desired message a record sequence can be initiated to overwrite the previously recorded material. After you overwrite the message it becomes the last available message and all previously recorded messages following this message become inaccessible. If during a record operation all the available memory is used the device will stop recording automatically, (double beep) and set the /M7_END pin low for a duration equal to 1600 cycles of the sample clock. Playback can be initiated on this last message, but pulsing the /M2_Next pin will put the device into an "overflow state".

Once the device enters an overflow state any subsequent pulsing of /M1_Message or /M2_Next will only result in a double beep and setting of the /M7_END pin low for a duration equal to 400 cycles of the sample clock. To proceed from this state the user must rewind the device to the beginning of the memory array. This can be accomplished by toggling the /CE pin low or cycling power. All inputs, except the /CE pin, are ignored during recording.

Function Description of Playback in Tape Mode using the Normal Option

On power-up, the device is ready to record or play back, starting at the first address in the memory array. Before you can begin playback, the /CE input must be set to low to enable the device and /RE must be set to high to disable recording and enable playback. The first high to low going pulse of the /M1_Message pin initiates playback from the beginning of the current message; on power up the first message is the current message. When the /M1_Message pin pulses low the second time, playback of the current message stops immediately. When the /M1_Message pin pulses low a third time, playback of the current message starts again from its beginning. If you hold the /M1_Message pin low continuously the same message will play continuously in a looping fashion. A 1,530 ms period of silence is inserted during looping as an indicator to the user of the transition between the beginning and end of the message.

Note that in auto rewind mode the device always rewinds to the beginning of the current message. To listen to a subsequent message the device must be fast forwarded past the current message to the next message. This function is accomplished by toggling the /M2_Next pin from high to low. The pulse must be low for least 400 cycles of the sampling clock. After the device is incremented to the desired message the user can initiate playback of the message with the playback sequence described above. A special case exists when the /M2_Next pin goes low during playback. Playback of the current message will stop, the device will beep, advance to the next message and initiate playback of the next message. (Note that if /M2_Next goes low when not in playback mode, the device will prepare to play the next message, but will not actually initiate playback).

If the /CE pin goes low during playback, playback of the current message will stop, the device will beep, reset to the beginning of the first message, and wait for a subsequent playback command.

When you reach the end of the memory array, any subsequent pulsing of /M1_Message or /M2_Next will only result in a double beep. To proceed from this state the user must rewind the device to the beginning of the memory array. This can be accomplished by toggling the /CE pin low or cycling power.

Functional Description of Recording in Tape Mode using Auto Rewind Option

On power-up, the device is ready to record or play back, starting at the first address in the memory array. Before you can begin recording, the /CE input must be set to low to enable the device and /RE must be set to low to enable recording. On a falling edge of the /M1_Message pin the device will beep once and initiate recording. A subsequent rising edge on the /M1_Message pin will stop recording and insert a single beep. If the /M1_Message pin is held low

beyond the end of the available memory, recording stops automatically, and two beeps are inserted; regardless of the state of the /M1_Message pin. The device returns to the standby mode when the /M1_Message pin is returned high.

A subsequent falling edge on the /M1_Message pin starts a new record operation in the memory array immediately following the last recorded message, thus preserving the last recorded message.

To record over all previous messages you must pulse the /CE pin low once to reset the device to the beginning of the first message. You can then initiate a record sequence, as described above, to record a new message. The most recently recorded message will become the last recorded message and all previously recorded messages following this message will become inaccessible.

If you wish to preserve any current messages it is recommend that Auto Rewind option be used instead of Normal option. If Normal option is necessary the following sequence can be used. To preserve current messages you must fast forward past the messages you want to keep before you can record a new message. To fast forward when using the Normal option you must switch to play mode and listen to messages sequentially until you arrive at the beginning of the message you wish to overwrite. At this stage you should switch back to record mode and overwrite the desired message. The most recently recorded message will become the last recorded message and all previously recorded messages following this message will become inaccessible. All inputs, except /CE are ignored during recording.

Functional Description of Playback in Tape Mode using Auto Rewind Option

On power-up, or after a low to high transition on /RE the device is ready to record or play back starting at the first address in the memory array. Before you can begin playback of messages, the /CE input must be set to low to enable the device and /RE must be set to high to enable playback. The first high to low going pulse of the /M1_Message pin initiates playback from the beginning of the current message. When the /M1_Message pin pulses from high to low a second time, playback of the current message stops immediately. When the /M1_Message pin pulses from high to low a third time, playback of the next message starts again from the beginning. If you hold the /M1_Message pin low continuously, the current message and subsequent messages play until the one of the following conditions is met: the end of the memory array is reached, the last message is reached, the /M1_message pin is released. If the last recorded message has already played, any further transitions on the /M1_Message pin will initiate a double beep for warning and the /M7_END pin will go low. To exit this state you must pulse the /CE pin low once during standby to reset the pointer to the beginning of the first message.

Microprocessor Controlled Message Management

The APR9600 device incorporates several features designed to help simplify microprocessor controlled message management. When controlling messages the microprocessor essentially toggles pins as described in the message management sections describe previously. The /Busy, /Strobe, and /M7_END pins are included to simplify handshaking between the microprocessor and the APR9600

The /Busy pin when low indicates to the host processor that the device is busy and that no commands can be currently accepted. When this pin is high the device is ready to accept and execute commands from the host.

The /Strobe pin pulses low each time a memory segments is used. Counting pulses on this pin enables the host processor to accurately determine how much recording time has been used, and how much recording time remains. The APR9600 has a total of eighty memory segments.

The /M7_END pin is used as an indicator that the device has stopped its current record or playback operation. During recording a low going pulse indicates that all memory has been used. During playback a low pulse indicates that the last message has played.

Microprocessor control can also be used to link several APR9600 devices together in order to increase total available recording time. In this application both the speaker and microphone signals can be connected in parallel. The microprocessor will then control which device currently drives the speaker by enabling or disabling each device using their respective /CE pins. A continuous message can not be recorded in multiple devices however because the transition from one device to the next will incur a delay that is noticeable upon playback. For this reason it is recommended that message boundaries and device boundaries always coincide.

Signal Storage

The APR9600 samples incoming voice signals and stores the instantaneous voltage samples in non-volatile FLASH memory cells. Each memory cell can support voltage ranges from 0 to 256 levels. These 256 discrete voltage levels are the equivalent of 8-bit ($2^8=256$) binary encoded values. During playback the stored signals are retrieved from memory, smoothed to form a continuous signal, and then amplified before being fed to an external speaker.

Sampling Rate & Voice Quality

According to the Shannon's sampling theorem, the highest possible frequency component introduced to the input of a sampling system must be equal to or less than half the sampling frequency if aliasing errors are to be eliminated. The APR9600 automatically filters its input, based on the selected sampling frequency, to meet this requirement.

Higher sampling rates increase the bandwidth and hence the voice quality, but they also use more memory cells for the same length of recording time. Lower sampling rates use fewer memory cells and effectively increase the duration capabilities of the device, but they also reduce incoming signal bandwidth. The APR9600 accommodates sampling rates as high as 8 kHz and as low a 4 kHz. You can control the quality/duration trade off by controlling the sampling frequency.

An internal oscillator provides the APR9600 sampling clock. Oscillator frequency can be changed by changing the resistance from the OscR pin to GND. Table 2 summarizes resistance values and the corresponding sampling frequencies, as well as the resulting input bandwidth and duration.

Table 2 Reference R_{osc} Value & Sampling Frequency

Ref R _{osc}	Sampling Frequency	Input Bandwidth	Duration
84 K	4.2 kHz	2.1 kHz	60 sec
38 K	6.4 kHz	3.2 kHz	40 sec
24 K	8.0 kHz	4.0 kHz	32 sec

NOTICE: R_{osc} table above is for reference only, different lots ICs will have somewhat different R_{osc} value performance..

Sampling Application

The following reference schematics are included as examples on how a recording system might be designed. Each reference schematic shows the device incorporated in one of its' three main modes, Random Access, Tape mode - Normal option, and Tape mode - Auto Rewind option. Note that in several of the applications either one or all of the /Busy, /Strobe, or /M7_END pins are connected to LEDs as indicators of device status. This is possible because all of these pins and signals were designed to have timing compatible with both microprocessor interface and manual LED indication. Figure 3 shows the device configured in tape mode, normal operation. This mode is the minimal part count

application of the APR9600 Sampling rate is determined by the resistor value on pin 7 (OscR). The RC network on pin 19 sets the AGC "attack time".

A bias must be applied to the electret microphone in order to power its built in circuitry. The ground return of this bias network is connected to the normally open side of the record push button. This configuration gates power to microphone so that it is biased only during recording. This configuration saves power when not recording by shutting off power to the electret microphone. Both pins 18 and 19, MicIn and MicRef, must be AC couple to the microphone network in order to block the DC biasing voltage.

Figure 3 Tape Mode, Normal Option

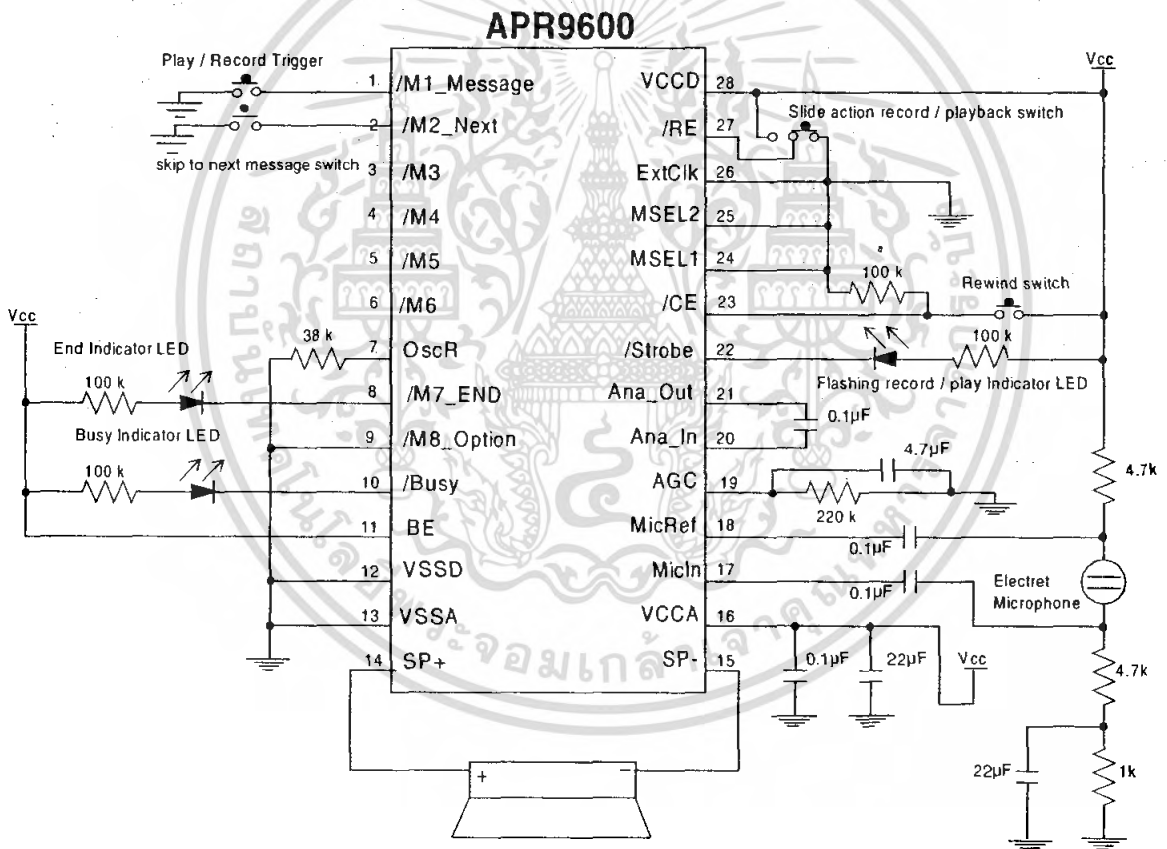
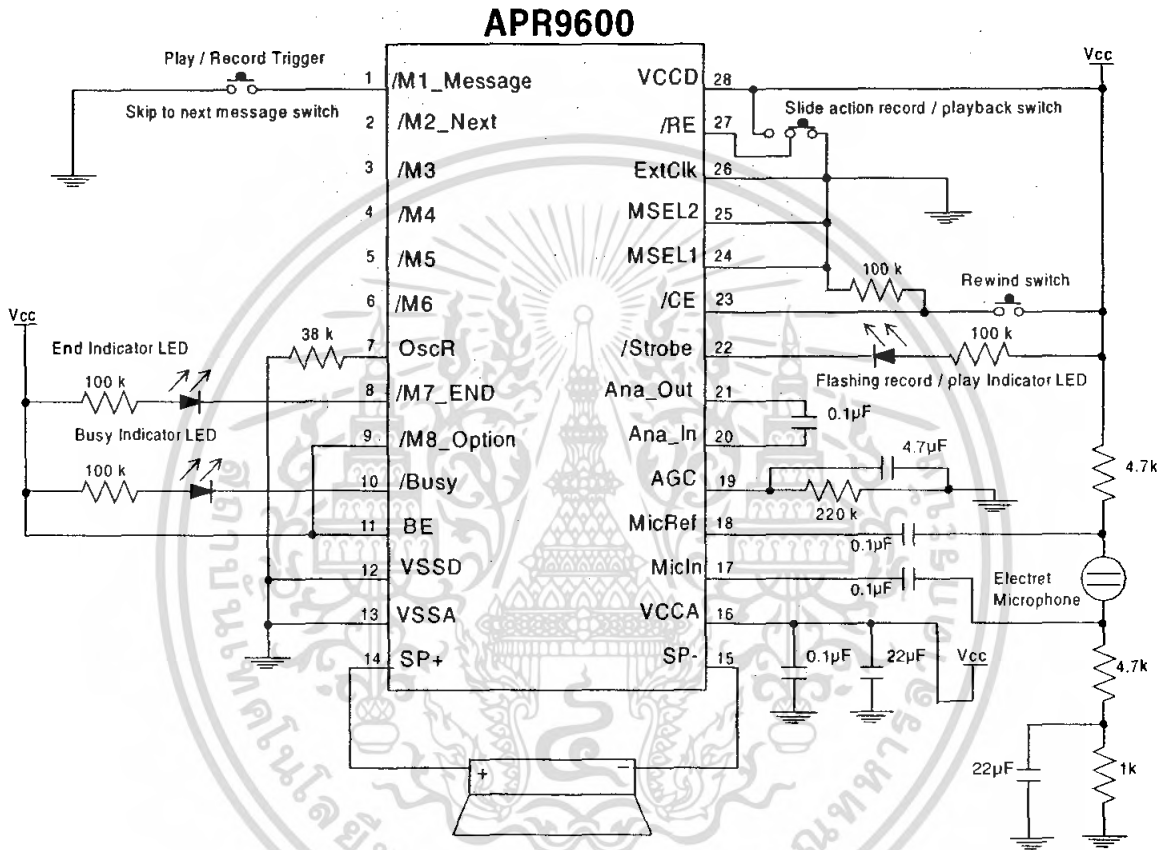


Figure 4 shows the device configured in tape mode, using the auto rewind option. Auto rewind is convenient for systems designed to store multiple messages. Auto rewind option does slightly increase parts count above that required for nor-

mal option. The Busy pin, /Strobe, and /M7_END are again connected to LEDs to offer indication to the user of device status.

Figure 4 Tape Mode, Auto Rewind Option

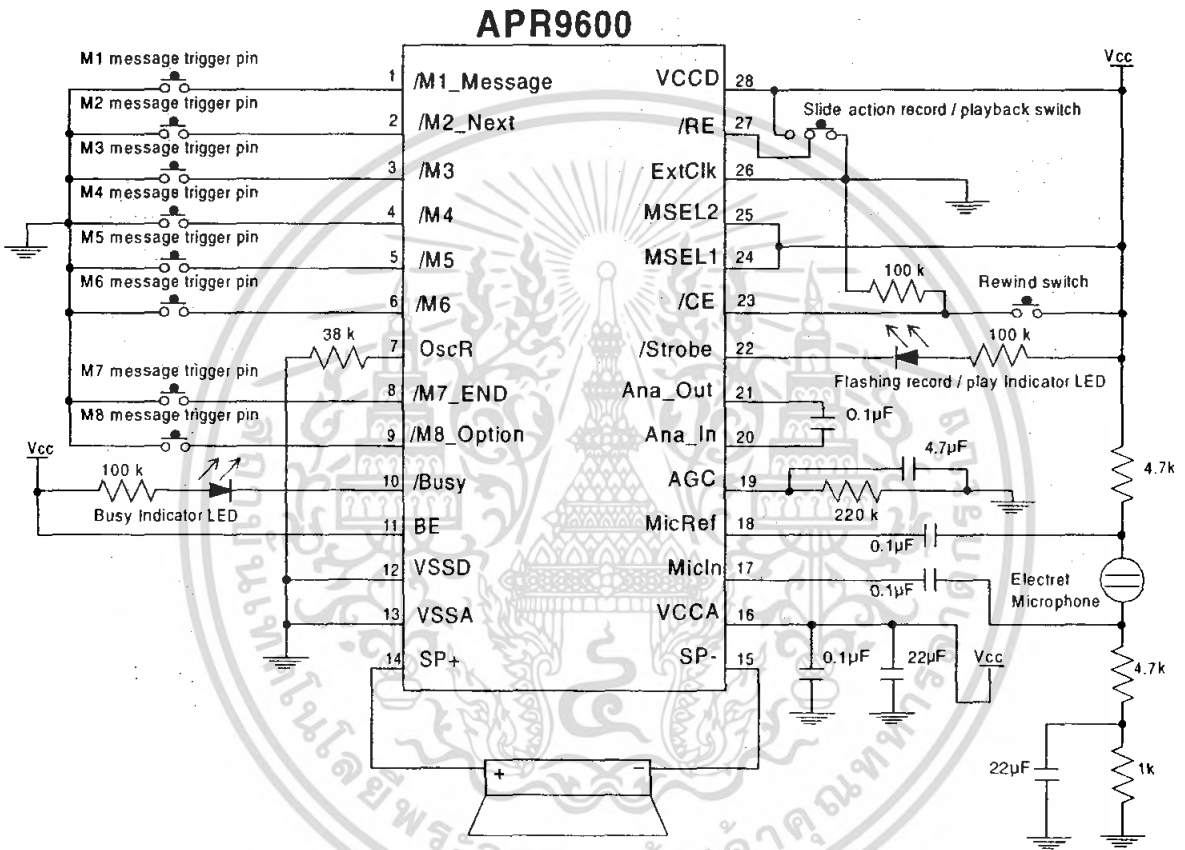


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Figure 5 shows the device configured in random access mode. The device is using eight message segments, the maximum available, in this mode. Note that message trigger pins that are not used, for modes with less than eight segments,

can be left unconnected with the exception of pin /M8_Option which should be pulled to VCC through a 100k resistor

Figure 5 Random Access Mode



Pin Descriptions

Table 1

Pin Name	Pin No.	Functionality in Random Access Mode	Functionality in Tape Mode	
			Normal Option	Auto Rewind Option
/M1_Message	1	Message 1: This pin forces a jump to message 1 for either recording or playback.	Message: A low edge on this pin plays or records the next message.	Message: A low edge on this pin plays or records the current message.
/M2_Next	2	Message 2: This pin forces a jump to message 2 for either recording or playback.	Next Message: This active low input pin forces a skip to the next message for either playback or recording	This pin should be left unconnected when the device is used in this mode.
/M3	3	Message 3: This pin forces a jump to message 3 for either recording or playback.	This pin should be left unconnected when the device is used in this mode.	This pin should be left unconnected when the device is used in this mode.
/M4	4	Message 4: This pin forces a jump to message 4 for either recording or playback	This pin should be left unconnected when the device is used in this mode.	This pin should be left unconnected when the device is used in this mode.
/M5	5	Message 5: This pin forces a jump to message 5 for either recording or playback.	This pin should be left unconnected when the device is used in this mode.	This pin should be left unconnected when the device is used in this mode.
/M6	6	Message 6: This pin forces a jump to message 6 for either recording or playback.	This pin should be left unconnected when the device is used in this mode.	This pin should be left unconnected when the device is used in this mode.
OscR	7	Oscillator Resistor: this input allows an external resistor to be connected to the tank circuit of the internal oscillator. Refer to table X for a list of resistors and their resultant sampling rates.	Same as Mode 1.	Same as Mode 1.
/M7_END	8	Message 7: This pin forces a jump to message 7 for either recording or playback.	During playback a low level on this pin indicates that all recorded messages have been played. During recording a low level on this pin indicates that the end of the memory array was reached.	During playback a low level on this pin indicates that all recorded messages have been played. During recording a low level on this pin indicates that the end of the memory array was reached.
/M8_Option	9	Message 8: This pin forces a jump to message 8 for either recording or playback.	Option: This pin in conjunction with MSEL1 and MSEL2 sets record and playback operating mode. Consult table 1 for decoding information.	MSEL1 and MSEL2 sets record and playback operating mode. Consult table 1 for decoding information.
/Busy	10	This pin indicates that the device is currently busy performing internal functions and can neither record nor playback at the current time.	Same as Mode 1.	Same as Mode 1.
BE	11	If this pin is pulled high Beep is enabled. If this pin is pulled low beep is disabled	Same as Mode 1.	Same as Mode 1.
VSSD	12	Digital GND Connection: Connect to system ground.	Same as Mode 1.	Same as Mode 1.
VSSA	13	Analog GND Connection: Connect system ground.	Same as Mode 1.	Same as Mode 1.

Pin Descriptions

Pin Name	Pin No.	Functionality in Random Access Mode	Functionality in Tape Mode	
			Normal Option	Auto Rewind Option
SP+	14	Positive Output for Speaker Connection: Should be connected to the positive terminal of the output speaker. Total output power is 1 W into 16 ohms. Do not use speaker loads lower than 8 ohms or device damage may result.	Same as Mode 1.	Same as Mode 1.
SP-	15	Negative Output for Speaker Connection: Should be connected to the negative terminal of the output speaker.	Same as Mode 1.	Same as Mode 1.
VCCA	16	Analog Positive Power Supply: This connection supplies power for on-chip analog circuitry. Should be connected to the positive supply rail as outlined in the reference schematics.	Same as Mode 1.	Same as Mode 1.
MicIn	17	Microphone Input: Should be connected to the microphone input as outlined in the reference schematics.	Same as Mode 1.	Same as Mode 1.
MicRef	18	Microphone GND Reference: Should be connected to the microphone input as outlined in the reference schematics.	Same as Mode 1.	Same as Mode 1.
AGC	19	Automatic Gain Control Attack Time: The time constant of the RC network connected to this input determines the AGC attack time. The attack time is defined as the delay present before the AGC circuit begins to adjust gain. The values shown in the reference schematics have been optimized for voice applications.	Same as Mode 1.	Same as Mode 1.
Ana_In	20	Analog In: This pin must be connected to Ana_Out through a 0.1 μ F Capacitor.	Same as Mode 1.	Same as Mode 1.
Ana_Out	21	Analog Out: This pin must be connected to Ana_In through a 0.1 μ F Capacitor.	Same as Mode 1.	Same as Mode 1.
/Strobe	22	Strobe: This pin indicates programming of each individual recording segment. The falling edge represents the beginning of the sector. The rising edge indicates that the sector is half full.	Same as Mode 1.	Same as Mode 1.

Pin Descriptions -cont.

Pin Name	Pin No.	Functionality in Random Access Mode	Functionality in Tape Mode	
			Normal Option	Auto Rewind Option
/CE	23	Chip Select: A low level on this pin enables the device for operation. Toggling this pin also resets several message management features.	Same as Mode 1.	Same as Mode 1.
MSEL1	24	Mode Select1: This pin in conjunction with MSEL2 and /M8_Option sets record and playback operating mode. Consult table 1 for decoding information.	Same as Mode 1.	Same as Mode 1.
MSEL2	25	Mode Select2: This pin in conjunction with MSEL1 and /M8_Option sets record and playback operating mode. Consult table 1 for decoding information.	Same as Mode 1.	Same as Mode 1.
ExtClk	26	External Clock: This clock can be used instead of the internal clock for greater programming control and or accuracy. When using the internal clock this pin should be tied to system GND.	Same as Mode 1.	Same as Mode 1.
/RE	27	Record Enable: this pin controls whether the device is in write or read mode. Logic level high is read.	Same as Mode 1.	Same as Mode 1.
VCCD	28	Digital Positive Power Supply: This connection supplies power for on-chip digital circuitry. Should be connected to the positive supply rail as outlined in the reference schematics.	Same as Mode 1.	Same as Mode 1.

Electrical Characteristics

The following tables list Absolute Maximum Ratings, DC Characteristics, and Analog Characteristics for the APR9600 device.

Absolute Maximum Ratings

Item	Symbol	Condition	Min	Max	Unit
Power Supply voltage	V _{CC}	T _A = 25°C	-0.3	6.5	V
Input Voltage	V _{IN2}	I _{IN} < 20mA	-1.0	V _{CC} + 1.0	V
Storage Temperature	T _{STG}	-	-65	150	°C
Temperature Under Bias	T _{BS}	-	-65	125	°C
Lead Temperature	T _{LD}	<10s	-0.3	300	°C

DC Characteristics

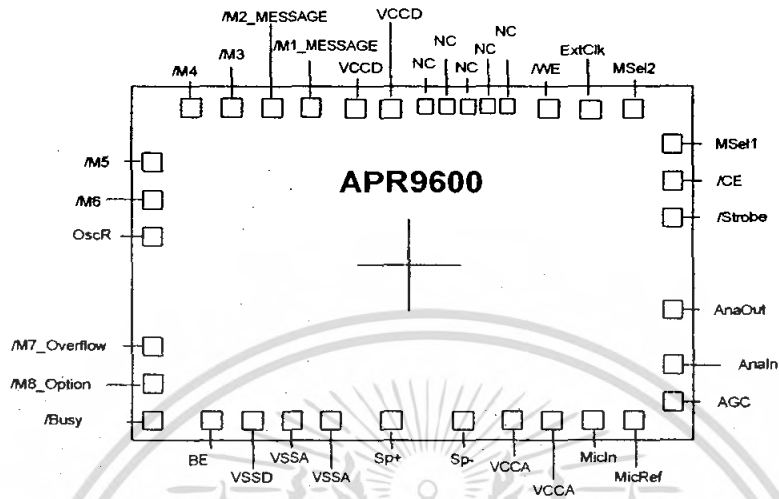
Item	Symbol	Condition	Min	Typ	Max	Unit
Power Supply voltage	V _{CC}	T _A = 25°C	4.5	6.0	6.5	V
Input High Voltage	V _{IH}	-	2.0	-	-	V
Input Low Voltage	V _{IL}	-	-	-	0.8	V
Output High Voltage	V _{OH}	I _{OH} = -1.6mA	2.4	-	-	V
Output Low Voltage	V _{OL}	I _{OL} = -4.0mA	-	-	0.45	V
Input Leakage Current	I _{IH}	V _{IH} = V _{CC}	-	-	1.0	A
Input Leakage Current	I _{IL}	V _{IL} = V _{SS}	-1.0	-	-	A
Output Tristate Leakage Current	I _{OZ}	V _{OUT} = V _{CC} or V _{OUT} = V _{SS}	-1.0	-	1.0	A
Operating Current Consumption	I _{CC}	Internal Clock, No Load	-	25	-	mA
Standby Current Consumption	I _{CCS}	No Load	-	1.0	-	uA

Analog Characteristics*

Item	Symbol	Condition	Min	Typ	Max	Unit
MicIn Input Voltage	V _{MI}	-	-	-	30	mV _{P-P}
MicIn Input Resistance	R _{MI}	-	-	15	-	k
MicIn Amp Gain (1)	G _{MI1}	AGC=2.25v	-	30	-	dB
MicIn Amp Gain (2)	G _{MI2}	AGC=3.8V	-	-2	-	dB
AnaIn Input Voltage	V _{ANI}	-	-	-	140	mV _{P-P}
AnaIn Input Resistance	R _{ANI}	-	-	500	-	k
AnaIn Amp Gain	G _{ANI}	AnaIn to SP+/-	-	10	-	dB
AGC Output Resistance	R _{AGC}	-	-	225	-	k
Sp+/- Output Power	P _{SP}	R _{SP+/-} = 16	-	12.2	-	mW
Voltage Amplitude across SP+/-	V _{SP}	R _{SP+/-} ≥ 16	-	1.4	-	V _{P-P}

APLUS INTEGRATED CIRCUITS INC.

APR9600 Bonding Pad Diagram and Bonding Pad Coordinates



Notes :

Die Dimensions: X-Axis : 212 +/- 1 mils X-Axis : 5450 μ m
 Y-Axis : 176 +/- 1 mils Y-Axis : 4550 μ m
 Die Thickness: 13.8 +/- 1.0 mils (350 +/- 25 μ m)
 Pad Opening: 4.3 mils (110 μ m)

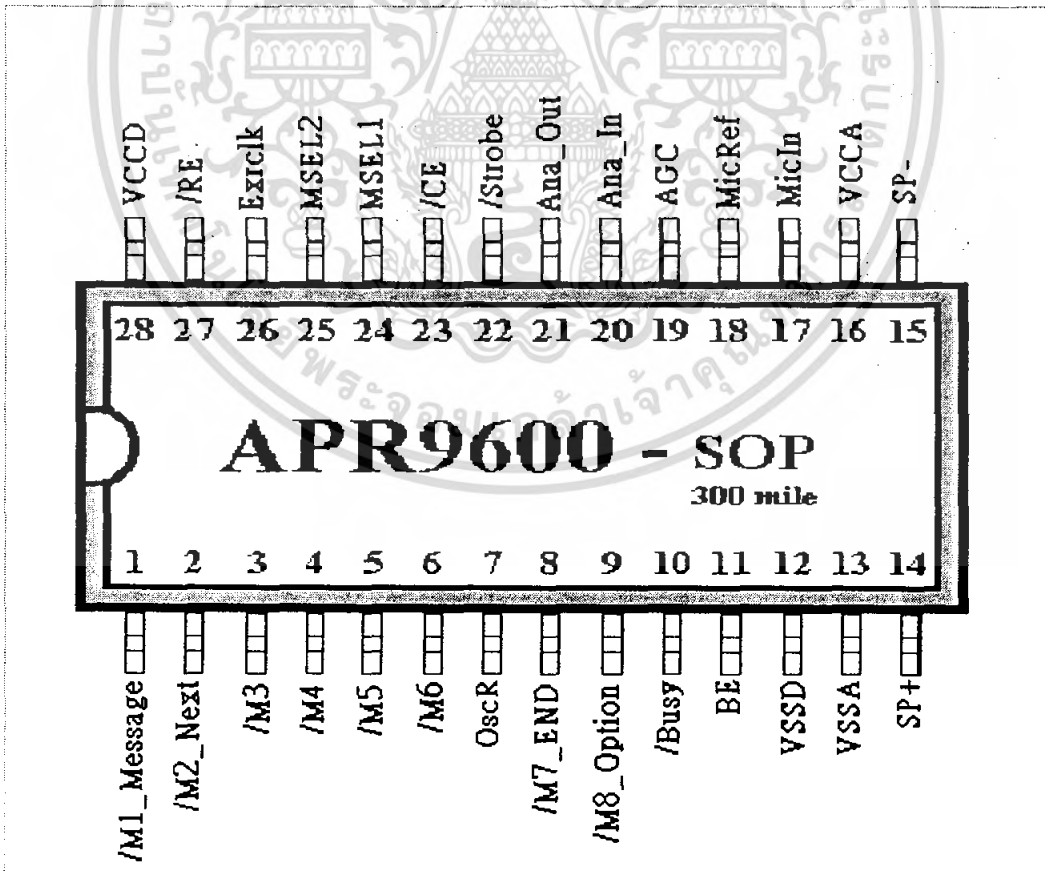
The following table list the bonding pad coordinates for the APR9600 device. **NOTE: All coordinates are with respect to the center of the die (μ m).**

Pin Name	X-Axis	Y-Axis	Pin Name	X-Axis	Y-Axis
/M1_Message	-1075	2007	MicIn	1708	-1969
/M2_Next	-1393	2007	MicRef	2064	-1969
/M3	-1833	2007	AGC	2491	-1865
/M4	-2151	2007	Analn	2491	-1513
/M5	-2513	1397	AnaOut	2491	-1013
/M6	-2513	1079	/Strobe	2514	696
OscR	-2513	617	/CE	2514	1182
/M7_Overflow	-2485	-865	MSel1	2514	1532
/M8_Option	-2485	-1193	MSel2	2121	2007
/Busy	-2435	-1987	ExtClk	1592	2007
BE	-1953	-1987	/WE	1088	2007
VSSD	-1728	-2003	VCCD	-577	2007
VSSA	-1532	-1976	VCCD	-757	2007
VSSA	-1337	-1952			
Sp +	-840	-1838			
Sp -	347	-1838			
VCCA	844	-1909			
VCCA	1066	-1951			

OLD APR9600 SOP RECORDING VOICE 40" ~ 60"

MODE	MSEL-1 (PIN-24)	MSEL-2 (PIN-25)	/M8 (PIN-9)
2 FIXED MESSAGES	0	1	Pull-high 100KOhm
4 FIXED MESSAGES	1	0	Pull-high 100KOhm
8 FIXED MESSAGES	1	1	/M8 trigger pin
1 FIXED MESSAGES	0	0	0
TAPE MODE -NEXT	0	0	0
TAPE MODE - AUTO	0	0	1

Ref. ROSC	Sampling Frequency	Inoput bandwidth	Voice duration
84 K Ohm	4.2 KHz	2.1 KHz	60 sec.
38 K Ohm	6.4 KHz	3.2 KHz	40 sec.
24 K Ohm	8.0 KHz	4.0 KHz	32 sec.



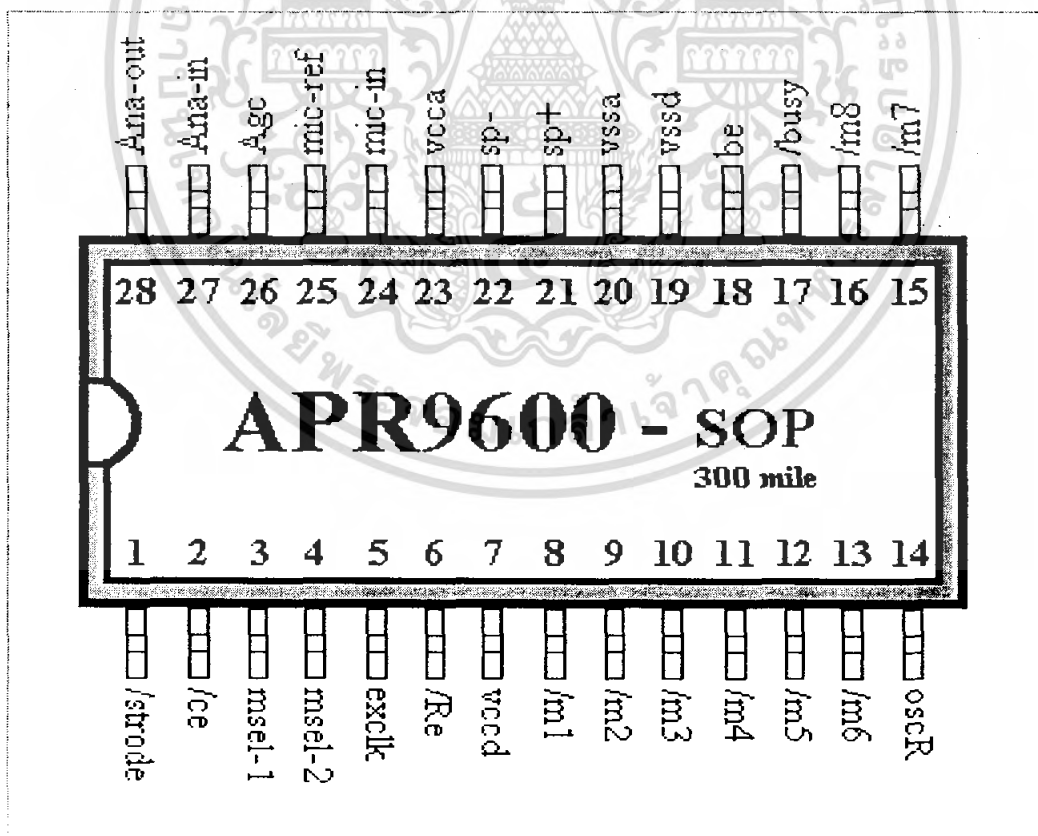
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น ออกทางตามมติเหตุตแบงลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

NEW APR9600 SOP RECORDING VOICE 40" ~ 60"

MODE	MSEL-1 (PIN-3)	MSEL-2 (PIN-4)	/M8 (PIN-16)
2 FIXED MESSAGES	0	1	Pull-high 100KOhm
4 FIXED MESSAGES	1	0	Pull-high 100KOhm
8 FIXED MESSAGES	1	1	/M8 trigger pin
1 FIXED MESSAGES	0	0	0
TAPE MODE -NEXT	0	0	0
TAPE MODE - AUTO	0	0	1

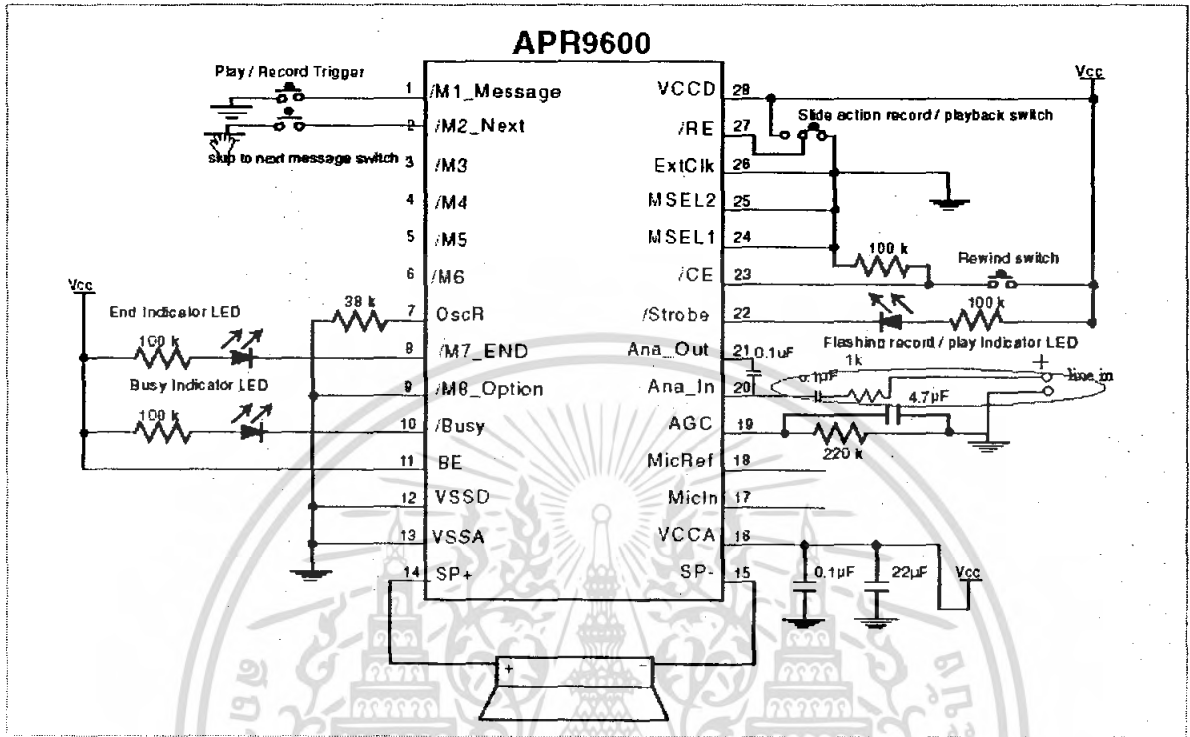
Ref. ROsc	Sampling Frequency	Inoput bandwidth	Voice duration
84 K Ohm	4.2 KHz	2.1 KHz	60 sec.
38 K Ohm	6.4 KHz	3.2 KHz	40 sec.
24 K Ohm	8.0 KHz	4.0 KHz	32 sec.



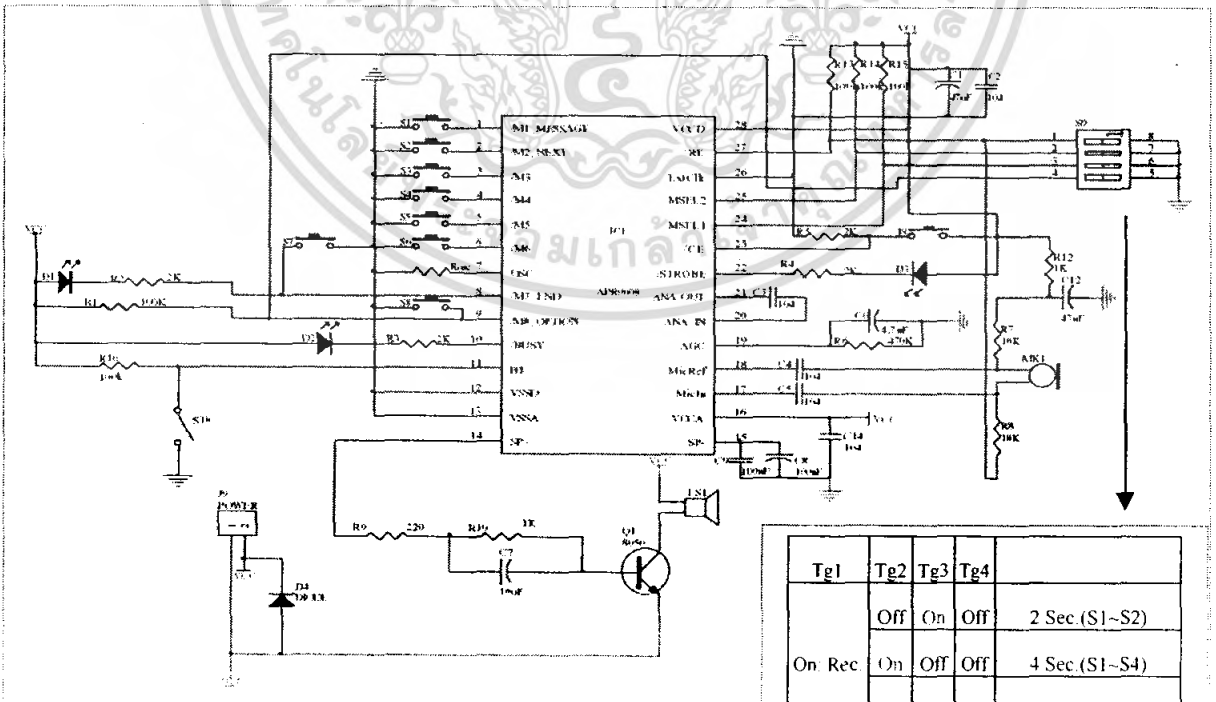
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ขอสงวน ออกจากความผิดแต่คงเงื่อนไข และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

APR9600 line-In Type Recording Circuit:



APR9600 AMP Approxation Circuit :



	Tg1	Tg2	Tg3	Tg4	
		Off	On	Off	2 Sec (S1~S2)
On Rec	On	Off	Off	Off	4 Sec (S1~S4)
	Off	Off	Off	Off	8 Sec (S1~S8)
Off Play	On	On	On	On	Tape-Next (S1-S2)
	On	On	Off	Off	Tape-Auto (S1)การตั้งค่า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้เผยแพร่โดยไม่ได้รับอนุญาต

ไม่ว่ากรณีใดๆ ขอสงวนสิทธิ์ในความคิดเห็นและต้องอย่างองงถึงเจ้าของเอกสารทุกครั้งที่มีการนำใบเสนอ

This datasheet has been download from:

www.datasheetcatalog.com

Datasheets for electronics components.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้