สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

ปีการศึกษา 2550

แหล่งจ่ายไฟต่อเนื่อง
Uninterruptible Power Supply (On-line)

โดย

นาย คมสัน	รัตนกาญจนามัย
นาย วุฒิพงษ์	ช้างจันทร์
นาย สมพงษ์	นิรุติธรรมธรา
นาย สมพล	เหลืองวัฒนไพศาล
นาย สุรวิช	สันติวัฒนา

วพ.
ค 15ง 57
2550

เลขหมู่.....
เลขทะเบียน 81797
วัน,เดือน,ปี 24 มิ.ย. 2551

b 11936307
i.....

อาจารย์ที่ปรึกษา

รศ.ดร. วิจิตร	กิณเรศ
อาจารย์ ชัยทัต	มณีอินทร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญานิพนธ์ปีการศึกษา 2550

ภาควิชาวิศกรรมไฟฟ้า

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง แหล่งจ่ายไฟต่อเนื่อง

ผู้จัดทำ

1. นาย คมสัน รัตนกาญจนามัย
2. นาย วุฒิพงษ์ ช้างจันทร์
3. นาย สมพงษ์ นิรุติธรรมธรา
4. นาย สมพล เหลืองวัฒนไพศาล
5. นาย สุรวิช สันติวัฒนา

.....อาจารย์ที่ปรึกษา

(รองศาสตราจารย์ ดร. วิจิตร กิณเรศ)

.....อาจารย์ที่ปรึกษา

(อาจารย์ ชัยทัต มณีอินทร์)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

I

แหล่งจ่ายไฟต่อเนื่อง

นาย คมสัน รัตนกาญจนามัย
นาย วุฒิพงษ์ ช้างจันทร์
นาย สมพงษ์ นิรุดิธรรมธรา
นาย สมพล เหลืองวัฒนไพศาล
นาย สุรวิช สันติวัฒนา
รศ.ดร. วิจิตร กิณเรศ อาจารย์ที่ปรึกษา
อ. ชัยทัต มณีอินทร์ อาจารย์ที่ปรึกษา

ปีการศึกษา 2550

บทคัดย่อ

ปริญญานิพนธ์ฉบับนี้นำเสนอเกี่ยวกับแหล่งจ่ายไฟฟ้าต่อเนื่อง 1 เฟส มีขนาดพิกัด 200 VA ใช้ IGBT เป็นอุปกรณ์สวิทช์ดัดต่อทางกำลัง ในวงจรอินเวอร์เตอร์ โดยสัญญาณพีดับเบิลยูเอ็มที่ขับอินเวอร์เตอร์ใช้เทคนิคกรสวิตชิ่งแรงดันไฟฟ้าแบบไบโพลาร์ ซึ่งในโครงงานนี้แหล่งจ่ายไฟต่อเนื่องจะทำงานในโหมด ออนไลน์ โดยแบตเตอรี่ที่ใช้เป็นแบบตะกั่วกรดชนิดปิดผลึกขนาด 36 โวลต์ 9 แอมแปร์-ชั่วโมง (นำแบตเตอรี่ 12 โวลต์ 9 แอมแปร์-ชั่วโมงจำนวน 3 ลูกมาต่ออนุกรมกัน) แหล่งจ่ายไฟต่อเนื่องสามารถจ่ายไฟได้นาน 15 นาทีที่เต็มพิกัดโหลดกำลังทางเอซีเอาท์พุทขณะที่เกิดการขัดข้องเนื่องจากสภาวะไฟผิดปกติ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Uninterruptible Power Supply

Komsan	Rattanakanjanamai	
Wuttipong	Changjan	
Sompong	Nirutithumthara	
Sompol	Leungwattanapaisan	
Surawit	Sontiwattana	
Assoc.Prof.Dr. Vijit	Kinnares	Advisor
Chaitut	Maneein	Advisor
2007		

ABSTRACT

This project presents about 1-Phase Uninterruptible Power Supply which size is 200 VA. In this project, IGBT is used to be the power switches in the inverter. The PWM signal which drives the inverter utilizes PWM with Unipolar Voltage Switching. The Uninterruptible Power Supply works in online mode by using 36 volts sealed lead-acid batteries (three of 12 volts batteries are connected serially). The Uninterruptible Power Supply could supply electricity below 15 minutes at full power loaded via ac output during unusual (fault) electrical condition.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

ปริญญานิพนธ์ฉบับนี้สามารถสำเร็จลุล่วงได้เป็นอย่างดี ผู้จัดทำโครงงานรู้สึกซาบซึ้งต่อความกรุณาที่ รศ.ดร. วิจิตร กิณเรศ และ อาจารย์ ชัยทัด มณีอินทร์ อาจารย์ที่ปรึกษา ที่ได้ให้คำแนะนำ ดลอดจนอาจารย์ในภาควิชาที่ประสิทธิประสาทความรู้ให้กับผู้จัดทำในครั้งนี้ ถ้าปราศจากท่านโครงงานนี้ก็คงไม่สำเร็จลุล่วงไปได้

ขอขอบคุณภาควิศวกรรมไฟฟ้าและห้องสมุดคณะวิศวกรรมศาสตร์ ที่เป็นแหล่งสนับสนุนทางด้านตำราและเอกสารอ้างอิง รวมทั้งเครื่องมือและอุปกรณ์ในการทำวิจัย

ขอขอบคุณเพื่อนนักศึกษา พี่ๆ น้องๆ ในภาควิชาวิศวกรรมไฟฟ้า สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ทุกคนที่ให้ความช่วยเหลือเสนอแนะ ให้กำลังใจผู้วิจัยอย่างใกล้ชิด

ท้ายที่สุดนี้ ผู้จัดทำต้องขอกราบขอบพระคุณบิดา มารดา ที่คอยเป็นกำลังใจและเป็นแรงผลักดันให้ผู้จัดทำเสมอ คุณค่า ประโยชน์และกุศลอันพึงได้จากปริญญานิพนธ์นี้ ขอมอบแด่ผู้มีอุปการคุณทุกท่าน

ผู้จัดทำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

หน้า

บทคัดย่อ.....I
ABSTRACT.....II
สารบัญ.....III
สารบัญรูป.....
สารบัญตาราง.....
บทที่ 1 บทนำ.....1
1.1 ความสำคัญของปัญหา.....1
1.2 วัตถุประสงค์ของการวิจัย.....1
1.3 ขอบเขตและข้อกำหนดในการวิจัย.....2
1.4 ขั้นตอนและวิธีในการดำเนินงาน.....2
1.5 ประโยชน์ที่ได้รับจากการวิจัย.....2
บทที่ 2 หลักการทำงานพื้นฐานของ UPS.....3
2.1 โหมดการทำงานของระบบ UPS.....3
2.1.1 โหมดการทำงานปกติ.....3
2.1.2 โหมด Back Up.....3
2.2 วงจรเรียงกระแส.....4
2.3 วงจรบั๊กคอนเวอร์เตอร์.....6
2.3.1 เงื่อนไขการทำงานของวงจรบั๊กคอนเวอร์เตอร์.....6
2.3.2 หลักการทำงานของวงจรบั๊กคอนเวอร์เตอร์.....7
2.3.3 การหาค่าอัตราขยายแรงดันของวงจรบั๊กคอนเวอร์เตอร์.....9
2.3.4 การหาค่าความเหนี่ยวนำที่เล็กที่สุดของวงจรบั๊กคอนเวอร์เตอร์.....10
2.3.5 ค่าระลอกคลื่นของแรงดันไฟฟ้าด้านออก.....11
2.4 แกนแม่เหล็กความถี่สูง.....14
2.5 เครื่องอัดประจุแบตเตอรี่ (Battery Charger).....15
2.5.1 ความรู้พื้นฐานเกี่ยวกับแบตเตอรี่.....15
2.5.2 พารามิเตอร์ในการอัดประจุ.....16
2.5.3 วิธีการอัดประจุแบตเตอรี่.....16
2.5.4 การอัดประจุแบบตะกั่ว – กรด ทั่วไป.....17

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ (ต่อ)

หน้า

2.5.5 การประยุกต์ใช้งาน.....18
2.5.6 คุณลักษณะที่สำคัญของแบตเตอรี่ชนิดตะกั่ว – กรด.....18
2.5.7 การเลือกใช้แบตเตอรี่ในโครงงานนี้.....19
2.6 อินเวอร์เตอร์.....20
2.6.1 รูปแบบและหลักการของอินเวอร์เตอร์.....20
2.6.2 อินเวอร์เตอร์ชนิด 1 เฟส.....27
2.6.3 แนวคิดพื้นฐานของสวิตช์โหมดอินเวอร์เตอร์.....32
2.7 วงจรสนับเบอร์สำหรับมอสเฟตกำลัง.....34
บทที่ 3 การคำนวณและการออกแบบแหล่งจ่ายไฟสำรอง.....36
3.1 รายละเอียดคุณสมบัติแต่ละส่วน.....38
3.1.1 Input.....38
3.1.2 Rectifier.....38
3.1.3 Charger.....38
3.1.4 Battery.....39
3.1.5 Forward DC/DC Converter.....39
3.1.6 High frequency transformer.....40
3.1.7 Inverter แบบ full bridge.....40
3.1.8 การออกแบบวงจรป้อนกลับ (Feed Back).....42
บทที่ 4 การทดลองและผลการทดลอง.....43
4.1 การทดลองวงจรชาร์จแบตเตอรี่ด้วยวงจรลดทอนระดับแรงดัน (ปั๊กคอนเวอร์เตอร์).....43
4.2 การทดลองวงจรอินเวอร์เตอร์.....49
บทที่ 5 บทวิจารณ์และสรุป.....56
5.1 สรุปผลการทดลอง.....56
5.2 ปัญหาและอุปสรรค.....56
5.3 ข้อเสนอแนะ.....58
บรรณานุกรม.....59
ภาคผนวก
กิตติกรรมประกาศ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป

หน้า

รูปที่ 2.1 ไดอะแกรมแสดงการทำงานของ UPS แบบ ON – LINE.....3
รูปที่ 2.2 รูปวงจรเรียงกระแสแบบเต็มคลื่น.....4
รูปที่ 2.3 แสดงการทำงานของวงจรเรียงกระแสแบบเต็มคลื่นในช่วงครึ่งคลื่นบวก.....5
รูปที่ 2.4 รูปแสดงการทำงานของวงจรเรียงกระแสแบบเต็มคลื่นในช่วงครึ่งคลื่นลบ.....5
รูปที่ 2.5 รูปคลื่นแรงดันทางด้านอินพุทและเอาท์พุทของวงจรเรียงกระแส.....6
รูปที่ 2.6 รูปแสดงวงจรบั๊กคอนเวอร์เดอร์.....7
รูปที่ 2.7 รูปทำงานของวงจรเมื่อสวิทช์นำกระแส.....8
รูปที่ 2.8 รูปแสดงการทำงานของวงจรเมื่อสวิทช์ไม่นำกระแส.....8
รูปที่ 2.9 รูปคลื่นการทำงานของวงจรบั๊กคอนเวอร์เดอร์(ก) แรงดันที่ตกคร่อมตัวเหนี่ยวนำ(ข) กระแสที่ไหลผ่านตัวเหนี่ยวนำในโหดกระแสต่อเนื่อง.....10
รูปที่2.10 รูปคลื่นการทำงานของบั๊กคอนเวอร์เดอร์ (ก) กระแสตัวเก็บประจุ (ข) ระลอกคลื่นแรงดันที่ตัวเก็บประจุ.....12
รูปที่ 2.11 แสดงเทคนิคการม็อดดูเลตตามความกว้างพัลส์ และสเปกตัมของฮาร์มอนิกส์.....24
รูปที่ 2.12 แสดงการม็อดดูเลตความกว้างพัลส์กับรูปคลื่นไซนูซอยดัล.....25
รูปที่ 2.13 กราฟแสดงการควบคุมแรงดัน โดยแปรค่า m_a.....25
รูปที่ 2.14 แสดงการสวิตช์ของรูปคลื่นจัตุรัส และสเปกตัม.....26
รูปที่ 2.15 แสดงวงจรอินเวอร์เตอร์หนึ่งเฟสแบบบริดจ์ครึ่งลูกคลื่น.....27
รูปที่ 2.16 แสดงวงจรอินเวอร์เตอร์หนึ่งเฟสแบบบริดจ์เต็มลูกคลื่น.....28
รูปที่ 2.17 แสดงการม็อดดูเลตตามความกว้างพัลส์ที่มีการสวิตช์แรงดันแบบสองขั้ว.....29
รูปที่ 2.18 แสดงการม็อดดูเลตความกว้างพัลส์ที่มีการสวิตช์แรงดันแบบขั้วเดียว และสเปกตัม.....31
รูปที่ 2.19 แรงดันไฟฟ้าและกระแสไฟฟ้าด้านเข้าและด้านออก.....32
รูปที่ 2.20 รูปคลื่นแรงดันไฟฟ้าและกระแสไฟฟ้าด้านเข้าและด้านออก.....32
รูปที่ 2.21 แสดงโหมดการทำงานใน 4 จตุภาค.....33
รูปที่ 2.22 (ก) โมเดลจำลองคอนเวอร์เดอร์ที่มีโหลดตัวเหนี่ยวนำค่าสูงๆ
(ข) รูปคลื่นแรงดันและกระแสไฟฟ้าชั่วขณะ
(ค) ค่ากำลังไฟฟ้าชั่วขณะที่ทรานซิสเดอร์กำลัง.....34
รูปที่ 2.23 (ก) คอนเวอร์เดอร์ที่มีสนับเบอร์สำหรับตัวทรานซิสเดอร์กำลัง
(ข-ง) รูปคลื่นขณะ สวิทช์ เริ่มหยุดนำกระแสโดยมีการเพิ่มค่าความจุไฟฟ้าของตัวเก็บประจุสนับเบอร์ ตามลำดับ.....35

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป(ต่อ)

หน้า

รูปที่ 3.1 บล็อกไดอะแกรมแสดงวงจรการทำงานรวมของระบบ UPS.....36
รูปที่ 3.2 รูปแสดงวงจรกำลังรวมของระบบ.....37
รูปที่ 3.3 วงจรของ IC MC3PHAC.....40
รูปที่ 4.1 แสดงสัญญาณขับ IGBT และกระแสเอาท์พุตที่แรงดันอินพุต 310 V.....43
รูปที่ 4.2 แสดงสัญญาณขับ IGBT และกระแสเอาท์พุตที่แรงดันอินพุต 250 V.....44
รูปที่ 4.3 แสดงสัญญาณขับ IGBT และกระแสเอาท์พุตที่แรงดันอินพุต 200 V.....44
รูปที่ 4.4 แสดงสัญญาณขับ IGBT และกระแสเอาท์พุตที่แรงดันอินพุต 150 V.....45
รูปที่ 4.5 แสดงสัญญาณขับ IGBT และกระแสเอาท์พุตที่แรงดันอินพุต 100 V.....45
รูปที่ 4.6 แสดงสัญญาณแรงดันตกคร่อมIGBTและสัญญาณขับIGBTที่แรงดันอินพุต 310 V.46
รูปที่ 4.7 แสดงสัญญาณแรงดันตกคร่อมIGBTและสัญญาณขับIGBTที่แรงดันอินพุต 250 V.46
รูปที่ 4.8 แสดงสัญญาณแรงดันตกคร่อมIGBTและสัญญาณขับIGBTที่แรงดันอินพุต 200 V.47
รูปที่ 4.9 แสดงสัญญาณแรงดันตกคร่อมIGBTและสัญญาณขับIGBTที่แรงดันอินพุต 150 V.47
รูปที่ 4.10 แสดงสัญญาณแรงดันตกคร่อมIGBTและสัญญาณขับIGBTที่แรงดันอินพุต100 V.48
รูปที่ 4.11 แสดงสัญญาณแรงดันเอาท์พุทของอินเวอร์เตอร์ที่โหลดหลอดไฟขนาด 60 W.....49
รูปที่ 4.12 แสดงสัญญาณแรงดันเอาท์พุทของอินเวอร์เตอร์ที่โหลดหลอดไฟขนาด 100 W...50
รูปที่ 4.13 แสดงสัญญาณแรงดันเอาท์พุทของอินเวอร์เตอร์ที่โหลดหลอดไฟขนาด 160 W...50
รูปที่ 4.14 แสดงสัญญาณแรงดันและกระแสเอาท์พุทของอินเวอร์เตอร์ที่โหลดหลอดไฟขนาด 100 W.....51
รูปที่ 4.15 กราฟเปรียบเทียบแรงดันอินพุทและแรงดันเอาท์พุทอินเวอร์เตอร์กับโหลด.....53
รูปที่ 4.16 กราฟเปรียบเทียบกำลังไฟฟ้าอินพุทและกำลังไฟฟ้าเอาท์พุทอินเวอร์เตอร์กับโหลด.....53
รูปที่ 4.17 กราฟเปรียบเทียบกระแสไฟฟ้าอินพุทและเอาท์พุทอินเวอร์เตอร์กับโหลด.....54
รูปที่ 4.18 กราฟเปรียบเทียบค่าตัวประกอบกำลังอินพุทและเอาท์พุทอินเวอร์เตอร์กับโหลด.54
รูปที่ 4.19 กราฟเปรียบเทียบประสิทธิภาพของอินเวอร์เตอร์กับโหลด.....55
รูปที่ 4.20 กราฟเปรียบเทียบ %THD ของอินเวอร์เตอร์กับโหลด.....55

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

ตารางที่ หน้า

4.1 แสดงผลการหาประสิทธิภาพของอินเวอร์เตอร์กับโหลดหลอดไฟ.....52

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่1
บทนำ

ในปัจจุบันความเจริญทางด้านเทคโนโลยีได้ส่งผลให้มีการพัฒนาอุปกรณ์และเครื่องมือต่าง ๆ ซึ่งอุปกรณ์เหล่านี้ได้มีการทำงานที่ซับซ้อนและมีความยุ่งยากมากขึ้นกว่าในอดีตมากจึงมีความจำเป็นที่จะต้องทำให้ระบบการทำงานมีความต่อเนื่อง แบะมีเสถียรภาพมากขึ้นในระบบการทำงาน ซึ่งหมายถึงว่าถ้าหากพลังงานไฟฟ้าขาดเสถียรภาพ ขาดความต่อเนื่อง ก็ย่อมจะส่งผลให้อุปกรณ์เหล่านี้หยุดการทำงานหรืออาจทำให้เกิดความเสียหายได้ อันก่อให้เกิดผลเสียกับระบบการทำงานโดยรวมได้ ซึ่งอาจทำให้เกิดความสูญเสียอื่นๆ ตามมาอีกมากมาย เช่น สูญเสียเวลาและโอกาส ยิ่งถ้าหากเป็นระบบที่เป็นองค์กรใหญ่ ๆ ก็อาจทำให้ถึงกับขาดความเชื่อถือจากลูกค้าได้ ดังนั้นเราจึงได้ทำการพัฒนาอุปกรณ์จ่ายไฟสำรองนี้ขึ้นมาเพื่อเป็นทางออกอีกทางของการแก้ไขปัญหานี้

1.1 ความเป็นมาและความสำคัญของปัญหา

ในการจ่ายพลังงานให้กับอุปกรณ์ไฟฟ้าบางประเภทที่สำคัญ อาทิ เช่นคอมพิวเตอร์ เครื่องมือทางการแพทย์ เป็นต้น เนื่องจากอุปกรณ์ไฟฟ้าที่กล่าวมานั้นมีความสำคัญอย่างมาก ถ้าเกิดพลังงานไฟฟ้านั้นผิดปกติ เช่น ไฟดก ไฟเกิน ไฟดับ ทำให้อุปกรณ์นั้นทำงานผิดปกติ ไม่ทำงานหรือชำรุดเสียหาย ซึ่งส่งผลให้ผู้ใช้อุปกรณ์ไฟฟ้าได้รับความเสียหายอย่างมาก ดังนั้นจึงมีความจำเป็นอย่ามากที่จะต้องทำให้พลังงานไฟฟ้าที่จ่ายให้อุปกรณ์ไฟฟ้าที่สำคัญ มีความต่อเนื่องตลอดเวลา จึงทำให้แหล่งจ่ายไฟฟ้าต่อเนื่องมีความสำคัญอย่างยิ่งที่จะช่วยแก้ปัญหาดังกล่าวได้ เราจึงได้มีการศึกษาเพื่อพัฒนาแหล่งจ่ายไฟต่อเนื่อง มีการทำงานที่ดีขึ้น สามารถจ่ายพลังงานไฟฟ้าได้อย่างต่อเนื่อง โดยไม่ไปสร้างปัญหาให้กับระบบไฟฟ้าหรือโหลดอื่น ๆ

1.2 วัตถุประสงค์

จากปัญหาและความสำคัญของปัญหาใน UPS ที่ได้กล่าวมาแล้ว ในโครงงานมีจุดมุ่งหมาย คือ

1. สร้าง UPS แบบ ON-LINE พิกัด 200 VA , 220 V , 50 Hz ที่ลดผลกระทบให้กับระบบ
2. สามารถรักษาระดับแรงดันที่จ่ายให้กับโหลดคงที่เมื่อแรงดันด้านอินพุทเปลี่ยนแปลง
3. สามมารถรักษาระดับแรงดันที่จ่ายให้กับโหลดคงที่ เมื่อโหลดมีการเปลี่ยนแปลง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.3 ขอบเขตข้อกำหนดของโครงงาน

สร้างเครื่องต้นแบบ UPS แบบ ON-LINE 200 VA , 220 V , 50 Hz

1. วิเคราะห์การทำงานของวงจรในลักษณะสมการคณิตศาสตร์ เพื่อใช้สำหรับการออกแบบวงจรที่นำเสนอ
2. ศึกษาสมรรถนะทางด้านอินพุทของแหล่งจ่ายไฟและผลกระทบทางด้านเอาท์พุท
3. เปรียบเทียบประสิทธิภาพของ UPS ในขณะที่จ่ายโหลดต่าง ๆ

1.4 ขั้นตอนและวิธีการดำเนินงาน

1. ศึกษาปัญหาที่เกิดขึ้นและวิธีการแก้ไขปัญหา
2. ค้นคว้าทฤษฎีจากบทความในวาระสารต่าง ๆ และเอกสารตำราที่สามารถให้ข้อมูลเกี่ยวกับแหล่งจ่ายไฟสำรอง
3. วิเคราะห์การทำงานของวงจรที่ได้ออกแบบ
4. จำลองการทำงนตามวงจรที่ได้ถูกออกแบบด้วยโปรแกรมคอมพิวเตอร์ เพื่อตรวจสอบเทียบผลทางทฤษฎีของเทคนิคที่นำเสนอ
5. ออกแบบอุปกรณ์และส่วนประกอบต่าง ๆ ในวงจรที่นำเสนอ
6. ทดสอบการทำงานจริงของวงจรที่นำเสนอ
7. สรุปและวิจารณ์ผลการทดลอง

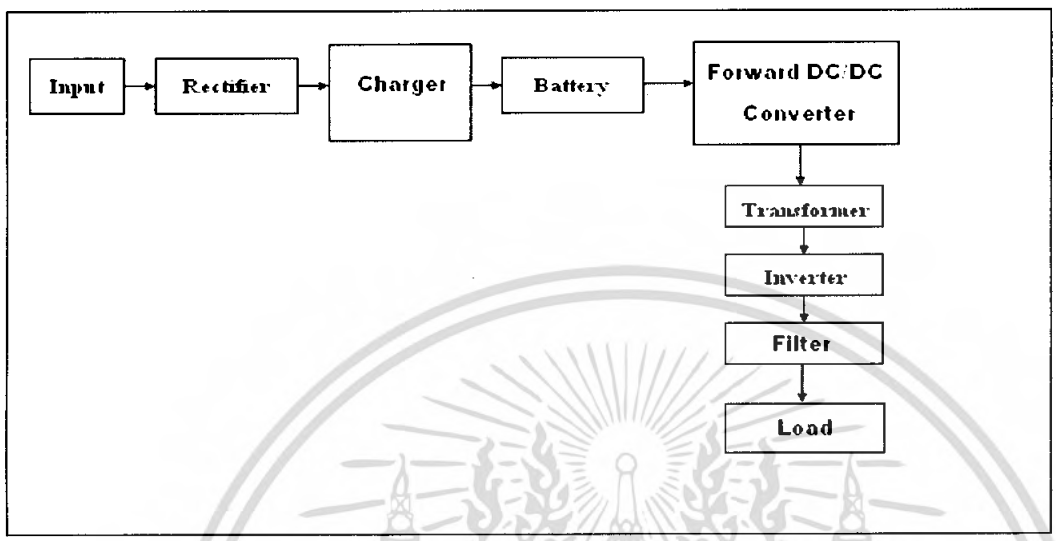
1.5 ประโยชน์ที่คาดว่าจะได้รับ

1. สามารถจ่ายแรงดันไฟฟ้ากระแสสลับรูปคลื่นไซน์ ให้กับโหลดได้อย่างต่อเนื่อง
2. ทำให้ระบบมีความน่าเชื่อถือมากขึ้น
3. สามารถทำให้มีความรู้ด้านอิเล็กทรอนิกส์กำลัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2
หลักการทำงานพื้นฐานของ UPS

2.1 หลักการทำงานของระบบ UPS



รูปที่ 2.1 รูปไดอะแกรมแสดงการทำงานของ UPS แบบ ON – LINE

การทำงานจะแบ่งออกเป็น 2 โหมดการทำงาน

2.1 โหมดการทำงานปกติ

จ่ายแรงดันไฟฟ้ากระแสสลับ 220 V , 50 Hz ให้กับวงจร Rectifier เพื่อทำการเรียงกระแสไฟฟ้าให้เป็นไฟฟ้ากระแสตรง จากนั้นจะใช้วงจร Buck Converter มาเป็นตัวลดระดับแรงดันไฟฟ้าให้มีค่าลดลง เพื่อที่จะจ่ายให้กับวงจรอินเวอร์เตอร์และชาร์จประจุให้แบตเตอรี่โดยเราจะใช้ IC TL494 คู่กับ IR2110

ในการควบคุมการทำงานของสวิตช์ซึ่งจะได้แรงดันออกทางเอาท์พุทหลังจากที่ใช้หม้อแปลงเป็นอุปกรณ์ที่ยกระดับแรงดันไฟฟ้า เพื่อไปจ่ายยังโหลด โดยที่เราจะมีระบบป้อนกลับของแรงดันมาทำการเปรียบเทียบกับแรงดันอ้างอิง ซึ่งจะส่งค่าความคลาดเคลื่อนไปยัง IC TL494 ซึ่งจะทำการประมวลผลแล้วจะส่งสัญญาณไปขับสวิตช์ของอินเวอร์เตอร์ ซึ่งจะทำให้ได้แรงดันเอาท์พุทที่จ่ายโหลดมีค่าคงที่ แม้ว่าจะมีการเปลี่ยนขนาดของโหลดก็ตาม การชาร์ตแบตเตอรี่จะอยู่ในการทำงานของโหมดนี้

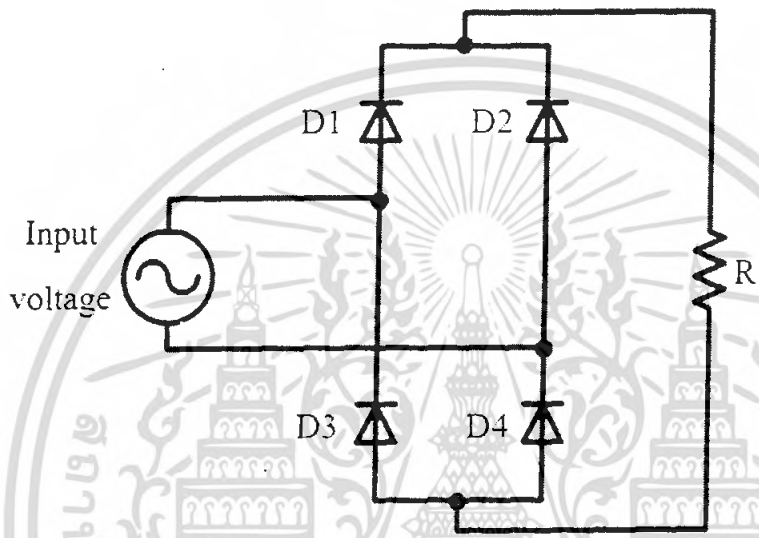
2.1.2 โหมด Back Up

โหมดนี้จะทำงานเมื่อมีปัญหาเกี่ยวกับมลภาวะของระบบไฟฟ้าซึ่งเราจะใช้แบตเตอรี่เป็นอุปกรณ์จ่ายไฟฟ้าให้กับวงจรแทนระบบไฟฟ้าจากการไฟฟ้า ส่วนระบบการทำงานอื่น ๆ ของวงจรจะมีหลักการทำงานคล้ายกับโหมดปกติ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2 วงจรเรียงกระแส (Rectifier Circuit)

วงจรเรียงกระแสมีวัตถุประสงค์เพื่อแปลงผันกำลังไฟฟ้า จากไฟฟ้ากระแสสลับเป็นไฟฟ้ากระแสตรงโดยต้องการให้แรงดันไฟฟ้าด้านออกมีความเป็นไฟฟ้ากระแสตรงมากที่สุด วงจรเรียงกระแสมีทั้งแบบครึ่งคลื่นและแบบเต็มคลื่น โดยที่การเรียงกระแสแบบครึ่งคลื่นมักจะใช้เมื่อพิกัดกำลังไฟฟ้าของโหลดมีค่าต่ำ ๆ แต่ถ้าโหลดมีค่าสูงเรามักใช้การเรียงกระแสแบบเต็มคลื่นในการเรียงกระแส ในโครงงานนี้ต้องการพิกัดกำลังไฟฟ้าสูงสุด 500 VA จึงเลือกใช้วงจรเรียงกระแสแบบเต็มคลื่น ซึ่งแสดงได้ดังรูปที่ 2.1



รูปที่ 2.2 รูปวงจรเรียงกระแสแบบเต็มคลื่น

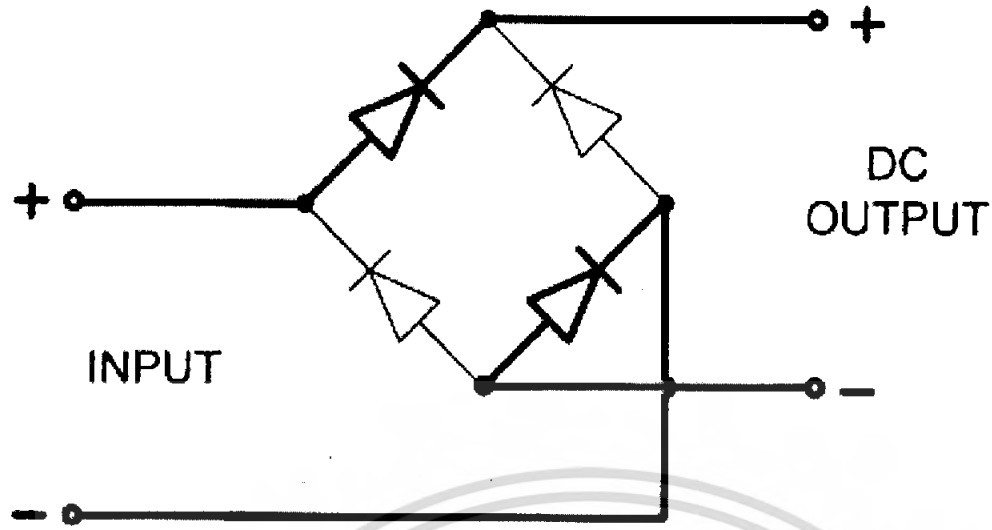
โดยมีหลักการทำงานดังต่อไปนี้

แบ่งการทำงานออกเป็น 2 ช่วงการทำงาน โดยมีหลักการทำงานดังต่อไปนี้

ช่วงที่ 1

เมื่อรูปของคลื่นแรงดันไฟฟ้ากระแสสลับด้านเข้าอยู่ในซีกบวก กระแสไฟฟ้าจะไหลผ่านทางด้านไดโอด D1 ไปยังโหลดและจะไหลกลับมาเพื่อจะทำให้ครบวงจรทางไฟฟ้าที่ไดโอด D4 ผ่านไปยังแหล่งจ่ายทำให้ครบวงจรทางไฟฟ้า

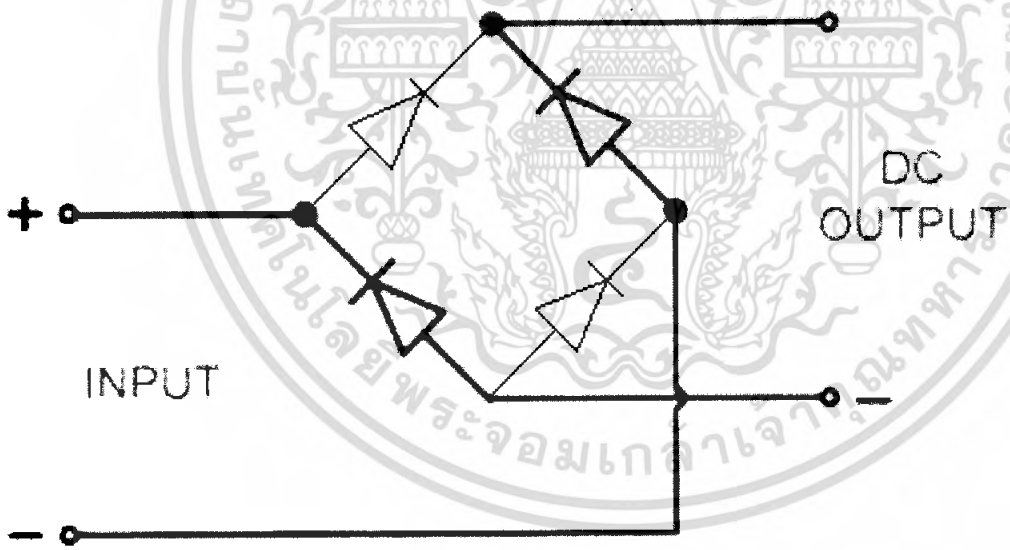
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.3 แสดงการทำงานของวงจรเรียงกระแสแบบเต็มคลื่นในช่วงครึ่งคลื่นบวก

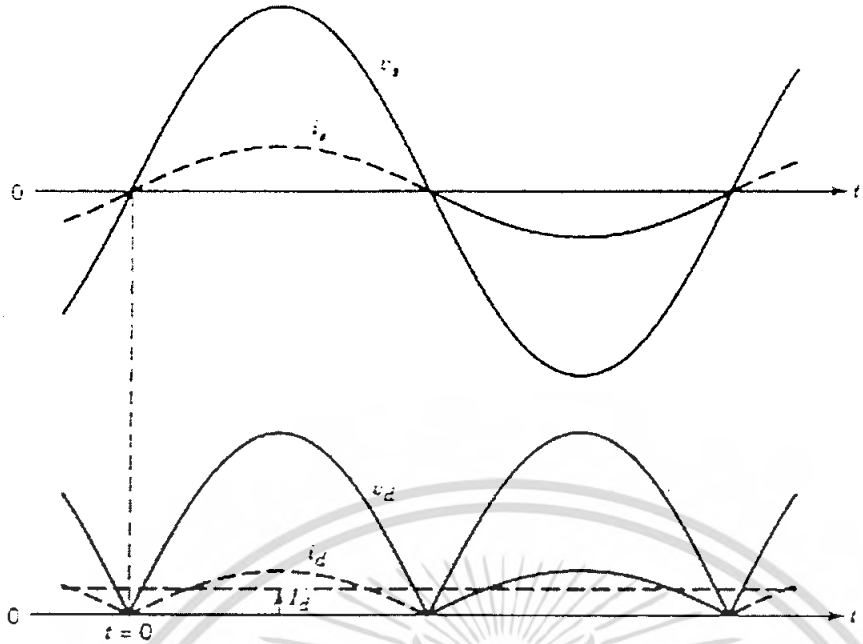
ช่วงที่ 2

ในช่วงเวลานี้รูปคลื่นของแรงดันไฟฟ้าด้านเข้าจะกลับมาอยู่ในซีกลบ ตอนนี้กระแสไฟฟ้าจะไหลผ่านทางด้านไดโอด D2 ไปยังโหลด และจะไหลกลับมาเพื่อทำให้ครบวงจรทางไฟฟ้า ผ่านไดโอด D3 ไปยังโหลด จึงทำให้ครบวงจรทางไฟฟ้า



รูปที่ 2.4 รูปแสดงการทำงานของวงจรเรียงกระแสแบบเต็มคลื่นในช่วงครึ่งคลื่นลบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.5 รูปคลื่นแรงดันทางด้านอินพุทและเอาท์พุทของวงจรเรียงกระแส

2.3 วงจรบั๊กคอนเวอร์เตอร์(Buck Converter)

วงจรทอนระดับหรือวงจรบั๊กคอนเวอร์เตอร์ คือ วงจรที่ทำให้ระดับแรงดันไฟฟ้าด้านออกมีค่าต่ำกว่าแรงดันขาเข้า เพื่อให้แรงดันไฟฟ้าด้านออกที่มีความเป็นกระแสตรงมากๆ จะนิยมใช้วงจรกรองความถี่ต่ำผ่าน (Low Pass Filter) ซึ่งส่วนมากเลือกใช้วงจร LC เพราะมีอัตราการลดทอนสัญญาณรบกวนที่ไม่ต้องการ ผกผันกับกำลังสองของความถี่

2.3.1เงื่อนไขการทำงานของวงจรบั๊กคอนเวอร์เตอร์

การวิเคราะห์การทำงานของวงจรบั๊กคอนเวอร์เตอร์ในสภาวะอยู่ตัว (Steady State) จะมีการกำหนดเงื่อนไขการทำงานของวงจรบั๊กคอนเวอร์เตอร์ดังนี้

1.กระแสไฟฟ้าที่ไหลผ่านตัวเหนี่ยวนำในแต่ละคาบเวลาจะมีค่าเท่ากัน

$$i(t+T) = i(t) \qquad (2.1)$$

หมายถึง กระแสไฟฟ้าที่ไหลผ่านตัวเหนี่ยวนำจะมีค่าเท่ากัน ณ ตำแหน่งเดียวกันทุกคาบ

2.แรงดันไฟฟ้าเฉลี่ยตกคร่อมตัวเหนี่ยวนำกับเวลา (Volt-second) ในแต่ละคาบเท่ากับศูนย์

$$V = \frac{1}{T}\int_{t}^{t+T} v(\lambda)d\lambda = 0 \qquad (2.2)$$

หมายถึง ผลรวมของผลคูณระหว่างแรงดันไฟฟ้าตกคร่อมตัวเหนี่ยวนำกับเวลา (Volt-Second) ในแต่ละคาบเวลาเท่ากับศูนย์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.กระแสไฟฟ้าเฉลี่ยของตัวเก็บประจุในแต่ละคาบเวลาจะมีค่าเท่ากับศูนย์

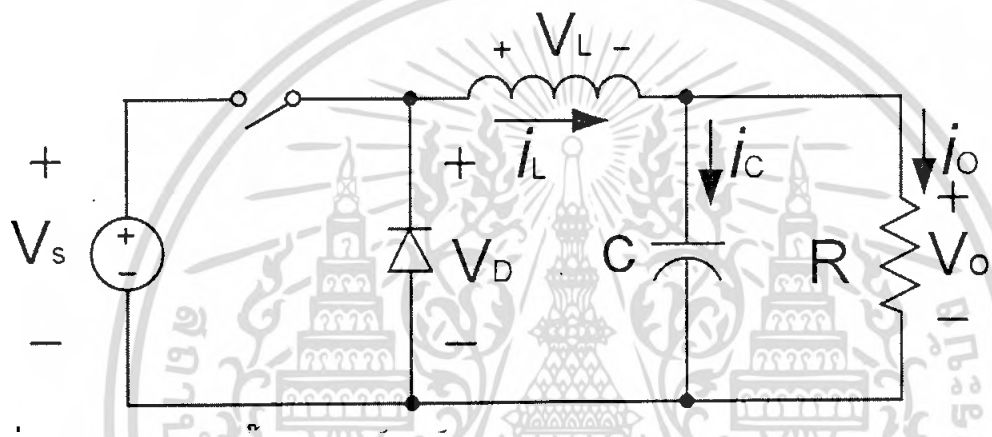
$$i = \frac{1}{T}\int_{t}^{t+T} i(t)dt = 0 \qquad (2.3)$$

หมายถึง ประจุที่ถูกเก็บ(Charge) และคาย (Discharged) ของแต่ละตัวเก็บประจุในแต่ละคาบเวลาจะต้องเท่ากัน

4.กำลังไฟฟ้าทางด้านเข้าจะต้องเท่ากับกำลังไฟฟ้าทางด้านออก

$$P_s = P_o \qquad (2.4)$$

กรณีนี้กำหนดให้อุปกรณ์ทุกตัวเป็นอุดมคติ ทำให้ไม่สูญเสียเนื่องจากการทำงานของวงจร ประสิทธิภาพของวงจรจึงเท่ากับร้อยเปอร์เซ็นต์



รูปที่ 2.6 รูปแสดงวงจรบั๊กคอนเวอร์เตอร์

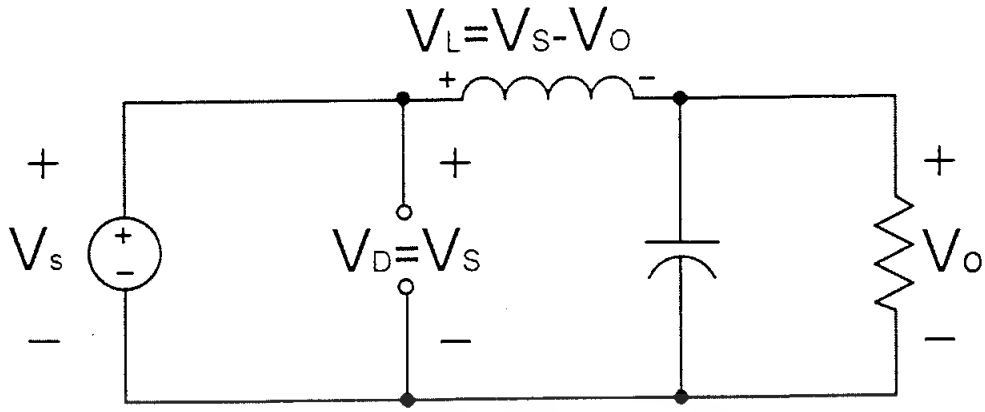
2.3.2 หลักการทำงานของวงจรบั๊กคอนเวอร์เตอร์

หลักการทำงานของวงจรบั๊กคอนเวอร์เตอร์ เพื่อจะออกแบบให้แรงดันไฟฟ้าด้านออกตามที่ต้องการ คือเริ่มจากเงื่อนไขที่ว่าแรงดันไฟฟ้าเฉลี่ยที่ตกคร่อมตัวเหนี่ยวนำในแต่ละคาบเวลามีค่าเท่ากับศูนย์ จากนั้นจะสามารถหาค่ากระแสที่ไหลผ่านตัวเหนี่ยวนำได้ดังสมการที่ (2.8) และการวิเคราะห์การทำงานของวงจรที่ต้องวิเคราะห์ในสภาวะอยู่ตัวดังนี้

2.3.2.1 ขณะสวิทช์นำกระแส

จากรูปที่ 2.7 กระแสไฟฟ้าที่ไหลจากแหล่งจ่ายไฟฟ้ากระแสตรงจะไหลผ่าน ตัวเหนี่ยวนำไปยังโหลด โดยที่กระแสไฟฟ้าส่วนหนึ่งจะไปเก็บประจุจากกฎของเคอร์ชอฟฟ์สามารถเขียนเป็นสมการได้ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.7 รูปทำงานของวงจรเมื่อสวิทช์นำกระแส

$$-Vs + v + Vo = 0$$

$$v_L = V_s - V_0 \quad (2.5)$$

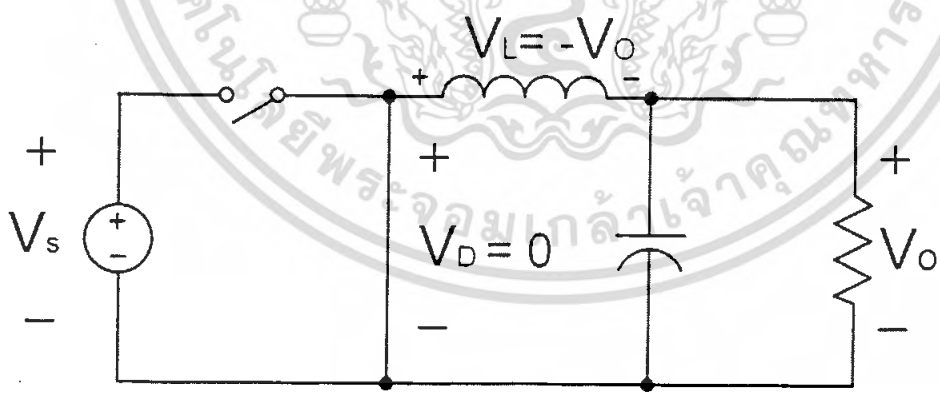
$$v_L = L\frac{di_L}{dt} \quad (2.6)$$

$$\frac{di_L}{dt} = \frac{V_S - V_0}{L} \quad (2.7)$$

dt ในกรณีอยู่ในช่วงเวลานำกระแสคือ dt = DT

$$\Delta i(on) = (\frac{Vs - Vo}{L})DT \quad (2.8)$$

2.3.2.2 ขณะสวิทช์ไม่นำกระแส



รูปที่ 2.8 รูปแสดงการทำงานของวงจรเมื่อสวิทช์ไม่นำกระแส

เมื่อสวิทช์ไม่นำกระแส ไดโอดจะถูกไบอัสไปข้างหน้าให้นำกระแส ทำให้กระแสที่ไหลผ่านตัวเหนี่ยวนำเกิดการไหลอย่างต่อเนื่อง และจากกฎของเคอร์ชอฟฟ์จะได้สมการแรงดันไฟฟ้าดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$V_L = -v_0 \tag{2.9}$$

$$V_L = -V_0 = L\frac{di_L}{dt} \tag{2.10}$$

$$\frac{di_L}{dt} = \frac{\Delta i_L, off}{\Delta t} = \frac{-Vo}{L} \tag{2.11}$$

ความหมายของสมการที่ (2.11) คือกระแสที่ไหลผ่านตัวเหนี่ยวนำจะค่อย ๆมีค่าลดลง เพาะการเปลี่ยนแปลงกระแสตัวเหนี่ยวนำต่อเวลามีค่าเป็นลบ

dt ในกรณีอยู่ในช่วงเวลาที่หยุดนำกระแส คือ dt = (1 - D)T ดังนั้นจากสมการที่ (2.11)สมมารถจัดรูปใหม่ได้ดังนี้

$$\Delta i_L, off = -(\frac{Vo}{L})(1-D)T \tag{2.12}$$

2.3.3 การหาค่าอัตราขยายแรงดันของวงจรบั๊กคอนเวอร์เดอร์

จากเงื่อนไขที่กำหนดไว้ในสมการที่(2.1)กล่าวคือในช่วงของสภาวะอยู่ตัว การเปลี่ยนแปลงของกระแสที่ไหลผ่านตัวเหนี่ยวนำในขณะที่สวิทช์นำกระแส จะมีการเปลี่ยนแปลงที่เพิ่มขึ้นเท่ากับการเปลี่ยนแปลงที่ลดลงของกระแสไฟฟ้าที่ไหลผ่านตัวเหนี่ยวนำในขณะที่สวิทช์ไม่นำกระแส หรือการอาจกล่าวได้ว่าการเปลี่ยนแปลงของกระแสที่ไหลผ่านตัวเหนี่ยวนำสุทธิมีค่าเป็นศูนย์ ดังนั้นจากสมการที่(2.8)กับสมการที่(2.12)จะได้ว่า

$$\Delta i_{L,on} + \Delta i_{L,off} = 0 \tag{2.13}$$

$$(\frac{V_s - V_0}{L})DT + (-(\frac{V_0}{L})(1-D)T) = 0 \tag{2.14}$$

$$(\frac{V_s - V_0}{L})DT) - (\frac{V_0}{L})(1-D)T = 0$$

$$(V_s - V_0)D - V_0(1-D) = 0$$

$$V_sD - V_0D - V_0 + V_sD = 0$$

$$\frac{V_0}{V_s} = D \tag{2.15}$$

ในสมการที่(2.15)อัตราการขยายแรงดันจะมีค่าสูงสุดไม่เกิน 100% ตามค่า วงจรบั๊กคอนเวอร์เดอร์เป็นวงจรที่ทำให้แรงดันไฟฟ้าด้านออกน้อยกว่าหรือเท่ากับแรงดันไฟฟ้าด้านเข้า ทั้งนี้ขึ้นอยู่กับค่า D โดยการปรับค่า D สามารถปรับได้ตั้งแต่ค่าศูนย์ถึงหนึ่ง เช่น แรงดันไฟฟ้าเท่ากับ 100 โวลต์ ซึ่งในทางทฤษฎีวงจรบั๊กคอนเวอร์เดอร์ ก็จะสามารถปรับแรงดันไฟฟ้าด้านออกได้ตั้งแต่ศูนย์โวลต์ถึงหนึ่งร้อยโวลต์ แต่ในทางปฏิบัติจะไม่สามารถปรับได้ถึง 100 โวลต์ เพราะเกิดแรงดันตกคร่อมสวิทช์และตัวเหนี่ยวนำ ทำให้แรงดันไฟฟ้าด้านออกที่ได้จริงมีค่าน้อยกว่า 100 โวลต์เล็กน้อย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3.4 การหาค่าความเหนี่ยวนำที่เล็กที่สุดของวงจรบั๊กคอนเวอร์เตอร์

การหาค่าตัวเหนี่ยวนำที่เล็กที่สุดของวงจรบั๊กคอนเวอร์เตอร์ทำงานในโหมดกระแสต่อเนื่อง โดยเริ่มต้นจากการหากระแสเฉลี่ยที่ไหลผ่านตัวเหนี่ยวนำซึ่งจะเท่ากับกระแสเฉลี่ยที่ไหลผ่านโหลด เนื่องจากขณะที่อยู่ในสภาวะการทำงานอยู่ตัว กระแสเฉลี่ยที่ไหลผ่านตัวเก็บประจุจะมีค่าเท่ากับศูนย์ ดังนั้นจะได้

$$I_L = I_0 = \frac{V_0}{R} \tag{2.16}$$

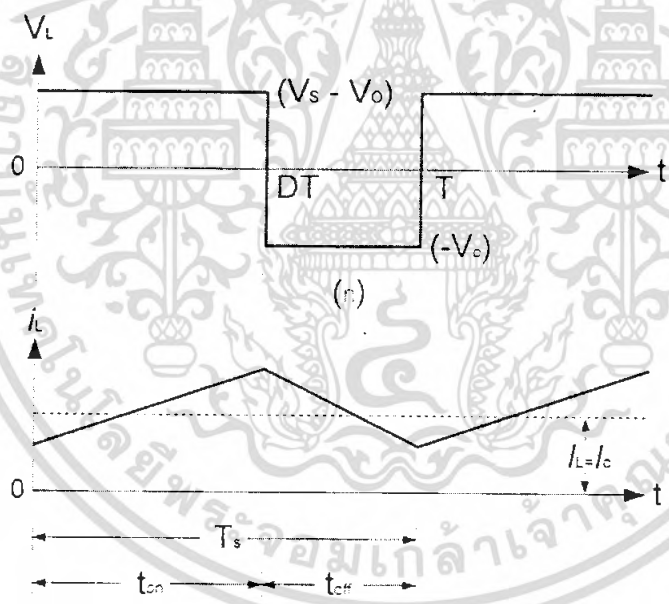
จากรูปที่ 2.9(ข) จะสามารถหากระแสไฟฟ้าที่ไหลผ่านตัวเหนี่ยวนำสูงสุดและต่ำสุด ได้จากสมการในช่วงที่สวิทช์ไม่นำกระแสดังนี้

$$I_{L,\max} = i_L + \frac{\Delta i_L}{2} \tag{2.17}$$

$$I_{L,\max} = \frac{V_0}{R} + \frac{1}{2}[\frac{V_{0\partial}}{L}(1-D)T]$$

หรือเขียนให้ง่ายขึ้นได้ดังนี้

$$I_{L,\max} = V_0[\frac{1}{R} + \frac{(1-D)}{2Lf}] \tag{2.18}$$



รูปที่2.9 รูปคลื่นการทำงานของวงจรบั๊กคอนเวอร์เตอร์(ก) แรงดันที่ตกคร่อมตัวเหนี่ยวนำ(ข) กระแสที่ไหลผ่านตัวเหนี่ยวนำในโหดกระแสต่อเนื่อง

ดังนั้นกระแสตัวเหนี่ยวนำต่ำสุดคือ

$$I_{L,\min} = i_L - \frac{\Delta i_L}{2}$$

$$I_{L,\min} = \frac{V_0}{R} - \frac{1}{2}[\frac{V_0}{L}(1-D)T] \tag{2.19}$$

$$I_{L,\min} = \frac{V_0}{R} - \frac{V_0}{2}[\frac{(1-D)T}{L}]$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$I_{L,\min} = V_0[\frac{1}{R} - \frac{(1-D)}{2Lf}] \quad (2.20)$$

เงื่อนไขสำคัญสำหรับการทำงานในโหมดกระแสไฟฟ้าที่ไหลผ่านตัวเหนี่ยวนำแบบต่อเนื่อง คือกระแสที่ไหลผ่านตัวเหนี่ยวนำจะต้องเป็นกระแสบวกเสมอ สมการที่(2.20) สามารถนำมาใช้ในการหาค่าความเหนี่ยวนำและความถี่ในการสวิตชิ่ง ในที่นี้จะไม่กล่าวถึงการทำงานในโหมดกระแสไฟฟ้าที่ไหลผ่านตัวเหนี่ยวนำแบบไม่ต่อเนื่อง และหาก I,min เท่ากับศูนย์พอดี คือเป็นช่วงต่อระหว่างกระแสไฟฟ้าที่ไหลผ่านตัวเหนี่ยวนำแบบต่อเนื่องและไม่ต่อเนื่อง

$$I_{L,\min} = V_0[\frac{1}{R} - \frac{(1-D)}{2Lf}] = 0 \quad (2.21)$$

$$[\frac{1}{R} - \frac{(1-D)}{2Lf}] = 0$$

$$\frac{1}{R} = \frac{(1-D)}{2Lf}$$

ดังนั้นจะได้ว่า

$$L_{\min} = \frac{(1-D)R}{2f} \quad (2.22)$$

$$f = \frac{(1-D)R}{2L_{\min}} \quad (2.23)$$

สมการที่(2.21) ใช้ในการหาค่าความเหนี่ยวนำที่เล็กที่สุดที่ทำให้วงจรยังสามารถทำงานในโหมดกระแสต่อเนื่อง ซึ่งจะได้ว่าค่าความเหนี่ยวนำที่เล็กที่สุดดังสมการที่ (2.22) ดังนั้นหากต้องการจะออกแบบให้ได้ค่าความเหนี่ยวนำที่เล็กที่สุดโดยที่วงจรยังทำงานในโหมดกระแสต่อเนื่อง ก็สามารถเลือกออกแบบได้สองแนวทางคือ กรณีที่หนึ่งการพยายามทำให้เศษในสมการที่ (2.22) มีค่าน้อยที่สุด โดยการทำค่า D มีค่าเข้าใกล้หนึ่งหรือทำการให้โหลด R มีค่าน้อยๆ แต่ผลกระทบที่เกิดขึ้นเสมอ คือกระแสดโหลดจะมีค่าสูง ส่วนอีกกรณีหนึ่งคือพยายามทำให้ค่าส่วนหรือต้องการในสมการที่ (2.22) มีค่ามากๆเช่น ความถี่ในการสวิทช์เพิ่มขึ้นจาก 50 kHz เป็น 100kHz ก็จะทำให้ขนาดของตัวเหนี่ยวนำที่ออกแบบเล็กลงสองเท่าได้เช่นกัน ส่วนสมการ (2.23) ใช้สำหรับพิจารณาหาความถี่ในการสวิตชิ่งที่เหมาะสม เมื่อตัวเหนี่ยวนำถูกกำหนดค่าความเหนี่ยวนำ

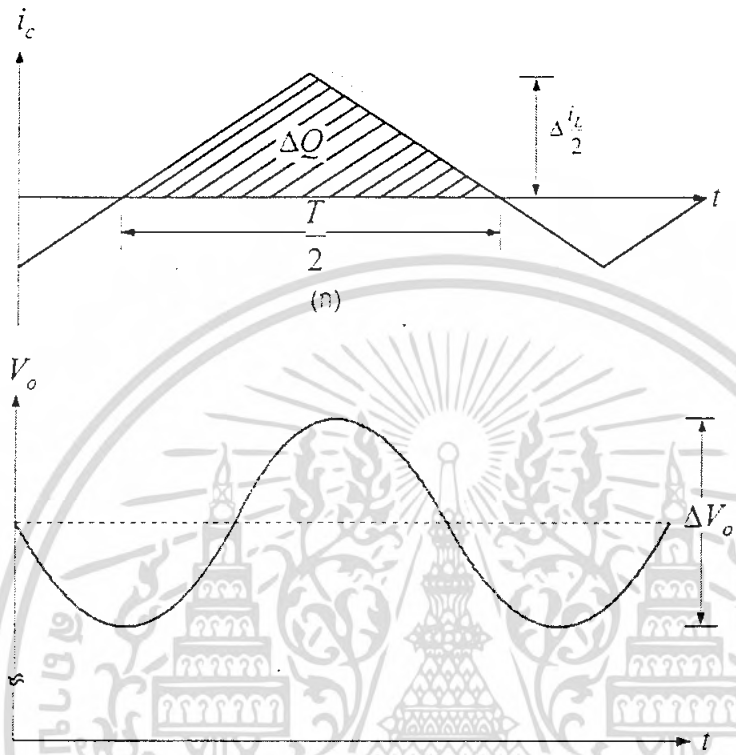
2.3.5 ค่าระลอกคลื่นของแรงดันไฟฟ้าด้านออก

โดยปกติวงจรกรองความถี่ต่ำผ่าน หรือวงจรกรองแบบ LC ที่อยู่ในบั๊กคอนเวอร์เตอร์จะมีตัวเก็บประจุที่มีขนาดใหญ่ เพื่อรักษาแรงดันด้านออกมีค่าคงที่ แต่ในทางปฏิบัติจะไม่สามารถเลือกใช้ตัวเก็บประจุที่มีขนาดใหญ่มากๆได้เนื่องจากราคาสูง และใช้พื้นที่มาก จึงควรเลือกใช้ตัวเก็บประจุที่มีขนาดเหมาะสมและให้ค่าระลอกคลื่นของแรงดันไฟฟ้าด้านออกอยู่ในระดับที่ยอมรับได้ สำหรับการคำนวณหาค่าระลอกคลื่นของแรงดันไฟฟ้าด้านออก สามารถหาค่า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ได้จากความสัมพันธ์ของแรงดันกับกระแสของตัวเก็บประจุดังแสดงในรูปที่ 2.10 ซึ่งกระแสในตัวเก็บประจุหาได้จาก

$$i_c = i_L - i_R \tag{2.24}$$



รูปที่2.10 รูปคลื่นการทำงานของบั๊กคอนเวอร์เตอร์ (ก) กระแสตัวเก็บประจุ (ข) ระลอกคลื่นแรงดันที่ตัวเก็บประจุ

เมื่อกระแสไฟฟ้าที่ไหลผ่านตัวเก็บประจุมีค่าเป็นบวก ซึ่งในช่วงเวลาดังกล่าวตัวเก็บประจุจะสะสมประจุโดยสามารถคำนวณจาก

$$Q = CV_0 \tag{2.25}$$

$$\Delta Q = C\Delta V_0$$

$$\Delta V_0 = \frac{\Delta Q}{C} \tag{2.26}$$

เมื่อ ΔQ คือ ค่าประจุที่เปลี่ยนแปลงน้อยๆ

ΔV_0 คือ ค่าระลอกของแรงดันไฟฟ้าด้านออกที่เปลี่ยนแปลงน้อยๆระหว่างยอดถึงยอด

ΔQ คือ พื้นที่สามเหลี่ยมที่เกิดจากกระแสตัวเก็บประจุคูณกับเวลาที่จะได้

$$\Delta Q = \frac{1}{2}\left(\frac{T}{2}\right)\left(\frac{\Delta i_L}{2}\right) = \frac{T\Delta i_L}{8} \tag{2.27}$$

แทนสมการที่(2.27)ลงใน(2.26) จะได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\Delta V_0 = \frac{T\Delta i_{L,off}}{8C} \quad (2.28)$$

แทนค่า $\Delta i_{L,off} = -(\frac{V_0}{L})(1-D)T$ จาสมการที่(2.34) (โดยพิจารณาเฉพาะขนาด)ลงในสมการที่(2.28) จะได้

$$\Delta V_0 = \frac{T}{8C}\frac{V_0}{L}(1-D)T \quad (2.29)$$

$$\frac{\Delta V_0}{V_0} = \frac{T}{8C}(\frac{1}{L})(1-D)T \quad (2.30)$$

$$\frac{\Delta V_0}{V_0} = \frac{T^2}{8C}(\frac{1}{L})(1-D)$$

ดังนั้นจะได้

$$\frac{\Delta V_0}{V_0} = \frac{1-D}{8LCf^2} \quad (2.31)$$

สมการที่(2.31) เรียกว่าอัตราระลอกคลื่น (ripple ratio) มักใช้แสดงเป็นอัตราส่วนของแรงดันระลอกคลื่นไฟฟ้าด้านออกระหว่างยอดถึงยอดกับค่าแรงดันไฟฟ้าด้านออก ในที่นี้หมายถึงเฉพาะแรงดันไฟฟ้า หากต้องการทำให้ค่าระลอกคลื่นแรงดันไฟฟ้าของวงจรบั๊กคอนเวอร์เดอร์มีค่าน้อยลง(อัตราระลอกคลื่น ยิ่งน้อยหมายถึงการที่ได้แรงดันไฟฟ้ากระแสตรงที่เรียบมากขึ้น) สามารถเลือกได้สองแนวทางคือกรณีที่หนึ่งการพยายามทำให้เศษในสมการที่(2.31) มีค่าน้อยที่สุด โดยการทำให้ค่า D มีค่าเข้าใกล้หนึ่ง ส่วนอีกกรณีหนึ่งคือการพยายามทำให้ค่าส่วนในสมการที่(2.31) มีค่ามากๆเช่นการเพิ่มค่าตัวเหนี่ยวนำ ตัวเก็บประจุหรือความถี่ในการสวิทช์ เช่น เพิ่มขึ้นจาก 50kHz เป็น 100 kHz ค่าอัตราระลอกคลื่นจะมีค่าลดลงสี่เท่า ซึ่งความถี่ในการสวิทช์ของวงจรบั๊กคอนเวอร์เดอร์นับว่ามีความไวสูงในการควบคุมอัตราระลอกคลื่น ของแรงดันไฟฟ้าด้านออก

ประเด็นที่น่าสนใจอย่างหนึ่งของวงจรบั๊กคอนเวอร์เดอร์คือ กำลังไฟฟ้าที่เกิดจากแหล่งจ่ายไฟกำลังจะเท่ากับกำลังไฟฟ้าที่โหลดได้รับ เงื่อนไขนี้คือสมมติการสูญเสียเป็นศูนย์ จะได้

$$P_s = P_0 \quad (2.32)$$

เมื่อ P_s คือ กำลังไฟฟ้าที่จ่ายจากแหล่งจ่ายไฟฟ้ากำลัง

P_o คือ กำลังไฟฟ้าที่โหลด

$$V_s I_s = V_0 I_0 \quad (2.33)$$

จากสมการที่ (2.33) จะเห็นได้ว่ามีความสัมพันธ์ของแรงดันกับกระแสไฟฟ้าเสมือนกับกรณีของหม้อแปล่งไฟฟ้าสกระแสสลับ จึงอาจกล่าวได้ว่า วงจรบั๊กคอนเวอร์เดอร์มีวงจรสมมูลเปรียบได้กับหม้อแปลงไฟฟ้ากระแสตรง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.4 แกนแม่เหล็กความถี่สูง

แกนแม่เหล็กมีหน้าที่หลักคือ เป็นเส้นทางเดินหลักสำหรับเส้นแรงแม่เหล็กในการเชื่อมโยงระหว่างอุปกรณ์แม่เหล็ก หรืออาจจะกล่าวได้ว่าทำหน้าที่เป็นเส้นทางเชื่อมต่อระหว่างแหล่งจ่ายพลังงานแม่เหล็กกับโหลดทางแม่เหล็กนั่นเอง เช่น สำหรับในกรณีหม้อแปลงไฟฟ้า แหล่งจ่ายพลังงานแม่เหล็กจะได้แก่ขดลวดทองแดงทางด้านปฐมภูมิ ซึ่งหมายรวมถึงแหล่งจ่ายไฟฟ้ากระแสสลับและโหลดทางแม่เหล็กจะได้แก่ขดลวดทองแดงทางด้านทุติยภูมิ

โดยทั่วไปหม้อแปลงไฟฟ้าที่ใช้อิเล็กทรอนิกส์กำลังจะแบ่งออกเป็นสองประเภทได้แก่ หม้อแปลงไฟฟ้าความถี่ต่ำและหม้อแปลงไฟฟ้าความถี่สูง โดยที่ความแตกต่างระหว่างหม้อแปลงไฟฟ้าความถี่ต่ำ(50/60 Hz) และหม้อแปลงไฟฟ้าความถี่สูง(หลักกิโลเฮิรตซ์หรือมากกว่า) จะอยู่ที่ชนิดเนื้อสารของแกนแม่เหล็กที่ใช้ โดยที่หม้อแปลงความถี่ต่ำจะใช้แกนเหล็ก (iron core) ในขณะที่หม้อแปลงความถี่สูงจะใช้ แกนเฟอร์ไรต์(ferrite core) เป็นต้น

เฟอร์โรแมกเนติกหรืออาจจะเรียกได้ว่าโลหะแม่เหล็ก (magnetic metals) จะแบ่งออกเป็นสองแบบ ได้แก่ แบบแข็ง (hard materials) ซึ่งนิยมใช้ทำแม่เหล็กถาวร และแบบอ่อน (soft materials) ซึ่งจะนิยมใช้ทำหม้อแปลงไฟฟ้าและตัวเหนี่ยวนำไฟฟ้า โดยเฟอร์โรแมกเนติกจะมีคุณสมบัติได้แก่ มีความหนาแน่นสนามแม่เหล็อิ่มตัว (7,000 ~ 23,000 เกาสส์: โดยที่ 1 เกาสส์ เท่ากับ 10^{-4} เทสลา) และมีค่าความซึมซาบได้สัมพัทธ์สูง (1,000 ~ 200,000) ค่าความนำไฟฟ้ามีค่าสูงด้วย จึงจำเป็นที่จะต้องทำแผ่นบางๆ ประกอบกับ (laminated or tape from) เพื่อลดค่ากำลังไฟฟ้าสูญเสียเนื่องจากกระแสไหลวน รูปทรงของแกนแม่เหล็กมีจนกระทั่งถึงขนาดใหญ่ๆ และด้วยคุณสมบัติที่มีค่าความหนาแน่เส้นแรงแม่เหล็กอิ่มตัวสูง จึงเป็นที่นิยมใช้ในอุปกรณ์แม่เหล็กที่ใช้กับความถี่สาย (50 ~ 400 Hz) อย่างไรก็ตาม เนื่องจากกำลังไฟฟ้าสูญเสียเนื่องจากกระแสไหลวน ทำให้ไม่สามารถใช้ในงานความถี่สูงได้ ($\leq$ 200 kHz)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.5 เครื่องอัดประจุแบตเตอรี่ (Battery Charger)

2.5.1 ความรู้พื้นฐานเกี่ยวกับแบตเตอรี่

แบตเตอรี่ที่ใช้ในโครงการนี้ เป็นแบตเตอรี่แบบตะกั่ว – กรด ซึ่งจะขอกล่าวชนิดและคุณสมบัติกว้างๆ โดยแบ่งเป็น 2 ชนิด ดังนี้

2.5.1.1 แบตเตอรี่แบบตะกั่ว – กรด โดยไม่ต้องเติมน้ำกลั่น (Non spill lead – acid battery) แบ่งเป็น 2 ชนิด ได้แก่

2.5.1.1.1 แบตเตอรี่มาตรฐาน (Standard Battery)

แบตเตอรี่ชนิดนี้เมื่อไม่ได้ใช้งานจะมีการคายประจุด้วยตัวเอง (Self – Discharge) ที่ขึ้นกับอุณหภูมิสิ่งแวดล้อมจึงต้องมีการอัดประจุใหม่ทุกๆ 4-6 สัปดาห์ เพื่อชดเชยค่าการคายประจุด้วยตัวเอง (Self – Discharge)แบตเตอรี่นี้เหมาะสำหรับการใช้งานในช่วงเวลาสั้นๆ

2.5.1.1.2 แบตเตอรี่ถาวร (Permanent Battery)

แบตเตอรี่ชนิดนี้สามารถเก็บที่อุณหภูมิ 20 องศาเซลเซียลได้หลายเดือนโดยที่ไม่ต้องมีการดูแลรักษา และสามารถอัดประจุให้กับแบตเตอรี่ทุกๆ 10 เดือน และมีการคายประจุด้วยตัวเอง (Self - Discharge) ต่ำ เนื่องจากใช้ตะกั่วผสม (Lead Alloy) ชนิดพิเศษ เหมาะสำหรับการใช้งานพิเศษที่ต้องการอายุการใช้งานสูงกว่าแบบแบตเตอรี่มาตรฐาน (Standard Battery)

2.5.1.2 แบตเตอรี่แบบตะกั่ว-กรดที่มีการปิดผนึก (Recombining Sealed lead-acid battery)

ปกติแล้วเมื่อแบตเตอรี่อัดประจุจนถึงระดับที่อัดประจุสูงกว่าปกติ (Overcharge) กรดซัลฟุริกที่เป็นอิเลคโตรไลต์จะเกิดปฏิกิริยาเป็นก๊าซไฮโดรเจนและออกซิเจนทำให้ความเข้มข้นของอิเลคโตรไลต์เพิ่มขึ้นเราต้องเติมน้ำกลั่นมิฉะนั้นแบตเตอรี่จะเสื่อมคุณภาพได้ การเติมน้ำกลั่นเป็นการจำกัดวงในการใช้แบตเตอรี่ ฉะนั้นเราจึงมีการพัฒนาแบตเตอรี่ใช้งานโดยไม่ต้องเติมน้ำกลั่นซึ่งแบ่งออกเป็น 2 ชนิด คือ

2.5.1.2.1 แบตเตอรี่แบบไม่ต้องรวม (Non-recombining) หรือรวมบางส่วน (Partially recombining) แบตเตอรี่ชนิดนี้ไม่ต้องบำรุงรักษาใดๆและไม่ต้องอัดประจุให้ถึงระดับ overchange เพื่อให้แบตเตอรี่เต็มในกรณีที่อุณหภูมิสูงกว่าอุณหภูมิแวดล้อมมากๆแบตเตอรี่จะเกิดก๊าซทำให้ความดันสูงขึ้น ซึ่งแบตเตอรี่จะมีวาล์วที่คอยเปิดให้ก๊าซออกไปในทันทีและวาล์วจะปิดอัตโนมัติเมื่อมีความดันก๊าซต่ำลง ด้วยเหตุนี้จึงใช้ได้กับทุกสภาวะแวดล้อม แบตเตอรี่แบบนี้จะปิดผนึกไว้ ซึ่งภายในแบตเตอรี่จะไม่เกิดก๊าซอีกทั้งยังมีความต้านทานต่ำและจ่ายกระแสได้สูงภายในการอัดประจุแบบรักษาระดับแรงดันคงที่ จะอัดประจุด้วยกระแสอัดประจุสูงๆในเวลาเริ่มต้น และในขั้นที่ 2 เมื่อแรงดันย้อนกลับแบตเตอรี่เริ่มสูงขึ้นและต้องควบคุมกระแสในการอัดประจุ เมื่อแบตเตอรี่เต็มจะต้องรักษาแรงดันแบตเตอรี่โดยลดกระแสให้เหลือกระแสน้อยๆเพื่อไม่ให้เกิด overcharge และป้องกัน electrolyte loss partially recombining แบตเตอรี่แบบตะกั่ว-กรดที่มีขนาดความจุเดียวกันสามารถต่อกันแบบอนุกรม หรือขนานก็ได้ ถ้าประจุ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แบตเตอรี่แบบอนุกรมจะใช้แรงดันสูงและกระแสน้อย ๆส่วนถ้าอัดประจุแบตเตอรี่แบบขนานจะใช้แรงดันต่ำกระแสสูง ๆแบตเตอรี่นี้สามารถอัดประจุและจ่ายประจุที่อุณหภูมิตั้งแต่ -20 ถึง 50 องศาเซลเซียล ซึ่งดีกว่าแบบนิเกิล-แคดเมียม (Nikel-Cadmiun)

2.5.1.2.2 แบตเตอรี่แบบ Fully Recombining โครงสร้างคล้าย ๆกับแบบ Standard Cylindrical Ni-cad เหมาะสำหรับใช้งาน Standy มีการรวมตัวของก๊าซ O_2 ที่ดี ก๊าซเกิดขึ้นคือ H_2 และ O_2 จะรวมตัวกันเป็นน้ำ ทำให้ปริมาตรของอิเลกโตรไลท์ไม่ลดลง อายุการใช้งานขึ้นอยู่กับลักษณะการใช้งานและสภาพแวดล้อม มีความต้านทานภายในต่ำ อัตราการดิสชาร์จสูง การอัดประจุส่วนใหญ่เป็นแบบ Constant Voltage, Constant Current, Pulse Charger และอื่น ๆ

ขบวนการปฏิกิริยาทางไฟฟ้าเคมี

$$PbO_2 + 2H_2SO_4 + Pb \rightleftharpoons PbSO_4 + 2H_2O + PbSO_4$$

2.5.2 พารามิเตอร์ในการอัดประจุ

2.5.2.1 การชดเชยทางอุณหภูมิของการอัดประจุ โดยการอัดประจุจะปรับค่าแรงดันที่อัดประจุซึ่งต้องมีการชดเชยทางอุณหภูมิโดยการตรวจจับอุณหภูมิโดยการตรวจจับอุณหภูมิของสภาวะแวดล้อม

2.5.2.2 เวลาที่อัดประจุเสร็จ เวลาที่แบตเตอรี่ถูกอัดประจุเต็มขึ้นอยู่กบัสภาวะดิสชาร์จและลักษณะการอัดประจุรวมทั้งอุณหภูมิด้วย สำหรับแบบ trickle นั้นอาจนานกว่า 24 ชั่วโมง

2.5.2.3 อุณหภูมิในขณะการอัดประจุ ควรทำการอัดประจุที่อุณหภูมิในช่วง 0 ถึง 40 องศาเซลเซียล ซึ่งอุณหภูมิในการอัดประจุมีประสิทธิภาพดีคือในช่วง 5 ถึง 30 องศาเซลเซียล โดยที่อุณหภูมิสูงกว่าหรือต่ำกว่าที่กำหนด อาจทำให้การอัดประจุได้ไม่มากหรือร้อนจนเกินไป

2.5.2.4 การชาร์จประจุเกิน การอัดประจุเพิ่มขึ้นอีกหลังจากแบตเตอรี่อัดเต็มแล้ว เรียกว่า overcharge ซึ่งเกิดขึ้นอย่างต่อเนื่องมีผลทำให้อายุการใช้งานของแบตเตอรี่สั้นลง

2.5.3 วิธีการอัดประจุแบตเตอรี่แบ่งได้ 4 ชนิด คือ

2.5.3.1 การอัดประจุแบบกระแสคงที่ (Constant Current Charging)

วิธีนี้มีข้อดีตรงว่าไม่จำเป็นต้องมีการชดเชยทางอุณหภูมิเหมือนกับการชาร์จแบบแรงดันคงที่ แต่มีข้อเสียคือต้องระวังเรื่องเวลาในการอัดประจุ โดยเฉพาะอย่างยิ่งในการอัดประจุด้วยกระแสสูง ๆซึ่งแบตเตอรี่จะเต็มภายในเวลาอันสั้น ๆเท่านั้น การอัดประจุด้วยอัตราสูงมีผลทำให้แรงดันแบตเตอรี่สูงเกินไป น้ำจะเกิดการแตกตัวและมีความร้อนเกิดขึ้น การอัดประจุแบบนี้อาจใช้ในการอัดประจุใหม่ให้กับแบตเตอรี่ที่ไว้นานแล้ว ซึ่งสามารถอัดประจุได้ทีเดียวหลาย ๆลูก

2.5.3.2 การอัดประจุแบบแรงดันคงที่ (Constant Voltage Charging)

โดยมีความต้องการให้แบตเตอรี่อยู่ในสภาวะประจุเต็ม (Fully Change) โดยต้องระวังเรื่องอัตราการอัดประจุสูงเกินไป การอัดประจุแบบนี้ทำให้แรงดันด้านเอาท์พุทมีเสถียรภาพ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

พร้อมทั้งมีความจุกระแสสูง สำหรับในช่วงที่แรงดันแบตเตอรี่มีค่าต่ำๆความต้านทานของแบตเตอรี่มีค่าน้อยมาก ฉะนั้นกระแสที่อัดประจุมีค่าสูงมาก เป็นผลให้เครื่องอัดประจุแบบ Constant Voltage นี้จะมีอุปกรณ์ช่วยในการจำกัดแระแสเริ่มต้น โดยใช้ Constant Current Regulation ซึ่งในช่วงสุดท้ายของการอัดประจุกระแสจะถูกลดลงอย่างอัตโนมัติซึ่งไม่ทำให้เกิดการสลายตัว

2.5.3.3 การอัดประจุแบบลดค่ากระแส (Tapered Current Charging)

เป็นวิธีการอัดประจุแบตเตอรี่อย่างง่ายไม่ซับซ้อน ราคาถูก วงจรการอัดประจุประกอบด้วยหม้อแปลงไฟฟ้ากำลัง วงจรเรคดิไฟเออร์ และค่าความต้านทานที่เหมาะสมสำหรับจำกัดกระแส แต่วิธีนี้ไม่เหมาะสำหรับการอัดประจุแบตเตอรี่แบบตะกั่ว-กรด ปิดผนึกเนื่องจากกระแสที่ใช้อัดประจุจะกระเพื่อมตามแรงดันไฟฟ้าของระบบ ซึ่งทำให้แรงดันแบตเตอรี่เปลี่ยนแปลงลงไปด้วย แต่ก็สามารถลดผลอันนี้ได้โดยใช้หม้อแปลงไฟฟ้ากำลังที่มีแรงดันด้านทุติยภูมิสูงกว่าแรงดันแบตเตอรี่ และเลือกค่าความต้านทานที่เหมาะสมในการจำกัดกระแสคงที่ (Constant Voltage Charger) ได้ ไม่เพียงเฉพาะการอัดประจุแบตเตอรี่หลายๆลูกในครั้งเดียวเท่านั้น ยังสามารถใช้ในระบบ trickle charge ได้อีกด้วย

2.5.3.4 การอัดประจุแบบรวม (Combination Charging: two-step)

วิธีนี้บางทีเรียกว่า " two-rate " หรือ " two-step " โดยเกิดจาการรวมตัวกัน 2 แบบ คือ การประจุแบบกระแสคงที่ (Constant Voltage Charger) และแรงดันคงที่ (Constant Voltage Charger) เข้าด้วยกัน โดยในขั้นแรกจะใช้วิธีการอัดประจุเร็ว และขั้นที่สองจะอัดประจุด้วยกระแสต่ำๆการสวิดซ์จากขั้นแรกจะใช้วิธีการอัดประจุเร็ว และขั้นที่สองจะอัดประจุ หรือดรวจสอบกระแสในการอัดประจุ เป็นต้น

2.5.4 การอัดประจุแบบตะกั่ว-กรด โดยทั่วไป

ในการอัดประจุแบตเตอรี่ชนิดนี้ จะมีการจำกัดกระแสที่ใช้อัดประจุและแรงดันต้องพยายามให้คงที่มากที่สุด ปริมาณกระแสที่อัดประจุปกติจะจำกัดอยู่ที่ 0.2 C สำหรับ Lead-antimony Battery และ 0.5 C สำหรับ Lead-calcium Battery เมื่อ C คือความจุแบตเตอรี่ (หน่วย Ampere-hour (Ah)) ถ้าหากการอัดประจุโดยใช้กระแสมากเกินไป จะทำให้อุณหภูมิภายในแบตเตอรี่สูงและทำให้อายุการใช้งานของแบตเตอรี่ลดลง และหากอัดประจุที่กระแสน้อยเกินไปจะทำให้มี Lead-sulfate เกาะหลงเหลืออยู่ที่แผ่นเพลท (plate) ของแบตเตอรี่ซึ่งจะทำให้การจ่าย Ampere-hour ไม่ได้ตามพิกัดของแบตเตอรี่ และถ้าต้องการให้แบตเตอรี่มีอายุการใช้งานยาวนาน แรงดันพีคทูพีค (peak to peak ripple) ซึ่งเป็นแรงดันเอาท์พุทของอุปกรณ์อัดประจุแบตเตอรี่ ควรจะมีค่าไม่เกิน 0.5 % ของแรงดันตีซี พึงระลึกไว้เสมอว่าการอัดประจุแบตเตอรี่ที่ค่าพิกัดของแบตเตอรี่ จะสามารถยืดอายุการใช้งานของแบตเตอรี่ได้ยาวนานขึ้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

81797

2.5.5 การประยุกต์ใช้งาน

ในการประยุกต์ใช้งานของ Sealed lead-acid battery แบ่งออกเป็น 2 แบบ คือ

2.5.5.1 Cyclic Operation

การทำงานเป็นรอบๆต้องการเวลาในการอัดประจุสั้น และป้องกันการอัดประจุและดิสชาร์จเกิน สิ่งสำคัญในการอัดประจุด้วยเทคนิคการอัดประจุด้วยแรงดันคงที่ คือ การรักษาแรงดันเอาท์พุทไว้ที่ระดับสุดท้ายของการอัดประจุและจำกัดกระแสให้ต่ำกว่าค่าที่ออกแบบไว้สูงสุดถ้าแบตเตอรี่ถูกอัดประจุที่อุณหภูมิสภาวะแวดล้อมกว้างๆจะต้องมีการชดเชยอุณหภูมิด้วย มิฉะนั้นการอัดประจุอาจสูงไปหรือต่ำไปในอุณหภูมิสูง และอุณหภูมิต่ำ

2.5.5.2 Standby / Backup Charging

ใช้งานในประเภทสำรองเอาไว้ใช้ในยามต้องการ ปกติจะเก็บไว้ในสภาวะแบตเตอรี่เต็มตลอดเวลา และจะจ่ายพลังงานพลังงานไปให้ภาระเมื่อระบบผิดปกติ ซึ่งการทำงานแบบนี้แบ่งเป็น 1 โหมด คือ

2.5.5.2.1 Trickle Charge

โดยปกติของการไฟฟ้าทำการจ่ายพลังงานให้กับภาระหรืออุปกรณ์ในขณะที่แบตเตอรี่ไม่ได้ถูกต่อกับภาระ ถ้าหากความผิดปกติที่ระบบนั้น วงจรแบตเตอรี่จะถูกเชื่อมเข้ากับภาระเพื่อจ่ายพลังงาน โดยจะต้องพิจารณาการชดเชยสำหรับ Self Discharge โดยการอัดประจุแบตเตอรี่ที่กระแสค่าคงที่ค่าต่ำๆเพื่อให้แบตเตอรี่อยู่ในสภาวะประจุเต็มตลอดเวลา ในกรณี Deep Discharge จะต้องอัดประจุแบตเตอรี่เป็นเวลานาน ฉะนั้นการอัดประจุแบบ two-rate และแบบ two – rate charger จะเหมาะสมกว่าเพราะไม่จำเป็นต้องชดเชยทางอุณหภูมิ

2.5.5.2.2 Float Charge

โดยในแบบนี้ ทั้งภาระและแบตเตอรี่ต่อกันแบบขนานกับวงจรเรียงกระแส ระบบนี้จะใช้ได้เฉพาะการอัดประจุแบบแรงดันคงที่เท่านั้น ซึ่งแรงดันที่อัดประจุต้องมีเสถียรภาพ การกระเพื่อมอย่างมากของแรงดันที่อัดประจุ มีผลทำให้แบตเตอรี่ดิสชาร์จเพียงเล็กน้อย ซึ่งการัดประจุแบบแรงดันคงที่ จะต้องออกแบบให้จ่ายได้ที่ภาระมีค่าสูงสุด มิฉะนั้นจะทำให้อายุการใช้งานของแบตเตอรี่สั้นลง โดยตามปกติอายุการใช้งานแบตเตอรี่แบบ Float จะสั้นกว่าการอัดประจุแบบ Trickle

2.5.6 คุณลักษณะที่สำคัญของแบตเตอรี่ชนิดตะกั่ว-กรด

โดยปกติแบตเตอรี่ชนิด Lead-acid ที่ออกแบบให้ใช้ได้กับ UPS ต้องมีความจุสูง อายุการใช้งานที่ยาวนานถึง 80% ของช่วงเปิดวงจร แรงดันที่อัดประจุแบตเตอรี่จะเท่ากับ 2.1 เซล และจะลดลงขณะแบตเตอรี่คายประจุ หรืออุณหภูมิที่เพิ่มขึ้น โดยที่แรงดันของแบตเตอรี่และแรงดันที่ป้อนให้กับอินเวอร์เตอร์ เทียบกับย่านการทำงานที่เปลี่ยนแปลงไป ถ้าหากว่ากำลังเอาท์พุทเพิ่มขึ้น จำนวนเซลที่ต่ออนุกรมกันจะต้องเพิ่มขึ้นเพื่อป้องกันกระแสเกิน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.5.7 การเลือกใช้แบตเตอรี่ในโครงงานนี้

ในโครงงานแหล่งจ่ายไฟสำรองนี้ แบตเตอรี่ที่เลือกใช้นั้นจะเป็นชนิดตะกั่ว-กรด ปิดผลึก แบบ free maintenance แบตเตอรี่นี้ไม่ต้องมีการเติมน้ำกลั่นหรือบำรุงรักษาแบตเตอรี่ใดๆอีก ทั้งแบตเตอรี่ชนิดนี้จะไม่มีก๊าซเกิดขึ้น ซึ่งได้แก้ปัญหาอายุการใช้งานแหล่งจ่ายไฟฟ้าสำรองของแหล่งจ่ายไฟสั้นลง เนื่องจากเกิดก๊าซในการอัดประจุจะเป็นแบบแรงดันคงที่ (Constant Voltage Charger) เนื่องจากแบตเตอรี่ในแหล่งจ่ายสำรองจะทำงานแบบ Standby หรือ Backup ซึ่งแบตเตอรี่เป็นแหล่งพลังงานสำรองที่ต้องนำมาใช้ในสภาวะเกิดการผิดปกติกับไฟไลน์ ฉะนั้นแบตเตอรี่จะต้องถูกอัดประจุให้ตลอดเวลาโดยในช่วงที่แบตเตอรี่เต็มแล้วจะต้องอัดประจุให้กับแบตเตอรี่ด้วยอัตราการอัดประจุต่ำๆเพื่อชดเชยค่าแรงดันเนื่องจากความต้านทานในแบตเตอรี่ การต่อแบตเตอรี่เป็นแบบ float charge

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.6 อินเวอร์เตอร์ (Inverter)

2.6.1 รูปแบบและหลักการของอินเวอร์เตอร์

โดยทั่วไปอินเวอร์เตอร์จะถูกจำแนกตามระบบออกเป็น อินเวอร์เตอร์ชนิดแหล่งจ่ายกระแสที่มีภาคของวงจรเรียงกระแสทำหน้าที่เป็นแหล่งจ่ายกระแสให้กับอินเวอร์เตอร์ โดยคงค่ากระแสค่าใดค่าหนึ่ง ซึ่งในขณะโหลดเปลี่ยนกระแสจะคงที่แต่แรงดันจะแปรเปลี่ยนตามโหลด ในส่วนอินเวอร์เตอร์อีกประเภทคือ อินเวอร์เตอร์ชนิดแหล่งจ่ายแรงดันที่ภาควงจรเรียงกระแสทำหน้าที่เป็นแหล่งจ่ายแรงดันให้กับอินเวอร์เตอร์ ซึ่งจะทำหน้าที่ในการคงค่าแรงดันไฟฟ้าทางด้านขาออกและแปรเปลี่ยนกระแสขณะเปลี่ยนโหลด โดยในรายงานฉบับนี้จะได้ให้ความสำคัญและนำเสนอเฉพาะแต่อินเวอร์เตอร์แบบหนึ่งเฟสชนิดแหล่งจ่ายแรงดันเพื่อให้สอดคล้องกับเทคนิคได้เสนอในงานวิจัยเป็นสำคัญ

2.6.1.1 อินเวอร์เตอร์ชนิดแหล่งจ่ายกระแส

ในอุตสาหกรรมอินเวอร์เตอร์ชนิดแหล่งจ่ายกระแสจะไม่ได้ถูกใช้กันอย่างแพร่หลาย เนื่องจากการประยุกต์ใช้งานส่วนใหญ่ของอินเวอร์เตอร์ชนิดนี้จะเป็นมอเตอร์ขนาดใหญ่ อันเนื่องมาจากอินเวอร์เตอร์ชนิดแหล่งจ่ายกระแสจะทำงานได้ดีกรณีโหลดมากๆ แต่มีปัญหาเมื่อมีโหลดน้อยและลักษณะของอุปกรณ์ในวงจรที่เหมาะสำหรับกรณีที่โหลดมาก โดยอินเวอร์เตอร์ชนิดแหล่งจ่ายกระแสถูกประกอบไปด้วยวงจรเรียงกระแสที่สามารถควบคุมได้ ซึ่งส่วนมากจะใช้อุปกรณ์ชนิดสารกึ่งตัวนำประเภทไทริสเตอร์มาใช้ ในการควบคุมเฟสของแรงดันกระแสสลับขาเข้า และถูกเชื่อมต่ออนุกรมกับตัวเหนี่ยวนำขนาดใหญ่ โดยปราศจากตัวเก็บประจุต่อขนาน เพื่อทำหน้าที่เป็นแหล่งจ่ายกระแสให้กับอินเวอร์เตอร์ จึงทำให้มีลักษณะที่แตกต่างจากอินเวอร์เตอร์ชนิดแหล่งจ่ายแรงดัน โดยอินเวอร์เตอร์จะมีไทริสเตอร์ทำหน้าที่ควบคุมกระแสที่สามารถปรับเปลี่ยนความถี่ได้ โดยกระแสทางด้านขาออกอาจเป็นแบบขั้นบันได หรือแบบพีดับบลิวเอ็มก็ได้ ซึ่งแรงดันขาออกจะมีรูปร่างเข้าใกล้รูปไซน์แต่จะเกิดสไปร์จากการคอมมิวเตทสำหรับข้อดีของอินเวอร์เตอร์ชนิดแหล่งจ่ายกระแสที่ได้กล่าวมาแล้วนั้น ก็ยังคงมีข้อจำกัดของช่วงความถี่ของอินเวอร์เตอร์ที่สามารถปรับได้ต่ำ และไม่สามารถทำงานได้ในสภาวะไร้โหลด นอกจากนี้ขนาดของตัวเหนี่ยวนำที่บัสกระแสตรงและตัวเก็บประจุของการคอมมิวเตทมีขนาดใหญ่ ทำให้อินเวอร์เตอร์ชนิดนี้มีขนาดใหญ่และต้นทุนสูง

2.6.1.2 อินเวอร์เตอร์ชนิดแหล่งจ่ายแรงดัน

ในโครงสร้างของอินเวอร์เตอร์ชนิดแหล่งจ่ายแรงดัน จะประกอบด้วยตัวเก็บประจุฟิลเตอร์ที่บัสกระแสตรงขนาดใหญ่ ทำให้แรงดันทางด้านเอาท์พุทมีค่าคงที่ไม่ขึ้นกับโหลต โดยอินเวอร์เตอร์ชนิดนี้มีข้อดีคือ สามารถควบคุมแรงดันและความถี่ได้ง่าย สามารถปรับความถี่ได้ในย่านกว้างและใช้กับมอเตอร์ที่ทำงานพร้อมกันได้หลายตัว แต่มีข้อเสียในเรื่องปัญหาของการลัดวงจรของอุปกรณ์การสวิตช์ในกิ่งเดียวกัน (Shoot Through) ซึ่งในทางปฏิบัติสามารถใช้วงจรเดดไทม์ (Dead Time) เพื่อช่วยในการป้องกันปัญหาส่วนนี้ได้ โดยอินเวอร์เตอร์ชนิดแหล่งจ่ายแรงดันสามารถจำแนกออกได้เป็น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.6.1.2.1 อินเวอร์เตอร์แบบม็อดดูเลตตามความกว้างพัลส์ (Pulse-width Modulation Inverter)

การควบคุมของอินเวอร์เตอร์ชนิดนี้ เป็นการม็อดดูเลตความกว้างหรือที่เรียกว่าพีดับบลิวเอ็มโดยสัญญาณควบคุม $v_{control}$ ที่มีค่าคงที่หรือแปรค่าอย่างช้า ๆถูกนำมาเปรียบเทียบกับรูปคลื่นสามเหลี่ยม v_{tri} เพื่อให้ได้สัญญาณการสวิทช์ สำหรับนำไปควบคุมอัตราส่วนของแรงดันขาออกของอินเวอร์เตอร์ให้ได้ค่าเฉลี่ยตามที่ต้องการ และเกิดเป็นรูปคลื่นไซนูซอนที่เรียกว่า Sinusoidal Pulse Width Modulation : SPWM โดยที่ขนาดและความถี่ของแรงดันขาออกของอินเวอร์เตอร์สามารถจะถูกควบคุมได้โดยการนำเอารูปคลื่นไซนูซอยดัลที่มีความถี่เดียวกับแรงดันขาออกของอินเวอร์เตอร์มาเปรียบเทียบกับรูปคลื่นสามเหลี่ยมที่มีขนาดเท่ากับ v_{tri} และมีความถี่คงที่ โดยรูปคลื่นสามเหลี่ยม v_{tri} หรือสัญญาณพาหะ ขณะสวิทช์ด้วยความถี่ f_s ดังในรูปที่ 2.11 โดยสัญญาณควบคุม $v_{control}$ จะถูกนำไปใช้ในการม็อดดูเลตอัตราส่วนของการสวิตช์ f_1 แทนความถี่มูลฐาน (Fundamental Frequency) หรือความถี่การม็อดดูเลตของแรงดันขาออกที่ต้องการ ซึ่งประกอบความถี่ฮาร์มอนิกส์ของความถี่มูลฐาน โดยอัตราส่วนการม็อดดูเลตขนาด m_a จะเท่ากับ

$$m_a = \frac{\hat{V}_{control}}{\hat{V}_{tri}} \qquad (2.34)$$

โดย $V_{control}$ แทนขนาดค่ายอดของสัญญาณควบคุม และ V_{tri} แทนขนาดค่ายอดของสัญญาณรูปคลื่นสามเหลี่ยม ซึ่งอัตราส่วนการม็อดดูลเลตความถี่ m_f จะได้

$$m_f = \frac{f_s}{f_1} \qquad (2.35)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สวิตช์ T_{A+} และ T_{A-} ของวงจรอินเวอร์เตอร์ในรูปที่ 2.11 ถูกควบคุมอยู่บนพื้นฐานของการเปรียบเทียบ $V_{control}$ และ V_{tri} ซึ่งผลรวมแรงดันขาออกที่ได้จะไม่ขึ้นอยู่กับทิศทางของกระแส I_o ดังนั้น

$$V_{control} > V_{tri}\ ,\ T_{A+} \text{ นำกระแส} \quad V_{A0} = \frac{1}{2}(V_d)$$

หรือ

$$V_{control} < V_{tri}\ ,\ T_{A-} \text{ นำกระแส} \quad V_{A0} = -\frac{1}{2}(V_d) \qquad (2.36)$$

เนื่องจากสวิตช์ทั้งสองไม่ได้หยุดนำกระแสพร้อมกันดังนั้นแรงดันขาออก V_{AO} จึงมีการเปลี่ยนแปลงระหว่างค่า $\frac{1}{2}$ (Vd) และ $-\frac{1}{2}$ (Vd)

สำหรับที่ความถี่มูลฐานสำหรับสเปกตัมฮาร์มอนิกส์ของแรงดัน V_{AO} ภายใต้เงื่อนไขที่แสดงในรูปที่ 2.11 ถูกแสดงตังในรูปที่ 2.15(c) โดยเป็นอัตราส่วนของขนาด $(\hat{V}_{A0})_h / \frac{1}{2}(V_d)$ ขณะที่ $m_a \leq 1$ เมื่อขนาดค่ายอดของแรงดันที่ความถี่มูลฐาน $(\hat{V}_{AO})_1$ เท่าของ $\frac{1}{2}(V_d)$ และจากการกำหนดให้ $V_{control}$ มีค่าคงที่แล้วจะได้แรงดัน V_{AO} ดังรูปที่ 2.15(a) ซึ่งจะเห็นว่าแรงดันเฉลี่ยขาออก V_{AO} จะมีค่าแปรผันตรงกับ $\frac{Vcontrol}{\hat{V}tri}$ และ V_d

ดังนั้น

$$V_{AO} = \frac{Vcontrol}{\hat{V}tri}\frac{Vd}{2} \text{ เมื่อ } \hat{V}_{control} \leq \hat{V}_{tri} \qquad (2.37)$$

และ จากสมการที่ 2.37 จะเห็นได้ว่าค่าเฉลี่ยแรงดัน V_{AO} จะเท่ากับค่าเฉลี่ยในหนึ่งคาบ T_S ของแรงดัน V_{AO} และที่ค่าเฉลี่ยใดๆที่ประกอบขึ้นเป็นความถี่มูลฐานเหมือนกับ $\hat{V}_{tri}$ เมื่อความถี่มูลฐานคือ $f_1 = \frac{\omega}{2\pi}$ จะได้สมการของ $\hat{V}_{control}$ ดังนี้

$$V_{control} = \hat{V}_{control} \sin \omega_1 t$$

โดยที่

$$\hat{V}_{control} \leq \hat{V}_{tri} \qquad (2.38)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และจากสมการที่ 2.37 และ 2.38 แรงดันที่ประกอบขึ้นเป็นความถี่มูลฐาน $(\hat{V}_{AO})_1$โดยแปรรูปคลื่นไซนูซอยดัลที่มีเฟสเดียวกันกับ $V_{control}$ ดังนั้น

$$(\hat{V}_{AO})_1 = \hat{V}_{control} / \hat{V}_{tri} \left(\sin \omega_1 t \frac{Vd}{2}\right)$$

$$(\hat{V}_{AO})_1 = m_a \sin \omega_1 t \frac{Vd}{2} \qquad (2.39)$$

ดังนั้น

$$(\hat{V}_{AO})_1 = m_a \frac{Vd}{2} \qquad (m_a \leq 1.0) \qquad (2.40)$$

จากการม็อดดูเลตดามความกว้างพัลส์ดวยรูปคลื่นไซนูซอยดัลจะเห็นได้ว่าขนาดของแรงดันที่ประกอบขึ้นเป็นความถี่มูลฐานจะแปรค่าเป็นเชิงเส้นกับ m_a ในช่วงตั้งแต่ 0 ถึง1

การเกิดฮาร์มอนิกส์ในรูปคลื่นทางด้านแรงดันขาออกของอินเวอร์เตอร์จะปรากฏขึ้นที่แถบข้างข้างใกล้กับความถี่การสวิตช์ของฮาร์โมนิกส์โดยรอบ ซึ่งความถี่ของแรงดันฮาร์มอนิกส์ใด ๆที่เกิดขึ้นสามารถถูกคำนวณได้จาก

$$f_h = (jm_f \pm k)f_1 \qquad (2.41)$$

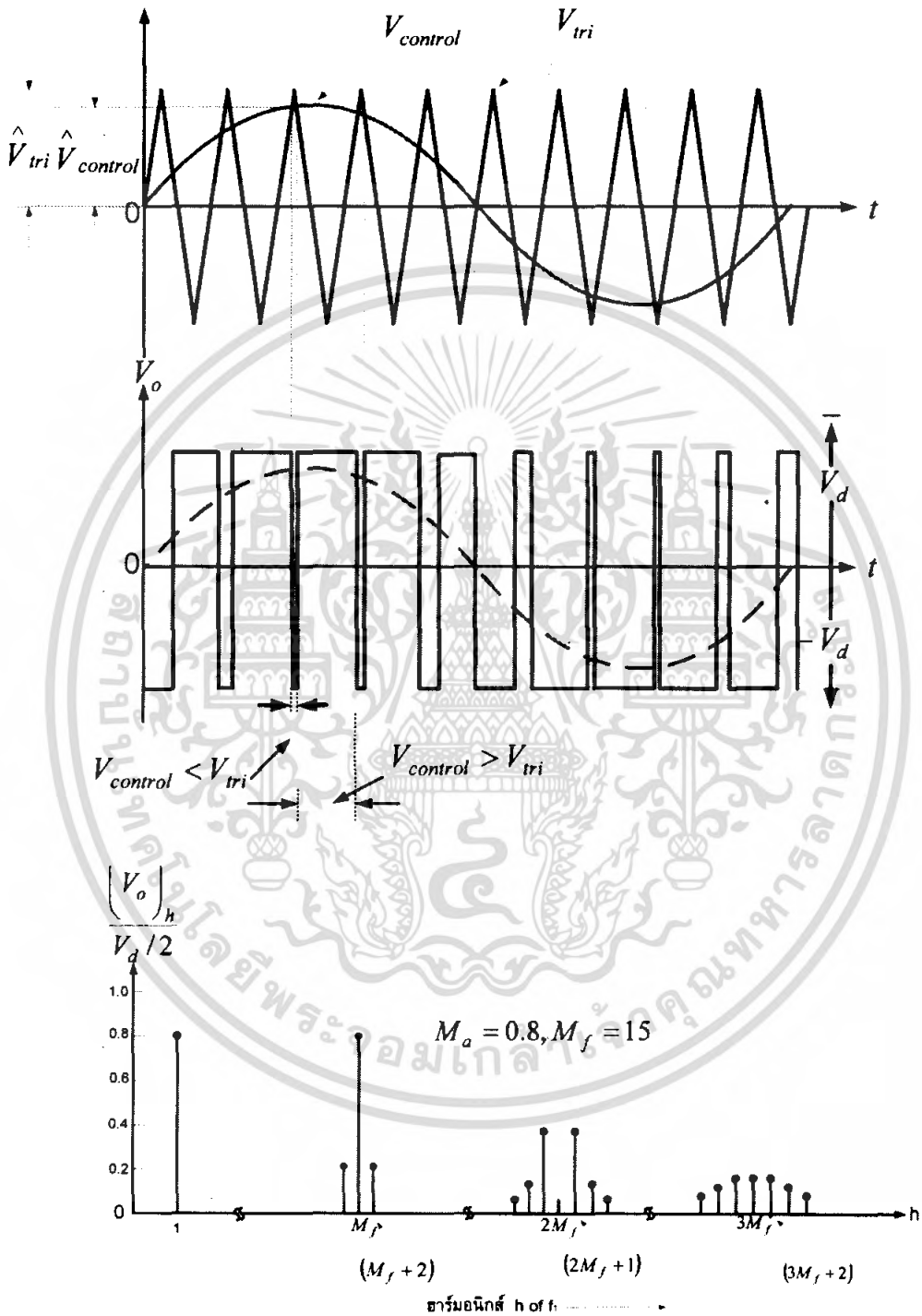
โดย h แทนฮาร์มอนิกส์ใด ๆ , k แทนค่าแถบข้าง(Sideband) และ j แทนจำนวนเท่าของอัตราส่วนการม็อดดูเลต – และมีค่าเท่ากับ

$$h = j(m_f) \pm k \qquad (2.42)$$

เมื่อความถี่มูลฐาน h มีค่าเท่ากับหนึ่ง โดยค่า j เป็นเลขคี่ ซึ่งฮาร์มอนิกส์จะเกิดขึ้นได้เมื่อค่า k จะต้องเป็นเลขคู่ และเมื่อค่า j เป็นเลขคู่ k จะต้องเป็นเลขคี่

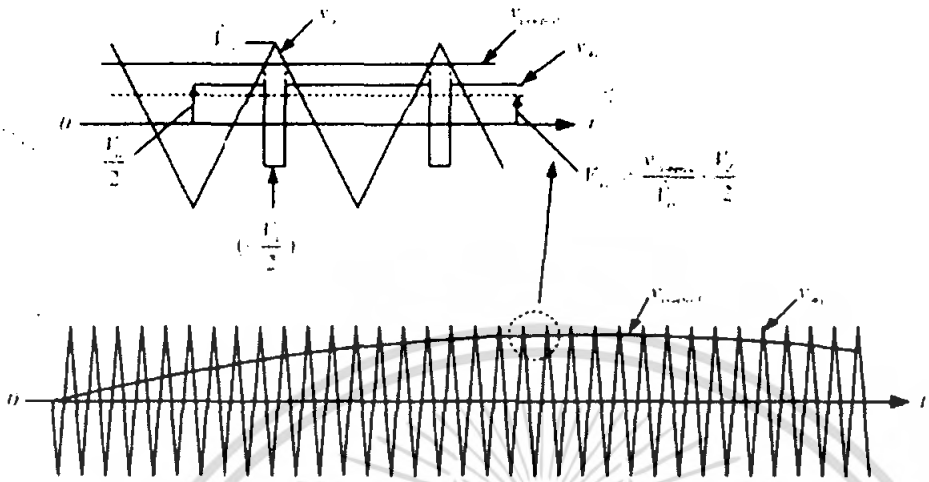
m_f ควรมีค่าเป็นจำนวนเต็มด้วยเลขคี่ ซึ่งจะทำให้รูปคลื่นบวกและลบมีรูปร่างสมมาตรกันดังรูปที่ 2.11

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.11 แสดงเทคนิคการม็อดดูเลตตามความกว้างพัลส์ และสเปกตัมของฮาร์มอนิกส์

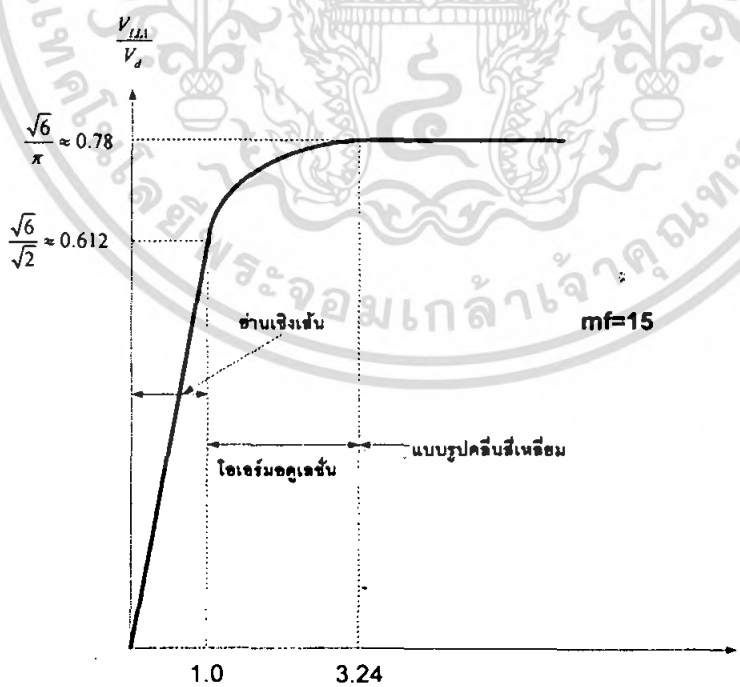
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.12 แสดงการม็อดดูเลตความกว้างพัลส์กับรูปคลื่นไซนูซอยดัล

2.6.1.2.2 อินเวอร์เตอร์แบบรูปคลื่นจัตุรัส (Square-Wave Inverter)

วงจรอินเวอร์เตอร์ตามรูปที่ 2.15 และ 2.16 สำหรับการวิเคราะห์ฟูเรียร์ เพื่อหาค่ายอดแรงดันขณะประกอบเป็นความถี่มูลฐาน จะเห็นว่าค่าดังกล่าวมีความสัมพันธ์โดยตรงกับ Vd ดังนี้



รูปที่ 2.13 กราฟแสดงการควบคุมแรงดัน โดยแปรค่า m_a

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

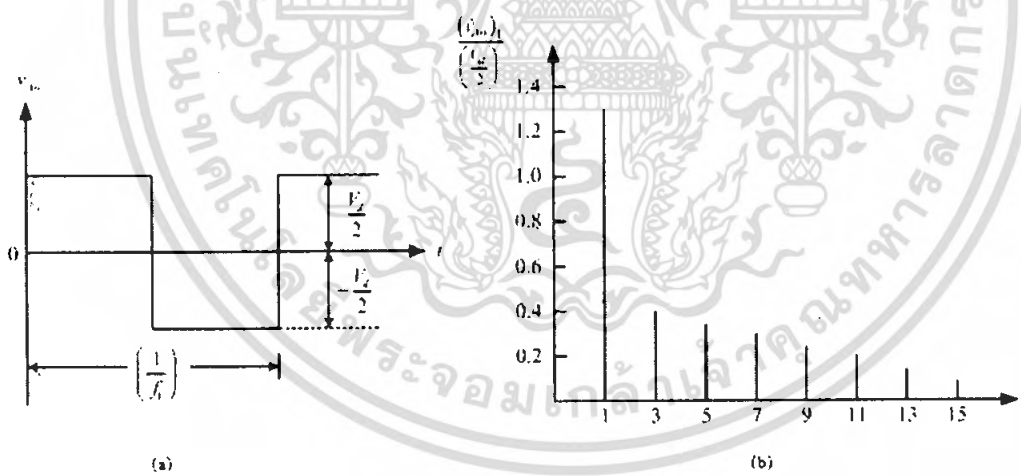
$$(\hat{V}_{AO})_1 = \frac{4Vd}{\pi 2} = 1.273(\frac{Vd}{2}) \quad (2.43)$$

และ

$$(\hat{V}_{AO})_h = \frac{(\hat{V}_{A0})_1}{h} \quad (2.44)$$

โดย h แทนฮาร์มอนิกส์ซึ่งโดยปกติเป็นเลขคี่ ดังแสดงในรูปที่ 2.14(b)

จากการสวิตช์ที่เกิดขึ้นเป็นรูปคลื่นจัตุรัสจะเห็นว่าประโยชน์ที่ได้รับคือการเปลี่ยนสถานะของสวิตช์ หนึ่งไซเคิลได้เปลี่ยนแค่สองครั้งเท่านั้น ซึ่งเป็นผลดีมากสำหรับการเปลี่ยนโหลดที่มีกำลังสูงๆ และนอกจากนี้ยังเหมาะกับอุปกรณ์ที่มีความสามารถในการสวิตช์ให้นำและหยุดนำต่ำ แต่มีข้อเสียคือการสวิตช์เพื่อทำให้เกิดเป็นรูปคลื่นจัตุรัสของวงจรนี้ ไม่สามารถควบคุมแรงดันขาออกให้คงที่ได้ เพราะฉะนั้นแรงดันกระแสตรงขาเข้า Vd จะต้องถูกปรับอยู่เสมอ เพื่อควบคุมให้แรงดันขาออกของอินเวอร์เตอร์ได้มีค่าตามต้องการ



รูปที่ 2.14 แสดงการสวิตช์ของรูปคลื่นจัตุรัส และสเปกตัม

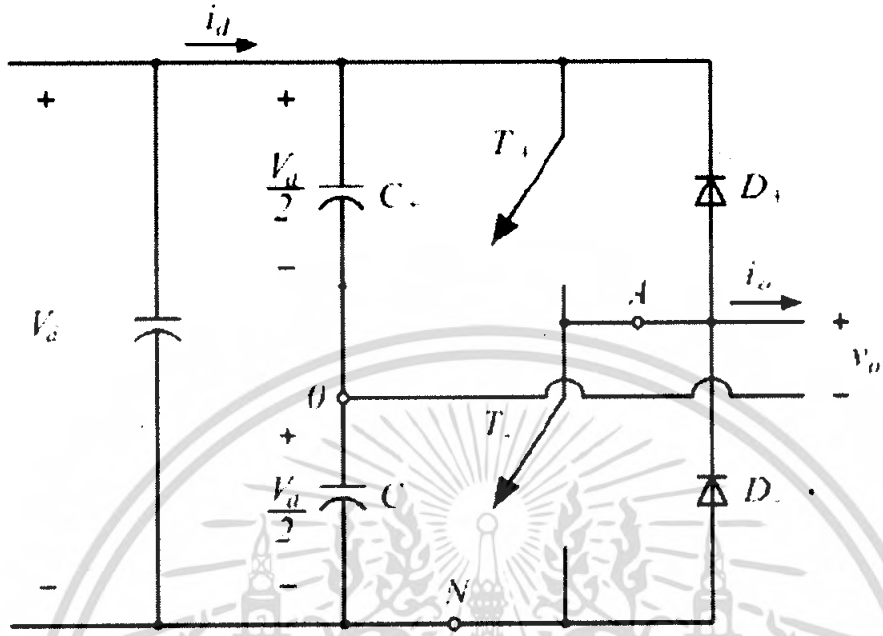
2.6.1.2.3 อินเวอร์เตอร์แบบยกเลิกแรงดันเฟสเดียว (Single-Phase Inverter with Voltage Cancellation)

แรงดันขาออกของอินเวอร์เตอร์เฟสเดียวนี้ สามารถควบคุมทั้งขนาดและความถี่แม้ว่าแรงดันขาเข้าที่ป้อนจะคงที่ก็ตาม โดยอินเวอร์เตอร์ชนิดนี้ได้รวมลักษณะของอินเวอร์เตอร์ทั้งสองแบบข้างต้นเข้าไว้ด้วยกัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.6.2 อินเวอร์เตอร์ชนิดหนึ่งเฟส

2.6.2.1 อินเวอร์เตอร์ชนิดหนึ่งเฟสแบบบริดจ์ครึ่งลูกคลื่น



รูปที่ 2.15 แสดงวงจรอินเวอร์เตอร์หนึ่งเฟสแบบบริดจ์ครึ่งลูกคลื่น

วงจรอินเวอร์เตอร์หนึ่งเฟสแบบบริดจ์ครึ่งลูกคลื่นถูกแสดงดังในรูปที่ 2.15 โดยประกอบด้วยตัวเก็บประจุที่มีค่าเท่ากันสองตัวต่ออนุกรมกันแล้วต่อคร่อมอยู่กับแรงดันกระแสตรงขาเข้า Vd ดังนั้นแรงดันที่ตกคร่อมตัวเก็บประจุแต่ละตัวจะมีค่าเท่ากับ (1/2)Vd และจุดที่ตัวเก็บประจุทั้งสองเชื่อมต่อกัน จะถูกเรียกว่า จุดค่าความต่างศักย์กลาง (Midpotential) สำหรับค่าความจุไฟฟ้าของวงจรนี้จะต้องมีมากพอที่จะทำให้แรงดันที่จุดศูนย์เมื่อเทียบกับจุด N ได้ค่าคงที่ แรงดันและค่ายอดกระแสอุปกรณ์ที่ใช้สวิทซ์ในวงจรอินเวอร์เตอร์แบบบริดจ์ครึ่งลูกคลื่นจะเท่ากับ

$$V_T = V_d \qquad (2.45)$$

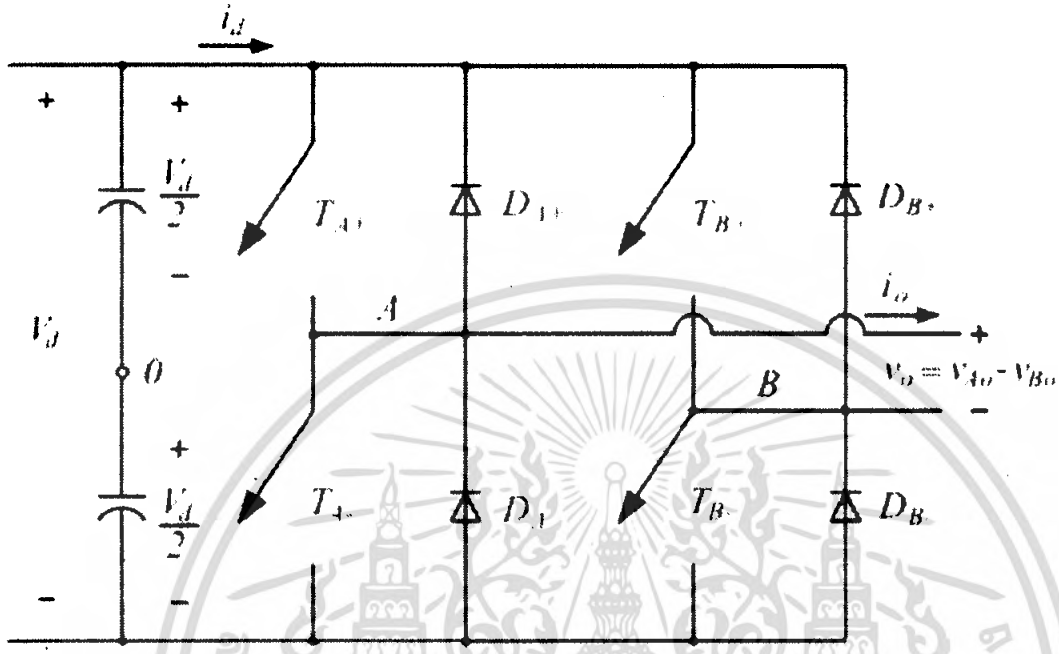
$$T_T = i_{0,peak} \qquad (2.46)$$

2.6.2.2 อินเวอร์เดอร์ชนิดหนึ่งเฟสแบบบริดจ์เต็มลูกคลื่น

ดามรูปที่ 2.16 แสดงวงจรของอินเวอร์เดอร์ชนิดหนึ่งเฟสแบบบริดจ์เต็มลูกคลื่น ที่มีคุณสมบัติสามารถใช้งานกับพิกัดกำลังที่สูงได้ดีเมื่อเปรียบเทียบกับแรงดันกระแสตรงขาเข้าเดียวกัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ซึ่งจะเห็นได้ว่าแรงดันขาออกสูงสุดของวงจรบริดจ์เต็มลูกคลื่น จะได้ค่าเป็นสองเท่าของอินเวอร์เตอร์หนึ่งเฟสแบบบริดจ์ครึ่งลูกคลื่น ดังนั้นขณะใช้งานที่กำลังเท่ากันที่กระแสของออกค่าเดียวกัน กระแสการสวิตช์จะมีค่าเพียงครึ่งหนึ่งของวงจรอินเวอร์เตอร์หนึ่งเฟสแบบบริดจ์ครึ่งลูกคลื่น ซึ่งถือเป็นข้อได้เปรียบ



รูปที่ 2.16 แสดงวงจรอินเวอร์เตอร์หนึ่งเฟสแบบบริดจ์เต็มลูกคลื่น

2.6.2.2.1 การม็อดดูเลตตามความกว้างพัลส์ที่มีการสวิตช์แรงดันแบบสองขั้ว (PWM with Bipolar Voltage Switching)

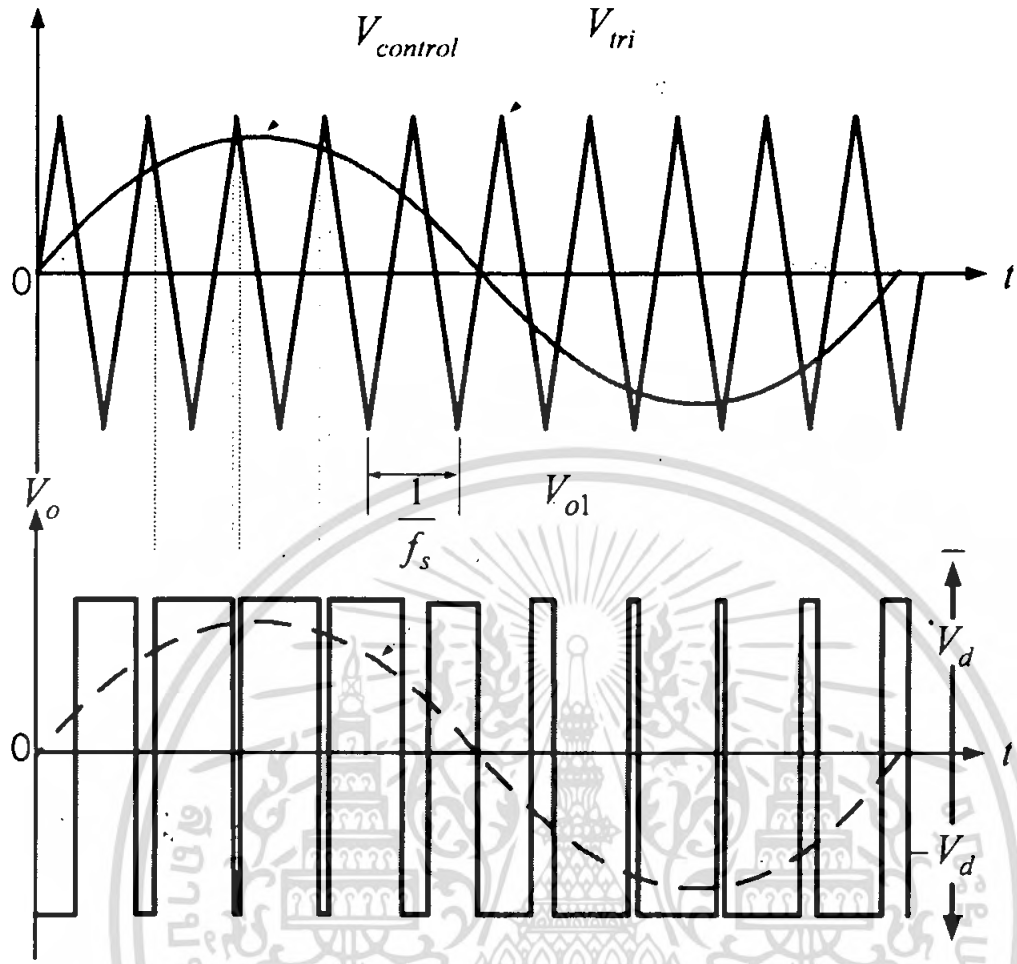
การสวิตช์ตามความกว้างพัลส์แบบสวิตช์คู่ที่ทแยงและตรงข้ามกัน T_A+ กับ T_B- และ กับ T_A- กับ T_B+ ของวงจรแปลงผัน โดยการเกิดของแรงดันขาออกเกิดขึ้นได้ด้วยวิธีเดียวกัน คือ การเปรียบเทียบแรงดัน $V_{control}$ กับ V_{tri} ดังในรูปที่ 2.17 และแรงดันขาออกที่ขา B ของอินเวอร์เตอร์จะได้ค่าแรงดันเป็นลบเมื่อเทียบกับแรงดันขาออกที่ขา A ซึ่งสามารถถูกพิจารณาได้คือเมื่อสวิตช์ต่อ T_A+ วงจร $V_{AO} = (+1/2)V_d$ และ สวิตช์ T_B- ต่อวงจร $V_{BO} = (-1/2)V_d$ จะได้

$$v_{B0}(t) = -v_{A0}(t) \qquad (2.47)$$

และ

$$v_0(t) = v_{A0}(t) - v_{B0}(t) = 2v_{A0}(t) \qquad (2.48)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.17 แสดงการม็อดดูเลตตามความกว้างพัลส์ที่มีการสวิตซ์แรงดันแบบสองขั้ว

รูปคลื่นแรงดัน V_O ถูกแสดงในรูปที่ 2.17 และจะได้ว่า

$$\hat{V}_{O1} = m_a V_d \qquad (m_a \leq 1.0) \qquad (2.49)$$

และ

$$V_d < \hat{V}_{O1} < (\frac{4}{\pi})V_d \qquad (m_a > 1.0) \qquad (2.50)$$

2.6.2.2.2 การม็อดดูเลตตามความกว้างพัลส์ที่มีการสวิตซ์แรงดันแบบขั้วเดียว(PWM with Unipolar Voltage Switching)

ในรูปที่ 2.18 แสดงการม็อดดูเลตตามความกว้างพัลส์ที่มีการสวิตซ์แรงดันแบบขั้วเดียวของวงจรอินเวอร์เตอร์แบบบริดจ์เต็มลูกคลื่น โดยสัญญาณควบคุมขา A จากการเปรียบเทียบแรงดัน $V_{control}$ กับ V_{tri} และขา B จากการเปรียบเทียบแรงดัน $-V_{control}$ กับ V_{tri} ซึ่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$V_{control} > V_{tri}$; T_A+ นำกระแส $V_{AN} = V_d$

และ

$V_{control} < V_{tri}$; T_A- นำกระแส $V_{AN} = 0$ (2.51)

$(-V_{control}) > V_{tri}$; T_B+ นำกระแส $V_{AN} = V_d$

และ

$(-V_{control}) < V_{tri}$; T_B- นำกระแส $V_{BN} = 0$ (2.52)

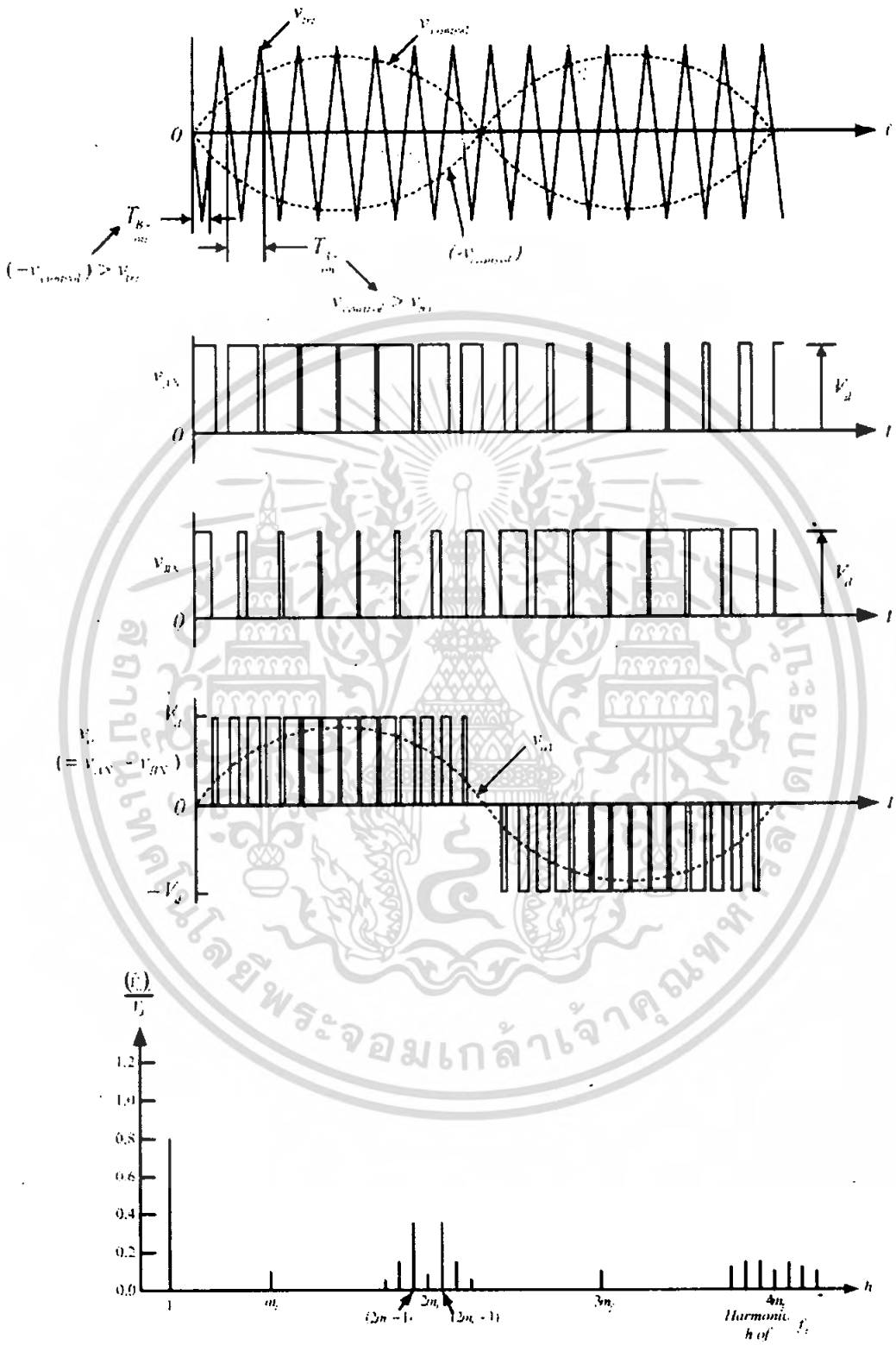
การสวิตช์ลักษณะนี้ระดับแรงดันถูกเปลี่ยนแปลงระหว่างศูนย์กับ V_d หรือระหว่างศูนย์กับ $-V_d$ จึงถูกเรียกว่าการม็อดดูเลตตามความกว้างพัลส์ที่มีการสวิตช์แรงดันแบบขั้วเดียว ซึ่งต่างจากแบบที่มีสวิตช์แรงดันแบบสองขั้ว ที่สวิตช์ระหว่าง V_d กับ $-V_d$ ซึ่งการสวิตช์แบบนี้ทำให้ความถี่ฮาร์มอนิกขาออกมีค่าเป็นสองเท่าของการสวิตช์แรงดันแบบสองขั้ว โดยการทำงานที่มีประสิทธิภาพสูงที่สวิตช์ $2V_d$ ของระดับแรงดันขาออกจะได้ว่า

$$\hat{V}_{o1} = m_a V_d \qquad (m_a \leq 1.0) \qquad (2.53)$$

และ

$$V_d < \hat{V}_{o1} < (\frac{4}{\pi})V_d \qquad (m_a > 1.0) \qquad (2.54)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

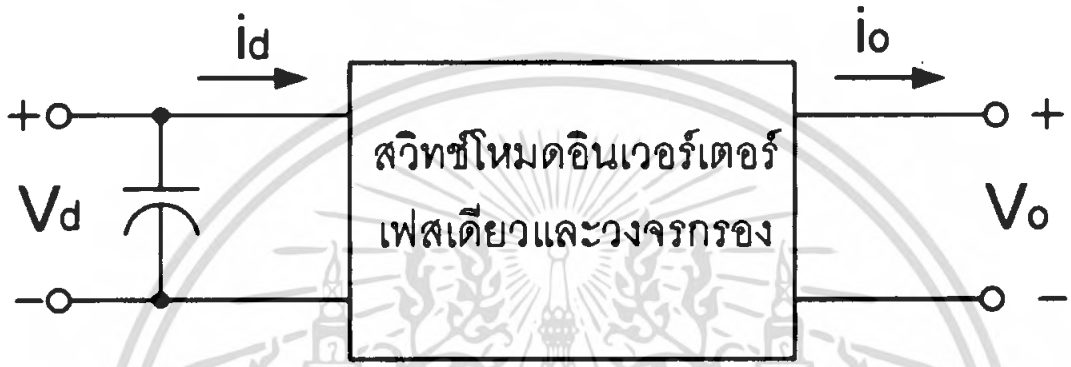


รูปที่ 2.18 แสดงการม็อดดูเลตความกว้างพัลส์ที่มีการสวิตซ์แรงดันแบบขั้วเดียวและสเปกตัม

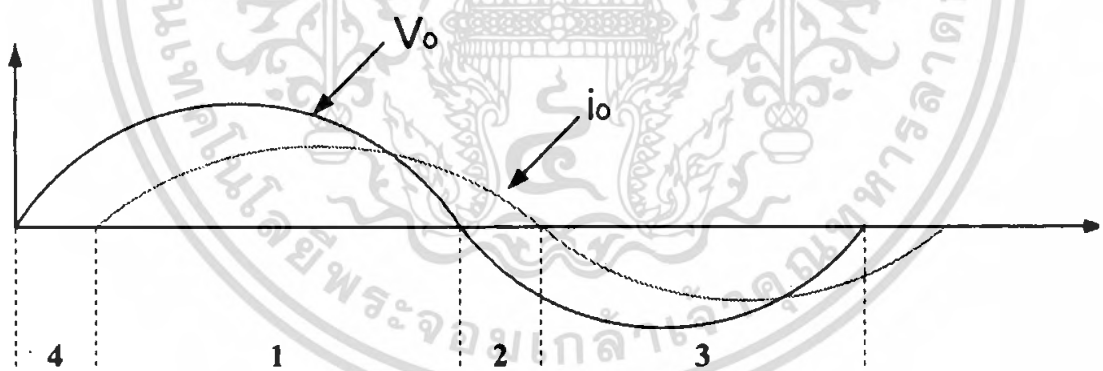
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.6.3 แนวคิดพื้นฐานของสวิตช์โหมดอินเวอร์เตอร์

การแปลงผันกำลังไฟฟ้าจากแรงดันไฟฟ้ากระแสตรงเป็นไฟฟ้ากระแสสลับในรูปที่ 2.19 สมมติว่าแรงดันไฟฟ้าด้านออก (V_o) และกระแสไฟฟ้าด้านออก (I_o) ผ่านวงจรกรองความถี่สูงออกไป เหลือเฉพาะความถี่ต่ำ ดังนั้นแรงดันและกระแสไฟฟ้าที่ได้จะเป็นรูปไซน์ กรณีที่แสดงในรูปที่ 2.19 โหลดจะเป็ค่าความต้านทานและความเหนียวนำ ดังนั้นกระแสไฟฟ้าจะล้าหลังแรงดันไฟฟ้า สำหรับในรูปที่ 2.20 กำลังไฟฟ้าด้านออก (P_o)จะพิจารณาเป็นผลคูณของแรงดันและกระแสไฟฟ้าด้านออกดังนี้

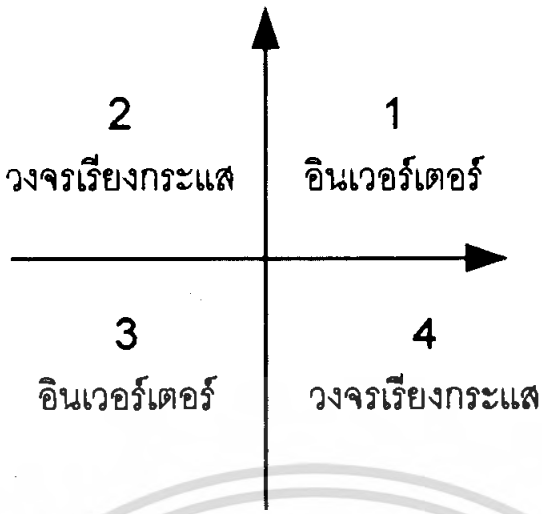


รูปที่ 2.19 แรงดันไฟฟ้าและกระแสไฟฟ้าด้านเข้าและด้านออก



รูปที่ 2.20 รูปคลื่นแรงดันไฟฟ้าและกระแสไฟฟ้าด้านเข้าและด้านออก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.21 แสดงโหมดการทำงานใน 4 จตุภาค

เราจะแบ่งการทำงานของอินเวอร์เดอร์ออกเป็น 4 จตุภาค

โหมดที่ 1 โหมดอินเวอร์เตอร์

V_oเป็นบวก I_oเป็นบวก P_oเป็นบวก คือ กำลังไฟฟ้าจะถูกส่งจากด้านไฟฟ้ากระแสตรง (V_d) ไปด้านไฟฟ้ากระแสสลับ (V_o)

โหมดที่ 2 โหมดเรียงกระแส

V_oเป็นลบ I_oเป็นบวก P_oเป็นลบ คือ กำลังไฟฟ้าจะถูกส่งจากด้านไฟฟ้ากระแสสลับ(V_o) ไปด้านไฟฟ้ากระแสตรง (V_d)

โหมดที่ 3 โหมดอินเวอร์เตอร์

V_oเป็นลบ I_oเป็นลบ P_oเป็นบวก คือ กำลังไฟฟ้าจะถูกส่งจากด้านไฟฟ้ากระแสตรง (V_d) ไปด้านไฟฟ้ากระแสสลับ (V_o)

โหมดที่ 4 โหมดเรียงกระแส

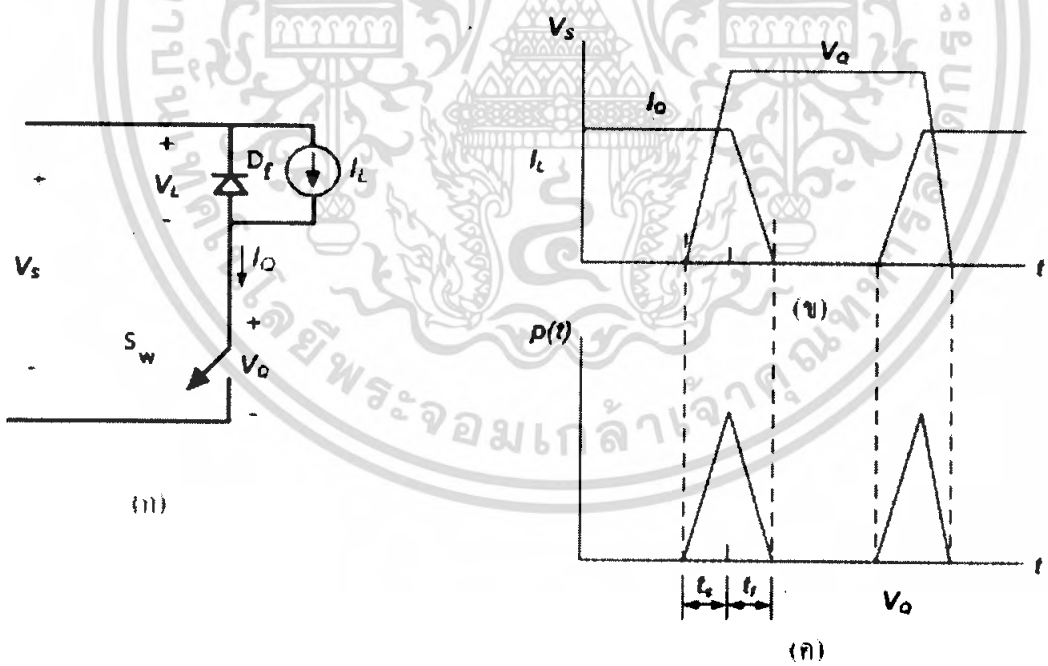
V_oเป็นบวก I_oเป็นลบ P_oเป็นลบ คือ กำลังไฟฟ้าจะถูกส่งจากด้านไฟฟ้ากระแสสลับ (V_o) ไปด้านไฟฟ้ากระแสตรง (V_d)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.7 วงจรสนับเบอร์สำหรับมอสเฟตกำลัง

วงจรสนับเบอร์จะทำหน้าที่ในการลดกำลังไฟฟ้าสูญเสียจากการสวิตช์ชิ่งที่ตัวสวิตช์อิล็กทรอนิกส์กำลังและป้องกันสวิตช์อิล็กทรอนิกส์กำลังจากแรงดันและกระแสเค้น รูปที่ 2.22(ก) แสดงคอนเวอร์เดอร์ที่ต่อกับโหลดตัวเหนี่ยวนำขนาดใหญ่ซึ่งสามารถถือเสมือนว่าเป็นแหล่งจ่างกระแส (I_L) โดยในการวิเคราะห์หลักการทำงานของวงจรสนับเบอร์ จะใช้กฎกระแสไฟฟ้าของเคอร์ชอฟฟ์ คือ กระแสไฟฟ้าที่ไหลผ่านโหลดตัวเหนี่ยวนำจะต้องแบ่งไหลระหว่างไดโอดและทรานซิสเตอร์ ในทำนองเดียวกันแหล่งจ่ายแรงดันก็จะต้องแบ่งดกคร่อมทั้งทรานซิสเตอร์และโหลดตัวเหนี่ยวนำ

ขณะที่ทรานซิสเตอร์ยังนำกระแสไดโอดจะไม่นำกระแส และทรานซิสเตอร์จะส่งกระแสผ่านไปสะสมพลังงานยังโหลดตัวเหนี่ยวนำ และในขณะที่ทรานซิสเตอร์เริ่มหยุดนำกระแสไดโอดจะยังคงได้รับไบอัสย้อนกลับและไม่นำกระแส จนกระทั่งแรงดันที่ดกคร่อมทรานซิสเตอร์ V_Q มีค่าเพิ่มขึ้นเท่ากับแรงดันไฟฟ้าจากแหล่งจ่าย V_s ทำให้กระแสไหลผ่านไดโอดได้มากขึ้นเท่ากับกระแสโหลด i_L ขณะที่กระแสไหลผ่านทรานซิสเตอร์ลดลงเป็นศูนย์ และที่ช่วงเวลาดังกล่าวจะเป็นผลทำให้เกิดกำลังไฟฟ้าสูเสียจากการสวิตช์สูงสุด ณ จุดที่แรงดันและกระแสชั่วขณะที่ไหลผ่านทรานซิสเตอร์มีค่าสูงสุด ดังแสดงกำลังไฟฟ้าสูญเสียชั่วขณะจากการสวิตช์ P_Q ซึ่งมีลักษณะโดยประมาณเป็นรูปสามเหลี่ยม ดังแสดงในรูปที่ 2.22 (ข) และ (ค)

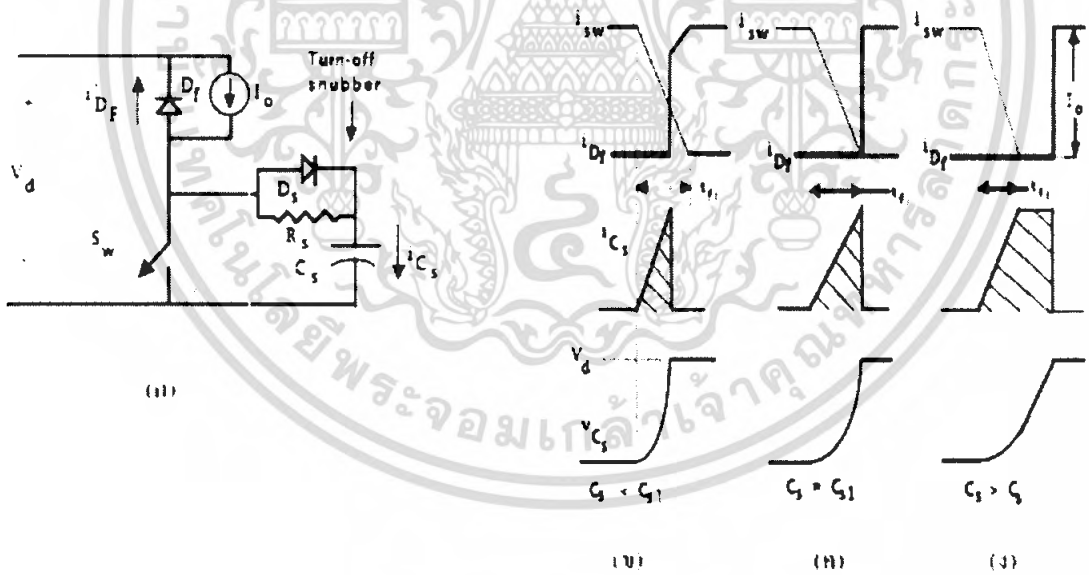


รูปที่ 2.22 (ก) โมเดลจำลองคอนเวอร์เดอร์ที่มีโหลดตัวเหนี่ยวนำค่าสูงๆ
(ข) รูปคลื่นแรงดันและกระแสไฟฟ้าชั่วขณะ
(ค) ค่ากำลังไฟฟ้าชั่วขณะที่ทรานซิสเตอร์กำลัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ขณะที่ทรานซิสเตอร์ไม่นำกระแส โหลดตัวเหนี่ยวนำจะคายพลังงานทั้งหมดผ่านทางไดโอดและ เมื่อทรานซิสเตอร์เริ่มนำกระแส แรงดันไฟฟ้าที่ดกคร่อมทรานซิสเตอร์จะไม่สามารถลดลงต่ำกว่าแรงดัน V_S จนกระทั่งไดโอดเริ่มหยุดนำกระแส ซึ่งช่วงเวลาที่ไดโอดเริ่มหยุดนำกระแสจะเป็นช่วงเวลาที่กระแสโหลดทั้งหมดไหลผ่านทรานซิสเตอร์และไม่มีกระแสไหลผ่านไดโอด ในทำนองเดียวกันจุดที่แรงดันและกระแสชั่วขณะที่ไหลผ่านทรานซิสเตอร์มีค่าสูงสุด ก็จะทำให้เกิดกำลังไฟฟ้าสูญเสียจากการสวิตช์สูงสุดเช่นกัน

วงจรสนับเบอร์จะจำกัดระดับแรงดันและกระแสเค้นที่ดกคร่อมทรานซิสเตอร์กำลังให้อยู่ในระดับที่ต้องการ สำหรับรูปทั่วไปของวงจรสนับเบอร์จะได้แก่ วงจร R-C-D สนับเบอร์ ดังแสดงใน รูป 2.23 (ก) เมื่อทรานซิสเตอร์เริ่มหยุดนำกระแส จะทำให้ระดับแรงดันดกคร่อมทรานซิสเตอร์มีค่าเพิ่มขึ้น เป็นผลทำให้ไดโอด D_S ได้รับการไบอัสตรงและตัวเก็บประจุทำการสะสมประจุ ดังนั้นอัตราการเปลี่ยนแปลงของระดับแรงดันดกคร่อมทรานซิสเตอร์ถูกกำหนด โดยค่าความจุไฟฟ้าของตัวเก็บประจุที่ค่าความจุไฟฟ้าสูงๆจะทำให้อัตราการเปลี่ยนแปลงระดับแรงดันดกคร่อมทรานซิสเตอร์เป็นไปอย่างช้าๆดังแสดงผลของค่าความจุไฟฟ้าต่ออัตราการเปลี่ยนแปลงระดับแรงดันที่ดกคร่อมทรานซิสเตอร์จากน้อยไปยังค่ามาก ดังรูปที่ 2.23(ข) ถึง 2.23(ง)ตามลำดับ



รูปที่ 2.23 (ก) คอนเวอร์เดอร์ที่มีสนับเบอร์สำหรับดัวทรานซิสเตอร์กำลัง

(ข-ง) รูปดลื่นขณะ สวิทช์ เริ่มหยุดนำกระแสโดยมีการเพิ่มค่าความจุไฟฟ้าของตัวเก็บประจุสนับเบอร์ ตามลำดับ

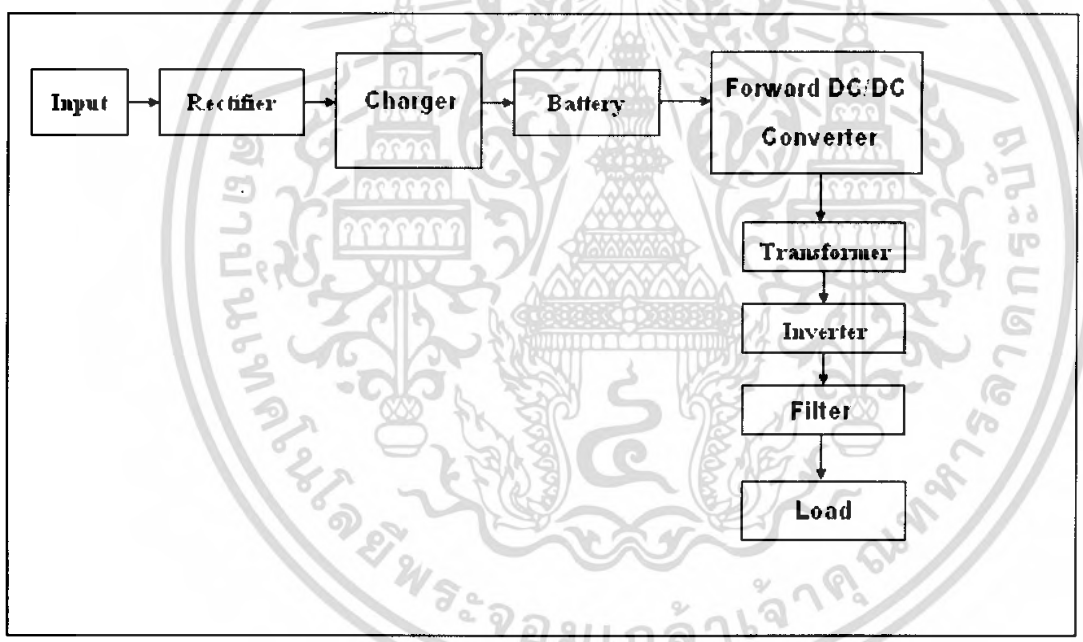
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3
การคำนวณและการออกแบบแหล่งจ่ายไฟสำรอง

การออกแบบส่วนประกอบต่างๆของยูพีเอสนั้นสามารถบ่งการคำนวณและการออกแบบได้เป็น

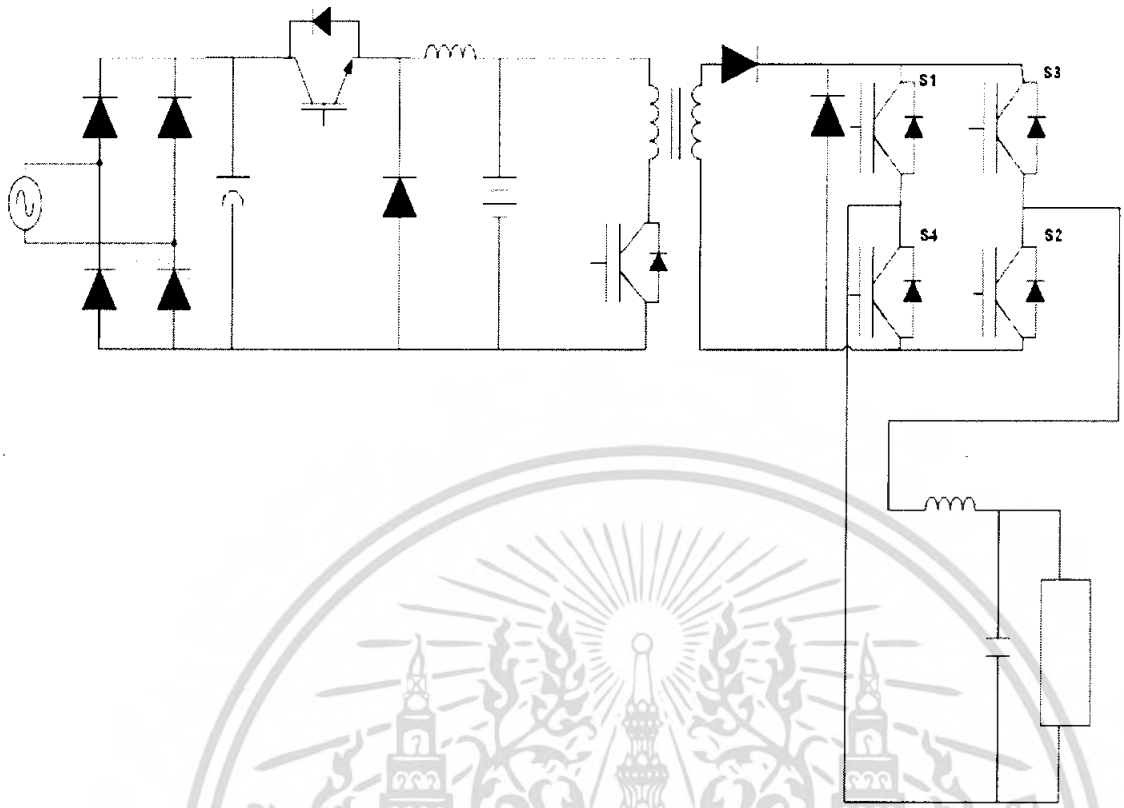
- ชุดอินเวอร์เตอร์โดยใช้ IC MC3PHAC
- การออกแบบหม้อแปลงไฟฟ้าความถี่สูง
- ชุดลดทอนแรงดันและอัดประจุแบตเตอรี่
- ชุดวงจรป้อนกลับ

โดยสามารถแสดงบล็อกไดอะแกรมของส่วนประกอบต่างๆได้โดยรวมดังนี้



รูปที่ 3.1 บล็อกไดอะแกรมแสดงวงจรการทำงานรวมของระบบ UPS

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.2 รูปแสดงวงจรกำลังรวมของระบบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.1 รายละเอียดคุณสมบัติแต่ละส่วน

3.1.1 Input :

AC 220V ,50Hz

3.1.2 Rectifier :

ใช้ bridge diode ขนาด 35 A ทำหน้าที่เปลี่ยนกระแสสลับ 220VAC เป็นกระแสตรง 310 VDC

3.1.3 Charger :

ทำหน้าที่อัดประจุแบตเตอรี่และลดทอนแรงดันจาก 310VDC เป็น 36 VDC

3.1.3.1 พิกัดวงจรบั๊กคอนเวอร์เตอร์

ในโครงงานนี้นำเสนอการออกแบบวงจรบั๊กคอนเวอร์เตอร์ เพื่อลดระดับแรงดันไฟฟ้ากระแตรงในต่ำลง โดยกำหนดค่าต่างๆ ดังนี้

ออกแบบวงจรบั๊กคอนเวอร์เตอร์ 1 เฟส พิกัดกำลัง 200 w โดยลดแรงดันไฟฟ้าจาก 310 v ลงมาเป็น 36 v โดยทำงานในโหมดกระแสต่อเนื่อง ความถี่ในการสวิตชิ่ง 20 kHz ตัวเก็บประจุเท่ากับ 470 μF ค่าความต้านทาน 50Ω

$$D = \frac{Vo}{Vs}$$

$$D = \frac{36}{310}$$

$$D = 0.11612$$

ดังนั้นออกแบบค่าดิวตี้ไซเคิลที่ 11.61%

หาค่าตัวเหนี่ยวนำที่เล็กที่สุดของวงจรบั๊กคอนเวอร์เตอร์ที่ทำงานในโหมดกระแสต่อเนื่อง

$$L_{\min} = \left[\frac{(1-D)R}{2f}\right]$$

$$= \left[\frac{(1-0.1161)50}{2\times 20\times 10^{3}}\right]$$

$$= 1.1mH$$

ในการออกแบบเลือกค่า L_{min} ให้มีค่ามากกว่าที่คำนวณได้

หาอัตราระลอกคลื่นของแรงดันไฟฟ้าด้านออก

$$\frac{\Delta V_0}{V_0} = \frac{1-D}{8LCf^2}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$= \left[\frac{0.8839}{8(1.232\times10^{-3})(470\times10^{-6})(17.5\times10^{3})^2} \right]$$
$$= \frac{0.8839}{3143360\times10^{-3}}$$
$$= 0.000281$$

เพราะฉะนั้นอัตราระลอกคลื่นของแรงดันไฟฟ้าด้านนอก 0.0281%

3.1.4 Battery :

การเลือกขนาดแบตเตอรี่

การเลือกขนาดแบตเตอรี่ เลือกใช้แบบ Sealed-Acid เนื่องจากมีขนาดเล็กกะทัดรัดและไม่ต้องมีการบำรุงรักษามากนัก เช่น ไม่ต้องมีการเติมน้ำกลั่น เป็นต้น แต่มีข้อเสียคือมีอายุการใช้งานที่น้อยกว่าแบตเตอรี่แบบต้องเติมน้ำกลั่น โดยสามารถคำนวณหาขนาดของแบตเตอรี่ได้ดังนี้

กำลังไฟฟ้าจากแบตเตอรี่ = VA*PF*Efficiency of inverter

$$= 200*1*\frac{1}{0.9}$$

= 222.22 W

กระแสจากแบตเตอรี่ $= \frac{W}{V_{Battery}}$

$$= \frac{222.22}{36}$$

= 6.17 A

ค่าแอมป์-ชั่วโมง $= W \times \frac{t}{60} \times \frac{1}{V_{Battery}}$

$$= \frac{222.22\times15}{60\times48}$$

$$= 1.16Ah$$

ดังนั้นขนาดของแอมป์-ชั่วโมง จะใช้ขนาด 9 Ah

ในโครงงานนี้ จะใช้แบตเตอรี่แรงดัน 12 V ขนาด 9 Ah ต่อนุกรมกัน จำนวน 3 ลูก จะได้แหล่งจ่ายแรงดันกระแสตรงขนาด 36V

3.1.5 Forward DC/DC Converter :

ใช้ IGBT ขนาด 900V,60A เป็นตัวสวิทช์หม้อแปลงความถี่สูง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.1.6 High frequency transformer :

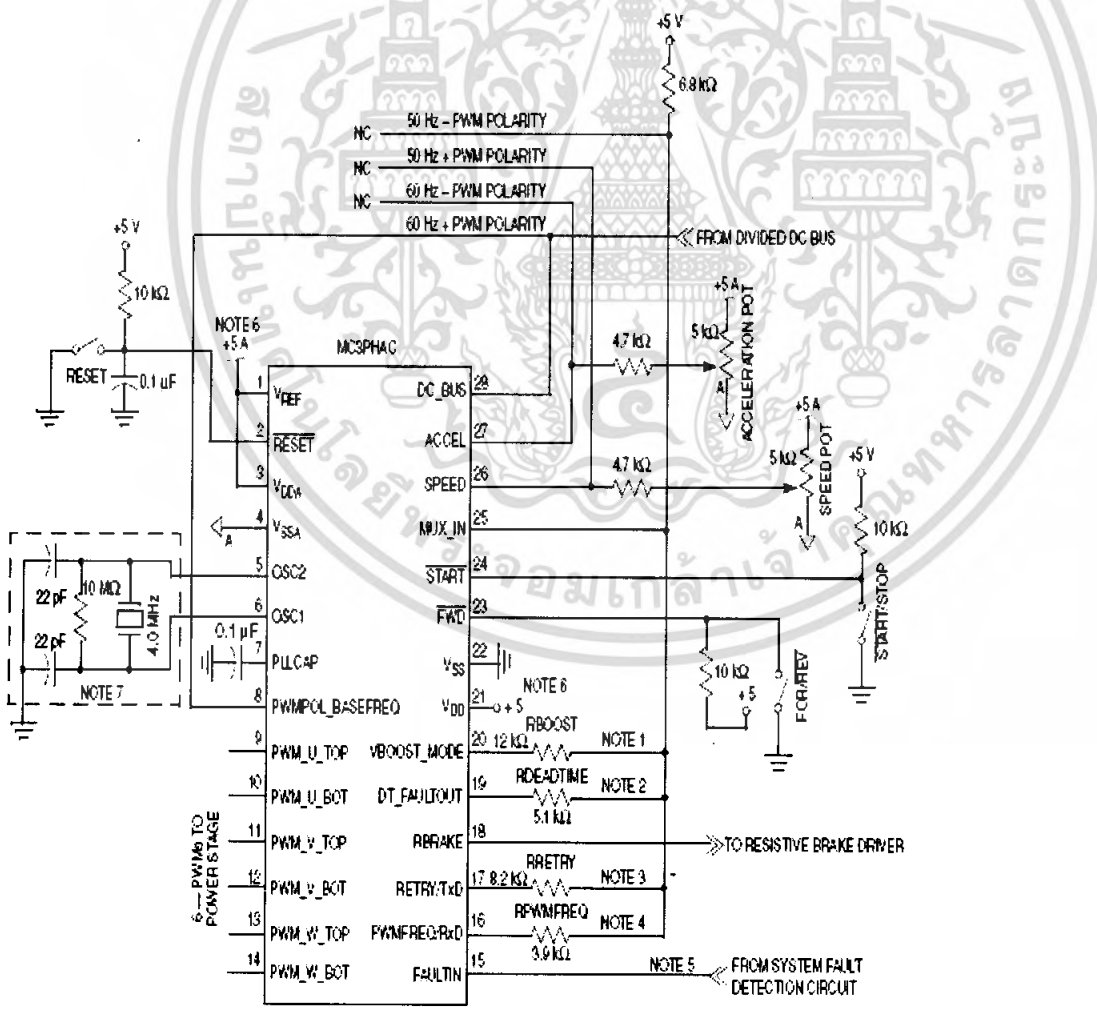
กำลังเอาท์พุทที่กำหนดให้ คือ 200 W ประมาณขนาดกำลังหม้อแปลงกำลังสำหรับการทดสอบไว้ที่ 200 VA

ขนาดหม้อแปลงกำลัง	400	VA
พิกัดด้านแรงดันสูง(V2)	400	V
พิกัดด้านแรงดันต่ำ(V1)	36	V
ความถี่หม้อแปลง	20	kHz

3.1.7 Inverter แบบ full bridge :

เปลี่ยนไฟกระแสตรงเป็นไฟกระแสสลับ โดยใช้ IGBT ขนาด 900V,60A 4 ตัว

ชุดอินเวอร์เตอร์ควบคุมโดยใช้ IC MC3PHAC



รูปที่ 3.3 วงจรของ IC MC3PHAC

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.1.7.1 การออกแบบวงจร พุช-พูล อินเวอร์เตอร์

3.1.7.1.1 ในส่วนของการเลือกพิกัดแรงดัน IGBT V_{DS}

จากสูตร Push-Pull Inverter $= 2 \times (V_{norminal\ Battery} \times 1.5)$

$= 2 \times (36 \times 1.5)$

$= 108$

ดังนั้นควรเลือกใช้แรงดันพิกัดของ IGBT (V_{DS}) = 600 V

3.1.7.1.2 การเลือกค่ากระแสพิกัดของ IGBT

จากพิกัดกระแสทางด้านปฐมภูมิของหม้อแปลงจะเท่ากับ 20 A. ดังนั้นเลือกใช้พิกัดของ IGBT (I_{DS}) เท่ากับ 2 เท่าของกระแสพิกัดทางด้านขดวดปฐมภูมิของหม้อแปลง

$= 2 \times 20$

$= 40$ A.

3.1.7.1.3 การเลือกค่าแรงดัน Gate – Source (V_{GS})

เลือกค่าแรงดัน $V_{GS} = 2 \times V_{battery}$

$= 2 \times 36$

$= 72$ V.

ดังนั้นควรเลือกใช้ค่าแรงดันพิกัด V_{GS} ของ IGBT เท่ากับ 100 V. จึงเลือกเบอร์ IGBT เบอร์ GT60M303

หาอัตราระลอกคลื่นของแรงดันไฟฟ้าด้านออก

$$\frac{\Delta V_0}{V_0} = \frac{1-D}{8LCf^2}$$

$$= \left[\frac{0.8839}{8(1.232\times10^{-3})(470\times10^{-6})(17.5\times10^{3})^2}\right]$$

$$= \frac{0.8839}{3143360\times10^{-3}}$$

$$= 0.000281$$

เพราะฉะนั้นอัตราระลอกคลื่นของแรงดันไฟฟ้าด้านนอก 0.0281%

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.1.8 การออกแบบวงจรป้อนกลับ (Feed Back)

ในขณะทำการสำรองนั้นแรงดันที่โหลดนั้นจะต้องคงที่ ที่แรงดัน 220 V (rms) ดังนั้นจึงต้องมีวงจรป้อนกลับ (Feed Back) เพื่อให้การตอบสนองตามโหลดที่ต้องการ ในโครงงานนี้จะมีการป้อนกลับที่มีการทำงานดังนี้ เพื่อทำการสำรองไฟฟ้าจะมีหม้อแปลงลดแรงดันจาก 220 V ที่โหลดลงมาเป็น 6 V ก่อนแปลงมาเป็นไฟฟ้ากระแสตรงโดยใช้ bridge rectifier ก่อนเข้าสู่ ขาที่ 3 ของ IC TL494 เพื่อทำการปรับลดหรือขยายพัลส์ให้ได้ค่าแรงดันโหลดที่ต้องการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

การทดลองและผลการทดลอง

ในการทดลองมีจุดมุ่งหมายเพื่อทำการศึกษาการเปลี่ยนแปลงของแรงดันที่จ่ายมาจากการไฟฟ้า มีความขัดข้องเช่นแรงดันต่ำกว่าปกติ และการศึกษาวงจรการชาร์จแบตเตอรี่ด้วยวงจรลดทอนระดับแรงดัน (บั๊กคอนเวอร์เตอร์) ซึ่งแบ่งออกเป็นส่วน ๆ ดังนี้

อุปการณที่ใช้ในการทดลอง

1. Storage scope 1 เครื่อง
2. Probe*100 1 เส้น
3. Probe*10 1 เส้น
4. แบตเตอรี่ 3x12 Volts

4.1 การทดลองวงจรชาร์จแบตเตอรี่ด้วยวงจรลดทอนระดับแรงดัน (บั๊กคอนเวอร์เตอร์)

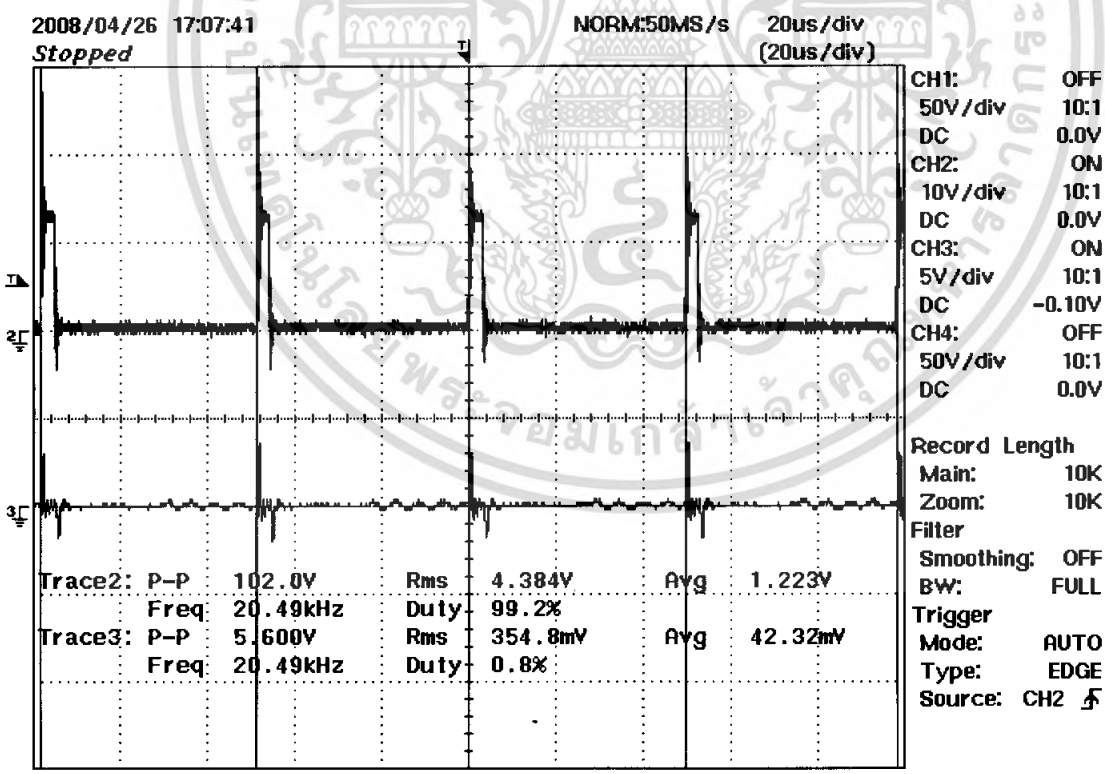
ขั้นตอนการทดลอง

1.ตั้งค่าแรงดันอินพุตคอนเวอร์เตอร์เท่ากับ 310 Vdc

2.ทำการจ่ายแบตเตอรี่

3.บันทึกผลการทดลอง

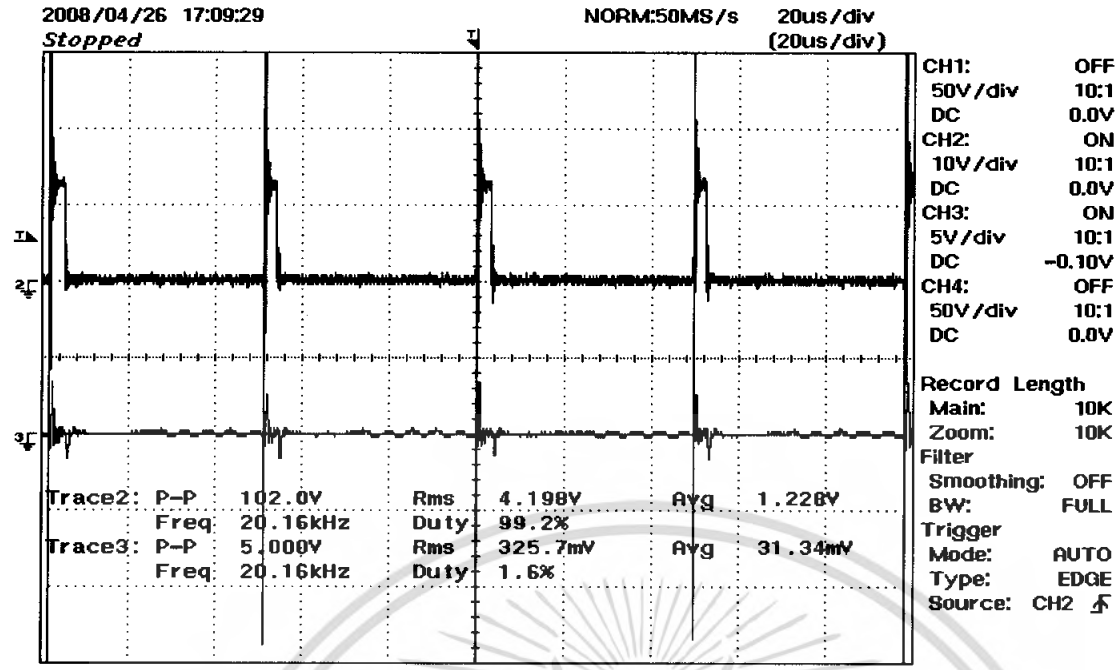
ผลการทดลอง



รูปที่ 4.1 แสดงสัญญาณขับ IGBT และกระแสเอาท์พุตที่แรงดันอินพุต 310 V

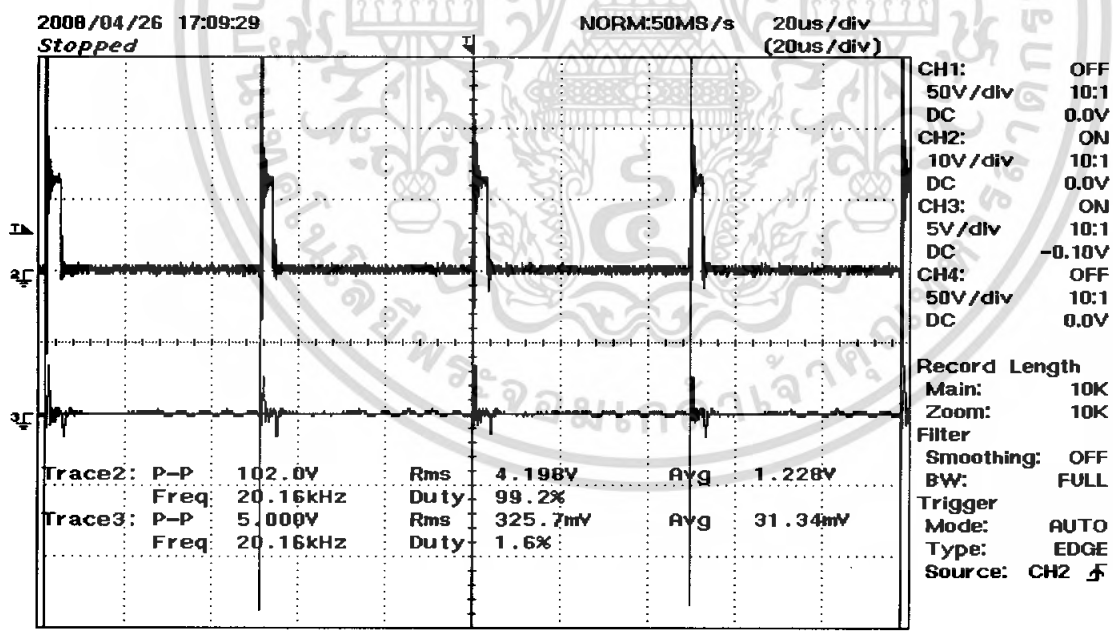
CH2 = 10V/DIV CH3 = 5 V/DIV 20 us/DIV

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.2 แสดงสัญญาณขับ IGBT และกระแสเอาท์พุตที่แรงดันอินพุต 250 V

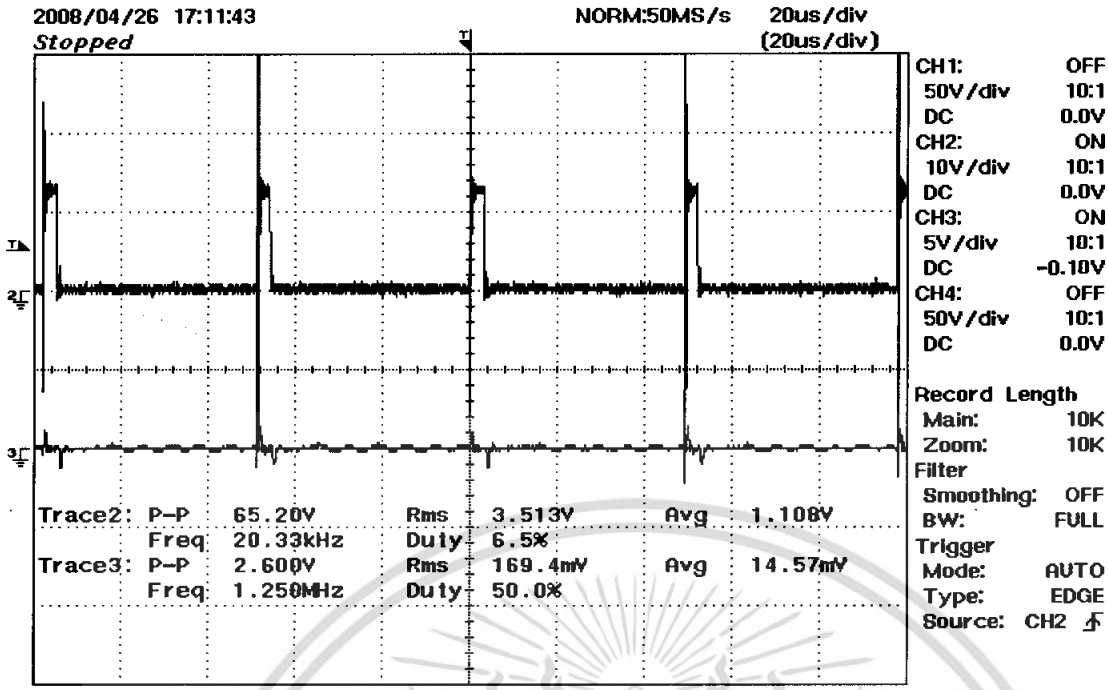
CH2 = 10V/DIV CH3 = 5 V/DIV 20 us/DIV



รูปที่ 4.3 แสดงสัญญาณขับ IGBT และกระแสเอาท์พุตที่แรงดันอินพุต 200 V

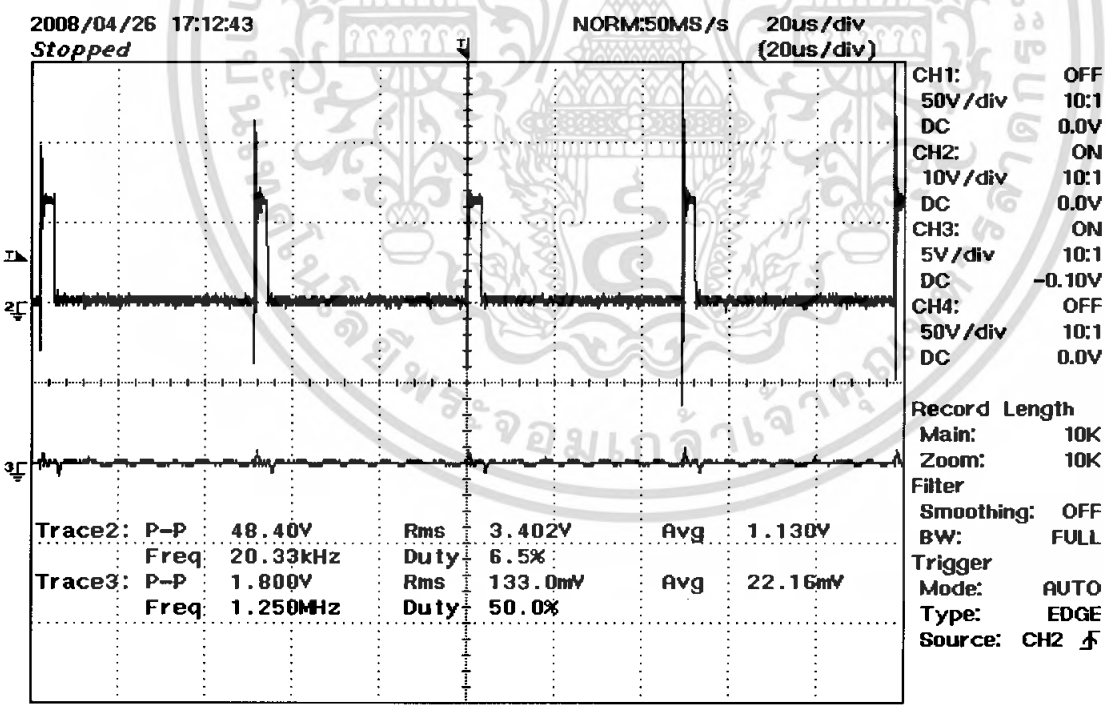
CH2 = 10V/DIV CH3 = 5 V/DIV 20 us/DIV

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.4 แสดงสัญญาณขับ IGBT และกระแสเอาท์พุตที่แรงดันอินพุต 150 V

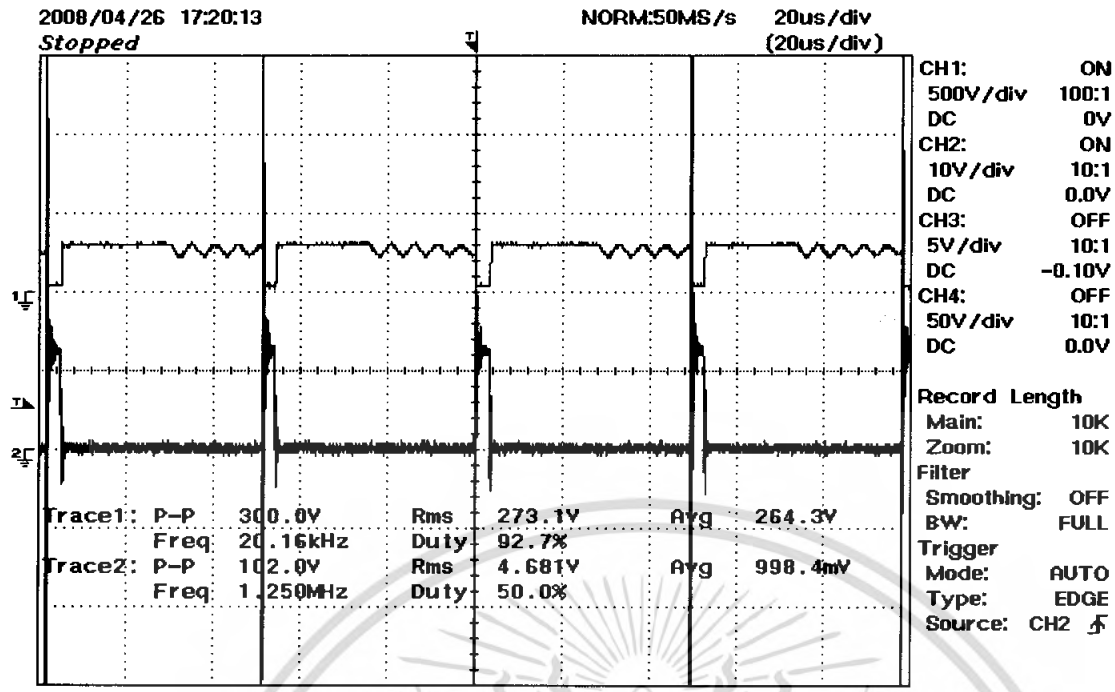
CH2 = 10V/DIV CH3 = 5 V/DIV 20 us/DIV



รูปที่ 4.5 แสดงสัญญาณขับ IGBT และกระแสเอาท์พุตที่แรงดันอินพุต 100 V

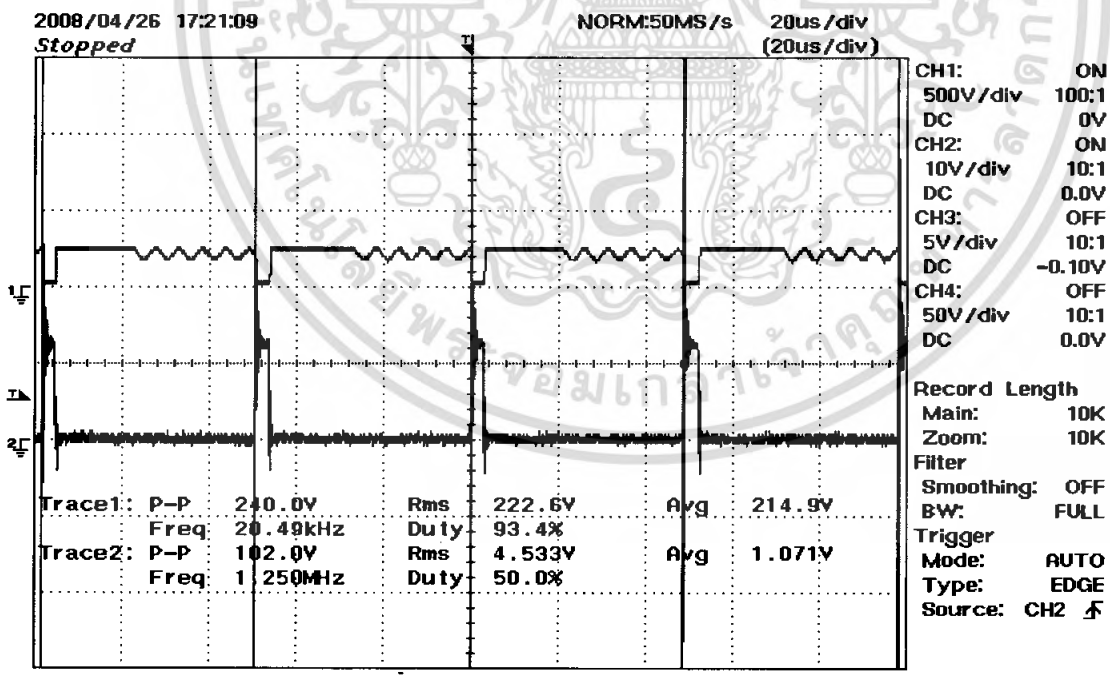
CH2 = 10V/DIV CH3 = 5 V/DIV 20 us/DIV

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.6 แสดงสัญญาณแรงดันตกคร่อม IGBT และสัญญาณขับ IGBT ที่แรงดันอินพุต 310 V

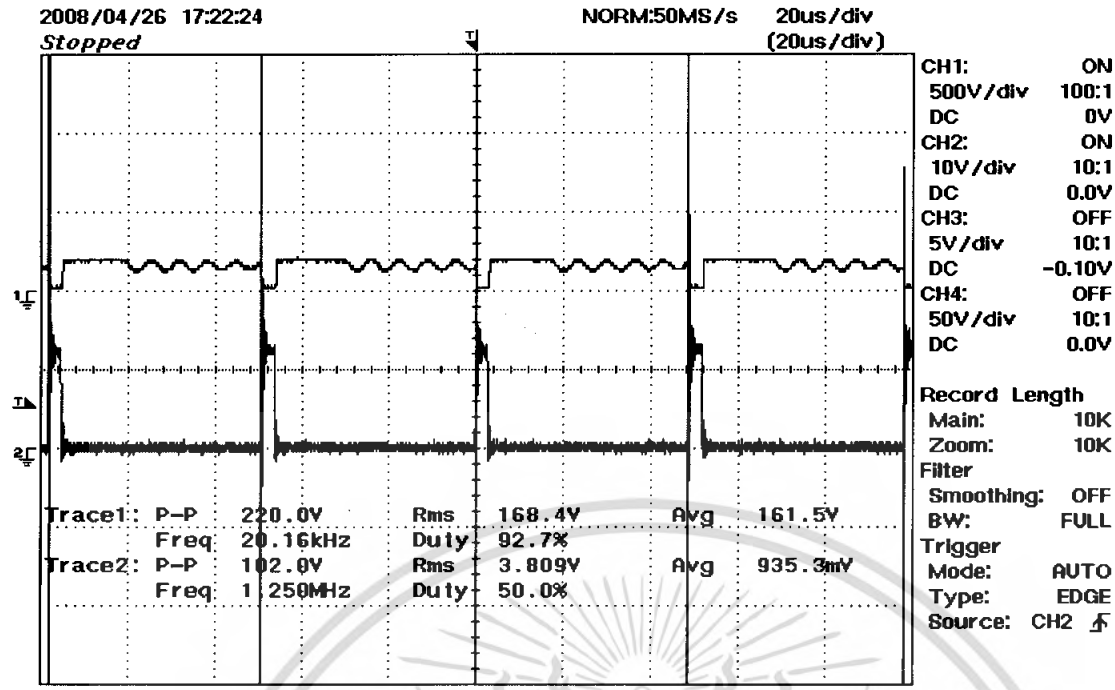
CH1 = 500 V/DIV CH2 = 10 V/DIV 20 us/DIV



รูปที่ 4.7 แสดงสัญญาณแรงดันตกคร่อม IGBT และสัญญาณขับ IGBT ที่แรงดันอินพุต 250 V

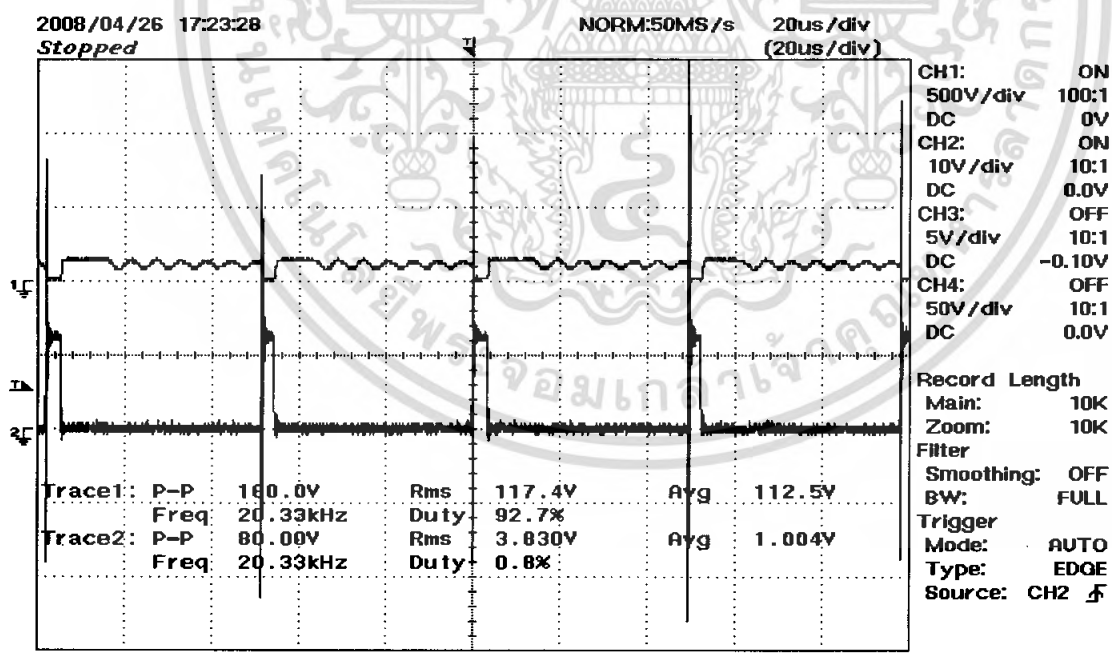
CH1 = 500 V/DIV CH2 = 10 V/DIV 20 us/DIV

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.8 แสดงสัญญาณแรงดันตกคร่อม IGBT และสัญญาณขับ IGBT ที่แรงดันอินพุต 200 V

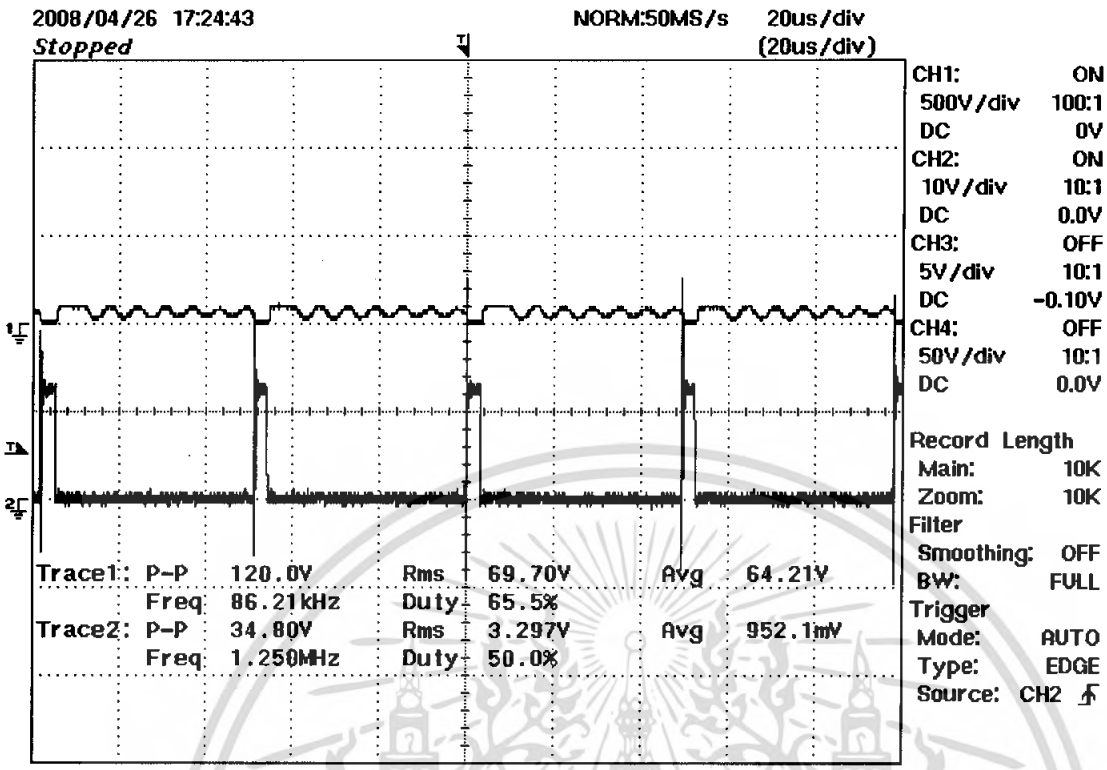
CH1 = 500 V/DIV CH2 = 10 V/DIV 20 us/DIV



รูปที่ 4.9 แสดงสัญญาณแรงดันตกคร่อม IGBT และสัญญาณขับ IGBT ที่แรงดันอินพุต 150 V

CH1 = 500 V/DIV CH2 = 10 V/DIV 20 us/DIV

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.10 แสดงสัญญาณแรงดันดกคร่อม IGBT และสัญญาณขับ IGBT ที่แรงดันอินพุต 100 V

CH1 = 500 V/DIV CH2 = 10 V/DIV 20 us/DIV

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2 การทดลองวงจรอินเวอร์เตอร์

ขั้นตอนการทดลอง

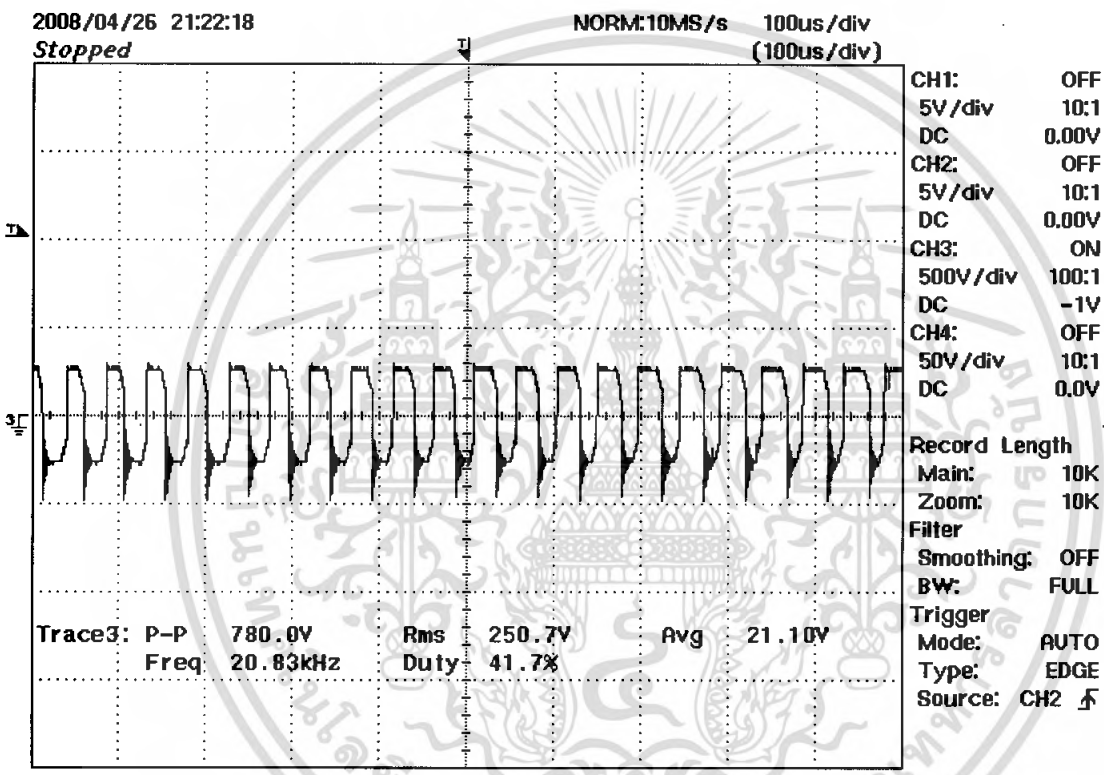
1.ตั้งค่าแรงดันอินพุทอินเวอร์เตอร์เท่ากับ 400 Vdc

2.ทำการจ่ายโหลดหลอดไฟ และไม่มีโหลด ตามลำดับ

3.บันทึกผลการทดลองที่เอาท์พุทของอินเวอร์เตอร์

4.บันทึกผลการทดลองที่เอาท์พุทของวงจรกรองอินเวอร์เตอร์

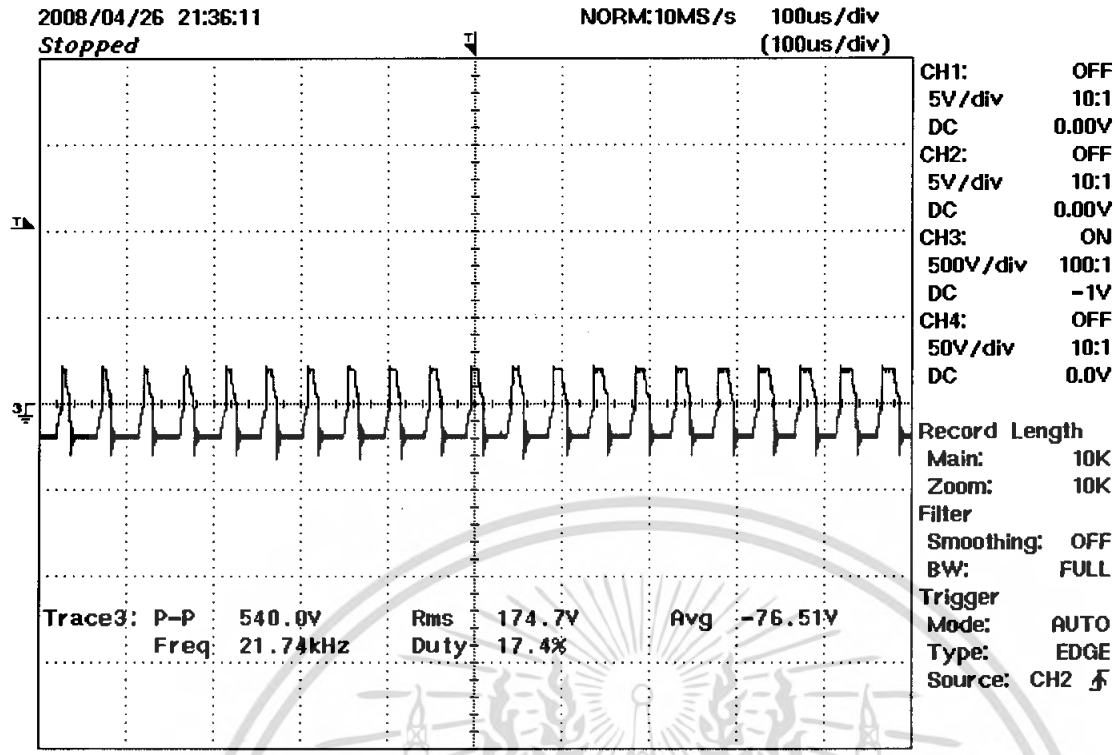
4.2.1 เอาท์พุทของอินเวอร์เตอร์



รูปที่ 4.11 แสดงสัญญาณแรงดันเอาท์พุทของอินเวอร์เตอร์ที่โหลดหลอดไฟขนาด 60 W

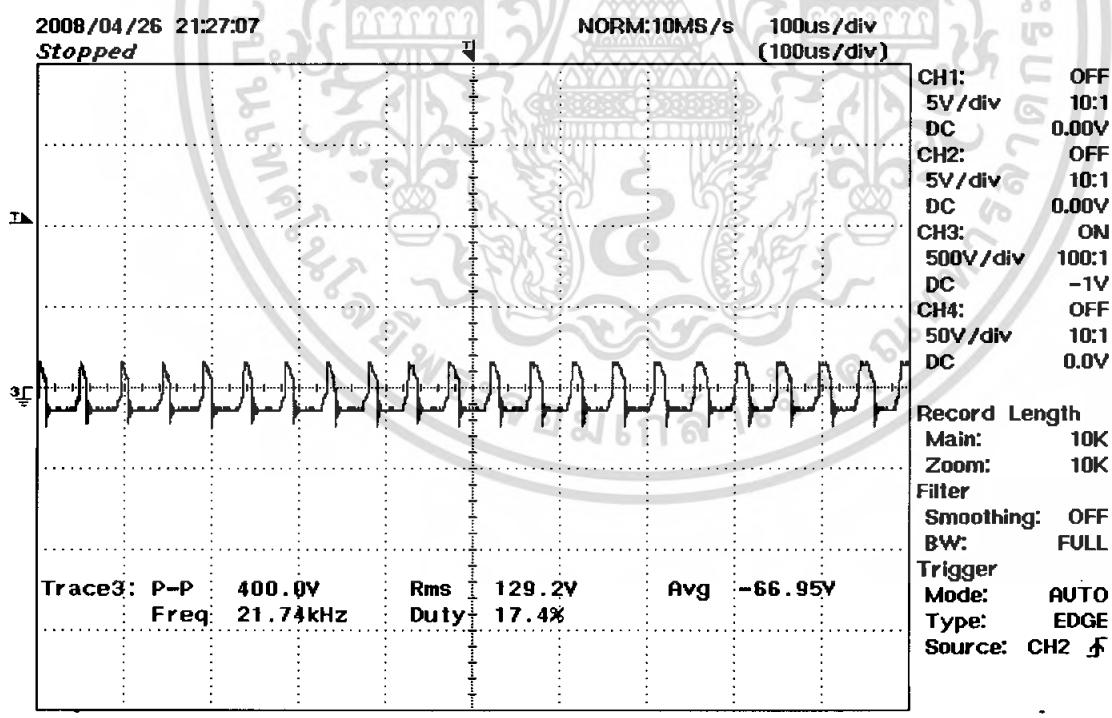
CH3=500V/DIV 10us/DIV

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.12 แสดงสัญญาณแรงดันเอาท์พุทของอินเวอร์เตอร์ที่โหลดหลอดไฟขนาด 100 W

CH3=500V/DIV 10us/DIV

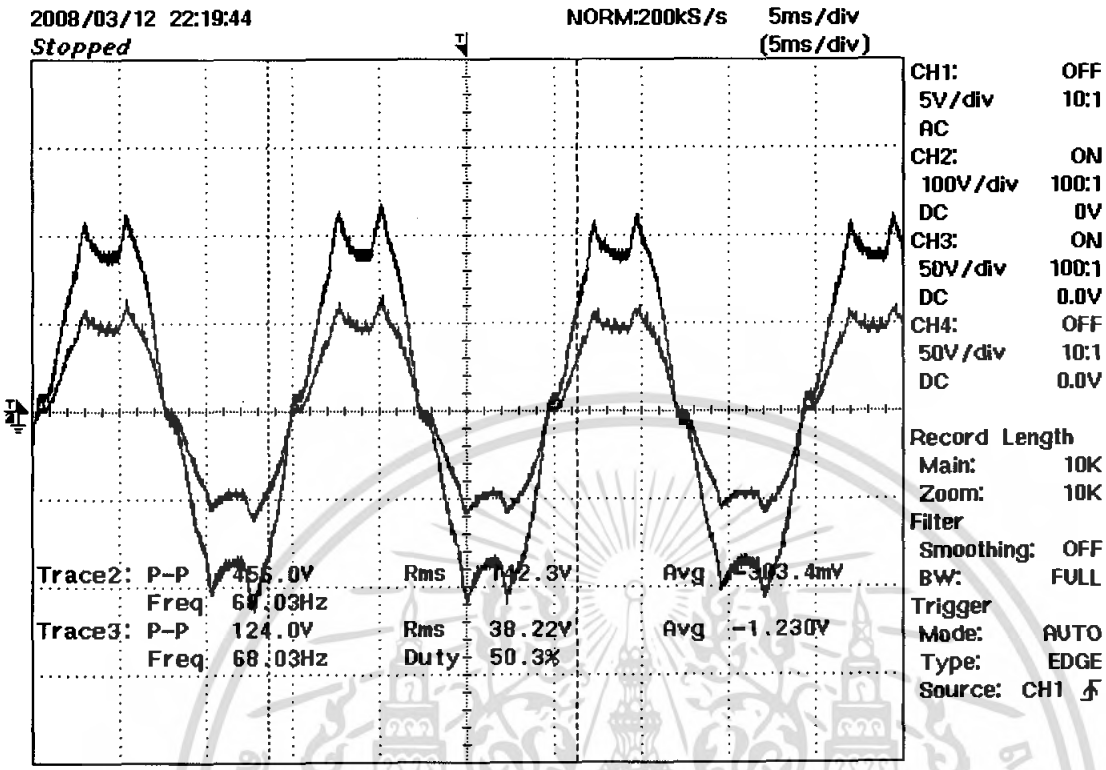


รูปที่ 4.13 แสดงสัญญาณแรงดันเอาท์พุทของอินเวอร์เตอร์ที่โหลดหลอดไฟขนาด 160 W

CH3=500V/DIV 10us/DIV

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2.2 เอาท์พุตแสดงสัญญาณของวงจรกรองหลังอินเวอร์เตอร์



รูปที่ 4.14 แสดงสัญญาณแรงดันและกระแสเอาท์พุทของอินเวอร์เตอร์ที่โหลดหลอดไฟขนาด 100 W

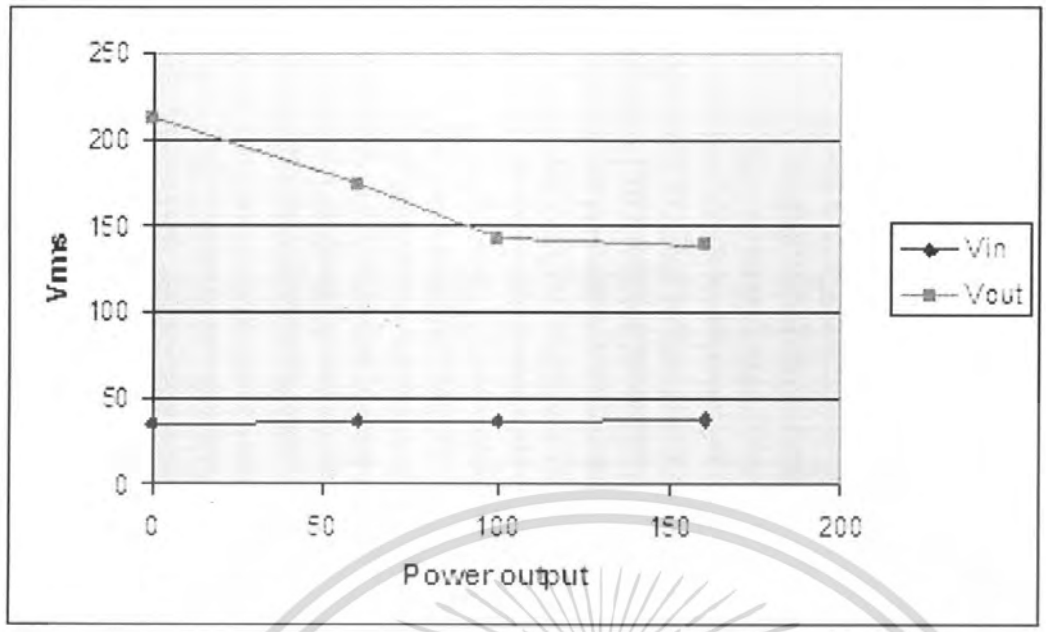
CH2=100V/DIV CH3=50V/DIV 5ms/DIV

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

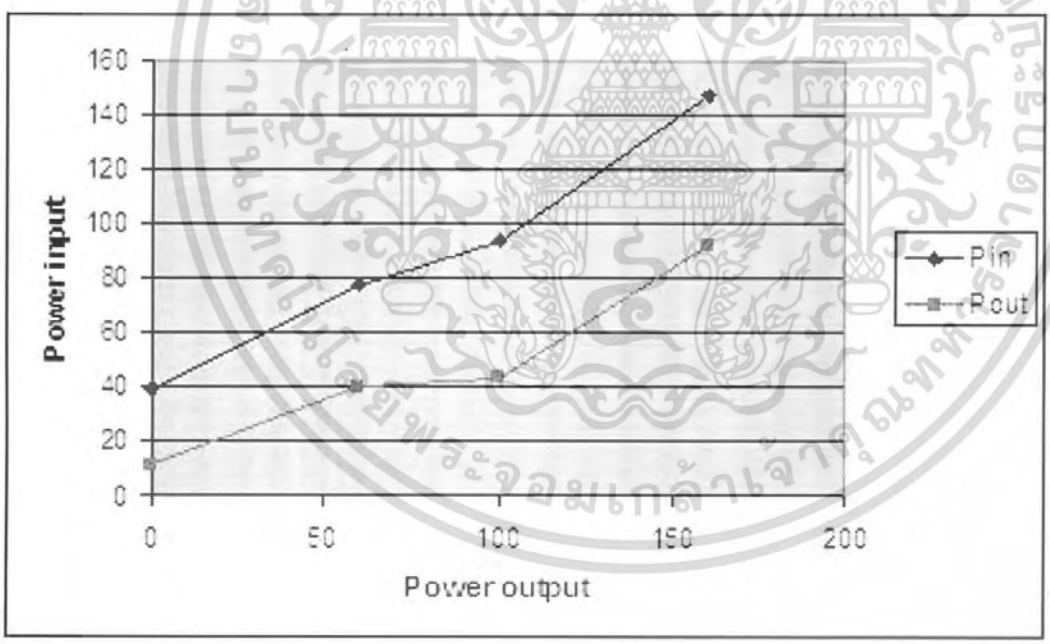
ตารางที่ 4.1 แสดงผลการหาประสิทธิภาพของอินเวอร์เตอร์กับโหลดหลอดไฟ

	No-load	60W	100W	160W
V_{in}	35	36	36	37
I_{in}	1.56	2.89	3.37	5.12
P_{in}	39	78	94	147
S_{in}	56	105	121	190
PF_{in}	0.7	0.75	0.77	0.78
V_{out}	212	174	142	139
I_{out}	0.07	0.31	0.38	0.73
%THDv	1.9	1.8	2.1	3
%THDi	23	9.1	5.3	3.4
P_{out}	11	40	43	92
S_{out}	15	54	55	102
PF_{out}	0.72	0.76	0.8	0.9
Ploss	28	38	44	55
ประสิทธิภาพ	29.21	51.28	53.2	62.58

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

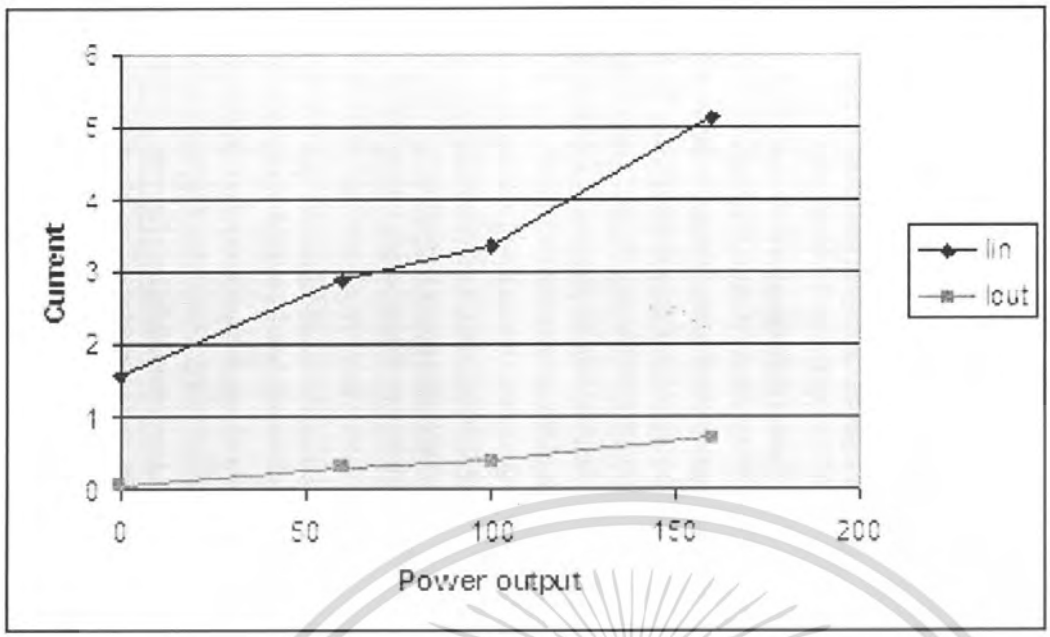


รูปที่ 4.15 กราฟเปรียนเทียบแรงดันอินพุทและแรงดันเอาท์พุทอินเวอร์เตอร์กับโหลด

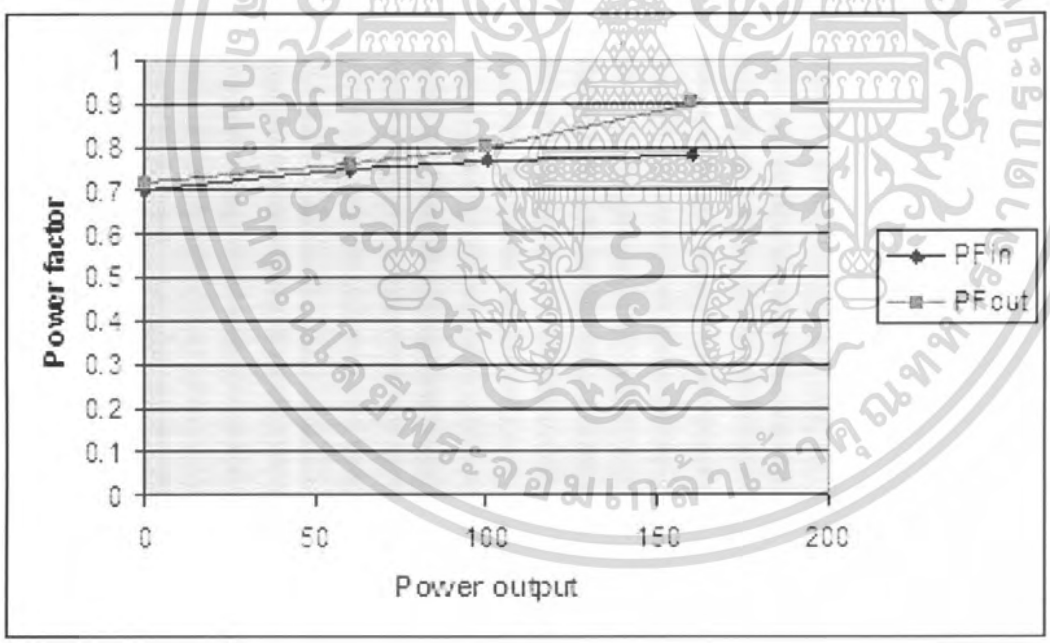


รูปที่ 4.16 กราฟเปรียบเทียบกำลังไฟฟ้าอินพุทและกำลังไฟฟ้าเอาท์พุทอินเวอร์เตอร์กับโหลด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

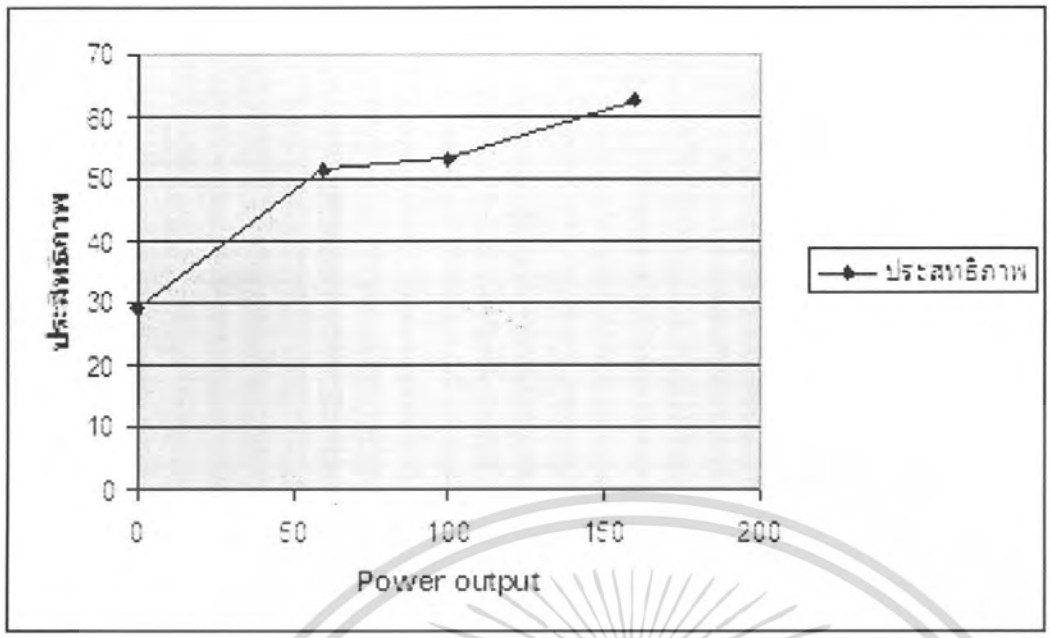


รูปที่ 4.17 กราฟเปรียบเทียบกระแสไฟฟ้าอินพุทและเอาท์พุทอินเวอร์เตอร์กับโหลด

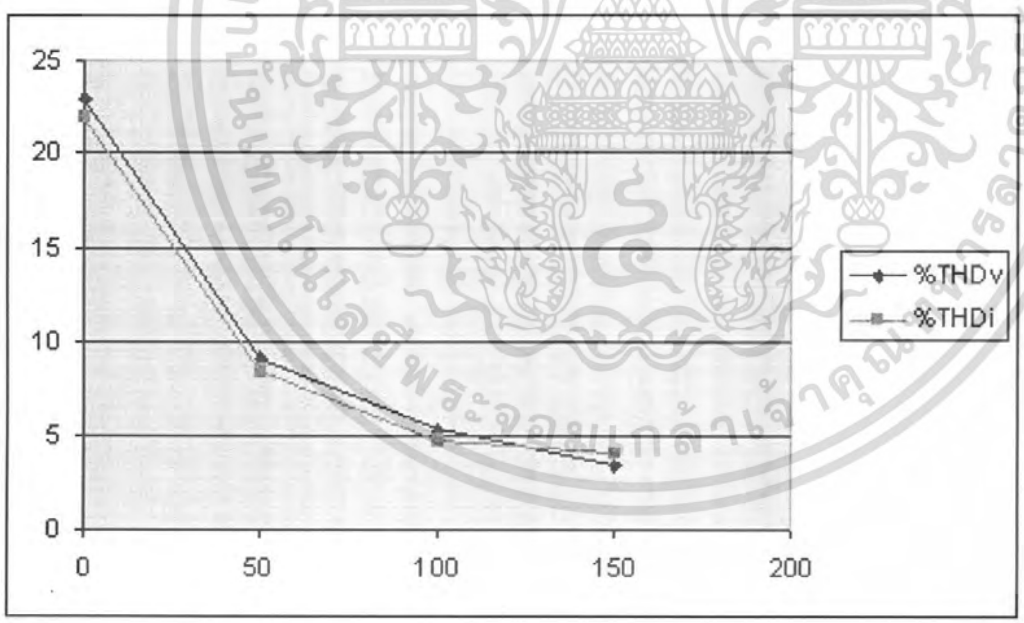


รูปที่ 4.18 กราฟเปรียบเทียบค่าตัวประกอบกำลังอินพุทและเอาท์พุทอินเวอร์เตอร์กับโหลด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.19 กราฟเปรียบเทียบประสิทธิภาพของอินเวอร์เตอร์กับโหลด



รูปที่ 4.20 กราฟเปรียบเทียบ %THD ของอินเวอร์เตอร์กับโหลด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5
บทวิจารณ์และสรุป

5.1 สรุปผลการทดลอง

ในโครงงานนี้มีจุดมุ่งหมายเพื่อที่จะวร้างเครื่องสำรองไฟแบบ On-line ขนาด 200 VA 220 V 50 Hz โดยสัญญาณแรงดันเอาท์พุดเป็นรูปคลื่น sine ซึ่งเป็นการนำคอนเวอร์เดอร์ 3 ชนิดมาประกอบกันได้แก่

1. AC-DC converter (Rectifier)
2. DC-DC converter (Buck)
3. DC-AC converter (Inverter)

ซึ่งสามารถนำคอนเวอร์เดอร์ทั้ง 3 ชนิดมาทำงานด้วยกันได้ ซึ่งสามารถจ่ายแรงดันเอาท์พุดกระแสสลับให้กับโหลดได้โดยที่ค่า %THDv ต่ำกว่า 5 % ซึ่งเป็นไปตามมาตรฐานที่กำหนดไว้และสามารถสรุปการทำงานของแต่ละส่วนได้ดังนี้

1. Rectifier มีหน้าที่แปลงผันไฟฟ้ากระแสสลับให้เป็นกระแสตรงโดยใช้วงจรเรียงกระแสเต็มคลื่นแบบ Bridge Diode ซึ่งแปลงไฟฟ้าจาก 220 Vac เป็น 310 Vdc เพื่อที่จ่ายกำลังไฟฟ้าให้กับวงจรลดระดับแรงดัน
2. Buck Conveter ทำหน้าที่ลดระดับแรงดันไฟฟ้ากระแสตรงจากวงจรเรียงกระแสแรงดันไฟฟ้า 310 Vdc เป็น 36 Vdc เพื่อจ่ายให้กับวงจรชาร์จแบตเตอรี่ขนาด 36 Vdc และจ่ายให้กับชุดอินเวอร์เดอร์
3. Inverter ทำหน้าที่แปลงไฟฟ้ากระแสตรงจากวงจรลดระดับแรงดัน 50 Vdc ให้เป็นไฟฟ้ากระแสสลับความถี่ 50 Hz แรงดัน 220 Vac โดยผ่านหม้อแปลงไฟฟ้าเพื่อยกระดับแรงดันและมีชุดกรองความถี่ให้ได้ค่า %THDv ตามที่มาตรฐานกำหนดไว้
4. จากการออกแบบสร้างและทดสอบการทำงานของเครื่องสำรองกำลังไฟฟ้าได้ผลว่าสามารถที่จะจ่ายกำลังไฟฟ้าได้ตามที่ต้องการและฮาร์โมนิคต่ำกว่ามาตราฐาน

5.2 ปัญหาและอุปสรรค

โครงงานนี้มีการนำคอนเวอร์เดอร์ถึง 3 ชนิดเพื่อมาทำงานร่วมกันเป็นเครื่องสำรองกำลังไฟฟ้าทำให้เกิดปัญหาและความยุ่งยากในแต่ละส่วน

1. ปัญหาจากชุดวงจรเรียงกระแสในคอนเวอร์เดอร์ชนิดนี้ต้องมีความยืดหยุ่นในการใช้งานสูงจึงจะสามารถใช้งานร่วมกับส่วนประกอบอื่นได้
2. ปัญหาจากชุดลดทอนระดับแรงดันไฟฟ้ากระแสตรง

2.1แรงดันตกคร่อมอุปกรณ์สวิตซ์เกิดสไปร์คขึ้นสูงมากทำให้เกิดความร้อนสูงที่IGBT และค่าแรงดันสไปร์คนี้จะส่งผลต่อการเลือกขนาดของIGBTอย่างมาก ซึ่งสามารถแก้ไขโดยการทำวงจรสนับเบอร์เข้ามาช่วยลดแรงดันสไปร์ค

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2 แกนเฟอร์ไรด์ที่ใช้ในการพันตัวเหนี่ยวนำในวงจรลดระดับแรงดันทีการอิ่มตัวเร็วจึงเกิดความร้อนสูงที่ตัวเหนี่ยวนำส่งผลต่อค่าความเหนี่ยวนำ ทำให้วงจรลดทอนระดับแรงดันทำงานผิดพลาดไป ซึ่งสามารถแก้ไขโดยการเพิ่มขนาด ของแกนเฟอร์ไรด์และเพิ่มช่องว่างอากาศให้กับแกนเพื่อช่วยให้การอิ่มตัวเกิดช้าลง

2.3 ค่าความถี่ของการสวิตช์ที่เลือกใช้ผิดพลาดทำให้เกิดเสียงดังซึ่งค่าความถี่ในครั้งแรกเป็น 12.5 kHz เนื่องจากใช้ความถี่เดียวกับชุดอินเวอร์เตอร์ ซึ่งแก้ไขโดยการแยกสัญญาณควบคุมออกจากชุดอินเวอร์เตอร์โดยใช้ความถี่สวิตช์ค่าใหม่คือ 20 kHz ทำให้เสียงที่เกิดขึ้นหายไป

3.ปัญหาที่เกิดจาก Inverter

3.1 ชุดอินเวอร์เตอร์ที่ใช้เทคนิค PWM แบบ Bipolar ซึ่งสร้างโดยใช้ IC MC3PHAC ซึ่งค่อนข้างยุ่งยากจึงใช้เวลานานในการดำเนินงานช่วงนี้

3.2 เนื่องจากชุดอินเวอร์เตอร์ใช้ความถี่ในการสวิตช์สูงและมีการเปลี่ยนค่าดิวตี้ไซเคิลของสัญญาณตลอดเวลาทำให้เกิดแรงดันสไปร์คตกคร่อม IGBT ซึ่งจะเกินพิกัดที่ IGBT จะทนได้จึงต้องออกแบบวงจรสนับเบอร์เพื่อแก้ไขสัญญาณสไปร์คให้ต่ำลง

3.3 เกิดการลัดวงจรในกิ่งเดียวกันเนื่องจากค่าเดดไทม์ต่ำเกินไปจึงต้องเพิ่มเป็น 1.5 us

3.4 เนื่องจากวงจรลดระดับแรงดันเอาท์พุตมีค่าต่ำ ต้องยกระดับแรงดันโดยใช้หม้อแปลงไฟฟ้าแต่แรงดันที่ตกคร่อมหม้อแปลงไฟฟ้ามีค่าสูงมาก ทำให้แรงดันที่จ่ายให้กับโหลดต่ำกว่าพิกัด ต้องแก้ไขโดยการพันรอบของหม้อแปลงชดเชยแรงดันตกแล้วมาควบคุม modulate ของอินเวอร์เตอร์แทน

4. ปัญหาที่ไม่สามารถต่อรวมระบบได้ เนื่องจากวงจรอินเวอร์ตเอร์มีความยืดหยุ่นน้อย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.3ข้อเสนอแนะ

1. ควรออกแบบวงจรแก้ power factor ไว้ด้านหน้าวงจรบั๊ก

2.การออกแบบตัวเหนี่ยวนำในชุดลดทอนระดับแรงดันต้องระวังเรื่องการอิ่มตัวของแกนที่ใช้พัน

3.สัญญาณควบคุมการทำงานของสวิตช์ในวงจรลดทอนระดับแรงดันและชุดอินเวอร์เดอร์ควรแยกอิสระจากกันเนื่องจึงมีการปรับความถี่ที่เหมาะสมของคอนเวอร์เดอร์แต่ละชุด

4.การออกแบบหม้อแปลงไฟฟ้าเพื่อยกระดับแรงดันจากชุดอินเวอร์เดอร์ควรต้องมีการพันรอบชดเชยแรงดันดกไว้ด้วย

5.หลังจากการออกแบบวงจรสร้างสัญญาณควบคุมและวงจรกำลังควรมีการตรวจสอบแรงดันตกคร่อม IGBT ว่าจะสามารถที่จะทนได้ เนื่องจากในบางครั้งแรงดันสไปร์คที่ตกคร่อม IGBT จะสูงมากจึงควรมีวงจรสนับเบอร์เพื่อลดแรงดันสไปร์ค

6.แรงดันเอาท์พุตของเครื่องสำรองกำลังไฟฟ้ายังไม่คงที่เมื่อมีการเปลี่ยนแปลงโหลดจึงควรมีวงจรควบคุมป้อนกลับเพื่อควบคุมแรงดันเอาท์พุตให้คงที่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บรรณานุกรม

1. N. Mohan, T.M. Underland , and W.P. Robins**, Power Electronics Converter, Application and Design**, John Wiley & Sons, 3rd edition,2003
2. วีระเชษฐ์ ขันเงิน และ วุฒิพล ธาราธีรเศรษฐ์, **อิเล็กทรอนิกส์กำลัง**, กรุงเทพมหานคร วี.เจ พริ้นติ้งส์. 2548
3. ถาวร อมดกิตดิ์, **ระบบกำลังไฟฟ้าต่อเนื่อง(ยูพีเอส) และเครื่องควบคุมคุณภาพไฟฟ้า**, กรุงเทพมหานคร เอ็มแอนด์อี 2543
4. ก้องเกียรติ และคณะ "แหล่งจ่ายไฟต่อเนื่อง" **ปริญญานิพนธ์วิศวกรรมศาสตร์บัณฑิต.** สาขาวิชาวิศวกรรมไฟฟ้า, สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง, 2543
5. จิรยุทธ วัยวราวุธ และคณะ , " แหล่งจ่ายไฟสำรอง" **ปริญญานิพนธ์วิศวกรรมศาสตร์บัณฑิต** ,สาขาวิศวกรรมไฟฟฟ้า,สถาบันเทคโนโลยีเจ้าคุณทหารลาดกระบัง 2547
6. ธีรวัฒน์ ปอกเพชร และคณะ," อินเวอร์เตอร์สำหรับจ่ายระบบไฟฟ้าแบบผสมผสาน" **ปริญญานิพนธ์วิศวกรรมศาสตร์บัณฑิต**, สาขาวิชาวิศวกรรมไฟฟ้า, สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง 2547
7. วศวรรษ กานดิกูล, "การศึกษาและออกแบบระบบแหล่งจ่ายไฟกระแสสลับหนึ่งเฟสสี่เหลี่ยมคางหมูชนิดป้อนไปข้างหน้าที่มีการควบคุมแบบอินเวอร์เตอร์,"**ปริญญานิพนธ์วิศวกรรมศาสตรบัณฑิต**,สาขาวิชาวิศวกรรมไฟฟ้า,สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง,2549

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Freescale Semiconductor
Data Sheet

MC3PHAC
Rev. 2, 7/2005

MC3PHAC Monolithic Intelligent Motor Controller

Overview

The MC3PHAC is a high-performance monolithic intelligent motor controller designed specifically to meet the requirements for low-cost, variable-speed, 3-phase ac motor control systems. The device is adaptable and configurable, based on its environment. It contains all of the active functions required to implement the control portion of an open loop, 3-phase ac motor drive.

One of the unique aspects of this device is that although it is adaptable and configurable based on its environment, it does not require any software development. This makes the MC3PHAC a perfect fit for customer applications requiring ac motor control but with limited or no software resources available.

The device features are:

- Volts-per-Hertz speed control
- Digital signal processing (DSP) filtering to enhance speed stability
- 32-bit calculations for high-precision operation
- Internet enabled
- No user software development required for operation
- 6-output pulse-width modulator (PWM)
- 3-phase waveform generation
- 4-channel analog-to-digital converter (ADC)
- User configurable for standalone or hosted operation
- Dynamic bus ripple cancellation
- Selectable PWM polarity and frequency
- Selectable 50/60 Hz base frequency
- Phase-lock loop (PLL) based system oscillator
- Serial communications interface (SCI)
- Low-power supply voltage detection circuit

Included in the MC3PHAC are protective features consisting of dc bus voltage monitoring and a system fault input that will immediately disable the PWM module upon detection of a system fault.

© Freescale Semiconductor, Inc., 2005. All rights reserved.

freescale™ semiconductor

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Some target applications for the MC3PHAC include:

- Low horsepower HVAC motors
- Home appliances
- Commercial laundry and dishwashers
- Process control
- Pumps and fans

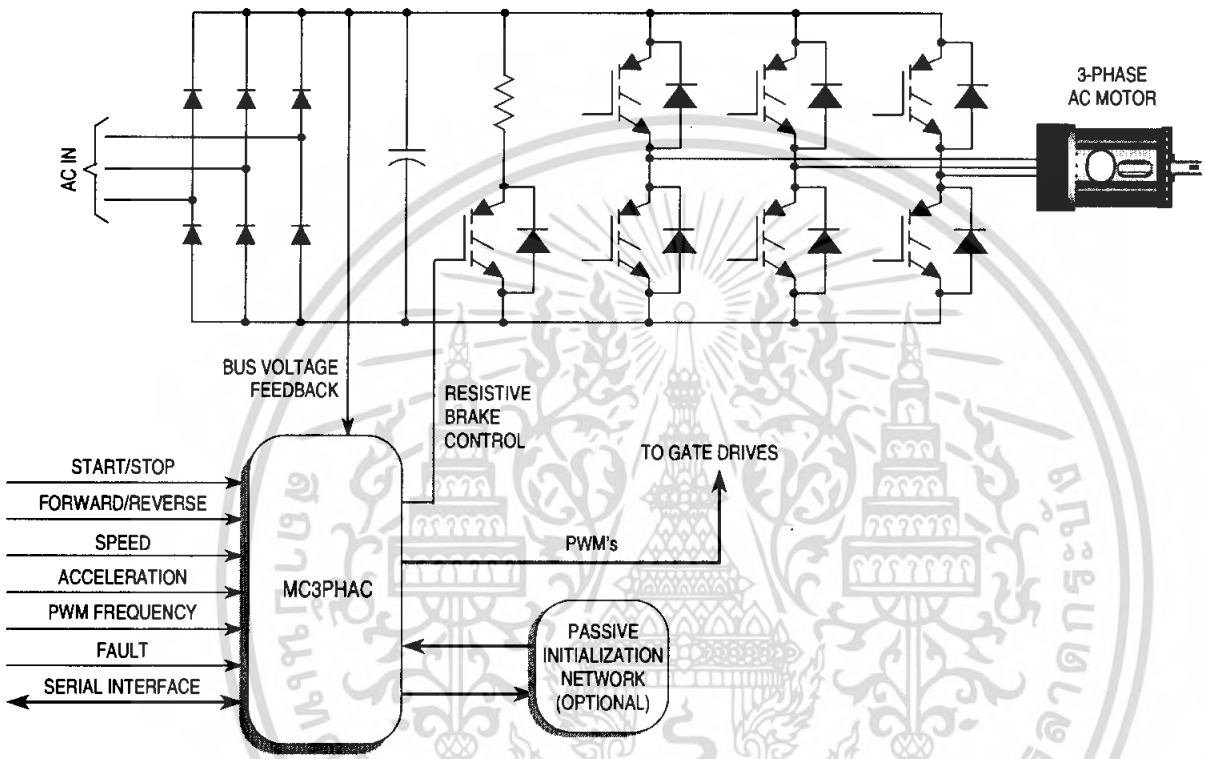


Figure 1. MC3PHAC-Based Motor Control System

As shown in Table 1, the MC3PHAC is offered in these packages:

- Plastic 28-pin dual in-line package (DIP)
- Plastic 28-pin small outline integrated circuit (SOIC)
- Plastic 32-pin quad flat pack (QFP)

Table 1. Ordering Information

Device	Operating Temperature Range	Package
MC3PHACVP	–40°C to +105°C	Plastic 28-pin DIP
MC3PHACVDW	–40°C to +105°C	Plastic 28-pin SOIC
MC3PHACVFA	–40°C to +105°C	Plastic 32-pin QFP

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

See Figure 2 and Figure 3 for the pin connections.

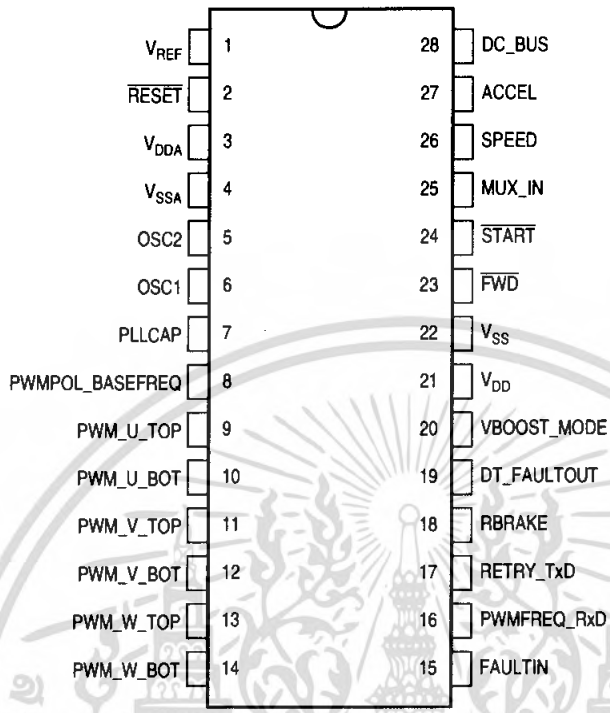


Figure 2. Pin Connections for PDIP and SOIC

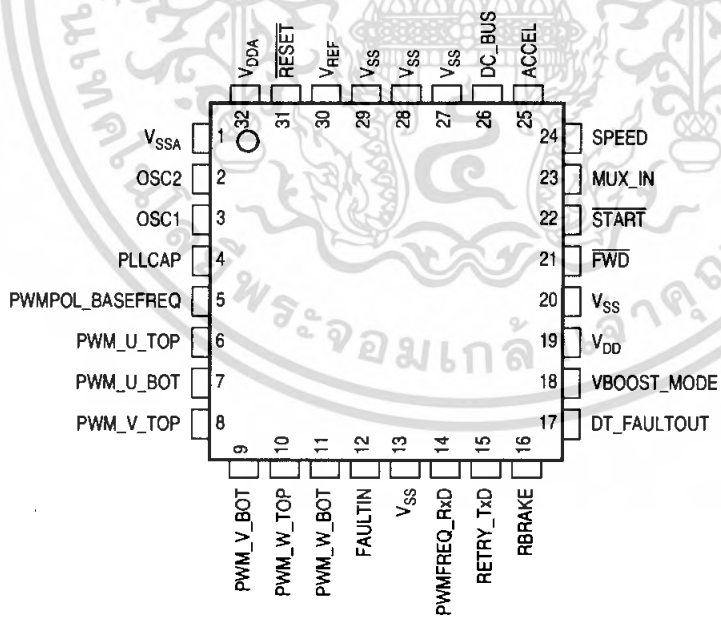


Figure 3. Pin Connections for QFP

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Electrical Characteristics

Maximum Ratings

Characteristic[1]	Symbol	Value	Unit
Supply voltage	V_{DD}	–0.3 to +6.0	V
Input voltage	V_{In}	–0.3 to V_{DD} +0.3	V
Input high voltage	V_{Hi}	V_{DD} + 0.3	V
Maximum current per pin excluding V_{DD} and V_{SS}	I	± 25	mA
Storage temperature	T_{stg}	–55 to +150	°C
Maximum current out of V_{SS}	IMV_{SS}	100	mA
Maximum current into V_{DD}	IMV_{DD}	100	mA

1. Voltages referenced to V_{SS}

This device contains circuitry to protect the inputs against damage due to high static voltages or electric fields; however, it is advised that normal precautions be taken to avoid application of any voltage higher than maximum-rated voltages to this high-impedance circuit. For proper operation, it is recommended that V_{In} and V_{Out} be constrained to the range $V_{SS} \le (V_{In}$ or $V_{Out}) \le V_{DD}$. Reliability of operation is enhanced if unused inputs are connected to an appropriate logic voltage level (for example, either V_{SS} or V_{DD}).

Functional Operating Range

Characteristic	Symbol	Value	Unit
Operating temperature range (see Table 1)	T_A	–40°C to +105°C	°C
Operating voltage range	V_{DD}	5.0 ± 10%	V

Control Timing

Characteristic	Symbol	Value	Unit
Oscillator frequency[1]	F_{osc}	4.00 ± 1%	MHz

1. Follow the crystal/resonator manufacturer's recommendations, as the crystal/resonator parameters determine the external component values required for maximum stability and reliable starting. The load capacitance values used in the oscillator circuit design should include all stray capacitances.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DC Electrical Characteristics

Characteristic[1]	Symbol	Min	Max	Unit
Output high voltage (I_{Load} = –2.0 mA) All I/O pins except RBRAKE	V_{OH}	V_{DD} –0.8	—	V
Output high voltage RBRAKE (I_{RBRAKE} = –15.0 mA)	V_{OHRB}	V_{DD} –1.0	—	V
Output low voltage (I_{Load} = 1.6 mA) All I/O pins except FAULTOUT and RETRY/TxD	V_{OL}	—	0.4	V
Output low voltage (I_{Load} = 15 mA) FAULTOUT and RETRY/TxD	V_{OL1}	—	1.0	V
Input high voltage All ports	V_{Hi}	0.7 x V_{DD}	V_{DD}	V
Input low voltage All ports	V_{IL}	V_{SS}	0.3 x V_{DD}	V
V_{DD} supply current	I_{DD}	—	60	mA
I/O ports high-impedance leakage current	I_{IL}	—	± 5	µA
Input current	I_{In}	—	± 1	µA
Capacitance Ports (as input or output)	C_{Out} C_{In}	— —	12 8	pF
V_{DD} low-voltage inhibit reset	V_{LVR1}	3.80	4.3	V
V_{DD} low-voltage reset/recovery hysteresis	V_{LVH1}	50	150	mV
V_{DD} power-on reset re-arm voltage	V_{POR}	3.85	4.45	V
V_{DD} power-on reset rise time ramp rate	R_{POR}	0.035	—	V/ms
Serial communications interface baud rate	SCI_{BD}	9504	9696	Bits/sec
Voltage Boost[2]	V_{Boost}	0	100	%
Dead time range[3]	DT_{Range}	0	31.875	µs
Retry time[4]	RT_{Time}	0	4.55	Hours
Acceleration rate	AC_{Rate}	0.5	128	Hz/sec
Speed control	SPEED	1	128	Hz
PWM Frequency	PWM_{FREQ}	5.291	21.164	kHz
High side power transistor drive pump-up time	T_{Pump}	99	101	ms

1. V_{DD} = 5.0 Vdc ± 10%
2. Limited in standalone mode to 0 to 35%
3. Limited in standalone mode to 0.5 to 6.0 µs
4. Limited in standalone mode to 0 to ~53 seconds

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Pin Descriptions

Table 2 is a pin-by-pin functional description of the MC3PHAC. The pin numbers in the table refer to the 28-pin packages (see Figure 2).

Table 2. MC3PHAC Pin Descriptions (Sheet 1 of 2)

Pin Number	Pin Name	Pin Function
1	V_{REF}	Reference voltage input for the on-chip ADC. For best signal-to-noise performance, this pin should be tied to V_{DDA} (analog).
2	$\overline{RESET}$	A logic 0 on this pin forces the MC3PHAC to its initial startup state. All PWM outputs are placed in a high-impedance mode. Reset is a bidirectional pin, allowing a reset of the entire system. It is driven low when an internal reset source is asserted (for example, loss of clock or low V_{DD}).
3	V_{DDA}	Provides power for the analog portions of the MC3PHAC, which include the internal clock generation circuit (PLL) and the ADC
4	V_{SSA}	Returns power for the analog portions of the MC3PHAC, which include the internal clock generation circuit (PLL) and the ADC
5	OSC2	Oscillator output used as part of a crystal or ceramic resonator clock circuit.(1)
6	OSC1	Oscillator input used as part of a crystal or ceramic resonator clock circuit. Can also accept a signal from an external canned oscillator.(1)
7	PLLCAP	A capacitor from this pin to ground affects the stability and reaction time of the PLL clock circuit. Smaller values result in faster tracking of the reference frequency. Larger values result in better stability. A value of 0.1 µF is typical.
8	PWMPOL_BASEFREQ	Input which is sampled at specific moments during initialization to determine the PWM polarity and the base frequency (50 or 60 Hz)
9	PWM_U_TOP	PWM output signal for the top transistor driving motor phase U
10	PWM_U_BOT	PWM output signal for the bottom transistor driving motor phase U
11	PWM_V_TOP	PWM output signal for the top transistor driving motor phase V
12	PWM_V_BOT	PWM output signal for the bottom transistor driving motor phase V
13	PWM_W_TOP	PWM output signal for the top transistor driving motor phase W
14	PWM_W_BOT	PWM output signal for the bottom transistor driving motor phase W
15	FAULTIN	A logic high on this input will immediately disable the PWM outputs. A retry timeout interval will be initiated once this pin returns to a logic low state.
16	PWMFREQ_RxD	In standalone mode, this pin is an output that drives low to indicate the parameter mux input pin is reading an analog voltage to specify the desired PWM frequency. In PC master software mode, this pin is an input which receives UART serial data.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Table 2. MC3PHAC Pin Descriptions (Sheet 2 of 2)

Pin Number	Pin Name	Pin Function
17	RETRY_TxD	In standalone mode, this pin is an output that drives low to indicate the parameter mux input pin is reading an analog voltage to specify the time to wait after a fault before re-enabling the PWM outputs. In PC master software mode, this pin is an output that transmits UART serial data.
18	RBRAKE	Output which is driven to a logic high whenever the voltage on the dc bus input pin exceeds a preset level, indicating a high bus voltage. This signal is intended to connect a resistor across the dc bus capacitor to prevent excess capacitor voltage.
19	DT_FAULTOUT	In standalone mode, this pin is an output which drives low to indicate the parameter mux input pin is reading an analog voltage to specify the dead-time between the on states of the top and bottom PWM signals for a given motor phase. In PC master software mode, this pin is an output which goes low whenever a fault condition occurs.
20	VBOOST_MODE	At startup, this input is sampled to determine whether to enter standalone mode (logic high) or PC master software mode (logic low). In standalone mode, this pin is also used as an output that drives low to indicate the parameter mux input pin is reading an analog voltage to specify the amount of voltage boost to apply to the motor.
21	V_{DD}	+5-volt digital power supply to the MC3PHAC
22	V_{SS}	Digital power supply ground return for the MC3PHAC
23	$\overline{FWD}$	Input which is sampled to determine whether the motor should rotate in the forward or reverse direction
24	$\overline{START}$	Input which is sampled to determine whether the motor should be running.
25	MUX_IN	In standalone mode, during initialization this pin is an output that is used to determine PWM polarity and base frequency. Otherwise, it is an analog input used to read several voltage levels that specify MC3PHAC operating parameters.
26	SPEED	In standalone mode, during initialization this pin is an output that is used to determine PWM polarity and base frequency. Otherwise, it is an analog input used to read a voltage level corresponding to the desired steady-state speed of the motor.
27	ACCEL	In standalone mode, during initialization this pin is an output that is used to determine PWM polarity and base frequency. Otherwise, it is an analog input used to read a voltage level corresponding to the desired acceleration of the motor.
28	DC_BUS	In standalone mode, during initialization this pin is an output that is used to determine PWM polarity and base frequency. Otherwise, it is an analog input used to read a voltage level proportional to the dc bus voltage.

1. Correct timing of the MC3PHAC is based on a 4.00 MHz crystal or ceramic resonator. Follow the crystal/resonator manufacturer's recommendations, as the crystal/resonator parameters determine the external component values required for maximum stability and reliable starting. The load capacitance values used in the oscillator circuit design should include all stray capacitances.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Introduction

The MC3PHAC is a high-performance intelligent controller designed specifically to meet the requirements for low-cost, variable-speed, 3-phase ac motor control systems. The device is adaptable and configurable, based on its environment. Constructed with high-speed CMOS (complementary metal-oxide semiconductor) technology, the MC3PHAC offers a high degree of performance and ruggedness in the hostile environments often found in motor control systems.

The device consists of:

- 6-output pulse-width modulator (PWM)
- 4-channel analog-to-digital converter (ADC)
- Phase-lock loop (PLL) based system oscillator
- Low-power supply voltage detection circuit
- Serial communications interface (SCI)

The serial communications interface is used in a mode, called PC master software mode, whereby control of the MC3PHAC is from a host or master personal computer executing PC master software or a microcontroller emulating PC master software commands. In either case, control via the internet is feasible.

Included in the MC3PHAC are protective features consisting of dc bus monitoring and a system fault input that will immediately disable the PWM module upon detection of a system fault.

Included motor control features include:

- Open loop volts/Hertz speed control
- Forward or reverse rotation
- Start/stop motion
- System fault input
- Low-speed voltage boost
- Internal power-on reset (POR)

Features

3-Phase Waveform Generation — The MC3PHAC generates six PWM signals which have been modulated with variable voltage and variable frequency information in order to control a 3-phase ac motor. A third harmonic signal has been superimposed on top of the fundamental motor frequency to achieve full bus voltage utilization. This results in a 15 percent increase in maximum output amplitude compared to pure sine wave modulation.

The waveform is updated at a 5.3 kHz rate (except when the PWM frequency is 15.9 kHz), resulting in near continuous waveform quality. At 15.9 kHz, the waveform is updated at 4.0 kHz.

DSP Filtering — A 24-bit IIR digital filter is used on the SPEED input signal in standalone mode, resulting in enhanced speed stability in noisy environments. The sampling period of the filter is 3 ms (except when the PWM frequency is 15.9 kHz) and it mimics the response of a single pole analog filter having a pole at 0.4 Hz. At a PWM frequency of 15.9 kHz, the sampling period is 4 ms and the pole is located at 0.3 Hz.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

High Precision Calculations — Up to 32-bit variable resolution is employed for precision control and smooth performance. For example, the motor speed can be controlled with a resolution of 4 mHz.

Smooth Voltage Transitions — When the commanded speed of the motor passes through ±1 Hz, the voltage is gently applied or removed depending on the direction of the speed change. This eliminates any pops or surges that may occur, especially under conditions of high-voltage boost at low frequencies.

High-Side Bootstrapping — Many motor drive topologies (especially high-voltage drives) use optocouplers to supply the PWM signal to the high-side transistors. Often, the high-side transistor drive circuitry contains a charge pump circuit to create a floating power supply for each high-side transistor that is dependent on low-side PWMs to develop power. When the motor has been off for a period of time, the charge on the high-side power supply capacitor is depleted and must be replenished before proper PWM operation can resume.

To accommodate such topologies, the MC3PHAC will always provide 100 ms of 50 percent PWM drive to only the low-side transistors each time the motor is turned on. Since the top transistors remain off during this time, it has the effect of applying zero volts to the motor, and no motion occurs. After this period, motor waveform modulation begins, with PWM drive also being applied to the high-side transistors.

Fast Velocity Updating — During periods when the motor speed is changing, the rate at which the velocity is updated is critical to smooth operation. If these updates occur too infrequently, a ratcheting effect will be exhibited on the motor, which inhibits smooth torque performance. However, velocity profiling is a very calculation intensive operation to perform, which runs contrary to the previous requirement.

In the MC3PHAC, a velocity pipelining technique is employed which allows linear interpolation of the velocity values, resulting in a new velocity value every 189 µs (252 µs for 15.9 kHz PWMs). The net result is ultra smooth velocity transitions, where each velocity step is not perceivable by the motor.

Dynamic Bus Ripple Cancellation — The dc bus voltage is sensed by the MC3PHAC, and any deviations from a predetermined norm (3.5 V on the dc bus input pin) result in corrections to the PWM values to counteract the effect of the bus voltage changes on the motor current. The frequency of this calculation is sufficiently high to permit compensation for line frequency ripple, as well as slower bus voltage changes resulting from regeneration or brown out conditions. See Figure 4.

Selectable Base Frequency — Alternating current (ac) motors are designed to accept rated voltage at either 50 or 60 Hz, depending on what region of the world they were designed to be used. The MC3PHAC can accommodate both types of motors by allowing the voltage profile to reach maximum value at either 50 or 60 Hz. This parameter can be specified at initialization in standalone mode, or it can be changed at any time in PC master software mode.

Selectable PWM Polarity — The polarity of the PWM outputs may be specified such that a logic high on a PWM output can either be the asserted or negated state of the signal. In standalone mode, this parameter is specified at initialization and applies to all six PWM outputs. In PC master software mode, the polarity of the top PWM signals can be specified separately from the polarity of the bottom PWM signals.

This specification can be done at any time, but once it is done, the polarities are locked and cannot be changed until a reset occurs. Also, any commands from PC master software that would have the effect of enabling PWMs are prevented by the MC3PHAC until the polarity has been specified.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

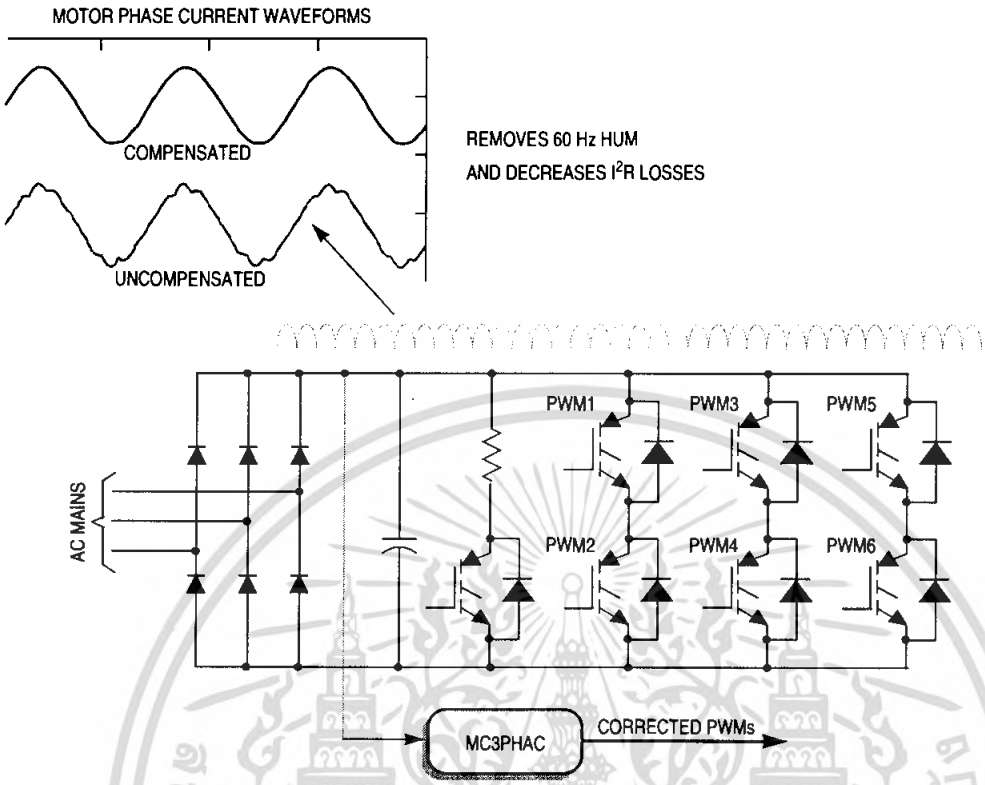


Figure 4. Dynamic Bus Ripple Cancellation

In standalone mode, the base frequency and PWM polarity are specified at the same time during initialization by connecting either pin 25, 26, 27, or 28 exclusively to the PWMPOL_BASEFREQ input. During initialization, pins 25, 26, 27, and 28 are cycled one at a time to determine which one has been connected to the PWMPOL_BASEFREQ input.

Table 3 shows the selected PWM polarity and base frequency as a function of which pin connection is made. Refer to the standalone mode schematic, Figure 8. Only one of these jumpers (JP1–JP4) can be connected at any one time.

NOTE

It is not necessary to break this connection once the initialization phase has been completed. The MC3PHAC will function properly while this connection is in place.

Table 3. PWM Polarity and Base Frequency Specification in Standalone Mode

Pin Connected to PWMPOL_BASEFREQ Pin	PWM Polarity	Base Frequency
MUX_IN (JP1)	Logic low = on	50 Hz
SPEED (JP2)	Logic high = on	50 Hz
ACCEL (JP3)	Logic low = on	60 Hz
DC_BUS (JP4)	Logic high = on	60 Hz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Selectable PWM Frequency — The MC3PHAC accommodates four discrete PWM frequencies and can be changed dynamically while the motor is running. This resistor can be a potentiometer or a fixed resistor in the range shown in Table 4. In standalone mode, the PWM frequency is specified by applying a voltage to the MUX_IN pin while the PWMFREQ_RxD pin is being driven low. Table 4 shows the required voltage levels on the MUX_IN pin and the associated PWM frequency for each voltage range.

NOTE

The PWM frequencies are based on a 4.00 MHz frequency applied to the oscillator input.

Table 4. MUX_IN Resistance Ranges and Corresponding PWM Frequencies

Voltage Input	PWM Frequency
0 to 1 V	5.291 kHz
1.5 to 2.25 V	10.582 kHz
2.75 to 3.5 V	15.873 kHz
4 to 5 V	21.164 kHz

Selectable PWM Dead Time — Besides being able to specify the PWM frequency, the blanking time interval between the on states of the complementary PWM pairs can also be specified. Refer to the graph in Figure 9 for the resistance value versus dead time. Figure 9 assumes a 6.8 kΩ ±5% pullup resistor. In standalone mode, this is done by

supplying a voltage to the MUX_IN pin while the DT_FAULTOUT pin is being driven low. In this way, dead time can be specified with a scaling factor of 2.075 µs per volt, with a minimum value of 0.5 µs. In PC master software mode, this value can be selected to be anywhere between 0 and 32 µs.

In both standalone and PC master software modes, the dead time value can be written only once. Further updates of this parameter are locked out until a reset condition occurs.

Speed Control — The synchronous motor frequency can be specified in real time to be any value from 1 Hz to 128 Hz by the voltage applied to the SPEED pin. The scaling factor is 25.6 Hz per volt. This parameter can also be controlled directly from PC master software in real time.

The SPEED pin is processed by a 24-bit digital filter to enhance the speed stability in noisy environments. This filter is only activated in standalone mode.

Acceleration Control — Motor acceleration can be specified in real time to be in the range from 0.5 Hz/second, ranging to 128 Hz/second, by the voltage applied to the ACCEL pin. The scaling factor is 25.6 Hz/second per volt. This parameter can also be controlled directly from PC master software in real time.

Voltage Profile Generation — The MC3PHAC controls the motor voltage in proportion to the specified frequency, as indicated in Figure 5.

An ac motor is designed to draw a specified amount of magnetizing current when supplied with rated voltage at the base frequency. As the frequency decreases, assuming no stator losses, the voltage must decrease in exact proportion to maintain the required magnetizing current. In reality, as the frequency decreases, the voltage drop in the series stator resistance increases in proportion to the voltage across the magnetizing inductance. This has the effect of further reducing the voltage across the magnetizing inductor, and consequently, the magnetizing current. A schematic representation of this effect is

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

illustrated in Figure 6. To compensate for this voltage loss, the voltage profile is boosted over the normal voltage curve in Figure 5, so that the magnetizing current remains constant over the speed range.

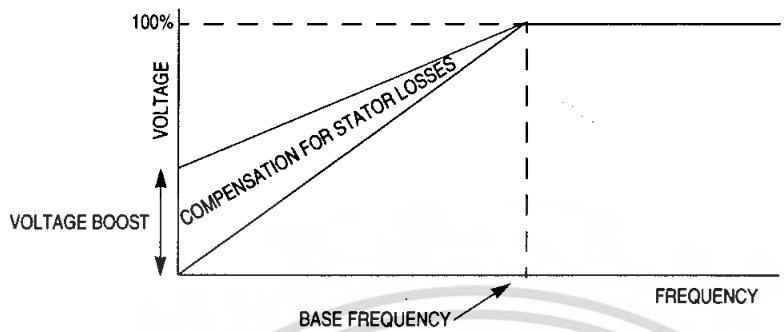


Figure 5. Voltage Profiling, Including Voltage Boost

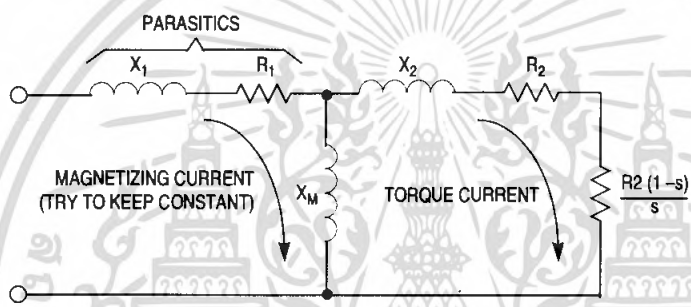


Figure 6. AC Motor Single Phase Model Showing Parasitic Stator Impedances

The MC3PHAC allows the voltage boost to be specified as a percentage of full voltage at 0 Hz, as shown in Figure 5. In standalone mode, voltage boost is specified during the initialization phase by supplying a voltage to the MUX_IN pin while the VBOOST_MODE pin is being driven low. Refer to the graph in Figure 11 for the resistance value versus voltage boost. Figure 11 assumes a 6.8 kΩ pullup resistor. In this way, voltage boost can be specified from 0 to 40 percent, with a scaling factor of 8 percent per volt. In PC master software mode, the voltage boost can be specified from 0 to 100 percent and can be changed at anytime.

By using the voltage boost value, and the specified base frequency, the MC3PHAC has all the information required to generate a voltage profile automatically based on the generated waveform frequency. An additional feature exists in PC master software mode whereby this voltage value can be overridden and controlled in real time. Specifying a voltage lower than the normal volts-per-hertz profile permits a softer torque response in certain ergonomic situations. It also allows for load power factor control and higher operating efficiencies with high inertia loads or other loads where instantaneous changes in torque demand are not permitted. Details of this feature are discussed in the PC Master Software Operation with the MC3PHAC.

PLL Clock Generation — The OSC1 pin signal is used as a reference clock for an internal PLL clocking circuit, which is used to drive the internal clocks of the MC3PHAC. This provides excellent protection against noise spikes that may occur on the OSC1 pin. In a clocking circuit that does not incorporate a PLL, a noise spike on the clock input can create a clock edge, which violates the setup times of the clocking

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

logic, and can cause the device to malfunction. The same noise spike applied to the input of a PLL clock circuit is perceived by the PLL as a change in its reference frequency, and the PLL output frequency begins to change in an attempt to lock on to the new frequency. However, before any appreciable change can occur, the spike is gone, and the PLL settles back into the true reference frequency.

Fault Protection — The MC3PHAC supports an elaborate range of fault protection and prevention features. If a fault does occur, the MC3PHAC immediately disables the PWMs and waits until the fault condition is cleared before starting a timer to re-enable the PWMs. Refer to the graph in Figure 10 for the resistance value versus retry time. Figure 10 assumes a 6.8 kΩ pullup resistor. In standalone mode, this timeout interval is specified during the initialization phase by supplying a voltage to the MUX_IN pin while the RETRY_TxD pin is being driven low. In this way, the retry time can be specified from 1 to 60 seconds, with a scaling factor of 12 seconds per volt. In PC master software mode, the retry time can be specified from 0.25 second to over 4.5 hours and can be changed at any time.

The fault protection and prevention features are:

- **External Fault Monitoring** — The FAULTIN pin accepts a digital signal that indicates a fault has been detected via external monitoring circuitry. A high level on this input results in the PWMs being immediately disabled. Typical fault conditions might be a dc bus over voltage, bus over current, or over temperature. Once this input returns to a logic low level, the fault retry timer begins running, and PWMs are re-enabled after the programmed timeout value is reached.
- **Lost Clock Protection** — If the signal on the OSC1 pin is lost altogether, the MC3PHAC will immediately disable the PWM outputs to protect the motor and power electronics. This is a special fault condition in that it will also cause the MC3PHAC to be reset. Lost clock detection is an important safety consideration, as many safety regulatory agencies are now requiring a dead crystal test be performed as part of the certification process.
- **Low V_{DD} Protection** — Whenever V_{DD} falls below V_{LVR1}, an on-board power supply monitor will reset the MC3PHAC. This allows the MC3PHAC to operate properly with 5 volt power supplies of either 5 or 10 percent tolerance.
- **Bus Voltage Integrity Monitoring** — The DC_BUS pin is monitored at a 5.3 kHz frequency (4.0 kHz when the PWM frequency is set to 15.9 kHz), and any voltage reading outside of an acceptable window constitutes a fault condition. In standalone mode, the window thresholds are fixed at 4.47 volts (128 percent of nominal), and 1.75 volts (50 percent of nominal), where nominal is defined to be 3.5 volts. In PC master software mode, both top and bottom window thresholds can be set independently to any value between 0 volts (0 percent of nominal), and greater than 5 volts (143 percent of nominal), and can be changed at any time. Once the DC_BUS signal level returns to a value within the acceptable window, the fault retry timer begins running, and PWMs are re-enabled after the programmed timeout value is reached.

  During power-up, it is possible that V_{DD} could reach operating voltage before the dc bus capacitor charges up to its nominal value. When the dc bus integrity is checked, an under voltage would be detected and treated as a fault, with its associated timeout period. To prevent this, the MC3PHAC monitors the dc bus voltage during power-up in standalone mode, and waits until it is higher than the under voltage threshold before continuing. During this time, all MC3PHAC functions are suspended. Once this threshold is reached, the MC3PHAC will continue normally, with any further under voltage conditions treated as a fault.

  If dc bus voltage monitoring is not desired, a voltage of 3.5 volts ± 5 percent should be supplied to the DC_BUS pin through an impedance of between 4.7 kΩ and 15 kΩ.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- **Regeneration Control** — Regeneration is a process by which stored mechanical energy in the motor and load is transferred back into the drive electronics, usually as a result of an aggressive deceleration operation. In special cases where this process occurs frequently (for example, elevator motor control systems), it is economical to incorporate special features in the motor drive to allow this energy to be supplied back to the ac mains. However, for most low cost ac drives, this energy is stored in the dc bus capacitor by increasing its voltage. If this process is left unchecked, the dc bus voltage can rise to dangerous levels, which can destroy the bus capacitor or the transistors in the power inverter.

  The MC3PHAC incorporates two techniques to deal with regeneration before it becomes a problem:

  - **Resistive Braking** — The DC_BUS pin is monitored at a 5.3 kHz frequency (4.0 kHz when the PWM frequency is set to 15.9 kHz), and when the voltage reaches a certain threshold, the RBRAKE pin is driven high. This signal can be used to control a resistive brake placed across the dc bus capacitor, such that mechanical energy from the motor will be dissipated as heat in the resistor versus being stored as voltage on the capacitor. In standalone mode, the DC_BUS threshold required to assert the RBRAKE signal is fixed at 3.85 volts (110 percent of nominal) where nominal is defined to be 3.5 volts. In PC master software mode, this threshold can be set to any value between 0 volts (0 percent of nominal) and greater than 5 volts (143 percent of nominal) and can be changed at any time.
  - **Automatic Deceleration Control** — When decelerating the motor, the MC3PHAC attempts to use the specified acceleration value for deceleration as well. If the voltage on the DC_BUS pin reaches a certain threshold, the MC3PHAC begins to moderate the deceleration as a function of this voltage, as shown in Figure 7. The voltage range on the DC_BUS pin from when the deceleration begins to decrease, to when it reaches 0, is 0.62 volts. In standalone mode, the DC_BUS voltage where deceleration begins to decrease is fixed at 3.85 volts (110 percent of nominal) where nominal is defined to be 3.5 volts. In PC master software mode, this threshold can be set to any value between 0 volts (0 percent of nominal) and greater than 5 volts (143 percent of nominal) and can be changed at any time.

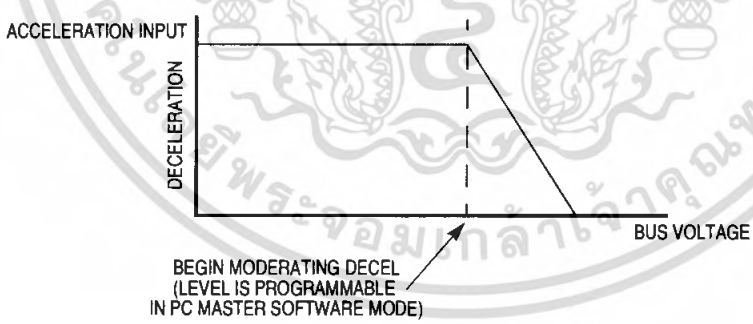


Figure 7. Deceleration as a Function of Bus Voltage

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Digital Power Supply Bypassing

V_{DD} and V_{SS} are the digital power supply and ground pins for the MC3PHAC.

Fast signal transitions connected internally on these pins place high, short-duration current demands on the power supply. To prevent noise problems, take special care to provide power supply bypassing at the V_{DD} and V_{SS} pins. Place the bypass capacitors as close as possible to the MC3PHAC. Use a high-frequency-response ceramic capacitor, such as a 0.1 µF, paralleled with a bulk capacitor in the range of 1 µF to 10 µF for bypassing the digital power supply.

Analog Power Supply Bypassing

V_{DDA} and V_{SSA} are the power supply pins for the analog portion of the clock generator and analog-to-digital converter (ADC). On the schematics in this document, analog ground is labeled with an A and other grounds are digital grounds. Analog power is labeled as +5 A. It is good practice to isolate the analog and digital +5 volt power supplies by using a small inductor or a low value resistor less than 5 ohms in series with the digital power supply, to create the +5 A supply. ADC V_{REF} is the power supply pin used for setting the ADC's voltage reference.

Decoupling of these pins should be per the digital power supply bypassing, described previously. ADC V_{REF} (pin 1) and V_{DDA} (pin 3) shall be connected together and connected to the same potential as V_{DD}.

Grounding Considerations

Printed circuit board layout is an important design consideration. In particular, ground planes and how grounds are tied together influence noise immunity. To maximize noise immunity, it is important to get a good ground plane under the MC3PHAC. It is also important to separate analog and digital grounds. That is why, shown on the schematics, there are two ground designations, analog ground is marked with an A and other grounds are digital grounds. GND is the digital ground plane and power supply return. GNDA is the analog circuit ground. They are both the same reference voltage, but are routed separately, and tie together at only one point.

Power-Up/Power-Down

When power is applied or removed, it is important that the inverter's top and bottom output transistors in the same phase are not turned on simultaneously. Since logic states are not always defined during power-up, it is important to ensure that all power transistors remain off when the controller's supply voltage is below its normal operating level. The MC3PHAC's PWM module outputs make this easy by switching to a high impedance configuration whenever the 5-volt supply is below its specified minimum.

The user should use pullup or pulldown resistors on the output of the MC3PHAC's PWM outputs to ensure during power-up and power-down, that the inverter's drive inputs are at a known, turned off, state.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Operation

The MC3PHAC motor controller will operate in two modes. The first is standalone operation, whereby the MC3PHAC can be used without any intervention from an external personal computer. In standalone mode, the MC3PHAC is initialized by passive devices connected to the MC3PHAC and input to the system at power-up/reset time. In standalone mode, some parameters continue to be input to the system as it operates. Speed, PWM frequency, bus voltage, and acceleration parameters are input to the system on a real-time basis.

The second mode of operation is called PC master software mode.That operational mode requires the use of a personal computer and PC master software executing on the personal computer, communicating with the MC3PHAC, or a microcontroller emulating PC master software commands. All command and setup information is input to the MC3PHAC via the PC host.

Standalone Operation

If the VBOOST_MODE pin is high when the MC3PHAC is powered up, or after a reset, the MC3PHAC enters standalone mode. In this mode of operation, the functionality of many of the MC3PHAC pins change so that the device can control a motor without requiring setup information from an external master. When operated in standalone mode, the MC3PHAC will drive certain pins corresponding to parameters which must be specified, while simultaneously monitoring the response on other pins.

In many cases, the parameter to be specified is represented as an analog voltage presented to the MUX_IN pin, while certain other pins are driven low. In so doing, the MC3PHAC can accommodate an external analog mux which will switch various signals on the MUX_IN pin when the signal select line goes low. All signals must be in a range between 0 V and V_{REF}. As an economical alternative, an external passive network can be connected to each of the parameter select output pins and the MUX_IN pin, as shown in Figure 8.

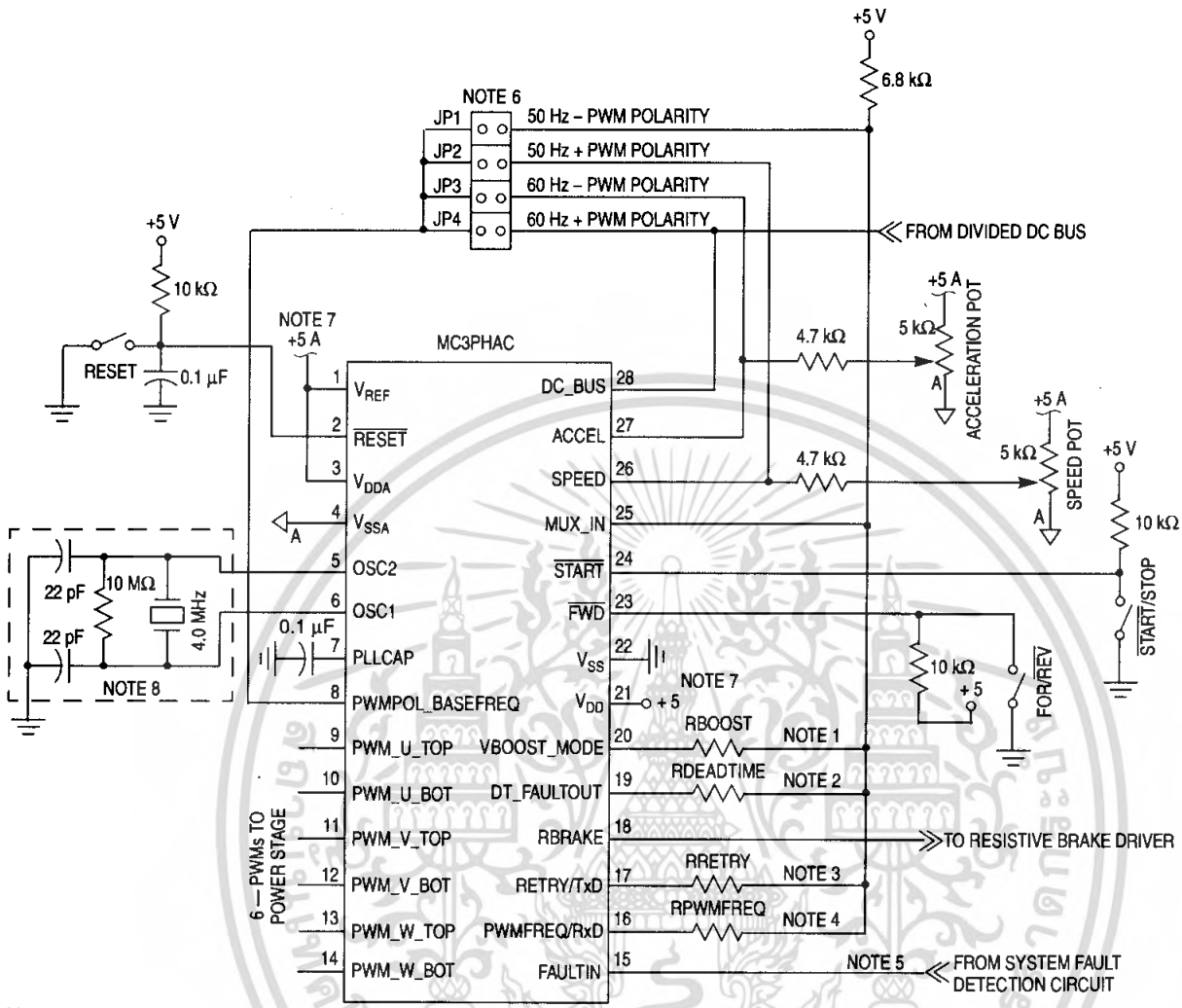
The Thevenin equivalent impedance of this passive network as seen by the MUX_IN pin is very important and should be in the range of 5 kΩ to 10 kΩ. If the resistance is too high, leakage current from the input/output (I/O) pins will cause an offset voltage that will affect the accuracy of the reading. If the resistance is too low, the parameter select pins will not be able to sink the required current for an accurate reading. Using a pullup resistor value of 6.8 kΩ (as indicated in Figure 8), the resulting value for each parameter as a function of the corresponding pulldown resistor value is shown in Figure 9, Figure 10, Figure 11, and Table 4.

The START input pin is debounced internally and a switch can be directly accommodated on this pin. The input is level sensitive, but a logic 1 level must exist on the pin before a logic 0 level will be processed as a start signal. This will prevent an accidental motor startup in the event of the MC3PHAC being powered up, where the switch was left in the start position.

The $\overline{\text{FWD}}$ input pin is debounced internally and can directly accommodate a switch connection. The input is also level sensitive.

Figure 8 shows the jumper arrangement connected to the PWMPOL_BASEFREQ input pin. For proper operation, one and only one jumper connection can be made at any given time. Table 3 shows the polarity and base frequency selections as a function of the jumper connection.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Notes:
1. See Figure 11.
2. See Figure 9.
3. See Figure 10.
4. See Table 4.
5. If no external fault circuit is provided, connect to V_{SS}.
6. Connect only one jumper.
7. Use bypass capacitors placed close to the MC3PHAC.
8. Consult crystal/resonator manufacturer for component values.

Figure 8. Standalone MC3PHAC Configuration

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

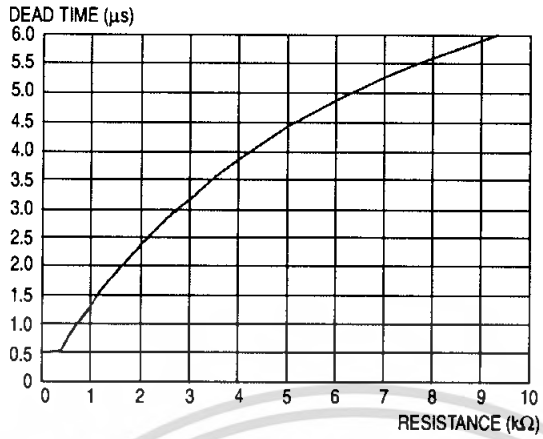


Figure 9. Dead Time as a Function of the RDEADTIME Resistor

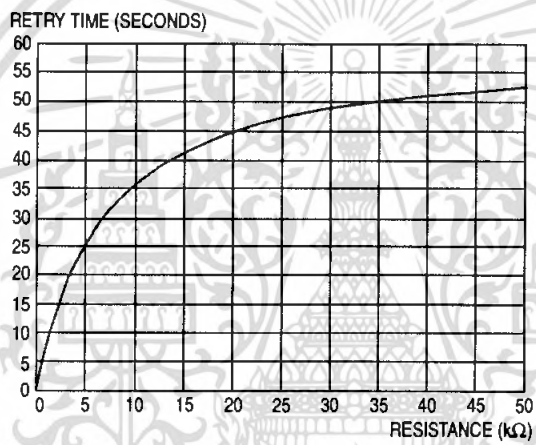


Figure 10. Fault Retry Time as a Function of the RRETRY Resistor

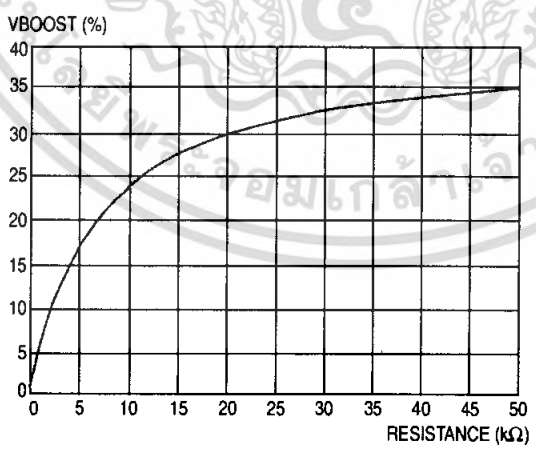


Figure 11. Voltage Boost as a Function of the RBOOST Resistor

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Standalone Application Example

Figure 12 shows an application example of the MC3PHAC, configured in standalone mode. Resistor values and jumpers have been selected to provide the following performance:

1. Base frequency of 60 Hz and positive PWM polarity (from Table 3)
2. PWM frequency resistor 3.9 kΩ, which implies 10.582 kHz from Table 4). (5v/(3.9k + 6.8k))*3.9k = 1.82 volts
3. Dead-time resistor = 5.1 kΩ, which implies 4.5 µs (from Figure 9)
4. Fault retry time resistor = 8.2 kΩ, which implies 32.8 seconds (from Figure 10).
5. Voltage boost resistor = 12 kΩ, which implies 25.5 percent (from Figure 11).
6. The wiper of the acceleration potentiometer is set at 2.5 V = 64 Hz/second acceleration rate (from the Acceleration Control description on page 11.) The potentiometer, in this case, could have been a resistor divider. If a resistor divider is used in place of the acceleration potentiometer, keep the total resistance of the two resistors less than 10 kΩ. Always use 4.7kΩ in series with the center of the acceleration voltage divider resistors, connected to the ACCEL (pin 27) as shown in the application example, Figure 12.
7. Crystal/resonator capacitor values are typical values from the manufacturer. Refer to the manufacturers data for actual values.

PC Master Software Operation

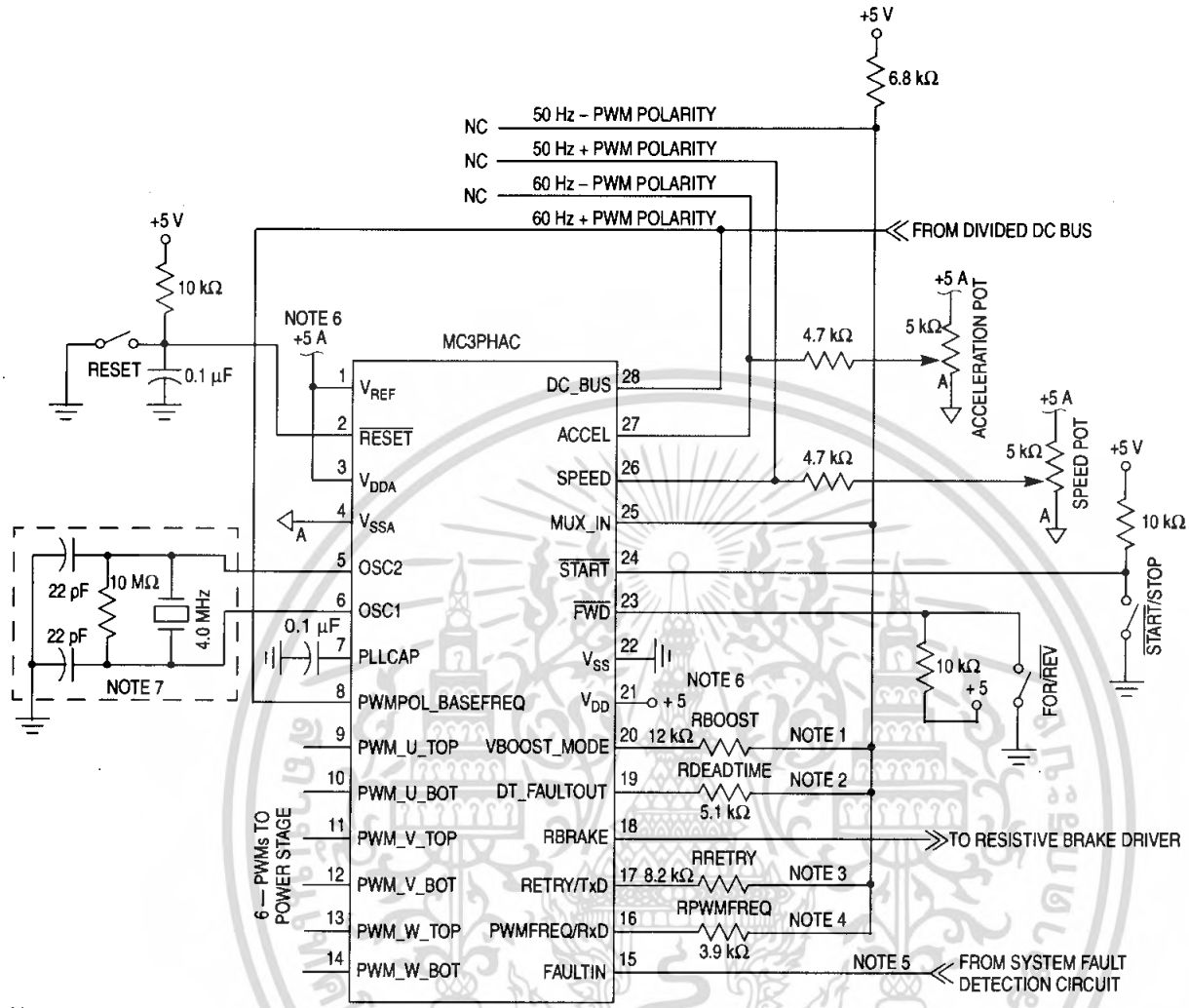
Introduction to PC Master Host Software

The MC3PHAC is compatible with Freescale's PC master host software serial interface protocol. Communication occurs over an on-chip UART, on the MC3PHAC at 9600 baud to an external master device, which may be a microcontroller that also has an integrated UART or a personal computer via a COM port. With PC master software, an external controller can monitor and control all aspects of the MC3PHAC operation.

When the MC3PHAC is placed in PC master software mode, all control of the system is provided through the integrated UART, resident on the MC3PHAC. Inputs such as START, $\overline{\text{FWD}}$, SPEED, ACCEL, MUX_IN, and PWMPOL_BASEFREQ have no controlling influence over operation of the system. Even though the SPEED, START, and $\overline{\text{FWD}}$ inputs are disabled while the system is in PC master software mode, through PC master software, it is possible to monitor the state of those inputs.

The most popular master implementation is a PC, where a graphical user interface (GUI) has been layered on top of the PC master software command protocol, complete with a graphical data display, and an ActiveX interface. Figure 13 shows the MC3PHAC configured in PC master software mode. It is beyond the scope of this document to describe the PC master software protocol or its implementation on a personal computer. For further information on these topics, refer to other Freescale documents relating to the PC master software protocol and availability of PC master host software.

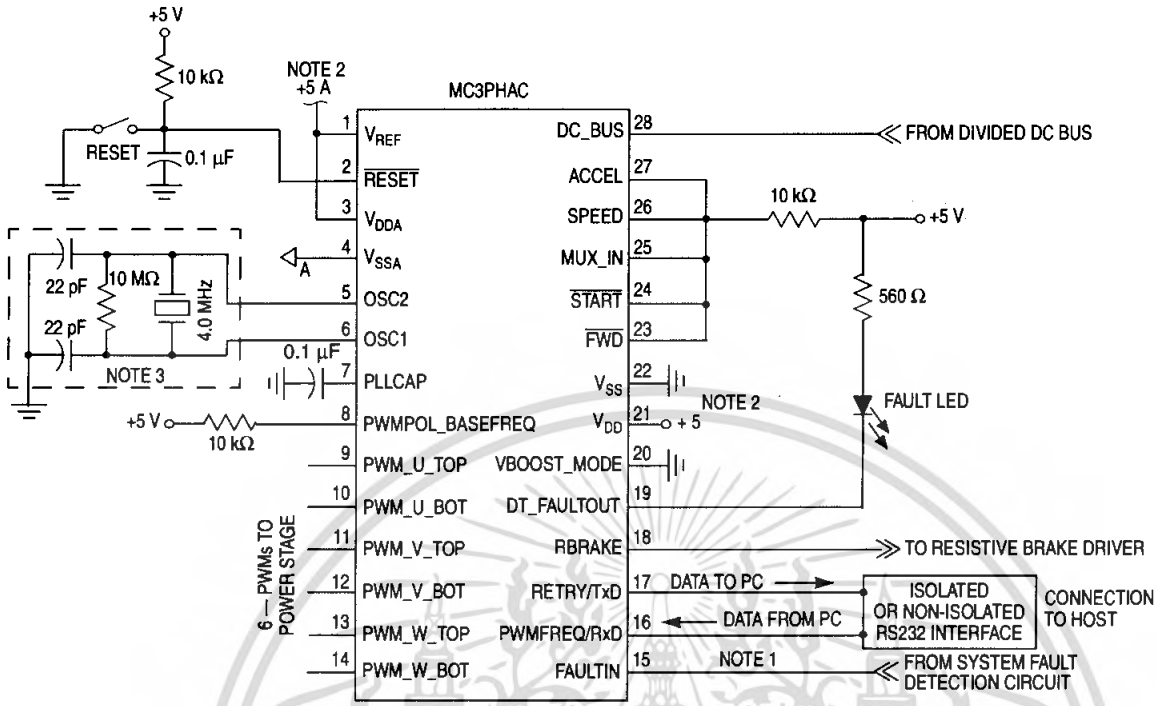
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Notes:
1. See Figure 11.
2. See Figure 9.
3. See Figure 10.
4. See Table 4.
5. If no external fault circuit is provided, connect to V_{SS}.
6. Use bypass capacitors placed close to the MC3PHAC.
7. Consult crystal/resonator manufacturer for component values.

Figure 12. MC3PHAC Application Example in Standalone Mode

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Notes:
1. If no external fault circuit is provided, connect to V_{SS}.
2. Use bypass capacitors placed close to the MC3PHAC.
3. Consult crystal/resonator manufacturer for component values.

Figure 13. MC3PHAC Configuration for Using a PC as a Master

PC Master Software Operation with the MC3PHAC

When power is first applied to the MC3PHAC, or if a logic low level is applied to the $\overline{\text{RESET}}$ pin, the MC3PHAC enters PC master software mode if the VBOOST_MODE pin is low during the initialization phase. The MC3PHAC recognizes a subset of the PC master software command set, which is listed in Table 5.

Table 5. Recognized PC Host Software Commands

Command	Description
GETINFOBRIEF	MC3PHAC responds with brief summary of hardware setup and link configuration information
READVAR8	MC3PHAC reads an 8-bit variable at a specified address and responds with its value
READVAR16	MC3PHAC reads a 16-bit variable at a specified address and responds with its value
READVAR32	MC3PHAC reads a 32-bit variable at a specified address and responds with its value
WRITEVAR8	MC3PHAC writes an 8-bit variable at a specified address
WRITEVAR16	MC3PHAC writes a 16-bit variable at a specified address

With the READVARx commands, the addresses are checked for validity, and the command is executed only if the address is within proper limits. In general, a read command with an address value below $0060 or above $EE03 will not execute properly, but instead will return an invalid operation response. An

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

exception to this rule is that PC master software allows reading locations $0001, $0036 and $FE01, which are PORTB data register, Dead Time register and SIM Reset Status registers respectively. The addresses for the WRITEVARx commands are checked for validity, and the data field is also limited to a valid range for each variable. See Table 6 for a list of valid data values and valid write addresses.

User interface variables and their associated PC master software addresses within the MC3PHAC are listed in Table 6.

Table 6. User Interface Variables for Use with PC Master Software

Name	Address	Read/ Write	Size (Bytes)	Description	Valid Data
Commanded direction	$1000	W	1	Determines whether the motor should go forward, reverse, or stop	Forward — $10 Reverse — $11 Stop — $20
Command reset	$1000	W	1	Forces the MC3PHAC to perform an immediate reset	$30
Commanded PWM frequency(1)	$1000	W	1	Specifies the frequency of the MC3PHAC PWM frequency	5.3 kHz — $41 10.6 kHz — $42 15.9 kHz — $44 21.1 kHz — $48
Measured PWM period	$00A8	R	2	The modulus value supplied to the PWM generator used by the MC3PHAC — value is multiplied by 250 ns to obtain PWM period	$00BD–$05E8
Commanded PWM polarity(2), (3), (4)	$1000	W	1	Specifies the polarity of the MC3PHAC PWM outputs. This is a write once parameter after reset. Example: $50 = Bottom and top PWM outputs are positive polarity.	B + T + $50 B + T – $54 B – T + $58 B – T – $5C
Dead time(2), (3), (4)	$0036	R/W	1	Specifies the dead time used by the PWM generator. Dead time = Value * 125 ns. This is a write-once parameter.	$00–$FF
Base frequency(3)	$1000	W	1	Specifies the motor frequency at which full voltage is applied	60 Hz — $60 50 Hz — $61
Acceleration(3)	$0060	R/W	2	Acceleration in Hz/sec (7.9 format)(8)	$0000–$7FFF
Commanded motor frequency(3)	$0062	R/W	2	Commanded frequency in Hz. (8.8 format)(9)	$0000–$7FFF
Actual frequency	$0085	R	2	Actual frequency in Hz. (8.8 format)(9)	$0000–$7FFF
Status(7)	$00C8	R	1	Status byte	$00–$FF
Voltage boost	$006C	R/W	1	0 Hz voltage. %Voltage boost = Value/$FF	$00–$FF
Modulation index	$0091	R	1	Voltage level (motor waveform amplitude percent assuming no bus ripple compensation) Modulation index = value/$FF	$00–$FF

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Table 6. User Interface Variables for Use with PC Master Software (Continued)

Name	Address	Read/ Write	Size (Bytes)	Description	Valid Data
Maximum voltage	$0075	R/W	1	Maximum allowable modulation index value %Maximum voltage = value/$FF	$00–$FF
V_{Bus} voltage(5), (10)	$0079	R	2	DC bus voltage reading	$000–$3FF
Fault timeout	$006A	R/W	2	Specifies the delay time after a fault condition before re-enabling the motor. Fault timeout = value * 0.262 sec	$0000–$FFFF
Fault timer	$006D	R	2	Real-time display of the fault timer Elapsed fault time = value * 0.262 sec	$0000–$FFFF
V_{Bus} decel value(10)	$00C9	R/W	2	V_{Bus} readings above this value result in reduced deceleration.	$0000–$03FF
V_{Bus} RBRAKE value(10)	$0064	R/W	2	V_{Bus} readings above this value result in the RBRAKE pin being asserted.	$0000–$03FF
V_{Bus} brownout value(10)	$0066	R/W	2	V_{Bus} readings below this value result in an under voltage fault.	$0000–$03FF
V_{Bus} over voltage value(10)	$0068	R/W	2	V_{Bus} readings above this value result in an over voltage fault.	$0000–$03FF
Speed in ADC value(5)	$0095	R	2	Left justified 10-bit ADC reading of the SPEED input pin.	$0000–$FFC0
Setup(7)	$00AE	R	1	Bit field indicating which setup parameters have been initialized before motion is permitted	$E0–$FF
Switch in(7)	$0001	R	1	Bit field indicating the current state of the start/stop and forward/reverse switches	$00–$FF
Reset status(6), (7)	$FE01	R	1	Indicates cause of the last reset	$00–$FF
Version	$EE00	R	4	MC3PHAC version	ASCII field

1. The commanded PWM frequency cannot be written until the PWM outputs exit the high-impedance state. The default PWM frequency is 15.873 kHz.
2. The PWM output pins remain in a high-impedance state until this parameter is specified.
3. This parameter must be specified before motor motion can be initiated by the MC3PHAC.
4. This is a write-once parameter. The first write to this address will execute normally. Further attempts at writing this parameter will result in an illegal operation response from the MC3PHAC.
5. The value of this parameter is not valid until the PWM outputs exit the high-impedance state.
6. The data in this field is only valid for one read. Further reads will return a value of $00.
7. See register bit descriptions following this table.
8. Acceleration is an unsigned value with the upper seven bits range of $00 to $7F = acceleration value of 0 to 127 Hertz/second. The lower nine bits constitute the fractional portion of the acceleration parameter. Its range is $000 to $1FF which equals 0 to ~1. Therefore, the range of acceleration is 0 to 127.99 Hertz/second.
9. Commanded motor frequency and actual frequency are signed values with the upper byte range of $00 to $7F = frequency of 0 to 127 Hz. The lower byte is the fractional portion of the frequency. Its range is $00 to $FF which equals 0 to ~1.
10. V_{Bus} is the voltage value applied to the DC_BUS analog input pin. The analog-to-digital converter is a 10-bit converter with a 5 volt full scale input. The value is equal to the voltage applied to the DC_BUS input pin/V_{REF} * $03FF.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Operation

Each bit variable listed in Table 6 is defined in Figure 14, Figure 15, Figure 16, and Figure 17.

Address: $00C8

	7	6	5	4	3	2	1	0
R		SPEED CHANGING	FORWARD MOTION	MOTOR ENERGIZED	RESISTIVE BRAKE	EXTERNAL FAULT TRIP	OVER VOLTAGE TRIP	UNDER VOLTAGE TRIP
W								
Reset	U	0	1	0	0	U	0	0

= Unimplemented or Reserved U = Unaffected

Figure 14. Status Register

Table 7. Status Register Field Descriptions

Field	Description
6 SPEED CHANGING	**SPEED CHANGING Bit** — This read-only bit indicates if the motor is at a steady speed or if it is accelerating or declerating. 0 Motor is at a steady speed. 1 Motor is accelerating or decelerating.
5 FORWARD MOTION	**FORWARD MOTION Bit** — This read-only bit indicates the direction of the motor. It also indicates if the motor is stopped. 0 Motor is rotating in the reverse direction. 1 Motor is rotating in the forward direction. If this bit is a logic 1 and the actual frequency (location $0085 and $0086) is 0, the motor is stopped.
4 MOTOR ENERGIZED	**MOTOR ENERGIZED Bit** — This read-only bit indicates PWM output activity 0 The PWM outputs are inactive or the bottom PWM outputs are in the pre-charge cycle. 1 All PWM outputs are active.
3 RESISTIVE BRAKE	**RESISTIVE BREAK Bit** — This read-only bit indicates the state of the RBRAKE output pin 0 The RBRAKE output pin is inactive and no braking is in progress. 1 The RBRAKE output pin is active. Braking is in progress.
2 EXTERNAL FAULT TRIP	**EXTERNAL FAULT TRIP Bit** — This read-only bit indicates a FAULT has occurred resulting from a logic 1 applied to the FAULTIN pin. 0 A logic 0 is applied to the FAULTIN pin and no FAULT timeout is in progress. 1 A logic 1 was applied to the FAULTIN pin and a FAULT timeout is still in progress.
1 OVER VOLTAGE TRIP	**OVER-VOLTAGE TRIP Bit** — This read-only bit indicates if the voltage at the DC_BUS pin exceeds the preset value of V_{Bus} over voltage located at address $0068 and $0069. 0 The voltage applied to the DC_BUS pin is less than the preset value of V_{Bus} over voltage and a FAULT timeout is not in progress. 1 The voltage applied to the DC_BUS pin has exceeded the preset value of V_{Bus} over voltage and a FAULT timeout is still in progress.
0 UNDER VOLTAGE TRIP	**UNDER-VOLTAGE Bit** — This read-only bit indicates if the voltage at the DC_BUS pin is less than the present value of V_{Bus} brownout located at address $0066 and $0067. 0 The voltage applied to the DC-BUS pin is greater than the preset value of V_{Bus} under voltage and a FAULT timeout is not in progress. 1 The voltage applied to the DC_BUS pin is less than the present value of V_{Bus} under voltage and a FAULT timeout is still in progress.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Address: $00AE

	7	6	5	4	3	2	1	0
R				BASE FREQUENCY SET	SPEED SET	ACCELERATION SET	POLARITY SET	DEAD TIME SET
W								
Reset	1	1	1	0	0	0	0	0

= Unimplemented or Reserved

Figure 15. Setup Register

Table 8. Setup Register Field Descriptions

Field	Description
4 BASE FREQUENCY SET	**BASE FREQUENCY SET Bit** — This read-only bit indicates if the base frequency parameter has been set. 0 Base frequency parameter has not been set. 1 Base frequency parameter has been set.
3 SPEED SET	**SPEED SET Bit** — This read-only bit indicates if the speed parameter has been set. 0 Speed parameter has not been set. 1 Speed parameter has been set.
2 ACCELERA-TION SET	**ACCELERATION SET Bit** — This read-only bit indicates if the acceleration rate parameter has been set. 0 Acceleration rate parameter has not been set. 1 Acceleration rate parameter has been set.
1 POLARITY SET	**POLARITY SET Bit** — This read-only bit indicates if the PWM polarity parameters has been set. 0 PWM polarity parameters has not been set. 1 PWM polarity parameters has been set.
0 DEAD TIME SET	**DEAD TIME SET Bit** — This read-only bit indicates if the dead time parameter has been set. 0 Dead time parameter has not been set. 1 Dead time parameter has been set.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Address: $0001

	7	6	5	4	3	2	1	0
R		$\overline{\text{START}}$/ STOP	$\overline{\text{FWD}}$/ REVERSE		FAULT OUT	RESISTOR BRAKE		
W								
Reset	U	U	U	U	U	0	U	U

= Unimplemented or Reserved U = Unaffected

Figure 16. Switch In Register

Table 9. Switch In Register Field Descriptions

Field	Description
6 $\overline{\text{START}}$/ STOP	**$\overline{\text{START}}$/STOP Bit** — This read-only bit indicates the state of the $\overline{\text{START}}$ input pin. 0 The $\overline{\text{START}}$ input pin is at a logic 0. 1 The $\overline{\text{START}}$ input pin is at a logic 1.
5 $\overline{\text{FWD}}$/ REVERSE	**$\overline{\text{FWD}}$/REVERSE Bit** — This read-only bit indicates the state of the $\overline{\text{FWD}}$ input pin. 0 The $\overline{\text{FWD}}$ input pin is at a logic 0 1 The $\overline{\text{FWD}}$ input pin is at a logic 1
3 FAULT OUT	**FAULT OUT Bit** — This read-only bit indicates the state of the DT_FAULTOUT output pin. 0 The DT_FAULTOUT output pin is indicating a fault condition. 1 The DT_FAULTOUT output pin is indicating no fault condition.
2 RESISTOR BRAKE	**RESISTIVE BRAKE Bit** — This read-only bit indicates the state of resistive brake pin (RBRAKE). 0 The RBRAKE output pin in inactive and no braking is in progress. 1 The RBRAKE output pin in active. Braking is in progress.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Address: $FE01

	7	6	5	4	3	2	1	0
R	POWER UP	RESET PIN	MC3PHAC FUNCTIONAL FAULT	MC3PHAC FUNCTIONAL FAULT	PC MASTER SOFTWARE RESET COMMAND		LOW V_{DD} VOLTAGE	
W								
Reset	1	0	0	0	0	0	0	0

= Unimplemented or Reserved

Figure 17. Reset Status Register

Table 10. Reset Status Register Field Descriptions

Field	Description
7 POWER UP	**POWER UP Bit** — This read-only bit indicates the last system reset was caused by the power-up reset detection circuit. 0 Power-up reset was not the source of the reset or a read of the reset status register after the first read. 1 The last reset was caused by an initial power-up of the MC3PHAC.
6 RESET PIN	**RESET PIN Bit** — This read-only bit indicates the last system reset was caused from the $\overline{\text{RESET}}$ input pin. 0 The $\overline{\text{RESET}}$ pin was not the source of the reset or a read of the reset status register after the first read. 1 Last reset was caused by an external reset applied to the $\overline{\text{RESET}}$ input pin.
5–4 MC3PHAC FUNCTIONAL FAULT BITS	**MC3PHAC FUNCTIONAL FAULT Bits** — This read-only bit indicates if the last system reset was the result of an internal system error. 0 The FUNCTIONAL FAULT was not the source of the reset or a read of the reset status register after the first read. 1 MC3PHAC internal system error
PC MASTER SOFTWARE RESET COMMAND	**PC MASTER SOFTWARE RESET COMMAND Bit** — This read-only bit indicates the last system reset was the result of a PC master software reset command. 0 The PC master software RESET COMMAND was not the source of the reset or a read of the reset status register after the first read. 1 The MC3PHAC was reset by the PC master software command reset as the result of a write of $30 to location $1000
1 LOW V_{DD} VOLTAGE	**LOW V_{DD} VOLTAGE Bit** — This read-only bit indicates if the last reset was the result of low V_{DD} applied to the MC3PHAC. 0 The LOW V_{DD} was not the source of the reset or a read of the reset status register after the first read. 1 The last reset was caused by the low power supply detection circuit.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Command State Machine

When using the PC master software mode of operation, the command state machine governs behavior of the device depending upon its current state, system parameters, any new commands received via the communications link, and the prevailing conditions of the system. The command state diagram is in Figure 18. It illustrates the sequence of commands which are necessary to bring the device from the reset condition to running the motor in a steady state and depicts the permissible state transitions. The device will remain within a given state unless the conditions shown for a transition are met.

Some commands only cause a temporary state change to occur. While they are being executed, the state machine will automatically return to the state which existed prior to the command being received. For example, the motor speed may be changed from within any state by using the WRITEVAR16 command to write to the "Speed In" variable. This will cause the "Set Speed" state to be momentarily entered, the "Speed In" variable will be updated and then the original state will be re-entered. This allows the motor speed, acceleration or base frequency to be modified whether the motor is already accelerating, decelerating, or in a steady state.

Each state is described here in more detail.

- **Reset** — This state is entered when a device power-on reset (POR), pin reset, loss of crystal, internally detected error, or reset command occurs from within any state. In this state, the device is initialized and the PWM outputs are configured to high impedance. This state is then automatically exited.
- **PWMHighZ** — This state is entered from the reset state. This state is also re-entered after one and only one of the PWM dead-time or polarity parameters have been initialized. In this state the PWM outputs are configured to a high-impedance state as the device waits for both the PWM dead time and polarity to be initialized.
- **SetDeadTime** (write once) — This state is entered from the PWMHighZ state the first time that a write to the PWM dead-time variable occurs. In this state, the PWM dead time is initialized and the state is then automatically exited. This state cannot be re-entered, and hence the dead time cannot be modified, unless the reset state is first re-entered.
- **SetPolarity** (write once) — This state is entered from the PWMHighZ state the first time that the PWM polarity command is received. In this state, the PWM polarity is initialized and the state is then automatically exited. This state cannot be re-entered, and hence the polarity cannot be modified, unless the reset state is first re-entered.
- **PWMOFF** — This state is entered from the PWMHighZ state if both the PWM dead time *and* polarity have been configured. In this state, the PWM is activated and all the PWM outputs are driven off for the chosen polarity. The device then waits for the PWM base frequency, motor speed, and acceleration to be initialized.
- **PWM0RPM** — This state is entered from the PWMOFF state when the PWM base frequency, motor speed, and acceleration have been initialized. This state can also be entered from the FwdDecel or RevDecel states if a CmdStop command has been received, and the actual motor speed has decelerated to 0 r.p.m. In this state, the PWM pins are driven to the off state for the chosen polarity. The only exit of this state is to the PWMPump state, which occurs when a CmdFwd or CmdRev command is received.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

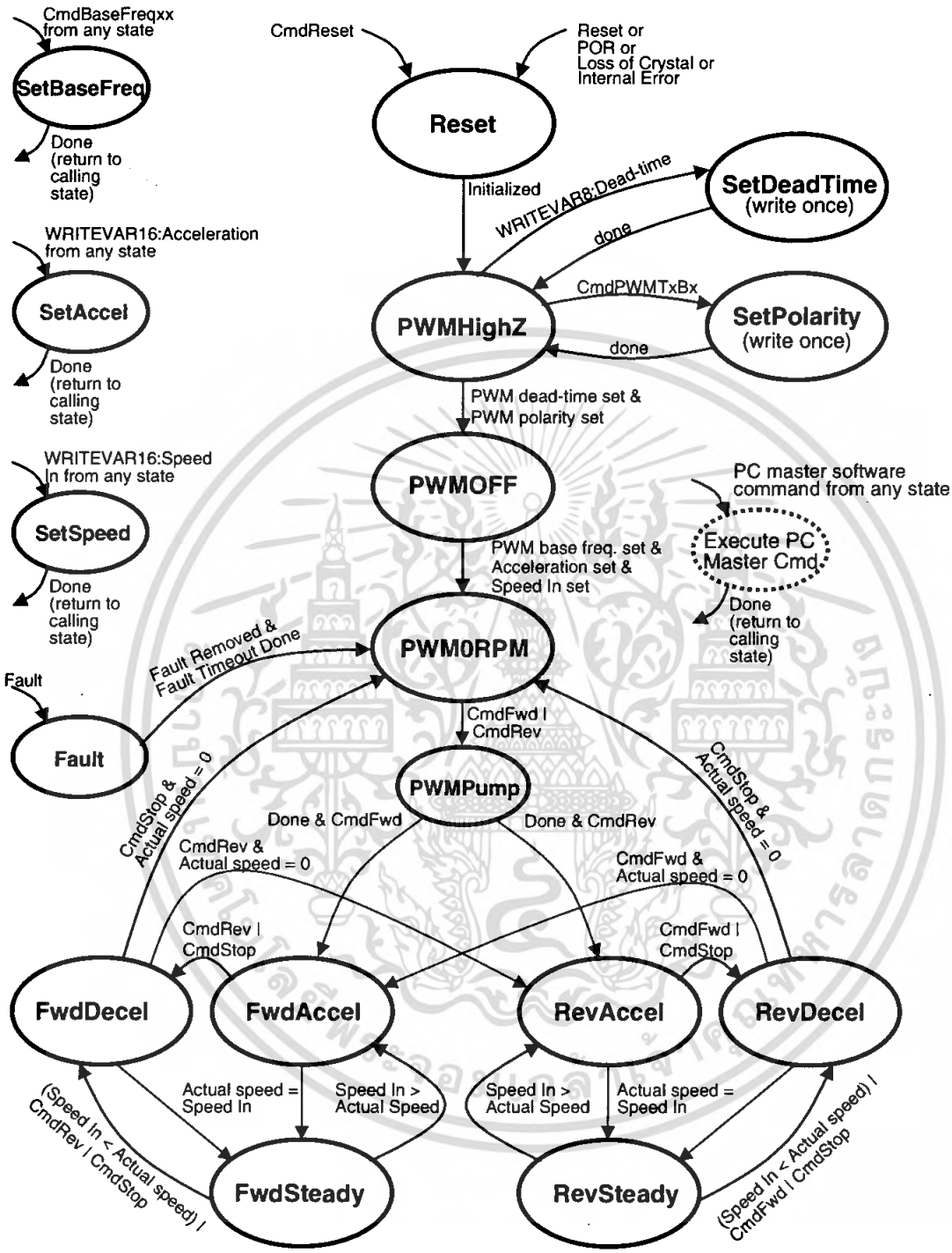


Figure 18. PC Host Software Command State Diagram

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- **PWMPump** — This state is entered from the PWM0RPM state when a CmdFwd or CmdRev command is received. In this state the top PWM outputs are driven off while the bottom PWM outputs are driven with a 50 percent duty cycle. This allows high side transistor gate drive circuits which require charge pumping from the lower transistors to be charged up prior to applying full PWMs to energize the motor. This state is automatically exited after the defined amount of time t_{Pump} (see Electrical Characteristics).
- **FwdAccel** — This state is entered from the PWMPump state after a CmdFwd command is received and the timeout interval from the PWMPump state is completed. This state can also be entered from the FwdSteady state if the Speed In variable is increased above the actual current speed and the RevDecel state if the actual motor speed equals 0 r.p.m. when a CmdFwd command has been received. In this state the motor is accelerated forward according to the chosen parameters.
- **FwdSteady** — This state is entered from the FwdAccel state after the actual motor speed has reached the requested speed defined by the Speed In variable. In this state, the motor is held at a constant forward speed.
- **FwdDecel** — This state is entered from the FwdAccel or FwdSteady states whenever a CmdStop or CmdRev command is received. This state can also be entered from the FwdSteady state if the Speed In variable is decreased below the actual current speed. In this state, the motor is decelerated forward according to the chosen parameters.
- **RevAccel** — This state is entered from the PWMPump state. After a CmdRev command is received and the timeout interval from the PWMPump state is completed. This state can also be entered from the RevSteady state if the Speed In variable is increased above the actual current speed and the FwdDecel state if the actual motor speed equals 0 r.p.m. when a CmdRev command has been received. In this state, the motor is accelerated in reverse according to the chosen parameters.
- **RevSteady** — This state is entered from the RevAccel state after the actual motor speed has reached the requested speed defined by the Speed In variable. In this state, the motor is held at a constant reverse speed.
- **RevDecel** — This state is entered from the RevAccel or RevSteady states whenever a CmdStop or CmdFwd command is received. This state can also be entered from the RevSteady state if the Speed In variable is decreased below the actual current speed. In this state, the motor is decelerated in reverse according to the chosen parameters.
- **SetBaseFreq** — This state is entered from any state whenever a CmdBaseFreqxx command is received. In this state, the motor frequency at which full voltage is applied is configured and the state is then automatically exited and the original state is re-entered.
- **SetAccel** — This state is entered from any state whenever a write to the Acceleration variable occurs. In this state, the motor acceleration is configured and the state is then automatically exited and the original state is re-entered.
- **SetSpeed** — This state is entered from any state whenever a write to the Speed In variable occurs. In this state, the requested motor speed is configured and the state is then automatically exited and the original state is re-entered.
- **Fault** — This state is entered from any state whenever a fault condition occurs (see Fault Protection on page 13). In this state, the PWM outputs are driven off (unless the fault state was entered from the PWMHighZ state, in which case, the PWM outputs remain in the High Z state). When the problem causing the fault condition is removed, a timer is started which will wait a specified amount of time (which is user programmable) before exiting this state. Under normal

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

operating conditions, this timeout will cause the Fault state to be automatically exited to the PWM0RPM state, where motion will once again be initiated if a CmdFwd or CmdRev has been received. The exceptions to this rule are the cases when the Fault state was entered from the PWMHighZ or PWMOFF states, in which case, exiting from the Fault state will return back to these states.

Optoisolated RS232 Interface Application Example

Some motor control systems have the control electronics operating at the same potential as the high voltage bus. Connecting a PC to that system could present safety issues, due to the high voltage potential between the motor control system and the PC. Figure 19 is an example of a simple circuit that can be used with the MC3PHAC to isolate the serial port of the PC from the motor control system.

The circuit in Figure 19 is the schematic of a half-duplex optoisolated RS232 interface. This isolated terminal interface provides a margin of safety between the motor control system and a personal computer. The EIA RS232 specification states the signal levels can range from ±3 to ±25 volts. A Mark is defined by the EIA RS232 specification as a signal that ranges from –3 to –25 volts. A Space is defined as a signal that ranges from +3 to +25 volts. Therefore, to meet the RS232 specification, signals to and from a terminal must transition through 0 volts as it changes from a Mark to a Space. Breaking the circuit down into an input and output section simplifies the explanation of the circuit.

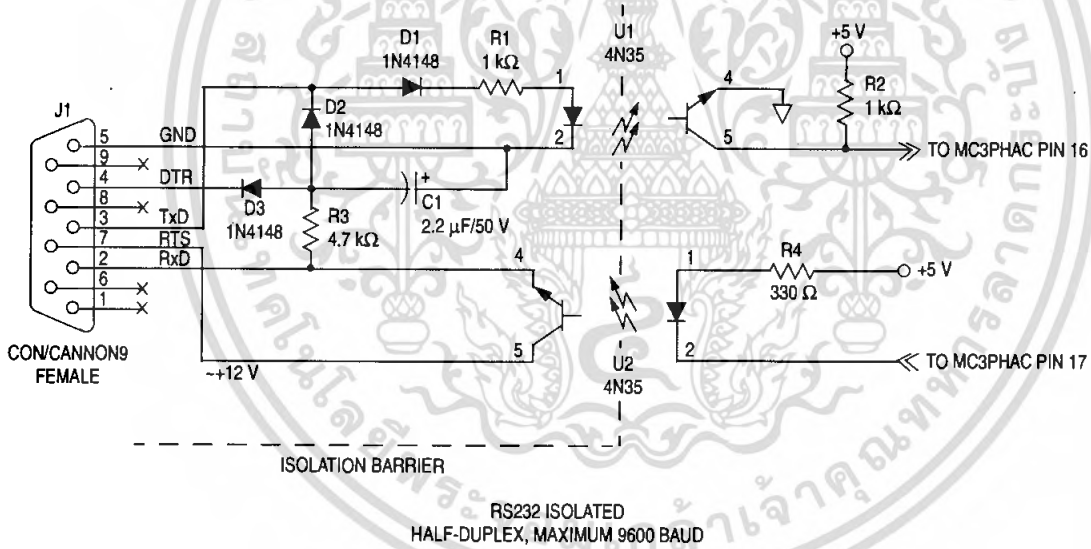


Figure 19. Optoisolated RS232 Circuit

To send data from a PC to the MC3PHAC, it is necessary to satisfy the serial input of the MC3PHAC. In the idle condition, the serial input of the MC3PHAC must be at a logic 1. To accomplish that, the transistor in U1 must be turned off. The idle state of the transmit data line (TxD) from the PC serial port is a Mark (–3 to –25 volts). Therefore, the diode in U1 is off and the transistor in U1 is off, yielding a logic 1 to the MC3PHAC's serial input. When the start bit is sent to the MC3PHAC from the PC's serial port, the PC's TxD transitions from a Mark to a Space (+3 to +25 volts), thus forward biasing the diode in U1. Forward biasing the diode in D1 turns on the transistor in U1, providing a logic 0 to the serial input of the MC3PHAC. Simply stated, the input half of the circuit provides input isolation, signal inversion, and level

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

shifting from the PC to the MC3PHAC's serial port. An RS-232 line receiver, such as an MC1489, serves the same purpose without the optoisolation function.

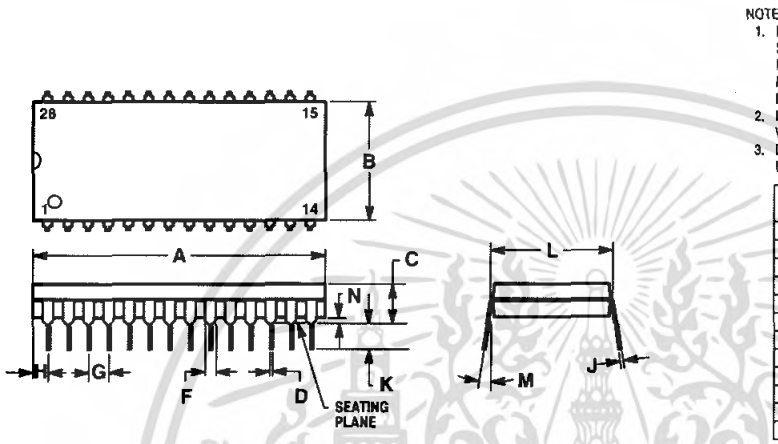
To send data from the MC3PHAC to the PC's serial port input, it is necessary to satisfy the PC's receive data (RxD) input requirements. In an idle condition, the RxD input to the PC must be at Mark (–3 to –25 volts). The data terminal ready output (DTR) on the PC outputs a Mark when the port is initialized. The request to send (RTS) output is set to a Space (+3 to +25 volts) when the PC's serial port is initialized. Because the interface is half-duplex, the PC's TxD output is also at a Mark, as it is idle. The idle state of the MC3PHAC's serial port output is a logic 1. The logic 1 out of the MC3PHAC's serial port output port forces the diode in U2 to be turned off. With the diode in U2 turned off, the transistor in U2 is also turned off. The junction of D2 and D3 are at a Mark (–3 to –25 volts). With the transistor in U2 turned off, the input is pulled to a Mark through current limiting resistor R3, satisfying the PC's serial input in an idle condition. When a start bit is sent from the MC3PHAC's serial port, it transitions to a logic 0. That logic 0 turns on the diode in U2, thus turning on the transistor in U2. The conducting transistor in U2 passes the voltage output from the PC's RTS output, that is now at a Space (+3 to +25 volts), to the PC's receive data (RxD) input. Capacitor C1 is a bypass capacitor used to stiffen the Mark signal. The output half of the circuit provides output isolation, signal inversion, and level shifting from the MC3PHAC's serial output port to the PC's serial port. An RS-232 line driver, such as a MC1488, serves the same purpose without the optoisolation function.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Mechanical Data

This subsection provides case outline drawings for:

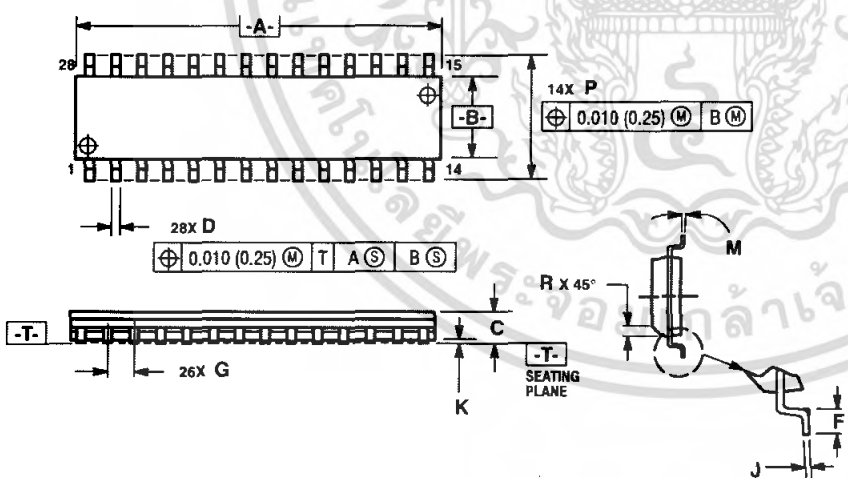
- Plastic 28-pin DIP, Figure 20
- Plastic 28-pin SOIC, Figure 21
- Plastic 32-pin QFP, Figure 22



NOTES:
1. POSITIONAL TOLERANCE OF LEADS (D), SHALL BE WITHIN 0.25mm (0.010) AT MAXIMUM MATERIAL CONDITION, IN RELATION TO SEATING PLANE AND EACH OTHER.
2. DIMENSION L TO CENTER OF LEADS WHEN FORMED PARALLEL.
3. DIMENSION B DOES NOT INCLUDE MOLD FLASH.

DIM	MILLIMETERS		INCHES	
	MIN	MAX	MIN	MAX
A	36.45	37.21	1.435	1.465
B	13.72	14.22	0.540	0.560
C	3.94	5.08	0.155	0.200
D	0.36	0.56	0.014	0.022
F	1.02	1.52	0.040	0.060
G	2.54 BSC		0.100 BSC	
H	1.65	2.16	0.065	0.085
J	0.20	0.38	0.008	0.015
K	2.92	3.43	0.115	0.135
L	15.24 BSC		0.600 BSC	
M	0°	15°	0°	15°
N	0.51	1.02	0.020	0.040

Figure 20. Plastic 28-Pin DIP (Case 710)

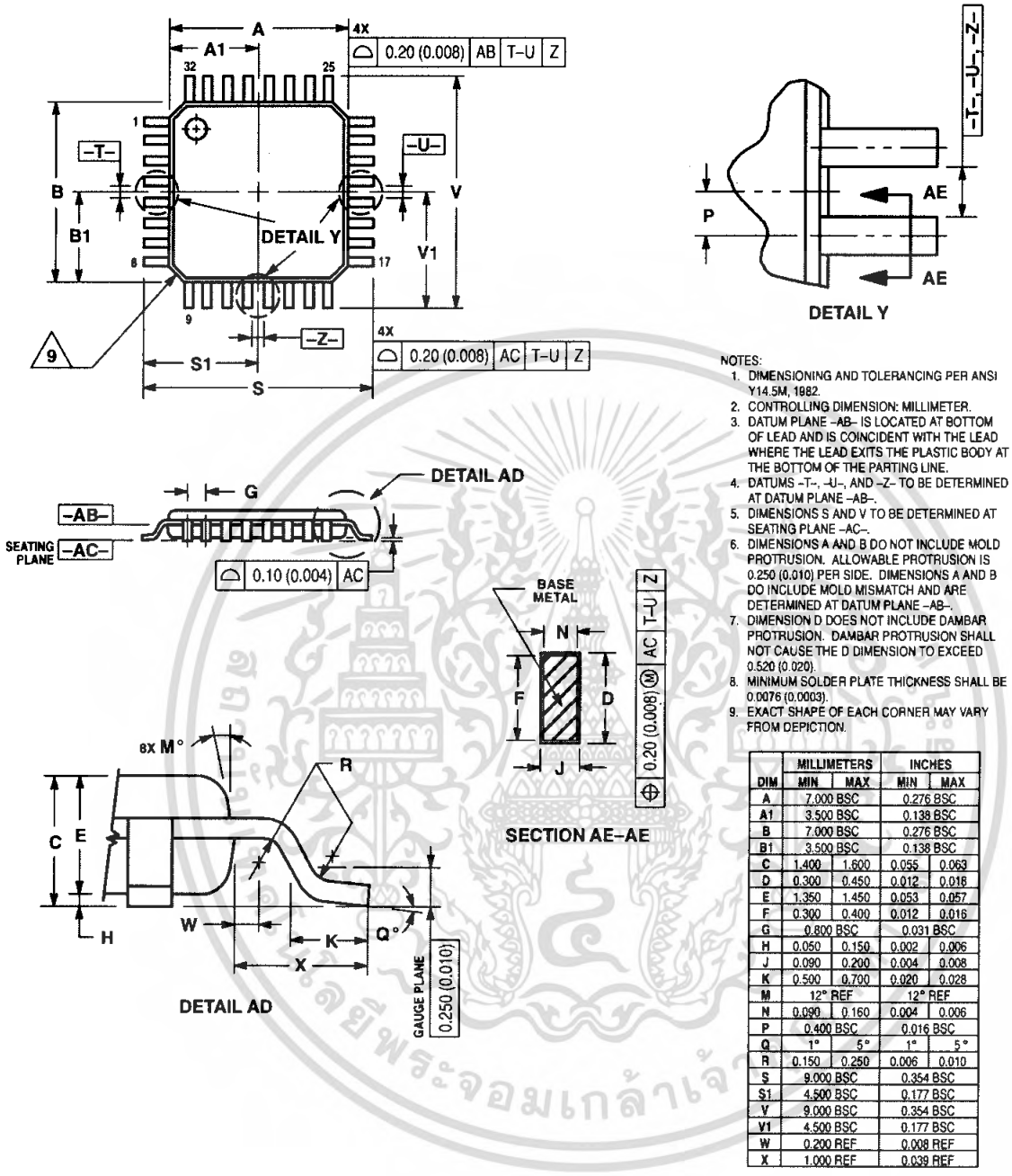


NOTES:
1. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.
2. CONTROLLING DIMENSION: MILLIMETER.
3. DIMENSION A AND B DO NOT INCLUDE MOLD PROTRUSION.
4. MAXIMUM MOLD PROTRUSION 0.15 (0.006) PER SIDE.
5. DIMENSION D DOES NOT INCLUDE DAMBAR PROTRUSION. ALLOWABLE DAMBAR PROTRUSION SHALL BE 0.13 (0.005) TOTAL IN EXCESS OF D DIMENSION AT MAXIMUM MATERIAL CONDITION.

DIM	MILLIMETERS		INCHES	
	MIN	MAX	MIN	MAX
A	17.80	18.05	0.701	0.711
B	7.40	7.60	0.292	0.299
C	2.35	2.65	0.093	0.104
D	0.35	0.49	0.014	0.019
F	0.41	0.90	0.016	0.035
G	1.27 BSC		0.050 BSC	
J	0.23	0.32	0.009	0.013
K	0.13	0.29	0.005	0.011
M	0°	8°	0°	8°
P	10.05	10.55	0.395	0.415
R	0.25	0.75	0.010	0.029

Figure 21. Plastic 28-Pin SOIC (Case 751F)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



NOTES:
1. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.
2. CONTROLLING DIMENSION: MILLIMETER.
3. DATUM PLANE -AB- IS LOCATED AT BOTTOM OF LEAD AND IS COINCIDENT WITH THE LEAD WHERE THE LEAD EXITS THE PLASTIC BODY AT THE BOTTOM OF THE PARTING LINE.
4. DATUMS -T-, -U-, AND -Z- TO BE DETERMINED AT DATUM PLANE -AB-.
5. DIMENSIONS S AND V TO BE DETERMINED AT SEATING PLANE -AC-.
6. DIMENSIONS A AND B DO NOT INCLUDE MOLD PROTRUSION. ALLOWABLE PROTRUSION IS 0.250 (0.010) PER SIDE. DIMENSIONS A AND B DO INCLUDE MOLD MISMATCH AND ARE DETERMINED AT DATUM PLANE -AB-.
7. DIMENSION D DOES NOT INCLUDE DAMBAR PROTRUSION. DAMBAR PROTRUSION SHALL NOT CAUSE THE D DIMENSION TO EXCEED 0.520 (0.020).
8. MINIMUM SOLDER PLATE THICKNESS SHALL BE 0.0076 (0.0003).
9. EXACT SHAPE OF EACH CORNER MAY VARY FROM DEPICTION.

	MILLIMETERS		INCHES	
DIM	MIN	MAX	MIN	MAX
A	7.000 BSC		0.276 BSC	
A1	3.500 BSC		0.138 BSC	
B	7.000 BSC		0.276 BSC	
B1	3.500 BSC		0.138 BSC	
C	1.400	1.600	0.055	0.063
D	0.300	0.450	0.012	0.018
E	1.350	1.450	0.053	0.057
F	0.300	0.400	0.012	0.016
G	0.800 BSC		0.031 BSC	
H	0.050	0.150	0.002	0.006
J	0.090	0.200	0.004	0.008
K	0.500	0.700	0.020	0.028
M	12° REF		12° REF	
N	0.090	0.160	0.004	0.006
P	0.400 BSC		0.016 BSC	
Q	1°	5°	1°	5°
R	0.150	0.250	0.006	0.010
S	9.000 BSC		0.354 BSC	
S1	4.500 BSC		0.177 BSC	
V	9.000 BSC		0.354 BSC	
V1	4.500 BSC		0.177 BSC	
W	0.200 REF		0.008 REF	
X	1.000 REF		0.039 REF	

Figure 22. Plastic 32-Pin QFP (Case 873A)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

How to Reach Us:

USA/Europe/Locations not listed:
Freescale Semiconductor Literature Distribution
P.O. Box 5405, Denver, Colorado 80217
1-800-521-6274 or 480-768-2130

Japan:
Freescale Semiconductor Japan Ltd.
SPS, Technical Information Center
3-20-1, Minami-Azabu
Minato-ku
Tokyo 106-8573, Japan
81-3-3440-3569

Asia/Pacific:
Freescale Semiconductor H.K. Ltd.
2 Dai King Street
Tai Po Industrial Estate
Tai Po, N.T. Hong Kong
852-26668334

Learn More:
For more information about Freescale Semiconductor products, please visit
http://www.freescale.com

Information in this document is provided solely to enable system and software implementers to use Freescale Semiconductor products. There are no express or implied copyright licenses granted hereunder to design or fabricate any integrated circuits or integrated circuits based on the information in this document.

Freescale Semiconductor reserves the right to make changes without further notice to any products herein. Freescale Semiconductor makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does Freescale Semiconductor assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation consequential or incidental damages. "Typical" parameters which may be provided in Freescale Semiconductor data sheets and/or specifications can and do vary in different applications and actual performance may vary over time. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. Freescale Semiconductor does not convey any license under its patent rights nor the rights of others. Freescale Semiconductor products are not designed, intended, or authorized for use as components in systems intended for surgical implant into the body, or other applications intended to support or sustain life, or for any other application in which the failure of the Freescale Semiconductor product could create a situation where personal injury or death may occur. Should Buyer purchase or use Freescale Semiconductor products for any such unintended or unauthorized application, Buyer shall indemnify and hold Freescale Semiconductor and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that Freescale Semiconductor was negligent regarding the design or manufacture of the part.

Freescale™ and the Freescale logo are trademarks of Freescale Semiconductor, Inc. All other product or service names are the property of their respective owners.
© Freescale Semiconductor, Inc. 2004.

MC3PHAC
Rev. 2, 7/2005

RoHS-compliant and/or Pb- free versions of Freescale products have the functionality and electrical characteristics of their non-RoHS-compliant and/or non-Pb- free counterparts. For further information, see http://www.freescale.com or contact your Freescale sales representative.

For information on Freescale.s Environmental Products program, go to http://www.freescale.com/epp.

freescale™
semiconductor

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

International
IOR Rectifier

Data Sheet No. PD60147 rev.U

IR2110(-1-2)(S)PbF/IR2113(-1-2)(S)PbF

HIGH AND LOW SIDE DRIVER

Features

- Floating channel designed for bootstrap operation
  Fully operational to +500V or +600V
  Tolerant to negative transient voltage
  dV/dt immune
- Gate drive supply range from 10 to 20V
- Undervoltage lockout for both channels
- 3.3V logic compatible
  Separate logic supply range from 3.3V to 20V
  Logic and power ground ±5V offset
- CMOS Schmitt-triggered inputs with pull-down
- Cycle by cycle edge-triggered shutdown logic
- Matched propagation delay for both channels
- Outputs in phase with inputs

Product Summary

V_{OFFSET}	(IR2110)	500V max.
	(IR2113)	600V max.
I_O+/-		2A / 2A
V_{OUT}		10 - 20V
$t_{on/off}$ (typ.)		120 & 94 ns
Delay Matching	(IR2110)	10 ns max.
	(IR2113)	20ns max.

Packages

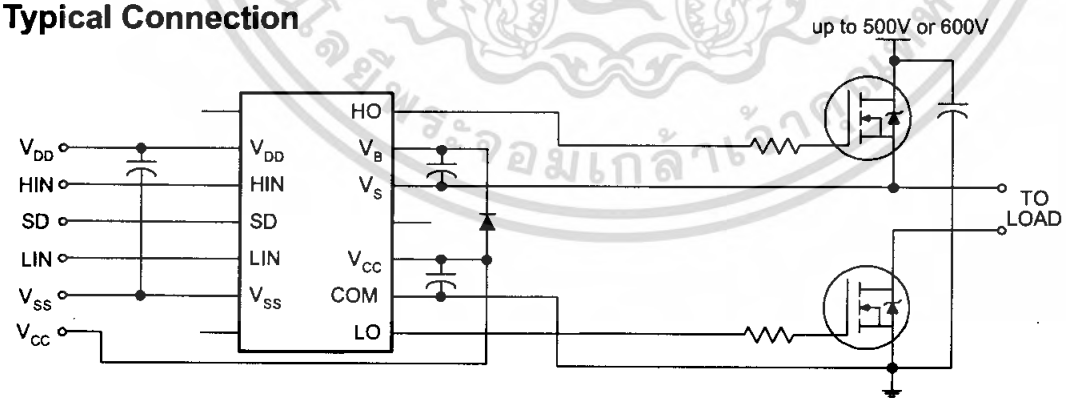
14-Lead PDIP
IR2110/IR2113

16-Lead SOIC
IR2110S/IR2113S

Description

The IR2110/IR2113 are high voltage, high speed power MOSFET and IGBT drivers with independent high and low side referenced output channels. Proprietary HVIC and latch immune CMOS technologies enable ruggedized monolithic construction. Logic inputs are compatible with standard CMOS or LSTTL output, down to 3.3V logic. The output drivers feature a high pulse current buffer stage designed for minimum driver cross-conduction. Propagation delays are matched to simplify use in high frequency applications. The floating channel can be used to drive an N-channel power MOSFET or IGBT in the high side configuration which operates up to 500 or 600 volts.

Typical Connection



(Refer to Lead Assignments for correct pin configuration). This/These diagram(s) show electrical connections only. Please refer to our Application Notes and DesignTips for proper circuit board layout.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings

Absolute maximum ratings indicate sustained limits beyond which damage to the device may occur. All voltage parameters are absolute voltages referenced to COM. The thermal resistance and power dissipation ratings are measured under board mounted and still air conditions. Additional information is shown in Figures 28 through 35.

Symbol	Definition		Min.	Max.	Units
V_B	High side floating supply voltage	(IR2110)	-0.3	525	V
		(IR2113)	-0.3	625	
V_S	High side floating supply offset voltage		V_B - 25	V_B + 0.3	
V_{HO}	High side floating output voltage		V_S - 0.3	V_B + 0.3	
V_{CC}	Low side fixed supply voltage		-0.3	25	
V_{LO}	Low side output voltage		-0.3	V_{CC} + 0.3	
V_{DD}	Logic supply voltage		-0.3	V_{SS} + 25	
V_{SS}	Logic supply offset voltage		V_{CC} - 25	V_{CC} + 0.3	
V_{IN}	Logic input voltage (HIN, LIN & SD)		V_{SS} - 0.3	V_{DD} + 0.3	
dV_S/dt	Allowable offset supply voltage transient (figure 2)		—	50	V/ns
P_D	Package power dissipation @ $T_A \leq +25°C$	(14 lead DIP)	—	1.6	W
		(16 lead SOIC)	—	1.25	
R_{THJA}	Thermal resistance, junction to ambient	(14 lead DIP)	—	75	°C/W
		(16 lead SOIC)	—	100	
T_J	Junction temperature		—	150	°C
T_S	Storage temperature		-55	150	
T_L	Lead temperature (soldering, 10 seconds)		—	300	

Recommended Operating Conditions

The input/output logic timing diagram is shown in figure 1. For proper operation the device should be used within the recommended conditions. The V_S and V_{SS} offset ratings are tested with all supplies biased at 15V differential. Typical ratings at other bias conditions are shown in figures 36 and 37.

Symbol	Definition		Min.	Max.	Units
V_B	High side floating supply absolute voltage		V_S + 10	V_S + 20	V
V_S	High side floating supply offset voltage	(IR2110)	Note 1	500	
		(IR2113)	Note 1	600	
V_{HO}	High side floating output voltage		V_S	V_B	
V_{CC}	Low side fixed supply voltage		10	20	
V_{LO}	Low side output voltage		0	Vcc	
V_{DD}	Logic supply voltage		V_{SS} + 3	V_{SS} + 20	
V_{SS}	Logic supply offset voltage		-5 (Note 2)	5	
V_{IN}	Logic input voltage (HIN, LIN & SD)		V_{SS}	V_{DD}	
T_A	Ambient temperature		-40	125	°C

Note 1: Logic operational for V_S of -4 to +500V. Logic state held for V_S of -4V to $-V_{BS}$. (Please refer to the Design Tip DT97-3 for more details).
Note 2: When $V_{DD} < 5V$, the minimum V_{SS} offset is limited to $-V_{DD}$.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Dynamic Electrical Characteristics

V_{BIAS} (V_{CC}, V_{BS}, V_{DD}) = 15V, C_L = 1000 pF, T_A = 25°C and V_{SS} = COM unless otherwise specified. The dynamic electrical characteristics are measured using the test circuit shown in Figure 3.

Symbol	Definition	Figure	Min.	Typ.	Max.	Units	Test Conditions
t_{on}	Turn-on propagation delay	7	—	120	150	ns	V_S = 0V
t_{off}	Turn-off propagation delay	8	—	94	125		V_S = 500V/600V
t_{sd}	Shutdown propagation delay	9	—	110	140		V_S = 500V/600V
t_r	Turn-on rise time	10	—	25	35		
t_f	Turn-off fall time	11	—	17	25		
MT	Delay matching, HS & LS turn-on/off (IR2110)	—	—	—	10		
	Delay matching, HS & LS turn-on/off (IR2113)	—	—	—	20		

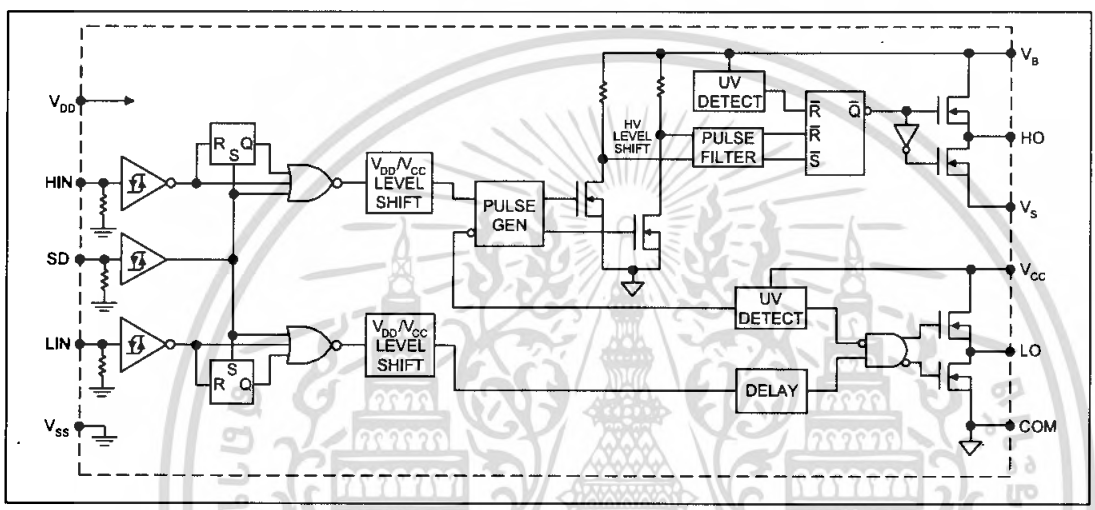
Static Electrical Characteristics

V_{BIAS} (V_{CC}, V_{BS}, V_{DD}) = 15V, T_A = 25°C and V_{SS} = COM unless otherwise specified. The V_{IN}, V_{TH} and I_{IN} parameters are referenced to V_{SS} and are applicable to all three logic input leads: HIN, LIN and SD. The V_O and I_O parameters are referenced to COM and are applicable to the respective output leads: HO or LO.

Symbol	Definition	Figure	Min.	Typ.	Max.	Units	Test Conditions
V_{IH}	Logic "1" input voltage	12	9.5	—	—	V	
V_{IL}	Logic "0" input voltage	13	—	—	6.0		
V_{OH}	High level output voltage, V_{BIAS} - V_O	14	—	—	1.2		I_O = 0A
V_{OL}	Low level output voltage, V_O	15	—	—	0.1		I_O = 0A
I_{LK}	Offset supply leakage current	16	—	—	50	µA	V_B=V_S = 500V/600V
I_{QBS}	Quiescent V_{BS} supply current	17	—	125	230		V_{IN} = 0V or V_{DD}
I_{QCC}	Quiescent V_{CC} supply current	18	—	180	340		V_{IN} = 0V or V_{DD}
I_{QDD}	Quiescent V_{DD} supply current	19	—	15	30		V_{IN} = 0V or V_{DD}
I_{IN+}	Logic "1" input bias current	20	—	20	40		V_{IN} = V_{DD}
I_{IN-}	Logic "0" input bias current	21	—	—	1.0		V_{IN} = 0V
V_{BSUV+}	V_{BS} supply undervoltage positive going threshold	22	7.5	8.6	9.7	V	
V_{BSUV-}	V_{BS} supply undervoltage negative going threshold	23	7.0	8.2	9.4		
V_{CCUV+}	V_{CC} supply undervoltage positive going threshold	24	7.4	8.5	9.6		
V_{CCUV-}	V_{CC} supply undervoltage negative going threshold	25	7.0	8.2	9.4		
I_{O+}	Output high short circuit pulsed current	26	2.0	2.5	—	A	V_O = 0V, V_{IN} = V_{DD} PW ≤ 10 µs
I_{O-}	Output low short circuit pulsed current	27	2.0	2.5	—		V_O = 15V, V_{IN} = 0V PW ≤ 10 µs

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Functional Block Diagram

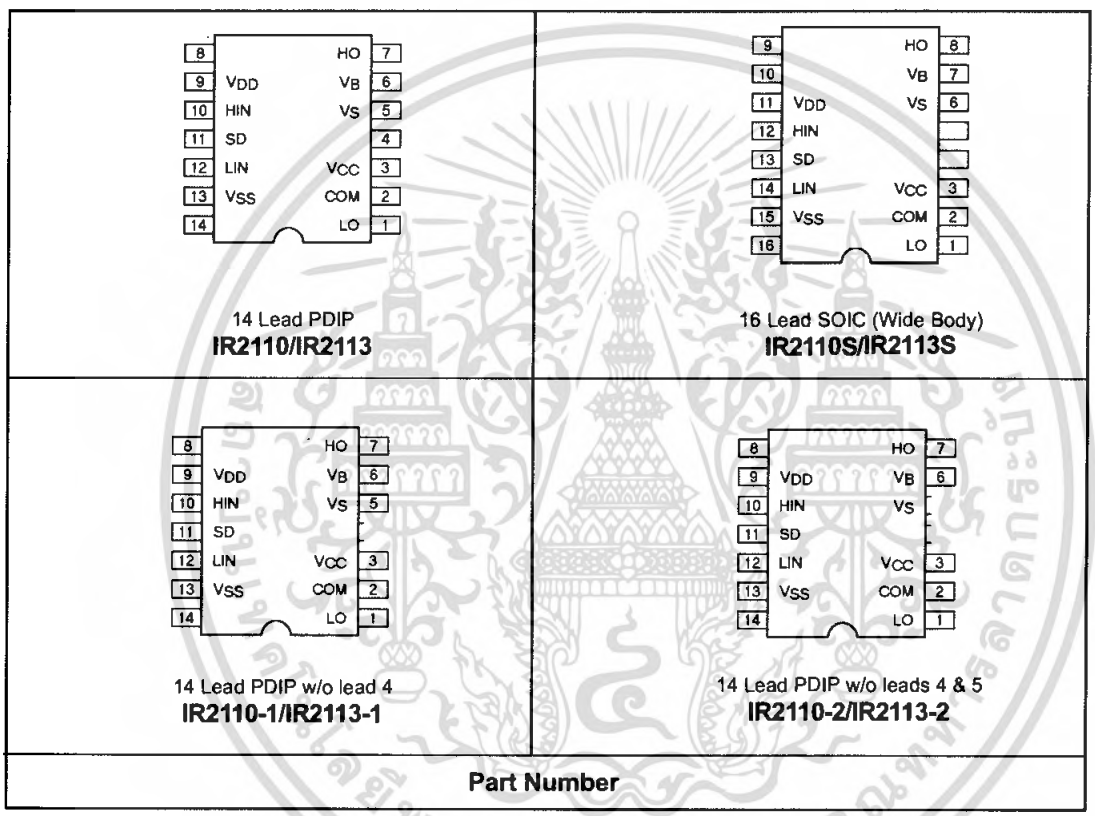


Lead Definitions

Symbol	Description
V_{DD}	Logic supply
HIN	Logic input for high side gate driver output (HO), in phase
SD	Logic input for shutdown
LIN	Logic input for low side gate driver output (LO), in phase
V_{SS}	Logic ground
V_B	High side floating supply
HO	High side gate drive output
V_S	High side floating supply return
V_{CC}	Low side supply
LO	Low side gate drive output
COM	Low side return

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Lead Assignments



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

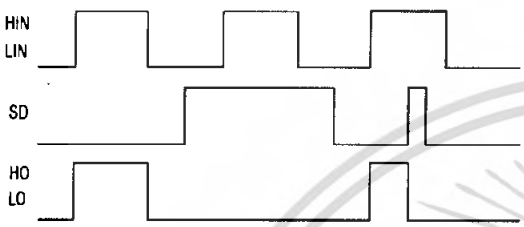


Figure 1. Input/Output Timing Diagram

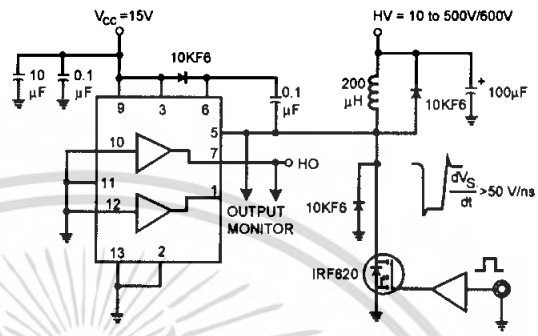


Figure 2. Floating Supply Voltage Transient Test Circuit

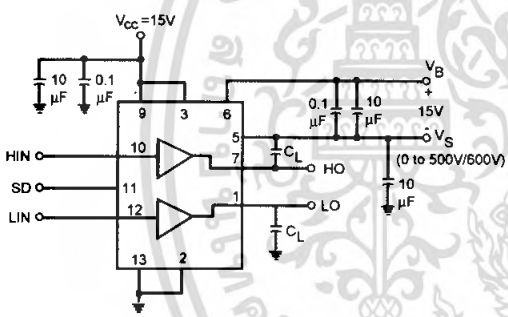


Figure 3. Switching Time Test Circuit

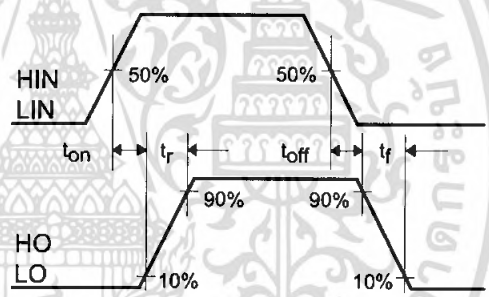


Figure 4. Switching Time Waveform Definition

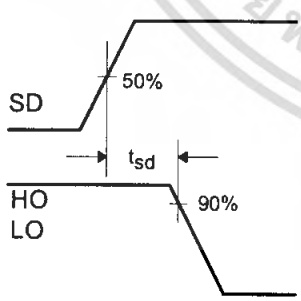


Figure 5. Shutdown Waveform Definitions

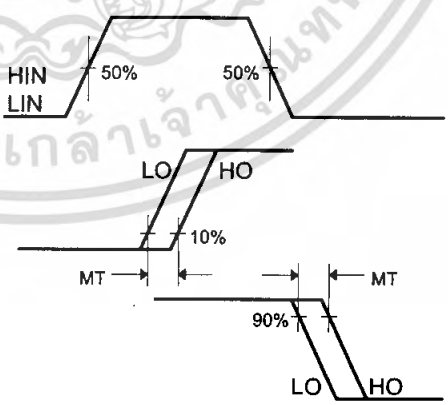


Figure 6. Delay Matching Waveform Definitions

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

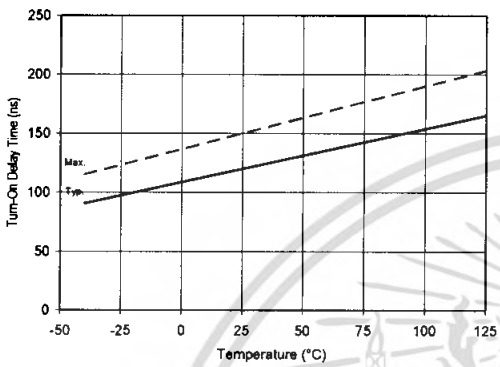


Figure 7A. Turn-On Time vs. Temperature

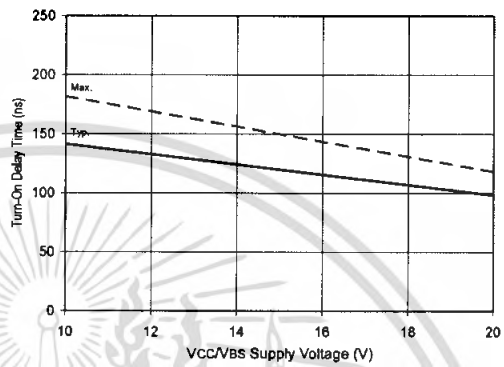


Figure 7B. Turn-On Time vs. VCC/VBS Supply Voltage

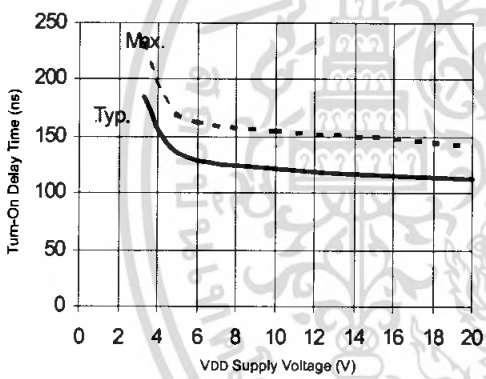


Figure 7C. Turn-On Time vs. VDD Supply Voltage

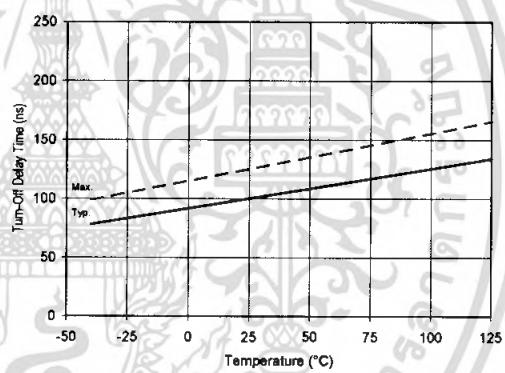


Figure 8A. Turn-Off Time vs. Temperature

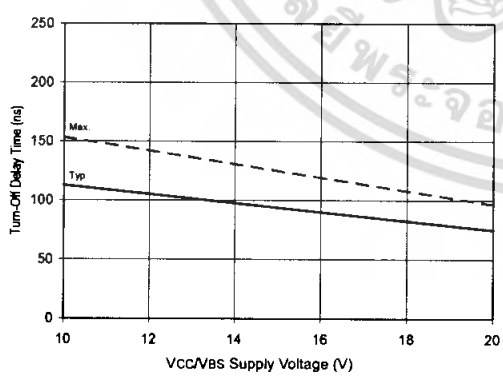


Figure 8B. Turn-Off Time vs. VCC/VBS Supply Voltage

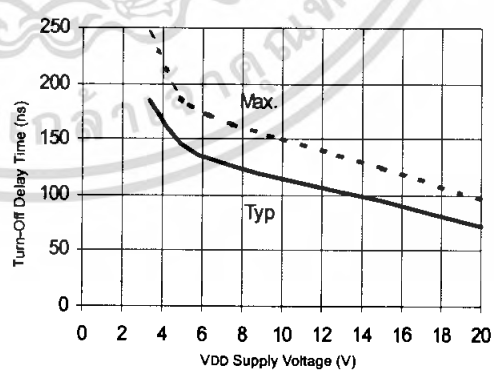


Figure 8C. Turn-Off Time vs. VDD Supply Voltage

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

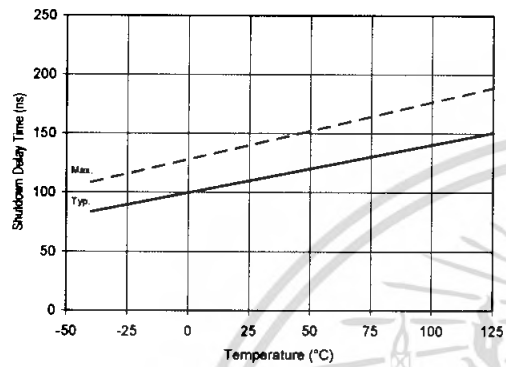


Figure 9A. Shutdown Time vs. Temperature

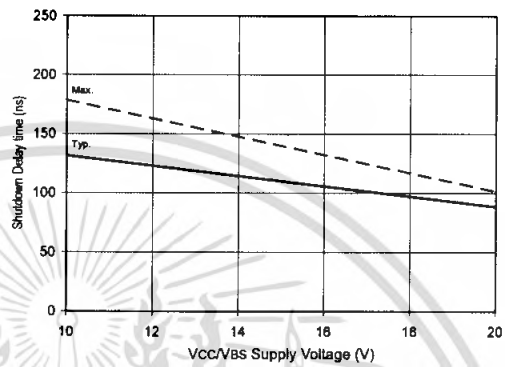


Figure 9B. Shutdown Time vs. VCC/VBS Supply Voltage

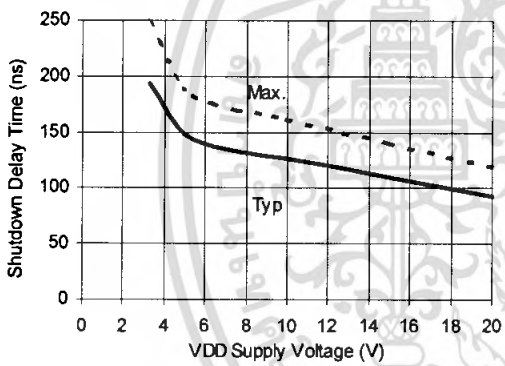


Figure 9C. Shutdown Time vs. VDD Supply Voltage

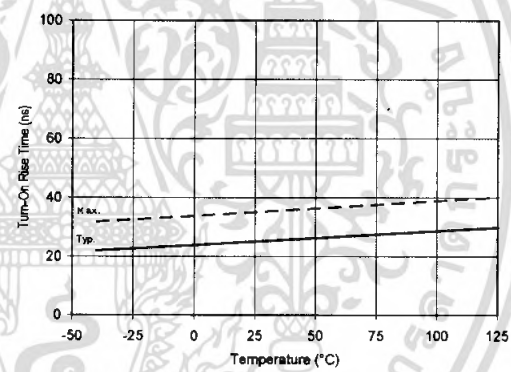


Figure 10A. Turn-On Rise Time vs. Temperature

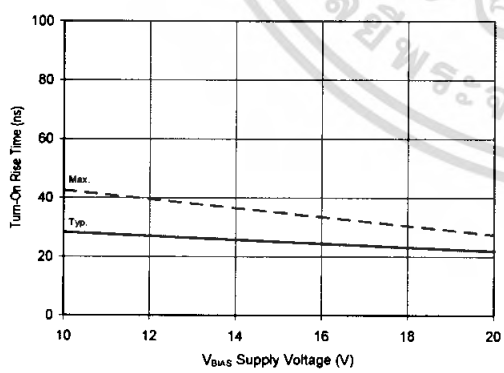


Figure 10B. Turn-On Rise Time vs. Voltage

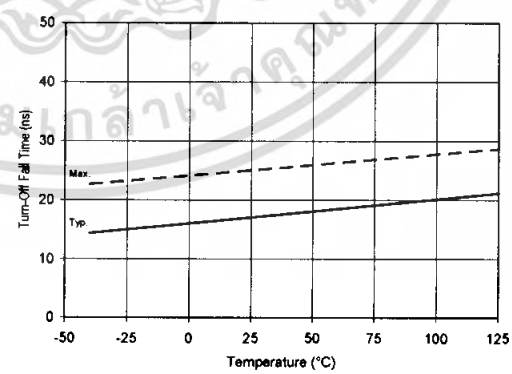


Figure 11A. Turn-Off Fall Time vs. Temperature

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

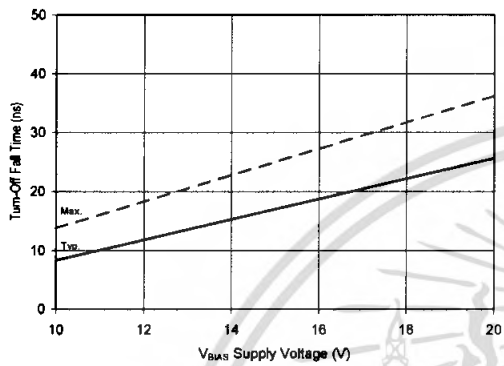


Figure 11B. Turn-Off Fall Time vs. Voltage

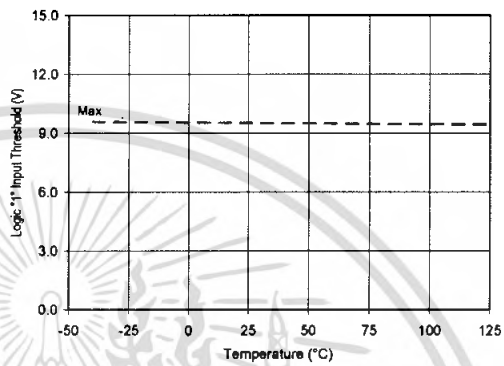


Figure 12A. Logic "1" Input Threshold vs. Temperature

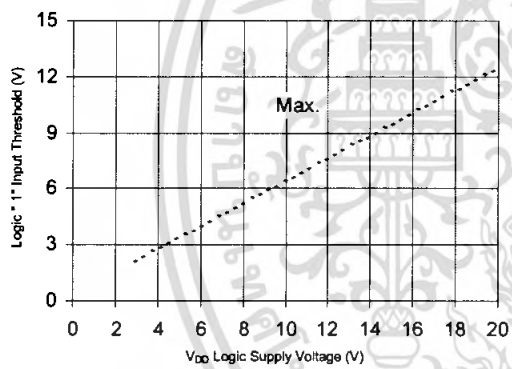


Figure 12B. Logic "1" Input Threshold vs. Voltage

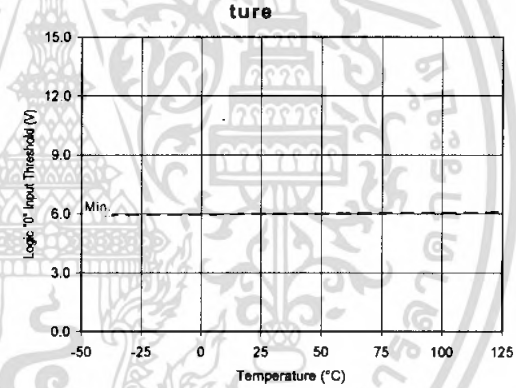


Figure 13A. Logic "0" Input Threshold vs. Temperature

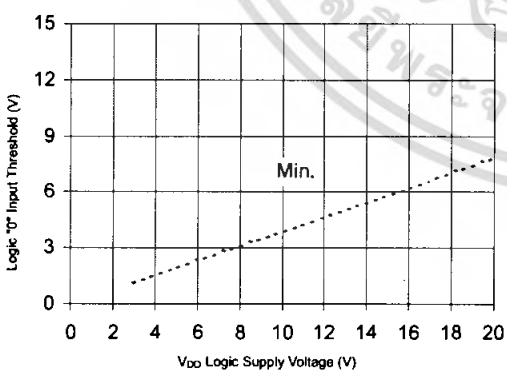


Figure 13B. Logic "0" Input Threshold vs. Voltage

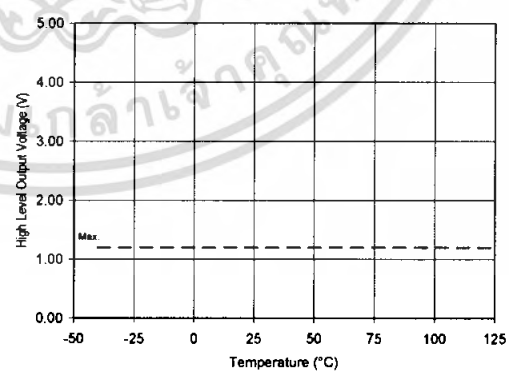


Figure 14A. High Level Output vs. Temperature

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

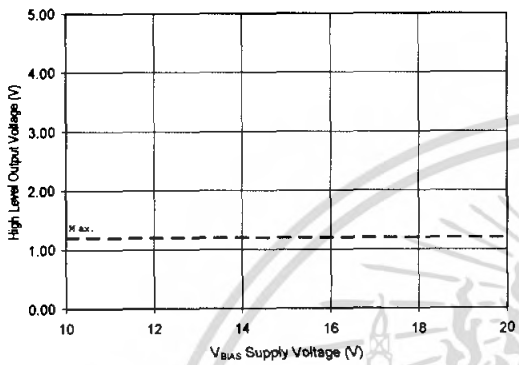


Figure 14B. High Level Output vs. Voltage

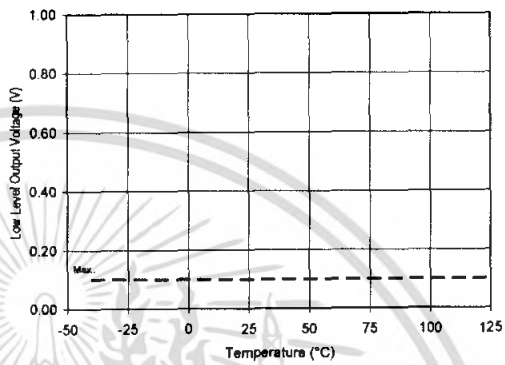


Figure 15A. Low Level Output vs. Temperature

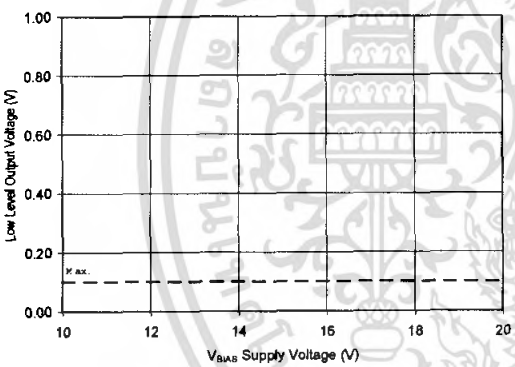


Figure 15B. Low Level Output vs. Voltage

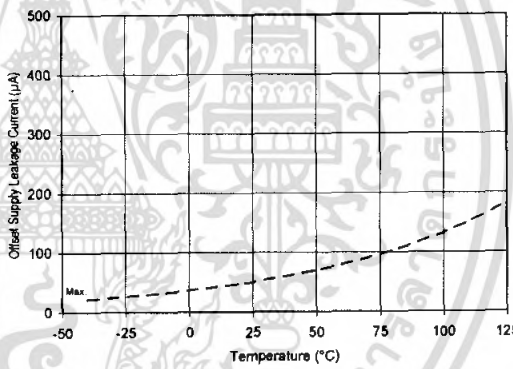


Figure 16A. Offset Supply Current vs. Temperature

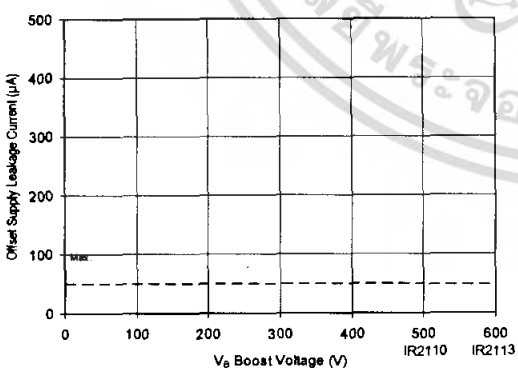


Figure 16B. Offset Supply Current vs. Voltage

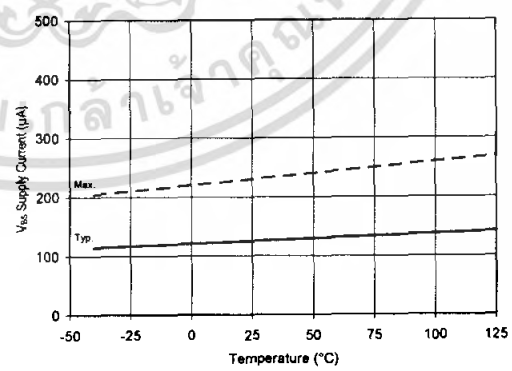


Figure 17A. V_{BS} Supply Current vs. Temperature

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

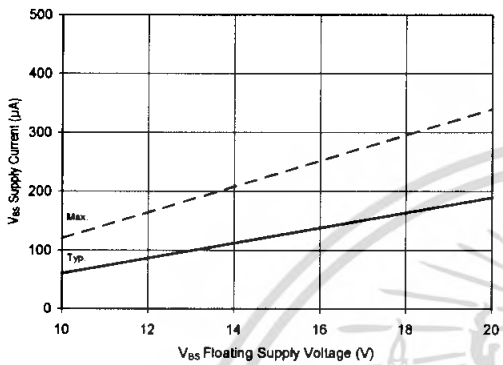


Figure 17B. V_{BS} Supply Current vs. Voltage

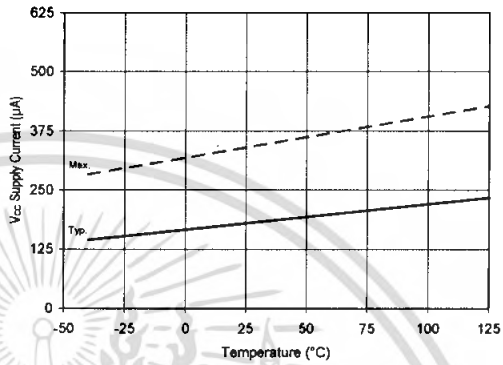


Figure 18A. V_{CC} Supply Current vs. Temperature

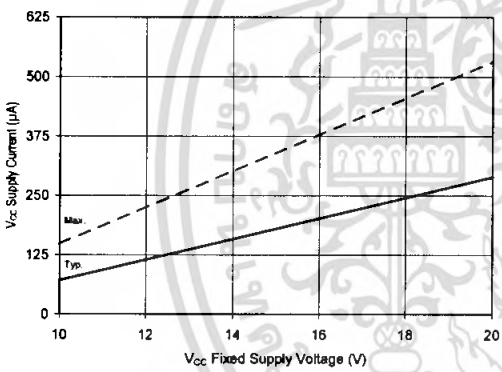


Figure 18B. V_{CC} Supply Current vs. Voltage

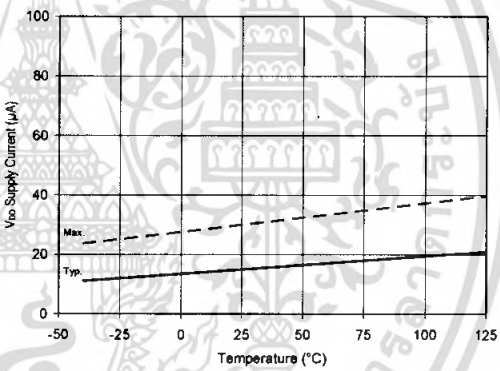


Figure 19A. V_{DD} Supply Current vs. Temperature

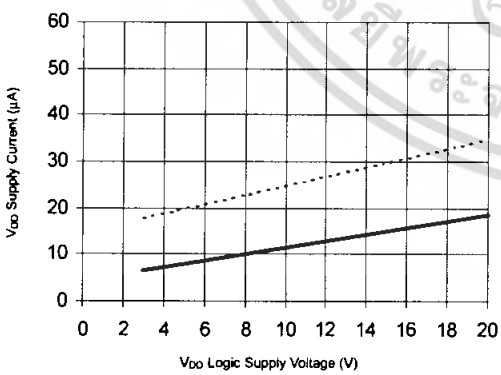


Figure 19B. V_{DD} Supply Current vs. V_{DD} Voltage

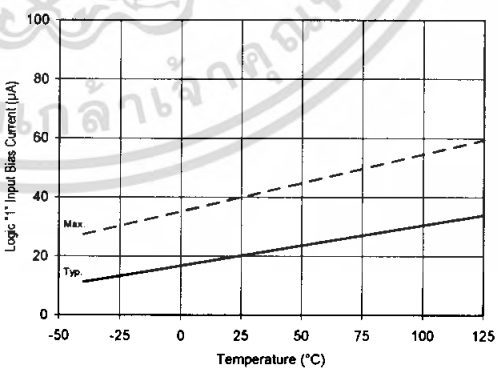


Figure 20A. Logic "1" Input Current vs. Temperature

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

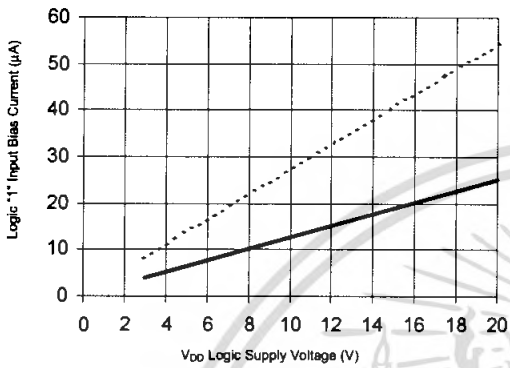


Figure 20B. Logic "1" Input Current vs. V_{DD} Voltage

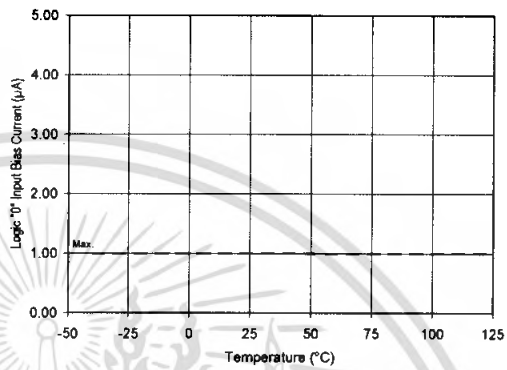


Figure 21A. Logic "0" Input Current vs. Temperature

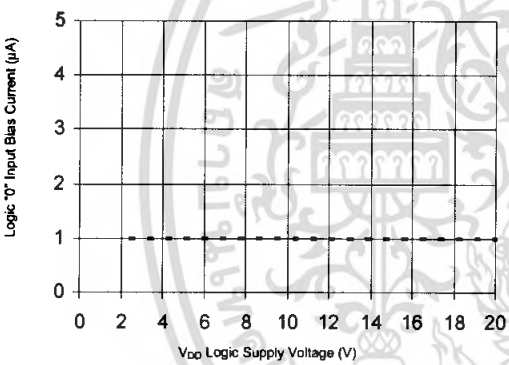


Figure 21B. Logic "0" Input Current vs. V_{DD} Voltage

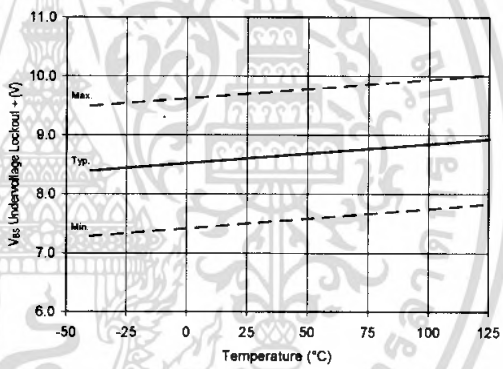


Figure 22. V_{BS} Undervoltage (+) vs. Temperature

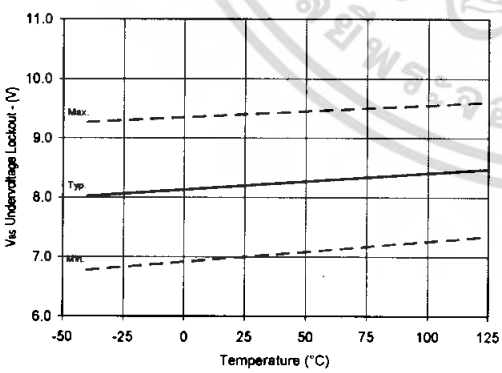


Figure 23. V_{BS} Undervoltage (-) vs. Temperature

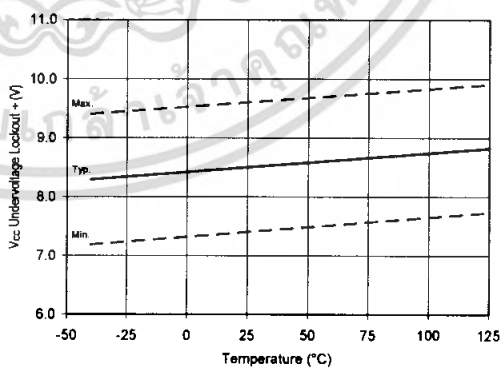


Figure 24. V_{CC} Undervoltage (+) vs. Temperature

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

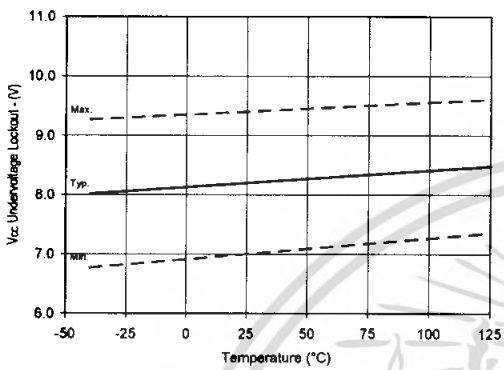


Figure 25. V_{CC} Undervoltage (-) vs. Temperature

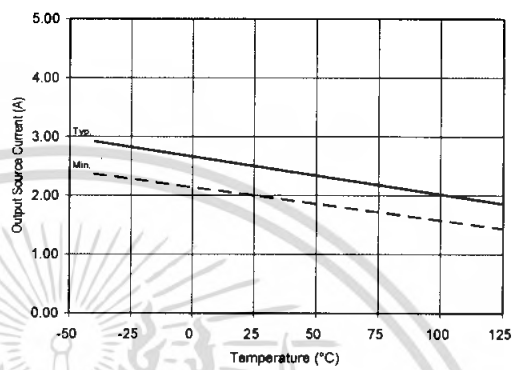


Figure 26A. Output Source Current vs. Temperature

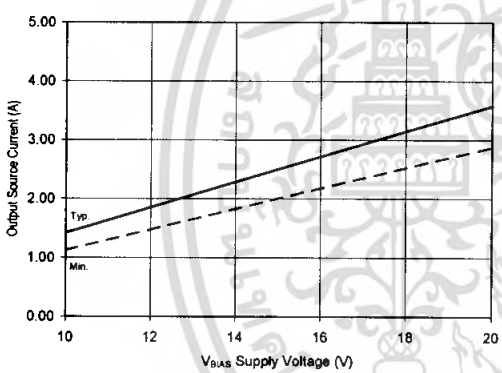


Figure 26B. Output Source Current vs. Voltage

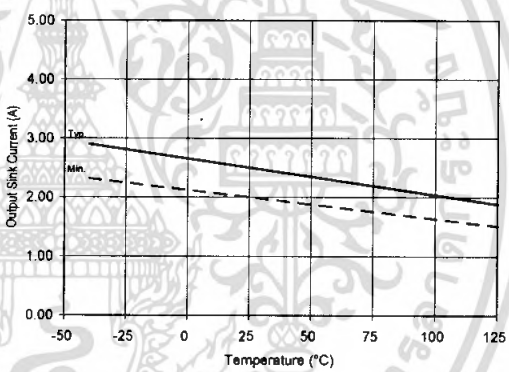


Figure 27A. Output Sink Current vs. Temperature

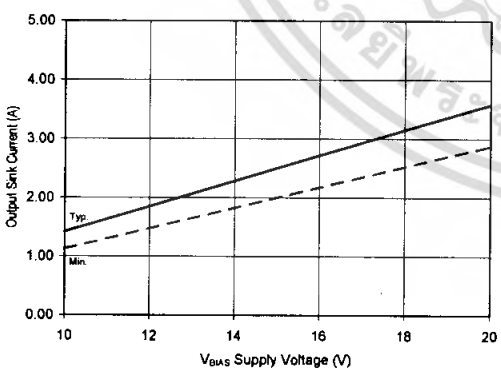


Figure 27B. Output Sink Current vs. Voltage

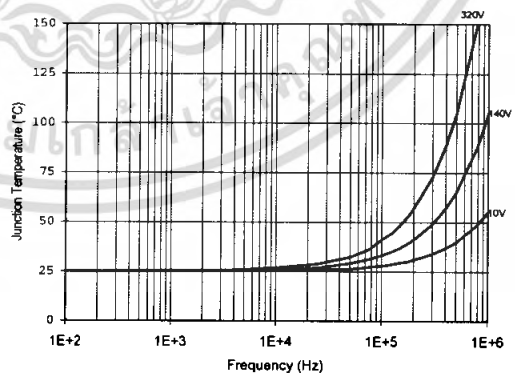


Figure 28. IR2110/IR2113 T_J vs. Frequency
(IRFBC20) R_{GATE} = 33Ω, V_{CC} = 15V

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

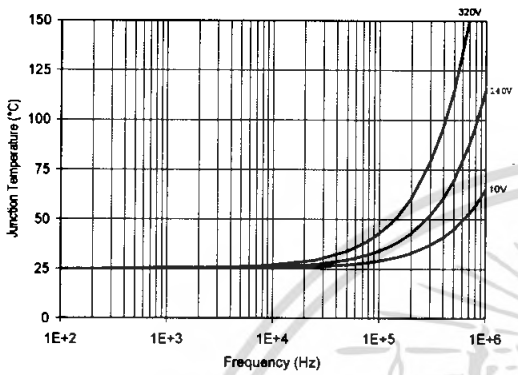


Figure 29. IR2110/IT2113 T_J vs. Frequency (IRFBC30) R_{GATE} = 22Ω, V_{CC} = 15V

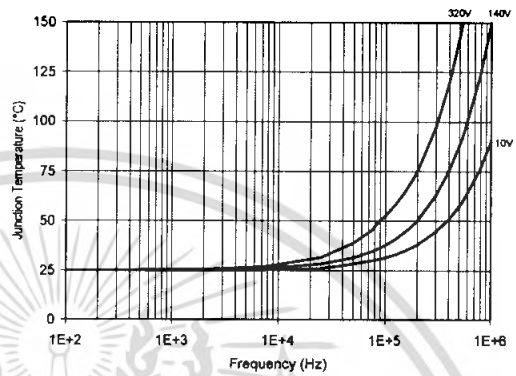


Figure 30. IR2110/IR2113 T_J vs. Frequency (IRFBC40) R_{GATE} = 15Ω, V_{CC} = 15V

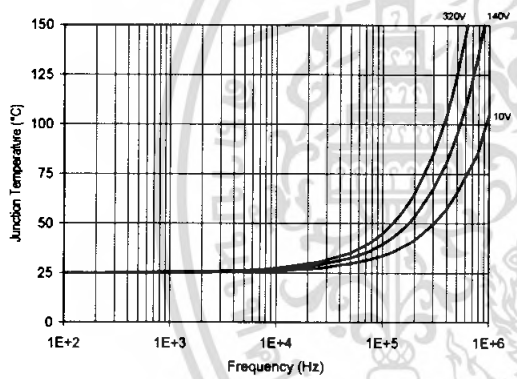


Figure 31. IR2110/IR2113 T_J vs. Frequency (IRFPE50) R_{GATE} = 10Ω, V_{CC} = 15V

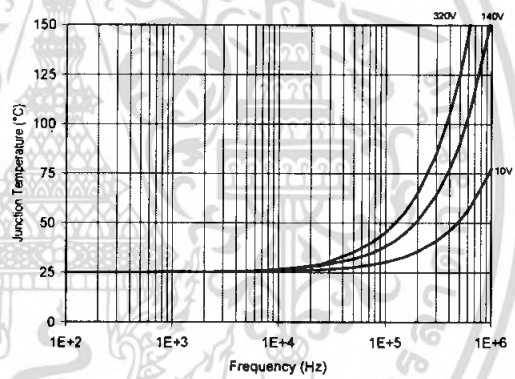


Figure 32. IR2110S/IR2113S T_J vs. Frequency (IRFBC20) R_{GATE} = 33Ω, V_{CC} = 15V

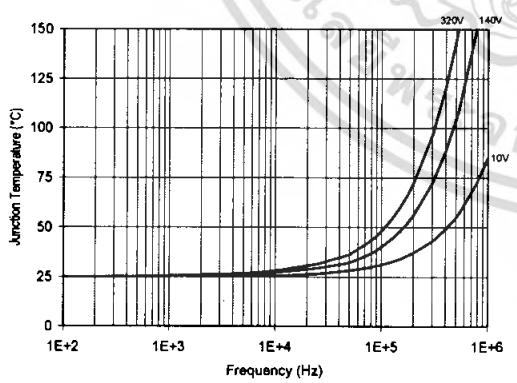


Figure 33. IR2110S/IR2113S T_J vs. Frequency (IRFBC30) R_{GATE} = 22Ω, V_{CC} = 15V

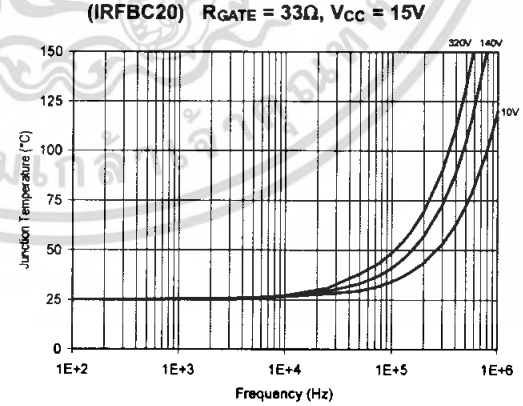


Figure 34. IR2110S/IR2113S T_J vs. Frequency (IRFBC40) R_{GATE} = 15Ω, V_{CC} = 15V

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

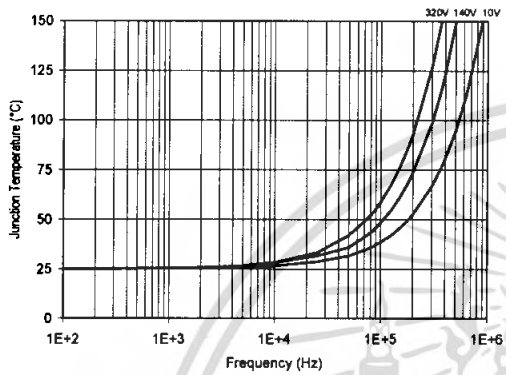


Figure 35. IR2110S/IR2113S T_J vs. Frequency (IRFPE50) R_{GATE} = 10Ω, V_{CC} = 15V

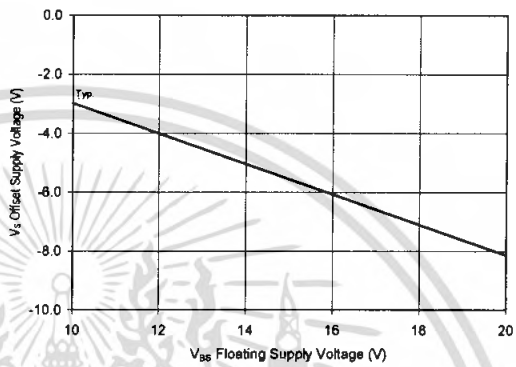


Figure 36. Maximum Vs Negative Offset vs. V_{BS} Supply Voltage

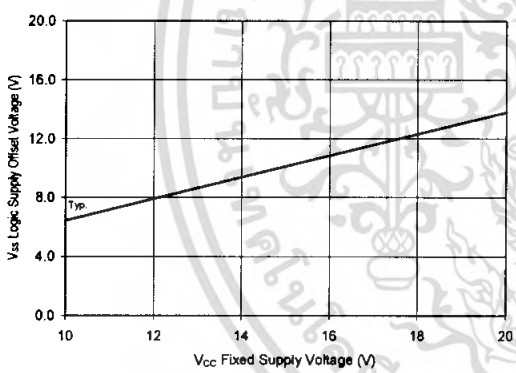
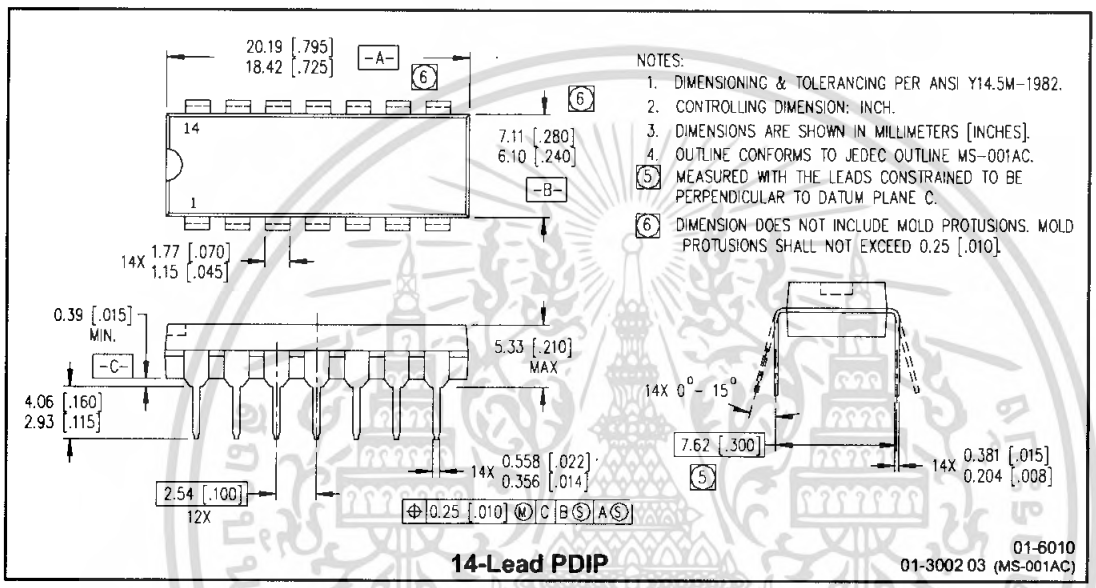


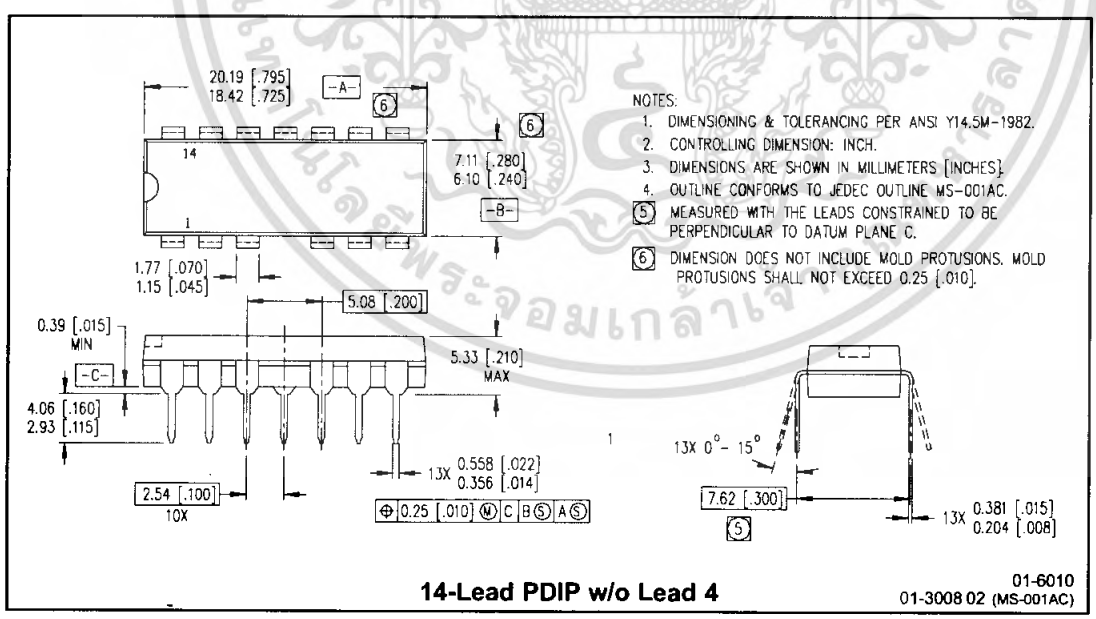
Figure 37. Maximum V_{SS} Positive Offset vs. V_{CC} Supply Voltage

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Case Outlines

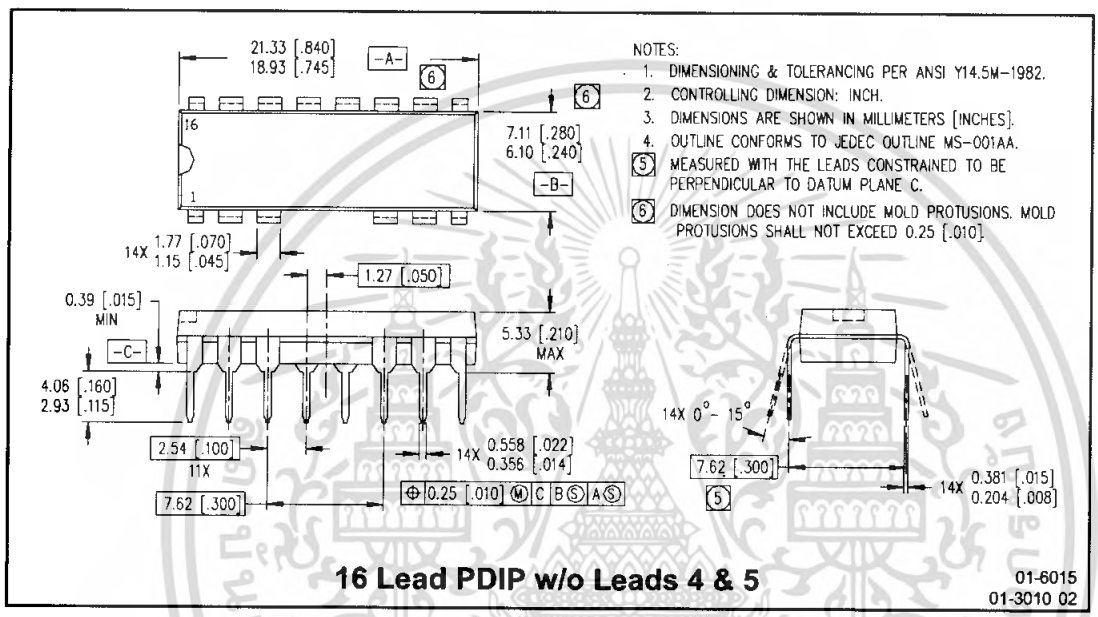


14-Lead PDIP 01-6010 01-3002 03 (MS-001AC)



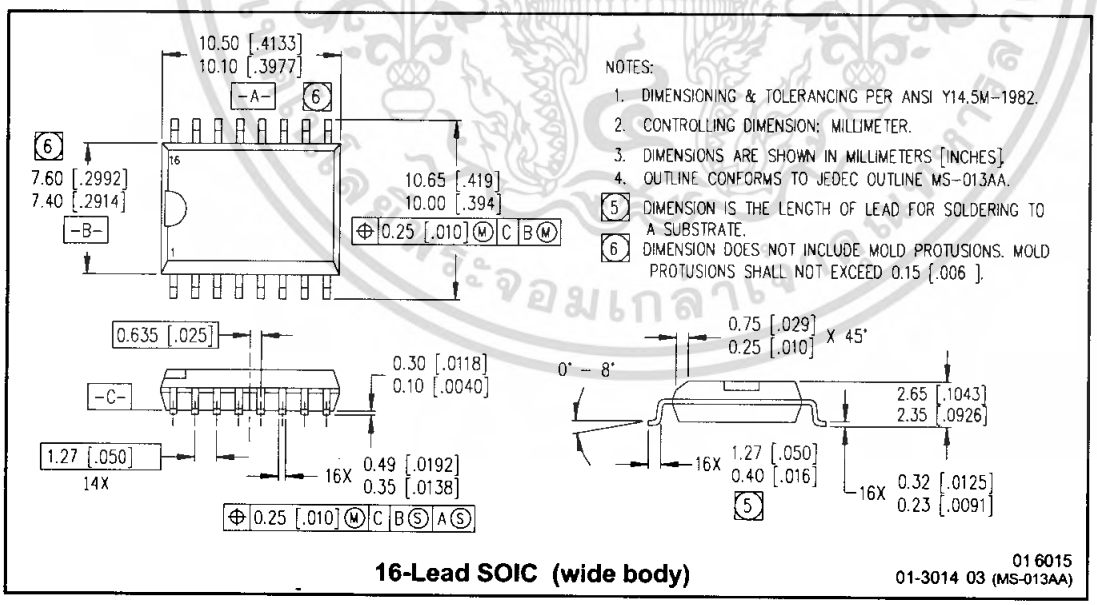
14-Lead PDIP w/o Lead 4 01-6010 01-3008 02 (MS-001AC)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



16 Lead PDIP w/o Leads 4 & 5

01-6015
01-3010 02

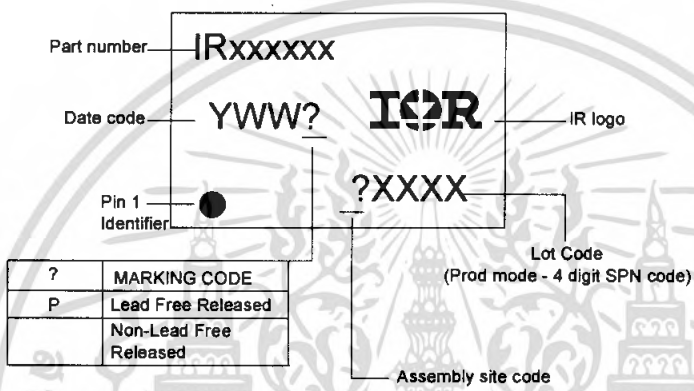


16-Lead SOIC (wide body)

01 6015
01-3014 03 (MS-013AA)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LEADFREE PART MARKING INFORMATION



?	MARKING CODE
P	Lead Free Released
	Non-Lead Free Released

ORDER INFORMATION

Part only available Lead Free

14-Lead PDIP IR2110 order IR2110PbF
14-Lead PDIP IR2110-1 order IR2110-1PbF
14-Lead PDIP IR2110-2 order IR2110-2PbF
14-Lead PDIP IR2113 order IR2113PbF
14-Lead PDIP IR2113-1 order IR2113-1PbF
14-Lead PDIP IR2113-2 order IR2113-2PbF
16-Lead SOIC IR2110S order IR2110SPbF
16-Lead SOIC IR2113S order IR2113SPbF

IR WORLD HEADQUARTERS: 233 Kansas St., El Segundo, California 90245 Tel: (310) 252-7105

This product has been qualified per industrial level

Data and specifications subject to change without notice 3/23/2005

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TL494, NCV494

SWITCHMODE™ Pulse Width Modulation Control Circuit

The TL494 is a fixed frequency, pulse width modulation control circuit designed primarily for SWITCHMODE power supply control.

Features

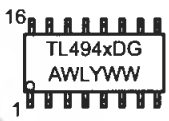
- Complete Pulse Width Modulation Control Circuitry
- On−Chip Oscillator with Master or Slave Operation
- On−Chip Error Amplifiers
- On−Chip 5.0 V Reference
- Adjustable Deadtime Control
- Uncommitted Output Transistors Rated to 500 mA Source or Sink
- Output Control for Push−Pull or Single−Ended Operation
- Undervoltage Lockout
- NCV Prefix for Automotive and Other Applications Requiring Site and Control Changes
- Pb−Free Packages are Available*

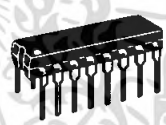
ON Semiconductor®

http://onsemi.com

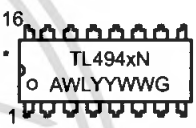
MARKING DIAGRAMS

SOIC−16
D SUFFIX
CASE 751B





PDIP−16
N SUFFIX
CASE 648



x = B, C or I
A = Assembly Location
WL = Wafer Lot
YY, Y = Year
WW, W = Work Week
G = Pb−Free Package

*This marking diagram also applies to NCV494.

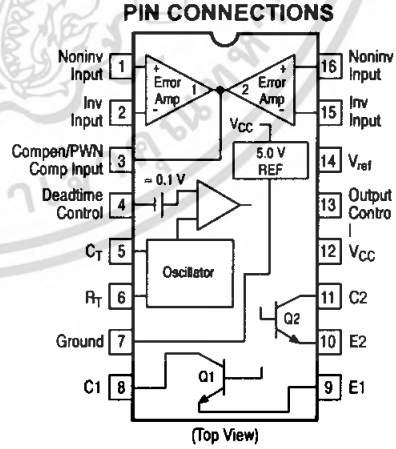
MAXIMUM RATINGS (Full operating ambient temperature range applies, unless otherwise noted.)

Rating	Symbol	Value	Unit
Power Supply Voltage	V_{CC}	42	V
Collector Output Voltage	V_{C1}, V_{C2}	42	V
Collector Output Current (Each transistor) (Note 1)	I_{C1}, I_{C2}	500	mA
Amplifier Input Voltage Range	V_{IR}	−0.3 to +42	V
Power Dissipation @ $T_A \le 45°C$	P_D	1000	mW
Thermal Resistance, Junction−to−Ambient	$R_{\theta JA}$	80	°C/W
Operating Junction Temperature	T_J	125	°C
Storage Temperature Range	T_{stg}	−55 to +125	°C
Operating Ambient Temperature Range TL494B TL494C TL494I NCV494B	T_A	 −40 to +125 0 to +70 −40 to +85 −40 to +125	°C
Derating Ambient Temperature	T_A	45	°C

Maximum ratings are those values beyond which device damage can occur. Maximum ratings applied to the device are individual stress limit values (not normal operating conditions) and are not valid simultaneously. If these limits are exceeded, device functional operation is not implied, damage may occur and reliability may be affected.

1. Maximum thermal limits must be observed.

PIN CONNECTIONS



(Top View)

ORDERING INFORMATION

See detailed ordering and shipping information in the package dimensions section on page 4 of this data sheet.

*For additional information on our Pb−Free strategy and soldering details, please download the ON Semiconductor Soldering and Mounting Techniques Reference Manual, SOLDERRM/D.

© Semiconductor Components Industries, LLC, 2005

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

RECOMMENDED OPERATING CONDITIONS

Characteristics	Symbol	Min	Typ	Max	Unit
Power Supply Voltage	V_{CC}	7.0	15	40	V
Collector Output Voltage	V_{C1}, V_{C2}	–	30	40	V
Collector Output Current (Each transistor)	I_{C1}, I_{C2}	–	–	200	mA
Amplified Input Voltage	V_{in}	−0.3	–	V_{CC} − 2.0	V
Current Into Feedback Terminal	I_{fb}	–	–	0.3	mA
Reference Output Current	I_{ref}	–	–	10	mA
Timing Resistor	R_T	1.8	30	500	kΩ
Timing Capacitor	C_T	0.0047	0.001	10	μF
Oscillator Frequency	f_{osc}	1.0	40	200	kHz

ELECTRICAL CHARACTERISTICS (V_{CC} = 15 V, C_T = 0.01 μF, R_T = 12 kΩ, unless otherwise noted.)

For typical values T_A = 25°C, for min/max values T_A is the operating ambient temperature range that applies, unless otherwise noted.

Characteristics	Symbol	Min	Typ	Max	Unit
REFERENCE SECTION					
Reference Voltage (I_O = 1.0 mA)	V_{ref}	4.75	5.0	5.25	V
Line Regulation (V_{CC} = 7.0 V to 40 V)	Reg_{line}	–	2.0	25	mV
Load Regulation (I_O = 1.0 mA to 10 mA)	Reg_{load}	–	3.0	15	mV
Short Circuit Output Current (V_{ref} = 0 V)	I_{SC}	15	35	75	mA
OUTPUT SECTION					
Collector Off−State Current (V_{CC} = 40 V, V_{CE} = 40 V)	$I_{C(off)}$	–	2.0	100	μA
Emitter Off−State Current V_{CC} = 40 V, V_C = 40 V, V_E = 0 V)	$I_{E(off)}$	–	–	−100	μA
Collector−Emitter Saturation Voltage (Note 2)					V
Common−Emitter (V_E = 0 V, I_C = 200 mA)	$V_{sat(C)}$	–	1.1	1.3	
Emitter−Follower (V_C = 15 V, I_E = −200 mA)	$V_{sat(E)}$	–	1.5	2.5	
Output Control Pin Current					
Low State (V_{OC} ≤ 0.4 V)	I_{OCL}	–	10	–	μA
High State (V_{OC} = V_{ref})	I_{OCH}	–	0.2	3.5	mA
Output Voltage Rise Time	t_r				ns
Common−Emitter (See Figure 12)		–	100	200	
Emitter−Follower (See Figure 13)		–	100	200	
Output Voltage Fall Time	t_f				ns
Common−Emitter (See Figure 12)		–	25	100	
Emitter−Follower (See Figure 13)		–	40	100	

2. Low duty cycle pulse techniques are used during test to maintain junction temperature as close to ambient temperature as possible.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ELECTRICAL CHARACTERISTICS (V_{CC} = 15 V, C_T = 0.01 μF, R_T = 12 kΩ, unless otherwise noted.)
For typical values T_A = 25°C, for min/max values T_A is the operating ambient temperature range that applies, unless otherwise noted.

Characteristics	Symbol	Min	Typ	Max	Unit
ERROR AMPLIFIER SECTION					
Input Offset Voltage ($V_{O\ (Pin\ 3)}$ = 2.5 V)	V_{IO}	–	2.0	10	mV
Input Offset Current ($V_{O\ (Pin\ 3)}$ = 2.5 V)	I_{IO}	–	5.0	250	nA
Input Bias Current ($V_{O\ (Pin\ 3)}$ = 2.5 V)	I_{IB}	–	−0.1	−1.0	μA
Input Common Mode Voltage Range (V_{CC} = 40 V, T_A = 25°C)	V_{ICR}	−0.3 to V_{CC}−2.0			V
Open Loop Voltage Gain (ΔV_O = 3.0 V, V_O = 0.5 V to 3.5 V, R_L = 2.0 kΩ)	A_{VOL}	70	95	–	dB
Unity−Gain Crossover Frequency (V_O = 0.5 V to 3.5 V, R_L = 2.0 kΩ)	f_{C-}	–	350	–	kHz
Phase Margin at Unity−Gain (V_O = 0.5 V to 3.5 V, R_L = 2.0 kΩ)	ϕ_m	–	65	–	deg.
Common Mode Rejection Ratio (V_{CC} = 40 V)	CMRR	65	90	–	dB
Power Supply Rejection Ratio (ΔV_{CC} = 33 V, V_O = 2.5 V, R_L = 2.0 kΩ)	PSRR	–	100	–	dB
Output Sink Current ($V_{O\ (Pin\ 3)}$ = 0.7 V)	I_{O-}	0.3	0.7	–	mA
Output Source Current ($V_{O\ (Pin\ 3)}$ = 3.5 V)	I_{O+}	2.0	−4.0	–	mA
PWM COMPARATOR SECTION (Test Circuit Figure 11)					
Input Threshold Voltage (Zero Duty Cycle)	V_{TH}	–	2.5	4.5	V
Input Sink Current ($V_{(Pin\ 3)}$ = 0.7 V)	I_{I-}	0.3	0.7	–	mA
DEADTIME CONTROL SECTION (Test Circuit Figure 11)					
Input Bias Current (Pin 4) ($V_{Pin\ 4}$ = 0 V to 5.25 V)	$I_{IB\ (DT)}$	–	−2.0	−10	μA
Maximum Duty Cycle, Each Output, Push−Pull Mode ($V_{Pin\ 4}$ = 0 V, C_T = 0.01 μF, R_T = 12 kΩ) ($V_{Pin\ 4}$ = 0 V, C_T = 0.001 μF, R_T = 30 kΩ)	DC_{max}	 45 –	 48 45	 50 50	%
Input Threshold Voltage (Pin 4) (Zero Duty Cycle) (Maximum Duty Cycle)	V_{th}	 – 0	 2.8 –	 3.3 –	V
OSCILLATOR SECTION					
Frequency (C_T = 0.001 μF, R_T = 30 kΩ)	f_{osc}	–	40	–	kHz
Standard Deviation of Frequency* (C_T = 0.001 μF, R_T = 30 kΩ)	σf_{osc}	–	3.0	–	%
Frequency Change with Voltage (V_{CC} = 7.0 V to 40 V, T_A = 25°C)	Δf_{osc} (ΔV)	–	0.1	–	%
Frequency Change with Temperature (ΔT_A = T_{low} to T_{high}) (C_T = 0.01 μF, R_T = 12 kΩ)	Δf_{osc} (ΔT)	–	–	12	%
UNDERVOLTAGE LOCKOUT SECTION					
Turn−On Threshold (V_{CC} increasing, I_{ref} = 1.0 mA)	V_{th}	5.5	6.43	7.0	V
TOTAL DEVICE					
Standby Supply Current (Pin 6 at V_{ref}, All other inputs and outputs open) (V_{CC} = 15 V) (V_{CC} = 40 V)	I_{CC}	 – –	 5.5 7.0	 10 15	mA
Average Supply Current (C_T = 0.01 μF, R_T = 12 kΩ, $V_{(Pin\ 4)}$ = 2.0 V) (V_{CC} = 15 V) (See Figure 12)		–	7.0	–	mA

* Standard deviation is a measure of the statistical distribution about the mean as derived from the formula, $\sigma = \sqrt{\frac{\sum_{n=1}^{N} (X_n - \bar{X})^2}{N-1}}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

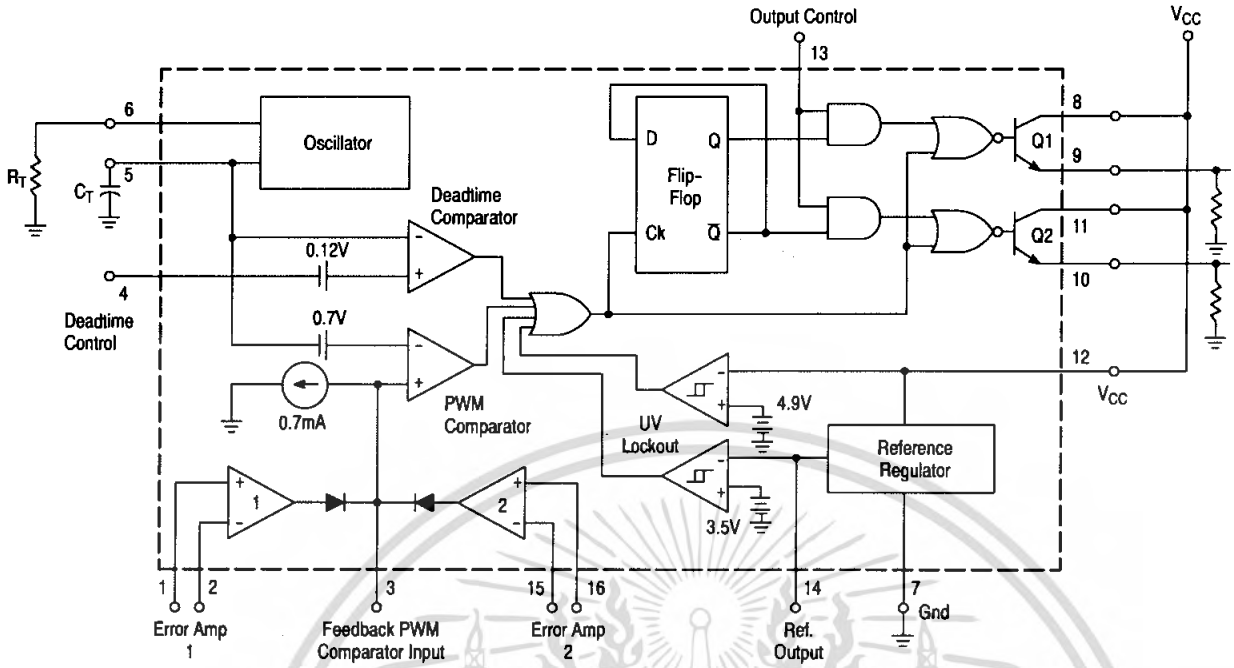
ORDERING INFORMATION

Device	Package	Shipping†
TL494BD	SOIC−16	48 Units / Rail
TL494BDG	SOIC−16 (Pb−Free)	48 Units / Rail
TL494BDR2	SOIC−16	2500 Tape & Reel
TL494BDR2G	SOIC−16 (Pb−Free)	2500 Tape & Reel
TL494CD	SOIC−16	48 Units / Rail
TL494CDG	SOIC−16 (Pb−Free)	48 Units / Rail
TL494CDR2	SOIC−16	2500 Tape & Reel
TL494CDR2G	SOIC−16 (Pb−Free)	2500 Tape & Reel
TL494CN	PDIP−16	25 Units / Rail
TL494CNG	PDIP−16 (Pb−Free)	25 Units / Rail
TL494IN	PDIP−16	25 Units / Rail
TL494ING	PDIP−16 (Pb−Free)	25 Units / Rail
NCV494BDR2*	SOIC−16	2500 Tape & Reel
NCV494BDR2G*	SOIC−16 (Pb−Free)	2500 Tape & Reel

†For information on tape and reel specifications, including part orientation and tape sizes, please refer to our Tape and Reel Packaging Specifications Brochure, BRD8011/D.

*NCV494: T_{low} = −40°C, T_{high} = +125°C. Guaranteed by design. NCV prefix is for automotive and other applications requiring site and change control.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



This device contains 46 active transistors.

Figure 1. Representative Block Diagram

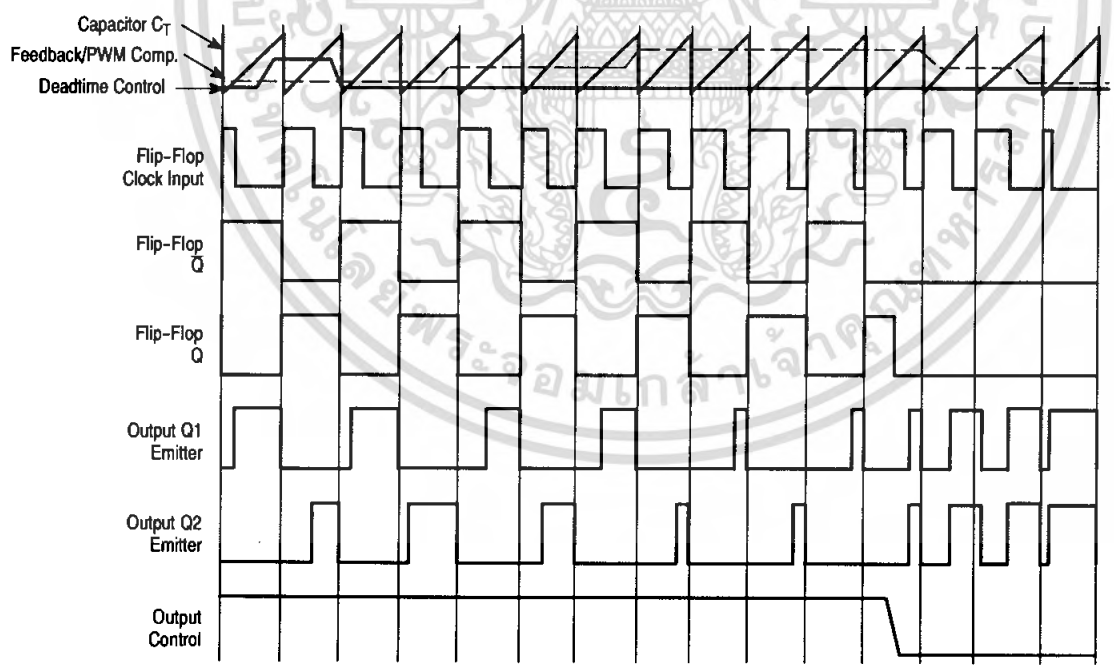


Figure 2. Timing Diagram

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

APPLICATIONS INFORMATION

Description

The TL494 is a fixed−frequency pulse width modulation control circuit, incorporating the primary building blocks required for the control of a switching power supply. (See Figure 1.) An internal−linear sawtooth oscillator is frequency− programmable by two external components, R_T and C_T. The approximate oscillator frequency is determined by:

$$f_{osc} \approx \frac{1.1}{R_T \bullet C_T}$$

For more information refer to Figure 3.

Output pulse width modulation is accomplished by comparison of the positive sawtooth waveform across capacitor C_T to either of two control signals. The NOR gates, which drive output transistors Q1 and Q2, are enabled only when the flip−flop clock−input line is in its low state. This happens only during that portion of time when the sawtooth voltage is greater than the control signals. Therefore, an increase in control−signal amplitude causes a corresponding linear decrease of output pulse width. (Refer to the Timing Diagram shown in Figure 2.)

The control signals are external inputs that can be fed into the deadtime control, the error amplifier inputs, or the feedback input. The deadtime control comparator has an effective 120 mV input offset which limits the minimum output deadtime to approximately the first 4% of the sawtooth−cycle time. This would result in a maximum duty cycle on a given output of 96% with the output control grounded, and 48% with it connected to the reference line. Additional deadtime may be imposed on the output by setting the deadtime−control input to a fixed voltage, ranging between 0 V to 3.3 V.

Functional Table

Input/Output Controls	Output Function	$\frac{f_{out}}{f_{osc}}$ =
Grounded	Single−ended PWM @ Q1 and Q2	1.0
@ V_{ref}	Push−pull Operation	0.5

The pulse width modulator comparator provides a means for the error amplifiers to adjust the output pulse width from the maximum percent on−time, established by the deadtime control input, down to zero, as the voltage at the feedback pin varies from 0.5 V to 3.5 V. Both error amplifiers have a common mode input range from −0.3 V to (V_{CC} − 2V), and may be used to sense power−supply output voltage and current. The error−amplifier outputs are active high and are ORed together at the noninverting input of the pulse−width modulator comparator. With this configuration, the amplifier that demands minimum output on time, dominates control of the loop.

When capacitor C_T is discharged, a positive pulse is generated on the output of the deadtime comparator, which clocks the pulse−steering flip−flop and inhibits the output transistors, Q1 and Q2. With the output−control connected to the reference line, the pulse−steering flip−flop directs the modulated pulses to each of the two output transistors alternately for push−pull operation. The output frequency is equal to half that of the oscillator. Output drive can also be taken from Q1 or Q2, when single−ended operation with a maximum on−time of less than 50% is required. This is desirable when the output transformer has a ringback winding with a catch diode used for snubbing. When higher output−drive currents are required for single−ended operation, Q1 and Q2 may be connected in parallel, and the output−mode pin must be tied to ground to disable the flip−flop. The output frequency will now be equal to that of the oscillator.

The TL494 has an internal 5.0 V reference capable of sourcing up to 10 mA of load current for external bias circuits. The reference has an internal accuracy of ±5.0% with a typical thermal drift of less than 50 mV over an operating temperature range of 0° to 70°C.

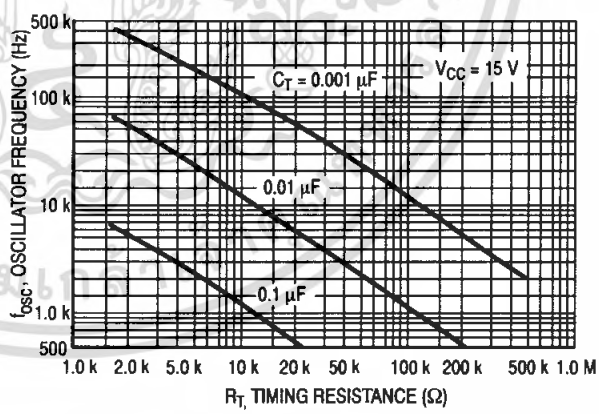


Figure 3. Oscillator Frequency versus Timing Resistance

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

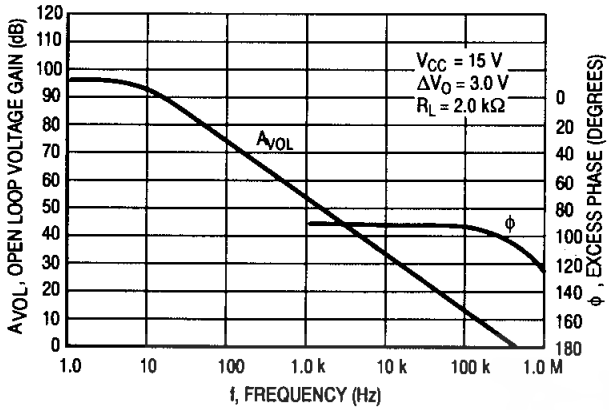


Figure 4. Open Loop Voltage Gain and Phase versus Frequency

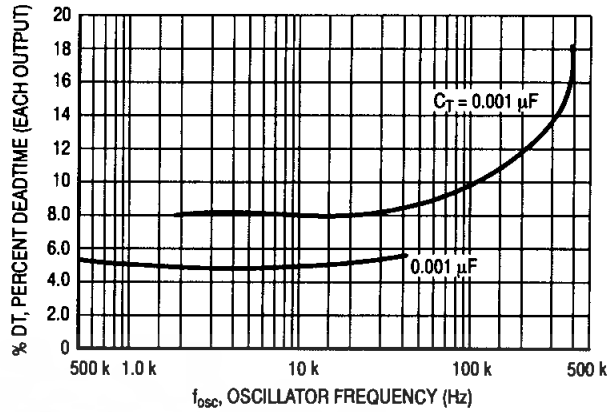


Figure 5. Percent Deadtime versus Oscillator Frequency

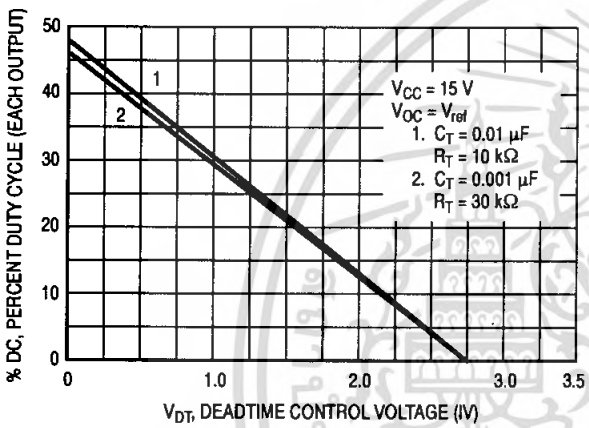


Figure 6. Percent Duty Cycle versus Deadtime Control Voltage

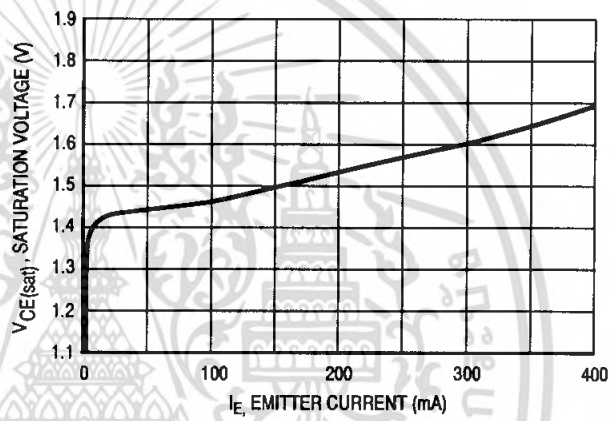


Figure 7. Emitter−Follower Configuration Output Saturation Voltage versus Emitter Current

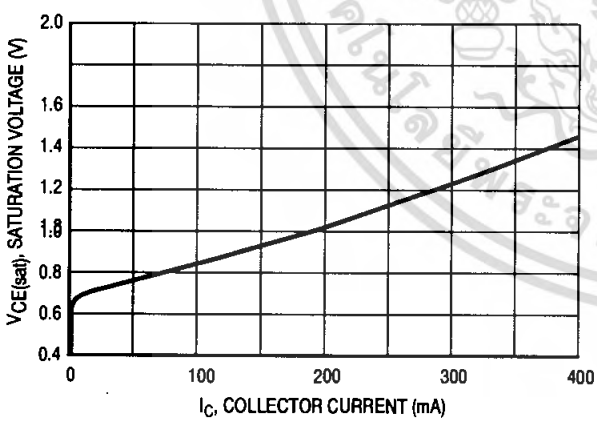


Figure 8. Common−Emitter Configuration Output Saturation Voltage versus Collector Current

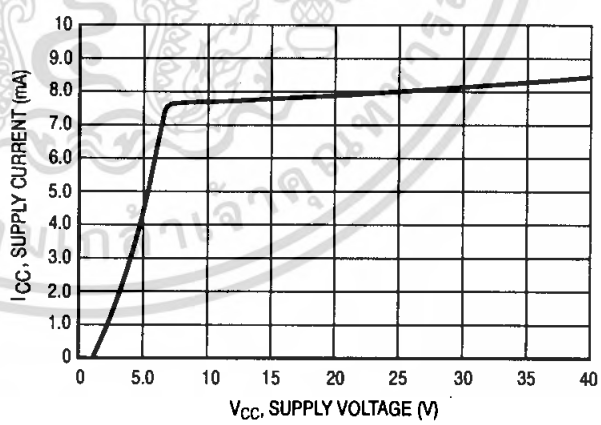


Figure 9. Standby Supply Current versus Supply Voltage

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

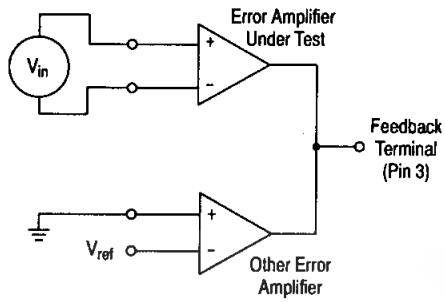


Figure 10. Error−Amplifier Characteristics

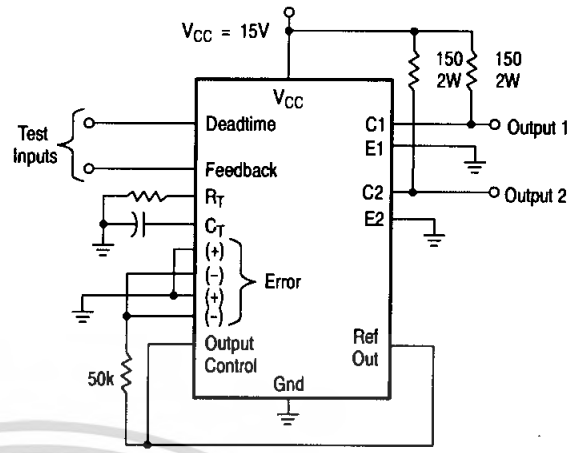


Figure 11. Deadtime and Feedback Control Circuit

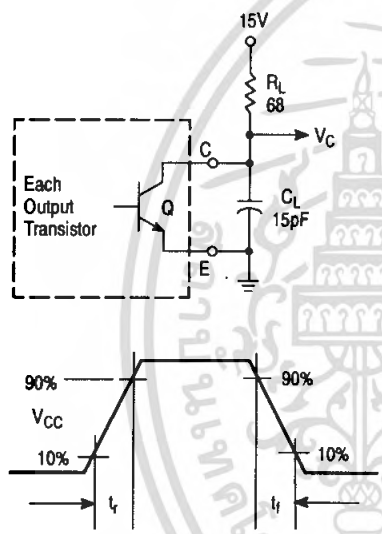


Figure 12. Common−Emitter Configuration Test Circuit and Waveform

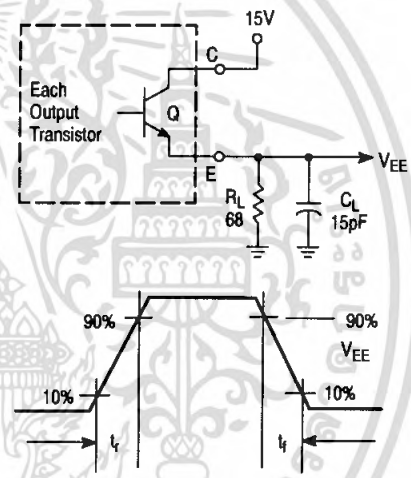


Figure 13. Emitter−Follower Configuration Test Circuit and Waveform

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

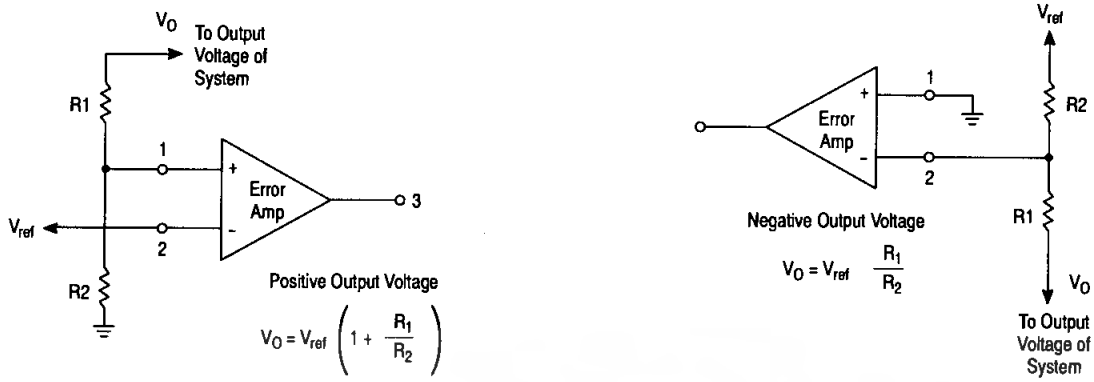


Figure 14. Error−Amplifier Sensing Techniques

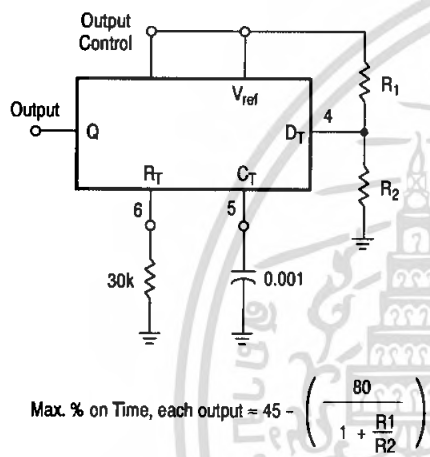


Figure 15. Deadtime Control Circuit

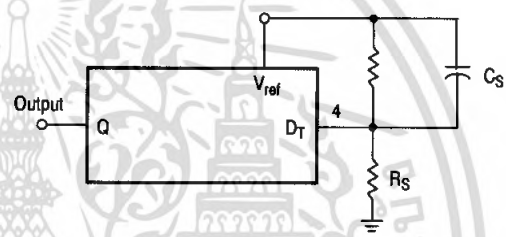


Figure 16. Soft−Start Circuit

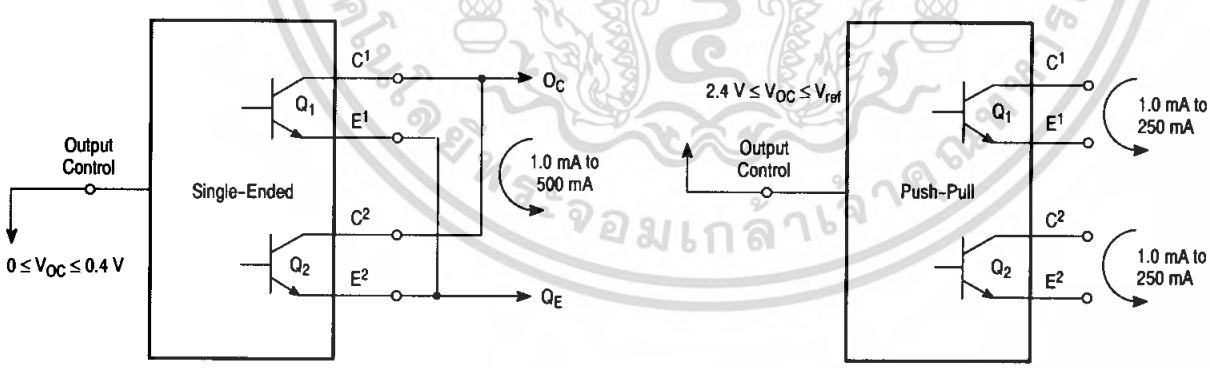


Figure 17. Output Connections for Single−Ended and Push−Pull Configurations

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

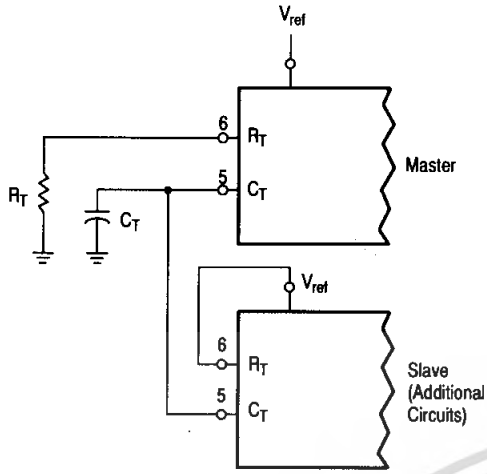


Figure 18. Slaving Two or More Control Circuits

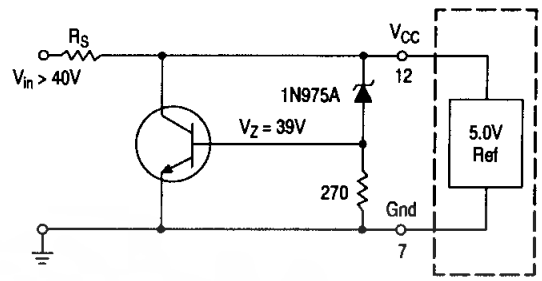


Figure 19. Operation with V_{in} > 40 V Using External Zener

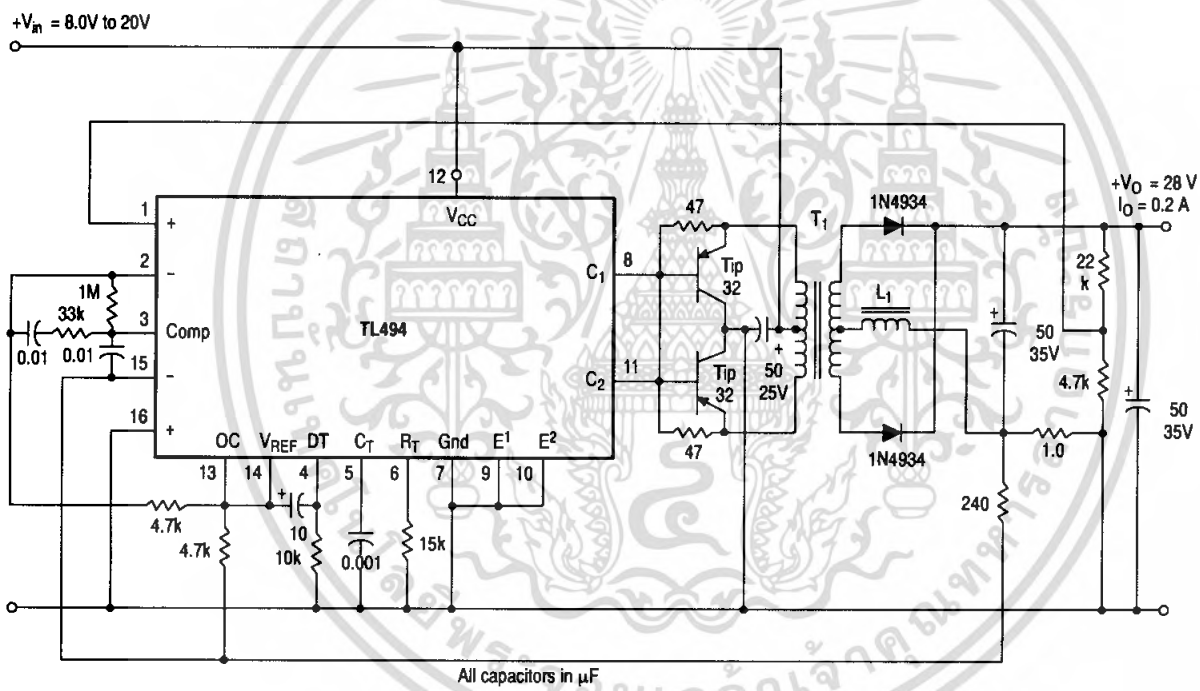


Figure 20. Pulse Width Modulated Push−Pull Converter

Test	Conditions	Results
Line Regulation	V_{in} = 10 V to 40 V	14 mV 0.28%
Load Regulation	V_{in} = 28 V, I_O = 1.0 mA to 1.0 A	3.0 mV 0.06%
Output Ripple	V_{in} = 28 V, I_O = 1.0 A	65 mV pp P.A.R.D.
Short Circuit Current	V_{in} = 28 V, R_L = 0.1 Ω	1.6 A
Efficiency	V_{in} = 28 V, I_O = 1.0 A	71%

L1 - 3.5 mH @ 0.3 A
T1 - Primary: 20T C.T. #28 AWG
Secondary: 12OT C.T. #36 AWG
Core: Ferroxcube 1408P-L00-3CB

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

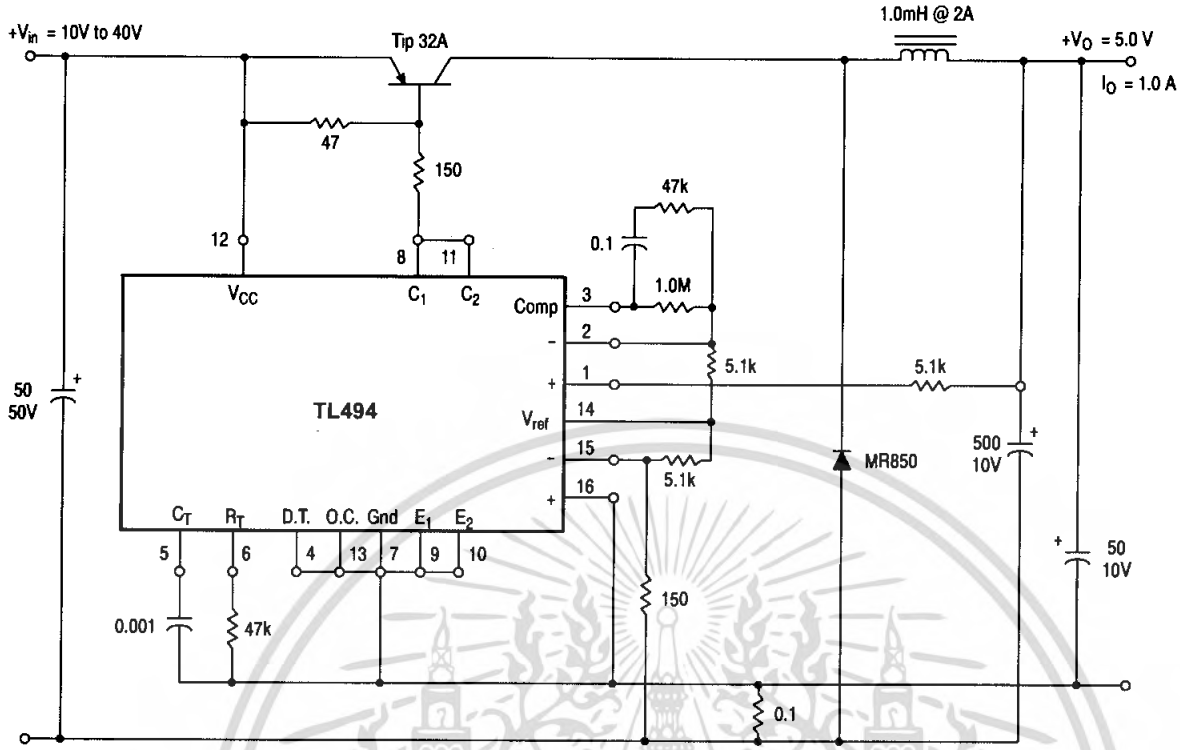


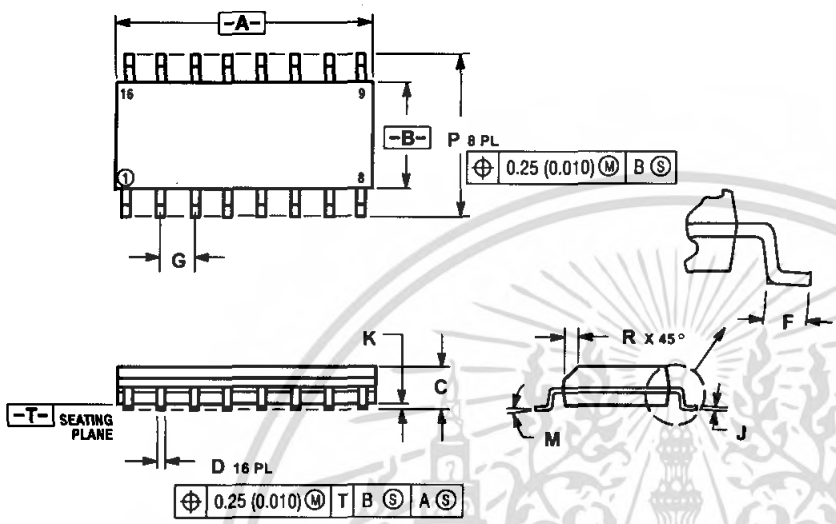
Figure 21. Pulse Width Modulated Step−Down Converter

Test	Conditions	Results
Line Regulation	V_{in} = 8.0 V to 40 V	3.0 mV 0.01%
Load Regulation	V_{in} = 12.6 V, I_O = 0.2 mA to 200 mA	5.0 mV 0.02%
Output Ripple	V_{in} = 12.6 V, I_O = 200 mA	40 mV pp P.A.R.D.
Short Circuit Current	V_{in} = 12.6 V, R_L = 0.1 Ω	250 mA
Efficiency	V_{in} = 12.6 V, I_O = 200 mA	72%

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PACKAGE DIMENSIONS

SOIC−16
D SUFFIX
CASE 751B−05
ISSUE J



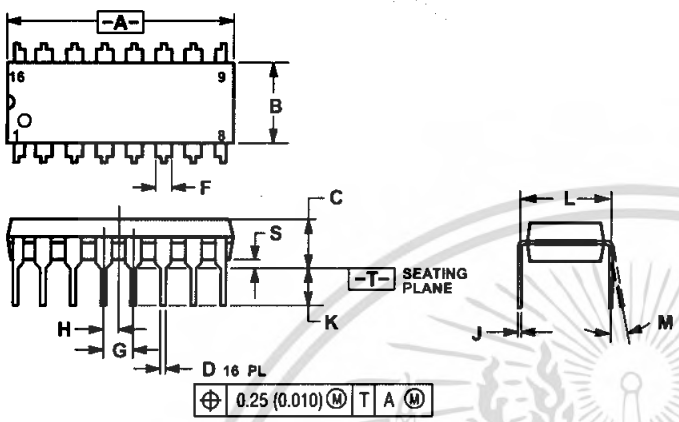
NOTES:
1. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.
2. CONTROLLING DIMENSION: MILLIMETER.
3. DIMENSIONS A AND B DO NOT INCLUDE MOLD PROTRUSION.
4. MAXIMUM MOLD PROTRUSION 0.15 (0.006) PER SIDE.
5. DIMENSION D DOES NOT INCLUDE DAMBAR PROTRUSION. ALLOWABLE DAMBAR PROTRUSION SHALL BE 0.127 (0.005) TOTAL IN EXCESS OF THE D DIMENSION AT MAXIMUM MATERIAL CONDITION.

	MILLIMETERS		INCHES	
DIM	MIN	MAX	MIN	MAX
A	9.80	10.00	0.386	0.393
B	3.80	4.00	0.150	0.157
C	1.35	1.75	0.054	0.068
D	0.35	0.49	0.014	0.019
F	0.40	1.25	0.016	0.049
G	1.27 BSC		0.050 BSC	
J	0.19	0.25	0.008	0.009
K	0.10	0.25	0.004	0.009
M	0°	7°	0°	7°
P	5.80	6.20	0.228	0.244
R	0.25	0.50	0.010	0.019

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PACKAGE DIMENSIONS

PDIP−16
N SUFFIX
CASE 648−08
ISSUE T



NOTES:
1. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.
2. CONTROLLING DIMENSION: INCH.
3. DIMENSION L TO CENTER OF LEADS WHEN FORMED PARALLEL.
4. DIMENSION B DOES NOT INCLUDE MOLD FLASH.
5. ROUNDED CORNERS OPTIONAL.

	INCHES		MILLIMETERS	
DIM	MIN	MAX	MIN	MAX
A	0.740	0.770	18.80	19.55
B	0.250	0.270	6.35	6.85
C	0.145	0.175	3.69	4.44
D	0.015	0.021	0.39	0.53
F	0.040	0.70	1.02	1.77
G	0.100 BSC		2.54 BSC	
H	0.050 BSC		1.27 BSC	
J	0.008	0.015	0.21	0.38
K	0.110	0.130	2.80	3.30
L	0.295	0.305	7.50	7.74
M	0 °	10 °	0 °	10 °
S	0.020	0.040	0.51	1.01

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SWITCHMODE is a trademark of Semiconductor Components Industries, LLC.

ON Semiconductor and ◡ are registered trademarks of Semiconductor Components Industries, LLC (SCILLC). SCILLC reserves the right to make changes without further notice to any products herein. SCILLC makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does SCILLC assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation special, consequential or incidental damages. "Typical" parameters which may be provided in SCILLC data sheets and/or specifications can and do vary in different applications and actual performance may vary over time. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. SCILLC does not convey any license under its patent rights nor the rights of others. SCILLC products are not designed, intended, or authorized for use as components in systems intended for surgical implant into the body, or other applications intended to support or sustain life, or for any other application in which the failure of the SCILLC product could create a situation where personal injury or death may occur. Should Buyer purchase or use SCILLC products for any such unintended or unauthorized application, Buyer shall indemnify and hold SCILLC and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that SCILLC was negligent regarding the design or manufacture of the part. SCILLC is an Equal Opportunity/Affirmative Action Employer. This literature is subject to all applicable copyright laws and is not for resale in any manner.

PUBLICATION ORDERING INFORMATION

LITERATURE FULFILLMENT:
Literature Distribution Center for ON Semiconductor
P.O. Box 61312, Phoenix, Arizona 85082−1312 USA
Phone: 480−829−7710 or 800−344−3860 Toll Free USA/Canada
Fax: 480−829−7709 or 800−344−3867 Toll Free USA/Canada
Email: orderlit@onsemi.com

N. American Technical Support: 800−282−9855 Toll Free USA/Canada

Japan: ON Semiconductor, Japan Customer Focus Center
2−9−1 Kamimeguro, Meguro−ku, Tokyo, Japan 153−0051
Phone: 81−3−5773−3850

ON Semiconductor Website: http://onsemi.com

Order Literature: http://www.onsemi.com/litorder

For additional information, please contact your local Sales Representative.

TL494/D

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้