

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

วัดระดับแรงดันไฟฟ้า ผ่านระบบเครือข่าย

VOLTAGE MEASUREMENT THROUGH NETWORK

โดย

นาย ประวิทย์ เกียรติจารุกุล รหัส 47015174

นาย พรชัย ชวคนุช รหัส 47015176

อาจารย์ที่ปรึกษา

รศ.ดร. มนต์ สัจวรศิลป์

เลขหมู่.....
เลขทะเบียน 72897
วัน,เดือน,ปี 25 ส.ย. 2550

b. 11274289
i.

รายงานสำหรับบัณฑิตวิทยาลัยวิศวกรรมศาสตรบัณฑิต

สาขา ชาติเล็กทรอนิกส์

คณะ วิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2549

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญาโท ปีการศึกษา 2549

ภาควิชาอิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
เรื่อง วัตรระดับแรงดันไฟฟ้า ผ่านระบบเครือข่าย

ผู้จัดทำ

1. นาย ประวิทย์ เกียรติจารุกุล รหัส 47015174

2. นาย พรชัย ชวคนุช รหัส 47015176



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วัดระดับแรงดันไฟฟ้า ผ่านระบบเครือข่าย

นาย ประวิทย์ เกียรติจารกุล รหัส 47015174

นาย พรชัย ชวคนุช รหัส 47015176

รศ.ดร. มนัส สัจจวิเศษ อาจารย์ที่ปรึกษา

ปีการศึกษา 2549

บทคัดย่อ

รายงานฉบับนี้จัดทำขึ้นเพื่อตรวจสอบระดับแรงดันไฟฟ้าที่ได้จากเซ็นเซอร์(sensor)ต่างๆ เช่น อุณหภูมิ ความชื้น แรงดันไฟฟ้า และอื่นๆ โดยจะติดต่อผ่านทางโพรโตคอล ทีซีพี/ไอพี (TCP/IP Protocol) ในการทำงานจะนำแรงดันที่ได้จากเซ็นเซอร์(sensor)มาแปลงจากสัญญาณอนาล็อกเป็นดิจิทัล (A/D) สัญญาณดิจิทัลจะถูกส่งไปยังไมโครคอนโทรลเลอร์ตระกูล RABBIT RCM 3720 Core Module ซึ่งเป็นอุปกรณ์ที่สามารถโปรแกรมข้อมูลผ่านทางโพรโตคอล ทีซีพี/ไอพี(TCP/IP Protocol) โดยใช้โปรแกรม Dynamic C จากนั้นก็เชื่อมต่อกับคอมพิวเตอร์โดยคอมพิวเตอร์สามารถเรียกดูสัญญาณดิจิทัลผ่านทางอินเทอร์เน็ต(Internet) ได้ เมื่อป้อน IP Address เข้าไปในโปรแกรม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

VOLTAGE MEASUREMENT THOUGH NETWORK

Mr. Prawit Keattijarukul ID.47015174

Mr. Pornchai Choudnooch ID.47015176

Assoc. Prof. Dr. Manas Sangworasilp Advisor

Educational Year 2006

Abstract

This thesis is conducted to detect the pressure from such as temperature sensors, humidity sensors, AC sensors and so on via TCP/IP Protocol. The pressure received from sensors will be converted from analog to digital by A/D converter. The digital signal will be transfer to Rabbit RCM 3720 core module microcontroller which is an equipment that is able to transfer - receive data via TCP/IP Protocol by using dynamic C Program .The computer will be able to check the digital signal through internet when IP Address is keyed .

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

ปริญญานิพนธ์ฉบับนี้สำเร็จส่งออกไปได้ด้วยดี ทางผู้จัดทำขอกราบขอบพระคุณ รศ.ดร. มนต์ สังวรศิลป์ซึ่งเป็นอาจารย์ที่ปรึกษา ที่คอยให้คำแนะนำและคำปรึกษาต่างๆ รวมถึงอาจารย์ ภาควิชาอิเล็กทรอนิกส์ทุกท่านและพี่ป.โทที่ประจำห้องปฏิบัติการ ซึ่งได้ให้คำปรึกษาและให้ความ สะดวกในการใช้เครื่องมือและห้องปฏิบัติการ และสุดท้ายขอกราบขอบพระคุณบิดามารดาซึ่งเป็นผู้ อุปการะในการเรียน ทั้งคอยดูแลและช่วยเหลือทุกอย่างในด้านการศึกษา

ผู้จัดทำ

นายประวิทย์ เกียรติจารุกุล

นายพรชัย ชวคนุช



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

บทคัดย่อภาษาไทย

บทคัดย่อภาษาอังกฤษ

กิตติกรรมประกาศ

สารบัญ

สารบัญรูปภาพ

สารบัญตาราง

	หน้า
บทที่ 1 บทนำ	1
1.1 บทนำ	1
1.2 วัตถุประสงค์	1
1.3 ขอบเขตของโครงการ	1
บทที่ 2 ทฤษฎีที่เกี่ยวข้อง	2
2.1 TCP/IP	2
2.2 ลักษณะการทำงาน	2
2.3 จุดเด่นของโปรโตคอล TCP/IP	3
2.4 จุดอ่อนของโปรโตคอล TCP/IP	3
2.5 มาตรฐานการสื่อสารข้อมูล	4
2.6 แบบจำลอง OSI	4
2.6.1 หลักการออกแบบเลเยอร์	5
2.6.2 การทำงานของ OSI Reference Model	5
2.7 แบบจำลอง TCP/IP	8
2.7.1 การแบ่งชั้นของ TCP/IP	9
2.7.2 โครงสร้างของโปรโตคอล TCP/IP	10
2.8 IP Addressing	11
2.9 อุปกรณ์เครือข่าย	13
2.9.1 เซอร์เวอร์	13
2.9.2 ฮับ	13
2.9.3 สวิตช์	13
2.9.4 เราเตอร์	14

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.9.5	บริดจ์	15
2.9.6	เกตเวย์	15
2.10	ลักษณะที่สำคัญและความสามารถของ RCM 3720	16
2.11	ส่วนประกอบและอุปกรณ์ย่อยของระบบ RCM3720	17
2.11.1	อินพุต/เอาต์พุต ของ RCM3720	17
2.11.2	อินพุต / เอาต์พุตที่ติดต่อหน่วยความจำ	21
2.12	รายละเอียดของไมโครโปรเซสเซอร์ Rabbit 3000	22
2.13	หน้าที่ของขาอินพุต/เอาต์พุตบนไมโครโปรเซสเซอร์ Rabbit3000	23
2.14	พอร์ตในการเชื่อมต่อ RabbitCore RCM3720	24
2.14.1	พอร์ตอนุกรม (serial ports)	24
2.14.2	อีเทอร์เน็ต พอร์ต (Ethernet port)	25
2.14.3	มาตรฐานพอร์ตอนุกรมแบบ RS-232	26
2.14.4	พอร์ตการเขียนโปรแกรม (Programming Port)	27
2.15	Parallel Ports	27
2.15.1	Parallel Port A	28
2.15.2	Parallel Port B	29
2.15.3	Parallel Port C	29
2.15.4	Parallel Port D	30
2.15.5	Parallel Port E	31
2.15.6	Parallel Port F	32
2.15.7	Parallel Port G	33
2.16	โปรแกรม Dynamic C	34
2.16.1	Using Dynamic C	34
2.15.2	การเซตค่า IP Addresses	35
2.15.3	IP Addresses Set Dynamically	35
2.15.4	BOOTP/DHCP Control Macros	36
2.15.5	Sizes for TCP/IP I/O Buffers	36
2.15.6	Number of Sockets	36
2.15.7	Passive Open	37
2.15.8	Active Open	37
2.15.9	Delay a Connection	37
2.15.10	Skeleton Program	38

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.15.11 TCP/IP Stack Initialization	38
2.15.12 Packet Processing	38
2.15.13 Function Reference	39
2.15.14 Macros	39
บทที่ 3 การออกแบบวงจร	40
3.1 วงจรตรวจจับอุณหภูมิ	40
3.2 Flowchat การทำงานของโปรแกรม	41
บทที่ 4 วิธีการทดลองและผลการทดลอง	45
4.1 อุปกรณ์ที่ใช้ในการทดลอง	45
4.2 วิธีการทดลอง	45
4.3 ผลการทดลอง	47
บทที่ 5 สรุปผลการทดลอง	50
5.1 สรุปผลการทดลอง	50
5.2 ปัญหาและการแก้ไขในการทดลอง	50
5.3 แนวทางการนำไปประยุกต์ใช้งาน	50
บรรณานุกรม	51



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูปภาพ

หน้า

รูปที่ 2.1 OSI Reference Model	4
รูปที่ 2.2 การส่งแพ็กเก็ตเกิดใน OSI Reference	5
รูปที่ 2.3 เลขอร์ต่างๆ ใน TCP/IP และ ISO/OSI Model	8
รูปที่ 2.4 การแบ่งชั้นของ TCP/IP	9
รูปที่ 2.5 แสดงให้เห็นถึงความสัมพันธ์ระหว่างโปรโตคอลต่างๆใน TCP/IP	11
รูปที่ 2.6 การกำหนด IP Address ในคลาสต่างๆ	12
รูปที่ 2.7 เซอเวอร์	13
รูปที่ 2.8 ฮับ	13
รูปที่ 2.9 สวิตช์	14
รูปที่ 2.10 เราเตอร์	14
รูปที่ 2.11 บริดจ์	15
รูปที่ 2.12 เกตเวย์	15
รูปที่ 2.13 บอร์ดวงจร RCM 3720	16
รูปที่ 2.14 ระบบภายใน RCM 3700	17
รูปที่ 2.15 หัวข้อต่อสัญญาณที่ต่อออกใช้งานภายนอกของ RabbitCore RCM3720	18
รูปที่ 2.16 การติดต่อกับหน่วยความจำ(RAM)	21
รูปที่ 2.17 โครงสร้างภายในของ Rabbit3000	22
รูปที่ 2.18 บล็อกไดอะแกรม ของพอร์ตอนุกรม	25
รูปที่ 2.19 พอร์ต Ethernet RJ-45	26
รูปที่ 2.20 พอร์ตการเขียนโปรแกรม	27
รูปที่ 3.1 รูปถ่ายวงจรA/D และวงจรClock	40
รูปที่ 3.2 Flowchat แสดงการทำงานของ Sever	41
รูปที่ 3.3 Flowchat แสดงการทำงานของ Client	42
รูปที่ 3.4 Flowchat แสดงการส่งข้อมูล	43
รูปที่ 3.5 Flowchat แสดงการส่งข้อมูล (ต่อ)	44
รูปที่ 4.1 รูปแสดงการต่อวงจรเพื่อทำการทดลอง	45
รูปที่ 4.2 ผลการทดลองเมื่อนำสัญญาณสามเหลี่ยมป้อนที่ อินพุท ของวงจร	47
รูปที่ 4.3 ผลการทดลองเมื่อนำสัญญาณSINEป้อนที่ อินพุท ของวงจร	47

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่4.4 ผลการทดลองเมื่อนำสัญญาณสี่เหลี่ยมป้อนที่ อินพุท ของวงจร	48
รูปที่4.5 ผลการทดลองเมื่อนำ LM35DZ มาต่อและอุณหภูมิที่ตัวLM35DZคงที่	48
รูปที่4.6 ผลการทดลองเมื่อนำ LM35DZ มาต่อและอุณหภูมิที่ตัวLM35DZเพิ่มขึ้นเรื่อยๆ	49
รูปที่4.7 ผลการทดลองเมื่อนำสัญญาณECGป้อนที่อินพุทของวงจร	49



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

	หน้า
ตารางที่ 2.1 แสดงช่วงของ IP Address ในแต่ละคลาส	12
ตารางที่ 2.2 ความสามารถในการนำไปใช้งานของหัวต่อสัญญาณ V1	18



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1

บทนำ

1.1 บทนำ

ปัจจุบัน ไมโครคอนโทรลเลอร์ (Microcontroller) มีการพัฒนาไปมาก ทำให้มีความสามารถในด้านต่างๆ เพิ่มมากขึ้น ซึ่งในงานอุตสาหกรรม ไมโครคอนโทรลเลอร์ ได้มีการถูกใช้ในระบบควบคุมอัตโนมัติและกึ่งอัตโนมัติ รวมไปถึงสิ่งอำนวยความสะดวกในชีวิตประจำวัน เนื่องจากคุณสมบัติของไมโครคอนโทรลเลอร์ที่มีขนาดเล็ก ทำการออกแบบและแก้ไขได้ง่าย ในระบบของไมโครคอนโทรลเลอร์ที่ได้นำมาทดลองคือ RCM3720 (Compact Rabbit Core with Ethernet) ได้มีการพัฒนาการรับส่งข้อมูลที่รวดเร็วผ่าน โพรโตคอล TCP/IP จึงทำให้ RCM3720 มีความสามารถในการควบคุม และสื่อสารผ่านเน็ตเวิร์คได้ จึงเกิดแนวคิดในการที่จะนำเอาไมโครคอนโทรลเลอร์ RCM3720 ใช้ในการควบคุมผ่านทางเน็ตเวิร์ค โครงการนี้เป็นการนำเสนอรายละเอียดต่างๆ ของไมโครคอนโทรลเลอร์ RCM3720 ทั้งโครงสร้างฮาร์ดแวร์ภายใน พอร์ตต่างๆ รวมถึงอุปกรณ์ที่สนับสนุน การออกแบบวงจรเซ็นเซอร์เพื่อวัดระดับแรงดันของสัญญาณต่าง โดยได้ใช้ไมโครคอนโทรลเลอร์ RCM3720 เป็นตัวควบคุมเพื่อใช้ในการเชื่อมต่ออุปกรณ์เซ็นเซอร์กับคอมพิวเตอร์ต่างๆผ่านเน็ตเวิร์ค พร้อมทั้งรายละเอียดเนื้อหาของ โพรโตคอล TCP/IP ซึ่งเป็นรูปแบบการติดต่อสื่อสาร ภายในระบบเน็ตเวิร์ค

1.2 วัตถุประสงค์

เพื่อศึกษาและเรียนรู้การใช้งานไมโครคอนโทรลเลอร์ RCM3720 ในการรับส่งข้อมูลทางเน็ตเวิร์ค และนำไปประยุกต์ใช้งาน โดยใช้ไมโครคอนโทรลเลอร์ RCM3720 เป็นตัวกลางระหว่างเครื่องคอมพิวเตอร์กับอุปกรณ์เซ็นเซอร์

1.3 ขอบเขตของโครงการ

เพื่อใช้อุปกรณ์ ไมโครคอนโทรลเลอร์ RCM3720 เป็นตัวกลางในการส่งสัญญาณต่างๆ โดยสัญญาณที่เข้ามาในไมโครคอนโทรลเลอร์ RCM3720 จะถูกส่งออกไปผ่านระบบเน็ตเวิร์ค โดยจะแสดงผลออกมาในลักษณะเป็นรูปคลื่น

บทที่ 2

ทฤษฎีที่เกี่ยวข้อง

2.1 TCP/IP (Transmission Control Protocol/Internet Protocol)

หลายเทคโนโลยีที่เราท่านใช้อยู่ทั่วไปมีจุดกำเนิดจากเทคโนโลยีการสงคราม IP เน็ตเวิร์กก็เป็นหนึ่งในนั้น เมื่อครั้งสงครามเย็นระหว่างสหรัฐอเมริกาและสหภาพโซเวียต กระทรวงกลาโหมภายใต้รัฐบาลกลางสหรัฐฯ ช้างมหาวิทยาลัยต่าง ๆ ทำวิจัยเพื่อสร้างเครือข่ายที่ทนต่อความล้มเหลว (ด้วยระเบิดนิวเคลียร์) สิ่งที่ได้คือ โพรโตคอล TCP/IP เครือข่ายคอมพิวเตอร์ที่ใช้โพรโตคอลนี้เรียกสั้น ๆ ว่า TCP/IP (Transmission Control Protocol/Internet Protocol) คือชุดของโพรโตคอลที่รวมกันเป็นกลุ่มให้ใช้งานเช่น Internet Protocol (IP), Address Resolution Protocol (ARP), Internet Control Message Protocol (ICMP), User Datagram Protocol (UDP) ฯลฯ แต่โพรโตคอลที่มีบทบาทสำคัญคือ Internet Protocol (IP) โดยมีหลักการทำงานคือ แบ่งเนื้อข้อมูลที่ต้องการส่งเป็นชิ้นเล็ก ๆ เรียกว่าแพ็กเก็ตส่งแพ็กเก็ตไปยังเส้นทางที่เหมาะสมเป็นทอดจนกว่าจะถึงปลายทาง แต่ละแพ็กเก็ตอาจใช้เส้นทางคนละทิศขึ้นกับการพิจารณาของเราเตอร์ในช่วงต่าง ๆ หากเกิดข้อผิดพลาด ณ ช่วงการส่งใด เราเตอร์ที่รับผิดชอบการส่งช่วงนั้นจะจัดส่งแพ็กเก็ตชิ้นนั้นใหม่โดยอัตโนมัติ เมื่อถึงจุดหมายระบบปลายทางจะรวบรวมแพ็กเก็ตกลับให้เป็นเนื้อข้อมูลดั้งเดิม ซึ่งถ้าจะว่ากันตามทฤษฎีแล้ว TCP/IP นั้นจะประกอบด้วยส่วนสำคัญอยู่ 2 ส่วนด้วยกันก็คือ TCP หรือ Transmission Control Protocol และอีกส่วนก็คือ IP หรือ Internet Protocol นั่นเอง การแบ่งลักษณะในการทำงานก็จะแบ่งเป็น TCP มีหน้าที่ในการตรวจสอบการรับส่งข้อมูลระหว่างเครื่องคอมพิวเตอร์ผู้รับ และเครื่องคอมพิวเตอร์ผู้ส่ง ให้ได้รับข้อมูลที่ถูกต้องและครบถ้วนหรือว่าหากมีการสูญหายของข้อมูลก็จะมีภาระให้ค้นหาที่ส่งข้อมูลมารับทราบแล้วให้ทำการส่งข้อมูลมาให้ใหม่

2.2 ลักษณะการทำงาน

ลักษณะการทำงานของ IP นั้น จะทำหน้าที่ในการเลือกเส้นทางที่จะใช้ในการรับส่งข้อมูลในระบบเครือข่าย และทำการตรวจสอบที่อยู่ของผู้รับ โดยการใช้ข้อมูลขนาด 4 Byte เป็นตัวกำหนดแอดเดรสหรือที่เราเรียกกันว่า IP Address ซึ่งโพรโตคอล TCP จะทำงานอยู่ในชั้น Transport Layer ตัวแพ็กเก็ต TCP จะประกอบด้วย ส่วนหัว (Header) และส่วนข้อมูล (Data) และโพรโตคอล IP จะทำงานอยู่ในชั้น Network Layer ตัวแพ็กเก็ต IP ประกอบด้วย 2 ส่วนใหญ่ ๆ คือ ส่วนหัว (IP Header) จะประกอบด้วย IP แอดเดรสของเครื่องต้นทางและปลายทาง และส่วนข้อมูล (IP Data) จะ

เป็นที่เก็บโปรโตคอล TCP เนื่องจากโปรโตคอล TCP/IP จะถูก Encapsulate ให้มาอยู่ในส่วนของ แพ็กเก็ต IP

2.3 จุดเด่นของโปรโตคอล TCP/IP

2.3.1 สามารถนำส่งข้อมูลไปถึงจุดหมายได้แม้เส้นทางบางที่เสียหาย : เป็นจุดประสงค์หลักที่ช่วยให้ทนต่อความล้มเหลว โดยหากระหว่างการสื่อสารข้อมูลและมีเส้นทางใดเสียหายหรือล้มเหลว IP เน็ตเวิร์กจะปรับใช้เส้นทางอื่นที่ทดแทนได้เพื่อนำส่งข้อมูลให้ไปถึงปลายทางอย่างอัตโนมัติ ผู้ส่งและผู้รับข้อมูลไม่จำเป็นต้องรับรู้หรือปรับแก้แค่ประการใด

2.3.2 ไม่ขึ้นกับแพลตฟอร์มใด ๆ : ไม่ว่าเครือข่ายนั้นเป็นเครือข่ายท้องถิ่นหรือเครือข่ายระหว่างภูมิภาค เป็นไฟล์/พริ้นต์เซิร์ฟเวอร์หรือไคลเอ็นต์/เซิร์ฟเวอร์ เป็นระบบปฏิบัติการใด เน็ตเวิร์ก อินเทอร์เน็ตเป็นแบบใดก็ตาม ในมุมมองของโปรโตคอล TCP/IP ก็คือ IP เน็ตเวิร์ก

2.4 จุดอ่อนของโปรโตคอล TCP/IP

2.4.1 รับส่งโดยไม่มีการรักษาความปลอดภัยเนื้อข้อมูล : การรับส่งข้อมูลด้วย IP แพ็กเก็ตไม่มีการเข้ารหัสข้อมูลและป้องกันการปลอมแปลงใด ๆ การไม่เข้ารหัสข้อมูลอาจทำให้ผู้ไม่ประสงค์ดีระหว่างเส้นทางที่ IP แพ็กเก็ตผ่านดักข้อมูลอย่างง่ายดาย แม้ว่าเราอาจสามารถบังคับเส้นทางของ IP แพ็กเก็ตได้ก็ไม่อาจมั่นใจได้ว่าระหว่างทางมีการดักข้อมูลหรือไม่

ในเรื่องปัญหาการปลอมแปลงแบ่งออกเป็นสองกรณีคือ การปลอมแปลงหรือตัดแปลงเนื้อข้อมูล และการปลอมแปลงส่วนหัวของ IP แพ็กเก็ต ทั้งสองกรณีให้ผลเหมือนกันคือผู้รับได้ข้อมูลที่ผิดจากความเป็นจริง ทว่าจุดประสงค์ต่างกัน หากเป็นกรณีแรกนั้น ผู้ไม่หวังดีต้องการหลอกหรือกลั่นแกล้งให้ได้ข้อมูลผิด ๆ หากเป็นกรณีหลัง ผู้ไม่หวังดีต้องการแอบอ้างว่าข้อมูลนั้นมาจากแหล่งที่ผู้รับไว้วางใจหรือแหล่งอื่นที่กลายเป็นเหยื่อของการแอบอ้างโดยไม่รู้ตัว

2.4.2 รับส่งโดยไม่คำนึงถึงคุณภาพการให้บริการ : การรับส่งต่อ IP แพ็กเก็ตระหว่างเครือข่ายย่อยไปเป็นทอดนั้นใช้หลักการใครมาก่อนได้ก่อน ฉะนั้นจึงคาดเดาไม่ได้ว่าข้อมูลที่นำส่งไปจะไปถึงปลายทางเมื่อใด แม้ว่า IP เน็ตเวิร์กใช้หลักการเลือกเส้นทางที่เหมาะสมที่สุดในขณะนั้นก็ตาม หากแต่ความเหมาะสมนั้นผู้ส่งและผู้รับไม่อาจคาดการณ์หรือมีส่วนร่วมตัดสินใจได้เลยว่าจะช้าเร็วหรือมีโอกาสที่ข้อมูลผิดพลาดมากน้อยเพียงไร

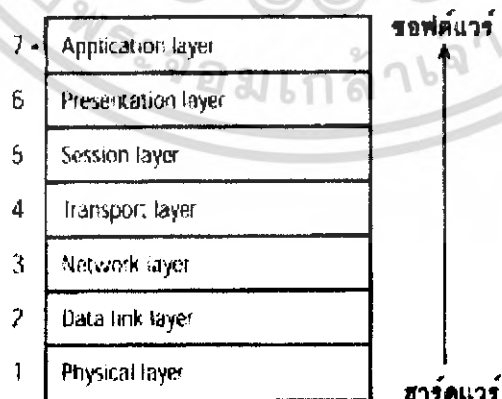
สำหรับเรื่องการรับส่งโดยไม่มีการรักษาความปลอดภัยเนื้อข้อมูลนั้น องค์การกลางของอินเทอร์เน็ตได้ออกมาตรฐานที่ช่วยแก้ไขปัญหานี้คือ IPSec โดยมีทั้งการเข้ารหัสและตรวจสอบข้อมูลในระดับ IP แพ็กเก็ตการตรวจสอบความถูกต้องเนื้อข้อมูลและการพิสูจน์ตนของ IP แพ็กเก็ตเพื่อป้องกันการปลอมแปลง

2.5 มาตรฐานการสื่อสารข้อมูล

การกำหนดมาตรฐานของการสื่อสารข้อมูลนั้น นับว่ามีความจำเป็นอย่างมากสำหรับระบบเครือข่ายที่มี องค์ประกอบของอุปกรณ์ต่างๆ หลากหลายผู้ผลิต ซึ่งอุปกรณ์ทั้งหมดเหล่านั้นจะต้องทำงานเข้ากันได้อย่างราบรื่น การกำหนดมาตรฐานต่างๆ นั้นจะเริ่มตั้งแต่โครงสร้างพื้นฐานของฮาร์ดแวร์ระบบเครือข่าย ได้แก่ ระบบสายเคเบิล อุปกรณ์ในการส่งสัญญาณข้อมูล ตลอดจนจนถึงเครื่องเซิร์ฟเวอร์ และซอฟต์แวร์ในการสื่อสารบนระบบเครือข่าย เพื่อเป็นการรับประกันว่า ส่วนประกอบต่างๆ จะสามารถทำงานร่วมกันได้ ผู้ผลิตฮาร์ดแวร์และซอฟต์แวร์ระบบเครือข่าย จะต้องทำตามคำแนะนำตามมาตรฐานการออกแบบและสร้างผลิตภัณฑ์ ซึ่งกำหนดขึ้นโดย องค์การมาตรฐานสากล (International Organization for Standardization - ISO) โดยมาตรฐานที่กำหนดขึ้น และได้ประกาศใช้ตั้งแต่ปี ค.ศ.1984 เรียกว่า Open Systems Interconnection Reference Model เรียกสั้นๆ ว่า OSI Reference Model หรือ ISO/OSI Model

2.6 แบบจำลอง OSI

OSI Reference Model เป็นการกำหนดชุดของคุณลักษณะเฉพาะที่ใช้อธิบายโครงสร้างของระบบเครือข่าย โดยมีวัตถุประสงค์ เพื่อให้ผู้ผลิตฮาร์ดแวร์หรือซอฟต์แวร์ใดๆ ใช้เป็นโครงสร้างอ้างอิงในการสร้างอุปกรณ์ให้สามารถทำงานร่วมกันได้อย่างดีบนระบบเครือข่าย โดยมีการจัดแบ่งเลเยอร์ของ OSI ออกเป็น 7 เลเยอร์ แต่ละเลเยอร์จะมีการ ได้ตอบหรือรับส่งข้อมูลกับเลเยอร์ที่อยู่ข้างเคียงเท่านั้น โดยเลเยอร์ที่อยู่ชั้นล่างจะกำหนดลักษณะของอินเตอร์เฟซ เพื่อให้บริการกับเลเยอร์ที่อยู่เหนือขึ้นไปตามลำดับชั้น เริ่มตั้งแต่ส่วนล่างสุดซึ่งเป็นการจัดการลักษณะทางกายภาพของฮาร์ดแวร์และการส่งกระแสของข้อมูลในระดับบิต ไปสิ้นสุดที่แอปพลิเคชันเลเยอร์ในส่วนบนสุด



รูปที่ 2.1 OSI Reference Model

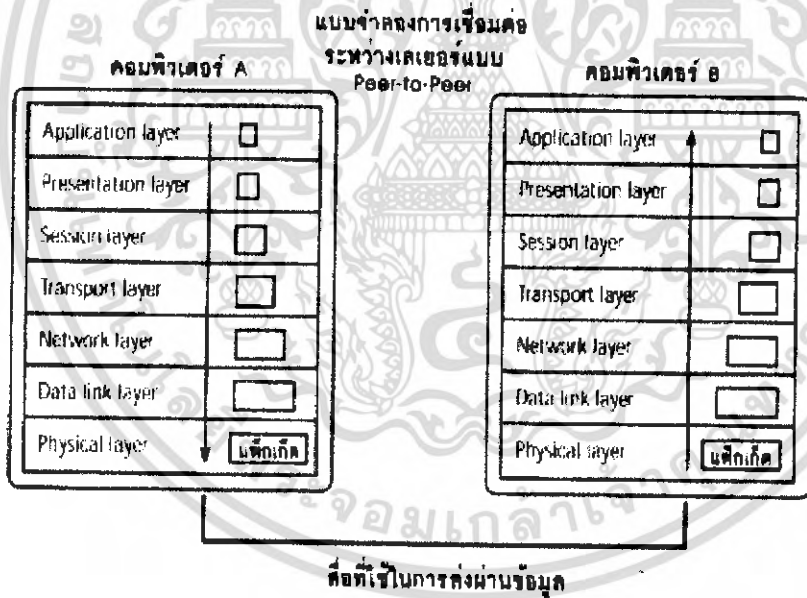
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.6.1 หลักการออกแบบเลเยอร์

- แต่ละเลเยอร์จะมีการกำหนดการทำงานอย่างละเอียดโดยมีการทำงานเป็นอิสระ ไม่ขึ้นต่อกัน
- ฟังก์ชันภายในเลเยอร์จะพยายามมุ่งไปสู่ข้อกำหนดมาตรฐาน (standard protocol)
- ขอบเขตของเลเยอร์จะถูกเลือกและจำกัดให้มีปริมาณการเชื่อมต่อระหว่างเลเยอร์ให้น้อยที่สุด
- จำนวนของเลเยอร์ต้องมากพอที่จะแยกฟังก์ชันที่จำเป็นและแตกต่างกัน ไม่ให้อยู่ในเลเยอร์เดียวกัน

2.6.2 การทำงานของ OSI Reference Model

การที่แพ็กเก็ตข้อมูลเดินทางจากเครื่องคอมพิวเตอร์ A ไปยังเครื่องคอมพิวเตอร์ B นั้น มีกระบวนการทำงานดังนี้



รูปที่ 2.2 การส่งแพ็กเก็ตใน OSI Reference

จากแผนผัง คอมพิวเตอร์ A และคอมพิวเตอร์ B มีโครงสร้างเป็น OSI ซึ่งมี 7 เลเยอร์ เมื่อเครื่องคอมพิวเตอร์ A พร้อมทั้งจะส่งสัญญาณข้อมูล ไปยังเครื่องคอมพิวเตอร์ B นั้น แต่ละเลเยอร์ในเครื่องคอมพิวเตอร์ A จะเสมือนกับที่มีการสื่อสารกับเลเยอร์ในระดับเดียวกันบนเครื่องคอมพิวเตอร์ B ถึงแม้ว่าจะไม่มีการสื่อสารระหว่าง เลเยอร์เหล่านี้เกิดขึ้นจริง แต่เลเยอร์ในระดับต่างๆ บนเครื่องคอมพิวเตอร์ทั้งคู่นั้นจะทำตามกฎเกณฑ์หรือโพรโตคอล (protocol) อย่างเดียวกัน เพื่อให้มั่นใจได้ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ว่าแต่ละเลเยอร์บนเครื่องคอมพิวเตอร์ฝ่ายผู้รับจะได้รับแพ็กเก็ตข้อมูล แบบเดียวกันกับแพ็กเก็ตข้อมูลที่รวบรวม โดยแต่ละเลเยอร์บนเครื่องคอมพิวเตอร์ฝ่ายผู้ส่ง โดยแพ็กเก็ตข้อมูลจะเริ่มที่ระดับสูงสุดคือ Application Layer บนเครื่องคอมพิวเตอร์ A และเคลื่อนลงมาที่ระดับชั้นจนมาถึงชั้นล่างสุดคือ Physical Layer การที่แพ็กเก็ตเคลื่อนผ่านจากระดับหนึ่ง ไปยังระดับถัดไปนั้น จะมีการกำหนดที่อยู่ การจัดรูปแบบของข้อมูลและอื่นๆ ซึ่งแต่ละเลเยอร์จะเป็นตัวจัดการและมีกระบวนการของตนเอง เมื่อแพ็กเก็ตเคลื่อนตัวลงมาถึง Physical Layer ก็จะถูกแปลงให้เป็นกระแสข้อมูลแบบอนุกรมและส่งผ่านสื่อกลางคือสายสัญญาณ ซึ่งเป็นเลขอร์เคียวที่เครื่องคอมพิวเตอร์ A สื่อสารกับเครื่องคอมพิวเตอร์ B และเมื่อสัญญาณข้อมูลมาถึงเครื่องคอมพิวเตอร์ B กระบวนการก็จะเริ่มทำในทางตรงข้าม คือจะทำการแยกแพ็กเก็ตออกผ่าน OSI ทั้ง 7 เลเยอร์ ส่งย้อนกลับขึ้นไปยัง Application Layer ของเครื่องคอมพิวเตอร์ B เมื่อแพ็กเก็ตเดินทางผ่านเลเยอร์ระดับต่างๆ แต่ละเลเยอร์จะแยกข้อมูลข่าวสารตามกำหนดที่อยู่ และการจัดรูปแบบของแพ็กเก็ต จนเมื่อมาถึงเลเยอร์ระดับสูงสุดคือ Application Layer ก็จะเหลือเฉพาะข้อมูลที่เหมือนกับบน Application Layer ของเครื่องคอมพิวเตอร์ A

เลเยอร์ 1: Application Layer

Layer นี้เป็นการแลกเปลี่ยนข้อมูลระหว่างโปรแกรมที่ทำงานอยู่บนคอมพิวเตอร์และบริการอื่นๆ ในเครือข่าย เช่น Database

เลเยอร์ 2: Data Link Layer

เลเยอร์นี้มีจุดประสงค์หลักคือพยายามควบคุมการส่งข้อมูลให้เสมือนกับว่าไม่มีความผิดพลาดเกิดขึ้น เพื่อให้เลเยอร์สูงขึ้นไปสามารถนำข้อมูลไปใช้ได้อย่างถูกต้อง วิธีการคือฝ่ายผู้ส่งจะทำการแตกข้อมูลออกเป็นเฟรมข้อมูล (data-frame) โดยจะต้องมีการกำหนดขอบเขตของเฟรม (frame boundary) โดยการเติมบิตเข้าไปยังจุดเริ่มต้นและจุดสิ้นสุดของเฟรม จากนั้นทำการส่งเฟรมข้อมูลออกไปทีละชุดและรอรับการตอบรับ (acknowledge frame) จากผู้รับ ถ้าหากมีการสูญหายของเฟรมข้อมูล ซึ่งอาจเนื่องมาจากสัญญาณรบกวนจากภายนอกหรือข้อผิดพลาดอื่นๆ ในกรณีนี้ฝ่ายผู้ส่งจะต้องส่งเฟรมข้อมูลเดิมออกมาใหม่

เลเยอร์ 3: Network Layer

เป็นเลเยอร์ที่ทำหน้าที่หลักเกี่ยวข้องกับการหาเส้นทาง (routing) ในการส่งแพ็คเกจจากต้นทางไปยังปลายทาง ซึ่งจะมีการสลับช่องทางในการส่งข้อมูลหรือที่เรียกว่า แพ็กเก็ตสวิตซิง (packet switching) มีการสร้างวงจรเสมือน (virtual circuit) ซึ่งคล้ายกับว่ามีเส้นทางเชื่อมโยงกันระหว่างคอมพิวเตอร์ 2 เครื่องให้ติดต่อสื่อสารถึงกันได้โดยตรง การกำหนดเส้นทางของการส่งข้อมูลนั้น คอมพิวเตอร์ฝ่ายผู้ส่งอาจทำหน้าที่พิจารณาหาเส้นทางที่เหมาะสมในการส่งข้อมูล ตั้งแต่ต้น หรืออาจใช้วิธีแบบไดนามิก (dynamic) คือแต่ละแพ็คเกจสามารถเปลี่ยนแปลงเส้นทางได้ตลอดเวลา นอกจากนี้เครื่องคอมพิวเตอร์ฝ่ายผู้ส่งยังมีหน้าที่ในการจัดการเรื่องที่อยู่ของเครือข่ายปลายทางโดยจะมีการแปลงที่อยู่แบบตรรกะ (logical address) ให้เป็นที่อยู่แบบกายภาพ (physical address) ซึ่งถูกกำหนดโดยการเชื่อมต่อระบบเครือข่าย

เลเยอร์ 4: Transport Layer

Transport Layer ทำหน้าที่เสมือนบริษัทขนส่งที่รับผิดชอบการจัดส่งข้อมูล โดยปราศจากความผิดพลาด ซึ่งมีหน้าที่หลักคือ การตรวจสอบและแก้ไขความผิดพลาดที่เกิดขึ้นในข้อมูล คอยแยกแยะและจัดระเบียบของแพ็คเกจ ข้อมูลให้จัดเรียงลำดับอย่างถูกต้อง และมีขนาดที่เหมาะสม นอกจากนี้ยังทำการผนวกข้อมูลทั้งหลายให้อยู่ในรูปของ วงจรเดียวหรือเรียกว่าการมัลติเพล็กซ์ (multiplex) และมีกลไกสำหรับควบคุมการไหลของข้อมูลให้มีความสม่ำเสมอ

เลเยอร์ 5: Session Layer

จากเลเยอร์ที่ผ่านมาจะเห็นว่าการทำงานต่างๆ จะเกี่ยวพันอยู่เฉพาะกับบิตและข้อมูลเท่านั้น โดยไม่ได้สนใจเกี่ยวกับสถานะภาพการใช้งานจริงของผู้ใช้แต่อย่างใด ซึ่งหน้าที่ดังกล่าวนี้จะเกิดขึ้นที่ Session Layer ในเลเยอร์นี้จะมีการให้บริการสำหรับการใช้งานเครื่องที่อยู่ห่างไกลออกไป (remote login) การถ่ายโอนไฟล์ระหว่างเครื่อง โดยจะมีการจัดตั้งการสื่อสารระหว่าง 2 ฝ่าย เรียกว่า Application Entities หรือ AE ซึ่งเทียบได้กับบุคคล 2 คนที่ต้องการสนทนากันทางโทรศัพท์ โดย Session Layer จะมีหน้าที่จัดการให้การสนทนาเป็นไปอย่างราบรื่น โดยการเฝ้า ตรวจสอบการไหลของข้อมูลอย่างเป็นจังหวะ ดูแลเรื่องความปลอดภัยเช่น ตรวจสอบอายุการใช้งานของรหัสผ่าน จำกัดช่วงระยะเวลาในการติดต่อ ควบคุมการถ่ายเทข้อมูลรวมถึงการกู้ข้อมูลที่เสียหายอันเกิดมาจากเครือข่ายทำงานผิดปกติ นอกจากนี้ยังสามารถตรวจสอบการใช้งานของระบบและจัดทำบัญชีรายงานช่วงเวลาการใช้งานของผู้ใช้ได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เลเยอร์ 6: Presentation Layer

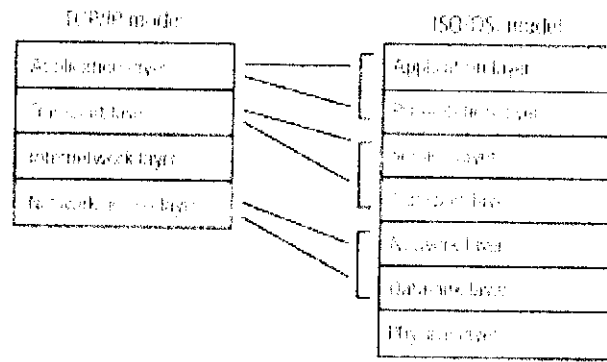
หน้าที่หลักคือการแปลงรหัสข้อมูลที่ส่งระหว่างเครื่องคอมพิวเตอร์ 2 เครื่องให้เป็นอักขระแบบเดียวกัน เครื่องคอมพิวเตอร์ส่วนใหญ่จะใช้รหัส ASCII (American Standard Code for Information Interchange) แต่ในบางกรณีเครื่องที่ใช้รหัส ASCII อาจจะต้องสื่อสารกับเครื่องเมนเฟรมของ IBM ที่ใช้รหัส EBCDIC (Extended Binary Coded Decimal Interchange Code) ดังนั้น Presentation Layer จะทำหน้าที่แปลงรหัสเหล่านี้ให้เครื่องคอมพิวเตอร์เข้าใจได้ตรงกัน นอกจากนี้ยังสามารถทำการลดขนาดของข้อมูล (data compression) เพื่อเป็นการประหยัดเวลาในการรับส่ง และสามารถเข้ารหัสเพื่อเป็นการป้องกันการโจรกรรมข้อมูลได้อีกด้วย

เลเยอร์ 7: Application Layer

เป็นเลเยอร์บนสุดที่ทำงานใกล้ชิดกับผู้ใช้ การทำงานของเลเยอร์นี้จะเกี่ยวข้องกับโปรโตคอลต่างๆ มากมาย ซึ่งจะมีการใช้งานที่เฉพาะตัวแตกต่างกันออกไป มีบริการทางด้านโปรแกรมประยุกต์ต่างๆ ได้แก่ email, file transfer, remote job entry, directory services นอกจากนี้ยังมีการจัดเตรียมฟังก์ชันในการเข้าถึงไฟล์และเครื่องพิมพ์ ซึ่งเป็นการแบ่งปันการใช้ทรัพยากรบนระบบเครือข่าย

2.7 แบบจำลอง TCP/IP

TCP/IP Model มีแนวคิดพื้นฐานแตกต่างจาก OSI Model คือไม่ได้มีพื้นฐานของการสื่อสารแบบการสนทนา TCP/IP Model เป็นภาพแสดงถึงโลกของระบบเครือข่ายสากล (Internetworking) ที่ทำการเคลื่อนย้ายและกำหนดเส้นทางให้กับข้อมูลระหว่างเครือข่ายและระหว่างเครื่องคอมพิวเตอร์ต่างๆ เมื่อเปรียบเทียบความสัมพันธ์ระหว่างทั้ง 2 โมเดล จะพบว่ามีบางเลเยอร์ที่มีการกำหนดคุณสมบัติที่เทียบได้ใกล้เคียงกัน แต่บางเลเยอร์ก็ไม่สามารถเทียบหาความสัมพันธ์กันได้เลย

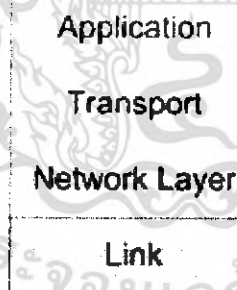


รูปที่ 2.3 เลขอร์ต่างๆ ใน TCP/IP และ ISO/OSI Model

TCP/IP (Transmission Control Protocol/ Internet Protocol) เป็นชุดของโพรโทคอลที่ถูกใช้ในการสื่อสารผ่านเครือข่ายอินเทอร์เน็ต ได้รับการพัฒนามาตั้งแต่ปี 1960 ซึ่งถูกใช้เป็นครั้งแรกในเครือข่าย ARPANET ซึ่งต่อมาได้ขยายการเชื่อมต่อไปทั่วโลกเป็นเครือข่ายอินเทอร์เน็ต ทำให้ TCP/IP เป็นที่ยอมรับอย่างกว้างขวางจนถึงปัจจุบัน

2.7.1 การแบ่งชั้นของ TCP/IP

TCP/IP แบ่งออกเป็น 4 เลขอร์ ดังรูปที่ 2.4



รูปที่ 2.4 การแบ่งชั้นของ TCP/IP

ในแต่ละเลขอร์จะมีหน้าที่ดังนี้

- **Link Layer** - เลขอร์นี้มีหน้าที่ควบคุมการรับส่งข้อมูลในระดับฮาร์ดแวร์ของเครือข่าย รับผิดชอบการรับส่งข้อมูลในระดับกายภาพ จนถึง การแปลงความถี่คลื่นสัญญาณไฟฟ้าเป็นข้อมูลทางคอมพิวเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- **Network Layer** - ทำหน้าที่รับข้อมูลจากชั้น Transport Layer และค้นหาและเลือกเส้นทางระหว่างผู้รับและผู้ส่ง เทียบได้กับ Network Layer ของ OSI Model โพรโตคอลในเลเยอร์นี้ได้แก่ IP, ICMP, IGMP
- **Transport Layer** - รับผิดชอบการรับส่งข้อมูลระหว่างปลายด้านส่งและด้านรับข้อมูล และส่งข้อมูลขึ้นไปให้ Application Layer นำไปใช้งาน ต่อ เทียบได้กับ Session Layer และ Transport Layer ของ OSI Model
- **Application Layer** - เป็นเลเยอร์ที่แอปพลิเคชันเรียกโพรโตคอลระดับต่างๆลงไป เพื่อให้บริการต่างๆ เช่น FTP , SMTP , Telnet , HTTP , POP

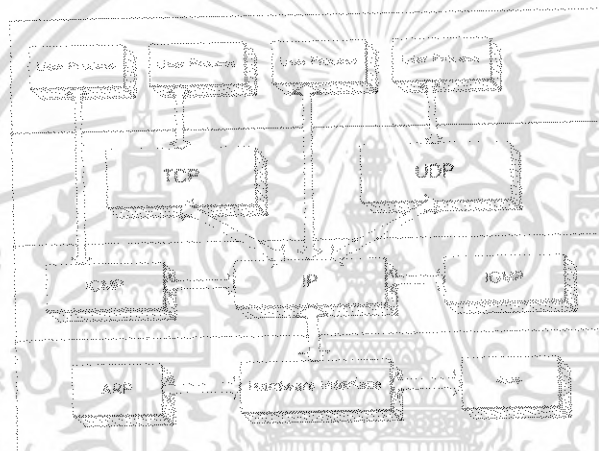
2.7.2 โครงสร้างของโพรโตคอล TCP/IP

เนื่องจาก TCP/IP เป็นชุดของโพรโตคอลประกอบด้วยโพรโตคอลหลายตัวทำงานร่วมกันในเลเยอร์ต่างๆ และมีหน้าที่แตกต่างกันออกไป ได้แก่

- **TCP : (Transmission Control Protocol)** - อยู่ใน Transport Layer ทำหน้าที่จัดการและควบคุมการรับส่งข้อมูล และมีกลไกความคุมการ รับส่งข้อมูลให้มีความถูกต้อง (reliable) และมีการสื่อสารอย่างเป็นกระบวนการ (connection-orient)
- **UDP : (User Datagram Protocol)** - อยู่ใน Transport Layer ทำหน้าที่จัดการและควบคุมการรับส่งข้อมูล แต่ไม่มีกลไกความคุมการรับ ส่งข้อมูลให้มีเสถียรภาพและเชื่อถือได้ (unreliable, connectionless) โดยปล่อยให้เป็นที่ของแอปพลิเคชันเลเยอร์ แต่ UDP มีข้อได้เปรียบในการส่งข้อมูลได้ทั้งแบบ unicast , multicast และ broadcast อีกทั้งยังทำการติดต่อสื่อสารได้เร็วกว่า TCP เนื่องจาก TCP ต้องเสีย overhead ให้กับขั้นตอนการสื่อสารที่ทำให้ TCP มีความน่าเชื่อถือในการรับส่งข้อมูลนั่นเอง
- **IP : (Internet Protocol)** - อยู่ใน Internetwork Layer เป็นโพรตคอลหลักในการสื่อสารข้อมูล มีหน้าที่ค้นหาเส้นทางระหว่างผู้รับและผู้ส่ง โดยใช้ IP Address ซึ่งมีลักษณะเป็นเลขสี่ชุด แต่ละชุดมีค่าตั้งแต่ 0-255 เช่น 172.17.3.12 ในการอ้างอิงโฮสต์ต่างๆ และกลไกการ Route เพื่อส่งต่อข้อมูลไปจนถึงจุดหมายปลายทาง
- **ICMP : (Internet Control Message Protocol)** - อยู่ใน Internetwork Layer มีหน้าที่ส่งข่าวสารและแจ้งข้อผิดพลาดให้แก่ IP

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- **IGMP : (Internet Group Management Protocol)** อยู่ในเน็ตเวิร์กเลเยอร์ ทำหน้าที่ในการส่ง UDP คาด้าแกรมไปยัง กลุ่มของโฮสต์ หรือ โฮสต์หลายๆตัวพร้อมกัน
- **ARP : (Address Resolution Protocol)** - อยู่ใน Link Layer ทำหน้าที่เปลี่ยนระหว่าง IP แอดเดรส ให้เป็นแอดเดรสของ Network Interface เรียกว่า MAC Address ในการติดต่อระหว่างกัน MAC Address คือหมายเลขประจำของ Hardware Interface ซึ่งในโลกนี้จะไม่มี MAC Address ที่ซ้ำกัน มีลักษณะเป็นเลขฐาน 16 ยาว 6 ไบต์ เช่น 23:43:45:AF:3D:78 โดย 3 ไบต์แรกจะเป็นรหัสของผู้ผลิต และ 3 ไบต์หลังจะเป็นรหัสของผลิตภัณฑ์
- **RARP : (Reverse ARP)** - อยู่ในลิงก์เลเยอร์เช่นกัน แต่ทำหน้าที่กลับกันกับ ARP คือเปลี่ยนระหว่างแอดเดรสของ Network Interface ให้ เป็นแอดเดรสที่ใช้โดย IP Address

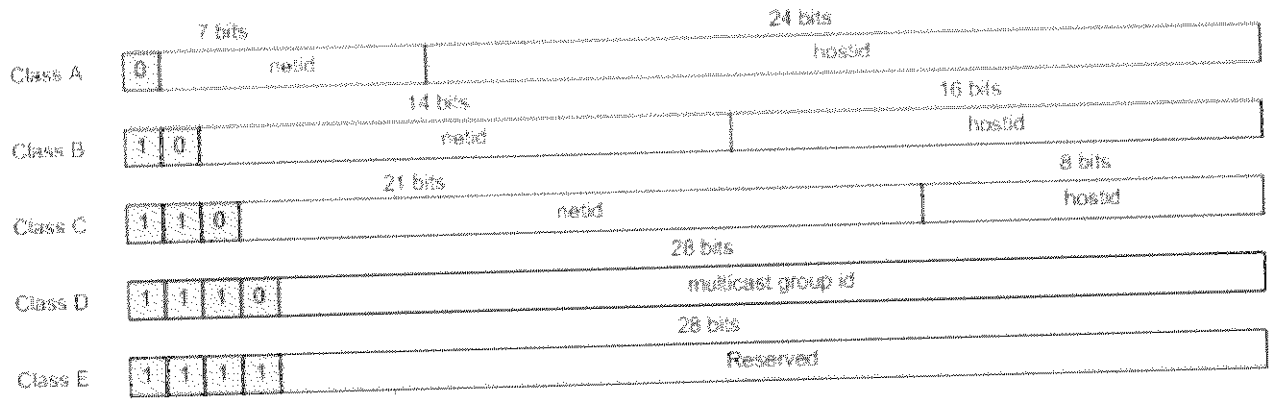


รูปที่ 2.5 แสดงให้เห็นถึงความสัมพันธ์ระหว่างโพรโตคอลต่างๆ ใน TCP/IP

2.8 IP Addressing

ทุกอินเตอร์เฟซที่ต่ออยู่บนอินเตอร์เน็ตจะต้องมีหมายเลขประจำตัวเพื่อใช้ในการสื่อสารข้อมูล เรียกว่า Internet Address หรือเรียกย่อๆว่า IP Address โดยค่า IP Address นี้จะเป็นหมายเลขจำนวน 32 บิต แต่แทนที่จะกำหนดให้เลขทั้ง 32 บิตนั้นถูกนับต่อเนื่องกันไป ก็จะใช้วิธีการแบ่งหมายเลขดังกล่าวออกเป็นกลุ่มของเลขขนาด 8 บิตจำนวน 4 ชุด และคั่นแต่ละชุดด้วยจุด ตัวอย่างเช่น 172.17.3.12 นอกจากนี้ใน IP Address นั้นยังถูกแบ่งออกเป็น 2 ส่วนคือ ส่วนที่เป็นแอดเดรสของเน็ตเวิร์ก (Network ID) และส่วนที่เป็นแอดเดรสของโฮสต์ (Host ID) ซึ่งข้อมูลในส่วนนี้จะถูกใช้สำหรับ ค้นหาเส้นทางของ IP ในการที่จะขนส่งข้อมูลจากต้นทางให้ถึงปลายทางอย่างถูกต้อง เพื่อเป็นการกำหนดขนาดของเน็ตเวิร์ก สำหรับ IP Address ต่างๆดังนั้นจึงมีการจัด IP Address ในแต่ละช่วงออกเป็นคลาส (class) ต่างๆกันจาก A ถึง E เพื่อจะได้ทำการจัดสรร IP Address ได้อย่างเหมาะสมกับขนาดของเน็ตเวิร์ก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.6 การกำหนด IP Address ในคลาสต่างๆ

จากข้อกำหนดในการแบ่งคลาสของ IP Address หากลองนำบิตที่อยู่ในตอนต้นของ ip address ในแต่ละคลาสมาแปลงเป็น ip address ในเลขฐานสิบ จะเห็นว่าแต่ละคลาสครอบคลุม ip address ช่วงต่างๆ ดังตารางที่ 2.1

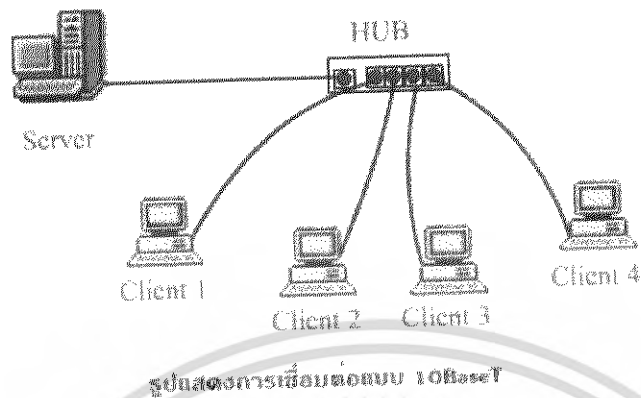
Class	IP Range
A	0.0.0.0 - 127.255.255.255
B	128.0.0.0 - 191.255.255.255
C	192.0.0.0 - 223.255.255.255
D	224.0.0.0 - 239.255.255.255
E	240.0.0.0 - 255.255.255.255

ตารางที่ 2.1 แสดงช่วงของ IP Address ในแต่ละคลาส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.9 อุปกรณ์เครือข่าย

2.9.1 เซอร์เวอร์ (Server)

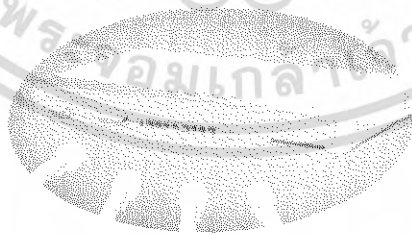


รูปที่ 2.7 เซอร์เวอร์

เซิร์ฟเวอร์ หรือเรียกอีกอย่างหนึ่งว่า เครื่องแม่ข่าย เป็นเครื่องคอมพิวเตอร์หลักในเครือข่าย ที่ทำหน้าที่จัดเก็บและให้บริการไฟล์ข้อมูลและทรัพยากรอื่นๆ กับคอมพิวเตอร์เครื่องอื่น ๆ ในเครือข่าย โดยปกติคอมพิวเตอร์ที่นำมาใช้เป็นเซิร์ฟเวอร์มักจะเป็นเครื่องที่มีสมรรถนะสูง และมีฮาร์ดดิสก์ความจำสูงกว่าคอมพิวเตอร์เครื่องอื่น ๆ ในเครือข่าย

ไคลเอนต์ (Client) หรือเรียกอีกอย่างหนึ่งว่า เครื่องลูกข่าย เป็นคอมพิวเตอร์ในเครือข่ายที่ร้องขอ บริการและเข้าถึงไฟล์ข้อมูลที่จัดเก็บในเซิร์ฟเวอร์ หรือพวงต่าง ๆ ก็คือ ไคลเอนต์ เป็นคอมพิวเตอร์ ของผู้ใช้แต่ละคนในระบบเครือข่าวนั้นเอง

2.9.2 ฮับ (HUB)



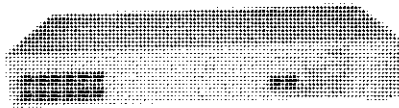
รูปที่ 2.8 ฮับ

ฮับ (HUB) หรือ เรียก รีพีทเตอร์ (Repeater) คืออุปกรณ์ที่ใช้เชื่อมต่อกลุ่มคอมพิวเตอร์ ฮับ มีหน้าที่รับส่งเฟรมข้อมูลทุกเฟรมที่ได้รับจากพอร์ตใดพอร์ตหนึ่ง ไปยังพอร์ตที่เหลือ คอมพิวเตอร์ที่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เชื่อมต่อเข้ากับฮับจะแชร์แบนด์วิธหรืออัตราข้อมูลของเครือข่าย เพราะฉะนั้นถ้ามีคอมพิวเตอร์เชื่อมต่อมากจะทำให้อัตราการส่งข้อมูลลดลง

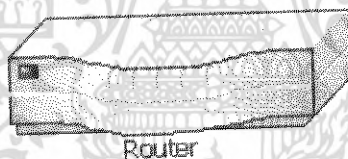
2.9.3 สวิตช์ (Switch)



รูปที่ 2.9 สวิตช์

คืออุปกรณ์เครือข่ายที่ทำหน้าที่ในเลเยอร์ที่ 2 และทำหน้าที่ส่งข้อมูลที่ได้รับมาจากพอร์ตหนึ่งไปยังพอร์ตเฉพาะที่เป็นปลายทางเท่านั้น และทำให้คอมพิวเตอร์ที่เชื่อมต่อกับพอร์ตที่เหลือส่งข้อมูลถึงกันในเวลาเดียวกัน ดังนั้น อัตราการรับส่งข้อมูลหรือแบนด์วิธจึงไม่ขึ้นอยู่กับคอมพิวเตอร์ ปัจจุบันนิยมเชื่อมต่อแบบนี้มากกว่าฮับเพราะลดปัญหาการชนกันของข้อมูล

2.9.4 เราเตอร์ (Router)

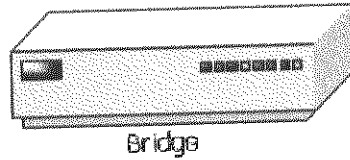


รูปที่ 2.10 เราเตอร์

เป็นอุปกรณ์ที่ทำหน้าที่ในเลเยอร์ที่ 3 เราเตอร์จะอ่านที่อยู่ (Address) ของสถานีปลายทางที่ส่วนหัว (Header) ข้อแพ็กเก็ตข้อมูล เพื่อที่จะกำหนดและส่งแพ็กเก็ตต่อไป เราเตอร์จะมีตัวจัดเส้นทางในแพ็กเก็ต เรียกว่า เราตติ้งเทเบิล (Routing Table) หรือตารางจัดเส้นทางนอกจากนี้ยังส่งข้อมูลไปยังเครือข่ายที่ให้โพรโตคอลต่างกันได้ เช่น IP (Internet Protocol) , IPX (Internet Package Exchange) และ AppleTalk นอกจากนี้ยังเชื่อมต่อกับเครือข่ายอื่นได้ เช่น เครือข่ายอินเทอร์เน็ต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.9.5 บริดจ์ Bridge

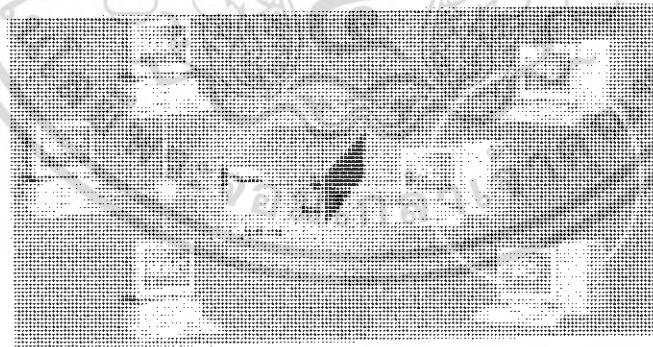


รูปที่ 2.11 บริดจ์

บริดจ์ เป็นอุปกรณ์ที่มักจะใช้ในการเชื่อมต่อวงแลน (LAN Segments) เข้าด้วยกัน ทำให้สามารถขยายขอบเขตของ LAN ออกไปได้เรื่อยๆ โดยที่ประสิทธิภาพรวมของระบบ ไม่ลดลงมากนัก เนื่องจากการติดต่อของเครื่องที่อยู่ในเซกเมนต์เดียวกันจะไม่ถูกส่งผ่าน ไปรบกวนการจราจรของเซกเมนต์อื่น และเนื่องจากบริดจ์เป็นอุปกรณ์ที่ทำงานอยู่ในระดับ Data Link Layer จึงทำให้สามารถใช้ในการเชื่อมต่อเครือข่ายที่แตกต่างกันในระดับ Physical และ Data Link ได้ เช่น ระหว่าง Ethernet กับ Token Ring เป็นต้น.

บริดจ์ มักจะถูกใช้ในการเชื่อมเครือข่ายย่อยๆ ในองค์กรเข้าด้วยกันเป็นเครือข่ายใหญ่ เพียงเครือข่ายเดียว เพื่อให้เครือข่ายย่อยๆ เหล่านั้นสามารถติดต่อกับเครือข่ายย่อยอื่นๆ ได้

2.9.6 เกตเวย์ (Gateway)

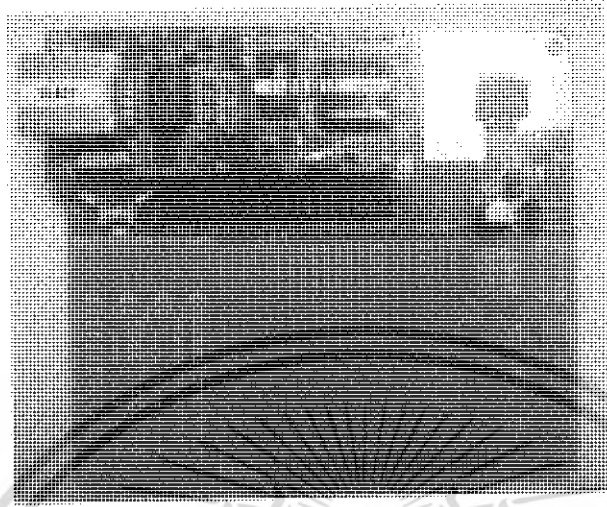


รูปที่ 2.12 เกตเวย์

เกตเวย์ เป็นอุปกรณ์ฮาร์ดแวร์ที่เชื่อมต่อเครือข่ายต่างประเภทเข้าด้วยกัน เช่น การใช้เกตเวย์ในการเชื่อมต่อเครือข่าย ที่เป็นคอมพิวเตอร์ประเภทพีซี (PC) เข้ากับคอมพิวเตอร์ประเภทแมคอินทอช (MAC) เป็นต้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.10 ลักษณะที่สำคัญและความสามารถของ RCM 3720



รูปที่ 2.13 บอร์ดวงจร RCM 3720

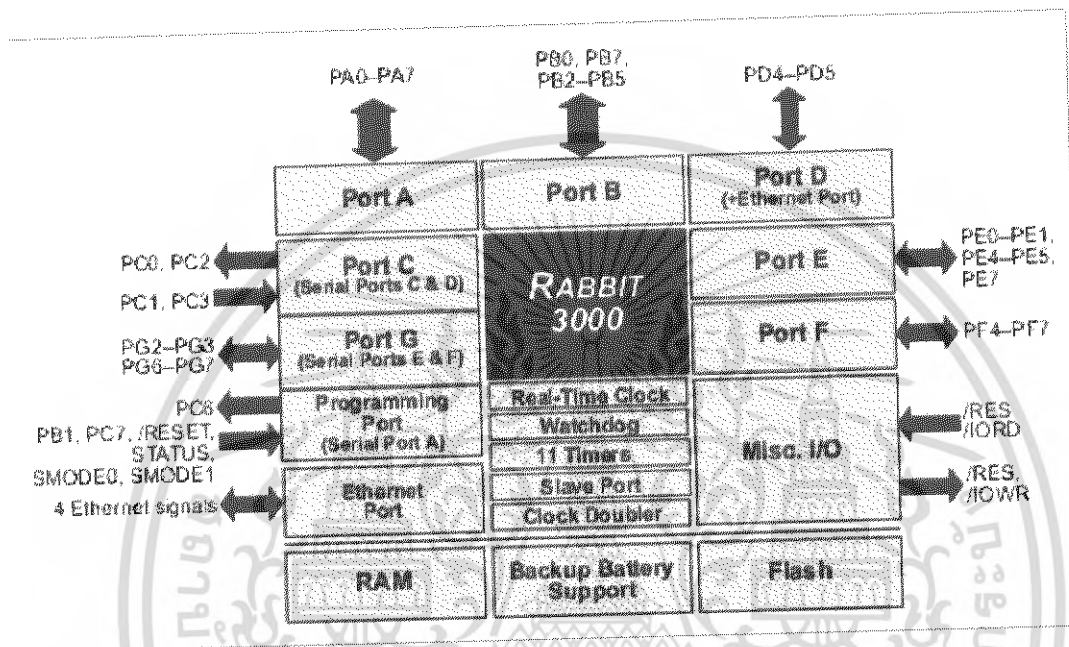
- ขนาดเล็ก 1.20" x 2.95" x 0.89" หรือ (30 mm x 75 mm x 23 mm)
- ไมโครโปรเซสเซอร์ Rabbit 3000 ใช้ความถี่ในการทำงานที่ 22.1 MHz
- มีขาที่เป็น Input/Output ทั้งหมด 33 ขา เป็นแบบ Parallel มีโหมดการทำงานหลากหลาย
- มี Data Bus 8 เส้น
- มี Address Bus 5 เส้น
- มี Flash Memory ขนาด 512 K และ Static Ram ขนาด 512K
- มีสัญญาณนาฬิกาให้จังหวะการทำงาน
- ใช้หัวต่อสัญญาณแบบ RJ – 45 เป็น Ethernet Port
- Port Serial เป็นชนิด CMOS ซึ่งเป็นอัตราบอร์คแบบ Asynchronous ได้ความถี่สูงสุดถึง 2.76 Mbps

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

2.11 ส่วนประกอบและอุปกรณ์ย่อยของระบบ RCM3720

2.11.1 อินพุต/เอาต์พุต ของ RCM3720



รูปที่ 2.14 ระบบภายใน RCM 3700

RabbitCore RCM3720 มี Input / Output ที่แบ่งเป็น Port 7 Port แต่ละ Port มี 8 บิต อยู่ที่หัวข้อต่อสัญญาณ J1 โดยที่เส้น Input / Output จะอยู่ที่ PA0 - PA7, PB0 - PB7, PC0 - PC5, PD4, PD5, PE1, PE3 - PE7, PF0 - PF7 และ PG0 - PG7 ถูกแสดงในรูปที่ 2.15

72897

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

J1	
PA6	PA7
PA4	PA5
PA2	PA3
PA0	PA1
PF0	PF1
PB2	PB0
PB4	PB3
PB7	PB5
PF5	PF4
PF7	PF6
PC1/PG2	PC0
PC3/PG3	PC2
PE5	PE7
PE1	PE4
PG7	PE0
/AOWR	PG6
PD4	/ORD
/RES	PD5
GND	VBA1
GND	-5V

Note: These pinouts are as seen on the Bottom Side of the module.

รูปที่ 2.15 หัวข้อต่อสัญญาณที่ต่อออกใช้งานภายนอกของ RabbitCore RCM3720

Pin	Pin Name	Default Use	Alternate Use	Notes
Header J1	1-8	PA[7:0]	External data bus (ID0-ID7) Slave port data bus	External Data Bus
	9	PF1	Input/Output QD1A CLKC	
	10	PF0	Input/Output QD1B CLKD	
	11	PB0	Input/Output CLKB	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

12	PB2	Input/Output	IA0 /SWR	External Address 0 Slave port write
13	PB3	Input/Output	IA1 /SRD	External Address 1 Slave port read
14	PB4	Input/Output	IA2 SA0	External Address 2 Slave Port Address 0
15	PB5	Input/Output	IA3 SA1	External Address 3 Slave Port Address 1
16	PB7	Input/Output	IA5 /SLAVEATTN	External Address 5 Slave Port Attention
17	PF4	Input/Output	AQD1B PWM0	
18	PF5	Input/Output	AQD1A PWM1	
19	PF6	Input/Output	AQD2B PWM2	
20	PF7	Input/Output	AQD2A PWM3	
21	PC0	Output	TXD	Serial Port D
22	PC1/PG2	Input/Output	RXD/TXF	Serial Port D Serial Port F
23	PC2	Output	TXC	Serial Port C
24	PC3/PG3	Input/Output	RXC/RXF	Serial Port C Serial Port F
25	PE7	Input/Output	I7 /SCS	External Address 7 Slave Port Chip Select

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

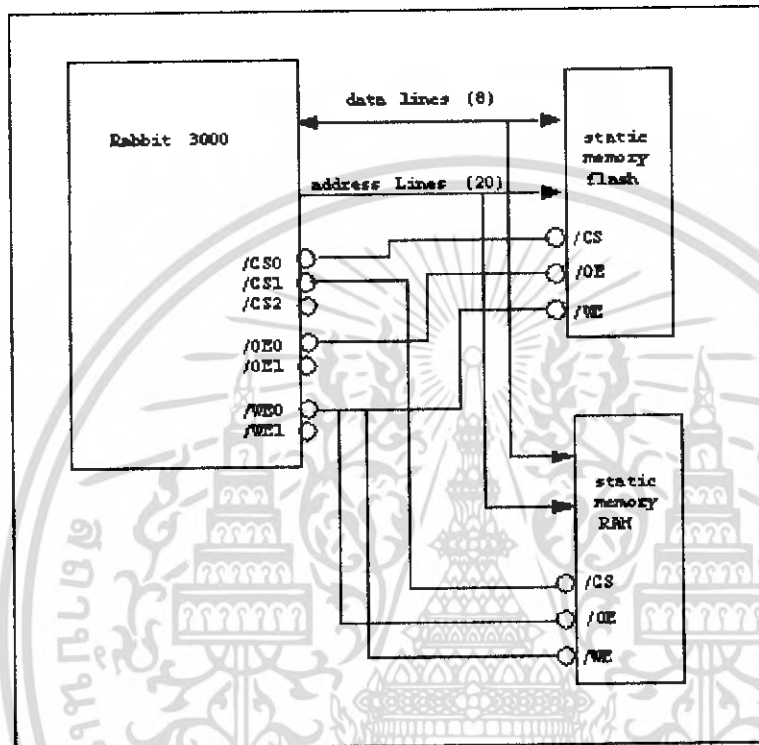
			I5	
26	PE5	Input/Output	INT1B	
			I4	
27	PE4	Input/Output	INT0B	
			I1	I/O Strobe 1
28	PE1	Input/Output	INT1A	Interrupt 1A
			I0	I/O Strobe 0
29	PE0	Input/Output	INT0A	Interrupt 0A
30	PG7	Input/Output	RXE	Serial Port E
31	PG6	Input/Output	TXE	
Header J1	32	/IOWR	Output	External write strobe
	33	/IORD	Input	External read strobe
	34	PD4	Input/Output	ATXB Alternate Serial Port B
	35	PD5	Input/Output	ARXB
	36	/RES	Reset output	Reset input Reset output from Reset Generator
	37	VBAT		
	38	GND		
	39	+5 V		
	40	GND		

ตารางที่ 2.2 ความสามารถในการนำไปใช้งานของหัวต่อสัญญาณ J1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.11.2 อินพุต/เอาต์พุตที่ติดต่อกับหน่วยความจำ

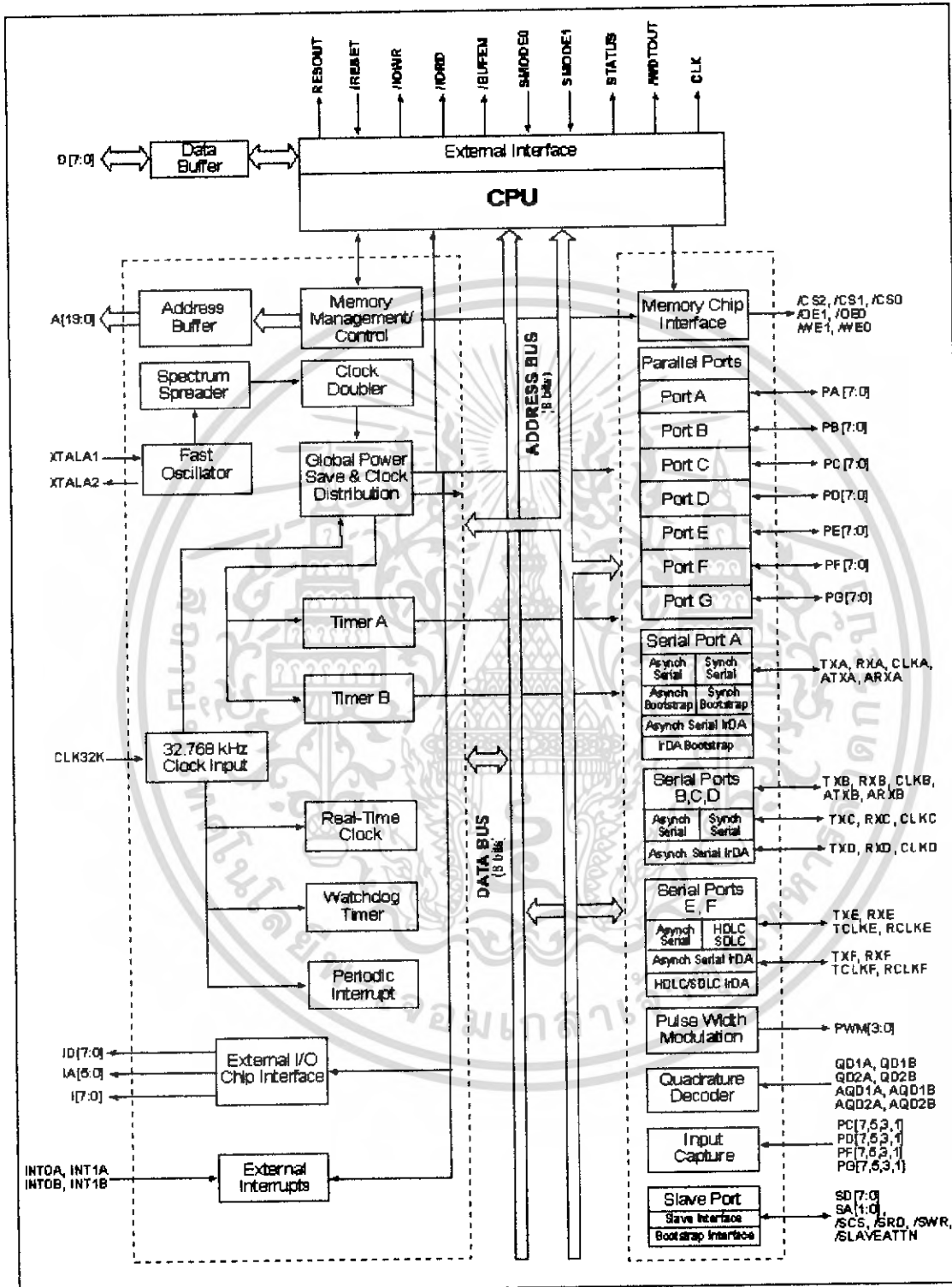
จะประกอบด้วยบัสตำแหน่ง (address bus) จาก A0 – A19 และบัสข้อมูล (data bus) จาก D0 - D7 สำหรับการติดต่อกับอุปกรณ์ภายนอก จะใช้ตำแหน่งขาสัญญาณ (IOWR) และ (IORD) เป็นอินพุต/เอาต์พุต ในการอ่านและเขียนข้อมูล เพื่อใช้ติดต่อกับข้อมูล



รูปที่ 2.16 การติดต่อกับหน่วยความจำ (RAM)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.12 รายละเอียดของไมโครโปรเซสเซอร์ Rabbit 3000



รูปที่ 2.17 โครงสร้างภายในของ Rabbit3000

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ไมโครโปรเซสเซอร์ Rabbit3000 เป็นไมโครโปรเซสเซอร์ที่ผลิตโดยบริษัท Rabbit Semiconductor Corporation เป็นไมโครโปรเซสเซอร์ขนาด 8 บิตมีความเร็วของสัญญาณนาฬิกา 22.1 MHz ถูกออกแบบมาเพื่อให้ใช้กับงานที่เกี่ยวข้องกับระบบ Ethernet โดยเฉพาะและไมโครโปรเซสเซอร์ Rabbit 3000 ก็เป็นเหมือนหัวใจหลักของ Rabbit Core Module RCM3720 ซึ่งคอยควบคุมการทำงานต่างๆไม่ว่าจะเป็นอุปกรณ์ภายในและภายนอกของ Rabbit Core Module RCM3720

2.13 หน้าที่ของขาอินพุต/เอาต์พุตบนไมโครโปรเซสเซอร์ Rabbit3000

- CLK เป็นขาชนิดเอาต์พุตที่ป้อนสัญญาณนาฬิกาที่ใช้ในการประมวลผลออกมา
- RESET เป็นขาชนิดอินพุตที่ใช้ในการกำหนดค่าเริ่มต้นหรือการทำงานใหม่
- XTALA1,XTALA2 เป็นขาชนิดอินพุต/เอาต์พุตที่ใช้สำหรับการเชื่อมต่อกับ Oscillator quartz crystal 11.0592 MHz
- CLK32K เป็นขาชนิดอินพุตใช้สำหรับการเชื่อมต่อกับ Oscillator Quartz Crystal 32.768 KHz
- A0-A19 เป็นขาชนิดเอาต์พุตทำหน้าที่กำหนดการเลือกใช้และควบคุมหน่วยความจำภายนอก
- D0-D7 เป็นขาชนิดอินพุต/เอาต์พุตใช้เป็นทางผ่านของข้อมูลระหว่างพอร์ตต่างๆ ของไมโครโปรเซสเซอร์
- WDTOUT เป็นขาชนิดเอาต์พุตใช้ตรวจเช็คว่าคุณลักษณะลูกกลิ้งมีค่าต่ำกว่า 30us หรือไม่ภายในระยะเวลาที่กำหนด
- STATUS เป็นขาชนิดเอาต์พุตใช้ตรวจสอบสถานะการทำงานของ Rabbit3000
- SMODE0,SMODE1 เป็นขาชนิดอินพุตใช้กำหนดเริ่มการทำงาน
- CS0,OE0,WEO เป็นขาชนิดเอาต์พุตตามปกติใช้เป็นการ Enable เพื่อให้ทำการเขียนข้อมูลลง Flash Memory ใน Program Code
- CS1,OE1,WE1 เป็นขาชนิดเอาต์พุตตามปกติใช้เป็นการ Enable เพื่อให้ทำการเขียนข้อมูลลง Static RAM และทำให้ความเร็วและการสูญเสียพลังงานเหมาะสมกัน
- CS2 เป็นขาชนิดเอาต์พุตจุดประสงค์ทั่วไปใช้ในการ Memory Decode
- BUFFEN เป็นขาชนิดเอาต์พุตปกติตั้งไว้เป็น Enable ทำงานกับ I/O ภายนอกจะทำงานเมื่อไมโครโปรเซสเซอร์ Rabbit3000 ขอมมา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- IORD,IOWR เป็นขาชนิดเอาต์พุตใช้ให้ระบุนการอ่านและเขียนข้อมูลกับส่วน I/O
- PA0-PA7 เป็นขาชนิดอินพุต/เอาต์พุตของพอร์ต A(Slave Port) ทำหน้าที่ Reset พอร์ต
- PB0-PB7 เป็นขาชนิดอินพุต/เอาต์พุตของพอร์ต B(Slave Port) ทำหน้าที่ควบคุม Slave Port, Serial Port Clocks
- PC0-PC7 เป็นขาชนิดอินพุต/เอาต์พุตของพอร์ต C(Slave Port) โดยทั่วไปทำหน้าที่เป็น Serial Data ของ Slave Port
- PD0-PD7 เป็นขาชนิดอินพุต/เอาต์พุตของพอร์ต D(Slave Port)
- PE0-PE7 เป็นขาชนิดอินพุต/เอาต์พุตของพอร์ต E(Slave Port) โดยทั่วไปทำหน้าที่เป็น Interrupts จากภายนอก
- PG0-PG7 เป็นขาชนิดอินพุต/เอาต์พุตของพอร์ต E(Slave Port)
- VBAT ใช้จ่ายพลังงานชนิด Real-Time Clock (25uA at 2.3V)
- VDD ใช้จ่ายพลังงานให้กับ ไมโครโปรเซสเซอร์ Rabbit3000 ที่แรงดัน 2.7-5 volts
- VSS คือ Ground

2.14 พอร์ตในการเชื่อมต่อ RabbitCore RCM3720

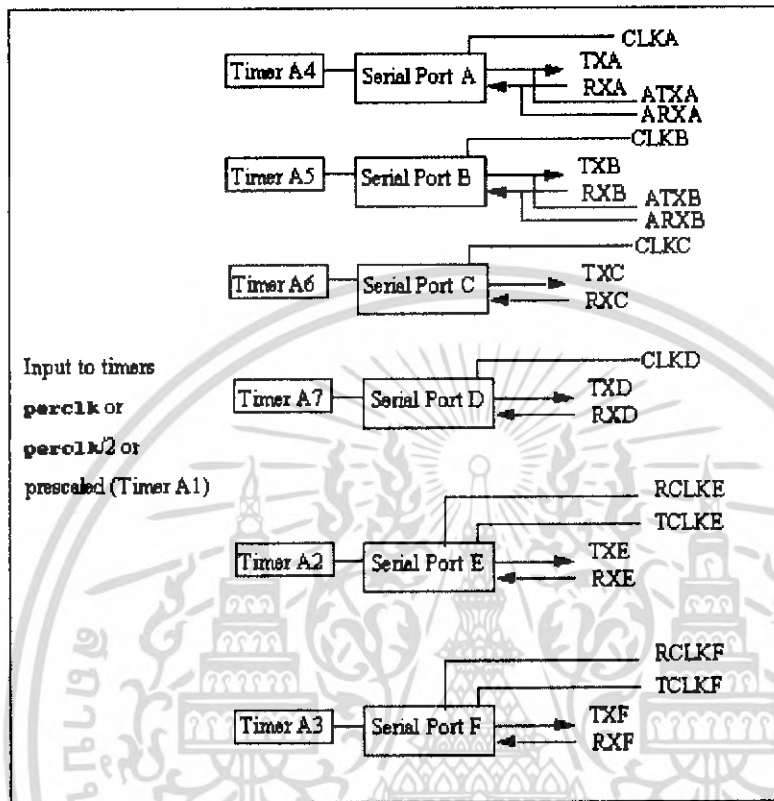
พอร์ตในการเชื่อมต่อ RabbitCore RCM3720 ที่บอร์ดมีสาย RS - 232 หรือสาย RS - 485 สามารถติดต่อผ่านบอร์ดได้โดยตรง

2.14.1 พอร์ตอนุกรม (serial ports)

พอร์ตอนุกรม (serial ports) มีอยู่ 6 พอร์ตคือ พอร์ต A , B ,C ,D ,E และ F พอร์ตอนุกรมทั้งหมด 6 พอร์ต สามารถทำงานอะซิงโครนัส เพื่อให้อัตราการส่งข้อมูลของระบบสัญญาณนาฬิกาแบ่งจาก 16 พอร์ตอะซิงโครนัสสามารถจัดการที่ 7 -8 บิตข้อมูล บิตที่ 9 เป็นบิตแอดเดรสซึ่งถูกส่งเป็น ไบต์แรกของข้อความ(message) พอร์ตอนุกรม A ,B ,C และ D จะทำงานในโหมดสัญญาณนาฬิกาในแบบอนุกรม ในโหมดนี้จะรับสัญญาณนาฬิกาเข้ามาเพื่อซิงโครนัสข้อมูลเข้าและออกตามจังหวะหวังสัญญาณนาฬิกาในการสื่อสารของอุปกรณ์ 2 ตัว ที่สนับสนุนการใช้สัญญาณนาฬิกา เมื่อ Rabbit3000 ใช้สัญญาณนาฬิกาอัตราการส่งข้อมูล จะสูงถึง 80% ของระบบสัญญาณนาฬิกาที่ถูกแบ่งจาก 128 ถึง 183,750 bps ที่ความเร็วของสัญญาณนาฬิกาที่ 22.1 MHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

พอร์ตอนุกรม E และ F สามารถตั้งค่าให้เป็น SDLC/HDLC ซึ่งเป็นรูปแบบของ SDLC จะสนับสนุนโปรโตคอล Irda ทั้ง 2 พอร์ต

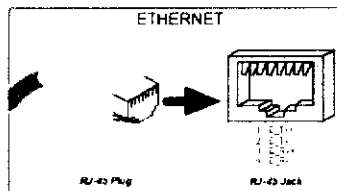


รูปที่ 2.18 บล็อกไดอะแกรม ของพอร์ตอนุกรม

2.14.2 อีเทอร์เน็ต พอร์ต (Ethernet port)

อีเทอร์เน็ต พอร์ต (Ethernet port) ที่ใช้บนบอร์ด Rabbit RCM3720 จะใช้หัวต่อแบบ RJ-45 ซึ่งจะมี LED อยู่สองดวงมีหน้าที่บอกสถานะการทำงานของบอร์ด Rabbit RCM3720 โดย ขาสัญญาณ (LNK) มีหน้าที่บอกสถานะการเชื่อมต่อ ส่วนขาสัญญาณ (ACT) จะบอกสถานะการถ่ายโอนข้อมูลโดย อีเทอร์เน็ต พอร์ต (Ethernet port) จะอยู่ที่คอนเน็คเตอร์ (connector) J2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



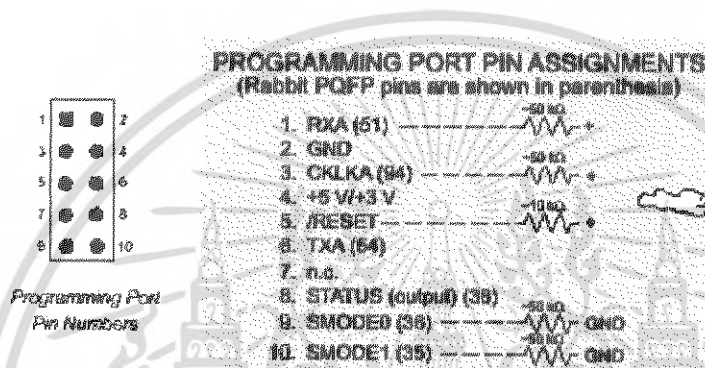
รูปที่ 2.19 พอร์ต Ethernet RJ-45

2.14.3 มาตรฐานพอร์ตอนุกรมแบบ RS-232

มาตรฐานการสื่อสารของพอร์ตอนุกรม ได้ระบบช่วงระดับแรงดันการทำงานของพอร์ตอนุกรมไว้ว่า ที่ลอจิก “0” จะมีระดับสัญญาณ +3 ถึง +15 v ส่วนลอจิก “1” จะมีระดับสัญญาณ -3 ถึง -15 v ระดับสัญญาณนี้ทำให้ไม่สามารถที่จะนำเขาเอาต์พุตใด ๆ ต่อเข้ากับลอจิกเกตเพื่อใช้งานได้โดยตรง จะต้องผ่านวงจรเพื่อเปลี่ยนระดับแรงดันเสียก่อน เพื่อให้มีการใช้งานเส้นสัญญาณหรือรูปแบบตัวเชื่อมต่อที่สอดคล้องกัน จะช่วยลดปัญหาการเข้ากันไม่ได้ระหว่างสัญญาณของอุปกรณ์ที่มาเชื่อมต่อกันทั้งสองด้านให้น้อยลง โดยระดับสัญญาณแบบ TTL จากขาสัญญาณ TxD และ RxD ของ 8051 จะต้องถูกปรับเปลี่ยนไปเป็นระดับสัญญาณ RS-232 ก่อนที่จะทำการส่งออกไปในสายนำสัญญาณต่อไป ในที่นี้ใช้ไอซีวงจรรวมซึ่งประกอบด้วยวงจรรับและส่งแบบ RS-232 อยู่ภายในตัวและใช้ไฟเลี้ยง +5v เท่านั้น โดยภายในยังมีวงจรเปลี่ยนระดับโวลต์เตจ (dc-to-converter) ประกอบอยู่ด้วย ซึ่งทำให้การสร้างวงจรรับ/ส่งข้อมูลตามมาตรฐาน RS-232 กระทำได้ง่ายและสะดวกมากยิ่งขึ้น ไอซีวงจรรวมดังกล่าวคือ MAX232 มันจะทำหน้าที่แปลงแรงดันของ RS-232 ให้อยู่ในระดับทีทีแอล โดยลอจิก “0” ซึ่งเดิมมีระดับสัญญาณ + 3 ถึง +5v จะถูกแปลงเป็น 0v ส่วนลอจิก “1” ซึ่งมีระดับสัญญาณ -3 ถึง -5v จะแปลงเป็น +5v ทั้งนี้เพื่อให้สามารถติดต่ออุปกรณ์ดิจิทัลอื่นที่ใช้ระดับแรงดันทีทีแอลได้

2.14.4 พอร์ตการเขียนโปรแกรม (Programming Port)

พอร์ตการเขียนโปรแกรม สื่อสารกับ Rabbit RCM3720 โดยทาง Chip serial port พอร์ต A มีความสามารถพิเศษที่ใช้สำหรับการพัฒนาซอฟต์แวร์ภายใต้โปรแกรมไดนามิก C ขาสัญญาณ (SMODE0,SMODE1) แสดงการเขียนโปรแกรม เชื่อมต่อกับอุปกรณ์ภายนอกตำแหน่งที่ใช้ในการเขียนโปรแกรมสำหรับ Rabbit Core RCM3720 ในโหมดที่จะดาวน์โหลดโปรแกรมจากคอมพิวเตอร์ให้แก่ RCM3720 จนจบโปรแกรม พร้อมทั้งทำการตรวจสอบตรวจสอบจุดบกพร่องในโปรแกรม



รูปที่ 2.20 พอร์ตการเขียน โปรแกรม

2.15 Parallel Ports

Rabbit3000 มีพอร์ตขนานทั้งหมด 7 พอร์ตโดยแต่ละพอร์ตจะมีพอร์ตละ 8 บิตซึ่งพอร์ตขนานจะแบ่งออกเป็น A ,B ,C ,D ,E ,F และ G โดยแต่ละพอร์ตมีขนาด 8 บิต เช่น A ,B ,C ,D ,E ,F และ G โดยแต่ละขาจะใช้สำหรับพอร์ตขนานซึ่งใช้กับฟังก์ชันต่าง โดยมีคุณสมบัติของแต่ละพอร์ตดังนี้

พอร์ต A - จะทำการแชร์กับส่วนที่ติดต่อข้อมูลของพอร์ต Slave และ บัสข้อมูลของ I/O

พอร์ต B - จะทำการแชร์กับเส้นทางของหน่วยควบคุมของพอร์ต Slave , จะเป็น ส่วนประกอบของ I/O , และเป็น clock I/O สำหรับ clock ของพอร์ตอนุกรม A และ B

พอร์ต C - จะทำการแชร์กับพอร์ตที่เป็นจุดข้อมูลของชุดอินพุท/เอาต์พุท

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

พอร์ต D - จะมีบิตอยู่ 4 บิตที่จะทำการแชร์และสลับกันของขาสัญญาณอินพุท/เอาต์พุท สำหรับพอร์ตอนุกรมของ A และ B ส่วนอีก 4 บิตจะไม่มีแชร์ โดยพอร์ต D มีความสามารถที่จะแก้ไข ให้มีการออกของข้อมูลพอร์ต D ยังมี Output preload registers ที่สามารถสร้าง clock ไปยังเอาต์พุท รีจิสเตอร์ อยู่ใน timer control สร้าง pulse ได้

พอร์ต E- พอร์ต E ทุกบิตของพอร์ต E สามารถปรับแก้เป็น I/O Strobe 4 บิต ของพอร์ต E สามารถใช้กับอินเทอร์รัพ ข้อมูลภายนอก 1 บิตของพอร์ต E สามารถแชร์กับ จีพ พอร์ตที่ถูกเลือกเอาไว้ พอร์ต E มี output preload register อยู่ภายใต้การควบคุมของ timer control สำหรับสร้างพัลส์

พอร์ต F - พอร์ต F เป็นเอาต์พุท สามารถรับค่าให้เปิดทางของเอาต์พุท พอร์ตขนาน F เอาต์พุทสามารถนำ 4 Pulse- Width Modulation เอาต์พุทในด้านอินพุท พอร์ตขนาน F อินพุท พอร์ตขนาน F อินพุทสามารถนำอินพุทไปยัง 2 ช่อง ของตัวถอดรหัสควอดแรนต์ พอร์ต F สามารถใช้ขาสัญญาณนาฬิกาสำหรับพอร์ตอนุกรม C และ D

พอร์ต G -พอร์ต G เป็นพอร์ตที่มีแต่เอาต์พุท พอร์ต G สามารถแก้ไขให้เอาต์พุทออกได้ พอร์ตอินพุทและเอาต์พุทและเอาต์พุทของ G ที่ถูกใช้สำหรับการเข้าถึงจุดอื่น แบบอนุกรมรอบข้างบนจีพแต่ละอย่างใช้อะซิง โคนัสหรือ การติดต่อแบบ SDLC/HDLC

พอร์ต D - G โดยมีวิธีการเข้าถึงแบบเดียวกัน โดยใช้ลิจิตอล I/O

2.15.1 Parallel Port A

Parallel Port A จะมีหน้าที่การอ่าน / เขียนรีจิสเตอร์ได้อย่างเดียว โดย จะมีข้อมูล PADR (adr = 030h)

รีจิสเตอร์นี้ไม่ควรจะใช้ถ้าพอร์ต Slave มีการใช้งานรีจิสเตอร์ของหน่วยควบคุมพอร์ต Slave ถูกใช้ให้หน่วยควบคุมพอร์ตขนาน A เป็นไปได้ทั้งอินพุทและเอาต์พุท เพื่อให้พอร์ต A เป็นอินพุทต้องให้เก็บค่า 080h ใน SPCR (slave port control register) ส่วนการทำให้พอร์ต A เป็นเอาต์พุทต้องให้เก็บค่า 084h ใน SPCR พอร์ต A จะทำการเซ็ทค่าอินพุทโดยการ รีเซ็ท

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.15.2 Parallel Port B

พอร์ตนาน B โดยมี 8 ขาสามารถเขียนโปรแกรมได้และสามารถทำเป็นขาอินพุตและเอาต์พุตได้พร้อมกัน หลังจากการเชื่อมต่อแล้ว พอร์ตนาน B จะมีขาที่ 0-5 จะเป็นอินพุต แล้วขาที่ PB6 และ PB7 จะเป็นเอาต์พุต ซึ่งจะมีค่าเป็น 0

ในขณะที่ส่วนประกอบของ DATA BUSมีการทำงานอยู่นี้ พอร์ตที่ 2-7 จัดการ 6 แดวข้อมูล โดยที่มีผลคือ 6 แดวจาก 16 แดว หมายความว่า เต็มไปด้วยที่ว่างของ I/O

ในขณะที่พอร์ตถูกทำงาน โดยที่พอร์ตนาน PB2-PB7 ได้กำหนดค่าของฟังก์ชันต่างๆ ของพอร์ตถูก แต่อย่างไรก็ตามเป็นสิ่งที่เป็นโคเมนการอ่าน PB-5 ใช้พอร์ตB DATA Registers ในขณะที่ PB2-PB7 จะถูกใช้สำหรับพอร์ตถูก พอร์ตที่ 6-7 สามารถอ่านสัญญาณที่เข้ามา

PB0 - จะทำหน้าที่เป็น Clock ของพอร์ตอนุกรมแบบ A ,PB1 จะทำหน้าที่เป็น Clock ของพอร์ตอนุกรมแบบ B

PBDR – Parallel Port B Register Read/Write

PBDDR – Parallel Port B Data Direction Register . A"1" จะทำให้ขาเป็นเอาต์พุต ซึ่งจะเป็นรีจิสเตอร์ที่ไว้สำหรับเขียนเท่านั้น

2.15.3 Parallel Port C

Parallel Port C จะมีอินพุตอยู่ 4 บิตและเอาต์พุตอยู่ 4 บิต โดยจะแบ่งออกเป็นบิตที่เป็นเลขคู่จะประกอบไปด้วย PC0, PC2, PC4 และ PC6 จะเป็นเอาต์พุต และบิตที่เป็นเลขคี่จะประกอบไปด้วย PC1, PC3, PC5 และ PC7 จะเป็นอินพุต เมื่อรีจิสเตอร์ของข้อมูลทำการอ่าน บิตที่ 1 ,3 ,5 ,7 จะทำการคืนค่าของแรงดันไฟฟ้าบนขาของสัญญาณ ส่วนบิตที่ 0 ,2 ,4 ,6 จะทำการคืนค่าโดยการส่งสัญญาณบัฟเฟอร์ไปที่เอาต์พุต โดยในการส่งสัญญาณบัฟเฟอร์ผลลัพธ์ที่ได้และค่าของขาของสัญญาณจะเหมือนกัน

Parallel Port C จะมีการแชร์กันของขาสัญญาณของพอร์ตอนุกรมทั้งหมด 4 บิต โดยขาสัญญาณของพอร์ตนาน C สามารถเป็นอินพุตและยังเป็นขาสัญญาณของพอร์ตอนุกรมที่สามารถเป็นอินพุตได้ด้วย (พอร์ตอนุกรม A และ B สามารถใช้สลับบิต 7 และ 5 ตามลำดับใน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

พอร์ต C ที่เป็นอินพุตและ Source ของอินพุตที่พอร์ตอนุกรมจะขึ้นอยู่กับหน่วยควบคุมพอร์ต โดยตรงของรีจิสเตอร์ควบคุมของพอร์ตอนุกรม) เส้นทางของข้อมูลสามารถอ่านได้จากพอร์ตขนาน C โดยรีจิสเตอร์ของข้อมูลเอาต์พุตของพอร์ตขนานสามารถถูกนำไปเลือกใช้พอร์ตอนุกรม โดยจะทำการเก็บในตำแหน่งที่ตรงกันของพอร์ต C ในรีจิสเตอร์ฟังก์ชัน (PCFR) เมื่อขาสัญญาณของพอร์ตขนานถูกเลือกใช้โดยผลลัพธ์ของพอร์ตอนุกรมค่าที่เก็บในรีจิสเตอร์ของข้อมูลจะไม่ถูกสนใจ

2.15.4 Parallel Port D

พอร์ตขนาน D มีขาสัญญาณทั้งหมด 8 บิตซึ่งสามารถที่จะโปรแกรมเฉพาะไม่ว่าจะเป็นอินพุตหรือเอาต์พุต เมื่อโปรแกรมเป็นเอาต์พุตขาสัญญาณก็สามารถที่จะเลือกเอาต์พุตหรืออินพุตที่เป็นมาตรฐาน ขาสัญญาณของพอร์ต D สามารถเป็นบิตที่เป็นตำแหน่ง Address รีจิสเตอร์ของเอาต์พุตจะมีรูปแบบและมี Timers ควบคุมตามลำดับขั้นตอน การทำงานจะมีการสร้างสัญญาณพัลส์ในการจับเวลา นอกจากนี้เอาต์พุตของพอร์ต D มีความสามารถในการส่งสัญญาณที่สูง พอร์ต D จะมีบิต 4 และ 5 ที่สามารถที่จะทำการสลับขาสัญญาณกันของพอร์ตอนุกรม B และบิต 6 และ 7 ยังสามารถถูกใช้ในการสลับขาสัญญาณกันของพอร์ตอนุกรม A การสลับกันของบิตพอร์ตอนุกรมจะกระทำในพอร์ตอนุกรมโดยจะมีการเชื่อมต่อกับขาสัญญาณในการติดต่อที่แตกต่างกันในเวลาเดียวกัน ในกรณีการรีเซ็ต ข้อมูลในรีจิสเตอร์โดยตรงจะมีค่าเท่ากับ "0" การทำงานของขาสัญญาณทั้งหมดจะเป็นอินพุต นอกจากนี้ในการส่งค่าให้กับรีจิสเตอร์หน่วยควบคุมมีค่าเท่ากับ "0" (บิต 0,1,4,5) ก็เพื่อที่จะให้แน่ใจว่าข้อมูลได้ถูกใช้สัญญาณนาฬิกาเข้าไปในรีจิสเตอร์เมื่อมีการบันทึก รีจิสเตอร์อื่นๆ ทั้งหมดที่เกี่ยวข้องกับพอร์ต D จะไม่ถูกทำงานตอนเริ่มต้นเมื่อเราทำการรีเซ็ต

PDDR - รีจิสเตอร์ข้อมูลของพอร์ตขนาน D จะทำการ อ่าน/เขียน

PDDDR - รีจิสเตอร์ โดยตรงข้อมูลของพอร์ตขนาน D มีค่าเท่ากับ"1" ทำให้ขาสัญญาณเป็นเอาต์พุตใช้ในการเขียนเท่านั้น

PDDCR - รีจิสเตอร์ของหน่วยควบคุมของพอร์ตขนาน D มีค่าเท่ากับ"1" ทำให้ขาสัญญาณเป็นการเปิดสัญญาณเอาต์พุตใช้ในการเขียนเท่านั้น

PDFR - รีจิสเตอร์หน่วยควบคุมฟังก์ชันของพอร์ตขนาน D พอร์ตนี้อาจจะถูกใช้เพื่อทำตำแหน่งของพอร์ต 4 และ 6 ของเอาต์พุตอนุกรม ใช้ในการเขียนเท่านั้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PDBxR - จะมีรีจิสเตอร์ทั้งหมด 8 ตัว โดยจะถูกใช้เพื่อเซตตำแหน่งของพอร์ตที่จะใช้งาน

PDCR - รีจิสเตอร์หน่วยควบคุมของพอร์ตขนาน D รีจิสเตอร์นี้ถูกใช้ในการควบคุมสัญญาณนาฬิกาของด้าน High และ Low ของเอาต์พุตตัวสุดท้ายของ รีจิสเตอร์ของพอร์ต ส่วนการรีเซ็ต บิต 0, 1, 4, และ 5 จะเท่ากับ 0

2.15.5 Parallel Port E

มีขาสัญญาณอินพุต/เอาต์พุตทั้งหมด 8 บิตที่สามารถถูกโปรแกรมเฉพาะอย่าง ไม่ว่าจะ เป็น อินพุตและเอาต์พุต พอร์ต E มีความสามารถในการส่งสัญญาณที่สูงกว่าพอร์ตอื่นๆ PE7 จะถูกใช้เมื่อพอร์ต Slave ถูกใช้งานเป็นเอาต์พุตของพอร์ต E สามารถที่จะแก้ไข I/O strobe นอกจากนี้ ยังมีขาสัญญาณจำนวน 4 บิตของพอร์ต E สามารถเกิดการอินเตอร์รัพท์เมื่อมีการร้องขอการอินเตอร์รัพท์ที่อินพุต รีจิสเตอร์ของเอาต์พุตมีรูปแบบและ Timers อย่างมีแบบแผนการทำงาน เป็นไปตามการสร้างสัญญาณของเวลา

PEDR - รีจิสเตอร์ข้อมูลของพอร์ต E มีหน้าที่อ่านค่าจากขาสัญญาณ

PEDDR - รีจิสเตอร์โดยตรงข้อมูลของพอร์ต E หากเซตเป็น "1" จะทำให้ขาสัญญาณเป็นเอาต์พุต รีจิสเตอร์นี้จะรีเซ็ตก็ต่อเมื่อมีค่าเท่ากับ 0

PEFR - รีจิสเตอร์ฟังก์ชันของพอร์ต E หากเซตเป็น "1" จะทำให้เอาต์พุตตรงกับ I/O strobe โดยปกติ I/O strobe จะถูกควบคุมโดย รีจิสเตอร์ I/O ของหน่วยควบคุม (IBxCR) ต้องมีการเซตเป็นเอาต์พุตสำหรับ I/O strobe ถึง จะทำงาน

PEBxR - รีจิสเตอร์นี้จะเป็นส่วนของรีจิสเตอร์ที่ใช้ในการเซตให้เป็นเอาต์พุตของแต่ละบิต

PECR - รีจิสเตอร์หน่วยควบคุมของพอร์ตขนาน E เป็นรีจิสเตอร์ที่ถูกใช้เพื่อควบคุมสัญญาณนาฬิกาของด้าน High และ low ของเอาต์พุตตัวสุดท้ายของรีจิสเตอร์ของพอร์ต ในการรีเซ็ต บิต 0, 1, 4, และ 5 จะมีค่าเท่ากับ 0

2.15.6 Parallel Port F

เป็นพอร์ตที่สามารถกำหนดแต่ละบิตสำหรับกำหนดเส้นทางและไคร์วเป็นเรื่องปกติของ อินพุตและควบคุมเอาต์พุตและบันทึกลงใน PFDR เป็นเอาต์พุต บิตของพอร์ตที่เก็บในบัฟเฟอร์ ด้วยข้อมูลที่ถูกเขียนสำหรับ PFDR(Port C Data Register) ส่งไปยังขาเอาต์พุตที่ขอบขา G เอาพุตของ A1 Timer B1 และ Timer B2 สามารถใช้สำหรับฟังก์ชัน โดยแต่ละช่วงของพอร์ตจะมีการเลือกบริเวณในการควบคุมไทมเมอร์

ซึ่งอินพุตและเอาต์พุตจะใช้สำหรับการเข้า - ออกส่งไปยังส่วนต่างบริเวณชิพ เช่น เอาต์พุต PPF(Parallel Port F) ของพอร์ตเอาต์พุต สามารถนำค่าเอาต์พุตที่มีค่าเท่ากับ 4 Pulse - Wide Modulationเอาต์พุต อินพุต จะมีข้อมูลส่งไปยังควอแรนซ์ ถอดรหัส ในขณะที่ SPC(Serial Port C) และ SPD(Serial Port D) ถูกใช้ในโหมดสัญญาณนาฬิกาแบบอนุกรม 2 ขา ของ PDF ซึ่งใช้ในการส่งสัญญาณ Serial Clock ในขณะที่ clock ภายในจะถูกเลือกในพอร์ตอนุกรม เป็นผลตอบสนองของ PPF จะถูกกำหนดเป็นเอาต์พุต

PFDR – Port F Data Register อ่านค่าต่างๆที่ขา เขียนไปยังพอร์ต F Preload Register

PFDR – Parallel Port F Control Register เป็นรีจิสเตอร์ที่ถูกใช้สำหรับการควบคุมสัญญาณนาฬิกาของส่วนบนและส่วนล่างแบ่งออกเป็นส่วนของเอาต์พุตรีจิสเตอร์ตัวสุดท้าย มีการเซตค่าที่บิต 0 ,1 ,4 และ 5 จะมีค่าเป็น 0

PFDR – Port F Function Register ตั้งค่าเป็น 1 สำหรับการทำงานหลายฟังก์ชันเอาต์พุต บิตที่ 4 – 7 ทำงานเอาต์พุต PWM และบิตที่ 0 – 1 ทำงานเป็นอะซิงโครนัสของพอร์ต C และ D สัญญาณเอาต์พุตสำหรับพอร์ตอนุกรมที่ต้องเปลี่ยนค่าสำหรับการสร้างสัญญาณนาฬิกาภายใน

PFDR – Parallel Port F Drive Control Register ค่า A “0” ทำให้ขาที่คล้ายคลึงกับเอาต์พุต A “1” ทำให้ขาให้เปิดพอร์ตให้เอาต์พุตออกไปได้ เขียนเท่านั้น

PFDR – Port F Data Direction Register มีค่าเท่ากับ “1” ทำให้มีการติดต่อกับขาคล้ายกับเอาต์พุต รีจิสเตอร์ที่มีค่าเท่ากับ 0 หลังจากการเซต

2.15.7 Parallel Port G

เป็นพอร์ตที่สามารถกำหนดแต่ละบิตสำหรับกำหนดเส้นทางและไควร์เป็นเรื่องปกติของ อินพุตและควบคุมเอาต์พุตและบันทึกลงใน PGDR เป็นเอาต์พุต บิตของพอร์ตที่เก็บในบัฟเฟอร์ ด้วยข้อมูลที่ถูกเขียนสำหรับ PGDR(Port G Data Register) ส่งไปยังเอาต์พุตที่ขอมา เอาพุทของ A1 Timer B1 และ Timer B2 สามารถใช้สำหรับฟังก์ชัน โดยแต่ละช่วงของพอร์ตจะมีการเลือก บริเวณในการควบคุมไทมเมอร์

ซึ่งอินพุตและเอาต์พุตจะใช้สำหรับการเข้า - ออกส่งไปยังส่วนต่างบริเวณชิพ เหมือนกับ เอาต์พุต โดยที่พอร์ต G ได้ส่งข้อมูลและสัญญาณนาฬิกาเอาต์พุตจาก Serial Port E (SPE) และ F(SPF)อินพุต โดยที่พอร์ต G ได้ส่งข้อมูลและสัญญาณนาฬิกา อินพุตสำหรับ 2 พอร์ตขนาน

PFDR – Port G Data Register อ่านค่าต่างๆที่ขา เขียนไปยังพอร์ต G Preload Register

PGCR - Parallel Port G Control Register เป็นรีจิสเตอร์ที่ถูกใช้สำหรับการควบคุม สัญญาณนาฬิกาของส่วนบนและส่วนล่างแบ่งออกเป็นส่วนของเอาต์พุตรีจิสเตอร์ตัวสุดท้าย มีการ เซตค่าที่บิต 0 ,1 ,4 และ 5 จะมีค่าเป็น 0

PGFR – Port G Function Register ตั้งค่าเป็น 1 เพื่อให้ฟังก์ชันเอาต์พุตสลับกันใช้ได้ บิตที่ 2 และ 6 ทำให้พอร์ตอนุกรมอะซิงโครนัส หรือ SDLC/HDLC ใช้ได้ E และเอาต์พุต F และบิต 4 – 5 และ 0 – 1 ทำให้ SDLC/HDLC ใช้ได้ ส่งและรับเอาต์พุตของสัญญาณนาฬิกาสำหรับพอร์ตเป็นชุด E และ F

PGDCR – Parallel Port G Drive Control Register “0” ทำหน้าที่คล้ายคลึงอินพุตที่ออก ประจำ “1” ทำหน้าที่คล้ายเอาต์พุตเปิด เขียนเท่านั้น

PGDDR – Port G Data Direction Register มีค่าเท่ากับ “1” ทำให้มีการติดต่อที่ขาดสายกับ เอาต์พุต รีจิสเตอร์ที่มีค่าเท่ากับ 0 หลังจากการเซ็ท

Data Register เท่ากับ 0 ทำทุกขาที่เป็นขาอินพุต บิตที่รู้แน่นอนจะอยู่ที่ Register Control เท่ากับ 0 (bits 0 ,1 ,4 ,5) ข้อมูลจะเป็นสัญญาณนาฬิกาที่ถูกส่งไปยังเอาต์พุต Register ในขณะที่มีการ โหลด Register ที่เกี่ยวข้องกับพอร์ต G จะไม่ทำการ Reset

2.16 โปรแกรม Dynamic C

Dynamic C คือ ระบบการพัฒนารวมของการเขียนซอฟต์แวร์ สร้างมาจากระบบคอมพิวเตอร์ของ IBM ซึ่งออกแบบให้เข้ากับคอมพิวเตอร์ทั่วไป ให้ใช้งานได้

Dynamic C มีการใช้ในเครื่องตั้งแต่ปี ค.ศ. 1989 ถูกออกแบบสำหรับการเขียนโปรแกรมฝังระบบ และมีความสามารถตรวจสอบในตัวของมันเองอย่างรวดเร็ว สำหรับไมโครโปรเซสเซอร์ Rabbit 3720 ที่ใช้งานกันทั่วไป สามารถติดต่อกันโดย สายแพ 10 สายที่พอร์ต B โปรแกรมพื้นฐานของระบบ มีข้อมูลประมาณ 1,000 ไบท์ ที่ใช้ในการจัดเตรียม Debugging และการติดต่อข้อมูลต่าง ๆ Dynamic C ต้องการ BIOS เพื่อใช้ในการตรวจสอบโปรแกรม เพื่อที่จะใช้งานได้สะดวก ถ้าผู้ใช้งานได้สะดวกถ้าผู้ใช้หยุดการ Run โปรแกรมและใช้โปรแกรมใหม่ BIOS ก็จะเซ็คการทำงานใหม่ตลอด Dynamic C ออกแบบให้เข้ากับภาษา Assembly หรือใช้ได้กับ โปรแกรมภาษาซี

2.16.1 Using Dynamic C

ผู้ใช้โปรแกรม มีตัวเลือกในการที่จะพัฒนาซอฟต์แวร์ ภาษาเขียนใน Flash Memory ขนาด 512 Kbyte หรือ ใน Static Ram ขนาด 512 Kbyte ผลการทำงานในหน่วยความจำ คือการบันทึกข้อมูลสามารถบันทึกได้ถึง 100,000 ครั้งของการเขียน

ข้อเสียของการใช้ Flash Memory เมื่อมีการดับโปรแกรมเพื่อจัดจ้งหะการทำงาน จะทำให้ Interrupt เกิดข้อผิดพลาด การทำงานของโปรแกรมก็จะหยุดตามไปด้วย

ไดนามิค C เป็นภาษาที่ใช้ในการสนับสนุน TCP/IP โดยไดนามิค C จะประกอบไปด้วย Libraries ต่างๆ โดยจะมี Libraries หลัก คือ DCRTCP.LIB อีกทั้งไดนามิค C ยังมี Libraries ส่วนของ DNS (Domain Name Server), IP, TCP, and UDP (User Datagram Protocol) คือ DNS.LIB, IP.LIB, NET.LIB, TCP.LIB and UDP.LIB ส่วนในการติดต่อหรือในส่วนของชั้นเครือข่ายของโปรโตคอล TCP/IP จะมี Libraries ที่ชื่อ ARP.LIB และ ICMP.LIB

ในส่วนของ Libraries หลัก DCRTCP.LIB จะประกอบไปด้วย macros ที่ทำการตั้งค่าไว้ ส่วนโครงสร้างข้อมูลและฟังก์ชันที่ใช้กับ IP เวอร์ชัน 4 ได้มีการสนับสนุนโดย DCRTCP.LIB ในการคอมไพล์ TCP/IP จะต้องให้ส่วนของบอร์คควบคุมรู้ค่า IP address, netmask and default gateway

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.16.2 การเซตค่า IP Addresses

ค่า IP Address มีความจำเป็นที่จะต้องทำการเซตค่าในช่วงของการคอมไพล์ โดยจะกำหนดการตั้งค่าไว้ที่ MY_IP_ADDRESS, MY_NETMASK, MY_GATEWAY และ MY_NAMESERVER ตามลำดับในช่วงของการคอมไพล์ในส่วนของฟังก์ชัน tcp_config sethostid , sethostname โดยสามารถที่จะควบคุม โดย Macros

2.16.3 IP Addresses Set Dynamically

library BOOTP.LIB จะยอมให้บอร์ดในส่วนของ BOOTP หรือ DHCP ของ Client ให้เป็นส่วนที่จะนำไปใช้ โดยโปรโตคอลจะยึดหลักของขนาดของเครื่องเซิร์ฟเวอร์ที่ทำการติดตั้งบนเครือข่ายภายใน เครื่องเซิร์ฟเวอร์ BOOTP และ DHCP จะติดตั้งในส่วนกลางของระบบเครือข่ายภายในและจะคอยจัดการในการวางแผนงานของระบบเครือข่าย

โปรโตคอลทั้ง 2 นี้ จะมีค่าพารามิเตอร์ที่ใช้ในการส่งไปยัง Client รวมถึง

- IP address ของ Client
- Net mask
- รายชื่อ Gateway
- Host และ รายชื่อ โดเมนพื้นฐาน
- รายชื่อของเครื่องเซิร์ฟเวอร์

ในการนำไปใช้งาน ต้องโปรแกรมดังนี้

```
#define USE_DHCP
#use DCRTCP.LIB
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.16.4 BOOTP/DHCP Control Macros

มาโคร ต่างๆ สามารถที่จะทำการควบคุมการ DHCP หากมีการเซ็ทค่าก่อนบรรทัด

#use "dcrtcp.lib" ในส่วน โปรแกรมแอปพลิเคชัน USE_DHCP ถ้ามาโครนี้ถูกกำหนดจุดมุ่งหมาย ในการใช้ BOOTP หรือ DHCP เพื่อแก้ไขตัวแปรที่ต้องการ ถ้า USE_DHCP ไม่ถูกกำหนดจะทำให้ MY_IP_ADDRESS, MY_NETMASK, MY_GATEWAY และ MY_NAMESERVER อาจจะถูก กำหนดโดยในส่วนของโปรแกรมแอปพลิเคชัน

2.16.5 Sizes for TCP/IP I/O Buffers

ในการเริ่มทำงานของไดนามิค C เวอร์ชัน 8.0I บัฟเฟอร์ TCP และ UDP I/O C ได้มีการ แบ่งแยกออกมาเป็น

TCP_BUF_SIZE ได้มีการกำหนดขนาดบัฟเฟอร์ของ TCP ไว้ที่ 4096 ไบท์

UDP_BUF_SIZE ได้มีการกำหนดขนาดบัฟเฟอร์ของ UDP ไว้ที่ 4096 ไบท์

ถ้า SOCK_BUF_SIZE มีการกำหนดจะทำให้ค่า TCP_BUF_SIZE และ UDP_BUF_SIZE จะตรงกับ SOCK_BUF_SIZE แต่ถ้า SOCK_BUF_SIZE ไม่มีการกำหนด จะทำให้ค่า TCP_BUF_SIZE และ UDP_BUF_SIZE จะเท่ากับ tcp_MaxBufSize * 2

2.16.6 Number of Sockets

การเริ่มต้นการทำงาน Dynamic C เวอร์ชัน 8.0I จะมีการกำหนดมาโคร 2 ตัวให้กับ หมายเลขซ็อกเกตได้ดังนี้

MAX_TCP_SOCKET_BUFFERS จะมีการกำหนดหมายเลขสูงสุดให้กับซ็อกเกตของ TCP โดยจะมีการเรียก tcp_open() หรือ tcp_listen()

MAX_UDP_SOCKET_BUFFERS จะมีการกำหนดหมายเลขสูงสุดให้กับซ็อกเกตของ UDP udp_open()

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.16.7 Passive Open

จะมีอยู่ 2 เส้นทางในการเปิดซ็อกเก็ตของ TCP คือ passive และ active ซึ่งการเปิดซ็อกเก็ตนี้จะต้องทำการเรียก `tcp_listen()`; โดยจะทำการรอการติดต่อกับอุปกรณ์และชนิดของการเปิดจะใช้กับเซิร์ฟเวอร์ของอินเทอร์เน็ตหรืออาจจะให้ `tcp_listen()` เป็นตัวชี้ตำแหน่งของข้อมูล ของ `tcp_Socket` ถ้าคุณต้องการที่จะติดต่อกับคุณได้ยอมรับข้อตกลงของหมายเลขพอร์ตและ IP Address โดยทำการเซ็ทค่าให้เป็นศูนย์หรือหนึ่งทั้งคู่

2.16.8 Active Open

เมื่อมีการเรียกหน้าเว็บเบราว์เซอร์ก็จะทำการเชื่อมต่อกับเซิร์ฟเวอร์เพื่อทำการเปิด โดยจะทำการเรียกใช้ `tcp_open()` และยังใช้พารามิเตอร์คล้ายๆกับการใช้ `tcp_listen()` โดยหลักพารามิเตอร์นี้จะเกี่ยวกับ IP Address และหมายเลขพอร์ตคุณสามารถทำการติดต่อกับเซิร์ฟเวอร์โดยทำการเซ็ทค่าพารามิเตอร์ `lport` ให้เป็นศูนย์ส่วน `DCRTCP.LIB` เป็นการแสดงถึงการเลือกพอร์ตระหว่าง 1024 และ 65535 หาก `tcp_open()` กลับค่ามาเป็นศูนย์อีกครั้งจะไม่สามารถทำการติดต่อกับเซิร์ฟเวอร์ได้

2.16.9 Delay a Connection

การยอมรับการร้องขอการติดต่อกับเซิร์ฟเวอร์เมื่อกระบวนการวิธีการร้องขอไม่เหมาะสมก็จะทำการเรียกฟังก์ชัน `tcp_reserveport()` เมื่อมีการตอบรับการติดต่อกับพารามิเตอร์ในส่วนหัวของ TCP จะทำการเซ็ทค่าเป็นศูนย์ในช่วงเวลานี้จะทำการรอค่าจากพารามิเตอร์ `tcp_clearreserve (port number)` เพื่อทำการดูแลในการติดต่อกับเซิร์ฟเวอร์นอกจากนี้ยังมีใคร `USE_RESERVEDPORTS` จะทำการกำหนดเพื่อให้เกิดการทำงานขึ้นของสองฟังก์ชันคือเมื่อมีการใช้ `tcp_reserveport, 2MSL (Maximum Segment Lifetime)`

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.16.10 Skeleton Program

โปรแกรมข้างล่างนี้ เป็นโครงสร้างพื้นฐานของ Dynamic C TCP/IP โดยส่วนแรกจะทำการกำหนดการเชื่อมต่อค่า IP ของข้อมูลในบรรทัด "memmap" จะเป็นการให้โปรแกรมทำการคอมไพล์ และตรวจสอบค่าส่วนในบรรทัด "use" จะเป็นตัวสั่งให้ตัวคอมไพล์ทำการคอมไพล์ของข้อมูลที่มีการตั้งค่าไว้ในส่วน TCP/IP ของ Dynamic C

```
#define MY_IP_ADDRESS "10.10.6.101"
#define MY_NETMASK "255.255.255.0"
#define MY_GATEWAY "10.10.6.19"
#memmap xmem
#use dcrtcp.lib
main() {
    sock_init();
    for (;;) {
        tcp_tick(NULL);
    }
}
```

2.16.11 TCP/IP Stack Initialization

ใน TCP/IP จะมีฟังก์ชัน Main () เป็นส่วนเริ่มแรกและจะมีการเรียก sock_init() เพื่อใช้กับโครงสร้างข้อมูลภายในและชิป Ethernet หรือชิป RealTek ส่วน DCRTCP.LIB จะคอยจัดการกับแพ็คเกจที่เข้ามา

2.16.12 Packet Processing

เมื่อไรก็ตามเมื่อแพ็คเกจมีการนำเข้ามาจะมีการเรียก tcp_tick(),tcp_open, udp_open, sock_read, sock_write, sock_close และ sock_abort ซึ่งเป็นวิธีที่ดีที่ tcp_tick() จะรู้ระยะเวลาในการประมวลผลโปรแกรมที่ส่งมาในรูปแบบของแพ็คเกจ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.16.13 Function Reference

ในส่วนนี้จะกล่าวถึงฟังก์ชันที่ใช้ใน DCRTCP.LIB ในเริ่มต้นนั้น DCRTCP.LIB ของ Dynamic C 7.05 จะมีฟังก์ชันที่มีการใช้ภายนอก DNS.LIB, IP.LIB, NET.LIB, TCP.LIB และ UDP.LIB และยังมีฟังก์ชันอีกส่วนหนึ่งที่สามารถเลือกใช้ได้ เช่น ARP.LIB, ICMP.LIB, BSDNAME.LIB และ XMEM.LIB

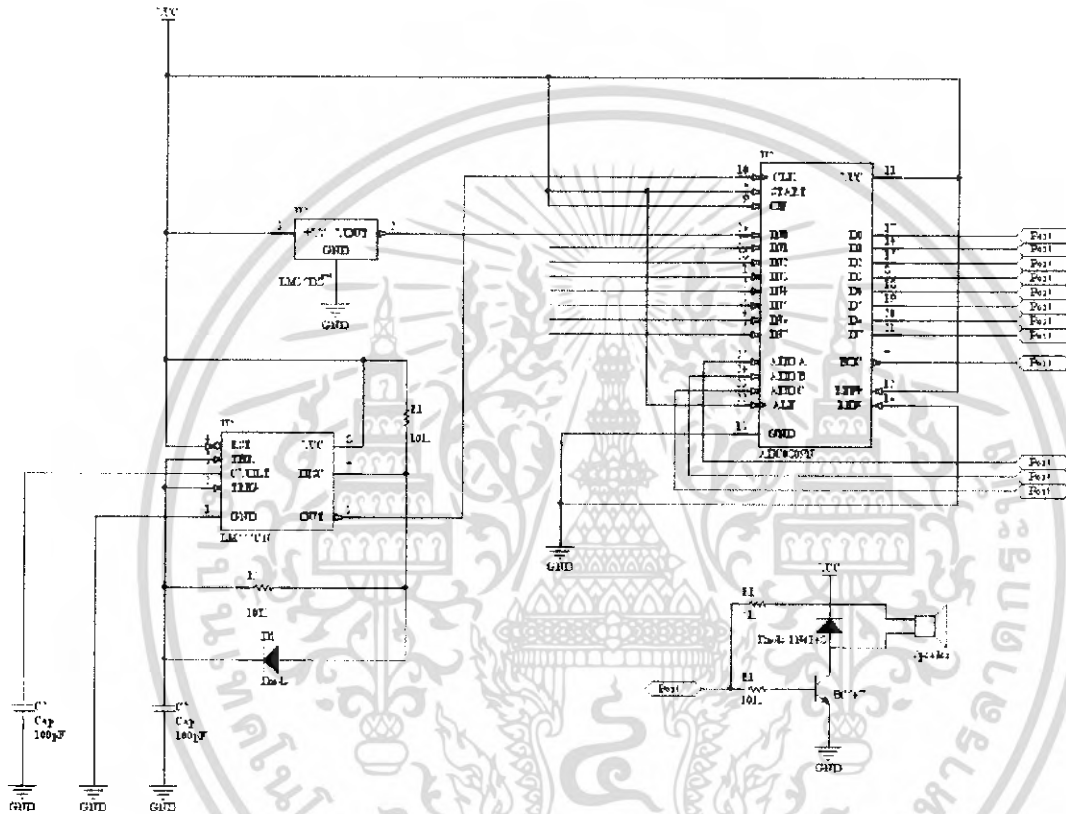
2.16.14 Macros

- MAX_SOCKETS มาโครนี้จะเป็นตัวกำหนดหมายเลขซ็อกเกตเพื่อทำการจัดสรรพื้นที่
- MY_GATEWAY มาโครนี้จะทำการส่งค่านี้เพื่อไปควบคุม Gateway ในช่วงเวลา Runtime
- MY_NETMASK มาโครนี้เป็นพื้นฐานของ NETMASK ที่ใช้ในการควบคุม
- MY_NAMESERVER มาโครนี้เป็นการแสดงชื่อของเซิร์ฟเวอร์ในช่วง Runprogram
- MY_DOMAIN มาโครนี้จะทำการควบคุมตำแหน่งเริ่มต้นของโคเมนในช่วงเวลา Runtime
- MY_IP_ADDRESS มาโครนี้จะทำการระบุตำแหน่ง IP Address เพื่อใช้ในการควบคุมในช่วงเวลา Runtime

บทที่ 3

การออกแบบวงจร

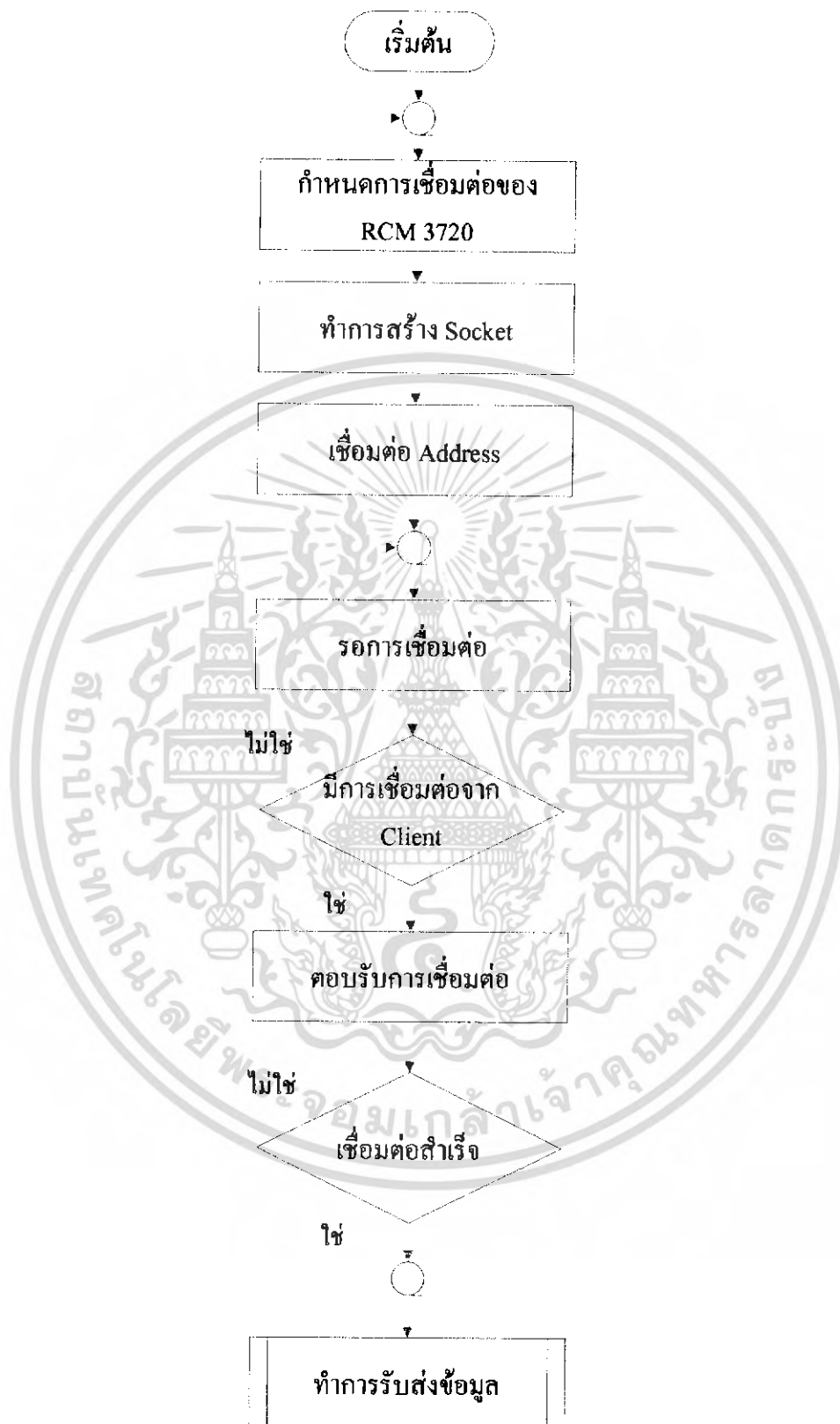
3.1 รูปวงจร ตรวจสอบขั้วอุณหภูมิ



รูปที่ 3.1 รูปวงจร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้拿去ใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2 Flowchat การทำงานของโปรแกรม



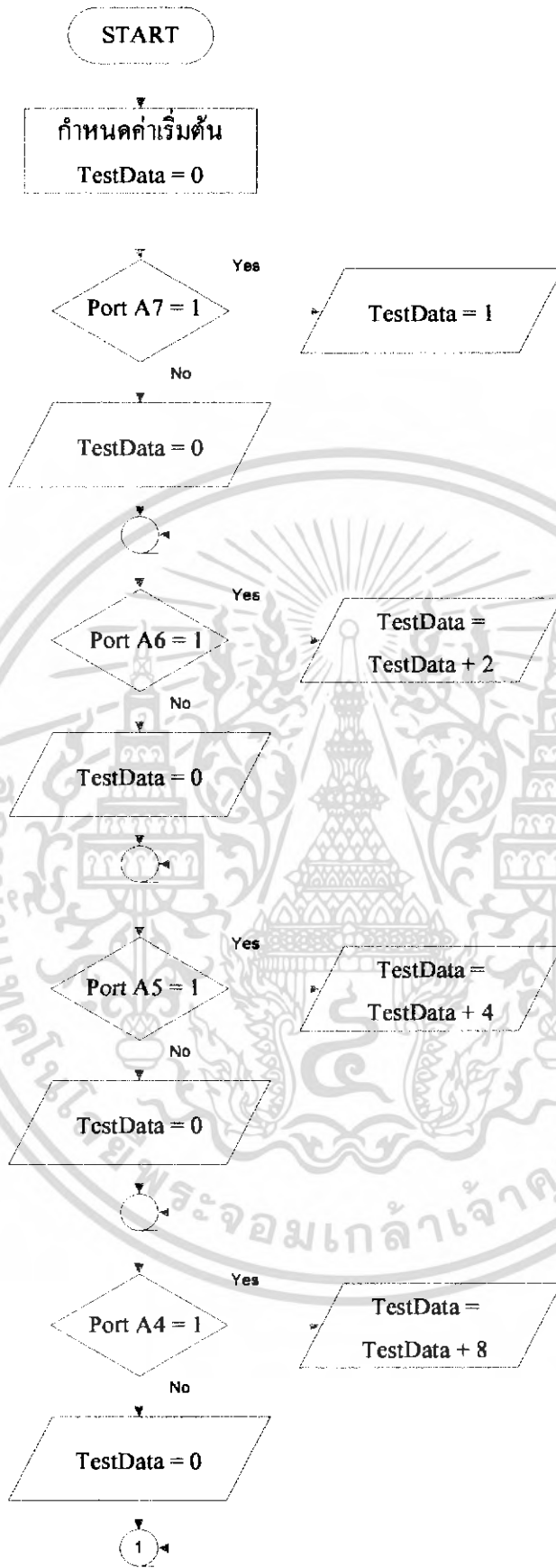
รูปที่ 3.2 Flowchat แสดงการทำงานของ Sever

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



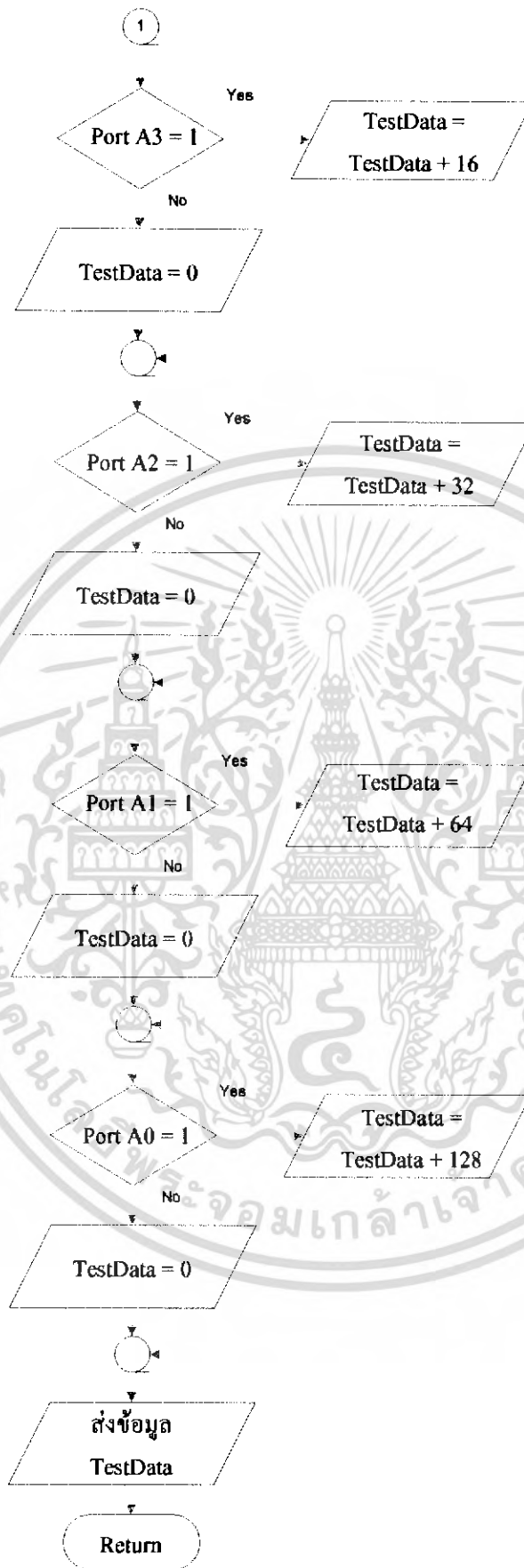
รูปที่ 3.3 Flowchat แสดงการทำงานของ Client

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.4 Flowchat แสดงการส่งข้อมูล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.5 Flowchat แสดงการส่งข้อมูล (ต่อ)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

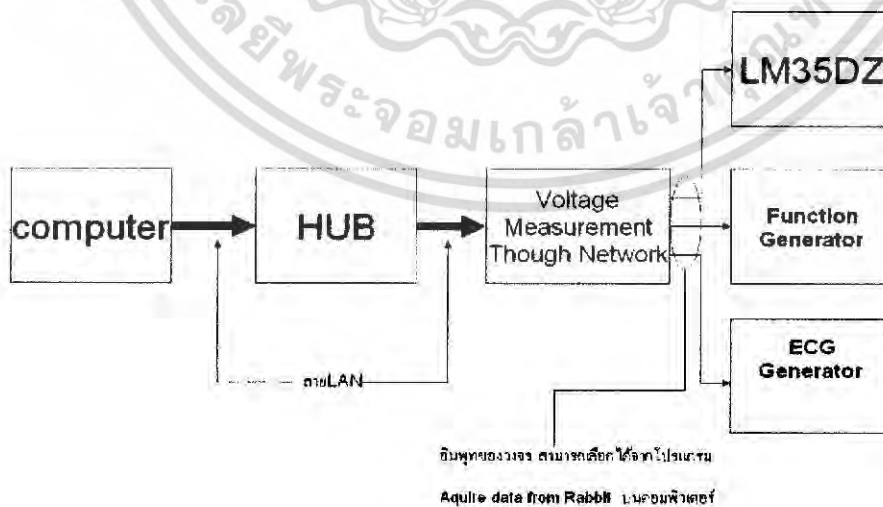
วิธีการทดลองและผลการทดลอง

4.1 อุปกรณ์ที่ใช้ในการทดลอง

- ฮับ	1 ตัว
- สาย LAN	2 เส้น
- Function Generator	1 เครื่อง
- คอมพิวเตอร์	1 เครื่อง
- Voltage Measurement Through Network	1 เครื่อง
- LM35DZ	1 ตัว
- เครื่องเป่าผม	1 เครื่อง
- ECG Generator	1 เครื่อง

4.2 วิธีการทดลอง

4.2.1 ต่ออุปกรณ์ต่างๆเข้าด้วยกัน ตามรูป 4.1



รูปที่ 4.1 รูปแสดงการต่อวงจรเพื่อทำการทดลอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.1.2 เปิดคอมพิวเตอร์เปิดโปรแกรม Aquire data from Rabbit (เป็น โปรแกรมที่เขียน
ขึ้นเอง)

4.1.3 เปลี่ยนสัญญาณinputที่ป้อนให้กับ Voltage Measurement Though Network โดยเริ่ม

จากสัญญาณ สามเหลี่ยม, sine, ตีเหลี่ยม โดยความถี่สูงสุดจะต้องไม่เกิน 30kHz

Vpสูงสุดที่รับได้ 5V Vpต่ำสุดที่รับได้ 0V และสังเกตดูกราฟที่แสดงหน้าจอ

โปรแกรม Aquire data from Rabbit

4.1.4 นำsensor LM35DZ มาต่อเข้าที่inputที่ป้อนให้กับ Voltage Measurement Though

Network และสังเกตดูกราฟที่แสดงหน้าจอ โปรแกรม Aquire data from Rabbit

4.1.5 นำเครื่องเป่าผมมาเป่าให้ความร้อนกับ LM35DZ และสังเกตดูกราฟที่แสดงหน้าจอ

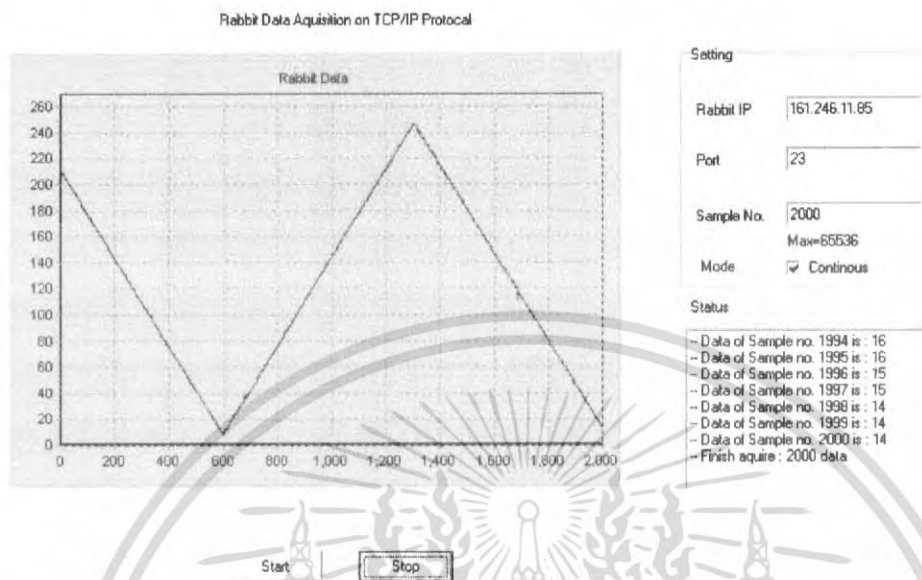
โปรแกรม Aquire data from Rabbit

4.1.6 นำ ECG Generator มาต่อเข้าที่inputที่ป้อนให้กับ Voltage Measurement Though

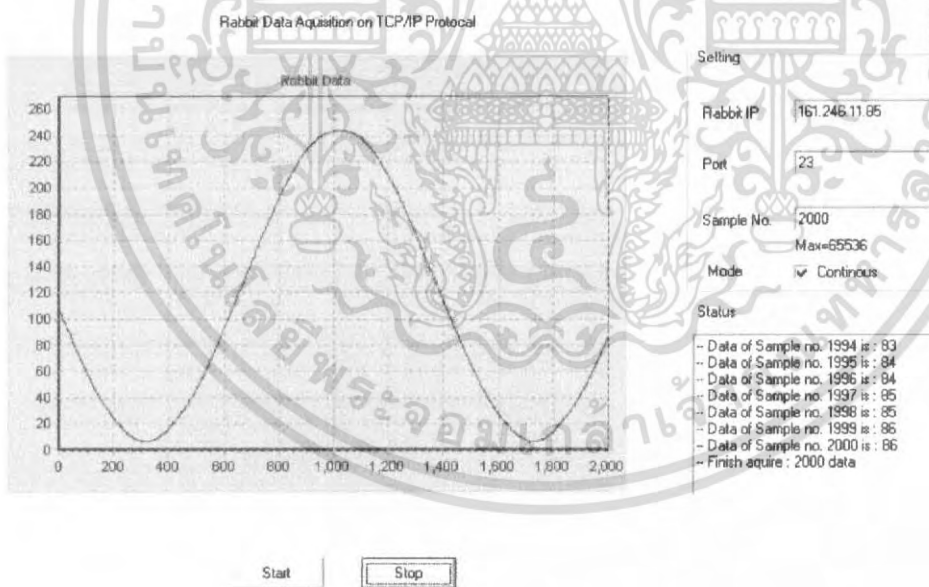
Network และสังเกตดูกราฟที่แสดงหน้าจอ โปรแกรม Aquire data from Rabbit

4.3 ผลการทดลอง

4.3.1 รูปกราฟเมื่อป้อนสัญญาณต่างๆจากเข้าทางอินพุท



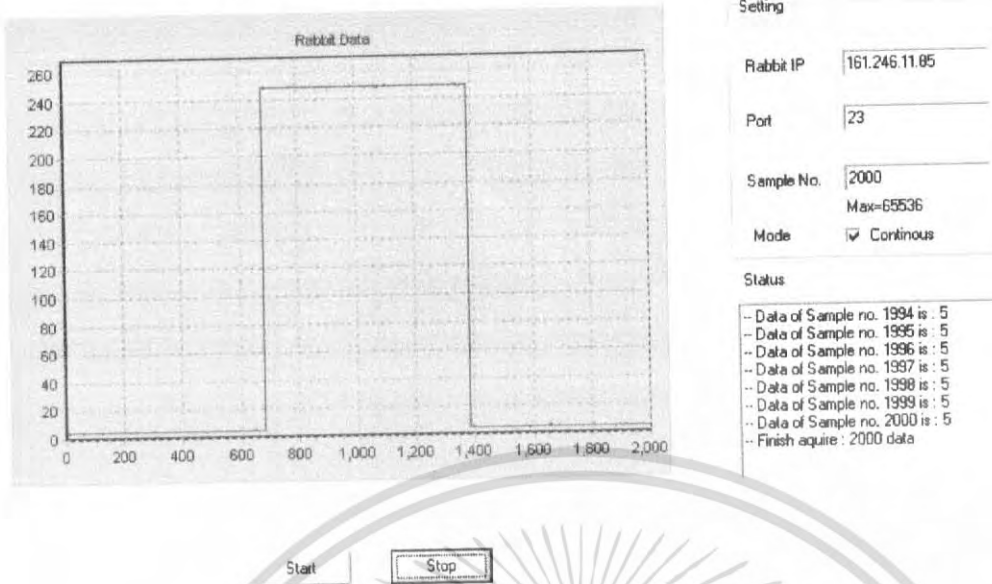
รูปที่ 4.2 ผลการทดลองเมื่อนำสัญญาณสามเหลี่ยมป้อนที่ อินพุท ของวงจร



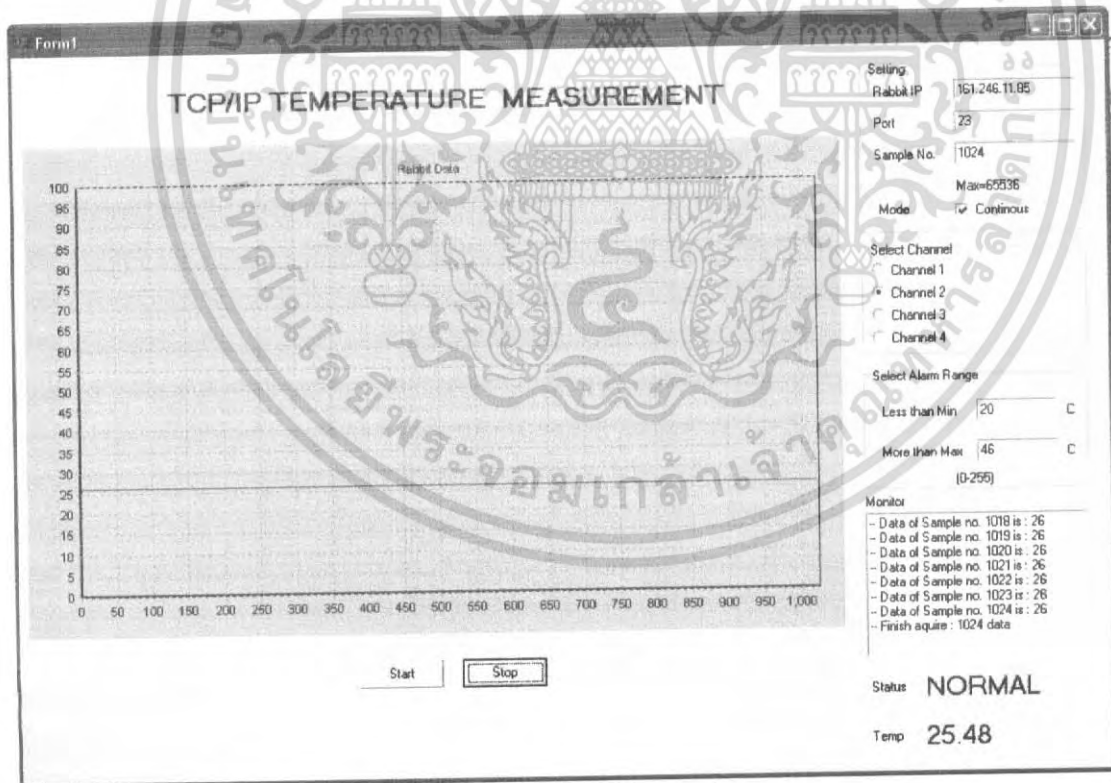
รูปที่ 4.3 ผลการทดลองเมื่อนำสัญญาณSINEป้อนที่ อินพุท ของวงจร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Rabbit Data Acquisition on TCP/IP Protocol

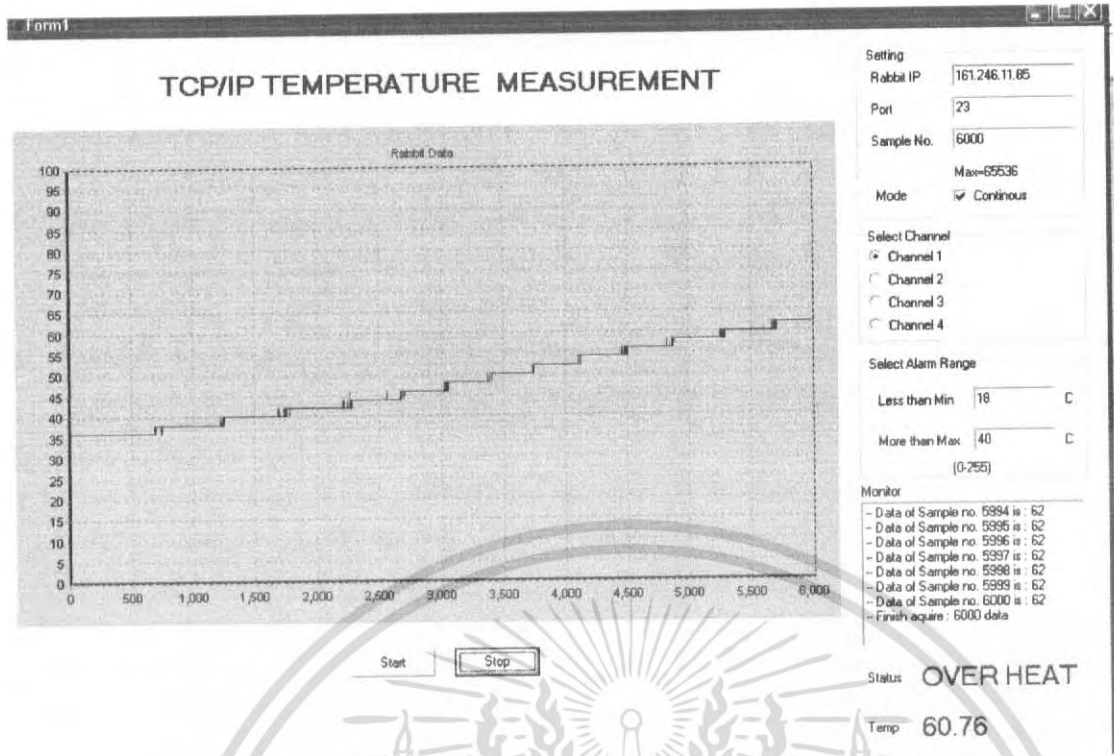


รูปที่ 4.4 ผลการทดลองเมื่อนำสัญญาณสี่เหลี่ยมป้อนที่ อินพุท ของวงจร

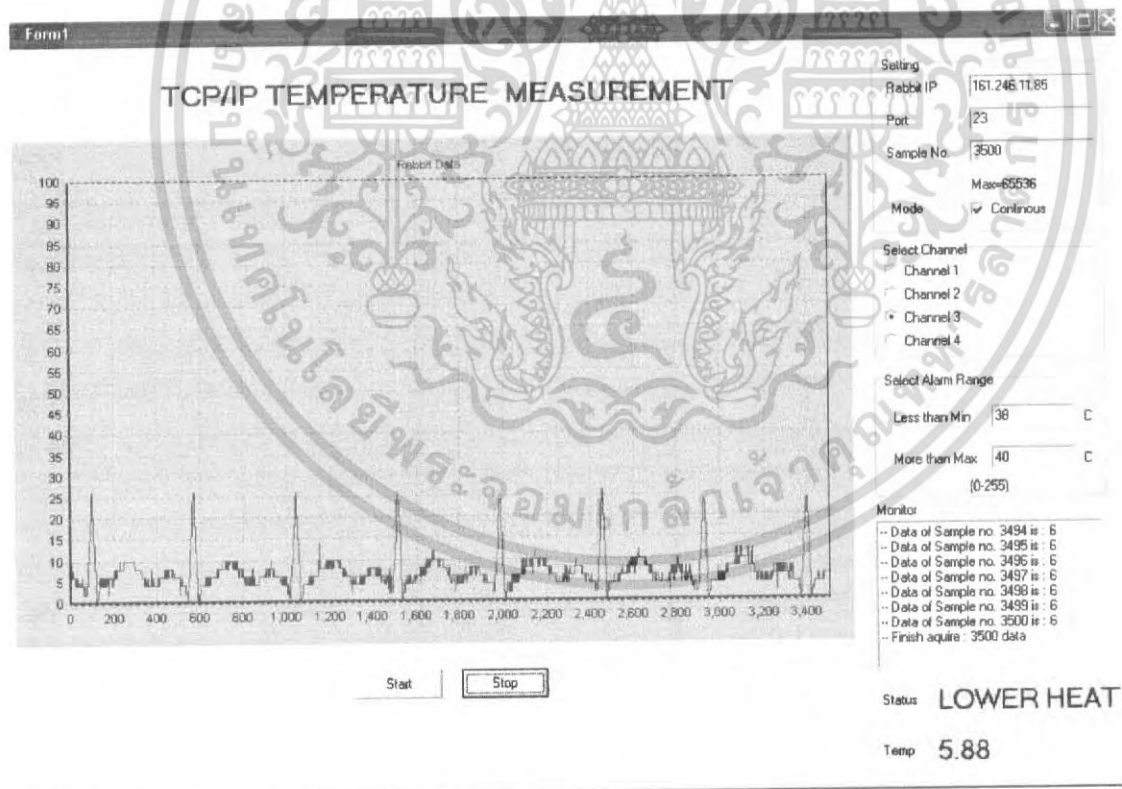


รูปที่ 4.5 ผลการทดลองเมื่อนำ LM35DZ มาต่อและอุณหภูมิที่ตัว LM35DZ คงที่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.6 ผลการทดลองเมื่อนำ LM35DZ มาต่อและอุณหภูมิที่ตัว LM35DZ เพิ่มขึ้นเรื่อยๆ



รูปที่ 4.7 ผลการทดลองเมื่อนำสัญญาณ ECG ป้อนที่อินพุทของวงจร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

สรุปผลการทดลอง

5.1 สรุปผลการทดลอง

จากการทดลองวงจรทั้งหมดนี้ วงจรสามารถทำงานร่วมกันได้ ตามที่ได้ออกแบบไว้ ในส่วนของ Client นั้นสามารถทำงานโดยใช้โปรแกรมภาษาระดับสูง โปรแกรมการทำงานและติดต่อ RCM 3720 ผ่านทางโพรโตคอล TCP/IP ซึ่งสัญญาณจากการวัดที่ได้เป็นไปอย่างถูกต้อง

ส่วนของการติดต่อระหว่างคอมพิวเตอร์เครื่องอื่น ที่เป็น Client กับ RCM3720 นั้นเครื่องที่เป็น Client สามารถทำการ connect เพื่อตรวจสอบสัญญาณภายในวง LAN เดียวกัน แต่ไม่สามารถ connect ในเวลาเดียวกันได้ เนื่องจากเมื่อเครื่อง Client ทำการเชื่อมต่อกับ RCM3720 ได้แล้ว RCM3720 จะหยุดการตรวจสอบการ connect ของเครื่อง Client เครื่องอื่นทันที จนกว่าเครื่อง Client ที่ทำการเชื่อมต่อกันอยู่จะยกเลิกการเชื่อมต่อ ซึ่งในลักษณะการทำงานจริง ผู้ใช้ควรจะ สามารถทำการเชื่อมต่อกับ RCM3720 ได้ตลอดเวลา แม้ว่าจะมีการเชื่อมต่อกันอยู่ก็ตาม

5.2 ปัญหาและการแก้ไขในการทดลอง

ในการใช้งานในโปรแกรมสามารถเข้าไปใช้งานได้ทีละเครื่องในการติดต่อกับ SEVER สัญญาณที่ออกมาผ่านระบบเน็ตเวิร์คจะมีสัญญาณรบกวนบ้างเล็กน้อย

5.3 แนวทางการนำไปประยุกต์ใช้งาน

1. นำไปวัดสัญญาณคลื่นหัวใจโดยสามารถตรวจสอบผ่านเน็ตเวิร์คได้
2. สามารถนำไปใช้ในงานรักษาความปลอดภัยได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บรรณานุกรม

1. Z-World, "Dynamic C" [CD-ROM], Z-World, 1999.
2. อุดม รานอก ภาษา C สำหรับงานควบคุมไมโครคอนโทรลเลอร์
พิมพ์ครั้งที่ 1 นนทบุรี: ไอซีซี๙, 2548
3. สุวัฒน์ ปุณณะชัยยะ เปิดโลกของTCP/IP และ โปรโตคอลของอินเทอร์เน็ต
พิมพ์ครั้งที่ 1 กรุงเทพฯ: โปรวิชั่น, 2543



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ADC0808/ADC0809 8-Bit μ P Compatible A/D Converters with 8-Channel Multiplexer

General Description

The ADC0808, ADC0809 data acquisition component is a monolithic CMOS device with an 8-bit analog-to-digital converter, 8-channel multiplexer and microprocessor compatible control logic. The 8-bit A/D converter uses successive approximation as the conversion technique. The converter features a high impedance chopper stabilized comparator, a 256R voltage divider with analog switch tree and a successive approximation register. The 8-channel multiplexer can directly access any of 8 single-ended analog signals.

The device eliminates the need for external zero and full-scale adjustments. Easy interfacing to microprocessors is provided by the latched and decoded multiplexer address inputs and latched TTL TRI-STATE® outputs.

The design of the ADC0808, ADC0809 has been optimized by incorporating the most desirable aspects of several A/D conversion techniques. The ADC0808, ADC0809 offers high speed, high accuracy, minimal temperature dependence, excellent long-term accuracy and repeatability, and consumes minimal power. These features make this device ideally suited to applications from process and machine control to consumer and automotive applications. For 16-channel multiplexer with common output (sample/hold port) see ADC0816 data sheet. (See AN-247 for more information.)

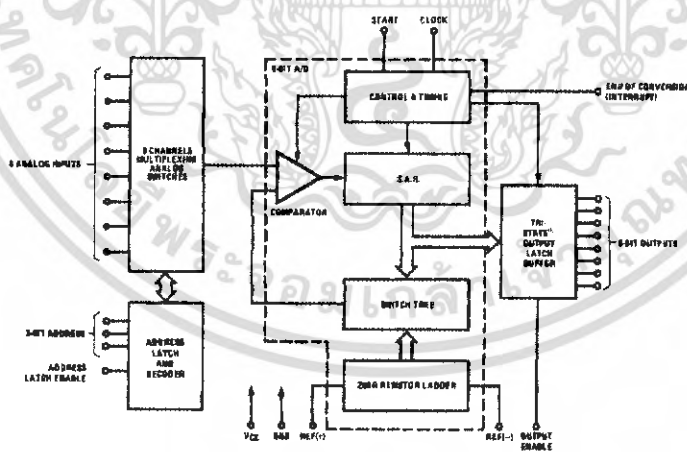
Features

- Easy interface to all microprocessors
- Operates ratiometrically or with 5 V_{DC} or analog span adjusted voltage reference
- No zero or full-scale adjust required
- 8-channel multiplexer with address logic
- 0V to 5V input range with single 5V power supply
- Outputs meet TTL voltage level specifications
- Standard hermetic or molded 28-pin DIP package
- 28-pin molded chip carrier package
- ADC0808 equivalent to MM74C949
- ADC0809 equivalent to MM74C948-1

Key Specifications

- Resolution: 8 Bits
- Total Unadjusted Error: $\pm 1/2$ LSB and ± 1 LSB
- Single Supply: 5 V_{DC}
- Low Power: 15 mW
- Conversion Time: 100 μ s

Block Diagram



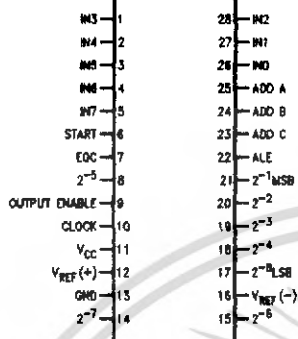
See Ordering Information

TRI-STATE® is a registered trademark of National Semiconductor Corp.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Connection Diagrams

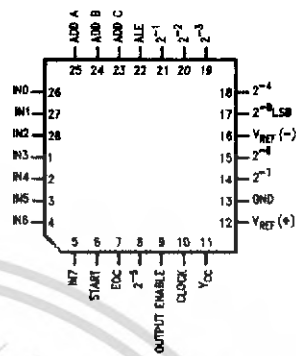
Dual-In-Line Package



D8006473-11

Order Number ADC0808CCN or ADC0809CCN
See NS Package J28A or N28A

Molded Chip Carrier Package



D8006473-12

Order Number ADC0808CCV or ADC0809CCV
See NS Package V28A

Ordering Information

TEMPERATURE RANGE		-40°C to +85°C			-55°C to +125°C
Error	±½ LSB Unadjusted	ADC0808CCN	ADC0808CCV	ADC0808CCJ	ADC0808CJ
	±1 LSB Unadjusted	ADC0809CCN	ADC0809CCV		
Package Outline		N28A Molded DIP	V28A Molded Chip Carrier	J28A Ceramic DIP	J28A Ceramic DIP

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings (Notes 2, 1)

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Supply Voltage (V_{CC}) (Note 3)	8.5V
Voltage at Any Pin	-0.3V to ($V_{CC}+0.3V$)
Except Control Inputs	
Voltage at Control Inputs (START, OE, CLOCK, ALE, ADD A, ADD B, ADD C)	-0.3V to +15V
Storage Temperature Range	-65°C to +150°C
Package Dissipation at $T_A=25^\circ\text{C}$	875 mW
Lead Temp. (Soldering, 10 seconds)	
Dual-In-Line Package (plastic)	260°C

Dual-In-Line Package (ceramic)	300°C
Molded Chip Carrier Package	
Vapor Phase (60 seconds)	215°C
Infrared (15 seconds)	220°C
ESD Susceptibility (Note 8)	400V

Operating Conditions (Notes 1, 2)

Temperature Range (Note 1)	$T_{MIN} \leq T_A \leq T_{MAX}$
ADC0808CCN, ADC0809CCN	$-40^\circ\text{C} \leq T_A \leq +85^\circ\text{C}$
ADC0808CCV, ADC0809CCV	$-40^\circ\text{C} \leq T_A \leq +85^\circ\text{C}$
Range of V_{CC} (Note 1)	4.5 V_{DC} to 6.0 V_{DC}

Electrical Characteristics

Converter Specifications: $V_{CC}=5$ $V_{DC}=V_{REF+}$, $V_{REF-}=GND$, $T_{MIN} \leq T_A \leq T_{MAX}$ and $f_{CLK}=640$ kHz unless otherwise stated.

Symbol	Parameter	Conditions	Min	Typ	Max	Units
	ADC0808					
	Total Unadjusted Error (Note 5)	25°C T_{MIN} to T_{MAX}			$\pm 1/2$ $\pm 3/4$	LSB LSB
	ADC0809					
	Total Unadjusted Error (Note 5)	0°C to 70°C T_{MIN} to T_{MAX}			± 1 $\pm 1 1/4$	LSB LSB
	Input Resistance	From Ref(+) to Ref(-)	1.0	2.5		k Ω
	Analog Input Voltage Range	(Note 4) V(+) or V(-)	GND-0.10		$V_{CC}+0.10$	V_{DC}
$V_{REF(+)}$	Voltage, Top of Ladder	Measured at Ref(+)		V_{CC}	$V_{CC}+0.1$	V
$\frac{V_{REF(+)} + V_{REF(-)}}{2}$	Voltage, Center of Ladder		$V_{CC}/2-0.1$	$V_{CC}/2$	$V_{CC}/2+0.1$	V
$V_{REF(-)}$	Voltage, Bottom of Ladder	Measured at Ref(-)	-0.1	0		V
I_{IN}	Comparator Input Current	$f_c=640$ kHz, (Note 6)	-2	± 0.5	2	μA

Electrical Characteristics

Digital Levels and DC Specifications: ADC0808CCN, ADC0808CCV, ADC0809CCN and ADC0809CCV, $4.75 \leq V_{CC} \leq 5.25$ V, $-40^\circ\text{C} \leq T_A \leq +85^\circ\text{C}$ unless otherwise noted

Symbol	Parameter	Conditions	Min	Typ	Max	Units
ANALOG MULTIPLEXER						
$I_{OFF(+)}$	OFF Channel Leakage Current	$V_{CC}=5$ V, $V_{IN}=5$ V, $T_A=25^\circ\text{C}$ T_{MIN} to T_{MAX}		10	200	nA μA
$I_{OFF(-)}$	OFF Channel Leakage Current	$V_{CC}=5$ V, $V_{IN}=0$, $T_A=25^\circ\text{C}$ T_{MIN} to T_{MAX}	-200 -1.0	-10		nA μA
CONTROL INPUTS						
$V_{IN(1)}$	Logical "1" Input Voltage		$V_{CC}-1.5$			V
$V_{IN(0)}$	Logical "0" Input Voltage				1.5	V
$I_{IN(1)}$	Logical "1" Input Current (The Control Inputs)	$V_{IN}=15$ V			1.0	μA
$I_{IN(0)}$	Logical "0" Input Current (The Control Inputs)	$V_{IN}=0$	-1.0			μA
I_{CC}	Supply Current	$f_{CLK}=640$ kHz		0.3	3.0	mA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Electrical Characteristics (Continued)

Digital Levels and DC Specifications: ADC0808CCN, ADC0808CCV, ADC0809CCN and ADC0809CCV, $4.75 \leq V_{CC} \leq 5.25V$, $-40^\circ C \leq T_A \leq +85^\circ C$ unless otherwise noted

Symbol	Parameter	Conditions	Min	Typ	Max	Units
DATA OUTPUTS AND EOC (INTERRUPT)						
$V_{OUT(1)}$	Logical "1" Output Voltage	$V_{CC} = 4.75V$ $I_{OUT} = -360\mu A$ $I_{OUT} = -10\mu A$		2.4 4.5		V(min) V(min)
$V_{OUT(0)}$	Logical "0" Output Voltage	$I_O = 1.6 \text{ mA}$			0.45	V
$V_{OUT(0)}$	Logical "0" Output Voltage EOC	$I_O = 1.2 \text{ mA}$			0.45	V
I_{OUT}	TRI-STATE Output Current	$V_O = 5V$ $V_O = 0$	-3		3	μA μA

Electrical Characteristics

Timing Specifications $V_{CC} = V_{REF(+)} = 5V$, $V_{REF(-)} = GND$, $t_r = t_f = 20 \text{ ns}$ and $T_A = 25^\circ C$ unless otherwise noted.

Symbol	Parameter	Conditions	Min	Typ	Max	Units
t_{WS}	Minimum Start Pulse Width	(Figure 5)		100	200	ns
t_{WALE}	Minimum ALE Pulse Width	(Figure 5)		100	200	ns
t_s	Minimum Address Set-Up Time	(Figure 5)		25	50	ns
t_H	Minimum Address Hold Time	(Figure 5)		25	50	ns
t_D	Analog MUX Delay Time From ALE	$R_s = 0\Omega$ (Figure 5)		1	2.5	μs
t_{HS}, t_{HD}	OE Control to Q Logic State	$C_L = 50 \text{ pF}$, $R_L = 10k$ (Figure 8)		125	250	ns
t_{LH}, t_{LH}	OE Control to Hi-Z	$C_L = 10 \text{ pF}$, $R_L = 10k$ (Figure 8)		125	250	ns
t_c	Conversion Time	$f_c = 640 \text{ kHz}$, (Figure 5) (Note 7)	90	100	116	μs
f_c	Clock Frequency		10	640	1280	kHz
t_{EOC}	EOC Delay Time	(Figure 5)	0		8+2	μs Clock Periods
C_{IN}	Input Capacitance	At Control Inputs		10	15	pF
C_{OUT}	TRI-STATE Output Capacitance	At TRI-STATE Outputs		10	15	pF

Note 1: Absolute Maximum Ratings indicate limits beyond which damage to the device may occur. DC and AC electrical specifications do not apply when operating the device beyond its specified operating conditions.

Note 2: All voltages are measured with respect to GND, unless otherwise specified.

Note 3: A zener diode exists, internally, from V_{CC} to GND and has a typical breakdown voltage of 7 V_{DD} .

Note 4: Two on-chip diodes are tied to each analog input which will forward conduct for analog input voltages one diode drop below ground or one diode drop greater than the V_{CC} supply. The spec allows 100 mV forward bias of either diode. This means that as long as the analog V_{IN} does not exceed the supply voltage by more than 100 mV, the output code will be correct. To achieve an absolute 0V_{DC} to 5V_{DC} input voltage range will therefore require a minimum supply voltage of 4.900 V_{CC} over temperature variations, initial tolerance and loading.

Note 5: Total unadjusted error includes offset, full-scale, linearity, and multiplexer errors. See Figure 3. None of these A/Ds requires a zero or full-scale adjust. However, if an all zero code is desired for an analog input other than 0.0V, or if a narrow full-scale span exists (for example: 0.5V to 4.5V full-scale) the reference voltages can be adjusted to achieve this. See Figure 13.

Note 6: Comparator input current is a bias current into or out of the chopper stabilized comparator. The bias current varies directly with clock frequency and has little temperature dependence (Figure 8). See paragraph 4.0.

Note 7: The outputs of the data register are updated one clock cycle before the rising edge of EOC.

Note 8: Human body model, 100 pF discharged through a 1.5 k Ω resistor.

Functional Description

Multiplexer. The device contains an 8-channel single-ended analog signal multiplexer. A particular input channel is selected by using the address decoder. *Table 1* shows the input states for the address lines to select any channel. The address is latched into the decoder on the low-to-high transition of the address latch enable signal.

TABLE 1.

SELECTED ANALOG CHANNEL	ADDRESS LINE		
	C	B	A
IN0	L	L	L
IN1	L	L	H
IN2	L	H	L
IN3	L	H	H
IN4	H	L	L
IN5	H	L	H
IN6	H	H	L
IN7	H	H	H

CONVERTER CHARACTERISTICS

The Converter

The heart of this single chip data acquisition system is its 8-bit analog-to-digital converter. The converter is designed to give fast, accurate, and repeatable conversions over a wide range of temperatures. The converter is partitioned into 3 major sections: the 256R ladder network, the successive approximation register, and the comparator. The converter's digital outputs are positive true.

The 256R ladder network approach (*Figure 1*) was chosen over the conventional R/2R ladder because of its inherent monotonicity, which guarantees no missing digital codes. Monotonicity is particularly important in closed loop feedback control systems. A non-monotonic relationship can cause oscillations that will be catastrophic for the system. Additionally, the 256R network does not cause load variations on the reference voltage.

The bottom resistor and the top resistor of the ladder network in *Figure 1* are not the same value as the remainder of the network. The difference in these resistors causes the output characteristic to be symmetrical with the zero and full-scale points of the transfer curve. The first output transition occurs when the analog signal has reached $+1/2$ LSB and succeeding output transitions occur every 1 LSB later up to full-scale.

The successive approximation register (SAR) performs 8 iterations to approximate the input voltage. For any SAR type converter, n -iterations are required for an n -bit converter. *Figure 2* shows a typical example of a 3-bit converter. In the ADC0808, ADC0809, the approximation technique is extended to 8 bits using the 256R network.

The A/D converter's successive approximation register (SAR) is reset on the positive edge of the start conversion (SC) pulse. The conversion is begun on the falling edge of the start conversion pulse. A conversion in process will be interrupted by receipt of a new start conversion pulse. Continuous conversion may be accomplished by tying the end-of-conversion (EOC) output to the SC input. If used in this mode, an external start conversion pulse should be applied after power up. End-of-conversion will go low between 0 and 8 clock pulses after the rising edge of start conversion.

The most important section of the A/D converter is the comparator. It is this section which is responsible for the ultimate accuracy of the entire converter. It is also the comparator drift which has the greatest influence on the repeatability of the device. A chopper-stabilized comparator provides the most effective method of satisfying all the converter requirements.

The chopper-stabilized comparator converts the DC input signal into an AC signal. This signal is then fed through a high gain AC amplifier and has the DC level restored. This technique limits the drift component of the amplifier since the drift is a DC component which is not passed by the AC amplifier. This makes the entire A/D converter extremely insensitive to temperature, long term drift and input offset errors.

Figure 4 shows a typical error curve for the ADC0808 as measured using the procedures outlined in AN-179.

Functional Description (Continued)

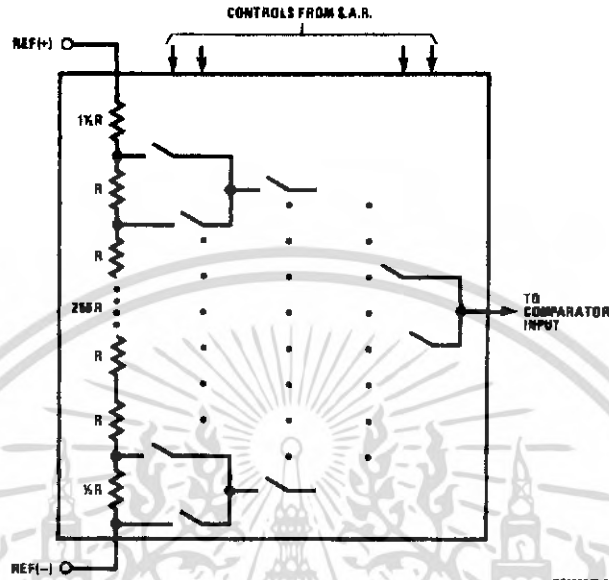


FIGURE 1. Resistor Ladder and Switch Tree

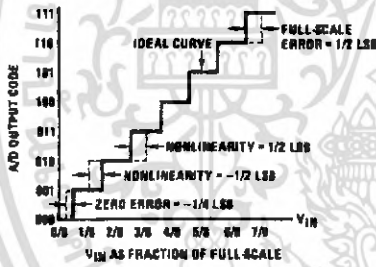


FIGURE 2. 3-Bit A/D Transfer Curve

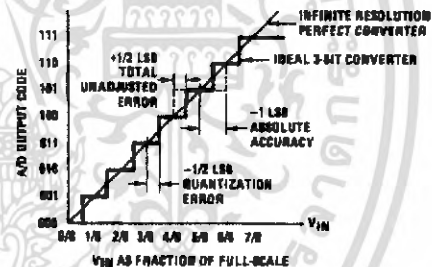


FIGURE 3. 3-Bit A/D Absolute Accuracy Curve

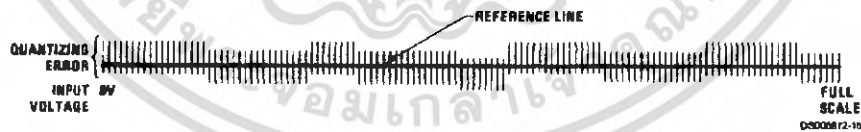


FIGURE 4. Typical Error Curve

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Timing Diagram

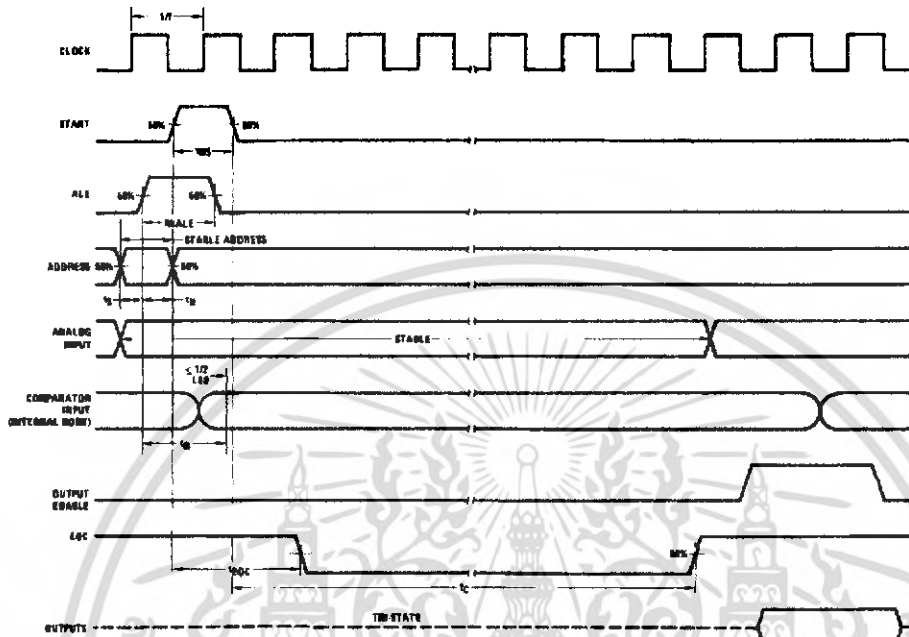


FIGURE 5.

DS00672-4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Performance Characteristics

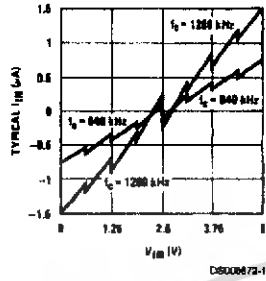


FIGURE 6. Comparator I_{IN} vs V_{IN} ($V_{CC}=V_{REF}=5V$)

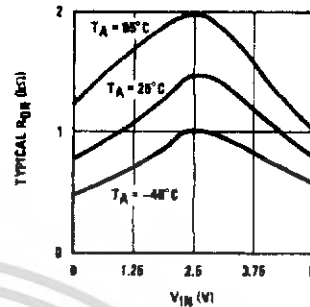


FIGURE 7. Multiplexer R_{ON} vs V_{IN} ($V_{CC}=V_{REF}=5V$)

TRI-STATE Test Circuits and Timing Diagrams

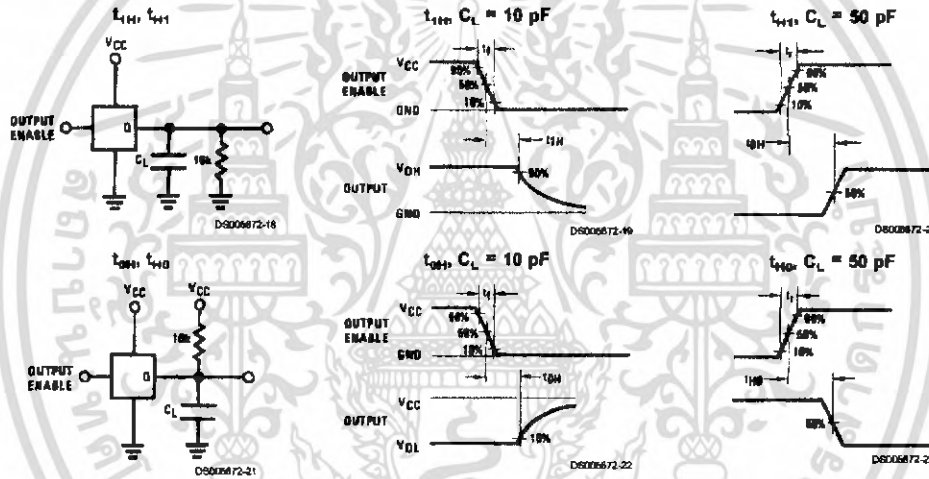


FIGURE 8.

Applications Information

OPERATION

1.0 RATIOMETRIC CONVERSION

The ADC0808, ADC0809 is designed as a complete Data Acquisition System (DAS) for ratiometric conversion systems. In ratiometric systems, the physical variable being measured is expressed as a percentage of full-scale which is not necessarily related to an absolute standard. The voltage input to the ADC0808 is expressed by the equation

$$\frac{V_{IN}}{V_{fs} - V_Z} = \frac{D_X}{D_{MAX} - D_{MIN}} \quad (1)$$

V_{IN} = Input voltage into the ADC0808
 V_{fs} = Full-scale voltage
 V_Z = Zero voltage

D_X = Data point being measured
 D_{MAX} = Maximum data limit
 D_{MIN} = Minimum data limit

A good example of a ratiometric transducer is a potentiometer used as a position sensor. The position of the wiper is directly proportional to the output voltage which is a ratio of the full-scale voltage across it. Since the data is represented as a proportion of full-scale, reference requirements are greatly reduced, eliminating a large source of error and cost for many applications. A major advantage of the ADC0808, ADC0809 is that the input voltage range is equal to the supply range so the transducers can be connected directly across the supply and their outputs connected directly into the multiplexer inputs, (Figure 9).

Ratiometric transducers such as potentiometers, strain gauges, thermistor bridges, pressure transducers, etc., are suitable for measuring proportional relationships; however, many types of measurements must be referred to an absolute standard such as voltage or current. This means a sys-

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Applications Information (Continued)

tern reference must be used which relates the full-scale voltage to the standard volt. For example, if $V_{CC} = V_{REF} = 5.12V$, then the full-scale range is divided into 256 standard steps. The smallest standard step is 1 LSB which is then 20 mV.

2.0 RESISTOR LADDER LIMITATIONS

The voltages from the resistor ladder are compared to the selected into 8 times in a conversion. These voltages are coupled to the comparator via an analog switch tree which is referenced to the supply. The voltages at the top, center and bottom of the ladder must be controlled to maintain proper operation.

The top of the ladder, Ref(+), should not be more positive than the supply, and the bottom of the ladder, Ref(-), should not be more negative than ground. The center of the ladder voltage must also be near the center of the supply because the analog switch tree changes from N-channel switches to P-channel switches. These limitations are automatically satisfied in ratiometric systems and can be easily met in ground referenced systems.

Figure 10 shows a ground referenced system with a separate supply and reference. In this system, the supply must be trimmed to match the reference voltage. For instance, if a 5.12V is used, the supply should be adjusted to the same voltage within 0.1V.

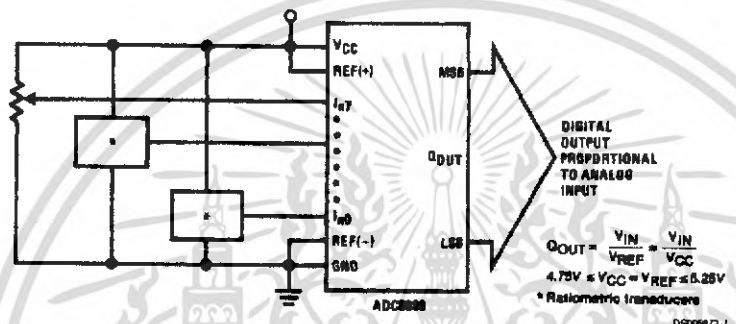


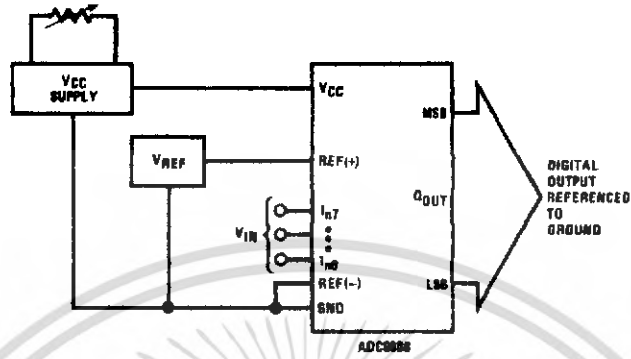
FIGURE 9. Ratiometric Conversion System

The ADC0808 needs less than a millamp of supply current so developing the supply from the reference is readily accomplished. In Figure 11 a ground referenced system is shown which generates the supply from the reference. The buffer shown can be an op amp of sufficient drive to supply the millamp of supply current and the desired bus drive, or if a capacitive bus is driven by the outputs a large capacitor will supply the transient supply current as seen in Figure 12. The LM301 is overcompensated to insure stability when loaded by the 10 μF output capacitor.

The top and bottom ladder voltages cannot exceed V_{CC} and ground, respectively, but they can be symmetrically less than V_{CC} and greater than ground. The center of the ladder voltage should always be near the center of the supply. The sensitivity of the converter can be increased, (i.e., size of the LSB steps decreased) by using a symmetrical reference system. In Figure 13, a 2.5V reference is symmetrically centered about $V_{CC}/2$ since the same current flows in identical resistors. This system with a 2.5V reference allows the LSB bit to be half the size of a 5V reference system.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

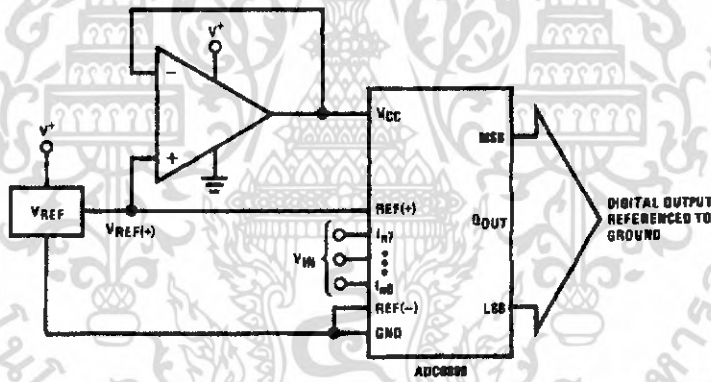
Applications Information (Continued)



$$Q_{OUT} = \frac{V_{IN}}{V_{REF}}$$

$$4.75V \leq V_{CC} = V_{REF} \leq 5.25V$$

FIGURE 10. Ground Referenced Conversion System Using Trimmed Supply



$$Q_{OUT} = \frac{V_{IN}}{V_{REF}}$$

$$4.75V \leq V_{CC} = V_{REF} \leq 5.25V$$

FIGURE 11. Ground Referenced Conversion System with Reference Generating V_{CC} Supply

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Applications Information (Continued)

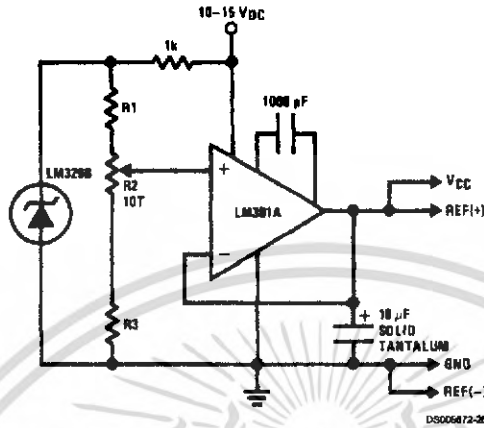


FIGURE 12. Typical Reference and Supply Circuit

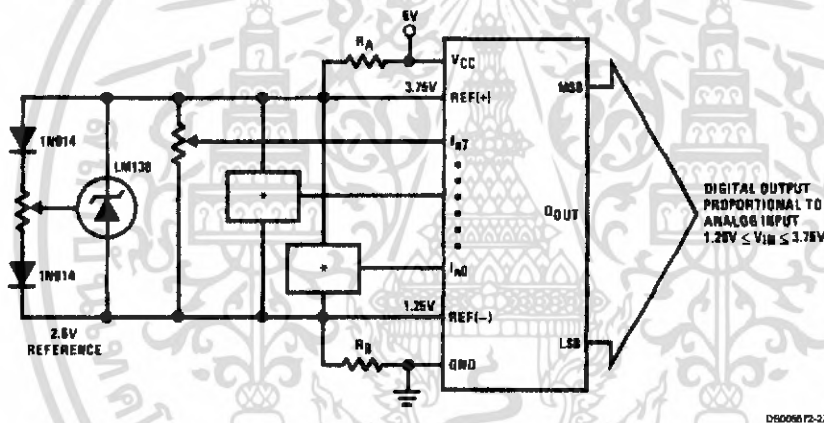


FIGURE 13. Symmetrically Centered Reference

$R_A = R_B$
*Ratiometric transducers

3.0 CONVERTER EQUATIONS

The transition between adjacent codes N and N+1 is given by:

$$V_{IN} = \left\{ (V_{REF(-)} - V_{REF(+)}) \left[\frac{N}{256} + \frac{1}{512} \right] \pm V_{TUE} \right\} + V_{REF(-)} \quad (2)$$

The center of an output code N is given by:

$$V_{IN} \left\{ (V_{REF(+)} - V_{REF(-)}) \left[\frac{N}{256} \right] \pm V_{TUE} \right\} + V_{REF(-)} \quad (3)$$

The output code N for an arbitrary input are the integers within the range:

$$N = \frac{V_{IN} - V_{REF(-)}}{V_{REF(+)} - V_{REF(-)}} \times 256 \pm \text{Absolute Accuracy} \quad (4)$$

Where: V_{IN} = Voltage at comparator input
 $V_{REF(+)}$ = Voltage at Ref(+)
 $V_{REF(-)}$ = Voltage at Ref(-)
 V_{TUE} = Total unadjusted error voltage (typically $V_{REF(+)} + 512$)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Applications Information (Continued)

4.0 ANALOG COMPARATOR INPUTS

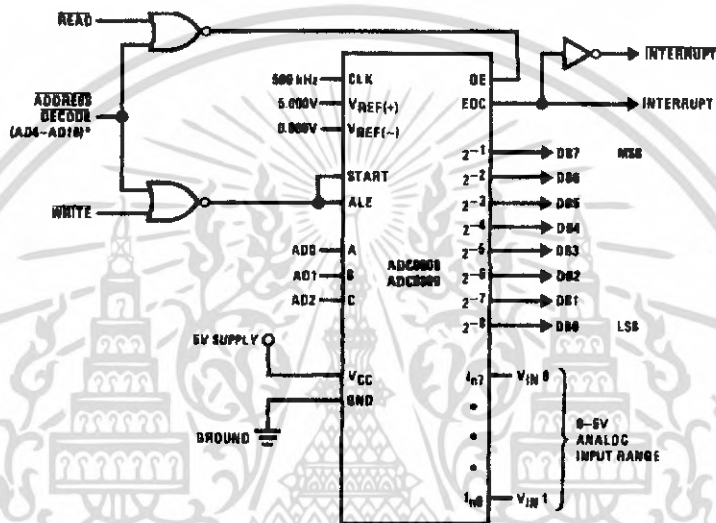
The dynamic comparator input current is caused by the periodic switching of on-chip array capacitances. These are connected alternately to the output of the resistor ladder/switch tree network and to the comparator input as part of the operation of the chopper stabilized comparator.

The average value of the comparator input current varies directly with clock frequency and with V_{IN} as shown in Figure 6.

If no filter capacitors are used at the analog inputs and the signal source impedances are low, the comparator input current should not introduce converter errors, as the transient created by the capacitance discharge will die out before the comparator output is strobed.

If input filter capacitors are desired for noise reduction and signal conditioning they will tend to average out the dynamic comparator input current. It will then take on the characteristics of a DC bias current whose effect can be predicted conventionally.

Typical Application



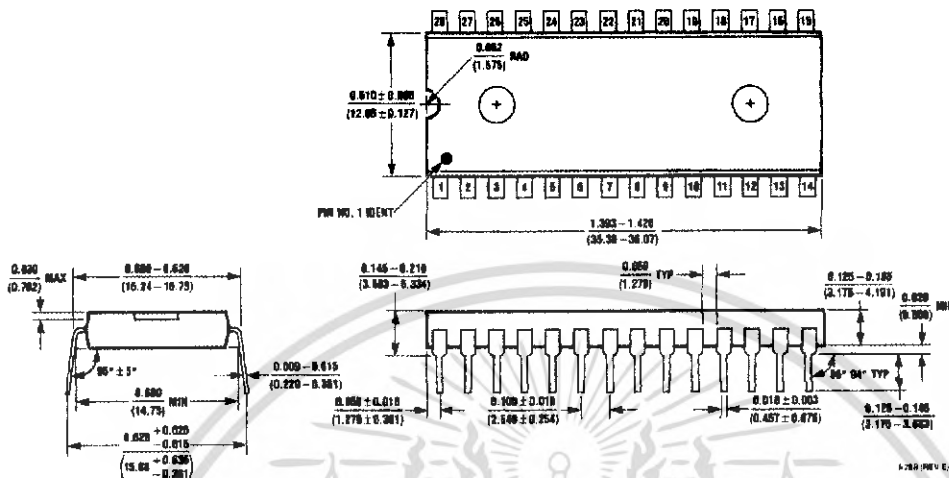
*Address latches needed for 8085 and SCMP Interfacing the ADC0808 to a microprocessor

TABLE 2. Microprocessor Interface Table

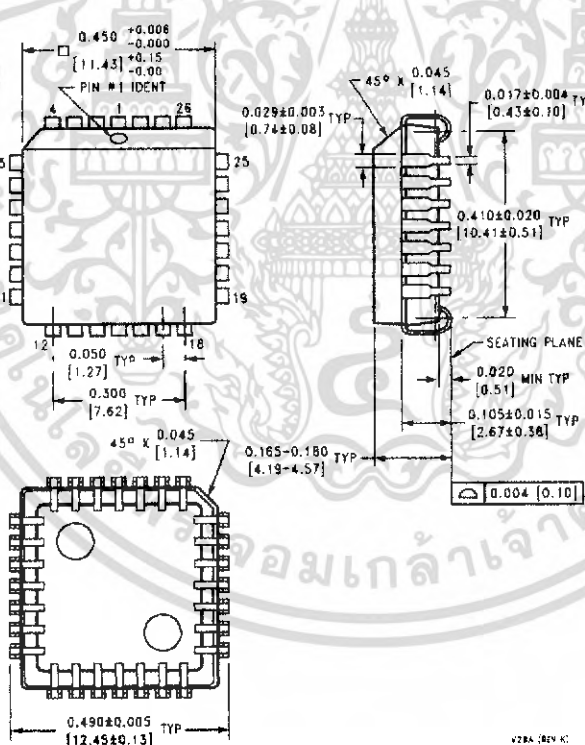
PROCESSOR	READ	WRITE	INTERRUPT (COMMENT)
8080	MEMR	MEMW	INTR (Thru RST Circuit)
8085	RD	WR	INTR (Thru RST Circuit)
Z-80	RD	WR	INT (Thru RST Circuit, Mode 0)
SC/MP	NRDS	NWDS	SA (Thru Sense A)
6800	VMA+φ2·R/W	VMA+φ·R/W	IRCA or IRQB (Thru PIA)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Physical Dimensions inches (millimeters) unless otherwise noted



Molded Dual-In-Line Package (N)
Order Number ADC0808CCN or ADC0809CCN
NS Package Number N28B



Molded Chip Carrier (V)
Order Number ADC0808CCV or ADC0809CCV
NS Package Number V28A

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้


Notes



LIFE SUPPORT POLICY

NATIONAL'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT AND GENERAL COUNSEL OF NATIONAL SEMICONDUCTOR CORPORATION. As used herein:

1. Life support devices or systems are devices or systems which, (a) are intended for surgical implant into the body, or (b) support or sustain life, and whose failure to perform when properly used in accordance with instructions for use provided in the labeling, can be reasonably expected to result in a significant injury to the user.
2. A critical component is any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.

 <p>National Semiconductor Corporation Americas Tel: 1-800-272-0959 Fax: 1-800-737-7018 Email: support@nsc.com www.national.com</p>	<p>National Semiconductor Europe Fax: +49 (0) 1 80-530 85 88 Email: europe.support@nsc.com Deutsch Tel: +49 (0) 1 80-530 85 85 English Tel: +49 (0) 1 80-532 78 32 Français Tel: +49 (0) 1 80-532 83 56 Italiano Tel: +49 (0) 1 80-534 18 80</p>	<p>National Semiconductor Asia Pacific Customer Response Group Tel: 65-2944486 Fax: 65-2904486 Email: ee.support@nsc.com</p>	<p>National Semiconductor Japan Ltd. Tel: 81-3-5639-7560 Fax: 81-3-5639-7507</p>
--	--	---	--

National does not assume any responsibility for use of any circuit described, no circuit patent licenses are implied and National reserves the right at any time without notice to change said circuitry and specifications.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

NE555, NE555Y, SA555, SE555, SE555C PRECISION TIMERS

SLFS022A – SEPTEMBER 1973 – REVISED SEPTEMBER 2000

- Timing From Microseconds to Hours
- Astable or Monostable Operation
- Adjustable Duty Cycle
- TTL-Compatible Output Can Sink or Source up to 200 mA
- Designed To Be Interchangeable With Signetics NE555, SA555, SE555, and SE555C

SE555C FROM TI IS NOT RECOMMENDED FOR NEW DESIGNS

description

These devices are precision monolithic timing circuits capable of producing accurate time delays or oscillation. In the time-delay or monostable mode of operation, the timed interval is controlled by a single external resistor and capacitor network. In the astable mode of operation, the frequency and duty cycle can be controlled independently with two external resistors and a single external capacitor.

The threshold and trigger levels normally are two-thirds and one-third, respectively, of V_{CC} . These levels can be altered by use of the control-voltage terminal. When the trigger input falls below the trigger level, the flip-flop is set and the output goes high. If the trigger input is above the trigger level and the threshold input is above the threshold level, the flip-flop is reset and the output is low. RESET can override all other inputs and can be used to initiate a new timing cycle. When RESET goes low, the flip-flop is reset and the output goes low. When the output is low, a low-impedance path is provided between DISCH and ground.

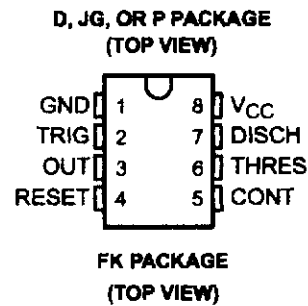
The output circuit is capable of sinking or sourcing current up to 200 mA. Operation is specified for supplies of 5 V to 15 V. With a 5-V supply, output levels are compatible with TTL inputs.

The NE555 is characterized for operation from 0°C to 70°C. The SA555 is characterized for operation from -40°C to 85°C. The SE555 and SE555C are characterized for operation over the full military range of -55°C to 125°C.

AVAILABLE OPTIONS

TA	PACKAGE					CHIP FORM (Y)
	VTHRES MAX VCC = 15 V	SMALL OUTLINE (D)	CHIP CARRIER (FK)	CERAMIC DIP (JG)	PLASTIC DIP (P)	
0°C to 70°C	11.2 V	NE555D			NE555P	NE555Y
-40°C to 85°C	11.2 V	SA555D			SA555P	
-55°C to 125°C	10.6 V 11.2 V	SE555D SE555CD	SE555FK SE555CFK	SE555JG SE555CJG	SE555P SE555CP	

The D package also is available taped and reeled. Add the suffix R to the device type (e.g., NE555DR).



NC—No internal connection

PRODUCTION DATA information is current as of publication date. Products conform to specifications per the terms of Texas Instruments standard warranty. Production processing does not necessarily include testing of all parameters.

**TEXAS
INSTRUMENTS**

POST OFFICE BOX 855303 • DALLAS, TEXAS 75285

Copyright © 2000, Texas Instruments Incorporated
On products compliant to MIL-PRF-38535, all parameters are tested unless otherwise noted. On all other products, production processing does not necessarily include testing of all parameters.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

NE555, NE555Y, SA555, SE555, SE555C PRECISION TIMERS

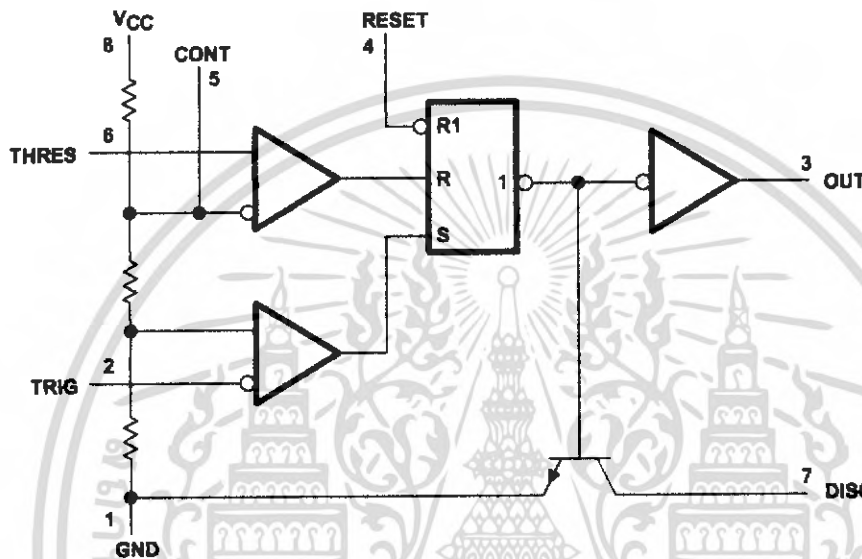
SLFS022A – SEPTEMBER 1973 – REVISED SEPTEMBER 2000

FUNCTION TABLE

RESET	TRIGGER VOLTAGE†	THRESHOLD VOLTAGE†	OUTPUT	DISCHARGE SWITCH
Low	Irrelevant	Irrelevant	Low	On
High	<1/3 V _{DD}	Irrelevant	High	Off
High	>1/3 V _{DD}	>2/3 V _{DD}	Low	On
High	>1/3 V _{DD}	<2/3 V _{DD}	As previously established	

† Voltage levels shown are nominal.

functional block diagram



RESET can override TRIG, which can override THRES.
Pin numbers shown are for the D, JG, and P packages.

absolute maximum ratings over operating free-air temperature range (unless otherwise noted)

Supply voltage, V _{CC} (See Note 1)	18 V
Input voltage (CONT, RESET, THRES, and TRIG)	V _{CC}
Output current	±225 mA
Continuous total dissipation	See Dissipation Rating Table
Package thermal impedance, θ _{JA} (see Note 2): D package	97°C/W
P package	85°C/W
Case temperature for 60 seconds: FK package	260°C
Lead temperature 1,6 mm (1/16 inch) from case for 10 seconds: D or P package	260°C
Lead temperature 1,6 mm (1/16 inch) from case for 60 seconds: JG package	300°C
Storage temperature range, T _{stg}	-65°C to 150°C

- NOTES: 1. All voltage values are with respect to network ground terminal.
2. The package thermal impedance is calculated in accordance with JESD 51-7.



POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

NE555, NE555Y, SA555, SE555, SE555C PRECISION TIMERS

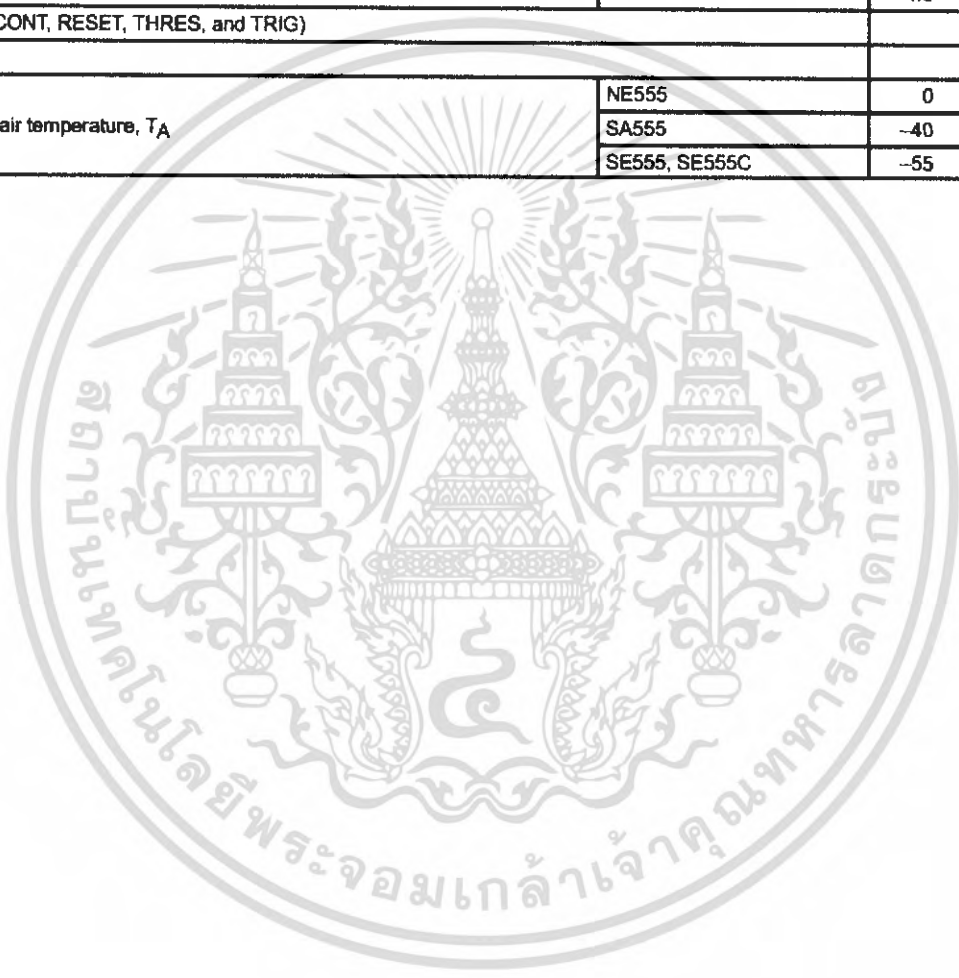
SLFS022A – SEPTEMBER 1973 – REVISED SEPTEMBER 2000

DISSIPATION RATING TABLE

PACKAGE	$T_A \leq 25^\circ\text{C}$ POWER RATING	DERATING FACTOR ABOVE $T_A = 25^\circ\text{C}$	$T_A = 70^\circ\text{C}$ POWER RATING	$T_A = 85^\circ\text{C}$ POWER RATING	$T_A = 125^\circ\text{C}$ POWER RATING
FK	1375 mW	11.0 mW/°C	880 mW	715 mW	275 mW
JG (SE555, SE555C)	1050 mW	8.4 mW/°C	672 mW	546 mW	210 mW
JG (SA555, NE555C)	825 mW	6.6 mW/°C	528 mW	429 mW	N/A

recommended operating conditions

		MIN	MAX	UNIT
Supply voltage, V_{CC}	SA555, SE555C, NE555	4.5	16	V
	SE555	4.5	18	
Input voltage (CONT, RESET, THRES, and TRIG)			V_{CC}	V
Output current			± 200	mA
Operating free-air temperature, T_A	NE555	0	70	°C
	SA555	-40	85	
	SE555, SE555C	-55	125	



POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

NE555, NE555Y, SA555, SE555, SE555C PRECISION TIMERS

SLFS022A – SEPTEMBER 1973 – REVISED SEPTEMBER 2000

electrical characteristics, $V_{CC} = 5\text{ V to }15\text{ V}$, $T_A = 25^\circ\text{C}$ (unless otherwise noted)

PARAMETER	TEST CONDITIONS		SE555			NE555 SA555 SE555C			UNIT
			MIN	TYP	MAX	MIN	TYP	MAX	
THRES voltage level	$V_{CC} = 15\text{ V}$		9.4	10	10.6	8.8	10	11.2	V
	$V_{CC} = 5\text{ V}$		2.7	3.3	4	2.4	3.3	4.2	
THRES current (see Note 3)				30	250		30	250	nA
TRIG voltage level	$V_{CC} = 15\text{ V}$	$T_A = -55^\circ\text{C to }125^\circ\text{C}$	4.8	5	5.2	4.5	5	5.6	V
			3		6				
TRIG voltage level	$V_{CC} = 5\text{ V}$	$T_A = -55^\circ\text{C to }125^\circ\text{C}$	1.45	1.67	1.9	1.1	1.67	2.2	V
					1.9				
TRIG current	TRIG at 0 V			0.5	0.9		0.5	2	μA
RESET voltage level			0.3	0.7	1	0.3	0.7	1	V
	$T_A = -55^\circ\text{C to }125^\circ\text{C}$				1.1				
RESET current	RESET at V_{CC}			0.1	0.4		0.1	0.4	mA
	RESET at 0 V			-0.4	-1		-0.4	-1.5	
DISCH switch off-state current				20	100		20	100	nA
CONT voltage (open circuit)	$V_{CC} = 15\text{ V}$	$T_A = -55^\circ\text{C to }125^\circ\text{C}$	9.6	10	10.4	9	10	11	V
			9.6		10.4				
CONT voltage (open circuit)	$V_{CC} = 5\text{ V}$	$T_A = -55^\circ\text{C to }125^\circ\text{C}$	2.9	3.3	3.8	2.6	3.3	4	V
			2.9		3.8				
Low-level output voltage	$V_{CC} = 15\text{ V}$, $I_{OL} = 10\text{ mA}$	$T_A = -55^\circ\text{C to }125^\circ\text{C}$		0.1	0.15		0.1	0.25	V
					0.2				
	$V_{CC} = 15\text{ V}$, $I_{OL} = 50\text{ mA}$	$T_A = -55^\circ\text{C to }125^\circ\text{C}$		0.4	0.5		0.4	0.75	
					1				
	$V_{CC} = 15\text{ V}$, $I_{OL} = 100\text{ mA}$	$T_A = -55^\circ\text{C to }125^\circ\text{C}$		2	2.2		2	2.5	
					2.7				
	$V_{CC} = 15\text{ V}$, $I_{OL} = 200\text{ mA}$			2.5		2.5			
	$V_{CC} = 5\text{ V}$, $I_{OL} = 3.5\text{ mA}$	$T_A = -55^\circ\text{C to }125^\circ\text{C}$			0.35				
				0.1	0.2		0.1	0.35	
$V_{CC} = 5\text{ V}$, $I_{OL} = 5\text{ mA}$	$T_A = -55^\circ\text{C to }125^\circ\text{C}$			0.8					
				0.15	0.25		0.15	0.4	
High-level output voltage	$V_{CC} = 15\text{ V}$, $I_{OH} = -100\text{ mA}$	$T_A = -55^\circ\text{C to }125^\circ\text{C}$	13	13.3		12.75	13.3	V	
			12						
	$V_{CC} = 15\text{ V}$, $I_{OH} = -200\text{ mA}$		12.5		12.5				
	$V_{CC} = 5\text{ V}$, $I_{OH} = -100\text{ mA}$	$T_A = -55^\circ\text{C to }125^\circ\text{C}$	3	3.3		2.75	3.3		
		2							
Supply current	Output low, No load	$V_{CC} = 15\text{ V}$		10	12		10	15	mA
		$V_{CC} = 5\text{ V}$		3	5		3	6	
	Output high, No load	$V_{CC} = 15\text{ V}$		9	10		9	13	
		$V_{CC} = 5\text{ V}$		2	4		2	5	

NOTE 3: This parameter influences the maximum value of the timing resistors R_A and R_B in the circuit of Figure 12. For example, when $V_{CC} = 5\text{ V}$, the maximum value is $R = R_A + R_B = 3.4\text{ M}\Omega$, and for $V_{CC} = 15\text{ V}$, the maximum value is $10\text{ M}\Omega$.



POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

NE555, NE555Y, SA555, SE555, SE555C PRECISION TIMERS

SLFS022A – SEPTEMBER 1973 – REVISED SEPTEMBER 2000

operating characteristics, $V_{CC} = 5\text{ V}$ and 15 V

PARAMETER	TEST CONDITIONS†	SE555			NE555 SA555 SE555C			UNIT
		MIN	TYP	MAX	MIN	TYP	MAX	
Initial error of timing interval‡	Each timer, monostable§	$T_A = 25^\circ\text{C}$	0.5%	1.5%*	1%	3%		
	Each timer, astable¶		1.5%	2.25%				
Temperature coefficient of timing interval	Each timer, monostable§	$T_A = \text{MIN to MAX}$	30	100*	50	ppm/°C		
	Each timer, astable¶		90	150				
Supply-voltage sensitivity of timing interval	Each timer, monostable§	$T_A = 25^\circ\text{C}$	0.05	0.2*	0.1	0.5	%V	
	Each timer, astable¶		0.15	0.3				
Output-pulse rise time	$C_L = 15\text{ pF}$, $T_A = 25^\circ\text{C}$	100	200*	100	300	ns		
Output-pulse fall time		100	200*	100	300			

* On products compliant to MIL-PRF-38535, this parameter is not production tested.

† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.

‡ Timing interval error is defined as the difference between the measured value and the average value of a random sample from each process run.

§ Values specified are for a device in a monostable circuit similar to Figure 9, with the following component values: $R_A = 2\text{ k}\Omega$ to $100\text{ k}\Omega$, $C = 0.1\text{ }\mu\text{F}$.

¶ Values specified are for a device in an astable circuit similar to Figure 12, with the following component values: $R_A = 1\text{ k}\Omega$ to $100\text{ k}\Omega$, $C = 0.1\text{ }\mu\text{F}$.



POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

NE555, NE555Y, SA555, SE555, SE555C PRECISION TIMERS

SLFS022A – SEPTEMBER 1973 – REVISED SEPTEMBER 2000

electrical characteristics, $V_{CC} = 5\text{ V to }15\text{ V}$, $T_A = 25^\circ\text{C}$ (unless otherwise noted)

PARAMETER	TEST CONDITIONS	NE555Y			UNIT
		MIN	TYP	MAX	
THRES voltage level	$V_{CC} = 15\text{ V}$	8.8	10	11.2	V
	$V_{CC} = 5\text{ V}$	2.4	3.3	4.2	
THRES current (see Note 4)			30	250	nA
TRIG voltage level	$V_{CC} = 15\text{ V}$	4.5	5	5.6	V
	$V_{CC} = 5\text{ V}$	1.1	1.67	2.2	
TRIG current	TRIG at 0 V		0.5	2	μA
RESET voltage level		0.3	0.7	1	V
RESET current	RESET at V_{CC}		0.1	0.4	mA
	RESET at 0 V		-0.4	-1.5	
DISCH switch off-state current			20	100	nA
CONT voltage (open circuit)	$V_{CC} = 15\text{ V}$	9	10	11	V
	$V_{CC} = 5\text{ V}$	2.6	3.3	4	
Low-level output voltage	$V_{CC} = 15\text{ V}$	$I_{OL} = 10\text{ mA}$	0.1	0.25	V
		$I_{OL} = 50\text{ mA}$	0.4	0.75	
		$I_{OL} = 100\text{ mA}$	2	2.5	
		$I_{OL} = 200\text{ mA}$	2.5		
	$V_{CC} = 5\text{ V}$	$I_{OL} = 5\text{ mA}$	0.1	0.35	
		$I_{OL} = 8\text{ mA}$	0.15	0.4	
High-level output voltage	$V_{CC} = 15\text{ V}$	$I_{OH} = -100\text{ mA}$	12.75	13.3	V
		$I_{OH} = -200\text{ mA}$	12.5		
	$V_{CC} = 5\text{ V}$	$I_{OH} = -100\text{ mA}$	2.75	3.3	
Supply current	Output low, No load	$V_{CC} = 15\text{ V}$	10	15	mA
		$V_{CC} = 5\text{ V}$	3	6	
	Output high, No load	$V_{CC} = 15\text{ V}$	9	13	
		$V_{CC} = 5\text{ V}$	2	5	

NOTES: 4. This parameter influences the maximum value of the timing resistors R_A and R_B in the circuit of Figure 12. For example, when $V_{CC} = 5\text{ V}$, the maximum value is $R = R_A + R_B = 3.4\text{ M}\Omega$, and for $V_{CC} = 15\text{ V}$, the maximum value is $10\text{ M}\Omega$.

operating characteristics, $V_{CC} = 5\text{ V and }15\text{ V}$, $T_A = 25^\circ\text{C}$ (unless otherwise noted)

PARAMETER	TEST CONDITIONS	NE555Y			UNIT
		MIN	TYP	MAX	
Initial error of timing interval†	Each timer, monostable‡		1%	3%	
	Each timer, astable§		2.25%		
Supply-voltage sensitivity of timing interval	Each timer, monostable‡		0.1	0.5	%V
	Each timer, astable§		0.3		
Output-pulse rise time	$C_L = 15\text{ pF}$		100	300	ns
Output-pulse fall time			100	300	

† Timing interval error is defined as the difference between the measured value and the average value of a random sample from each process run.

‡ Values specified are for a device in a monostable circuit similar to Figure 9, with the following component values: $R_A = 2\text{ k}\Omega$ to $100\text{ k}\Omega$, $C = 0.1\text{ }\mu\text{F}$.

§ Values specified are for a device in an astable circuit similar to Figure 12, with the following component values: $R_A = 1\text{ k}\Omega$ to $100\text{ k}\Omega$, $C = 0.1\text{ }\mu\text{F}$.



POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TYPICAL CHARACTERISTICS†

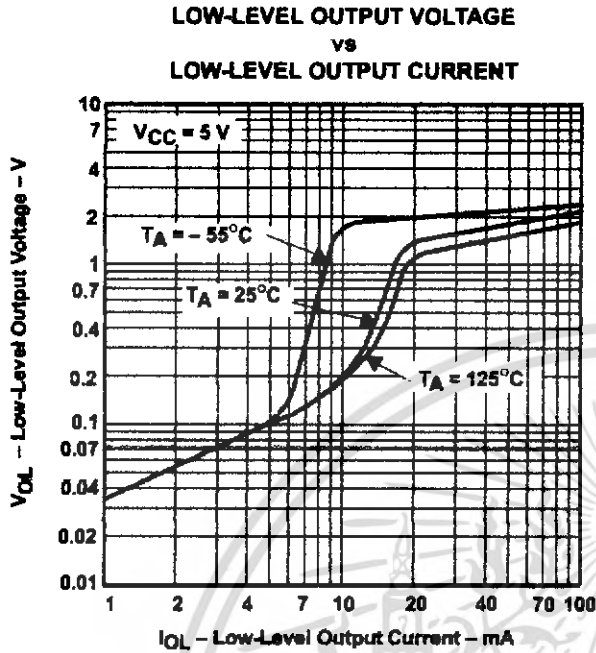


Figure 1

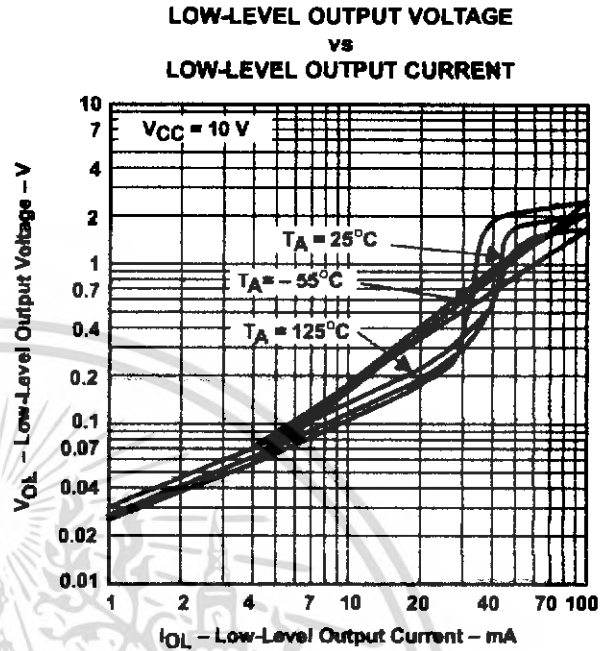


Figure 2

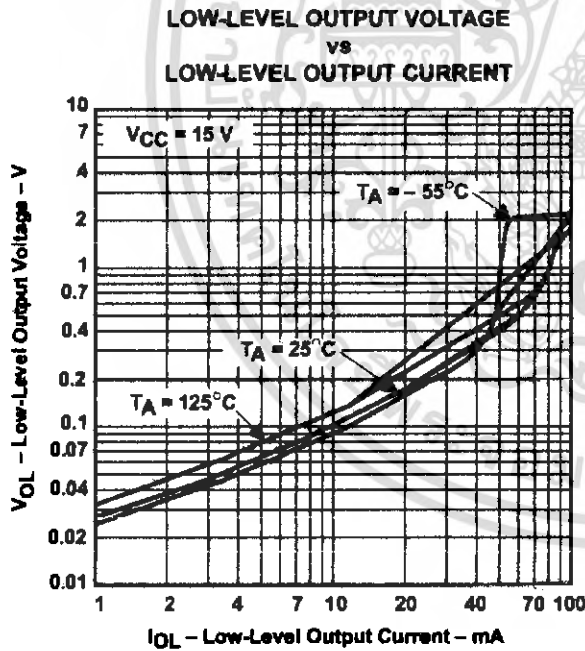


Figure 3

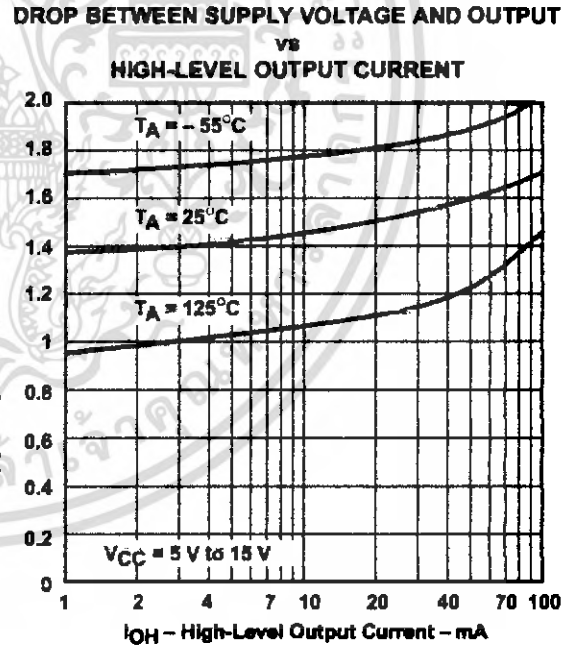


Figure 4

† Data for temperatures below 0°C and above 70°C are applicable for SE555-series circuits only.



POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

NE555, NE555Y, SA555, SE555, SE555C PRECISION TIMERS

SLF5022A - SEPTEMBER 1973 - REVISED SEPTEMBER 2000

TYPICAL CHARACTERISTICS†

SUPPLY CURRENT
vs
SUPPLY VOLTAGE

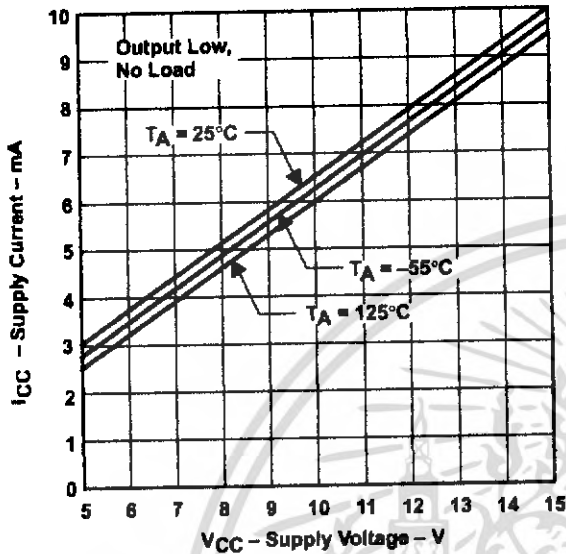


Figure 5

NORMALIZED OUTPUT PULSE DURATION
(MONOSTABLE OPERATION)
vs
SUPPLY VOLTAGE

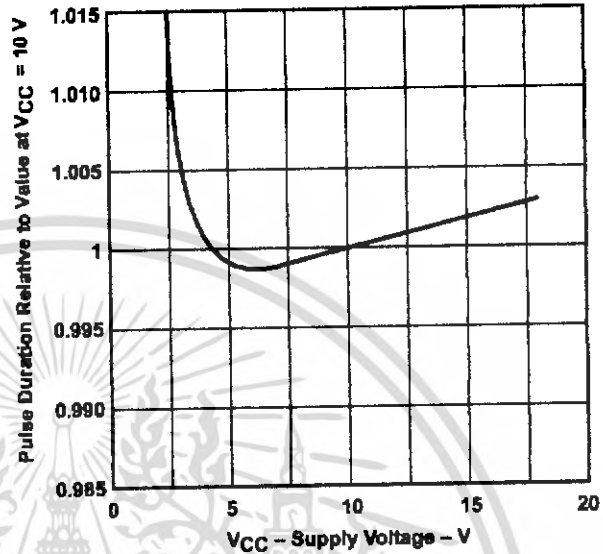


Figure 6

NORMALIZED OUTPUT PULSE DURATION
(MONOSTABLE OPERATION)
vs
FREE-AIR TEMPERATURE

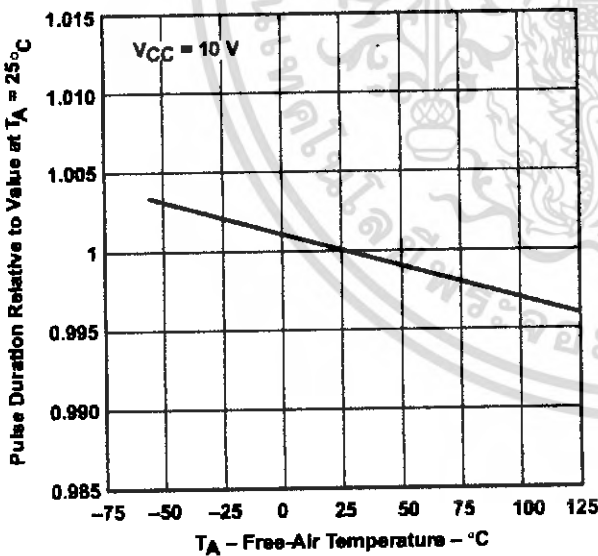


Figure 7

PROPAGATION DELAY TIME
vs
LOWEST VOLTAGE LEVEL
OF TRIGGER PULSE

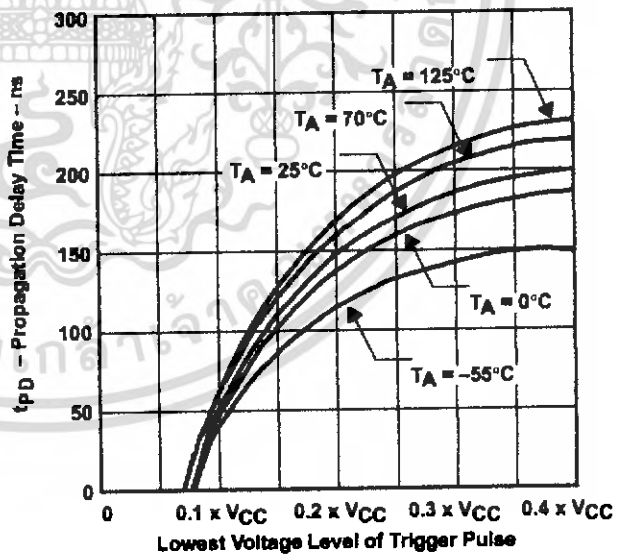


Figure 8

† Data for temperatures below 0°C and above 70°C are applicable for SE555-series circuits only.

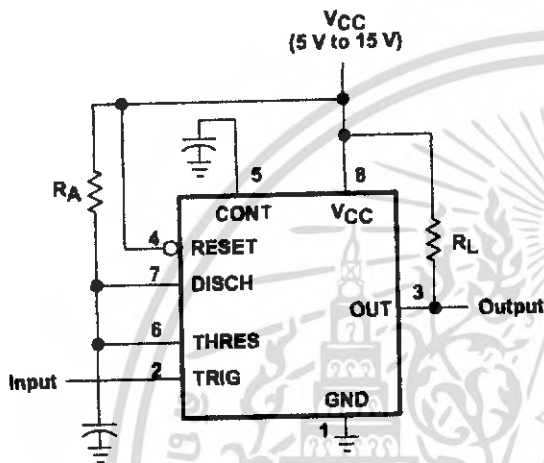


POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

APPLICATION INFORMATION

monostable operation

For monostable operation, any of these timers can be connected as shown in Figure 9. If the output is low, application of a negative-going pulse to TRIG sets the flip-flop (\bar{Q} goes low), drives the output high, and turns off Q1. Capacitor C then is charged through R_A until the voltage across the capacitor reaches the threshold voltage of THRES input. If TRIG has returned to a high level, the output of the threshold comparator will reset the flip-flop (\bar{Q} goes high), drive the output low, and discharge C through Q1.



Pin numbers shown are for the D, JG, and P packages.

Figure 9. Circuit for Monostable Operation

Monostable operation is initiated when TRIG voltage falls below the trigger threshold. Once initiated, the sequence ends only if TRIG is high at the end of the timing interval. Because of the threshold level and saturation voltage of Q1, the output pulse duration is approximately $t_w = 1.1R_A C$. Figure 11 is a plot of the time constant for various values of R_A and C. The threshold levels and charge rates both are directly proportional to the supply voltage, V_{CC} . The timing interval is, therefore, independent of the supply voltage, so long as the supply voltage is constant during the time interval.

Applying a negative-going trigger pulse simultaneously to RESET and TRIG during the timing interval discharges C and re-initiates the cycle, commencing on the positive edge of the reset pulse. The output is held low as long as the reset pulse is low. To prevent false triggering, when RESET is not used, it should be connected to V_{CC} .

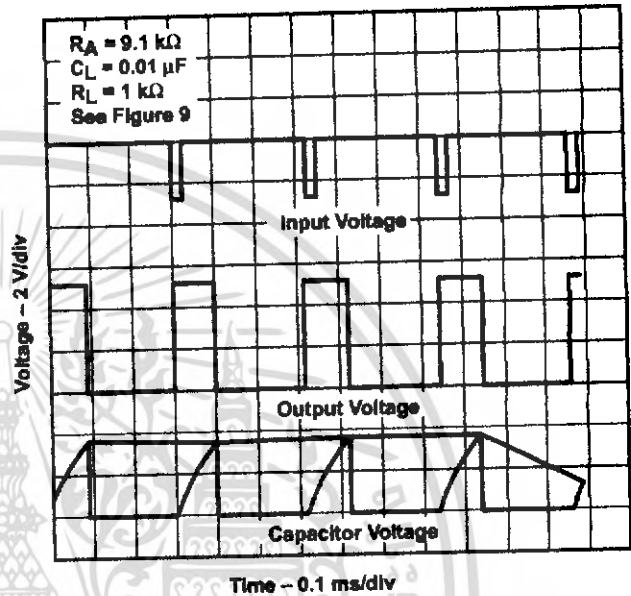


Figure 10. Typical Monostable Waveforms

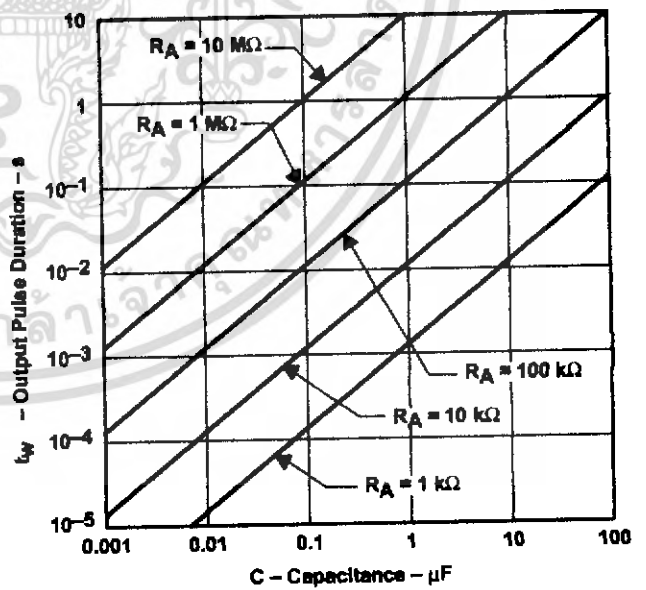


Figure 11. Output Pulse Duration vs Capacitance



NE555, NE555Y, SA555, SE555, SE555C PRECISION TIMERS

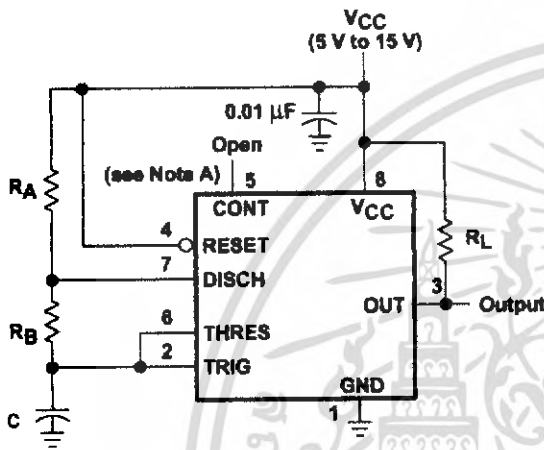
SLFS022A – SEPTEMBER 1973 – REVISED SEPTEMBER 2000

APPLICATION INFORMATION

astable operation

As shown in Figure 12, adding a second resistor, R_B , to the circuit of Figure 9 and connecting the trigger input to the threshold input causes the timer to self-trigger and run as a multivibrator. The capacitor C charges through R_A and R_B and then discharges through R_B only. Therefore, the duty cycle is controlled by the values of R_A and R_B .

This astable connection results in capacitor C charging and discharging between the threshold-voltage level ($\approx 0.67 \cdot V_{CC}$) and the trigger-voltage level ($\approx 0.33 \cdot V_{CC}$). As in the monostable circuit, charge and discharge times (and, therefore, the frequency and duty cycle) are independent of the supply voltage.



Pin numbers shown are for the D, JG, and P packages.
NOTE A: Decoupling CONT voltage to ground with a capacitor can improve operation. This should be evaluated for individual applications.

Figure 12. Circuit for Astable Operation

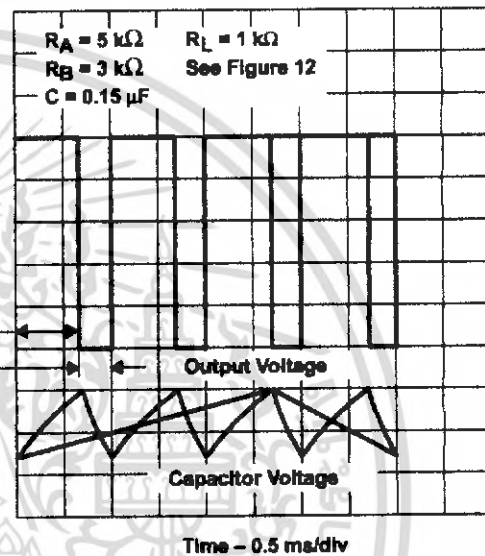


Figure 13. Typical Astable Waveforms

APPLICATION INFORMATION

Figure 13 shows typical waveforms generated during astable operation. The output high-level duration t_H and low-level duration t_L can be calculated as follows:

$$t_H = 0.693 (R_A + R_B) C$$

$$t_L = 0.693 (R_B) C$$

Other useful relationships are shown below.

$$\text{period} = t_H + t_L = 0.693 (R_A + 2R_B) C$$

$$\text{frequency} = \frac{1.44}{(R_A + 2R_B) C}$$

$$\text{Output driver duty cycle} = \frac{t_L}{t_H + t_L} = \frac{R_B}{R_A + 2R_B}$$

$$\text{Output waveform duty cycle} = \frac{t_H}{t_H + t_L} = 1 - \frac{R_B}{R_A + 2R_B}$$

$$\text{Low-to-high ratio} = \frac{t_L}{t_H} = \frac{R_B}{R_A + R_B}$$

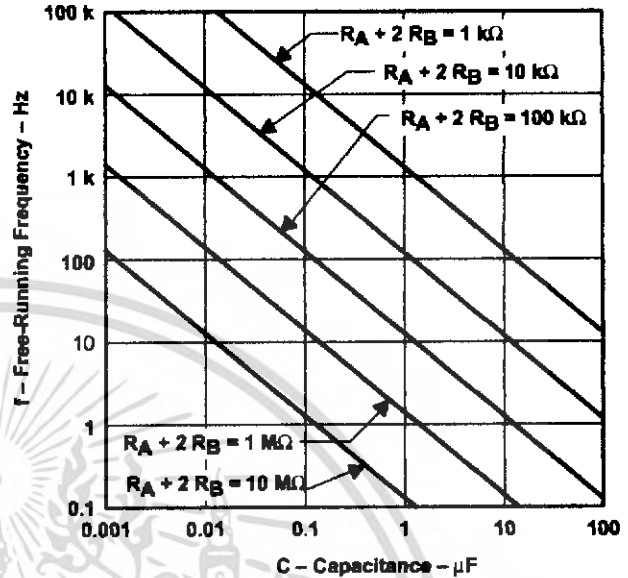
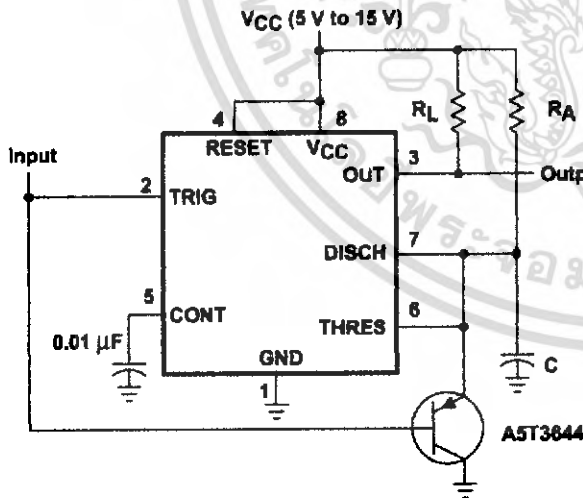


Figure 14. Free-Running Frequency

missing-pulse detector

The circuit shown in Figure 15 can be used to detect a missing pulse or abnormally long spacing between consecutive pulses in a train of pulses. The timing interval of the monostable circuit is retriggered continuously by the input pulse train as long as the pulse spacing is less than the timing interval. A longer pulse spacing, missing pulse, or terminated pulse train permits the timing interval to be completed, thereby generating an output pulse as shown in Figure 16.



Pin numbers shown are shown for the D, JG, and P packages.

Figure 15. Circuit for Missing-Pulse Detector

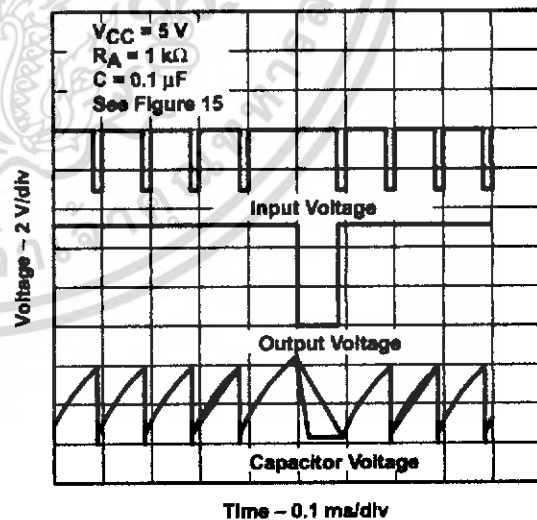


Figure 16. Circuit for Missing-Pulse Detector

NE555, NE555Y, SA555, SE555, SE555C PRECISION TIMERS

SLFS022A – SEPTEMBER 1973 – REVISED SEPTEMBER 2000

APPLICATION INFORMATION

frequency divider

By adjusting the length of the timing cycle, the basic circuit of Figure 9 can be made to operate as a frequency divider. Figure 17 shows a divide-by-three circuit that makes use of the fact that retriggering cannot occur during the timing cycle.

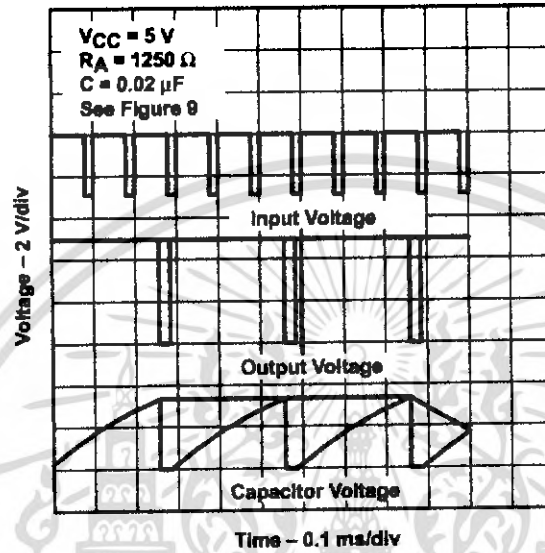
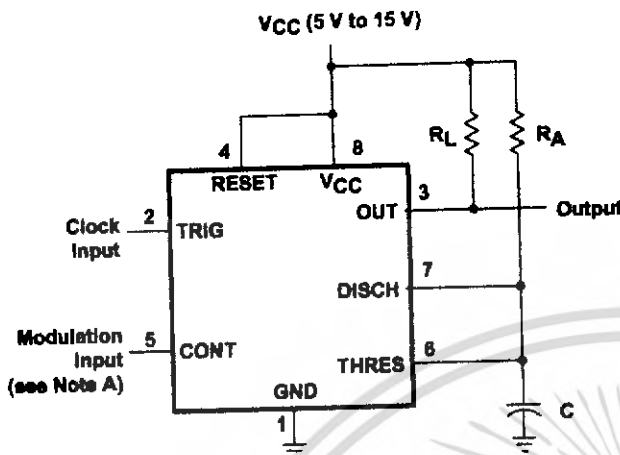


Figure 17. Divide-By-Three Circuit Waveforms

pulse-width modulation

The operation of the timer can be modified by modulating the internal threshold and trigger voltages, which is accomplished by applying an external voltage (or current) to CONT. Figure 18 shows a circuit for pulse-width modulation. A continuous input pulse train triggers the monostable circuit, and a control signal modulates the threshold voltage. Figure 19 shows the resulting output pulse-width modulation. While a sine-wave modulation signal is illustrated, any wave shape could be used.

APPLICATION INFORMATION



Pin numbers shown are for the D, JG, and P packages.

NOTE A: The modulating signal can be direct or capacitively coupled to CONT. For direct coupling, the effects of modulation source voltage and impedance on the bias of the timer should be considered.

Figure 18. Circuit for Pulse-Width Modulation

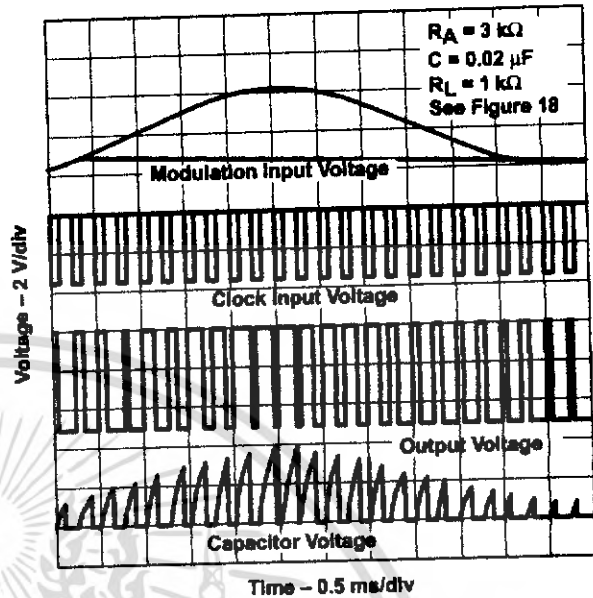
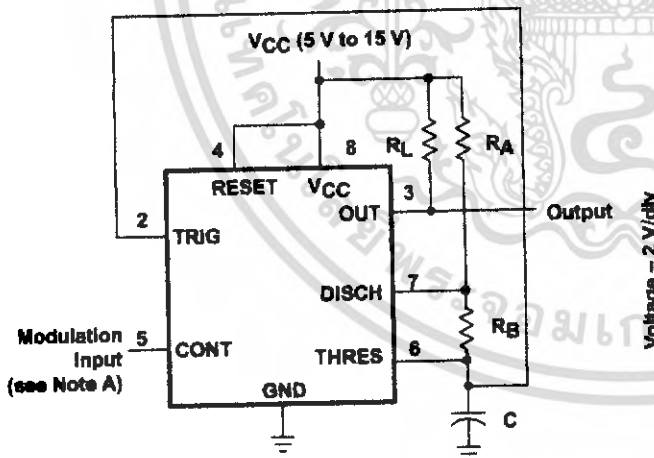


Figure 19. Pulse-Width Modulation Waveforms

pulse-position modulation

As shown in Figure 20, any of these timers can be used as a pulse-position modulator. This application modulates the threshold voltage, and, thereby, the time delay, of a free-running oscillator. Figure 21 shows a triangular-wave modulation signal for such a circuit; however, any wave shape could be used.



Pin numbers shown are for the D, JG, and P packages.

NOTE A: The modulating signal can be direct or capacitively coupled to CONT. For direct coupling, the effects of modulation source voltage and impedance on the bias of the timer should be considered.

Figure 20. Circuit for Pulse-Position Modulation

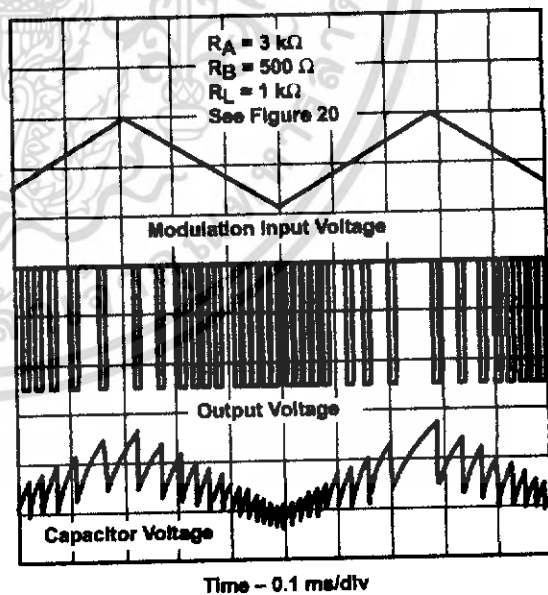


Figure 21. Pulse-Position-Modulation Waveforms



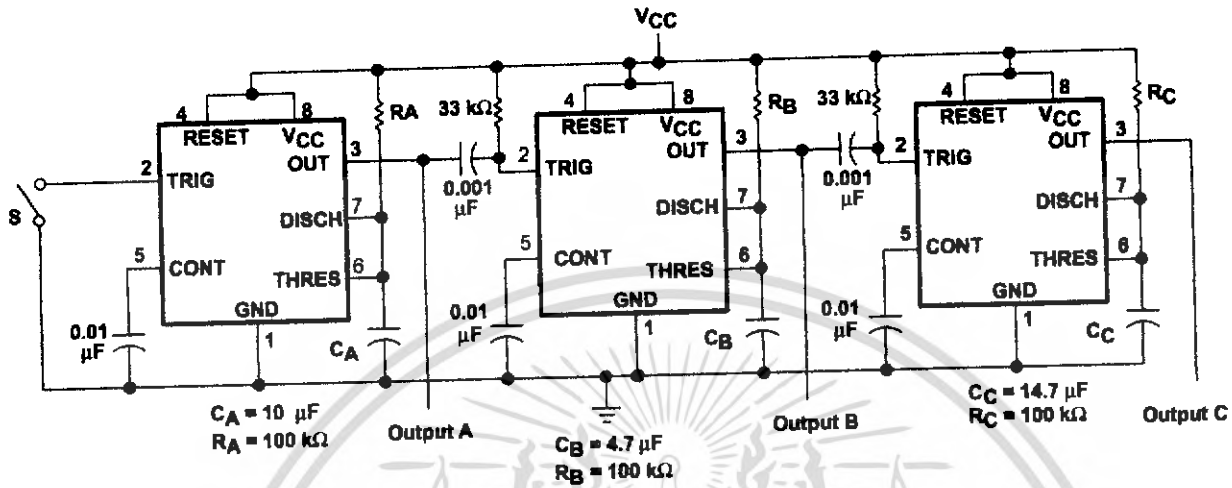
POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

NE555, NE555Y, SA555, SE555, SE555C PRECISION TIMERS

SLFS022A - SEPTEMBER 1973 - REVISED SEPTEMBER 2000

APPLICATION INFORMATION

sequential timer



S closes momentarily at $t = 0$.
Pin numbers shown are for the D, JG, and P packages.

Figure 22. Sequential Timer Circuit

Many applications, such as computers, require signals for initializing conditions during start-up. Other applications, such as test equipment, require activation of test signals in sequence. These timing circuits can be connected to provide such sequential control. The timers can be used in various combinations of astable or monostable circuit connections, with or without modulation, for extremely flexible waveform control. Figure 22 shows a sequencer circuit with possible applications in many systems, and Figure 23 shows the output waveforms.

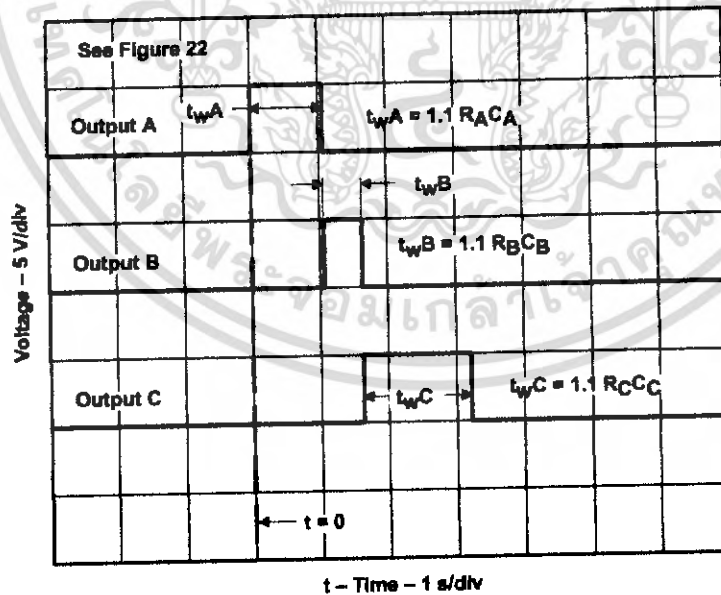


Figure 23. Sequential Timer Waveforms



POST OFFICE BOX 855303 • DALLAS, TEXAS 75285

IMPORTANT NOTICE

Texas Instruments and its subsidiaries (TI) reserve the right to make changes to their products or to discontinue any product or service without notice, and advise customers to obtain the latest version of relevant information to verify, before placing orders, that information being relied on is current and complete. All products are sold subject to the terms and conditions of sale supplied at the time of order acknowledgment, including those pertaining to warranty, patent infringement, and limitation of liability.

TI warrants performance of its semiconductor products to the specifications applicable at the time of sale in accordance with TI's standard warranty. Testing and other quality control techniques are utilized to the extent TI deems necessary to support this warranty. Specific testing of all parameters of each device is not necessarily performed, except those mandated by government requirements.

Customers are responsible for their applications using TI components.

In order to minimize risks associated with the customer's applications, adequate design and operating safeguards must be provided by the customer to minimize inherent or procedural hazards.

TI assumes no liability for applications assistance or customer product design. TI does not warrant or represent that any license, either express or implied, is granted under any patent right, copyright, mask work right, or other intellectual property right of TI covering or relating to any combination, machine, or process in which such semiconductor products or services might be or are used. TI's publication of information regarding any third party's products or services does not constitute TI's approval, warranty or endorsement thereof.

Copyright © 2000, Texas Instruments Incorporated

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LM35 Precision Centigrade Temperature Sensors

General Description

The LM35 series are precision integrated-circuit temperature sensors, whose output voltage is linearly proportional to the Celsius (Centigrade) temperature. The LM35 thus has an advantage over linear temperature sensors calibrated in ° Kelvin, as the user is not required to subtract a large constant voltage from its output to obtain convenient Centigrade scaling. The LM35 does not require any external calibration or trimming to provide typical accuracies of $\pm 1/4^\circ\text{C}$ at room temperature and $\pm 3/4^\circ\text{C}$ over a full -55 to $+150^\circ\text{C}$ temperature range. Low cost is assured by trimming and calibration at the wafer level. The LM35's low output impedance, linear output, and precise inherent calibration make interfacing to readout or control circuitry especially easy. It can be used with single power supplies, or with plus and minus supplies. As it draws only $60\ \mu\text{A}$ from its supply, it has very low self-heating, less than 0.1°C in still air. The LM35 is rated to operate over a -55 to $+150^\circ\text{C}$ temperature range, while the LM35C is rated for a -40 to $+110^\circ\text{C}$ range (-10 with improved accuracy). The LM35 series is available pack-

aged in hermetic TO-46 transistor packages, while the LM35C, LM35CA, and LM35D are also available in the plastic TO-92 transistor package. The LM35D is also available in an 8-lead surface mount small outline package and a plastic TO-220 package.

Features

- Calibrated directly in ° Celsius (Centigrade)
- Linear $+ 10.0\ \text{mV}/^\circ\text{C}$ scale factor
- 0.5°C accuracy guaranteeable (at $+25^\circ\text{C}$)
- Rated for full -55 to $+150^\circ\text{C}$ range
- Suitable for remote applications
- Low cost due to wafer-level trimming
- Operates from 4 to 30 volts
- Less than $60\ \mu\text{A}$ current drain
- Low self-heating, 0.08°C in still air
- Nonlinearity only $\pm 1/4^\circ\text{C}$ typical
- Low impedance output, $0.1\ \Omega$ for $1\ \text{mA}$ load

Typical Applications

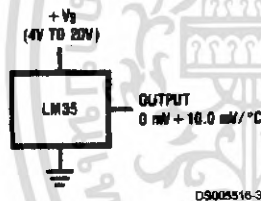
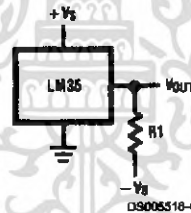


FIGURE 1. Basic Centigrade Temperature Sensor
($+2^\circ\text{C}$ to $+150^\circ\text{C}$)



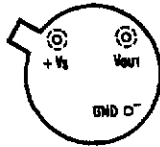
Choose $R_1 = -V_S/50\ \mu\text{A}$
 $V_{\text{OUT}} = +1,500\ \text{mV}$ at $+150^\circ\text{C}$
 $= +250\ \text{mV}$ at $+25^\circ\text{C}$
 $= -550\ \text{mV}$ at -55°C

FIGURE 2. Full-Range Centigrade Temperature Sensor

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Connection Diagrams

**TO-46
Metal Can Package***

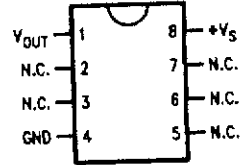


BOTTOM VIEW
DS006516-1

*Case is connected to negative pin (GND)

Order Number LM35H, LM35AH, LM35CH, LM35CAH or LM35DH
See NS Package Number H03H

**SO-8
Small Outline Molded Package**



DS006516-21

N.C. = No Connection

Top View
Order Number LM35DM
See NS Package Number M08A

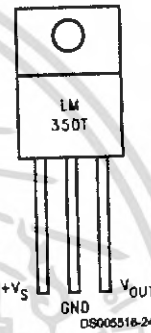
**TO-92
Plastic Package**



BOTTOM VIEW
DS006516-2

Order Number LM35CZ, LM35CAZ or LM35DZ
See NS Package Number Z03A

**TO-220
Plastic Package***



DS006516-24

*Tab is connected to the negative pin (GND).

Note: The LM35DT pinout is different than the discontinued LM35DP.

Order Number LM35DT
See NS Package Number TA03F

Absolute Maximum Ratings (Note 10)

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Supply Voltage	+35V to -0.2V
Output Voltage	+6V to -1.0V
Output Current	10 mA
Storage Temp.:	
TO-46 Package,	-60°C to +180°C
TO-92 Package,	-60°C to +150°C
SO-8 Package,	-65°C to +150°C
TO-220 Package,	-65°C to +150°C
Lead Temp.:	
TO-46 Package,	
(Soldering, 10 seconds)	300°C

TO-92 and TO-220 Package, (Soldering, 10 seconds)	260°C
SO Package (Note 12)	
Vapor Phase (60 seconds)	215°C
Infrared (15 seconds)	220°C
ESD Susceptibility (Note 11)	2500V
Specified Operating Temperature Range: T_{MIN} to T_{MAX} (Note 2)	
LM35, LM35A	-55°C to +150°C
LM35C, LM35CA	-40°C to +110°C
LM35D	0°C to +100°C

Electrical Characteristics

(Notes 1, 6)

Parameter	Conditions	LM35A			LM35CA			Units (Max.)
		Typical	Tested Limit (Note 4)	Design Limit (Note 5)	Typical	Tested Limit (Note 4)	Design Limit (Note 5)	
Accuracy (Note 7)	$T_A = +25^\circ\text{C}$	± 0.2	± 0.5		± 0.2	± 0.5		°C
	$T_A = -10^\circ\text{C}$	± 0.3			± 0.3		± 1.0	°C
	$T_A = T_{MAX}$	± 0.4	± 1.0		± 0.4	± 1.0		°C
	$T_A = T_{MIN}$	± 0.4	± 1.0		± 0.4		± 1.5	°C
Nonlinearity (Note 8)	$T_{MIN} \leq T_A \leq T_{MAX}$	± 0.18		± 0.35	± 0.15		± 0.3	°C
Sensor Gain (Average Slope)	$T_{MIN} \leq T_A \leq T_{MAX}$	+10.0	+9.9, +10.1		+10.0	+9.9, +10.1		mV/°C
Load Regulation (Note 3) $0 \leq I_L \leq 1$ mA	$T_A = +25^\circ\text{C}$	± 0.4	± 1.0		± 0.4	± 1.0		mV/mA
	$T_{MIN} \leq T_A \leq T_{MAX}$	± 0.5		± 3.0	± 0.5		± 3.0	mV/mA
Line Regulation (Note 3)	$T_A = +25^\circ\text{C}$	± 0.01	± 0.05		± 0.01	± 0.05		mV/V
	$4\text{V} \leq V_S \leq 30\text{V}$	± 0.02		± 0.1	± 0.02		± 0.1	mV/V
Quiescent Current (Note 9)	$V_S = +5\text{V}, +25^\circ\text{C}$	56	67		56	67		μA
	$V_S = +5\text{V}$	105		131	91		114	μA
	$V_S = +30\text{V}, +25^\circ\text{C}$	56.2	68		56.2	68		μA
	$V_S = +30\text{V}$	105.5		133	91.5		116	μA
Change of Quiescent Current (Note 3)	$4\text{V} \leq V_S \leq 30\text{V}, +25^\circ\text{C}$	0.2	1.0		0.2	1.0		μA
	$4\text{V} \leq V_S \leq 30\text{V}$	0.5		2.0	0.5		2.0	μA
Temperature Coefficient of Quiescent Current		+0.39		+0.5	+0.39		+0.5	μA/°C
Minimum Temperature for Rated Accuracy	In circuit of Figure 1, $I_L = 0$	+1.5		+2.0	+1.5		+2.0	°C
Long Term Stability	$T_J = T_{MAX}$, for 1000 hours	± 0.08			± 0.08			°C

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Electrical Characteristics

(Notes 1, 6)

Parameter	Conditions	LM35			LM35C, LM35D			Units (Max.)
		Typical	Tested Limit (Note 4)	Design Limit (Note 5)	Typical	Tested Limit (Note 4)	Design Limit (Note 5)	
Accuracy, LM35, LM35C (Note 7)	$T_A = +25^\circ\text{C}$	± 0.4	± 1.0		± 0.4	± 1.0	$^\circ\text{C}$	
	$T_A = -10^\circ\text{C}$	± 0.5			± 0.5	± 1.5	$^\circ\text{C}$	
	$T_A = T_{\text{MAX}}$	± 0.8	± 1.5		± 0.8	± 1.5	$^\circ\text{C}$	
	$T_A = T_{\text{MIN}}$	± 0.8		± 1.5	± 0.8	± 2.0	$^\circ\text{C}$	
Accuracy, LM35D (Note 7)	$T_A = +25^\circ\text{C}$				± 0.6	± 1.5	$^\circ\text{C}$	
	$T_A = T_{\text{MAX}}$				± 0.9	± 2.0	$^\circ\text{C}$	
	$T_A = T_{\text{MIN}}$				± 0.9	± 2.0	$^\circ\text{C}$	
Nonlinearity (Note 8)	$T_{\text{MIN}} \leq T_A \leq T_{\text{MAX}}$	± 0.3		± 0.5	± 0.2	± 0.5	$^\circ\text{C}$	
Sensor Gain (Average Slope)	$T_{\text{MIN}} \leq T_A \leq T_{\text{MAX}}$	$+10.0$	$+9.8,$ $+10.2$		$+10.0$	$+9.8,$ $+10.2$	mV/ $^\circ\text{C}$	
Load Regulation (Note 3) $0 \leq I_L \leq 1 \text{ mA}$	$T_A = +25^\circ\text{C}$	± 0.4	± 2.0		± 0.4	± 2.0	mV/mA	
	$T_{\text{MIN}} \leq T_A \leq T_{\text{MAX}}$	± 0.5		± 5.0	± 0.5	± 5.0	mV/mA	
Line Regulation (Note 3)	$T_A = +25^\circ\text{C}$	± 0.01	± 0.1		± 0.01	± 0.1	mV/V	
	$4\text{V} \leq V_S \leq 30\text{V}$	± 0.02		± 0.2	± 0.02	± 0.2	mV/V	
Quiescent Current (Note 9)	$V_S = +5\text{V}, +25^\circ\text{C}$	56	80		56	80	μA	
	$V_S = +5\text{V}$	105		158	91	138	μA	
	$V_S = +30\text{V}, +25^\circ\text{C}$	56.2	82		56.2	82	μA	
	$V_S = +30\text{V}$	105.5		161	91.5	141	μA	
Change of Quiescent Current (Note 3)	$4\text{V} \leq V_S \leq 30\text{V}, +25^\circ\text{C}$	0.2	2.0		0.2	2.0	μA	
	$4\text{V} \leq V_S \leq 30\text{V}$	0.5		3.0	0.5	3.0	μA	
Temperature Coefficient of Quiescent Current		+0.39		+0.7	+0.39	+0.7	$\mu\text{A}/^\circ\text{C}$	
Minimum Temperature for Rated Accuracy	In circuit of Figure 1, $I_L = 0$	$+1.5$		$+2.0$	$+1.5$	$+2.0$	$^\circ\text{C}$	
Long Term Stability	$T_J = T_{\text{MAX}}$, for 1000 hours	± 0.08			± 0.08		$^\circ\text{C}$	

Note 1: Unless otherwise noted, these specifications apply: $-55^\circ\text{C} \leq T_{\text{JS}} \leq +150^\circ\text{C}$ for the LM35 and LM35A; $-40^\circ\text{C} \leq T_{\text{JS}} \leq +110^\circ\text{C}$ for the LM35C and LM35CA; and $0^\circ\text{C} \leq T_{\text{JS}} \leq +100^\circ\text{C}$ for the LM35D. $V_S = +5\text{Vdc}$ and $I_{\text{LOAD}} = 50 \mu\text{A}$, in the circuit of Figure 2. These specifications also apply from $+2^\circ\text{C}$ to T_{MAX} in the circuit of Figure 1. Specifications in boldface apply over the full rated temperature range.

Note 2: Thermal resistance of the TO-46 package is 400 $^\circ\text{C/W}$ junction to ambient, and 24 $^\circ\text{C/W}$ junction to case. Thermal resistance of the TO-92 package is 180 $^\circ\text{C/W}$ junction to ambient. Thermal resistance of the small outline molded package is 220 $^\circ\text{C/W}$ junction to ambient. Thermal resistance of the TO-220 package is 90 $^\circ\text{C/W}$ junction to ambient. For additional thermal resistance information see table in the Applications section.

Note 3: Regulation is measured at constant junction temperature, using pulse testing with a low duty cycle. Changes in output due to heating effects can be computed by multiplying the internal dissipation by the thermal resistance.

Note 4: Tested Limits are guaranteed and 100% tested in production.

Note 5: Design Limits are guaranteed (but not 100% production tested) over the indicated temperature and supply voltage ranges. These limits are not used to calculate outgoing quality levels.

Note 6: Specifications in boldface apply over the full rated temperature range.

Note 7: Accuracy is defined as the error between the output voltage and $10\text{mV}/^\circ\text{C}$ times the device's case temperature, at specified conditions of voltage, current, and temperature (expressed in $^\circ\text{C}$).

Note 8: Nonlinearity is defined as the deviation of the output-voltage-versus-temperature curve from the best-fit straight line, over the device's rated temperature range.

Note 9: Quiescent current is defined in the circuit of Figure 1.

Note 10: Absolute Maximum Ratings indicate limits beyond which damage to the device may occur. DC and AC electrical specifications do not apply when operating the device beyond its rated operating conditions. See Note 1.

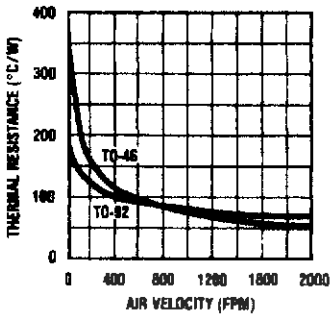
Note 11: Human body model, 100 pF discharged through a 1.5 k Ω resistor.

Note 12: See AN-450 "Surface Mounting Methods and Their Effect on Product Reliability" or the section titled "Surface Mount" found in a current National Semiconductor Linear Data Book for other methods of soldering surface mount devices.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

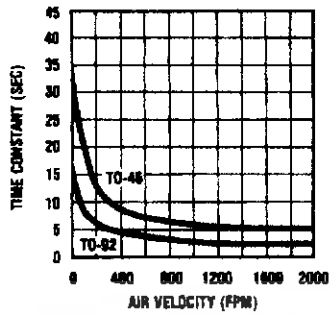
Typical Performance Characteristics

**Thermal Resistance
Junction to Air**



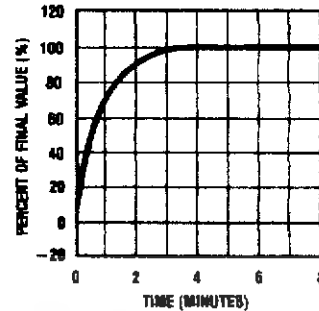
DS005516-25

Thermal Time Constant



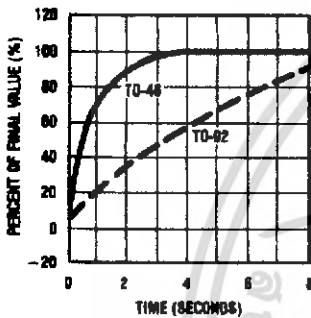
DS005516-26

**Thermal Response
in Still Air**



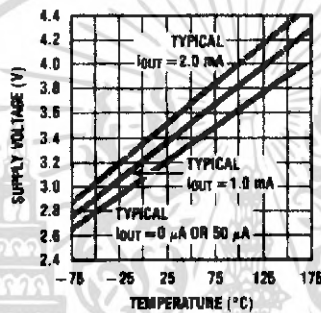
DS005516-27

**Thermal Response in
Stirred Oil Bath**



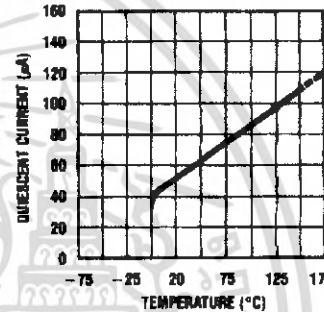
DS005516-28

**Minimum Supply
Voltage vs. Temperature**



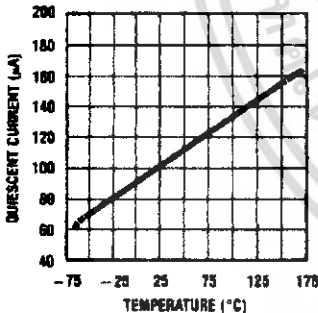
DS005516-29

**Quiescent Current
vs. Temperature
(In Circuit of Figure 1.)**



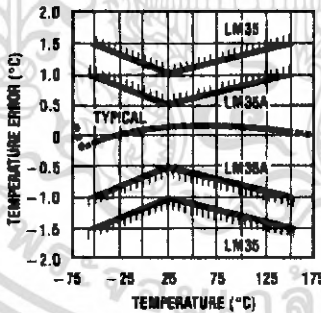
DS005516-30

**Quiescent Current
vs. Temperature
(In Circuit of Figure 2.)**



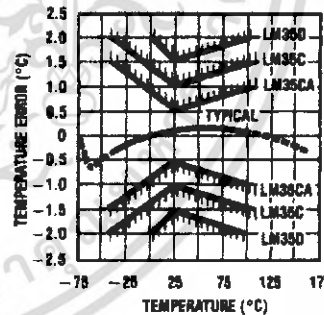
DS005516-31

**Accuracy vs. Temperature
(Guaranteed)**



DS005516-32

**Accuracy vs. Temperature
(Guaranteed)**

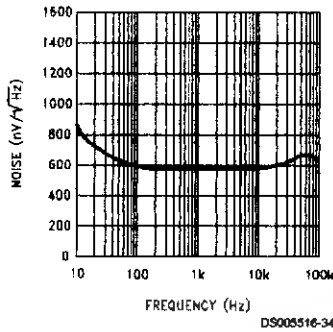


DS005516-33

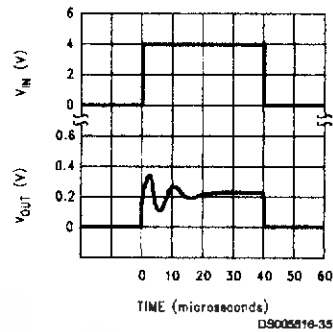
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Performance Characteristics (Continued)

Noise Voltage



Start-Up Response



Applications

The LM35 can be applied easily in the same way as other integrated-circuit temperature sensors. It can be glued or cemented to a surface and its temperature will be within about 0.01°C of the surface temperature.

This presumes that the ambient air temperature is almost the same as the surface temperature; if the air temperature were much higher or lower than the surface temperature, the actual temperature of the LM35 die would be at an intermediate temperature between the surface temperature and the air temperature. This is especially true for the TO-92 plastic package, where the copper leads are the principal thermal path to carry heat into the device, so its temperature might be closer to the air temperature than to the surface temperature.

To minimize this problem, be sure that the wiring to the LM35, as it leaves the device, is held at the same temperature as the surface of interest. The easiest way to do this is to cover up these wires with a bead of epoxy which will insure that the leads and wires are all at the same temperature as the surface, and that the LM35 die's temperature will not be affected by the air temperature.

The TO-46 metal package can also be soldered to a metal surface or pipe without damage. Of course, in that case the V- terminal of the circuit will be grounded to that metal. Alternatively, the LM35 can be mounted inside a sealed-end metal tube, and can then be dipped into a bath or screwed into a threaded hole in a tank. As with any IC, the LM35 and accompanying wiring and circuits must be kept insulated and dry, to avoid leakage and corrosion. This is especially true if the circuit may operate at cold temperatures where condensation can occur. Printed-circuit coatings and varnishes such as Humiseal and epoxy paints or dips are often used to insure that moisture cannot corrode the LM35 or its connections.

These devices are sometimes soldered to a small light-weight heat fin, to decrease the thermal time constant and speed up the response in slowly-moving air. On the other hand, a small thermal mass may be added to the sensor, to give the steadiest reading despite small deviations in the air temperature.

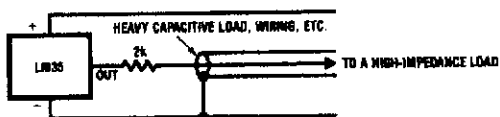
Temperature Rise of LM35 Due To Self-heating (Thermal Resistance, θ_{JA})

	TO-46, no heat sink	TO-46*, small heat fin	TO-92, no heat sink	TO-92*, small heat fin	SO-8 no heat sink	SO-8** small heat fin	TO-220 no heat sink
Still air	400°C/W	100°C/W	180°C/W	140°C/W	220°C/W	110°C/W	90°C/W
Moving air	100°C/W	40°C/W	90°C/W	70°C/W	105°C/W	80°C/W	26°C/W
Still oil	100°C/W	40°C/W	90°C/W	70°C/W			
Stirred oil	50°C/W	30°C/W	45°C/W	40°C/W			
(Clamped to metal, infinite heat sink)		(24°C/W)				(55°C/W)	

*Wakefield type 201, or 1" disc of 0.020" sheet brass, soldered to case, or similar.

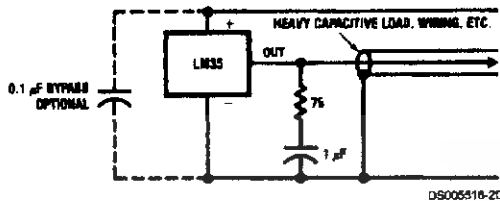
**TO-92 and SO-8 packages glued and leads soldered to 1" square of 1/16" printed circuit board with 2 oz. foil or similar.

Typical Applications



DS005516-19

FIGURE 3. LM35 with Decoupling from Capacitive Load



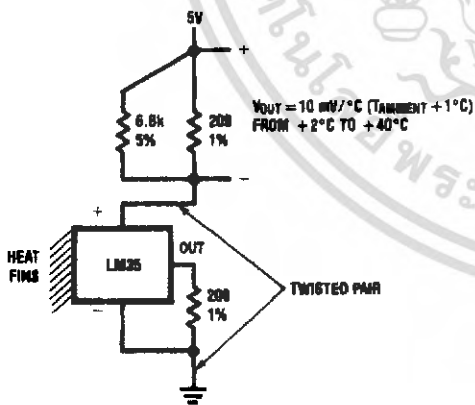
DS005516-20

FIGURE 4. LM35 with R-C Damper

CAPACITIVE LOADS

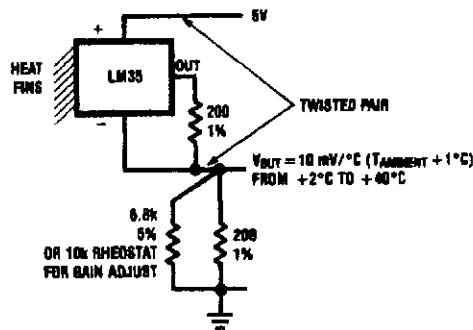
Like most micropower circuits, the LM35 has a limited ability to drive heavy capacitive loads. The LM35 by itself is able to drive 50 pf without special precautions. If heavier loads are anticipated, it is easy to isolate or decouple the load with a resistor; see Figure 3. Or you can improve the tolerance of capacitance with a series R-C damper from output to ground; see Figure 4.

When the LM35 is applied with a 200Ω load resistor as shown in Figure 5, Figure 6 or Figure 8 it is relatively immune to wiring capacitance because the capacitance forms a bypass from ground to input, not on the output. However, as with any linear circuit connected to wires in a hostile environment, its performance can be affected adversely by intense electromagnetic sources such as relays, radio transmitters, motors with arcing brushes, SCR transients, etc. as its wiring can act as a receiving antenna and its internal junctions can act as rectifiers. For best results in such cases, a bypass capacitor from V_{IN} to ground and a series R-C damper such as 75Ω in series with 0.2 or 1 μF from output to ground are often useful. These are shown in Figure 13, Figure 14, and Figure 16.



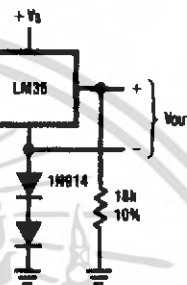
DS005516-5

FIGURE 5. Two-Wire Remote Temperature Sensor (Grounded Sensor)



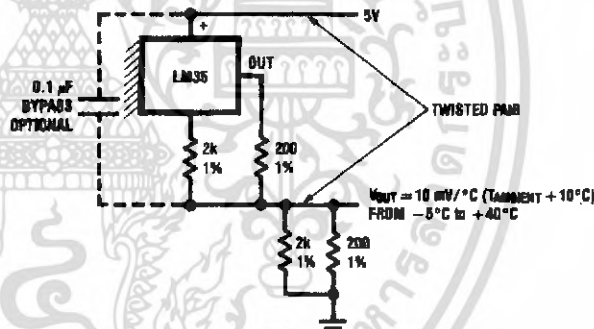
DS005516-6

FIGURE 6. Two-Wire Remote Temperature Sensor (Output Referred to Ground)



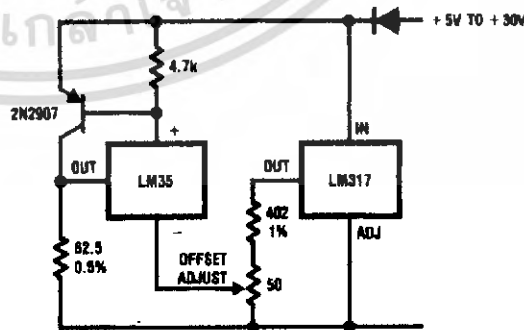
DS005516-7

FIGURE 7. Temperature Sensor, Single Supply, -55° to +150°C



DS005516-8

FIGURE 8. Two-Wire Remote Temperature Sensor (Output Referred to Ground)



DS005516-9

FIGURE 9. 4-To-20 mA Current Source (0°C to +100°C)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Applications (Continued)

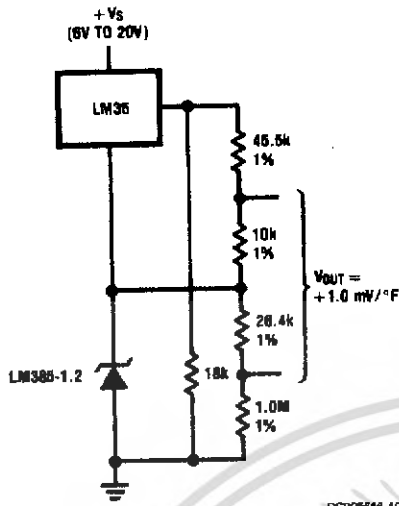


FIGURE 10. Fahrenheit Thermometer

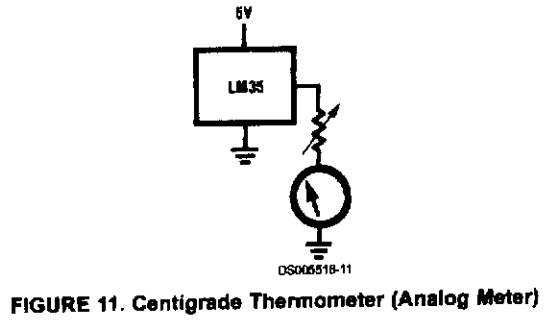


FIGURE 11. Centigrade Thermometer (Analog Meter)

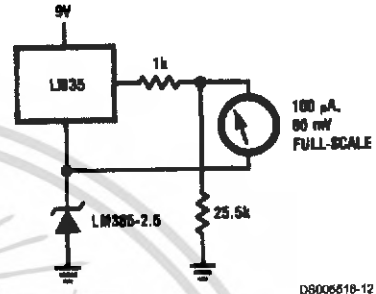


FIGURE 12. Fahrenheit Thermometer Expanded Scale Thermometer (50° to 80° Fahrenheit, for Example Shown)

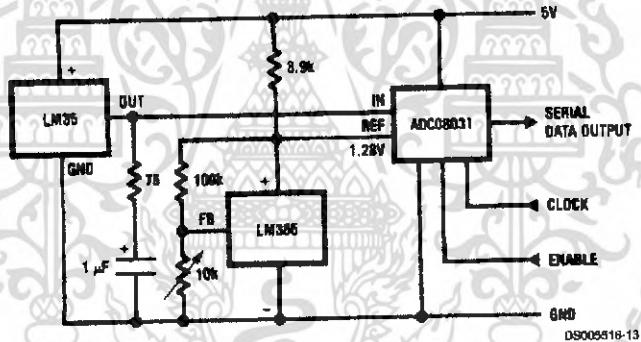


FIGURE 13. Temperature To Digital Converter (Serial Output) (+128°C Full Scale)

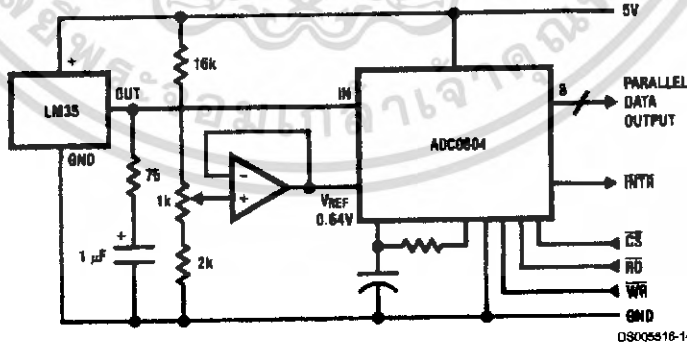
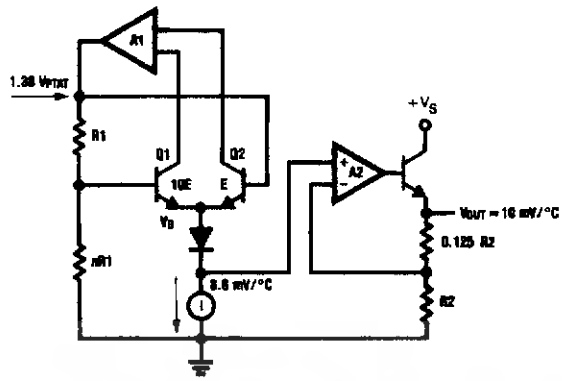


FIGURE 14. Temperature To Digital Converter (Parallel TRI-STATE™ Outputs for Standard Data Bus to µP Interface) (128°C Full Scale)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Block Diagram

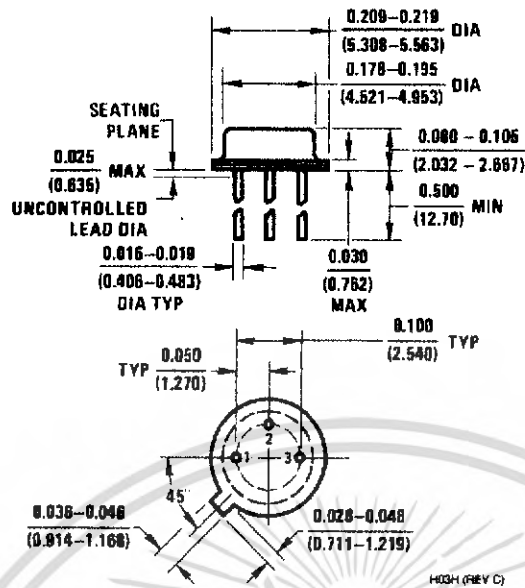


DS000510-23

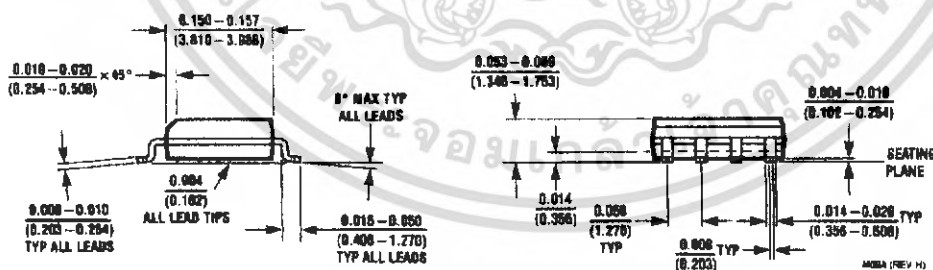
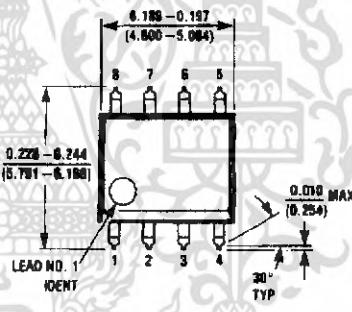


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Physical Dimensions inches (millimeters) unless otherwise noted



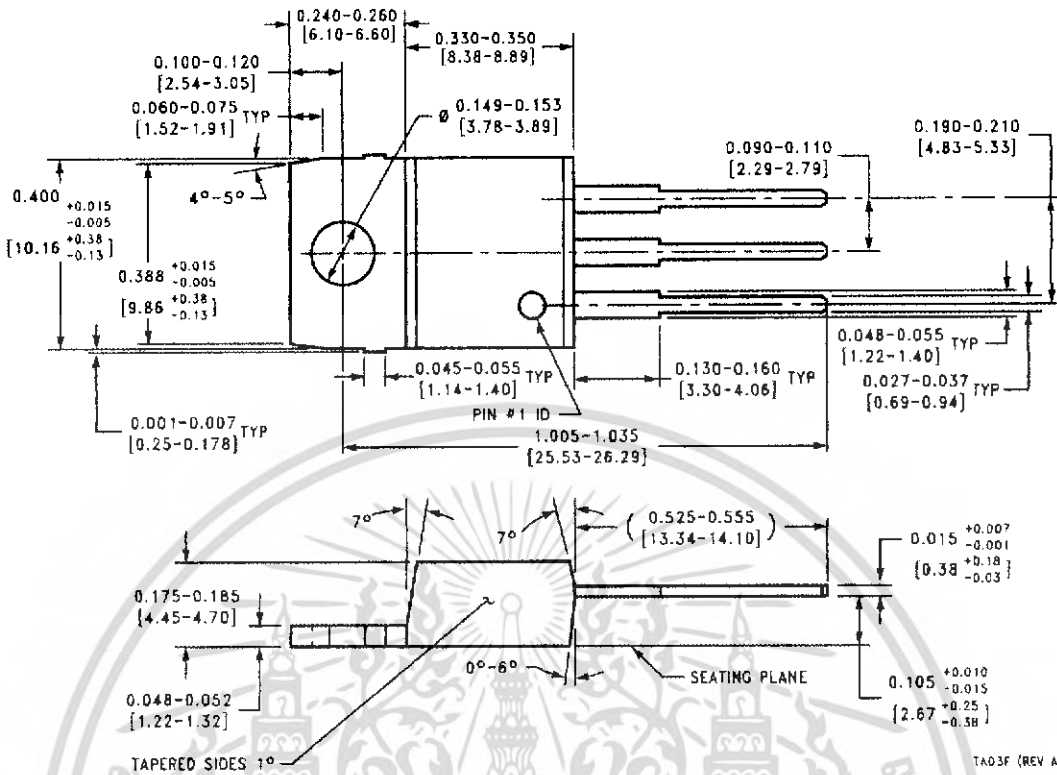
TO-46 Metal Can Package (H)
 Order Number LM35H, LM35AH, LM35CH,
 LM35CAH, or LM35DH
 NS Package Number H03H



SO-8 Moulded Small Outline Package (M)
 Order Number LM35DM
 NS Package Number M08A

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Physical Dimensions inches (millimeters) unless otherwise noted (Continued)

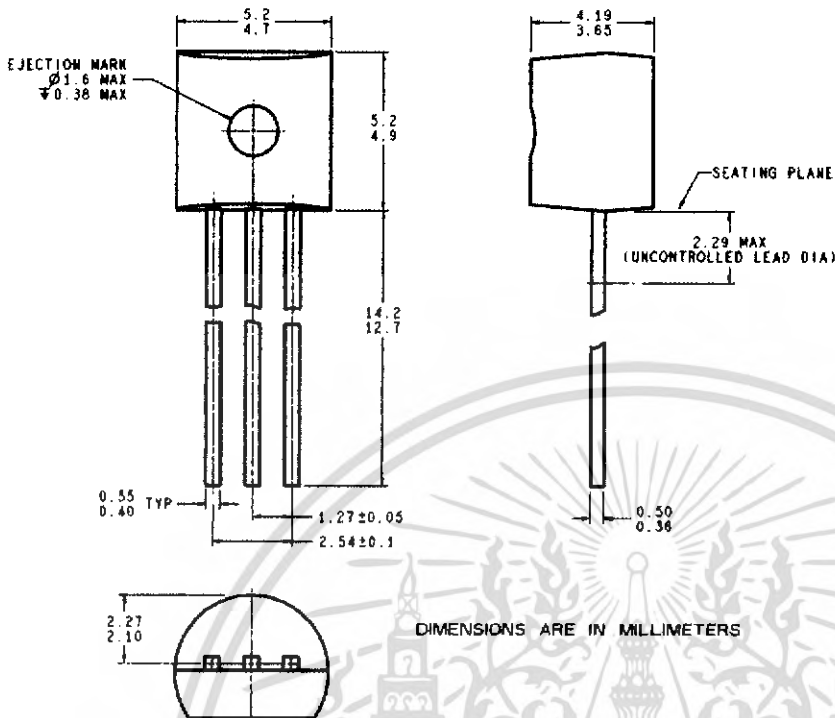


Power Package TO-220 (T)
Order Number LM35DT
NS Package Number TA03F

TA03F (REV A)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Physical Dimensions inches (millimeters) unless otherwise noted (Continued)



TO-92 Plastic Package (Z)
 Order Number LM35CZ, LM35CAZ or LM35DZ
 NS Package Number Z03A

2004 (Rev. 0)

LIFE SUPPORT POLICY

NATIONAL'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT AND GENERAL COUNSEL OF NATIONAL SEMICONDUCTOR CORPORATION. As used herein:

1. Life support devices or systems are devices or systems which, (a) are intended for surgical implant into the body, or (b) support or sustain life, and whose failure to perform when properly used in accordance with instructions for use provided in the labeling, can be reasonably expected to result in a significant injury to the user.
2. A critical component is any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.

National Semiconductor Corporation Americas
 Tel: 1-800-272-9959
 Fax: 1-800-737-7018
 Email: support@nsc.com
 www.national.com

National Semiconductor Europe
 Fax: +49 (0) 180-530 85 86
 Email: europe.support@nsc.com
 Deutsch Tel: +49 (0) 69 9508 8208
 English Tel: +44 (0) 870 24 0 2171
 Française Tel: +33 (0) 1 41 91 8790

National Semiconductor Asia Pacific Customer Response Group
 Tel: 65-2544488
 Fax: 65-2504488
 Email: ap.support@nsc.com

National Semiconductor Japan Ltd.
 Tel: 81-3-5639-7590
 Fax: 81-3-5639-7507

National does not assume any responsibility for use of any circuitry described, no circuit patent licenses are implied and National reserves the right at any time without notice to change said circuitry and specifications.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้