

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

เครื่องมือตรวจจับความเร็ววัตถุ

THE OBJECT SPEED SURVEILLANCE



โดย  
นายปกรณ์ จันทรประเสริฐ  
นายสมชาย อ่อนสว่าง

ร/พ.  
2/116ค  
2549

เลขหมู่.....  
เลขทะเบียน.....  
วัน,เดือน,ปี.....

b. 1147 A 145  
i.....

ปฏิญานិพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิศวกรรมโทรคมนาคม

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2549

ผ่านการตรวจรับงานแล้ว  
(ลงชื่อ).....ผู้ตรวจ

ผ่านการตรวจรูปเล่มแล้ว  
(ลงชื่อ).....ผู้ตรวจ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**เครื่องมือตรวจจับความเร็ววัตถุ**  
**THE OBJECT SPEED SURVEILLANCE**

โดย

**นายปกรณ์ จันทรประเสริฐ 47015057**

**นายสมชาย อ่อนสว่าง 47015067**

**อาจารย์ที่ปรึกษา**

**รศ.สมยศ จุณณะปิยะ**

**ผศ.ดร.พิเชฐ ม่วงนวล**

**ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต**  
**สาขาวิชาวิศวกรรมโทรคมนาคม**  
**สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง**  
**ปีการศึกษา 2549**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญาโทปีการศึกษา 2549

ภาควิชาวิศวกรรมโทรคมนาคม

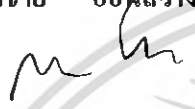
คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง


เรื่อง เครื่องมือตรวจจับความเร็ววัตถุ

**THE OBJECT SPEED SURVEILANCE**

ผู้จัดทำ

1. นายปรกรณ์ จันทรประเสริฐ 47015057
2. นายสมชาย อ่อนสว่าง 47015067

  
..... อาจารย์ที่ปรึกษา  
(รศ. สมยศ จุณณะปิยะ)

  
..... อาจารย์ที่ปรึกษา  
(ผศ. ดร. พิเชฐ ม่วงนวล)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



## ภาคผนวก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

*****
; PROGRAMME Project Apply Laser Pointer for Speed Measurement
*****
8051 Cross-Assembler (1.3) (C) 1987, 1989 Binary Technology
PROJ.ASM
1 ;Project ApplyLaser Pointer for Speed Measurement
2 ;
00A0= 3 PORT_LCD EQU P2 ;P[2.0]..P[2.3]
00A4= 4 EN_LCD EQU P2.4 ;Enable LCD
00A5= 5 RS_LCD EQU P2.5 ;RS LCD
00A0= 6 D4_LCD EQU P2.0
00A1= 7 D5_LCD EQU P2.1
00A2= 8 D6_LCD EQU P2.2
00A3= 9 D7_LCD EQU P2.3
0030= 10 D_100 EQU 030H ;Define buffer
; memory
0031= 11 D_10 EQU 031H
0032= 12 D_1 EQU 032H
0033= 13 P_2P EQU 033H
0034= 14 NUM1 EQU 034H
0035= 15 NUM2 EQU 035H
0036= 16 NUM3 EQU 036H
0037= 17 R_1 EQU 037H
0038= 18 R_10 EQU 038H
0039= 19 TIME EQU 039H
003A= 20 R_11 EQU 03AH
003B= 21 R_110 EQU 03BH
003C= 22 TIM EQU 03CH
0020 23 ORG 20H ;Start Internal
; RAM Buffer
0020 24 STACK: DS 30 ;Stack 30 Byte
25
0000 26 ORG 0000H ;Reset Vector of
; CPU
0000 758120 27 MAIN: MOV SP,#STACK ;Initial
; Stack
0003 D2B2 28 SETB P3.2
0005 020141 29 LJMP START44
30
0008 30B202 31 WAIT: JNB P3.2,TIME1 ;Wait for
; measure time
000B 80FB 32 SJMP WAIT
33
000D 00 34 TIME1: NOP
000E 753C00 35 MOV TIM,#00H ;Start timer
0011 00 36 NOP
0012 7900 37 TIMER: MOV R1,#0 ;Delay time
0014 78C1 38 DEL2: MOV R0,#193
0016 D8FE 39 DEL1: DJNZ R0,DEL1
0018 D9FA 40 DJNZ R1,DEL2 ;t 99587
; uS =95.587 mS
001A B2A6 41 CPL P2.6
001C 053C 42 INC TIM
001E 30B2F1 43 JNB P3.2,TIMER
0021 20B209 44 JB P3.2,CALCU
0024 020008 45 LJMP WAIT
0027 02018E 46 M1: LJMP START33 ;Jump over speed
002A 0201D2 47 M2: LJMP START22 ;Jump low speed
002D 00 48 CALCU: NOP ;Calculation
; Speed
002E 853C39 49 MOV TIME,TIM

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

0031 00          50          NOP
0032 A83C        51          MOV    R0,TIM
0034 A93C        52          MOV    R1,TIM
0036 E8          53          MOV    A,RC
0037 54FD        54          ANL   A,#0FDH
0039 00          55          NOP
003A 00          56          NOP
003B 60EA        57          JZ    M1
003D 00          58          NOP
8051 Cross-Assembler (1.3)   (C) 1987, 1989 Binary Technology
PROJ.ASM
003E E9          59          MOV    A,R1
003F 544A        60          ANL   A,#4AH
0041 00          61          NOP
0042 00          62          NOP
0043 60E5        63          JZ    M2
0045 753000      64          MOV    D_100,#00H
;Initial Buffer
0048 753100      65          MOV    D_10,#00H
004B 753200      66          MOV    D_1,#00H
004E 753800      67          MOV    R_10,#00H
0051 753700      68          MOV    R_1,#00H
0054 753400      69          MOV    NUM1,#00H
0057 753500      70          MOV    NUM2,#00H
005A 753600      71          MOV    NUM3,#00H
005D 00          72          NOP
                                73
005E 74B4        74          MOV    A,#180 ;Calculation V= S/T
0060 8539F0      75          MOV    B,TIME ;Constant distance
                                = 10M
0063 84          76          DIV   AB
0064 F534        77          MOV    NUM1,A
0066 85F035      78          MOV    NUM2,B
0069 E534        79          MOV    A,NUM1
006B 75F002      80          MOV    B,#2
006E A4          81          MUL   AB
006F F536        82          MOV    NUM3,A
0071 E535        83          MOV    A,NUM2
0073 75F00A      84          MOV    B,#10
0076 A4          85          MUL   AB
0077 8539F0      86          MOV    B,TIME
007A 84          87          DIV   AB
007B F537        88          MOV    R_1,A
007D E5F0        89          MOV    A,B
007F 75F00A      90          MOV    B,#10
0082 A4          91          MUL   AB
0083 8539F0      92          MOV    B,TIME
0086 84          93          DIV   AB
0087 F538        94          MOV    R_10,A
0089 E537        95          MOV    A,R_1
008B 75F002      96          MOV    B,#2
008E A4          97          MUL   AB
008F 75F00A      98          MOV    B,#10
0092 84          99          DIV   AB
0093 F8          100         MOV    R0,A
0094 85F03A      101         MOV    R_11,B
0097 E538        102         MOV    A,R_10
0099 75F002      103         MOV    B,#2
009C A4          104         MUL   AB
009D 75F00A      105         MOV    B,#10
00A0 F9          106         MOV    R1,A

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

00A1 85F03B      107      MOV     R_110,B
00A4 E53A        108      MOV     A,R_11
00A6 29          109      ADD     A,R_11
00A7 F53A        110      MOV     R_11,A
00A9 E536        111      MOV     A,NUM3
00AB 75F064      112      MOV     B,#100
00AE 84          113      DIV     AB
00AF F530        114      MOV     D_100,A
00B1 E5F0        115      MOV     A,E
00B3 75F00A      116      MOV     E,#10
00B6 84          117      DIV     AE
8051 Cross-Assembler (1.3)      (C) 1987, 1989 Binary Technology
PROJ.ASM
00B7 F531        118      MOV     D_10,A
00B9 85F032      119      MOV     D_1,E
00BC E532        120      MOV     A,D_1
00BE 28          121      ADD     A,R_0
00BF F532        122      MOV     D_1,A
00C1 E531        123      MOV     A,D_10
00C3 601C        124      JZ     D10
00C5 E530        125      MOV     A,D_100
00C7 600C        126      JZ     D100
00C9 433030      127      ORL    D_100,#30H
00CC 433130      128      ORL    D_10,#30H
00CF 433230      129      ORL    D_1,#30H
                                130
00D2 0200ED      131      LJMP   START
00D5 753020      132      D100:  MOV     D_100,#' '
00D8 433130      133      ORL    D_10,#30H
00DB 433230      134      ORL    D_1,#30H
                                135
00DE 0200ED      136      LJMP   START
00E1 753020      137      D10:   MOV     D_100,#' '
00E4 753120      138      MOV     D_10,#' '
00E7 433230      139      ORL    D_1,#30H
                                140
00EA 0200ED      141      LJMP   START
                                142
00ED 120214      143      START:  LCALL  INIT_LCD ; Initial LCD
00F0 12023B      144      LCALL  WR_LCD1  ; clear old data
00F3 7400        145      LOOP_LCD: MOV     A,#00H ; Cursor Line1
00F5 120258      146      LCALL  GOTO_LCD
00F8 120277      147      LCALL  PRINT_LCD
00FB 20535045    148      DB     'SPEED MEASUREMENT',00H
00FF 45442020
0103 4D454153
0107 5552454D
010B 454E5420
010F 202000
0112 7442        149      MOV     A,#42H ; Cursor Line2
0114 12029C      150      LCALL  DATA1
0117 7400        151      MOV     A,#00H ; Cursor Line1
0119 120258      152      LCALL  GOTO_LCD
011C 120277      153      LCALL  PRINT_LCD
011F 20535045    154      DB     'SPEED MEASUREMENT',00H
0123 45442020
0127 4D454153
012B 5552454D
012F 454E5420
0133 202000

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

0136 7442      155      MOV    A,#42H
; Cursor Line2
0138 1202C0    156      LCALL DATA2
013B 12028F    157      LCALL DELAY
013E 020008    158      LJMP  WAIT
0141 120214    159      START44: LCALL INIT_LCD ; Initial LCD
0144 12023B    160      LCALL WR_LCD1 ; clear old data
0147 7400      161      START4:  MOV    A,#00H ; Cursor Line1
0149 120258    162      LCALL GOTO_LCD
014C 120277    163      LCALL PRINT_LCD
014F 20204845  164      DB    'HELLO!HELLO!',00H
0153 4C4C4F20
0157 21202048

```

8051 Cross-Assembler (1.3) (C) 1987, 1989 Binary Technology  
PROJ.ASM

```

015B 454C4C4F
015F 20212020
0163 2000
0165 7440      165      MOV    A,#40H ; Cursor Line2
0167 120258    166      LCALL GOTO_LCD
016A 120277    167      LCALL PRINT_LCD
016D 20524553  168      DB    'RESET SYSTEM AGAIN',00H
0171 45542053
0175 59535445
0179 4D204147
017D 41494E20
0181 202000
0184 12028F    169      LCALL DELAY
0187 7804      170      MOV    R0,#4
0189 D8BC      171      DJNZ  R0,START4
018B 020008    172      LJMP  WAIT
173
018E 7400      174      START33: MOV    A,#00H
; Cursor Line1
0190 120258    175      LCALL GOTO_LCD
0193 120277    176      LCALL PRINT_LCD
0196 204F5645  177      DB    'OVER SPEED DANGER!',00H
019A 52205350
019E 45454420
01A2 44414E47
01A6 45522120
01AA 202000
01AD 7440      178      MOV    A,#40H ; Cursor Line2
01AF 120258    179      LCALL GOTO_LCD
01B2 120277    180      LCALL PRINT_LCD
01B5 204F5645  181      DB    'OVER SPEED DANGER!',00H
01B9 52205350
01BD 45454420
01C1 44414E47
01C5 45522120
01C9 202000
01CC 12028F    182      LCALL DELAY
01CF 020008    183      LJMP  WAIT
184
01D2 7400      185      START22: MOV    A,#00H ; Cursor Line1
01D4 120258    186      LCALL GOTO_LCD
01D7 120277    187      LCALL PRINT_LCD
01DA 20204C4F  188      DB    'LOW SPEED SAFTY',00H
01DE 57202053
01E2 50454544
01E6 20534146

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

01EA 54592020
01EE 2000
01F0 7440      189      MOV    A,#40H ; Cursor Line2
01F2 120258    190      LCALL GOTO_LCD
01F5 120277    191      LCALL PRINT_LCD
01F8 20204C4F  192      DB    'LOW SPEED SAFTY',00H
01FC 57202053
0200 50454544
0204 20534146
0208 54592020
020C 2000
020E 12028F    193      LCALL DELAY
0211 020008    194      LJMP  WAIT
                195

```

8051 Cross-Assembler (1.3) (C) 1987, 1989 Binary Technology  
PROJ.ASM

```

                196      ;/***** */;
                197      ;/* Initial Char-LCD */;
                198      ;/* 4-Bit Interfaces */;
                199      ;/***** */;
                200      ;
0214 D2A4      201      INIT_LCD:  SETB   EN_LCD ; Start-up Signal
                                Control
0216 7433      202      MOV    A,#33H ; Set DL=1 3-Time
0218 120235    203      LCALL WR_INS
021B 7432      204      MOV    A,#32H ; Clear DL=0 1-Time
021D 120235    205      LCALL WR_INS
0220 7428      206      MOV    A,#28H ; Function Set
0222 120235    207      LCALL WR_INS ; DL=0 4Bit,N=1
                                2Line,F=0 5X7
0225 740C      208      MOV    A,#0CH ; Display on/off
                                Control
0227 120235    209      LCALL WR_INS ; Entry
                                Display,Cursor
                                off,Cursor not
                                blink
022A 7406      210      MOV    A,#06H ; Entry Mode Set
022C 120235    211      LCALL WR_INS ; I/D=1
                                Increment,S=0
                                Cursor Shift
022F 7401      212      MOV    A,#01H ; Clear Display
0231 120235    213      LCALL WR_INS ; Clear Display,Set
                                DD RAM addr=0
0234 22        214      RET
                215
                216      ;/***** */;
                217      ;/* WR_INS : Write Instruction */;
                218      ;/* WR_LCD : Write Data to LCD */;
                219      ;/* Input : ACC(Command/Data) */;
                220      ;/***** */;
                221      ;
0235 C2A5      222      WR_INS:    CLR    RS_LCD ; Instruction select
0237 8002      223      SJMP  WR_LCD1;
0239 D2A5      225      WR_LCD:    SETB   RS_LCD ; Write Data
                                Select
                226      ;
023B C0E0      227      WR_LCD1:  PUSH  ACC    ; Save Data
023D 54F0      228      ANL   A,#11110000B ; High byte
023F C4        229      SWAP  A

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

0240 53A0F0      230          ANL    PORT_LCD,#11110000B ; Clear
                                           old
                                           Data
0243 42A0        231          ORL    PORT_LCD,A
0245 12026A      232          LCALL EN_WRLCD
0248 D0E0        233          POP    ACC          ; Restore Data
024A 540F        234          ANL    A,#00001111B ; Low Byte
024C 53A0F0      235          ANL    PORT_LCD,#11110000B ; Clear
                                           old
                                           Data
024F 42A0        236          ORL    PORT_LCD,A
0251 12026A      237          LCALL EN_WRLCD
0254 120272      238          LCALL BUSY_LCD      ; Delay INS
                                           Complete
0257 22          239          RET
                                           240
                                           241          ;/*****/
                                           242          ;/* Goto position of LCD */;
                                           243          ;/* Input : ACC(address) */;
                                           244          ;/*****/
                                           245          ;
0258 D2E7        246          GOTO_LCD: SETB  ACC.7      ; Set DD-RAM
                                           Address
025A 120235      247          LCALL WR_INS
025D 22          248          RET
                                           249
                                           250          ;/*****/
                                           251          ;/* Mov LCD cursor */;
                                           252          ;/* to Left 1 position */;
                                           253          ;/*****/
                                           254          ;
8051 Cross-Assembler (1.3) (C) 1987, 1989 Binary Technology
PROJ.ASM
025E 7410        255          SHF_LEFT: MOV    A,#10H ; Shift Left
                                           Cursor
0260 120235      256          LCALL WR_INS
0263 22          257          RET
                                           258
                                           259          ;/*****/
                                           260          ;/* Mov LCD cursor */;
                                           261          ;/* to Right 1 position */;
                                           262          ;/*****/
                                           263          ;
0264 7414        264          SHF_RGT: MOV    A,#14H ; Shift Right
                                           Cursor
0266 120235      265          LCALL WR_INS
0269 22          266          RET
                                           267
                                           268          ;/*****/
                                           269          ;/* Enable Pin E LCD */;
                                           270          ;/* Active Chip select */;
                                           271          ;/* Write : --\_____ */;
                                           272          ;/* Read  :  /--\_____ */;
                                           273          ;/*****/
                                           274          ;
026A C2A4        275          EN_WRLCD: CLR    EN_LCD ; Enable CS of LCD
026C 120272      276          LCALL BUSY_LCD ; Wait Busy
026F D2A4        277          SETB  EN_LCD ; Disable LCD
0271 22          278          RET
                                           279

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

280      ;/***** */;
281      ;/* Delay time for Busy */;
282      ;/*   Wait LCD Ready   */;
283      ;/* -Busy "0" = Ready   */;
284      ;/* -Busy "1" = Busy    */;
285      ;/***** */;
286      ;
0272 7FOA 287  BUSY_LCD:  MOV   R7,#10
0274 DFFE 288                DJNZ  R7,$
0276 22   289                RET
290
291      ;/***** */;
292      ;/* Print Data to Dornatrix LCD */;
293      ;/* Usage   : LCALL PRINT_LCD */;
294      ;/*           : DB     'xxxx',00 */;
295      ;/* Data last byte must be = 00 */;
296      ;/***** */;
297      ;
0277 D083 298  PRINT_LCD: POP   DPH ; Restore PC to Stack
0279 D082 299                POP   DFL
027B E4   300  PRN_LCD1:  CLR   A
027C 93   301                MOVC  A,@A+DPTR
027D B40003 302                CJNE  A,#00H,PRN_LCD2
0280 02028A 303                LJMP  PRN_LCD3
0283 120239 304  PRN_LCD2:  LCALL WR_LCD ; Write LCD
0286 A3   305                INC   DPTR
0287 02027B 306                LJMP  PRN_LCD1
028A C082 307  PRN_LCD3:  PUSH  DFL ; Restore DPTR to PC
028C C083 308                PUSH  DPH
028E 22   309                RET
310
311      ;/***** */;
312      ;/* Delay Time For Display */;
313      ;/***** */;
8051 Cross-Assembler (1.3) (C) 1987, 1989 Binary Technology
PROJ.ASM
314      ;
028F 7D0A 315  DELAY:    MOV   R5,#10 ; Delay Display
0291 7E00 316  DLY0:    MOV   R6,#0
0293 7F00 317  DLY1:    MOV   R7,#0
0295 DFFE 318                DJNZ  R7,$
0297 DEFA 319                DJNZ  R6,DLY1
0299 DDF6 320                DJNZ  R5,DLY0
029B 22   321                RET
029C 120258 322  DATA1:  LCALL GOTO_LCD
029F 120277 323                LCALL PRINT_LCD
02A2 20202000 324                DB    ' ',00H
02A6 E530 325                MOV   A,D_100
02A8 120239 326                LCALL WR_LCD
02AB E531 327                MOV   A,D_10
02AD 120239 328                LCALL WR_LCD
02B0 E532 329                MOV   A,D_1
02B2 120239 330                LCALL WR_LCD
331
02B5 120277 332                LCALL PRINT_LCD
02B8 206B6D2F 333                DB    'km/hr',00H
02BC 687200
02BF 22   334                RET
02C0 120258 335  DATA2:  LCALL GOTO_LCD
02C3 120277 336                LCALL PRINT_LCD
02C6 20202000 337                DB    ' ',00H

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

02CA E530      338      MOV    A,D_100
02CC 120239   339      LCALL WR_LCD
02CF E531      340      MOV    A,D_10
02D1 120239   341      LCALL WR_LCD
02D4 E532      342      MOV    A,D_1
02D6 120239   343      LCALL WR_LCD
                344
02D9 120277   345      LCALL PRINT_LCD
02DC 206B6D2F 346      DB    'km/hr',00H
02E0 687200
02E3 22        347      RET
                348
                349
0000=         350      END

```

8051 Cross-Assembler (1.3) (C) 1987, 1989 Binary Technology  
PROJ.ASM

```

busy_lcd = 0272      calcul = 002D      d10 = 00E1
d100 = 00D5         d4_lcd = 00A0     d5_lcd = 00A1
d6_lcd = 00A2      d7_lcd = 00A3     d_1 = 0032
d_10 = 0031       d_100 = 0030     data1 = 029C
data2 = 02C0      del1 = 0016      del2 = 0014
delay = 028F      diy0 = 0291     dly1 = 0293
en_lcd = 00A4     en_wrlcd = 026A  goto_lcd = 0258
init_lcd = 0214   loop_lcd = 00F3  m1 = 0027
m2 = 002A         main = 0000      num1 = 0034
num2 = 0035      num3 = 0036     p_2p = 0033
port_lcd = 00A0   print_lcd = 0277 prn_lcd1 = 027B
prn_lcd2 = 0283  prn_lcd3 = 028A r_1 = 0037
r_10 = 0038      r_11 = 003A     r_110 = 003B
rs_lcd = 00A5    hf_ft = 025E    shf_rgt = 0264
stack = 0020     start = 00ED     start22 = 01D2
start33 = 018E   start4 = 0147   start44 = 0141
tim = 003C       time = 0039     timel = 000D
timer = 0012     wait = 0008     wr_ins = 0235
wr_lcd = 0239    wr_lcd1 = 023B

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



## 8-bit Microcontroller with 8K Bytes Flash

### AT89C52

Not Recommended  
for New Designs.  
Use AT89S52.

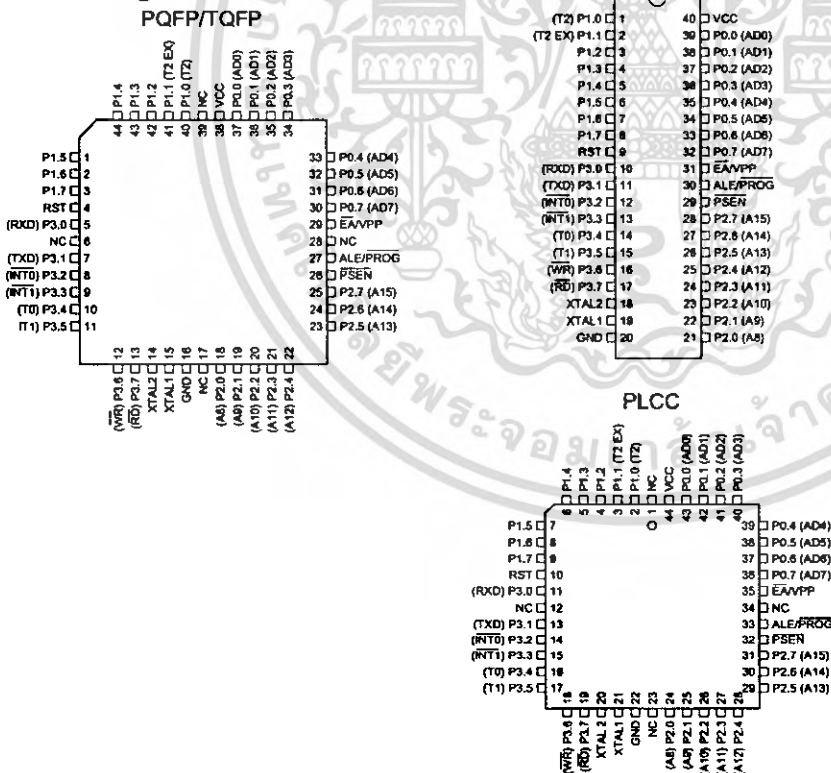
## Features

- Compatible with MCS-51™ Products
- 8K Bytes of In-System Reprogrammable Flash Memory
- Endurance: 1,000 Write/Erase Cycles
- Fully Static Operation: 0 Hz to 24 MHz
- Three-level Program Memory Lock
- 256 x 8-bit Internal RAM
- 32 Programmable I/O Lines
- Three 16-bit Timer/Counters
- Eight Interrupt Sources
- Programmable Serial Channel
- Low-power Idle and Power-down Modes

## Description

The AT89C52 is a low-power, high-performance CMOS 8-bit microcomputer with 8K bytes of Flash programmable and erasable read only memory (PEROM). The device is manufactured using Atmel's high-density nonvolatile memory technology and is compatible with the industry-standard 80C51 and 80C52 instruction set and pinout. The on-chip Flash allows the program memory to be reprogrammed in-system or by a conventional nonvolatile memory programmer. By combining a versatile 8-bit CPU with Flash on a monolithic chip, the Atmel AT89C52 is a powerful microcomputer which provides a highly-flexible and cost-effective solution to many embedded control applications.

## Pin Configurations

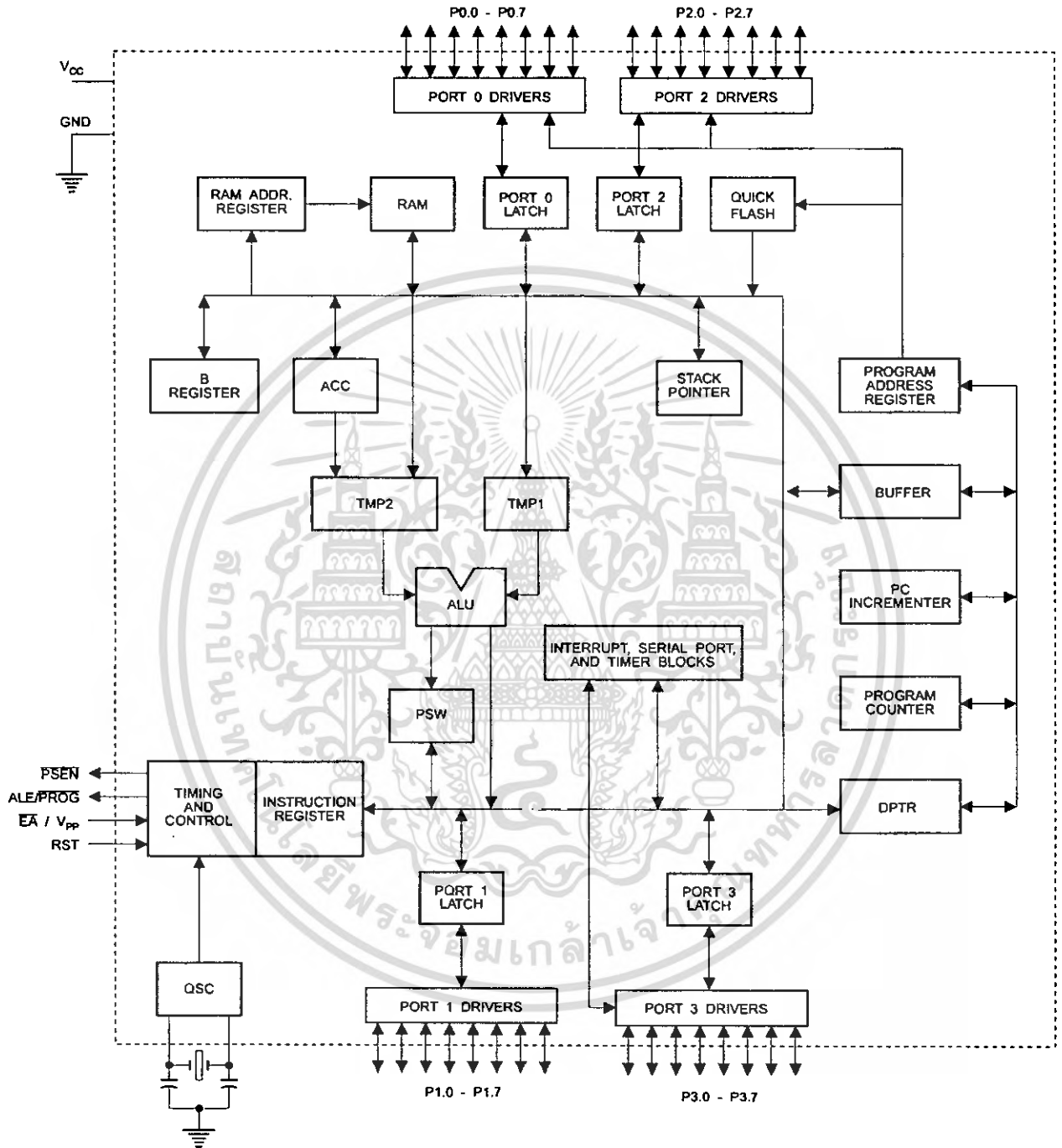


Rev. 0313H-02/00



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## Block Diagram



The AT89C52 provides the following standard features: 8K bytes of Flash, 256 bytes of RAM, 32 I/O lines, three 16-bit timer/counters, a six-vector two-level interrupt architecture, a full-duplex serial port, on-chip oscillator, and clock circuitry. In addition, the AT89C52 is designed with static logic for operation down to zero frequency and supports two software selectable power saving modes. The Idle Mode stops the CPU while allowing the RAM, timer/counters, serial port, and interrupt system to continue functioning. The Power-down mode saves the RAM contents but freezes the oscillator, disabling all other chip functions until the next hardware reset.

## Pin Description

### VCC

Supply voltage.

### GND

Ground.

### Port 0

Port 0 is an 8-bit open drain bi-directional I/O port. As an output port, each pin can sink eight TTL inputs. When 1s are written to port 0 pins, the pins can be used as high-impedance inputs.

Port 0 can also be configured to be the multiplexed low-order address/data bus during accesses to external program and data memory. In this mode, P0 has internal pullups.

Port 0 also receives the code bytes during Flash programming and outputs the code bytes during program verification. External pullups are required during program verification.

### Port 1

Port 1 is an 8-bit bi-directional I/O port with internal pullups. The Port 1 output buffers can sink/source four TTL inputs. When 1s are written to Port 1 pins, they are pulled high by the internal pullups and can be used as inputs. As inputs, Port 1 pins that are externally being pulled low will source current ( $I_{IL}$ ) because of the internal pullups.

In addition, P1.0 and P1.1 can be configured to be the timer/counter 2 external count input (P1.0/T2) and the timer/counter 2 trigger input (P1.1/T2EX), respectively, as shown in the following table.

Port 1 also receives the low-order address bytes during Flash programming and verification.

Port Pin	Alternate Functions
P1.0	T2 (external count input to Timer/Counter 2), clock-out
P1.1	T2EX (Timer/Counter 2 capture/reload trigger and direction control)

### Port 2

Port 2 is an 8-bit bi-directional I/O port with internal pullups. The Port 2 output buffers can sink/source four TTL inputs. When 1s are written to Port 2 pins, they are pulled high by the internal pullups and can be used as inputs. As inputs, Port 2 pins that are externally being pulled low will source current ( $I_{IL}$ ) because of the internal pullups.

Port 2 emits the high-order address byte during fetches from external program memory and during accesses to external data memory that use 16-bit addresses (MOVX @ DPTR). In this application, Port 2 uses strong internal pullups when emitting 1s. During accesses to external data memory that use 8-bit addresses (MOVX @ RI), Port 2 emits the contents of the P2 Special Function Register.

Port 2 also receives the high-order address bits and some control signals during Flash programming and verification.

### Port 3

Port 3 is an 8-bit bi-directional I/O port with internal pullups. The Port 3 output buffers can sink/source four TTL inputs. When 1s are written to Port 3 pins, they are pulled high by the internal pullups and can be used as inputs. As inputs, Port 3 pins that are externally being pulled low will source current ( $I_{IL}$ ) because of the pullups.

Port 3 also serves the functions of various special features of the AT89C51, as shown in the following table.

Port 3 also receives some control signals for Flash programming and verification.

Port Pin	Alternate Functions
P3.0	RXD (serial input port)
P3.1	TXD (serial output port)
P3.2	INT0 (external interrupt 0)
P3.3	INT1 (external interrupt 1)
P3.4	T0 (timer 0 external input)
P3.5	T1 (timer 1 external input)
P3.6	$\overline{WR}$ (external data memory write strobe)
P3.7	$\overline{RD}$ (external data memory read strobe)

### RST

Reset input. A high on this pin for two machine cycles while the oscillator is running resets the device.

### ALE/ $\overline{PROG}$

Address Latch Enable is an output pulse for latching the low byte of the address during accesses to external memory. This pin is also the program pulse input ( $\overline{PROG}$ ) during Flash programming.

In normal operation, ALE is emitted at a constant rate of 1/6 the oscillator frequency and may be used for external





timing or clocking purposes. Note, however, that one ALE pulse is skipped during each access to external data memory.

If desired, ALE operation can be disabled by setting bit 0 of SFR location 8EH. With the bit set, ALE is active only during a MOVX or MOVC instruction. Otherwise, the pin is weakly pulled high. Setting the ALE-disable bit has no effect if the microcontroller is in external execution mode.

**PSEN**

Program Store Enable is the read strobe to external program memory.

When the AT89C52 is executing code from external program memory, PSEN is activated twice each machine cycle, except that two PSEN activations are skipped during each access to external data memory.

**EA/VPP**

External Access Enable. EA must be strapped to GND in order to enable the device to fetch code from external program memory locations starting at 0000H up to FFFFH. Note, however, that if lock bit 1 is programmed, EA will be internally latched on reset.

EA should be strapped to VCC for internal program executions.

This pin also receives the 12-volt programming enable voltage (VPP) during Flash programming when 12-volt programming is selected.

**XTAL1**

Input to the inverting oscillator amplifier and input to the internal clock operating circuit.

**XTAL2**

Output from the inverting oscillator amplifier.

Table 1. AT89C52 SFR Map and Reset Values

0F8H	-							0FFH
0F0H	B 00000000							0F7H
0E8H								0EFH
0E0H	ACC 00000000							0E7H
0D8H								0DFH
0D0H	PSW 00000000							0D7H
0C8H	T2CON 00000000	T2MOD XXXXXX00	RCAP2L 00000000	RCAP2H 00000000	TL2 00000000	TH2 00000000		0CFH
0C0H								0C7H
0B8H	IP XX000000							0BFH
0B0H	P3 11111111							0B7H
0A8H	IE 0X000000							0AFH
0A0H	P2 11111111							0A7H
98H	SCON 00000000	SBUF XXXXXXXX						9FH
90H	P1 11111111							97H
88H	TCON 00000000	TMOD 00000000	TL0 00000000	TL1 00000000	TH0 00000000	TH1 00000000		8FH
80H	P0 11111111	SP 00000111	DPL 00000000	DPH 00000000			PCON 0XXX0000	87H

## Special Function Registers

A map of the on-chip memory area called the Special Function Register (SFR) space is shown in Table 1.

Note that not all of the addresses are occupied, and unoccupied addresses may not be implemented on the chip. Read accesses to these addresses will in general return random data, and write accesses will have an indeterminate effect.

User software should not write 1s to these unlisted locations, since they may be used in future products to invoke

new features. In that case, the reset or inactive values of the new bits will always be 0.

**Timer 2 Registers** Control and status bits are contained in registers T2CON (shown in Table 2) and T2MOD (shown in Table 4) for Timer 2. The register pair (RCAP2H, RCAP2L) are the Capture/Reload registers for Timer 2 in 16-bit capture mode or 16-bit auto-reload mode.

**Interrupt Registers** The individual interrupt enable bits are in the IE register. Two priorities can be set for each of the six interrupt sources in the IP register.

**Table 2.** T2CON – Timer/Counter 2 Control Register

T2CON Address = 0C8H					Reset Value = 0000 0000B			
Bit Addressable								
Bit	TF2	EXF2	RCLK	TCLK	EXEN2	TR2	C/T $\bar{2}$	CP/RL $\bar{2}$
	7	6	5	4	3	2	1	0

Symbol	Function
TF2	Timer 2 overflow flag set by a Timer 2 overflow and must be cleared by software. TF2 will not be set when either RCLK = 1 or TCLK = 1.
EXF2	Timer 2 external flag set when either a capture or reload is caused by a negative transition on T2EX and EXEN2 = 1. When Timer 2 interrupt is enabled, EXF2 = 1 will cause the CPU to vector to the Timer 2 interrupt routine. EXF2 must be cleared by software. EXF2 does not cause an interrupt in up/down counter mode (DCEN = 1).
RCLK	Receive clock enable. When set, causes the serial port to use Timer 2 overflow pulses for its receive clock in serial port Modes 1 and 3. RCLK = 0 causes Timer 1 overflow to be used for the receive clock.
TCLK	Transmit clock enable. When set, causes the serial port to use Timer 2 overflow pulses for its transmit clock in serial port Modes 1 and 3. TCLK = 0 causes Timer 1 overflows to be used for the transmit clock.
EXEN2	Timer 2 external enable. When set, allows a capture or reload to occur as a result of a negative transition on T2EX if Timer 2 is not being used to clock the serial port. EXEN2 = 0 causes Timer 2 to ignore events at T2EX.
TR2	Start/Stop control for Timer 2. TR2 = 1 starts the timer.
C/T $\bar{2}$	Timer or counter select for Timer 2. C/T $\bar{2}$ = 0 for timer function. C/T $\bar{2}$ = 1 for external event counter (falling edge triggered).
CP/RL $\bar{2}$	Capture/Reload select. CP/RL $\bar{2}$ = 1 causes captures to occur on negative transitions at T2EX if EXEN2 = 1. CP/RL $\bar{2}$ = 0 causes automatic reloads to occur when Timer 2 overflows or negative transitions occur at T2EX when EXEN2 = 1. When either RCLK or TCLK = 1, this bit is ignored and the timer is forced to auto-reload on Timer 2 overflow.

## Data Memory

The AT89C52 implements 256 bytes of on-chip RAM. The upper 128 bytes occupy a parallel address space to the Special Function Registers. That means the upper 128 bytes have the same addresses as the SFR space but are physically separate from SFR space.

When an instruction accesses an internal location above address 7FH, the address mode used in the instruction

specifies whether the CPU accesses the upper 128 bytes of RAM or the SFR space. Instructions that use direct addressing access SFR space.

For example, the following direct addressing instruction accesses the SFR at location 0A0H (which is P2).

```
MOV 0A0H, #data
```



Instructions that use indirect addressing access the upper 128 bytes of RAM. For example, the following indirect addressing instruction, where R0 contains 0A0H, accesses the data byte at address 0A0H, rather than P2 (whose address is 0A0H).

```
MOV @R0, #data
```

Note that stack operations are examples of indirect addressing, so the upper 128 bytes of data RAM are available as stack space.

### Timer 0 and 1

Timer 0 and Timer 1 in the AT89C52 operate the same way as Timer 0 and Timer 1 in the AT89C51.

### Timer 2

Timer 2 is a 16-bit Timer/Counter that can operate as either a timer or an event counter. The type of operation is selected by bit C/T2 in the SFR T2CON (shown in Table 2). Timer 2 has three operating modes: capture, auto-reload (up or down counting), and baud rate generator. The modes are selected by bits in T2CON, as shown in Table 3. Timer 2 consists of two 8-bit registers, TH2 and TL2. In the Timer function, the TL2 register is incremented every machine cycle. Since a machine cycle consists of 12 oscillator periods, the count rate is 1/12 of the oscillator frequency.

**Table 3. Timer 2 Operating Modes**

RCLK +TCLK	CP/RL2	TR2	MODE
0	0	1	16-bit Auto-reload
0	1	1	16-bit Capture
1	X	1	Baud Rate Generator
X	X	0	(Off)

In the Counter function, the register is incremented in response to a 1-to-0 transition at its corresponding external

input pin, T2. In this function, the external input is sampled during S5P2 of every machine cycle. When the samples show a high in one cycle and a low in the next cycle, the count is incremented. The new count value appears in the register during S3P1 of the cycle following the one in which the transition was detected. Since two machine cycles (24 oscillator periods) are required to recognize a 1-to-0 transition, the maximum count rate is 1/24 of the oscillator frequency. To ensure that a given level is sampled at least once before it changes, the level should be held for at least one full machine cycle.

### Capture Mode

In the capture mode, two options are selected by bit EXEN2 in T2CON. If EXEN2 = 0, Timer 2 is a 16-bit timer or counter which upon overflow sets bit TF2 in T2CON. This bit can then be used to generate an interrupt. If EXEN2 = 1, Timer 2 performs the same operation, but a 1-to-0 transition at external input T2EX also causes the current value in TH2 and TL2 to be captured into RCAP2H and RCAP2L, respectively. In addition, the transition at T2EX causes bit EXF2 in T2CON to be set. The EXF2 bit, like TF2, can generate an interrupt. The capture mode is illustrated in Figure 1.

### Auto-reload (Up or Down Counter)

Timer 2 can be programmed to count up or down when configured in its 16-bit auto-reload mode. This feature is invoked by the DCEN (Down Counter Enable) bit located in the SFR T2MOD (see Table 4). Upon reset, the DCEN bit is set to 0 so that timer 2 will default to count up. When DCEN is set, Timer 2 can count up or down, depending on the value of the T2EX pin.

Figure 1. Timer in Capture Mode

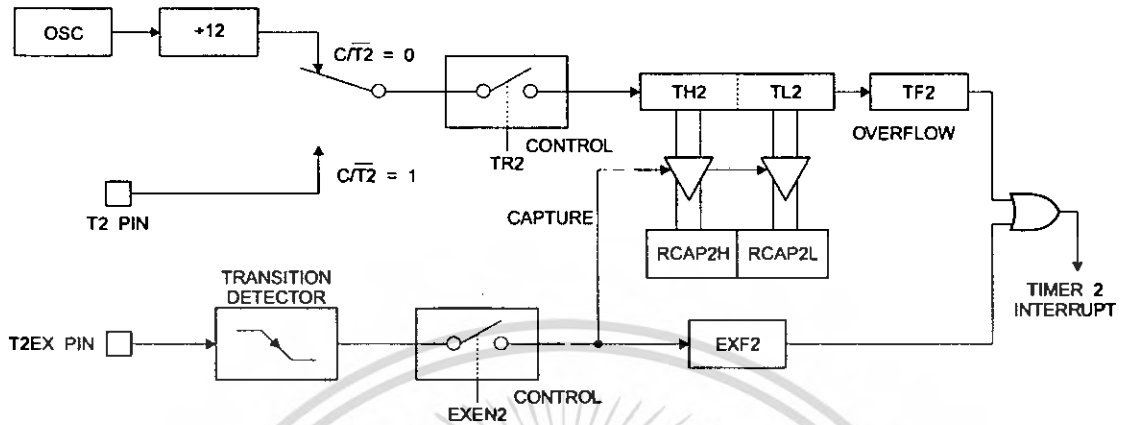
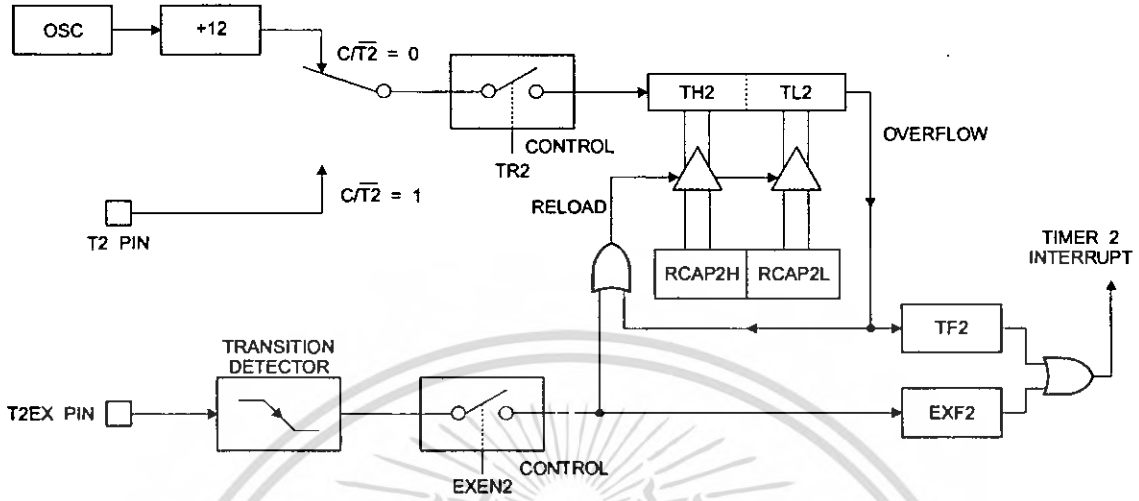


Figure 2 shows Timer 2 automatically counting up when DCEN = 0. In this mode, two options are selected by bit EXEN2 in T2CON. If EXEN2 = 0, Timer 2 counts up to 0FFFFH and then sets the TF2 bit upon overflow. The overflow also causes the timer registers to be reloaded with the 16-bit value in RCAP2H and RCAP2L. The values in Timer in Capture Mode RCAP2H and RCAP2L are preset by software. If EXEN2 = 1, a 16-bit reload can be triggered either by an overflow or by a 1-to-0 transition at external input T2EX. This transition also sets the EXF2 bit. Both the TF2 and EXF2 bits can generate an interrupt if enabled. Setting the DCEN bit enables Timer 2 to count up or down, as shown in Figure 3. In this mode, the T2EX pin controls

the direction of the count. A logic 1 at T2EX makes Timer 2 count up. The timer will overflow at 0FFFFH and set the TF2 bit. This overflow also causes the 16-bit value in RCAP2H and RCAP2L to be reloaded into the timer registers, TH2 and TL2, respectively. A logic 0 at T2EX makes Timer 2 count down. The timer underflows when TH2 and TL2 equal the values stored in RCAP2H and RCAP2L. The underflow sets the TF2 bit and causes 0FFFFH to be reloaded into the timer registers. The EXF2 bit toggles whenever Timer 2 overflows or underflows and can be used as a 17th bit of resolution. In this operating mode, EXF2 does not flag an interrupt.



**Figure 2. Timer 2 Auto Reload Mode (DCEN = 0)**



**Table 4. T2MOD – Timer 2 Mode Control Register**

T2MOD Address = 0C9H							Reset Value = XXXX XX00B	
Not Bit Addressable								
Bit	7	6	5	4	3	2	T2OE	DCEN
	-	-	-	-	-	-	1	0

Symbol	Function
-	Not implemented, reserved for future
T2OE	Timer 2 Output Enable bit.
DCEN	When set, this bit allows Timer 2 to be configured as an up/down counter.

Figure 3. Timer 2 Auto Reload Mode (DCEN = 1)

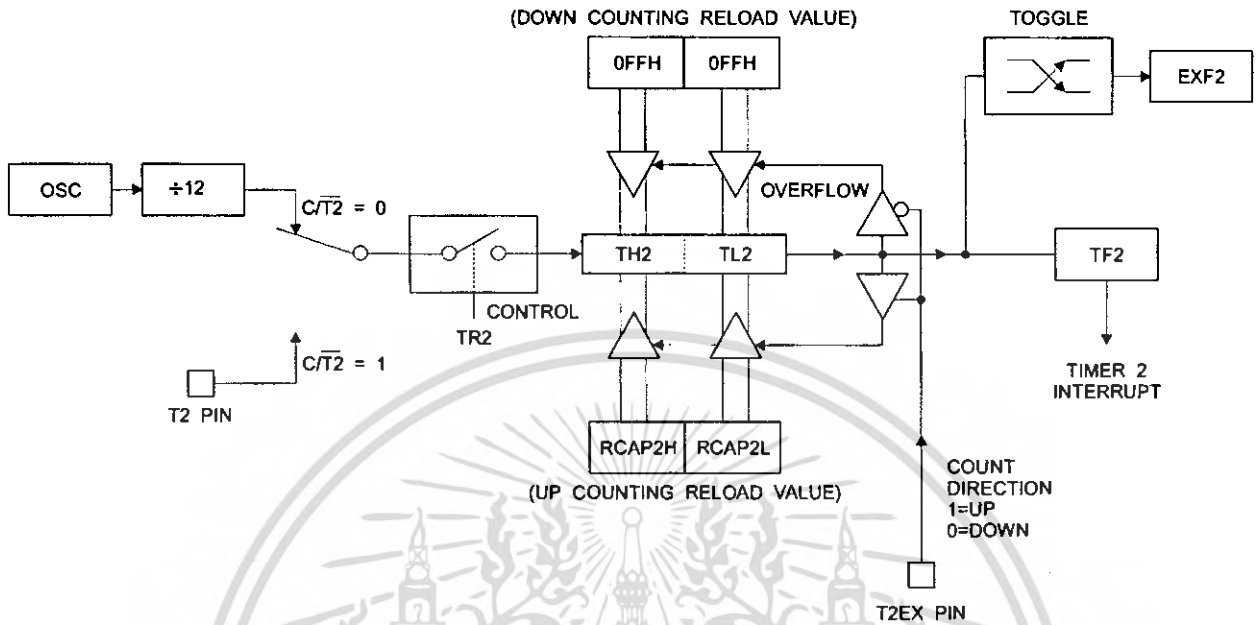
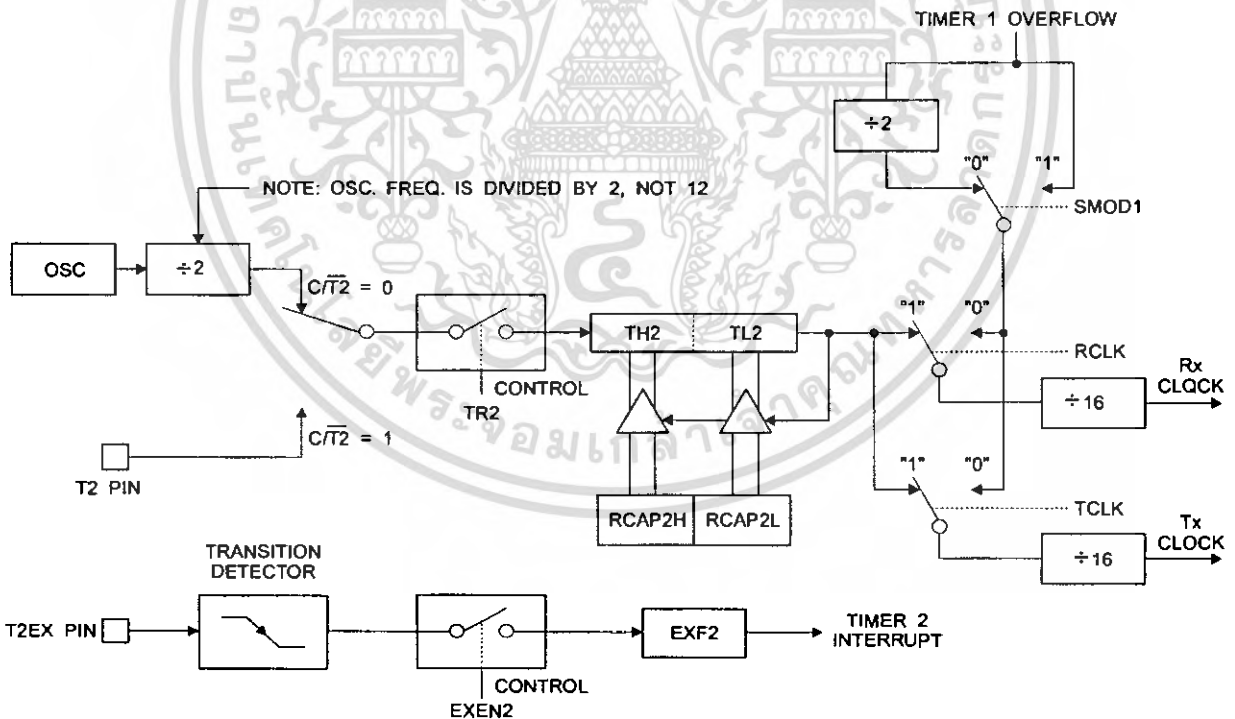


Figure 4. Timer 2 in Baud Rate Generator Mode



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## Baud Rate Generator

Timer 2 is selected as the baud rate generator by setting TCLK and/or RCLK in T2CON (Table 2). Note that the baud rates for transmit and receive can be different if Timer 2 is used for the receiver or transmitter and Timer 1 is used for the other function. Setting RCLK and/or TCLK puts Timer 2 into its baud rate generator mode, as shown in Figure 4.

The baud rate generator mode is similar to the auto-reload mode, in that a rollover in TH2 causes the Timer 2 registers to be reloaded with the 16-bit value in registers RCAP2H and RCAP2L, which are preset by software.

The baud rates in Modes 1 and 3 are determined by Timer 2's overflow rate according to the following equation.

$$\text{Modes 1 and 3 Baud Rates} = \frac{\text{Timer 2 Overflow Rate}}{16}$$

The Timer can be configured for either timer or counter operation. In most applications, it is configured for timer operation ( $CP/\overline{T2} = 0$ ). The timer operation is different for Timer 2 when it is used as a baud rate generator. Normally, as a timer, it increments every machine cycle (at 1/12 the oscillator frequency). As a baud rate generator, however, it

increments every state time (at 1/2 the oscillator frequency). The baud rate formula is given below.

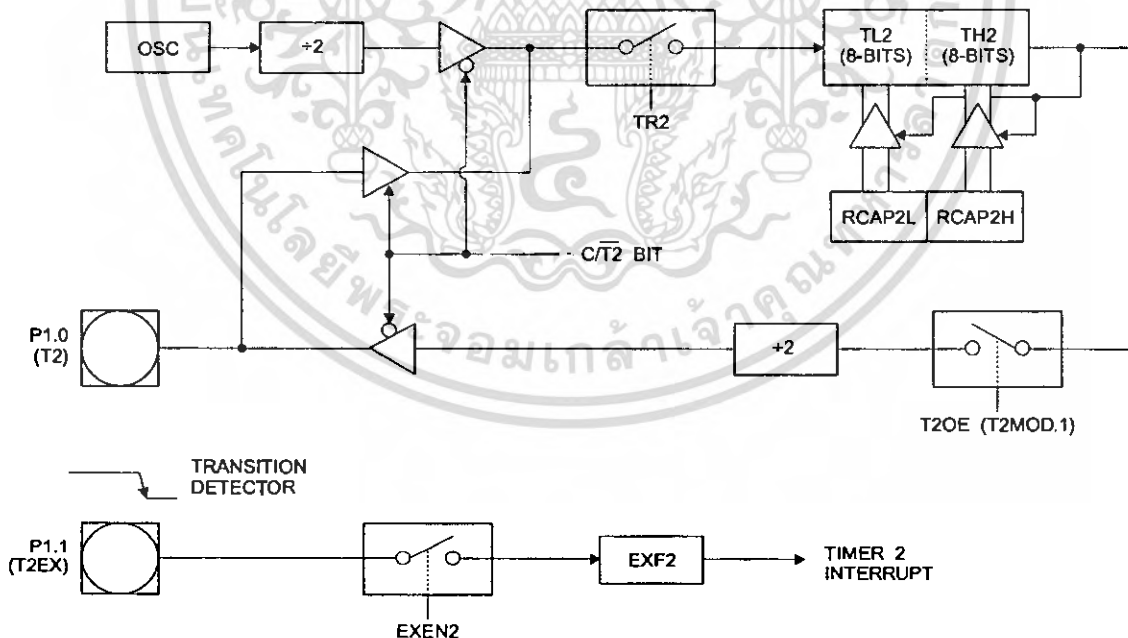
$$\frac{\text{Modes 1 and 3}}{\text{Baud Rate}} = \frac{\text{Oscillator Frequency}}{32 \times [65536 - (\text{RCAP2H}, \text{RCAP2L})]}$$

where (RCAP2H, RCAP2L) is the content of RCAP2H and RCAP2L taken as a 16-bit unsigned integer.

Timer 2 as a baud rate generator is shown in Figure 4. This figure is valid only if RCLK or TCLK = 1 in T2CON. Note that a rollover in TH2 does not set TF2 and will not generate an interrupt. Note too, that if EXEN2 is set, a 1-to-0 transition in T2EX will set EXF2 but will not cause a reload from (RCAP2H, RCAP2L) to (TH2, TL2). Thus when Timer 2 is in use as a baud rate generator, T2EX can be used as an extra external interrupt.

Note that when Timer 2 is running ( $TR2 = 1$ ) as a timer in the baud rate generator mode, TH2 or TL2 should not be read from or written to. Under these conditions, the Timer is incremented every state time, and the results of a read or write may not be accurate. The RCAP2 registers may be read but should not be written to, because a write might overlap a reload and cause write and/or reload errors. The timer should be turned off (clear TR2) before accessing the Timer 2 or RCAP2 registers.

Figure 5. Timer 2 in Clock-out Mode



## Programmable Clock Out

A 50% duty cycle clock can be programmed to come out on P1.0, as shown in Figure 5. This pin, besides being a regular I/O pin, has two alternate functions. It can be programmed to input the external clock for Timer/Counter 2 or to output a 50% duty cycle clock ranging from 61 Hz to 4 MHz at a 16 MHz operating frequency.

To configure the Timer/Counter 2 as a clock generator, bit  $\overline{C/T2}$  (T2CON.1) must be cleared and bit T2OE (T2MOD.1) must be set. Bit TR2 (T2CON.2) starts and stops the timer.

The clock-out frequency depends on the oscillator frequency and the reload value of Timer 2 capture registers (RCAP2H, RCAP2L), as shown in the following equation.

$$\text{Clock-Out Frequency} = \frac{\text{Oscillator Frequency}}{4 \times \{65536 - (\text{RCAP2H}, \text{RCAP2L})\}}$$

In the clock-out mode, Timer 2 roll-overs will not generate an interrupt. This behavior is similar to when Timer 2 is used as a baud-rate generator. It is possible to use Timer 2 as a baud-rate generator and a clock generator simultaneously. Note, however, that the baud-rate and clock-out frequencies cannot be determined independently from one another since they both use RCAP2H and RCAP2L.

## UART

The UART in the AT89C52 operates the same way as the UART in the AT89C51.

## Interrupts

The AT89C52 has a total of six interrupt vectors: two external interrupts ( $\overline{\text{INT0}}$  and  $\overline{\text{INT1}}$ ), three timer interrupts (Timers 0, 1, and 2), and the serial port interrupt. These interrupts are all shown in Figure 6.

Each of these interrupt sources can be individually enabled or disabled by setting or clearing a bit in Special Function Register IE. IE also contains a global disable bit, EA, which disables all interrupts at once.

Note that Table shows that bit position IE.6 is unimplemented. In the AT89C51, bit position IE.5 is also unimplemented. User software should not write 1s to these bit positions, since they may be used in future AT89 products.

Timer 2 interrupt is generated by the logical OR of bits TF2 and EXF2 in register T2CON. Neither of these flags is cleared by hardware when the service routine is vectored to. In fact, the service routine may have to determine whether it was TF2 or EXF2 that generated the interrupt, and that bit will have to be cleared in software.

The Timer 0 and Timer 1 flags, TF0 and TF1, are set at S5P2 of the cycle in which the timers overflow. The values are then polled by the circuitry in the next cycle. However,

the Timer 2 flag, TF2, is set at S2P2 and is polled in the same cycle in which the timer overflows.

**Table 5. Interrupt Enable (IE) Register**

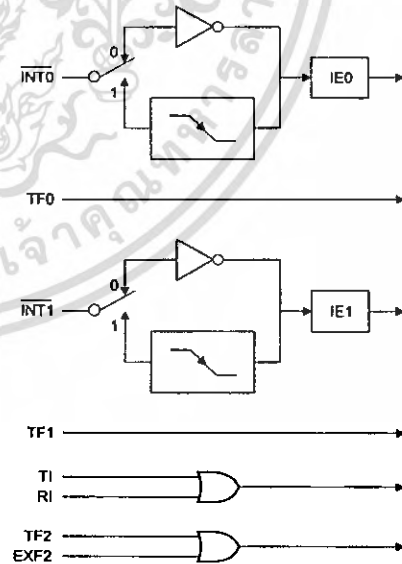
(MSB)								(LSB)
EA	-	ET2	ES	ET1	EX1	ET0	EX0	
Enable Bit = 1 enables the interrupt.								
Enable Bit = 0 disables the interrupt.								

Symbol	Position	Function
EA	IE.7	Disables all interrupts. If EA = 0, no interrupt is acknowledged. If EA = 1, each interrupt source is individually enabled or disabled by setting or clearing its enable bit.
-	IE.6	Reserved.
ET2	IE.5	Timer 2 interrupt enable bit.
ES	IE.4	Serial Port interrupt enable bit.
ET1	IE.3	Timer 1 interrupt enable bit.
EX1	IE.2	External interrupt 1 enable bit.
ET0	IE.1	Timer 0 interrupt enable bit.
EX0	IE.0	External interrupt 0 enable bit.

User software should never write 1s to unimplemented bits, because they may be used in future AT89 products.

**Figure 6. Interrupt Sources**



## Oscillator Characteristics

XTAL1 and XTAL2 are the input and output, respectively, of an inverting amplifier that can be configured for use as an on-chip oscillator, as shown in Figure 7. Either a quartz crystal or ceramic resonator may be used. To drive the device from an external clock source, XTAL2 should be left unconnected while XTAL1 is driven, as shown in Figure 8. There are no requirements on the duty cycle of the external clock signal, since the input to the internal clocking circuitry is through a divide-by-two flip-flop, but minimum and maximum voltage high and low time specifications must be observed.

## Idle Mode

In idle mode, the CPU puts itself to sleep while all the on-chip peripherals remain active. The mode is invoked by software. The content of the on-chip RAM and all the special functions registers remain unchanged during this mode. The idle mode can be terminated by any enabled interrupt or by a hardware reset.

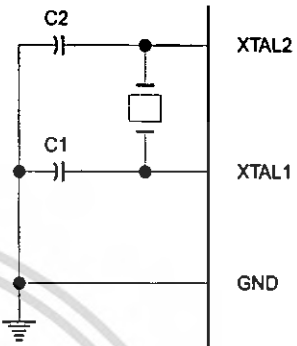
Note that when idle mode is terminated by a hardware reset, the device normally resumes program execution from where it left off, up to two machine cycles before the internal reset algorithm takes control. On-chip hardware inhibits access to internal RAM in this event, but access to the port pins is not inhibited. To eliminate the possibility of an unexpected write to a port pin when idle mode is terminated by a reset, the instruction following the one that invokes idle mode should not write to a port pin or to external memory.

## Power-down Mode

In the power-down mode, the oscillator is stopped, and the instruction that invokes power-down is the last instruction executed. The on-chip RAM and Special Function Registers retain their values until the power-down mode is terminated. The only exit from power-down is a hardware reset. Reset redefines the SFRs but does not change the on-chip RAM. The reset should not be activated before  $V_{CC}$

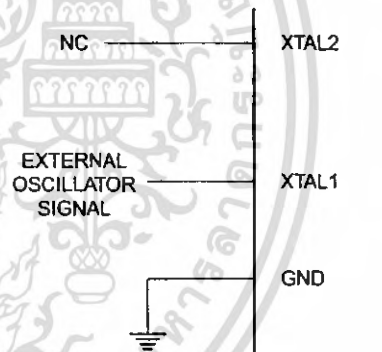
is restored to its normal operating level and must be held active long enough to allow the oscillator to restart and stabilize.

Figure 7. Oscillator Connections



Note: C1, C2 = 30 pF  $\pm$  10 pF for Crystals  
= 40 pF  $\pm$  10 pF for Ceramic Resonators

Figure 8. External Clock Drive Configuration



## Status of External Pins During Idle and Power-down Modes

Mode	Program Memory	ALE	PSEN	PORT0	PORT1	PORT2	PORT3
Idle	Internal	1	1	Data	Data	Data	Data
Idle	External	1	1	Float	Data	Address	Data
Power-down	Internal	0	0	Data	Data	Data	Data
Power-down	External	0	0	Float	Data	Data	Data

## Program Memory Lock Bits

The AT89C52 has three lock bits that can be left unprogrammed (U) or can be programmed (P) to obtain the additional features listed in the following table.

## Lock Bit Protection Modes

Program Lock Bits				Protection Type
LB1	LB2	LB3		
1	U	U	U	No program lock features.
2	P	U	U	MOVC instructions executed from external program memory are disabled from fetching code bytes from internal memory, $\overline{EA}$ is sampled and latched on reset, and further programming of the Flash memory is disabled.
3	P	P	U	Same as mode 2, but verify is also disabled.
4	P	P	P	Same as mode 3, but external execution is also disabled.

When lock bit 1 is programmed, the logic level at the  $\overline{EA}$  pin is sampled and latched during reset. If the device is powered up without a reset, the latch initializes to a random value and holds that value until reset is activated. The latched value of  $\overline{EA}$  must agree with the current logic level at that pin in order for the device to function properly.

## Programming the Flash

The AT89C52 is normally shipped with the on-chip Flash memory array in the erased state (that is, contents = FFH) and ready to be programmed. The programming interface accepts either a high-voltage (12-volt) or a low-voltage ( $V_{CC}$ ) program enable signal. The Low-voltage programming mode provides a convenient way to program the AT89C52 inside the user's system, while the high-voltage programming mode is compatible with conventional third-party Flash or EPROM programmers.

The AT89C52 is shipped with either the high-voltage or low-voltage programming mode enabled. The respective top-side marking and device signature codes are listed in the following table.

	$V_{PP} = 12V$	$V_{PP} = 5V$
Top-side Mark	AT89C52 xxxx yyww	AT89C52 xxxx - 5 yyww

	$V_{PP} = 12V$	$V_{PP} = 5V$
Signature	(030H) = 1EH (031H) = 52H (032H) = FFH	(030H) = 1EH (031H) = 52H (032H) = 05H

The AT89C52 code memory array is programmed byte-by-byte in either programming mode. To program any non-blank byte in the on-chip Flash Memory, the entire memory must be erased using the Chip Erase Mode.

**Programming Algorithm** Before programming the AT89C52, the address, data and control signals should be set up according to the Flash programming mode table and Figure 9 and Figure 10. To program the AT89C52, take the following steps.

1. Input the desired memory location on the address lines.
2. Input the appropriate data byte on the data lines.
3. Activate the correct combination of control signals.
4. Raise  $\overline{EA}/V_{PP}$  to 12V for the high-voltage programming mode.
5. Pulse  $\overline{ALE}/\overline{PROG}$  once to program a byte in the Flash array or the lock bits. The byte-write cycle is self-timed and typically takes no more than 1.5 ms. Repeat steps 1 through 5, changing the address and data for the entire array or until the end of the object file is reached.

**Data Polling** The AT89C52 features  $\overline{Data}$  Polling to indicate the end of a write cycle. During a write cycle, an attempted read of the last byte written will result in the complement of the written data on PO.7. Once the write cycle has been completed, true data is valid on all outputs, and the next cycle may begin.  $\overline{Data}$  Polling may begin any time after a write cycle has been initiated.

**Ready/Busy** The progress of byte programming can also be monitored by the RDY/BSY output signal. P3.4 is pulled low after  $\overline{ALE}$  goes high during programming to indicate  $\overline{BUSY}$ . P3.4 is pulled high again when programming is done to indicate  $\overline{READY}$ .

**Program Verify** If lock bits LB1 and LB2 have not been programmed, the programmed code data can be read back via the address and data lines for verification. The lock bits cannot be verified directly. Verification of the lock bits is achieved by observing that their features are enabled.

**Chip Erase** The entire Flash array is erased electrically by using the proper combination of control signals and by holding  $\overline{ALE}/\overline{PROG}$  low for 10 ms. The code array is written with all 1s. The chip erase operation must be executed before the code memory can be reprogrammed.





**Reading the Signature Bytes** The signature bytes are read by the same procedure as a normal verification of locations 030H, 031H, and 032H, except that P3.6 and P3.7 must be pulled to a logic low. The values returned are as follows.

- (030H) = 1EH indicates manufactured by Atmel
- (031H) = 52H indicates 89C52
- (032H) = FFH indicates 12V programming
- (032H) = 05H indicates 5V programming

## Programming Interface

Every code byte in the Flash array can be written, and the entire array can be erased, by using the appropriate combination of control signals. The write operation cycle is self-timed and once initiated, will automatically time itself to completion.

All major programming vendors offer worldwide support for the Atmel microcontroller series. Please contact your local programming vendor for the appropriate software revision.

## Flash Programming Modes

Mode	RST	PSEN	ALE/PROG	$\bar{E}AV_{pp}$	P2.6	P2.7	P3.6	P3.7
Write Code Data	H	L		H/12V	L	H	H	H
Read Code Data	H	L	H	H	L	L	H	H
Write Lock	Bit - 1	H	L		H/12V	H	H	H
	Bit - 2	H	L		H/12V	H	H	L
	Bit - 3	H	L		H/12V	H	L	H
Chip Erase	H	L	(1)	H/12V	H	L	L	L
Read Signature Byte	H	L	H	H	L	L	L	L

Note: 1. Chip Erase requires a 10 ms PROG pulse.

Figure 9. Programming the Flash Memory

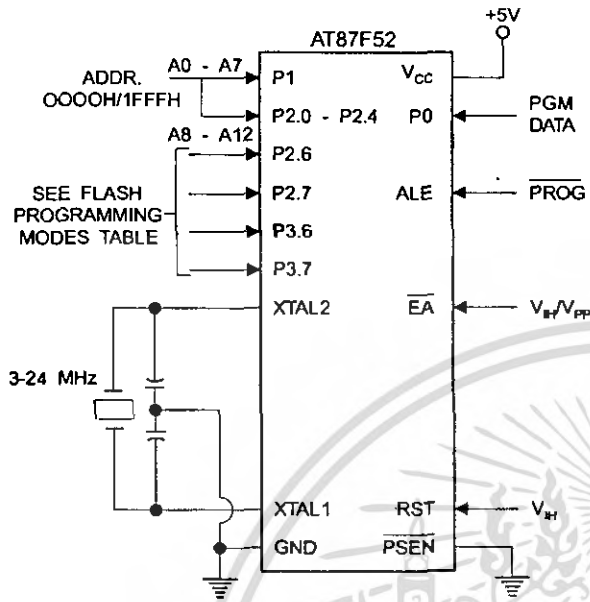
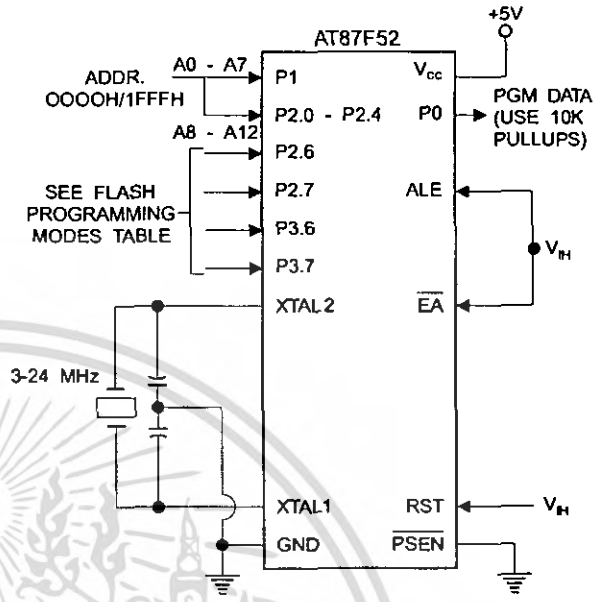


Figure 10. Verifying the Flash Memory



## Flash Programming and Verification Characteristics

$T_A = 0^\circ\text{C to } 70^\circ\text{C}$ ,  $V_{CC} = 5.0 \pm 10\%$

Symbol	Parameter	Min	Max	Units
$V_{PP}^{(1)}$	Programming Enable Voltage	11.5	12.5	V
$I_{PP}^{(1)}$	Programming Enable Current		1.0	mA
$1/t_{CLCL}$	Oscillator Frequency	3	24	MHz
$t_{AVGL}$	Address Setup to $\overline{PROG}$ Low	$48t_{CLCL}$		
$t_{GHAX}$	Address Hold after $\overline{PROG}$	$48t_{CLCL}$		
$t_{DVGL}$	Data Setup to $\overline{PROG}$ Low	$48t_{CLCL}$		
$t_{GHDX}$	Data Hold After $\overline{PROG}$	$48t_{CLCL}$		
$t_{EHSB}$	P2.7 ( $\overline{ENABLE}$ ) High to $V_{PP}$	$48t_{CLCL}$		
$t_{SHGL}$	$V_{PP}$ Setup to $\overline{PROG}$ Low	10		$\mu\text{s}$
$t_{GHSL}^{(1)}$	$V_{PP}$ Hold after $\overline{PROG}$	10		$\mu\text{s}$
$t_{GLGH}$	$\overline{PROG}$ Width	1	110	$\mu\text{s}$
$t_{AVQV}$	Address to Data Valid		$48t_{CLCL}$	
$t_{ELQV}$	$\overline{ENABLE}$ Low to Data Valid		$48t_{CLCL}$	
$t_{EHQZ}$	Data Float after $\overline{ENABLE}$	0	$48t_{CLCL}$	
$t_{GHBL}$	$\overline{PROG}$ High to $\overline{BUSY}$ Low		1.0	$\mu\text{s}$
$t_{WC}$	Byte Write Cycle Time		2.0	ms

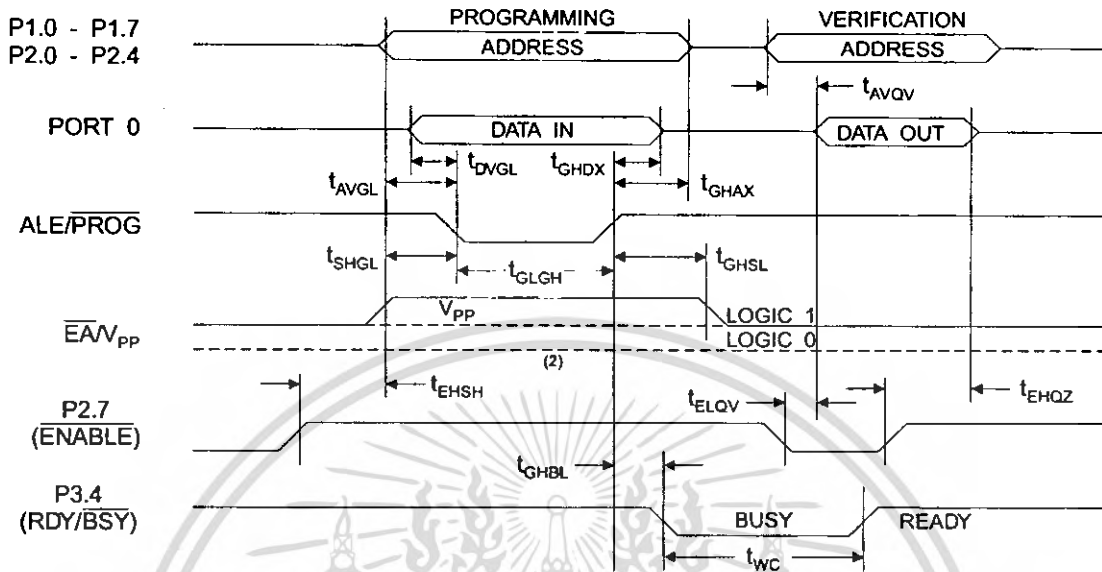
Note: 1. Only used in 12-volt programming mode.



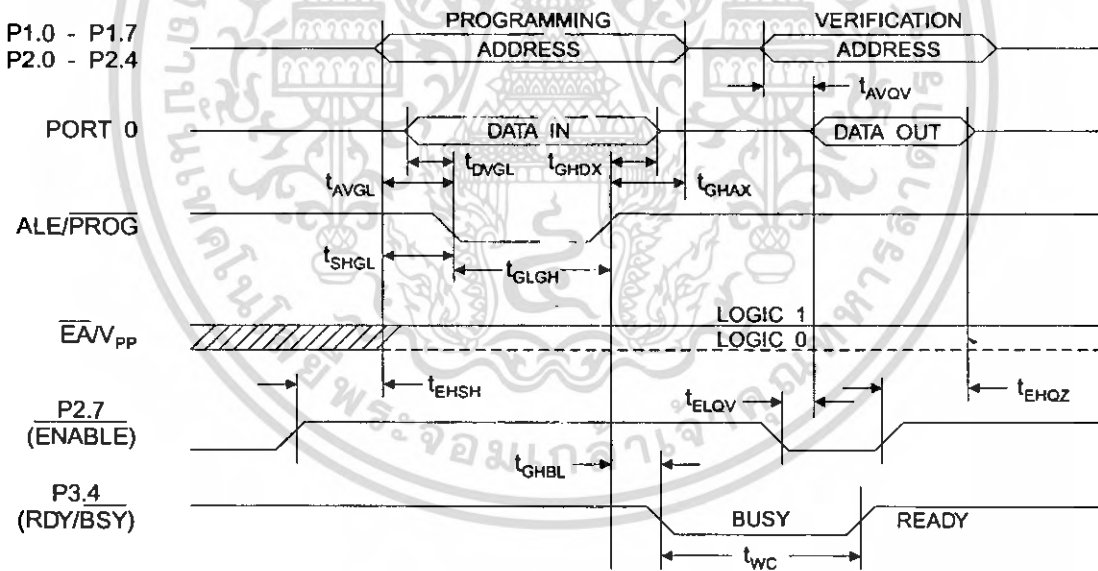
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



### Flash Programming and Verification Waveforms - High-voltage Mode ( $V_{PP}=12V$ )



### Flash Programming and Verification Waveforms - Low-voltage Mode ( $V_{PP}=5V$ )



## Absolute Maximum Ratings\*

Operating Temperature.....	-55°C to +125°C
Storage Temperature.....	-65°C to +150°C
Voltage on Any Pin with Respect to Ground.....	-1.0V to +7.0V
Maximum Operating Voltage.....	6.6V
DC Output Current.....	15.0 mA

\*NOTICE: Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress rating only and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

## DC Characteristics

The values shown in this table are valid for  $T_A = -40^\circ\text{C}$  to  $85^\circ\text{C}$  and  $V_{CC} = 5.0\text{V} \pm 20\%$ , unless otherwise noted.

Symbol	Parameter	Condition	Min	Max	Units
$V_{IL}$	Input Low-voltage	(Except $\overline{EA}$ )	-0.5	$0.2 V_{CC} - 0.1$	V
$V_{IL1}$	Input Low-voltage ( $\overline{EA}$ )		-0.5	$0.2 V_{CC} - 0.3$	V
$V_{IH}$	Input High-voltage	(Except XTAL1, RST)	$0.2 V_{CC} + 0.9$	$V_{CC} + 0.5$	V
$V_{IH1}$	Input High-voltage	(XTAL1, RST)	$0.7 V_{CC}$	$V_{CC} + 0.5$	V
$V_{OL}$	Output Low-voltage <sup>(1)</sup> (Ports 1,2,3)	$I_{OL} = 1.6 \text{ mA}$		0.45	V
$V_{OL1}$	Output Low-voltage <sup>(1)</sup> (Port 0, ALE, $\overline{PSEN}$ )	$I_{OL} = 3.2 \text{ mA}$		0.45	V
$V_{OH}$	Output High-voltage (Ports 1,2,3, ALE, $\overline{PSEN}$ )	$I_{OH} = -60 \mu\text{A}, V_{CC} = 5\text{V} \pm 10\%$	2.4		V
		$I_{OH} = -25 \mu\text{A}$	$0.75 V_{CC}$		V
		$I_{OH} = -10 \mu\text{A}$	$0.9 V_{CC}$		V
$V_{OH1}$	Output High-voltage (Port 0 in External Bus Mode)	$I_{OH} = -800 \mu\text{A}, V_{CC} = 5\text{V} \pm 10\%$	2.4		V
		$I_{OH} = -300 \mu\text{A}$	$0.75 V_{CC}$		V
		$I_{OH} = -80 \mu\text{A}$	$0.9 V_{CC}$		V
$I_{IL}$	Logical 0 Input Current (Ports 1,2,3)	$V_{IN} = 0.45\text{V}$		-50	$\mu\text{A}$
$I_{TL}$	Logical 1 to 0 Transition Current (Ports 1,2,3)	$V_{IN} = 2\text{V}, V_{CC} = 5\text{V} \pm 10\%$		-650	$\mu\text{A}$
$I_L$	Input Leakage Current (Port 0, $\overline{EA}$ )	$0.45 < V_{IN} < V_{CC}$		$\pm 10$	$\mu\text{A}$
RRST	Reset Pulldown Resistor		50	300	$\text{K}\Omega$
$C_{IO}$	Pin Capacitance	Test Freq. = 1 MHz, $T_A = 25^\circ\text{C}$		10	pF
$I_{CC}$	Power Supply Current	Active Mode, 12 MHz		25	mA
		Idle Mode, 12 MHz		6.5	mA
	Power-down Mode <sup>(1)</sup>	$V_{CC} = 6\text{V}$		100	$\mu\text{A}$
		$V_{CC} = 3\text{V}$		40	$\mu\text{A}$

- Notes: 1. Under steady state (non-transient) conditions,  $I_{OL}$  must be externally limited as follows:  
 Maximum  $I_{OL}$  per port pin: 10 mA  
 Maximum  $I_{OL}$  per 8-bit port:  
 Port 0: 26 mA      Ports 1, 2, 3: 15 mA  
 Maximum total  $I_{OL}$  for all output pins: 71 mA  
 If  $I_{OL}$  exceeds the test condition,  $V_{OL}$  may exceed the related specification. Pins are not guaranteed to sink current greater than the listed test conditions.
2. Minimum  $V_{CC}$  for Power-down is 2V.





## AC Characteristics

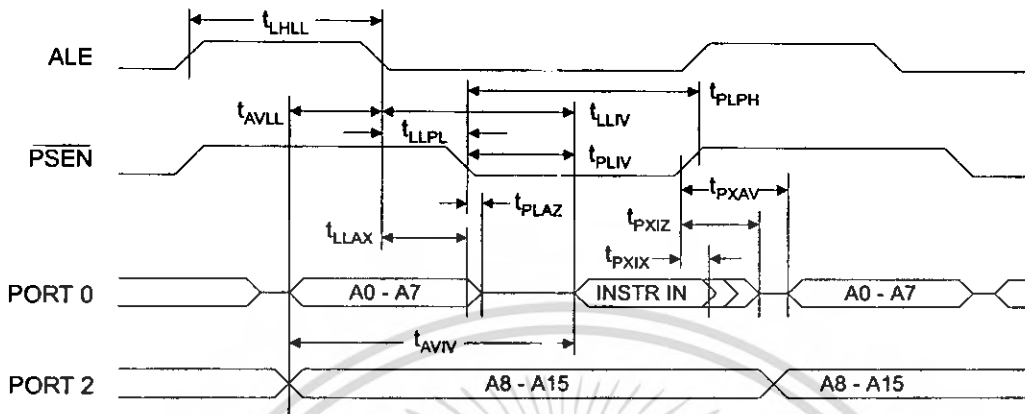
Under operating conditions, load capacitance for Port 0, ALE/ $\overline{\text{PROG}}$ , and  $\overline{\text{PSEN}}$  = 100 pF; load capacitance for all other outputs = 80 pF.

### External Program and Data Memory Characteristics

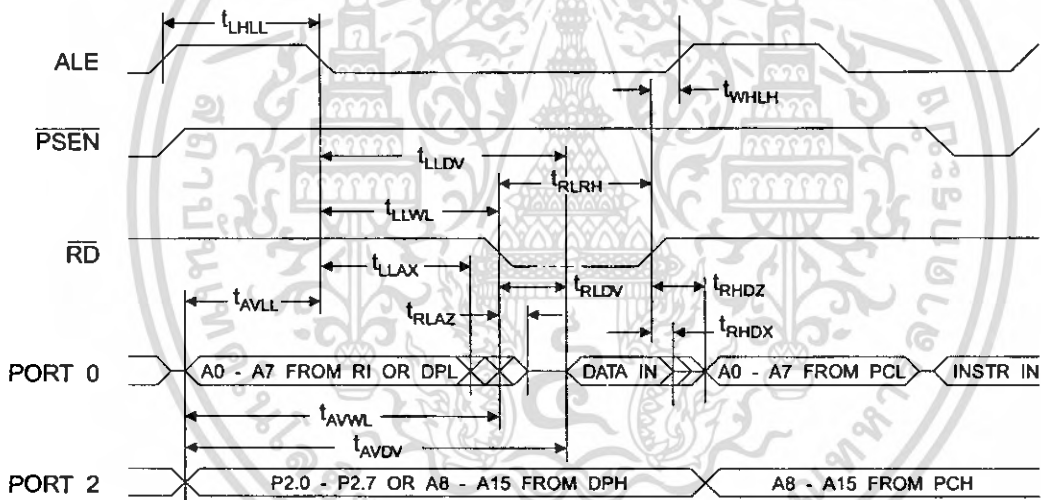
Symbol	Parameter	12 MHz Oscillator		Variable Oscillator		Units
		Min	Max	Min	Max	
$1/t_{\text{CLCL}}$	Oscillator Frequency			0	24	MHz
$t_{\text{LHL}}$	ALE Pulse Width	127		$2t_{\text{CLCL}}-40$		ns
$t_{\text{AVLL}}$	Address Valid to ALE Low	43		$t_{\text{CLCL}}-13$		ns
$t_{\text{LAX}}$	Address Hold After ALE Low	48		$t_{\text{CLCL}}-20$		ns
$t_{\text{LLIV}}$	ALE Low to Valid Instruction In		233		$4t_{\text{CLCL}}-65$	ns
$t_{\text{LLPL}}$	ALE Low to $\overline{\text{PSEN}}$ Low	43		$t_{\text{CLCL}}-13$		ns
$t_{\text{PLPH}}$	$\overline{\text{PSEN}}$ Pulse Width	205		$3t_{\text{CLCL}}-20$		ns
$t_{\text{PLIV}}$	$\overline{\text{PSEN}}$ Low to Valid Instruction In		145		$3t_{\text{CLCL}}-45$	ns
$t_{\text{PXIX}}$	Input Instruction Hold after $\overline{\text{PSEN}}$	0		0		ns
$t_{\text{PXIZ}}$	Input Instruction Float after $\overline{\text{PSEN}}$		59		$t_{\text{CLCL}}-10$	ns
$t_{\text{PXAV}}$	$\overline{\text{PSEN}}$ to Address Valid	75		$t_{\text{CLCL}}-8$		ns
$t_{\text{AVIV}}$	Address to Valid Instruction In		312		$5t_{\text{CLCL}}-55$	ns
$t_{\text{PLAZ}}$	$\overline{\text{PSEN}}$ Low to Address Float		10		10	ns
$t_{\text{RLRH}}$	$\overline{\text{RD}}$ Pulse Width	400		$6t_{\text{CLCL}}-100$		ns
$t_{\text{WLWH}}$	$\overline{\text{WR}}$ Pulse Width	400		$6t_{\text{CLCL}}-100$		ns
$t_{\text{RLDV}}$	$\overline{\text{RD}}$ Low to Valid Data In		252		$5t_{\text{CLCL}}-90$	ns
$t_{\text{RHDX}}$	Data Hold After $\overline{\text{RD}}$	0		0		ns
$t_{\text{RHDZ}}$	Data Float After $\overline{\text{RD}}$		97		$2t_{\text{CLCL}}-28$	ns
$t_{\text{LLDV}}$	ALE Low to Valid Data In		517		$8t_{\text{CLCL}}-150$	ns
$t_{\text{AVDV}}$	Address to Valid Data In		585		$9t_{\text{CLCL}}-165$	ns
$t_{\text{LLWL}}$	ALE Low to $\overline{\text{RD}}$ or $\overline{\text{WR}}$ Low	200	300	$3t_{\text{CLCL}}-50$	$3t_{\text{CLCL}}+50$	ns
$t_{\text{AVWL}}$	Address to $\overline{\text{RD}}$ or $\overline{\text{WR}}$ Low	203		$4t_{\text{CLCL}}-75$		ns
$t_{\text{QVWX}}$	Data Valid to $\overline{\text{WR}}$ Transition	23		$t_{\text{CLCL}}-20$		ns
$t_{\text{QVWH}}$	Data Valid to $\overline{\text{WR}}$ High	433		$7t_{\text{CLCL}}-120$		ns
$t_{\text{WHOX}}$	Data Hold After $\overline{\text{WR}}$	33		$t_{\text{CLCL}}-20$		ns
$t_{\text{RLAZ}}$	$\overline{\text{RD}}$ Low to Address Float		0		0	ns
$t_{\text{WHLH}}$	$\overline{\text{RD}}$ or $\overline{\text{WR}}$ High to ALE High	43	123	$t_{\text{CLCL}}-20$	$t_{\text{CLCL}}+25$	ns

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

External Program Memory Read Cycle

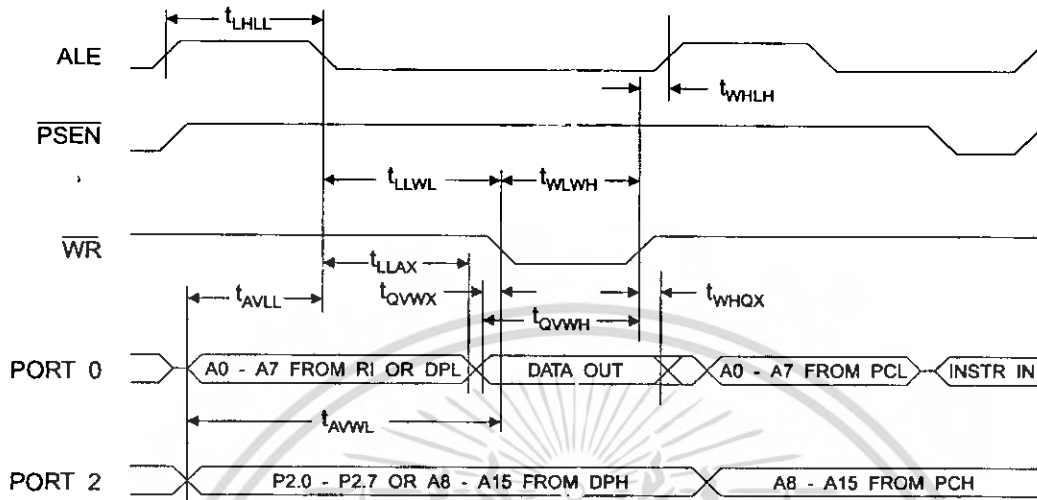


External Data Memory Read Cycle

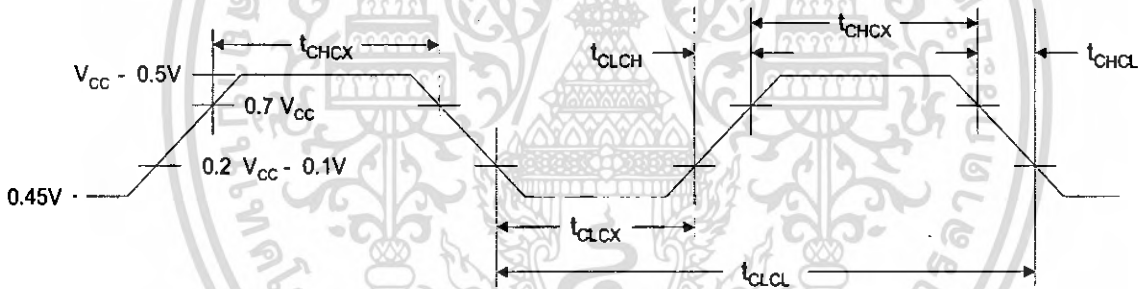


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### External Data Memory Write Cycle



### External Clock Drive Waveforms



### External Clock Drive

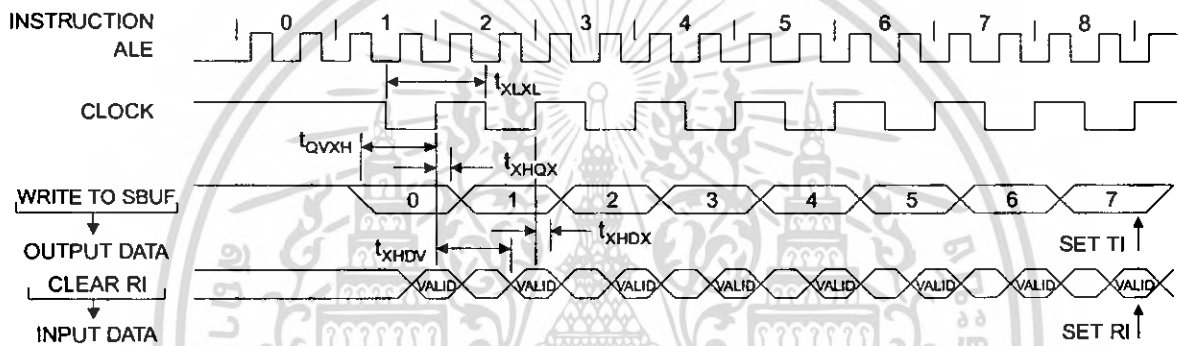
Symbol	Parameter	Min	Max	Units
$1/t_{CLCL}$	Oscillator Frequency	0	24	MHz
$t_{CLCL}$	Clock Period	41.6		ns
$t_{CHCX}$	High Time	15		ns
$t_{CLCX}$	Low Time	15		ns
$t_{CLCH}$	Rise Time		20	ns
$t_{CHCL}$	Fall Time		20	ns

## Serial Port Timing: Shift Register Mode Test Conditions

The values in this table are valid for  $V_{CC} = 5.0V \pm 20\%$  and Load Capacitance = 80 pF.

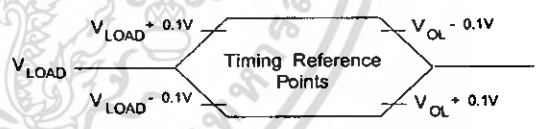
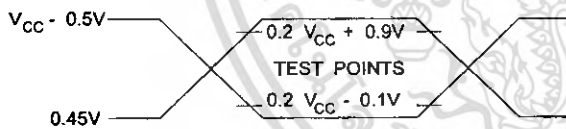
Symbol	Parameter	12 MHz Osc		Variable Oscillator		Units
		Min	Max	Min	Max	
$t_{XLXL}$	Serial Port Clock Cycle Time	1.0		$12t_{CLCL}$		$\mu s$
$t_{QVXH}$	Output Data Setup to Clock Rising Edge	700		$10t_{CLCL}-133$		ns
$t_{XHGX}$	Output Data Hold After Clock Rising Edge	50		$2t_{CLCL}-117$		ns
$t_{XHDX}$	Input Data Hold After Clock Rising Edge	0		0		ns
$t_{XHDX}$	Clock Rising Edge to Input Data Valid		700		$10t_{CLCL}-133$	ns

## Shift Register Mode Timing Waveforms



## AC Testing Input/Output Waveforms<sup>(1)</sup>

## Float Waveforms<sup>(1)</sup>



Note: 1. AC Inputs during testing are driven at  $V_{CC} - 0.5V$  for a logic 1 and  $0.45V$  for a logic 0. Timing measurements are made at  $V_{IH}$  min. for a logic 1 and  $V_{IL}$  max. for a logic 0.

Note: 1. For timing purposes, a port pin is no longer floating when a 100 mV change from load voltage occurs. A port pin begins to float when a 100 mV change from the loaded  $V_{OH}/V_{OL}$  level occurs.





## Ordering Information

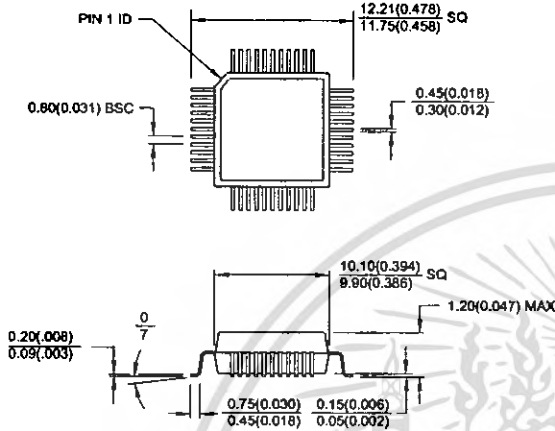
Speed (MHz)	Power Supply	Ordering Code	Package	Operation Range
12	5V ± 20%	AT89C52-12AC	44A	Commercial (0° C to 70° C)
		AT89C52-12JC	44J	
		AT89C52-12PC	40P6	
		AT89C52-12QC	44Q	
		AT89C52-12AI	44A	Industrial (-40° C to 85° C)
		AT89C52-12JI	44J	
		AT89C52-12PI	40P6	
		AT89C52-12QI	44Q	
16	5V ± 20%	AT89C52-16AC	44A	Commercial (0° C to 70° C)
		AT89C52-16JC	44J	
		AT89C52-16PC	40P6	
		AT89C52-16QC	44Q	
		AT89C52-16AI	44A	Industrial (-40° C to 85° C)
		AT89C52-16JI	44J	
		AT89C52-16PI	40P6	
		AT89C52-16QI	44Q	
20	5V ± 20%	AT89C52-20AC	44A	Commercial (0° C to 70° C)
		AT89C52-20JC	44J	
		AT89C52-20PC	40P6	
		AT89C52-20QC	44Q	
		AT89C52-20AI	44A	Industrial (-40° C to 85° C)
		AT89C52-20JI	44J	
		AT89C52-20PI	40P6	
		AT89C52-20QI	44Q	
24	5V ± 20%	AT89C52-24AC	44A	Commercial (0° C to 70° C)
		AT89C52-24JC	44J	
		AT89C52-24PC	40P6	
		AT89C52-24QC	44Q	
		AT89C52-24AI	44A	Industrial (-40° C to 85° C)
		AT89C52-24JI	44J	
		AT89C52-24PI	40P6	
		AT89C52-24QI	44Q	

Package Type	
44A	44-lead, Thin Plastic Gull Wing Quad Flatpack (TQFP)
44J	44-lead, Plastic J-leaded Chip Carrier (PLCC)
40P6	40-lead, 0.600" Wide, Plastic Dual Inline Package (PDIP)
44Q	44-lead, Plastic Gull Wing Quad Flatpack (PQFP)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

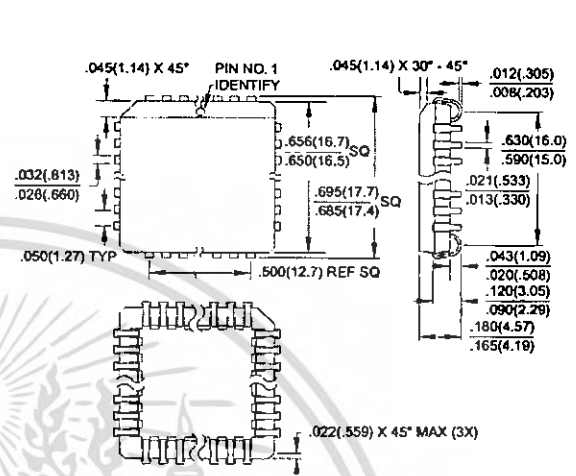
Packaging Information

**44A, 44-lead, Thin (1.0 mm) Plastic Gull Wing Quad Flatpack (TQFP)**  
 Dimensions in Millimeters and (Inches)\*  
 JEDEC STANDARD MS-026 ACB

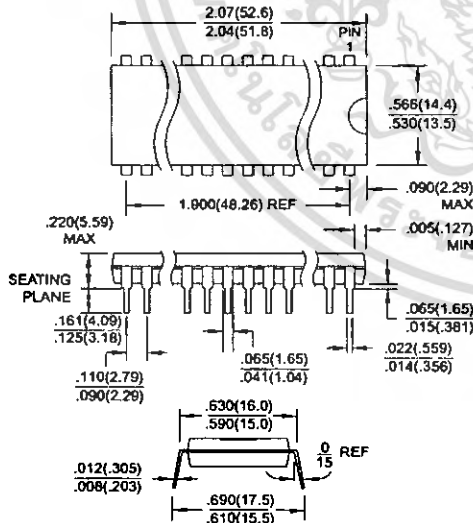


Controlling dimension: millimeters

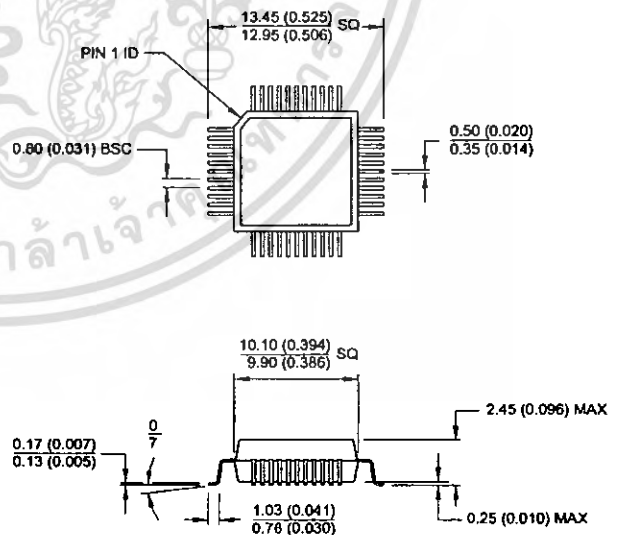
**44J, 44-lead, Plastic J-leaded Chip Carrier (PLCC)**  
 Dimensions in Inches and (Millimeters)



**40P6, 40-lead, 0.600" Wide, Plastic Dual Inline Package (PDIP)**  
 Dimensions in Inches and (Millimeters)



**44Q, 44-lead, Plastic Quad Flat Package (PQFP)**  
 Dimensions in Millimeters and (Inches)\*  
 JEDEC STANDARD MS-022 AB



Controlling dimension: millimeters



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



## Atmel Headquarters

### Corporate Headquarters

2325 Orchard Parkway  
San Jose, CA 95131  
TEL (408) 441-0311  
FAX (408) 487-2600

### Europe

Atmel U.K., Ltd.  
Coliseum Business Centre  
Riverside Way  
Camberley, Surrey GU15 3YL  
England  
TEL (44) 1276-686-677  
FAX (44) 1276-686-697

### Asia

Atmel Asia, Ltd.  
Room 1219  
Chinachem Golden Plaza  
77 Mody Road Tsimhatsui  
East Kowloon  
Hong Kong  
TEL (852) 2721-9778  
FAX (852) 2722-1369

### Japan

Atmel Japan K.K.  
9F, Tonetsu Shinkawa Bldg.  
1-24-8 Shinkawa  
Chuo-ku, Tokyo 104-0033  
Japan  
TEL (81) 3-3523-3551  
FAX (81) 3-3523-7581

## Atmel Operations

### Atmel Colorado Springs

1150 E. Cheyenne Mtn. Blvd.  
Colorado Springs, CO 80906  
TEL (719) 576-3300  
FAX (719) 540-1759

### Atmel Rousset

Zone Industrielle  
13106 Rousset Cedex  
France  
TEL (33) 4-4253-6000  
FAX (33) 4-4253-6001

### Fax-on-Demand

North America:  
1-(800) 292-8635  
International:  
1-(408) 441-0732

*e-mail*  
literature@atmel.com

*Web Site*  
<http://www.atmel.com>

*BBS*  
1-(408) 436-4309

© Atmel Corporation 1999.

Atmel Corporation makes no warranty for the use of its products, other than those expressly contained in the Company's standard warranty which is detailed in Atmel's Terms and Conditions located on the Company's web site. The Company assumes no responsibility for any errors which may appear in this document, reserves the right to change devices or specifications detailed herein at any time without notice, and does not make any commitment to update the information contained herein. No licenses to patents or other intellectual property of Atmel are granted by the Company in connection with the sale of Atmel products, expressly or by implication. Atmel's products are not authorized for use as critical components in life support devices or systems.

Marks bearing ® and/or ™ are registered trademarks and trademarks of Atmel Corporation.

Terms and product names in this document may be trademarks of others.

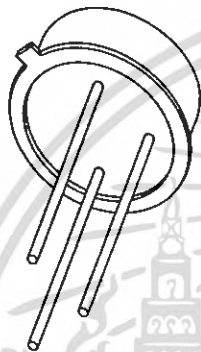


Printed on recycled paper.

0313H-02/00/xM

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# DATA SHEET



## 2N2222; 2N2222A NPN switching transistors

Product specification  
Supersedes data of September 1994  
File under Discrete Semiconductors, SC04

1997 May 29

## NPN switching transistors

## 2N2222; 2N2222A

## FEATURES

- High current (max. 800 mA)
- Low voltage (max. 40 V).

## APPLICATIONS

- Linear amplification and switching.

## DESCRIPTION

NPN switching transistor in a TO-18 metal package.  
PNP complement: 2N2907A.

## PINNING

PIN	DESCRIPTION
1	emitter
2	base
3	collector, connected to case

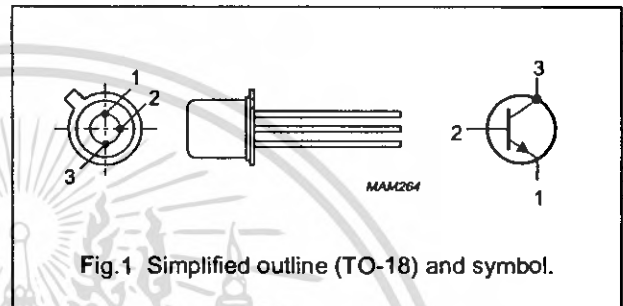


Fig. 1 Simplified outline (TO-18) and symbol.

## QUICK REFERENCE DATA

SYMBOL	PARAMETER	CONDITIONS	MIN.	MAX.	UNIT
$V_{CB0}$	collector-base voltage	open emitter	–	60	V
	2N2222		–	75	V
$V_{CE0}$	collector-emitter voltage	open base	–	30	V
	2N2222A		–	40	V
$I_C$	collector current (DC)		–	800	mA
$P_{tot}$	total power dissipation	$T_{amb} \leq 25\text{ }^\circ\text{C}$	–	500	mW
$h_{FE}$	DC current gain	$I_C = 10\text{ mA}; V_{CE} = 10\text{ V}$	75	–	
$f_T$	transition frequency	$I_C = 20\text{ mA}; V_{CE} = 20\text{ V}; f = 100\text{ MHz}$	250	–	MHz
	2N2222A		300	–	MHz
$t_{off}$	turn-off time	$I_{Con} = 150\text{ mA}; I_{Bon} = 15\text{ mA}; I_{Boff} = -15\text{ mA}$	–	250	ns

## NPN switching transistors

2N2222; 2N2222A

## LIMITING VALUES

In accordance with the Absolute Maximum Rating System (IEC 134).

SYMBOL	PARAMETER	CONDITIONS	MIN.	MAX.	UNIT
V <sub>CB0</sub>	collector-base voltage	open emitter	-	60	V
	2N2222			75	V
V <sub>CEO</sub>	collector-emitter voltage	open base	-	30	V
	2N2222A			40	V
V <sub>EBO</sub>	emitter-base voltage	open collector	-	5	V
	2N2222A			6	V
I <sub>C</sub>	collector current (DC)		-	800	mA
I <sub>CM</sub>	peak collector current		-	800	mA
I <sub>BM</sub>	peak base current		-	200	mA
P <sub>Tot</sub>	total power dissipation	T <sub>amb</sub> ≤ 25 °C	-	500	mW
		T <sub>case</sub> ≤ 25 °C	-	1.2	W
T <sub>stg</sub>	storage temperature		-65	+150	°C
T <sub>J</sub>	junction temperature		-	200	°C
T <sub>amb</sub>	operating ambient temperature		-65	+150	°C

## THERMAL CHARACTERISTICS

SYMBOL	PARAMETER	CONDITIONS	VALUE	UNIT
R <sub>th(j-a)</sub>	thermal resistance from junction to ambient	in free air	350	K/W
R <sub>th(j-c)</sub>	thermal resistance from junction to case		146	K/W

## NPN switching transistors

## 2N2222; 2N2222A

## CHARACTERISTICS

$T_j = 25\text{ }^\circ\text{C}$  unless otherwise specified.

SYMBOL	PARAMETER	CONDITIONS	MIN.	MAX.	UNIT
$I_{CBO}$	collector cut-off current 2N2222	$I_E = 0; V_{CB} = 50\text{ V}$	–	10	nA
		$I_E = 0; V_{CB} = 50\text{ V}; T_{amb} = 150\text{ }^\circ\text{C}$	–	10	$\mu\text{A}$
$I_{CBO}$	collector cut-off current 2N2222A	$I_E = 0; V_{CB} = 60\text{ V}$	–	10	nA
		$I_E = 0; V_{CB} = 60\text{ V}; T_{amb} = 150\text{ }^\circ\text{C}$	–	10	$\mu\text{A}$
$I_{EBO}$	emitter cut-off current	$I_C = 0; V_{EB} = 3\text{ V}$	–	10	nA
$h_{FE}$	DC current gain	$I_C = 0.1\text{ mA}; V_{CE} = 10\text{ V}$	35	–	
		$I_C = 1\text{ mA}; V_{CE} = 10\text{ V}$	50	–	
		$I_C = 10\text{ mA}; V_{CE} = 10\text{ V}$	75	–	
		$I_C = 150\text{ mA}; V_{CE} = 1\text{ V}; \text{note 1}$	50	–	
		$I_C = 150\text{ mA}; V_{CE} = 10\text{ V}; \text{note 1}$	100	300	
$h_{FE}$	DC current gain 2N2222A	$I_C = 10\text{ mA}; V_{CE} = 10\text{ V}; T_{amb} = -55\text{ }^\circ\text{C}$	35	–	
$h_{FE}$	DC current gain 2N2222 2N2222A	$I_C = 500\text{ mA}; V_{CE} = 10\text{ V}; \text{note 1}$	30	–	
			40	–	
$V_{CEsat}$	collector-emitter saturation voltage 2N2222	$I_C = 150\text{ mA}; I_B = 15\text{ mA}; \text{note 1}$	–	400	mV
		$I_C = 500\text{ mA}; I_B = 50\text{ mA}; \text{note 1}$	–	1.6	V
$V_{CEsat}$	collector-emitter saturation voltage 2N2222A	$I_C = 150\text{ mA}; I_B = 15\text{ mA}; \text{note 1}$	–	300	mV
		$I_C = 500\text{ mA}; I_B = 50\text{ mA}; \text{note 1}$	–	1	V
$V_{BEsat}$	base-emitter saturation voltage 2N2222	$I_C = 150\text{ mA}; I_B = 15\text{ mA}; \text{note 1}$	–	1.3	V
		$I_C = 500\text{ mA}; I_B = 50\text{ mA}; \text{note 1}$	–	2.6	V
$V_{BEsat}$	base-emitter saturation voltage 2N2222A	$I_C = 150\text{ mA}; I_B = 15\text{ mA}; \text{note 1}$	0.6	1.2	V
		$I_C = 500\text{ mA}; I_B = 50\text{ mA}; \text{note 1}$	–	2	V
$C_c$	collector capacitance	$I_E = I_E = 0; V_{CB} = 10\text{ V}; f = 1\text{ MHz}$	–	8	pF
$C_e$	emitter capacitance 2N2222A	$I_C = I_C = 0; V_{EB} = 500\text{ mV}; f = 1\text{ MHz}$	–	25	pF
$f_T$	transition frequency 2N2222 2N2222A	$I_C = 20\text{ mA}; V_{CE} = 20\text{ V}; f = 100\text{ MHz}$	250	–	MHz
			300	–	MHz
F	noise figure 2N2222A	$I_C = 200\text{ }\mu\text{A}; V_{CE} = 5\text{ V}; R_S = 2\text{ k}\Omega;$ $f = 1\text{ kHz}; B = 200\text{ Hz}$	–	4	dB

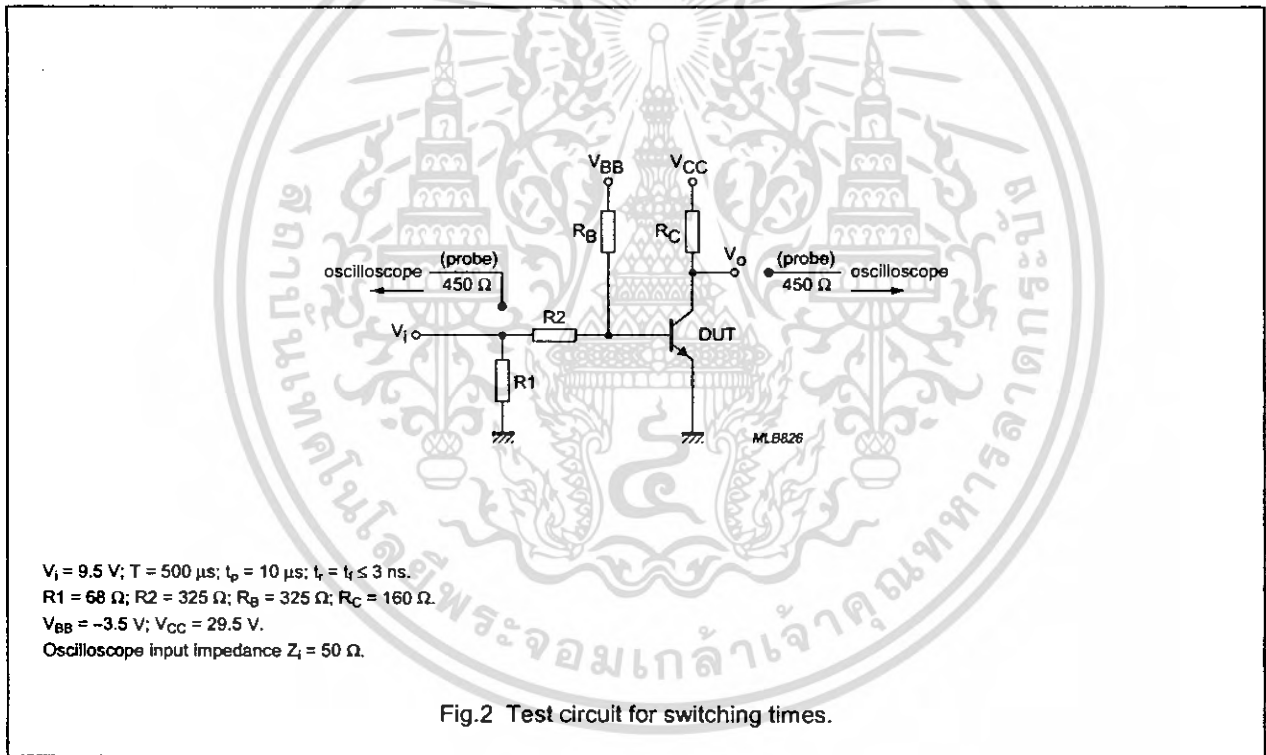
NPN switching transistors

2N2222; 2N2222A

SYMBOL	PARAMETER	CONDITIONS	MIN.	MAX.	UNIT
<b>Switching times (between 10% and 90% levels); see Fig.2</b>					
$t_{on}$	turn-on time	$I_{Con} = 150 \text{ mA}; I_{Bon} = 15 \text{ mA}; I_{Boff} = -15 \text{ mA}$	-	35	ns
$t_d$	delay time		-	10	ns
$t_r$	rise time		-	25	ns
$t_{off}$	turn-off time		-	250	ns
$t_s$	storage time		-	200	ns
$t_f$	fall time		-	60	ns

Note

1. Pulse test:  $t_p \leq 300 \mu\text{s}; \delta \leq 0.02$ .



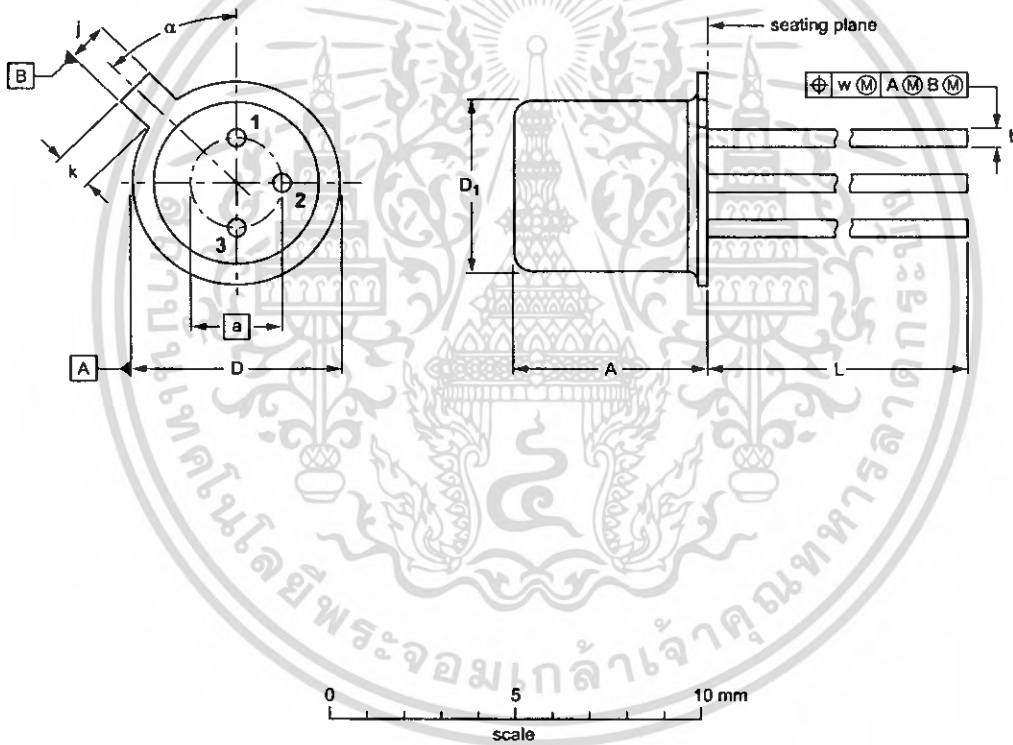
NPN switching transistors

2N2222; 2N2222A

PACKAGE OUTLINE

Metal-can cylindrical single-ended package; 3 leads

SOT18/13



DIMENSIONS (millimetre dimensions are derived from the original Inch dimensions)

UNIT	A	a	b	D	D <sub>1</sub>	j	k	L	w	α
mm	5.31 4.74	2.54	0.47 0.41	5.45 5.30	4.70 4.55	1.03 0.94	1.1 0.9	15.0 12.7	0.40	45°

OUTLINE VERSION	REFERENCES			EUROPEAN PROJECTION	ISSUE DATE
	IEC	JEDEC	EIAJ		
SOT18/13	B11/C7 type 3	TO-18			97-04-18

## NPN switching transistors

2N2222; 2N2222A

## DEFINITIONS

<b>Data sheet status</b>	
Objective specification	This data sheet contains target or goal specifications for product development.
Preliminary specification	This data sheet contains preliminary data; supplementary data may be published later.
Product specification	This data sheet contains final product specifications.
<b>Limiting values</b>	
Limiting values given are in accordance with the Absolute Maximum Rating System (IEC 134). Stress above one or more of the limiting values may cause permanent damage to the device. These are stress ratings only and operation of the device at these or at any other conditions above those given in the Characteristics sections of the specification is not implied. Exposure to limiting values for extended periods may affect device reliability.	
<b>Application information</b>	
Where application information is given, it is advisory and does not form part of the specification.	

## LIFE SUPPORT APPLICATIONS

These products are not designed for use in life support appliances, devices, or systems where malfunction of these products can reasonably be expected to result in personal injury. Philips customers using or selling these products for use in such applications do so at their own risk and agree to fully indemnify Philips for any damages resulting from such improper use or sale.

# Philips Semiconductors – a worldwide company

**Argentina:** see South America

**Australia:** 34 Waterloo Road, NORTH RYDE, NSW 2113,  
Tel. +61 2 9805 4455, Fax. +61 2 9805 4466

**Austria:** Computerstr. 6, A-1101 WIEN, P.O. Box 213,  
Tel. +43 1 60 101, Fax. +43 1 60 101 1210

**Belarus:** Hotel Minsk Business Center, Bld. 3, r. 1211, Volodarski Str. 6,  
220050 MINSK, Tel. +375 172 200 733, Fax. +375 172 200 773

**Belgium:** see The Netherlands

**Brazil:** see South America

**Bulgaria:** Philips Bulgaria Ltd., Energoproject, 15th floor,  
51 James Bourchier Blvd., 1407 SOFIA,  
Tel. +359 2 689 211, Fax. +359 2 689 102

**Canada:** PHILIPS SEMICONDUCTORS/COMPONENTS,  
Tel. +1 800 234 7381

**China/Hong Kong:** 501 Hong Kong Industrial Technology Centre,  
72 Tat Chee Avenue, Kowloon Tong, HONG KONG,  
Tel. +852 2319 7888, Fax. +852 2319 7700

**Colombia:** see South America

**Czech Republic:** see Austria

**Denmark:** Prags Boulevard 80, PB 1919, DK-2300 COPENHAGEN S,  
Tel. +45 32 88 2636, Fax. +45 31 57 0044

**Finland:** Sinkkialontie 3, FIN-02630 ESPOO,  
Tel. +358 9 615800, Fax. +358 9 61580920

**France:** 4 Rue du Port-aux-Vins, BP317, 92156 SURESNES Cedex,  
Tel. +33 1 40 99 6161, Fax. +33 1 40 99 6427

**Germany:** Hammerbrookstraße 69, D-20097 HAMBURG,  
Tel. +49 40 23 53 60, Fax. +49 40 23 536 300

**Greece:** No. 15, 25th March Street, GR 17778 TAVROS/ATHENS,  
Tel. +30 1 4894 339/239, Fax. +30 1 4814 240

**Hungary:** see Austria

**India:** Philips INDIA Ltd, Shivsagar Estate, A Block, Dr. Annie Besant Rd.  
Worli, MUMBAI 400 018, Tel. +91 22 4938 541, Fax. +91 22 4938 722

**Indonesia:** see Singapore

**Ireland:** Newstead, Clonskeagh, DUBLIN 14,  
Tel. +353 1 7640 000, Fax. +353 1 7640 200

**Israel:** RAPAC Electronics, 7 Kehilat Saloniki St, PO Box 18053,  
TEL AVIV 61180, Tel. +972 3 645 0444, Fax. +972 3 649 1007

**Italy:** PHILIPS SEMICONDUCTORS, Piazza IV Novembre 3,  
20124 MILANO, Tel. +39 2 6752 2531, Fax. +39 2 6752 2557

**Japan:** Philips Bldg 13-37, Kohnan 2-chome, Minato-ku, TOKYO 108,  
Tel. +81 3 3740 5130, Fax. +81 3 3740 5077

**Korea:** Philips House, 260-199 Itaewon-dong, Yongsan-ku, SEOUL,  
Tel. +82 2 709 1412, Fax. +82 2 709 1415

**Malaysia:** No. 76 Jalan Universiti, 46200 PETALING JAYA, SELANGOR,  
Tel. +60 3 750 5214, Fax. +60 3 757 4880

**Mexico:** 5900 Gateway East, Suite 200, EL PASO, TEXAS 79905,  
Tel. +9-5 800 234 7381

**Middle East:** see Italy

**Netherlands:** Postbus 90050, 5600 PB EINDHOVEN, Bldg. VB,  
Tel. +31 40 27 82785, Fax. +31 40 27 88399

**New Zealand:** 2 Wagener Place, C.P.O. Box 1041, AUCKLAND,  
Tel. +64 9 849 4160, Fax. +64 9 849 7811

**Norway:** Box 1, Manglerud 0612, OSLO,  
Tel. +47 22 74 8000, Fax. +47 22 74 8341

**Philippines:** Philips Semiconductors Philippines Inc.,  
106 Valero St. Salcedo Village, P.O. Box 2108 MCC, MAKATI,  
Metro MANILA, Tel. +63 2 816 6380, Fax. +63 2 817 3474

**Poland:** Ul. Lukiska 10, PL 04-123 WARSZAWA,  
Tel. +48 22 612 2831, Fax. +48 22 612 2327

**Portugal:** see Spain

**Romania:** see Italy

**Russia:** Philips Russia, Ul. Usatcheva 35A, 119048 MOSCOW,  
Tel. +7 095 755 6918, Fax. +7 095 755 6919

**Singapore:** Lorong 1, Toa Payoh, SINGAPORE 1231,  
Tel. +65 350 2538, Fax. +65 251 6500

**Slovakia:** see Austria

**Slovenia:** see Italy

**South Africa:** S.A. PHILIPS Pty Ltd., 195-215 Main Road Martindale,  
2092 JOHANNESBURG, P.O. Box 7430 Johannesburg 2000,  
Tel. +27 11 470 5911, Fax. +27 11 470 5494

**South America:** Rua do Rocio 220, 5th floor, Suite 51,  
04552-903 São Paulo, SÃO PAULO - SP, Brazil,  
Tel. +55 11 821 2333, Fax. +55 11 829 1849

**Spain:** Balmes 22, 08007 BARCELONA,  
Tel. +34 3 301 6312, Fax. +34 3 301 4107

**Sweden:** Kottbygatan 7, Akalla, S-16485 STOCKHOLM,  
Tel. +46 8 632 2000, Fax. +46 8 632 2745

**Switzerland:** Allmendstrasse 140, CH-8027 ZÜRICH,  
Tel. +41 1 488 2686, Fax. +41 1 481 7730

**Taiwan:** Philips Semiconductors, 6F, No. 96, Chien Kuo N. Rd., Sec. 1,  
TAIPEI, Taiwan Tel. +886 2 2134 2865, Fax. +886 2 2134 2874

**Thailand:** PHILIPS ELECTRONICS (THAILAND) Ltd.,  
209/2 Sanpavuth-Bangna Road Prakanong, BANGKOK 10260,  
Tel. +66 2 745 4090, Fax. +66 2 398 0793

**Turkey:** Talatpasa Cad. No. 5, 80640 GÜLTEPE/ISTANBUL,  
Tel. +90 212 279 2770, Fax. +90 212 282 6707

**Ukraine:** PHILIPS UKRAINE, 4 Patrice Lumumba str., Building B, Floor 7,  
252042 KIEV, Tel. +380 44 264 2776, Fax. +380 44 268 0461

**United Kingdom:** Philips Semiconductors Ltd., 276 Bath Road, Hayes,  
MIDDLESEX UB3 5BX, Tel. +44 181 730 5000, Fax. +44 181 754 8421

**United States:** 811 East Arques Avenue, SUNNYVALE, CA 94088-3409,  
Tel. +1 800 234 7381

**Uruguay:** see South America

**Vietnam:** see Singapore

**Yugoslavia:** PHILIPS, Trg N. Pasica 5/v, 11000 BEOGRAD,  
Tel. +381 11 625 344, Fax. +381 11 635 777

For all other countries apply to: Philips Semiconductors, Marketing & Sales Communications,  
Building BE-p, P.O. Box 218, 5600 MD EINDHOVEN, The Netherlands, Fax. +31 40 27 24825

Internet: <http://www.semiconductors.philips.com>

© Philips Electronics N.V. 1997

SCA54

All rights are reserved. Reproduction in whole or in part is prohibited without the prior written consent of the copyright owner.

The information presented in this document does not form part of any quotation or contract, is believed to be accurate and reliable and may be changed without notice. No liability will be accepted by the publisher for any consequence of its use. Publication thereof does not convey nor imply any license under patent- or other industrial or intellectual property rights.

Printed in The Netherlands

117047/00/02/pp8

Date of release: 1997 May 29

Document order number: 9397 750 02161

*Let's make things better.*

Philips  
Semiconductors

นี่เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น กรุณาอย่าให้  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมีให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงชื่อของเอกสารทุกครั้งที่มีกรณีใช้



PHILIPS

# DATA SHEET

For a complete data sheet, please also download:

- The IC06 74HC/HCT/HCU/HCMOS Logic Family Specifications
- The IC06 74HC/HCT/HCU/HCMOS Logic Package Information
- The IC06 74HC/HCT/HCU/HCMOS Logic Package Outlines

## 74HC/HCT02 Quad 2-input NOR gate

Product specification  
File under Integrated Circuits, IC06

December 1990

Philips  
Semiconductors



# PHILIPS

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## Quad 2-input NOR gate

## 74HC/HCT02

## FEATURES

- Output capability: standard
- $I_{CC}$  category: SSI

## GENERAL DESCRIPTION

The 74HC/HCT02 are high-speed Si-gate CMOS devices and are pin compatible with low power Schottky TTL (LSTTL). They are specified in compliance with JEDEC standard no. 7A. The 74HC/HCT02 provide the 2-input NOR function.

## QUICK REFERENCE DATA

GND = 0 V;  $T_{amb} = 25\text{ }^{\circ}\text{C}$ ;  $t_r = t_f = 6\text{ ns}$

SYMBOL	PARAMETER	CONDITIONS	TYPICAL		UNIT
			HC	HCT	
$t_{PHL}/t_{PLH}$	propagation delay nA, nB to nY	$C_L = 15\text{ pF}$ ; $V_{CC} = 5\text{ V}$	7	9	ns
$C_I$	input capacitance		3.5	3.5	pF
$C_{PD}$	power dissipation capacitance per gate	notes 1 and 2	22	24	pF

## Notes

1.  $C_{PD}$  is used to determine the dynamic power dissipation ( $P_D$  in  $\mu\text{W}$ ):

$$P_D = C_{PD} \times V_{CC}^2 \times f_i + \sum (C_L \times V_{CC}^2 \times f_o) \text{ where:}$$

$f_i$  = input frequency in MHz

$f_o$  = output frequency in MHz

$C_L$  = output load capacitance in pF

$V_{CC}$  = supply voltage in V

$\sum (C_L \times V_{CC}^2 \times f_o)$  = sum of outputs

2. For HC the condition is  $V_i = \text{GND to } V_{CC}$   
For HCT the condition is  $V_i = \text{GND to } V_{CC} - 1.5\text{ V}$

## ORDERING INFORMATION

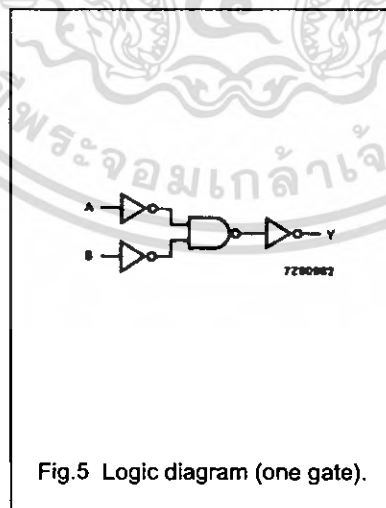
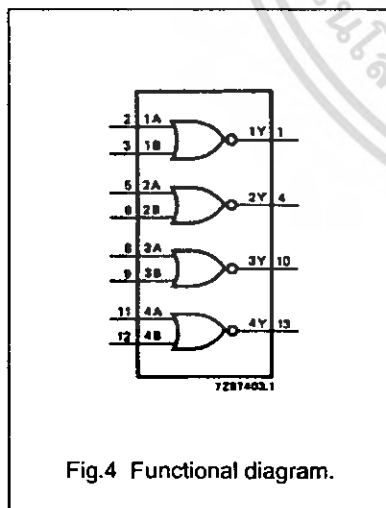
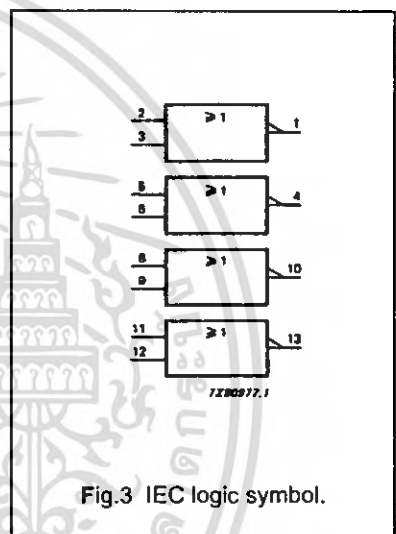
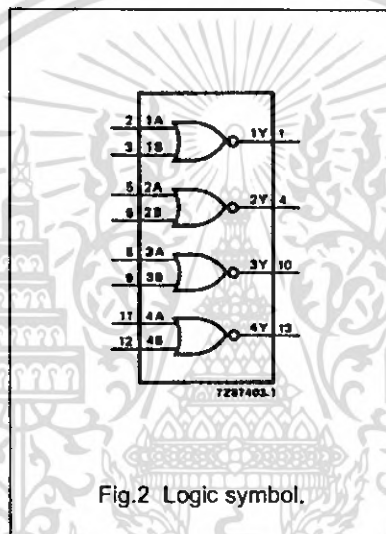
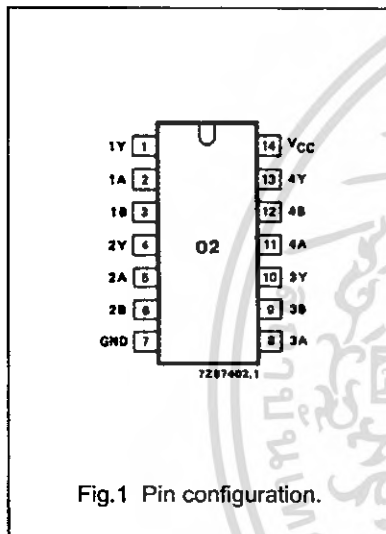
See "74HC/HCT/HCU/HCMOS Logic Package Information".

Quad 2-input NOR gate

74HC/HCT02

PIN DESCRIPTION

PIN NO.	SYMBOL	NAME AND FUNCTION
1, 4, 10, 13	1Y to 4Y	data outputs
2, 5, 8, 11	1A to 4A	data inputs
3, 6, 9, 12	1B to 4B	data inputs
7	GND	ground (0 V)
14	V <sub>CC</sub>	positive supply voltage



FUNCTION TABLE

INPUTS		OUTPUT
nA	nB	nY
L	L	H
L	H	L
H	L	L
H	H	L

Notes

1. H = HIGH voltage level  
L = LOW voltage level

## Quad 2-input NOR gate

## 74HC/HCT02

## DC CHARACTERISTICS FOR 74HC

For the DC characteristics see "74HC/HCT/HCU/HCMOS Logic Family Specifications".

Output capability: standard

I<sub>CC</sub> category: SSI

## AC CHARACTERISTICS FOR 74HC

GND = 0 V; t<sub>r</sub> = t<sub>f</sub> = 6 ns; C<sub>L</sub> = 50 pF

SYMBOL	PARAMETER	T <sub>amb</sub> (°C)						UNIT	TEST CONDITIONS		
		74HC							V <sub>CC</sub> (V)	WAVEFORMS	
		+25			-40 to +85		-40 to +125				
		min.	typ.	max.	min.	max.	min.				max.
t <sub>PHL</sub> / t <sub>PLH</sub>	propagation delay nA, nB to nY		25 9 7	90 18 15		115 23 20		135 27 23	ns	2.0 4.5 6.0	Fig.6
t <sub>THL</sub> / t <sub>TLH</sub>	output transition time		19 7 6	75 15 13		95 19 16		110 22 19	ns	2.0 4.5 6.0	Fig.6

Quad 2-input NOR gate

74HC/HCT02

DC CHARACTERISTICS FOR 74HCT

For the DC characteristics see "74HC/HCT/HCU/HCMOS Logic Family Specifications".

Output capability: standard

I<sub>CC</sub> category: SSI

Notes to HCT types

The value of additional quiescent supply current ( $\Delta I_{CC}$ ) for a unit load of 1 is given in the family specifications. To determine  $\Delta I_{CC}$  per input, multiply this value by the unit load coefficient shown in the table below.

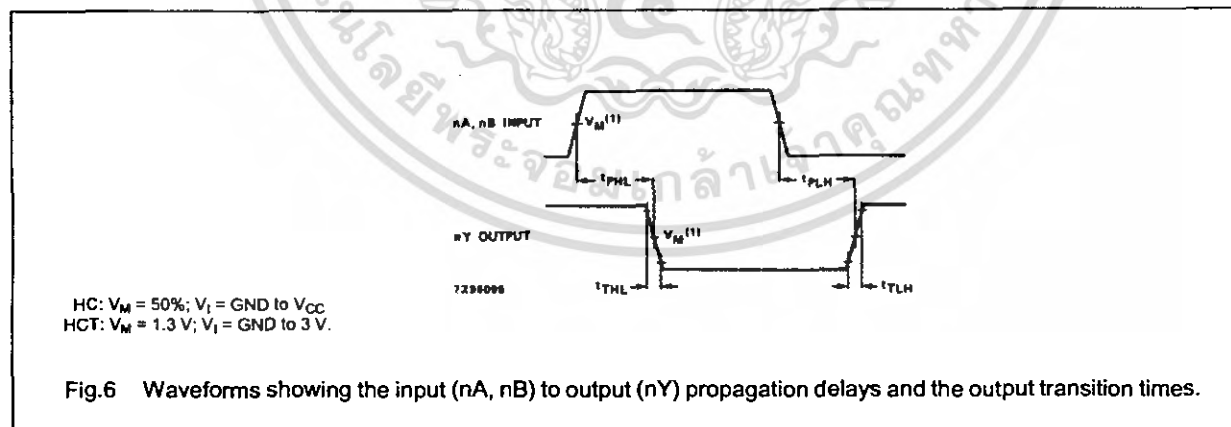
INPUT	UNIT LOAD COEFFICIENT
nA, nB	1.50

AC CHARACTERISTICS FOR 74HCT

GND = 0 V; t<sub>r</sub> = t<sub>f</sub> = 6 ns; C<sub>L</sub> = 50 pF

SYMBOL	PARAMETER	T <sub>amb</sub> (°C)						UNIT	TEST CONDITIONS		
		74HCT							V <sub>CC</sub> (V)	WAVEFORMS	
		+25			-40 to +85		-40 to +125				
		min.	typ.	max.	min.	max.	min.				max.
t <sub>PHL</sub> / t <sub>PLH</sub>	propagation delay nA, nB to nY		11	19		24		29	ns	4.5	Fig.6
t <sub>THL</sub> / t <sub>TLH</sub>	output transition time		7	15		19		22	ns	4.5	Fig.6

AC WAVEFORMS



PACKAGE OUTLINES

See "74HC/HCT/HCU/HCMOS Logic Package Outlines".

## LM158/LM258/LM358/LM2904 Low Power Dual Operational Amplifiers

### General Description

The LM158 series consists of two independent, high gain, internally frequency compensated operational amplifiers which were designed specifically to operate from a single power supply over a wide range of voltages. Operation from split power supplies is also possible and the low power supply current drain is independent of the magnitude of the power supply voltage.

Application areas include transducer amplifiers, dc gain blocks and all the conventional op amp circuits which now can be more easily implemented in single power supply systems. For example, the LM158 series can be directly operated off of the standard +5V power supply voltage which is used in digital systems and will easily provide the required interface electronics without requiring the additional  $\pm 15V$  power supplies.

### Unique Characteristics

- In the linear mode the input common-mode voltage range includes ground and the output voltage can also swing to ground, even though operated from only a single power supply voltage.
- The unity gain cross frequency is temperature compensated.
- The input bias current is also temperature compensated.

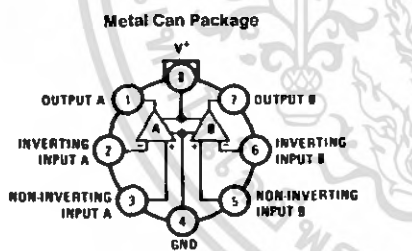
### Advantages

- Two internally compensated op amps in a single package
- Eliminates need for dual supplies
- Allows directly sensing near GND and  $V_{OUT}$  also goes to GND
- Compatible with all forms of logic
- Power drain suitable for battery operation
- Pin-out same as LM1558/LM1458 dual operational amplifier

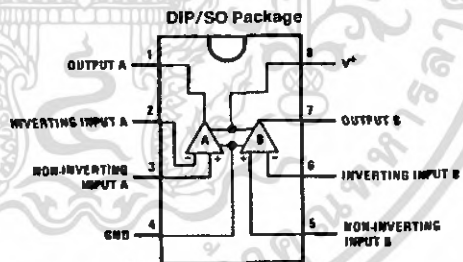
### Features

- Internally frequency compensated for unity gain
- Large dc voltage gain 100 dB
- Wide bandwidth (unity gain) 1 MHz (temperature compensated)
- Wide power supply range:
  - Single supply 3V to 32V
  - or dual supplies  $\pm 1.5V$  to  $\pm 16V$
- Very low supply current drain (500  $\mu A$ )—essentially independent of supply voltage
- Low input offset voltage 2 mV
- Input common-mode voltage range includes ground
- Differential input voltage range equal to the power supply voltage
- Large output voltage swing 0V to  $V^+ - 1.5V$

### Connection Diagrams (Top Views)



Order Number LM158AH, LM158AJ/883\*, LM158H, LM158H/883\*, LM258H or LM358H  
See NS Package Number H08C



Order Number LM158J, LM158J/883\*, LM158AJ or LM158AJ/883\*  
See NS Package Number J08A  
Order Number LM358M, LM358AM or LM2904M  
See NS Package Number M08A  
Order Number LM358AN, LM358N or LM2904N  
See NS Package Number N08E

\*LM158 is available per SMD #5962-8771001  
LM158A is available per SMD #5962-8771002

## Absolute Maximum Ratings

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications. (Note 9)

	LM158/LM258/LM358 LM158A/LM258A/LM358A	LM2904	LM158/LM258/LM358 LM158A/LM258A/LM358A	LM2904	LM158/LM258/LM358 LM158A/LM258A/LM358A
Supply Voltage, V+	32V	26V	0°C to +70°C -25°C to +85°C -55°C to +125°C -65°C to +150°C	26V	0°C to +70°C -25°C to +85°C -55°C to +125°C -65°C to +150°C
Differential Input Voltage	32V	26V	Operating Temperature Range	26V	Operating Temperature Range
Input Voltage	-0.3V to +32V	-0.3V to +26V	LM358	LM358	LM358
Power Dissipation (Note 1)	830 mW	830 mW	LM258	LM258	LM258
Molded DIP	550 mW	530 mW	LM158	LM158	LM158
Metal Can	530 mW	530 mW	Storage Temperature Range	Storage Temperature Range	Storage Temperature Range
Small Outline Package (M)	Continuous	Continuous	Lead Temperature, DIP (Soldering, 10 seconds)	Lead Temperature, DIP (Soldering, 10 seconds)	Lead Temperature, DIP (Soldering, 10 seconds)
Output Short-Circuit to GND (One Amplifier) (Note 2)	50 mA	50 mA	Lead Temperature, Metal Can (Soldering, 10 seconds)	Lead Temperature, Metal Can (Soldering, 10 seconds)	Lead Temperature, Metal Can (Soldering, 10 seconds)
V+ ≤ 15V and TA = 25°C	Continuous	Continuous	Soldering Information	Soldering Information	Soldering Information
Input Current (VIN < -0.3V) (Note 3)	50 mA	50 mA	Dual-In-Line Package Soldering (10 seconds)	Dual-In-Line Package Soldering (10 seconds)	Dual-In-Line Package Soldering (10 seconds)
	50 mA	50 mA	Small Outline Package	Small Outline Package	Small Outline Package
	50 mA	50 mA	Vapor Phase (60 seconds) Infrared (15 seconds)	Vapor Phase (60 seconds) Infrared (15 seconds)	Vapor Phase (60 seconds) Infrared (15 seconds)

See AN-450 "Surface Mounting Methods and Their Effect on Product Reliability" for other methods of soldering surface mount devices.  
ESD Tolerance (Note 10) 250V

## Electrical Characteristics V+ = +5.0V, unless otherwise stated

Parameter	Conditions	LM158A		LM358A		LM158/LM258		LM358		LM2904		Units
		Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	Min	
Input Offset Voltage	(Note 5), TA = 25°C	1	2	2	3	2	5	2	7	2	7	mV
Input Bias Current	IIN(+) or IIN(-), TA = 25°C, VCN = 0V, (Note 6)	20	50	45	100	45	150	45	250	45	250	nA
Input Offset Current	IIN(+) - IIN(-), VCM = 0V, TA = 25°C	2	10	5	30	3	30	5	50	5	50	nA
Input Common-Mode Voltage Range	V+ = 30V, (Note 7) (LM2904, V+ = 26V), TA = 25°C	0	V+ - 1.5	0	V+ - 1.5	0	V+ - 1.5	0	V+ - 1.5	0	V+ - 1.5	V
Supply Current	Over Full Temperature Range RL = ∞ on All Op Amps V+ = 30V (LM2904 V+ = 26V) V+ = 5V	1	2	1	2	1	2	1	2	1	2	mA
		0.5	1.2	0.5	1.2	0.5	1.2	0.5	1.2	0.5	1.2	mA

**Electrical Characteristics** (Continued)  $V^+ = +5.0V$ , Note 4, unless otherwise stated

Parameter	Conditions	LM158A		LM358A		LM158/LM258		LM958		LM2904		Units
		Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	Min	
Large Signal Voltage Gain	$V^+ = 15V$ , $T_A = 25^\circ C$ , $R_L \geq 2k\Omega$ , (For $V_O = 1V$ to 11V)	50	100	25	100	50	100	25	100	25	100	V/mV
Common-Mode Rejection Ratio	$T_A = 25^\circ C$ , $V_{CM} = 0V$ to $V^+ - 1.5V$	70	85	65	85	70	85	65	85	50	70	dB
Power Supply Rejection Ratio	$V^+ = 5V$ to 30V (LM2904, $V^+ = 5V$ to 26V), $T_A = 25^\circ C$	65	100	65	100	65	100	65	100	50	100	dB
Amplifier-to-Amplifier Coupling	$f = 1kHz$ to 20 kHz, $T_A = 25^\circ C$ (Input Referred), (Note 8)	-120		-120		-120		-120		-120		dB
Output Current	Source $V_{IN}^+ = 1V$ , $V_{IN}^- = 0V$ , $V^+ = 15V$ , $V_O = 2V$ , $T_A = 25^\circ C$	20	40	20	40	20	40	20	40	20	40	mA
	Sink $V_{IN}^- = 1V$ , $V_{IN}^+ = 0V$ , $V^+ = 15V$ , $T_A = 25^\circ C$ , $V_O = 2V$	10	20	10	20	10	20	10	20	10	20	mA
Short Circuit to Ground	$V_{IN}^- = 1V$ , $V_{IN}^+ = 0V$ , $T_A = 25^\circ C$ , $V_O = 200mV$ , $V^+ = 15V$	12	50	12	50	12	50	12	50	12	50	$\mu A$
	$T_A = 25^\circ C$ , (Note 2), $V^+ = 15V$	40	60	40	60	40	60	40	60	40	60	mA
Input Offset Voltage	(Note 5)	4		5		7		9		10		mV
Input Offset Voltage Drift	$R_S = 0\Omega$	7	15	7	20	7		7		7		$\mu V/^\circ C$
Input Offset Current	$I_{IN(+)} - I_{IN(-)}$	30		75		100		150		45	200	nA
Input Offset Current Drift	$R_S = 0\Omega$	10	200	10	300	10		10		10		$pA/^\circ C$
Input Bias Current	$I_{IN(+)} \text{ or } I_{IN(-)}$	40	100	40	200	40	300	40	500	40	500	nA

### Electrical Characteristics (Continued) $V^+ = +5.0V$ , Note 4, unless otherwise stated

Parameter	Conditions	LM158A		LM358A		LM158/LM258		LM358		LM2904		Units		
		Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	Min		Typ	Max
Input Common-Mode Voltage Range	$V^+ = 30V$ , (Note 7) (LM2904, $V^+ = 26V$ )	0		$V^+ - 2$	0	$V^+ - 2$	0	$V^+ - 2$	0	$V^+ - 2$	0	$V^+ - 2$	V	
Large Signal Voltage Gain	$V^+ = +15V$ ( $V_O = 1V$ to $11V$ ) $R_L \geq 2k\Omega$	25			15	25		15		15		V/mV		
Output Voltage Swing	$V_{OH}$	26			28	26		26		22		V		
	$V_{OL}$	27			27	28		27		23		V		
Output Current	Source	10	20	5	20	10	20	5	20	10	20	5	100	mV
	Sink	10	15	5	8	5	8	5	8	5	8	5	8	mA

Note 1: For operating at high temperatures, the LM358/LM358A, LM2904 must be derated based on a  $+125^\circ C$  maximum junction temperature and a thermal resistance of  $120^\circ C/W$  which applies for the device soldered in a printed circuit board operating in a still air ambient. The LM258/LM258A and LM158/LM158A can be derated based on a  $+150^\circ C$  maximum junction temperature. The dissipation is the total of both amplifiers—use external resistors, where possible, to allow the amplifier to saturate or to reduce the power which is dissipated in the integrated circuit.

Note 2: Short circuits from the output to  $V^+$  can cause excessive heating and eventual destruction. When capacitive short circuits to ground, the maximum output current is approximately 40 mA independent of the magnitude of  $V^+$ . All values of supply voltage in excess of  $+15V$ , continuous short-circuits can exceed the power dissipation rating and cause eventual destruction. Destructive dissipation can result from simultaneous shorts on all amplifiers.

Note 3: This input current will only exist when the voltage at any of the input leads is driven negative. It is due to the collector-base junction of the input PNP transistors becoming forward biased and thereby acting as input diode clamp. In addition to the diode action, there is also lateral NPN parasitic transistor action on the IC chip. This transistor action can cause the output voltage of the op amp to go to the  $V^+$  voltage level (or to ground for a large overdrive) for the time duration that an input is driven negative. This is not destructive and normal output states will re-establish when the input voltage, which was negative, again returns to a value greater than  $-0.3V$  (at  $25^\circ C$ ).

Note 4: These specifications are limited to  $-50^\circ C \leq T_A \leq +125^\circ C$  for the LM158/LM158A, with the LM258/LM258A, all temperature specifications are limited to  $-25^\circ C \leq T_A \leq +85^\circ C$ , the LM358/LM358A temperature specifications are limited to  $0^\circ C \leq T_A \leq +70^\circ C$ , and the LM2904 specifications are limited to  $-40^\circ C \leq T_A \leq +85^\circ C$ .

Note 5:  $V_O = 1.4V$ ,  $R_g = 0\Omega$  with  $V^+$  from  $5V$  to  $30V$ ; and over the full input common-mode range ( $0V$  to  $V^+ - 1.5V$ ) at  $25^\circ C$ . For LM2904,  $V^+$  from  $5V$  to  $20V$ .

Note 6: The direction of the input current is out of the IC due to the PNP input stage. This current is essentially constant, independent of the state of the output so no loading change exists on the input line.

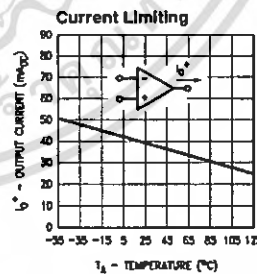
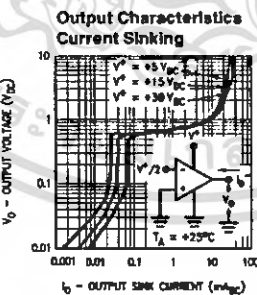
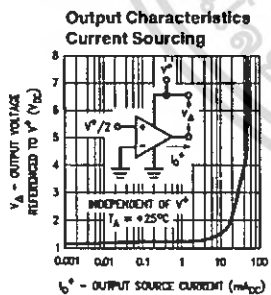
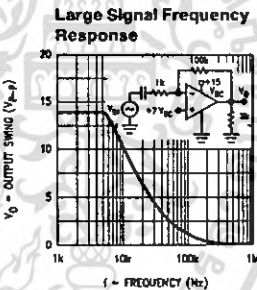
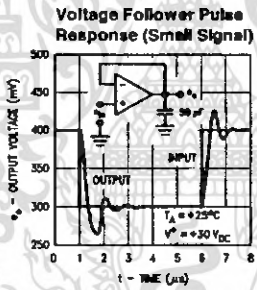
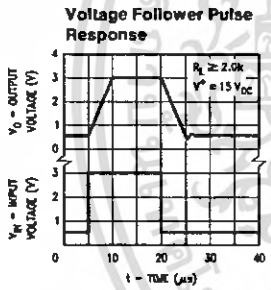
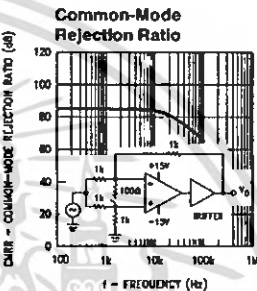
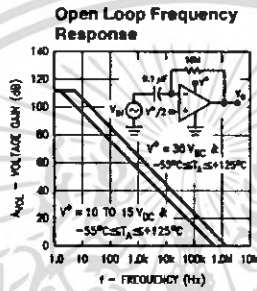
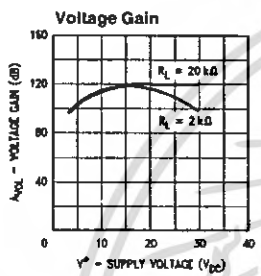
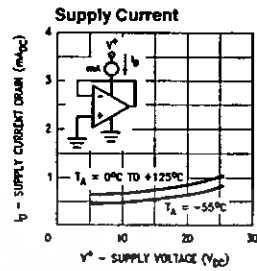
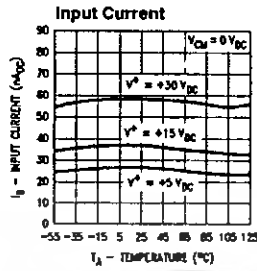
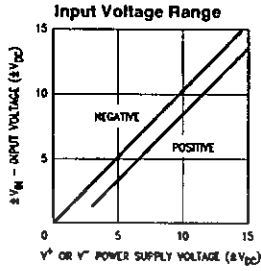
Note 7: The input common-mode voltage of either input signal voltage should not be allowed to go negative by more than  $0.2V$  (at  $25^\circ C$ ). The upper end of the common-mode voltage range is  $V^+ - 1.5V$  (at  $25^\circ C$ ), but either or both inputs can go to  $+30V$  without damage ( $+26V$  for LM2904), independent of the magnitude of  $V^+$ .

Note 8: Due to proximity of external components, insure that coupling is not originating his stray capacitance between these external parts. This typically can be detected as this type of capacitance increases at higher frequencies.

Note 9: Refer to RETS150AX for LM158A military specifications and to RETS150X for LM158 military specifications.

Note 10: Human body model, 1.5 k $\Omega$  in series with 100 pF.

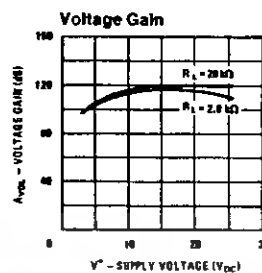
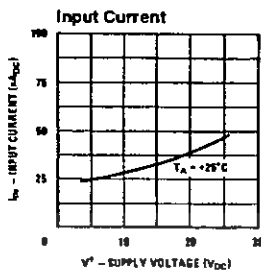
# Typical Performance Characteristics



TL/H/7787-4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## Typical Performance Characteristics (Continued) (LM2902 only)



TL/H/7787-5

### Application Hints

The LM158 series are op amps which operate with only a single power supply voltage, have true-differential inputs, and remain in the linear mode with an input common-mode voltage of 0  $V_{DC}$ . These amplifiers operate over a wide range of power supply voltage with little change in performance characteristics. At 25°C amplifier operation is possible down to a minimum supply voltage of 2.3  $V_{DC}$ .

Precautions should be taken to insure that the power supply for the integrated circuit never becomes reversed in polarity or that the unit is not inadvertently installed backwards in a test socket as an unlimited current surge through the resulting forward diode within the IC could cause fusing of the internal conductors and result in a destroyed unit.

Large differential input voltages can be easily accommodated and, as input differential voltage protection diodes are not needed, no large input currents result from large differential input voltages. The differential input voltage may be larger than  $V^+$  without damaging the device. Protection should be provided to prevent the input voltages from going negative more than  $-0.3 V_{DC}$  (at 25°C). An input clamp diode with a resistor to the IC input terminal can be used.

To reduce the power supply current drain, the amplifiers have a class A output stage for small signal levels which converts to class B in a large signal mode. This allows the amplifiers to both source and sink large output currents. Therefore both NPN and PNP external current boost transistors can be used to extend the power capability of the basic amplifiers. The output voltage needs to raise approximately 1 diode drop above ground to bias the on-chip vertical PNP transistor for output current sinking applications.

For ac applications, where the load is capacitively coupled to the output of the amplifier, a resistor should be used, from the output of the amplifier to ground to increase the class A bias current and prevent crossover distortion. Where the load is directly coupled, as in dc applications, there is no crossover distortion.

Capacitive loads which are applied directly to the output of the amplifier reduce the loop stability margin. Values of 50 pF can be accommodated using the worst-case non-inverting unity gain connection. Large closed loop gains or resistive isolation should be used if larger load capacitance must be driven by the amplifier.

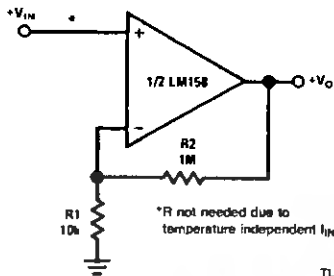
The bias network of the LM158 establishes a drain current which is independent of the magnitude of the power supply voltage over the range of 3  $V_{DC}$  to 30  $V_{DC}$ .

Output short circuits either to ground or to the positive power supply should be of short time duration. Units can be destroyed, not as a result of the short circuit current causing metal fusing, but rather due to the large increase in IC chip dissipation which will cause eventual failure due to excessive junction temperatures. Putting direct short-circuits on more than one amplifier at a time will increase the total IC power dissipation to destructive levels, if not properly protected with external dissipation limiting resistors in series with the output leads of the amplifiers. The larger value of output source current which is available at 25°C provides a larger output current capability at elevated temperatures (see typical performance characteristics) than a standard IC op amp.

The circuits presented in the section on typical applications emphasize operation on only a single power supply voltage. If complementary power supplies are available, all of the standard op amp circuits can be used. In general, introducing a pseudo-ground (a bias voltage reference of  $V^+/2$ ) will allow operation above and below this value in single power supply systems. Many application circuits are shown which take advantage of the wide input common-mode voltage range which includes ground. In most cases, input biasing is not required and input voltages which range to ground can easily be accommodated.

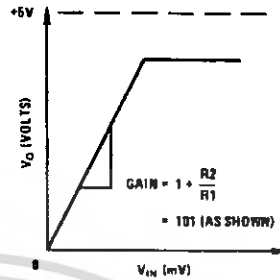
## Typical Single-Supply Applications ( $V^+ = 5.0 \text{ V}_{DC}$ )

### Non-Inverting DC Gain ( $0 \text{V input} = 0 \text{V Output}$ )



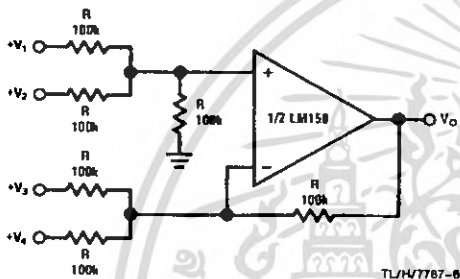
\*R not needed due to temperature independent  $I_{IN}$

TL/H/7767-6



TL/H/7767-7

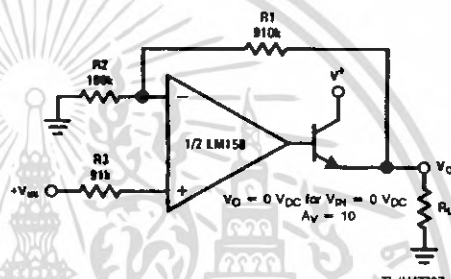
### DC Summing Amplifier ( $V_{IN}'S \geq 0 \text{ V}_{DC}$ and $V_O \geq 0 \text{ V}_{DC}$ )



Where:  $V_O = V_1 + V_2 + V_3 + V_4$   
 $(V_1 + V_2) \geq (V_3 + V_4)$  to keep  $V_O > 0 \text{ V}_{DC}$

TL/H/7767-6

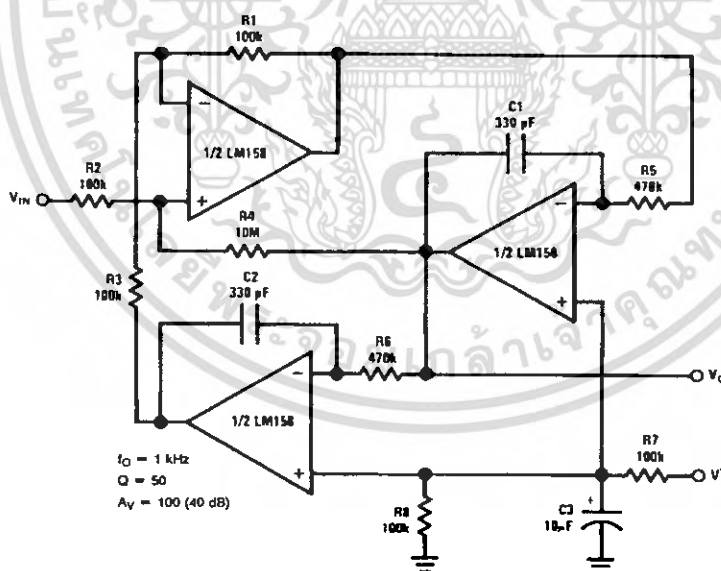
### Power Amplifier



$V_O = 0 \text{ V}_{DC}$  for  $V_{IN} = 0 \text{ V}_{DC}$   
 $A_V = 10$

TL/H/7767-9

### "BI-QUAD" RC Active Bandpass Filter

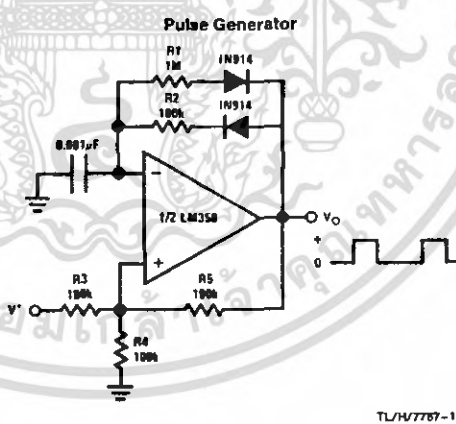
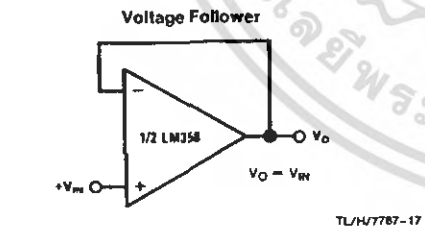
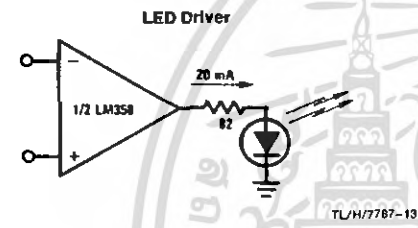
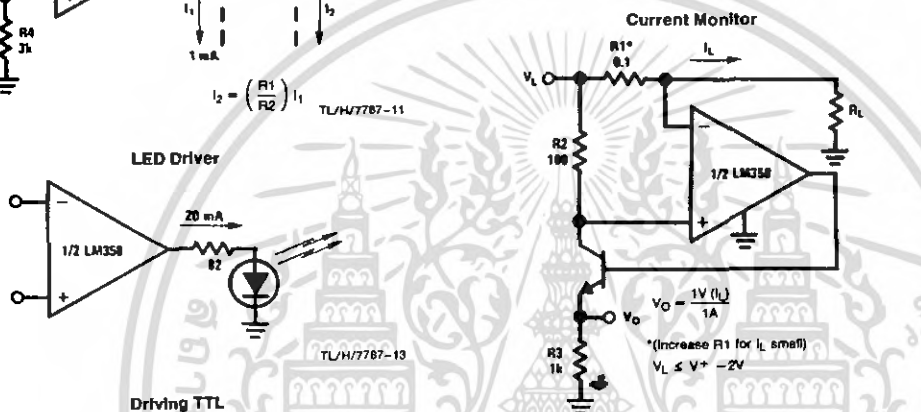
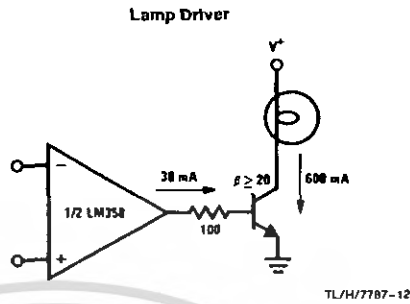
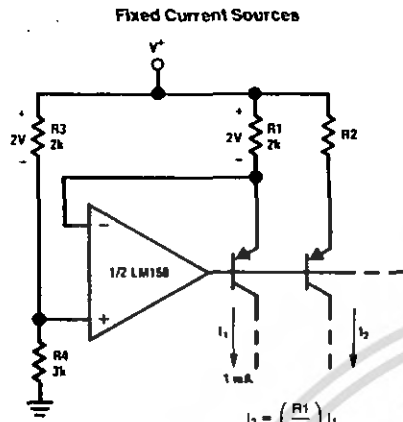


$f_O = 1 \text{ kHz}$   
 $Q = 50$   
 $A_V = 100 \text{ (40 dB)}$

TL/H/7767-10

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

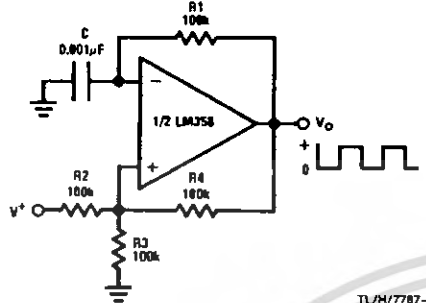
**Typical Single-Supply Applications ( $V^+ = 5.0 V_{DC}$ ) (Continued)**



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

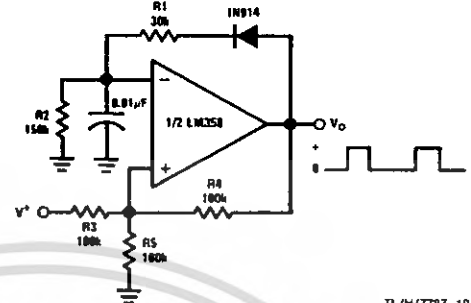
**Typical Single-Supply Applications** ( $V^+ = 5.0 V_{DC}$ ) (Continued)

**Squarewave Oscillator**



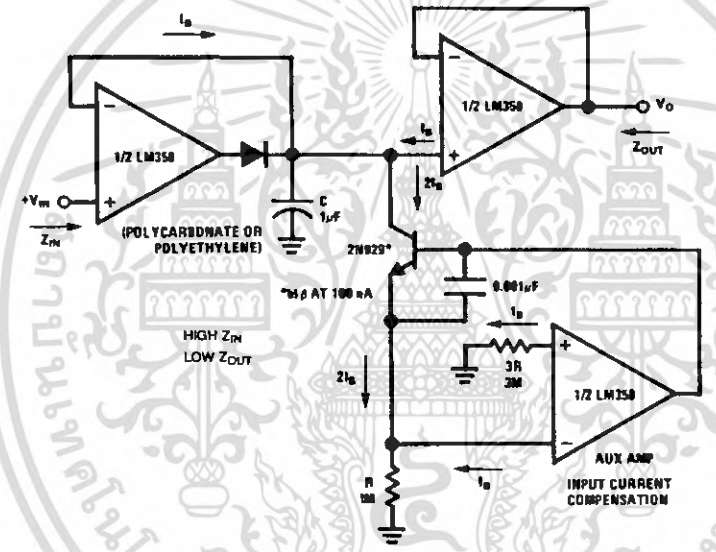
TL/H/7787-16

**Pulse Generator**



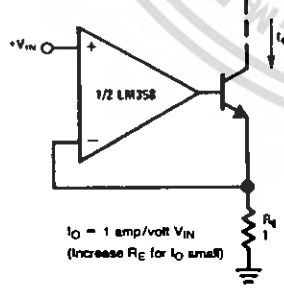
TL/H/7787-19

**Low Drift Peak Detector**



TL/H/7787-20

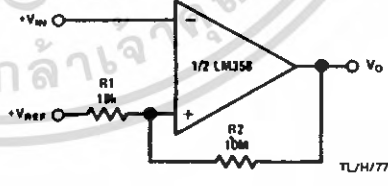
**High Compliance Current Sink**



$I_O = 1 \text{ amp/volt } V_{IN}$   
(Increase  $R_E$  for  $I_O$  small)

TL/H/7787-21

**Comparator with Hysteresis**

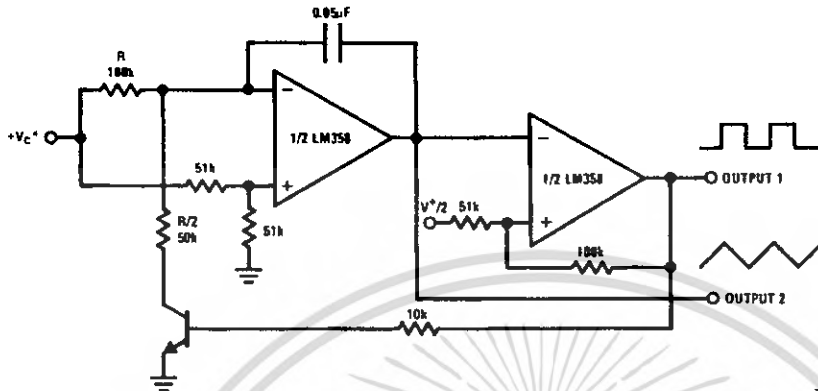


TL/H/7787-22

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมีการดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**Typical Single-Supply Applications** ( $V^+ = 5.0\text{ V}_{DC}$ ) (Continued)

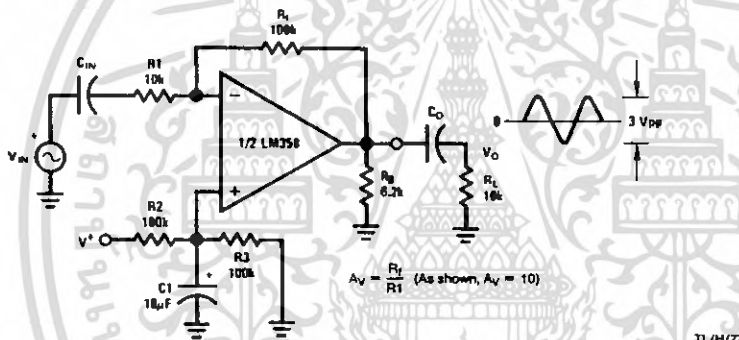
**Voltage Controlled Oscillator (VCO)**



\*WIDE CONTROL VOLTAGE RANGE:  $0\text{ V}_{DC} \leq V_C \leq 2(V^+ - 1.5\text{ V}_{DC})$

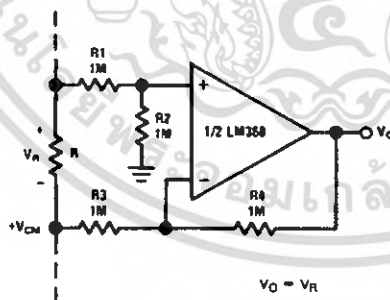
TL/H/7787-23

**AC Coupled Inverting Amplifier**



TL/H/7787-24

**Ground Referencing a Differential Input Signal**

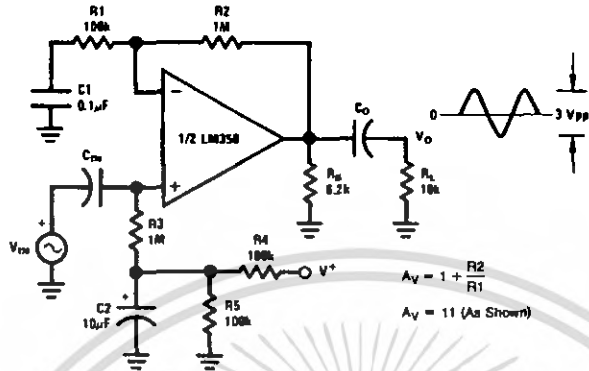


TL/H/7787-25

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

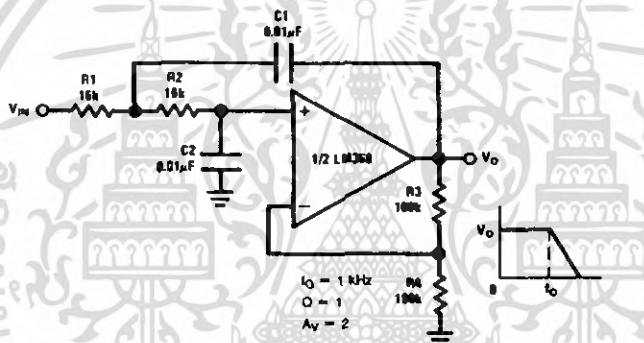
**Typical Single-Supply Applications ( $V^+ = 5.0 V_{DC}$ ) (Continued)**

**AC Coupled Non-inverting Amplifier**



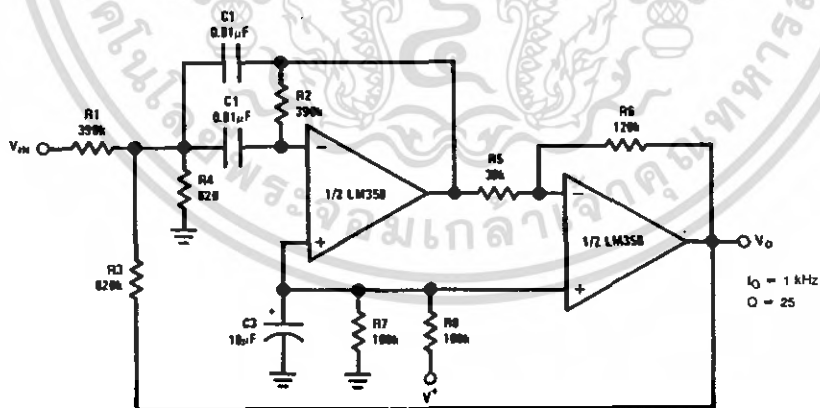
TL/H/7787-26

**DC Coupled Low-Pass RC Active Filter**



TL/H/7787-27

**Bandpass Active Filter**

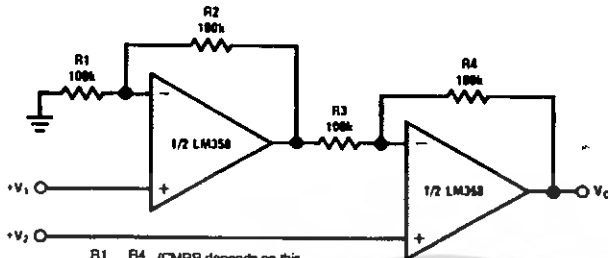


TL/H/7787-28

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Single-Supply Applications ( $V^+ = 5.0 V_{DC}$ ) (Continued)

High Input Z, DC Differential Amplifier



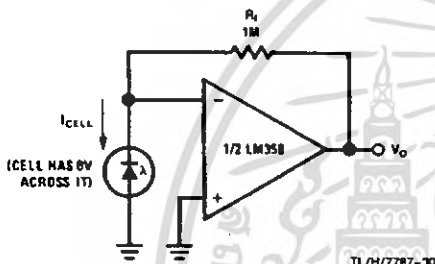
For  $\frac{R1}{R2} = \frac{R4}{R3}$  (CMRR depends on this resistor ratio match)

$$V_O = 1 + \frac{R4}{R3} (V_2 - V_1)$$

As Shown:  $V_O = 2 (V_2 - V_1)$

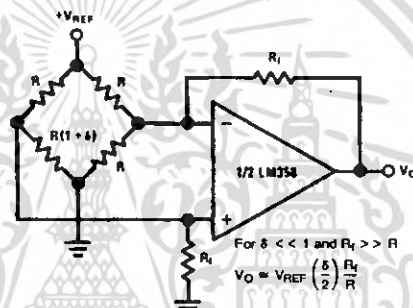
TL/H/7787-29

Photo Voltaic-Cell Amplifier



TL/H/7787-30

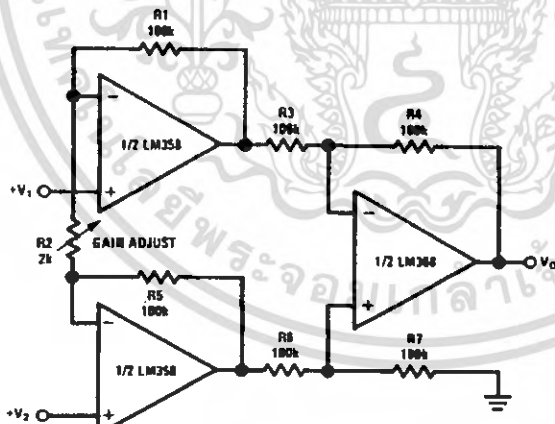
Bridge Current Amplifier



For  $\delta \ll 1$  and  $R_i \gg R$   
 $V_O = V_{REF} \left( \frac{\delta}{2} \right) \frac{R_f}{R}$

TL/H/7787-33

High Input Z Adjustable-Gain DC Instrumentation Amplifier



If  $R1 = R5$  &  $R3 = R4 = R6 = R7$  (CMRR depends on match)

$$V_O = 1 + \frac{2R1}{R2} (V_2 - V_1)$$

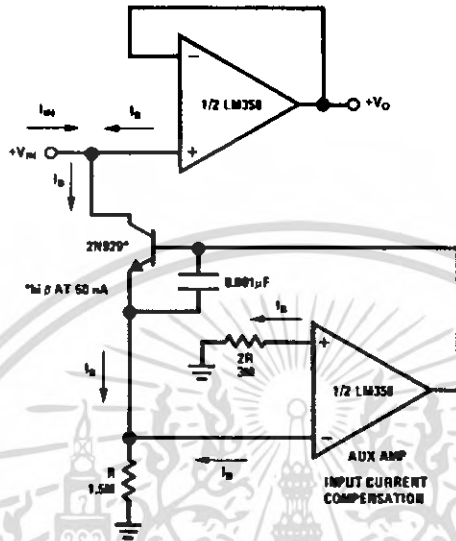
As shown  $V_O = 101 (V_2 - V_1)$

TL/H/7787-31

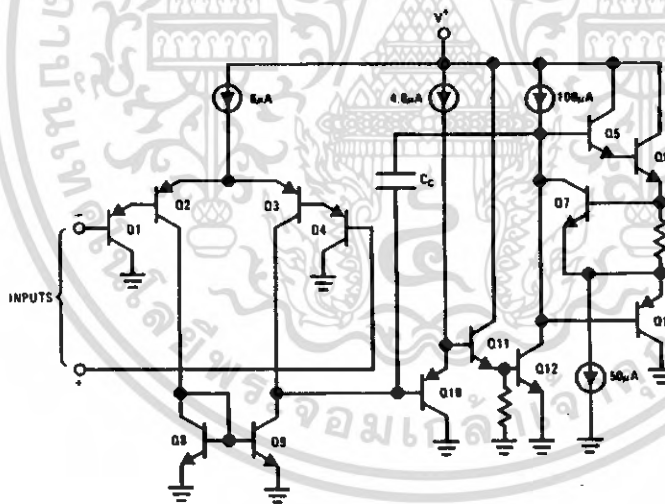
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**Typical Single-Supply Applications ( $V^+ = 5.0 V_{DC}$ ) (Continued)**

**Using Symmetrical Amplifiers to Reduce Input Current (General Concept)**

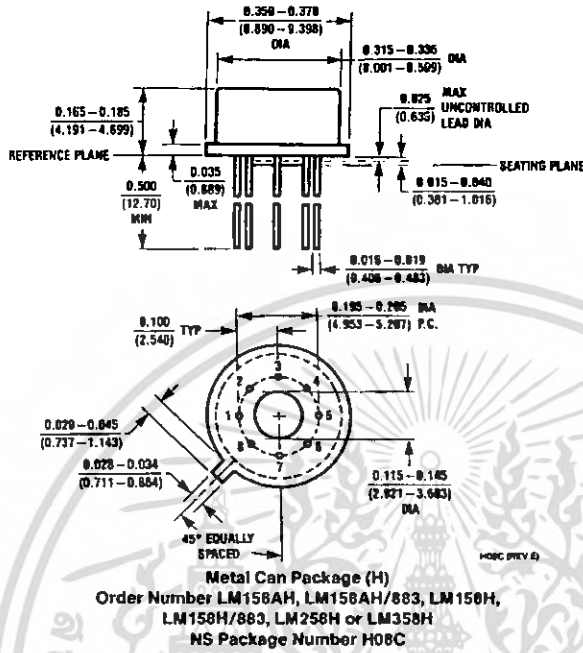


**Schematic Diagram (Each Amplifier)**



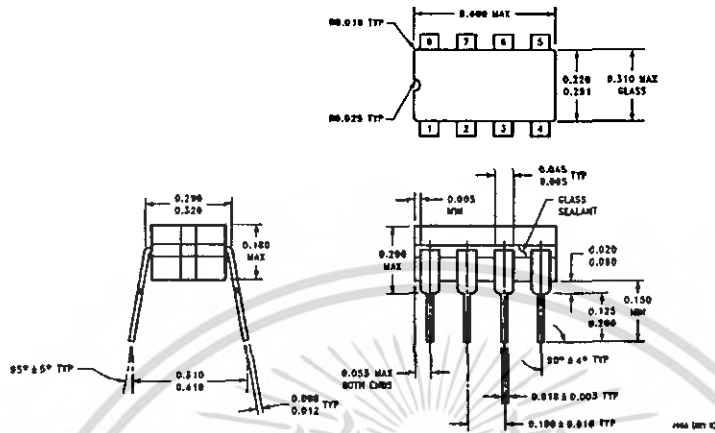
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**Physical Dimensions** inches (millimeters)

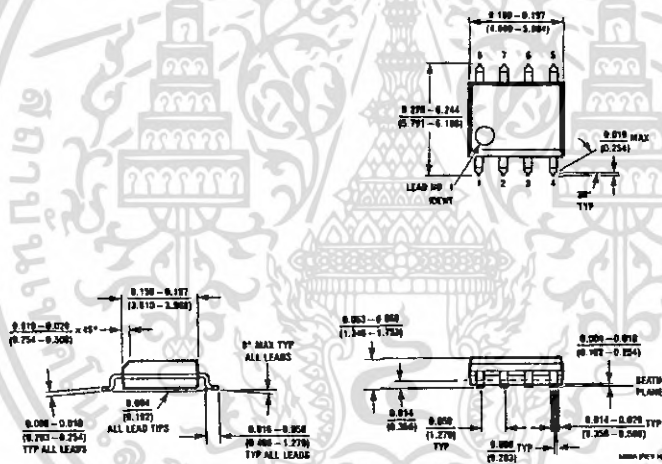


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**Physical Dimensions** inches (millimeters) (Continued)



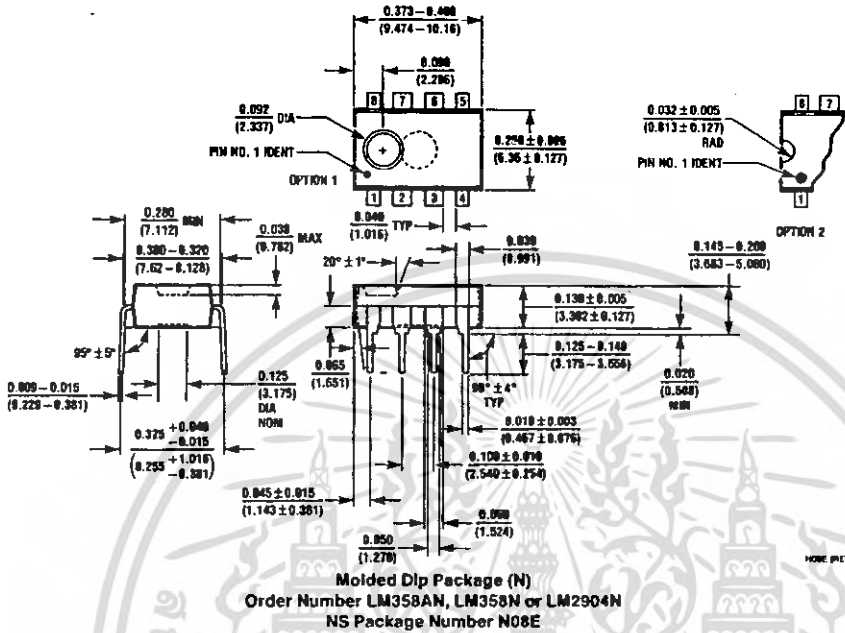
**Cerdip Package (J)**  
 Order Number LM158J, LM158J/883, LM158AJ or LM158AJ/883  
 NS Package Number J08A



**S.O. Package (M)**  
 Order Number LM358M, LM358AM or LM2904M  
 NS Package Number M08A

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Physical Dimensions inches (millimeters) (Continued)



LIFE SUPPORT POLICY

NATIONAL'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT OF NATIONAL SEMICONDUCTOR CORPORATION. As used herein:

1. Life support devices or systems are devices or systems which, (a) are intended for surgical implant into the body, or (b) support or sustain life, and whose failure to perform, when properly used in accordance with instructions for use provided in the labeling, can be reasonably expected to result in a significant injury to the user.
2. A critical component is any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.



National Semiconductor Corporation  
1111 West Bardin Road  
Arlington, TX 76017  
Tel: 1(800) 272-9959  
Fax: 1(800) 737-7018

National Semiconductor Europe  
Fax: (+49) 0-180-530 85 86  
Email: crjper@lvm2.nsc.com  
Deutsch Tel: (+49) 0-180-530 85 86  
English Tel: (+49) 0-180-532 78 32  
Français Tel: (+49) 0-180-532 93 58  
Italiano Tel: (+49) 0-180-534 18 80

National Semiconductor Hong Kong Ltd.  
13th Floor, Straight Block,  
Ocean Centre, 5 Canton Rd.  
Tsimshatsui, Kowloon  
Hong Kong  
Tel: (852) 2737-1600  
Fax: (852) 2736-0090

National Semiconductor Japan Ltd.  
Tel: 81-043-299-2309  
Fax: 81-043-299-2408

National does not assume any responsibility for use of any circuitry described, no circuit patent licenses are implied and National reserves the right at any time without notice to change said circuitry and specifications.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญ

	หน้า
บทคัดย่อ	I
สารบัญรูปภาพ	ii
สารบัญตาราง	iii
บทที่ 1 บทนำ	1
1.1 กล่าวนำ	1
1.2 วัตถุประสงค์ของโครงการ	1
1.3 แนวทางในการทำโครงการ	1
1.4 โครงสร้างของรายงาน	2
1.5 โครงสร้างและลำดับการทำงานของโครงการ	2
บทที่ 2 ทฤษฎี และหลักการ	4
2.1 หลักการทำงานของเลเซอร์	4
2.2 เลเซอร์อเล็คตรอนอิสระ	4
2.3 ไมโครคอนโทรลเลอร์ MCS-51	6
2.3.1 โครงสร้างและสถาปัตยกรรมของไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลช	6
2.3.2 คุณสมบัติของไมโครคอนโทรลเลอร์ ตระกูล MCS-51 อนุกรม AT89xx	6
2.3.3 การจัดขาของไมโครคอนโทรลเลอร์ MCS-51	7
2.3.4 โครงสร้างและทำงานของพอร์ต	10
2.3.5 การใช้งานเป็นพอร์ตอินพุต	11
2.3.6 การใช้งานเป็นพอร์ตเอาต์พุต	12
2.3.7 การอ่านค่าลอจิกจากพอร์ต	13
2.3.8 จังหวะการทำงานของไมโครคอนโทรลเลอร์ MCS-51	13
2.4 การขับโมดูลแสดงผลแบบผลึกเหลว (LCD module)	14
2.4.1 โมดูล LCD ขนาด 16 ตัวอักษร 1 บรรทัด (LCD 16x1)	15
2.4.2 คำสั่งควบคุมโมดูล LCD	16
2.4.3 การสื่อสารแบบอนุกรม	19
2.4.4 การสื่อสารข้อมูลแบบอะซิงโครนัส	19
2.4.5 มาตรฐานพอร์ตอนุกรมแบบ RS-232	21
2.4.6 คอนเน็คเตอร์สำหรับพอร์ต RS-232 และการเชื่อมต่อ	22
2.4.7 URAT	22

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญ (ต่อ)

	หน้า
2.4.8 วงจรภายในและรีจิสเตอร์ของพอร์ตอนุกรม RS-232	23
<b>บทที่ 3 การคำนวณและการสร้าง</b>	<b>30</b>
3.1 วงจรชุดเครื่องส่งเลเซอร์ พอยต์เตอร์ ( Laser Pointer )	31
3.2 วงจรชุดเครื่องรับเลเซอร์ พอยต์เตอร์ RX1 (Laser Pointer RX1)	32
3.3 วงจรชุดเครื่องรับ และเครื่องส่งเลเซอร์ พอยต์เตอร์ (Transceiver Point 2)	33
3.4 วงจรภาคคำนวณ และแสดงผล	34
<b>บทที่ 4 การทดลองและผลการทดลอง</b>	<b>35</b>
4.1 การทดลองชุดวงจรทางค่านิ่งของ Laser Pointer และชุดเครื่องรับ ของ Laser Pointer	35
<b>บทที่ 5 สรุปและวิจารณ์</b>	<b>43</b>
ภาคผนวก	
กิตติกรรมประกาศ	
บรรณานุกรม	



## สารบัญรูปภาพ

	หน้า
รูปที่ 1.1 บล็อกไดอะแกรมแสดงลำดับการทำงานของโครงการ	2
รูปที่ 2.1 แผนผังเลเซอร์อิเล็กทรอนิกส์	5
รูปที่ 2.2 โครงสร้างพื้นฐานของไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลชในอนุกรม AT89xx	7
รูปที่ 2.3 โครงสร้างพื้นฐานของไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลชในอนุกรม AT89Sxx	8
รูปที่ 2.4 การจัดการมาตรฐานของไมโครคอนโทรลเลอร์ MCS-51 ในอนุกรม AT89C5x	9
รูปที่ 2.5 รูปร่างและการจัดขา LCD แบบอักษร	15
รูปที่ 3.1 บล็อกไดอะแกรมการทำงานของโครงการ	30
รูปที่ 3.2 วงจรชุดเครื่องส่งเลเซอร์ พอยต์เตอร์ TX1 (Laser Pointer TX1)	31
รูปที่ 3.3 วงจรชุดเครื่องรับเลเซอร์ พอยต์เตอร์ RX1 (Laser Pointer RX1)	32
รูปที่ 3.4 วงจรชุดเครื่องรับ และเครื่องส่งเลเซอร์ พอยต์เตอร์ (Transceiver Point 2)	33
รูปที่ 3.5 วงจรภาคคำนวณ และแสดงผล	34
รูปที่ 4.1(ก) ผลการทดลองระหว่าง $V_{CE}$ และ คดท.แบบปรับค่าได้	35
รูปที่ 4.1(ข) ผลการทดลองระหว่าง $V_{CE}$ และระยะทางด้านรับ	36
รูปที่ 4.2 ผลการทดลองชุดวงจรทางด้านรับของ Laser Pointer	37
รูปที่ 4.3 แสดงความสัมพันธ์ของค่ากระแส $I_c$ กับค่าแรงดัน $V_{CE}$	38
รูปที่ 4.4 สัญญาณที่ได้จากการวัดภาคออสซิลเลเตอร์ (Oscillator)	39
รูปที่ 4.5 รูปสัญญาณแรงดันที่ตกคร่อม Transistor Driver โดยวัดที่ขา $V_{CE}$	39
รูปที่ 4.6 แสดงถึงวัตถุที่เคลื่อนที่ผ่าน โดยแสดงเป็นสัญญาณ Start Timer และ สัญญาณ Stop Timer (โดยวัตถุที่เคลื่อนที่ผ่านมีความต่อเนื่องเร็วมาก)	40
รูปที่ 4.7 แสดงช่วงเวลาสัญญาณที่กำลังจะ Stop Timer เพื่อนำค่าที่ได้ไปแสดงค่าความเร็ว ของวัตถุ	40
รูปที่ 4.8 แสดงถึงวัตถุที่เคลื่อนที่ผ่าน โดยแสดงเป็นสัญญาณ Start Timer และสัญญาณ Stop Timer (โดยวัตถุที่เคลื่อนที่ผ่านมีความต่อเนื่องไม่มากนัก)	41
รูปที่ 4.9 ผลการทดลองการวัดกระแสและค่าแรงดันต่างๆ ในวงจรภาคส่ง	42

## สารบัญตาราง

	หน้า
ตารางที่ 2.1 รายละเอียดโดยสรุปบางส่วนของไมโครคอนโทรลเลอร์ MCS-51แบบแฟลชที่Atmel	8
ตารางที่ 2.2 หน้าที่พิเศษของพอร์ต 1 ในไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลชของ Atmel	12
ตารางที่ 2.3 แสดงตัวอย่างของบิตพาร์ตีในการรับส่งข้อมูลอนุกรม	20
ตารางที่ 4.1 ผลการทดลองชุดวงจรทางค้ำส่งของ Laser Pointer	35
ตารางที่ 4.2 ผลการทดลองชุดวงจรทางค้ำรับของ Laser Pointer	37
ตารางที่ 4.3 แสดงความสัมพันธ์ของค่ากระแส $I_C$ กับค่าแรงค้ำ $V_{CE}$	38
ตารางที่ 4.4 ผลการทดลองการวัดกระแส และค่าแรงค้ำต่างๆ ในวงจรภาคส่ง	42



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# บทที่ 1

## บทนำ

### 1.1 บทนำ

เนื่องจากปัจจุบันเทคโนโลยีด้านการสื่อสาร และโทรคมนาคมได้มีความเจริญก้าวหน้า และพัฒนาไปอย่างรวดเร็ว อันเป็นผลเนื่องมาจากความเพียรพยายามในการศึกษาค้นคว้า และวิจัยของมนุษย์อย่างไม่หยุดยั้ง ทำให้เกิดการสื่อสารในรูปแบบต่างๆมากมาย แต่ว่าอุปกรณ์ที่ใช้ในการประกอบการเรียน การทดลองที่มีอยู่ในปัจจุบัน ยังไม่เพียงพอต่อการศึกษา ทำให้นักศึกษาต้องมีการศึกษาค้นคว้าเพิ่มเติม อีกทั้งยังต้องมีการประดิษฐ์คิดค้น โครงงานต่าง ๆ ขึ้นมา เพื่อทำการศึกษาจากชิ้นส่วนงานจริงๆ และดู คุณสมบัติการทำงานของโครงงาน ประกอบกับทฤษฎีที่นักศึกษา ได้ศึกษามาอย่างต่อเนื่องในห้องเรียน ดังนั้นด้วยแนวความคิดตรงจุดนี้จึงทำให้ได้จัดทำโครงงานเกี่ยวกับแสงเลเซอร์ขึ้นมา เนื่องจากแสงเลเซอร์ มีคุณสมบัติเด่นหลัก ๆ คือ เป็นแสงสีเดียว (มีค่าความยาวคลื่นเดียว), มีเฟสเดียวกัน (มีหน้าคลื่น), มีทิศทางแน่นอน (เป็นลำแสง) และมีความเข้มสูง (จำนวนโฟตอนต่อหนึ่งหน่วยพื้นที่สูง)

ด้วยคุณสมบัติต่างๆเรียกรวมกันว่า คุณสมบัติโคฮีเร้นท์ (Coherent) เลเซอร์จึงเป็นแหล่งกำเนิด แสงแบบโคฮีเร้นท์ (Coherent Light Source) นั่นเอง จุดเด่นทั้งหมดนี้มีส่วนสำคัญที่ทำให้แสงเลเซอร์เกิด ประโยชน์ในด้านการประยุกต์ เช่น การที่แสงเลเซอร์มีค่าความยาวคลื่นที่แน่นอนจึงทำให้เลเซอร์ถูกใช้ เป็นมาตรฐาน และใช้ในงานที่ต้องการความแม่นยำสูง ได้แก่ การวัดระยะทางหน้าคลื่นที่เป็นระเบียบ แสงเลเซอร์ถูกนำมาใช้ เพื่อบันทึกข้อมูลของภาพสามมิติ ลักษณะเป็นลำแสงมีประโยชน์ต่อการนำร่อง การสื่อสาร และความเข้มสูงของแสงเลเซอร์ ใช้งานด้านเจาะตัด เชื่อมวัสดุได้ รวมทั้งการผ่าตัด และด้าน การแพทย์อีกด้วย โครงงานนี้จึงได้นำแนวความคิดจากที่เลเซอร์ เป็นคลื่นแสงชนิดหนึ่งที่มีประโยชน์ ทางด้านการสื่อสาร โดยได้นำเอาคุณสมบัติของเลเซอร์มาทำการศึกษา เพื่อทำการสร้างโครงงานนี้ขึ้นมา

### 1.2 วัตถุประสงค์ของโครงงาน

ทำการศึกษาและสร้างเครื่องมือวัดความเร็วของวัตถุที่เคลื่อนที่ผ่าน โดยใช้หลักการของแสง เลเซอร์

### 1.3 แนวทางการทำโครงงาน

1.3.1 วงจรกำเนิดสัญญาณเลเซอร์ 2 MHz เพื่อนำสัญญาณมาใช้สำหรับป้อนให้กับตัวรับสัญญาณ เลเซอร์

1.3.2 วงจรรับสัญญาณเลเซอร์ เพื่อนำสัญญาณ ไปเริ่มนับเวลาและหยุดนับเวลาของวงจร

1.3.3 วงจรประมวลผลสัญญาณ เพื่อนำสัญญาณ ไปคำนวณเป็นความเร็วของวัตถุที่เคลื่อนที่ผ่าน

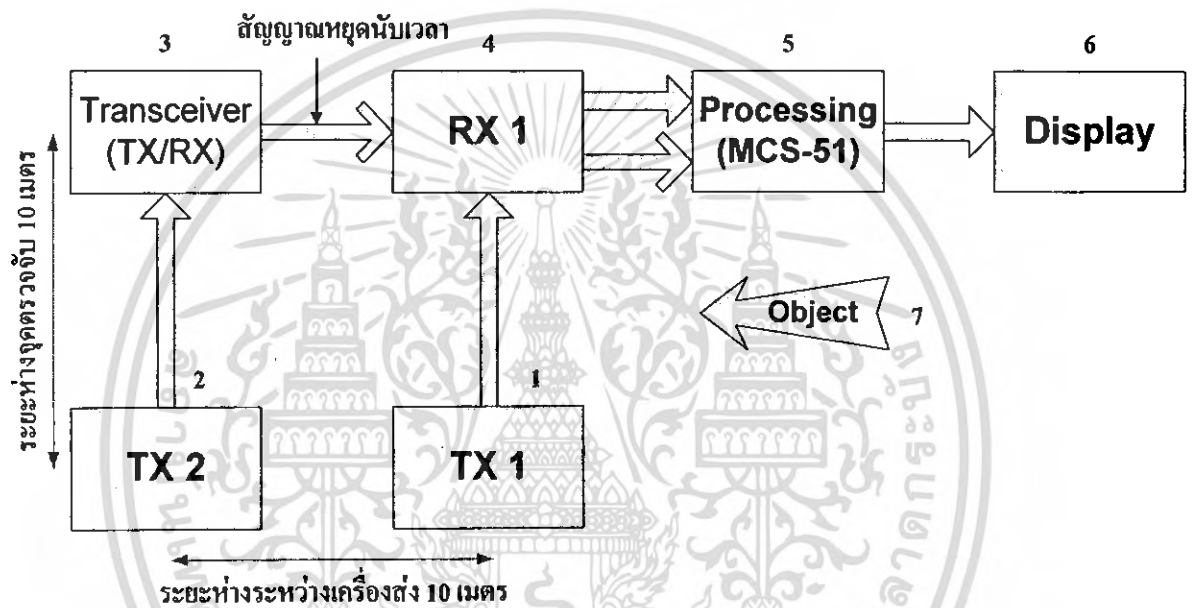
1.3.4 วงจรแสดงผล เพื่อนำค่าที่ได้จากการคำนวณมาแปลงค่า และแสดงผลเป็นความเร็วออกมา ทางตัวแสดงผลเบื้องต้น โดยหน่วยการวัดความเร็วคือ (km/hr)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 1.4 โครงสร้างของรายงาน

สำหรับรายงานฉบับนี้ประกอบด้วยส่วนต่าง ๆ ดังนี้ ในบทที่ 2 จะกล่าวถึงเนื้อหา ทฤษฎีและหลักการต่าง ๆ ที่เกี่ยวกับการทำโครงงานนี้ ในบทที่ 3 จะกล่าวถึงการสร้าง และออกแบบวงจรอิเล็กทรอนิกส์ทั้งหมดที่ใช้ประกอบโครงงานพร้อมกับคำอธิบายการทำงานของวงจรอย่างละเอียด ในบทที่ 4 จะกล่าวถึงขั้นตอนการทดลองและผลการทดลองของโครงงาน และในบทที่ 5 จะเป็น บทสรุปของโครงงาน ปัญหาที่พบในการทำโครงงานพร้อมทั้งแนวทางการแก้ไขปรับปรุงของโครงงาน

## 1.5 โครงสร้าง และลำดับการทำงานของโครงงาน



รูปที่ 1.1 บล็อกไดอะแกรมแสดงลำดับการทำงานของโครงงาน

### อธิบายการทำงานของแต่ละบล็อกไดอะแกรม

1. จุดส่งสัญญาณ (TX1) ทำหน้าที่ส่งสัญญาณเลเซอร์ไปยัง จุดรับสัญญาณ (RX1) ด้วยความถี่ 2 MHz เพื่อทำให้เกิดความต่อเนื่องในการตรวจจับสัญญาณทางด้านรับ และทำหน้าที่เริ่มจับเวลาเมื่อมีวัตถุเคลื่อนที่ผ่าน อีกทั้งยังช่วยประหยัดพลังงานของแบตเตอรี่อีกด้วย
2. จุดส่งสัญญาณ (TX2) ทำหน้าที่ส่งสัญญาณเลเซอร์ไปยังจุด Transceiver เพื่อแสดงให้เห็นว่าวัตถุมีการเคลื่อนที่ผ่านและส่งสัญญาณเลเซอร์ไปเพื่อหยุดนับเวลาของวงจรภาคคำนวณและแสดงผล
3. จุด Transceiver ทำหน้าที่รับสัญญาณเลเซอร์หยุดนับเวลาจาก TX2 และส่งสัญญาณเลเซอร์หยุดนับเวลาของ TX2 ไปยังจุดรับสัญญาณเลเซอร์ RX1

4. ชุดรับสัญญาณเลเซอร์ (RX1) ทำหน้าที่รับสัญญาณเลเซอร์จากชุด TX1 เพื่อนำสัญญาณไปรีมนับเวลา และรับสัญญาณเลเซอร์จากชุด Transceiver เพื่อนำไปหยุดนับเวลาของวงจรภาคคำนวณและแสดงผล
5. ชุดประมวลผลสัญญาณ (Processing) ทำหน้าที่ทริกวงจรถอนเทอร์รัปต์ (Interrupt) และนำค่าเวลาที่ได้จากไทม์เมอร์ (Timer) ไปคำนวณเพื่อให้เราทราบว่า วัตถุเคลื่อนที่ผ่านด้วยความเร็วสูงสุดเท่าไร โดยมีหน่วยเป็น (km/hr)
6. จอแสดงผล (Display) ทำหน้าที่นำค่าที่ได้จากการคำนวณมาแปลงค่า และแสดงผลเป็นความเร็ว (km/hr) ออกทางหน้าจอ
7. วัตถุที่จะเคลื่อนที่ผ่านจุดตรวจจับสัญญาณ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 2

### ทฤษฎีและหลักการ

#### 2.1 หลักการทำงานของเลเซอร์

เราอาจจะพบว่าหัวใจสำคัญของเลเซอร์ได้แก่ แอ็กทีฟมีเดียม (active medium) ซึ่งให้ค่าเกนในพิสัยความยาวคลื่นแคบ ๆ ฉะนั้นเรามักจะเรียกเลเซอร์ตามชื่อของแอ็กทีฟมีเดียม ในบทนี้เราจะกล่าวถึงเลเซอร์ชนิดต่าง ๆ ที่มีอยู่ ทั้งนี้จะพิจารณาโครงสร้างระดับพลังงานของแอ็กทีฟมีเดียมและวิธีการปั๊มให้เกิดการผกผันประชากร

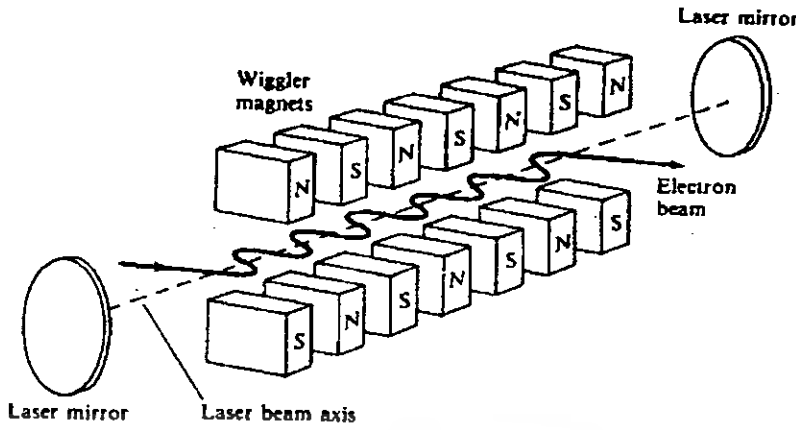
นับตั้งแต่มีการค้นพบและสร้างเลเซอร์เครื่องแรกในปี ค.ศ.1960 ซึ่งใช้ผลึกทับทิมเป็นแอ็กทีฟมีเดียม ได้มีการค้นคว้าวิจัยหาวัสดุชนิดต่าง ๆ ที่สามารถนำมาใช้เป็นแอ็กทีฟมีเดียมได้หลาย ๆ ชนิด จนเราอาจจะคิดว่ามากพอสำหรับที่จะนำมาเป็น แอ็กทีฟมีเดียม แต่แท้จริงแล้วทุกวันนี้ยังมีการทำวิจัยค้นคว้าวัสดุใหม่ ๆ ตลอดเวลา แม้ว่าจะมีการผลิตเลเซอร์ออกมาเพื่อจุดประสงค์เชิงพาณิชย์แล้วก็ตาม

เราสามารถจำแนกเลเซอร์ออกเป็น 4 ชนิดใหญ่ ๆ ตามสมบัติทางฟิสิกส์ของแอ็กทีฟมีเดียมที่ใช้ ได้แก่ เลเซอร์ชนิดฉนวนที่ถูกละอิม (doped insulator laser) แก๊สเลเซอร์ (gas laser) เลเซอร์สารกึ่งตัวนำ (semi conductor laser) และสียเลเซอร์ (dye laser) ในกลุ่มของเลเซอร์ทั้ง 4 ประเภทนี้จะมีลักษณะที่ต่างกันไม่ว่าจะเป็นระดับพลังงานหรือกลไกการปั๊ม

#### 2.2 เลเซอร์อิเล็กตรอนอิสระ

ก่อนจะจบบทนี้เราควรพิจารณาศึกษาเลเซอร์ ที่อาจจะประดิษฐ์ขึ้นได้ในอนาคต ซึ่งอาจจะมีคุณลักษณะพิเศษออกไป เช่น สามารถดูได้ในพิสัยที่กว้าง (จากอัลตราไวโอเลตจนถึงความยาวคลื่นเป็นมิลลิเมตร) มีกำลังสูงประสิทธิภาพสูง และราคาต่ำ อย่างไรก็ตามสิ่งประดิษฐ์ที่กล่าวอยู่ในขั้นตอนวิจัยและพัฒนา โดยหลักการแล้วจะมีหลักการทำงานเช่นกับเลเซอร์ชนิดอื่นที่กล่าวมา แต่ยังมีประสิทธิภาพต่ำ การพัฒนาต้นแบบยังไม่ลงตัว

หลักการทำงานของเลเซอร์อิเล็กตรอนอิสระ (free electron laser) ค่อนข้างจะแตกต่างกับกรณีที่เราได้กล่าวมาแล้ว แหล่งจ่ายพลังงานจะเป็นอิเล็กตรอนความเร็วสูง (มีความเร็วเกือบเท่าความเร็วแสง) ในสภาวะแวดล้อมบางประการ อิเล็กตรอนเหล่านี้จะถูกเหนี่ยวนำให้มีพลังงานสูงเทียบเท่ากับพลังงานของโฟตอนที่เคลื่อนที่ในทิศเดียวกัน การเกิดเช่นนี้ ปฏิกริยาที่เกี่ยวข้องดูเหมือนจะมีประการเดียวได้แก่ อันตรกริยาแบบคูลอมบ์ อย่างไรก็ตามสนามไฟฟ้าในลำแสงจะตั้งฉากกับทิศทางการเคลื่อนที่ อิเล็กตรอนจะไม่สามารถ ปลดปล่อยพลังงานเป็นโฟตอนได้ ถ้าไม่มีองค์ประกอบความเร็วตั้งฉากกับทิศทางการเคลื่อนที่ ดังนั้นอิเล็กตรอนจะถูกทำให้เคลื่อนที่ผ่านแม่เหล็กแบบวิกเกิลเลอร์ (wiggler magnet) การทำเช่นนี้ทำให้มีสมมาตรเป็นคาบ ๆ ตามความยาวในทิศของการเคลื่อนที่ของลำอิเล็กตรอน ขณะที่อิเล็กตรอนผ่านสนามแม่เหล็กแบบวิกเกิลเลอร์จะมีการสั่นตามขวางเกิดขึ้น ดังแสดง ในรูปที่ 2.1 ผลของการสั่นนี้ทำให้มีการเปล่งรังสีแบบสเปกตรัมต่อเนื่องออกมา โดยมีความยาวคลื่นเป็น  $\lambda$  ที่หาได้จาก



รูปที่ 2.1 แผนผังเลเซอร์อิเล็กตรอนอิสระ

$$\lambda = \frac{\lambda_w}{2\gamma^2} \quad (2.1)$$

เมื่อ  $\lambda_w$  คือ คาบวิกเกิลเลอร์ (wiggler period) และ  $\gamma$  คือ อัตราส่วนของพลังงานอิเล็กตรอนเทียบกับเมื่ออิเล็กตรอนหยุดนิ่ง (0.511 Mev) การแผ่รังสีดังกล่าวจะเป็นแม่เหล็ก (magnetic)

ความกว้างของแถบ (bandwidth)  $\Delta\lambda$  ของรังสีหาได้จาก

$$\frac{\Delta\lambda}{\lambda} \approx \frac{1}{2N} \quad (2.2)$$

เมื่อ  $n$  คือจำนวนคาบวิกเกิลเลอร์

การที่จะทำให้อิเล็กตรอนสูญเสียพลังงานจำนวนมากให้เป็นลำแสงได้นั้น ไม่ใช่เรื่องง่ายเลย หรือบางทีเราอาจได้ขิ้นเท่านั้น ถ้าลำอิเล็กตรอนถูกฉุดให้เปล่งรังสีเฉพาะค่าความยาวคลื่นหนึ่งดังคำนวณได้ จะพบว่า มีการถ่ายพลังงานระหว่างลำอิเล็กตรอนกับลำแสงในปริมาณที่เท่ากัน

วิธีการหนึ่งที่ได้โดยการใช้เลเซอร์ที่มีพลังงานสูงกว่าพลังงานก้ำทอน (resonance energy) ดังนั้นจะเสมือนว่าอิเล็กตรอนจะถูกดึงกลับสู่เงื่อนไขก้ำทอน ในกรณีนี้จะมีพลังงานปริมาณหนึ่ง (ความแตกต่างพลังงานอิเล็กตรอนระหว่างจุดสุดท้ายกับจุดเริ่มต้น) จะวัดได้ด้วยวิธีนี้ นอกจากนี้ยังมีอีกวิธีหนึ่งได้แก่ การเปลี่ยนคาบวิกเกิลเลอร์จนทำให้เกิดการก้ำทอนของพลังงานอิเล็กตรอนน้อยกว่าพลังงานเริ่มต้น ดังนั้นเท่ากับว่าอิเล็กตรอนพยามกลับมาอยู่สถานะเดิม โดยผ่านการก้ำทอน ในกรณีนี้จะมีการปลดปล่อยพลังงานเป็นลำแสงออกมาประมาณ 10% ของพลังงานทั้งหมด การที่จะทำให้เลเซอร์มีประสิทธิภาพสูงขั้นนั้นทำได้โดยการใช้อิเล็กตรอนที่ได้ใช้แล้วกลับมาใช้ใหม่ มีวิธีการทำได้ 2 วิธีคือ ประการแรกให้อิเล็กตรอนมีการย้อนกลับ

และอีกประการหนึ่งคือดูดพลังงานจากอิเล็กตรอนแล้วทำให้เกิดแสง แต่ทั้งสองวิธีข้างต้นต่างก็เป็นเพียงแค่โอกาสที่เป็นไปได้เท่านั้น

## 2.3 ไมโครคอนโทรลเลอร์ MCS-51

### 2.3.1 โครงสร้างและสถาปัตยกรรมของไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลช

ไมโครคอนโทรลเลอร์ MCS-51 ที่ใช้จะพูดถึง ไมโครคอนโทรลเลอร์ตระกูล MCS-51 ซึ่งมีหน่วยความจำแฟลช (flash memory) ของ Atmel corporation มีเบอร์ขึ้นต้นด้วย AT89 เหตุผลที่ใช้ไมโครคอนโทรลเลอร์ แบบนี้ในการเรียนรู้เพื่อใช้ว่าไมโครคอนโทรลเลอร์ตระกูล MCS-51 มีด้วยกันหลายประการดังนี้

1. หน่วยความจำโปรแกรมภายในตัวไมโครคอนโทรลเลอร์เป็นแบบแฟลช ทำให้สามารถลบและเขียนได้นับพันครั้ง จึงสามารถใช้งานในรูปแบบของ ไมโครคอนโทรลเลอร์ชิปเดี่ยว ไม่ต้องใช้หน่วยความจำภายนอก ส่งผลให้สามารถใช้งาน พอร์ตอินพุตเอาต์พุตของไมโครคอนโทรลเลอร์ได้อย่างเต็มประสิทธิภาพ

2. ต้นทุนและเวลาในการพัฒนาระบบไมโครคอนโทรลเลอร์ลดลงอย่างมากเนื่องจากไม่ต้องใช้เครื่องมือพัฒนาจำพวกอีมูเลเตอร์และเครื่องโปรแกรมอีพรอม

3. บริษัทผู้ผลิตได้ทำการผลิต ไมโครคอนโทรลเลอร์ตระกูลนี้ ออกมาหลายเบอร์ และมีความสามารถแตกต่างกันไป ทำให้มีทางเลือกในการใช้งานสูง

4. ด้วยการใช้ความหน่วยความจำภายในตัว ไมโครคอนโทรลเลอร์ ทำให้สามารถป้องกันการคัดลอกข้อมูลของหน่วยความจำโปรแกรมได้อย่างดี

5. ในบางเบอร์ของไมโครคอนโทรลเลอร์ที่ผลิตโดย Atmel สามารถทำการโปรแกรมข้อมูลในหน่วยความจำโปรแกรมได้โดยไม่ต้องถอดตัวไมโครคอนโทรลเลอร์ออกมาทำการโปรแกรมใหม่ หรือเรียกว่า การโปรแกรมในวงจร หรือ ในระบบ (In-system programming) ทำให้การพัฒนาหรือซ่อมบำรุง ตลอดจนการปรับปรุงหรืออัปเดตข้อมูลในหน่วยความจำโปรแกรมทำได้ ง่าย สะดวก ภายใต้งบประมาณที่ไม่สูงมากนัก

6. ชุดคำสั่งและสถาปัตยกรรมพื้นฐานเหมือนกับไมโครคอนโทรลเลอร์ MCS-51 ของผู้ผลิตอื่นไม่ว่าจะเป็นอินเทล ซิเมนส์ หรือ คัลลัส

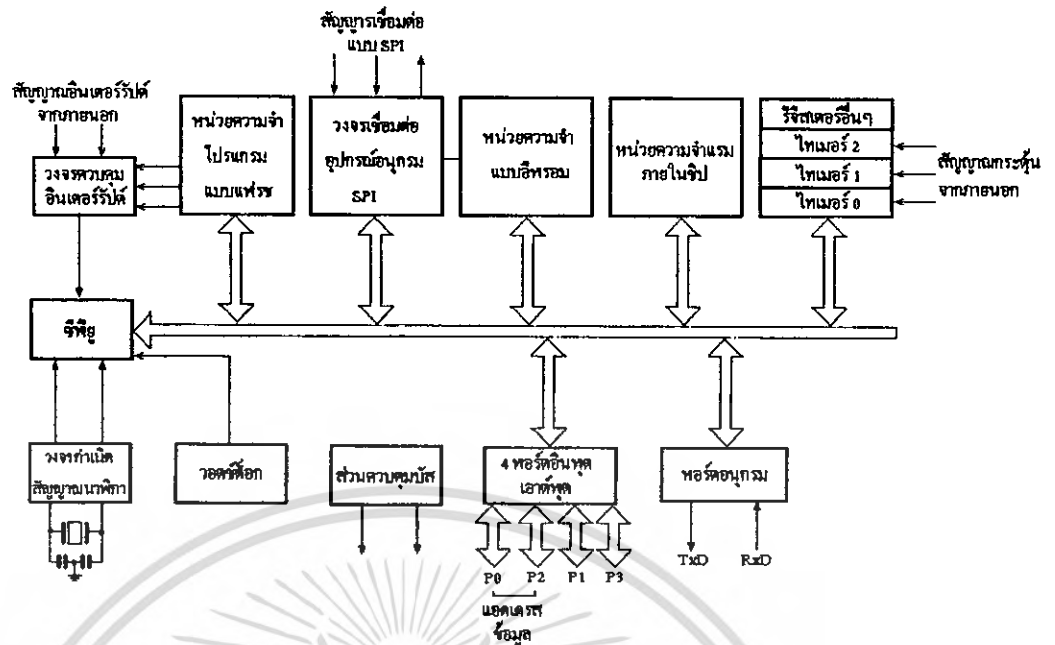
### 2.3.2 คุณสมบัติของไมโครคอนโทรลเลอร์ ตระกูล MCS-51 อนุกรม AT89xx

เป็นไมโครคอนโทรลเลอร์ที่ใช้ ซีพียูขนาด 8 บิต ภายในหน่วยความจำโปรแกรม เป็นแบบแฟลชสามารถลบและเขียนใหม่ได้พันครั้ง

หน่วยความจำพื้นฐานเป็นหน่วยความจำแบบแรม ในบางเบอร์จะมีหน่วยความจำ แบบอีพรอมเพิ่มเติมขาพอร์ตเป็นแบบสองทิศทาง สามารถใช้งานได้ทั้งอินพุตและเอาต์พุต ไทมเมอร์/ เคาน์เตอร์ขนาด 16 บิตอย่างน้อย 2 ตัว สามารถรองรับแหล่งกำเนิดอินเตอร์รัปได้ 6 ประเภท มีวงจรกำเนิดสัญญาณนาฬิกาอยู่ภายในชิป

โครงสร้างพื้นฐานของ ไมโครคอนโทรลเลอร์ MCS-51 ในอนุกรม AT89xx จะเห็นได้ว่าโครงสร้างของ AT89xx จะเหมือนกับไมโครคอนโทรลเลอร์ ตระกูล MCS-51 พื้นฐาน หากแตกต่างกัน





รูปที่ 2.3 โครงสร้างพื้นฐานของไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลชในอนุกรม AT89Sxx

เบอร์ของไมโครคอนโทรลเลอร์	หน่วยความจำโปรแกรม	หน่วยความจำข้อมูล	จำนวนไทมเมอร์/เคาน์เตอร์ 16 บิต
AT89C1051	แบบแฟลช ขนาด 1 กิโลไบต์	แรม 64 ไบต์	1
AT89C2051	แบบแฟลช ขนาด 2 กิโลไบต์	แรม 128 ไบต์	2
AT89C51	แบบแฟลช ขนาด 4 กิโลไบต์	แรม 128 ไบต์	2
AT89C52	แบบแฟลช ขนาด 8 กิโลไบต์	แรม 256 ไบต์	3
AT89C55	แบบแฟลชขนาด 20 กิโลไบต์	แรม 256 ไบต์	3
AT89CS8252	แบบแฟลช ขนาด 8 กิโลไบต์	แรม 256 ไบต์ อีอีพรอม 2 กิโลไบต์	3
AT89CS53	แบบแฟลชขนาด 12 กิโลไบต์	แรม 256 ไบต์	3

ตารางที่ 2.1 รายละเอียดโดยสรุปบางส่วนของไมโครคอนโทรลเลอร์ MCS-51แบบแฟลชที่ Atmel ผลิต

พอร์ต 1 (P1.0-P1.7) มี 8 ขา แต่ละขาสามารถกำหนดให้เป็นได้ทั้งอินพุต และเอาต์พุต สำหรับใช้งานทั่วไป ถ้าหากต้องการกำหนดให้ขาพอร์ต 0 ขาใดขาหนึ่งเป็นอินพุตสามารถทำได้โดย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การเขียนข้อมูล “1” ไปยังแต่ละบิตของพอร์ตที่ต้องการติดต่อด้วย นอกจากนั้นในอนุกรม AT89Sxx จะใช้ขา P1.0 เป็นขาอินพุตสำหรับนับค่าของไทมเมอร์ 2 และ P1.1 เป็นขาอินพุต ทริกเกอร์ของไทมเมอร์ 2 ในขณะที่ขาเชื่อมต่อแบบ SPI เพื่อทำการโปรแกรมข้อมูลในระบบ

ขพอร์ต 2 (P2.0-P2.7) มี 8 ขา แต่ละขาสามารถกำหนดให้เป็นได้ทั้งอินพุตและเอาต์พุต สำหรับใช้งานทั่วไป ถ้าหากต้องการกำหนดให้ขาพอร์ตใดเป็นอินพุตสามารถทำการได้โดยการเขียนข้อมูล “1” ไปยังแต่ละบิตของพอร์ตที่ต้องการติดต่อด้วย ส่งผลทำให้ขาพอร์ตนั้นมีสถานะปล่อยลอย (float) จึงมีอินพุตอิมพีแดนซ์สูงสามารถใช้งานเป็นขาพอร์ตอินพุตได้ นอกจากขาพอร์ตนี้ยังถูกใช้งานในการติดต่อกับขาแอดเดรสไบต์สูงของหน่วยความจำภายนอก (A8-A15)

ขาพอร์ต 2 (P2.0-P2.7) มี 8 ขา แต่ละขาสามารถกำหนดให้เป็นได้ทั้งอินพุตและเอาต์พุตสำหรับใช้งานทั่วไป ถ้าหากต้องการกำหนดให้ขาพอร์ตใดเป็นอินพุตสามารถทำการได้โดยการเขียนข้อมูล “1” ไปยังแต่ละบิตของพอร์ตที่ต้องการติดต่อด้วย ส่งผลทำให้ขาพอร์ตนั้นมีสถานะปล่อยลอย (float) จึงมีอินพุตอิมพีแดนซ์สูงสามารถใช้งานเป็นขาพอร์ตอินพุตได้ นอกจากนั้นขาพอร์ต 3 ยังเป็นขาที่มีหน้าที่ใช้งานพิเศษ ดังมีรายละเอียดดังต่อไปนี้

**P2.0** ใช้เป็นขาอินพุตสำหรับข้อมูลจากสื่อสารแบบอนุกรม หรือขา RxD

**P3.1** ใช้เป็นขาอินพุตสำหรับข้อมูลจากการสื่อสารแบบอนุกรม หรือขา TxD

**P3.2** ใช้เป็นขาอินพุตรับสัญญาณอินเทอร์รัปต์จากภายนอกช่อง 0 หรือ ขา INTO

**P3.3** ใช้เป็นขาอินพุตรับสัญญาณอินเทอร์รัปต์จากภายนอกช่อง 1 หรือ ขา INT 1

AT89Cxx			
(T2) P1.0	1	40	VCC
(T2EX) P1.1	2	39	P0.0 (AD0)
P1.2	3	38	P0.1 (AD1)
P1.3	4	37	P0.2 (AD2)
P1.4	5	36	P0.3 (AD3)
P1.5	6	35	P0.4 (AD4)
P1.6	7	34	P0.5 (AD5)
P1.7	8	33	P0.6 (AD6)
RST	9	32	P0.7 (AD7)
(RxD) P3.0	10	31	EA/VPP
(TxD) P3.1	11	30	ALE/PROG
(INT0) P3.2	12	29	PSEN
(INT1) P3.3	13	28	P2.7 (A15)
(T0) P3.4	14	27	P2.6 (A14)
(T1) P3.5	15	26	P2.5 (A13)
(WR) P3.6	16	25	P2.4 (A12)
(RD) P3.7	17	24	P2.3 (A11)
XTAL2	18	23	P2.2 (A10)
XTAL1	19	22	P2.1 (A9)
GND	20	21	P2.0 (A8)

รูปที่ 2.4 การจัดการมาตรฐานของไมโครคอนโทรลเลอร์ MCS-51 ในอนุกรม AT89C5x

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

P3.4 ใช้เป็นขาอินพุตรับสัญญาณไทมเมอร์จากภายนอกช่อง 0 หรือ ขา TO

P3.5 ใช้เป็นขาอินพุตรับสัญญาณอินเตอร์รัปต์จากภายนอกช่อง 1 หรือ ขา TI

P3.6 ใช้เป็นขาสัญญาณ WR ในกรณีใช้กับหน่วยความจำภายนอก

P3.7 ใช้เป็นสัญญาณ RD ในกรณีใช้กับหน่วยความจำภายนอก

ขารีเซ็ต (Reset) ใช้ในการรีเซ็ตการทำงานของไมโครคอนโทรลเลอร์ โดยในการป้อนสัญญาณเพื่อรีเซ็ตสถานะที่ขานี้ ต้องอยู่ในระดับรีเซ็ตอย่างน้อย 2 แมกซีนไซเคิล โดยที่วงจรกำเนิดสัญญาณนาฬิกายังคงทำงานต่อเนื่องไปอย่างเป็นปกติ

ขา ALE/PROG (address Latch Enable/Program pulse input) เป็นขาที่ใช้ในการควบคุมการแลตช์ของขาพอร์ต 0 เมื่อมีการใช้งานหน่วยความจำภายนอก นอกจากนี้ขานี้ยังใช้เป็นขาสำหรับรับพัลส์ของการโปรแกรมสำหรับโปรแกรมข้อมูลลงในไมโครคอนโทรลเลอร์ MCS-51 ในรุ่นที่มีหน่วยความจำโปรแกรมเป็นแบบอีพรอม

ขา PSEN (Program Store Enable) ขานี้ใช้ในการส่งสัญญาณเพื่อขอร้องติดต่อกับหน่วยความจำโปรแกรมภายนอก เมื่อไมโครคอนโทรลเลอร์ต้องการอ่านข้อมูลจากหน่วยความจำโปรแกรมภายนอกตัวไมโครคอนโทรลเลอร์ต้องการอ่านข้อมูลจากหน่วยความจำโปรแกรมภายนอกตัวไมโครคอนโทรลเลอร์ จะส่งสัญญาณออกมาที่ขานี้ 2 ครั้ง ในแต่ละแมกซีนไซเคิล แต่ถ้าหากติดต่อกับหน่วยความจำข้อมูลภายนอก ขานี้จะ ไม่มีการส่งสัญญาณใดๆออกมา

ขา EA/Vpp (External Access enable / Programming voltage input) ใช้สำหรับเลือกการติดต่อกับหน่วยความจำโปรแกรมจากภายนอกหรือภายในตัวไมโครคอนโทรลเลอร์ ถ้าหากขานี้เป็น "0" เป็นการเลือกให้ไมโครคอนโทรลเลอร์ติดต่อกับหน่วยความจำโปรแกรมภายนอก แต่ถ้าหากขานี้เป็น "1" เป็นการเลือกให้ไมโครคอนโทรลเลอร์ติดต่อกับหน่วยความจำภายในตัวไมโครคอนโทรลเลอร์

นอกจากนี้ที่ขานี้ยังใช้เป็นอินพุตสำหรับแรงดันไฟสูงสำหรับโปรแกรมหน่วยความจำภายในไมโครคอนโทรลเลอร์ สำหรับไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลชต้องการแรงดันสำหรับการโปรแกรม +12 V

ขา XTAL1 และ XTAL2 เป็นสำหรับต่อคริสตัลเพื่อสร้างสัญญาณนาฬิกาในการกำหนดจังหวะการทำงานของไมโครคอนโทรลเลอร์

### 2.3.4 โครงสร้างและทำงานของพอร์ต

ไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลชมีพอร์ตให้ใช้งานทั้งสิ้น 4 พอร์ตคือ พอร์ต 0 ถึง พอร์ต 3 แต่ละพอร์ตมีขนาด 8 บิต เป็นพอร์ตแบบ 2 ทิศทาง กล่าวคือ สามารถเป็นได้ทั้งอินพุตสำหรับรับสัญญาณข้อมูลเข้าและเอาต์พุตสำหรับส่งสัญญาณข้อมูลออกทุกพอร์ตของ

ไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลชเบอร์ได

วงจรภายในแต่ละพอร์ตของ ไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลช เป็นวงจรของพอร์ต 0 วงจรแลตช์ของแต่ละบิตในแต่ละพอร์ตก็คือ วงจรดีฟลิปฟล็อปนั่นเอง การอ่านค่าสถานะของพอร์ตและสถานะของวงจรแลตช์สามารถกระทำได้อย่างอิสระด้วยสัญญาณที่แยกจากกัน นั่นคือสัญญาณ

อ่านข้อมูลจากขาพอร์ต และสัญญาณอ่านข้อมูลจากวงจรแลคซ์ ส่วนการเขียนข้อมูลมายังพอร์ตต้องส่งสัญญาณมายังขา CLK ของซีพียูฟลิปฟล็อปในขณะที่ข้อมูลจะผ่านมาทางขาบีตข้อมูลภายในเข้าสู่ขา D ของซีพียูฟลิปฟล็อป ที่พอร์ตนี้มีวงจรมัลติเพล็กซ์ สำหรับกำหนดลักษณะการทำงานของพอร์ตว่าต้องการใช้งานเป็นขาพอร์ตอินพุตเอาต์พุตปกติหรือใช้การติดต่อกับหน่วยความจำภายนอกไมโครคอนโทรลเลอร์

เนื่องจากที่ขาพอร์ต 0 ไม่มีวงจรพูลอัพภายใน หากมีการนำพอร์ต 0 ไปใช้งานเป็น อินพุต จะต้องต่อตัวต้านทานพูลอัพภายนอกเข้าที่ขาพอร์ต 0 ทุกขาด้วย

วงจรของพอร์ต 1 ซึ่งมีลักษณะ โดยทั่วไปคล้ายกับพอร์ต 0 หากแต่ไม่มี วงจรมัลติเพล็กซ์ เนื่องจากพอร์ตนี้ จะไม่ใช้ในการติดต่อกับหน่วยความจำภายนอก แต่จะมีวงจรพูลอัพภายในที่แต่ละบิตของพอร์ตนี้แทน วงจรภายในของพอร์ต 2 จะคล้ายกับพอร์ต 0 มาก ต่างกันเพียงมี วงจรพูลอัพเพิ่มเข้ามา ส่วนวงจรภายในของพอร์ต 3 จะเห็นว่าคล้ายกับพอร์ต 1 มีการเพิ่มเติมวงจรบัฟเฟอร์และวงจรอินพุตเอาต์พุต เมื่อทำงานในฟังก์ชันพิเศษเข้ามาเนื่องจากพอร์ต 3 สามารถนำไปใช้งานหน้าที่พิเศษได้ทุกขา

### 2.3.5 การใช้งานเป็นพอร์ตอินพุต

เนื่องจากพอร์ตของไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลชสามารถเป็นได้ทั้งอินพุต และเอาต์พุต ดังนั้นจึงเป็นความจำเป็นอย่างยิ่งต้องความเข้าใจ ถึงการกำหนดลักษณะการทำงานให้แก่พอร์ตของไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลช

ในการกำหนดให้พอร์ตอินพุต ต้องเริ่มต้นด้วยการเขียนข้อมูล “1” มาที่แต่ละบิตของพอร์ตที่ต้องการใช้งานเป็นอินพุต เพื่อหยุดการทำงานของแฟลชที่ใช้การขับสัญญาณเอาต์พุตของบิตนั้น ๆ ทำให้ขาสัญญาณของพอร์ตเชื่อมต่อกับ วงจรพูลอัพภายในโดยตรงส่งผล ให้ขาพอร์ตนั้นมีลอจิกเป็น “1” สามารถรับสัญญาณลอจิก “0” จากอุปกรณ์ภายนอกได้ง่าย สัญญาณข้อมูลจากอุปกรณ์ภายนอกจะถูกส่งมาแล้วเก็บไว้ในวงจรบัฟเฟอร์ภายในพอร์ต แล้วรอให้ซีพียูมาอ่านเข้าไป เมื่อเป็นเช่นนั้นอุปกรณ์ภายนอกที่เชื่อมต่อกับอินพุตพอร์ตของไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลชควรกำหนดให้ทำงานในสภาวะลอจิก “0” จะดีและสะดวกที่สุด

ขา	เบอร์ของไมโครคอนโทรลเลอร์	หน้าที่พิเศษ
P1.0	AT89C52/AT89Sxx	ขา T2 เป็นขาอินพุตนับค่าของไทมเมอร์/เคาน์เตอร์ 2 และเป็นขา
P1.1	AT89C52/AT89Sxx	และควบคุมทิศทางของสัญญาณ
P1.4	AT89Sxx	ขา SS (Slave Select) เป็นขาเลือกการติดต่อในกรณีที่ไมโครคอนโทรลเลอร์เป็นอุปกรณ์สเลฟ ในระบบการติดต่อแบบ SPI
P1.5	AT89Sxx	ขา MOSI (Masster data output, Slave data input) ใช้ในการติดต่อกับพอร์ต SPI
P1.6	AT89Sxx	ขา MISO (Master data input, Slave data output) ใช้ในการติดต่อกับพอร์ต SPI
P1.7	AT89Sxx	ขา SCK (Master clock output ) เป็นขาสัญญาณนาฬิกาของการติดต่อกับพอร์ต SPI

ตารางที่ 2.2 หน้าที่พิเศษของพอร์ต 1 ในไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลชของ Atmel

### 2.3.6 การใช้งานเป็นพอร์ตเอาต์พุต

โดยปกติแล้ว ขาพอร์ตจะกำหนดให้มีลักษณะเป็นเอาต์พุตอยู่แล้ว ดังนั้นจึงสามารถส่งข้อมูลออกไปได้อย่างง่ายดายและตรงไปตรงมา กล่าวคือเมื่อต้องการส่งข้อมูล “0” ออกไปทางเอาต์พุต ก็ให้เขียนข้อมูล “0” ไปยังวงจรแลตช์ ซึ่งก็จะส่งต่อไปขับเฟด ทำให้เฟดทำงาน ที่ขาพอร์ตที่กำหนดให้ทำงานก็จะเกิดลอจิก “0” ขึ้น ในทางตรงข้ามหากต้องการส่งข้อมูล “1” ออกไปก็ให้เขียนข้อมูล “1” ไปยังวงจรแลตช์วงจรก็จะหยุดทำงาน ทำให้ที่ขาพอร์ตเชื่อมต่อกับวงจรพูลอัพภายในเกิดเป็นลอจิก “1” ที่ขาพอร์ตนั้น ซึ่งจะคล้ายกับการกำหนดให้เป็นขาอินพุตมาก เพียงแต่แตกต่างกันที่กระบวนการในการเคลื่อนย้ายข้อมูล โดยถ้าเป็นอินพุตจะมีสัญญาณมาอ่านข้อมูลที่บัฟเฟอร์ แต่ถ้าเป็นเอาต์พุตจะไม่มี การอ่านข้อมูลที่บัฟเฟอร์แต่อย่างใด เว้นแต่ในกรณีที่ต้องการตรวจสอบข้อมูลที่ส่งออกมาทางเอาต์พุต

เมื่อใช้งานพอร์ตเอาต์พุต แต่ละขา (หรือละบิต) ของแต่ละพอร์ตมีความสามารถในการจ่ายกระแสหรือที่เรียกว่า **กระแสซอร์ส (source current)** ได้สูงสุด 10 mA และทุกขา รวมกันในแต่ละพอร์ต (ทั้ง 8 บิต) สูงสุด 26 mA สำหรับพอร์ต 0 และ 15 mA สำหรับพอร์ต 1-3 ในกรณีที่ใช้งานทุกพอร์ตเอาต์พุตจะสามารถจ่ายกระแสได้รวมกันสูงสุด 71 mA ดังนั้นในการใช้งานเป็นพอร์ตเอาต์พุตเพื่อไม่ให้เกิดปัญหาเกี่ยวกับความสามารถในการจ่ายกระแสควรต่อวงจรบัฟเฟอร์ทางเอาต์พุตเพื่อช่วยในการขับกระแสอีกทางหนึ่ง

### 2.3.7 การอ่านค่าลอจิกจากพอร์ต

ในไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลชสามารถ อ่านค่าลอจิกจากพอร์ตได้ 2 ลักษณะ คือ อ่านจากขาพอร์ตโคตรงตรง และอ่านจากวงจรถ่ายของแต่ละพอร์ต

ในกรณีที่พอร์ตต่อกับขาเบสของทรานซิสเตอร์ชนิด NPN และขาอิมิตเตอร์ของทรานซิสเตอร์ตัวนั้นต่อลงกราวด์ หากมีการส่งข้อมูล “0” เนื่องจากเมื่อทรานซิสเตอร์ทำงาน จะเสมือนว่าขาพอร์ตนั้น ถูกต่อลงกราวด์ ทำให้หากอ่านค่าลอจิกที่ขาพอร์ตจะได้ผลตรงข้ามกับที่ส่งออกมา แต่หากทำงานอ่านค่าลอจิกที่วงจรถ่าย จะได้ค่าที่ตรงกับค่าที่ต่อการส่งจริงดังนั้น ในการอ่านค่าลอจิกจากพอร์ตจึงต้องเลือกวิธีการให้เหมาะสมกับอุปกรณ์ที่นำมาคือด้วย

### 2.3.8 จังหวะการทำงานของไมโครคอนโทรลเลอร์ MCS-51

ในการใช้งานไมโครคอนโทรลเลอร์ MCS-51 จะต้องทำความเข้าใจถึงจังหวะการทำงานของซีพียู และลำดับขั้นตอนการประมวลผลคำสั่ง ในการประมวลผลคำสั่งของซีพียูจะมีขั้นตอนหลักๆ 2 ขั้นตอน คือ กระบวนการเฟตช์ (fetch) เป็นการเรียกค่าออกจากหน่วยความจำโปรแกรมแล้วทำการแปลรหัสคำสั่งนั้นเป็นภาษาเครื่องเพื่อเตรียมความจำโปรแกรมแล้วทำการแปลรหัสดังนั้นเป็นภาษาเครื่องเพื่อเตรียมการประมวลผล ขั้นตอนต่อมาคือ กระบวนการเอ็กซีคิวต์ (execute) เป็นการกระทำตามคำสั่งที่กำหนดหรือตามที่เฟตช์ขึ้นมาโดยกระบวนการก่อนหน้าที่ เมื่อทำการเอ็กซีคิวต์คำสั่งเรียบร้อยแล้ว ก็จะไปเริ่มกระบวนการเฟตช์คำสั่งใหม่ต่อไป

เมื่อจ่ายไฟให้แก่ไมโครคอนโทรลเลอร์จะเกิดการทำรีเซ็ตในลักษณะที่เรียกว่า เพาเวอร์ออร์ริเซต (power on reset) ซีพียูเริ่มต้นการทำงานที่แอดเดรส 0000H ของหน่วยความจำโปรแกรม จังหวะทำงานของซีพียูจะเป็นคาบรูปแบบ โดยได้รับการกำหนดมาจากกรอบการทำงาน หรือแมชชีนไทม์ไลน์ แสดงจังหวะการทำงานของ ไมโครคอนโทรลเลอร์ MCS-51 โดยในหนึ่งรอบการทำงานหรือแมชชีนไทม์ไลน์จะแบ่งย่อยออกเป็น 6 สเตต (state) กำหนดชื่อเป็น S1-S6 ในแต่ละ สเตตมีค่าเวลาเท่ากับ 2 คาบเวลาของสัญญาณนาฬิกา ถ้าสัญญาณนาฬิกามีความถี่ 12 MHz จะมีความยาวเท่ากับ 1 ms คาบเวลาทั้งสองภายในหนึ่งสเตตจะเรียกว่าเฟส 1 (phase) และ เฟส 2 (phase)

การเอ็กซีคิวต์คำสั่งที่ใช้เวลา 1 ไทม์ไลน์เริ่มต้นที่สเตต 1 จะเป็นการอ่านค่าอปโด้ค อันเป็นกระบวนการแลคซ์ค่าของอปโด้คส่งไปให้รีจิสเตอร์คำสั่ง (Instruction Register:IR) การเฟตช์ครั้งที่ 2 จะเกิดขึ้นที่สเตต 4 ภายในแมชชีนไทม์ไลน์เดียวกัน ในกรณีที่คำสั่งไปคเดียว การเฟตช์ครั้งที่ 2 ภายในแมชชีนไทม์ไลน์เดียวกันจะถูกตัดทิ้งไป ในคำสั่งที่มีใช้เวลา 1 ไทม์ไลน์ จะสิ้นสุดการทำงานในสเตต 6 ของแมชชีนไทม์ไลน์เดียวกัน

ในกรณีที่คำสั่งใช้เวลา 2 ไทม์ไลน์ การทำงานของคำสั่งนั้นจะสิ้นสุดลงในสเตต 6 ของแมชชีนไทม์ไลน์ที่ 2 สำหรับในการกระทำคำสั่ง MOVX ซึ่งเป็นคำสั่งขนาด 1 ไบต์ 2 ไทม์ไลน์ จะไม่มีการเฟตช์เกิดขึ้นในไทม์ไลน์ที่สองของคำสั่ง MOVX นี้ เนื่องจากซีพียูจะไปทำการติดต่อกับหน่วยความจำภายนอก จะเห็นได้ว่าเวลาในการเอ็กซีคิวต์จะไม่ได้ขึ้นอยู่กับว่าทำการติดต่อกับหน่วยความจำโปรแกรมภายในหรือภายนอก

สัญญาณของการเข้าถึงหน่วยความจำโปรแกรมภายนอก โดยเวลาในขณะที่ยัง ไม่มีการกระทำ คำสั่ง MOVX สัญญาณที่ขา ALE และ PSEN จะเกิดการแอกทีฟ 2 ครั้งภายในหนึ่งแมชชีนไจกิล ในทุกครั้งที่ ALE เกิดการแอกทีฟที่พอร์ต 0 (P0) จะมีค่าของรีจิสเตอร์ PC ในไบต์ค่าออกมา ในขณะที่ พอร์ต 2 (P2) ก็มีค่าของ PC ในไบต์สูงเพื่อชี้ไปยังแอดเดรสต่อไปที่ต้องไปดำเนินการ สำหรับขา PSEN ก็จะมีการ แอกทีฟเมื่อมีการติดต่อกับหน่วยความจำโปรแกรมภายนอก ในกรณีที่จะทำคำสั่ง MOVX เพื่อเข้าถึงหน่วยความจำข้อมูลภายนอกที่ขา PSEN จะไม่เกิดการแอกทีฟ 2 ครั้ง ภายในหนึ่งแมชชีนไจกิลเนื่องจากบัสแอดเดรสและบัสข้อมูลจะใช้ในการติดต่อกับหน่วยความจำข้อมูลภายนอกแทน แต่สำหรับ สัญญาณ ALE ยังคง แอกทีฟตามจังหวะการทำงานเหมือนเดิม

เราสามารถสรุปได้ว่า ในการทำงาน 1 รอบหรือ 1 แมชชีนไจกิล จีทียูในไมโครคอนโทรลเลอร์ MCS-51 จะใช้เวลา 12 คาบเวลาของสัญญาณนาฬิกา นั่นคือ เวลาในการทำงาน 1 ไจกิลมีค่าเท่ากับ 1ms หรือมีความเร็วในการทำงานภายใน 1 MHz ในกรณีที่ใช้ความถี่สัญญาณนาฬิกา 12 MHz ดังนั้น ถ้าต้องการทราบความเร็วของการทำงานภายในของไมโครคอนโทรลเลอร์ MCS-51 สามารถหาได้จาก ค่าความถี่สัญญาณนาฬิกาหารด้วย 12 และถ้าต้องการหาค่าเวลาของ 1 รอบการทำงานหรือ 1 แมชชีนไจกิล สามารถทำได้โดยการหาส่วนกลับของความเร็ว ในการทำงานภายในของไมโครคอนโทรลเลอร์ MCS-51 สามารถสรุปเป็นสูตรทางคณิตศาสตร์ได้ดังนี้

$$\begin{aligned} & \text{ความเร็วในการทำงานภายในของไมโครคอนโทรลเลอร์เท่ากับ} \\ & \text{ความถี่ของสัญญาณนาฬิกา (ค่าของคริสตัลที่ต่ออยู่กับขา XTAL1 และ XTAL2)/12} \\ & \text{เวลา 1 แมชชีนไจกิล} = 1/\text{ความเร็วในการทำงานภายในของไมโครคอนโทรลเลอร์} \end{aligned}$$

#### 2.4 การขับโมดูลแสดงผลแบบผลึกเหลว (LCD module)

รายละเอียดเกี่ยวกับโมดูล LCD

โมดูล LCD จะมีส่วนประกอบหลักๆ 3 ส่วน ดังนี้

ตัวแสดงผล (display) ภายในเป็นผลึกเหลวที่สามารถแสดงผลให้เห็นโดยอาศัยแสงจากภายนอก ดังนั้นจึงต้องมีมุมในการมองข้อมูลที่แสดงผลบนจอ LCD

ตัวควบคุม (controller) เป็นตัวรับข้อมูลจากอุปกรณ์ภายนอกมาควบคุม การทำงานของโมดูล LCD เช่น ลบจอภาพ แสดงตัวอักษร หรือเลื่อนเคอร์เซอร์ เป็นต้น ตัวควบคุมนี้ใช้ชิปโดยเฉพาะ ชิพที่นิยมใช้คือ เบอร์ HD44780 และ HD61830 HD44780 จะใช้ควบคุม LCD แบบอักษร ส่วน HD61830 ใช้ควบคุม LCD แบบกราฟฟิก

ในการใช้งานโมดูล LCD จำเป็นต้องทำความเข้าใจกับโครงสร้างและคำสั่งที่ใช้ในการควบคุม ให้ถี่เสียบก่อน ในหนังสือนี้ขอยกตัวอย่างโมดูล LCD และอักษระ เพราะสามารถเข้าใจง่าย

บัฟเฟอร์อินพุทเอาต์พุต เป็นส่วนที่ใช้ในการติดต่อ รับส่งข้อมูลกับอุปกรณ์ภายนอก เพื่อที่จะ ถ่ายทอดข้อมูลเข้าออกภายในตัวควบคุม

รีจิสเตอร์คำสั่ง (Instruction Register: IR) เป็นรีจิสเตอร์ที่ใช้ในการรับข้อมูลคำสั่งจากอุปกรณ์ ภายนอก เพื่อนำไปควบคุมการแสดงผล



ตามผู้ผลิต อาทิ LM020L ของฮิตาชิ, DMC-16117A ของคอปเท็กซ์ (Coptrex) เป็นต้น แต่อย่างไรก็ตามคอนโทรลเลอร์ที่ใช้คือเบอร์เดียวกันนั่นคือเบอร์ HD4750 ของฮิตาชิ

โมดูล LCD ขนาด 16 x 1 มีขาที่ต่อใช้งานทั้งสิ้น 4 ขา มีการจัดขาตั้งรูปที่ 2 สำหรับรายละเอียดการทำงานของแต่ละขามิดังนี้

Vss(ขา 1) : ต่อกราวด์

Vdd(ขา 2) : ต่อไฟเลี้ยง +5 โวลต์

Vo(ขา 3) : เป็นขาอินพุตรับแรงดันเพื่อปรับความเข้มของการแสดงผล

RS (ขา 4) : เป็นขาอินพุตใช้ในการแยกชนิดข้อมูลของการประมวลผลในขณะนั้นว่าเป็นคำสั่งสำหรับรีจิสเตอร์ IR หรือเป็นข้อมูลสำหรับรีจิสเตอร์ DR โดยถ้าขาเป็น "0" ข้อมูลที่ส่งมาจะเป็นคำสั่ง แต่ถ้าขาเป็น "1" ข้อมูลที่ส่งมาจะเป็นข้อมูลที่ใช้ในการแสดงผล

R/W (ขา 5) : เป็นขาที่ใช้ในการเลือกอ่านหรือเขียนข้อมูลกับโมดูล LCD ถ้าเป็น "0" เป็นการกำหนดให้เขียนข้อมูล แต่ถ้าเป็น "1" จะเป็นการอ่านข้อมูล

E (ขา 6) : เป็นขาสำหรับสัญญาณพัลส์เอ็นเอเบิลโมดูล LCD ให้ทำงาน

D0-D7 (ขา 7-14) : เป็นขาที่ใช้เป็นทางผ่านของข้อมูลระหว่าง LCD กับอุปกรณ์ภายนอกขนาด 8 บิต

อนึ่งขา RS,R/W และ E จะใช้ร่วมกัน

#### 2.4.2 คำสั่งควบคุมโมดูล LCD

ในการเขียนคำสั่งลงในตัวควบคุม แน่แน่นอนว่าต้องกำหนดให้ขา RS และ R/W เป็น "0" แล้วเขียนคำสั่งตามไป คำสั่งควบคุมโมดูล LCD ของชิปควบคุม HD44780 ที่สำคัญมี 10 คำสั่ง

##### 1. คำสั่งเคลียร์ตัวแสดงผล (clear display)

มีข้อมูลคำสั่งเป็น 01H เป็นคำสั่งที่ใช้เขียนข้อมูลช่องว่าง หรือ space เข้าไปใน DDRAM ทั้งหมด เมื่อตัวควบคุมเอ็กคิวต์คำสั่งนี้ จะทำการกำหนดแอดเดรสของ DDRAM เป็น 0 เซอร์เซอร์จะกลับไปตำแหน่งซ้ายมือสุดของจอแสดงผล แล้วเซตบิต I/D ให้เป็น "1"

##### 2. คำสั่ง return home

ต้องกำหนดให้บิต 1 ของข้อมูลเป็น "1" เป็นคำสั่งให้เซอร์เซอร์เคลื่อนที่กลับไปยังตำแหน่งซ้ายสุดของจอแสดงผล แต่ข้อมูลบนจอแสดงผลไม่เปลี่ยนแปลง นั่นคือ ข้อมูลของคำสั่งของคำสั่งนี้จะ เป็น 02H หรือ 03H ก็ได้

##### 3. คำสั่งเลือกโหมดการป้อนข้อมูล (Entry mode Set)

มีรายละเอียดของข้อมูลคำสั่งดังนี้

บิต 7	บิต 6	บิต 5	บิต 4	บิต 3	บิต 2	บิต 1	บิต 0
0	0	0	0	0	0	I/D	S

## สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

บิต S เป็นบิตที่ใช้ในการกำหนดลักษณะของการแสดงผล เมื่อมีการป้อนข้อมูล ถ้าหากบิต S เป็น "1" เมื่อเกิดข้อมูลใหม่บนจอแสดงผล ตัวเคอร์เซอร์จะอยู่กับที่ แต่ตัวอักษรข้อมูลเดิมจะถูกดันไปทางซ้าย ถ้าหากบิตนี้เป็น "0" เมื่อเกิดข้อมูลใหม่ตัวเคอร์เซอร์จะเลื่อนไปทางขวามือ

บิต I/D เป็นบิตที่ใช้กำหนดว่า เมื่อเขียนหรืออ่านข้อมูลแล้ว แอแดกเรสของ DDRAM เพิ่มขึ้นหรือลดลงหนึ่งแอดเดรส โดยถ้าบิตนี้เป็น "1" แอแดกเรสของ DDRAM จะเพิ่มขึ้น แต่ถ้าเป็น "0" แอแดกเรสจะลดลง

ดังนั้น ข้อมูลคำสั่งที่เกิดขึ้นสำหรับคำสั่งนี้ได้แก่ 04H-07H (4 ข้อมูลคำสั่ง) และที่ใช้บ่อยคือ 06 H หมายถึง กำหนดให้เกิดข้อมูลใหม่ เคอร์เซอร์จะเลื่อนไปทางขวามือ และแอดเดกเรสของ DDRAM เพิ่มขึ้น

#### 4. คำสั่งควบคุมการแสดงผล

มีรายละเอียดของข้อมูลคำสั่งดังนี้

บิต 7	บิต 6	บิต 5	บิต 4	บิต 3	บิต 2	บิต 1	บิต 0
0	0	0	0	I	D	C	B

บิต D ใช้ควบคุมการเปิดปิดจอแสดงผล ถ้าบิตนี้เป็น "1" จะเป็นการเปิดจอแสดงผล ถ้าเป็น "0" จะเป็นการปิดจอแสดงผล

บิต C ใช้ควบคุมการแสดงผลตัวเคอร์เซอร์บนจอแสดงผล ถ้าต้องการให้มีเคอร์เซอร์แสดงบนจอแสดงผล ต้องกำหนดบิตนี้ให้เป็น "1" ถ้ากำหนดให้เป็น "0" จะเป็นการปิดเคอร์เซอร์หรือไม่แสดงเคอร์เซอร์

บิต B ใช้ควบคุมการกระพริบของเคอร์เซอร์ ถ้าบิตนี้เป็น "1" เคอร์เซอร์จะกระพริบ

ดังนั้นจะมีข้อมูลคำสั่งได้ตั้งแต่ 08H-0FH (8 รูปแบบคำสั่ง) ที่ใช้บ่อยคือ 0CH เป็นคำสั่งให้เปิดจอแสดงผล แต่ไม่แสดงผลเคอร์เซอร์ และ 0FH เป็นการสั่งให้เปิดจอแสดงผล แสดงเคอร์เซอร์ และสั่งให้เคอร์เซอร์กระพริบ

#### 5. คำสั่งควบคุมการเลื่อนเคอร์เซอร์และตัวอักษรบนจอแสดงผล

มีรายละเอียดของข้อมูลคำสั่งดังนี้

บิต 7	บิต 6	บิต 5	บิต 4	บิต 3	บิต 2	บิต 1	บิต 0
0	0	0	1	S/C	R/L	*	*

การควบคุมการเลื่อนเคอร์เซอร์และตัวอักษรบนจอแสดงผล ขึ้นอยู่กับการกำหนดบิต S/C และ R/L ซึ่งสามารถสรุปได้ดังนี้

S/C	R/L	ลักษณะการเลื่อน	ข้อมูลคำสั่ง
0	1	เลื่อนเคอร์เซอร์ไปทางซ้าย	10H-13H
0	1	เลื่อนเคอร์เซอร์ไปทางขวา	14H-17H
1	0	เลื่อนตัวอักษรใหม่ไปทางซ้าย	18H-1BH
1	1	เลื่อนตัวอักษรใหม่ไปทางขวา	1C-1FH

#### 6. คำสั่งกำหนดฟังก์ชันการทำงาน มีรายละเอียดของข้อมูลคำสั่งดังนี้

บิต 7	บิต 6	บิต 5	บิต 4	บิต 3	บิต 2	บิต 1	บิต 0
0	0	1	DL	N	F	*	*

บิต DL ใช้กำหนดจำนวนบิตที่ใช้คัดต่อส่งผ่านข้อมูล ถ้าบิตนี้เป็น "0" จะเป็นการคัดต่อแบบ 4 บิต แต่ถ้าเป็น "1" จะเป็นแบบ 8 บิต

บิต N ใช้กำหนดจำนวนบรรทัดของการแสดงผล ถ้าเป็น "0" จะแสดงผล 1 บรรทัด ถ้าเป็น "0" จะแสดงผล 2 บรรทัด ในกรณีที่จอแสดงผลสามารถแสดงผลได้มากกว่า 2 บรรทัด และต้องการให้แสดงผลมากกว่า 2 บรรทัด ก็กำหนดบิต N นี้ให้เป็น "1" เนื่องจากแอดเดรสของ DDRAM แบ่งเป็น 2 ช่องคือ 00H และ 40H

บิต F ใช้เลือกความละเอียดของตัวอักษรให้การแสดงผล ถ้าบิตนี้เป็น "0" จะเป็นการแสดงผลแบบ 5x7 จุด และถ้าเป็น "1" จะแสดงผลเป็นแบบ 5x10 จุด

ข้อมูลคำสั่งที่ใช้บ่อยคือ 38H เป็นการกำหนดให้ไมโคร LCD ทำงานในแบบ 8 บิต แสดงผล 2 บรรทัด และเลือกความละเอียดเป็น 5x7 จุด

#### 7. คำสั่งเลื่อนแอดเดรสของ CGRAM

เมื่อต้องการกำหนดแอดเดรสของ CGRAM ต้องกำหนดให้บิต 7 เป็น "0" บิต 6 เป็น "1" ส่วน 6 บิต ที่เหลือจะแทนด้วยแอดเดรสของ CRRAM จะต้องทำการกำหนดแอดเดรสด้วยคำสั่งนี้ ก่อนที่จะอ่านและเขียนข้อมูลให้ CGRAM โดยแอดเดรสของ CGRAM อยู่ระหว่าง 00H-3FH

#### 8. คำสั่งเลือกแอดเดรสของ DDRAM

ใช้ในการเลือกแอดเดรสของ DDRAM ก่อนที่จะทำการอ่านหรือเขียนข้อมูล โดยบิต 7 ต้องเป็น "1" และข้อมูลอีก 7 บิต ที่เหลือจะเป็นค่าแอดเดรสของ DDRAM จะอยู่ระหว่าง 8CH-0FFH ทั้งนี้จำนวนแอดเดรสยังขึ้นกับการกำหนดสถานะที่บิต N ด้วย หากบิต N เป็น "0" แอดเดรสของ DDRAM จะอยู่ระหว่าง 80H-0CFH ถ้าบิต N เป็น "1" แอดเดรสของ DDRAM จะมี 2 ช่วง คือ 80H-0FFH และ 0C0H-0C7H

#### 9. คำสั่งอ่าน BUSY และแอดเดรส

มีรายละเอียดของข้อมูลคำสั่งดังนี้

บิต 7	บิต 6	บิต 5	บิต 4	บิต 3	บิต 2	บิต 1	บิต 0
BF	A	A	A	A	A	A	A

10. เป็นคำสั่งที่ใช้อ่านแฟล็ก BUSY(BY) โดยแฟล็กนี้จะเป็นตัวบอกสถานะของตัวควบคุม LCD ว่าพร้อมจะรับข้อมูลอยู่หรือไม่ ถ้าหากบิต BF เป็น “0” แสดงว่าตัวควบคุม LCD พร้อมจะรับข้อมูลหรือคำสั่ง แต่ถ้าเป็น “1” แสดงว่า ขณะนี้ตัวควบคุม LCD ยังอยู่ในกระบวนการควบคุมภายในหรือกำลังประมวลผลข้อมูลอยู่ ยังไม่พร้อมจะรับข้อมูลหรือคำสั่ง เมื่อต้องการอ่านแฟล็กต้องกำหนดให้ขา R/W เป็น “1” ด้วย แต่สัญญาณที่ RS ยังต้องเป็น “0” อยู่เพราะข้อมูลที่เป็นข้อมูลคำสั่ง นอกจากนี้ยังใช้เป็นคำสั่งอ่านข้อมูลแอดเดรสของ CGRAM และ DDRAM ด้วย โดยบิต 0 - บิต 6 เป็นค่าข้อมูลของแอดเดรสที่ต้องการอ่าน

#### 2.4.3 การสื่อสารแบบอนุกรม

การสื่อสารแบบอนุกรมนั้นแบ่งออกได้เป็น 2 แบบคือการสื่อสารแบบอนุกรมแบบซิงโครนัส และการสื่อสารอนุกรมแบบอะซิงโครนัส การสื่อสารแบบซิงโครนัสมีสัญญาณนาฬิกา ร่วมอยู่กับการรับและส่งสัญญาณด้วย ตัวอย่างการส่งข้อมูลแบบซิงโครนัสก็คือคีย์บอร์ดของคอมพิวเตอร์ซึ่งสายเส้นหนึ่งจะเป็นสัญญาณนาฬิกา ส่วนสายอีกเส้น จะเป็นสายของข้อมูล ดังนั้นการติดต่อกัน แบบซิงโครนัสนี้จะต้องใช้สายในการเชื่อมต่ออย่างน้อยที่สุด 3 เส้นคือ สัญญาณนาฬิกา, ข้อมูลและกราวด์

#### 2.4.4 การสื่อสารข้อมูลแบบอะซิงโครนัส

การสื่อสารข้อมูลแบบอะซิงโครนัสคือการรับและส่งข้อมูลไปในสายโดยไม่จำเป็นต้องมีสัญญาณนาฬิกาพร้อมด้วยกันเหมือนกันกับการรับส่งข้อมูลแบบซิงโครนัส แต่จะใช้การกำหนดค่าสัญญาณนาฬิกาทั้งภาครับ และภาคส่งให้มีค่าเท่ากัน ซึ่งเรียกสัญญาณนาฬิกาที่ใช้ในการกำหนดค่าให้ภาครับ และภาคส่งนี้ว่า อัตราการถ่ายเทข้อมูล หรือ บอเดอเรต (baudrate) มีหน่วยเป็น บิตต่อวินาที (bit per second : bps)

รูปแบบของข้อมูลที่ใช้ในการรับส่งแบบอะซิงโครนัสประกอบด้วย 4 ส่วนด้วยกันคือ

1. บิตเริ่มต้น (start bit) ซึ่งจะมีความยาว 1 บิต
2. บิตข้อมูลแบบอนุกรมจะมีความยาว 5,6,7 หรือ 8 บิต
3. บิตตรวจสอบพาริตี (Parity Bit) จะมีความยาว 1 บิตหรือไม่
4. บิตปิดท้าย (Stop Bit) จะมีความยาว 1,1.2 หรือ 2 บิต

ข้อมูลอนุกรมแบบอะซิงโครนัส ซึ่งเมื่อไม่มีข้อมูลที่จะส่งขา DATA จะมีสถานะลอจิก “1” ซึ่งจะแสดงสถานะนี้ว่าสถานะหยุดรอ (wait stage) การเริ่มต้นส่งข้อมูลจะเริ่มจากการใช้ขา DATA มีลอจิก “0” ด้วยช่วงระยะเวลา 1 บิต ซึ่งจะเรียกบิตนี้ว่าบิตเริ่มต้นจากนั้นบิตข้อมูลจะถูกส่งออกไปโดยเริ่มจากบิตที่มีนัยต่ำสุด (LSB) ก่อน ซึ่งข้อมูลในไบต์ที่จะส่งอาจมีจำนวนบิต 5,6,7 หรือ 8 บิตก็ได้ จากนั้นจะตามด้วยบิตพาริตี ซึ่งใช้เพื่อตรวจสอบความผิดพลาดที่เกิดขึ้นจากการส่งข้อมูล บิตสุดท้ายที่จะ

ส่งคือบิตปิดท้าย ซึ่งจะทำให้ขนาดคำมีสถานะลอจิก 1 อีกครั้งด้วยระยะเวลาอย่างน้อย 1 บิต, 1.5 หรือ 2 บิต เพื่อเป็นการแสดงว่าสิ้นสุดข้อมูลแล้ว

อุปกรณ์พิเศษที่ได้รับการออกแบบมาสำหรับการรับ และส่งข้อมูล แบบอะซิงโครนัส เรียกว่า Universal Asynchronous Receive/Transmitter หรือ UART อัตราความเร็วในการรับ และส่งข้อมูลของการรับส่งข้อมูล แบบอะซิงโครนัสคือ ค่าบอดเรต ซึ่งก็คือค่าจำนวน บิตต่อวินาที ที่ใช้ในการรับ และส่งข้อมูล บอดเรต มาตรฐานที่ใช้ สำหรับพอร์ตอนุกรม อนุกรม RS-232 ได้แก่ 110, 150, 300, 600, 1200, 2400, 4800, 9600 และ 19200 บิตต่อวินาที และมีค่าเพิ่มมากขึ้นตามเทคโนโลยีของคอมพิวเตอร์ ซึ่งการรับส่งแบบอนุกรม โดยไม่ผ่านโมเด็มสามารถกำหนดค่า บอดเรตได้สูงถึง 115200 บิตต่อวินาที เนื่องจากบอดเรตคือจำนวนบิตของข้อมูลที่สามารถถ่ายเทได้ภายใน 1 วินาที และบิตปิดท้าย 1 บิต ความยาวของข้อมูลที่รับส่งนี้เท่ากับ 10 บิต ถ้าใช้บอดเรตในการส่งข้อมูลนี้เท่ากับ 960 ไบต์ต่อวินาที และถ้ามีการใช้พาริตีความเร็วในการรับส่งข้อมูลจะเหลือเป็น 872 ไบต์ต่อวินาที

การตรวจสอบพาริตีสามารถกำหนดให้เป็นแบบคี่ (odd), แบบคู่ (even) หรือไม่มีการตรวจสอบพาริตีก็ได้ การตรวจสอบพาริตีเป็นการตรวจสอบจำนวนรวมของบิตที่เป็นลอจิก “1” ภายในข้อมูลที่ส่งไป 1 ไบต์ ว่ามีจำนวนรวมเป็นเลขคู่หรือเลขคี่โดยรวมบิตพาริตีเข้าไปด้วย ยกตัวอย่างข้อมูลที่ส่งมีขนาด 8 บิต และมีค่าเท่ากับ 99 ฐานสิบหก หรือ 10011001 ฐานสอง จะเห็นข้อมูลในไบต์นี้มีจำนวนลอจิก “1” จำนวน 4 ตัวซึ่งเป็นเลขคู่ ดังนั้นถ้ากำหนดค่าพาริตีเป็นคู่ค่าในพาริตี จะต้องมีลอจิกเป็น “0” แต่ถ้าพาริตีเป็นคี่ ค่าที่บิตพาริตีจะเป็น “1” เพื่อให้ข้อมูล 1 ไบต์รวมทั้งบิต พาริตีมีจำนวนรวมกันเป็นเลขคี่

ข้อมูล	บิตพาริตีคู่	บิตพาริตีคี่
00000000	0	1
00000001	1	0
00000010	1	0
00000011	0	1
00000100	1	0
11111110	0	1
11111111	1	0

### ในตารางที่ 2.3 แสดงตัวอย่างของบิตพาริตีในการรับส่งข้อมูลอนุกรม

บิตพาริตีถูกสร้างขึ้นจากภาคส่งข้อมูลของ URAT ซึ่งทางภาครับจะต้องทำการกำหนดคุณสมบัติการตรวจสอบพาริตีคู่หรือคี่ จากนั้นภาครับของ URAT จะทำการตรวจสอบค่าพาริตีที่เกิดขึ้นว่าเป็นคู่หรือคี่ โดยการนับจำนวนลอจิก “1” ทั้งหมดรวมทั้งพาริตีบิตด้วย ถ้ากำหนดพาริตีไว้เป็นคู่แต่อ่านค่าตัวเลข

ในการ นับออกมาได้ตัวเลขเป็นคี่ทางภาครับ จะแสดงข้อผิดพลาดออกมา ให้ผู้ใช้ทราบ นับเป็นการตรวจสอบความผิดพลาด ที่เกิดขึ้นในการถ่ายทอคข้อมูลที่ย้ายที่สุด แต่จะเชื่อถือได้เมื่อมีบิตข้อมูล ทำการส่งผิดพลาด เพียงบิตเดียวเท่านั้น ถ้าข้อมูลที่ทำการส่งมีบิต ที่ผิดพลาดมากกว่า 1 บิต การตรวจสอบด้วยวิธีนี้จะไม่ได้ผล สำหรับการตั้งพาริตีบิตเป็น NONE นั้นทั้งภาครับและส่ง จะไม่มีการตรวจสอบพาริตี

คอมพิวเตอร์ในรุ่น AT เกือบทั้งหมดจะใช้ URAT เบอร์ 16450 และ 16550 ส่วนคอมพิวเตอร์ในรุ่น XT ใช้ URAT เบอร์ 8250 URAT ชิพเหล่านี้มีระดับแรงดันเป็นแบบที่ทีแอล (0 และ +5V) แต่เพื่อให้มีแรงดันเป็นไปตามมาตรฐาน RS-232 และเพื่อให้เป็นการรับส่งข้อมูลสามารถทำได้ทั้งระยะทางไกลขึ้น ระดับแรงดันที่ทีแอลจะถูกแปลงเป็นระดับแรงดันที่สูงขึ้น โดยลอจิก "0" จะมีระดับแรงดัน +3V ถึง +12 ในขณะที่ลอจิก "1" มีระดับแรงดัน -3V จนถึง -12V

#### 2.4.5 มาตรฐานพอร์ตอนุกรมแบบ RS-232

มาตรฐานพอร์ตอนุกรมแบบ RS-232 เป็นมาตรฐานอุตสาหกรรมที่ออกแบบมาเพื่อใช้ในการส่งข้อมูลอนุกรมแบบอะซิงโครนัส 2 ทิศทาง โดยมาตรฐาน RS-232 ในอดีตนั้นออกแบบมาเพื่อใช้ในการส่งผ่าน ข้อมูลจากคอมพิวเตอร์ไปยังโมเด็มเพียงอย่างเดียว เพื่อที่จะนำข้อมูลจากโมเด็มนี้สื่อสารผ่านสายโทรศัพท์ไปยัง คอมพิวเตอร์อีกชุดหนึ่งซึ่งอยู่ไกลกัน โดยคณะกรรมการที่เรียกว่า สมาคมอุตสาหกรรมอิเล็กทรอนิกส์ (Electronic Industries Association : EIA) ได้วางมาตรฐานที่มีชื่อเรียกว่า EIA RS-232 มาตรฐานนี้ในช่วงแรกจะใช้คอนเน็คเตอร์เป็นแบบ DB-25 โดยกำหนดความยาวสูงสุดของสายสัญญาณไว้ที่ 50 ฟุต มีระดับสัญญาณตั้งแต่ -3 ถึง -12V แสดงว่ามีข้อมูล (Mark) และ +3 ถึง +12V แสดงว่าเป็นช่องว่าง (Space)

มาตรฐาน RS-232 ได้กำหนดรูปแบบของอุปกรณ์เชื่อมต่อข้อมูล (Data Terminal Equipment : DTE) กับวงจรข้อมูลปลายทาง (Data Circuit Terminating : DCE) ไว้ว่าอุปกรณ์ DTE จะต้องเป็นอุปกรณ์ที่ต้องมีการประมวลผลในตัว เช่น โมโครคอนโทรลเลอร์ หรือโมโครคอมพิวเตอร์ ซึ่งมีความสามารถในการสร้างบิตข้อมูลแบบอนุกรมได้ ส่วนอุปกรณ์ DCE จะทำหน้าที่เป็นเพียงตัวรับข้อมูลที่ส่งมาจาก DTE เท่านั้น โดยการรับส่งข้อมูลระหว่างอุปกรณ์ทั้งสองจะกระทำผ่านมาตรฐาน RS-232

ข้อแตกต่างของอุปกรณ์ DTE และอุปกรณ์ DCE อย่างหนึ่งที่เราเห็นได้ชัดคือ คอนเน็คเตอร์ของ DTE จะเป็นตัวผู้ ส่วนคอนเน็คเตอร์ของ DCE จะเป็นตัวเมีย ซึ่งพอร์ตอนุกรมของคอมพิวเตอร์ที่ใช้กันอยู่ทั่วไปจะเป็นแบบ DTE ส่วนคอนเน็คเตอร์ที่อยู่โมเด็มจะเป็นแบบ DCE

สำหรับการใช้งานบนคอมพิวเตอร์ พอร์ตอนุกรม RS-232 มักถูกใช้เชื่อมต่อกับโมเด็มหรือเมาส์ โดยสามารถรับส่งข้อมูลได้ที่ความยาวของสายสัญญาณสูงสุดถึง 20 เมตร

#### 2.4.6 คอนเน็กเตอร์สำหรับพอร์ต RS-232 และการเชื่อมต่อ

มาตรฐานการเชื่อมต่อแบบ RS-232 จะใช้คอนเน็กเตอร์แบบ DB-25 ตัวผู้หรือ DB-9 ตัวผู้ หรือคอนเน็กเตอร์แบบ DB-25 จะมีขาต่อใช้งานเพียง 9 เส้นเช่นเดียวกับคอนเน็กเตอร์แบบ DN-B-9 เนื่องจากขาอื่นๆที่เคยใช้งานในอดีต ปัจจุบันมีการใช้งานไม่มากนัก จึงถูกยกเลิกไป

สำหรับการเชื่อมต่อคอมพิวเตอร์กับอุปกรณ์ภายนอกทิศทางของข้อมูลเป็นการเชื่อมต่อแบบ Null modem หรือการเชื่อมต่อโดยการเชื่อมต่อโดยตรงโดยไม่ต้องผ่านโมเด็ม โดยมีการตรวจสอบหรือ แชนเช็กเค็มรูปแบบ การเชื่อมต่อแบบ Null modem ในลักษณะที่ใช้สายสัญญาณเพียง 3 เส้น โดยเส้นหนึ่งสำหรับส่งข้อมูล อีกเส้นสำหรับรับข้อมูล และเส้นสุดท้ายเป็นกราวด์ สำหรับรายละเอียดหน้าที่การทำงานในแต่ละขาของพอร์ตอนุกรม RS-232 มีดังนี้

Data Carrier Detect : DCD หรืออาจเรียกว่า Carrier Detect : CD ขานี้จะแอกทีฟเมื่อมีการส่งสัญญาณทางจากอุปกรณ์สื่อสารข้อมูลเช่น โมเด็ม สำหรับการใช้งานปกติ ขานี้จะไม่ได้ถูกใช้งานมากนัก

Transmitted Date : RD หรือ RxD ขานี้ใช้เพื่อรับสัญญาณอนุกรมเข้ามายังคอมพิวเตอร์ โดยนำข้อมูลที่อ่านได้เก็บไว้ในรีจิสเตอร์บัพเฟอร์

Data Terminal Ready : DTR เป็นสัญญาณที่ส่งออกจากคอมพิวเตอร์ให้อุปกรณ์ปลายทางรับรู้ว่า ต้องการติดต่อด้วย โดยขา DTR

Request To Send : RTS เป็นขาสำหรับส่งสัญญาณร้องขอให้ทางอุปกรณ์ปลายทางส่งข้อมูลกลับมายังคอมพิวเตอร์ โดยขาที่รับสัญญาณ RTS และ CTS ของตัวมันเองเข้าด้วยกัน เพื่อจะให้การรับส่งข้อมูลสามารถเกิดขึ้นได้ตลอดเวลา

Clear To Send : CTS ขานี้จะคอยรับส่งสัญญาณจากขา RTS เมื่อรับสัญญาณได้ ข้อมูลที่ขา TxD จะถูกส่งออกไป ดังนั้นขานี้จึงถูกใช้เพื่อตรวจสอบ อุปกรณ์ต่อพ่วงว่าพร้อม ที่จะรับส่งข้อมูลหรือไม่

Ring Indicate : RI ใช้แสดงสถานะสัญญาณที่เรียกจากสายโทรศัพท์ ปกติในการสื่อสารโดยทั่วไปสายนี้จะไม่ถูกใช้งาน จะใช้งานก็ต่อเมื่อมีการเชื่อมต่อกับโมเด็มและโปรแกรมมีการตรวจสอบสัญญาณนี้เท่านั้น

#### 2.4.7 URAT

URAT บ่อมาจาก Universal Asynchronous Receiver Transmitter ซึ่งหมายถึงอุปกรณ์ที่ทำหน้าที่รับและส่งข้อมูลแบบอะซิงโครนัสนั่นเอง สำหรับการสื่อสารอนุกรมบนคอมพิวเตอร์แล้ว URAT ถือว่าเป็นหัวใจสำคัญของการสื่อสารแบบอนุกรม

หน้าที่หลักของ URAT คือทำหน้าที่แปลงข้อมูล ที่อยู่ในรูปแบบขนาน กับคอมพิวเตอร์ให้อยู่ในรูปแบบอนุกรม แบบซิงโครนัส แล้วส่งออกไป และทำหน้าที่แปลงสัญญาณ อนุกรมแบบอะซิงโครนัสที่ป้อนเข้ามายัง URAT ให้เป็นแบบขนานก่อนที่จะส่งข้อมูลสู่คอมพิวเตอร์ ซึ่งนอกจาก URAT จะส่งข้อมูลไปยังคอมพิวเตอร์ ยังแจ้งข้อมูลอื่นๆ ให้คอมพิวเตอร์รับทราบด้วย

เช่น อัตราเร็วในการรับส่งข้อมูล (บอดเรต) ,รูปแบบการส่งข้อมูล ,ความผิดพลาดที่เกิดขึ้นระหว่างการถ่ายทอดข้อมูล (ผิดพลาดจากพาริตี,เฟรมข้อมูล,โอเวอร์รัน) เป็นต้น

ภายใน URAT จะมีส่วนของวงจรสร้างบอดเรตแบบโปรแกรมได้ (programmable baudrate) โดยการกำหนดค่าตัวหารให้กับสัญญาณนาฬิกาของ URAT โดยตัวหารมีขนาด 16 บิต ดังนั้นกำหนดตัวหารอยู่ในช่วง 1-65,535 URAT สามารถรับข้อมูลได้ทั้งแบบฮาล์ฟดูเพล็กซ์ (half duplex) และ ฟูลดูเพล็กซ์(full duplex) โดยการส่งแบบฮาล์ฟดูเพล็กซ์เป็นการส่งแบบทิศทางเดียว ส่วนการส่งแบบฟูลดูเพล็กซ์นั้นสามารถส่งข้อมูลได้ในคราวเดียวกัน

#### ชนิดของ URAT

ในเครื่องคอมพิวเตอร์ทั่วไปมี URAT ที่ใช้งานกันอยู่ 2 เบอร์ คือ 8250 ซึ่งเป็น URAT มาตรฐานที่มีใช้กันมาช้านาน URAT เบอร์นี้จะมียุติสำหรับรับและส่งข้อมูลตำแหน่งเดียวกันทำให้การรับส่งข้อมูลถูกจำกัดความเร็วอยู่ที่ 57.6 กิโลบิตต่อวินาทีเท่านั้น แต่ URAT เบอร์นี้ถือว่าเป็นเบอร์ต้นแบบ URAT ที่ใช้ในคอมพิวเตอร์ โดยคอมพิวเตอร์ทุกรุ่นจะต้องสนับสนุนการทำงานตามรูปแบบของ URAT เบอร์นี้

URAT อีกเบอร์หนึ่งคือ 16450 มีความสามารถรับส่งข้อมูลได้ที่ความเร็ว 115,200 บิตต่อวินาที และเพิ่มรีจิสเตอร์สำหรับพักข้อมูลสำหรับ URAT นอกจากนั้นยังเพิ่มส่วนของจิริจิสเตอร์แบบ FIFO (First In First Out) ขนาด 16 ไบต์เข้าไป ทำให้สามารถสนับสนุนความเร็วในการรับส่งข้อมูลที่ 256 กิโลบิตต่อวินาที โดยคอมพิวเตอร์ในปัจจุบันใช้ URAT เบอร์นี้หรือใหม่กว่า เช่น เบอร์ TL16C750 ซึ่งมีรีจิสเตอร์แบบ FIFO ขนาด 64 กิโลไบต์ ทำงานได้ที่ระดับแรงดัน +5V และ +3V มีโหมดประหยัดพลังงาน สามารถรับส่งข้อมูลที่ความเร็ว 1 เมกะบิตต่อวินาทีเมื่อใช้สัญญาณนาฬิกา 16 MHz

อย่างไรก็ตาม ความเร็วในการส่งข้อมูลที่มากมายของ URAT เบอร์ใหม่ ก็ไม่ช่วยให้การรับส่งข้อมูลคอมพิวเตอร์เร็วขึ้น เนื่องจากว่าคอมพิวเตอร์ยัง ใช้ความถี่สัญญาณนาฬิกาในการ แปลงข้อมูลเพียง 1.8432 MHz

#### 2.4.8 วงจรภายในและรีจิสเตอร์ของพอร์ตอนุกรม RS-232

เครื่องคอมพิวเตอร์โดยทั่วไปสามารถต่อพอร์ตอนุกรม RS-232 สูงสุดได้ 4 พอร์ต ซึ่งจะมีชื่อเรียกเป็น COM1, COM2, COM3 และ COM4 ซึ่งพอร์ตอนุกรมแต่ละตัวต่างก็ใช้งาน URAT ภายในคอมพิวเตอร์ในการติดต่อกับอุปกรณ์ภายนอกเช่นเดียวกัน

การทำงานภายในของพอร์ตอนุกรม ซึ่งประกอบไปด้วยรีจิสเตอร์ขนาด 8 บิต 8 ตัวที่ใช้งานร่วมกับ URAT แอแดคเรสของรีจิสเตอร์ภายในพอร์ตอนุกรมสามารถคำนวณได้จากค่ารีจิสเตอร์พื้นฐานของพอร์ตอนุกรม ยกตัวอย่าง พอร์ตอนุกรม COM1 มีแอดเดรสอยู่ที่ 3F8H ค่าแห่งของรีจิสเตอร์ต่างๆจะเป็นค่าแห่งที่บวกเข้าไปกับค่า 3F8H โดยรีจิสเตอร์ที่ใช้งานกับพอร์ตอนุกรมมีดังนี้

00H	รีจิสเตอร์บัพเฟอร์สำหรับเก็บข้อมูลที่รับเข้ามาหรือเตรียมข้อมูลที่จะส่งออกไป
01H	รีจิสเตอร์อีนามิการอินเตอร์รัปต์ใช้ในการเซตโหมดอินเตอร์รัปต์ของพอร์ตอนุกรม
02H	รีจิสเตอร์แสดงโหมดการอินเตอร์รัปต์ ใช้เพื่อตรวจสอบโหมดการอินเตอร์รัปต์เมื่อมีการอินเตอร์รัปต์เกิดขึ้น
03H	รีจิสเตอร์กำหนดรูปแบบของข้อมูล
04H	รีจิสเตอร์ควบคุมโมเด็ม ใช้ต่อสำหรับติดต่อกับโมเด็ม เช่น RTS หรือ DTR
05H	รีจิสเตอร์แสดงสถานะการรับและส่งข้อมูลแบบอนุกรม
06H	รีจิสเตอร์แสดงสถานะของโมเด็ม ซึ่งจะแสดงสถานะของขา DCD,DI,DSR และ CTS
07H	รีจิสเตอร์สำหรับเก็บข้อมูลชั่วคราว

#### รีจิสเตอร์ตำแหน่ง 00H : รีจิสเตอร์บัพเฟอร์

เป็นรีจิสเตอร์สำหรับเก็บข้อมูลที่รับเข้ามาและข้อมูลที่จะส่งออกไป โดยการติดต่อกับรีจิสเตอร์นี้เพื่อเก็บข้อมูลที่ต้องการจะส่งจะต้องกำหนดให้บิต DLAB ในรีจิสเตอร์กำหนดแบบข้อมูล (03H) จะต้องมิสถานะเป็น 0 ซึ่งการเขียนข้อมูลมายังแอดเดรสนี้ เป็นการส่งข้อมูลไปยังรีจิสเตอร์ส่งข้อมูลและข้อมูลถูกส่งออกไปแบบอนุกรม สำหรับการรับข้อมูล เมื่อมีข้อมูลที่รับเข้ามาเรียบร้อยและแปลงเป็นแบบขนานแล้ว ข้อมูลจะส่งมายังรีจิสเตอร์เก็บข้อมูล หลังจากมีการอ่านรีจิสเตอร์นี้ออกไปรีจิสเตอร์นี้จะถูกเคลียร์และเตรียมพร้อมสำหรับเก็บข้อมูลในไบต์ต่อไป

#### รีจิสเตอร์ตำแหน่ง 01H : รีจิสเตอร์อีนามิการอินเตอร์รัปต์

เป็นรีจิสเตอร์สำหรับการอีนามิการอินเตอร์รัปต์ ซึ่งเป็นการกำหนดให้ URAT สร้างสัญญาณอินเตอร์รัปต์ขึ้นมา ฟังก์ชันการทำงานในแต่ละบิตมีดังนี้

บิต 7	บิต 6	บิต 5	บิต 4	บิต 3	บิต 2	บิต 1	บิต 0
0	0	0	0	SINP	ERBK	TBE	RxD

บิต 4-7 บิตเหล่านี้ไม่ถูกใช้งาน กำหนดให้เท่ากับ "0"

SINP อีนามิการอินเตอร์รัปต์เนื่องเกิดจากการเปลี่ยนสถานะที่อินพุต CTS,DTS,DCD หรือขา RI

"1" อีนามิการอินเตอร์รัปต์

"0" ไม่มีการอินเตอร์รัปต์รูปแบบนี้หรือคิเสอเนล

ERBK อีนามิการอินเตอร์รัปต์เนื่องจากเกิดความผิดพลาดขึ้นด้วยสาเหตุจากพาริตี, ไโอเวอร์รัน,เฟรมข้อมูล หรือการเบรกบั้นทิก

	“1” อีนาเบลการอินเตอร์รัปต์
	“0” ไม่มีการอินเตอร์รัปต์รูปแบบนี้หรือคิสเอเบิล
TBE	อีนาเบลการอินเตอร์รัปต์เมื่อรีจิสเตอร์บัพเฟอร์สำหรับส่งข้อมูลว่าง
	“1” อีนาเบลการอินเตอร์รัปต์
	“0” ไม่มีการอินเตอร์รัปต์รูปแบบนี้หรือคิสเอเบิล
RxRD	อีนาเบลการอินเตอร์รัปต์เมื่อรีจิสเตอร์บัพเฟอร์ได้ข้อมูลเรียบร้อยแล้ว
	“1” อีนาเบลการอินเตอร์รัปต์
	“0” ไม่มีการอินเตอร์รัปต์รูปแบบนี้หรือคิสเอเบิล

รีจิสเตอร์ตำแหน่ง 02H : รีจิสเตอร์แสดงโหมดและสถานะการอินเตอร์รัปต์

บิต 7	บิต 6	บิต 5	บิต 4	บิต 3	บิต 2	บิต 1	บิต 0
0	0	0	0	0	ID1	ID0	PND

บิต 3-7 บิตเหล่านี้ไม่ถูกใช้งาน กำหนดให้เท่ากับ “0”

ID1, ID0	<p>ใช้งานร่วมกันเพื่อแจ้งสาเหตุของการเกิดอินเตอร์รัปต์</p> <p>“00” เกิดการอินเตอร์รัปต์เนื่องจากการเปลี่ยนแปลงของขาอินพุตขึ้น การอินเตอร์รัปต์แบบนี้มีนัยสำคัญเป็นอันดับ 4</p> <p>“01” เกิดการอินเตอร์รัปต์เนื่องจากรีจิสเตอร์บัพเฟอร์ส่งข้อมูลว่างขึ้น การอินเตอร์รัปต์แบบนี้มีนัยสำคัญเป็นอันดับ 3</p> <p>“10” เกิดการอินเตอร์รัปต์เนื่องจากข้อมูลถูกเก็บในรีจิสเตอร์บัพเฟอร์สำหรับข้อมูลเรียบร้อยแล้ว การอินเตอร์รัปต์แบบนี้มีนัยสำคัญเป็นอันดับ 2</p> <p>“11” เกิดการอินเตอร์รัปต์เนื่องจากความผิดพลาดในการถ่ายทอดข้อมูลหรือเกิดการเบรก (break : เกิดจากการหยุดถ่ายข้อมูลกะทันหัน) การอินเตอร์รัปต์แบบนี้มีนัยสำคัญเป็นอันดับ 1 หรือมีนัยสำคัญสูงสุด</p>
PND	<p>ใช้งานแสดงสถานะของการเกิดอินเตอร์รัปต์</p> <p>“1” แสดงว่าไม่มีการอินเตอร์รัปต์</p> <p>“0” แสดงว่ามีมีการอินเตอร์รัปต์เกิดขึ้น</p>

เมื่อมีการสร้างสัญญาณอินเตอร์รัปต์ขึ้น จะต้องมีการเคลียร์ค่าก่อนที่จะเกิดการอินเตอร์รัปต์ครั้งต่อไป โดยสามารถทำได้ดังนี้คือ ถ้าเกิดอินเตอร์รัปต์เนื่องจากการเปลี่ยนแปลงของขาอินพุตจะต้องอ่านค่าของรีจิสเตอร์แสดงสถานะของโมเด็ม (รีจิสเตอร์ตำแหน่ง 06H) เพื่อเคลียร์ค่าการเกิดอินเตอร์รัปต์

ถ้าเกิดอินเทอร์รัปต์เนื่องจากบัฟเฟอร์ส่งข้อมูลว่างจะต้องเขียนข้อมูลไปยังรีจิสเตอร์บัฟเฟอร์ส่งข้อมูล (รีจิสเตอร์ตำแหน่ง 00H) หรืออ่านจากรีจิสเตอร์แสดงสถานะการอินเทอร์รัปต์ (รีจิสเตอร์ตำแหน่ง 02H) เพื่อเคลียร์ค่าการอินเทอร์รัปต์

ถ้าเกิดอินเทอร์รัปต์เนื่องจากการเก็บข้อมูลลงในรีจิสเตอร์บัฟเฟอร์สำหรับข้อมูลเรียบร้อยจะต้องเคลียร์ค่าอินเทอร์รัปต์ในการอ่านข้อมูลจากรีจิสเตอร์บัฟเฟอร์

ถ้าเกิดอินเทอร์รัปต์เนื่องจากความผิดพลาดในการรับส่งข้อมูลหรือเกิดการเบรก จะต้องเคลียร์ค่าการอินเทอร์รัปต์โดยการอ่านค่ารีจิสเตอร์แสดงสถานะการรับและการส่งข้อมูลแบบอนุกรม

รีจิสเตอร์ตำแหน่ง 03H : รีจิสเตอร์กำหนดรูปแบบของข้อมูล

บิต 7	บิต 6	บิต 5	บิต 4	บิต 3	บิต 2	บิต 1	บิต 0
DLAB	BRK	PAR2	PAR1	PAR0	STOP	DAB1	DAB0

DLAB

ใช้งานกำหนดหน้าที่การทำงานของรีจิสเตอร์บัฟเฟอร์ (00H)

“1” เป็นการเข้าสู่โหมดการหารค่าบอดเรต

“0” เป็นการเข้าถึงรีจิสเตอร์บัฟเฟอร์ (รีจิสเตอร์ตำแหน่ง 00H) และรีจิสเตอร์สำหรับอินทนาการอินเทอร์รัปต์ (รีจิสเตอร์ตำแหน่ง 01H) เมื่อบิต

DLAB เป็น “1” รีจิสเตอร์บัฟเฟอร์ (00H) และรีจิสเตอร์อินทนาการ

อินเทอร์รัปต์ (01H) จะใช้สำหรับโหลดค่าการหารความถี่สำหรับการ

กำหนดค่าบอดเรต โดยรีจิสเตอร์ 00H เก็บค่าตัวหารไบต์ค่า ส่วนรีจิสเตอร์

01H ใช้เก็บค่าหารไบต์สูง การหาค่าบอดเรตสามารถเขียนเป็นสมการได้ดังนี้

$$\text{บอดเรต} = 115200 / \text{ตัวหาร} \cdot 16 \text{ บิต}$$

ค่าตัวเลข 115200 มาจากความถี่ของคริสตอลในวงจร URAT ภายในเครื่องคอมพิวเตอร์ โดยคริสตอลที่ใช้มีความถี่ 1.8432 MHz วงจรภายใน URAL

จะทำการหาค่าความถี่นี้ด้วย 16 ทำให้ได้ค่าความถี่ 115200 Hz ออกมา

ค่าตัวหาร 16 บิต = ข้อมูลในรีจิสเตอร์ 00H + 2256x ข้อมูลในรีจิสเตอร์

01H

สมมุติว่าต้องการค่าบอดเรตเท่ากับ 9600 ค่าตัวหารที่ใช้จะต้องมีค่าเท่ากับ 12

ซึ่งค่าเหล่านี้จะถูกโหลดลงในรีจิสเตอร์ 00H และโหลดค่า 0 ลงไปใน

รีจิสเตอร์ 01H ค่าตัวหารที่ทำให้เกิดค่าบอดเรตสูงสุดที่ 1152000 บิตต่อ

วินาที คือ ค่า 0001 นั่นคือ

รีจิสเตอร์ 00H มีค่าเท่ากับ 1 และรีจิสเตอร์ 01H มีค่าเท่ากับ 0

BRK

ใช้ควบคุมการหยุดถ่ายทอดข้อมูล

“1” สามารถหยุดหรือเบรกได้

“0” ไม่มีการหยุดหรือเบรกได้

PAR2,PAR1,	ใช้เพื่อกำหนดบิตพาริตี
PAR0	“000” ไม่ใช้บิตพาริตี
	“001” กำหนดพาริตีคู่
	“011” กำหนดพาริตีคี่
	“101” มาร์ก (mark)
	“111” ช่องว่าง (space)
STOP	ใช้กำหนดจำนวนบิตปิดท้าย
	“1” มีบิตปิดท้าย 2 บิต
	“0” มีบิตปิดท้าย 1 บิต
DAB1,DAB0	ใช้ร่วมกันในการกำหนดจำนวนบิตของข้อมูลที่ต้องการถ่ายทอด
	“00” จำนวนบิตข้อมูลเท่ากับ 5 บิต
	“01” จำนวนบิตข้อมูลเท่ากับ 6 บิต
	“10” จำนวนบิตข้อมูลเท่ากับ 7 บิต
	“11” จำนวนบิตข้อมูลเท่ากับ 8 บิต

รีจิสเตอร์ตำแหน่ง 04H : รีจิสเตอร์ควบคุมโมเด็ม

บิต 7	บิต 6	บิต 5	บิต 4	บิต 3	บิต 2	บิต 1	บิต 0
0	0	0	LOOP	OUT2	OUT1	RTS	DTR

บิต 5-7 ไม่มีการใช้งาน อ่านค่าได้เท่ากับ 0

LOOP	“1” อินาเบิลการส่งค่ากลับ
	“0” อีสเอเบิล
OUT1,OUT2	“1” อินาเบิลใช้งานภายใน
	“0” ดิสเอเบิล
RTS	ใช้ควบคุมการทำงานของขา RTS (Ready To Send)
	“1” อินาเบิล
	“0” ดิสเอเบิล
DTR	ใช้ควบคุมการทำงานของขา DTR (Data To Read)
	“1” อินาเบิล
	“0” ดิสเอเบิล

รีจิสเตอร์ตำแหน่ง 04H : รีจิสเตอร์แสดงสถานะการรับและส่งข้อมูลแบบอนุกรมของ URAL

ใช้งานร่วมกับรีจิสเตอร์แสดงโหมดและสถานะของการอินเทอร์รีปต์ (รีจิสเตอร์ตำแหน่ง 02H) เพื่อแสดงสาเหตุของการอินเทอร์รีปต์ มีรายละเอียดหน้าที่ของแต่ละบิตดังนี้

บิต 7	บิต 6	บิต 5	บิต 4	บิต 3	บิต 2	บิต 1	บิต 0
0	TXE	TBE	BREX	FRME	PARE	OVFE	RxRD

TXE(Transmitter Empty)	“1” แสดงว่ารีจิสเตอร์บัพเฟอร์สำหรับส่งข้อมูลว่าง “0” แสดงว่ายังมีข้อมูล 1 ไบต์เก็บอยู่ในรีจิสเตอร์บัพเฟอร์สำหรับส่งข้อมูล
BREK(Break)	“1” รีจิสเตอร์บัพเฟอร์สำหรับส่งข้อมูลว่าง “0” ยังมีข้อมูล 1 ไบต์เก็บอยู่ในรีจิสเตอร์บัพเฟอร์สำหรับส่งข้อมูล
FRME (Frame Error)	“1” URAT ตรวจพบความผิดพลาดด้านเฟรมข้อมูล “0” ไม่พบความผิดพลาดด้านเฟรมข้อมูล
PARE (Parity Error)	“1” URAT ตรวจพบความผิดพลาดทางพาริตี “0” ไม่พบความผิดพลาดทางพาริตี
OVFE (Overrun Error)	“1” URAT ตรวจพบความผิดพลาดแบบโอเวอร์รัน “0” ไม่พบความผิดพลาดแบบโอเวอร์รัน
RxRD (Receive Data Reddy)	“1” มีการรับข้อมูลเข้ามาเก็บไว้ในบัพเฟอร์ “0” ไม่มีข้อมูล

รีจิสเตอร์ตำแหน่ง 06H : รีจิสเตอร์แสดงสถานะการณัของโมเด็ม

ใช้เพื่อกำหนด สถานะสัญญาณอินพุตของพอร์ตอนุกรม RS-232 ซึ่งได้แก่ สัญญาณ DCR,RSR,CTS และ RI สำหรับการเชื่อมต่อใช้งานแบบอนุกรมประสงค์ ดังมีรายละเอียดหน้าที่ของแต่ละบิตต่อไปนี้

บิต 7	บิต 6	บิต 5	บิต 4	บิต 3	บิต 2	บิต 1	บิต 0
DCD	RI	DSR	CTS	DDCD	DRI	DDSR	DCTS

DCD	ใช้แสดงสถานะของขา DCD “1” แสดงว่าที่ขา DCD เป็นลอจิก “1” “0” แสดงว่าที่ขา DCD เป็นลอจิก “0”
RI	ใช้แสดงสถานะของขา RI “1” แสดงว่าที่ขา RI เป็นลอจิก “1” “0” แสดงว่าที่ขา RI เป็นลอจิก “0”

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

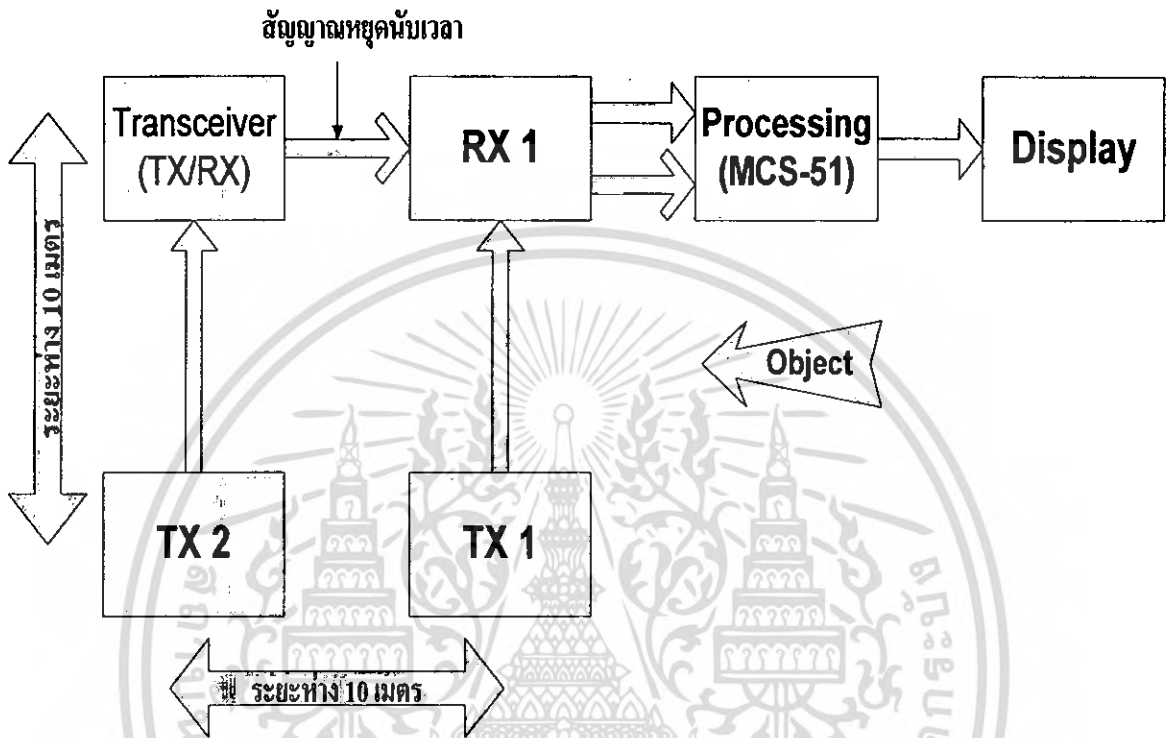
DSR	ใช้แสดงสถานะของขา DSR “1” แสดงว่าที่ขา DSR เป็นลอจิก “1” “0” แสดงว่าที่ขา DSR เป็นลอจิก “0”
DCTS	ใช้แจ้งการเปลี่ยนแปลงที่เกิดขึ้นของบิต CTS “1” แสดงว่าบิต CTS เกิดการเปลี่ยนแปลงเมื่อเทียบจากการอ่านค่าครั้งที่แล้ว “0” แสดงว่าไม่มีการเปลี่ยนแปลงเมื่อเทียบกับการอ่านค่าครั้งที่แล้ว
DDSR	ใช้แจ้งการเปลี่ยนแปลงที่เกิดขึ้นของบิต DSR “1” แสดงว่าบิต DSR เกิดการเปลี่ยนแปลงเมื่อเทียบจากการอ่านค่าครั้งที่แล้ว “0” แสดงว่าไม่มีการเปลี่ยนแปลงเมื่อเทียบกับการอ่านค่าครั้งที่แล้ว
DRI	ใช้แจ้งการเปลี่ยนแปลงที่เกิดขึ้นของบิต RI “1” แสดงว่าบิต RI เกิดการเปลี่ยนแปลงเมื่อเทียบจากการอ่านค่าครั้งที่แล้ว “0” แสดงว่าไม่มีการเปลี่ยนแปลงเมื่อเทียบกับการอ่านค่าครั้งที่แล้ว
DDCD	ใช้แจ้งการเปลี่ยนแปลงที่เกิดขึ้นของบิต DDCD “1” แสดงว่าบิต CTS เกิดการเปลี่ยนแปลงเมื่อเทียบจากการอ่านค่าครั้งที่แล้ว “0” แสดงว่าไม่มีการเปลี่ยนแปลงเมื่อเทียบกับการอ่านค่าครั้งที่แล้ว
DCTS	ใช้แสดงสถานะของขา CTS “1” แสดงว่าที่ขาของ CTS เป็นลอจิก “1” “0” แสดงว่าที่ขาของ CTS เป็นลอจิก “0”

รีจิสเตอร์ตำแหน่ง 07H : รีจิสเตอร์สำหรับเก็บข้อมูลชั่วคราว

ทำหน้าที่เป็นหน่วยความจำแรมขนาด 1 ไบต์ การอ่านและเขียนข้อมูลที่รีจิสเตอร์ตัวนี้ไม่ส่งผล

ใดๆ ต่อการใช้งาน URAT

บทที่ 3  
การคำนวณและการสร้าง

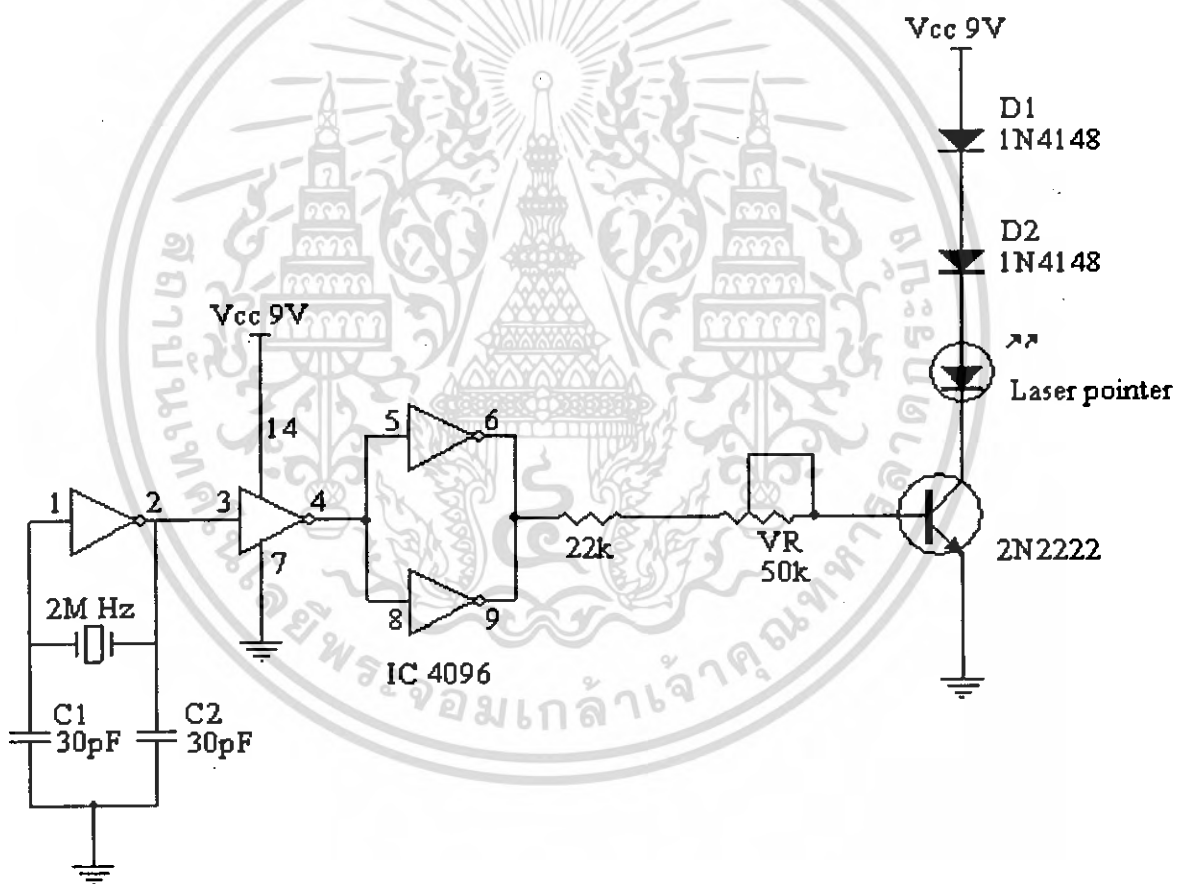


รูปที่ 3.1 บล็อกไดอะแกรมการทำงานของโครงการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 3.1 วงจรชุดเครื่องส่งเลเซอร์ พอยต์เตอร์ (Laser Pointer)

ในวงจรชุดเครื่องส่ง Laser Pointer ประกอบด้วยวงจรถ่ายความถี่ 2 MHz เพื่อให้เกิดการส่งพลังงานแสงเลเซอร์ (Laser) ที่ตกกระทบโฟโตทรานซิสเตอร์ (Photo Transistor) ตรวจจับได้อย่างต่อเนื่องพอที่จะทำให้ Photo Transistor อยู่ในสภาวะที่ ตัดกระแส (Cut Off) หรือ เกิดกระแสเหนี่ยวนำ (Conduction) โดยเลือกใช้ IC เบอร์ 4096 Inverter เป็นเทคโนโลยี HC MOS ใช้ไฟเลี้ยงได้ตั้งแต่ 5-12 VDC วงจรออสซิลเลเตอร์ (Oscillator) ต่อแบบ Self Loop Oscillator ตามวงจรชุดเครื่องส่ง Laser Pointer และใช้ตัว IC เบอร์ 4096 Inverter เป็นตัวขับ Transistor เบอร์ 2N2222 , Resistor 22 K $\Omega$  และ ความต้านทานแบบปรับเปลี่ยนค่าได้ (Resistor Variable) 50 K $\Omega$  เป็นตัวปรับค่ากระแสไบอัส  $I_b$  เพื่อเปลี่ยนแปลงปริมาณความเข้มแสงตัว Laser Pointer ขณะทำงานจะมีแรงดันตกคร่อม 3-5 V ส่วน ไดโอด D1 และ D2 จะทำหน้าที่แบ่งแรงดันวงจรนี้และใช้ไฟเลี้ยงวงจร 9 Volt



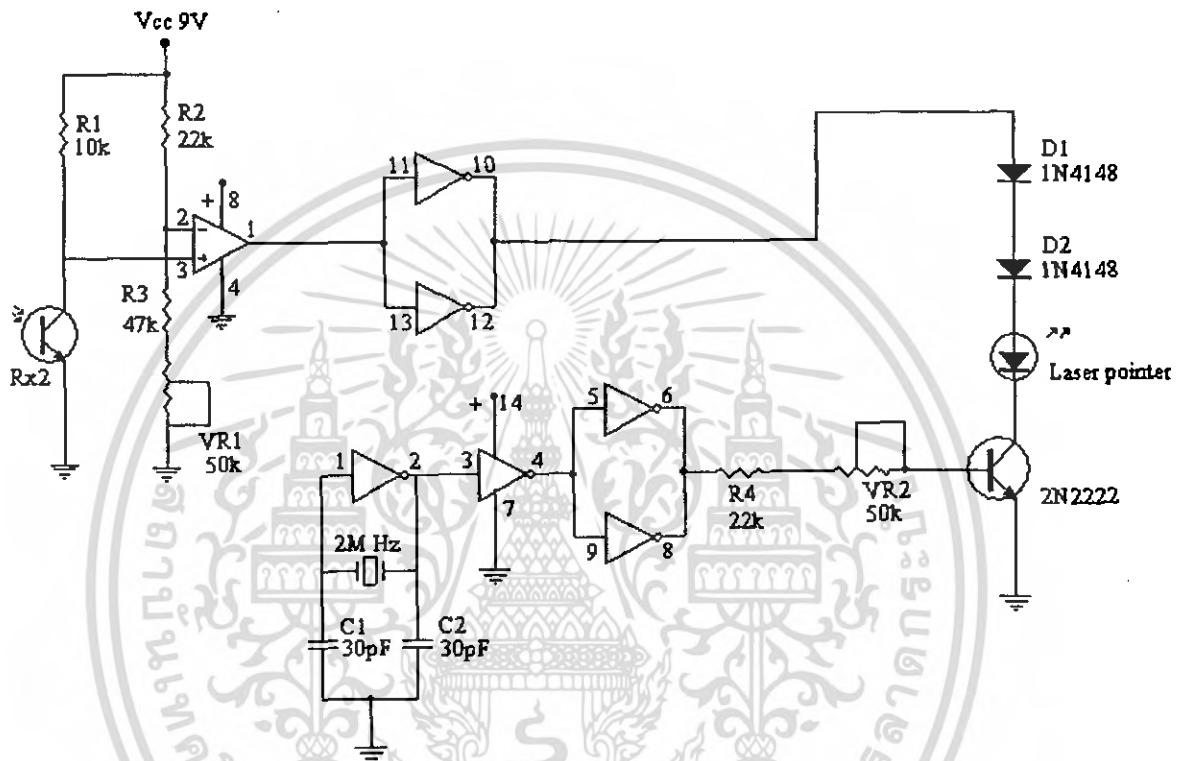
รูปที่ 3.2 วงจรชุดเครื่องส่งเลเซอร์ พอยต์เตอร์ TX1 (Laser Pointer TX1)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



### 3.3 วงจรชุดเครื่องรับ และเครื่องส่งเลเซอร์ พอยต์เตอร์ (Transceiver Point 2)

วงจร Transceiver ในหลักการทำงานคือการรวมเอาวงจรเครื่องส่ง Laser Pointer กับวงจรเครื่องรับ Photo Transistor เข้าไว้ด้วยกันซึ่งได้อธิบาย และแสดงวงจรให้ดูแล้วในส่วนของวงจร TX และ RX1 จะมีเพิ่มขึ้นมาก็คือใช้วงจร Comparator คู่ร่วมกับ Inverter 2 ตัว เพื่อเป็นแรงดันเลี้ยง (VCC) ให้แก่วงจรทางด้านส่ง

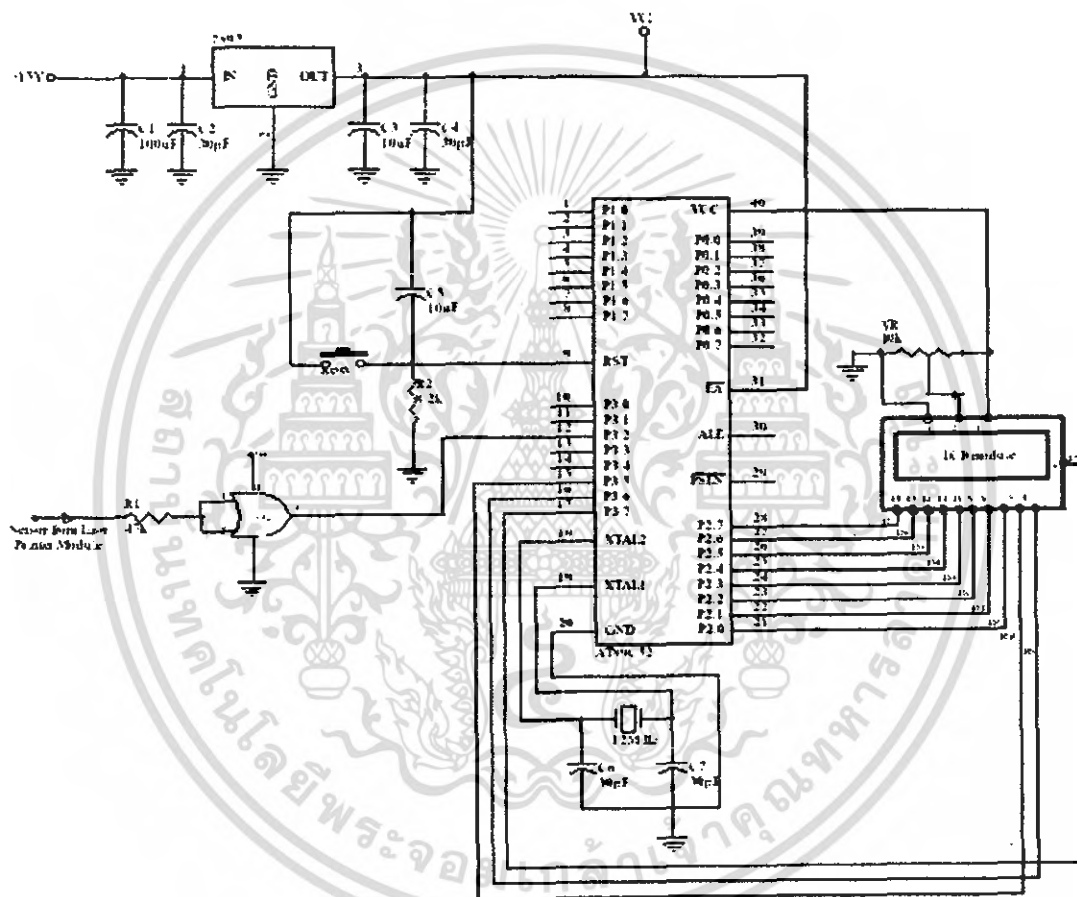


รูปที่ 3.4 วงจรชุดเครื่องรับ และเครื่องส่งเลเซอร์ พอยต์เตอร์ (Transceiver Point 2)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 3.4 วงจรภาคคำนวณ และแสดงผล

หลักการการทำงานของวงจรภาคคำนวณ และแสดงผล คือ รับสัญญาณ Start Timer และสัญญาณ Stop Timer จากวงจรชุด Transceiver จากนั้นนำสัญญาณที่ได้ไปกำหนดการทำงานของ Timer 0 ที่อยู่ใน MCS - 51 เมื่อได้รับสัญญาณเรียบร้อยแล้ว Timer 0 จะอินเทอร์รัพท์ทุกๆ  $1 \mu\text{S}$  สัญญาณอินเทอร์รัพท์ตัวนี้ จะเป็นตัวเพิ่มค่าเวลาทุกๆ 1 แมกซีนไซเคิล ทำให้ได้สัญญาณอินเทอร์รัพท์ออกมา โดยนำค่าที่ได้เก็บไว้ในรีจิสเตอร์โดยเก็บค่าเวลาขนาด 8 บิต 2 ตัว จากนั้นนำค่าเวลาที่เก็บไว้มาคำนวณ และแสดงผลเป็นความเร็วออกมาทางตัวแสดงผลเจ็ดส่วน โดยหน่วยการวัดความเร็วเป็น (km/hr)



รูปที่ 3.5 วงจรภาคคำนวณ และแสดงผล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

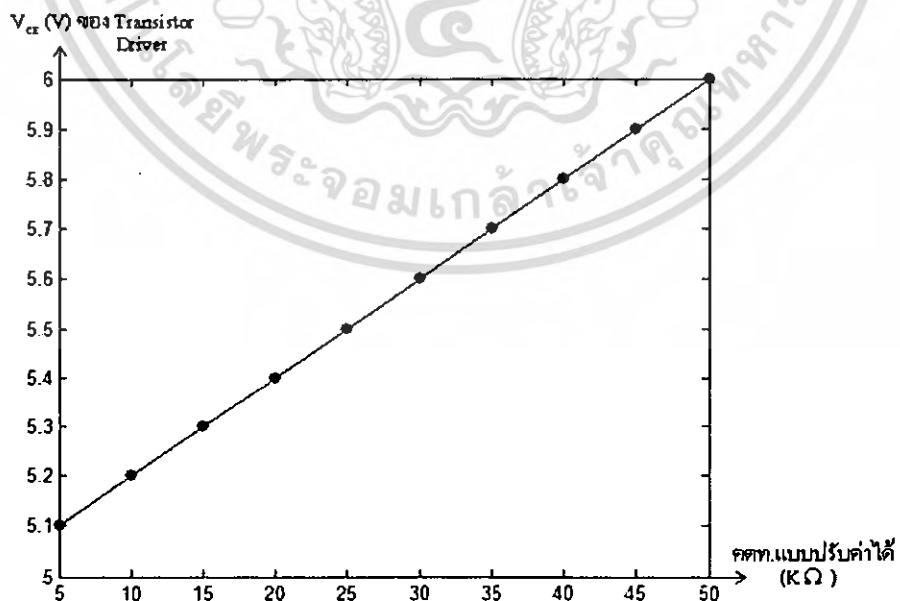
## บทที่ 4

### การทดลองและผลการทดลอง

#### 4.1 การทดลองชุดวงจรทางด้านส่งของ Laser Pointer และชุดเครื่องรับ ของ Laser Pointer

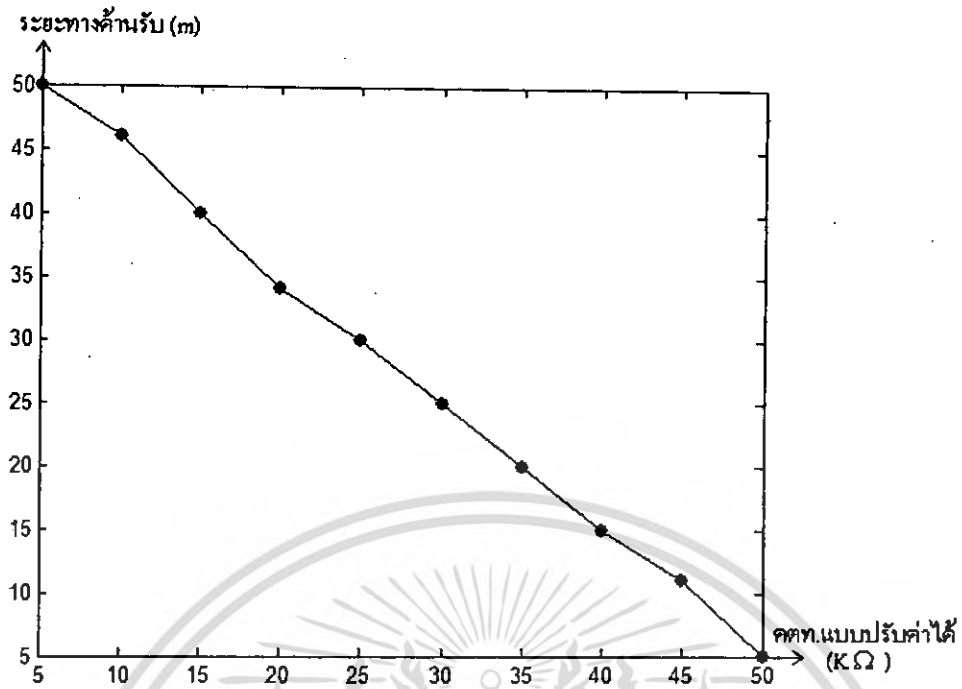
คตท.แบบปรับค่าได้ (K $\Omega$ )	V <sub>CE</sub> (V) ของ Transistor Driver	ระยะทางด้านรับ (m)
5	5.1	50
10	5.2	46
15	5.3	40
20	5.4	34
25	5.5	30
30	5.6	25
35	5.7	20
40	5.8	15
45	5.9	11
50	6.0	5

ตารางที่ 4.1 ผลการทดลองชุดวงจรทางด้านส่งของ Laser Pointer



รูปที่ 4.1(ก) ผลการทดลองระหว่าง V<sub>CE</sub> และ คตท.แบบปรับค่าได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



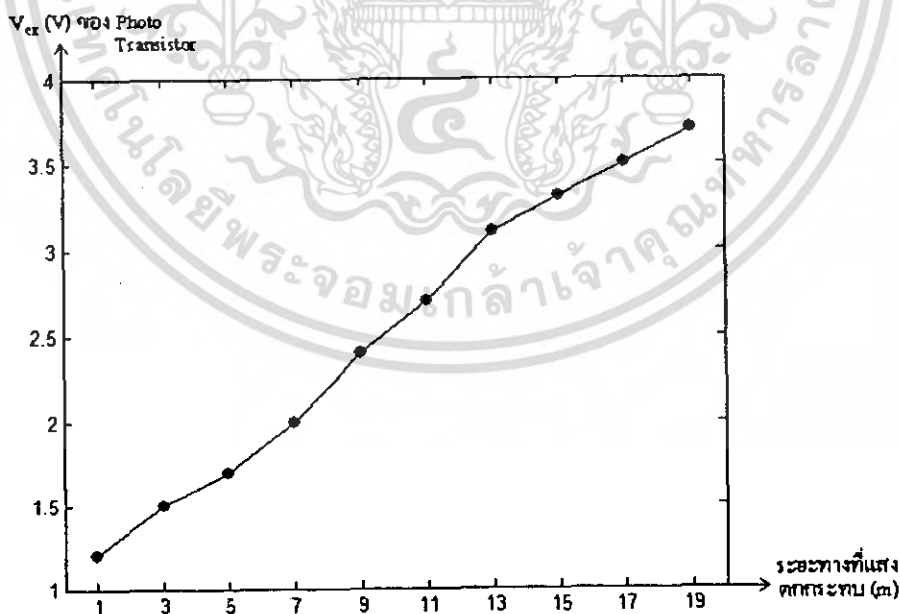
รูปที่ 4.1(ข) ผลการทดลองระหว่าง  $V_{CE}$  และระยะทางด้านรับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทดลองที่ 2 ชุดวงจรทางด้านรับของ Laser Pointer (RX 1) โดยวัดค่า  $V_{CE}$  ของ Photo Transistor (โดยตั้งค่าวงจรทางด้านส่งของ Laser Pointer ที่ คดท.ปรับค่าได้  $V_R = 25 \text{ K}\Omega$ ,  $V_{CE} = 4.7 \text{ V}$ ,  $V_{CC} = 9 \text{ V}$  และ ตั้งค่าวงจรทางด้านรับที่  $V_{ref} = 6 \text{ V}$ )

ระยะทางที่แสงตกกระทบ (m)	$V_{CE}$ (V) ของ Photo Transistor
1	1.2
3	1.5
5	1.7
7	2.0
9	2.4
11	2.7
13	3.1
15	3.3
17	3.5
19	3.7

ตารางที่ 4.2 ผลการทดลองชุดวงจรทางด้านรับของ Laser Pointer



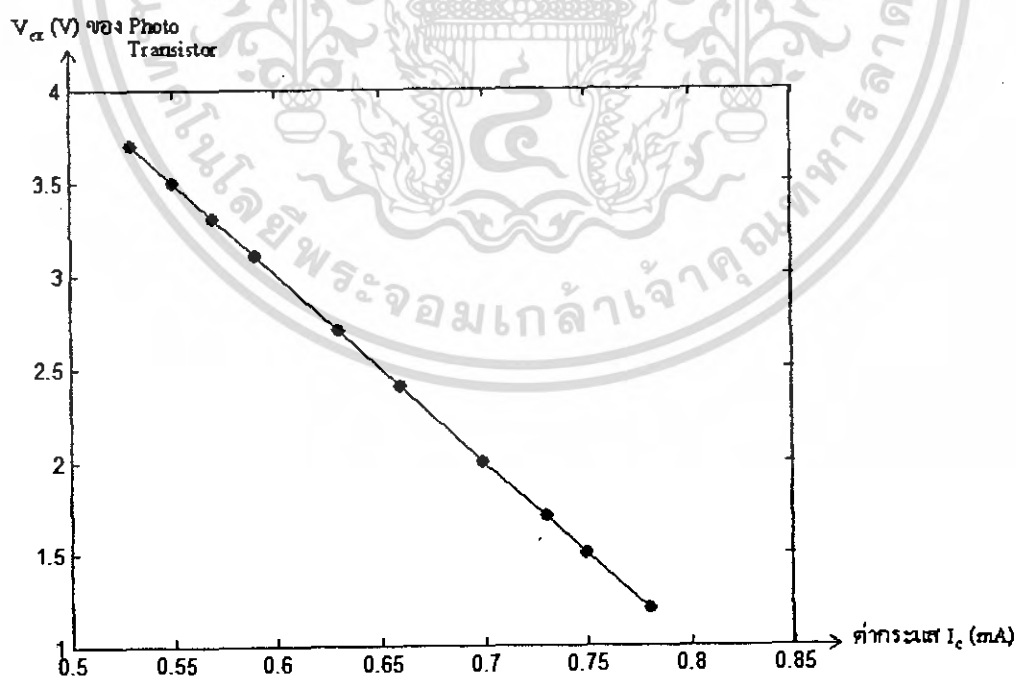
รูปที่ 4.2 ผลการทดลองชุดวงจรทางด้านรับของ Laser Pointer

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากการทดลองที่ 3 ชุดวงจรทางด้านรับของ Laser Pointer (RX 1) เราจะได้ค่าแรงดัน  $V_{CE}$  (V) ของ Photo Transistor เมื่อเรานำค่ามาแทนในสูตร  $I_C = (V_{CC} - V_{CE}) / 10 \text{ K}\Omega$  เราจะได้ค่ากระแส  $I_C$  มีความสัมพันธ์กับค่าแรงดัน  $V_{CE}$  ดังนี้คือ

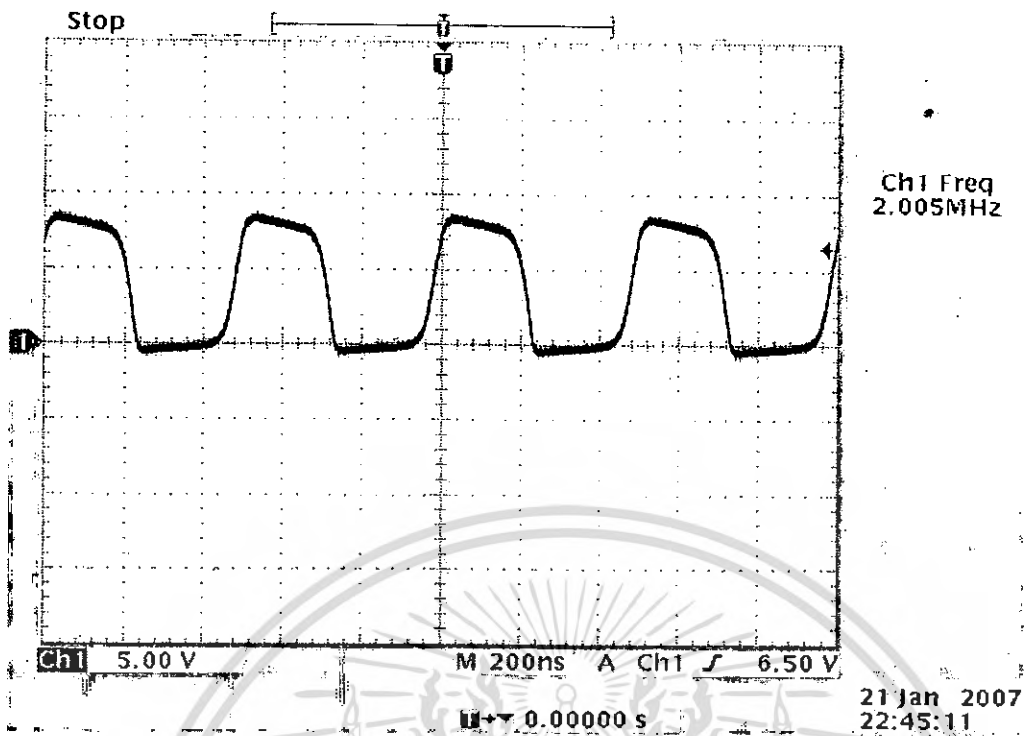
$V_{CE}$ (V) ของ Photo Transistor	ค่ากระแส $I_C$ (mA)
1.2	0.78
1.5	0.75
1.7	0.73
2.0	0.70
2.4	0.66
2.7	0.63
3.1	0.59
3.3	0.57
3.5	0.55
3.7	0.53

ตารางที่ 4.3 แสดงความสัมพันธ์ของค่ากระแส  $I_C$  กับค่าแรงดัน  $V_{CE}$

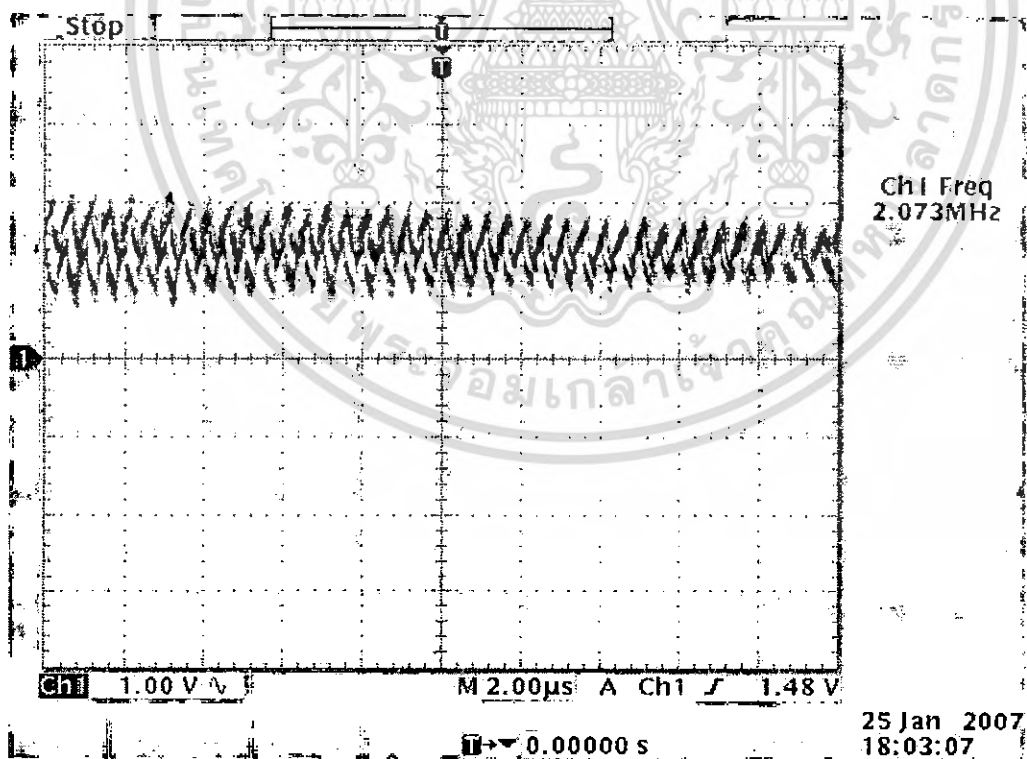


รูปที่ 4.3 แสดงความสัมพันธ์ของค่ากระแส  $I_C$  กับค่าแรงดัน  $V_{CE}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

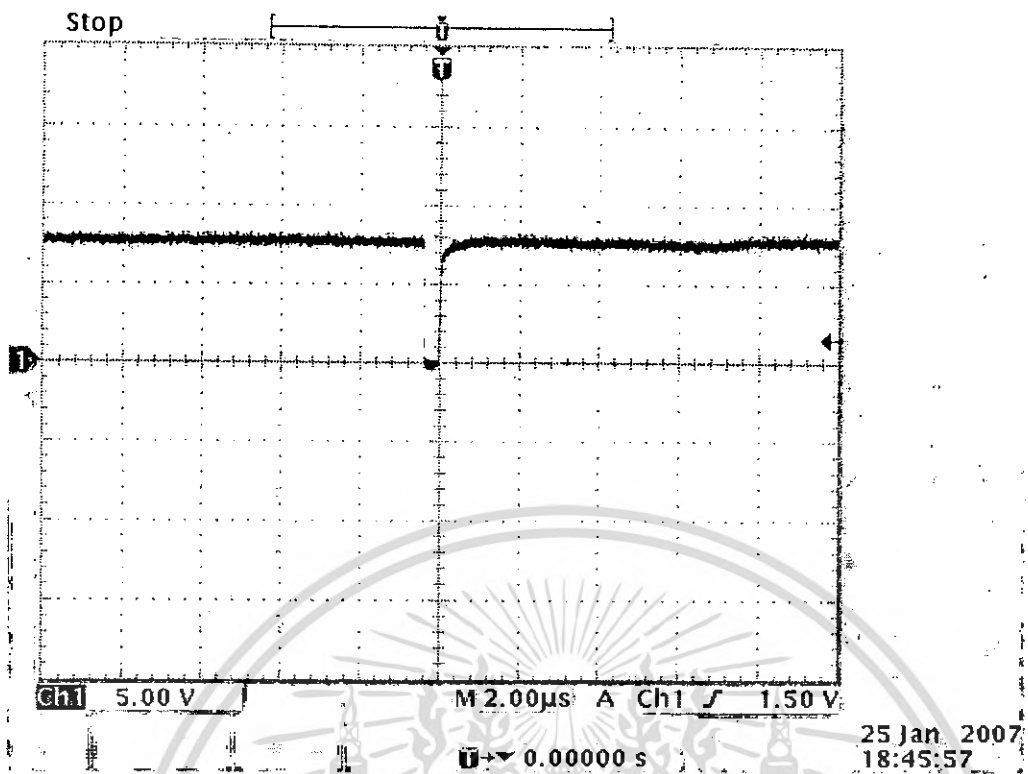


รูปที่ 4.4 สัญญาณที่ได้จากการวัดภาคออสซิลเลเตอร์ (Oscillator)

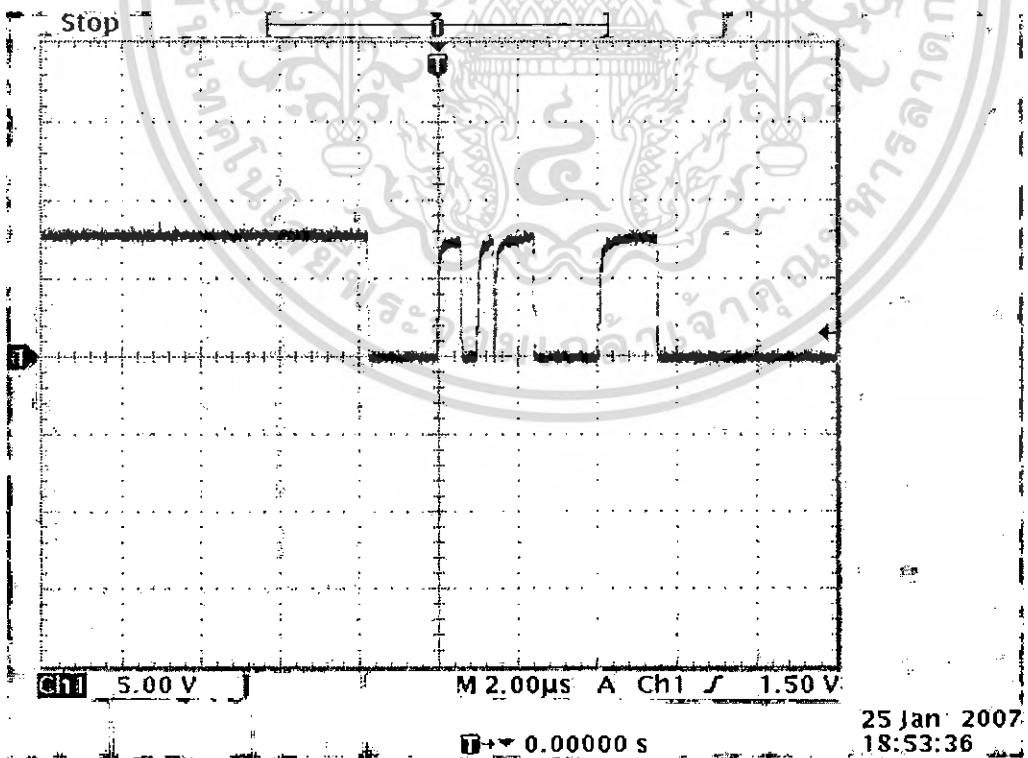


รูปที่ 4.5 รูปสัญญาณแรงดันที่คกคร่อม Transistor Driver โดยวัดที่ขา  $V_{CE}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

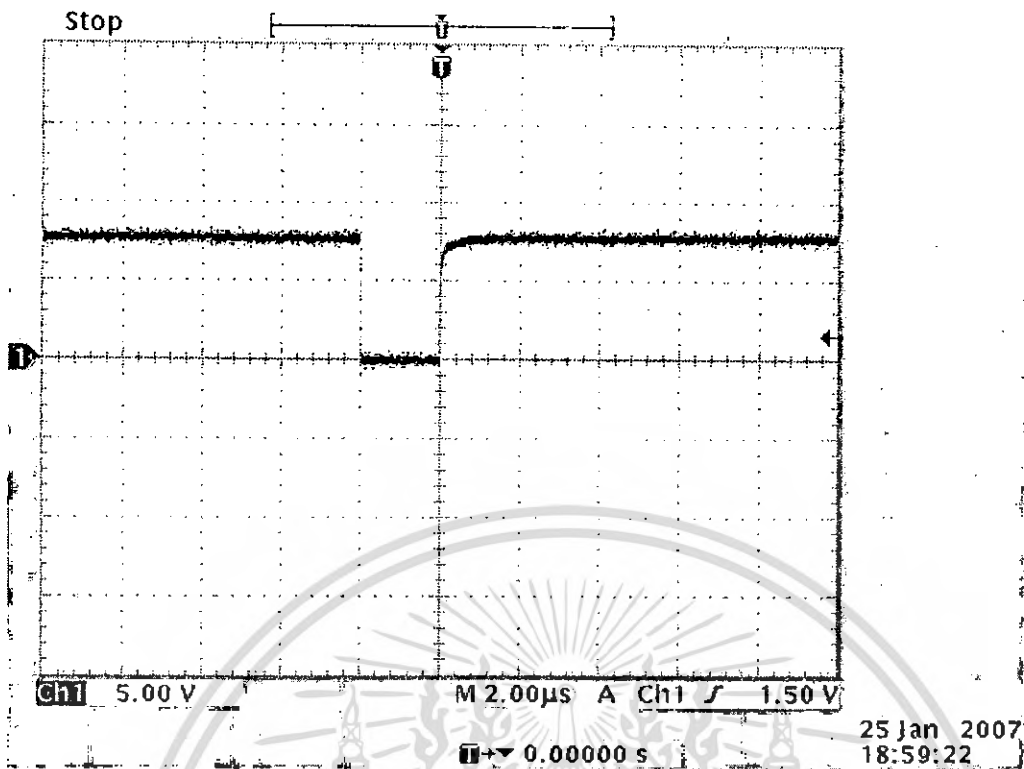


รูปที่ 4.6 แสดงถึงวัตถุที่เคลื่อนที่ผ่าน โดยแสดงเป็นสัญญาณ Start Timer และสัญญาณ Stop Timer (โดยวัตถุที่เคลื่อนที่ผ่านมีความต่อเนื่องเร็วมาก)



รูปที่ 4.7 แสดงช่วงเวลาสัญญาณที่กำลังจะ Stop Timer เพื่อนำค่าที่ได้ไปแสดงค่าความเร็วของวัตถุ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.8 แสดงถึงวัตถุที่เคลื่อนที่ผ่าน โดยแสดงเป็นสัญญาณ Start Timer และสัญญาณ Stop Timer (โดยวัตถุที่เคลื่อนที่ผ่านมีความต่อเนื่องไม่มากนัก)

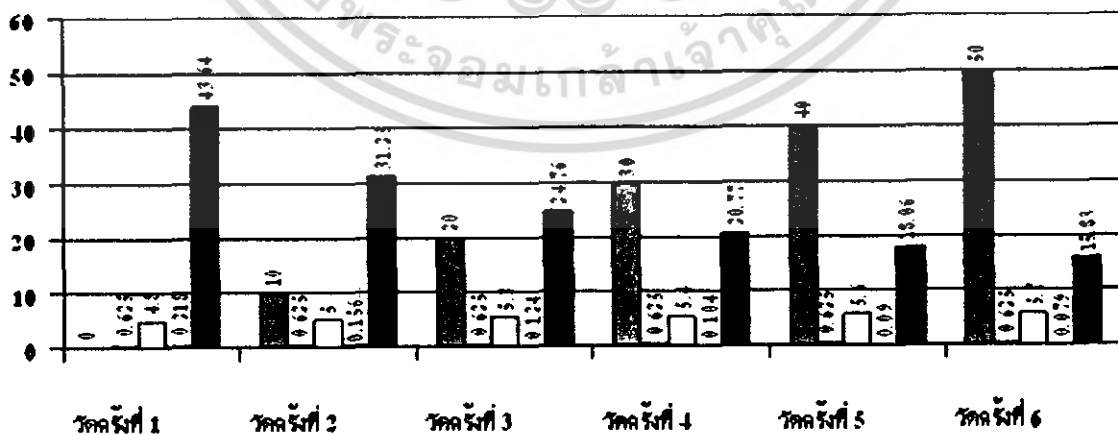
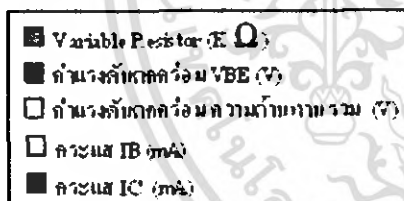
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทดลองที่ 4 การวัดกระแส และค่าแรงดันต่างๆ ในวงจรภาคส่ง โดยการวัดมีการกำหนดค่าต่างๆ ดังนี้

- ค่า Variable Resistor จะมีค่าความต้านทานตั้งแต่ 0-50 K $\Omega$
- ค่าความต้านทานรวม คือค่า 22 K $\Omega$  + Variable Resistor
- ค่ากระแส  $I_C = h_{FE} \cdot I_B$  (โดยที่  $h_{FE}$  มีอัตราขยายเท่ากับ 200)
- ค่ากระแส  $I_B =$  แรงดันตกคร่อมความต้านทานรวม / (22 K $\Omega$  + Variable Resistor)

Variable Resistor (K $\Omega$ )	ค่าแรงดันตก คร่อม $V_{BE}$ (V)	ค่าแรงดันตกคร่อม ความต้านทานรวม (V)	กระแส $I_B$ (mA)	กระแส $I_C$ (mA)
0	0.625	4.8	0.218	43.64
10	0.625	5.0	0.156	31.25
20	0.625	5.2	0.124	24.76
30	0.625	5.4	0.104	20.77
40	0.625	5.6	0.09	18.06
50	0.625	5.7	0.079	15.83

ตารางที่ 4.4 ผลการทดลองการวัดกระแส และค่าแรงดันต่างๆ ในวงจรภาคส่ง



รูปที่ 4.9 ผลการทดลองการวัดกระแส และค่าแรงดันต่างๆ ในวงจร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 5

### สรุปและวิจารณ์

สำหรับโครงการที่ได้ทำในครั้งนี้เป็นการศึกษาการใช้งานของ Laser Pointer โดยนำมาใช้วัดความเร็วของวัตถุที่เคลื่อนที่ผ่าน ขั้นตอนของการคำนวณและการสร้างสมการทดสอบใช้งานได้จริงเมื่อมีวัตถุผ่านจุดตรวจวัด จะสามารถสร้างสัญญาณนับเวลา และหยุดเวลาให้กับวงจรคำนวณ และแสดงผลให้กับ (MCS-51) โดยเวลาที่ติเลย์ (Time Delay) มีค่าน้อยมาก ซึ่งไม่มีผลกระทบต่อการทำงานของสัญญาณนับเวลาและหยุดเวลา ส่วนวงจรคำนวณและแสดงผลใช้ไมโครคอนโทรลเลอร์ตระกูล MCS - 51 ปัญหาที่พบก็คือ การเขียนโปรแกรมให้การนับเวลามีความเที่ยงตรงจะต้องทดสอบโปรแกรมก่อนนำมาใช้งานจริงหลายครั้ง เนื่องจากขีดจำกัดของโครงสร้างไมโครคอนโทรลเลอร์ ปัญหาที่พบอีกประการคือ ภาควัดผล (LCD) การแสดงค่าความเร็วที่ได้จากการคำนวณ ต้องแปลงค่าคำนวณที่ได้ให้เป็นรหัส ASCII เพื่อติดต่อกับไมโครคอนโทรลเลอร์ LCD จะต้องใช้เนื้อที่ของหน่วยความจำเพิ่มมากขึ้น ดังนั้นการที่จะวัดค่าความเร็วที่ถูกต้องมากจะทำได้ค่อนข้างยาก การแก้ไขคือ จะต้องมีการพัฒนาโปรแกรมให้มีขนาดสั้นลง และมีประสิทธิภาพเพิ่มมากขึ้น หรือการนำไมโครคอนโทรลเลอร์ตระกูลใหม่ๆ มาใช้ในการ Processing เพื่อให้ได้ค่าความเร็วที่ถูกต้องตามมาตรฐาน ซึ่งโครงการนี้ออกแบบให้ตรวจวัดความเร็วที่ค่า 0 - 120 กิโลเมตรต่อชั่วโมง แต่ยังมีข้อผิดพลาดดังที่ได้กล่าวข้างต้น การแก้ไขคือ ต้องพัฒนาโปรแกรมใหม่ หรือปรับระยะตรวจวัดให้พอเวลาในการคำนวณได้ถูกต้อง (โดยโครงการนี้กำหนดจุดตรวจวัดที่ระยะทาง 10 เมตร)

## หนังสืออ้างอิง

รองศาสตราจารย์ สมยศ จุณณะปิยะ Microcontroller Application MCS-51.พิมพ์ครั้งที่ 5  
2546 ภาควิชาวิศวกรรมโทรคมนาคม คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณ  
ทหารลาดกระบัง. 2546

ชัยวัฒน์ กุประคกุล เลเซอร์ (แสงแห่งอนาคต) กรุงเทพฯ : สุวีทาสาน, 2529

ชัยวัฒน์ ถิ่มพริจิตวิสัย และวรพจน์ กรแก้ววัฒนกุล. 2543. เรียนรู้และปฏิบัติการ  
ไมโครคอนโทรลเลอร์. กรุงเทพฯ : บริษัท อินโนเวตีฟอิเล็กทรอนิกส์ จำกัด



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เครื่องมือตรวจจับความเร็ววัตถุ

THE OBJECT SPEED SURVEILLANCE

โดย นายปรกรณ์ จันทรประเสริฐ 47015057

นายสมชาย อ่อนสว่าง 47015067

อาจารย์ที่ปรึกษา รศ.สมยศ จุณณะปิยะ

ผศ.ดร.พิเชฐ ม่วงนวล

### บทคัดย่อ

โครงการนี้เป็นการนำเสนอการออกแบบ และสร้างเครื่องมือตรวจจับความเร็ววัตถุ ที่เคลื่อนที่ผ่าน ในการตรวจจับจะใช้เลเซอร์ มาประยุกต์ใช้งาน โดยทำการติดตั้งตำแหน่งเลเซอร์ ไว้สองจุดใน ระยะทางที่เหมาะสม เมื่อวัตถุเคลื่อนที่ผ่านจะได้ช่วงระยะเวลาออกมา หลังจากนั้นจะนำค่าความแตกต่างของเวลาเพื่อใช้คำนวณเป็นความเร็วและแสดงผลผ่านจอ LCD

### ABSTRACT

This project present's the design and consturued of the object speed surveilance by apply laser technology, this surveilance use "Two Laser Method" Topology. When the object move pass, our work can be measure the speed from time differential that object use to move pass two check point. From data of time differential it will be calculate and display on LCD display.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## กิตติกรรมประกาศ

ปริญญานิพนธ์นี้สามารถสำเร็จลุล่วงได้ด้วย คำปรึกษา คำแนะนำ และคำช่วยเหลือของอาจารย์ที่ปรึกษา คือ ผศ.ดร.พิเชฐ ม่วงนวล และ รศ. สมยศ จุณณะปิยะ รวมถึงพี่ ๆ ในกองทัพอากาศที่คอยให้ความช่วยเหลือในเรื่องอุปกรณ์ที่ใช้ใช้ในการทดลอง อีกทั้งเพื่อน ๆ ทุกคนที่ให้ความช่วยเหลือ แนะนำ และให้ยืมอุปกรณ์ในการทดลองตลอดมา ตลอดจนอาจารย์ในภาควิชาโทรคมนาคมทุกท่าน ที่ได้ให้ความรู้ ให้กับกลุ่มของข้าพเจ้ามาโดยตลอด จึงขอขอบพระคุณมา ณ โอกาสนี้

นายปกรณ์ จันทประเสริฐ

นายสมชาย อ่อนสว่าง



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้