

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

รองเท้านำทางคนตาบอด

RFID APPLICATION IN SHOES FOR THE BLIND

โดย

นาย นรงค์ ธาระรูป รหัส 46010339 ชั้นปีที่ 4C
นาย นวพล สบายะเวส รหัส 46010346 ชั้นปีที่ 4C

อาจารย์ที่ปรึกษา
รศ.ดร. อภินันท์ ธนชยานนท์



ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรวิศวกรรมศาสตรบัณฑิต
สาขาวิชาอิเล็กทรอนิกส์
คณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ปีการศึกษา 2549

๒๓
๗๒๒๗๕
๒๕๔๙

เลขหมู่.....
เลขทะเบียน..... 72152
วัน,เดือน,ปี..... 11 ส.ย. 2550

b. 117๖410๗
i.....

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โครงการเรื่อง

รองเท้านำทางคนตาบอด

RFID APPLICATION IN SHOES FOR THE BLIND

จัดทำโดย

นาย นรัจจ์ ธาระรูป รหัส 46010339 ชั้นปีที่ 4C

นาย นวพลุต สายะเวส รหัส 46010346 ชั้นปีที่ 4C

อาจารย์ที่ปรึกษา

รศ.ดร. อภินันท์ ธนชยานนท์



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รอนำทางคนตาบอด

นาย นรงค์ ธาระรูป 46010339

นาย นวปฎล สายะเวส46010346

อาจารย์ที่ปรึกษา รศ.ดร. อภินันท์ ธนชยานนท์

ปีการศึกษา 2549

บทคัดย่อ

เป็นที่ทราบกันดีว่าเทคโนโลยีด้านอาร์เอฟไอดีเริ่มมีความสำคัญในชีวิตประจำวัน ดังจะเห็นได้จาก บัตรประชาชน บัตรชำระเงินต่างๆ เช่น บัตรเครดิต บัตรโดยสารรถไฟ ซึ่งในตัวบัตรจะมีข้อมูลที่กำหนดมาอย่างแน่นอนและสามารถตรวจสอบข้อมูลได้

โครงการนี้จะนำเสนอเกี่ยวกับการทำงานชุดรับส่งสัญญาณด้วยความถี่คลื่นวิทยุมาประยุกต์ใช้งานกับระบบอาร์เอฟไอดี สำหรับบอกตำแหน่งให้กับคนตาบอดโดยใช้เสียง และมีไมโครคอนโทรลเลอร์เป็นตัวควบคุมการทำงาน เพื่อความสะดวกในการใช้ชีวิตประจำวัน

RFID APPLICATION IN SHOES FOR THE BLIND

Mr.Narajja tararoop 46010339

Mr.nawapadol sayavesa 46010346

Asso.Prof.Dr.Apinun Thanachayanon (advisor)

Education Year 2006

ABSTRACT

It is well known that the technology of RFID (Radio Frequency Identification) plays important roles in routine life. As can be seen from ID card or any payment cards such as credit card and train ticket vending which have exactly data in itself and can be verified.

This Project presents about working of RF (Radio Frequency) and application of RFID (Radio Frequency Identification) to know positions by sound for blind. This project is controlled by microcontroller. For convenience in routine life.

กิตติกรรมประกาศ

ก่อนที่รายงานเล่มนี้สำเร็จด้วยดี ได้มีผู้เกี่ยวข้องที่สนับสนุนและให้ความช่วยเหลือในด้านต่างๆ ได้แก่ รศ.ดร. อภินันท์ ธนชยานนท์ ซึ่งเป็นอาจารย์ที่ปรึกษาและอาจารย์ผู้สอนหลายท่านในภาควิชาอิเล็กทรอนิกส์ที่ได้ให้คำปรึกษาและแนะนำแนวทางในการแก้ไขปัญหาข้อผิดพลาดต่างๆ ของวงจร รวมถึงการอำนวยความสะดวกในด้านอุปกรณ์สำหรับการทดลองจนทำให้เกิดเป็นชิ้นงานที่สมบูรณ์มีคุณสมบัติตามที่ต้องการ สำหรับการจัดทำรายงาน ในส่วนของเนื้อหาได้รับความอนุเคราะห์จากท่านอาจารย์และนักศึกษารุ่นพี่ รายงานฉบับนี้จึงเสร็จสมบูรณ์ด้วยดี

ขอขอบพระคุณอาจารย์ทุกท่านและเพื่อนทุกคนที่ได้ให้ความช่วยเหลือด้วยดีตลอดมาได้

ณ โอกาสนี้

นาย นรภัฏ ธาระรูป รหัส 46010339

นาย นวปฏิฐ สบายเวส รหัส 46010346

สารบัญ

เรื่อง	หน้า
สารบัญ	ฉ
สารบัญรูปภาพ	ช
สารบัญตาราง	ญ
บทที่ 1 บทนำ	1
บทที่ 2 ทฤษฎีและหลักการ	
2.1 พื้นฐานของสมาร์ทการ์ด	2
2.2 ส่วนประกอบและโครงสร้างของบัตรสมาร์ทการ์ด	4
2.2.1 บัตรพลาสติก (Plastic Card)	5
2.2.2 การอินเตอร์เฟสกับสมาร์ทการ์ด	5
2.3 องค์ประกอบต่างๆในการงานสมาร์ทการ์ด	7
2.3.1 ตัวบัตรและตัวชิพ	7
2.3.2 สมาร์ทการ์ดรีดเดอร์ (Smart Card Reader)	7
2.4 หัวอ่านบัตรสมาร์ทการ์ดกับบัตรสมาร์ทการ์ด	7
2.5 ระบบสื่อสารทางอิเล็กทรอนิกส์	10
2.5.1 สัญญาณในระบบสื่อสาร	11
2.5.2 รูปแบบของการสื่อสาร	12
2.6 การใช้งานไมโครคอนโทรลเลอร์ (Microcontroller: MCS-51)	15
2.6.1 โครงสร้างของ MCS-51	15
2.6.2 การจัดหาไมโครคอนโทรลเลอร์ MCS-51	16
2.6.3 โครงสร้างภายในของ 8051 และ 8052	19
2.6.4 ไอซีแมค232	20
2.6.4.1 การสื่อสารพอร์ตอนุกรม RS-232	20
2.6.4.2 มาตรฐาน RS-232	20
2.7 ไอซีเบอร์ ISD 25120	22
2.7.1 ทฤษฎีของ ISD	22
2.7.2 รายละเอียดของขาอุปกรณ์	
2.7.2.1 แอตเตรส/โหมคอินพุท (A_0 - A_9 / M_0 - M_9)	23
2.7.2.2 แรงดันอินพุท (V_{cca} , V_{ccd})	23
2.7.2.3 กราวด์อินพุท (V_{ssa} , V_{ssd})	24

2.7.2.4	เพาเวอร์คาว์อินพุท (PD)	24
2.7.2.5	ซีพอนเอเบิลอินพุท (CE)	24
2.7.2.6	เพลย์แบค/เรคคอร์ด อินพุท (P/R)	24
2.7.2.7	โอเวอร์โวลเทจอินพุท (OVF)	24
2.7.2.8	เอนออฟเมสเซจ/รีนเอาท์พุท (EOM)	24
2.7.2.9	ไมโครโฟนอินพุท (MIC)	24
2.7.2.10	ไมโครโฟนเรเฟเฟอเรนซ์อินพุท (MIC REF)	25
2.7.2.11	ออโตเมติกเกนคอนโทรลอินพุท (AGC)	25
2.7.2.12	อนาลอกอินพุท (ANA IN)	25
2.7.2.13	อนาลอกเอาท์พุท (ANA OUT)	25
2.7.2.14	เอกซ์เทอนอลคล็อกอินพุท (XCLK)	25
2.7.2.15	ลำโพง (Sp+,Sp-)	25
2.7.2.16	ออกซิลาตีอินพุท (AUX IN)	26
2.7.3	การบันทึกในโหมดควบคุมภายนอก	26
2.7.4	การเล่นกลับในโหมดควบคุมภายนอก	26
บทที่ 3 การออกแบบ		
3.1	ออกแบบวงจรอ่านข้อมูลบัตร	28
3.2	ออกแบบวงจรติดต่อระหว่างไมโครคอนโทรลเลอร์กับ Reader	29
3.3	ภาคส่งสัญญาณ	30
3.3.1	ส่วนควบคุม	30
3.3.2	ภาคส่งสัญญาณหรือภาคมอดูเลท	35
3.4	ภาครับสัญญาณ	36
3.4.1	RF Module RLP-434A	37
3.4.2	วงจรถอดรหัสสัญญาณ	37
3.5	ส่วนควบคุมการเล่นเสียง	40
บทที่ 4 การทดลองและผลการทดลอง		
4.1	วิธีการทดลองการสื่อสารของหัวอ่านสมาร์ทการ์ดกับบัตรสมาร์ทการ์ด	42
4.1.1	วิธีการทดลองตรวจสอบข้อมูลในบัตรสมาร์ทการ์ด โดยใช้โปรแกรมไฮเปอร์เทอร์มินอล (Hyper Terminal)	42
4.2	ผลสัญญาณการวัดค่าของ Reader อ่าน Tag	46

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.3 การทดลองวัดค่าลอจิกที่ขา P1.0-P1.4 ของ MCS-51	51
4.3.1 ผลสัญญาณของลอจิกที่วัดได้จาก Encoder/Decoder	52
4.4 แสดงผลการเล่นเสียงตามสมาร์ตการ์ด	54
4.4.1 เส้นทางการเดิน	55
บทที่ 5 วิเคราะห์และสรุปผลการทดลอง	56
บรรณานุกรม	57
ภาคผนวก	58



สารบัญรูปภาพ

เรื่อง	หน้า
รูปที่ 2.1 โครงสร้างภายในบัตรสมาร์ทการ์ด	4
รูปที่ 2.2 ส่วนประกอบของบัตรสมาร์ทการ์ด	4
รูปที่ 2.3 โครงสร้างภายในบัตรสมาร์ทการ์ด	4
รูปที่ 2.4 รูปแบบบัตร	5
รูปที่ 2.5 ไมโครโปรเซสเซอร์ของการ์ด	5
รูปที่ 2.6 แสดงส่วนของป้ายข้อมูล	6
รูปที่ 2.7 หัวอ่านบัตรสมาร์ทการ์ดกับบัตรสมาร์ทการ์ด	7
รูปที่ 2.8 โครงสร้างและการทำงานของระบบอาร์เอฟไอดี (RFID) แบบอินดักทีฟคัปปลิง (Inductive Coupling)	8
รูปที่ 2.9 แสดงการส่งผ่านความถี่ของหัวอ่าน	9
รูปที่ 2.10 บล็อกไดอะแกรมของระบบสื่อสารทางอิเล็กทรอนิกส์	10
รูปที่ 2.11 การสื่อสารแบบทิศทางเดียว	12
รูปที่ 2.12 การส่งผ่านแบบสองทิศทางแต่ต่างเวลากัน	13
รูปที่ 2.13 รูปแบบการสื่อสารแบบ 2 ทิศทาง	13
รูปที่ 2.14 ไมโครคอนโทรลเลอร์ (MCS-51)	16
รูปที่ 2.15 โครงสร้างภายในของไมโครคอนโทรลเลอร์ (MCS-51)	19
รูปที่ 2.16 แมค232 (MAX232)	20
รูปที่ 2.17 บล็อกไดอะแกรมภายในไอซี ISD 25120	22
รูปที่ 2.18 การจัดขาของไอซี ISD 25120	23
รูปที่ 3.1 โครงสร้างการทำงานของรอนเท้านำทางคนตาบอด	27
รูปที่ 3.2 วงจรการทดลองการสื่อสารข้อมูลผ่านพอร์ทอนุกรมของ RFID	28
รูปที่ 3.3 วงจรการทดลองการติดต่อระหว่าง Reader กับ Microcontroller	29
รูปที่ 3.4 ไอซี HT12E	30
รูปที่ 3.5 กราฟแสดงความสัมพันธ์ระหว่าง Oscillator Frequency กับ Supply Voltage.	31
รูปที่ 3.6 บล็อกไดอะแกรมชุดสร้างความถี่โทนเข้ารหัส	32
รูปที่ 3.7 วงจรภาคส่ง	33
รูปที่ 3.8 รูปแสดงการทำงานของ HT12E (Transmission timing)	34
รูปที่ 3.9 แสดง Flow Chart การทำงานของ HT12E	35

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 3.10 แสดงลักษณะของ TRP-434A	35
รูปที่ 3.11 วงจรภาครับสัญญาณ	36
รูปที่ 3.12 แสดงลักษณะของ RLP-434A	37
รูปที่ 3.13 รูปของ HT12D	37
รูปที่ 3.14 รูปแสดง Flow Chart ของ HT12D	38
รูปที่ 3.15 Timing Diagram ของ HT12D	39
รูปที่ 3.16 กราฟแสดงความสัมพันธ์ระหว่าง Oscillator Frequency กับ Supply Voltage ของ HT12D	39
รูปที่ 3.17 วงจรการอัด/เล่นเสียงของ ISD 25120	40
รูปที่ 3.18 วงจรภาคควบคุมเสียง	41
รูปที่ 4.1 หน้าต่าง(Window) โปรแกรมไฮเปอร์เทอร์มินอลเมื่อเปิดขึ้นมาใช้งานครั้งแรก	42
รูปที่ 4.2 หน้าต่าง(Window) การกำหนดโหมดการทำงานให้ไฮเปอร์เทอร์มินอล	43
รูปที่ 4.3 หน้าต่าง(Window) การกำหนดค่าต่างๆให้ไฮเปอร์เทอร์มินอล	44
รูปที่ 4.4 ผลการทดสอบการสื่อสารของหัวอ่าน (บัตรทั้งหมด)	45
รูปที่ 4.5 สัญญาณการวัดค่าของ Reader อ่าน Tag เมื่อ ไม่มี Tag	46
รูปที่ 4.6 สัญญาณการวัดค่าของ Reader อ่าน Tag เมื่อ Tag มีข้อมูลเป็น 060076A727	47
รูปที่ 4.7 สัญญาณการวัดค่าของ Reader อ่าน Tag เมื่อ Tag มีข้อมูลเป็น 060076A708	48
รูปที่ 4.8 สัญญาณการวัดค่าของ Reader อ่าน Tag เมื่อ Tag มีข้อมูลเป็น 060076A74C	49
รูปที่ 4.9 สัญญาณการวัดค่าของ Reader อ่าน Tag เมื่อ Tag มีข้อมูลเป็น 060076A71D	50
รูปที่ 4.10 ผลสัญญาณวัดจาก Encoder/Decoderเมื่อได้ค่าเป็น 0	52
รูปที่ 4.11 ผลสัญญาณวัดจาก Encoder/Decoderเมื่อได้ค่าเป็น 1	53
รูปที่ 4.12 เส้นทางการเดิน	55

สารบัญตาราง

เรื่อง	หน้า
ตารางที่ 2.1 รายละเอียดโดยสรุปบางส่วนของไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลช ที่ Atmel	18
ตารางที่ 2.2 แสดงรายละเอียดการต่อคอนเน็กเตอร์แบบ DB9 มาตรฐาน RS-232	21
ตารางที่ 4.1 ผลการทดลองวัดค่าลอจิกที่ขา P1.4-P1.5 ของ MCS-51	51
ตารางที่ 4.2 แสดงผลการเล่นเสียงตามสมรรถกถารัต	54



บทที่ 1

บทนำ

โครงการชิ้นนี้เป็นแบบจำลองการทดลองสร้างรอกเท้าขนาดเล็ก โครงการประกอบด้วย อุปกรณ์ควบคุมระยะไกล, เสียง และรอกเท้า ซึ่งอุปกรณ์ควบคุมระยะไกลนี้สามารถรับคำสั่งที่เป็น สัญญาณดิจิตอลสูงสุด 4 คำสั่ง จากนั้นจึงเข้ารหัสคำสั่งที่ได้รับเป็นสัญญาณดิจิตอลแบบอนุกรม และส่งไปให้อุปกรณ์ฝั่งรับเพื่อใช้เลือกเสียง โดยใช้คลื่นวิทยุซึ่งมีการมอดูเลทแบบ Amplitude-Shift Keying (ASK)

1.1 วัตถุประสงค์ในการทำโครงการ

1. ศึกษาโครงสร้างและการอินเทอร์เฟสกับบัตรสมาร์ตการ์ด
2. เพื่อศึกษาการเขียน โปรแกรมติดต่อสื่อสารแบบอนุกรมมาตรฐาน rs-232 เพื่อส่งข้อมูล ในบัตรสมาร์ตการ์ดมาประมวลผลโดยไมโครคอนโทรลเลอร์
3. ศึกษาวงจรเข้ารหัสเพื่อแปลงสัญญาณดิจิตอลขนาด 4 บิตให้เป็นสัญญาณดิจิตอลแบบ อนุกรม
4. ศึกษาวงจรถอดรหัสเพื่อแปลงสัญญาณดิจิตอลแบบอนุกรมให้เป็นสัญญาณดิจิตอล ขนาด 4 บิต
5. ศึกษาวงจรเสียง

1.2 ขอบเขตของโครงการ

ทำการอ่านข้อมูลบัตรสมาร์ตการ์ดและเก็บค่าในไมโครคอนโทรลเลอร์ แล้วนำข้อมูลส่งไร สายไปยังตัวรับ นำข้อมูลที่ได้มาใช้เลือกเสียงแต่ละตำแหน่งเฉพาะในพื้นที่ที่กำหนดไว้ สร้างเสียง ให้คนตาบอดเพื่อบอกทางในแต่ละจุดที่ได้กำหนดไว้

บทที่ 2

ทฤษฎีและหลักการ

2.1 พื้นฐานของสมาร์ทการ์ด

สมาร์ทการ์ด(Smartcard) มีพื้นฐานมาจากไมโครโปรเซสเซอร์ ซึ่งมีแนวคิดเริ่มแรกจากการนำชิพหน่วยความจำ (EEPROM) มาฝังลงในบัตรพลาสติกที่มีขนาดเท่ากับบัตรเครดิตหรือบัตรเอทีเอ็ม ที่มีหน่วยเก็บข้อมูลและหน่วยประมวลผลที่เรียกว่าไมโครชิพ

(microchip) หรือ ชิพ (chip) ทำงานโดยมีหน้าสัมผัสเป็นขาเชื่อมต่อกับระบบภายนอก ในการเชื่อมต่อต้องมีการป้อนกระแสไฟฟ้าให้ชิพ หน่วยความจำจึงจะสามารถทำงานได้ การส่งงานเพื่ออ่านหรือเขียนข้อมูลจากชิพหน่วยความจำนั้นทำได้โดยการเชื่อมต่อสัญญาณผ่านหน้าสัมผัสที่กำหนดไว้แล้ว

สมาร์ทการ์ด เป็นบัตรชนิดหนึ่งที่มีขนาดพอ ๆ กับบัตรเครดิตหรือบัตรเอทีเอ็มพลาสติก ที่มีการฝังชิพคอมพิวเตอร์ (Computer Chip) ไว้ภายในบัตร โดยที่ตัวชิพดังกล่าวนี้ ภายในบรรจุข้อมูลต่าง ๆ ไว้ในรูปแบบทางอิเล็กทรอนิกส์ด้วยกรรมวิธีที่มีการรักษาความปลอดภัยอย่างดีเยี่ยม

สมาร์ทการ์ดสามารถแบ่งออกได้เป็น 2 แบบใหญ่ ๆ คือ

1. สมาร์ทการ์ดแบบมีการสัมผัส (Contact Smart Cards) ซึ่งการใช้งานจำเป็นต้องมีการสอดใส่เข้าไปในเครื่องอ่านสมาร์ทการ์ด (Smart Card Reader)
2. สมาร์ทการ์ดแบบไม่มีการสัมผัส (Contact less Smart Cards) ซึ่งการใช้งานต้องการเพียง

ให้วางอยู่ใกล้ ๆ กับสายอากาศเท่านั้น

สมาร์ทการ์ดแบบมีการสัมผัสเป็นบัตรที่มีการฉีกชิพทองขนาดเล็กเส้นผ่าศูนย์กลางประมาณครึ่งนิ้ว เอาไว้ที่ด้านหน้าบัตร แทนการใช้แถบแม่เหล็ก (Magnetic stripe) ที่เคยพบเห็นใช้กันมากที่สุดในบัตรเครดิตหรือบัตรเอทีเอ็ม เมื่อผู้ใช้สอดใส่บัตรเข้าไปในเครื่องอ่านบัตรสมาร์ทการ์ดแล้ว มันจะสัมผัสกับหัวต่อหรือคอนเน็กเตอร์ทางไฟฟ้า ซึ่งจะทำการส่งถ่ายข้อมูลเข้าและออกจากชิพ

สมาร์ทการ์ดแบบไม่มีการสัมผัส เป็นบัตรที่มองดูรูปร่างภายนอกแล้วคล้ายกับบัตรเครดิตพลาสติกแบบหนึ่ง ที่ภายในมีการฉีกชิพคอมพิวเตอร์และขดลวดสายอากาศไว้ภายใน ซึ่งใช้ในการติดต่อกับเครื่องรับ/เครื่องส่งที่อยู่ในระยะไกล (Remote receiver/transmitter) โดยทั่ว ๆ ไปเรามักใช้บัตรแบบนี้เมื่อต้องการดำเนินการทางด้านรายการ (Transactions) อย่างรวดเร็ว ตัวอย่างเช่นที่ใช้กับการจัดเก็บเงินค่าผ่านทางด่วน

นอกจากบัตรสมาร์ทการ์ดทั้งสองแบบดังกล่าวแล้ว ปัจจุบันยังมีการผลิตสมาร์ทการ์ดแบบผสมหรือที่เรียกว่า คอมบิคาร์ด (Combi Card) ออกมาใช้งานอีกด้วย โดยบัตรแบบนี้เป็นบัตรใบเดียวแต่ทำหน้าที่เป็นทั้งสมาร์ทการ์ดแบบมีการสัมผัส และสมาร์ทการ์ดแบบไม่มีการสัมผัสเพื่อเพิ่มความสะดวกและประโยชน์ในการใช้งานมากขึ้น

ในปัจจุบัน การใช้บัตรอัจฉริยะ (Smart Card) และระบบตรวจสอบรหัสโดยใช้ความถี่วิทยุ (RFID : RADIO FREQUENCY IDENTIFICATION) เป็นที่ยอมรับอย่างสูงว่า เป็นเทคโนโลยีที่เอื้ออำนวยต่อการใช้งานที่ต้องการการรับรองความแตกต่างหรือข้อมูลจำเพาะของแต่ละบุคคล ที่สามารถทำงานได้ถูกต้องแม่นยำ รวดเร็ว และมีความเป็นอัตโนมัติกว่าระบบตรวจสอบรหัสในระบบอื่นๆ เช่น รหัสแบบแท่ง (Barcode) การใช้งานที่ง่ายและยังเพิ่มขีดความสามารถในการให้บริการเสริมในเชิงพาณิชย์ด้านต่างๆ อีกทั้งยังสอดคล้องกับเทคโนโลยีทางการเก็บข้อมูลคอมพิวเตอร์ ยังผลให้การขยายตัวของการใช้งาน RFID/Smartcard สูงขึ้นอย่างก้าวกระโดด

คุณสมบัติของต้นแบบชิพอาร์เอฟไอดี (RFID)

1. เป็นระบบที่เฉพาะด้วยความถี่วิทยุบนชิพเดี่ยว
2. เป็นระบบไร้สัมผัส
3. ใช้งานในย่านความถี่ 125 KHz
4. มีหน่วยความจำพารามิเตอร์แบบโปรแกรมได้ครั้งเดียวขนาด 64 บิต
5. ใช้การเข้ารหัสข้อมูลแบบอินเวอร์สแมนเชสเตอร์ขนาด 70 กิโลบิตต่อวินาที
6. มีระบบป้องกันการชนกันของข้อมูล (Anti-Collision Feature)
7. ขนาดแม่พิมพ์ (Die) 2,270 x 2,620 ตารางไมครอน
8. กินกำลังไฟ 140 ไมโครวัตต์ ที่ 3.3 โวลต์
9. ออกแบบโดยใช้เทคโนโลยีซีมอส 0.8 ไมครอน

จุดเด่นของ RFID

1. สามารถอ่านค่าข้อมูลจากป้ายหรือแท็ก (Transponder/Tag) ได้หลายๆแท็ก พร้อมๆกันแบบไร้สัมผัส

2. สามารถอ่านค่าได้แม้ในสภาพที่ทัศนวิสัยไม่ดี (มองไม่เห็น)

3. สามารถอ่านค่าได้แม้ไม่ต้องอยู่ในแนวเส้นตรง (Non-line of Sight) เกี่ยวกับเครื่องอ่าน

(RFID Reader)

4. ทนต่อความเปียกชื้น แรงสั่นสะเทือน การกระทบกระแทก

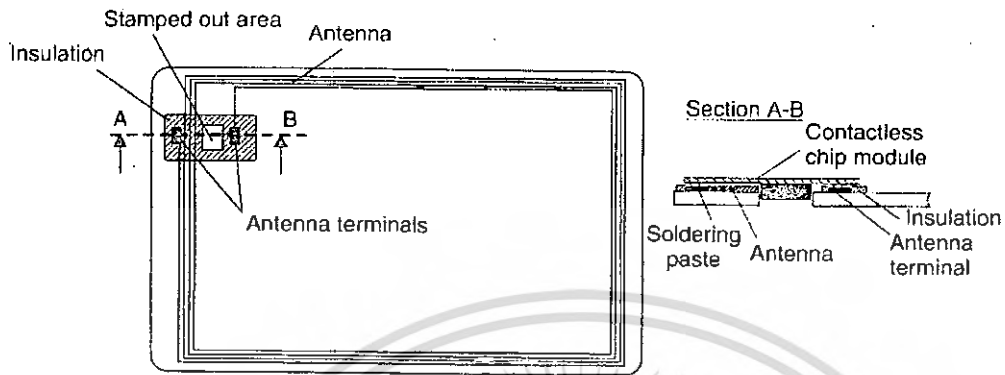
5. สามารถอ่านค่าข้อมูลได้ระยะไกล

6. สามารถอ่านค่าข้อมูลได้ด้วยความเร็วสูง

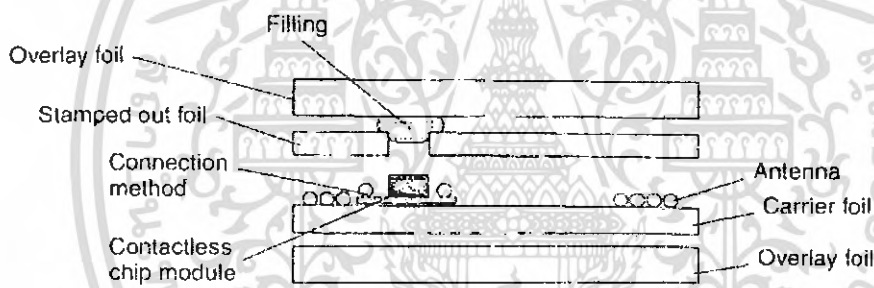
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2 ส่วนประกอบและโครงสร้างของบัตรสมาร์ทการ์ด

สมาร์ทการ์ดประกอบด้วยบัตรพลาสติก หรือวัสดุที่ใช้เชื่อมต่อและหน้าสัมผัสที่บรรจุชิพของสมาร์ทการ์ด



รูปที่ 2.1 โครงสร้างภายในบัตรสมาร์ทการ์ด

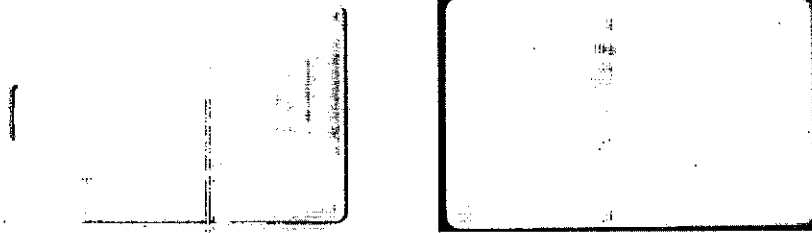


รูปที่ 2.2 ส่วนประกอบของบัตรสมาร์ทการ์ด



รูปที่ 2.3 โครงสร้างภายในบัตรสมาร์ทการ์ด

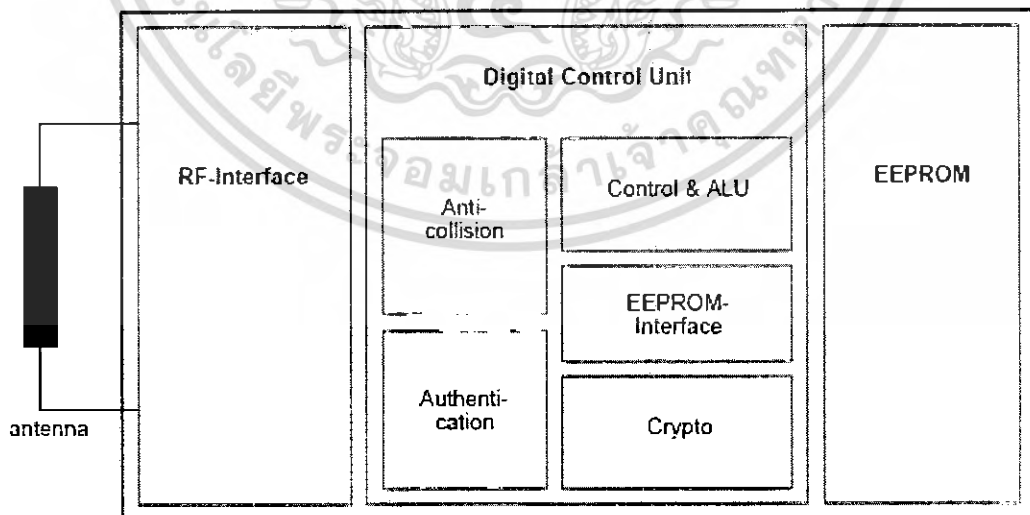
2.2.1 บัตรพลาสติก (Plastic Card)



รูปที่ 2.4 รูปแบบบัตร

ขนาดของบัตรพลาสติกกำหนดโดยมาตรฐานระหว่างประเทศ คือ ISO 7810 โดยมาตรฐานนี้ยังได้กำหนดถึงคุณลักษณะทางกายภาพของพลาสติกที่นำมาใช้ทำบัตรด้วย เช่น ความคลาดเคลื่อนของอุณหภูมิ และความยืดหยุ่นตัวในการใช้งาน ตำแหน่งของหน้าสัมผัสทางไฟฟ้าและการทำงานของมัน ตลอดจนกำหนดว่าการติดต่อระหว่างวงจรร่วม (Integrated Circuit) หรือ IC กับโลกภายนอกเป็นอย่างไรอีกด้วย มีพลาสติกอยู่หลายชนิดที่นำมาใช้ผลิตสมาร์ทการ์ด แต่ที่นิยมใช้กันมากคือ พีวีซี (PVC - Polyvinyl Chloride) และเอบีเอส (ABS - Acrylonitrile Butadiene Styrene) อย่างไรก็ตาม การใช้พีวีซีมีข้อดีคือสามารถพิมพ์ลายนูนได้ แต่ไม่สามารถนำกลับมาใช้ใหม่ได้ ส่วนเอบีเอสไม่สามารถพิมพ์นูนได้แต่นำกลับมาใช้งานใหม่ได้

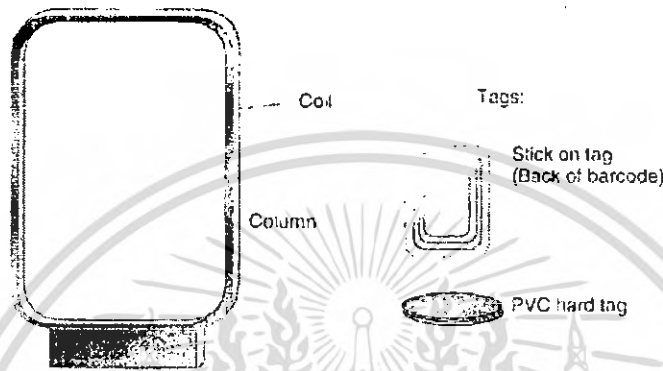
2.2.2 การอินเตอร์เฟสกับสมาร์ทการ์ด



รูปที่ 2.5 ไมโครโปรเซสเซอร์ของการ์ด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงแก้ไข และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ใช้ระบบคลื่นวิทยุบ่งลักษณะเฉพาะตัว (RFIS: Radio Frequency Identification Systems) เป็นระบบตรวจพิสูจน์ด้วยการใช้คลื่นวิทยุ (RF) ประกอบด้วยป้ายข้อมูลวิทยุ (Radio Tag) และเครื่องอ่าน/เครื่องเข้ารหัส (Readers/Encoders) เพื่อใช้ในการเชื่อมต่อบรรยากาศข้อมูลเข้าด้วยกัน ตัวป้ายข้อมูลวิทยุประกอบด้วยชิพและสายอากาศ ทั้งนี้สามารถผลิตมันในรูปแบบใด ๆ ก็ได้ที่เหมาะสมกับการใช้งานที่ต้องการ และสามารถนำไปใช้งานรวมเข้ากับเรื่องหรือสิ่งที่ต้องการตรวจพิสูจน์ได้ง่าย



รูปที่ 2.6 แสดงส่วนของป้ายข้อมูล

ป้ายข้อมูล (Tag) จะถูกกระตุ้นให้ทำงานด้วยสัญญาณวิทยุที่มีความถี่ตามที่ได้กำหนดไว้ และส่งสัญญาณชุดหนึ่งคอบกลับมาให้ทราบ เครื่องอ่าน (ซึ่งทำหน้าที่เป็นเครื่องรับ-ส่งวิทยุ) สามารถอ่านหรือเขียนข้อมูลลงบนชิพได้

ป้ายข้อมูลช่วยให้ผลิตภัณฑ์ต่าง ๆ สามารถทำการตรวจพิสูจน์ด้านต่าง ๆ ได้ดังนี้

1. ป้ายข้อมูลที่ประกอบอยู่ในระบบตรวจพิสูจน์ สามารถแลกเปลี่ยนข้อมูล เพื่อการตรวจสอบความถูกต้องได้ในระยะใกล้ ดังนั้นจึงสามารถเขียน (บันทึก) หรืออ่านข้อมูลต่าง ๆ ได้โดยไม่ต้องสัมผัสตัวบัตร
2. จากการที่ออกแบบผลิตภัณฑ์เสร็จสมบูรณ์ในตัว จึงสามารถนำป้ายข้อมูลไปใช้งานได้โดยไม่มีอะไรขัดขวางหรือทำให้อยู่ในรูปทรงสวยงาม แปลกตา นำใช้ได้ตามต้องการ
3. สามารถอ่านป้ายข้อมูลได้แม้มองไม่เห็นตัวมัน ตัวอย่างเช่น อาจใส่ไว้ในภาชนะต่าง ๆ หรือซ่อนอยู่ในของเหลว
4. ป้ายข้อมูลสามารถทนต่อสภาพแวดล้อมต่าง ๆ ได้ดี ไม่ว่าจะเป็นสภาวะที่มีการเปลี่ยนแปลงของอุณหภูมิ ความชื้น การสั่นสะเทือน การกระแทกกระทั้นอย่างรุนแรง หรือมีฝุ่นละออง
5. สามารถโปรแกรมได้หลาย ๆ ครั้ง (มากกว่า 100,000 ครั้ง)
6. สามารถอ่านได้ในระยะใกล้ตั้งแต่ 30 เซนติเมตรหรือมากกว่านั้น
7. มีหน่วยความจำที่สามารถบันทึกข้อมูลเป็นจำนวนมากได้ตั้งแต่ 64 บิต จนถึง 2 กิโลบิต
8. ป้องกันการเข้าถึงข้อมูลภายใน โดยการป้องกันด้วยรหัสพิเศษ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงแก้ไข และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3 องค์ประกอบต่างๆในการทำงานสมาร์ทการ์ด

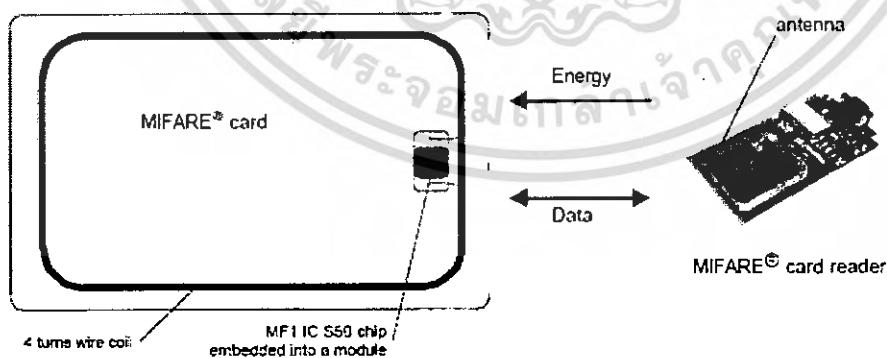
2.3.1 ตัวบัตรและตัวชิพ

บัตรและชิพสมาร์ทการ์ดเป็นส่วนแรกที่มีกกล่าวถึงกัน เพราะสมาร์ทการ์ดมีหลากหลายรูปแบบ หลากหลายการใช้งาน โดยหลักการแล้วสมาร์ทการ์ดเป็นเพียงบัตรพลาสติกฝังชิพไอซีที่สามารถเก็บข้อมูล และประมวลผลข้อมูลได้เท่านั้น ผู้ออกแบบระบบมีหน้าที่นำสมาร์ทการ์ดมาใช้งาน อย่างชาญฉลาดเหมาะสมตามประเภทของงาน และบริหารข้อมูลภายในสมาร์ทการ์ดให้เกิดความปลอดภัยสูงสุด

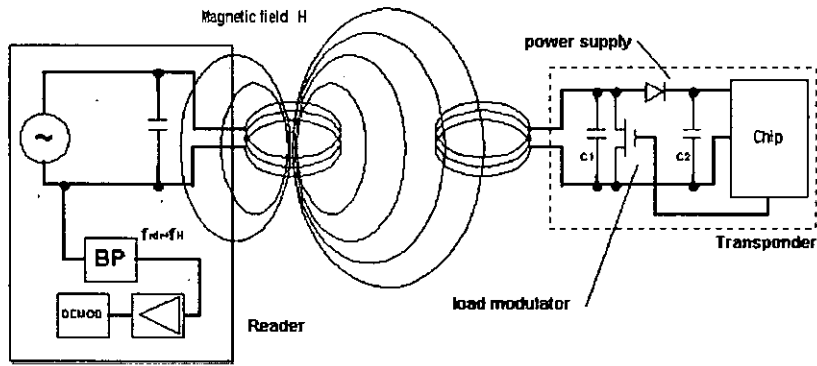
2.3.2 สมาร์ทการ์ดรีดเดอร์ (Smart Card Reader)

สำหรับสมาร์ทการ์ดแล้วจำเป็นต้องมีอุปกรณ์สำหรับเชื่อมต่อกับชิพสมาร์ทการ์ด โดยเฉพาะซึ่งเรียกว่า สมาร์ทการ์ดรีดเดอร์ โคนภายในสมาร์ทการ์ดรีดเดอร์จะประกอบด้วยขาสำหรับเชื่อมสัญญาณกับหน้าสัมผัสบนชิพสมาร์ทการ์ด(Card Contact) หรือเป็นเสาอากาศรับส่งคลื่นวิทยุ สำหรับสมาร์ทการ์ดแบบที่ไม่มีหน้าสัมผัส (Contactless) และหน่วยประมวลผลพร้อมหน่วยความจำสำหรับติดต่อกับชิพสมาร์ทการ์ดโดยตรง การสร้างสมาร์ทการ์ดรีดเดอร์ขึ้นใช้เองก็สามารถทำได้ โดยนำเอาไมโคร โปรเซสเซอร์ไมโครคอนโทรลเลอร์เบอร์ใดก็ได้มาประยุกต์ใช้ในการเชื่อมต่อกับสมาร์ทการ์ด แต่ปัจจุบันได้มีการผลิตสมาร์ทการ์ดรีดเดอร์ออกมาขายในท้องตลาดหลายรูปแบบซึ่งมีราคาข้อมเยาและใช้งานได้ง่ายจึงเหมาะที่จะนำมาประยุกต์ใช้งานในด้านต่างๆมากมาย

2.4 หัวอ่านบัตรสมาร์ทการ์ดกับบัตรสมาร์ทการ์ด



รูปที่ 2.7 หัวอ่านบัตรสมาร์ทการ์ดกับบัตรสมาร์ทการ์ด



รูปที่ 2.8 โครงสร้างการทำงานของระบบอาร์เอฟไอดี (RFID) แบบอินดักทีฟคัปปลิง (Inductive Coupling)

อาร์เอฟไอดี (RFID) ประกอบด้วย แผ่นป้ายระบุข้อมูล (RFID Tags) และเครื่องอ่านสัญญาณ

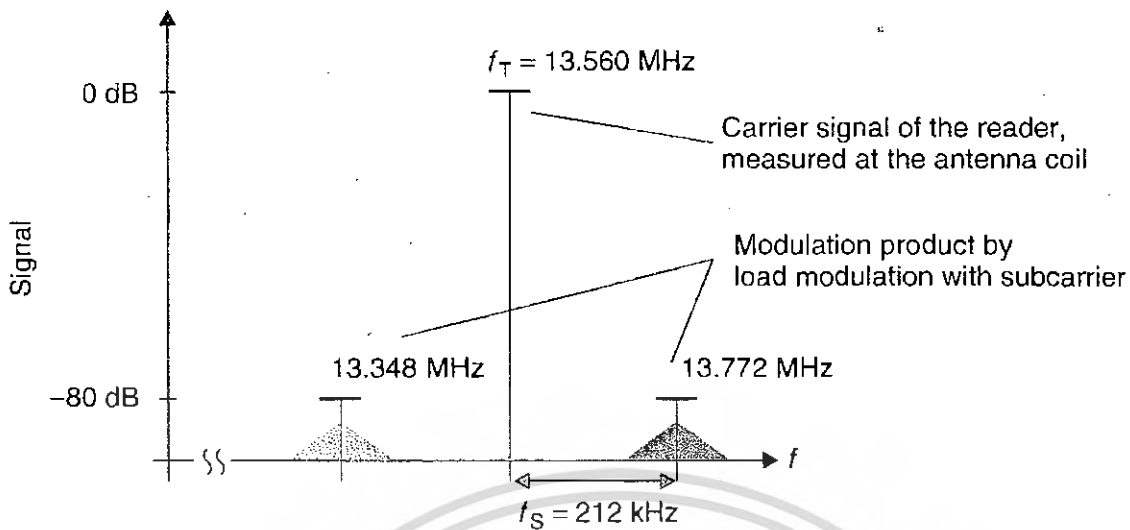
(RFID Reader) พลาสติกและฟิล์ม มีขนาดและรูปร่างต่างกันไปทั้งนี้ขึ้นอยู่กับวัตถุประสงค์ที่ต้องการ

นำไปติด

แผ่นป้ายระบุข้อมูล (RFID Tags) ประกอบด้วยแผงวงจรไมโครชิปกับเสาอากาศขนาดจิ๋วที่ฝังเป็นส่วนหนึ่งของแผ่นป้ายระบุข้อมูล

1. Passive RFID Tags ไม่มีแบตเตอรี่ในตัว ระยะที่รับส่งได้ต่ำ (ประมาณ 15 เซนติเมตรขึ้นไป) และมีราคาไม่แพงมากนัก
2. Active RFID Tags มีแบตเตอรี่ในตัว ระยะที่รับส่งได้สูง (ประมาณ 100 เมตรขึ้นไป) และมีราคาค่อนข้างสูง

เครื่องอ่านสัญญาณ (RFID Reader) มีทั้งแบบอยู่กับที่และแบบพกพา ทำหน้าที่สร้างความถี่สัญญาณวิทยุ ซึ่งความถี่ที่สร้างขึ้นจะมีขนาดเท่ากับที่แผ่นป้ายระบุข้อมูล (RFID Tags) สามารถตอบสนองได้ (13.56 MHz) โดยอาศัยทฤษฎีการเหนี่ยวนำสัญญาณไฟฟ้า เมื่อคลื่นสัญญาณกระทบกับแผ่นป้ายระบุข้อมูล (RFID Tags) เพื่อให้แผ่นป้ายระบุข้อมูล (RFID Tags) ส่งข้อมูลของตัวเองกลับมายังเครื่องอ่านสัญญาณ (RFID Reader) จากนั้นจะแปลงสัญญาณที่ได้รับให้อยู่ในรูปดิจิทัลเพื่อใช้ประมวลผลต่อไป

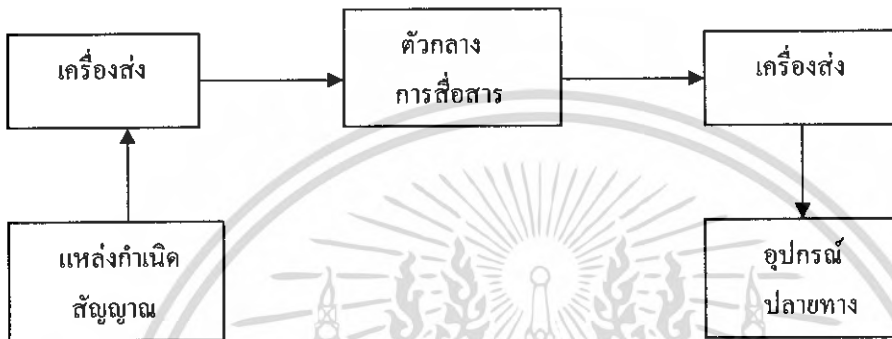


รูปที่ 2.9 แสดงการส่งผ่านความถี่ของหัวอ่าน

โดยในกรณีรีดเดอร์ที่เราใช้นั้น หัวอ่านจะสร้างสนามเหนี่ยวนำความถี่ 125 กิโลเฮิรตซ์ ซึ่งจะขยายไปบริเวณใกล้เคียงกับ โมดูลของหัวอ่าน เมื่อทรานสพอนเดอร์ วางภายในบริเวณใกล้เคียงกับ โมดูลของหัวอ่าน ตัว Tag จะดึงพลังงานจากสนามเหนี่ยวนำ และจัดให้สนามเหนี่ยวนำที่มีความแรงที่เพียงพอจะไปทำให้วงจรภายในไมโครเซอกิตที่บรรจุทรานสพอนเดอร์เริ่มการทำงาน ข้อมูลจะถูกส่งจากทรานสพอนเดอร์โดยวิธีแอมพลิจูดมอดูเลชั่น (amplitude modulation) โดยวิธีการซึ่งทรานสพอนเดอร์จะปรับอัตราการเปลี่ยนแปลงของสนามเหนี่ยวนำด้วยวิธีการเชื่อมโยงกับโค้ดโปรแกรมที่สร้างขึ้นในหน่วยความจำภายใน การเปลี่ยนแปลงพลังงานสนามเหนี่ยวนำจะถูกตรวจจับ โดยหัวอ่านและแปลงกลับให้เหมือนข้อมูลต้นแบบ

2.5 ระบบสื่อสารทางอิเล็กทรอนิกส์

การสื่อสารทางอิเล็กทรอนิกส์หมายถึง การส่ง(Transmission), การรับ (reception) และการประมวลผลของข้อมูลหรือข่าวสาร (information, intelligence, data, signal) ระหว่างจุดสองจุดหรือมากกว่าด้วยการใช้อิเล็กทรอนิกส์ ซึ่งในรูปที่ 2.10 จะเป็นบล็อกไดอะแกรมของระบบสื่อสารทางอิเล็กทรอนิกส์



รูปที่ 2.10 บล็อกไดอะแกรมของระบบสื่อสารทางอิเล็กทรอนิกส์

ตัวกลางการสื่อสาร หรือ Communication medium เป็นช่องทางหรือตัวกลางซึ่งสัญญาณของระบบสื่อสารใช้เป็นทางผ่านจากจุดส่งไปยังจุดรับ เราสามารถแบ่งชนิดของการสื่อสารอิเล็กทรอนิกส์ ตามชนิดของตัวกลางการสื่อสารได้เป็น 2 แบบคือ

1. แบบมีสาย(Wire) สายในที่นี้อาจเป็นสายตัวนำไฟฟ้าหนึ่งคู่ หรือ เส้นใยนำแสง (optic fiber)
- 2.แบบไร้สาย (wire less) หรือวิทยุ (radio) สัญญาณของระบบสื่อสารแบบไร้สายจะอยู่ในรูปแบบของคลื่นแม่เหล็กไฟฟ้า ซึ่งรวมถึงแสง

เครื่องส่ง(Transmitter) เป็นอุปกรณ์ หรือ วงจรอิเล็กทรอนิกส์ ที่ถูกออกแบบสำหรับแปลงสัญญาณจากแหล่งกำเนิดสัญญาณที่จะสื่อสาร ให้กลายเป็นสัญญาณที่มีรูปแบบ และระดับพลังงานที่เหมาะสมกับตัวกลางการสื่อสารของแต่ละระบบ

เครื่องส่งอาจเป็นเพียงคีย์สวิตช์ของระบบโทรเลขแบบใช้สายหรืออาจเป็นวงจรอิเล็กทรอนิกส์สลับซับซ้อน ของระบบสื่อสารดาวเทียม สัญญาณที่ต้องการจะสื่อสารจะอยู่ในรูปของสัญญาณเสียง, สัญญาณภาพ หรือข้อมูลในรูปของสัญญาณดิจิทัล ซึ่งสัญญาณแต่ละชนิดจะมีค่าความกว้างของแถบความถี่ (band width) แตกต่างกัน ซึ่งความกว้างของแถบความถี่ของสัญญาณนี้ เป็นพารามิเตอร์ที่สำคัญที่สุดในการพิจารณา เลือกใช้หรือออกแบบระบบสื่อสาร

เครื่องรับ(Receiver) จะเป็นอุปกรณ์ และวงจรอิเล็กทรอนิกส์อีกชุดหนึ่ง ซึ่งจะทำหน้าที่แปลงสัญญาณที่ได้รับมาจากตัวกลาง ให้กลายเป็นสัญญาณที่มีรูปแบบ และระดับพลังงานที่เหมาะสมกับอุปกรณ์ปลายทางด้านรับ ตัวอย่างเช่น

เครื่องรับของระบบโทรเลขใช้สายอาจเป็นเพียงขดลวด โซลินอยด์(Solenoid) หรือวงจรอิเล็กทรอนิกส์ที่ซับซ้อนของการรับสัญญาณโทรทัศน์ผ่านดาวเทียม

2.5.1 สัญญาณในระบบสื่อสาร

สัญญาณในระบบอิเล็กทรอนิกส์เกือบทุกสัญญาณจะเกิดจากผลรวมของคลื่นขายนหลายๆ ความถี่เข้าด้วยกัน การเดินทางของสัญญาณจากจุดหนึ่งไปยังอีกจุดหนึ่ง หรือการเดินทางของสัญญาณจากวงจรหนึ่ง ไปยังอีกวงจรหนึ่ง หรือจากสัญญาณของระบบหนึ่ง ไปยังอีกระบบหนึ่ง สามารถพิจารณาเป็น การเดินทางของคลื่นขายนทุกความถี่ ที่มีอยู่ในสัญญาณนั้นๆ จากที่หนึ่งไปยังอีกที่หนึ่ง ในรูปแบบของคลื่นแม่เหล็ก ไฟฟ้า (Electromagnetic wave) ซึ่งอาจจะเป็นการเคลื่อนที่ผ่านตัวนำไฟฟ้า หรือตัวอุปกรณ์ต่างๆ และการเคลื่อนที่ผ่านอากาศ หรือ อวกาศในรูปของรังสี (radiation)

ความกว้างของแถบความถี่ของสัญญาณ คือ ค่าแถบความถี่ของสัญญาณขายนหลายความถี่ ที่รวมกันเป็นสัญญาณ ซึ่งจะมีค่าเท่ากับผลต่างของความถี่สูงสุดกับความถี่ต่ำสุดที่มีอยู่ในสัญญาณ

ถ้ามีสัญญาณมากกว่าหนึ่งสัญญาณในอาณาบริเวณเดียวกัน และสัญญาณเหล่านั้นมีค่าแถบความถี่ที่ทับซ้อนกัน จะทำให้เกิดการรบกวนซึ่งกันและกัน ถ้าระดับกำลังของสัญญาณต่างๆที่มีแถบความถี่ซ้อนทับกัน มีค่าใกล้เคียงกัน ก็จะเกิดการรบกวนซึ่งกันและกัน แต่ถ้าระดับระดับกำลังของการส่งของสัญญาณมีความแตกต่างกันมาก สัญญาณที่มีกำลังงานมากนั้นแทบจะไม่ถูกรบกวนจากสัญญาณที่มีกำลังน้อยกว่า

ในทางตรงกันข้ามสัญญาณที่มีกำลังงานต่ำจะถูกสัญญาณที่มีกำลังสูงกว่ากลบจนหมด ในระบบสื่อสารนั้นเราไม่สามารถส่งสัญญาณที่มีความถี่ซ้อนทับกัน ผ่านตัวกลางของการสื่อสารเดียวกันภายในเวลาเดียวกันได้

2.5.2 รูปแบบของการสื่อสาร

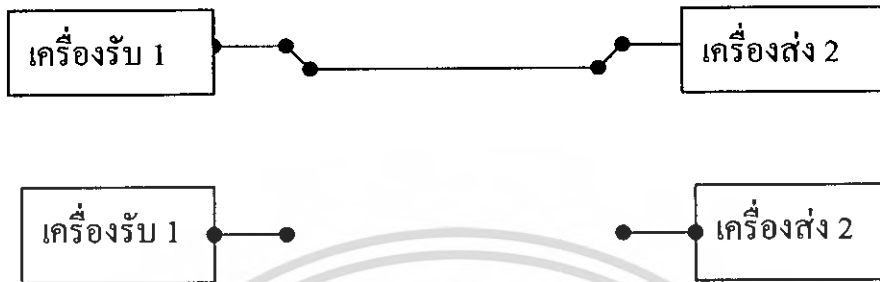
เราสามารถแบ่งรูปแบบของการสื่อสารได้หลายรูปแบบหรือหลายชนิด เช่น แบ่งตามลักษณะของตัวกลาง ก็จะสามารถแบ่งได้เป็น 2 แบบ คือ แบบมีสาย กับแบบไร้สาย ถ้าแบ่งตามแบบรูปแบบ ของสัญญาณ ก็จะสามารถแบ่งได้ 2 แบบอีกคือ การสื่อสารแบบแถบฐาน กับ การสื่อสารแบบมอดูเลชัน ซึ่งไม่ว่าจะเป็นแบบใด ในการส่งสัญญาณจำนวน n สัญญาณ ผ่านระบบสื่อสาร ในเวลาเดียวกัน และผ่านตัวกลางเดียวกัน จะต้องใช้ช่องทางสื่อสาร จำนวน n ช่องสื่อสาร แถบความถี่ของช่องทางการสื่อสารแต่ละช่องควรมีแถบความถี่กว้างให้น้อยที่สุดเท่าที่จะทำได้ โดยต้องไม่สูญเสียข้อมูลที่มีนัยสำคัญเราอาจแบ่งรูปแบบของการสื่อสารตามทิศทางของการสื่อสาร หรือจำนวนของช่องสื่อสาร ได้ 3 แบบ คือ

1.แบบทิศทางเดียว (SIMPLEX; SPX, SX) ฝ่ายหนึ่งจะส่งเพียงอย่างเดียว อีกฝ่ายหนึ่งจะเป็นฝ่ายรับเพียงอย่างเดียว อีกฝ่ายหนึ่งจะเป็นฝ่ายรับเพียงอย่างเดียว การสื่อสารแบบทิศทางเดียวนี้อาศัยช่องทางเดียว คือ การส่งวิทยุกระจายเสียง (Broad casting)



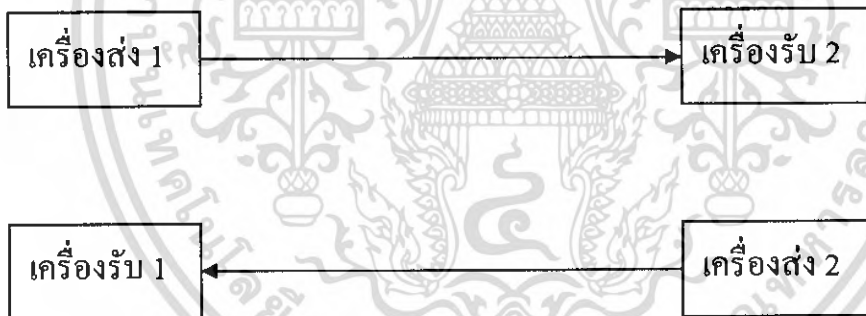
รูป 2.11 การสื่อสารแบบทิศทางเดียว

2. **แบบกึ่งสองทิศทาง (Half Duplex: HDX, HX)** เป็นการสื่อสารแบบ 2 ทาง แต่สลับเวลากัน ในขณะที่อีกฝ่ายหนึ่งเป็นฝ่ายส่ง อีกฝ่ายหนึ่งเป็นฝ่ายรับ การสื่อสารแบบกึ่งสองทิศทาง ต้องการช่องสื่อสารเพียงช่องทางเดียว ตัวอย่างเช่น วิทยุโทรคมนาคม หรือ walkie-talkie



รูป 2.12 การส่งผ่านแบบสองทิศทางแต่ต่างเวลากัน

3. **การสื่อสารแบบสองทาง (Full Duplex; FDX, FX)** เป็นการสื่อสารแบบสองทิศทาง โดยที่ทั้งสองฝ่าย สามารถรับและส่ง ได้พร้อมกัน ในเวลาเดียวกัน การสื่อสารแบบสองทิศทางนี้ ต้องการช่องสื่อสาร 2 ช่อง ตัวอย่าง เช่น โทรศัพท์และ โทรศัพท์เคลื่อนที่



รูป 2.13 รูปแบบการสื่อสารแบบ 2 ทิศทาง

นอกจากนี้แล้ว เราสามารถแบ่งชนิดของการสื่อสารตามรูปแบบของสัญญาณได้เป็น สองแบบคือ

1. การสื่อสารแบบแถบฐาน (Base band Communication) ในการสื่อสารแบบแถบฐานนี้ จะต้องเป็นการสื่อสารแบบใช้สายเท่านั้น เราไม่สามารถส่งสัญญาณแถบฐานแบบวิทยุได้ ยิ่งไปกว่านี้ สายส่ง 1 คู่สาย สามารถส่งสัญญาณแถบฐานได้เพียง 1 สัญญาณ ในระยะเวลาเดียวกันเท่านั้น ในการส่งสัญญาณแถบฐานหลายสัญญาณผ่านตัวกลางเดียวกัน อาจทำได้โดยสลับเวลาในการรับส่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. การสื่อสารแบบมอดูเลชัน หรือแบบผ่านความถี่ (Band Pass Communication) ซึ่งอาจจะเป็นการสื่อสารแบบมีสาย หรือไร้สายก็ได้ ในกรณีที่แบบมีสาย สายส่ง 1 คู่สาย สามารถส่งสัญญาณพร้อมกันได้หลายสัญญาณ

เหตุผลที่ต้องมีการมอดูเลชัน สำหรับระบบการสื่อสารไร้สายมีดังต่อไปนี้

1. สัญญาณแบบแถบฐานที่มีต้นกำเนิดชนิดเดียวกันจะมีความถี่ใกล้เคียงกัน เช่น เสียงมนุษย์ทุกคนก็จะมีแถบความถี่ใกล้เคียงกัน ประมาณ 300HZ-3KHz คลื่นแม่เหล็กไฟฟ้าที่แผ่กระจายออกไป จะมีแถบความถี่ที่ทับซ้อนกัน ทำให้ข้อมูลแต่ละข้อมูลจะเกิดการรบกวนซึ่งกันและกัน โดยการผ่านการมอดูเลท เราสามารถเลื่อนแถบความถี่ของสัญญาณแถบฐานมิให้ซ้อนทับกันได้จากการเลือกความถี่คลื่นพาห์ ไม่เท่ากัน

2. เป็นการยากมาก ในการที่จะสร้างสายอากาศที่จะแผ่กระจายคลื่นของสัญญาณแถบฐานให้มีคุณภาพสูงตลอดย่านแถบความถี่ ของสัญญาณแถบฐานเนื่องจาก สัญญาณแถบฐานมักจะมีความถี่ต่ำ และแถบความถี่กว้าง (ค่าความถี่ต่ำสุด และสูงสุดต่างกันหลายเท่า) โดยการผ่านกระบวนการมอดูเลท แถบความถี่ของสัญญาณที่ถูกมอดูเลทจะมีค่าแถบความถี่เชิงสัมพัทธ์ แคบลงมาก ทำให้สามารถสร้างสายอากาศที่สามารถแผ่กระจายคลื่นได้ดี ตลอดแถบความถี่ของสัญญาณที่ถูกมอดูเลท

ตัวอย่างเช่น ถ้าเราต้องการส่งเสียงของมนุษย์ซึ่งมีแถบความถี่ 300 Hz- 3 KHz เหมือนกัน ถึงแม้ว่าเราสามารถ สร้างสายอากาศในอุดมคติที่สามารถแผ่กระจายคลื่น 300Hz- 3KHz ได้อย่างมีประสิทธิภาพทุกความถี่ เสียงของบุคคลต่างๆ จะรบกวนซึ่งกันและกัน ทำให้ไม่สามารถสื่อสารกันได้

ในการสร้างสายอากาศแผ่กระจายคลื่น สายอากาศควรมีความยาวเป็นครึ่งหนึ่งของความยาวคลื่น แถบความถี่เสียงของสัญญาณมนุษย์ คือ 300Hz- 3 KHz ถึงแม้ว่าเราสามารถสร้างสายอากาศที่แผ่กระจายคลื่นความถี่ 300 Hz ได้ สายอากาศนั้นก็ไม่สามารถแผ่กระจายคลื่นความถี่ 2700 Hz หรือ 3 KHz ได้อย่างมีประสิทธิภาพ

ยิ่งไปกว่านั้นสัญญาณ Base Band มักจะมีความถี่ต่ำ สายอากาศที่เหมาะสมในการกระจายคลื่นที่มีความถี่ 300 Hz จะมีความยาวประมาณ 500Km ซึ่งแทบจะเป็นไปไม่ได้ที่เราจะสร้างสายอากาศที่มีความยาวขนาดนั้นได้

แต่ถ้าเรานำสัญญาณเสียง 300 Hz- 3KHz ไปมอดูเลทกับคลื่นพาห์ที่มีความถี่ 1MHz แบบ AM แถบความถี่ของสัญญาณเสียง จะถูกเลื่อนเป็น 1MHz+ 3KHz และ 1MHz- 3KHz ดังนั้นสายอากาศที่มีความยาว ประมาณ 150 เมตร ซึ่งการสร้างสายอากาศที่มีความยาว 150 เมตรนั้นจะอยู่ในพิสัยที่เราสามารถทำได้ และนอกจากนั้นยังสามารถ แผ่กระจายคลื่นที่มีความถี่อยู่ในช่วง 997 KHz- 1003 KHz ได้อย่างมีประสิทธิภาพ

2.6 การใช้งานไมโครคอนโทรลเลอร์ (Microcontroller: MCS-51)

2.6.1 โครงสร้างของ MCS-51

คุณสมบัติของไมโครคอนโทรลเลอร์ตระกูลไมโครคอนโทรลเลอร์ (MCS-51) ที่สำคัญมีดังนี้

1. ใช้แหล่งจ่ายไฟเพียงชุดเดียวโดยมีค่าเท่ากับ +5 โวลต์
2. มีหน่วยความจำ สำหรับเก็บโปรแกรมควบคุมการทำงานอยู่ในชิพ จำนวน 4 กิโลไบต์ (เบอร์ 8031, 8032 ไม่มีหน่วยความจำส่วนนี้ ส่วนเบอร์ 8052 มีหน่วยความจำส่วนนี้ 8 กิโลไบต์ และเบอร์ 83C51FB จะมีหน่วยความจำส่วนนี้รวมทั้งสิ้น 16 กิโลไบต์)
3. มีหน่วยความจำสำหรับโปรแกรมข้อมูล (RAM) อยู่ในชิพจำนวน 128 ไบต์ (ในเบอร์ 8031, 8051) หรือ 256 ไบต์ (ในเบอร์ 8031, 8052)
4. สามารถใช้หน่วยความจำสำหรับโปรแกรมและข้อมูลที่อยู่ภายนอกชิพได้ อย่างละ 64 กิโลไบต์ แยกจากกัน
5. คำสั่งส่วนใหญ่ใช้เวลาเพียง 1 ไมโครวินาที เมื่อใช้คริสตอลความถี่ 12 เมกะเฮิร์ตซ์
6. มีพอร์ตที่สามารถรับหรือส่งข้อมูลได้ทั้ง 2 ทิศทาง จำนวน 4 พอร์ตพอร์ตละ 8 บิต หรือสามารถใช้งานเป็นพอร์ตขนาด 1 บิต แยกจากกัน ทำให้เหมือนมีพอร์ตขนาด 1 บิต ใช้งานรวมทั้งสิ้น 32 พอร์ต
7. รับและส่งข้อมูลแบบอนุกรมได้ในตัว โดยสามารถกำหนดความเร็วในการรับและส่งข้อมูล (Baud Rate) ได้ตั้งแต่ 300 ถึง 375 กิโลบิตต่อวินาที
8. จัดลำดับความสำคัญของสัญญาณอินเทอร์รัพต์ได้ 2 ระดับ
9. มีรีจิสเตอร์สำหรับใช้งานเป็นไทม์เมอร์ หรือเคาน์เตอร์ เพื่อนับจำนวนสัญญาณนาฬิกาภายในชิพหรือนับเปลี่ยนสถานะของสัญญาณภายนอก 16 บิต จำนวน 2 ตัว เพื่อใช้สำหรับนับจำนวนพัลส์ วัดความกว้างของพัลส์ หรือใช้วัดช่วงเวลา (ในเบอร์ 8052 จะมี 3 ตัว)
10. หน่วยความจำสำหรับเก็บข้อมูลภายในบางส่วน สามารถเข้าถึงข้อมูลได้ทั้งระดับบิต เพื่อให้การออกแบบโปรแกรมและควบคุมระบบทำได้ง่ายขึ้น
11. มีคำสั่งคูณและหารเลขในตัวเอง
12. สามารถประมวลผลแบบบูลีน เพื่อใช้งานควบคุมโดยเฉพาะ
13. สามารถรับอินเทอร์รัพท์ ได้ 6 แหล่ง 5 เวกเตอร์
14. มีพอร์ตสำหรับรับ-ส่ง ข้อมูลอนุกรม (UART) 2 พอร์ต ทั้งรับและส่งในเวลาเดียวกัน (Full Duplex) และสามารถเลือกรูปแบบการส่งข้อมูลได้ 4 โหมด
15. สามารถใช้คำสั่งในการทำโอเปอเรต (Operate) พวกแอนด์ (AND), ออร์ (OR) หรือคอมพลิเมนต์ (Complement) ได้ทั้งแบบ 8 บิต และ 1 บิต

(T2) P1.0	1	40	VCC
(T2 EX) P1.1	2	39	P0.0 (AD0)
P1.2	3	38	P0.1 (AD1)
P1.3	4	37	P0.2 (AD2)
P1.4	5	36	P0.3 (AD3)
P1.5	6	35	P0.4 (AD4)
P1.6	7	34	P0.5 (AD5)
P1.7	8	33	P0.6 (AD6)
RST	9	32	P0.7 (AD7)
(RXD) P3.0	10	31	\overline{EA}/VPP
(TXD) P3.1	11	30	ALE/PROG
(INT0) P3.2	12	29	PSEN
(INT1) P3.3	13	28	P2.7 (A15)
(T0) P3.4	14	27	P2.6 (A14)
(T1) P3.5	15	26	P2.5 (A13)
(WR) P3.6	16	25	P2.4 (A12)
(RD) P3.7	17	24	P2.3 (A11)
XTAL2	18	23	P2.2 (A10)
XTAL1	19	22	P2.1 (A9)
GND	20	21	P2.0 (A8)

รูปที่ 2.14 ไมโครคอนโทรลเลอร์ (MCS-51)

2.6.2 การจัดหาไมโครคอนโทรลเลอร์ MCS-51

ไมโครคอนโทรลเลอร์ MCS-51 ทุกเบอร์มีสถาปัตยกรรมและขาใช้งานพื้นฐานเหมือนกัน ดังแสดงในรูป 2.12 โดยมีรายละเอียดขั้นต้น ดังนี้

ขา V_{CC} ใช้สำหรับต่อไฟเลี้ยง +5V

ขา GND เป็นขากราวด์ สำหรับต่อกับกราวด์ของระบบ

ขาพอร์ต 0 (P0.0-P0.7) มี 8 ขา แต่ละขาสามารถกำหนดให้เป็นได้ทั้งอินพุตและเอาต์พุต สำหรับใช้งานทั่วไป ถ้าหากต้องการกำหนดให้พอร์ต 0 ขาใดขาหนึ่งเป็นอินพุตสามารถทำได้โดยการเขียนข้อมูล "1" ไปยังแต่ละบิตของพอร์ตที่ต้องการติดต่อกับสายส่ง ผลให้ขาพอร์ตนั้นมีสถานะปล่อยลอย (float) จึงมีอินพุตอิมพีแดนซ์สูง สามารถใช้งานเป็นขาพอร์ตอินพุตได้ นอกจากนี้ขาพอร์ตนี้อยู่ถูกใช้งานในการติดต่อกับขาแอดเดรสไบต์ต่ำของหน่วยความจำภายนอก (A0-A7) และขาข้อมูล (D0-D7) โดยใช้กระบวนการมัลติเพล็กซ์เข้าช่วยเพื่อสลับการทำงานได้ทั้งขาติดต่อกับแอดเดรสและขาข้อมูล

ขาพอร์ต 1 (P1.0-P1.7) มี 8 ขา แต่ละขาสามารถกำหนดให้เป็นได้ทั้งอินพุตและเอาต์พุต สำหรับใช้งานทั่วไป ถ้าหากต้องการกำหนดให้ขาพอร์ตใดเป็นอินพุตสามารถทำได้โดยการเขียนข้อมูล "1" ยังแต่ละบิตของพอร์ตที่ต้องการติดต่อกับสายส่ง นอกจากนี้ในอนุกรม AT89Sxx จะใช้ขา P1.0 เป็นขาอินพุตสำหรับนับค่าของไทมเมอร์ 2 และ P1.1 เป็นขาอินพุตทริกเกอร์ของไทมเมอร์ 2 ในขณะที่ขา P1.4 ถึง P1.7 เป็นขาสำหรับเชื่อมต่อแบบ SPI เพื่อทำการโปรแกรมข้อมูลในระบบ

ขาพอร์ต 2 (P2.0-2.7) มี 8 ขา แต่ละขาสามารถกำหนดให้เป็นได้ทั้งอินพุตและเอาต์พุต สำหรับใช้งานทั่วไป ถ้าหากต้องการกำหนดให้ขาพอร์ตใดเป็นอินพุตสามารถทำได้โดยการเขียน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงแก้ไข และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

ข้อมูล “1” ไปยังแต่ละบิตของพอร์ตที่ต้องการติดต่อด้วยส่งผลให้ขาพอร์ตนั้นมีสถานะปล่อยลอย (float) จึงมีอินพุตอิมพีแดนซ์สูง สามารถใช้งานเป็นขาพอร์ตอินพุตได้ นอกจากนั้นขาพอร์ตนี้ยังถูกใช้งานในการติดต่อกับขาแอดเดรสไบต์ต่ำของหน่วยความจำภายนอก (A8-A15)

ขาพอร์ต 3 (P3.0-P3.7) มี 8 ขา แต่ละขาสามารถกำหนดให้เป็นได้ทั้งอินพุตและเอาต์พุต สำหรับใช้งานทั่วไป ถ้าหากต้องการกำหนดให้ขาพอร์ตใดเป็นอินพุตสามารถทำได้โดยการเขียนข้อมูล “1” ไปยังแต่ละบิตของพอร์ตที่ต้องการติดต่อด้วยส่งผลให้ขาพอร์ตนั้นมีสถานะปล่อยลอย (float) จึงมีอินพุตอิมพีแดนซ์สูง สามารถใช้งานเป็นขาพอร์ตอินพุตได้ นอกจากนั้นขาพอร์ต 3 ยังเป็นขาที่มีหน้าที่การใช้งานพิเศษ ดังรายละเอียดขั้นต้นต่อไปนี้

P3.0 ใช้เป็นขาอินพุตสำหรับรับข้อมูลจากการสื่อสารแบบอนุกรม หรือขา RxD

P3.1 ใช้เป็นขาอินพุตสำหรับส่งข้อมูลจากการสื่อสารแบบอนุกรม หรือขา TxD

P3.2 ใช้เป็นขาอินพุตรับสัญญาณอินเทอร์รัปต์จากภายนอกช่อง 0 หรือขา INTO

P3.3 ใช้เป็นขาอินพุตรับสัญญาณอินเทอร์รัปต์จากภายนอกช่อง 1 หรือขา INT1

P3.4 ใช้เป็นขาอินพุตสำหรับรับสัญญาณไทมเมอร์จากภายนอกช่อง 0 หรือขา T0

P3.5 ใช้เป็นขาอินพุตสำหรับรับสัญญาณอินเทอร์รัปต์จากภายนอกช่อง 1 หรือขา T1

P3.6 ใช้เป็นขาสัญญาณ WR ในกรณีที่ใช้เชื่อมต่อกับหน่วยความจำภายนอก

P3.7 ใช้เป็นขาสัญญาณ RD ในกรณีที่ใช้เชื่อมต่อกับหน่วยความจำภายนอก

ขารีเซต (Reset) ใช้ในการรีเซ็ตการทำงานของไมโครคอนโทรลเลอร์ โดยในการป้อนสัญญาณเพื่อรีเซ็ตสถานะที่ขาที่ต่ออยู่ในระดับรีเซตอย่างน้อย 2 แมกซ์อินไซเคิล โดยที่วงจรถูกกำเนิดสัญญาณนาฬิกายังคงทำงานต่อเนื่องไปอย่างปกติ

ขา ALE/PROG (Address Latch Enable/Program Pulse Input) เป็นขาที่ใช้ในการควบคุมการแลตช์ของขาพอร์ต 0 เมื่อมีการใช้งานหน่วยความจำภายนอก นอกจากนั้นขานี้ยังใช้เป็นขาสำหรับพัลส์ของการเขียนโปรแกรมสำหรับโปรแกรมข้อมูลลงในไมโครคอนโทรลเลอร์

ขา PSEN (Program Store Enable) ขานี้ใช้ในการส่งสัญญาณเพื่อร้องขอติดต่อกับหน่วยความจำภายนอกโปรแกรม เมื่อไมโครคอนโทรลเลอร์ต้องการอ่านข้อมูลจากหน่วยความจำโปรแกรมภายนอกตัวไมโครคอนโทรลเลอร์จะส่งสัญญาณออกมาที่ขานี้ 2 ครั้ง ในแต่ละแมกซ์อินไซเคิล แต่ถ้าหากติดต่อกับหน่วยความจำข้อมูลภายนอก ขานี้จะไม่มีส่งสัญญาณใดๆออกมา

ขา EA/V_{pp} (External Access Enable/Programming Voltage Input) ใช้สำหรับเลือกติดต่อกับหน่วยความจำภายนอกโปรแกรม หรือภายในตัวไมโครคอนโทรลเลอร์ ถ้าหากขานี้เป็น “0” เป็นการเลือกให้ไมโครคอนโทรลเลอร์ ติดต่อกับหน่วยความจำภายนอก แต่ถ้าหากขานี้เป็น “1” เป็นการเลือกให้ไมโครคอนโทรลเลอร์ติดต่อกับหน่วยความจำภายในตัวไมโครคอนโทรลเลอร์ นอกจากนี้ยังใช้เป็นขาอินพุตสำหรับแรงดันไฟสูงสำหรับการโปรแกรมหน่วยความจำภายใน

72152

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อที่ 17 และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ไมโครคอนโทรลเลอร์ สำหรับไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลชต้องการแรงดัน
สำหรับการโปรแกรม +12 โวลต์

ขา XTAL1 และ XTAL2 เป็นขาสำหรับติดต่อคริสตัลเพื่อสร้างสัญญาณนาฬิกาในการ
กำหนดจังหวะการทำงานของไมโครคอนโทรลเลอร์

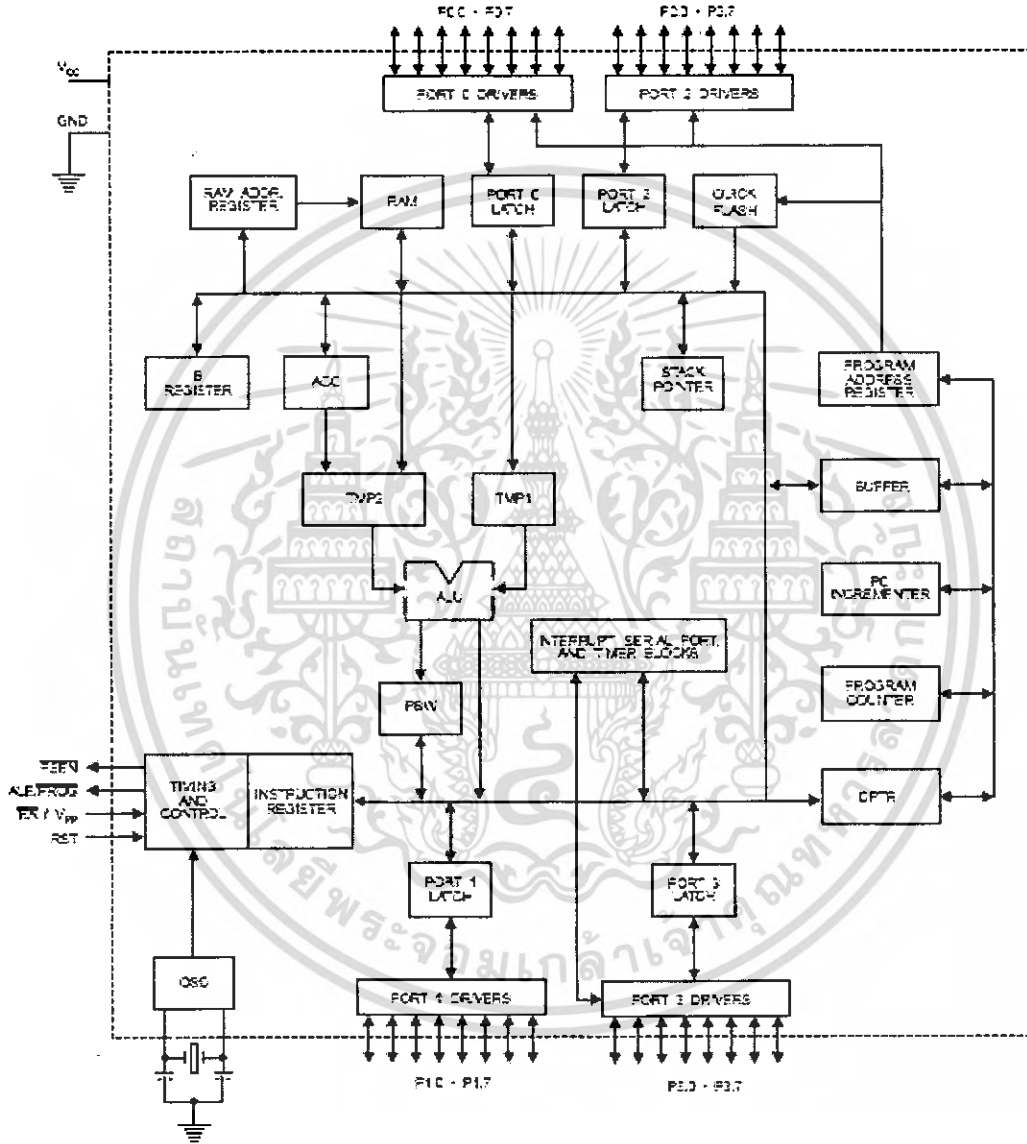
เบอร์ของ ไมโครคอนโทรลเลอร์	หน่วยความจำ โปรแกรม	หน่วยความจำข้อมูล	จำนวนไทมเมอร์/ เคาน์เตอร์ 16 บิต
AT89C1051	แบบแฟลชขนาด 1 กิโลไบต์	แรม 64 ไบต์	1
AT89C2051	แบบแฟลชขนาด 2 กิโลไบต์	แรม 128 ไบต์	2
AT89C51	แบบแฟลชขนาด 4 กิโลไบต์	แรม 128 ไบต์	2
AT89C52	แบบแฟลชขนาด 8 กิโลไบต์	แรม 256 ไบต์	3
AT89C55	แบบแฟลชขนาด 20 กิโลไบต์	แรม 256 ไบต์	3
AT89S8252	แบบแฟลชขนาด 8 กิโลไบต์	แรม 256 ไบต์ อีอีพร อม 2 กิโลไบต์	3
AT89S53	แบบแฟลชขนาด 12 กิโลไบต์	แรม 256 ไบต์	3

ตารางที่ 2.1 รายละเอียดโดยสรุปบางส่วนของไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลชที่ Atmel

2.6.3 โครงสร้างภายในของ 8051 และ 8052

MCS-51 ใช้เทคโนโลยีการผลิตแบบ NMOS หรือ CMOS เบอร์ 8032 และ 8052 จะมีรอมเบสิก (ROM BASIC) อยู่ภายในจึงทำให้สะดวกสำหรับโปรแกรมเมอร์ที่จะเขียนโปรแกรมด้วยภาษาเบสิก ซึ่งโครงสร้างภายในสำหรับเบอร์ 8052 ดังรูป

Block Diagram



รูปที่ 2.15 โครงสร้างภายในของไมโครคอนโทรลเลอร์ (MCS-51)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อที่ 19 และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.6.4 ไอซีแมค232

เป็นไอซีที่ทำหน้าที่เปลี่ยนแรงดันที่เข้ามาจากพอร์ตอนุกรมไปเป็นแรงดันตามมาตรฐาน RS-232 โดยเปลี่ยนระดับแรงดัน TTL เพื่อให้สามารถใช้ได้กับไมโครคอนโทรลเลอร์

2.6.4.1 การสื่อสารพอร์ตอนุกรม RS-232

ลักษณะของการส่งข้อมูลแบบอนุกรมนั้น ข้อมูลที่ส่งออกมาทีละบิต จากตัวส่งไปตัวรับข้อมูล

ช่วงสัญญาณในการส่งข้อมูลอาจใช้เพียง 1 หรือ 2 ช่องสัญญาณเท่านั้น ทำให้ค่าใช้จ่ายในการ

สื่อสารจะถูกกว่าแบบขนาน ในการส่งข้อมูลแบบอนุกรม ข้อมูลที่ต้องการส่งจะอยู่ในลักษณะ

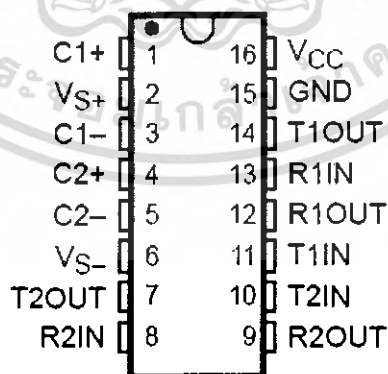
เป็นไบต์จะทยอยส่งทีละบิต และทางตัวรับจะต้องรับข้อมูลเข้ามาทีละบิต แล้วมารวมกันเป็น

ไบต์ซึ่งทางตัวรับต้องคอยตรวจสอบว่าบิตใดเป็นบิตเริ่มต้นหรือบิตสุดท้ายของข้อมูล การ

ตรวจสอบ นั้นจะขึ้นอยู่กับรูปแบบของรหัสของบิตข้อมูลที่ใช้ ซึ่งในการรับส่งข้อมูลแบบอนุกรม

ระหว่างไมโครคอมพิวเตอร์กับอุปกรณ์ภายนอกนั้น จำเป็นต้องมีมาตรฐานในการรับส่งข้อมูล

ซึ่งมาตรฐานที่นิยมมากที่สุดคือ มาตรฐาน RS-232



รูปที่ 2.16 แมค232 (MAX232)

2.6.4.2 มาตรฐาน RS-232

เพื่อที่จะทำให้อุปกรณ์จากผู้ผลิตต่างกันทำงานร่วมกันได้ มาตรฐานหลายชนิดจึงได้รับการ ออกแบบขึ้น มาตรฐานที่ใช้กันอย่างกว้างขวางมากที่สุดคือ RS-232C ซึ่งโดยปกติ ไมโครคอมพิวเตอร์จะมีพอร์ตที่เป็นแบบอนุกรมอยู่ในตัวแล้ว

ตามจุดประสงค์ของมาตรฐาน RS-232C นั้นเพื่อจะสามารถเชื่อมต่อกันระหว่างอุปกรณ์ รับส่งปลายทาง (DATA TERMINAL EQUIPMENT: DTE) เช่นพอร์ตของคอมพิวเตอร์หลักหรือ อุปกรณ์ปลายทางกับอุปกรณ์ RS-232 เป็นข้อกำหนดของการอินเตอร์เฟซมาตรฐาน และสามารถใช้ เพื่อจุดประสงค์อื่นๆต่างๆกันไป เช่นการสื่อสารแบบซิงโครนัส (Synchronous Communication) และรูปแบบการสื่อสารที่ต้องการสัญญาณนาฬิกา และสัญญาณกำหนดจังหวะเพิ่มเติมขึ้นมาใน ความเป็นจริงแล้วเราสามารถทำให้มีการสนทนาระหว่าง DTE และ DCE โดยการใช้สายสัญญาณ เพียง 3 เส้นเท่านั้น คือใช้สาย TD สาย RD และสายกราวด์เท่านั้น

หมายเลขสัญญาณ	ชื่อของสายสัญญาณ
1	Data Carrier
2	Received Data
3	Transmitted Data
4	Data Terminal Ready
5	Signal Common
6	Data Set Ready
7	Request To Send
8	Clear To Send
9	Ring Indicator

ตารางที่ 2.2 แสดงรายละเอียดการต่อคอนเน็กเตอร์แบบ DB9 มาตรฐาน RS-232

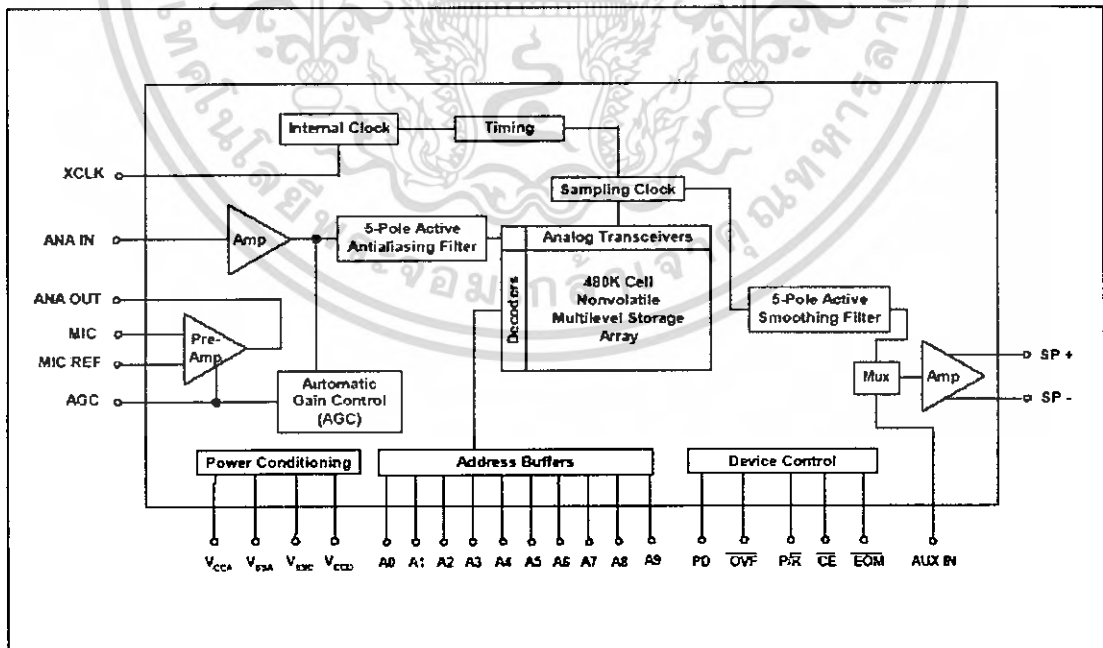
2.7 ไอซีเบอร์ ISD 25120

2.7.1 ทฤษฎีของ ISD

อุปกรณ์ประเภทไอซีบันทึกเสียง ISD 2500 นั้นได้มีการพัฒนาความยาวในการบันทึกเสียงเพิ่มขึ้น เช่น ISD 2560 จะบันทึกได้เป็นระยะเวลา 60 วินาที , ISD 2575 จะบันทึกได้เป็นระยะเวลา 75 วินาที , ISD 2590 จะบันทึกได้เป็นระยะเวลา 90 วินาที , ISD 25120 จะบันทึกได้เป็นระยะเวลา 120 วินาที

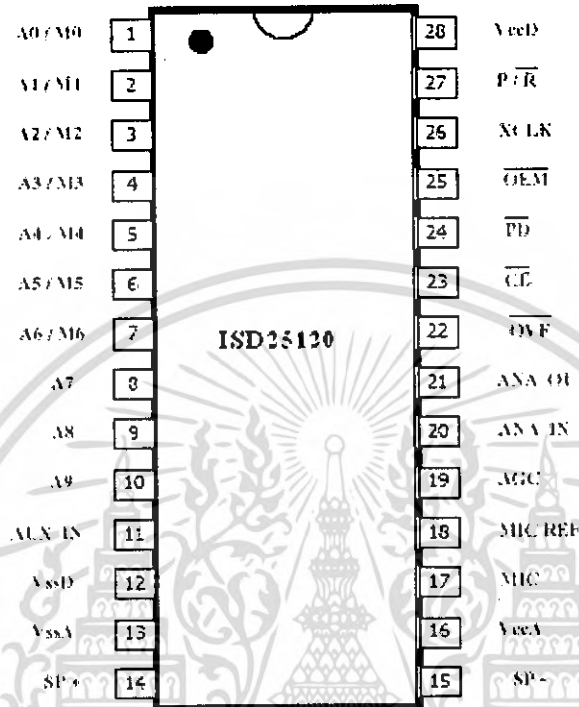
คุณสมบัติทั่วไปของ ISD 2500

1. เพียงไอซีตัวเดียวสามารถบันทึกและเล่นกลับได้ง่ายดาย
2. ไม่มีอุปกรณ์ประเภทอื่นต่อร่วมภายนอก
3. ไม่ต้องพัฒนาระบบอื่นขึ้นมาเสริมเพื่อให้ใช้งานได้
4. ให้เสียงตอบสนองที่เป็นธรรมชาติ
5. สามารถควบคุมโดยใช้ไมโครคอนโทรลเลอร์
6. มีระยะเวลาในการบันทึกหรือเล่นกลับตั้งแต่ 60,75,90,120 วินาที
7. สามารถต่ออนุกรมสัญญาณ(Cascade) ได้โดยตรง
8. ปิดการทำงานอัตโนมัติเมื่อไม่มีการบันทึกหรือเล่นกลับนานเกินไป
9. มีวงจรกำเนิดสัญญาณนาฬิกาภายในตัว
10. มีวงจรการบันทึกถึง 100,000 ครั้ง



รูปที่ 2.17 บล็อกไดอะแกรมภายในไอซี ISD 25120

จากคุณสมบัติต่างๆที่รวบรวมอยู่ในไอซีตัวเดียวทำให้ง่ายแก่การใช้งานตั้งแต่ วงจรขยายสัญญาณจากไมโครโฟน จนถึงหน่วยจัดเก็บข้อมูลที่บันทึกและขับออกลำโพง ก็ถูกรวบรวมไว้ในตัวไอซีเพียงตัวเดียว ในโหมดการบันทึกจะจัดเก็บข้อมูลต่างๆ ไว้ในหน่วยความจำที่เป็นแบบเซล ไม่ต้องการแรงดันสำรองเพื่อรักษาข้อมูลไม่ให้สูญหาย



รูปที่ 2.18 การจัดขาของไอซี ISD 25120

2.7.2 รายละเอียดของขาอุปกรณ์

2.7.2.1 แอดเดรส/โหมดอินพุต (A_n-A₉/M_n-M₆)

ขา 1-10 ขาแอดเดรสและโหมดอินพุตจะมีอยู่สองฟังก์ชันที่ขึ้นอยู่กับระดับของสอง MSB ของแอดเดรส ถ้าแอดเดรสใดแอดเดรสหนึ่งของสอง MSBs เป็น "0" อินพุตก็จะมาปรากฏที่แอดเดรสบิตทั้งหมดและใช้เป็นแอดเดรสเริ่มต้นสำหรับวงรอบการบันทึกและเล่นกลับ และขาแอดเดรสจะเกิดการแลตช์โดยขอบขาของพัลส์ที่ขา CE และถ้า MSBs มีสถานะเป็น "1" ขาแอดเดรส/โหมดอินพุต จะขึ้นมาอยู่ที่โหมดบิตทั้งหมดและเกิดการแลตช์เมื่อพัลส์ขอบขาปรากฏที่ขา CE

2.7.2.2 แรงดันอินพุต (VccA, VccD)

ขา 16 และ 28 เป็นขารับแรงดันที่จะต้องแยกกันต่างหากระหว่างขารับแรงดันของวงจรมอนิเตอร์และดิจิทัลที่ประกอบอยู่ในตัวไอซี ขารับแรงดันต้องการแรงดันไฟเลี้ยง +5 โวลต์ และจะต้องเป็นแรงดันไฟเลี้ยงที่มีสัญญาณรบกวนต่ำมาก

2.7.2.3 กราวด์อินพุท (Vssa, Vssd)

ขา 12 และ 13 โดยคุณสมบัติของไอซีตระกูล ISD 2500 จะมีการแยกกันระหว่างกราวด์ของสัญญาณอนาล็อก ขากราวด์ทั้งสองนี้จะถูกต่อและปิดไว้ภายในตัวถังบรรจุของไอซี การใช้งานของกราวด์ทั้งสองจะเลือกต่อกับกราวด์ของเพาเวอร์ซัพพลายในส่วนที่มีค่าอิมพีแดนซ์ต่ำ เพื่อไม่ต้องการให้เกิดค่าแรงดันที่แตกต่างระหว่างกราวด์ทั้งสอง

2.7.2.4 เพาเวอร์ดาวอินพุท (PD)

ขา 24 ในขณะที่ไม่มีการบันทึกหรือเล่นกลับที่ขา PD จะมีสถานะเป็น "1" ก็จะเป็นการรักษาระดับการสิ้นเปลืองกำลังงานในระดับต่ำมากๆ แต่เมื่อขา OVF มีสถานะเป็น "0" ที่แสดงถึงการเล่นกลับสิ้นสุดลงปรากฏขึ้น ขา PD ปกติจะเป็น "1" อยู่ในขณะนั้นก็จะถูกรีเซ็ต และจะเริ่มกระบวนการบันทึกหรือเล่นกลับใหม่อีกครั้ง

2.7.2.5 ซิทเอนเอเบิ้ลอินพุท (CE)

ขา 23 ขา CE จะต้องได้รับสัญญาณพัลส์ "0" เพื่อทำให้เกิดการเปลี่ยนแปลงระหว่างการเล่นกลับและการบันทึกที่ขาแอดเดรสอินพุท และขา P/R อินพุทและ P/R อินพุทจะถูกแลตช์จากพัลส์ขอบขาลงของพัลส์ที่ขา CE

2.7.2.6 เพอย์แบค/เรคคอร์ด อินพุท (P/R)

ขา 27 เมื่อขาอินพุทควบคุมการเล่นกลับและบันทึกได้รับพัลส์ "1" จะเป็นวงรอบของการเล่นกลับและถ้าพัลส์ "0" จะเป็นการเลือกวงรอบการบันทึก ถ้าหากได้รับพัลส์ที่ขอบขาลงของขา CE จะเป็นการแลตช์อินพุทที่ขา P/R

2.7.2.7 โอเวอร์โฟลเอนท์พุท (OVF)

ขา 22 สัญญาณพัลส์ "0" จะปรากฏออกทางขาเอาต์พุทนี้เพื่อเป็นการแสดงว่าสิ้นสุดการเล่นกลับหรือหน่วยความจำภายในตัวไอซีได้ถูกอ่านออกมาหมดแล้วและจะแสดงเป็นสถานะหยุดการเล่นกลับ พัลส์เอาต์พุทจากขา OVF นี้ จะจ่ายพัลส์ให้กับขา CE อินพุทจนกว่าขา OVF จะได้รับพัลส์เพื่อทำการรีเซ็ต และเริ่มวงรอบการเล่นกลับใหม่อีกครั้ง พัลส์ที่ขา OVF นี้สามารถใช้ในการเริ่มต้นการทำงานของ ISD 2500 ในตัวถัดไปได้เมื่อถูกต่ออนุกรมสัญญาณกันอยู่หลายตัว

2.7.2.8 เอนออฟเมสเซจ/รันเอาท์พุท (EOM)

ขา 25 เป็นส่วนของอุปกรณ์ ภายในตัว ไอซีจะใช้กำหนดหรือระบุการสิ้นสุดของการเก็บข้อมูลที่ทำการบันทึกขา EOM นี้จะให้เอาต์พุทออกมาเป็น "0" เมื่อขณะข้อมูลที่ถูกบันทึกอยู่ถูกเล่นกลับออกมาหมดแล้ว

2.7.2.9 ไมโครโฟนอินพุท (MIC)

ขา 17 จะรับสัญญาณอินพุทที่ผ่านเข้ามายังไมโครโฟนแล้วส่งผ่านสัญญาณเข้าสู่วงจรปรับแอมป์ ที่ประกอบอยู่ในตัวไอซี ภายในประกอบด้วยวงจรควบคุมอัตราขยายอัตโนมัติ (AGC) โดยวงจรจะทำหน้าที่ควบคุมอัตราขยายวงจรปรับแอมป์ให้มีการขยายอยู่ในช่วง -15 ถึง เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

24 เดซิเบล ไมโครโฟนจากภายนอกจะถูกดับปลั้ผ่านตัวเก็บประจุในลักษณะอนุกรมกับขา 17 ค่าความจุของคาปาซิเตอร์จะถูกกำหนดโดยพิจารณาจากค่าความต้านทานภายในของไอซี (10 กิโลโอห์ม) เพื่อทำให้เกิดการ cut-off ที่ความถี่ต่ำ

2.7.2.10 ไมโครโฟนเรเฟเฟอเรนซ์อินพุท (MIC REF)

ขา 18 จะต่อเข้ากับกราวด์ อนาล็อก (V_{SSA}) โดยมีตัวเก็บประจุต่ออนุกรมอยู่ก่อน เพื่อทำหน้าที่กำจัดสัญญาณรบกวนทางอินพุตขา 17 และเพื่อให้เกิดการชดเชยทางด้านสัญญาณรบกวนให้ดีกว่า 10 เดซิเบล

2.7.2.11 ออโตเมติกเกนคอนโทรลอินพุท (AGC)

ขา 19 เป็นขาอินพุตเพื่อควบคุมการปรับอัตราขยายของ ปริแอมป์ไมโครโฟนทางด้านไดนามิก เพื่อให้เกิดความเหมาะสมกับระดับสัญญาณที่มีย่านกว้างมากของสัญญาณทางอินพุตจากไมโครโฟน และเพื่อให้ระดับสัญญาณที่ทำการบันทึกมีความผิดเพี้ยนน้อยที่สุด ขา AGC นี้ จะต้องต่อร่วมกับอุปกรณ์ RC เพื่อกำหนดค่าเวลาคงที่ โดยมีค่าความต้านทานภายใน 5 กิโลโอห์มและจะต้องร่วมกับตัวเก็บประจุภายนอกอีกหนึ่งตัวผ่านลงกราวด์อนาล็อก ค่าที่เหมาะสมบางครั้งกำหนดไว้ที่ค่าความต้านทาน 470 กิโลโอห์ม และค่าตัวเก็บประจุ 4.7 ไมโครฟารัด

2.7.2.12 อนาคตอกอินพุท (ANA IN)

ขา 20 จะรับสัญญาณที่ผ่านวงจรปริแอมป์ออกมาทางขา 21 โดยผ่านตัวเก็บประจุดับปลั้ภายนอกดับปลั้สัญญาณเข้าที่ขา 20 นี้ เพื่อผ่านสัญญาณเข้าไปทำการบันทึกไว้ภายในตัวไอซี ตัวเก็บประจุดับปลั้ภายนอกนี้จะต้องสัมพันธ์กับค่าความต้านทานภายในค่า 3 กิโลโอห์ม ซึ่งเป็นอินพุตอิมพีแดนซ์ เพื่อที่จะทำให้เป็นวงจรกรองความถี่ต่ำแบบ คัตออฟ

2.7.2.13 อนาคตออกเอาท์พุท (ANA OUT)

ขา 21 เป็นขาเอาต์พุตของวงจรปริแอมป์ขยายสัญญาณจาก ไมโครโฟนที่ได้รับการควบคุมอัตราขยายจากวงจร AGC ภายในแล้ว

2.7.2.14 เอกซ์เทอนอดค็อกอินพุท (XCLK)

ขา 26 เป็นขารับสัญญาณนาฬิกาภายนอกเพื่อกำหนดค่าความถี่ของสัญญาณนาฬิกาในการสุ่มสัญญาณ แต่โดยปกติแล้วได้ระบุไว้ว่าสัญญาณนาฬิกาของการสุ่มสัญญาณถูกกำหนดไว้ภายในแล้ว ซึ่งจะไม่นับกับอุณหภูมิภายนอกหรือย่านแรงดันไฟเลี้ยงที่ไม่คงที่ การใช้งานปกติแล้วจะต่อขา 26 นี้เข้ากับกราวด์ของไฟเลี้ยง

2.7.2.15 ลำโพง (Sp+,Sp-)

ขา 14 และ 15 เป็นขาเอาต์พุตต่อออกลำโพงในตระกูล ISD25120 นี้จะมีวงจรขับสัญญาณความแตกต่างออกสู่ลำโพงซึ่งประกอบอยู่ในตัวไอซีเรียบร้อยแล้ว โดยมีความสามารถในการขับลำโพงเอาต์พุตได้ 50 มิลลิวัตต์ ที่โหลดลำโพง 16 โอห์ม ขา 14 และ ขา 15 คอลำโพงเอาต์พุตนี้จะไม่ต่อขนานกันโดยตรงเด็ดขาด เมื่อต้องถูกใช้ต่อкасцепกันหลายๆ ตัว และไม่เหมาะในการต่อ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ลำโพงขนานกันของเอาต์พุตหลายตัวโดยเฉพาะในบางครั้ง ขาเอาต์พุตลำโพงสามารถต่อкасศคกับไอซีอีกตัวได้โดยตรงหากเพราะมีตัวเก็บประจุคัปปลิงอยู่ภายในเรียบร้อย

2.7.2.16 ออกซิลาอีอินพุท (AUX IN)

ขา 11 จะเป็นขารับทางอินพุตจากภายนอก ซึ่งจะเป็นการ มัดเพล็กซ์สัญญาณผ่านออกไปทางเอาต์พุตของวงจรขยายภายในและขับออกสู่ขาเอาต์พุตลำโพง โดยขั้นตอนการทำงานนี้จะเกิดขึ้นเมื่อขา CE มีสถานะเป็น “1” วงรอบของการเล่นกลับก็จะสิ้นสุดลง หรือเมื่อสัญญาณที่บันทึกไว้ถูกเล่นกลับจนหมดสิ้นแล้วมีการต่อкасศค ISD25120 กันหลายๆ ตัว ขา AUX IN จะถูกใช้ต่อเข้ากับสัญญาณเล่นกลับที่ออกมาจากขาเอาต์พุตลำโพงของตัวก่อนหน้านี้หรือจากตัวอันดับแรก

2.7.3 การบันทึกในโหมดควบคุมภายนอก

1. ขา PD ควรเป็นสถานะต่ำ โดยปกติจะใช้ทรานซิสเตอร์ต่อไว้
2. ขา P/R เป็นสถานะสูง
3. ขา CE เป็นสถานะต่ำ เมื่อเริ่มการบันทึก EOM เป็นสถานะสูงเพื่อที่จะแสดงการทำงาน
4. ขา CE เป็นสถานะต่ำเมื่อหยุดการบันทึก EOM กลับไปเป็นสถานะต่ำ ตัวซีแอดเดรสภายในจะเคลียร์ แต่ตำแหน่ง EOM ที่ระบุจะถูกเก็บไว้ในหน่วยความจำเพื่อที่จะชี้จุดสิ้นสุดของข้อความและขา P/R อาจจะเป็นสถานะสูงที่เกิดขึ้นในขณะนั้น ต่อมา CE จะเริ่มเล่นกลับที่แอดเดรส 0
5. ขา CE เป็นสถานะต่ำการบันทึกเริ่มต้นที่แอดเดรสต่อไป EOM กลับไปเป็น สถานะสูง (หมายเหตุ : ถ้าขาดโหมดการทำงาน M1 เป็นสถานะสูง บิต EOM ที่ได้เขียนครั้งที่แล้วจะถูกลบและการบันทึกจะเริ่มต้นที่แอดเดรสนั้น)
6. เมื่อการบันทึกต่อมาเสร็จสิ้นลงเกิดพัลส์ต่ำที่ CE ก็จะสิ้นสุดรอบการบันทึก

2.7.4 การเล่นกลับในโหมดควบคุมภายนอก

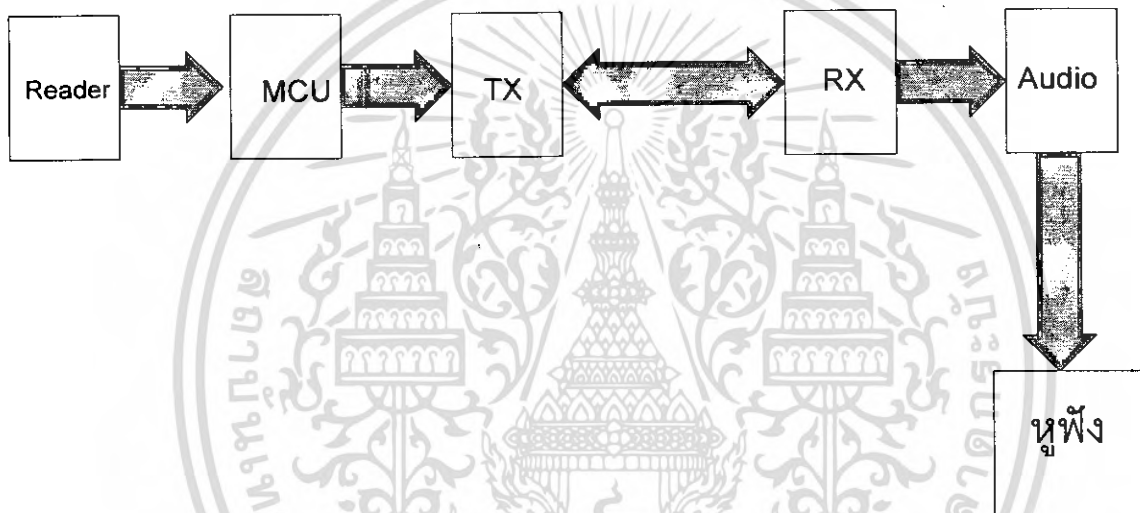
1. ขา PD ควรเป็นสถานะต่ำ
2. ขา P/R เป็นสถานะสูง
3. ขา CE เป็นสถานะต่ำ การเล่นกลับเริ่มต้น EOM เป็นสถานะสูงเพื่อแสดงการทำงาน
4. ถ้าขา CE เป็นสถานะต่ำหรือตำแหน่ง EOM ที่ระบุ กระทำอีกครั้งระหว่างการทำงานเมื่อ EOM กลับไปเป็น สถานะต่ำ ขา P/R อาจจะถูกทำให้เปลี่ยนไป
5. ขา CE เป็นสถานะต่ำอีกครั้งการเล่นกลับจะเริ่มต้น
6. การเล่นกลับจะกระทำจากข้อ 4 และ 5 จนกว่า PD จะเป็นสถานะสูงหรือเกิดการล้นเกิดขึ้น
7. ถ้าเกิดการล้น CE สถานะต่ำจะรีเซ็ตตัวซีแอดเดรสและเริ่มต้นการเล่นกลับจากจุดเริ่มต้นหลังจากพัลส์ PD (หมายเหตุ : โหมดควบคุมภายนอก สามารถต่อใช้ร่วมกับโหมด M0,M1และM3 ได้)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3

การออกแบบ

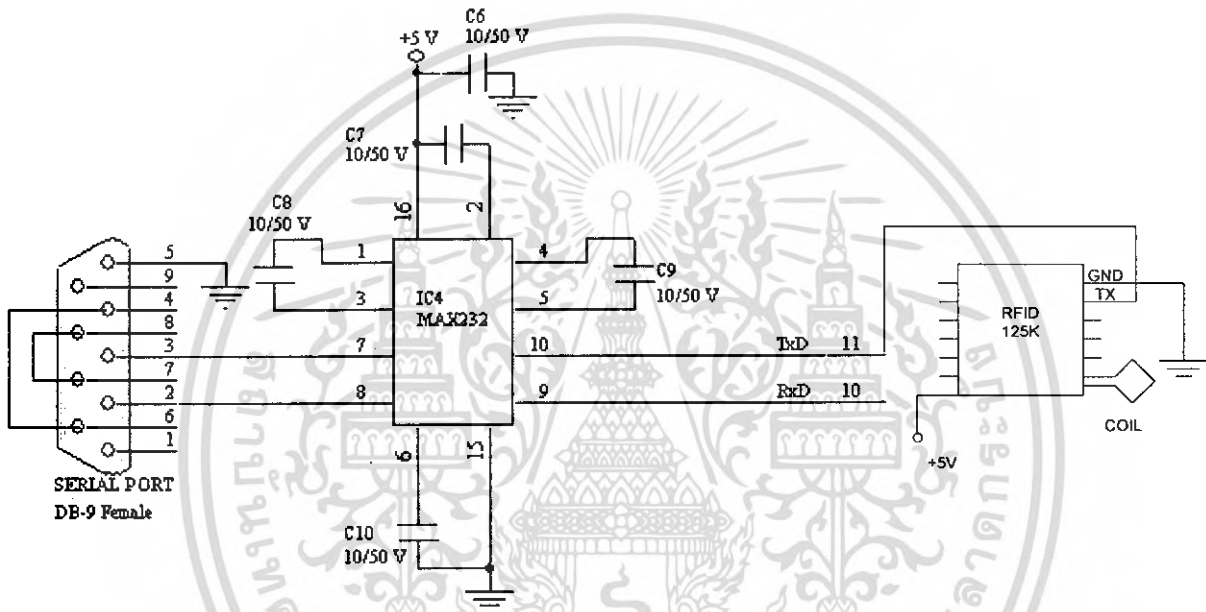
รอกเท้านี้เป็นรอกเท้าที่สามารถบอกตำแหน่งได้ เนื่องจากใช้ RFID Reader ความถี่ 125 KHz มาอ่านค่าของ RFID tags ที่พื้นซึ่งสามารถเขียนบล็อกโคโอะแกรมได้ดังนี้



รูปที่ 3.1 โครงสร้างการทำงานของรอกเข้านำทางคนตาบอด

3.1 ออกแบบวงจรอ่านข้อมูลบัตร

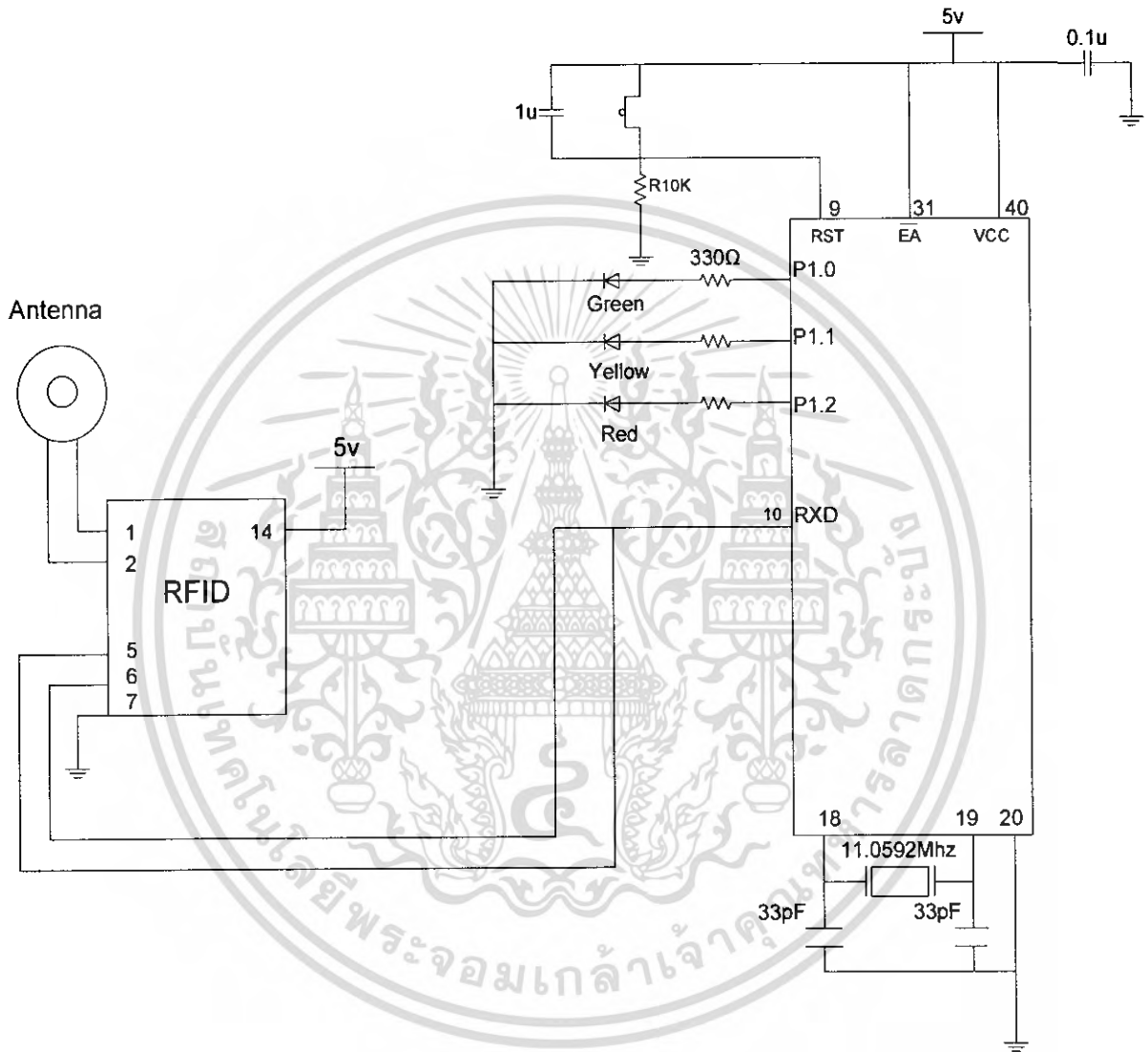
การออกแบบเพื่อให้ Reader สามารถสื่อสารข้อมูลผ่านพอร์ทอนุกรมนั้นจะทำการออกแบบวงจรการทำงาน โดยก่อนที่จะส่งข้อมูลเข้าพอร์ทสื่อสารอนุกรมนั้น จะต้องทำการแปลงระดับแรงดันไฟจากทีทีแอล (TTL) ให้เป็นแรงดันไฟตามมาตรฐานของ RS232 ก่อนโดยมีการใช้ไอซี สำหรับการแปลงแรงดันเบอร์ IC MAX232 ดังวงจรในรูปที่3.2



รูปที่3.2 วงจรการทดลองการสื่อสารข้อมูลผ่านพอร์ทอนุกรมของ RFID

3.2 ออกแบบวงจรการติดต่อระหว่างไมโครคอนโทรลเลอร์กับ Reader

เมื่อ Reader อ่านค่าได้แล้วจะได้นำข้อมูลจำเพาะจากบัตรมาเก็บไว้ในไมโครคอนโทรลเลอร์โดยใช้วงจรดังรูป3.3



รูปที่3.3 วงจรการทดลองการติดต่อระหว่าง Reader กับ Microcontroller

หลักการส่ง RF ออกแบบวงจร แบ่งออกเป็นส่วนใหญ่ๆ ได้ 2 ส่วนคือ

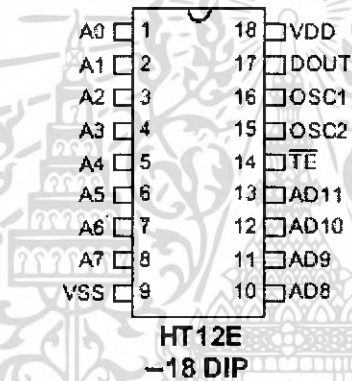
3.3 ภาคส่งสัญญาณ

3.4 ภาครับสัญญาณ

3.3 ภาคส่งสัญญาณ

3.3.1 ส่วนควบคุม

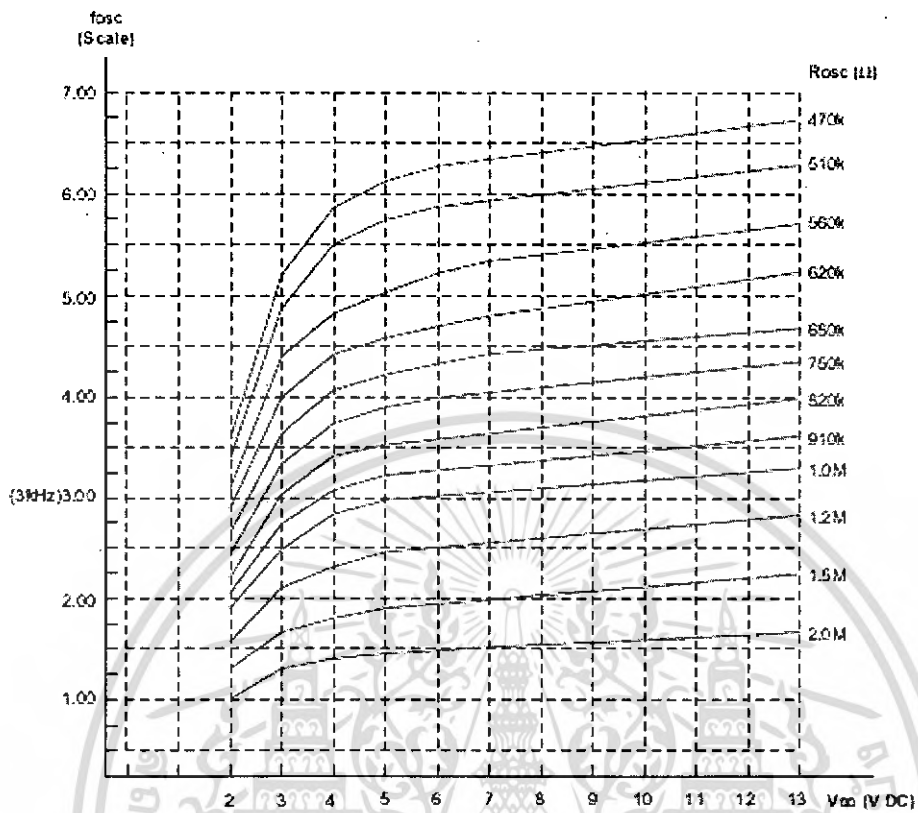
ในวงจรส่วนนี้เราใช้ Encoder ทำหน้าที่แปลงสัญญาณจากผู้ส่งและเป็นตัวสร้างสัญญาณที่จะนำไปมอดูเลชัน แล้วส่งไปในอากาศแล้วส่งไปยังภาครับ ซึ่งจะทำงานร่วมกันกับ Key บังคับที่มี data เป็น 4 bit



รูปที่ 3.4 ไอซี HT12E

ในการทำงานของตัว ENCODER ของ HT12E เราต้องทำการเลือกค่าของความถี่ Oscillate ให้เหมาะสมกับค่าของไฟเลี้ยงที่เราใช้ในวงจร และความถี่ที่เราใช้ในการส่งไปยังชุดของตัวรับ โดยการทำงานนั้นค่าของการส่งนั้นจะทำหน้าที่ตามคำสั่งของการกดปุ่มที่ตัวรีโมท และ รอสัญญาณที่เป็น Low จากขา TE

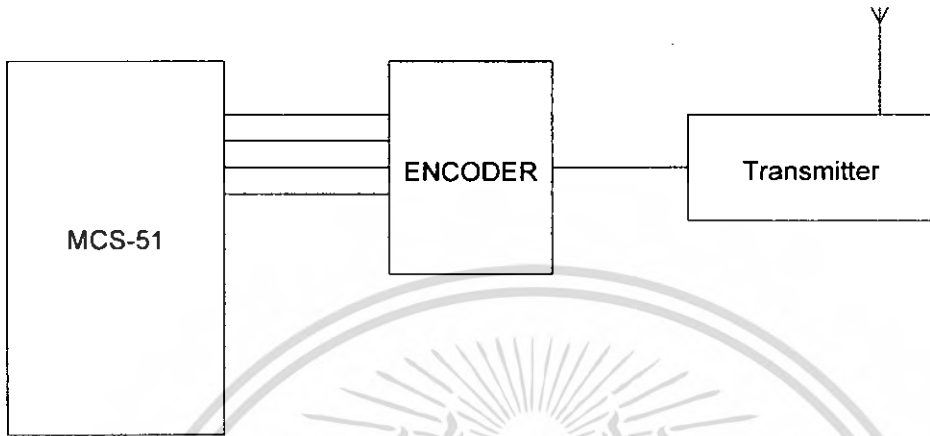
Oscillator frequency vs supply voltage



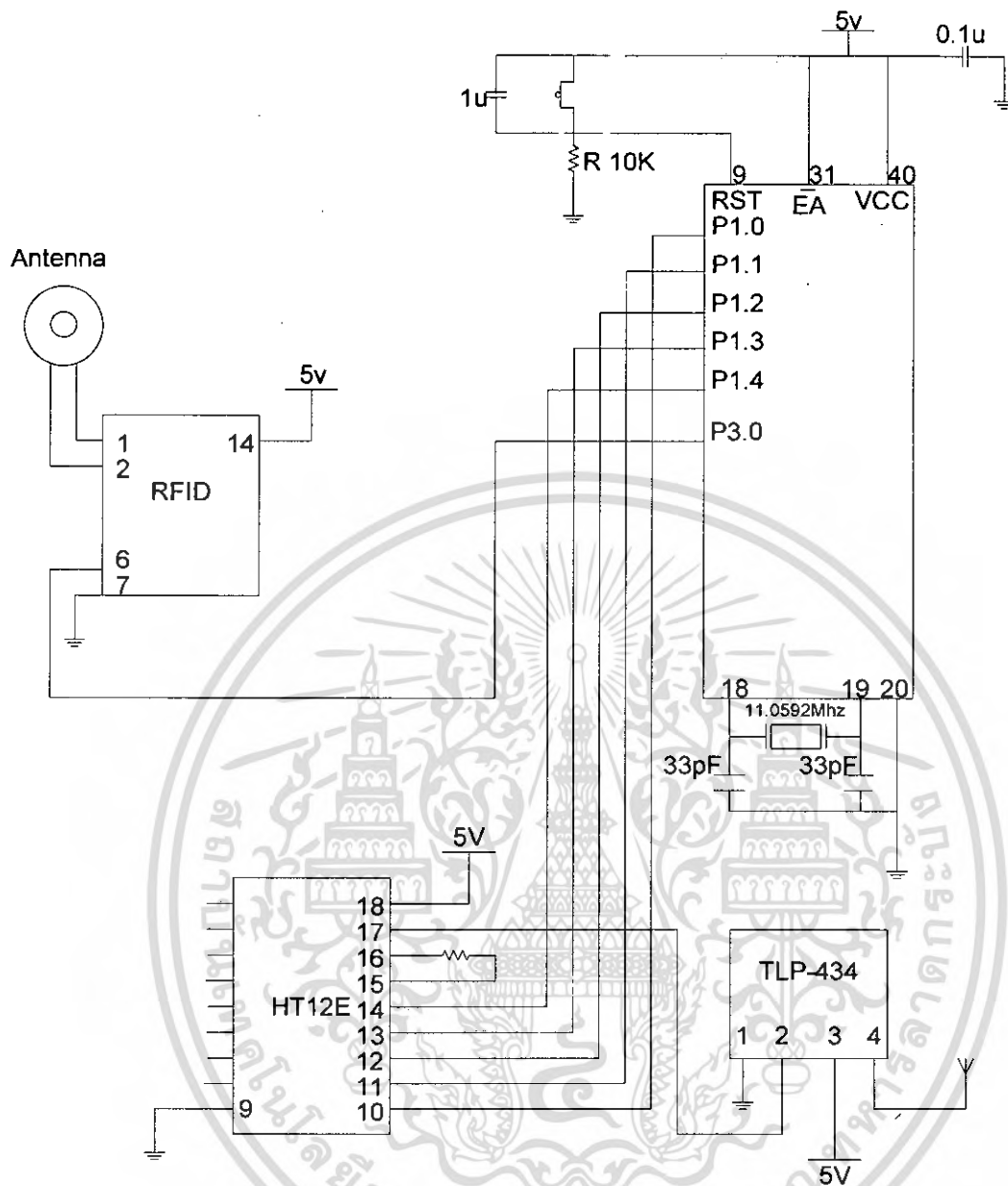
The recommended oscillator frequency is $f_{OSCD} \text{ (decoder)} \cong 50 f_{OSCE} \text{ (HT12E encoder)}$
 $\cong \frac{1}{3} f_{OSCE} \text{ (HT12A encoder)}$

รูปที่ 3.5 กราฟแสดงความสัมพันธ์ระหว่าง Oscillator Frequency กับ Supply Voltage

ดังนั้นเราจึงต้องการสัญญาณแตกต่างกันทั้งหมด 4 แบบ ซึ่งในที่นี้เราสามารถทำได้โดยใช้
วงจรสร้างความถี่ขึ้นมา แล้วนำความถี่ทั้ง 4 แบบนั้น ส่งไปส่วนภาคส่งต่อไป ส่วนควบคุมนี้จะมี
บล็อกไดอะแกรมดังรูปที่ 3.6 และจะมีลักษณะวงจรตามรูปที่ 3.7

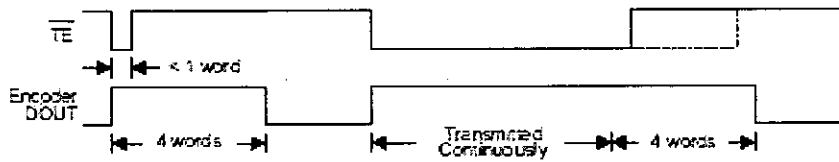


รูปที่ 3.6 บล็อกไดอะแกรมชุดสร้างความถี่โทนเข้ารหัส

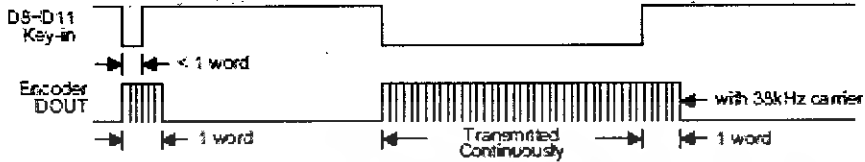


รูปที่ 3.7 วงจรภาคส่ง

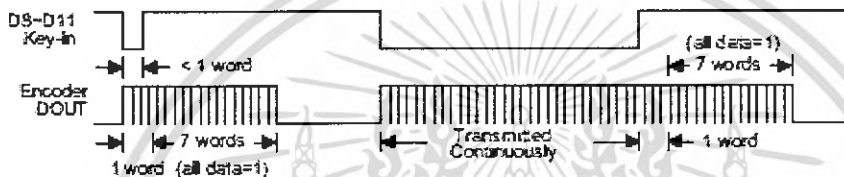
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงแก้ไข และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Transmission timing for the HT12E

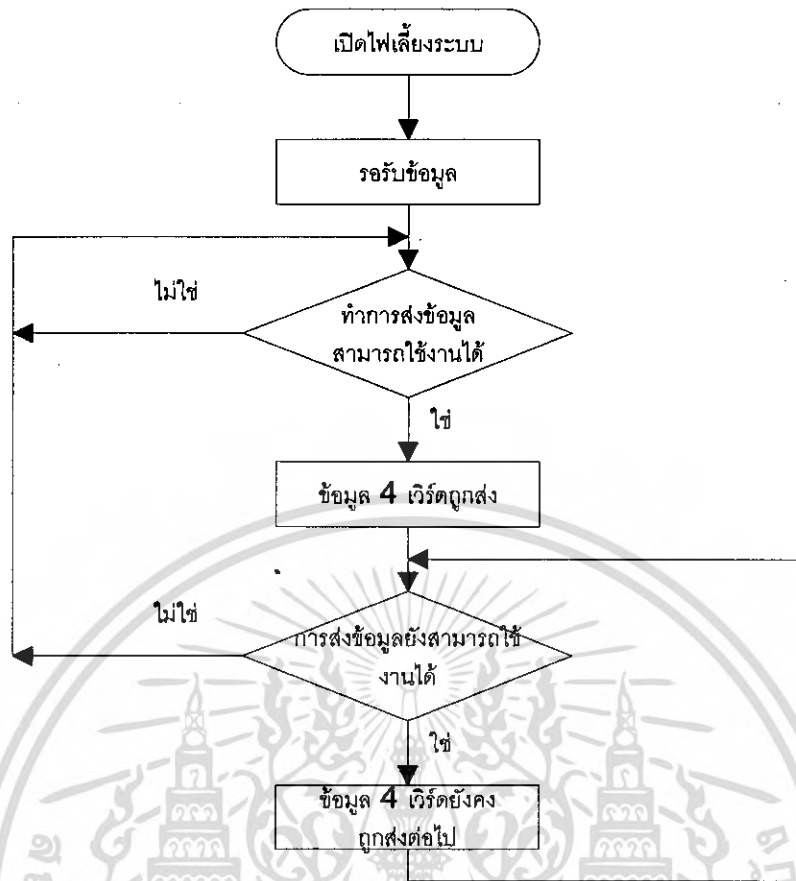


Transmission timing for the HT12A (LMB=Floating or VDD)



Transmission timing for the HT12A (LMB=VSS)

รูปที่ 3.8 รูปแสดงการทำงานของ HT12E (Transmission timing)

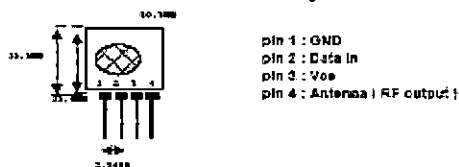


รูปที่ 3.9 แสดง Flow Chart การทำงานของ HT12E

3.3.2 ภาคส่งสัญญาณหรือภาคมอดูเลท

ในภาคนี้จะมีการนำสัญญาณที่ได้จากภาคแรกมาทำการมอดูเลทก่อน แล้วจึงค่อยส่งสัญญาณที่ได้นั้นออกไปที่เสาอากาศ ซึ่งในการมอดูเลทของวงจรภาคนี้นั้น จะเป็นการมอดูเลทแบบ ASK (Amplitude Shift Keying)

ในชุดของตัวส่งนั้นเราใช้โมดูลสำเร็จรูปเบอร์ TRP-434A ในการส่งสัญญาณที่มีความถี่ 433.92 MHz ในการส่งสัญญาณไปยังภาครับซึ่งมีขนาดตามรูป



Frequency 315, 418 and 433.92 Mhz

Modulation : ASK
Operation Voltage : 2 - 12 VDC

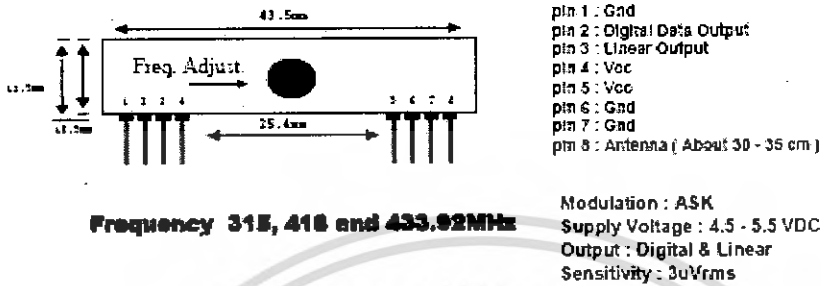
รูปที่ 3.10 แสดงลักษณะของ TLP-434A

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงแก้ไข และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาครับสัญญาณประกอบด้วยส่วนประกอบต่างๆดังต่อไปนี้

3.4.1)RF Module RLP-434 ทำการรับคลื่นวิทยุความถี่ 433.92 KHz ที่ส่งมาจาก TLP-434A แล้วทำการDemodulation สัญญาณที่ได้แล้วส่ง Data ไปยัง HT12D เพื่อนำข้อมูลที่รับได้ไปประมวลผลต่อไปโดยมีลักษณะขาดังต่อไปนี้

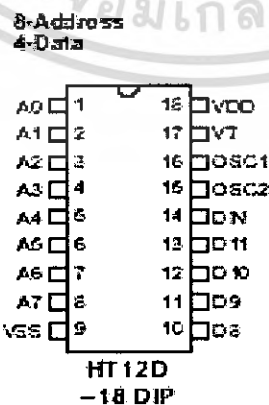
RLP-434 Receiver



รูปที่ 3.12 แสดงลักษณะของ RLP-434A

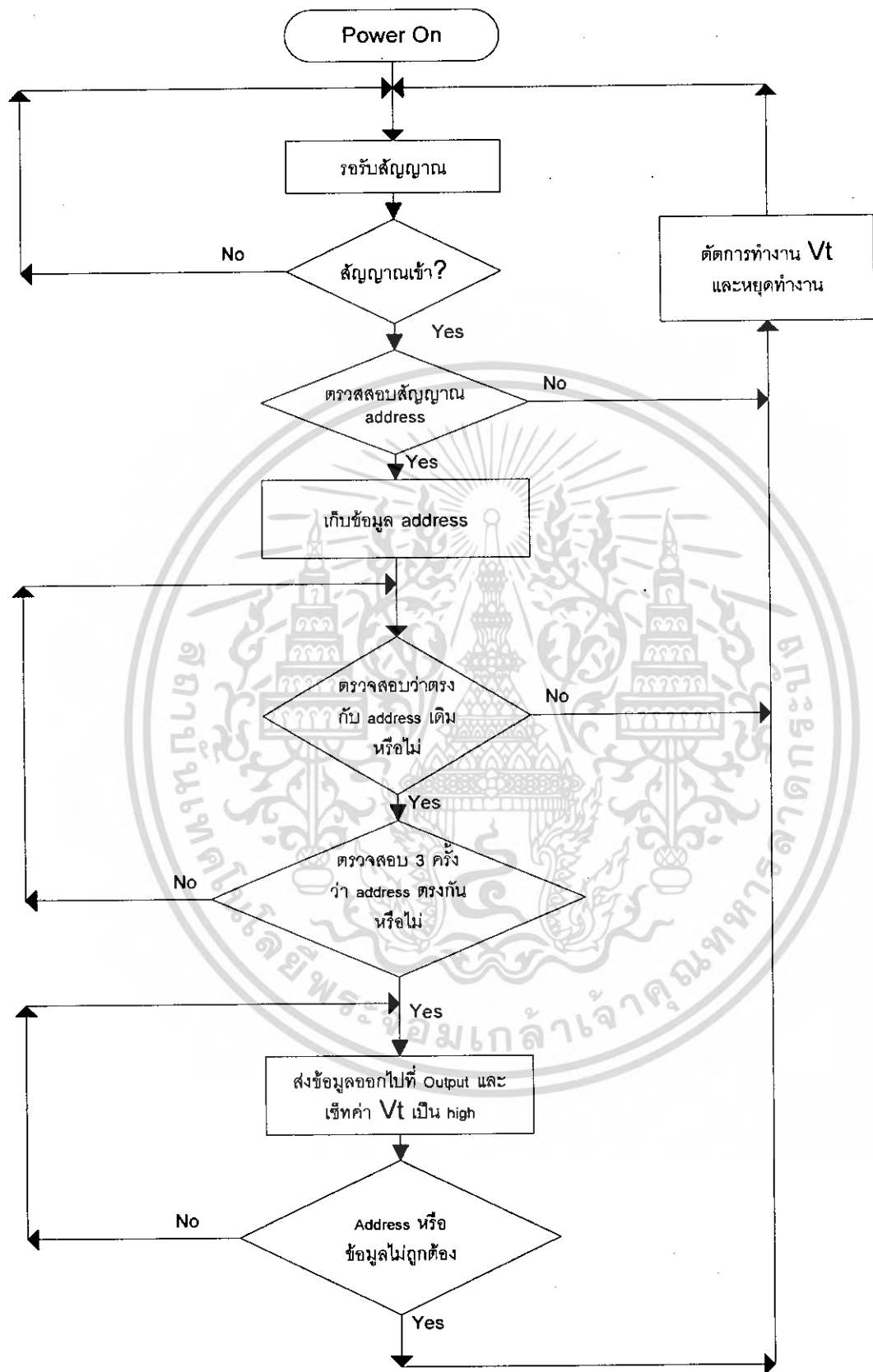
3.4.2)วงจรถอดรหัสสัญญาณ ใช้ IC Decoder เบอร์ HT12D ทำการรับข้อมูลจาก Encoder (HT12E)และทำการแปลงข้อมูลออกมา โดยข้อมูลที่ออกมาจาก 8Bitแรกจะเป็น Address ส่วนข้อมูลใน 4 bitหลังจะเป็นข้อมูลโดยสัญญาณที่ขา Din จะกระตุ้น Oscillator เพื่อรับข้อมูลของ address และ ข้อมูลที่ส่งมาโดยตัว Decoder จะทำการตรวจสอบ Address 3 ครั้งอย่างต่อเนื่อง ถ้า Address ที่รับเข้ามาตรงกับ Address ของตัว Decoder จะทำการถอดรหัส(Decode) เพื่อส่งไปยังขา Output และ ขา VT จะถูกเซ็ทเป็น High เพื่อเป็นการแสดงว่าเกิดการส่งผ่านข้อมูล จนกระทั่ง Address ไม่ถูกต้องหรือไม่มีสัญญาณที่ได้รับ

VT จะเป็น high จนกว่าอย่างหนึ่งอย่างใดไม่ตรงกัน หรือ ไม่ได้รับสัญญาณอินพุตส่วนขา A1-A8 ซึ่งเป็น bit address ทำการต่อ DIP Switch เข้าไปเพื่อเป็นการกำหนด local addressให้ HT12D



รูปที่ 3.13 รูปของ HT12D

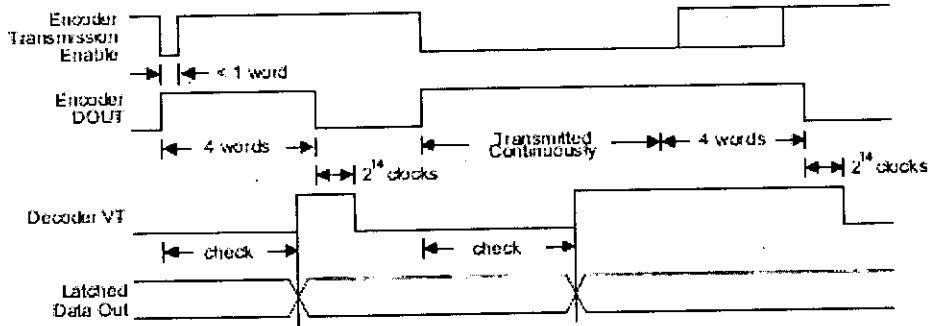
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.14 รูปแสดง Flow Chart ของ HT12D

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

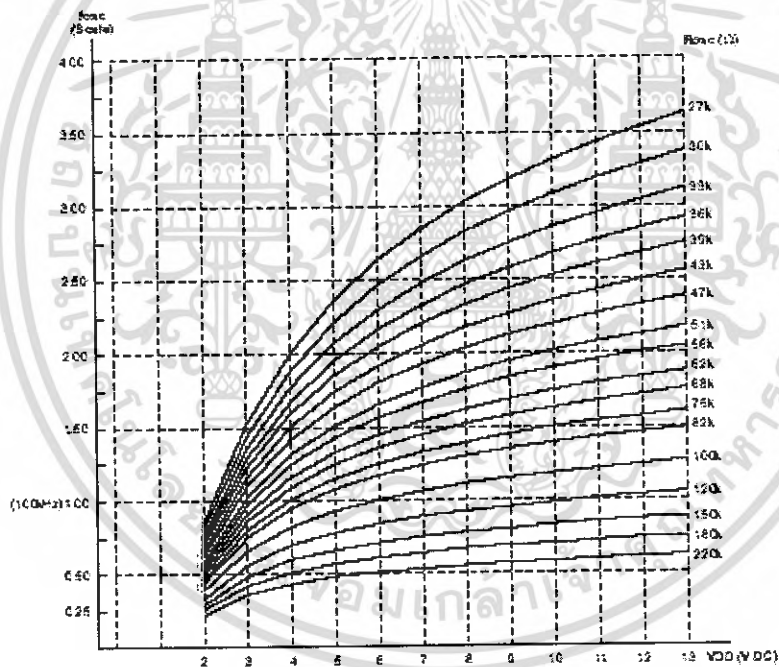
Decoder timing



รูปที่ 3.15 Timing Diagram ของ HT12D

โดยการใช้งานตัวรับตัว Decode เราต้องทำการเลือกค่าของ Rosc ให้เหมาะสมกับค่าของ Rosc ของชุด Encode ตามตาราง และสูตรคำนวณดังกราฟต่อไปนี้

Oscillator frequency vs supply voltage

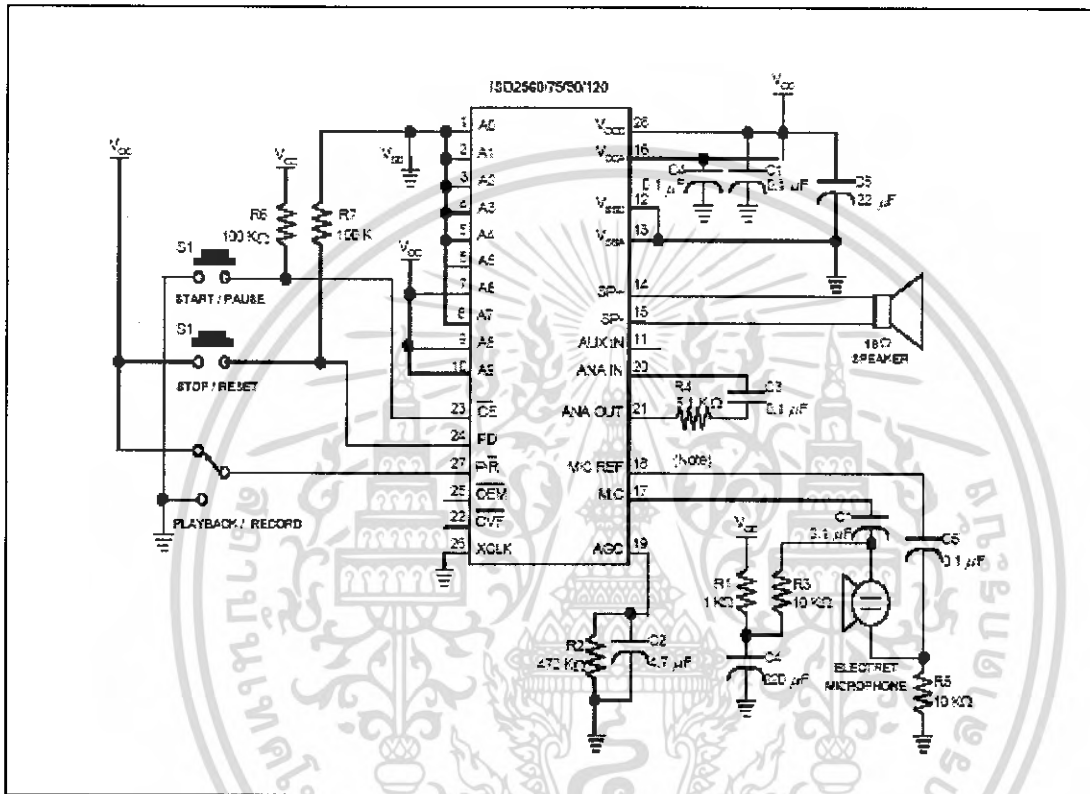


The recommended oscillator frequency is $f_{osc(HT)}$ (decoder) $\approx 50 f_{osc(HT12E)}$ encoder)
 $\approx \frac{1}{9} f_{osc(HT12A)}$ encoder).

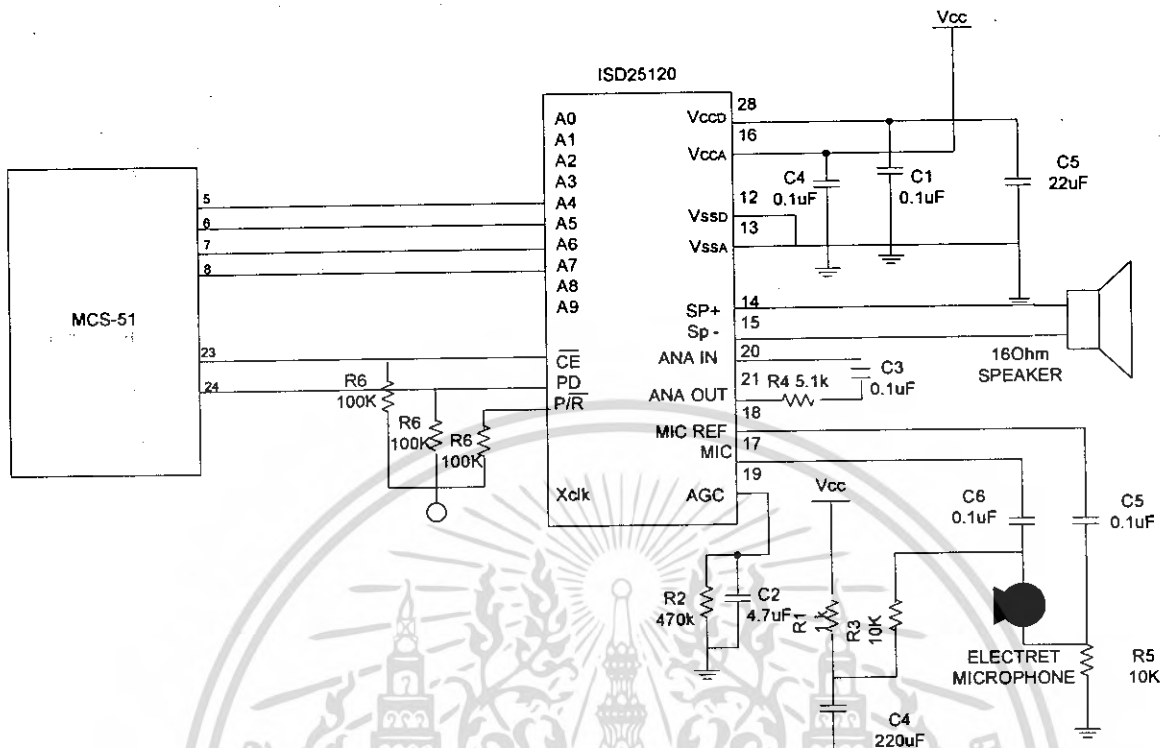
รูปที่ 3.16 กราฟแสดงความสัมพันธ์ระหว่าง Oscillator Frequency กับ Supply Voltage ของ HT12D

3.5 ส่วนควบคุมการเล่นเสียง

จากรูปที่ 3.17 เป็นการต่อวงจรการอัด/เล่นเสียงของ ISD 25120 โดยการเลือกอัดแอดเดรสเองแล้วให้แอดเดรสที่เราเลือกนั้นเล่นกลับมา และในรูปที่ 3.18 เป็นรูปวงจรมอดูมควบคุมเสียง โดยใช้ไมโครคอนโทรลเลอร์ MCS-51 เบอร์ AT89C51 แล้วเลือกพอร์ตอัด/เล่นโดยใช้พอร์ต P1.4 P1.5 P1.6 P1.7



รูปที่ 3.17 วงจรการอัด/เล่นเสียงของ ISD 25120



รูปที่ 3.18 วงจรภาคควบคุมเสียง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

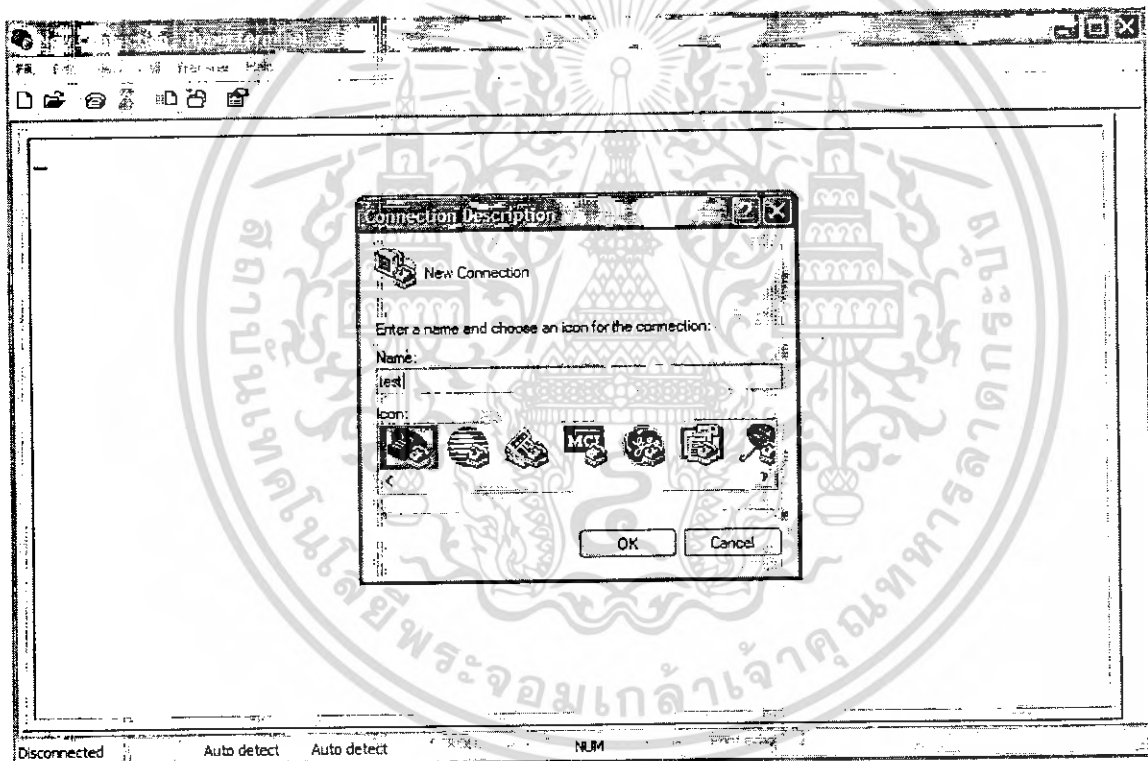
บทที่ 4

การทดลองและผลของการทดลอง

4.1 วิธีการทดลองการสื่อสารของหัวอ่านสมาร์ตการ์ดกับบัตรสมาร์ตการ์ด

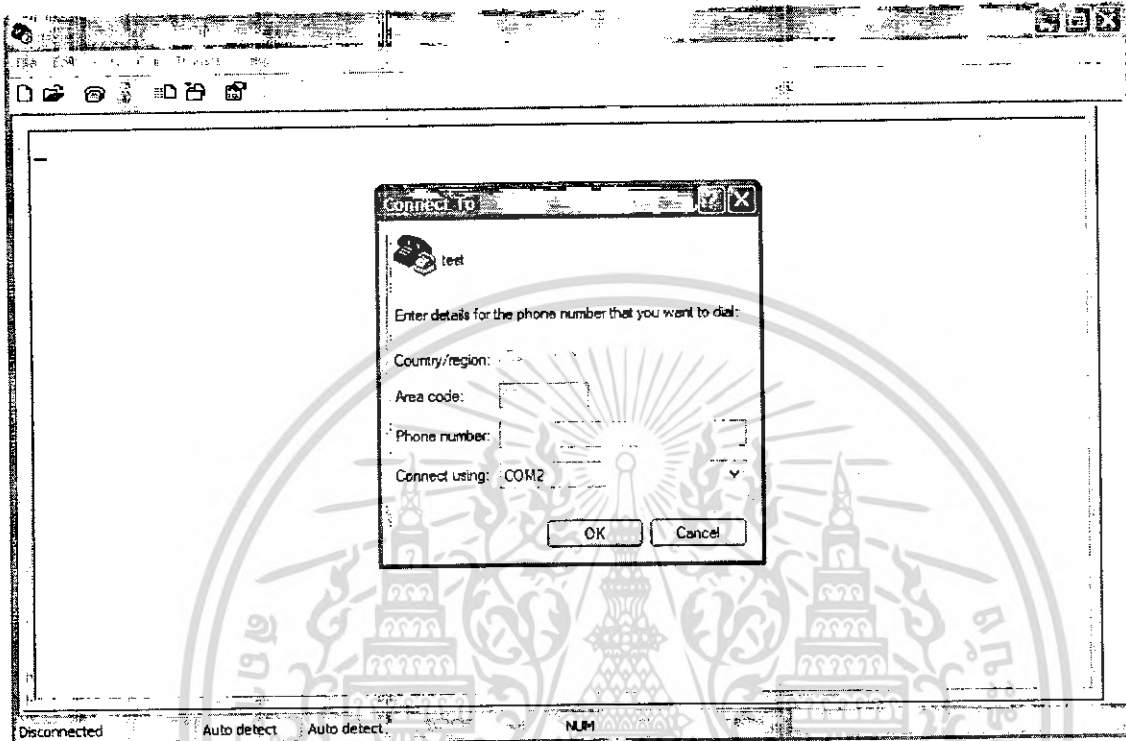
4.1.1 วิธีการทดลองตรวจสอบข้อมูลในบัตรสมาร์ตการ์ด โดยใช้โปรแกรมไฮเปอร์เทอร์มินอล (Hyper Terminal)

การทดลองการทำงานในส่วนของหัวอ่านบัตรสมาร์ตการ์ดนั้นทำการต่อวงจรตามรูปที่ 3.1 โดยทำการป้อนไฟเลี้ยงขนาด +5 โวลต์ให้กับหัวอ่าน และที่ขาข้อมูลของหัวอ่านต่อเข้ากับพอร์ตอนุกรมของคอมพิวเตอร์ จากนั้นทำการทดลองการใช้งาน โดยใช้โปรแกรมไฮเปอร์เทอร์มินอล (Hyper Terminal) โดยเมื่อเปิดไฮเปอร์เทอร์มินอลขึ้นมาจะทำให้ปรากฏหน้าต่างดังรูปที่ 4.1 ในการทดลองนี้ได้ทำการตั้งชื่อโปรแกรมว่า "test"



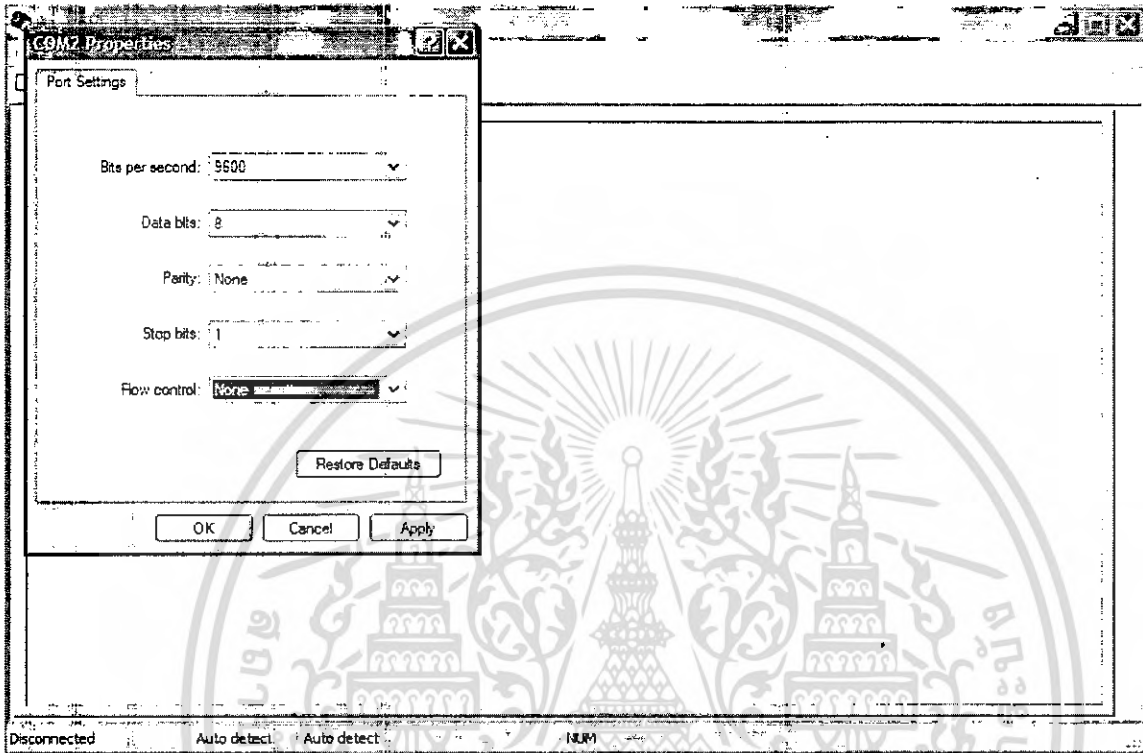
รูปที่ 4.1 หน้าต่าง(Window)โปรแกรมไฮเปอร์เทอร์มินอลเมื่อเปิดขึ้นมาใช้งานครั้งแรก

จากนั้นทำการกำหนดโหมดการทำงานให้กับโปรแกรมไฮเปอร์เทอร์มินอล โดยในการทดลองนี้จะเลือก “COM1” ในการเลือกโหมดการทำงานนั้น โปรแกรมไฮเปอร์เทอร์มินอลจะปรากฏหน้าต่างดังรูปที่ 4.2



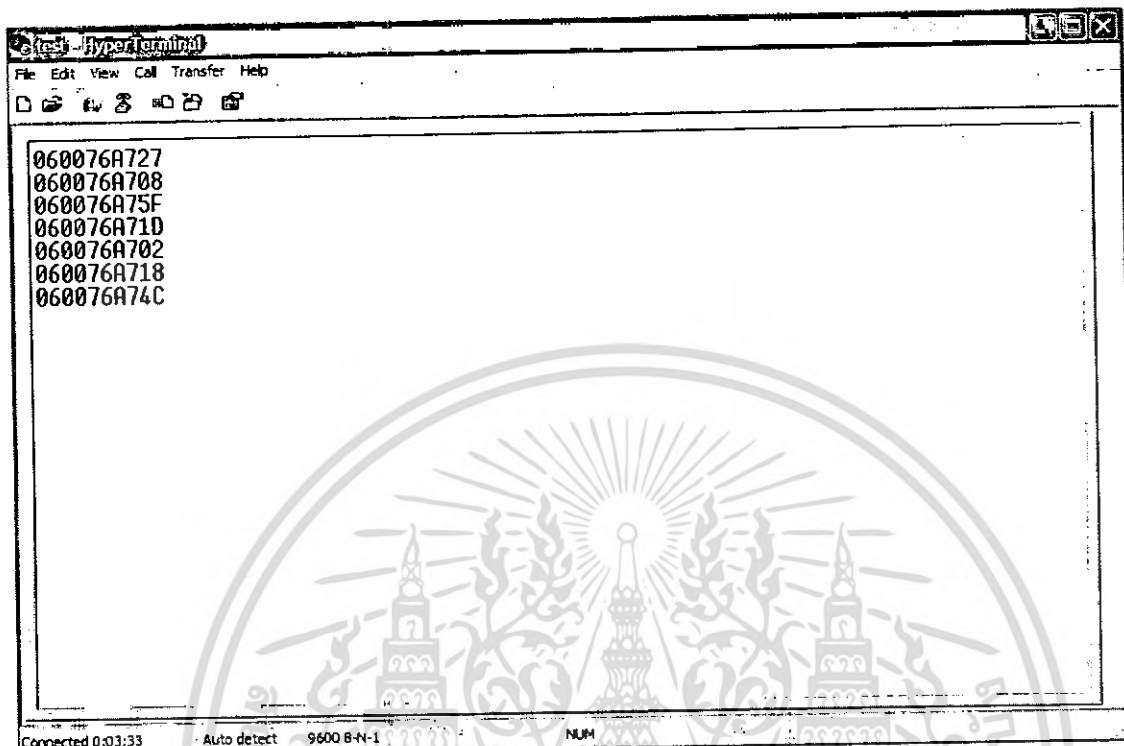
รูปที่ 4.2 หน้าต่าง(Window) การกำหนดโหมดการทำงานให้ไฮเปอร์เทอร์มินอล

จากนั้นกำหนดค่ามาตรฐานในการสื่อสารข้อมูล ดังหน้าต่างรูปที่ 4.3 โดยกำหนดเป็น 9600-8-N-1 เมื่อตั้งค่าเรียบร้อยแล้ว จะปรากฏหน้าต่างการทำงานหลักของ Hyper Terminal พร้อมสำหรับการติดต่อสื่อสารข้อมูล



รูปที่ 4.3 หน้าต่าง(Window) การกำหนดค่าต่างๆให้ไฮเปอร์เทอร์มินอล

เมื่อโปรแกรมทำงานก็นำบัตรสมาร์ตการ์ดมาทดลองโดยมาจ่อที่หัวอ่าน โดยที่รหัสของบัตรจะปรากฏดังนี้ต่างรูปที่ 4.4



รูปที่ 4.4 ผลการทดลองการสื่อสารของหัวอ่าน (บัตรทั้งหมด)

4.2 ผลสัญญาณการวัดค่าของ Reader อ่าน Tag -เมื่อ ไม่มี Tag



รูปที่ 4.5 สัญญาณการวัดค่าของ Reader อ่าน Tag เมื่อ ไม่มี Tag

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

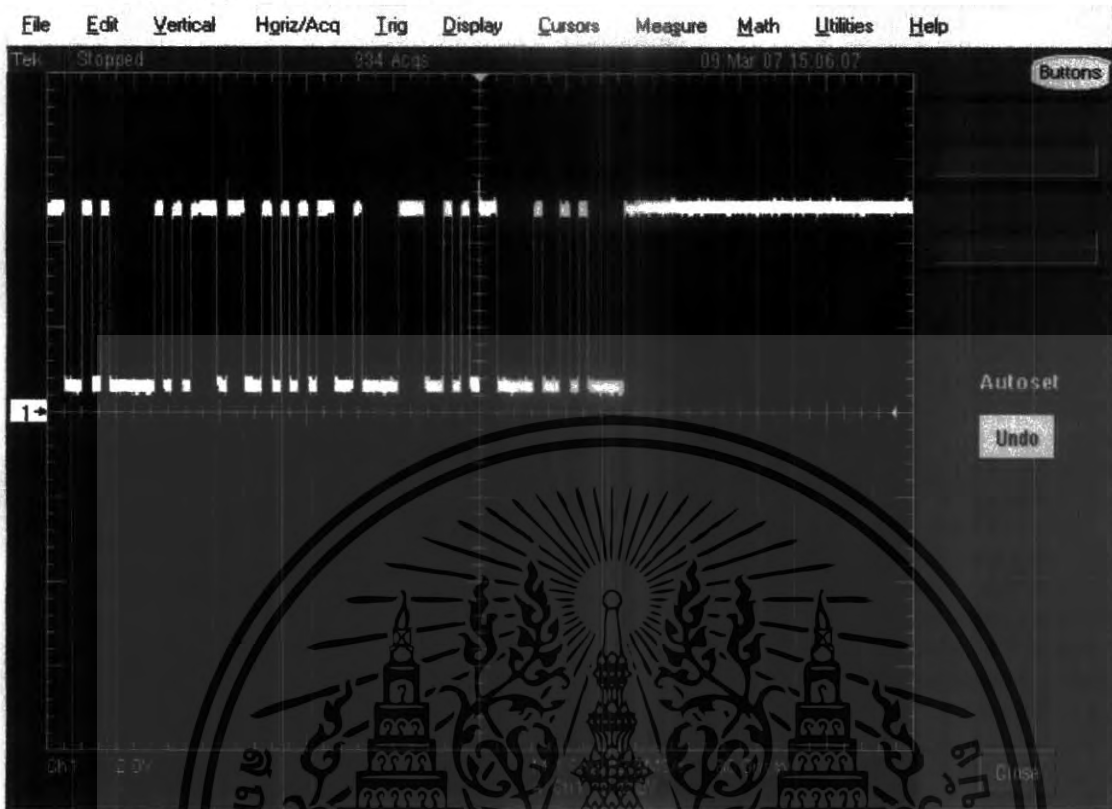
-Tag มีข้อมูลเป็น 060076A727



รูปที่ 4.6 สัญญาณการวัดค่าของ Reader อ่าน Tag เมื่อ Tag มีข้อมูลเป็น 060076A727

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

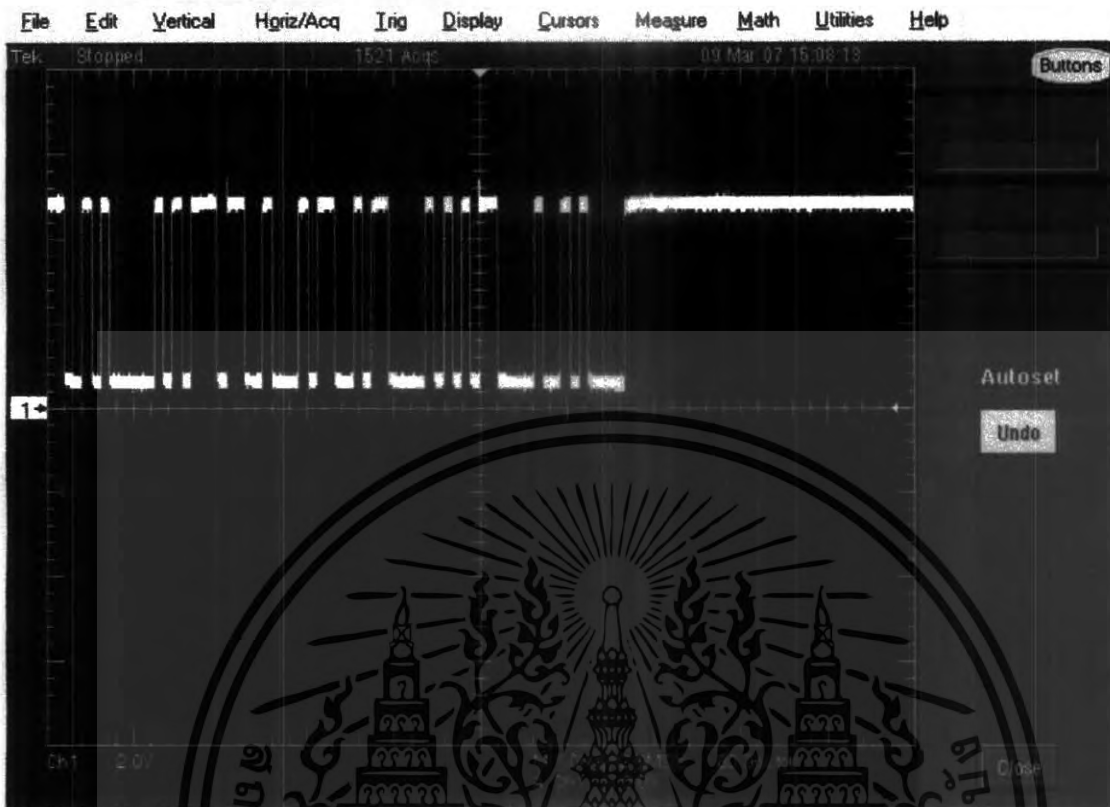
-Tag มีข้อมูลเป็น 060076A708



รูปที่ 4.7 สัญญาณการวัดค่าของ Reader อ่าน Tag เมื่อ Tag มีข้อมูลเป็น 060076A708

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

-Tag มีข้อมูลเป็น 060076A74C



รูปที่ 4.8 สัญญาณการวัดค่าของ Reader อ่าน Tag เมื่อ Tag มีข้อมูลเป็น 060076A74C

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.9 สัญญาณการวัดค่าของ Reader อ่าน Tag เมื่อ Tag มีข้อมูลเป็น 060076A71D



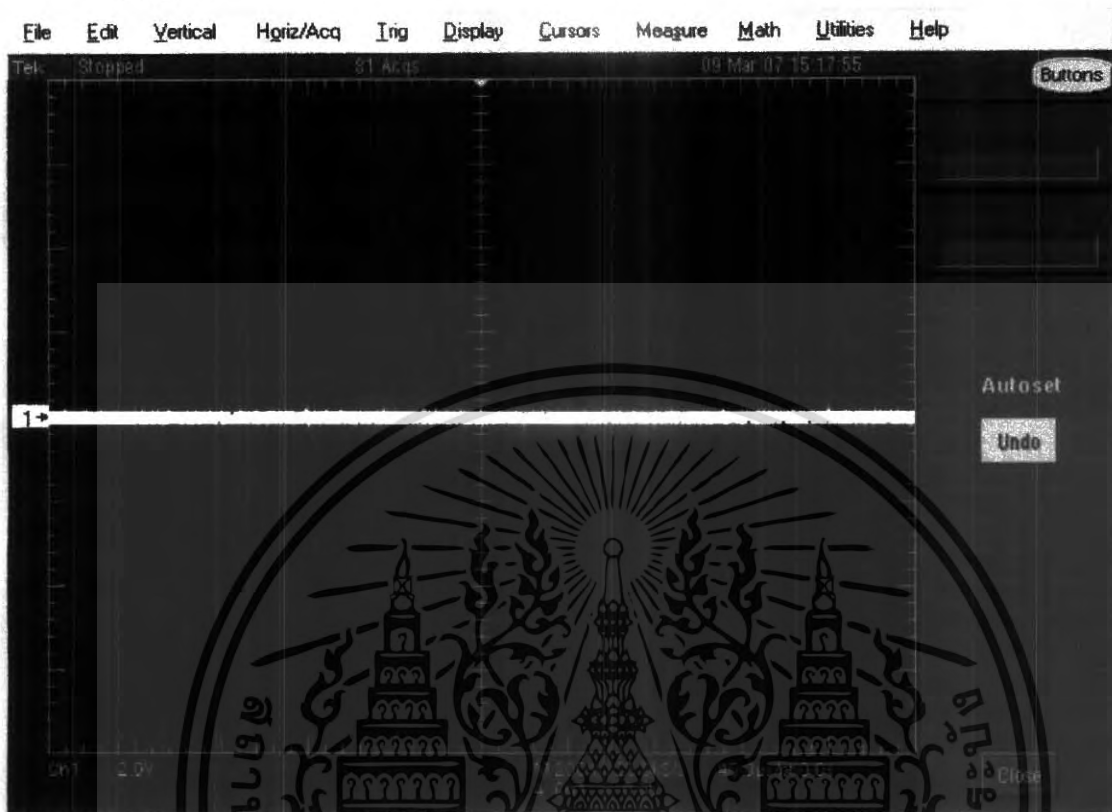
4.3 การทดลองวัดค่าลอจิกที่ขา P1.0-P1.4 ของ MCS-51 ได้ค่าดังตาราง

หมายเลข Tags	Encoder	Decoder
2	0001	0001
7	0111	0111
0	0000	0000
8	1000	1000
5	0101	0101
F	1111	1111
1	0001	0001
D	1011	1011
0	0000	0000
2	0010	0010
1	0001	0001
8	1000	1000
4	0100	0100
C	1100	1100

ตาราง 4.1 ผลการทดลองวัดค่าลอจิกที่ขา P1.0-P1.4 ของ MCS-51

4.3.1 ผลสัญญาณของตอจิกที่วัดได้จาก Encoder/Decoder

-ถ้าเป็น 0



รูปที่ 4.10 ผลสัญญาณวัดจาก Encoder/Decoderเมื่อได้ค่าเป็น 0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

-ถ้าเป็น 1



รูปที่ 4.11 ผลสัญญาณวัดจาก Encoder/Decoderเมื่อได้ค่าเป็น 1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

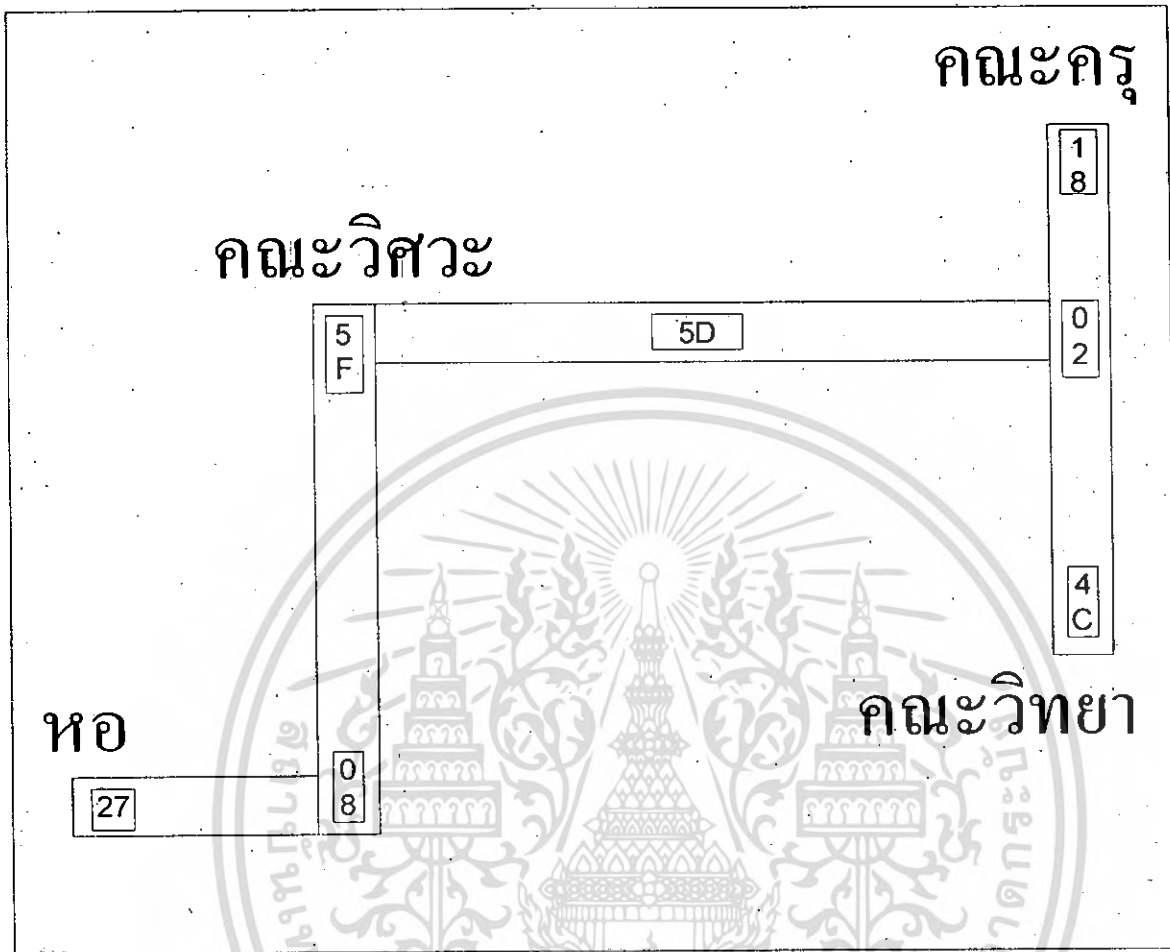
4.4 แสดงผลการเดินเลียงตามสมาร์ตการ์ด

ข้อมูลบัตร	เลียง
060076A727	-ตอนนี้คุณอยู่ที่หอ -เมื่อถึงทางแยกเลี้ยวซ้ายไปคณะวิศวกรรมศาสตร์ คณะวิทยา คณะครุ
060076A708	-ถึงทางแยก
060076A75F	-ถึงคณะวิศวกรรมศาสตร์ เลี้ยวขวาไปคณะครุ และ คณะวิทยา -ถึงคณะวิศวกรรมศาสตร์ เมื่อเลี้ยวซ้ายจะถึงทางแยก เลี้ยวขวากลับหอ
060076A71D	-เมื่อถึงทางแยก เลี้ยวซ้ายไปคณะครุ เลี้ยวขวาไปคณะวิทยา -ตรงไปคณะวิศวกรรมศาสตร์
060076A702	-ถึงทางแยก
060076A718	-ถึงคณะครุ -เมื่อถึงทางแยก เลี้ยวขวาไปคณะวิศวกรรมศาสตร์ ตรงไป ไปคณะวิทยา
060076A74C	-ถึงคณะวิทยา -เมื่อถึงทางแยก เลี้ยวซ้ายไปคณะวิศวกรรมศาสตร์ ตรงไป ไปคณะครุ

ตารางที่ 4.2 แสดงผลการเดินเลียงตามสมาร์ตการ์ด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.4.1 เส้นทางเดิน



รูปที่ 4.12 เส้นทางเดิน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

วิเคราะห์และสรุปผลการทดลอง

จากการทดลองจะเห็นได้ว่าได้ผลการทดลองเป็นที่น่าพอใจ คือ สามารถทำงานได้ตามที่ออกแบบไว้ทุกประการ โดยเริ่มจากการอ่านข้อมูลบัตร นำข้อมูลส่งผ่านไปยังภาครับ ซึ่งมีวงจรเสียงคอยเลือกเสียงที่ต้องการตามข้อมูลบัตร

ปัญหาที่พบจากการทดลอง

-ในการจัดเสียงแต่ละแอดเดรสจะต้องจัดให้ได้ตรงตาม Timing diagram พอดี มิฉะนั้นจะเกิดเสียงแทรกของแอดเดรสอื่นเข้ามาแทรกแอดเดรสที่เราต้องการ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บรรณานุกรม

1. วรพจน์ กรแก้วพัฒนกุล,ช่วยฉมน์ ลิ้มพรจิตรวิไล,เรียนรู้และปฏิบัติการ ไมโครคอนโทรลเลอร์ MCS-51,บริษัท อินโนเวตีฟ เอ็กเพอริเมนต์ จำกัด
2. อุดม รานอก,ภาษา C สำหรับงานควบคุมไมโครคอนโทรลเลอร์ MCS-51,บริษัท ไอดีซี ดิสทริบิวเตอร์ เซ็นเตอร์ จำกัด
3. ศศ.ธีรวัฒน์ ประกอบผล,การพัฒนาไมโครคอนโทรลเลอร์ด้วยภาษา C ,พิมพ์ครั้งที่6 ,สำนักพิมพ์ ส.ส.ท.
4. Texas Instruments,MAX232,MAX232I DUAL EIA-232 DRIVERS/RECEIVERS,2004
5. ระบบสื่อสาร,ซูซึชิ ธนตั้งเจริญ,พิชัย ภักดีพานิชเจริญ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

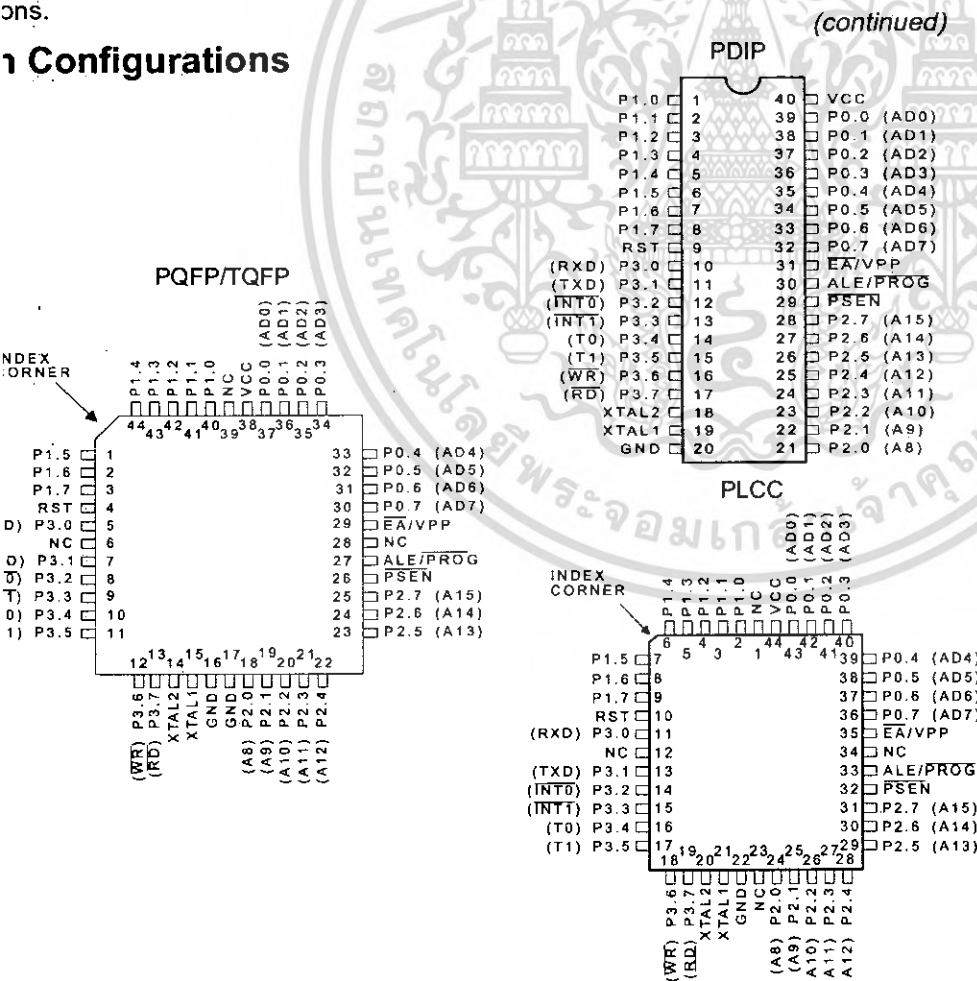
Features

- Compatible with MCS-51™ Products
- 4K Bytes of In-System Reprogrammable Flash Memory
- Endurance: 1,000 Write/Erase Cycles
- Fully Static Operation: 0 Hz to 24 MHz
- Three-Level Program Memory Lock
- 128 x 8-Bit Internal RAM
- 8 Programmable I/O Lines
- Two 16-Bit Timer/Counters
- 5 Interrupt Sources
- Programmable Serial Channel
- Low Power Idle and Power Down Modes

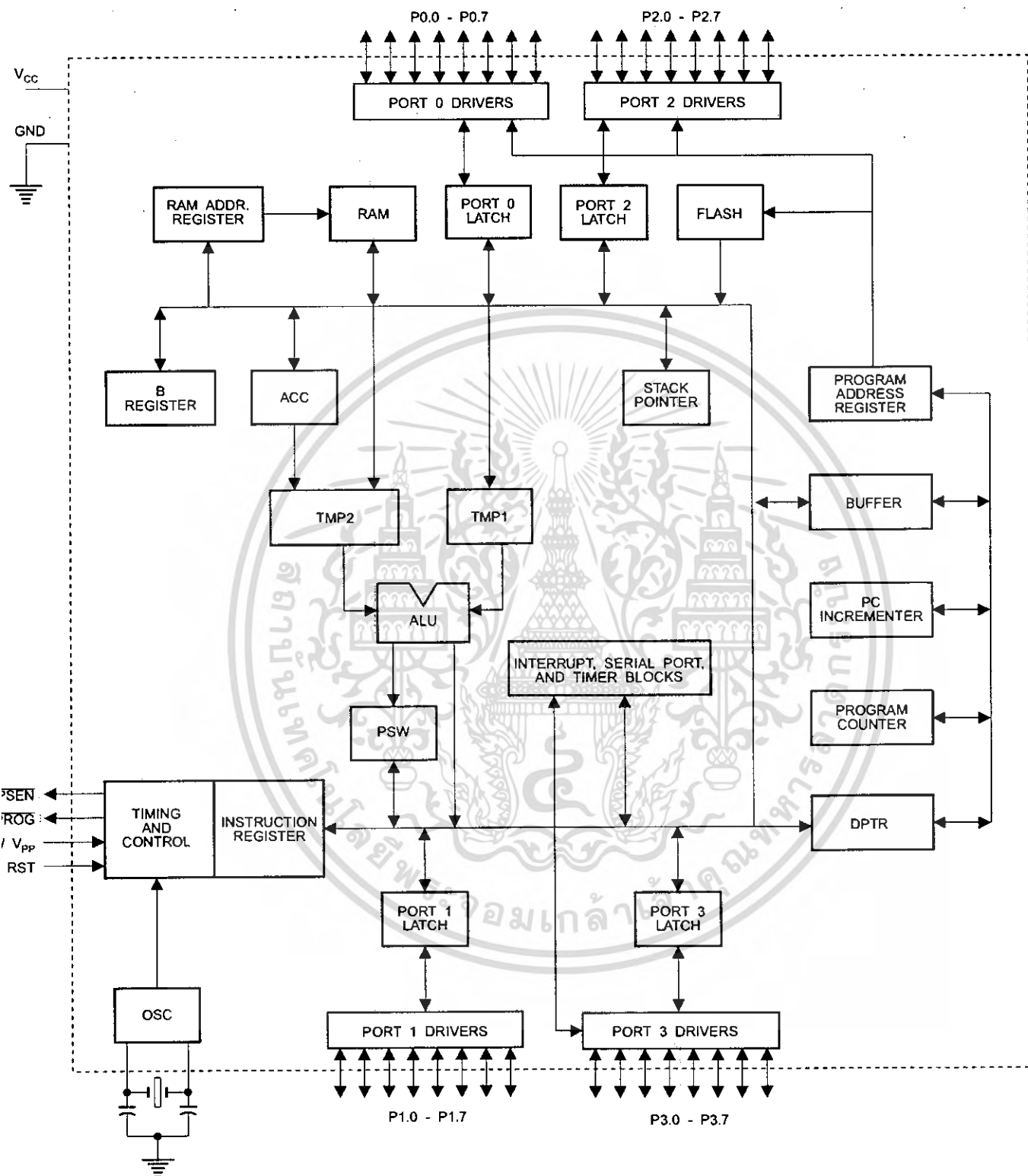
Description

AT89C51 is a low-power, high-performance CMOS 8-bit microcomputer with 4K Bytes of Flash Programmable and Erasable Read Only Memory (PEROM). The device is manufactured using Atmel's high density nonvolatile memory technology and is compatible with the industry standard MCS-51™ instruction set and pinout. The on-chip Flash allows the program memory to be reprogrammed in-system or by a conventional nonvolatile memory programmer. By combining a versatile 8-bit CPU with Flash on a monolithic chip, the Atmel AT89C51 is a powerful microcomputer which provides a highly flexible and cost effective solution to many embedded control applications.

Pin Configurations



Diagram



AT89C51

เอกสารนี้เป็นเอกสารลิขสิทธิ์ของบริษัทการสงเคราะห์เพื่อการศึกษาเท่านั้น เมื่อนำไปเผยแพร่โดยไม่ได้รับอนุญาต
 ไม่ว่ากรณใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

AT89C51 provides the following standard features: 4Ks of Flash, 128 bytes of RAM, 32 I/O lines, two 16-bit timer/counters, a five vector two-level interrupt architecture, full duplex serial port, on-chip oscillator and clock circuitry. In addition, the AT89C51 is designed with static logic operation down to zero frequency and supports two software selectable power saving modes. The Idle Mode allows the CPU to be shut down while allowing the RAM, timer/counters, serial port and interrupt system to continue functioning. The Power Down Mode saves the RAM contents but freezes the oscillator disabling all other chip functions until the next software reset.

1 Description

Supply voltage.

Port 0

Port 1

Port 2

Port 0 is an 8-bit open drain bidirectional I/O port. As an output port each pin can sink eight TTL inputs. When 1s are written to port 0 pins, the pins can be used as high-impedance inputs.

Port 0 may also be configured to be the multiplexed lower address/data bus during accesses to external program and data memory. In this mode P0 has internal pullups.

Port 0 also receives the code bytes during Flash programming, and outputs the code bytes during program verification. External pullups are required during program verification.

Port 1

Port 1 is an 8-bit bidirectional I/O port with internal pullups. Port 1 output buffers can sink/source four TTL inputs. When 1s are written to Port 1 pins they are pulled high by the internal pullups and can be used as inputs. As inputs, Port 1 pins that are externally being pulled low will source current (I_{IL}) because of the internal pullups.

Port 1 also receives the low-order address bytes during Flash programming and verification.

Port 2

Port 2 is an 8-bit bidirectional I/O port with internal pullups. Port 2 output buffers can sink/source four TTL inputs. When 1s are written to Port 2 pins they are pulled high by the internal pullups and can be used as inputs. As inputs, Port 2 pins that are externally being pulled low will source current (I_{IL}) because of the internal pullups.

Port 2 emits the high-order address byte during fetches from external program memory and during accesses to external data memory that use 16-bit addresses (MOVX @ DPTR). In this application it uses strong internal pullups

when emitting 1s. During accesses to external data memory that use 8-bit addresses (MOVX @ RI), Port 2 emits the contents of the P2 Special Function Register.

Port 2 also receives the high-order address bits and some control signals during Flash programming and verification.

Port 3

Port 3 is an 8-bit bidirectional I/O port with internal pullups. The Port 3 output buffers can sink/source four TTL inputs. When 1s are written to Port 3 pins they are pulled high by the internal pullups and can be used as inputs. As inputs, Port 3 pins that are externally being pulled low will source current (I_{IL}) because of the pullups.

Port 3 also serves the functions of various special features of the AT89C51 as listed below:

Port Pin	Alternate Functions
P3.0	RXD (serial input port)
P3.1	TXD (serial output port)
P3.2	$\overline{INT0}$ (external interrupt 0)
P3.3	$\overline{INT1}$ (external interrupt 1)
P3.4	T0 (timer 0 external input)
P3.5	T1 (timer 1 external input)
P3.6	\overline{WR} (external data memory write strobe)
P3.7	\overline{RD} (external data memory read strobe)

Port 3 also receives some control signals for Flash programming and verification.

RST

Reset input. A high on this pin for two machine cycles while the oscillator is running resets the device.

ALE/PROG

Address Latch Enable output pulse for latching the low byte of the address during accesses to external memory. This pin is also the program pulse input (PROG) during Flash programming.

In normal operation ALE is emitted at a constant rate of 1/6 the oscillator frequency, and may be used for external timing or clocking purposes. Note, however, that one ALE pulse is skipped during each access to external Data Memory.

If desired, ALE operation can be disabled by setting bit 0 of SFR location 8EH. With the bit set, ALE is active only during a MOVX or MOVC instruction. Otherwise, the pin is weakly pulled high. Setting the ALE-disable bit has no effect if the microcontroller is in external execution mode.

PSEN

Program Store Enable is the read strobe to external program memory.



When the AT89C51 is executing code from external program memory, \overline{PSEN} is activated twice each machine cycle, except that two \overline{PSEN} activations are skipped during the first access to external data memory.

V_{PP}
External Access Enable. \overline{EA} must be strapped to GND in order to enable the device to fetch code from external program memory locations starting at 0000H up to FFFFH. However, if lock bit 1 is programmed, \overline{EA} will be normally latched on reset.

\overline{EA} should be strapped to V_{CC} for internal program execution.

Pin 28 also receives the 12-volt programming enable voltage (V_{PP}) during Flash programming, for parts that require 12 volt V_{PP} .

XTAL1
 Input to the inverting oscillator amplifier and input to the internal clock operating circuit.

XTAL2
 Output from the inverting oscillator amplifier.

Oscillator Characteristics

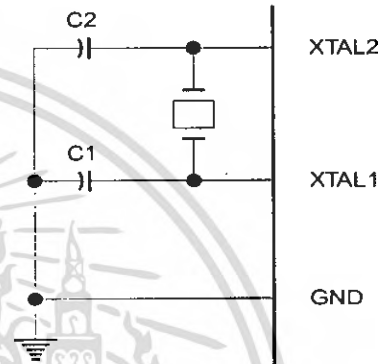
XTAL1 and XTAL2 are the input and output, respectively, of an inverting amplifier which can be configured for use as an on-chip oscillator, as shown in Figure 1. Either a quartz crystal or ceramic resonator may be used. To drive the device from an external clock source, XTAL2 should be left unconnected while XTAL1 is driven as shown in Figure 2. There are no requirements on the duty cycle of the external clock signal, since the input to the internal clocking circuitry goes through a divide-by-two flip-flop, but minimum and maximum voltage high and low time specifications must be observed.

Idle Mode

In idle mode, the CPU puts itself to sleep while all the on-chip peripherals remain active. The mode is invoked by software. The content of the on-chip RAM and all the special functions registers remain unchanged during this mode. The idle mode can be terminated by any enabled interrupt or by a hardware reset.

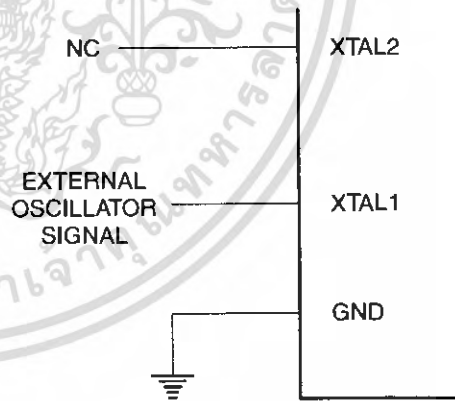
It should be noted that when idle is terminated by a hardware reset, the device normally resumes program execution, from where it left off, up to two machine cycles before the internal reset algorithm takes control. On-chip hardware inhibits access to internal RAM in this event, but access to the port pins is not inhibited. To eliminate the possibility of an unexpected write to a port pin when Idle is terminated by reset, the instruction following the one that invokes Idle should not be one that writes to a port pin or to external memory.

Figure 1. Oscillator Connections



Note: C1, C2 = 30 pF ± 10 pF for Crystals
 = 40 pF ± 10 pF for Ceramic Resonators

Figure 2. External Clock Drive Configuration



Status of External Pins During Idle and Power Down Modes

Mode	Program Memory	ALE	\overline{PSEN}	PORT0	PORT1	PORT2	PORT3
Idle	Internal	1	1	Data	Data	Data	Data
Idle	External	1	1	Float	Data	Address	Data
Power Down	Internal	0	0	Data	Data	Data	Data
Power Down	External	0	0	Float	Data	Data	Data

AT89C51

Power Down Mode

In power down mode the oscillator is stopped, and the instruction that invokes power down is the last instruction executed. The on-chip RAM and Special Function Registers retain their values until the power down mode is terminated. The only exit from power down is a hardware reset. Reset redefines the SFRs but does not change the on-chip RAM. The reset should not be activated before V_{CC} is restored to its normal operating level and must be held low long enough to allow the oscillator to restart and stabilize.

Program Lock Bit Protection Modes

Mode	Program Lock Bits			Protection Type
	LB1	LB2	LB3	
1	U	U	U	No program lock features.
2	P	U	U	MOVX instructions executed from external program memory are disabled from fetching code bytes from internal memory, \overline{EA} is sampled and latched on reset, and further programming of the Flash is disabled.
3	P	P	U	Same as mode 2, also verify is disabled.
4	P	P	P	Same as mode 3, also external execution is disabled.

Programming the Flash

The AT89C51 is normally shipped with the on-chip Flash memory array in the erased state (that is, contents = FFH) and is ready to be programmed. The programming interface supports either a high-voltage (12-volt) or a low-voltage (V_{PP}) program enable signal. The low voltage programming mode provides a convenient way to program the AT89C51 inside the user's system, while the high-voltage programming mode is compatible with conventional third party Flash or EPROM programmers.

The AT89C51 is shipped with either the high-voltage or low-voltage programming mode enabled. The respective side marking and device signature codes are listed in the following table.

	$V_{PP} = 12V$	$V_{PP} = 5V$
Top-Side Mark	AT89C51 xxxx yyww	AT89C51 xxxx-5 yyww
Signature	(030H)=1EH (031H)=51H (032H)=FFH	(030H)=1EH (031H)=51H (032H)=05H

The AT89C51 code memory array is programmed byte-by-byte in either programming mode. To program any non-erase byte in the on-chip Flash Memory, the entire memory must be erased using the Chip Erase Mode.

Program Memory Lock Bits

On the chip are three lock bits which can be left unprogrammed (U) or can be programmed (P) to obtain the additional features listed in the table below:

When lock bit 1 is programmed, the logic level at the \overline{EA} pin is sampled and latched during reset. If the device is powered up without a reset, the latch initializes to a random value, and holds that value until reset is activated. It is necessary that the latched value of \overline{EA} be in agreement with the current logic level at that pin in order for the device to function properly.

Programming Algorithm: Before programming the AT89C51, the address, data and control signals should be set up according to the Flash programming mode table and Figures 3 and 4. To program the AT89C51, take the following steps.

1. Input the desired memory location on the address lines.
2. Input the appropriate data byte on the data lines.
3. Activate the correct combination of control signals.
4. Raise \overline{EA}/V_{PP} to 12V for the high-voltage programming mode.
5. Pulse ALE/PROG once to program a byte in the Flash array or the lock bits. The byte-write cycle is self-timed and typically takes no more than 1.5 ms. Repeat steps 1 through 5, changing the address and data for the entire array or until the end of the object file is reached.

Data Polling: The AT89C51 features Data Polling to indicate the end of a write cycle. During a write cycle, an attempted read of the last byte written will result in the complement of the written datum on PO.7. Once the write cycle has been completed, true data are valid on all outputs, and the next cycle may begin. Data Polling may begin any time after a write cycle has been initiated.

Ready/Busy: The progress of byte programming can also be monitored by the RDY/BSY output signal. P3.4 is pulled low after ALE goes high during programming to indicate BUSY. P3.4 is pulled high again when programming is done to indicate READY.





Program Verify: If lock bits LB1 and LB2 have not been programmed, the programmed code data can be read back over the address and data lines for verification. The lock bits cannot be verified directly. Verification of the lock bits is achieved by observing that their features are enabled.

Chip Erase: The entire Flash array is erased electrically using the proper combination of control signals and by pulling ALE/PROG low for 10 ms. The code array is written with all "1"s. The chip erase operation must be executed before the code memory can be re-programmed.

Reading the Signature Bytes: The signature bytes are read by the same procedure as a normal verification of operations 030H,

031H, and 032H, except that P3.6 and P3.7 must be pulled logic low. The values returned are as follows.

(030H) = 1EH indicates manufactured by Atmel

(031H) = 51H indicates 89C51

(032H) = FFH indicates 12V programming

(032H) = 05H indicates 5V programming

Programming Interface

Every code byte in the Flash array can be written and the entire array can be erased by using the appropriate combination of control signals. The write operation cycle is self-timed and once initiated, will automatically time itself to completion.

All major programming vendors offer worldwide support for the Atmel microcontroller series. Please contact your local programming vendor for the appropriate software revision.

Flash Programming Modes

Mode	RST	PSEN	ALE/PROG	EA/V _{pp}	P2.6	P2.7	P3.6	P3.7
Write Code Data	H	L		H/12V	L	H	H	H
Read Code Data	H	L	H	H	L	L	H	H
Write Lock	H	L	Bit - 1 	H/12V	H	H	H	H
			Bit - 2 					
			Bit - 3 					
Chip Erase	H	L	(1)	H/12V	H	L	L	L
Read Signature Byte	H	L	H	H	L	L	L	L

Note: 1. Chip Erase requires a 10-ms PROG pulse.

AT89C51

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาค้นคว้าเท่านั้น มิอนุญาตให้เผยแพร่โดยไม่ได้รับอนุญาตจากทางบริษัทฯ
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Figure 3. Programming the Flash

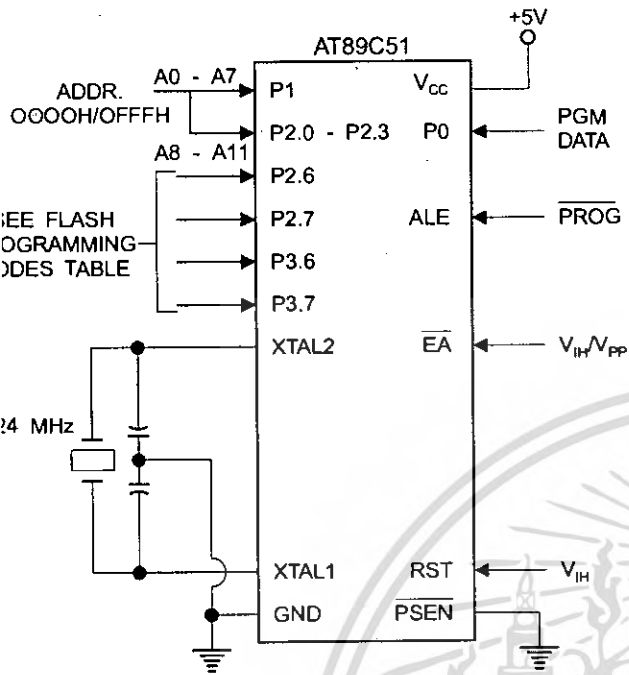
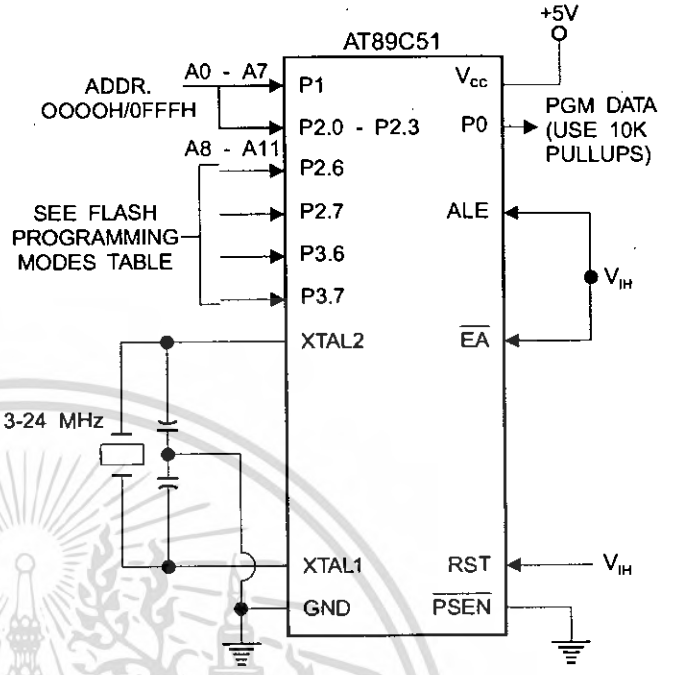


Figure 4. Verifying the Flash



Flash Programming and Verification Characteristics

0°C to 70°C, V_{CC} = 5.0 ± 10%

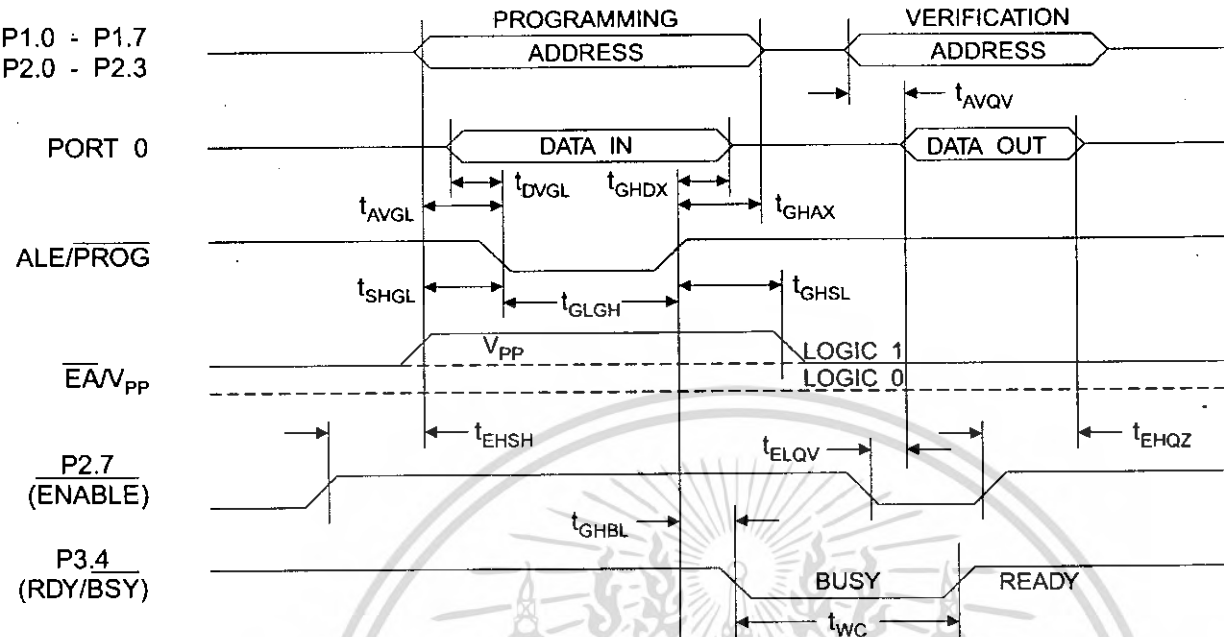
Symbol	Parameter	Min	Max	Units
V _{PE(1)}	Programming Enable Voltage	11.5	12.5	V
I _{PE(1)}	Programming Enable Current		1.0	mA
f _{CLCL}	Oscillator Frequency	3	24	MHz
t _{CSL}	Address Setup to $\overline{\text{PROG}}$ Low	48t _{CLCL}		
t _{HAS}	Address Hold After $\overline{\text{PROG}}$	48t _{CLCL}		
t _{CSL}	Data Setup to $\overline{\text{PROG}}$ Low	48t _{CLCL}		
t _{HDX}	Data Hold After $\overline{\text{PROG}}$	48t _{CLCL}		
t _{ISH}	P2.7 ($\overline{\text{ENABLE}}$) High to V _{PP}	48t _{CLCL}		
t _{VGL}	V _{PP} Setup to $\overline{\text{PROG}}$ Low	10		μs
t _{HSL(1)}	V _{PP} Hold After $\overline{\text{PROG}}$	10		μs
t _{PGH}	$\overline{\text{PROG}}$ Width	1	110	μs
t _{QV}	Address to Data Valid		48t _{CLCL}	
t _{QV}	$\overline{\text{ENABLE}}$ Low to Data Valid		48t _{CLCL}	
t _{QZ}	Data Float After $\overline{\text{ENABLE}}$	0	48t _{CLCL}	
t _{HBL}	$\overline{\text{PROG}}$ High to $\overline{\text{BUSY}}$ Low		1.0	μs
t _{WC}	Byte Write Cycle Time		2.0	ms

1. Only used in 12-volt programming mode.

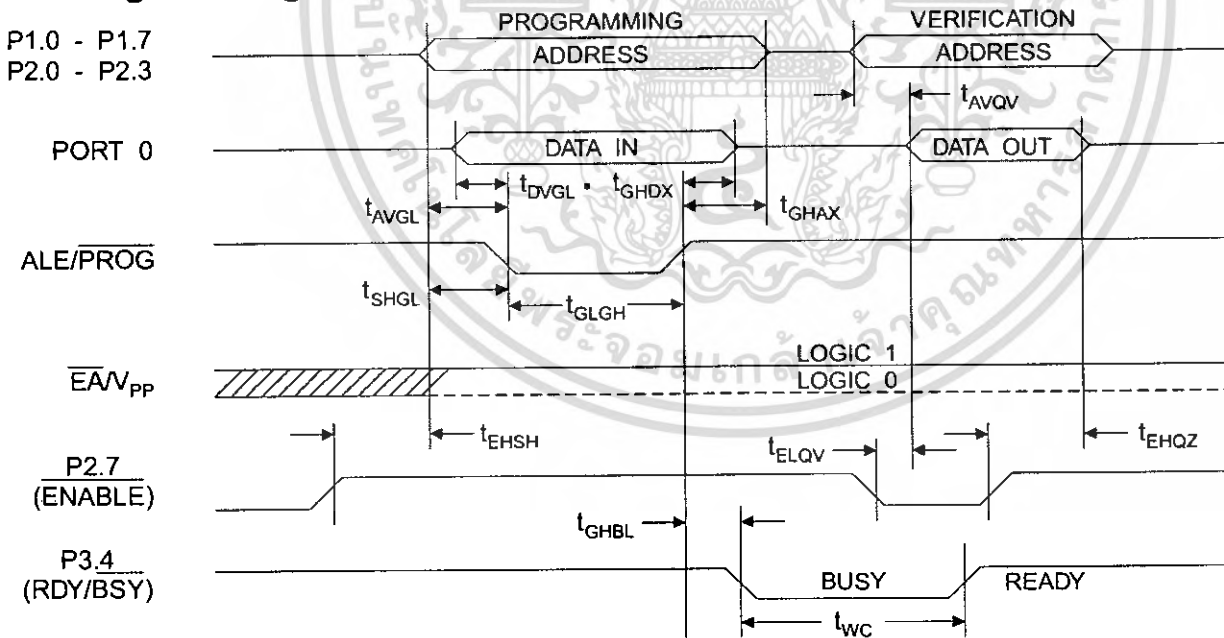




High Voltage Mode ($V_{PP} = 12V$)



Low Voltage Mode ($V_{PP} = 5V$)



AT89C51

เอกสารนี้เป็นเอกสารลิขสิทธิ์ของ บริษัท อินเทล ไมโครอิเล็กทรอนิกส์ (ประเทศไทย) จำกัด. เมื่อผู้ซื้อได้เห็นเอกสารฉบับนี้ กรุณาตรวจสอบราคา
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings*

Operating Temperature	-55°C to +125°C
Average Temperature	-65°C to +150°C
Voltage on Any Pin with Respect to Ground	-1.0V to +7.0V
Maximum Operating Voltage	6.6V
Maximum Output Current	15.0 mA

*NOTICE: Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress rating only and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

Characteristics

Operating Temperature: -40°C to 85°C, V_{CC} = 5.0V ± 20% (unless otherwise noted)

Symbol	Parameter	Condition	Min	Max	Units
	Input Low Voltage	(Except \overline{EA})	-0.5	0.2 V _{CC} - 0.1	V
I _{IL}	Input Low Voltage (\overline{EA})		-0.5	0.2 V _{CC} - 0.3	V
	Input High Voltage	(Except XTAL1, RST)	0.2 V _{CC} + 0.9	V _{CC} + 0.5	V
I _{IH}	Input High Voltage	(XTAL1, RST)	0.7 V _{CC}	V _{CC} + 0.5	V
	Output Low Voltage ⁽¹⁾ (Ports 1,2,3)	I _{OL} = 1.6 mA		0.45	V
I _{OL1}	Output Low Voltage ⁽¹⁾ (Port 0, ALE, PSEN)	I _{OL} = 3.2 mA		0.45	V
	Output High Voltage (Ports 1,2,3, ALE, PSEN)	I _{OH} = -60 μA, V _{CC} = 5V ± 10%	2.4		V
		I _{OH} = -25 μA	0.75 V _{CC}		V
		I _{OH} = -10 μA	0.9 V _{CC}		V
	Output High Voltage (Port 0 in External Bus Mode)	I _{OH} = -800 μA, V _{CC} = 5V ± 10%	2.4		V
		I _{OH} = -300 μA	0.75 V _{CC}		V
		I _{OH} = -80 μA	0.9 V _{CC}		V
	Logical 0 Input Current (Ports 1,2,3)	V _{IN} = 0.45V		-50	μA
	Logical 1 to 0 Transition Current (Ports 1,2,3)	V _{IN} = 2V, V _{CC} = 5V ± 10%		-650	μA
	Input Leakage Current (Port 0, \overline{EA})	0.45 < V _{IN} < V _{CC}		±10	μA
RST	Reset Pulldown Resistor		50	300	kΩ
C _D	Pin Capacitance	Test Freq. = 1 MHz, T _A = 25°C		10	pF
	Power Supply Current	Active Mode, 12 MHz		20	mA
		Idle Mode, 12 MHz		5	mA
	Power Down Mode ⁽²⁾	V _{CC} = 6V		100	μA
		V _{CC} = 3V		40	μA

- Notes:
- Under steady state (non-transient) conditions, I_{OL} must be externally limited as follows:
 Maximum I_{OL} per port pin: 10 mA
 Maximum I_{OL} per 8-bit port: Port 0: 26 mA
 Ports 1, 2, 3: 15 mA
 Maximum total I_{OL} for all output pins: 71 mA
 If I_{OL} exceeds the test condition, V_{OL} may exceed the related specification. Pins are not guaranteed to sink current greater than the listed test conditions.
 - Minimum V_{CC} for Power Down is 2V.





Characteristics

Under Operating Conditions; Load Capacitance for Port 0, ALE/ $\overline{\text{PROG}}$, and $\overline{\text{PSEN}}$ = 100 pF; Load Capacitance for all other ports = 80 pF)

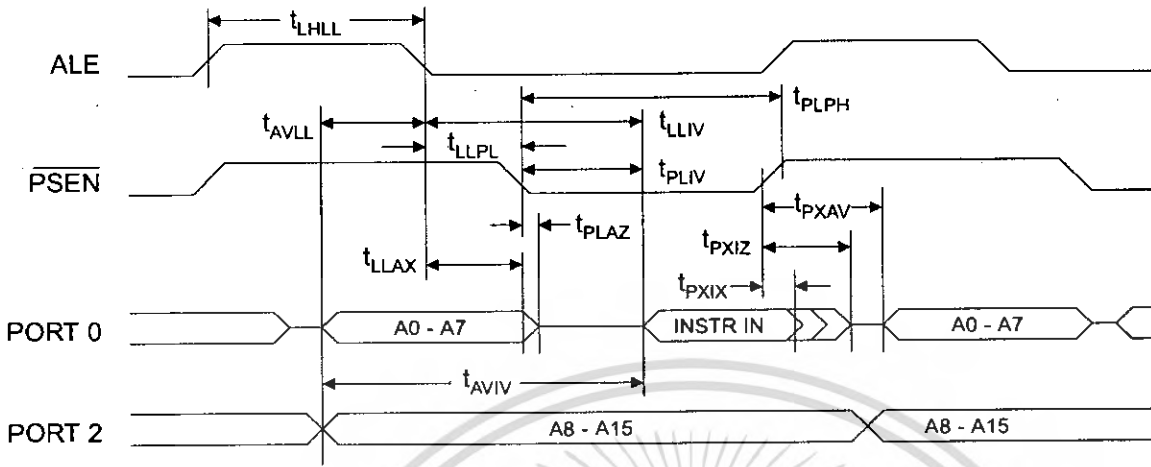
Internal Program and Data Memory Characteristics

Symbol	Parameter	12 MHz Oscillator		16 to 24 MHz Oscillator		Units
		Min	Max	Min	Max	
t_{OCL}	Oscillator Frequency			0	24	MHz
t_{AL}	ALE Pulse Width	127		$2t_{\text{CLCL}}-40$		ns
t_{AVL}	Address Valid to ALE Low	43		$t_{\text{CLCL}}-13$		ns
t_{AHX}	Address Hold After ALE Low	48		$t_{\text{CLCL}}-20$		ns
t_{AV}	ALE Low to Valid Instruction In		233		$4t_{\text{CLCL}}-65$	ns
t_{PL}	ALE Low to $\overline{\text{PSEN}}$ Low	43		$t_{\text{CLCL}}-13$		ns
t_{PH}	$\overline{\text{PSEN}}$ Pulse Width	205		$3t_{\text{CLCL}}-20$		ns
t_{PIV}	$\overline{\text{PSEN}}$ Low to Valid Instruction In		145		$3t_{\text{CLCL}}-45$	ns
t_{IX}	Input Instruction Hold After $\overline{\text{PSEN}}$	0		0		ns
t_{IZ}	Input Instruction Float After $\overline{\text{PSEN}}$		59		$t_{\text{CLCL}}-10$	ns
t_{AV}	$\overline{\text{PSEN}}$ to Address Valid	75		$t_{\text{CLCL}}-8$		ns
t_{IV}	Address to Valid Instruction In		312		$5t_{\text{CLCL}}-55$	ns
t_{AZ}	$\overline{\text{PSEN}}$ Low to Address Float		10		10	ns
t_{RDH}	$\overline{\text{RD}}$ Pulse Width	400		$6t_{\text{CLCL}}-100$		ns
t_{WRH}	$\overline{\text{WR}}$ Pulse Width	400		$6t_{\text{CLCL}}-100$		ns
t_{DV}	$\overline{\text{RD}}$ Low to Valid Data In		252		$5t_{\text{CLCL}}-90$	ns
t_{DX}	Data Hold After $\overline{\text{RD}}$	0		0		ns
t_{DZ}	Data Float After $\overline{\text{RD}}$		97		$2t_{\text{CLCL}}-28$	ns
t_{DV}	ALE Low to Valid Data In		517		$8t_{\text{CLCL}}-150$	ns
t_{DV}	Address to Valid Data In		585		$9t_{\text{CLCL}}-165$	ns
t_{WL}	ALE Low to $\overline{\text{RD}}$ or $\overline{\text{WR}}$ Low	200	300	$3t_{\text{CLCL}}-50$	$3t_{\text{CLCL}}+50$	ns
t_{WL}	Address to $\overline{\text{RD}}$ or $\overline{\text{WR}}$ Low	203		$4t_{\text{CLCL}}-75$		ns
t_{WX}	Data Valid to $\overline{\text{WR}}$ Transition	23		$t_{\text{CLCL}}-20$		ns
t_{WH}	Data Valid to $\overline{\text{WR}}$ High	433		$7t_{\text{CLCL}}-120$		ns
t_{QX}	Data Hold After $\overline{\text{WR}}$	33		$t_{\text{CLCL}}-20$		ns
t_{AZ}	$\overline{\text{RD}}$ Low to Address Float		0		0	ns
t_{HLH}	$\overline{\text{RD}}$ or $\overline{\text{WR}}$ High to ALE High	43	123	$t_{\text{CLCL}}-20$	$t_{\text{CLCL}}+25$	ns

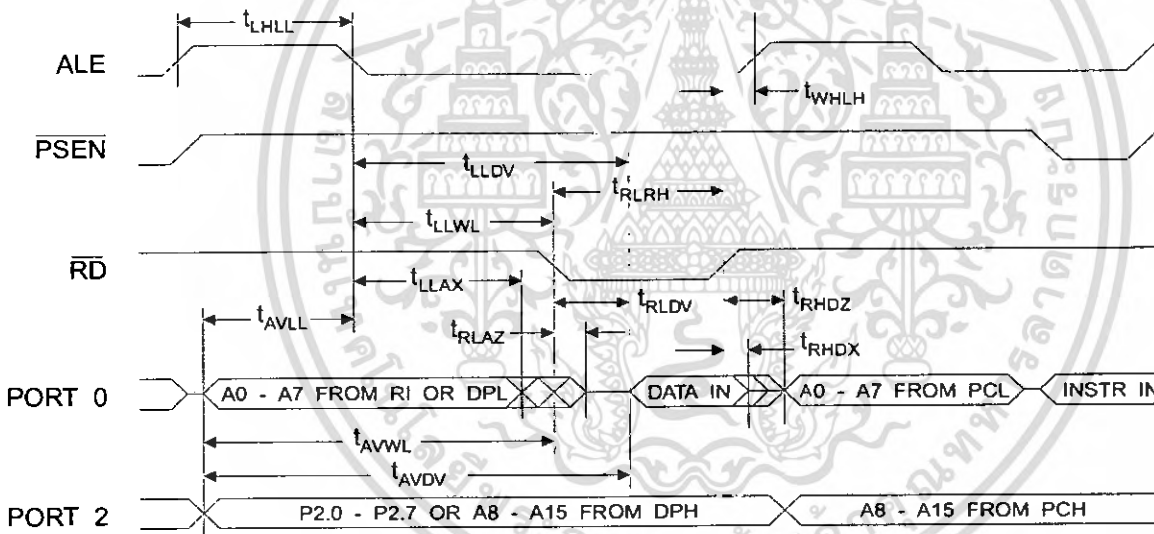
AT89C51

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อนำไปใช้โดยไม่ได้รับอนุญาตจากบริษัท อาจก่อให้เกิดความเสียหายได้
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

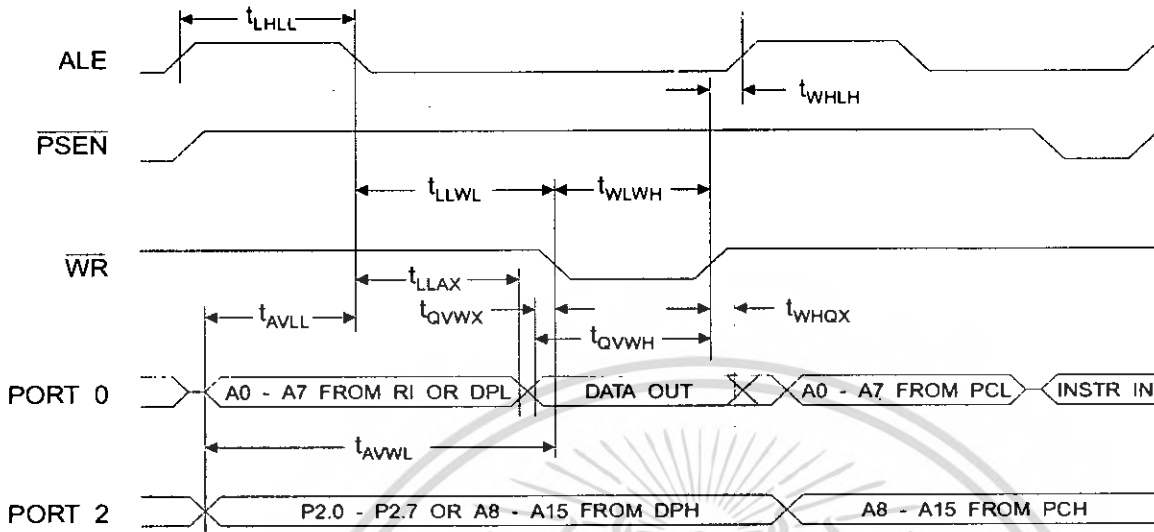
Internal Program Memory Read Cycle



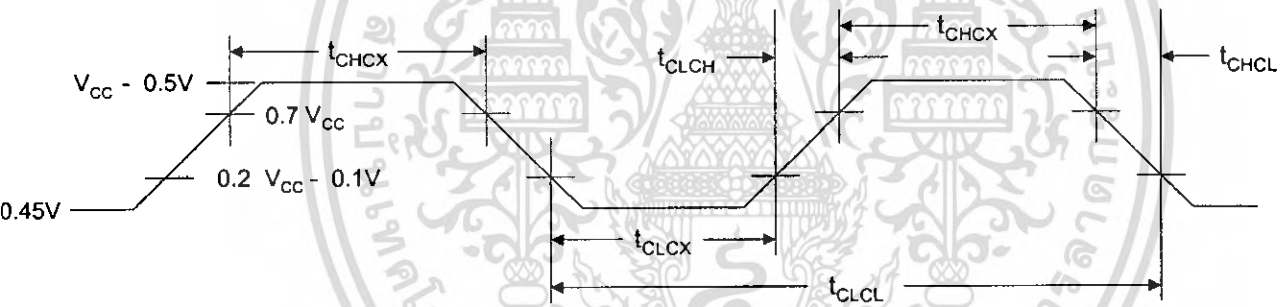
Internal Data Memory Read Cycle



Internal Data Memory Write Cycle



Internal Clock Drive Waveforms



Internal Clock Drive

Symbol	Parameter	Min	Max	Units
CLCL	Oscillator Frequency	0	24	MHz
CL	Clock Period	41.6		ns
ICX	High Time	15		ns
CX	Low Time	15		ns
CH	Rise Time		20	ns
ICL	Fall Time		20	ns

AT89C51

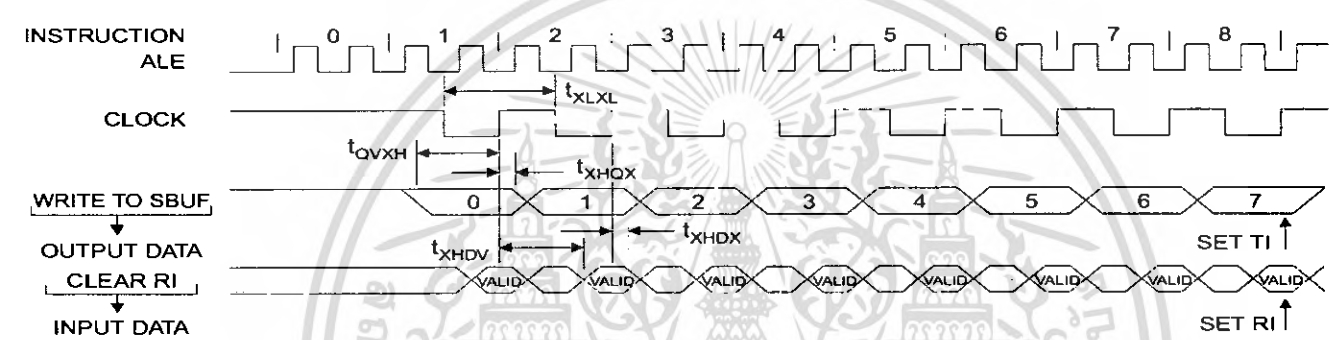
เอกสารนี้เป็นเอกสารลิขสิทธิ์ของ บริษัท เซลล์ ซิสเต็ม จำกัด ขอสงวนสิทธิ์ในเอกสารนี้ เมื่อผู้ซื้อได้เห็นรายละเอียดของเอกสารนี้แล้ว กรุณาแจ้งให้บริษัทฯ ทราบทันที หากมีข้อผิดพลาดใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Serial Port Timing: Shift Register Mode Test Conditions

$V_{CC} = 5.0\text{ V} \pm 20\%$; Load Capacitance = 80 pF)

Symbol	Parameter	12 MHz Osc		Variable Oscillator		Units
		Min	Max	Min	Max	
t_{XL}	Serial Port Clock Cycle Time	1.0		$12t_{CLCL}$		μs
t_{XH}	Output Data Setup to Clock Rising Edge	700		$10t_{CLCL}-133$		ns
t_{QX}	Output Data Hold After Clock Rising Edge	50		$2t_{CLCL}-117$		ns
t_{DX}	Input Data Hold After Clock Rising Edge	0		0		ns
t_{DV}	Clock Rising Edge to Input Data Valid		700		$10t_{CLCL}-133$	ns

Shift Register Mode Timing Waveforms



Testing Input/Output Waveforms (1) Float Waveforms (1)



- AC Inputs during testing are driven at $V_{CC} - 0.5\text{V}$ for a logic 1 and 0.45V for a logic 0. Timing measurements are made at V_{IH} min. for a logic 1 and V_{IL} max. for a logic 0.
- For timing purposes, a port pin is no longer floating when a 100 mV change from load voltage occurs. A port pin begins to float when 100 mV change from the loaded V_{OH}/V_{OL} level occurs.





Ordering Information

Speed (MHz)	Power Supply	Ordering Code	Package	Operation Range
12	5V ± 20%	AT89C51-12AC	44A	Commercial (0°C to 70°C)
		AT89C51-12JC	44J	
		AT89C51-12PC	40P6	
		AT89C51-12QC	44Q	
		AT89C51-12AI	44A	Industrial (-40°C to 85°C)
		AT89C51-12JI	44J	
		AT89C51-12PI	40P6	
		AT89C51-12QI	44Q	
		AT89C51-12AA	44A	Automotive (-40°C to 105°C)
		AT89C51-12JA	44J	
		AT89C51-12PA	40P6	
		AT89C51-12QA	44Q	
16	5V ± 20%	AT89C51-16AC	44A	Commercial (0°C to 70°C)
		AT89C51-16JC	44J	
		AT89C51-16PC	40P6	
		AT89C51-16QC	44Q	
		AT89C51-16AI	44A	Industrial (-40°C to 85°C)
		AT89C51-16JI	44J	
		AT89C51-16PI	40P6	
		AT89C51-16QI	44Q	
		AT89C51-16AA	44A	Automotive (-40°C to 105°C)
		AT89C51-16JA	44J	
		AT89C51-16PA	40P6	
		AT89C51-16QA	44Q	
20	5V ± 20%	AT89C51-20AC	44A	Commercial (0°C to 70°C)
		AT89C51-20JC	44J	
		AT89C51-20PC	40P6	
		AT89C51-20QC	44Q	
		AT89C51-20AI	44A	Industrial (-40°C to 85°C)
		AT89C51-20JI	44J	
		AT89C51-20PI	40P6	
		AT89C51-20QI	44Q	

AT89C51

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์หรือการสงวนเพื่อการศึกษาเท่านั้น เมื่อผู้ดูแลเห็นชอบหรือเขียนต้นทาง
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Ordering Information

Speed (MHz)	Power Supply	Ordering Code	Package	Operation Range
24	5V ± 20%	AT89C51-24AC	44A	Commercial (0°C to 70°C)
		AT89C51-24JC	44J	
		AT89C51-24PC	44P6	
		AT89C51-24QC	44Q	
		AT89C51-24AI	44A	Industrial (-40°C to 85°C)
		AT89C51-24JI	44J	
		AT89C51-24PI	44P6	
		AT89C51-24QI	44Q	

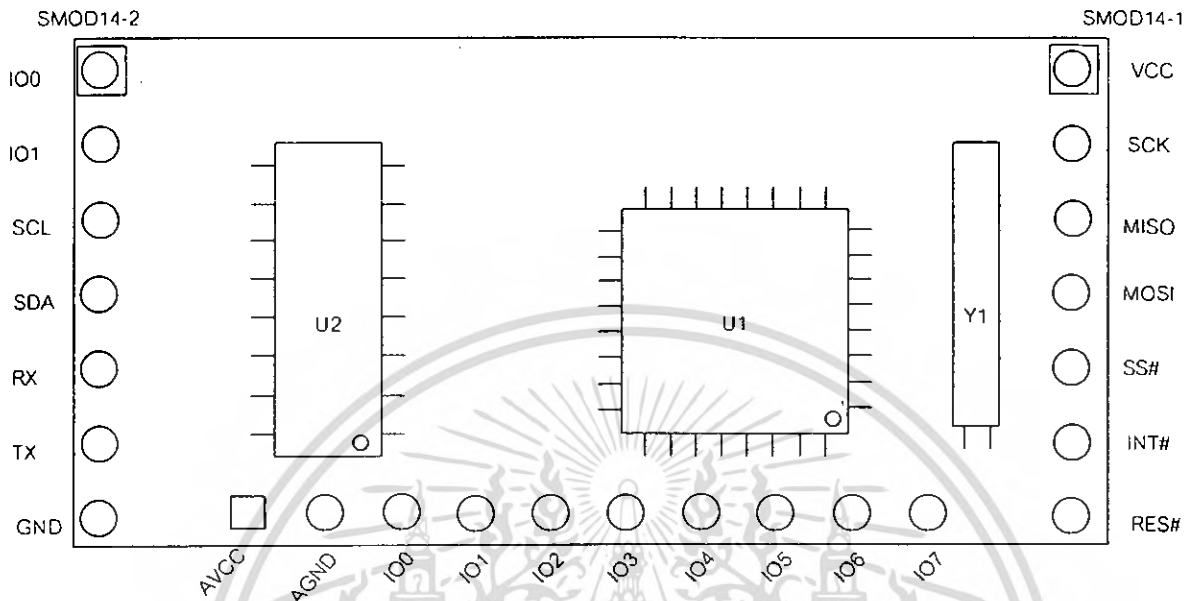


Package Type	
A	44 Lead, Thin Plastic Gull Wing Quad Flatpack (TQFP)
J	44 Lead, Plastic J-Leaded Chip Carrier (PLCC)
P6	40 Lead, 0.600" Wide, Plastic Dual Inline Package (PDIP)
Q	44 Lead, Plastic Gull Wing Quad Flatpack (PQFP)





Control Board

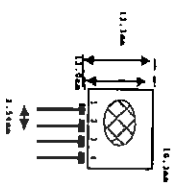


U1 AVR ATMEGA168
 U2 Analog Front End U2270B
 Y1 Xtal 14.7456 Mhz

SMOD14-1		Pin Description
VCC	VCC	Digital supply voltage
SCK	PB5	Bidirectional I/O ,SPI Bus Master Clock Input
MISO	PB4	Bidirectional I/O ,SPI Bus Master Input/Slave Output
MOSI	PB3	Bidirectional I/O ,SPI Bus Master Output/Slave Input
SS#	PB2	Bidirectional I/O ,SPI Bus Master Slave select
INT#	PD3	Bidirectional I/O ,INT1 External Interrupt 1
RES#	PC6	Reset pin
SMOD 14-2		
IO0	ANT1	Coil Driver 1
IO1	ANT2	Coil Driver 2
SCL	PC5	Bidirectional I/O ,2-wire Serial Bus Clock Line
SDA	PC4	Bidirectional I/O ,2-wire Serial Bus Data Input/Output Line
RX	RxD	Bidirectional I/O ,USART Input Pin
TX	TxD	Bidirectional I/O ,USART Output Pin
VSS		Digital Ground

TLP434A & RLP434A RF ASK Hybrid Modules for Radio Control (New Version)

TLP434A Ultra Small Transmitter



- pin 1 : GND
- pin 2 : Data In
- pin 3 : Vcc
- pin 4 : Antenna (RF output)

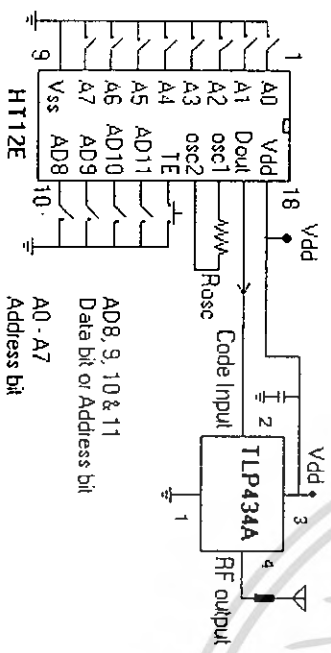
Frequency 315, 418 and 433.92 Mhz

Modulation : ASK
Operation Voltage : 2 - 12 VDC

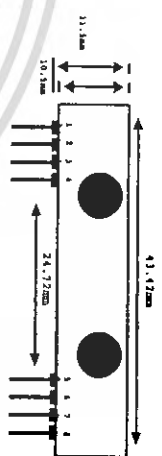
Symbol	Parameter	Conditions	Min	Typ	Max	Unit
Vcc	Operating supply voltage		2.0	-	12.0	V
Icc1	Peak Current (2V)		-	-	1.64	mA
Icc2	Peak Current (12V)		-	-	19.4	mA
Vh	Input High Voltage	Idata = 100uA (High)	Vcc-0.5	Vcc	Vcc+0.5	V
VI	Input Low Voltage	Idata = 0 uA (Low)	-	-	0.3	V
fPO	Absolute Frequency		314.8	315	315.2	MHz
PO	RF Output Power-50ohm	Vcc = 9V-12V	-	16	-	dBm
		Vcc = 5V-6V	-	14	-	dBm
DR	Data Rate	External Encoding	S12	4.8K	200K	bps

Notes : Case Temperature = 25°C + 2°C, Test Load Impedance = 50 ohm)

Application Circuit :
Typical Key-chain Transmitter using HT12E-18DIP, a Binary 12 bit Encoder from Hitlck Semiconductor Inc.



RLP434A SAW Based Receiver



- pin 1 : Gnd
- pin 2 : Digital Data Output
- pin 3 : Linear Output /Test
- pin 4 : Vcc
- pin 5 : Vcc
- pin 6 : Gnd
- pin 7 : Gnd
- pin 8 : Antenna

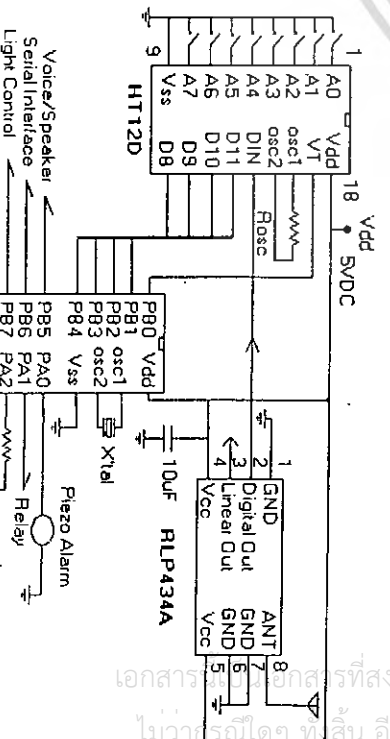
Frequency 315, 418 and 433.92 Mhz

Modulation : ASK
Supply Voltage : 3.3 - 6.0 VDC
Output : Digital & Linear

Symbol	Parameter	Conditions	Min	Typ	Max	Unit
Vcc	Operating supply voltage		3.3	5.0V	6.0	V
Icc1	Operating Current		-	-	4.5	mA
Vdata	Data Out	Idata = +200 uA (High)	Vcc-0.5	-	Vcc	V
		Idata = -10 uA (Low)	-	-	0.3	V

Characteristics	SYM	Min	Typ	Max	Unit
Operation Radio-Frequency	FC	315, 418 and 433.92			MHz
Sensitivity	Pref	-110			dBm
Channel Width		+500			KHz
Noise Equivalent Bw		4			KHz
Receiver Turn On Time		5			ms
Operation Temperature	Top	-20		80	C
Baseboard Data Rate		4.8			KHz

Application Circuit :
Typical RF Receiver using HT12D-18DIP, a Binary 12 bit Decoder with 8 bit uC HT148RXX from Hitlck Semiconductor Inc.



LM78LXX Series 3-Terminal Positive Regulators

General Description

The LM78LXX series of three terminal positive regulators is available with several fixed output voltages making them useful in a wide range of applications. When used as a zener diode/resistor combination replacement, the LM78LXX usually results in an effective output impedance improvement of two orders of magnitude, and lower quiescent current. These regulators can provide local on card regulation, eliminating the distribution problems associated with single point regulation. The voltages available allow the LM78LXX to be used in logic systems, instrumentation, HiFi, and other solid state electronic equipment.

The LM78LXX is available in the plastic TO-92 (Z) package, the plastic SO-8 (M) package and a chip sized package (8-Bump micro SMD) using National's micro SMD package technology. With adequate heat sinking the regulator can deliver 100 mA output current. Current limiting is included to limit the peak output current to a safe value. Safe area pro-

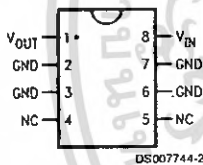
tection for the output transistors is provided to limit internal power dissipation. If internal power dissipation becomes too high for the heat sinking provided, the thermal shutdown circuit takes over preventing the IC from overheating.

Features

- LM78L05 in micro SMD package
- Output voltage tolerances of $\pm 5\%$ over the temperature range
- Output current of 100 mA
- Internal thermal overload protection
- Output transistor safe area protection
- Internal short circuit current limit
- Available in plastic TO-92 and plastic SO-8 low profile packages
- No external components
- Output voltages of 5.0V, 6.2V, 8.2V, 9.0V, 12V, 15V

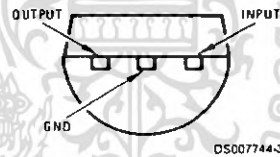
Connection Diagrams

SO-8 Plastic (M)
(Narrow Body)



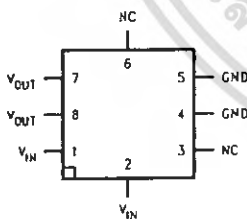
Top View

(TO-92)
Plastic Package (Z)



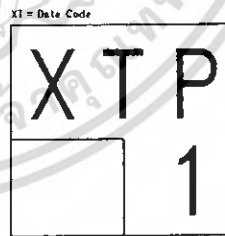
Bottom View

8-Bump micro SMD



Top View
(Bump Side Down)

micro SMD Marking Orientation



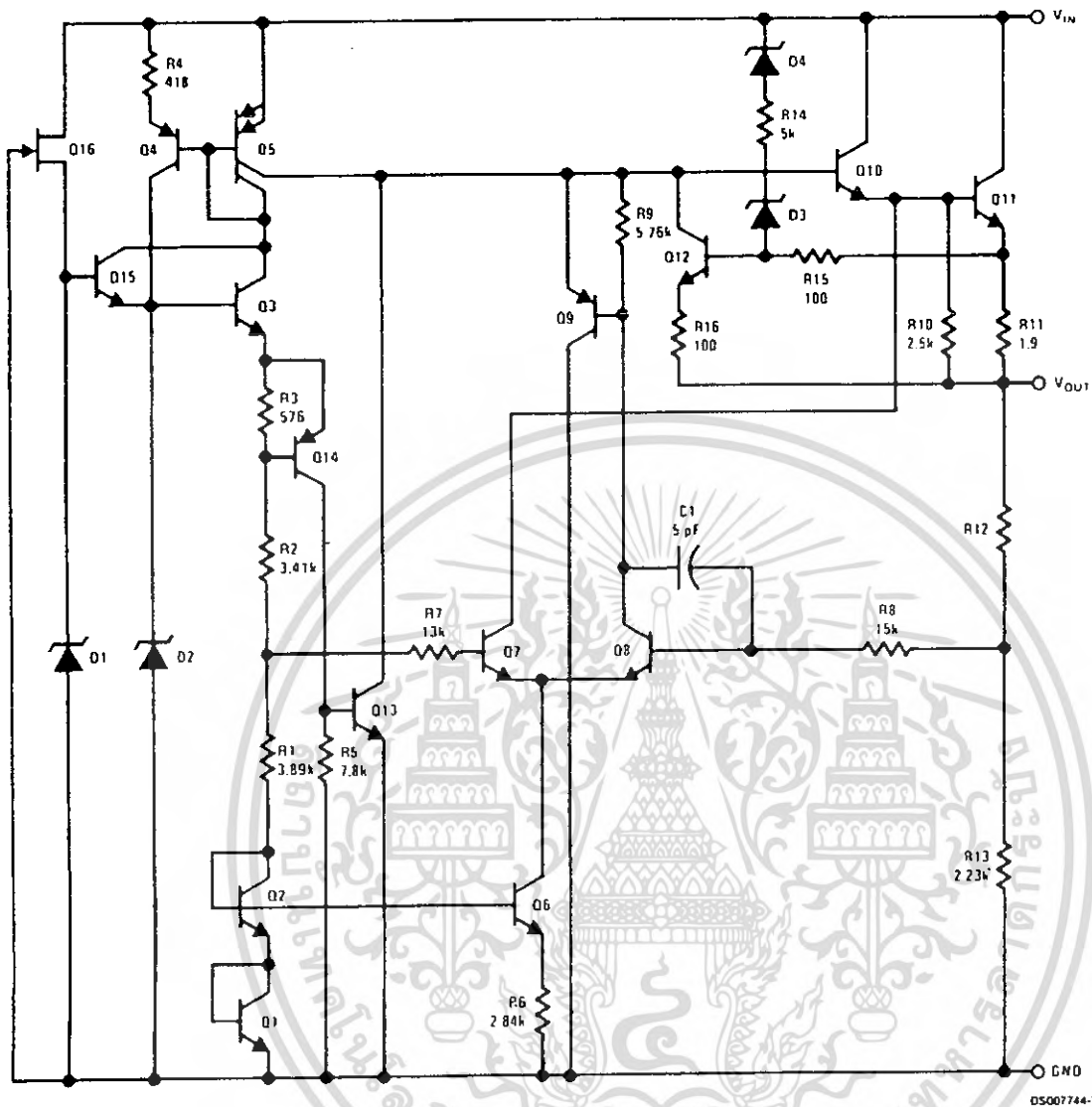
Pin 1 Corner
Pin 1 is identified by lower left corner with respect to the text.

DS007744-33

Top View

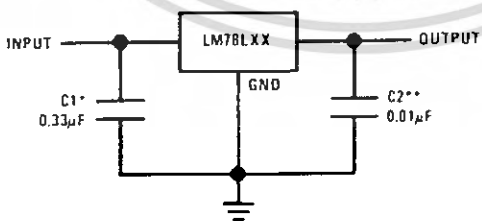
Equivalent Circuit

LM78LXX



Typical Applications

Fixed Output Regulator



* Required if the regulator is located more than 3" from the power supply filter.
 ** See (Note 4) in the electrical characteristics table.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Features

- Operating voltage
 - 2.4V~5V for the HT12A
 - 2.4V~12V for the HT12E
- Low power and high noise immunity CMOS technology
- Low standby current: 0.1μA (typ.) at V_{DD}=5V
- HT12A with a 38kHz carrier for infrared transmission medium
- Minimum transmission word
 - Four words for the HT12E
 - One word for the HT12A
- Built-in oscillator needs only 5% resistor
- Data code has positive polarity
- Minimal external components
- HT12A/E: 18-pin DIP/20-pin SOP package

Applications

- Burglar alarm system
- Smoke and fire alarm system
- Garage door controllers
- Car door controllers
- Car alarm system
- Security system
- Cordless telephones
- Other remote control systems

General Description

The 2¹² encoders are a series of CMOS LSIs for remote control system applications. They are capable of encoding information which consists of N address bits and 12-N data bits. Each address/data input can be set to one of the two logic states. The programmed addresses/data are transmitted together with the header bits

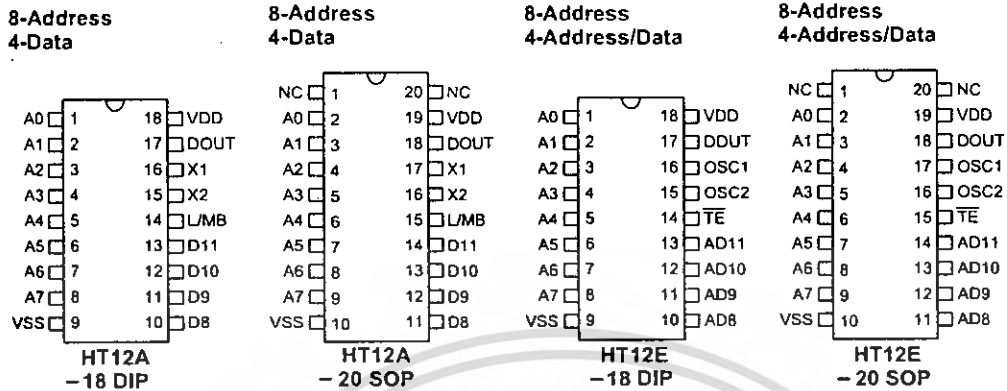
via an RF or an infrared transmission medium upon receipt of a trigger signal. The capability to select a \overline{TE} trigger on the HT12E or a DATA trigger on the HT12A further enhances the application flexibility of the 2¹² series of encoders. The HT12A additionally provides a 38kHz carrier for infrared systems.

Selection Table

Function Part No.	Address No.	Address/ Data No.	Data No.	Oscillator	Trigger	Package	Carrier Output	Negative Polarity
HT12A	8	0	4	455kHz resonator	D8-D11	18 DIP 20 SOP	38kHz	No
HT12E	8	4	0	RC oscillator	\overline{TE}	18 DIP 20 SOP	No	No

Note: Address/Data represents pins that can be address or data according to the decoder requirement.

Pin Assignment



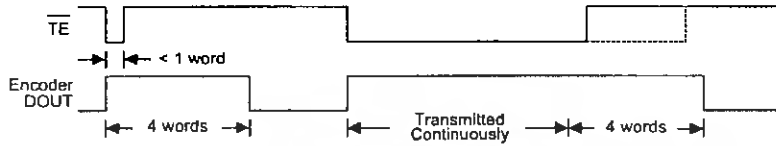
Pin Description

Pin Name	I/O	Internal Connection	Description
A0~A7	I	CMOS IN Pull-high (HT12A)	Input pins for address A0~A7 setting These pins can be externally set to VSS or left open
		NMOS TRANSMISSION GATE PROTECTION DIODE (HT12E)	
AD8~AD11	I	NMOS TRANSMISSION GATE PROTECTION DIODE (HT12E)	Input pins for address/data AD8~AD11 setting These pins can be externally set to VSS or left open
D8~D11	I	CMOS IN Pull-high	Input pins for data D8~D11 setting and transmission enable, active low These pins should be externally set to VSS or left open (see Note)
DOUT	O	CMOS OUT	Encoder data serial transmission output
LMB	I	CMOS IN Pull-high	Latch/Momentary transmission format selection pin: Latch: Floating or VDD Momentary: VSS

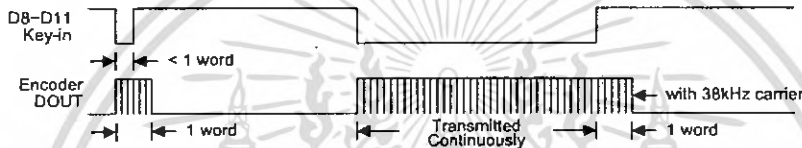
Functional Description

Operation

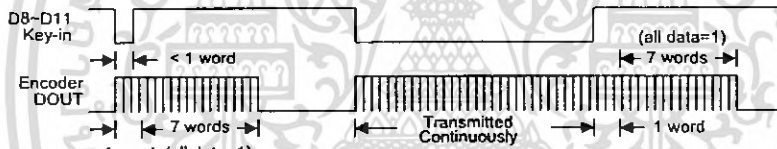
The 2¹² series of encoders begin a 4-word transmission cycle upon receipt of a transmission enable (\overline{TE} for the HT12E or D8~D11 for the HT12A, active low). This cycle will repeat itself as long as the transmission enable (\overline{TE} or D8~D11) is held low. Once the transmission enable returns high the encoder output completes its final cycle and then stops as shown below.



Transmission timing for the HT12E



Transmission timing for the HT12A (L/MB=Floating or VDD)



Transmission timing for the HT12A (L/MB=VSS)

Features

- Operating voltage: 2.4V~12V
- Low power and high noise immunity CMOS technology
- Low standby current
- Capable of decoding 12 bits of information
- Pair with Holtek's 2¹² series of encoders
- Binary address setting
- Received codes are checked 3 times
- Address/Data number combination
 - HT12D: 8 address bits and 4 data bits
 - HT12F: 12 address bits only
- Built-in oscillator needs only 5% resistor
- Valid transmission indicator
- Easy interface with an RF or an infrared transmission medium
- Minimal external components

Applications

- Burglar alarm system
- Smoke and fire alarm system
- Garage door controllers
- Car door controllers
- Car alarm system
- Security system
- Cordless telephones
- Other remote control systems

General Description

The 2¹² decoders are a series of CMOS LSIs for remote control system applications. They are paired with Holtek's 2¹² series of encoders (refer to the encoder/decoder cross reference table). For proper operation, a pair of encoder/decoder with the same number of addresses and data format should be chosen.

The decoders receive serial addresses and data from a programmed 2¹² series of encoders that are transmitted by a carrier using an RF or an IR transmission medium. They compare the serial input data three times continuously with

their local addresses. If no error or unmatched codes are found, the input data codes are decoded and then transferred to the output pins. The VT pin also goes high to indicate a valid transmission.

The 2¹² series of decoders are capable of decoding informations that consist of N bits of address and 12-N bits of data. Of this series, the HT12D is arranged to provide 8 address bits and 4 data bits, and HT12F is used to decode 12 bits of address information.

Selection Table

Function Part No.	Address No.	Data		VT	Oscillator	Trigger	Package
		No.	Type				
HT12D	8	4	L	√	RC oscillator	DIN active "Hi"	18 DIP/20 SOP
HT12F	12	0	—	√	RC oscillator	DIN active "Hi"	18 DIP/20 SOP

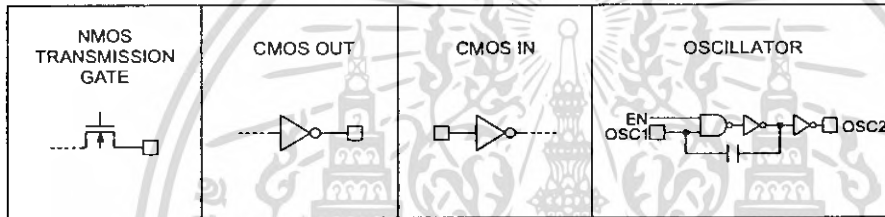
Notes: Data type: L stands for latch type data output.

VT can be used as a momentary data output.

Pin Description

Pin Name	I/O	Internal Connection	Description
A0~A11	I	NMOS TRANSMISSION GATE	Input pins for address A0~A11 setting. They can be externally set to VDD or VSS.
D8~D11	O	CMOS OUT	Output data pins
DIN	I	CMOS IN	Serial data input pin
VT	O	CMOS OUT	Valid transmission, active high
OSC1	I	OSCILLATOR	Oscillator input pin
OSC2	O	OSCILLATOR	Oscillator output pin
VSS	I	—	Negative power supply (GND)
VDD	I	—	Positive power supply

Approximate internal connection circuits

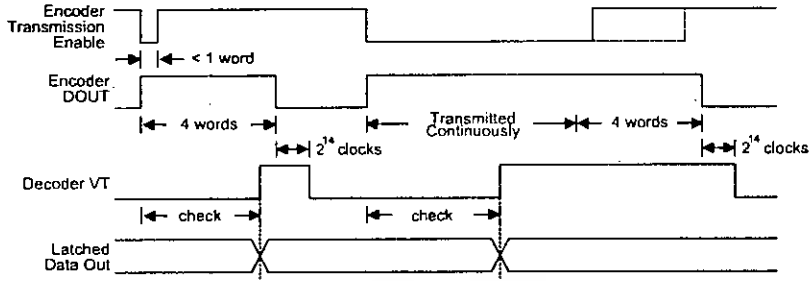


Absolute Maximum Ratings

Supply Voltage.....-0.3V to 13V Storage Temperature.....-50°C to 125°C
 Input Voltage.....V_{SS}-0.3 to V_{DD}+0.3V Operating Temperature.....-20°C to 75°C

Note: These are stress ratings only. Stresses exceeding the range specified under "Absolute Maximum Ratings" may cause substantial damage to the device. Functional operation of this device at other conditions beyond those listed in the specification is not implied and prolonged exposure to extreme conditions may affect device reliability.

Decoder timing



Encoder/Decoder cross reference table

Decoders Part No.	Data Pins	Address Pins	VT	Pair Encoder	Package			
					Encoder		Decoder	
					DIP	SOP	DIP	SOP
HT12D	4	8	√	HT12A	18	20	18	20
				HT12E	18	20		
HT12F	0	12	√	HT12A	18	20	18	20
				HT12E	18	20		

Address/Data sequence

The following table provides address/data sequence for various models of the 2¹² series of decoders. A correct device should be chosen according to the requirements of the individual addresses and data.

Part No.	Address/Data Bits											
	0	1	2	3	4	5	6	7	8	9	10	11
HT12D	A0	A1	A2	A3	A4	A5	A6	A7	D8	D9	D10	D11
HT12F	A0	A1	A2	A3	A4	A5	A6	A7	A8	A9	A10	A11