สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

แหล่งจ่ายไฟสวิตชิ่งแรงดันสูง

HIGH VOLTAGE SWITCHING POWER SUPPLY

โดย

นาย นพดล พหลยุทธ

นาย อภินันท์ ขจรกิดาการ

เลขหมู่.....
เลขทะเบียน.....72838
วัน,เดือน,ปี.....23 มิ.ย. 2550

.b.....11773103
.i.....

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

ภาควิชาอิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2549

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แหล่งจ่ายไฟสวิตชิ่งแรงดันสูง

HIGH VOLTAGE SWITCHING POWER SUPPLY

โดย

นาย นพดล พหลยุทธ รหัส 47015249

นาย อภินันท์ ขจรกิดาการ รหัส 47015272

อาจารย์ที่ปรึกษา

รศ. สมศักดิ์ เชียร์ศิริกุล

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

ภาควิชาอิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2549

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญานิพนธ์ปีการศึกษา 2549

ภาควิชา อิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง แหล่งจ่ายไฟสวิตชิ่งแรงดันสูง

ผู้จัดทำ

1. นาย นพดล พหลยุทธ รหัส 47015249
2. นาย อภินันท์ ขจรกิดาการ รหัส 47015272

.....อาจารย์ที่ปรึกษา

(รศ. สมศักดิ์ เชียร์ศิริกุล)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แหล่งจ่ายไฟสวิตชิ่งแรงดันสูง

นาย นพดล พหลยุทธ รหัส 47015249
นาย อภินันท์ ขจรกิดาการ รหัส 47015272
รศ. สมศักดิ์ เชียร์ศิริกุล อาจารย์ที่ปรึกษา
ปีการศึกษา 2549

บทคัดย่อ

โครงงานนี้ อธิบายถึงการออกแบบและการสร้าง แหล่งจ่ายไฟฟ้ากระแสสลับแรงดันสูงความถี่สูงแบบสวิตชิ่ง ซึ่งมีขนาดแรงดันเอาท์พุท 3KV เพื่อนำไปจ่ายให้กับหลอดกำเนิดโอโซน โดยใช้ไอซีเบอร์ TL 494 ควบคุมการสวิตชิ่งของวงจร และเป็นตัวผลิตพัลส์ความถี่สูง โดยใช้เทคนิคพัลส์วิดมอดดูเลชั่นในการควบคุมการทำงานของอุปกรณ์สวิตชิ่ง สำหรับการสวิตชิ่งของพาวเวอร์มอสเฟต ได้ใช้หลักการของวงจรฮาล์ฟบริดจ์อินเวอร์เตอร์ ในการเปลี่ยนแรงดันไฟฟ้ากระแสตรง เป็นแรงดันไฟฟ้ากระแสสลับที่เป็นพัลส์ และเอาพัลส์ที่ได้นี้ไปผ่านวงจรเรโซแนนซ์เพื่อเปลี่ยนเป็นแรงดันไฟฟ้ากระแสสลับที่มีลักษณะเป็นคลื่นรูปไซน์ และแรงดันไฟฟ้ารูปไซน์นี้จะถูกแปลงให้เป็นไฟฟ้ากระแสสลับแรงดันสูงด้วยหม้อแปลงความถี่สูงแบบเพิ่มแรงดัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

HIGH VOLTAGE SWITCHING POWER SUPPLY

Mr. Noppadol Phaholyuth ID.47015249

Mr. Apinan Khajornkidakarn ID.47015272

Assoc. Prof. Somsak Chearsirikun Advisor

Education Year 2006

Abstract

This report describes a design and construction of the high voltage switching power supply with high frequency at output voltage of 3KV. for ozone generator tube. IC TL494 is in controlled of the switching with Pulse Width Modulation (PMW) technique to control of the switching. The working process of switching work on the principle of half-bridge inverter to converts DC voltage into pulse voltage. The pulse voltage to be converted into sine wave voltage by a resonance circuit and passed to high frequency step up transformer for high output voltage.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

โครงงานชิ้นนี้สำเร็จลุล่วงไปได้ด้วยดี เป็นเพราะได้รับการสนับสนุน ได้รับคำแนะนำและความช่วยเหลือจากคณะอาจารย์ประจำภาควิชาอิเล็กทรอนิกส์ โดยเฉพาะจากอาจารย์ที่ปรึกษา คือ ท่านอาจารย์ รศ.สมศักดิ์ เชียร์ศิริกุล ท่านได้ให้คำแนะนำและเทคนิคต่างๆ ที่เป็นประโยชน์ในการทำโครงงาน รวมทั้งช่วยให้แนวทางในการแก้ไขปัญหาต่างๆ ที่เกิดขึ้นในระหว่างที่ทำโครงงานชิ้นนี้ ทำให้โครงงานชิ้นนี้ประสบผลสำเร็จได้เป็นอย่างดี

จึงขอขอบคุณเป็นอย่างสูง ณ โอกาสนี้

นาย นพดล พหลยุทธ

นาย อภินันท์ ขจรกิดาการ

ผู้จัดทำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

หน้า

บทคัดย่อ

Abstract

บทที่ 1 บทนำ 1

1.1 สวิตชิ่งเพาเวอร์ซัพพลายแรงดันสูง 1

1.2 วัตถุประสงค์ของโครงงาน 2

1.3 ขอบเขตของโครงงาน 2

บทที่ 2 วงจรคอนเวอร์เตอร์ 3

2.1 ฟลายแบคคอนเวอร์เตอร์ 4

2.2 ฟอร์เวิร์ดคอนเวอร์เตอร์ 6

2.3 พุช-พูลคอนเวอร์เตอร์ 8

2.4 ฮาล์ฟ-บริดจ์คอนเวอร์เตอร์ 9

2.5 ฟูล-บริดจ์คอนเวอร์เตอร์ 11

บทที่ 3 หม้อแปลงสวิตชิ่ง 13

3.1 ส่วนประกอบของหม้อแปลงสวิตชิ่ง 13

3.1.1 แกนเฟอร์ไรต์ (Ferrite Core) 13

3.1.2 บอบบิ้น (Bobbin) 14

3.1.3 ลวดทองแดงอาบน้ำยา (Enameled Copper Wire) 15

3.1.4 เทปฉนวน (Insulation Tape) 15

3.2 แกนเฟอร์ไรต์ และการเลือกใช้ 15

3.2.1 ลักษณะและขนาดมาตรฐานของแกนเฟอร์ไรต์ 15

3.2.2 ลักษณะสมบัติของเนื้อสารที่ใช้ทำแกนเฟอร์ไรต์ 16

3.2.3 เส้นโค้งฮิสเตอร์รีซิส (Hysteresis Curve) 16

3.2.4 ค่าการสูญเสียในแกนเฟอร์ไรต์ (Core Loss) 18

3.2.5 การกำหนดค่าความหนาแน่นฟลักซ์แม่เหล็กสูงสุดในแกนหม้อแปลง 19

3.2.6 การเลือกขนาดของแกนเฟอร์ไรต์ที่เหมาะสม 24

3.2.7 ช่องอากาศคั่นทางเดินแม่เหล็ก ในแกนเฟอร์ไรต์ (Air Gap) 27

3.2.8 แกนเฟอร์ไรต์สำหรับหม้อแปลงฟลายแบคและเอาต์พุตโช้ค 28

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หน้า

3.2.9 ความสัมพันธ์ระหว่างขดไพรมารีและขดเซคั่นดารี
ของหม้อแปลงสวิตชิ่ง 31

3.3 การพันขดลวดทองแดงและการกำหนดขนาดของขดลวด 32

3.3.1 ผลจากการนำกระแสแค่เพียงที่ผิวของลวดทองแดง (Skin Effect) 32

3.3.2 อัตราส่วนระหว่างความต้านทานที่กระแสสลับต่อความต้านทาน
ที่กระแสตรงของลวดทองแดง (F_R) 35

3.3.3 ผลการเรียงซ้อนกันของขดลวด (Proximity effect) 37

3.3.4 เทคนิคการพันขดลวดทองแดงสำหรับหม้อแปลงสวิตชิ่ง
(Winding Topology) 40

3.3.5 การจัดขดลวดทองแดงสำหรับหม้อแปลงสวิตชิ่ง
ในคอนเวอร์เตอร์แบบต่างๆ 42

3.4 อุณหภูมิของหม้อแปลงสวิตชิ่ง 46

3.5 ฉากกั้น RFI และ EMI 46

บทที่ 4 วงจรควบคุมสำหรับสวิตชิ่งเพาเวอร์ซัพพลาย 50

4.1 วงจรควบคุมในโหมดควบคุมจากแรงดัน (Voltage Mode Control) 50

4.2 วงจรควบคุมในโหมดควบคุมจากกระแส (Current Mode Control) 52

4.3 การออกแบบสวิตชิ่งเพาเวอร์ซัพพลายด้วยไอซีเบอร์ TL 494 55

4.3.1 การกำหนดคาบเวลาการทำงาน 55

4.3.2 การทำงานของไอซีในการคงค่าแรงดันของคอนเวอร์เตอร์ 56

4.3.3 การกำหนดค่าเวลาเผื่อ T_D 57

4.3.4 การเลือกใช้ Q1 และ Q2 ที่เอาต์พุตของไอซี 57

บทที่ 5 อุปกรณ์สารกึ่งตัวนำ 58

5.1 เพาเวอร์ทรานซิสเตอร์ 58

5.1.1 ไบโพลาร์เพาเวอร์ทรานซิสเตอร์ (Bipolar Junction Power Transistor) 58

5.1.2 เพาเวอร์มอสเฟต 64

5.2 การระบายความร้อนสำหรับเพาเวอร์ทรานซิสเตอร์ 75

5.3 วงจรสนับเบอร์ 79

5.3.1 วงจรสนับเบอร์ช่วงหยุดนำกระแส 79

5.3.2 วงจรสนับเบอร์ป้องกันแรงดันเกิน 81

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หน้า

5.4 ไดโอดในสวิตชิ่งเพาเวอร์ซัพพลาย **83**

5.4.1 กำลังงานสูญเสียในรูปความร้อนของไดโอด 83

5.4.2 ชนิดและการเลือกใช้ไดโอด 85

บทที่ 6 หลักการทำงานของแหล่งจ่ายไฟสวิตชิ่งแรงดันสูง **88**

6.1 หลักการทำงานของวงจร **88**

6.2 ผลการทดลองแหล่งจ่ายไฟสวิตชิ่งแรงดันสูง **91**

6.2.1 การทดลองโดยต่อกับโหลด R = 30 K Ω 91

6.2.2 กราฟแสดงความสัมพันธ์ระหว่างความถี่กับแรงดันเอาต์พุต ที่โหลด 30 K Ω 91

6.2.3 กราฟแสดงความสัมพันธ์ระหว่างแรงดันอินพุตกับแรงดันเอาต์พุต ที่ความถี่และโหลดค่าต่างๆ 92

6.3 รูปของสัญญาณต่างๆ ที่ได้จากการทดลอง **94**

6.4 ผลการทดลองเมื่อต่อกับหลอดโอโซน **97**

บทที่ 7 สรุปผลการทดลอง **100**

ภาคผนวก

กิตติกรรมประกาศ

บรรณานุกรม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูปภาพ

		หน้า
รูปที่ 2.1	แสดงวงจรพื้นฐานของฟลายแบคคอนเวอร์เตอร์	4
รูปที่ 2.2	แสดงลักษณะของกระแสและแรงดันที่เกิดขึ้นในวงจร ขณะทำงานของฟลายแบคคอนเวอร์เตอร์	5
รูปที่ 2.3	แสดงวงจรพื้นฐานของฟอร์เวิร์ดคอนเวอร์เตอร์	6
รูปที่ 2.4	แสดงลักษณะของกระแสและแรงดันที่เกิดขึ้นในวงจร ขณะทำงานของฟอร์เวิร์ดคอนเวอร์เตอร์	7
รูปที่ 2.5	แสดงวงจรพื้นฐานของพุช-พูลคอนเวอร์เตอร์	8
รูปที่ 2.6	แสดงวงจรพื้นฐานของฮาล์ฟ-บริดจ์คอนเวอร์เตอร์	10
รูปที่ 2.7	(บน) ขณะ Q1 นำกระแส (ล่าง) ขณะ Q2 นำกระแส	10
รูปที่ 2.8	แสดงวงจรพื้นฐานของฟูล-บริดจ์คอนเวอร์เตอร์	11
รูปที่ 3.1	(ก) แสดงส่วนประกอบหลักของหม้อแปลงสวิตชิ่ง, (ข) การพันขดลวดทองแดงอาบน้ำยาบนบอบบิ้น	13
รูปที่ 3.2	แสดงตัวอย่างขนาดมาตรฐานของบอบบิ้นสำหรับ แกนเฟอร์ไรต์แบบ EE, EC และ ETD	14
รูปที่ 3.3	แสดงตัวอย่างขนาดของแกนเฟอร์ไรต์แบบ EE, EI และ ETD	16
รูปที่ 3.4	(ก) แสดงเส้น โค้งฮิสเตอร์รีซิสของแกนเฟอร์ไรต์ที่เป็นเนื้อสารชนิด 3C8 (ข) แสดงเส้น โค้งฮิสเตอร์รีซิสของแกนเฟอร์ไรต์ที่เป็นเนื้อสารชนิด 3C6A	17
รูปที่ 3.5	แสดงลักษณะที่สมบูรณ์ของเส้น โค้งฮีสเตอร์รีซิสซึ่งจะมีลักษณะสมมาตรของ กราฟซีกบนและซีกล่าง ปกติผู้ผลิตจะให้กราฟซีกบนมาเท่านั้น	18
รูปที่ 3.6	แสดงค่าการสูญเสียในแกนเฟอร์ไรต์ของเนื้อสารชนิด 3C8 (ก) และ 3C6A (ข)	19
รูปที่ 3.7	(ก), (ข) และ (ค) กราฟแสดงค่าความหนาแน่นฟลักซ์แม่เหล็กสูงสุด ที่เหมาะสมของแกนเฟอร์ไรต์	23
รูปที่ 3.8	(ก) แสดงค่ากำลังงานที่เหมาะสมสำหรับแกนเฟอร์ไรต์ขนาดต่างๆ เมื่อใช้กับฮาล์ฟบริดจ์และฟูลบริดจ์คอนเวอร์เตอร์	25
รูปที่ 3.8	(ข) แสดงค่ากำลังงานที่เหมาะสมสำหรับแกนเฟอร์ไรต์ขนาดต่างๆ เมื่อใช้กับฟอร์เวิร์ดคอนเวอร์เตอร์	26
รูปที่ 3.9	แสดงการกำหนดช่องอากาศดั่น lg ที่แกนกลาง (ก) และการดั่นช่องอากาศ lg ระหว่างคู่ประกบของแกนเฟอร์ไรต์ (ข)	27

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หน้า

รูปที่ 3.10 (ก) แสดงค่าสูงสุดของ $LI^2_{p(PK)}$ กับระยะห่างช่องอากาศคั่น สำหรับแกนแบบ ETD 29

รูปที่ 3.10 (ข) แสดงความสัมพันธ์ระหว่าง $LI^2_{p(PK)}$ กับระยะห่างช่องอากาศคั่น สำหรับแกนแบบ EE 30

รูปที่ 3.11 แสดงความสัมพันธ์พื้นฐานของหม้อแปลง 31

รูปที่ 3.12 แสดงลักษณะการเกิดกระแสไหลวนภายในลวดทองแดง เมื่อมีกระแสสลับไหลผ่านทำให้กระแสปกติจะไหลได้ เฉพาะที่ผิวของลวดทองแดง 33

รูปที่ 3.13 แสดงระยะที่จะถือว่าเป็นพื้นผิวนำกระแส Δ คือระยะที่ค่าความหนาแน่นกระแสมีค่าลดลงเพียงแค่ 37เปอร์เซ็นต์ ของค่าความหนาแน่นกระแสที่ผิวนอกสุด 33

รูปที่ 3.14 แสดงค่าอัตราส่วนความต้านทานที่กระแสสลับต่อความต้านทาน ที่กระแสตรง (F_R) ของลวดทองแดงต่อความถี่ ที่ลวดทองแดงขนาดต่างๆ 36

รูปที่ 3.15 แสดงลักษณะของการเกิดฟลักซ์รั่วภายในหม้อแปลงสวิตชิ่ง 37

รูปที่ 3.16 แสดงลักษณะของฟลักซ์รั่วและค่าความหนาแน่นของฟลักซ์รั่ว B_x ที่ตำแหน่งต่างๆ ในหม้อแปลงสวิตชิ่ง โดย B_x จะมีค่ามากที่สุด ที่ระยะชั้นสูงสุดของขดลวดทองแดง 38

รูปที่ 3.17 แสดงผลของขดลวดทองแดงที่วางอยู่ในฟลักซ์รั่วทำให้มีกระแสไหลวน เกิดขึ้นที่ผิวด้านบนและด้านล่างของขดลวดทองแดง และทำให้ความหนาแน่นกระแสที่ผิวด้านบนมีค่ามากกว่าผิวด้านล่าง 38

รูปที่ 3.18 แสดงการเปรียบเทียบลวดทองแดงที่พันเรียงกันให้เป็นลักษณะ ของแผ่นทองแดงที่มีความหนาเท่ากับเส้นผ่านศูนย์กลางของลวดทองแดง เพื่อพิจารณาค่าความหนาแน่นของกระแสไหลวนในแต่ละชั้น 39

รูปที่ 3.19 แสดงค่า F_R ซึ่งขึ้นกับจำนวนชั้นในหนึ่งพอร์ชั่น จะเห็นได้ว่าที่ค่าความถี่สูงๆ ยิ่งจำนวนชั้นมีค่า มาก F_R จะยิ่งมีค่ามาก ซึ่งแสดงให้เห็นว่าการสูญเสียในขดลวดจะมีค่ามากขึ้นด้วย 40

รูปที่ 3.20 แสดงการกำหนดจำนวนชั้นในพอร์ชั่น 41

รูปที่ 3.21 แสดงการลดค่าความหนาแน่นฟลักซ์สูงสุดของฟลักซ์รั่วได้ด้วยการลด จำนวนชั้นของขดลวดในหนึ่งพอร์ชั่นลงโดยการแบ่งครึ่งพันขดลวดไพรมารี่ 41

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หน้า

รูปที่ 3.22 แสดงการลดจำนวนชั้นในหนึ่งพอร์ชั่นจากรูปที่ 3.21ลงไปอีก 41

รูปที่ 3.23 แสดงการจัดขดลวดทองแดงสำหรับฟอร์เวิร์ดคอนเวอร์เตอร์ที่เหมาะสม 42

รูปที่ 3.24 แสดงลักษณะการไหลของกระแสในช่วงการทำงานต่างๆ ของพุช–พูลคอนเวอร์เตอร์ 43

รูปที่ 3.25 แสดงการจัดขดลวดทองแดงในหม้อแปลงพุช-พลู ในลักษณะการพันควบ และค่าความหนาแน่นฟลักซ์รั่วในช่วงการทำงานต่างๆ 43

รูปที่ 3.26 แสดงลักษณะการพันขดลวดทองแดงของหม้อแปลงพุช-พลู ในลักษณะแยกส่วนและแทรกกลางแบบพันควบ 44

รูปที่ 3.27 แสดงลักษณะการพันขดลวดทองแดงของหม้อแปลงพุช-พลู ในลักษณะแยกส่วนขดลวดแต่ละชุดและจัดแบบแทรกกลาง 44

รูปที่ 3.28 แสดงลักษณะของค่าความหนาแน่นฟลักซ์รั่วที่มีผลต่อขดลวดชั้นนอก และชั้นในของหม้อแปลง สำหรับฟลายแบคคอนเวอร์เตอร์ 45

รูปที่ 3.29 แสดงลักษณะความหนาแน่นของฟลักซ์รั่วในหม้อแปลง ที่มีขดเซคั่นดารี่หลายขด 45

รูปที่ 3.30 (ก) หม้อแปลงที่ไม่มีฉากกั้น RFI จะเกิดตัวเก็บประจุแฝงระหว่างขดไพรมารี่ และขดเซคั่นดารี่และเป็นทางผ่านของกระแส RF ได้ 47

รูปที่ 3.30 (ข) ฉากกั้น RFI จะเป็นตัวผ่านทางให้ระแส RF ไหลผ่านลงกราวด์ โดยแบ่งครึ่งตัวเก็บประจุออกเป็นสองส่วนและต่อลงกราวด์ 47

รูปที่ 3.30 (ค) ตัวเก็บประจุ C_3 ที่เพิ่มเข้ามาจะทำให้เกิดการแยกจากกันทางไฟฟ้า ระหว่างฉากกั้น RFI กับกราวด์ได้ 48

รูปที่ 3.31 แสดงฉากกั้น EMI รอบหม้อแปลงสวิตชิ่ง เพื่อลดการแพร่กระจาย ของสัญญาณรบกวน EMI เทปฉนวนพันรอบแผ่นทองแดงไว้เพื่อป้องกัน การสัมผัสกันระหว่างฉากกั้นกับแกนเฟอร์ไรต์ 49

รูปที่ 4.1 แสดงวงจรพื้นฐานสำหรับการควบคุมคอนเวอร์เตอร์ ในโหมดควบคุมจากแรงดัน 50

รูปที่ 4.2 แสดงลักษณะของความกว้างของพัลส์จาก PWM ซึ่งเป็นผลมาจากการ มอดูเลตสัญญาณป้อนกลับและสัญญาณฟันเลื่อยตามรูปที่ 4.1 51

รูปที่ 4.3 แสดงวงจรพื้นฐานสำหรับการควบคุมคอนเวอร์เดอร์ ในโหมดควบคุมจากกระแส 52

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หน้า

รูปที่ 4.4 วงจรควบคุมเมื่อตัดวงจรขยายความแตกต่างออกและกำหนดแรงดันอ้างอิง Ver ที่ขาอินเวอร์ติ้งของวงจรเปรียบเทียบแทน 53

รูปที่ 4.5 แสดงลักษณะการทำงานที่จุดต่างๆ ของวงจรควบคุมในโหมดควบคุมกระแส 54

รูปที่ 4.6 แสดงการจัดโครงสร้างภายในและการจัดขาของไอซี TL 494 55

รูปที่ 4.7 แสดงความสำพันธ์ของค่า R_TC_T ในการกำหนดความถี่ 55

รูปที่ 4.8 แสดงรูปคลื่นลักษณะการทำงานของ TL 494 56

รูปที่ 4.9 แสดงลักษณะของการควบคุมค่าเวลาเผื่อ 57

รูปที่ 5.1 แสดงลักษณะของกระแสและแรงดันตกคร่อมไบโพลาร์เพาเวอร์ทรานซิสเตอร์เมื่อเริ่มนำกระแสและเริ่มหยุดนำกระแส ในส่วนที่แรเงาจะเป็นส่วนที่เกิดกำลังงานสูญเสียในรูปความร้อนได้สูง 59

รูปที่ 5.2 (ก) แสดงตัวอย่างกราฟพิกัดปลอดภัย FBSOA ของไบโพลาร์เพาเวอร์ทรานซิสเตอร์
(ข) แสดงตัวอย่างกราฟพิกัดปลอดภัย RBSOA ของไบโพลาร์เพาเวอร์ทรานซิสเตอร์ 62

รูปที่ 5.3 แสดงลักษณะของสไปค์ที่ขอบขาขึ้นของกระแสไพรมารี่ 62

รูปที่ 5.4 แสดงลักษณะเส้นโหลดของฟลายแบคคอนเวอร์เตอร์ขณะทำงาน เพาเวอร์ทรานซิสเตอร์ที่เลือกใช้จะต้องมีพื้นที่ของพิกัดปลอดภัยครอบคลุมเส้นโหลดที่เกิดขึ้นด้วย 63

รูปที่ 5.5 แสดงลักษณะเส้นโหลดของพุช-พูลคอนเวอร์เตอร์ขณะทำงาน 64

รูปที่ 5.6 แสดงลักษณะของกระแสและแรงดันตกคร่อมเพาเวอร์มอสเฟตเมื่อเริ่มนำกระแสและเริ่มหยุดนำกระแส ในส่วนที่แรเงาจะเป็นส่วนที่จะเกิดกำลังงานสูญเสียในรูปความร้อนได้สูง 65

รูปที่ 5.7 แสดงตัวเก็บประจุแฝงที่ต่ออยู่ที่ขาต่างๆ ภายในตัวเพาเวอร์มอสเฟต 67

รูปที่ 5.8 แสดงลักษณะแรงดันและกระแสที่ขาเกตขณะเพาเวอร์มอสเฟตถูกไบแอสให้นำกระแส 67

รูปที่ 5.9 แสดงตัวอย่างของ Gate Charge Chart 68

รูปที่ 5.10 แสดงลักษณะการชาร์จประจุที่ขาเกตตามเวลาที่มีผลต่อการเริ่มนำกระแส (ก) และผลเมื่อเริ่มหยุดนำกระแสของเพาเวอร์มอสเฟต (ข) 69

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หน้า

รูปที่ 5.11 (ก) แสดงการขับเพาเวอร์มอสเฟตให้นำกระแสด้วยไอซี TTL และพูลอัพรีซิสเตอร์
(ข) แสดงการต่อทรานซิสเตอร์เพิ่มเข้ามาในวงจรรูป 5.11 (ก) เพื่อเพิ่มความเร็วขณะนำกระแส
(ค) แสดงการต่อทรานซิสเตอร์เพิ่มเข้ามาอีก 1 ตัวในวงจรรูป 5.11(ข) เพื่อเพิ่มความเร็วในขณะเริ่มหยุดนำกระแสด้วย 71

รูปที่ 5.12 แสดงการขับเพาเวอร์มอสเฟตให้นำกระแสด้วยไอซี CMOS โดยตรง 72

รูปที่ 5.13 แสดงตัวอย่างการจัดวงจรขับเพาเวอร์มอสเฟตให้นำกระแสด้วยหม้อแปลง 73

รูปที่ 5.14 แสดงตัวอย่างกราฟพิกัดปลอดภัย FBSOA ของเพาเวอร์มอสเฟต 74

รูปที่ 5.15 แสดงตัวอย่างกราฟพิกัดปลอดภัย SSOA ของเพาเวอร์มอสเฟต 74

รูปที่ 5.16 แสดงวงจรสมมูลของการถ่ายเทความร้อนออกจากเพาเวอร์ทรานซิสเตอร์ด้วยแผ่นระบายความร้อนไปยังอากาศรอบข้าง 76

รูปที่ 5.17 (ก) แสดงผลของแรงกดบนตัวถังและการใช้แผ่นฉนวนชนิดต่างๆที่มีต่อค่า $R_{\theta(CS)}$ ของตัวถังแบบ TO220
(ข) และเมื่อใช้ครีมระบายความร้อนช่วย 77

รูปที่ 5.18 แสดงตัวอย่างแผ่นระบายความร้อนขนาดต่างๆ และค่า $R_{\theta(SA)}$ 78

รูปที่ 5.19 แสดงลักษณะการลดลงของกระแส และการเพิ่มขึ้นของแรงดันตกคร่อมเพาเวอร์ทรานซิสเตอร์ขณะเริ่มหยุดนำกระแส 79

รูปที่ 5.20 แสดงการต่อวงจรสนับเบอร์ช่วยหยุดนำกระแสเพื่อหน่วงแรงดันตกคร่อมเพาเวอร์ทรานซิสเตอร์ให้เพิ่มขึ้นอย่างช้าๆ 80

รูปที่ 5.21 แสดงการต่อสนับเบอร์ป้องกันแรงดันเกินเพื่อจำกัดค่ากระแสสูงสุดที่จะตกคร่อมเพาเวอร์ทรานซิสเตอร์ขณะเริ่มหยุดนำกระแส 81

รูปที่ 5.22 แสดงตัวอย่างค่าแรงดันตกคร่อมไดโอดขณะนำกระแส กำลังงานสูญเสียในไดโอดในช่วงนี้จะมีค่า $P_D = V_F \times I_F$ 84

รูปที่ 5.23 แสดงลักษณะของกระแสและแรงดันตกคร่อมไดโอดขณะเริ่มหยุดนำกระแส 84

รูปที่ 5.24 (ก) แสดงตัวอย่างค่าแรงดันตกคร่อมขณะนำกระแสของฟาสต์รีคัฟเวอร์รี่ไดโอด
(ข) แสดงตัวอย่างค่าแรงดันตกคร่อมขณะนำกระแสของอุลตราฟาสต์รีคัฟเวอร์รี่ไดโอด 86

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หน้า

รูปที่ 5.25 แสดงตัวอย่างแรงดันตกคร่อมขณะนำกระแสของซอตต์กี้ไอโอด (ก) และ ค่ากระแสรั่วไหลของซอตต์กี้ไดโอด (ข) 87

รูปที่ 6.1 บล็อกไดอะแกรมแสดงการทำงานของสวิตชิ่งเพาเวอร์ซัพพลาย 88

รูปที่ 6.2 วงจรเรโซแนนซ์ภาคเอาต์พุต 89

ตารางที่ 6.1 ตารางแสดงผลผลการทดลองเมื่อต่อโหลด R = 30 KΩ 91

กราฟที่ 6.1 กราฟแสดงความสัมพันธ์ระหว่างความถี่กับแรงดันเอาต์พุตที่โหลด 30 KΩ 91

กราฟที่ 6.2 กราฟแสดงความสัมพันธ์ระหว่างแรงดันอินพุตกับแรงดันเอาต์พุตโหลด 30 KΩ 92

กราฟที่ 6.3 กราฟแสดงความสัมพันธ์ระหว่างแรงดันอินพุตกับแรงดันเอาต์พุตโหลด 75 KΩ 92

กราฟที่ 6.4 กราฟแสดงความสัมพันธ์ระหว่างแรงดันอินพุตกับแรงดันเอาต์พุตโหลด 300 KΩ 93

รูปที่ 6.3 สัญญาณฟันเลื่อยวัดจากขา 5 ของ TL494 94

รูปที่ 6.4 สัญญาณเอาต์พุตที่ออกจากมอสเฟตชุดไดรว์เวอร์ 94

รูปที่ 6.5 สัญญาณเอาต์พุตที่ออกจากเพาเวอร์มอสเฟตภาคอินเวอร์เตอร์ ซึ่งเป็นอินพุตให้วงจรเรโซแนนซ์ 95

รูปที่ 6.6 เมื่อไม่ใส่ชุดวงจรสนับเบอร์ให้เพาเวอร์มอสเฟต สัญญาณที่ได้จะมีสไปค์เกิดขึ้น 95

รูปที่ 6.7 สัญญาณเอาต์พุตความถี่ 50 kHz ที่ออกจากวงจรเรโซแนนซ์ 96

รูปที่ 6.8 สัญญาณเอาต์พุตความถี่ 44 kHz ที่ออกจากวงจรเรโซแนนซ์ 96

รูปที่ 6.9 รูปแสดงการต่อหลอดกำเนิดโอโซนกับภาคเอาต์พุตเรโซแนนซ์ของแหล่งจ่ายไฟแรงสูงแบบสวิตชิ่ง 98

รูปที่ 6.10 รูปแสดงโครงสร้างของหลอดกำเนิดโอโซน 98

รูปที่ 6.11 รูปแสดงกระบวนการกำเนิดก๊าซโอโซน 99

ตารางที่ 6.2 ตารางแสดงผลผลการทดลองเมื่อต่อโหลด R เทียบกับโหลดหลอดกำเนิดโอโซน 99

รูปวงจรภาคคอนโทรล ภาคผนวก

รูปวงจรภาคอินเวอร์เตอร์ ภาคผนวก

DATASHEET ภาคผนวก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1
บทนำ

สวิตชิ่งเพาเวอร์ซัพพลาย (Switching Power Supply) เป็นแหล่งจ่ายไฟค่าคงที่แบบหนึ่ง สามารถเปลี่ยนแรงดันไฟจากระบบแรงดันไฟสลับที่ 110 โวลต์ หรือ 220 โวลต์ ให้เป็นแรงดันไฟตรงค่าต่ำ เพื่อใช้ในงานอิเล็กทรอนิกส์ได้เช่นเดียวกับแหล่งจ่ายไฟแบบเชิงเส้น หรือที่เรียกว่าลิเนียร์เพาเวอร์ซัพพลาย (Linear Power Supply) ข้อได้เปรียบของสวิตชิ่งเพาเวอร์ซัพพลายเมื่อเปรียบเทียบกับแหล่งจ่ายไฟแบบเชิงเส้น คือประสิทธิภาพที่สูงกว่า ขนาดเล็ก และน้ำหนักเบากว่า แหล่งจ่ายไฟแบบเชิงเส้น เนื่องจากแหล่งจ่ายไฟแบบเชิงเส้นใช้หม้อแปลงความถี่ต่ำจึงมีขนาดของหม้อแปลงที่ใหญ่ และน้ำหนักมาก ขณะใช้งานจะมีแรงดันและกระแสผ่านตัวหม้อแปลงตลอดเวลา กำลังงานสูญเสียที่เกิดจากหม้อแปลงจึงมีค่าสูง สำหรับการคงค่าแรงดันของแหล่งจ่ายไฟเชิงเส้นส่วนมากจะใช้เพาเวอร์ทรานซิสเตอร์ต่ออนุกรมที่เอาต์พุตเพื่อจ่ายกระแสและคงค่าแรงดัน กำลังงานสูญเสียในรูปความร้อนจะมีค่าสูงและต้องใช้แผ่นระบายความร้อนขนาดใหญ่ซึ่งกินเนื้อที่มาก เมื่อเพาเวอร์ซัพพลายต้องจ่ายกำลังงานสูงๆ จะทำให้อุปกรณ์ที่ใช้มีขนาดใหญ่และมีน้ำหนักมาก ปกติแหล่งจ่ายไฟเชิงเส้นจะมีประสิทธิภาพประมาณ 30% หรืออาจทำได้สูงถึง 50% ในบางกรณี ซึ่งนับได้ว่าค่อนข้างต่ำเมื่อเปรียบเทียบกับสวิตชิ่งเพาเวอร์ซัพพลายซึ่งมีประสิทธิภาพในช่วง 65%-80%

ในปัจจุบันสวิตชิ่งเพาเวอร์ซัพพลายซึ่งมีขนาดของหม้อแปลงเล็ก และมีประสิทธิภาพสูง น้ำหนักเบา มีบทบาทเป็นอย่างมาก ในเครื่องใช้อิเล็กทรอนิกส์ที่มีขนาดเล็กซึ่งต้องการแหล่งจ่ายไฟที่ให้กำลังงานได้สูงและมีขนาดเล็กด้วย เช่น เครื่องคอมพิวเตอร์ เครื่องรับโทรทัศน์สี เป็นต้น แนวโน้มการนำสวิตชิ่งเพาเวอร์ซัพพลายมาใช้ในเครื่องใช้อิเล็กทรอนิกส์ทุกประเภทจึงเป็นไปได้สูง การศึกษาหลักการทำงานและการออกแบบสวิตชิ่งเพาเวอร์ซัพพลายจึงเป็นสิ่งจำเป็นที่ไม่อาจหลีกเลี่ยงได้สำหรับผู้ที่เกี่ยวข้องกับงานอิเล็กทรอนิกส์ทุกประเภท จะเห็นว่าสวิตชิ่งเพาเวอร์ซัพพลายจึงมีความสำคัญมากในเครื่องใช้อิเล็กทรอนิกส์ในปัจจุบัน ที่ต้องการความเล็ก น้ำหนักเบา แต่มีประสิทธิภาพสูง

1.1 สวิตชิ่งเพาเวอร์ซัพพลายแรงดันสูง

สำหรับโครงงานนี้เป็นการนำเอาหลักการพื้นฐานของสวิตชิ่งเพาเวอร์ซัพพลายแรงดันต่ำมาทำเป็นสวิตชิ่งเพาเวอร์ซัพพลายแรงดันสูงแบบกระแสสลับ โดยเปลี่ยนแรงดันไฟฟ้ากระแสสลับ 220 โวลต์ ให้เป็นแรงดันไฟฟ้ากระแสสลับ 3,000 โวลต์ ซึ่งมีหลักการทำงานคือ เปลี่ยนแรงดันไฟฟ้ากระแสสลับ 220 โวลต์ ให้เป็นแรงดันไฟตรง 310 โวลต์ ด้วยวงจรเร็คติไฟร์และวงจร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ฟิลเตอร์ แล้วผ่านวงจรสวิตชิ่งเพื่อแปลงกลับมาเป็นแรงดันไฟฟ้ากระแสสลับความถี่สูง ซึ่งวงจรสวิตชิ่งเป็นหัวใจสำคัญที่สุดของสวิตชิ่งเพาเวอร์ซัพพลายแรงดันสูง ในโครงงานนี้ใช้วิธีการของฮาล์ฟ-บริดจ์อินเวอร์เตอร์ ในการเปลี่ยนแรงดันไฟฟ้ากระแสตรงเป็นแรงดันไฟฟ้ากระแสสลับภายในวงจรสวิตชิ่ง และในการควบคุมแรงดันเอาท์พุทให้คงที่ได้ใช้เทคนิคพัลส์วิดมอดดูเลชั่นในการควบคุมการทำงานของอุปกรณ์สวิตชิ่ง โดยหัวใจหลักของวงจรควบคุมคือ ไอซีเบอร์ TL494 ซึ่งจะผลิตสัญญาณพัลส์ที่มีความถี่และคาบเวลาคงที่ตามที่เรากำหนดไว้ ไปควบคุมเพาเวอร์มอสเฟตที่ใช้ในการสวิตชิ่ง สามารถกำหนดระดับแรงดันเอาท์พุทได้จากการปรับความถี่และคาบเวลาของพัลส์ในภาคคอนโทรล แรงดันเอาท์พุทที่ออกจากวงจรสวิตชิ่งจะมีลักษณะเป็นพัลส์สี่เหลี่ยม และมีแรงดันเท่ากับแรงดันไฟตรงที่ป้อนให้กับวงจร ในที่นี้คือ 310 โวลต์ยอดถึงยอด จากนั้นก็เอาพัลส์สี่เหลี่ยมที่ได้นี้ไปผ่านวงจรเรโซแนนท์ ซึ่งกำหนดความถี่เรโซแนนซ์ไว้ที่ 34 kHz สัญญาณที่ผ่านวงจรเรโซแนนซ์จะเป็นแรงดันไฟฟ้ากระแสสลับรูปคลื่นไซน์ที่มีความถี่สูง จากนั้นเอาแรงดันกระแสสลับที่ได้นี้ไปผ่านหม้อแปลงสวิตชิ่งความถี่สูงแบบเพิ่มแรงดันเพื่อเพิ่มแรงดันให้มีแรงดันสูงถึง 3,000 โวลต์ ซึ่งแรงดันเอาท์พุทนี้สามารถปรับค่าแรงดันได้จากความถี่ของสัญญาณสวิตชิ่ง ถ้าความถี่มีค่าใกล้กับความถี่เรโซแนนซ์ แรงดันเอาท์พุทจะมีค่าสูงขึ้น แต่ถ้าความถี่ของสัญญาณสวิตชิ่งมีค่าห่างไกลจากความถี่เรโซแนนซ์ แรงดันเอาท์พุทจะมีค่าลดลง แรงดันไฟฟ้ากระแสสลับแรงดันสูงจากเอาท์พุทของสวิตชิ่งเพาเวอร์ซัพพลายแรงดันสูงในโครงงานนี้ก็สามารถเอาไปประยุกต์ใช้งานต่างๆ ได้ตามที่ต้องการ

1.2 วัตถุประสงค์ของโครงงาน

- เพื่อศึกษาการทำงานของสวิตชิ่งเพาเวอร์ซัพพลาย
- เพื่อศึกษาการใช้งานอุปกรณ์อิเล็กทรอนิกส์ในงานด้านเพาเวอร์

1.3 ขอบเขตของโครงงาน

- สร้างแหล่งจ่ายไฟฟ้ากระแสสลับแบบสวิตชิ่งแรงดันสูงเพื่อจ่ายให้กับหลอดกำเนิดโอโซน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2
วงจรคอนเวอร์เตอร์

วงจรคอนเวอร์เตอร์ นับว่าเป็นส่วนสำคัญที่สุดในสวิตชิ่งเพาเวอร์ซัพพลาย มีหน้าที่ลดทอนแรงดันไฟตรงค่าสูงลงมาเป็นแรงดันไฟตรงค่าต่ำ และสามารถคงค่าแรงดันได้ คอนเวอร์เตอร์มีหลายแบบขึ้นอยู่กับลักษณะการจัดวงจรภายใน โดยคอนเวอร์เตอร์แต่ละแบบจะมีข้อดีข้อเสียที่แตกต่างกันออกไป การจะเลือกใช้คอนเวอร์เตอร์แบบใดสำหรับสวิตชิ่งเพาเวอร์ซัพพลายนั้นมีข้อควรพิจารณาจากลักษณะพื้นฐานของคอนเวอร์เตอร์แต่ละแบบดังนี้ คือ

- ลักษณะการแยกกันทางไฟฟ้าระหว่างอินพุตกับเอาต์พุตของคอนเวอร์เตอร์
- ค่าแรงดันอินพุตที่จะนำมาใช้กับคอนเวอร์เตอร์
- ค่ากระแสสูงสุดที่ไหลผ่านเพาเวอร์ทรานซิสเตอร์ในคอนเวอร์เตอร์ขณะทำงาน
- ค่าแรงดันสูงสุดที่ตกคร่อมเพาเวอร์ทรานซิสเตอร์ในคอนเวอร์เตอร์ขณะทำงาน
- การรักษาระดับแรงดันในกรณีที่คอนเวอร์เตอร์มีเอาต์พุตหลายค่าแรงดัน
- การกำเนิดสัญญาณรบกวน RFI/EMI ของคอนเวอร์เตอร์

จากข้อพิจารณาดังกล่าว จะทำให้ผู้ออกแบบทราบขีดจำกัดของคอนเวอร์เตอร์ และตัดสินใจเลือกใช้คอนเวอร์เตอร์แบบใดได้ ปัจจุบันได้มีการพัฒนาคอนเวอร์เตอร์ในรูปแบบต่างๆ ขึ้นมามากมาย ในที่นี้จะกล่าวถึงเฉพาะคอนเวอร์เตอร์ที่นิยมใช้ในอุตสาหกรรมของสวิตชิ่งเพาเวอร์ซัพพลายซึ่งมี 5 แบบที่นิยมใช้ คือ

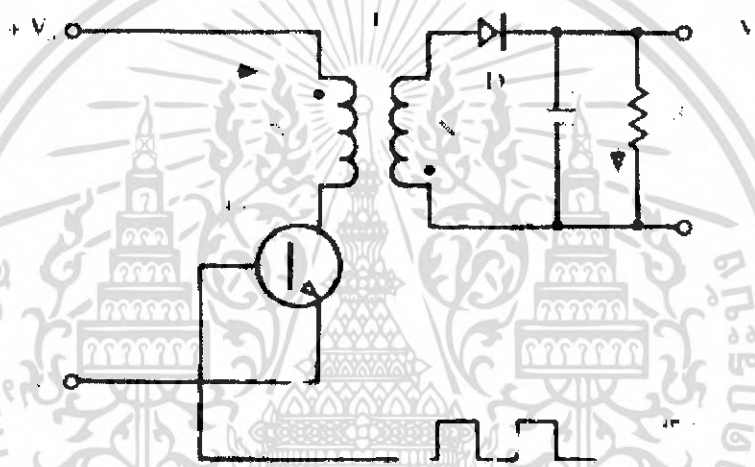
- ฟลายแบคคอนเวอร์เตอร์ (Flyback converter)
- ฟอร์เวิร์ดคอนเวอร์เตอร์ (Forward converter)
- พุช-พูลคอนเวอร์เตอร์ (Push-Pull converter)
- ฮาล์ฟ-บริดจ์คอนเวอร์เตอร์ (Half-Bridge converter)
- ฟูล-บริดจ์คอนเวอร์เตอร์ (Full-Bridge converter)

คอนเวอร์เตอร์ทั้ง 5 แบบนี้ มีลักษณะการทำงานที่ไม่แตกต่างกันจนเกินไปนัก และค่อนข้างง่ายต่อการทำความเข้าใจและศึกษา คอนเวอร์เตอร์เหล่านี้ยังสามารถแบ่งย่อยได้อีกหลายประเภทโดยการเพิ่มเทคนิคบางประการให้กับคอนเวอร์เตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.1 ฟลายแบคคอนเวอร์เตอร์

ฟลายแบคคอนเวอร์เตอร์ มีค่าใช้จ่ายในการสร้างต่ำ จึงเหมาะสำหรับสวิตชิ่งเพาเวอร์ซัพพลายที่มีกำลังขาออกในช่วง 50 วัตต์ ถึง 150 วัตต์ สวิตชิ่งเพาเวอร์ซัพพลายมีข้อเสียคือ แรงดันเอาท์พุทที่ได้จะมีค่าแรงดันกระเพื่อม (ripple) ค่อนข้างสูง และเมื่อใช้กับระบบแรงดันไฟสลับ 220 โวลต์ เพาเวอร์ทรานซิสเตอร์ในวงจรต้องทนแรงดันได้สูงประมาณ 800 โวลต์ ถึง 1,000 โวลต์ ซึ่งมีราคาแพง



รูปที่ 2.1 แสดงวงจรพื้นฐานของฟลายแบคคอนเวอร์เตอร์

วงจรพื้นฐานของฟลายแบคคอนเวอร์เตอร์แสดงไว้ในรูปที่ 2.1 การทำงานของวงจรจะเป็นดังนี้ เพาเวอร์ทรานซิสเตอร์ Q1 ในฟลายแบคคอนเวอร์เตอร์จะทำงานในลักษณะเป็นสวิตช์ และจะนำกระแสตามคำสั่งของพัลส์สี่เหลี่ยมที่ป้อนให้ทางขาเบส เนื่องจากหม้อแปลง T1 จะกำหนดขดไพรมารี่และขดเซคันดารี่ให้มีลักษณะกลับเฟสกันอยู่ ดังนั้นเมื่อ Q1 นำกระแส (ON) ไดโอด D1 จึงอยู่ในลักษณะถูกไบแอสกลับและไม่นำกระแส จึงมีการสะสมพลังงานที่ขดไพรมารี่ของหม้อแปลง T1 แทน เมื่อ Q1 หยุดนำกระแส (OFF) สนามแม่เหล็ก T1 ยุบตัวทำให้เกิดการกลับขั้วแรงดันที่ขดไพรมารี่และเซคันดารี่ D1 ก็จะอยู่ในลักษณะถูกไบแอสตรง พลังงานที่สะสมในขดไพรมารี่ของหม้อแปลงก็จะถูกถ่ายเทออกไปยังขดเซคันดารี่ และมีกระแสไหลผ่านไดโอด D1 ไปยังตัวเก็บประจุเอาต์พุต Co และโหลดได้ ค่าของแรงดันทีเอาต์พุตของคอนเวอร์เตอร์จะขึ้นอยู่กับค่าความถี่การทำงานของ Q1 ช่วงเวลานำกระแสของ Q1 อัตราส่วนจำนวนรอบของหม้อแปลง และค่าของแรงดันที่อินพุต

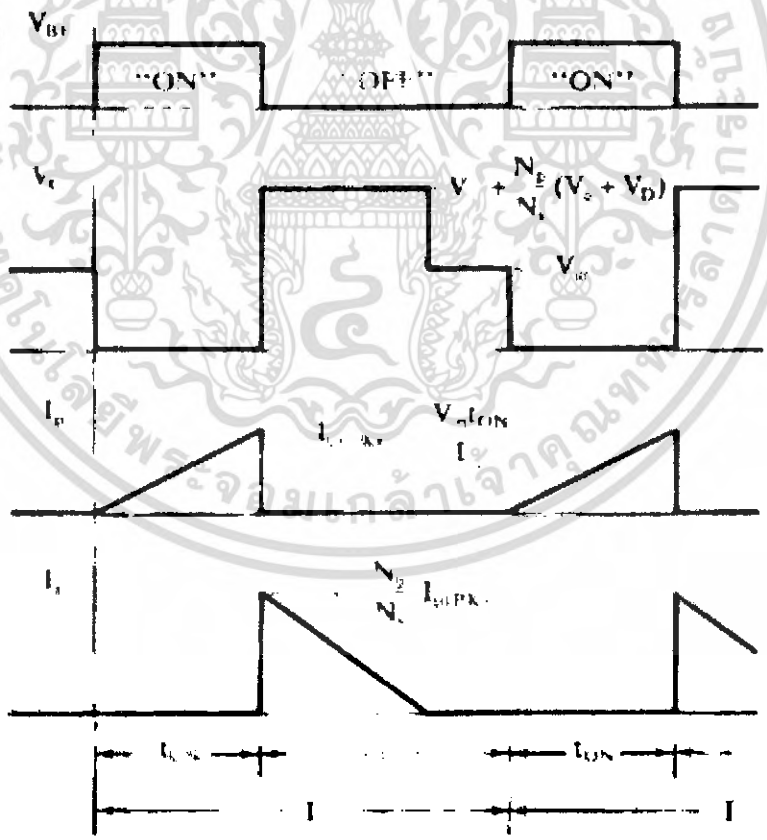
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อวงจรทำงานอยู่ในสภาวะคงที่ ค่าแรงดันเอาต์พุตที่ได้จะเป็นไปตามสมการ

$$V_{out} = \frac{t_{ON} \times (N_s / N_p)(V_{in} - V_{CE(sat)})}{(T - t_{ON})} - V_D$$

.....(2.1)

T	คือคาบเวลาการทำงานของ Q1 เป็นวินาที
t_{ON}	คือช่วงเวลาที่ Q1 นำกระแส เป็นวินาที
Np	คือจำนวนรอบของขดไพรมารี่ เป็นรอบ
Ns	คือจำนวนรอบของขดเซคันดารี่ เป็นรอบ
Vout	คือแรงดันที่เอาต์พุตของคอนเวอร์เตอร์ เป็นโวลต์
Vin	คือแรงดันที่อินพุตของคอนเวอร์เตอร์ เป็นโวลต์
Vce(sat)	คือแรงดันตกคร่อม Q1 ขณะนำกระแสที่จุดอิ่มตัว เป็นโวลต์
VD	คือแรงดันตกคร่อมไดโอด D1 ขณะนำกระแส เป็นโวลต์



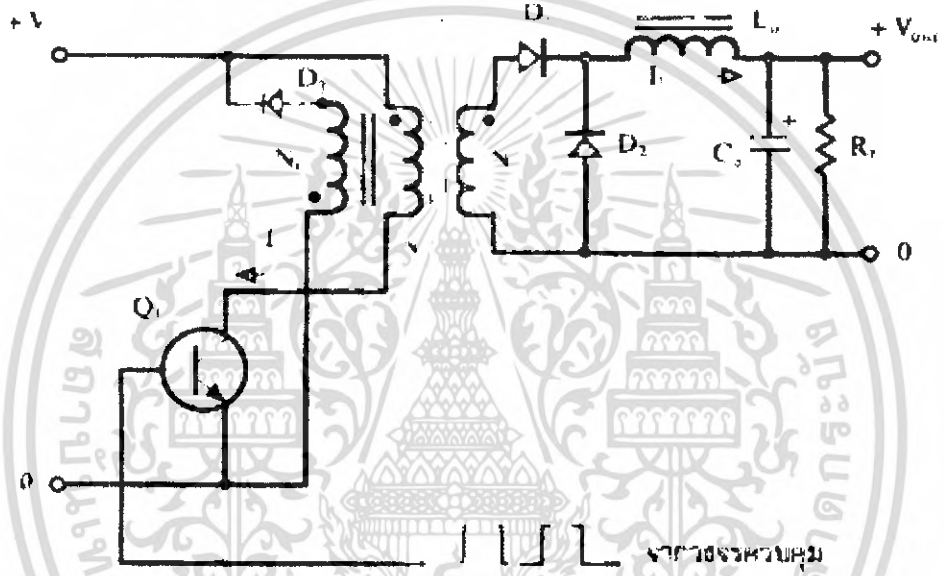
รูปที่ 2.2 แสดงลักษณะของกระแสและแรงดันที่เกิดขึ้นในวงจรขณะทำงานของฟลายแบคคอนเวอร์เตอร์

ฟลายแบคคอนเวอร์เตอร์เป็นคอนเวอร์เตอร์ที่ให้กำลังงานได้ไม่สูงนัก โดยอยู่ในช่วงไม่เกิน 150 วัตต์ และให้ค่าสัญญาณรบกวน RFI/EMI ค่อนข้างสูง แต่ใช้อุปกรณ์น้อยและมีราคาถูก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2 ฟอร์เวิร์ดคอนเวอร์เตอร์

ฟอร์เวิร์ดคอนเวอร์เตอร์ เหมาะสำหรับสวิตชิ่งเพาเวอร์ซัพพลายที่ให้กำลังงานอยู่ในช่วง 100 วัตต์ ถึง 200 วัตต์ และถึงแม้จะมีค่าใช้จ่ายในการสร้างมากกว่าฟลายแบคคอนเวอร์เตอร์ แต่เนื่องจากฟอร์เวิร์ดคอนเวอร์เตอร์มีข้อได้เปรียบหลายประการที่เหนือกว่าฟลายแบคคอนเวอร์เตอร์ ดังนั้นที่กำลังสูงไม่เกิน 200 วัตต์ ฟอร์เวิร์ดคอนเวอร์เตอร์จึงเป็นคอนเวอร์เตอร์อีกแบบหนึ่งที่นิยมใช้ในสวิตชิ่งเพาเวอร์ซัพพลาย



รูปที่ 2.3 แสดงวงจรพื้นฐานของฟอร์เวิร์ดคอนเวอร์เตอร์

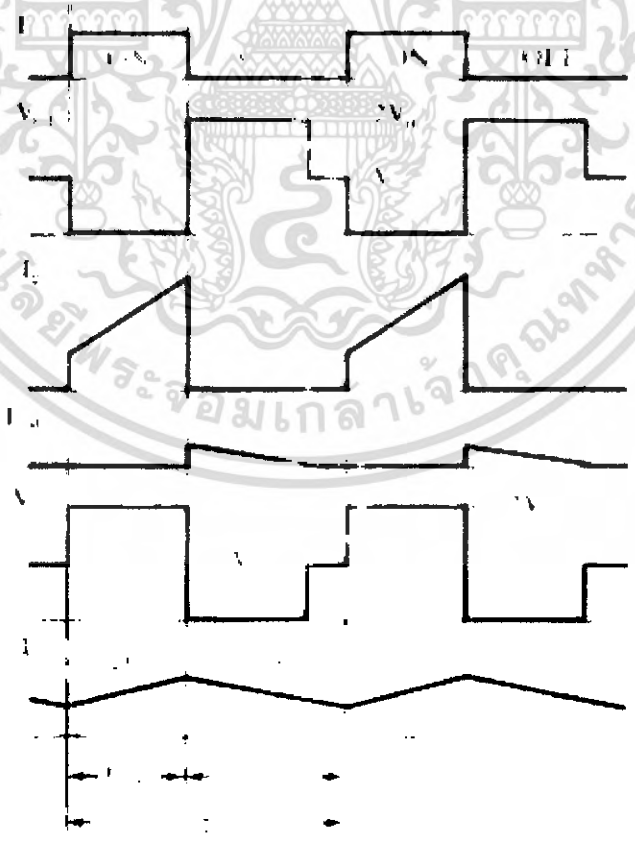
วงจรพื้นฐานของฟอร์เวิร์ดคอนเวอร์เตอร์แสดงไว้ในรูปที่ 2.3 จะเห็นได้ว่าฟอร์เวิร์ดคอนเวอร์เตอร์มีลักษณะใกล้เคียงกับฟลายแบคคอนเวอร์เตอร์ แต่พื้นฐานการทำงานจะแตกต่างกัน คือ หม้อแปลงในฟอร์เวิร์ดคอนเวอร์เตอร์จะทำหน้าที่ส่งผ่านพลังงานในช่วงที่เพาเวอร์ทรานซิสเตอร์นำกระแส ต่างจากฟลายแบคคอนเวอร์เตอร์ซึ่งหม้อแปลงจะสะสมพลังงานในช่วงที่เพาเวอร์ทรานซิสเตอร์นำกระแส แล้วจึงถ่ายเทพลังงานออกไปขณะที่เพาเวอร์ทรานซิสเตอร์หยุดนำกระแส การทำงานของวงจรจะเป็นดังนี้

เพาเวอร์ทรานซิสเตอร์ Q1 จะทำงานโดยนำกระแสและหยุดนำกระแสสลับกันไป เมื่อ Q1 นำกระแส จะมีกระแส Ip ไหลผ่านขดไพรมารี่ Np และตัวมัน เนื่องจากหม้อแปลง T1 ในฟอร์เวิร์ดคอนเวอร์เตอร์จะกำหนดขดไพรมารี่และเซคันดารี่ให้มีเฟสตรงกัน ดังนั้นไดโอด D1 จึงถูกไบแอสตรง ทำให้มีกระแสไหลที่เซคันดารี่ Ns ผ่านตัวเหนี่ยวนำ Lo ไปยังตัวเก็บประจุเอาต์พุต Co และโหลดได้ ขณะที่มีกระแสไหลผ่าน Lo จะมีการสะสมพลังงานไว้ในตัวมันด้วย ส่วนไดโอด D2 จะ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อยู่ในลักษณะไบแอสกลับ จึงไม่มีการนำกระแส เช่นเดียวกันไดโอด D3 เนื่องจากขดดีแมกเนไตซิ่ง Nr ถูกพันไว้ในทิศตรงข้ามกับขดไพรมารี่ Np ไดโอด D3 จึงอยู่ในลักษณะไบแอสกลับ และไม่มีกระแสไหล เมื่อ Q1 หยุดนำกระแส ไดโอด D1 จะถูกไบแอสกลับและไม่มีกระแสไหลจากขดเซคันดารี่ Ns แต่ในขณะเดียวกันสนามแม่เหล็กที่เกิดขึ้นใน Lo ยุบตัว ทำให้มีการกลับขั้วแรงดันที่ Lo ไดโอด D2 จึงถูกไบแอสตรง พลังงานที่ถูกสะสมไว้ใน Lo จะถูกถ่ายเทออกมาทำให้มีกระแสไหลผ่านไดโอด D2 ไปยังตัวเก็บประจุ Co และโหลดได้ กระแสที่ไหลผ่านโหลดจึงมีลักษณะต่อเนื่อง ทั้งในช่วงที่ Q1 นำกระแสและหยุดนำกระแส ทำให้มีการกระเพื่อมของแรงดันที่เอาต์พุตต่ำกว่าฟลายแบคคอนเวอร์เตอร์

ในขณะที่ Q1 หยุดนำกระแส สนามแม่เหล็กที่ดกค้างภายในหม้อแปลงจะมีการยุบตัวและกลับขั้วแรงดันที่ขด Np, Ns และ Nr ไดโอด D3 จะอยู่ในลักษณะถูกไบแอสตรง ทำให้มีการถ่ายเทพลังงานที่เหลือค้างนี้ออกไปได้ ขดลวดดีแมกเนไตซิ่ง Nr และไดโอด D3 นี้มีความสำคัญมาก เพราะถ้าไม่มีการถ่ายเทพลังงานที่ตกค้างออกไปจากขดไพรมารี่ในขณะที่ Q1 หยุดนำกระแส เมื่อ Q1 เริ่มนำกระแสอีกครั้ง สนามแม่เหล็กที่หลงเหลืออยู่จะทำให้ Q1 เป็นอันตรายได้



รูปที่ 2.4 แสดงลักษณะของกระแสและแรงดันที่เกิดขึ้นในวงจรขณะทำงานของฟอร์เวิร์ดคอนเวอร์เตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

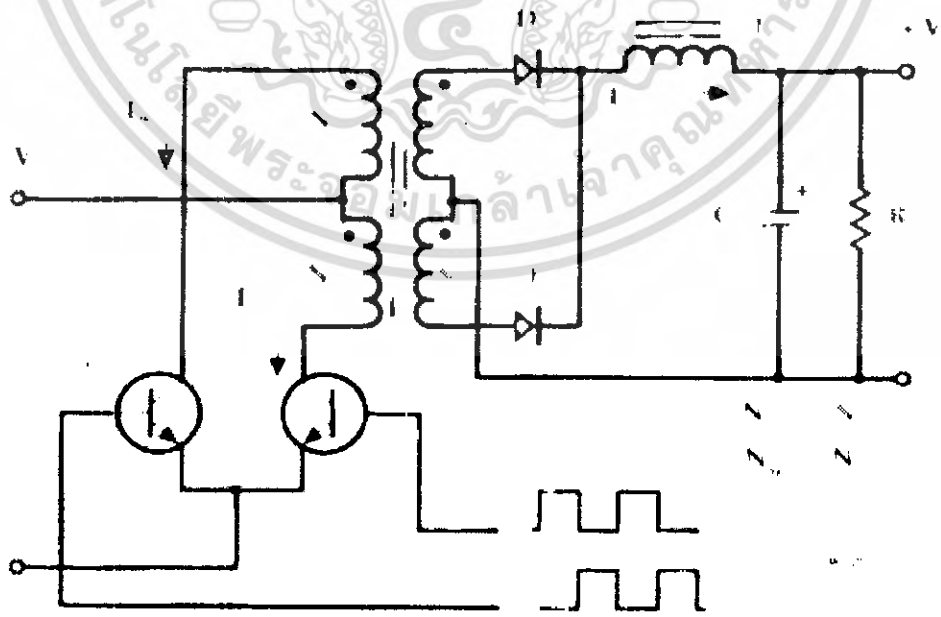
สำหรับฟอร์เวิร์ดคอนเวอร์เตอร์ เมื่อวงจรทำงานอยู่ในสภาวะคงที่ ค่าแรงดันเอาต์พุตที่ได้จากคอนเวอร์เตอร์จะเป็นไปตามสมการ

$$V_{out} = \frac{(N_p / N_s)(V_{in} - V_{CE(sat)})t_{ON}}{T} - V_D \qquad \text{.....(2.2)}$$

ฟอร์เวิร์ดคอนเวอร์เตอร์ให้กำลังงานได้ในช่วงเดียวกับฟลายแบคคอนเวอร์เตอร์ (ในช่วง 100 - 200 วัตต์) แต่กระแสที่ได้จะมีการกระเพื่อมต่ำกว่า อย่างไรก็ตาม ตัวอุปกรณ์ที่เพิ่มเข้ามาจะทำให้มีราคาสูงกว่า

2.3 พุช-พูลคอนเวอร์เตอร์

การทำงานของพุช-พูลคอนเวอร์เตอร์ เปรียบเหมือนกับการนำฟอร์เวิร์ดคอนเวอร์เตอร์สองชุดมาต่อทำงานร่วมกัน โดยผลัดกันทำงานในแต่ละครึ่งคาบเวลาในลักษณะกลับเฟส ทำให้จ่ายกำลังได้ค่อนข้างสูงในช่วง 200 วัตต์ ถึง 1,000 วัตต์ อย่างไรก็ตาม เพาเวอร์ทรานซิสเตอร์ในวงจรยังคงมีแรงดันตกคร่อมขณะหยุดนำกระแสค่อนข้างสูงเช่นเดียวกับฟอร์เวิร์ดและฟลายแบคคอนเวอร์เตอร์ รวมทั้งปัญหาในการเกิดฟลักซ์ไม่สมมาตรในแกนเฟอร์ไรต์ของวงจรทำให้เพาเวอร์ทรานซิสเตอร์พังและเสียหายง่าย



รูปที่ 2.5 แสดงวงจรพื้นฐานของพุช-พูลคอนเวอร์เตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

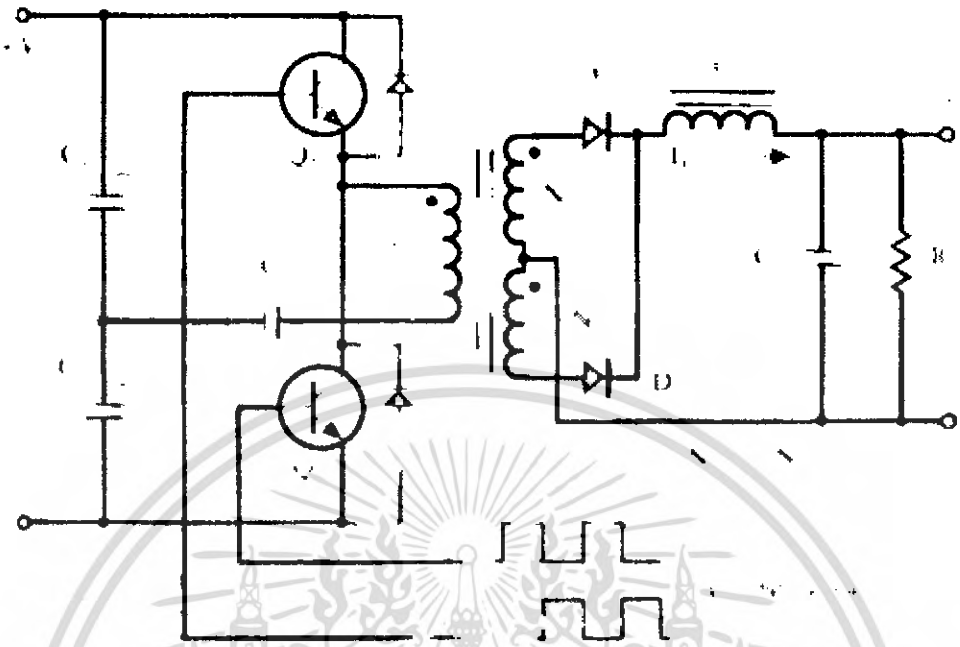
วงจรพื้นฐานของพุช-พูลคอนเวอร์เตอร์แสดงไว้ในรูปที่ 2.5 จากรูป Q1 และ Q2 จะสลับกันทำงานโดยผลัดกันนำกระแสในแต่ละครึ่งคาบเวลา T ในขณะที่ Q1 นำกระแสจะมีกระแส Ip ไหลผ่านขดไพรมารี่ Np1 และไดโอด D1 จะถูกไบแอสกลับ ส่วนไดโอด D2 จะถูกไบแอสตรง ทำให้มีกระแสไหลที่ขดไพรมารี่ Ns2 ผ่านไดโอด D2 และ Lo ไปยังตัวเก็บประจุ Co และโหลด ในจังหวะนี้แรงดันตกคร่อม Q2 จะมีค่าเป็น 2Vin (จำนวนรอบ Np1 = Np2 และ Ns1 = Ns2) ในทำนองเดียวกันขณะที่ Q2 นำกระแส Q1 และ D2 จะไม่นำกระแสเนื่องจากถูกไบแอสกลับ D1 ซึ่งถูกไบแอสตรงจะนำกระแสจากขดเซคันดารี่ Ns1 ผ่าน Lo ไปยังตัวเก็บประจุ Co และโหลด จะเห็นได้ว่าในหนึ่งคาบเวลาการทำงาน ขดเซคันดารี่จะให้กระแสไหลผ่าน Lo ได้ถึงสองครั้ง พุช-พูลคอนเวอร์เตอร์จึงสามารถจ่ายกำลังงานได้มากเป็นสองเท่าของฟอร์เวิร์ดคอนเวอร์เตอร์ที่ค่ากระแสสูงสุดด้านไพรมารี่มีค่าเท่ากัน และโหลดมีกระแสไหลต่อเนื่องตลอดเวลา กระแสที่ได้ทางเอาต์พุตจึงค่อนข้างเรียบ

2.4 ฮาล์ฟ-บริดจ์คอนเวอร์เตอร์

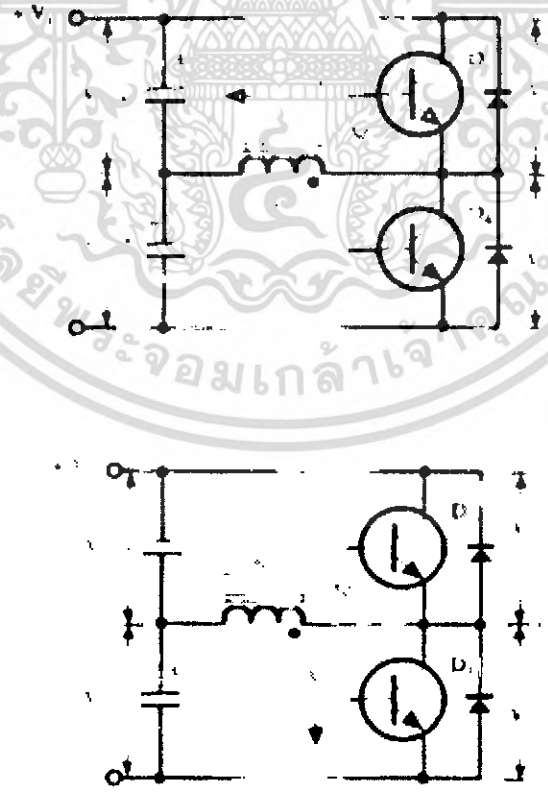
อาจกล่าวได้ว่าฮาลฟ์บริดจ์คอนเวอร์เตอร์จัดอยู่ในตระกูลเดียวกับพุช-พูลคอนเวอร์เตอร์ แต่ลักษณะการจัดวงจรของฮาล์ฟ-บริดจ์คอนเวอร์เตอร์จะทำให้เพาเวอร์ทรานซิสเตอร์ในวงจรมีแรงดันตกคร่อมขณะหยุดนำกระแสเพียงค่าแรงดันอินพุตเท่านั้น ทำให้เพาเวอร์ทรานซิสเตอร์ที่ใช้มีราคาถูก และหาได้ง่ายกว่า ซึ่งจะลดข้อจำกัดต่างๆ เมื่อใช้กับระบบแรงดันไฟสูงได้มาก เช่นที่แรงดันไฟสลับ 220 โวลต์ รวมทั้งฮาล์ฟ-บริดจ์คอนเวอร์เตอร์ยังไม่มีปัญหาของการไม่สมมาตรของฟลักซ์ในแกนเฟอร์ไรต์ของหม้อแปลงได้ด้วย ฮาล์ฟ-บริดจ์คอนเวอร์เตอร์สามารถให้กำลังงานสูงสุดได้ไม่เกิน 500 วัตต์

วงจรพื้นฐานของฮาล์ฟ-บริดจ์คอนเวอร์เตอร์แสดงไว้ในรูปที่ 2.6 การทำงานเป็นดังต่อไปนี้ ตัวเก็บประจุ C1 และ C2 ถูกกำหนดให้มีค่าเท่ากัน ต่ออนุกรมกันอยู่ทางด้านอินพุตเพื่อแบ่งครึ่งแรงดัน แรงดันตกคร่อม C1 และ C2 จึงมีค่าเท่ากับครึ่งหนึ่งของแรงดันที่อินพุต เพาเวอร์ทรานซิสเตอร์ Q1 และ Q2 จะสลับกันทำงานคนละครึ่งคาบเวลาเช่นเดียวกับพุช-พูลคอนเวอร์เตอร์ เพื่อให้ง่ายต่อการพิจารณาวงจร จะพิจารณาในกรณีที่ไม่มีตัวเก็บประจุ Cb ต่ออยู่ในวงจร โดยให้ปลายของขดไพรมารี่ Np ที่ต่ออยู่กับ Cb นั้นต่อโดยตรงเข้ากับจุดต่อระหว่างตัวเก็บประจุ C1 และ C2 ดังแสดงในรูปที่ 2.7

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.6 แสดงวงจรพื้นฐานของฮาล์ฟ-บริดจ์คอนเวอร์เตอร์



รูปที่ 2.7 (บน) ขณะ Q1 นำกระแส (ล่าง) ขณะ Q2 นำกระแส

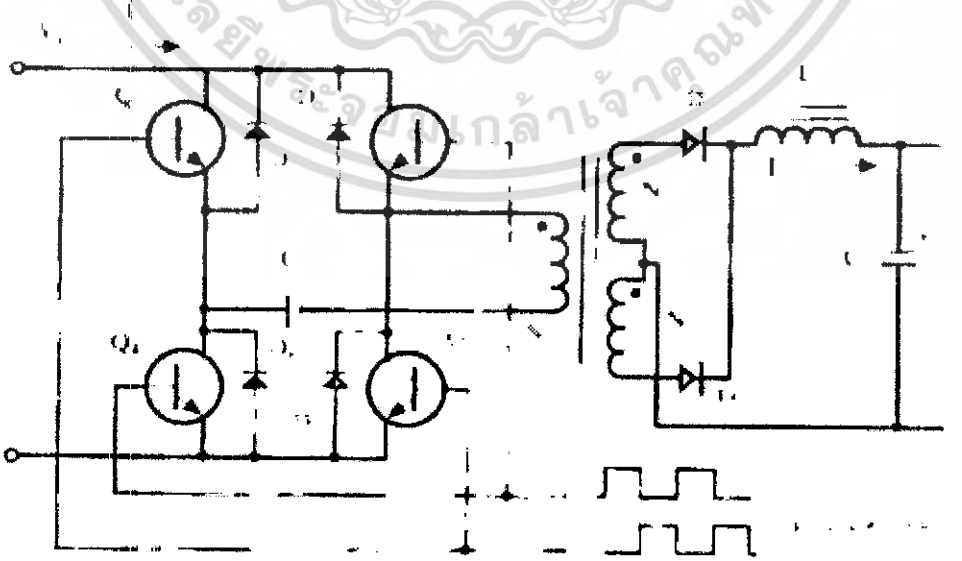
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

พิจารณาการทำงานของฮาล์ฟ-บริดจ์คอนเวอร์เตอร์ในรูปที่ 2.7 เมื่อ Q1 เริ่มนำกระแส และ Q2 ไม่นำกระแส แรงดันตกคร่อม Q2 จะมีค่าเท่ากับ Vin - Vce(sat) ส่วนแรงดันตกคร่อมของไพรมารี่ Np จะมีค่าเท่ากับ Vc1 - Vce(sat) หรือมีค่าเท่ากับ Vin/2 - Vce(sat) นั่นเอง ในทำนองเดียวกัน เมื่อ Q2 นำกระแส และ Q1 ไม่นำกระแส แรงดันดกคร่อม Q1 จะมีค่าเท่ากับ Vin - Vce(sat) เช่นเดียวกัน แรงดันตกคร่อมที่ขดไพรมารี่ Np ก็ยังคงมีค่าเท่ากับ Vin/2 - Vce(sat) เนื่องจาก Vce(sat) มีค่าประมาณ 0.5-1 โวลต์ ดังนั้นจะเห็นได้ว่าแรงดันตกคร่อม Q1 และ Q2 ขณะหยุดนำกระแสจะมีค่าเพียงแรงดันอินพุตเท่านั้น ผลของการทำงานของ Q1 และ Q2 ที่ด้านเซคันดารี่จะมีลักษณะเดียวกันกับพุช-พูลคอนเวอร์เตอร์ ฮาล์ฟ-บริดจ์คอนเวอร์เตอร์จะให้กำลังงานสูงสุดได้ไม่เกิน 500 วัตต์

จากข้อดีของฮาล์ฟ-บริดจ์คอนเวอร์เตอร์ ทำให้เพาเวอร์ทรานซิสเตอร์ในวงจรมีแรงดันตกคร่อมขณะหยุดนำกระแสเพียงค่าแรงดันอินพุตเท่านั้น ทำให้เพาเวอร์ทรานซิสเตอร์ที่ใช้มีราคาถูกและหาได้ง่าย ซึ่งจะลดข้อจำกัดต่างๆ เมื่อใช้กับระบบแรงดันไฟสูงได้มาก ทำให้ในโครงงานนี้ เราจะใช้วิธีการของฮาล์ฟ-บริดจ์คอนเวอร์เตอร์ในการทำงานของภาคสวิตชิ่ง

2.1 ฟูล-บริดจ์คอนเวอร์เตอร์

ฟูล-บริดจ์คอนเวอร์เตอร์ ขณะทำงานจะมีแรงดันตกคร่อมขดไพรมารี่เท่ากับแรงดันอินพุท แต่แรงดันดกคร่อมเพาเวอร์ทรานซิสเตอร์มีค่าเพียงครึ่งหนึ่งของแรงดันอินพุทเท่านั้นและค่ากระแสสูงสุดที่เพาเวอร์ทรานซิสเตอร์แต่ละตัวนั้น มีค่าเป็นครึ่งหนึ่งของกระแสสูงสุดในฮาล์ฟ-บริดจ์คอนเวอร์เตอร์ที่กำลังขาออกเท่ากัน เนื่องจากข้อจำกัดด้านเพาเวอร์ทรานซิสเตอร์ลดน้อยลงไป กำลังงานสูงสุดที่จะได้จากฟูล-บริดจ์คอนเวอร์เตอร์จึงมีค่าสูงได้ตั้งแต่ 500 วัตต์ จนถึง 1,000 วัตต์



รูปที่ 2.8 แสดงวงจรพื้นฐานของฟูล-บริดจ์คอนเวอร์เตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรพื้นฐานของฟูล-บริดจ์คอนเวอร์เตอร์แสดงในรูปที่ 2.8 เพาเวอร์ทรานซิสเตอร์ทั้ง 4ตัว จะทำงานโดยนำกระแสและหยุดนำกระแสสลับกันเป็นคู่ๆ ในแต่ละครึ่งคาบเวลา Q1 และ Q4 จะนำกระแสพร้อมกันในครึ่งคาบเวลา และเมื่อหยุดนำกระแส Q2 และ Q3 จะนำกระแสพร้อมกันในครึ่งคาบเวลาที่เหลือ สลับกันเช่นนี้เรื่อยไป ลักษณะการทำงานของวงจรที่ได้จึงเป็นเช่นเดียวกันกับฮาลฟ์-บริดจ์คอนเวอร์เตอร์ ยกเว้นแรงดันตกคร่อมขดไพรมารี่จะมีค่าเท่ากับ Vin - 2Vce(sat) ดังนั้นผลของการทำงานของวงจรจึงเหมือนกับผลที่ได้จากพุช-พูลคอนเวอร์เตอร์นั่นเอง ส่วนตัวเก็บประจุบล็อกกิ้ง Cb จะมีผลเช่นเดียวกับวงจรฮาล์ฟ-บริดจ์คอนเวอร์เตอร์ จะเห็นได้ว่าแรงดันที่ตกคร่อม Q1 และ Q4 ขณะหยุดนำกระแสจะมีค่าเท่ากับ Vin - Vceq2(sat) และ Vin - Vceq3(sat) ตามลำดับ ส่วนแรงดันที่ตกคร่อม Q2 และ Q3 ขณะหยุดนำกระแสก็จะมีค่า Vin - Vceq1(sat) และ Vin - Vceq4(sat) ตามลำดับเช่นเดียวกัน ส่วนไดโอด D3-D6 ทำหน้าที่เป็นคอมมิวเตติ้งไดโอดให้กับวงจร เพื่อป้องกัน Q1-Q4 เช่นเดียวกับฮาล์ฟบริดจ์คอนเวอร์เตอร์

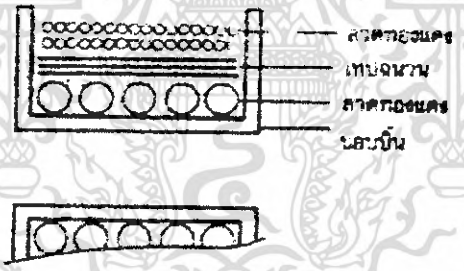
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3
หม้อแปลงสวิตชิ่ง

หม้อแปลงสวิตชิ่ง (Switching Transformer) จัดเป็นอุปกรณ์สำคัญสำหรับสวิตชิ่งเพาเวอร์ซัพพลาย ผู้ออกแบบสวิตชิ่งเพาเวอร์ซัพพลายจึงจำเป็นต้องศึกษารูปแบบที่เป็นไปได้ในลักษณะต่างๆ ของหม้อแปลงสวิตชิ่ง ความเหมาะสมในการใช้งาน การคำนวณขนาดแกนเฟอร์ไรต์และขนาดลวดทองแดงรวมทั้งการกำหนดความปลอดภัยทางไฟฟ้า เพื่อความปลอดภัยและลดกำลังงานสูญเสียในหม้อแปลงสวิตชิ่งขณะทำงาน

3.1 ส่วนประกอบของหม้อแปลงสวิตชิ่ง

หม้อแปลงสวิตชิ่ง มีหน้าที่หลักในการลดทอนแรงดันไฟตรงที่อินพุตของคอนเวอร์เตอร์ ซึ่งอาจมีค่าสูงถึง 310 โวลต์ ให้มีค่าลดลงเป็นแรงดันไฟค่าต่ำที่เอาท์พุต และทำให้เกิดการแยกจากกันทางไฟฟ้าระหว่างแรงดันอินพุตและแรงดันเอาท์พุตที่ได้ เพื่อป้องกันอันตรายจากการถูกไฟฟ้าดูด ส่วนประกอบที่สำคัญของหม้อแปลงสวิตชิ่งแสดงดังรูปที่ 3.1



รูปที่ 3.1 (ก) แสดงส่วนประกอบหลักของหม้อแปลงสวิตชิ่ง,
(ข) การพันขดลวดทองแดงอาบน้ำยาบนบอบบิ้น

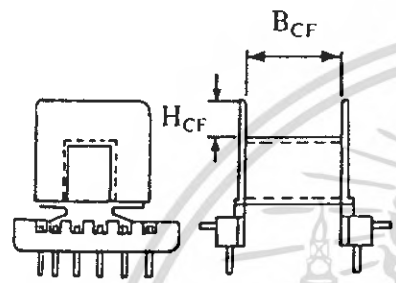
3.1.1 แกนเฟอร์ไรต์ (Ferrite Core)

เฟอร์ไรต์เป็นวัสดุประเภทเฟอร์โรแมกเนติก (Ferromagnetic material) การเหนี่ยวนำแม่เหล็กบนแกนเฟอร์ไรต์ จะมีผลทำให้เกิดความหนาแน่นฟลักซ์แม่เหล็กสูงกว่าการเหนี่ยวนำแม่เหล็ก ที่เกิดขึ้นบนแกนอากาศมาก เฟอร์ไรต์มีค่าจุดอิ่มตัวฟลักซ์แม่เหล็กค่อนข้างสูง ประมาณในช่วง 3,000 ถึง 4,000 เกาส์ และเกิดสูญเสียในตัวมันที่ความถี่สูงๆดังนั้นหม้อแปลงสวิตชิ่งจึงนิยมใช้แกนเป็นเฟอร์ไรต์มากที่สุด เฟอร์ไรต์ที่นำมาใช้ทำแกนของหม้อแปลงสวิตชิ่งจะมีรูปร่างแตกต่างกันออกไป ขึ้นอยู่กับการใช้งานและมาตรฐานในการออกแบบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

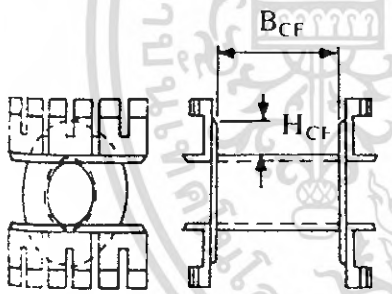
3.1.2 บอบบิ้น (Bobbin)

บอบบิ้น หรือ แบบรองพัน ปกติจะทำจากพลาสติกชนิดทนความร้อนสูง และไม่ติดไฟ บอบบิ้นจะช่วยในการพันขดลวดบนแกนเฟอร์ไรต์ให้มีความสะดวกขึ้น และป้องกันปัญหาการลัดวงจรระหว่างขดลวดกับแกนเฟอร์ไรต์ได้ บอบบิ้นจะมีขนาดมาตรฐานตามมาตรฐานของแกนเฟอร์ไรต์ ตัวอย่างขนาดของบอบบิ้นดูได้จากรูปที่ 3.2 บอบบิ้นส่วนใหญ่จะถูกออกแบบให้มีขาพักลวดทองแดง เพื่อสะดวกในการพันขดลวดและบัดกรีติดกับแผ่น PCB



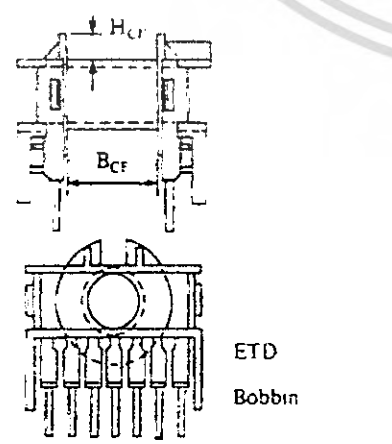
EE Bobbin

CORE TYPE	A_w (cm^2)	B_{CF} (mm)	H_{CF} (mm)	ℓ_{av} (mm)
E 814E250	0.17	6.7	2.1	34.29
E 813E187	0.33	9.3	3.2	36.32
E 813E343	0.36	10.0	3.2	47.50
E 812E250	0.58	10.1	4.9	55.12
E 782E272	0.80	17.3	4.7	55.88
E 375	1.05	16.5	6.6	73.41
E 21	1.14	17.9	6.0	86.36
E 783E608	1.78	26.3	7.1	92.96
E 348E772	1.81	26.3	7.1	99.06
E 625	1.32	21.2	6.4	94.9
E 55	2.80	33.1	8.6	113.03
E 75	2.42	26.2	8.1	119.38



EC Bobbin

CORE TYPE	A_w (cm^2)	B_{CF} (mm)	H_{CF} (mm)	ℓ_{av} (mm)
EC 35	0.97	21.5	4.8	50.04
EC 41	1.35	24.5	5.8	59.94
EC 52	2.13	28.3	7.7	72.90
EC 70	4.77	41.5	11.7	95.0



ETD Bobbin

CORE TYPE	A_w (cm^2)	B_{CF} (mm)	H_{CF} (mm)	ℓ_{av} (mm)
ETD 34	1.23	21.8	6.8	59.94
ETD 39	1.74	25.6	6.9	68.58
ETD 44	2.13	29.6	7.3	76.2
ETD 49	2.71	32.8	8.4	85.09

A_W = พื้นที่ช่องพันขดลวด

B_{CF} = ความยาวแกนที่พันขดลวดได้

H_{CF} = ระยะจำกัดความสูงของขดลวด

l_{av} = ความยาวเฉลี่ยของลวดทองแดงที่พันบนแกนต่อหนึ่งรอบ

รูปที่ 3.2 แสดงตัวอย่างขนาดมาตรฐานของบอบบิ้นสำหรับแกนเฟอร์ไรต์แบบ EE, EC และ ETD

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.1.3 ลวดทองแดงอาบน้ำยา (Enameled Copper Wire)

การพันขดลวดทั้งไพรมารี่และเซคั่นดารี่ของหม้อแปลงสวิตชิ่งที่กำลังไม่สูงมากนัก ปกติจะใช้ลวดทองแดงอาบน้ำยาพันบนแกนบอบบิ้นเพื่อให้ได้จำนวนรอบตามต้องการ ขนาดของขดลวดทองแดงที่จะใช้พันนั้น ขึ้นอยู่กับกระแสสูงสุดที่ผ่านขดลวด ความถี่ และผลข้างเคียงอื่นๆ ซึ่งจะได้กล่าวรายละเอียดในหัวข้อถัดไป

3.1.4 เทปฉนวน (Insulation Tape)

เทปฉนวนใช้พันสำหรับเป็นตัวรองระหว่างชั้นของขดลวดในหม้อแปลงสวิตชิ่ง และมีหน้าที่สำคัญในการแยกส่วนทางไฟฟ้า ระหว่างขดไพรมารี่และขดลวดเซคั่นดารี่ วัสดุที่ใช้ทำเทปฉนวนอาจเป็นพวกไมลาร์ (Mylar) หรือโพลีเอสเตอร์ (Polyester) เทปฉนวนมีความหนาอยู่ในช่วง 0.05 - 0.1 มิลลิเมตร การเลือกใช้จะขึ้นอยู่กับการออกแบบและค่าความปลอดภัยที่ต้องการจากหม้อแปลงสวิตชิ่งเป็นหลัก

3.2 แกนเฟอร์ไรต์ และการเลือกใช้

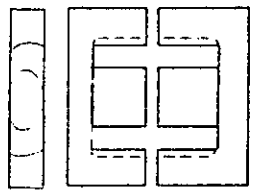
3.2.1 ลักษณะและขนาดมาตรฐานของแกนเฟอร์ไรต์

ถึงแม้จะมีวัสดุแม่เหล็กมากมายที่สามารถจะนำมาใช้ในการออกแบบหม้อแปลงความถี่สูงได้นั้น แต่วัสดุที่นิยมนำมาใช้เป็นแกนหม้อแปลงมากที่สุดก็คือ วัสดุเฟอร์ไรต์ เนื่องจากวัสดุเฟอร์ไรต์มีความหนาแน่นฟลั๊กซ์ไม่สูงเกินไปนัก และวัสดุเฟอร์ไรต์ส่วนมากจะมี Bsat อยู่ในย่านระหว่าง 3000 - 5000 G แต่มี core less ต่ำที่ความถี่สูง ง่ายต่อการพัน coupling และง่ายในการประกอบ

แกนเฟอร์ไรต์สำหรับหม้อแปลงสวิตชิ่งทั่วไป จะถูกผลิตออกมาที่ขนาดและรูปทรงต่างๆ ตามมาตรฐานเดียวกัน เช่น แกนแบบ EI, EE, ETD หรือแกนแบบ POT เป็นต้น ปกติผู้ผลิตจะทำแกนเฟอร์ไรต์ออกมาในลักษณะของคู่ประกบ เพื่อความสะดวกของการประกอบเข้าด้วยกันกับบอบบิ้น การประกบแกนเฟอร์ไรต์บนบอบบิ้นจะทำให้ทางเดินของฟลักซ์แม่เหล็กที่เกิดขึ้นในแกนมีลักษณะเป็นวงบรรจบได้ ตัวอย่างขนาดของแกนเฟอร์ไรต์แบบต่างๆ แสดงไว้ในรูปที่ 3.3

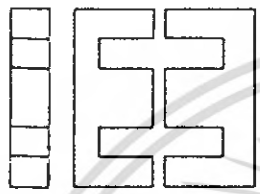
แกนแบบ POT นั้นจะใช้กับหม้อแปลงสวิตชิ่งที่ไม่ต้องการกำลังสูง (ไม่เกิน 125 วัตต์) และในงานที่ต้องการสัญญาณรบกวน EMI/RFI ต่ำ เนื่องจากลักษณะรูปทรงของมันสามารถป้องกันการแพร่กระจายของสัญญาณรบกวนได้ดี แต่แกนบน POT มีช่องสำหรับให้ขดลวดออกมาภายนอกได้ค่อนข้างเล็ก จึงเป็นอุปสรรคในการพันลวดทองแดงขนาดใหญ่ เมื่อหม้อแปลงต้องการกำลังสูงการเลือกใช้แกน จะเป็นแบบแกน EI, EE และ ETD เนื่องจากสามารถพันขดลวดรอบแกนบอบบิ้นได้สะดวก แกนในกลุ่มนี้ ค่า EMI/RFI ที่เกิดขึ้นจะมีค่ามากกว่าแกนแบบ POT

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



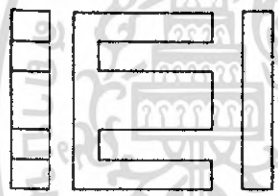
ETD

CORE TYPE	A_e (cm^2)	A_w (cm^2)	V_e (cm^3)	ℓ_e (mm)
ETD 34	0.971	1.220	7.64	78.6
ETD 39	1.250	1.740	11.50	92.2
ETD 44	1.740	2.130	18.00	103.0
ETD 49	2.110	2.710	24.20	114.0



EE

CORE TYPE	A_e (cm^2)	A_w (cm^2)	V_e (cm^3)	ℓ_e (mm)
EE 20/20/5	0.31	0.35	1.34	43.0
EE 30/30/7	0.59	0.78	4.00	66.9
EE 42/42/15	1.82	1.78	17.6	97.0
EE 42/42/20	2.36	1.78	23.1	97.4
EE 42/54/20	2.36	2.40	28.8	122.0
EE 42/66/20	2.36	3.40	34.5	143.0
EE 55/55/21	3.54	2.50	43.7	123.0
EE 55/55/25	4.20	2.50	52.0	123.0
EE 65/66/27	5.32	3.93	78.2	147.0



EI

CORE TYPE	A_e (cm^2)	A_w (cm^2)	V_e (cm^3)	ℓ_e (mm)
EI 19	0.24	0.517	0.950	39.6
EI 22/19	0.41	0.44	1.630	39.3
EI 25/19	0.42	0.819	2.02	48.6
EI 28/20	0.85	0.725	4.11	48.4
EI 30/26	1.11	0.791	6.45	58.1
EI 35/29	1.21	1.36	8.18	67.6
EI 40/35	1.48	1.08	11.3	76.9
EI 50/42	2.30	1.7	21.8	94.8
EI 60/44	2.48	2.94	27.2	109.7

A_e = ขนาดพื้นที่หน้าตัดแกนเฟอร์ไรต์ V_e = ปริมาตรของแกนเฟอร์ไรต์

A_W = ขนาดพื้นที่ช่องพันขดลวดของบอบบิ้น l_e = ระยะทางเดินฟลักซ์แม่เหล็กในแกนเฟอร์ไรต์

รูปที่ 3.3 แสดงตัวอย่างขนาดของแกนเฟอร์ไรต์แบบ EE, EI และ ETD

3.2.2 ลักษณะสมบัติของเนื้อสารที่ใช้ทำแกนเฟอร์ไรต์

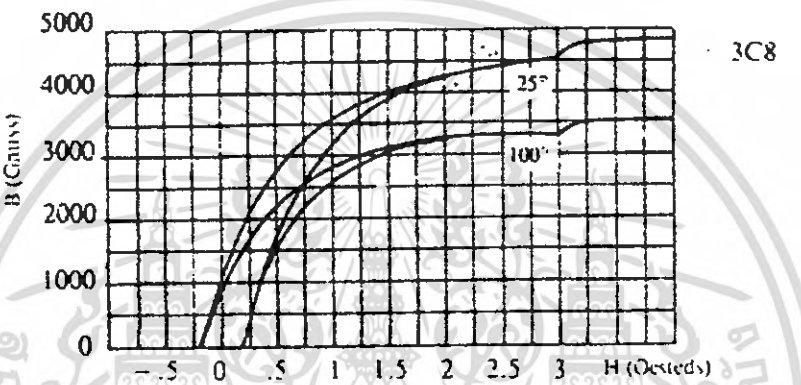
ชนิดของเนื้อสารแกนเฟอร์ไรต์ที่แตกต่างกัน จะให้คุณสมบัติทางแม่เหล็กของแกนเฟอร์ไรต์แตกต่างกันด้วย ถึงแม้จะมีขนาดเท่ากันทุกประการก็ตาม ในแผ่นข้อมูลเนื้อสารที่ให้มากับแกนเฟอร์ไรต์นั้น จะต้องมีรายละเอียดคุณสมบัติเนื้อสารแสดงไว้เสมอ ข้อมูลสำคัญที่ควรจะทำความเข้าใจและศึกษาไว้ก็คือ เส้นโค้งฮิสเตอร์รีซิส (Hysteresis curve) และค่าการสูญเสียในแกนเฟอร์ไรท์ (Core Loss)

3.2.3 เส้นโค้งฮิสเตอร์รีซิส (Hysteresis Curve)

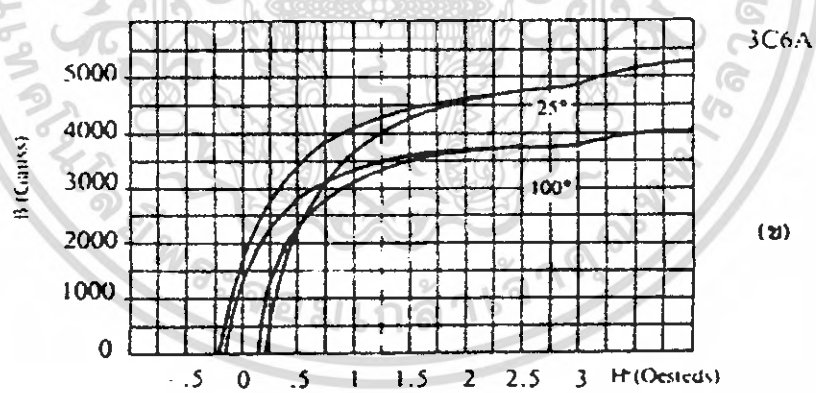
เส้นโค้งฮิสเตอร์รีซิส จะแสดงความสัมพันธ์ระหว่าง ค่าความหนาแน่นฟลักซ์แม่เหล็ก (B) ที่เกิดขึ้นในแกนเฟอร์ไรต์ กับความเข้มของสนามแม่เหล็ก (H) ที่เกิดจากการเหนี่ยวนำของขดลวดที่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

พันบนแกนในรูป 3.4 (ก) และ 3.4 (ข) จะแสดงลักษณะของเส้นโค้งฮิสเตอร์รีซิสของเนื้อสารชนิด 3C8 และ 3C6A ตามลำดับ ซึ่งผลิตโดยผู้ผลิตคือ FERROXCUBE จากรูปจะเห็นได้ว่า ค่าความหนาแน่นฟลักซ์แม่เหล็ก B จะมีค่าเพิ่มขึ้นเมื่อความเข้มของสนามแม่เหล็ก H มีค่าเพิ่มขึ้น จนถึงจุดหนึ่งซึ่งค่าความหนาแน่นฟลักซ์แม่เหล็ก B มีค่าเพิ่มขึ้นน้อยมาก แม้ว่าจะมีการเพิ่มขึ้นของความเข้มสนามแม่เหล็ก H ก็ตาม จากจุดดังกล่าวเราเรียกว่า แกนเริ่มมีการอิ่มตัวของฟลักซ์แม่เหล็ก (Saturation)



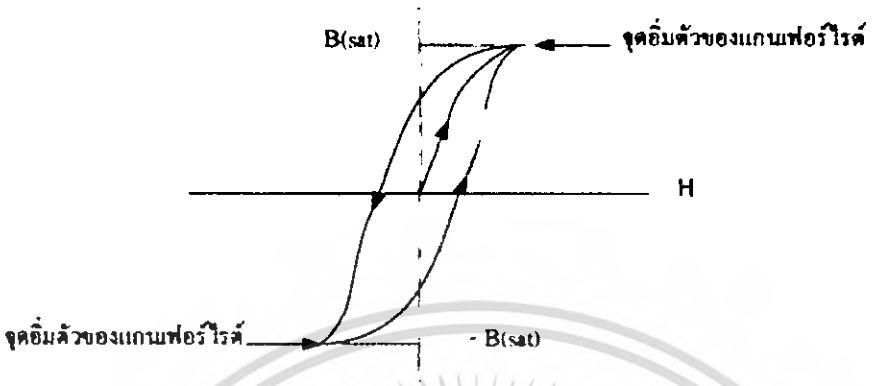
รูปที่ 3.4 (ก) แสดงเส้นโค้งฮิสเตอร์รีซิสของแกนเฟอร์ไรต์ที่เป็นเนื้อสารชนิด 3C8



รูปที่ 3.4 (ข) แสดงเส้นโค้งฮิสเตอร์รีซิสของแกนเฟอร์ไรต์ที่เป็นเนื้อสารชนิด 3C6A

โดยปกติผู้ผลิตจะแสดงกราฟของเส้นโค้งฮิสเตอร์รีซิสเพียงครั้งเดียว เนื่องจากอีกครึ่งหนึ่งของเส้นโค้งฮิสเตอร์รีซิสจะมีลักษณะเหมือนกันทุกประการ เพียงแต่จะมีลักษณะกลับทิศกันเท่านั้น ดังแสดงในรูปที่ 3.5

72838
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.5 แสดงลักษณะที่สมบูรณ์ของเส้นโค้งฮีสเตอร์รีซิสซึ่งจะมีลักษณะสมมาตรของกราฟชีกบนและชีกล่าง ปกติผู้ผลิตจะให้กราฟชีกบนมาเท่านั้น ดังในรูปที่ 3.4

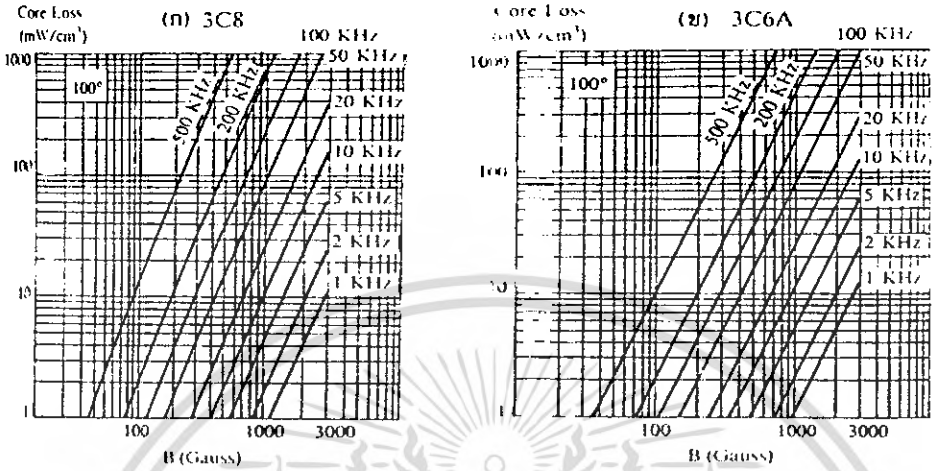
การใช้งานแกนเฟอร์ไรต์ในหม้อแปลงสวิตชิ่ง จะต้องระวังไม่ทำให้แกนเฟอร์ไรต์เกิดการอิ่มตัวขึ้นได้ ดังนั้นโดยทั่วไปในการออกแบบหม้อแปลงสวิตชิ่ง จึงควรกำหนดค่าความหนาแน่นฟลักซ์แม่เหล็ก B ที่ยอมให้เกิดขึ้นได้ในแกนขณะทำงาน มีค่าไม่เกินครึ่งหนึ่งของค่าความหนาแน่นฟลักซ์แม่เหล็กสูงสุดก่อนอิ่มตัวของแกนเฟอร์ไรต์ เพื่อความปลอดภัย

3.2.4 ค่าการสูญเสียในแกนเฟอร์ไรต์ (Core Loss)

การสูญเสียที่เกิดขึ้นในแกนเฟอร์ไรต์ จะทำให้แกนเฟอร์ไรต์ร้อน ซึ่งมีสาเหตุหลักสองประการ คือ การสูญเสียที่เกิดจากลักษณะฮิสเตอร์รีซิสของแกน (Hysteresis Loss) และการสูญเสียจากการเกิดกระแส ไหลวนภายในแกนเฟอร์ไรต์ (Eddy Current Loss)

ที่ความถี่ต่ำกว่า 100 กิโลเฮริตซ์ การสูญเสียจากการเกิดกระแสไหลวนในแกนจะมีค่าน้อย สำหรับแกนที่มีขนาดไม่ใหญ่มากนัก ดังนั้นการสูญเสียที่ก่อให้เกิดความร้อนในแกนอาจพิจารณาได้จากการสูญเสียทางฮีสเตอร์รีซิสเพียงอย่างเดียว ตัวอย่างกราฟแสดงค่าการสูญเสียที่เกิดขึ้นในแกนเฟอร์ไรท์แสดงไว้ในรูปที่ 3.6 (ก) และ 3.6 (ข) ปกติค่ากำลังสูญเสียจะถูกระบุไว้เป็นมิลลิวัตต์ต่อหนึ่งลูกบาศก์เซนติเมตร (mW/cm^3) และมีค่าขึ้นกับค่าความหนาแน่นฟลักซ์แม่เหล็ก ความถี่ในการใช้งาน รวมถึงอุณหภูมิขณะใช้งานในแกนเฟอร์ไรทต์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.6 แสดงค่าการสูญเสียในแกนเฟอร์ไรต์ของเนื้อสารชนิด 3C8 (ก) และ 3C6A (ข)

3.2.5 การกำหนดค่าความหนาแน่นฟลักซ์แม่เหล็กสูงสุดในแกนหม้อแปลง

ค่าความหนาแน่นฟลักซ์แม่เหล็กในแกนของหม้อแปลง จะขึ้นอยู่กับจำนวนรอบของขดลวดไพรมารี่และขนาดของแกน จากกฎของฟาราเดย์จะได้ว่า

$$\Delta B = \frac{V \times t}{N_p \times A_e} \times 10^8 \quad \text{.....(3.1)}$$

เมื่อ ΔB คือ ค่าความหนาแน่นฟลักซ์แม่เหล็กที่เกิดขึ้นในแกน เป็นเกาส์

V คือ ค่าแรงดันที่ตกคร่อมขดไพรมารี่ เป็นโวลต์

N_p คือ ค่าจำนวนรอบของขดไพรมารี่ เป็นรอบ

A_e คือ ขนาดพื้นที่หน้าตัดของแกน เป็นตารางเซนติเมตร

t คือ ช่วงเวลาที่มีการเปลี่ยนแปลงของฟลักซ์เกิดขึ้น เป็นวินาที

จะเห็นได้ว่ายิ่งจำรอบของขดไพรมารี่มีค่าน้อยลง ค่าความหนาแน่นฟลักซ์ที่เกิดขึ้นจะยิ่งมีค่ามาก ซึ่งการลดจำนวนรอบของขดไพรมารี่ลงจะทำให้สามารถใช้ลวดทองแดงขนาดใหญ่ขึ้นได้ และสามารถทนกระแสได้สูงทำให้หม้อแปลงให้กำลังได้สูงขึ้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

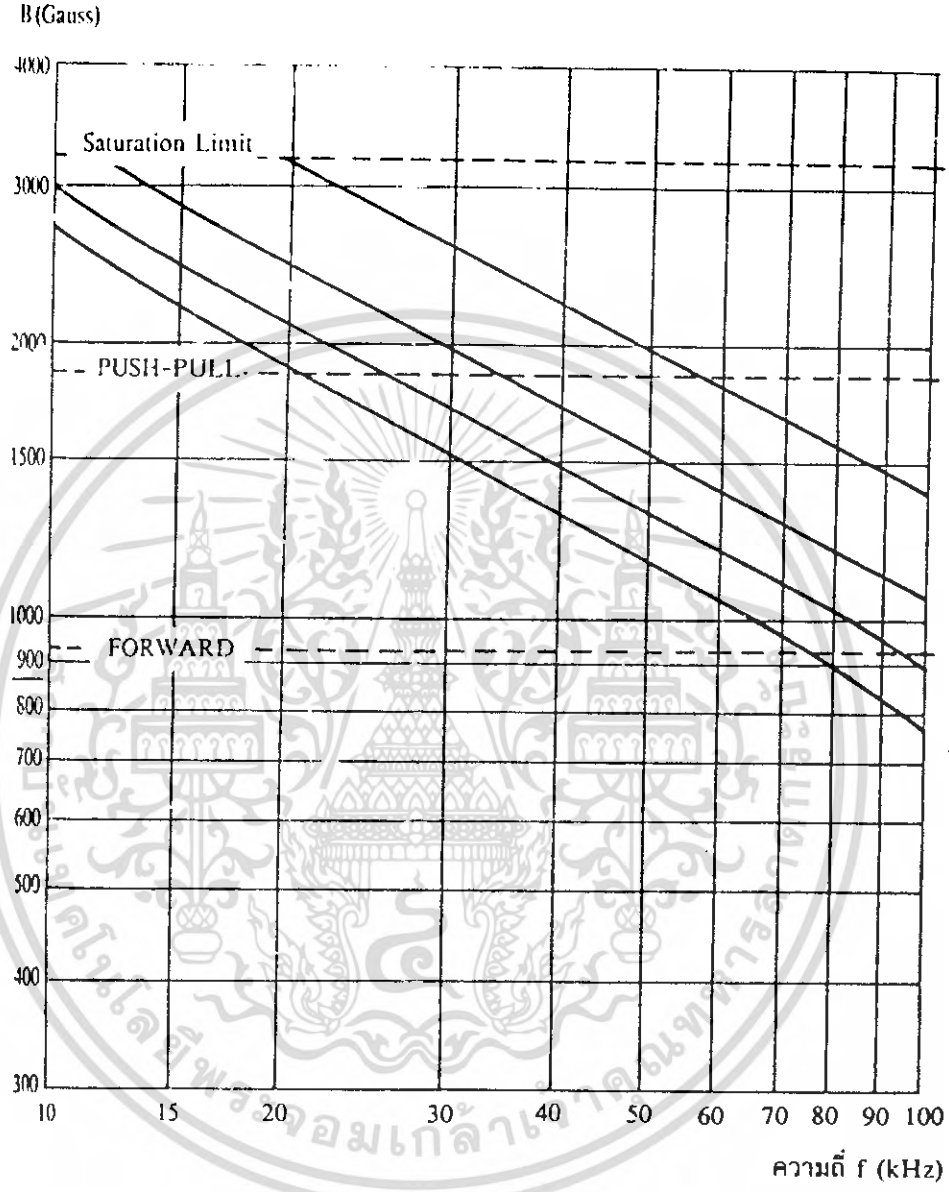
อย่างไรก็ตาม หากค่าความหนาแน่นฟลักซ์แม่เหล็กมีค่าเพิ่มขึ้นจนถึงจุดอิ่มตัว จะทำให้แรงดันตกคร่อมขดไพรมารี่มีค่าลดลงอย่างรวดเร็ว แรงดันอินพุตจะไปตกคร่อมที่เพาเวอร์ทรานซิสเตอร์ในขณะที่กำลังนำกระแสสูงๆ แทน ทำให้เพาเวอร์ทรานซิสเตอร์พังเสียหายได้ และความหนาแน่นฟลักซ์แม่เหล็กที่มีค่าสูงจะทำให้เกิดการสูญเสียภายในแกนสูงอีกด้วย ดังนั้นการกำหนดค่าความหนาแน่นฟลักซ์แม่เหล็กสูงสุดที่ยอมให้เกิดขึ้นในแกนเฟอร์ไรต์ของหม้อแปลงขณะทำงาน จึงมีข้อที่ควรคำนึงถึง 2 ประการคือ

1. แกนเฟอร์ไรต์ต้องไม่เกิดอิ่มตัวขณะทำงาน
2. ที่ค่าความหนาแน่นฟลักซ์แม่เหล็กสูงสุดที่เกิดขึ้นในแกนขณะทำงานจะต้องเกิดการสูญเสียในแกนเฟอร์ไรต์ต่ำที่สุด

ในรูปที่ 3.7 (ก), (ข) และ (ค) เป็นกราฟแสดงค่าความหนาแน่นฟลักซ์แม่เหล็กสูงสุดที่เหมาะสมของแกนเฟอร์ไรต์ ซึ่งแนะนำไว้โดย L.M. Bracke[1] ใช้สำหรับพุช-พูลคอนเวอร์เตอร์ และฟอร์เวิร์ดคอนเวอร์เตอร์ เพื่อให้ได้กำลังงานสูงสุดและมีค่าการสูญเสียน้อยที่สุดด้วย การใช้กราฟนี้เพื่อกำหนดค่าความหนาแน่นฟลักซ์แม่เหล็กสูงสุดในขั้นต้นสำหรับการออกแบบหม้อแปลงสวิตชิ่ง ซึ่งจะทำให้เกิดความสะดวกและรวดเร็วขึ้นมาก

หมายเหตุ การกำหนดค่าความหนาแน่นฟลักซ์แม่เหล็ก ΔB ให้กำหนดเป็น 2 เท่าของค่าที่อ่านได้จากกราฟ ($2\times\Delta B$) และค่า ΔB ไม่ควรกำหนดเกินเส้นประในกราฟ ซึ่งแสดงขีดจำกัด ΔB สำหรับคอนเวอร์เตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



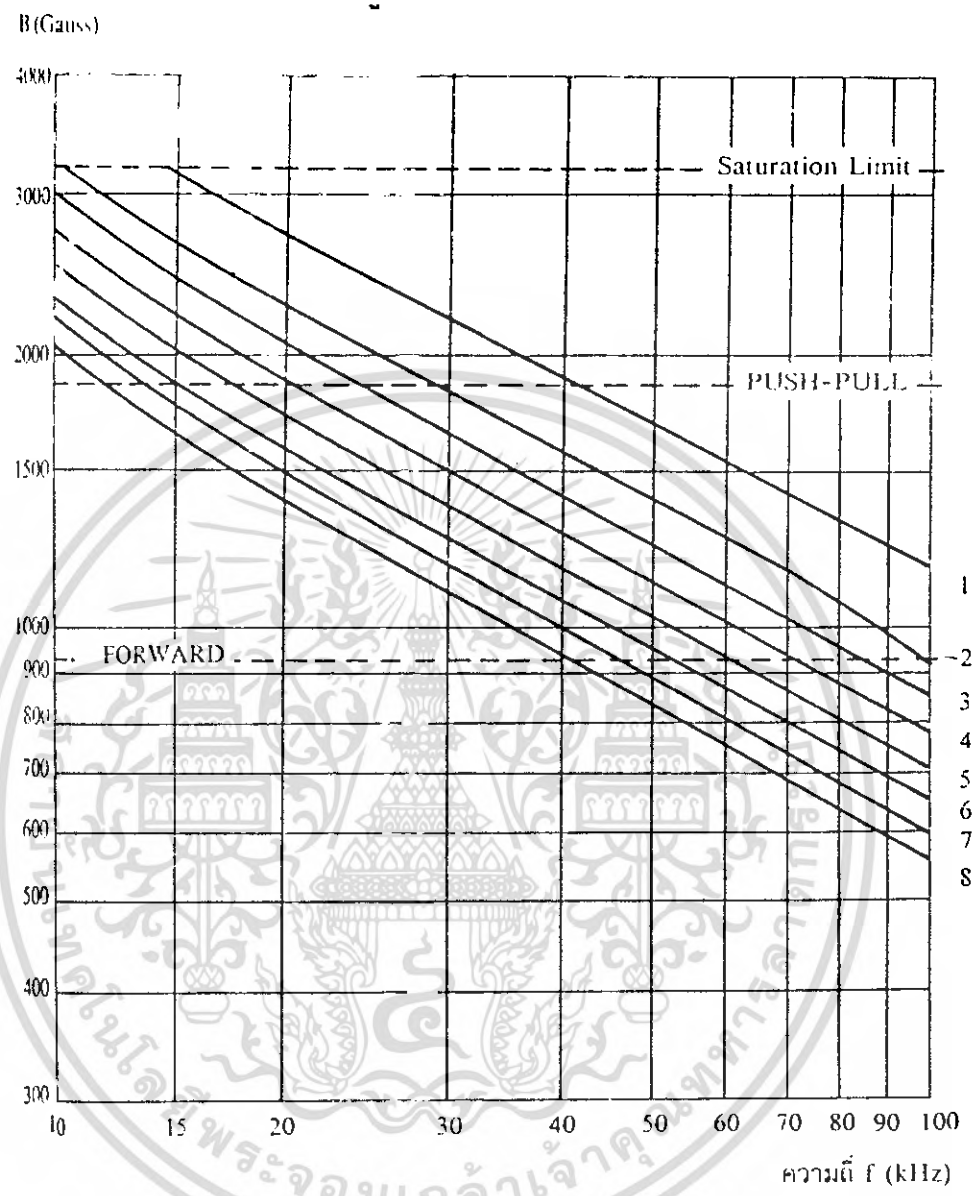
รูปที่ 3.7 (ก)

ขนาดแกนเฟอร์ไรต์ :

(1) UU 15/22/6, E 20/20/5 (2) UU20/32/7, EE 25/25/7, EE 30/30/7

(3) UU25/40/13 (4) UU 30/15/16

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.7 (ข)

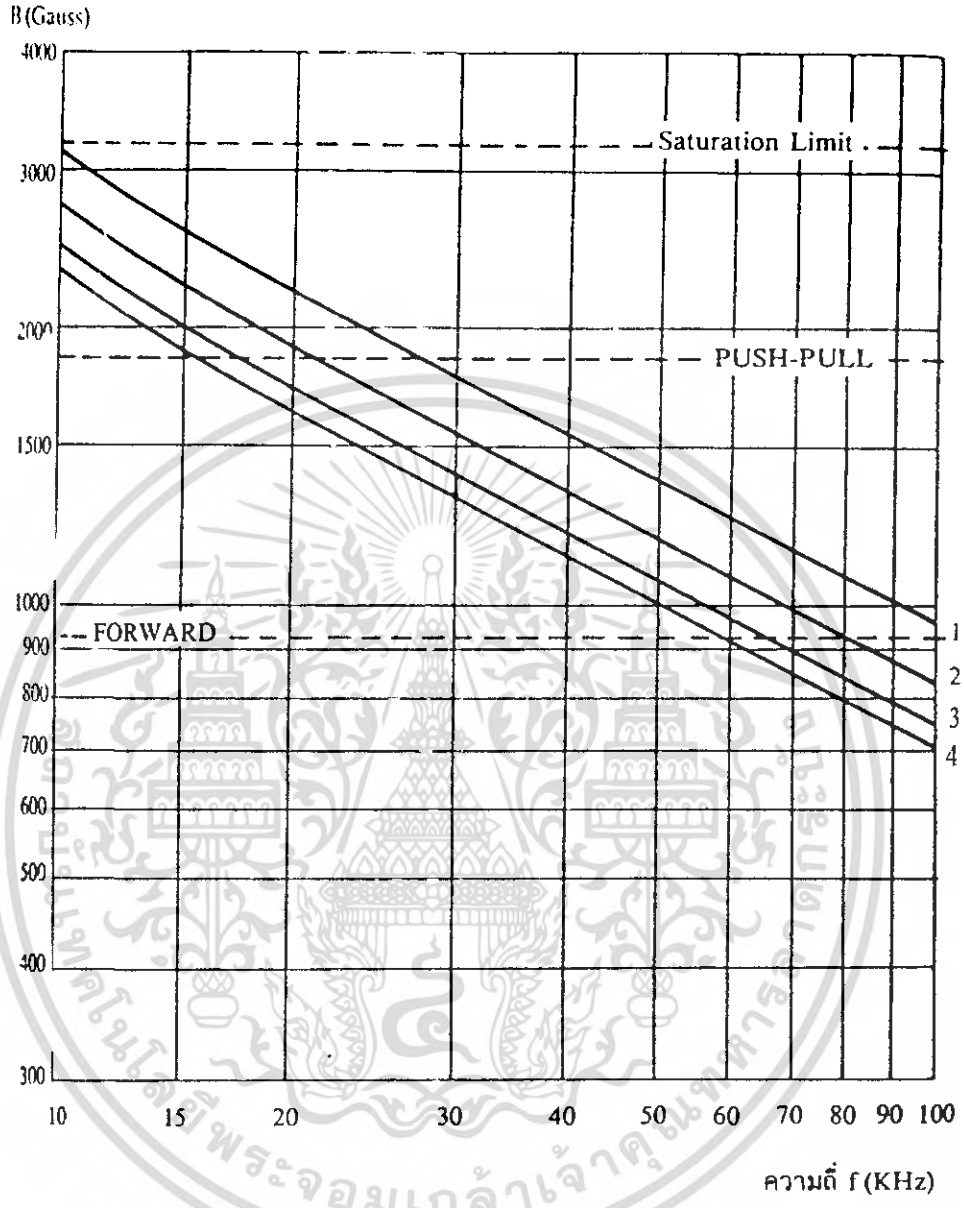
ขนาดแกนเฟอร์ไรต์ :

(1) EC35 (2) EC 41, EC 52 (3) EC70 (4) EE 42/22/15

(5) EE 42/42/20, EE 42/54/20, EE 42/66/20 (6) EE 55/55/21

(7) EE 55/55/25, UU 64/70/20 (8) EE 65/66/27

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.7 (ค)

ขนาดแกนเฟอร์ไรต์ : (1) ETD 34

(2) ETD 39

(3) ETD 44

(4) ETD 49

รูปที่ 3.7 (ก), (ข) และ (ค) กราฟแสดงค่าความหนาแน่นฟลักซ์แม่เหล็กสูงสุดที่เหมาะสมของแกนเฟอร์ไรต์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2.6 การเลือกขนาดของแกนเฟอร์ไรต์ที่เหมาะสม

การใช้แกนเฟอร์ไรต์ที่มีขนาดใหญ่เกินไปสำหรับหม้อแปลงสวิตชิ่ง จะเป็นการสิ้นเปลืองค่าใช้จ่ายโดยไม่จำเป็น ส่วนการใช้แกนเฟอร์ไรต์ที่มีขนาดเล็กเกินไป ขดลวดและแกนเฟอร์ไรต์จะร้อน กำลังงานสูงสุดที่เหมาะสมสำหรับแกนเฟอร์ไรต์ขนาดต่างๆ พิจารณาได้จากขนาดหน้าตัดของแกน (A_e) และขนาดช่องสำหรับพันขดลวดของบอบบิ้น (A_w) โดยอาจคำนวณได้จากสมการต่างๆ ดังต่อไปนี้

สำหรับแกนที่ใช้กับหม้อแปลงของฟอร์เวิร์ดคอนเวอร์เตอร์

$$P = \frac{0.5\Delta B(\max) \times f \times A_e \times A_w}{D} \times 10^{-3} \quad \text{.....(3.2)}$$

สำหรับแกนที่ใช้กับหม้อแปลงของพุช-พูลคอนเวอร์เตอร์

$$P = \frac{\Delta B(\max) \times f \times A_e \times A_w}{D} \times 10^{-3} \quad \text{.....(3.3)}$$

สำหรับแกนที่ใช้กับหม้อแปลงของฮาล์ฟบริดจ์และบริดจ์คอนเวอร์เตอร์

$$P = \frac{1.4\Delta B(\max) \times f \times A_e \times A_w}{D} \times 10^{-3} \quad \text{.....(3.4)}$$

โดยที่ $\Delta B(\max)$ = ค่าความหนาแน่นฟลักซ์สูงสุดในแกนเฟอร์ไรต์ เป็นเกาส์

f = ค่าความถี่การทำงานของแกนเฟอร์ไรต์ เป็นเฮิรตซ์

A_e = พื้นที่หน้าตัดของแกนเฟอร์ไรต์ เป็นตารางเซนติเมตร

A_w = พื้นที่ช่องสำหรับพันขดลวดของบอบบิ้น เป็นตารางเซนติเมตร

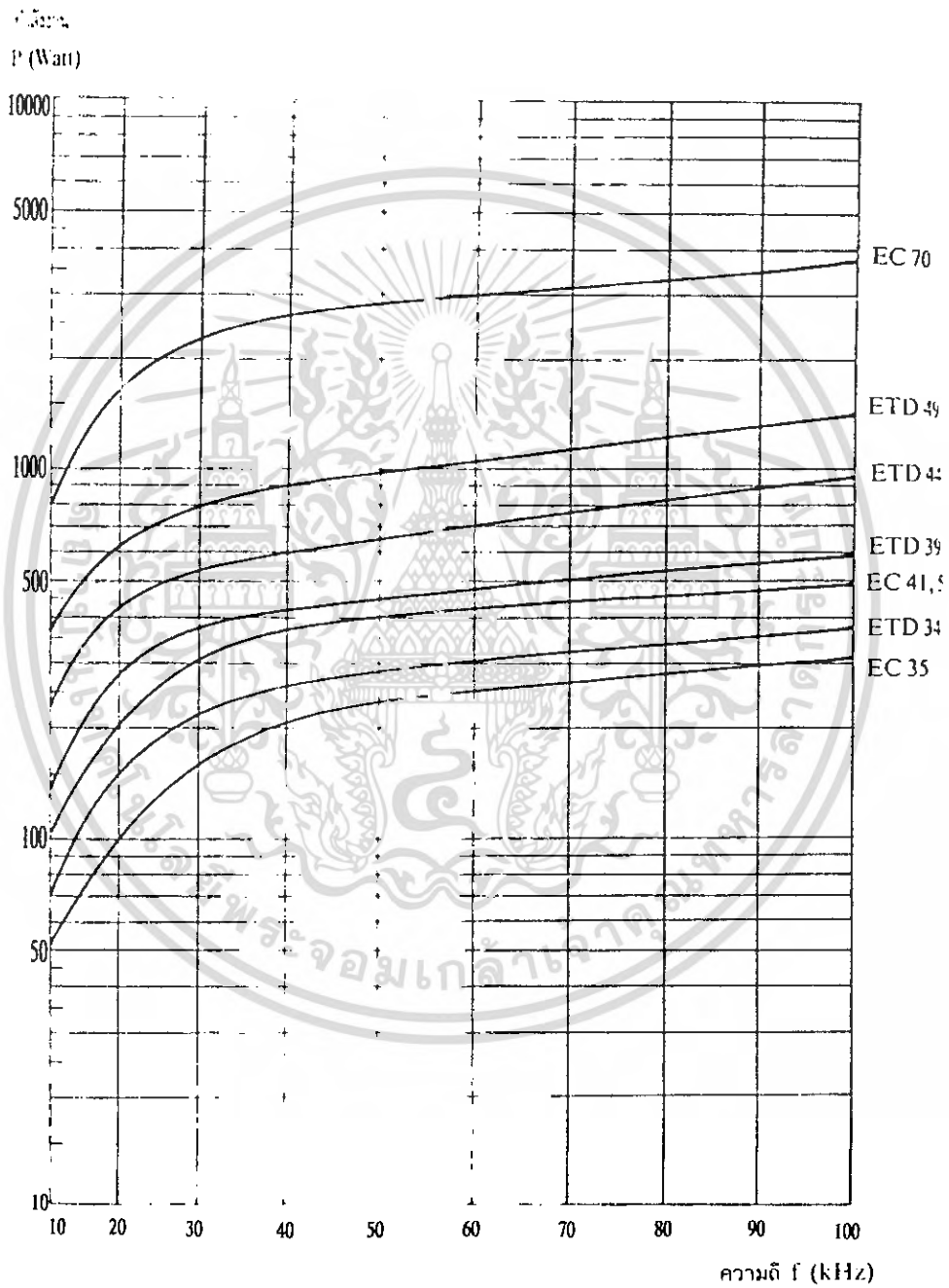
D = ค่าความหนาแน่นกระแสในขดไพรมารี่ เป็นเซอร์คูลามิลต่อแอมป์

P = กำลังงานสูงสุดที่ได้จาก แกนเฟอร์ไรต์ เป็นวัตต์

ค่าของ $\Delta B(\max)$ ที่เหมาะสมหาได้จากรูปที่ 3.7 ส่วนค่าของ A_e และ A_w เป็นขนาดมาตรฐานของแกนเฟอร์ไรต์ที่ใช้ โดยดูได้จากข้อมูลจากผู้ผลิตที่ให้มากับแกนเฟอร์ไรต์ ค่าของ D กำหนดได้จากขนาดของลวดทองแดงที่ใช้พัน ซึ่งจะได้กล่าวละเอียดในหัวข้อถัดไป

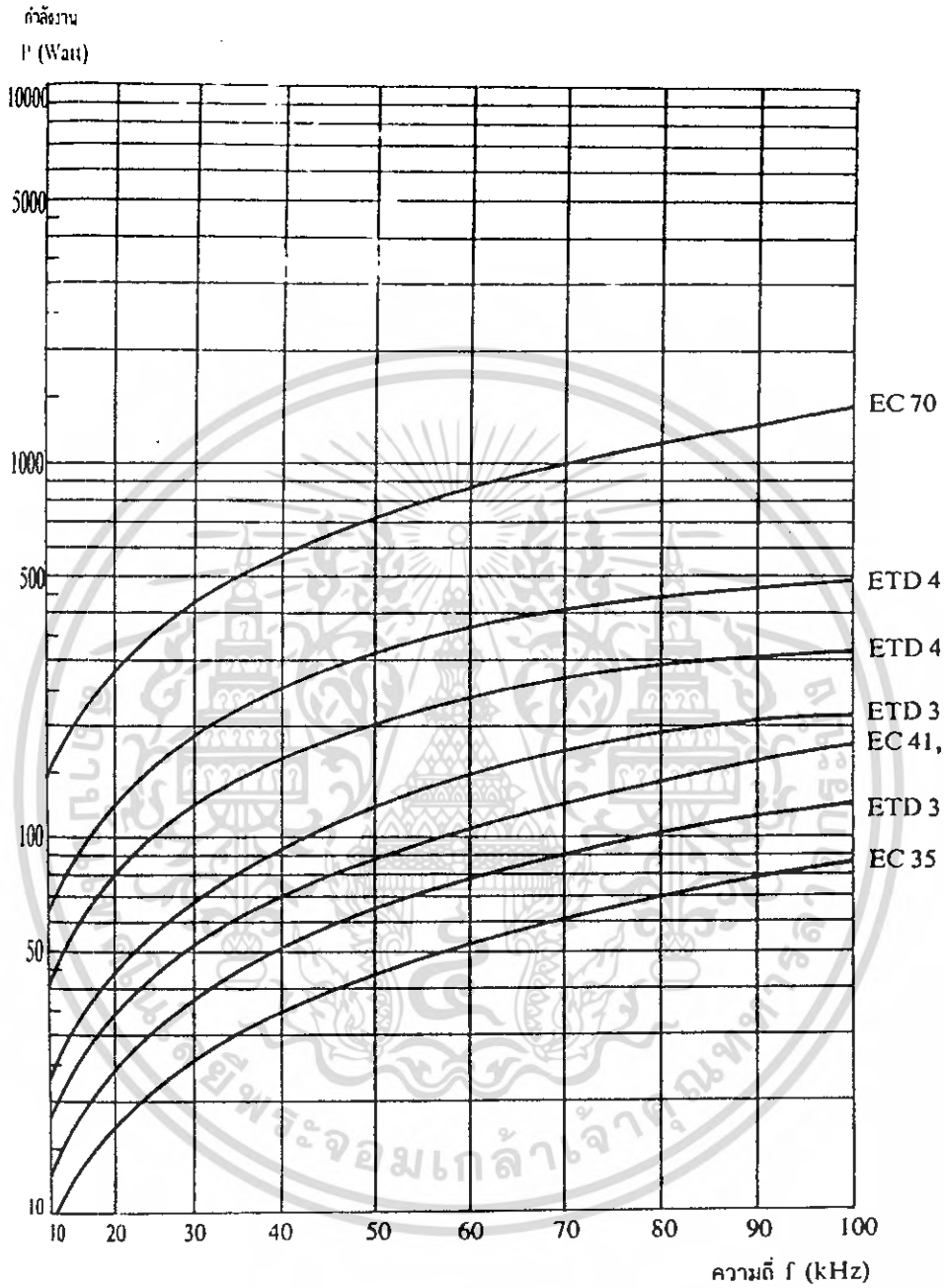
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 3.8 แสดงถึงค่ากำลังที่เหมาะสมสำหรับแกนขนาดต่างๆ ในการใช้งานที่ความถี่ 20 กิโลเฮิรตซ์ ถึง 100 กิโลเฮิรตซ์ ซึ่งคำนวณจากสมการที่ (3.2), (3.3) และ (3.4) โดยกำหนดค่าความหนาแน่นกระแส D ไว้ที่ 500 เซอร์คูลาร์มิลต่อหนึ่งแอมป์



รูปที่ 3.8 (ก) แสดงค่ากำลังงานที่เหมาะสมสำหรับแกนเฟอร์ไรต์ขนาดต่างๆ เมื่อใช้กับฮาล์ฟบริดจ์และฟูลบริดจ์คอนเวอร์เตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



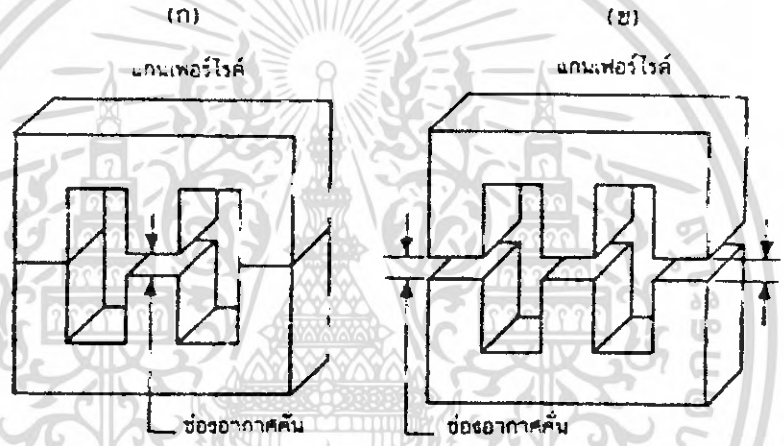
รูปที่ 3.8 (ข) แสดงค่ากำลังงานที่เหมาะสมสำหรับแกนเฟอร์ไรต์ขนาดต่างๆ เมื่อใช้กับฟอร์เวิร์ดคอนเวอร์เตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2.7 ช่องอากาศคั่นทางเดินแม่เหล็กในแกนเฟอร์ไรต์ (Air Gap)

การกำหนดช่องอากาศคั่นทางเดินแม่เหล็ก (Air Gap) ในแกนเฟอร์ไรต์ เป็นวิธีการอย่างหนึ่งที่ใช้ป้องกันการอิ่มตัวของแกนเฟอร์ไรต์ และช่วยให้การสะสมพลังงานของขดลวดในหม้อแปลงสวิตชิ่งมีค่ามากขึ้นได้ด้วย อย่างไรก็ตาม ช่องอากาศคั่นในแกนเฟอร์ไรต์จะทำให้เกิดการแพร่กระจายสัญญาณรบกวน EMI ออกมา และอาจรบกวนอุปกรณ์ภายนอกได้เช่นกัน

สำหรับแกนเฟอร์ไรต์แบบ EE, EI, ETD หรือแบบ POT สามารถกำหนดลักษณะของช่องอากาศคั่นในแกนได้ 2 ลักษณะ ดังรูปที่ 3.9 (ก) และ (ข) คือการกำหนดช่องอากาศคั่นที่แกนกลางอย่างเดียว และการคั่นแกนด้วยช่องอากาศระหว่างคู่ประกบ



รูปที่ 3.9 แสดงการกำหนดช่องอากาศคั่น l_g ที่แกนกลาง (ก) และการคั่นช่องอากาศ l_g ระหว่างคู่ประกบของแกนเฟอร์ไรต์ (ข)

การคั่นแกนด้วยช่องอากาศระหว่างคู่ประกบ สามารถทำได้ง่ายกว่าการคั่นช่องอากาศที่แกนกลาง ซึ่งทำได้โดยการใช้แผ่นฉนวนที่มีความหนาเป็นครึ่งหนึ่งของระยะช่องอากาศคั่นที่ต้องการ นำมาคั่นระหว่างแกนนอกของคู่ประกอบ ส่วนการกำหนดช่องอากาศคั่นที่แกนกลางต้องสั่งโดยตรงจากผู้ผลิตแกนเฟอร์ไรต์หรือขัดแกนกลางออกเองเพื่อให้ได้ระยะช่องอากาศคั่นตามที่ต้องการ

มีข้อสังเกตคือ การคั่นช่องอากาศระหว่างคู่ประกบ ความหนาของแผ่นฉนวนคั่นที่ใช้จะมีค่าเพียงครึ่งหนึ่งของระยะช่องอากาศคั่นที่ต้องการเท่านั้น เนื่องจากช่องอากาศที่เกิดขึ้นจะคั่นทางเดินฟลักซ์แม่เหล็กถึง 2 ครั้งในแกน ดังนั้นระยะช่องอากาศคั่นที่ได้จึงเป็นผลรวมของระยะช่องอากาศที่เกิดขึ้นทั้งหมด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การกำหนดให้มีช่องอากาศคั่นแกนเฟอร์ไรต์นั้น มีความจำเป็นมากสำหรับหม้อแปลงของฟลายแบคคอนเวอร์เตอร์และเอาต์พุตโช้คที่ใช้แกนเฟอร์ไรท์ ดังจะได้กล่าวในหัวข้อต่อไป

3.2.8 แกนเฟอร์ไรต์สำหรับหม้อแปลงฟลายแบคและเอาต์พุตโช้ค

หม้อแปลงสวิตชิ่งสำหรับฟลายแบคคอนเวอร์เตอร์และตัวเอาต์พุตโช้ค จะทำงานในลักษณะที่ต้องเก็บสะสมพลังงานไว้ก่อน แล้วจึงถ่ายเทพลังงานออกไป จึงอาจกล่าวได้ว่า กำลังที่ได้จากหม้อแปลงจะมาจากค่าพลังงานที่หม้อแปลงสามารถสะสมไว้ได้นั้นเอง ในช่วงที่มีการสะสมพลังงานของหม้อแปลงหรือเอาต์พุตโช้ค พลังงานที่ถูกสะสมไว้จะมีค่าเท่ากับ $(LI^2)/2$ ความสัมพันธ์ระหว่างพลังงานสะสมกับขนาดของแกนเฟอร์ไรต์สามารถได้จาก

$$LI^2_{p(PK)} = \frac{\Delta B^2_{(max)} \times \ell_g \times A_e}{0.4\pi} \times 10^{-8} \quad \text{(จูล)} \quad \ldots\ldots\ldots\ldots(3.5)$$

โดยที่ ℓ_g คือ ระยะห่างช่องอากาศคั่นแกนเฟอร์ไรต์ เป็นเซนติเมตร

A_g คือ ขนาดพื้นที่หน้าตัดแกนเฟอร์ไรต์ เป็นตารางเซนติเมตร

ΔB_{max} คือ ค่าความหนาแน่นฟลักซ์สูงสุดในแกน เป็นเกาส์

L คือ ค่าความเหนี่ยวนำขดไพรมารี่ของหม้อแปลงหรือค่าความเหนี่ยวนำของเอาต์พุตโช้ค เป็นเฮนรี่

$I_{p(PK)}$ คือ ค่ากระแสสูงสุดที่ไหลผ่าน L เป็นแอมป์

ค่าของ ΔB_{max} โดยทั่วไปจะกำหนดไว้เป็นครึ่งหนึ่งของค่าอิ่มตัวแกนเฟอร์ไรต์ $(B_{(sat)}/2)$ จากสมการที่ (3.5) จะเห็นได้ว่า เราสามารถเพิ่มค่าพลังงานสะสม (หรือเพิ่มกำลังของหม้อแปลง) ได้โดยการเพิ่มระยะของช่องอากาศคั่น ℓ_g หรือโดยการเพิ่มขนาดของแกนเฟอร์ไรต์ให้ใหญ่ขึ้น (A_e เพิ่มขึ้น) ในทางปฏิบัติการเพิ่มระยะช่องอากาศคั่น จะเป็นที่นิยมใช้มากกว่า เพราะต้องการให้หม้อแปลงสวิตซ์และเอาต์พุตโช้คมีขนาดเล็ก

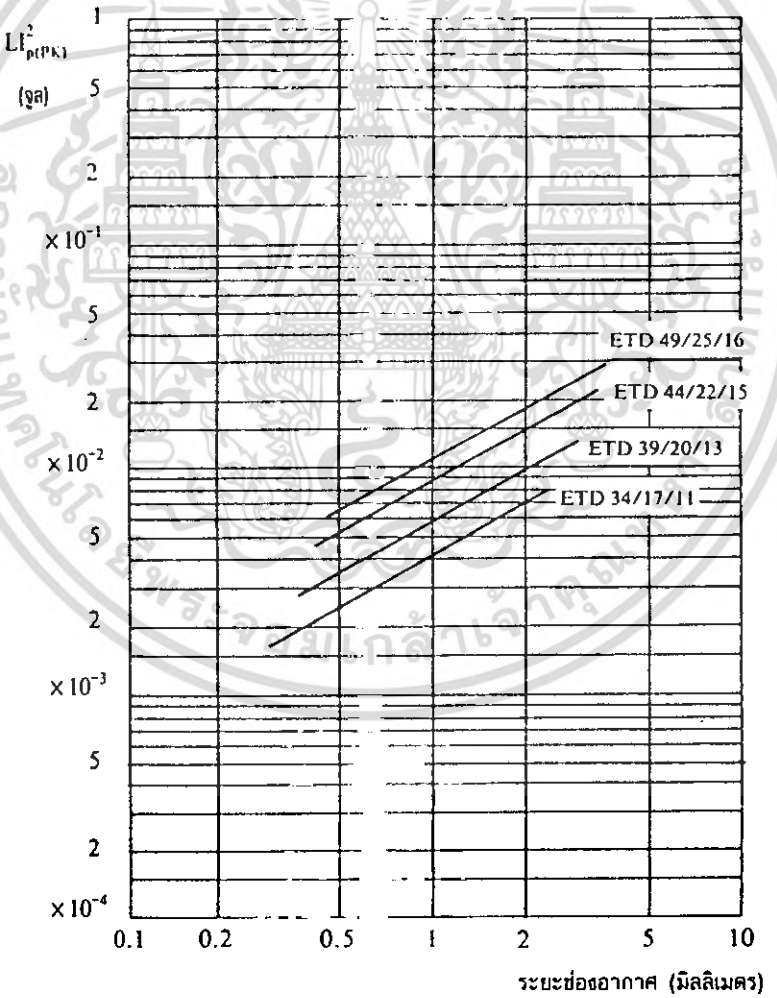
อย่างไรก็ตาม แกนเฟอร์ไรต์ที่ขนาดหนึ่งๆ ระยะของช่องอากาศคั่นสูงสุดจะถูกจำกัดด้วยค่าการสูญเสียที่เกิดขึ้นในขดลวด เพราะจำนวนรอบมีค่าเพิ่มขึ้น โดยจำนวนรอบจะมีค่าเพิ่มขึ้นตามระยะช่องอากาศที่เพิ่มขึ้นดัง สมการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$N = \frac{\Delta B_{(max)} \times \ell_g}{0.4\pi \times I_{p(PK)}} \quad \text{.....(3.6)}$$

เมื่อ N คือ จำนวนรอบของไพรมารี่ของหม้อแปลงหรือเอาต์พุตโช้ค

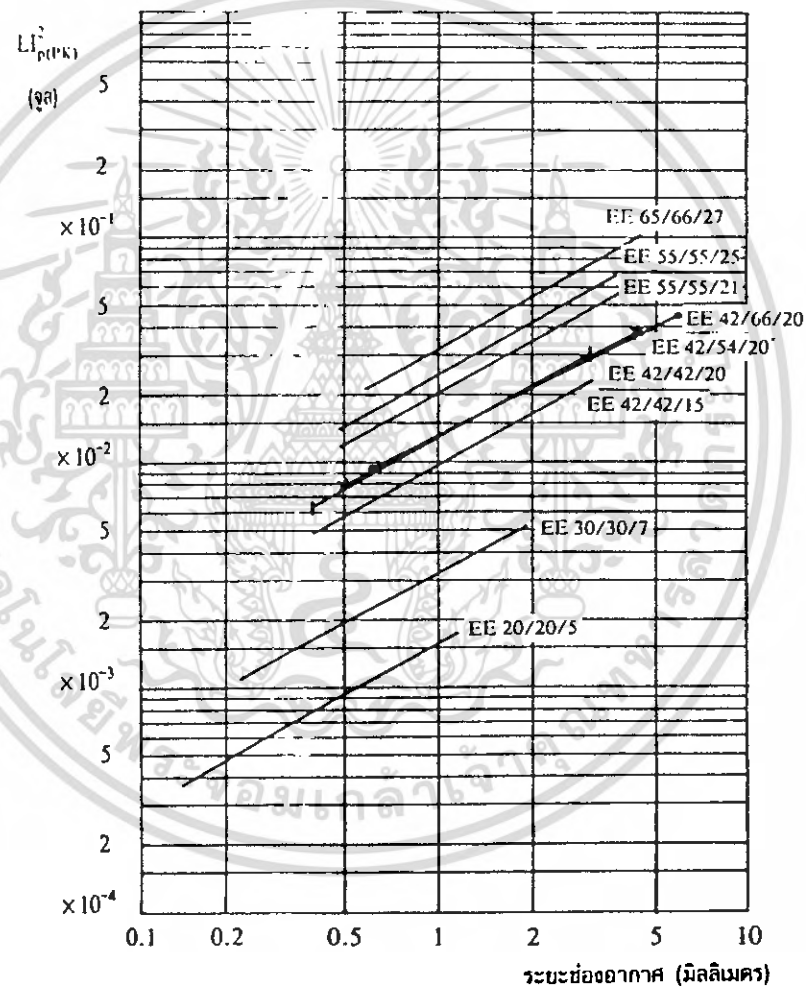
เนื่องจากระยะการพันบนบอบบิ้นมีค่าจำกัด และอาจมีเนื้อที่ไม่พอสำหรับจำนวนรอบที่เพิ่มขึ้น รวมถึงการสูญเสียที่เกิดในลวดทองแดงจะมากขึ้นเมื่อจำนวนรอบมากขึ้น ซึ่งจะทำให้หม้อแปลงหรือเอาต์พุตโช้คร้อน ผู้ออกแบบจึงต้องพิจารณาจุดที่เหมาะสมระหว่างการเพิ่มระยะช่องอากาศคั่นหรือการเพิ่มขนาดของแกนเฟอร์ไรต์ด้วย



รูปที่ 3.10 (ก) แสดงค่าสูงสุดของ $LI^2_{p(PK)}$ กับระยะห่างช่องอากาศคั่นสำหรับแกนแบบ ETD

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 3.10 (ก) และ (ข) แสดงค่าสูงสุดของ $LI^2_{p(PK)}$ กับระยะห่างระหว่างช่องอากาศคั่นที่เหมาะสมที่ขนาดของแกนเฟอร์ไรต์ต่างๆ สำหรับแกนแบบ ETD และ EE ตามลำดับ และมีข้อสังเกต คือ ที่ค่า $LI^2_{p(PK)}$ ค่าหนึ่งๆ อาจมีแกนเฟอร์ไรต์ที่เหมาะสมได้หลายขนาด โดยมีระยะห่างช่องอากาศคั่นที่แตกต่างกัน กรณีนี้การพิจารณาเลือกขนาดของแกนเฟอร์ไรต์จะขึ้นอยู่กับ การสูญเสียในขดลวด การเผื่อค่าความปลอดภัยทางไฟฟ้าและค่าใช้จ่ายเป็นหลัก



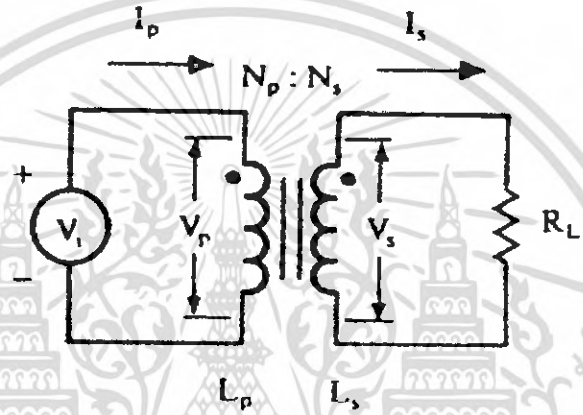
รูปที่ 3.10 (ข) แสดงความสัมพันธ์ระหว่าง $LI^2_{p(PK)}$ กับระยะห่างช่องอากาศคั่นสำหรับแกนแบบ EE

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2.9 ความสัมพันธ์ระหว่างขดไพรมารีและขดเซคั่นดารี ของหม้อแปลงสวิตชิ่ง

หม้อแปลงสวิตชิ่งจะมีความสัมพันธ์ของขดไพรมารีและขดเซคั่นดารีเป็นไปตามทฤษฎีหม้อแปลงทั่วไป ผลของจำนวนรอบและค่าของแรงดันที่เกิดขึ้นในวงจรจากรูปที่ 3.11 จะเป็นดังนี้

$$\frac{V_P}{V_s} = \frac{N_p}{N_s} = \frac{I_s}{I_p} \quad \text{..... (3.7)}$$



รูปที่ 3.11 แสดงความสัมพันธ์พื้นฐานของหม้อแปลง

และ $$\frac{N_p}{N_s} = \sqrt{\frac{L_p}{L_s}} \quad \text{..... (3.8)}$$

เมื่อ N_p คือ จำนวนรอบของขดไพรมารี่

N_s คือ จำนวนรอบของขดเซคั่นดารี่

V_p คือ ค่าแรงดันตกคร่อมขดไพรมารี่

V_s คือ ค่าแรงดันตกคร่อมขดเซคั่นดารี่

L_p คือ ค่าความเหนี่ยวนำของขดไพรมารี่

L_s คือ ค่าความเหนี่ยวนำของขดเซคั่นดารี่

I_p คือ ค่ากระแสที่ไหลผ่านขดไพรมารี่

I_s คือ ค่ากระแสที่ไหลผ่านขดเซคั่นดารี่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

มีข้อสังเกตคือ แรงดัน V_p เป็นค่าแรงดันที่ตกคร่อมขดไพรมารี่ซึ่งเกิดจากการเปลี่ยนแปลงของฟลักซ์แม่เหล็กภายในแกนของหม้อแปลงเนื่องจากมีกระแสไหลผ่านขดไพรมารี่ ไม่ใช่ค่าแรงดันอินพุต Vi โดย V_p จะมีค่าเป็นไปตามสมการ

$$V_p = N_p \times A_e(\frac{dB}{dt}) \times 10^{-8} \quad \text{.....(3.9)}$$

และค่า V_p ที่เกิดขึ้นจะมีค่าใกล้เคียงกับ Vi แต่ถ้าแกนเฟอร์ไรต์เกิดการอิ่มตัว อัตราการเปลี่ยนแปลงของฟลักซ์แม่เหล็ก ($\frac{dB}{dt}$) จะมีค่าน้อยมากหรือมีค่าเป็นศูนย์ แรงดันตกคร่อม V_p จะมีค่าลดลงอย่างรวดเร็วเหมือนเกิดการลัดวงจร และจะมีผลต่อการทำงานของหม้อแปลงและวงจรที่เกี่ยวข้องด้วย

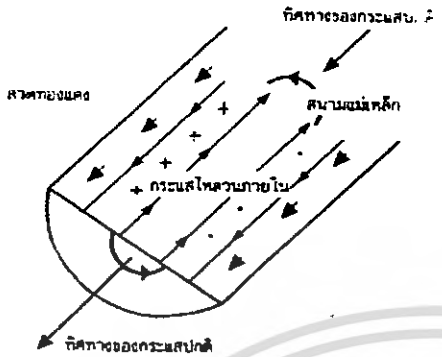
3.3 การพันขดลวดทองแดงและการกำหนดขนาดของขดลวด

ปกติการพันขดลวดในหม้อแปลงสวิตชิ่งจะใช้ลวดทองแดงอาบน้ำยา (enameled copper wire) เป็นตัวพัน (ตารางที่ 3.1 จะแสดงขนาดและข้อมูลอื่นๆ ของเส้นลวดทองแดงอาบน้ำยาตามมาตรฐาน AWG ที่มีการผลิตจำหน่าย) ในขณะที่หม้อแปลงทำงาน สำหรับหม้อแปลงสวิตชิ่งกระแสสลับที่ไหลผ่านขดลวดนั้นมีความถี่สูง ที่ความถี่สูงๆ ลวดทองแดงจะนำกระแสได้เพียงที่ผิวซึ่งมีผลทำให้พื้นที่หน้าตัดในการนำกระแสของลวดทองแดงลดลง การสูญเสียในขดลวดจะมีมากขึ้น รวมทั้งการเรียงซ้อนกันของขดลวดก็มีผลทำให้เกิดการสูญเสียขึ้นในขดลวดได้เช่นเดียวกัน กำลังงานที่สูญเสียเหล่านี้จะทำให้ขดลวดร้อน ซึ่งเป็นที่ไม่ต้องการให้เกิดขึ้นในขณะที่หม้อแปลงทำงาน การกำหนดขนาดและวิธีการพันขดลวดทองแดงจึงต้องทำอย่างเหมาะสม เพื่อลดการสูญเสียในขดลวดทองแดงให้มีค่าน้อยที่สุด

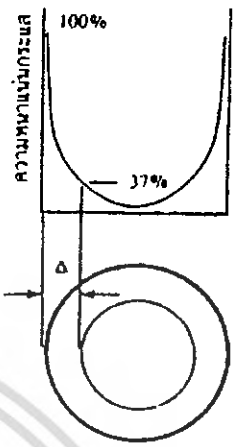
3.3.1 ผลจากการนำกระแสแค่เพียงที่ผิวของลวดทองแดง (Skin Effect)

ลวดทองแดงเมื่อมีกระแสสลับไหลผ่านจะเกิดสนามแม่เหล็กไหลวนที่ภายในและรอบๆ ตัวมัน สนามแม่เหล็กที่เกิดขึ้นนี้จะเหนี่ยวนำให้เกิดกระแสไหลวน (Eddy Current) ขึ้นภายในตัวลวดทองแดงอีกทอดหนึ่ง การไหลของกระแสไหลวนนี้ จะทำให้กระแสปกติไหลเฉพาะที่ผิวของลวดทองแดง ดังแสดงในรูปที่ 3.12

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.12 แสดงลักษณะการเกิดกระแสไหลวนภายในลวดทองแดงเมื่อมีกระแสสลับไหลผ่านทำให้กระแสปกติจะไหลได้เฉพาะที่ผิวของลวดทองแดง



รูปที่ 3.13 แสดงระยะที่จะถือว่าเป็นพื้นผิวนำกระแส Δ คือระยะที่ค่าความหนาแน่นกระแสมีค่าลดลงเพียงแค่ 37 เปอร์เซ็นต์ของค่าความหนาแน่นกระแสที่ผิวนอกสุด

ปริมาณของกระแสปกติจะยังคงมีค่าเท่าเดิม แต่ความหนาแน่นของกระแสในลวดทองแดงที่ใกล้ผิวจะมีค่าสูงเพราะกระแสส่วนใหญ่ไหลได้เฉพาะที่ผิวเท่านั้น การไหลของกระแสไหลวนจะเป็นการจำกัดพื้นที่นำกระแสของลวดทองแดง และมีผลเหมือนพื้นที่นำกระแสของลวดทองแดงลดลงจากพื้นที่หน้าตัดเดิมของมัน

จากผิวของลวดทองแดงลึกลงมาในเนื้อลวดทองแดง จนถึงจุดที่ความหนาแน่นของกระแสมีค่าลดลงเหลือเพียง 37% ของค่าความหนาแน่นกระแสที่ผิวนั้น เราจะเรียกระยะนี้ว่าเป็น *ความหนาผิวนำกระแสของลวดทองแดง (Skin Depth)* ดังที่แสดงไว้ในรูปที่ 3.13 ความหนาของผิวนำกระแสนี้มีค่าขึ้นกับความถี่ และสำหรับลวดทองแดงที่ 100 องศาเซลเซียส ความหนาของผิวนำกระแสจะมีค่า

$$\Delta = \sqrt{\frac{5.62}{f}} \quad \text{(มิลลิเมตร)} \qquad (3.10)$$

เมื่อ Δ คือ ความหนาผิวนำกระแส เป็นมิลลิเมตร

f คือ ความถี่ของกระแส เป็นกิโลเฮิรตซ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 3.1 แสดงขนาดมาตรฐาน AWG และข้อมูลอื่นๆ ของลวดทองแดงอาบน้ำยา

เบอร์ AWG (B.& S.)	ขนาดเส้นผ่านศูนย์กลาง (d)		ขนาดเส้นผ่านศูนย์กลางเมื่อรวมฉนวน (d_0)	พื้นที่หน้าตัดปกติ	ค่าความต้านทานที่ 100°C (R_{dc})	ระยะเยื้องชิดต่ำสุด (t_{min})
	inch	mm	mm	mm^2	Ω/m	mm
44	0,00198	0,0503	0,06604	0,00199	11,180	0,071
43	0,00222	0,0564	0,07366	0,00250	8,899	0.079
42	0,00249	0,0633	0,08128	0,00314	7,073	0,087
41	0,00280	0,0711	0,09144	0,00397	5,594	0,098
40	0,00314	0,0798	0,1041	0,00500	4,448	0,111
39	0,00353	0,0897	0,1143	0,00531	3,519	0,122
38	0,00397	0,1008	0,1295	0,00799	2,783	0,138
37	0,00445	0,1130	0,1448	0,01003	2,215	0,154
36	0,00500	0,1270	0,1626	0,0127	1,754	0,172
35	0,0056	0,1422	0,1778	0,0159	1,398	0,188
34	0,0063	0,1600	0,1981	0,0201	1,105	0,209
33	0,0071	0,1803	0,2235	0,0255	0,8700	0,236
32	0,0080	0,2032	0,2489	0,0324	0,6853	0,261
31	0,0089	0,2261	0,2743	0,0401	0,5537	0,287
30	0,0100	0,2540	0,3048	0,0507	0,4386	0,319
29	0,0113	0,2870	0,3404	0,0647	0,3435	0,356
28	0,0126	0,3200	0,3759	0,0804	0,2762	0,393
27	0,0142	0,3607	0,4191	0,1022	0,2175	0,438
26	0,0159	0,4039	0,4699	0,128	0,1735	0,491
25	0,0179	0,4547	0,5232	0,162	0,1369	0,547
24	0,0201	0,5105	0,5817	0,205	0,10860	0,608
23	0,0226	0,5740	0,6502	0,259	0,08586	0,679
22	0,0253	0,6426	0,7214	0,324	0,06852	0,754
21	0,0285	0,7239	0,8052	0,412	0,05399	0,841
20	0,0320	0,8128	0,8966	0,519	0,04283	0,937
19	0,0359	0,9119	1,003	0,653	0,03403	1,048
18	0,0403	1,024	1,118	0,823	0,02700	1,168
17	0,0453	1,151	1,247	1,040	0,02137	1,303
16	0,0508	1,290	1,389	1,308	0,01699	1,452
15	0,0571	1,450	1,557	1,652	0,01345	1,627
14	0,0641	1,628	1,737	2,082	0,010670	1,815
13	0,0720	1,829	1,943	2,627	0,008460	2,030
12	0,0808	2,052	2,172	3,308	0,006717	2,270
11	0,0907	2,304	2,431	4,168	0,005331	2,540
10	0,1019	2,588	2,720	5,261	0,004224	2,842

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.3.2 อัตราส่วนระหว่างความต้านทานที่กระแสสลับต่อความต้านทานที่กระแสตรงของลวดทองแดง (F_R)

เนื่องจากความต้านทานของลวดทองแดงนั้น ขึ้นกับค่าพื้นที่หน้าตัดนำกระแสของมัน และที่กระแสสลับพื้นที่หน้าตัดนำกระแสของลวดทองแดงจะลดลง เพราะกระแสไหลได้เฉพาะที่ผิวนำกระแส ดังนั้นความต้านทานที่กระแสสลับของลวดทองแดงจึงมีค่ามากกว่าความต้านทานเมื่อมันนำกระแสตรง

อัตราส่วนระหว่างความต้านทานของลวดทองแดงที่กระแสสลับต่อความต้านทานของมันที่กระแสตรง หรือ F_R (resistance factor) อาจหาได้จาก

$$F_R = \frac{R_{ac}}{R_{dc}} = \frac{(d/2\Delta)^2}{(d/2\Delta)^2 - (d/2\Delta - 1)^2} \quad \text{.....(3.11)}$$

เมื่อ R_{ac} คือ ค่าความต้านทานของลวดทองแดงที่กระแสสลับ เป็นโอห์ม

R_{dc} คือ ค่าความต้านทานของลวดทองแดงที่กระแสตรง เป็นโอห์ม

d คือ ขนาดเส้นผ่านศูนย์กลางของลวดทองแดง เป็น มิลลิเมตร

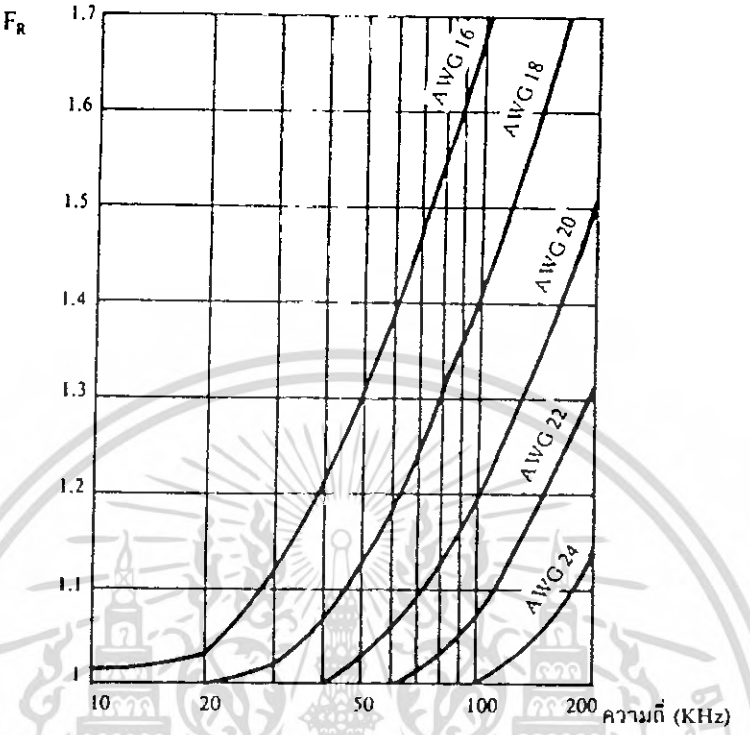
Δ คือ ความหนาผิวนำกระแส เป็นมิลลิเมตร

ในทางปฏิบัติ ค่า F_R อาจหาได้จากการประมาณค่า โดย

$$F_R \cong \frac{1}{4}\left(\frac{d}{\Delta}\right) + 1 \quad \text{ถ้า } \frac{d}{\Delta} \geq 5 \quad \text{.....(3.12)}$$

เมื่อเปรียบเทียบ F_R ของลวดทองแดงเบอร์ AWG22 กับลวดทองแดงเบอร์ AWG18 ที่ค่าความถี่ 100 kH_Z ตามรูปแบบที่ 3.14 จะได้ว่าที่ 100 kH_Z ค่าความต้านทานที่กระแสสลับ (R_{ac}) ของลวดทองแดงเบอร์ AWG18 เมื่อเทียบกับค่าความต้านทานที่กระแสตรง (R_{dc}) ของมัน จะมีค่ามากกว่า ลวดทองแดงเบอร์ AWG22 ขณะเดียวกันที่ความถี่เท่ากับ 20 kH_Z จะไม่มีผลต่อความต้านทานของลวดทองแดง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.14 แสดงค่าอัตราส่วนความต้านทานที่กระแสสลับต่อความต้านทานที่กระแสตรง (F_R) ของลวดทองแดงต่อความถี่ ที่ลวดทองแดงขนาดต่างๆ

ความหมายของค่า F_R ไม่ได้แสดงว่า ความต้านทานของลวดทองแดงที่กระแสสลับจะมีค่ามากขึ้นเมื่อขนาดของลวดทองแดงมากขึ้น โดยความเป็นจริงแล้วค่าความต้านทานของลวดทองแดงที่กระแสสลับจะมีค่าลดลงเมื่อขนาดของทองแดงใหญ่ขึ้น แต่เนื่องจากค่าความต้านทานที่กระแสตรงมีค่าลดลงมากกว่าเมื่อขนาดของลวดทองแดงใหญ่ขึ้น ดังนั้นค่าอัตราส่วน F_R จะมีค่ามากขึ้น การใช้ลวดทองแดงขนาดใหญ่จึงไม่เกิดประโยชน์ใดๆ ที่ความถี่สูงๆ เพราะเกิดการสูญเสียมากกว่าเนื่องจากค่าความต้านทานที่กระแสสลับของมันขณะที่มีกระแสไหล

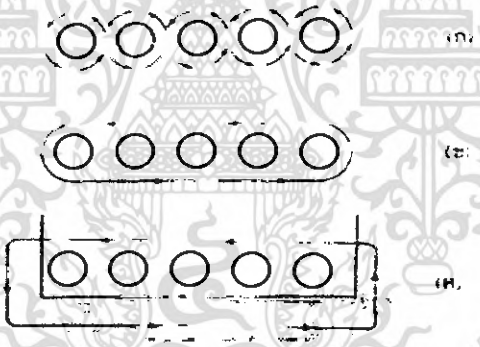
ค่าอัตราส่วน F_R จะมีประโยชน์มากในการเลือกขนาดของลวดทองแดง การกำหนดขนาดของลวดทองแดงและวิธีการพันขดลวดที่ให้ค่า F_R น้อยที่สุด จะทำให้เกิดการสูญเสียที่เกิดขึ้นในลวดทองแดงมีค่าน้อยที่สุดได้เช่นกัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.3.3 ผลการเรียงซ้อนกันของขดลวด (Proximity effect)

ปกติค่าความซึมซาบแม่เหล็ก (permeability) μ (มิว) ของแกนเฟอร์ไรต์จะมีค่าสูงมาก แกนจะจับฟลักซ์แม่เหล็กที่เกิดจากการเหนี่ยวนำของขดลวดในหม้อแปลงให้วิ่งอยู่ภายในแกนเฟอร์ไรต์เท่านั้น แต่โดยความเป็นจริงแล้ว ยังมีฟลักซ์บางส่วนสามารถวิ่งออกจากแกนตัดผ่านขดลวดได้ ฟลักซ์เหล่านี้เรียกว่า ฟลักซ์รั่ว (leakage flux) ฟลักซ์รั่วไม่ได้เกิดจากคุณภาพไม่ดีของวัสดุที่ใช้ทำแกนเฟอร์ไรต์ แต่เป็นผลซึ่งเกิดจากการพันขดลวดโดยตรงดังจะได้กล่าวต่อไป

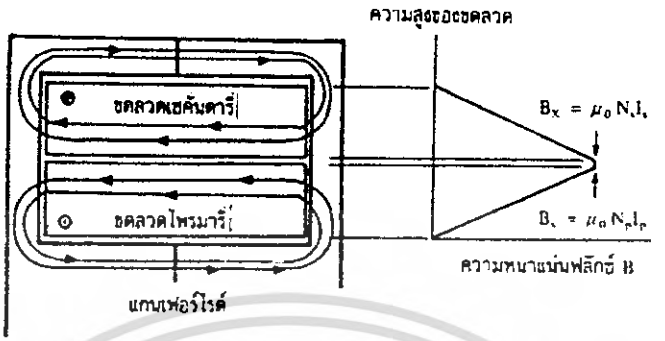
รูปที่ 3.15 แสดงภาพตัดขวางชั้นของลวดทองแดงในหม้อแปลง และเส้นวงฟลักซ์แม่เหล็กบาง ส่วนที่เกิดขึ้นขณะกระแสไหลผ่านขดลวด การหักล้างกันของฟลักซ์แม่เหล็กระหว่างลวดจะทำให้เกิดเส้นฟลักซ์ขนานไปกับชั้นของขดลวดดังรูปที่ 3.15 (ข) เมื่อเส้นฟลักซ์ตัดแกนเฟอร์ไรต์ แกนจะบังคับให้ฟลักซ์วิ่งอยู่ในแกนเนื่องจากค่าซึมซาบแม่เหล็ก μ ของแกนมีค่าสูงมากดังรูปที่ 3.15 (ค) และเส้นฟลักซ์ที่เกิดจากชั้นของขดลวดทองแดงหลายๆ ชั้นก็จะเป็นดังรูปที่ 3.16 ซึ่งเป็นฟลักซ์รั่วนั่นเอง



รูปที่ 3.15 แสดงลักษณะของการเกิดฟลักซ์รั่วภายในหม้อแปลงสวิตชิ่ง

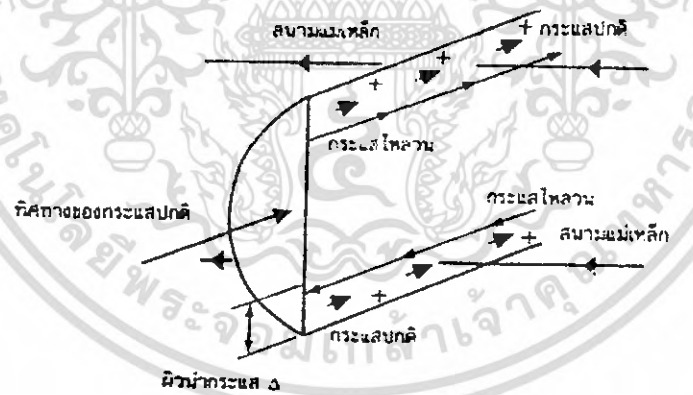
ค่าความหนาแน่นของฟลักซ์รั่ว (B_x) จะเพิ่มขึ้น เมื่อจำนวนชั้นของลวดทองแดงเพิ่มขึ้น จากรูปที่ 3.16 จะเห็นได้ว่า B_x มีค่าสูงสุดที่ระยะชั้นสูงสุดของลวดทองแดงจากแกนและมีค่าลดลงตามลำดับ ฟลักซ์รั่ววางตัวขนาดกับชั้นของลวดทองแดงโดยตัดผ่านและตั้งฉากกับเส้นลวดทองแดงในชั้น ซึ่งทำให้เกิดกระแสไหลวนขึ้นในลวดทองแดง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.16 แสดงลักษณะของฟลักซ์รั่วและค่าความหนาแน่นของฟลักซ์รั่ว B_x ที่ตำแหน่งต่างๆ ในหม้อแปลงสวิตชิ่ง โดย B_x จะมีค่ามากที่สุดที่ระยะชั้นสูงสุดของขดลวดทองแดง

เนื่องจากมีฟลักซ์รั่วเกิดขึ้น ขดลวดทองแดงในหม้อแปลงจึงอยู่ในลักษณะเช่นเดียวกันกับการนำขดลวดไปวางในสนามแม่เหล็ก และจะเกิดกระแสไหลวนไหลที่บริเวณผิวนำกระแสของขดลวดที่สัมผัสกับสนามแม่เหล็กดังรูป 3.17

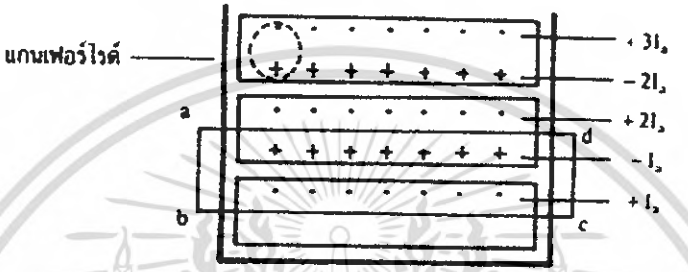


รูปที่ 3.17 แสดงผลของขดลวดทองแดงที่วางอยู่ในฟลักซ์รั่วทำให้มีกระแสไหลวนเกิดขึ้นที่ผิวด้านบนและด้านล่างของขดลวดทองแดง และทำให้ความหนาแน่นกระแสที่ผิวด้านบนมีค่ามากกว่าผิวด้านล่าง

ยิ่งการซ้อนทับกันของขดลวดมีจำนวนมากขึ้น จะยิ่งมีผลทำให้ความหนาแน่นของกระแสไหลวนมีค่ามากขึ้นด้วย ซึ่งจะพิจารณาได้ดังต่อไปนี้ จากรูป 3.18 เพื่อให้ง่ายต่อการเข้าใจเราจะกำหนดให้ขดทองแดงที่เรียงกันอยู่ในแต่ละชั้นเปรียบเหมือนแผ่นทองแดงพันอยู่รอบแกนของหม้อแปลงแทนขดลวด แผ่นทองแดงนี้จึงวางอยู่ในฟลักซ์รั่ว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

พิจารณาจากแผ่นทองแดงที่ชั้นแรกที่อยู่ติดกับแกน ฟลักซ์รั่วจะตัดผ่านผิวด้านบนและทำให้เกิดกระแสไหลวนไหลที่ผิวนำกระแสของแผ่นทองแดง สำหรับผิวด้านล่างที่ติดกับแกนจะไม่มีฟลักซ์แม่เหล็กตัดผ่านผิวเนื่องจากอยู่ติดกับแกน ดังนั้นกระแสไหลวนจะไหลเฉพาะที่ผิวด้านบนเท่านั้น



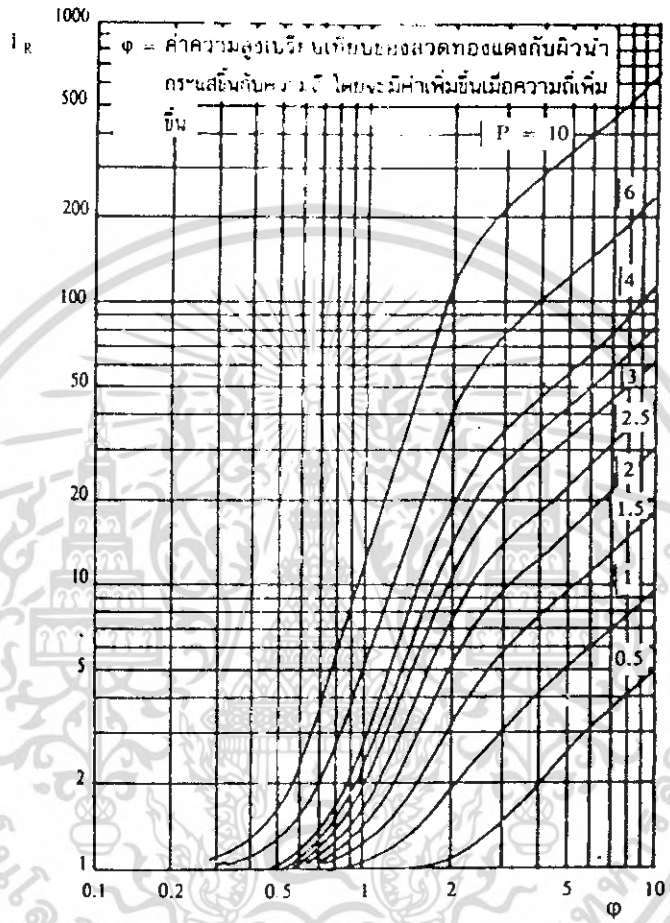
รูปที่ 3.18 แสดงการเปรียบเทียบลวดทองแดงที่พันเรียงกันให้เป็นลักษณะของแผ่นทองแดงที่มีความหนาเท่ากับเส้นผ่านศูนย์กลางของลวดทองแดง เพื่อพิจารณาค่าความหนาแน่นของกระแสไหลวนในแต่ละชั้น

ถ้าสมมติให้ค่ากระแสที่ผิวด้านบนของแผ่นทองแดงในชั้นแรกนี้มีค่าเท่ากับ $+I_a$ และเมื่อพิจารณาแผ่นทองแดงในชั้นที่สอง ผลของฟลักซ์รั่วจะทำให้กระแสไหลวนเกิดขึ้นที่ผิวนำกระแสทางด้านบนและด้านล่าง สำหรับที่เนื้อกลางของแผ่นทองแดงจะไม่มีกระแสไหลวน เนื่องจากสนามแม่เหล็กมีค่าเท่ากับศูนย์ (สนามแม่เหล็กสามารถทะลุผ่านตัวนำเข้ามาได้เพียงระยะผิวนำกระแสเท่านั้น) ดังนั้นผลรวมของสนามแม่เหล็กตามทาง ($\oint H d\ell$) รอบวง abcd จึงมีค่าเท่ากับศูนย์ และผลรวมของกระแสภายในวงรอบ abcd จะมีค่าเท่ากับศูนย์ด้วย ตามกฎของแอมแปร์ เนื่องจากค่ากระแสที่ผิวบนของแผ่นทองแดงชั้นแรกมีค่าเท่ากับ $+I_a$ ดังนั้นค่ากระแสที่ผิวล่างของแผ่นทองแดงในชั้นที่สองจะต้องมีค่าเท่ากับ $-I_a$ และไหลในทิศทางตรงกันข้าม ผลรวมของกระแสจึงมีค่าเท่ากับศูนย์ แต่กระแสที่ไหลจริงในแผ่นทองแดงแต่ละชั้นมีค่าเท่ากัน (แผ่นทองแดงในแต่ละชั้นเกิดจากแผ่นทองแดงชิ้นเดียวกันพันรอบแกน) ค่ากระแสที่ไหลที่ผิวบนในแผ่นทองแดงชั้นที่สองจึงมีค่าเท่ากับ $+2I_a$ ในทำนองเดียวกัน ค่ากระแสที่ผิวบนของแผ่นทองแดงในชั้นที่สามก็จะมีค่าเท่ากับ $+3I_a$ และค่ากระแสที่ผิวบนในแต่ล่ะชั้นจะเพิ่มขึ้นเรื่อยๆ ตามจำนวนชั้นที่เพิ่มขึ้น

จะเห็นได้ว่า การซ้อนกันของขดลวดทองแดงจะทำให้การสูญเสียในขดลวดเพิ่มขึ้นเนื่องจากค่าความหนาแน่นกระแสเพิ่มขึ้นในแต่ล่ะชั้น รูปที่ 3.19 แสดงการเพิ่มของค่าอัตราส่วน F_R เนื่องมาจากการเพิ่มจำนวนชั้นของทองแดงในหม้อแปลง จะเห็นได้ว่า ที่ความถี่สูงๆ การเพิ่ม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จำนวนชั้นให้มากขึ้น จะยิ่งเพิ่มค่าของ F_R ให้มากขึ้นตามไปด้วย และจะเกิดการสูญเสียในลวดทองแดงสูงขึ้น



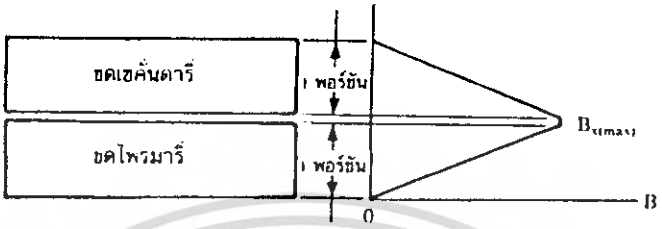
รูปที่ 3.19 แสดงค่า F_R ซึ่งขึ้นกับจำนวนชั้นในหนึ่งพอร์ชั่น จะเห็นได้ว่าที่ค่าความถี่สูงๆ ยิ่งจำนวนชั้นมีค่ามาก F_R จะยิ่งมีค่ามาก ซึ่งแสดงให้เห็นว่าการสูญเสียในขดลวดจะมีค่ามากขึ้นด้วย

3.3.4 เทคนิคการพันขดลวดทองแดงสำหรับหม้อแปลงสวิตชิ่ง (Winding Topology)

ก่อนศึกษาการจัดรูปแบบการพันของลวดทองแดง เราควรที่จะเข้าใจความหมายของคำว่า พอร์ชั่นเสียก่อน คำว่า "พอร์ชั่น (Portion)" ในการพันขดลวดทองแดงจึงมีความหมายดังนี้คือ หนึ่งพอร์ชั่นกำหนดชั้นของขดลวดทองแดงชุดหนึ่งๆ ที่มีค่าความหนาแน่นฟลักซ์รั่วน้อยที่สุดไปจนถึงชั้นที่มีค่าความหนาแน่นฟลักซ์รั่วสูงสุด และจำนวนชั้นในหนึ่งพอร์ชั่น (layer) จะหมายถึง จำนวนชั้นของลวดทองแดงที่เรียงซ้อนกันอยู่ภายในพอร์ชั่นนั้นๆ จากรูปที่ 3.20 จะเห็นได้ว่า จำนวนชั้น

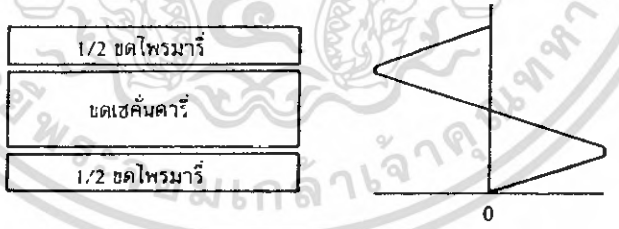
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ทั้งหมดของขดไพรมารี่พันอยู่ในหนึ่งพอร์ชั่น และจำนวนชั้นทั้งหมดของขดเซคั่นดารี่ก็พันอยู่ในหนึ่งพอร์ชั่นเช่นเดียวกัน

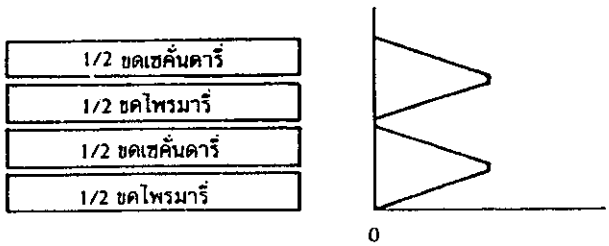


รูปที่ 3.20 แสดงการกำหนดจำนวนชั้นในพอร์ชั่น รูปนี้จะเห็นว่าจำนวนชั้นของขดลวดไพรมารี่ทั้งหมดอยู่ในหนึ่งพอร์ชั่น และจำนวนชั้นของขดลวดเซคั่นดารี่ก็อยู่ในอีกหนึ่งพอร์ชั่นเช่นกัน

ถ้าแยกขดไพรมารี่ออกเป็น 2 ส่วนดังรูป 3.21 จะทำให้ความหนาแน่นสูงสุดของฟลักซ์รั่วและจำนวนชั้นต่อหนึ่งพอร์ชั่นลดลงเหลือครึ่งหนึ่งด้วย (เนื่องจากความหนาแน่นของฟลักซ์รั่วจะขึ้นอยู่กับจำนวนชั้นของขดลวด) ไม่ว่าจะเป็นที่ขดไพรมารี่หรือขดเซคั่นดารี่ก็ตาม จากกราฟในรูปที่ 3.19 แสดงให้เห็นว่าการลดลงของจำนวนชั้นต่อหนึ่งพอร์ชั่น จะทำค่าให้อัตราส่วน F_R ของขดลวดลดลง ดังนั้นหากมีการจัดรูปแบบในการพันขดลวดทองแดงที่เหมาะสม จะทำให้ลดการสูญเสียที่เกิดขึ้นในขดลวดทองแดงได้



รูปที่ 3.21 แสดงการลดค่าความหนาแน่นฟลักซ์สูงสุดของฟลักซ์รั่วได้ด้วยการลดจำนวนชั้นของขดลวดในหนึ่งพอร์ชั่นลงโดยการแบ่งครึ่งพันขดลวดไพรมารี่



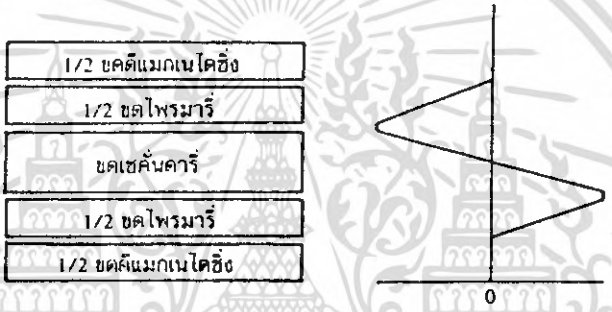
รูปที่ 3.22 แสดงการลดจำนวนชั้นในหนึ่งพอร์ชั่นจากรูปที่ 3.21ลงไปอีก โดยการแบ่งครึ่งพันขดเซคั่นดารี่ด้วย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.3.5 การจัดขดลวดทองแดงสำหรับหม้อแปลงสวิตชิ่งในคอนเวอร์เตอร์แบบต่างๆ

หม้อแปลงสำหรับฟอร์เวิร์ดคอนเวอร์เตอร์

หม้อแปลงในฟอร์เวิร์ดคอนเวอร์เตอร์จะมีขดลวดที่สำคัญอยู่ 3 ส่วน คือ ขดไพรมารี่ ขดเซคั่นดารี่ และ ขดดีแมกเนไตซิ่ง การจัดขดลวดอาจทำได้ดังรูปที่ 3.23 โดยแยกส่วนขดไพรมารี่และแทรกกลางด้วยขดเซคั่นดารี่ และเพื่อไม่ให้เกิดการสูญเสียในขดดีแมกเนไตซิ่ง ขณะที่มันไม่นำกระแสจึงควรจัดขดลวดดีแมกเนไตซิ่งให้อยู่นอกสุด เพื่อให้เกิดการสูญเสียในขดดีแมกเนไตซิ่งในขณะมันนำกระแสเท่านั้น



รูปที่ 3.23 แสดงการจัดขดลวดทองแดงสำหรับฟอร์เวิร์ดคอนเวอร์เตอร์ที่เหมาะสม

หม้อแปลงสำหรับวงจร แบบพุช–พูล คอนเวอร์เตอร์

ในหม้อแปลงสำหรับพุช–พูลคอนเวอร์เตอร์ อาจแบ่งขดลวดออกได้เป็นส่วนที่สำคัญสี่ส่วนคือ ขดไพรมารี่ N_{p1} และ N_{p2} กับขดเซคั่นดารี่ N_{s1} และ N_{s2} เนื่องจากการทำงานของพุช-พูลคอนเวอร์เตอร์ ขดลวดทั้งหมดจะไม่นำกระแสพร้อมกันในเวลาเดียวกัน การจัดขดลวดที่ไม่เหมาะสมอาจทำให้เกิดการสูญเสียในลวดทองแดงโดยไม่จำเป็นในขณะที่ขดลวดไม่ได้นำกระแส

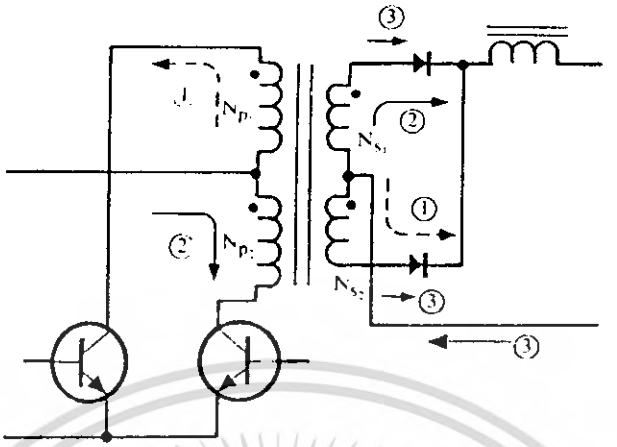
เราอาจแบ่งการทำงานของหม้อแปลงในพุช–พูลคอนเวอร์เตอร์ออกได้เป็น 3 ช่วง ตามการทำงานของวงจรดังนี้คือ

ช่วงที่1 : ขด N_{p1} และ N_{s2} นำกระแส ขดลวดชุดอื่นไม่นำกระแส

ช่วงที่2 : ขด N_{p2} และ N_{s1} นำกระแส ขดลวดชุดอื่นไม่นำกระแส

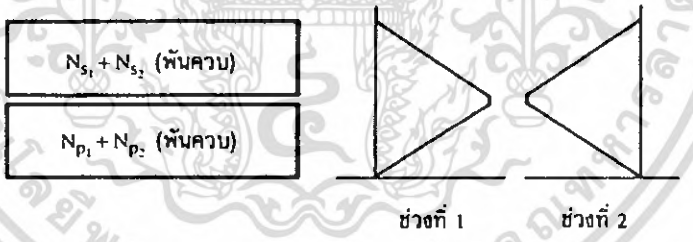
ช่วงที่3 : เกิดขึ้น 2 ครั้ง ต่อหนึ่งคาบเวลาการทำงานคือ N_{s1} และ N_{s2} นำกระแส
ขณะที่ N_{p1} และ N_{p2} ไม่นำกระแสพร้อมกันในช่วงเวลาเผื่อ t_D อย่างไรก็ตาม
ถ้าช่วงเวลา t_D มีค่าน้อย เราอาจข้ามการพิจารณาการสูญเสียที่เกิดขึ้นในช่วงนี้ได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.24 แสดงลักษณะการไหลของกระแสในช่วงการทำงานต่างๆ ของพุช–พูลคอนเวอร์เตอร์

ที่แรงดันอินพุตต่ำๆ ขดไพรมารี่ N_{p1} และ N_{p2} กับขดเซคันดารี่ N_{s1} และ N_{s2} สามารถพันได้ในลักษณะการพันควบ (bifilar winding) เพื่อให้ผลตอบสนองและจำนวนรอบใกล้เคียงกันได้อย่างแท้จริง ถ้าจัดขดลวดในหม้อแปลงแบบธรรมดาด้วยการพันควบ ก็จะได้ดังในรูปที่ 3.25



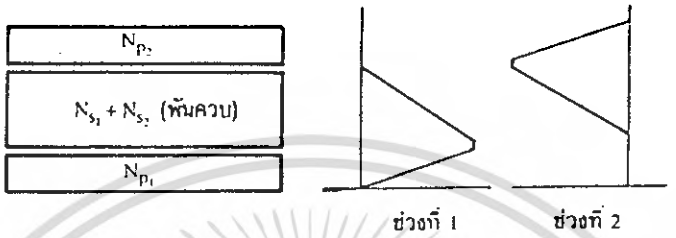
รูปที่ 3.25 แสดงการจัดขดลวดทองแดงในหม้อแปลงพุช-พลู ในลักษณะการพันควบ และ ค่าความหนาแน่นฟลักซ์รั่วในช่วงการทำงานต่างๆ

จะเห็นได้ว่า ในช่วงการทำงานที่ 1 และช่วงที่ 2 ทั้งขดลวดที่นำกระแสและไม่ได้นำกระแสจะมีการสูญเสียเกิดขึ้นทั้งสิ้น เนื่องจากค่าความหนาแน่นฟลักซ์รั่วเกิดขึ้นทุกช่วงการทำงาน ในกรณีนี้เนื่องจากขด N_{s1} และ N_{s2} เกิดการสูญเสียในทุกช่วงอยู่แล้ว และจะมีค่าสูงกว่าการสูญเสียในช่วงที่ 3 จึงไม่จำเป็นต้องพิจารณาการสูญเสียในช่วงที่ 3 ก็ได้

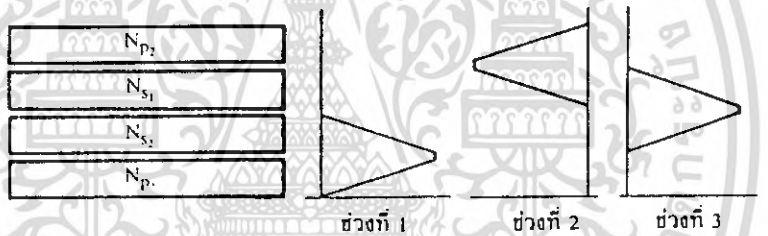
เมื่อคอนเวอร์เตอร์ต้องใช้งานกับระบบแรงดันไฟสลับ 220 โวลต์ จะเกิดข้อจำกัดของการพันควบ เนื่องจากการพันควบอาจทำให้เกิดการลัดวงจรของขดลวดทะลุผ่านฉนวนที่เคลือบลวดทองแดงได้ จึงต้องแยกพันขดไพรมารี่ N_{p1} และ N_{p2} ออกจากกัน ดังนั้นจึงควรจัดขดลวดใน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ลักษณะแบ่งส่วนและแทรกกลางดังรูปที่ 3.26 จะเห็นได้ว่าการพันขดลวดในลักษณะนี้ ขดลวดไพรมารี่ N_{p1} และ N_{p2} แต่ละขด จะมีการสูญเสียเฉพาะเมื่อมันนำกระแสเท่านั้น ส่วนขดเซคั่นดารี่ N_{s1} และ N_{s2} จะมีการสูญเสียเกิดขึ้นทั้ง 2 ช่วง



รูปที่ 3.26 แสดงลักษณะการพันขดลวดทองแดงของหม้อแปลงพุช-พลู ในลักษณะแยกส่วนและแทรกกลางแบบพันควบ



รูปที่ 3.27 แสดงลักษณะการพันขดลวดทองแดงของหม้อแปลงพุช-พลู ในลักษณะแยกส่วน ขดลวดแต่ละชุดและจัดแบบแทรกกลาง

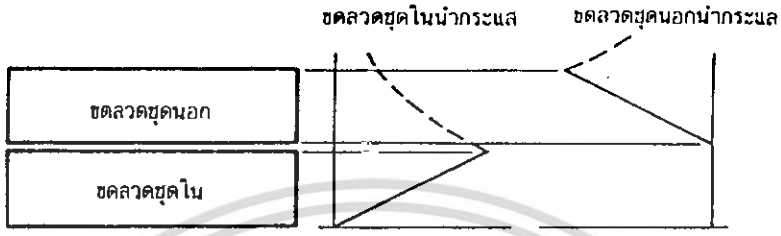
ในรูปที่ 3.27 เป็นการจัดขดลวดในหม้อแปลงโดยแยก N_{s1} และ N_{s2} ออกจากกัน ขดลวดที่ไม่นำกระแสทั้งไพรมารี่และเซคั่นดารี่จะไม่มีการสูญเสียในการทำงานช่วงที่ 1 และ ช่วงที่ 2 อย่างไรก็ตาม การสูญเสียจะเกิดขึ้นที่ขดเซคั่นดารี่ N_{s1} และ N_{s2} ในช่วงที่ 3

หม้อแปลงสำหรับฟลายแบคคอนเวอร์เตอร์

หม้อแปลงสำหรับฟลายแบคคอนเวอร์เตอร์จะมีขดลวดที่สำคัญเพียงขดไพรมารี่และขดเซคั่นดารี่ซึ่งจะสลับกันนำกระแสคือ เมื่อขดไพรมารี่นำกระแสขดเซคั่นดารี่จะไม่นำกระแส ในทางสลับกัน เมื่อขดเซคั่นดารี่นำกระแสขดไพรมารี่จะไม่นำกระแส ลักษณะค่าความหนาแน่นฟลักซ์รั่วจะเป็นดังรูปที่ 3.28

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

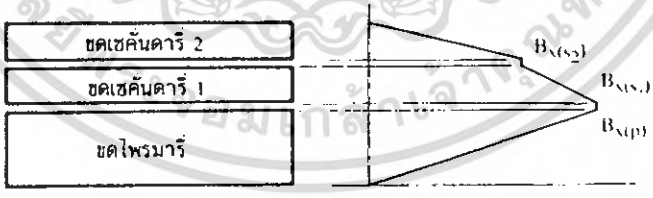
เนื่องจากฟลักซ์รั่วจากขดลวดชั้นในจะทำให้เกิดการสูญเสียที่ขดลวดชั้นนอกได้ แม้ว่าขดลวดชั้นนอกจะไม่ได้นำกระแส ดังนั้นการวางขดไพรมารี่หรือขดเซคั่นดารี่จึงควรพิจารณาให้ขดลวดที่มีขนาดเล็กกว่าอยู่ด้านบนเสมอ



รูปที่ 3.28 แสดงลักษณะของค่าความหนาแน่นฟลักซ์รั่วที่มีผลต่อขดลวดชั้นนอกและชั้นในของหม้อแปลงสำหรับฟลายแบคคอนเวอร์เตอร์

หม้อแปลงที่มีค่าแรงดันเอาต์พุตหลายค่า

กรณีที่ต้องการให้หม้อแปลงมีแรงดันเอาต์พุตหลายค่า ขดลวดเซคั่นดารี่จะมีหลายชุดด้วยกันลักษณะความหนาแน่นฟลักซ์รั่วที่เกิดขึ้นในหม้อแปลงที่มีแรงดันเอาต์พุตหลายค่าอาจเป็นได้ดังในรูปที่ 3.29 ในกรณีนี้จะเห็นได้ว่า ค่าความหนาแน่นฟลักซ์รั่วในตำแหน่งของขดเซคั่นดารี่ที่ 1 ไม่ได้เริ่มจากศูนย์และจะมีการสูญเสียเกิดขึ้นได้สูง การวางขดลวดทองแดงในตำแหน่งเช่นนี้ จึงควรเลือกขดลวดชุดที่มีขนาดของขดลวดเล็กที่สุด (มีกระแสค่าต่ำสุด) จากขดลวดทั้งหมดในหม้อแปลง



รูปที่ 3.29 แสดงลักษณะความหนาแน่นของฟลักซ์รั่วในหม้อแปลงที่มีขดเซคั่นดารี่หลายขด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.4 อุณหภูมิของหม้อแปลงสวิตชิ่ง

การออกแบบหม้อแปลงสวิตชิ่งจะถือได้ว่าประสบผลสำเร็จ ถ้าในขณะที่คอนเวอร์เตอร์จ่ายกำลังที่โหลดสูงสุดแล้วหม้อแปลงไม่ร้อน (อุณหภูมิของหม้อแปลงสวิตชิ่งไม่ควรเกิน 80°C) หม้อแปลงจะร้อนเนื่องจากมีกำลังงานสูญเสียในหม้อแปลงสูง ซึ่งจะเกิดจากกำลังงานสูญเสียภายในขดลวดทองแดงของหม้อแปลงและการสูญเสียในแกนเฟอร์ไรต์ อุณหภูมิของหม้อแปลงที่เพิ่มขึ้นขณะทำงานเนื่องจากการสูญเสียในหม้อแปลงอาจคำนวณได้จากสมการ

$$\Delta T = \frac{23.5(P_W + P_C)}{\sqrt{A_e \times A_w}} \qquad \text{.....(3.25)}$$

เมื่อ ΔT คือ อุณหภูมิของหม้อแปลงที่เพิ่มขึ้นจากอุณหภูมิห้อง เป็น C°

P_W คือ กำลังสูญเสียภายในขดลวดทองแดง เป็นวัตต์

P_C คือ กำลังสูญเสียในแกนเฟอร์ไรต์ เป็นวัตต์

A_e คือ พื้นที่หน้าตัดของแกนเฟอร์ไรต์ เป็นตารางเซนติเมตร

A_w คือ ขนาดช่องพันขดลวดของบอบบิ้น เป็นตารางเซนติเมตร

(ค่า ΔT ได้จากสมการที่ 3.25 เป็นค่าโดยประมาณ ซึ่งจะให้ค่าใกล้เคียงกับอุณหภูมิที่เพิ่มขึ้นจริง ถ้า ΔT มีค่าอยู่ในช่วง 20 ถึง 50°C)

เพื่อไม่ให้อุณหภูมิของหม้อแปลงสูงเกินไป และเพื่อเป็นข้อพิจารณาในการเลือกขนาดของแกนเฟอร์ไรต์กับการเลือกขนาดและวิธีการพันขดลวดทองแดงที่เหมาะสม การกำหนดค่ากำลังงานสูญเสียสูงสุดในหม้อแปลงจึงควรทำเป็นอันดับแรกในการออกแบบหม้อแปลงสวิตชิ่ง

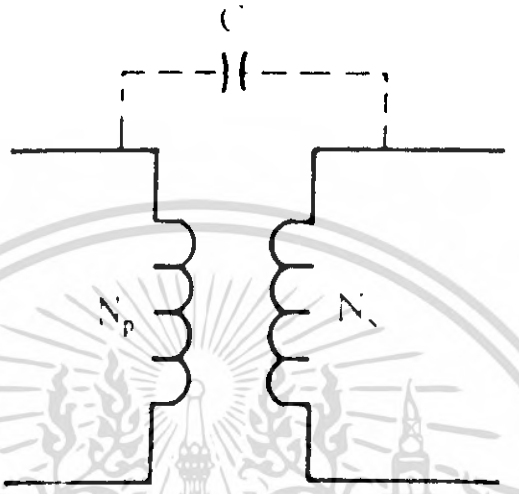
3.5 ฉากกั้น RFI และ EMI

ฉากกั้น RFI หรือ Fraraday Screen เพิ่มเข้ามาในหม้อแปลงสวิตชิ่ง เพื่อป้องกันการเกิดกระแส RF ไหลผ่านระหว่างขดไพรมารี่และเซคั่นดารี่ในหม้อแปลง เนื่องจากสนามไฟฟ้าระหว่างขดลวดอาจทำให้เกิดตัวเก็บประจุแฝงคร่อมระหว่างขดไพรมารี่และเซคั่นดารี่ ดังรูป 3.30 (ก) ฉากกั้น RFI จะเป็นตัวผ่านทางให้กระแส RF ที่เกิดขึ้นไหลลงกราวด์ โดยฉากกั้นจะแบ่งตัวเก็บประจุแฝงที่เกิดขึ้นออกเป็น 2 ส่วนแล้วต่อลงกราวด์ ดังรูปที่ 3.30 (ข)

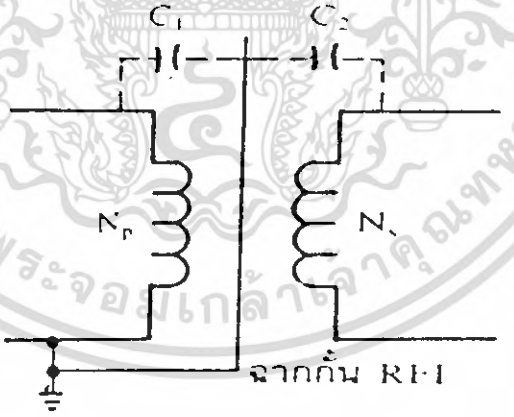
ฉากกั้น RFI สามารถทำได้โดยใช้แผ่นตัวนำบางๆ และมีขนาดความกว้างเท่ากับระยะพันขดลวดบนบ็อบบิ้นเพื่อให้คลุมขดลวดได้ทั้งหมด พันรอบบนแกนเพื่อแยกสนามไฟฟ้าระหว่างขดไพรมารี่และขดเซคั่นดารี่ออกจากกัน พันให้ครบรอบโดยที่ปลายของฉากกั้น RFI ต้องให้มีการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เหลื่อมกันให้น้อยที่สุด เพื่อลดค่าตัวเก็บประจุในฉากกั้นซึ่งเกิดจากการเหลื่อมกันที่ปลายรอบ และให้ใช้ฉนวนรองระหว่างจุดเริ่มต้นและจุดปลายเอาไว้ เพื่อป้องกันการเชื่อมถึงกันทางไฟฟ้าที่จุดเริ่มต้นและจุดปลายของฉากกั้นด้วย

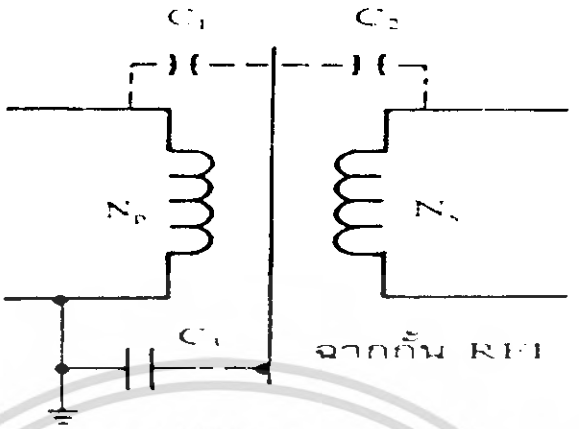


รูปที่ 3.30 (ก) หม้อแปลงที่ไม่มีฉากกั้น RFI จะเกิดตัวเก็บประจุแฝงระหว่างขดไพรมารี่และขดเซคั่นดารี่และเป็นทางผ่านของกระแส RF ได้



รูปที่ 3.30 (ข) ฉากกั้น RFI จะเป็นตัวผ่านทางให้ระแส RFไหลผ่านลงกราวด์ โดยแบ่งครึ่งตัวเก็บประจุออกเป็นสองส่วนและต่อลงกราวด์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.30 (ค) ตัวเก็บประจุ C_3 ที่เพิ่มเข้ามาจะทำให้เกิดการแยกจากกันทางไฟฟ้าระหว่างฉากกั้น RFI กับกราวด์ได้

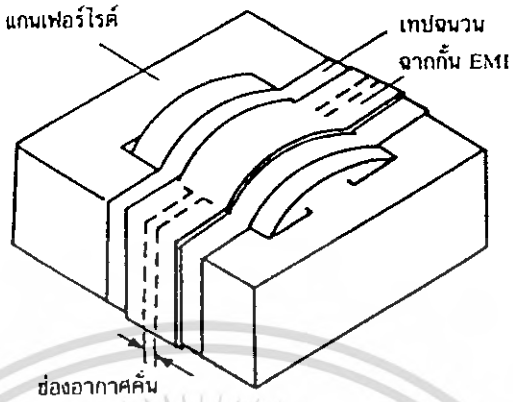
ฉากกั้น RFI จะต้องต่อลงกราวด์ เพื่อไม่ให้กระแส RF ไหลข้ามระหว่างขดได้ และเป็นการลดการแพร่กระจายของสัญญาณรบกวน RFI การแยกส่วนทางไฟฟ้าระหว่างฉากกั้น RFI และกราวด์ เพื่อป้องกันอันตรายทางไฟฟ้า อาจทำได้ด้วยการต่อตัวเก็บประจุค่าต่ำๆ (ประมาณ 0.01 uF 2kV) คั่นไว้ระหว่างฉากกั้น RFI กับกราวด์ ดังรูปที่ 3.30 (ค)

เนื่องจากฉากกั้น RFI เป็นตัวนำและจะเกิดการสูญเสียขึ้นจากกระแสไหลวนขณะหม้อแปลงทำงานได้เช่นกัน ดังนั้นฉากกั้น RFI จึงควรทำจากแผ่นตัวนำที่มีค่าความต้านทานสูงๆ เช่น Phosphor bronze (CUSn8) หรือ Manganin และควรมีความหนาให้น้อยที่สุดด้วย (แต่มาตรฐาน UL-1244 กำหนดความหนาต่ำสุดไว้ที่ 0.15mm ซึ่งจะต้องพิจารณาประกอบกันด้วย)

ฉากกั้น EMI (Electromagnetic Screen) จะทำไว้เพื่อลดการแพร่กระจายของสัญญาณรบกวน EMI ซึ่งจุดที่จะก่อให้เกิดการแพร่กระจายของสัญญาณรบกวน EMI ได้มากที่สุดของหม้อแปลงสวิตชิ่งก็คือ ช่องอากาศคั่นในแกนเฟอร์ไรต์ การลดสัญญาณรบกวน EMI จะทำได้โดยใช้แผ่นทองแดงที่มีความกว้างประมาณ 30% ของความกว้างของบอบบิ้นพันรอบแกนเฟอร์ไรต์ เพื่อทำฉากกั้น EMI คลุมรอบช่องอากาศคั่นเอาไว้ ดังรูปที่ 3.31 และบัดกรีเชื่อมจุดเริ่มต้นและจุดปลายเข้าด้วยกัน วิธีนี้จะสามารถลดการแพร่กระจายของสัญญาณรบกวน EMI ลงได้ถึง 12 dB

ในทางตรงกันข้ามของฉากกั้น RFI ฉากกั้น EMI ควรมีค่าความต้านทานไฟฟ้าน้อยที่สุด ดังนั้นการใช้แผ่นทองแดงจึงค่อนข้างเหมาะสมและควรมีความหนาไม่ต่ำกว่า 0.25 mm ขึ้นไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.31 แสดงฉากกั้น EMI รอบหม้อแปลงสวิตชิ่ง เพื่อลดการแพร่กระจายของสัญญาณรบกวน EMI เทปฉนวนพันรอบแผ่นทองแดงไว้เพื่อป้องกันการสัมผัสกันระหว่างฉากกั้นกับแกนเฟอร์ไรต์

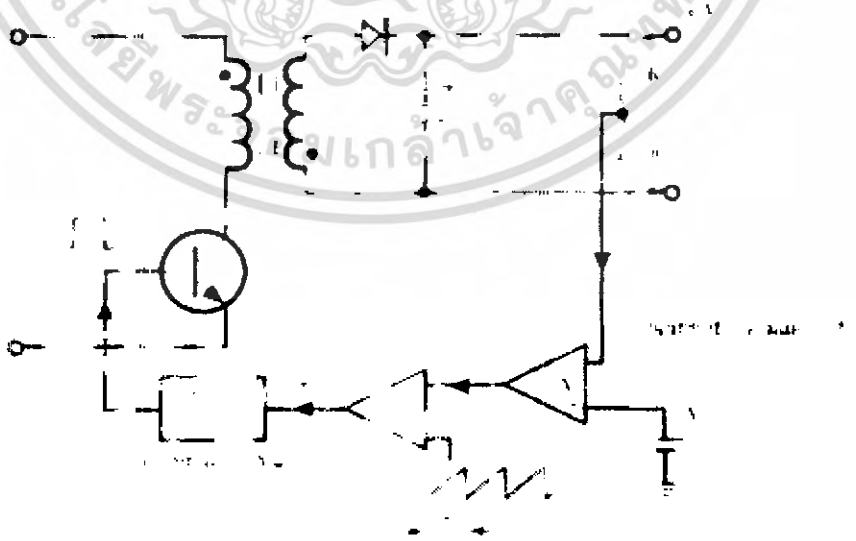
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4
วงจรควบคุมสำหรับสวิตชิ่งเพาเวอร์ซัพพลาย

วงจรคอนเวอร์เตอร์เกือบทุกแบบ จะสามารถคงค่าแรงดันเอาท์พุตได้ ด้วยการควบคุมช่วงเวลานำกระแส (t_{ON}) ของเพาเวอร์ทรานซิสเตอร์ ดังนั้นวงจรควบคุมการทำงานของคอนเวอร์เตอร์โดยทั่วไป จึงมักนิยมใช้เทคนิคพัลส์วิดมอดดูเลชั่น (Pulse Width Modulation) หรือ PMW เป็นหลัก การใช้เทคนิคพัลส์วิดมอดดูเลชั่นเพื่อควบคุมช่วงเวลาในการนำกระแสของเพาเวอร์ทรานซิสเตอร์ในคอนเวอร์เตอร์ สามารถทำได้ 2 ลักษณะการทำงานของวงจรควบคุมคือ โหมดควบคุมจากแรงดันและโหมดควบคุมจากกระแส ในโครงงานชิ้นนี้จะใช้วงจรควบคุมโหมดควบคุมจากแรงดัน โดยใช้ไอซีเบอร์ TL494 เป็นหัวใจหลักในการควบคุม

4.1 วงจรควบคุมในโหมดควบคุมจากแรงดัน (Voltage Mode Control)

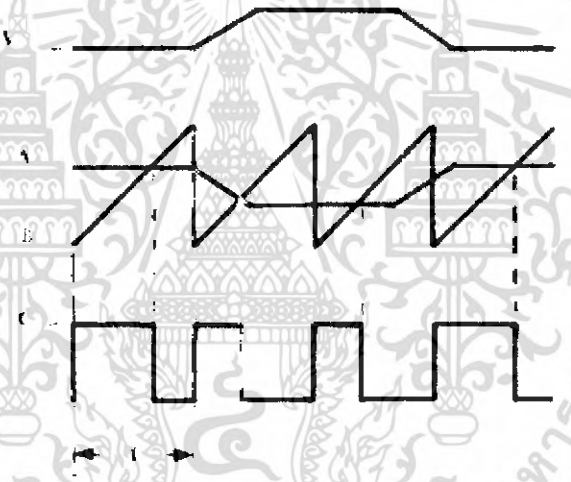
การทำงานของวงจรควบคุมในโหมดนี้ จะอาศัยการตรวจจับการเปลี่ยนแปลงค่าแรงดันที่เอาท์พุต มาควบคุมช่วงเวลาในการนำกระแสของเพาเวอร์ทรานซิสเตอร์ เพื่อการคงค่าแรงดันเอาท์พุตเป็นหลัก วงจรพื้นฐานของวงจรควบคุมในโหมดควบคุมจากแรงดันแสดงดังรูปที่ 4.1



รูปที่ 4.1 แสดงวงจรพื้นฐานสำหรับการควบคุมคอนเวอร์เตอร์ในโหมดควบคุมจากแรงดัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 4.1 วงจรควบคุมจะอาศัยการป้อนกลับค่าแรงดันที่เอาต์พุต และนำมาเปรียบเทียบกับแรงดันอ้างอิง Vref ของวงจร เพื่อตรวจจับการเปลี่ยนแปลงของแรงดันที่เอาต์พุต ค่าความแตกต่างที่ได้จะถูกขยายโดยวงจรขยายความแตกต่าง E/A ก่อนที่จะส่งต่อไปยังวงจร PWM โดยค่าแรงดันที่ได้จากวงจรขยายความแตกต่าง E/A ที่ตำแหน่ง A จะถูกเปรียบเทียบกับแรงดันรูปฟันเลื่อยที่ตำแหน่ง B ของ PWM อีกครั้งหนึ่ง เอาต์พุตที่ได้จากวงจร PWM จะมีลักษณะเป็นพัลส์สี่เหลี่ยมซึ่งมีคาบเวลาคงที่เท่ากับคาบเวลาของแรงดันรูปฟันเลื่อย และมีความกว้างของพัลส์ซึ่งเปลี่ยนแปลงไปตามผลมอดดูเลชั่นของค่าแรงดันที่ตำแหน่ง A และ B ค่าความกว้างของพัลส์นี้เองที่จะเป็นตัวกำหนดช่วงเวลานำกระแสของเพาเวอร์ทรานซิสเตอร์ในคอนเวอร์เตอร์



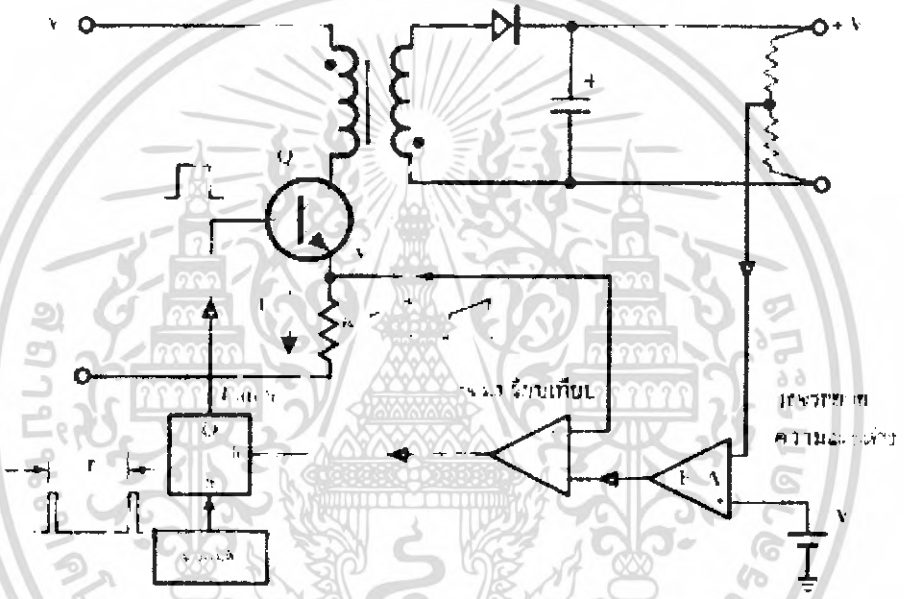
รูปที่ 4.2 แสดงลักษณะของความกว้างของพัลส์จาก PWM ซึ่งเป็นผลมาจากการมอดูเลตสัญญาณป้อนกลับและสัญญาณฟันเลื่อยตามรูปที่ 4.1

เนื่องจากค่าแรงดันป้อนกลับจะถูกส่งมายังวงจรขยายความแตกต่าง E/A ที่ขาอินเวอร์ติ้ง ผลต่างของแรงดันเอาต์พุต และแรงดันอ้างอิงที่จุด A จึงมีลักษณะกลับเฟสอยู่ 180 องศา กล่าวคือ เมื่อแรงดันเอาต์พุตมีค่ามากขึ้น แรงดันที่จุด A จะมีค่าลดลง ความกว้างของพัลส์ที่เอาต์พุตของวงจร PWM จึงมีค่าลดลงด้วย และช่วงเวลานำกระแสของเพาเวอร์ทรานซิสเตอร์ t_{ON} ก็จะมีค่าลดลง ถ้าแรงดันเอาต์พุตมีค่าลดลง แรงดันที่จุด A จะมีค่าเพิ่มขึ้น ความกว้างพัลส์ที่เอาต์พุตของวงจร PWM จึงมีค่าเพิ่มขึ้น t_{ON} ก็จะมีค่าเพิ่มขึ้น ทำให้คอนเวอร์เตอร์สามารถคงค่าแรงดันเอาต์พุตไว้ได้ ลักษณะรูปคลื่นแรงดันขณะวงจรทำงานจะเป็นดังรูปที่ 4.2 ตัวอย่าง IC ที่ใช้ควบคุมคอนเวอร์เตอร์ในโหมดควบคุมจากแรงดันได้แก่เบอร์ MC34060, MC34166 และ TL494 เป็นต้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2 วงจรควบคุมในโหมดควบคุมจากกระแส (Current Mode Control)

การคงค่าแรงดันเอาต์พุตของคอนเวอร์เตอร์ ด้วยวงจรควบคุมในโหมดควบคุมจากกระแส (Current Mode Control) มีข้อดีหลายประการที่เหนือกว่าโหมดควบคุมจากแรงดัน จึงเป็นวงจรควบคุมอีกแบบหนึ่งที่นิยมใช้กันมาก อย่างไรก็ตาม วงจรควบคุมในโหมดควบคุมจากกระแสนี้ยังคงใช้เทคนิคพัลส์วิดมอดดูเลชั่นเช่นกัน วงจรพื้นฐานแสดงในรูปที่ 4.3

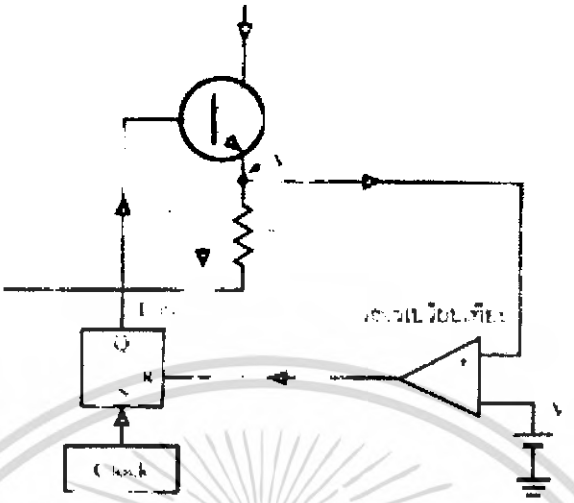


รูปที่ 4.3 แสดงวงจรพื้นฐานสำหรับการควบคุมคอนเวอร์เตอร์ในโหมดควบคุมจากกระแส

เพื่อให้ง่ายต่อการพิจารณา เราจะแยกคิดการทำงานของวงจรควบคุมด้วยการตัดวงจรขยายความแตกต่าง E/A ออกไปก่อน และกำหนดขาอินเวอร์ติ้งของวงจรเปรียบเทียบให้ต่อเข้ากับแรงดันอ้างอิง Ver ดังรูปที่ 4.4 วงจร Latch จะทำงานโดยขา Q ของวงจร Latch จะมีสถานะเป็น "High" เมื่อมีการกระตุ้นที่ขา S และขา Q จะมีสถานะเป็น "Low" เมื่อมีการกระตุ้นที่ขา R

เมื่อวงจรทำงาน วงจรกำเนิดสัญญาณนาฬิกา จะให้กำเนิดสัญญาณนาฬิกาที่มีคาบเวลาคงที่ไปกระตุ้นที่ขา S ของ Latch ขา Q จึงมีสถานะเป็น "High" เพาเวอร์ทรานซิสเตอร์ Q1 จะเริ่มนำกระแส เมื่อ Q1 นำกระแสจะมีกระแสไหลผ่านขดไพรมารี่และตัวต้านทาน Rs ที่ต่ออนุกรมไว้กับ Q1 ทำให้เกิดแรงดัน Vs ตกคร่อมที่ตัวต้านทาน Rs ด้วย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.4 วงจรควบคุมเมื่อตัดวงจรขยายความแตกต่างออกและกำหนดแรงดันอ้างอิง Ver ที่ขาอินเวอร์ติ้งของวงจรเปรียบเทียบแทน

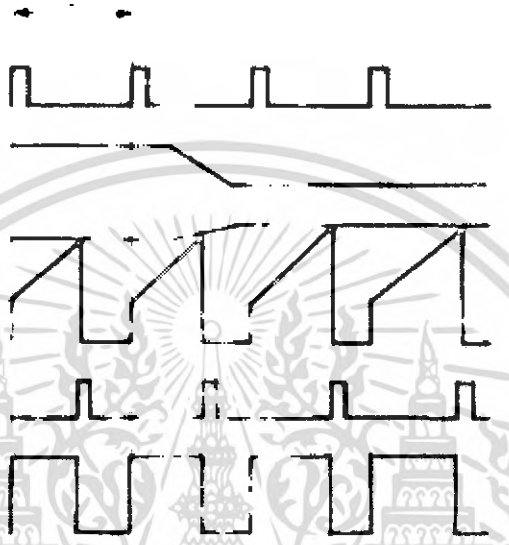
แรงดันตกคร่อม Rs ที่เกิดขึ้นจะถูกเปรียบเทียบกับแรงดันอ้างอิง Ver โดยวงจรเปรียบเทียบ ดังนั้นเมื่อค่าของ Vs เพิ่มขึ้นจนมีค่ามากกว่าค่าของแรงดันอ้างอิง Ver เอาต์พุตของวงจรเปรียบเทียบจะมีสถานะเป็น "High" และไปกระตุ้นที่ขา R ของวงจร Latch ทำให้ขา Q มีสถานะเป็น "Low" และเพาเวอร์ทรานซิสเตอร์ Q1 จะหยุดนำกระแส จนกว่าที่ขา S ของวงจร Latch จะได้รับการกระตุ้นจากสัญญาณนาฬิกาอีกครั้ง

จะเห็นได้ว่าความกว้างของเอาต์พุตพัลส์ที่ขา Q ของวงจร Latch จะถูกควบคุมโดยค่าของแรงดัน Vs ที่ตกคร่อมตัวต้านทาน Rs นั่นเอง ถ้าค่าแรงดันอินพุตของคอนเวอร์เตอร์มีค่าเพิ่มขึ้น แรงดัน Vs จะเพิ่มขึ้นจนมีค่ามากกว่าแรงดันอ้างอิง Ver ได้เร็วขึ้นด้วย ทำให้ความกว้างของเอาต์พุตพัลส์ลดลง เพาเวอร์ทรานซิสเตอร์จะมีช่วงเวลานำกระแสน้อยลง ในทางกลับกัน ถ้าแรงดันอินพุตของคอนเวอร์เตอร์มีค่าลดลง แรงดัน Vs จะเพิ่มขึ้นได้ช้า ความกว้างของเอาต์พุตพัลส์จึงเพิ่มขึ้น เพาเวอร์ทรานซิสเตอร์จะมีช่วงเวลานำกระแสมากขึ้นด้วย จะเห็นได้ว่าเมื่อโหลดคงที่ คอนเวอร์เตอร์จะสามารถคงค่าแรงดันเอาต์พุตเมื่อมีการเปลี่ยนแปลงของแรงดันอินพุตได้ โดยไม่ต้องอาศัยการป้อนกลับแรงดันที่เอาต์พุตเลย ทำให้คอนเวอร์เตอร์ตอบสนองการเปลี่ยนแปลงของแรงดันอินพุตได้อย่างรวดเร็ว

พิจารณาวงจรควบคุมอีกครั้งตามวงจรในรูปที่ 4.3 เมื่อต่อวงจรขยายความแตกต่าง E/A เพิ่มเข้ามา วงจรในลักษณะนี้เมื่อแรงดันเอาต์พุตมีค่าลดลง เอาต์พุตของวงจรขยายความแตกต่าง E/A จะมีค่ามากขึ้น เพาเวอร์ทรานซิสเตอร์จะใช้เวลานำกระแสมากขึ้นด้วย เพื่อให้ค่าแรงดัน Vs มากกว่าแรงดันที่เอาต์พุตของวงจรขยายความแตกต่าง E/A ในทางกลับกัน เมื่อแรงดันเอาต์พุตของ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คอนเวอร์เตอร์มีค่าเพิ่มขึ้น เอาต์พุตของวงจรขยายความแตกต่าง E/A จะมีค่าลดลง เพาเวอร์ทรานซิสเตอร์จึงใช้เวลานำกระแสลดลงด้วย ดังนั้นคอนเวอร์เตอร์จะสามารถคงค่าแรงดันที่เอาต์พุตเอาไว้ได้เมื่อมีการเปลี่ยนแปลงที่โหลด ลักษณะของรูปคลื่นและแรงดันขณะที่วงจรทำงานเป็นดังรูปที่ 4.5



รูปที่ 4.5 แสดงลักษณะการทำงานที่จุดต่างๆ ของวงจรควบคุมในโหมดควบคุมกระแส

จากลักษณะการทำงานดังกล่าว ทำให้วงจรควบคุมในโหมดควบคุมจากกระแสมีข้อดีมากกว่าวงจรควบคุมในโหมดควบคุมจากแรงดันดังนี้

- คอบสนองการเปลี่ยนแปลงของแรงดันอินพุตได้รวดเร็วกว่า ทำให้ลดปัญหาการคงค่าแรงดันที่เอาต์พุตเมื่อเกิดทรานเซียนส์และการกระเพื่อมของแรงดันสูงที่แรงดันอินพุต เพราะไม่ต้องรอสัญญาณป้อนกลับจากเอาต์พุต
- สามารถป้องกันกระแสโหลดเกินได้ ด้วยการจำกัดค่ากระแสสูงสุดที่ขดไพรมารี่ในลักษณะพัลส์ต่อพัลส์อย่างรวดเร็ว
- ให้ค่าไลน์เรกูเลชั่นที่ดีมาก
- โดยการจำกัดกระแสสูงสุดที่ขดไพรมารี่ ดังนั้นปัญหาการไม่สมมาตรฟลักซ์แม่เหล็กของพุช-พูลคอนเวอร์เตอร์จะไม่เกิดขึ้น
- สามารถต่อขนานคอนเวอร์เตอร์หลายชุดเข้าด้วยกันได้ เพื่อให้จ่ายกระแสได้มากขึ้น และกระแสเฉลี่ยที่คอนเวอร์เตอร์แต่ละชุดจะมีค่าเท่ากัน

ตัวอย่างของ IC ที่ใช้ควบคุมคอนเวอร์เตอร์ในโหมดควบคุมจากกระแสได้แก่ เบอร์ UC3842/3/4/5, MC34023/5 และ MC34129 เป็นต้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.3 การออกแบบสวิตชิ่งเพาเวอร์ซัพพลายด้วยไอซีเบอร์ TL 494

ไอซีเบอร์ TL 494 เป็นไอซีที่ออกแบบมาเพื่อใช้ควบคุมการทำงานของคอนเวอร์เตอร์ โดยทำงานด้วยโหมดควบคุมจากแรงดัน โครงสร้างภายในและการจัดขาของ TL 494 แสดงในรูปที่ 4.6

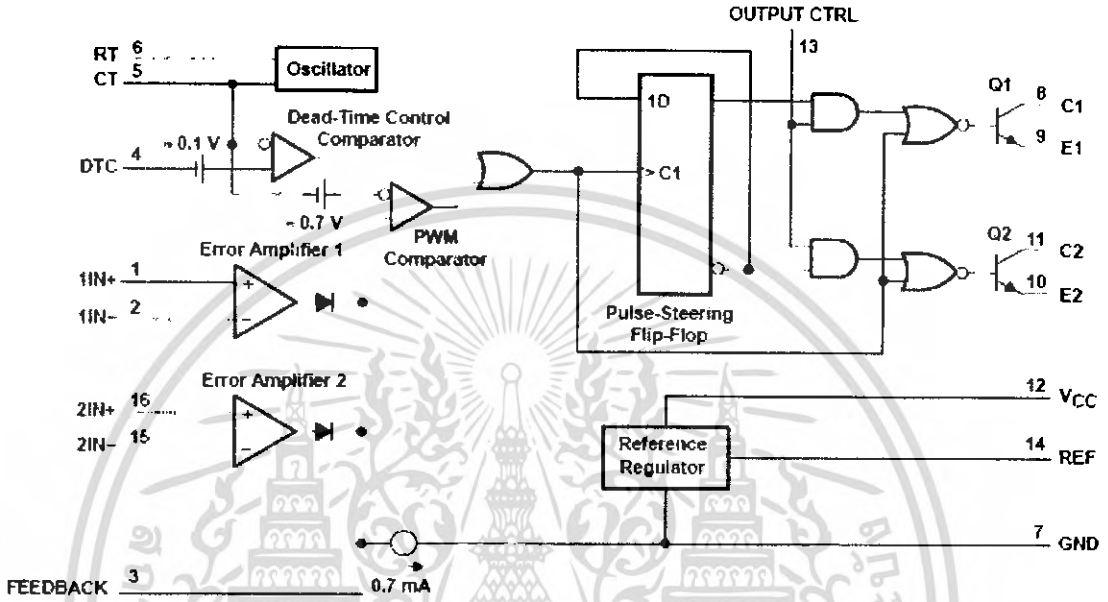


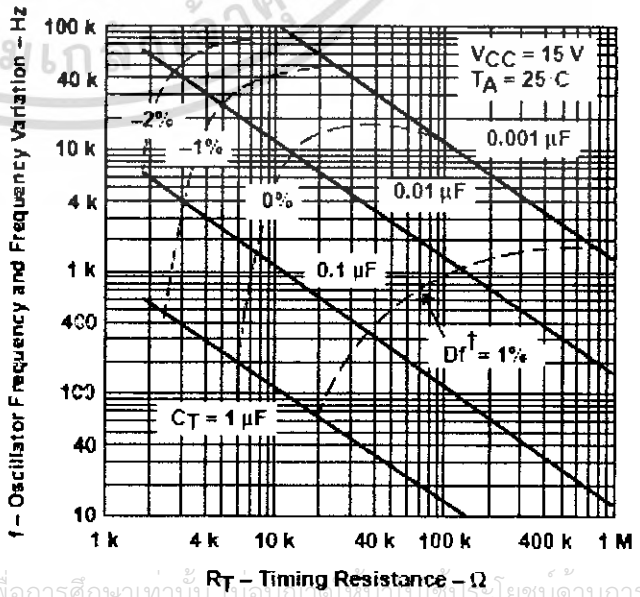
Figure 1. TL494 Block Diagram

รูปที่ 4.6 แสดงการจัดโครงสร้างภายในและการจัดขาของไอซี TL 494

4.3.1 การกำหนดคาบเวลาการทำงาน

วงจรของ TL 494 เป็นวงจร PWM ที่มีความถี่คงที่ คาบเวลาการทำงานของเอาต์พุตพัลส์กำหนดโดยค่าของ R_T และ C_T จากภายนอกที่ขา 6 และขา 5 ของไอซี ค่าคาบเวลาการทำงานจะกำหนดได้จาก

$$T = (R_T C_T)/1.1$$



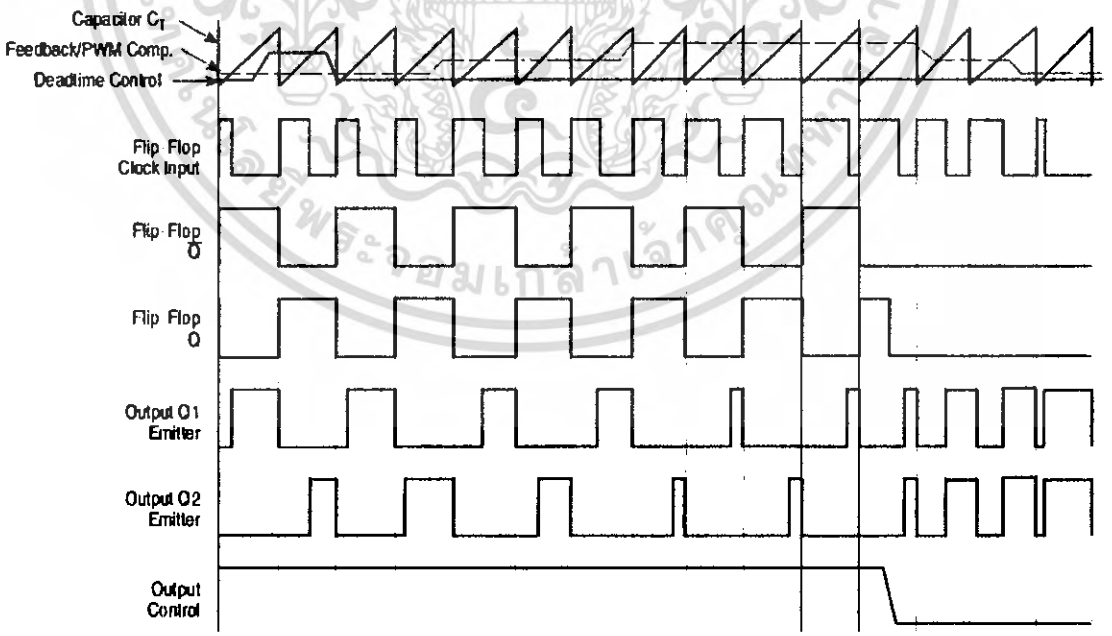
รูปที่ 4.7 แสดงความสัมพันธ์ของค่า $R_T C_T$ ในการกำหนดความถี่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.3.2 การทำงานของไอซีในการคงค่าแรงดันของคอนเวอร์เตอร์

ความกว้างเอาต์พุตพัลส์ของไอซี จะได้จากการเปรียบเทียบสัญญาณฟันเลื่อยที่ขา S กับแรงดันที่ได้จากวงจรขยายความแตกต่าง (Error Amp) ทั้ง 2 ตัวที่ PWM Comparator ส่วน Nor Gate ที่ควบคุมทรานซิสเตอร์เอาต์พุต Q1 และ Q2 จะทำงานก็ต่อเมื่อขา C1 ของ Flip-Flop อยู่ในสถานะ "Low" เท่านั้น ซึ่ง C1 จะเป็น "Low" ได้ก็ต่อเมื่อแรงดันของสัญญาณฟันเลื่อยมีค่ามากกว่าแรงดันที่มาจาก Error Amp ทั้ง 2 ตัว นั่นคือแรงดันป้อนกลับจากเอาต์พุตของคอนเวอร์เตอร์หากมีค่าสูงขึ้น ความกว้างเอาต์พุตพัลส์ของไอซีจะลดลง ในทางกลับกัน แรงดันป้อนกลับหากมีค่าลดลง ความกว้างเอาต์พุตพัลส์ของไอซีจะเพิ่มขึ้น

ความกว้างเอาต์พุตพัลส์ของไอซีนี้สามารถกำหนดให้มีค่ามากที่สุดหรือมีค่าเท่ากับศูนย์ได้ด้วยการเปลี่ยนแปลงแรงดันที่ขา 3 จาก 0.5 โวลต์ จนถึง 3.5 โวลต์ ส่วน Error Amp ทั้งสองตัวจะมีช่วงของอินพุตคอมมอนโหมด ตั้งแต่ -0.3 ถึง (Vcc-2) โวลต์ และสามารถใช้ตรวจจับแรงดันหรือกระแสที่เอาต์พุตของคอนเวอร์เตอร์ได้ Error Amp ทั้ง 2 ตัวจะให้เอาต์พุตในลักษณะให้สถานะ "High" โดยต่อกันอยู่ในลักษณะ OR ที่ขา non-inverting ของ PWM Comparator การต่อกันในลักษณะนี้ Error Amp ตัวที่ทำให้เกิดความกว้างของเอาต์พุตต่ำที่สุด จะเป็นตัวควบคุมความกว้างของเอาต์พุตพัลส์ของไอซี

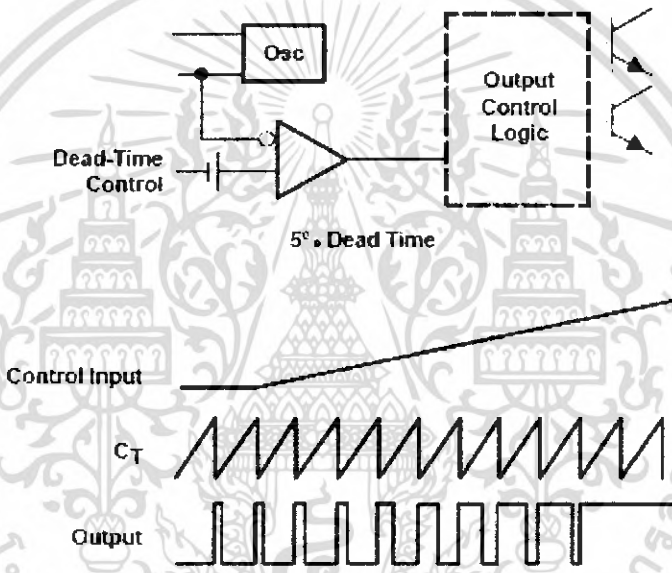


รูปที่ 4.8 แสดงรูปคลื่นลักษณะการทำงานของ TL 494

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.3.3 การกำหนดค่าเวลาเผื่อ T_D

TL 494 สามารถให้ผู้ใช้กำหนดค่าเวลาเผื่อ (Dead Time) T_D ของวงจรได้เอง ด้วยการต่อแรงดันระหว่าง 0 ถึง 3.3 โวลต์ที่ขา 4 ของไอซี อย่างไรก็ตาม หากแรงดันที่ขา 4 มีค่าเท่ากับ 0 โวลต์ ค่าเวลาเผื่อต่ำสุดของไอซีจะไม่ต่ำกว่า 4 เปอร์เซ็นต์ของค่าคาบเวลาการทำงาน เนื่องจากมีแรงดันออฟเซต 120 มิลลิโวลต์ต่ออยู่ภายใน ดังนั้นช่วงเวลา t_{ON} สูงสุดของคอนเวอร์เตอร์ที่ได้จากไอซีจะเท่ากับ 48 เปอร์เซ็นต์ ของค่าคาบเวลาเมื่อต่อขา 13 (Output control) เข้ากับขา 14 (+5 Vref) และมีค่าเท่ากับ 96 เปอร์เซ็นต์ของค่าคาบเวลาเมื่อต่อขา 13 ลงกราวด์



รูปที่ 4.9 แสดงลักษณะของการควบคุมค่าเวลาเผื่อ

4.3.4 การเลือกใช้ Q1 และ Q2 ที่เอาต์พุตของไอซี

เอาต์พุต Q1 และ Q2 ของไอซีสามารถทำงานได้ 2 โหมด คือ ทำงานพร้อมกัน หรือสลับกันทำงาน ซึ่งสามารถเลือกการทำงานได้ที่ขา 13 โดยขณะที่ C_T ดิสชาร์จ เอาต์พุตของ Dead-Time Comparator จะให้พัลส์ออกมา C1 จะมีสถานะเป็น "High" และหยุดการทำงานของ Q1 และ Q2 ถ้ากำหนดให้ขา 13 มีสถานะเป็น "High" โดยการต่อเข้ากับขา 4 Q1 และ Q2 จะสลับกันทำงานตามจังหวะของ Flip-Flop เพื่อใช้ขับคอนเวอร์เตอร์แบบพุช-พูล ในกรณีนี้ คาบเวลาการทำงานจะเป็น 2 เท่าของค่าคาบเวลาสัญญาณฟันเลื่อยของไอซี แต่ถ้ากำหนดให้ขา 13 มีสถานะเป็น "Low" โดยการต่อลงกราวด์ (ยกเลิก Flip-Flop) Q1 และ Q2 จะทำงานพร้อมกันและสามารถขนาน Q1 และ Q2 เข้าด้วยกันได้ ถ้าต้องการให้นำกระแสได้มากขึ้น ในกรณีนี้คาบเวลาการทำงานจะมีค่าเท่ากับค่าคาบเวลาของสัญญาณฟันเลื่อยของไอซี (ช่วงเวลานำกระแสสูงสุดเท่ากับ 96% ของค่าคาบเวลา)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5
อุปกรณ์สารกึ่งตัวนำ

5.1 เพาเวอร์ทรานซิสเตอร์

เพาเวอร์ทรานซิสเตอร์ในวงจรคอนเวอร์เตอร์ของสวิตชิ่งเพาเวอร์ซัพพลาย จะมีการทำงานในลักษณะเป็นสวิตช์ และมีโหลดเป็นตัวเหนี่ยวนำ ซึ่งผลที่ได้แตกต่างจากโหลดที่มีลักษณะเป็นตัวต้านทาน เพาเวอร์ทรานซิสเตอร์ต้องใช้เวลาส่วนหนึ่งในการเปลี่ยนสถานะของตัวมันเมื่อจะเริ่มนำกระแส (Turn on) และเมื่อจะหยุดนำกระแส (Turn off) รวมทั้งเพาเวอร์ทรานซิสเตอร์ยังมีแรงดันตกคร่อมตัวมันขณะนำกระแส ($V_{CE(sat)}$) อีกด้วย การเปลี่ยนสถานะและแรงดันตกคร่อมขณะนำกระแสจะทำให้เกิดกำลังงานสูญเสียในรูปความร้อน (Power Dissipation) ขึ้นในตัวเพาเวอร์ทรานซิสเตอร์ ดังนั้นก่อนจะนำเพาเวอร์ทรานซิสเตอร์มาใช้ในงานจึงจำเป็นต้องศึกษาลักษณะการเกิดกำลังงานสูญเสียและเทคนิคการลดกำลังงานสูญเสียที่จะเกิดขึ้น เพื่อยืดอายุการใช้งานและเกิดประสิทธิภาพในการทำงานของเพาเวอร์ทรานซิสเตอร์ที่มากที่สุดด้วย

5.1.1 ไบโพลาร์เพาเวอร์ทรานซิสเตอร์ (Bipolar Junction Power Transistor)

ปัจจุบันไบโพลาร์เพาเวอร์ทรานซิสเตอร์ ได้ถูกเพาเวอร์มอสเฟตเข้ามาแทนที่อย่างรวดเร็ว เนื่องจากเพาเวอร์มอสเฟตใช้เวลาในช่วงเปลี่ยนสถานะสั้น จึงเกิดกำลังงานสูญเสียต่ำกว่าและใช้งานที่ความถี่สูงๆ ได้ดี อย่างไรก็ตาม ไบโพลาร์เพาเวอร์ทรานซิสเตอร์ยังมีข้อดีอยู่คือ มีอัตราทนแรงดันตกคร่อมสูงและมีราคาถูกกว่า รวมทั้งการพัฒนาเพาเวอร์ทรานซิสเตอร์ให้ทำงานได้เร็วขึ้นเพื่อให้ใช้งานได้ที่ความถี่สูงๆ และลดกำลังงานสูญเสีย ยังมีกระทำกันอยู่ในปัจจุบัน ดังนั้นไบโพลาร์เพาเวอร์ทรานซิสเตอร์จึงคงมีใช้งานในสวิตชิ่งเพาเวอร์ซัพพลายที่มีการผลิตจำหน่ายในตลาดอุตสาหกรรม และมีความจำเป็นที่ต้องศึกษาให้เข้าใจในลักษณะการทำงานและการเกิดกำลังงานสูญเสียของไบโพลาร์เพาเวอร์ทรานซิสเตอร์เอาไว้ด้วย

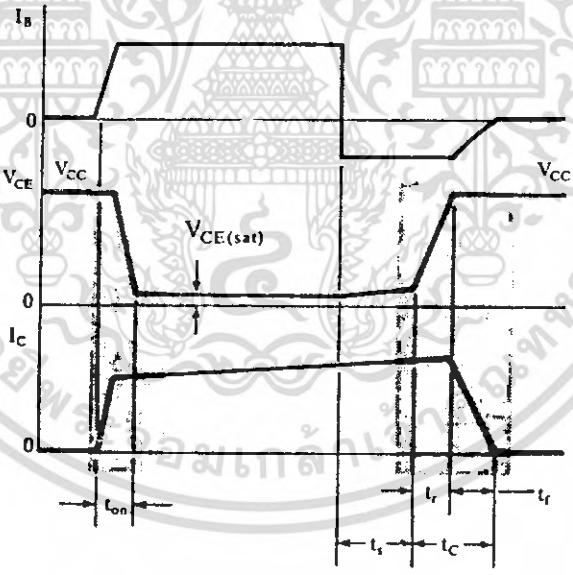
กำลังงานสูญเสียในรูปความร้อนของไบโพลาร์เพาเวอร์ทรานซิสเตอร์

กำลังงานสูญเสียในไบโพลาร์เพาเวอร์ทรานซิสเตอร์เป็นไปได้ใน 2 ลักษณะคือ กำลังงานสูญเสียที่เกิดขึ้นขณะเปลี่ยนสถานะการทำงาน (switching loss) และกำลังงานสูญเสียที่เกิดขึ้นขณะนำกระแสที่จุดอิ่มตัว (saturation loss) สำหรับการเปลี่ยนสถานะของการทำงานของไบโพลาร์เพาเวอร์ทรานซิสเตอร์ กำลังงานสูญเสียจะเกิดขึ้นทั้งในขณะที่เริ่มจะนำกระแสและขณะหยุดนำกระแส แต่กำลังงานสูญเสียจะเกิดขึ้นสูงสุดขณะที่เริ่มหยุดนำกระแสเป็นหลัก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อเริ่มให้กระแสไบแอสที่ขาเบสของเพาเวอร์ทรานซิสเตอร์ กระแสคอลเล็กเตอร์ของเพาเวอร์ทรานซิสเตอร์จะเพิ่มขึ้นอย่างรวดเร็ว ในขณะที่แรงดันตกคร่อมคอลเล็กเตอร์และอีมิตเตอร์ (V_{CE}) จะยังคงมีค่าเท่ากับ V_{CC} และจะใช้เวลาช่วงหนึ่งคือ t_{on} เพื่อลดค่าแรงดันลงมาเป็น $V_{CE(sat)}$ (ดูรูปที่ 5.1 ประกอบ) กำลังสูญเสียจะเกิดขึ้นในช่วงเวลา t_{on} นี้เนื่องจากเพาเวอร์ทรานซิสเตอร์มีแรงดันตกคร่อมตัวมันสูงขณะมีกระแสไหล อย่างไรก็ตามช่วงเวลา t_{on} นี้ค่อนข้างสั้นและกระแสเริ่มต้นที่ไหลผ่านมักมีค่าต่ำ กำลังงานสูญเสียขณะเริ่มนำกระแสของเพาเวอร์ทรานซิสเตอร์ในช่วงนี้จะมีค่าต่ำ

เมื่อหยุดให้กระแสไบแอสและป้อนกระแสไบแอสค่าลบให้เพาเวอร์ทรานซิสเตอร์เพื่อหยุดการนำกระแส เพาเวอร์ทรานซิสเตอร์จะยังคงนำกระแสต่อไปอีกเป็นเวลา t_s ซึ่งเป็นผลจากการเกิดประจุสะสมขึ้นในเพาเวอร์ทรานซิสเตอร์ขณะนำกระแส ช่วงเวลา t_s นี้จะเรียกว่า *ช่วงเวลาสะสม (storage time)* และขณะช่วงเวลา t_s นี้ แรงดันตกคร่อมทรานซิสเตอร์จะเริ่มเพิ่มขึ้นและเกิดกำลังงานสูญเสียมากกว่าเมื่อมันนำกระแสขณะมีกระแสไบแอสอยู่



รูปที่ 5.1 แสดงลักษณะของกระแสและแรงดันตกคร่อมไบโพลาร์เพาเวอร์ทรานซิสเตอร์เมื่อเริ่มนำกระแสและเริ่มหยุดนำกระแส ในส่วนที่แรเงาจะเป็นส่วนที่เกิดกำลังงานสูญเสียในรูปความร้อนได้สูง

จากนั้นแรงดันที่ขาเล็กคอลเล็กเตอร์จะเพิ่มขึ้นอย่างรวดเร็ว ในขณะที่เพาเวอร์ทรานซิสเตอร์ยังคงนำกระแสอยู่ในช่วงเวลา t_r (voltage rise time) เมื่อประจุสะสมในตัวเพาเวอร์ทรานซิสเตอร์เริ่มลดลง กระแสที่คอลเล็กเตอร์จะเริ่มลดลงและใช้เวลาเท่ากับ t_f (current fall time)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เพาเวอร์ทรานซิสเตอร์จึงหยุดนำกระแส จะเห็นได้ว่ากำลังสูญเสียที่เกิดขึ้นในเพาเวอร์ทรานซิสเตอร์ในช่วงเวลา t_r และ t_f จะมีค่าสูง และเป็นช่วงที่เพาเวอร์ทรานซิสเตอร์จะเกิดกำลังงานสูญเสียมากที่สุดขณะทำงาน ช่วงเวลา $t_r + t_f$ จะเรียกว่า ช่วงเวลาหยุดนำกระแส (***turn off time***) กำลังงานสูญเสียในขณะที่เพาเวอร์ทรานซิสเตอร์เริ่มหยุดนำกระแสนั้นอาจประมาณได้จาก

$$P_{Dsw} = \frac{0.5 \times V_{CC} \times I_{PK} \times t_C}{T} \text{ วัตต์} \quad \text{.....(5.1)}$$

เมื่อ P_{Dsw} คือ กำลังงานสูญเสียขณะเริ่มหยุดนำกระแส

V_{CC} คือ แรงดันตกคร่อมเพาเวอร์ทรานซิสเตอร์และหยุดนำกระแส

I_{PK} คือ ค่ากระแสสูงสุดเมื่อเริ่มหยุดนำกระแส

t_C คือ ช่วงเวลาเริ่มหยุดนำกระแส

T คือ คาบเวลาการทำงานของเพาเวอร์ทรานซิสเตอร์

การทำให้กำลังสูญเสียขณะเริ่มหยุดนำกระแส P_{Dsw} มีค่าน้อยที่สุด จะทำให้การใช้งานเพาเวอร์ทรานซิสเตอร์มีประสิทธิภาพสูงสุด และลดความร้อนที่เกิดขึ้นกับเพาเวอร์ทรานซิสเตอร์ขณะทำงานด้วย

วงจรขับกระแสไบแอส

ไบโพลาร์ทรานซิสเตอร์ เป็นอุปกรณ์ที่ต้องกระตุ้นการทำงานโดยการให้กระแสไบแอสที่ขาเบส เพื่อให้นำกระแสและหยุดนำกระแสได้ และเป็นที่ยอมรับกันโดยทั่วไปว่าการลดประจุสะสมที่เกิดขึ้นในเพาเวอร์ทรานซิสเตอร์ขณะนำกระแส จะขึ้นอยู่กับลักษณะของกระแสไบแอสที่ให้กับเพาเวอร์ทรานซิสเตอร์ ดังนั้นการจัดวงจรขับกระแสไบแอสที่ถูกต้องจะช่วยลดกำลังงานสูญเสียให้กับเพาเวอร์ทรานซิสเตอร์ได้เช่นกัน

วงจรขับกระแสไบแอสนั้นโดยทั่วไปจะทำได้ใน 2 ลักษณะใหญ่ๆ คือ วงจรขับกระแสไบแอสด้วยกระแสคงที่ (Fixed Base Drive) และวงจรขับกระแสไบแอสด้วยกระแสเบสเป็นสัดส่วนกับกระแสคอลเล็กเตอร์ (Proportional Base Drive) สำหรับคอนเวอร์เตอร์โดยทั่วไปที่ใช้ไบโพลาร์เพาเวอร์ทรานซิสเตอร์และมีกำลังต่ำกว่า 500 วัตต์ มักนิยมใช้วงจรขับกระแสไบแอสด้วยกระแสคงที่ โดยวงจรขับกระแสจะให้กระแสเบสที่มีค่าคงที่ ด้วยค่ากระแสที่มากพอที่จะทำให้ทรานซิสเตอร์นำกระแสที่ขุดอิ่มตัวอยู่ตลอดเวลา แต่วิธีนี้จะให้ค่าประจุสะสมในทรานซิสเตอร์ขณะ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

นำกระแสค่อนข้างสูง และใช้เวลานานในการหยุดนำกระแส ในขณะที่วงจรนำกระแสไบแอสด้วยกระแสเป็นสัดส่วนนั้นค่ากระแสไบแอสที่ขาเบสจะขึ้นอยู่กับค่าของกระแสที่ไหลผ่านคอลเล็กเตอร์ ประจุสะสมจะเกิดขึ้นน้อย การหยุดนำกระแสจะเป็นไปได้อย่างรวดเร็ว แต่วงจรค่อนข้างยุ่งยากและเสียค่าใช้จ่ายมากกว่า จึงมักนิยมใช้กับคอนเวอร์เตอร์ที่มีกำลังสูงๆเท่านั้น

ข้อพิจารณาการในการเลือกใช้ไบโพลาร์เพาเวอร์ทรานซิสเตอร์

การเลือกใช้ไบโพลาร์เพาเวอร์ทรานซิสเตอร์สำหรับคอนเวอร์เตอร์นั้น มีข้อควรพิจารณาดังนี้คือ

1. อัตราทนแรงดัน และกระแสสูงสุด
2. ความเร็วในการเปลี่ยนสถานะ
3. อัตราทนกำลังสูญเสีย

อัตราทนแรงดันและกระแสสูงสุดกับความเร็วในการเปลี่ยนสถานะ ได้กล่าวถึงไปแล้วในบทก่อนๆ หัวข้อนี้จะได้พิจารณาลักษณะการทนกำลังสูญเสียที่เกิดขึ้นของทรานซิสเตอร์เท่านั้น

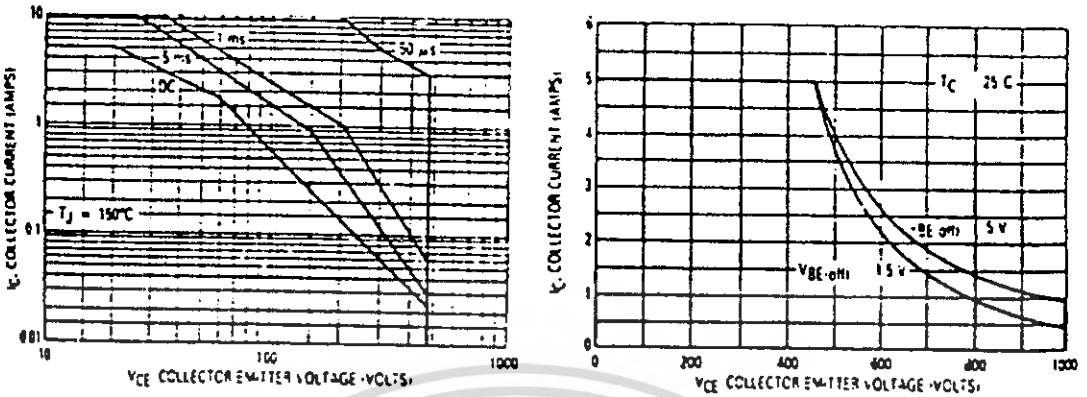
อัตราทนกำลังสูญเสียของเพาเวอร์ทรานซิสเตอร์

ความสามารถในการทนกำลังสูญเสียของไบโพลาร์เพาเวอร์ทรานซิสเตอร์ ขึ้นอยู่กับเงื่อนไข 2 ประการคือ อุณหภูมิเฉลี่ยที่รอยต่อ (Average Junction Temperature, T_j) และเซคั่นดารี่เบรกดาวน์ (Secondary Breakdown)

โดยทั่วไปผู้ผลิตมักจะใช้กราฟแสดงพิกัดปลอดภัย SOA (Safe Operating Area) มาพร้อมกับดาต้าชีต ที่ให้มากับเพาเวอร์ทรานซิสเตอร์แต่ละเบอร์ กราฟ SOA จะเป็นข้อมูลเพื่อให้ทราบกำลังงานสูญเสียที่เพาเวอร์ทรานซิสเตอร์สามารถทนได้ โดยที่ SOA จะแสดงพิกัดค่าต่างๆ ของกระแสและแรงดันขณะทำงานของเพาเวอร์ทรานซิสเตอร์ ที่จะไม่ทำให้อุณหภูมิเฉลี่ยที่รอยต่อสูงเกินกว่าที่มันจะทนได้ และไม่ทำให้เกิดเซคั่นดารี่เบรกดาวน์ขึ้น

ปกติกราฟ SOA ของไบโพลาร์เพาเวอร์ทรานซิสเตอร์จะมี 2 ลักษณะคือ FBSOA (Forward Bias Safe Operating Area) และ RBSOA (Reverse Bias Safe Operating Area) ตัวอย่างของกราฟ FBSOA และ RBSOA แสดงไว้ในรูปที่ 5.2 (ก) และ 5.2 (ข) ตามลำดับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

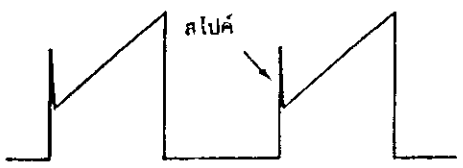


รูปที่ 5.2 (ก) แสดงตัวอย่างกราฟพิกัดปลอดภัย FBSOA ของไบโพลาร์เพาเวอร์ทรานซิสเตอร์
(ข) แสดงตัวอย่างกราฟพิกัดปลอดภัย RBSOA ของไบโพลาร์เพาเวอร์ทรานซิสเตอร์

FBSOA และช่วงเวลาขณะเริ่มนำกระแส

ดังที่ได้กล่าวมาแล้วว่า ช่วงเวลาขณะเริ่มนำกระแสของไบโพลาร์เพาเวอร์ทรานซิสเตอร์จะสั้นกว่าช่วงเวลาขณะเริ่มหยุดนำกระแส กำลังงานที่สูญเสียไปในขณะเริ่มนำกระแสจะมีค่าน้อยกว่า อย่างไรก็ตาม เพื่อป้องกันกันเกิดเซคั่นคารี่เบรกดาวน์ ผู้ออกแบบควรพิจารณาเงื่อนไขต่างๆ ที่จะเกิดขึ้นกับเพาเวอร์ทรานซิสเตอร์ขณะเริ่มนำกระแสเอาไว้ด้วย โดยต้องจำกัดค่าแรงดันตกคร่อมและกระแสสูงสุดขณะเริ่มนำกระแส ให้มีค่าอยู่ภายใต้พื้นที่ของกราฟ FBSOA อย่างแท้จริง

สำหรับคอนเวอร์เตอร์บ้างแบบ ขณะที่เพาเวอร์ทรานซิสเตอร์เริ่มนำกระแส ที่ขอบขาขึ้นของกระแสไพรมารี่มักจะมีสไปค์ (spike) เกิดขึ้น (ดูรูปที่ 5.3) สไปค์ที่เกิดขึ้นนี้มักมีค่ายอดสูงกว่ากระแสปกติหลายเท่า แต่เกิดขึ้นในช่วงเวลาสั้นๆ อย่างไรก็ตาม กระแสสไปค์อาจทำให้เพาเวอร์ทรานซิสเตอร์มีแรงดันตกคร่อมและกระแส อยู่นอกพิกัดของ FBSOA ได้ ดังนั้นช่วงเวลาเริ่มนำกระแสของเพาเวอร์ทรานซิสเตอร์ควรมีค่าน้อยกว่า 10 μs เพื่อให้อยู่ในช่วงของอัตราทนกำลังสูงสุด (พัลส์ที่ 10 μs) ของพิกัด FBSOA



รูปที่ 5.3 แสดงลักษณะของสไปค์ที่ขอบขาขึ้นของกระแสไพรมารี่

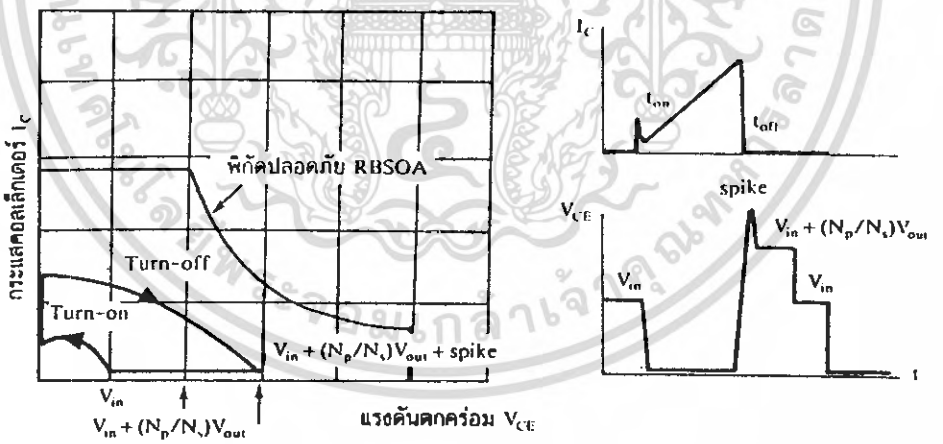
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

RBSOA และช่วงเวลาขณะเริ่มหยุดนำกระแส

ขณะที่ไบโพลาร์เพาเวอร์ทรานซิสเตอร์เริ่มหยุด พิกัดปลอดภัยของไบโพลาร์เพาเวอร์ทรานซิสเตอร์จะแสดงโดยกราฟ RBSOA และขึ้นกับค่าแรงดันไบแอสกลับของเพาเวอร์ทรานซิสเตอร์ขณะเริ่มหยุดนำกระแสด้วย (ดูรูปที่ 5.2 (ข) ประกอบ) ซึ่งจะเห็นได้ว่าลักษณะพิกัดขอบค่อนข้างแคบกว่า FBSOA ดังนั้นขณะเริ่มหยุดนำกระแสของไบโพลาร์เพาเวอร์ทรานซิสเตอร์จึงต้องให้ความระมัดระวังเป็นพิเศษ

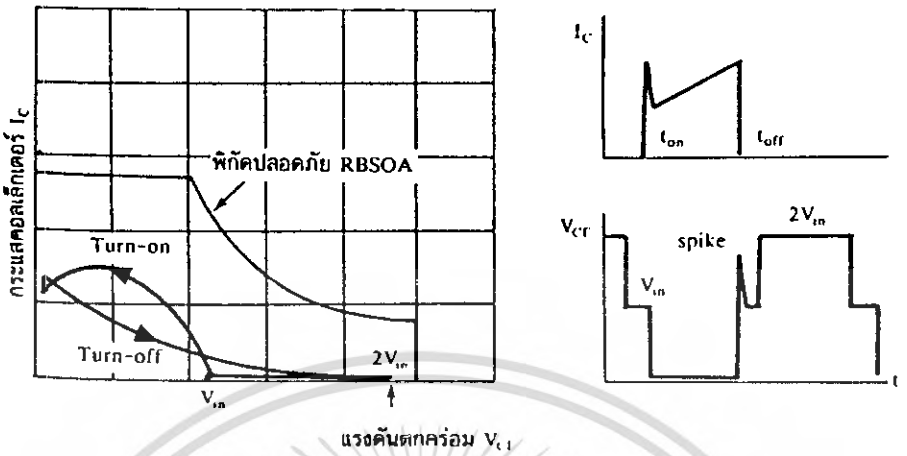
ในคอนเวอร์เตอร์ส่วนใหญ่ เมื่อเพาเวอร์ทรานซิสเตอร์เริ่มหยุดนำกระแสจะมีแรงดันสไปค์ปรากฏขึ้นที่ยอดแรงดันคร่อมตัวมันในช่วงเวลาสั้นๆ ซึ่งจะเพิ่มค่าแรงดันตกคร่อมสูงสุดให้กับเพาเวอร์ทรานซิสเตอร์ ดังนั้นเพาเวอร์ทรานซิสเตอร์ที่เลือกใช้จะต้องมีกราฟพิกัด RBSOA ให้ครอบคลุมค่าแรงดันสไปค์ที่เกิดขึ้นด้วย ดังในรูปที่ 5.4 และ 5.5 ซึ่งแสดงลักษณะเส้นโหลดภายใต้ RBSOA ของฟลายแบคและพุช-พลูคอนเวอร์เตอร์ตามลำดับ

ค่าของแรงดันไบแอสกลับที่ตกคร่อมเบสและอีมิตเตอร์ ถ้ามีค่ามากจะทำให้พิกัดของ RBSOA มากขึ้น แต่การเพิ่มค่าแรงดันไบแอสกลับมีข้อควรระวังคือ ค่าของแรงดันต้องมีค่าไม่เกินอัตราทนแรงดันไบแอสกลับสูงสุด (V_{EBO}) ของมันด้วย



รูปที่ 5.4 แสดงลักษณะเส้นโหลดของฟลายแบคคอนเวอร์เตอร์ขณะทำงาน เพาเวอร์ทรานซิสเตอร์ที่เลือกใช้จะต้องมีพื้นที่ของพิกัดปลอดภัยครอบคลุมเส้นโหลดที่เกิดขึ้นด้วย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.5 แสดงลักษณะเส้นโหลดของพุช-พูลคอนเวอร์เตอร์ขณะทำงาน

5.1.2 เพาเวอร์มอสเฟต

เพาเวอร์มอสเฟต (MOSFET Power Transistor) สามารถทำงานได้ดีที่ความถี่สูง ตั้งแต่ 50 กิโลเฮิรตซ์ ไปจนถึงประมาณ 200 หรือ 400 กิโลเฮิรตซ์ เนื่องจากมันใช้เวลาในการเปลี่ยนสถานะค่อนข้างสั้น และการพัฒนาในปัจจุบันมีแนวโน้มจะทำให้เพาเวอร์มอสเฟตทำงานได้ที่ความถี่สูงขึ้นไปอีกด้วย ซึ่งจะเป็นผลดีในการลดขนาดของคอนเวอร์เตอร์ ในส่วนวงจรขับของเพาเวอร์มอสเฟตนั้นสามารถทำได้ง่าย โดยอาจขับเพาเวอร์มอสเฟสให้ทำงานได้จากไอซีควบคุมเช่น UC 3842โดยตรง เพาเวอร์มอสเฟตจึงเข้ามาแทนที่ไบโพลาร์เพาเวอร์ทรานซิสเตอร์อย่างรวดเร็วในการผลิตสวิตชิ่งเพาเวอร์ซัพพลายในตลาดอุตสาหกรรมปัจจุบัน

โครงสร้างของเพาเวอร์มอสเฟตจะเป็นไปได้ทั้งในลักษณะ N-channel และ P-channel อย่างไรก็ตาม ในบทนี้จะกล่าวถึงเฉพาะเพาเวอร์มอสเฟตชนิด N-channel เท่านั้น

กำลังงานสูญเสียในรูปความร้อนของเพาเวอร์มอสเฟต

กำลังงานสูญเสียที่เกิดขึ้นในเพาเวอร์มอสเฟตขณะทำงาน จะเป็นไปได้ 2 ลักษณะเช่นเดียวกับไบโพลาร์เพาเวอร์ทรานซิสเตอร์คือ กำลังงานสูญเสียขณะเปลี่ยนสถานะและกำลังสูญเสียขณะนำกระแส แต่สำหรับเพาเวอร์มอสเฟตจะมีช่วงเวลาเริ่มนำกระแส และช่วงเวลาเริ่มหยุดนำกระแสสั้นกว่าไบโพลาร์เพาเวอร์ทรานซิสเตอร์มาก เพราะตามโครงสร้างของเพาเวอร์มอสเฟตจะไม่มีประจุสะสมเกิดขึ้น จึงไม่มีปัญหาในลักษณะเดียวกับไบโพลาร์เพาเวอร์ทรานซิสเตอร์ อย่างไรก็ตามเพาเวอร์มอสเฟตจะมีค่าความต้านทานขณะมันนำกระแสค่อนข้างสูง การสูญเสียเพาเวอร์มอสเฟตขณะนำกระแสจึงสูงกว่าไบโพลาร์เพาเวอร์ทรานซิสเตอร์ รูปที่ 5.6 แสดงลักษณะการตอบสนองของเพาเวอร์มอสเฟตเมื่อทำงานเป็นสวิตช์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

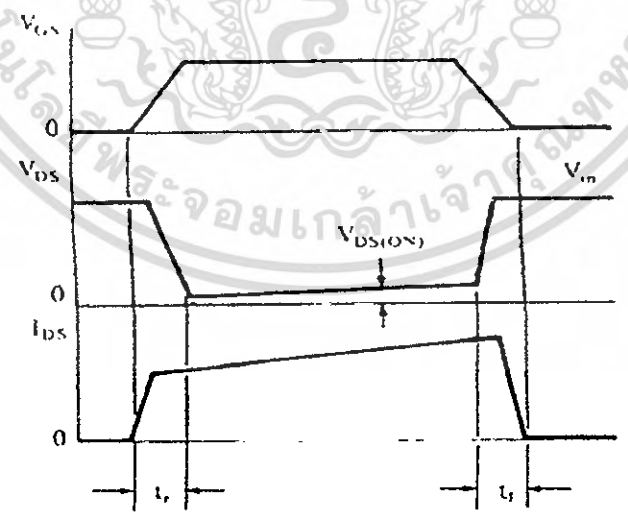
ถึงแม้ว่าช่วงเวลาเริ่มนำกระแสและเริ่มหยุดนำกระแสของเพาเวอร์มอสเฟตจะค่อนข้างสั้น แต่โดยทั่วไปเพาเวอร์มอสเฟตมักถูกใช้งานที่ความถี่สูง การใช้งานที่ความถี่สูงกว่า 50 กิโลเฮิรตซ์ การคิดค่ากำลังงานสูญเสียขณะทำงานจำเป็นต้องนำค่ากำลังงานสูญเสียขณะเปลี่ยนสถานะมาคิดด้วย และเนื่องจากช่วงเวลาเริ่มหยุดนำกระแส (Turn off time) กับช่วงเวลาเริ่มนำกระแส (Turn on time) ของเพาเวอร์มอสเฟตมีค่าใกล้เคียงกัน จึงต้องนำมาคิดทั้งสองช่วงเวลาด้วย ดังนั้นกำลังงานสูญเสียของเพาเวอร์มอสเฟตขณะทำงาน P_D จะมีค่าเท่ากับ

$$P_D = P_{SW(on)} + P_{SW(off)} + P_C \quad \text{.....(5.2)}$$

$$P_{SW(on)} = \frac{0.5 \times I_{PK(on)} \times V_{in} \times t}{T} \quad \text{.....(5.3)}$$

$$P_{SW(off)} = \frac{0.5 \times I_{PK(off)} \times V_{in} \times t}{T} \quad \text{.....(5.4)}$$

$$P_C = I^2_{Drms} \times R_{DS_{on}}(T_j) \quad \text{..... (5.5)}$$



รูปที่ 5.6 แสดงลักษณะของกระแสและแรงดันตกคร่อมเพาเวอร์มอสเฟตเมื่อเริ่มนำกระแสและเริ่มหยุดนำกระแส ในส่วนที่แรเงาจะเป็นส่วนที่จะเกิดกำลังงานสูญเสียในรูปความร้อนได้สูง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อ $P_{SW(on)}$ คือ กำลังงานสูญเสียขณะเริ่มนำกระแสของเพาเวอร์มอสเฟต

$P_{SW(off)}$ คือ กำลังงานสูญเสียขณะเริ่มหยุดนำกระแสของเพาเวอร์มอสเฟต

P_C คือ กำลังงานสูญเสียขณะนำกระแสของเพาเวอร์มอสเฟต

$I_{PK(on)}$ คือ ค่ากระแสสูงสุดขณะเริ่มนำกระแส

$I_{PK(off)}$ คือ ค่ากระแสสูงสุดขณะเริ่มหยุดนำกระแส

I_{Drms} คือ ค่ากระแส rms ที่ไหลผ่านเพาเวอร์มอสเฟตขณะทำงาน

$R_{DS_{on}}(T_j)$ คือ ค่าความต้านทานระหว่างเดรนและซอร์สที่อุณหภูมิรอยต่อสูงสุดขณะทำงานของเพาเวอร์มอสเฟต

t_r คือ ช่วงเวลาเริ่มนำกระแส ของเพาเวอร์มอสเฟต

t_f คือ ช่วงเวลาเริ่มหยุดนำกระแสของเพาเวอร์มอสเฟต

หมายเหตุ สำหรับเพาเวอร์มอสเฟตโดยทั่วไป ช่วงเวลาเริ่มนำกระแสและหยุดนำกระแสในตาต้าชีตของผู้ผลิตส่วนใหญ่ มักระบุมาเป็นค่า t_r (current rise time) และ t_f (current fall time) ตามลำดับ ในที่นี้จึงใช้สัญลักษณ์เป็น t_r และ t_f แทน t_{on} และ t_C เมื่อเปรียบเทียบกับไบโพลาร์เพาเวอร์ทรานซิสเตอร์

เงื่อนไขของวงจรขับเพาเวอร์มอสเฟต

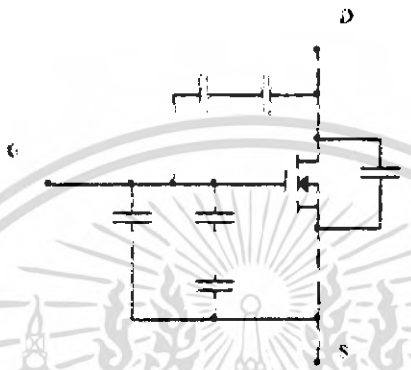
การขับเพาเวอร์มอสเฟตให้นำกระแสนั้น แตกต่างจากการขับกระแสไบแอสในไบโพลาร์เพาเวอร์ทรานซิสเตอร์ เนื่องจากมีเงื่อนไขการไบแอสที่แตกต่างกัน สำหรับไบโพลาร์เพาเวอร์ทรานซิสเตอร์กระแสจะไหลผ่านขาคอลเล็กเตอร์และอีมิตเตอร์ได้ก็ต่อเมื่อ มีกระแสไบแอสไหลผ่านที่เบสและอีมิตเตอร์ แต่เพาเวอร์มอสเฟตจะมีกระแสไหลผ่านเดรนและซอร์สได้ก็ต่อเมื่อแรงดันตกคร่อมที่ขาเกตและซอร์สมีค่าอย่างต่ำเท่ากับแรงดันขีดเริ่ม (Threshold Voltage) ของมัน แต่ใช้กระแสต่ำ การขับเพาเวอร์มอสเฟตจึงทำได้ง่าย และยุ่งยากน้อยกว่าไบโพลาร์เพาเวอร์ทรานซิสเตอร์มาก

อย่างไรก็ตาม เพื่อให้เพาเวอร์มอสเฟตทำงานได้อย่างมีประสิทธิภาพสูงสุด จึงจำเป็นต้องศึกษาเงื่อนไขต่างๆ สำหรับการบังคับให้เพาเวอร์มอสเฟตนำกระแส เป็นอันดับแรกเสียก่อน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ค่าความจุไฟฟ้าด้านอินพุต (Input Capacitance)

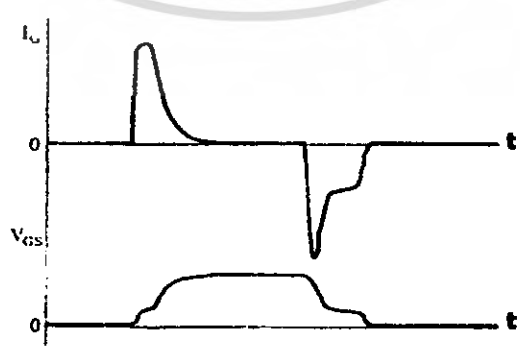
เนื่องจากลักษณะโครงสร้างภายใน ตัวเพาเวอร์มอสเฟตจึงเหมือนกับมีตัวเก็บประจุต่ออยู่รอบๆ ขาต่างๆ ของมันดังรูปที่ 5.7



รูปที่ 5.7 แสดงตัวเก็บประจุแฝงที่ต่ออยู่ที่ขาต่างๆ ภายในตัวเพาเวอร์มอสเฟต

ตัวเก็บประจุเหล่านี้ บังคับให้เพาเวอร์มอสเฟตต้องชาร์จประจุเข้าไปที่ตัวเก็บประจุเสียก่อน เพื่อให้แรงดันตกคร่อมที่ขาเกต V_{GS} มีค่าเพิ่มขึ้นจนถึงค่าแรงดันขีดเริ่ม เพาเวอร์มอสเฟตจึงเริ่มนำกระแส ในทางกลับกัน การหยุดนำกระแสของเพาเวอร์มอสเฟต จะต้องทำให้ตัวเก็บประจุคายประจุออกไปจนแรงดันตกคร่อมที่ขาเกต V_{GS} มีค่าลดลงต่ำกว่าค่าแรงดันขีดเริ่ม เพาเวอร์มอสเฟตจึงหยุดนำกระแส ลักษณะของกระแสและแรงดันที่ขาเกตจึงมีลักษณะดังรูปที่ 5.8

โดยทั่วไปแล้ว ค่าความจุของตัวเก็บประจุในตัวเพาเวอร์มอสเฟตนี้เอง จะเป็นตัวกำหนดความเร็วการเปลี่ยนสถานะของมัน

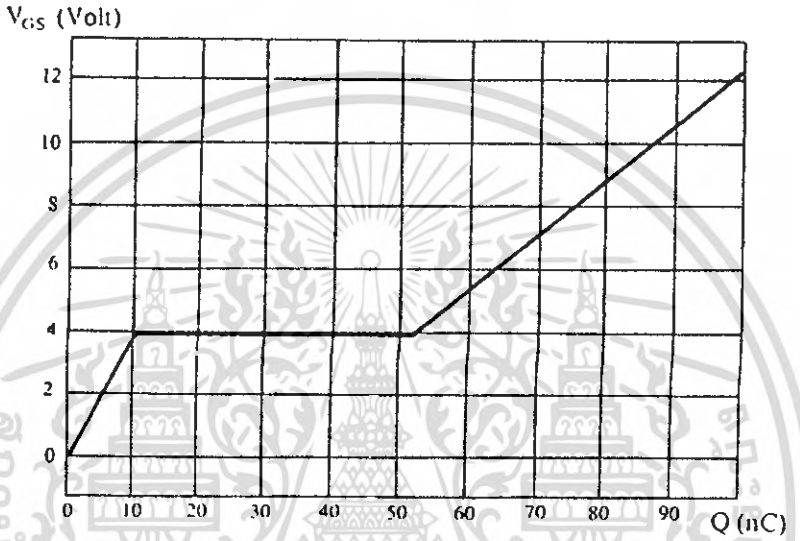


รูปที่ 5.8 แสดงลักษณะแรงดันและกระแสที่ขาเกตขณะเพาเวอร์มอสเฟตถูกไบแอสให้นำกระแส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การกำหนดเวลาในการเปลี่ยนสถานะ

ปกติแล้วผู้ผลิตมักจะให้กราฟของแรงดัน V_{GS} ที่เพิ่มขึ้นในขณะที่ค่าประจุสะสมที่ขาเกตเพิ่มขึ้น หรือเรียกว่า Gate Charge Chart มาในคาต้าชีตด้วย (รูปที่ 5.9) กราฟนี้มีประโยชน์มากในการคำนวณค่ากระแสไบแอสเกตและเวลาในการเปลี่ยนสถานะของเพาเวอร์มอสเฟต



รูปที่ 5.9 แสดงตัวอย่างของ Gate Charge Chart

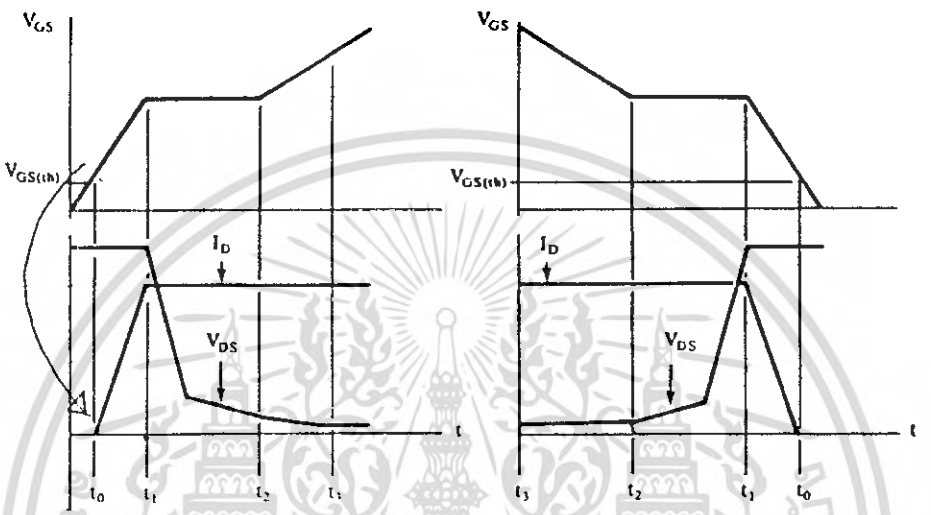
ลักษณะของกราฟจะแบ่งออกเป็น 3 ช่วง ตามผลของประจุที่เพิ่มขึ้นคือ

1. ช่วงเวลาหน่วงก่อนเริ่มนำกระแส (turn on delay) t_0
2. ช่วงเวลาเริ่มนำกระแส (rise time) $t_0 \rightarrow t_2$
3. ช่วงเวลาสะสมประจุส่วนเกิน (excess charge time) $t_2 \rightarrow t_3$

เมื่อเพาเวอร์มอสเฟตเริ่มชาร์จประจุที่ขาเกต จนกระทั่งพ้นช่วงเวลาหน่วงก่อนเริ่มนำกระแส เมื่อแรงดันขาเกตมากกว่าแรงดันขีดเริ่ม ($V_{GS(th)}$) จึงจะเริ่มมีกระแสไหลผ่านเดรนและซอร์สที่เวลา t_0 ค่าของแรงดันจะยังไม่ลดลงจนกว่าจะผ่านเวลาเท่ากับ t_1 แรงดันตกคร่อมเดรนและซอร์ส V_{DS} จึงมีค่าลดลงอย่างรวดเร็วจากค่าแรงดันประมาณ 90 % จนเหลือเพียง 10 % ของค่าแรงดันตกคร่อม V_{DS} สูงสุด เพาเวอร์มอสเฟตจะนำกระแสได้อย่างเต็มที่ ในช่วงเวลาเริ่มนำกระแส t_1 ถึง t_2 นี้เอง และแรงดันตกคร่อมที่ขาเกต V_{GS} จะคงที่จนกว่าเพาเวอร์มอสเฟตจะสามารถนำกระแสได้อย่างเต็มที่ ดังแสดงในรูปที่ 5.10 ในช่วงเวลาสะสมประจุส่วนเกิน ค่าความต้านทานระหว่างแรงดันเดรนและซอร์สจะมีค่าลดลงเรื่อยๆ หากปล่อยให้มีการสะสมประจุต่อไปในช่วง t_2 ถึง t_3 แต่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ประจุสะสมที่เพิ่มขึ้นจะทำให้เกิดการหน่วงขณะเริ่มหยุดนำกระแส เนื่องจากเพาเวอร์มอสเฟต จะต้องใช้เวลามากในการคายประจุส่วนเกินนี้ทิ้งไป ดังนั้นการขับเพาเวอร์มอสเฟตที่ขาเกตด้วยแรงดันสูงเกินความจำเป็น จะทำให้ช่วงเวลาเริ่มหยุดนำกระแสเพิ่มขึ้นซึ่งเป็นผลเสีย



รูปที่ 5.10 แสดงลักษณะการชาร์จประจุที่ขาเกตตามเวลาที่มีผลต่อการเริ่มนำกระแส (ก) และผลเมื่อเริ่มหยุดนำกระแสของเพาเวอร์มอสเฟต (ข)

เนื่องจากเพาเวอร์มอสเฟตไม่เกิดประจุสะสมขึ้นขณะนำกระแส การหยุดการนำกระแสของเพาเวอร์มอสเฟตจึงทำได้ง่ายๆ ด้วยการคายประจุที่ขาเกตทิ้งไปเช่นเดียวกับขณะเริ่มนำกระแส และถ้าขนาดกระแสเพื่อชาร์จประจุและคายประจุที่มีค่าเท่ากัน ช่วงเวลาเริ่มนำกระแสและช่วงเวลาเริ่มหยุดนำกระแสจะมีค่าเท่ากันด้วย ยกเว้นหากมีประจุสะสมมากในช่วง t_2 ถึง t_3 การหยุดนำกระแสจะมีช่วงเวลาหน่วงเพิ่มขึ้น เนื่องจากต้องใช้เวลาส่วนหนึ่งในการคายประจุส่วนเกินทิ้งไป

จากกราฟในรูปที่ 5.9 ของเพาเวอร์มอสเฟตแต่ละเบอร์ จะนำมาหาค่าช่วงเวลาเริ่มนำกระแส t_r และช่วงเวลาเริ่มหยุดกระแส t_f ได้จาก

$$t = \frac{Q_G}{I_G} \qquad \text{..... (5.22)}$$

เมื่อ Q_G คือ ค่าประจุที่ได้จากกราฟ เป็นคูลอมบ์

I_G คือ ค่ากระแสที่ใช้ชาร์จประจุที่ค่ากระแสคงที่ เป็นแอมป์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หมายเหตุ กราฟ Gate Charge Chart ที่ได้จากดาต้าชีต ปกติในการวัดผู้ผลิตจะกำหนดให้กระแสเกต I_G สำหรับชาร์จประจุมีค่าคงที่ ในการใช้งานจริงแล้ว วงจรขับเพาเวอร์มอสเฟตอาจให้ค่า I_G ไม่คงที่ จึงจำเป็นต้องใช้ข้อมูลที่นอกเหนือจากข้อมูลใน Gate Charge Chart ซึ่งจะไม่ขอกล่าวในที่นี้ อย่างไรก็ตามถ้าสามารถออกแบบวงจรขับเพาเวอร์มอสเฟตให้จ่ายกระแสไฟได้มากพอ การคำนวณที่ได้จากสมการ (5.6) ก็นับว่าใกล้เคียง

จะเห็นได้ว่าการขับเพาเวอร์มอสเฟตให้นำกระแสได้นั้น จะต้องมีการชาร์จประจุและคายประจุที่ขาเกต วงจรขับเพาเวอร์มอสเฟตจะต้องมีลักษณะของการจ่ายและการรับกระแส (source and sink) ได้ที่ประมาณ 200 ถึง 400 มิลลิแอมป์ด้วย และต้องให้แรงดันตกคร่อมที่ขาเกต V_{GS} ค่ามากพอ เพื่อที่เพาเวอร์มอสเฟตจะทำงานได้อย่างเต็มที่ด้วย (ประมาณ 10 โวลต์)

วงจรขับเพาเวอร์มอสเฟตด้วย TTL

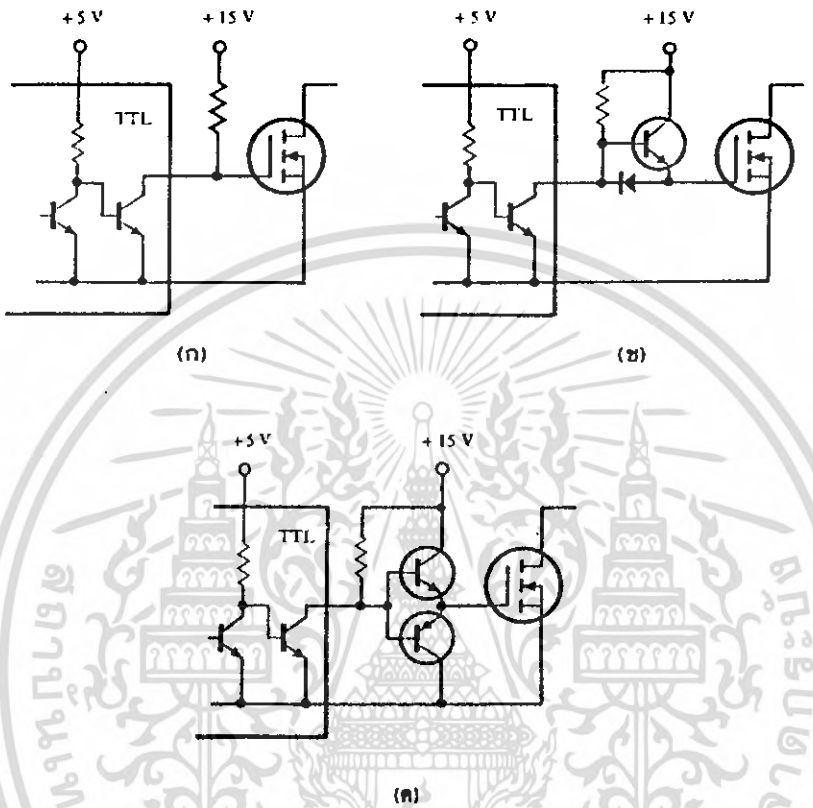
การขับเพาเวอร์มอสเฟตจากไอซี TTL โดยตรงนั้นเป็นไปได้ แต่ไอซี TTL มีขีดจำกัดในการจ่ายและรับกระแสของมันที่เอาต์พุต ซึ่งจะมีผลโดยตรงต่อความเร็วในการเปลี่ยนสถานะของเพาเวอร์มอสเฟต และทำให้เกิดกำลังงานสูญเสียได้ การต่อวงจรขับเพาเวอร์มอสเฟตด้วยไอซี TTL จึงจำเป็นต้องเพิ่มตัวอุปกรณ์อื่นๆ เพื่อช่วยให้เกิดการเปลี่ยนสถานะของเพาเวอร์มอสเฟตเป็นไปได้อย่างรวดเร็ว

รูปที่ 5.11(ก) แสดงการต่อวงจรขับเพาเวอร์มอสเฟตด้วยไอซี TTL ที่มีเอาต์พุตเป็นแบบคอลเล็กเตอร์เปิด การต่อพูลอัพรีซิสเตอร์เข้าช่วย จะทำให้มีแรงดันสูงพอที่จะขับเพาเวอร์มอสเฟตให้ทำงาน และการหยุดนำกระแสของเพาเวอร์มอสเฟตเป็นไปได้อย่างรวดเร็วขึ้น อย่างไรก็ตามความเร็วขณะเริ่มนำกระแสยังมีค่าจำกัดอยู่ เนื่องจากกระแสยังถูกจำกัดด้วยพลูอัพรีซิสเตอร์

การต่อทรานซิสเตอร์เพิ่มเข้ามาดังในรูปที่ 5.11(ข) ทรานซิสเตอร์จะช่วยจ่ายกระแสได้มากขึ้นทำให้ความเร็วขณะเริ่มนำกระแสของเพาเวอร์มอสเฟตดีขึ้น และลดกำลังงานสูญเสียในตัวไอซี TTL ด้วย เพื่อให้การคายประจุที่ขาเกตเป็นไปได้อย่างรวดเร็ว การเพิ่มทรานซิสเตอร์เข้ามาในวงจรอีก 1 ตัว ดังรูป 5.11(ค) ก็จะทำให้ความเร็วในขณะเริ่มหยุดนำกระแสเป็นไปได้อย่างรวดเร็วมากขึ้น

ทรานซิสเตอร์ที่ใช้สามารถใช้ทรานซิสเตอร์กำลังต่ำเช่น เบอร์ 2N 222A และ 2N 2907 ก็สามารถทำให้วงจรขับจ่ายกระแสได้ถึง 800 มิลลิแอมป์ ซึ่งก็นับว่าเพียงพอแล้ว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.11 (ก) แสดงการขับเพาเวอร์มอสเฟตให้นำกระแสด้วยไอซี TTL และพูลอัพรีซิสเตอร์

(ข) แสดงการต่อทรานซิสเตอร์เพิ่มเข้ามาในวงจรรูป 5.11 (ก) เพื่อเพิ่มความเร็วขณะนำกระแส

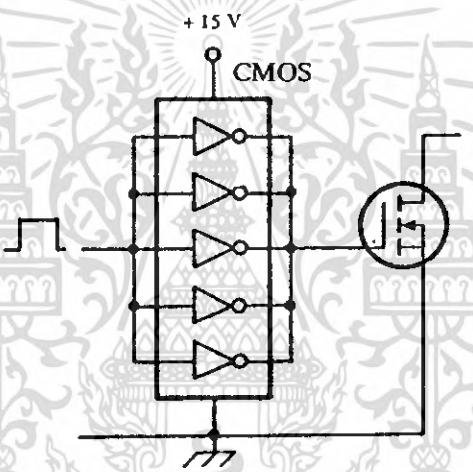
(ค) แสดงการต่อทรานซิสเตอร์เพิ่มเข้ามาอีก 1 ตัวในวงจรรูป 5.11(ข) เพื่อเพิ่มความเร็วในขณะเริ่มหยุดนำกระแสด้วย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรขับเพาเวอร์มอสเฟตด้วย CMOS

เพาเวอร์มอสเฟตสามารถต่อโดยตรงเข้ากับไอซีชนิด CMOS ได้ ไอซี CMOS มาตรฐาน เช่นตระกูล 14000 จะมีเอาต์พุตเป็นเฟตในลักษณะคอมพลีเมนตารี N และ P channel อยู่แล้ว ไอซีตระกูล 14000 สามารถทำงานได้ที่แรงดันไฟเลี้ยงตั้งแต่ 3 โวลต์ถึง 18 โวลต์ โดยทั่วไปแรงดันไฟเลี้ยงที่ 12 โวลต์ถึง 15 โวลต์ จะเหมาะสมสำหรับการใช้ขับเพาเวอร์มอสเฟต

สำหรับการขับเพาเวอร์มอสเฟตที่ต้องนำกระแสสูงๆ การต่อ CMOS ในลักษณะขนานกันดังรูปที่ 5.12 จะสามารถเพิ่มกระแสที่ขาเกต และทำให้ความเร็วในการเปลี่ยนสถานะของเพาเวอร์มอสเฟตเป็นไปได้อย่างเร็วขึ้นด้วย



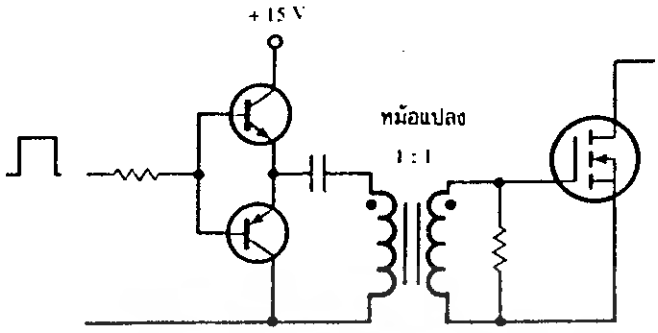
รูปที่ 5.12 แสดงการขับเพาเวอร์มอสเฟตให้นำกระแสด้วยไอซี CMOS โดยตรง

วงจรขับเพาเวอร์มอสเฟตด้วยหม้อแปลง

ในกรณีวงจรคอนเวอร์เตอร์แบบฮาล์ฟบริดจ์และฟูลบริดจ์ วงจรขับเพาเวอร์มอสเฟตตัวบนและตัวล่างจะต้องมีการแยกกราวด์ออกจากกัน และอาจจำเป็นต้องใช้หม้อแปลง หรือในกรณีที่ต้องการขับเพาเวอร์มอสเฟตมากกว่าหนึ่งตัวพร้อมกัน ก็อาจต้องใช้หม้อแปลงช่วย

การต่อหม้อแปลงพัลส์เข้ากับขาเกตและวงจรควบคุมโดยตรงอาจเกิดปัญหาการเลื่อนระดับของแรงดันที่เอาต์พุตหม้อแปลง และอาจมีปัญหาในการทำงานของเพาเวอร์มอสเฟตได้ การต่อวงจรขับเพาเวอร์มอสเฟตด้วยหม้อแปลงจึงควรทำในลักษณะดังในรูปที่ 5.13

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.13 แสดงตัวอย่างการจัดวงจรขับเพาเวอร์มอสเฟตให้นำกระแสด้วยหม้อแปลง

ข้อพิจารณาในการเลือกใช้งานเพาเวอร์มอสเฟต

สำหรับเพาเวอร์มอสเฟต การเกิดเซคั่นดารี่เบรกดาวน์เช่นในไบโพลาร์เพาเวอร์ทรานซิสเตอร์จะไม่เกิดขึ้น เพราะค่าความต้านทานระหว่างเดรนและซอร์สขณะนำกระแส $R_{DS(ON)}$ ของมันจะมีค่าเพิ่มขึ้นเมื่ออุณหภูมิเพิ่มขึ้น ทำให้กระแสที่ไหลผ่านมีค่าน้อยลง ต่างจากกรณีไบโพลาร์ทรานซิสเตอร์ขณะเกิดเซคั่นดารี่เบรกดาวน์ เมื่ออุณหภูมิเพิ่มขึ้นกระแสจะไหลมากยิ่งขึ้น ซึ่งจะเกิดการพังเสียหายได้อย่างรวดเร็ว เพาเวอร์มอสเฟตจึงมีพิกัดความปลอดภัยในกราฟ SOA กว้างกว่าเมื่อเทียบกับไบโพลาร์เพาเวอร์ทรานซิสเตอร์ และเนื่องจากเพาเวอร์มอสเฟตไม่เกิดเซคั่นดารี่เบรกดาวน์ อัตราทนกำลังสูญเสียสูงสุดของมันจะถูกจำกัดด้วยค่าความร้อนที่เกิดขึ้นที่รอยต่อภายในตัวมันเท่านั้น

พิกัดปลอดภัย FBSOA

ขีดจำกัดกำลังที่พิกัดปลอดภัย FBSOA ของเพาเวอร์มอสเฟตนั้น อาจแบ่งได้เป็น 4 ลักษณะดังนี้คือ

1. ขีดจำกัดแรงดันตกคร่อมเดรนและซอร์ส V_{DS} ที่สามารถทนได้ (Maximum Drain Source Voltage)

2. ค่ากระแสเดรน I_D สูงสุดที่สามารถไหลผ่านได้ และไม่ทำให้โครงสร้างภายในเสียหาย (Thermal Limit)

3. ขีดจำกัดเนื่องจากค่าความต้านทานขณะนำกระแส ($R_{DS(ON)}$ Limit)

4. ขีดจำกัดการระบายความร้อนของตัวถัง (Package Limit)

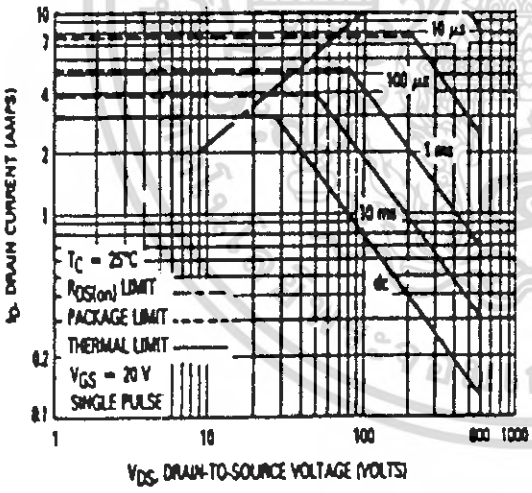
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตัวอย่างกราฟ FBSOA ของเพาเวอร์มอสเฟต แสดงไว้ในรูปที่ 5.14 และเช่นเดียวกับไบโพลาร์เพาเวอร์ทรานซิสเตอร์ การระวังไม่ให้เกิดเงื่อนไขที่ทำให้เพาเวอร์มอสเฟตต้องทำงานภายนอกพิกัดของกราฟ FBSOA เป็นสิ่งสำคัญ และผู้ออกแบบจะต้องให้ความสนใจก่อนการเลือกเพาเวอร์มอสเฟตมาใช้งานทุกครั้ง รวมถึงป้องกันการเกิดเงื่อนไขที่จะทำให้เพาเวอร์มอสเฟตเกิดพังเสียหายได้ขณะทำงานของวงจรที่ออกแบบด้วย

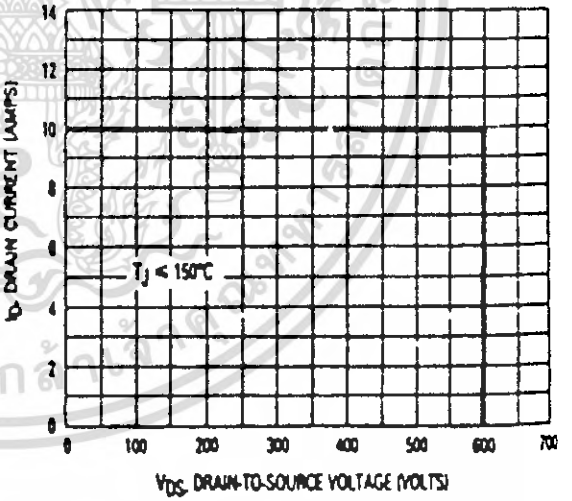
พิกัดปลอดภัย SSOA

SSOA (Switching Safe Operating Area) เป็นกราฟแสดงพิกัดกระแสและแรงดันใช้งานที่ปลอดภัยของเพาเวอร์มอสเฟตขณะเปลี่ยนสถานะ การใช้ SSOA สามารถใช้ได้ทั้งในการพิจารณาพิกัดปลอดภัยทั้งในช่วงเวลาเริ่มนำกระแส และช่วงเริ่มหยุดนำกระแสของเพาเวอร์มอสเฟต

ปกติกราฟ SSOA จะใช้เพื่อพิจารณาเงื่อนไขปลอดภัยของเพาเวอร์มอสเฟตเช่นเดียวกับกราฟ RBSOA ของไบโพลาร์เพาเวอร์ทรานซิสเตอร์ ตัวอย่างกราฟ SSOA แสดงไว้ในรูปที่ 5.15 และเมื่อเปรียบเทียบกับกราฟ RBSOA ของไบโพลาร์เพาเวอร์ทรานซิสเตอร์แล้วจะเห็นได้ว่า SSOA จะมีพื้นที่ปลอดภัยมากกว่า และขีดจำกัดกำลังจะอยู่ที่แรงดันคงค่อม V_{DS} สูงสุดและกระแสเดรน I_D สูงสุดเท่านั้น



รูปที่ 5.14 แสดงตัวอย่างกราฟพิกัดปลอดภัย FBSOA ของเพาเวอร์มอสเฟต



รูปที่ 5.15 แสดงตัวอย่างกราฟพิกัดปลอดภัย SSOA ของเพาเวอร์มอสเฟต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.2 การระบายความร้อนสำหรับเพาเวอร์ทรานซิสเตอร์

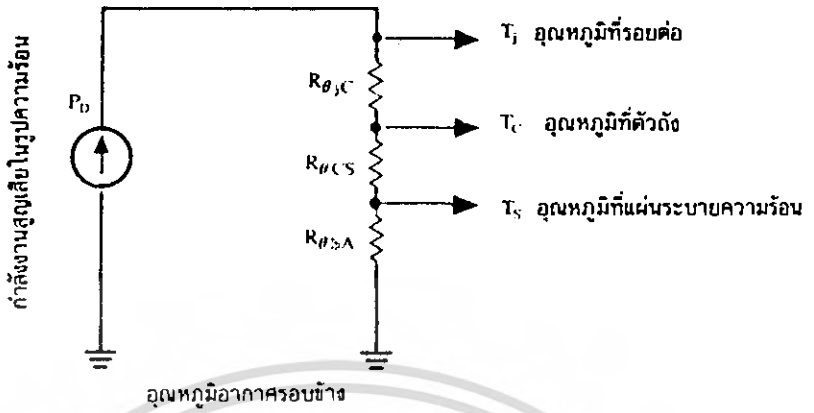
กำลังงานสูญเสียในรูปความร้อนของเพาเวอร์ทรานซิสเตอร์ขณะทำงาน เป็นเรื่องที่ไม่สามารถหลีกเลี่ยงได้ กำลังงานสูญเสียที่เกิดขึ้นภายในเพาเวอร์ทรานซิสเตอร์จะทำให้เกิดความร้อนที่รอยต่อ และอุณหภูมิที่รอยต่อ (T_j) ของสารกึ่งตัวนำภายในเพาเวอร์ทรานซิสเตอร์จะมีค่าเพิ่มขึ้น หากไม่มีการระบายความร้อนออกไปจากตัวถังแล้ว อุณหภูมิที่รอยต่อจะเพิ่มขึ้นอย่างรวดเร็วจนเกินค่าอุณหภูมิสูงสุดที่รอยต่อจะทนได้ ทำให้เกิดการพังเสียหายเกิดขึ้นในที่สุด

เพาเวอร์ทรานซิสเตอร์โดยทั่วไป จะมีค่าอุณหภูมิที่รอยต่อ T_j สูงสุดขณะทำงานประมาณ 150 °C ถึง 200 °C ขึ้นอยู่กับชนิดของสารกึ่งตัวนำและลักษณะของตัวถัง วิธีที่ง่ายที่สุดในการระบายความร้อนคือ การติดแผ่นระบายความร้อนเข้ากับเพาเวอร์ทรานซิสเตอร์โดยตรง การระบายความร้อนออกจากตัวเพาเวอร์ทรานซิสเตอร์จะมีประสิทธิภาพสูงสุด เมื่อเลือกขนาดและชนิดของแผ่นระบายความร้อนได้เหมาะสม แผ่นระบายความร้อนที่มีขนาดใหญ่เกินไปจะสิ้นเปลืองค่าใช้จ่ายและกินเนื้อที่มาก ในทางตรงข้าม แผ่นระบายความร้อนที่มีขนาดเล็กจะไม่สามารถระบายความร้อนได้เพียงพอ เพาเวอร์ทรานซิสเตอร์จะร้อนและอายุการใช้งานจะสั้นลง

การลดความร้อนที่รอยต่อสามารถทำได้ โดยการถ่ายเทความร้อนที่เกิดขึ้นออกจากรอยต่อผ่านตัวถังของเพาเวอร์ทรานซิสเตอร์ และเมื่อติดแผ่นระบายความร้อนเข้าที่ตัวถัง ความร้อนจะถูกถ่ายเทผ่านแผ่นระบายความร้อน ออกไปสู่อากาศรอบข้างจนเกิดสมดุลความร้อน ความร้อนที่รอยต่อก็จะลดลงได้

เนื่องจากวัสดุแต่ละชนิดมีการระบายความร้อนผ่านตัวมันได้ไม่เท่ากัน ความสามารถในการระบายความร้อนได้มากหรือน้อยนั้นอาจกล่าวได้ว่าวัสดุมีค่าความต้านทานความร้อน (Thermal Resistance) หรือ R_θ ไม่เท่ากันคือ เมื่อให้พลังงานความร้อนผ่านวัสดุ วัสดุจะสามารถระบายความร้อนผ่านตัวมันโดยมีการต้านทานพลังงานความร้อนไม่ให้ผ่านไปได้ง่ายๆ ซึ่งจะทำให้ตัวมันมีอุณหภูมิเพิ่มขึ้น ดังนั้นการระบายความร้อนของเพาเวอร์ทรานซิสเตอร์ผ่านแผ่นระบายความร้อนอาจเขียนเป็นวงจรสมมูลในลักษณะความต้านทานทางความร้อนได้ดังรูปที่ 5.16

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.16 แสดงวงจรสมมูลของการถ่ายเทความร้อนออกจากเพาเวอร์ทรานซิสเตอร์ด้วยแผ่นระบายความร้อนไปยังอากาศรอบข้าง

และที่อุณหภูมิที่รอยต่อ T_J หลังติดแผ่นระบายความร้อน อาจคำนวณได้จากสมการสมมูลดังนี้

$$T_J = P_D(R_{\theta(JC)} + R_{\theta(CS)} + R_{\theta(SA)}) + T_A \quad \text{.....(5.7)}$$

เมื่อ P_D คือ ค่ากำลังงานสูญเสียที่เกิดขึ้นในตัวเพาเวอร์ทรานซิสเตอร์ เป็นวัตต์ (W)

T_A คือ ค่าอุณหภูมิแวดล้อมของระบบ เป็น °C

$R_{\theta(JC)}$ คือ ค่าความต้านทานความร้อนระหว่างรอยต่อและตัวถัง เป็น °C/W

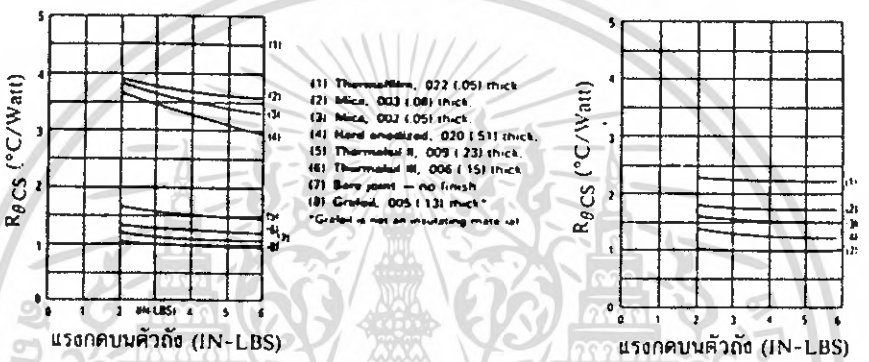
$R_{\theta(CS)}$ คือ ค่าความต้านทานความร้อนระหว่างตัวถังและแผ่นระบายความร้อน เป็น °C/W

$R_{\theta(SA)}$ คือ ค่าความต้านทานความร้อนระหว่างแผ่นระบายความร้อนและอุณหภูมิแวดล้อม เป็น °C/W

ปกติผู้ผลิตจะระบุค่า $R_{\theta(JC)}$ มาพร้อมแผ่นคาต้าชีต ส่วนค่า $R_{\theta(CS)}$ จะขึ้นอยู่กับลักษณะการยึดติดของตัวถังของเพาเวอร์ทรานซิสเตอร์กับแผ่นระบายความร้อน ค่า $R_{\theta(SA)}$ จะขึ้นอยู่กับวัสดุและขนาดรูปร่างของแผ่นระบายความร้อนที่ใช้ จากสมการ 5.7 จะเห็นได้ว่า R_θ ยิ่งมีค่าน้อยยิ่งดี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

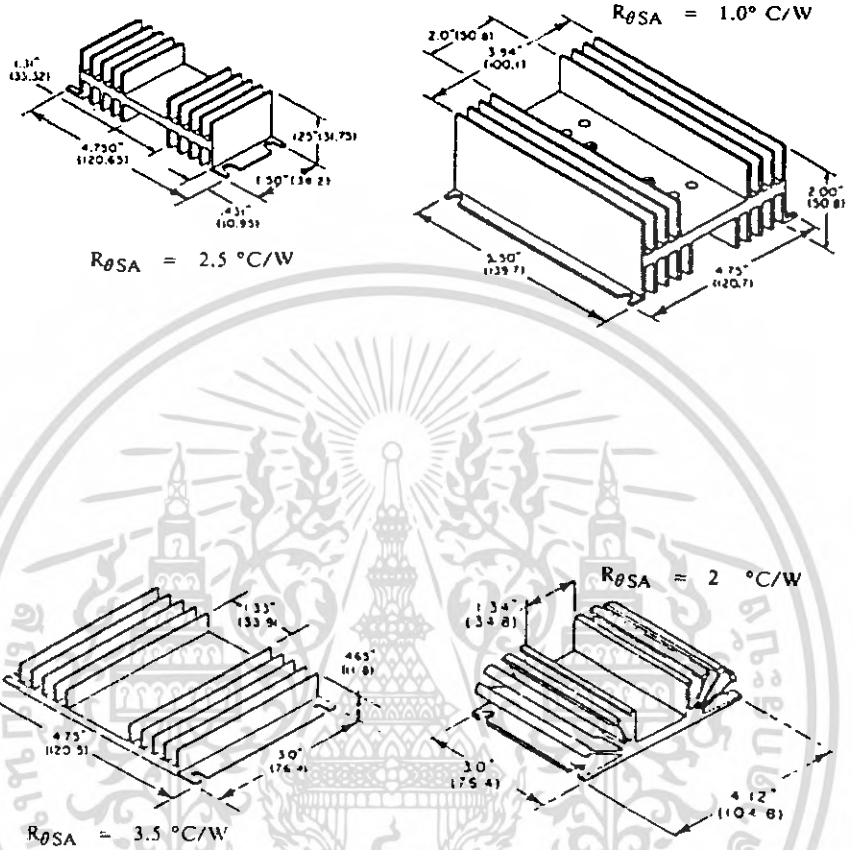
ขนาดตัวถัง ลักษณะของผิวสัมผัส และแรงกดยึดตัวถังเข้ากับแผ่นระบายความร้อน จะมีผลโดยตรงกับค่า $R_{\theta(CS)}$ การใช้แผ่นฉนวนคั่นระหว่างตัวถังกับแผ่นระบายความร้อน จะทำให้ค่า $R_{\theta(CS)}$ เพิ่มขึ้น แต่อาจลดลงโดยการทาครีมระบายความร้อน เช่น ครีมซิลิโคลน การทาครีมระบายความร้อนจะทำให้ค่า $R_{\theta(CS)}$ ลดลงได้ เนื่องจากครีมจะช่วยลดช่องว่างระหว่างผิวสัมผัสให้น้อยลง รูปที่ 5.17(ก) แสดงผลของแรงกดบนตัวถังและแผ่นฉนวนชนิดต่างๆ ที่ตัวถังแบบ TO-220 ที่มีต่อค่า $R_{\theta(CS)}$ สำหรับรูปที่ 5.17 (ข) แสดงค่า $R_{\theta(CS)}$ ที่เปลี่ยนไปเมื่อใช้ครีมระบายความร้อนช่วย



รูปที่ 5.17 (ก) แสดงผลของแรงกดบนตัวถังและการใช้แผ่นฉนวนชนิดต่างๆที่มีต่อค่า $R_{\theta(CS)}$ ของตัวถังแบบ TO220
(ข) และเมื่อใช้ครีมระบายความร้อนช่วย

ค่า $R_{\theta(SA)}$ สำหรับแผ่นระบายความร้อนแบบต่างๆ จะมีค่าแตกต่างกัน และมักระบุไว้ในสเปคของแผ่นระบายความร้อน โดยค่า $R_{\theta(SA)}$ จะเป็นตัวกำหนดขนาดของแผ่นระบายความร้อน ค่า $R_{\theta(SA)}$ ของแผ่นระบายความร้อนแบบต่างๆ แสดงไว้เป็นตัวอย่างในรูปที่ 5.18

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.18 แสดงตัวอย่างแผ่นระบายความร้อนขนาดต่างๆ และค่า $R_{\theta(SA)}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

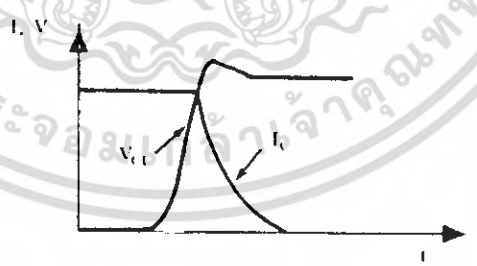
5.3 วงจรสนับเบอร์

วงจรสนับเบอร์ (Snubber Network) เป็นส่วนที่เพิ่มเข้ามาในคอนเวอร์เตอร์ เพื่อลดการเกิดกำลังงานสูญเสียและป้องกันการเสียหายที่อาจเกิดขึ้นกับเพาเวอร์ทรานซิสเตอร์ในวงจรขณะทำงานปกติ วงจรสนับเบอร์ในที่นี้อาจแบ่งออกเป็น 2 ลักษณะคือ วงจรสนับเบอร์ช่วงหยุดนำกระแส (turn off snubber) และวงจรสนับเบอร์ป้องกันแรงดันเกิน (clamp snubber) วงจรสนับเบอร์โดยทั่วไปจะประกอบด้วยตัวต้านทาน ตัวเก็บประจุและไดโอด ในบางครั้งจึงเรียกกันว่าวงจร RCD สนับเบอร์

5.3.1 วงจรสนับเบอร์ช่วงหยุดนำกระแส

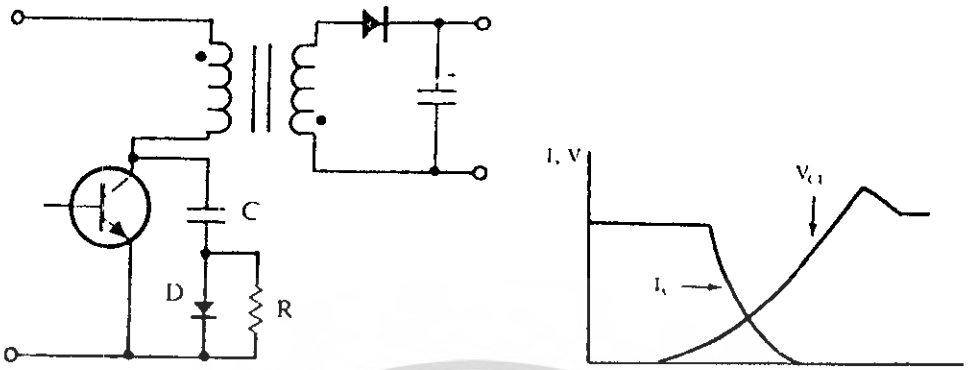
ดังที่ได้กล่าวมาแล้วว่า กำลังงานสูญเสียที่เกิดในเพาเวอร์ทรานซิสเตอร์จะเป็นไปได้สูงขณะเปลี่ยนสถานะการทำงาน โดยเฉพาะอย่างยิ่งขณะเริ่มหยุดนำกระแส ก่อนที่เพาเวอร์ทรานซิสเตอร์จะหยุดนำกระแสนั้น กระแสจะลดลงอย่างช้าๆ ในขณะที่แรงดันเพิ่มขึ้นสู่ค่าแรงดันอินพุตอย่างรวดเร็ว (ดูรูป 5.19 ประกอบ) กำลังงานสูญเสียในรูปความร้อนในช่วงนี้จึงเกิดขึ้นสูง

เพื่อลดการเกิดกำลังงานสูญเสียในช่วงนี้ อาจทำได้โดยการต่อวงจรสนับเบอร์เข้ากับเพาเวอร์ทรานซิสเตอร์ เพื่อควบคุมแรงดันตกคร่อมที่คอลเล็กเตอร์และอีมิตเตอร์ให้เพิ่มขึ้นอย่างช้าๆ จนกระทั่งกระแสที่ไหลผ่านตัวเพาเวอร์ทรานซิสเตอร์ลดลงได้ทันกัน ซึ่งจะทำให้กำลังงานสูญเสียที่เกิดขึ้นมีค่าต่ำ ลักษณะของการต่อวงจรสนับเบอร์อาจทำได้ดังในรูปที่ 5.20



รูปที่ 5.19 แสดงลักษณะการลดลงของกระแส และการเพิ่มขึ้นของแรงดันตกคร่อมเพาเวอร์ทรานซิสเตอร์ขณะเริ่มหยุดนำกระแส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.20 แสดงการต่อวงจรสนับเบอร์ช่วยหยุดนำกระแสเพื่อหน่วงแรงดันตกคร่อมเพาเวอร์ทรานซิสเตอร์ให้เพิ่มขึ้นอย่างช้าๆ

การทำงานของวงจร RCD สนับเบอร์ช่วงเริ่มหยุดนำกระแสจะเป็นดังนี้คือ เมื่อเพาเวอร์ทรานซิสเตอร์ Q_1 เริ่มหยุดนำกระแส แรงดันที่ขาคอลเล็กเตอร์จะมีค่าเพิ่มขึ้น ทำให้มีกระแสบ้างส่วนไหลผ่านตัวเก็บประจุ C_1 และไดโอด D_1 ของวงจรสนับเบอร์ทำ ให้เกิดแรงดันตกคร่อม C_1 แรงดันที่ตกคร่อม C_1 จะทำให้แรงดันที่คอลเล็กเตอร์ของเพาเวอร์ทรานซิสเตอร์เพิ่มขึ้นอย่างช้าๆ ดังนั้นถ้าให้ C_1 มีค่ามากพอ การเพิ่มขึ้นของแรงดันที่ขาคอลเล็กเตอร์จะถูกหน่วงออกไป เพื่อให้กระแสที่ไหลผ่านเพาเวอร์ทรานซิสเตอร์ลดลงจนมีค่าน้อยๆ ได้ทันกัน และจะลดการเกิดกำลังงานสูญเสียในตัวเพาเวอร์ทรานซิสเตอร์ได้

ขณะที่เพาเวอร์ทรานซิสเตอร์เริ่มนำกระแสอีกครั้ง C_1 จะคายประจุผ่านตัวต้านทาน R_1 ทิ้งไป แรงดันตกคร่อม C1 จึงลดต่ำลงได้อีกครั้งและสามารถทำงานได้ในช่วงต่อไป ค่าของ C1 และ R1 ที่เหมาะสมอาจหาได้จาก

$$C_1 = \frac{I_{p(PK)} \times t_{OFF}}{2V_{in}} \qquad \text{.....(5.8)}$$

$$R_1 = \frac{t_{ON(max)}}{2.3C_1} \qquad \text{.....(5.9)}$$

$I_{p(PK)}$ คือ ค่ากระแสสูงสุดขณะเริ่มหยุดนำกระแสของเพาเวอร์ทรานซิสเตอร์

V_{in} คือ ค่าแรงดันอินพุตของคอนเวอร์เตอร์

t_{ON} คือ ช่วงเวลานำกระแสของเพาเวอร์ทรานซิสเตอร์

t_{OFF} คือ ช่วงเวลาหยุดนำกระแสของเพาเวอร์ทรานซิสเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

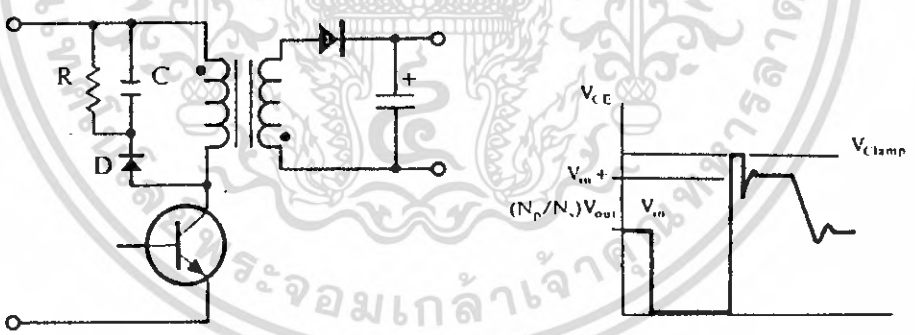
การคายประจุของ C_1 จะทำให้เกิดกำลังงานสูญเสียในตัว R_1 สูง ตัวต้านทาน R_1 จะต้องทนกำลังได้สูง โดยค่ากำลังสูญเสียใน R_1 อาจหาได้จาก

$$P_D = \frac{C1(2V_{in})^2}{2T} \qquad \text{.....(5.10)}$$

เมื่อ T คือ ค่าคาบเวลาการทำงานของเพาเวอร์ทรานซิสเตอร์

5.3.2 วงจรสนับเบอร์ป้องกันแรงดันเกิน

ปกติการพังเสียหายของเพาเวอร์ทรานซิสเตอร์ขณะทำงาน มักมีสาเหตุหลักมาจากการทำงานเกินพิกัดปลอดภัย RBSOA แรงดันสไปค์ขณะหยุดนำกระแสโดยเฉพาะอย่างยิ่งในฟลายแบคและฟอร์เวิร์ดคอนเวอร์เตอร์ มักทำให้ค่าของแรงดันตกคร่อมเพาเวอร์ทรานซิสเตอร์ขณะเริ่มหยุดนำกระแสมีค่าสูงเกินค่าแรงดันสูงสุดที่มันจะทนได้ และเกิดการพังเสียหายขึ้น วงจรสนับเบอร์ป้องกันแรงดันเกิน จึงมีหน้าที่ป้องกันค่าแรงดันสไปค์ที่เกิดขึ้นไม่ให้เกินค่าปลอดภัยของเพาเวอร์ทรานซิสเตอร์ การต่อวงจร RCD สนับเบอร์เพื่อป้องกันแรงดันเกินอาจทำได้ดังรูปที่ 5.21



รูปที่ 5.21 แสดงการต่อสนับเบอร์ป้องกันแรงดันเกินเพื่อจำกัดค่ากระแสสูงสุดที่จะตกคร่อมเพาเวอร์ทรานซิสเตอร์ขณะเริ่มหยุดนำกระแส

การทำงานของวงจรสนับเบอร์ป้องกันแรงดันเกินจะเป็นดังนี้คือ ในขณะที่เพาเวอร์ทรานซิสเตอร์เริ่มหยุดนำกระแส ตัวเก็บประจุ C จะถูกชาร์จประจุผ่านไดโอด D จากค่าแรงดันสไปค์ ค่าของ R_1 จะทำให้แรงดันตกคร่อม C มีค่าต่ำกว่าแรงดันสไปค์ และมีค่าคงที่ตลอดช่วงของการแรงดันสไปค์ ค่าแรงดันสูงสุดที่คอลเล็กเตอร์ขณะเกิดสไปค์จึงถูกกันไว้ด้วยแรงดันที่ตกคร่อม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตัวเก็บประจุ C และเนื่องจากแรงดันสไปค์จะเกิดขึ้นในช่วงเวลาสั้นๆ ดังนั้นขณะที่แรงดันสไปค์มีค่าลดลง C_1 จะคายประจุออกมาผ่านตัวต้านทาน R แรงดันตกคร่อมที่คอลเล็กเตอร์จะกลับสู่ค่าแรงดันตามการทำงานปกติ

อาจกล่าวได้ว่า วงจรสนับเบอร์ป้องกันแรงดันเกินนั้นทำงานโดยการถ่ายเทพลังงานที่สะสมในตัวเหนี่ยวนำแฝงอันเป็นตัวทำให้เกิดแรงดันสไปค์ ไปไว้ที่ตัวเก็บประจุ C แทน นั่นคือ

$$\frac{1}{2}\times C\times V_C^{\,2} = \frac{1}{2}Li\times I^2{}_{p(PK)} \qquad \text{.....(5.11)}$$

เนื่องจาก V_C จะมีค่าได้ไม่เกิน $V_{CEO} - V_{Clamp}$ ดังนั้น

$$C = \frac{Li\times I^2{}_{p(PK)}}{(V_{CEO}-V_{Clamp})^2} \qquad \text{.....(5.12)}$$

เมื่อ Li คือ ค่าความเหนี่ยวนำแฝงที่เกิดจากฟลักซ์รั่วของขดไพรมารี่ (leakage inductance)

$I_{p(PK)}$ คือ ค่ากระแสสูงสุดขณะเริ่มหยุดนำกระแสของเพาเวอร์ทรานซิสเตอร์

V_{CEO} คือ อัตราทนแรงดันตกคร่อมสูงสุดของเพาเวอร์ทรานซิสเตอร์

V_{Clamp} คือ ค่าแรงดันสูงสุดที่ยอมให้เกิดได้เมื่อเพาเวอร์ทรานซิสเตอร์เริ่มหยุดนำกระแส

ค่าของ R อาจหาได้จาก

$$R = \frac{t_{OFF(\min)}}{2.3\times C_1} \qquad \text{.....(5.13)}$$

กำลังงานสูญเสียใน R จะมีค่าเท่ากับ

$$P_D = \frac{1}{2}\times\frac{L_i\times I^2{}_{p(PK)}}{T} \qquad \text{(วัตต์) .....(5.14)}$$

เมื่อ T คือ คาบเวลาการทำงานของเพาเวอร์ทรานซิสเตอร์

t_{OFF} คือ ช่วงเวลาหยุดนำกระแสของเพาเวอร์ทรานซิสเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.4 ไดโอดในสวิตชิ่งเพาเวอร์ซัพพลาย

5.4.1 กำลังงานสูญเสียในรูปความร้อนของไดโอด

ไดโอดเป็นอุปกรณ์อีกตัวหนึ่งของสวิตชิ่งเพาเวอร์ซัพพลาย ที่ไม่อาจมองข้ามการเกิดกำลังงานสูญเสียในรูปความร้อนขณะมันทำงานได้ เนื่องจากต้องทำงานที่ความถี่สูง กำลังงานสูญเสียในไดโอดจะเกิดได้ 2 ลักษณะเช่นเดียวกับเพาเวอร์ทรานซิสเตอร์คือ กำลังงานสูญเสียขณะนำกระแสและกำลังงานสูญเสียขณะเปลี่ยนสถานะ การใช้งานไดโอดที่ความถี่ต่ำๆ กำลังงานสูญเสียส่วนใหญ่จะเกิดจากกำลังงานสูญเสียขณะนำกระแส แต่ที่ความถี่สูงกำลังสูญเสียขณะเปลี่ยนสถานะของไดโอดจะมีค่าสูงขึ้นด้วย และมีผลต่อค่ากำลังงานสูญเสียทั้งหมดที่เกิดขึ้นในไดโอด ดังนั้นจึงจำเป็นต้องเลือกชนิดของไดโอดให้ถูกต้องเพื่อลดการเกิดกำลังสูญเสียทั้งหมดที่เกิดขึ้นทั้ง2 ลักษณะนั้นด้วย

ขณะที่ไดโอดนำกระแสจะมีแรงดันตกคร่อมที่รอยต่อขึ้น ทำให้เกิดแรงดันตกคร่อมไดโอดขณะนำกระแสซึ่งจะมีค่าขึ้นกับค่ากระแสที่ไหลผ่านตัวมัน รูปที่ 5.22 จะแสดงตัวอย่างกราฟค่าของแรงดันตกคร่อมตัวไดโอดต่อค่ากระแสที่ไหลผ่าน โดยไดโอดในช่วงนี้จะมีกำลังงานสูญเสียเท่ากับ

$$P_D = V_F \times I_F \qquad \text{.....(5.15)}$$

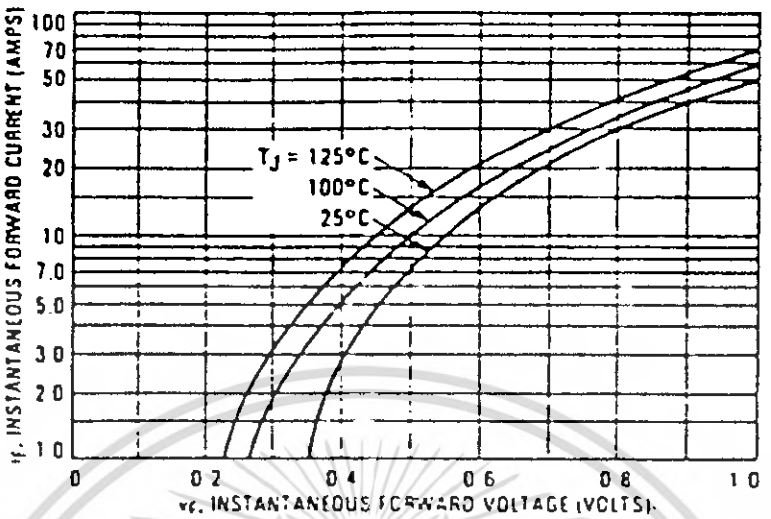
เมื่อ P_D คือ ค่ากำลังงานสูญเสียในรูปความร้อนของไดโอดขณะนำกระแส

V_F คือ ค่าแรงดันตกคร่อมตัวไดโอดขณะนำกระแส

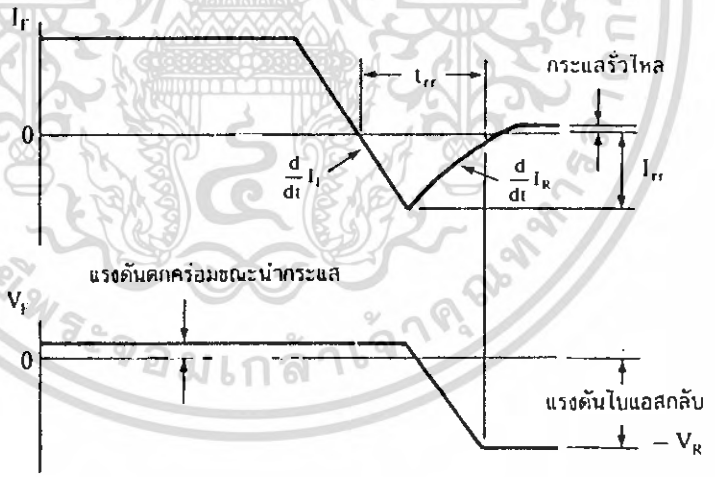
I_F คือ ค่ากระแสที่ไหลผ่านไดโอด

ไดโอดจะเกิดกำลังงานสูญเสียได้มากที่สุดขณะเปลี่ยนสถานะเมื่อเริ่มหยุดนำกระแส ซึ่งมีผลมาจากการเกิดประจุสะสมขึ้นในตัวไดโอดขณะนำกระแส โดยก่อนที่ไดโอดจะตอบสนองต่อแรงดันไบแอสกลับและกันไม่ให้เกิดกระแสไหลย้อนทางได้ ไดโอดจะต้องลดประจุสะสมเหล่านี้ออกไปเสียก่อน ประจุสะสมจะมีผลทำให้เกิดกระแสไหลย้อนกลับผ่านตัวไดโอดในขณะที่มีแรงดันไบแอสกลับตกคร่อมตัวมันอยู่ และไดโอดต้องใช้เวลาส่วนหนึ่งลดประจุสะสมออกไปจึงจะสามารถหยุดกระแสไบแอสกลับได้ เวลาที่ใช้ในการลดประจุนี้เรียกว่า ช่วงเวลาคืนตัว (reverse recovery time) หรือ t_{rr} ลักษณะตอบสนองต่อแรงดันและกระแสของไดโอดจะเป็นดังรูปที่ 5.23

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.22 แสดงตัวอย่างค่าแรงดันตกคร่อมไดโอดขณะนำกระแส กำลังงานสูญเสียในไดโอดในช่วงนี้จะมีค่า $P_D = V_F \times I_F$



รูปที่ 5.23 แสดงลักษณะของกระแสและแรงดันตกคร่อมไดโอดขณะเริ่มหยุดนำกระแส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ช่วงเวลาคืนตัว t_{rr} จะขึ้นกับค่าประจุสะสม ซึ่งเป็นผลโดยตรงจากการที่มีกระแสไหลผ่านไดโอดขณะถูกไบแอสตรง รวมทั้งการใช้งานไดโอดลักษณะต่างๆ กันจะให้ค่า t_{rr} ที่แตกต่างกันออกไปด้วย จะเห็นได้ว่าในช่วงเวลา t_{rr} นี้ ไดโอดจะมีกระแสไหลขณะที่มีแรงดันตกคร่อมสูง และจะเกิดกำลังงานสูญเสียขึ้นสูงเมื่อใช้งานไดโอดที่ความถี่สูงขึ้น

ลักษณะที่สำคัญอีกประการหนึ่งของไดโอดก็คือ ความนุ่มนวลในการคืนตัว (softness recovery) ที่ความถี่สูงๆ ลักษณะการคืนตัวของไดโอดจะมีผลต่อการเกิดสัญญาณรบกวน RFI ของสวิตชิ่งเพาเวอร์ซัพพลาย ความนุ่มนวลในการคืนตัวของไดโอดจะกำหนดค้วยค่าความชันที่ขอบขาขึ้นของกระแสในช่วงเวลาคืนตัว $\frac{dI_R}{dt}$ ไดโอดที่มีความชัน $\frac{dI_R}{dt}$ น้อยๆ จะมีลักษณะการคืนตัวอย่างนุ่มนวลและให้ค่าสัญญาณรบกวน RFI เกิดขึ้นต่ำๆ แต่จะมีช่วงเวลาคืนตัว t_{rr} มาก และเกิดกำลังงานสูญเสียได้มากค้วย

5.4.2 ชนิดและการเลือกใช้ไดโอด

เนื่องจากคอนเวอร์เดอร์จะมีค่าความถี่การทำงานของวงจรตั้งแต่ 20 กิโลเฮิรตซ์ขึ้นไป ไดโอดที่ใช้ในคอนเวอร์เตอร์จึงจำเป็นต้องมีคุณสมบัติทั่วไปดังนี้ คือ (1) มีแรงดันตกคร่อมขณะนำกระแสต่ำ (2) มีช่วงเวลาคืนตัว t_{rr} สั้น และ (3) สามารถทนกำลังได้สูง

ซิลิคอนไดโอดที่ใช้ในวงจรเรกติไฟเออร์ทั่วๆ ไปจะไม่สามารถนำมาใช้กับคอนเวอร์เตอร์ได้ เนื่องจากมีค่าช่วงเวลาคืนตัวมาก กำลังงานสูญเสียในรูปความร้อนจะเกิดขึ้นสูงและมีประสิทธิภาพต่ำ ปกติไดโอดที่ใช้ในวงจรคอนเวอร์เตอร์ควรเลือกใช้จากไดโอด 3 ชนิด ดังต่อไปนี้ คือ

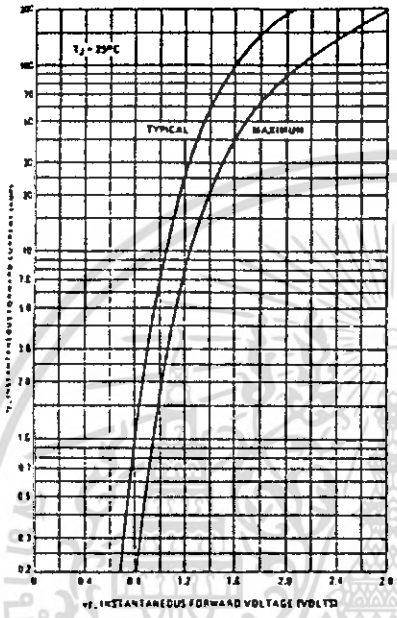
1. ฟาสต์-รีคัพเวอรี่ไดโอด (Fast Recovery Diode)
2. อุลตราฟาสต์- รีคัพเวอรี่ไดโอด (Ultra Fast Recovery Diode)
3. ชอตต์กี้ไดโอด (Schottky Diode)

ฟาสต์-รีคัพเวอรี่ไดโอดและอุลตราฟาสต์- รีคัพเวอรี่ไดโอด

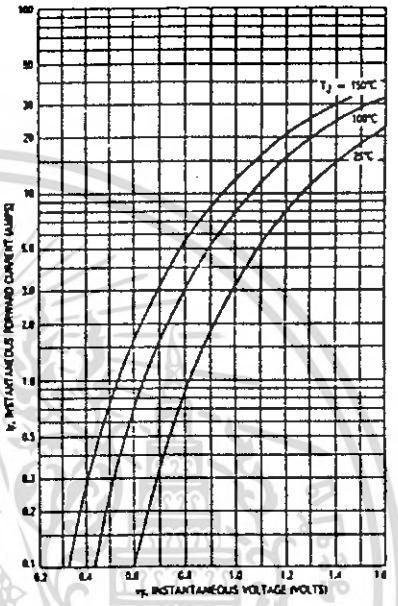
ฟาสต์-รีคัพเวอรี่ไดโอดมีช่วงเวลาคืนตัว t_{rr} ประมาณ 200 - 750 นาโนวินาที ซึ่งสั้นกว่าซิลิคอนไดโอดมาก และฟาสต์-รีคัพเวอรี่ไดโอดมีอัตราทนแรงดันไบแอสกลับได้สูงถึง 1,000โวลต์ ส่วน อุลตราฟาสต์- รีคัพเวอรี่ไดโอด มีช่วงเวลาคืนตัว t_{rr} ประมาณ 25 - 100 นาโนวินาที และมีอัตราทนแรงดันไบแอสกลับได้สูงถึง 1,000 โวลต์ เช่นเดียวกัน แรงดันตกคร่อมขณะนำกระแส V_F ของไดโอดทั้ง 2 ชนิดมีค่าอยู่ในช่วงเดียวกันคือ ประมาณ 0.6 - 1.5 โวลต์ ตัวอย่างค่าแรงดันตกคร่อมขณะนำกระแสของ ฟาสต์-รีคัพเวอรี่และอุลตราฟาสต์- รีคัพเวอรี่ แสดงไว้ในรูปที่ 5.24

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เนื่องจากแรงดันตกคร่อมขณะนำกระแสของ ฟาสต์-รีคัพเวอรี่และอุลตราฟาสต์- รีคัพเวอรี่ ไดโอด มีค่าค่อนข้างสูง ไดโอดทั้งสองชนิดนี้จึงเหมาะกับคอนเวอร์เตอร์ที่มีค่าแรงดันเอาต์พุตที่มีค่าแรงดันตั้งแต่ 12 โวลต์ขึ้นไป



รูปที่ 5.24 (ก) แสดงตัวอย่างค่าแรงดันตกคร่อมขณะนำกระแสของฟาสต์รีคัฟเวอร์รี่ไดโอด



รูปที่ 5.24 (ข) แสดงตัวอย่างค่าแรงดันตกคร่อมขณะนำกระแสของอุลตราฟาสต์รีคัฟเวอร์รี่ไดโอด

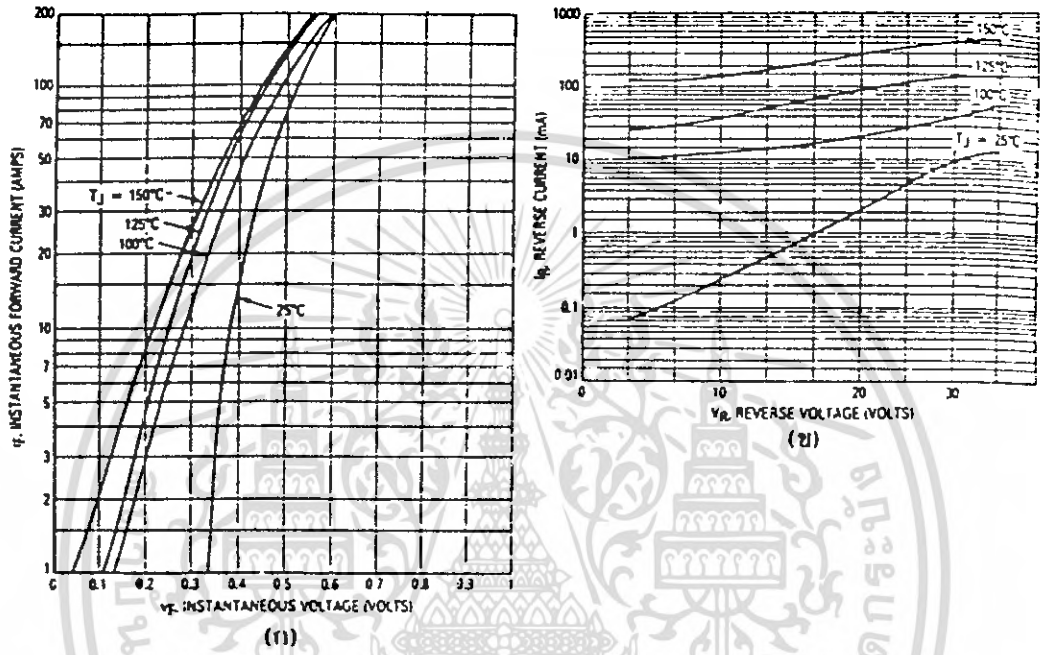
ชอตต์กี้ไดโอด

ชอตต์กี้ไดโอดมีค่าแรงดันตกคร่อมขณะนำกระแสค่อนข้างต่ำที่ประมาณ 0.5 โวลต์ (ดูรูปที่ 5.25 ประกอบ) จึงเหมาะสมกับคอนเวอร์เตอร์ที่มีค่าแรงดันเอาต์พุตต่ำๆ และกระแสสูงๆ เช่นที่ค่าแรงดันเอาต์พุตเท่ากับ 5 โวลต์ เนื่องจากลักษณะโครงสร้างภายในที่แตกต่างจากฟาสต์-รีคัพเวอรี่และอุลตราฟาสต์-รีคัพเวอรี่ไดโอด ชอตต์กี้ไดโอดจะไม่เกิดประจุสะสมขึ้นภายในตัวมันขณะนำกระแส ช่วงเวลาคืนตัว t_{rr} ของชอตต์กี้ไดโอดจะมีค่าสั้นมาก โดยมีค่าน้อยกว่า 10 นาโนวินาที และอาจถือว่าชอตต์กี้ไดโอดไม่มีกำลังงานสูญเสียในช่วงนี้ได้

อย่างไรก็ตาม ชอตต์กี้ไดโอดมีข้อเสียอยู่ 2 ประการ คือ ชอตต์กี้ไดโอดที่ผลิตได้ในปัจจุบันมีอัตราทนแรงดันขณะไบแอสกลับได้สูงสุดที่ 100 โวลต์เท่านั้น และ ชอตต์กี้ไดโอดมีกระแส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รั่วไหลสูง (ดูรูปที่ 5.25 ประกอบ) ทำให้มีกำลังงานสูญเสียขณะถูกไบแอสกลับค่อนข้างสูง และยังมีปัญหาที่เกิดขึ้นเมื่อนำชอตต์กี้ไดโอดมาใช้ในคอนเวอร์เตอร์อีกประการหนึ่งคือ ชอตต์กี้ไดโอดจะให้ทรานเซียนต์ขณะเริ่มหยุดนำกระแสสูง



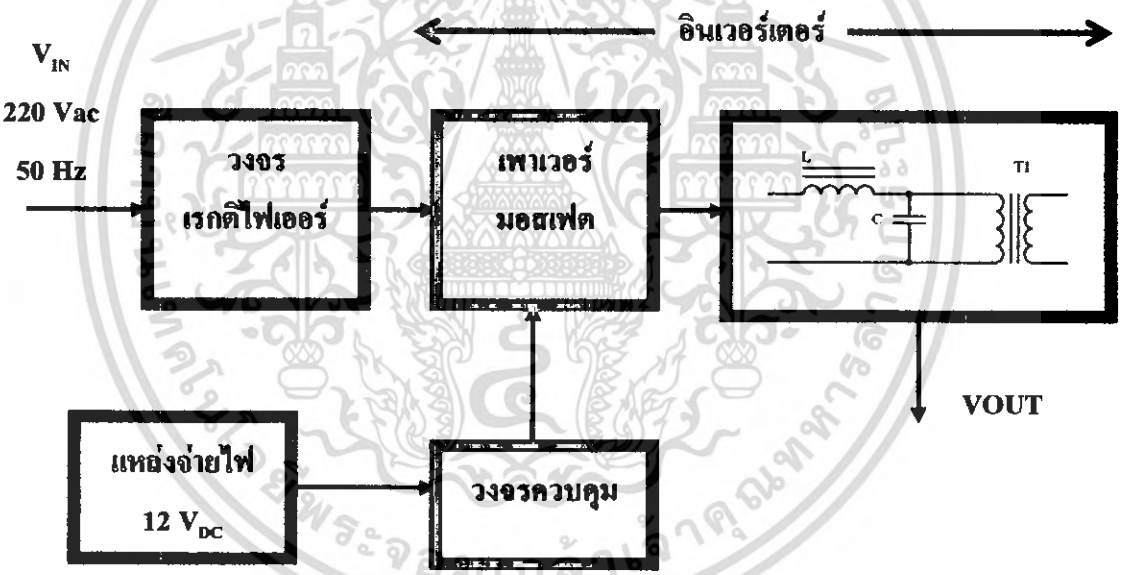
(ก) (ข)

รูปที่ 5.25 แสดงตัวอย่างแรงดันตกคร่อมขณะนำกระแสของชอตต์กี้ไอโอด (ก) และ ค่ากระแสรั่วไหลของชอตต์กี้ไดโอด (ข)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 6
หลักการทำงานของแหล่งจ่ายไฟสวิตชิ่งแรงดันสูง

สวิตชิ่งเพาเวอร์ซัพพลายโดยทั่วไปมีองค์ประกอบพื้นฐานที่คล้ายคลึงกัน และไม่ซับซ้อนมากนัก สำหรับสวิตชิ่งเพาเวอร์ซัพพลายในโครงงานนี้ มีการทำงานดังแสดงในรูปที่ 6.1 หัวใจสำคัญของสวิตชิ่งเพาเวอร์ซัพพลายจะอยู่ที่ภาคอินเวอร์เตอร์ สำหรับในโครงงานนี้จะใช้เป็น วงจรฮาล์ฟ-บริดจ์อินเวอร์เตอร์ ในการแปลงสัญญาณไฟตรงให้เป็นไฟสลับและคงค่าแรงดันเอาต์พุตได้ ซึ่งหลักการทำงานก็เหมือนกับวงจรฮาล์ฟ-บริดจ์คอนเวอร์เตอร์ที่อธิบายไว้ในบทที่ 2 องค์ประกอบต่างๆ ของสวิตชิ่งเพาเวอร์ซัพพลายทำงานตามลำดับดังนี้



รูปที่ 6.1 บล็อกไดอะแกรมแสดงการทำงานของสวิตชิ่งเพาเวอร์ซัพพลาย

6.1 หลักการทำงานของวงจร

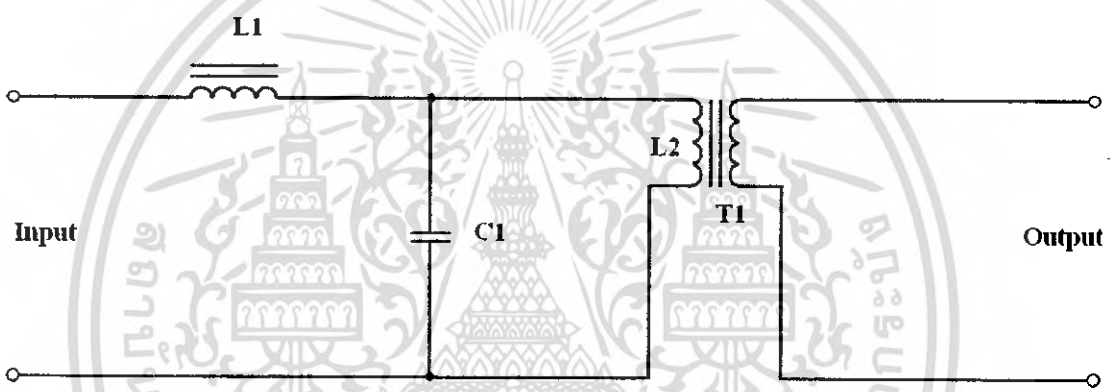
แรงดันไฟสลับ 220 โวลต์ ป้อนเข้ามาในวงจร แล้วถูกแปลงสัญญาณไฟสลับเป็นไฟตรงขนาด 310 โวลต์ ด้วยวงจรเรกติไฟเออร์เพื่อเป็นไฟเลี้ยงให้เพาเวอร์มอสเฟต ซึ่งเพาเวอร์มอสเฟตจะทำงานเป็นตัวสวิตชิ่ง โดยการตัดต่อแรงดันไฟตรง 310 โวลต์ เป็นช่วงๆ โดยใช้ความถี่สวิตชิ่งประมาณ 20 - 80 KHz ซึ่งควบคุมโดยภาควงจรควบคุม จะได้สัญญาณออกมาเป็นพัลส์สี่เหลี่ยมมีแรงดัน 310 V_{P-P} จากนั้นสัญญาณพัลส์ที่ได้จะส่งผ่านไปยังวงจรเรโซแนนซ์ซึ่งมี L, C ต่อแบบผสม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรเรโซแนนซ์กำหนดความถี่เรโซแนนซ์ไว้ที่ 35 kHz สามารถปรับค่าความถี่ได้จากค่า L, C ที่ต่อในวงจร ซึ่งคำนวณได้จากสมการ

$$fo = \frac{\sqrt{\frac{(L1+L2)}{(C1*L1*L2)}}}{2\pi}$$

สำหรับสมการคำนวณนี้ คิดมาจากวงจรเรโซแนนซ์ดังรูปที่ 6.2



รูปที่ 6.2 วงจรเรโซแนนซ์ภาคเอาต์พุต

วงจรเรโซแนนซ์ที่ใช้ในโครงงานนี้เป็นการต่อ LC แบบผสม ดังรูปที่ 6.2 ซึ่งสามารถควบคุมแรงดันเอาต์พุตได้จากความถี่ที่ป้อนให้กับวงจรเรโซแนนต์ ที่ความถี่เรโซแนนซ์จะทำให้ได้แรงดันเอาต์พุตสูงที่สุด

ในวงจรนี้ใช้ค่า

L1	=	0.8	มิลลิเฮนรี่
L2	=	8	มิลลิเฮนรี่
C1	=	0.03	ไมโครฟารัด

เพราะฉะนั้นได้ $$fo = \frac{\sqrt{\frac{(0.8mH+8mH)}{(0.03uF*0.8mH*8mH)}}}{2\pi} = 34 \text{ kHz}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญาณที่ผ่านวงจรเรโซแนนซ์จะเป็นสัญญาณไซน์บริสุทธิ์ออกมาที่เอาต์พุตโดยมีหม้อแปลงความถี่สูง T1 เป็น Step up transformer เพื่อเพิ่มค่าแรงดันเอาต์พุตให้มีขนาดสูงขึ้น

วงจรควบคุม ใช้ไอซีเบอร์ TL494 เป็นหัวใจหลักในการผลิตสัญญาณพัลส์ ไปควบคุมการสวิตชิ่งของเพาเวอร์มอสเฟตในภาควงจรอินเวอร์เตอร์ โดยที่ TL494 เป็นวงจร PWM ที่ผลิตความถี่เอาต์พุตออกมายังขา 8 และขา 11 ซึ่งทั้ง 2 ขา จะมีความต่างเฟสกันอยู่ 180 องศา โดยเราสามารถปรับความถี่ที่ผลิตได้จาก R ที่ขา 6 และ C ที่ขา 5 ในโครงงานนี้จะใช้ R แบบ active ในการกำหนดค่าความถี่ ซึ่งเกิดจากการทำงานของ OP-AMP เบอร์ LM324 สัญญาณที่ผลิตออกมาจะมีการเผื่อค่า DEAD TIME เอาไว้ด้วย เพื่อไม่ให้เพาเวอร์มอสเฟตทั้ง 2 ตัวเกิดการนำกระแสพร้อมกัน เป็นการป้องกันความเสียหายที่อาจเกิดขึ้นได้กับเพาเวอร์มอสเฟต การกำหนดค่า DEAD TIME ทำได้ด้วยการต่อแรงดันระหว่าง 0 – 3.3 โวลต์ ที่ขา 4 ของ TL494

เอาต์พุตของ TL494 อยู่ที่ขา 8 และ 11 จะเป็น output open colleeter เราจึงต้องต่อ R 1K ไว้ที่ขา 8 และ 11 แล้วต่อเข้ากับไฟเลี้ยงด้วย สัญญาณเอาต์พุตที่ได้จากไอซี TL494 จะถูกต่อเข้ากับ CMOS BUFFER เพื่อทำให้สัญญาณพัลส์จากเอาต์พุตมีลักษณะเป็นพัลส์สี่เหลี่ยมที่สมบูรณ์ จากนั้นนำสัญญาณพัลส์นี้ไปขับเกตของมอสเฟตที่ต่อแบบคอมพลีเมนตารีกันอยู่ สัญญาณที่ออกจากชุดไดรว์ของมอสเฟตชุดนี้ จะส่งผ่านเข้าไปยังหม้อแปลงสวิตชิ่งเพื่อถ่ายทอดสัญญาณพัลส์จากภาคควบคุม ไปขับเพาเวอร์มอสเฟตในภาคอินเวอร์เตอร์ต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6.2 ผลการทดลองแหล่งจ่ายไฟสวิตชิ่งแรงดันสูง

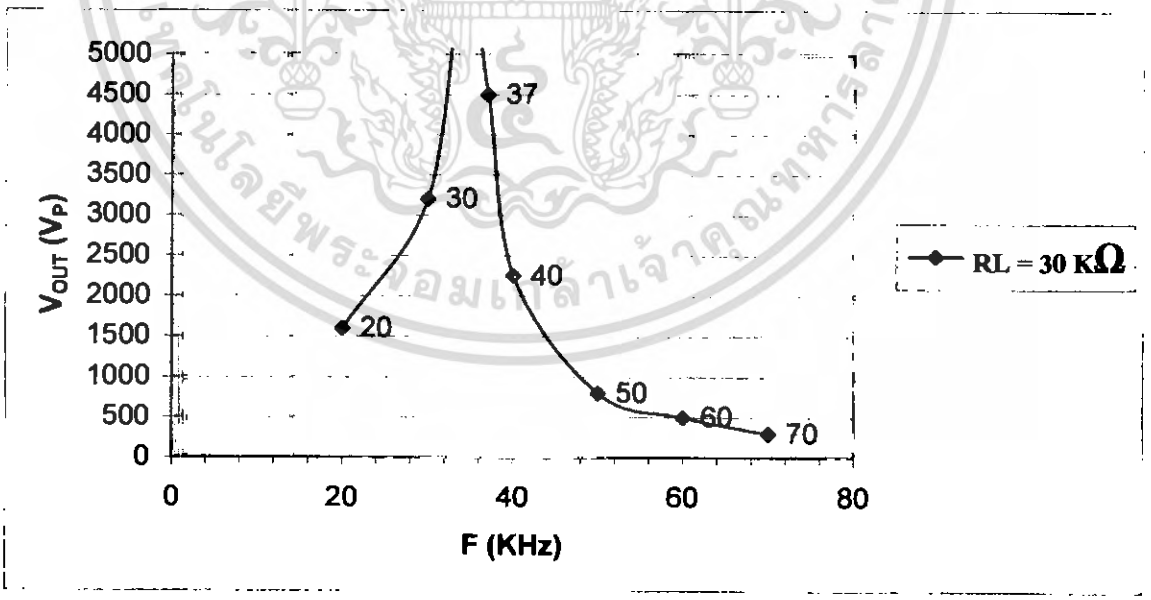
6.2.1 การทดลองโดยต่อกับโหลด R = 30 KΩ เมื่อ $F_{RESONANCE}$ = 34 kHz

ตารางที่ 6.1 ตารางแสดงผลผลการทดลองเมื่อต่อโหลด R = 30 KΩ

F (Hz)	I_{IN} (A)	P_{IN} (W)	V_{OUT} (V_P)	V_{OUT} (V_{RMS})	I_{OUT} (A)	P_{OUT} (W)	ประสิทธิภาพ (%)
20 K	0.18	55.8	1600	1131.37	0.038	42.67	76.47
30 K	0.67	207.7	3200	2262.74	0.075	170.67	82.17
37 K	1.20	372	4500	3182.00	0.106	337.50	90.73
40 K	0.31	96.1	2250	1591.00	0.053	84.38	87.8
50 K	0.04	12.4	800	565.69	0.019	10.67	86.0
60 K	0.03	9.3	500	353.56	0.012	4.17	44.8
70 K	0.03	9.3	300	212.13	0.007	1.50	16.1

6.2.2 กราฟแสดงความสัมพันธ์ระหว่างความถี่กับแรงดันเอาต์พุตที่โหลด 30 KΩ

กราฟที่ 6.1 กราฟแสดงความสัมพันธ์ระหว่างความถี่กับแรงดันเอาต์พุตที่โหลด 30 KΩ

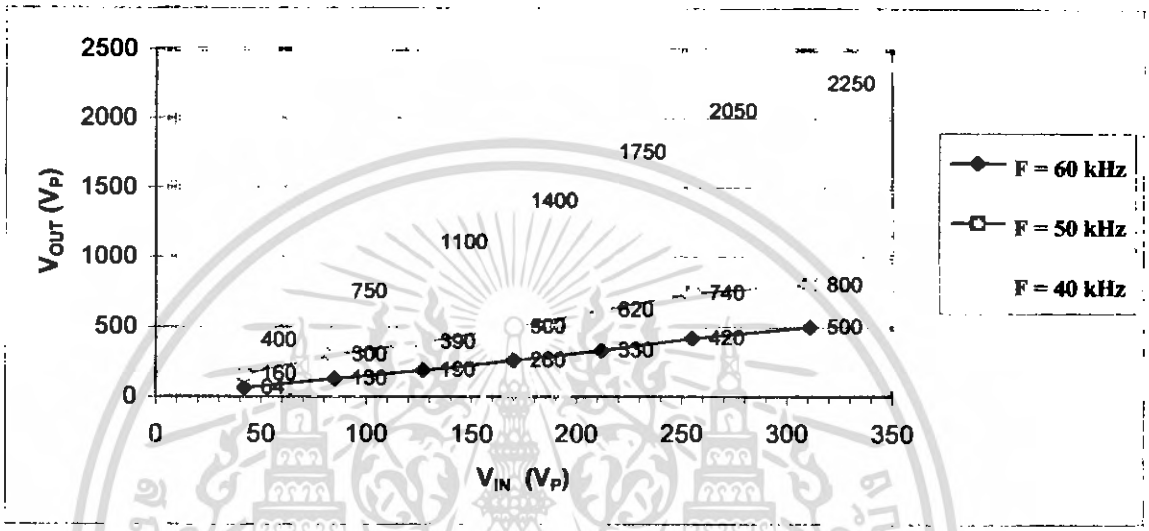


จากกราฟจะไม่ได้แสดงค่าแรงดันที่ความถี่เรโซแนนซ์ 34 KHz เพราะไม่สามารถวัดแรงดันที่ความถี่เรโซแนนซ์ได้ เนื่องจากมีค่าสูงมาก

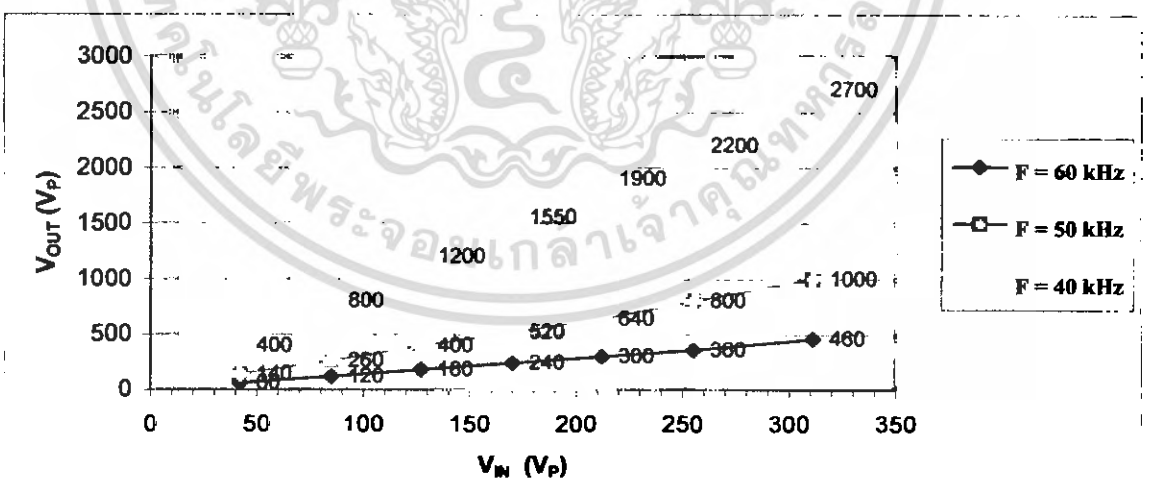
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6.2.3 กราฟแสดงความสัมพันธ์ระหว่างแรงดันอินพุตกับแรงดันเอาต์พุตที่ความถี่และโหลดค่าต่างๆ

กราฟที่ 6.2 กราฟแสดงความสัมพันธ์ระหว่างแรงดันอินพุตกับแรงดันเอาต์พุตที่โหลด 30 K Ω

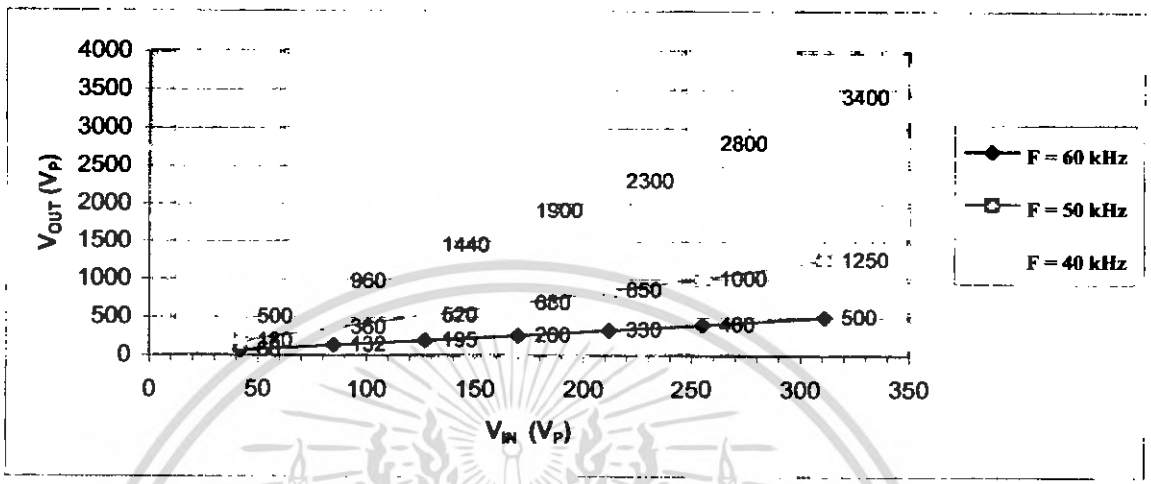


กราฟที่ 6.3 กราฟแสดงความสัมพันธ์ระหว่างแรงดันอินพุตกับแรงดันเอาต์พุตที่โหลด 75 K Ω



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

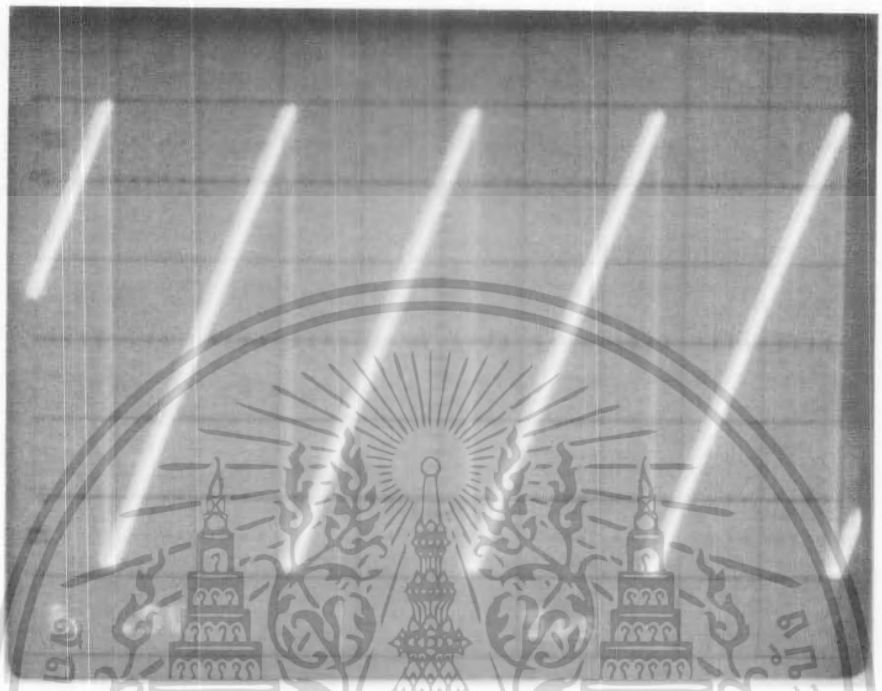
กราฟที่ 6.4 กราฟแสดงความสัมพันธ์ระหว่างแรงดันอินพุตกับแรงดันเอาต์พุตที่โหลด 300 KΩ



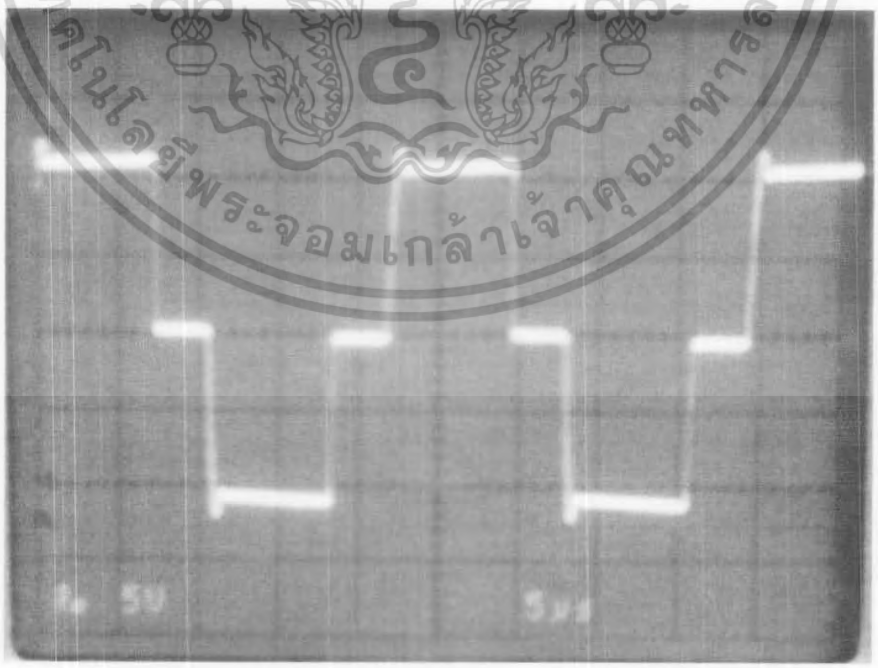
จากผลการทดลองที่ได้ จะเห็นว่าแรงดันเอาต์พุตที่ออกจากวงจรเรโซแนนซ์ จะมีแรงดันสูงมากขึ้น เมื่อสัญญาณนั้นมีความถี่เข้าใกล้ความถี่เรโซแนนซ์ ในทำนองเดียวกัน ถ้าความถี่ของสัญญาณมีค่าห่างออกจากความถี่เรโซแนนซ์ แรงดันที่ได้ก็จะมีขนาดลดลงด้วย จากการคำนวณค่าความถี่เรโซแนนซ์ได้ 34 kHz แต่จากการทดลอง ความถี่เรโซแนนซ์ของวงจรจะอยู่ที่ 35 kHz ซึ่งคลาดเคลื่อนจากการคำนวณ 1.5 % ซึ่งในการใช้งานจริงเราจะไม่ใช้ความถี่ที่เรโซแนนซ์ ใช้แค่ค่าที่ใกล้ๆ เท่านั้น เพราะที่ความถี่เรโซแนนซ์ จะให้พลังงานออกมาสูงที่สุด ซึ่งอาจสร้างความเสียหายให้กับอุปกรณ์ได้ และในการปรับค่าความถี่ใช้งานนั้น เราจะใช้ความถี่ที่มากกว่า 20 kHz เพราะที่ความถี่ต่ำกว่า 20 kHz เป็นย่านที่หูมนุษย์ได้ยิน ซึ่งจะเกิดเสียงดังเวลาทำงาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6.3 รูปของสัญญาณต่างๆ ที่ได้จากการทดลอง

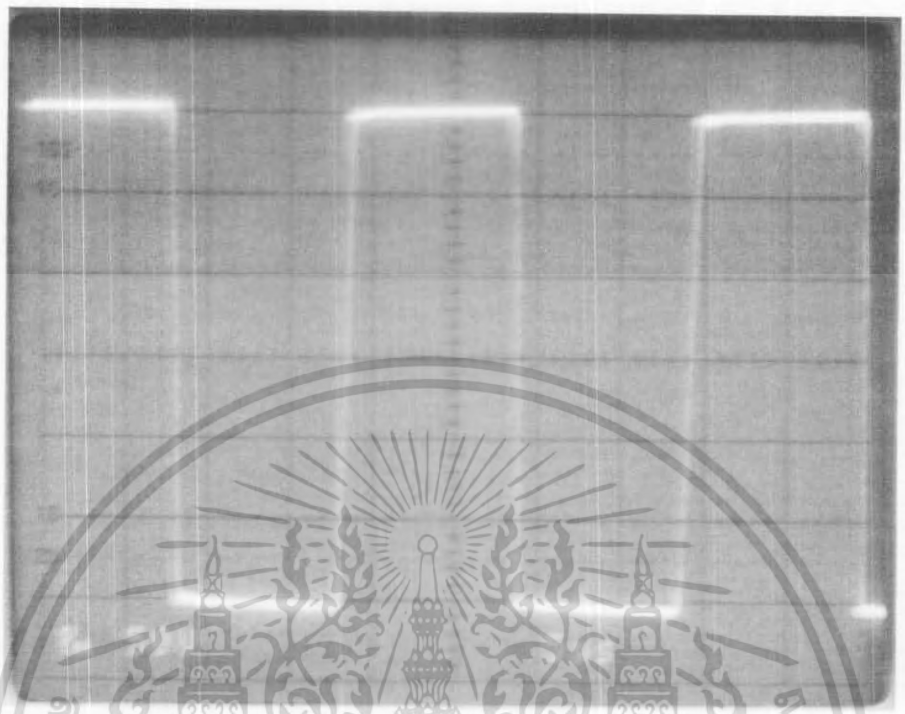


รูปที่ 6.3 สัญญาณฟันเลื่อยวัดจากขา 5 ของ TL494

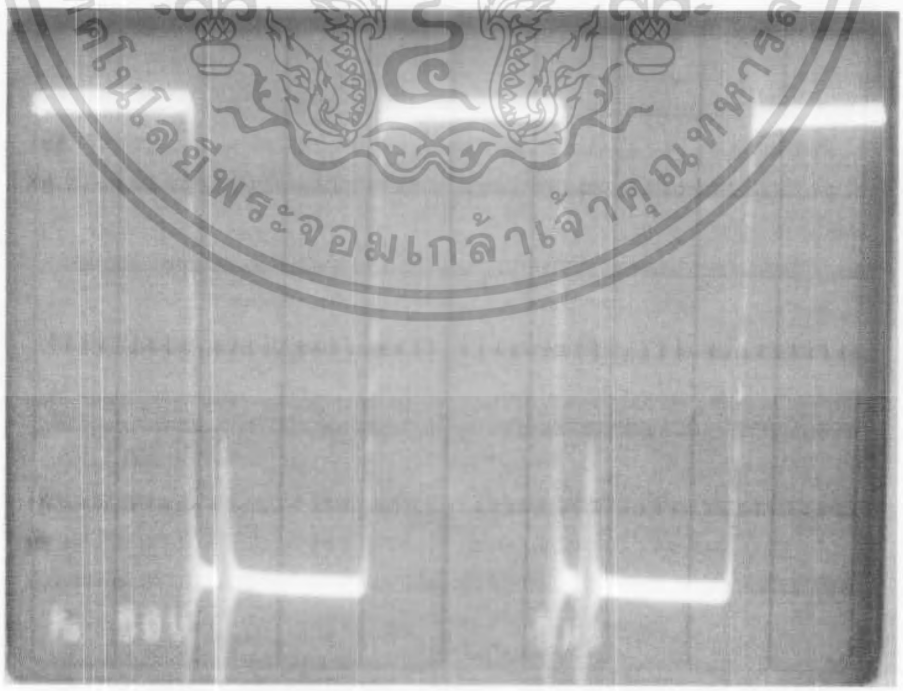


รูปที่ 6.4 สัญญาณเอาต์พุตที่ออกจากมอสเฟตชุดไดรว์เวอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

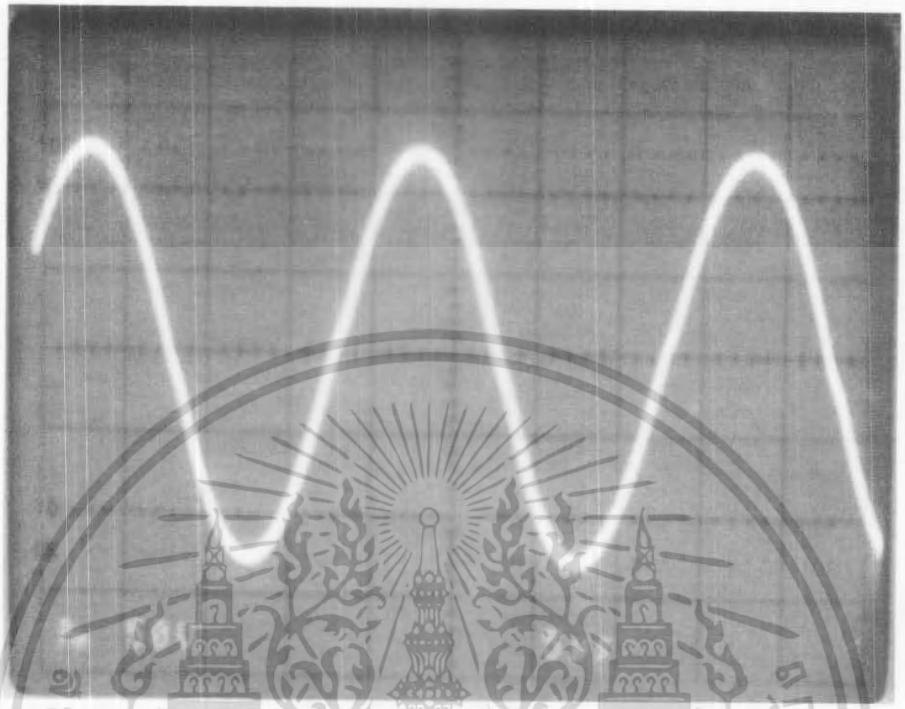


รูปที่ 6.5 สัญญาณเอาต์พุตที่ออกจากเพาเวอร์มอสเฟตภาคอินเวอร์เตอร์ ซึ่งเป็นอินพุตให้วงจรเรโซแนนซ์

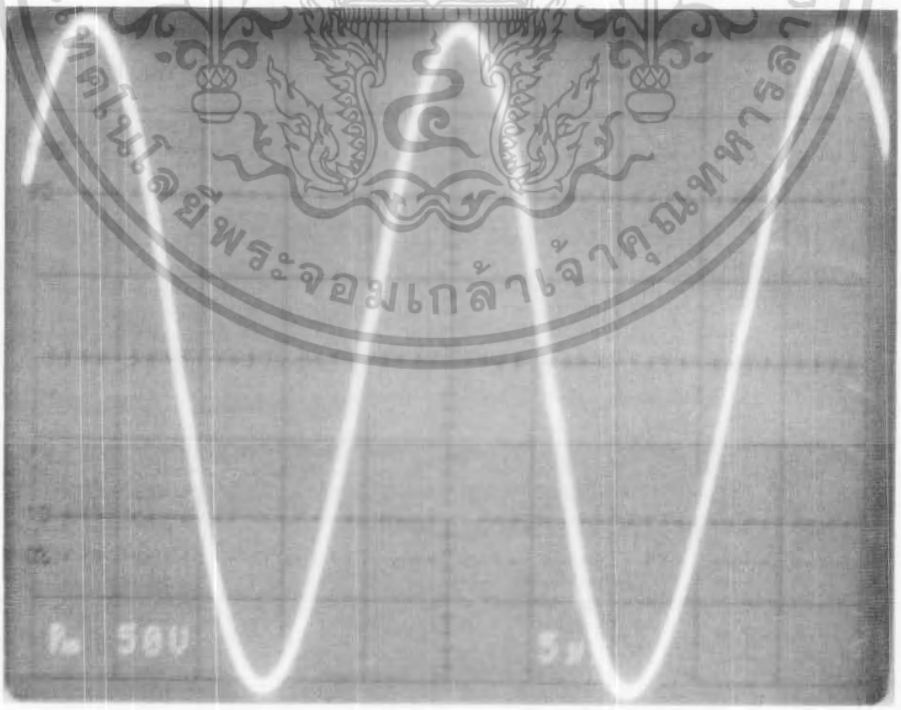


รูปที่ 6.6 เมื่อไม่ใส่ชุดวงจรสนับเบอร์ให้เพาเวอร์มอสเฟต สัญญาณที่ได้จะมีสไปค์เกิดขึ้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 6.7 สัญญาณเอาต์พุตความถี่ 50 kHz ที่ออกจากวงจรเรโซแนนซ์โดยมีอัตราส่วนของหม้อแปลง T1 ที่ 1:1



รูปที่ 6.8 สัญญาณเอาต์พุตความถี่ 44 kHz ที่ออกจากวงจรเรโซแนนซ์โดยมีอัตราส่วนของหม้อแปลง T1 ที่ 1:1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 6.3 เป็นสัญญาณฟันเลื่อยที่วัดจากขา 5 ของ TL494 ซึ่งต่ออยู่กับ C_T เพื่อกำหนดความถี่ของวงจร สัญญาณที่ได้มีขนาด 3 V_{P-P}

รูปที่ 6.4 เป็นสัญญาณเอาต์พุตที่ออกมาจากชุดมอสเฟตที่ต่อแบบคอมพลีเมนตาของวงจรควบคุม สัญญาณมีขนาด 12 V_P เท่ากับแหล่งจ่ายไฟเลี้ยง จะเห็นว่าจะมีช่วงที่สัญญาณเป็น 0 โวลต์ นั่นคือช่วงของ DEAD TIME นั่นเอง ซึ่งเราจะเอาสัญญาณที่ได้นี้ไปเข้าหม้อแปลงคัปปลิ้งความถี่สูงเพื่อแยกสัญญาณออกเป็น 2 ชุด มีเฟสต่างกัน 180 องศา เอาไปเข้าขาเกตของเพาเวอร์มอสเฟตในภาคคอนเวอร์เตอร์

รูปที่ 6.5 เป็นสัญญาณเอาต์พุตที่ออกจากคู่เพาเวอร์มอสเฟตของภาคอินเวอร์เตอร์ ซึ่งเป็นอินพุตให้วงจรเรโซแนนซ์ สัญญาณจะมีลักษณะเป็นพัลส์สี่เหลี่ยมมีแรงดัน 150 V_P คงที่ตลอดทุกความถี่ ส่วนรูปที่ 6.6 เป็นสัญญาณที่ได้เมื่อไม่ได้ต่อชุดวงจรสนับเบอร์ให้กับเพาเวอร์มอสเฟต จะเห็นว่าจะเกิดสัญญาณสไปค์ขึ้น ซึ่งเป็นสาเหตุของการสูญเสียที่เกิดขึ้นในตัวเพาเวอร์มอสเฟต ทำให้เพาเวอร์มอสเฟตร้อนขึ้น จึงมีความจำเป็นที่จะต้องต่อชุดสนับเบอร์ไว้เสมอ เพื่อความปลอดภัยของเพาเวอร์มอสเฟต

รูปที่ 6.7 เป็นสัญญาณเอาต์พุตที่มีความถี่ 50 kHz ที่ออกจากวงจรเรโซแนนซ์ จะเห็นว่าสัญญาณจะเป็นรูปของสัญญาณไซน์ มีแรงดัน 128 V_P โดยมีอัตราส่วนของหม้อแปลง T1 ที่ 1:1

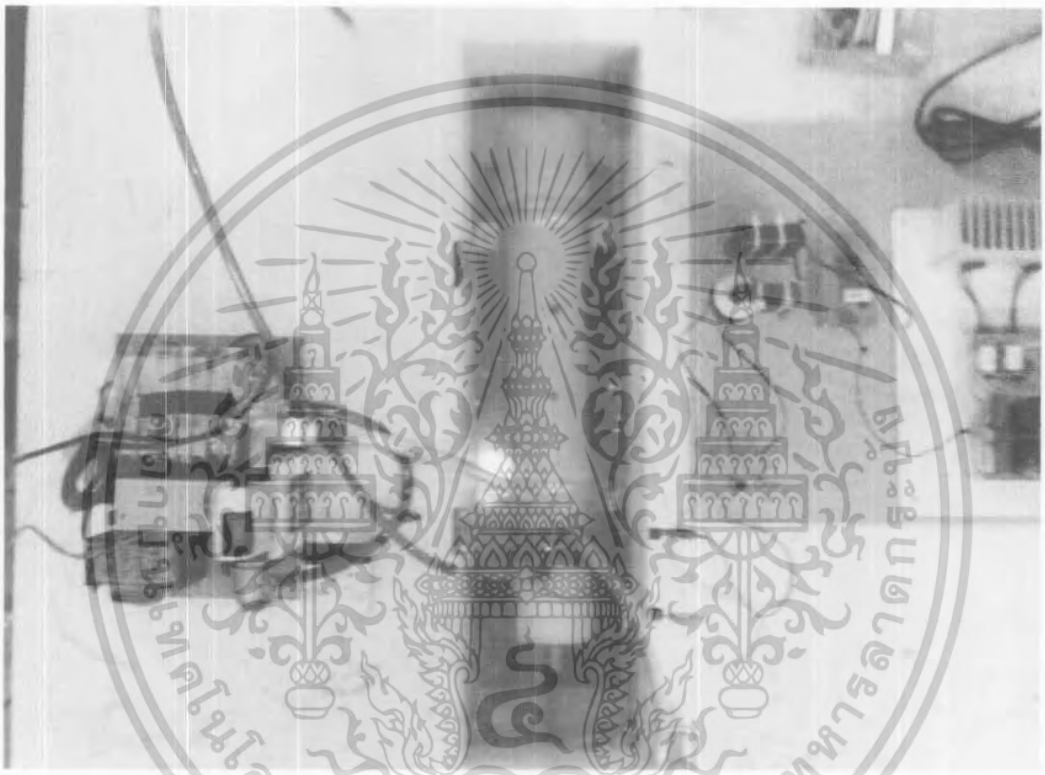
รูปที่ 6.8 เป็นสัญญาณเอาต์พุตที่มีความถี่ 44 kHz ที่ออกจากวงจรเรโซแนนซ์ โดยมีอัตราส่วนของหม้อแปลง T1 ที่ 1:1 จะสังเกตเห็นว่าสัญญาณที่ได้จะมีแรงดันสูงขึ้นถึง 200 V_P เป็นเพราะว่า ความถี่ที่ป้อนให้มีค่าเข้าใกล้ความถี่ เรโซแนนซ์ ที่ 34 kHz นั่นเอง ยิ่งสัญญาณเข้าใกล้ความถี่เรโซแนนซ์มาก แรงดันที่ได้ก็จะสูงมากขึ้นตามไปด้วย สัญญาณเอาต์พุตที่ได้นี้ เมื่อเอาไปเข้าหม้อแปลงแบบเพิ่มแรงดัน ก็จะทำให้ได้แรงดันเอาต์พุตที่สูงขึ้นตามที่ต้องการใช้งาน

6.4 ผลการทดลองเมื่อต่อกับหลอดโอโซน

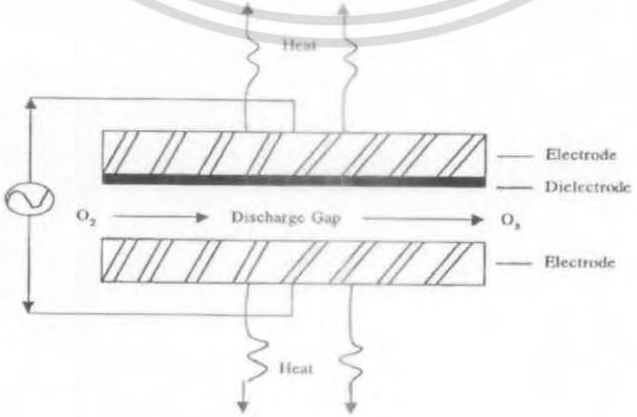
จากรูปที่ 6.9 ได้นำแหล่งจ่ายไฟสวิตชิ่งแรงดันสูงนี้ไปขับหลอดโอโซน โดยมีปั๊มอากาศเป็นตัวดูดอากาศเข้าหลอดกำเนิดโอโซน ในการที่ต้องมีปั๊มอากาศนั้น เพราะหลอดผลิตโอโซนไม่มีแรงดันในการดันก๊าซโอโซน ทำให้โอโซนไม่สามารถเคลื่อนที่ไปได้ ดังนั้นจึงต้องมีปั๊มอากาศเพื่อส่งอากาศเข้าหลอดผลิตโอโซน และทำให้มีแรงดันพอที่จะให้โอโซนเดินทางผ่านท่อต่างๆ ได้ ซึ่งอากาศที่เข้าไปในหลอดกำเนิดโอโซนจะเป็นก๊าซออกซิเจน (O_2) เมื่อเข้าไปในหลอดโอโซนจะผ่านสนามไฟฟ้าแรงดันสูงทำให้เกิดการแตกตัวของก๊าซออกซิเจนเป็น (O) ตัวเดียว แล้วไปรวมตัวกับก๊าซออกซิเจน (O_2) ในอากาศ ก็จะกลายเป็นก๊าซโอโซน (O_3) ขึ้น นั่นคือออกซิเจน 3 อะตอมรวมตัวกันเป็นก๊าซโอโซน 1 โมเลกุลขึ้นมา ซึ่งก๊าซโอโซนมีข้อดีต่างๆมากมาย ไม่ว่าจะเป็นการฆ่า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เชื้อ กำจัดมลพิษ ทำลาย กลิ่น สารเคมี และก๊าซพิษได้ดีเยี่ยม ในราคาที่ไม่สูง จึงทำให้เราพบเห็นการนำโอโซนไปใช้งานอย่างกว้างขวาง เช่น โรงงานผลิตน้ำดื่มผ่านการฆ่าเชื้อด้วยน้ำโอโซน, เครื่องฟอกอากาศ, เครื่องปรับอากาศในบ้าน เป็นต้น โครงสร้างของหลอดกำเนิดโอโซนแสดงดังรูปที่ 6.10 และการกำเนิดก๊าซโอโซนแสดงดังรูปที่ 6.11

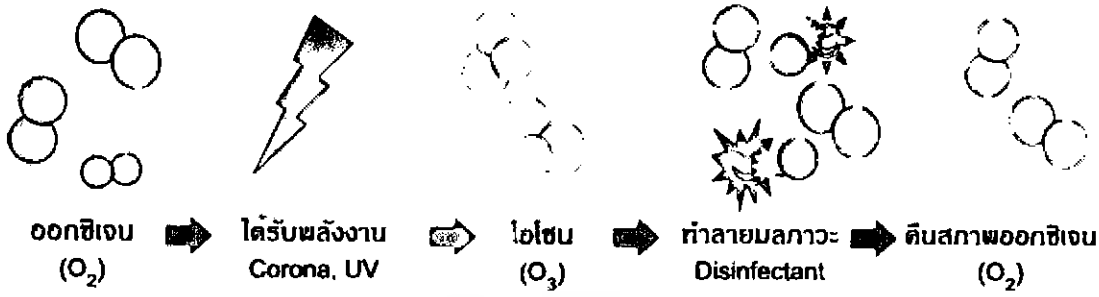


รูปที่ 6.9 รูปแสดงการต่อหลอดกำเนิดโอโซนกับภาคเอาต์พุตเรโซแนนซ์ของแหล่งจ่ายไฟแรงสูงแบบสวิตชิ่ง



รูปที่ 6.10 รูปแสดงโครงสร้างของหลอดกำเนิดโอโซน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 6.11 รูปแสดงกระบวนการกำเนิดก๊าซโอโซน

การทดลองพบว่า เมื่อต่อหลอดกำเนิดโอโซนเข้ากับแหล่งจ่ายไฟแรงสูงแบบสวิตชิ่ง จะทำให้ความถี่เรโซแนนซ์ของวงจรเปลี่ยนไปจากเดิมที่ใช้โหลดเป็น R เนื่องจากคุณสมบัติความเป็นตัวเก็บประจุของหลอดกำเนิดโอโซนไปทำมีผลให้วงจรเรโซแนนซ์ที่ประกอบด้วย L และ C ในภาคโซแนนซ์มีความถี่เรโซแนนซ์เปลี่ยนแปลงไป

จากการทดลองเมื่อจ่ายไฟแรงสูงให้กับหลอดกำเนิดโอโซนเมื่อปรับแรงดันไปที่แรงดันขนาด 2500 V_p สังเกตที่หลอดกำเนิดโอโซนจะมีแสงพลาสมาสีม่วงเกิดขึ้นจางๆ เมื่อเพิ่มแรงดันให้สูงขึ้นอีกแสงสีม่วงที่เกิดขึ้นก็จะมีความเข้มมากขึ้น เมื่อเปิดปั๊มดูดอากาศให้ทำงานจะได้กลิ่นฉุนของก๊าซโอโซนขึ้นมาอย่างชัดเจน นั่นคือหลอดกำเนิดโอโซนสามารถทำงานผลิตก๊าซโอโซนออกมาได้โดยมีแหล่งจ่ายไฟแรงสูงแบบสวิตชิ่งเป็นตัวจ่ายไฟให้กับหลอดกำเนิดโอโซน เพื่อให้เกิดสนามไฟฟ้าแรงดันสูงความถี่สูงไปทำให้เกิดการแตกตัวของก๊าซออกซิเจน

ตารางที่ 6.2 ตารางแสดงผลผลการทดลองเมื่อต่อโหลด R เทียบกับโหลดหลอดกำเนิดโอโซน

F (Hz)	V_p (V) LOAD R	V_p (V) OZONE TUBE
60 K	500	500
50 K	760	750
40 K	2180	1650
38 K	3500	2500
34 K	Resonace	3400

จากตารางจะเห็นว่าเมื่อต่อหลอดกำเนิดโอโซนจะทำให้ความถี่เรโซแนนซ์ของวงจรเปลี่ยนไปจากเดิมที่ต่อโหลด R อย่างเดียว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 7
สรุปผลการทดลอง

จากการทดลอง ได้ผลการทดลองของวงจรในแต่ละภาคที่ถูกต้อง เป็นไปตามทฤษฎีการทำงานทุกประการ ซึ่งอธิบายการทำงานได้ดังนี้ ที่ภาควงจรควบคุม มีไอซีเบอร์ TL494 เป็นหัวใจหลักในการผลิตสัญญาณ PWM ซึ่งสามารถกำหนดความถี่ได้จากค่า R_T และ C_T แต่ในโครงงานนี้เราใช้ Active Resister มาทำหน้าที่ปรับความถี่แทน R_T ซึ่งสร้างจากไอซีออปแอมป์เบอร์ LM324 ซึ่งเราปรับค่าความถี่จากค่า R ที่ต่ออยู่กับขา Non-inverting ของออปแอมป์ เพื่อปรับค่าแรงดันอ้างอิงให้ออปแอมป์ ทำให้เกิดการเปลี่ยนค่าแรงดันเอาต์พุตของออปแอมป์ ส่งผลให้ค่าของกระแสที่ขา 6 เปลี่ยนแปลงตาม จึงเกิดการเปลี่ยนค่าความถี่ขึ้น สัญญาณ PWM ที่ได้จาก TL494 จะส่งต่อให้กับวงจร DRIVE แล้วทำการคัปปลิ้งผ่านหม้อแปลงสวิตชิ่งความถี่สูง เพื่อนำไปขับให้เพาเวอร์มอสเฟตนำกระแสในภาคอินเวอร์เตอร์ แล้วนำสัญญาณพัลส์ที่ออกจากเพาเวอร์มอสเฟตเข้าสู่วงจรเรโซแนนซ์เพื่อให้ได้สัญญาณไซน์บริสุทธิ์ออกมาทางเอาต์พุต ซึ่งในวงจรเรโซแนนซ์ เราจะใช้หม้อแปลงแบบเพิ่มแรงดันเพื่อทำการเพิ่มแรงดันเอาต์พุตให้มีค่าสูง

ในวงจรเรโซแนนซ์เราคำนวณได้ค่าความถี่เรโซแนนซ์ที่ 34 kHz แต่ในการทดลองค่าความถี่เรโซแนนซ์จะอยู่ที่ 35 kHz ซึ่งคลาดเคลื่อนเล็กน้อย ซึ่งเกิดจากความคลาดเคลื่อนของค่า L,C ซึ่งไม่สามารถวัดได้อย่างถูกต้อง 100 เปอร์เซ็นต์ จากการทดลองจะเห็นได้ว่า เมื่อความถี่ของวงจรมีค่าเข้าใกล้ความถี่เรโซแนนซ์ แรงดันเอาต์พุตจะมีค่าสูงขึ้นตามไปด้วย พอถึงจุดเรโซแนนซ์แรงดันเอาต์พุตจะมีค่าสูงที่สุด แต่พอเราเปลี่ยนค่าความถี่ของวงจรให้ห่างจากค่าความถี่เรโซแนนซ์แรงดันเอาต์พุตจะมีค่าลดลงตามไปด้วย ในการปรับค่าความถี่ของวงจร เราจะเริ่มที่ 20 kHz ขึ้นไป เพราะที่ความถี่ต่ำกว่านี้ จะเป็นความถี่ที่หูมนุษย์ได้ยิน ซึ่งทำให้เกิดเสียงดังรบกวนได้

จากการทดลองโดยต่อโหลด R 30 KΩ ที่เอาต์พุตของวงจร แล้วปรับความถี่ที่ 37 kHz ซึ่งเป็นความถี่ที่เข้าใกล้ความถี่เรโซแนนซ์ เอาต์พุตให้แรงดันออกมาที่ 4500 V_P หรือ 3182 V_{RMS} ได้กระแส 0.106 A ได้กำลังออกมา 337.5 วัตต์ ให้ประสิทธิภาพ 90.73 %

จากการทดลองโดยนำหลอดกำเนิดโอโซนมาต่อเข้ากับแหล่งจ่ายไฟแบบสวิตชิ่งแรงดันสูงนี้ พบว่าความถี่เรโซแนนซ์ของวงจรจะเปลี่ยนไปจากเดิม เนื่องจากผลของโครงสร้างหลอดกำเนิดโอโซน ที่มีโครงสร้างเป็นตัวเก็บประจุ ไปมีผลทำให้ค่าของความจุของตัว C ในวงจรเปลี่ยนไปจากเดิม มีผลให้ความถี่เรโซแนนซ์ของวงจรเปลี่ยนไปจากเดิมเช่นกัน

เมื่อจ่ายไฟแรงดันสูงให้กับหลอดโอโซนที่ค่า 2500 V_P หลอดโอโซนจะเริ่มทำงาน ซึ่งสังเกตได้จากมีแสงสีม่วงเกิดขึ้นภายในหลอดโอโซน เมื่อทำการปรับความถี่เพื่อเพิ่มแรงดันของ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แหล่งจ่ายไฟแบบสวิตชิ่งแรงดันสูงให้มีแรงดันสูงขึ้นไปอีก พบว่าแสงสีม่วงที่เกิดขึ้นที่หลอดกำเนิดโอโซนจะมีความเข้มมากขึ้น จากการทดลองได้ปรับความถี่คงที่ไว้ที่ 34 KHz แรงดันที่ 3400 V_p แล้วทำการเปิดปั๊มดูดอากาศเพื่อให้ก๊าซโอโซนเกิดการไหลเวียนออกมาภายนอก พบว่ามีกลิ่นฉุนของก๊าซโอโซนเกิดขึ้น ซึ่งเกิดขึ้นเนื่องจากการทำงานของหลอดกำเนิดโอโซนนั่นเอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หนังสืออ้างอิง

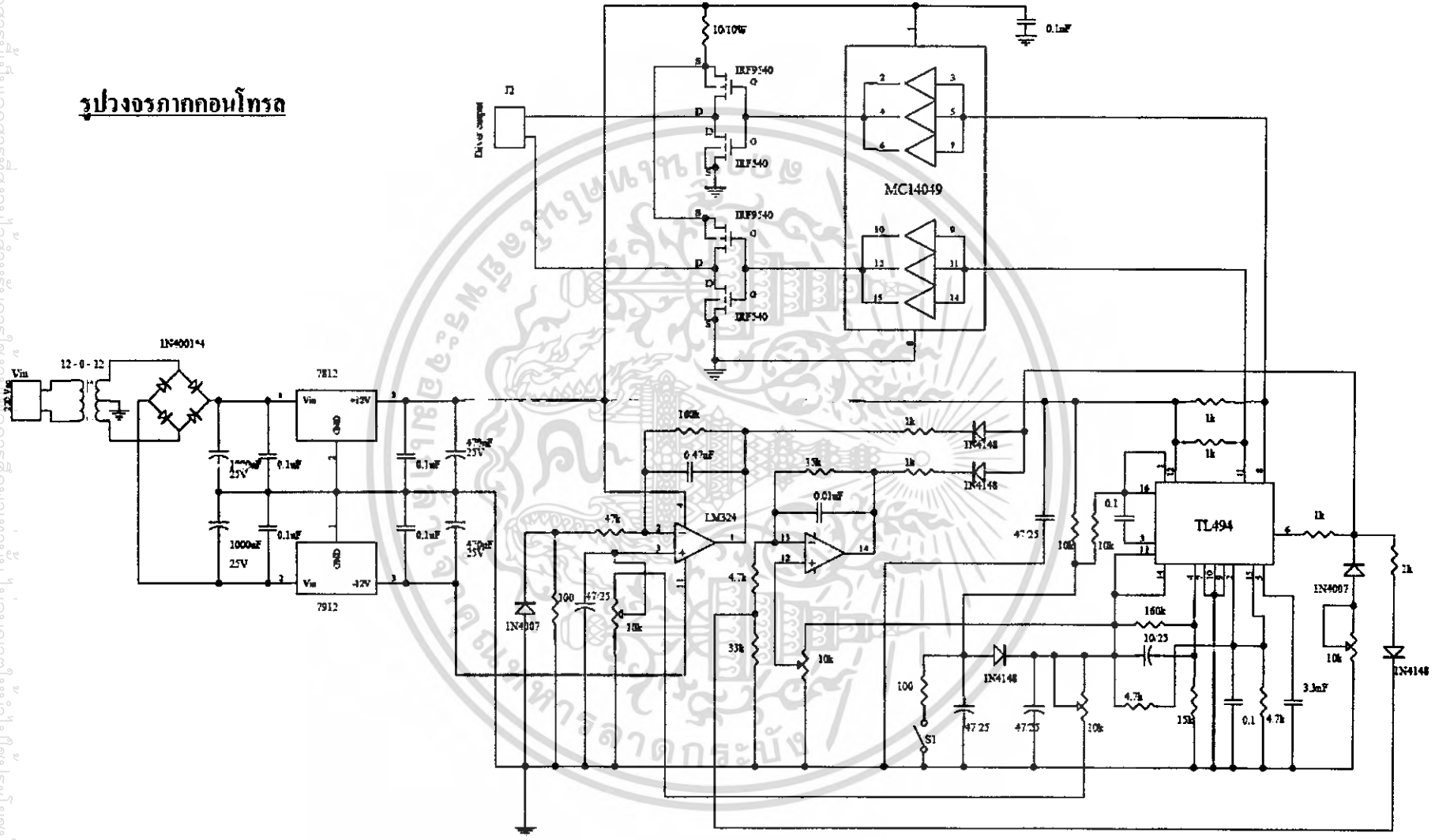
1. สมบูรณ์ มาลานนท์, สมคิด วิริยประสิทธิ์ชัย, "แหล่งจ่ายไฟแบบสวิตชิ่ง", ฟิสิกส์เซ็นเตอร์, กรุงเทพ, 2538
2. สุวัฒน์ ดั่น, "เทคนิคและการออกแบบสวิตชิ่งเพาเวอร์ซัพพลาย", ซีเอ็ดยูเคชั่น, กรุงเทพ, 2537
3. George C. Chryssis, "High-frequency switching power supplies : theory and design", McGraw-Hill, 1989
4. Mohan, Undeland and Robbins, "Power electronics : converters, application and design", John Wiley & Sons, 2003
5. Muhammad H. Rashid, "Power electronics : circuits, devices, and applications", Pearson, 2004

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

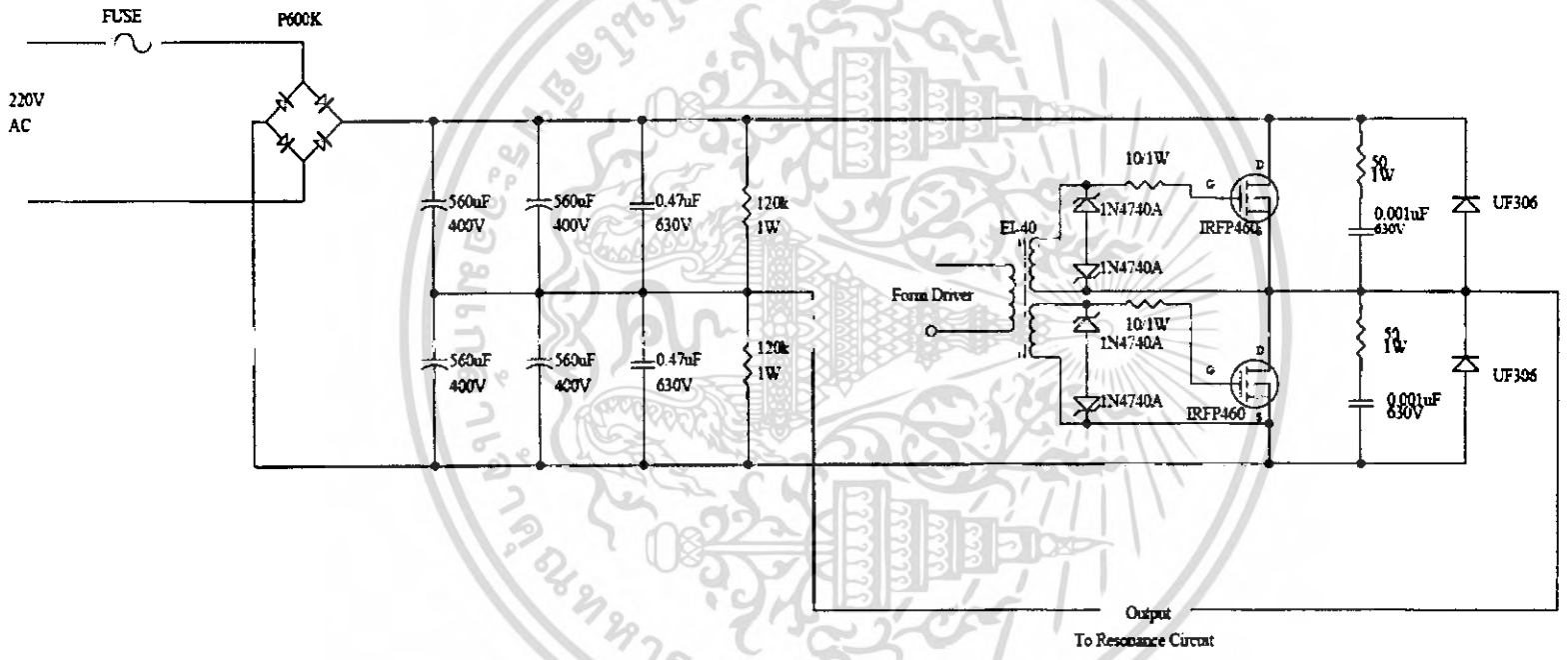
ภาคผนวก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปวงจรภาคคอนโทรล



รูปวงจรภาคอินเวอร์เตอร์

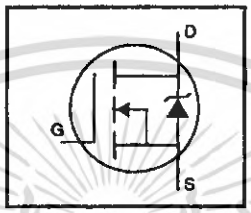


International IOR Rectifier

IRFP460

HEXFET® Power MOSFET

- Dynamic dv/dt Rating
- Repetitive Avalanche Rated
- Isolated Central Mounting Hole
- Fast Switching
- Ease of Paralleling
- Simple Drive Requirements



V_{DSS} = 500V

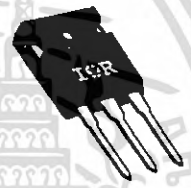
$R_{DS(on)}$ = 0.27Ω

I_D = 20A

Description

Third Generation HEXFETs from International Rectifier provide the designer with the best combination of fast switching, ruggedized device design, low on-resistance and cost-effectiveness.

The TO-247 package is preferred for commercial-industrial applications where higher power levels preclude the use of TO-220 devices. The TO-247 is similar but superior to the earlier TO-218 package because of its isolated mounting hole. It also provides greater creepage distance between pins to meet the requirements of most safety specifications.



TO-247AC

DATA SHEETS

Absolute Maximum Ratings

	Parameter	Max.	Units
I_D @ T_C = 25°C	Continuous Drain Current, V_{GS} @ 10 V	20	A
I_D @ T_C = 100°C	Continuous Drain Current, V_{GS} @ 10 V	13	
I_{DM}	Pulsed Drain Current ①	80	
P_D @ T_C = 25°C	Power Dissipation	280	W
	Linear Derating Factor	2.2	W/°C
V_{GS}	Gate-to-Source Voltage	±20	V
E_{AS}	Single Pulse Avalanche Energy ②	960	mJ
I_{AR}	Avalanche Current ①	20	A
E_{AR}	Repetitive Avalanche Energy ①	28	mJ
dv/dt	Peak Diode Recovery dv/dt ③	3.5	V/ns
T_J T_{STG}	Operating Junction and Storage Temperature Range	-55 to +150	°C
	Soldering Temperature, for 10 seconds	300 (1.6mm from case)	
	Mounting Torque, 6-32 or M3 screw	10 lbf•in (1.1 N•m)	

Thermal Resistance

	Parameter	Min.	Typ.	Max.	Units
$R_{\theta JC}$	Junction-to-Case	—	—	0.45	°C/W
$R_{\theta CS}$	Case-to-Sink, Flat, Greased Surface	—	0.24	—	
$R_{\theta JA}$	Junction-to-Ambient	—	—	40	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Electrical Characteristics @ T_J = 25°C (unless otherwise specified)

	Parameter	Min.	Typ.	Max.	Units	Test Conditions
$V_{(BR)DSS}$	Drain-to-Source Breakdown Voltage	500	—	—	V	V_{GS}=0V, I_D= 250µA
$\Delta V_{(BR)DSS}/\Delta T_J$	Breakdown Voltage Temp. Coefficient	—	0.63	—	V/°C	Reference to 25°C, I_D= 1mA
$R_{DS(on)}$	Static Drain-to-Source On-Resistance	—	—	0.27	Ω	V_{GS}=10V, I_D=12A ④
$V_{GS(th)}$	Gate Threshold Voltage	2.0	—	4.0	V	V_{DS}=V_{GS}, I_D= 250µA
g_{fs}	Forward Transconductance	13	—	—	S	V_{DS}=50V, I_D=12A ④
I_{DSS}	Drain-to-Source Leakage Current	—	—	25	µA	V_{DS}=500V, V_{GS}=0V
		—	—	250		V_{DS}=400V, V_{GS}=0V, T_J=125°C
I_{GSS}	Gate-to-Source Forward Leakage	—	—	100	nA	V_{GS}=20V
	Gate-to-Source Reverse Leakage	—	—	-100		V_{GS}=-20V
Q_g	Total Gate Charge	—	—	210	nC	I_D=20A
Q_{gs}	Gate-to-Source Charge	—	—	29		V_{DS}=400V
Q_{gd}	Gate-to-Drain ("Miller") Charge	—	—	110		V_{GS}=10V See Fig. 6 and 13 ④
$t_{d(on)}$	Turn-On Delay Time	—	18	—	ns	V_{DD}=250V
t_r	Rise Time	—	59	—		I_D=20A
$t_{d(off)}$	Turn-Off Delay Time	—	110	—		R_G=4.3Ω
t_f	Fall Time	—	58	—		R_D=13Ω See Figure 10 ④
L_D	Internal Drain Inductance	—	5.0	—	nH	Between lead, 6 mm (0.25in.) from package and center of die contact
L_S	Internal Source Inductance	—	13	—		
C_{iss}	Input Capacitance	—	4200	—	pF	V_{GS}=0V
C_{oss}	Output Capacitance	—	870	—		V_{DS}= 25V
C_{rss}	Reverse Transfer Capacitance	—	350	—		f=1.0MHz See Figure 5

Source-Drain Ratings and Characteristics

	Parameter	Min.	Typ.	Max.	Units	Test Conditions
I_S	Continuous Source Current (Body Diode)	—	—	20	A	MOSFET symbol showing the integral reverse p-n junction diode.
I_{SM}	Pulsed Source Current (Body Diode) ①	—	—	80		
V_{SD}	Diode Forward Voltage	—	—	1.8	V	T_J=25°C, I_S=20A, V_{GS}=0V ④
t_{rr}	Reverse Recovery Time	—	570	860	ns	T_J=25°C, I_F=20A
Q_{rr}	Reverse Recovery Charge	—	5.7	8.6	µC	di/dt=100A/µs ④
t_{on}	Forward Turn-On Time	Intrinsic turn-on time is neglegible (turn-on is dominated by L_S+L_D)				

Notes:

① Repetitive rating; pulse width limited by max. junction temperature (See Figure 11)

② V_{DD}=50V, starting T_J=25°C, L=4.3mH R_G=25Ω, I_{AS}=20A (See Figure 12)

③ I_{SD}≤20A, di/dt≤160A/µs, V_{DD}≤$V_{(BR)DSS}$, T_J≤150°C

④ Pulse width ≤ 300 µs; duty cycle ≤2%.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

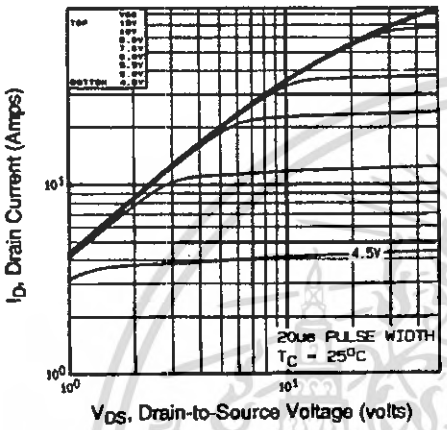


Fig 1. Typical Output Characteristics, T_C=25°C

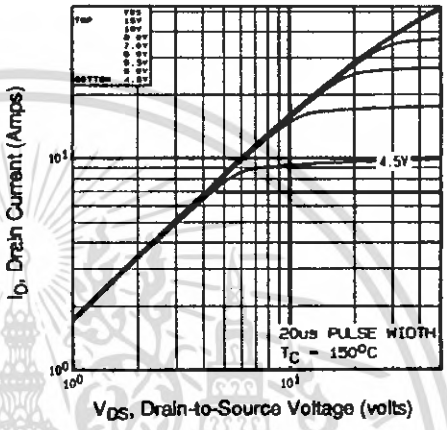


Fig 2. Typical Output Characteristics, T_C=150°C

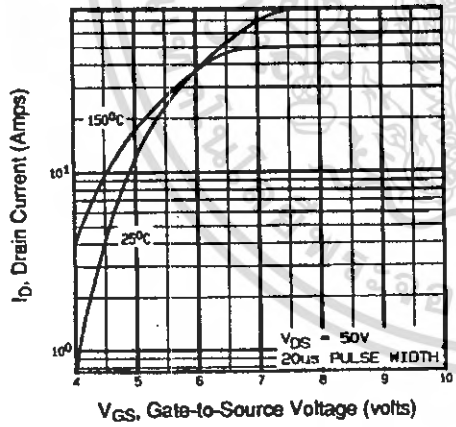


Fig 3. Typical Transfer Characteristics

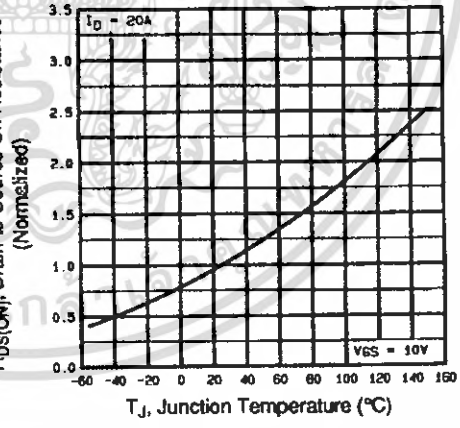


Fig 4. Normalized On-Resistance Vs. Temperature

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

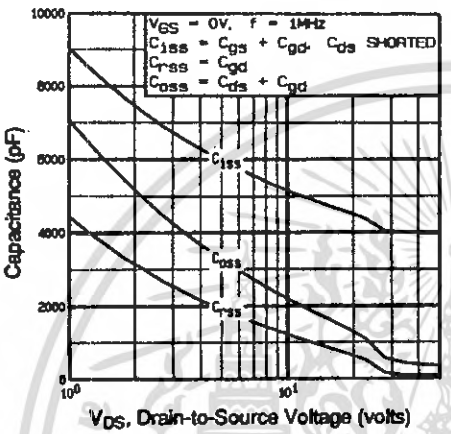


Fig 5. Typical Capacitance Vs. Drain-to-Source Voltage

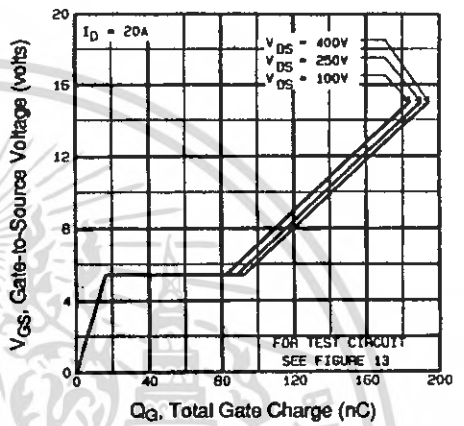


Fig 6. Typical Gate Charge Vs. Gate-to-Source Voltage

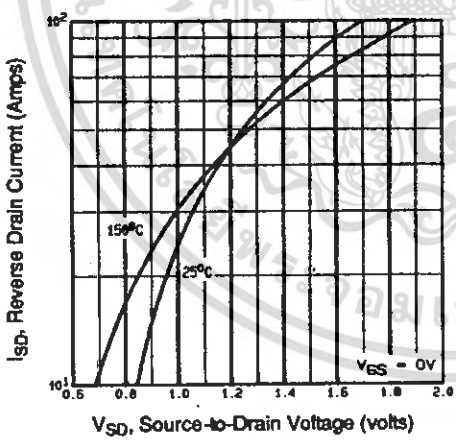


Fig 7. Typical Source-Drain Diode Forward Voltage

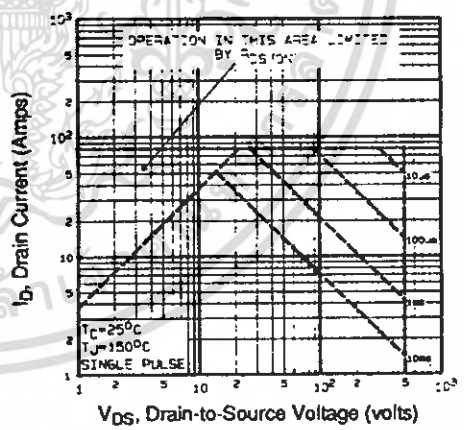


Fig 8. Maximum Safe Operating Area

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

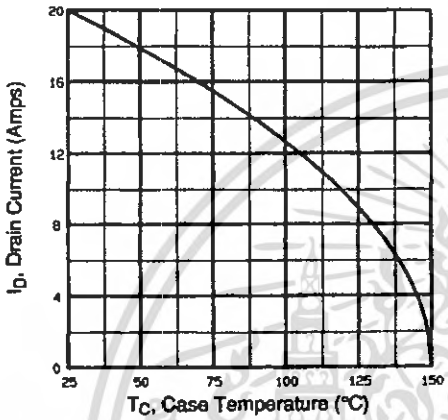


Fig 9. Maximum Drain Current Vs. Case Temperature

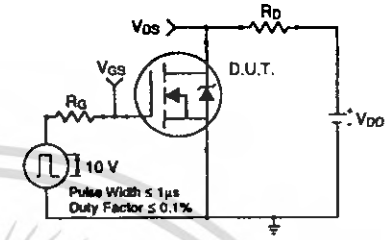


Fig 10a. Switching Time Test Circuit

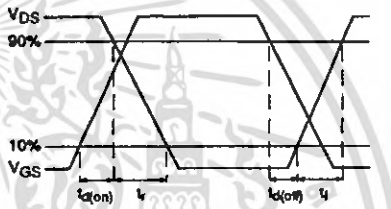


Fig 10b. Switching Time Waveforms

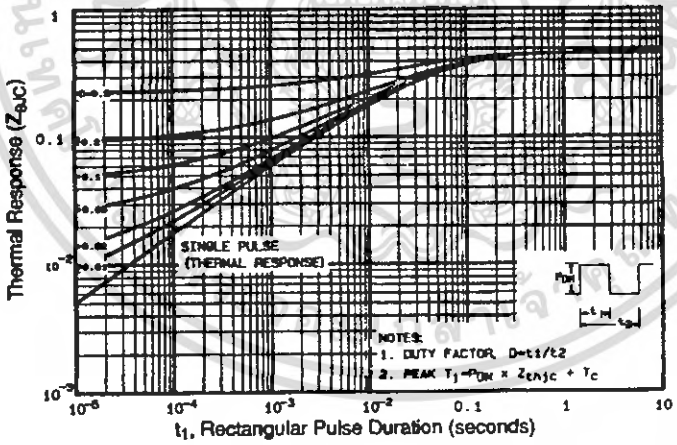


Fig 11. Maximum Effective Transient Thermal Impedance, Junction-to-Case

DATA SHEETS

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

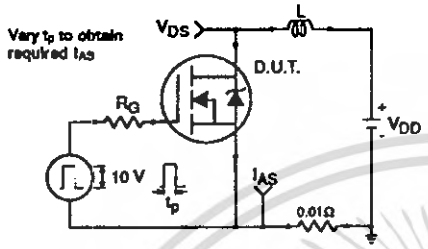


Fig 12a. Unclamped Inductive Test Circuit

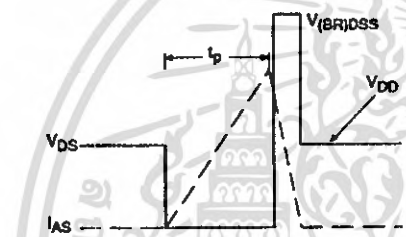


Fig 12b. Unclamped Inductive Waveforms

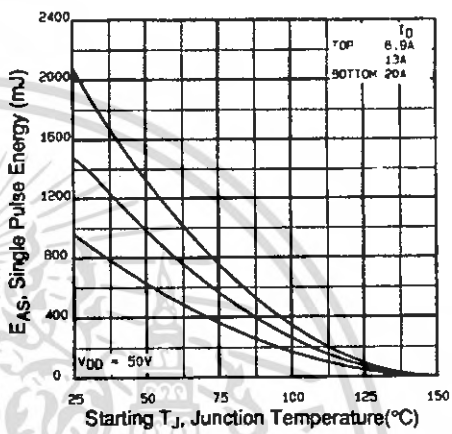


Fig 12c. Maximum Avalanche Energy Vs. Drain Current

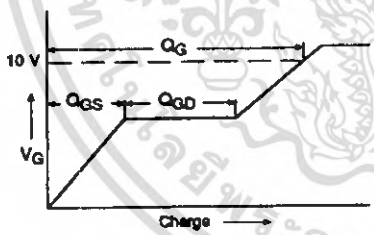


Fig 13a. Basic Gate Charge Waveform

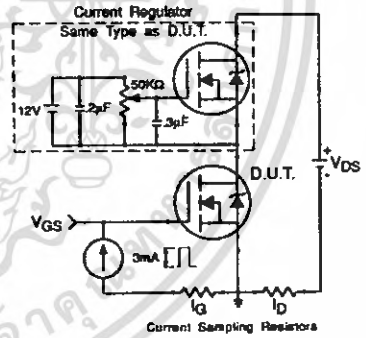


Fig 13b. Gate Charge Test Circuit

Appendix A: Figure 14, Peak Diode Recovery dv/dt Test Circuit – See page 1505

Appendix B: Package Outline Mechanical Drawing – See page 1511

Appendix C: Part Marking Information – See page 1517

International
IOR Rectifier

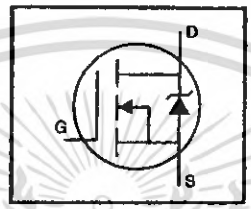
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PD-9.373H

IRF540

HEXFET® Power MOSFET

- Dynamic dv/dt Rating
- Repetitive Avalanche Rated
- 175°C Operating Temperature
- Fast Switching
- Ease of Paralleling
- Simple Drive Requirements



V_{DSS} = 100V

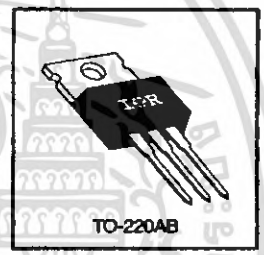
$R_{DS(on)}$ = 0.077Ω

I_D = 28A

Description

Third Generation HEXFETs from International Rectifier provide the designer with the best combination of fast switching, ruggedized device design, low on-resistance and cost-effectiveness.

The TO-220 package is universally preferred for all commercial-industrial applications at power dissipation levels to approximately 50 watts. The low thermal resistance and low package cost of the TO-220 contribute to its wide acceptance throughout the industry.



TO-220AB

DATA SHEETS

Absolute Maximum Ratings

	Parameter	Max.	Units
I_D @ T_C = 25°C	Continuous Drain Current, V_{GS} @ 10 V	28	A
I_D @ T_C = 100°C	Continuous Drain Current, V_{GS} @ 10 V	20	
I_{DM}	Pulsed Drain Current ①	110	
P_D @ T_C = 25°C	Power Dissipation	150	W
	Linear Derating Factor	1.0	W/°C
V_{GS}	Gate-to-Source Voltage	±20	V
E_{AS}	Single Pulse Avalanche Energy ②	230	mJ
I_{AR}	Avalanche Current ①	28	A
E_{AR}	Repetitive Avalanche Energy ①	15	mJ
dv/dt	Peak Diode Recovery dv/dt ③	5.5	V/ns
T_J T_{STG}	Operating Junction and Storage Temperature Range	-55 to +175	°C
	Soldering Temperature, for 10 seconds	300 (1.6mm from case)	
	Mounting Torque, 6-32 or M3 screw	10 lbf-in (1.1 N-m)	

Thermal Resistance

	Parameter	Min.	Typ.	Max.	Units
$R_{\theta JC}$	Junction-to-Case	—	—	1.0	°C/W
$R_{\theta CS}$	Case-to-Sink, Flat, Greased Surface	—	0.50	—	
$R_{\theta JA}$	Junction-to-Ambient	—	—	62	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Electrical Characteristics @ T_J = 25°C (unless otherwise specified)

	Parameter	Min.	Typ.	Max.	Units	Test Conditions
$V_{(BR)DSS}$	Drain-to-Source Breakdown Voltage	100	—	—	V	V_{GS}=0V, I_D= 250μA
$\Delta V_{(BR)DSS}/\Delta T_J$	Breakdown Voltage Temp. Coefficient	—	0.13	—	V/°C	Reference to 25°C, I_D= 1mA
$R_{DS(on)}$	Static Drain-to-Source On-Resistance	—	—	0.077	Ω	V_{GS}=10V, I_D=17A ④
$V_{GS(th)}$	Gate Threshold Voltage	2.0	—	4.0	V	V_{DS}=V_{GS}, I_D= 250μA
g_{fs}	Forward Transconductance	8.7	—	—	S	V_{DS}=50V, I_D=17A ④
I_{DSS}	Drain-to-Source Leakage Current	—	—	25	μA	V_{DS}=100V, V_{GS}=0V
		—	—	250		V_{DS}=80V, V_{GS}=0V, T_J=150°C
I_{GSS}	Gate-to-Source Forward Leakage	—	—	100	nA	V_{GS}=20V
	Gate-to-Source Reverse Leakage	—	—	-100		V_{GS}=-20V
Q_g	Total Gate Charge	—	—	72	nC	I_D=17A
Q_{gs}	Gate-to-Source Charge	—	—	11		V_{DS}=80V
Q_{gd}	Gate-to-Drain ("Miller") Charge	—	—	32		V_{GS}=10V See Fig. 6 and 13 ④
$t_{d(on)}$	Turn-On Delay Time	—	11	—	ns	V_{DD}=50V
t_r	Rise Time	—	44	—		I_D=17A
$t_{d(off)}$	Turn-Off Delay Time	—	53	—		R_G=9.1Ω
t_f	Fall Time	—	43	—		R_D=2.9Ω See Figure 10 ④
L_D	Internal Drain Inductance	—	4.5	—	nH	Between lead, 6 mm (0.25in.) from package and center of die contact
L_S	Internal Source Inductance	—	7.5	—		
C_{iss}	Input Capacitance	—	1700	—	pF	V_{GS}=0V
C_{oss}	Output Capacitance	—	560	—		V_{DS}=25V
C_{rss}	Reverse Transfer Capacitance	—	120	—		f=1.0MHz See Figure 5

Source-Drain Ratings and Characteristics

	Parameter	Min.	Typ.	Max.	Units	Test Conditions
I_S	Continuous Source Current (Body Diode)	—	—	28	A	MOSFET symbol showing the
I_{SM}	Pulsed Source Current (Body Diode) ①	—	—	110		integral reverse p-n junction diode.
V_{SD}	Diode Forward Voltage	—	—	2.5	V	T_J=25°C, I_S=28A, V_{GS}=0V ④
t_{rr}	Reverse Recovery Time	—	180	360	ns	T_J=25°C, I_F=17A
Q_{rr}	Reverse Recovery Charge	—	1.3	2.8	μC	di/dt=100A/μs ④
t_{on}	Forward Turn-On Time	Intrinsic turn-on time is neglegible (turn-on is dominated by L_S+L_D)				

Notes:

① Repetitive rating; pulse width limited by max. junction temperature (See Figure 11)

② V_{DD}=25V, starting T_J=25°C, L=440μH R_G=25Ω, I_{AS}=28A (See Figure 12)

③ I_{SD}≤28A, di/dt≤170A/μs, V_{DD}≤$V_{(BR)DSS}$, T_J≤175°C

④ Pulse width ≤ 300 μs; duty cycle ≤2%.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

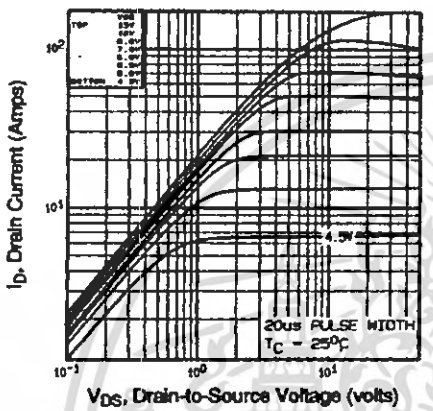


Fig 1. Typical Output Characteristics, T_C=25°C

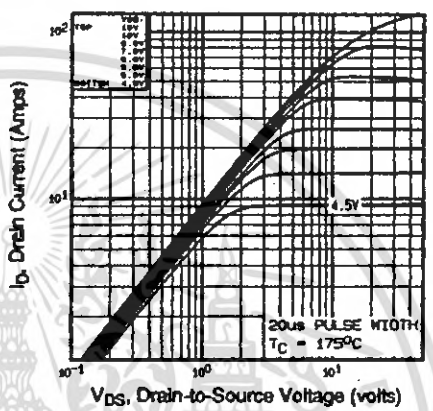


Fig 2. Typical Output Characteristics, T_C=175°C

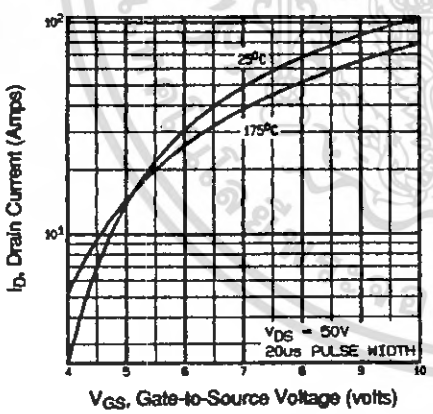


Fig 3. Typical Transfer Characteristics

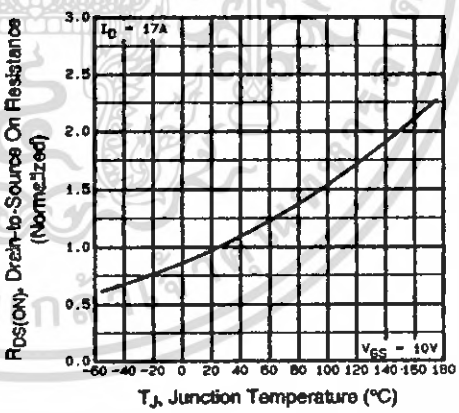


Fig 4. Normalized On-Resistance Vs. Temperature

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

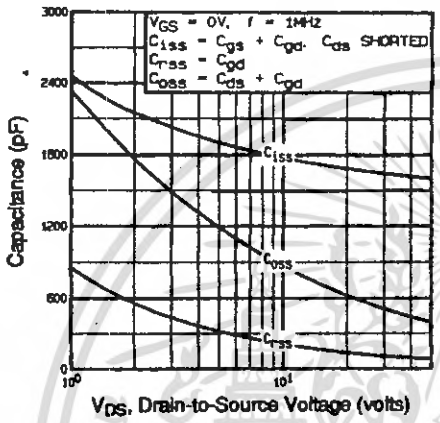


Fig 5. Typical Capacitance Vs. Drain-to-Source Voltage

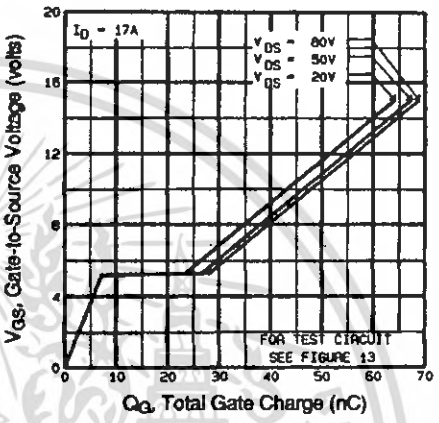


Fig 6. Typical Gate Charge Vs. Gate-to-Source Voltage

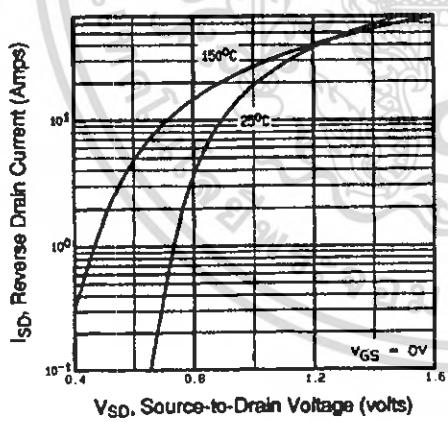


Fig 7. Typical Source-Drain Diode Forward Voltage

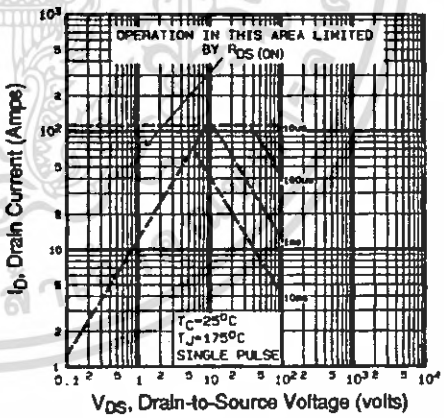


Fig 8. Maximum Safe Operating Area

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

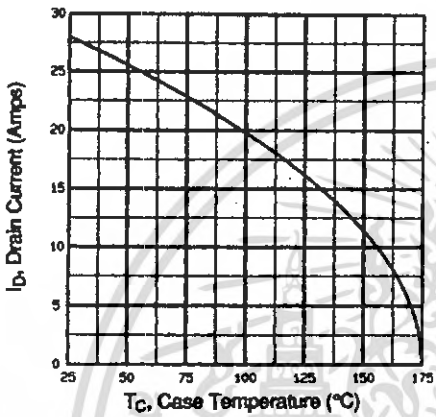


Fig 9. Maximum Drain Current Vs. Case Temperature

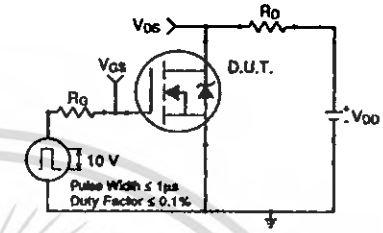


Fig 10a. Switching Time Test Circuit

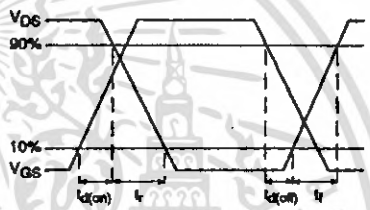


Fig 10b. Switching Time Waveforms

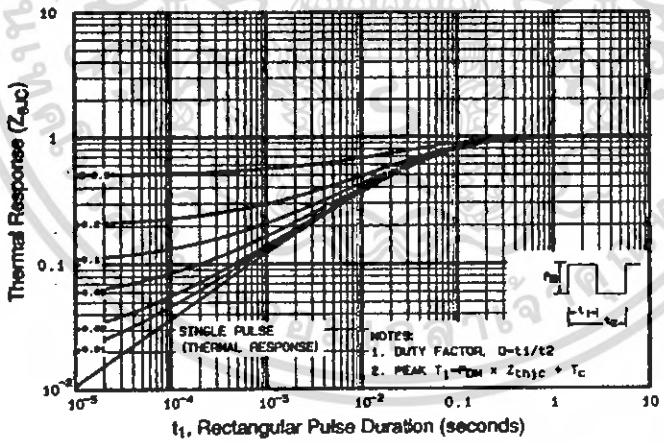


Fig 11. Maximum Effective Transient Thermal Impedance, Junction-to-Case

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

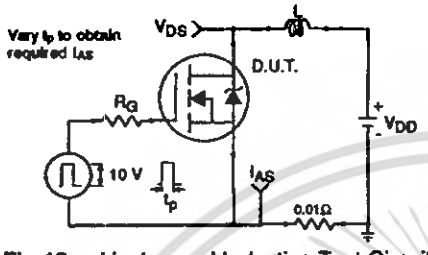


Fig 12a. Unclamped Inductive Test Circuit

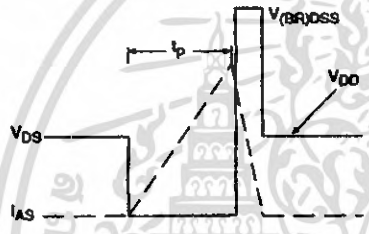


Fig 12b. Unclamped Inductive Waveforms

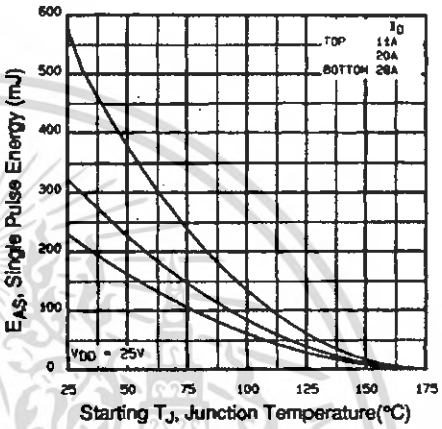


Fig 12c. Maximum Avalanche Energy Vs. Drain Current

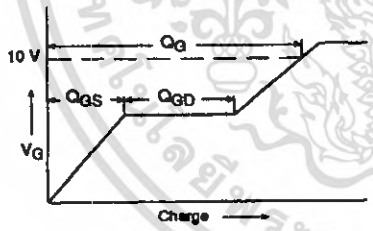


Fig 13a. Basic Gate Charge Waveform

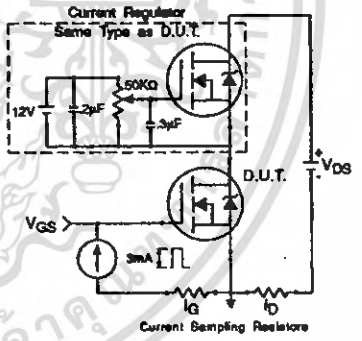


Fig 13b. Gate Charge Test Circuit

Appendix A: Figure 14, Peak Diode Recovery dv/dt Test Circuit – See page 1505
Appendix B: Package Outline Mechanical Drawing – See page 1509
Appendix C: Part Marking Information – See page 1516
Appendix E: Optional Leadforms – See page 1525

International IOR Rectifier

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

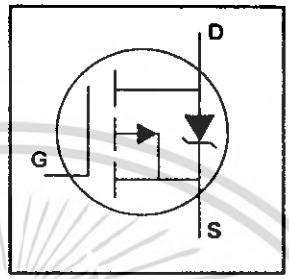
International
IOR Rectifier

PD - 91437B

IRF9540N

HEXFET® Power MOSFET

- Advanced Process Technology
- Dynamic dv/dt Rating
- 175°C Operating Temperature
- Fast Switching
- P-Channel
- Fully Avalanche Rated



V_{DSS} = -100V

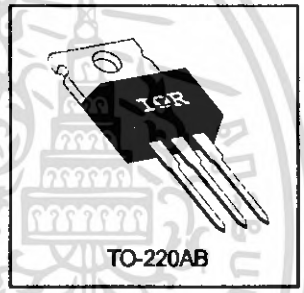
$R_{DS(on)}$ = 0.117Ω

I_D = -23A

Description

Fifth Generation HEXFETs from International Rectifier utilize advanced processing techniques to achieve extremely low on-resistance per silicon area. This benefit, combined with the fast switching speed and ruggedized device design that HEXFET Power MOSFETs are well known for, provides the designer with an extremely efficient and reliable device for use in a wide variety of applications.

The TO-220 package is universally preferred for all commercial-industrial applications at power dissipation levels to approximately 50 watts. The low thermal resistance and low package cost of the TO-220 contribute to its wide acceptance throughout the industry.



TO-220AB

Absolute Maximum Ratings

	Parameter	Max.	Units
I_D @ T_C = 25°C	Continuous Drain Current, V_{GS} @ -10V	-23	A
I_D @ T_C = 100°C	Continuous Drain Current, V_{GS} @ -10V	-16	
I_{DM}	Pulsed Drain Current ①	-76	
P_D @T_C = 25°C	Power Dissipation	140	W
	Linear Derating Factor	0.91	W/°C
V_{GS}	Gate-to-Source Voltage	± 20	V
E_{AS}	Single Pulse Avalanche Energy②	430	mJ
I_{AR}	Avalanche Current①	-11	A
E_{AR}	Repetitive Avalanche Energy①	14	mJ
dv/dt	Peak Diode Recovery dv/dt ③	-5.0	V/ns
T_J	Operating Junction and	-55 to + 175	°C
T_{STG}	Storage Temperature Range		
	Soldering Temperature, for 10 seconds	300 (1.6mm from case)	
	Mounting torque, 6-32 or M3 srew	10 lbf•in (1.1N•m)	

Thermal Resistance

	Parameter	Typ.	Max.	Units
$R_{\theta JC}$	Junction-to-Case	—	1.1	°C/W
$R_{\theta CS}$	Case-to-Sink, Flat, Greased Surface	0.50	—	
$R_{\theta JA}$	Junction-to-Ambient	—	62	

5/13/98

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Electrical Characteristics @ T_J = 25°C (unless otherwise specified)

	Parameter	Min.	Typ.	Max.	Units	Conditions
$V_{(BR)DSS}$	Drain-to-Source Breakdown Voltage	-100	—	—	V	V_{GS} = 0V, I_D = -250μA
$\Delta V_{(BR)DSS}/\Delta T_J$	Breakdown Voltage Temp. Coefficient	—	-0.11	—	V/°C	Reference to 25°C, I_D = -1mA
$R_{DS(on)}$	Static Drain-to-Source On-Resistance	—	—	0.117	Ω	V_{GS} = -10V, I_D = -11A ④
$V_{GS(th)}$	Gate Threshold Voltage	-2.0	—	-4.0	V	V_{DS} = V_{GS}, I_D = -250μA
g_{fs}	Forward Transconductance	5.3	—	—	S	V_{DS} = -50V, I_D = -11A
I_{DSS}	Drain-to-Source Leakage Current	—	—	-25	μA	V_{DS} = -100V, V_{GS} = 0V
		—	—	-250		V_{DS} = -80V, V_{GS} = 0V, T_J = 150°C
I_{GSS}	Gate-to-Source Forward Leakage	—	—	100	nA	V_{GS} = 20V
	Gate-to-Source Reverse Leakage	—	—	-100		V_{GS} = -20V
Q_g	Total Gate Charge	—	—	97	nC	I_D = -11A
Q_{gs}	Gate-to-Source Charge	—	—	15		V_{DS} = -80V
Q_{gd}	Gate-to-Drain ("Miller") Charge	—	—	51		V_{GS} = -10V, See Fig. 6 and 13 ④
$t_{d(on)}$	Turn-On Delay Time	—	15	—	ns	V_{DD} = -50V
t_r	Rise Time	—	67	—		I_D = -11A
$t_{d(off)}$	Turn-Off Delay Time	—	51	—		R_G = 5.1Ω
t_f	Fall Time	—	51	—		R_D = 4.2Ω, See Fig. 10 ④
L_D	Internal Drain Inductance	—	4.5	—	nH	Between lead, 6mm (0.25in.) from package and center of die contact
L_S	Internal Source Inductance	—	7.5	—		
C_{iss}	Input Capacitance	—	1300	—	pF	V_{GS} = 0V
C_{oss}	Output Capacitance	—	400	—		V_{DS} = -25V
C_{rss}	Reverse Transfer Capacitance	—	240	—		f = 1.0MHz, See Fig. 5

Source-Drain Ratings and Characteristics

	Parameter	Min.	Typ.	Max.	Units	Conditions
I_S	Continuous Source Current (Body Diode)	—	—	-23	A	MOSFET symbol showing the integral reverse p-n junction diode.
I_{SM}	Pulsed Source Current (Body Diode) ①	—	—	-76		
V_{SD}	Diode Forward Voltage	—	—	-1.6	V	T_J = 25°C, I_S = -11A, V_{GS} = 0V ④
t_{rr}	Reverse Recovery Time	—	150	220	ns	T_J = 25°C, I_F = -11A
Q_{rr}	Reverse RecoveryCharge	—	830	1200	nC	di/dt = -100A/μs ④
t_{on}	Forward Turn-On Time	Intrinsic turn-on time is negligible (turn-on is dominated by L_S+L_D)				

Notes:

① Repetitive rating; pulse width limited by max. junction temperature. (See fig. 11)

② Starting T_J = 25°C, L = 7.1mH R_G = 25Ω, I_{AS} = -11A. (See Figure 12)

③ I_{SD} ≤ -11A, di/dt ≤ -470A/μs, V_{DD} ≤ $V_{(BR)DSS}$, T_J ≤ 175°C

④ Pulse width ≤ 300μs; duty cycle ≤ 2%.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

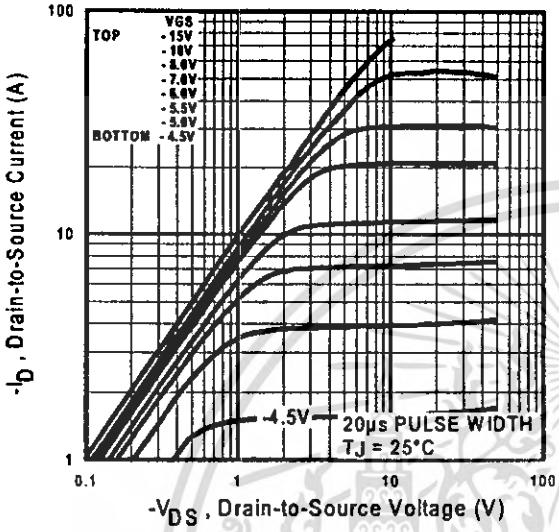


Fig 1. Typical Output Characteristics

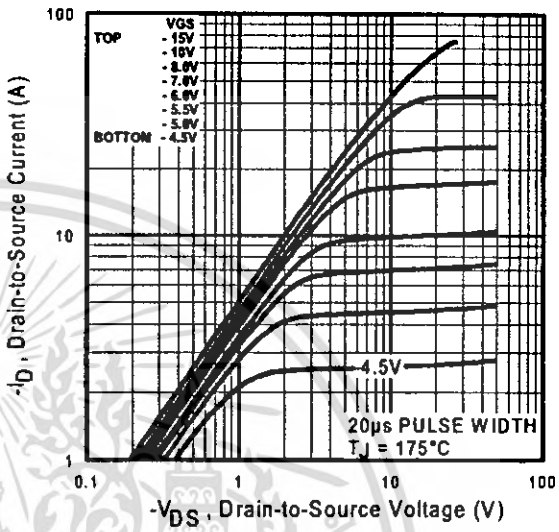


Fig 2. Typical Output Characteristics

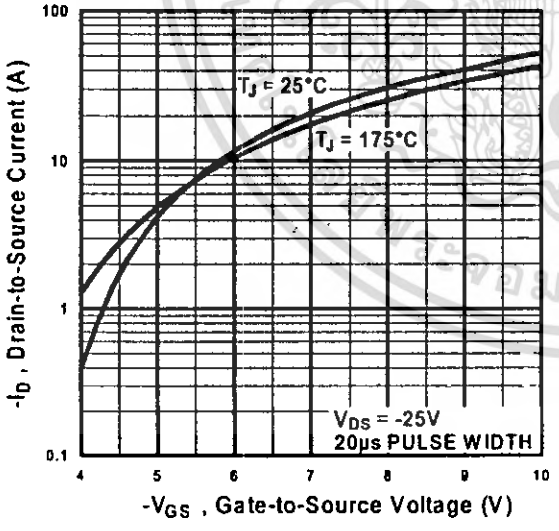


Fig 3. Typical Transfer Characteristics

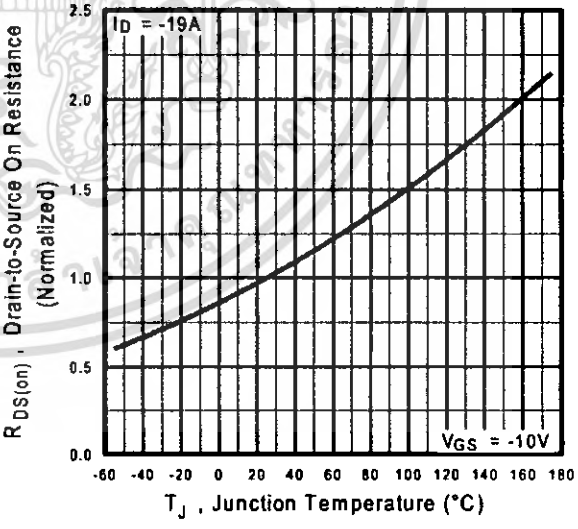


Fig 4. Normalized On-Resistance Vs. Temperature

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

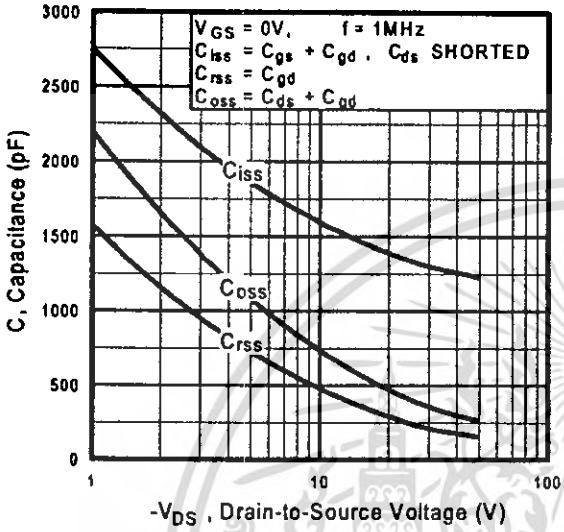


Fig 5. Typical Capacitance Vs. Drain-to-Source Voltage

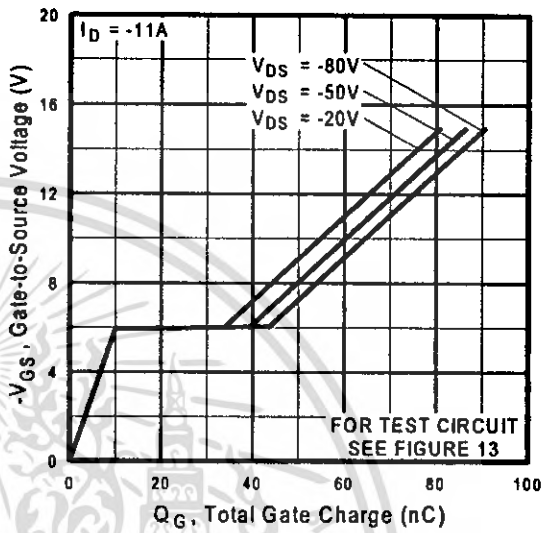


Fig 6. Typical Gate Charge Vs. Gate-to-Source Voltage

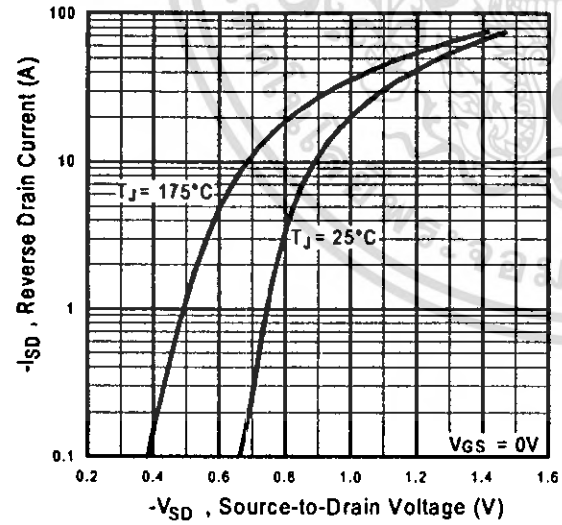


Fig 7. Typical Source-Drain Diode Forward Voltage

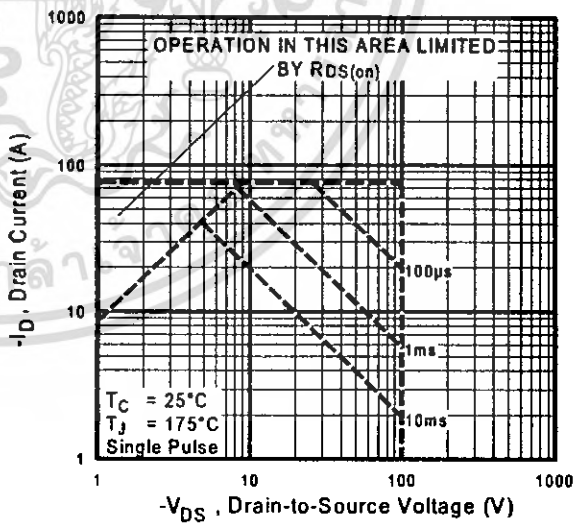


Fig 8. Maximum Safe Operating Area

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

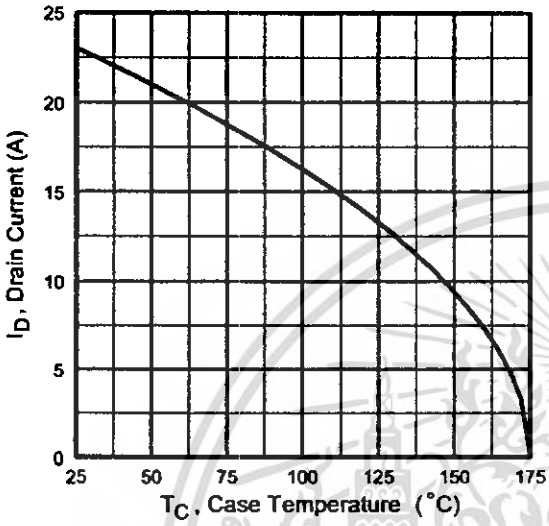


Fig 9. Maximum Drain Current Vs. Case Temperature

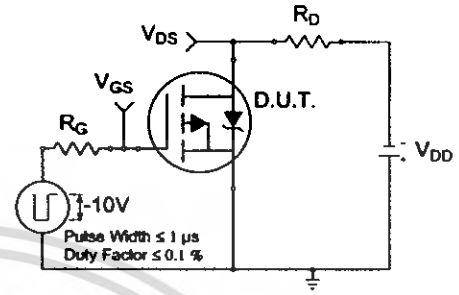


Fig 10a. Switching Time Test Circuit

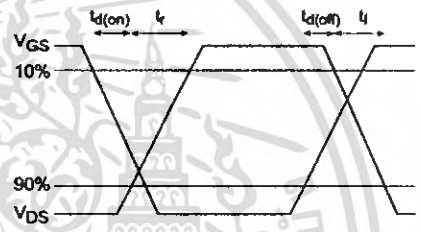


Fig 10b. Switching Time Waveforms

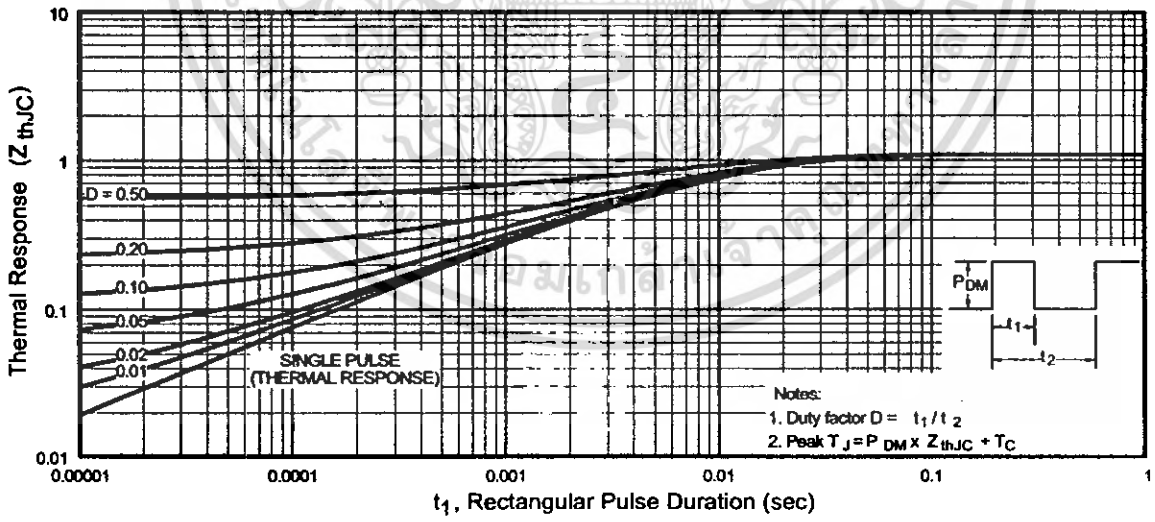


Fig 11. Maximum Effective Transient Thermal Impedance, Junction-to-Case

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

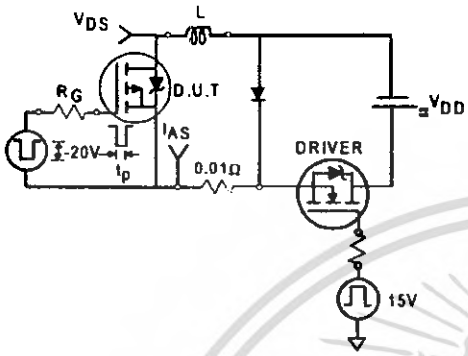


Fig 12a. Unclamped Inductive Test Circuit

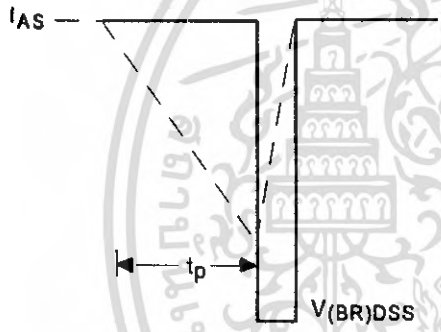


Fig 12b. Unclamped Inductive Waveforms

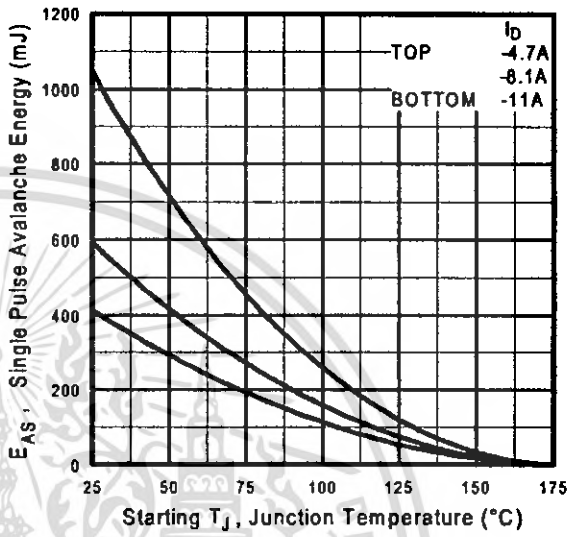


Fig 12c. Maximum Avalanche Energy Vs. Drain Current

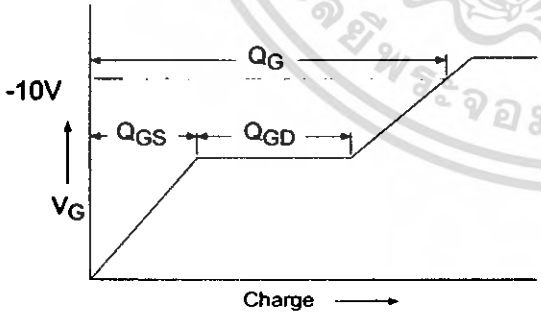


Fig 13a. Basic Gate Charge Waveform

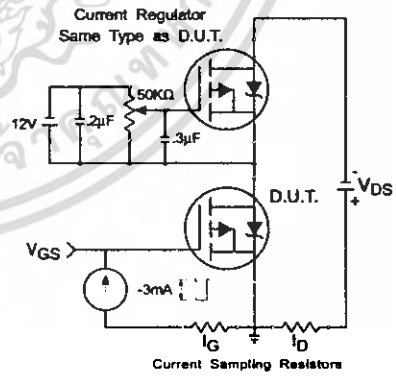
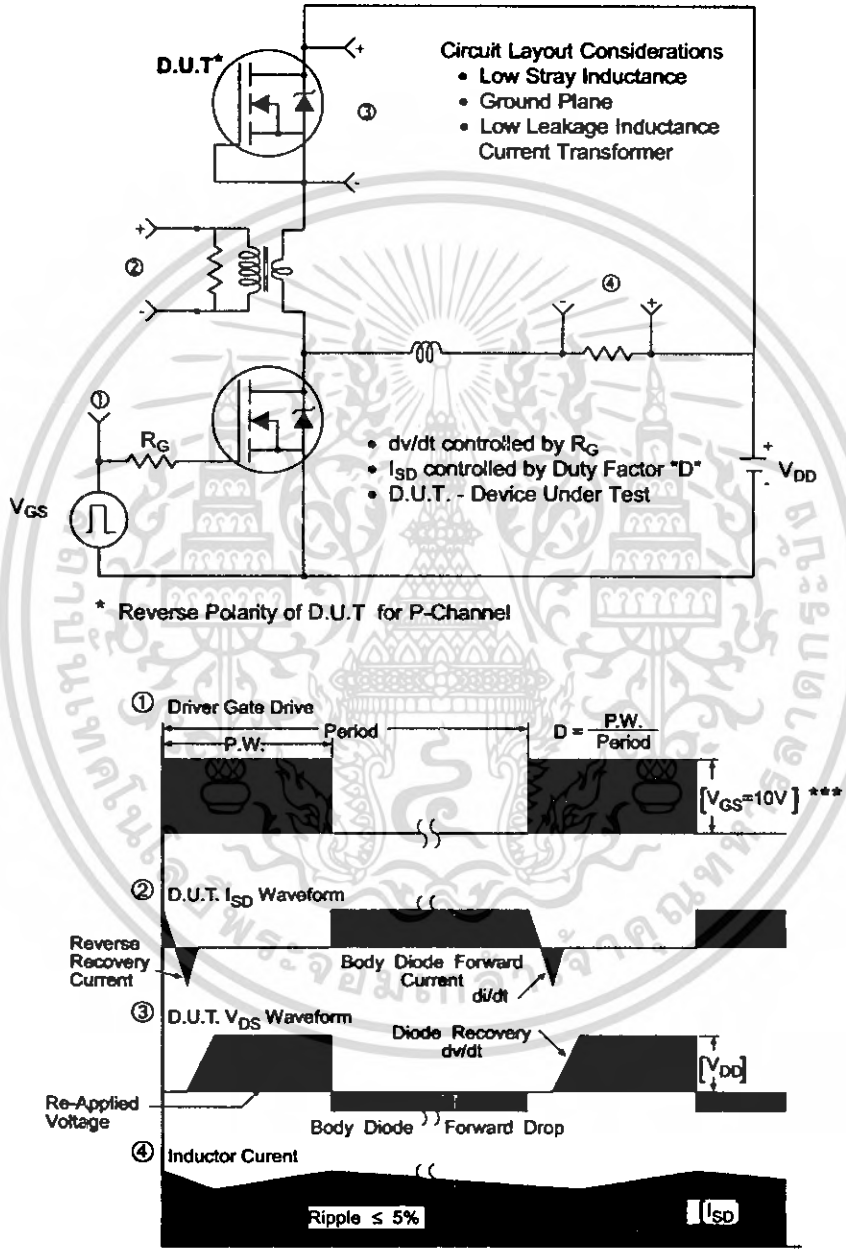


Fig 13b. Gate Charge Test Circuit

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Peak Diode Recovery dv/dt Test Circuit



*** V_{GS} = 5.0V for Logic Level and 3V Drive Devices

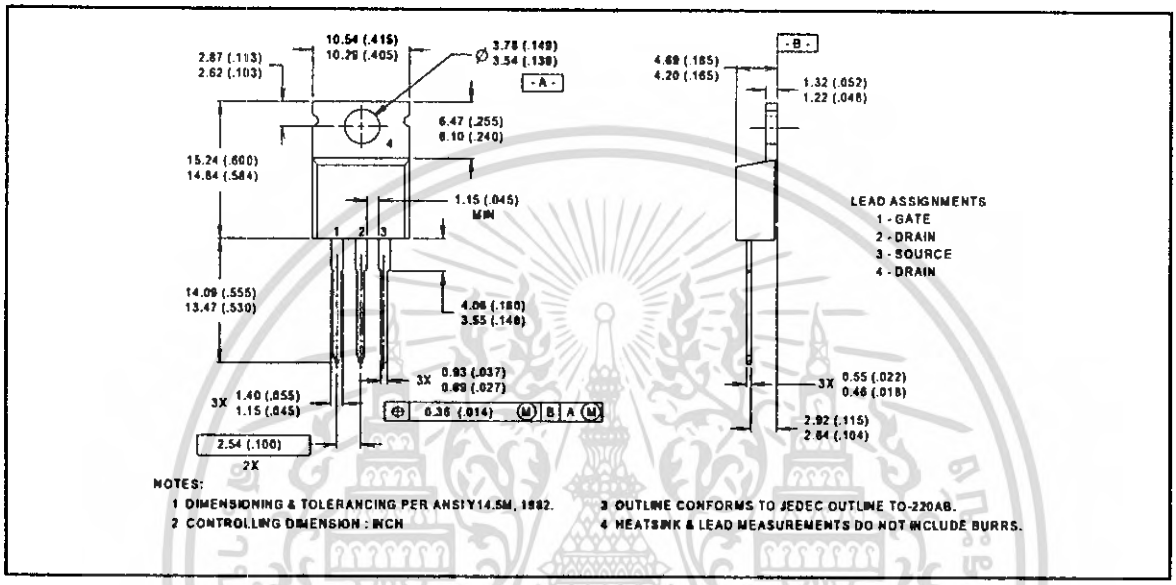
Fig 14. For P-Channel HEXFETS

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Package Outline

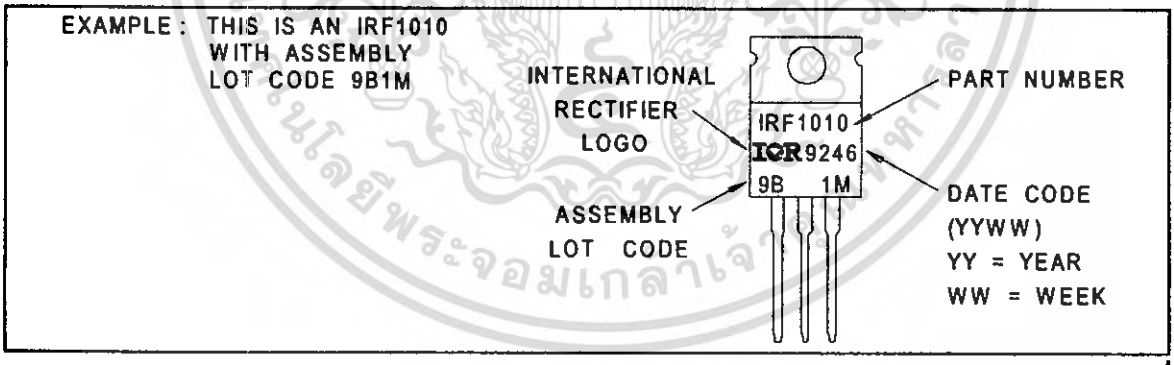
TO-220AB Outline

Dimensions are shown in millimeters (inches)



Part Marking Information

TO-220AB



International
IOR Rectifier

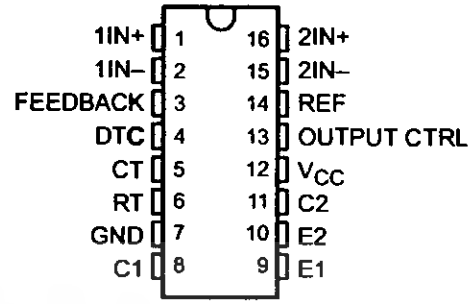
WORLD HEADQUARTERS: 233 Kansas St., El Segundo, California 90245, Tel: (310) 322 3331
EUROPEAN HEADQUARTERS: Hurst Green, Oxted, Surrey RH8 9BB, UK Tel: ++ 44 1883 732020
IR CANADA: 7321 Victoria Park Ave., Suite 201, Markham, Ontario L3R 2Z8, Tel: (905) 475 1897
IR GERMANY: Saalburgstrasse 157, 61350 Bad Homburg Tel: ++ 49 6172 96590
IR ITALY: Via Liguria 49, 10071 Borgaro, Torino Tel: ++ 39 11 451 0111
IR FAR EAST: K&H Bldg., 2F, 30-4 Nishi-Ikebukuro 3-Chome, Toshima-Ku, Tokyo Japan 171 Tel: 81 3 3983 0086
IR SOUTHEAST ASIA: 315 Outram Road, #10-02 Tan Boon Liat Building, Singapore 0316 Tel: 65 221 8371
http://www.irf.com/ *Data and specifications subject to change without notice.* *5/98*

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SLVS074B – JANUARY 1983 – REVISED JULY 1999

- **Complete PWM Power Control Circuitry**
- **Uncommitted Outputs for 200-mA Sink or Source Current**
- **Output Control Selects Single-Ended or Push-Pull Operation**
- **Internal Circuitry Prohibits Double Pulse at Either Output**
- **Variable Dead Time Provides Control Over Total Range**
- **Internal Regulator Provides a Stable 5-V Reference Supply With 5% Tolerance**
- **Circuit Architecture Allows Easy Synchronization**

D, N, NS, OR PW PACKAGE
(TOP VIEW)



description

The TL494 incorporates all the functions required in the construction of a pulse-width-modulation (PWM) control circuit on a single chip. Designed primarily for power-supply control, this device offers the flexibility to tailor the power-supply control circuitry to a specific application.

The TL494 contains two error amplifiers, an on-chip adjustable oscillator, a dead-time control (DTC) comparator, a pulse-steering control flip-flop, a 5-V, 5%-precision regulator, and output-control circuits.

The error amplifiers exhibit a common-mode voltage range from –0.3 V to V_{CC} – 2 V. The dead-time control comparator has a fixed offset that provides approximately 5% dead time. The on-chip oscillator can be bypassed by terminating RT to the reference output and providing a sawtooth input to CT, or it can drive the common circuits in synchronous multiple-rail power supplies.

The uncommitted output transistors provide either common-emitter or emitter-follower output capability. The TL494 provides for push-pull or single-ended output operation, which can be selected through the output-control function. The architecture of this device prohibits the possibility of either output being pulsed twice during push-pull operation.

The TL494C is characterized for operation from 0°C to 70°C. The TL494I is characterized for operation from –40°C to 85°C.

FUNCTION TABLE

INPUT TO OUTPUT CTRL	OUTPUT FUNCTION
V_I = GND	Single-ended or parallel output
V_I = V_{ref}	Normal push-pull operation

Please be aware that an important notice concerning availability, standard warranty, and use in critical applications of Texas Instruments semiconductor products and disclaimers thereto appears at the end of this data sheet.

PRODUCTION DATA information is current as of publication date. Products conform to specifications per the terms of Texas Instruments standard warranty. Production processing does not necessarily include testing of all parameters.

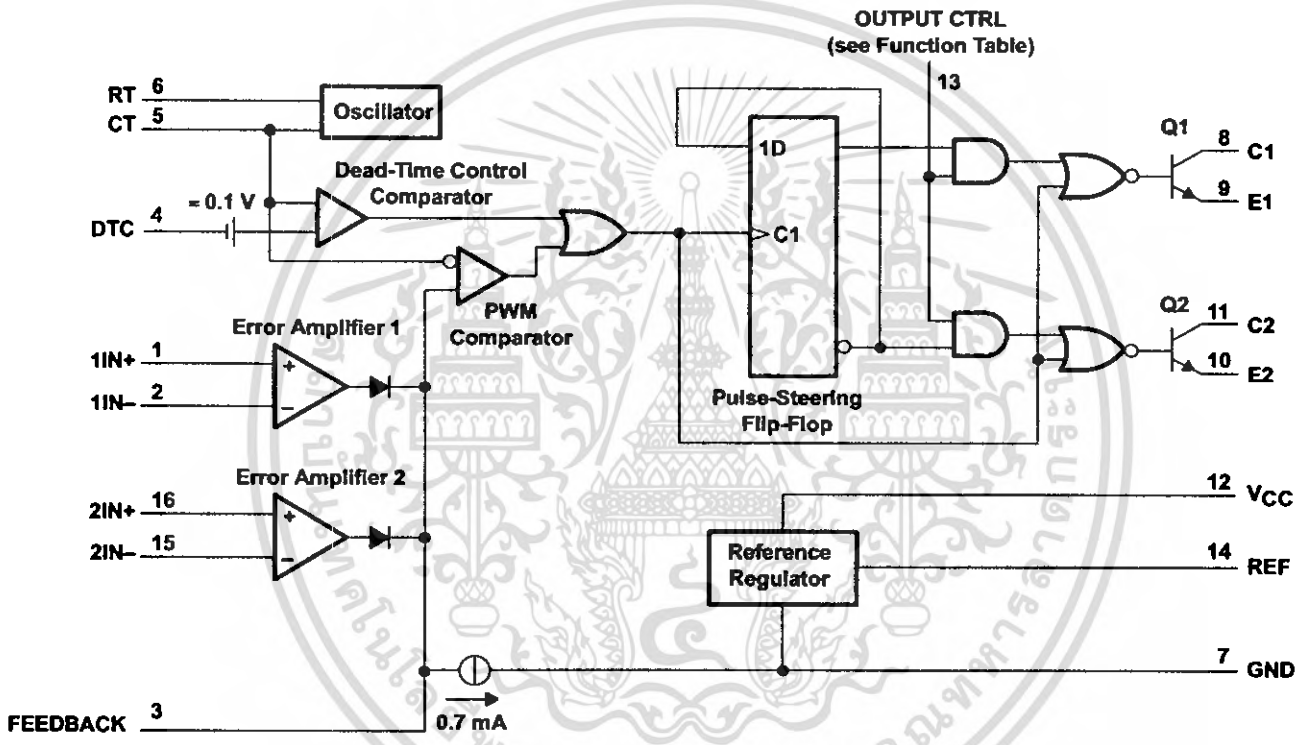
Copyright © 1999, Texas Instruments Incorporated

AVAILABLE OPTIONS

T_A	PACKAGED DEVICES				CHIP FORM (Y)
	SMALL OUTLINE (D)	PLASTIC DIP (N)	SMALL OUTLINE (NS)	SHRINK SMALL OUTLINE (PW)	
0°C to 70°C	TL494CD	TL494CN	TL494CNS	TL494CPW	TL494Y
–40°C to 85°C	TL494ID	TL494IN	—	—	—

The D, NS, and PW packages are available taped and reeled. Add the suffix R to device type (e.g., TL494CDR). Chip forms are tested at 25°C.

functional block diagram



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

absolute maximum ratings over operating free-air temperature range (unless otherwise noted)†

		TL494	UNIT
Supply voltage, V_{CC} (see Note 1)		41	V
Amplifier input voltage, V_I		V_{CC}+0.3	V
Collector output voltage, V_O		41	V
Collector output current, I_O		250	mA
Package thermal impedance, θ_{JA} (see Notes 2 and 3)	D package	73	°C
	N package	88	
	NS package	64	
	PW package	108	
Lead temperature 1,6 mm (1/16 inch) from case for 10 seconds	D, N, or PW package	260	°C
Storage temperature range, T_{stg}		–65 to 150	°C

† Stresses beyond those listed under "absolute maximum ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated under "recommended operating conditions" is not implied. Exposure to absolute-maximum-rated conditions for extended periods may affect device reliability.

NOTES: 1. All voltage values, except differential voltages, are with respect to the network ground terminal.
2. Maximum power dissipation is a function of $T_J(max)$, θ_{JA}, and T_A. The maximum allowable power dissipation at any allowable ambient temperature is $P_D = (T_J(max) - T_A)/\theta_{JA}$. Operating at the absolute maximum T_J of 150°C can impact reliability.
3. The package thermal impedance is calculated in accordance with JESD 51, except for through-hole packages, which use a trace length of zero.

recommended operating conditions

		TL494		UNIT
		MIN	MAX	
Supply voltage, V_{CC}		7	40	V
Amplifier input voltage, V_I		–0.3	V_{CC}–2	V
Collector output voltage, V_O			40	V
Collector output current (each transistor)			200	mA
Current into feedback terminal			0.3	mA
Oscillator frequency, f_{osc}		1	300	kHz
Timing capacitor, C_T		0.47	10000	nF
Timing resistor, R_T		1.8	500	kΩ
Operating free-air temperature, T_A	TL494C	0	70	°C
	TL494I	–40	85	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงลิขสิทธิ์ของเอกสารทุกครั้งที่มีการนำไปใช้

electrical characteristics over recommended operating free-air temperature range, V_{CC} = 15 V, f = 10 kHz (unless otherwise noted)

reference section

PARAMETER	TEST CONDITIONS†	TL494C, TL494I			UNIT
		MIN	TYP‡	MAX	
Output voltage (REF)	I_O = 1 mA	4.75	5	5.25	V
Input regulation	V_{CC} = 7 V to 40 V		2	25	mV
Output regulation	I_O = 1 mA to 10 mA		1	15	mV
Output voltage change with temperature	ΔT_A = MIN to MAX		2	10	mV/V
Short-circuit output current§	REF = 0 V		25		mA

† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.
‡ All typical values, except for parameter changes with temperature, are at T_A = 25°C.
§ Duration of the short circuit should not exceed one second.

oscillator section, C_T = 0.01 µF, R_T = 12 kΩ (see Figure 1)

PARAMETER	TEST CONDITIONS†	TL494, TL494I			UNIT
		MIN	TYP‡	MAX	
Frequency			10		kHz
Standard deviation of frequency¶	All values of V_{CC}, CT, RT, and T_A constant		100		Hz/kHz
Frequency change with voltage	V_{CC} = 7 V to 40 V, T_A = 25°C		1		Hz/kHz
Frequency change with temperature#	ΔT_A = MIN to MAX			10	Hz/kHz

† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.
‡ All typical values, except for parameter changes with temperature, are at T_A = 25°C.
¶ Standard deviation is a measure of the statistical distribution about the mean as derived from the formula:

$$\sigma = \sqrt{\frac{\sum_{n=1}^{N} (x_n - \bar{X})^2}{N-1}}$$

Temperature coefficient of timing capacitor and timing resistor are not taken into account.

error-amplifier section (see Figure 2)

PARAMETER	TEST CONDITIONS		TL494, TL494I			UNIT
			MIN	TYP‡	MAX	
Input offset voltage	V_O (FEEDBACK) = 2.5 V			2	10	mV
Input offset current	V_O (FEEDBACK) = 2.5 V			25	250	nA
Input bias current	V_O (FEEDBACK) = 2.5 V			0.2	1	µA
Common-mode input voltage range	V_{CC} = 7 V to 40 V		–0.3 to V_{CC}–2			V
Open-loop voltage amplification	ΔV_O = 3 V, R_L = 2 kΩ,	V_O = 0.5 V to 3.5 V	70	95		dB
Unity-gain bandwidth	V_O = 0.5 V to 3.5 V,	R_L = 2 kΩ		800		kHz
Common-mode rejection ratio	ΔV_O = 40 V, T_A = 25°C		65	80		dB
Output sink current (FEEDBACK)	V_{ID} = –15 mV to –5 V,	V (FEEDBACK) = 0.7 V	0.3	0.7		mA
Output source current (FEEDBACK)	V_{ID} = 15 mV to 5 V,	V (FEEDBACK) = 3.5 V	–2			mA

‡ All typical values, except for parameter changes with temperature, are at T_A = 25°C.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TEXAS INSTRUMENTS
POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

electrical characteristics over recommended operating free-air temperature range, V_{CC} = 15 V, f = 10 kHz, T_A = 25°C (unless otherwise noted)

reference section

PARAMETER	TEST CONDITIONS†	TL494Y			UNIT
		MIN	TYP†	MAX	
Output voltage (REF)	I_O = 1 mA		5		V
Input regulation	V_{CC} = 7 V to 40 V		2		mV
Output regulation	I_O = 1 mA to 10 mA		1		mV
Short-circuit output current‡	REF = 0 V		25		mA

† All typical values, except for parameter changes with temperature, are at T_A = 25°C.
‡ Duration of the short circuit should not exceed one second.

oscillator section, C_T = 0.01 µF, R_T = 12 kΩ (see Figure 1)

PARAMETER	TEST CONDITIONS†	TL494Y			UNIT
		MIN	TYP†	MAX	
Frequency			10		kHz
Standard deviation of frequency§	All values of V_{CC}, CT, RT, and T_A constant		100		Hz/kHz
Frequency change with voltage	V_{CC} = 7 V to 40 V		1		Hz/kHz

† All typical values, except for parameter changes with temperature, are at T_A = 25°C.
§ Standard deviation is a measure of the statistical distribution about the mean as derived from the formula:

$$\sigma = \sqrt{\frac{\sum_{n=1}^{N} (x_n - \overline{X})^2}{N - 1}}$$

error-amplifier section (see Figure 2)

PARAMETER	TEST CONDITIONS	TL494Y			UNIT
		MIN	TYP†	MAX	
Input offset voltage	V_O (FEEDBACK) = 2.5 V		2		mV
Input offset current	V_O (FEEDBACK) = 2.5 V		25		nA
Input bias current	V_O (FEEDBACK) = 2.5 V		0.2		µA
Open-loop voltage amplification	ΔV_O = 3 V, R_L = 2 kΩ, V_O = 0.5 V to 3.5 V		95		dB
Unity-gain bandwidth	V_O = 0.5 V to 3.5 V, R_L = 2 kΩ		800		kHz
Common-mode rejection ratio	ΔV_O = 40 V		80		dB
Output sink current (FEEDBACK)	V_{ID} = –15 mV to –5 V, V (FEEDBACK) = 0.7 V		0.7		mA

† All typical values, except for parameter changes with temperature, are at T_A = 25°C.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงลิขสิทธิ์ของเอกสารทุกครั้งที่มีการนำไปใช้

electrical characteristics over recommended operating free-air temperature range, V_{CC} = 15 V, f = 10 kHz (unless otherwise noted)

output section

PARAMETER		TEST CONDITIONS		TL494, TL494Y			UNIT
				MIN	TYP†	MAX	
Collector off-state current		V_{CE} = 40 V,	V_{CC} = 40 V		2	100	µA
Emitter off-state current		V_{CC} = V_C = 40 V,	V_E = 0			–100	µA
Collector-emitter saturation voltage	Common emitter	V_E = 0,	I_C = 200 mA		1.1	1.3	V
	Emitter follower	$V_{O(C1 \text{ or } C2)}$ = 15 V,	I_E = –200 mA		1.5	2.5	
Output control input current		V_I = V_{ref}				3.5	mA

† All typical values except for temperature coefficient are at T_A = 25°C.

dead-time control section (see Figure 1)

PARAMETER	TEST CONDITIONS	TL494, TL494Y			UNIT
		MIN	TYP†	MAX	
Input bias current (DEAD-TIME CTRL)	V_I = 0 to 5.25 V		–2	–10	µA
Maximum duty cycle, each output	V_I (DEAD-TIME CTRL) = 0, C_T = 0.1 µF, R_T = 12 kΩ		45%		
Input threshold voltage (DEAD-TIME CTRL)	Zero duty cycle		3	3.3	V
	Maximum duty cycle	0			

† All typical values except for temperature coefficient are at T_A = 25°C.

PWM comparator section (see Figure 1)

PARAMETER	TEST CONDITIONS	TL494, TL494Y			UNIT
		MIN	TYP†	MAX	
Input threshold voltage (FEEDBACK)	Zero duty cycle		4	4.5	V
Input sink current (FEEDBACK)	V (FEEDBACK) = 0.7 V	0.3	0.7		mA

† All typical values except for temperature coefficient are at T_A = 25°C.

total device

PARAMETER	TEST CONDITIONS		TL494, TL494Y			UNIT
			MIN	TYP†	MAX	
Standby supply current	RT = V_{ref}, All other inputs and outputs open	V_{CC} = 15 V		6	10	mA
		V_{CC} = 40 V		9	15	
Average supply current	V_I (DEAD-TIME CTRL) = 2 V,	See Figure 1		7.5		mA

† All typical values except for temperature coefficient are at T_A = 25°C.

switching characteristics, T_A = 25°C

PARAMETER	TEST CONDITIONS		TL494, TL494Y			UNIT
			MIN	TYP†	MAX	
Rise time	Common-emitter configuration,	See Figure 3		100	200	ns
Fall time				25	100	ns
Rise time	Emitter-follower configuration,	See Figure 4		100	200	ns
Fall time				40	100	ns

† All typical values except for temperature coefficient are at T_A = 25°C.

TEXAS INSTRUMENTS
POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับ[illegible]ศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้[illegible]ล้างถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PARAMETER MEASUREMENT INFORMATION

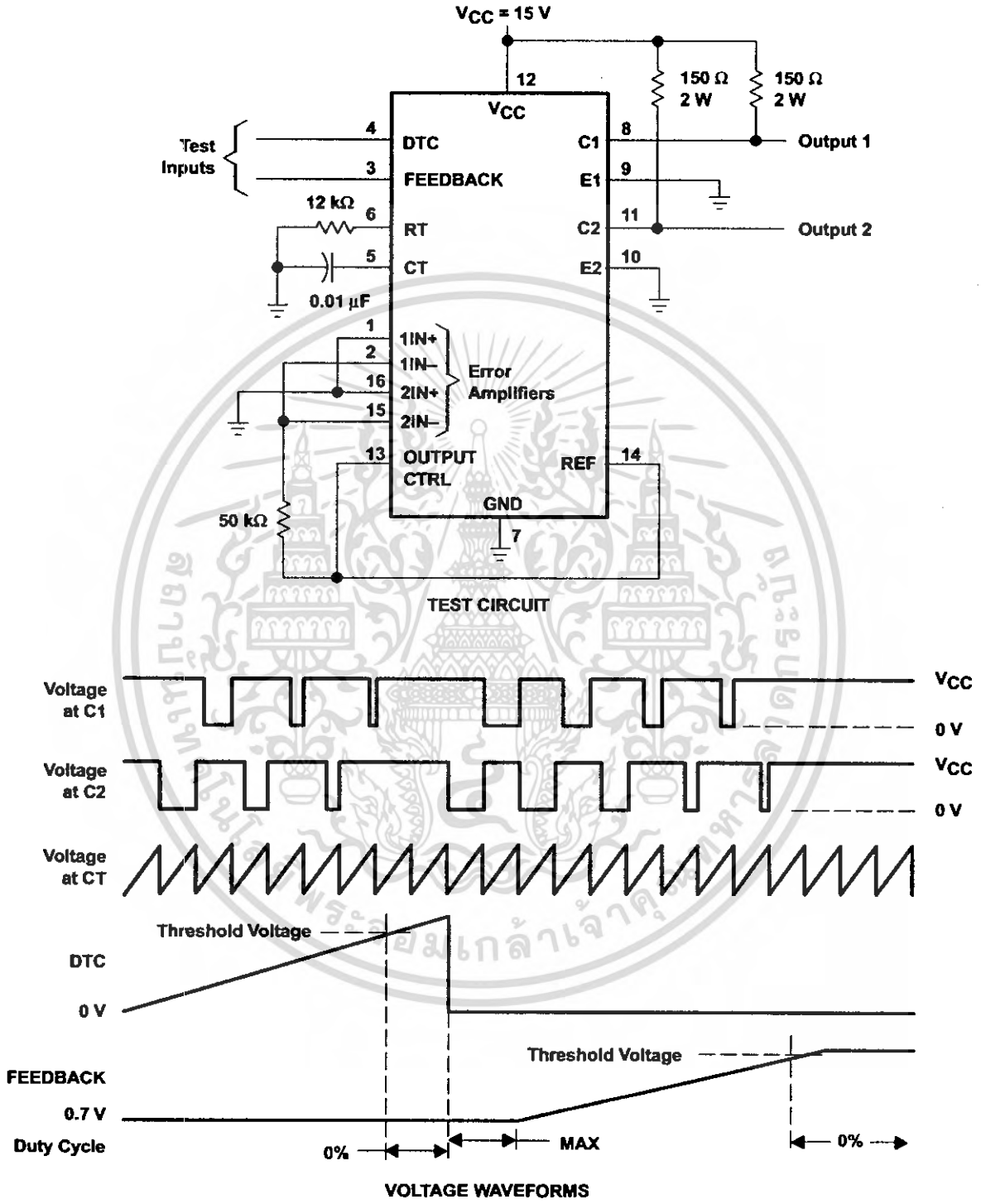


Figure 1. Operational Test Circuit and Waveforms

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงลิขสิทธิ์ของเอกสารทุกครั้งที่มีการนำไปใช้

PARAMETER MEASUREMENT INFORMATION

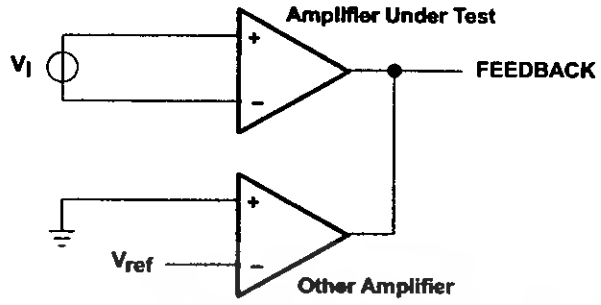
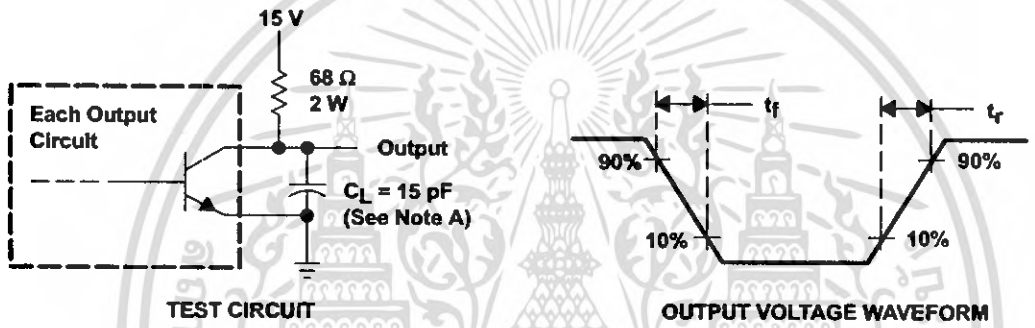
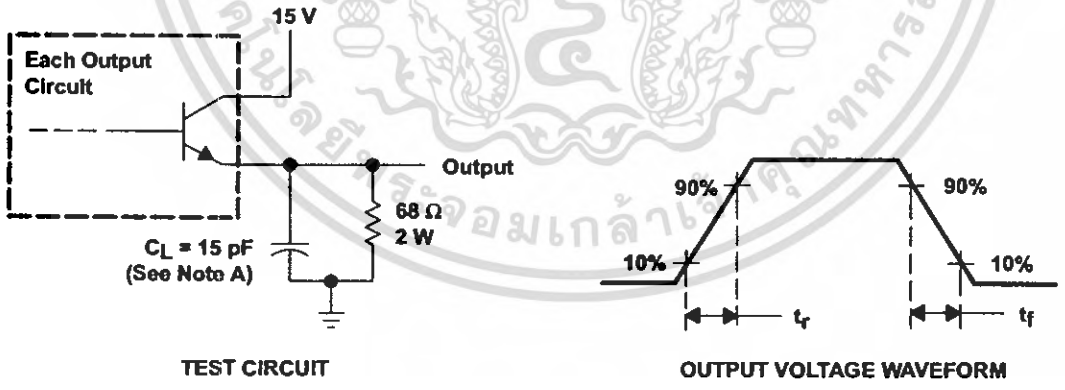


Figure 2. Amplifier Characteristics



NOTE A: C_L includes probe and jig capacitance.

Figure 3. Common-Emitter Configuration



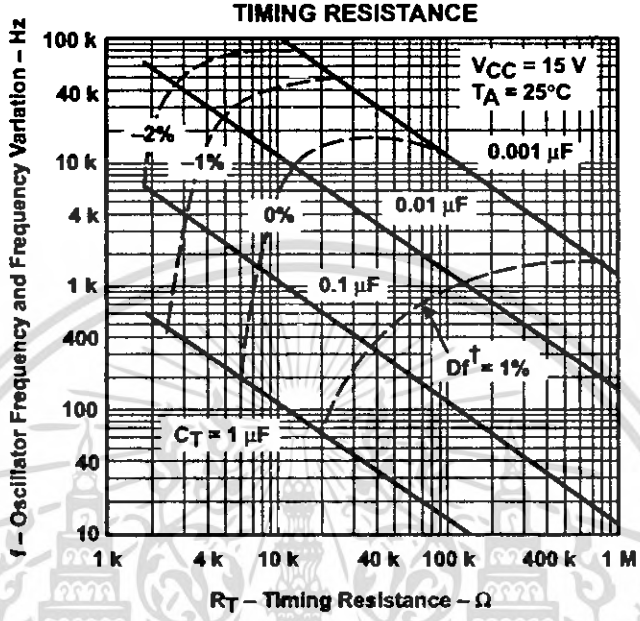
NOTE A: C_L includes probe and jig capacitance.

Figure 4. Emitter-Follower Configuration

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TYPICAL CHARACTERISTICS

OSCILLATOR FREQUENCY AND FREQUENCY VARIATION† vs TIMING RESISTANCE



† Frequency variation (Δf) is the change in oscillator frequency that occurs over the full temperature range.

Figure 5

AMPLIFIER VOLTAGE AMPLIFICATION vs FREQUENCY

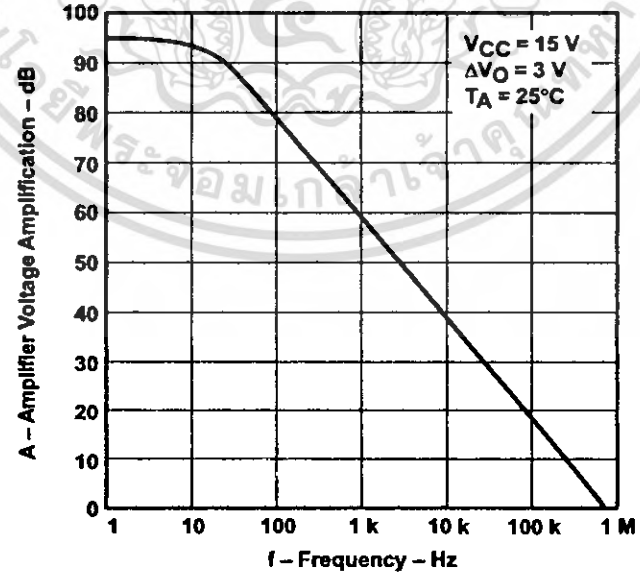


Figure 6

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

IMPORTANT NOTICE

Texas Instruments and its subsidiaries (TI) reserve the right to make changes to their products or to discontinue any product or service without notice, and advise customers to obtain the latest version of relevant information to verify, before placing orders, that information being relied on is current and complete. All products are sold subject to the terms and conditions of sale supplied at the time of order acknowledgement, including those pertaining to warranty, patent infringement, and limitation of liability.

TI warrants performance of its semiconductor products to the specifications applicable at the time of sale in accordance with TI's standard warranty. Testing and other quality control techniques are utilized to the extent TI deems necessary to support this warranty. Specific testing of all parameters of each device is not necessarily performed, except those mandated by government requirements.

CERTAIN APPLICATIONS USING SEMICONDUCTOR PRODUCTS MAY INVOLVE POTENTIAL RISKS OF DEATH, PERSONAL INJURY, OR SEVERE PROPERTY OR ENVIRONMENTAL DAMAGE ("CRITICAL APPLICATIONS"). TI SEMICONDUCTOR PRODUCTS ARE NOT DESIGNED, AUTHORIZED, OR WARRANTED TO BE SUITABLE FOR USE IN LIFE-SUPPORT DEVICES OR SYSTEMS OR OTHER CRITICAL APPLICATIONS. INCLUSION OF TI PRODUCTS IN SUCH APPLICATIONS IS UNDERSTOOD TO BE FULLY AT THE CUSTOMER'S RISK.

In order to minimize risks associated with the customer's applications, adequate design and operating safeguards must be provided by the customer to minimize inherent or procedural hazards.

TI assumes no liability for applications assistance or customer product design. TI does not warrant or represent that any license, either express or implied, is granted under any patent right, copyright, mask work right, or other intellectual property right of TI covering or relating to any combination, machine, or process in which such semiconductor products or services might be or are used. TI's publication of information regarding any third party's products or services does not constitute TI's approval, warranty or endorsement thereof.

Copyright © 1999, Texas Instruments Incorporated

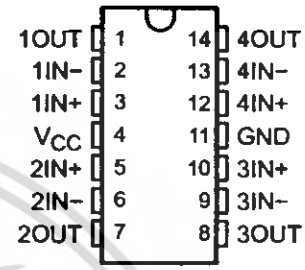
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LM124, LM124A, LM224, LM224A, LM324, LM324A, LM2902, LM2902V, LM224K, LM224KA, LM324K, LM324KA, LM2902K, LM2902KV, LM2902KAV
QUADRUPLE OPERATIONAL AMPLIFIERS

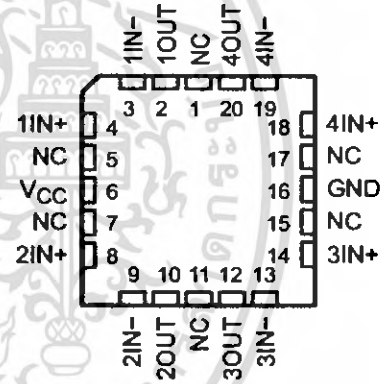
SLOS066R – SEPTEMBER 1975 – REVISED JANUARY 2005

- 2-kV ESD Protection for:
  - LM224K, LM224KA
  - LM324K, LM324KA
  - LM2902K, LM2902KV, LM2902KAV
- Wide Supply Ranges
  - Single Supply . . . 3 V to 32 V (26 V for LM2902)
  - Dual Supplies . . . ±1.5 V to ±16 V (±13 V for LM2902)
- Low Supply-Current Drain Independent of Supply Voltage . . . 0.8 mA Typ
- Common-Mode Input Voltage Range Includes Ground, Allowing Direct Sensing Near Ground
- Low Input Bias and Offset Parameters
  - Input Offset Voltage . . . 3 mV Typ
    A Versions . . . 2 mV Typ
  - Input Offset Current . . . 2 nA Typ
  - Input Bias Current . . . 20 nA Typ
    A Versions . . . 15 nA Typ
- Differential Input Voltage Range Equal to Maximum-Rated Supply Voltage . . . 32 V (26 V for LM2902)
- Open-Loop Differential Voltage Amplification . . . 100 V/mV Typ
- Internal Frequency Compensation

LM124 . . . D, J, OR W PACKAGE
LM124A . . . J PACKAGE
LM224, LM224A, LM224K, LM224KA . . . D OR N PACKAGE
LM324, LM324K . . . D, N, NS, OR PW PACKAGE
LM324A . . . D, DB, N, NS, OR PW PACKAGE
LM324KA . . . D, N, NS, OR PW PACKAGE
LM2902 . . . D, N, NS, OR PW PACKAGE
LM2902K . . . D, DB, N, NS, OR PW PACKAGE
LM2902KV, LM2902KAV . . . D OR PW PACKAGE
(TOP VIEW)



LM124, LM124A . . . FK PACKAGE
(TOP VIEW)



NC – No internal connection

description/ordering information

These devices consist of four independent high-gain frequency-compensated operational amplifiers that are designed specifically to operate from a single supply over a wide range of voltages. Operation from split supplies also is possible if the difference between the two supplies is 3 V to 32 V (3 V to 26 V for the LM2902), and V_{CC} is at least 1.5 V more positive than the input common-mode voltage. The low supply-current drain is independent of the magnitude of the supply voltage.

Applications include transducer amplifiers, dc amplification blocks, and all the conventional operational-amplifier circuits that now can be more easily implemented in single-supply-voltage systems. For example, the LM124 can be operated directly from the standard 5-V supply that is used in digital systems and provides the required interface electronics, without requiring additional ±15-V supplies.

PRODUCTION DATA information is current as of publication date. Products conform to specifications per the terms of Texas Instruments standard warranty. Production processing does not necessarily include testing of all parameters.

Copyright © 2004, Texas Instruments Incorporated
On products compliant to MIL-PRF-38535, all parameters are tested unless otherwise noted. On all other products, production processing does not necessarily include testing of all parameters.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงลิขสิทธิ์ของเอกสารทุกครั้งที่มีการนำไปใช้

description/ordering information (continued)

ORDERING INFORMATION

T_A	V_{IO}max AT 25°C	MAX TESTED V_{CC}	PACKAGE†		ORDERABLE PART NUMBER	TOP-SIDE MARKING
0°C to 70°C	7 mV	30 V	PDIP (N)	Tube of 25	LM324N	LM324N
					LM324KN	LM324KN
			SOIC (D)	Tube of 50	LM324D	LM324
				Reel of 2500	LM324DR	
				Tube of 50	LM324KD	LM324K
				Reel of 2500	LM324KDR	
			SOP (NS)	Reel of 2000	LM324NSR	LM324
				Tube of 50	LM324KNS	LM324K
				Reel of 2000	LM324KNSR	
			TSSOP (PW)	Tube of 90	LM324PW	L324
				Reel of 2000	LM324PWR	
				Tube of 90	LM324KPW	L324K
				Reel of 2000	LM324KPWR	
	3 mV	30 V	PDIP (N)	Tube of 25	LM324AN	LM324AN
				Tube of 25	LM324KAN	LM324KAN
			SOIC (D)	Tube of 50	LM324AD	LM324A
				Reel of 2500	LM324ADR	
				Tube of 50	LM324KAD	LM324KA
				Reel of 2500	LM324KADR	
			SOP (NS)	Reel of 2000	LM324ANSR	LM324A
				Tube of 50	LM324KANS	LM324KA
				Reel of 2000	LM324KANSR	
			SSOP (DB)	Reel of 2000	LM324ADBR	LM324A
			TSSOP (PW)	Tube of 90	LM324APW	L324A
				Reel of 2000	LM324APWR	
				Tube of 90	LM324KAPW	L324KA
				Reel of 2000	LM324KAPWR	
−25°C to 85°C	5 mV	30 V	PDIP (N)	Tube of 25	LM224N	LM224N
					LM224KN	LM224KN
			SOIC (D)	Tube of 50	LM224D	LM224
				Reel of 2500	LM224DR	
				Tube of 50	LM224KD	LM224K
				Reel of 2500	LM224KDR	
	3 mV	30 V	PDIP (N)	Tube of 25	LM224AN	LM224AN
				Tube of 25	LM224KAN	LM224KAN
			SOIC (D)	Tube of 50	LM224AD	LM224A
				Reel of 2500	LM224ADR	
				Tube of 50	LM224KAD	LM224KA
				Reel of 2500	LM224KADR	

† Package drawings, standard packing quantities, thermal data, symbolization, and PCB design guidelines are available at www.ti.com/sc/package.

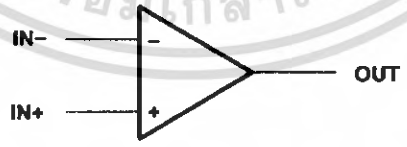
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ORDERING INFORMATION (CONTINUED)

T_A	V_{IO}max AT 25°C	MAX TESTED V_{CC}	PACKAGE†		ORDERABLE PART NUMBER	TOP-SIDE MARKING
−40°C to 125°C	7 mV	26 V	PDIP (N)	Tube of 25	LM2902N	LM2902N
				Tube of 25	LM2902KN	LM2902KN
			SOIC (D)	Tube of 50	LM2902D	LM2902
				Reel of 2500	LM2902DR	
				Tube of 50	LM2902KD	LM2902K
				Reel of 2500	LM2902KDR	
			SOP (NS)	Reel of 2000	LM2902NSR	LM2902
				Tube of 50	LM2902KNS	LM2902K
				Reel of 2000	LM2902KNSR	
			SSOP (DB)	Tube of 80	LM2902KDB	L2902K
				Reel of 2000	LM2902KDBR	
			TSSOP (PW)	Tube of 90	LM2902PW	L2902
				Reel of 2000	LM2902PWR	
				Tube of 90	LM2902KPW	L2902K
				Reel of 2000	LM2902KPWR	
		32 V	SOIC (D)	Reel of 2500	LM2902KVQDR	L2902KV
			TSSOP (PW)	Reel of 2000	LM2902KVQPWR	L2902KV
	2 mV	32 V	SOIC (D)	Reel of 2500	LM2902KAVQDR	L2902KA
			TSSOP (PW)	Reel of 2000	LM2902KAVQPWR	L2902KA
−55°C to 125°C	5 mV	30 V	CDIP (J)	Tube of 25	LM124J	LM124J
			CFP (W)	Tube of 25	LM124W	LM124W
			LCCC (FK)	Tube of 55	LM124FK	LM124FK
			SOIC (D)	Tube of 50	LM124D	LM124
				Reel of 2500	LM124DR	
	2 mV	30 V	CDIP (J)	Tube of 25	LM124AJ	LM124AJ
			LCCC (FK)	Tube of 55	LM124AFK	LM124AFK

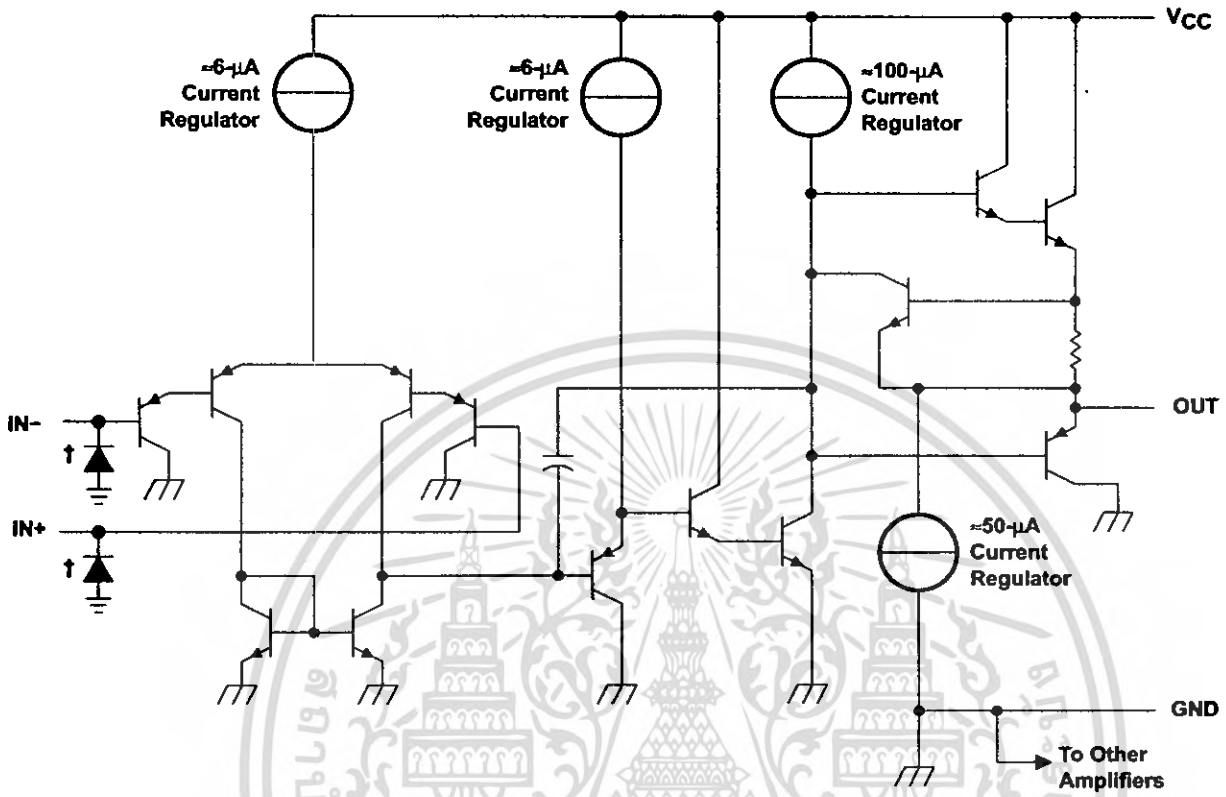
† Package drawings, standard packing quantities, thermal data, symbolization, and PCB design guidelines are available at www.ti.com/sc/package.

symbol (each amplifier)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงลิขสิทธิ์ของเอกสารทุกครั้งที่มีการนำไปใช้

schematic (each amplifier)



COMPONENT COUNT (total device)	
Epi-FET	1
Transistors	95
Diodes	4
Resistors	11
Capacitors	4

† ESD protection cells - available on LM324K and LM324KA only

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

absolute maximum ratings over operating free-air temperature range (unless otherwise noted)†

		LM2902	ALL OTHER DEVICES	UNIT
Supply voltage, V_{CC} (see Note 1)		±13 or 26	±16 or 32	V
Differential input voltage, V_{ID} (see Note 2)		±26	±32	V
Input voltage, V_I (either input)		−0.3 to 26	−0.3 to 32	V
Duration of output short circuit (one amplifier) to ground at (or below) T_A = 25°C, V_{CC} ≤ 15 V (see Note 3)		Unlimited	Unlimited	
Package thermal impedance, θ_{JA} (see Notes 4 and 5)	D package	86	86	°C/W
	DB package	96	96	
	N package	80	80	
	NS package	76	76	
	PW package	113	113	
Package thermal impedance, θ_{JC} (see Notes 6 and 7)	FK package		5.61	°C/W
	J package		15.05	
	W package		14.65	
Operating virtual junction temperature, T_J		150	150	°C
Case temperature for 60 seconds	FK package		260	°C
Lead temperature 1,6 mm (1/16 inch) from case for 60 seconds	J or W package	300	300	°C
Storage temperature range, T_{stg}		−65 to 150	−65 to 150	°C

† Stresses beyond those listed under "absolute maximum ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated under "recommended operating conditions" is not implied. Exposure to absolute-maximum-rated conditions for extended periods may affect device reliability.

NOTES:
1. All voltage values (except differential voltages and V_{CC} specified for the measurement of I_{OS}) are with respect to the network GND.
2. Differential voltages are at IN+, with respect to IN−.
3. Short circuits from outputs to V_{CC} can cause excessive heating and eventual destruction.
4. Maximum power dissipation is a function of $T_J(max)$, θ_{JA}, and T_A. The maximum allowable power dissipation at any allowable ambient temperature is $P_D = (T_J(max) - T_A)/\theta_{JA}$. Operating at the absolute maximum T_J of 150°C can affect reliability.
5. The package thermal impedance is calculated in accordance with JESD 51-7.
6. Maximum power dissipation is a function of $T_J(max)$, θ_{JC}, and T_C. The maximum allowable power dissipation at any allowable case temperature is $P_D = (T_J(max) - T_C)/\theta_{JC}$. Operating at the absolute maximum T_J of 150°C can affect reliability.
7. The package thermal impedance is calculated in accordance with MIL-STD-883.

ESD protection

TEST CONDITIONS		TYP	UNIT
Human-Body Model	LM224K, LM224KA, LM324K, LM324KA, LM2902K, LM2902KV, LM2902KAV	±2	kV

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

electrical characteristics at specified free-air temperature, V_{CC} = 5 V (unless otherwise noted)

PARAMETER		TEST CONDITIONS†		T_A‡	LM124, LM224			LM324, LM324K			UNIT
					MIN	TYP§	MAX	MIN	TYP§	MAX	
V_{IO}	Input offset voltage	V_{CC} = 5 V to MAX, $V_{IC} = V_{ICR}$min, V_O = 1.4 V		25°C		3	5		3	7	mV
				Full range			7			9	
I_{IO}	Input offset current	V_O = 1.4 V		25°C		2	30		2	50	nA
				Full range			100			150	
I_{IB}	Input bias current	V_O = 1.4 V		25°C		−20	−150		−20	−250	nA
				Full range			−300			−500	
V_{ICR}	Common-mode input voltage range	V_{CC} = 5 V to MAX		25°C	0 to V_{CC} − 1.5			0 to V_{CC} − 1.5			V
				Full range	0 to V_{CC} − 2			0 to V_{CC} − 2			
V_{OH}	High-level output voltage	R_L = 2 kΩ		25°C	V_{CC} − 1.5			V_{CC} − 1.5			V
		R_L = 10 kΩ		25°C							
		V_{CC} = MAX	R_L = 2 kΩ	Full range	26			26			
			R_L ≥ 10 kΩ	Full range	27	28		27	28		
V_{OL}	Low-level output voltage	R_L ≤ 10 kΩ		Full range		5	20		5	20	mV
A_{VD}	Large-signal differential voltage amplification	V_{CC} = 15 V, V_O = 1 V to 11 V, R_L ≥ 2 kΩ		25°C	50	100		25	100		V/mV
				Full range	25			15			
CMRR	Common-mode rejection ratio	$V_{IC} = V_{ICR}$min		25°C	70	80		65	80		dB
k_{SVR}	Supply-voltage rejection ratio ($\Delta V_{CC}/\Delta V_{IO}$)			25°C	65	100		65	100		dB
V_{O1}/V_{O2}	Crosstalk attenuation	f = 1 kHz to 20 kHz		25°C		120			120		dB
I_O	Output current	V_{CC} = 15 V, V_{ID} = 1 V, V_O = 0	Source	25°C	−20	−30	−60	−20	−30	−60	mA
				Full range	−10			−10			
		V_{CC} = 15 V, V_{ID} = −1 V, V_O = 15 V	Sink	25°C	10	20		10	20		
				Full range	5			5			
		V_{ID} = −1 V,	V_O = 200 mV	25°C	12	30		12	30		µA
I_{OS}	Short-circuit output current	V_{CC} at 5 V, GND at −5 V	V_O = 0,	25°C		±40	±60		±40	±60	mA
I_{CC}	Supply current (four amplifiers)	V_O = 2.5 V,	No load	Full range		0.7	1.2		0.7	1.2	mA
		V_{CC} = MAX, V_O = 0.5 V_{CC},	No load	Full range		1.4	3		1.4	3	

† All characteristics are measured under open-loop conditions, with zero common-mode input voltage, unless otherwise specified. MAX V_{CC} for testing purposes is 26 V for LM2902 and 30 V for the others.
‡ Full range is −55°C to 125°C for LM124, −25°C to 85°C for LM224, and 0°C to 70°C for LM324.
§ All typical values are at T_A = 25°C.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

electrical characteristics at specified free-air temperature, V_{CC} = 5 V (unless otherwise noted)

PARAMETER		TEST CONDITIONS†		T_A‡	LM2902			LM2902V			UNIT
					MIN	TYP§	MAX	MIN	TYP§	MAX	
V_{IO}	Input offset voltage	V_{CC} = 5 V to MAX, $V_{IC} = V_{ICR}$min, V_O = 1.4 V	Non-A-suffix devices	25°C		3	7		3	7	mV
				Full range			10			10	
			A-suffix devices	25°C					1	2	
				Full range						4	
$\Delta V_{IO}/\Delta T$	Input offset voltage temperature drift	R_S = 0 Ω		Full range					7		µV/°C
I_{IO}	Input offset current	V_O = 1.4 V		25°C		2	50		2	50	nA
				Full range			300			150	
$\Delta I_{IO}/\Delta T$	Input offset current temperature drift			Full range					10		pA/°C
I_{IB}	Input bias current	V_O = 1.4 V		25°C		−20	−250		−20	−250	nA
				Full range			−500			−500	
V_{ICR}	Common-mode input voltage range	V_{CC} = 5 V to MAX		25°C	0 to V_{CC} − 1.5			0 to V_{CC} − 1.5			V
				Full range	0 to V_{CC} − 2			0 to V_{CC} − 2			
V_{OH}	High-level output voltage	R_L = 2 kΩ		25°C							V
		R_L = 10 kΩ		25°C	V_{CC} − 1.5			V_{CC} − 1.5			
		V_{CC} = MAX	R_L = 2 kΩ	Full range	22			26			
			$R_L \geq$ 10 kΩ	Full range	23	24		27			
V_{OL}	Low-level output voltage	$R_L \leq$ 10 kΩ		Full range		5	20		5	20	mV
A_{VD}	Large-signal differential voltage amplification	V_{CC} = 15 V, V_O = 1 V to 11 V, $R_L \geq$ 2 kΩ		25°C	25	100		25	100		V/mV
				Full range	15			15			
CMRR	Common-mode rejection ratio	$V_{IC} = V_{ICR}$min		25°C	50	80		60	80		dB
k_{SVR}	Supply-voltage rejection ratio ($\Delta V_{CC}/\Delta V_{IO}$)			25°C	50	100		60	100		dB
V_{O1}/V_{O2}	Crosstalk attenuation	f = 1 kHz to 20 kHz		25°C		120			120		dB
I_O	Output current	V_{CC} = 15 V, V_{ID} = 1 V, V_O = 0	Source	25°C	−20	−30	−60	−20	−30	−60	mA
				Full range	−10			−10			
		V_{CC} = 15 V, V_{ID} = −1 V, V_O = 15 V	Sink	25°C	10	20		10	20		
				Full range	5			5			
		V_{ID} = −1 V,	V_O = 200 mV	25°C	12	30		12	40		µA
I_{OS}	Short-circuit output current	V_{CC} at 5 V, GND at −5 V	V_O = 0,	25°C		±40	±60		±40	±60	mA
I_{CC}	Supply current (four amplifiers)	V_O = 2.5 V,	No load	Full range		0.7	1.2		0.7	1.2	mA
		V_{CC} = MAX, V_O = 0.5 V_{CC},	No load	Full range		1.4	3		1.4	3	

† All characteristics are measured under open-loop conditions, with zero common-mode input voltage, unless otherwise specified. MAX V_{CC} for testing purposes is 26 V for LM2902 and 32 V for LM2902V.
‡ Full range is −40°C to 125°C for LM2902.
§ All typical values are at T_A = 25°C.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงลิขสิทธิ์ของเอกสารทุกครั้งที่มีการนำไปใช้

electrical characteristics at specified free-air temperature, V_{CC} = 5 V (unless otherwise noted)

PARAMETER		TEST CONDITIONS†		T_A‡	LM124A			LM224A			LM324A, LM324KA			UNIT
					MIN	TYP§	MAX	MIN	TYP§	MAX	MIN	TYP§	MAX	
V_{IO}	Input offset voltage	V_{CC} = 5 V to 30 V, $V_{IC} = V_{ICR}$min, V_O = 1.4 V		25°C		2		2	3		2	3		mV
				Full range		4			4			5		
I_{IO}	Input offset current	V_O = 1.4 V		25°C		10		2	15		2	30		nA
				Full range		30			30			75		
I_{IB}	Input bias current	V_O = 1.4 V		25°C		−50		−15	−80		−15	−100		nA
				Full range		−100			−100			−200		
V_{ICR}	Common-mode input voltage range	V_{CC} = 30 V		25°C	0 to V_{CC} − 1.5			0 to V_{CC} − 1.5			0 to V_{CC} − 1.5			V
				Full range	0 to V_{CC} − 2			0 to V_{CC} − 2			0 to V_{CC} − 2			
V_{OH}	High-level output voltage	R_L = 2 kΩ		25°C	V_{CC} − 1.5			V_{CC} − 1.5			V_{CC} − 1.5			V
		V_{CC} = 30 V	R_L = 2 kΩ	Full range	26			26			26			
			$R_L \geq$ 10 kΩ	Full range	27			27	28		27	28		
V_{OL}	Low-level output voltage	$R_L \leq$ 10 kΩ		Full range			20		5	20		5	20	mV
A_{VD}	Large-signal differential voltage amplification	V_{CC} = 15 V, V_O = 1 V to 11 V, $R_L \geq$ 2 kΩ		25°C	50	100		50	100		25	100		V/mV
				Full range	25			25			15			
CMRR	Common-mode rejection ratio	$V_{IC} = V_{ICR}$min		25°C	70			70	80		65	80		dB
k_{SVR}	Supply-voltage rejection ratio ($\Delta V_{CC}/\Delta V_{IO}$)			25°C	65			65	100		65	100		dB
V_{O1}/V_{O2}	Crosstalk attenuation	f = 1 kHz to 20 kHz		25°C		120			120			120		dB
I_O	Output current	V_{CC} = 15 V, V_{ID} = 1 V, V_O = 0	Source	25°C	−20			−20	−30	−60	−20	−30	−60	mA
				Full range	−10			−10			−10			
		V_{CC} = 15 V, V_{ID} = −1 V, V_O = 15 V	Sink	25°C	10			10	20		10	20		
				Full range	5			5			5			
		V_{ID} = −1 V,	V_O = 200 mV	25°C	12			12	30		12	30		µA
I_{OS}	Short-circuit output current	V_{CC} at 5 V, V_O = 0	GND at −5 V,	25°C		±40	±60		±40	±60		±40	±60	mA
I_{CC}	Supply current (four amplifiers)	V_O = 2.5 V,	No load	Full range		0.7	1.2		0.7	1.2		0.7	1.2	mA
		V_{CC} = 30 V, No load	V_O = 15 V,	Full range		1.4	3		1.4	3		1.4	3	

† All characteristics are measured under open-loop conditions, with zero common-mode input voltage, unless otherwise specified.
‡ Full range is −55°C to 125°C for LM124A, −25°C to 85°C for LM224A, and 0°C to 70°C for LM324A.
§ All typical values are at T_A = 25°C.

TEXAS INSTRUMENTS
POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเอกสารนี้ทุกครั้งที่มีการนำไปใช้

operating conditions, V_{CC} = ±15 V, T_A = 25°C

PARAMETER		TEST CONDITIONS	TYP	UNIT
SR	Slew rate at unity gain	R_L = 1 MΩ, C_L = 30 pF, V_I = ±10 V (see Figure 1)	0.5	V/μs
B_1	Unity-gain bandwidth	R_L = 1 MΩ, C_L = 20 pF (see Figure 1)	1.2	MHz
V_n	Equivalent input noise voltage	R_S = 100 Ω, V_I = 0 V, f = 1 kHz (see Figure 2)	35	nV/√Hz

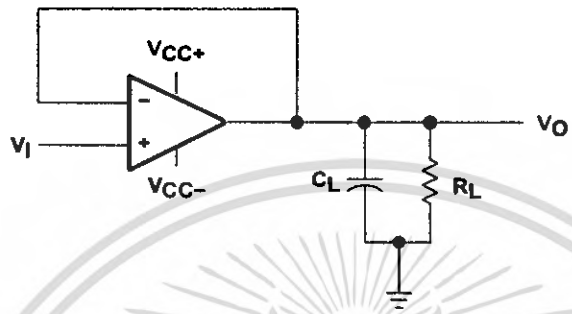


Figure 1. Unity-Gain Amplifier

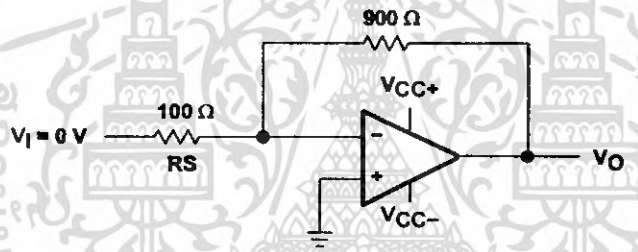


Figure 2. Noise-Test Circuit

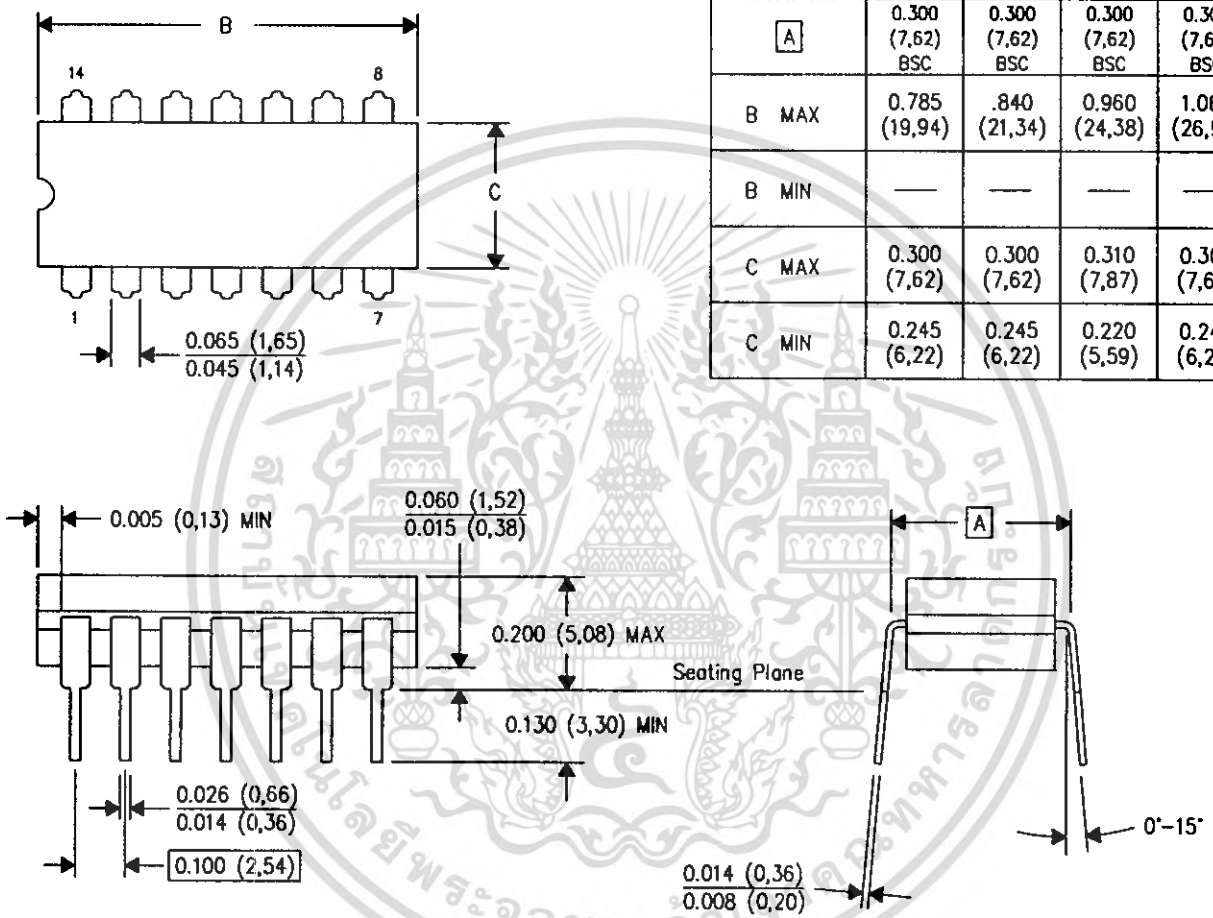
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

J (R–GDIP–T**)

CERAMIC DUAL IN–LINE PACKAGE

14 LEADS SHOWN

DIM \ PINS **	14	16	18	20
A	0.300 (7,62) BSC	0.300 (7,62) BSC	0.300 (7,62) BSC	0.300 (7,62) BSC
B MAX	0.785 (19,94)	.840 (21,34)	0.960 (24,38)	1.060 (26,92)
B MIN	—	—	—	—
C MAX	0.300 (7,62)	0.300 (7,62)	0.310 (7,87)	0.300 (7,62)
C MIN	0.245 (6,22)	0.245 (6,22)	0.220 (5,59)	0.245 (6,22)



4040083/F 03/03

NOTES:
A. All linear dimensions are in inches (millimeters).
B. This drawing is subject to change without notice.
C. This package is hermetically sealed with a ceramic lid using glass frit.
D. Index point is provided on cap for terminal identification only on press ceramic glass frit seal only.
E. Falls within MIL STD 1835 GDIP1–T14, GDIP1–T16, GDIP1–T18 and GDIP1–T20.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC14049B, MC14050B

Hex Buffer

The MC14049B Hex Inverter/Buffer and MC14050B Noninverting Hex Buffer are constructed with MOS P−Channel and N−Channel enhancement mode devices in a single monolithic structure. These complementary MOS devices find primary use where low power dissipation and/or high noise immunity is desired. These devices provide logic level conversion using only one supply voltage, V_{DD}.

The input−signal high level (V_{IH}) can exceed the V_{DD} supply voltage for logic level conversions. Two TTL/DTL loads can be driven when the devices are used as a CMOS−to−TTL/DTL converter (V_{DD} = 5.0 V, $V_{OL} \leq$ 0.4 V, $I_{OL} \geq$ 3.2 mA).

Note that pins 13 and 16 are not connected internally on these devices; consequently connections to these terminals will not affect circuit operation.

Features

- High Source and Sink Currents
- High−to−Low Level Converter
- Supply Voltage Range = 3.0 V to 18 V
- V_{IN} can exceed V_{DD}
- Meets JEDEC B Specifications
- Improved ESD Protection On All Inputs
- Pb−Free Packages are Available*

MAXIMUM RATINGS (Voltages Referenced to V_{SS})

Symbol	Parameter	Value	Unit
V_{DD}	DC Supply Voltage Range	−0.5 to +18.0	V
V_{in}	Input Voltage Range (DC or Transient)	−0.5 to +18.0	V
V_{out}	Output Voltage Range (DC or Transient)	−0.5 to V_{DD} + 0.5	V
I_{in}	Input Current (DC or Transient) per Pin	±10	mA
I_{out}	Output Current (DC or Transient) per Pin	±45	mA
P_D	Power Dissipation, per Package (Note 1) (Plastic) (SOIC)	 825 740	mW
T_A	Ambient Temperature Range	−55 to +125	°C
T_{stg}	Storage Temperature Range	−65 to +150	°C
T_L	Lead Temperature (8−Second Soldering)	260	°C

1. Temperature Derating: See Figure 3.

This device contains protection circuitry to protect the inputs against damage due to high static voltages or electric fields referenced to the V_{SS} pin only. Extra precautions must be taken to avoid applications of any voltage higher than the maximum rated voltages to this high−impedance circuit. For proper operation, the ranges $V_{SS} \leq V_{in} \leq 18$ V and $V_{SS} \leq V_{out} \leq V_{DD}$ are recommended.

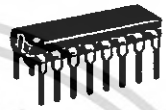
Unused inputs must always be tied to an appropriate logic voltage level (e.g., either V_{SS} or V_{DD}). Unused outputs must be left open.

*For additional information on our Pb−Free strategy and soldering details, please download the ON Semiconductor Soldering and Mounting Techniques Reference Manual, SOLDERRM/D.

ON Semiconductor®

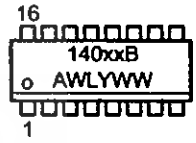
http://onsemi.com

MARKING DIAGRAMS

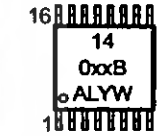


PDIP−16
P SUFFIX
CASE 648

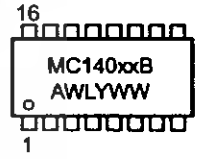
SOIC−16
D SUFFIX
CASE 751B



TSSOP−16
DT SUFFIX
CASE 948F



SOEIAJ−16
F SUFFIX
CASE 966



xx = Specific Device Code
A = Assembly Location
WL, L = Wafer Lot
YY, Y = Year
WW, W = Work Week

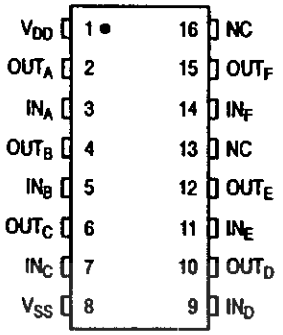
ORDERING INFORMATION

See detailed ordering and shipping information in the package dimensions section on page 2 of this data sheet.

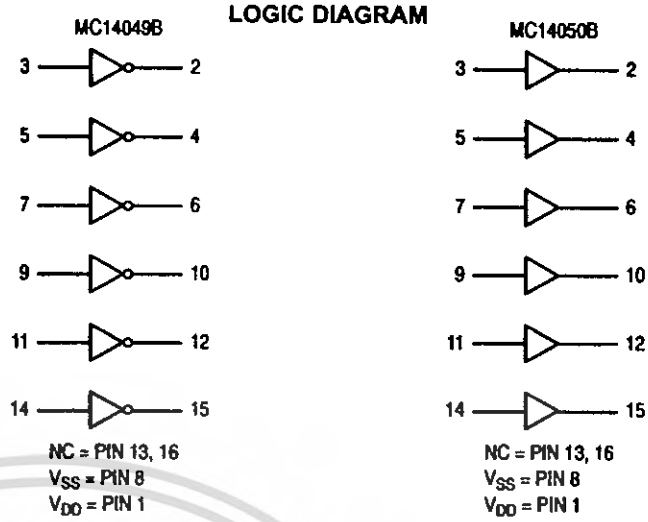
© Semiconductor Components Industries, LLC, 2005

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PIN ASSIGNMENT



LOGIC DIAGRAM



ORDERING INFORMATION

Device	Package	Shipping†
MC14049BCP	PDIP−16	500 Units / Rail
MC14049BCPG	PDIP−16 (Pb−Free)	500 Units / Rail
MC14049BD	SOIC−16	48 Units / Rail
MC14049BDG	SOIC−16 (Pb−Free)	48 Units / Rail
MC14049BDR2	SOIC−16	2500 Units / Tape & Reel
MC14049BDR2G	SOIC−16 (Pb−Free)	2500 Units / Tape & Reel
MC14049BFEL	SOEIAJ−16	2000 Units / Tape & Reel
MC14050BCP	PDIP−16	500 Units / Rail
MC14050BCPG	PDIP−16 (Pb−Free)	500 Units / Rail
MC14050BD	SOIC−16	48 Units / Rail
MC14050BDR2	SOIC−16	2500 Units / Tape & Reel
MC14050BDR2G	SOIC−16 (Pb−Free)	2500 Units / Tape & Reel
MC14050BDT	TSSOP−16*	96 Units / Rail
MC14050BDTR2	TSSOP−16*	2500 Units / Tape & Reel
MC14050BFEL	SOEIAJ−16	2000 Units / Tape & Reel
MC14050BFELG	SOEIAJ−16 (Pb−Free)	2000 Units / Tape & Reel

†For information on tape and reel specifications, including part orientation and tape sizes, please refer to our Tape and Reel Packaging Specifications Brochure, BRD8011/D.
*This package is inherently Pb−Free.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ELECTRICAL CHARACTERISTICS (Voltages Referenced to V_{SS})

Characteristic		Symbol	V_{DD} Vdc	– 55°C Min	– 55°C Max	+ 25°C Min	+ 25°C Typ (Note 2)	+ 25°C Max	+ 125°C Min	+ 125°C Max	Unit
Output Voltage $V_{in} = V_{DD}$	"0" Level	V_{OL}	5.0	–	0.05	–	0	0.05	–	0.05	Vdc
			10	–	0.05	–	0	0.05	–	0.05	
			15	–	0.05	–	0	0.05	–	0.05	
$V_{in} = 0$	"1" Level	V_{OH}	5.0	4.95	–	4.95	5.0	–	4.95	–	Vdc
			10	9.95	–	9.95	10	–	9.95	–	
			15	14.95	–	14.95	15	–	14.95	–	
Input Voltage (V_O = 4.5 Vdc)	"0" Level	V_{IL}	5.0	–	1.5	–	2.25	1.5	–	1.5	Vdc
(V_O = 9.0 Vdc)			10	–	3.0	–	4.50	3.0	–	3.0	
(V_O = 13.5 Vdc)			15	–	4.0	–	6.75	4.0	–	4.0	
(V_O = 0.5 Vdc)	"1" Level	V_{IH}	5.0	3.5	–	3.5	2.75	–	3.5	–	Vdc
(V_O = 1.0 Vdc)			10	7.0	–	7.0	5.50	–	7.0	–	
(V_O = 1.5 Vdc)			15	11	–	11	8.25	–	11	–	
Output Drive Current		I_{OH}									mAdc
(V_{OH} = 2.5 Vdc)	Source		5.0	– 1.6	–	– 1.25	– 2.5	–	– 1.0	–	
(V_{OH} = 9.5 Vdc)			10	– 1.6	–	– 1.30	– 2.6	–	– 1.0	–	
(V_{OH} = 13.5 Vdc)			15	– 4.7	–	– 3.75	– 10	–	– 3.0	–	
(V_{OL} = 0.4 Vdc)	Sink	I_{OL}	5.0	3.75	–	3.2	6.0	–	2.6	–	mAdc
(V_{OL} = 0.5 Vdc)			10	10	–	8.0	16	–	6.6	–	
(V_{OL} = 1.5 Vdc)			15	30	–	24	40	–	19	–	
Input Current		I_{in}	15	–	± 0.1	–	±0.00001	± 0.1	–	± 1.0	µAdc
Input Capacitance (V_{in} = 0)		C_{in}	–	–	–	–	10	20	–	–	pF
Quiescent Current (Per Package)		I_{DD}	5.0	–	1.0	–	0.002	1.0	–	30	µAdc
			10	–	2.0	–	0.004	2.0	–	60	
			15	–	4.0	–	0.006	4.0	–	120	
Total Supply Current (Notes 3 & 4) (Dynamic plus Quiescent, per package) (C_L = 50 pF on all outputs, all buffers switching		I_T	5.0	I_T = (1.8 µA/kHz) f + I_{DD}							µAdc
			10	I_T = (3.5 µA/kHz) f + I_{DD}							
			15	I_T = (5.3 µA/kHz) f + I_{DD}							

2. Data labelled "Typ" is not to be used for design purposes but is intended as an indication of the IC's potential performance.
3. The formulas given are for the typical characteristics only at + 25°C
4. To calculate total supply current at loads other than 50 pF:

$$I_T(C_L) = I_T(50\ pF) + (C_L - 50)\ Vfk$$

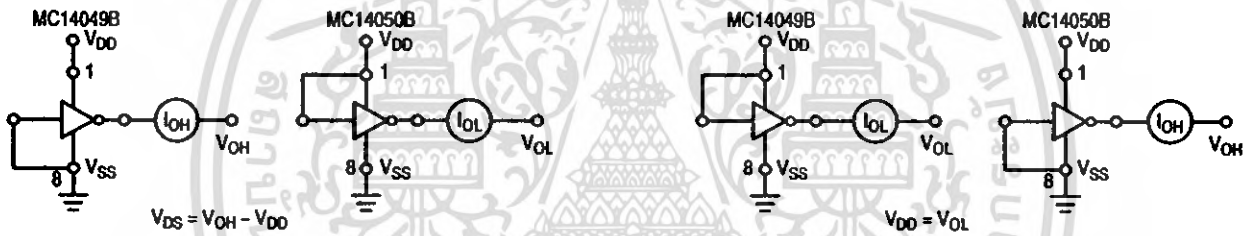
Where: I_T is in µA (per Package), C_L in pF, V = (V_{DD} – V_{SS}) in volts, f in kHz is input frequency and k = 0.002.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

AC SWITCHING CHARACTERISTICS (Note 5) (C_L = 50 pF, T_A = + 25°C)

Characteristic	Symbol	V_{DD} Vdc	Min	Typ (Note 6)	Max	Unit
Output Rise Time	t_{TLH}					ns
t_{TLH} = (0.7 ns/pF) C_L + 65 ns		5.0	–	100	160	
t_{TLH} = (0.25 ns/pF) C_L + 37.5 ns		10	–	50	80	
t_{TLH} = (0.2 ns/pF) C_L + 30 ns		15	–	40	60	
Output Fall Time	t_{THL}					ns
t_{THL} = (0.2 ns/pF) C_L + 30 ns		5.0	–	40	60	
t_{THL} = (0.06 ns/pF) C_L + 17 ns		10	–	20	40	
t_{THL} = (0.04 ns/pF) C_L + 13 ns		15	–	15	30	
Propagation Delay Time	t_{PLH}					ns
t_{PLH} = (0.33 ns/pF) C_L + 63.5 ns		5.0	–	80	140	
t_{PLH} = (0.19 ns/pF) C_L + 30.5 ns		10	–	40	80	
t_{PLH} = (0.06 ns/pF) C_L + 27 ns		15	–	30	60	
Propagation Delay Time	t_{PHL}					ns
t_{PHL} = (0.2 ns/pF) C_L + 30 ns		5.0	–	40	80	
t_{PHL} = (0.1 ns/pF) C_L + 15 ns		10	–	20	40	
t_{PHL} = (0.05 ns/pF) C_L + 12.5 ns		15	–	15	30	

5. The formulas given are for the typical characteristics only at 25°C.
6. Data labeled "Typ" is not to be used for design purposes but is intended as an indication of the IC's potential performance.



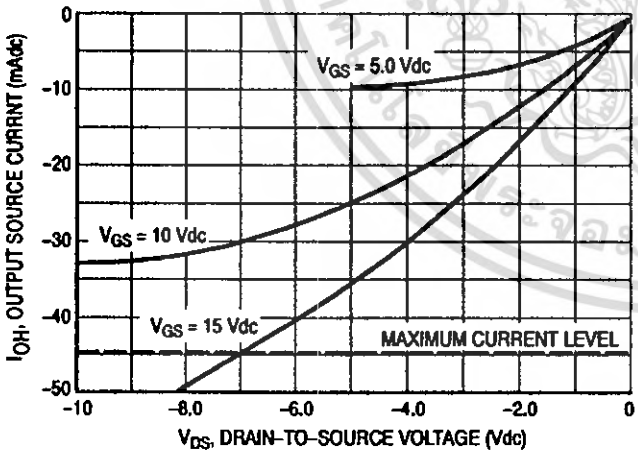


Figure 1. Typical Output Source Characteristics

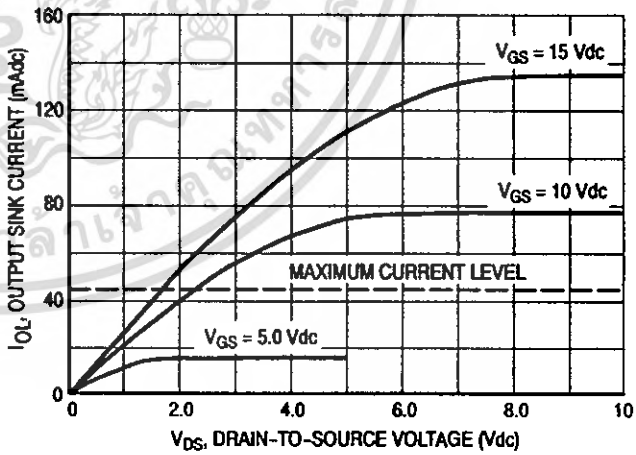


Figure 2. Typical Output Sink Characteristics

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

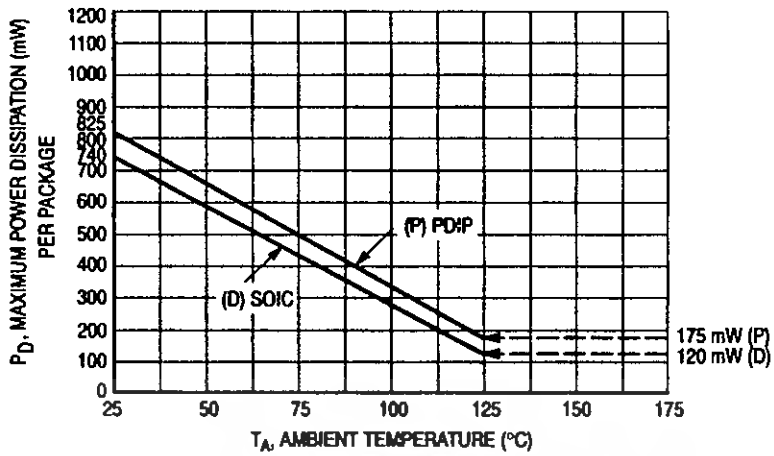


Figure 3. Ambient Temperature Power Derating

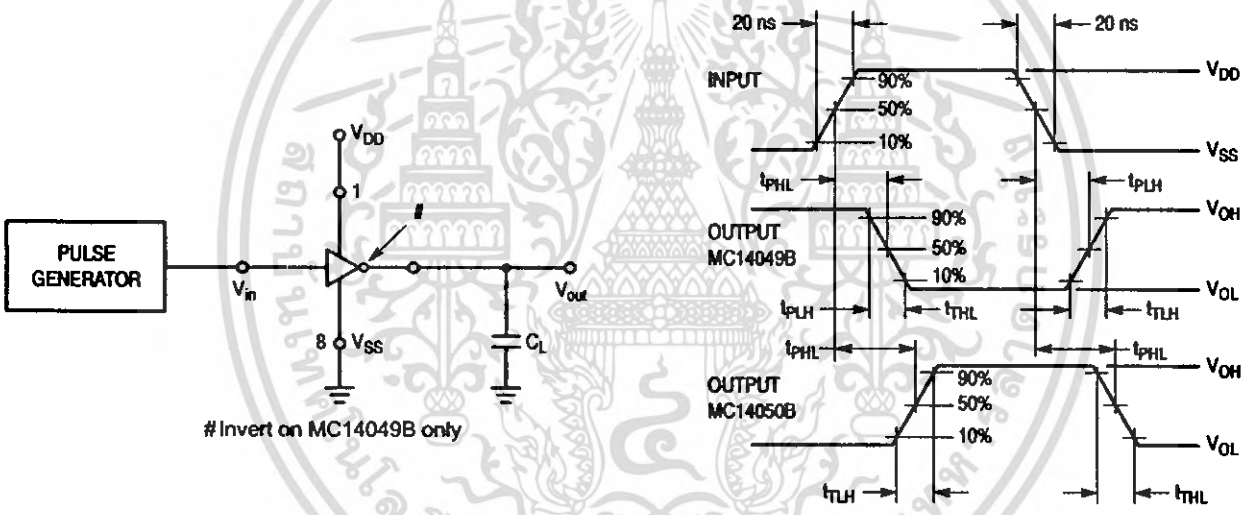
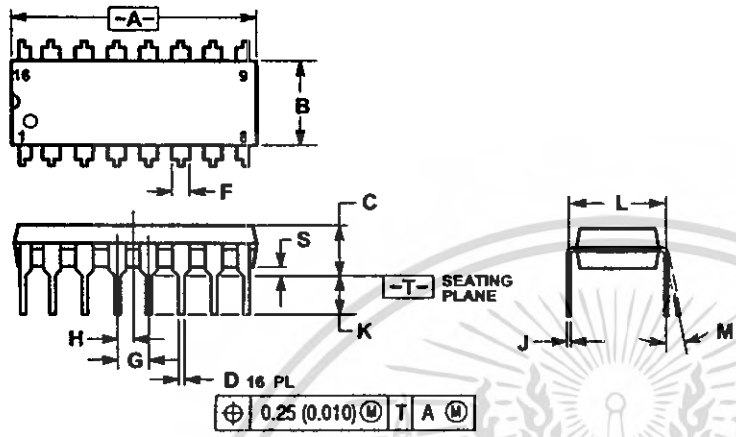


Figure 4. Switching Time Test Circuit and Waveforms

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PACKAGE DIMENSIONS

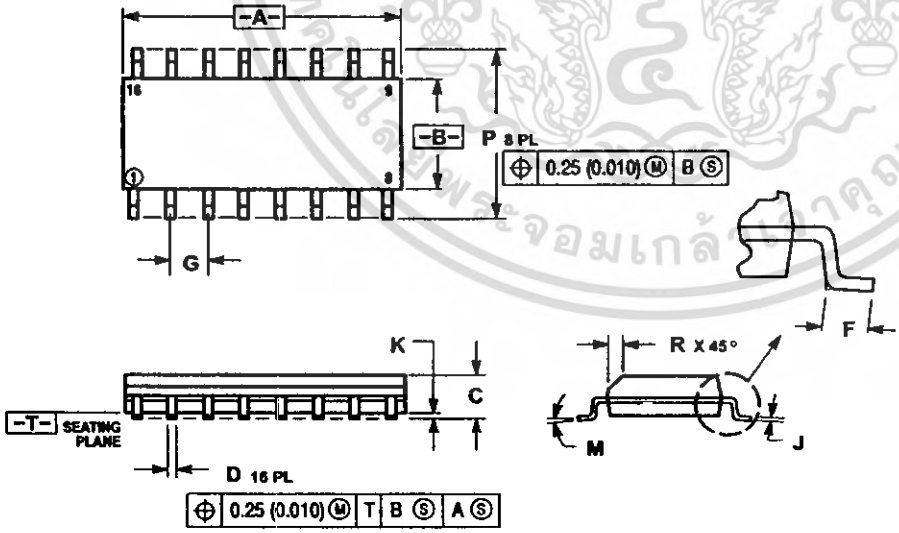
PDIP–16
P SUFFIX
PLASTIC DIP PACKAGE
CASE 648–08
ISSUE T



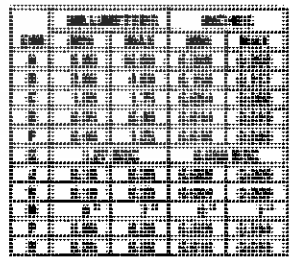
NOTES:
1. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.
2. CONTROLLING DIMENSION: INCH.
3. DIMENSION L TO CENTER OF LEADS WHEN FORMED PARALLEL.
4. DIMENSION B DOES NOT INCLUDE MOLD FLASH.
5. ROUNDED CORNERS OPTIONAL.

	INCHES		MILLIMETERS	
DIM	MIN	MAX	MIN	MAX
A	0.740	0.770	18.80	19.55
B	0.250	0.270	6.35	6.85
C	0.145	0.175	3.69	4.44
D	0.015	0.021	0.39	0.53
F	0.040	0.70	1.02	1.77
G	0.100 BSC		2.54 BSC	
H	0.050 BSC		1.27 BSC	
J	0.008	0.015	0.21	0.38
K	0.110	0.130	2.80	3.30
L	0.295	0.305	7.50	7.74
M	0°	10°	0°	10°
S	0.020	0.040	0.51	1.01

SOIC–16
D SUFFIX
PLASTIC SOIC PACKAGE
CASE 751B–05
ISSUE J

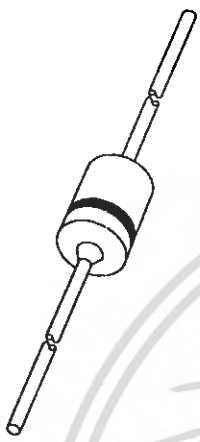


NOTES:
1. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.
2. CONTROLLING DIMENSION: MILLIMETER.
3. DIMENSIONS A AND B DO NOT INCLUDE MOLD PROTRUSION.
4. MAXIMUM MOLD PROTRUSION 0.15 (0.006) PER SIDE.
5. DIMENSION D DOES NOT INCLUDE DAMBAR PROTRUSION. ALLOWABLE DAMBAR PROTRUSION SHALL BE 0.127 (0.005) TOTAL IN EXCESS OF THE D DIMENSION AT MAXIMUM MATERIAL CONDITION.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DATA SHEET



1N4148; 1N4448
High-speed diodes

Product specification
Supersedes data of 1996 Sep 03

1999 May 25

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสาร

Philips Semiconductors

PHILIPS

High-speed diodes | 1N4148; 1N4448

FEATURES

- Hermetically sealed leaded glass SOD27 (DO-35) package
- High switching speed: max. 4 ns
- General application
- Continuous reverse voltage: max. 75 V
- Repetitive peak reverse voltage: max. 75 V
- Repetitive peak forward current: max. 450 mA.

APPLICATIONS

- High-speed switching.

DESCRIPTION

The 1N4148 and 1N4448 are high-speed switching diodes fabricated in planar technology, and encapsulated in hermetically sealed leaded glass SOD27 (DO-35) packages.

The diodes are type branded.

Fig.1 Simplified outline (SOD27; DO-35) and symbol.

LIMITING VALUES

In accordance with the Absolute Maximum Rating System (IEC 134).

SYMBOL	PARAMETER	CONDITIONS	MIN.	MAX.	UNIT
V_{RRM}	repetitive peak reverse voltage		–	75	V
V_R	continuous reverse voltage		–	75	V
I_F	continuous forward current	see Fig.2; note 1	–	200	mA
I_{FRM}	repetitive peak forward current		–	450	mA
I_{FSM}	non-repetitive peak forward current	square wave; T_j = 25 °C prior to surge; see Fig.4			
		t = 1 μs	–	4	A
		t = 1 ms	–	1	A
		t = 1 s	–	0.5	A
P_{tot}	total power dissipation	T_{amb} = 25 °C; note 1	–	500	mW
T_{stg}	storage temperature		−65	+200	°C
T_j	junction temperature		–	200	°C

Note

1. Device mounted on an FR4 printed circuit-board; lead length 10 mm.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ELECTRICAL CHARACTERISTICS

T_j = 25 °C unless otherwise specified.

SYMBOL	PARAMETER	CONDITIONS	MIN.	MAX.	UNIT
V_F	forward voltage	see Fig.3			
	1N4148	I_F = 10 mA	–	1	V
	1N4448	I_F = 5 mA	0.62	0.72	V
		I_F = 100 mA	–	1	V
I_R	reverse current	V_R = 20 V; see Fig.5		25	nA
		V_R = 20 V; T_j = 150 °C; see Fig.5	–	50	µA
I_R	reverse current; 1N4448	V_R = 20 V; T_j = 100 °C; see Fig.5	–	3	µA
C_d	diode capacitance	f = 1 MHz; V_R = 0; see Fig.6		4	pF
t_{rr}	reverse recovery time	when switched from I_F = 10 mA to I_R = 60 mA; R_L = 100 Ω; measured at I_R = 1 mA; see Fig.7		4	ns
V_{fr}	forward recovery voltage	when switched from I_F = 50 mA; t_r = 20 ns; see Fig.8	–	2.5	V

THERMAL CHARACTERISTICS

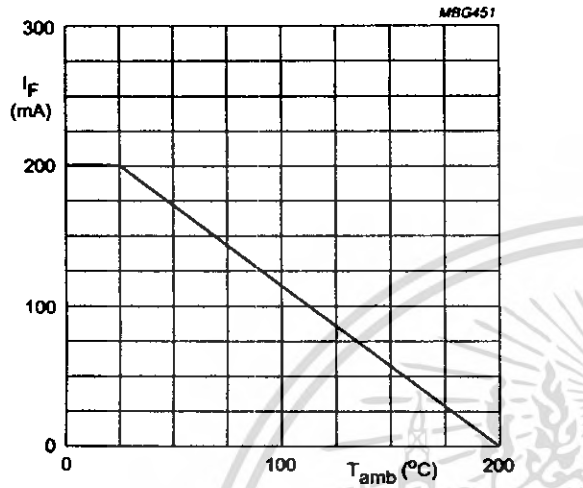
SYMBOL	PARAMETER	CONDITIONS	VALUE	UNIT
$R_{th\ j\text{-}tp}$	thermal resistance from junction to tie-point	lead length 10 mm	240	K/W
$R_{th\ j\text{-}a}$	thermal resistance from junction to ambient	lead length 10 mm; note 1	350	K/W

Note

1. Device mounted on a printed circuit-board without metallization pad.

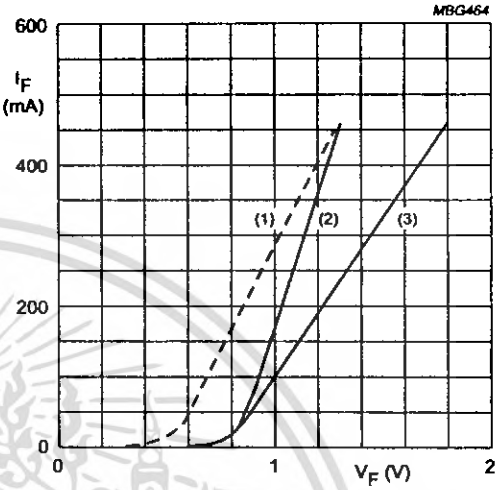
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

GRAPHICAL DATA



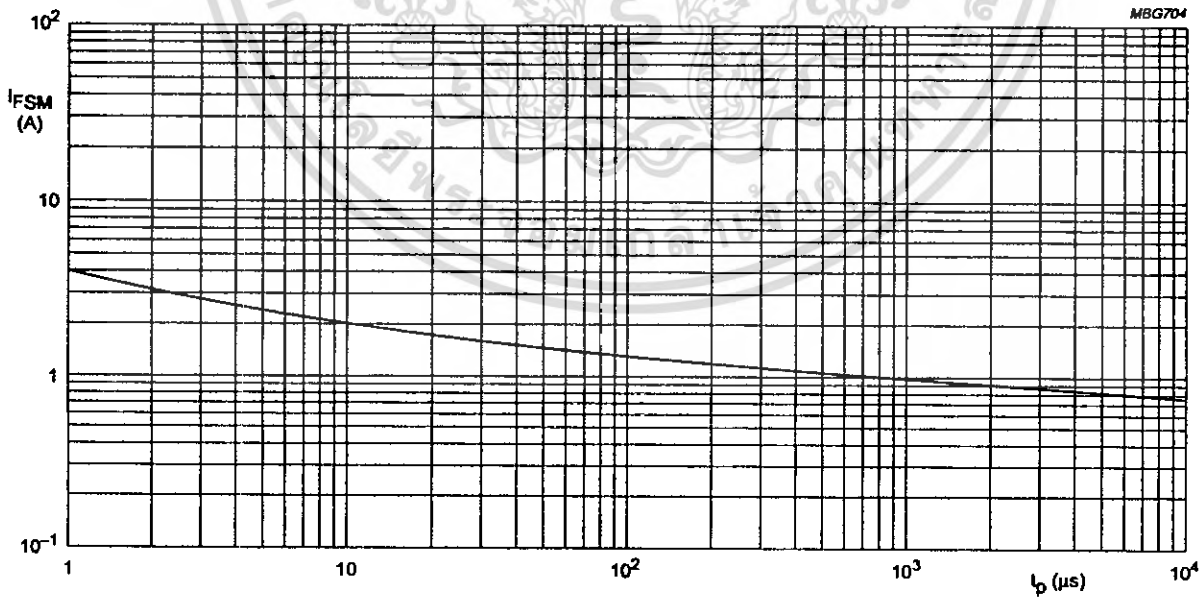
Device mounted on an FR4 printed-circuit board; lead length 10 mm.

Fig.2 Maximum permissible continuous forward current as a function of ambient temperature.



(1) T_j = 175 °C; typical values.
(2) T_j = 25 °C; typical values.
(3) T_j = 25 °C; maximum values.

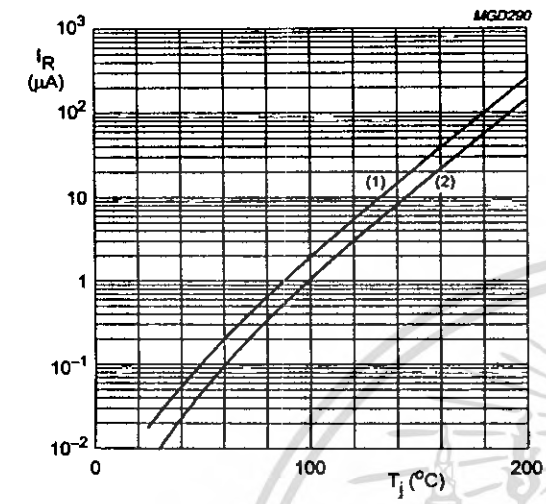
Fig.3 Forward current as a function of forward voltage.



Based on square wave currents.
T_j = 25 °C prior to surge.

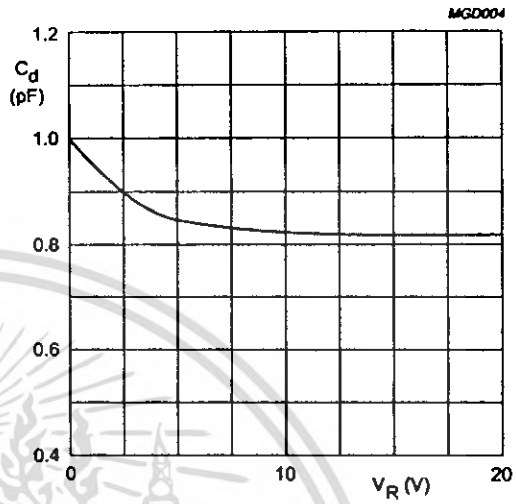
Fig.4 Maximum permissible non-repetitive peak forward current as a function of pulse duration.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(1) V_R = 75 V; typical values.
(2) V_R = 20 V; typical values.

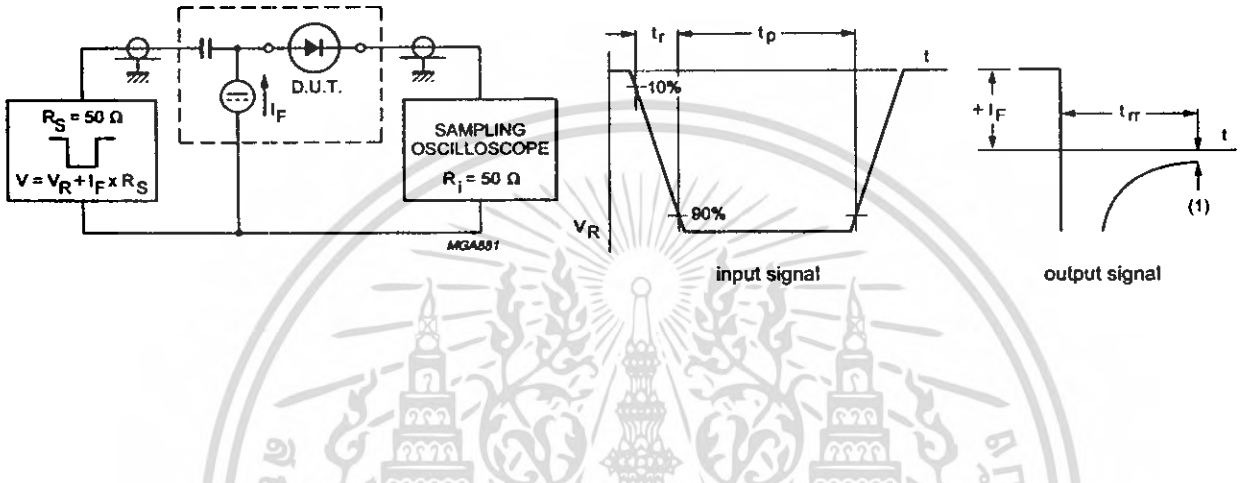
Fig.5 Reverse current as a function of junction temperature.



f = 1 MHz; T_j = 25 °C.

Fig.6 Diode capacitance as a function of reverse voltage; typical values.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(1) I_R = 1 mA.

Fig.7 Reverse recovery voltage test circuit and waveforms.

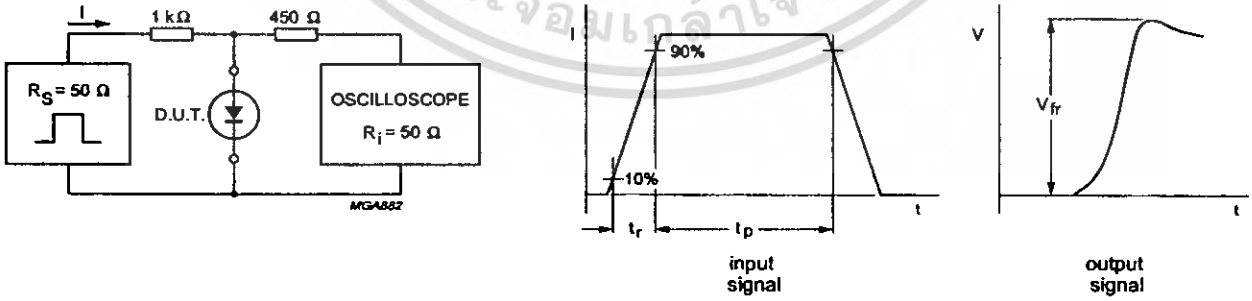


Fig.8 Forward recovery voltage test circuit and waveforms.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

P600A THRU P600M

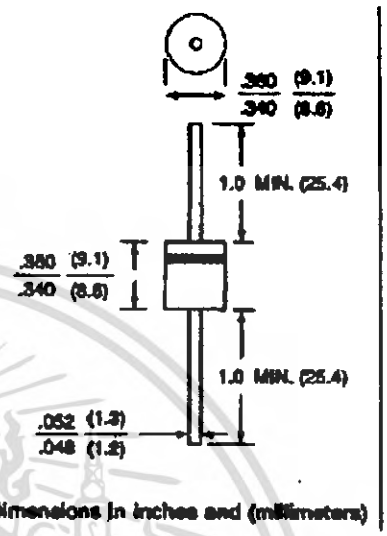
HIGH CURRENT PLASTIC SILICON RECTIFIER

VOLTAGE - 50 to 1000 Volts CURRENT - 6.0 Amperes

FEATURES

- High surge current capability
- Plastic package has Underwriters Laboratory Flammability Classification 94V-O Utilizing Flame Retardant Epoxy Molding Compound
- Void-free plastic in a P600 package
- High current operation 6.0 Amperes @ T_A=55
- Exceeds environmental standards of MIL-S-19500/228

P600



MECHANICAL DATA

Case: Molded plastic, P600

Terminals: axial leads, solderable per MIL-STD-202, Method 208

Polarity: Color band denotes cathode

Mounting Position: Any

Weight: 0.07 ounce, 2.1 gram

MAXIMUM RATINGS AND ELECTRICAL CHARACTERISTICS

*@ T_A=25 unless otherwise specified. Single phase, half-wave,60 Hz, resistive or inductive load.

**All values except Maximum RMS Voltage are registered JEDEC parameters.

	P600A	P600B	P600D	P600G	P600J	P600K	P600M	UNITS
Maximum Recurrent Peak Reverse Voltage	50	100	200	400	600	800	1000	V
Maximum RMS Voltage	35	70	140	280	420	560	700	V
Maximum DC Blocking Voltage	50	100	200	400	600	800	1000	V
Maximum Average Forward Rectified Current T_A=55	6.0							A A
Maximum Overload Surge Current at 1 cycle (NOTE 1)	400							A
Maximum Forward Voltage at 6.0 ADC	1.0							V
Maximum DC Reverse Current @T_A=25	10							A
Rated DC Blocking Voltage @T_A=100	1.0							mADC
Typical Junction capacitance (Note 3) CJ	150							pF
Typical Thermal Resistance (Note 2) R JA	20.0							/W
Typical Thermal Resistance (Note 2) R JL	4.0							/W
Operating Temperature Range	-55 to +150							
Storage Temperature Range	-55 to +150							

NOTES:

1. Peak forward surge current, per 8.3ms single half-sine-wave superimposed on rated load(JECED method)
2. Thermal resistance from junction to ambient and from junction to lead at 0.375"(9.5mm) lead length P.C.B. mounted with 1.1×1.1"(30×30mm) copper pads
3. Measured at 1 MHZ and applied reverse voltage of 4.0 volts

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

RATING AND CHARACTERISTIC CURVES

P600A THRU P600M

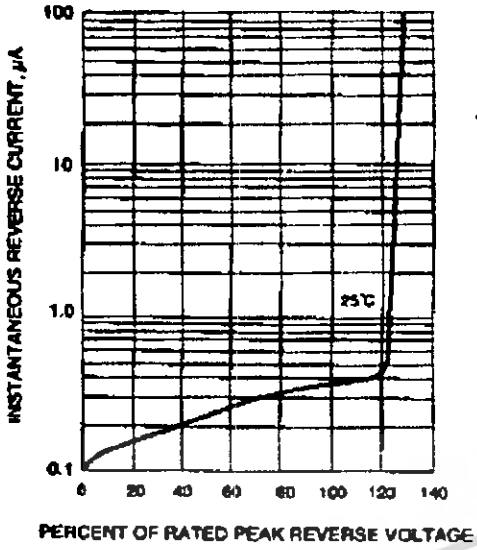


Fig. 1-TYPICAL REVERSE CHARACTERISTICS

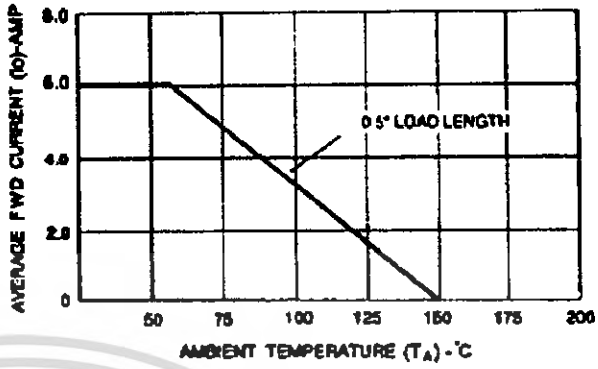


Fig. 2-FORWARD DERATING CURVE

SURGE CURRENT

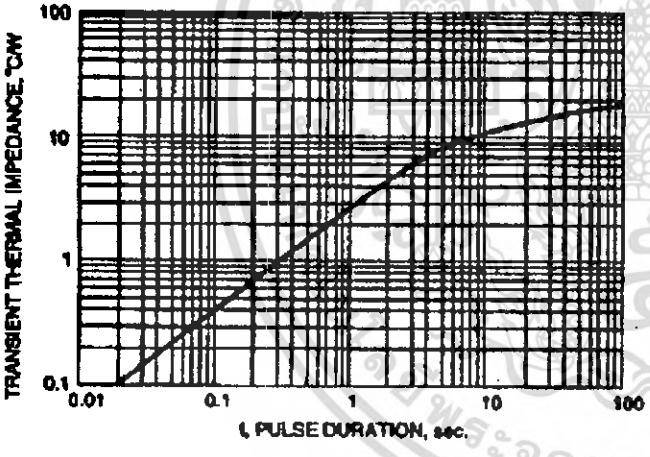


Fig. 3-TYPICAL TRANSIENT THERMAL IMPEDANCE

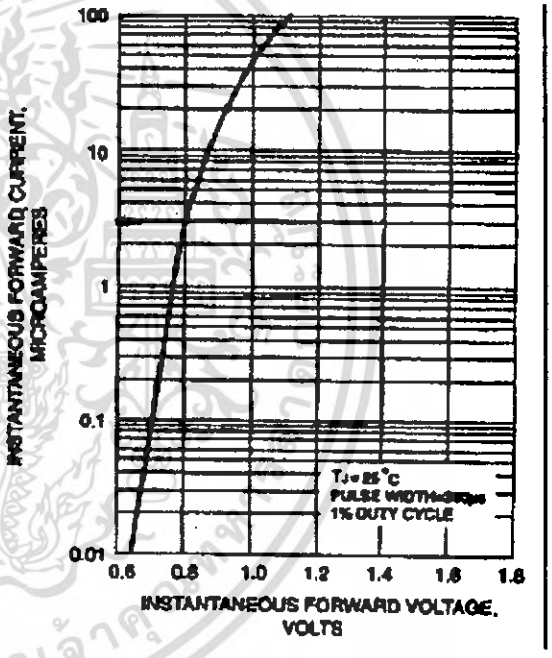


Fig. 4-TYPICAL INSTANTANEOUS

FORWARD CHARACTERISTICS

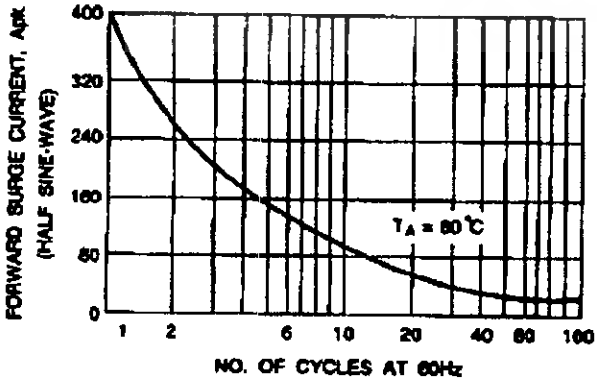


Fig. 5-MAXIMUM OVERLOAD SURGE CURRENT

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

UF300 THRU UF3010

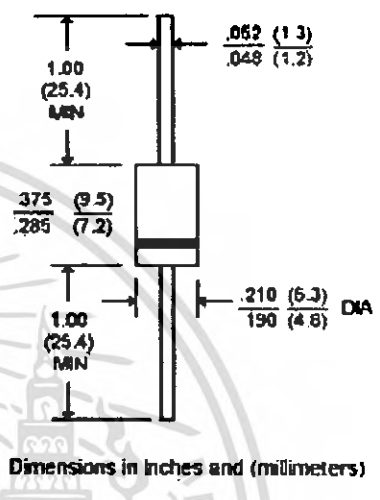
ULTRAFAST SWITCHING RECTIFIER

VOLTAGE - 50 to 1000 Volts CURRENT - 3.0 Amperes

FEATURES

- Plastic package has Underwriters Laboratory Flammability Classification 94V-O utilizing Flame Retardant Epoxy Molding Compound
- Void-free Plastic in DO-201AD package
- 3.0 ampere operation at T_A=55 ¢J with no thermal runaway
- Exceeds environmental standards of MIL-S-19500/228
- Ultra fast switching for high efficiency

DO-201AD



Dimensions in inches and (millimeters)

MECHANICAL DATA

Case: Molded plastic, DO-201AD
Terminals: Axial leads, solderable per MIL-STD-202, Method 208
Polarity: Band denotes cathode
Mounting Position: Any
Weight: 0.04 ounce, 1.1 gram

MAXIMUM RATINGS AND ELECTRICAL CHARACTERISTICS

Ratings at 25 ¢J ambient temperature unless otherwise specified.
Resistive or inductive load, 60 Hz

	UF300	UF301	UF302	UF304	UF306	UF308	UF3010	UNITS
Peak Reverse Voltage, Pepetitive ; V_{RM}	50	100	200	400	600	800	1000	V
Maximum RMS Voltage	35	70	140	280	420	560	700	V
DC Blocking Voltage; VR	50	100	200	400	600	800	1000	V
Average Forward Current, Io @T_A=55 ¢J3.8" lead length, 60Hz, resistive or inductive load	3.0							A
Peak Forward Surge Current I_{FM} (surge) 8.3msec. single half sine-wave superimposed on rated load (JEDEC method)	150							A
Maximum Forward Voltage V_F @3.0A, 25 ¢J	1.00			1.10	1.70			V
Maximum Reverse Current, @ Rated T_J=25 ¢J	10.0							£gA
Reverse Voltage T_J=100 ¢J	500							£gA
Typical Junction capacitance (Note 1) CJ	75.0				50.0			pF
Typical Junction Resistance (Note 2) R£KJA	20.0							¢J/W
Reverse Recovery Time I_F=.5A, I_R=1A, Irr=.25A	50	50	50	50	75	75	75	ns
Operating and Storage Temperature Range	-55 TO +150							¢J

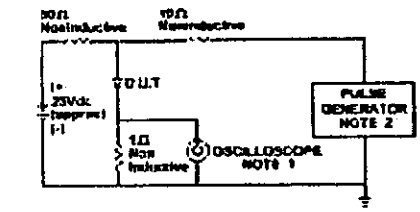
NOTES:

1. Measured at 1 MHz and applied reverse voltage of 4.0 VDC
2. Thermal resistance from junction to ambient and from junction to lead length 0.375"(9.5mm) P.C.B. mounted

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

RATING AND CHARACTERISTIC CURVES

UF300 THRU UF3010



NOTE:1.Rise Time = 7ns max.
Input Impedance = 1 megohm. 22pF
2.Rise Time = 10ns max.
Source Impedance = 50 Ohms

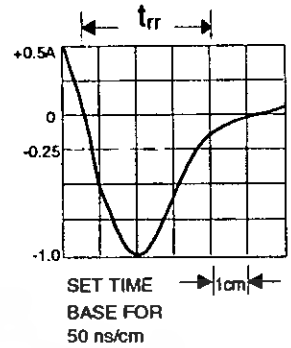


Fig. 1-REVERSE RECOVERY TIME CHARACTERISTIC AND TEST CIRCUIT DIAGRAM

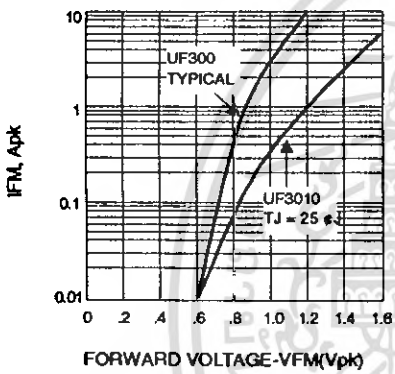


Fig. 2-FORWARD CHARACTERISTICS

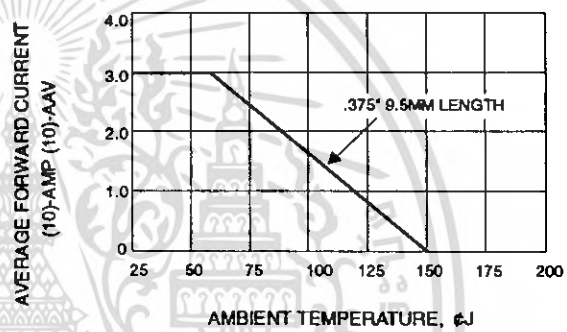


Fig. 3-FORWARD CURRENT DERATING CURVE

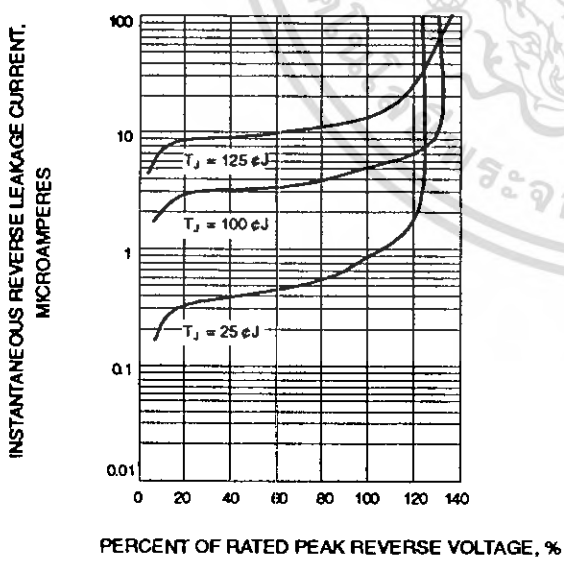


Fig. 4-TYPICAL REVERSE LEAKAGE CHARACTERISTICS

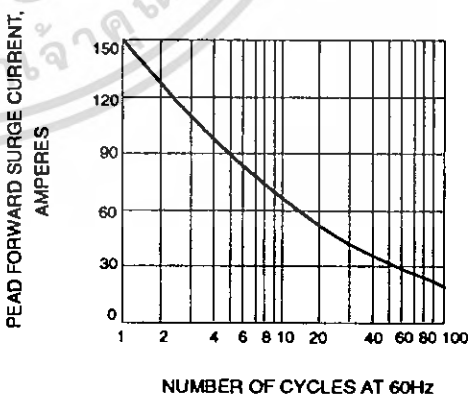


Fig. 5-PEAK FORWARD SURGE CURRENT

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้