สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

# หนังสือพูดสำหรับคนตาบอด

# DIGITAL TALKING BOOK

โดย
ทัศไนย์ เทวีอำนวยทรัพย์
ทินกร หมู่หมื่นศรี
ชนบดี เผ่าสวัสดิ์ยรรยง

เลขหมู่.....
เลขทะเบียน 71945
วัน,เดือน,ปี - 6 มิ.ย. 2550
b. 11326231
i.....

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต
สาขาวิชาอิเล็กทรอนิกส์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ปีการศึกษา 2549

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# หนังสือพูดสำหรับคนตาบอด

# DIGITAL TALKING BOOK


โดย

นายทัศไนย์ เทวีอำนวยทรัพย์ รหัส 46010263

นายทินกร หมู่หมื่นศรี รหัส 46010264

นายธนบดี เผ่าธวัชดิ์ยรรยง รหัส 46010274

อาจารย์ที่ปรึกษา

ดร.กิติพล ชิดธกุล


ปริญญานิพนธ์สำหรับปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิชาอิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2549


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ประจำภาคเรียนที่ 1 ปีการศึกษา 2549

โครงงานเรื่อง หนังสือพูดสำหรับคนตาบอด
(Digital Talking Book)


จัดทำโดย นายทัศไนย์ เทวีอำนวยทรัพย์ รหัส 46010263 ชั้นปีที่ 4C
นายทินกร หมู่หมื่นศรี รหัส 46010264 ชั้นปีที่ 4C
นายธนบดี เผ่าสวัสดิ์ยรรยง รหัส 46010274 ชั้นปีที่ 4C

อาจารย์ที่ปรึกษา ดร.กิติพล ชิตสกุล


รายงานฉบับนี้ได้ผ่านการตรวจสอบโดยอาจารย์ที่ปรึกษาแล้ว

ลงชื่อ.....

(ดร.กิติพล ชิตสกุล)
อาจารย์ที่ปรึกษา


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญานิพนธ์ปีการศึกษา 2549

ภาควิชาอิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง หนังสือพูดสำหรับคนตาบอด (Digital Talking Book)

ผู้จัดทำ 1.นายทัศไนย์ เทวีอำนวยทรัพย์ รหัส 46010263

2.นายทินกร หมู่หมื่นศรี รหัส 46010264

3.นายธนบดี เผ่าสวัสดิ์ยรรยง รหัส 46010274

.....อาจารย์ที่ปรึกษา

(.....)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# หนังสือพูดสำหรับคนตาบอด

นายทัศไนย์ เทวีอำนวยทรัพย์ รหัส 46010263
นายทินกร หมู่หมื่นศรี รหัส 46010264
นายธนบดี เผ่าสวัสดิ์ยรรยง รหัส 46010274
ดร.กิติพล ชิตสกุล อาจารย์ที่ปรึกษา
ปีการศึกษา 2549

**บทคัดย่อ**

โครงงานนี้เป็นการออกแบบและสร้างหนังสือพูดสำหรับคนตาบอด ทั้งนี้เพื่อเป็นการอำนวยความสะดวกให้กับคนตาบอดให้มีโอกาสได้รับความรู้และข้อมูลจากสื่อใหม่ๆ โดยบรรจุข้อมูลลงใน SD Card ซึ่งเป็นสื่อที่นิยมใช้กันในปัจจุบันเนื่องจากมีขนาดเล็กและ สามารถเก็บข้อมูลได้มาก ในส่วนของรูปแบบการทำงานของตัวหนังสือนี้จะเน้นไปที่รูปแบบการใช้งานพื้นฐานที่ไม่ซับซ้อน เพื่อให้ผู้พิการทางสายตาสามารถใช้งานได้ด้วยตนเอง โดยผู้ใช้สามารถที่จะกดปุ่มเพื่อเลือกการทำงานของหนังสือได้ เช่น เลือกบทของหนังสือ บทก่อนหน้า บทถัดไป ระดับความดังของเสียง เป็นต้น และโครงงานนี้ออกแบบมาให้มีขนาดเล็กสามารถพกพาได้ โดยหลักการทำงานของโครงงานนี้จะเป็นการนำไมโครคอนโทรลเลอร์มาใช้ในการอ่านข้อมูลจากSD Card ซึ่งเป็นไฟล์ MP3แล้วส่งข้อมูลไปยังไอซีถอดรหัสเพื่อให้ได้เป็นสัญญาณเสียงออกทางหูฟัง และใช้ในการควบคุมการทำงานของหนังสือให้สัมพันธ์กับการกดปุ่มต่างๆของหนังสือจากผู้ใช้งาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# DIGITAL TALKING BOOK

Mr.Tassanai Tavcaumnuaysup ID.46010263
Mr.Thinnakorn Mhumuensri ID.46010264
Mr.Tanabordee Phaosawadyanyong ID.46010274
Dr.Kitiphol Chitsakul Advisor
Educational Year 2006

**Abstract**

This project is a design and construction of digital talking book. It can provide a good opportunity for disabled blind person to obtain information. We utilize SD card to store data which in the form of MP3 format. SD Card is a popular storage device because of small size and more storages. We specially design the book for blinds who can use easily the book by themself. Due to the book has small and compact size, any user can bring to anywhere. The book includes several buttons to interact with the user such as chapter selection buttons, next button, previous button, increase volume button, decrease volume button, etc. We have used a microcontroller to interface between SD card and MP3 codec IC and to control the functions relating to switches which pressed by user.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# กิตติกรรมประกาศ

รายงานหนังสือพูดสำหรับคนตาบอด ฉบับนี้นั้นสำเร็จลงด้วยดีเพราะได้รับความเอื้อเฟื้อในด้านต่างๆจาก ดร.กิติพล ชิตสกุล ซึ่งเป็นอาจารย์ที่ปรึกษา และได้รับคำแนะนำในเรื่องของการเขียนโปรแกรมจากคุณอารัมภีย์ จันทร์ใย รวมไปถึงครอบครัวของคณะผู้จัดทำที่คอยให้กำลังใจและช่วยเหลืออยู่เสมอ

จึงขอขอบพระคุณอาจารย์ และผู้ที่ได้ให้ความช่วยเหลือในด้านด่างๆมา ณ โอกาสนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# สารบัญ


| | หน้า |
|---|---|
| บทคัดย่อ | I |
| Abstract | II |
| กิตติกรรมประกาศ | III |
| สารบัญ | |
| บทที่ 1 บทนำ | 1 |
| 1.1 ความเป็นมาของโครงงาน | 1 |
| 1.2 วัตถุประสงค์ | 1 |
| 1.3 รายละเอียดโครงงาน | 1 |
| 1.4 ขอบเขตของโครงงาน | 1 |
| 1.5 โครงสร้างของรายงาน | 2 |
| บทที่ 2 ทฤษฎี | 3 |
| 2.1 ไมโครคอนโทรลเลอร์ AVR | 3 |
| - คุณสมบัติทั่วไปของไมโครคอนโทรเลอร์ AVR | 3 |
| - ขาพอร์ตอินพุตเอาท์พุต | 3 |
| 2.2 การบีบอัดข้อมูลแบบเอ็มเป็ก(MPEG) | 5 |
| - หลักการและพื้นฐานการใช้งาน เอ็มพี 3 | 6 |
| - การเข้ารหัสแบบ MPEG | 8 |
| - โครงสร้างของข้อมูล เอ็มพี 3 | 12 |
| 2.3 ระบบการจัดการข้อมูล | 14 |
| - FAT : File Allocation Table | 14 |
| 2.4 เอสดีการ์ด (SD Card) | 19 |
| - คุณลักษณะรูปร่างและโครงสร้าง | 19 |
| - การทำงานในโหมด SD และโหมด SPI | 19 |
| - โครงสร้างภายใน | 20 |
| - การเชื่อมต่ออุปกรณ์ต่อพ่วงแบบอนุกรม(Serial Peripheral Interface:SPI) | 21 |
| 2.5 โครงสร้างของ SPI | 21 |
| บทที่ 3 การออกแบบ | 23 |
| 3.1 Microcontroller | 23 |
| 3.2 การเชื่อมต่อกับการ์ดหน่วยความจำ (SD Card Interface) | 24 |



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.3 การเชื่อมต่อกับไอซีถอดรหัสเอ็มพีสาม (MP3 Audio Codec Interface) 26
3.4วงจรชาร์จแบตเตอรี่ (Battery charger) 28
3.5 การเชื่อมต่อกับดีย์แพดหรือสวิตว์เมตริกซ์ 31
บทที่ 4 ผลการทดลอง 32
- การทดลองที่ 1: การทำงานของโปรแกรม 32
- การทดลองที่ 2: วงจรชาร์จแบตเตอรี่ลิเทียมไอออน 41
บทที่ 5 บทสรุป 43
5.1 สรุป 43
5.2 ปัญหาและแนวทางแก้ไข 43
5.3 ประโยชน์ที่ได้รับ 44
บรรณานุกรม 45
ภาคผนวก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# สารบัญรูป


| | หน้า |
|---|---|
| รูปที่ 2.1 แสดงขาพอร์ต AVR (ATmega16) ตัวถังแบบ TQFP/MLF และ PDIP | 5 |
| รูปที่ 2.2 กราฟแสดงถึงความไวของหูมนุษย์ต่อเสียงที่พูดระดับต่าง ๆ | 9 |
| รูปที่ 2.3 แสดงการบังทางด้านความถี่ (Frequency Masking) ที่ความถี่ 1 กิโลเฮิรตซ์ | 10 |
| รูปที่ 2.4 ย่านความถี่วิกฤต (Critical Band) ที่ความถี่ต่างๆ | 10 |
| รูปที่ 2.5 ขอบเขตของช่วงความถี่ที่ถูกบังในการใช้ไซโคอคูสติก (Psychoacoustic) | 11 |
| รูปที่ 2.6 ขอบเขตของช่วงความถี่ที่ถูกบังในการใช้ไซโคอคูสติกที่ระดับความดังต่างๆ | 12 |
| รูปที่ 2.7 แสดงรูปแบบข้อมูลเอ็มเป็กเลเยอร์ 3 | 12 |
| รูปที่ 2.8 ส่วนประกอบและโครงสร้างของ เอ็มพี 3 | 13 |
| รูปที่ 2.9 แสดงรูปร่าง และตำแหน่งขาของ SD Card | 19 |
| รูปที่ 2.10 โครงสร้างภายในของ SD Card | 20 |
| รูปที่ 2.11 แสดงโครงสร้างของ SPI | 21 |
| รูปที่ 3.I บล็อกไดอะแกรมของโครงงานหนังสือสำหรับคนตาบอด | 23 |
| รูปที่ 3.2 แสดงการเชื่อมต่อสายสัญญาณระหว่างHost กับ SD Card | 24 |
| รูปที่ 3.3 Timing diagram ของการอ่านข้อมูลจากเอสดีการ์ด | 25 |
| รูปที่ 3.4 แสดงโฟลว์ชาร์ทการอ่านข้อมูลจากเอสดีการ์ดในระบบไฟล์FAT16 | 25 |
| รูปที่ 3.5 การเชื่อมต่อแบบ SPI ระหว่างไมโครคอนโทรลเลอร์และไอซีถอดรหัสเอ็มพีสาม ร่วมกับ SD Card | 26 |
| รูปที่ 3.6 Timing diagram ของการเชื่อมต่อข้อมูลแบบอนุกรม (SDI) | 27 |
| รูปที่3.7 Timing diagram ของการอ่านSCI | 28 |
| รูปที่3.8 Timing diagram ของการเขียนSCI | 28 |
| รูปที่ 3.9 วงจรชาร์จแบตเตอรี่ | 29 |
| รูปที่ 3.10 กราฟแสดงความสัมพันธ์ของแรงดันกับกระแสต่อเวลาของวงจรชาร์จแบตเตอรี่ | 29 |
| รูปที่ 3.11 กราฟแสดงความสัมพันธ์ของวงจรชาร์จกับแบตเตอรี่ | 30 |
| รูปที่ 3.12 คีย์แพดที่ใช้ในการติดต่อระหว่างผู้ใช้กับคอนโทรลเลอร์ | 31 |
| รูปที่ 4.1 แสดงผลของโปรแกรมเมื่อเริ่มทำงาน | 32 |
| รูปที่ 4.2 แสดงผลของโปรแกรมเมื่อโปรแกรมตรวจสอบพบว่ามีการใส่เอสดีการ์ด | 33 |
| รูปที่ 4.3 แสดงผลของโปรแกรมเมื่อส่งคำสั่งรีเซตการ์ดให้ทำงานในโหมดSPI | 33 |
| รูปที่ 4.4 แสดงผลของโปรแกรมเมื่อส่งคำส่งCMD9 และคำสั่ง CMD10 เพื่ออ่านข้อมูลจากรีจิสเตอร์CSD และ CID ตามลำดับ | 34 |
| รูปที่ 4.5 แสดงค่าในตารางFAT ที่ได้จากโปรแกรมWinHex ที่ตำแหน่งแอดเดรส 0x00000000 | 35 |


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 4.6 แสดงค่าที่อ่านได้จากเอสดีการ์ดที่ตำแหน่งแอดเดรส 0x00000000 35
รูปที่ 4.7 แสดงค่าในตารางFAT ที่ได้จากโปรแกรมWinHex ที่ตำแหน่งแอดเดรส 0x0003E00026 36
รูปที่ 4.8 แสดงค่าที่อ่านได้จากเอสดีการ์ดที่ตำแหน่งแอดเดรส 0x0003E000 37
รูปที่ 4.9 แสดงค่าในตารางFAT ที่ได้จากโปรแกรมWinHex ที่ตำแหน่งแอดเดรส 0x00000C00 38
รูปที่ 4.10 แสดงค่าที่อ่านได้จากเอสดีการ์ดที่ตำแหน่งแอดเดรส 0x00000C00 38
รูปที่ 4.11 แสดงค่าในตารางFAT ที่ได้จากโปรแกรมWinHex ที่ตำแหน่งแอดเดรส 0x00042000 39
รูปที่ 4.12 แสดงค่าที่อ่านได้จากเอสดีการ์ดที่ตำแหน่งแอดเดรส 0x00042000 40
รูปที่ 4.13 กราฟแสดงความสัมพันธ์ของกระแสและแรงดันต่อเวลา 42

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# สารบัญตาราง


| | หน้า |
|---|---|
| ตารางที่ 2.1 แสดงอัตราการบีบอัดข้อมูลและความเร็วในการส่งข้อมูลจากเครื่องอ่านของข้อมูลที่ถูกบีบอัดตามมาตรฐาน MPEG-1 | 7 |
| ตารางที่ 2.2 แสดงเวลาที่ใช้ในการแปลงข้อมูล | 7 |
| ตารางที่ 2.3 แสดงความสัมพันธ์ระหว่างคุณภาพเสียงที่ต้องการกับขนาดของข้อมูลที่ถูกบีบอัด | 8 |
| ตารางที่ 2.4 แสดงค่าของข้อจำกัดต่างๆของระบบไฟล์แบบ FAT | 15 |
| ตารางที่ 2.5 เปรียบเทียบขนาดระหว่างคลัสเตอร์ FAT32 และ FAT16 | 16 |
| ตารางที่ 2.6 เปรียบเทียบเปอร์เซ็นต์การใช้งานคลัสเตอร์ที่เสียโดยเปล่าประโยชน์ | 17 |
| ตารางที่ 2.7 เปรียบเทียบการเก็บในฮาร์ดดิสก์แบบFAT32 (ขนาดคลัสเตอร์ 4 Kilobyte ) และ FAT16 (ขนาดคลัสเตอร์ 32 Kilobyte) | 18 |
| ตารางที่ 2.8 รายละเอียดขาต่างๆของSD Card | 20 |
| ตารางที่ 2.9 แสดงแผนผังเวลาการถ่ายโอนข้อมูลของการสื่อสารแบบ SPI | 22 |
| ตารางที่ 3.1 แสดงหน้าที่ของขาสัญญาณเมื่อไอซีถอดรหัสเอ็มพีสามทำงานในโหมดVS1002 native | 26 |
| ตารางที่ 3.2 แสดง Instruction byte สำหรับการอ่านและเขียน | 27 |
| ตารางที่ 4.1 แสดงผลของแรงดันและกระแสต่อเวลาของวงจรชาร์จแบตเตอรี่ | 41 |



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# บทที่ 1
# บทนำ

## 1.1 ความเป็นมาของโครงงาน

หนังสือพูดสำหรับคนตาบอด เป็นโครงงานที่จัดทำขึ้นเนื่องมาจากในทุกวันนี้เทคโนโลยีต่างๆได้ก้าวหน้าขึ้นมากอีกทั้งข้อมูลข่าวสารในปัจจุบันมีอิทธิพลต่อการดำเนินชีวิตอย่างมาก ดังนั้นเพื่อเป็นการเปิดโลกทัศน์ในการรับรู้ข่าวสารและสาระใหม่ๆให้กับคนตาบอด จึงได้จัดทำโครงงานนี้เพื่อหวังจะให้เป็นสื่อการเรียนรู้ให้กับคนตาบอดได้มีโอกาสรับรู้ข่าวสารและสาระได้อย่างทัดเทียมกับคนที่ปกติทั่วไป

## 1.2 วัตถุประสงค์

1.เพื่อศึกษาและพัฒนาสื่อใหม่ให้กับผู้พิการทางสายตา

2.เพื่อศึกษาและประยุกต์ใช้งานไมโครคอนโทรลเลอร์

3.เพื่อศึกษาการเขียนโปรแกรมเพื่อติดต่อและควบคุมให้มีการทำงานตามที่ต้องการ

## 1.3 รายละเอียดโครงงาน

รายงานฉบับนี้จะแสดงถึงรายละเอียดของการออกแบบและการสร้างหนังสือพูดสำหรับคนตาบอด โดยโครงงานนี้สามารถแบ่งออกได้เป็น 2 ส่วนในการออกแบบคือ

1. ส่วนของไมโครคอนโทรลเลอร์ ในโครงงานนี้ได้เลือกใช้ไมโครคอนโทรลเลอร์ตระกูล AVR ในการเขียนโปรแกรมเพื่อเชื่อมต่อกับเอสดีการ์ดและไอซีถอดรหัสเอ็มพีสามโดยจะทำการอ่านข้อมูลในเอสดีการ์ดเพื่อส่งไปให้ไอซีถอดรหัสเอ็มพีสามแล้วส่งออกหูฟังเป็นเสียงต่อไป

2. ส่วนของวงจร นั่นคือส่วนของวงจรแสดงผลส่วนของวงจรควบคุมการทำงานที่ติดต่อระหว่างผู้ใช้กับตัวไมโครคอนโทรลเลอร์ (ปุ่มกด) ส่วนวงจรชาร์จแบตเตอรี่ (Battery charger)

## 1.4 ขอบเขตของโครงงาน

1. การเขียนโปรแกรมและการใช้งานไมโครคอนโทรลเลอร์ในการเชื่อมต่อกับอุปกรณ์ภายนอก

2. ส่วนของการแสดงผลและการสื่อสารระหว่างผู้ใช้กับตัวชิ้นงานจะคำนึงถึงความสามารถและความสะดวกสบายของคนตาบอดเป็นหลัก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**1.5 โครงสร้างของรายงาน**

รายงานฉบับนี้ได้อธิบายขั้นตอน และวิธีในการออกแบบ รวมทั้งวงจร และผลการทดลองทดสอบคุณสมบัติต่างๆของรถบังคับด้วยคลื่นวิทยุ โดยมีเนื้อหาแบ่งเป็นบทต่างๆ ดังนี้

**บทที่1** บทนำกล่าวถึงความเป็นมาของโครงงานและแนวคิดที่ใช้

**บทที่ 2** ทฤษฎี จะกล่าวถึงทฤษฎี และหลักการพื้นฐานต่างๆ ที่เกี่ยวข้องกับการออกแบบและสร้างหนังสือพูดสำหรับคนตาบอด

**บทที่ 3** การออกแบบ จะกล่าวถึงขั้นตอนในการออกแบบส่วนต่างๆ

**บทที่ 4** การทดลอง และผลการทดลอง จะกล่าวถึงการทดลอง และผลการทดลอง เมื่อทำการทดสอบคุณสมบัติต่างๆของตัวชิ้นงานในปัจจุบัน

**บทที่ 5** บทสรุป ปัญหาและแนวทางการแก้ไข และประโยชน์ที่ได้รับจากการทำโครงงานนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# บทที่2

# ทฤษฎี

## 2.1) ไมโครคอนโทรลเลอร์ AVR

### คุณสมบัติทั่วไปของไมโครคอนโทรเลอร์ AVR

- สถาปัตยกรรมภายในเป็นแบบ Advanced RISC (Reduce Instruction Set Computer)
- มีคำสั่งควบคุมการทำงานมากกว่า 100 คำสั่ง โดยมีความเร็วในการประมวลผล 1 คำสั่ง ต่อ 1 สัญญาณนาฬิกา ( 1 MIP/1 MHz)
- มีรีจิสเตอร์ใช้งานทั่วไปขนาด 8 บิต จำนวน 32 ตัว(ทำให้สะดวกต่อการพัฒนาโปรแกรมด้วยภาษา C เป็นอย่างมาก
- ความเร็วในการทำงาน 1 MIPS ต่อ 1 MHz และมากถึง 16 MIPS เมื่อใช้ความถี่ที่ 16 MHz (ความสามารถในการใช้งานความถี่สัญญาณนาฬิกาขึ้นอยู่กับเบอร์ที่เลือกใช้งาน)
- หน่วยความจำ ROM แบบ Flash (มีโหมดป้องกันหน่วยความจำ) ขนาด 512 ไบต์ (เขียน/ลบ ได้ 10000 ครั้ง)
- หน่วยความจำข้อมูลแบบ SRAM 1 กิโลไบต์
- ไทเมอร์/เคาน์เตอร์ทั้ง 8 บิตและ 16 บิต พร้อมปรีสเกลเลอร์
- มีระบบตรวจสอบความผิดพลาดในการทำงานของซอฟต์แวร์ ( Watchdog Timer with On-Chip Oscillator)
- โมดูลสร้างสัญญาณ PWM (Pulse Width Modulator) มีจำนวน 4 ช่อง
- มีโมดูลแปลงสัญญาณอะนาลอกเป็นดิจิตอล (ADC) ขนาด 10 บิตมากถึง 8 ช่อง
- โมดูลเปรียบเทียบแรงดันอะนาลอก (Analog Comparator)
- การสื่อสารข้อมูลอนุกรมมีทั้งแบบ UART (Universal Asynchronous Receiver Transmitters) หรือแบบ RS232, SPI (Serial Peripheral Interface) และแบบ $I^2C$ เป็นต้น
- พอร์ตอินพุตเอาท์พุตขึ้นอยู่กับเบอร์ AVR ที่เลือกใช้งานมีตั้งแต่ 8 ขาจนมากกว่า 100 ขา พอร์ต (ATmega 16 มีขาพอร์ตอินพุตเอาท์พุต 32 ขา)
- แรงดันไฟเลี้ยงและความเร็วในการทำงานขึ้นอยู่กับเบอร์ AVR ที่เลือกใช้งาน

**หมายเหตุ** คุณสมบัติต่างๆจะเกี่ยวข้องโดยตรงกับเบอร์ของ AVR ที่เลือกใช้งาน ซึ่งจะมีคุณสมบัติแตกต่างกันไปในแต่ละเบอร์

### ขาพอร์ตอินพุตเอาท์พุต

ขาพอร์ตอินพุตเอาท์พุตของไมโครคอนโทรลเลอร์ ATmega 16 มีจำนวน 40 ขาโดยแบ่งเป็นขาพอร์ตอินพุตเอาท์พุตอิสระ จำนวน 32 ขา ประกอบไปด้วย PA, PB, PC, PD ขนาด 8 บิต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และขาพอร์ตที่เกี่ยวข้องกับสัญญาณอะนาลอกจำนวน 2 ขาพอร์ต คือ AREF และ AVCC รายละเอียดขาพอร์ตทั้งหมดแสดงดังรูปที่ 2.1 และมีรายละเอียดในแต่ละขาพอร์ตดังนี้

1. VCC

   ขาแรงดันไฟตรง

2. GND

   ขากราวด์

3. Port A (PA0...PA7)

   ขาพอร์ตเป็นอินพุตเอาท์พุตดิจิตอล กำหนดการพูลอัพภายในขาพอร์ตได้ (internal pull-up register) และสามารถกำหนดใช้งานเป็นพอร์ตอินพุตสัญญาณอะนาลอก (A/D Converter) ได้

4. Port B (PB0...PB7)

   เป็นขาพอร์ตเป็นอินพุตเอาท์พุตดิจิตอล กำหนดการพูลอัพภายในขาพอร์ตได้ (internal pull-up register) และเป็นขาพอร์ตหน้าที่พิเศษอีกด้วย เช่น ขาสำหรับการโปรแกรมชิพ ขาป้อนสัญญาณนาฬิกาภายนอก เป็นต้น

5. Port C (PC0...PC7)

   นอกจากจะเป็นขาพอร์ตอินพุตเอาท์พุตดิจิตอล ที่กำหนดการพูลอัพภายในขาพอร์ตได้ (internal pull-up register) แล้วยังเป็นขาพอร์ตหน้าที่พิเศษ เช่น ขาเชื่อมต่อกับดีบักและโปรแกรมด้วยการเชื่อมต่อแบบ JTAG เป็นต้น

6. Port D (PD0...PD7)

   เป็นขาพอร์ตอินพุตเอาท์พุตดิจิตอล กำหนดการพูลอัพภายในขาพอร์ตได้ (internal pull-up register) และขาพอร์ตทำหน้าที่พิเศษ เช่น ขาเชื่อมต่อพอร์ตอนุกรม ขาอินเตอร์รัปต์เนื่องจากสัญญาณภายนอก เป็นต้น

7. /RESET

   ขารีเซตวงจร

8. XTAL1

   ขาต่อคริสตอลออสซิเลเตอร์ ช่องที่ 1 ด้านอินพุต

9. XTAL2

   ขาต่อคริสตอลออสซิเลเตอร์ ช่องที่ 2 ด้านเอาท์พุต

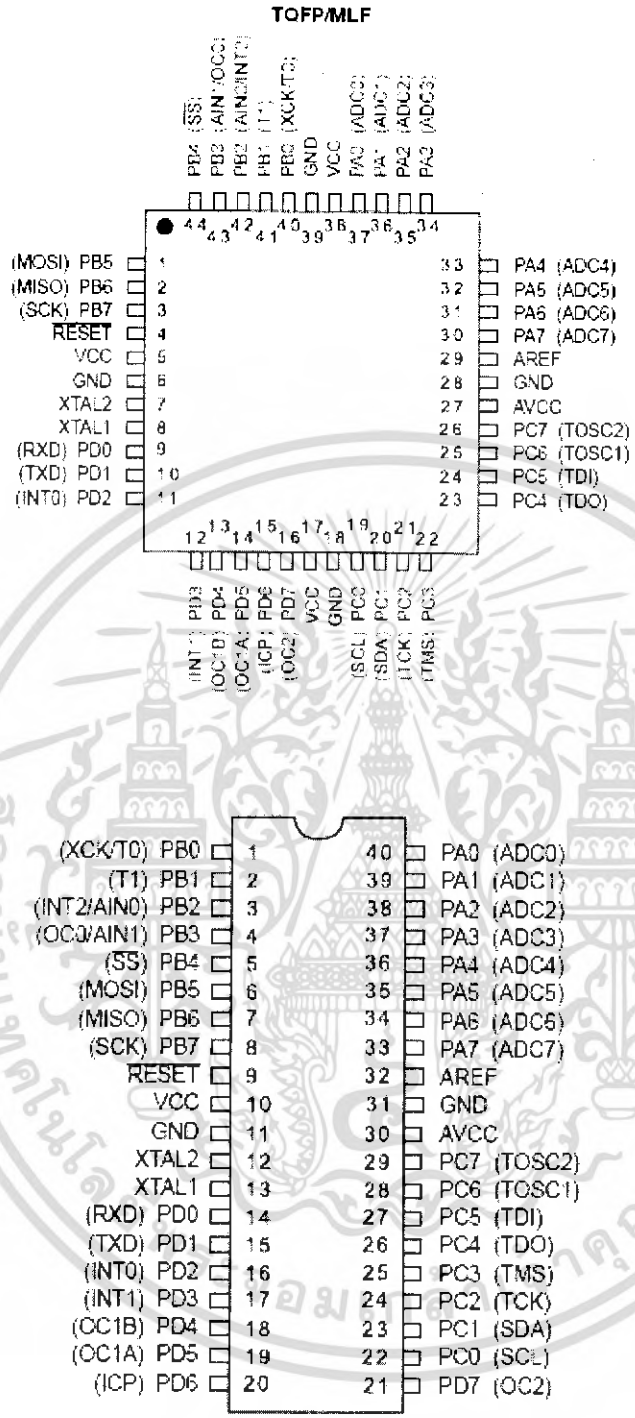
10. AVCC

    ขาแรงดันสำหรับพอร์ต A และโมดูลแปลงสัญญาณอะนาลอกเป็นดิจิตอล

11. AREF

    ขาแรงดันอะนาลอกอ้างอิงสำหรับโมดูลแปลงสัญญาณอะนาลอกเป็นดิจิตอล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้




รูปที่ 2.1 แสดงขาพอร์ต AVR (ATmega16) ตัวถังแบบ TQFP/MLF และ PDIP

## 2.2) การบีบอัดข้อมูลแบบเอ็มเป็ก(MPEG)

เอ็มเป็ก(MPEG) นั้นย่อมาจาก Moving Picture Expert Group ซึ่งเป็นชื่อของกลุ่มคนที่ร่วมมือกันสร้างมาตรฐานสากล(International Standard) เพื่อที่จะใช้ในการเข้ารหัสข้อมูลภาพและเสียงที่อยู่ในรูปแบบของสัญญาณดิจิตอล ต่อจากนั้นได้มีกลุ่มนักวิศวกรชาวยุโรปได้มีการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

พัฒนาการบีบอัดไฟล์ในรูปแบบของเอ็มเป็กต่อจนกลายมาเป็นการบีบอัดไฟล์แบบ "เอ็มพี3" (MP3 : MPEG-1 Audio Layer 3) ซึ่งใช้กันอย่างแพร่หลายในปัจจุบันภายใต้มาตรฐาน ISO/IEC ซึ่งเป็นมาตรฐานที่นำมาใช้ในการเข้ารหัสหรือถอดรหัสข้อมูลของตนเองได้โดยไม่ต้องขออนุญาติหรือจ่ายค่าลิขสิทธิ์ให้กับผู้ใด โดยมาตรฐานของเอ็มพี 3 คือ ISO/IEC 11172-3

มาตรฐานการบีบอัดไฟล์แบบเอ็มเป็กนั้นแบ่งออกได้เป็นกลุ่มๆ ตามชนิดข้อมูลที่ถูกเข้ารหัสและการนำไปใช้งานซึ่งแบ่งออกได้เป็น 5 กลุ่มดังนี้

1. MPEG-1 ข้อมูลภาพและเสียง ใช้ในระบบวิดีโอซีดี และเสียงเพลง
2. MPEG-2 เข้ารหัสข้อมูลภาพและเสียง ใช้ในระบบโทรทัศน์ดิจิตอลและดีวีดี
3. MPEG-4 เป็นส่วนขยายของ MPEG-1 เพื่อรับรูปแบบมัลติมีเดียต่างๆ เช่น 3D หรือการเข้ารหัสที่มีประสิทธิภาพมากขึ้น MPEG-4 แบ่งออกเป็นหลายส่วนตามหน้าที่แต่ละส่วน และทาง MPEG จะปล่อยให้ผู้ผลิตซอฟท์แวร์เป็นผู้พัฒนาโปรแกรมที่ใช้จริงๆ เอง ไม่จำเป็นต้องตาม MPEG-4 เต็มชุดก็ได้ พัฒนาได้เป็นบางส่วนก็พอ (แบบเดียวกับเอ็มพี 3 ที่หยิบแต่ส่วนออดิโอไปทำ)
4. MPEG-7 ไม่ใช่มาตรฐานเกี่ยวกับภาพและเสียงเหมือนอันอื่นๆ แต่เป็นมาตรฐานที่ใช้เก็บข้อมูลเกี่ยวกับตัวมีเดีย (metadata) เช่น หนังแผ่นนี้ชื่ออะไร หรือถ้าหนังเล่นมาถึงตอนนี้ ให้เล่นเพลงนี้ พร้อมขึ้นซับไทเทิลไฟล์นี้ เป็นต้น เก็บข้อมูลเป็น XML
5. MPEG-21 เป็นมาตรฐานที่กำหนดขึ้นว่าด้วยเรื่องเกี่ยวกับ Multimedia Framework

นอกจากทั้ง 5 กลุ่มนี้ยังมีกลุ่มแบบอื่นๆอีกแต่ไม่ได้ใช้กันในปัจจุบันคือ

MPEG-3 เป็นมาตรฐานที่เตรียมใช้กับ HDTV (High Definition Television หรือโทรทัศน์ความละเอียดสูง) แต่สุดท้ายไม่ได้ใช้ เพราะพบว่าแค่เทคโนโลยี MPEG-2 ที่มีอยู่เดิมเพียงพอสำหรับ HDTV แล้ว

**หลักการและพื้นฐานการใช้งาน เอ็มพี 3**

เอ็มพี 3 คือรูปแบบไฟล์ที่ใช้กันอย่างแพร่หลายในปัจจุบัน โดยมีรูปแบบการบีบอัดไฟล์อยู่ในรูปแบบมาตรฐานแบบ MPEG-1 ซึ่งเป็นรูปแบบของการเข้ารหัสข้อมูลแบบข้อมูลภาพและเสียง โดยตัวของ MPEG-1 นี้จะแบ่งออกเป็น 3 เลเยอร์ (layer) ตามความสามารถและความซับซ้อนในการเข้ารหัสข้อมูลโดยเลเยอร์ที่ 1 จะมีความซับซ้อนในการเข้ารหัสน้อยทำให้สามารถบีบอัดข้อมูลได้น้อย และในทางกลับกันเลเยอร์ที่ 3 ก็มีความซับซ้อนในการเข้ารหัสข้อมูลมากที่สุดนั่นคือเอ็มพี 3 จะมีรูปแบบการเข้ารหัสที่มีความซับซ้อนสูงและสามารถที่จะบีบอัดข้อมูลได้มากจึงสามารถจัดเก็บข้อมูลได้เป็นจำนวนมาก แต่ถึงอย่างไรรูปแบบในการบีบอัดของทั้ง 3 เลเยอร์ก็มีรูปแบบมาตรฐานเหมือนกันทั้งหมด โดยความเร็วในการบีบอัดและลักษณะที่แตกต่างกันของทั้ง 3 เลเยอร์แสดงได้ดังตาราง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

| มาตรฐานการบีบอัด | อัตราส่วน | ความเร็วในการส่งข้อมูล |
|---|---|---|
| MPEG-1 Layer 1 | 1:4 | 384 กิโลบิต/วินาที |
| MPEG-1 Layer 2 | 1:6 ถึง 1:8 | 256-192 กิโลบิต/วินาที |
| MPEG-1 Layer 3 | 1: 10 ถึง 1:12 | 128-115 กิโลบิต/วินาที |

ตารางที่ 2.1 แสดงอัตราการบีบอัดข้อมูลและความเร็วในการส่งข้อมูลจากเครื่องอ่านของข้อมูลที่ถูกบีบอัดตามมาตรฐาน MPEG-1

| มาตรฐานการบีบอัด | อัตราส่วนการบีบอัด | เวลาที่ใช้ในการถอดรหัส |
|---|---|---|
| MPEG-1 Layer 1 | 4:1 | 19 ns |
| MPEG-1 Layer 2 | 6:1 | 35 ns |
| MPEG-1 Layer 3 | 12:1 | 59 ns |

ตารางที่ 2.2 แสดงเวลาที่ใช้ในการแปลงข้อมูล

จากการที่เอ็มพี 3 เป็นการเข้ารหัสข้อมูลที่มีกระบวนการเข้ารหัสที่ซับซ้อนที่สุดทำให้บีบอัดข้อมูลได้มาก หรือทำให้เหลือขนาดของข้อมูลเล็กมาก แต่ขนาดข้อมูลที่เล็กลงนี้ก็เล็กลงไปพร้อมกับการสูญเสียข้อมูลไปบางส่วนทั้งนี้เนื่องมาจากการบีบอัดข้อมูลแบบ MPEG นั้นเป็นการบีบอัดข้อมูลที่มีการสูญเสีย (Lossy Compression) แต่ถึงอย่างไรข้อมูลที่สูญเสียไปก็ไม่ได้ส่งผลให้ข้อมูลหลักถึงกับเสียหายเนื่องจากส่วนข้อมูลที่หายไปนั้นจะเป็นส่วนของข้อมูลที่เกินขีดจำกัดของการรับรู้ทั่วไปของมนุษย์ในกรณีที่มีการแปลงกลับมาเป็นข้อมูลเดิม

จากข้อมูลในตารางข้างต้นแสดงให้เห็นถึงประโยชน์ที่ได้จากการบีบอัดข้อมูลแบบเอ็มพี 3 โดยหากนำมาเปรียบเทียบกับการเก็บข้อมูลปกติในแผ่นซีดีรอมแล้วนำมาแปลงกลับจะพบว่าข้อมูลที่อ่านได้จากซีดีรอมเพลงธรรมดานั้นมีจำนวนถึง 1,411,200 บิตต่อความยาว 1 วินาที ดังนั้นความเร็วในการส่งข้อมูลจากเครื่องอ่านไปยังตัวแปลงข้อมูลจะต้องสูงตาไปด้วยคือประมาณ 1.4 เมกะบิตต่อวินาที ซึ่งจากตารางแสดงการบีบอัดข้อมูลแสดงให้เห็นถึงอัตราการบีบอัดข้อมูลและความเร็วในการส่งข้อมูลจากเครื่องอ่านของข้อมูลที่ถูกบีบอัดตามาตรฐาน MPEG-1 เลเยอร์ต่างๆ โดยอ้างอิงเสียงที่ได้จากการแปลงกลับให้อยู่ในระดับคุณภาพเสียงของซีดีรอม ซึ่งเห็นได้ว่าข้อมูลที่ถูกบีบอัดตามมาตรฐานของเอ็มพี 3 หรือเลเยอร์ที่ 3 นั้นจะเหลืออัตราความเร็วในการส่งข้อมูลเพียง 128 กิโลบิตต่อวินาที นั่นหมายความว่าข้อมูลเสียงเพลง 1 นาทีจากเดิมที่มีขนาดประมาณ 10 เมกะไบต์จะเหลือเพียงประมาณ 1 เมกะไบต์เท่านั้น ซึ่งจะทำให้จากเดิมซีดีรอมจะสามารถเก็บเพลงได้ประมาณ 14-18 เพลงรวมความยาวได้ 65 นาทีเมื่อนำมาเก็บข้อมูลในรูปแบบของเอ็มพี 3 จะ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สามารถเก็บเพลงได้ 200 เพลงรวมความยาวได้มากกว่า 600 นาที ส่วนการเก็บข้อมูลเสียงที่คุณภาพต่างๆจะแสดงดังตาราง

| คุณภาพเสียง | แบนด์วิดธ์ (กิโลเฮิรตซ์) | ระบบเสียง | อัตราการส่งข้อมูล (กิโลบิต/s) | อัตราส่วนการบีบอัดข้อมูล |
|---|---|---|---|---|
| โทรศัพท์ | 2.5 | โมโน | 8 | 96:1 |
| ดีกว่า shortwave | 4.5 | โมโน | 16 | 48:1 |
| ดีกว่าคลื่นวิทยุ AM | 7.5 | โมโน | 32 | 24:1 |
| ใกล้เคียงวิทยุ FM | 11 | สเตริโอ | 56 ถึง 64 | 26 ถึง 24 :1 |
| ใกล้เคียง CD | 15 | สเตริโอ | 96 | 16:1 |
| CD | มากกว่า 15 | สเตริโอ | 112 ถึง 128 | 14 ถึง 12 :1 |

ตารางที่ 2.3 แสดงความสัมพันธ์ระหว่างคุณภาพเสียงที่ต้องการกับขนาดของข้อมูลที่ถูกบีบอัด

จากตารางจะเห็นข้อมูลของระบบเสียง ซึ่งการบีบอัดข้อมูลตามมาตรฐาน MPEG-1 นั้นได้ผลลัพธ์เป็นข้อมูลที่เรียงต่อกัน (Data Stream) ซึ่งจะรองรับทั้งในแบบ 1 ช่องสัญญาณและ 2 ช่องสัญญาณ แยกออกเป็นระบบเสียงต่างๆได้ถึง 4 ระบบ คือ

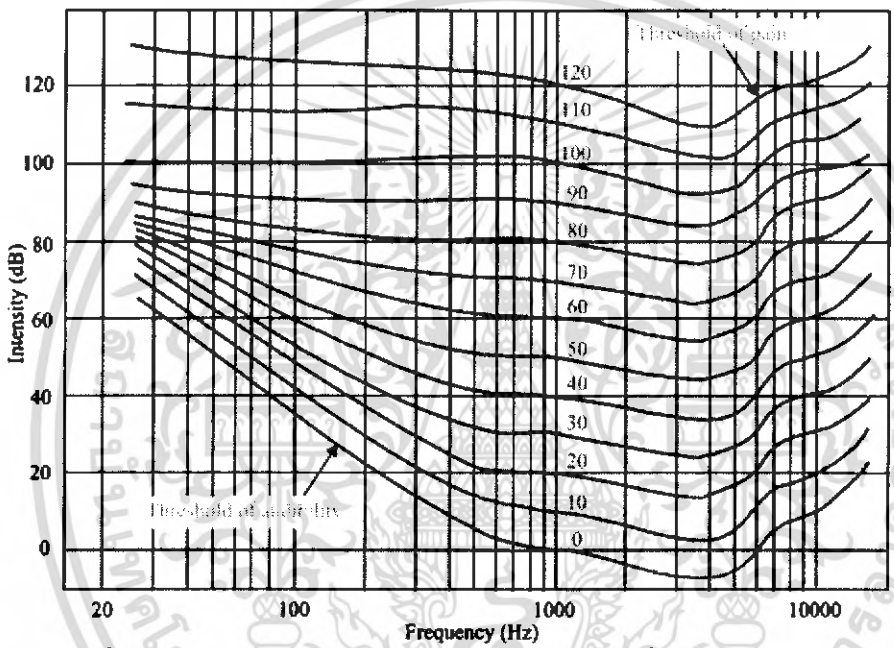
1. ระบบโมโน (Mono) คือได้ผลลัพธ์เป็นข้อมูลเพียง 1 ช่องสัญญาณ ซึ่งอาจจะเป็นเสียงจากช่องซ้ายหรือขวาก็ได้
2. ระบบดูอัลโมโน (Dual-Mono) ได้ข้อมูลที่ประกอบด้วย 2 ช่องสัญญาณเช่นกันแต่ช่องหนึ่งจะเป็นผลรวมของเสียงลำโพงซ้าย และอีกช่องหนึ่งเป็นเสียงของลำโพงขวา
3. ระบบสเตริโอ (Stereo) ข้อมูลที่ได้ประกอบด้วย 2 ช่องสัญญาณเช่นกันแต่ช่องหนึ่งจะเป็นผลรวมของเสียงลำโพงซ้ายกับลำโพงขวา อีกช่องหนึ่งเป็นผลต่างของลำโพงซ้ายกับลำโพงขวา
4. ระบบจอยท์ สเตริโอ (Joint-Stereo) มีลักษณะคล้ายกับระบบสเตริโอแต่จะมีการรวมสัญญาณที่ความถี่ต่ำๆไว้ในช่องสัญญาณเดียว และแยกเสียงที่ความถี่สูงขึ้นมาเหมือนกับระบบสเตริโอปรกติทั่วไปเนื่องจากธรรมชาติของหูมนุษย์จะแยกแยะตำแหน่งของแหล่งกำเนิดเสียงได้ยากถ้าเสียงนั้นมีความถี่ต่ำ

**การเข้ารหัสแบบ MPEG**

การเข้ารหัสแบบ MPEG นั้นโดยทั่วไปแล้วจะทำการตัดข้อมูลเสียงที่จัดเก็บบางส่วนออก แต่สามารถคงรายละเอียดของเสียงที่ได้ยินไว้เท่าเดิม ทั้งนี้เนื่องมาจากการลดขนาดข้อมูลตาม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

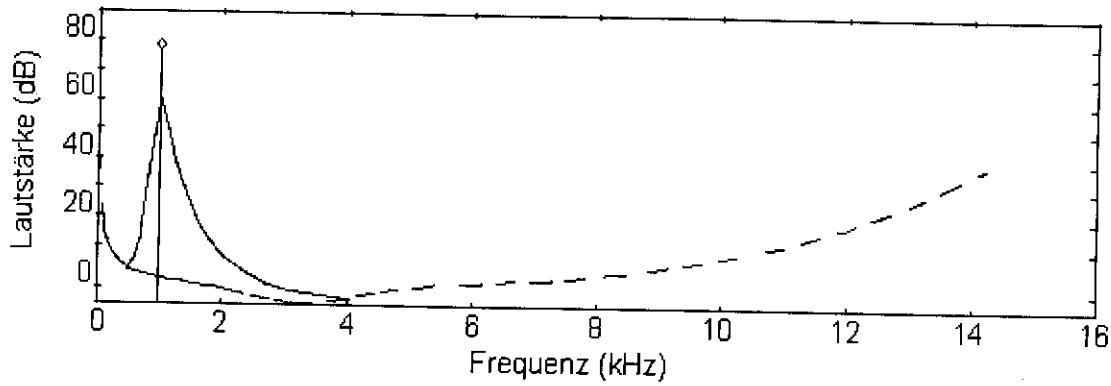
มาตรฐาน MPEG นั้นใช้พฤติกรรมการได้ยินเสียงของมนุษย์มาเป็นเครื่องมือในการลดขนาดข้อมูล อย่างที่รู้กันโดยทั่วไปว่าหูของมนุษย์นั้นมีขีดจำกัดในด้านการรับฟัง โดยความถี่ที่มนุษย์สามารถรับฟังได้คือความถี่ระหว่าง 20-20,000 เฮิรตซ์ ซึ่งถ้าอยู่เกินช่วงนี้ไปหูของมนุษย์จะไม่สามารถได้ยินเสียงนั้นได้ แต่ถึงอย่างไรหูของมนุษย์ก็ใช่ว่าจะมีความไวต่อทุกๆความถี่ที่ได้ยินเท่ากันทุกคน จากผลการทดลองของนักวิทยาศาสตร์โดยสร้างห้องปิดที่ไม่มีเสียงบกวนจากภายนอกขึ้น ให้ผู้ทดสอบเข้าไปข้างในห้อง จากนั้นทำการทดลองโดยการสร้างเสียงความถี่ต่ำขึ้นแล้วค่อยๆเพิ่มความดังของเสียงขึ้นเรื่อยๆจนหูของผู้ทดสอบได้ยินจึงเริ่มบันทึกค่าไว้แล้วเปลี่ยนความถี่ไปเรื่อยๆ จนครบตลอดย่านความถี่แล้วนำมาวาดกราฟได้ดังรูปที่ 2.2




รูปที่ 2.2 กราฟแสดงถึงความไวของหูมนุษย์ต่อเสียงที่พูดระดับต่าง ๆ

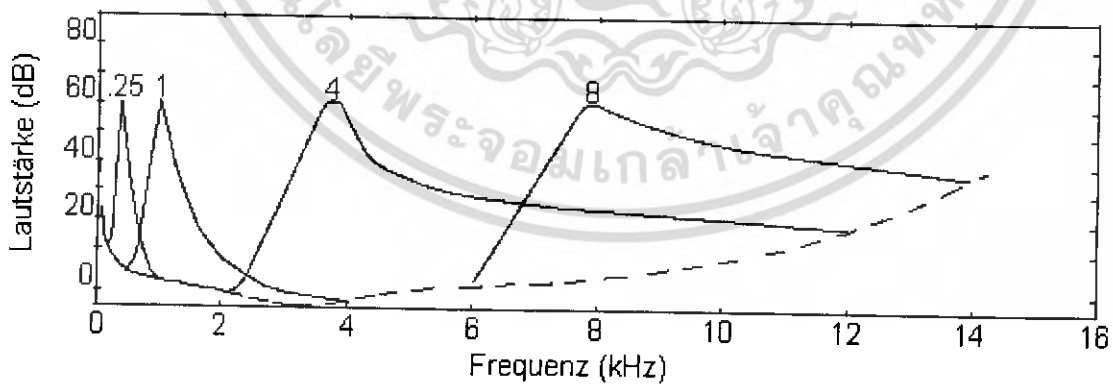
จากรูปจะเห็นว่าที่ความถี่ 2-4 กิโลเฮิรตซ์ หูของมนุษย์มีความไวต่อเสียงมากที่สุดและเมื่อสังเกตที่ความถี่ต่างๆจะพบว่าที่ความถี่สูงมากหรือต่ำมากมีความจำเป็นที่จะต้องใช้ความดังมากๆ เพื่อที่จะทำให้มนุษย์ได้ยิน นอกจากการทดลองนี้ที่ใช้เพียงความถี่เดียวแล้วยังได้มีการทดลองเสียง 2 ความถี่ที่ใกล้เคียงกันกำเนิดพร้อมกันในห้องปิดแล้วสร้างเสียง 1 กิโลเฮิรตซ์กับ 0.9 กิโลเฮิรตซ์ที่ระดับความดัง 60dB แล้วเพิ่มความดังไปเรื่อยๆจนกว่าหูจะได้ยินแล้วบันทึกค่าพร้อมวาดกราฟจะได้กราฟดังรูปที่ 2.3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้




รูปที่ 2.3 แสดงการบังทางด้านความถี่ (Frequency Masking) ที่ความถี่ 1 กิโลเฮิรตซ์

จากรูปที่ 2.3 เมื่อพิจารณาเส้นกราฟจะพบว่าความถี่เสียงที่ใกล้เคียงกันนั้นจำเป็นที่จะต้องมีความดังมากๆจึงจะทำให้มนุษย์สามารถได้ยินได้ หากมีความดังน้อยกว่าเส้นกราฟนั่นหมายความว่าจะไม่สามารถได้ยินเสียงนั้นได้เลยจากคุณสมบัติของมนุษย์ตรงจุดนี้จึงทำให้เกิดย่านความถี่วิกฤต (Critical Band) ถ้ามองจากรูปก็คือช่วงความถี่ที่อยู่ในส่วนฐานของสามเหลี่ยม และเรียกความถี่ที่เป็นยอดของสามเหลี่ยมนี้ว่าความถี่มาสก์ (Masking Tone) สรุปแล้วย่านความถี่วิกฤตก็คือย่านความถี่ในช่วงที่ได้ยินหรือแยกแยะเสียงได้ยากถ้ามีเสียงความถี่มาสก์ของแบนด์นั้นๆยังอยู่จะเรียกคุณสมบัติข้อนี้ของหูมนุษย์ว่าการบังความถี่ (Frequency Masking) นอกจากการไม่ได้ยินเสียงที่อยู่ในย่านความถี่วิกฤตนี้แล้ว ยังมีคุณสมบัติอีกข้อหนึ่งที่จะทำให้หูของมนุษย์ไม่ได้ยินเสียงไปชั่วคราวคือคุณสมบัติการบังเสียงชั่วคราว (Temporal Masking) คือเมื่อมนุษย์ได้ยินเสียงที่เป็นความถี่มาสก์ดังขึ้นมาในระดับหนึ่ง หลังจากเสียงนั้นหยุดลงเราจะต้องเสียเวลาช่วงหนึ่งก่อนที่เราจะได้ยินเสียงที่มีความถี่ใกล้เคียงกับความถี่มาสก์นั้นๆดังรูปที่ 2.4




รูปที่ 2.4 ย่านความถี่วิกฤต (Critical Band) ที่ความถี่ต่างๆ

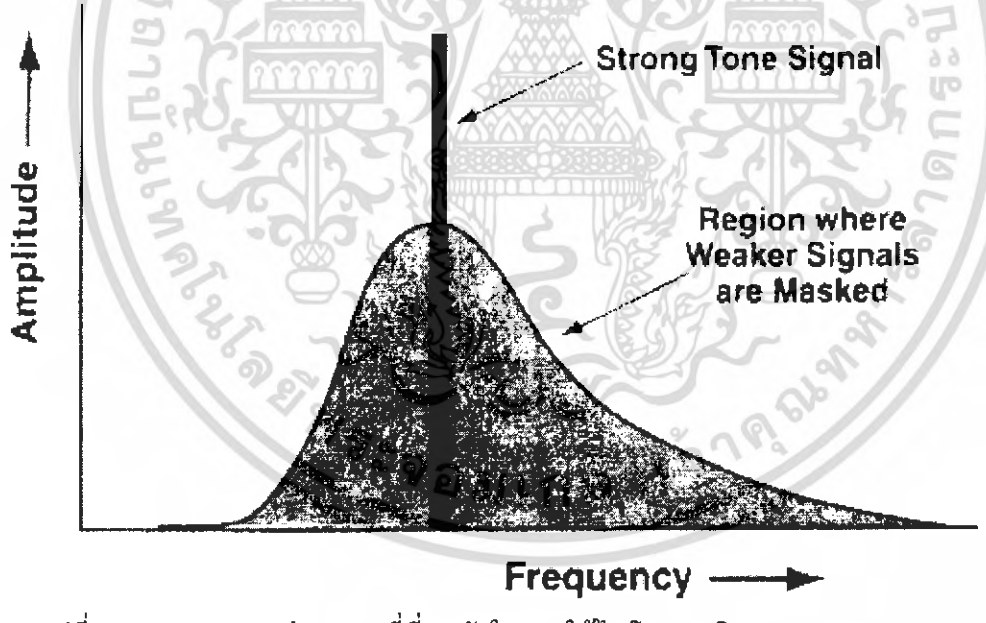
จากรูปที่ 2.4 เป็นรูปกราฟที่ได้จากการทดลองสร้างเสียงความถี่มาสก์ 1 กิโลเฮิรตซ์ ที่มีความถี่ 60 dB หลังจากนั้นปิดเสียงที่เป็นความถี่มาสก์ทดลองสร้างความถี่ที่ใกล้เคียงอีกความถี่หนึ่งซึ่งจากการทดลองนี้ได้ใช้ความถี่ 1.1 กิโลเฮิรตซ์ ที่มีความดังค่าหนึ่งขึ้นหลังจากนั้นก็จับเวลาตั้งแต่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เริ่มสร้างจนกระทั่งได้ยินเสียงนั้น แล้วทำการทดลองซ้ำโดยเปลี่ยนระดับความดังของเสียงที่เกิดขึ้นทีหลังไปเรื่อยๆแล้วนำข้อมูลที่ได้มาวาดกราฟ ซึ่งจากกราฟจะเห็นว่ายิ่งเสียงที่เกิดขึ้นมีความดังน้อยเท่าไรก็ยิ่งมีระยะที่มนุษย์ไม่สามารถได้ยินเสียงยาวขึ้นเท่านั้น

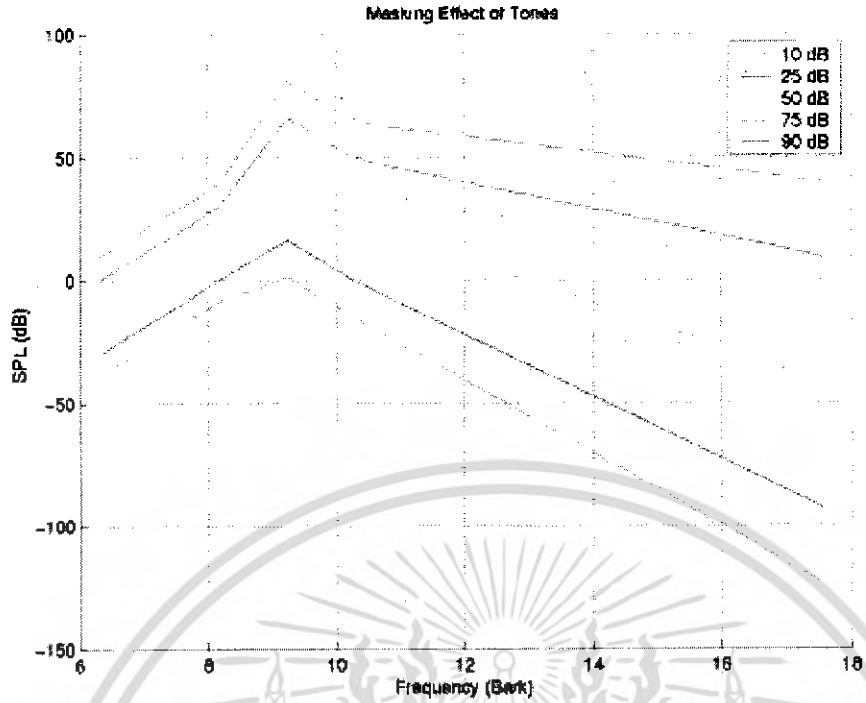
จากคุณสมบัติการรับฟังทั้งหมดที่กล่าวมานั้นเรียกรวมกันว่า "ไซโคอคูสติกโมเดล" (Psychoacoustic Model) ซึ่งถือเป็นเครื่องมือที่สำคัญมากในการนำมาเป็นตัวกรองเพื่อลดขนาดในการบีบอัดข้อมูลเสียงตามมาตรฐาน MPEG ซึ่งมีลำดับกระบวนการในการบีบอัดดังนี้

1. นำข้อมูลเสียงดิจิตอลป้อนเข้าฟิลเตอร์ (Filter) เพื่อแยกเสียงออกเป็นช่วงความถี่ย่อยๆ (Sub-bands) ซึ่งมีความกว้างเท่ากับย่านความถี่วิกฤต จำนวน 32 ช่องความถี่เรียกขั้นตอนนี้ว่า Sub-band Filtering
2. ใช้ไซโคอคูสติกโมเดลเป็นเครื่องมือในการวิเคราะห์ข้อมูลส่วนที่ไม่มีผลต่อการได้ยินของมนุษย์ออกไป โดยพิจารณาระหว่างช่วงความถี่ 2 ช่วงที่ติดกันและพิจารณาย่อยลงไปในแต่ละช่วงความถี่ด้วย
3. ถ้าวิเคราะห์แล้วพบว่าเสียงช่วงได้ไม่มีผลกระทบต่อการได้ยิน ให้ตัดข้อมูลส่วนนั้นออกไปและไม่นำไปเข้ารหัสในส่วนถัดไป
4. นำข้อมูลที่เหลือมาเข้ารหัสซึ่งจะมีวิธีที่แตกต่างกันขึ้นอยู่กับแต่ละเลเยอร์




รูปที่ 2.5 ขอบเขตของช่วงความถี่ที่ถูกบังในการใช้ไซโคอคูสติก (Psychoacoustic)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้




รูปที่ 2.6 ขอบเขตของช่วงความถี่ที่ถูกบังในการใช้ไซโคอคูสติกที่ระดับความดังต่างๆ

**โครงสร้างของข้อมูล เอ็มพี 3**

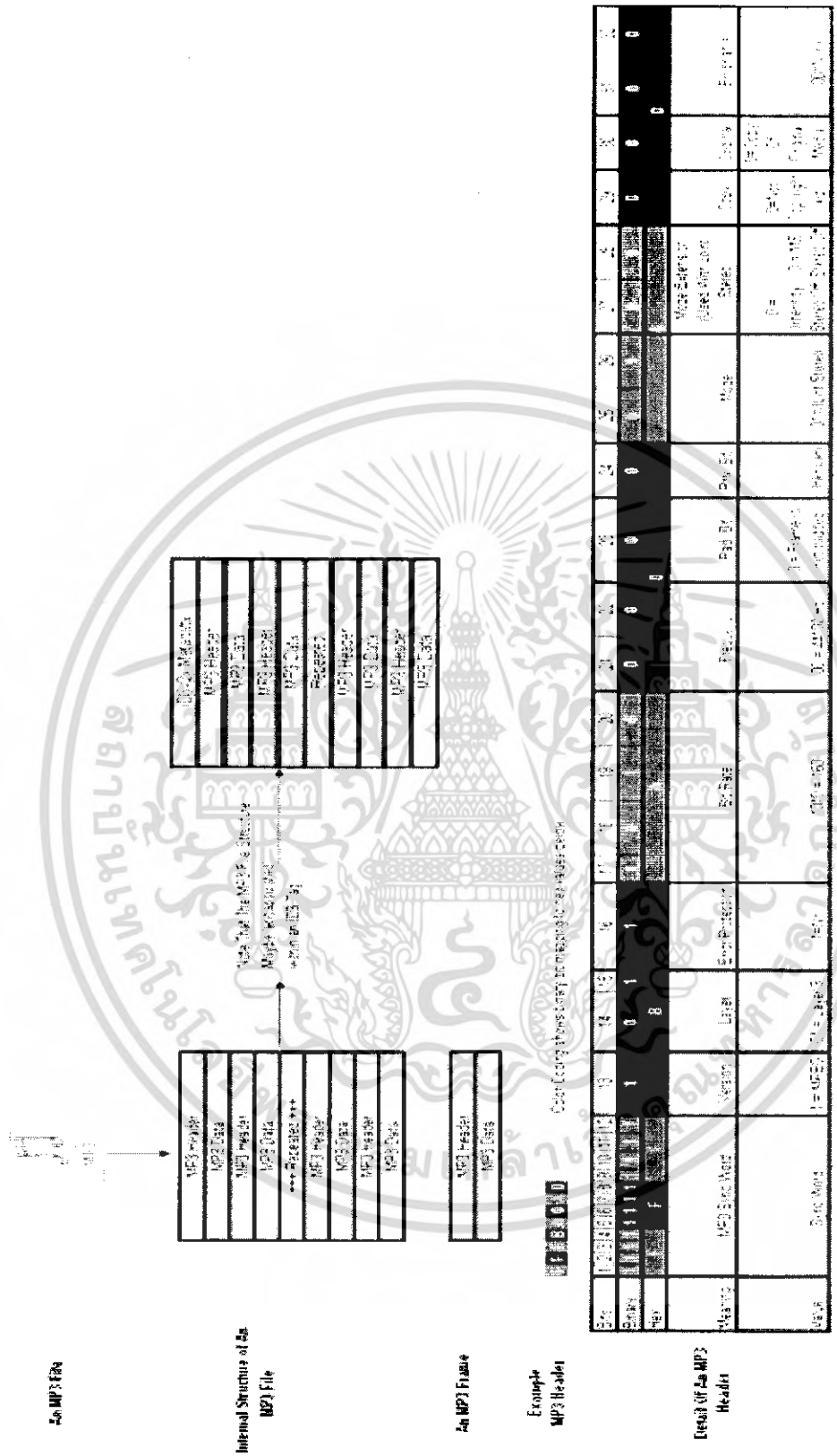
ข้อมูลที่ถูกบีบอัดตามมาตรฐาน เอ็มพี 3 นั้นจะอยู่ในลักษณะของเฟรมข้อมูล โดยในแต่ละเฟรมข้อมูลจะมีส่วนประกอบกายในอยู่ 4 ส่วนคือ

- หัวข้อมูล (Header) เป็นข้อมูลขนาด 32 บิตแสดงลักษณะทั่วไปของไฟล์นั้นๆ
- ส่วนตรวจสอบความผิดพลาด (CRC) เป็นข้อมูลขนาด 16 บิต ใช้ตรวจสอบข้อมูลภายในเฟรมว่าถูกต้องหรือไม่จะมีหรือไม่ก็ได้
- ข้อมูลข้างเคียง (Side Information) มีขนาด 17 หรือ 32 ไบต์ (17 ไบต์สำหรับระบบโมโน 32 ไบต์สำหรับระบบอื่นๆ) เป็นส่วนที่เก็บองค์ประกอบที่ใช้ในการถอดรหัส
- ข้อมูลหลัก (Main Data) มีความยาวขึ้นอยู่กับอัตราการส่งข้อมูล (Baud rate) และอัตราการสุ่มข้อมูลในการแปลงกลับเป็นสัญญาณอะนาลอก (Sampling Frequency)

| หัวข้อมูล (Header) | ตรวจสอบความผิดพลาด (CRC) | ข้อมูลข้างเคียง (Side Information) | ข้อมูลหลัก (Main Data) |
|---|---|---|---|

รูปที่ 2.7 แสดงรูปแบบข้อมูลเอ็มเป็กเลเยอร์ 3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.8 ส่วนประกอบและโครงสร้างของ เอ็มพี 3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**2.3) ระบบการจัดการข้อมูล**

โดยปกติในการใช้ฮาร์ดดิสก์ผู้ใช้ต้องทำการฟอร์แมต (Format) ฮาร์ดดิสก์ก่อนที่จะนำไปบรรจุข้อมูล การฟอร์แมตฮาร์ดดิสก์เป็นการแบ่งฮาร์ดดิสก์ออกเป็นส่วนๆ เพื่อให้คอมพิวเตอร์รู้ว่าตำแหน่งของข้อมูลอยู่ตรงไหนของฮาร์ดดิสก์ การแบ่งนี้จะแบ่งออกเป็น เซ็กเตอร์ (Sector) และแทร็ก (Track) โดยเซ็กเตอร์นั้นจะเป็นการแบ่งตามแนวตั้งฉากกับศูนย์กลางของแผ่นดิสก์ และแทร็กจะเป็นการแบ่งเป็นเส้นขวางรอบศูนย์กลางของแผ่นดิสก์ FAT เป็นระบบไฟล์ชนิดหนึ่งที่ถูกกำหนดโดยซอฟต์แวร์ระบบปฏิบัติการ (operating system) ซึ่งระบบไฟล์ที่นิยมใช้กันอยู่ในปัจจุบันมี

- FAT ของระบบปฏิบัติการดอส (DOS) และวินโดวส์ (Windows)
- NTFS ของระบบปฏิบัติการวินโดวส์เอ็นที (Windows NT)
- HPFS ของระบบปฏิบัติการโอเอสทู (OS2)
- Unix File System

**FAT : File Allocation Table**

เป็นระบบไฟล์ที่ใช้ในระบบปฏิบัติการในตระกูล Microsoft และเป็นระบบไฟล์ที่มีพัฒนาการมาอย่างต่อเนื่อง ระบบไฟล์ในตระกูลนี้มีลักษณะคือ เป็นการกำหนดหมายเลขให้กับทุก ๆ คลัสเตอร์(Cluster) ในแต่ละ พาร์ทิชั่น(Partition) แล้วทำการสร้างตารางที่มีจำนวนช่องตามจำนวน คลัสเตอร์ นั้น เพื่อเป็นการระบุสถานที่หรือ คลัสเตอร์ ที่ทำการเก็บข้อมูลของไฟล์แต่ละไฟล์ และมีตารางอีกตารางหนึ่งที่เรียกว่า "ไดเร็คทอรี่"(Directory) สำหรับเก็บข้อมูลรายละเอียดของไฟล์ เช่น คุณสมบัติต่าง ๆ และ หมายเลข คลัสเตอร์ เริ่มต้นที่เก็บตัวข้อมูลจริง ๆ ระบบไฟล์ FAT มีหลายรุ่นดังต่อไปนี้

1. FAT 12 เป็นระบบไฟล์ที่ใช้ใน Floppy Disk และ Harddisk ที่มีขนาดไม่เกิน 16 MBs หมายเลข คลัสเตอร์ มีขนาด 12 บิต จึงสามารถอ้างถึง คลัสเตอร์ ได้เพียง 4096 คลัสเตอร์ เท่านั้น
2. FAT 16 ใช้ตัวเลขขนาด 16 บิต ในการกำหนดหมายเลข คลัสเตอร์ จึงกำหนดหมายเลขได้ 65536 หมายเลข ระบบไฟล์นี้ มีใช้ในระบบปฏิบัติการของ Microsoft ทุกรุ่น พาร์ทิชั่น ที่จะใช้ระบบไฟล์นี้ได้ ต้องมีขนาดไม่เกิน 2GBs. FAT 16 ได้รับการปรับปรุงให้มีความสามารถมากขึ้นใน Windows 95 เพื่อให้สามารถใช้งานกับไฟล์ที่มีชื่อยาวได้ไม่เกิน 256 ตัว เรียก FAT 16 รุ่นนี้ว่า Virtual FAT หรือ VFAT

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3. FAT 32 ระบบไฟล์ระบบนี้จะใช้หมายเลขขนาด 28 บิต ซึ่งตามทฤษฎีจะสามารถกำหนด คลัสเตอร์ ได้มากถึง 268,435,456 คลัสเตอร์ และสามารถใช้กับ พาร์ทิชั่น ที่มีขนาดใหญ่ได้ถึง 2 TeraBytes ระบบไฟล์แบบ FAT32 นี้มีใช้ใน Windows 95 OSR2 ขึ้นไป แต่ใช้ไม่ได้ใน Windows NT

| คุณลักษณะ | FAT12 | FAT16 | FAT32 |
|---|---|---|---|
| ใช้สำหรับ | Floppies and very small hard disk volumes | Small to moderate-sized hard disk | Medium-sized to very large hard disk volumes |
| ขนาดของการเข้ารหัสข้อมูล | 12 bits | 16 bits | 28 bits |
| จำนวนมากสุดของคลัสเตอร์ | 4,086 | 65,526 | ~268,435,456 |
| ขนาดของคลัสเตอร์ที่ใช้งาน | 0.5 KB to 4 KB | 2 KB to 32 KB | 4 KB to 32 KB |
| ขนาดความจุสูงสุด | 16,736,256 | 2,147,123,200 | about 2^41 |

ตารางที่ 2.4 แสดงค่าข้อจำกัดต่าง ๆ ของ ระบบไฟล์แบบ FAT

FAT ที่นิยมใช้กันอยู่ใน ของระบบปฏิบัติการดอส และวินโดวส์ คือ FAT16 โดย FAT จะทำหน้าที่จัดการข้อมูลหลายๆ เซ็กเตอร์โดยในแต่ละเซ็กเตอร์จะแบ่งย่อยออกเป็นอีกหลายๆ คลัสเตอร์ (Cluster) ซึ่งในระบบ FAT16 (16 บิต) นั้นสามารถอ้างอิงหรือชี้ตำแหน่งคลัสเตอร์ได้สูงสุด 65,536 คลัสเตอร์ (ข้อมูลทางดิจิทัลจำนวน 1 bit สามารถเป็นได้เพียง 2 สถานะคือ 0 และ 1 ดังนั้น ถ้าเป็น 16 บิต สามารถเป็นได้เท่ากับ 2 ยกกำลัง 16 ซึ่งเท่ากับ 65,536) แต่ในระบบ FAT16 นั้น สามารถมีขนาดของคลัสเตอร์ใหญ่ที่สุด 32 KB (Kilobyte) ดังนั้นในระบบ FAT16 จึงสามารถอ้างข้อมูลในหนึ่งพาร์ทิชัน (partition) ได้สูงที่สุดที่ 2 GB (gigabyte) (32 KB คูณ 65,536 คลัสเตอร์ เท่ากับ 2,097,152 KB หรือ 2,048 MB หรือ 2 GB)

ดังนั้นถ้าต้องการใช้ฮาร์ดดิสก์ขนาด 2 GB หรือฮาร์ดดิสก์ที่มีพาร์ทิชันเท่ากับ 2GB หมายความว่าขนาดของคลัสเตอร์ที่เล็กที่สุดเท่ากับ 32 KB ซึ่งหมายความว่าไม่ว่าไฟล์ที่ต้องการเก็บในฮาร์ดิสก์จะมีขนาดเล็กแค่ไหนก็ตาม ฮาร์ดิสก์ก็จะต้องจองพื้นที่ให้ไฟล์นี้ไม่ต่ำกว่า 32 KB ตัวอย่างเช่น ถ้าต้องการเก็บไฟล์ขนาด 1 KB ลงในฮาร์ดดิสก์ที่เป็น FAT 16 ฮาร์ดดิสก์จะต้องจองพื้นที่เพื่อเก็บไฟล์นี้ 32 KB ซึ่งหมายความว่าจะต้องสูญเสียพื้นที่ในฮาร์ดดิสก์ไปโดยไม่สามารถใช้ได้ถึง 31 KB ดังนั้นยิ่งมีไฟล์ขนาดเล็กกว่า 32 KB มากเท่าไร หมายความว่า จะสูญเสียเนื้อที่ว่า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

งบนฮาร์ดดิสก์ไปโดยไม่ได้ใช้ประโยชน์มากขึ้นเท่านั้น วิธีแก้ไขปัญหาการสูญเสียเนื้อที่นี้อาจจะทำได้ 2 กรณีคือ

1. ถ้ายังต้องการใช้ฮาร์ดดิสก์ที่เป็น FAT16 อยู่จะต้องใช่วิธีการแบ่งพาร์ทิชันฮาร์ดดิสก์ให้มีขนาดเล็กลง เพื่อให้ฮาร์ดดิสก์มีขนาดคลัสเตอร์เล็กลง จะได้ทำให้เนื้อที่ว่างที่ไม่สามารถใช้งานเหลือน้อยลง ดังตารางข้างล่างนี้คือถ้าใช้แบ่งพาร์ทิชันฮาร์ดดิสก์ไว้ที่ขนาด 512 MB ต่อพาร์ทิชัน ขนาดของคลัสเตอร์จะลดลงเหลือแค่ 8 KB ซึ่งจะทำให้ความสูญเสียเนื้อที่บนฮาร์ดดิสก์โดยเปล่าประโยชน์ลดน้อยลงถึง 3 เท่าเมื่อเทียบกับการแบ่งพาร์ทิชันไว้ที่ขนาด 2 GB แต่วิธีการแบ่งฮาร์ดดิสก์ออกเป็นหลายๆ พาร์ทิชันนี้อาจทำให้เกิดความยุ่งยากเช่น มีไดร์ฟฮาร์ดดิสก์หลายๆ ไดร์ฟ อาจทำให้สบสนเวลาใช้งาน

2. ให้ใช้ฮาร์ดดิสก์ที่เป็น FAT32 ซึ่งเป็นระบบ FAT แบบใหม่ 32 บิต ซึ่งมีในระบบปฏิบัติการวินโดวส์ 95 OSR2 (Windows 95 OEM Service Release 2) หรือในวินโดวส์ 98 หรือใช้โปรแกรมที่ช่วยแปลง FAT16 ให้เป็น FAT32 อย่างเช่น Partition-It, Partition Magic เป็นต้น สำหรับ FAT32 นี้ จำนวนคลัสเตอร์ที่จะอ้างอิงถึงได้เท่ากับ 2 ยกกำลัง 28 หรือเท่ากับ 268,436,456 คลัสเตอร์ ดังนั้นเมื่อใช้ขนาดของคลัสเตอร์ 4 KB ขนาดของพาร์ทิชันสูงสุดที่จะมีได้จะเท่ากับ 8 GB และถ้าขนาดของคลัสเตอร์สูงสุดที่ 32 KB จะทำให้ฮาร์ดดิสก์สามารถมีพาร์ทิชันได้สูงที่สุดที่ 2 TB (1 Teta Byte เท่ากับ 1,024 GB)

| ขนาดของพาร์ทิชัน | ขนาดของคลัสเตอร์ FAT32 | ขนาดของคลัสเตอร์ FAT16 |
|---|---|---|
| น้อยกว่า 260 Megabyte | 512 byte | 4 kilobyte |
| 260-511 Megabyte | 4 kilobyte | 8 kilobyte |
| 512-1023 Megabyte | 4 kilobyte | 8 kilobyte |
| 1024-2048 Megabyte | 4 kilobyte | 16 kilobyte |
| 2-8 Gigabyte | 4 kilobyte | 32 kilobyte |
| 8-16 Gigabyte | 8 kilobyte | 32 kilobyte |
| 16-32 Gigabyte | 16 kilobyte | 32 kilobyte |
| มากกว่า 32 Gigabyte | 32 kilobyte | 32 kilobyte |

ตารางที่ 2.5 เปรียบเทียบขนาดระหว่างคลัสเตอร์ FAT32 และ FAT16

ในเครื่องคอมพิวเตอร์ที่ใช้ระบบปฏิบัติการวินโดวส์ 95 นั้น ถ้าสำรวจดูในโฟล์เดอร์ (Folder) ต่างๆ จะพบว่ามีไฟล์ขนาดเล็กๆ เป็นจำนวนหลายร้อยไฟล์ ตัวอย่างเช่น ไฟล์ที่มีนามสกุล .dll ซึ่งไฟล์เหล่านี้จะเป็นต้นต่อของการทำให้เกิดการสูญเสียเนื้อที่ในฮาร์ดดิสก์อย่างไม่มีประโยชน์ โดยไม่ว่าฮาร์ดดิสก์จะมีคลัสเตอร์เป็นแบบ FAT32 หรือ FAT 16 ก็ตาม จากตารางข้างล่างต่อไปนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง


จะแสดงถึงไฟล์ต่างๆ ในโฟล์เดอร์ของวินโดวส์ 95 โดยทั่วไป เมื่อใช้ฮาร์ดิสก์มีคลัสเตอร์เป็น 4 Kilobyte (FAT32) เนื้อที่ในฮาร์ดิสก์ 83.5 เปอร์เซ็นต์เป็นเนื้อที่ที่เสียไปโดยไม่มีประโยชน์ และเมื่อใช้ฮาร์ดิสก์มีคลัสเตอร์เป็น 32 Kilobyte (FAT16) เนื้อที่ในฮาร์ดิสก์ 97.9 เปอร์เซ็นต์เป็นเนื้อที่ที่เสียไปโดยไม่มีประโยชน์

| ไฟล์ขนาด 2,048 byte หรือน้อยกว่า | ขนาดของไฟล์ (byte) | คลัสเตอร์ขนาด 4 กิโลไบต์ (FAT32) | คลัสเตอร์ขนาด 32 กิโลไบต์ (FAT16) |
|---|---|---|---|
| MIDIMAP.CFG | 1 | 4,096 | 32,768 |
| BLANK.HTM | 93 | 4,096 | 32,768 |
| POWER.DRV | 1,920 | 4,096 | 32,768 |
| 3WINNET16.DLL | 2,000 | 4,096 | 32,768 |
| JETSQL35.CNT | 2,018 | 4,096 | 32,768 |
| เนื้อที่ที่เกิดจากไฟล์เล็กๆ จำนวน 400 ไฟล์ (หน่วยเป็นไบต์) | | 1,638,400 | 13,107,200 |
| เนื้อที่ที่ที่ต้องใช้จริงๆ | | 269,771 | 269,771 |
| เนื้อที่ที่เสียไปโดยเปล่าประโยชน์ | | 1,368,629 | 12,837,429 |
| เปอร์เซ็นต์ของเนื้อที่ที่เสียไปโดยเปล่าประโยชน์ | | **83.5** | **97.9** |

ตารางที่ 2.6 เปรียบเทียบเปอร์เซ็นต์การใช้งานคลัสเตอร์ที่เสียโดยเปล่าประโยชน์

ในระบบปฏิบัติการวินโดวส์ 95 นั้น สามารถหาไฟล์จำนวน 2000 ไฟล์ ที่มีขนาดรวมกันประมาณ 200 เมกะไบต์ได้ ซึ่งเมื่อคิดเฉลี่ยแล้วแต่ละไฟล์มีขนาด 100,000 ไบต์ ดังนั้นเมื่อเปรียบเทียบการเก็บในฮาร์ดดิสก์ที่เป็นทั้งแบบ FAT32 (ขนาดคลัสเตอร์ 4 Kilobyte ) และ FAT16 (ขนาดคลัสเตอร์ 32 Kilobyte) ดังตารางข้างล่างแล้ว จะพบว่าแบบ FAT 32 จะสามารถช่วยประหยัดเนื้อที่บนฮาร์ดดิสก์ได้เป็นจำนวนมาก

71945

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

| สำหรับไฟล์ขนาด 100,000 byte แต่ละไฟล์ | คลัสเตอร์ขนาด 4 Kilobyte (FAT32) | คลัสเตอร์ขนาด 32 Kilobyte (FAT16) |
|---|---|---|
| เนื้อที่ที่ใช้ | 102,400 | 131,072 |
| เนื้อที่ที่ต้องการจริงๆ | 100,000 | 100,000 |
| เนื้อที่เปล่าประโยชน์ | 2,400 | 31,072 |
| เปอร์เซ็นต์ของเนื้อที่ที่เสียไปโดยเปล่าประโยชน์ | **2.3** | **23.7** |

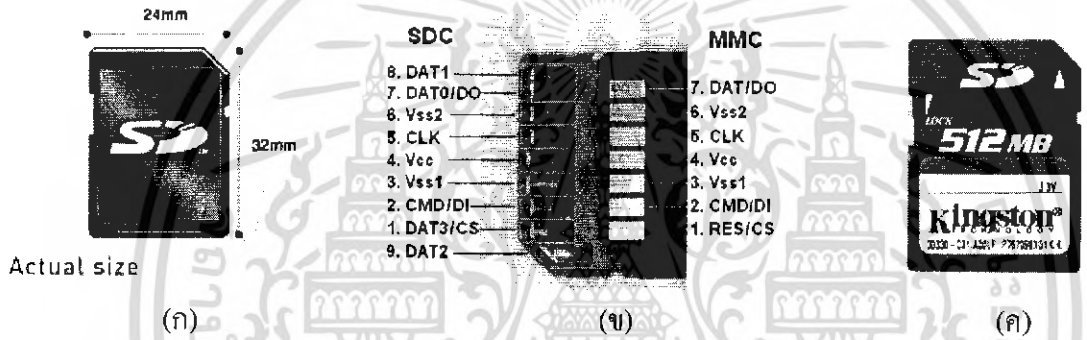
ตารางที่ 2.7 เปรียบเทียบการเก็บในฮาร์ดดิสก์แบบFAT32 (ขนาดคลัสเตอร์ 4 Kilobyte ) และ FAT16 (ขนาดคลัสเตอร์ 32 Kilobyte)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**2.4) เอสดีการ์ด (SD Card)**

**คุณลักษณะรูปร่างและโครงสร้าง**

ลักษณะภายนอกของเอสดีการ์ด นั้นจะมีขนาดที่มีการกำหนดไว้เป็นมาตรฐาน คือ มีความกว้าง 24 มิลลิเมตร, ความยาว 32 มิลลิเมตร และความหนา 2.1 มิลลิเมตร มีน้ำหนักโดยประมาณ 2 กรัม และจะมีมุมตัดที่มุมบนขวามือ(ดังรูปที่ 2.9ก.) ขาที่ใช้ในการติดต่อกับอุปกรณ์ภายนอกของ SD Card นั้นมีทั้งหมด 9 ขาซึ่งมีมากกว่า MMC ที่มี 7 ขา แสดงการเปรียบเทียบของขาสัมผัสระหว่างSD Card กับ MMC ได้ดังรูปที่ 2.9 ข. SD Card นั้นที่ตำแหน่งด้านข้างทางซ้ายจะมีสวิตช์เลื่อน (ดังรูปที่ 2.8 ค.) หากเลื่อนมายังตำแหน่ง Lock จะเป็นการไม่อนุญาตให้ทำการเขียนหรือลบข้อมูลบนตัวการ์ดได้ (Write Protect) แต่ถ้าหากเลื่อนสวิตช์มายังตำแหน่ง Un-Lock จะอนุญาตให้ทำการเขียนหรือลบข้อมูลบนตัวการ์ดได้ ซึ่งทั้งสองกรณีนี้จะไม่รวมถึงการอ่านไม่ว่าตำแหน่งของสวิตช์จะอยู่สถานะLocd หรือ Un-Lock ก็สามารถที่จะอ่านข้อมูลได้ตลอดเวลา




(ก) (ข) (ค)

รูปที่ 2.9 แสดงรูปร่าง และตำแหน่งขาของ SD Card

**การทำงานในโหมด SD และโหมด SPI**

การติดต่อสื่อสารของSD Card นั้นมีวิธีการติดต่ออยู่ 2 โหมด คือ โหมด SPI และโหมด SD ซึ่งหากดูรายละเอียดจากตารางที่ 2.9 จะทราบถึงข้อเปรียบเทียบการทำงานของการ์ด SD คือ การ์ดจะสามารถกำหนดโหมดการทำงานได้ 2 โหมด คือ โหมด SD และโหมด SPI ดังที่กล่าวไว้ข้างต้น ซึ่งในแต่ละโหมดจะมีการอ้างอิงถึงการใช้คำสั่ง กล่าวคือหากต้องการติดต่อกับการ์ดในโหมด SPI ที่ขาสัญญาณ CS (CS หรือ Chip Select ในบางแหล่งจะใช้ชื่อเป็น SS หรือ Slave Select ซึ่งเป็นอันที่เข้าใจว่าเป็นขาสัญญาณเดียวกัน) จะต้องกำหนดให้มีสถานะลอจิกต่ำ(Logic Low)ไว้ตลอดเวลา และขาสัญญาณที่ต้องกำหนดให้ใช้งานด้วย คือขา SCLK(Serial Clock), MISO(Master-In-Slave-Out) และ MOSI(Master-Out-Slave-In) การส่งข้อมูลนั้นจะมีการรับและส่งข้อมูลระหว่างตัวอุปกรณ์(Host) กับการ์ดทีละ 1 บิต ข้อมูลในแต่ละบิตนั้นจะต้องมีการอ้างอิงสัญญาณนาฬิกาที่ขา SCLK ขึ้นมา 1 ลูกต่อข้อมูล 1 บิต

สำหรับการติดต่อกันแบบ SD โหมดนั้น ขาที่เคยทำหน้าที่เป็นขา CS ใน SPI โหมด จะทำหน้าที่เป็นขา Card Detect และเมื่อมีการกำหนดการติดต่อกันในโหมด SD แล้ว จะมีขาที่ทำหน้าที่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

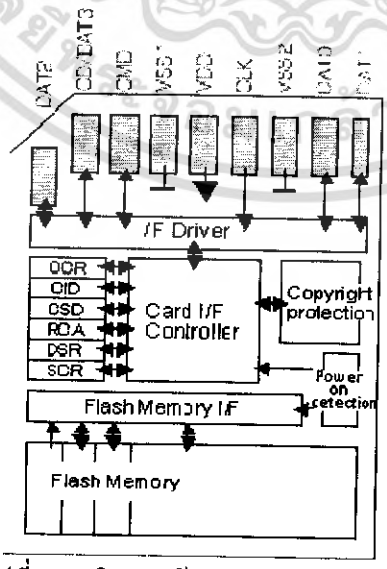
เป็นขาข้อมูล (Data) ทั้งหมด 4 ขา เพราะฉะนั้นจะได้ความเร็วในการสื่อสารมากเป็น 4 เท่าเมื่อเปรียบเทียบกับโหมด SPI

| Pin | SD Mode | | SPI Mode | |
|---|---|---|---|---|
| | Name | Description | Name | Description |
| 1 | CD/DAT3 | Card detect/Data Line[Bit3] | CS | Chip Select |
| 2 | CMD | Command/Response | DI | Data In |
| 3 | VSS | Supply Voltage Ground | VSS | Supply Voltage Ground |
| 4 | VDD | Supply Voltage | VDD | Supply Voltage |
| 5 | CLK | Clock | SCLK | Clock |
| 6 | VSS2 | Supply Voltage Ground | VSS2 | Supply Voltage Ground |
| 7 | DAT0 | Data Line[Bit0] | DO | Data Out |
| 8 | DAT1 | Data Line[Bit1] | RSV | - |
| 9 | DAT2 | Data Line[Bit2] | RSV | - |

ตารางที่ 2.8 รายละเอียดขาต่างๆของSD Card

**โครงสร้างภายใน**

โครงสร้างภายใน(ดังรูปที่ 2.10)ที่กำหนดการทำงานของการ์ดจะประกอบด้วยส่วนที่เป็น Copyright Protection และหน่วยควบคุมการทำงานที่มีการติดต่อกับพื้นที่ที่ใช้เก็บข้อมูล สำหรับพื้นที่ที่ใช้เก็บข้อมูลจะเป็นหน่วยความจำแบบ (Flash memory)จะไม่มีการติดต่อโดยตรงกับอินพุทหรือเอาท์พุท(I/O) ภายนอก กล่าวคือ จะต้องผ่านหน่วยควบคุมหลัก (Card interface Controller) โดยในหน่วยควบคุมหลักนี้ยังมีการติดต่อกับรีจิสเตอร์เพื่อบ่งบอกสิ่งสำคัญต่างๆเกี่ยวกับสิ่งที่อยู่ในแผ่นการ์ดด้วย



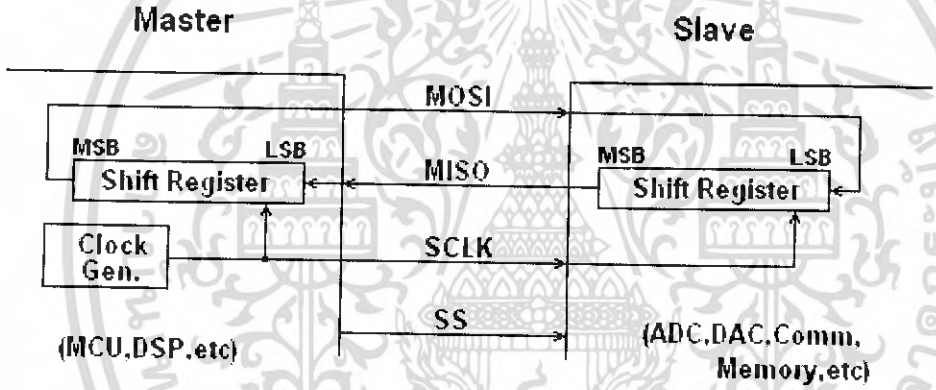

รูปที่ 2.10 โครงสร้างภายในของ SD Card

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**การเชื่อมต่ออุปกรณ์ต่อพ่วงแบบอนุกรม(Serial Peripheral Interface:SPI)**

การเชื่อมต่ออุปกรณ์ต่อพ่วงแบบอนุกรมเป็นวิธีหนึ่งที่ใช้ในการเชื่อมต่อติดต่อสื่อสารระหว่างไอซีภายในบอร์ด การเชื่อมต่ออุปกรณ์ต่อพ่วงแบบอนุกรมนี้ถูกเผยแพร่โดย Motorola, Inc. (Freescale Semiconductor) เนื่องจากวิธีการเชื่อมต่อแบบนี้สามารถทำได้ง่าย จึงเป็นอีกทางเลือกหนึ่งในการเชื่อมต่อกันระหว่างไอซีนอกจากการเชื่อมต่อแบบ IIC การเชื่อมต่ออุปกรณ์ต่อพ่วงแบบอนุกรมนี้จะใช้สายสัญญาณในการสื่อสาร 3 ถึง 4 เส้นซึ่งจะมากกว่าแบบ IIC ซึ่งใช้เพียง 2 เส้น แต่การเชื่อมต่อแบบSPI จะสามารถส่งผ่านข้อมูลได้มากกว่า ซึ่งสามารถส่งข้อมูลได้สูง 20ล้านบิทต่อวินาที (ทั้งนี้ขึ้นอยู่กับข้อจำกัดของอุปกรณ์) ปัจจุบันได้มีการนำวิธีการเชื่อมต่ออุปกรณ์แบบSPIไปใช้ในไอซีแปลงอะนาล็อกเป็นดิจิตอล, ไอซีแปลงดิจิตอลเป็นอะนาล็อก หรือไอซีด้านการสื่อสารต่างๆที่ต้องการความเร็วในการส่งข้อมูลสูงๆ

**2.4) โครงสร้างของ SPI**




รูปที่ 2.11 แสดงโครงสร้างของ SPI

จากรูปด้านบนแสดงโครงสร้างของการเชื่อมต่ออุปกรณ์ภายนอกแบบอนุกรมซึ่งไอซีที่เป็นมาสเตอร์ถูกเชื่อมโยงกับไอซีที่เป็นสเลฟ ด้วยสายสัญญาณ 3 สาย คือ

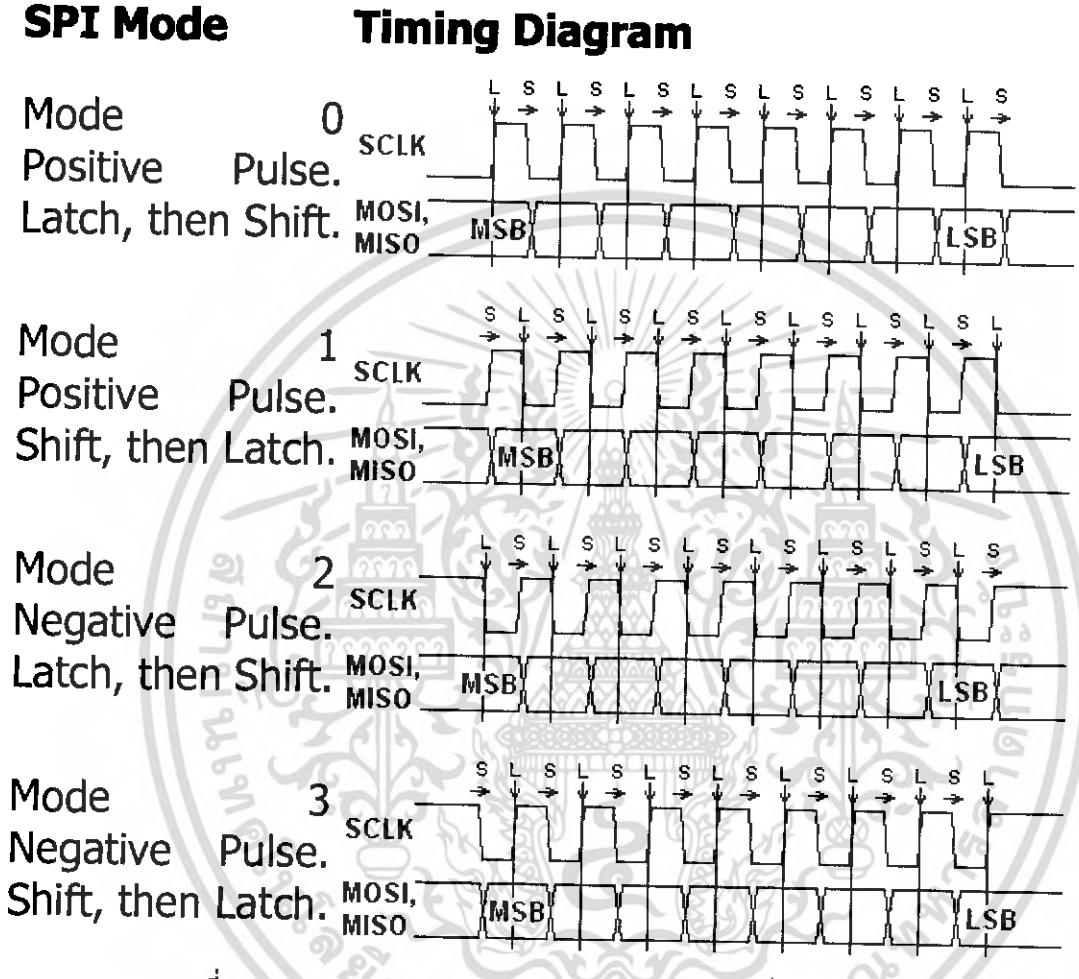
1. SCLK(Serial Clock)
2. MISO(Master-In-Slave-Out)
3. MOSI(Master-Out-Slave-In)

และภายในไอซีทั้ง 2 ประกอบไปด้วยชิฟท์รีจิสเตอร์ 8 บิทซึ่งใช้ในการแลกเปลี่ยนข้อมูลโดยการเลื่อนข้อมูลเข้าไปยังชิฟท์รีจิสเตอร์ตามจังหวะของสัญญาณนาฬิกาซึ่งสร้างจากไอซีที่เป็นมาสเตอร์ นอกจากนี้ ยังมีอีกหนึ่งขาสัญญาณนอกจากขาทั้ง 3 ข้างต้น คือ ขา SS(Slave Select) ซึ่งใช้ในการบอกไอซีว่าให้เริ่มรับชุดข้อมูล ซึ่งจะใช้ในการกำหนดว่าจะให้ไอซีที่เป็นสเลฟตัวไหนรับข้อมูลในกรณีที่มีการต่อไอซีสเลฟหลายตัว การกำหนดชื่อของขาสัญญาณในไอซีต่างๆกันอาจจะกำหนดชื่อต่างกันออกไป เช่น DI, DO, CS เป็นต้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในการชิฟท์ข้อมูลและการแลทช์ข้อมูลของการสื่อสารแบบ SPI จะทำงานที่ขอบของสัญญาณนาฬิกาตรงข้ามกัน นอกจากนี้ยังแบ่งการเชื่อมต่อกับอุปกรณ์ภายนอกแบบอนุกรมออกได้เป็น 4 แบบ เนื่องจากขั้ว และเฟสของสัญญาณนาฬิกา ดังแสดงในตารางที่ 2.9

SPI Transfer Timing



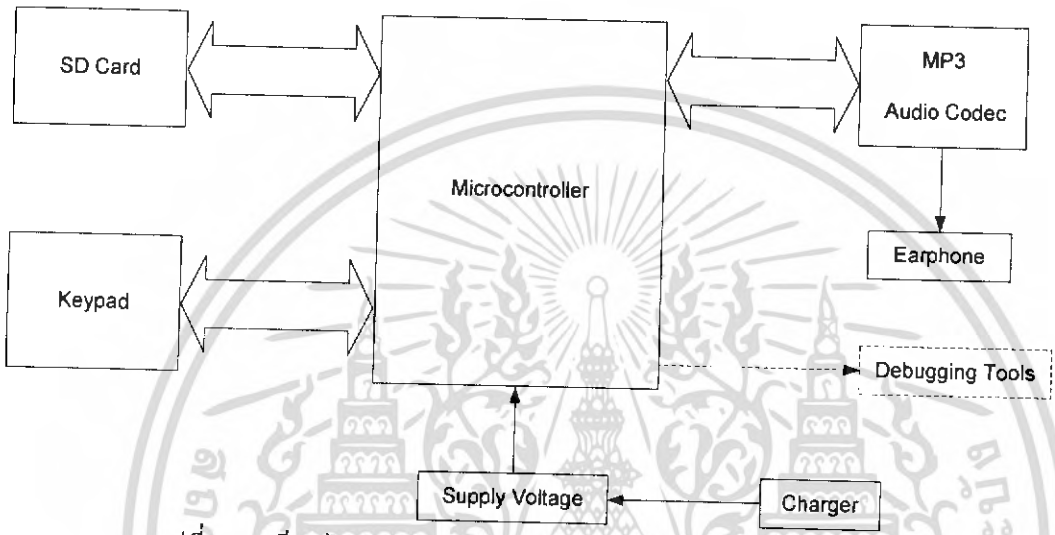

ตารางที่2.9 แสดงแผนผังเวลาการถ่ายโอนข้อมูลของการสื่อสารแบบ SPI

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# บทที่ 3

# การออกแบบ

ในบทนี้จะเป็นการอธิบายการออกแบบวงจร และการเลือกใช้อุปกรณ์ต่าง โดยการทำงานของโครงงานหนังสือสำหรับคนตาบอดแสดงเป็นบล็อกไดอะแกรมได้ดังรูปที่ 3.1




รูปที่ 3.1 บล็อกไดอะแกรมของโครงงานหนังสือสำหรับคนตาบอด

**3.1 Microcontroller**

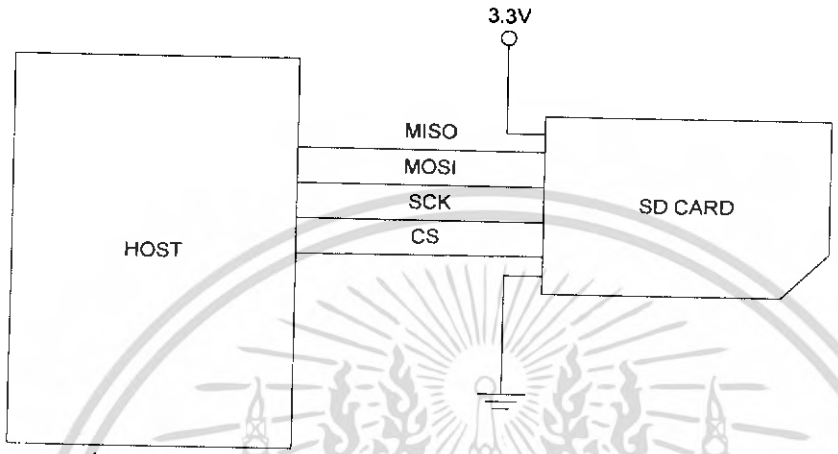
ไมโครคอนโทรเลอร์ที่เลือกใช้คือ ไมโครคอนโทรลเลอร์ตระกูลAVR เบอร์ ATmega32L เนื่องจากมีความสามารถเพียงพอที่จะนำมาใช้ในการทำโครงงานนี้ กล่าวคือรองรับการเชื่อมต่อกับอุปกรณ์ภายนอกแบบอนุกรม มีแรม และพอร์ทอินพุท/เอาท์พุท เพียงพอที่จะใช้ในการทำโครงงานนี้ได้ โดยคุณสมบัติของไมโครคอนโทรลเลอร์เบอร์ ATmega32L บางส่วนแสดงได้ดังนี้

1. 32K Bytes of In-System Self-Programmable Flash
2. 2K Byte Internal SRAM
3. Master/Slave SPI Serial Interface
4. 32 Programmable I/O Lines
5. Operating Voltages
   - 2.7 - 5.5V for ATmega32
6. Speed Grades
   - 0 - 8 MHz for ATmega32

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 3.2 การเชื่อมต่อกับการ์ดหน่วยความจำ (SD Card Interface)

การเชื่อมต่อระหว่างไมโครคอนโทรลเลอร์ กับ SD Card จะเป็นการเชื่อมต่อแบบSPI โดยจะเชื่อมต่อกับHostหรือ ไมโครคอนโทรลเลอร์ โดยใช้สายสัญญาณ 4 เส้น คือ MOSI, MISO, SCK และ CS ดังรูปที่ 3.2

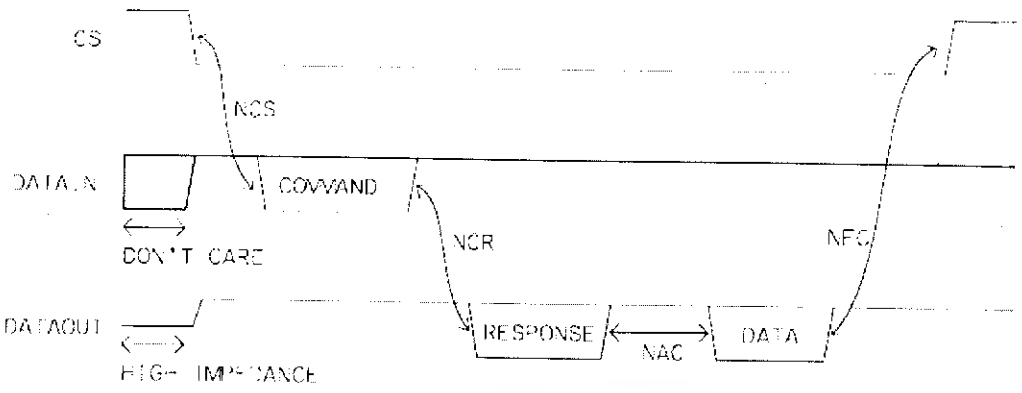



รูปที่ 3.2 แสดงการเชื่อมต่อสายสัญญาณระหว่างHost กับ SD Card

การเขียนโปรแกรมในการอ่านข้อมูลจากเอสดีการ์ดมีขั้นตอนดังต่อไปนี้

1. เปลี่ยนสถานะของขาCS เป็นลอจิกต่ำ
2. ส่งคำสั่ง 48 บิท
3. หลังจากส่งคำสั่งแล้วให้คามด้วยสัญญาณนาฬิกา 8 ถึง 64 ลูก การ์ดก็จะส่งผลตอบสนองของคำสั่ง
4. ส่งสัญญาณนาฬิกา
5. หลังจากนั้นหากไม่เกิด error ขึ้นการ์ดจะส่งข้อมูลเพื่อเป็นการเริ่มต้นส่งข้อมูลจากการ์ด(0xFE)
6. เปลี่ยนสถานะของขาCS เป็นลอจิกสูง
7. ส่งสัญญาณนาฬิกา 8 ลูก เพื่อเป็นการสิ้นสุดการส่งคำสั่ง

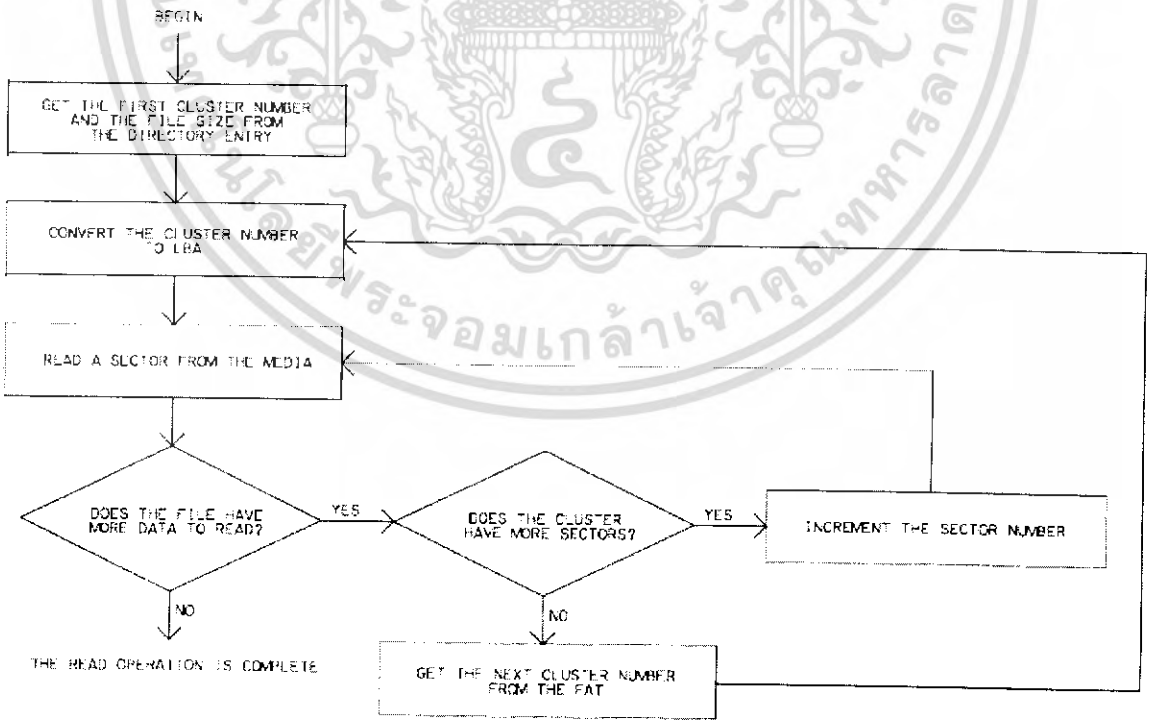
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้




| TIME | CLOCK CYCLES |
|---|---|
| NCS | Ø OR MORE |
| NCR | 8 TO 64 |
| NAC | 8 TO CARD-SPECIFIC NUMBER |
| NWR | Ø OR MORE |
| NEC | Ø OR MORE |
| NDS | Ø OR MORE |

รูปที่3.3 Timing diagram ของการอ่านข้อมูลจากเอสดีการ์ด

ในการเขียนโปรแกรมเพื่ออ่านไฟล์ในเอสดีการ์ดซึ่งถูกจัดเก็บในระบบไฟล์แบบตาราง (File Allocation Table: FAT) จะต้องทำการอ่านหมายเลขคลัสเตอร์จาก directory entry จากนั้นจึงทำการแปลงหมายเลขคลัสเตอร์นั้นให้เป็น LBA เพื่อเป็นตำแหน่งแอดเดรสที่จะใช้ในการอ้างอิงตำแหน่งที่จะเข้าถึงข้อมูลในเอสดีการ์ด สามารถเขียนเป็นโฟลว์ชาร์ทได้ดังรูปที่3.4

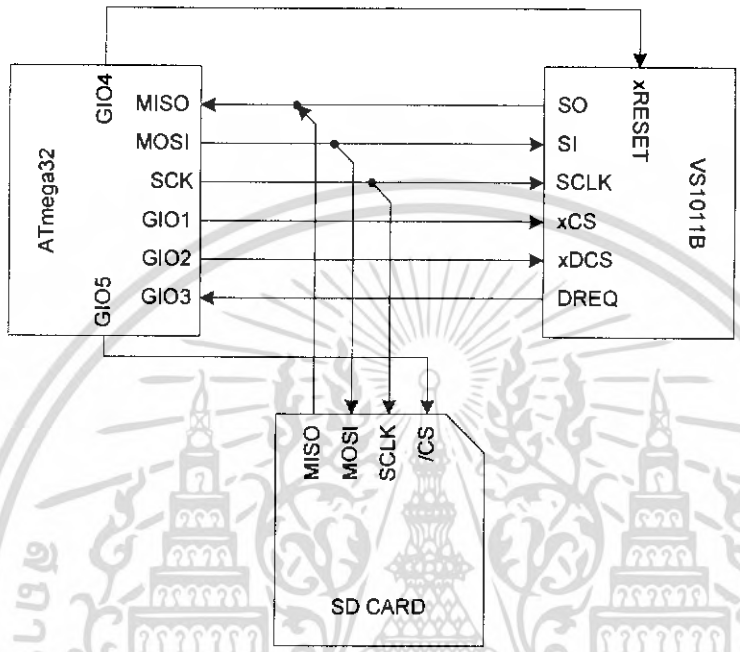



รูปที่3.4 แสดงโฟลว์ชาร์ทการอ่านข้อมูลจากเอสดีการ์ดในระบบไฟล์FAT16

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 3.3 การเชื่อมต่อกับไอซีถอดรหัสเอ็มพีสาม (MP3 Audio Codec Interface)

ไอซีถอดรหัสเอ็มพีสามเบอร์ที่ใช้คือ VS1011B ซึ่งการเชื่อมต่อระหว่างไมโครคอนโทรลเลอร์กับ ไอซีถอดรหัสเอ็มพีสาม จะเป็นการเชื่อมต่อแบบSPI เช่นเดียวกับ SD Card ดังนั้นการเชื่อมต่อระหว่างไมโครคอนโทรลเลอร์ และไอซีถอดรหัสเอ็มพีสาม ร่วมกับ SD Card แสดงได้ดังรูปที่ 3.5




รูปที่ 3.5 การเชื่อมต่อแบบ SPI ระหว่างไมโครคอนโทรลเลอร์ และไอซีถอดรหัสเอ็มพีสาม ร่วมกับ SD Card

จากรูปเป็นการเชื่อมต่อกับไอซีถอดรหัสเอ็มพีสามในโหมด VS1002 native ซึ่งจะต้องเขียนโปรแกรมลงไปในรีจิสเตอร์ SCI_MODE ที่บิทSM_SDINEWเพื่อกระตุ้นการทำงานให้เป็นโหมดนี้ หลังจากไอซีถอดรหัสเอ็มพีสามอยู่ในโหมด VS1002 native แล้วในการเข้าถึงการเชื่อมต่อคำสั่งแบบอนุกรมจะต้องให้ xCS เป็นลอจิกต่ำ และในการเชื่อมต่อข้อมูลแบบอนุกรมจะต้องให้ xDCS เป็นลอจิกต่ำ และหลังจากการส่งถ่ายข้อมูลเสร็จสิ้นเรียบร้อยจะต้องทำให้ xCS หรือ xDCS กลับไปอยู่ในสถานะลอจิกสูง

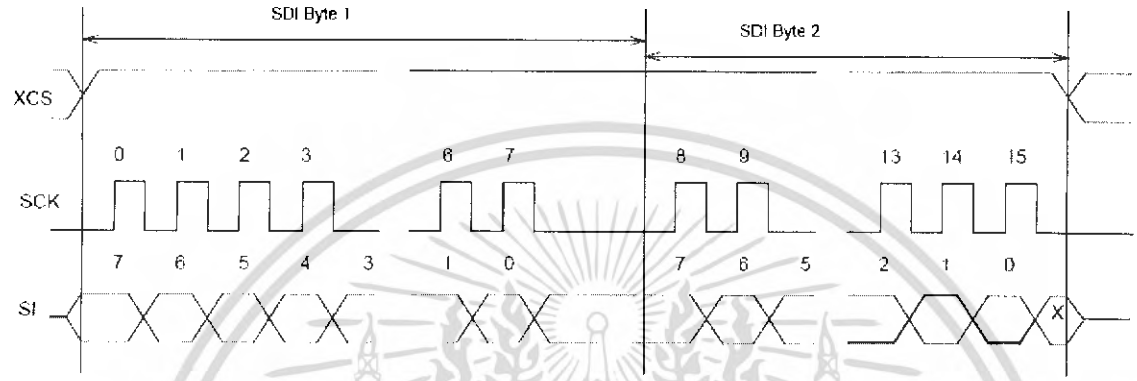
| SDI Pin | SCI Pin | Description |
|---|---|---|
| XDCS | XCS | ใช้เลือกว่าจะสื่อสารเป็นข้อมูลหรือคำสั่ง |
| SCK | | สัญญาณนาฬิกาเพื่อเป็นจังหวะในการเลื่อนข้อมูลเข้า |
| SI | | สัญญาณขาเข้า |
| - | SO | สัญญาณขาออก |

ตารางที่3.1 แสดงหน้าที่ของขาสัญญาณเมื่อไอซีถอดรหัสเอ็มพีสามทำงานในโหมดVS1002 native

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 3.3.1) การเชื่อต่อข้อมูลแบบอนุกรม (Serial Data Interface: SDI)

ในการส่งข้อมูลSDI จะต้องทำการตรวจสอบสถานะที่ขา DREQ ด้วย ถ้ามีสถานะเป็นลอจิกสูงแสดงว่าไอซีถอดรหัสเอ็มพีสามสามารับข้อมูลได้อย่างน้อย 32 ไบท์ และเมื่อมีพื้นที่ว่างน้อยกว่า32 ไบท์ DREQ จะเปลี่ยนสถานะเป็นลอจิกต่ำและต้องหยุดส่งข้อมูลใหม่จนกระทั่ง DREQ กลับเป็นสถานะลอจิกสูง




รูปที่3.6 Timing diagram ของการเชื่อมต่อข้อมูลแบบอนุกรม (SDI)

### 3.3.2) การเชื่อมต่อคำสั่งแบบอนุกรม (Serial Command Interface: SCI)

**โปรโตคอลของการเชื่อมต่อคำสั่งแบบอนุกรมจะประกอบไปด้วย**

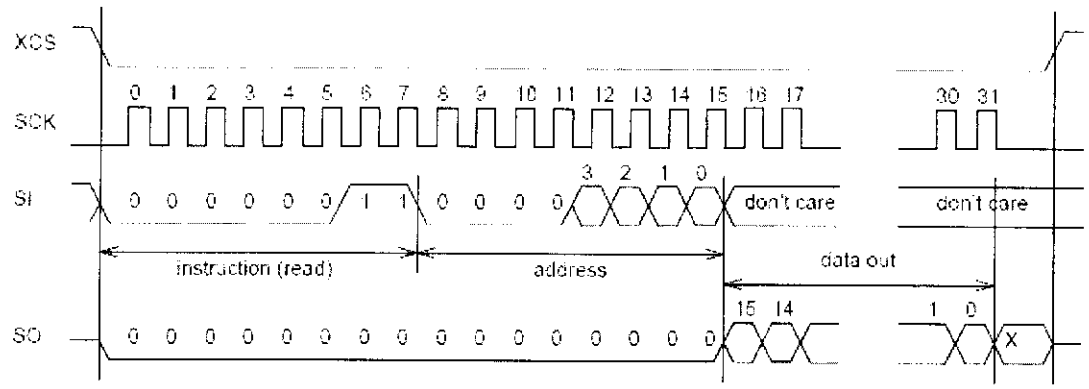
- Instruction byte
- Address byte
- 16 bit data word

| Instruction | | |
|---|---|---|
| Name | Opcode | Operation |
| READ | 0000 0011 | Read data |
| WRITE | 0000 0010 | Write data |

ตารางที่3.2 แสดง Instruction byte สำหรับการอ่านและเขียน

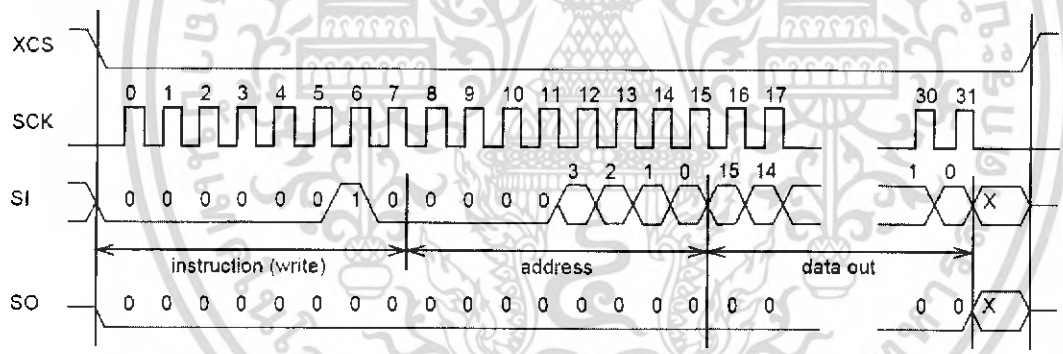
ในการอ่านSCI เริ่มต้นด้วยการดึงสถานะของxCS ให้มีสถานะเป็นลอจิกต่ำ จากนั้นส่ง instruction byte เพื่อบอกว่าต้องการอ่านค่าในรีจิสเตอร์ของไอซีถอดรหัสเอ็มพีสามใน ที่นี้คือส่งค่า 0x03 จากนั้นไอซีถอดรหัสเอ็มพีสามก็จะรับค่าแอดเดรส 8 บิท จากนั้นไอซีถอดรหัสเอ็มพีสามก็จะเลื่อนข้อมูลขนาด16 บิท ออกทางขาเอาท์พุท (SO) แล้วจึงเปลี่ยนสถานะของxCS ให้กลับเป็นลอจิกสูง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้




รูปที่3.7 Timing diagram ของการอ่านSCI

ในการเขียนSCI เริ่มต้นด้วยการดึงสถานะของ xCS ให้มีสถานะเป็นลอจิกต่ำ จากนั้นส่ง instruction byte เพื่อบอกว่าต้องการเขียนค่าในรีจิสเตอร์ของไอซีถอดรหัสเอ็มพีสามใน ที่นี้คือส่งค่า 0x02 จากนั้นไอซีถอดรหัสเอ็มพีสามก็จะรับค่าแอดเดรส 8 บิท จากนั้นไอซี ถอดรหัสเอ็มพีสามก็จะเลื่อนข้อมูลขนาด16 บิท เข้าทางขาอินพุท (SI) แล้วจึงเปลี่ยนสถานะของ xCS ให้กลับเป็นลอจิกสูง

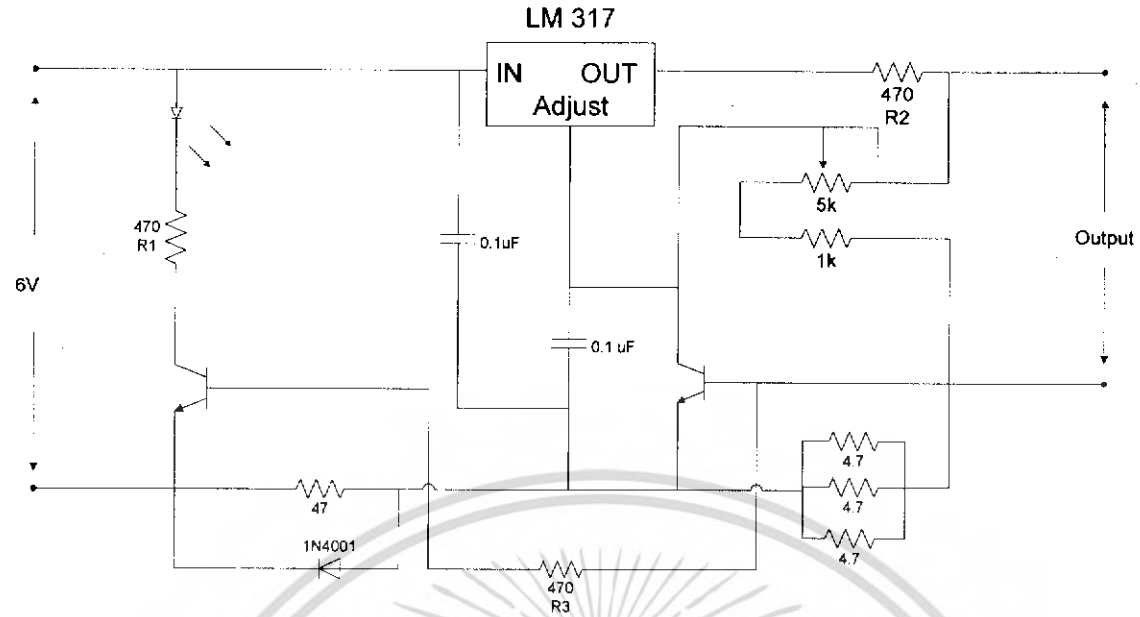



รูปที่3.8 Timing diagram ของการเขียนSCI

### 3.4 วงจรชาร์จแบตเตอรี่ (battery charger)

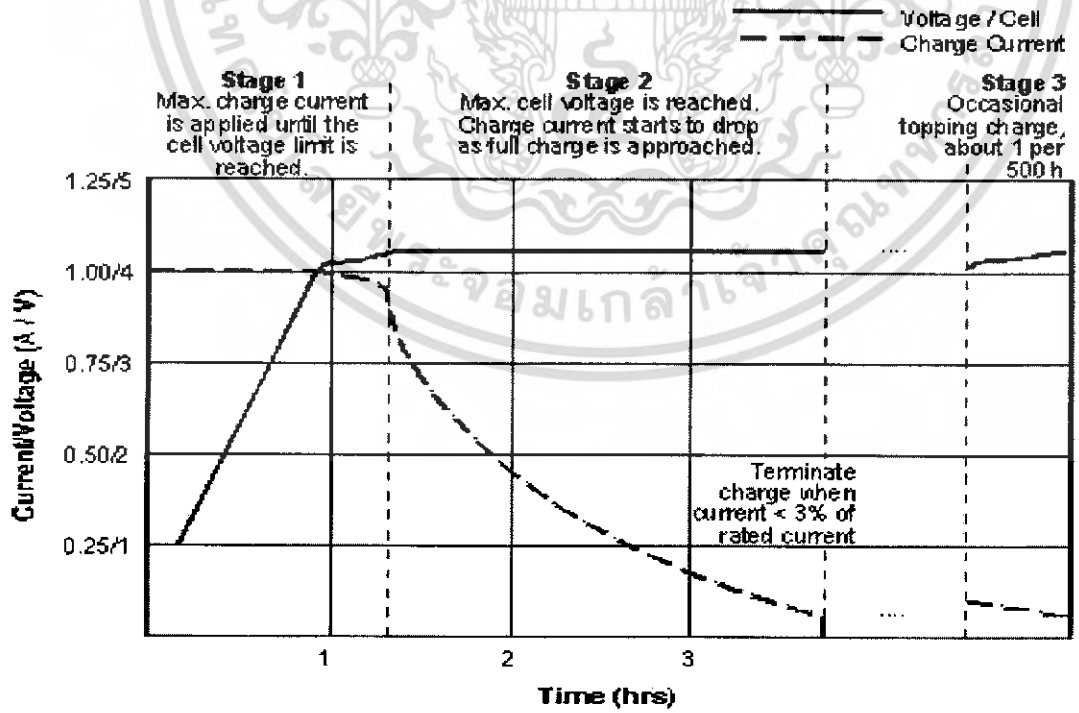
ในการออกแบบวงจรชาร์จแบตเตอรี่นั้นได้ออกแบบมาเพื่อสอดคล้องกับชนิดเซลล์ของ แบตเตอรี่ ทั้งนี้เพราะเซลล์ของแบตเตอรี่ที่ต่างกันก็จะมีความต้องการในรูปแบบของลักษณะของ วงจรชาร์จที่ต่างกันด้วย โดยในที่นี้ได้ทำการใช้แบตเตอรี่ที่มีเซลล์ประเภท ลิเทียม-ไอออน (Li-ion) จึงได้ออกแบบวงจรที่มีลักษณะดังรูปที่ 3.9

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



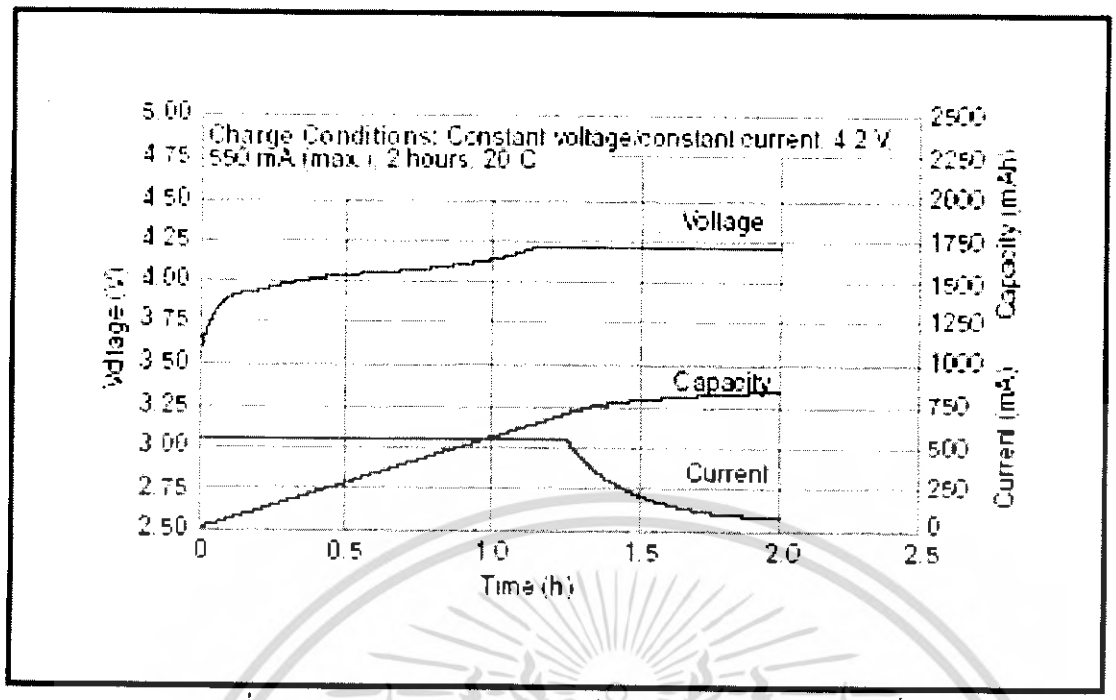

รูปที่ 3.9 วงจรชาร์จแบตเตอรี่

จากรูปวงจรเป็นวงจรชาร์จแบตเตอรี่แบบ ลิเทียม-ไอออนซึ่งรูปแบบการทำงานของวงจรโดยทั่วไปนั้นคือ เมื่อเริ่มต้นชาร์จแบตเตอรี่วงจรจะทำงานในรูปของวงจรจ่ายกระแสคงที่หลังจากนั้นจะเปลี่ยนไปเป็นการทำงานในรูปแบบของวงจรจ่ายแรงดันคงที่ ซึ่งจะได้ความสัมพันธ์ดังกราฟรูปที่ 3.10




รูปที่ 3.10 กราฟแสดงความสัมพันธ์ของแรงดันกับกระแสต่อเวลาของวงจรชาร์จแบตเตอรี่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้




รูปที่ 3.11 กราฟแสดงความสัมพันธ์ของวงจรชาร์จกับแบตเตอรี่

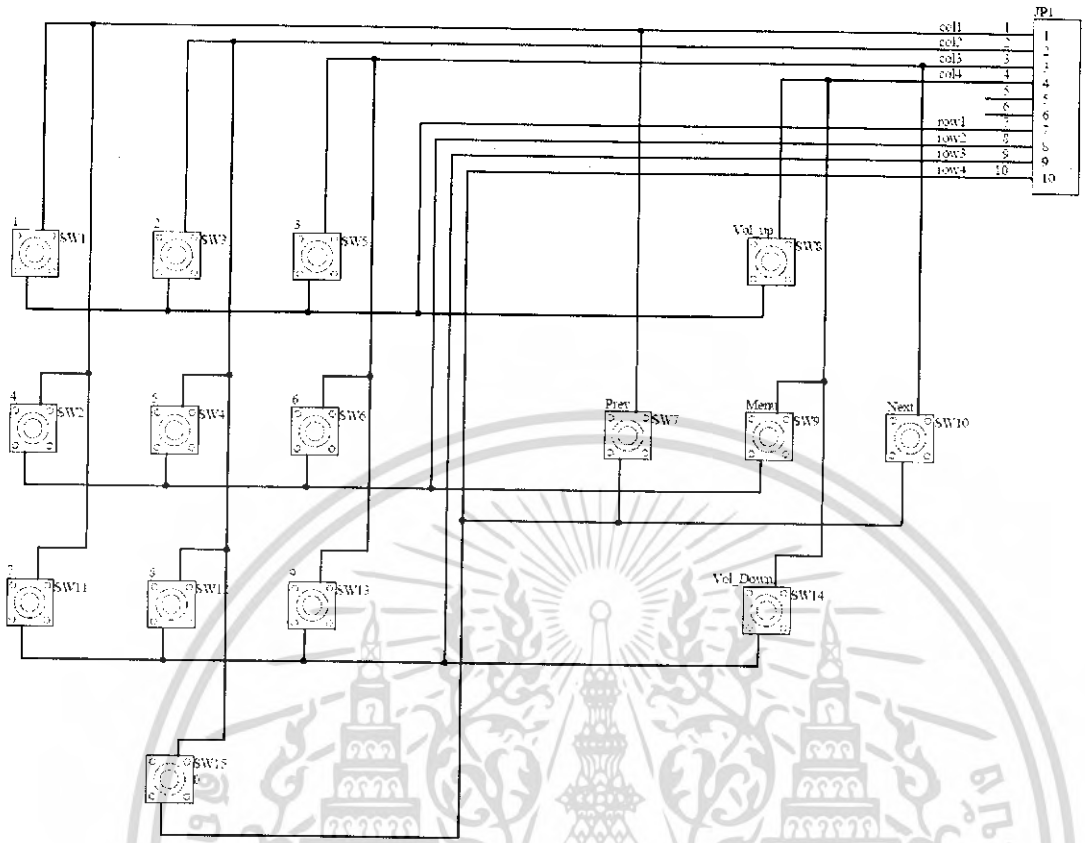
จากกราฟรูปที่ 3.11 จะพบว่าจุดเริ่มต้นของกราฟอยู่ที่ 2.5 โวลท์ทั้งนี้เพราะคุณสมบัติของแบตเตอรี่ชนิดลิเทียม-ไอออนมีวงจรภายในที่จะควบคุมไม่ให้แบตเตอรี่มีแรงดันต่ำกว่า 2.5 โวลท์ เพื่อรักษาคุณภาพของเซลล์เอาไว้ โดยหากแรงดันต่ำกว่า 2.5 โวลท์เมื่อวัดที่เอาท์พุตของแบตเตอรี่ จะพบว่าค่าแรงดันจะเป็น 0 โวลท์โดยทันที

**หน้าที่ของอุปกรณ์**

- LM 317 ทำหน้าที่เป็นตัวเรกกูเลต
- LED จะแสดงสถานการณ์ชาร์จโดยเมื่อชาร์จเสร็จไฟ LED จะดับ
- ความต้านทาน 470(R1) ทำหน้าที่ในการกำหนดกระแสที่ไหลผ่าน LED
- ความต้านทาน 47 โอห์ม ทำหน้าที่กำหนดการติดดับหรือกำหนดขอบเขตของการชาร์จ
- ความต้านทาน 4.7 โอห์ม ทั้ง 3 ตัวทำหน้าที่กำหนดกระแสเอาท์พุตของวงจร
- ความต้านทาน 1 กิโลโอห์ม และ 5 กิโลโอห์มชนิดปรับค่าได้ทำหน้าที่กำหนดค่าแรงดันเอาท์พุตของวงจร
- ตัวเก็บประจุทั้ง 2 ตัวช่วยในการลดสัญญาณรบกวนและป้องกัน LM 317 เกิดการออสซิเลต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 3.5 การเชื่อมต่อกับคีย์แพดหรือสวิตว์เมตริกซ์




รูปที่ 3.12 คีย์แพดที่ใช้ในการติดต่อระหว่างผู้ใช้กับคอนโทรลเลอร์

ในโครงงานนี้จะวางตำแหน่งสวิทช์ดังรูปที่3.12 โดยจัดเรียงเป็นแบบสวิทช์เมตริกซ์ ทั้งนี้เพื่อเป็นการประหยัดพอร์ทของคอนโทรลเลอร์ที่ใช้ในการเชื่อมต่อกับสวิทช์ โดยสวิทช์ที่ใช้มีทั้งหมด 15 ตัว ซึ่งทำหน้าที่ต่างๆ ดังนี้

1. สวิทช์เลข 0 – 9 ใช้สำหรับเลือกว่าจะให้เริ่มอ่านที่บทที่เท่าไร
2. สวิทช์เมนู ใช้สำหรับกดเพื่อฟังสารบัญว่ามีเนื้อหาอะไรบ้าง
3. สวิทช์ก่อนหน้า ใช้สำหรับกดเพื่อฟังบทก่อนหน้า
4. สวิทช์ถัดไป ใช้สำหรับกดเพื่อฟังบทถัดไป
5. สวิทช์เพิ่มเสียง ใช้สำหรับกดเพื่อเพิ่มความดังของเสียง
6. สวิทช์ลดเสียง ใช้สำหรับกดเพื่อลดความดังของเสียง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# บทที่ 4

# ผลการทดลอง

ในบทนี้เราได้แบ่งการทำการทดลองออกเป็น2 การทดลองคือ

1. การทดลองในส่วนการทำงานของโปรแกรม
2. การทดลองในส่วนการทำงานของวงจรชาร์จแบตเตอรี่ลิเทียมไอออน

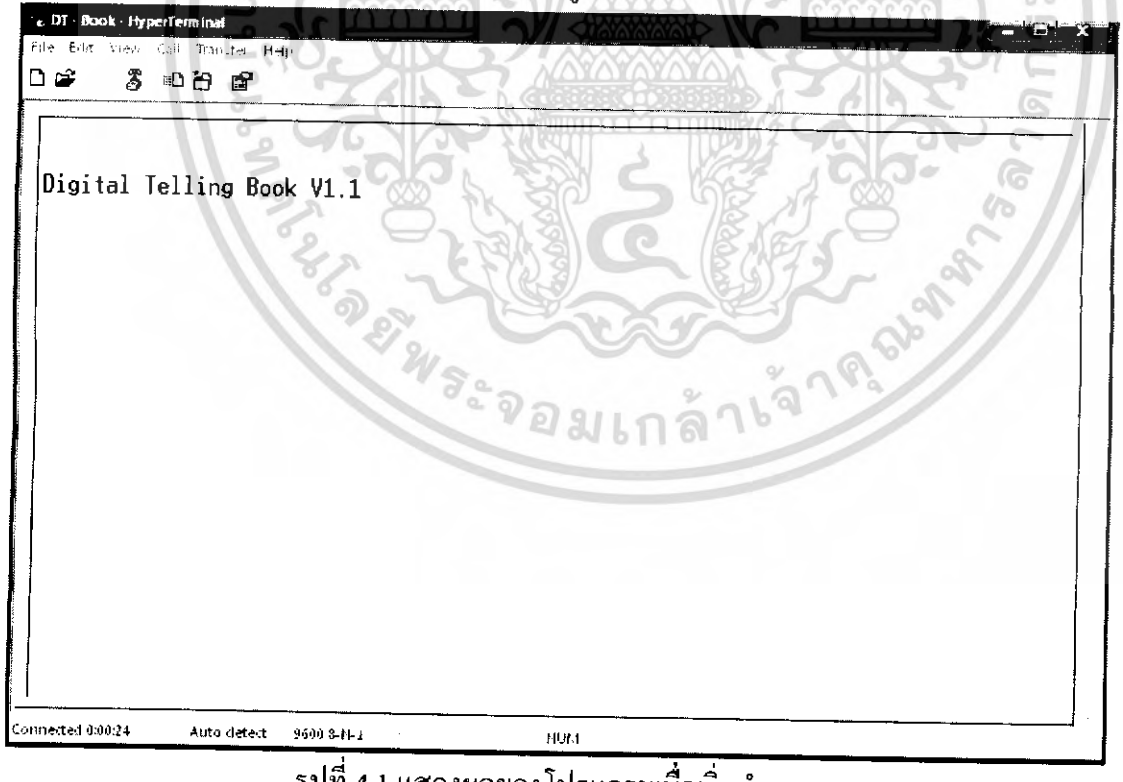
แล้วทำการบันทึกผลการทดลองที่ได้

**การทดลองที่ 1: การทำงานของโปรแกรม**

จากการทดลองการเชื่อมต่อระหว่างไมโครคอนโทรลเลอร์กับ SD Card โดยส่งข้อมูลผ่านทางพอร์ทอนุกรม (RS-232) เพื่อไปแสดงผลทางจอคอมพิวเตอร์ด้วยโปรแกรม Hyper Terminal โดยได้ทำการบันทึกผลการทดลองเป็นรูปภาพเปรียบเทียบผลที่ได้จากไมโครคอนโทรลเลอร์กับข้อมูลที่ได้จากโปรแกรมWinHex

**ขั้นตอนการทดลองและผลการทดลอง**

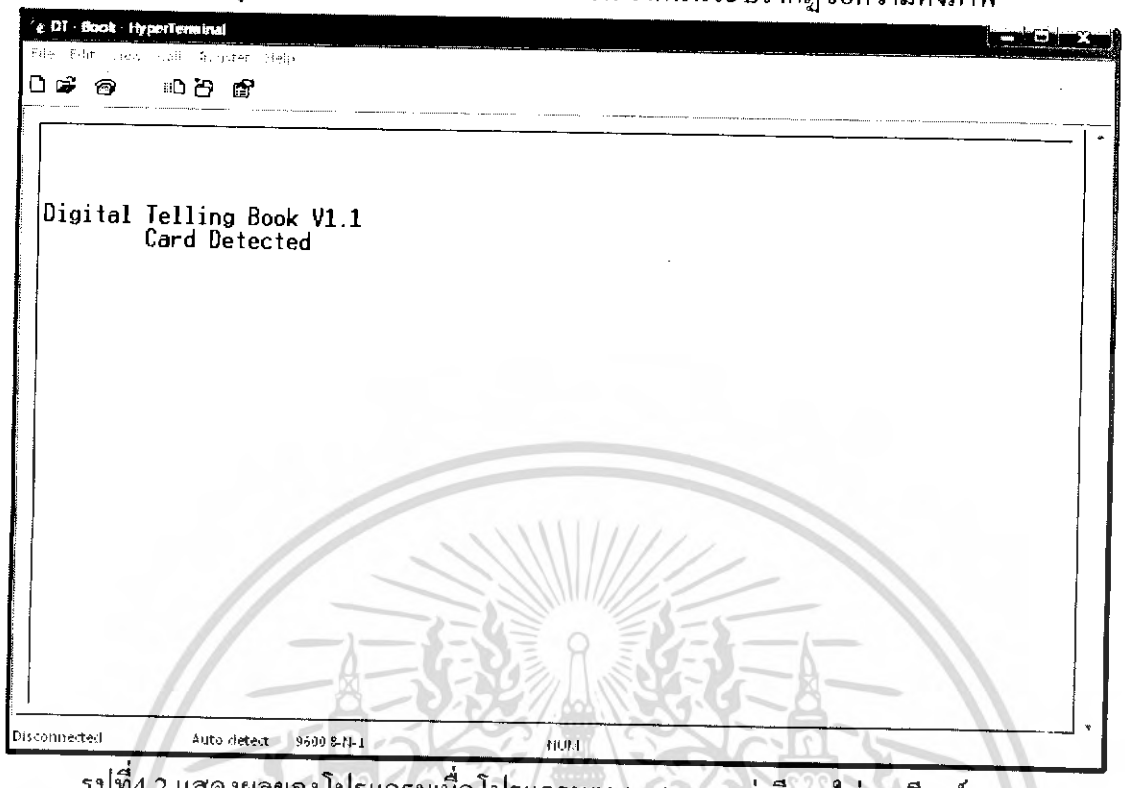
1. เมื่อเริ่มต้นโปรแกรมจะแสดงข้อความดังรูปที่ 4.1




รูปที่ 4.1 แสดงผลของโปรแกรมเมื่อเริ่มทำงาน

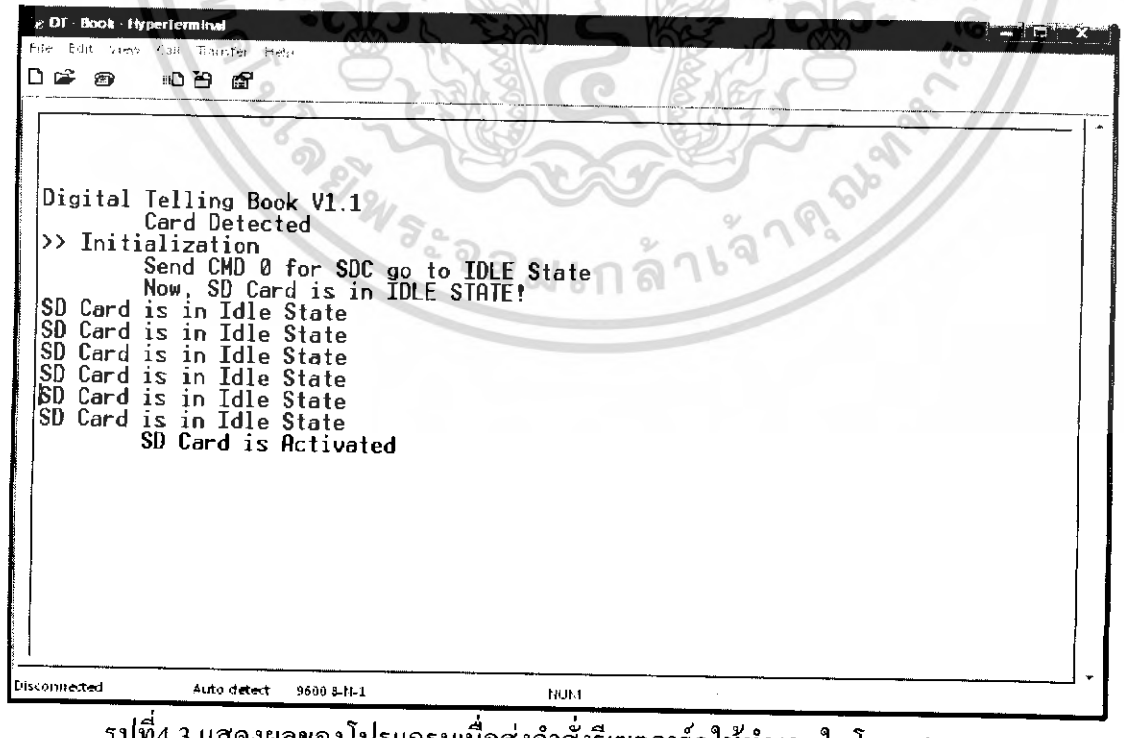
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. โปรแกรมจะหยุดรอจนกระทั่งมีการใส่เอสดีการ์ด จากนั้นจะปรากฏข้อความดังภาพ




รูปที่4.2 แสดงผลของโปรแกรมเมื่อโปรแกรมตรวจสอบพบว่ามีการใส่เอสดีการ์ด

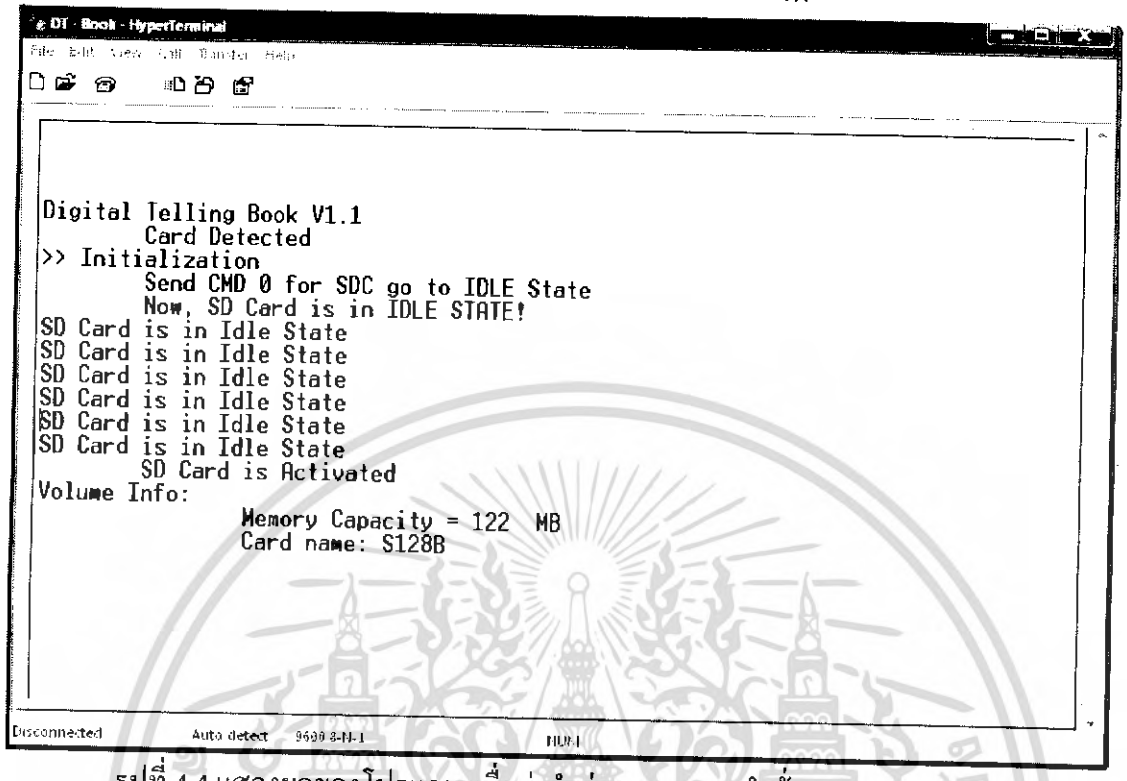
3. จากนั้นโปรแกรมจะทำการกำหนดค่าเริ่มต้นของตัวแปรและพอร์ทต่างๆ จากนั้นก็จะทำการส่งคำสั่งCMD0แล้วตามด้วยคำสั่งACMD41 เพื่อรีเซตการ์ดให้ทำงานในโหมดSPI ได้ผลการทดลองดังภาพ




รูปที่4.3 แสดงผลของโปรแกรมเมื่อส่งคำสั่งรีเซตการ์ดให้ทำงานในโหมดSPI

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

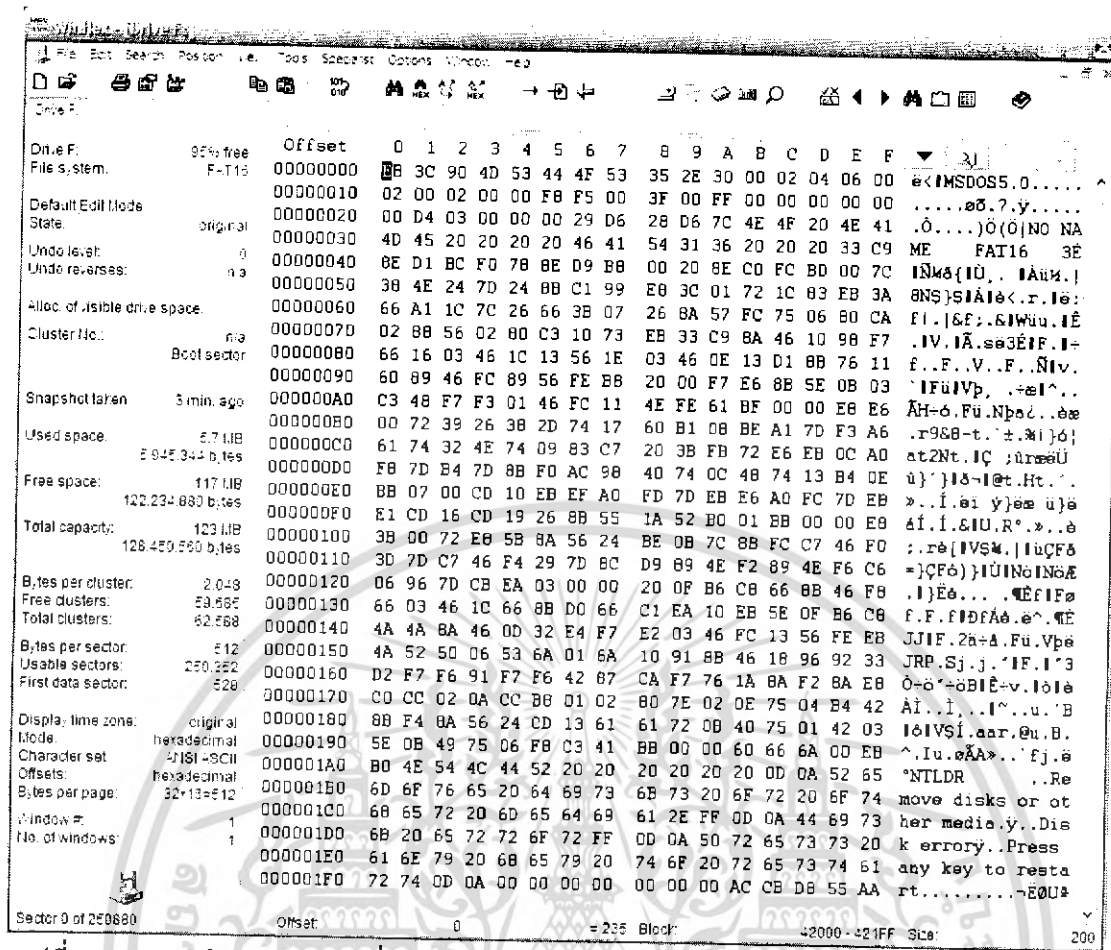
4. ทดลองอ่านค่าความจุและชื่อของเอสดีการ์ดโดยการส่งคำส่งCMD9 และคำสั่ง CMD10 เพื่ออ่านข้อมูลจากรีจิสเตอร์CSD และ CID ตามลำดับ ได้ผลดังภาพ



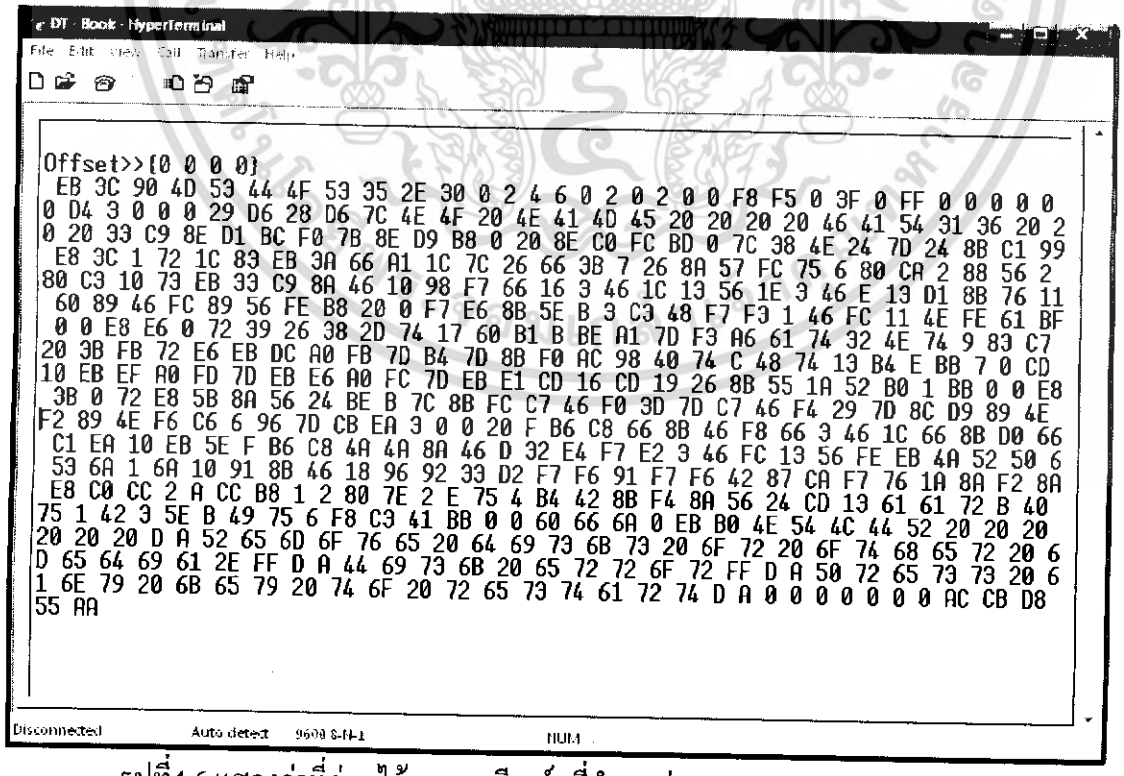

รูปที่ 4.4 แสดงผลของโปรแกรมเมื่อส่งคำส่งCMD9 และคำสั่ง CMD10 เพื่ออ่านข้อมูลจากรีจิสเตอร์CSD และ CID ตามลำดับ

5. ทดลองอ่านข้อมูลจากFAT ที่ตำแหน่งแอดเดรส 0x00000000 ซึ่งเป็นตำแหน่งของ Boot Sector โดยนำผลที่ได้มาเปรียบเทียบกับตารางFATที่ได้จากโปรแกรมWinHexดังรูป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



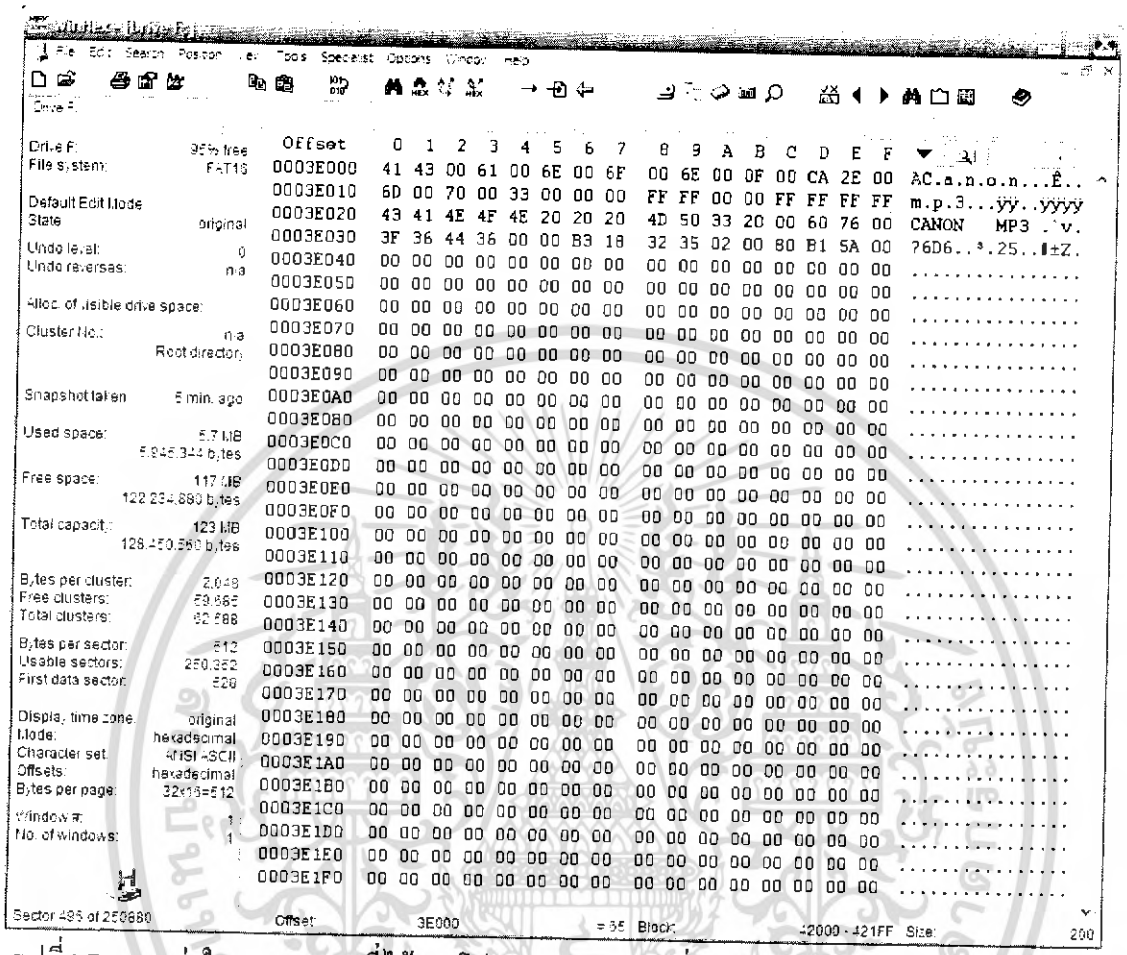

รูปที่4.5 แสดงค่าในตารางFAT ที่ได้จากโปรแกรมWinHex ที่ตำแหน่งแอดเดรส 0x00000000




รูปที่4.6 แสดงค่าที่อ่านได้จากเอสดีการ์ดที่ตำแหน่งแอดเดรส 0x00000000

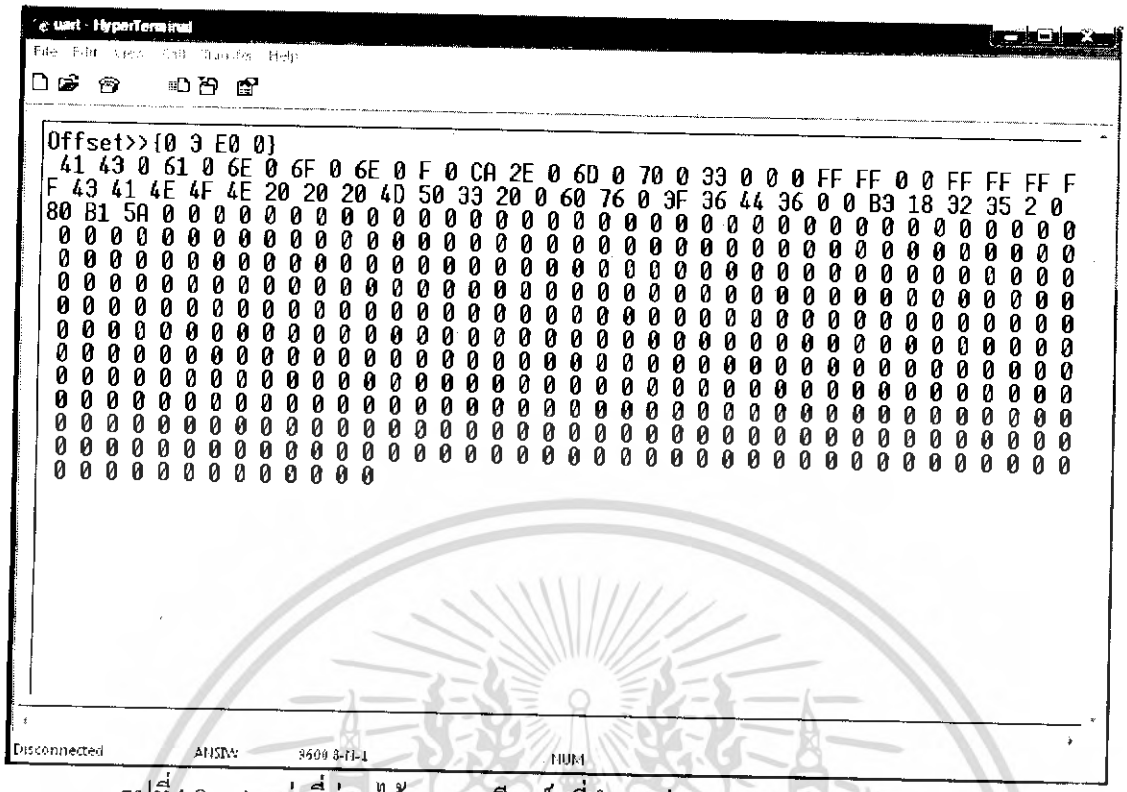
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6. ทดลองอ่านข้อมูลจากFAT ที่ตำแหน่งแอดเดรส 0x0003E000 ซึ่งเป็นตำแหน่งของ Root Directory โดยนำผลที่ได้มาเปรียบเทียบกับตารางFATที่ได้จากโปรแกรมWinHexดังรูป




รูปที่4.7 แสดงค่าในตารางFAT ที่ได้จากโปรแกรมWinHex ที่ตำแหน่งแอดเดรส 0x0003E000

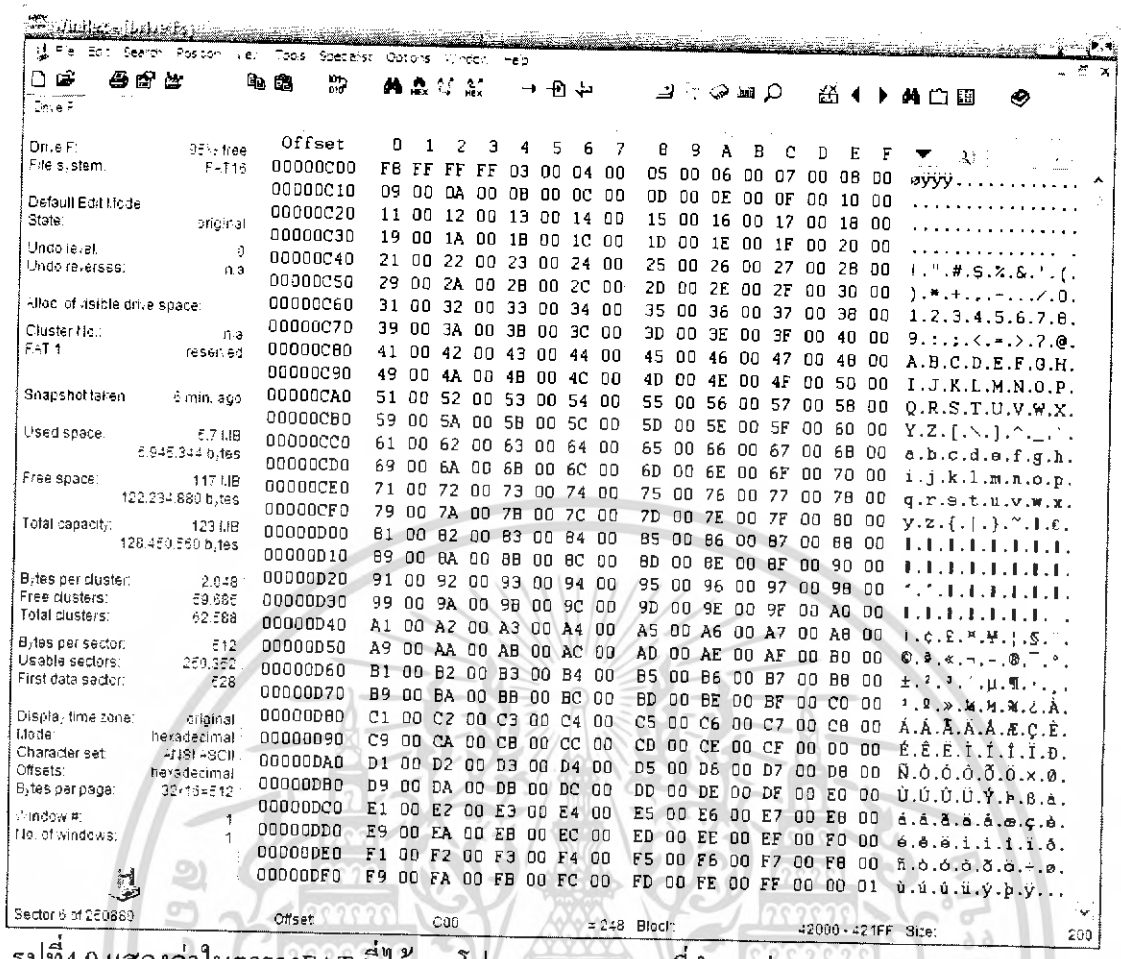
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้




รูปที่4.8 แสดงค่าที่อ่านได้จากเอสดีการ์ดที่ตำแหน่งแอดเดรส 0x0003E000

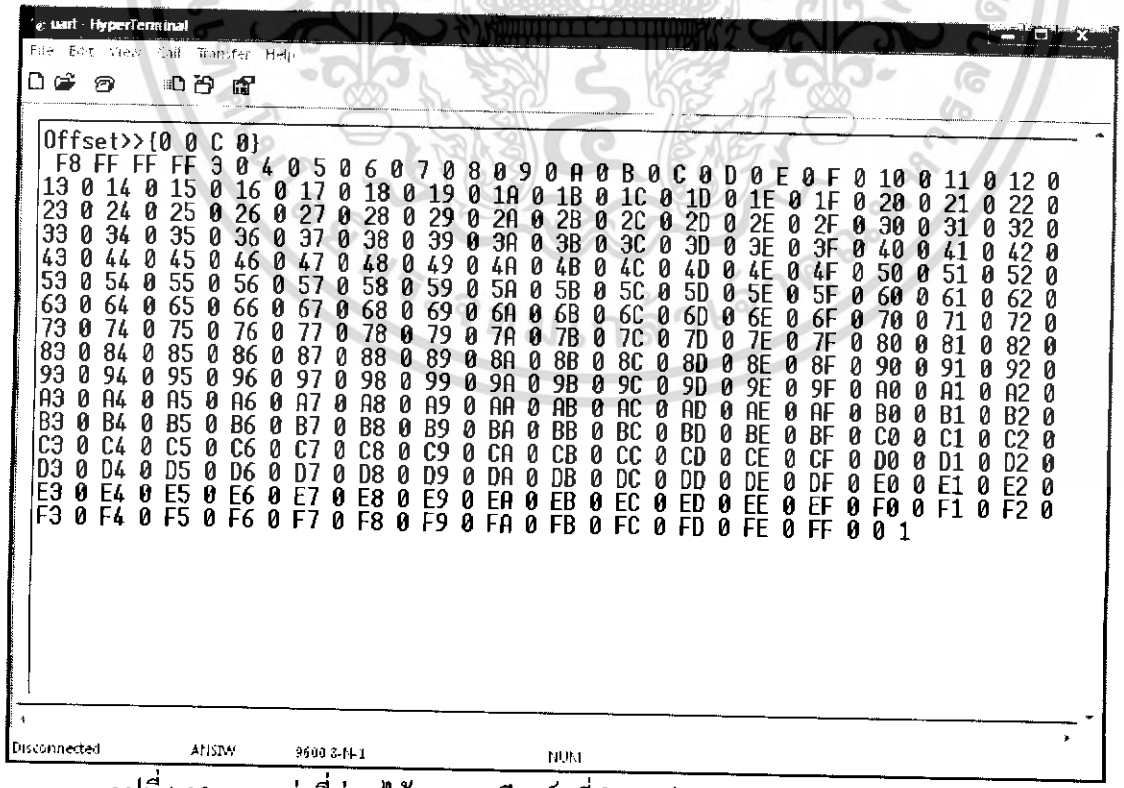
7. ทดลองอ่านข้อมูลจากFAT ที่ตำแหน่งแอดเดรส 0x00000C00 ซึ่งเป็นตำแหน่งของSector แรกในFAT1 โดยนำผลที่ได้มาเปรียบเทียบกับตารางFATที่ได้จากโปรแกรมWinHexดังรูป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



| Offset | 0 | 1 | 2 | 3 | 4 | 5 | 6 | 7 | 8 | 9 | A | B | C | D | E | F |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| 00000C00 | F8 | FF | FF | FF | 03 | 00 | 04 | 00 | 05 | 00 | 06 | 00 | 07 | 00 | 08 | 00 |
| 00000C10 | 09 | 00 | 0A | 00 | 0B | 00 | 0C | 00 | 0D | 00 | 0E | 00 | 0F | 00 | 10 | 00 |
| 00000C20 | 11 | 00 | 12 | 00 | 13 | 00 | 14 | 00 | 15 | 00 | 16 | 00 | 17 | 00 | 18 | 00 |
| 00000C30 | 19 | 00 | 1A | 00 | 1B | 00 | 1C | 00 | 1D | 00 | 1E | 00 | 1F | 00 | 20 | 00 |
| 00000C40 | 21 | 00 | 22 | 00 | 23 | 00 | 24 | 00 | 25 | 00 | 26 | 00 | 27 | 00 | 28 | 00 |
| 00000C50 | 29 | 00 | 2A | 00 | 2B | 00 | 2C | 00 | 2D | 00 | 2E | 00 | 2F | 00 | 30 | 00 |
| 00000C60 | 31 | 00 | 32 | 00 | 33 | 00 | 34 | 00 | 35 | 00 | 36 | 00 | 37 | 00 | 38 | 00 |
| 00000C70 | 39 | 00 | 3A | 00 | 3B | 00 | 3C | 00 | 3D | 00 | 3E | 00 | 3F | 00 | 40 | 00 |
| 00000C80 | 41 | 00 | 42 | 00 | 43 | 00 | 44 | 00 | 45 | 00 | 46 | 00 | 47 | 00 | 48 | 00 |
| 00000C90 | 49 | 00 | 4A | 00 | 4B | 00 | 4C | 00 | 4D | 00 | 4E | 00 | 4F | 00 | 50 | 00 |
| 00000CA0 | 51 | 00 | 52 | 00 | 53 | 00 | 54 | 00 | 55 | 00 | 56 | 00 | 57 | 00 | 58 | 00 |
| 00000CB0 | 59 | 00 | 5A | 00 | 5B | 00 | 5C | 00 | 5D | 00 | 5E | 00 | 5F | 00 | 60 | 00 |
| 00000CC0 | 61 | 00 | 62 | 00 | 63 | 00 | 64 | 00 | 65 | 00 | 66 | 00 | 67 | 00 | 68 | 00 |
| 00000CD0 | 69 | 00 | 6A | 00 | 6B | 00 | 6C | 00 | 6D | 00 | 6E | 00 | 6F | 00 | 70 | 00 |
| 00000CE0 | 71 | 00 | 72 | 00 | 73 | 00 | 74 | 00 | 75 | 00 | 76 | 00 | 77 | 00 | 78 | 00 |
| 00000CF0 | 79 | 00 | 7A | 00 | 7B | 00 | 7C | 00 | 7D | 00 | 7E | 00 | 7F | 00 | 80 | 00 |
| 00000D00 | 81 | 00 | 82 | 00 | 83 | 00 | 84 | 00 | 85 | 00 | 86 | 00 | 87 | 00 | 88 | 00 |
| 00000D10 | 89 | 00 | 8A | 00 | 8B | 00 | 8C | 00 | 8D | 00 | 8E | 00 | 8F | 00 | 90 | 00 |
| 00000D20 | 91 | 00 | 92 | 00 | 93 | 00 | 94 | 00 | 95 | 00 | 96 | 00 | 97 | 00 | 98 | 00 |
| 00000D30 | 99 | 00 | 9A | 00 | 9B | 00 | 9C | 00 | 9D | 00 | 9E | 00 | 9F | 00 | A0 | 00 |
| 00000D40 | A1 | 00 | A2 | 00 | A3 | 00 | A4 | 00 | A5 | 00 | A6 | 00 | A7 | 00 | A8 | 00 |
| 00000D50 | A9 | 00 | AA | 00 | AB | 00 | AC | 00 | AD | 00 | AE | 00 | AF | 00 | B0 | 00 |
| 00000D60 | B1 | 00 | B2 | 00 | B3 | 00 | B4 | 00 | B5 | 00 | B6 | 00 | B7 | 00 | B8 | 00 |
| 00000D70 | B9 | 00 | BA | 00 | BB | 00 | BC | 00 | BD | 00 | BE | 00 | BF | 00 | C0 | 00 |
| 00000D80 | C1 | 00 | C2 | 00 | C3 | 00 | C4 | 00 | C5 | 00 | C6 | 00 | C7 | 00 | C8 | 00 |
| 00000D90 | C9 | 00 | CA | 00 | CB | 00 | CC | 00 | CD | 00 | CE | 00 | CF | 00 | D0 | 00 |
| 00000DA0 | D1 | 00 | D2 | 00 | D3 | 00 | D4 | 00 | D5 | 00 | D6 | 00 | D7 | 00 | D8 | 00 |
| 00000DB0 | D9 | 00 | DA | 00 | DB | 00 | DC | 00 | DD | 00 | DE | 00 | DF | 00 | E0 | 00 |
| 00000DC0 | E1 | 00 | E2 | 00 | E3 | 00 | E4 | 00 | E5 | 00 | E6 | 00 | E7 | 00 | E8 | 00 |
| 00000DD0 | E9 | 00 | EA | 00 | EB | 00 | EC | 00 | ED | 00 | EE | 00 | EF | 00 | F0 | 00 |
| 00000DE0 | F1 | 00 | F2 | 00 | F3 | 00 | F4 | 00 | F5 | 00 | F6 | 00 | F7 | 00 | F8 | 00 |
| 00000DF0 | F9 | 00 | FA | 00 | FB | 00 | FC | 00 | FD | 00 | FE | 00 | FF | 00 | 00 | 01 |

รูปที่4.9 แสดงค่าในตารางFAT ที่ได้จากโปรแกรมWinHex ที่ตำแหน่งแอดเดรส 0x00000C00

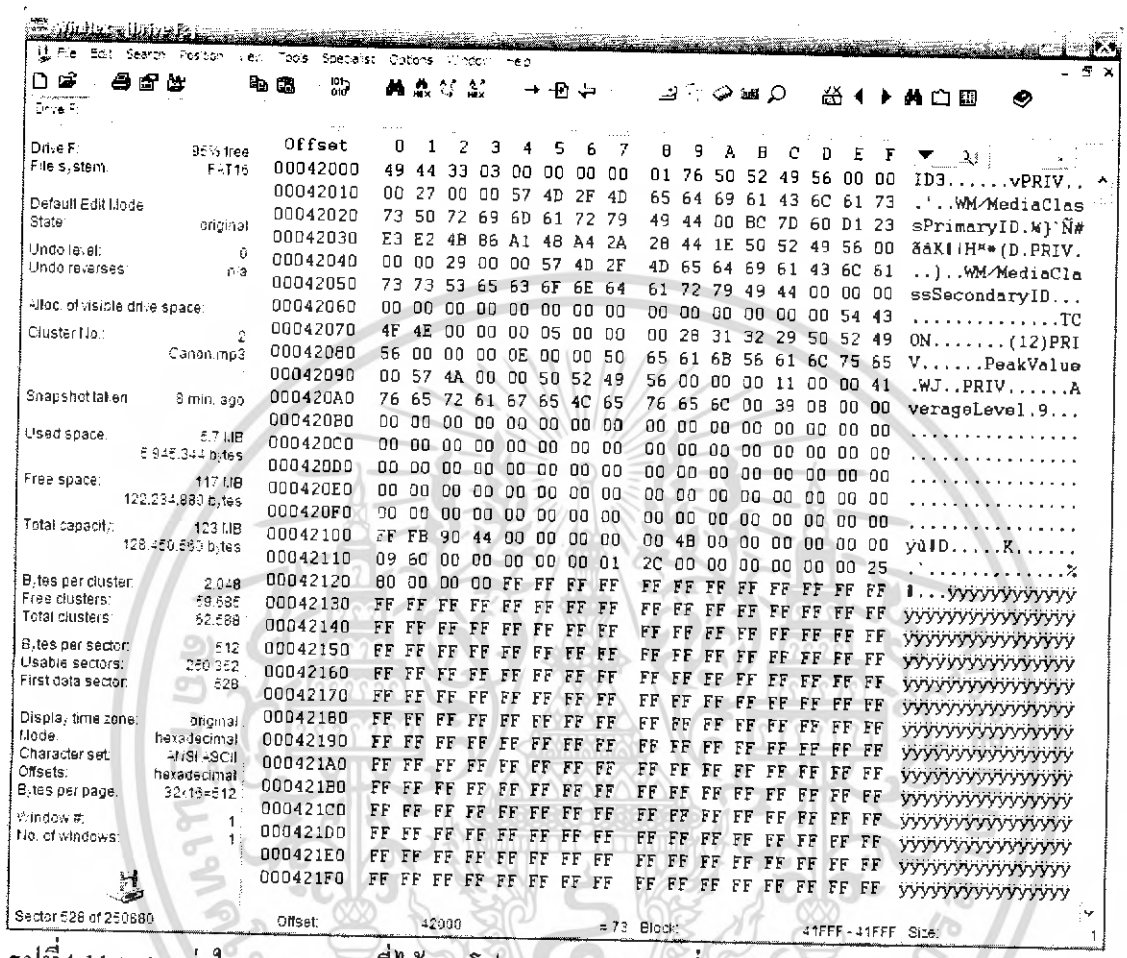


```
Offset>>{0 0 C 0}
 F8 FF FF FF 3 0 4 0 5 0 6 0 7 0 8 0 9 0 A 0 B 0 C 0 D 0 E 0 F 0 10 0 11 0 12 0
13 0 14 0 15 0 16 0 17 0 18 0 19 0 1A 0 1B 0 1C 0 1D 0 1E 0 1F 0 20 0 21 0 22 0
23 0 24 0 25 0 26 0 27 0 28 0 29 0 2A 0 2B 0 2C 0 2D 0 2E 0 2F 0 30 0 31 0 32 0
33 0 34 0 35 0 36 0 37 0 38 0 39 0 3A 0 3B 0 3C 0 3D 0 3E 0 3F 0 40 0 41 0 42 0
43 0 44 0 45 0 46 0 47 0 48 0 49 0 4A 0 4B 0 4C 0 4D 0 4E 0 4F 0 50 0 51 0 52 0
53 0 54 0 55 0 56 0 57 0 58 0 59 0 5A 0 5B 0 5C 0 5D 0 5E 0 5F 0 60 0 61 0 62 0
63 0 64 0 65 0 66 0 67 0 68 0 69 0 6A 0 6B 0 6C 0 6D 0 6E 0 6F 0 70 0 71 0 72 0
73 0 74 0 75 0 76 0 77 0 78 0 79 0 7A 0 7B 0 7C 0 7D 0 7E 0 7F 0 80 0 81 0 82 0
83 0 84 0 85 0 86 0 87 0 88 0 89 0 8A 0 8B 0 8C 0 8D 0 8E 0 8F 0 90 0 91 0 92 0
93 0 94 0 95 0 96 0 97 0 98 0 99 0 9A 0 9B 0 9C 0 9D 0 9E 0 9F 0 A0 0 A1 0 A2 0
A3 0 A4 0 A5 0 A6 0 A7 0 A8 0 A9 0 AA 0 AB 0 AC 0 AD 0 AE 0 AF 0 B0 0 B1 0 B2 0
B3 0 B4 0 B5 0 B6 0 B7 0 B8 0 B9 0 BA 0 BB 0 BC 0 BD 0 BE 0 BF 0 C0 0 C1 0 C2 0
C3 0 C4 0 C5 0 C6 0 C7 0 C8 0 C9 0 CA 0 CB 0 CC 0 CD 0 CE 0 CF 0 D0 0 D1 0 D2 0
D3 0 D4 0 D5 0 D6 0 D7 0 D8 0 D9 0 DA 0 DB 0 DC 0 DD 0 DE 0 DF 0 E0 0 E1 0 E2 0
E3 0 E4 0 E5 0 E6 0 E7 0 E8 0 E9 0 EA 0 EB 0 EC 0 ED 0 EE 0 EF 0 F0 0 F1 0 F2 0
F3 0 F4 0 F5 0 F6 0 F7 0 F8 0 F9 0 FA 0 FB 0 FC 0 FD 0 FE 0 FF 0 0 1
```

รูปที่4.10 แสดงค่าที่อ่านได้จากเอสดีการ์ดที่ตำแหน่งแอดเดรส 0x00000C00

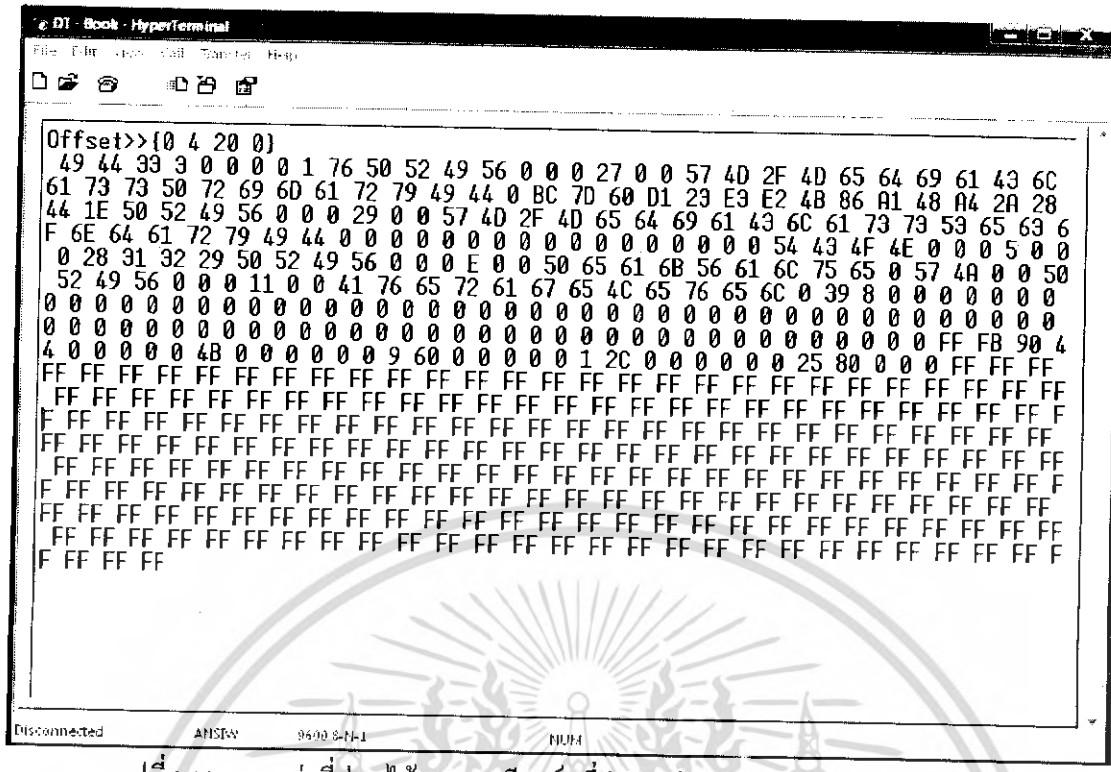
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

8. ทดลองอ่านข้อมูลจากFAT ที่ตำแหน่งแอดเดรส 0x00042000 ซึ่งเป็นตำแหน่งของSector แรกในส่วนของข้อมูลของไฟล์ โดยนำผลที่ได้มาเปรียบเทียบกับตารางFATที่ได้จากโปรแกรมWinHexดังรูป




รูปที่4.11 แสดงค่าในตารางFAT ที่ได้จากโปรแกรมWinHex ที่ตำแหน่งแอดเดรส 0x00042000

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้




รูปที่4.12 แสดงค่าที่อ่านได้จากเอสดีการ์ดที่ตำแหน่งแอดเดรส 0x00042000

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**การทดลองที่ 2: วงจรชาร์จแบตเตอรี่ลิเทียมไอออน**

**ขั้นตอนการทดลองและผลการทดลอง**

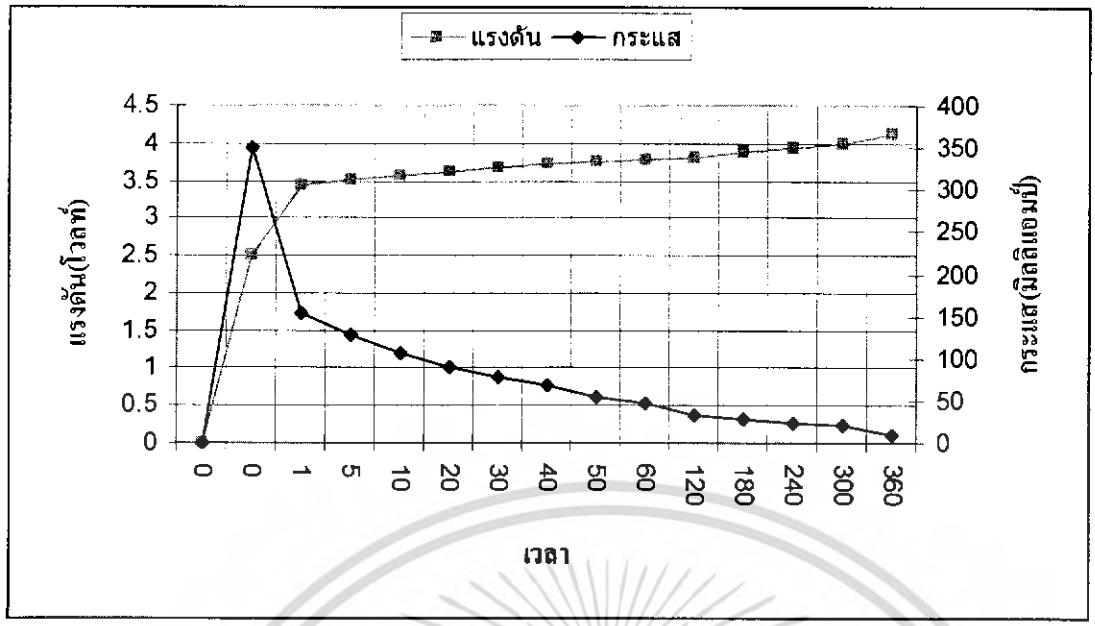
การวัดผลการทดลองในส่วนของวงจรชาร์จแบตเตอรี่ได้ทำการวัดผลการทดลองในช่วงตั้งแต่เริ่มต้นชาร์จจนกระทั่งไฟ LED ดับ โดยผลการทดลองนั้นได้ทำการวัดในส่วนของกระแส(วัดในส่วนของเอาท์พุตของวงจร)กับแรงดัน(วัดในส่วนเอาท์พุตของแบตเตอรี่)ต่อเวลาเพื่อตรวจสอบการทำงานของวงจรว่าได้ผลตามที่ต้องการหรือไม่โดยผลของการวัดนั้นได้แสดงดังตารางที่ 4.1

| เวลา | แรงดัน (โวลท์) | กระแส (มิลลิแอมป์) |
|---|---|---|
| 0- | 0 | 0 |
| 0+ | 2.5 | 350 |
| 1 นาที | 3.43 | 153 |
| 5 นาที | 3.51 | 127 |
| 10 นาที | 3.57 | 107.5 |
| 20 นาที | 3.63 | 89.4 |
| 30 นาที | 3.68 | 77.6 |
| 40 นาที | 3.72 | 68.1 |
| 50 นาที | 3.76 | 53.6 |
| 1 ชั่วโมง | 3.78 | 46.7 |
| 2 ชั่วโมง | 3.82 | 32.3 |
| 3 ชั่วโมง | 3.88 | 28.2 |
| 4 ชั่วโมง | 3.94 | 24.5 |
| 5 ชั่วโมง | 3.99 | 21.2 |
| 6 ชั่วโมง | 4.12 | 9.7 |

ตารางที่ 4.1 แสดงผลของแรงดันและกระแสต่อเวลาของวงจรชาร์จแบตเตอรี่

จากตารางที่ 4.1 จะพบว่าสถานะของ LED จะดับลงเมื่อค่าของกระแสที่เอาท์พุตมีค่ากระมาณ 10 มิลลิแอมป์และค่าแรงดันที่ 4.12 โวลท์ซึ่งมีค่าที่ใกล้เคียงกับค่าแรงดันเอาท์พุตของวงจรที่กำหนดให้มีค่าอยู่ที่ 4.2 โวลท์ จากนั้นนำผลที่ได้ดังตารางไปวาดกราฟเพื่อดูความสัมพันธ์ของแรงดันและกระแสต่อเวลาดังกราฟรูปที่ 4.1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้




รูปที่ 4.13 กราฟแสดงความสัมพันธ์ของกระแสและแรงดันต่อเวลา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# บรรณานุกรม

1. ประจิน พลังสันติกุล, "การเขียนโปรแกรมควบคุมไมโครคอนโทรลเลอร์ AVR ด้วยภาษา C กับ WinAVR(C Compiler)", แอพซอฟต์เทค, 365 หน้า, 2549

2. อารัมภีย์ จันทร์ใย, "อ่าน/เขียนการ์ด SD/MMC ด้วย", วารสารเซมิคอนดักเตอร์อิเล็กทรอนิกส์, ฉบับที่291, 2549, หน้า156-160

3. Richard Barbett, Larry O'Cull and Sarah Cox, "Embedded C Programming and the Atmel AVR", Thomson Delmar Learning, 495 p., 2004

4. SD Card Association, "SD Specifications Part1 Physical Layer Simplified Specification Version 1.10", 114 p., 2006

5. Jan Axelson, "Usb Mass Storage Designing and Programming devices and Embedded Hosts", Lakeview Research LLC, 287 p., 2006

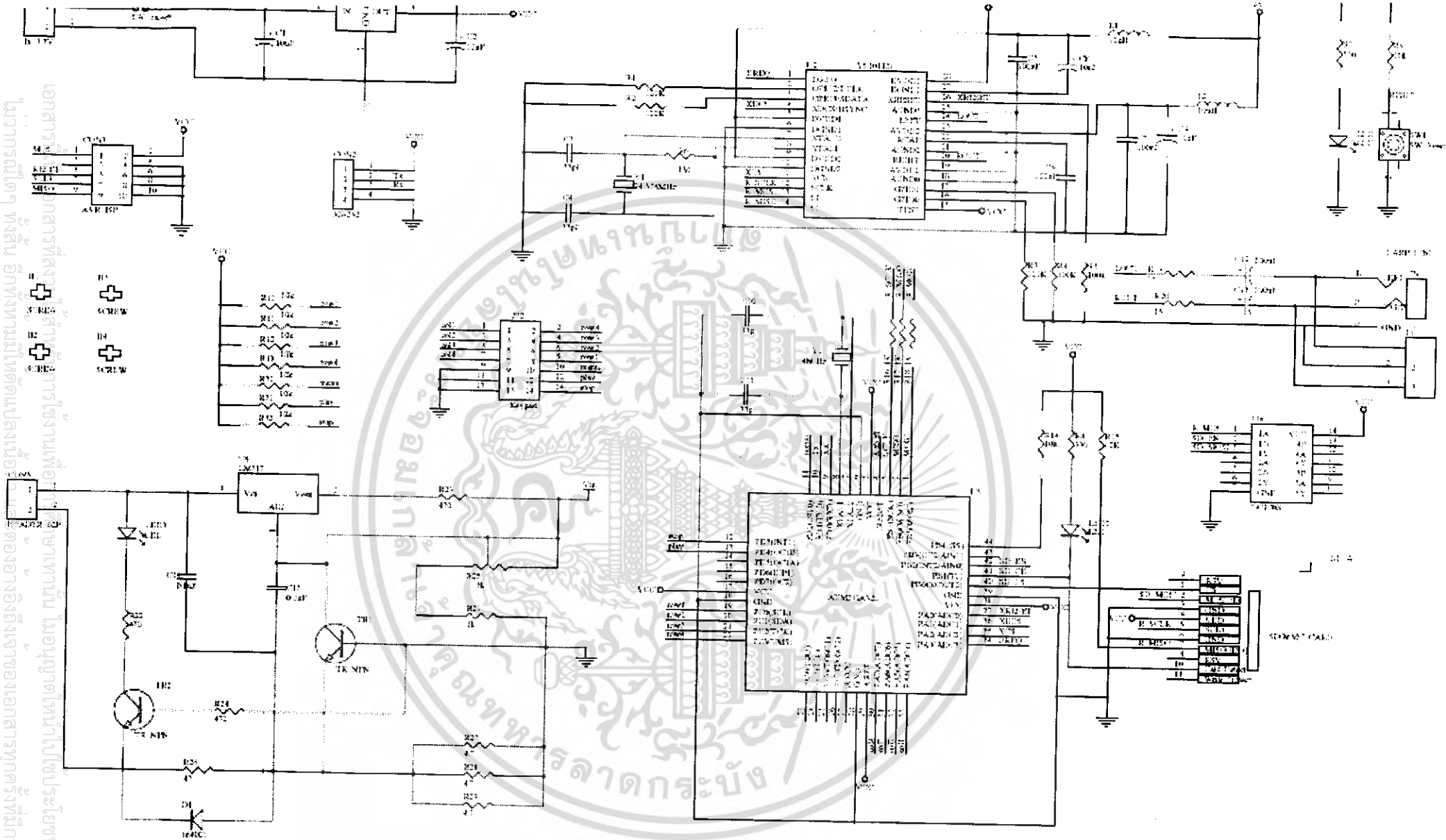
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# ภาคผนวก

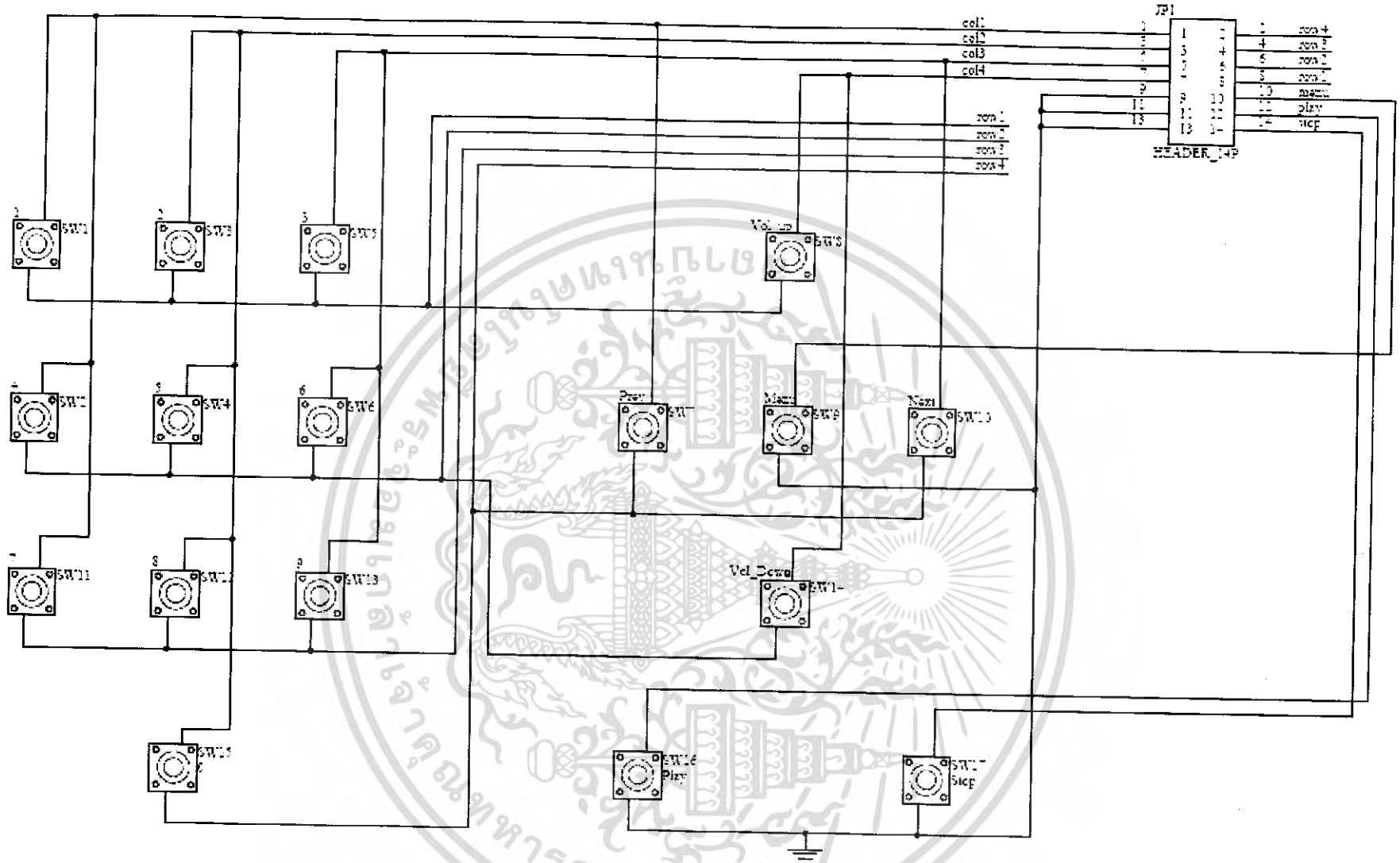
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# วงจรที่ใช้ในโครงงาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปวงจรของหนังสือพูดสำหรับคนตาบอด




รูปวงจรของปุ่มกดสวิตช์เมตริกซ์

ลิขสิทธิ์ของมหาวิทยาลัยราชภัฏจันทรเกษม
ห้ามมิให้ทำซ้ำ ดัดแปลง เผยแพร่ หรือนำไปใช้ประโยชน์ทางการค้า ไม่ว่ากรณีใดๆ เว้นแต่ได้รับอนุญาตเป็นลายลักษณ์อักษรจากมหาวิทยาลัยราชภัฏจันทรเกษม

# รูปถ่ายของชิ้นงาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ที่มา: ผู้วิจัย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

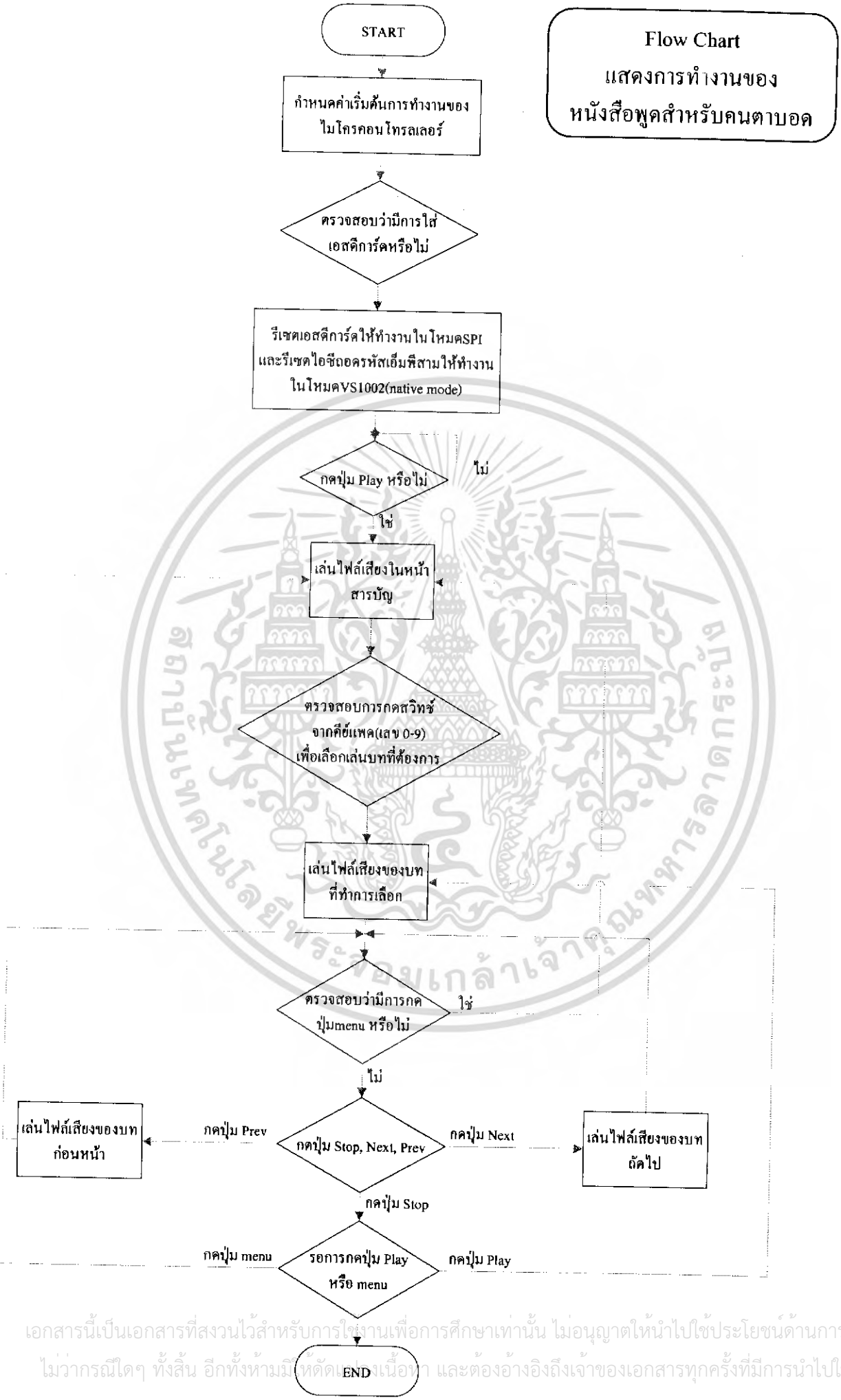
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาพที่ 2 ตราสัญลักษณ์ของมหาวิทยาลัยเกษตรศาสตร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# Flow Chart การทำงานของระบบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้




เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# Source Code

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**DT_book.c**

```
/*****************************************************
This program was produced by the
CodeWizardAVR V1.24.8d Professional
Automatic Program Generator
© Copyright 1998-2006 Pavel Haiduc, HP InfoTech s.r.l.
http://www.hpinfotech.com

Project : Digital Telling Book
Version : 1.1
Date    : 1/11/2006
Author  : TEE
Company : KMIT'L
Comments:

Chip type           : ATmega32
Program type        : Application
Clock frequency     : 4.000000 MHz
Memory model        : Small
External SRAM size  : 0
Data Stack size     : 1024
*****************************************************/
#include <atmega32.h>
#include <global.h>
#include <string.h>
#include <delay.h>
#include <stdio.h>
#include <uart9600.c>
#include <spi_io.c>
#include <SDC_media.c>
#include <fat_process.c>
#include <vs1011b.c>
#include <player.c>
#include <keypad.c>
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
void main(void)
{
FILEOBJ        fo;
word           index;
byte           fat_buf[512];
byte           resp;
signed char    result;
UART9600_init();
printf("\n\n\rDigital Telling Book V1.1\n\r");
keypad_init();
spi_init();
SDC_hw_init();
VS1011B_init();
      while(!Detect_SDC()){};
SDC_media_init();
SD_get_volume_info();
printf("\n\r*************** Main Program ***************\n\r");
VS1011B_volume(volume[3],volume[3]);
FAT_init(fat_buf);
FAT_cache_file(fat_buf);
while(1)
{
 player_process(fat_buf);
}
printf("\n\r********************** END ******************\n\r");
}
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**global.h**

```
/*****************************************************************************/
/***************************** GLOBAL.H **************************************/
/*****************************************************************************/
#define true   0x01
#define false  0x00
#define FAIL   0x00
//---------------------------------------------------------------------------
//---------------------------------- Type Define ----------------------------
//---------------------------------------------------------------------------
typedef unsigned char   byte;
typedef unsigned int    word;
typedef unsigned long   dword;
//---------------------------------------------------------------------------
//---------------------------- Global Variable ------------------------------
//---------------------------------------------------------------------------
typedef struct
{
    // byte*  buffer;          //pointer to a buffer equal to one sector
     //dword  first_sector;      //LBA of the volume's first sector
     //dword  fat;             //LBA of the volume's FAT
     //dword  root;            //LBA of the volume's root directory
     //dword  data;            //LBA of the volume's data area
     word   rsv_sector;
     word   maxroot;           //maximum number of entries in the root directory
     dword  maxcls;            //maximum number of data clusters in the volume
     //word   fat_size ;         //number of sectors in the FAT
     //byte   fat_eopy;          //number of eopies of the FAT
     //dword  SecPerClus;        //number of sectors per cluster
     //byte   type;            //type of FAT (FAT16, FAT32)
     //byte   mount;           //TRUE if the media is mounted, FALSE if notmounted
}DISK;

unsigned int global_tmp;
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
char        key_press;
byte        volume[]= {0, 13, 26, 39, 52, 65, 78, 91, 104, 117,
                    130, 143, 156, 169, 182, 195, 208, 221, 234, 255};
static byte   vol_left,vol_right;
word first_cluster[20];
byte chapter;
/*  ERROR Handling */
#define ERROR_CARD_NOT_FOUND  0x3
#define ERROR_CARD_RESPONSE     0x4
#define ERROR_FAT_INVALID_FS     0x5
//-------------------------------------------------------------------
//-------------------------DEFINE VS1011B-----------------------------
//-------------------------------------------------------------------
#define START   0x01
#define STOP    0x00
/* VS1001 Interface */
 /* PORTA */
#define VS1011B_PORT                PORTA
#define VS1011B_DDR                 DDRA
#define VS1011B_PIN                 PINA
#define PIN_VS1011B_DREQ            PA3
#define PIN_VS1011B_XCS             PA2
#define PIN_VS1011B_XDCS            PA1
#define PIN_VS1011B_XRESET          PA0
#define VS_XCS_LO               VS1011B_PORT.PIN_VS1011B_XCS = 0
#define VS_XCS_HI               VS1011B_PORT.PIN_VS1011B_XCS = 1
#define VS_XDCS_LO              VS1011B_PORT.PIN_VS1011B_XDCS = 0
#define VS_XDCS_HI              VS1011B_PORT.PIN_VS1011B_XDCS = 1
#define VS_XRESET_LO            VS1011B_PORT.PIN_VS1011B_XRESET = 0
#define VS_XRESET_HI            VS1011B_PORT.PIN_VS1011B_XRESET = 1
#define VS1011B_READ            spi_io(0x03)
#define VS1011B_WRITE           spi_io(0x02)
#define VS1011B_ALLOW_DATA              VS1011B_PIN.PIN_VS1011B_DREQ == 1
#define VS1011B_NOT_ALLOW_DATA          VS1011B_PIN.PIN_VS1011B_DREQ == 0
```

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
#define WAIT_VS1011B_ALLOW_DATA        while((VS1011B_PIN & (0x01 <<
PIN_VS1011B_DREQ))== 0x00){}

#define REG_MODE                0x0
#define REG_STATUS              0x1
#define REG_BASS                0x2
#define REG_CLOCKF              0x3
#define REG_DECODETIME          0x4
#define REG_AUDATA              0x5
#define REG_WRAM                0x6
#define REG_WRAMADDR            0x7
#define REG_HDAT0               0x8
#define REG_HDAT1               0x9
#define REG_AIADDR              0xa
#define REG_VOL                 0xb
#define REG_AICTRL0             0xc
#define REG_AICTRL1             0xd
#define REG_AICTRL2             0xe
#define REG_AICTRL3             0xf

//REG_SCI_MODE(RW)
#define SM_DIFF                 0
#define SM_SETTOZERO1           1
#define SM_RESET                2 //SOFT RESET
#define SM_OUTOFWAV             3
#define SM_SETTOZERO2           4
#define SM_TESTS                5
#define SM_STREAM               6
#define SM_SETTOZERO3           7
#define SM_DACT                 8
#define SM_SDIORD               9
#define SM_SDISHARE             10
#define SM_SDINEW               11 //VS1002 native SPI modes
#define SM_SETTOZERO4           12
#define SM_SETTOZERO5           13
```

เอกสารนี้สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่อนุญาตให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
#define HIBYTE(x)              (( x & 0xff00)>>8)
#define LOBYTE(x)              (x&0xff)
//-------------------------------------------------------------------------------
//--------------------------Define SD Card Interface-----------------------------
//-------------------------------------------------------------------------------
// defines for the SD hardware
#define SD_DDR                 DDRB
#define SD_PIN                 PINB
#define SD_PORT                PORTB
#define PIN_SD_CS              PB0
#define PIN_SD_CD              PB1
#define PIN_SD_ALLOW_SCI       PB2
#define ALLOW_SCI              SD_PORT |= (1 <<PIN_SD_ALLOW_SCI)
#define NO_ALLOW_SCI           SD_PORT &= ~(1 <<PIN_SD_ALLOW_SCI)
// look in datasheet for complete list of commands
#define SD_CMD_0_GO_IDLE       0
#define SD_CMD_1_SEND_OP_COND  1
#define SD_CMD_9_SEND_CSD      9
#define SD_CMD_10_SEND_CID     10
#define SD_CMD_12_STOP         12
#define SD_CMD_13_SEND_STATUS  13
#define SD_CMD_16_BLOCKLEN     16
#define SD_CMD_17_READ_SINGLE  17
#define SD_CMD_18_READ_MULTIPLE 18
#define SD_CMD_24_WRITE_SINGLE 24
#define SD_CMD_55_APP_CMD      55
#define SD_ACMD_41_SEND_OP_COND 41
// bit definitions for R1
#define SD_R1_IN_IDLE          0x01
#define SD_R1B_BUSY_BYTE       0x00
// different defines for tokens etc ...
#define SD_START_TOKEN_SINGLE  0xfe
#define SD_START_TOKEN_MULTI   0xfc
// return values from a write operation
#define SD_DATA_ACCEPT         0x2
```

ลิขสิทธิ์ของจุฬาลงกรณ์มหาวิทยาลัย สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น ทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
#define SD_DATA_CRC                0x5
#define SD_DATA_WRITE_ERROR        0x6

static dword fat_u32;
static word fat_u16;
static byte fat_u08;
```



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**spi_lo.c**

```
#include<ATMEGA32.h>

// For Master Mode
/*
PB7 --> SCK    As  OUTPUT
PB6 --> MISO   As  INPUT
PB5 --> MOSI   As  OUTPUT
PB4 --> /SS    As  OUTPUT
*/
#define SCK    PB7
#define MISO   PB6
#define MOSI   PB5
#define SS     PB4

#define MSTR 4
#define SPE  6
#define SPIF 7

void spi_init(void)
{
        DDRB |= (1<<PB5) | (1<<PB4) | (1<<PB7);
        PORTB &= ~(1<<PB7);
        SPCR = ((1<<MSTR)|(1<<SPE) );
}
unsigned char spi_io(unsigned char data)
{
        SPDR = data;
        while((SPSR&(1<<SPIF)) == 0x00){};
        return SPDR;
}
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**UART9600.c**

```
#define UART_newline()  printf("\n\r");
void UART9600_init(void)
{
// USART initialization
// Communication Parameters: 8 Data, 1 Stop, No Parity
// USART Receiver: Off
// USART Transmitter: On
// USART Mode: Asynchronous
// USART Baud rate: 9600
UCSRA=0x00;
UCSRB=0x08;
UCSRC=0x86;
UBRRH=0x00;
UBRRL=0x19;
}
void UART_SendByte(unsigned char data)
{
      //Wait for empty transmit buffer
      while( !(UCSRA & (1 << UDRE)));
      /* Put data into buffer, sends the data */
      UDR = data;
}
void UART_printbyte(byte data)
{
      printf(" %X",data);
}
void UART_printword(word data)
{
      byte tmp;
      tmp = (data & 0xff00)>>8;
      printf("{%X",tmp);
      tmp = (data & 0x00ff);
      printf(" %X}",tmp);
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**SDC_media.c**

```
//-------------------------------- SDC_media------------------------------
#define SDC_select     SD_PORT.PIN_SD_CS = 0;
#define SDC_deselect   SD_PORT.PIN_SD_CS = 1;
#define Send8Clk()          spi_io(0xff);
#define ReadCRC()           spi_io(0xff);spi_io(0xff);
#define SDC_FLOATING_BUS      0xFF
#define SDC_BAD_RESPONSE      SDC_FLOATING_BUS
#define SDC_SECTOR_SIZE       512
#define DATA_START_TOKEN      0xFE
static unsigned int current_blocklen = 0;
//*************************** Command & Response Structure*********************
//RESPONSE_1
typedef union
{
     byte _byte;
     //struct
     //{
     unsigned IN_IDLE_STATE:1;
     unsigned ERASE_RESET:1;
     unsigned ILLEGAL_CMD:1;
     unsigned CRC_ERR:1;
     unsigned ERASE_SEQ_ERR:1;
     unsigned ADDRESS_ERR:1;
     unsigned PARAM_ERR:1;
     unsigned B7:1;
     //};
}RESPONSE_I;

//RESPONSE_2
typedef union
{
     word _word;
     //struct
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
        //{
        byte _byte0;
        byte _byte1;
        //};
        //struct
        //{
        unsigned IN_IDLE_STATE:1;
        unsigned ERASE_RESET:1;
        unsigned ILLEGAL_CMD:1;
        unsigned CRC_ERR:1;
        unsigned ERASE_SEQ_ERR:1;
        unsigned ADDRESS_ERR:1;
        unsigned PARAM_ERR:1;
        unsigned B7:1;
        unsigned CARD_IS_LOCKED:1;
        unsigned WP_ERASE_SKIP_LK_FAIL:1;
        unsigned ERROR:1;
        unsigned CC_ERROR:1;
        unsigned CARD_ECC_FAIL:1;
        unsigned WP_VIOLATION:1;
        unsigned ERASE_PARAM:1;
        unsigned OUTRANGE_CSD_OVERWRITE:1;
        //};
}RESPONSE_2;

//SDC_RESPONSE
typedef union
{
    RESPONSE_1 r1;
    RESPONSE_2 r2;
}SDC_RESPONSE;

//************************** Error Codes*****************************
typedef enum
{
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
    sdcValid = 0,          //No error
    sdcCardInitCommFailure, //Communication hasn't been established with the card.
    sdcCardNotInitFailure,  //Card did not initialize.
    sdcCardInitTimeout,     //Card initialization timed out.
    sdcCardTypeInvalid,     //Card type was not able to be defined.
    sdcCardBadCmd,          //Card did not recognize the command.
    sdcCardTimeout,         //Card timed out during a read, write or erase sequence.
    sdcCardCRCError,        //A CRC error occurred during a read.
    sdcCardDataReject,      //CRC did not match.
    sdcCardEraseTimeOut     //Erase timed out.
}SDC_Error;

void Check_error(SDC_Error error)
{
    switch(error)
    {
        case sdcValid: printf("sdcValid\n\r"); break;
        case sdcCardInitCommFailure: printf("sdcCardInitCommFailure\n\r"); break;
        case sdcCardNotInitFailure: printf("sdcCardNotInitFailure\n\r"); break;
        case sdcCardInitTimeout: printf("sdcCardInitTimeout\n\r"); break;
        case sdcCardTypeInvalid: printf("sdcCardTypeInvalid\n\r"); break;
        case sdcCardBadCmd: printf("sdcCardBadCmd\n\r"); break;
        case sdcCardTimeout: printf("sdcCardTimeout\n\r"); break;
        case sdcCardCRCError: printf("sdcCardCRCError\n\r"); break;
        case sdcCardDataReject: printf("sdcCardDataReject\n\r"); break;
        case sdcCardEraseTimeOut: printf("sdcCardEraseTimeOut\n\r"); break;
    }
}
/*************************SD_init*************************************/
//init pin which used for SD_Card Interface
void SDC_hw_init(void)
{
SD_PORT |= (1<<PIN_SD_CS)|(1 << PIN_SD_CD);
// SD_CS       PB0 --> Output
// SD_CD       PB1 --> INPUT with R pull up
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่อนุญาตให้ทำซ้ำ ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
  SD_DDR |= (1<<PIN_SD_CS);
  SD_DDR |= (1<<PIN_SD_ALLOW_SCI);
  ALLOW_SCI;
  }

  unsigned char Detect_SDC(void)
  {
       if(SD_PIN.PIN_SD_CD) return 0; //Card not presented
       else {printf("\tCard Detected\n\r");return 1;} //Card presented
  }

  /*****************************spi_io_sd*************************************/
  void spi_io_sd(unsigned char* data, unsigned int length)
  {
  // transmit 'length' bytes via spi
  while(length)
       {
       spi_io(*data);
       data++;
       length--;
       };
  }

  void SDC_cleanup(void)
  {
  SDC_deselect;
  //pulse the SCK 8 times
  Send8Clk();
  }
  //******************* A Function for Sending Command******************

  /*******************************SD_send_cmd*******************************/
  void SD_send_cmd(unsigned cmd, unsigned long data)
  {
  unsigned char buffer[6];//array 6 block for stores command sequence
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่อนุญาตให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
buffer[0] = 0x40 + cmd;
buffer[1] = (data>>24)&0xff;
buffer[2] = (data>>16)&0xff;
buffer[3] = (data>>8)&0xff;
buffer[4] = (data&0xff);
buffer[5] = 0x95;//CRC Value
spi_io_sd(buffer,6);//send_data
}

/*****************************SD_get_R1*********************************/
unsigned char SD_get_R1(void)
{
unsigned char retval;
unsigned char max_errors = 255;
    //wait for first valid response byte
    do
    {
    retval = spi_io(0xff);
    max_errors--;
    }while( (retval & 0x80) && (max_errors>0) );
return retval;
}

/*************************SD_get_R1b*******************************/
//get a byte long R1b and then waits for the card to be available again
unsigned char SD_get_R1b(unsigned char max_busy)
{
unsigned char retval;
unsigned char max_errors = 64;
    //wait for first valid response byte
    do
    {
    retval = spi_io(0xff);
    max_errors--;
    } while( (retval == 0xff) && max_errors );
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่อนุญาตให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
	//loop while card sends the busy byte
	do
	{
	retval = spi_io(0xff);
	max_busy--;
	}while( (retval == SD_R1B_BUSY_BYTE) && max_busy );
return retval;
}

/*****************************SD_get_R2*****************************/
unsigned int SD_get_R2(void)
{
unsigned int retval;
unsigned char max_errors = 64;
	//wait for first valid response byte
	do
	{
	retval = spi_io(0xff);
	max_errors--;
	}while( (retval & 0x80) && (max_errors>0) );
//move data to upper byte
retval = (retval <<8);
//get second byte
max_errors = spi_io(0xff);
retval += max_errors;
return retval;
}
/************************SD_send_start_data_token****************/
//Send the start data block token to the SD
//Start Block is  7[11111110]0 = 0xfe
void SD_send_start_data_token(void)
{
spi_io(SD_START_TOKEN_SINGLE);
}
/************************SD_wait_for_start_token*****************/
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่อนุญาตให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
//waits for the card to send the start data block token
void SD_wait_for_start_token(unsigned char max_errors)
{
unsigned char retval;
      do
      {
      //get a byte from the SPI Bus
      retval = spi_io(0xff);
      //keep track of the trys
      max_errors--;
      //UART_printbyte(retval);
      }while( (retval != SD_START_TOKEN_SINGLE) );
}
/*************************SD_GET_DATA************************/
//gets n bytes + crc from spi bus
void SD_get_data(unsigned char *ptr_data, unsigned int length)
{
SD_wait_for_start_token(128);
      while(length)
      {
      *ptr_data = spi_io(0xff);
      length--;
      ptr_data++;
      };
//get the 2 CRC bytes
ReadCRC();
}
/************************ SD_set_blocklength************************/
//set the blocklength for transmission
void SD_set_blocklen(unsigned int blocklen)
{
//make sure this block length is not already set
      if(current_blocklen != blocklen)
      {
      current_blocklen = blocklen;
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่อนุญาตให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
    SDC_select;
    //tell the SD card that we want to know its status
    SD_send_cmd(SD_CMD_16_BLOCKLEN, blocklen);
    //get the response
    SD_get_R1();
    SDC_cleanup();
    };
}
/********************** Reading CSD Registor **********************/
void SD_get_CSD(unsigned char *ptr_data)
{
//select card
SDC_select;
//tell the SD card that we want to know its status
SD_send_cmd(SD_CMD_9_SEND_CSD,0x0);
//get the response
SD_get_R1();
//get the register data
SD_get_data(ptr_data, 16);
//return CS to 1 and send 8 clk
SDC_cleanup();
}
/*************************SD_get_CID*****************************/
//read the CID register from the card
void SD_get_CID(unsigned char *ptr_data)
{
//select card
SDC_select;
//tell the SD card that we want to know its status
SD_send_cmd(SD_CMD_10_SEND_CID,0x0);
//get the response
SD_get_R1();
//get the register data
SD_get_data(ptr_data, 16);
//cleanup
```

ไฟล์นี้สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
SDC_cleanup();
}
/**********************************SD_get_volume_info*******************/
void SD_get_volume_info(void)
{
/*
Memory capacity = BLOCKNR*BLOCK_LEN
BLOCDNR = (C_SIZE + 1)*MULT
MULT = 2^(C_SIZE_MULT+2)
BLOCK_LEN = 2^(READ_BL_LEN)
*/
unsigned char data[16];
unsigned char name[6];
unsigned char i;
unsigned char mem_cap;
unsigned char  C_size_mult;
unsigned int   C_size;
unsigned char  MULT = 1;
printf("Volume Info:\n\r\t\t");
//read the CSD register
SD_get_CSD(data);
//printf("Get CSD Already!");

//Get C_Size(12 bits) from the CSD register(width 128 bit) that located in bit [73:62] of data
C_size = data[6] & 03; // data[6]>>>>[80:72]
C_size <<= 8;
C_size += data[7]; //data[7]>>>>[71:64]
C_size <<= 2;
C_size += (data[8] & 0xC0) >> 6; //data[8]>>>>[63:56]
//printf("C_size = %i ",C_size);

//Get C_Size_Mult(3 bits) from the CSD register that located in bit [49:47]
C_size_mult = data[9] & 03; //data[9]>>>>[55:48]
C_size_mult <<= 1;
C_size_mult += (data[10] & 80) >> 7; //data[10]>>>>[47:40]
```

เอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่อนุญาตให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
//printf("C_size_mult = %u ",C_size_mult);

//MULT = 2^(9-C_size_mult)
      for (i = 0; i < (9-C_size_mult); i++)
           MULT *= 2; //2^(9-C_size_mult)

//compute MEMORY CAPACITY
mem_cap = (C_size+1)/MULT;

printf("Memory Capacity = %u  MB\n\r\t\t",mem_cap);

SD_get_CID(data);
name[0] = data[3];
name[1] = data[4];
name[2] = data[5];
name[3] = data[6];
name[4] = data[7];
name[5] = '\0';
printf("Card name: %s\n\r",name);
}
//------------------------ Read single block-------------------------
/************************SD_get_sec_start*****************************/
//starts the read process of a sector
byte SD_get_sec_start(unsigned long sector)
{
byte response;
SD_set_blocklen(512);
//printf("set blocklenght");
//turn sectors into byte addr
//sector = sector <<9;
     /* printf("\n\rOffset>>");
      UART_printdword(sector);
      UART_newline();*/
//select card
SDC_select;
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
//tell the SD card that we want to know its status
SD_send_cmd(SD_CMD_17_READ_SINGLE, sector); //printf("send cmd17");
//get the response
response = SD_get_R1();

//wait untill Card starts sending data
SD_wait_for_start_token(255);
//printf("wait start token");
return response;
}
/*****************************SD_get_sec_stop*************************/
//stop read process of a sector
void SD_get_sec_stop(void)
{
//get 2 CRC bytes
spi_io(0xff);
spi_io(0xff);
SDC_cleanup();
}

/*******************************SD_get_sector*************************/
//get a whole sector and put it in the data buffer
void SD_get_sector(unsigned long sector, unsigned char* data)
{
    byte response;
SD_set_blocklen(512);
/*printf("\n\rOffset>>");
    UART_printdword(sector);
    UART_newline();*/
//select card
SDC_select;
//tell the SD card that we want to know its status
SD_send_cmd(SD_CMD_17_READ_SINGLE, sector);
//get the response
response = SD_get_R1();
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่อนุญาตให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
//wait untill Card starts sending data
SD_wait_for_start_token(255);
global_tmp = 0;
      while (global_tmp++ < 512)
      {
      *data = spi_io(0xff);
      data++;
      };
//cleanup behind us
SD_get_sec_stop();
}

/*************************Check_resp*********************************/
void Check_resp(RESPONSE_1 resp)
{
delay_ms(100);
     if(resp.IN_IDLE_STATE == 1) printf("SD Card is in Idle State\n\r");
      else if(resp.ERASE_RESET == 1) printf("Erase Reset\n\r");
      else if(resp.ILLEGAL_CMD == 1) printf("Illegal Command\n\r");
      else if(resp.CRC_ERR == 1) printf("CRC_ERR\n\r");
      else if(resp.ERASE_SEQ_ERR == 1) printf("ERASE_SEQ_ERR\n\r");
      else if(resp.ADDRESS_ERR == 1) printf("ADDRESS_ERR\n\r");
      else if(resp.PARAM_ERR == 1) printf("PARAM_ERR\n\r");
      else if(resp.B7 == 1) printf("B7\n\r");
}

/*****************************SD_reset*********************************/
//Reset card and used SPI Interface
void SDC_media_init(void)
{
unsigned char i;
RESPONSE_1 resp;

//make sure card is ready to comm.
      for(i = 0; i < 10; i++)
```

สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
    {
    spi_io(0xff);
    };

printf(">> Initialization\n\r");
//select card by pull down CS_PIN
SDC_select;
//put SD to Idle
SD_send_cmd(SD_CMD_0_GO_IDLE,0x0);
printf("\tSend CMD 0 for SDC go to IDLE State\n\r");
//get the response
resp._byte = SD_get_R1();
Send8Clk();
    if (resp.IN_IDLE_STATE == 1)
    {
    //lcd_clear();
    //lcd_putsf("Now, SD Card is\n in IDLE STATE!");
    //delay_ms(2000);
    printf("\tNow, SD Card is in IDLE STATE!\n\r");
    }
SDC_cleanup();
        //SD_SEND_OP_COND
        while(resp.IN_IDLE_STATE == 1)
        {
        SDC_select;
        //Tell Card that next command is APP_CMD
        SD_send_cmd(SD_CMD_55_APP_CMD,0x0);
        Send8Clk();
        resp._byte = SD_get_R1();
        Send8Clk();
        SDC_cleanup();

        //Send APP_CMD to active card
        SDC_select;
        SD_send_cmd(SD_ACMD_41_SEND_OP_COND,0x0);
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น โดยไม่ได้รับอนุญาตจากเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
            Send8Clk();
            resp._byte = SD_get_R1();
            Send8Clk();
            Check_resp(resp);
            //Cleanup
            SDC_cleanup();
            };
printf("\tSD Card is Activated\n\r");
}

/*********************************SD_write_sector*****************************/
unsigned char SD_write_sector(unsigned long sector, unsigned char *data)
{
unsigned int tmp = 512;
SD_set_blocklen(512);
//turn sectors into byte addr
sector = sector << 9;
//select card
SDC_select;
//tell the SD card that we want to write a sector
SD_send_cmd(SD_CMD_24_WRITE_SINGLE, sector);
//get the response
SD_get_R1();
//send the start token
spi_io(SD_START_TOKEN_SINGLE);
      while(tmp--)
      {
      spi_io(*data);
      data++;
      };
//send2crcs
spi_io(0xff);
spi_io(0xff);
//get the data response token
/*
```

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
can be one of the following:
        SD_DATA_ACCEPT
        SD_DATA_CRC
        SD_DATA_WRITE_ERROR
*/
tmp = (spi_io(0xff) & 0xf) >>1;
        if(tmp != SD_DATA_ACCEPT)
        {
        printf("ERROR!!!");
        };
        //all ok, wait while busy
        while(spi_io(0xff) == SD_R1B_BUSY_BYTE){};
return tmp;
}
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**fat_process.c**

```
/******************************** Accessing the FAT ***********************************/
//Volume Information
#define FAT16   2
#define FAT32   3
        dword   lba_first_sector;       //LBA of the volume's first sector
        dword   lba_fat;                //LBA of the volume's FAT
        dword   lba_root;               //LBA of thc volume's root directory
        dword   lba_data;               //LBA of the volume's data area
        word    rsv_sector;
        word    maxroot;                //maximum number of entries in the root directory
        dword   maxcls;                 //maximum number of data clusters in the volume
        word    fatsize;                //number of sectors in the FAT
        byte    fatcopy;                //number of copies of the FAT
        dword   sec_per_clus;           //number of sectors per cluster
//File Information
#define FILE_NAME_SIZE  11
typedef struct
{
        DISK    *dsk;                   //a DISK structure for the volume containing the file
        //word    cluster;              //number of the first file's cluster
        word    ccls;                   //current cluster
        word    sec;                    //current sector in the current cluster
        word    pos;                    //current byte location in the current sector
        dword   seek;                   //current byte location in the file
        dword   size;                   //file size
        word    time;
        word    date;
        char    name[FILE_NAME_SIZE];   //file name
        word    entry;                  //Position of the file's entry in its directory
        word    chk;                    //FILE structure checksum = ~(entry+name[0])
        word    attributes;             //file's attributes
        word    dirclus;                //first cluster of the file's directory
        word    dirccls;                //current cluster of the file's directory
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
}FILE;

typedef FILE    *FILEOBJ;      //FILEOBJ is a pointer to a FILE structure
//Using Directories
//Storing an Entry
#define DIR_NAMESIZE    8
#define DIR_EXTENSION   3
#define NULL            0
#define FALSE           0
#define TRUE            !FALSE
typedef struct
{
    char    DIR_Name[DIR_NAMESIZE];       //name
    char    DIR_Extension[DIR_EXTENSION]; //extension
    byte    DIR_Attr;                     //Attributes
    byte    DIR_NTRes;                    //reserved by NT
    byte    DIR_CrtTimeTenth;
    word    DIR_CrtTime;
    word    DIR_CrtDate;
    word    DIR_LstAccDate;
    word    DIR_FstClusHI;
    word    DIR_WrtTime;
    word    DIR_WrtDate;
    word    DIR_FstClusLO;
    dword   DIR_FileSize;                 //filesize
}_DIRENTRY;

typedef _DIRENTRY* DIRENTRY;

#define FAT_SecPerClus  13
#define FAT_RSV_SECTOR  14
#define FAT_COPY        16
#define FAT_MAX_ENT     17
#define FAT_SIZE        22
void FAT_init(unsigned char *data)
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
{
    word index;
    word tmp;
printf("\n\r********* FAT init ***********\n\r");
SD_get_sector(0x00,data);
//UART_printbyte(*(data+14));
rsv_sector = *(data + 14);
rsv_sector += (word)*(data+15)<<8;
lba_fat = 0x00 + rsv_sector;
lba_fat <<= 9;
printf("LBA_fat = "); UART_printdword(lba_fat);UART_newline();
fatcopy = *(data + 16);
fatsize = *(data + 22);
fatsize += *(data + 23)<<8;
lba_root = rsv_sector + (fatcopy*fatsize);
lba_root <<= 9;
printf("LBA_root = "); UART_printdword(lba_root);UART_newline();

sec_per_clus = *(data + 13);
printf("dsk->SecPerClus = "); UART_printdword(sec_per_clus);UART_newline();

lba_data = (lba_root + (0x20<<9));
printf("LBA_data = "); UART_printdword(lba_data);UART_newline();
}

void FAT_cache_file(unsigned char *data)
{
word index,temp;
byte num_of_files;
byte end = TRUE;
unsigned char *backup;
DIRENTRY dir;
backup = data;
SD_get_sector(lba_root,data);
num_of_files = 0;
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่อนุญาตให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
        while(end)
        {
            //UART_printbyte(*data);
            if(*data == 0) end = FALSE;
            else
            {
            num_of_files++;
            data += 32;
            };
        };
    printf("\n\rNumber of files in SDC = %u\n\r",num_of_files);
    data = backup;
        for(index = 0; index < num_of_files; index++)
        {
            temp = *(data+26);
            temp += (word)*(data+27)<<8;
            first_cluster[index] = temp;
            data += 32;
            UART_printword(first_cluster[index]);
        }
}
#define CLUSTER_FAIL        0xffff
#define LAST_CLUSTER        0xfff8
#define LAST_CLUSTER_FAT16  0xfff8
//Obtaining a Cluster's Logical Block Adress
dword Cluster2Sector(word cluster)
{
    dword sector;
    //UART_printword(cluster);
    //Data clusters 0 and 1 don't exist.
    if(cluster == 0 || cluster ==1) sector = lba_root + cluster;
    else
    {
        //sec_per_clus <<= 9;//0x0800
        //UART_printdword(sec_per_clus);UART_newline();
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่อนุญาตให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
            sector = ((dword)(cluster - 2) * sec_per_clus)<<9;
            sector += lba_data;
            //UART_printdword(sector);UART_newline();
        }
        return(sector);
    }
    //Reading From FAT
    #define RAMreadW(a,f)   *(word *)(a+f)

    word FAT_read(word cluster, byte *data)
    {
        word next_cluster;
        dword sector;
        dword offset,cnt = 0;
        word index;

        offset = 0x04 + (2*(cluster-2));
        while(offset >= 512)
        {
        cnt++;
        offset -= 0x200;
        }
        //UART_printdword(offset);UART_newline();
        seetor = lba_fat + (cnt << 9);
        //UART_printdword(sector);UART_newline();
        SD_get_sector(sector,data);

        next_cluster = *(data + offset);
        next_cluster += (word)*(data+1+offset)<<8;
        //UART_printword(next_cluster);UART_newline();
        return next_cluster;
}

/*
void FAT_clear_sector(unsigned long sector){
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่อนุญาตให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
        // make surre the fatbuffer is invalidated
        fat_buf_sec = 0xffffffff;
        for(fat_u16 = 0; fat_u16 < 512; fat_u16++)
        {
                fat_buf[fat_u16] = 0;
        };
        SD_write_sector(sector, fat_buf);
}
*/
```



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

vs1011b.c

```
void VS1011B_send_SCI(unsigned char reg, unsigned int data)
{
    unsigned int temp;
      // pull the CS line low
      VS_XCS_LO;
      delay_ms(1);
      // do the pseudo i2c start
      VS1011B_WRITE;
      spi_io(reg);
      // send the data
      temp = (data & 0xff00)>>8;
      spi_io(temp);
      temp = (data & 0x00ff);
      spi_io(temp);
      // pull the cs line back up
      VS_XCS_HI;
}

unsigned int VS1011B_read_SCI(unsigned char reg)
{
      unsigned int data;
      // pull the CS line low
      VS_XCS_LO;
      // do the pseudo i2c start
      VS1011B_READ;
      spi_io(reg);
      // get the reg data
      data = 0;
      data = spi_io(0x00);
      data <<= 8;
      data += spi_io(0x00);
      // pull the cs line back up
      VS_XCS_HI;
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
        return data;
    }

    void VS1011B_send_SDI(unsigned char data)
    {
        VS_XDCS_LO;
        spi_io(data);
        VS_XDCS_HI;
    }

    void VS1011B_send_zeros(unsigned char count)
    {
        do{
            VS1011B_send_SDI(0x0);
            count--;
        }while(count);
    }

    void VS1011B_SW_reset(void)
    {
        unsigned int regval;
        regval |= (1 << SM_RESET);
        // set bit 2 of mode reg to 1 for reset
        VS1011B_send_SCI(REG_MODE, regval);
        while(VS1011B_NOT_ALLOW_DATA){};
        // for sanity
        delay_ms(50);
        regval = 0x00;
        regval |= (1 << SM_SDINEW); // set bit 11 of mode reg to 1 for work in native mode(new mode)
        VS1011B_send_SCI(REG_MODE, regval);
        delay_ms(1);
        VS1011B_send_zeros(32);
    }

    void VS1011B_HW_reset(void)
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
{
    delay_ms(500);
      // pull down the reset pin for 1 second
      VS_XRESET_LO;
      // delay
      //DELAY_1SEC;
      delay_ms(500);
      // pull up again
      VS_XRESET_HI;
}

void VS1011B_init(void)
{
      // set XRESET output high;
      VS1011B_PORT |= (1 << PIN_VS1011B_XRESET);
      VS1011B_DDR  |= (1 << PIN_VS1011B_XRESET);

      // set XCS output HIGH
      VS1011B_PORT |= (1 << PIN_VS1011B_XCS);
      VS1011B_DDR  |= (1 << PIN_VS1011B_XCS);

      // set XDCS output HIGH
      VS1011B_PORT |= (1 << PIN_VS1011B_XDCS);
      VS1011B_DDR  |= (1 << PIN_VS1011B_XDCS);

      // set DREQ input with pull up
      VS1011B_PORT |= (1 << PIN_VS1011B_DREQ);
      VS1011B_DDR  &= ~(1 << PIN_VS1011B_DREQ);
      //printf("Init port to interface VS1011B\n\r");
      //reset
      VS1011B_HW_reset();
      //printf("Hardware Reset Already\n\r");
      VS1011B_SW_reset();
      //printf("Software Reset Already\n\r");
}
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
void VS1011B_sine(unsigned char state, unsigned char freq) // state is START or STOP, freq is 1-255
{
        unsigned int regval;
        regval |= (1 << SM_RESET);
        // set bit 2 of mode reg to 1 for reset
        VS1011B_send_SCI(REG_MODE, regval);
        while(VS1011B_NOT_ALLOW_DATA){};
        // for sanity
        delay_ms(50);
        regval = 0x00;
        regval |= (1 << SM_SDINEW)|(1 << SM_TESTS);
        VS1011B_send_SCI(REG_MODE, regval);
        delay_ms(1);
        VS1011B_send_zeros(32);
        if(state == 0x01){
                VS1011B_send_SDI(0x53);
                VS1011B_send_SDI(0xEF);
                VS1011B_send_SDI(0x6E);
                VS1011B_send_SDI(freq);
                VS1011B_send_zeros(0x04);
        } else {
                VS1011B_send_SDI(0x45);
                VS1011B_send_SDI(0x78);
                VS1011B_send_SDI(0x69);
                VS1011B_send_SDI(0x74);
                VS1011B_send_zeros(0x04);
                VS1011B_SW_reset();
        };
}

// sets the Volume register for VS1001
void VS1011B_volume(unsigned char left, unsigned char right)
{
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
        unsigned int regval;
        regval = left;
        regval <<= 8;
        regval += right;
        VS1011B_send_SCI(REG_VOL, regval);
    }
    /*
    // read the decode time in seconds from the VS1001
    u16 VS1001_get_decode_time(void){
        return VS1001_read_SCI(REG_DECODETIME);
    };*/
    /*
    // used to decode the bitrate val read from the AUDATA register
    const unsigned int sample_rate_values[15] PROGMEM = {0, 44100, 48000, 32000, 22050, 24000, 16000,
    11025, 12000, 8000};

    // read the AUDATA register from VS1011B and fill structure
    void VS1011B_get_audio_data(AUDIO_DATA* audio){
        unsigned int audata = VS1011B_read_SCI(REG_AUDATA);
        audio->sample_rate = pgm_read_word(sample_rate_values+((audata&0x1E00)>>9));
        audio->bitrate = audata&0x1FF;
        audio->is_stereo = (audata&0x8000)>>15;
} */
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

player.c

```
ehar scan_key(void);

void volume_up(void)
{
    vol_left--;
    vol_right--;
    if((vol_left <= 0) || (vol_right <= 0))
    {
    vol_left = 0;
    vol_right = 0;
    }
    VS1011B_volume(volume[vol_left],volume[vol_right]);
}
void volume_down(void)
{
    vol_left++;
    vol_right++;
    if((vol_left > 19) || (vol_right > 19))
    {
    vol_left = 0;
    vol_right = 0;
    }
    VS1011B_volume(volume[vol_left],volume[vol_right]);
}

byte play_sector(dword sector, byte *data)
{
    word index;
    SD_get_sector(sector,data);
      NO_ALLOW_SCI;
       for(index = 0; index < 512; index++)
      {
          //if((512%32) == 0)
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                WAIT_VS1011B_ALLOW_DATA;
                VS_XDCS_LO;
                spi_io(*data);

                delay_us(3);
                VS_XDCS_HI;
                //UART_printbyte(*data);
                data++;
        }
        // trigger the 74hc08 so that the MMC can receive data
        ALLOW_SCI;
        // get the 2nd CRC bytes
        ReadCRC();
        // give enough time
        SDC_cleanup();
}

void fplay(word cluster, byte *data)
{
    FILEOBJ fo;
    dword sector;
    word index,next_cluster;
    byte *backup;
    backup = data;
    //parameter eluster is The first cluster of file
    fo->ccls = cluster;
    do
    {
   key_press = scan_key();
   sector = Cluster2Sector(fo->ccls);
        for(index = 0; index < sec_per_clus; index++)
        {
        play_sector(sector,data);
       sector += 0x200;
        }
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
        next_cluster = FAT_read(fo->ccls,data);
        UART_printword(next_cluster);UART_newline();
        if(next_cluster == 0xffff) break;
        else fo->ccls++;
        }while(1);
    }

    void fplay_menu(byte *data)
    {
        FILEOBJ fo;
        dword sector;
        word index,next_cluster;
        byte *backup;
        chapter = 0;
        backup = data;
        //parameter cluster is The first cluster of file
        fo->ccls = first_cluster[0];
        do
        {
        key_press = scan_key();
        sector = Cluster2Sector(fo->ccls);
            for(index = 0; index < sec_per_clus; index++)
            {
            play_sector(sector,data);
            sector += 0x200;
            }
      next_cluster = FAT_read(fo->ccls,data);
      UART_printword(next_cluster);UART_newline();
      if(next_cluster == 0xffff) break;
      else fo->ccls++;
      }while(chapter == 0 );
}

void player_process(byte *data)
{
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
    printf("\n\rplay content\n\r");
    fplay_menu(data);
    fplay(first_cluster[chapter],data);
}
```



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**key_pad.c**

```
#include <ATMEGA32.h>
void keypad_init(void)
{
    /*
        col4 ---> PA7       row4 --> PC3       menu --> PD2
        col3 ---> PA6       row3 --> PC2       stop --> PD3
        col2 ---> PA5       row2 --> PC1       play --> PD4
        col1 ---> PA4       row1 --> PC0
    */
    //Output PortA-->Bit 4-7
    DDRA |= (1<<PA7)|(1<<PA6)|(1<<PA5)|(1<<PA4);
    PORTA |= (1<<PA7)|(1<<PA6)|(1<<PA5)|(1<<PA4);
    //DDRC |= (1<<PC7);
    // PORTC |= (1<<PC7);
    //Input PortC-->Bit0-3 And PortD-->Bit 2-4
    //DDRC &= ~((1<<PC0)|(1<<PC1)|(1<<PC3)|(1<<PC2));
    //PORTC &= ~((1<<PC5)|(1<<PC4)|(1<<PC3)|(1<<PC2));
    DDRC = 0x00;
    PORTC = 0x00;
    DDRD &= ~((1<<PD4)|(1<<PD3)|(1<<PD2));
    PORTD &= ~((1<<PD4)|(1<<PD3)|(1<<PD2));
}
#define KEY_PLAY    PIND.4
#define KEY_STOP    PIND.3
#define KEY_MENU    PIND.2
#define KEY_PORT    PORTA
#define KEY_PIN     PINC
#define COL1        KEY_PORT.4
#define COL2        KEY_PORT.5
#define COL3        KEY_PORT.6
#define COL4        KEY_PORT.7
#define ROW1        KEY_PIN.5
#define ROW2        KEY_PIN.6
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
#define ROW3        KEY_PIN.2
#define ROW4        KEY_PIN.3
char check_state(void)
{
char press;
    delay_ms(10);
    if(KEY_PLAY == 0)
    {
    while(KEY_PLAY == 0){};
    press = 'p';
    UART_SendByte(press);
    //return 1;
    }
    if(KEY_STOP == 0)
    {
    while(KEY_STOP == 0){};
    press = 's';
    UART_SendByte(press);
    //return 0;
    }
    if(KEY_MENU == 0)
    {
    while(KEY_MENU == 0){};
    press = 'm';
    UART_SendByte(press);
    }
    return press;
}

char scan_key(void)
{
char press = '\0';
static char last_key;
    COL1 = 0;
    delay_us(10);
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
    if(ROW1 == 0)
    {
    while(ROW1 == 0){};
    press = '1';
    chapter = 10;
    UART_SendByte(press);
    }
    if(ROW2 == 0)
    {
    while(ROW2 == 0){};
    press = '4';
    chapter = 7;
    UART_SendByte(press);
    }
    if(ROW3 == 0)
    {
    while(ROW3 == 0){};
    press = '7';
    chapter = 4;
    UART_SendByte(press);
    }
    if(ROW4 == 0)
    {
    while(ROW4 == 0){};
    press = '*';
    chapter--;
    UART_SendByte(press);
    }
    COL1 = 1;

    COL2 = 0;
    delay_us(10);
    if(ROW1 ==0)
    {
    while(ROW1 == 0){};
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
  press = '2';
  chapter = 9;
  UART_SendByte(press);
  }
  if(ROW2 == 0)
  {
  while(ROW2 == 0){};
  press = '5';
  chapter = 6;
  UART_SendByte(press);
  }
  if(ROW3 == 0)
  {
  while(ROW3 == 0){};
  press = '8';
  chapter = 3;
  UART_SendByte(press);
  }
  if(ROW4 == 0)
  {
  while(ROW4 == 0){};
  press = '0';
  UART_SendByte(press);
  }
  COL2 = 1;

  COL3 = 0;
  delay_us(10);
  if(ROW1 ==0)
  {
  while(ROW1 == 0){};
  press = '3';
  chapter = 8;
  UART_SendByte(press);
  }
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
 if(ROW2 == 0)
 {
 while(ROW2 == 0){};
 press = '6';
 chapter = 5;
 UART_SendByte(press);
 }
 if(ROW3 == 0)
 {
 while(ROW3 == 0){};
 press = '9';
 chapter = 2;
 UART_SendByte(press);
 }
 if(ROW4 == 0)
 {
 while(ROW4 == 0){};
 press = '#';
 chapter++;
 UART_SendByte(press);
 }
 COL3 = 1;

 COL4 = 0;
 delay_us(10);
 if(ROW1 == 0)
 {
 //while(ROW1 == 0){};
 delay_ms(10);
 press = 'u';
 UART_SendByte(press);
 volume_up();
 }
 if(ROW2 == 0)
 {
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
    //while(ROW2 == 0){};
    delay_ms(10);
    press = 'd';
    UART_SendByte(press);
    volume_down();
    }
    COL4 = 1;

    check_state();
    if(press == '\0')
    {
    last_key = press;
    }else return press;
    return last_key;
}
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## atures

gh-performance, Low-power AVR® 8-bit Microcontroller
lvanced RISC Architecture
- 131 Powerful Instructions – Most Single-clock Cycle Execution
- 32 x 8 General Purpose Working Registers
- Fully Static Operation
- Up to 16 MIPS Throughput at 16 MHz
- On-chip 2-cycle Multiplier
nvolatile Program and Data Memories
- 32K Bytes of In-System Self-Programmable Flash
  Endurance: 10,000 Write/Erase Cycles
- Optional Boot Code Section with Independent Lock Bits
  In-System Programming by On-chip Boot Program
  True Read-While-Write Operation
- 1024 Bytes EEPROM
  Endurance: 100,000 Write/Erase Cycles
- 2K Byte Internal SRAM
- Programming Lock for Software Security
AG (IEEE std. 1149.1 Compliant) Interface
- Boundary-scan Capabilities According to the JTAG Standard
- Extensive On-chip Debug Support
- Programming of Flash, EEPROM, Fuses, and Lock Bits through the JTAG Interface
ipheral Features
- Two 8-bit Timer/Counters with Separate Prescalers and Compare Modes
- One 16-bit Timer/Counter with Separate Prescaler, Compare Mode, and Capture Mode
- Real Time Counter with Separate Oscillator
- Four PWM Channels
- 8-channel, 10-bit ADC
  8 Single-ended Channels
  7 Differential Channels in TQFP Package Only
  2 Differential Channels with Programmable Gain at 1x, 10x, or 200x
- Byte-oriented Two-wire Serial Interface
- Programmable Serial USART
- Master/Slave SPI Serial Interface
- Programmable Watchdog Timer with Separate On-chip Oscillator
- On-chip Analog Comparator
ial Microcontroller Features
- Power-on Reset and Programmable Brown-out Detection
- Internal Calibrated RC Oscillator
- External and Internal Interrupt Sources
- Six Sleep Modes: Idle, ADC Noise Reduction, Power-save, Power-down, Standby and Extended Standby
nd Packages
- 32 Programmable I/O Lines
- 40-pin PDIP, 44-lead TQFP, and 44-pad QFN/MLF
ating Voltages
- 2.7 - 5.5V for ATmega32L
- 4.5 - 5.5V for ATmega32
d Grades
- 0 - 8 MHz for ATmega32L
- 0 - 16 MHz for ATmega32
r Consumption at 1 MHz, 3V, 25°C for ATmega32L
ctive: 1.1 mA
dle Mode: 0.35 mA
ower-down Mode: < 1 µA

# 8-bit AVR® Microcontroller with 32K Bytes In-System Programmable Flash

## ATmega32
## ATmega32L

## Summary

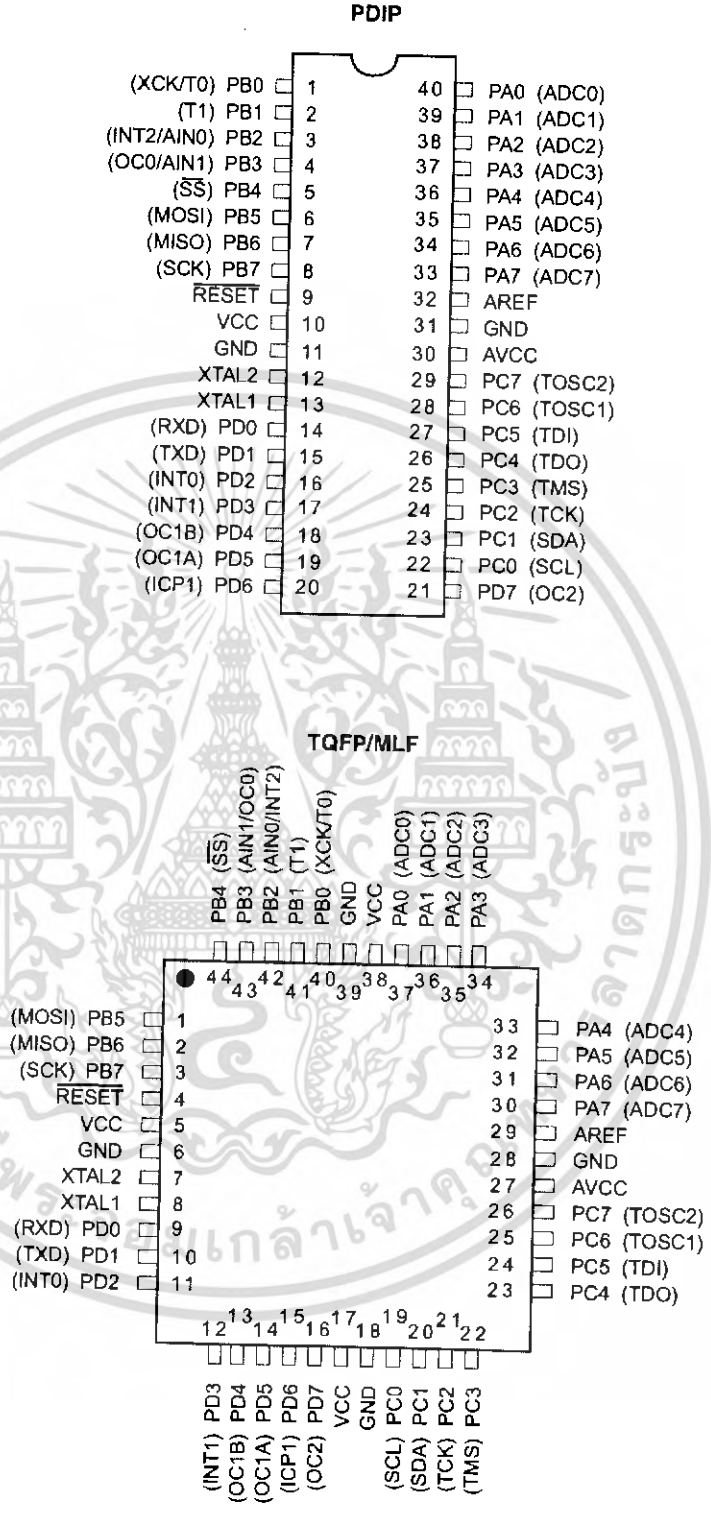
2503HS–AVR–03/05

Note: This is a summary document. A complete document is available on our Web site at www.atmel.com.

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ ห้ามมิให้ทำการลอกเลียน ดัดแปลง เผยแพร่ หรือนำไปใช้ในการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## Configurations

**Figure 1.** Pinout ATmega32





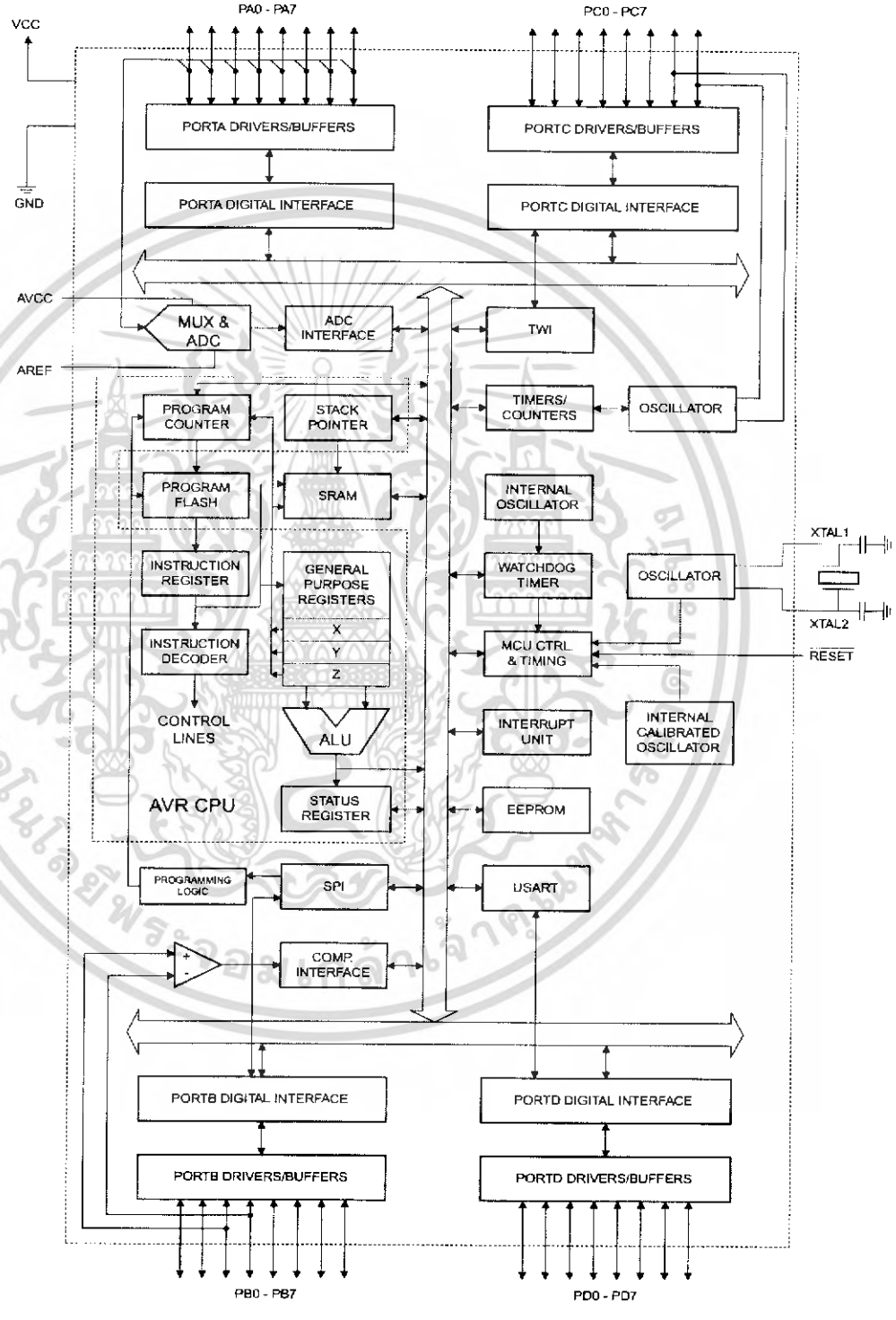

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## erview

The ATmega32 is a low-power CMOS 8-bit microcontroller based on the AVR enhanced RISC architecture. By executing powerful instructions in a single clock cycle, the ATmega32 achieves throughputs approaching 1 MIPS per MHz allowing the system designer to optimize power consumption versus processing speed.

## ck Diagram

**Figure 2.** Block Diagram






เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

The AVR core combines a rich instruction set with 32 general purpose working registers. All the 32 registers are directly connected to the Arithmetic Logic Unit (ALU), allowing two independent registers to be accessed in one single instruction executed in one clock cycle. The resulting architecture is more code efficient while achieving throughputs up to ten times faster than conventional CISC microcontrollers.

The ATmega32 provides the following features: 32K bytes of In-System Programmable Flash Program memory with Read-While-Write capabilities, 1024 bytes EEPROM, 2K byte SRAM, 32 general purpose I/O lines, 32 general purpose working registers, a JTAG interface for Boundary-scan, On-chip Debugging support and programming, three flexible Timer/Counters with compare modes, Internal and External Interrupts, a serial programmable USART, a byte oriented Two-wire Serial Interface, an 8-channel, 10-bit ADC with optional differential input stage with programmable gain (TQFP package only), a programmable Watchdog Timer with Internal Oscillator, an SPI serial port, and six software selectable power saving modes. The Idle mode stops the CPU while allowing the USART, Two-wire interface, A/D Converter, SRAM, Timer/Counters, SPI port, and interrupt system to continue functioning. The Power-down mode saves the register contents but freezes the Oscillator, disabling all other chip functions until the next External Interrupt or Hardware Reset. In Power-save mode, the Asynchronous Timer continues to run, allowing the user to maintain a timer base while the rest of the device is sleeping. The ADC Noise Reduction mode stops the CPU and all I/O modules except Asynchronous Timer and ADC, to minimize switching noise during ADC conversions. In Standby mode, the crystal/resonator Oscillator is running while the rest of the device is sleeping. This allows very fast start-up combined with low-power consumption. In Extended Standby mode, both the main Oscillator and the Asynchronous Timer continue to run.

The device is manufactured using Atmel's high density nonvolatile memory technology. The On-chip ISP Flash allows the program memory to be reprogrammed in-system through an SPI serial interface, by a conventional nonvolatile memory programmer, or by an On-chip Boot program running on the AVR core. The boot program can use any interface to download the application program in the Application Flash memory. Software in the Boot Flash section will continue to run while the Application Flash section is updated, providing true Read-While-Write operation. By combining an 8-bit RISC CPU with In-System Self-Programmable Flash on a monolithic chip, the Atmel ATmega32 is a powerful microcontroller that provides a highly-flexible and cost-effective solution to many embedded control applications.

The ATmega32 AVR is supported with a full suite of program and system development tools including: C compilers, macro assemblers, program debugger/simulators, in-circuit emulators, and evaluation kits.

## escriptions

Digital supply voltage.

Ground.

**(PA7..PA0)**

Port A serves as the analog inputs to the A/D Converter.

Port A also serves as an 8-bit bi-directional I/O port, if the A/D Converter is not used. Port pins can provide internal pull-up resistors (selected for each bit). The Port A output buffers have symmetrical drive characteristics with both high sink and source capability. When pins PA0 to PA7 are used as inputs and are externally pulled low, they will source current if the internal pull-up resistors are activated. The Port A pins are tri-stated when a reset condition becomes active, even if the clock is not running.



ไม่วากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**: B (PB7..PB0)**

Port B is an 8-bit bi-directional I/O port with internal pull-up resistors (selected for each bit). The Port B output buffers have symmetrical drive characteristics with both high sink and source capability. As inputs, Port B pins that are externally pulled low will source current if the pull-up resistors are activated. The Port B pins are tri-stated when a reset condition becomes active, even if the clock is not running.

Port B also serves the functions of various special features of the ATmega32 as listed on page 55.

**C (PC7..PC0)**

Port C is an 8-bit bi-directional I/O port with internal pull-up resistors (selected for each bit). The Port C output buffers have symmetrical drive characteristics with both high sink and source capability. As inputs, Port C pins that are externally pulled low will source current if the pull-up resistors are activated. The Port C pins are tri-stated when a reset condition becomes active, even if the clock is not running. If the JTAG interface is enabled, the pull-up resistors on pins PC5(TDI), PC3(TMS) and PC2(TCK) will be activated even if a reset occurs.

The TD0 pin is tri-stated unless TAP states that shift out data are entered.

Port C also serves the functions of the JTAG interface and other special features of the ATmega32 as listed on page 58.

**D (PD7..PD0)**

Port D is an 8-bit bi-directional I/O port with internal pull-up resistors (selected for each bit). The Port D output buffers have symmetrical drive characteristics with both high sink and source capability. As inputs, Port D pins that are externally pulled low will source current if the pull-up resistors are activated. The Port D pins are tri-stated when a reset condition becomes active, even if the clock is not running.

Port D also serves the functions of various special features of the ATmega32 as listed on page 60.

**$\overline{T}$**

Reset Input. A low level on this pin for longer than the minimum pulse length will generate a reset, even if the clock is not running. The minimum pulse length is given in Table 15 on page 35. Shorter pulses are not guaranteed to generate a reset.

**I**

Input to the inverting Oscillator amplifier and input to the internal clock operating circuit.

**2**

Output from the inverting Oscillator amplifier.

AVCC is the supply voltage pin for Port A and the A/D Converter. It should be externally connected to $V_{CC}$, even if the ADC is not used. If the ADC is used, it should be connected to $V_{CC}$ through a low-pass filter.

AREF is the analog reference pin for the A/D Converter.



ATMEL®

รับรองสำหรับการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## gister Summary

| ldress | Name | Bit 7 | Bit 6 | Bit 5 | Bit 4 | Bit 3 | Bit 2 | Bit 1 | Bit 0 | Page |
|---|---|---|---|---|---|---|---|---|---|---|
| F ($5F) | SREG | I | T | H | S | V | N | Z | C | 8 |
| E ($5E) | SPH | – | – | – | – | SP11 | SP10 | SP9 | SP8 | 10 |
| D ($5D) | SPL | SP7 | SP6 | SP5 | SP4 | SP3 | SP2 | SP1 | SP0 | 10 |
| C ($5C) | OCR0 | Timer/Counter0 Output Compare Register | | | | | | | | 80 |
| B ($5B) | GICR | INT1 | INT0 | INT2 | – | – | – | IVSEL | IVCE | 45, 65 |
| A ($5A) | GIFR | INTF1 | INTF0 | INTF2 | – | – | – | – | – | 66 |
| 9 ($59) | TIMSK | OCIE2 | TOIE2 | TICIE1 | OCIE1A | OCIE1B | TOIE1 | OCIE0 | TOIE0 | 80, 110, 128 |
| 8 ($58) | TIFR | OCF2 | TOV2 | ICF1 | OCF1A | OCF1B | TOV1 | OCF0 | TOV0 | 81, 111, 128 |
| 7 ($57) | SPMCR | SPMIE | RWWSB | – | RWWSRE | BLBSET | PGWRT | PGERS | SPMEN | 246 |
| 6 ($56) | TWCR | TWINT | TWEA | TWSTA | TWSTO | TWWC | TWEN | – | TWIE | 175 |
| 5 ($55) | MCUCR | SE | SM2 | SM1 | SM0 | ISC11 | ISC10 | ISC01 | ISC00 | 30, 64 |
| 4 ($54) | MCUCSR | JTD | ISC2 | – | JTRF | WDRF | BORF | EXTRF | PORF | 38, 65, 226 |
| 3 ($53) | TCCR0 | FOC0 | WGM00 | COM01 | COM00 | WGM01 | CS02 | CS01 | CS00 | 78 |
| 2 ($52) | TCNT0 | Timer/Counter0 (8 Bits) | | | | | | | | 80 |
| ) ($51)[1] | OSCCAL | Oscillator Calibration Register | | | | | | | | 28 |
| | OCDR | On-Chip Debug Register | | | | | | | | 222 |
| ) ($50) | SFIOR | ADTS2 | ADTS1 | ADTS0 | – | ACME | PUD | PSR2 | PSR10 | 54,83,129,196,216 |
| ( ($4F) | TCCR1A | COM1A1 | COM1A0 | COM1B1 | COM1B0 | FOC1A | FOC1B | WGM11 | WGM10 | 105 |
| ( ($4E) | TCCR1B | ICNC1 | ICES1 | – | WGM13 | WGM12 | CS12 | CS11 | CS10 | 108 |
| ( ($4D) | TCNT1H | Timer/Counter1 – Counter Register High Byte | | | | | | | | 109 |
| ( ($4C) | TCNT1L | Timer/Counter1 – Counter Register Low Byte | | | | | | | | 109 |
| ( ($4B) | OCR1AH | Timer/Counter1 – Output Compare Register A High Byte | | | | | | | | 109 |
| ( ($4A) | OCR1AL | Timer/Counter1 – Output Compare Register A Low Byte | | | | | | | | 109 |
| ( ($49) | OCR1BH | Timer/Counter1 – Output Compare Register B High Byte | | | | | | | | 109 |
| ( ($48) | OCR1BL | Timer/Counter1 – Output Compare Register B Low Byte | | | | | | | | 109 |
| ( ($47) | ICR1H | Timer/Counter1 – Input Capture Register High Byte | | | | | | | | 110 |
| ( ($46) | ICR1L | Timer/Counter1 – Input Capture Register Low Byte | | | | | | | | 110 |
| ( ($45) | TCCR2 | FOC2 | WGM20 | COM21 | COM20 | WGM21 | CS22 | CS21 | CS20 | 123 |
| ( ($44) | TCNT2 | Timer/Counter2 (8 Bits) | | | | | | | | 125 |
| ( ($43) | OCR2 | Timer/Counter2 Output Compare Register | | | | | | | | 125 |
| ( ($42) | ASSR | – | – | – | – | AS2 | TCN2UB | OCR2UB | TCR2UB | 126 |
| ( ($41) | WDTCR | – | – | – | WDTOE | WDE | WDP2 | WDP1 | WDP0 | 40 |
| ($40)[2] | UBRRH | URSEL | – | – | – | UBRR[11:8] | | | | 162 |
| | UCSRC | URSEL | UMSEL | UPM1 | UPM0 | USBS | UCSZ1 | UCSZ0 | UCPOL | 160 |
| ( ($3F) | EEARH | – | – | – | – | – | – | EEAR9 | EEAR8 | 17 |
| ( ($3E) | EEARL | EEPROM Address Register Low Byte | | | | | | | | 17 |
| ( ($3D) | EEDR | EEPROM Data Register | | | | | | | | 17 |
| ( ($3C) | EECR | – | – | – | – | EERIE | EEMWE | EEWE | EERE | 17 |
| $3B) | PORTA | PORTA7 | PORTA6 | PORTA5 | PORTA4 | PORTA3 | PORTA2 | PORTA1 | PORTA0 | 62 |
| $3A) | DDRA | DDA7 | DDA6 | DDA5 | DDA4 | DDA3 | DDA2 | DDA1 | DDA0 | 62 |
| $39) | PINA | PINA7 | PINA6 | PINA5 | PINA4 | PINA3 | PINA2 | PINA1 | PINA0 | 62 |
| $38) | PORTB | PORTB7 | PORTB6 | PORTB5 | PORTB4 | PORTB3 | PORTB2 | PORTB1 | PORTB0 | 62 |
| $37) | DDRB | DDB7 | DDB6 | DDB5 | DDB4 | DDB3 | DDB2 | DDB1 | DDB0 | 62 |
| $36) | PINB | PINB7 | PINB6 | PINB5 | PINB4 | PINB3 | PINB2 | PINB1 | PINB0 | 62 |
| $35) | PORTC | PORTC7 | PORTC6 | PORTC5 | PORTC4 | PORTC3 | PORTC2 | PORTC1 | PORTC0 | 63 |
| $34) | DDRC | DDC7 | DDC6 | DDC5 | DDC4 | DDC3 | DDC2 | DDC1 | DDC0 | 63 |
| $33) | PINC | PINC7 | PINC6 | PINC5 | PINC4 | PINC3 | PINC2 | PINC1 | PINC0 | 63 |
| $32) | PORTD | PORTD7 | PORTD6 | PORTD5 | PORTD4 | PORTD3 | PORTD2 | PORTD1 | PORTD0 | 63 |
| $31) | DDRD | DDD7 | DDD6 | DDD5 | DDD4 | DDD3 | DDD2 | DDD1 | DDD0 | 63 |
| $30) | PIND | PIND7 | PIND6 | PIND5 | PIND4 | PIND3 | PIND2 | PIND1 | PIND0 | 63 |
| $2F) | SPDR | SPI Data Register | | | | | | | | 136 |
| $2E) | SPSR | SPIF | WCOL | – | – | – | – | – | SPI2X | 136 |
| $2D) | SPCR | SPIE | SPE | DORD | MSTR | CPOL | CPHA | SPR1 | SPR0 | 134 |
| $2C) | UDR | USART I/O Data Register | | | | | | | | 157 |
| $2B) | UCSRA | RXC | TXC | UDRE | FE | DOR | PE | U2X | MPCM | 158 |
| $2A) | UCSRB | RXCIE | TXCIE | UDRIE | RXEN | TXEN | UCSZ2 | RXB8 | TXB8 | 159 |
| $29) | UBRRL | USART Baud Rate Register Low Byte | | | | | | | | 162 |
| $28) | ACSR | ACD | ACBG | ACO | ACI | ACIE | ACIC | ACIS1 | ACIS0 | 197 |
| $27) | ADMUX | REFS1 | REFS0 | ADLAR | MUX4 | MUX3 | MUX2 | MUX1 | MUX0 | 212 |
| $26) | ADCSRA | ADEN | ADSC | ADATE | ADIF | ADIE | ADPS2 | ADPS1 | ADPS0 | 214 |
| $25) | ADCH | ADC Data Register High Byte | | | | | | | | 215 |
| $24) | ADCL | ADC Data Register Low Byte | | | | | | | | 215 |
| $23) | TWDR | Two-wire Serial Interface Data Register | | | | | | | | 177 |
| $22) | TWAR | TWA6 | TWA5 | TWA4 | TWA3 | TWA2 | TWA1 | TWA0 | TWGCE | 177 |



เอกสารนี้จัดทำขึ้นสำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

| ddress | Name | Bit 7 | Bit 6 | Bit 5 | Bit 4 | Bit 3 | Bit 2 | Bit 1 | Bit 0 | Page |
|---|---|---|---|---|---|---|---|---|---|---|
| 01 ($21) | TWSR | TWS7 | TWS6 | TWS5 | TWS4 | TWS3 | – | TWPS1 | TWPS0 | 176 |
| 00 ($20) | TWBR | Two-wire Serial Interface Bit Rate Register | | | | | | | | 175 |

s:
1. When the OCDEN Fuse is unprogrammed, the OSCCAL Register is always accessed on this address. Refer to the debugger specific documentation for details on how to use the OCDR Register.
2. Refer to the USART description for details on how to access UBRRH and UCSRC.
3. For compatibility with future devices, reserved bits should be written to zero if accessed. Reserved I/O memory addresses should never be written.
4. Some of the Status Flags are cleared by writing a logical one to them. Note that the CBI and SBI instructions will operate on all bits in the I/O Register, writing a one back into any flag read as set, thus clearing the flag. The CBI and SBI instructions work with registers $00 to $1F only.

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง



ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# truction Set Summary

| emonics | Operands | Description | Operation | Flags | #Clocks |
|---|---|---|---|---|---|
| **HMETIC AND LOGIC INSTRUCTIONS** | | | | | |
| | Rd, Rr | Add two Registers | Rd ← Rd + Rr | Z,C,N,V,H | 1 |
| | Rd, Rr | Add with Carry two Registers | Rd ← Rd + Rr + C | Z,C,N,V,H | 1 |
| | Rdl,K | Add Immediate to Word | Rdh:Rdl ← Rdh:Rdl + K | Z,C,N,V,S | 2 |
| | Rd, Rr | Subtract two Registers | Rd ← Rd - Rr | Z,C,N,V,H | 1 |
| | Rd, K | Subtract Constant from Register | Rd ← Rd - K | Z,C,N,V,H | 1 |
| | Rd, Rr | Subtract with Carry two Registers | Rd ← Rd - Rr - C | Z,C,N,V,H | 1 |
| | Rd, K | Subtract with Carry Constant from Reg. | Rd ← Rd - K - C | Z,C,N,V,H | 1 |
| | Rdl,K | Subtract Immediate from Word | Rdh:Rdl ← Rdh:Rdl - K | Z,C,N,V,S | 2 |
| | Rd, Rr | Logical AND Registers | Rd ← Rd • Rr | Z,N,V | 1 |
| | Rd, K | Logical AND Register and Constant | Rd ← Rd • K | Z,N,V | 1 |
| | Rd, Rr | Logical OR Registers | Rd ← Rd v Rr | Z,N,V | 1 |
| | Rd, K | Logical OR Register and Constant | Rd ← Rd v K | Z,N,V | 1 |
| | Rd, Rr | Exclusive OR Registers | Rd ← Rd ⊕ Rr | Z,N,V | 1 |
| | Rd | One's Complement | Rd ← $FF – Rd | Z,C,N,V | 1 |
| | Rd | Two's Complement | Rd ← $00 – Rd | Z,C,N,V,H | 1 |
| | Rd,K | Set Bit(s) in Register | Rd ← Rd v K | Z,N,V | 1 |
| | Rd,K | Clear Bit(s) in Register | Rd ← Rd • ($FF - K) | Z,N,V | 1 |
| | Rd | Increment | Rd ← Rd + 1 | Z,N,V | 1 |
| | Rd | Decrement | Rd ← Rd – 1 | Z,N,V | 1 |
| | Rd | Test for Zero or Minus | Rd ← Rd • Rd | Z,N,V | 1 |
| | Rd | Clear Register | Rd ← Rd ⊕ Rd | Z,N,V | 1 |
| | Rd | Set Register | Rd ← $FF | None | 1 |
| | Rd, Rr | Multiply Unsigned | R1:R0 ← Rd x Rr | Z,C | 2 |
| | Rd, Rr | Multiply Signed | R1:R0 ← Rd x Rr | Z,C | 2 |
| J | Rd, Rr | Multiply Signed with Unsigned | R1:R0 ← Rd x Rr | Z,C | 2 |
| | Rd, Rr | Fractional Multiply Unsigned | R1:R0 ← (Rd x Rr) << 1 | Z,C | 2 |
| | Rd, Rr | Fractional Multiply Signed | R1:R0 ← (Rd x Rr) << 1 | Z,C | 2 |
| U | Rd, Rr | Fractional Multiply Signed with Unsigned | R1:R0 ← (Rd x Rr) << 1 | Z,C | 2 |
| **CH INSTRUCTIONS** | | | | | |
| | k | Relative Jump | PC ← PC + k + 1 | None | 2 |
| | | Indirect Jump to (Z) | PC ← Z | None | 2 |
| | k | Direct Jump | PC ← k | None | 3 |
| | k | Relative Subroutine Call | PC ← PC + k + 1 | None | 3 |
| | | Indirect Call to (Z) | PC ← Z | None | 3 |
| | k | Direct Subroutine Call | PC ← k | None | 4 |
| | | Subroutine Return | PC ← Stack | None | 4 |
| | | Interrupt Return | PC ← Stack | I | 4 |
| | Rd,Rr | Compare, Skip if Equal | if (Rd = Rr) PC ← PC + 2 or 3 | None | 1 / 2 / 3 |
| | Rd,Rr | Compare | Rd – Rr | Z, N,V,C,H | 1 |
| | Rd,Rr | Compare with Carry | Rd – Rr – C | Z, N,V,C,H | 1 |
| | Rd,K | Compare Register with Immediate | Rd – K | Z, N,V,C,H | 1 |
| | Rr, b | Skip if Bit in Register Cleared | if (Rr(b)=0) PC ← PC + 2 or 3 | None | 1 / 2 / 3 |
| | Rr, b | Skip if Bit in Register is Set | if (Rr(b)=1) PC ← PC + 2 or 3 | None | 1 / 2 / 3 |
| | P, b | Skip if Bit in I/O Register Cleared | if (P(b)=0) PC ← PC + 2 or 3 | None | 1 / 2 / 3 |
| | P, b | Skip if Bit in I/O Register is Set | if (P(b)=1) PC ← PC + 2 or 3 | None | 1 / 2 / 3 |
| | s, k | Branch if Status Flag Set | if (SREG(s) = 1) then PC←PC+k + 1 | None | 1 / 2 |
| | s, k | Branch if Status Flag Cleared | if (SREG(s) = 0) then PC←PC+k + 1 | None | 1 / 2 |
| | k | Branch if Equal | if (Z = 1) then PC ← PC + k + 1 | None | 1 / 2 |
| | k | Branch if Not Equal | if (Z = 0) then PC ← PC + k + 1 | None | 1 / 2 |
| | k | Branch if Carry Set | if (C = 1) then PC ← PC + k + 1 | None | 1 / 2 |
| | k | Branch if Carry Cleared | if (C = 0) then PC ← PC + k + 1 | None | 1 / 2 |
| | k | Branch if Same or Higher | if (C = 0) then PC ← PC + k + 1 | None | 1 / 2 |
| | k | Branch if Lower | if (C = 1) then PC ← PC + k + 1 | None | 1 / 2 |
| | k | Branch if Minus | if (N = 1) then PC ← PC + k + 1 | None | 1 / 2 |
| | k | Branch if Plus | if (N = 0) then PC ← PC + k + 1 | None | 1 / 2 |
| | k | Branch if Greater or Equal, Signed | if (N ⊕ V= 0) then PC ← PC + k + 1 | None | 1 / 2 |
| | k | Branch if Less Than Zero, Signed | if (N ⊕ V= 1) then PC ← PC + k + 1 | None | 1 / 2 |
| | k | Branch if Half Carry Flag Set | if (H = 1) then PC ← PC + k + 1 | None | 1 / 2 |
| | k | Branch if Half Carry Flag Cleared | if (H = 0) then PC ← PC + k + 1 | None | 1 / 2 |
| | k | Branch if T Flag Set | if (T = 1) then PC ← PC + k + 1 | None | 1 / 2 |
| | k | Branch if T Flag Cleared | if (T = 0) then PC ← PC + k + 1 | None | 1 / 2 |
| | k | Branch if Overflow Flag is Set | if (V = 1) then PC ← PC + k + 1 | None | 1 / 2 |
| | k | Branch if Overflow Flag is Cleared | if (V = 0) then PC ← PC + k + 1 | None | 1 / 2 |



ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

| amonics | Operands | Description | Operation | Flags | #Clocks |
|---|---|---|---|---|---|
| | k | Branch if Interrupt Enabled | if ( I = 1) then PC ← PC + k + 1 | None | 1 / 2 |
| | k | Branch if Interrupt Disabled | if ( I = 0) then PC ← PC + k + 1 | None | 1 / 2 |
| **A TRANSFER INSTRUCTIONS** | | | | | |
| | Rd, Rr | Move Between Registers | Rd ← Rr | None | 1 |
| W | Rd, Rr | Copy Register Word | Rd+1:Rd ← Rr+1:Rr | None | 1 |
| | Rd, K | Load Immediate | Rd ← K | None | 1 |
| | Rd, X | Load Indirect | Rd ← (X) | None | 1 |
| | Rd, X+ | Load Indirect and Post-Inc. | Rd ← (X), X ← X + 1 | None | 2 |
| | Rd, - X | Load Indirect and Pre-Dec. | X ← X - 1, Rd ← (X) | None | 2 |
| | Rd, Y | Load Indirect | Rd ← (Y) | None | 2 |
| | Rd, Y+ | Load Indirect and Post-Inc. | Rd ← (Y), Y ← Y + 1 | None | 2 |
| | Rd, - Y | Load Indirect and Pre-Dec. | Y ← Y - 1, Rd ← (Y) | None | 2 |
| | Rd,Y+q | Load Indirect with Displacement | Rd ← (Y + q) | None | 2 |
| | Rd, Z | Load Indirect | Rd ← (Z) | None | 2 |
| | Rd, Z+ | Load Indirect and Post-Inc. | Rd ← (Z), Z ← Z+1 | None | 2 |
| | Rd, -Z | Load Indirect and Pre-Dec. | Z ← Z - 1, Rd ← (Z) | None | 2 |
| | Rd, Z+q | Load Indirect with Displacement | Rd ← (Z + q) | None | 2 |
| | Rd, k | Load Direct from SRAM | Rd ← (k) | None | 2 |
| | X, Rr | Store Indirect | (X) ← Rr | None | 2 |
| | X+, Rr | Store Indirect and Post-Inc. | (X) ← Rr, X ← X + 1 | None | 2 |
| | - X, Rr | Store Indirect and Pre-Dec. | X ← X - 1, (X) ← Rr | None | 2 |
| | Y, Rr | Store Indirect | (Y) ← Rr | None | 2 |
| | Y+, Rr | Store Indirect and Post-Inc. | (Y) ← Rr, Y ← Y + 1 | None | 2 |
| | - Y, Rr | Store Indirect and Pre-Dec. | Y ← Y - 1, (Y) ← Rr | None | 2 |
| | Y+q,Rr | Store Indirect with Displacement | (Y + q) ← Rr | None | 2 |
| | Z, Rr | Store Indirect | (Z) ← Rr | None | 2 |
| | Z+, Rr | Store Indirect and Post-Inc. | (Z) ← Rr, Z ← Z + 1 | None | 2 |
| | -Z, Rr | Store Indirect and Pre-Dec. | Z ← Z - 1, (Z) ← Rr | None | 2 |
| | Z+q,Rr | Store Indirect with Displacement | (Z + q) ← Rr | None | 2 |
| | k, Rr | Store Direct to SRAM | (k) ← Rr | None | 2 |
| | | Load Program Memory | R0 ← (Z) | None | 3 |
| | Rd, Z | Load Program Memory | Rd ← (Z) | None | 3 |
| | Rd, Z+ | Load Program Memory and Post-Inc | Rd ← (Z), Z ← Z+1 | None | 3 |
| | | Store Program Memory | (Z) ← R1:R0 | None | - |
| | Rd, P | In Port | Rd ← P | None | 1 |
| | P, Rr | Out Port | P ← Rr | None | 1 |
| | Rr | Push Register on Stack | Stack ← Rr | None | 2 |
| | Rd | Pop Register from Stack | Rd ← Stack | None | 2 |
| **D BIT-TEST INSTRUCTIONS** | | | | | |
| | P,b | Set Bit in I/O Register | I/O(P,b) ← 1 | None | 2 |
| | P,b | Clear Bit in I/O Register | I/O(P,b) ← 0 | None | 2 |
| | Rd | Logical Shift Left | Rd(n+1) ← Rd(n), Rd(0) ← 0 | Z,C,N,V | 1 |
| | Rd | Logical Shift Right | Rd(n) ← Rd(n+1), Rd(7) ← 0 | Z,C,N,V | 1 |
| | Rd | Rotate Left Through Carry | Rd(0)←C,Rd(n+1)← Rd(n),C←Rd(7) | Z,C,N,V | 1 |
| | Rd | Rotate Right Through Carry | Rd(7)←C,Rd(n)← Rd(n+1),C←Rd(0) | Z,C,N,V | 1 |
| | Rd | Arithmetic Shift Right | Rd(n) ← Rd(n+1), n=0..6 | Z,C,N,V | 1 |
| | Rd | Swap Nibbles | Rd(3..0)←Rd(7..4),Rd(7..4)←Rd(3..0) | None | 1 |
| | s | Flag Set | SREG(s) ← 1 | SREG(s) | 1 |
| | s | Flag Clear | SREG(s) ← 0 | SREG(s) | 1 |
| | Rr, b | Bit Store from Register to T | T ← Rr(b) | T | 1 |
| | Rd, b | Bit load from T to Register | Rd(b) ← T | None | 1 |
| | | Set Carry | C ← 1 | C | 1 |
| | | Clear Carry | C ← 0 | C | 1 |
| | | Set Negative Flag | N ← 1 | N | 1 |
| | | Clear Negative Flag | N ← 0 | N | 1 |
| | | Set Zero Flag | Z ← 1 | Z | 1 |
| | | Clear Zero Flag | Z ← 0 | Z | 1 |
| | | Global Interrupt Enable | I ← 1 | I | 1 |
| | | Global Interrupt Disable | I ← 0 | I | 1 |
| | | Set Signed Test Flag | S ← 1 | S | 1 |
| | | Clear Signed Test Flag | S ← 0 | S | 1 |
| | | Set Twos Complement Overflow. | V ← 1 | V | 1 |
| | | Clear Twos Complement Overflow | V ← 0 | V | 1 |
| | | Set T in SREG | T ← 1 | T | 1 |
| | | Clear T in SREG | T ← 0 | T | 1 |
| | | Set Half Carry Flag in SREG | H ← 1 | H | 1 |



ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

| emonics | Operands | Description | Operation | Flags | #Clocks |
|---|---|---|---|---|---|
| | | Clear Half Carry Flag in SREG | H ← 0 | H | 1 |
| J CONTROL INSTRUCTIONS | | | | | |
| | | No Operation | | None | 1 |
| EP | | Sleep | (see specific descr. for Sleep function) | None | 1 |
| R | | Watchdog Reset | (see specific descr. for WDR/timer) | None | 1 |
| AK | | Break | For On-Chip Debug Only | None | N/A |



ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## dering Information

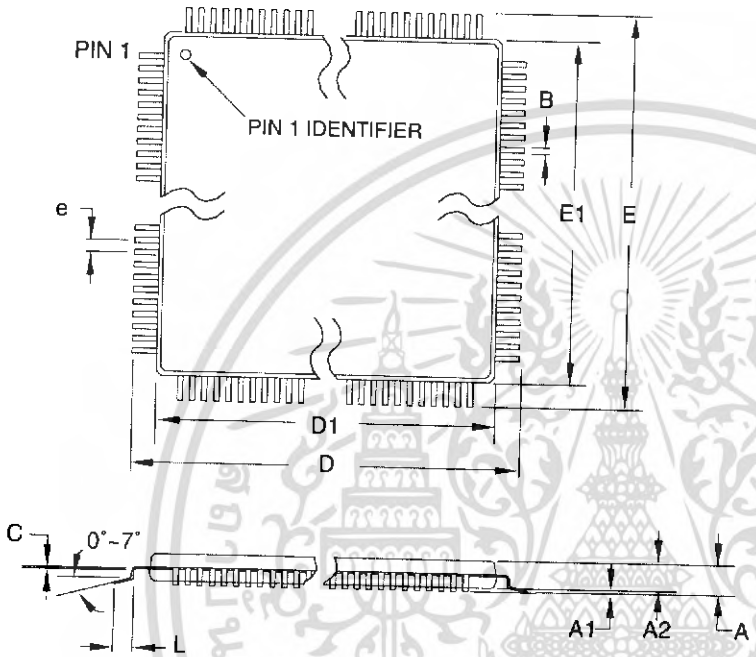
| Speed (MHz) | Power Supply | Ordering Code | Package[1] | Operational Range |
|---|---|---|---|---|
| 8 | 2.7 - 5.5V | ATmega32L-8AC<br>ATmega32L-8PC<br>ATmega32L-8MC | 44A<br>40P6<br>44M1 | Commercial<br>(0°C to 70°C) |
| | | ATmega32L-8AI<br>ATmega32L-8PI<br>ATmega32L-8MI<br>ATmega32L-8AU[2]<br>ATmega32L-8PU[2]<br>ATmega32L-8MU[2] | 44A<br>40P6<br>44M1<br>44A<br>40P6<br>44M1 | Industrial<br>(-40°C to 85°C) |
| 16 | 4.5 - 5.5V | ATmega32-16AC<br>ATmega32-16PC<br>ATmega32-16MC | 44A<br>40P6<br>44M1 | Commercial<br>(0°C to 70°C) |
| | | ATmega32-16AI<br>ATmega32-16PI<br>ATmega32-16MI<br>ATmega32-16AU[2]<br>ATmega32-16PU[2]<br>ATmega32-16MU[2] | 44A<br>40P6<br>44M1<br>44A<br>40P6<br>44M1 | Industrial<br>(-40°C to 85°C) |

1. This device can also be supplied in wafer form. Please contact your local Atmel sales office for detailed ordering information and minimum quantities.
2. Pb-free packaging alternative. Complies to the European Directive for Restriction of Hazardous Substances (RoHS directive). Also Halide free and fully Green.

| | Package Type |
|---|---|
| | 44-lead, 10 x 10 x 1.0 mm, Thin Profile Plastic Quad Flat Package (TQFP) |
| | 40-pin, 0.600" Wide, Plastic Dual Inline Package (PDIP) |
| | 44-pad, 7 x 7 x 1.0 mm, Quad Flat No-Lead/Micro Lead Frame Package (QFN/MLF) |



ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้




**COMMON DIMENSIONS**
(Unit of Measure = mm)

| SYMBOL | MIN | NOM | MAX | NOTE |
|---|---|---|---|---|
| A | – | – | 1.20 | |
| A1 | 0.05 | – | 0.15 | |
| A2 | 0.95 | 1.00 | 1.05 | |
| D | 11.75 | 12.00 | 12.25 | |
| D1 | 9.90 | 10.00 | 10.10 | Note 2 |
| E | 11.75 | 12.00 | 12.25 | |
| E1 | 9.90 | 10.00 | 10.10 | Note 2 |
| B | 0.30 | – | 0.45 | |
| C | 0.09 | – | 0.20 | |
| L | 0.45 | – | 0.75 | |
| e | 0.80 TYP | | | |

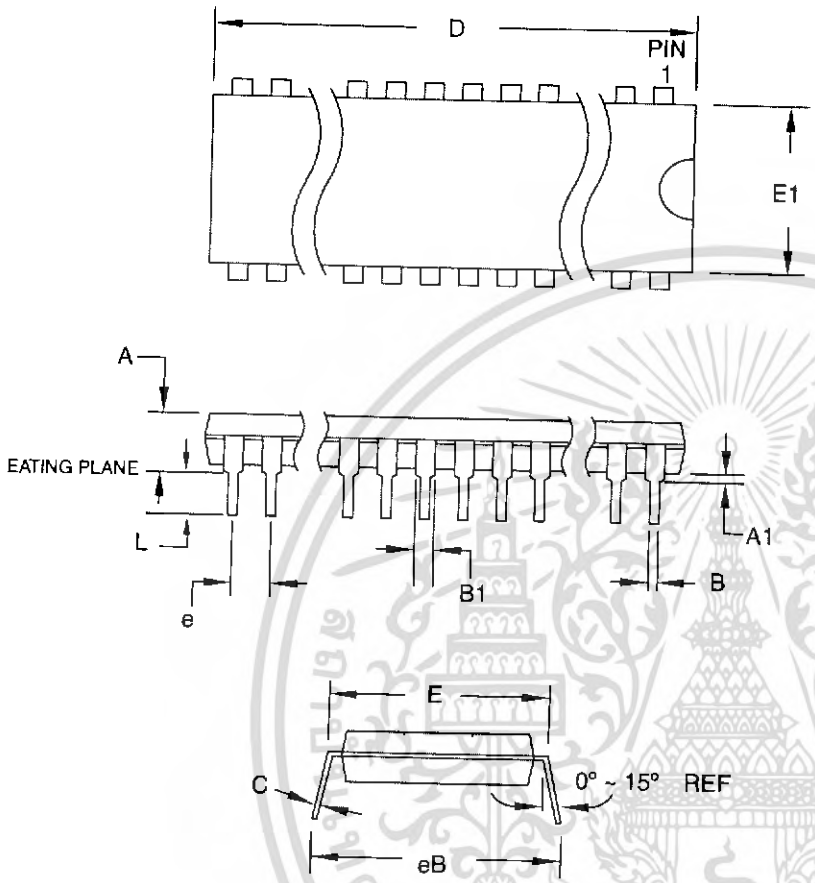
Notes:
1. This package conforms to JEDEC reference MS-026, Variation ACB.
2. Dimensions D1 and E1 do not include mold protrusion. Allowable protrusion is 0.25 mm per side. Dimensions D1 and E1 are maximum plastic body size dimensions including mold mismatch.
3. Lead coplanarity is 0.10 mm maximum.

10/5/2001

| | TITLE | DRAWING NO. | REV. |
|---|---|---|---|
| 2325 Orchard Parkway<br>San Jose, CA 95131 | **44A,** 44-lead, 10 x 10 mm Body Size, 1.0 mm Body Thickness, 0.8 mm Lead Pitch, Thin Profile Plastic Quad Flat Package (TQFP) | 44A | B |



ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้




**COMMON DIMENSIONS**
(Unit of Measure = mm)

| SYMBOL | MIN | NOM | MAX | NOTE |
|---|---|---|---|---|
| A | – | – | 4.826 | |
| A1 | 0.381 | – | – | |
| D | 52.070 | – | 52.578 | Note 2 |
| E | 15.240 | – | 15.875 | |
| E1 | 13.462 | – | 13.970 | Note 2 |
| B | 0.356 | – | 0.559 | |
| B1 | 1.041 | – | 1.651 | |
| L | 3.048 | – | 3.556 | |
| C | 0.203 | – | 0.381 | |
| eB | 15.494 | – | 17.526 | |
| e | 2.540 TYP | | | |

Notes:
1. This package conforms to JEDEC reference MS-011, Variation AC.
2. Dimensions D and E1 do not include mold Flash or Protrusion. Mold Flash or Protrusion shall not exceed 0.25 mm (0.010").

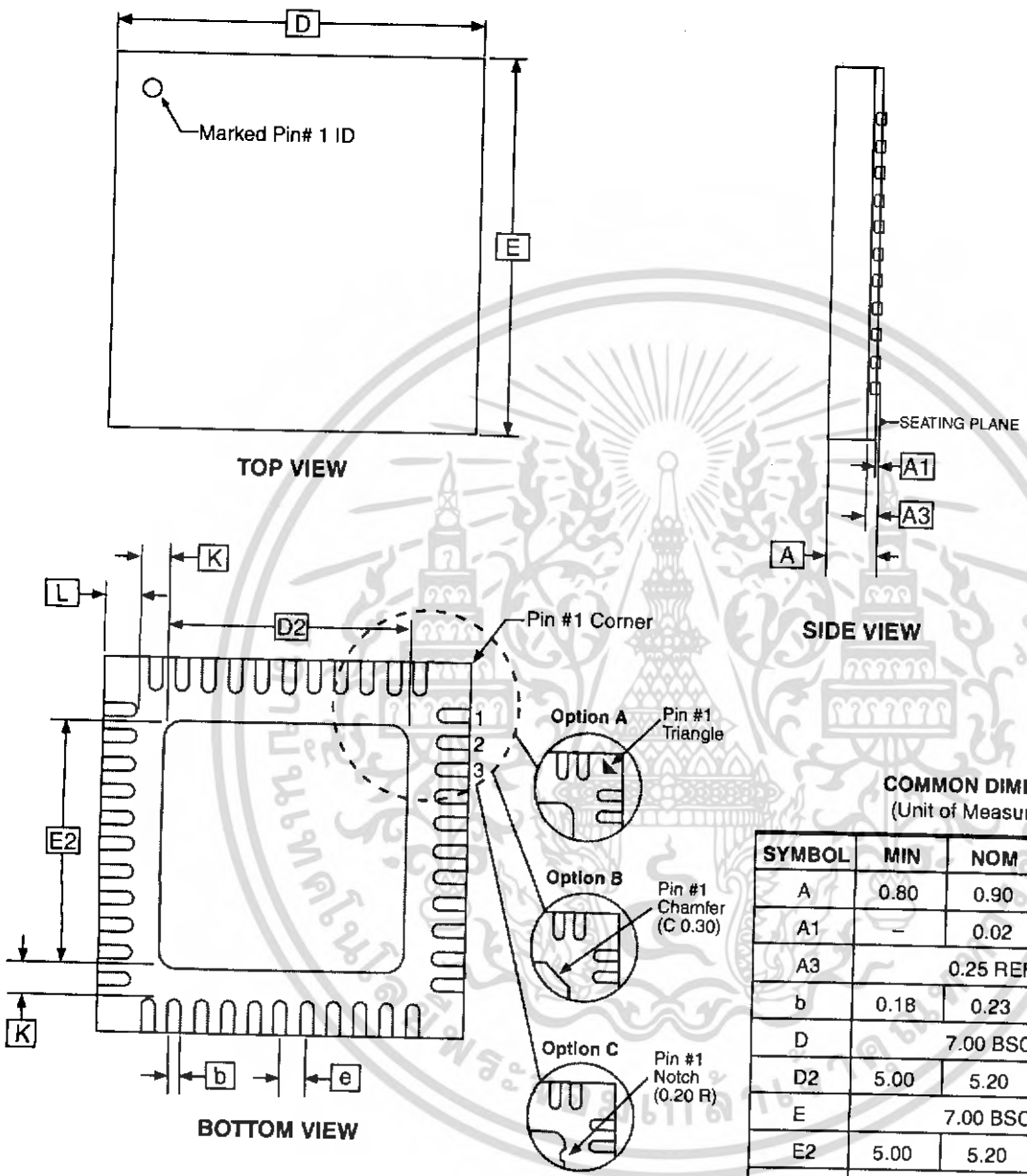
09/28/01

| | TITLE | DRAWING NO. | REV. |
|---|---|---|---|
| 2325 Orchard Parkway<br>San Jose, CA 95131 | **40P6**, 40-lead (0.600"/15.24 mm Wide) Plastic Dual Inline Package (PDIP) | 40P6 | B |





เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้




Note: JEDEC Standard MO-220, Fig. 1 (SAW Singulation) VKKD-3.

**COMMON DIMENSIONS**
(Unit of Measure = mm)

| SYMBOL | MIN | NOM | MAX | NOTE |
|---|---|---|---|---|
| A | 0.80 | 0.90 | 1.00 | |
| A1 | – | 0.02 | 0.05 | |
| A3 | | 0.25 REF | | |
| b | 0.18 | 0.23 | 0.30 | |
| D | | 7.00 BSC | | |
| D2 | 5.00 | 5.20 | 5.40 | |
| E | | 7.00 BSC | | |
| E2 | 5.00 | 5.20 | 5.40 | |
| e | | 0.50 BSC | | |
| L | 0.59 | 0.64 | 0.69 | |
| K | 0.20 | 0.26 | 0.41 | |

3/18/05

| | TITLE | DRAWING NO. | REV. |
|---|---|---|---|
| 2325 Orchard Parkway<br>San Jose, CA 95131 | **44M1**, 44-pad, 7 x 7 x 1.0 mm Body, Lead Pitch 0.50 mm,<br>5.20 mm Exposed Pad, Micro Lead Frame Package (MLF) | 44M1 | F |



ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ata

### nega32, rev. A to E

There are no errata for this revision of ATmega32.However, a proposal for solving problems regarding the JTAG instruction IDCODE is presented below.

**IDCODE masks data from TDI input**

The public but optional JTAG instruction IDCODE is not implemented correctly according to IEEE1149.1; a logic one is scanned into the shift register instead of the TDI input while shifting the Device ID Register. Hence, captured data from the preceding devices in the boundary scan chain are lost and replaced by all-ones, and data to succeeding devices are replaced by all-ones during Update-DR.

If ATmega32 is the only device in the scan chain, the problem is not visible.

**Problem Fix / Workaround**

Select the Device ID Register of the ATmega32 (Either by issuing the IDCODE instruction or by entering the Test-Logic-Reset state of the TAP controller) to read out the contents of its Device ID Register and possibly data from succeeding devices of the scan chain. Note that data to succeeding devices cannot be entered during this scan, but data to preceding devices can. Issue the BYPASS instruction to the ATmega32 to select its Bypass Register while reading the Device ID Registers of preceding devices of the boundary scan chain. Never read data from succeeding devices in the boundary scan chain or upload data to the succeeding devices while the Device ID Register is selected for the ATmega32. Note that the IDCODE instruction is the default instruction selected by the Test-Logic-Reset state of the TAP-controller.

**Alternative Problem Fix / Workaround**

If the Device IDs of all devices in the boundary scan chain must be captured simultaneously (for instance if blind interrogation is used), the boundary scan chain can be connected in such way that the ATmega32 is the fist device in the chain. Update-DR will still not work for the succeeding devices in the boundary scan chain as long as IDCODE is present in the JTAG Instruction Register, but the Device ID registered cannot be uploaded in any case.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## tasheet Revision story

Please note that the referring page numbers in this section are referred to this document. The referring revision in this section are referring to the document revision.

### anges from Rev. 3G-11/04 to Rev. 3H-03/05

1. MLF-package alternative changed to "Quad Flat No-Lead/Micro Lead Frame Package QFN/MLF".
2. Updated "Electrical Characteristics" on page 285
3. Updated "Ordering Information" on page 11.

### inges from Rev. 3F-12/03 to Rev. 3G-11/04

1. "Channel" renamed "Compare unit" in Timer/Counter sections, ICP renamed ICP1.
2. Updated Table 7 on page 27, Table 15 on page 35, Table 81 on page 205, Table 114 on page 270, Table 115 on page 271, and Table 118 on page 287.
3. Updated Figure 1 on page 2, Figure 46 on page 98.
4. Updated "Version" on page 224.
5. Updated "Calibration Byte" on page 256.
6. Added section "Page Size" on page 256.
7. Updated "ATmega32 Typical Characteristics" on page 294.
8. Updated "Ordering Information" on page 11.

### nges from Rev. E-09/03 to Rev. F-12/03

1. Updated "Calibrated Internal RC Oscillator" on page 27.

### nges from Rev. D-02/03 to Rev. E-09/03

1. Updated and changed "On-chip Debug System" to "JTAG Interface and On-chip Debug System" on page 33.
2. Updated Table 15 on page 35.
3. Updated "Test Access Port – TAP" on page 217 regarding the JTAGEN fuse.
4. Updated description for Bit 7 – JTD: JTAG Interface Disable on page 226.
5. Added a note regarding JTAGEN fuse to Table 104 on page 255.
6. Updated Absolute Maximum Ratings* , DC Characteristics and ADC Characteristics in "Electrical Characteristics" on page 285.
7. Added a proposal for solving problems regarding the JTAG instruction IDCODE in "Errata" on page 15.



ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

anges from Rev.
)3C-10/02 to Rev.
)3D-02/03

1. Added EEAR9 in EEARH in "Register Summary" on page 6.
2. Added Chip Erase as a first step in"Programming the Flash" on page 282 and "Programming the EEPROM" on page 283.
3. Removed reference to "Multi-purpose Oscillator" application note and "32 kHz Crystal Oscillator" application note, which do not exist.
4. Added information about PWM symmetry for Timer0 and Timer2.
5. Added note in "Filling the Temporary Buffer (Page Loading)" on page 249 about writing to the EEPROM during an SPM Page Load.
6. Added "Power Consumption" data in "Features" on page 1.
7. Added section "EEPROM Write During Power-down Sleep Mode" on page 20.
8. Added note about Differential Mode with Auto Triggering in "Prescaling and Conversion Timing" on page 202.
9. Updated Table 89 on page 230.
10. Added updated "Packaging Information" on page 12.

nges from Rev.
3B-10/02 to Rev.
3C-10/02

1. Updated the "DC Characteristics" on page 285.

ıges from Rev.
A-03/02 to Rev.
B-10/02

1. Canged the endurance on the Flash to 10,000 Write/Erase Cycles.
2. Bit nr.4 – ADHSM – in SFIOR Register removed.
3. Added the section "Default Clock Source" on page 23.
4. When using External Clock there are some limitations regards to change of frequency. This is described in "External Clock" on page 29 and Table 117 on page 287.
5. Added a sub section regarding OCD-system and power consumption in the section "Minimizing Power Consumption" on page 32.
6. Corrected typo (WGM-bit setting) for:
   - "Fast PWM Mode" on page 73 (Timer/Counter0)
   - "Phase Correct PWM Mode" on page 74 (Timer/Counter0)
   - "Fast PWM Mode" on page 118 (Timer/Counter2)
   - "Phase Correct PWM Mode" on page 119 (Timer/Counter2)
7. Corrected Table 67 on page 162 (USART).
8. Updated $V_{IL}$, $I_{IL}$, and $I_{IH}$ parameter in "DC Characteristics" on page 285.
9. Updated Description of OSCCAL Calibration Byte.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

In the datasheet, it was not explained how to take advantage of the calibration bytes for 2, 4, and 8 MHz Oscillator selections. This is now added in the following sections:

Improved description of "Oscillator Calibration Register – OSCCAL" on page 28 and "Calibration Byte" on page 256.

10. **Corrected typo in Table 42.**

11. **Corrected description in Table 45 and Table 46.**

12. **Updated Table 118, Table 120, and Table 121.**

13. **Added "Errata" on page 15.**



ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## mel Corporation

325 Orchard Parkway
an Jose, CA 95131, USA
el: 1(408) 441-0311
ax: 1(408) 487-2600

## gional Headquarters

*ope*
tmel Sarl
oute des Arsenaux 41
ase Postale 80
H-1705 Fribourg
witzerland
el: (41) 26-426-5555
ax: (41) 26-426-5500

a
oom 1219
inachem Golden Plaza
Mody Road Tsimshatsui
st Kowloon
ng Kong
l: (852) 2721-9778
x: (852) 2722-1369

*n*
, Tonetsu Shinkawa Bldg.
4-8 Shinkawa
uo-ku, Tokyo 104-0033
pan
: (81) 3-3523-3551
x: (81) 3-3523-7581

## Atmel Operations

*Memory*
2325 Orchard Parkway
San Jose, CA 95131, USA
Tel: 1(408) 441-0311
Fax: 1(408) 436-4314

*Microcontrollers*
2325 Orchard Parkway
San Jose, CA 95131, USA
Tel: 1(408) 441-0311
Fax: 1(408) 436-4314

La Chantrerie
BP 70602
44306 Nantes Cedex 3, France
Tel: (33) 2-40-18-18-18
Fax: (33) 2-40-18-19-60

*ASIC/ASSP/Smart Cards*
Zone Industrielle
13106 Rousset Cedex, France
Tel: (33) 4-42-53-60-00
Fax: (33) 4-42-53-60-01

1150 East Cheyenne Mtn. Blvd.
Colorado Springs, CO 80906, USA
Tel: 1(719) 576-3300
Fax: 1(719) 540-1759

Scottish Enterprise Technology Park
Maxwell Building
East Kilbride G75 0QR, Scotland
Tel: (44) 1355-803-000
Fax: (44) 1355-242-743

*RF/Automotive*
Theresienstrasse 2
Postfach 3535
74025 Heilbronn, Germany
Tel: (49) 71-31-67-0
Fax: (49) 71-31-67-2340

1150 East Cheyenne Mtn. Blvd.
Colorado Springs, CO 80906, USA
Tel: 1(719) 576-3300
Fax: 1(719) 540-1759

*Biometrics/Imaging/Hi-Rel MPU/*
*High Speed Converters/RF Datacom*
Avenue de Rochepleine
BP 123
38521 Saint-Egreve Cedex, France
Tel: (33) 4-76-58-30-00
Fax: (33) 4-76-58-34-80


*Literature Requests*
www.atmel.com/literature


**er:** The information in this document is provided in connection with Atmel products. No license, express or implied, by estoppel or otherwise, to any al property right is granted by this document or in connection with the sale of Atmel products. **EXCEPT AS SET FORTH IN ATMEL'S TERMS AND CONDI-F SALE LOCATED ON ATMEL'S WEB SITE, ATMEL ASSUMES NO LIABILITY WHATSOEVER AND DISCLAIMS ANY EXPRESS, IMPLIED OR STATUTORY ITY RELATING TO ITS PRODUCTS INCLUDING, BUT NOT LIMITED TO, THE IMPLIED WARRANTY OF MERCHANTABILITY, FITNESS FOR A PARTICULAR E, OR NON-INFRINGEMENT. IN NO EVENT SHALL ATMEL BE LIABLE FOR ANY DIRECT, INDIRECT, CONSEQUENTIAL, PUNITIVE, SPECIAL OR INCIDEN-AGES (INCLUDING, WITHOUT LIMITATION, DAMAGES FOR LOSS OF PROFITS, BUSINESS INTERRUPTION, OR LOSS OF INFORMATION) ARISING OUT USE OR INABILITY TO USE THIS DOCUMENT, EVEN IF ATMEL HAS BEEN ADVISED OF THE POSSIBILITY OF SUCH DAMAGES.** Atmel makes no ations or warranties with respect to the accuracy or completeness of the contents of this document and reserves the right to make changes to specifications uct descriptions at any time without notice. Atmel does not make any commitment to update the information contained herein. Atmel's products are not authorized, or warranted for use as components in applications intended to support or sustain life.

**l Corporation 2005. All rights reserved.** Atmel®, logo and combinations thereof, AVR®, and AVR Studio® are registered trademarks, ywhere You Are℠ are the trademarks of Atmel Corporation or its subsidiaries. Other terms and product names may be trademarks of


Printed on recycled paper.


2503HS–AVR–03/05



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# VS1011b - MP3 AUDIO CODEC

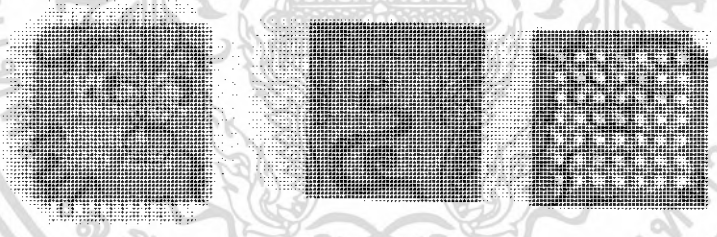
## Features

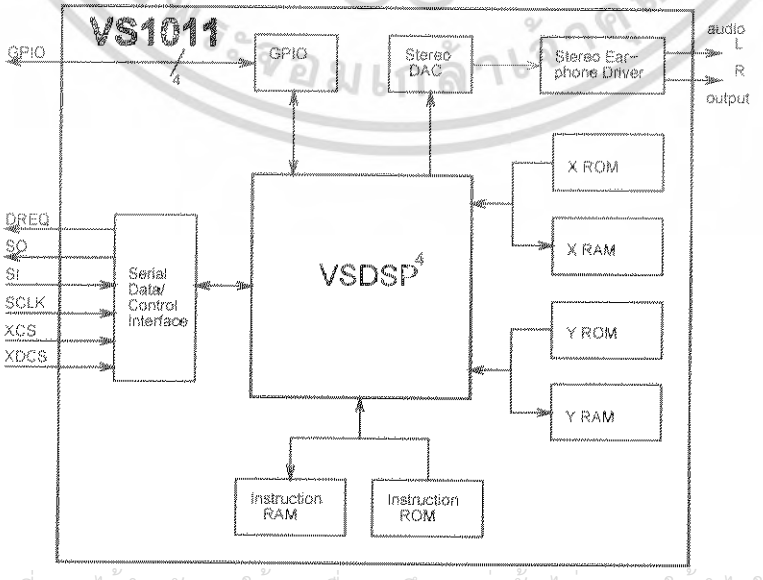
- Decodes MPEG 1 & 2 audio layer 3 (ISO 11172-3), WAV and PCM files
- Supports VBR (variable bitrate) for MP3
- Stream support
- Can be used as a slave co-processor
- Operates with single clock 12.288..14 MHz or 24.576..28 MHz.
- Low-power operation
- High-quality stereo DAC with no phase error between channels
- Stereo earphone driver capable of driving a 30Ω load
- Separate 2.5 .. 3.6V operating voltages for analog and digital
- 5.5 KiB On-chip RAM for user code / data
- Serial control and data interfaces
- New functions may be added with software and 4 GPIO pins

## Description

VS1011b is a single-chip MP3 audio decoder. The chip contains a high-performance, low-power DSP processor core VS_DSP$^4$, working memory, 5 KiB instruction RAM and 0.5 KiB data RAM for user applications, serial control and input data interfaces, 4 general purpose I/O pins, as well as a high-quality variable-sample-rate stereo DAC, followed by an earphone amplifier and a ground buffer.

VS1011b receives its input bitstream through a serial input bus, which it listens to as a system slave. The input stream is decoded and passed through a digital volume control to an 18-bit oversampling, multi-bit, sigma-delta DAC. The decoding is controlled via a serial control bus. In addition to the basic decoding, it is possible to add application specific features, like DSP effects, to the user RAM memory.






เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่อนุญาตให้ดัดแปลง เนื้อหา และห้ามมิให้ลบข้อความนี้

# Contents

**1 License** 8

**2 Disclaimer** 8

**3 Definitions** 8

**4 Characteristics & Specifications** 9

4.1 Analog Characteristics . . . . . 9

4.2 Power Consumption . . . . . 10

4.3 DAC Interpolation Filter Characteristics . . . . . 10

4.4 Absolute Maximum Ratings . . . . . 10

4.5 Recommended Operating Conditions . . . . . 11

4.6 Digital Characteristics . . . . . 11

4.7 Switching Characteristics - Clocks . . . . . 12

4.8 Switching Characteristics - DREQ Signal . . . . . 12

4.9 Switching Characteristics - SPI Interface Output . . . . . 12

4.10 Switching Characteristics - Boot Initialization . . . . . 12

**5 Packages and Pin Descriptions** 13

5.1 Packages . . . . . 13

5.1.1 LQFP-48 . . . . . 13

5.1.2 BGA-49 . . . . . 13

5.1.3 SOIC-28 . . . . . 14

5.2 Pin Descriptions . . . . . 15

5.2.1 LQFP-48 and BGA-49 Pin Descriptions . . . . . 15

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.2.2 SOIC-28 Pin Descriptions . . . . . 16

**6 Connection Diagram, LQFP-48** **17**

**7 SPI Buses** **18**

7.1 General . . . . . 18

7.2 SPI Bus Pin Descriptions . . . . . 18

7.2.1 VS1002 Native Modes (New Mode) . . . . . 18

7.2.2 VS1001 Compatibility Mode . . . . . 18

7.3 Serial Protocol for Serial Data Interface (SDI) . . . . . 19

7.3.1 General . . . . . 19

7.3.2 SDI in VS1002 Native Modes (New Mode) . . . . . 19

7.3.3 SDI in VS1001 Compatibility Mode . . . . . 19

7.3.4 SDI and DREQ . . . . . 20

7.4 Serial Protocol for Serial Command Interface (SCI) . . . . . 20

7.4.1 General . . . . . 20

7.4.2 SCI Read . . . . . 21

7.4.3 SCI Write . . . . . 21

7.5 SPI Timing Diagram . . . . . 22

7.6 SPI Examples with SM_SDINEW and SM_SDISHARED set . . . . . 23

7.6.1 Two SCI Writes . . . . . 23

7.6.2 Two SDI Bytes . . . . . 23

7.6.3 SCI Operation in Middle of Two SDI Bytes . . . . . 23

**8 Functional Description** **24**

8.1 Main Features . . . . . 24

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

8.2 Supported Audio Codecs . . . . . 24
8.2.1 Supported MP3 (MPEG layer 3) Formats . . . . . 24
8.2.2 Supported RIFF WAV Formats . . . . . 25
8.3 Data Flow of VS1011b . . . . . 25
8.4 Serial Data Interface (SDI) . . . . . 26
8.5 Serial Control Interface (SCI) . . . . . 26
8.6 SCI Registers . . . . . 26
8.6.1 SCI_MODE (RW) . . . . . 27
8.6.2 SCI_STATUS (RW) . . . . . 28
8.6.3 SCI_BASS (RW) . . . . . 28
8.6.4 SCI_CLOCKF (RW) . . . . . 29
8.6.5 SCI_DECODE_TIME (RW) . . . . . 29
8.6.6 SCI_AUDATA (RW) . . . . . 30
8.6.7 SCI_WRAM (RW) . . . . . 30
8.6.8 SCI_WRAMADDR (RW) . . . . . 30
8.6.9 SCI_HDAT0 and SCI_HDAT1 (R) . . . . . 31
8.6.10 SCI_AIADDR (RW) . . . . . 32
8.6.11 SCI_VOL (RW) . . . . . 32
8.6.12 SCI_AICTRL[x] (RW) . . . . . 32
8.7 Stereo Audio DAC . . . . . 33

**9 Operation** **34**

9.1 Clocking . . . . . 34
9.2 Hardware Reset . . . . . 34
9.3 Software Reset . . . . . 34

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่อนุญาตให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

9.4 Play/Decode . . . . . 34
9.5 Feeding PCM data . . . . . 35
9.6 SDI Tests . . . . . 35
9.6.1 Sine Test . . . . . 35
9.6.2 Pin Test . . . . . 36
9.6.3 Memory Test . . . . . 36
9.6.4 Erk Test . . . . . 36
9.6.5 SCI Test . . . . . 36

**10 VS1011b Registers** **37**
10.1 Who Needs to Read This Chapter . . . . . 37
10.2 The Processor Core . . . . . 37
10.3 VS1011b Memory Map . . . . . 37
10.4 SCI Registers . . . . . 37
10.5 Serial Data Registers . . . . . 38
10.6 DAC Registers . . . . . 39
10.7 GPIO Registers . . . . . 39
10.8 Interrupt Registers . . . . . 40
10.9 System Vector Tags . . . . . 41
10.9.1 AudioInt, 0x20 . . . . . 41
10.9.2 SciInt, 0x21 . . . . . 41
10.9.3 DataInt, 0x22 . . . . . 41
10.9.4 UserCodec, 0x0 . . . . . 41
10.10System Vector Functions . . . . . 42
10.10.1 WriteIRam(), 0x2 . . . . . 42

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่อนุญาตให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

10.10.2 ReadIRam(), 0x4 . . . . . 42
10.10.3 DataBytes(), 0x6 . . . . . 42
10.10.4 GetDataByte(), 0x8 . . . . . 43
10.10.5 GetDataWords(), 0xa . . . . . 43

**11 Document Version Changes** **44**

11.1 Version 1.01 for VS1011b, 2004-11-19 . . . . . 44
11.2 Version 1.00 for VS1011b, 2004-10-22 . . . . . 44
11.3 Version 0.71 for VS1011, 2004-07-20 . . . . . 44
11.4 Version 0.70 for VS1011, 2004-05-13 . . . . . 44
11.5 Version 0.62 for VS1011, 2004-03-24 . . . . . 44
11.6 Version 0.61 for VS1011, 2004-03-11 . . . . . 44
11.7 Version 0.6 for VS1011, 2004-02-13 . . . . . 44

**12 Contact Information** **45**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# List of Figures

1 Pin Configuration, LQFP-48. . . . . 13
2 Pin Configuration, BGA-49. . . . . 13
3 Pin Configuration, SOIC-28. . . . . 14
4 Typical Connection Diagram Using LQFP-48. . . . . 17
5 BSYNC Signal - one byte transfer. . . . . 19
6 BSYNC Signal - two byte transfer. . . . . 19
7 SCI Word Read . . . . . 21
8 SCI Word Write . . . . . 21
9 SPI Timing Diagram. . . . . 22
10 Two SCI Operations. . . . . 23
11 Two SDI Bytes. . . . . 23
12 Two SDI Bytes Separated By an SCI Operation. . . . . 23
13 Data Flow of VS1011b. . . . . 25
14 User's Memory Map. . . . . 38

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่อนุญาตให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# 1 License

MPEG Layer-3 audio decoding technology licensed from Fraunhofer IIS and Thomson.

# 2 Disclaimer

All properties and figures are subject to change.

# 3 Definitions

**ASIC** Application Specific Integrated Circuit.

**B** Byte, 8 bits.

**b** Bit.

**IC** Integrated Circuit.

**Ki** "Kibi" = $2^{10}$ = 1024 (IEC 60027-2).

**Mi** "Mebi" = $2^{20}$ = 1048576 (IEC 60027-2).

**VS_DSP** VLSI Solution's DSP core.

**W** Word. In VS_DSP, instruction words are 32-bit and data words are 16-bit wide.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่อนุญาตให้ดัดแปลง ทั้งนี้ ฮีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# 4 Characteristics & Specifications

Unless otherwise noted: AVDD=2.7..3.6V, DVDD=2.3..3.6V, TA=-30..+85°C, XTALI=26.000MHz, Full-Scale Output Sinewave at 1.526 kHz, measurement bandwidth 20..20000 Hz, analog output load 30Ω with ground buffer, bitstream 128 kbit/s, local components as shown in Figure 4.

Note, that some analog values are in practice better than in these tables if chips are used within a limited temperature range and not too close to lower voltage limits.

## 4.1 Analog Characteristics

| Parameter | Symbol | Min | Typ | Max | Unit |
|---|---|---|---|---|---|
| DAC Resolution | | | 16 | | bits |
| Total Harmonic Distortion | THD | | 0.1 | 0.2 | % |
| Dynamic Range (DAC unmuted, A-weighted) | IDR | | 88 | | dB |
| S/N Ratio (full scale signal) | SNR | 70 | 81 | | dB |
| Interchannel Isolation (Crosstalk)[1] | | | 41 | | dB |
| Interchannel Isolation (Crosstalk)[2] | | | 90 | | dB |
| Interchannel Isolation (Crosstalk)[3] | | | 70 | | dB |
| Interchannel Gain Mismatch | | -0.5 | | 0.5 | dB |
| Frequency Response, 20..15000 Hz | | -0.2 | | 0.2 | dB |
| Full Scale Output Voltage (Peak-to-peak) | | 1.4 | 1.6[4] | 2.1 | Vpp |
| Deviation from Linear Phase | | | | 5 | ° |
| Out of Band Energy | | | -90 | | dB |
| Analog Output Load Resistance | AOLR | | 30[5] | | Ω |
| Analog Output Load Capacitance[6] | | | | 10 | pF |

[1] Ground buffer, 30Ω load
[2] Ground buffer, no load
[3] AC coupled towards ground, 30Ω load
[4] Double voltage can be achieved with +-to-+ wiring for mono difference sound.
[5] AOLR may be much lower, but below *Typical* distortion performance may be compromised.
[6] Use small series resistor if load is capacitive.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 4.2 Power Consumption

Following table measured with XTALI=12.288MHz, clock doubler on.

| Parameter | Symbol | Min | Typ | Max | Unit |
|---|---|---|---|---|---|
| Power Supply Rejection | | | 40 | | dB |
| Power Supply Consumption AVDD, Reset | | | 1.4 | 30.0 | μA |
| Power Supply Consumption AVDD, no load, no signal | | | 6.2 | 8.0 | mA |
| Power Supply Consumption AVDD, o. @ 30Ω. | | | 6.5 | 40.0 | mA |
| Power Supply Consumption DVDD, Reset | | | 6.5 | 30.0 | μA |
| Power Supply Consumption DVDD | | | 16.0 | | mA |

## 4.3 DAC Interpolation Filter Characteristics

| Parameter | Symbol | Min | Typ | Max | Unit |
|---|---|---|---|---|---|
| Passband (to -3dB corner) | | 0 | | 0.453 | Fs |
| Passband (Ripple Spec) | | 0 | | 0.340 | Fs |
| Passband Ripple | | | | ±0.2 | dB |
| Stop Band | | 0.560Fs | | | Hz |
| Stop Band Rejection | | 85 | | | dB |
| Group Delay | | | 15/Fs | | s |

Fs is conversion frequency

## 4.4 Absolute Maximum Ratings

| Parameter | Symbol | Min | Max | Unit |
|---|---|---|---|---|
| Analog Positive Supply | AVDD | -0.3 | 3.6 | V |
| Digital Positive Supply | DVDD | -0.3 | 3.6 | V |
| Current at Any Digital Output | | | ±50 | mA |
| Voltage at Any Digital Input | | DGND-1.0 | DVDD+1.0 | V |
| Operating Temperature | | -30 | +85 | °C |
| Functional Operating Temperature | | -40 | +95 | °C |
| Storage Temperature | | -65 | +150 | °C |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่อนุญาตให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 4.5 Recommended Operating Conditions

| Parameter | Symbol | Min | Typ | Max | Unit |
|---|---|---|---|---|---|
| Analog and Digital Ground | AGND DGND | | 0.0 | | V |
| Positive Analog | AVDD | 2.5 | 2.7 | 3.6 | V |
| Positive Digital | DVDD | 2.3 | 2.5 | 3.6 | V |
| Ambient Operating Temperature | | -30 | | +85 | °C |

The following values are to be used when the clock doubler is active:

| Parameter | Symbol | Min | Typ | Max | Unit |
|---|---|---|---|---|---|
| Input Clock Frequency | XTALI | | 12.288 | 15 | MHz |
| Internal Clock Frequency[1] | CLKI | | 24.576 | 30 | MHz |

[1] The maximum sample rate that may be played with correct speed is CLKI/512.

The following values are to be used when the clock doubler is not active:

| Parameter | Symbol | Min | Typ | Max | Unit |
|---|---|---|---|---|---|
| Input Clock Frequency | XTALI | | 24.576 | 30 | MHz |
| Internal Clock Frequency[1] | CLKI | | 24.576 | 30 | MHz |

[1] The maximum sample rate that may be decoded with correct speed is CLKI/512.

Note: See Application notes for what clock speeds are required to play specific bit rates and sample rates.

## 4.6 Digital Characteristics

| Parameter | Symbol | Min | Typ | Max | Unit |
|---|---|---|---|---|---|
| High-Level Input Voltage | | 0.7DVDD | | | V |
| Low-Level Input Voltage | | | | 0.3DVDD | V |
| High-Level Output Voltage at $I_O$ = -1.0 mA | | 0.7DVDD | | | V |
| Low-Level Output Voltage at $I_O$ = 1.0 mA | | | | 0.3DVDD | V |
| Input Leakage Current | | -1.0 | | 1.0 | µA |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 4.7 Switching Characteristics - Clocks

| Parameter | Symbol | Min | Typ | Max | Unit |
|---|---|---|---|---|---|
| Master Clock Frequency [1] | XTALI | | 12.288 | | MHz |
| Master Clock Frequency [2] | XTALI | | 24.576 | | MHz |
| Master Clock Duty Cycle | | 40 | 50 | 60 | % |
| Clock Output [3] | XTALO | | XTALI | | MHz |

[1] Clock doubler active.
[2] Clock doubler not active.
[3] Do not load XTALO by connecting other devices to it.

## 4.8 Switching Characteristics - DREQ Signal

| Parameter | Symbol | Min | Typ | Max | Unit |
|---|---|---|---|---|---|
| Data Request Signal | DREQ | | | 200 | ns |

## 4.9 Switching Characteristics - SPI Interface Output

| Parameter | Symbol | Min | Typ | Max | Unit |
|---|---|---|---|---|---|
| SPI Input Clock Frequency | | | | $\frac{CLKI}{6}$ | MHz |
| Rise time for SO | | | | 25 | ns |

Note: Maximum load for SO is 100 pF.

## 4.10 Switching Characteristics - Boot Initialization

| Parameter | Symbol | Min | Max | Unit |
|---|---|---|---|---|
| _RESET active time | | 2 | | XTALI |
| Power-up to software ready | | | 2 ms + 30000 XTALI | |
| _RESET inactive to software ready | | | 30000 | XTALI |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# 5 Packages and Pin Descriptions

## 5.1 Packages

### 5.1.1 LQFP-48

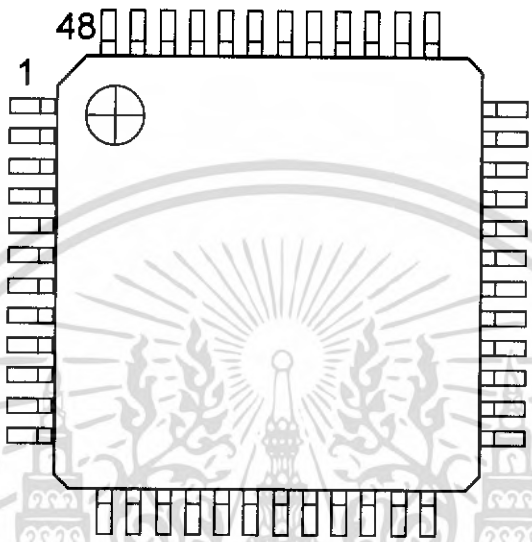



Figure 1: Pin Configuration, LQFP-48.

LQFP-48 package dimensions are at *http://www.vlsi.fi/vs1001/lqfp48.pdf* .

### 5.1.2 BGA-49

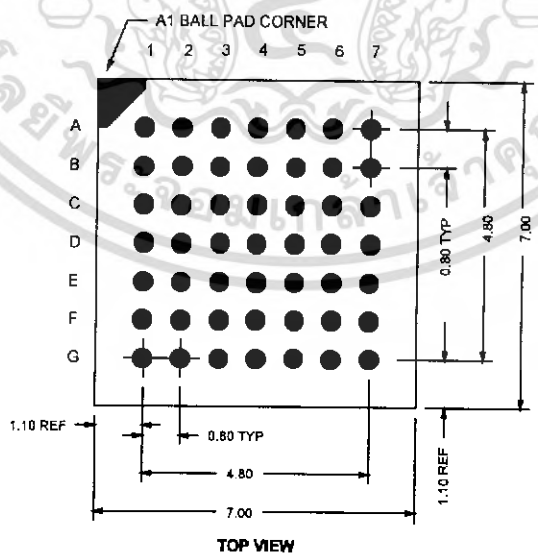



Figure 2: Pin Configuration, BGA-49.

BGA-49 package dimensions are at *http://www.vlsi.fi/vs1001/bga49.pdf*

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่อนุญาตให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 5.1.3 SOIC-28

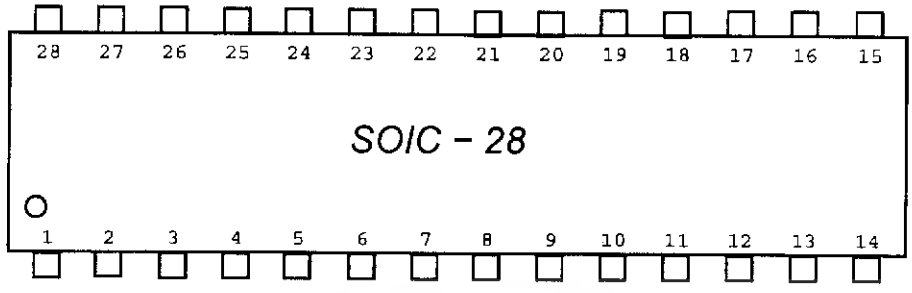



Figure 3: Pin Configuration, SOIC-28.

SOIC-28 package dimensions are at *http://www.vlsi.fi/vs1001/soic28.pdf* .

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่อนุญาตให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 5.2 Pin Descriptions

### 5.2.1 LQFP-48 and BGA-49 Pin Descriptions

| Pin Name | LQFP-48 Pin | BGA49 Ball | Pin Type | Function |
|---|---|---|---|---|
| XRESET | 3 | B1 | DI | active low asynchronous reset |
| DGND0 | 4 | D2 | PWR | digital ground |
| DVDD0 | 6 | D3 | PWR | digital power supply |
| DREQ | 8 | E2 | DO | data request, input bus |
| GPIO2[2] / DCLK[1] | 9 | E1 | DI | general purpose IO 2 / serial input data bus clock |
| GPIO3[2] / SDATA[1] | 10 | F2 | DI | general purpose IO 3 / serial data input |
| XDCS / BSYNC[1] | 13 | E3 | DI | data chip select / byte sync, connect to DVDD if not used |
| DVDD1 | 14 | F3 | PWR | digital power supply |
| DGND1 | 16 | F4 | PWR | digital ground |
| XTALO | 17 | G3 | AO | crystal output |
| XTALI | 18 | E4 | AI | crystal input |
| DVDD2 | 19 | G4 | PWR | digital power supply |
| DGND2 | 20 | F5 | PWR | digital ground (in BGA-49, DGND2, 3, 4 conn. together) |
| DGND3 | 21 | G5 | PWR | digital ground |
| DGND4 | 22 | F6 | PWR | digital ground |
| XCS | 23 | G6 | DI | chip select input (active low) |
| SCLK | 28 | D6 | DI | clock for serial bus |
| SI | 29 | E7 | DI | serial input |
| SO | 30 | D5 | DO3 | serial output |
| TEST | 32 | C6 | DI | reserved for test, connect to DVDD |
| GPIO0[2] | 33 | C7 | DIO | general purpose IO 0, use 100 kΩ pull-down resistor |
| GPIO1[2] | 34 | B6 | DIO | general purpose IO 1 |
| AGND0 | 37 | C5 | PWR | analog ground, low-noise reference |
| AVDD0 | 38 | B5 | PWR | analog power supply |
| RIGHT | 39 | A6 | AO | right channel output |
| AGND1 | 40 | B4 | PWR | analog ground |
| AGND2 | 41 | A5 | PWR | analog ground |
| GBUF | 42 | C4 | AO | ground buffer |
| AVDD1 | 43 | A4 | PWR | analog power supply |
| RCAP | 44 | B3 | AIO | filtering capacitance for reference |
| AVDD2 | 45 | A3 | PWR | analog power supply |
| LEFT | 46 | B2 | AO | left channel output |
| AGND3 | 47 | A2 | PWR | analog ground |

[1] First pin function is active in New Mode, latter in Compatibility Mode.
[2] If not used, use 100 kΩ pull-down resistor.

Pin types:

| Type | Description |
|---|---|
| DI | Digital input, CMOS Input Pad |
| DO | Digital output, CMOS Input Pad |
| DIO | Digital input/output |
| DO3 | Digital output, CMOS Tri-stated Output Pad |

| Type | Description |
|---|---|
| AI | Analog input |
| AO | Analog output |
| AIO | Analog input/output |
| PWR | Power supply pin |

In BGA-49, no-connect balls are A1, A7, B7, C1, C2, C3, D1, D4, D7, E5, E6, F1, F7, G1, G2, G7.
In LQFP-48, no-connect pins are 1, 2, 5, 7, 11, 12, 15, 24, 25, 26, 27, 31, 35, 36, 48.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 5.2.2 SOIC-28 Pin Descriptions

| Pin Name | Pin | Pin Type | Function |
|---|---|---|---|
| DREQ | 1 | DO | data request, input bus |
| GPIO2[2] / DCLK[1] | 2 | DIO | serial input data bus clock |
| GPIO3[2] / SDATA[1] | 3 | DI | serial data input |
| XDCS / BSYNC[1] | 4 | DI | byte synchronization signal |
| DVDD1 | 5 | PWR | digital power supply |
| DGND1 | 6 | PWR | digital ground |
| XTALO | 7 | CLK | crystal output |
| XTALI | 8 | CLK | crystal input |
| DVDD2 | 9 | PWR | digital power supply |
| DGND2 | 10 | PWR | digital ground |
| XCS | 11 | DI | chip select input (active low) |
| SCLK | 12 | DI | clock for serial bus |
| SI | 13 | DI | serial input |
| SO | 14 | DO3 | serial output |
| TEST | 15 | DI | reserved for test, connect to DVDD |
| GPIO0[2] | 16 | DIO | reserved for test, *do not connect!* |
| GPIO1[2] | 17 | DIO | reserved for test, *do not connect!* |
| AGND0 | 18 | PWR | analog ground |
| AVDD0 | 19 | PWR | analog power supply |
| RIGHT | 20 | AO | right channel output |
| AGND2 | 21 | PWR | analog ground |
| RCAP | 22 | AIO | filtering capacitance for reference |
| AVDD2 | 23 | PWR | analog power supply |
| LEFT | 24 | AO | left channel output |
| AGND3 | 25 | PWR | analog ground |
| XRESET | 26 | DI | active low asynchronous reset |
| DGND0 | 27 | PWR | digital ground |
| DVDD0 | 28 | PWR | digital power supply |

[1] First pin function is active in New Mode, latter in Compatibility Mode.

[2] If not used, use 100 kΩ pull-down resistor.

Pin types:

| Type | Description |
|---|---|
| DI | Digital input, CMOS Input Pad |
| DO | Digital output, CMOS Input Pad |
| DIO | Digital input/output |
| DO3 | Digital output, CMOS Tri-stated Output Pad |

| Type | Description |
|---|---|
| AI | Analog input |
| AO | Analog output |
| AIO | Analog input/output |
| PWR | Power supply pin |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# 6 Connection Diagram, LQFP-48

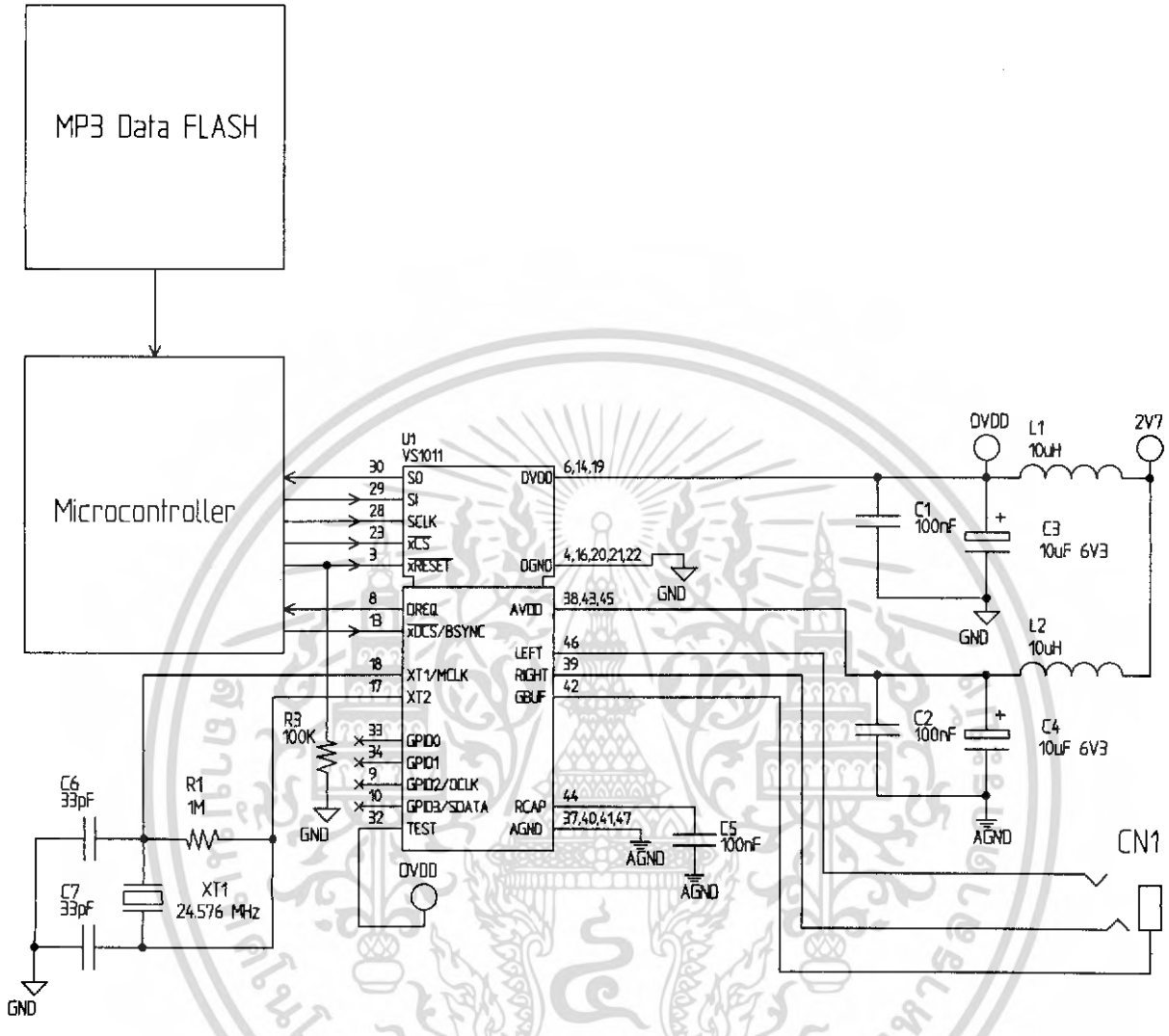



Figure 4: Typical Connection Diagram Using LQFP-48.

The ground buffer GBUF can be used for common voltage (1.25 V) for earphones. This will eliminate the need for large isolation capacitors on line outputs, and thus the audio output pins from VS1011b may be connected directly to the earphone connector.

If GBUF is not used, LEFT and RIGHT must be provided with 100 $\mu$F capacitors.

Note: This connection assumes SM_SDINEW is active (see Chapter 8.6.1). If also SM_SDISHARE is used, xDCS doesn't need to be connected (see Chapter 7.2.1).

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# 7 SPI Buses

## 7.1 General

The SPI Bus - that was originally used in some Motorola devices - has been used for both VS1011b's Serial Data Interface SDI (Chapters 7.3 and 8.4) and Serial Control Interface SCI (Chapters 7.4 and 8.5).

## 7.2 SPI Bus Pin Descriptions

### 7.2.1 VS1002 Native Modes (New Mode)

These modes are active on VS1011b when SM_SDINEW is set to 1. DCLK, SDATA and BSYNC are replaced with GPIO2, GPIO3 and XDCS, respectively.

| SDI Pin | SCI Pin | Description |
|---|---|---|
| XDCS | XCS | Active low chip select input. A high level forces the serial interface into standby mode, ending the current operation. A high level also forces serial output (SO) to high impedance state. If SM_SDISHARE is 1, pin XDCS is not used, but the signal is generated internally by inverting XCS. |
| SCK | | Serial clock input. The serial clock is also used internally as the master clock for the register interface.<br>SCK can be gated or continuous. In either case, the first rising clock edge after XCS has gone low marks the first bit to be written. |
| SI | | Serial input. If a chip select is active, SI is sampled on the rising CLK edge. |
| - | SO | Serial output. In reads, data is shifted out on the falling SCK edge.<br>In writes SO is at a high impedance state. |

### 7.2.2 VS1001 Compatibility Mode

This mode is active when SM_SDINEW is 0 (default). In this mode, DCLK, SDATA and BSYNC are active.

| SDI Pin | SCI Pin | Description |
|---|---|---|
| - | XCS | Active low chip select input. A high level forces the serial interface into standby mode, ending the current operation. A high level also forces serial output (SO) to high impedance state. There is no chip select for SDI, which is always active. |
| DCLK | SCK | Serial clock input. The serial clock is also used internally as the master clock for the register interface.<br>SCK can be gated or continuous. In either case, the first rising clock edge after XCS has gone low marks the first bit to be written. |
| SDATA | SI | Serial input. SI is sampled on the rising SCK edge, if XCS is low. |
| - | SO | Serial output. In reads, data is shifted out on the falling SCK edge.<br>In writes SO is at a high impedance state. |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 7.3 Serial Protocol for Serial Data Interface (SDI)

### 7.3.1 General

The serial data interface operates in slave mode so the DCLK signal must be generated by an external circuit.

Data (SDATA signal) can be clocked in at either the rising or falling edge of DCLK (Chapter 8.6).

VS1011b assumes its data input to be byte-sychronized. SDI bytes may be transmitted either MSb or LSb first, depending of contents of SCI_MODE (Chapter 8.6).

### 7.3.2 SDI in VS1002 Native Modes (New Mode)

In VS1002 native modes (which are available also in VS1011b), byte synchronization is achieved by XDCS (or XCS if SM_SDISHARE is 1). The state of XDCS (or XCS) may not change while a data byte transfer is in progress. To always maintain data synchronization even if there may be glitches in the boards using VS1011b, it is recommended to turn XDCS (or XCS) every now and then, for instance once after every flash data block or a few kilobytes, just to keep sure the host and VS1011b are in sync.

For new designs, using VS1002 native modes are recommended, as they are easier to implement than BSYNC generation.

### 7.3.3 SDI in VS1001 Compatibility Mode

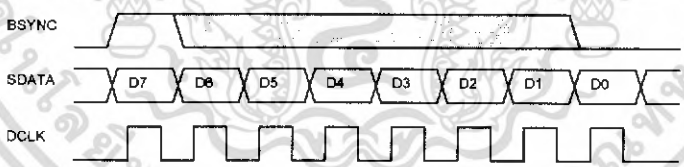



Figure 5: BSYNC Signal - one byte transfer.

When VS1011b is running in VS1001 compatibility mode, a BSYNC signal must be generated to ensure correct bit-alignment of the input bitstream. The first DCLK sampling edge (rising or falling, depending on selected polarity), during which the BSYNC is high, marks the first bit of a byte (LSB, if LSB-first order is used, MSB, if MSB-first order is used). If BSYNC is '1' when the last bit is received, the receiver stays active and next 8 bits are also received.

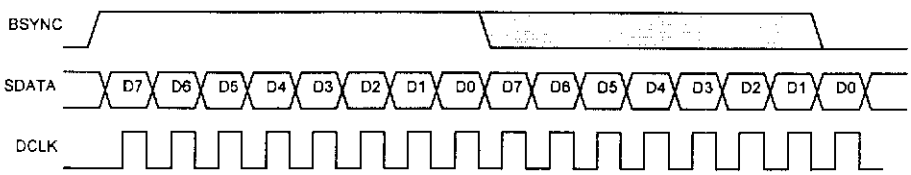



Figure 6: BSYNC Signal - two byte transfer.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Using VS1001 compatibility mode in new designs is strongly discouraged.

### 7.3.4 SDI and DREQ

The DREQ signal of the data interface is used in slave mode to signal if VS1011b's FIFO is capable of receiving more input data. If DREQ is high, VS1011b can take at least 32 bytes of data. When there is less than 32 bytes of free space, DREQ is turned low, and the sender should stop transferring new data. Because of the 32-byte safety area, the sender may send upto 32 bytes of data at a time without checking the status of DREQ, making controlling VS1011b easier for low-speed microcontrollers.

Note: DREQ may turn low or high at any time, even during a byte transmission. Thus, DREQ should only be used to decide whether to send more bytes. It should not abort a byte transmission that has already started.

## 7.4 Serial Protocol for Serial Command Interface (SCI)

### 7.4.1 General

The serial bus protocol for the Serial Command Interface SCI (Chapter 8.5) consists of an instruction byte, address byte and one 16-bit data word. Each read or write operation can read or write a single register. Data bits are read at the rising edge, so the user should update data at the falling edge. Bytes are always send MSb first.

The operation is specified by an 8-bit instruction opcode. The supported instructions are read and write. See table below.

| Instruction | | |
|---|---|---|
| Name | Opcode | Operation |
| READ | 0000 0011 | Read data |
| WRITE | 0000 0010 | Write data |

Note: After sending an SCI command, it is not allowed to send SCI or SDI data for 5 microseconds.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 7.4.2 SCI Read

VS1011b registers are read by the following sequence, as shown in Figure 7. First, XCS line is pulled SI line followed by an 8-bit word address. After the address has been read in, any further data on SI is ignored. The 16-bit data corresponding to the received address will be shifted out onto the SO line.

XCS should be driven high after data has been shifted out.

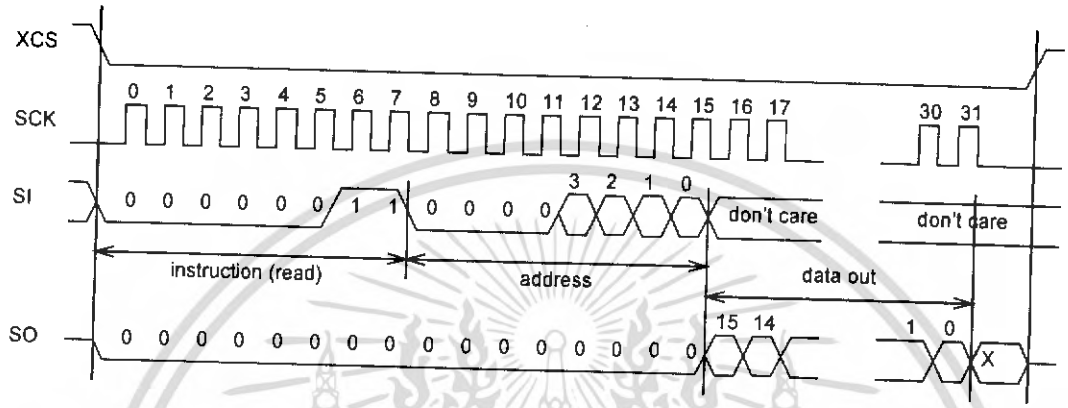



Figure 7: SCI Word Read

### 7.4.3 SCI Write

VS1011b registers are written to using the following sequence, as shown in Figure 8. First, XCS line is pulled low to select the device. Then the WRITE opcode (0x2) is transmitted via the SI line followed by an 8-bit word address.

After the word has been shifted in and the last clock has been sent, XCS should be pulled high to end the WRITE sequence.

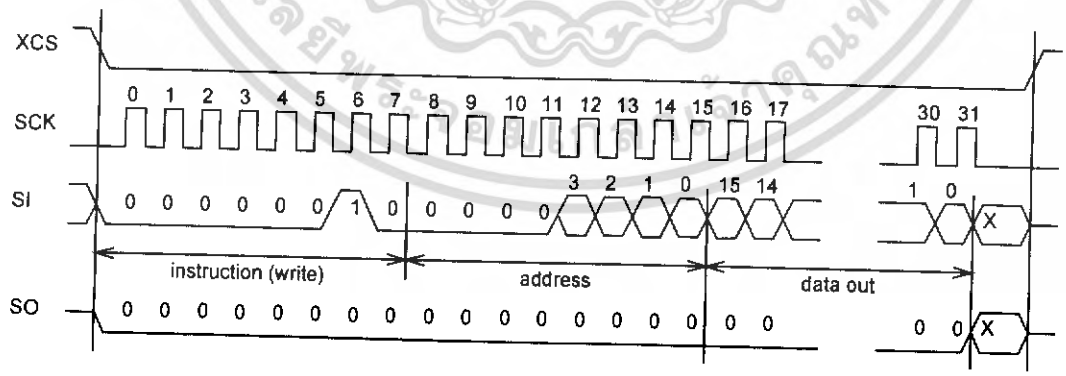



Figure 8: SCI Word Write

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 7.5 SPI Timing Diagram

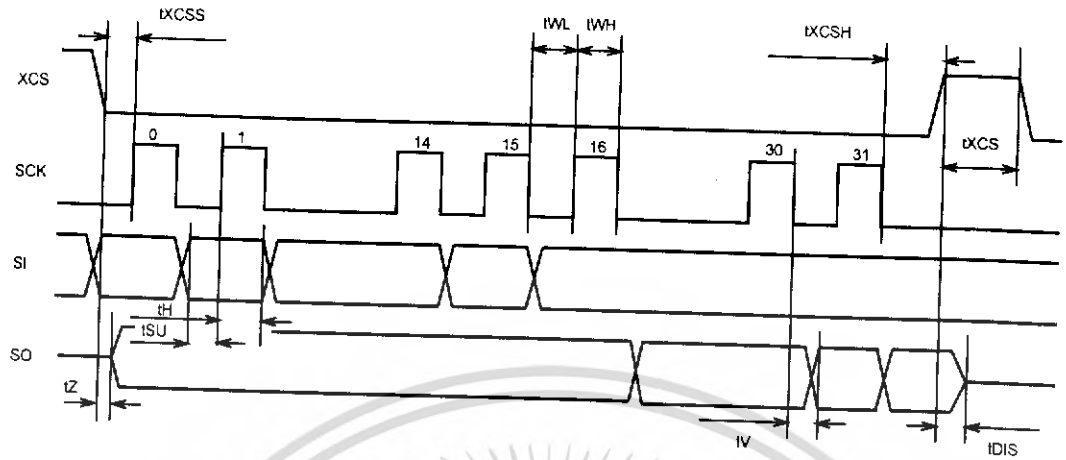



Figure 9: SPI Timing Diagram.

| Symbol | Min | Max | Unit |
|---|---|---|---|
| tXCSS | 5 | | ns |
| tSU | -26 | | ns |
| tH | 2 | | XTALI cycles |
| tZ | 0 | | ns |
| tWL | 2 | | XTALI cycles |
| tWH | 2 | | XTALI cycles |
| tV | | 2 (+ 25ns[1]) | XTALI cycles |
| tXCSH | -26 | | ns |
| tXCS | 2 | | XTALI cycles |
| tDIS | | 10 | ns |

[1] 25ns is when pin loaded with 100pF capacitance. The time is shorter with lower capacitance.

Note: As tWL and tWH, as well as tH require at least 2 clock cycles, the maximum speed for the SPI bus that can easily be used is 1/6 of VS1011b's external clock speed XTALI. Slightly higher speed can be achieved with very careful timing tuning. For details, see Application Notes for VS10XX.

Note: Negative numbers mean that the signal can change in different order from what is shown in the diagram.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 7.6 SPI Examples with SM_SDINEW and SM_SDISHARED set

### 7.6.1 Two SCI Writes

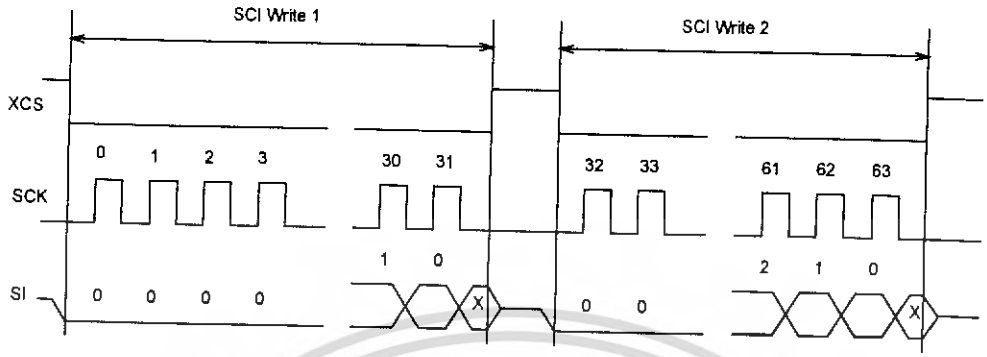



Figure 10: Two SCI Operations.

Figure 10 shows two consecutive SCI operations. Note that xCS *must* be raised to inactive state between the writes.

### 7.6.2 Two SDI Bytes

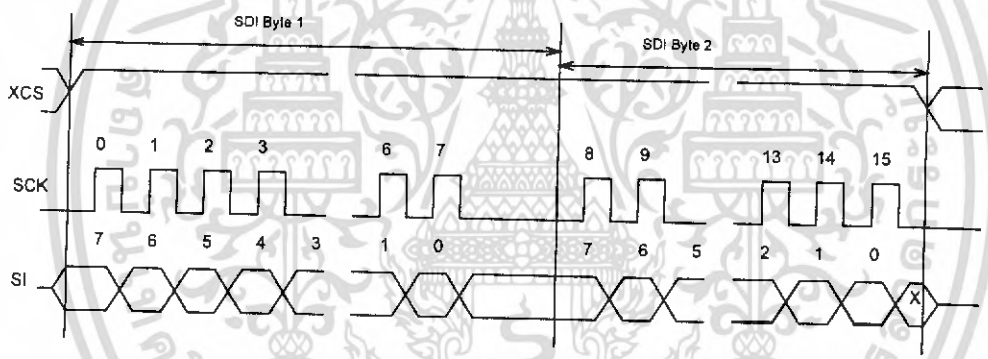



Figure 11: Two SDI Bytes.

SDI data is synchronized with a raising edge of xCS as shown in Figure 11. However, every byte doesn't need separate synchronization.

### 7.6.3 SCI Operation in Middle of Two SDI Bytes

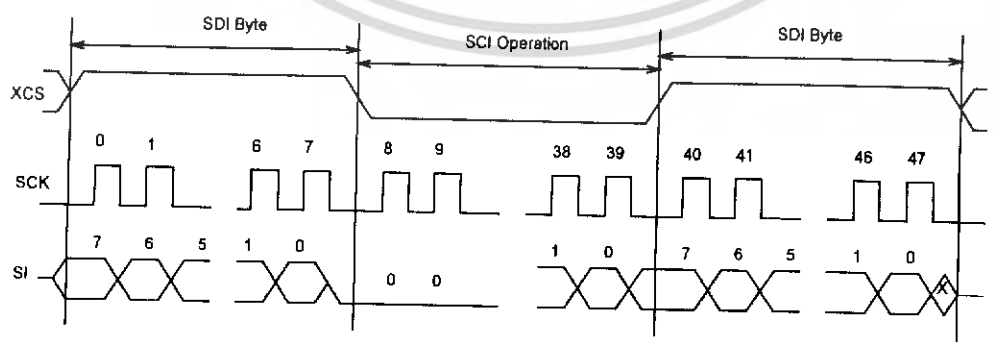



Figure 12: Two SDI Bytes Separated By an SCI Operation.

Figure 12 shows how an SCI operation is embedded in between SDI operations. The changes in xCS are used to synchronize both SDI and SCI.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# 8 Functional Description

## 8.1 Main Features

VS1011b is based on a proprietary digital signal processor, VS_DSP. It contains all the code and data memory needed for MPEG and WAV PCM audio decoding, together with serial interfaces, a multirate stereo audio DAC and analog output amplifiers and filters.

VS1011b can play all MPEG 1 and 2 layer III files, with all sample rates and bitrates, including variable bitrate (VBR).

## 8.2 Supported Audio Codecs

| Conventions | |
|---|---|
| **Mark** | **Description** |
| + | Format is supported |
| - | Format exists but is not supported |
| | Format doesn't exist |

### 8.2.1 Supported MP3 (MPEG layer 3) Formats

MPEG 1.0[1]:

| Samplerate / Hz | Bitrate / kbit/s | | | | | | | | | | | | | |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | 32 | 40 | 48 | 56 | 64 | 80 | 96 | 112 | 128 | 160 | 192 | 224 | 256 | 320 |
| 48000 | + | + | + | + | + | + | + | + | + | + | + | + | +[3] | +[3] |
| 44100 | + | + | + | + | + | + | + | + | + | + | + | + | + | +[3] |
| 32000 | + | + | + | + | + | + | + | + | + | + | + | + | + | + |

MPEG 2.0[1]:

| Samplerate / Hz | Bitrate / kbit/s | | | | | | | | | | | | | |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | 8 | 16 | 24 | 32 | 40 | 48 | 56 | 64 | 80 | 96 | 112 | 128 | 144 | 160 |
| 24000 | + | + | + | + | + | + | + | + | + | + | + | + | + | + |
| 22050 | + | + | + | + | + | + | + | + | + | + | + | + | + | + |
| 16000 | + | + | + | + | + | + | + | + | + | + | + | + | + | + |

MPEG 2.5[1] [2]:

| Samplerate / Hz | Bitrate / kbit/s | | | | | | | | | | | | | |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | 8 | 16 | 24 | 32 | 40 | 48 | 56 | 64 | 80 | 96 | 112 | 128 | 144 | 160 |
| 12000 | + | + | + | + | + | + | + | + | + | + | + | + | + | + |
| 11025 | + | + | + | + | + | + | + | + | + | + | + | + | + | + |
| 8000 | + | + | + | + | + | + | + | + | + | + | + | + | + | + |

[1] Also all variable bitrate (VBR) formats are supported.

[2] Incompatibilities may occur because MPEG 2.5 is not a standard format.

[3] Nominal CLKI=24.576 MHz may be too little for glitchless playback.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 8.2.2 Supported RIFF WAV Formats

The most common RIFF WAV subformats are supported.

| Format | Name | Supported | Comments |
|---|---|---|---|
| 0x01 | PCM | + | 16 and 8 bits, any sample rate ≤ 48kHz |
| 0x02 | ADPCM | - | |
| 0x03 | IEEE_FLOAT | - | |
| 0x06 | ALAW | - | |
| 0x07 | MULAW | - | |
| 0x10 | OKI_ADPCM | - | |
| 0x11 | IMA_ADPCM | - | |
| 0x15 | DIGISTD | - | |
| 0x16 | DIGIFIX | - | |
| 0x30 | DOLBY_AC2 | - | |
| 0x31 | GSM610 | - | |
| 0x3b | ROCKWELL_ADPCM | - | |
| 0x3c | ROCKWELL_DIGITALK | - | |
| 0x40 | G721_ADPCM | - | |
| 0x41 | G728_CELP | - | |
| 0x50 | MPEG | - | |
| 0x55 | MPEGLAYER3 | + | For supported MP3 modes, see Chapter 8.2.1 |
| 0x64 | G726_ADPCM | - | |
| 0x65 | G722_ADPCM | - | |

## 8.3 Data Flow of VS1011b

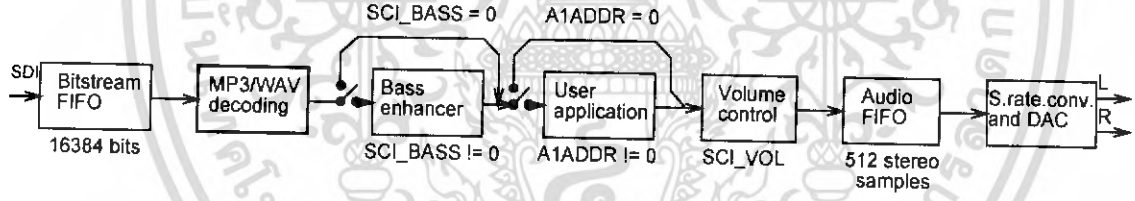



Figure 13: Data Flow of VS1011b.

First, depending on the audio data, MP3 or PCM WAV data is received and decoded from the SDI bus.

After decoding, data may be sent to the Bass Enhancer depending on SCI_BASS.

Then, if SCI_AIADDR is non-zero, application code is executed from the address pointed to by that register. For more details, see Application Notes for VS10XX.

After the optional user application, the signal is fed to the volume control unit, which also copies the data to the Audio FIFO.

The Audio FIFO holds the data, which is read by the Audio interrupt (Chapter 10.9.1) and fed to the sample rate converter and DACs. The size of the audio FIFO is 512 stereo (2×16-bit) samples.

The sample rate converter converts all different sample rates to CLKI/512 and feeds the data to the DAC, which in order creates a stereo in-phase analog signal. This signal is then forwarded to the earphone amplifier.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 8.4 Serial Data Interface (SDI)

The serial data interface is meant for transferring compressed MP3 audio data as well as WAV PCM data.

Also several different tests may be activated through SDI as described in Chapter 9.

## 8.5 Serial Control Interface (SCI)

The serial control interface is compatible with the SPI bus specification. Data transfers are always 16 bits. VS1011b is controlled by writing and reading the registers of the interface.

The main controls of the control interface are:

- control of the operation mode
- uploading user programs
- access to header data
- status information
- feeding input data

## 8.6 SCI Registers

| SCI registers, prefix SCI_, offset 0xC000 | | | | |
|---|---|---|---|---|
| **Reg** | **Type** | **Reset** | **Abbrev[bits]** | **Description** |
| 0x0 | rw | 0 | MODE | Mode control. |
| 0x1 | rw | 0x1C[1] | STATUS | Status of VS1011b. |
| 0x2 | rw | 0 | BASS | Built-in bass enhancer. |
| 0x3 | rw | 0 | CLOCKF | Clock freq + doubler. |
| 0x4 | r | 0 | DECODE_TIME | Decode time in seconds. |
| 0x5 | rw | 0 | AUDATA | Misc. audio data. |
| 0x6 | rw | 0 | WRAM | RAM write. |
| 0x7 | rw | 0 | WRAMADDR | Base address for RAM write. |
| 0x8 | r | 0 | HDAT0 | Stream header data 0. |
| 0x9 | r | 0 | HDAT1 | Stream header data 1. |
| 0xA | rw | 0 | AIADDR | Start address of application. |
| 0xB | rw | 0 | VOL | Volume control. |
| 0xC | rw | 0 | AICTRL0 | Application control register 0. |
| 0xD | rw | 0 | AICTRL1 | Application control register 1. |
| 0xE | rw | 0 | AICTRL2 | Application control register 2. |
| 0xF | rw | 0 | AICTRL3 | Application control register 3. |

[1] Firmware changes the value of this register immediately to 0x18, and in less than 100 ms to 0x10.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 8.6.1 SCI_MODE (RW)

SCI_MODE is used to control operation of VS1011b.

| Bit | Name | Function | Value | Description |
|---|---|---|---|---|
| 0 | SM_DIFF | Differential | 0<br>1 | normal in-phase audio<br>left channel inverted |
| 1 | SM_SETTOZERO1 | Set to zero | 0<br>1 | right<br>wrong |
| 2 | SM_RESET | Soft reset | 0<br>1 | no reset<br>reset |
| 3 | SM_OUTOFWAV | Jump out of WAV decoding | 0<br>1 | no<br>yes |
| 4 | SM_SETTOZERO2 | set to zero | 0<br>1 | right<br>wrong |
| 5 | SM_TESTS | Allow SDI tests | 0<br>1 | not allowed<br>allowed |
| 6 | SM_STREAM | Stream mode | 0<br>1 | no<br>yes |
| 7 | SM_SETTOZERO3 | set to zero | 0<br>1 | right<br>wrong |
| 8 | SM_DACT | DCLK active edge | 0<br>1 | rising<br>falling |
| 9 | SM_SDIORD | SDI bit order | 0<br>1 | MSb first<br>MSb last |
| 10 | SM_SDISHARE | Share SPI chip select | 0<br>1 | no<br>yes |
| 11 | SM_SDINEW | VS1002 native SPI modes | 0<br>1 | no<br>yes |
| 12 | SM_SETTOZERO4 | set to zero | 0<br>1 | right<br>wrong |
| 13 | SM_SETTOZERO5 | set to zero | 0<br>1 | right<br>wrong |

When SM_DIFF is set, the player inverts the left channel output. For a stereo input this creates a virtual surround, and for a mono input this effectively creates a differential left/right signal.

By setting SM_RESET to 1, the player is software reset. This bit clears automatically.

When the user decoding a WAV file wants to get out of the file without playing it to the end, set SM_OUTOFWAV, and send zeros to VS1002c until SM_OUTOFWAV is again zero. If the user doesn't want to check SM_OUTOFWAV, send 128 zeros.

If SM_TESTS is set, SDI tests are allowed. For more details on SDI tests, look at Chapter 9.6.

SM_STREAM activates VS1011b's stream mode. In this mode, data should be sent with as even intervals as possible (and preferable with data blocks of less than 512 bytes), and VS1011b makes every attempt to keep its input buffer half full by changing its playback speed upto 5%. For best quality sound, the

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

average speed error should be within 0.5%, the bitrate should not exceed 160 kbit/s and VBR should not be used. For details, see Application Notes for VS10XX.

SM_DACT defines the active edge of data clock for SDI. If clear data is read at the rising edge, and if set data is read at the falling edge.

When SM_SDIORD is clear, bytes on SDI are sent as a default MSb first. By setting SM_SDIORD, the user may reverse the bit order for SDI, i.e. bit 0 is received first and bit 7 last. Bytes are, however, still sent in the default order. This register bit has no effect on the SCI bus.

Setting SM_SDISHARE makes SCI and SDI share the same chip select, as explained in Chapter 7.2, if also SM_SDINEW is set.

Setting SM_SDINEW will activate VS1002 native serial modes as described in Chapters 7.2.1 and 7.3.2.

### 8.6.2 SCI_STATUS (RW)

SCI_STATUS contains information on the current status of VS1011b and lets the user shutdown the chip without audio glitches.

| Name | Bits | Description |
|---|---|---|
| SS_VER | 6..4 | Version |
| SS_APDOWN2 | 3 | Analog driver powerdown |
| SS_APDOWN1 | 2 | Analog internal powerdown |
| SS_AVOL | 1..0 | Analog volume control |

SS_VER is 0 for VS1001, 1 for VS1011, 2 for VS1002 and 3 for vs1003.

SS_APDOWN2 controls analog driver powerdown. Normally this bit is controlled by the system firmware. However, if the user wants to powerdown VS1011b with a minimum power-off transient, turn this bit to 1, then wait for at least a few milliseconds before activating reset. For more details, see Application Notes for VS10XX.

SS_APDOWN1 controls internal analog powerdown. This bit is meant to be used by the system firmware only.

SS_AVOL is the analog volume control: 0 = -0 dB, 1 = -6 dB, 3 = -12 dB. This register is meant to be used automatically by the system firmware only.

### 8.6.3 SCI_BASS (RW)

| Name | Bits | Description |
|---|---|---|
| SB_AMPLITUDE | 7..4 | Enhancement in 1 dB steps (0..15) |
| SB_FREQLIMIT | 3..0 | Lower limit frequency in 10 Hz steps (2..15) |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

The Bass Enhancer VSBE is a powerful bass boosting DSP algorithm, which tries to take the most out of the users earphones without causing clipping.

VSBE is activated when SB_AMPLITUDE is set to non-zero. SB_AMPLITUDE should be set to the user's preferences, and SB_FREQLIMIT to roughly 1.5 times the lowest frequency the user's audio system can reproduce.

Note: Because VSBE tries to avoid clipping, it gives the best bass boost with dynamical music material, or when the playback volume is not set to maximum.

### 8.6.4 SCI_CLOCKF (RW)

SCI_CLOCKF is used to tell if the input clock XTALI is running at something else than 24.576 MHz. XTALI is set in 2 kHz steps. Thus, the formula for calculating the correct value for this register is $\frac{XTALI}{2000}$ (XTALI is in Hz). Values may be between 0..32767, although hardware limits the highest allowed speed. Also, with speeds lower than 24.576 MHz all sample rates and bitstream widths are no longer available.

Setting the MSB of SCI_CLOCKF to I activates internal clock-doubling. A clock of upto 15 MHz may be doubled depending on the voltage provided to the chip.

Note: SCI_CLOCKF must be set before beginning decoding audio data; otherwise the sample rate will not be set correctly.

Note: SCI_CLOCKF needs to be rewritten after each software reset. This is different from how VS1002 operates.

Example 1: For a 26 MHz clock the value would be $\frac{26000000}{2000} = 13000$.

Example 2: For a 13 MHz external clock and using internal clock-doubling for a 26 MHz internal frequency, the value would be $0x8000 + \frac{13000000}{2000} = 39268$.

Example 3: For a 24.576 MHz clock the value would be either $\frac{24576000}{2000} = 12288$, or just the default value 0. For this clock frequency, SCI_CLOCKF doesn't need to be set.

### 8.6.5 SCI_DECODE_TIME (RW)

When decoding correct data, current decoded time is shown in this register in full seconds.

The user may change the value of this register. However, in that case the new value should be written twice.

SCI_DECODE_TIME is reset at every software reset.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่อนุญาตให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 8.6.6 SCI_AUDATA (RW)

When decoding correct data, the current sample rate and number of channels can be found in bits 15..1 and 0 of SCI_AUDATA, respectively. Bits 15..1 contain the sample rate divided by two, and bit 0 is 0 for mono data and 1 for stereo. Writing to this register will change the sample rate on the run to the number given.

Example: 44100 Hz stereo data reads as 0xAC45 (44101).

### 8.6.7 SCI_WRAM (RW)

SCI_WRAM is used to upload application programs and data to instruction and data RAMs. The start address must be initialized by writing to SCI_WRAMADDR prior to the first call of SCI_WRAM. As 16 bits of data can be transferred with one SCI_WRAM write, and the instruction word is 32 bits long, two consecutive writes are needed for each instruction word. The byte order is big-endian (i.e. MSBs first). After each full-word write, the internal pointer is autoincremented.

| SM_WRAMADDR Start...End | Dest. addr. Start...End | Bits/ Word | Description |
|---|---|---|---|
| 0x1380...0x13FF | 0x1380...0x13FF | 16 | X data RAM |
| 0x4780...0x47FF | 0x0780...0x07FF | 16 | Y data RAM |
| 0x8030...0x84FF | 0x0030...0x04FF | 32 | Instruction RAM |

### 8.6.8 SCI_WRAMADDR (RW)

SCI_WRAMADDR is used to set the program address for following SCI_WRAM writes.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 8.6.9 SCI_HDAT0 and SCI_HDAT1 (R)

| Bit | Function | Value | Explanation |
|---|---|---|---|
| HDAT1[15:5] | syncword | 2047 | stream valid |
| HDAT1[4:3] | ID | 3 | ISO 11172-3 1.0 |
| | | 2 | MPG 2.0 (1/2-rate) |
| | | 1 | MPG 2.5 (1/4-rate) |
| | | 0 | MPG 2.5 (1/4-rate) |
| HDAT1[2:1] | layer | 3 | I |
| | | 2 | II |
| | | 1 | III |
| | | 0 | reserved |
| HDAT1[0] | protect bit | 1 | No CRC |
| | | 0 | CRC protected |
| HDAT0[15:12] | bitrate | | ISO 11172-3 |
| HDAT0[11:10] | sample rate | 3 | reserved |
| | | 2 | 32/16/8 kHz |
| | | 1 | 48/24/12 kHz |
| | | 0 | 44/22/11 kHz |
| HDAT0[9] | pad bit | 1 | additional slot |
| | | 0 | normal frame |
| HDAT0[8] | private bit | | not defined |
| HDAT0[7:6] | mode | 3 | mono |
| | | 2 | dual channel |
| | | 1 | joint stereo |
| | | 0 | stereo |
| HDAT0[5:4] | extension | | ISO 11172-3 |
| HDAT0[3] | copyright | 1 | copyrighted |
| | | 0 | free |
| HDAT0[2] | original | 1 | original |
| | | 0 | copy |
| HDAT0[1:0] | emphasis | 3 | CCITT J.17 |
| | | 2 | reserved |
| | | 1 | 50/15 microsec |
| | | 0 | none |

When read, SCI_HDAT0 and SCI_HDAT1 contain header information that is extracted from MPEG stream being currently being decoded. Right after resetting VS1011b, 0 is automatically written to both registers, indicating no data has been found yet.

The "sample rate" field in SCI_HDAT0 is interpreted according to the following table:

| "sample rate" | ID=3 / Hz | ID=2 / Hz | ID=0,1 / Hz |
|---|---|---|---|
| 3 | - | - | - |
| 2 | 32000 | 16000 | 8000 |
| 1 | 48000 | 24000 | 12000 |
| 0 | 44100 | 22050 | 11025 |

The "bitrate" field in HDAT0 is read according to the following table:

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่อนุญาตให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

| "bitrate" | ID=3 / kbit/s | ID=0,1,2 / kbit/s |
|---|---|---|
| 15 | forbidden | forbidden |
| 14 | 320 | 160 |
| 13 | 256 | 144 |
| 12 | 224 | 128 |
| 11 | 192 | 112 |
| 10 | 160 | 96 |
| 9 | 128 | 80 |
| 8 | 112 | 64 |
| 7 | 96 | 56 |
| 6 | 80 | 48 |
| 5 | 64 | 40 |
| 4 | 56 | 32 |
| 3 | 48 | 24 |
| 2 | 40 | 16 |
| 1 | 32 | 8 |
| 0 | - | - |

When decoding a WAV file, SPI_HDAT0 and SPI_HDAT1 read as 0x7761, and 0x7665, respectively.

### 8.6.10 SCI_AIADDR (RW)

SCI_AIADDR indicates the start address of the application code written earlier with SCI_WRAMADDR and SCI_WRAM registers. If no application code is used, this register should not be initialized, or it should be initialized to zero. For more details, see Application Notes for VS10XX.

### 8.6.11 SCI_VOL (RW)

SCI_VOL is a volume control for the player hardware. For each channel, a value in the range of 0..191 or 255 may be defined to set its attenuation from the maximum volume level (in 0.5 dB steps). The left channel value is then multiplied by 256 and the values are added. Thus, maximum volume is 0 and total silence if 0xFFFF. Example: for a volume of -2.0 dB for the left channel and -3.5 dB for the right channel: (4*256) + 7 = 0x407. Note, that at startup volume is set to full volume. Resetting the software does not reset the volume setting.

Note: Setting the volume to total silence (255 for both left and right channels) will turn analog power off.

### 8.6.12 SCI_AICTRL[x] (RW)

SCI_AICTRL[x] registers ( x=[0 .. 3] ) can be used to access the user's application program.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 8.7 Stereo Audio DAC

Decoded digital data is transformed into analog format by an 18/20-bit oversampling multi-bit sigma-delta D/A converter. The oversampled output is low-pass filtered by an on-chip analog filter. The output rate of the D/A converter is always 1/4 of the clock rate, or 128 times the highest usable sample rate. For instance for a 24.576 MHz clock, the D/A converter operates at 128x48 kHz, which is 6.144 MHz. If the input sample rate is other than 48 kHz, it is internally converted to 48 kHz by the DAC. This removes the need for complex PLL-based clocking schemes and allows almost unlimited sample rate accuracy with one fixed master clock frequency.

If the input ot the decoder is invalid or it is not received fast enough, analog outputs are automatically muted.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# 9 Operation

## 9.1 Clocking

VS1011b operates on a single, nominally 24.576 MHz fundamental frequency master clock. This clock can be generated by external circuitry (connected to pin XTALI) or by the internal clock chrystal interface (pins XTALI and XTALO). This clock is sufficient to support a high quality audio output for almost all standard sample rates and bit-rates (see Application Notes for VS10XX).

## 9.2 Hardware Reset

When the XRESET -signal is driven low, VS1011b is reset and all the control registers and internal states are set to the initial values. XRESET-signal is asynchronous to any external clock. The reset mode doubles as a full-powerdown mode, where both digital and analog parts of VS1011b are in minimum power consumption stage, and where clocks are stopped. Also XTALO and XTALI are grounded.

After a hardware reset (or at power-up), the user should set such basic software registers as SCI_VOL for volume (and SCI_CLOCKF if the input clock is anything else than 24.576 MHz) before starting decoding.

## 9.3 Software Reset

In some cases the decoder software has to be reset. This is done by activating bit 2 in SCI_MODE register (Chapter 8.6.1). Then wait for at least 2 $\mu$s, then look at DREQ. DREQ will stay down for at least 6000 clock cycles, which means an approximate 250 $\mu$s delay if VS1011b is run at 24.576 MHz. After DREQ is up, you may continue playback as usual.

If you want to make sure VS1011b doesn't cut the ending of low-bitrate data streams and you want to do a software reset, it is recommended to feed 2048 zeros to the SDI bus after the file and before the reset.

## 9.4 Play/Decode

This is the normal operation mode of VS1011b. SDI data is decoded. Decoded samples are converted to analog domain by the internal DAC. If there are bad problems in the decoding process, the error flags of SCI_HDAT0 and SCI_HDAT1 are set to 0 and analog outputs are muted.

When there is no input for decoding, VS1011b goes into idle mode (lower power consumption than during decoding) and actively monitors the serial data input for valid data.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 9.5 Feeding PCM data

VS1011b can be used as a PCM decoder by sending to it a WAV file header. If the length sent in the WAV file is 0 or 0xFFFFFFFF, VS1011b will stay in PCM mode indefinitely. 8-bit linear and 16-bit linear audio is supported in mono or stereo.

## 9.6 SDI Tests

There are several test modes in VS1011b, which allow the user to perform memory tests, SCI bus tests, and several different sine wave tests.

All tests are started in a similar way: VS1011b is hardware reset, SM_TESTS is set, and then a test command is sent to the SDI bus. Each test is started by sending a 4-byte special command sequence, followed by 4 zeros. The sequences are described below.

### 9.6.1 Sine Test

Sine test is initialized with the 8-byte sequence 0x53 0xEF 0x6E $n$ 0 0 0 0, where $n$ defines the sine test to use. $n$ is defined as follows:

| $n$ bits | | |
|---|---|---|
| **Name** | **Bits** | **Description** |
| $F_sIdx$ | 7:5 | Sample rate index |
| $S$ | 4:0 | Sine skip speed |

| $F_sIdx$ | $F_s$ |
|---|---|
| 0 | 44100 Hz |
| 1 | 48000 Hz |
| 2 | 32000 Hz |
| 3 | 22050 Hz |
| 4 | 24000 Hz |
| 5 | 16000 Hz |
| 6 | 11025 Hz |
| 7 | 12000 Hz |

The frequency of the sine to be output can now be calculated from $F = F_s \times \frac{S}{128}$.

Example: Sine test is activated with value 126, which is 0b01111110. Breaking $n$ to its components, $F_sIdx = 0b011 = 1$ and thus $F_s = 22050Hz$. $S = 0b11110 = 30$, and thus the final sine frequency $F = 22050Hz \times \frac{30}{128} \approx 5168Hz$.

To exit the sine test, send the sequence 0x45 0x78 0x69 0x74 0 0 0 0.

Note: Sine test signals go through the digital volume control, so it is possible to test channels separately.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 9.6.2 Pin Test

Pin test is activated with the 8-byte sequence 0x50 0xED 0x6E 0x54 0 0 0 0. This test is meant for chip production testing only.

### 9.6.3 Memory Test

Memory test mode is initialized with the 8-byte sequence 0x4D 0xEA 0x6D 0x54 0 0 0 0. After this sequence, wait for 200000 clock cycles. The result can be read from the SCI register SCI_HDAT0, and 'one' bits are interpreted as follows:

| Bit(s) | Meaning |
|---|---|
| 15 | Test finished |
| 14..7 | Unused |
| 6 | Mux test succeeded |
| 5 | Good I RAM |
| 4 | Good Y RAM |
| 3 | Good X RAM |
| 2 | Good I ROM |
| 1 | Good Y ROM |
| 0 | Good X ROM |

Memory tests overwrite the current contents of the RAM memories.

### 9.6.4 Erk Test

Erk test is activated with the 8-byte sequence 0xCB 0x72 0x6B 0x54 0 0 0 0. This test is meant for chip production testing only.

### 9.6.5 SCI Test

Sci test is initialized with the 8-byte sequence 0x53 0x70 0xEE $n$ 0 0 0 0, where $n - 48$ is the register number to test. The content of the given register is read and copied to SCI_HDAT0. If the register to be tested is HDAT0, the result is copied to SCI_HDAT1.

Example: if $n$ is 48, contents of SCI register 0 (SCI_MODE) is copied to SCI_HDAT0.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่อนุญาตให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# 10 VS1011b Registers

## 10.1 Who Needs to Read This Chapter

User software is required when a user wishes to add some own functionality like DSP effects or tone controls to VS1011b.

However, most users of VS1011b don't need to worry about writing their own code, or about this chapter, including those who only download software plug-ins from VLSI Solution's Web site.

## 10.2 The Processor Core

VS_DSP is a 16/32-bit DSP processor core that also had extensive all-purpose processor features. VLSI Solution's free VSKIT Software Package contains all the tools and documentation needed to write, simulate and debug Assembly Language or Extended ANSI C programs for the VS_DSP processor core. VLSI Solution also offers a full Integrated Development Environment VSIDE for full debug capabilities.

## 10.3 VS1011b Memory Map

VS1011b's Memory Map is shown in Figure 14.

## 10.4 SCI Registers

SCI registers described in Chapter 8.6 can be found here between 0xC000..0xC00F. In addition to these registers, there is one in address 0xC010, called SPI_CHANGE.

| SPI registers, prefix SPI_ | | | | |
|---|---|---|---|---|
| **Reg** | **Type** | **Reset** | **Abbrev[bits]** | **Description** |
| 0xC010 | r | 0 | CHANGE[5:0] | Last SCI access address. |

| SPI_CHANGE bits | | |
|---|---|---|
| **Name** | **Bits** | **Description** |
| SPI_CH_WRITE | 4 | 1 if last access was a write cycle. |
| SPI_CH_ADDR | 3:0 | SPI address of last access. |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

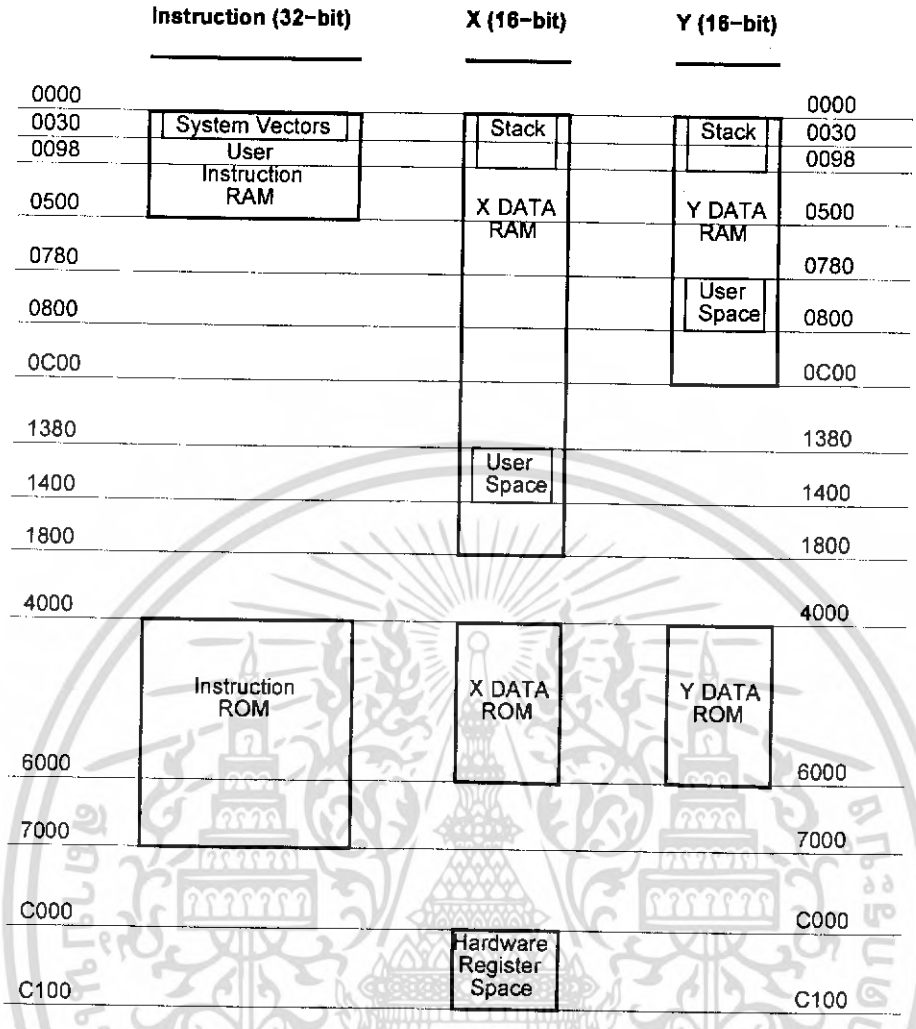



Figure 14: User's Memory Map.

## 10.5 Serial Data Registers

| SDI registers, prefix SER_ | | | | |
|---|---|---|---|---|
| **Reg** | **Type** | **Reset** | **Abbrev[bits]** | **Description** |
| 0xC011 | r | 0 | DATA | Last received 2 bytes, big-endian. |
| 0xC012 | w | 0 | DREQ[0] | DREQ pin control. |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 10.6 DAC Registers

| DAC registers, prefix DAC_ | | | | |
|---|---|---|---|---|
| Reg | Type | Reset | Abbrev[bits] | Description |
| 0xC013 | rw | 0 | FCTLL | DAC frequency control, 16 LSbs. |
| 0xC014 | rw | 0 | FCTLH[4:0] | Clock doubler + DAC frequency control MSbs. |
| 0xC015 | rw | 0 | LEFT | DAC left channel PCM value. |
| 0xC016 | rw | 0 | RIGHT | DAC right channel PCM value. |

Every fourth clock cycle, an internal 26-bit counter is added to by DAC_FCTLH[3:0] × 65536 + DAC_FCTLL. Whenever this counter overflows, values from DAC_LEFT and DAC_RIGHT are read and a DAC interrupt is generated.

If DAC_FCTL[4] is 1, the internal clock doubler is activated.

## 10.7 GPIO Registers

| GPIO registers, prefix GPIO_ | | | | |
|---|---|---|---|---|
| Reg | Type | Reset | Abbrev[bits] | Description |
| 0xC017 | rw | 0 | DDR[3:0] | Direction. |
| 0xC018 | r | 0 | IDATA[3:0] | Values read from the pins. |
| 0xC019 | rw | 0 | ODATA[3:0] | Values set to the pins. |

GPIO_DIR is used to set the direction of the GPIO pins. 1 means output. GPIO_ODATA remembers its values even if a GPIO_DIR bit is set to input.

GPIO registers don't generate interrupts.

Note: Bits 2 and 3 of GPIO_DDR and GPIO_ODATA are switched in some pre-production VS1011's dated 2003. Thus, for example, writing 8 to both registers in such a chip will set pin GPIO2 to 1 instead of GPIO3.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 10.8 Interrupt Registers

| Interrupt registers, prefix INT_ | | | | |
|---|---|---|---|---|
| **Reg** | **Type** | **Reset** | **Abbrev[bits]** | **Description** |
| 0xC01a | rw | 0 | ENABLE[2:0] | Interrupt enable. |
| 0xC01b | w | 0 | GLOB_DIS[-] | Write to add to interrupt counter. |
| 0xC01c | w | 0 | GLOB_ENA[-] | Write to subtract from interript counter. |
| 0xC01d | rw | 0 | COUNTER[4:0] | Interrupt counter. |

INT_ENABLE controls the interrupts. The control bits are as follows:

| INT_ENABLE bits | | |
|---|---|---|
| **Name** | **Bits** | **Description** |
| INT_EN_SDI | 2 | Enable Data interrupt. |
| INT_EN_SCI | 1 | Enable SCI interrupt. |
| INT_EN_DAC | 0 | Enable DAC interrupt. |

Note: It may take upto 6 clock cycles before changing INT_ENABLE has any effect.

Writing any value to INT_GLOB_DIS adds one to the interrupt counter INT_COUNTER and effectively disables all interrupts. It may take upto 6 clock cycles before writing to this register has any effect.

Writing any value to INT_GLOB_ENA subtracts one from the interrupt counter (unless INT_COUNTER already was 0). If the interrupt counter becomes zero, interrupts selected with INT_ENABLE are restored. An interrupt routine should always write to this register as the last thing it does, because interrupts automatically add one to the interrupt counter, but subtracting it back to its initial value is the responsibility of the user. It may take upto 6 clock cycles before writing this register has any effect.

By reading INT_COUNTER the user may check if the interrupt counter is correct or not. If the register is not 0, interrupts are disabled.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 10.9 System Vector Tags

The System Vector Tags are tags that may be replaced by the user to take control over several decoder functions.

### 10.9.1 AudioInt, 0x20

Normally contains the following VS_DSP assembly code:

```
jmpi DAC_INT_ADDRESS,(i6)+1
```

The user may, at will, replace the instruction with a *jmpi* command to gain control over the audio interrupt.

### 10.9.2 SciInt, 0x21

Normally contains the following VS_DSP assembly code:

```
jmpi SCI_INT_ADDRESS,(i6)+1
```

The user may, at will, replace the instruction with a *jmpi* command to gain control over the SCI interrupt.

### 10.9.3 DataInt, 0x22

Normally contains the following VS_DSP assembly code:

```
jmpi SDI_INT_ADDRESS,(i6)+1
```

The user may, at will, replace the instruction with a *jmpi* command to gain control over the SDI interrupt.

### 10.9.4 UserCodec, 0x0

Normally contains the following VS_DSP assembly code:

```
jr
nop
```

If the user wants to take control away from the standard decoder, the first instruction should be replaced with an appropriate *j* command to user's own code.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่อนุญาตให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Unless the user is feeding MP3 data at the same time, the system activates the user program in less than 1 ms. After this, the user should steal interrupt vectors from the system, and insert user programs.

## 10.10 System Vector Functions

The System Vector Functions are pointers to some functions that the user may call to help implementing his own applications.

### 10.10.1 WriteIRam(), 0x2

VS_DSP C prototype:

void WriteIRam(register __i0 u_int16 *addr, register __a1 u_int16 msW, register __a0 u_int16 lsW);

This is the only supported way to write to the User Instruction RAM. This is because Instruction RAM cannot be written when program control is in RAM. Thus, the actual implementation of this function is in ROM, and here is simply a tag to that routine.

### 10.10.2 ReadIRam(), 0x4

VS_DSP C prototype:

u_int32 ReadIRam(register __i0 u_int16 *addr);

This is the only supported way to read from the User Instruction RAM. This is because Instruction RAM cannot be read when program control is in RAM. Thus, the actual implementation of this function is in ROM, and here is simply a tag to that routine.

A1 contains the MSBs and a0 the LSBs of the result.

### 10.10.3 DataBytes(), 0x6

VS_DSP C prototype:

u_int16 DataBytes(void);

If the user has taken over the normal operation of the system by switching the pointer in UserCodec to point to his own code, he may read data from the Data Interface through this and the following two functions.

This function returns the number of data bytes that can be read.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 10.10.4 GetDataByte(), 0x8

VS_DSP C prototype:

u_int16 GetDataByte(void);

Reads and returns one data byte from the Data Interface. This function will wait until there is enough data in the input buffer.

### 10.10.5 GetDataWords(), 0xa

VS_DSP C prototype:

void GetDataWords(register __i0 __y u_int16 *d, register __a0 u_int16 n);

Read $n$ data byte pairs and copy them in big-endian format (first byte to MSBs) to $d$. This function will wait until there is enough data in the input buffer.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่อนุญาตให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# 11 Document Version Changes

This chapter describes the most important changes to this document.

## 11.1 Version 1.01 for VS1011b, 2004-11-19

- Removed non-existing SCIMB_POWERDOWN bit.
- Added SOIC-28 package to Chapters 5.1.3 and 5.2.2.

## 11.2 Version 1.00 for VS1011b, 2004-10-22

- Fully qualified values to tables in Chapter 4.
- Reassigned BGA-49 balls for pins DVDD2, DGND2 and DGND3 in Chapter 5.2.

## 11.3 Version 0.71 for VS1011, 2004-07-20

- Added instructions to add 100 kΩ pull-down resistor to unused GPIOs to Chapter 5.2.

## 11.4 Version 0.70 for VS1011, 2004-05-13

- Removed SM_JUMP.

## 11.5 Version 0.62 for VS1011, 2004-03-24

- Rewrote and clarified Chapter 8.2, Supported Audio Codecs.

## 11.6 Version 0.61 for VS1011, 2004-03-11

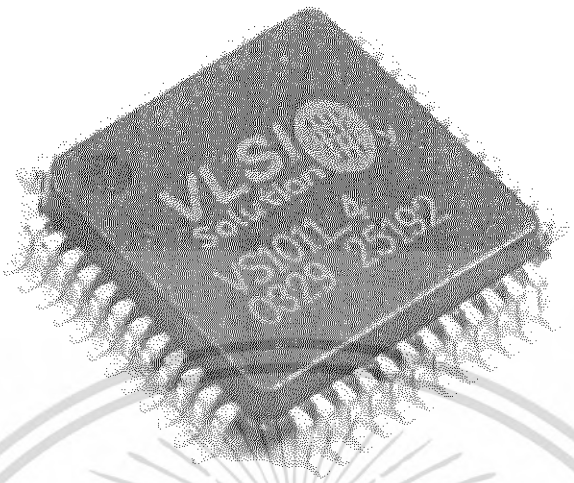
- Added samplerate and bitrate tables to Chapter 8.6.9.

## 11.7 Version 0.6 for VS1011, 2004-02-13

- Added BGA-49 to Packages and Pin Descriptions (Chapter 5).
- Added new Chapter 8.2, Supported Audio Codecs.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# 12 Contact Information



VLSI Solution Oy
Hermiankatu 6-8 C
FIN-33720 Tampere
FINLAND

Fax: +358-3-316 5220
Phone: +358-3-316 5230
Email: sales@vlsi.fi
URL: http://www.vlsi.fi/

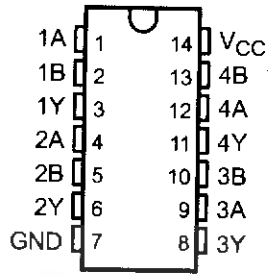
Note: If you have questions, first see http://www.vlsi.fi/vs1011/faq/ .

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่อนุญาตให้ดัดแปลง เนื้อหา หรือนำไปเผยแพร่ต่อ

SCLS081B – DECEMBER 1982 – REVISED MAY 1997

- **Package Options Include Plastic Small-Outline (D), Thin Shrink Small-Outline (PW), and Ceramic Flat (W) Packages, Ceramic Chip Carriers (FK), and Standard Plastic (N) and Ceramic (J) 300-mil DIPs**

SN54HC08 . . . J OR W PACKAGE
SN74HC08 . . . D, N, OR PW PACKAGE
(TOP VIEW)

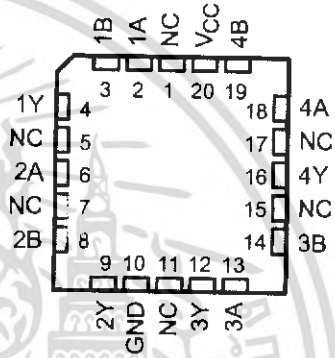



## description

These devices contain four independent 2-input AND gates. They perform the Boolean function $Y = A \bullet B$ or $Y = \overline{\overline{A} + \overline{B}}$ in positive logic.

The SN54HC08 is characterized for operation over the full military temperature range of –55°C to 125°C. The SN74HC08 is characterized for operation from –40°C to 85°C.

SN54HC08 . . . FK PACKAGE
(TOP VIEW)

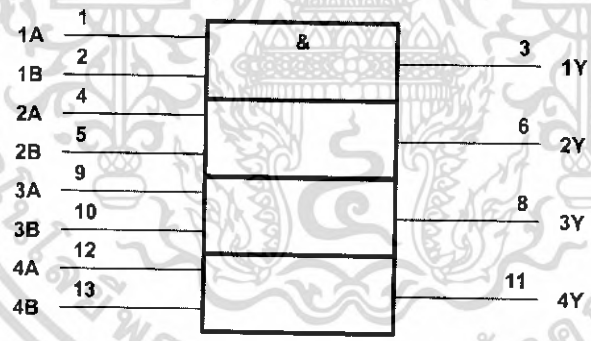



NC – No internal connection

FUNCTION TABLE
(each gate)

| INPUTS | | OUTPUT |
|---|---|---|
| A | B | Y |
| H | H | H |
| L | X | L |
| X | L | L |

## logic symbol†




† This symbol is in accordance with ANSI/IEEE Std 91-1984 and IEC Publication 617-12.
Pin numbers shown are for the D, J, N, PW, and W packages.

## logic diagram (positive logic)

Please be aware that an important notice concerning availability, standard warranty, and use in critical applications of Texas Instruments semiconductor products and disclaimers thereto appears at the end of this data sheet.

PRODUCTION DATA information is current as of publication date. Products conform to specifications per the terms of Texas Instruments standard warranty. Production processing does not necessarily include testing of all parameters.

Copyright © 1997, Texas Instruments Incorporated



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## solute maximum ratings over operating free-air temperature range†

Supply voltage range, $V_{CC}$ ..... –0.5 V to 7 V
Input clamp current, $I_{IK}$ ($V_I$ < 0 or $V_I$ > $V_{CC}$) (see Note 1) ..... ±20 mA
Output clamp current, $I_{OK}$ ($V_O$ < 0 or $V_O$ > $V_{CC}$) (see Note 1) ..... ±20 mA
Continuous output current, $I_O$ ($V_O$ = 0 to $V_{CC}$) ..... ±25 mA
Continuous current through $V_{CC}$ or GND ..... ±50 mA
Package thermal impedance, $\theta_{JA}$ (see Note 2): D package ..... 127°C/W
N package ..... 78°C/W
PW package ..... 170°C/W
Storage temperature range, $T_{stg}$ ..... –65°C to 150°C

resses beyond those listed under "absolute maximum ratings" may cause permanent damage to the device. These are stress ratings only, and nctional operation of the device at these or any other conditions beyond those indicated under "recommended operating conditions" is not plied. Exposure to absolute-maximum-rated conditions for extended periods may affect device reliability.

TES: 1. The input and output voltage ratings may be exceeded if the input and output current ratings are observed.
2. The package thermal impedance is calculated in accordance with JESD 51, except for through-hole packages, which use a trace length of zero.

## ommended operating conditions

| | | | SN54HC08 | | | SN74HC08 | | | UNIT |
|---|---|---|---|---|---|---|---|---|---|
| | | | MIN | NOM | MAX | MIN | NOM | MAX | |
| C | Supply voltage | | 2 | 5 | 6 | 2 | 5 | 6 | V |
| H | High-level input voltage | $V_{CC}$ = 2 V | 1.5 | | | 1.5 | | | V |
| | | $V_{CC}$ = 4.5 V | 3.15 | | | 3.15 | | | |
| | | $V_{CC}$ = 6 V | 4.2 | | | 4.2 | | | |
| | Low-level input voltage | $V_{CC}$ = 2 V | 0 | | 0.5 | 0 | | 0.5 | V |
| | | $V_{CC}$ = 4.5 V | 0 | | 1.35 | 0 | | 1.35 | |
| | | $V_{CC}$ = 6 V | 0 | | 1.8 | 0 | | 1.8 | |
| | Input voltage | | 0 | | $V_{CC}$ | 0 | | $V_{CC}$ | V |
| | Output voltage | | 0 | | $V_{CC}$ | 0 | | $V_{CC}$ | V |
| | Input transition (rise and fall) time | $V_{CC}$ = 2 V | 0 | | 1000 | 0 | | 1000 | ns |
| | | $V_{CC}$ = 4.5 V | 0 | | 500 | 0 | | 500 | |
| | | $V_{CC}$ = 6 V | 0 | | 400 | 0 | | 400 | |
| | Operating free-air temperature | | –55 | | 125 | –40 | | 85 | °C |



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## electrical characteristics over recommended operating free-air temperature range (unless otherwise noted)

| PARAMETER | TEST CONDITIONS | | $V_{CC}$ | $T_A$ = 25°C | | | SN54HC08 | | SN74HC08 | | UNIT |
|---|---|---|---|---|---|---|---|---|---|---|---|
| | | | | MIN | TYP | MAX | MIN | MAX | MIN | MAX | |
| $V_{OH}$ | $V_I$ = $V_{IH}$ or $V_{IL}$ | $I_{OH}$ = –20 μA | 2 V | 1.9 | 1.998 | | 1.9 | | 1.9 | | V |
| | | | 4.5 V | 4.4 | 4.499 | | 4.4 | | 4.4 | | |
| | | | 6 V | 5.9 | 5.999 | | 5.9 | | 5.9 | | |
| | | $I_{OH}$ = –4 mA | 4.5 V | 3.98 | 4.3 | | 3.7 | | 3.84 | | |
| | | $I_{OH}$ = –5.2 mA | 6 V | 5.48 | 5.8 | | 5.2 | | 5.34 | | |
| $V_{OL}$ | $V_I$ = $V_{IH}$ or $V_{IL}$ | $I_{OL}$ = 20 μA | 2 V | | 0.002 | 0.1 | | 0.1 | | 0.1 | V |
| | | | 4.5 V | | 0.001 | 0.1 | | 0.1 | | 0.1 | |
| | | | 6 V | | 0.001 | 0.1 | | 0.1 | | 0.1 | |
| | | $I_{OL}$ = 4 mA | 4.5 V | | 0.17 | 0.26 | | 0.4 | | 0.33 | |
| | | $I_{OL}$ = 5.2 mA | 6 V | | 0.15 | 0.26 | | 0.4 | | 0.33 | |
| $I_I$ | $V_I$ = $V_{CC}$ or 0 | | 6 V | | ±0.1 | ±100 | | ±1000 | | ±1000 | nA |
| $I_{CC}$ | $V_I$ = $V_{CC}$ or 0, | $I_O$ = 0 | 6 V | | | 2 | | 40 | | 20 | μA |
| $C_i$ | | | 2 V to 6 V | | 3 | 10 | | 10 | | 10 | pF |

## switching characteristics over recommended operating free-air temperature range, $C_L$ = 50 pF (unless otherwise noted) (see Figure 1)

| PARAMETER | FROM (INPUT) | TO (OUTPUT) | $V_{CC}$ | $T_A$ = 25°C | | | SN54HC08 | | SN74HC08 | | UNIT |
|---|---|---|---|---|---|---|---|---|---|---|---|
| | | | | MIN | TYP | MAX | MIN | MAX | MIN | MAX | |
| $t_{pd}$ | A or B | Y | 2 V | | 50 | 100 | | 150 | | 125 | ns |
| | | | 4.5 V | | 10 | 20 | | 30 | | 25 | |
| | | | 6 V | | 8 | 17 | | 25 | | 21 | |
| $t_t$ | | Y | 2 V | | 38 | 75 | | 110 | | 95 | ns |
| | | | 4.5 V | | 8 | 15 | | 22 | | 19 | |
| | | | 6 V | | 6 | 13 | | 19 | | 16 | |

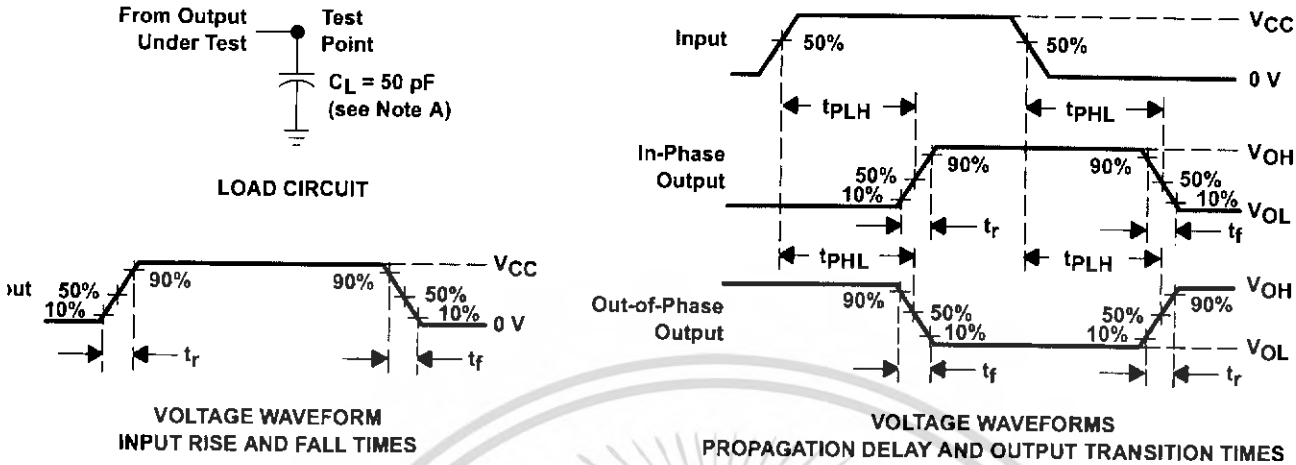
## operating characteristics, $T_A$ = 25°C

| PARAMETER | | TEST CONDITIONS | TYP | UNIT |
|---|---|---|---|---|
| $C_{pd}$ | Power dissipation capacitance per gate | No load | 20 | pF |



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## PARAMETER MEASUREMENT INFORMATION




NOTES: A. $C_L$ includes probe and test-fixture capacitance.
B. Phase relationships between waveforms were chosen arbitrarily. All input pulses are supplied by generators having the following characteristics: PRR ≤ 1 MHz, $Z_O$ = 50 Ω, $t_r$ = 6 ns, $t_f$ = 6 ns.
C. The outputs are measured one at a time with one input transition per measurement.
D. $t_{PLH}$ and $t_{PHL}$ are the same as $t_{pd}$.

**Figure 1. Load Circuit and Voltage Waveforms**



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## IMPORTANT NOTICE

Texas Instruments and its subsidiaries (TI) reserve the right to make changes to their products or to discontinue any product or service without notice, and advise customers to obtain the latest version of relevant information to verify, before placing orders, that information being relied on is current and complete. All products are sold subject to the terms and conditions of sale supplied at the time of order acknowledgement, including those pertaining to warranty, patent infringement, and limitation of liability.

TI warrants performance of its semiconductor products to the specifications applicable at the time of sale in accordance with TI's standard warranty. Testing and other quality control techniques are utilized to the extent TI deems necessary to support this warranty. Specific testing of all parameters of each device is not necessarily performed, except those mandated by government requirements.

CERTAIN APPLICATIONS USING SEMICONDUCTOR PRODUCTS MAY INVOLVE POTENTIAL RISKS OF DEATH, PERSONAL INJURY, OR SEVERE PROPERTY OR ENVIRONMENTAL DAMAGE ("CRITICAL APPLICATIONS"). TI SEMICONDUCTOR PRODUCTS ARE NOT DESIGNED, AUTHORIZED, OR WARRANTED TO BE SUITABLE FOR USE IN LIFE-SUPPORT DEVICES OR SYSTEMS OR OTHER CRITICAL APPLICATIONS. INCLUSION OF TI PRODUCTS IN SUCH APPLICATIONS IS UNDERSTOOD TO BE FULLY AT THE CUSTOMER'S RISK.

In order to minimize risks associated with the customer's applications, adequate design and operating safeguards must be provided by the customer to minimize inherent or procedural hazards.

TI assumes no liability for applications assistance or customer product design. TI does not warrant or represent that any license, either express or implied, is granted under any patent right, copyright, mask work right, or other intellectual property right of TI covering or relating to any combination, machine, or process in which such semiconductor products or services might be or are used. TI's publication of information regarding any third party's products or services does not constitute TI's approval, warranty or endorsement thereof.

Copyright © 1998, Texas Instruments Incorporated

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

June 2004

National Semiconductor

# LM1117/LM1117I
# 800mA Low-Dropout Linear Regulator

## General Description

The LM1117 is a series of low dropout voltage regulators with a dropout of 1.2V at 800mA of load current. It has the same pin-out as National Semiconductor's industry standard LM317.

The LM1117 is available in an adjustable version, which can set the output voltage from 1.25V to 13.8V with only two external resistors. In addition, it is also available in five fixed voltages, 1.8V, 2.5V, 2.85V, 3.3V, and 5V.

The LM1117 offers current limiting and thermal shutdown. Its circuit includes a zener trimmed bandgap reference to assure output voltage accuracy to within ±1%.

The LM1117 series is available in LLP, TO-263, SOT-223, TO-220, and TO-252 D-PAK packages. A minimum of 10µF tantalum capacitor is required at the output to improve the transient response and stability.

## Features

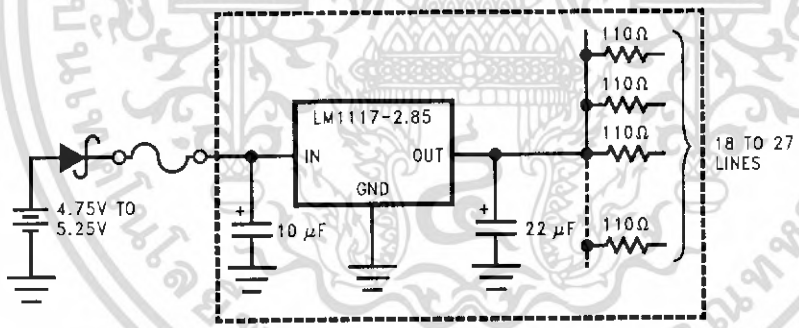
- Available in 1.8V, 2.5V, 2.85V, 3.3V, 5V, and Adjustable Versions
- Space Saving SOT-223 and LLP Packages
- Current Limiting and Thermal Protection
- Output Current 800mA
- Line Regulation 0.2% (Max)
- Load Regulation 0.4% (Max)
- Temperature Range
  - — LM1117 0°C to 125°C
  - — LM1117I −40°C to 125°C

## Applications

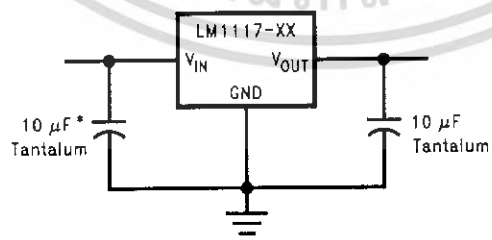
- 2.85V Model for SCSI-2 Active Termination
- Post Regulator for Switching DC/DC Converter
- High Efficiency Linear Regulators
- Battery Charger
- Battery Powered Instrumentation

## Typical Application

**Active Terminator for SCSI-2 Bus**




**Fixed Output Regulator**




* Required if the regulator is located far from the power supply filter.

10091928



เอกสารนี้ใช้ได้เฉพาะสำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

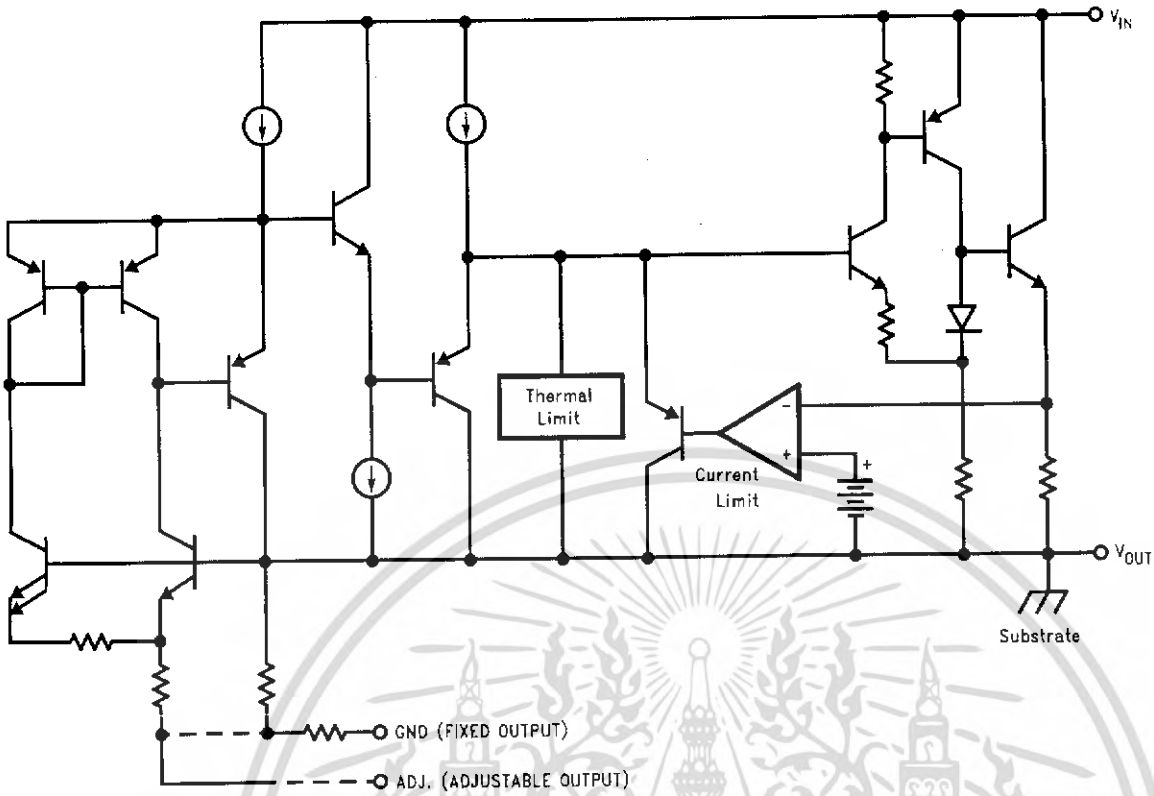
## Ordering Information

| Package | Temperature Range | Part Number | Packaging Marking | Transport Media | NSC Drawing |
|---|---|---|---|---|---|
| 3-lead SOT-223 | 0°C to +125°C | LM1117MPX-ADJ | N03A | Tape and Reel | MP04A |
| | | LM1117MPX-1.8 | N12A | Tape and Reel | |
| | | LM1117MPX-2.5 | N13A | Tape and Reel | |
| | | LM1117MPX-2.85 | N04A | Tape and Reel | |
| | | LM1117MPX-3.3 | N05A | Tape and Reel | |
| | | LM1117MPX-5.0 | N06A | Tape and Reel | |
| | −40°C to +125°C | LM1117IMPX-ADJ | N03B | Tape and Reel | |
| | | LM1117IMPX-3.3 | N05B | Tape and Reel | |
| | | LM1117IMPX-5.0 | N06B | Tape and Reel | |
| 3-lead TO-220 | 0°C to +125°C | LM1117T-ADJ | LM1117T-ADJ | Rails | T03B |
| | | LM1117T-1.8 | LM1117T-1.8 | Rails | |
| | | LM1117T-2.5 | LM1117T-2.5 | Rails | |
| | | LM1117T-2.85 | LM1117T-2.85 | Rails | |
| | | LM1117T-3.3 | LM1117T-3.3 | Rails | |
| | | LM1117T-5.0 | LM1117T-5.0 | Rails | |
| 3-lead TO-252 | 0°C to +125°C | LM1117DTX-ADJ | LM1117DT-ADJ | Tape and Reel | TD03B |
| | | LM1117DTX-1.8 | LM1117DT-1.8 | Tape and Reel | |
| | | LM1117DTX-2.5 | LM1117DT-2.5 | Tape and Reel | |
| | | LM1117DTX-2.85 | LM1117DT-2.85 | Tape and Reel | |
| | | LM1117DTX-3.3 | LM1117DT-3.3 | Tape and Reel | |
| | | LM1117DTX-5.0 | LM1117DT-5.0 | Tape and Reel | |
| | −40°C to +125°C | LM1117IDTX-ADJ | LM1117IDT-ADJ | Tape and Reel | |
| | | LM1117IDTX-3.3 | LM1117IDT-3.3 | Tape and Reel | |
| | | LM1117IDTX-5.0 | LM1117IDT-5.0 | Tape and Reel | |
| 8-lead LLP | 0°C to +125°C | LM1117LDX-ADJ | 1117ADJ | Tape and Reel | LDC08A |
| | | LM1117LDX-1.8 | 1117-18 | Tape and Reel | |
| | | LM1117LDX-2.5 | 1117-25 | Tape and Reel | |
| | | LM1117LDX-2.85 | 1117-28 | Tape and Reel | |
| | | LM1117LDX-3.3 | 1117-33 | Tape and Reel | |
| | | LM1117LDX-5.0 | 1117-50 | Tape and Reel | |
| | −40°C to 125°C | LM1117ILDX-ADJ | 1117IAD | Tape and Reel | |
| | | LM1117ILDX-3.3 | 1117I33 | Tape and Reel | |
| | | LM1117ILDX-5.0 | 1117I50 | Tape and Reel | |
| TO-263 | 0°C to +125°C | LM1117SX-ADJ | LM1117SADJ | Tape and Reel | TS3B |
| | | LM1117SX-2.85 | LM1117S2.85 | Tape and Reel | |
| | | LM1117SX-3.3 | LM1117S3.3 | Tape and Reel | |
| | | LM1117SX-5.0 | LM1117S5.0 | Tape and Reel | |



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

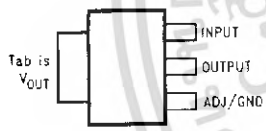
## Block Diagram




10091901

## Connection Diagrams

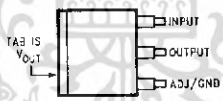
**SOT-223**




10091904

**Top View**

**TO-263**



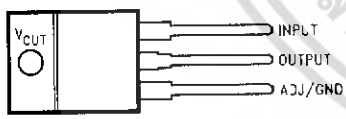

10091944

**Top View**

10091945

**Side View**

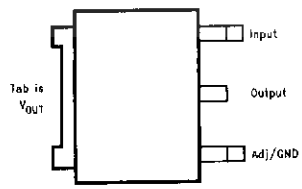
**TO-220**




10091902

**Top View**

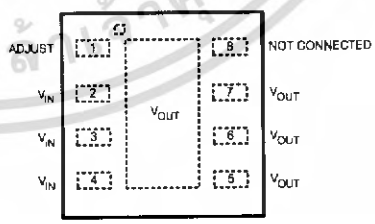
**TO-252**




10091938

**Top View**

**LLP**




10091946

When using the LLP package
Pins 2, 3 & 4 must be connected together and
Pins 5, 6 & 7 must be connected together

**Top View**



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## Absolute Maximum Ratings (Note 1)

**If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/ Distributors for availability and specifications.**

| | |
|---|---|
| Maximum Input Voltage ($V_{IN}$ to GND) | 20V |
| Power Dissipation (Note 2) | Internally Limited |
| Junction Temperature ($T_J$) (Note 2) | 150˚C |
| Storage Temperature Range | -65˚C to 150˚C |
| Lead Temperature | |
| TO-220 (T) Package | 260˚C, 10 sec |
| SOT-223 (IMP) Package | 260˚C, 4 sec |
| ESD Tolerance (Note 3) | 2000V |

## Operating Ratings (Note 1)

| | |
|---|---|
| Input Voltage ($V_{IN}$ to GND) | 15V |
| Junction Temperature Range ($T_J$)(Note 2) | |
| LM1117 | 0˚C to 125˚C |
| LM1117I | −40˚C to 125˚C |

## LM1117 Electrical Characteristics

Typicals and limits appearing in normal type apply for $T_J$ = 25˚C. Limits appearing in **Boldface** type apply over the entire junction temperature range for operation, 0˚C to 125˚C.

| Symbol | Parameter | Conditions | Min (Note 5) | Typ (Note 4) | Max (Note 5) | Units |
|---|---|---|---|---|---|---|
| $V_{REF}$ | Reference Voltage | LM1117-ADJ | | | | |
| | | $I_{OUT}$ = 10mA, $V_{IN}$-$V_{OUT}$ = 2V, $T_J$ = 25˚C | 1.238 | 1.250 | 1.262 | V |
| | | 10mA ≤ $I_{OUT}$ ≤ 800mA, 1.4V ≤ $V_{IN}$-$V_{OUT}$ ≤ 10V | **1.225** | 1.250 | **1.270** | V |
| $V_{OUT}$ | Output Voltage | LM1117-1.8 | | | | |
| | | $I_{OUT}$ = 10mA, $V_{IN}$ = 3.8V, $T_J$ = 25˚C | 1.782 | 1.800 | 1.818 | V |
| | | 0 ≤ $I_{OUT}$ ≤ 800mA, 3.2V ≤ $V_{IN}$ ≤ 10V | **1.746** | 1.800 | **1.854** | V |
| | | LM1117-2.5 | | | | |
| | | $I_{OUT}$ = 10mA, $V_{IN}$ = 4.5V, $T_J$ = 25˚C | 2.475 | 2.500 | 2.525 | V |
| | | 0 ≤ $I_{OUT}$ ≤ 800mA, 3.9V ≤ $V_{IN}$ ≤ 10V | **2.450** | 2.500 | **2.550** | V |
| | | LM1117-2.85 | | | | |
| | | $I_{OUT}$ = 10mA, $V_{IN}$ = 4.85V, $T_J$ = 25˚C | 2.820 | 2.850 | 2.880 | V |
| | | 0 ≤ $I_{OUT}$ ≤ 800mA, 4.25V ≤ $V_{IN}$ ≤ 10V | **2.790** | 2.850 | **2.910** | V |
| | | 0 ≤ $I_{OUT}$ ≤ 500mA, $V_{IN}$ = 4.10V | **2.790** | 2.850 | **2.910** | V |
| | | LM1117-3.3 | | | | |
| | | $I_{OUT}$ = 10mA, $V_{IN}$ = 5V $T_J$ = 25˚C | 3.267 | 3.300 | 3.333 | V |
| | | 0 ≤ $I_{OUT}$ ≤ 800mA, 4.75V≤ $V_{IN}$ ≤ 10V | **3.235** | 3.300 | **3.365** | V |
| | | LM1117-5.0 | | | | |
| | | $I_{OUT}$ = 10mA, $V_{IN}$ = 7V, $T_J$ = 25˚C | 4.950 | 5.000 | 5.050 | V |
| | | 0 ≤ $I_{OUT}$ ≤ 800mA, 6.5V ≤ $V_{IN}$ ≤ 12V | **4.900** | 5.000 | **5.100** | V |
| $\Delta V_{OUT}$ | Line Regulation (Note 6) | LM1117-ADJ | | | | |
| | | $I_{OUT}$ = 10mA, 1.5V ≤ $V_{IN}$-$V_{OUT}$ ≤ 13.75V | | 0.035 | **0.2** | % |
| | | LM1117-1.8 | | | | |
| | | $I_{OUT}$ = 0mA, 3.2V ≤ $V_{IN}$ ≤ 10V | | 1 | **6** | mV |
| | | LM1117-2.5 | | | | |
| | | $I_{OUT}$ = 0mA, 3.9V ≤ $V_{IN}$ ≤ 10V | | 1 | **6** | mV |
| | | LM1117-2.85 | | | | |
| | | $I_{OUT}$ = 0mA, 4.25V ≤ $V_{IN}$ ≤ 10V | | 1 | **6** | mV |
| | | LM1117-3.3 | | | | |
| | | $I_{OUT}$ = 0mA, 4.75V ≤ $V_{IN}$ ≤ 15V | | 1 | **6** | mV |
| | | LM1117-5.0 | | | | |
| | | $I_{OUT}$ = 0mA, 6.5V ≤ $V_{IN}$ ≤ 15V | | 1 | **10** | mV |



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## M1117 Electrical Characteristics (Continued)

/picals and limits appearing in normal type apply for $T_J$ = 25˚C. Limits appearing in **Boldface** type apply over the entire junc-)n temperature range for operation, 0˚C to 125˚C.

| mbol | Parameter | Conditions | Min (Note 5) | Typ (Note 4) | Max (Note 5) | Units |
|---|---|---|---|---|---|---|
| $V_{OUT}$ | Load Regulation (Note 6) | LM1117-ADJ<br>$V_{IN}$-$V_{OUT}$ = 3V, 10 ≤ $I_{OUT}$ ≤ 800mA | | 0.2 | **0.4** | % |
| | | LM1117-1.8<br>$V_{IN}$ = 3.2V, 0 ≤ $I_{OUT}$ ≤ 800mA | | 1 | **10** | mV |
| | | LM1117-2.5<br>$V_{IN}$ = 3.9V, 0 ≤ $I_{OUT}$ ≤ 800mA | | 1 | **10** | mV |
| | | LM1117-2.85<br>$V_{IN}$ = 4.25V, 0 ≤ $I_{OUT}$ ≤ 800mA | | 1 | **10** | mV |
| | | LM1117-3.3<br>$V_{IN}$ = 4.75V, 0 ≤ $I_{OUT}$ ≤ 800mA | | 1 | **10** | mV |
| | | LM1117-5.0<br>$V_{IN}$ = 6.5V, 0 ≤ $I_{OUT}$ ≤ 800mA | | 1 | **15** | mV |
| $V_{OUT}$ | Dropout Voltage (Note 7) | $I_{OUT}$ = 100mA | | 1.10 | **1.20** | V |
| | | $I_{OUT}$ = 500mA | | 1.15 | **1.25** | V |
| | | $I_{OUT}$ = 800mA | | 1.20 | **1.30** | V |
| MIT | Current Limit | $V_{IN}$-$V_{OUT}$ = 5V, $T_J$ = 25˚C | 800 | 1200 | 1500 | mA |
| | Minimum Load Current (Note 8) | LM1117-ADJ<br>$V_{IN}$ = 15V | | 1.7 | **5** | mA |
| | Quiescent Current | LM1117-1.8<br>$V_{IN}$ ≤ 15V | | 5 | **10** | mA |
| | | LM1117-2.5<br>$V_{IN}$ ≤ 15V | | 5 | **10** | mA |
| | | LM1117-2.85<br>$V_{IN}$ ≤ 10V | | 5 | **10** | mA |
| | | LM1117-3.3<br>$V_{IN}$ ≤ 15V | | 5 | **10** | mA |
| | | LM1117-5.0<br>$V_{IN}$ ≤ 15V | | 5 | **10** | mA |
| | Thermal Regulation | $T_A$ = 25˚C, 30ms Pulse | | 0.01 | 0.1 | %/W |
| | Ripple Regulation | $f_{RIPPLE}$ =1 20Hz, $V_{IN}$-$V_{OUT}$ = 3V $V_{RIPPLE}$ = $1V_{PP}$ | **60** | 75 | | dB |
| | Adjust Pin Current | | | 60 | **120** | µA |
| | Adjust Pin Current Change | 10 ≤ $I_{OUT}$≤ 800mA,<br>1.4V ≤ $V_{IN}$-$V_{OUT}$ ≤ 10V | | 0.2 | **5** | µA |
| | Temperature Stability | | | 0.5 | | % |
| | Long Term Stability | $T_A$ = 125˚C, 1000Hrs | | 0.3 | | % |
| | RMS Output Noise | (% of $V_{OUT}$), 10Hz ≤ f ≤10kHz | | 0.003 | | % |
| | Thermal Resistance Junction-to-Case | 3-Lead SOT-223 | | 15.0 | | ˚C/W |
| | | 3-Lead TO-220 | | 3.0 | | ˚C/W |
| | | 3-Lead TO-252 | | 10 | | ˚C/W |
| | Thermal Resistance Junction-to-Ambient (No air flow) | 3-Lead SOT-223 (No heat sink) | | 136 | | ˚C/W |
| | | 3-Lead TO-220 (No heat sink) | | 79 | | ˚C/W |
| | | 3-Lead TO-252 (Note 9) (No heat sink) | | 92 | | ˚C/W |
| | | 3-Lead TO-263 | | 55 | | ˚C/W |
| | | 8-Lead LLP(Note 10) | | 40 | | ˚C/W |



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## LM1117I Electrical Characteristics

Typicals and limits appearing in normal type apply for $T_J$ = 25˚C. Limits appearing in **Boldface** type apply over the entire junction temperature range for operation, −40˚C to 125˚C.

| Symbol | Parameter | Conditions | Min (Note 5) | Typ (Note 4) | Max (Note 5) | Units |
|---|---|---|---|---|---|---|
| $V_{REF}$ | Reference Voltage | LM1117I-ADJ<br>$I_{OUT}$ = 10mA, $V_{IN}$-$V_{OUT}$ = 2V, $T_J$ = 25˚C<br>10mA ≤ $I_{OUT}$ ≤ 800mA, 1.4V ≤ $V_{IN}$-$V_{OUT}$ ≤ 10V | 1.238<br>**1.200** | 1.250<br>1.250 | 1.262<br>**1.290** | V<br>V |
| $V_{OUT}$ | Output Voltage | LM1117I-3.3<br>$I_{OUT}$ = 10mA, $V_{IN}$ = 5V, $T_J$ = 25˚C<br>0 ≤ $I_{OUT}$ ≤ 800mA, 4.75V ≤ $V_{IN}$ ≤ 10V | 3.267<br>**3.168** | 3.300<br>3.300 | 3.333<br>**3.432** | V<br>V |
| | | LM1117I-5.0<br>$I_{OUT}$ = 10mA, $V_{IN}$ = 7V, $T_J$ = 25˚C<br>0 ≤ $I_{OUT}$ ≤ 800mA, 6.5V ≤ $V_{IN}$ ≤ 12V | 4.950<br>**4.800** | 5.000<br>5.000 | 5.050<br>**5.200** | V<br>V |
| $\Delta V_{OUT}$ | Line Regulation (Note 6) | LM1117I-ADJ<br>$I_{OUT}$ = 10mA, 1.5V ≤ $V_{IN}$-$V_{OUT}$ ≤ 13.75V | | 0.035 | **0.3** | % |
| | | LM1117I-3.3<br>$I_{OUT}$ = 0mA, 4.75V ≤ $V_{IN}$ ≤ 15V | | 1 | **10** | mV |
| | | LM1117I-5.0<br>$I_{OUT}$ = 0mA, 6.5V ≤ $V_{IN}$ ≤ 15V | | 1 | **15** | mV |
| $\Delta V_{OUT}$ | Load Regulation (Note 6) | LM1117I-ADJ<br>$V_{IN}$-$V_{OUT}$ = 3V, 10 ≤ $I_{OUT}$ ≤ 800mA | | 0.2 | **0.5** | % |
| | | LM1117I-3.3<br>$V_{IN}$ = 4.75V, 0 ≤ $I_{OUT}$ ≤ 800mA | | 1 | **15** | mV |
| | | LM1117I-5.0<br>$V_{IN}$ = 6.5V, 0 ≤ $I_{OUT}$ ≤ 800mA | | 1 | **20** | mV |
| $V_{IN}$-$V_{OUT}$ | Dropout Voltage (Note 7) | $I_{OUT}$ = 100mA | | 1.10 | **1.30** | V |
| | | $I_{OUT}$ = 500mA | | 1.15 | **1.35** | V |
| | | $I_{OUT}$ = 800mA | | 1.20 | **1.40** | V |
| $I_{LIMIT}$ | Current Limit | $V_{IN}$-$V_{OUT}$ = 5V, $T_J$ = 25˚C | 800 | 1200 | 1500 | mA |
| | Minimum Load Current (Note 8) | LM1117I-ADJ<br>$V_{IN}$ = 15V | | 1.7 | **5** | mA |
| | Quiescent Current | LM1117I-3.3<br>$V_{IN}$ ≤ 15V | | 5 | **15** | mA |
| | | LM1117I-5.0<br>$V_{IN}$ ≤ 15V | | 5 | **15** | mA |
| | Thermal Regulation | $T_A$ = 25˚C, 30ms Pulse | | 0.01 | 0.1 | %/W |
| | Ripple Regulation | $f_{RIPPLE}$ =1 20Hz, $V_{IN}$-$V_{OUT}$ = 3V $V_{RIPPLE}$ = $1V_{PP}$ | **60** | 75 | | dB |
| | Adjust Pin Current | | | 60 | **120** | µA |
| | Adjust Pin Current Change | 10 ≤ $I_{OUT}$≤ 800mA,<br>1.4V ≤ $V_{IN}$-$V_{OUT}$ ≤ 10V | | 0.2 | **10** | µA |
| | Temperature Stability | | | 0.5 | | % |
| | Long Term Stability | $T_A$ = 125˚C, 1000Hrs | | 0.3 | | % |
| | RMS Output Noise | (% of $V_{OUT}$), 10Hz ≤ f ≤10kHz | | 0.003 | | % |
| | Thermal Resistance Junction-to-Case | 3-Lead SOT-223 | | 15.0 | | ˚C/W |
| | | 3-Lead TO-252 | | 10 | | ˚C/W |
| | Thermal Resistance Junction-to-Ambient No air flow) | 3-Lead SOT-223 (No heat sink) | | 136 | | ˚C/W |
| | | 3-Lead TO-252 (No heat sink)(Note 9) | | 92 | | ˚C/W |
| | | 8-Lead LLP(Note 10) | | 40 | | ˚C/W |

**Note 1:** Absolute Maximum Ratings indicate limits beyond which damage to the device may occur. Operating Ratings indicate conditions for which the device is intended to be functional, but specific performance is not guaranteed. For guaranteed specifications and the test conditions, see the Electrical Characteristics.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**ote 2:** The maximum power dissipation is a function of $T_{J(max)}$, $\theta_{JA}$, and $T_A$. The maximum allowable power dissipation at any ambient temperature is $= (T_{J(max)}-T_A)/\theta_{JA}$. All numbers apply for packages soldered directly into a PC board.

**ote 3:** For testing purposes, ESD was applied using human body model, 1.5kΩ in series with 100pF.

**ote 4:** Typical Values represent the most likely parametric norm.

**ote 5:** All limits are guaranteed by testing or statistical analysis.

**ote 6:** Load and line regulation are measured at constant junction room temperature.

**ote 7:** The dropout voltage is the input/output differential at which the circuit ceases to regulate against further reduction in input voltage. It is measured when the tput voltage has dropped 100mV from the nominal value obtained at $V_{IN} = V_{OUT} + 1.5V$.

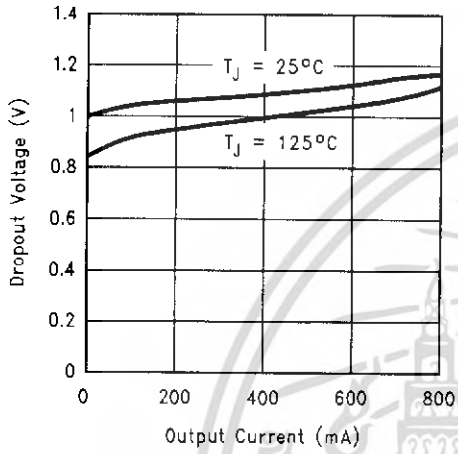
**ote 8:** The minimum output current required to maintain regulation.

**ote 9:** Minimum pad size of $0.038in^2$

**ote 10:** Thermal Performance for the LLP was obtained using JESD51-7 board with six vias and an ambient temperature of 22˚C. For information about improved rmal performance and power dissipation for the LLP, refer to Application Note AN-1187.

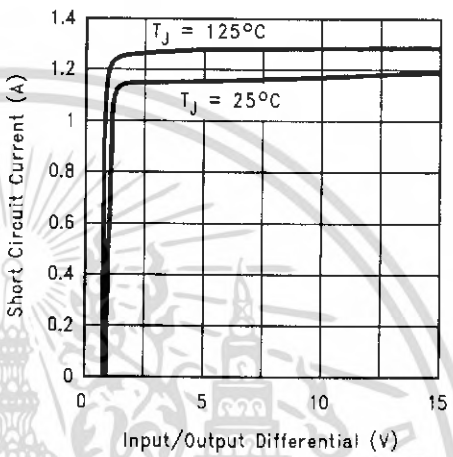
## ypical Performance Characteristics

**Dropout Voltage ($V_{IN}$-$V_{OUT}$)**



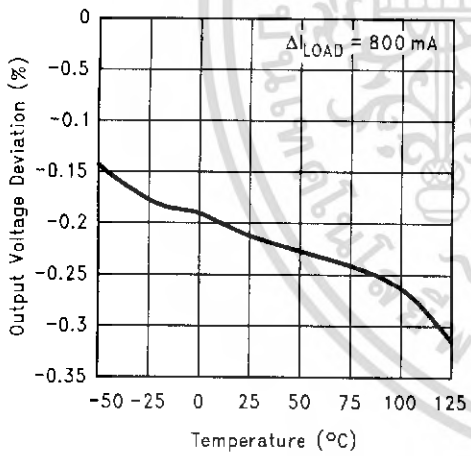

10091922

**Short-Circuit Current**



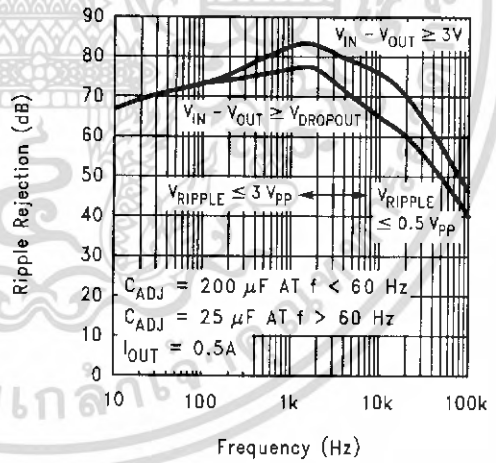

10091923

**Load Regulation**




10091943

**LM1117-ADJ Ripple Rejection**



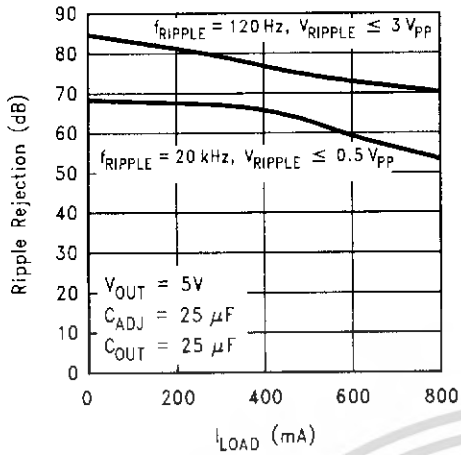

10091906



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ในเชิงพาณิชย์ การค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

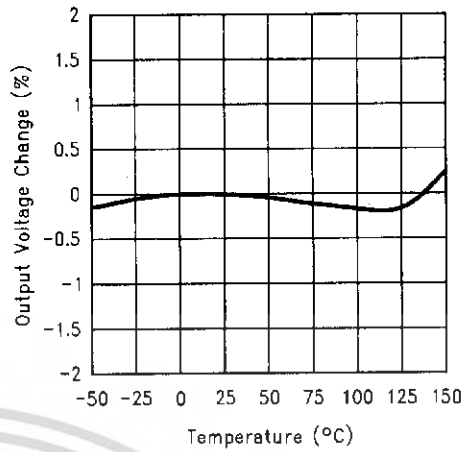
## Typical Performance Characteristics (Continued)

**LM1117-ADJ Ripple Rejection vs. Current**



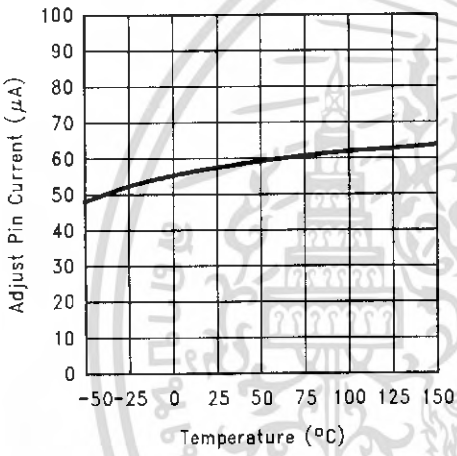

10091907

**Temperature Stability**



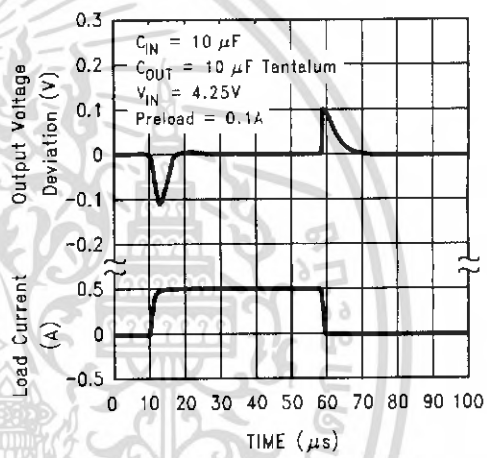

10091925

**Adjust Pin Current**



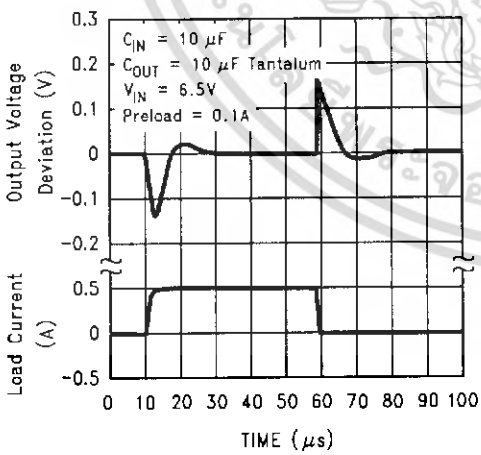

10091926

**LM1117-2.85 Load Transient Response**



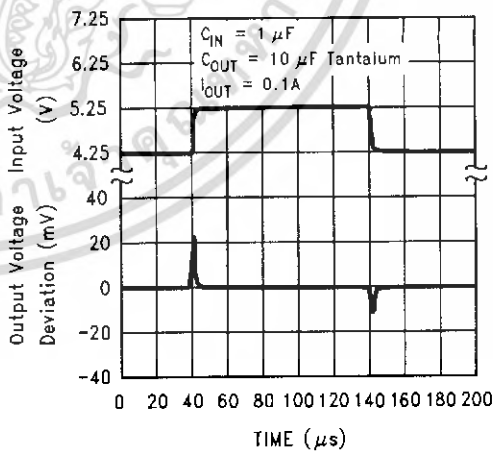

10091908

**LM1117-5.0 Load Transient Response**




10091909

**LM1117-2.85 Line Transient Response**



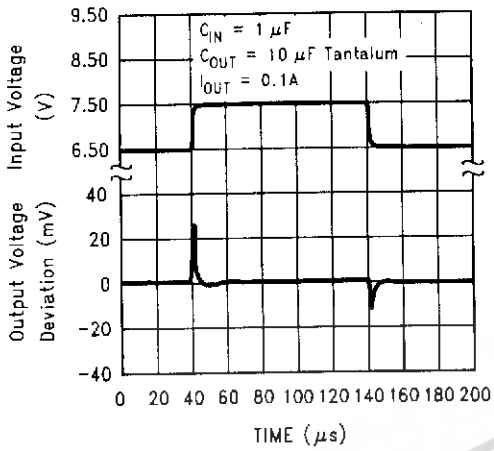

10091910



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ypical Performance Characteristics (Continued)

**LM1117-5.0 Line Transient Response**




## pplication Note

**External Capacitors/Stability**

**Input Bypass Capacitor**

input capacitor is recommended. A 10µF tantalum on the ut is a suitable input bypassing for almost all applications.

**Adjust Terminal Bypass Capacitor**

adjust terminal can be bypassed to ground with a by- s capacitor ($C_{ADJ}$) to improve ripple rejection. This by- s capacitor prevents ripple from being amplified as the put voltage is increased. At any ripple frequency, the edance of the $C_{ADJ}$ should be less than R1 to prevent the le from being amplified:

$1/(2\pi * f_{RIPPLE} * C_{ADJ}) < R1$

R1 is the resistor between the output and the adjust pin. alue is normally in the range of 100-200Ω. For example, R1 = 124Ω and $f_{RIPPLE}$ = 120Hz, the $C_{ADJ}$ should be > F.

**Output Capacitor**

output capacitor is critical in maintaining regulator sta- /, and must meet the required conditions for both mini- n amount of capacitance and ESR (Equivalent Series istance). The minimum output capacitance required by LM1117 is 10µF, if a tantalum capacitor is used. Any ease of the output capacitance will merely improve the stability and transient response. The ESR of the output acitor should range between 0.3Ω - 22Ω. In the case of adjustable regulator, when the $C_{ADJ}$ is used, a larger ut capacitance (22µf tantalum) is required.

**Output Voltage**

LM1117 adjustable version develops a 1.25V reference ge, $V_{REF}$, between the output and the adjust terminal. hown in *Figure 1*, this voltage is applied across resistor to generate a constant current I1. The current $I_{ADJ}$ from adjust terminal could introduce error to the output. But it is very small (60µA) compared with the I1 and very tant with line and load changes, the error can be ig- d. The constant current I1 then flows through the output esistor R2 and sets the output voltage to the desired

ixed voltage devices, R1 and R2 are integrated inside evices.

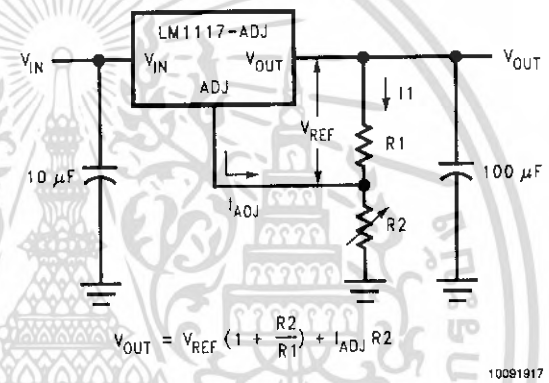



**FIGURE 1. Basic Adjustable Regulator**

**3.0 Load Regulation**

The LM1117 regulates the voltage that appears between its output and ground pins, or between its output and adjust pins. In some cases, line resistances can introduce errors to the voltage across the load. To obtain the best load regulation, a few precautions are needed.

*Figure 2*, shows a typical application using a fixed output regulator. The Rt1 and Rt2 are the line resistances. It is obvious that the $V_{LOAD}$ is less than the $V_{OUT}$ by the sum of the voltage drops along the line resistances. In this case, the load regulation seen at the $R_{LOAD}$ would be degraded from the data sheet specification. To improve this, the load should be tied directly to the output terminal on the positive side and directly tied to the ground terminal on the negative side.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## Application Note (Continued)

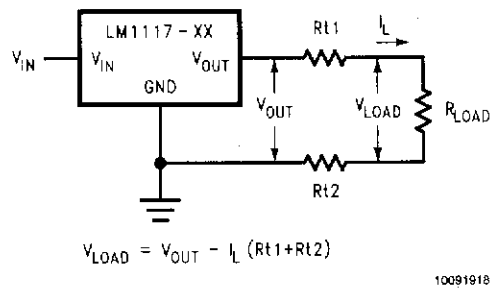



**FIGURE 2. Typical Application using Fixed Output Regulator**

When the adjustable regulator is used (*Figure 3*), the best performance is obtained with the positive side of the resistor R1 tied directly to the output terminal of the regulator rather than near the load. This eliminates line drops from appearing effectively in series with the reference and degrading regulation. For example, a 5V regulator with 0.05Ω resistance between the regulator and load will have a load regulation due to line resistance of 0.05Ω x $I_L$. If R1 (=125Ω) is connected near the load, the effective line resistance will be 0.05Ω (1+R2/R1) or in this case, it is 4 times worse. In addition, the ground side of the resistor R2 can be returned near the ground of the load to provide remote ground sensing and improve load regulation.

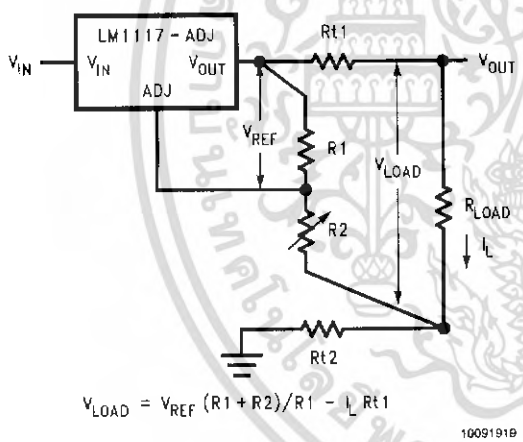



**FIGURE 3. Best Load Regulation using Adjustable Output Regulator**

### 4.0 Protection Diodes

Under normal operation, the LM1117 regulators do not need any protection diode. With the adjustable device, the internal resistance between the adjust and output terminals limits the current. No diode is needed to divert the current around the regulator even with capacitor on the adjust terminal. The adjust pin can take a transient signal of ±25V with respect to the output voltage without damaging the device.

When a output capacitor is connected to a regulator and the input is shorted to ground, the output capacitor will discharge into the output of the regulator. The discharge current depends on the value of the capacitor, the output voltage of the regulator, and rate of decrease of $V_{IN}$. In the LM1117 regulators, the internal diode between the output and input pins can withstand microsecond surge currents of 10A to 20A. With an extremely large output capacitor (≥1000 µF), and with input instantaneously shorted to ground, the regulator could be damaged.

In this case, an external diode is recommended between the output and input pins to protect the regulator, as shown in *Figure 4*.

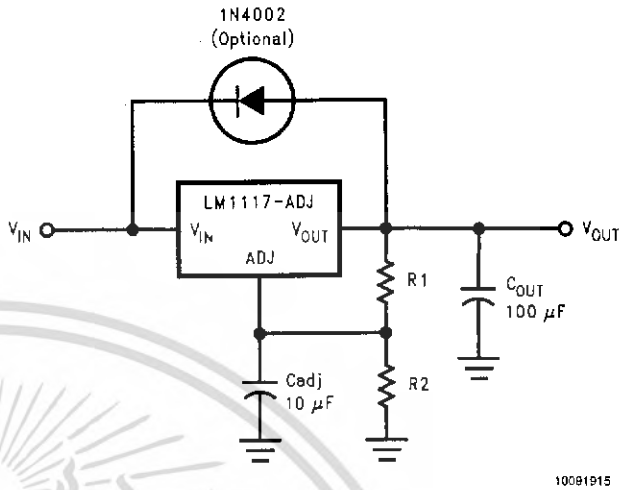



**FIGURE 4. Regulator with Protection Diode**

### 5.0 Heatsink Requirements

When an integrated circuit operates with an appreciable current, its junction temperature is elevated. It is important to quantify its thermal limits in order to achieve acceptable performance and reliability. This limit is determined by summing the individual parts consisting of a series of temperature rises from the semiconductor junction to the operating environment. A one-dimensional steady-state model of conduction heat transfer is demonstrated in *Figure 5*. The heat generated at the device junction flows through the die to the die attach pad, through the lead frame to the surrounding case material, to the printed circuit board, and eventually to the ambient environment. Below is a list of variables that may affect the thermal resistance and in turn the need for a heatsink.

| $R^{\theta}JC$ (Component Variables) | $R^{\theta}$ CA (Application Variables) |
|---|---|
| Leadframe Size & Material | Mounting Pad Size, Material, & Location |
| No. of Conduction Pins | Placement of Mounting Pad |
| Die Size | PCB Size & Material |
| Die Attach Material | Traces Length & Width |
| Molding Compound Size and Material | Adjacent Heat Sources |
| | Volume of Air |
| | Ambient Temperatue |
| | Shape of Mounting Pad |



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## Application Note (Continued)

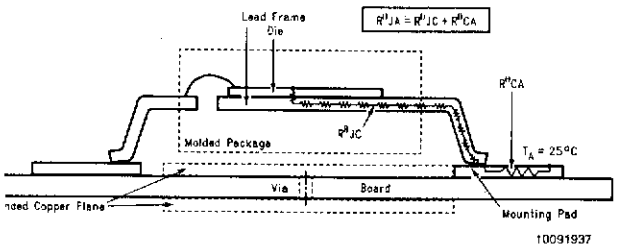



**FIGURE 5. Cross-sectional view of Integrated Circuit ounted on a printed circuit board. Note that the case mperature is measured at the point where the leads contact with the mounting pad surface**

e LM1117 regulators have internal thermal shutdown to otect the device from over-heating. Under all possible erating conditions, the junction temperature of the LM1117 st be within the range of 0°C to 125°C. A heatsink may be uired depending on the maximum power dissipation and ximum ambient temperature of the application. To deter- ne if a heatsink is needed, the power dissipated by the ulator, $P_D$ , must be calculated:

$_N = I_L + I_G$

$^{\prime}D = (V_{IN}-V_{OUT})I_L + V_{IN}I_G$

*ure 6* shows the voltages and currents which are present he circuit.

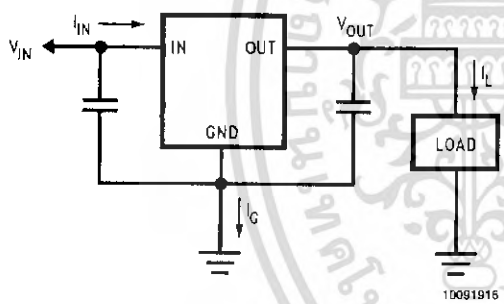



**FIGURE 6. Power Dissipation Diagram**

The next parameter which must be calculated is the maximum allowable temperature rise, $T_R$(max):

$T_R(max) = T_J(max)-T_A(max)$

where $T_J$(max) is the maximum allowable junction temperature (125°C), and $T_A$(max) is the maximum ambient temperature which will be encountered in the application.

Using the calculated values for $T_R$(max) and $P_D$, the maximum allowable value for the junction-to-ambient thermal resistance ($\theta_{JA}$) can be calculated:

$\theta_{JA} = T_R(max)/P_D$

If the maximum allowable value for $\theta_{JA}$ is found to be ≥136°C/W for SOT-223 package or ≥79°C/W for TO-220 package or ≥92°C/W for TO-252 package, no heatsink is needed since the package alone will dissipate enough heat to satisfy these requirements. If the calculated value for $\theta_{JA}$ falls below these limits, a heatsink is required.

As a design aid, *Table 1* shows the value of the $\theta_{JA}$ of SOT-223 and TO-252 for different heatsink area. The copper patterns that we used to measure these $\theta_{JA}$s are shown at the end of the Application Notes Section. *Figure 7* and *Figure 8* reflects the same test results as what are in the *Table 1*

*Figure 9* and *Figure 10* shows the maximum allowable power dissipation vs. ambient temperature for the SOT-223 and TO-252 device. Figures *Figure 11* and *Figure 12* shows the maximum allowable power dissipation vs. copper area ($in^2$) for the SOT-223 and TO-252 devices. Please see AN1028 for power enhancement techniques to be used with SOT-223 and TO-252 packages.

*Application Note AN-1187 discusses improved thermal performance and power dissipation for the LLP.

**TABLE 1. $\theta_{JA}$ Different Heatsink Area**

| Layout | Copper Area | | Thermal Resistance | |
|---|---|---|---|---|
| | Top Side ($in^2$)* | Bottom Side ($in^2$) | ($\theta_{JA}$,°C/W) SOT-223 | ($\theta_{JA}$,°C/W) TO-252 |
| 1 | 0.0123 | 0 | 136 | 103 |
| 2 | 0.066 | 0 | 123 | 87 |
| 3 | 0.3 | 0 | 84 | 60 |
| 4 | 0.53 | 0 | 75 | 54 |
| 5 | 0.76 | 0 | 69 | 52 |
| 6 | 1 | 0 | 66 | 47 |
| 7 | 0 | 0.2 | 115 | 84 |
| 8 | 0 | 0.4 | 98 | 70 |
| 9 | 0 | 0.6 | 89 | 63 |
| 10 | 0 | 0.8 | 82 | 57 |
| 11 | 0 | 1 | 79 | 57 |
| 12 | 0.066 | 0.066 | 125 | 89 |
| 13 | 0.175 | 0.175 | 93 | 72 |



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## Application Note (Continued)

**TABLE 1. $\theta_{JA}$ Different Heatsink Area** (Continued)

| Layout | Copper Area | | Thermal Resistance | |
|---|---|---|---|---|
| 14 | 0.284 | 0.284 | 83 | 61 |
| 15 | 0.392 | 0.392 | 75 | 55 |
| 16 | 0.5 | 0.5 | 70 | 53 |

*Tab of device attached to topside copper



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## pplication Note (Continued)

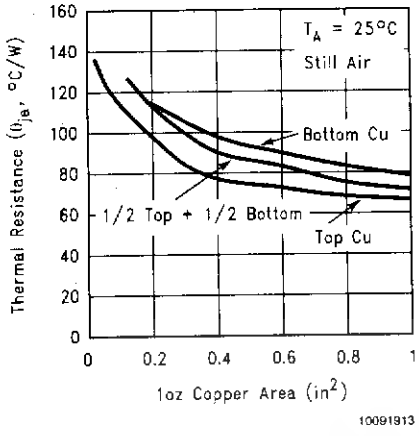



**FIGURE 7. $\theta_{JA}$ vs. 1oz Copper Area for SOT-223**

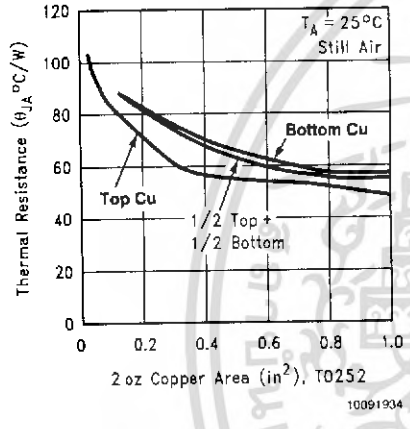
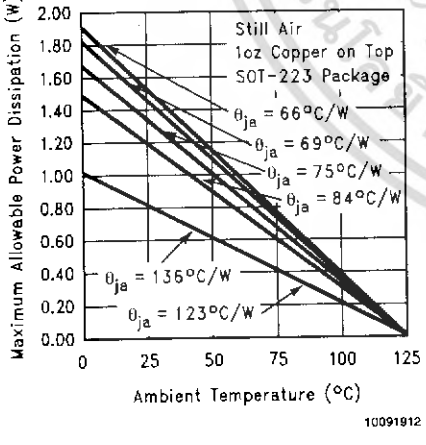



**FIGURE 8. $\theta_{JA}$ vs. 2oz Copper Area for TO-252**




**URE 9. Maximum Allowable Power Dissipation vs. Ambient Temperature for SOT-223**

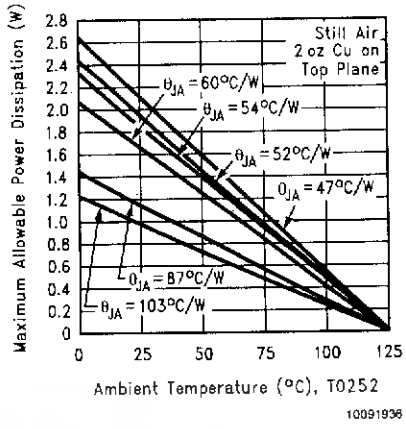



**FIGURE 10. Maximum Allowable Power Dissipation vs. Ambient Temperature for TO-252**

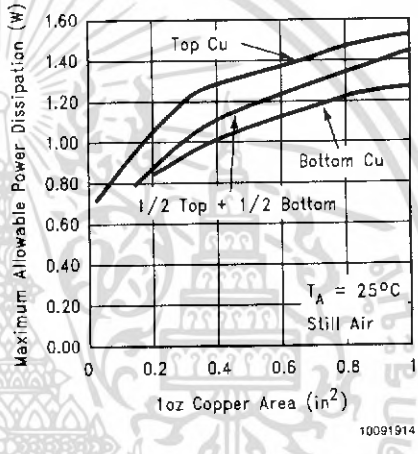



**FIGURE 11. Maximum Allowable Power Dissipation vs. 1oz Copper Area for SOT-223**

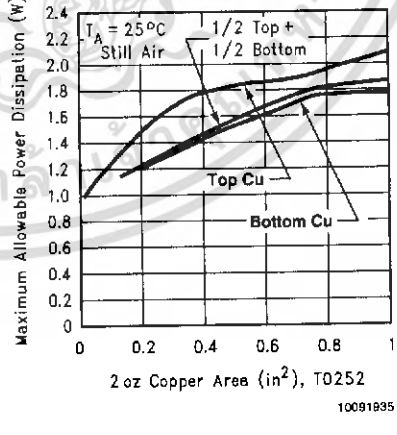



**FIGURE 12. Maximum Allowable Power Dissipation vs. 2oz Copper Area for TO-252**



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## Application Note (Continued)

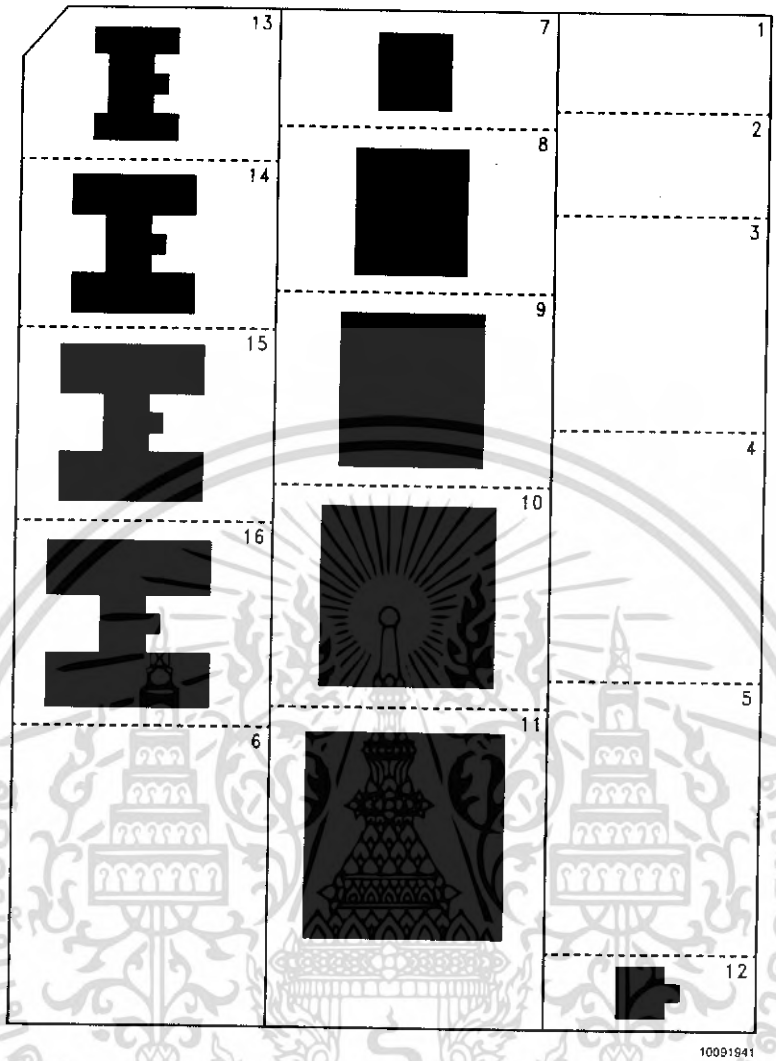



**FIGURE 13. Top View of the Thermal Test Pattern in Actual Scale**



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## Application Note (Continued)

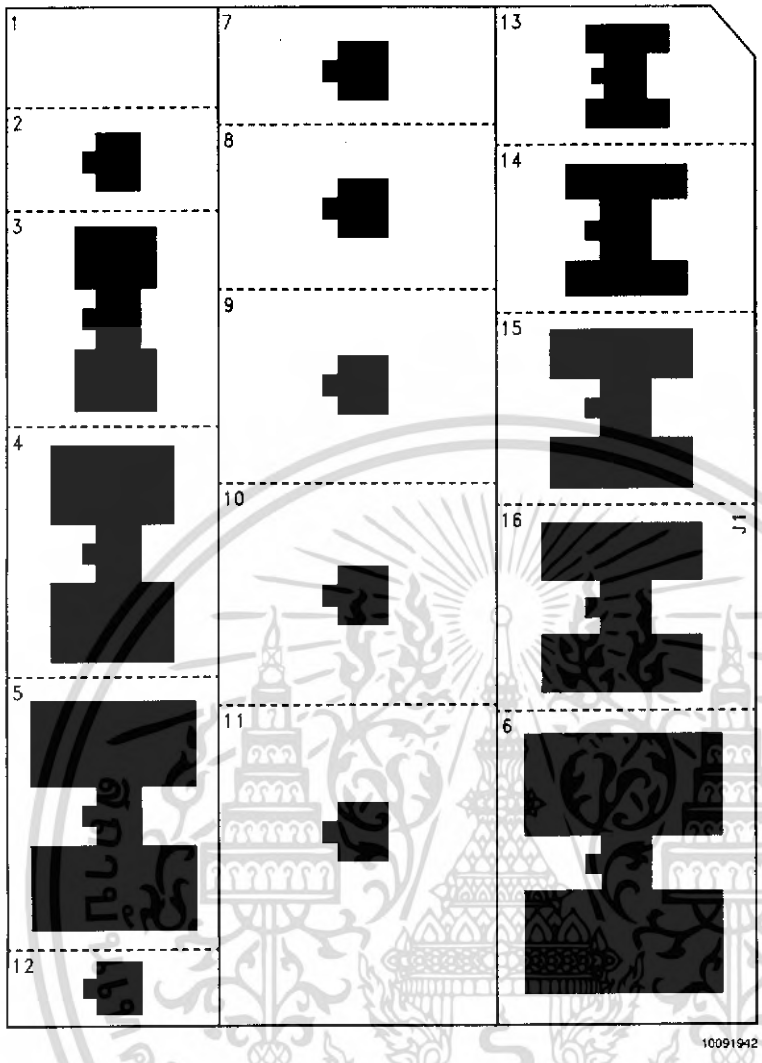
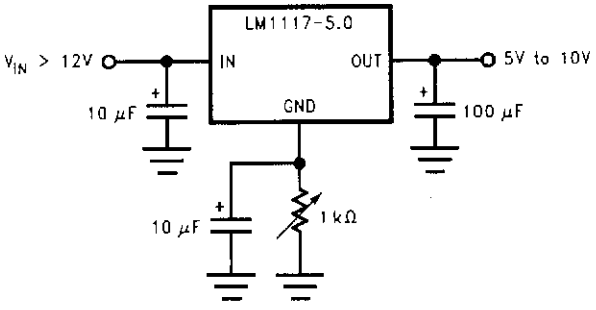



**FIGURE 14. Bottom View of the Thermal Test Pattern in Actual Scale**



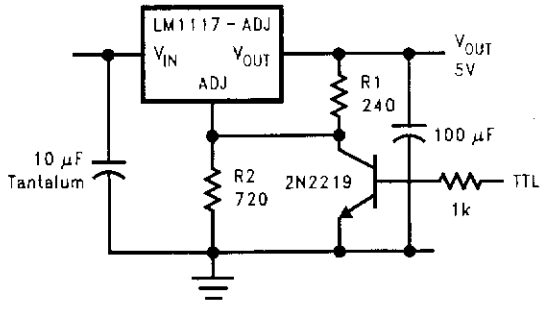
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## Typical Application Circuits



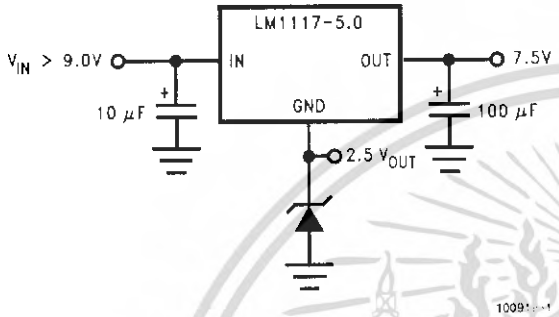

10091930

**Adjusting Output of Fixed Regulators**



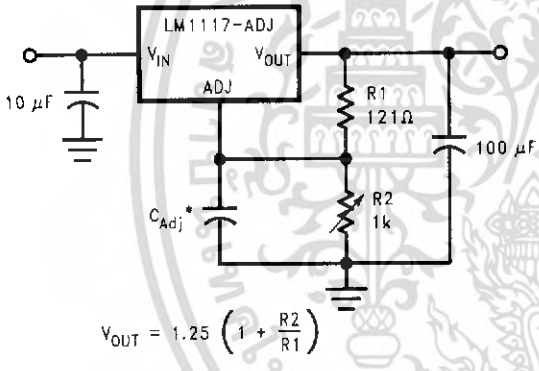

10091927

**5V Logic Regulator with Electronic Shutdown***




10091[illegible]

**Regulator with Reference**




*$C_{Adj}$ is optional, however it will improve ripple rejection.

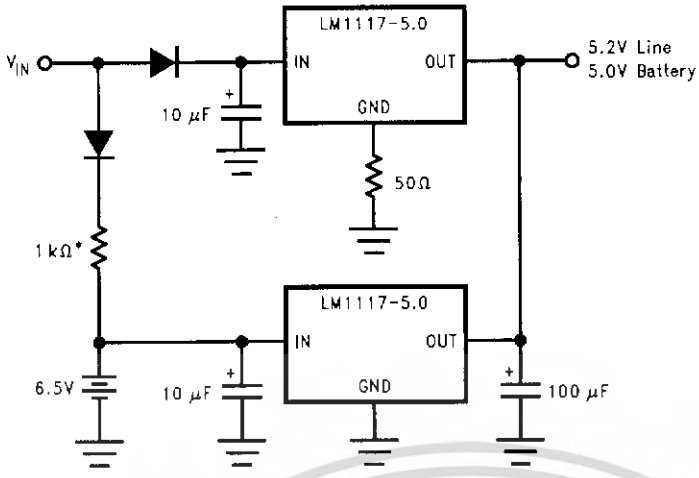
10091929

**1.25V to 10V Adjustable Regulator with Improved Ripple Rejection**



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

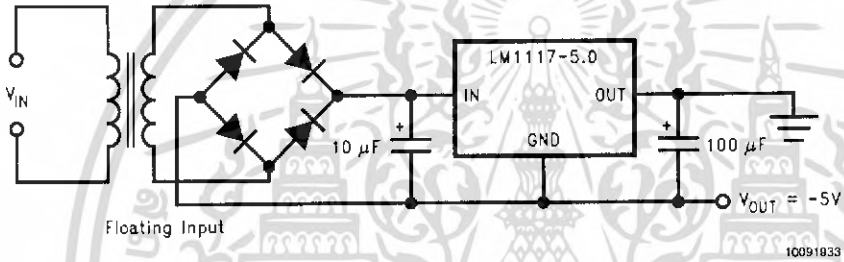
## ypical Application Circuits (Continued)




* Select for charge rate.

10091932

**Battery Backed-Up Regulated Supply**




10091933

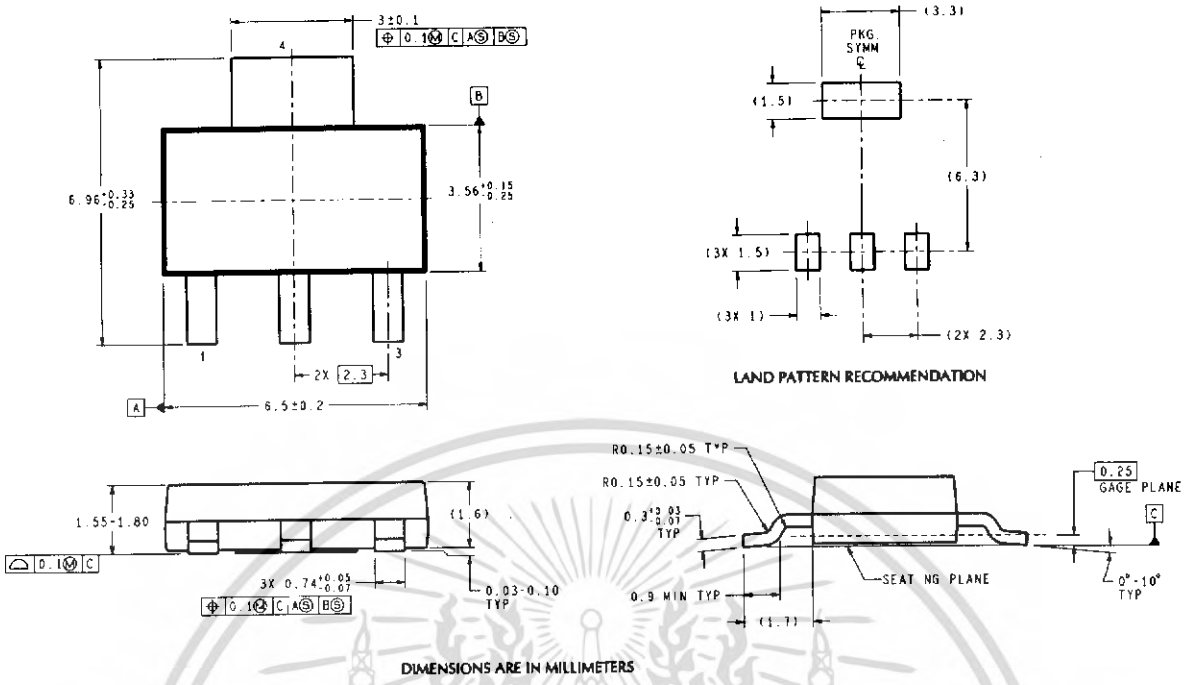
**Low Dropout Negative Supply**



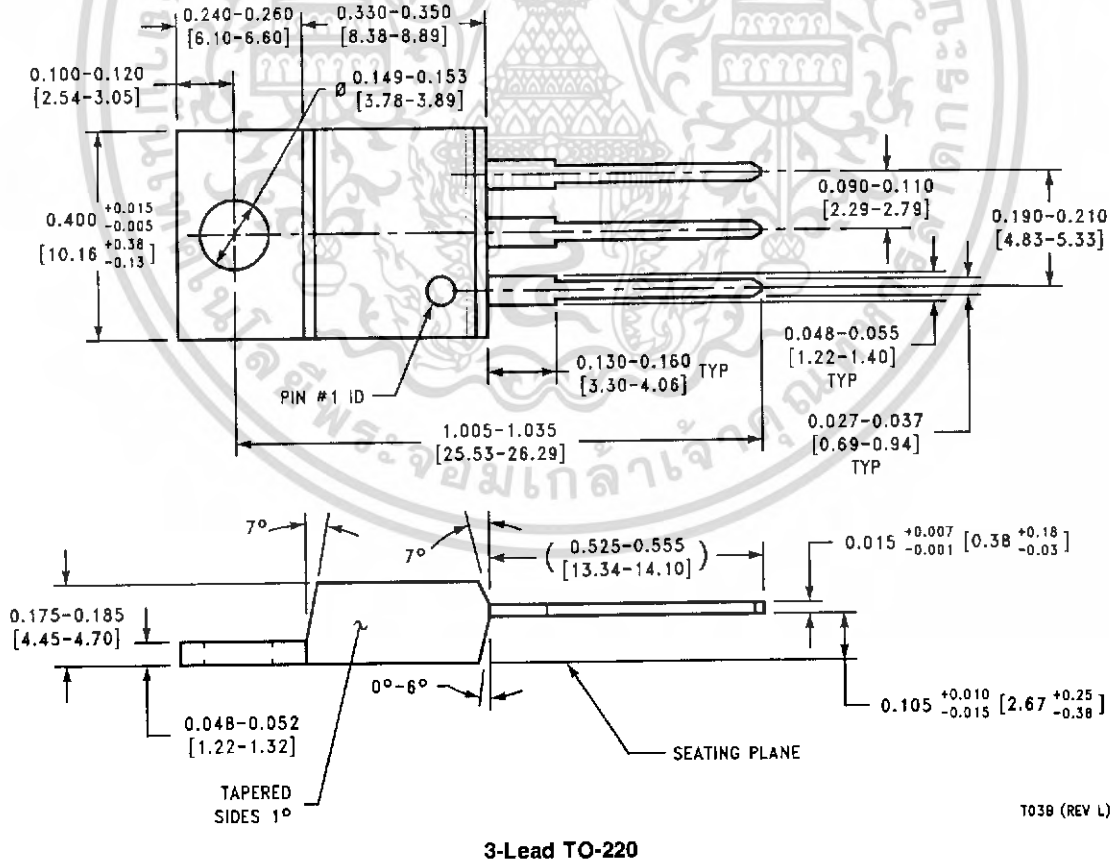
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## Physical Dimensions inches (millimeters)

unless otherwise noted




**3-Lead SOT-223**
**NS Package Number MP04A**

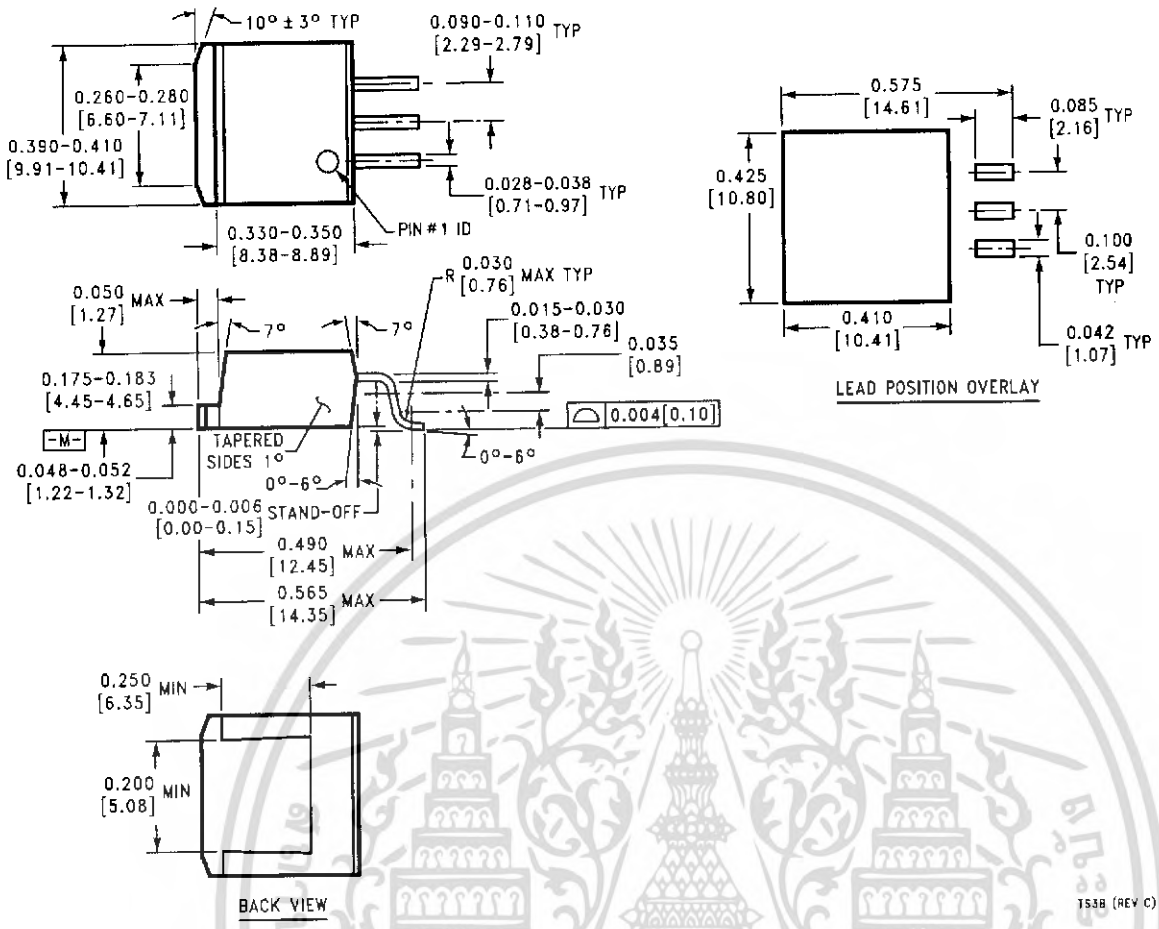



**3-Lead TO-220**
**NS Package Number T03B**



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## Physical Dimensions inches (millimeters) unless otherwise noted (Continued)

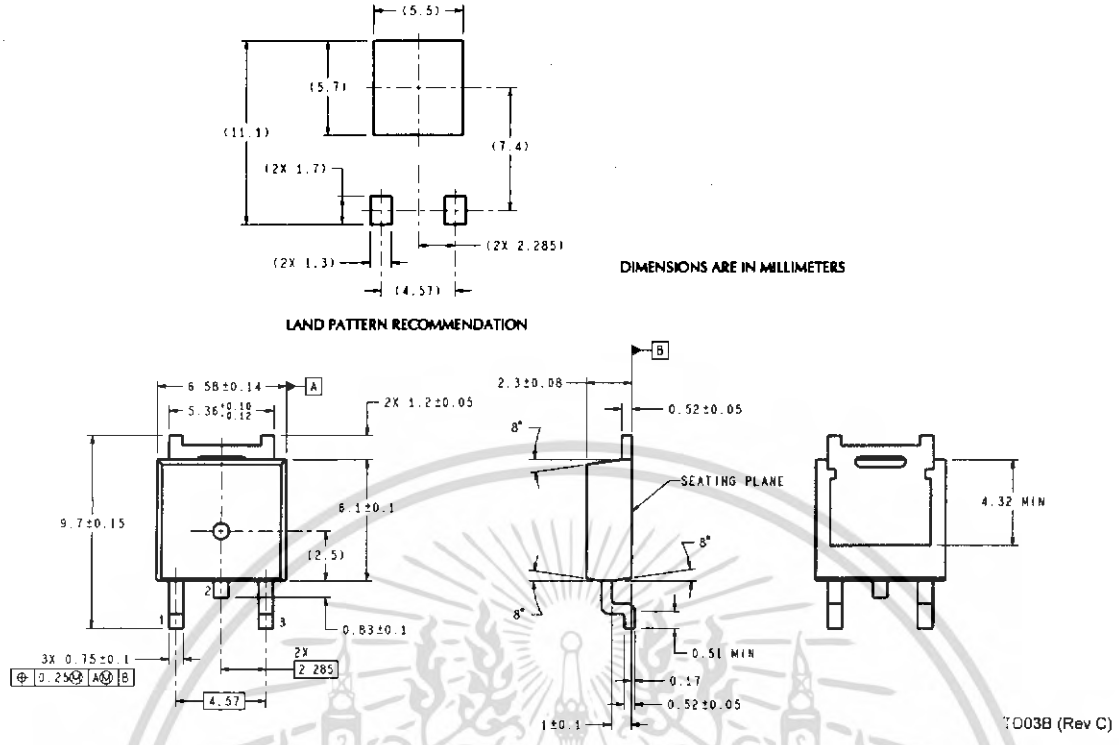



**3-Lead TO-263**
**NS Package Number TS3B**

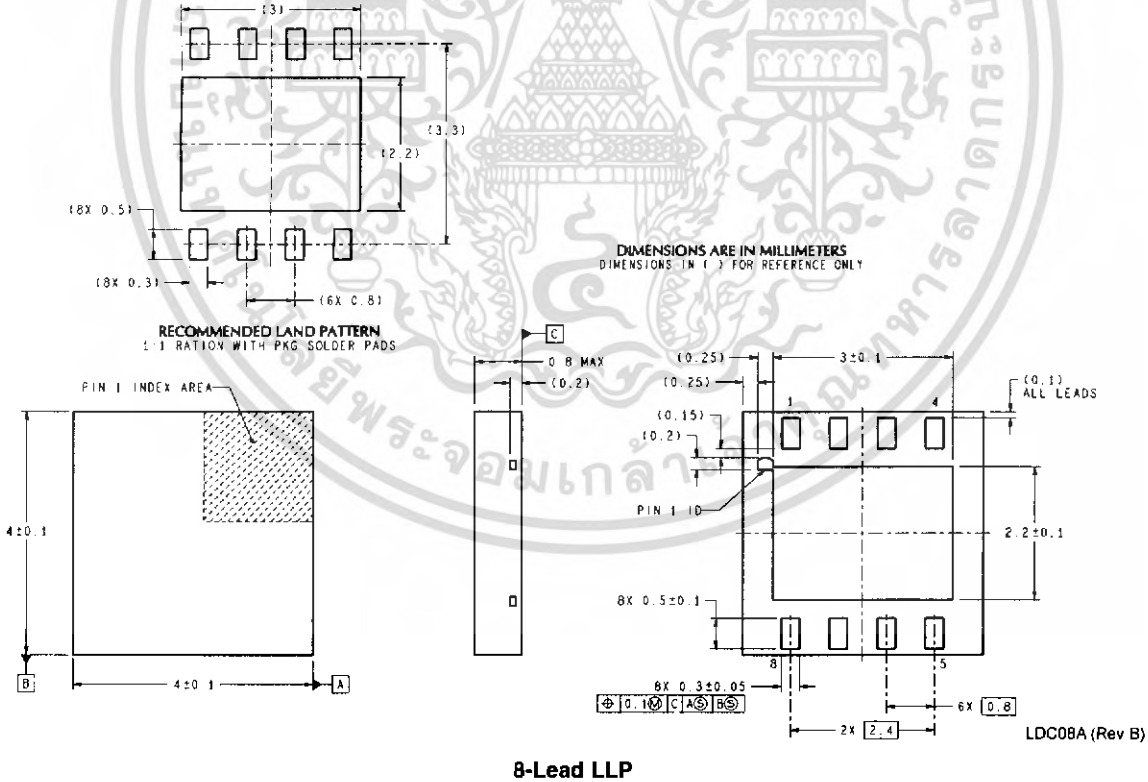


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## Physical Dimensions inches (millimeters) unless otherwise noted (Continued)




**3-Lead TO-252**
**NS Package Number TD03B**




**8-Lead LLP**
**NS Package Number LDC08A**



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## Notes

### E SUPPORT POLICY

TIONAL'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT /ICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT AND GENERAL JNSEL OF NATIONAL SEMICONDUCTOR CORPORATION. As used herein:

.ife support devices or systems are devices or ;ystems which, (a) are intended for surgical implant ıto the body, or (b) support or sustain life, and vhose failure to perform when properly used in .ccordance with instructions for use provided in the ıbeling, can be reasonably expected to result in a ignificant injury to the user.

2. A critical component is any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.

### INED SUBSTANCE COMPLIANCE

ɔnal Semiconductor certifies that the products and packing materials meet the provisions of the Customer Products /ardship Specification (CSP-9-111C2) and the Banned Substances and Materials of Interest Specification ⁹-9-111S2) and contain no "Banned Substances" as defined in CSP-9-111S2.

**National Semiconductor**
**Americas Customer**
**Support Center**
Email: new.feedback@nsc.com
Tel: 1-800-272-9959

ational.com

**National Semiconductor**
**Europe Customer Support Center**
Fax: +49 (0) 180-530 85 86
Email: europe.support@nsc.com
Deutsch Tel: +49 (0) 69 9508 6208
English Tel: +44 (0) 870 24 0 2171
Français Tel: +33 (0) 1 41 91 8790

**National Semiconductor**
**Asia Pacific Customer**
**Support Center**
Email: ap.support@nsc.com

**National Semiconductor**
**Japan Customer Support Center**
Fax: 81-3-5639-7507
Email: jpn.feedback@nsc.com
Tel: 81-3-5639-7560

s not assume any responsibility for use of any circuitry described, no circuit patent licenses are implied and National reserves the right at any time without notice to change said circuitry and specifications.

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้