

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

เครื่องวัดคลื่นสัญญาณไฟฟ้าหัวใจ
ELECTROCARDIOGRAM (ECG)



ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต
สาขาวิชา อิเล็กทรอนิกส์
คณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ปีการศึกษา 2549

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เครื่องวัดคลื่นสัญญาณไฟฟ้าหัวใจ
ELECTROCARDIOGRAM (ECG)



ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต
สาขาวิชา อิเล็กทรอนิกส์
คณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ปีการศึกษา 2549

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญาบัตรสำหรับปีการศึกษา 2549


ภาควิชาอิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง เครื่องวัดคลื่นสัญญาณไฟฟ้าหัวใจ (ELECTROCARDIOGRAM)

ผู้จัดทำ

1. นาย ณรงค์ฤทธิ์ เป้าสอน 47015243
2. นาย สุทธิชัย รักสิน 47015268

ลงชื่อ..........อาจารย์ที่ปรึกษา
(รศ.ดร. ชูชาติ ปิณฑวิรุจน์)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เครื่องวัดคลื่นสัญญาณไฟฟ้าหัวใจ ออกทางจอ PC MONITOR

นาย ณรงค์ฤทธิ์ เบ้าสอน 47015243

นาย สุทธิชัย รักสิน 47015268

รศ.ดร. ชูชาติ ปิณฑวิรุจน์ อาจารย์ที่ปรึกษา

ปีการศึกษา 2549

บทคัดย่อ

โครงการนี้ เป็นการนำเสนอผลงานในการออกแบบและสร้างเครื่องแสดงคลื่นสัญญาณไฟฟ้าหัวใจ (ECG) ซึ่งจะแสดงผลที่ได้จากทางจอ PC MONITOR โดยใช้ไมโครคอนโทรลเลอร์-PSoC เป็นตัวควบคุมการทำงานซึ่งผลที่ได้จากการวัดคลื่นสัญญาณไฟฟ้าหัวใจนั้นเป็นข้อมูลอย่างคร่าวๆ พร้อมทั้งเป็นแนวทางที่ใช้ในการประกอบกับการ วิจัย วินิจฉัย และรักษาโรคต่างๆ โดยเฉพาะ โรคทางด้านหัวใจของแพทย์ หรือ ผู้เชี่ยวชาญต่อไป โครงการนี้สามารถใช้เป็นตัวอย่างและแนวทางในการวิจัย และพัฒนา ให้มีขีดความสามารถมากยิ่งขึ้นและมีรูปแบบที่เหมาะสมสำหรับการใช้งานยิ่งขึ้นซึ่งจะเป็นประโยชน์ต่อการพัฒนาอุปกรณ์อิเล็กทรอนิกส์ทางการแพทย์ในประเทศต่อไปในอนาคต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ELECTROCARDIOGRAM ON PC MONITOR

Mr. NARONGRIT BAOSON 47015243

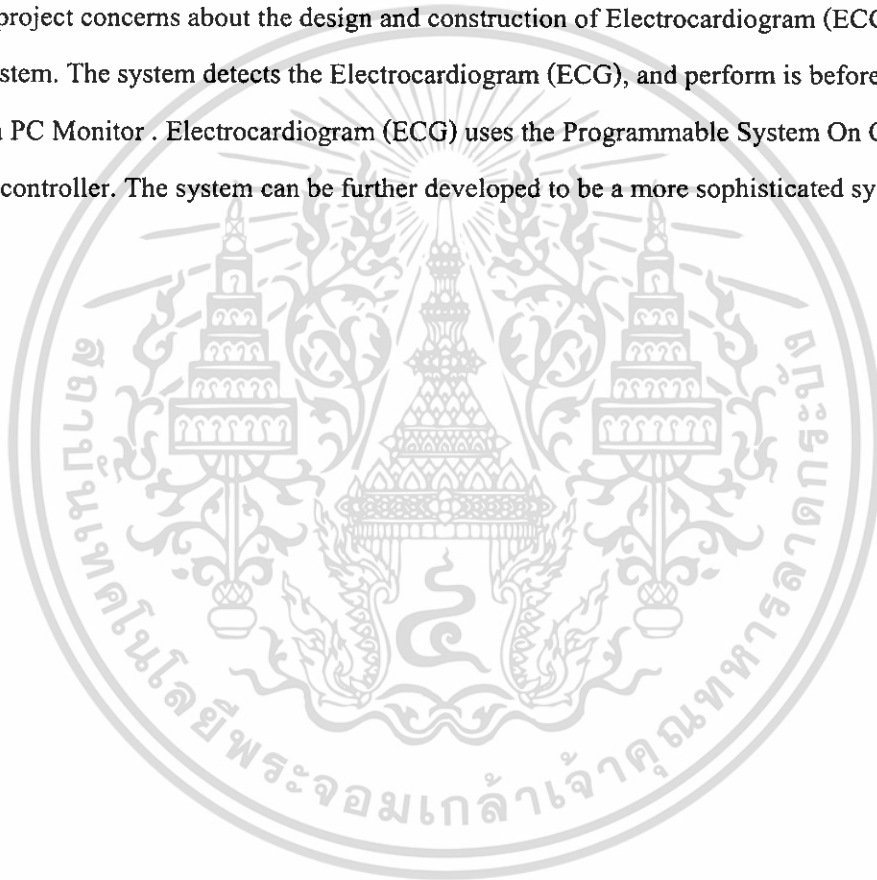
Mr. SUTICHAJ RUKSIN 47015268

Assoc. Prof. Dr. CHUCHART PINTAVIROOJ ADVISER

ACADEMIC YEAR 2006

ABSTRACT

This project concerns about the design and construction of Electrocardiogram (ECG) monitoring system. The system detects the Electrocardiogram (ECG), and perform is before display it with PC Monitor . Electrocardiogram (ECG) uses the Programmable System On Chip (PSoC) Microcontroller. The system can be further developed to be a more sophisticated system in the future.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

หลังจากได้ทำโครงการนี้ทำให้คณะผู้จัดทำได้รับความรู้มากมาย ทั้งเรื่องการเขียนโปรแกรมภาษา C , Assembly , C++ Builder และรู้จักการใช้อุปกรณ์อิเล็กทรอนิกส์กับงานที่เหมาะสมพร้อมทั้งรู้จักอุปกรณ์เยอะขึ้น ซึ่งความรู้ดังกล่าวนี้ได้มาจากคำแนะนำของผู้มีอุปการะหลายท่าน ตั้งแต่อาจารย์ที่ปรึกษา รศ.ดร. ชูชาติ ปิณฑวิรุจน์ สำหรับคำแนะนำและเอื้ออำนวยสถานที่ เครื่องมือที่ใช้ในการทำโครงการชิ้นนี้เป็นอย่างดี

ขอขอบคุณพี่ๆปริญญาโทในภาคอิเล็กทรอนิกส์หลายๆท่าน ที่ช่วยให้คำปรึกษาและแนะนำในทุกด้าน พร้อมทั้งให้หยิบยืมเครื่องมือที่ใช้ในการทำโครงการนี้เสมอมา

ขอขอบคุณเพื่อนๆ ในภาคอิเล็กทรอนิกส์หลายๆท่านที่ให้คำปรึกษาและให้กำลังใจมาตลอด คุณค่าและประโยชน์อันพึงมีจากโครงการนี้ ผู้จัดทำขอขอบแต่ผู้มีอุปการะทุกท่าน



นาย ณรงค์ฤทธิ์ เบ้าสอน

นาย สุทธิชัย รักสิน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

	หน้า
บทคัดย่อ	I
Abstract	II
สารบัญ	III
กิตติกรรมประกาศ	ก
สารบัญรูปภาพ	V
บทที่ 1 บทนำ	1
1.1ความเป็นมา	1
1.2 วัตถุประสงค์	1
1.3 ขอบเขตของโครงการ	1
1.4 ทฤษฎีที่เกี่ยวข้อง	2
1.4.1 โครงสร้างและหน้าที่ของหัวใจ	2
1.4.2 ระบบการนำไฟฟ้าของหัวใจ	4
1.4.3 ขั้นตอนการเกิดคลื่นไฟฟ้าหัวใจ	6
1.4.4 สัญญาณไฟฟ้าจากหัวใจ	7
1.4.5 อิเล็กโทรคาร์ดิโอแกรม(Electrocardiogram : ECG)	9
1.4.6 Specification ของเครื่อง อิเล็กโทรคาร์ดิโอแกรม	12
บทที่ 2 ไมโครคอนโทรลเลอร์ PSoC	14
2.1 แนะนำไมโครคอนโทรลเลอร์ PSoC	14
2.2 โครงสร้างไมโครคอนโทรลเลอร์ PSoC	15
2.2.1 คุณสมบัติที่สำคัญของ PSoC	16
2.3 โครงสร้างทางฮาร์ดแวร์	18
2.3.1แกนหลักในการประมวลผล (PSoC Core)	19
2.3.2 Digital System	20
2.3.3 Analog System	21
2.3. 4 System Resources	22
2.3.5 พอร์ต (PORT)	23
2.3.6 วงจรกำเนิดสัญญาณนาฬิกา (Oscillator)	24
2.3.7 การรีเซ็ต (Reset)	26

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3.8 การโปรแกรมข้อมูลลงสู่ชิพไมโครคอนโทรลเลอร์	26
บทที่ 3 การออกแบบวงจร	27
3.1 โครงสร้างของวงจร	27
3.2 ส่วนของวงจรอินสตรูเมนต์แอมพลิฟายเออร์(Instrumentation Amplifier)	28
3.3 ส่วนของวงจรกรองความถี่เฉพาะช่วง(Notch filter)	29
3.4 ส่วนของวงจรปรับแรงดันออฟเซต(DC Offset Adjustment Circuit)	30
3.5 วงจรแยกสัญญาณไฟฟ้า(Opto-Isolator)	31
3.6 ส่วนของไมโครคอนโทรลเลอร์ PSoC (PSoC Microcontroller)	32
3.6.1. PGA(Programmable Gain Amplifier) User Module	33
3.6.2. 8Bit Delta Sigma ADC User Module	35
3.6.3 LPF User Module (Second Order)	36
3.6.4 UART User Module	38
บทที่ 4 การทดลองและผลทดลอง	42
4.1 วงจรอินสตรูเมนต์แอมพลิฟายเออร์	42
4.2 การกรองความถี่ต่ำผ่าน(Low Pass Filter)	45
4.3 วงจรกรองแบบกำจัดแถบความถี่(Notch Filter)	47
4.3.1 สรุปผลการทดลองวงจรกำจัดแถบความถี่	50
4.4 การทดลองส่วนของการแปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิทัล	51
4.4.1 การเชื่อมต่อภายใน	51
4.4.2 หน้าที่การทำงานและการกำหนดพารามิเตอร์ให้กับ โมดูล	53
4.4.3 ผลการทดลองการแปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิทัล	55
4.4.4 สรุปผลการทดลอง	56
บทที่ 5 การสื่อสารข้อมูลแบบอนุกรม	57
5.1 พื้นฐานการสื่อสารอนุกรม	57
5.2 รูปแบบการสื่อสารข้อมูล	58
5.3 การติดต่อ PSoC กับ RS-232	58
5.4 มาตรฐานพอร์ตอนุกรมแบบ RS- 232	59
5.5 การเชื่อมต่อกับพอร์ตอนุกรมของคอมพิวเตอร์	60
5.6 คอนเน็กเตอร์สำหรับพอร์ต RS-232 และการเชื่อมต่อ	60
บทที่ 6 สรุปผลและวิจารณ์ผลโครงการ	64

หนังสืออ้างอิง

ภาคผนวก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูปภาพ

	หน้า
บทที่ 1	
รูปที่ 1.1 ส่วนประกอบของหัวใจและระบบสูบฉีดเลือดโลหิตของหัวใจ	3
รูปที่ 1.2 การนำไฟฟ้าภายในหัวใจ	4
รูปที่ 1.3 ช่วงเวลาที่ใช้ในการส่งพัลส์ไฟฟ้าจาก SA node ไปยังส่วนต่างๆ ของหัวใจ	6
รูปที่ 1.4 สัญญาณที่ได้จากจุดต่างๆ และสัญญาณ ECG	7
รูปที่ 1.5 ช่วงเวลาของการเปลี่ยนแปลงศักดาไฟฟ้าของเซลล์กล้ามเนื้อหัวใจ	8
รูปที่ 1.6 การกระจายของศักดาไฟฟ้าบนผิวหนังมีลักษณะเสมือนเป็นอิเล็กทริกไดโพล	10
รูปที่ 1.7 องค์ประกอบต่างๆของคลื่นไฟฟ้าหัวใจ	11
บทที่ 2	
รูปที่ 2.1 ระบบไมโครคอนโทรลเลอร์ที่มีวงจรดิจิทัลเพียงอย่างเดียว	14
รูปที่ 2.2 ระบบไมโครคอนโทรลเลอร์ ที่มีวงจรรินเตอร์เฟสกับสัญญาณอนาล็อก	14
รูปที่ 2.3 บล็อกไดอะแกรมไมโครคอนโทรลเลอร์ PSoC	18
รูปที่ 2.4 PSoC Core	19
รูปที่ 2.5 Digital System	21
รูปที่ 2.6 Analog System	22
รูปที่ 2.7 System Resources	23
รูปที่ 2.8 การต่อ Crystal Oscillator 32 KHz เข้ากับ PSoC	25
รูปที่ 2.9 Oscillator Module	26
รูปที่ 2.10 การต่อขาริเซตเข้ากับ PSoC	26
บทที่ 3	
รูปที่ 3.1 แสดงบล็อกไดอะแกรมการออกแบบวงจรใช้งานเครื่อง ECG	27
รูปที่ 3.2 โครงสร้างภายในของอินสตรูเมนแอมพลิฟายเออร์เบอร์ INA126P	28
รูปที่ 3.3 วงจรรินสตรูเมนเตชันแอมพลิฟายเออร์ที่ใช้ในการทดลอง	29
รูปที่ 3.4 วงจรกรองความถี่แบบกำจัดแถบความถี่ (Notch Filter)	30
รูปที่ 3.5 วงจรปรับแรงดันออฟเซต (DC Offset Adjustment Circuit)	31
รูปที่ 3.6 อุปกรณ์แยกสัญญาณทางไฟฟ้า	32
รูปที่ 3.7 ก.ลักษณะการทำงานของไดโอดเปล่งแสงแบบอินฟราเรด	32
รูปที่ 3.7 ข.ลักษณะการทำงานของทรานซิสเตอร์รับแสง	32

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 3.8 วงจรแยกสัญญาณทางไฟฟ้า (Opto-Isolator)	33
รูปที่ 3.9 PGA Block Diagram	34
รูปที่ 3.10 DELSIG8 Block Diagram	35
รูปที่ 3.11 LPF Block Diagram	36
รูปที่ 3.12 Switched Capacitor Resistor	37
รูปที่ 3.13 UART Block Diagram	38
รูปที่ 3.14 วงจรรวมของเครื่องวัดสัญญาณไฟฟ้าหัวใจ	40
รูปที่ 3.15 วงจรส่วนของไมโครคอนโทรลเลอร์ PSoC	41
บทที่ 4	
รูปที่ 4.1 วงจรอินสตรูเมนต์แอมพลิฟายเออร์	42
รูปที่ 4.2 ผลการทดลอง Differential Mode ของอินสตรูเมนต์แอมพลิฟายเออร์	43
รูปที่ 4.3 ผลการทดลอง Common Mode ของอินสตรูเมนต์แอมพลิฟายเออร์	44
รูปที่ 4.4 วิธีการตั้งค่าของ LPF User Module	45
รูปที่ 4.5 ผลการทดลองของ LPF (2 Order)	46
รูปที่ 4.6 วงจรที่ใช้ในการทดลอง	47
รูปที่ 4.7 แสดงผลการตอบสนองความถี่ของวงจรที่ความถี่ต่าง ๆ	50
รูปที่ 4.8 การเชื่อมต่อภายใน	51
รูปที่ 4.9 การกำหนดพอร์ต P2.1 เป็นอนาล็อกอินพุต	52
รูปที่ 4.10 การกำหนดพอร์ต P2.1 เป็นอนาล็อกอินพุตแบบอินพุตอิมพีแดนซ์สูง	52
รูปที่ 4.11 การกำหนดพารามิเตอร์ Global Resources	53
รูปที่ 4.12 การกำหนดพารามิเตอร์ให้กับ โมดูล DELSIG8_1	53
รูปที่ 4.13 ทำการกำหนดพอร์ต P0 ให้ Drive แบบ Strong	54
รูปที่ 4.14 วงจรที่ใช้ในการทดลอง	54
บทที่ 5	
รูปที่ 5.1 แสดงลักษณะการรับส่งข้อมูลแบบอนุกรมและแบบขนาน	57
รูปที่ 5.2 การรับส่งข้อมูลแบบ Simplex , Half duplex และ Full duplex	58
รูปที่ 5.3 สัญญาณในการติดต่อแบบ Asynchronous	59
รูปที่ 5.4 แสดงตำแหน่งขาของ Serial Port แบบ DB-9 และ DB-25	60
รูปที่ 5.5 การต่ออุปกรณ์ภายนอกกับพอร์ตอนุกรมของคอมพิวเตอร์ในลักษณะต่างๆ	61
รูปที่ 5.6 สัญญาณที่ได้จากการทดลอง	62
รูปที่ 5.7 สัญญาณที่ได้จากการทดลองจริง	63

บทที่ 1

บทนำ

1.1 ความเป็นมา

ในอดีตเครื่องวัดคลื่นสัญญาณไฟฟ้าหัวใจ(Electrocardiogram) หรือ ECG เป็นเครื่องมือที่มีอยู่ตามโรงพยาบาลใหญ่ๆ ซึ่งทำให้การวัดแต่ละครั้งนั้นต้องเสียเงินและเวลาเป็นอย่างมาก เนื่องจากการวัดแต่ละครั้งต้องใช้เวลาวัดเป็นวันๆเพื่อนำผลไปวิเคราะห์

ในปัจจุบันเครื่องวัดคลื่นสัญญาณไฟฟ้าหัวใจ ได้พัฒนาขึ้นจนถึงระดับทำให้ราคานั้นถูกลง และการใช้งานก็สะดวกยิ่งขึ้น คือสามารถวัดโดยผู้ป่วยอยู่ที่บ้านก็ได้โดยต่อเครื่องวัดเข้ากับเครื่องคอมพิวเตอร์เพื่อแสดงผลและเก็บข้อมูล แล้วคอยส่งผลให้แพทย์นำไปวิเคราะห์ต่อไป แต่จากการที่เครื่องวัดต่อกับเครื่องคอมพิวเตอร์ซึ่งมีขนาดใหญ่ทำให้เวลาวัดผู้ป่วยไม่สามารถเคลื่อนย้ายตัวไปไกลๆได้ จึงทำให้ผู้ป่วยไม่สามารถทำอะไรได้ตามปกติ

1.2 วัตถุประสงค์

1. เพื่อศึกษาลักษณะของคลื่นไฟฟ้าหัวใจและความผิดปกติของสัญญาณคลื่นไฟฟ้าหัวใจ
2. เพื่อออกแบบและสร้างเครื่องวัดสัญญาณไฟฟ้าหัวใจ โดยแสดงผลออกทาง PC MONITOR
3. เพื่อสร้างเครื่องมือทางการแพทย์ที่มีราคาถูกลงและสามารถใช้งานได้จริง

1.3 ขอบเขตของโครงการ

จากโครงการนี้เราได้ใช้ Microcontroller PSoc เพื่อลดวงจรบางส่วน เพื่อนำไปออกแบบภายใน Microcontroller PSoc แต่จะมีส่วนของวงจรที่ใช้ข้างนอกคือ วงจรอินสตรูเมนต์เช่น แอมป์ไฟเออร์ วงจรทางด้านปรับระดับแรงดัน วงจรแยกสัญญาณไฟฟ้า และวงจรกรองความถี่เฉพาะช่วง ส่วนของ ADC , PGA และ LPF เราใช้ใน Microcontroller PSoc และใช้ PC MONITOR เป็นตัวแสดงผล โดยจะเขียนโปรแกรมควบคุมทั้ง ADC , PGA , LPF และส่วนของ PC MONITOR เราใช้การเขียนอินเตอร์เฟสหรือการติดต่อแบบอนุกรม

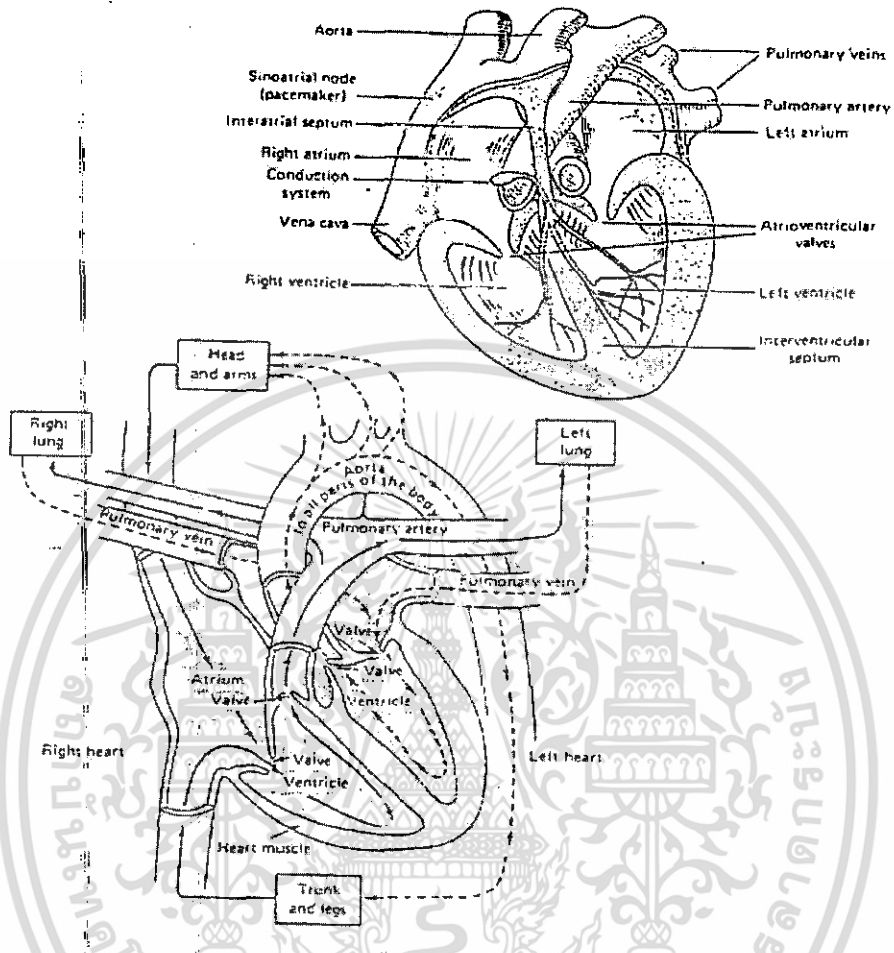
1.4 ทฤษฎี

1.4.1 โครงสร้างและหน้าที่ของหัวใจ

หัวใจเป็นอวัยวะที่ทำหน้าที่สูบฉีดโลหิตไปเลี้ยงส่วนต่างๆของร่างกาย เพื่อนำออกซิเจนไปให้เซลล์และรับคาร์บอนไดออกไซด์กับของเสียมา โดยปกติหัวใจจะสูบฉีดเลือด 5.5 ลิตรต่อนาที แต่ในขณะที่ที่นอนออกกำลังกายจะสูบฉีดได้ถึง 35 ลิตรต่อนาที จะเห็นว่าหัวใจต้องต้องมีแรงดันศักดิ์สูงมากเพื่อสูบฉีดเลือดไปยังส่วนต่างๆของร่างกาย

หัวใจทำหน้าที่เสมือนลูกสูบที่สูบฉีดโลหิตไปเลี้ยงเซลล์ต่างๆ ของร่างกาย รวมถึงเซลล์กล้ามเนื้อหัวใจเอง โดยหัวใจตั้งอยู่ในทรวงอกเหนือกระบังลมก่อนมาทางซ้าย ภายในหัวใจแบ่งออกเป็น 4 ห้อง ทำงานเหมือนเป็นลูกสูบ 2 อันที่วางขนานกันและมีผนังกันระหว่างซีกซ้ายและซีกขวา เรียกว่า เซปตัม (Septum) โดยห้องหัวใจที่อยู่ด้านบนขวา(Right Atrium) จะทำหน้าที่รับโลหิตดำจากส่วนต่างๆของร่างกายซึ่งไหลกลับเข้าสู่หัวใจทางโลหิตดำใหญ่ที่เรียกว่า ซุปพีเรียเวนาคาวา (Superior venacava) และ อินฟีเวนาคาวา (Inferior venacava) แล้วเลือดจากหัวใจห้องบนขวาจะไหลไปที่หัวใจห้องล่างขวา (Right Ventricle) ซึ่งมีลิ้นไตรคัสปิด (Tricuspid Valve) ช่วยป้องกันการไหลย้อนกลับของเลือดสู่หัวใจห้องบนขวา หลังจากนั้นเลือดจะออกจากหัวใจห้องล่างขวาเข้าสู่ปอด ซึ่งเลือดจะได้รับออกซิเจนและขจัดคาร์บอนไดออกไซด์ออกไป จากนั้น โลหิตแดงที่ได้รับออกซิเจนจากปอดจะเข้าสู่หัวใจทางหลอดเลือดปัลโมนารีเวน (Pulmonary veins) เข้าสู่หัวใจห้องบนซ้าย(Left Atrium) จากนั้นเลือดจากหัวใจห้องบนซ้ายจะผ่านลิ้นไมทริล(Mitral Valve) เข้าสู่หัวใจห้องล่างซ้าย(Left Ventricle) หัวใจห้องล่างซ้ายจะสูบฉีดเลือดผ่านลิ้นเออร์ติก(Aortic Valve) ออกไปเลี้ยงส่วนต่างๆของร่างกาย

จากที่กล่าวมา การบีบตัวของกล้ามเนื้อหัวใจเพื่อส่งโลหิตออกไปจะกระทำพร้อมกันทั้งหัวใจซีกซ้ายและซีกขวา โดยหลังจากที่หัวใจห้องบนหดตัวส่งโลหิตมายังหัวใจห้องล่างชั่วครู่หัวใจห้องล่างจะหดตัวส่งโลหิตออกไปพร้อมกันทั้งซ้ายและขวา หัวใจห้องล่างขวาจะส่งโลหิตดำไปยังปอด เพื่อรับออกซิเจน โดยผ่านหลอดเลือดปัลโมนารีอาร์เทอรี(Pulmonary Artery) และห้องล่างซ้ายจะส่งโลหิตไปเลี้ยงส่วนต่างๆของร่างกาย โดยผ่านทางหลอดเลือดใหญ่เออร์ตาอาร์เทอรี (Aorta Artery)



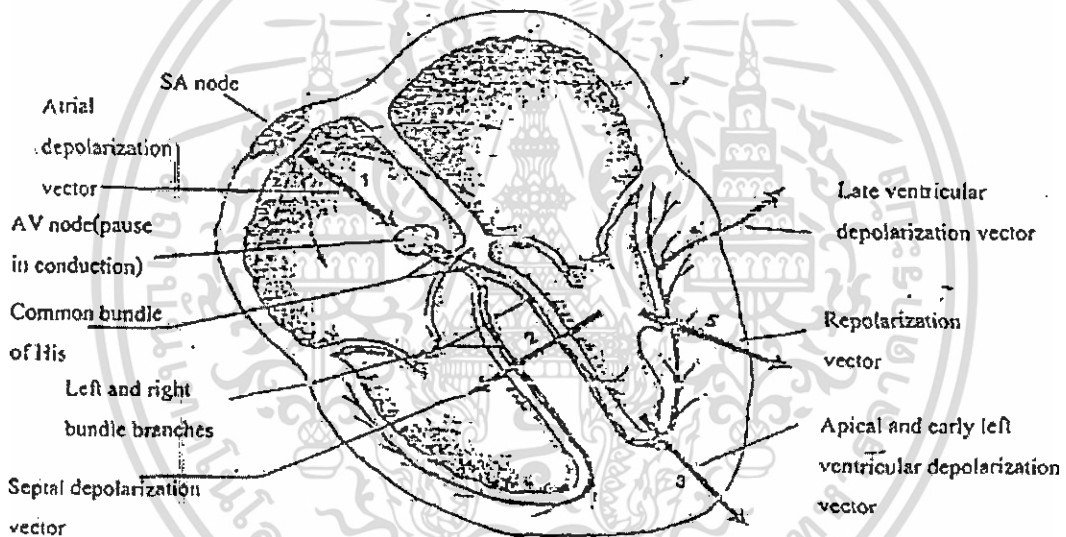
รูปที่ 1.1 ส่วนประกอบของหัวใจและระบบสูบฉีดโลหิตของหัวใจ

การสูบฉีดโลหิตจะมีอยู่ 2 เฟส คือ Diastole และ Systole โดย Diastole จะเป็นช่วงการเกร็งตัวของหัวใจและมีโลหิตอยู่เต็มหัวใจ ส่วน Systole จะเป็นช่วงที่หัวใจทำงานบีบเลือดออกไป หัวใจถูกควบคุมด้วยสัญญาณทางไฟฟ้าทำให้เกิดชุดของเหตุการณ์ต่างๆขึ้น คือ หัวใจมีการพักระหว่างทุกครั้งที่มีการเต้นโดยหัวใจห้องบนทั้งซีกซ้ายและซีกขวามีการหดตัว จากนั้นหัวใจห้องล่างทั้งสองจึงมีการบีบตัว ระหว่างการเต้น หัวใจจะพักให้เลือดจากร่างกายและปอดเข้าสู่หัวใจห้องบนทั้งซีกซ้ายและซีกขวาตามลำดับ พร้อมกันนั้นเลือดจะไหลลงสู่หัวใจห้องล่าง จากนั้นหัวใจห้องบนจะบีบตัวเป็นการบังคับให้เลือดไหลลงสู่หัวใจส่วนล่างมากขึ้นและหยุดอยู่ในขณะนั้นชั่วคราวเพื่อให้เลือดไหล จากนั้นหัวใจส่วนล่างจะบีบตัวการหดตัวของหัวใจส่วนล่างจะเป็นการบังคับให้เลือดไหลจากหัวใจห้องล่างขวาและหัวใจห้องล่างซ้ายเข้าสู่ปอดและเข้าสู่ส่วนต่างๆ ของร่างกายตามลำดับ เส้นเลือดแดงใหญ่จะแตกแยกเป็นแขนงของเส้นเลือดแดงที่มีขนาดเล็กลง แขนงของเส้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เลือดแดงเหล่านี้จะแตกย่อยต่อไปอีกเป็นเส้นเลือดแดงที่มีขนาดเล็กลงเรื่อยๆ ในที่สุดจะเป็นเส้นเลือดฝอยขนาดเล็กๆ จำนวนมากมาย เส้นเลือดฝอยเหล่านี้จะรวมกันกลายเป็นเส้นเลือดดำเล็กๆ หลายเส้น จากเส้นเลือดดำเล็กๆ จะรวมตัวกันเป็นเลือดดำที่มีขนาดใหญ่ขึ้นและเส้นเลือดดำเหล่านี้จะรวมตัวกันเป็นเส้นเลือดดำที่มีขนาดใหญ่ส่งเลือดกลับไปยังหัวใจห้องบนขวา ซึ่งการให้ออกซิเจนจะเกิดขึ้นที่ระดับเส้นเลือดฝอย จากการทำงานที่กล่าวมาทั้งหมดสามารถแสดงได้ดังรูปที่ 1.1

1.4.2 ระบบการนำไฟฟ้าของหัวใจ

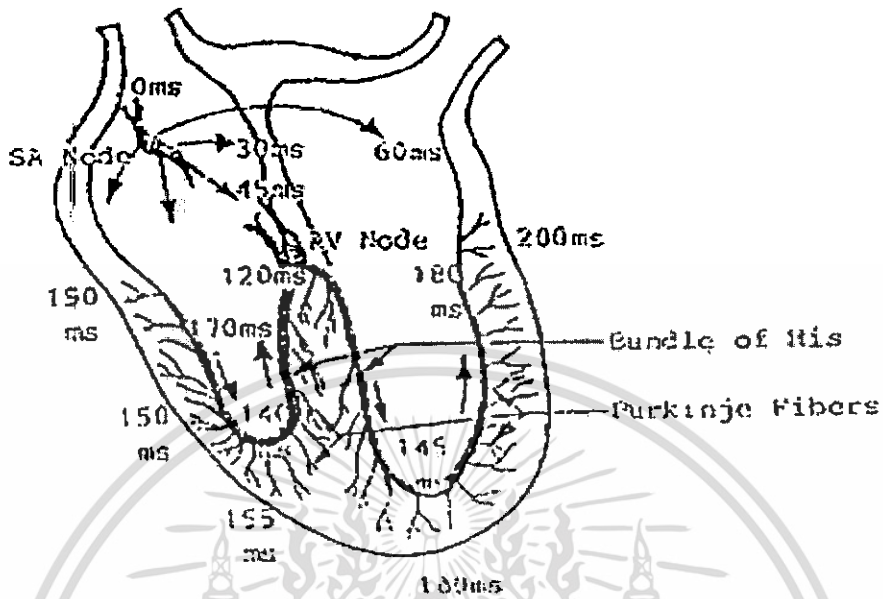


รูปที่ 1.2 การนำไฟฟ้าภายในหัวใจ

การทำงานของกล้ามเนื้อหัวใจก็เป็นไปในลักษณะเดียวกันกับกล้ามเนื้ออื่นๆ กล่าวคือ จะถูกกระตุ้นด้วยศักดาไฟฟ้าทำงาน แต่การกระตุ้นนี้ไม่ได้มาจากระบบประสาทส่วนกลางหรือสมอง แต่เป็นการกระตุ้นต่อเซลล์กล้ามเนื้อหัวใจที่เกิดขึ้นจากภายในหัวใจเอง โดยประกอบด้วย กลุ่มเซลล์กลุ่มหนึ่งที่ทำหน้าที่ผลิตพัลส์ไฟฟ้าเพื่อกระตุ้นต่อกล้ามเนื้อหัวใจ และระบบนำไฟฟ้า (Conduction System) ของหัวใจเอง ซึ่งทำหน้าที่คล้ายกับเส้นประสาท โดยระบบการนำไฟฟ้านี้จะนำพัลส์ไฟฟ้าไปกระตุ้นเซลล์กล้ามเนื้อหัวใจดังรูปที่ 1.2

บริเวณผนังด้านในของหัวใจระหว่างหลอดเลือดโลหิตดำใหญ่ ซุปพีเรียเวนาคาวาและอินฟีเรียเวนาคาวาจะมีเซลล์อยู่กลุ่มหนึ่งที่มีคุณสมบัติพิเศษ เซลล์กลุ่มนี้จะสร้างพัลส์ไฟฟ้าเพื่อกระตุ้นเซลล์กล้ามเนื้อของหัวใจ ซึ่งเซลล์กลุ่มนี้เรียกว่า SA node (Sinoatrial Node) หรือ ไซนัส โหนด (Sinus Node) หรือ เพสเมคเกอร์ (Pacemaker) โดยความถี่ของพัลส์ที่ SA node สร้างขึ้นจะมีอิทธิพลในการกำหนดอัตราการเต้นของหัวใจ ซึ่งโดยปกติแล้วจะพบว่า ค่าของอัตราการเต้นของหัวใจจะเท่ากับความเร็วของพัลส์ที่ SA node ที่ปล่อยออกมา พัลส์ไฟฟ้านี้จะแผ่กระจายออกจาก SA node แล้วผ่านหัวใจห้องบนซ้ายและขวาไปสู่ AV node (Atrioventricular node) โดยที่ AV node นี้อยู่ที่ผนังกั้นหัวใจทางด้านขวา ระหว่างห้องหัวใจบนขวาและหัวใจห้องล่างขวา พัลส์ไฟฟ้าที่ผ่านหัวใจห้องบนจะทำให้หัวใจห้องบนหดตัวบีบโลหิตลงมายังห้องล่าง เส้นทางนำไฟฟ้าจาก SA node ไปสู่ AV node ประกอบด้วยเส้นทางนำไฟฟ้า 3 เส้นทาง ซึ่งแต่ละเส้นทางจะนำพัลส์ไฟฟ้าจาก SA node ไปสู่ AV node ดังรูปที่ 2 ที่ AV node นี้ประกอบด้วยเซลล์ประสาทที่ทำหน้าที่หน่วงเวลาประมาณ 70ms เพื่อให้การทำงานของหัวใจห้องบนและห้องล่างสัมพันธ์กัน จาก AV node จะมีระบบนำไฟฟ้าในการนำไฟฟ้าในการนำพัลส์ไฟฟ้าไปสู่กล้ามเนื้อหัวใจในส่วนของบันเดิลออฟฮิส (Bundle of His) ซึ่งแยกออกเป็น 3 เส้นทาง โดยจะเข้าสู่หัวใจห้องล่างซ้ายสองสาขา และห้องล่างขวาก็อีกหนึ่งสาขา แต่ละสาขาจะนำพัลส์ไฟฟ้าไปกระตุ้นเซลล์กล้ามเนื้อหัวใจห้องล่าง โดยผ่านกล้ามเนื้อหัวใจในส่วนของเพอร์กินเจ ไฟเบอร์ (Purkinje Fibers)

ในรูปที่ 1.3 แสดงให้เห็นถึงช่วงเวลาที่ใช้ในการส่งพัลส์ไฟฟ้าจากจุดกำเนิดที่ SA node ไปยังส่วนต่างๆของหัวใจ ซึ่งที่ AV node ก็มีการผลิตพัลส์ไฟฟ้าขึ้นมาเช่นเดียวกับที่ SA node แต่ความเร็วของพัลส์ไฟฟ้าที่ AV node ผลิตขึ้นจะมีอัตราต่ำกว่าความเร็วของพัลส์ไฟฟ้าที่ SA node ผลิตขึ้นมา สำหรับคนปกติแล้ว AV node จะถูกกระทำด้วยพัลส์จาก SA node ทำให้อัตราการเต้นของหัวใจมีค่าเท่ากับความเร็วของ SA node แต่เส้นทางการนำไฟฟ้าจาก SA node ไปสู่ AV node ผิดปกติหรือถูกสกัดกั้น (AV Block) หัวใจก็จะเต้นด้วยพัลส์ที่ AV node สร้างขึ้นมา ซึ่งจะมีค่าประมาณ 40-45 ครั้งต่อนาที



รูปที่ 1.3 ช่วงเวลาที่ใช้ในการส่งพัลส์ไฟฟ้าจาก SA node ไปยังส่วนต่างๆ ของหัวใจ

1.4.3 ขั้นตอนการเกิดคลื่นไฟฟ้าหัวใจ

1. การกระตุ้นจะเกิดจากจุด Sinoatrial node (SA node)

กล้ามเนื้อหัวใจเป็นส่วนที่ทำให้เคลื่อนไหวซึ่งมีคุณสมบัติคล้ายเส้นประสาท มีความสามารถ กระตุ้นทางไฟฟ้าได้ SA node เป็นจิ้นของกล้ามเนื้อหัวใจที่สามารถให้การกระตุ้นได้อย่างรุนแรงและเป็นเสมือน Pacemaker ของหัวใจ ศักดาไฟฟ้าที่เกิดขึ้นจะนำไปสู่การบีบตัวของหัวใจ คือ การเกิดการ ทำงานของ SA node

2. การบีบตัวของหัวใจห้องบน

เมื่อ SA node เกิดการ Depolarize คลื่นของการกระตุ้นจะกระจายไปหัวใจห้องบนและมันจะบีบส่งโลหิตไปยังหัวใจห้องล่าง

3. การกระตุ้นของ Atrioventricular node (Av node)

ใต้หัวใจห้องบนขวาจะมีอีกส่วนที่เกิดการกระตุ้นได้สูง คือ AV node เมื่อถึงจุดนี้มันจะถูก Depolarize และแยกไปยังแขนงของมัด โปรตีนที่เรียกว่า Bundle of His

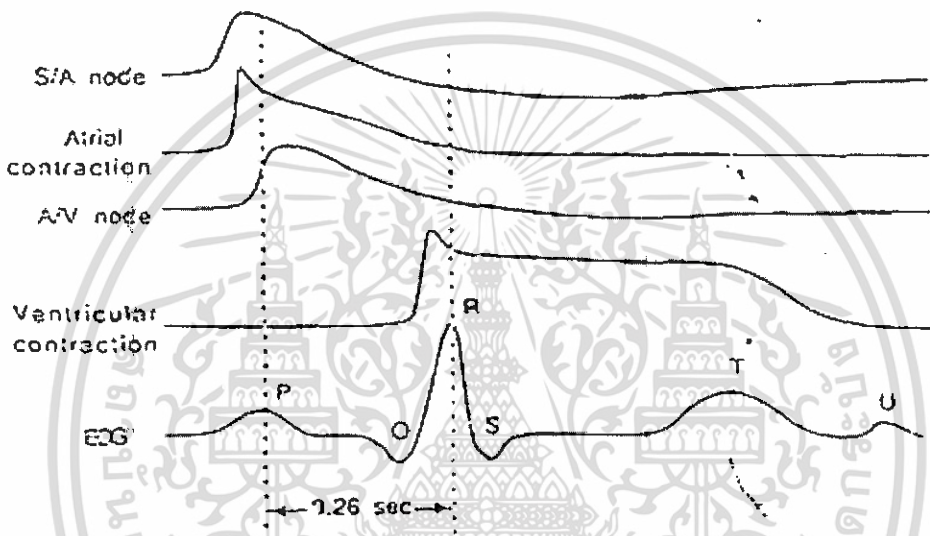
4. การแพร่กระจายสู่ด้านล่างของ Bundle of His นั่นคือการไหลผ่านของกระแสกระตุ้นจากหัวใจห้องบนไปหัวใจห้องล่าง และการบีบตัวจะเริ่มจากด้านล่างของหัวใจห้องล่าง

5. Purkinje system fibers

เป็นส่วนเชื่อมของการแพร่กระจายสู่ด้านล่างของ Bundle of His กับการบีบตัวของหัวใจห้องล่าง

6. การบีบตัวของหัวใจห้องล่าง

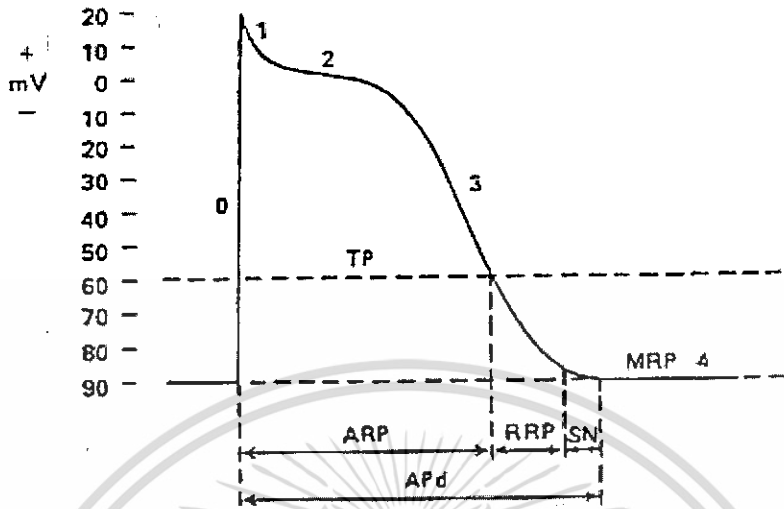
เป็นเฟสสุดท้ายของการทำงานของหัวใจ โดยจะเป็นการสูบฉีดโลหิตไปยังปอดและส่วนต่างๆ ของร่างกายจะเห็นว่าหัวใจทางซ้ายจะรับภาระมากกว่าจึงมีผนังที่หนากว่าด้านขวา



รูปที่ 1.4 สัญญาณที่ได้จากจุดต่างๆ และสัญญาณ ECG

1.4.4 สัญญาณไฟฟ้าจากหัวใจ

ตามปกติเซลล์กล้ามเนื้อของหัวใจจะมีแรงดันไฟฟ้าภายในเซลล์มีค่าเป็นลบมากกว่าแรงดันไฟฟ้าภายนอกเซลล์ประมาณ 90 mV แสดงตามรูปที่ 1.5 แรงดันไฟฟ้าดังกล่าวเรียกว่า ศักย์ไฟฟ้า ขณะอยู่นิ่งนี้มีค่าสูงกว่าขีดจำกัดค่าหนึ่งจะมีการแตกตัวของอนุภาคและประจุไฟฟ้าเกิดขึ้นเมื่อมีการแตกตัวให้ประจุเกิดขึ้นศักย์ไฟฟ้าภายในเซลล์จะมีค่าประมาณ +30 mV และเซลล์กล้ามเนื้อจะมีการหดตัวทำให้เซลล์มีขนาดเล็กลงหลังจากนั้นประมาณ 20 mV ศักย์ไฟฟ้าภายในเซลล์จะกลับ ไปมีค่าเท่ากับศักย์ไฟฟ้าขณะหยุดนิ่งและเซลล์จะอยู่ในลักษณะคลายตัวจนกว่าวัฏจักรจะเริ่มซ้ำ(เมื่อศักย์ไฟฟ้าหยุดนิ่งเพิ่มขึ้นอีก)



รูปที่ 1.5 ช่วงเวลาของการเปลี่ยนแปลงศักย์ไฟฟ้าของเซลล์กล้ามเนื้อหัวใจ

หัวใจส่วนบนมีการเกี่ยวพันทางไฟฟ้ากับเซลล์ข้างเคียง ดังนั้นเมื่อมีเซลล์หนึ่งเกิดการแตกตัวให้กับประจุ เซลล์ใกล้เคียงจะได้รับการกระตุ้นให้ปลดปล่อยประจุด้วยคลื่นของการปลดปล่อยประจุจะกระจายไปทั่วหัวใจส่วนบน ในที่สุดเซลล์ทุกเซลล์ในหัวใจส่วนบนจะมีการแตกตัวให้ประจุหัวใจส่วนบนจะหดตัว คลื่นของการปลดปล่อยประจุเกิดจากเซลล์จำนวนมากทำให้เกิดความต่างศักย์ไฟฟ้ามากพอที่จะวัดได้โดยการใช้อิเล็กโทรดที่วางบนผิวหนัง ค่าแรงดันที่วัดได้ด้วยวิธีนี้เรียกว่า อิเล็กโตรคาร์ดิโอแกรม

ในทำนองเดียวกันกับเหตุการณ์เกิดขึ้นในห้องหัวใจห้องบนเซลล์ทั้งหมดที่เป็นองค์ประกอบของกล้ามเนื้อหัวใจส่วนล่างทั้ง 2 ห้องจะมีความสัมพันธ์ทางไฟฟ้ากับเซลล์ข้างเคียง ดังนั้นเซลล์ใดเซลล์หนึ่งในหัวใจส่วนล่างมีการแตกตัวของอนุภาคและให้ประจุไฟฟ้าออกมาในทุกๆ เซลล์ของหัวใจส่วนล่าง

อย่างไรก็ตาม หัวใจส่วนบนและหัวใจส่วนล่างไม่ได้เชื่อมต่อกันโดยตรงบริเวณแนวเชื่อมต่อของทางไฟฟ้าของหัวใจส่วนบนและหัวใจส่วนล่างเรียกว่า โหนดเอวี (AV node) การส่งผ่านสัญญาณทางไฟฟ้าระหว่างหัวใจส่วนบนและหัวใจส่วนล่างจะทำให้ทั้งสองส่วนได้รับสัญญาณช้ากว่ากัน 0.04 วินาที การช้านี้ทำให้หัวใจส่วนบนที่เวลาฉีดเลือดให้หัวใจส่วนล่าง การล่าช้าดังกล่าวยังเป็นตัวจำกัดจำนวนครั้งต่อนาทีที่หัวใจบีบตัวตลอดจากหัวใจส่วนบนจนถึงหัวใจส่วนล่าง ในกรณีที่หัวใจส่วนบนมีการบีบรัดตัวเร็วเกินไป การจำกัดอัตราการบีบรัดตัวของหัวใจส่วนล่างเป็นการทำให้ปลอดภัย ทั้งนี้เพราะว่าการสูบฉีดเลือดของหัวใจส่วนล่างนี้เองที่ทำให้เลือด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ไหลไปสู่สมองและอวัยวะต่างๆ ได้มากที่สุด ถ้าการบีบรัดตัวดังกล่าวเกิดขึ้นเร็วเกินไป การไหลของเลือดจะลดลงเนื่องจากไม่มีเวลามากพอที่จะใช้สูบเลือดเข้าสู่หัวใจส่วนล่างซึ่งเวลาดังกล่าวก็คือช่วงเวลาระหว่างการหด

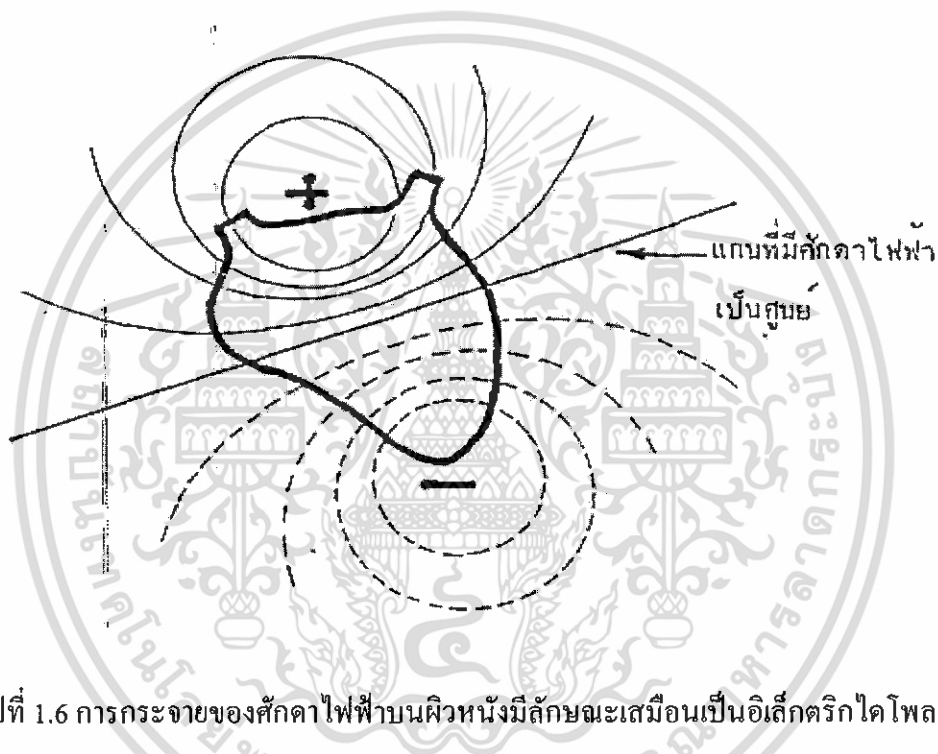
กลับไปสู่รูปที่ 1.1 ซึ่งเป็นแผนภาพวงจรควบคุมการปลดปล่อยประจุของเซลล์กล้ามเนื้อหัวใจ ถ้าไม่มีการกระตุ้นจากภายนอกทำให้เกิดการแตกตัวให้ประจุไฟฟ้า เซลล์หัวใจจะค่อยๆ เปลี่ยนแปลงจากสภาพที่มีศักย์ไฟฟ้าเท่ากับศักย์ไฟฟ้าขณะหยุดนิ่งมีการแตกตัวของอนุภาคให้ประจุไฟฟ้าด้วยจำนวนครั้งต่อนาทีที่คงที่ เซลล์ที่มีการปลดปล่อยประจุไฟฟ้าได้รวดเร็วที่สุดจะเป็นเซลล์ที่ทำให้เกิดการปลดปล่อยประจุที่ โหนดเอวี สัญญาณจากการปลดปล่อยประจุจากเซลล์นี้จะกระจายสู่เซลล์ต่างๆ ในหัวใจส่วนบนก่อน จากนั้น โหนดเอวี จะนำสัญญาณไฟฟ้าไปยังเส้นใยนำไฟฟ้า ซึ่งจะนำไฟฟ้าเข้าสู่หัวใจส่วนบนก่อนที่จะนำสัญญาณไฟฟ้าไปยังเส้นใยนำไฟฟ้า ซึ่งจะนำไฟฟ้าสู่ส่วนล่างอย่างรวดเร็ว การกระตุ้นให้เกิดการปลดปล่อยประจุในหัวใจส่วนล่างทั้งสองห้องจะเกิดขึ้นพร้อมกัน โดยเริ่มจากภายในออกสู่ผนังหัวใจภายนอก เซลล์ในหัวใจตอนบนมีแนวโน้มที่จะเกิดการปลดปล่อยประจุประมาณ 60-100 ครั้งต่อวินาที เซลล์ในแนวโน้ดเอวีซึ่งเป็นรอยต่อระหว่างหัวใจส่วนบนกับส่วนล่างมีแนวโน้มที่จะเกิดการปลดปล่อยประจุ 30 ครั้งต่อนาที

ดังนั้นการหดตัวของหัวใจส่วนบนจะเกิดขึ้นก่อน ตามด้วยระยะเวลาที่ทิ้งช่วงและการหดตัวของหัวใจส่วนล่าง จากนั้นจะมีระยะหยุดพักก่อนที่จะมีการบีบตัวของหัวใจ หรือวัฏจักรการทำงานของหัวใจครั้งต่อไปจะเกิดขึ้น เซลล์กล้ามเนื้อหัวใจมีการปลดปล่อยประจุและหดตัว เป็นลำดับ เป็นเวลาเป็นจังหวะ สัญญาณจากโหนดเอสเอจะเข้ามาแล้วทำให้เกิดการปลดปล่อยประจุและหดตัวตามอัตราที่เป็นลักษณะเฉพาะตัว ดังนั้น โหนดเอวีจึงเป็นผู้นำในการทำงานของหัวใจ ถ้าโหนดเอวีไม่ทำงานหรือสัญญาณส่งมาถูกแนวโน้ดเอวีที่เป็น โรคกักไว้ หัวใจส่วนล่างจะยังคงประจุตัวเอง และทำตัวเป็นผู้นำในหัวใจส่วนล่าง อัตราการเต้นของหัวใจในลักษณะนี้จะช้า (ประมาณ 30 ครั้งต่อนาที) แต่จังหวะการเต้นของหัวใจเพื่อความอยู่รอดเช่นนี้มักจะเพียงพอที่จะทำให้ชีวิตรอดได้จนกว่าคนไข้จะได้รับการช่วยเหลือ

1.4.5 อิเล็กโตรคาร์ดิโอแกรม (Electrocardiogram : ECG)

การทำงานของกล้ามเนื้อเกิดจากการที่พัลส์ไฟฟ้ามากระตุ้นทำให้กล้ามเนื้อเกิดการหดตัวและเกิดศักดาไฟฟ้าขึ้น ซึ่งกล้ามเนื้อหัวใจก็เป็นเช่นเดียวกัน การเคลื่อนที่ของไอออนภายในเซลล์กล้ามเนื้อทำให้เกิดศักดาไฟฟ้าทำงานและทำให้หัวใจเต้น การเคลื่อนที่ของไอออนภายในเซลล์กล้ามเนื้อหัวใจจะรวมตัวกันเป็นการไหลของกระแสไฟฟ้าและเป็นผลทำให้เกิดความต่างศักย์ไฟฟ้าภายนอกเนื้อเยื่อและที่บริเวณผิวหนังของร่างกาย การไหลของกระแสจะเกิดขึ้นเฉพาะเวลาที่เกิด

การกระจายของศักดาไฟฟ้าทำงานเท่านั้น ดังนั้นเราพิจารณาได้ว่าหัวใจเป็นเสมือนแหล่งกำเนิด
 สัญญาณไฟฟ้า ซึ่งบรรจุอยู่ในก้อนตัวนำร่างกายเหมือนกับเป็นอิเล็กทริกไดโพล
 (Electric dipole) ดังแสดงในรูปที่ 1.6 และสามารถวัดศักดาไฟฟ้าตกคร่อมระหว่างจุดใดๆที่อยู่บน
 ผิวหนังของร่างกายซึ่งศักดาไฟฟ้าที่วัดได้นี้ เรียกว่า สัญญาณคลื่นไฟฟ้าหัวใจ (Electrocardiogram :
 ECG) โดยคลื่นไฟฟ้าหัวใจที่วัดได้ระหว่างจุดต่างๆจะไม่เหมือนกันขึ้นอยู่กับมุมและระยะทางของ
 ตำแหน่งที่วัดกระทำต่อแกนหัวใจ (Heart axis)



รูปที่ 1.6 การกระจายของศักดาไฟฟ้าบนผิวหนังมีลักษณะเสมือนเป็นอิเล็กทริกไดโพล

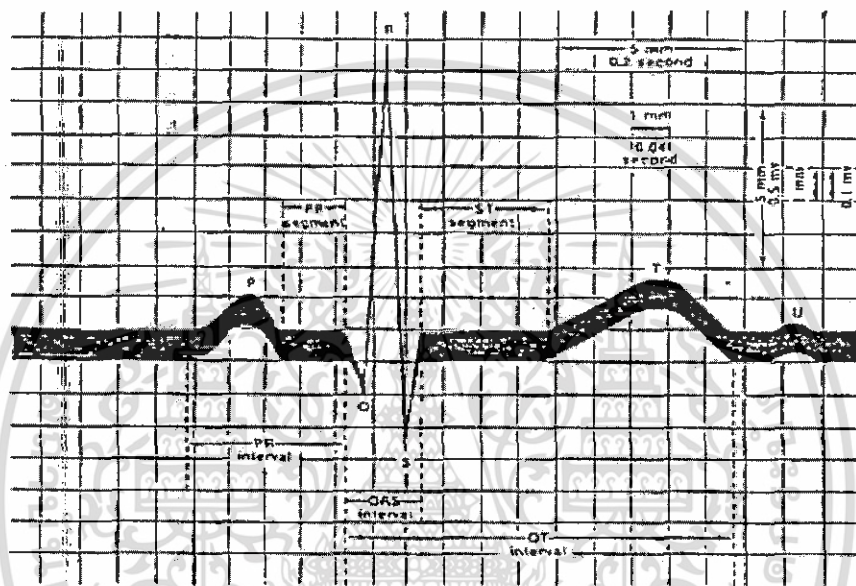
โดยการนำขั้วไฟฟ้าไปติดที่แขนขวาและซ้ายหรือที่เรียกว่า ลีด (Lead) สัญญาณ
 คลื่นไฟฟ้าหัวใจที่วัดได้จากคนปกติ จะเป็นดังรูปที่ 1.7 แต่ละช่วงของสัญญาณจะมีชื่อเรียกแทน
 ด้วยตัวอักษร P, Q, R, S, T, U ซึ่งจะมีความสัมพันธ์กับการทำงานของหัวใจในช่วงต่างๆภายในหนึ่ง
 รอบของการเต้นของหัวใจ แต่ละช่วงของสัญญาณจะมีความหมายดังต่อไปนี้

- 1) สัญญาณ P เกิดจากการทำงานของหัวใจห้องบน จะมีคาบเวลาประมาณ 80-120 ms
- 2) สัญญาณ QRS เกิดจากการทำงานของหัวใจห้องล่างจะมีคาบเวลาประมาณ 80-100 ms
 โดยสัญญาณ R จะมีขนาดสูงสุดเนื่องจากหัวใจห้องล่างจะต้องบีบโลหิตส่งไปยังทุกส่วนของ
- 3) ร่างกาย ผันของหัวใจห้องล่างจึงมีความหนาแน่นมากกว่าส่วนอื่นๆ การที่สัญญาณมีขนาด
 สูงเป็นเพราะผลรวมของศักดาไฟฟ้าทำงานของเซลล์เป็นจำนวนมาก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3) สัญญาณ T เกิดจากการคลายตัวของกล้ามเนื้อห้องล่าง มีคาบเวลาประมาณ 200 ms และมีขนาดประมาณ 30 เปอร์เซ็นต์ของสัญญาณ

4) สัญญาณ U ยังไม่ทราบสาเหตุแน่นอนแต่สันนิษฐานกันว่าเกิดจากการกลับคืนสู่ระดับศักดาไฟฟ้าขณะอยู่นิ่งๆอย่างช้าๆของเซลล์กล้ามเนื้อหัวใจห้องล่าง หรือที่เรียกว่า ศักดาไฟฟ้าตามหลัง (After Potential)



รูปที่ 1.7 องค์ประกอบต่างๆของคลื่นไฟฟ้าหัวใจ

เวลาในแต่ละช่วงของคลื่นไฟฟ้าหัวใจ แสดงถึงการส่งผ่านสัญญาณไฟฟ้าไปยังเนื้อเยื่อกล้ามเนื้อหัวใจที่จุดต่างๆ ซึ่งเวลาในแต่ละช่วงของสัญญาณปกติได้สรุปไว้ในตารางที่ 2.1

ตารางที่ 1.1 ช่วงเวลาต่างๆของคลื่นหัวใจไฟฟ้า

ช่วงเวลาต่างๆของคลื่น ไฟฟ้าของหัวใจ	ช่วงเวลาปกติ (วินาที)	
	ค่าเฉลี่ย	ช่วงเวลา
ช่วงเวลาของ PR	0.18	0.12-0.20
ช่วงเวลาของ QR	0.08	ถึง 0.10
ช่วงเวลาของ QT	0.40	ถึง 0.43
ช่วงเวลาของ ST(QT-QRS)	0.32	-

*หมายเหตุ ช่วงเวลาของ PR วัดได้จากเวลาของสัญญาณ P ถึงเวลาเริ่มของสัญญาณรวม QRS

1.4.6 รายละเอียดของเครื่อง อิเล็กทรอนิกส์วัดโอแกรม

คณะกรรมการของการตรวจ อีซีจี ของสมาคม โรคหัวใจแห่งสหรัฐอเมริกาได้ให้ข้อเสนอแนะ สำหรับเครื่อง อีซีจี ข้อเสนอแนะมีดังนี้

1) Linearity and distortion ความแม่นยำและความคิดเทียบเป็นคุณสมบัติที่สำคัญของ เครื่องอีซีจี การเบี่ยงเบนไปจากความต้องการควรมีค่าน้อยกว่า 5% เมื่อทำการบันทึกลงกระดาษด้วยความสูง 5 และ 50 มม. ความต้องการนี้ครอบคลุมถึงคลื่นไฟฟ้าที่มีความถี่ระหว่าง 0.05-100 Hz

2) Input range เครื่องอีซีจี ต้องสามารถขยายสัญญาณได้ในช่วงกว้างคือ ช่วงที่ความสูงได้ถึง 10 mV

3) Input Impedance and Current อินพุตอิมพีแดนซ์ระหว่างอิเล็กโตรดกับพื้นดินควรจะมีค่าน้อยกว่า 5 เมกะโอห์ม ในระหว่างการวัดนั้นอิเล็กโตรดทุกอันควรจะต้องลงดินทั้งหมด เครื่อง อีซีจี ไม่ควรมีกระแสไฟฟ้ามากกว่า 1.0 ไมโครแอมป์ไหลผ่านผู้ป่วย(ปัจจุบันกระแสรั่วไหลที่ไม่มากกว่า 10 ไมโครแอมป์ นั้นเป็นที่ยอมรับกันโดยทั่วไป)

4) Central Terminal วงจรรีซิสแดนซ์ที่ต้องการเพื่อทำให้เกิด Central Terminal ไม่ควรทำให้เกิดการผิดเพี้ยนของสัญญาณเพิ่มขึ้นจากที่ได้กล่าวไว้ในข้อที่ 1 อีกมากกว่า 2% เมื่อรวมกับความ ต้องการทางอินพุตอิมพีแดนซ์ ค่ารีซิสแดนซ์ที่น้อยที่สุดควรมีค่า 3.3 เมกะ โอห์ม

5) Gain เครื่อง อีซีจี ควรจะมีที่ปรับกำลังขยายได้ 3 เท่า คือ 5,10,และ 20 มม./ มิลลิโวลต์

6) Frequency Response การตอบสนองของเครื่องอีซีจี ในช่วงความถี่ตั้งแต่ 0.14-25 Hz

ควรจะเท่ากันดีไม่ควรต่างกันเกิน 0.5dB สำหรับสัญญาณที่มีความสูงน้อยกว่าหรือเท่ากับ 5มม. บน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กระดาศบ้นทีกเมื่อใช้ความถี่ 25 Hz แล้วการตอบสนองต่อสัญญาณรูปไซน์ไม่ควรจะลดลงมากกว่า 3 dB

7) Common-Mode-Rejection-Ratio (CMRR) ในทุกตำแหน่งของสวิทช์ที่ใช้เลือกสายต่อ (Lead Selector Switch) เมื่อปรับตั้งกำลังขยายของเครื่องบันทึกไว้ที่ 10ม.ม./มิลลิโวลต์ ต่อสาย อิเล็กโตรดทั้งหมดเข้ากับไฟสลบ 60 เฮิร์ตซ์ 120 โวลต์ พร้อมกับสายอีกข้างหนึ่งลงดิน ส่วนสายอีกข้างหนึ่งนั้นซึ่งต่อกับจตุรรวมของสายอิเล็กโตรดทั้งหมด จะนำไปต่ออนุกรมกับคาปาซิแตนซ์ 20 pF ผลที่ได้นั้นไม่ควรจะมีการเคลื่อนที่ของเข็มบันทึกมากกว่า 20 มม. ข้อกำหนดเฉพาะนี้จะยังคงได้อยู่ทั้งเมื่อต่อรีซิสแตนซ์ 100 กิโลโอห์ม แบบอนุกรมกับสายอินพุตด้วย

8) Calibration เครื่อง อีซีจี ควรจะมีศักย์ไฟฟ้ามาตรฐานขนาด 1.0 มิลลิโวลต์ สำหรับปรับเทียบค่ากำลังขยายของเครื่อง

9) Chart Speed ความเร็วของกระดาศบ้นทีกมาตรฐานควรจะเป็น 25 มม./วินาที นอกจากนั้นควรมีความเร็ว 50 มม./วินาที ความแม่นยำของความเร็วควรมีค่า 2%

10) Output เอาท์พุทอิมพีแดนซ์ควรมีค่าน้อยกว่า 100 โอห์ม เอาท์พุทสูงสุดควรมีค่า 1 โวลต์

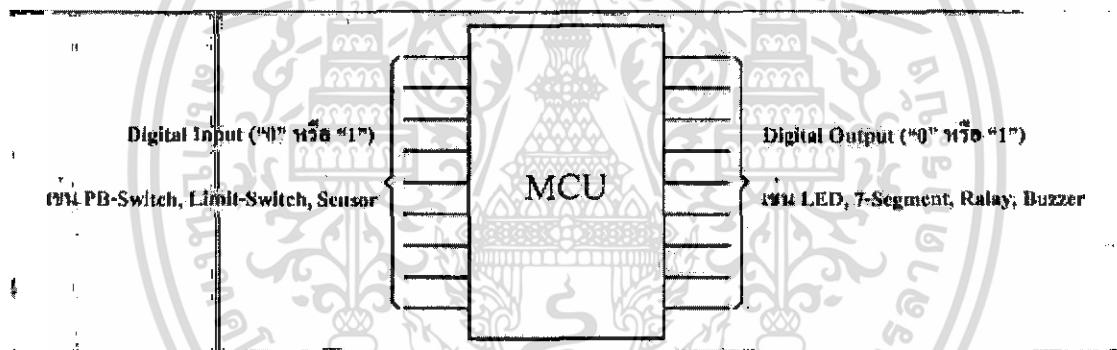
11) Event Marker อุปกรณ์ที่ทำเครื่องขยายด้วยมือควรมีไว้ในเครื่อง อีซีจี สำหรับให้ผู้ใช้เครื่องทำเครื่องหมายเมื่อทำการบันทึกคลื่น ไฟฟ้า อีซีจี

บทที่ 2

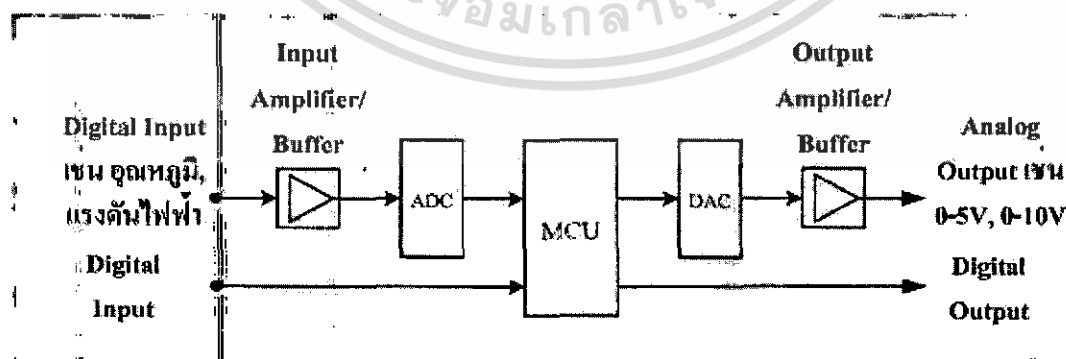
ไมโครคอนโทรลเลอร์ PSoc

2.1 แนะนำไมโครคอนโทรลเลอร์ PSoc

ไมโครคอนโทรลเลอร์ในยุคแรกๆ นั้นมีความสามารถในการประมวลผลได้เฉพาะสัญญาณลอจิกหรือสัญญาณดิจิทัลเท่านั้นดังรูปที่ 2.1 โดยหากระบบใดมีความจำเป็นต้องติดต่อเชื่อมโยงเข้ากับสัญญาณอนาล็อก ก็จำเป็นที่จะต้องเพิ่มเติมวงจรอินเทอร์เฟสเข้าไป เพื่อให้ระบบมีความสามารถที่จะรองรับการทำงานในส่วนที่ต้องการใช้งานซึ่งแสดง ดังรูปที่ 2.2 โดยจะเห็นได้ว่าการพัฒนาระบบไมโครคอนโทรลเลอร์ นั้นมิใช่เพียงแค่การศึกษา โครงสร้างและการเขียนโปรแกรมเท่านั้น หากแต่ยังจำเป็นต้องศึกษาถึงวงจรการอินเทอร์เฟซในรูปแบบต่างๆ เพื่อให้ระบบไมโครคอนโทรลเลอร์ นั้นสามารถใช้งานได้อย่างเต็มประสิทธิภาพ และครอบคลุมความต้องการของงาน



รูปที่ 2.1 ระบบไมโครคอนโทรลเลอร์ที่มีวงจรดิจิทัลเพียงอย่างเดียว



รูปที่ 2.2 ระบบไมโครคอนโทรลเลอร์ ที่มีวงจรอินเทอร์เฟสกับสัญญาณอนาล็อก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เปรียบเทียบระหว่างรูปที่ 2.1 และรูปที่ 2.2 จะสังเกตเห็นได้อย่างชัดเจนว่าระบบ ไมโครคอนโทรลเลอร์ที่มีความจำเป็นต้องทำงานร่วมสัญญาณอนาล็อกจากภายนอกนั้นจำเป็นต้องมีวงจรอินเทอร์เฟซเพิ่มเติมได้แก่

Input Amplifier / Buffer : วงจรขยายสัญญาณในกรณีที่สัญญาณอนาล็อกอินพุทมีขนาดต่ำๆ เช่น การวัดอุณหภูมิด้วย Thermo couple หรือ RTD

วงจร ADC : วงจรแปลงสัญญาณอนาล็อก เป็น ดิจิตอล เพื่อป้อนให้แก่ดิจิตอลอินพุทของ ไมโครคอนโทรลเลอร์จะสามารถรับรู้การเปลี่ยนแปลงของสัญญาณอนาล็อกได้จากข้อมูลนี้ โดยทั่วไปวงจรส่วนนี้ก็จะนิยมเลือกใช้ไอซีสำเร็จรูปที่ทำงานด้านนี้โดยเฉพาะมีทั้งความละเอียด 8 / 10 / 12 / 14 / 16 และ 24 bit ให้เลือกใช้ใช้งานตามความต้องการ

วงจร DAC : วงจรแปลงสัญญาณดิจิตอลเป็นอนาล็อก เพื่อแปลงค่าการประมวลผลที่ได้จากไมโครคอนโทรลเลอร์ ในรูปของสัญญาณดิจิตอลไปสู่สัญญาณอนาล็อก

Output Amplifier / Buffer : วงจรขยายสัญญาณ ในกรณีที่ต้องการสัญญาณเอาพุทที่มีระดับสัญญาณแตกต่างไปจากไฟเลี้ยงของระบบ ซึ่งโดยปกติแล้วแรงดันไฟฟ้านั้นไปเลี้ยงส่วนระบบ ไมโครคอนโทรลเลอร์ที่ 5 V แรงดันสูงสุดของวงจร DAC ก็จะมีค่าไม่เกิน 5V ด้วย ดังนั้นหากต้องการระดับแรงดันเอาพุทที่สูงกว่าก็จำเป็นต้องมีวงจรขยายสัญญาณเพิ่มเติมต่อไป

2.2 โครงสร้างไมโครคอนโทรลเลอร์ PSoC

จากรูปแบบของระบบไมโครคอนโทรลเลอร์เดิมซึ่งสามารถรองรับการทำงานในรูปแบบของเฉพาะสัญญาณทางดิจิตอลตลอดจนการขยายขีดความสามารถที่เพิ่มขึ้นทางด้านอนาล็อกซึ่งจำเป็นต้องอาศัยทักษะความรู้และความชำนาญในการออกแบบ จึงได้มีการพัฒนาชิพ ไมโครคอนโทรลเลอร์ขึ้นเพื่อลดปัญหาและข้อจำกัดของระบบไมโครคอนโทรลเลอร์เดิมตามคอนเซ็ปต์ที่ว่า PSoC หรือ Programmable System On Chip ซึ่งหมายถึงการโปรแกรมชิพให้มีความสามารถที่สอดคล้องกับความต้องการของระบบที่ต้องการได้นั่นเอง หรืออาจจะกล่าวอีกนัยหนึ่งว่าชิพ PSoC นี้สามารถโปรแกรมฟังก์ชันการทำงานที่จำเป็นสำหรับระบบไมโครคอนโทรลเลอร์ เช่น ADC, DAC, PWM, Amplifier, Filter และอื่นๆ อีกมากมายให้อยู่รวมกันภายในชิพเดียวกันได้ จึงถือได้ว่าเป็นประโยชน์ต่อการพัฒนาเป็นอย่างยิ่ง เพราะนั่นหมายถึงการลดความยุ่งยากในการจัดทำวงจรอินเทอร์เฟซเพิ่มเติมจึงไม่จำเป็นต้องสิ้นเปลืองสายสัญญาณของไมโครคอนโทรลเลอร์เพื่อควบคุมอุปกรณ์อินเทอร์เฟซต่างๆ

2.2.1 คุณสมบัติที่สำคัญของ PSoC

จากที่กล่าวมาในช่วงแรกเป็นเพียงเกริ่นที่จะให้ผู้อ่านทุกท่านได้เล็งเห็นถึงคุณสมบัติที่สำคัญของ ไมโครคอนโทรลเลอร์ PSoC ซึ่งมีคุณสมบัติที่สำคัญและโดดเด่นอยู่หลายประเภทดังนี้

1) มีโครงสร้างของระบบภายในแบบ Harvard Architecture ด้วยหน่วยประมวลผลภายในแบบ M8C และสามารถทำงานได้ที่ความถี่สูงถึง 24 MHz

2) มีวงจรถคูณเลขภายในแบบ 8x 8 Multiply (32 Bit Accumulate)

3) สามารถทำงานได้ที่ระดับแรงดันไฟฟ้าตั้งแต่ 3.0V ถึง 5.25V

4) มีโหมดการทำงานแบบ Switch Mode Pump (SPM) ซึ่งช่วยให้สามารถทำงานกับแรงดันไฟเลี้ยงที่มีระดับต่ำถึง 1V ได้

5) สามารถนำไปประยุกต์ใช้งานภาคอุตสาหกรรมได้เป็นอย่างดี โดยสามารถทำงานได้ในช่วงอุณหภูมิ -40 องศา ถึง 85 องศา

6) วงจรกำเนิดสัญญาณนาฬิกาที่มีความเที่ยงตรงสูง โดยสามารถเลือกใช้ได้ตามความต้องการได้แก่

- ใช้วงจรถูกกำเนิดสัญญาณนาฬิกาจากภายใน 24/28MHz โดยมีความผิดพลาดที่ +/- 2.5% โดยไม่จำเป็นต้องใช้อุปกรณ์ภายนอกอื่นๆ เช่น R-C เป็นต้น

- ทำงานร่วมกับ X-TAL 32.768 KHz ประกอบกับคุณสมบัติ PLL ที่มีอยู่ภายในชิพเพื่อกำเนิดสัญญาณนาฬิกาที่ 24/48 MHz

- ทำงานร่วมกับ External Oscillator ได้ที่ความถี่สูงสุด 24 MHz

- มีวงจรถูกกำเนิดสัญญาณภายในอิสระสำหรับการทำงานในโหมด Sleep และ Watch dog เพื่อเพิ่มเสถียรภาพของระบบไมโครคอนโทรลเลอร์

7) หน่วยความจำโปรแกรมที่มีความยืดหยุ่นสูง

- 16 KB Flash Memory สำหรับเบอร์ CY27-Series และ 32 KB สำหรับเบอร์ CY29-Series ที่มี จำนวนต่อการลบและเขียนข้อมูลใหม่ได้สูงสุด 50,000 ครั้ง

- หน่วยความจำ RAM ภายในขนาด 256 Byte สำหรับเบอร์ CY27-Series และ 2 KB สำหรับเบอร์ CY29-Series

- สามารถโปรแกรมข้อมูลลงสู่ชิพด้วยรูปแบบของ In-System Program ได้ โดยไม่จำเป็นต้องถอดชิพออกจากบอร์ด

- สามารถโปรแกรมเพื่ออัปเดตข้อมูลบางส่วนได้ (Partial Flash Updates)

- หลากหลายกับโหมดป้องกัน (Protection Mode)

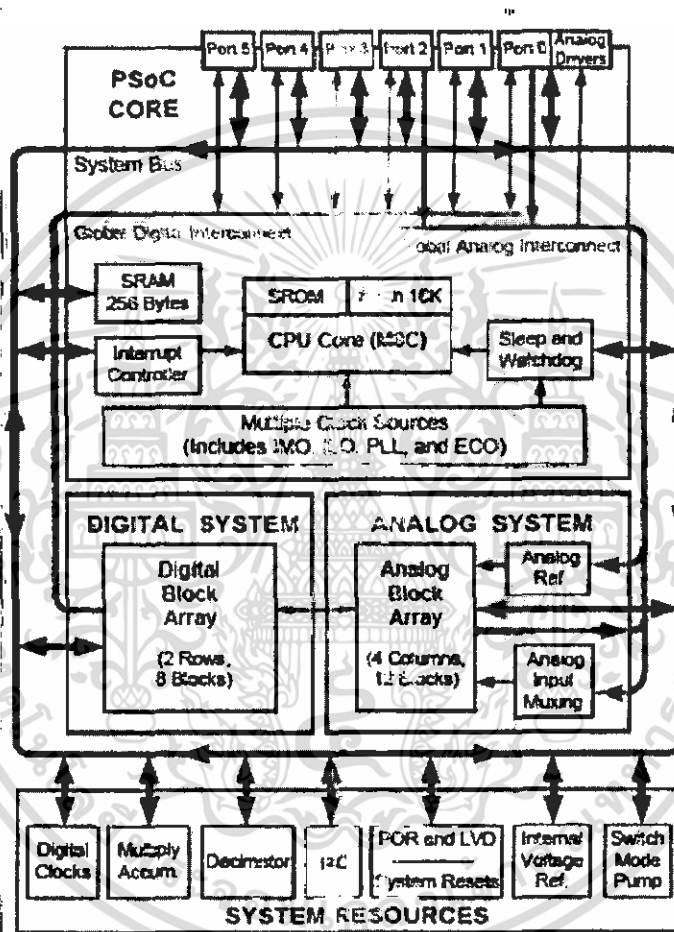
สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

- สามารถใช้งานพื้นที่ว่างของFlash Memory เพื่อนำมาประยุกต์ใช้เป็นหน่วยความจำชนิด EEPROM ได้ โดยไม่จำเป็นต้องอินเทอร์เฟสกับ EEPROM จากภายนอก
- 8) สามารถโปรแกรมฟังก์ชันการทำงานให้กับขาต่างๆของไมโครคอนโทรลเลอร์ได้
 - สามารถขับกระแสได้ 25 mA ทุกขาในโหมด GPIO
 - สามารถเลือกรูปแบบการทำงานของแต่ละขาได้อย่างอิสระ ได้แก่ Pull Up, Pull Down, High Z, Strong, Open Drain High และ Open Drain Low
 - ทุกๆ ขาสัญญาณสามารถกำหนดให้เป็นแหล่งกำเนิดสัญญาณอินเทอร์เฟสได้
- 9) ทรัพยากรเพิ่มเติม ที่มีอยู่ภายในระบบ ได้แก่
 - การสื่อสารแบบ I²C Slave, Master และ Multi-Master
 - มีวงจรการทำงานของ Watchdog และ Sleep Timer
 - ผู้ใช้สามารถกำหนดค่าระดับแรงดันในการทำงานได้
 - มีวงจร Supervisory ประกอบอยู่ภายใน
 - มีวงจรกำเนิดแรงดันอ้างอิงภายในที่มีความเที่ยงตรงสูง
- 10) มีซอฟต์แวร์สำหรับการพัฒนาให้ใช้งานได้ทั้งภาษา C และ Assembly

72202

2.3 โครงสร้างทางฮาร์ดแวร์

การศึกษาและใช้งานไมโครคอนโทรลเลอร์จะเกิดประโยชน์สูงสุด ผู้ใช้งานจำเป็นจะต้องรู้ถึงโครงสร้างภายในตัวชิปไมโครคอนโทรลเลอร์ สำหรับไมโครคอนโทรลเลอร์ PSoC มีรูปแบบดังรูปที่ 2.3



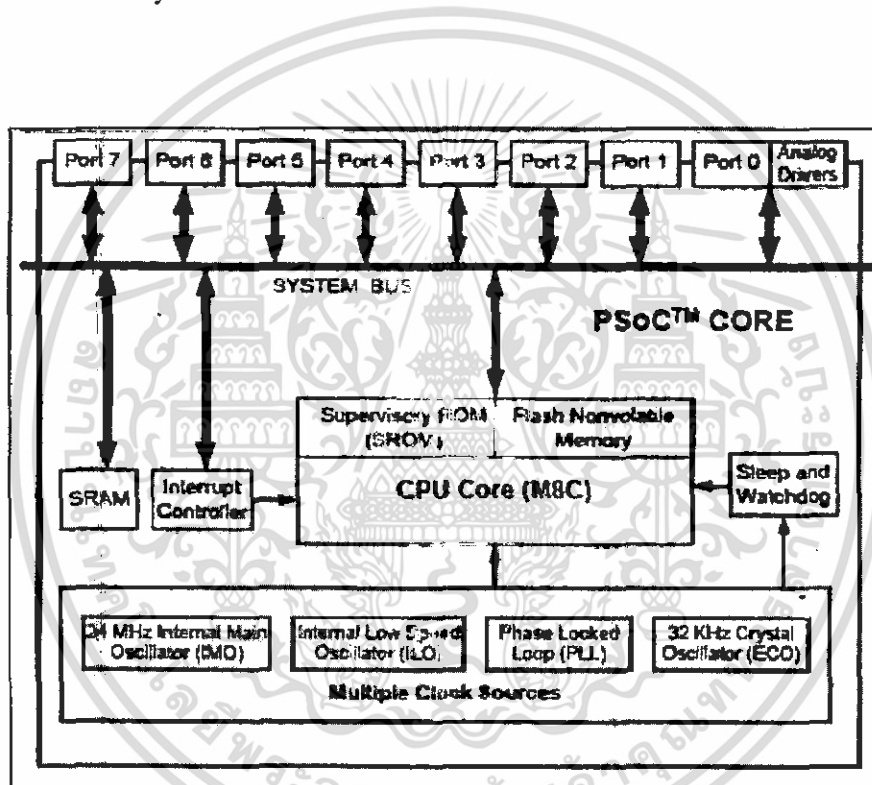
รูปที่ 2.3 บล็อกไดอะแกรมไมโครคอนโทรลเลอร์ PSoC

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3.1 แกนหลักในการประมวลผลและควบคุม (PSoC Core)

PSoC Core เป็นส่วนของแกนหลักในการประมวลผลและควบคุมการทำงานภายในทั้งหมด อันประกอบด้วยหน่วยประมวลผลแบบ M8C, Flash Memory หรือหน่วยความจำโปรแกรม

Supervisory ROM (SROM) หน่วยความจำภายในที่ทำหน้าที่ควบคุมระบบการทำงานภายในของไมโครคอนโทรลเลอร์ เช่น การ Boot ระบบ, การ Calibrate วงจรภายใน และการจัดการข้อมูลกับ Flash Memory



รูปที่ 2.4 PSoC Core

SRAM หน่วยความจำแบบ RAM ภายใน สำหรับใช้ในการเก็บข้อมูลระหว่างการทำงานของโปรแกรมนอกจากนี้พื้นที่ของ Stock Pointer ก็เก็บไว้ในหน่วยความจำส่วนนี้ด้วยเช่นกัน

วงจรกำเนิดสัญญาณนาฬิกา ประกอบด้วย

-24 MHz Internal Main Oscillator หรือ IMO เป็นวงจรกำเนิดสัญญาณนาฬิกาภายในที่ ความถี่ 24 MHz โดยไม่จำเป็นต้องใช้สัญญาณนาฬิกาหรือ X-TAL จากภายนอก ซึ่งถือได้ว่าเป็น ส่วนของวงจรกำเนิดสัญญาณนาฬิกาที่มีบทบาทและสำคัญ เพราะนอกจากการใช้งานต่างๆ ของ ไมโครคอนโทรลเลอร์ได้อย่างครบถ้วน โดยไม่จำเป็นต้องต่ออุปกรณ์ในการกำเนิดสัญญาณนาฬิกา จากภายนอกแล้ว ยังสามารถกำเนิดความถี่ในการทำงานได้สูงถึง 24 MHz ประกอบกับค่า Error เพียง 2.5%

- Internal Low Speed Oscillator หรือ ILO เป็นวงจรกำเนิดสัญญาณความถี่ต่ำอีกชุดหนึ่ง ซึ่งแยกออกมาเป็นอิสระเพื่อใช้เป็นวงจรกำเนิดสัญญาณนาฬิกาให้กับการทำงานของ Watchdog และ Sleep Timer การแยกวงจรกำเนิดสัญญาณนาฬิกาส่วนนี้ออกมาก็เพื่อต้องการให้มั่นใจได้ว่า ระบบจะมีเสถียรภาพที่คตินั่นเอง

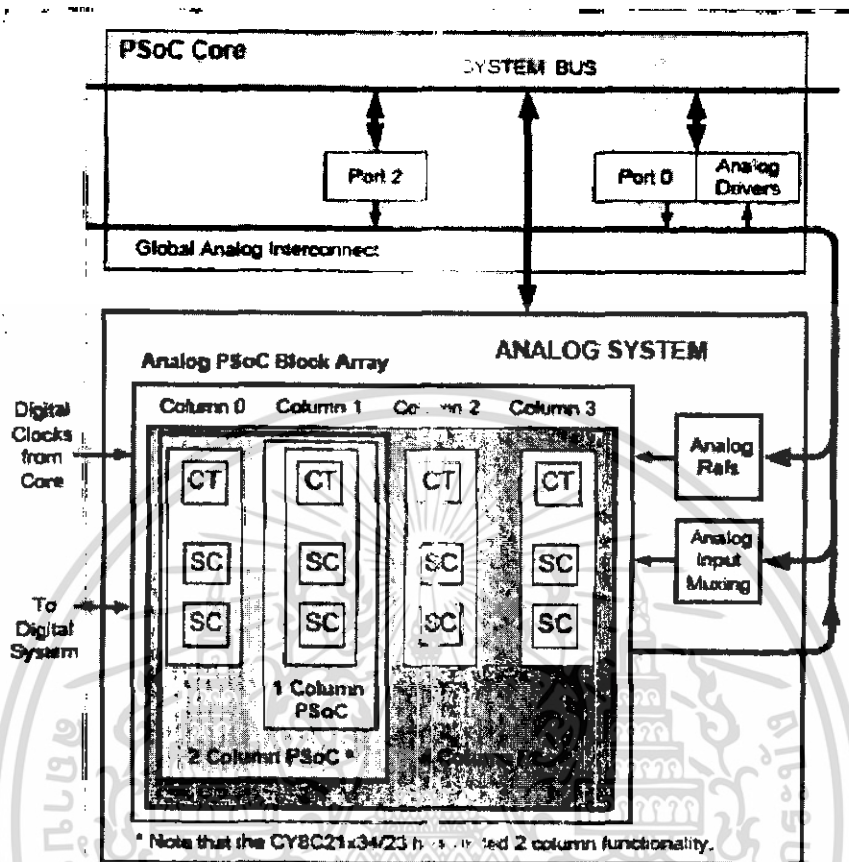
-32 KHz Crystal Oscillator หรือ ECO เป็นโหมดการทำงานของวงจรกำเนิดสัญญาณ นาฬิกาซึ่งจะต้องทำงานร่วมกับ X-TAL 32.768 MHz จากภายนอก การใช้งานรูปแบบนี้ก็เพื่อ ต้องการให้ความถี่ของสัญญาณนาฬิกาภายในมีค่าความเที่ยงตรงสูงสุดที่ 24 MHz ซึ่งผู้อ่าน หลายท่านอาจจะสงสัยว่าเหตุใด X-TAL 32.768 KHz จึงสามารถสร้างความถี่สัญญาณ นาฬิกาภายในได้สูงสุดถึง 24 MHz เหตุที่สามารถทำงานเช่นนั้นได้ก็เพราะมีวงจร PLL (Phase Lock Loop) ประกอบอยู่ภายใน

- Sleep and Watchdog เป็นโหมดควบคุมการทำงานในแบบ Sleep และระบบตรวจสอบ การทำงานของระบบไมโครคอนโทรลเลอร์ด้วย Watchdog

-Interrupt Controller หน่วยควบคุมการอินเทอร์รัพต์ โดยทำหน้าที่ควบคุมการตอบสนอง ต่ออินเทอร์รัพต์จากแหล่งต่างๆ และการจัดลำดับความสำคัญของการอินเทอร์รัพต์

2.3.2 Digital System

เป็นพื้นที่การทำงานของระบบดิจิทัลโดยเป็นส่วนการทำงานทาง Hardware ที่แยกเป็น อิสระจาก PSoC Core โครงสร้างส่วนนี้เองที่ผู้ใช้สามารถกำหนดคุณสมบัติฟังก์ชันทางด้าน ดิจิตอลลงให้แก่ชิพไมโครคอนโทรลเลอร์ได้ เพื่อให้ชิพไมโครคอนโทรลเลอร์มีคุณสมบัติ ทางด้านดิจิทัลตามต้องการสำหรับชิพรุ่น CY27-Series มีให้ใช้งานได้ 8 Digital Block และชิพ รุ่น CY29-Series สามารถใช้งานได้ถึง 16 Digital Block สำหรับคุณสมบัติพื้นฐานของแต่ละบล็อก คือ มีขนาดข้อมูลเท่ากับ 8 บิต โดยแสดงดังรูปที่ 2.5



รูปที่ 2.6 Analog System

2.3. 4 System Resources

เป็นส่วนของทรัพยากรรวมภายในระบบ ซึ่งแต่ละส่วนของระบบไมโครคอนโทรลเลอร์สามารถติดต่อถึงกัน ได้ผ่านซิสเต็มบัส (System Bus) อันประกอบด้วย

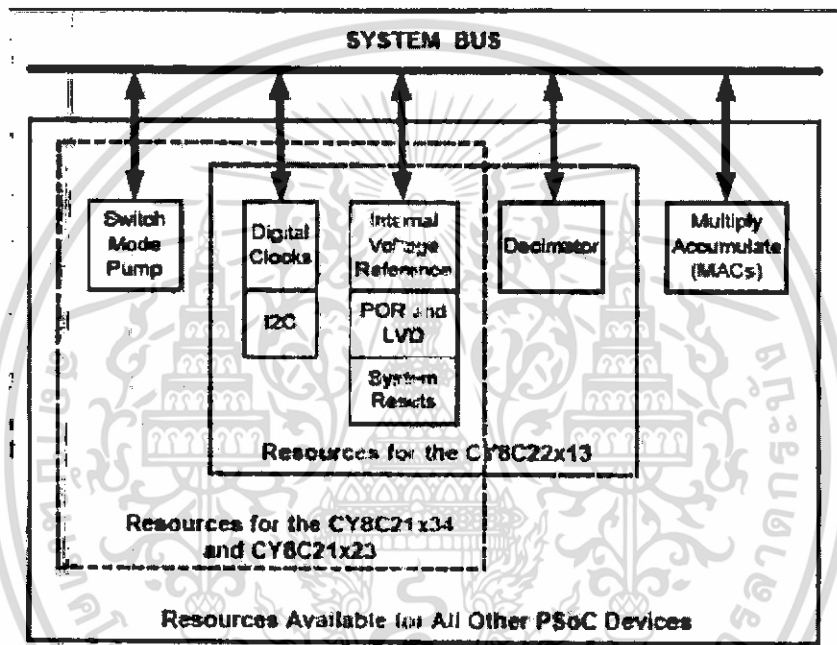
- 1) Digital Clock สำหรับควบคุมการหารความถี่สัญญาณนาฬิกา
- 2) Multiply Accumulate (MAC)
- 3) Decimator
- 4) I²C สำหรับการสื่อสารด้วยรูปแบบ I²C
- 5) POR and LVD สำหรับควบคุมระบบ Reset และระบบตรวจสอบระบบแรงดันไฟเลี้ยง

ต่ำกว่ากำหนด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6) Internal Voltage Reference แรงดันอ้างอิงภายใน สามารถกำหนดใช้งานเป็นค่าแรงดันอ้างอิงภายในให้แก่วงจร ADC หรือส่งค่าแรงดันอ้างอิงออกไปสู่ขาสัญญาณเพื่อนำออกไปใช้งานภายนอกได้

7) Switch Mode Pump โหมคควบคุมการทำงานสำหรับบูทค่าแรงดันไฟเลี้ยงระดับต่ำให้มีค่าแรงดันที่สูงขึ้นและเพียงพอสำหรับการทำงานของระบบไมโครคอนโทรลเลอร์ได้สำหรับการประยุกต์ใช้งานแรงดันไฟฟ้าจากแบตเตอรี่



รูปที่ 2.7 System Resources

2.3.5 พอร์ต (PORT)

เป็นขาสัญญาณต่างๆ ที่ใช้สำหรับการอินเทอร์เฟซไปยังวงจรต่างๆ โดยจำนวนของพอร์ต จึงขึ้นอยู่กับเบอร์ของไมโครคอนโทรลเลอร์ที่เลือกนำมาใช้งาน โดยมีขนาดตั้งแต่ 8/20/28/44 และ 48 ขาให้เลือกใช้งานตามความเหมาะสมของการใช้งาน

ขาสัญญาณต่างๆของ PSoC ไมโครคอนโทรลเลอร์

ขาสัญญาณของ PSoC มีลักษณะคล้ายกับไมโครคอนโทรลเลอร์เบอร์อื่นๆ คือมีทั้งขาสัญญาณอินพุตและเอาต์พุต ซึ่งในบางขาอาจทำหน้าที่มากกว่า 1หน้าที่ หน้าที่การทำงานของขาสัญญาณต่างๆ สามารถสรุปได้ดังตารางต่อไปนี้

Pin Name	Description	Input/Output
SMP	Switch Mode Pump	Power
Vdd	Supply Voltage	Power
Vss	Ground	Power
XRES	External Reset (Active High)	Input
P0[0]-P0[1]	Port 0[0],0[1], Analog Input	Input/Output
P0[2]-P0[5]	Port 0[2],0[3],0[4],0[5],Analog Input/Output	Input/Output
P0[6]-P0[7]	Port 0[6],0[7], Analog Input	Input/Output
P1[0]	Port 1[0],XTAL Out/SDATA/ I ² C SDA	Input/Output
P1[1]	Port 1[1],XTAL In/SCLK/I ² C SCL	Input/Output
P1[2]	Port 1[2]	Input/Output
P1[3]	Port 1[3]	Input/Output
P1[4]	Port 1[4],EXTCLK	Input/Output
P1[5]	Port 1[5], I ² C SDA	Input/Output
P1[6]	Port 1[6]	Input/Output
P1[7]	Port 1[7], I ² C SCL	Input/Output
P2[0]-P2[3]	Port2[0],2[1],2[2],2[3],Non-Multiplexed Analog Input	Input/Output
P2[4]	Port2[4],External AGND	Input/Output
P2[5]	Port2[5]	Input/Output
P2[6]	Port2[6],External VREF	Input/Output
P2[7]	Port2[7]	Input/Output
P3[0]-P3[7]	Port3[0],3[1],3[2],3[3],3[4],3[5],3[6],3[7]	Input/Output
P4[0]-P4[7]	Port4[0],4[1],4[2],4[3],4[4],4[5],4[6],4[7]	Input/Output
P5[0]-P5[3]	Port5[0],[1],5[2],5[3]	Input/Output

ตารางที่ 2.1 จากตารางข้างต้นเป็นการกำหนดขาสัญญาณมาตรฐานของ PSoC

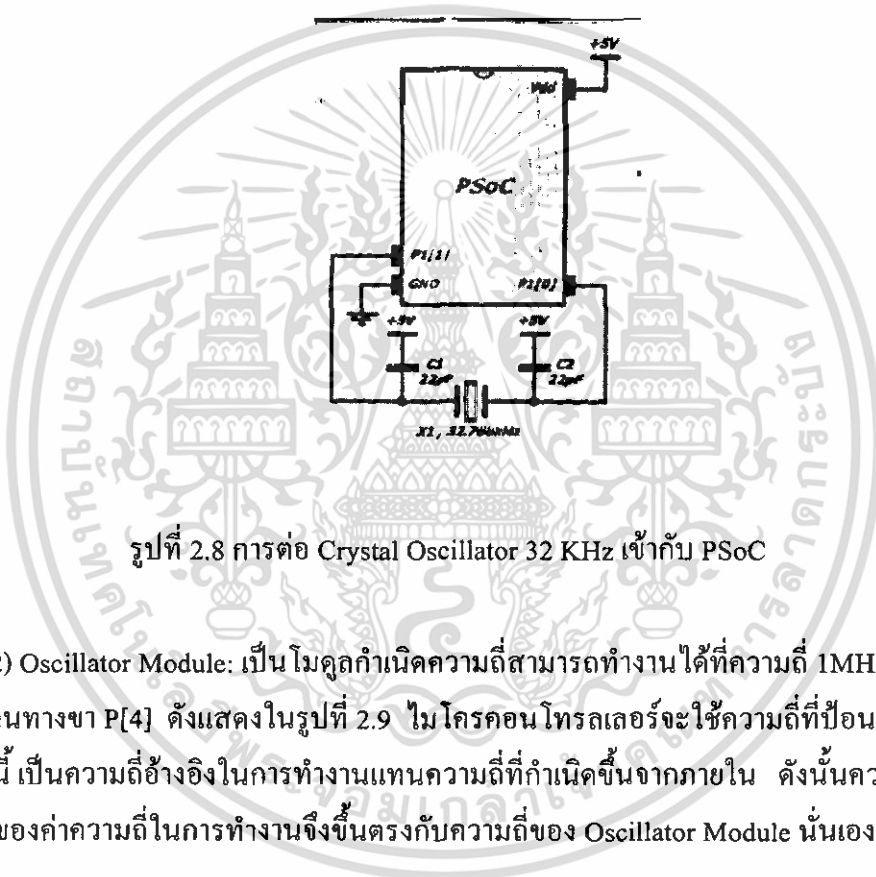
ไมโครคอนโทรลเลอร์ทั้งเบอร์เล็กและเบอร์ใหญ่นั้นหมายความว่า บางเบอร์อาจจะไม่มีขาสัญญาณบางขาปรากฏอยู่ในตารางที่ 1

2.3.6 วงจรกำเนิดสัญญาณนาฬิกา (Oscillator)

ไมโครคอนโทรลเลอร์ PSoC สามารถทำงานได้ด้วยวงจรถูกกำเนิดความถี่ภายในได้ถึง 24 MHz แต่อย่างไรก็ดีการใช้วงจรมีค่าความผิดพลาด โดยปกติจะมีค่าไม่เกิน 2.5% ดังนั้นสำหรับงานที่ต้องการความเที่ยงตรงสูงกวานี้ สามารถใช้วงจรถูกกำเนิดความถี่จากภายนอกซึ่งสามารถรองรับการใช้งานได้ 2 ลักษณะคือ

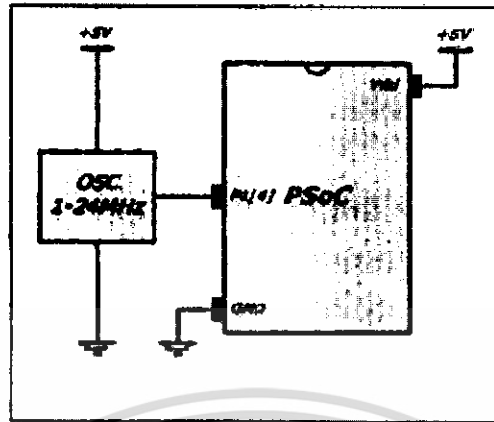
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1) Crystal Oscillator 32 KHz: เป็นคริสตอลชนิดเดียวกันกับที่ใช้กับชิพนาฬิกาหรือ RTC แม้ว่าความถี่ในการทำงานจะมีค่าเป็น 32 KHz แต่ไมโครคอนโทรลเลอร์ PSoC สามารถใช้เป็นการคูณความถี่อ้างอิงสำหรับผลิตความถี่ 24 MHz ภายในไมโครคอนโทรลเลอร์ได้ โดยใช้คุณสมบัติของ PLL(Phase Lock Loop) การเลือกใช้วงจรกำเนิดความถี่ประเภทนี้ จะต้องต่อผ่านขาไมโครคอนโทรลเลอร์ P[0] , P[1] ประกอบกับคาปาซิเตอร์จากภายนอกอีก 2 ตัวดังรูปที่ 2.8



รูปที่ 2.8 การต่อ Crystal Oscillator 32 KHz เข้ากับ PSoC

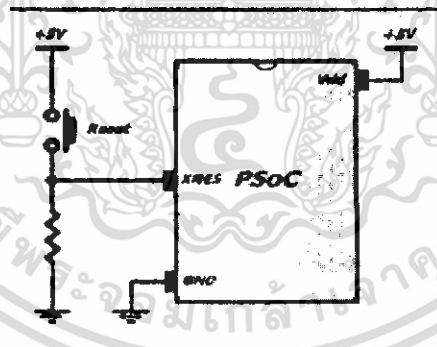
2) Oscillator Module: เป็น โมดูลกำเนิดความถี่สามารถทำงานได้ที่ความถี่ 1MHz-24MHz โดยต่อผ่านทางขา P[4] ดังแสดงในรูปที่ 2.9 ไมโครคอนโทรลเลอร์จะใช้ความถี่ที่ป้อนเข้ามาจากภายนอกนี้ เป็นความถี่อ้างอิงในการทำงานแทนความถี่ที่กำเนิดขึ้นจากภายใน ดังนั้นความถี่โดยตรงของค่าความถี่ในการทำงานจึงขึ้นตรงกับความถี่ของ Oscillator Module นั้นเอง



รูปที่ 2.9 Oscillator Module

2.3.7 การรีเซ็ต (RESET)

ขาสัญญาณรีเซ็ตของไมโครคอนโทรลเลอร์ PSoC หรือขา XRES จะมียูนิคอนโทรลเลอร์ทุกรุ่น ยกเว้นรุ่นที่มีขนาด 8 ขา ซึ่งจะไม่มีขาสัญญาณนี้ การรีเซ็ตจะเกิดขึ้นได้เมื่อได้รับลอจิก “1” หรือแรงดันไฟ +5v ดังนั้นวงจรรีเซ็ตจึงสามารถแสดงดังรูป 2.10



รูปที่ 2.10 การต่อขารีเซ็ตเข้ากับ PSoC

2.3.8 การโปรแกรมข้อมูลลงสู่ชิพไมโครคอนโทรลเลอร์ (In-Circuit Program Interface)

การโปรแกรมข้อมูลลงสู่ชิพไมโครคอนโทรลเลอร์ PSoC สามารถรองรับการโปรแกรมในลักษณะ ISP โดยไม่ต้องถอดชิพออกจากบอร์ด ขาสัญญาณสำหรับการโปรแกรมประกอบด้วย P1[0],P1[1]และ XRES

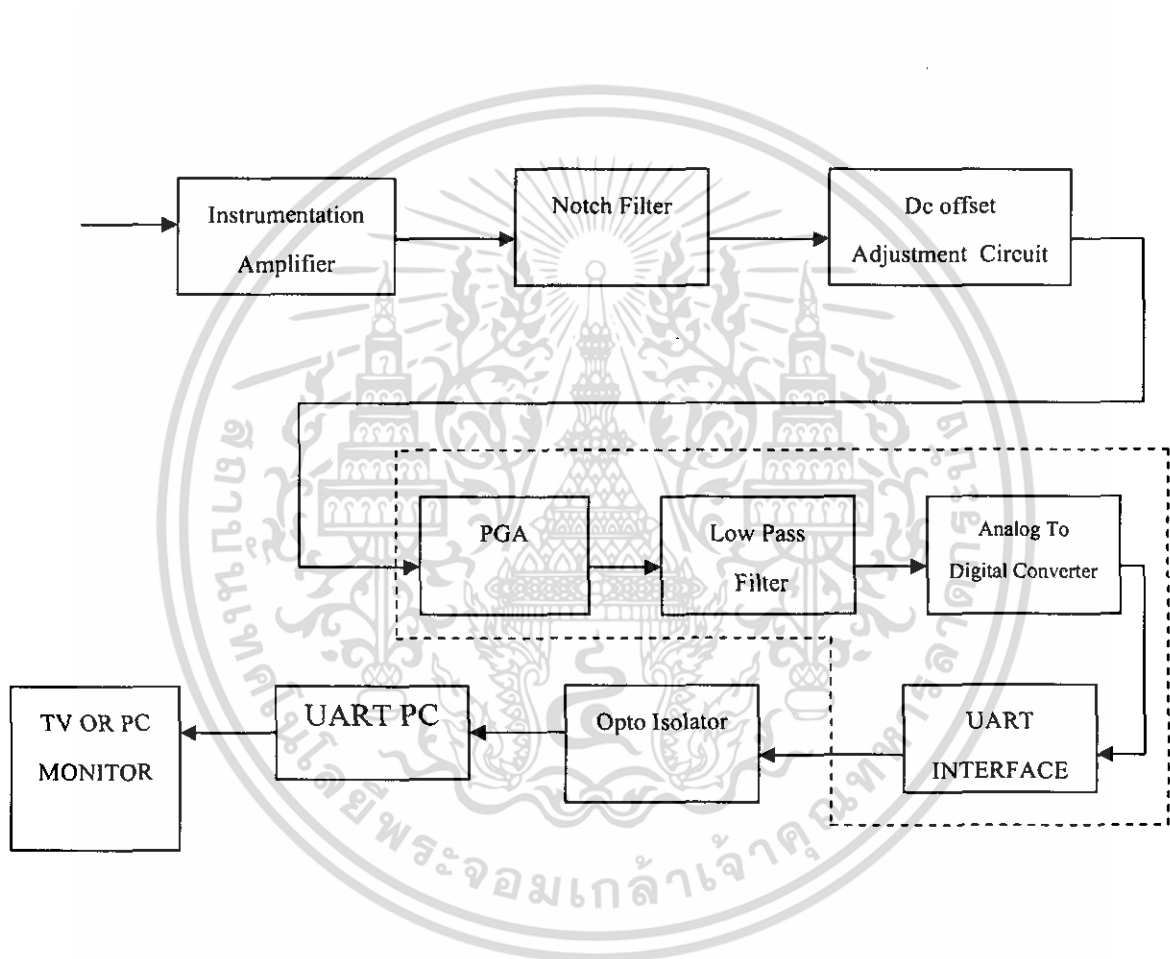
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3

การออกแบบวงจร

3.1 โครงสร้างของวงจร

วงจรวัดและส่วนแสดงคลื่นสัญญาณไฟฟ้าหัวใจ ซึ่งประกอบด้วยส่วนต่างๆ ดังแสดงได้ดังรูปที่ 3.1 ซึ่งแสดงส่วนต่างๆ ได้ตามบล็อกไดอะแกรม

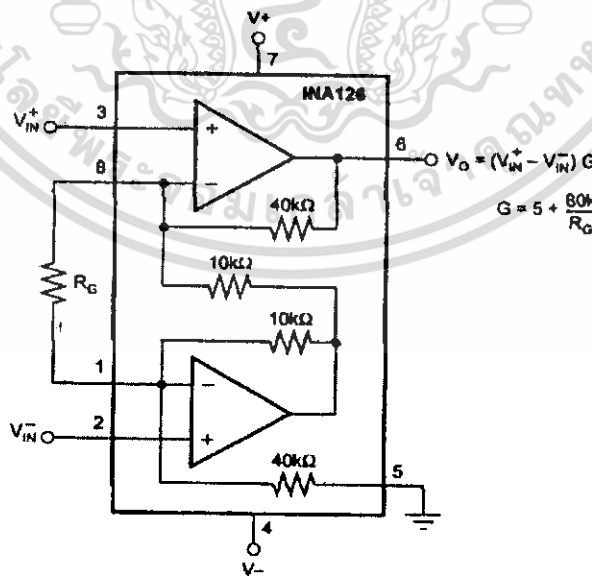


รูปที่ 3.1 แสดงบล็อกไดอะแกรมการออกแบบวงจรใช้งานเครื่อง ECG

3.2 ส่วนของวงจรอินสตรูเมนเตชันแอมพลิฟายเออร์ (Instrumentation Amplifier)

ส่วนของวงจรอินสตรูเมนเตชันแอมพลิฟายเออร์ได้ใช้ IC-เบอร์ INA126P ซึ่งเป็น IC อินสตรูเมนเตชันแอมพลิฟายเออร์สำเร็จรูป ซึ่งในการทำงานจะมีวงจรประกอบดังแสดงในรูปที่ 3.2 ซึ่งวงจรอินสตรูเมนเตชันแอมพลิฟายเออร์เป็นวงจรแรกที่ทำหน้าที่ขยายสัญญาณไฟฟ้าหัวใจ ที่มีขนาดของสัญญาณน้อยมากเพียงประมาณ 0.5-5 mV โดยการรับสัญญาณจากอิเล็กโทรดที่ติดบนผิวหนัง ซึ่งมีความต้านทานสูงมากและมีสัญญาณรบกวนจากไฟฟ้ากระแสสลับ 220 โวลต์ ความถี่ 50 เฮิร์ตซ์ปะปนมาด้วย ดังนั้น วงจรขยายที่จะนำมาใช้ต้องมีคุณสมบัติดังนี้

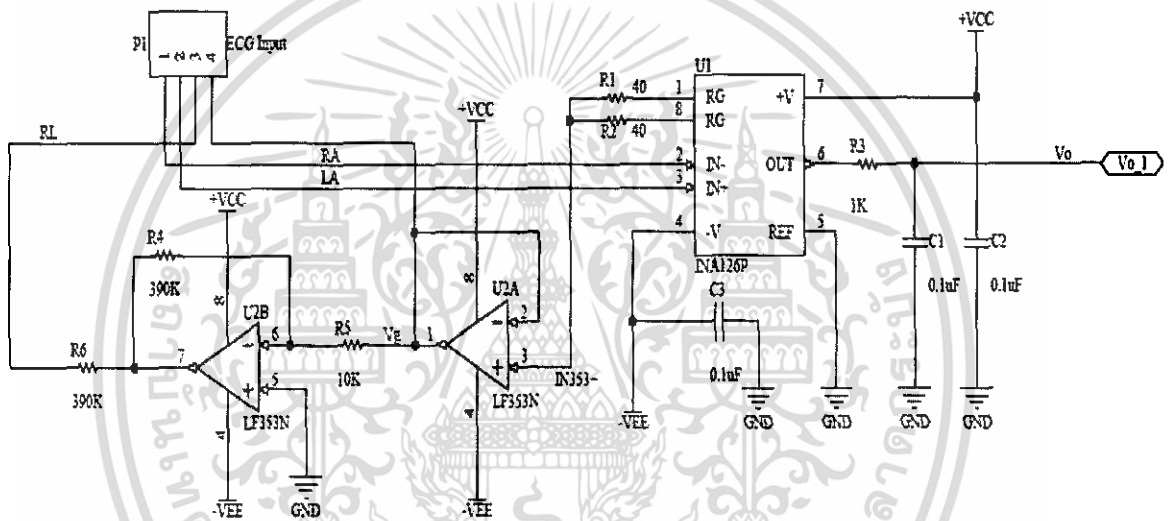
1 อินพุตอิมพีแดนซ์สูงมาก เมื่อเทียบกับความต้านทานของผิวหนังเพื่อป้องกันการเสียสมดุลของวงจรและการบั่นทอนสัญญาณที่ป้อนเข้าสู่อินพุต การเสียสมดุลของวงจรจะมีผลเสียต่อวงจรขยาย คือ สัญญาณรบกวนที่เข้ามาในลักษณะสัญญาณคอมมอน โหมด(Common Mode Signal)ไม่สามารถกำจัดออกไปได้และยังทำให้เกิดศักดาไฟฟ้าออฟเซต(offset voltage) ซึ่งจะถูกขยายให้มีขนาดมากขึ้นที่เอาท์พุท ถ้าศักดาไฟฟ้าออฟเซตมีค่ามากจะทำให้วงจรขยายอิมพัลส์มีศักดาไฟฟ้าเอาท์พุทค้างอยู่มีค่าเกือบเท่ากับศักดาไฟฟ้าของแหล่งจ่ายไฟฟ้านั้นใดด้านหนึ่งทำให้วงจรไม่สามารถทำงานได้



รูปที่ 3.2 โครงสร้างภายในของอินสตรูเมนแอมพลิฟายเออร์เบอร์ INA126P

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. ค่า CMRR (Common Mode Rejection Ratio) ค่า CMRR เป็นคุณสมบัติอย่างหนึ่งของ วงจรขยายความแตกต่าง ที่สามารถกำจัดสัญญาณรบกวนได้คุณสมบัตินี้คือ การมีค่าอัตราขยายดิฟเฟอเรนเชียลโหมคสูง และมีอัตราขยายคอมมอนโหมคต่ำ ซึ่งควรจะมีค่าไม่ต่ำกว่า 60 dB สำหรับอินสตรูเมนต์แอมพลิฟายเออร์ INA126P มีค่าอัตราขยายคอมมอนโหมคหรือค่า CMRR ประมาณ 83 dB สำหรับค่า Min และจะอธิบายอีกครั้งในบทของการทดลอง



รูปที่ 3.3 วงจรอินสตรูเมนต์แอมพลิฟายเออร์ที่ใช้ในการทดลอง

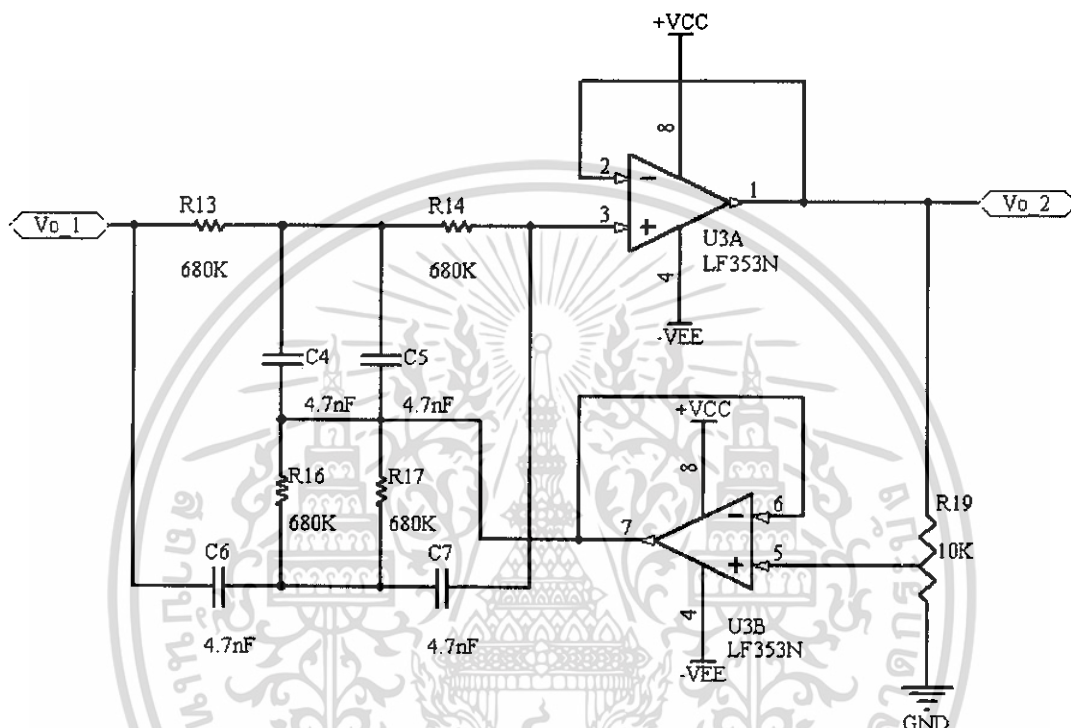
จากรูปจะเห็นว่า IC1 ทำหน้าที่ขยายสัญญาณที่ได้รับเข้ามาทางด้านอินพุตเพื่อให้มีขนาดของสัญญาณที่จะวัดนั้นมีค่าที่ชัดเจนยิ่งขึ้น และ IC2 ทำหน้าที่เป็นบัฟเฟอร์ของสัญญาณและทำหน้าที่อีกอย่างคือใช้ต่อเพื่อชิลด์กราวด์ของสายอิเล็กทรอนิกส์

3.3 วงจรกรองแบบกำจัดแถบความถี่ (Notch Filter)

ถึงแม้ว่าวงจรขยายในภาคแรกจะเป็นวงจรอินสตรูเมนต์แอมพลิฟายเออร์ ซึ่งมีคุณสมบัติในการกำจัดสัญญาณรบกวนได้ก็ตาม แต่ถ้าเกิดความไม่สมดุลของวงจรขึ้นมา สัญญาณรบกวนซึ่งส่วนใหญ่เป็นความถี่ 50 Hz ก็สามารผ่านได้ แต่เนื่องจากคลื่นไฟฟ้าหัวใจมีความถี่ต่ำอยู่ในช่วง 0.5Hz – 200Hz ถ้าเราใช้วงจรกรองความถี่ต่ำ (Low pass Filter) แบบธรรมดาที่ยอมให้ความถี่ต่ำกว่า 50Hz ผ่านไปได้ ก็ทำให้สัญญาณไฟฟ้าหัวใจส่วนที่มีความถี่สูงกว่า 50Hz ถูกกำจัด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

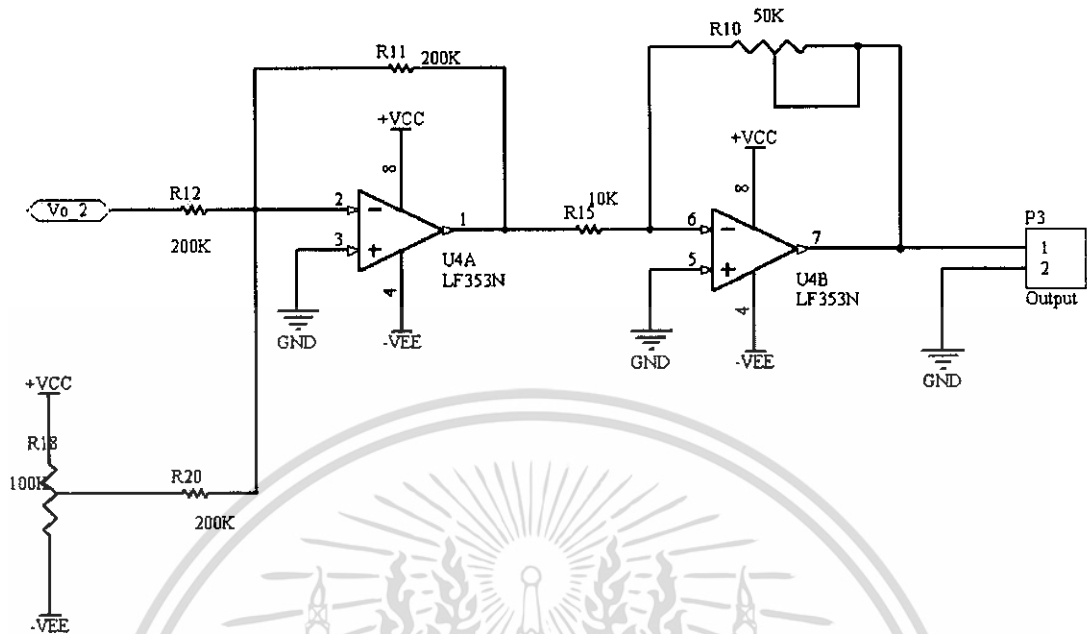
ออกไปดังนั้นเราจึงต้องใช้วงจรกรองความถี่ต่ำแบบ Notch Filter ซึ่งจะยอมให้สัญญาณความถี่สูงและความถี่ต่ำกว่า 50Hz ผ่านไปได้ ส่วนสัญญาณรบกวน 50Hz จะถูกกำจัดออกไปวงจรแสดงดังรูปที่ 3.4



รูปที่ 3.4 วงจรกรองความถี่ต่ำแบบไม่ผ่านเฉพาะช่วง (Notch Filter)

3.4 ส่วนของวงจรปรับแรงดันออฟเซต (DC Offset Adjustment Circuit)

เป็นวงจรที่สร้างขึ้นเพื่อขจัดระดับสัญญาณไฟฟ้าหัวใจที่เดิมมีค่าทั้งลบและค่าบวกให้เลื่อนขึ้นไปจนมีระดับแรงดันไฟฟ้าเป็นบวกเท่านั้น เพื่อผ่าน ADC ต่อไป ดังแสดงในรูปที่ 3.5



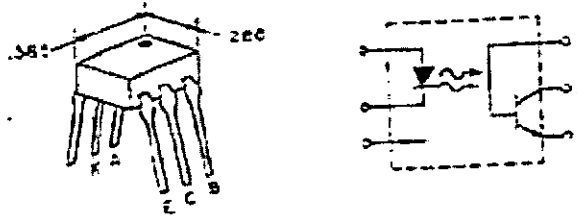
รูปที่ 3.5 วงจรปรับแรงดันออฟเซต (DC Offset Adjustment Circuit)

หลักการการทำงานของวงจร คือ เมื่อมีสัญญาณอินพุตที่เป็นลักษณะสัญญาณไฟตรงที่ถูกรบกวนด้วยสัญญาณไฟฟ้าสลับ ดังนั้นแรงดันไฟตรงจะเข้าสู่อินพุตที่ขาอินเวอร์ติงของออปแอมป์ R18 เป็นตัวต้านทานปรับค่าได้เพื่อเลือกปรับค่าแรงดัน V_x โดยค่า V_x จะเป็นแรงดันไฟตรงและมารวมกับ V_a ซึ่ง V_a เมื่อรวมกันแล้วขยายโดยออปแอมป์จะทำให้เกิดออฟเซตขึ้นและได้สัญญาณไฟฟ้าหัวใจไปขึ้นอยู่กับสัญญาณไฟตรงซึ่งแรงดันไฟฟ้าออฟเซตนี้สามารถสวิงได้เป็นทั้งค่าบวกและลบสำหรับอัตราขยายในวงจรดูจากสมการ

$$V_{out}/V_{in} = -R_{11}/R_{12} \dots\dots\dots 3.3$$

3.5 วงจรแยกสัญญาณไฟฟ้า(Opto-Isolator)

เป็นอุปกรณ์ที่ใช้หลักการการทำงาน โดยการเปลี่ยนสัญญาณไฟฟ้าให้เป็นสัญญาณแสงและเปลี่ยนสัญญาณแสงให้เป็นสัญญาณไฟฟ้าอีกครั้งหนึ่ง วงจรแยกสัญญาณประกอบด้วย ไดโอดเปล่งแสง (Infrared LED) และทรานซิสเตอร์รับแสง (Photo transistor) ซึ่งรวมอยู่ในไอซีเพียงตัวเดียว ลักษณะการทำงานของการทำงานของการแยกสัญญาณ (opto-isolation) เป็นการส่งผ่านสัญญาณเพียงทางเดียวข้ามช่องว่าง ดังนั้นส่วนของทรานซิสเตอร์รับแสงจะไม่มีผลกระทบโดยตรงกับวงจรทางด้านสัญญาณขาเข้า และลักษณะที่สำคัญอีกประการหนึ่งคือ วงจรแยกสัญญาณมีค่าความต้านทานระหว่างด้านขาเข้าและด้านขาออกสูงมากประมาณ 10^{11} โอห์ม ตัวอย่างแสดงดังรูปที่ 3.6

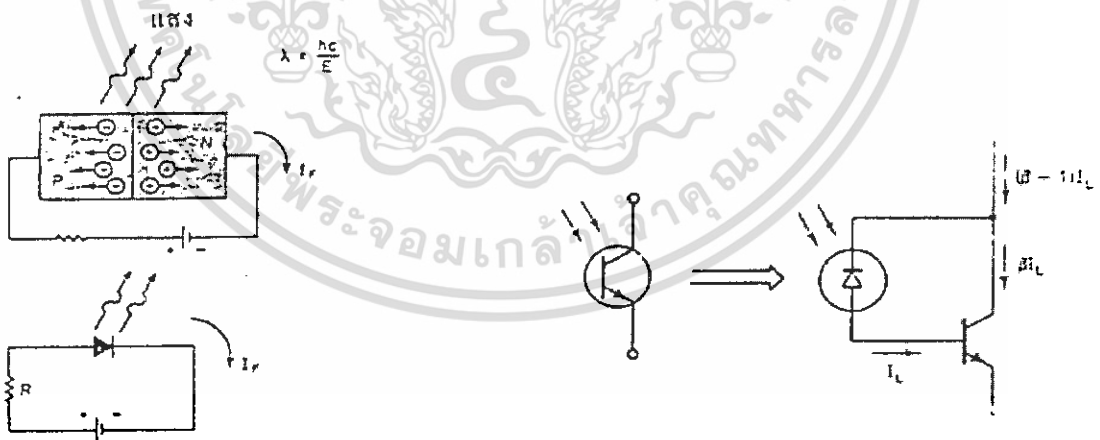


รูปที่ 3.6 อุปกรณ์แยกสัญญาณทางไฟฟ้า

ลักษณะการทำงานของไดโอดเปล่งแสงและทรานซิสเตอร์รับแสงเป็นดังนี้

ไดโอดเปล่งแสง เป็นส่วนที่ทำให้กำเนิดแสงได้ เมื่อมีกระแสไหลผ่านบริเวณรอยต่อพีเอ็น (PN Junction) ของตัวมันจะทำให้อิเล็กตรอนบริเวณนั้นมีการเปลี่ยนระดับพลังงาน ไปจากเดิมและมีการปล่อยพลังงานออกมาในรูปของคลื่นแสง โดยความถี่ของแสงที่ปล่อยออกมาจะขึ้นอยู่กับช่องว่างของแถบพลังงานของวัสดุที่ใช้ทำเป็นไดโอดนั้นๆ ลักษณะการทำงานของไดโอดเปล่งแสงแบบอินฟราเรด (Infrared LED) แสดงดังรูปที่ 3.7 ก.

ทรานซิสเตอร์รับแสง เป็นอุปกรณ์ที่สามารถเปลี่ยนพลังงานแสงให้เป็นค่าของพลังงานไฟฟ้าได้ ทรานซิสเตอร์รับแสงประกอบขึ้นจากไดโอดรับแสง (Photo Diode) และทรานซิสเตอร์ (transistor) แสดงดังรูปที่ 3.7 ข.

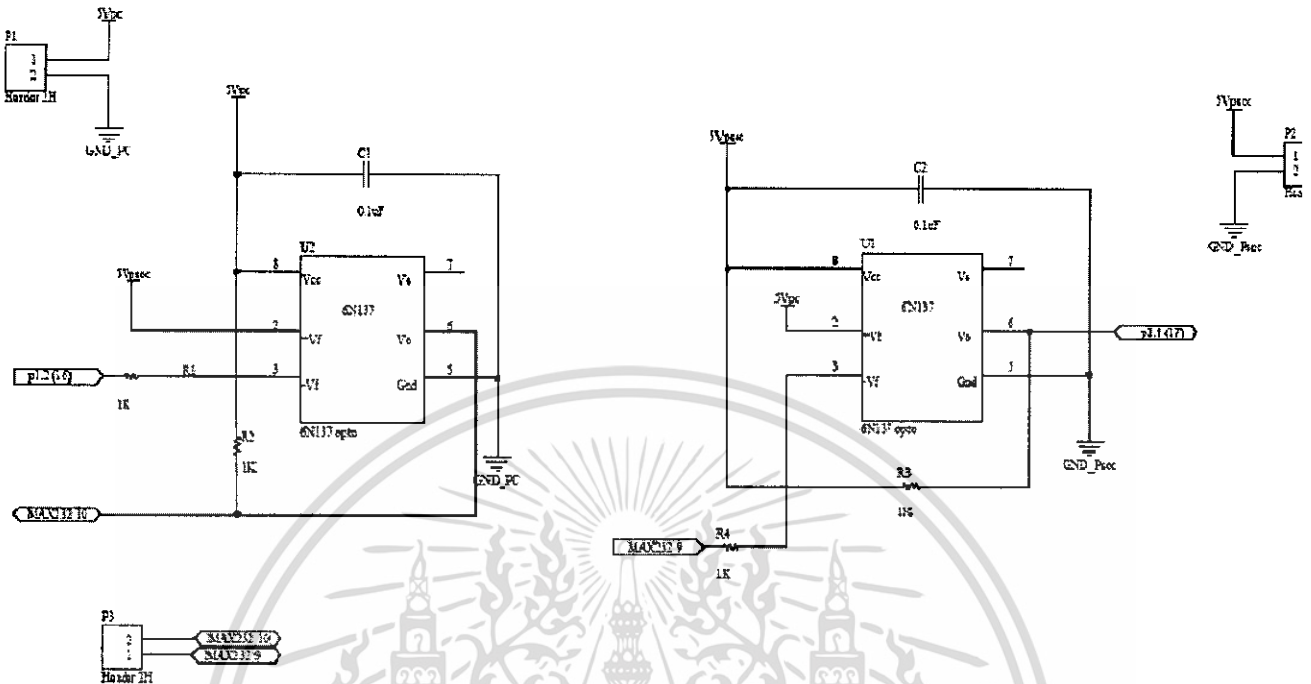


รูปที่ 3.7 ก.

รูปที่ 3.7 ข.

รูปที่ 3.7 ก. ลักษณะการทำงานของไดโอดเปล่งแสงแบบอินฟราเรด รูปที่ 3.7 ข. ลักษณะการทำงานของทรานซิสเตอร์รับแสง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.8 วงจรแยกสัญญาณทางไฟฟ้า (Opto-Isolator)

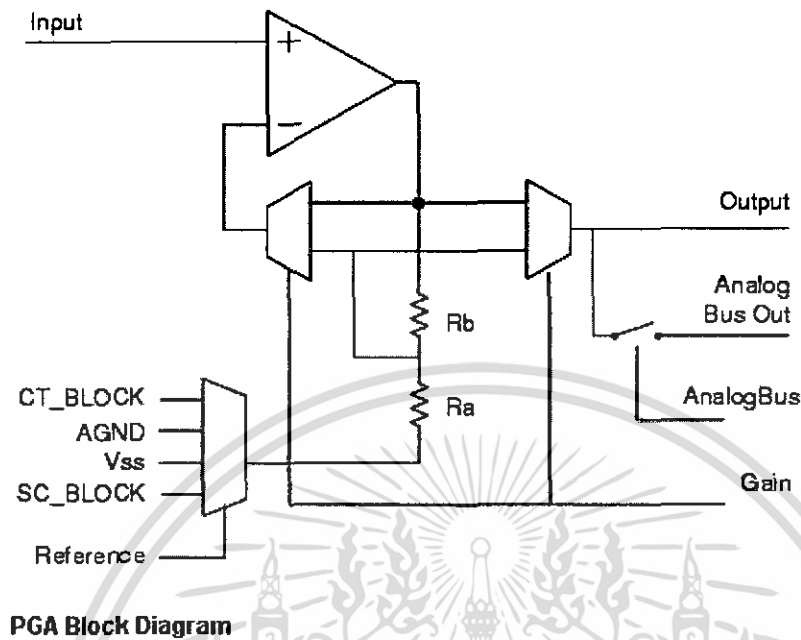
3.6 ส่วนของไมโครคอนโทรลเลอร์ PSoC (PSoC Microcontroller)

ภายในโครงสร้างของไมโครคอนโทรลเลอร์ PSoC ที่ใช้ในโครงงานนี้ประกอบไปด้วย PGA User Module, ADC(8Bit) User Module, LPF(2 Order) User Module โดยแต่ละ User Module มีหน้าที่และหลักการแตกต่างกันอธิบายได้ดังนี้

3.6.1. PGA(Programmable Gain Amplifier) User Module

PGA User Module เป็นวงจรขยายแบบ Non-Inverting สามารถกำหนดค่า Gain ได้ทั้งจาก Device Editor และจาก API ฟังก์ชันมีอินพุตอิมพีแดนซ์สูงและสามารถกำหนดแรงดัน Reference ได้อย่างอิสระแสดงดังรูปที่ 3.9

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.9 PGA Block Diagram

พารามิเตอร์ของ PGA User Module

Input

Input ของ PGA กำหนดได้ใน Device Editor โดยสามารถกำหนดให้เป็น Analog column input multiplexer และจาก PSoC Block อื่นๆ

Reference

Reference Input สามารถกำหนดให้เป็น AGND และ PSoC Block ข้างเคียง Analog Bus เป็นทางออกของสัญญาณเอาต์พุตอีกทางหนึ่งสามารถกำหนดให้เชื่อมต่อกับ Analog Block ที่อยู่ใกล้ๆ กับ Block ที่วางโมดูล

API ฟังก์ชันของ PGA Module

PGA_Start

ใช้กำหนดค่าเริ่มต้นต่างๆที่จำเป็นสำหรับ PGA Module และทำหน้าที่กำหนดค่า Power

Setting

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

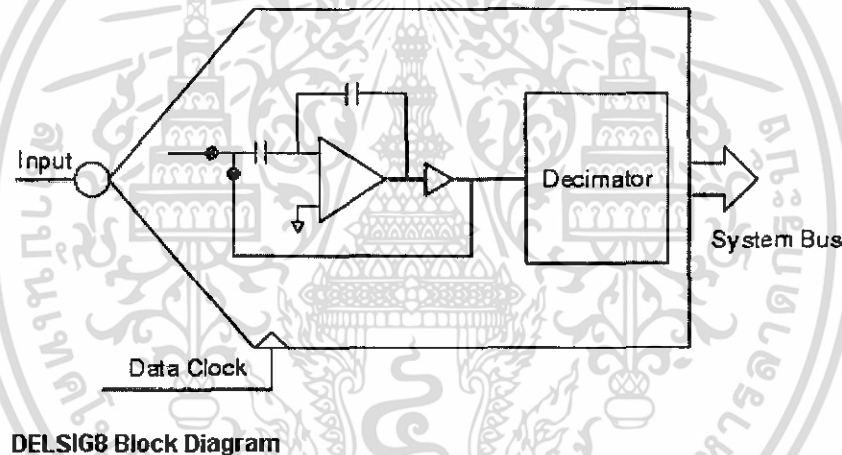
PGA_SetGain

ฟังก์ชันที่ใช้กำหนดค่าGain ให้กับ PGA Module โดยค่าที่ต้องส่งให้กับฟังก์ชันที่ค่า Gain ต่างๆนั้นสามารถดูได้จากตาราง

3.6.2. 8Bit Delta Sigma ADC User Module

- 1) Output เป็นแบบ 2's complement ความละเอียด 8 บิต
- 2) Simple rate ได้สูงสุด 32 ksps
- 3) Input range นิยามโดยมีสัญญาณนาฬิกาข้างนอกและข้างในเพื่อการใช้งานที่หลากหลาย

ขึ้น



รูปที่ 3.10 DELSIG8 Block Diagram

Sampling Rate คือ อัตราความเร็วในการสุ่มตัวอย่างสัญญาณ เพื่อนำไปเก็บบันทึกหรืออ่านข้อมูล หรือ จำนวนครั้งในการเก็บข้อมูลใน 1 วินาที มีหน่วยเป็น Hertz ซึ่งหมายถึงจำนวนคลื่น (cycle) ใน 1 วินาทีนั่นเอง

การคำนวณค่า Sampling Rate จะขึ้นอยู่กับ Data Clock ที่ป้อนให้กับ โมดูล DELSIG8 ซึ่งมีค่าตั้งแต่ 0.032 ถึง 8.0 และ ค่าSampling Rate จะมีได้ 0.125 ถึง 31.25 ksps ภายใน โมดูล DELSIG8 จะมีTimerซึ่งเมื่อนับClockครบ 256 จะทำการInterrupt และsampling ค่าสัญญาณ ออกมาหนึ่งครั้ง ดังนั้นเราสามารถคำนวณหาค่า Sampling Rate ได้ดังนี้

$$\text{Sampling Rate} = \text{Data Clock}/256$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

8-Bit Delta Sigma ADC User Module เป็น ADC ขนาด 8บิต โดยเอาท์พุทที่จะได้อยู่ในรูป 2's complement มีค่าอยู่ในช่วง +127 ถึง -128 ส่วนช่วงของแรงดันอินพุทนั้นขึ้นอยู่กับ การกำหนดค่า Ref Mux โดยมีสูตรที่ใช้สำหรับคำนวณหาค่าแรงดันอินพุทจากค่าดิจิตอลที่อ่านได้ดังนี้

$$V_{in} = \{(n-128)/128\} V_{ref} \quad \dots 1$$

$$\text{หรือ } V_{ref} = (128 V_{in}) / (n-128) \quad \dots 2$$

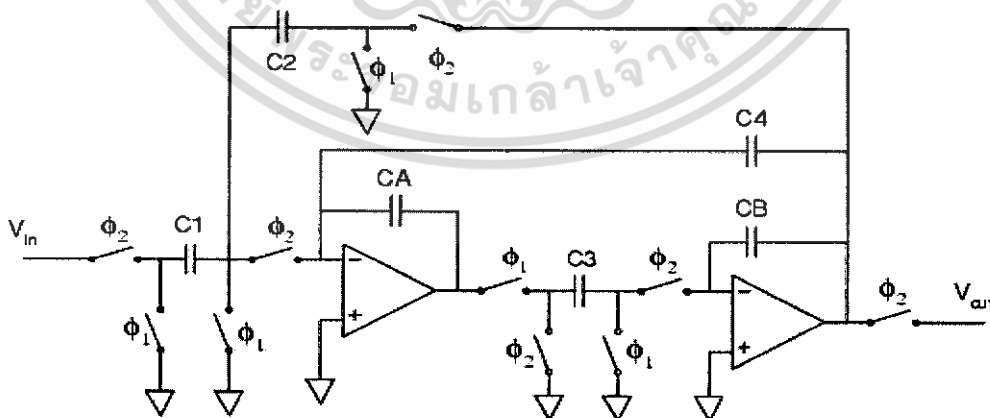
เมื่อ V_{in} = แรงดันอินพุทที่รับเข้ามาเทียบกับค่าแรงดันอ้างอิง (ต้อง + V_{ref} เมื่อต้องการเทียบ GND)

n = ค่าดิจิตอลที่ได้ในช่วงบวกรวมมีค่าอยู่ในช่วง 0- 256

V_{ref} = ค่าแรงดันอ้างอิงซึ่งขึ้นอยู่กับค่า Ref Mux

3.6.3 LPF User Module (Second Order)

วัตถุประสงค์และวิธีการของ LPF User Module มีหลักการ โดยทั่วไปมีว่า corner frequency(f_c) และ damping ratio(d) เป็นฟังก์ชันของความถี่สัญญาณนาฬิกาและอัตราส่วนของค่าความจุไฟฟ้าที่เราเลือก โดย corner frequency(f_c) สามารถที่จะตั้งหรือปรับได้จากการควบคุมอัตราสัญญาณนาฬิกาที่ป้อนให้ LPF อันดับที่ 4 หรืออันดับที่สูงกว่ามีวิธีการเช่นเดียวกันกับ LPF อันดับที่ 2 โดย LPF ที่ใช้ในการทดลองเราใช้ใน PSoC controller ซึ่งเป็นแบบ Active Filter โดยจะอาศัยหลักการของ Switched Capacitor ดังรูปที่ 3.10

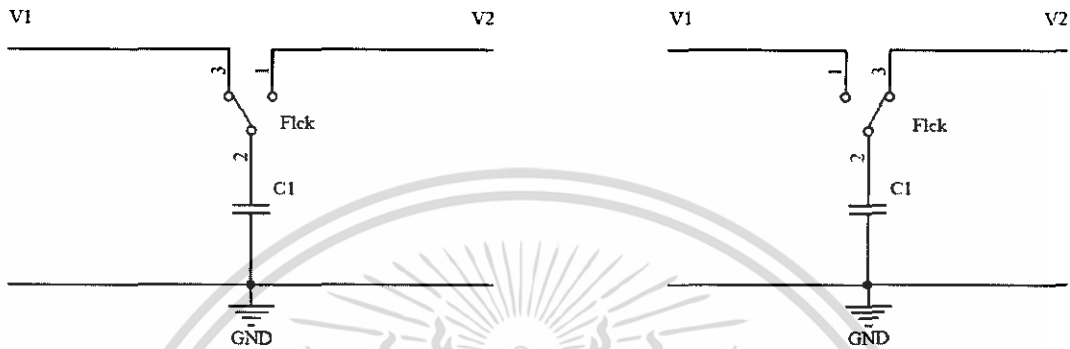


LPF2 Block Diagram

รูปที่ 3.11 LPF Block Diagram

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หลักการของ Switched Capacitor มีอยู่ว่าฟังก์ชันของตัวต้านทานตัวหนึ่งนั้นสามารถจะแทนได้ด้วยการใช้ตัวเก็บประจุทำงานร่วมกับสวิตช์อีกตัวหนึ่ง โดยมีโครงสร้างดังรูปที่ 3.11



รูปที่ 3.12 Switched Capacitor Resistor

เมื่อเริ่มต้นสวิตช์จะอยู่ในตำแหน่ง ก. ตัวเก็บประจุจะถูกชาร์จด้วยแรงดัน V_1 จากนั้นสวิตช์จะสับย้ายไปยังตำแหน่งในรูป ข. ในตำแหน่งตัวเก็บประจุคายประจุในช่วงเวลาหนึ่งจนแรงดันคร่อมตัวมันจะเท่ากับ V_2 ซึ่งการโอนย้ายประจุสามารถเขียนสมการทางคณิตศาสตร์ได้เป็น

$$Q = C_1(V_1 - V_2)$$

ถ้าหากสวิตช์นี้ถูกโยกสลับไปมาด้วยความถี่ F_{clk} กระแสที่ไหลเข้า-ออก(i) จากตัวเก็บประจุจะเป็นดังนี้

$$i = C_1(V_1 - V_2) F_{clk}$$

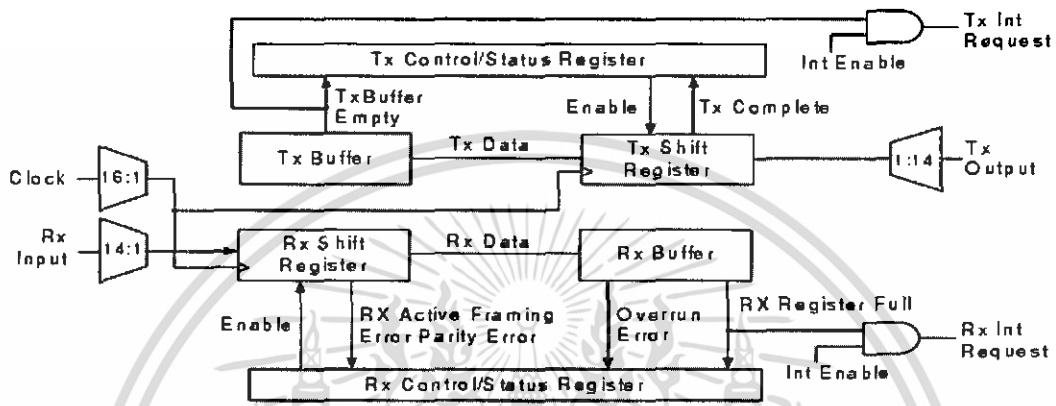
โดย F_{clk} เป็นอัตราสับหรือความถี่ของสัญญาณควบคุมสวิตช์ให้โยกกลับไปมา จากกฎของโอห์มความต้านทานของ Switched Capacitor Resistor (R_{eq}) จะเท่ากับ

$$R_{eq} = (V_1 - V_2)/i = 1/(C_1 F_{clk})$$

ตามปกติวงจร Switched Capacitor จะใช้วงจรดังรูปที่ 3.9 สวิตช์ทั้งสองจะทำงานสลับกันหรือถูกควบคุมด้วยสัญญาณนาฬิกาที่มีเฟสสลับกันและไม่ทับซ้อน เพราะฉะนั้นความต้านทานตัวนี้จะเป็นอุปกรณ์ส่วนหนึ่งในวงจรฟิลเตอร์ ทำงานร่วมกับตัวเก็บประจุเพื่อกำหนดค่าความถี่คัตออฟ

3.6.4 UART User Module

เป็น โมดูลที่ทำหน้าที่เป็นตัวส่งข้อมูลแบบอนุกรมมาตรฐาน RS-232 ที่มีคุณสมบัติในการกำหนด Clock In ได้อย่างอิสระอีกทั้งยังสามารถกำหนดการทำงานให้เป็นแบบ Polling หรือแบบ Interrupt ทำให้สะดวกและมีความยืดหยุ่นในการใช้งานเป็นอย่างมาก



รูปที่ 3.13 UART Block Diagram

การทำงานในโหมด Command Buffer ของตัวรับ Rx

ตัวรับของ UART User Module สามารถทำงานในโหมด Command Buffer ซึ่งเป็น High Level API ฟังก์ชัน โดยเมื่อทำงานในโหมดดังกล่าว ตัวรับจะทำหน้าที่เก็บข้อมูลที่รับเข้ามาไว้ใน Buffer จนกว่าจะเจอ Command Terminator หรือจนกว่า Buffer ของตัวรับเก็บข้อมูลไว้จนเต็ม (จำนวนข้อมูลที่เก็บได้ = RxBufferSize-1) และข้อมูลที่รับเข้ามาภายหลังจะถูกตัดทิ้งไปจนกว่าจะมีการเรียกใช้ฟังก์ชัน UART_CmdReset

เราสามารถเรียกใช้ฟังก์ชัน UART_bCmdCheck เพื่อตรวจสอบว่าข้อมูลที่รับเข้ามานั้นมีการรับ Command Terminator เข้ามาแล้วหรือไม่ โดยฟังก์ชันดังกล่าวจะส่งค่าที่ไม่เท่ากับศูนย์กลับมาเมื่อตัวรับได้รับ Command Terminator

เมื่อได้รับ Command Terminator แล้วก็สามารถนำข้อมูลที่เก็บไว้ใน Buffer ออกมาใช้งาน โดยข้อมูลจะถูกเก็บไว้ที่ UART_aRxBuffer[] ซึ่งเป็นตัวแปรแบบ BYTE Array

พารามิเตอร์ที่สำคัญของ UART User Module

RxCmdBuffer ใช้สำหรับเปิดและปิดการทำงานในแบบ Command Buffer ของตัวรับและต้องเปิดใช้ UART RX อินเทอร์รัฟจึงสามารถใช้งานในโหมดนี้ได้

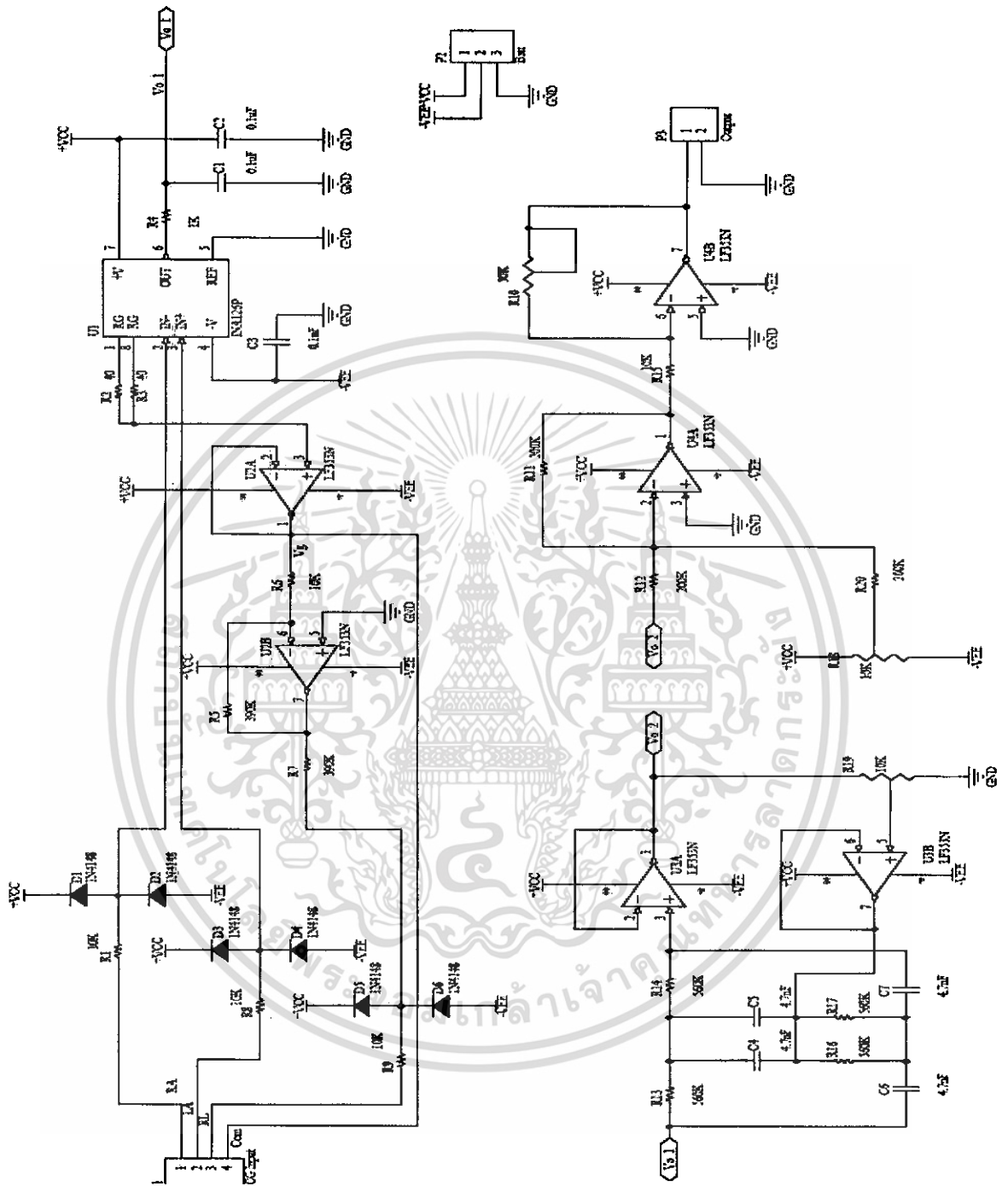
RxBufferSize เป็นตัวกำหนดจำนวนหน่วยความจำที่นำมาใช้เป็นตัวเก็บข้อมูลทางด้านตัวรับ ค่า RxBufferSize จะมีผลก็ต่อเมื่อเปิดใช้การทำงานแบบ Command Buffer และ UART Rx อินเทอร์รัฟ

Command Terminator เป็นค่าของตัวอักษรที่จะเป็นตัวบอจุดสิ้นสุดของข้อมูลของข้อมูล ขณะทำงานแบบ Command Buffer ซึ่งทำหน้าที่เก็บข้อมูลที่รับเข้ามาไว้ใน Buffer จนกว่าจะเจอ Command Terminator

RX-UART Receiver ภายในส่วนของการรับข้อมูลนี้จะใช้ RX Buffer สำหรับเก็บข้อมูลที่รับได้ RX Shift เป็นตัวเลื่อนข้อมูลเข้ามาใน โมดูลและ RX Control จะเป็นตัวควบคุมการทำงาน เมื่อข้อมูลถูกเลื่อนมาเก็บไว้ที่ RX Buffer จะเกิดเหตุการณ์ต่างๆขึ้นดังนี้

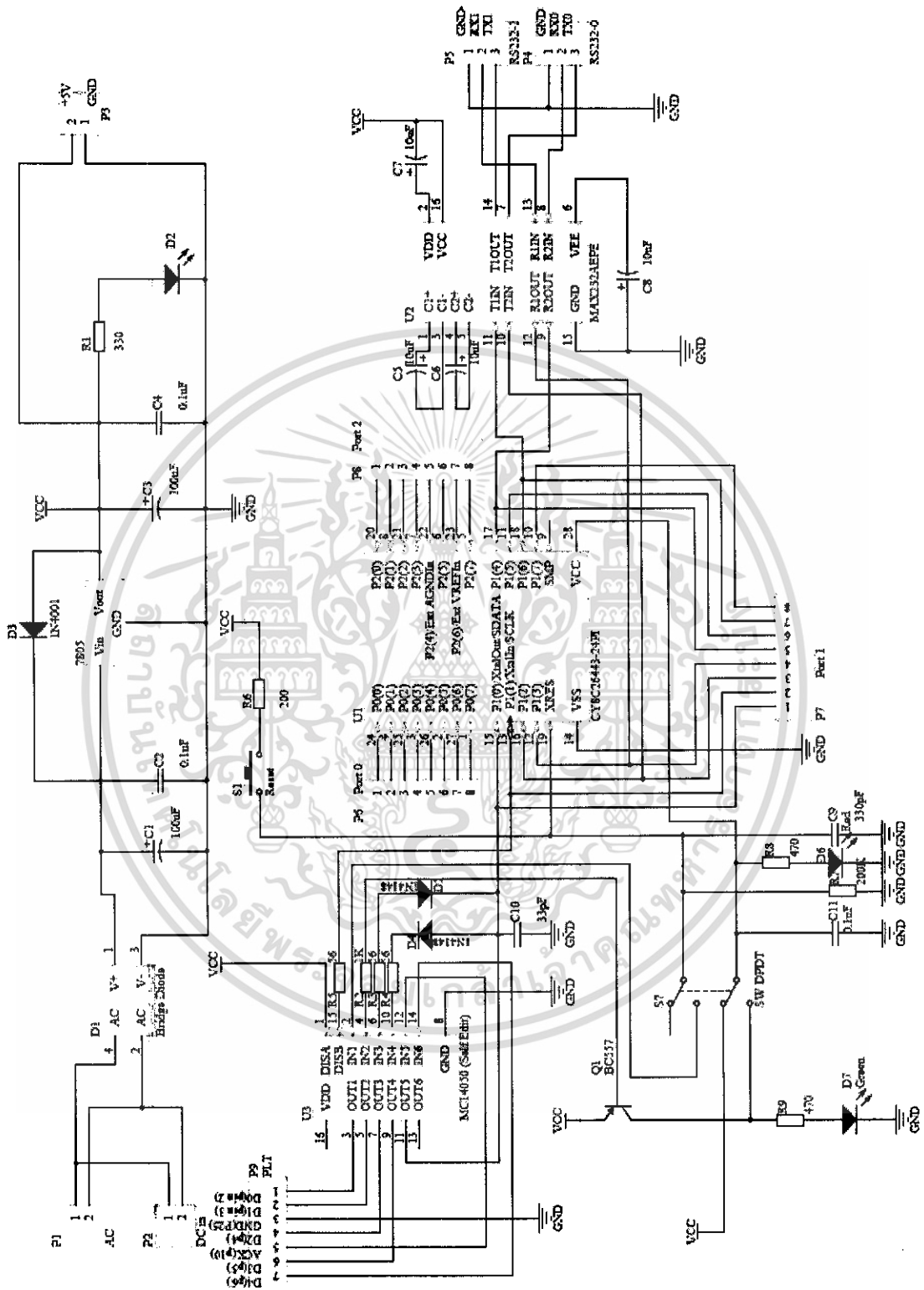
- บิต Rx Reg Full ใน Rx Control Register จะเซตเป็น “1” และหากมีการอนุญาตการอินเตอร์รัพไว้ก็จะเกิดอินเตอร์รัพขึ้น
- หากไม่ได้พบบิต Stop จากเฟรมข้อมูลที่รับได้ บิต Framing Error ใน Rx Control Register จะเซตซึ่งหมายถึงการรับเฟรมข้อมูลผิดพลาด
- หากบัพเฟอร์ของการรับค่าข้อมูล ยังไม่ถูกอ่านออกไปแล้วมีข้อมูลใหม่เข้ามาจนถึงบิต Stop ของเฟรมนั้น จะทำให้เกิดการชนกันของข้อมูลในบัพเฟอร์ได้เรียกว่าเกิด Overrun Error ซึ่งบิต Overrun Error ใน Rx Control Register จะเซต
- ถ้าหากตรวจสอบว่าค่าพาริตีที่รับได้ไม่ถูกต้อง บิต Parity Error ใน Rx Control Register จะเซต

TX-UART Transmitter โมดูลนี้จะทำงานโดยใช้การเลื่อนข้อมูลที่ต้องการจากบัพเฟอร์ (Tx Buffer) เข้าไปในรีจิสเตอร์สำหรับเลื่อนข้อมูลออก (Tx Shift Register) ซึ่งจะเลื่อนข้อมูลออกไปทางขาสัญญาณเอาต์พุตจนครบ ซึ่งสถานะความผิดพลาดตลอดจน การควบคุมการทำงาน จะกระทำผ่าน Tx Control Register แต่เนื่องจากการใช้งานจะเป็นการเรียกใช้ฟังก์ชัน API เราจึงไม่ต้องรู้รายละเอียดของรีจิสเตอร์เหล่านี้ก็ได้



รูปที่ 3.14 วงจรรวมของเครื่องวัดสัญญาณไฟฟ้าหัวใจ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.15 วงจรส่วนของไมโครคอนโทรลเลอร์ PSoc

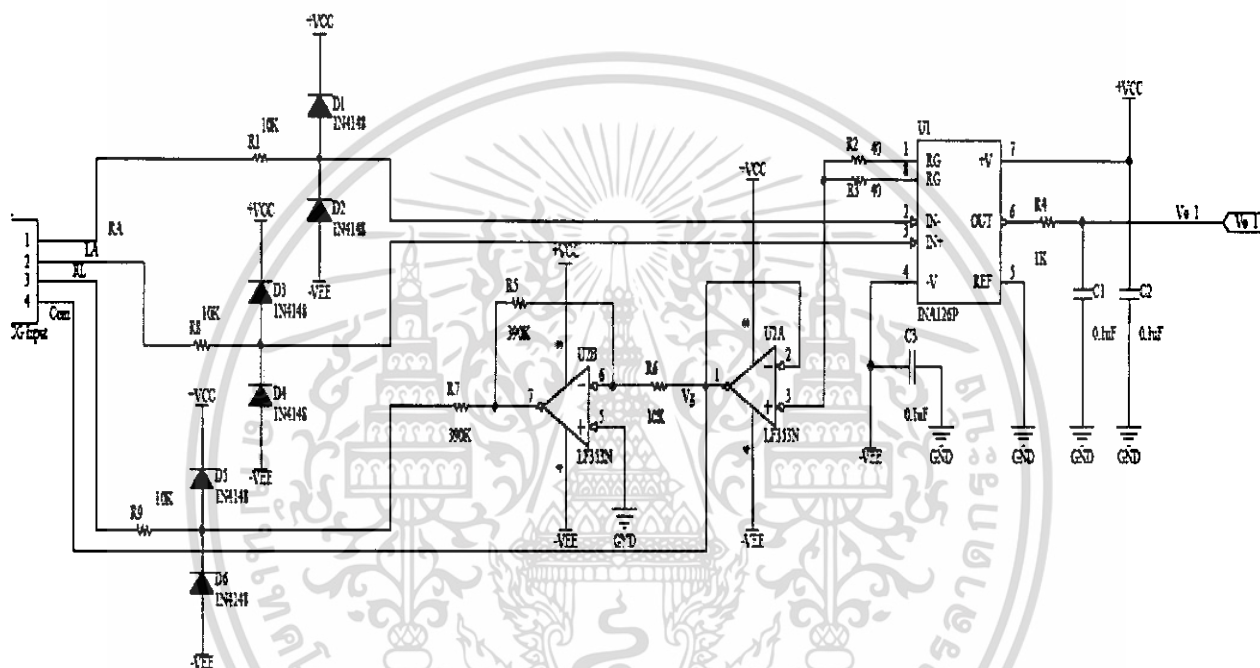
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

วิธีการทดลองและผลทดลองของวงจรที่ใช้ในโครงการ

4.1 วงจรอินสตรูเมนต์แอมพลิฟายเออร์

วงจรอินสตรูเมนต์แอมพลิฟายเออร์ ทำหน้าที่ขยายคลื่นไฟฟ้าหัวใจที่มีขนาดของสัญญาณน้อยมากเพียงประมาณ 1 mV โดยการรับสัญญาณจากอิเล็กโทรดที่ติดกับผิวหนัง และวงจรที่ใช้ทดลองในโครงการเป็นดังรูป 4.1



รูปที่ 4.1 วงจรอินสตรูเมนต์แอมพลิฟายเออร์

จากการทดลองเราใช้ไอซีสำเร็จรูปเบอร์ INA 126 เพื่อทดสอบหาค่า CMRR (Common Mode Rejection Ratio) ค่า CMRR เป็นคุณสมบัติอย่างหนึ่งของวงจรขยายความแตกต่าง ที่สามารถกำจัดสัญญาณรบกวนได้มีคุณสมบัติดังนี้คือการมีค่าอัตราขยายดิฟเฟอเรนเชียล โหมดสูงและมีอัตราขยายคอมมอน โหมดต่ำซึ่งควรจะมีค่าไม่ต่ำกว่า 60dB

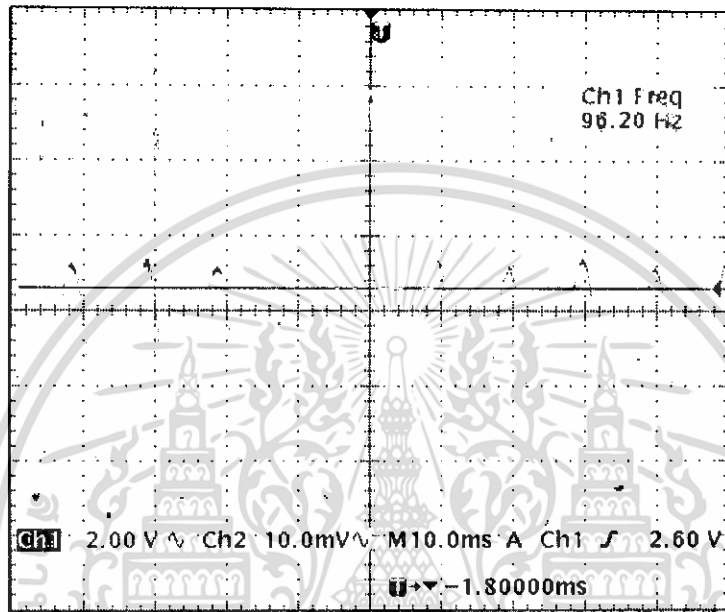
สำหรับอินสตรูเมนต์แอมพลิฟายเออร์ INA126P มีค่าอัตราขยายคอมมอน โหมดหรือค่า CMRR (Common Mode Rejection Ratio) ประมาณ 83 dB สำหรับค่า Min เมื่อทำการต่อวงจรตามรูปและป้อนแรงดันทั้ง Differential Mode และ Common Mode แล้วได้อ่านค่าของทั้ง 2 โหมดได้ดังนี้

1. ป้อนอินพุทเป็น Diferential Mode แรงดันสูงสุด 10mV_{p-p}
2. อ่านค่าแรงดันเอาท์พุทได้ประมาณ 7V_{p-p}

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\text{ดังนั้น } A_d = V_o/V_{in} = (7 V_{pp})/(10m V_{pp}) = 700$$

ซึ่งสัญญาณที่ได้เป็นดังรูป 4.2 โดยสัญญาณ Channel 2 เป็นอินพุต และ Channel 1 เป็นเอาต์พุต



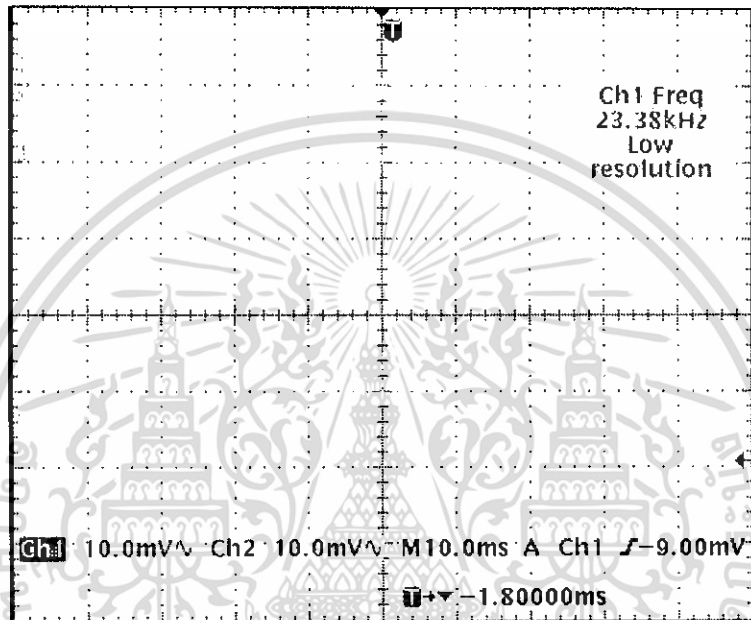
รูปที่ 4.2 ผลการทดลอง Differential Mode ของอินสตรูเมนต์เซ็นแอมพลิฟายเออร์

3. ป้อนอินพุตเป็น Common Mode แรงดันสูงสุดประมาณ $10mV_{pp}$
4. อ่านค่าแรงดันเอาต์พุตได้ประมาณ $2 mV_{pp}$

$$\text{ดังนั้น } A_c = V_o/V_{in} = (2mV_{pp})/(10mV_{pp}) = 0.2$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ซึ่งสัญญาณที่ได้เป็นดังรูป 4.3 โดยสัญญาณ Channel 1 เป็นอินพุต และ Channel 2 เป็นเอาต์พุต



รูปที่ 4.3 ผลการทดลอง Common Mode ของอินสตรูเมนต์ชั้นแอมพลิฟายเออร์

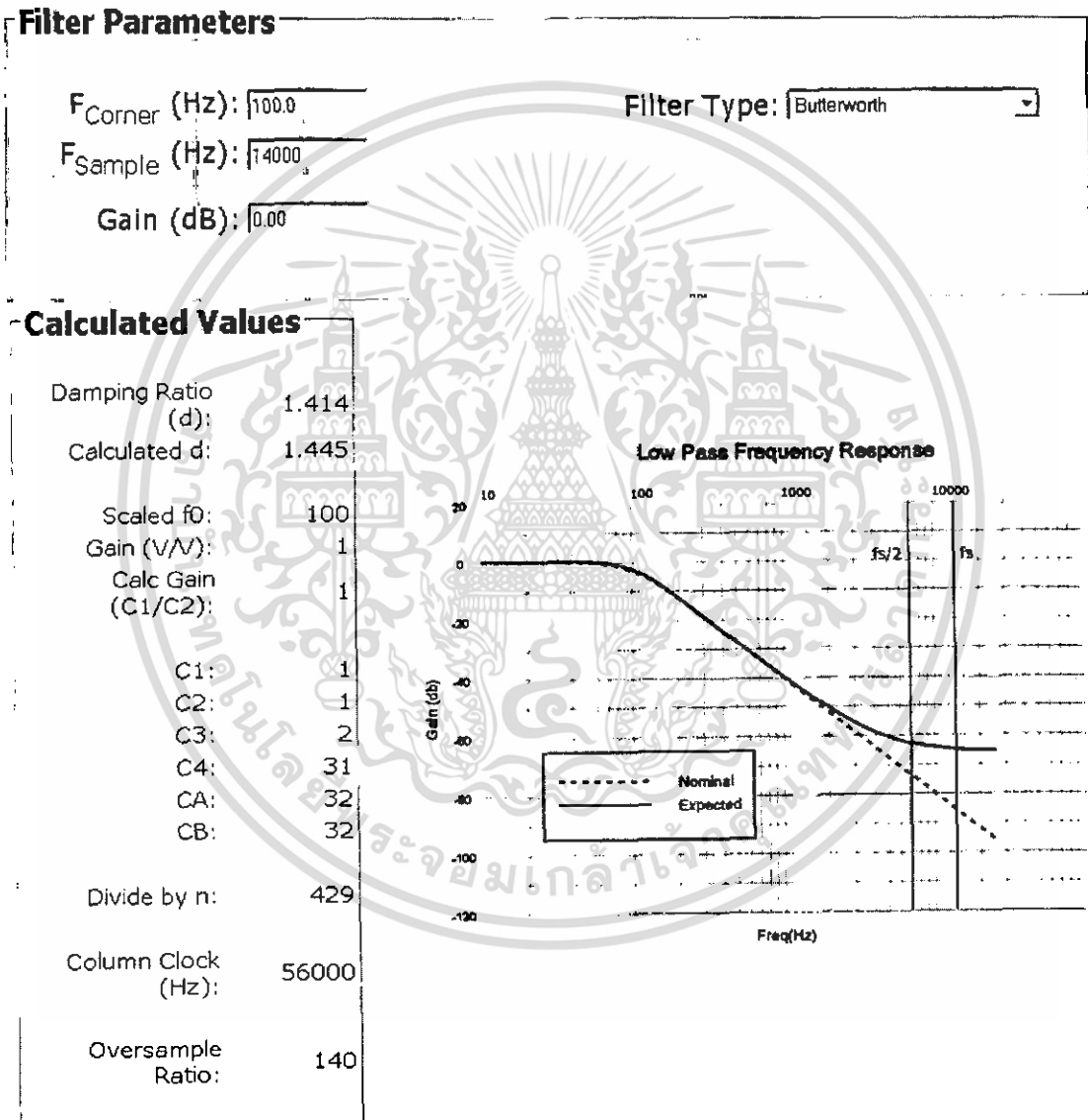
เพราะฉะนั้นค่า CMRR ได้ว่า

$$\begin{aligned} \text{CMRR} &= 20 \log (V_o)/(V_{in}) \\ &= 20 \log (700/0.2) \\ &= 70.88 \text{ dB} \end{aligned}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2 การกรองความถี่ต่ำผ่านโดยใช้ LPF User Module (2 Order)

LPF ที่ใช้ในการทดลองเราใช้ใน PSoC Micocontroller โดยเรียกว่า LPF User Module (2 Order) ซึ่งอาศัยหลักการของ Switched Capacitor โดยในการทำงานได้ทำการตั้งค่าต่างๆและผลการทดลองเป็นดังรูปที่ 4.4 และ 4.5



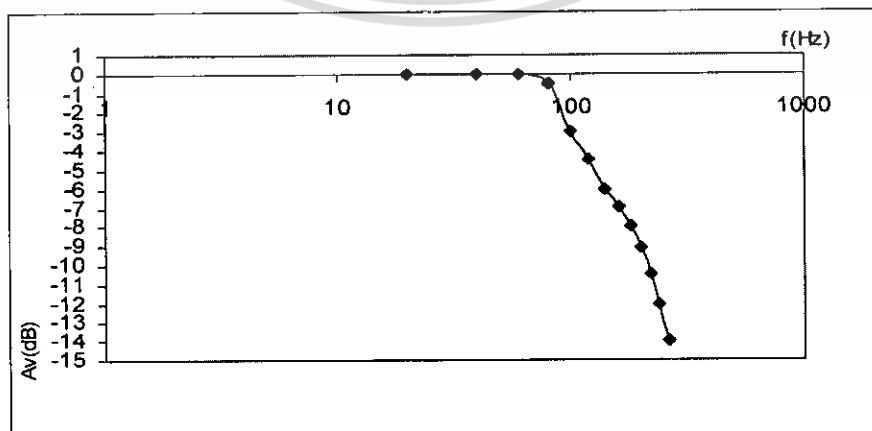
รูปที่ 4.4 วิธีการตั้งค่าของ LPF User Module

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อทำการวาง LPF User Module แล้วทำการตั้งค่าโดยการเข้าที่ Filter Design Wizard แล้วทำการกำหนดค่า corner frequency (f_c) ที่ 100 Hz และทำการตั้งค่า C2,C4 เพื่อให้ค่า d (damping ratio) ที่คำนวณได้มีค่าใกล้เคียงกับที่ d (damping ratio) ที่ตัวคอนโทรลเลอร์ตั้งไว้ ดังนั้นเราทำการป้อนอินพุตโดยให้ความถี่ตั้งแต่ 20 Hz- 260 Hz แรงดันอินพุต 0.2V และอ่านค่าแรงดันเอาต์พุตออกมาเมื่อนำมาพล็อตกราฟจะเห็นได้ว่าสัญญาณเปลี่ยนแปลงหรือคัทออฟที่ความถี่ประมาณ 100 Hz หรือที่มีการลดทอนสัญญาณ -3 dB โดยตรวจสอบได้จากกราฟ

$$V_{in} = 0.2 \text{ Vp-p}$$

f (Hz)	Vout (V)	Vo/Vin	Av (dB)
20	0.2	1	0
40	0.2	1	0
60	0.2	1	0
80	0.19	0.95	-0.445
100	0.14	0.75	-3.09
120	0.12	0.6	-4.43
140	0.1	0.5	-6.02
160	0.09	0.45	-6.93
180	0.08	0.4	-7.95
200	0.07	0.35	-9.11
220	0.06	0.3	-10.45
240	0.06	0.3	-10.45
260	0.04	0.2	-13.97

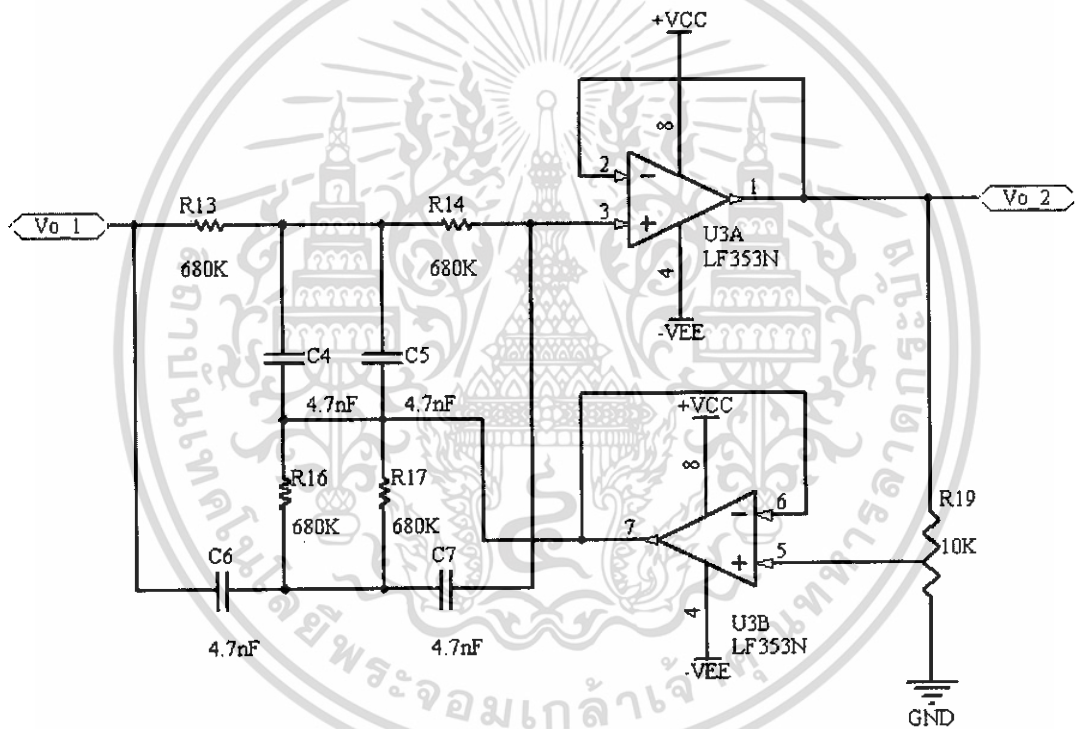


รูปที่ 4.5 ผลการทดลองของ LPF (2 Order)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.3 วงจรกรองแบบกำจัดแถบความถี่ (Notch Filter)

วงจรกรองแบบกำจัดแถบความถี่ เป็นวงจรที่นำมาใช้เพื่อกำจัดสัญญาณรบกวนในช่วงความถี่ที่ไม่ต้องการเพียงช่วงแคบๆ หรือความถี่สัญญาณรบกวนที่ไม่ต้องการค่าใดค่าหนึ่ง ซึ่งวิธีการทดลองและผลการทดลองคือเมื่อเราป้อนสัญญาณไซน์ขนาด 1 Vpp ให้แก่วงจรโดยเริ่มตั้งแต่ความถี่ที่มีค่าประมาณ 5Hz และทำการปรับค่าความถี่เพิ่มขึ้นไปเรื่อยๆและอ่านค่าของแรงดันเอาต์พุต ซึ่งได้ค่าความถี่คัทออฟประมาณ 50Hz โดยเราปรับค่าความถี่ไปถึงประมาณ 130Hz ซึ่งวงจรที่ใช้ในการทดลองเป็นดังรูปที่ 4.6



รูปที่ 4.6 วงจรที่ใช้ในการทดลอง

จากวงจรดังรูปที่ 4.6 เป็นวงจรกรองแบบก้ำจัดแถบความถี่แบบทวินที่ ประกอบด้วยวงจรอาร์ซีฟิลเตอร์ต่อกันคล้ายตัวทิสองตัว ร่วมกับออปแอมป์ LM353 โวลต์เดจฟอลโลเวอร์ทำหน้าที่เป็นตัวบัฟเฟอร์มีเอาต์พุตอิมพีแดนซ์ต่ำและอินพุตอิมพีแดนซ์สูงซึ่งเราสามารถคำนวณหาค่าแรงดันเอาต์พุตต่อแรงดันอินพุตได้เป็น

$$\frac{V_o}{V_i} = \frac{4(j\omega RC)^2 + 1}{4(j\omega RC)^2 + 8j\omega RC(1 - A) + 1} \dots\dots\dots(1)$$

จากสมการที่ 1 $\frac{V_o}{V_i}$ จะเป็น 0 ได้เมื่อตัวเศษเป็น 0 จะได้

$$4(j\omega RC)^2 + 1 = 0 \dots\dots\dots(2)$$

เมื่อทำการย้ายข้างหาค่าความถี่ที่ทำให้เกิดการลดทอนนี้จะได้สมการดังนี้

$$f_{notch} = \frac{1}{4\pi RC} \quad \text{ซึ่ง } R=R16//R17=339K, C=C4=C5=C6=C7=4.7nF$$

$$f_{notch} = \frac{1}{4\pi(339K)(4.7nF)} = 49.94 \text{ Hz}$$

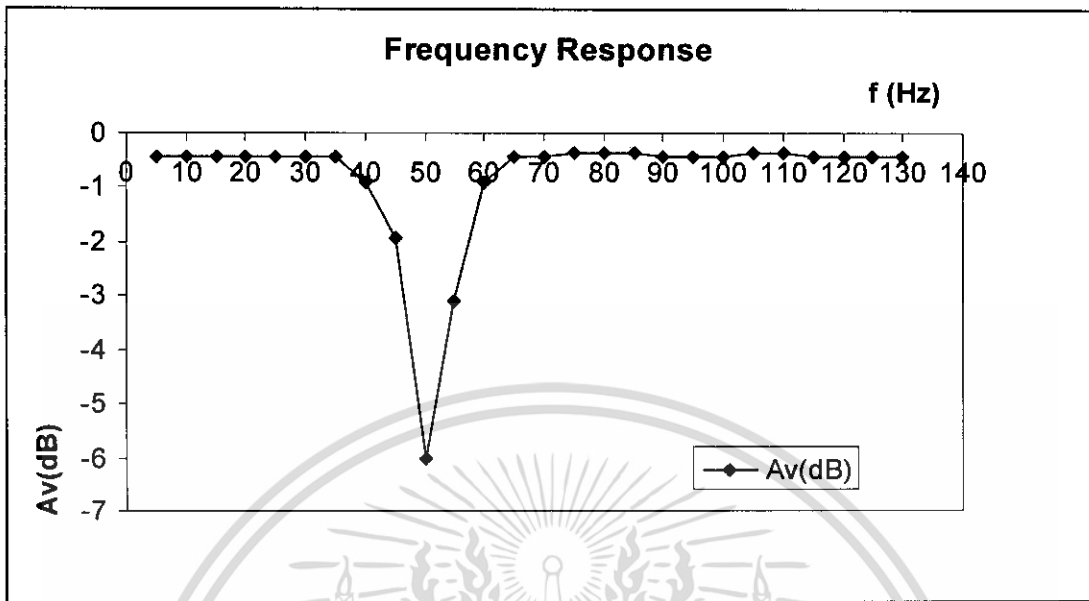
จะเห็นว่าได้ค่าความถี่ที่ใกล้เคียงกับ 50Hz ที่เราต้องการก้ำจัดมาก โดยในทางกลับกันเราสามารถหาอุปกรณ์ค่าตัวต้านทานและตัวเก็บประจุในวงจรได้จากการที่ทราบค่าความถี่แล้วย้ายข้างหาค่าอุปกรณ์ได้นั่นเอง

ผลการทดลองวงจร Notch Filter ที่ความถี่ต่าง ๆ เมื่อป้อน $V_{in} = 1 V_{pp}$ $f_{notch} = 50 \text{ Hz}$

ความถี่ F (Hz)	แรงดันเอาต์พุต(V_o)	V_o/V_{in}	$A_v(\text{dB})$
5	0.95	0.95	-0.44
10	0.95	0.95	-0.44
15	0.95	0.95	-0.44
20	0.95	0.95	-0.44
25	0.95	0.95	-0.44
30	0.95	0.95	-0.44
35	0.95	0.95	-0.44
40	0.9	0.9	-0.91
45	0.8	0.8	-1.93
50	0.5	0.5	-6.02
55	0.7	0.7	-3.09
60	0.9	0.9	-0.91
65	0.95	0.95	-0.44
70	0.95	0.95	-0.44
75	0.96	0.96	-0.35
80	0.95	0.95	-0.44
85	0.96	0.96	-0.35
90	0.95	0.95	-0.44
95	0.96	0.96	-0.35
100	0.95	0.95	-0.44
105	0.96	0.96	-0.35
110	0.96	0.96	-0.35
115	0.95	0.95	-0.44
120	0.95	0.95	-0.44
125	0.95	0.95	-0.44
130	0.95	0.95	-0.44

ตารางที่ 4.1 แสดงผลการทดลองวงจร Notch Filter ที่ความถี่ต่าง ๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.7 แสดงผลการตอบสนองความถี่ของวงจรที่มีความถี่ต่าง ๆ

วงจรกรองความถี่แบบกำจัดแถบความถี่มีพารามิเตอร์ที่สำคัญคือค่า Quality Factor (Q) เป็นค่าที่บอกคุณภาพของการกำจัดแถบความถี่ของวงจร ถ้าวงจรมีค่า Q สูงแสดงว่าวงจรมีแบนด์วิดท์แคบมากสามารถกำจัดความถี่ที่ไม่ต้องการได้ดี

การคำนวณค่า Quality Factor (Q)

$$\begin{aligned} \text{Quality Factor (Q)} &= \frac{\text{ความถี่ที่ต้องการกำจัด/ผลต่างของความถี่ที่ } -3 \text{ dB (Band Width)}}{\text{ความถี่ที่ } -3 \text{ dB}} \\ &= \frac{50}{(56 - 45)} \\ &= 4.54 \end{aligned}$$

4.3.1 สรุปผลการทดลองวงจรกำจัดแถบความถี่

จากการทดลองโดยการป้อนแรงดันอินพุตประมาณ 1 Vpp และปรับความถี่จาก 5 Hz ถึง 130 Hz แรงดันเอาต์พุตจะถูกลดทอนลงจากอินพุตเนื่องจากวงจรเป็นแบบไม่มีเกณฑ์การขยายมีออปแอมป์ LM353 เป็นบัฟเฟอร์ แรงดันเอาต์พุตจะถูกลดทอนลงและมีค่าเปลี่ยนแปลงตามค่าความถี่ที่เราป้อนให้เมื่อนำผลการทดลองที่ได้มาพล็อตกราฟการตอบสนองความถี่จะเห็นว่าในช่วงความถี่ประมาณ 50 Hz จะมีค่าอัตราการลดทอนมากที่สุด โดยเราสามารถคำนวณหาค่า Quality Factor (Q) ของวงจรได้โดย

$$Q = \frac{fn}{Bw} \quad (f_{\text{notch}}/Bw) \quad \text{โดยที่ค่าแบนด์วิดท์ ที่ } Av(\text{dB}) \text{ ลดลงมา } 3 \text{ dB}$$

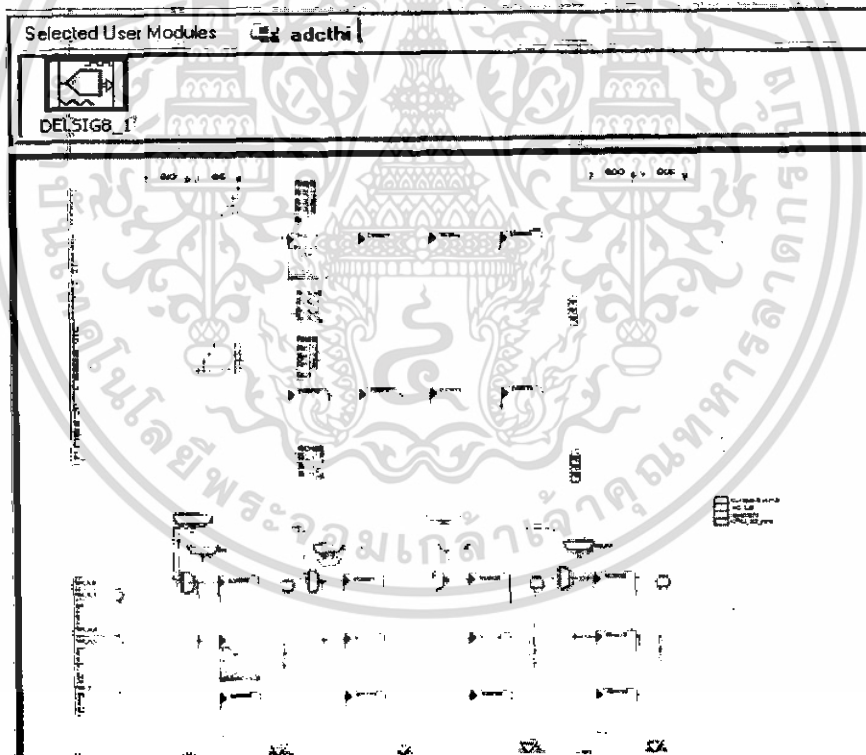
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.4 การทดลองส่วนของการแปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิทัล

การทดลองนี้จะใช้โมดูล Analog Digital Converter (ADC) แบบเคลตต้า ซิกม่า ซึ่งเป็น ADC ขนาด 8 บิต เพียงโมดูลเดียว ทดลองโดยการป้อนสัญญาณอนาล็อก ขนาดแรงดัน 0-5 V โดยใช้โมดูล ADC แบบ DELSIG8 จากนั้นทำการส่งสัญญาณข้อมูลดิจิทัลขนาด 8 บิต ที่แปลงได้ ออกมาที่พอร์ต P0 และทำการต่อพอร์ตด้วย LED เพื่อแสดงสถานะของข้อมูลที่ได้ที่พอร์ต P0 แล้วทำการบันทึกข้อมูลที่ได้

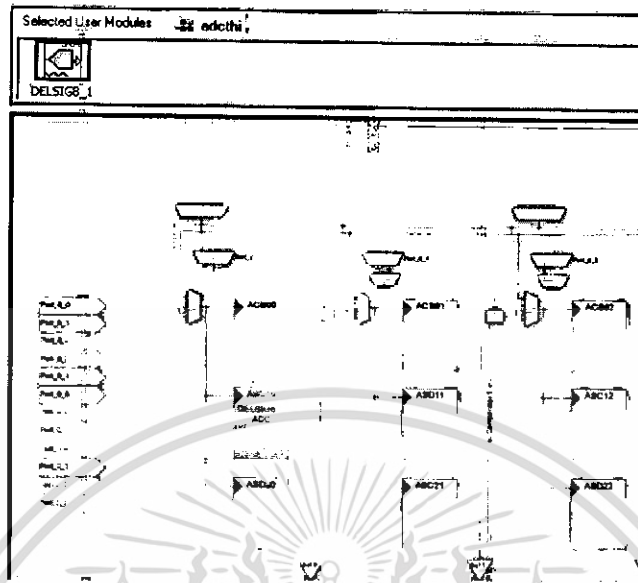
4.4.1 การเชื่อมต่อภายใน

การเชื่อมต่อในส่วนของ Hardware Module ภายในจะใช้โมดูล ADC แบบ DELSIG8 เพียงโมดูลเดียว การเชื่อมต่อภายในของการทดลองนี้ จะใช้โปรแกรม PSoC Designer การเชื่อมต่อแสดงดังรูปที่ 4.8



รูปที่ 4.8 การเชื่อมต่อภายใน

การรับข้อมูลอนาล็อกจะใช้พอร์ต P2.1 เป็นอนาล็อกอินพุต โดยการกำหนดให้ P2.1 เป็นอินพุตอนาล็อกที่มีอินพุตที่มีอิมพีแดนซ์สูง (High Z Analog) การกำหนดแสดงดังรูปที่ 4.9 และ รูปที่ 4.10 ตามลำดับ



รูปที่ 4.9 การกำหนดพอร์ต P2.1 เป็นอนาล็อกอินพุท

Name	Port	Select	Drive	Interrupt
Port_1_7	P1[7]	StdCPU	High Z	DisableInt
Port_2_0	P2[0]	StdCPU	High Z	DisableInt
Port_2_1	P2[1]	AnalogIn	High Z	DisableInt
Port_2_2	P2[2]	StdCPU	High Z	
Port_2_3	P2[3]	StdCPU	High Z Analog	
Port_2_4	P2[4]	StdCPU	Open Drain High	
Port_2_5	P2[5]	StdCPU	Open Drain Low	
Port_2_6	P2[6]	StdCPU	Pull Down	
Port_2_7	P2[7]	StdCPU	Pull Up	
			Strong	
			Strong Slow	

รูปที่ 4.10 การกำหนดพอร์ต P2.1 เป็นอนาล็อกอินพุทแบบอินพุทอิมพีแดนซ์สูง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การกำหนดพารามิเตอร์ Global Resources

Global Resources	Value
CPU_Clock	24_MHz (SysClk/1)
32K_Select	Internal
PLL_Mode	Disable
Sleep_Timer	512_Hz
VC1= SysClk/N	4
VC2= VC1/N	1
VC3 Source	SysClk/1
VC3 Divider	1
SysClk Source	Internal 24_MHz
SysClk*2 Disable	No
Analog Power	SC On/Ref Low
Ref Mux	(Vdd/2)+/(Vdd/2)
AGndBypass	Disable
Op-Amp Bias	Low
A_Buf_Power	Low
SwitchModePump	OFF
Trip Voltage II VDD (SMP11)	4.81V (5.00V)

รูปที่ 4.11 การกำหนดพารามิเตอร์ Global Resources

การกำหนด Global Resources ได้ทำการกำหนด ค่าของ VC1=SysClk/N ซึ่งมีค่าเท่ากับ $24\text{MHz}/4 = 6\text{MHz}$ และจะนำค่าVC1นี้ ไปเป็น Data Clock ให้กับ โมดูลDELSIG8 ต่อไป

4.4.2 หน้าที่การทำงานและการกำหนดพารามิเตอร์ให้กับโมดูล

โมดูล DELSIG8 เป็น โมดูลแปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิตอลขนาด 8 บิต ข้อมูลที่ได้จะเป็นสัญญาณดิจิตอลที่เป็น 2' Complement มีค่าอยู่ในช่วง $127 \rightarrow 0 \rightarrow -128$ เราต้องนำค่าที่ได้มาทำการแปลงให้เป็นแบบ 1' Complement จากนั้นนำค่าที่ได้ ส่งออกพอร์ต P0 แสดงผลด้วย LED 8 ดวง

User Module Parameters	Value
TMR Clock	VC1
Input	Port_2_1
ClockPhase	Normal
Polling	Enable

รูปที่ 4.12 การกำหนดพารามิเตอร์ให้กับ โมดูลDELSIG8_1

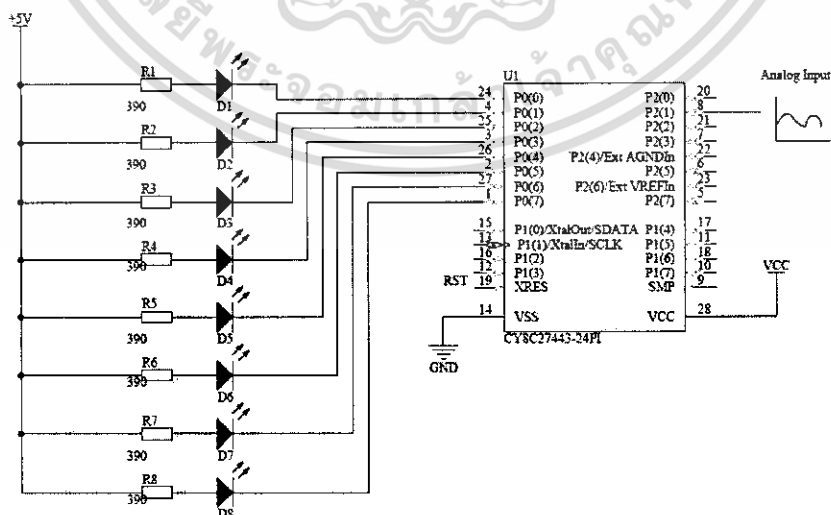
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เราเลือกใช้ Clock คือ VC1=8MHz ดังนั้นเราสามารถคำนวณค่า Sampling Rate ได้ดังนี้

$$\begin{aligned} \text{Sampling Rate} &= 8\text{MHz}/256 \\ &= 31.25 \text{ ksp/s} \end{aligned}$$

Name	Port	Select	Drive	Interrupt
Port_0_0	P0[0]	StdCPU	Strong	DisableInt
Port_0_1	P0[1]	StdCPU	Strong	DisableInt
Port_0_2	P0[2]	StdCPU	Strong	DisableInt
Port_0_3	P0[3]	StdCPU	Strong	DisableInt
Port_0_4	P0[4]	StdCPU	Strong	DisableInt
Port_0_5	P0[5]	StdCPU	Strong	DisableInt
Port_0_6	P0[6]	StdCPU	Strong	DisableInt
Port_0_7	P0[7]	StdCPU	Strong	DisableInt
Port_1_0	P1[0]	StdCPU	High Z	DisableInt
Port_1_1	P1[1]	StdCPU	High Z	DisableInt
Port_1_2	P1[2]	StdCPU	High Z	DisableInt
Port_1_3	P1[3]	StdCPU	High Z	DisableInt
Port_1_4	P1[4]	StdCPU	High Z	DisableInt
Port_1_5	P1[5]	StdCPU	High Z	DisableInt
Port_1_6	P1[6]	StdCPU	High Z	DisableInt
Port_1_7	P1[7]	StdCPU	High Z	DisableInt

รูปที่ 4.13 ทำการกำหนดพอร์ต P0 ให้ Drive แบบ Strong



รูปที่ 4.14 วงจรที่ใช้ในการทดลอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.4.3 ผลการทดลองการแปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิทัล

แรงดัน Vin	ค่าเลขฐาน 2 ที่ได้	ค่าเลขฐาน 10
0.0	00000000	0
0.2	00000000	0
0.4	00000000	0
0.6	00000000	0
0.8	00000000	0
1.0	00000000	0
1.2	00000000	0
1.4	00001000	8
1.6	00100000	32
1.8	00110100	52
2.0	01000000	64
2.2	01011000	88
2.4	01100000	96
2.6	01110000	112
2.8	10001000	136
3.0	10101100	172
3.2	10111000	184
3.4	11001100	204
3.6	11100000	224
3.8	11110100	244
4.0	11111111	255
4.2	11111111	255
4.4	11111111	255
4.6	11111111	255
4.8	11111111	255
5.0	11111111	255

ตารางที่ 4.1 ผลการทดลองการแปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิทัล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.4.4 สรุปผลการทดลอง

การแปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิทัลโดย ADC Delta Sigma ภายในไมโครคอนโทรลเลอร์ PSoc สามารถทำให้ได้ผลการทดลองที่น่าพอใจ โดยใช้โมดูล DELSIG8 เป็นโมดูลแปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิทัลขนาด 8 บิต

ค่า Sampling Rate = $8\text{MHz}/256$

= 31.25 ksps

ข้อมูลที่ได้จะเป็นสัญญาณดิจิทัลที่เป็น 2' Complement มีค่าอยู่ในช่วง +127 ถึง -128 เราต้องนำค่าที่ได้มาทำการแปลงให้เป็นแบบ 1' Complement โดยการทำให้ค่าเป็น 0-255 ด้วยการบวกด้วยค่า 128 จะทำให้ได้ค่าที่เป็น 1' Complement แล้วส่งค่าที่ได้ให้แสดงผลที่ LED ถ้าเป็น 0 LED จะติด ถ้าเป็น 1 LED จะดับเนื่องจากเราต่อแบบ Common Anode ดังรูปที่ 4.14 อ่านค่าและบันทึกค่าที่ได้ดังตารางที่ 1



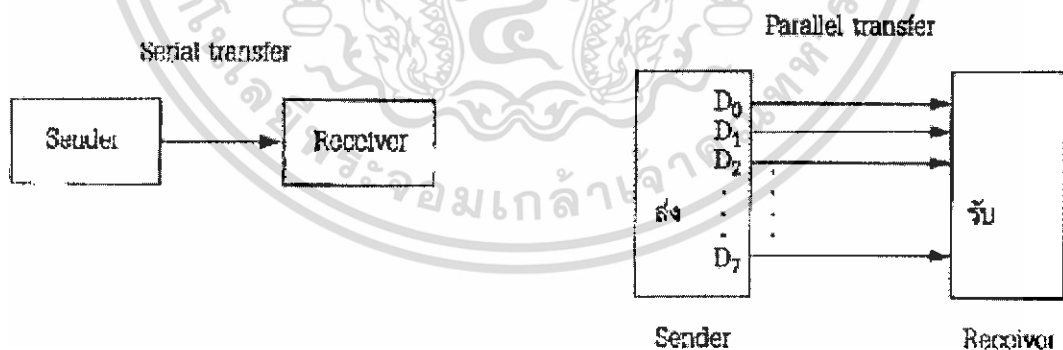
บทที่ 5

การสื่อสารข้อมูลแบบอนุกรม

ระบบคอมพิวเตอร์สามารถส่งข้อมูลได้สองรูปแบบคือแบบขนาน (Parallel) ซึ่งจะส่งข้อมูลทุกบิตออกไปพร้อมกันและแบบอนุกรม (Serial) ซึ่งจะส่งข้อมูลออกไปทีละบิต การส่งข้อมูลแบบขนานนี้จะต้องใช้สายในการส่งข้อมูลจำนวนมากซึ่งไม่เหมาะกับการส่งระยะไกล โดยมากแล้วจะใช้ส่งระยะใกล้ ส่วนการส่งข้อมูลระยะไกล ๆ ควรใช้การส่งข้อมูลแบบอนุกรมโดยจะส่งข้อมูลออกไปทีละบิต

5.1 พื้นฐานการสื่อสารอนุกรม

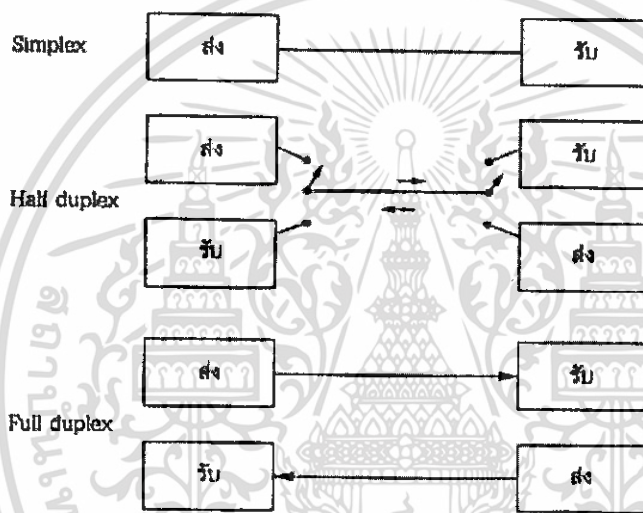
เมื่อไมโครโปรเซสเซอร์ต้องการติดต่อกับอุปกรณ์ภายนอก ตัวมันจะส่งข้อมูลออกมามีขนาดเป็นไบต์หรือ 8 บิต แต่เนื่องจากไมโครโปรเซสเซอร์มีบัสข้อมูลขนาด 8 บิต การถ่ายโอนข้อมูลต่างๆจะทำแบบขนานถ้าต้องการส่งข้อมูลออกไปแบบอนุกรมจะต้องเปลี่ยนข้อมูลแบบขนานนี้ให้เป็นแบบอนุกรมเสียก่อนแล้วจึงส่งออกไป ส่วนการรับข้อมูลแบบอนุกรมจะรับเข้ามาทีละบิตและเปลี่ยนข้อมูลให้เป็นแบบขนานแล้วส่งให้ไมโครโปรเซสเซอร์ประมวลผลต่อไป ในระบบคอมพิวเตอร์ตัวที่เปลี่ยนข้อมูลอนุกรมเป็นขนานและเปลี่ยนข้อมูลขนานเป็นอนุกรมเรียกว่า UART (Universal Asynchronous Receiver Transmitter) เป็นดังรูป 5.1



รูปที่ 5.1 แสดงลักษณะการรับส่งข้อมูลแบบอนุกรมและแบบขนาน

5.2 รูปแบบการสื่อสารข้อมูล

การสื่อสารข้อมูลระหว่างตัวรับและตัวส่งนั้นมีหลายวิธี ถ้าหากตัวส่งทำหน้าที่ส่งอย่างเดียวและตัวรับทำหน้าที่รับอย่างเดียวเรียกว่าการสื่อสารแบบซิมเพล็กซ์ (Simplex) ถ้าหากตัวรับและตัวส่งสามารถรับและส่งข้อมูลได้แต่ทำในเวลาต่างกันเรียกว่าการสื่อสารแบบ ฮาล์ฟดูเพล็กซ์ (half duplex) แต่ถ้าหากตัวรับและตัวส่งสามารถรับส่งข้อมูลได้สองทิศทางในเวลาเดียวกันเรียกว่าการสื่อสารแบบฟูลดูเพล็กซ์ (full duplex) เป็นดังรูปที่ 5.2



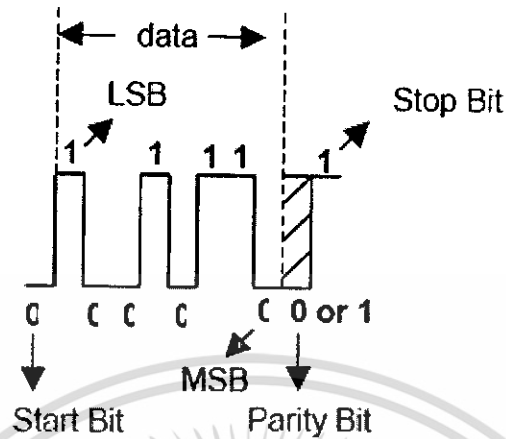
รูปที่ 5.2 การรับส่งข้อมูลแบบ Simplex , Half duplex และ Full duplex

สำหรับวิธีในการส่งข้อมูลแบบอนุกรมมี 2 วิธีคือการส่งแบบเข้าจังหวะเวลา (synchronous) และการส่งแบบไม่เข้าจังหวะเวลา (asynchronous) โดยการส่งแบบเข้าจังหวะเวลาจะต้องมีการส่งสัญญาณนาฬิกาพร้อมไปด้วยเพื่อควบคุมการรับส่งข้อมูล แต่การรับส่งข้อมูลแบบไม่เข้าจังหวะเวลาไม่ต้องมีแต่จะใช้การกำหนดอัตราเร็วในการรับส่งข้อมูลให้มีค่าเท่ากันที่เรียกว่า Baud rate ซึ่งมีหน่วยเป็นบิตต่อวินาที (bit per second : bps)

5.3 การติดต่อ PSoC กับ RS-232

สำหรับการสื่อสารแบบอนุกรมเป็นแบบ Asynchronous การส่งแต่ละรอบจะประกอบไปด้วย Start bit, actual data, parity bit และ stop bit ตัวอย่างเช่น ข้อมูล 01101001 (69h) การส่งจะเริ่มจาก start bit ตามด้วยข้อมูล 8 บิต โดยจะเริ่มด้วยบิตต่ำสุด (LSB) ก่อนจนครบ 8 บิตตามด้วย parity bit (มีหรือไม่มีก็ได้) และปิดท้ายด้วย stop bit ดังรูปที่ 5.3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.3 สัญญาณในการติดต่อแบบAsynchomous

การส่งข้อมูล ด้านส่งและด้านรับ จะต้องทำงานด้วยอัตราส่งข้อมูลต่อวินาที (Baud Rate) ที่เท่ากัน ด้านรับจะรู้ว่าจะต้องใช้เวลาานเท่าไรที่บิตถัดไปจะเข้ามา ตัวอย่างเช่น ถ้าเราใช้ baud rate 9600 bps ด้านรับจะอ่านข้อมูลบิตถัดไปทุกๆ $1/9600$ วินาที ถ้าข้อมูลที่ส่งมา parity bit (บิตตรวจสอบ) ด้านรับจะใช้ parity bit นี้ ตรวจสอบว่าข้อมูลที่รับมานี้ถูกต้องหรือไม่ โดยการตรวจสอบจำนวนเลข 1 ที่มีในข้อมูล 1 byte ที่ส่งมา สุดท้าย คือ stop bit ด้านรับจะไม่อ่านข้อมูลเข้ามาจนกว่าจะมี start bit ของข้อมูล byte ต่อไปเข้ามาใหม่

5.4 มาตรฐานพอร์ตอนุกรมแบบ RS-232

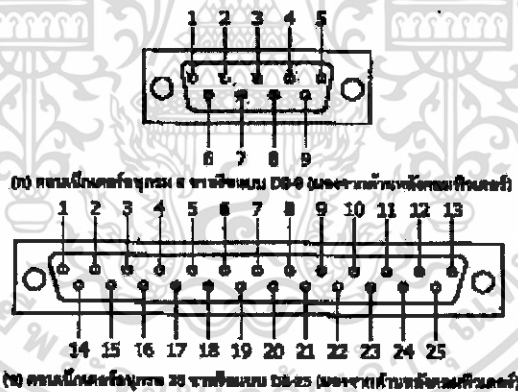
มาตรฐานการเชื่อมต่อแบบอนุกรม RS-232 เป็นมาตรฐานอุตสาหกรรมที่ออกแบบมาเพื่อใช้ในการส่งข้อมูลอนุกรมแบบอะซิงโครนัส 2 ทิศทาง โดยมาตรฐาน RS-232 ในอดีตนั้นถูกออกแบบมาเพื่อการส่งผ่านข้อมูลจากคอมพิวเตอร์ไปยังโมเด็มเพียงอย่างเดียว เพื่อที่จะนำข้อมูลจากโมเด็มนี้ สื่อสารผ่านสายโทรศัพท์ไปยังคอมพิวเตอร์อีกชุดหนึ่งซึ่งอยู่ห่างไกลกัน โดยคณะกรรมการที่เรียกว่า สมาคมอุตสาหกรรมอิเล็กทรอนิกส์ (Electronic Industries Association : EIA) ได้วางมาตรฐานที่มีชื่อเรียกกันว่า EIA RS-232 มาตรฐานนี้ในช่วงแรกจะใช้คอนเน็กเตอร์เป็นแบบ DB-25 โดยกำหนดความยาวสูงสุดของสายสัญญาณไว้ที่ 50 ฟุต มีระดับสัญญาณตั้งแต่ -3 ถึง -12 V แสดงว่ามีข้อมูล (Mark) และ +3 ถึง +12 V แสดงว่าเป็นช่องว่างมาตรฐาน RS-232 ได้ กำหนดรูปแบบของอุปกรณ์เชื่อมต่อข้อมูล (Data Terminal Equipment : DTE)

5.5 การเชื่อมต่อกับพอร์ตอนุกรมของคอมพิวเตอร์

การใช้งานพอร์ตอนุกรมของคอมพิวเตอร์มาตรฐาน RS-232 นั้นเนื่องจากระดับสัญญาณของพอร์ตอนุกรม RS-232 มีระดับแรงดันตั้งแต่ ± 3 V ถึง ± 12 V ในขณะที่ระดับสัญญาณไมโครคอนโทรลเลอร์ PSoC อยู่ที่ระดับ TTL ดังนั้นจึงเชื่อมต่อกันโดยตรงได้ จึงต้องอาศัยการเชื่อมต่อผ่าน IC MAX-232 ทำหน้าที่ในการแปลงระดับสัญญาณ จากระดับ TTL ไปเป็นระดับของ RS-232 เพื่อให้สามารถถ่ายโอนข้อมูลถึงกันได้

5.6 คอนเน็กเตอร์สำหรับพอร์ต RS-232 และการเชื่อมต่อ

มาตรฐานการเชื่อมต่อแบบ RS-232 จะใช้คอนเน็กเตอร์แบบ DB-25 ตัวผู้ หรือ DB-9 ตัวผู้ ซึ่งคอนเน็กเตอร์แบบ DB-25 จะมีขาต่อใช้งานเพียง 9 เส้นเช่นเดียวกับคอนเน็กเตอร์แบบ DB-9 เนื่องจากขาอื่นๆ ที่เคยใช้งานในอดีต ปัจจุบันมีการใช้งานไม่มากนัก จึงถูกยกเลิกไป โดยแสดงดังรูปที่ 5.4

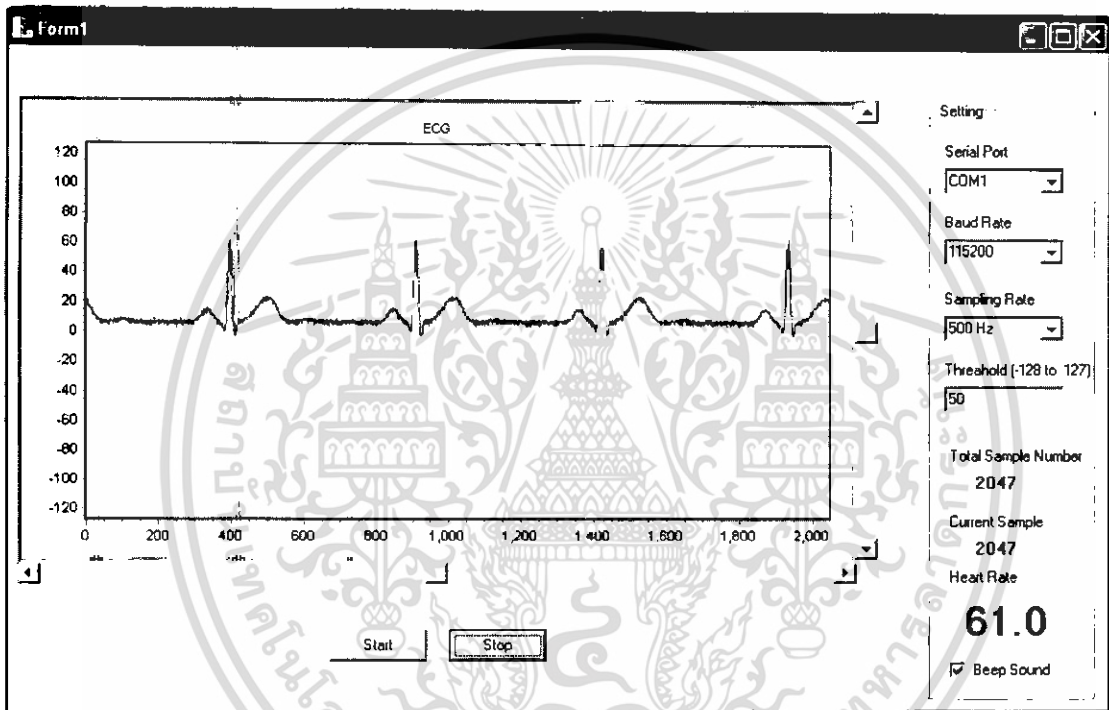


รูปที่ 5.4 แสดงตำแหน่งขาของ Serial Port แบบ DB-9 กับ DB-25

คอนเน็กเตอร์ DB-9	คอนเน็กเตอร์ DB-25	ชื่อของสายสัญญาณ	ชนิดของสายสัญญาณ
1	8	Data Carrier Detect : DCD	อินพุต
2	3	Received Data : RxD	อินพุต
3	2	Transmitted Data : TxD	เอาต์พุต
4	20	Data Terminal Ready : DTR	เอาต์พุต
5	7	Signal Ground : GND	-

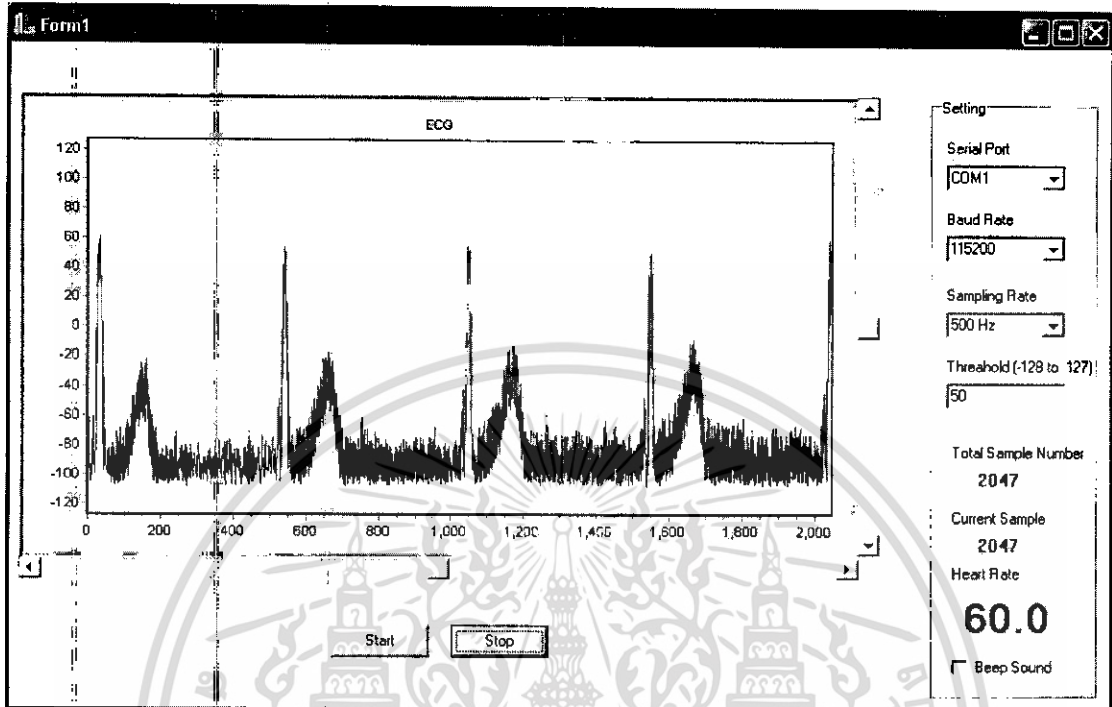
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.7 รูปสัญญาณที่ได้จากการทดลองเมื่อใช้การติดต่อแบบอนุกรม



รูปที่ 5.6 สัญญาณที่ได้จากการจำลอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.7 สัญญาณที่ได้จากการทดลองจริง

คำอธิบายรูปคือประกอบไปด้วยส่วนของ Serial port เพื่อใช้ติดต่อกับคอมพิวเตอร์และไมโครคอนโทรลเลอร์โดยใช้การสื่อสารแบบอนุกรม และส่วนของ Baud Rate เป็นตัวกำหนดอัตราการติดต่อข้อมูลหรือกำหนดค่าสัญญาณนาฬิกาให้กับไมโครคอนโทรลเลอร์ส่วนต่อมาก็คือส่วนของ Sampling Rate คืออัตราการสุ่มข้อมูลของ ADC ในที่นี้อัตราการสุ่มของ ADC ในพีชอกไมโครคอนโทรลเลอร์เราใช้ทั้งหมดและนำค่าที่ได้จากการสุ่มแล้วมาทำการสุ่มซ้ำอีกเพื่อเพิ่มอัตราการสุ่มให้มีค่ามากขึ้นในการติดต่อ โดยการใช้ซอฟต์แวร์ในการช่วยทำการสุ่มเพิ่มต่อจากนั้นเป็นส่วนของ Threshold เป็นตัวกำหนดค่าแอมพลิจูดของสัญญาณ โดยกำหนดไว้ที่ 50 ต่อจากนั้นนำค่าจาก Threshold มาคำนวณหา Heart Rate ได้ผลตามที่ทดลอง

บทที่ 6

สรุปผลและวิจารณ์ผลโครงการ

ในการทดลองและสร้างเครื่องวัดสัญญาณ ไฟฟ้าหัวใจ สิ่งที่สำคัญคือการออกแบบ วงจรขยายสัญญาณ ไฟฟ้าหัวใจให้มีประสิทธิภาพ จึงเลือกใช้วงจรขยายแบบอินสตรูเมนเตชัน แอมพลิฟายเออร์ แบบสำเร็จรูปที่มีสวนประกอบที่สำคัญคือ ดิฟเฟอเรนเชียลแอมป์ ที่มีคุณสมบัติ ลดทอนสัญญาณรบกวนได้และเราสามารถออกแบบเกณฑ์การขยายจากวงจรที่ต่อร่วมภายนอก วงจรจะสามารถขยายสัญญาณที่มีความแตกต่างกันคือสัญญาณหัวใจที่เราต้องการให้มีขนาดใหญ่ ขึ้นเพื่อที่จะนำสัญญาณที่ได้ส่งให้ภาคกรองความถี่เอาเฉพาะความถี่ที่อยู่ในช่วง 0.5 ถึง 150 เฮิรตซ์ และกรองเอาความถี่ 50 เฮิรตซ์ที่เกิดจากการรบกวนของไฟฟ้ากระแสสลับ 220 โวลต์ ทิ้งไปด้วยการกำจัดแถบความถี่ แล้วทำการปรับระดับสัญญาณด้วยวงจรออฟเซต และส่งไปยังภาคการแปลง สัญญาณอนาล็อกเป็นสัญญาณดิจิทัล

ในส่วนของการแปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิทัลและภาคกรองความถี่ต่ำเราสามารถทำได้โดยใช้ไมโครคอนโทรลเลอร์พีโซค (PSoC) ซึ่งเป็นไมโครคอนโทรลเลอร์ที่มีคุณสมบัติที่รวมเอาการออกแบบทั้งทางด้านอนาล็อกและดิจิทัลมาไว้ด้วยกัน และในส่วนของการแสดงผลเราใช้การติดต่อแบบอนุกรมและอุปกรณ์ที่ใช้ในการติดต่อคือ UART USER MODULE ซึ่งถูกออกแบบไว้ภายในคอนโทรลเลอร์(PSoC) และติดต่อผ่านคอมพิวเตอร์แสดงผลออกทาง PC MONITOR ได้ผลการแสดงที่น่าพอใจซึ่งผลที่ได้เป็นข้อมูลคร่าวๆในการวิเคราะห์ต่อไป

หนังสืออ้างอิง

1. อุกฤษณ์ ตันทศุทธานนท์, “การเขียนโปรแกรมไมโครคอนโทรลเลอร์ PSoC ด้วยภาษาซี”, ไมโครรีเชิธ เทคโนโลยี, 220 หน้า
2. วัชรินทร์ เคารพ, “เรียนรู้และเข้าใจ PSoC Microcontroller ด้วย ภาษา Assembly และภาษา C”, ฮีทีที จำกัด, 340 หน้า, 2548
3. พรพงษ์ เฉลิมวิศุตม์กุล, ภาณุวัฒน์ วัฒนประการกิจ, “เครื่องแสดงคลื่นสัญญาณไฟฟ้าหัวใจออกทางจอ Graphic LCD” สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง, 47 หน้า, 2537
4. ปิยะวรรณ แซ่ว่อง, วรุต วงศ์วัฒนะเศรษฐ์. “จอแสดงผลคลื่นสัญญาณไฟฟ้าหัวใจ”, สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง, 46 หน้า, 2544

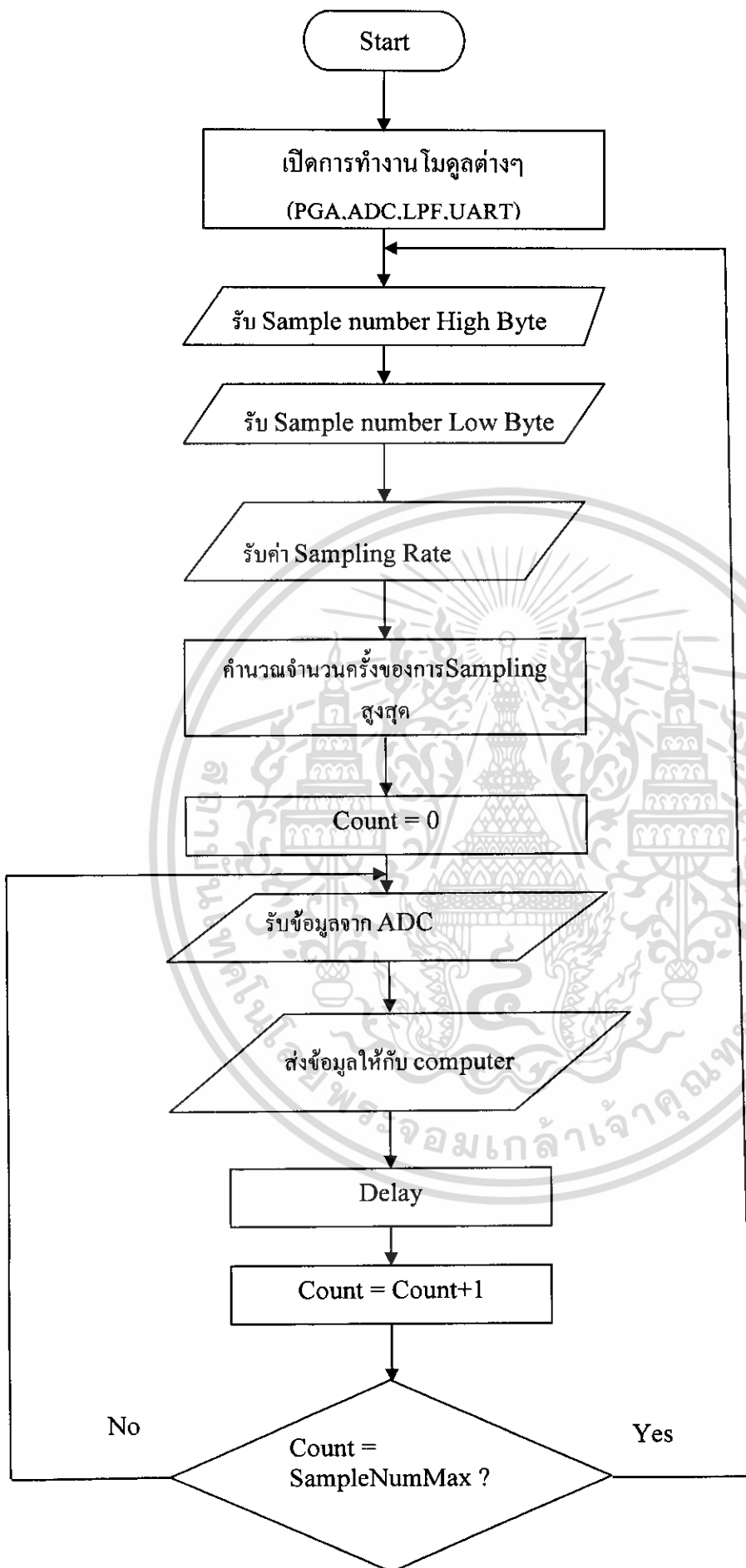


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

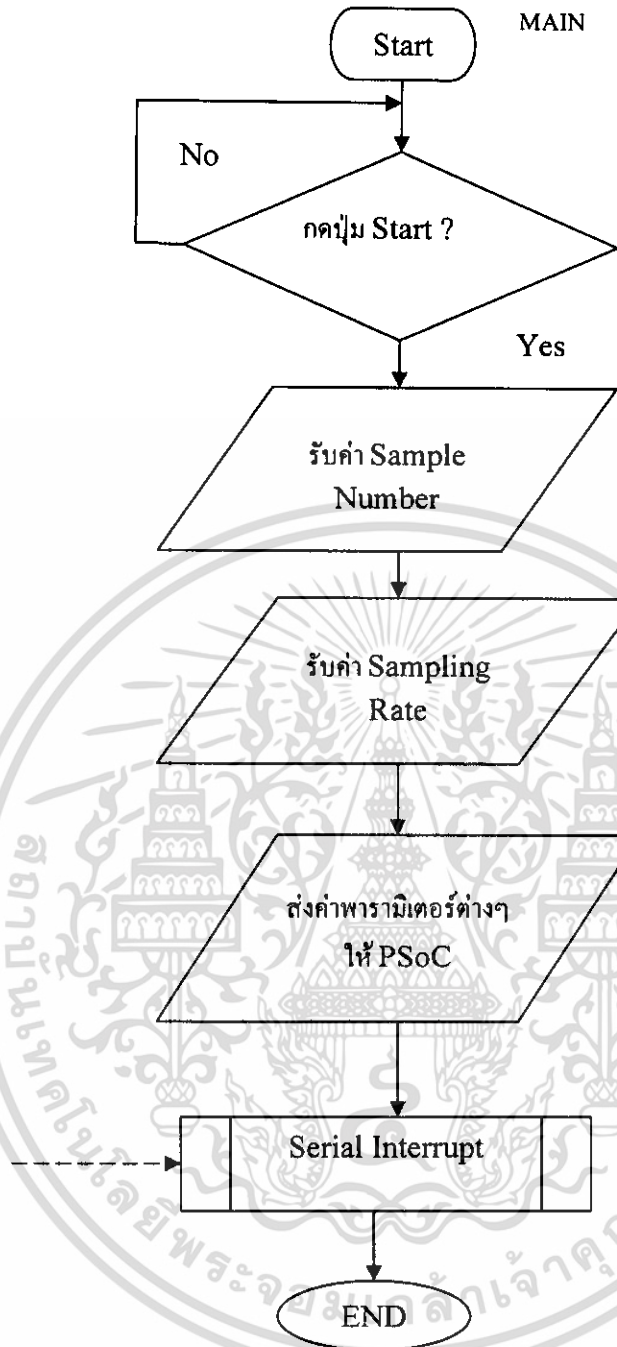


ภาคผนวก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

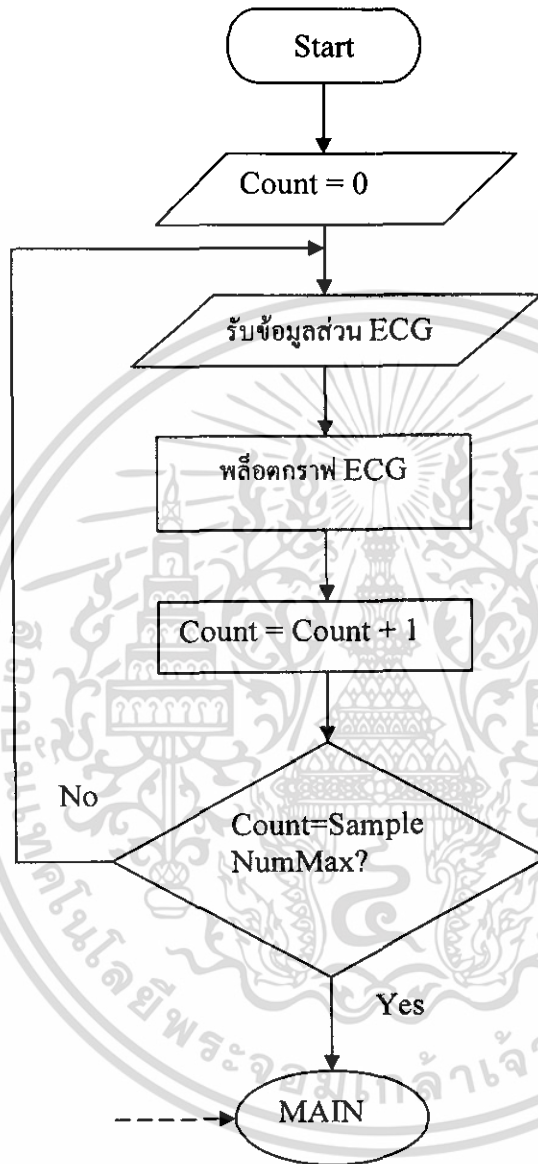


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Serial Interrupt



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
#include <m8c.h> // part specific constants and macros
#include "PSoCAPI.h" // PSoC API definitions for all User Modules
```

```
void delay2us(unsigned int d)
```

```
{
    unsigned int t;
    for(t=0;t<=16*d;t++)
    {
        asm("nop");
        asm("nop");
    }
}
```

```
void main()
```

```
{
```

```
    unsigned char RxHighByte,RxLowByte,SR,MyData;
    unsigned int SampleNumMax,SampleNum;
    char SamplingData;
```

```
    M8C_EnableGInt;
    PGA_1_Start(3);
    DELSIG8_1_Start(DELSIG8_1_HIGHPOWER);
    DELSIG8_1_StartAD();
    My_UART_1_Start(UART_PARITY_NONE);
    LPF2_1_Start(LPF2_1_HIGHPOWER);
```

```
    while(1)
```

```
    {
        while(!(My_UART_1_bReadRxStatus()&UART_RX_COMPLETE));
        RxLowByte=My_UART_1_bReadRxData();
        while(!(My_UART_1_bReadRxStatus()&UART_RX_COMPLETE));
        RxHighByte=My_UART_1_bReadRxData();
        while(!(My_UART_1_bReadRxStatus()&UART_RX_COMPLETE));
        SR=My_UART_1_bReadRxData();
```

```
        SampleNumMax=RxHighByte*256+RxLowByte;
```

```
        SampleNum=0;
```

```
        while(SampleNum<=SampleNumMax)
```

```
        {
            if(DELSIG8_1_fIsDataAvailable())
            {
```

```
                SamplingData=DELSIG8_1_cGetDataClearFlag();
                if(SamplingData<=128) MyData=SamplingData+127;
                else MyData=SamplingData-127;
```

```
                My_UART_1_SendData(MyData);
```

```
        while(!(My_UART_1_bReadTxStatus()&UART_TX_COMPLETE));
```

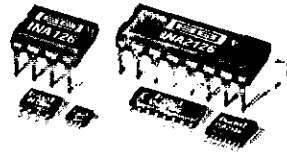
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไมอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
        if(SR!=0) delay2us(SR);  
        SampleNum++;  
    }  
}  
}
```



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



INA126
INA2126

MicroPOWER INSTRUMENTATION AMPLIFIER

Single and Dual Versions

FEATURES

- **LOW QUIESCENT CURRENT:** 175µA/chan.
- **WIDE SUPPLY RANGE:** ±1.35V to ±18V
- **LOW OFFSET VOLTAGE:** 250µV max
- **LOW OFFSET DRIFT:** 3µV/°C max
- **LOW NOISE:** 35nV/√Hz
- **LOW INPUT BIAS CURRENT:** 25nA max
- **8-PIN DIP, SO-8, MSOP-8 SURFACE-MOUNT**
DUAL: 16-Pin DIP, SO-16, SSOP-16

APPLICATIONS

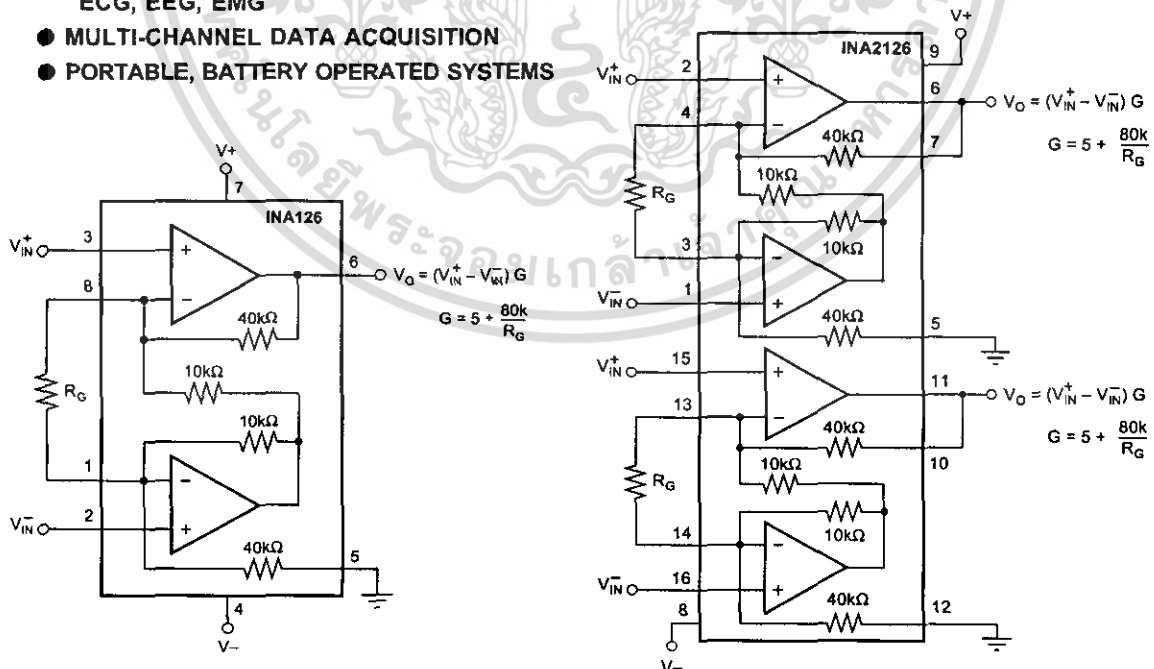
- **INDUSTRIAL SENSOR AMPLIFIER:**
Bridge, RTD, Thermocouple
- **PHYSIOLOGICAL AMPLIFIER:**
ECG, EEG, EMG
- **MULTI-CHANNEL DATA ACQUISITION**
- **PORTABLE, BATTERY OPERATED SYSTEMS**

DESCRIPTION

The INA126 and INA2126 are precision instrumentation amplifiers for accurate, low noise differential signal acquisition. Their two-op-amp design provides excellent performance with very low quiescent current (175µA/chan.), This, combined with wide operating voltage range of ±1.35V to ±18V, makes them ideal for portable instrumentation and data acquisition systems.

Gain can be set from 5V/V to 10000V/V with a single external resistor. Laser trimmed input circuitry provides low offset voltage (250µV max), low offset voltage drift (3µV/°C max) and excellent common-mode rejection.

Single version package options include 8-pin plastic DIP, SO-8 surface mount, and fine-pitch MSOP-8 surface-mount. Dual version is available in the space-saving SSOP-16 fine-pitch surface mount, SO-16, and 16-pin DIP. All are specified for the -40°C to +85°C industrial temperature range.



International Airport Industrial Park • Mailing Address: PO Box 11400, Tucson, AZ 85734 • Street Address: 6730 S. Tucson Blvd, Tucson, AZ 85706 • Tel: (520) 746-1111 • Twx: 910-952-1111
Internet: <http://www.burr-brown.com/> • FAXLine: (800) 548-6133 (US/Canada Only) • Cable: BBRCORP • Telex: 066-6491 • FAX: (520) 889-1510 • Immediate Product Info: (800) 548-6132

SPECIFICATIONS

At $T_A = +25^\circ\text{C}$, $V_S = \pm 15\text{V}$, $R_L = 25\text{k}\Omega$, unless otherwise noted.

PARAMETER	CONDITIONS	INA126P, U, E INA2126P, U, E			INA126PA, UA, EA INA2126PA, UA, EA			UNITS
		MIN	TYP	MAX	MIN	TYP	MAX	
INPUT								
Offset Voltage, RTI vs Temperature	$V_S = \pm 1.35\text{V to } \pm 18\text{V}$		± 100	± 250		± 150	± 500	μV
vs Power Supply (PSRR)			± 0.5	± 3	*	± 5	± 15	$\mu\text{V}/^\circ\text{C}$
Input Impedance				5	15	*	± 50	$\mu\text{V}/\text{V}$
Safe Input Voltage	$R_S = 0$		$10^9 \parallel 4$		*	*	$\Omega \parallel \text{pF}$	
Common-Mode Voltage Range	$R_S = 1\text{k}\Omega$	$(V^-) - 0.5$		$(V^+) + 0.5$	*	*	V	
Channel Separation (dual)	$V_O = 0\text{V}$	$(V^-) - 10$		$(V^+) + 10$	*	*	V	
Common-Mode Rejection INA2126U (dual SO-16)	$G = 5, \text{dc}$	± 11.25	± 11.5		*	*	V	
	$R_S = 0, V_{CM} = \pm 11.25\text{V}$	83	94		74	90	dB	
		80	94				dB	
INPUT BIAS CURRENT			-10	-25	*		nA	
vs Temperature			± 30		*		$\text{pA}/^\circ\text{C}$	
Offset Current			± 0.5	± 2	*	± 5	nA	
vs Temperature			± 10		*		$\text{pA}/^\circ\text{C}$	
GAIN			$G = 5 \text{ to } 10\text{k}$				V/V	
Gain Equation			$G = 5 + 80\text{k}\Omega/R_G$			*	V/V	
Gain Error	$V_O = \pm 14\text{V}, G = 5$		± 0.02	± 0.1	*	± 0.18	%	
vs Temperature	$G = 5$		± 2	± 10	*	*	$\text{ppm}/^\circ\text{C}$	
Gain Error	$V_O = \pm 12\text{V}, G = 100$		± 0.2	± 0.5	*	± 1	%	
vs Temperature	$G = 100$		± 25	± 100	*	*	$\text{ppm}/^\circ\text{C}$	
Nonlinearity	$G = 100, V_O = \pm 14\text{V}$		± 0.002	± 0.012	*	*	%	
NOISE								
Voltage Noise, $f = 1\text{kHz}$			35		*		$\text{nV}/\sqrt{\text{Hz}}$	
$f = 100\text{Hz}$			35		*		$\text{nV}/\sqrt{\text{Hz}}$	
$f = 10\text{Hz}$			45		*		$\text{nV}/\sqrt{\text{Hz}}$	
$f_B = 0.1\text{Hz to } 10\text{Hz}$			0.7		*		$\mu\text{Vp-p}$	
Current Noise, $f = 1\text{kHz}$			60		*		$\text{fA}/\sqrt{\text{Hz}}$	
$f_B = 0.1\text{Hz to } 10\text{Hz}$			2		*		pAp-p	
OUTPUT								
Voltage, Positive	$R_L = 25\text{k}\Omega$	$(V^+) - 0.9$	$(V^+) - 0.75$		*	*	V	
Negative	$R_L = 25\text{k}\Omega$	$(V^-) + 0.95$	$(V^-) + 0.8$		*	*	V	
Short-Circuit Current	Short-Circuit to Ground		$+10/-5$		*	*	mA	
Capacitive Load Drive			1000		*	*	pF	
FREQUENCY RESPONSE								
Bandwidth, -3dB	$G = 5$		200		*		kHz	
	$G = 100$		9		*		kHz	
	$G = 500$		1.8		*		kHz	
Slew Rate	$V_O = \pm 10\text{V}, G = 5$		0.4		*		V/ μs	
Settling Time, 0.01%	10V Step, $G = 5$		30		*		μs	
	10V Step, $G = 100$		160		*		μs	
	10V Step, $G = 500$		1500		*		μs	
Overload Recovery	50% Input Overload		4		*		μs	
POWER SUPPLY								
Voltage Range		± 1.35	± 15	± 18	*	*	*	V
Current (per channel)	$I_O = 0$		± 175	± 200	*	*	*	μA
TEMPERATURE RANGE								
Specification Range		-40		+85	*	*	*	$^\circ\text{C}$
Operation Range		-55		+125	*	*	*	$^\circ\text{C}$
Storage Range		-55		+125	*	*	*	$^\circ\text{C}$
Thermal Resistance, θ_{JA}								
8-Pin DIP			100			*	*	$^\circ\text{C}/\text{W}$
SO-8 Surface-Mount			150			*	*	$^\circ\text{C}/\text{W}$
MSOP-8 Surface-Mount			200			*	*	$^\circ\text{C}/\text{W}$
16-Pin DIP (dual)			80			*	*	$^\circ\text{C}/\text{W}$
SO-16 (dual)			100			*	*	$^\circ\text{C}/\text{W}$
SSOP-16 (dual)			100			*	*	$^\circ\text{C}/\text{W}$

* Specification same as INA126P, INA126U, INA126E; INA2126P, INA2126U, INA2126E.

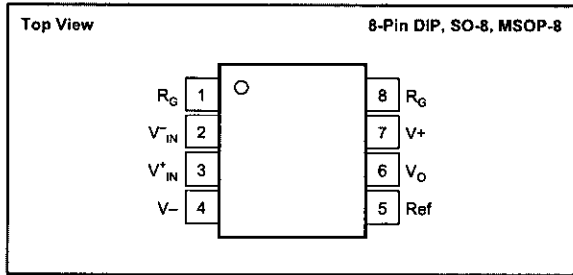
The information provided herein is believed to be reliable; however, BURR-BROWN assumes no responsibility for inaccuracies or omissions. BURR-BROWN assumes no responsibility for the use of this information, and all use of such information shall be entirely at the user's own risk. Prices and specifications are subject to change without notice. No patent rights or licenses to any of the circuits described herein are implied or granted to any third party. BURR-BROWN does not authorize or warrant any BURR-BROWN product for use in life support devices and/or systems.



INA126, INA2126

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PIN CONFIGURATION (Single)

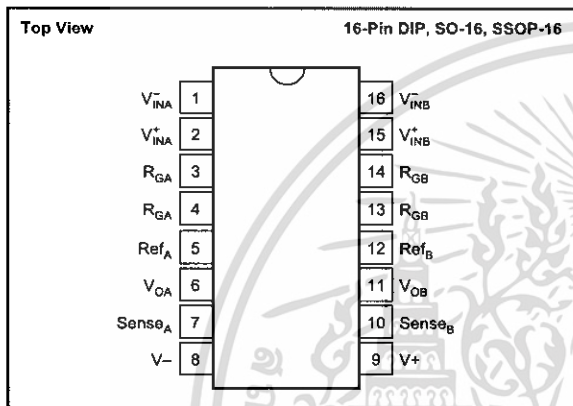


ABSOLUTE MAXIMUM RATINGS⁽¹⁾

Power Supply Voltage, V+ to V-	36V
Input Signal Voltage ⁽²⁾	(V-)-0.7 to (V+)+0.7V
Input Signal Current ⁽²⁾	10mA
Output Short Circuit	Continuous
Operating Temperature	-55°C to +125°C
Storage Temperature	-55°C to +125°C
Lead Temperature (soldering, 10s)	+300°C

NOTES: (1) Stresses above these ratings may cause permanent damage. (2) Input signal voltage is limited by internal diodes connected to power supplies. See text.

PIN CONFIGURATION (Dual)



ELECTROSTATIC DISCHARGE SENSITIVITY

This integrated circuit can be damaged by ESD. Burr-Brown recommends that all integrated circuits be handled with appropriate precautions. Failure to observe proper handling and installation procedures can cause damage.

ESD damage can range from subtle performance degradation to complete device failure. Precision integrated circuits may be more susceptible to damage because very small parametric changes could cause the device not to meet its published specifications.

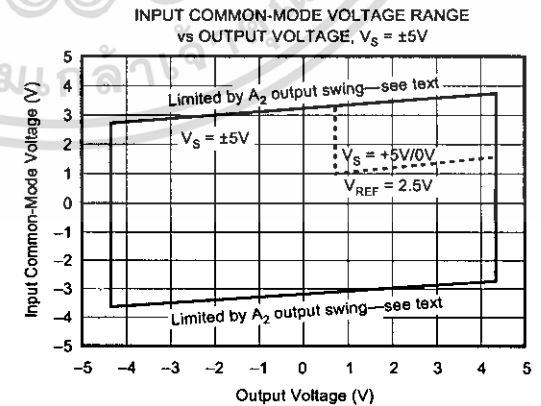
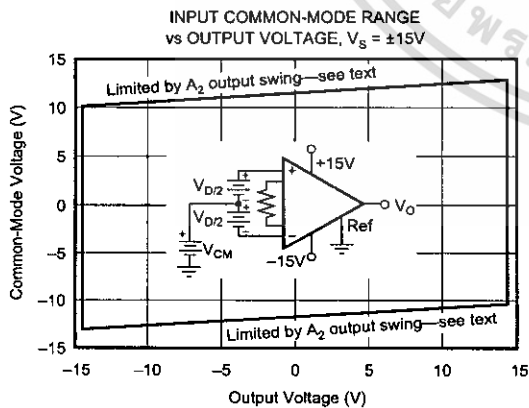
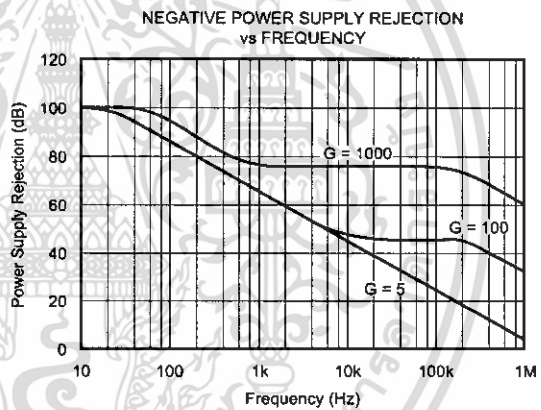
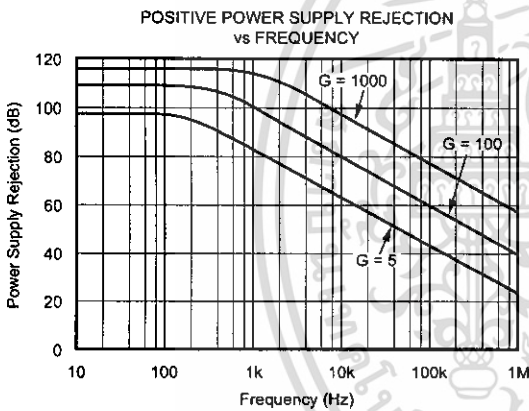
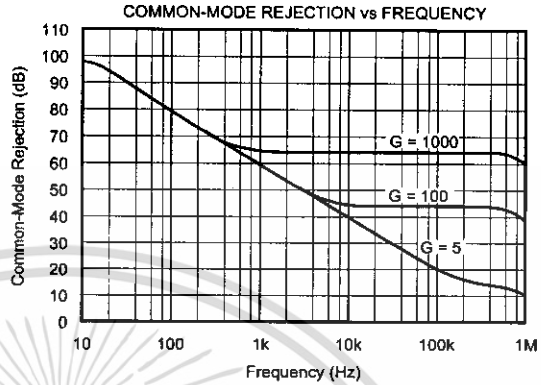
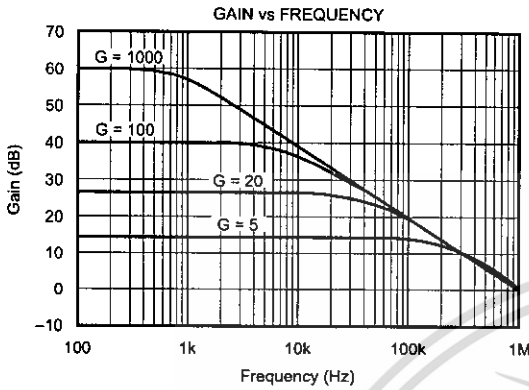
PACKAGE INFORMATION

PRODUCT	PACKAGE	PACKAGE DRAWING NUMBER ⁽¹⁾	PACKAGE MARKING	ORDERING NUMBER	TRANSPORT MEDIA
Single					
INA126PA	8-Pin DIP	006	INA126PA	INA126PA	Rails
INA126P	8-Pin DIP	006	INA126P	INA126P	Rails
INA126UA	SO-8	182	INA126UA	INA126UA	Rails or Reel
INA126U	SO-8	182	INA126U	INA126U	Rails or Reel
INA126EA ⁽²⁾	MSOP-8	337	A26 ⁽³⁾	INA126EA-250	Reel Only
"	"	"	"	INA126EA-2500	"
INA126E ⁽²⁾	MSOP-8	337	A26 ⁽³⁾	INA126E-250	Reel Only
"	"	"	"	INA126E-2500	"
Dual					
INA2126PA	16-Pin DIP	180	INA2126PA	INA2126PA	Rails
INA2126P	16-Pin DIP	180	INA2126P	INA2126P	Rails
INA2126UA	SO-16	265	INA2126UA	INA2126UA	Rails
INA2126U	SO-16	265	INA2126U	INA2126U	Rails
INA2126EA ⁽²⁾	SSOP-16	322	INA2126EA	INA2126EA-250	Reel Only
"	"	"	"	INA2126EA-2500	"
INA2126E ⁽²⁾	SSOP-16	322	INA2126E	INA2126E-250	Reel Only
"	"	"	"	INA2126E-2500	"

NOTES: (1) For detailed drawing and dimension table, see end of data sheet, or Appendix C of Burr-Brown IC Data Book. (2) MSOP-8 and SSOP-16 packages are available only on 250 or 2500 piece reels. (3) Grade designation is marked on reel.

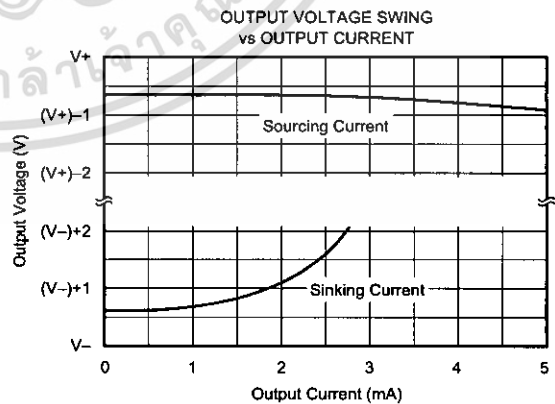
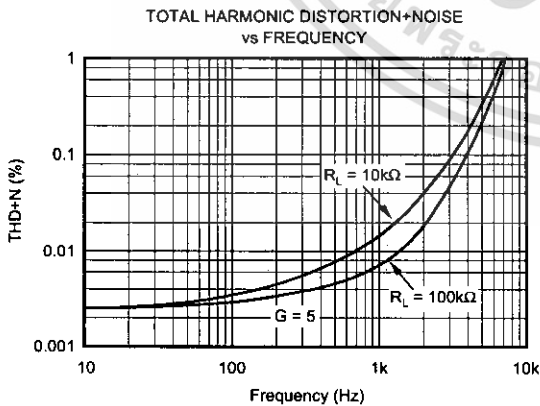
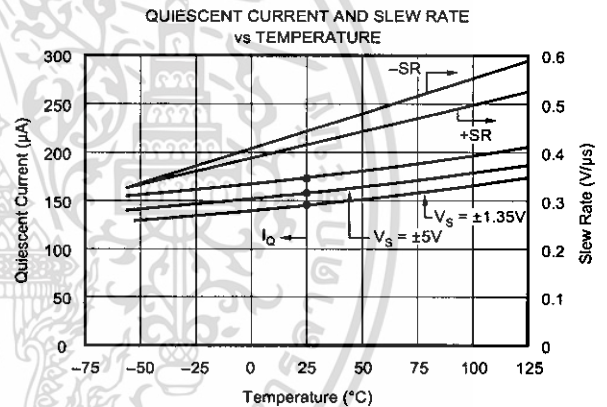
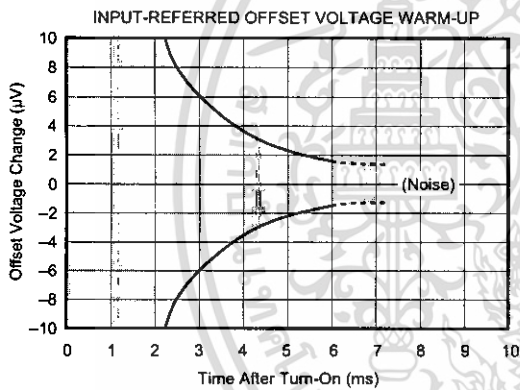
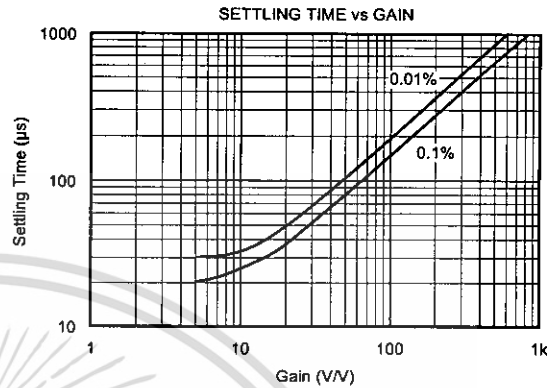
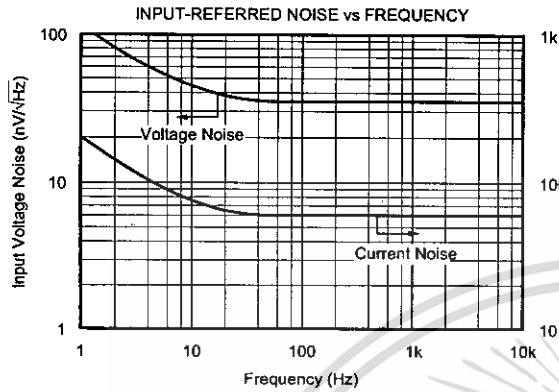
TYPICAL PERFORMANCE CURVES

At $T_A = +25^\circ\text{C}$ and $V_S = \pm 15\text{V}$, unless otherwise noted.



TYPICAL PERFORMANCE CURVES (CONT)

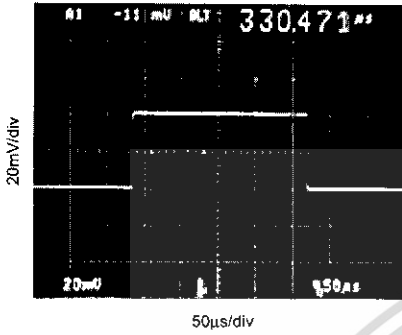
At $T_A = +25^\circ\text{C}$ and $V_S = \pm 15\text{V}$, unless otherwise noted.



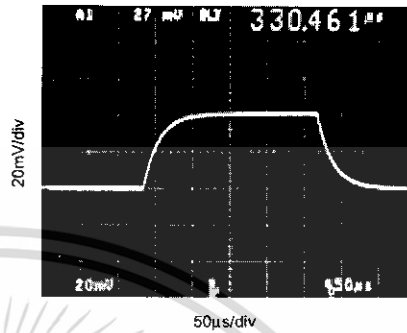
TYPICAL PERFORMANCE CURVES (CONT)

At $T_A = +25^\circ\text{C}$ and $V_S = \pm 15\text{V}$, unless otherwise noted.

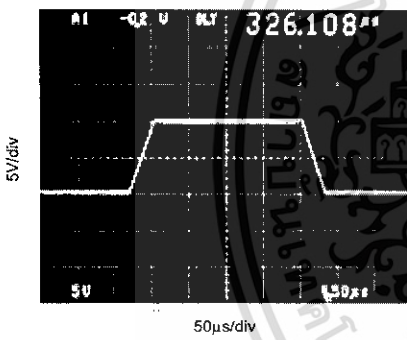
SMALL-SIGNAL RESPONSE, $G = 5$



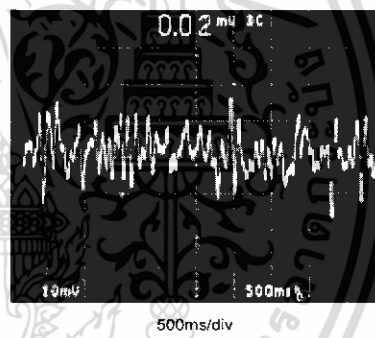
SMALL-SIGNAL RESPONSE, $G = 100$



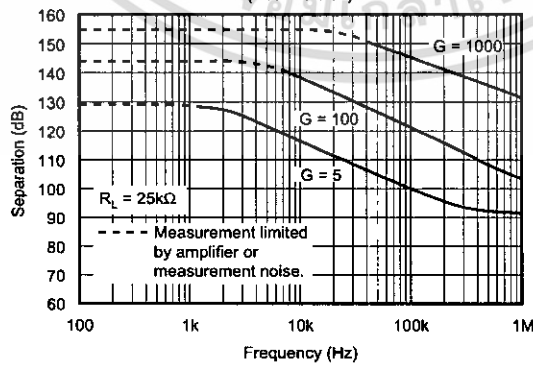
LARGE-SIGNAL RESPONSE, $G = 5$



VOLTAGE NOISE, 0.1Hz to 10Hz



CHANNEL SEPARATION vs FREQUENCY, RTI
(Dual Version)



APPLICATION INFORMATION

Figure 1 shows the basic connections required for operation of the INA126. Applications with noisy or high impedance power supplies may require decoupling capacitors close to the device pins as shown.

The output is referred to the output reference (Ref) terminal which is normally grounded. This must be a low-impedance connection to ensure good common-mode rejection. A resistance of 8Ω in series with the Ref pin will cause a typical device to degrade to approximately 80dB CMR.

Dual versions (INA2126) have feedback sense connections, Sense_A and Sense_B. These must be connected to their respective output terminals for proper operation. The sense connection can be used to sense the output voltage directly at the load for best accuracy.

SETTING THE GAIN

Gain is set by connecting an external resistor, R_G, as shown:

$$G = 5 + \frac{80k\Omega}{R_G} \quad (1)$$

Commonly used gains and R_G resistor values are shown in Figure 1.

The 80kΩ term in equation 1 comes from the internal metal film resistors which are laser trimmed to accurate absolute values. The accuracy and temperature coefficient of these resistors are included in the gain accuracy and drift specifications.

The stability and temperature drift of the external gain setting resistor, R_G, also affects gain. R_G's contribution to gain accuracy and drift can be directly inferred from the gain

equation (1). Low resistor values required for high gain can make wiring resistance important. Sockets add to the wiring resistance, which will contribute additional gain error in gains of approximately 100 or greater.

OFFSET TRIMMING

The INA126 and INA2126 are laser trimmed for low offset voltage and offset voltage drift. Most applications require no external offset adjustment. Figure 2 shows an optional circuit for trimming the output offset voltage. The voltage applied to the Ref terminal is added to the output signal. An op amp buffer is used to provide low impedance at the Ref terminal to preserve good common-mode rejection.

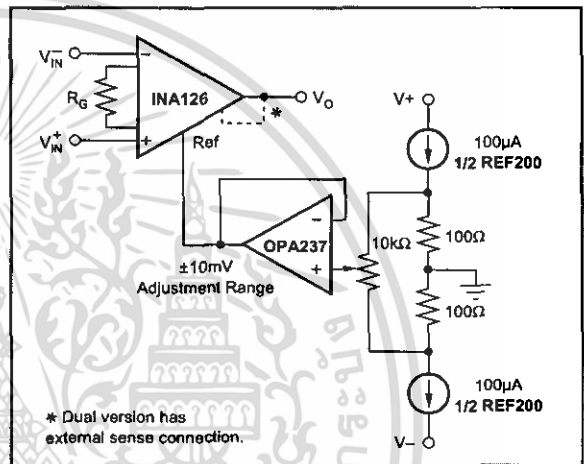


FIGURE 2. Optional Trimming of Output Offset Voltage.

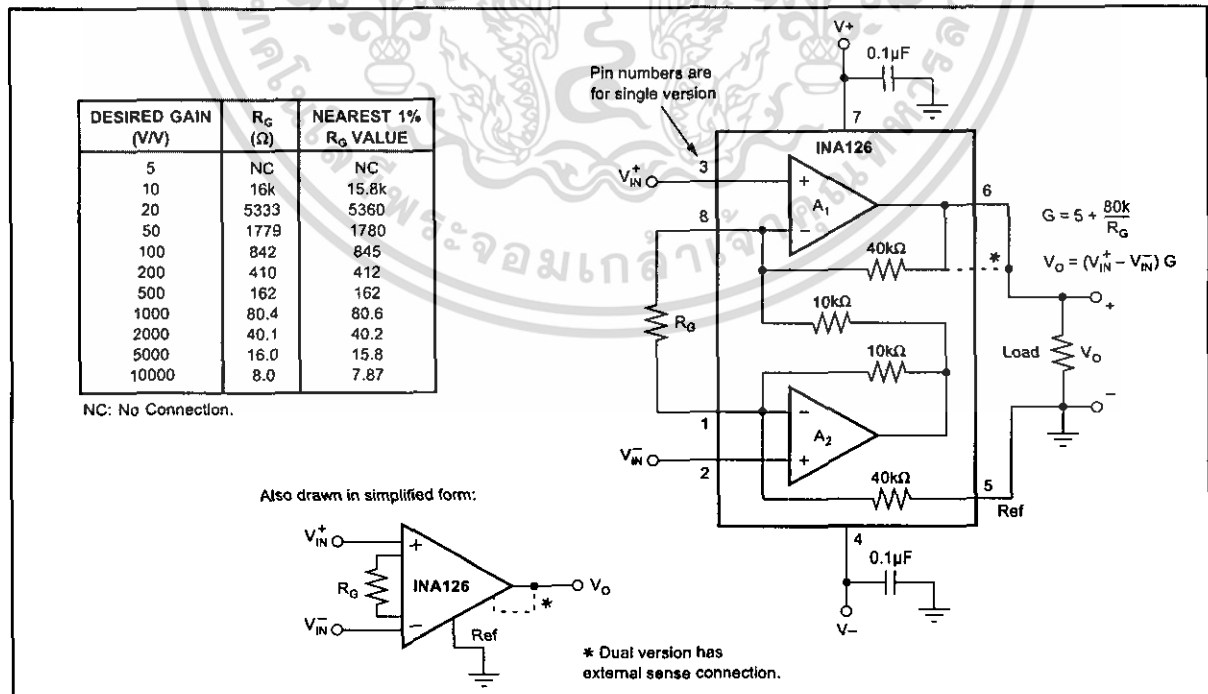


FIGURE 1. Basic Connections.

INPUT BIAS CURRENT RETURN

The input impedance of the INA126/2126 is extremely high—approximately $10^9\Omega$. However, a path must be provided for the input bias current of both inputs. This input bias current is typically -10nA (current flows out of the input terminals). High input impedance means that this input bias current changes very little with varying input voltage.

Input circuitry must provide a path for this input bias current for proper operation. Figure 3 shows various provisions for an input bias current path. Without a bias current path, the inputs will float to a potential which exceeds the common-mode range and the input amplifiers will saturate.

If the differential source resistance is low, the bias current return path can be connected to one input (see the thermocouple example in Figure 3). With higher source impedance, using two equal resistors provides a balanced input with advantages of lower input offset voltage due to bias current and better high-frequency common-mode rejection.

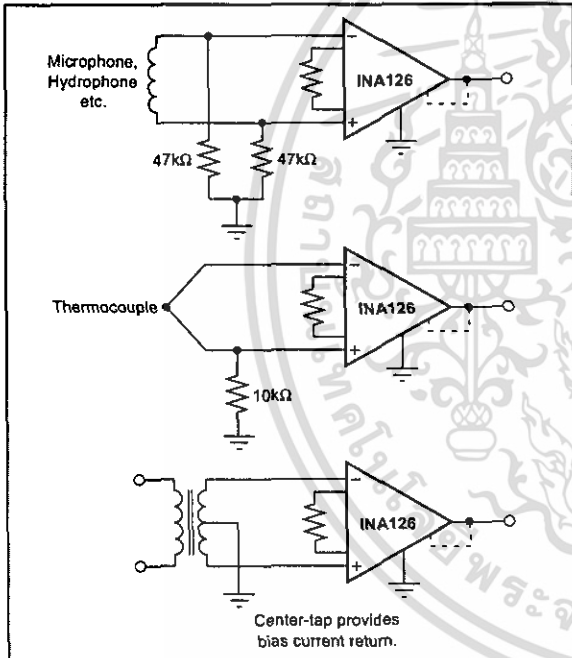


FIGURE 3. Providing an Input Common-Mode Current Path.

INPUT COMMON-MODE RANGE

The input common-mode range of the INA126/2126 is shown in typical performance curves. The common-mode range is limited on the negative side by the output voltage swing of A_2 , an internal circuit node that cannot be measured on an external pin. The output voltage of A_2 can be expressed as:

$$V_{O2} = 1.25 V_{IN} - (V_{IN}^+ - V_{IN}^-) (10\text{k}\Omega/R_G) \quad (2)$$

(Voltages referred to Ref terminal, pin 5)

The internal op amp A_2 is identical to A_1 and its output swing is limited to typically 0.7V from the supply rails. When the input common-mode range is exceeded (A_2 's output is saturated), A_1 can still be in linear operation and respond to changes in the non-inverting input voltage. The output voltage, however, will be invalid.

LOW VOLTAGE OPERATION

The INA126/2126 can be operated on power supplies as low as $\pm 1.35\text{V}$. Performance remains excellent with power supplies ranging from $\pm 1.35\text{V}$ to $\pm 18\text{V}$. Most parameters vary only slightly throughout this supply voltage range—see typical performance curves. Operation at very low supply voltage requires careful attention to ensure that the common-mode voltage remains within its linear range. See "Input Common-Mode Voltage Range."

The INA126/2126 can be operated from a single power supply with careful attention to input common-mode range, output voltage swing of both op amps and the voltage applied to the Ref terminal. Figure 4 shows a bridge amplifier circuit operated from a single $+5\text{V}$ power supply. The bridge provides an input common-mode voltage near 2.5V , with a relatively small differential voltage.

INPUT PROTECTION

The inputs are protected with internal diodes connected to the power supply rails. These diodes will clamp the applied signal to prevent it from exceeding the power supplies by more than approximately 0.7V . If the signal source voltage can exceed the power supplies, the source current should be limited to less than 10mA . This can generally be done with a series resistor. Some signal sources are inherently current-limited and do not require limiting resistors.

CHANNEL CROSSTALK—DUAL VERSION

The two channels of the INA2126 are completely independent, including all bias circuitry. At DC and low frequency there is virtually no signal coupling between channels. Crosstalk increases with frequency and is dependent on circuit gain, source impedance and signal characteristics.

As source impedance increases, careful circuit layout will help achieve lowest channel crosstalk. Most crosstalk is produced by capacitive coupling of signals from one channel to the input section of the other channel. To minimize coupling, separate the input traces as far as practical from any signals associated with the opposite channel. A grounded guard trace surrounding the inputs helps reduce stray coupling between channels. Carefully balance the stray capacitance of each input to ground, and run the differential inputs of each channel parallel to each other, or directly adjacent on top and bottom side of a circuit board. Stray coupling then tends to produce a common-mode signal that is rejected by the IA's input.

IMPORTANT NOTICE

Texas Instruments and its subsidiaries (TI) reserve the right to make changes to their products or to discontinue any product or service without notice, and advise customers to obtain the latest version of relevant information to verify, before placing orders, that information being relied on is current and complete. All products are sold subject to the terms and conditions of sale supplied at the time of order acknowledgment, including those pertaining to warranty, patent infringement, and limitation of liability.

TI warrants performance of its semiconductor products to the specifications applicable at the time of sale in accordance with TI's standard warranty. Testing and other quality control techniques are utilized to the extent TI deems necessary to support this warranty. Specific testing of all parameters of each device is not necessarily performed, except those mandated by government requirements.

Customers are responsible for their applications using TI components.

In order to minimize risks associated with the customer's applications, adequate design and operating safeguards must be provided by the customer to minimize inherent or procedural hazards.

TI assumes no liability for applications assistance or customer product design. TI does not warrant or represent that any license, either express or implied, is granted under any patent right, copyright, mask work right, or other intellectual property right of TI covering or relating to any combination, machine, or process in which such semiconductor products or services might be or are used. TI's publication of information regarding any third party's products or services does not constitute TI's approval, warranty or endorsement thereof.

Copyright © 2000, Texas Instruments Incorporated

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Single-Channel: 6N137, HCPL-2601, HCPL-2611
Dual-Channel: HCPL-2630, HCPL-2631
High Speed-10 MBit/s Logic Gate Optocouplers

Features

- Very high speed-10 MBit/s
- Superior CMR-10 kV/μs
- Double working voltage-480V
- Fan-out of 8 over -40°C to +85°C
- Logic gate output
- Storable output
- Wired OR-open collector
- U.L. recognized (File # E90700)

Applications

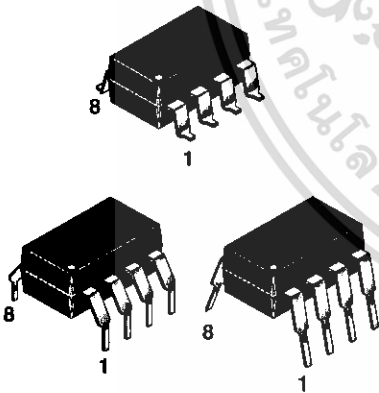
- Ground loop elimination
- LSTTL to TTL, LSTTL or 5-volt CMOS
- Line receiver, data transmission
- Data multiplexing
- Switching power supplies
- Pulse transformer replacement
- Computer-peripheral interface

Description

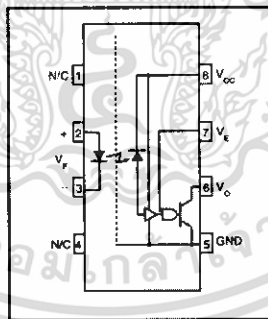
The 6N137, HCPL-2601/2611 single-channel and HCPL-2630/2631 dual-channel optocouplers consist of a 850 nm AlGaAs LED, optically coupled to a very high speed integrated photo-detector logic gate with a storable output. This output features an open collector, thereby permitting wired OR outputs. The coupled parameters are guaranteed over the temperature range of -40°C to +85°C. A maximum input signal of 5 mA will provide a minimum output sink current of 13mA (fan out of 8).

An internal noise shield provides superior common mode rejection of typically 10kV/μs. The HCPL-2601 and HCPL-2631 has a minimum CMR of 5 kV/μs. The HCPL-2611 has a minimum CMR of 10 kV/μs.

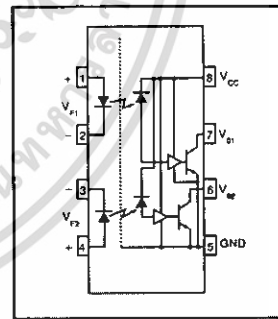
Package



Schematic



6N137
HCPL-2601
HCPL-2611



HCPL-2630
HCPL-2631

Truth Table (Positive Logic)

Input	Enable	Output
H	H	L
L	H	H
H	L	H
L	L	H
H	NC	L
L	NC	H

A 0.1μF bypass capacitor must be connected between pins 8 and 5. (See note 1)

Single-Channel: 6N137, HCPL-2601, HCPL-2611 Dual-Channel: HCPL-2630, HCPL-2631 High Speed-10 MBit/s Logic Gate Optocouplers

Absolute Maximum Ratings ($T_A = 25^\circ\text{C}$ unless otherwise specified)

Parameter	Symbol	Value	Units	
Storage Temperature	T_{STG}	-55 to +125	$^\circ\text{C}$	
Operating Temperature	T_{OPR}	-40 to +85	$^\circ\text{C}$	
Lead Solder Temperature	T_{SOL}	260 for 10 sec	$^\circ\text{C}$	
EMITTER				
DC/Average Forward Input Current	Single Channel Dual Channel (Each Channel)	I_F	50 30	mA
Enable Input Voltage Not to exceed V_{CC} by more than 500 mV	Single Channel	V_E	5.5	V
Reverse Input Voltage	Each Channel	V_R	5.0	V
Power Dissipation	Single Channel Dual Channel (Each Channel)	P_I	100 45	mW
DETECTOR				
Supply Voltage	V_{CC} (1 minute max)	7.0	V	
Output Current	Single Channel Dual Channel (Each Channel)	I_O	50 50	mA
Output Voltage	Each Channel	V_O	7.0	V
Collector Output Power Dissipation	Single Channel Dual Channel (Each Channel)	P_O	85 60	mW

Recommended Operating Conditions

Parameter	Symbol	Min	Max	Units
Input Current, Low Level	I_{FL}	0	250	μA
Input Current, High Level	I_{FH}	*6.3	15	mA
Supply Voltage, Output	V_{CC}	4.5	5.5	V
Enable Voltage, Low Level	V_{EL}	0	0.8	V
Enable Voltage, High Level	V_{EH}	2.0	V_{CC}	V
Low Level Supply Current	I_A	-40	+85	$^\circ\text{C}$
Fan Out (TTL load)	N		8	

*6.3mA is a guard banded value which allows for at least 20% CTR degradation. Initial input current threshold value is 5.0 mA or less.

Electrical Characteristics ($T_A = 0$ to 70°C Unless otherwise specified)
Individual Component Characteristics

Parameter	Test Conditions	Symbol	Min	Typ**	Max	Unit	
EMITTER							
Input Forward Voltage	($I_F = 10\text{mA}$)	V_F			1.8	V	
	$T_A = 25^\circ\text{C}$			1.4	1.75		
Input Reverse Breakdown Voltage	($I_R = 10\mu\text{A}$)	B_{VR}	5.0			V	
Input Capacitance	($V_F = 0, f = 1\text{MHz}$)	C_{IN}		60		pF	
Input Diode Temperature Coefficient	($I_F = 10\text{mA}$)	$\Delta V_F/\Delta T_A$		-1.4		mV/ $^\circ\text{C}$	
DETECTOR							
High Level Supply Current	Single Channel	(V _{CC} = 5.5 V, I _F = 0 mA)	I_{CCH}		7	10	mA
	Dual Channel				10	15	
Low Level Supply Current	Single Channel	(V _{CC} = 5.5 V, I _F = 10 mA)	I_{CCL}		9	13	mA
	Dual Channel				14	21	
Low Level Enable Current		(V _{CC} = 5.5 V, V _E = 0.5V)	I_{EL}		-0.8	-1.6	mA
High Level Enable Current		(V _{CC} = 5.5 V, V _E = 2.0V)	I_{EH}		-0.6	-1.6	mA
High Level Enable Voltage		(V _{CC} = 5.5 V, I _F = 10 mA)	V_{EH}	2.0			V
Low Level Enable Voltage		(V _{CC} = 5.5 V, I _F = 10 mA)(Note 3)	V_{EL}			0.8	V

Switching Characteristics ($T_A = -40^\circ\text{C}$ to $+85^\circ\text{C}$, V_{CC} = 5 V, I_F = 7.5 mA Unless otherwise specified)

AC Characteristics	Test Conditions	Symbol	Min	Typ**	Max	Unit
Propagation Delay Time to Output High Level	(Note 4) ($T_A = 25^\circ\text{C}$)	T_{PLH}	20	45	75	ns
	($R_L = 350\Omega, C_L = 15\text{pF}$) (Fig. 12)				100	
Propagation Delay Time to Output Low Level	(Note 5) ($T_A = 25^\circ\text{C}$)	T_{PHL}	25	45	75	ns
	($R_L = 350\Omega, C_L = 15\text{pF}$) (Fig. 12)				100	
Pulse Width Distortion	($R_L = 350\Omega, C_L = 15\text{pF}$) (Fig. 12)	$\frac{T_{PHL} - T_{PLH}}{T_{PLH}}$		3	35	ns
Output Rise Time (10-90%)	($R_L = 350\Omega, C_L = 15\text{pF}$) (Note 6) (Fig. 12)	t_r		50		ns
Output Rise Time (90-10%)	($R_L = 350\Omega, C_L = 15\text{pF}$) (Note 7) (Fig. 12)	t_f		12		ns
Enable Propagation Delay Time to Output High Level	($I_F = 7.5\text{mA}, V_{EH} = 3.5\text{V}$) ($R_L = 350\Omega, C_L = 15\text{pF}$) (Note 8) (Fig. 13)	t_{ELH}		20		ns
Enable Propagation Delay Time to Output Low Level	($I_F = 7.5\text{mA}, V_{EH} = 3.5\text{V}$) ($R_L = 350\Omega, C_L = 15\text{pF}$) (Note 9) (Fig. 13)	t_{EHL}		20		ns
Common Mode Transient Immunity (at Output High Level)	($T_A = 25^\circ\text{C}$) ($I_{V_{CM}} = 50\text{V}$, (Peak) ($I_F = 0\text{mA}, V_{OH}$ (Min.) = 2.0V)	ICM_H				V/ μs
	6N137, HCPL-2630 ($R_L = 350\Omega$) (Note 10)		5000	10,000		
	HCPL-2601, HCPL-2631 (Fig. 14)		10,000	15,000		
Common Mode Transient Immunity (at Output Low Level)	($R_L = 350\Omega$) ($I_F = 7.5\text{mA}, V_{OL}$ (Max.) = 0.8V)	ICM_L		10,000		V/ μs
	6N137, HCPL-2630 ($I_{V_{CM}} = 50\text{V}$ (Peak)		5000	10,000		
	HCPL-2601, HCPL-2631 ($T_A = 25^\circ\text{C}$)(Note 11)(Fig. 14)		10,000	15,000		
	HCPL-2611($T_A = 25^\circ\text{C}$) ($I_{V_{CM}} = 400\text{V}$)		10,000	15,000		

Transfer Characteristics ($T_A = -40$ to $+85^\circ\text{C}$ Unless otherwise specified)

DC Characteristics	Test Conditions	Symbol	Min	Typ**	Max	Unit
High Level Output Current	($V_{CC} = 5.5\text{ V}$, $V_O = 5.5\text{ V}$) ($I_F = 250\ \mu\text{A}$, $V_E = 2.0\text{ V}$) (Note 2)	I_{OH}			100	μA
Low Level Output Current	($V_{CC} = 5.5\text{ V}$, $I_F = 5\text{ mA}$) ($V_E = 2.0\text{ V}$, $I_{CL} = 13\text{ mA}$) (Note 2)	V_{OL}		.35	0.6	V
Input Threshold Current	($V_{CC} = 5.5\text{ V}$, $V_O = 0.6\text{ V}$, $V_E = 2.0\text{ V}$, $I_{OL} = 13\text{ mA}$)	I_{FT}		3	5	mA

Isolation Characteristics ($T_A = -40^\circ\text{C}$ to $+85^\circ\text{C}$ Unless otherwise specified.)

Characteristics	Test Conditions	Symbol	Min	Typ**	Max	Unit
Input-Output Insulation Leakage Current	(Relative humidity = 45%) ($T_A = 25^\circ\text{C}$, $t = 5\text{ s}$) ($V_{I-O} = 3000\text{ VDC}$) (Note 12)	I_{I-O}			1.0*	μA
Withstand Insulation Test Voltage	(RH < 50%, $T_A = 25^\circ\text{C}$) ($I_{I-O} \leq 2\ \mu\text{A}$) (Note 12) ($t = 1\text{ min.}$)	V_{ISO}	2500			V_{RMS}
Resistance (Input to Output)	($V_{I-O} = 500\text{ V}$) (Note 12)	R_{I-O}		10^{12}		Ω
Capacitance (Input to Output)	($f = 1\text{ MHz}$) (Note 12)	C_{I-O}		0.6		pF

** All Typicals at $V_{CC} = 5\text{ V}$, $T_A = 25^\circ\text{C}$ **NOTES**

- The V_{CC} supply to each optoisolator must be bypassed by a $0.1\ \mu\text{F}$ capacitor or larger. This can be either a ceramic or solid tantalum capacitor with good high frequency characteristic and should be connected as close as possible to the package V_{CC} and GND pins of each device.
- Each channel.
- Enable Input - No pull up resistor required as the device has an internal pull up resistor.
- t_{PLH} - Propagation delay is measured from the 3.75 mA level on the HIGH to LOW transition of the input current pulse to the 1.5 V level on the LOW to HIGH transition of the output voltage pulse.
- t_{PHL} - Propagation delay is measured from the 3.75 mA level on the LOW to HIGH transition of the input current pulse to the 1.5 V level on the HIGH to LOW transition of the output voltage pulse.
- t_r - Rise time is measured from the 90% to the 10% levels on the LOW to HIGH transition of the output pulse.
- t_f - Fall time is measured from the 10% to the 90% levels on the HIGH to LOW transition of the output pulse.
- t_{ELH} - Enable input propagation delay is measured from the 1.5 V level on the HIGH to LOW transition of the input voltage pulse to the 1.5 V level on the LOW to HIGH transition of the output voltage pulse.
- t_{EHL} - Enable input propagation delay is measured from the 1.5 V level on the LOW to HIGH transition of the input voltage pulse to the 1.5 V level on the HIGH to LOW transition of the output voltage pulse.
- CM_H - The maximum tolerable rate of rise of the common mode voltage to ensure the output will remain in the high state (i.e., $V_{OUT} > 2.0\text{ V}$). Measured in volts per microsecond (V/ μs).
- CM_L - The maximum tolerable rate of rise of the common mode voltage to ensure the output will remain in the low output state (i.e., $V_{OUT} < 0.8\text{ V}$). Measured in volts per microsecond (V/ μs).
- Device considered a two-terminal device: Pins 1,2,3 and 4 shorted together, and Pins 5,6,7 and 8 shorted together.

Fig.1 Low Level Output Voltage vs. Ambient Temperature

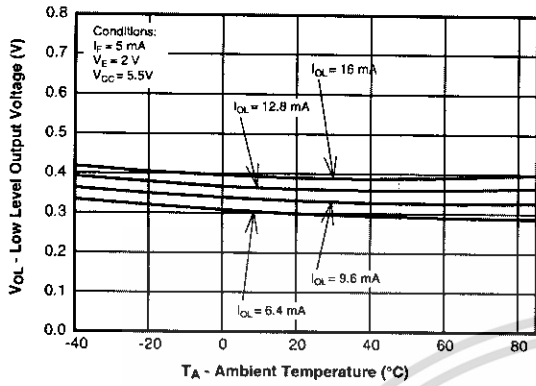


Fig. 2 Input Diode Forward Voltage vs. Forward Current

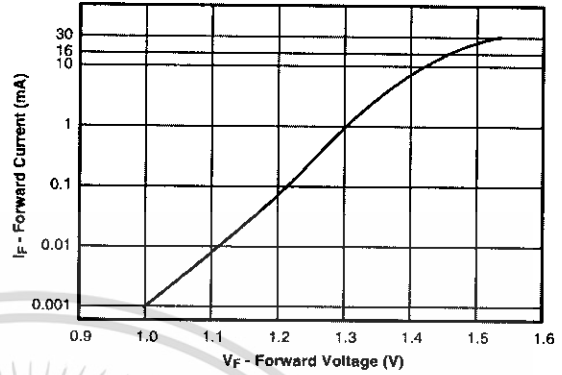


Fig.3 Switching Time vs. Forward Current

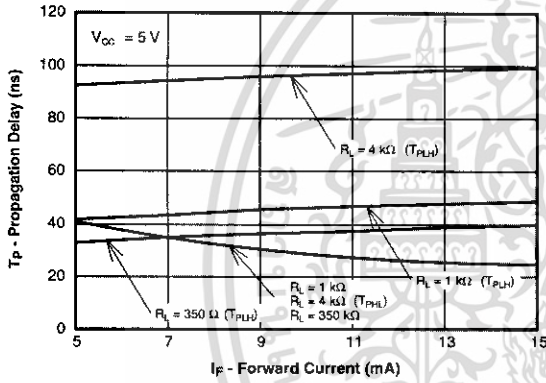


Fig. 4 Low Level Output Current vs. Ambient Temperature

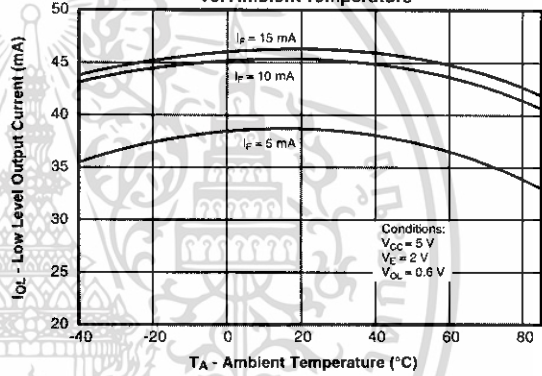


Fig. 5 Input Threshold Current vs. Ambient Temperature

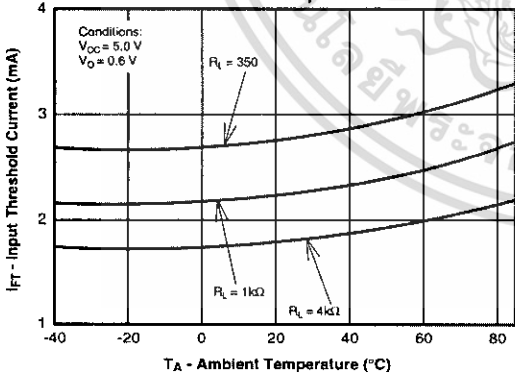


Fig. 6 Output Voltage vs. Input Forward Current

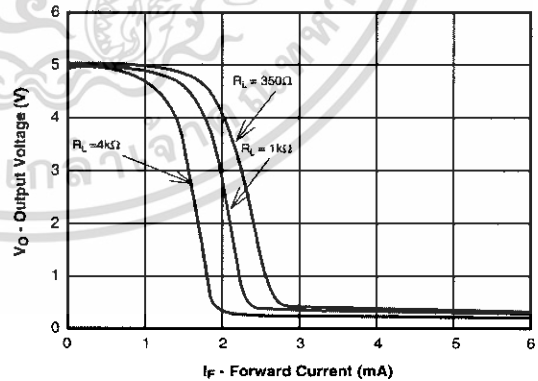


Fig. 7 Pulse Width Distortion vs. Temperature

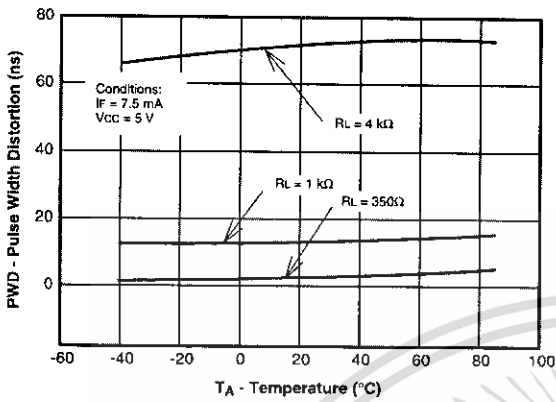


Fig. 8 Rise and Fall Time vs. Temperature

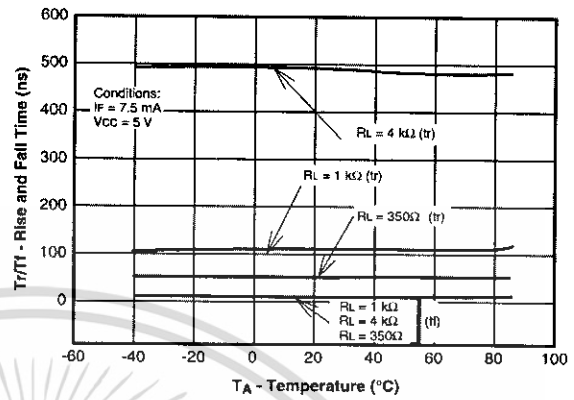


Fig. 9 Enable Propagation Delay vs. Temperature

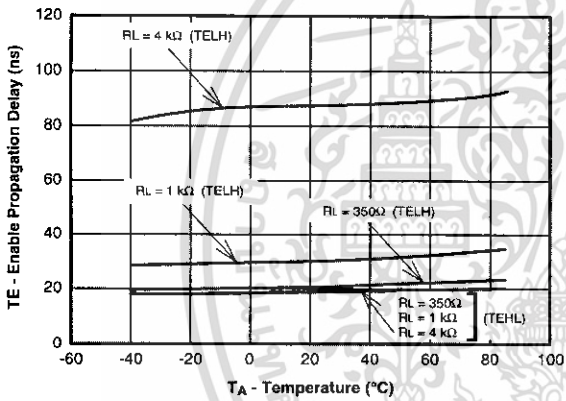


Fig. 10 Switching Time vs. Temperature

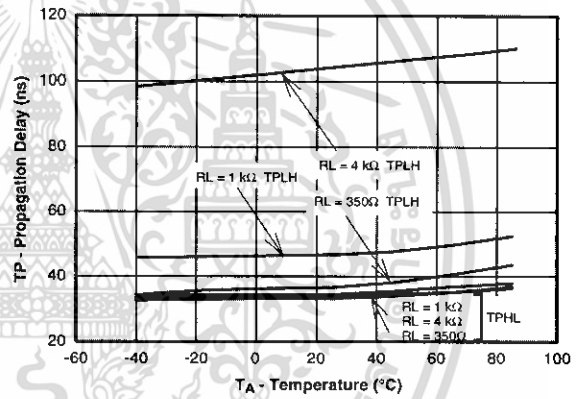
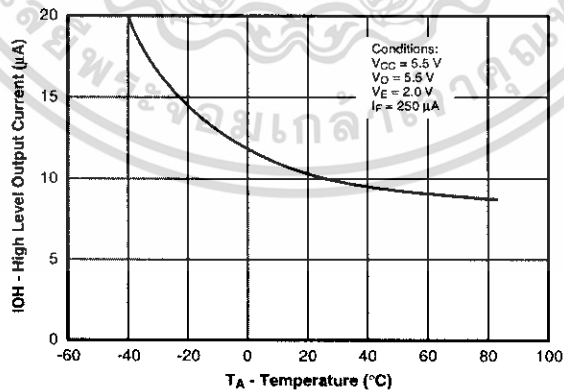


Fig. 11 High Level Output Current vs. Temperature



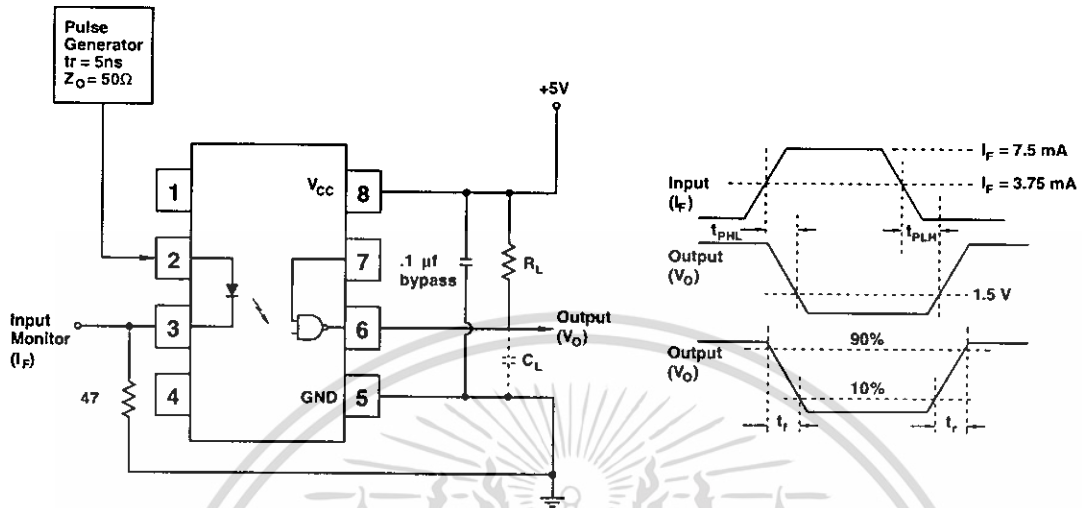


Fig. 12 Test Circuit and Waveforms for t_{PLH} , t_{PHL} , t_r and t_f .

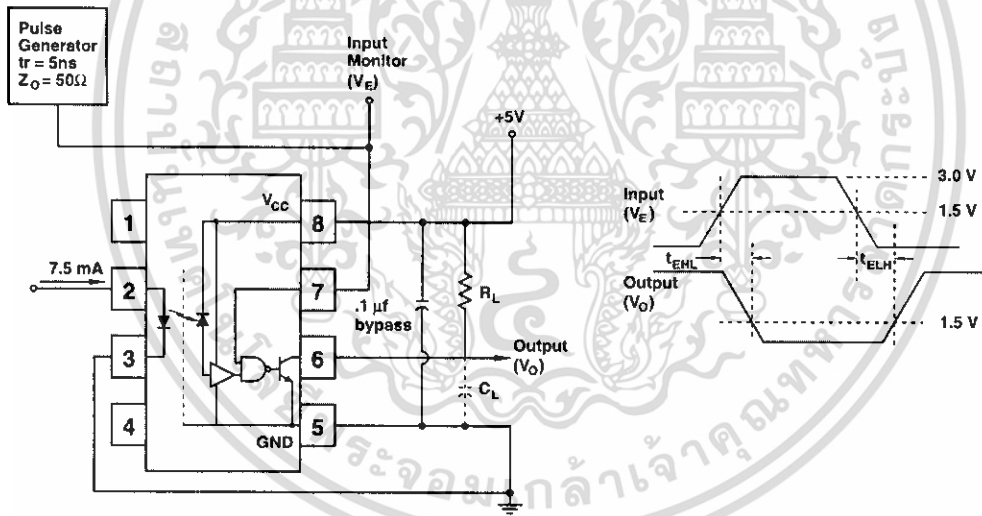


Fig. 13 Test Circuit t_{EHL} and t_{ELH} .

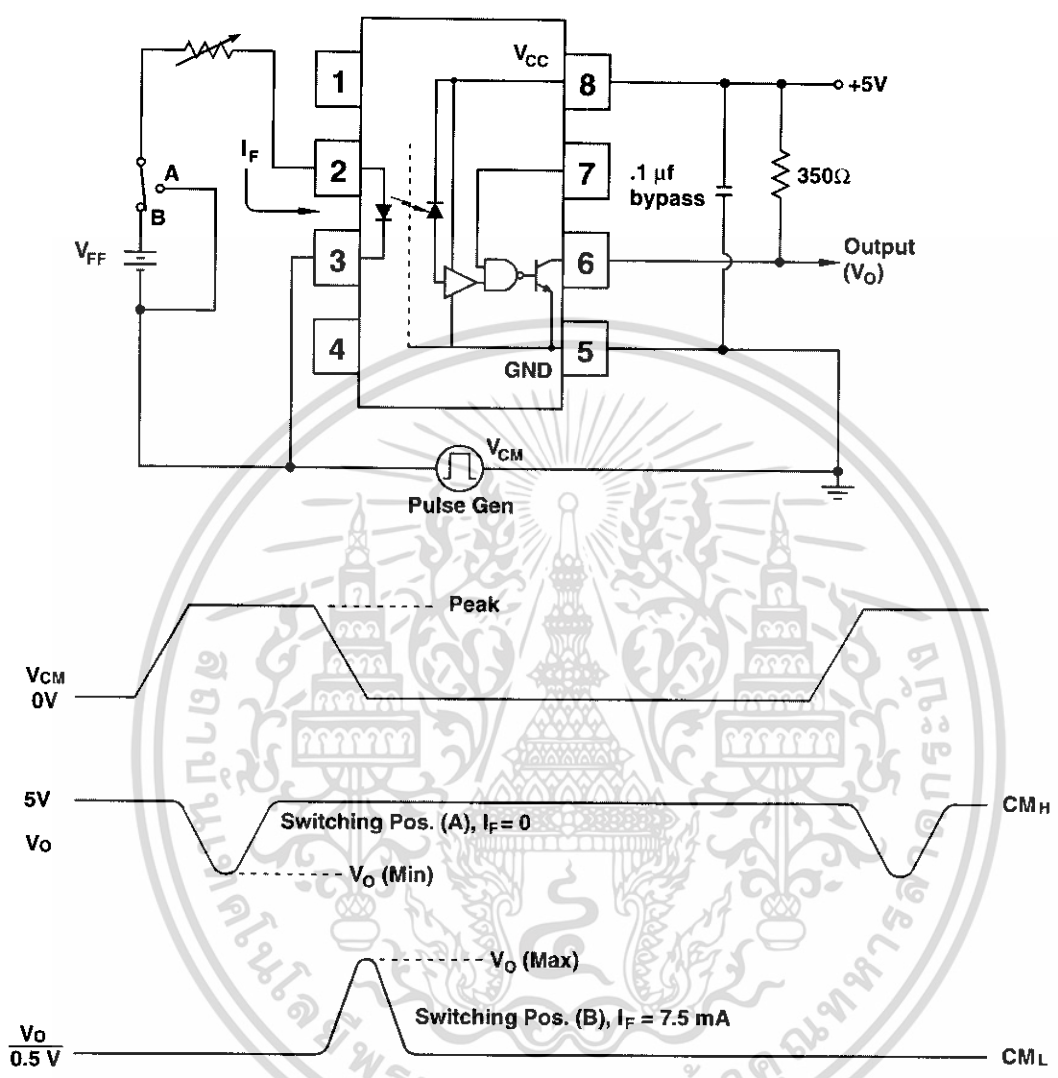
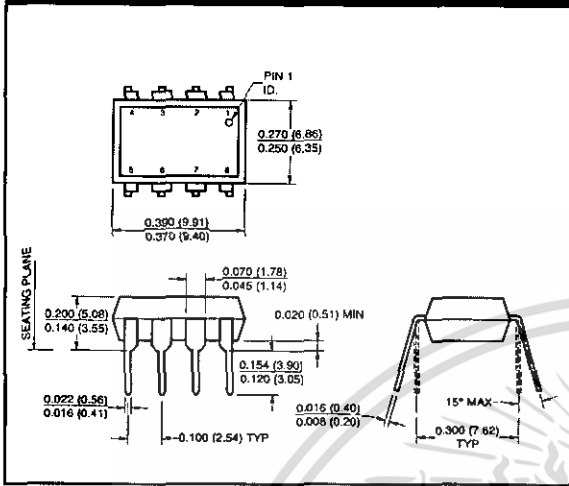
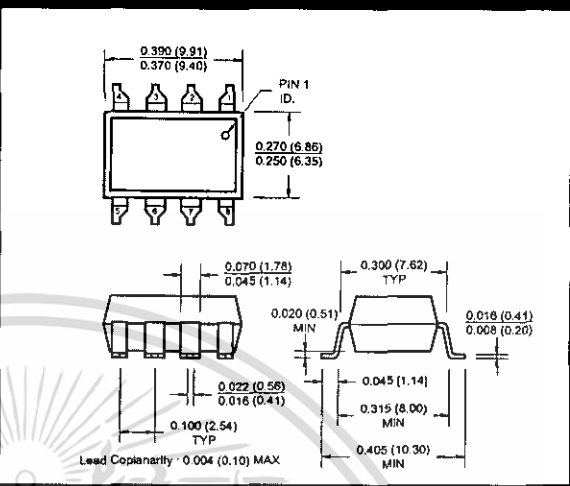


Fig. 14 Test Circuit Common Mode Transient Immunity

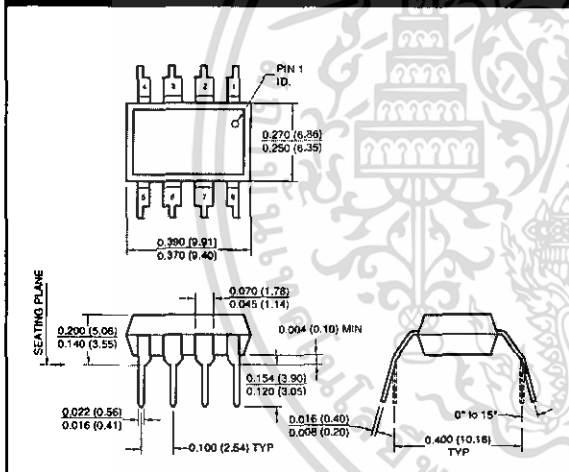
Package Dimensions (Through Hole)



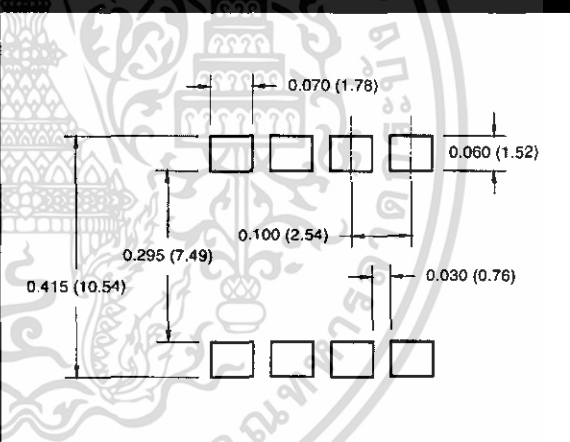
Package Dimensions (Surface Mount)



Package Dimensions (0.4" Lead Spacing)



Recommended Pad Layout for Surface Mount Leadform



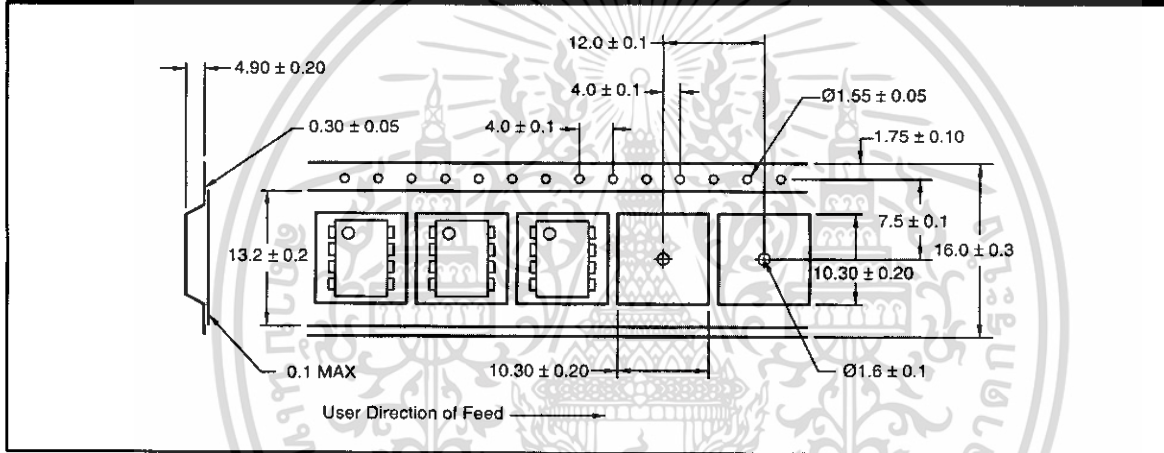
NOTE

All dimensions are in inches (millimeters)

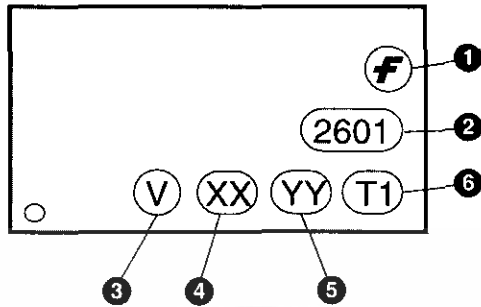
Ordering Information

Option	Example Part Number	Description
S	6N137S	Surface Mount Lead Bend
SD	6N137SD	Surface Mount; Tape and reel
W	6N137W	0.4" Lead Spacing
V	6N137V	VDE0884
WV	6N137WV	VDE0884; 0.4" lead spacing
SV	6N137SV	VDE0884; surface mount
SDV	6N137SDV	VDE0884; surface mount; tape and reel

QT Carrier Tape Specifications ("D" Taping Orientation)

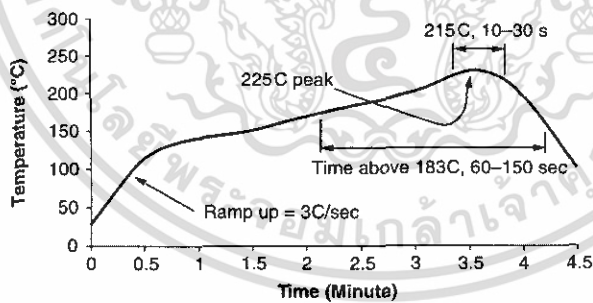


Marking Information



Definitions	
1	Fairchild logo
2	Device number
3	VDE mark (Note: Only appears on parts ordered with VDE option – See order entry table)
4	Two digit year code, e.g., '03'
5	Two digit work week ranging from '01' to '53'
6	Assembly package code

Reflow Profile



- Peak reflow temperature: 225C (package surface temperature)
- Time of temperature higher than 183C for 60–150 seconds
- One time soldering reflow is recommended

TRADEMARKS

The following are registered and unregistered trademarks Fairchild Semiconductor owns or is authorized to use and is not intended to be an exhaustive list of all such trademarks.

ACEx™	FACT Quiet Series™	OCX™	SILENT SWITCHER®	UniFET™
ActiveArray™	GlobalOptoisolator™	OCXPro™	SMART START™	UltraFET®
Bottomless™	GTO™	OPTOLOGIC®	SPM™	VCX™
Build it Now™	HiSeC™	OPTOPLANAR™	Stealth™	Wire™
CoolFET™	I ² C™	PACMAN™	SuperFET™	
CROSSVOLT™	i-Lo™	POP™	SuperSOT™-3	
DOME™	ImpliedDisconnect™	Power247™	SuperSOT™-6	
EcoSPARK™	IntelliMAX™	PowerEdge™	SuperSOT™-8	
E ² CMOS™	ISOPLANAR™	PowerSaver™	SyncFET™	
EnSigna™	LittleFET™	PowerTrench®	TCM™	
FACT™	MICROCOUPLER™	QFET®	TinyBoost™	
FAST®	MicroFET™	QS™	TinyBuck™	
FASTr™	MicroPak™	QT Optoelectronics™	TinyPWM™	
FPST™	MICROWIRE™	Quiet Series™	TinyPower™	
FRFET™	MSX™	RapidConfigure™	TinyLogic®	
	MSXPro™	RapidConnect™	TINYOPTO™	
		μSerDes™	TruTranslation™	
		ScalarPump™	UHC™	
Across the board. Around the world.™				
The Power Franchise®				
Programmable Active Droop™				

DISCLAIMER

FAIRCHILD SEMICONDUCTOR RESERVES THE RIGHT TO MAKE CHANGES WITHOUT FURTHER NOTICE TO ANY PRODUCTS HEREIN TO IMPROVE RELIABILITY, FUNCTION, OR DESIGN. FAIRCHILD DOES NOT ASSUME ANY LIABILITY ARISING OUT OF THE APPLICATION OR USE OF ANY PRODUCT OR CIRCUIT DESCRIBED HEREIN; NEITHER DOES IT CONVEY ANY LICENSE UNDER ITS PATENT RIGHTS, NOR THE RIGHTS OF OTHERS. THESE SPECIFICATIONS DO NOT EXPAND THE TERMS OF FAIRCHILD'S WORLDWIDE TERMS AND CONDITIONS, SPECIFICALLY THE WARRANTY THEREIN, WHICH COVERS THESE PRODUCTS.

LIFE SUPPORT POLICY

FAIRCHILD'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF FAIRCHILD SEMICONDUCTOR CORPORATION.

As used herein:

1. Life support devices or systems are devices or systems which, (a) are intended for surgical implant into the body, or (b) support or sustain life, or (c) whose failure to perform when properly used in accordance with instructions for use provided in the labeling, can be reasonably expected to result in significant injury to the user.
2. A critical component is any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.

PRODUCT STATUS DEFINITIONS

Definition of Terms

Datasheet Identification	Product Status	Definition
Advance Information	Formative or In Design	This datasheet contains the design specifications for product development. Specifications may change in any manner without notice.
Preliminary	First Production	This datasheet contains preliminary data, and supplementary data will be published at a later date. Fairchild Semiconductor reserves the right to make changes at any time without notice to improve design.
No Identification Needed	Full Production	This datasheet contains final specifications. Fairchild Semiconductor reserves the right to make changes at any time without notice to improve design.
Obsolete	Not In Production	This datasheet contains specifications on a product that has been discontinued by Fairchild semiconductor. The datasheet is printed for reference information only.

Rev. I20

LF353

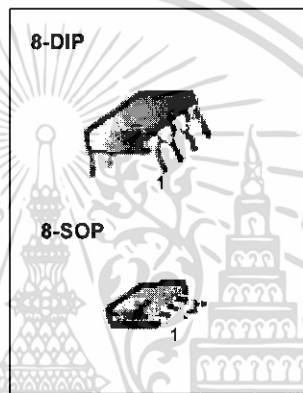
Dual Operational Amplifier (JFET)

Features

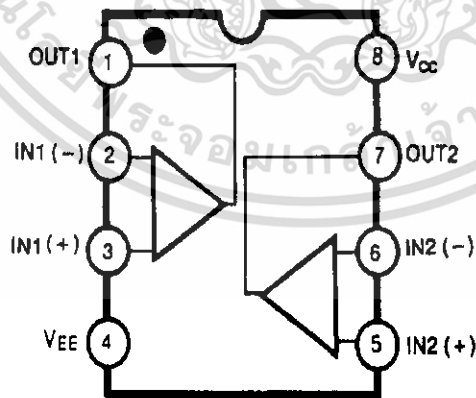
- Internally trimmed offset voltage: 10mV
- Low input bias current: 50pA
- Wide gain bandwidth: 4MHz
- High slew rate: 13V/μs
- High Input impedance: $10^{12}\Omega$

Description

The LF353 is a JFET input operational amplifier with an internally compensated input offset voltage. The JFET input device provides wide bandwidth, low input bias currents and offset currents.

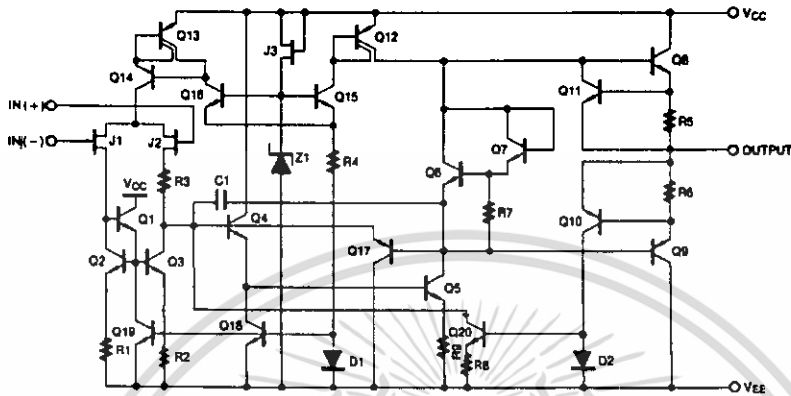


Internal Block Diagram



Schematic Diagram

(One Section Only)



Absolute Maximum Ratings

Parameter	Symbol	Value	Unit
Power Supply Voltage	VCC	±18	V
Differential Input Voltage	V _{I(DIFF)}	30	V
Input Voltage Range	V _I	±15	V
Output Short Circuit Duration	-	Continuous	-
Power Dissipation	PD	500	mW
Operating Temperature Range	TOPR	0 ~ +70	°C
Storage Temperature Range	TSTG	-65 ~ +150	°C

Electrical Characteristics

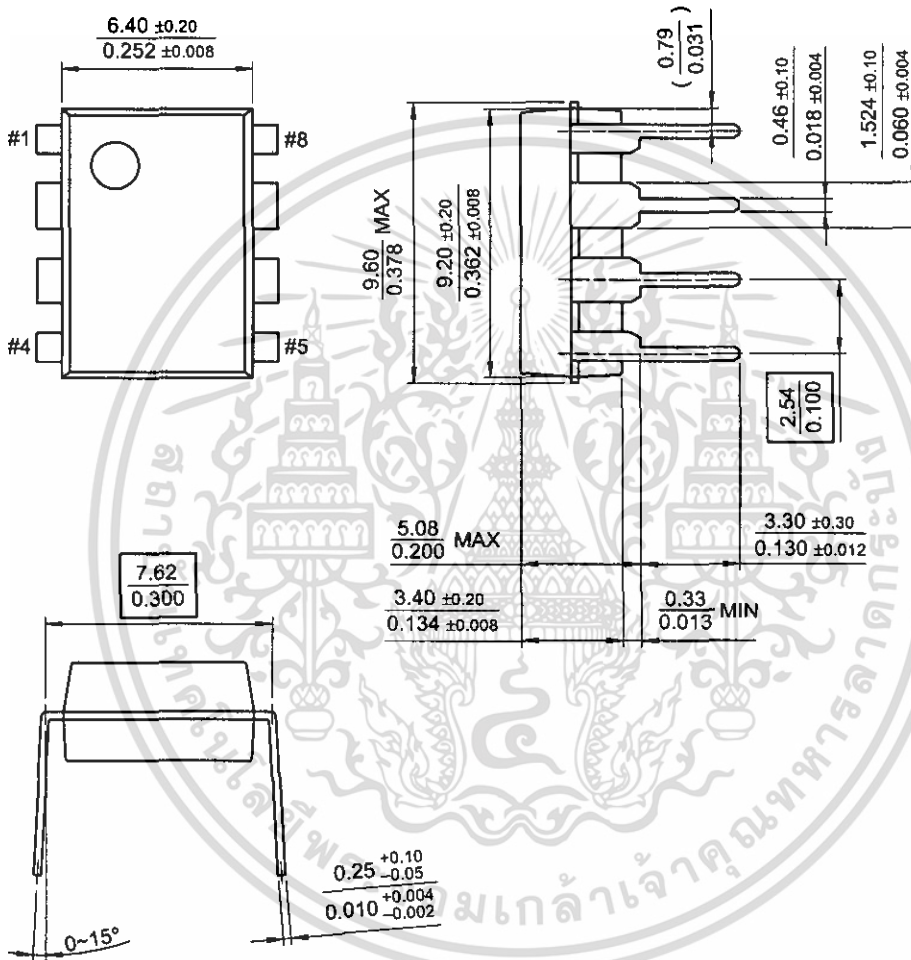
(VCC = +15V, VEE = -15V, TA = 25 °C, unless otherwise specified)

Parameter	Symbol	Conditions	Min.	Typ.	Max.	Unit
Input Offset Voltage	V _{IO}	Rs=10KΩ	-	5.0	10	mV
		0 °C ≤ TA ≤ +70 °C	-	-	-	-
Input Offset Voltage Drift	ΔV _{IO} /ΔT	Rs=10KΩ	-	10	-	μV/°C
Input Offset Current	I _{IO}		-	25	100	pA
		0 °C ≤ TA ≤ +70 °C	-	-	4	nA
Input Bias Current	I _{BIAS}		-	50	200	pA
		0 °C ≤ TA ≤ +70 °C	-	-	8	nA
Input Resistance	R _I	-	-	10 ¹²	-	Ω
Large Signal Voltage Gain	G _V	V _{O(P-P)} = ±10V	25	100	-	V/mV
		R _L = 2KΩ	15	-	-	-
Output Voltage Swing	V _{O(P-P)}	R _L = 10KΩ	±12	±13.5	-	V
Input Voltage Range	V _{I(R)}	-	±11	±15/-12	-	V
Common Mode Rejection Ratio	CMRR	R _S ≤ 10KΩ	70	100	-	dB
Power Supply Rejection Ratio	PSRR	R _S ≤ 10KΩ	70	100	-	dB
Power Supply Current	I _{CC}	-	-	3.6	6.5	mA
Slew Rate	SR	G _V = 1	-	13	-	V/μS
Gain-Bandwidth Product	GBW	-	-	4	-	MHz
Channel Separation	CS	f = 1Hz ~ 20KHz (Input referenced)	-	120	-	dB
Equivalent Input Noise Voltage	V _{NI}	R _S = 100Ω f = 1KHz	-	16	-	nV/ √Hz
Equivalent Input Noise Current	I _{NI}	f = 1KHz	-	0.01	-	pA/ √Hz

Mechanical Dimensions

Package

8-DIP



Ordering Information

Product Number	Package	Operating Temperature
LF353N	8-DIP	0 ~ + 70°C
LF353M	8-SOP	



DISCLAIMER

FAIRCHILD SEMICONDUCTOR RESERVES THE RIGHT TO MAKE CHANGES WITHOUT FURTHER NOTICE TO ANY PRODUCTS HEREIN TO IMPROVE RELIABILITY, FUNCTION OR DESIGN. FAIRCHILD DOES NOT ASSUME ANY LIABILITY ARISING OUT OF THE APPLICATION OR USE OF ANY PRODUCT OR CIRCUIT DESCRIBED HEREIN; NEITHER DOES IT CONVEY ANY LICENSE UNDER ITS PATENT RIGHTS, NOR THE RIGHTS OF OTHERS.

LIFE SUPPORT POLICY

FAIRCHILD'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT OF FAIRCHILD SEMICONDUCTOR CORPORATION. As used herein:

1. Life support devices or systems are devices or systems which, (a) are intended for surgical implant into the body, or (b) support or sustain life, and (c) whose failure to perform when properly used in accordance with instructions for use provided in the labeling, can be reasonably expected to result in a significant injury of the user.
2. A critical component in any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.

www.fairchildsemi.com

6/1/01 0.0m 001

Stock#DSxxxxxxx

© 2001 Fairchild Semiconductor Corporation

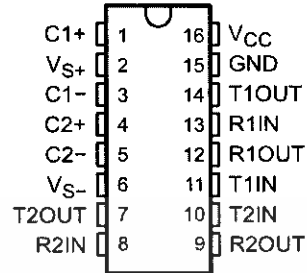
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MAX232, MAX232I DUAL EIA-232 DRIVERS/RECEIVERS

SLLS047L - FEBRUARY 1989 - REVISED MARCH 2004

- Meets or Exceeds TIA/EIA-232-F and ITU Recommendation V.28
- Operates From a Single 5-V Power Supply With 1.0- μ F Charge-Pump Capacitors
- Operates Up To 120 kbit/s
- Two Drivers and Two Receivers
- ± 30 -V Input Levels
- Low Supply Current . . . 8 mA Typical
- ESD Protection Exceeds JESD 22 - 2000-V Human-Body Model (A114-A)
- Upgrade With Improved ESD (15-kV HBM) and 0.1- μ F Charge-Pump Capacitors is Available With the MAX202
- Applications
 - TIA/EIA-232-F, Battery-Powered Systems, Terminals, Modems, and Computers

MAX232 . . . D, DW, N, OR NS PACKAGE
MAX232I . . . D, DW, OR N PACKAGE
(TOP VIEW)



description/ordering information

The MAX232 is a dual driver/receiver that includes a capacitive voltage generator to supply TIA/EIA-232-F voltage levels from a single 5-V supply. Each receiver converts TIA/EIA-232-F inputs to 5-V TTL/CMOS levels. These receivers have a typical threshold of 1.3 V, a typical hysteresis of 0.5 V, and can accept ± 30 -V inputs. Each driver converts TTL/CMOS input levels into TIA/EIA-232-F levels. The driver, receiver, and voltage-generator functions are available as cells in the Texas Instruments LinASIC™ library.

ORDERING INFORMATION

TA	PACKAGE†		ORDERABLE PART NUMBER	TOP-SIDE MARKING
0°C to 70°C	PDIP (N)	Tube of 25	MAX232N	MAX232N
	SOIC (D)	Tube of 40	MAX232D	MAX232
		Reel of 2500	MAX232DR	
	SOIC (DW)	Tube of 40	MAX232DW	MAX232
		Reel of 2000	MAX232DWR	
	SOP (NS)	Reel of 2000	MAX232NSR	MAX232
-40°C to 85°C	PDIP (N)	Tube of 25	MAX232IN	MAX232IN
	SOIC (D)	Tube of 40	MAX232ID	MAX232I
		Reel of 2500	MAX232IDR	
	SOIC (DW)	Tube of 40	MAX232IDW	MAX232I
		Reel of 2000	MAX232IDWR	

† Package drawings, standard packing quantities, thermal data, symbolization, and PCB design guidelines are available at www.ti.com/sc/package.



Please be aware that an important notice concerning availability, standard warranty, and use in critical applications of Texas Instruments semiconductor products and disclaimers thereto appears at the end of this data sheet.

LinASIC is a trademark of Texas Instruments.

PRODUCTION DATA Information is current as of publication date. Products conform to specifications per the terms of Texas Instruments standard warranty. Production processing does not necessarily include testing of all parameters.

 **TEXAS
INSTRUMENTS**

POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

Copyright © 2004, Texas Instruments Incorporated

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MAX232, MAX2321 DUAL EIA-232 DRIVERS/RECEIVERS

SLLS047L - FEBRUARY 1989 - REVISED MARCH 2004

Function Tables

EACH DRIVER

INPUT TIN	OUTPUT TOUT
L	H
H	L

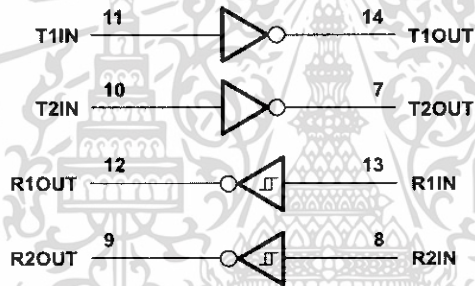
H = high level, L = low level

EACH RECEIVER

INPUT RIN	OUTPUT ROUT
L	H
H	L

H = high level, L = low level

logic diagram (positive logic)



 **TEXAS
INSTRUMENTS**

POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MAX232, MAX232I DUAL EIA-232 DRIVERS/RECEIVERS

SLLS047L – FEBRUARY 1989 – REVISED MARCH 2004

absolute maximum ratings over operating free-air temperature range (unless otherwise noted)†

Input supply voltage range, V_{CC} (see Note 1)	-0.3 V to 6 V
Positive output supply voltage range, V_{S+}	$V_{CC} - 0.3$ V to 15 V
Negative output supply voltage range, V_{S-}	-0.3 V to -15 V
Input voltage range, V_I : Driver	-0.3 V to $V_{CC} + 0.3$ V
Receiver	± 30 V
Output voltage range, V_O : T1OUT, T2OUT	$V_{S-} - 0.3$ V to $V_{S+} + 0.3$ V
R1OUT, R2OUT	-0.3 V to $V_{CC} + 0.3$ V
Short-circuit duration: T1OUT, T2OUT	Unlimited
Package thermal impedance, θ_{JA} (see Notes 2 and 3): D package	73°C/W
DW package	57°C/W
N package	67°C/W
NS package	64°C/W
Operating virtual junction temperature, T_J	150°C
Storage temperature range, T_{stg}	-65°C to 150°C

† Stresses beyond those listed under "absolute maximum ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated under "recommended operating conditions" is not implied. Exposure to absolute-maximum-rated conditions for extended periods may affect device reliability.

NOTES: 1. All voltages are with respect to network GND.

2. Maximum power dissipation is a function of $T_J(\max)$, θ_{JA} , and T_A . The maximum allowable power dissipation at any allowable ambient temperature is $P_D = (T_J(\max) - T_A)/\theta_{JA}$. Operating at the absolute maximum T_J of 150°C can affect reliability.

3. The package thermal impedance is calculated in accordance with JESD 51-7.

recommended operating conditions

		MIN	NOM	MAX	UNIT
V_{CC}	Supply voltage	4.5	5	5.5	V
V_{IH}	High-level input voltage (T1IN, T2IN)	2			V
V_{IL}	Low-level input voltage (T1IN, T2IN)			0.8	V
R1IN, R2IN	Receiver input voltage			± 30	V
T_A	Operating free-air temperature	MAX232	0	70	°C
		MAX232I	-40	85	

electrical characteristics over recommended ranges of supply voltage and operating free-air temperature (unless otherwise noted) (see Note 4 and Figure 4)

PARAMETER	TEST CONDITIONS	MIN	TYP‡	MAX	UNIT
I_{CC} Supply current	$V_{CC} = 5.5$ V, All outputs open, $T_A = 25^\circ\text{C}$		8	10	mA

‡ All typical values are at $V_{CC} = 5$ V and $T_A = 25^\circ\text{C}$.

NOTE 4: Test conditions are C1-C4 = 1 μF at $V_{CC} = 5$ V ± 0.5 V.



POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MAX232, MAX232I

DUAL EIA-232 DRIVERS/RECEIVERS

SLLS047L - FEBRUARY 1989 - REVISED MARCH 2004

DRIVER SECTION

electrical characteristics over recommended ranges of supply voltage and operating free-air temperature range (see Note 4)

PARAMETER		TEST CONDITIONS		MIN	TYP†	MAX	UNIT
V _{OH}	High-level output voltage	T1OUT, T2OUT	R _L = 3 kΩ to GND	5	7		V
V _{OL}	Low-level output voltage‡	T1OUT, T2OUT	R _L = 3 kΩ to GND		-7	-5	V
r _o	Output resistance	T1OUT, T2OUT	V _{S+} = V _{S-} = 0, V _O = ±2 V	300			Ω
I _{OS} §	Short-circuit output current	T1OUT, T2OUT	V _{CC} = 5.5 V, V _O = 0		±10		mA
I _{IS}	Short-circuit input current	T1IN, T2IN	V _I = 0			200	μA

† All typical values are at V_{CC} = 5 V, T_A = 25°C.

‡ The algebraic convention, in which the least-positive (most negative) value is designated minimum, is used in this data sheet for logic voltage levels only.

§ Not more than one output should be shorted at a time.

NOTE 4: Test conditions are C1-C4 = 1 μF at V_{CC} = 5 V ± 0.5 V.

switching characteristics, V_{CC} = 5 V, T_A = 25°C (see Note 4)

PARAMETER		TEST CONDITIONS	MIN	TYP	MAX	UNIT
SR	Driver slew rate	R _L = 3 kΩ to 7 kΩ, See Figure 2			30	V/μs
SR(t)	Driver transition region slew rate	See Figure 3		3		V/μs
	Data rate	One TOUT switching		120		kbit/s

NOTE 4: Test conditions are C1-C4 = 1 μF at V_{CC} = 5 V ± 0.5 V.

RECEIVER SECTION

electrical characteristics over recommended ranges of supply voltage and operating free-air temperature range (see Note 4)

PARAMETER		TEST CONDITIONS		MIN	TYP†	MAX	UNIT
V _{OH}	High-level output voltage	R1OUT, R2OUT	I _{OH} = -1 mA	3.5			V
V _{OL}	Low-level output voltage‡	R1OUT, R2OUT	I _{OL} = 3.2 mA			0.4	V
V _{IT+}	Receiver positive-going input threshold voltage	R1IN, R2IN	V _{CC} = 5 V, T _A = 25°C		1.7	2.4	V
V _{IT-}	Receiver negative-going input threshold voltage	R1IN, R2IN	V _{CC} = 5 V, T _A = 25°C	0.8	1.2		V
V _{hys}	Input hysteresis voltage	R1IN, R2IN	V _{CC} = 5 V	0.2	0.5	1	V
r _i	Receiver input resistance	R1IN, R2IN	V _{CC} = 5, T _A = 25°C	3	5	7	kΩ

† All typical values are at V_{CC} = 5 V, T_A = 25°C.

‡ The algebraic convention, in which the least-positive (most negative) value is designated minimum, is used in this data sheet for logic voltage levels only.

NOTE 4: Test conditions are C1-C4 = 1 μF at V_{CC} = 5 V ± 0.5 V.

switching characteristics, V_{CC} = 5 V, T_A = 25°C (see Note 4 and Figure 1)

PARAMETER		TYP	UNIT
t _{PLH(R)}	Receiver propagation delay time, low- to high-level output	500	ns
t _{PHL(R)}	Receiver propagation delay time, high- to low-level output	500	ns

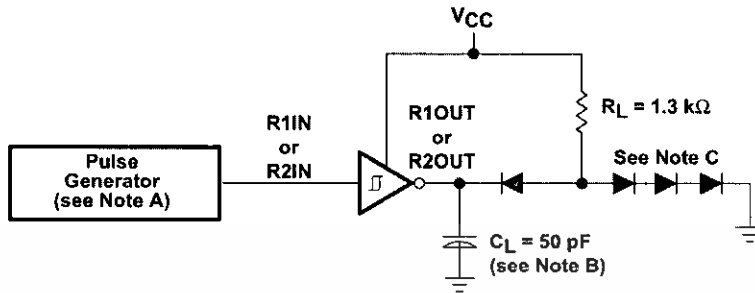
NOTE 4: Test conditions are C1-C4 = 1 μF at V_{CC} = 5 V ± 0.5 V.



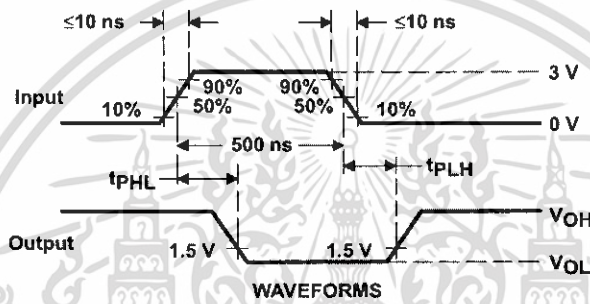
POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PARAMETER MEASUREMENT INFORMATION



TEST CIRCUIT



WAVEFORMS

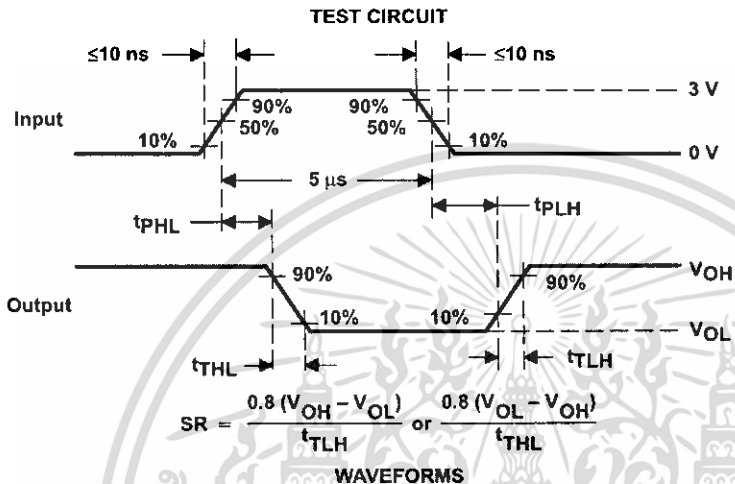
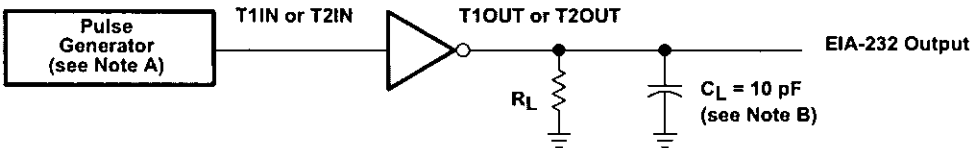
- NOTES: A. The pulse generator has the following characteristics: $Z_O = 50 \Omega$, duty cycle $\leq 50\%$.
 B. C_L includes probe and jig capacitance.
 C. All diodes are 1N3064 or equivalent.

Figure 1. Receiver Test Circuit and Waveforms for t_{PHL} and t_{PLH} Measurements

MAX232, MAX2321 DUAL EIA-232 DRIVERS/RECEIVERS

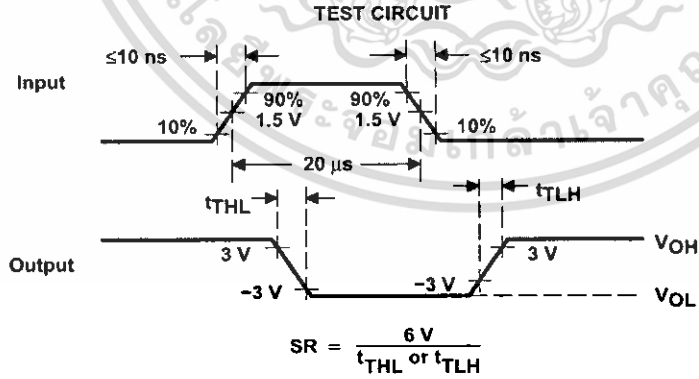
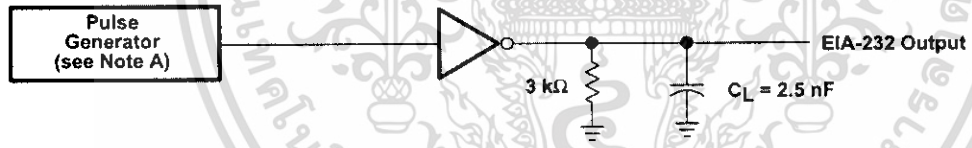
SLLS047L - FEBRUARY 1989 - REVISED MARCH 2004

PARAMETER MEASUREMENT INFORMATION



NOTES: A. The pulse generator has the following characteristics: $Z_O = 50 \Omega$, duty cycle $\leq 50\%$.
B. C_L includes probe and jig capacitance.

Figure 2. Driver Test Circuit and Waveforms for t_{PHL} and t_{PLH} Measurements (5- μs Input)



NOTE A: The pulse generator has the following characteristics: $Z_O = 50 \Omega$, duty cycle $\leq 50\%$.

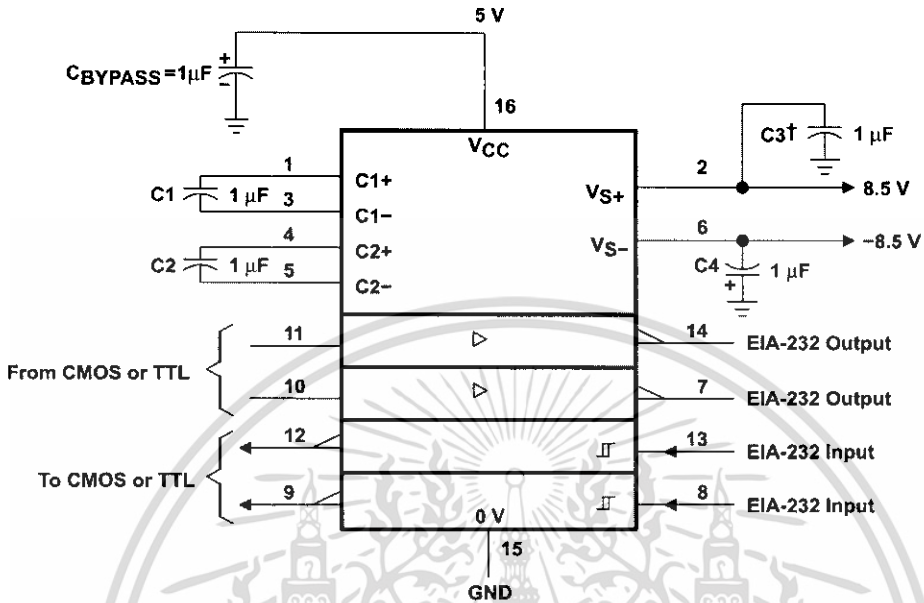
Figure 3. Test Circuit and Waveforms for t_{THL} and t_{TLH} Measurements (20- μs Input)



POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการแข่งขันเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

APPLICATION INFORMATION



† C3 can be connected to VCC or GND.

NOTES: A. Resistor values shown are nominal.

B. Nonpolarized ceramic capacitors are acceptable. If polarized tantalum or electrolytic capacitors are used, they should be connected as shown. In addition to the 1-µF capacitors shown, the MAX202 can operate with 0.1-µF capacitors.

Figure 4. Typical Operating Circuit

PACKAGING INFORMATION

Orderable Device	Status ⁽¹⁾	Package Type	Package Drawing	Pins	Package Qty	Eco Plan ⁽²⁾	Lead/Ball Finish	MSL Peak Temp ⁽³⁾
MAX232D	ACTIVE	SOIC	D	16	40	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
MAX232DE4	ACTIVE	SOIC	D	16	40	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
MAX232DR	ACTIVE	SOIC	D	16	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
MAX232DRE4	ACTIVE	SOIC	D	16	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
MAX232DW	ACTIVE	SOIC	DW	16	40	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
MAX232DWE4	ACTIVE	SOIC	DW	16	40	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
MAX232DWR	ACTIVE	SOIC	DW	16	2000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
MAX232DWRE4	ACTIVE	SOIC	DW	16	2000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
MAX232ID	ACTIVE	SOIC	D	16	40	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
MAX232IDE4	ACTIVE	SOIC	D	16	40	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
MAX232IDR	ACTIVE	SOIC	D	16	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
MAX232IDRE4	ACTIVE	SOIC	D	16	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
MAX232IDW	ACTIVE	SOIC	DW	16	40	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
MAX232IDWE4	ACTIVE	SOIC	DW	16	40	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
MAX232IDWG4	ACTIVE	SOIC	DW	16	40	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
MAX232IDWR	ACTIVE	SOIC	DW	16	2000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
MAX232IDWRE4	ACTIVE	SOIC	DW	16	2000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
MAX232IDWRG4	ACTIVE	SOIC	DW	16	2000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
MAX232IN	ACTIVE	PDIP	N	16	25	Pb-Free (RoHS)	CU NIPDAU	N / A for Pkg Type
MAX232INE4	ACTIVE	PDIP	N	16	25	Pb-Free (RoHS)	CU NIPDAU	N / A for Pkg Type
MAX232N	ACTIVE	PDIP	N	16	25	Pb-Free (RoHS)	CU NIPDAU	N / A for Pkg Type
MAX232NE4	ACTIVE	PDIP	N	16	25	Pb-Free (RoHS)	CU NIPDAU	N / A for Pkg Type
MAX232NSR	ACTIVE	SO	NS	16	2000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
MAX232NSRE4	ACTIVE	SO	NS	16	2000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM

⁽¹⁾ The marketing status values are defined as follows:

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ACTIVE: Product device recommended for new designs.

LIFEBUY: TI has announced that the device will be discontinued, and a lifetime-buy period is in effect.

NRND: Not recommended for new designs. Device is in production to support existing customers, but TI does not recommend using this part in a new design.

PREVIEW: Device has been announced but is not in production. Samples may or may not be available.

OBSOLETE: TI has discontinued the production of the device.

⁽²⁾ Eco Plan - The planned eco-friendly classification: Pb-Free (RoHS), Pb-Free (RoHS Exempt), or Green (RoHS & no Sb/Br) - please check <http://www.ti.com/productcontent> for the latest availability information and additional product content details.

TBD: The Pb-Free/Green conversion plan has not been defined.

Pb-Free (RoHS): TI's terms "Lead-Free" or "Pb-Free" mean semiconductor products that are compatible with the current RoHS requirements for all 6 substances, including the requirement that lead not exceed 0.1% by weight in homogeneous materials. Where designed to be soldered at high temperatures, TI Pb-Free products are suitable for use in specified lead-free processes.

Pb-Free (RoHS Exempt): This component has a RoHS exemption for either 1) lead-based flip-chip solder bumps used between the die and package, or 2) lead-based die adhesive used between the die and leadframe. The component is otherwise considered Pb-Free (RoHS compatible) as defined above.

Green (RoHS & no Sb/Br): TI defines "Green" to mean Pb-Free (RoHS compatible), and free of Bromine (Br) and Antimony (Sb) based flame retardants (Br or Sb do not exceed 0.1% by weight in homogeneous material)

⁽³⁾ MSL, Peak Temp. -- The Moisture Sensitivity Level rating according to the JEDEC Industry standard classifications, and peak solder temperature.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

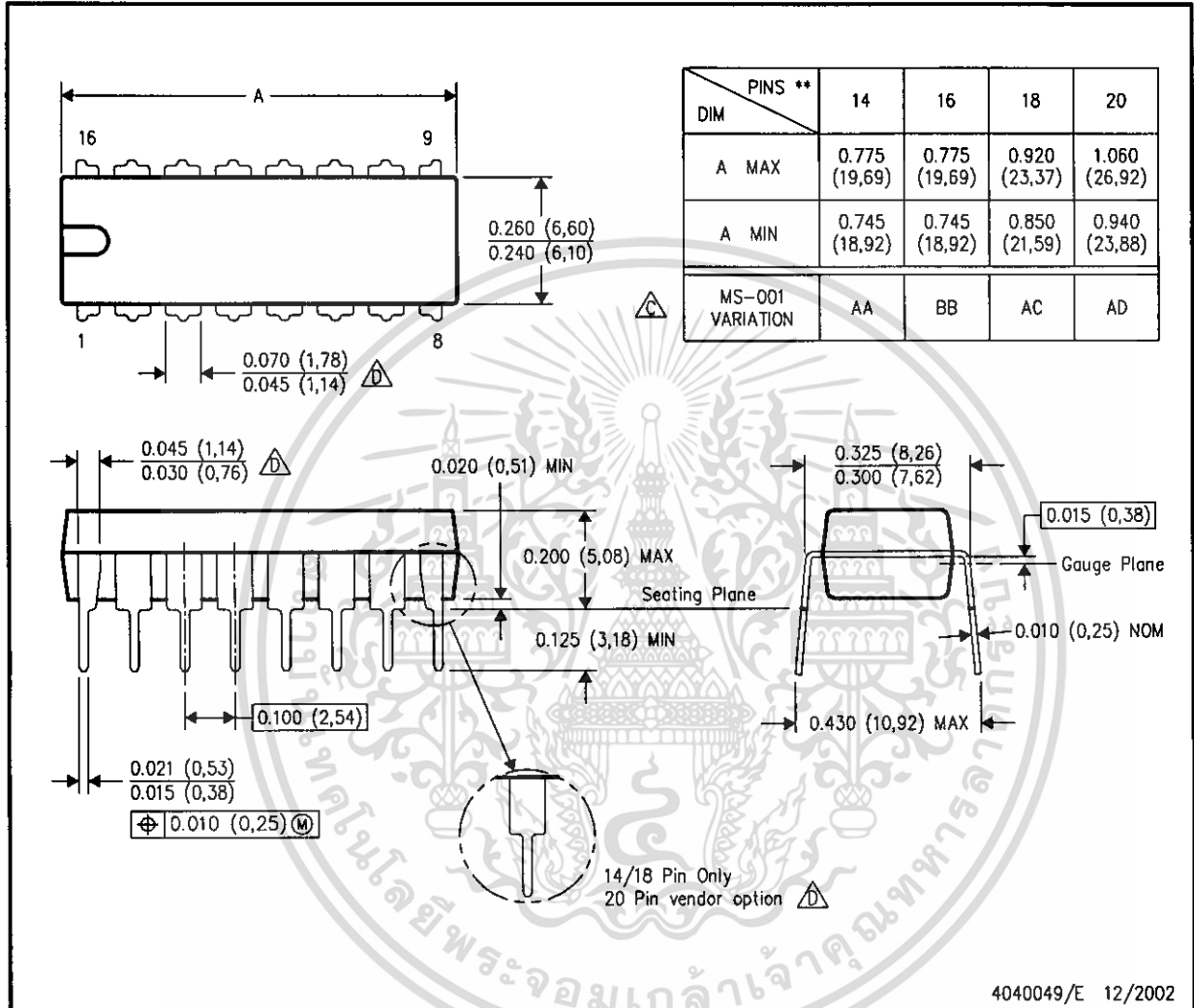
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

MECHANICAL DATA

N (R-PDIP-T**)

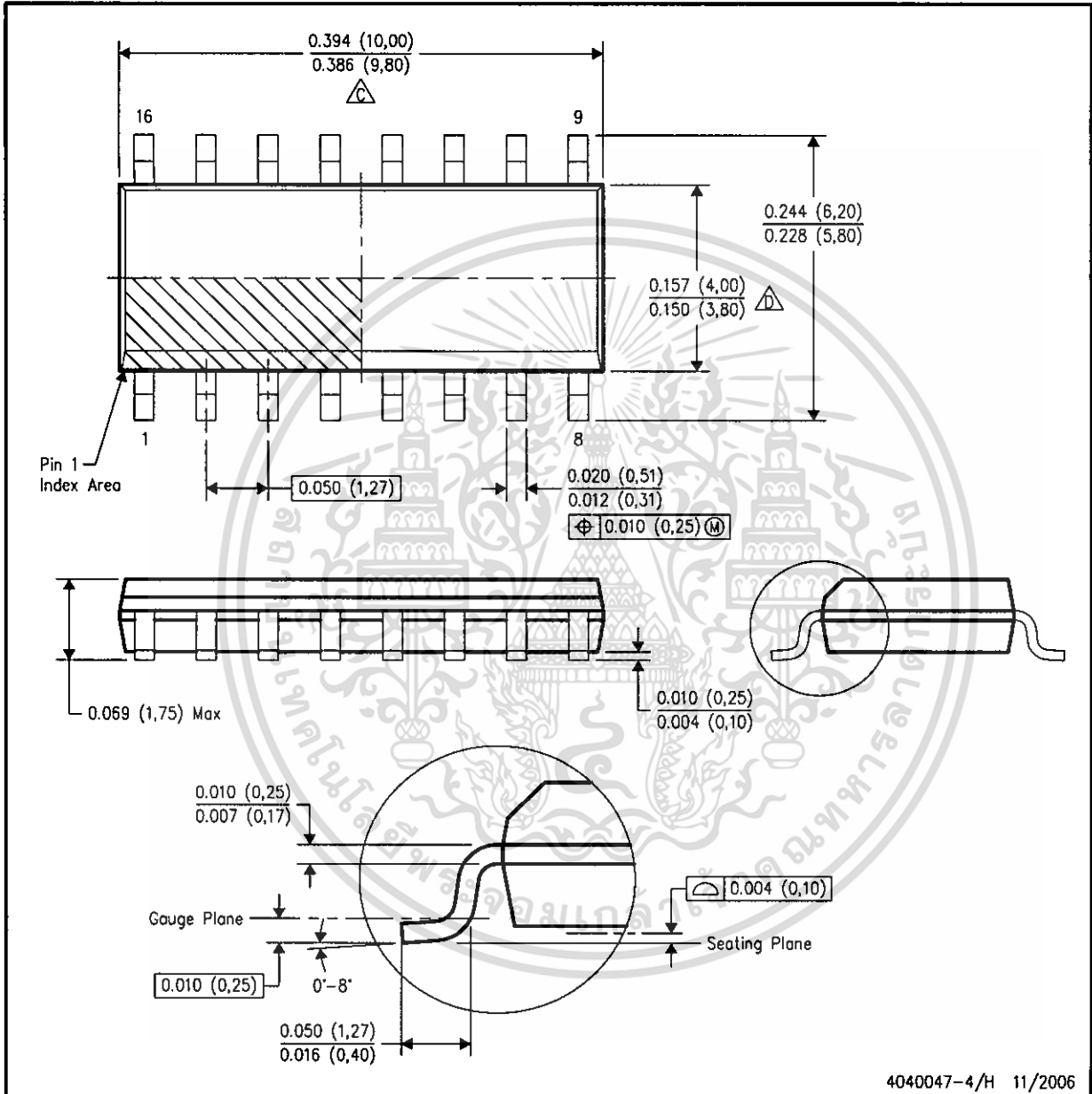
PLASTIC DUAL-IN-LINE PACKAGE

16 PINS SHOWN



D (R-PDSO-G16)

PLASTIC SMALL-OUTLINE PACKAGE



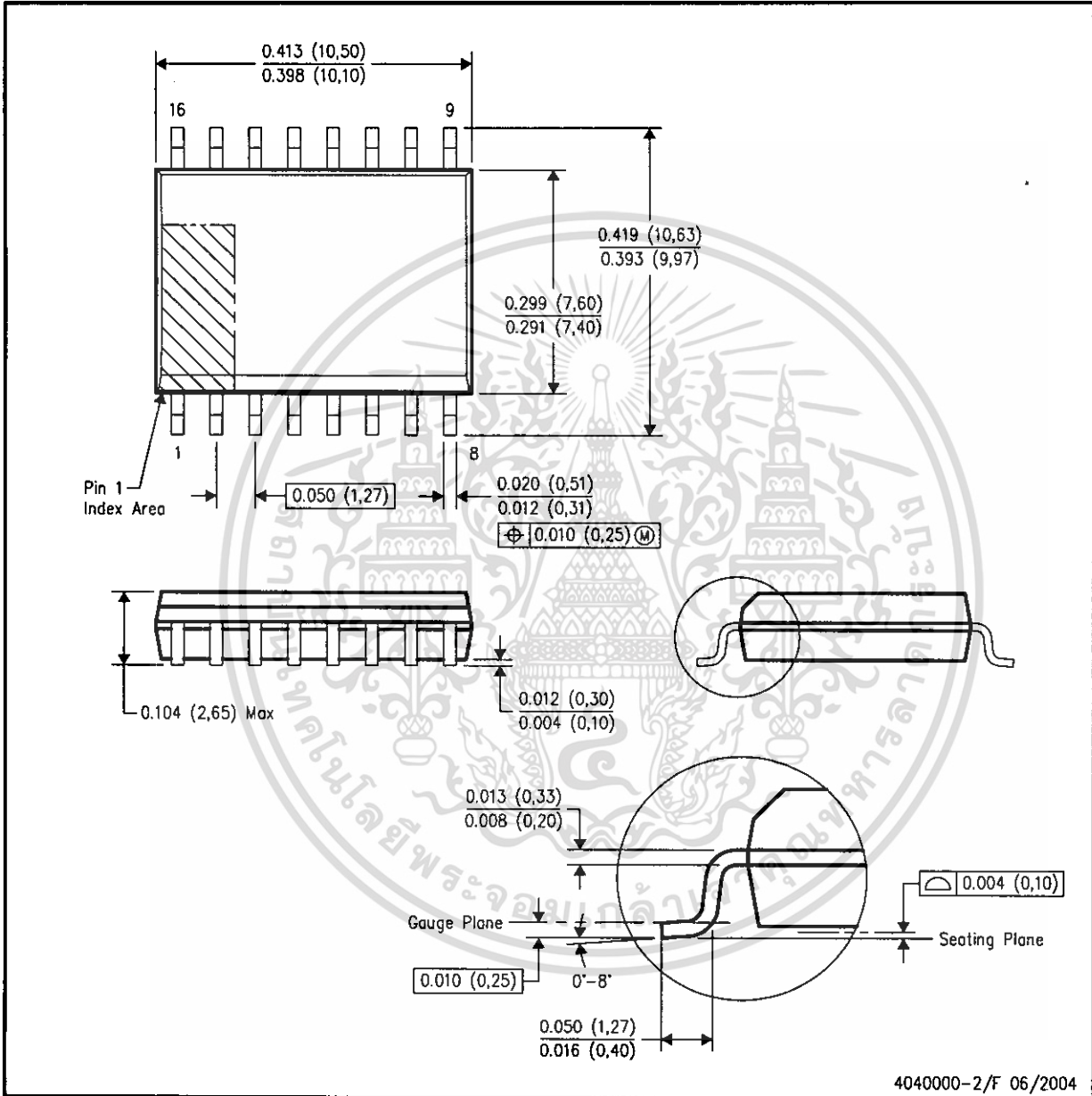
4040047-4/H 11/2006

- NOTES:
- A. All linear dimensions are in inches (millimeters).
 - B. This drawing is subject to change without notice.
 - C. Body length does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed .006 (0,15) per end.
 - D. Body width does not include interlead flash. Interlead flash shall not exceed .017 (0,43) per side.
 - E. Reference JEDEC MS-012 variation AC.

MECHANICAL DATA

DW (R-PDSO-G16)

PLASTIC SMALL-OUTLINE PACKAGE



4040000-2/F 06/2004

- NOTES:
- A. All linear dimensions are in inches (millimeters).
 - B. This drawing is subject to change without notice.
 - C. Body dimensions do not include mold flash or protrusion not to exceed 0.006 (0,15).
 - D. Falls within JEDEC MS-013 variation AA.



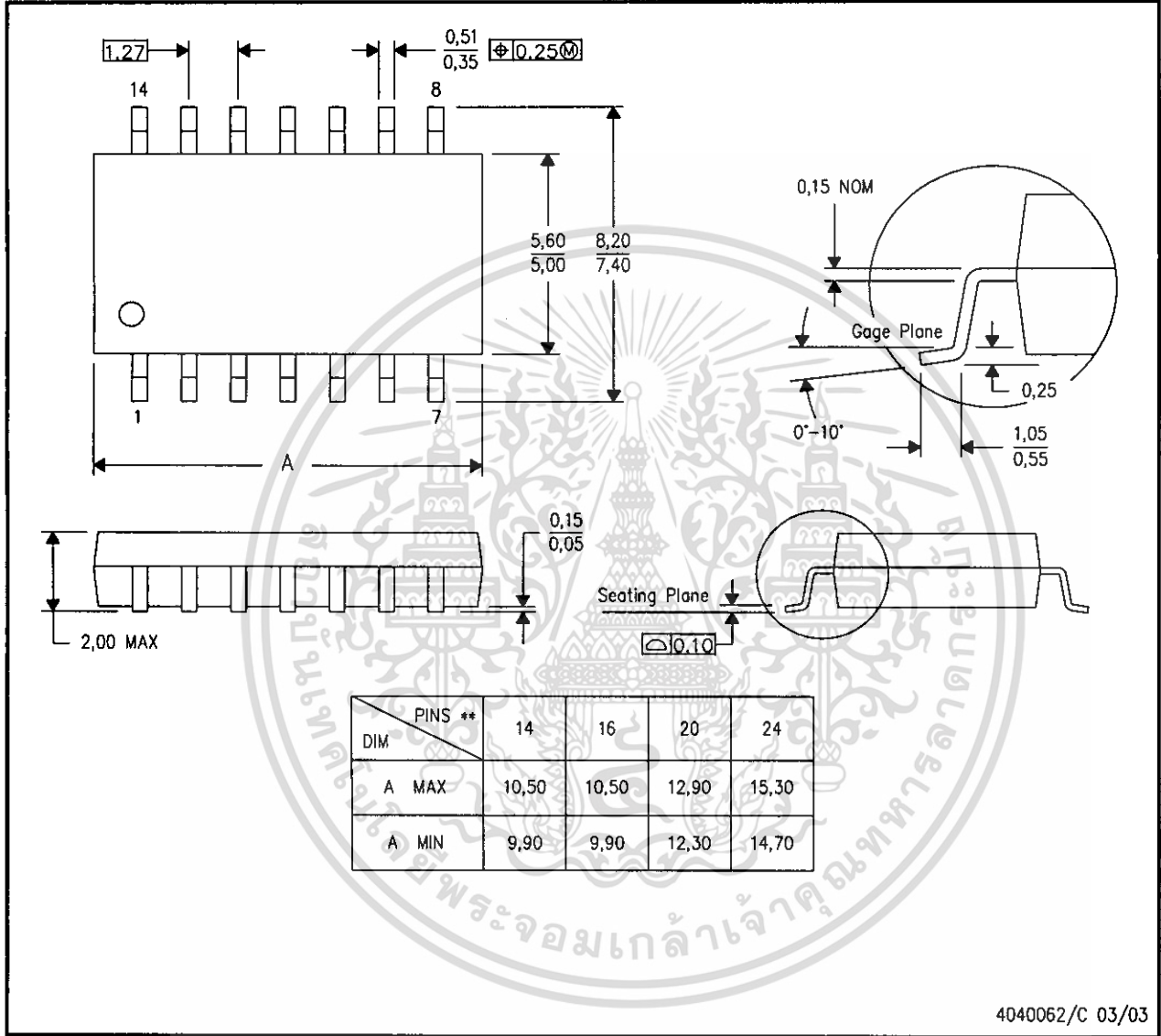
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MECHANICAL DATA

NS (R-PDSO-G**)

PLASTIC SMALL-OUTLINE PACKAGE

14-PINS SHOWN



4040062/C 03/03

- NOTES:
- A. All linear dimensions are in millimeters.
 - B. This drawing is subject to change without notice.
 - C. Body dimensions do not include mold flash or protrusion, not to exceed 0,15.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

IMPORTANT NOTICE

Texas Instruments Incorporated and its subsidiaries (TI) reserve the right to make corrections, modifications, enhancements, improvements, and other changes to its products and services at any time and to discontinue any product or service without notice. Customers should obtain the latest relevant information before placing orders and should verify that such information is current and complete. All products are sold subject to TI's terms and conditions of sale supplied at the time of order acknowledgment.

TI warrants performance of its hardware products to the specifications applicable at the time of sale in accordance with TI's standard warranty. Testing and other quality control techniques are used to the extent TI deems necessary to support this warranty. Except where mandated by government requirements, testing of all parameters of each product is not necessarily performed.

TI assumes no liability for applications assistance or customer product design. Customers are responsible for their products and applications using TI components. To minimize the risks associated with customer products and applications, customers should provide adequate design and operating safeguards.

TI does not warrant or represent that any license, either express or implied, is granted under any TI patent right, copyright, mask work right, or other TI intellectual property right relating to any combination, machine, or process in which TI products or services are used. Information published by TI regarding third-party products or services does not constitute a license from TI to use such products or services or a warranty or endorsement thereof. Use of such information may require a license from a third party under the patents or other intellectual property of the third party, or a license from TI under the patents or other intellectual property of TI.

Reproduction of information in TI data books or data sheets is permissible only if reproduction is without alteration and is accompanied by all associated warranties, conditions, limitations, and notices. Reproduction of this information with alteration is an unfair and deceptive business practice. TI is not responsible or liable for such altered documentation.

Resale of TI products or services with statements different from or beyond the parameters stated by TI for that product or service voids all express and any implied warranties for the associated TI product or service and is an unfair and deceptive business practice. TI is not responsible or liable for any such statements.

Following are URLs where you can obtain information on other Texas Instruments products and application solutions:

Products		Applications	
Amplifiers	amplifier.ti.com	Audio	www.ti.com/audio
Data Converters	dataconverter.ti.com	Automotive	www.ti.com/automotive
DSP	dsp.ti.com	Broadband	www.ti.com/broadband
Interface	interface.ti.com	Digital Control	www.ti.com/digitalcontrol
Logic	logic.ti.com	Military	www.ti.com/military
Power Mgmt	power.ti.com	Optical Networking	www.ti.com/opticalnetwork
Microcontrollers	microcontroller.ti.com	Security	www.ti.com/security
Low Power Wireless	www.ti.com/lpw	Telephony	www.ti.com/telephony
		Video & Imaging	www.ti.com/video
		Wireless	www.ti.com/wireless

Mailing Address: Texas Instruments
Post Office Box 655303 Dallas, Texas 75265

Copyright © 2006, Texas Instruments Incorporated

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้