

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

การประยุกต์ใช้งานการสื่อสารผ่านระบบสายไฟฟ้ากำลัง
APPLICATION OF POWER LINE COMMUNICATION



โดย

นายเกรียงไกร พุ่มพวง
นายศวัส เอี่ยมทศ
นายอภิสิทธิ์ โยธี

มท.
๗๖๖๗
๒๕๕๙

เลขหมู่.....
เลขทะเบียน..... 71967
วัน,เดือน,ปี..... - 7 ส.ย. 2550

b. 117 611 A3
i.....

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต
สาขาวิชาวิศวกรรมโทรคมนาคม
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ปีการศึกษา 2549

ภาควิชา
วิศวกรรมโทรคมนาคม

ผ่านการตรวจชิ้นงานแล้ว
(ลงชื่อ).....ผู้ตรวจ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การประยุกต์ใช้งานการสื่อสารผ่านระบบสายไฟฟ้ากำลัง
APPLICATION OF POWER LINE COMMUNICATION



ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต
สาขาวิชาวิศวกรรมโทรคมนาคม
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ปีการศึกษา 2549

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญาโทปีการศึกษา 2549

ภาควิชาวิศวกรรมโทรคมนาคม

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง การประยุกต์ใช้งานการสื่อสารผ่านสายไฟฟ้ากำลัง

APPLICATION OF POWER LINE COMMUNICATION

ผู้จัดทำ

1. นายเกรียงไกร พุ่มพวง 47015735

2. นายศวัธ เอี่ยมทศ 47015750

3. นายอภิสิทธิ์ โยธี 47015762


(อ.ศรวัดน์ ชิวปรีชา)

อาจารย์ที่ปรึกษา



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การประยุกต์ใช้งานการสื่อสารผ่านระบบสายไฟฟ้ากำลัง
APPLICATION OF POWER LINE COMMUNICATION

โดย นายเกรียงไกร พุ่มพวง 47015735
นายศวัส เอี่ยมทศ 47015750
นายอภิสิทธิ์ โปธิ 47015762

อาจารย์ที่ปรึกษา อ.ศรวัฒน์ ชิวปรีชา

บทคัดย่อ

โครงการนี้นำเสนอการศึกษาระบบการสื่อสารผ่านสายไฟฟ้ากำลัง (Power Line Communication) เพื่อนำมาประยุกต์ใช้งานในด้านการสื่อสารข้อมูลรวมทั้งการควบคุมอุปกรณ์ไฟฟ้าต่างๆ โดยในเบื้องต้น จะทำการออกแบบส่วนเชื่อมต่อ (Interface) สำหรับระบบไฟฟ้ากำลัง (Power Line Transceiver) จากนั้นจะทำการสร้างส่วนของการประยุกต์ใช้งานต่อไป

ABSTRACT

This project studies power-line communication (PLC) to apply in data communication, including appliances control. The first step will design interfacing circuit for power system will be build for later application

กิตติกรรมประกาศ

ผู้จัดทำขอขอบพระคุณท่าน อ.สรวิวัฒน์ จิวปรีชา ที่ช่วยเหลือให้คำปรึกษาและแนะนำแนวทางในการทำปริยฐานิพนธ์ รวมทั้งคุณนกร รัตนพจน์ ที่สนับสนุนผู้จัดทำในส่วนของอุปกรณ์การทดลอง

นายเกรียงไกร หุ่มพวง
นายศวัส เอี่ยมทศ
นายอภิสิทธิ์ โยธี



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

	หน้า
บทที่ 1 บทนำ	1
บทที่ 2 ทฤษฎีและหลักการ	2
2.1 ทฤษฎีการส่งข้อมูลผ่านสายส่งกำลังไฟฟ้า	2
2.2 สายส่งกำลังไฟฟ้า	5
2.2.1 ลักษณะทั่วไปของสายส่งไฟฟ้า	5
2.2.2 ชนิดของสายไฟหุ้มฉนวน	5
2.2.3 สภาพแวดล้อมของสายไฟฟ้ากำลัง	6
2.3 สถาปัตยกรรมและโครงสร้างทางฮาร์ดแวร์ของไมโครคอนโทรลเลอร์ MCS – 51	7
2.3.1 การใช้งานพอร์ตสื่อสารอนุกรมแบบ Single Processor	7
2.3.2 การเขียนโปรแกรมควบคุมการรับและส่งข้อมูล	8
2.3.3 การเชื่อมต่อไมโครโปรเซสเซอร์เพื่อรับส่งข้อมูลอนุกรม (UART)	8
2.4 พื้นฐานการสื่อสารข้อมูล	9
2.4.1 สัญญาณ	10
2.4.2 การสื่อสารแบบดิจิทัล	11
2.4.2.1 หน่วยของข้อมูลและหน่วยของสัญญาณ	11
2.4.2.2 อัตราบิต	12
2.4.2.3 คุณสมบัติพิเศษของสัญญาณดิจิทัล	13
2.4.2.4 การส่งผ่านข้อมูลดิจิทัล (Digital Transmission)	14
2.4.2.5 แบบวิธีของการส่งและเทคนิค (Transmission Mode and Techniques)	14
2.4.2.6 การส่งข้อมูลแบบขนาน (Parallel Transmission)	15
2.4.2.7 การส่งข้อมูลแบบอนุกรม (Serial Transmission)	16
2.4.2.8 การส่งข้อมูลแบบอะซิงโครนัส (Asynchronous Transmission)	17
2.4.2.9 การส่งข้อมูลแบบซิงโครนัส (Synchronous Transmission)	18
2.5 ดิจิตอลมอดูเลชัน	19
2.5.1 Frequency Shift Keying (FSK)	21
2.5.1.1 FSK Transmitter	21
2.5.1.2 FSK Bandwidth	23
2.6 รหัสข้อความ	25
2.6.1 รหัส ASCII	25
2.7 การแปลงเป็นรูปแบบอนุกรม	28
2.8 มาตรฐาน RS-232-C	29

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ (ต่อ)

	หน้า
2.8.1 สัญญาที่ใช้ทั้งหมดใน RS-232-C	29
2.9 ฮาร์ดแวร์แฮนด์เช็คกิ้ง (Hardware hand checking)	31
2.10 ซอร์ฟแวร์แฮนด์เช็คกิ้ง (Software hand checking)	32
2.11 นัลโมเด็ม (Null Modem)	32
2.12 คอนเน็กเตอร์แบบ 9 พิน (DB-9) และแบบ 25 พิน (DB-25)	33
บทที่ 3 การคำนวณและการสร้าง	35
3.1 โครงสร้างของระบบ	35
3.2 ส่วนของตัวอินเทอร์เฟส (Hardware)	37
3.2.1 วงจรรับ-ส่งสัญญาณข้อมูลจากเครื่องคอมพิวเตอร์	37
3.2.2 วงจรแหล่งจ่ายไฟ	38
3.2.3 วงจรแสดงผลควบคุมอุปกรณ์ไฟฟ้า	38
3.2.4 ส่วนของโมเด็ม	41
3.3 ส่วนของตัวโปรแกรม (Software)	43
3.3.1 โปรแกรมรับส่งข้อมูล	43
3.3.2 ส่วนของคอนโทรลเลอร์	45
บทที่ 4 การทดลองและผลการทดลอง	50
4.1 การทดลองควบคุมอุปกรณ์การเปิด-ปิดอุปกรณ์ไฟฟ้า	50
4.2 การทดลองการส่งข้อความระหว่างเครื่องคอมพิวเตอร์	55
4.3 การทดลองวงจรมอดูเลตและดีมอดูเลตแบบ FSK	57
4.3.1 ผลการทดลองวงจรมอดูเลตและการคัปปลิงสัญญาณทางด้านส่ง	58
4.3.2 ผลการทดลองวงจรดีมอดูเลตและการคัปปลิงสัญญาณทางด้านรับ	58
บทที่ 5 บทวิจารณ์และบทสรุป	
5.1 การสื่อสารข้อมูลและการควบคุมอุปกรณ์ไฟฟ้า	57
5.2 การสร้างโมเด็มสำหรับการสื่อสารผ่านระบบสายไฟฟ้ากำลัง	57
5.3 ปัญหาและอุปสรรคในการทำงาน	58
5.4 แนวทางการพัฒนาและการปรับปรุง	58

สารบัญรูป

	หน้า
รูปที่ 2.1 การลดทอนสัญญาณข้อมูลในสายส่งกำลังไฟฟ้า	2
รูปที่ 2.2 วงจรคุณลักษณะของสายไฟฟ้าเอซี	3
รูปที่ 2.3 ตัวอย่างวงจรลักษณะเฉพาะของสายไฟฟ้าเอซีแบบ 12-2G Romex	4
รูปที่ 2.4 การลดทอนเนื่องจากการแบ่งแรงดันภายในสายไฟฟ้าเอซี	4
รูปที่ 2.5 แสดงรูปแบบเฟรมของ โหมด 1	8
รูปที่ 2.6 รีจิสเตอร์ที่ใช้ควบคุมการรับส่งข้อมูลอนุกรม SCON (อยู่ใน SFR ตำแหน่ง 98H)	9
รูปที่ 2.7 แบบจำลองของระบบสื่อสารข้อมูล	10
รูปที่ 2.8 แสดงสัญญาณข้อมูลพร้อม Start-Stop บิต	12
รูปที่ 2.9 แบบวิธี (Mode) ของการส่ง	15
รูปที่ 2.10 การส่งข้อมูลแบบขนานครั้งละ 8 บิต	15
รูปที่ 2.11 การส่งข้อมูลแบบอนุกรม	17
รูปที่ 2.12 ตัวอย่างการส่งข้อมูลแบบอะซิงโครนัสของตัวอักษร V (รหัส ASCII)	18
รูปที่ 2.13 ตัวอย่างเฟรมซิงโครนัส	19
รูปที่ 2.14 เปรียบเทียบรูปคลื่นของดิจิทัลออลอคูเลชันทั้ง 3 วิธี	20
รูปที่ 2.15 หลักการและสัญญาณอินพุต เอาต์พุตของ FSK	22
รูปที่ 2.16 FSK มอดูเลเตอร์	23
รูปที่ 2.17 การเบี่ยงเบนความถี่	24
รูปที่ 2.18 แสดงความสัมพันธ์ระหว่างแรงดันและสถานะของสัญญาณ	31
รูปที่ 2.19 แสดงคอนเน็กเตอร์แบบ DB-9 และ แบบ DB – 25	33
รูปที่ 3.1 โครงสร้างของระบบการสื่อสารข้อมูล	35
รูปที่ 3.2 โครงสร้างของระบบการส่งข้อมูลไปควบคุมอุปกรณ์ไฟฟ้า	36
รูปที่ 3.3 วงจรแสดงการเชื่อมต่อระหว่างโมเด็มกับคอมพิวเตอร์ผ่าน MAX-232	37
รูปที่ 3.4 วงจรแหล่งจ่ายไฟ	38
รูปที่ 3.5 วงจรแสดงผลควบคุมอุปกรณ์ไฟฟ้า	39
รูปที่ 3.5 วงจรแสดงผลควบคุมอุปกรณ์ไฟฟ้า (ต่อ)	40
รูปที่ 3.6 แสดง Block Diagram ของ ไอซี ST7538 Power Line Communication	41
รูปที่ 3.7 แสดงการเชื่อมต่อโมเด็มกับไมโครคอนโทรลเลอร์ 51	41
รูปที่ 3.8 แสดงวงจรภาคมอดูเลต FSK โดยใช้ ไอซี XR-2206	43

สารบัญรูป (ต่อ)

	หน้า
รูปที่ 3.9 แสดงวงจรภาคคิมมอดูเลต โดยใช้ ไอซี XR-2211	44
รูปที่ 3.10 หน้าต่างโปรแกรมสำหรับควบคุมอุปกรณ์ไฟฟ้าและการสนทนา	46
รูปที่ 3.11 ผังการทำงานโปรแกรมหลักและส่วนการสนทนา	47
รูปที่ 3.12 ผังการทำงานของโปรแกรมควบคุมอุปกรณ์ไฟฟ้าด้วย MCS-51	48
รูปที่ 3.12 ผังการทำงานของโปรแกรมควบคุมอุปกรณ์ไฟฟ้าด้วย MCS-51 (ต่อ)	49
รูปที่ 3.12 ผังการทำงานของโปรแกรมควบคุมอุปกรณ์ไฟฟ้าด้วย MCS-51 (ต่อ)	50
รูปที่ 3.12 ผังการทำงานของโปรแกรมควบคุมอุปกรณ์ไฟฟ้าด้วย MCS-51 (ต่อ)	51
รูปที่ 3.12 ผังการทำงานของโปรแกรมควบคุมอุปกรณ์ไฟฟ้าด้วย MCS-51 (ต่อ)	52
รูปที่ 4.1 หน้าต่างโปรแกรมที่ใช้ในการควบคุมอุปกรณ์ไฟฟ้า	53
รูปที่ 4.2 สัญญาณคำสั่งเปิดอุปกรณ์ไฟฟ้าตัวที่ 1 ที่ออกจากพอร์ท RS-232	54
รูปที่ 4.3 หน้าต่างโปรแกรมที่สั่งปิดอุปกรณ์ไฟฟ้าตัวที่ 1	54
รูปที่ 4.4 สัญญาณคำสั่งปิดอุปกรณ์ไฟฟ้าตัวที่ 1 ที่ออกจากพอร์ท RS-232	55
รูปที่ 4.5 ลักษณะสัญญาณส่งข้อความว่า “a” เมื่อผ่านภาคมอดูเลต	55
รูปที่ 4.6 ลักษณะสัญญาณคำสั่งเปิดอุปกรณ์ไฟฟ้าตัวที่ 1 เมื่อผ่านภาคมอดูเลต	56
รูปที่ 4.7 ลักษณะสัญญาณส่งข้อความว่า “SAWADEE” เมื่อผ่านภาคมอดูเลต	56
รูปที่ 4.8 สัญญาณในสายไฟฟ้าเอชในขณะที่ไม่มีการส่งข้อมูล	57
รูปที่ 4.9 สัญญาณในสายไฟฟ้าเอชในขณะที่มีการส่งข้อมูล	57
รูปที่ 4.10 แสดงการส่งข้อความจาก Text box ด้านส่ง	58
รูปที่ 4.11 แสดงข้อความใน Text box “Monitor Receiving Messages” ของด้านส่งที่ส่งไปด้านรับ	58
รูปที่ 4.12 แสดงการรับข้อความจากด้านส่งพร้อมทั้งส่งข้อความกลับไปยังด้านส่ง	59
รูปที่ 4.13 แสดงสัญญาณเอาท์พุทที่วงจร FSK มอดูเลต	60
รูปที่ 4.14 แสดงสัญญาณเอาท์พุทที่วงจรคัปปลิงตัวส่ง	60
รูปที่ 4.15 แสดงสัญญาณเอาท์พุทที่วงจร FSK คิมมอดูเลต	61
รูปที่ 4.16 แสดงสัญญาณเอาท์พุทที่วงจรคัปปลิงตัวรับ	61

สารบัญตาราง

	หน้า	
ตารางที่ 2.1	ค่าลักษณะพารามิเตอร์ของสายไฟฟ้าเอซีประเภทต่างๆ	3
ตารางที่ 2.2	แสดง SM0, SM1 บิตเลือกโหมดการทำงาน	7
ตารางที่ 2.3	แสดงรหัส ASCII 7 บิต	26
ตารางที่ 2.4	รหัส ASCII ชนิดพิเศษ	26
ตารางที่ 2.4	รหัส ASCII ชนิดพิเศษ (ต่อ)	27
ตารางที่ 2.4	รหัส ASCII ชนิดพิเศษ (ต่อ)	28
ตารางที่ 2.5	รายละเอียดขาต่างๆของคอนเน็คเตอร์ DB-25	33
ตารางที่ 2.5	รายละเอียดขาต่างๆของคอนเน็คเตอร์ DB-25 (ต่อ)	34
ตารางที่ 2.6	รายละเอียดขาต่างๆของคอนเน็คเตอร์ DB-9	34



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1

บทนำ

เนื่องจากพลังงานไฟฟ้าเป็นพลังงานรูปแบบหนึ่งที่มีมนุษย์ได้นำมาใช้ประโยชน์ได้หลากหลายรูปแบบ ซึ่งในส่วนของ การสื่อสารนั้น ได้มีรูปแบบการสื่อสารที่หลากหลายเช่นกัน โดยรูปแบบที่จะกล่าวถึงนี้เป็นการสื่อสารรูปแบบหนึ่งที่อาศัยความสัมพันธ์ระหว่างพลังงานหรือสัญญาณไฟฟ้ากับข้อมูลหรือข่าวสาร ก็คือการสื่อสารข้อมูลผ่านระบบสายไฟฟ้ากำลัง (Power Line Communication) เมื่อมองในสภาวะการณปัจจุบันแล้วเกือบทุกพื้นที่บนโลกนั้นจะมีการใช้พลังงานไฟฟ้า ทำให้เกิดเป็นโครงข่ายของสายไฟฟ้ากำลัง (Electrical Network) จึงเห็นคุณประโยชน์ของสายไฟฟ้า ที่มีความสามารถในการเป็นตัวกลางหรือช่องสัญญาณของกระแสไฟฟ้าและสัญญาณข้อมูลในคราวเดียวกัน ด้วยเหตุผลดังกล่าวจึงเป็นที่มาของโครงการ การประยุกต์ใช้งานการสื่อสารผ่านสายไฟฟ้ากำลัง

โดยจะแบ่งสัดส่วนโครงการเป็น 2 ส่วนที่สำคัญคือ ส่วนของการสื่อสารข้อมูลระหว่างคอมพิวเตอร์ 2 เครื่องรวมทั้งการส่งข้อมูลไปควบคุมอุปกรณ์ไฟฟ้า และส่วนของการสื่อสารข้อมูลที่อยู่ในรูปแบบมัลติมีเดีย

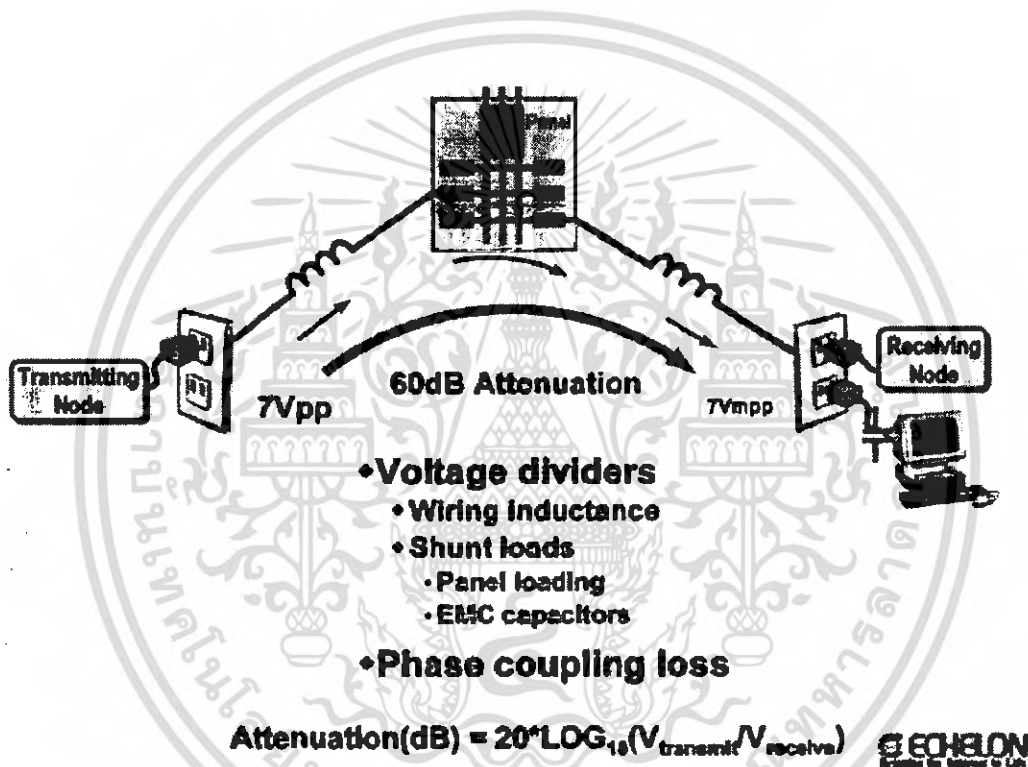


บทที่ 2

ทฤษฎีและหลักการ

2.1 ทฤษฎีการส่งผ่านข้อมูลผ่านสายไฟฟ้ากำลัง

แต่เดิมสายไฟฟ้าเอซี (A.C. line) 220 โวลต์ภายในบ้านเรื่อนั้น จะถูกใช้สำหรับการส่งพลังงานไฟฟ้าเพียงอย่างเดียว ประกอบกับวิวัฒนาการทางการสื่อสารที่มีมากขึ้นในปัจจุบัน ทำให้มองเห็นประโยชน์ของสายส่งพลังงานไฟฟ้าที่จะสามารถส่งผ่านข้อมูลได้ในคราวเดียวกัน จึงทำให้ต้องประสบกับปัญหาต่างๆในการส่งผ่านข้อมูลอันเนื่องมาจากสาเหตุต่างๆที่เกิดขึ้นอยู่แล้วในการส่งผ่านพลังงานไฟฟ้า ดังนี้



รูปที่ 2.1 การลดทอนและการสูญเสียของสัญญาณข้อมูลในสายส่งไฟฟ้า

2.1.1 การแบ่งแรงดัน (voltage dividers)

- เกิดจากการเหนี่ยวนำภายในสาย
- เกิดจากการต่อขนานของโหลด

2.1.2 การลดทอนในสายสัญญาณ

จากรูปที่ 2.1 จะเห็นว่าการลดทอนในสายส่งจะเป็นดังสมการ

$$\text{Attenuation (dB)} = 20 \cdot \log \left(\frac{V_{\text{transmit}}}{V_{\text{receive}}} \right)$$

2.1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อทำการสมมติให้ $V_{transmit} = 7V_{pp}$ และ $V_{receive}$ รับผิดชอบที่ $7V_{mpp}$ จะเห็นว่าเกิดการลดทอนขึ้น

$$20 \log \{7 / (7 \cdot 10^{-3})\} = 60 \text{ dB} \tag{2.2}$$

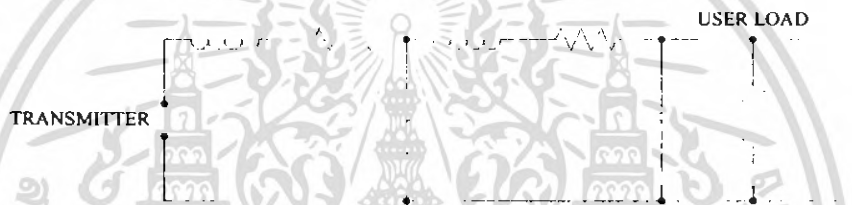
สำหรับค่าการลดทอนในสายไฟฟ้าเอซีนั้นจะขึ้นอยู่กับสภาพแวดล้อมของสายว่ามีอุปสรรคอะไร
 ต่อเป็นโหนดอยู่บ้าง และระยะทางซึ่งระดับของค่าการลดทอนในสายจะแบ่งได้เป็นดังนี้

0-20 dB (Low Attenuation)

20-60 dB (Moderate Attenuation)

60-80 dB (High Attenuation)

ซึ่งหากพิจารณาลักษณะของการลดทอนในสายไฟฟ้าเอซี โดยใช้วงจรคุณลักษณะของสายส่งแล้ว
 จะได้



รูปที่ 2.2 วงจรคุณลักษณะของสายไฟฟ้าเอซี

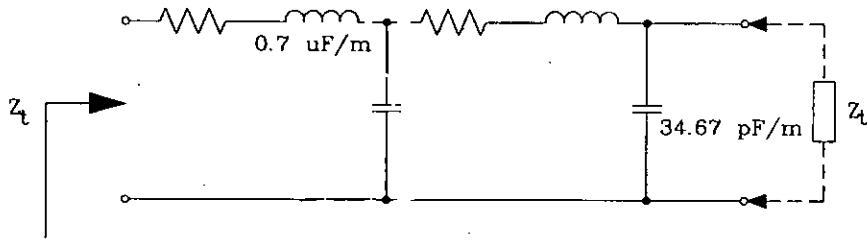
จากรูปที่ 2.2 จะเห็นว่าวงจรคุณลักษณะของสายไฟฟ้าเอซีจะประกอบไปด้วยค่าของตัวต้านทานต่อ
 อนุกรมอยู่กับสาย ค่าของตัวเหนี่ยวนำต่ออนุกรมอยู่กับสายและค่าของตัวเก็บประจุต่อขนานอยู่กับสายซึ่ง
 ค่าของแต่ละตัวจะขึ้นอยู่กับความยาวของสายด้วย

ตารางที่ 2.1 ค่าลักษณะพารามิเตอร์ของสายไฟฟ้าเอซีประเภทต่างๆ

Wire type	C / metre (pF)	L/metre (μH)	R/metre (Ω)	Z_o (Ω)
12-2 BX Metal Clad	75.67	0.417	0.044	74.23
12-2G Romex NM-B	34.67	0.713	0.045	143.40
18-2 Lamp Cord	44.00	0.677	0.078	124.04
18-3 LEC Power Cord	102.67	0.650	0.105	79.56

โดยที่ $Z_o = \sqrt{\frac{L}{C}}$ 2.3

ตัวอย่างของสายไฟฟ้าเอซีชนิด 12-2G Romex ยาว 20 เมตร



รูปที่ 2.3 ตัวอย่างวงจรลักษณะเฉพาะของสายไฟฟ้าเอซีแบบ 12-2G Romex

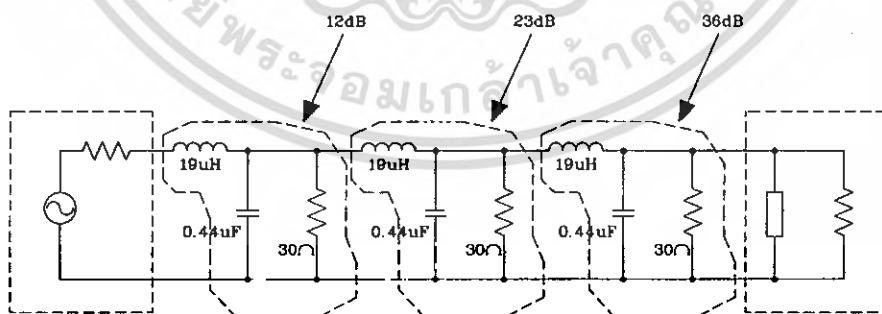
ซึ่งจะเห็นว่าต้องมีการ Matching ค่า Impedance ของสายดังนั้นเราต้องหาค่าของ Zi ให้เหมาะสม เพื่อลดผลของการสะท้อนและลดทอนในสายซึ่งค่าของ Zi สามารถหาได้จาก

$$Zl = Zo \left[\frac{Zi + jZo \tan \beta l}{Zo + jZi \tan \beta l} \right] \tag{2.4}$$

เมื่อเราแบ่งคิดเป็น 2 กรณีคือ

- เมื่อ โหลดเป็น Low impedance ($Zl \ll Zo$)
จะได้ $Zi = 1 \mu F$ EMC capacitor
 $Zl = j0.6 \Omega$ (130 kHz)
- เมื่อ โหลดเป็น High impedance ($Zl \gg Zo$)
จะได้ $Zl = 500 \Omega$ Resistive load
 $Zl = 471 - j1.1 \Omega$ (130 kHz)

หากพิจารณาค่าคุณลักษณะของสายไฟฟ้าเอซีแล้ว เมื่อทำการต่ออุปกรณ์เข้ากับสายไฟฟ้าเอซีก็ จะเกิดการลดทอนเนื่องจากแรงดันคั่นด้วย (Voltage Divider Attenuation) ดังรูปที่ 2.4



รูปที่ 2.4 การลดทอนเนื่องจากการแบ่งแรงดันภายในสายไฟฟ้าเอซี

2.2 สายส่งกำลังไฟฟ้า

2.2.1 ลักษณะทั่วไปของสายส่งไฟฟ้า

สายส่งไฟฟ้ามี 2 แบบด้วยกันคือสายแข็ง(Solid Wire) และสายตีเกลียว (Stranded Wire) วัตถุประสงค์นำมาทำเป็นสายไฟฟ้า มีทั้งอะลูมิเนียมและทองแดง สายไฟฟ้าที่ทำด้วยอะลูมิเนียมมักจะเป็นสายไฟแรงสูงในเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ระบบสายส่งและเป็นสายเปลือยมากกว่าที่จะทำเป็นสายไฟแรงต่ำ สายไฟฟ้าที่ทำด้วยทองแดงที่มีใช้งานไฟฟ้าทั่วไป สามารถแบ่งออกได้ 2 ชนิดด้วยกันคือ สายเปลือย (Bare Wire) และ สายหุ้มฉนวน (Insulate Wire) สายไฟที่ทำด้วยทองแดงไม่น้อยกว่า 98% และสายไฟที่ทำด้วยอะลูมิเนียมจะต้องมีอะลูมิเนียมไม่น้อยกว่า 99.3%

2.2.2 ชนิดของสายไฟหุ้มฉนวน

ฉนวนที่ใช้หุ้มสายแต่ละชนิดไม่เหมือนกัน ดังนั้นสายไฟฟ้าแต่ละชนิดจึงแบ่งตามชนิดของฉนวนที่นำมาหุ้มเพื่อให้เหมาะสมในแต่ละสภาพที่นำมาใช้งาน

ชนิด IV

สายไฟชนิดนี้ตัวนำทำด้วยทองแดงหุ้มฉนวน PVC ใช้ติดตั้งในบ้านพักอาศัยทั่วไปสามารถทนอุณหภูมิสูงถึง 60 องศาเซลเซียส ใช้กับแรงดันไฟฟ้าได้ 250 โวลต์ และใช้เป็นสายเมนจากวัดต์โอห์มมิเตอร์เข้าบ้านได้

ชนิด VCT

ตัวนำไฟฟ้าทำด้วยทองแดง หุ้มฉนวน PVC ใช้ติดตั้งในเครื่องจักรกลต่างๆสามารถทนอุณหภูมิสูงถึง 60 องศาเซลเซียส ใช้กับแรงดันไฟฟ้าได้ 750 โวลต์

ชนิด VAF

ตัวนำไฟฟ้าทำด้วยทองแดง หุ้มฉนวน PVC ใช้ติดตั้งในบ้านพักอาศัยทั่วไปสามารถทนอุณหภูมิสูงถึง 60 องศาเซลเซียส ใช้กับแรงดันไฟฟ้าได้ 250 โวลต์

ชนิด TW

ตัวนำไฟฟ้าทำด้วยทองแดง หุ้มฉนวน PVC ใช้ติดตั้งในบ้านพักอาศัย สำนักงาน และโรงงานอุตสาหกรรมทั่วไปสามารถทนอุณหภูมิได้ถึง 60 องศาเซลเซียส ใช้กับแรงดันไฟฟ้าได้ 750 โวลต์

ชนิด THW

ตัวนำไฟฟ้าทำด้วยทองแดง หุ้มฉนวน PVC ใช้งานเดียวกับกับกรณี TW แต่ทนอุณหภูมิได้ถึง 75 องศาเซลเซียส ใช้กับแรงดันไฟฟ้าได้ 750 โวลต์

ชนิด NYY

ตัวนำไฟฟ้าทำด้วยทองแดง หุ้มฉนวน PVC ใช้ติดตั้งใต้พื้นดิน สามารถทนอุณหภูมิสูงถึง 60 องศาเซลเซียส ใช้กับแรงดันไฟฟ้าได้ 750 โวลต์

ชนิด VFF

ตัวนำไฟฟ้าทำด้วยทองแดง ชนิดงอได้ (Flexible copper wire) ใช้กับเครื่องใช้ไฟฟ้าที่เคลื่อนที่ได้ สามารถทนอุณหภูมิสูงถึง 60 องศาเซลเซียส ใช้กับแรงดันไฟฟ้าได้ 250 โวลต์

ชนิด AV

ตัวนำไฟฟ้าทำด้วยทองแดง หุ้มฉนวน PVC ใช้ติดตั้งในงานไฟฟ้ารถยนต์สามารถทนอุณหภูมิสูงถึง 60 องศาเซลเซียส ใช้กับแรงดันไฟฟ้านำ

2.2.3 สภาพแวดล้อมของสายไฟฟ้ากำลัง

สายไฟฟ้าทุกเส้นจะมีความต้านทานภายในซึ่งจะมีค่ามากหรือน้อย ก็จะขึ้นอยู่กับความยาว ถ้าสายไฟฟ้ามีความยาวมากความต้านทานก็มีค่ามากตาม ดังนั้นเมื่อมีกระแสไหลผ่านสายไฟ ก็จะทำให้เกิดแรงดันไฟฟ้าตกที่สายนั้นเมื่อแรงดันไฟฟ้าที่ป้อนให้กับเครื่องใช้ไฟฟ้าลดต่ำกว่าขนาดที่เครื่องใช้ไฟฟ้ากำหนดก็จะทำให้การทำงานไม่ดีเท่าที่ควร

แรงดันไฟฟ้าที่สายป้อน Feeder ไม่ควรเกิน 2% และแรงดันไฟฟ้าลดที่วงจรย่อย (Branch Circuit) ไม่ควรเกิน 3% หรือทั้งสายป้อนและวงจรย่อยรวมกันแล้ว แรงดันไฟฟ้าลดจะต้องไม่เกิน 5% ข้อเสนอแนะนี้เป็นค่าสูงสุด แต่ถ้าจะให้ดีไม่ควรเกิน 2 %

เนื่องจากสายส่งของระบบไฟฟ้ากำลังถูกออกแบบมาเพื่อใช้ในการส่งสัญญาณไฟฟ้ากำลัง (50Hz หรือ 60Hz) เท่านั้น โดยไม่ได้คำนึงถึงการส่งสัญญาณสื่อสารความถี่สูง ดังนั้นปัญหาสำคัญที่อาจจะเกิดขึ้นกับการส่งสัญญาณสื่อสารนี้คือ

- การลดทอนของสัญญาณสื่อสารอันเนื่องมาจากการเปลี่ยนแปลงอิมพีแดนซ์ของสายไฟฟ้า ซึ่งอิมพีแดนซ์จะเปลี่ยนแปลงเนื่องมาจากอุปกรณ์ที่ต่อเข้ากับระบบไฟฟ้าทำให้สัญญาณสื่อสารถูกลดทอนได้ อีกประการหนึ่งคือจุดเชื่อมต่อของสายไฟฟ้ามีอิมพีแดนซ์ไม่เท่ากัน สัญญาณสื่อสารบางส่วนจะสะท้อนกลับ ทำให้เกิดการลดทอนเช่นกัน
- สัญญาณรบกวนต่างๆในระบบไฟฟ้า เช่น Impulse noise, White noise, Continuous wave source โดยที่ Impulse noise เกิดจากการต่อโหลดประเภทอินดักทีฟเข้ากับระบบไฟฟ้าจะเกิดสัญญาณ Impulse ขึ้น มีหน้าคลื่นชันเป็นสัญญาณรบกวนที่ป้องกันได้ยาก ถ้าหากในระบบมีโหลดประเภทคาปาซิทีฟ ที่สามารถเกิดเรโซแนนซ์กับความถี่ของ Impulse noise พอดีจะเกิดสัญญาณรบกวนที่เรียกว่า Continuous wave source ซึ่งจะรบกวนสัญญาณสื่อสารตลอดเวลาโดยที่ไม่สามารถคาดเดาได้ว่าสัญญาณรบกวนนี้จะมีค่าเท่าใด และยังมีสัญญาณรบกวนอีกอย่างหนึ่งที่มีการกระจายของพลังงานทุกความถี่ เรียกว่า White noise
- ผลกระทบจากการติดตั้งสายไฟฟ้าหลายเส้นทาง เนื่องจากระบบไฟฟ้ากำลังจะมีการส่งสัญญาณไฟฟ้าไปตามสายไฟฟ้าหลายเส้นทางและความยาวของสายไฟฟ้าก็จะต่างกัน สัญญาณสื่อสารที่ถูกส่งไปในสายไฟฟ้าเส้นทางต่างๆจะมีเฟสต่างกันหากมาบรรจบกันสัญญาณอาจถูกลดทอนได้หรืออาจจะหายไปที่จุดบรรจบนั้นมีสัญญาณสื่อสารจากสองเส้นทางที่มีเฟสต่างกัน 180 องศาพอดี

อิมพีแดนซ์ภายในสายมีค่าประมาณ 10 – 100 โอห์ม ขนาดของตัวเก็บประจุภายในสายประมาณ 10-100 พิโคฟารัดต่อ 1000 ฟุต ขนาดความต้านทานในสายประมาณ 0.1-1 โอห์มต่อ 1000 ฟุต ความต้านทานในสายยังมีความไม่แน่นอนขึ้นอยู่กับจำนวนการต่ออุปกรณ์ไฟฟ้าอีกด้วย

2.3 สถาปัตยกรรมและโครงสร้างทางฮาร์ดแวร์ของไมโครคอนโทรลเลอร์ MCS-51

2.3.1 การใช้งานพอร์ทสื่อสารอนุกรมแบบ Single Processor

พอร์ทสื่อสารอนุกรมมีโครงสร้างการทำงานในแบบที่เรียกว่าฟูลดูเพล็กซ์ (Full Duplex) สามารถรับและส่งข้อมูลอนุกรมได้ในเวลาเดียวกัน

-ทางด้านส่งใช้ขา TxD (พอร์ท 3.1)

-ทางด้านรับใช้ขา RxD (พอร์ท 3.0)

Serial Port Buffer (SBUF) ใช้เป็นบัฟเฟอร์สำหรับรับและส่งข้อมูลอนุกรมโดยมีอยู่ 2 ตัว

-การส่งข้อมูล ข้อมูลที่จะส่งให้ใส่ใน SBUF โดยใช้คำสั่ง MOV SBUF, A โดยเตรียมข้อมูลที่จะส่งเข้า A ก่อน

-การรับข้อมูล ข้อมูลที่ได้รับจะอยู่ใน SBUF การถ่ายข้อมูลออกมาใช้คำสั่ง MOV A, SBUF แล้วจึงนำข้อมูลใน A ไปใช้

พอร์ทสื่อสารอนุกรมสามารถโปรแกรมการทำงานได้หลายโหมดด้วยกัน โดยเลือกที่บิต SM1 และ SM0 ซึ่งอยู่ในรีจิสเตอร์ควบคุม SCON การทำงานทั้ง 4 โหมด ของพอร์ทสื่อสารอนุกรมมีดังนี้

ตารางที่ 2.2 แสดง SM0, SM1 ปิดเลือกโหมดการทำงาน

SM0	SM1	โหมด	โหมด
0	0	0	Shift register ความเร็วในการรับหรือส่งข้อมูลเท่ากับ (1/12) ของ CPU OSC
0	1	1	8 Bit UART ความเร็วในการรับหรือส่งข้อมูลกำหนดได้จาก Timer 1,2
1	0	2	9 Bit UART ความเร็วในการรับหรือส่งข้อมูล = (1/32) หรือ (1/64) เท่าของ CPU OSC โดยขึ้นกับบิต SMOD ใน PCON
1	1	3	9 Bit UART ความเร็วในการรับหรือส่งข้อมูลกำหนดที่ Timer 1,2

REN (Receive Enable) บิตควบคุมให้รับหรือไม่รับข้อมูล

1: ให้รับข้อมูลได้

0: ห้ามรับข้อมูล

หมายเหตุ (การเข้าข้อสามารถห้ามได้แต่การส่งข้อมูลห้ามไม่ได้)

TI แฟลคซ์ TI จะเป็น 1 เมื่อสิ้นสุดการส่งข้อมูล 1 ไบต์

RI แฟลคซ์ RI จะเป็น 1 เมื่อรับข้อมูลเสร็จ 1 ไบต์ (บิต RI, TI ผู้เขียน โปรแกรมจะต้องเคลียร์เอง)

2.3.2 การเขียนโปรแกรมควบคุมการรับและส่งข้อมูลทำได้ 2 วิธี

- การตรวจสอบบิต TI หรือ RI โดยใช้คำสั่งตรวจสอบบิต เช่น ใช้คำสั่ง WAIT: JNB TI, WAIT คำสั่งนี้หมายความว่า ถ้า TI = 0 ใหวนไปยังแอดเดรสชื่อ WAIT

ถ้า TI = 1 ถือว่าส่งข้อมูลเสร็จแล้วให้ทำคำสั่งถัดไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- การใช้อินเตอร์รัพต์ควบคุม

โหมด 1: พอร์ตสื่อสารอนุกรม 10 บิต ข้อมูล 8 บิต 1 Start bit และ 1 Stop bit และสามารถเปลี่ยนแปลงความเร็วในการส่งข้อมูลได้ โดยขึ้นกับบิต SMOD ใน PCON และ อัตราโอเวอร์โฟลว์ของ Timer 1, 2

$$\text{Baud Rate Mode 1, 3} = \frac{2^{\text{SMOD}} \times \text{CPUOSC}}{32 \times 12 \times [256 - (\text{TH1})]} \quad \text{โดยใช้ Timer 1} \quad 2.5$$

ถ้าต้องการ 1200BUAD

ถ้ากำหนด CPU OSC = 11.059 MHz

ถ้า SMOD = 0

สามารถหา TH1 ได้โดย

$$1200 = \frac{2^0 \times 11.059 \times 10^{-6}}{32 \times 12 \times [256 - (\text{TH1})]} \quad \text{โดยใช้ Timer 1} \quad 2.6$$

$$\text{TH1} = 232_{10} = \text{E8H}$$



รูปที่ 2.5 แสดงรูปแบบเฟรมของโหมด 1

2.3.3 การเชื่อมต่อไมโครโปรเซสเซอร์เพื่อรับส่งข้อมูลอนุกรม (UART)

มีอยู่ 2 โหมดด้วยกันคือ

- Single Processor Mode
- Multiprocessor Mode

Single Processor Mode: ในโหมดนี้เราใช้ไมโครคอนโทรลเลอร์ 2 ตัวเชื่อมเข้าหากัน

Multiprocessor Mode: ในโหมดนี้เราใช้ไมโครคอนโทรลเลอร์ 1 ตัวเป็นตัวแม่ (Master) และอีก 0-256 ตัวเป็นตัวลูก (Slave)

SM0	SM1	SM2	REN	TB8	RB8	TI	RI
-----	-----	-----	-----	-----	-----	----	----

รูปที่ 2.6 รีจิสเตอร์ที่ใช้ควบคุมการรับส่งข้อมูลอนุกรม SCON (อยู่ใน SFR ตำแหน่ง 98H)

SM2 บิตเลือกการทำงานแบบ Single Processor Environment หรือ Multiprocessor Environment

1 : เลือก Multiprocessor Environment ใช้ได้กับโหมด 2,3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

0 : เลือก Single Processor Environment ใช้ได้กับทุกโหมด

เมื่อเลือกการทำงานรับข้อมูลแบบ Multiprocessor Mode แล้ว

ถ้าข้อมูลบิตที่ 9 ที่รับ ได้มีค่า 1 RI จะเซ็ท

ถ้าข้อมูลบิตที่ 9 ที่รับ ได้มีค่า 0 RI จะไม่เซ็ท

REN (Receive Enable) บิตควบคุมให้รับหรือ ไม่รับข้อมูล

1 : ให้รับข้อมูลได้

0 : ห้ามรับข้อมูล

TB8 (Transmit bit D8) ข้อมูลบิตที่ 9 ที่จะส่งออกไปในโหมด 2,3 ให้ใส่ในบิตนี้ได้เลย

RB8 (Receive bit D8) ข้อมูลบิตที่ 9 ที่รับเข้ามาจะเก็บในบิตนี้ (ข้อมูลบิตที่ 9 ก็คือค่าใน TB8 ทางด้านส่งนั่นเอง)

TI แฟลทซ์ TI จะเป็น 1 เมื่อสิ้นสุด การส่งข้อมูล 1 ไบต์

RI แฟลทซ์ RI จะเป็น 1 เมื่อรับข้อมูลเสร็จ 1 ไบต์ (บิต RI, TI ผู้เขียนโปรแกรมจะต้องเคลียร์เอง)

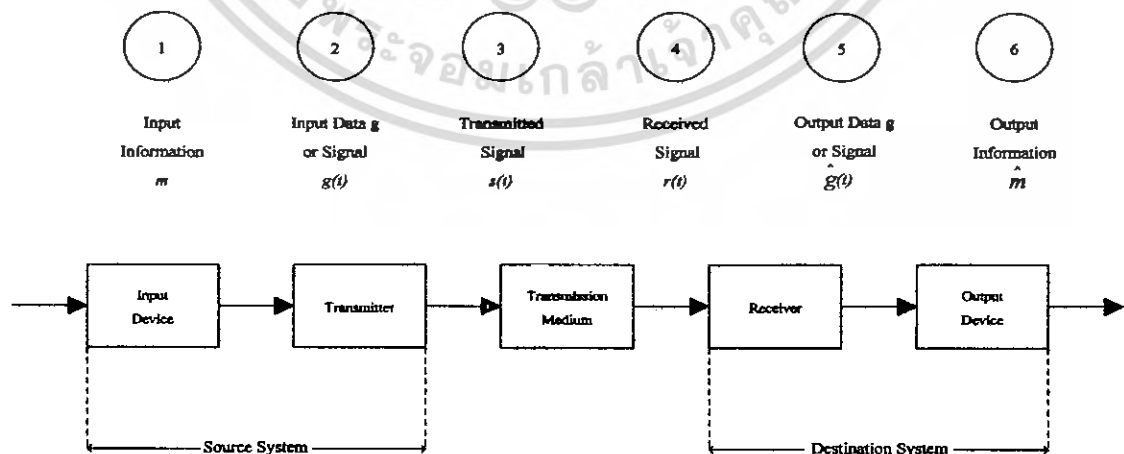
2.4 พื้นฐานการสื่อสารข้อมูล

จุดประสงค์พื้นฐานของการสื่อสารข้อมูลคือ การแลกเปลี่ยนข่าวสาร(Information) ระหว่างตัวกระทำ การในการสื่อสารสองทางจากต้นทาง ไปยังปลายทาง

ข่าวสารที่แลกเปลี่ยนก็คือสิ่งที่แทน โดยตัวอักษร m (Message labeled) ข่าวสารนี้จะถูกเปลี่ยนให้อยู่ ในรูปของข้อมูล g ซึ่งในการส่งผ่านข้อมูลจะอยู่ในรูปของสัญญาณที่เปลี่ยนแปลงตามเวลา $g(t)$ ในเทอม ของข้อมูล(Data) และข่าวสาร(Information) ซึ่งได้รับการนิยามไว้ว่า

ข้อมูล คือ ระบบของสัญลักษณ์แล้วเปลี่ยนจากสัญลักษณ์ไปเป็น สัญญาณ(Signal) ซึ่ง สัญญาณ ใน ที่นี้ก็คือสัญญาณ ไฟฟ้านั่นเอง

Information คือ ปริมาณทางกายภาพ เช่น ความร้อน แสง เสียง ที่มนุษย์รับรู้ได้โดยประสาทสัมผัส ทั้ง 5 แล้วก่อให้เกิดความเข้าใจ และสามารถตอบสนองสิ่งหนึ่งสิ่งใดออกไป



รูปที่ 2.7 แบบจำลองของระบบสื่อสารข้อมูล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อพิจารณารูปที่ 2.7 สัญญาณ $g(t)$ ซึ่งเป็นสัญญาณที่จะถูกส่งผ่านไป มักจะไม่อยู่ในรูปแบบที่เหมาะสมในการส่งผ่านไป ดังนั้นจึงต้องมีการเปลี่ยนสัญญาณให้อยู่ในรูปของสัญญาณ $s(t)$ ที่มีความเหมาะสมในการส่งผ่านเข้าไปในตัวกลางมากกว่า สัญญาณนี้จะถูกส่งผ่านไปสู่อีกฝ่ายหนึ่งซึ่งเป็นฝ่ายรับเมื่อถึงตัวรับสัญญาณ $s(t)$ ก็อาจมีการเปลี่ยนแปลงกลายเป็นสัญญาณ $r(t)$ เมื่อถูกรบกวนด้วยสัญญาณรบกวนขึ้นภายในตัวกลาง ซึ่งสัญญาณ $r(t)$ จะเหมือนหรือไม่เหมือนกับสัญญาณ $s(t)$ ก็ได้ สัญญาณ $r(t)$ นี้จะถูกแปลงกลับไปเป็นสัญญาณที่เหมาะสมสำหรับผู้รับกลายเป็นสัญญาณ $\tilde{g}(t)$, หรือข้อมูล \tilde{g} ซึ่งถือว่าเป็นค่าประมาณของสัญญาณอินพุตและเมื่อถึงที่สุดอุปกรณ์เอาท์พุตก็จะทำการประมาณค่าข่าวสาร \tilde{m} ส่งให้กับผู้รับปลายทาง

การสื่อสารข้อมูล เป็นการส่งข่าวสารดิจิทัล (Digital Information) ซึ่งจะอยู่ในรูปของเลขฐานสองจากแหล่งกำเนิดไปยังจุดหมายปลายทาง ข้อมูลจากแหล่งกำเนิดจะอยู่ในลักษณะสัญญาณดิจิทัลและข้อมูลที่รับได้จะอยู่ในลักษณะดิจิทัลเช่นกันถึงแม้ว่าข้อมูลจะส่งได้ในลักษณะของสัญญาณอนาล็อกหรือสัญญาณดิจิทัลก็ตาม ข่าวสารจากแหล่งกำเนิด อาจจะเป็นรหัสตัวของอักษร ตัวเลขหรือเครื่องหมายที่อยู่ในรูปของเลขฐานสอง เช่น รหัส ASCII, EBCDIC เป็นต้น

2.4.1 สัญญาณ

สัญญาณ(Signal) มีหลักการแบ่งเป็นประเภทต่างๆ หลายวิธี แต่โดยทั่วไปจะแบ่งได้เป็น

- สัญญาณพลังงานและสัญญาณกำลัง

สัญญาณพลังงาน(Energy Signal) คือสัญญาณ $f(t)$ ใดๆที่มีค่าพลังงานทั้งหมดจากตัวมันมีค่า จำกัด ตัวอย่างสัญญาณประเภทนี้ได้แก่สัญญาณพัลส์ต่างๆ เป็นต้น สัญญาณกำลัง (Power Signal) คือ สัญญาณใดๆที่ค่าเฉลี่ยของงานที่กระทำต่อเวลาของสัญญาณประเภทนี้นั้นมีค่าจำกัด

- สัญญาณมีคาบและสัญญาณไร้คาบ

สัญญาณมีคาบ (Periodic Signal) คือ สัญญาณที่เกิดขึ้นแล้วมีรูปแบบของสัญญาณซ้ำรูปเดิมทุกๆ ช่วงเวลาที่มีค่าจำกัดค่าหนึ่งส่วนสัญญาณไร้คาบ (Aperiodic Signal) คือ สัญญาณใดๆที่ไม่สามารถ หาค่าเวลาที่แน่นอนได้

- สัญญาณกำหนดได้และสัญญาณสุ่ม

สัญญาณกำหนดได้(Deterministic Signal) คือสัญญาณที่เมื่อเรารู้ข้อมูลบางอย่างเกี่ยวกับสัญญาณนั้นเพียงพอแล้ว จะสามารถบอกถึงรูปลักษณะที่แน่นอนของสัญญาณนั้นทั้งในอดีตและอนาคตได้อย่างถูกต้อง

2.4.2 การสื่อสารแบบดิจิทัล

2.4.2.1 หน่วยของข้อมูลและหน่วยของสัญญาณ

ในทางทฤษฎีของข้อมูล (Information Theory) นั้น วิธีที่ธรรมดาที่สุดที่ใช้ในการกำหนดปริมาณของข้อมูลที่บรรจุอยู่ในสถานะของข่าวสาร (Message) หรือในสัญลักษณ์ (Symbol) หรือในรหัส (Code) ต่างๆ นั้น ได้ใช้วิธีการกำหนดโดยการติดต่อกาลอการิทึม (Logarithm) ของความเป็นไปได้ (Probability) ของการเกิดสถานะของข่าวสารหรือสัญลักษณ์นั้นๆ กล่าวคือ ถ้าสัญลักษณ์ S_i มีโอกาสที่จะเกิดขึ้นเท่ากับ P_i แล้วปริมาณของข้อมูล (Information) I_i ที่มีอยู่ในสัญลักษณ์ S_i นั้นจะกำหนดได้โดย

$$I_i = -\log_a(P_i) \quad 2.7$$

ค่าหน่วย (Unit) ของ I_i ขึ้นอยู่กับค่าฐานของลอการิทึมที่ใช้ในสมการ 2.7 ถ้า $a = e$ ($e = 2.71828\dots$) ก็จะมีหน่วยเป็น Nit (Nature information unit) แต่ถ้า $a = 2$, I_i ก็จะมีหน่วยเป็น Bit (Binary information unit) ถ้าสัญลักษณ์ที่ใช้อยู่ทั้งหมด n ตัว ปริมาณข้อมูลที่มีเฉลี่ยอยู่ในสัญลักษณ์แต่ละตัว

$$I_{AV} = -\sum_{i=1}^n p_i i_i \quad 2.8$$

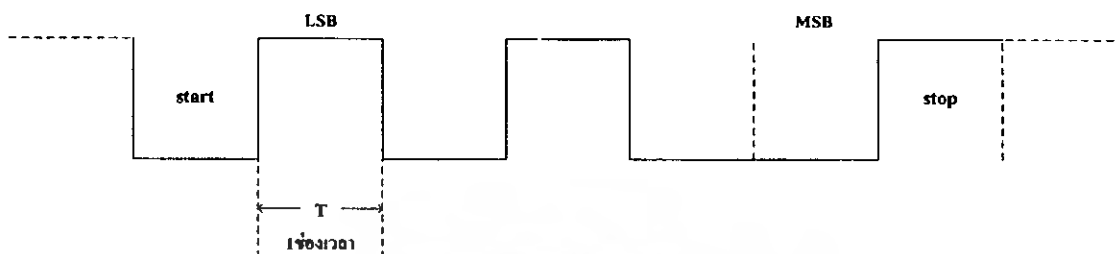
$$I_{AV} = -\sum_{i=1}^n p_i \log_a i_i \quad 2.9$$

สำหรับการสื่อสารข้อมูลระบบดิจิทัล สถานะของสัญญาณที่ใช้มีเพียงสองสถานะเท่านั้นที่เกิดขึ้นในช่วงเวลาที่กำหนด ซึ่งช่วงเวลาที่กำหนดนี้ นิยมเรียกกันว่า ช่องสองเวลา (Time Slot) สถานะทั้งสองของสัญญาณดิจิทัลนั้น นิยมกล่าวกันว่าขยาก็สถานะ “1” และสถานะ “0” หรือมักจะเรียกให้ง่ายขึ้นไปอีกว่า 1 และ 0 จะเห็นว่า ถ้าเราตั้งสมมติฐานว่าสถานะ 0 หรือ 1 นั้น มีโอกาสที่เกิดขึ้นได้เท่าๆ กันในแต่ละช่วงเวลาซึ่งใช้สำหรับส่งสัญญาณนั้น แล้วค่าปริมาณข้อมูลของสัญญาณดิจิทัลที่เกิดขึ้น โดยเฉลี่ยในแต่ละช่องเวลานั้นสามารถคำนวณได้จากสมการ 2.9 ได้ว่ามีค่าเท่ากับ 1 บิต เพราะฉะนั้นสำหรับสัญญาณดิจิทัลแล้วจึงเป็นการสะดวกที่จะบอกว่า สัญญาณดิจิทัลนั้นจะมีข้อมูลบรรจุมากน้อยเท่าใด โดยเพียงสังเกตจากจำนวนช่องเวลาที่ใช้ส่งสัญญาณดิจิทัลดังกล่าวนี้ ทั้งนี้เพราะว่า 1 ช่องเวลานั้น มีข้อมูลเฉลี่ยอยู่เท่ากับ 1 บิต ดังนั้นสัญญาณดิจิทัลที่เราสนใจอยู่นั้น ใช้ช่องเวลาทั้งหมดอยู่เท่าใด ก็เท่ากับว่าข้อมูลทั้งหมดในสัญญาณดิจิทัลนั้นมีอยู่เท่านั้น ด้วยสาเหตุดังกล่าวนี้เอง หน่วยบิตจึงได้ถูกขยายเป็นหน่วยหน่วยรวมของปริมาณต่างๆ 3 อย่างคือ หน่วยของสัญญาณข้อมูล (bit : information unit) หน่วยของสัญญาณดิจิทัล (bit : bit binary unit) และหลักของเลขฐานสอง (bit : binary digit) กล่าวคือถ้ามีการกล่าวว่าการส่งข้อมูลหนึ่งมีอัตราการส่งข้อมูลเท่ากับ m ช่องเวลา เราอาจตีความหมายได้ 3 อย่างพร้อมๆ กัน คือ

1. มีข้อมูลที่ถูกส่งออกไปจากอุปกรณ์ดังกล่าว เป็นปริมาณข้อมูล m บิต ใน 1 วินาที
2. มีสัญญาณดิจิทัลถูกส่งออกไปในช่องเวลาจำนวน m ช่อง ใน 1 วินาที
3. มีเลขฐานสอง ถูกส่งออกไปจำนวน m หลัก หรือ m ตัว ใน 1 วินาที

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หน่วยของข้อมูลดิจิทัลที่พบกันอยู่เสมอไปอีกอย่างหนึ่งคือ ไบต์ (Byte) ไบต์เป็นหน่วยของข้อมูลมีค่าเท่ากับ 8 บิต (1 ไบต์ = 8 บิต)



รูปที่ 2.8 แสดงสัญญาณข้อมูลพร้อม Start-Stop บิต

2.4.2.2 อัตราบอด

อัตราบอด (บอดเรท) เป็นหน่วยสำหรับบอกอัตราการส่งสัญญาณต่อวินาที หรือเป็นหน่วยที่บอกถึงอัตราการเกิดของอนุภาคสัญญาณ (Signaling Element) ต่อวินาที แสดงจำนวนของสัญญาณแต่ละหน่วยในหนึ่งหน่วยวินาที มันถูกตั้งชื่อตาม BAUDOT ซึ่งเป็นผู้บุกเบิกการสื่อสารชาวฝรั่งเศส ในการส่งแบบไบนารีมันเป็นสิ่งเดียวกับบิตต่อวินาที (bps) แต่ทั้งสองคำนี้มีความแตกต่างกัน

ในการเชื่อมต่อ RS-232 โดยตรง สัญญาณจะเป็นหนึ่งในสองสถานะ ในเวลาขณะใดขณะหนึ่ง อัตราบอดและอัตราบิตต่อวินาทีจึงเท่ากัน จะเห็นได้ว่าเมื่อสัญญาณหนึ่งถูกส่งผ่านระหว่างโมเด็มมันสามารถเป็นหนึ่งในหลายสถานะ ความยาวของสัญญาณอาจเป็น 1/600 วินาที (600บอด) แต่เนื่องจากมากกว่าสองบิตข้อมูลสามารถถูกส่งไปพร้อมกับการเปลี่ยนแปลงแต่ละสถานะอัตราบิตต่อวินาทีจะสูงกว่าอัตราบอด

มีจุดที่น่าสังเกตคือทั้งอัตราบิตต่อวินาทีและอัตราบอด อ้างถึงอัตราที่บิตภายในหนึ่งเฟรมถูกส่ง ช่องว่างระหว่างเฟรมอาจมีความยาวแปรเปลี่ยนได้ เช่น จากการพิมพ์ตัวอักษรด้วยอัตราที่แตกต่างกัน ดังนั้นทั้งอัตราบอด และอัตราบิตต่อวินาที จึงไม่ได้หมายถึงอัตราที่ข้อมูลถูกส่งไปจริงๆ

อัตราบิตต่อวินาทีโดยทั่วไปอยู่ในรูปอนุกรม 110,150,300,600,1200,2400,4800, 9600และ19200 อัตราที่ใช้กันมากที่สุดสำหรับการสื่อสารทางโมเด็ม คือ 1200 และ 2400 โดยอัตรา 1200 ใช้กันมากสำหรับการสื่อสารระหว่างคอมพิวเตอร์กับเครื่องพิมพ์และ9600 ใช้กันมากสำหรับการเชื่อมต่อเทอร์มินอลกับคอมพิวเตอร์

2.4.2.3 คุณสมบัติพิเศษของสัญญาณดิจิทัล

สัญญาณระบบดิจิทัลสามารถนำมาใช้สื่อสารแทนสัญญาณอนาล็อก โดยการแปลงสัญญาณจากอนาล็อกให้เป็นสัญญาณดิจิทัลแล้วนำไปเข้ารหัสหรือจัดแปลงให้เหมาะสมกับการส่ง ซึ่งจะขึ้นอยู่กับวิธีการส่งและตัวอย่าง ซึ่งข้อดีของการสื่อสารด้วยสัญญาณดิจิทัลที่สำคัญคือ

- สัญญาณรบกวนต่ำ

ในระบบอนาลอกนั้น สัญญาณรบกวน (Noise) และสัญญาณสอดแทรก (Interference) สามารถเข้าไปผสมและผ่านไปยังผู้รับได้ง่าย กล่าวคือในระหว่างการส่งถ้ามีการขยายสัญญาณข้อมูลก็จะทำการขยายสัญญาณเหล่านั้นไปด้วย แต่ในระบบดิจิทัลนั้น สัญญาณจะอยู่ในรูปของระดับแรงดัน 0 (Low) และ 1 (High) ถ้าสัญญาณรบกวนมีขนาดไม่มากพอที่จะทำให้สัญญาณจริงเปลี่ยนระดับได้ ก็จะไม่ผลไปถึงผู้รับ และสัญญาณดิจิทัลจะทนต่อสัญญาณรบกวนมากกว่าสัญญาณอนาลอก ดังจะเห็นได้จากสัญญาณดิจิทัลเมื่อถูกสัญญาณรบกวนแล้วนั้น จะเป็นผลให้สัญญาณดิจิทัลถูกสัญญาณอื่นเข้ามารบกวนเป็นอย่างมาก แต่ถ้าสัญญาณรบกวนเหล่านั้นมีค่าความแรงสูงสุดไม่เกินระดับเทรชโฮลด์ (Threshold) (ระดับเทรชโฮลด์คือระดับที่พอดีเท่ากับครึ่งหนึ่งของความแรงสัญญาณระหว่างสถานะบิต 0 และบิต 1) ก็จะไม่ส่งผลให้เกิดความผิดพลาดในการรับสัญญาณดิจิทัล

ในการรับสัญญาณนี้ เครื่องรับสามารถที่จะสร้างสัญญาณดิจิทัลขึ้นมา (Regeneration) ได้ ทั้งนี้เพราะว่าเครื่องรับสัญญาณดิจิทัลจะใช้การตัดสินใจ เพียงแต่ว่าระดับของสัญญาณที่เข้ามานั้นมีค่ามากหรือน้อยกว่าระดับเทรชโฮลด์เท่านั้น ถ้าสัญญาณที่เข้ามา มีระดับสูงกว่าระดับเทรชโฮลด์แล้วเครื่องรับจะบันทึกค่าของสัญญาณนั้นว่าเป็น 1 บิต หากไม่เป็นดังเช่นนั้นแล้วเครื่องรับจะบันทึกช่องสัญญาณนั้นว่าเป็น 0 ดังนั้นโดยวิธีการนี้ เราจะเห็นได้ว่าคราบไคที่สัญญาณรบกวนนั้นมีความแรงสูงสุดไม่เกินระดับเทรชโฮลด์แล้วเครื่องรับก็จะสามารถสร้างสัญญาณดิจิทัลขึ้นใหม่ให้เหมือนกับสัญญาณต้นกำเนิดเดิมที่ส่งมาได้

อย่างไรก็ตามสำหรับสัญญาณอนาลอกนั้นถ้าถูกรบกวนแล้ว สัญญาณรบกวนจะมีอิทธิพลเป็นอย่างมากพอที่จะกลบกลืนส่วนของสัญญาณอนาลอกที่มีการเปลี่ยนแปลงน้อยๆ ได้ จะทำให้ทราบได้ว่าสำหรับกรณีนี้ การที่จะสร้างสัญญาณอนาลอกทางเครื่องรับขึ้นมาใหม่เพื่อที่จะให้เหมือนกับสัญญาณอนาลอกต้นกำเนิดเดิมจากเครื่องส่งนั้นตามธรรมชาติแล้วนั้นย่อมเป็นไปได้ยาก ซึ่งสัญญาณอนาลอกที่เครื่องรับพอจะนำกลับคืนมาได้ นั้นจะเกิดการผิดเพี้ยนไปจากสัญญาณเดิมพอสมควร

- ง่ายต่อการเข้ารหัส

ในกรณีที่ให้ข้อมูลนั้นเป็นความลับ เราสามารถเข้ารหัสข้อมูลได้

- สะดวกต่อการมัลติเพล็กซ์

ซึ่งส่วนมากใช้การมัลติเพล็กซ์แบบแบ่งเวลา (Time Division Multiplex)

แต่ถึงอย่างไรก็ตามการสื่อสารระบบดิจิทัลก็มีข้อเสียอยู่ คือ การเพิ่มแบนด์วิธของสัญญาณ เช่น สัญญาณเสียงพูดสำหรับโทรศัพท์ซึ่งกำหนดไว้มีแบนด์วิธไม่เกิน 3.4 kHz เมื่อแปลงเป็นสัญญาณดิจิทัลแล้วส่งด้วยอัตรา 2.048 Mb/s อย่างน้อยที่สุดสายส่งที่ใช้ต้องมีผลตอบสนองความถี่ในย่าน 2.408 MHz ได้ ทำให้ต้องใช้สายส่งที่ส่งมีราคาแพงขึ้น

2.4.2.4 การส่งผ่านข้อมูลดิจิทัล(Digital Transmission)

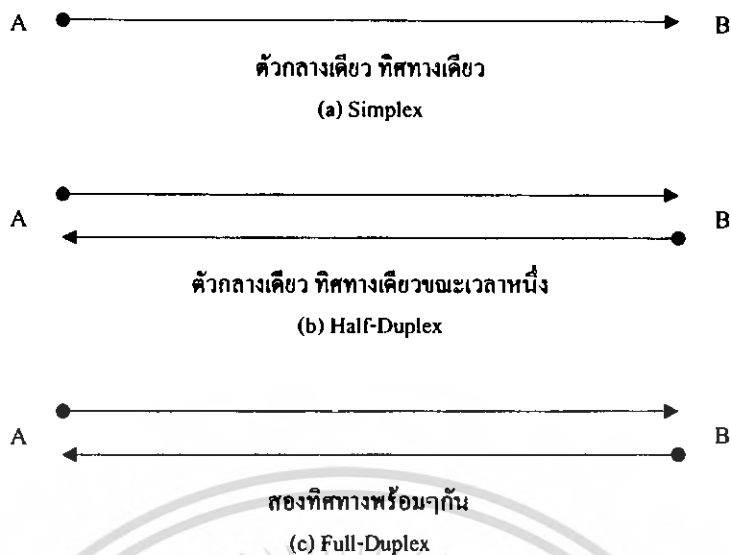
การส่งผ่านข้อมูลด้วยวิธีการสัญญาณดิจิทัลจะถูกส่งไปได้ในระยะทางที่จำกัดก่อนที่การลดทอนจะทำอันตรายต่อองค์ประกอบของข้อมูล ดังนั้นเพื่อให้มีการส่งสามารถทำได้เป็นระยะทางไกลๆเราจึงใช้ตัวทวนสัญญาณ(Repeater) เพื่อกู้สัญญาณดั้งเดิมกลับคืนมาโดยที่ตัวทวนสัญญาณเมื่อได้รับสัญญาณดิจิทัลแล้วก็จะทำการกู้รูปแบบของบิต 1 และบิต 0 กลับคืนมาอีกครั้ง และส่งต่อออกไปใหม่ ทำให้สามารถเอาชนะการลดทอนลงไปได้

ในปัจจุบันมีแนวโน้มที่จะหันมาใช้การสื่อสารระบบดิจิทัลที่ได้แทนระบบอนาลอกมากขึ้น แม้ว่าได้มีการลงทุนในระบบอนาลอกมาก่อนอย่างมากก็ตาม เหตุผลที่สำคัญก็คือ

- ดิจิตอลเทคโนโลยี มีการพัฒนาเทคโนโลยีของวงจรถิจิตอล LSI และ VLSI ทำให้ราคาและขนาดของวงจรถดลงในขณะที่เครื่องมือทางอนาลอกไม่ได้ลดลง
- คุณภาพของข้อมูล สำหรับกระบวนการทางดิจิทัล การใช้ตัวทวนสัญญาณแทนที่จะใช้ตัวขยายสัญญาณทำให้อิทธิพลของสัญญาณรบกวนไม่ถูกสะสม ทำให้เราสามารถส่งข้อมูลไปได้ระยะทางไกลๆแม้ว่าคุณภาพของสายจะไม่ดีก็ตาม
- ความจุของการใช้งานมีมาก มันเป็นเรื่องที่สิ้นเปลืองมากในการที่เราจะต้องสร้างทางเดินการส่งผ่านข้อมูลที่มีแบนด์วิธกว้างมากๆ เช่น ช่องสัญญาณดาวเทียมและเส้นใยแก้วนำแสง ดังนั้นจึงมีการนำกระบวนการมัลติเพล็กซ์มาใช้งาน
- ความปลอดภัยและความเป็นส่วนตัว เทคนิคการบ่งข้อมูลพร้อมที่จะนำเข้ามาใช้กับข้อมูลดิจิทัลและพร้อมที่จะนำมาใช้กับข้อมูลอนาลอกที่ถูกคิดิโด้แล้ว

2.4.2.5 แบบวิธีของการส่งและเทคนิค (Transmission Mode and Techniques)

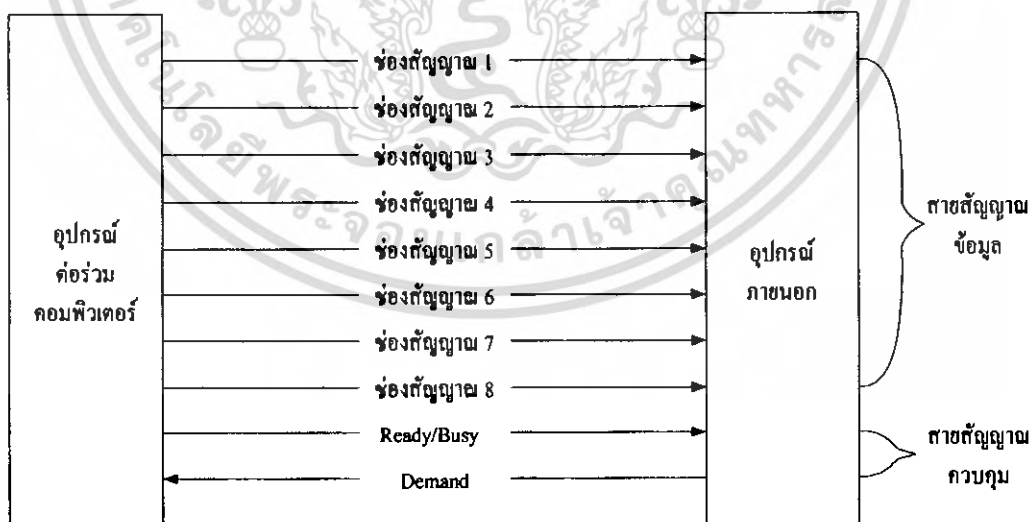
1. ซิมเพลกซ์ (Simplex) เป็นแบบวิธีของการส่งซึ่งสัญญาณเดินทางในทิศทางเดียวจากผู้ส่งไปยังผู้รับ เช่นวิทยุ โทรทัศน์ เป็นต้น
2. ฮาล์ฟดูเพลกซ์ (Half-Duplex) เป็นแบบวิธีของการส่งซึ่งสัญญาณเดินทางผ่านตัวกลางในการส่งได้ทั้งสองทางแต่คนละเวลากัน เช่น วิทยุสมัครเล่น การสื่อสารระหว่างนักบินและหอบังคับการบิน เป็นต้น
3. ฟูลดูเพลกซ์ (Full-Duplex) เป็นแบบวิธีของการส่งซึ่งสัญญาณเดินทางผ่านตัวกลางในการส่งได้ทั้งสองทิศทางพร้อมๆกัน เช่น โทรศัพท์ เป็นต้น



รูปที่ 2.9 แบบวิธี (Mode) ของการส่ง

2.4.2.6 การส่งข้อมูลแบบขนาน (Parallel Transmission)

รูปที่ 2.10 แสดงการส่งข้อมูลแบบขนาน แต่ละบิตในบิตล็อกของบิตข้อมูลที่จะส่งมีสายสัญญาณสำหรับส่งเป็นของตนเอง ดังนั้นบิตทุกบิตจะถูกส่งออกไปพร้อมๆกัน ในการส่งข้อมูลแบบขนานจะต้องมีวงจรควบคุม(Control Circuit) แยกออกมาจากวงจรส่งข้อมูล (Data Circuit) สำหรับการซิงโครไนซ์ (Synchronization) สัญญาณที่ส่งมา



รูปที่ 2.10 การส่งข้อมูลแบบขนานครั้งละ 8 บิต

ผู้ส่งจะใช้วงจรควบคุมวงจรหนึ่งสำหรับแจ้งให้ผู้รับทราบว่าพร้อมที่จะส่งข้อมูลแล้ว(Relay/Busy line) ผู้รับจะใช้วงจรควบคุมอีกวงจรหนึ่งสำหรับแจ้งให้ผู้ส่งทราบว่าได้รับข้อมูลแล้ว และพร้อมที่จะรับข้อมูลชุดใหม่ (Demand line)

เรามักใช้การส่งข้อมูลแบบขนานสำหรับการส่งข้อมูลระยะสั้น เช่น การต่อร่วมระหว่างคอมพิวเตอร์กับอุปกรณ์ต่อพ่วง(Peripheral) หรือเครื่องมือวัดทางวิทยาศาสตร์ เนื่องจากมีการลดทอนของสัญญาณจากความต้านทานของสาย และปัญหาที่เกิดขึ้นหากระยะทางของสายยาว คือระดับของกราวด์ในทางไฟฟ้าที่จุดรับผิดไปจากจุดส่งทำให้เกิดการผิดพลาดในการรับส่งสัญญาณทางฝ่ายรับ

และอีกกรณีหนึ่งคือเมื่อระยะทางในการส่งข้อมูลไกลขึ้น ต้นทุนของสายส่งหลายๆเส้นมีค่าเพิ่มมากขึ้นตามไปด้วย

2.4.2.7 การส่งข้อมูลแบบอนุกรม (Serial Transmission)

การส่งข้อมูลแบบอนุกรมเกี่ยวกับการส่งข้อมูลที่ละบิต ซึ่งข้อมูลจะถูกเคลื่อนไปในทางเดินของการสื่อสารเพียงสายเส้นเดียว แทนที่จะเป็นกลุ่มของสายที่ขนานกัน จะเห็นว่าการส่งข้อมูลแบบนี้จะช้ากว่าการส่งข้อมูลแบบขนานข้างต้น แต่จุดเด่นของการส่งข้อมูลแบบอนุกรมคือ ต้องการตัวกลางการสื่อสารเพียงช่องทางเดียวหรือคู่สายเพียงคู่เดียว ค่าใช้จ่ายในการสื่อสารจะต้องถูกกว่าแบบขนานแน่นอน สำหรับการส่งระยะทางไกลๆ

โดยเฉพาะเมื่อเรามีระบบสื่อสาร โทรศัพท์ ทีวีใช้งานอยู่แล้วย่อมจะเป็นการประหยัดกว่าที่จะทำการสื่อสารหรือถ่ายโอนข้อมูลแบบขนานอย่างแน่นอน รูปที่ 2.11 แสดงให้เห็นการส่งข้อมูลแบบอนุกรม ข้อมูลจากจุดส่งจะถูกเปลี่ยนรูปแบบข้อมูลให้เป็นแบบอนุกรมเสียก่อน แล้วค่อยทยอยส่งออกทีละบิตไปยังจุดรับ ณ จุดที่รับจะมีกลไกในการเปลี่ยนข้อมูลทีละบิต ให้เป็นสัญญาณแบบขนานพอดี นั่นคือ บิต 1 ลงที่บัสข้อมูลเส้นที่ 1 พอดี การที่จะทำให้การแปลงสัญญาณจากอนุกรมทีละบิต ให้ลงตัวทีละบิตนั้น จำเป็นต้องมีกลไกที่เหมาะสม เพื่อป้องกันการผิดพลาดในการรับ กลไกที่ว่านี้มีสองแบบ คือ

- การส่งข้อมูลแบบอะซิงโครนัส(Asynchronous Transmission)
- การส่งข้อมูลแบบซิงโครนัส(Synchronous Transmission)

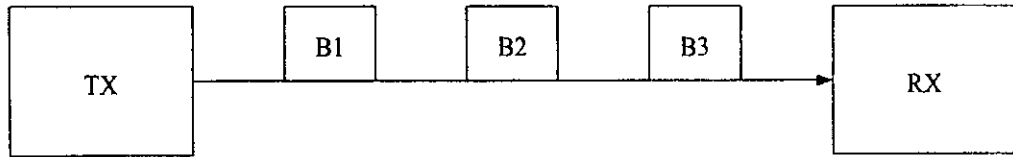
ความเร็วของการถ่ายโอนข้อมูลแบบอนุกรม มีหน่วยวัดเป็นบิตต่อวินาที(bps)ซึ่งเขียนในรูปสมการคณิตศาสตร์ได้เป็น

$$\text{อัตราบิต (บิตเรท)} = \text{อัตราบอด (บอดเรท)} * \text{จำนวนบิตใน 1 บอด}$$

2.10

โดยอัตราการส่งสัญญาณ (Signaling Rate) มีหน่วยเป็นบอด (Baud) ส่วนกลับของบอด ก็คือ คาบเวลาในการส่งสัญญาณหนึ่งๆ (Signaling Period) เช่นอัตราการส่งสัญญาณ1200บอด แสดงถึงคาบเวลาในการส่งสัญญาณเท่ากับ 1/1200 วินาที วงจรอิเล็กทรอนิกส์จะต้องสามารถเปลี่ยนระดับแรงดันได้อย่างรวดเร็วจากค่าแรงดันหนึ่งไปยังค่าแรงดันอีกค่าหนึ่งหนึ่งในขณะที่ส่งสัญญาณแบบดิจิทัล

เราสามารถส่งข่าวสารดิจิทัลในระหว่างคาบเวลาของการส่งสัญญาณ(Signaling Period) นี้ซึ่งเราอาจส่งข้อมูลได้มากกว่า 1 บิตในคาบเวลานี้ ดังนั้นอัตราข้อมูลซึ่งมีหน่วยเป็นบิตต่อวินาที (bps) จะมีค่าเท่ากับหรือมากกว่าบอดเรทเสมอ



รูปที่ 2.11 การส่งข้อมูลแบบอนุกรม

การซิงโครไนซ์ เป็นหัวใจสำคัญในงานด้านการสื่อสารข้อมูล โดยที่ตัวส่งจะส่งข่าวสาร 1 บิต ที่เวลาหนึ่งผ่านตัวกลางไปยังผู้รับ ผู้รับจะต้องแยกให้ได้ว่าที่ตำแหน่งเริ่มต้นหรือตำแหน่งสิ้นสุดของบล็อกของบิตและจะต้องรู้ถึงค่าระยะเวลาของสัญญาณ 1 บิต เพื่อที่จะได้สามารถสุ่มสัญญาณและอ่านค่าในแต่ละบิตได้อย่างถูกต้อง

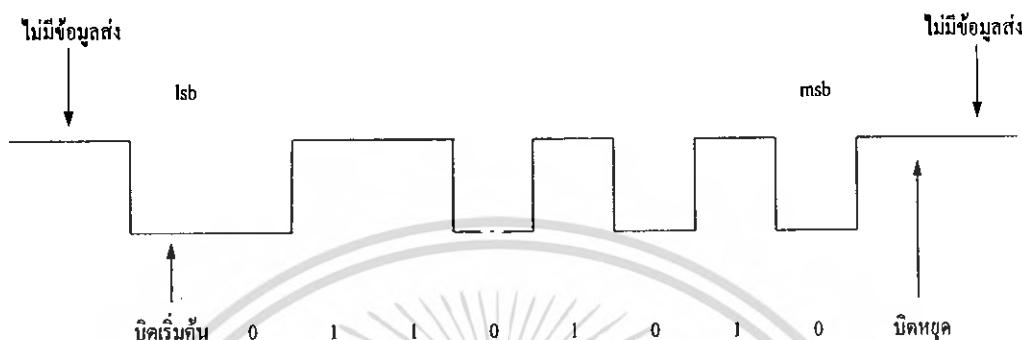
ตัวอย่างหนึ่งคือ ผู้รับควรจะพยายามสุ่มเอาค่าสัญญาณจากตัวกลางที่ตำแหน่งเวลาที่กึ่งกลางของแต่ละบิต แต่ถ้ามีความแตกต่างของเวลาเกิดขึ้นระหว่างตัวรับ และส่ง 5% ของแต่ละบิต ดังนั้นที่การสุ่มค่าตัวอย่างของสัญญาณครั้งที่ 10 จะทำให้ตัวรับเกิดการเก็บข้อมูลผิดพลาด แต่สำหรับความแตกต่างของเวลาบิตที่น้อยมากๆ ความผิดพลาดก็จะเกิดขึ้นที่ตำแหน่งบิตที่ไกลออกไปอีก ถึงกระนั้นก็ดียิ่งทำให้ตัวรับกับตัวส่งทำงานซิงโครไนซ์กันไม่ได้

มีวิธีการง่ายๆอยู่สองวิธีที่ใช้ในการแก้ปัญหาซิงโครไนซ์แรกเรียกว่า การส่งข้อมูลแบบอะซิงโครนัส ซึ่งเป็นวิธีการที่บิตทั้งหลายถูกส่งไปเป็นบล็อก บล็อกละหนึ่งตัวอักษร โดยปกติแต่ละอักษรจะมีความยาวจำนวนบิตข้อมูล 5 ถึง 8 บิต เวลาหรือการซิงโครไนซ์จะถูกรักษาให้อยู่แต่เพียงในแต่ละอักษร ตัวรับจะถือโอกาสเริ่มทำการซิงโครไนซ์สัญญาณใหม่ที่จุดเริ่มต้นของอักษรใหม่แต่ละตัว สำหรับอีกวิธีหนึ่งก็คือ การทำซิงโครไนซ์สำหรับการส่งผ่านสัญญาณข้อมูลที่มีบล็อกที่ยาวมาก เพราะว่าจะว่าบล็อกของบิตที่ส่งจะยาวมากใน 1 ครั้ง ซึ่งตัวรับจะต้องรักษาการซิงโครไนซ์กับตัวส่งเป็นระยะเวลาที่ยาวนาน วิธีการแบบหลังนี้เรียกว่า การส่งข้อมูลแบบซิงโครนัส

2.4.2.8 การส่งข้อมูลแบบอะซิงโครนัส (Asynchronous Transmission)

เป็นการแก้ปัญหาการซิงโครไนซ์อีกวิธีหนึ่ง ซึ่งการส่งข้อมูลแบบอะซิงโครนัสนั้นจะเกี่ยวข้องกับการส่งอักษร(Character) แต่ละตัวที่เวลาใดก็ได้ กล่าวคือรูปแบบของการส่งข้อมูลแบบอะซิงโครนัสจะมีบิตเริ่มต้น (Start bit) เป็นการบอกจุดเริ่มต้นของการส่งข้อมูล คือ การเปลี่ยนสถานะของตัวกลางในการส่งข้อมูลจาก Idle State (สถานะที่ไม่มีข้อมูลส่ง) ซึ่งระดับแรงดันในสายส่งข้อมูลเป็นบิต 1 หรือ Marking มาเป็นสถานะที่มีการส่งข้อมูล

การส่งข้อมูลที่เป็นข้อความ(Text Data) ระหว่างอุปกรณ์ปลายทางกับคอมพิวเตอร์มักเป็นการส่งข้อมูลแบบอะซิงโครนัส ภายหลังจากการส่งบิตเริ่มต้นออกไปแล้ว จะเป็นบิตข้อมูลจำนวน 7 บิต หรือ 8 บิต แล้วแต่ว่าจะเป็นรหัสอักขระชนิดใด ตามด้วยพาริตี (Parity bit) จำนวน 1 บิต สำหรับการตรวจวัดความผิดพลาดของข้อมูลและปิดท้ายด้วยบิตหยุด (Stop bit) จำนวน 1 บิต หรือมากกว่า



รูปที่ 2.12 ตัวอย่างการส่งข้อมูลแบบอะซิงโครนัสของตัวอักษร V รหัส (ASCII)

รูปที่ 2.12 แสดงการส่งข้อมูลแบบอะซิงโครนัสของอักขระ V วงจรส่งอยู่ในสถานะ Idle State ซึ่งตามมาตรฐานจะถูกกำหนดให้มีสถานะ MARK คือบิต “1” การส่งอักขระ V เริ่มต้นด้วยการเปลี่ยนระดับแรงดันเป็นสถานะ SPACE คือบิต “0” (บิตเริ่มต้น) ตามด้วยบิตข้อมูล พาริตีบิต และบิตหยุด (บิต “1”)

2.4.2.9 การส่งข้อมูลแบบซิงโครนัส

ในการส่งข้อมูลแบบซิงโครนัส เราจะส่งสัญลักษณ์จำนวนมากในคราวเดียว ยกตัวอย่างเช่น ถ้าข้อมูลเป็นข้อความ ชุดของข้อมูลที่เป็นอักขระ 8 บิต จะถูกส่งออกไปตั้งครั้งละหลายๆชุด ซึ่งจะเรียกชุดข้อมูลนี้ว่ากลุ่มของข้อมูล(Block of Data) ในการส่งผ่านข้อมูลแบบซิงโครนัสนี้ ช่วงเวลาของแต่ละบิตที่ทำกรส่งจะใช้เวลาเดียวกัน

สำหรับวิธีการที่จะระบุได้ว่า บิตใดเป็นแรกของตัวอักษรตัวแรกนั้นก็ถือว่า ข้อมูลที่ถูกส่งผ่านโดยวิธีการซิงโครนัสจะถูกจับมารวมกันเป็นกลุ่มของข้อมูล และที่ส่วนต้นของบล็อกจะใส่ตัวอักขระซิงก์ (SYN Character) ซึ่งเป็นอักขระพิเศษที่ใช้ในการควบคุมการส่งผ่านข้อมูลโดยที่อักขระซิงก์มีรูปแบบของบิตคือ 00010110 (มีบิตตรวจสอบแบบเลขคี่ : Odd parity) และอุปกรณ์รับข้อมูลจะคอยตรวจสอบนวนบิตที่เข้ามาว่ามีส่วนใดตรงกับอักขระซิงก์บ้าง เมื่อพบกับอักขระซิงก์แล้วอุปกรณ์รับจะทราบได้ทันทีว่าถึงจุดเริ่มต้นที่จะคัดกลุ่มของบิตกลุ่มละ 8 บิต เพื่อแทนตัวอักษรที่ได้มาและตัวอักษรหลายๆตัวที่ตีความได้ก็คือ ข้อความที่ส่งมาในแต่ละบล็อก แต่การใช้ตัวอักขระซิงก์เพียงตัวเดียวใส่ไว้ที่ส่วนต้นของบล็อกยังเป็นวิธีการที่ไม่ถูกต้องนัก เพราะในบางกรณีขบวนของบิตที่แทนตัวอักษรมีบางช่วงที่ไปตรงกับรูปแบบของอักขระ ซิงก์ก็ได้

ในการส่งข้อมูลแบบซิงโครนัส จะมีปัญหาเกี่ยวกับการซิงโครไนซ์ เพื่อให้ผู้รับทราบว่าจุดเริ่มต้นและจุดหยุดของข้อมูลอยู่ที่ใด สิ่งนี้แก้ไขได้โดยใช้ แบบรูปซิงโครไนซ์(Synchronizing bit pattern) ที่จุดเริ่มต้นของการส่งบล็อกข้อมูล

ถ้าเป็นการส่งข้อมูลแบบซิงโครนัสโดยใช้โปรโตคอลชนิด Character-oriented Protocol จะใช้อักขระควบคุม (Control Character) ซิงค์ 2 ตัวติดกันเป็นรูปบิตซิงโครไนซ์ ซึ่งเมื่อผู้รับได้รับจะทราบว่าสามารถเริ่มต้นตรวจวัดที่สัญลักษณ์ใด

ถ้าเป็นการส่งข้อมูลแบบซิงโครนัสโดยใช้โปรโตคอลชนิด Bit-oriented Protocol จะใช้ Flag (01111110) เป็นรูปแบบบิตซิงโครไนซ์ ต่อจากนั้นจะเป็นส่วนของเฮดเดอร์ (Header), ข้อมูล (Data) และเทรลเลอร์ (Trailer) ตามลำดับ ดังแสดงในรูปที่ 2.13 ถ้าวงจรถูกอยู่ในสถานะ Ideal State สัญญาณภายในวงจรถูกส่งอย่างต่อเนื่อง



รูปที่ 2.13 ตัวอย่างของเฟรมซิงโครนัส

ข้อแตกต่างที่สำคัญของการจัดแบบ Character-oriented Protocol และ Bit-oriented Protocol ได้แก่วิธีการในการกำหนดหาจุดเริ่มต้นและสิ้นสุดเฟรม ในระบบการจัดแบบ Bit-oriented Protocol ตัวรับจะสามารถตรวจและตัดสินใจการสิ้นสุดเฟรมที่บิตใดบิตหนึ่ง โดยไม่ต้องขึ้นกับการจำกัดวงอยู่กับขอบเขตของ 8 บิต ซึ่งวิธีการนี้หมายความว่าเฟรมอาจจะมีความยาวบิต N บิต โดยที่ N เป็นจำนวนคงที่ใดๆ อย่างไรก็ตามในทางปฏิบัติ โครงสร้างนี้ไม่ค่อยได้ใช้ เพราะว่าการใช้งานส่วนใหญ่ เราจะใช้เฟรมซึ่งมีความยาวเป็นจำนวนเท่าของ 8 บิต อย่างไรก็ตามวิธีการส่งแบบ Bit-oriented Protocol นั้นมีศักยภาพที่จะเพิ่ม Throughput ขึ้นเป็นสองเท่า ของระบบการจัดการที่ใช้แบบ Character-oriented Protocol

เราจะสังเกตเห็นการส่งข้อมูลแบบอะซิงโครนัสต้องการบิตเริ่มต้นและบิตจบเพิ่มเข้าไปในแต่ละตัวอักษร จึงมีความยาวในการส่งไฟล์มากกว่าการส่งข้อมูลแบบซิงโครนัส ประมาณ 20 เปอร์เซ็นต์ ความแตกต่างนี้อาจจะสังเกตเห็นเมื่อแหล่งข้อมูลที่ส่งมาจากการพิมพ์ที่เทอร์มินอล

2.5 ดิจิตอลมอดูเลชัน

เนื่องจากสัญญาณดิจิตอลในแบนด์มูลฐาน มีองค์ประกอบของสัญญาณที่มีความถี่ต่ำอยู่เป็นส่วนใหญ่จึงเหมาะสมที่จะใช้กับระบบสื่อสารที่ใช้สายโดยตรง แต่ไม่เหมาะที่จะใช้ส่งผ่านระบบที่ไม่ยอมให้

ความถี่ต่ำผ่านไปได้ เช่น ระบบโทรศัพท์ที่จะต้องผ่านชุมสาย และไม่เหมาะกับการส่งสัญญาณนั้นโดยตรง ด้วยคลื่นในย่านความถี่วิทยุ เป็นต้น จึงจำเป็นต้องมีการมอดูเลตมาช่วยขยายสเปกตรัมของสัญญาณในแบนด์มูลฐานให้สูงขึ้นให้เหมาะกับการใช้งานนั้น

ซึ่งในปัจจุบันวิธีการสื่อสารนิยมใช้ดิจิตอลมอดูเลตกันอย่างแพร่หลาย เนื่องจากระบบดิจิตอลนั้น นั้นมีความน่าเชื่อถือสูง และมีการพัฒนาอุปกรณ์ทางด้านดิจิตอลอย่างรวดเร็วทำให้ต้นทุนการผลิตต่ำลง นอกจากนี้แล้วดิจิตอลมอดูเลชัน ยังสามารถที่จะเข้ารหัสก่อนมอดูเลต เพื่อให้โอกาสที่จะเกิดความผิดพลาดน้อยลง วิธีการมอดูเลตสัญญาณพาดด้วยสัญญาณข่าวสารดิจิตอลนี้มีด้วยกันอยู่ 3 แบบใหญ่ๆ ด้วยกันคือ

1. การมอดูเลตทางแอมพลิจูด

(Amplitude Shift Keying : ASK)

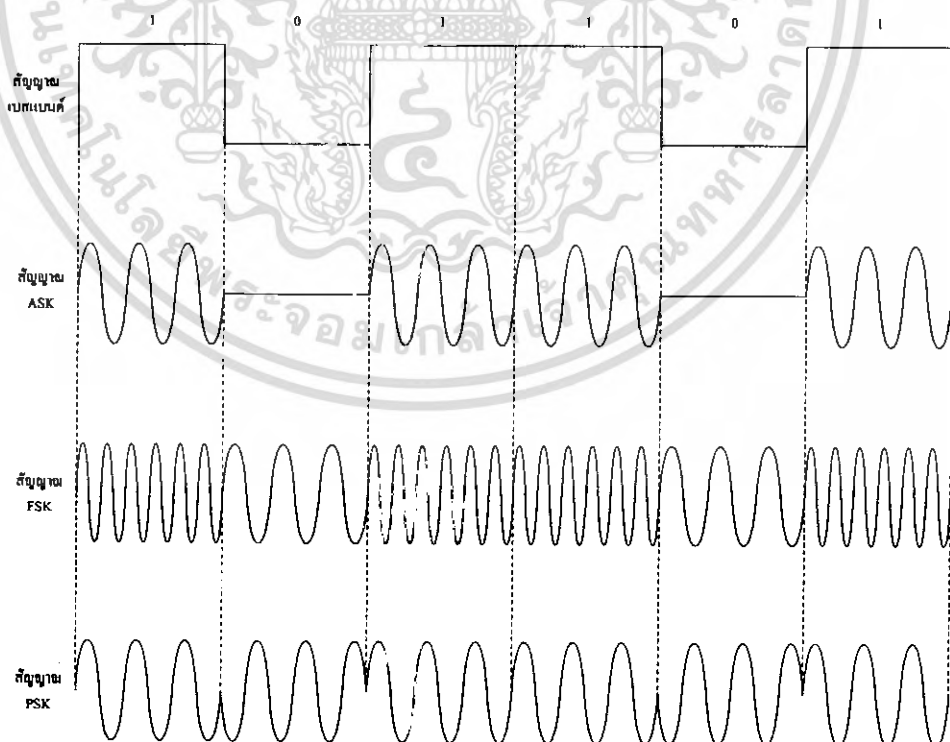
2. การมอดูเลตทางความถี่

(Frequency Shift Keying : FSK)

3. การมอดูเลตทางเฟส

(Phase Shift Keying : PSK)

โดยคลื่นพาด = $A \cos(2\pi f_c t + \phi)$; ในที่นี้ A คือ แอมพลิจูดของคลื่นพาด
 f_c คือ ความถี่พาด
 ϕ คือ ค่าเฟสเริ่มต้น (Initial Phase)



รูปที่ 2.14 เปรียบเทียบรูปคลื่นของดิจิตอลมอดูเลชันทั้ง 3 วิธี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญาณดิจิทัลเบสแบนด์ เป็นคลื่นรูปสี่เหลี่ยมแสดกรหัสไบนารี 1 และ 0 ในการมอดูเลตสัญญาณดิจิทัลนี้ หนึ่งในสามพารามิเตอร์คือ แอมพลิจูด ความถี่ หรือ เฟส ของคลื่นพาห้จะเปลี่ยนไปตามสถานะ 1 หรือ 0 ของสัญญาณเบสแบนด์

โดยในโครงการนี้เป็นลักษณะการติดต่อระหว่างเครื่องส่งกับเครื่องรับผ่านทางสายไฟฟ้าเอซี 220 โวลต์ ซึ่งเป็นสายทองแดงสองเส้นอยู่ภายใน ซึ่งสายทองแดงนี้ได้ออกแบบมาเพื่อใช้ในการส่งสัญญาณดิจิทัลที่ออกมาจากวงจรเข้ารหัสแบบอนุกรมได้ เป็นผลทำให้เกิดการสูญเสียของสัญญาณในสายและมีโอกาสถูกรบกวนจากสัญญาณอื่นจนทำให้เกิดข้อผิดพลาดได้ ดังนั้นเพื่อให้การส่งมีประสิทธิภาพมากขึ้น จึงจำเป็นต้องมีการแปลงสัญญาณรูปแบบดิจิทัลให้เป็นรูปแบบที่เหมาะสมในการส่งผ่านสายทองแดง

วิธีที่นิยมกันในรูปแบบที่ใช้ในการส่งผ่านสายทองแดงทั่วไป ก็คือ การส่งแบบ FSK (Frequency Shift Keying) เป็นวิธีที่นิยมใช้ในการส่งสัญญาณผ่านสายต่างๆทั้งในระบบโทรศัพท์พื้นฐานและระบบคอมพิวเตอร์ เช่น ในระบบ LAN (Local Area Network) หรือ การติดต่อผ่านโมเด็ม เนื่องจากการส่งแบบ FSK เป็นการแปลงรูปแบบดิจิทัลให้อยู่ในรูปของความถี่ ซึ่งจะไม่ทำให้เกิดสัญญาณรบกวนและไม่ก่อให้เกิดความผิดพลาดในการส่งสัญญาณข้อมูลจากสัญญาณรบกวนต่างๆ

2.5.1 การมอดูเลตทางความถี่

สำหรับกรณีของ FSK ความถี่ของคลื่นพาห้จะมี 2 ความถี่ f_1 สำหรับสัญญาณที่เป็น "1" และความถี่ f_2 สำหรับสัญญาณเป็น "0"

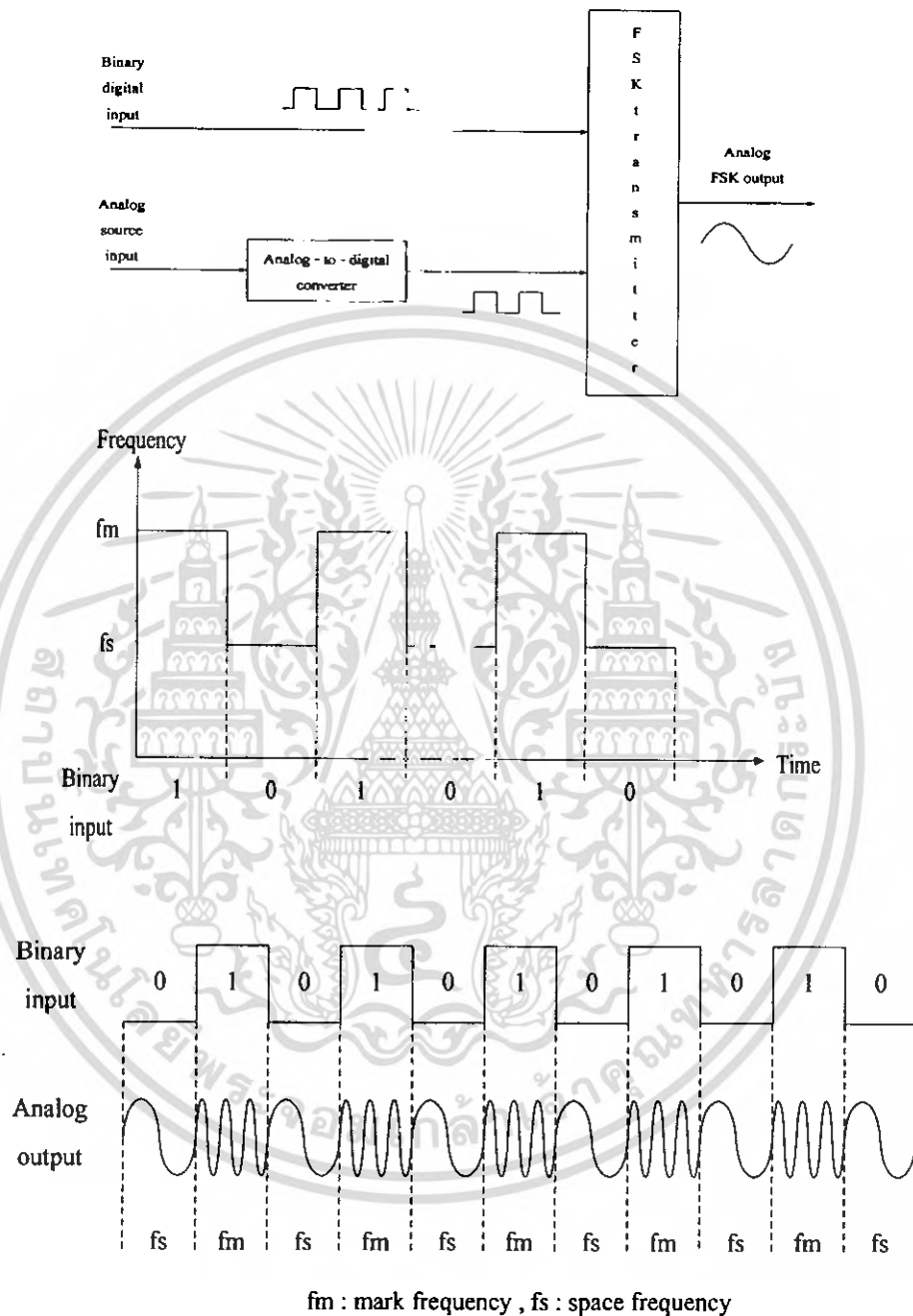
$$s(t) ; \begin{cases} A \cos (2\pi f_1 t + \phi) & : \text{เมื่อสัญญาณเป็น "1"} \\ A \cos (2\pi f_2 t + \phi) & : \text{เมื่อสัญญาณเป็น "0"} \end{cases}$$

2.5.1.1 FSK Transmitter

ภาคส่งสัญญาณ FSK มีหลักการว่าเมื่อข้อมูลที่เป็นสัญญาณดิจิทัลที่มีลักษณะข้อมูลไบนารีจะทำให้ความถี่เลื่อนหรือเบี่ยงเบนไปตามการเปลี่ยนแปลงของข้อมูลไบนารีที่เข้ามา ดังนั้นสัญญาณทางเอาต์พุตของตัวกำเนิด FSK จะอยู่ในรูปของความถี่ที่มีการเปลี่ยนแปลงอย่างต่อเนื่อง (Frequency Continuous) เมื่อข้อมูลด้านอินพุตเปลี่ยนแปลงจาก สถานะลอจิก "1" เป็นลอจิก "0" (หรือในทางกลับกัน ลอจิก "0" เป็นลอจิก "1" หรือ Mark Frequency (f_m) และความถี่ที่ลอจิก "0" หรือ Space Frequency (f_s)

การเปลี่ยนแปลงหรือการเลื่อนของความถี่แต่ละครั้งจะเกิดขึ้นเมื่อสถานะของลอจิกด้านสัญญาณเข้าเปลี่ยนแปลงนั่นคือ อัตราการเปลี่ยนแปลงของสัญญาณออกจะเท่ากับอัตราการเปลี่ยนแปลงสัญญาณเข้า ซึ่งในดิจิทัลมอดูเลชันนั่นคือ อัตราการเปลี่ยนแปลงของสัญญาณด้านอินพุตของ FSK Generator จะเรียกว่า อัตราบิตหรือบิตเรท มีหน่วยเป็น บิตต่อวินาที (bps) ส่วนอัตราการเปลี่ยนแปลงของสัญญาณด้าน

เอาต์พุตของ FSK Generator เรียกว่า อัตราบอด หรือ บอดเรท ดังนั้นในการส่งข้อมูลด้วยเทคนิค FSK อัตราบิตจะเท่ากับอัตราบอดเสมอ ซึ่ง FSK Transmitter แสดงดังรูปที่ 2.15



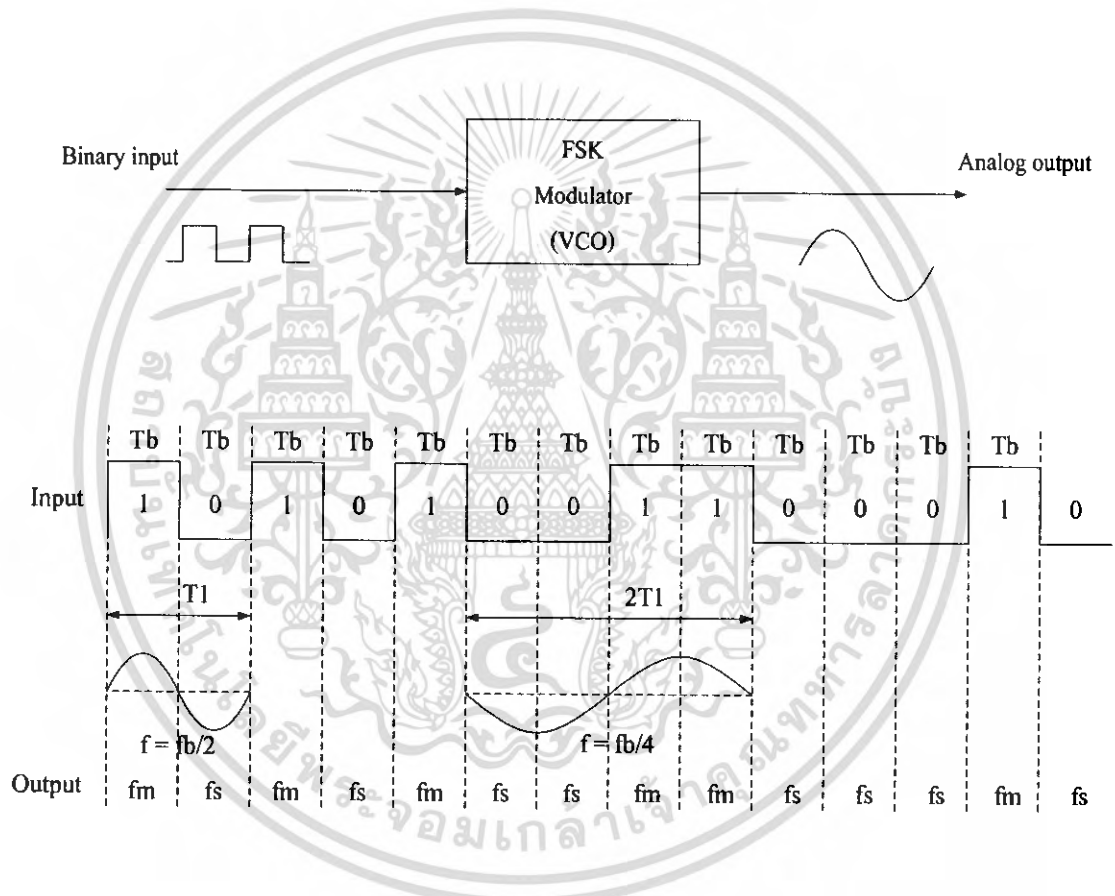
รูปที่ 2.15 หลักการและสัญญาณอินพุต เอาต์พุตของ FSK

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.5.1.2 FSK Bandwidth

ในระบบการสื่อสารข้อมูลด้วยสัญญาณอนาล็อก หรือสัญญาณความถี่นั้นแบนด์วิดท์เป็นสิ่งที่ต้องพิจารณาเป็นอันดับแรก เนื่องจากวิธีการของ FSK อยู่บนพื้นฐานเดียวกันกับวิธีการของ FM ดังนั้นการอธิบายถึงสูตรต่างๆก็ใช้หลักการของ FM ทุกอย่าง

จากรูปที่ 2.16 แสดงถึงตัว FSK มอดูเลเตอร์ซึ่งใช้หลักการเดียวกับ FM มอดูเลชันคือใช้หลักการของ VCO (Voltage Control Oscillator) จะเห็นว่าอัตราการเปลี่ยนแปลงที่เร็วที่สุดของสัญญาณอินพุตจะเกิดขึ้นเมื่อข้อมูลไบนารีมีลักษณะเป็น 1 และ 0 สลับกันซึ่งก็คือสัญญาณสี่เหลี่ยม (Square Wave) ตามตัวอย่างดังรูปที่ 2.16 เป็นสัญญาณในช่วง T_1



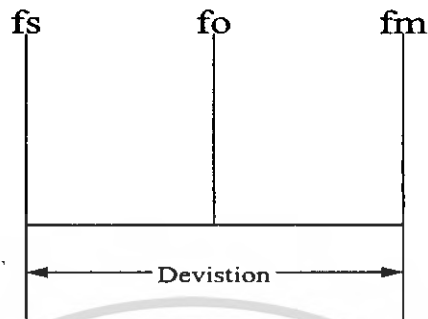
รูปที่ 2.16 FSK มอดูเลเตอร์

ความถี่หลักของสี่เหลี่ยมจะมีค่าเท่ากับครึ่งหนึ่งของบิตเรท ดังนั้นพิจารณาเฉพาะความถี่หลักเพียงอย่างเดียวแล้ว ความถี่สูงสุดของสัญญาณดิจิทัลที่ต้องการนำมามอดูเลตแบบ FSK จะเท่ากับครึ่งหนึ่งของบิตเรท คือ

$$f_{max} = \text{บิตเรท} / 2 \tag{2.11}$$

เมื่อ f_{max} : ความถี่สูงสุดของสัญญาณดิจิทัลที่นำมามอดูเลต

ความถี่กลาง(Center Frequency = f_c) ของ VCO จะอยู่ในตำแหน่งกลางระหว่าง Max Frequency (f_m) กับ Min Frequency (f_s)



รูปที่ 2.17 การเบี่ยงเบนความถี่

ลอจิก “1” ด้านอินพุตจะเลื่อนความถี่ของ VCO จาก f_c ไปเป็น f_s จะเห็นว่าการเปลี่ยนแปลงของข้อมูลไบนารีด้านอินพุตจาก 1 ไปเป็น 0 หรือ 0 ไปเป็น 1 จะทำให้ความถี่เอาต์พุตของ VCO เลื่อนหรือเบี่ยงเบนไปมาระหว่าง f_m กับ f_s เนื่องจากได้กล่าวมาแล้วว่า FSK นั้นคือการมอดูเลต แบบ FM ดังนั้นดัชนีการมอดูเลต (Modulate index = MI) ใน FSK ก็ทำได้จาก FM คือ

$$MI = \frac{\Delta f}{f_a} \quad 2.12$$

เมื่อ MI คือ ดัชนีการมอดูเลต

Δf คือ การเบี่ยงเบนของความถี่ใดๆจากความถี่กลาง (Hz)

f_a คือ ความถี่ของสัญญาณที่นำมามอดูเลต

ค่า MI ที่ขอมให้มีได้สูงสุดคือ 1 MI ที่ทำให้แบนด์วิดท์กว้างที่สุด ซึ่งเกิดขึ้นเมื่อการเบี่ยงเบนของความถี่ถูกมอดูเลตแล้วและความถี่ของสัญญาณที่นำมามอดูเลตมีค่าสูงสุด

ในการมอดูเลตแบบ FSK ค่า Δf จะเป็นการเบี่ยงเบนความถี่สูงสุด (Peak Frequency Deviation) ของสัญญาณที่ถูกมอดูเลตแล้ว ซึ่งมีค่าเท่ากับความแตกต่างระหว่าง f_c กับ f_s นั่นคือ

$$\Delta f = \frac{f_m - f_s}{2} \quad 2.13$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การเบี่ยงเบนของความถี่สูงสุดขึ้นอยู่กับขนาดหรือแอมพลิจูดของสัญญาณที่นำมาออกเลข (สัญญาณดิจิทัล) เมื่อสถานะทางลอจิกเป็น “1” จะให้แรงดันค่าหนึ่งตามสถานะเช่น 5 โวลต์ หรือถ้าเป็น ลอจิก “0” ก็จะให้แรงดันออกมากกว่าในระดับลอจิก “0” เช่น 0 โวลต์ ดังนั้นความถี่ที่เบี่ยงเบนของ FSK จะเบี่ยงเบนความถี่ที่ตั้งอยู่ในระดับการเบี่ยงเบนของความถี่สูงสุดเสมอ

f_u เป็นความถี่หลักของข้อมูล ไบนารีด้านอินพุต ซึ่งจะทำให้แบนด์วิดท์กว้างที่สุดเมื่อ $f_u = \text{บิตเรท} / 2$ เท่านั้น เพราะฉะนั้นเราสามารถหาค่า MI ได้จาก

$$MI = \frac{(f_m - f_s)/2}{f_b/2} \quad 2.14$$

$$= \frac{(f_m - f_s)}{f_b} \quad 2.15$$

เมื่อ $f_m - f_s$: ความถี่เบี่ยงเบนสูงสุด

f_b : อัตราบิตของไบนารีสูงสุด

ในการส่งสัญญาณ FM ทั่วไป ความกว้างของแบนด์วิดท์ จะแปรผันโดยตรงกับค่า MI ซึ่ง เช่นเดียวกับ FSK ที่ค่า MI โดยทั่วไป จะต้องมียกค่าต่ำกว่า 1.0 เพื่อให้เป็น FM แบนด์วิดท์ที่แคบเรียกว่า Minimum Nyquist Bandwidth (f_n)

2.6 รหัสข้อความ

2.6.1 รหัส ASCII

รหัส ASCII (American Standard Code for Information Interchange) เป็นรหัสความยาว 7 บิต ซึ่งเป็นที่นิยมใช้กันมากที่สุดในสหรัฐอเมริกา รหัส ASCII 7 บิต เป็นรหัสที่ใช้แทนสัญลักษณ์ (พยัญชนะ ตัวเลข เครื่องหมายวรรคตอน และ อักษรระควบคุมพิเศษ) จำนวน 128 ตัว ผู้กำหนดมาตรฐานของรหัส ASCII คือสถาบันมาตรฐานแห่งชาติ (American National Standard Institute หรือ ANSI) ซึ่งกำหนดไว้ใน มาตรฐาน ANSI X3.4 มาตรฐานดังกล่าวเป็นมาตรฐานของอเมริกาซึ่งสอดคล้องกับมาตรฐานระหว่าง ประเทศ CCITT T.50 (International Alphabet No.5 หรือ TA5) และมาตรฐาน ISO 646

ในการส่งข้อมูลในทางปฏิบัติมักมีการเพิ่มบิตที่ 8 เข้าไปในตำแหน่งบิตนัยสำคัญสูงสุด (Most Significant Bit หรือ MSB) เพื่อใช้ในการตรวจวัดความผิดพลาดในการส่งข้อมูล

ตารางที่ 2.3 แสดงรหัส ASCII 7 บิต

b_7	0	0	0	0	1	1	1	1
b_6	0	0	1	1	0	0	1	1
b_5	0	1	0	1	0	1	0	1
b_4, b_3, b_2, b_1								
0 0 0 0	NUL	DLE	SP	0		P	`	p
0 0 0 1	SOH	DC1	!	1	A	Q	a	q
0 0 1 0	STX	DC2	“	2	B	R	b	r
0 0 1 1	ETX	DC3	#	3	C	S	c	s
0 1 0 0	EOT	DC4	\$	4	D	T	d	t
0 1 0 1	ENQ	NAK	%	5	E	U	e	u
0 1 1 0	ACK	SYN	&	6	F	V	f	v
0 1 1 1	BEL	ETB	•	7	G	W	g	w
1 0 0 0	BS	CAN	(8	H	X	h	x
1 0 0 1	HT	EM)	9	I	Y	i	y
1 0 1 0	LF	SUB	*	:	J	Z	j	z
1 0 1 1	VT	ESC	+	;	K	[k	{
1 1 0 0	FF	FS	,	<	L	\	l	
1 1 0 1	CR	GS	-	=	M]	m	}
1 1 1 0	SO	RS	.	>	N	^	n	~
1 1 1 1	SI	US	/	?	O	_	o	DEL

ตารางที่ 2.4 รหัส ASCII ชนิดพิเศษ

รหัส	อักขระ	ความหมาย
0	NULL	วิธีหนึ่งที่จะทำให้เกิดการหน่วงเวลาอย่างจงใจ ในอดีตมันมีความจำเป็นที่จะต้องส่ง Null หลังจาก Carriage Return เพื่อให้เครื่องพิมพ์ปิดแครไปทางซ้ายสุดของหน้ากระดาษปัจจุบันเครื่องพิมพ์ ทำงานได้เร็วขึ้น Null จึงใช้สำหรับจุดประสงค์อื่นหลายอย่าง
1	SOH	Start of Heading แสดงว่าข้อความที่ตามมาเป็นส่วนหนึ่งของหัวข้อ
2	STX	Start of Text แสดงจุดเริ่มต้นของข้อความจริงของข่าวสาร
3	ETX	End of Text แสดงจุดสิ้นสุดของข้อความ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้เผยแพร่หรือใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 2.4 (ต่อ)รหัส ASCII ชนิดพิเศษ

รหัส	อักขระ	ความหมาย
4	EOT	End of Transmission แสดงจุดสิ้นสุดของการส่ง
5	ENQ	Enquiry โดยปกติถูกใช้เป็นส่วนหนึ่งของซอฟต์แวร์ แอนด์เช็คกิ้ง ในการขอให้คอมพิวเตอร์ฝ่ายรับตอบรับการได้รับข่าวสาร
6	ACK	Acknowledge การตอบรับเมื่อได้รับข่าวสาร
7	BEL	ส่งเสียงออกทางเทอร์มินอล
8	BS	Backspace
9	HT	Horizontal Tab
10	LF	Line Feed ทำให้ขึ้นบรรทัดใหม่ในตำแหน่งเดิม
11	VT	Vertical Tab
12	FF	From Feed เลื่อนหน้ากระดาษไปหนึ่งหน้า
13	CR	Carriage Return เลื่อนไปที่ต้นบรรทัด บางครั้งทำให้เกิด Line Feed ด้วยเช่นกัน
14	SO	Shift Out กำหนดจุดเริ่มต้นของรหัสควบคุมพิเศษบ่อยครั้งที่ใช้ Esc แทน
15	SI	Switch In กำหนดจุดเริ่มต้นของรหัสควบคุมที่เริ่มต้นโดย SO
16	DLE	Data Link Escape เหมือนกับ Esc
17	DC1	Device Control 1 ถึง 4 รหัสที่สำรองไว้ให้ใช้ตามต้องการ บางครั้งใช้ในซอฟต์แวร์แอนด์เช็คกิ้ง
18	DC2	
19	DC3	
20	DC4	
21	NAK	Negative Acknowledgement บ่งชี้ว่าข้อมูลที่ส่งนั้นไม่ได้ถูกรับอย่างถูกต้อง เช่น พบความผิดพลาดทางพาริตี
22	SYN	Synchronous Idle เหมือนกับ Null แต่ถูกใช้ในการสื่อสารแบบซิงโครนัส เพื่อดูแลให้อุปกรณ์สองตัวซิงโครไนซ์กันระหว่างการส่ง
23	ETB	End of Transmission Block ถูกใช้ในที่ซึ่งการส่งข้อมูลถูกแบ่งเป็นบล็อก
24	CAN	Cancel บ่งชี้ว่า ข้อมูลที่ถูกส่งไปควรถูกทิ้งไป
25	EM	End of Medium บ่งชี้ว่ามาถึงปลายเทปกระดาษ
26	SUB	Substitute แก้ไขตัวอักษรที่ส่งมาผิดพลาด ถูกใช้เพื่อบ่งชี้จุดสิ้นสุดของการส่งด้วยเช่นกัน
27	Esc	Escape บ่งชี้จุดเริ่มต้นของตัวอักษรที่ติดตามมาว่ามีความหมายพิเศษ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 2.4 (ต่อ)รหัส ASCII ชนิดพิเศษ

รหัส	อักขระ	ความหมาย
28	FS	File, Group, Record และ Unit Separator ตามลำดับ ใช้เพื่อกำหนดขอบเขตระหว่างส่วนของข้อความ
29	GS	บ่งชี้ว่า ตัวอักษรที่มาก่อนมันควรถูกลบ
30	RS	
31	US	
32	DEL	

เมื่อข้อความ(อักขระ เครื่องหมายวรรคตอน และอื่นๆ) ถูกเก็บในคอมพิวเตอร์แต่ละตัวอักษรที่แตกต่างกัน จะถูกแทนด้วยจำนวนที่ต่างกันจำนวนเหล่านี้โดยปกติมีค่าจาก 0 ถึง 127 หรือจาก 0 ถึง 255 เนื่องจากไบต์หนึ่งสามารถมีค่าจาก 0 ถึง 255 มันจึงเป็นธรรมชาติที่จะให้หนึ่งไบต์แทนตัวอักษรหรือเครื่องหมายวรรคตอนแต่ละตัวในข้อมูลที่เป็นข้อความ มีสองวิธีที่ต่างกันสำหรับจับคู่ตัวอักษรกับจำนวนคือ EBCDIC ซึ่งถูกใช้ในคอมพิวเตอร์ชนิดอื่นของไอบีเอ็ม และ รหัส ASCII ซึ่งถูกใช้ในคอมพิวเตอร์ทั่วไป

ตาราง ASCII อย่างเป็นทางการให้จำนวนระหว่าง 32 ถึง 126 แทนตัวเลข ตัวอักษร เครื่องหมายวรรคตอนและสัญลักษณ์ที่ใช้กันทั่วไปอื่นๆจำนวนจาก 0 ถึง 31 และ 127 มีความหมายพิเศษ เช่น Carriage Return, Line Feed และตัวอักษรที่ไม่สามารถแสดงผลได้อื่นๆ

ตัวอย่างเช่น ตัว A ถูกเก็บในเลขฐานสิบ คือ 65 ในรูปของเลขฐานสอง คือ 01000001 เครื่องหมายคอมมา ถูกเก็บในเลขฐานสิบ คือ 44 ซึ่งคือ 00101100 ในรูปของเลขฐานสอง

เนื่องจากจำนวน 127 ในเลขฐานสองใช้เพียงเจ็ดบิตตัวอักษรทั้งหมดถูกแทนด้วย 0 ถึง 127 สามารถถูกเก็บในหนึ่งไบต์ โดยจะเหลืออีกหนึ่งบิต เนื่องจากเราให้ชื่อบิตในไบต์หนึ่งตั้งแต่ศูนย์ถึงเจ็ด จะเห็นได้ว่ารหัส ASCII ใช้เพียงบิตศูนย์ถึงหก บิตเจ็ดถูกสำรองไว้

คอมพิวเตอร์หลายชนิดใช้เต็มทั้งแปดบิตสำหรับการเข้ารหัส ทำให้มีรหัสที่แตกต่างกัน 256 ตัว 123 ตัวแรกเป็นไปตาม ASCII และส่วนที่เหลือถูกใช้สำหรับอักขระต่างชาติ สัญลักษณ์ทางคณิตศาสตร์ อักขระกราฟิก และอื่นๆตามแต่การออกแบบ โชคไม่ดีที่ไม่มีมาตรฐานสำหรับอักขระเพิ่มเติม (Extended Character)เหล่านี้ ซึ่งมักจะมีความแตกต่างกันบนคอมพิวเตอร์คนละชนิด

2.7 การแปลงเป็นรูปแบบอนุกรม

คอมพิวเตอร์เกือบทั้งหมดเก็บและจัดการข้อมูลในแบบขนาน หมายความว่าเมื่อไบต์หนึ่งถูกส่งจากจำนวนหนึ่งของคอมพิวเตอร์ไปยังส่วนอื่น มันไม่ได้ถูกส่งไปครั้งละหนึ่งบิตแต่จะถูกส่งไปหลายบิต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยามให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

พร้อมกันผ่านชุดตัวกลางหรือตัวนำที่มีลักษณะเป็นแบบขนาน จำนวนบิตที่ถูกส่งในหนึ่งครั้งจะแปรผันตามเครื่อง แต่โดยปกติจะเป็นแปดหรือทวิคูณแปด เพราะฉะนั้นคอมพิวเตอร์สามารถทำงานกับหนึ่งไบต์เป็นอย่างน้อยในครั้งหนึ่งๆ

เนื่องจากการสื่อสารจากคอมพิวเตอร์ไปยังอุปกรณ์อื่นหลายชนิดเป็นแบบอนุกรม หมายความว่าข้อมูลถูกส่งไปที่ละหนึ่งบิต ตัวเชื่อมต่อการสื่อสารต้องสามารถนำไบต์ที่รับมาแบบขนานส่งออกไปที่ละบิตได้

จากที่ได้กล่าวมาแล้วว่าสายข้อมูลในกาสื่อสารแบบอนุกรม มีเพียงสถานะ MARK และ SPACE ซึ่งในกรณีของการเชื่อมต่อโดยตรงเท่ากับแรงดันไฟฟ้าลบหรือบวกตามลำดับ ข้อมูลใดๆที่ถูกส่งต้องถูกแปลงให้เป็นลำดับของ MARK และ SPACE ก่อน สำหรับการส่งข้อมูล MARK แทนที่ “1” และ SPACE แทนที่ “0”

2.8 มาตรฐาน RS-232-C

เป็นมาตรฐานหนึ่งที่ถูกกำหนดขึ้นมาเช่นเดียวกับอีกหลายๆมาตรฐาน เพื่อที่จะใช้ในการทำให้อุปกรณ์จากผู้ผลิตต่างกันทำงานร่วมกันได้ ซึ่งมาตรฐาน RS-232-C นั้นได้เป็นที่นิยมใช้กันอย่างแพร่หลายที่สุด โดยตัวมาตรฐานนี้ได้ถูกประกาศใช้ในปี ค.ศ.1969 โดย Electronic Industries Association (EIA) ที่ร่างขึ้นในตอนเริ่มแรกสำหรับกำหนดการเชื่อมต่อระหว่างเทอร์มินอล (Terminal) และ โมเด็ม โดยที่ RS นั้นย่อมาจาก Recommended Standard

2.8.1 สัญญาที่ใช้ทั้งหมดใน RS-232-C

- Protective (PG ที่ขา 1)

หมายถึง ตัวถังของเครื่องหรือสายดิน

- Transmit Data (TD ที่ขา 2)

เป็นสัญญาณที่ส่งออกมาจาก DTE (ตัวไมโครคอมพิวเตอร์) ไปยัง โมเด็มหรือต่อเข้าโดยตรงกับไมโครคอมพิวเตอร์ตัวอื่นหรือเครื่องพิมพ์ เมื่อไม่มีสัญญาณส่งออกสถานะภาพของลอจิกจะมีค่าเท่ากับ “1” สถานะ “OFF” หรือเท่ากับ Stop bit ไม่ว่าจะเป็นระบบอะไร DTE ต้องไม่ส่งข้อมูลออกไปจนกว่าสัญญาณ Request to Send (RTS), Clear to Send (CTS), Data Set Ready (DSR) และ Data Terminal Ready (DTR) ทั้งหมดนี้จะอยู่ในสถานะ “ON”

- Receive Data (RD ขาที่ 3)

เป็นทางของสัญญาณเข้าไปยัง DTE เมื่อไม่มีสัญญาณรับเข้ามาจានี้จะมีสถานะภาพเป็น “1” หรือสถานะ “OFF”

- Request To Send (RST ขาที่ 4)

จาก DTE ไปยัง DCE

สถานะ ON คือ บังคับให้ DCE อยู่ใน Transmitting Mode ต่อไป

สถานะ OFF คือ บังคับให้ DCE อยู่ใน Receiving Mode ต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การเปลี่ยนจาก OFF เป็น ON เป็นการบอกให้ DCE จัดการกับระบบสื่อสาร เพื่อให้ช่องทางต่อเชื่อมและให้สัญญาณ Clear to Send (CTS) กลับมาเป็นการบอกว่าส่งได้

การเปลี่ยนจาก ON ไป OFF เป็นการบอกให้ DCE ส่งข้อมูลผ่านช่องสื่อสารให้หมดแล้วกลับไปอยู่ใน Receiving mode พร้อมกับให้ CTS เป็น "0"

- Clear to Send (CTS ขาที่ 5)

จาก DCE ไป DTE สภาวะ ON หมายความว่าข้อมูลจาก DTE ขา 2 จะถูกส่งต่อไปในช่องทางสื่อสาร (โมเด็มส่งข้อมูลออกสายโทรศัพท์) ทันที CTS จะ ON หลังจาก DSR และ RTS อยู่ในสภาวะ ON และได้มีการเชื่อมต่อของวงจรสื่อสาร (ขุมสายโทรศัพท์) เสร็จแล้ว

- Data Set Ready (DSR ขาที่ 6)

จาก DCE ไป DTE คือ ความพร้อมของ โมเด็มนั่นเอง จะเป็น ON (พร้อม) ต่อเมื่อ

- DCE (โมเด็ม) เปิดเครื่องอยู่ และอยู่ในสถานะ Off Hook (เหมือนยกหูโทรศัพท์)
- DCE ไม่อยู่ใน Test Mode
- DCE ทำการส่งสัญญาณไปยังขุมสายเสร็จแล้ว

DSR อยู่ในสภาวะ ON เป็นการบอก DTE ว่า โมเด็มต่อเข้ากับสายโทรศัพท์เรียบร้อยแล้วพร้อมที่จะส่งข้อมูล

DSR อยู่ในสภาวะ OFF หมายถึงให้ DTE ตรวจสอบ Ring Indicator

- Signal Group (SG ขาที่ 7)

คือ สายร่วมของสัญญาณทุกตัว

- Carrier Detect (CD ขาที่ 8)

จาก DCE ไป DTE

สภาวะ ON หมายถึง DCE จับสัญญาณพาหุในช่องทางสื่อสารที่จะทำการคิมอดูเลตได้

สภาวะ OFF คือไม่ได้รับสัญญาณอะไรเลย หรือได้รับสัญญาณแต่ไม่สามารถคิมอดูเลตเอาข้อมูลออกมาได้

- Data Terminal Ready (DTR ขาที่ 20)

จาก DTE ไป DCE

สภาวะ ON หมายถึงว่า DCE เตรียมเพื่อเชื่อมต่อกับตัวอื่น และรักษาช่องทางติดต่อไว้ต่อไป (การเชื่อม Channel ทำได้หลายทาง คือ หมุนเรียกด้วยมือหรืออัตโนมัติ) ถ้า DCE สามารถตอบรับสัญญาณเรียก (Call) ได้ ก็ให้ตอบรับ (Answering) เมื่อมีสัญญาณเรียก Ring Indicator และ DTR ON อยู่

สภาวะ OFF คือวางหู และเมื่อ OFF แล้วจะต้องไม่ ON อีกจนกว่า DSR จะ OFF อีกครั้ง

- Ring Indicator (RI ขาที่ 22)

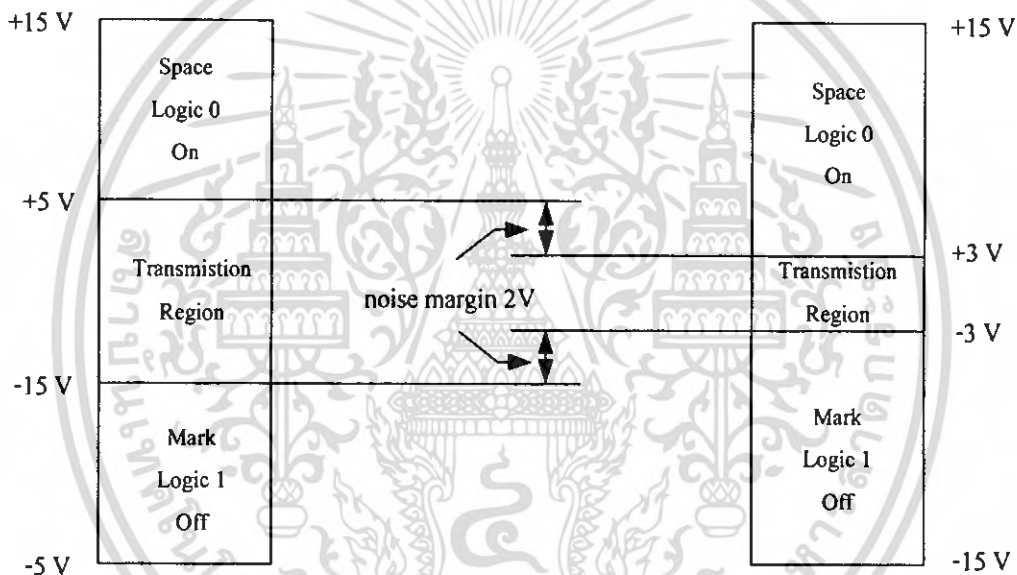
จาก DCE ไป DTE เหมือนสัญญาณเรียกของ โทรศัพท์ แต่เป็นดิจิทัลใช้ในระบบตอบโต้อัตโนมัติ (Auto answer) สัญญาณจะ ON เมื่อมีสัญญาณกระดิ่งเข้ามา และจะ OFF ระหว่างเสียงคังของกระดิ่ง

สัญญาณที่ขาทุกขาที่คอนเน็คเตอร์ของ RS-232-C จะเป็นสภาวะใดสภาวะหนึ่งแต่ละคู่ต่อไปนี้ MARK/SPACE, ON/OFF, ลอจิก 0 / ลอจิก 1

ความสัมพันธ์ระหว่างสถานะสัญญาณต่างๆ กับระดับแรงดันได้แสดงไว้ในตาราง RS-232-C ใช้ Negative ลอจิกแทนระดับแรงดันต่างๆ โดยแรงดันของระดับแรงดันต่างๆจะถูกวัดเทียบกับสัญญาณกราวด์นอกจากนี้ช่วงระดับแรงดันระหว่าง -3 ถึง +3 โวลต์ จะเป็นการช่วงของการเปลี่ยนลอจิก ดังนั้นจึงไม่มีการระบุสถานะของสัญญาณช่วงนี้

ในการแทนลอจิก 1 หรือสถานะ Mark Driver ต้องจ่ายแรงดันไฟฟ้า -5 ถึง -15 โวลต์ ส่วนในการแทนลอจิก 0 หรือ Space Driver ต้องจ่ายแรงดันระหว่าง 5 ถึง 15 โวลต์

จะเห็นว่า RS-232-C ยอมให้มี Noise Margin ได้ไม่เกิน 2 โวลต์ สำหรับความสัมพันธ์ระหว่างแรงดันและสถานะของสัญญาณได้แสดงไว้ดังรูปที่ 2.18



รูปที่ 2.18 แสดงความสัมพันธ์ระหว่างแรงดันและสถานะของสัญญาณ

2.9 แอนด์เช็กกิง (Hand shaking)

ในหลายๆกรณีอุปกรณ์ฝ่ายส่งจำเป็นต้องรู้ว่าอุปกรณ์ฝ่ายรับพร้อมที่จะรับข้อมูลหรือไม่ตัวอย่างเช่น การส่งข้อมูลไปยังเครื่องพิมพ์ ความเร็วของการสื่อสารอาจเร็วกว่าความเร็วของเครื่องพิมพ์เครื่องพิมพ์ต้องระงับการส่งข้อมูลของคอมพิวเตอร์จนกว่ามันพร้อมที่จะรับข้อมูลในทำนองเดียวกันกับการส่งข้อมูลจากคอมพิวเตอร์เครื่องหนึ่งไปยังอีกเครื่องหนึ่ง โดยที่คอมพิวเตอร์ตัวที่สองไม่สามารถประมวลผลข้อมูลได้เร็วเท่ากับอัตราที่ข้อมูลเข้ามา ทั้งสองกรณี ต้องมีข่าวสารถูกส่งกลับจากอุปกรณ์ฝ่ายรับไปยังอุปกรณ์ฝ่ายส่งเพื่อแจ้งว่าพร้อมหรือไม่ข่าวสารนี้เรียกว่า แอนด์เช็กกิง ซึ่งมีอยู่ 2 รูปแบบคือ

2.9.1 ฮาร์ดแวร์แฮนด์เช็กกิ้ง (Hardware hand shaking)

เป็นการใช้แฮนด์เช็กกิ้งโดยเฉพาะ เพื่อควบคุมการส่งข้อมูล โดยปกติอุปกรณ์ DCE ใช้ DSR เป็นสายแฮนด์เช็กกิ้งเพื่อบอก DTE ว่ามันถูกเปิดขึ้นและพร้อมที่รับข้อมูลมันสามารถใช้ CTS เป็นสายแฮนด์เช็กกิ้งเสริมได้

อุปกรณ์ DTE ใช้ DTR เป็นสายแฮนด์เช็กกิ้งหลักเพื่อบอก DCE ว่ามันพร้อมที่จะรับและใช้ RTS เป็นสายแฮนด์เช็กกิ้งเสริม โดยปกติสายแฮนด์เช็กกิ้งเหล่านี้นำพาแรงดันไฟฟ้าบวกเมื่อการส่งสามารถทำได้และแรงดันไฟฟ้าลบเมื่อการส่งถูกหยุดชั่วคราว

2.9.2 ซอร์ฟแวร์แฮนด์เช็กกิ้ง (Software hand shaking)

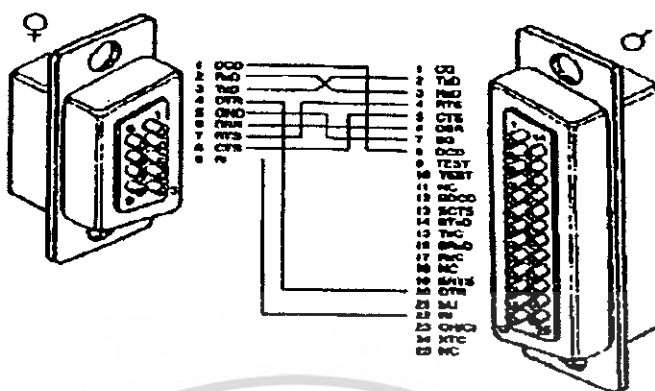
คือ สัญญาณแฮนด์เช็กกิ้งที่ถูกส่งเหมือนกับข้อมูลไปตามสายข้อมูล TXD และ RXD, สาย 2 และ สาย 3 แทนที่จะไปตามวงจรแฮนด์เช็กกิ้ง โดยเฉพาะดังเช่นในฮาร์ดแวร์แฮนด์เช็กกิ้ง วิธีนี้ถูกใช้ทั่วไปเมื่อคอมพิวเตอร์สองเครื่องทำการสื่อสารกัน

2.10 นัลโมเด็ม (Null Modem)

ดังที่ได้กล่าวมาก่อนหน้านี้แล้วว่าในตอนแรก RS-232-C นำไปใช้สำหรับกำหนดการเชื่อมต่อระหว่างเทอร์มินอลซึ่งเป็น DTE กับ โมเด็มซึ่งเป็น DCE ต่อมาได้มีการนำไปประยุกต์ใช้กับการเชื่อมต่อระหว่างอุปกรณ์อีกหลายชนิดที่ไม่ได้ถูกกำหนดให้เป็น DTE หรือ DCE อย่างใดอย่างหนึ่ง เช่น ไมโครคอมพิวเตอร์หรือเครื่องพิมพ์

เนื่องจากไม่มีมาตรฐานที่ชี้ชัดว่าอุปกรณ์ควรเป็น DTE หรือ DCE บ่อยครั้งจึงจำเป็นต้องเชื่อมต่ออุปกรณ์ DTE สองตัวหรืออุปกรณ์ DCE สองตัวเข้าด้วยกันในลักษณะเช่นนี้ต้องทำการเชื่อมต่อสาย 2 บนอุปกรณ์ตัวแรกกับสาย 3 บนอุปกรณ์ตัวที่สองและสาย 3 บนอุปกรณ์ตัวแรกกับสาย 2 บนตัวที่สอง สายแฮนด์เช็กกิ้งก็ต้องถูกไขว้ไว้แล้ว หรืออาจจะซื้อหัวต่อพิเศษที่เชื่อมต่ออุปกรณ์ทั้งสองและทำการไขว้สายที่จำเป็นไว้ภายใน ไม่ว่าจะกรณีใดสายที่อยู่ตรงกลางหรือหัวต่อจะถูกเรียกว่า นัล โมเด็ม (Null Modem) มันทำให้อุปกรณ์ DTE สองตัวคุยกันได้โดยไม่ต้องมีอุปกรณ์ DCE เป็นทางผ่านหรือในทางกลับกันคือระหว่าง DCE กับ DCE

2.11 คอนเน็กเตอร์แบบ 9 พิน (DB-9) และแบบ 25 พิน (DB-25)



รูปที่ 2.19 แสดงคอนเน็กเตอร์ DB-9 และ แบบ DB-25

ตารางที่ 2.5 รายละเอียดขนาดต่างๆของคอนเน็กเตอร์ DB-25

หมายเลขสายสัญญาณ	ชื่อของสายสัญญาณ
1	Protective Ground
2	Transmitted Data
3	Received Data
4	Request to Send
5	Clear to Send
6	Data Set Ready
7	Signal Ground
8	Received Line Signal Detector
9	Received for Data Set Testing
10	Received for Data Set Testing
11	Unsigned
12	Secondary Received Signal Detector
13	Secondary Transmitted Data
14	Secondary Clear to Send
15	Transmitted Signal Element Timing(DTE source)
16	Secondary Received Data
17	Received Signal Element Timing
18	Unsigned

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 2.5 (ต่อ) รายละเอียดขาต่างๆของคอนเน็กเตอร์ DB-25

หมายเลขขาสัญญาณ	ชื่อของสายสัญญาณ
19	Secondary Request to Send
20	Data Terminal Ready
21	Signal Quality Detector
22	Ring Indicator
23	Data Signal Rate Select (DTE/DCE Source)
24	Transmitted Signal Element Timing(DTE source)
25	Secondary Received Signal Detector

ตารางที่ 2.6 รายละเอียดขาต่างๆของคอนเน็กเตอร์ DB-9

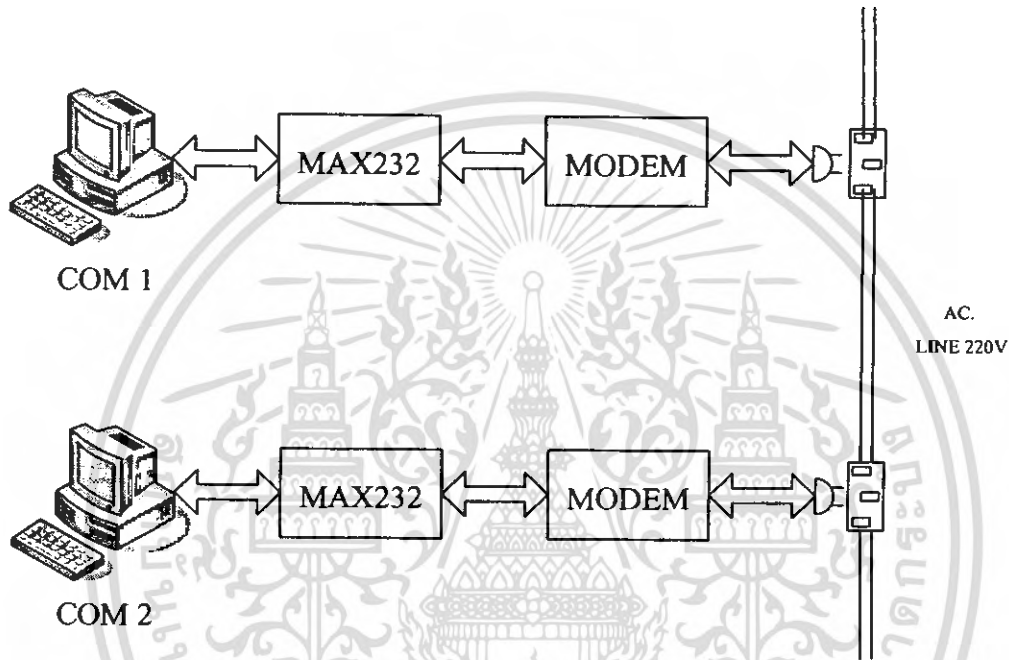
หมายเลขขาสัญญาณ	ชื่อของสายสัญญาณ
1	Data Carrier Detect
2	Received Data
3	Transmitted Data
4	Data Terminal Ready
5	Signal Common
6	Data Set Ready
7	Request to Send
8	Clear to Send
9	Ring Indicator

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3
การคำนวณและการสร้าง

3.1 โครงสร้างของระบบ

โครงสร้างของระบบการส่งข้อมูลไปควบคุมอุปกรณ์ไฟฟ้า นั้นจะประกอบด้วยส่วนต่างๆซึ่งแสดงได้ดังรูปที่ 3.1



รูปที่ 3.1 โครงสร้างของระบบการสื่อสารข้อมูล

โครงสร้างของระบบประกอบไปด้วย

- เครื่องคอมพิวเตอร์

ทำหน้าที่เป็นตัวรับคำสั่งจากผู้ใช้งาน โดยจะส่งข้อมูลที่ได้รับมาผ่านพอร์ตอนุกรมไปยังตัวไมโครคอนโทรลเลอร์ ทำการส่งข้อมูลไปยังชุดควบคุมทางภาครับ

- มอดูเลตและดีมอดูเลต (โมเด็มภาคส่ง)

ชุดมอดูเลเตอร์จะทำหน้าที่ส่งสัญญาณควบคุมที่ได้รับมาคัปปลิ่งเข้าสู่สายไฟฟ้าเอซี โดยจะมีการมอดูเลตเป็น FSK (Frequency Shift Keying)

- ดีมอดูเลตและดีคัปปลิ่ง (โมเด็มด้านรับ)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในชุดนี้จะทำหน้าที่คอยรับสัญญาณควบคุมที่ส่งผ่านมายังสายไฟฟ้าเอซี มาทำการตีคัปปลิ่งและ คิมอดูเลตหลังจากที่ทำการคิมอดูเลตแล้ว จะทำการขยายสัญญาณเพื่อให้สัญญาณที่ได้กลับมาเป็น สัญญาณที่สามารถนำไปประมวลผลและสั่งงานได้

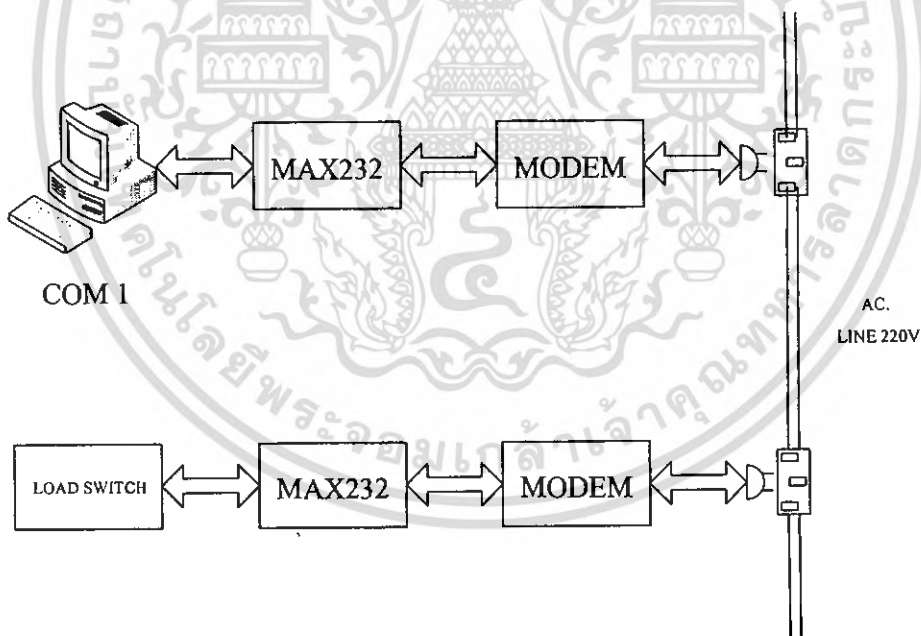
- ไมโครคอนโทรลเลอร์ด้านรับ

ทำหน้าที่รับสัญญาณแล้วทำการประมวลผลคำสั่งที่เข้ามาเพื่อควบคุมการทำงานอปโตคัปเปิลอร์ (Opto Coupler) และ Relay ของ Load Switch

- Load Switch

โหลดที่เราจะทำการควบคุมนั้นเราจะควบคุมเฉพาะคำสั่งเปิด-ปิดเท่านั้น ซึ่งวงจร Load Switch ที่อยู่ในเครื่องรับแต่ละเครื่องสามารถที่จะนำไปต่อกับอุปกรณ์ไฟฟ้าภายนอกได้ 8 ตัว เช่น หลอดไฟหรือพัดลม และใช้การติด-ดับของ Light Emitting Diode (LED) เป็นตัวบอกสถานะว่า พอร์ตไหนที่มีการควบคุม โดยเมื่อได้รับสัญญาณจากผู้ใช้ที่ส่งคำสั่งมาแล้วตัวไมโครคอนโทรลเลอร์ ก็จะทำการสร้างสัญญาณเพื่อที่จะควบคุมการทำงานของตัว Relay ซึ่งทำหน้าที่เสมือนเป็นตัวสวิทซ์ ทำให้เราสามารถควบคุมโหลดต่างๆได้

โครงสร้างระบบการสื่อสารข้อมูลนั้นจะประกอบด้วยส่วนต่างๆซึ่งแสดงได้ดังรูปที่ 3.2



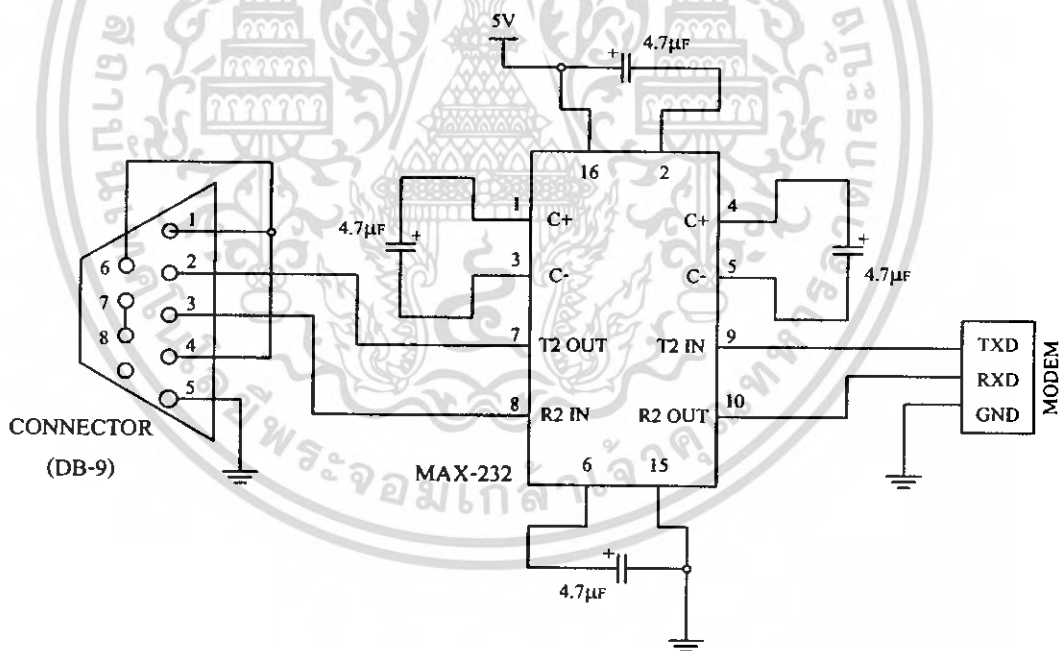
รูปที่ 3.2 โครงสร้างของระบบการส่งข้อมูลไปควบคุมอุปกรณ์ไฟฟ้า

ในส่วนของการสื่อสารข้อมูลนั้น ในที่นี้จะเน้นในลักษณะการสื่อสารแบบ 2 ทิศทางแต่คนละเวลา หรือที่เรียกว่าแบบฮาล์ฟดูเพลกซ์และลักษณะของข้อมูลที่สื่อสารกันนั้นจะเป็นตัวอักษรหรือข้อความ สามารถโต้ตอบกันได้ โดยผ่านโปรแกรมสนทนาซึ่งสามารถใช้ Mouse และ Keyboard ในการจัดการต่างๆได้

3.2 ส่วนของตัวอินเตอร์เฟส (Hardware)

3.2.1 วงจรรับ-ส่งสัญญาณข้อมูลจากเครื่องคอมพิวเตอร์

สามารถออกแบบและอธิบายการทำงานได้จากทฤษฎีของมาตรฐานพอร์ทอนุกรม (RS-232-C) โดยสัญญาณที่ส่งมาจากคอมพิวเตอร์ทางพอร์ทอนุกรม (RS-232-C) จะเป็นสัญญาณมาร์ค (MARK) และสเปซ (SPACE) ซึ่งจะมีแรงดันไฟประมาณ 0-15 โวลต์ ตามสถานะของข้อมูลที่ส่งออกมาและเมื่อสัญญาณข้อมูลที่ได้ส่งออกมาแล้วจะต้องนำไปเปลี่ยนระดับของสัญญาณก่อน เพราะสัญญาณข้อมูลที่จะนำมาโมดูเลตนั้นจะต้องเป็นระดับแรงดันไฟ ทีทีแอล (TTL : Transistor Transistor Logic) เป็นระดับแรงดันไฟ 0 โวลต์ กับ 5 โวลต์ ตามสถานะลอจิก "0" และ "1" ด้วยเหตุผลนี้ เราจึงได้ทำการแปลงระดับสัญญาณข้อมูลจากเครื่องคอมพิวเตอร์โดยใช้ ไอซีเบอร์ MAX-232 เป็นตัวปรับระดับแรงดัน



รูปที่ 3.3 วงจรแสดงการเชื่อมต่อระหว่างโมเด็มกับคอมพิวเตอร์ผ่าน MAX-232

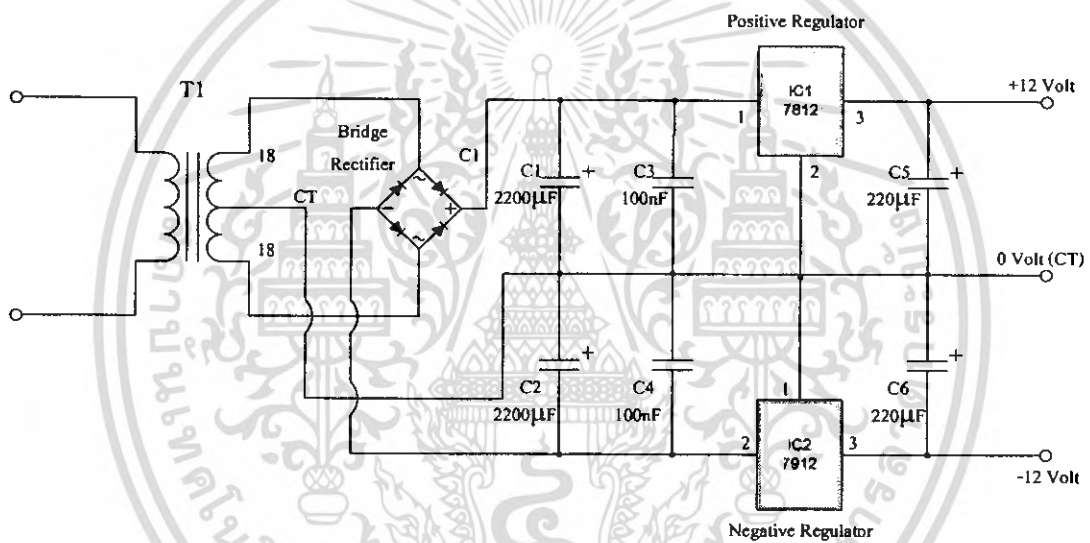
ในการเชื่อมต่อระหว่างโมเด็มกับคอมพิวเตอร์จะมี 2 ข้อที่ต้องพึงระวังก็คือขา RX ของโมเด็มจะต่อกับขา TX ของคอมพิวเตอร์ และขา TX ของโมเด็ม จะต่อกับขา RX ของคอมพิวเตอร์ โดยผ่าน MAX-232

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เพราะว่าสัญญาณที่ไมโครคอนโทรลเลอร์สร้างออกมาจะเป็นแบบ 0 ถึง 5 โวลต์ ดังนั้นเราต้องให้สัญญาณดังกล่าว ผ่าน MAX-232 เพื่อแปลงเป็นสัญญาณแบบ RS-232

3.2.2 วงจรแหล่งจ่ายไฟ

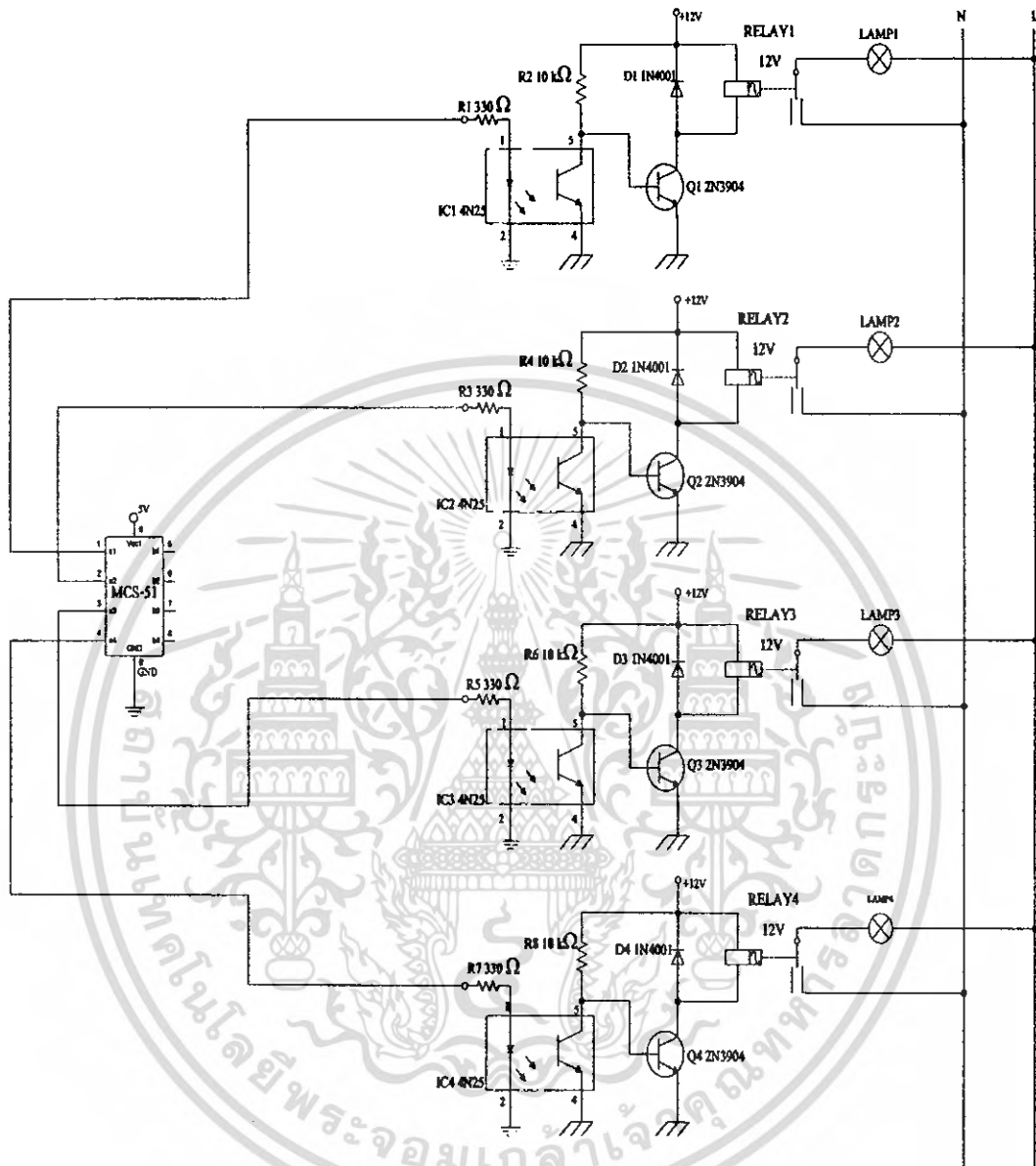
ทุกส่วนวงจรที่เป็นระบบอิเล็กทรอนิกส์ต้องการ ไฟเลี้ยงวงจรเพื่อให้สามารถทำงานได้อย่างปกติ ดังนั้นจะต้องสร้างวงจรที่มีหน้าที่เป็นแหล่งจ่ายไฟเลี้ยงให้กับวงจรต่างๆ ซึ่งทุกวงจรที่ใช้ในโครงการนี้ ต้องการไฟเลี้ยงที่เป็นกระแสตรงและเป็นแรงดันที่มีระดับคงที่ ดังนั้นการสร้างวงจรในภาคนี้ต้องมีวงจรเรียงกระแสที่ทำหน้าที่แปลงแรงดันไฟฟ้ากระแสสลับให้เป็นแรงดันไฟฟ้ากระแสตรง และวงจรรักษาระดับแรงดันให้คงที่ โดยในชุดวงจรแหล่งจ่ายไฟนี้จะจ่ายแรงดันไฟที่ระดับ ± 12 โวลต์ ไปเลี้ยงให้กับวงจร และสามารถนำไปประยุกต์ใช้งานกับระดับค่าแรงดันต่างๆ ได้โดยการเปลี่ยนไอซี



รูปที่ 3.4 วงจรแหล่งจ่ายไฟ

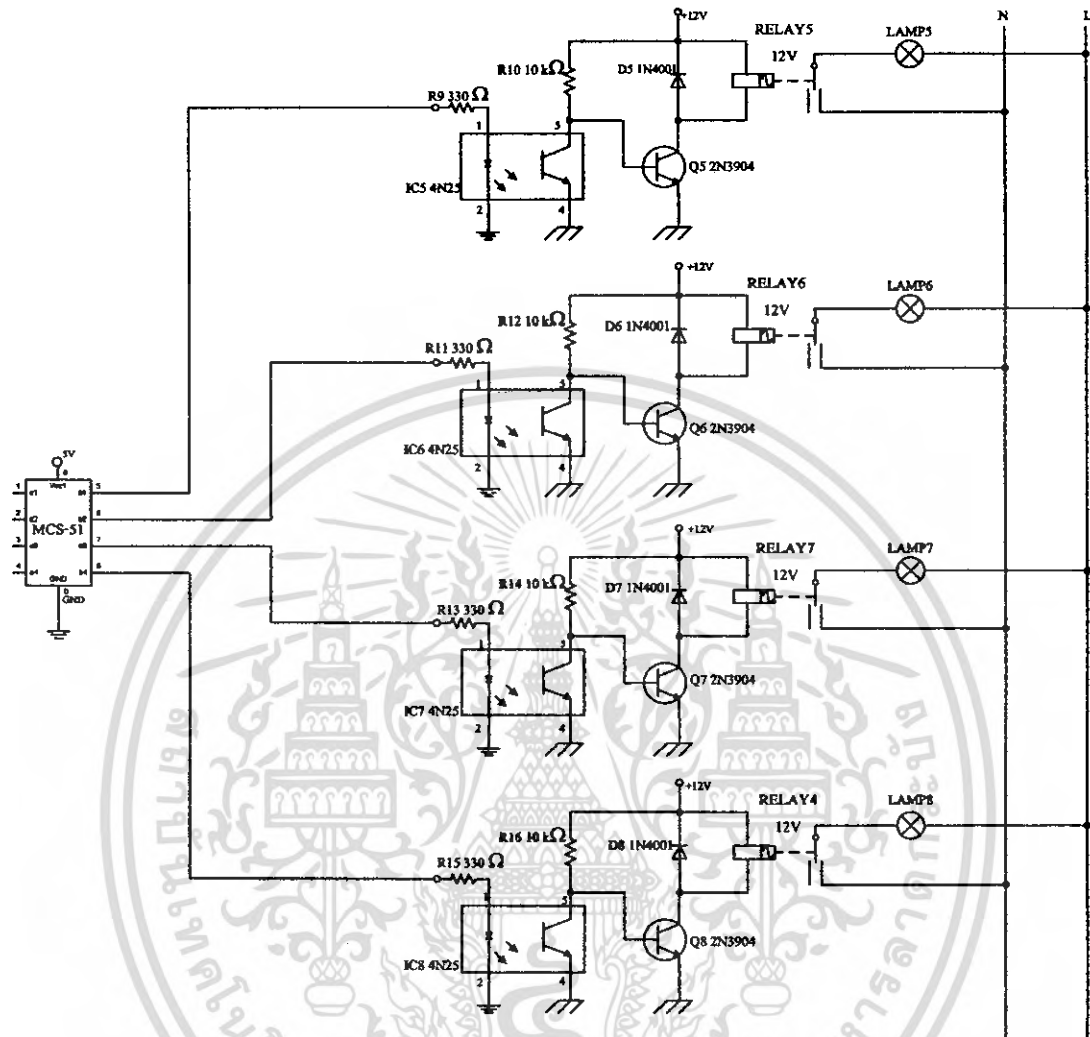
3.2.3 วงจรแสดงผลควบคุมอุปกรณ์ไฟฟ้า

โหนดที่เราจะทำการควบคุมนั้นเราจะควบคุมเฉพาะคำสั่งเปิด-ปิดเท่านั้น เช่นหลอดไฟต่างๆแต่ในที่นี้จะใช้การติด-ดับ Light Emitter Diode (LED) เมื่อได้รับสัญญาณจากผู้ใช้ที่ส่งคำสั่งมาแล้ว ตัวคอนโทรลเลอร์ ก็จะทำการสร้างสัญญาณไปยังตัวออปโตคัปเปิลเลอร์ (Opto Coupler) ซึ่งเป็นอุปกรณ์ชิ้นแรกของวงจรควบคุม ที่ทำหน้าที่เป็นสวิตช์พร้อมทั้งกันกระแสไฟกระชากจากทางด้านแรงดันไฟสลับเข้าสู่วงจรตัวคอนโทรลเลอร์ในกรณีที่เกิดความผิดพลาดหรือเหตุสุดวิสัย และจะรับสัญญาณเข้ามาก่อนที่จะไป Trig เข้าที่ขาของตัว Relay ซึ่งทำหน้าที่เหมือนเป็นตัวสวิตช์ทำให้เราสามารถควบคุมโหนดต่างๆ ได้



รูปที่ 3.5 วงจรชุดควบคุมอุปกรณ์ไฟฟ้า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

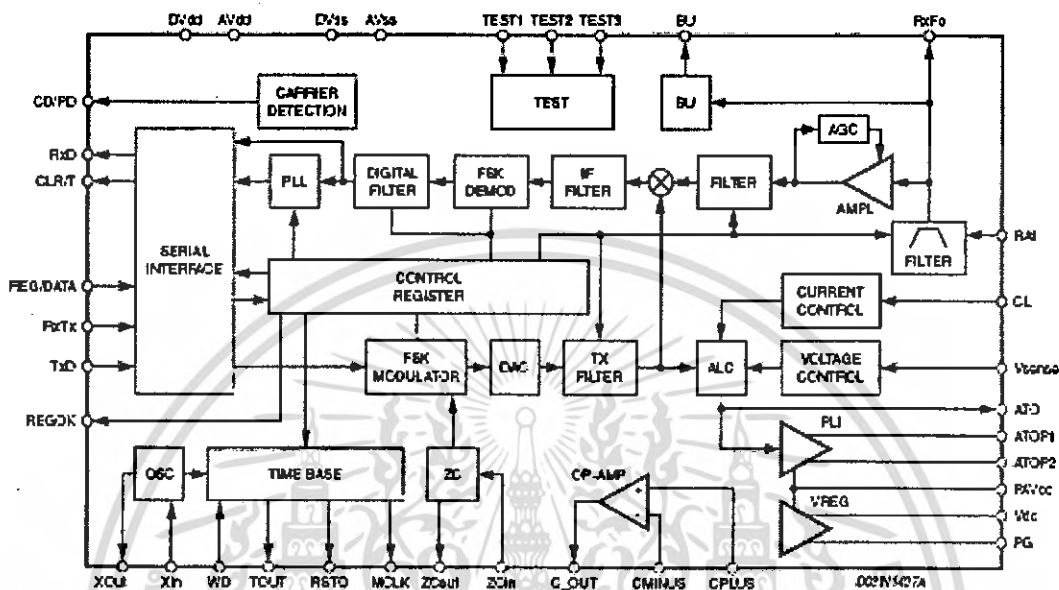


รูปที่ 3.5 (ต่อ) วงจรชุดควบคุมอุปกรณ์ไฟฟ้า

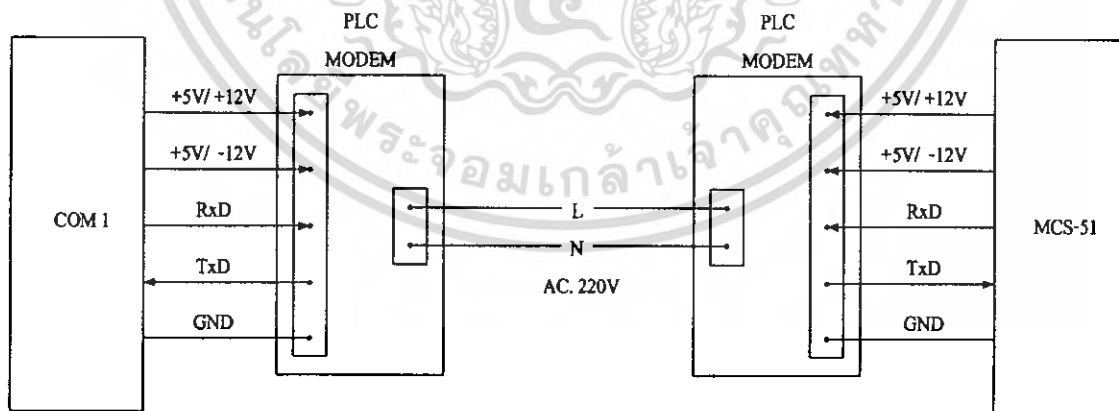
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2.4 ส่วนของโมเด็ม

ในส่วนของโมเด็มนี้เราจะใช้ Single Phase Power Line Modem ซึ่งมี ไอซี ST7538 เป็นตัวประมวลผลที่สำคัญ และเป็น ไอซี Power Line Communication ที่มีรูปแบบการสื่อสารเป็นลักษณะฮาล์ฟดูเพลกซ์และใช้เทคนิคการมอดูเลตแบบ FSK



รูปที่ 3.6 แสดง Block Diagram ของ ไอซี ST 7538



รูปที่ 3.7 แสดงการเชื่อมต่อ โมเด็มกับ ไมโครคอนโทรลเลอร์ MCS-51


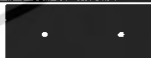

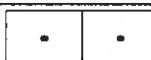


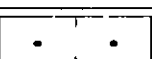
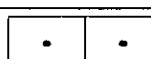
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- โมเด็ม PLC Single Phase

ตารางที่ 3.1 ตำแหน่งขาอินพุตและเอาต์พุตของโมเด็ม

Pin	Symbol	Description	Direction
1	+12V	+V in	Input
2	GND	Ground	Input
3	-12V	-V in	Input
4	RxD-232	RS232C level Data in	Input
5	TxD-232	RS232C level Data out	Output
6	RxD-TTL	TTL level Data in	Input
7	TxD-TTL	TTL level Data in	Output
8	Reserved	-	-
9	Reserved	-	-

ตารางที่ 3.2 การเชื่อมต่อจัมเปอร์เลือกค่าบอดเรท

Baud Rate Selection	Jumper Connection		Remark
	Jp1	Jp2	
600 bps	Close 	Close 	Default
1200 bps	Close 	Open 	
2400 bps	Open 	Close 	
4800 bps	Open 	Open 	

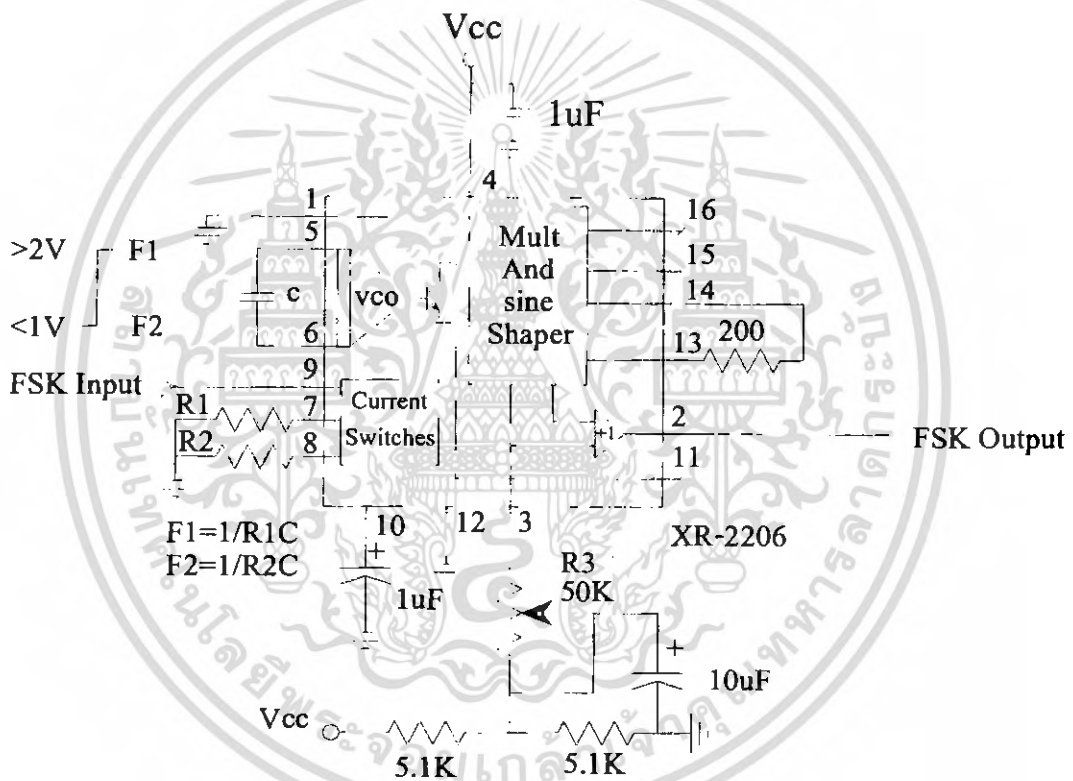
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.3 การสร้างวงจรมอดูเลตและวงจรมอดูเลต

เพื่อเป็นการทดแทนการใช้โมเด็มที่เป็นชุดของ โมดูลนั้น จึงเป็นที่มาของการสร้างวงจรมอดูเลตและวงจรมอดูเลตให้สามารถใช้งานได้เสมือนหรือมีประสิทธิภาพที่ใกล้เคียงกับโมดูล ซึ่งในส่วนของ การสร้างนั้นได้แบ่งออกเป็น 2 ส่วนดังนี้

3.3.1 การสร้างวงจรมอดูเลต

ภาคกำเนิดสัญญาณ FSK โดยเลือกใช้ไอซีเบอร์ XR-2206 โดยจะทำหน้าที่เปลี่ยนข้อมูลดิจิทัลที่ส่งมาจากไมโครคอนโทรลเลอร์เป็นสัญญาณ FSK โดยส่งบิต "0" ที่ความถี่ 115 kHz และส่งบิต "1" ที่ความถี่ 125 kHz โดยค่าความต้านทานที่ขา 7 และ 8 ของไอซีจะเป็นตัวกำหนดความถี่ของลอจิก 1 และ 0 ที่เข้ามาจากขา 9 ของไอซีวงจรกำเนิดสัญญาณ FSK แสดงในรูปที่ 3.8



รูปที่ 3.8 แสดงวงจรมอดูเลต FSK โดยใช้ ไอซี XR-2206

กำหนดให้ความถี่ที่ใช้เป็น $F_1 = 110 \text{ kHz}$ และ $F_2 = 120 \text{ kHz}$ ดังนั้นกำหนดให้ $C = 100 \text{ pF}$
 คำนวณหาค่า R_1, R_2 และ C ได้จากสมการ

$$F_1 = \frac{1}{C \times R_1} \quad \text{และ} \quad F_2 = \frac{1}{C \times R_2}$$

$$R_1 = \frac{1}{C \times F_1} = \frac{1}{110 \text{ kHz} \times 100 \text{ pF}}$$

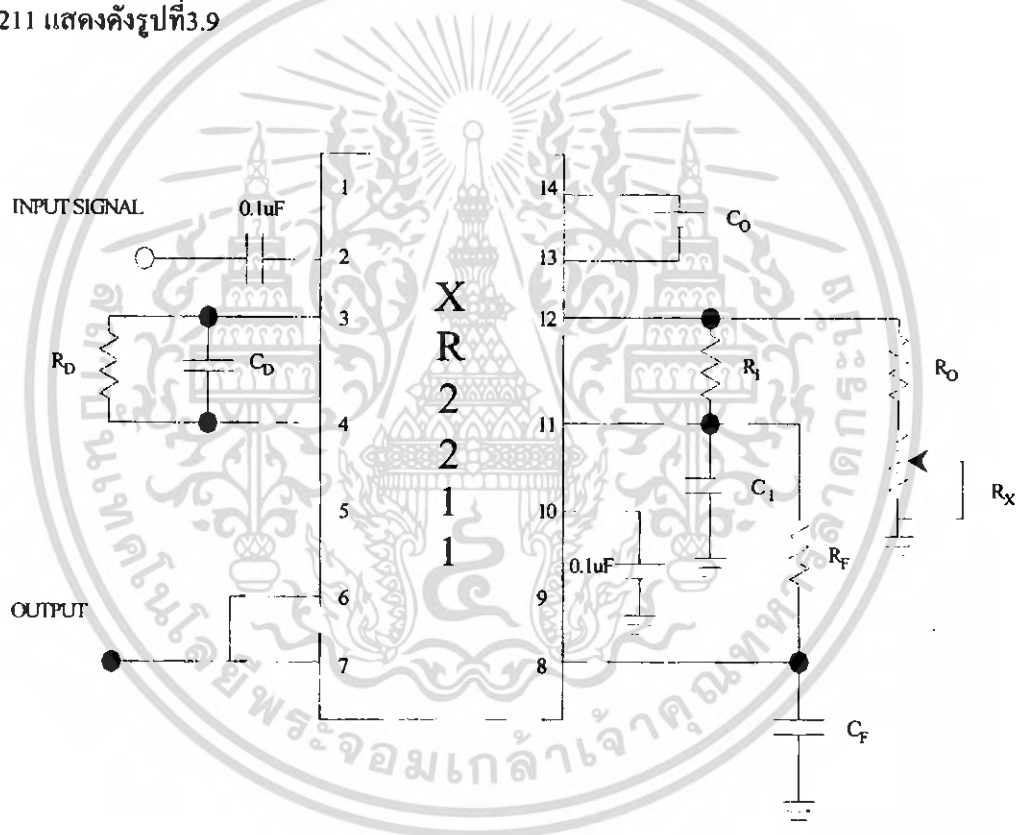
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\begin{aligned}
 &= 90.9k\Omega \\
 R_2 &= \frac{1}{C \times F_2} = \frac{1}{120kHz \times 100pF} \\
 &= 83.33kHz
 \end{aligned}$$

เลือกใช้ R1,R2 เป็น VR 100 kΩ เพื่อปรับให้ได้ค่าความต้านทานตามที่คำนวณได้

3.3.2 การสร้างวงจรมอดูเลต

ภาคคิมอดูเลตนั้นจะเลือกใช้ไอซี XR-2211 ทำหน้าที่เปลี่ยนสัญญาณ FSK เป็นข้อมูลดิจิตอลแล้วส่งต่อไปยังอุปกรณ์ภายนอก ในการปรับย่านคิมอดูเลตทำได้โดยปรับค่าความต้านทานที่ขา 12 ของไอซี XR-2211 แสดงคิงรูปที่ 3.9



รูปที่ 3.9 แสดงวงจรภาคคิมอดูเลตโดยใช้ ไอซี XR-2211

คำนวณหาค่า $R_0, R_1, C_0, C_1, R_F, C_F, R_B$ และ R_X ได้จากสมการ

$$f_o = \sqrt{F_1 \times F_2}$$

$$R_x = R_o + \frac{R_o}{2}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$R_x = R_o + \frac{R_o}{2}$$

$$C_o = \frac{1}{R_o \times f_o} \quad , \quad R_1 = \frac{R_o \times f_o}{(F_1 - F_2)} \times 2$$

$$\text{และ } C_1 = \frac{1250 \times C_o}{R_1 \times \zeta^2}; \zeta = 0.5$$

กำหนดให้ $R_o = 10k\Omega$ (อยู่ระหว่าง $10k\Omega - 100k\Omega$) จะได้

$$f_o = \sqrt{F_1 \times F_2} = \sqrt{110kHz \times 120kHz} = 115kHz$$

$$R_x = R_o + \frac{R_o}{2} = 10k\Omega + \frac{10k\Omega}{2} = 15k\Omega$$

$$C_o = \frac{1}{R_o \times f_o} = \frac{1}{10k\Omega \times 115kHz} = 0.8965nF$$

$$R_1 = \frac{R_o \times f_o}{(F_1 - F_2)} \cdot 2 = \frac{10k\Omega \times 115kHz}{(120kHz - 110kHz)} \cdot 2 = 230k\Omega$$

$$C_1 = \frac{1250 \times C_o}{R_1 \times \zeta^2} = \frac{1250 \times 0.8965nF}{230k\Omega \times 0.5^2} = 19.489pF$$

$$R_F = R_1 \times 5 = 230k\Omega \times 5 = 1.15M\Omega$$

$$R_B = R_F \times 5 = 1.15M\Omega \times 5 = 5.75M\Omega$$

$$R_{sum} = \frac{(R_F + R_1) \times R_B}{(R_1 + R_B + R_F)} = \frac{(1.15M\Omega + 230k\Omega) \times 5.75M\Omega}{(230k\Omega + 5.75M\Omega + 1.15M\Omega)}$$

$$= 1.113M\Omega$$

$$C_F = \frac{0.25}{(R_{sum} \times \text{BaudRate})} = \frac{0.25}{(1.113M\Omega \times 1200bps)}$$

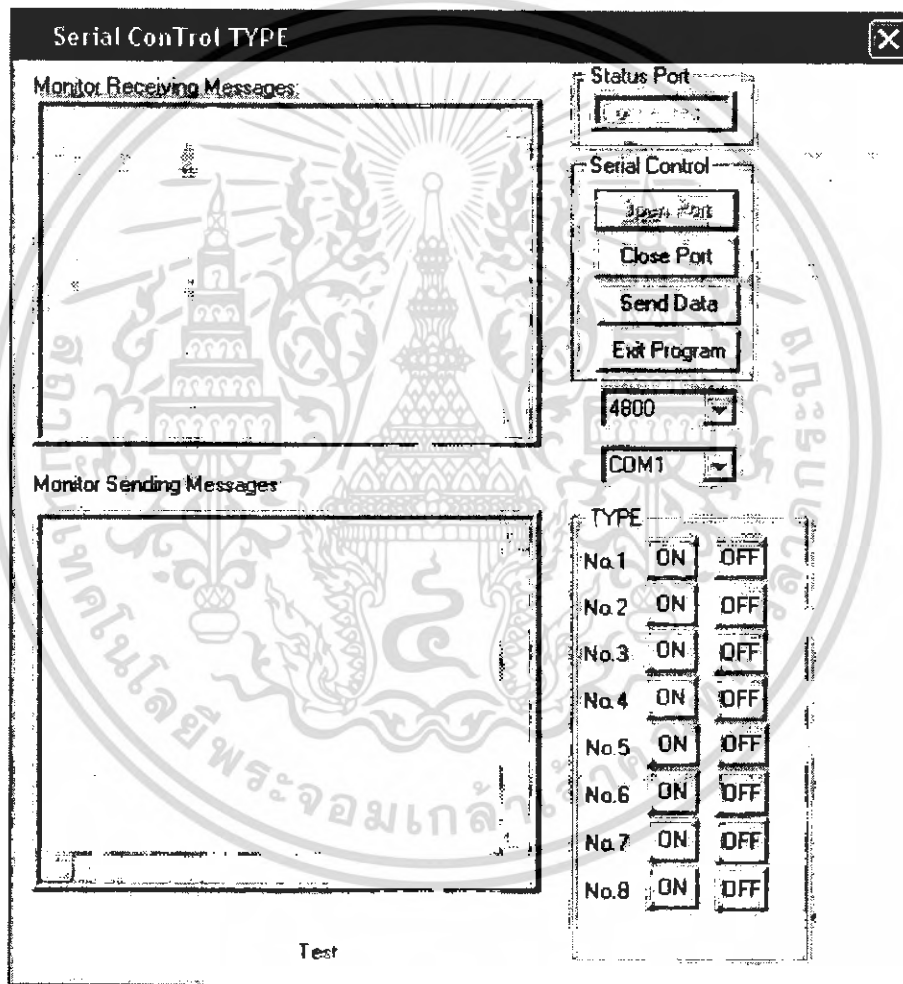
$$= 70.487pF$$

เลือกใช้ค่า R และ C ที่มีค่าใกล้เคียงกับค่าที่คำนวณได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.4.1 โปรแกรมรับ – ส่งข้อมูล

สำหรับการควบคุมอุปกรณ์ไฟฟ้าผ่านสายไฟฟ้าเอซี จะใช้คอมพิวเตอร์รับคำสั่งจากผู้ใช้ โดยผู้ใช้งานจะต้องทำการเปิดพอร์ตเพื่อทำการสื่อสารข้อมูลรวมทั้งตั้งค่าบอครทให้ตรงกันระหว่างเครื่องรับและเครื่องส่งเพื่อที่จะทำการเลือกควบคุมอุปกรณ์ไฟฟ้าผ่านทางหน้าต่างโปรแกรมได้ ส่วนการส่งข้อความระหว่างเครื่องคอมพิวเตอร์ผ่านสายไฟฟ้าเอซีนั้น ผู้ใช้สามารถที่จะพิมพ์ข้อความที่ต้องการสนทนากันและทำการกดปุ่ม Send โดยที่หน้าต่างโปรแกรมการควบคุมอุปกรณ์ไฟฟ้าจะอยู่ในหน้าต่างเดียวกันกับโปรแกรมการสนทนา ซึ่งใช้ภาษา VISUAL C++ ดังรูปที่ 3.10

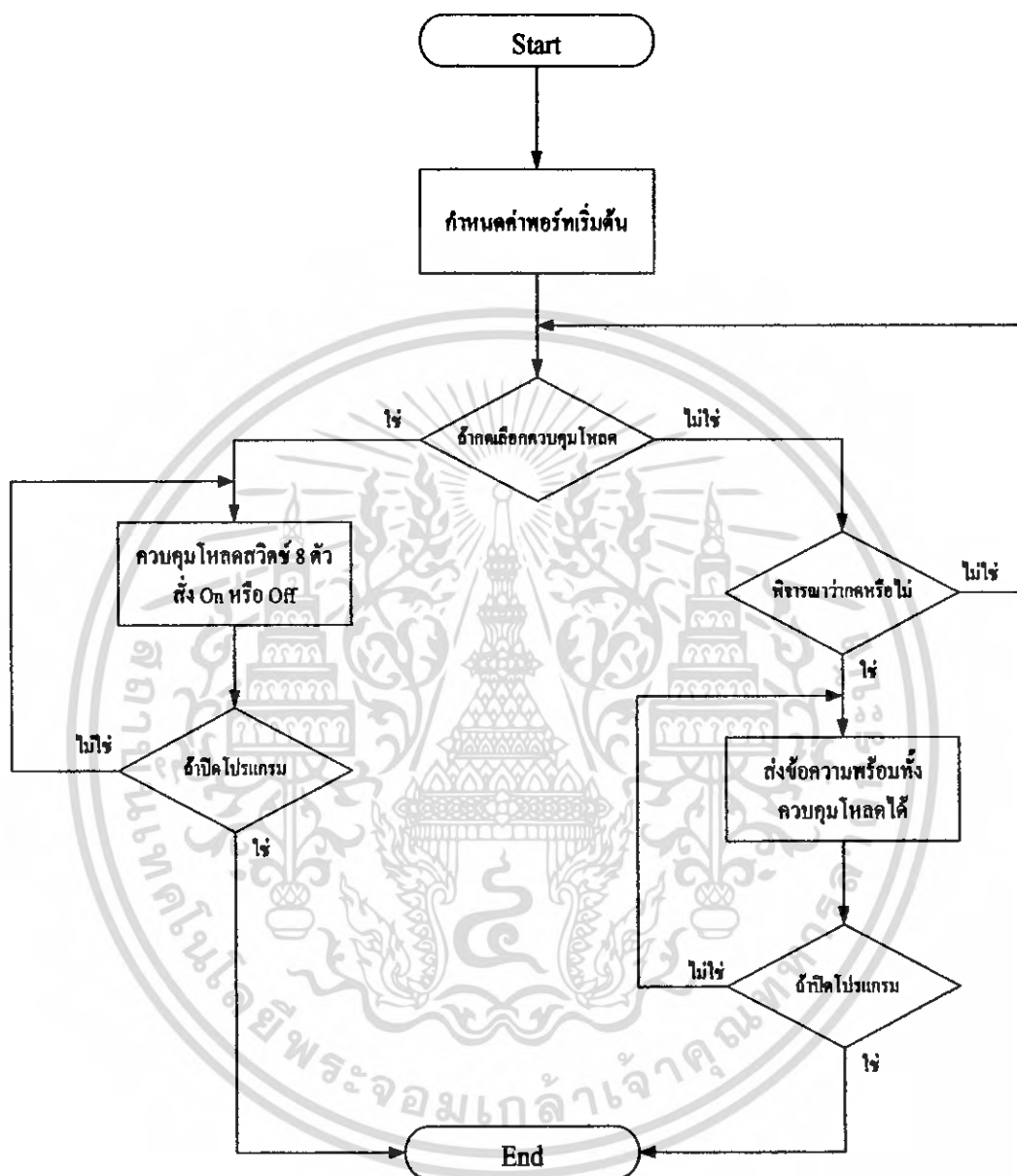


รูปที่ 3.10 หน้าต่างโปรแกรมสำหรับควบคุมอุปกรณ์ไฟฟ้าและการสนทนา

ผังการทำงานของ โปรแกรมในส่วนของ โปรแกรมหลักและส่วนของการสนทนาดังรูปที่ 3.11

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ผังการทำงานของโปรแกรมในส่วนของโปรแกรมหลักและส่วนของการสนทนาดังรูปที่ 3.11

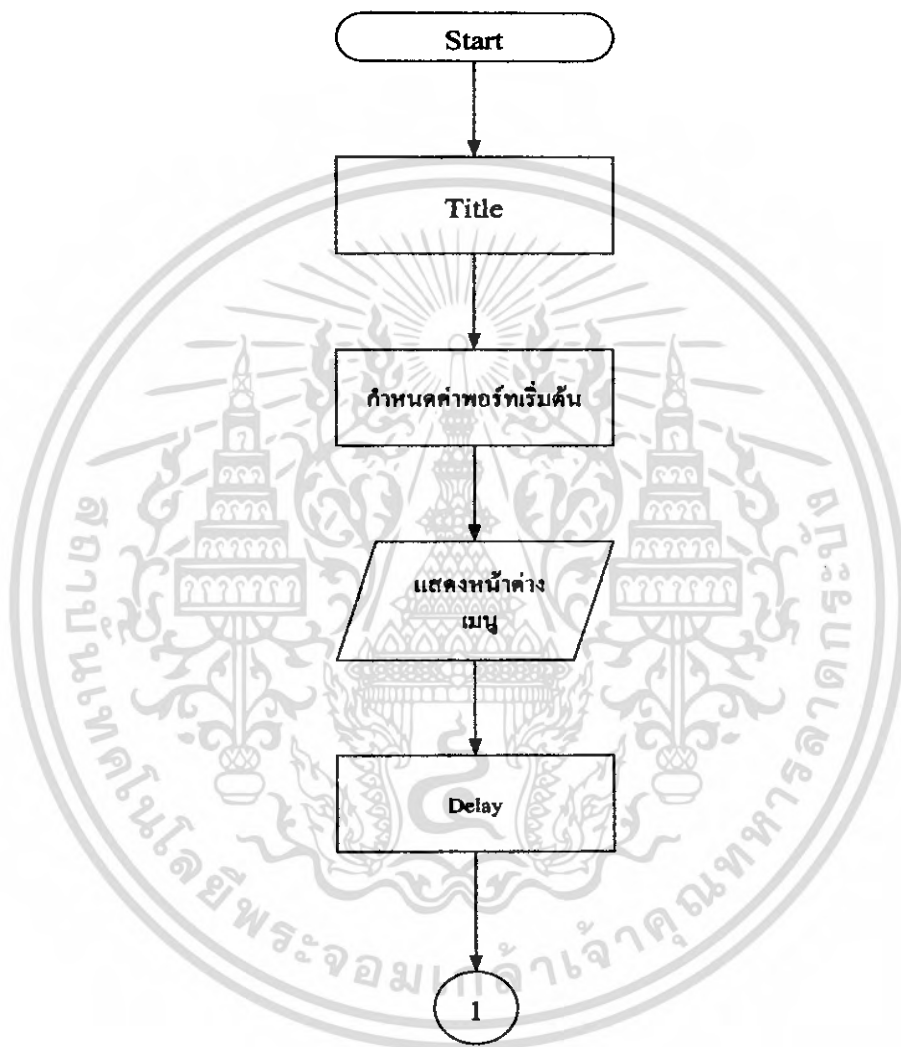


รูปที่ 3.11 ผังการทำงานของโปรแกรมหลักและส่วนการสนทนา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

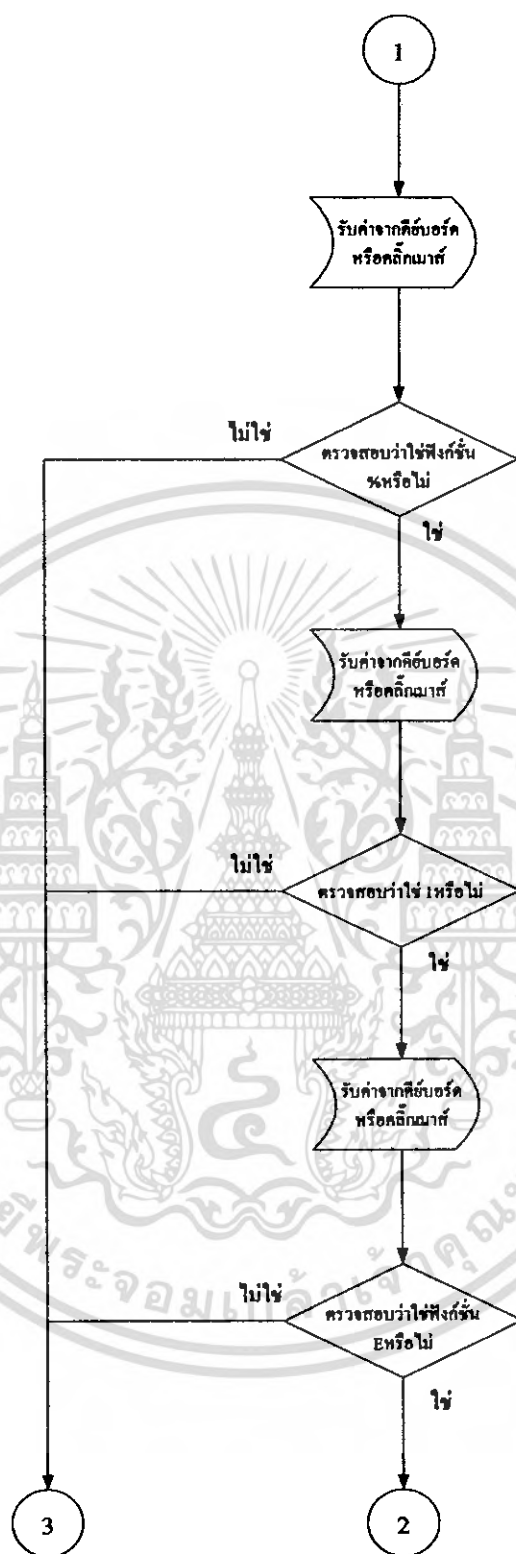
3.4.2 ส่วนของคอนโทรลเลอร์

คอนโทรลเลอร์ MCS-51 จะรับ Code เข้ามาประมวลผลว่าเป็นคำสั่งใด และจะทำงานตามคำสั่งนั้นผังการทำงานของ MCS-51 ดังรูปที่ 3.12



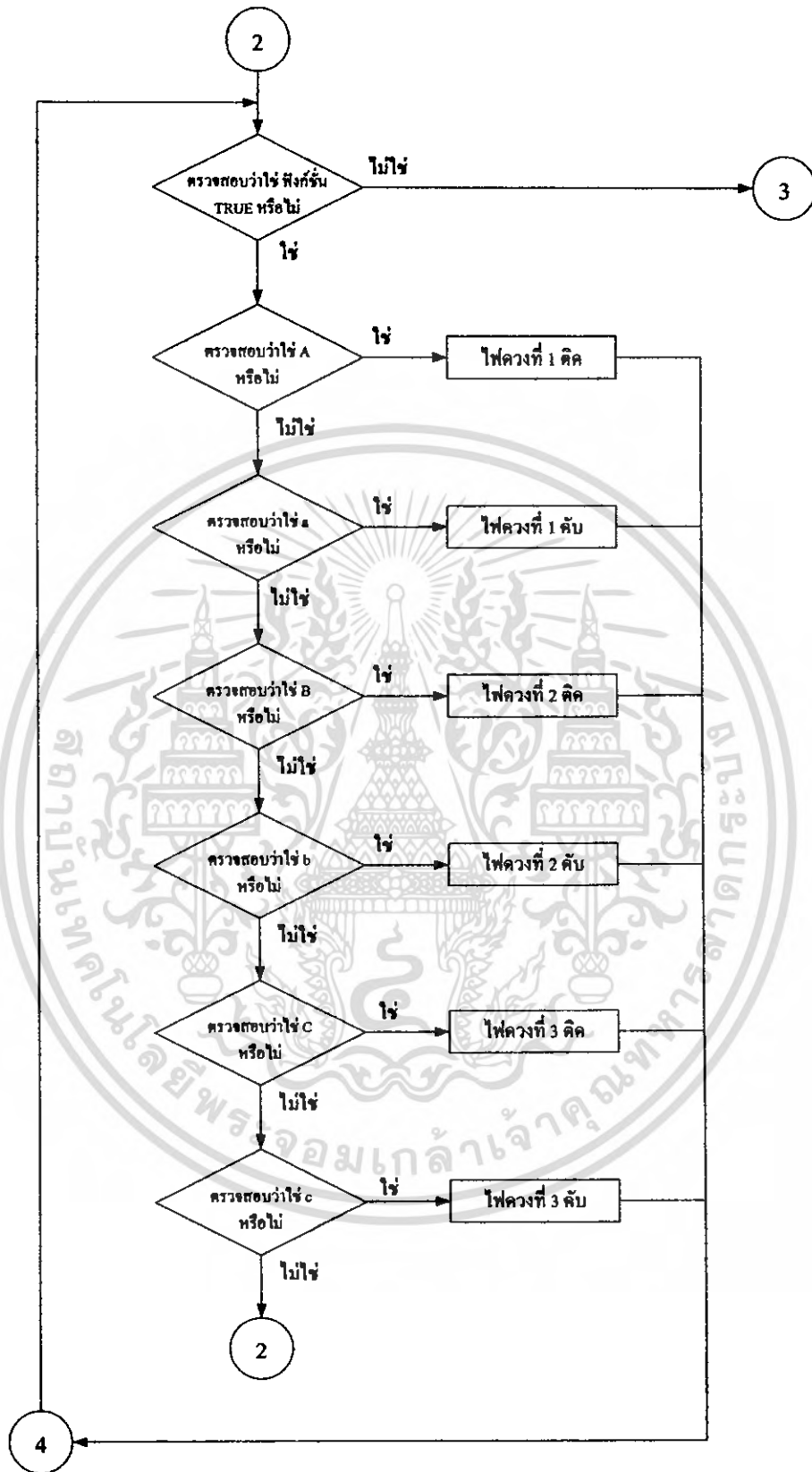
รูปที่ 3.12 ผังการทำงานของโปรแกรมควบคุมอุปกรณ์ไฟฟ้าด้วย MCS-51

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



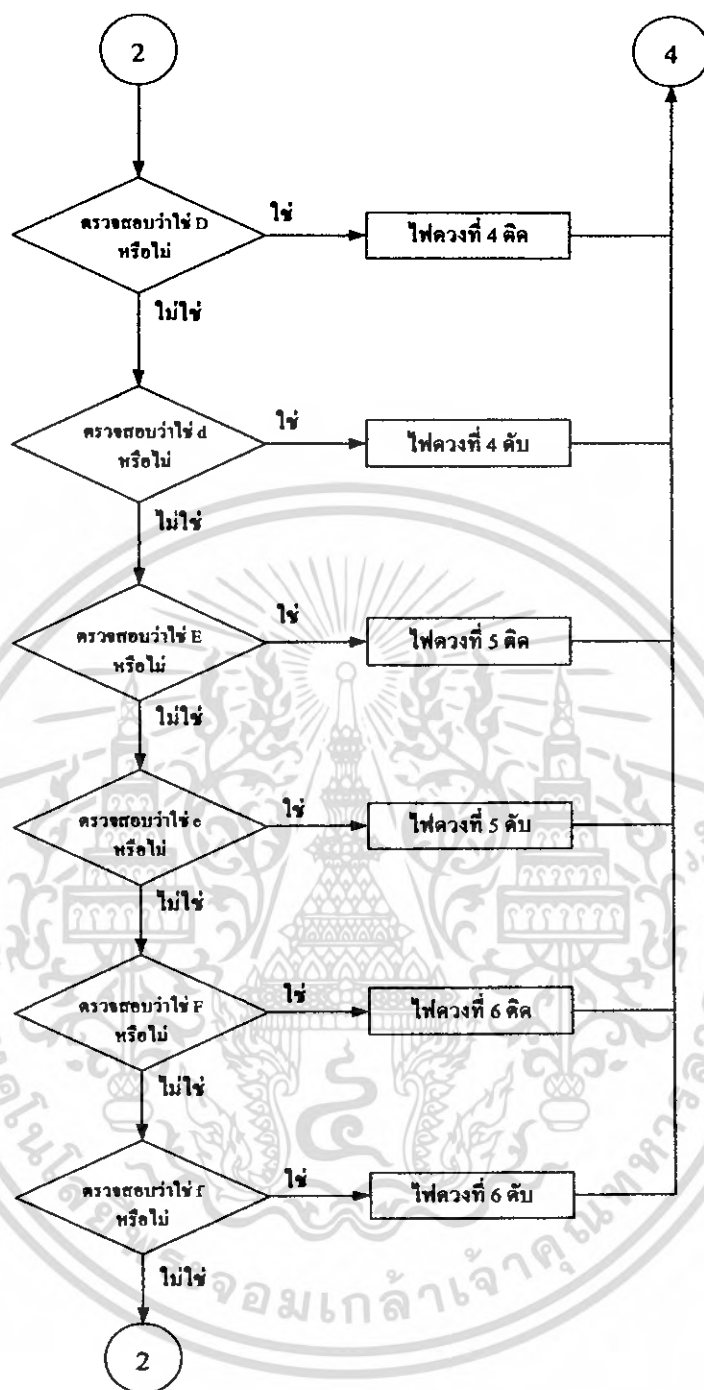
รูปที่ 3.12 (ต่อ) ผังการทำงานของ โปรแกรมควบคุมอุปกรณ์ไฟฟ้าด้วย MCS-51

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



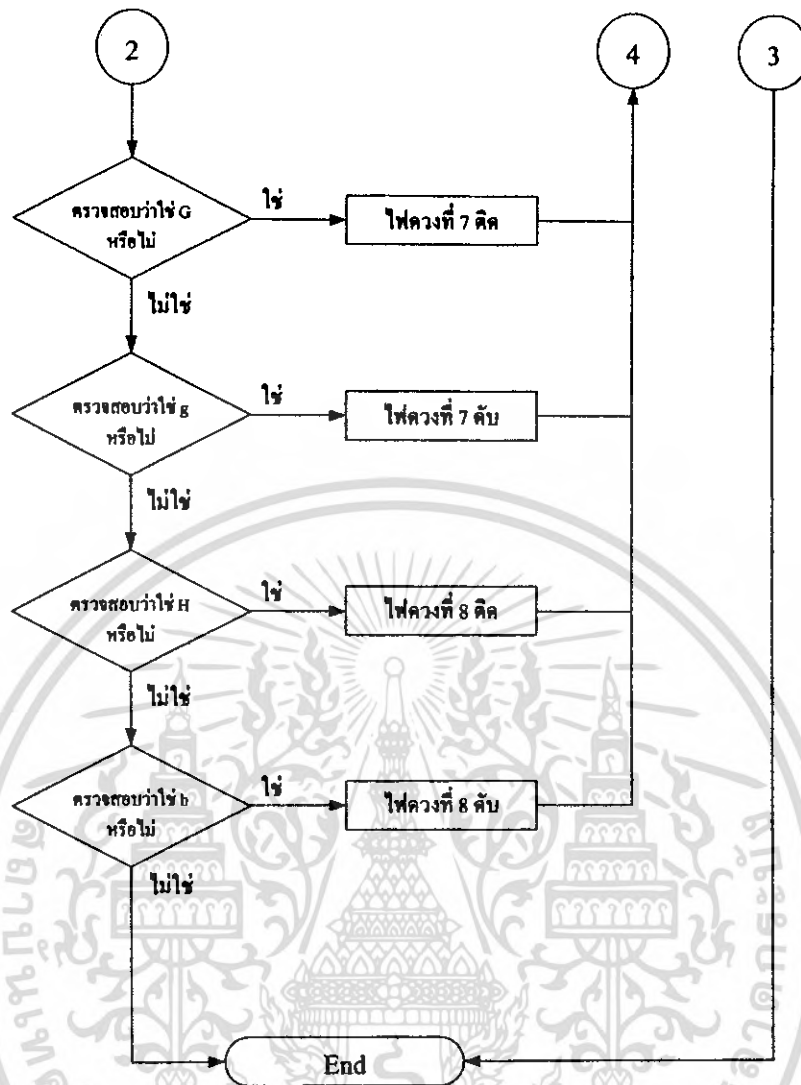
รูปที่ 3.12 (ต่อ) ผังการทำงานของโปรแกรมควบคุมอุปกรณ์ไฟฟ้าด้วย MCS-51

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.12 (ต่อ) ผังการทำงานของโปรแกรมควบคุมอุปกรณ์ไฟฟ้าด้วย MCS-51

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.12 (ต่อ) ผังการทำงานของโปรแกรมควบคุมอุปกรณ์ไฟฟ้าด้วย MCS-51

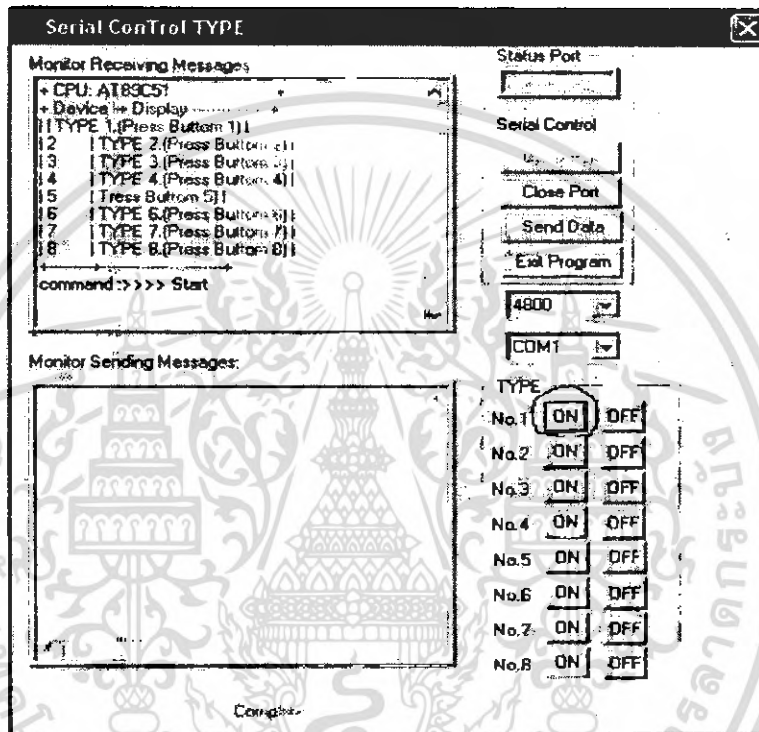
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

การทดลองและผลการทดลอง

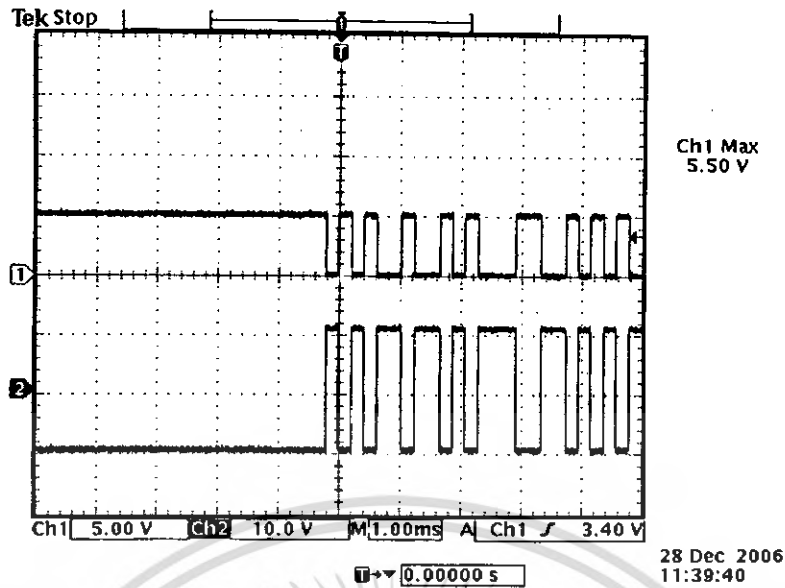
4.1 การทดลองควบคุมการเปิด - ปิดอุปกรณ์ไฟฟ้า

การควบคุมการเปิด - ปิดของอุปกรณ์ไฟฟ้าทำได้โดยการเปิด โปรแกรมในส่วนที่ใช้ควบคุม อุปกรณ์ไฟฟ้าขึ้นมาซึ่งจะมีลักษณะดังรูปที่ 4.1 และ รูปที่ 4.3



รูปที่ 4.1 หน้าต่างโปรแกรมที่ใช้ในการควบคุมอุปกรณ์ไฟฟ้า

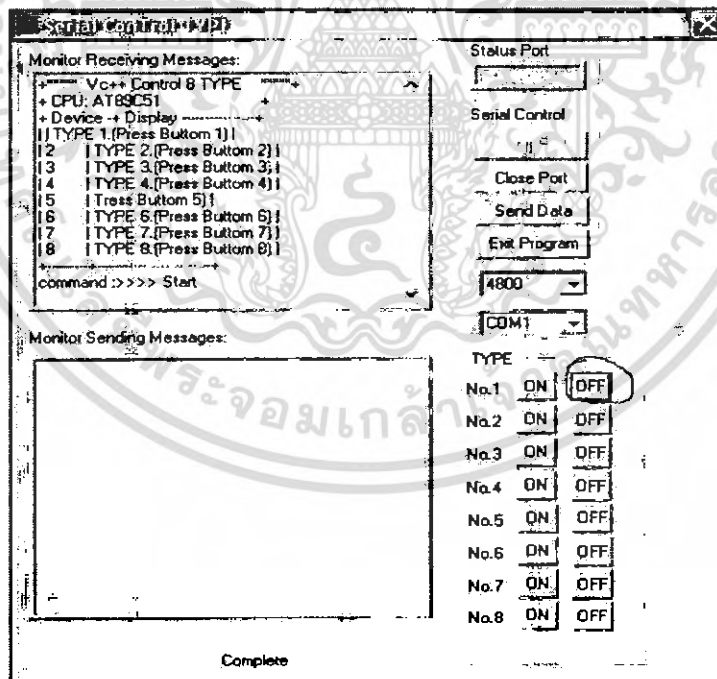
โดยจะทำการทดลองเปิด-ปิดอุปกรณ์ไฟฟ้าตัวที่ 1 (No.1) เมื่อทำการ Send Type เพื่อเปิดอุปกรณ์ไฟฟ้า ได้คขนาด 8 บิตจะถูกส่งออกทางพอร์ต RS-232 เมื่อทำการ วัดสัญญาณที่ส่งออกจากพอร์ต RS-232 ที่เป็น สัญญาณคำสั่งปิดอุปกรณ์ไฟฟ้างดังรูปที่ 4.2 และรูปที่ 4.4



CH1: สัญญาณเมื่อผ่านออกจาก MAX-232

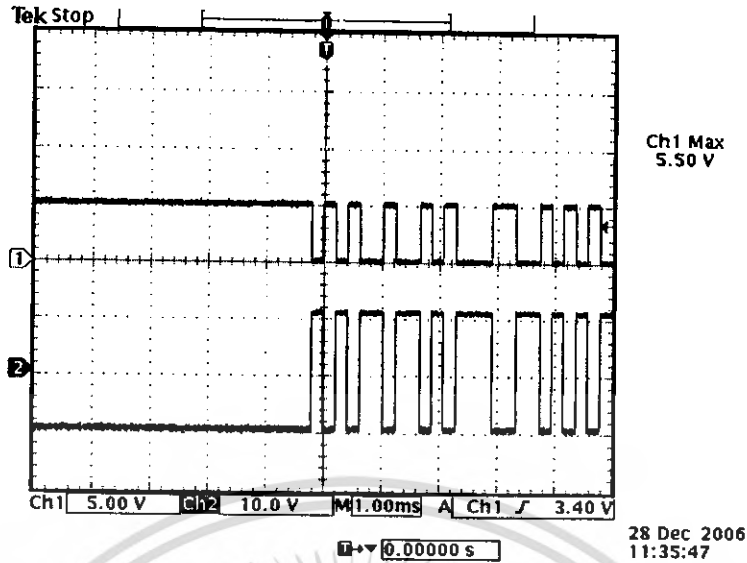
CH2: สัญญาณที่ออกจากพอร์ท RS-232

รูปที่ 4.2 สัญญาณคำสั่งเปิดอุปกรณ์ไฟฟ้าตัวที่ 1 ที่ออกจากพอร์ท RS-232



รูปที่ 4.3 หน้าต่างโปรแกรมที่สั่งปิดอุปกรณ์ไฟฟ้าตัวที่ 1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

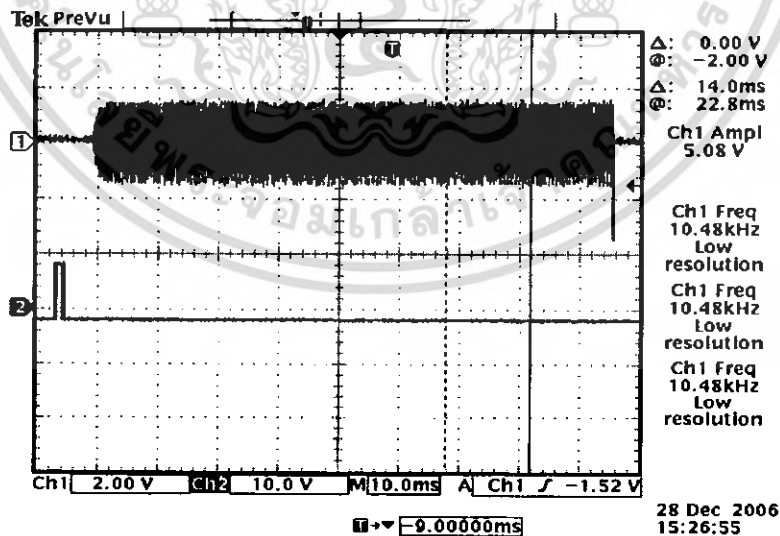


CH1: สัญญาณเมื่อผ่านออกจาก MAX-232

CH2: สัญญาณที่ออกจากพอร์ต RS-232

รูปที่ 4.4 สัญญาณคำสั่งปิดอุปกรณ์ไฟฟ้าตัวที่ 1 ที่ออกจากพอร์ต RS-232

ในส่วนตัวโมเด็มจะทำหน้าที่มอดูเลตสัญญาณที่รับมาจากตัวคอนโทรลเลอร์ซึ่งการมอดูเลตจะใช้เทคนิคการมอดูเลตแบบ FSK โดยข้อมูลที่ต้องการส่งจะถูกบรรจุเข้าไปในเฟรมข้อมูล โดยเฟรมข้อมูลประกอบไปด้วยส่วนของ Preamble 2 bytes, System address 2 bytes, Destination address 2 bytes, Control 3 bytes และ Data 3 bytes ซึ่งรูปเฟรมสัญญาณจะมีลักษณะดังรูปที่ 4.5, 4.6 และ 4.7 ตามลำดับ

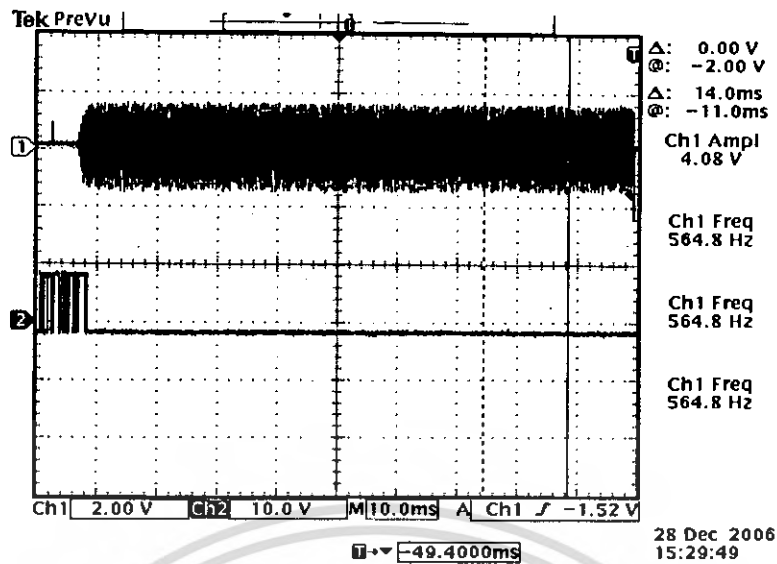


CH1: เฟรมสัญญาณ FSK ที่ได้จากภาคมอดูเลต

CH2: สัญญาณก่อนเข้าภาคมอดูเลต

รูปที่ 4.5 ลักษณะสัญญาณส่งข้อความว่า “a” เมื่อผ่านภาคมอดูเลต

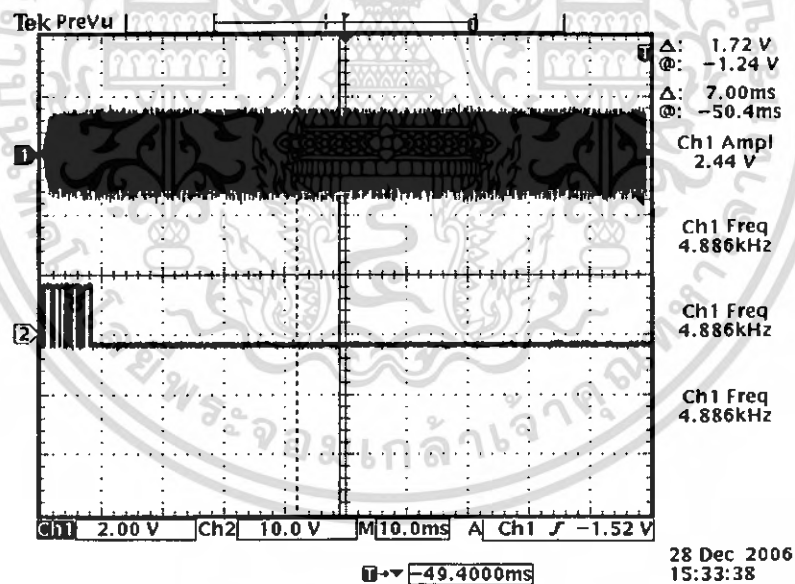
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



CH1: เฟรมสัญญาณ FSK ที่ได้จากภาคมอดูเลต

CH2: สัญญาณก่อนเข้าภาคมอดูเลต

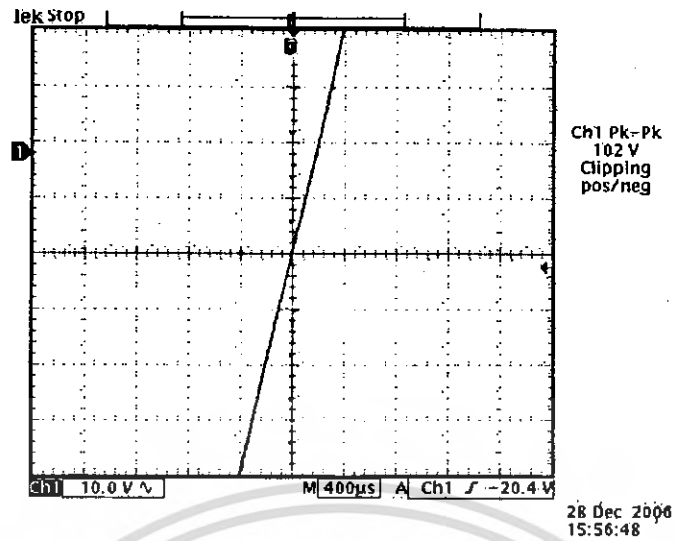
รูปที่ 4.6 ลักษณะสัญญาณกำลังเปิดอุปกรณ์ไฟฟ้าตัวที่ 1 เมื่อผ่านภาคมอดูเลต



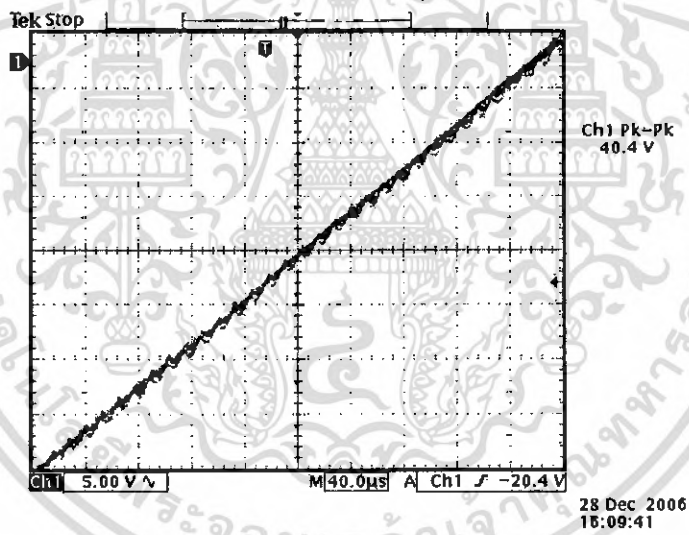
CH1: เฟรมสัญญาณ FSK ที่ได้จากภาคมอดูเลต

CH2: สัญญาณก่อนเข้าภาคมอดูเลต

รูปที่ 4.7 ลักษณะสัญญาณส่งข้อความว่า "SAWADEE" เมื่อผ่านภาคมอดูเลต



รูปที่ 4.8 สัญญาณในสายไฟฟ้าเอซีขณะที่ไม่มีการส่งข้อมูล



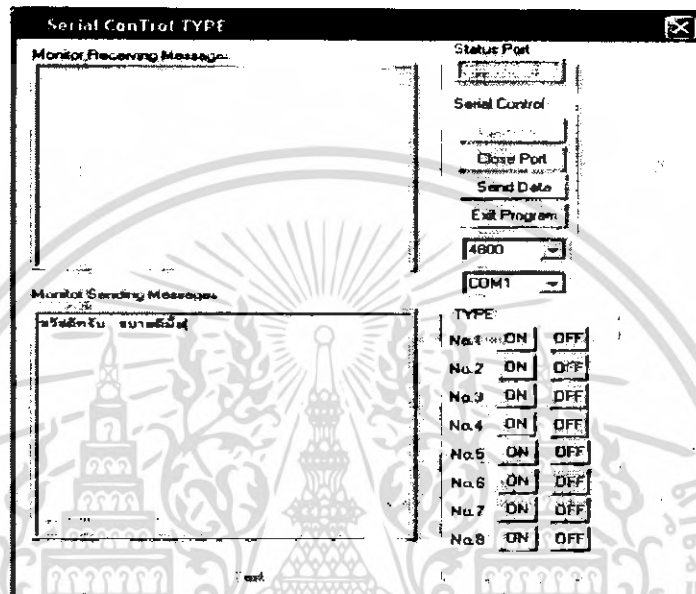
รูปที่ 4.9 สัญญาณในสายไฟฟ้าเอซีขณะที่มีการส่งข้อมูล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

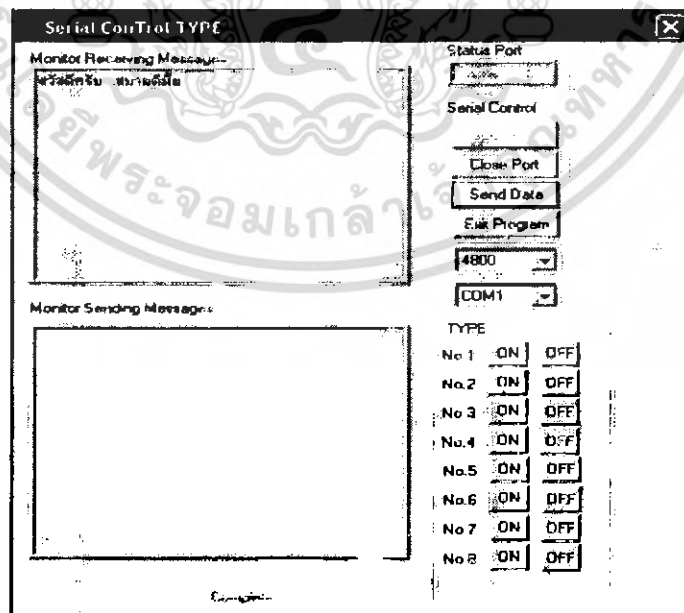
4.2 การทดลองการส่งข้อความระหว่างเครื่องคอมพิวเตอร์

ในส่วนของการรับส่งข้อความระหว่างคอมพิวเตอร์ทำได้โดยการเปิดหน้าต่างโปรแกรมสนทนา ซึ่งหน้าต่างโปรแกรมนี้จะใช้งานร่วมกับหน้าต่างโปรแกรมการควบคุมอุปกรณ์ไฟฟ้าด้วย

การทำงานของโปรแกรมสนทนานั้น เมื่อต้องการส่งข้อความด้านส่งจะต้องเลือกพิมพ์ข้อความลงไป ใน Text box ด้านล่างคือ “Monitor Sending Messages” แล้วทำการพิมพ์ข้อความลงไปด้วยรูปที่ 4.10



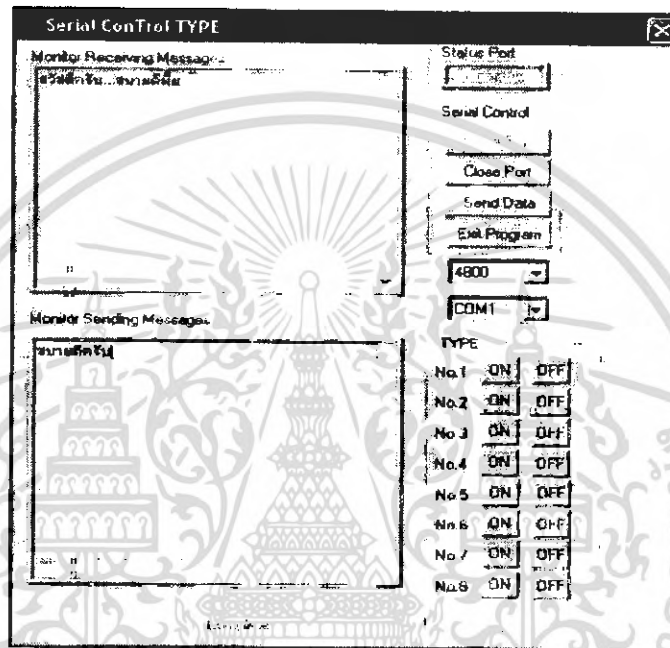
รูปที่ 4.10 แสดงการส่งข้อความจาก Text box ด้านส่ง



รูปที่ 4.11 แสดงข้อความใน Text box “Monitor Receiving Messages” ของด้านส่งที่ส่งไปด้านรับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 4.11 ข้อความจากด้านส่งจะถูกแสดงใน Monitor รับข้อความของด้านส่งเมื่อทำการกดปุ่ม Send Data เพื่อให้ข้อความไปถึงด้านรับโดยผ่านสายไฟฟ้าเอซี หลังจากส่งข้อความแล้วทางด้านรับก็จะได้รับข้อความที่ถูกส่งมาแสดงให้เห็นใน Monitor รับข้อความของด้านรับดังรูปที่ 4.12 เมื่อด้านรับต้องการส่งข้อความตอบกลับก็สามารถทำได้โดยการพิมพ์ข้อความที่ต้องการจะสื่อสารกันลงไป ใน Monitor ส่งข้อความของด้านรับไปยังด้านส่ง



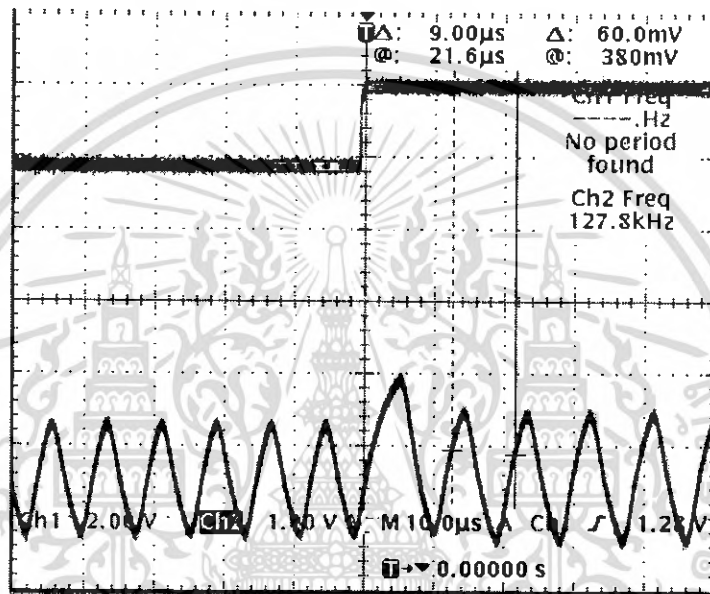
รูปที่ 4.12 แสดงการรับข้อความจากด้านส่งพร้อมทั้งส่งข้อความกลับไปยังด้านส่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

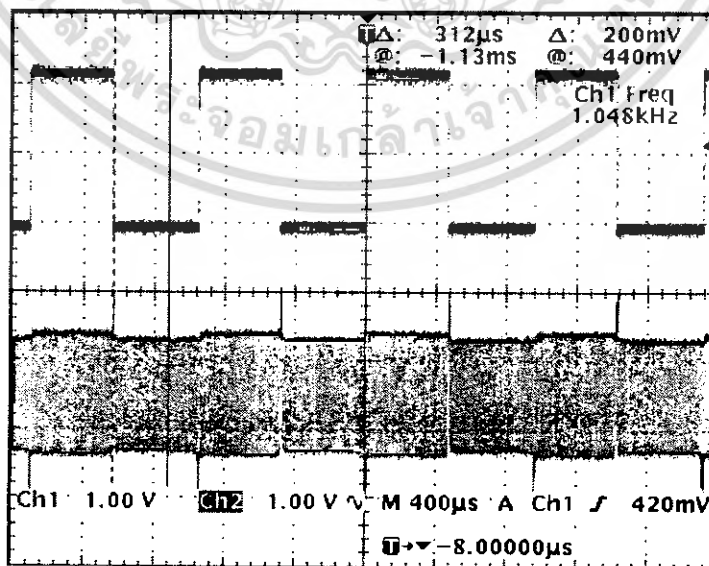
4.3 การทดลองวงจรมอดูเลตและดีมอดูเลตแบบ FSK

ในส่วนของวงจรมอดูเลตและดีมอดูเลตนั้น จะทำการสร้างขึ้นทั้ง 2 ฟังก์ชันทำการติดต่อสื่อสารกัน โดยที่แต่ละฝั่งจะมีหน้าที่หลักคือมอดูเลตและทำการคัปปลิงสัญญาณลงสายไฟฟ้าเอซี ที่ฝั่งส่งข้อมูลหรือดีมอดูเลตสัญญาณและทำการคัปปลิงสัญญาณคืนจากสายไฟฟ้าเอซี ที่ฝั่งรับข้อมูลดังผลการทดลองต่อไปนี้

4.3.1 ผลการทดลองวงจรมอดูเลตและการคัปปลิงสัญญาณทางด้านส่ง



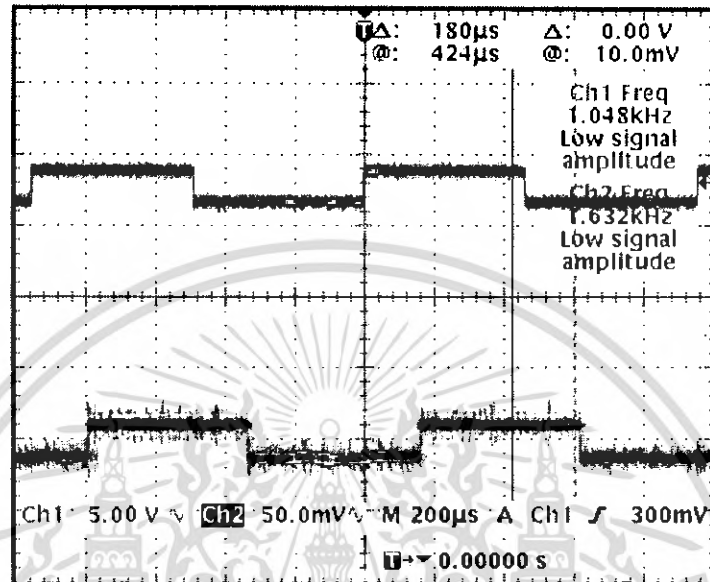
รูปที่ 4.13 แสดงสัญญาณเอาต์พุตที่วงจร FSK มอดูเลต



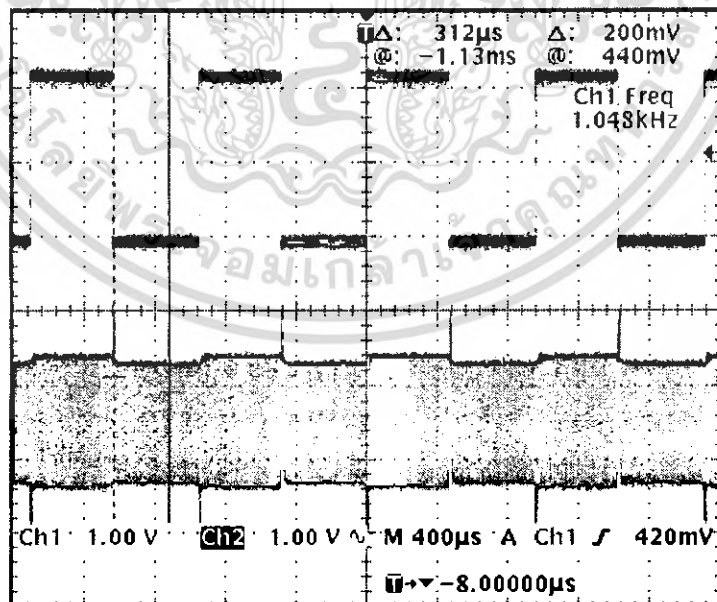
รูปที่ 4.14 แสดงสัญญาณเอาต์พุตที่วงจรคัปปลิงตัวส่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.3.2 ผลการทดลองวงจรตีมอดูเลตและการตีกลับสัญญาณทางด้านรับ



รูปที่ 4.15 แสดงสัญญาณเอาต์พุตที่วงจร FSK ตีมอดูเลต



รูปที่ 4.16 แสดงสัญญาณเอาต์พุตที่วงจรตีกลับตัวรับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5 บทวิจารณ์และบทสรุป

โครงการการส่งข้อมูลผ่านสายไฟฟ้าเอซีนี้เป็นลักษณะการส่งข้อมูลจากจุดหนึ่งไปยังอีกจุดหนึ่ง โดยมีสายไฟฟ้าเอซี 220 โวลต์ เป็นตัวกลางนำพาข้อมูลโดยใช้หลักการมอดูเลตแบบ FSK (Frequency Shift Keying) โดยสามารถแบ่งการทดลองออกเป็น 2 รูปแบบคือ การส่งข้อความระหว่างคอมพิวเตอร์ รวมทั้งการควบคุมอุปกรณ์ไฟฟ้าและการสร้างโมเด็มสำหรับการสื่อสารผ่านระบบสายไฟฟ้าเอซี

5.1 การสื่อสารข้อมูลและการควบคุมอุปกรณ์ไฟฟ้า

จากการทดสอบการส่งข้อมูลที่ทำงานด้วยฮาร์ดแวร์ชิ้นนี้ผ่านหน้าต่างโปรแกรม Visual C++ จะพบว่าตัวอักษรที่แสดงออกมาทางด้านฝ่ายรับจะตรงกับตัวอักษรที่ฝ่ายส่งได้ทำการพิมพ์ ทั้งนี้ต้องขึ้นอยู่กับความเร็วที่ส่งข้อมูลซึ่งจะมีผลต่อความถูกต้องของข้อมูลที่ทำกรติดต่อสื่อสารกัน เช่น อัตราการส่งผ่านข้อมูล (บิตเรท) ระหว่างด้านรับและด้านส่งต้องมีค่าเดียวกัน รวมทั้งค่าอัตราสัญญาณในหนึ่งคาบเวลา (บอดเรท) ต้องเป็นค่าเดียวกัน ในส่วนของการสื่อสารข้อมูลที่ได้ทำการทดสอบนี้จะเป็นแบบฮาล์ฟดูเพล็กซ์ ซึ่งความถูกต้องของข้อความในการรับส่งกันนั้นจะอยู่ที่ระยะทางไม่เกิน 75-80 เมตร โดยผลการทดลองส่วนมากจะตั้งค่าบอดเรทที่ 1200 และ 4800 บอด ในกรณีที่มีโหลดต่อร่วมอยู่ในระบบสายไฟฟ้าเอซีที่มีเฟสตรงกันในขณะที่ทำการทดลองนั้นจะทำให้ความถูกต้องของข้อมูลในการสื่อสารกันมีระยะทางลดลงตามจำนวนของโหลดที่มีต่อร่วม สาเหตุอันเนื่องมาจากสัญญาณรบกวนและค่าความเป็นอิมพีแดนซ์ของโหลดที่เพิ่มขึ้นตามจำนวนของโหลด

ส่วนของการควบคุมอุปกรณ์ไฟฟ้านั้นจะทำการการควบคุมผ่านหน้าต่างโปรแกรม Visual C++ เช่นเดียวกัน โดยโปรแกรมจะส่งชุดคำสั่ง 8 บิตจากด้านส่งแล้วถูกมอดูเลตแบบ FSK ด้วยชุดบอร์ดโมเด็มด้านส่ง หลังจากนั้นวงจรคัปปลิ่งที่ต่อร่วมอยู่กับโมเด็มจะทำหน้าที่คัปปลิ่งสัญญาณที่ถูกมอดูเลตลงสายไฟฟ้าเอซี เมื่อสัญญาณถูกส่งผ่านมาถึงด้านรับแล้วโมเด็มทางด้านรับจะทำการคัปปลิ่งสัญญาณจากสายไฟฟ้าเอซี และดีมอดูเลตเป็นชุดคำสั่ง 8 บิตออกมาแล้วส่งให้ไมโครคอนโทรลเลอร์ประมวลผลไปสั่งการเปิดและปิดอุปกรณ์ไฟฟ้าได้อย่างถูกต้อง โดยที่การทดลองครั้งนี้ได้ใช้อุปกรณ์ไฟฟ้าเป็นหลอดไฟทั้งหมด 8 หลอด พร้อมทั้งแสดงผลการควบคุมผ่านทางหน้าต่างโปรแกรมที่ด้านส่งและด้านรับ

5.2 การสร้างโมเด็มสำหรับการสื่อสารผ่านระบบสายไฟฟ้ากำลัง

เนื่องจากโมเด็มที่ใช้ในการทดลองนั้นเป็นอุปกรณ์ที่อยู่ในรูปของชุดอุปกรณ์สำเร็จรูป ซึ่งหาซื้อได้ยาก อีกทั้งในแง่ของราคาทีอุปกรณ์ชนิดนี้มีราคาค่อนข้างสูง จึงเป็นที่มาของการสร้างโมเด็มสำหรับการทดลอง โดยหลักการสร้างที่สำคัญนั้นจะอาศัยไอซีมอดูเลตและดีมอดูเลต (XR-2206 และ XR-2211) เป็นหัวใจหลักในการทำโมเด็ม

5.3 ปัญหาและอุปสรรคในการทำงาน

- ในส่วนของการส่งข้อความระหว่างคอมพิวเตอร์นั้นจะต้องตั้งค่าบอดเรทของโปรแกรมแสดงผลและชุดบอร์ด โมเด็มให้ตรงกัน เพราะถ้าทำการตั้งค่าไม่ตรงกันจะไม่สามารถติดต่อสื่อสารกันได้
- ส่วนของโปรแกรมแสดงผลการสนทนาและการควบคุมอุปกรณ์ไฟฟ้านั้น ยังไม่สามารถแสดงผลการสนทนาผ่านหน้าต่างโปรแกรมพร้อมทั้งควบคุมอุปกรณ์ไฟฟ้าในขณะเดียวกันได้ กล่าวคือสามารถทำงานได้เพียงอย่างใดอย่างหนึ่งเท่านั้น
- ส่วนของโมเด็มที่สร้างขึ้นนั้นยังประสบปัญหาเรื่องของสัญญาณรบกวน อันเนื่องมาจากคุณลักษณะของสายไฟฟ้าเอชซี ทำให้ผลการทดลองที่ได้นั้นเป็นการเปรียบเทียบกับเฉพาะสัญญาณที่คัปปลิงและคิปลิงจากการส่งผ่านไปยังสายไฟฟ้าเอชซี ยังไม่สามารถนำสัญญาณที่ได้ไปใช้ในการควบคุมอุปกรณ์ไฟฟ้าได้

5.4 แนวทางการพัฒนาและการปรับปรุง

- สามารถนำไปควบคุมอุปกรณ์ไฟฟ้าให้มากกว่าเดิมได้โดยใช้ไอซีขยายพอร์ทของควมโครคอนโทรลเลอร์ให้มีพอร์ทในการควบคุมที่เพิ่มขึ้น
- เนื่องจากในปัจจุบันเริ่มมีไอซี Power Line Modem ที่มีฟังก์ชันและประสิทธิภาพการใช้งานที่เพิ่มขึ้น ทำให้สามารถนำไปสร้างโมเด็มที่มีประสิทธิภาพการใช้งานได้มากขึ้นกว่าเดิม
- ทำการปรับปรุงส่วนของโปรแกรมแสดงผลให้สามารถรองรับการสั่งการควบคุมอุปกรณ์ไฟฟ้าได้เพิ่มขึ้นและมีฟังก์ชันการใช้งานเพิ่มขึ้นได้
- ทำการปรับปรุงภาคขยายสัญญาณในโมเด็มให้มีอัตราขยายที่สูงขึ้น ซึ่งจะทำให้มีอัตราขยายที่สูงขึ้นทำให้มีค่า Signal to Noise Ratio มีค่าที่เพิ่มขึ้น สามารถทำให้ได้ระยะทางส่งข้อมูลที่ไกลขึ้นกว่าเดิมได้

หนังสืออ้างอิง

- [1] Klaus Dostert, “Power-line Communications”, Prentice Hall, PTR, 2001.
- [2] สมยศ จุณณะปิยะ, “การประยุกต์ใช้งานไมโครคอนโทรลเลอร์”, สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง, กรุงเทพฯ, พ.ศ. 2546.
- [3] วิวัฒน์ กิรานนท์, “วิศวกรรมการสื่อสาร”, อักษรสยามการพิมพ์, กรุงเทพฯ, พ.ศ. 2544.
- [4] วาทิต เบญจพลกุล, “การสื่อสารข้อมูล”, SOPHIA PUBLISHING, กรุงเทพฯ, พ.ศ. 2541.
- [5] ปราโมทย์ วาดเขียน, วิวัฒน์ กิรานนท์, “พื้นฐานการสื่อสารข้อมูล”, สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง, กรุงเทพฯ, พ.ศ. 2537.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โปรแกรมควบคุมอุปกรณ์ไฟฟ้า

```
/*-----*/
// Program           : Control $ TYPE
// Description       : Control Device
// Filename          : ConTrl4T.c
// C compiler        : Keil 7.50
/*-----*/
#include <reg51.h>    // Header include register for normal MCS-51
#include <stdio.h>    // prototype declarations for I/O functions
#include <string.h>
#include <stdlib.h>   // Standard functions.
#include <ctype.h>    // Prototypes for character functions.

sbit Out0 = P1^0;    // Define port for Out at P1.0
sbit Out1 = P1^1;    // Define port for Out at P1.1
sbit Out2 = P1^2;
sbit Out3 = P1^3;
sbit Out4 = P1^4;    // Define port for Out at P1.4
sbit Out5 = P1^5;    // Define port for Out at P1.5
sbit Out6 = P1^6;
sbit Out7 = P1^7;
/*****
/***** Function for delay time *****/
/*****
/**** Constants *****/
#define TRUE 1

/**** Global variables *****/
char code menu[] =
    "\n"
    "+***** Vc++ Control 8 TYPE *****+\n"
    "+ CPU: AT89C51 +\n"
    "+ Device +- Display -----+\n"
    "| 1 | TYPE 1.(Press Buttom 1) |\n"
    "| 2 | TYPE 2.(Press Buttom 2) |\n"
    "| 3 | TYPE 3.(Press Buttom 3) |\n"
    "| 4 | TYPE 4.(Press Buttom 4) |\n"
    "| 5 | TYPE 5.(Press Buttom 5) |\n"
    "| 6 | TYPE 6.(Press Buttom 6) |\n"
    "| 7 | TYPE 7.(Press Buttom 7) |\n"
    "| 8 | TYPE 8.(Press Buttom 8) |\n"
    "+-----+\n"
    "command :";

/**** Functions *****/
// Function : initializing for stream I/O
// Initializing serial port input/output
// Parameters : nothing
// Returned : nothing
void init_serial(void){

    SCON = 0x50;    // Setup serial port control register Mode 1:
                  // 8-bit uart var baud rate REN: enable
receiver
    PCON &= 0x7F;  // Clear SMOD bit in power ctrl reg This bit

                  // doubles the baud rate
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

    TMOD |= 0x20;    // Set M1 for 8-bit autoreload timer
    TH1 = 0xFA;     // Set autoreload value for timer1 4800 baud
                    // with 11.0592 MHz xtal
    TR1 = 1;       // Start timer 1
    TI = 1;        // Set TI to indicate ready to xmit
}

void delay(unsigned int tick)
{
    unsigned int x,y;           // Keep for counter loop
    for(x=0;x<tick;x++)        // Loop for delay define by tick
variable
    {
        for(y=0;y<133;y++);    // Loop for delay 444 time
    }
}

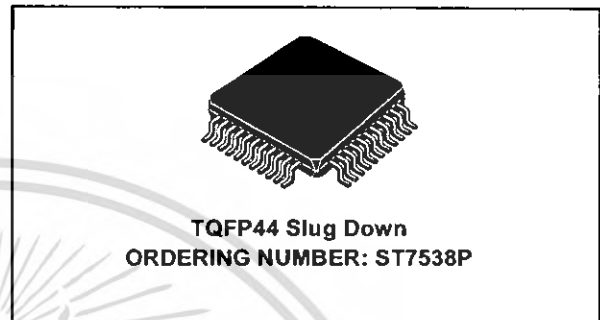
void title(void)
{
    unsigned char dat;
    dat=4;
    do{
        Out0=1;
        delay(150);
        Out0=0;
        delay(150);
    }while(--dat);
}
/*****
/***** Main Program *****/
/*****/
void main(void)
{
    char rxDat,i=0;
    Pl=0;
    title();
    init_serial();           // Init serial stream input/output
    printf(menu);           // Show menu
    printf(">>> Start \n");
    delay(1000);
    while(TRUE)
    {
        rxDat=_getkey();
        if(rxDat=='&')
        {
            rxDat=_getkey();
            if(rxDat=='1')
            {
                rxDat=_getkey();
                if(rxDat=='E')
                {
                    rxDat=_getkey();
                    switch(rxDat) {
                        case 'A':Out0=1;break;
                        case 'a':Out0=0;break;
                        case 'B':Out1=1;break;
                        case 'b':Out1=0;break;
                        case 'C':Out2=1;break;
                        case 'c':Out2=0;break;
                        case 'D':Out3=1;break;
                        case 'd':Out3=0;break;
                    }
                }
            }
        }
    }
}

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

POWER LINE FSK TRANSCEIVER

- HALF DUPLEX FREQUENCY SHIFT KEYING (FSK) TRANSCEIVER
- INTEGRATED POWER LINE DRIVER WITH PROGRAMMABLE VOLTAGE AND CURRENT CONTROL
- PROGRAMMABLE INTERFACE:
 - SYNCHRONOUS
 - ASYNCHRONOUS
- SINGLE SUPPLY VOLTAGE (FROM 7.5V UP TO 12.5V)
- VERY LOW POWER CONSUMPTION ($I_q=5\text{ mA}$)
- INTEGRATED 5V VOLTAGE REGULATOR (UP TO 100mA) WITH SHORT CIRCUIT PROTECTION
- 8 PROGRAMMABLE TRANSMISSION FREQUENCIES
- PROGRAMMABLE BAUD RATE UP TO 4800BPS
- RECEIVING SENSITIVITY 1 mVRMS
- SUITABLE TO APPLICATION IN ACCORDANCE WITH EN 50065 CENELEC SPECIFICATIONS
- CARRIER OR PREAMBLE DETECTION
- BAND IN USE DETECTION
- PROGRAMMABLE REGISTER WITH SECURITY CHECKSUM
- MAINS ZERO CROSSING DETECTION AND SYNCHRONIZATION

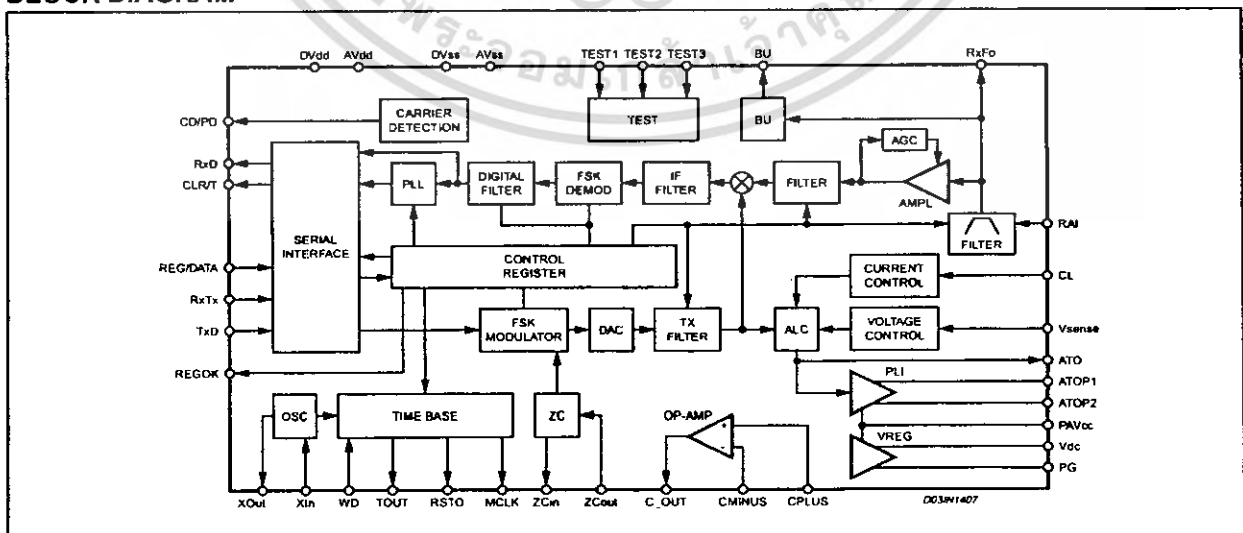


- WATCHDOG TIMER

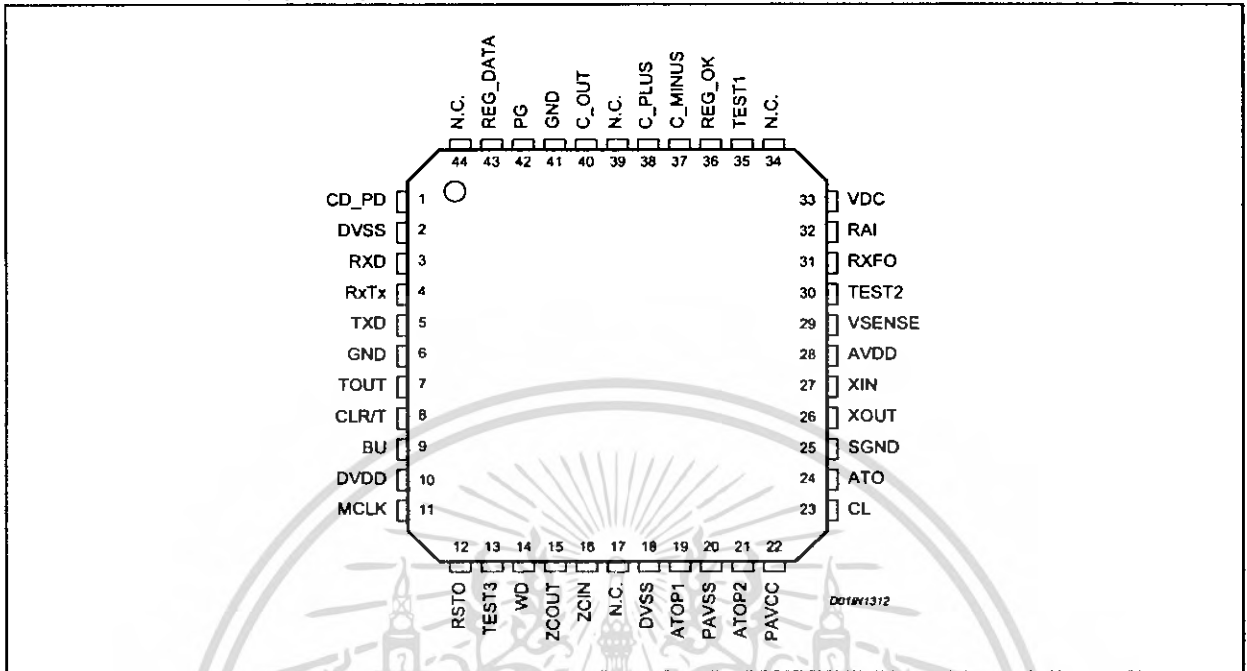
DESCRIPTION

The ST7538 is a Half Duplex synchronous/asynchronous FSK Modem designed for power line communication network applications. It operates from a single supply voltage and integrates a line driver and a 5V linear regulator. The device operation is controlled by means of an internal register, programmable through the synchronous serial interface. Additional functions as watchdog, clock output, output voltage and current control, preamble detection, time-out, band in use are included. Realized in Multipower BCDV technology that allows to integrate DMOS, Bipolar and CMOS structures in the same chip.

BLOCK DIAGRAM



PIN CONNECTION (Top view)



PIN DESCRIPTION

N°	Name	Type	Description
1	CD_PD	Digital/Output	Carrier or Preamble Detect Output. "1" No Carrier or Preamble Detected "0" Carrier or Preamble Detected
2	DVss	Supply	Digital Ground
3	RxD	Digital/Output	RX Data Output.
4	RxTx	Digital/Input with internal pull-up	Rx or Tx mode selection input. "1" - RX Session "0" - TX Session
5	TxD	Digital/Input with internal pull-down	TX Data Input.
6	GND	Supply	Substrate Ground (same function as PIN 41)
7	TOUT	Digital/Output	TX Time Out Event Detection "1" - Time Out Event Occurred "0" - No Time-out Event Occurred
8	CLR/T	Digital/Output	Synchronous Mains Access Clock or Control Register Access Clock
9	BU	Digital/Output	Band in use Output. "1" Signal within the Programmed Band "0" No Signal within the Programmed Band
10	DVdd	Supply	Digital Supply Voltage
11	MCLK	Digital/Output	Master Clock Output
12	RSTO	Digital/Output	Power On or Watchdog Reset Output
13	TEST 3	Digital/Input with internal pull-down	Test Input. Must be connected to DVss during Normal Operation

PIN DESCRIPTION (continued)

N°	Name	Type	Description
14	WD	Digital/Input with internal pull-up	Watchdog input. The Internal Watchdog Counter is cleared on the falling edges.
15	ZCOUT	Digital/Output	Zero Crossing Detection Output
16	ZCIN ¹	Analog/Input	Zero Crossing AC Input.
17	NC	Floating	Must be connected to DVss.
18	DVss	Supply	Digital Ground
19	ATOP1	Power/Output	Power Line Driver Output
20	PAVss	Supply	Power Analog Ground
21	ATOP2	Power/Output	Power Line Driver Output
22	PAVcc	Supply	Power Supply Voltage
23	CL ²	Analog/Input	Current Limiting Feedback. A resistor between CL and AVss sets the PLI Current Limiting Value
24	ATO	Analog/Output	Small Signal Analog Transmit Output
25	SGND	Supply	Analog Signal Ground
26	XOUT	Analog I/O	Crystal Output- External Clock Input
27	XIN	Analog Input	Crystal Oscillator Input
28	AVdd	Supply	Analog Power supply.
29	Vsense ³	Analog/Input	Output Voltage Sensing input for the voltage control loop
30	TEST2	Analog/Input	Test input must be connected SGND
31	RxFO	Analog/Output	Receiving Filter Output
32	RAI	Analog/Input	Receiving Analog Input
33	VDC	Power	5V Voltage Regulator Output
34	NC	floating	Must Be connected to DVss.
35	TEST1	Digital/Input with internal pull-down	Test input. Must Be connected to DVss.
36	REGOK	Digital/Output	Security checksum logic output "1" - Stored data Corrupted "0" - Stored data OK
37	C_MINUS ⁴	Analog/Input	Op-amp Inverting Input.
38	C_PLUS ⁵	Analog/Input	Op-amp Not Inverting Input.
39	NC	floating	Must Be connected to DVss
40	C_OUT	Analog/Output	Op-amp Output
41	GND	Supply	Substrate Ground (same function as PIN 6)
42	PG	Digital/Output	Power Good logic Output "1" - VDC is above 4.5V "0" - VDC is below 4.25V
43	REG_DATA	Digital/Input with internal pull-down	Mains or Control Register Access Selector "1" - Control Register Access "0" - Mains Access
44	NC	floating	Must be connected to DVss.

- <1> If not used this pin must be connected to VDC
 <2> Cannot be left floating
 <3> Cannot be left floating
 <4> If not used this pin must be connected to VDC
 <5> If not used this pin must be tied low (SGND or PAVss or DVss)

ABSOLUTE MAXIMUM RATINGS

Symbol	Parameter	Value	Unit
PAV _{CC}	Power Supply Voltage	-0.3 to +14	V
AV _{DD}	Analog Supply Voltage	-0.3 to +5.5	V
DV _{DD}	Digital Supply Voltage	-0.3 to +5.5	V
AV _{SS} /DV _{SS}	Voltage between AV _{SS} and DV _{SS}	-0.3 to +0.3	V
V _I	Digital input Voltage	DV _{SS} - 0.3 to DV _{DD} +0.3	V
V _O	Digital output Voltage	DV _{SS} - 0.3 to DV _{DD} +0.3	V
I _O	Digital Output Current	-2 to +2	mA
V _{sense}	Voltage Range at Vsense Input	AV _{SS} - 0.3 to AV _{DD} +0.3	V
RAI	Voltage Range at RAI Input	-AV _{DD} - 0.3 to AV _{DD} +0.3	V
ATO	Output Current at ATO Output	-2 to +2	mA
ATO	Voltage range at ATO Output	AV _{SS} - 0.3 to AV _{DD} +0.3	V
ATOP1,2	Voltage range at Powered ATO Output	AV _{SS} - 0.3 to +PAV _{CC} +0.3	V
ATOP	Powered ATO Output Current	400	mA _{RMS}
T _{amb}	Operating ambient Temperature	-40 to +85	°C
T _{stg}	Storage Temperature	-50 to 150	°C
ATOP1 Pin	Maximum Withstanding Voltage Range	±1500	V
ATOP2 Pin	Test Condition: CDF-AEC-Q100-002- "Human Body Model"	±1000	V
Other pins	Acceptance Criteria: "Normal Performance"	±2000	V

THERMAL DATA

Symbol	Parameter	TQFP44 with slug	Unit
R _{th-j-amb1}	Maximum Thermal Resistance Junction-Ambient Steady State(*)	35	°C/W
R _{th-j-amb2}	Maximum Thermal Resistance Junction-Ambient Steady State(**)	50	°C/W

(*) Mounted on Multilayer PCB with a dissipating surface on the bottom side of the PCB

(**) It's the same condition of the point above, without any heatsinking surface on the board.

ELECTRICAL CHARACTERISTICS

(AVCC = DVCC = +5V, PAVCC = +9V, PAVSS, SGND = DVSS = 0V, -40°C ≤ Tamb ≤ 85°C, unless otherwise specified)

Symbol	Parameter	Test Condition	Min.	Typ.	Max.	Unit
AVCC, DVCC	Supply Voltages		4.75	5	5.25	V
PAVCC - DVCC	PAVCC and DVCC Relation during Power-Up Sequence	DVCC < 4.75V	0.1		1.2	V
PAVCC - AVCC	PAVCC and DVCC Relation during Power-Up Sequence	AVCC < 4.75V	0.1		1.2	V
PAVCC	Power Supply Voltage		7.5		12.5	V
	Max allowed slope during Power-Up				10	V/ms
AlCC + DIcc	Input Supply Current	Transmission & Receiving mode		5	7	mA
I PAVCC	Powered Analog Supply Current	TX mode (no load)		30	50	mArms
		RX mode		500	1000	μA
		Maximum total current			370	mArms
Digital I/O						
V _{IH}	High Logic Level Input Voltage		2			V
V _{IL}	Low Logic Level input Voltage				0.8	V
V _{OH}	High Logic Level Output Voltage	I _{OH} = -2mA	3.5			V
V _{OL}	Low Logic Level Output Voltage	I _{OL} = 2mA			0.4	V
Oscillator						
V _{IHX}	XIN High Level Input Voltage	External Clock	3			V
V _{ILX}	XIN Low Level Input Voltage	External Clock			2	V
DC	XTAL Clock Duty Cycle	External Clock	40		60	%
Xtal	Crystal Oscillator frequency			16		MHz
Tclock	Oscillator Period (1/Xtal)			62.5		ns
Xtal _{ESR}	External Oscillator ESR Resistance				40	Ohm
Xtal _{CL}	External Oscillator Stabilization Capacitance				16	pF
Transmitter						
IATOP	Output Transmitting Current in programmable current limiting	V _{sense} connected through a 100pF cap to GND; R _{CL} = 1.85kΩ; R _{LOAD} = 1Ω (as in fig. 13)	250	310	370	mArms
V _{ATO}	Max Carrier Output AC Voltage	R _{CL} = 1.85kΩ V _{sense} = 0V	1.75	2.3	3.5	V _{pp}
V _{ATODC}	Output DC Voltage on ATO		1.7	2.1	2.5	V
HD _{2ATO}	Second Harmonic Distortion on ATO	V _{ATO} = 2V _{pp} ; F _c = 86KHz		-55	-42	dB
HD _{3ATO}	Third Harmonic Distortion on ATO	V _{ATO} = 2V _{pp} ; F _c = 86KHz		-52	-49	dB
V _{ATOP(AC)}	Max Carrier Output AC Voltage for each ATOP1 and ATOP2 pins	R _{CL} = 1.85kΩ V _{sense} = 0V PAVCC ≥ $\frac{V_{ATOP(AC)}}{2} + 7.5V$	3.5	4.6	6	V _{pp}
V _{ATOP(DC)}	Output DC Voltage on ATOP1 and ATOP2 pins		3.5	4.2	5	V

ELECTRICAL CHARACTERISTICS (continued)

(AVcc = DVcc = +5V, PAVcc = +9 V, PAVss, SGND = DVss = 0V, -40°C ≤ Tamb ≤ 85°C, unless otherwise specified)

Symbol	Parameter	Test Condition	Min.	Typ.	Max.	Unit
HD2 _{ATOP}	Second Harmonic Distortion on each ATOP1 and ATOP2 pins	V _{ATOP} = 4V _{PP} No Load		-55	-42	dB
		V _{ATOP} = 4V _{PP} R _{LOAD} = 50Ω (Differential) Carrier Frequency: 132.5KHz		-65	-53	dB
HD3 _{ATOP}	Third Harmonic Distortion on each ATOP1 and ATOP2 pins	V _{ATOP} = 4V _{PP} No Load.		-56	-49	dB
		V _{ATOP} = 4V _{PP} R _{LOAD} = 50Ω (Differential) Carrier Frequency: 132.5KHz		-65	-52	dB
V _{ATOP}	Accuracy with Voltage Control Loop Active	R _{CL} = 0Ω	-1		+1	GST
GST	ALC Gain Step Control loop gain step		0.6	1	1.4	dB
DRNG	ALC Dynamic Range			30		dB
V _{CLTH}	Voltage control loop reference threshold on V _{sense} pin	Figure 13	170	190	210	mV _{PK}
V _{CLHYST}	Hysteresis on Voltage loop reference threshold	Figure 13		+19		mV
C _{CLTH}	Current control loop reference threshold on C _{sense} pin	Figure 13	1.80	1.90	2.00	V
C _{CLHYST}	Hysteresis on Voltage loop reference threshold	Figure 13	210	250	290	mV
V _{SENSE}	VSENSE Input Impedance			36		KΩ
T _{RxTx}	Carrier Activation Time	Figure 16 - 600 Baud Xtal=16MHz	0.01		1.6	ms
		Figure 16- 1200 Baud Xtal=16MHz	0.01		800	μs
		Figure 16- 2400 Baud Xtal=16MHz	0.01		400	μs
		Figure 16- 4800 Baud Xtal=16MHz	0.01		200	μs
T _{ALC}	Carrier Stabilization Time From STEP 16 to zero or From step 16 to step 31,	Figure 16. Xtal =16MHz			3.2	ms
T _{ST}	Tstep	Figure 16 Xtal =16MHz			200	μs

Receiver

V _{IN}	Input Sensitivity (Normal Mode)			1	2	mV _{rms}
	Input Sensitivity (High Sens.)			500		μV _{rms}
V _{IN}	Maximum Input Signal				2	V _{rms}
R _{IN}	Input Impedance		80	100	140	kΩ
V _{CD}	Carrier Detection Sensitivity (Normal Mode)			1	2	mV _{rms}
	Carrier Detection Sensitivity (High Sensitivity Mode)			500		μV _{rms}
V _{BU}	Band in Use Detection Level			77	85	dB/ μV _{rms}

ELECTRICAL CHARACTERISTICS (continued)(AV_{CC} = DV_{CC} = +5V, PAV_{CC} = +9V, PAV_{SS}, SGND = DV_{SS} = 0V, -40°C ≤ Tamb ≤ 85°C, unless otherwise specified)

Symbol	Parameter	Test Condition	Min.	Typ.	Max.	Unit
Voltage Regulator						
VDC	Linear Regulator Output Voltage	-25<T _j <125 C 0<I _o <100mA	4.9	5.05	5.2	V
		-25<T _j <125 C 0<I _o <150mA	4.7		5.2	V
	Line Regulation	7.5V<PAV _{CC} <12.5V I _{dc} =10mA		10	50	mV
	Load Regulation	5mA<I _{dc} <100mA V _{in} =7.5V		20	75	mV
I(VDC)	Linear Regulator Current Limitation		150	180	210	V
UVLO	Input Under Voltage Lock Out Threshold		3.7	3.9	4.1	V
UVLO _{HYS}	UVLO Hysteresis			340		mV
PG	Power Good Output Voltage Threshold on VDC pin		4.3	4.5	4.7	V
PG _{HYS}	PG Hysteresis			250		mV
Other Functions						
TRSTO	Reset Time	See Figure 18; Xtal=16MHz	50			ms
TWD	Watch-dog Pulse Width	See Figure 18	3.5			ms
TWM	Watch-dog Pulse Period	See Figure 18	T _{wo} + 3.5		1490	ms
TWO	Watch-dog Time Out	See Figure 18			1.5	s
TOUT	TX TIME OUT	Control Register Bit 7 and Bit 8 See Figure 17		1 3		s
T _{OFF}	Time Out OFF Time	See Figure 17	125			ms
T _{OFFD}	RxTx 0->1 vs. TOUT Delay	See Figure 17			20	μs
T _{CD}	Carrier Detection Time selectable by register	Control Register bit 9 and bit 10 Figure 10		500 1 3 5		μs ms ms ms
T _{DCD}	CD_PD Propagation Delay	Figure 10		300	500	μs
MCLK	Master Clock Output Selectable by register	Control Register bit 15 and bit 16 see table 6		f _{clock} f _{clock} /2 f _{clock} /4		MHz
BAUD	Baud rate	Control Register bit 3 and bit 4 see table 6		600 1200 2400 4800		Baud
T _B	Baud rate Bit Time (=1/BAUD)	Control Register bit 3 and bit 4 see table 6		1667 833 417 208		μs
Zero Crossing Detection						
ZC _{DEL}	Zero Crossing Detection delay (delay between the ZCIN and ZCOUT signals)	Figure 19			1	μs

ELECTRICAL CHARACTERISTICS (continued)

(AVcc = DVcc = +5V, PAVcc = +9 V, PAVss, SGND = DVss = 0V, -40°C ≤ Tamb ≤ 85°C, unless otherwise specified)

Symbol	Parameter	Test Condition	Min.	Typ.	Max.	Unit
ZC(Low)	Zero Crossing Detection Low Threshold		-45		-5	mV
ZC(High)	Zero Crossing Detection High Threshold		5		+45	mV
ZC(OFFSET)	Zero Crossing Offset		-20		+20	mV
Operational Amplifier						
CO _{UT(Sync)}	Max Sync Current		15	28	45	mA
CO _{UT(Source)}	Max Source Current		-30	-20	-10	mA
C _{IN(Offset)}	Input Terminals OFFSET		-38		+38	mV
GBWP	Gain Bandwidth Product		6	7	9	MHz
Serial Interface						
T _s	Setup Time	see figure 3, 5, 6, 7 & 8			5	ns
T _H	Hold Time	see figure 3, 5, 6, 7 & 8			2	ns
T _{CR}	CLR/T vs. REG_DATA or RxTx	see figure 3, 5, 6, 7 & 8			T _B /4	
T _{CC}	CLR/T vs. CLR/T	see figure 3, 5, 6, 7 & 8	T _B		2*T _B	
T _{DS}	Setup Time	see figure 3, 5, 6, 7 & 8	T _B /4		T _B /2	
T _{DH}	Hold Time	see figure 3, 5, 6, 7 & 8	T _B /4		T _B /2	
T _{CRP}		see figure 4	T _H		T _B /2	

MAXIM**+5V-Powered, Multichannel RS-232 Drivers/Receivers****General Description**

The MAX220–MAX249 family of line drivers/receivers is intended for all EIA/TIA-232E and V.28/V.24 communications interfaces, particularly applications where $\pm 12V$ is not available.

These parts are especially useful in battery-powered systems, since their low-power shutdown mode reduces power dissipation to less than $5\mu W$. The MAX225, MAX233, MAX235, and MAX245/MAX246/MAX247 use no external components and are recommended for applications where printed circuit board space is critical.

Applications

Portable Computers
Low-Power Modems
Interface Translation
Battery-Powered RS-232 Systems
Multidrop RS-232 Networks

Features**Superior to Bipolar**

- ◆ Operate from Single +5V Power Supply (+5V and +12V—MAX231/MAX239)
- ◆ Low-Power Receive Mode in Shutdown (MAX223/MAX242)
- ◆ Meet All EIA/TIA-232E and V.28 Specifications
- ◆ Multiple Drivers and Receivers
- ◆ 3-State Driver and Receiver Outputs
- ◆ Open-Line Detection (MAX243)

Ordering Information

PART	TEMP RANGE	PIN-PACKAGE
MAX220CPE	0°C to +70°C	16 Plastic DIP
MAX220CSE	0°C to +70°C	16 Narrow SO
MAX220CWE	0°C to +70°C	16 Wide SO
MAX220C/D	0°C to +70°C	Dice*
MAX220EPE	-40°C to +85°C	16 Plastic DIP
MAX220ESE	-40°C to +85°C	16 Narrow SO
MAX220EWE	-40°C to +85°C	16 Wide SO
MAX220EJE	-40°C to +85°C	16 CERDIP
MAX220MJE	-55°C to +125°C	16 CERDIP

Ordering information continued at end of data sheet.

*Contact factory for dice specifications.

Selection Table

Part Number	Power Supply (V)	No. of RS-232 Drivers/Rx	No. of Ext. Caps	Nominal Cap. Value (μF)	SHDN & Three-State	Rx Active in SHDN	Data Rate (kbps)	Features
MAX220	+5	2/2	4	0.1	No	—	120	Ultra-low-power, industry-standard pinout
MAX222	+5	2/2	4	0.1	Yes	—	200	Low-power shutdown
MAX223 (MAX213)	+5	4/5	4	1.0 (0.1)	Yes	✓	120	MAX241 and receivers active in shutdown
MAX225	+5	5/5	0	—	Yes	✓	120	Available in SO
MAX230 (MAX200)	+5	5/0	4	1.0 (0.1)	Yes	—	120	5 drivers with shutdown
MAX231 (MAX201)	+5 and +7.5 to +13.2	2/2	2	1.0 (0.1)	No	—	120	Standard +5/+12V or battery supplies; same functions as MAX232
MAX232 (MAX202)	+5	2/2	4	1.0 (0.1)	No	—	120 (64)	Industry standard
MAX232A	+5	2/2	4	0.1	No	—	200	Higher slew rate, small caps
MAX233 (MAX203)	+5	2/2	0	—	No	—	120	No external caps
MAX233A	+5	2/2	0	—	No	—	200	No external caps, high slew rate
MAX234 (MAX204)	+5	4/0	4	1.0 (0.1)	No	—	120	Replaces 1488
MAX235 (MAX205)	+5	5/5	0	—	Yes	—	120	No external caps
MAX236 (MAX206)	+5	4/3	4	1.0 (0.1)	Yes	—	120	Shutdown, three state
MAX237 (MAX207)	+5	5/3	4	1.0 (0.1)	No	—	120	Complements IBM PC serial port
MAX238 (MAX208)	+5	4/4	4	1.0 (0.1)	No	—	120	Replaces 1488 and 1489
MAX239 (MAX209)	+5 and +7.5 to +13.2	3/5	2	1.0 (0.1)	No	—	120	Standard +5/+12V or battery supplies; single-package solution for IBM PC serial port
MAX240	+5	5/5	4	1.0	Yes	—	120	DIP or flatpack package
MAX241 (MAX211)	+5	4/5	4	1.0 (0.1)	Yes	—	120	Complete IBM PC serial port
MAX242	+5	2/2	4	0.1	Yes	✓	200	Separate shutdown and enable
MAX243	+5	2/2	4	0.1	No	—	200	Open-line detection simplifies cabling
MAX244	+5	8/10	4	1.0	No	—	120	High slew rate
MAX245	+5	8/10	0	—	Yes	✓	120	High slew rate, int. caps, two shutdown modes
MAX246	+5	8/10	0	—	Yes	✓	120	High slew rate, int. caps, three shutdown modes
MAX247	+5	8/9	0	—	Yes	✓	120	High slew rate, int. caps, nine operating modes
MAX248	+5	8/8	4	1.0	Yes	✓	120	High slew rate, selective half-chip enables
MAX249	+5	6/10	4	1.0	Yes	✓	120	Available in quad flatpack package

MAXIM

Maxim Integrated Products 1

For pricing, delivery, and ordering information, please contact Maxim/Dallas Direct! at 1-888-629-4642, or visit Maxim's website at www.maxim-ic.com.

MAX220-MAX249

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

+5V-Powered, Multichannel RS-232 Drivers/Receivers

MAX220-MAX249

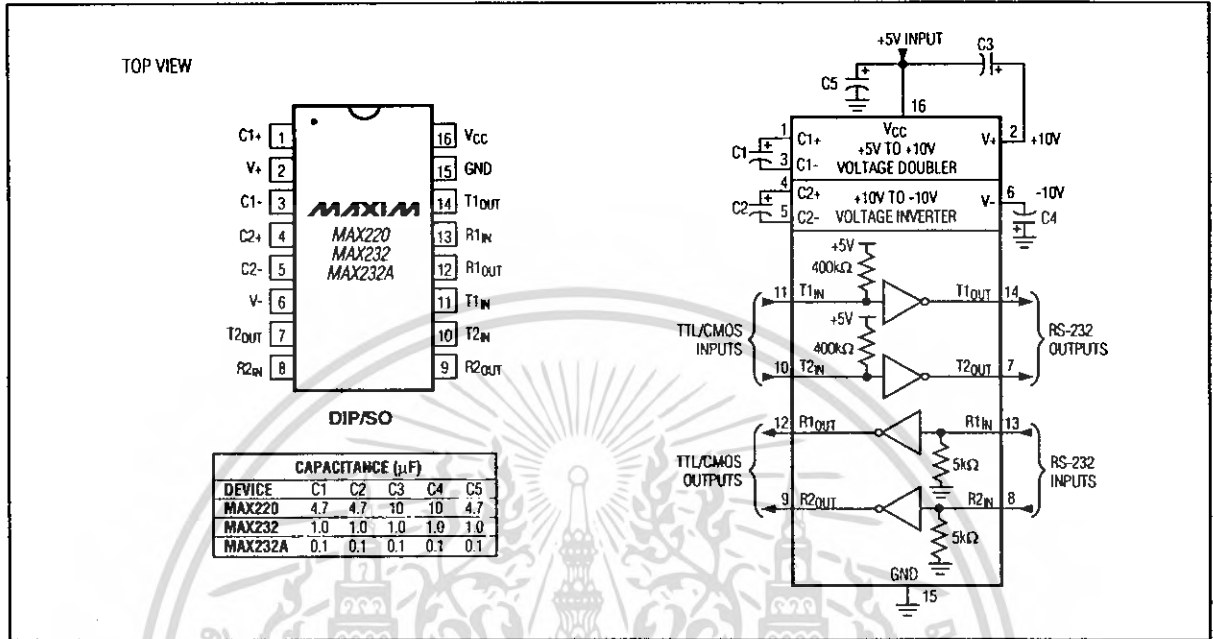


Figure 5. MAX220/MAX232/MAX232A Pin Configuration and Typical Operating Circuit

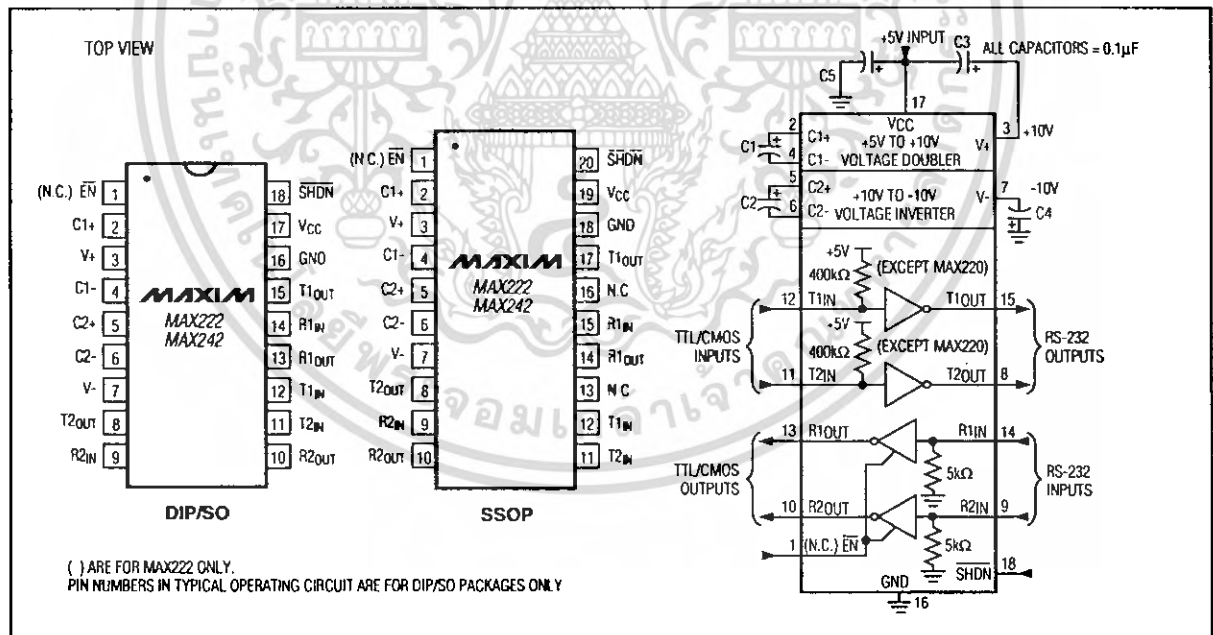


Figure 6. MAX222/MAX242 Pin Configurations and Typical Operating Circuit

MAXIM

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

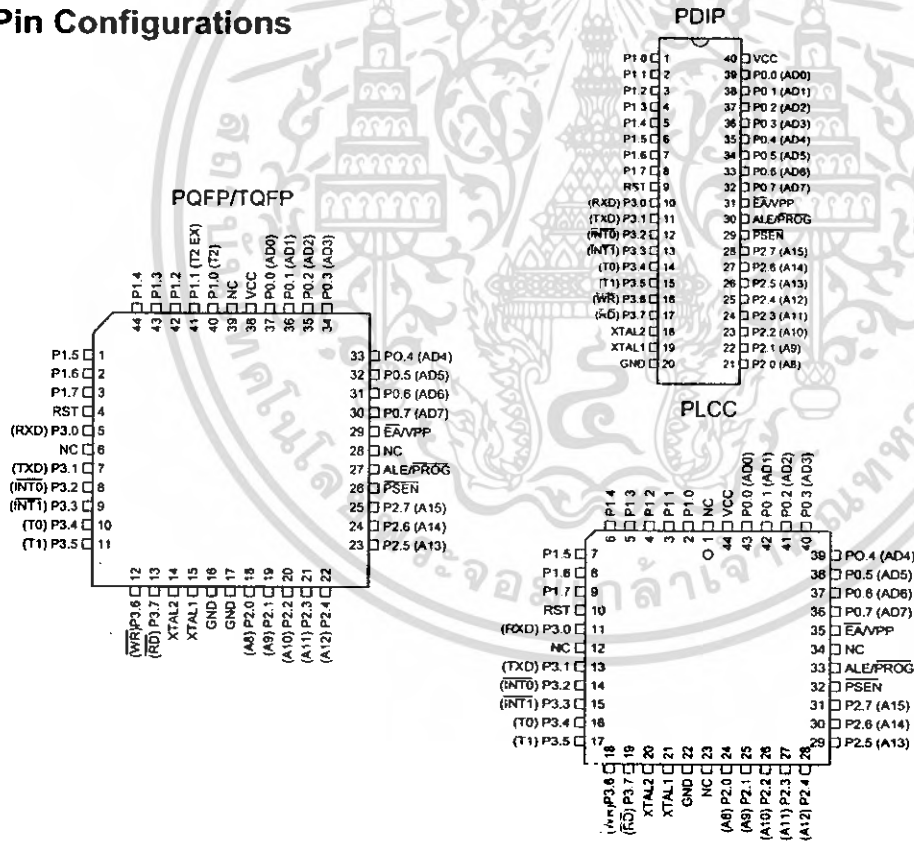
Features

- Compatible with MCS-51™ Products
- 4K Bytes of In-System Reprogrammable Flash Memory
 - Endurance: 1,000 Write/Erase Cycles
- Fully Static Operation: 0 Hz to 24 MHz
- Three-level Program Memory Lock
- 128 x 8-bit Internal RAM
- 32 Programmable I/O Lines
- Two 16-bit Timer/Counters
- Six Interrupt Sources
- Programmable Serial Channel
- Low-power Idle and Power-down Modes

Description

The AT89C51 is a low-power, high-performance CMOS 8-bit microcomputer with 4K bytes of Flash programmable and erasable read only memory (PEROM). The device is manufactured using Atmel's high-density nonvolatile memory technology and is compatible with the industry-standard MCS-51 instruction set and pinout. The on-chip Flash allows the program memory to be reprogrammed in-system or by a conventional nonvolatile memory programmer. By combining a versatile 8-bit CPU with Flash on a monolithic chip, the Atmel AT89C51 is a powerful microcomputer which provides a highly-flexible and cost-effective solution to many embedded control applications.

Pin Configurations



8-bit Microcontroller with 4K Bytes Flash

AT89C51

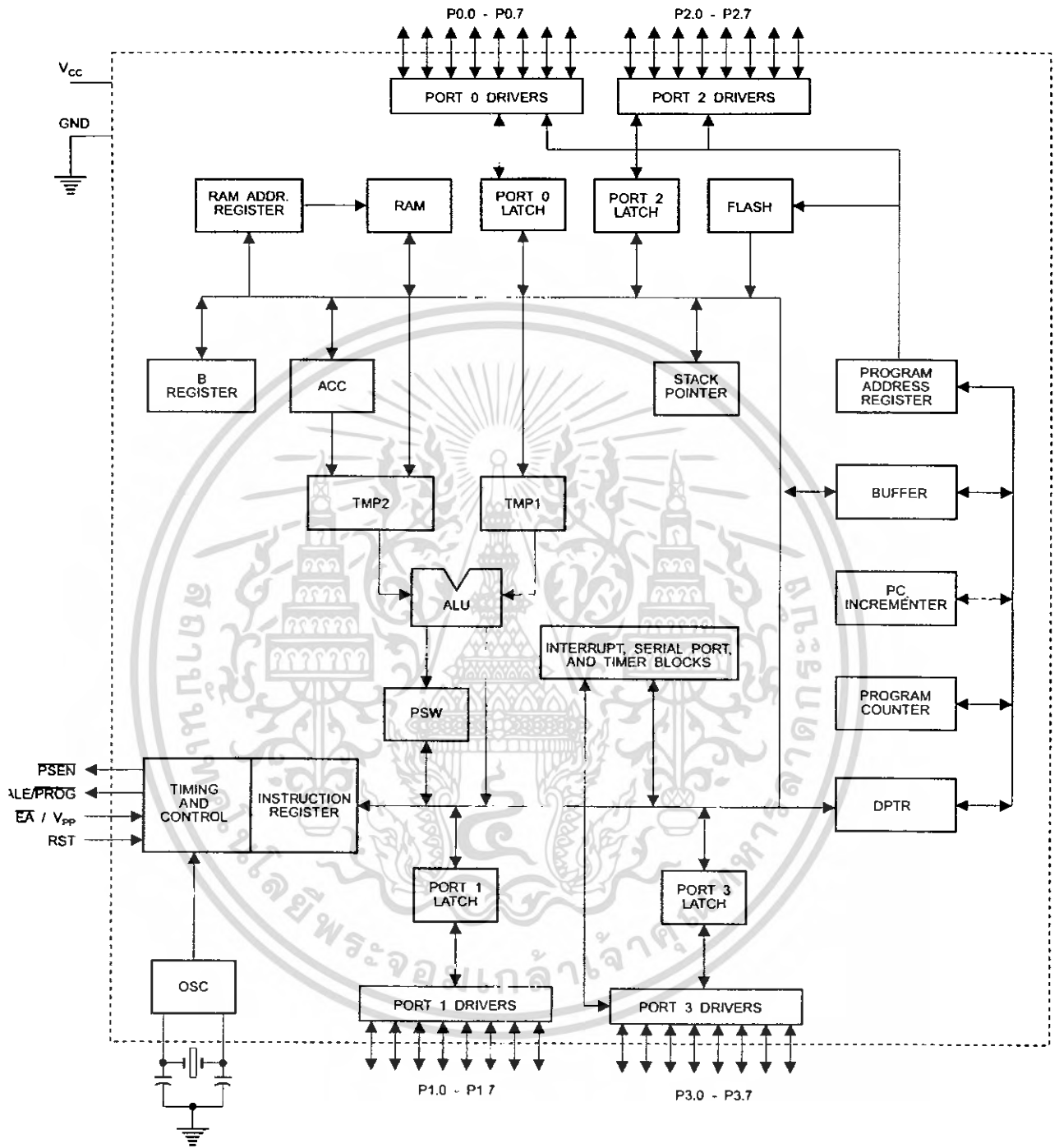
Not Recommended
for New Designs.
Use AT89S51.

Rev. 0265G-02/00



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Block Diagram



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

The AT89C51 provides the following standard features: 4K bytes of Flash, 128 bytes of RAM, 32 I/O lines, two 16-bit timer/counters, a five vector two-level interrupt architecture, a full duplex serial port, on-chip oscillator and clock circuitry. In addition, the AT89C51 is designed with static logic for operation down to zero frequency and supports two software selectable power saving modes. The Idle Mode stops the CPU while allowing the RAM, timer/counters, serial port and interrupt system to continue functioning. The Power-down Mode saves the RAM contents but freezes the oscillator disabling all other chip functions until the next hardware reset.

Pin Description

VCC

Supply voltage.

GND

Ground.

Port 0

Port 0 is an 8-bit open-drain bi-directional I/O port. As an output port, each pin can sink eight TTL inputs. When 1s are written to port 0 pins, the pins can be used as high-impedance inputs.

Port 0 may also be configured to be the multiplexed low-order address/data bus during accesses to external program and data memory. In this mode P0 has internal pullups.

Port 0 also receives the code bytes during Flash programming, and outputs the code bytes during program verification. External pullups are required during program verification.

Port 1

Port 1 is an 8-bit bi-directional I/O port with internal pullups. The Port 1 output buffers can sink/source four TTL inputs. When 1s are written to Port 1 pins they are pulled high by the internal pullups and can be used as inputs. As inputs, Port 1 pins that are externally being pulled low will source current (I_{IL}) because of the internal pullups.

Port 1 also receives the low-order address bytes during Flash programming and verification.

Port 2

Port 2 is an 8-bit bi-directional I/O port with internal pullups. The Port 2 output buffers can sink/source four TTL inputs. When 1s are written to Port 2 pins they are pulled high by the internal pullups and can be used as inputs. As inputs,

Port 2 pins that are externally being pulled low will source current (I_{IL}) because of the internal pullups.

Port 2 emits the high-order address byte during fetches from external program memory and during accesses to external data memory that use 16-bit addresses (MOVX @ DPTR). In this application, it uses strong internal pullups when emitting 1s. During accesses to external data memory that use 8-bit addresses (MOVX @ RI), Port 2 emits the contents of the P2 Special Function Register.

Port 2 also receives the high-order address bits and some control signals during Flash programming and verification.

Port 3

Port 3 is an 8-bit bi-directional I/O port with internal pullups. The Port 3 output buffers can sink/source four TTL inputs. When 1s are written to Port 3 pins they are pulled high by the internal pullups and can be used as inputs. As inputs, Port 3 pins that are externally being pulled low will source current (I_{IL}) because of the pullups.

Port 3 also serves the functions of various special features of the AT89C51 as listed below:

Port Pin	Alternate Functions
P3.0	RXD (serial input port)
P3.1	TXD (serial output port)
P3.2	INT0 (external interrupt 0)
P3.3	INT1 (external interrupt 1)
P3.4	T0 (timer 0 external input)
P3.5	T1 (timer 1 external input)
P3.6	\overline{WR} (external data memory write strobe)
P3.7	\overline{RD} (external data memory read strobe)

Port 3 also receives some control signals for Flash programming and verification.

RST

Reset input. A high on this pin for two machine cycles while the oscillator is running resets the device.

ALE/PROG

Address Latch Enable output pulse for latching the low byte of the address during accesses to external memory. This pin is also the program pulse input (PROG) during Flash programming.

In normal operation ALE is emitted at a constant rate of 1/6 the oscillator frequency, and may be used for external timing or clocking purposes. Note, however, that one ALE



pulse is skipped during each access to external Data Memory.

If desired, ALE operation can be disabled by setting bit 0 of SFR location 8EH. With the bit set, ALE is active only during a MOVX or MOVC instruction. Otherwise, the pin is weakly pulled high. Setting the ALE-disable bit has no effect if the microcontroller is in external execution mode.

PSEN

Program Store Enable is the read strobe to external program memory.

When the AT89C51 is executing code from external program memory, $\overline{\text{PSEN}}$ is activated twice each machine cycle, except that two $\overline{\text{PSEN}}$ activations are skipped during each access to external data memory.

$\overline{\text{EA/VPP}}$

External Access Enable. $\overline{\text{EA}}$ must be strapped to GND in order to enable the device to fetch code from external program memory locations starting at 0000H up to FFFFH. Note, however, that if lock bit 1 is programmed, $\overline{\text{EA}}$ will be internally latched on reset.

$\overline{\text{EA}}$ should be strapped to V_{CC} for internal program executions.

This pin also receives the 12-volt programming enable voltage (V_{PP}) during Flash programming, for parts that require 12-volt V_{PP} .

XTAL1

Input to the inverting oscillator amplifier and input to the internal clock operating circuit.

XTAL2

Output from the inverting oscillator amplifier.

Oscillator Characteristics

XTAL1 and XTAL2 are the input and output, respectively, of an inverting amplifier which can be configured for use as an on-chip oscillator, as shown in Figure 1. Either a quartz crystal or ceramic resonator may be used. To drive the device from an external clock source, XTAL2 should be left

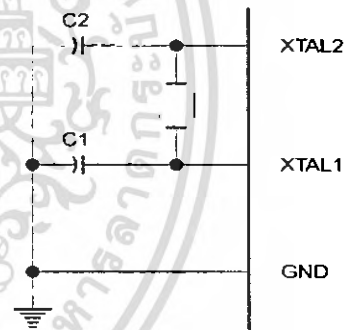
unconnected while XTAL1 is driven as shown in Figure 2. There are no requirements on the duty cycle of the external clock signal, since the input to the internal clocking circuitry is through a divide-by-two flip-flop, but minimum and maximum voltage high and low time specifications must be observed.

Idle Mode

In idle mode, the CPU puts itself to sleep while all the on-chip peripherals remain active. The mode is invoked by software. The content of the on-chip RAM and all the special functions registers remain unchanged during this mode. The idle mode can be terminated by any enabled interrupt or by a hardware reset.

It should be noted that when idle is terminated by a hardware reset, the device normally resumes program execution, from where it left off, up to two machine cycles before the internal reset algorithm takes control. On-chip hardware inhibits access to internal RAM in this event, but access to the port pins is not inhibited. To eliminate the possibility of an unexpected write to a port pin when Idle is terminated by reset, the instruction following the one that invokes Idle should not be one that writes to a port pin or to external memory.

Figure 1. Oscillator Connections

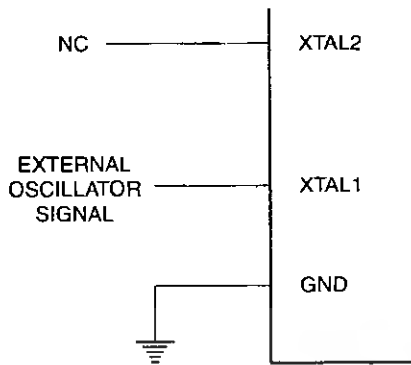


Note: C1, C2 = 30 pF \pm 10 pF for Crystals
= 40 pF \pm 10 pF for Ceramic Resonators

Status of External Pins During Idle and Power-down Modes

Mode	Program Memory	ALE	PSEN	PORT0	PORT1	PORT2	PORT3
Idle	Internal	1	1	Data	Data	Data	Data
Idle	External	1	1	Float	Data	Address	Data
Power-down	Internal	0	0	Data	Data	Data	Data
Power-down	External	0	0	Float	Data	Data	Data

Figure 2. External Clock Drive Configuration



ters retain their values until the power-down mode is terminated. The only exit from power-down is a hardware reset. Reset redefines the SFRs but does not change the on-chip RAM. The reset should not be activated before V_{CC} is restored to its normal operating level and must be held active long enough to allow the oscillator to restart and stabilize.

Program Memory Lock Bits

On the chip are three lock bits which can be left unprogrammed (U) or can be programmed (P) to obtain the additional features listed in the table below.

When lock bit 1 is programmed, the logic level at the \overline{EA} pin is sampled and latched during reset. If the device is powered up without a reset, the latch initializes to a random value, and holds that value until reset is activated. It is necessary that the latched value of \overline{EA} be in agreement with the current logic level at that pin in order for the device to function properly.

Power-down Mode

In the power-down mode, the oscillator is stopped, and the instruction that invokes power-down is the last instruction executed. The on-chip RAM and Special Function Regis-

Lock Bit Protection Modes

	Program Lock Bits			Protection Type
	LB1	LB2	LB3	
1	U	U	U	No program lock features
2	P	U	U	MOV _C instructions executed from external program memory are disabled from fetching code bytes from internal memory, \overline{EA} is sampled and latched on reset, and further programming of the Flash is disabled
3	P	P	U	Same as mode 2, also verify is disabled
4	P	P	P	Same as mode 3, also external execution is disabled



Programming the Flash

The AT89C51 is normally shipped with the on-chip Flash memory array in the erased state (that is, contents = FFH) and ready to be programmed. The programming interface accepts either a high-voltage (12-volt) or a low-voltage (V_{CC}) program enable signal. The low-voltage programming mode provides a convenient way to program the AT89C51 inside the user's system, while the high-voltage programming mode is compatible with conventional third-party Flash or EPROM programmers.

The AT89C51 is shipped with either the high-voltage or low-voltage programming mode enabled. The respective top-side marking and device signature codes are listed in the following table.

	$V_{PP} = 12V$	$V_{PP} = 5V$
Top-side Mark	AT89C51 xxxx yyww	AT89C51 xxxx-5 yyww
Signature	(030H) = 1EH (031H) = 51H (032H) = FFH	(030H) = 1EH (031H) = 51H (032H) = 05H

The AT89C51 code memory array is programmed byte-by-byte in either programming mode. *To program any non-blank byte in the on-chip Flash Memory, the entire memory must be erased using the Chip Erase Mode.*

Programming Algorithm: Before programming the AT89C51, the address, data and control signals should be set up according to the Flash programming mode table and Figure 3 and Figure 4. To program the AT89C51, take the following steps.

1. Input the desired memory location on the address lines.
2. Input the appropriate data byte on the data lines.
3. Activate the correct combination of control signals.
4. Raise \overline{EA}/V_{PP} to 12V for the high-voltage programming mode.
5. Pulse ALE/\overline{PROG} once to program a byte in the Flash array or the lock bits. The byte-write cycle is self-timed and typically takes no more than 1.5 ms. Repeat steps 1 through 5, changing the address

and data for the entire array or until the end of the object file is reached.

Data Polling: The AT89C51 features \overline{Data} Polling to indicate the end of a write cycle. During a write cycle, an attempted read of the last byte written will result in the complement of the written datum on PO.7. Once the write cycle has been completed, true data are valid on all outputs, and the next cycle may begin. \overline{Data} Polling may begin any time after a write cycle has been initiated.

Ready/Busy: The progress of byte programming can also be monitored by the RDY/BSY output signal. P3.4 is pulled low after ALE goes high during programming to indicate BUSY. P3.4 is pulled high again when programming is done to indicate READY.

Program Verify: If lock bits LB1 and LB2 have not been programmed, the programmed code data can be read back via the address and data lines for verification. The lock bits cannot be verified directly. Verification of the lock bits is achieved by observing that their features are enabled.

Chip Erase: The entire Flash array is erased electrically by using the proper combination of control signals and by holding ALE/\overline{PROG} low for 10 ms. The code array is written with all "1"s. The chip erase operation must be executed before the code memory can be re-programmed.

Reading the Signature Bytes: The signature bytes are read by the same procedure as a normal verification of locations 030H, 031H, and 032H, except that P3.6 and P3.7 must be pulled to a logic low. The values returned are as follows.

- (030H) = 1EH indicates manufactured by Atmel
- (031H) = 51H indicates 89C51
- (032H) = FFH indicates 12V programming
- (032H) = 05H indicates 5V programming

Programming Interface

Every code byte in the Flash array can be written and the entire array can be erased by using the appropriate combination of control signals. The write operation cycle is self-timed and once initiated, will automatically time itself to completion.

All major programming vendors offer worldwide support for the Atmel microcontroller series. Please contact your local programming vendor for the appropriate software revision.

Flash Programming Modes

Mode	RST	PSEN	ALE/PROG	EA/V _{PP}	P2.6	P2.7	P3.6	P3.7
Write Code Data	H	L		H/12V	L	H	H	H
Read Code Data	H	L	H	H	L	L	H	H
Write Lock	Bit - 1	H		H/12V	H	H	H	H
	Bit - 2	H		H/12V	H	H	L	L
	Bit - 3	H		H/12V	H	L	H	L
Chip Erase	H	L		H/12V (1)	H	L	L	L
Read Signature Byte	H	L	H	H	L	L	L	L

Note: 1. Chip Erase requires a 10 ms PROG pulse.

Figure 3. Programming the Flash

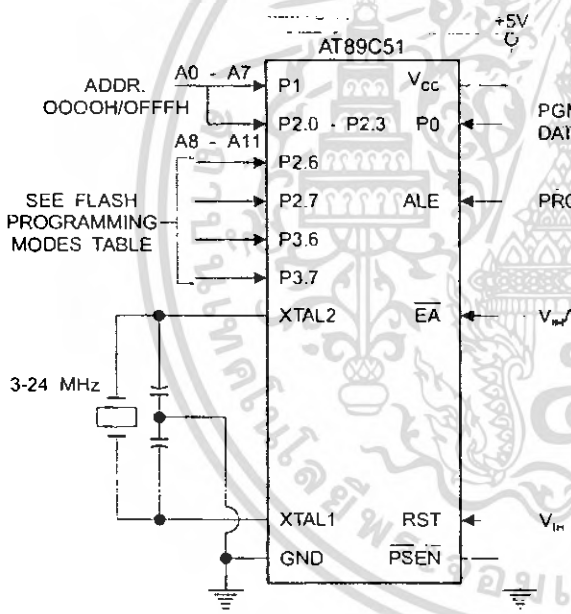
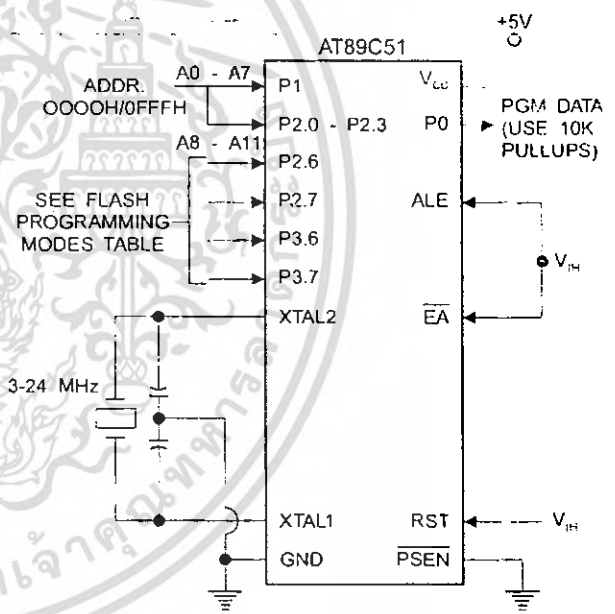


Figure 4. Verifying the Flash



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FEATURES

- Low-Sine Wave Distortion, 0.5%, Typical
- Excellent Temperature Stability, 20ppm/°C, Typ.
- Wide Sweep Range, 2000:1, Typical
- Low-Supply Sensitivity, 0.01%V, Typ.
- Linear Amplitude Modulation
- TTL Compatible FSK Controls
- Wide Supply Range, 10V to 26V
- Adjustable Duty Cycle, 1% TO 99%

APPLICATIONS

- Waveform Generation
- Sweep Generation
- AM/FM Generation
- V/F Conversion
- FSK Generation
- Phase-Locked Loops (VCO)

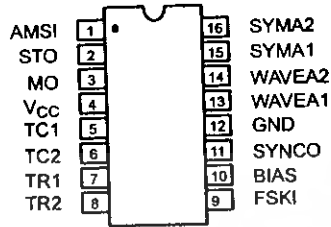
GENERAL DESCRIPTION

The XR-2206 is a monolithic function generator integrated circuit capable of producing high quality sine, square, triangle, ramp, and pulse waveforms of high-stability and accuracy. The output waveforms can be both amplitude and frequency modulated by an external voltage. Frequency of operation can be selected externally over a range of 0.01Hz to more than 1MHz.

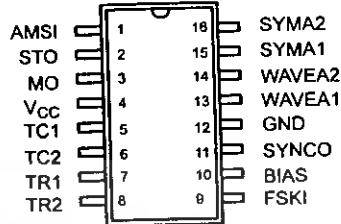
The circuit is ideally suited for communications, instrumentation, and function generator applications requiring sinusoidal tone, AM, FM, or FSK generation. It has a typical drift specification of 20ppm/°C. The oscillator frequency can be linearly swept over a 2000:1 frequency range with an external control voltage, while maintaining low distortion.

ORDERING INFORMATION

Part No.	Package	Operating Temperature Range
XR-2206M	16 Lead 300 Mil CDIP	-55°C to +125°C
XR-2206P	16 Lead 300 Mil PDIP	-40°C to +85°C
XR-2206CP	16 Lead 300 Mil PDIP	0°C to +70°C
XR-2206D	16 Lead 300 Mil JEDEC SOIC	0°C to +70°C



16 Lead PDIP, CDIP (0.300")



16 Lead SOIC (Jedec, 0.300")

PIN DESCRIPTION

Pin #	Symbol	Type	Description
1	AMSI	I	Amplitude Modulating Signal Input.
2	STO	O	Sine or Triangle Wave Output.
3	MO	O	Multiplier Output.
4	Vcc		Positive Power Supply.
5	TC1	I	Timing Capacitor Input.
6	TC2	I	Timing Capacitor Input.
7	TR1	O	Timing Resistor 1 Output.
8	TR2	O	Timing Resistor 2 Output.
9	FSKI	I	Frequency Shift Keying Input.
10	BIAS	O	Internal Voltage Reference.
11	SYNCO	O	Sync Output. This output is a open collector and needs a pull up resistor to Vcc.
12	GND		Ground pin.
13	WAVEA1	I	Wave Form Adjust Input 1.
14	WAVEA2	I	Wave Form Adjust Input 2.
15	SYMA1	I	Wave Symetry Adjust 1.
16	SYMA2	I	Wave Symetry Adjust 2.

DC ELECTRICAL CHARACTERISTICS

Test Conditions: Test Circuit of Figure 2 $V_{CC} = 12V$, $T_A = 25^\circ C$, $C = 0.01\mu F$, $R_1 = 100k\Omega$, $R_2 = 10k\Omega$, $R_3 = 25k\Omega$
 Unless Otherwise Specified. S_1 open for triangle, closed for sine wave.

Parameters	XR-2206M/P			XR-2206CP/D			Units	Conditions
	Min.	Typ.	Max.	Min.	Typ.	Max.		
General Characteristics								
Single Supply Voltage	10		26	10		26	V	
Split-Supply Voltage	± 5		± 13	± 5		± 13	V	
Supply Current		12	17		14	20	mA	$R_1 \geq 10k\Omega$
Oscillator Section								
Max. Operating Frequency	0.5	1		0.5	1		MHz	$C = 1000pF$, $R_1 = 1k\Omega$
Lowest Practical Frequency		0.01			0.01		Hz	$C = 50\mu F$, $R_1 = 2M\Omega$
Frequency Accuracy		± 1	± 4		± 2		% of f_o	$f_o = 1/R_1 C$
Temperature Stability Frequency		± 10	± 50		± 20		ppm/ $^\circ C$	$0^\circ C \leq T_A \leq 70^\circ C$ $R_1 = R_2 = 20k\Omega$
Sine Wave Amplitude Stability ²		4800			4800		ppm/ $^\circ C$	
Supply Sensitivity		0.01	0.1		0.01		%/V	$V_{LOW} = 10V$, $V_{HIGH} = 20V$, $R_1 = R_2 = 20k\Omega$
Sweep Range	1000:1	2000:1			2000:1		$f_H = f_L$	$f_H @ R_1 = 1k\Omega$ $f_L @ R_1 = 2M\Omega$
Sweep Linearity								
10:1 Sweep		2			2		%	$f_L = 1kHz$, $f_H = 10kHz$
1000:1 Sweep		8			8		%	$f_L = 100Hz$, $f_H = 100kHz$
FM Distortion		0.1			0.1		%	$\pm 10\%$ Deviation
Recommended Timing Components								
Timing Capacitor: C	0.001		100	0.001		100	μF	Figure 5
Timing Resistors: R_1 & R_2	1		2000	1		2000	k Ω	
Triangle Sine Wave Output¹								Figure 3
Triangle Amplitude		160			160		mV/k Ω	Figure 2, S_1 Open
Sine Wave Amplitude	40	60	80		60		mV/k Ω	Figure 2, S_1 Closed
Max. Output Swing		6			6		V _{p-p}	
Output Impedance		600			600		Ω	
Triangle Linearity		1			1		%	
Amplitude Stability		0.5			0.5		dB	For 1000:1 Sweep
Sine Wave Distortion								
Without Adjustment		2.5			2.5		%	$R_1 = 30k\Omega$
With Adjustment		0.4	1.0		0.5	1.5	%	See Figure 7 and Figure 8

Notes

¹ Output amplitude is directly proportional to the resistance, R_3 , on Pin 3. See Figure 3.

² For maximum amplitude stability, R_3 should be a positive temperature coefficient resistor.

Bold face parameters are covered by production test and guaranteed over operating temperature range.

DC ELECTRICAL CHARACTERISTICS (CONT'D)

Parameters	XR-2206M/P			XR-2206CP/D			Units	Conditions
	Min.	Typ.	Max.	Min.	Typ.	Max.		
Amplitude Modulation								
Input Impedance	50	100		50	100		k Ω	
Modulation Range		100			100		%	
Carrier Suppression		55			55		dB	
Linearity		2			2		%	For 95% modulation
Square-Wave Output								
Amplitude		12			12		V _{p-p}	Measured at Pin 11.
Rise Time		250			250		ns	C _L = 10pF
Fall Time		50			50		ns	C _L = 10pF
Saturation Voltage		0.2	0.4		0.2	0.6	V	I _L = 2mA
Leakage Current		0.1	20		0.1	100	μ A	V _{CC} = 26V
FSK Keying Level (Pin 9)	0.8	1.4	2.4	0.8	1.4	2.4	V	See section on circuit controls
Reference Bypass Voltage	2.9	3.1	3.3	2.5	3	3.5	V	Measured at Pin 10.

Notes

¹ Output amplitude is directly proportional to the resistance, R₃, on Pin 3. See Figure 3.

² For maximum amplitude stability, R₃ should be a positive temperature coefficient resistor.

Bold face parameters are covered by production test and guaranteed over operating temperature range.

Specifications are subject to change without notice

ABSOLUTE MAXIMUM RATINGS

Power Supply	26V	Total Timing Current	6mA
Power Dissipation	750mW	Storage Temperature	-65°C to +150°C
Derate Above 25°C	5mW/°C		

SYSTEM DESCRIPTION

The XR-2206 is comprised of four functional blocks; a voltage-controlled oscillator (VCO), an analog multiplier and sine-shaper; a unity gain buffer amplifier; and a set of current switches.

The VCO produces an output frequency proportional to an input current, which is set by a resistor from the timing

terminals to ground. With two timing pins, two discrete output frequencies can be independently produced for FSK generation applications by using the FSK input control pin. This input controls the current switches which select one of the timing resistor currents, and routes it to the VCO.

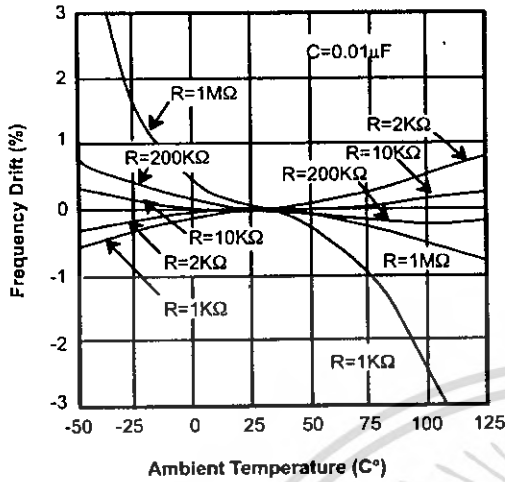


Figure 9. Frequency Drift versus Temperature.

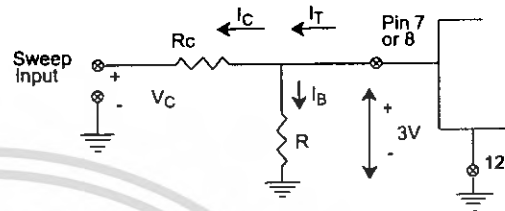


Figure 10. Circuit Connection for Frequency Sweep.

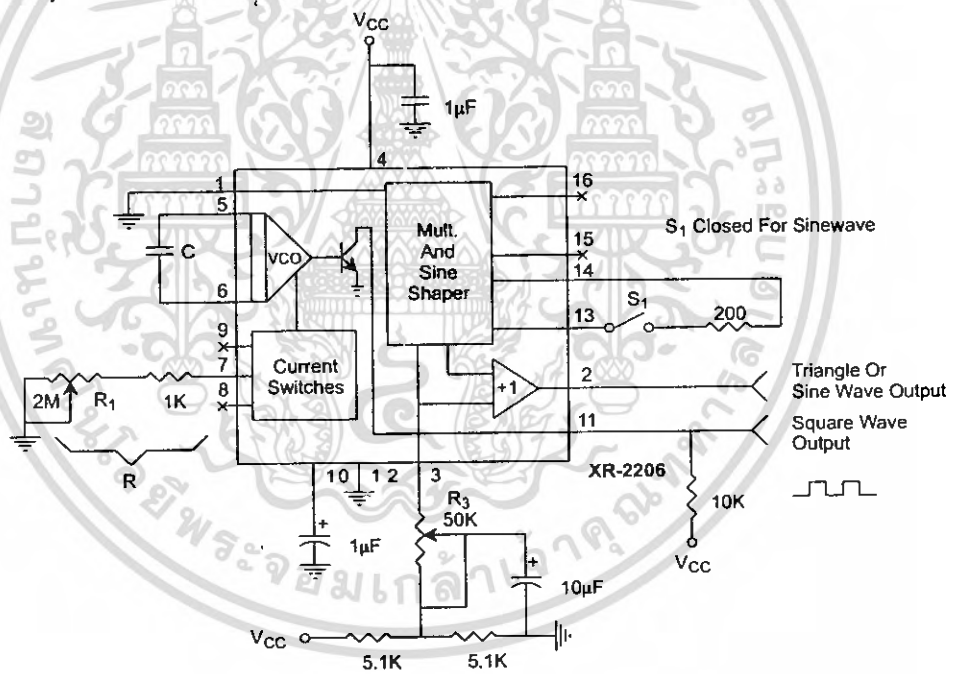


Figure 11. Circuit for Sine Wave Generation without External Adjustment. (See Figure 3 for Choice of R_3)

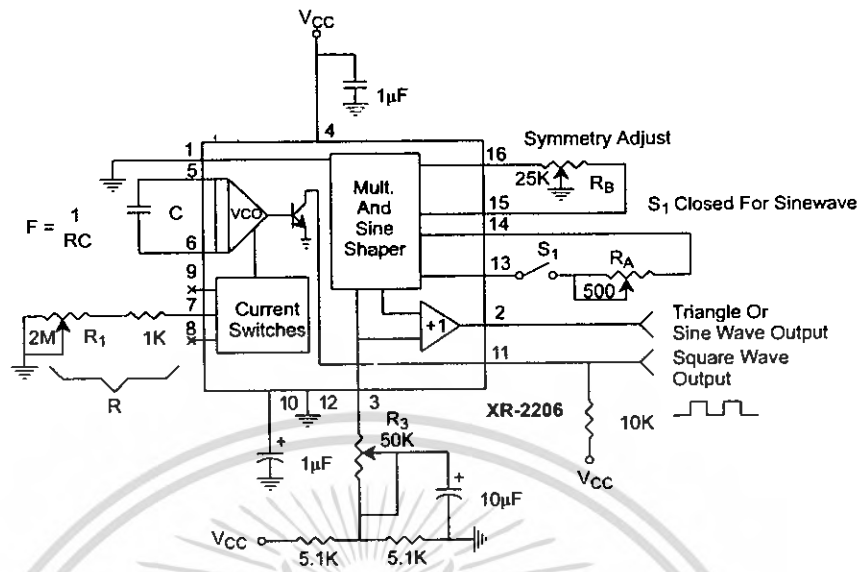


Figure 12. Circuit for Sine Wave Generation with Minimum Harmonic Distortion. (R_3 Determines Output Swing - See Figure 3)

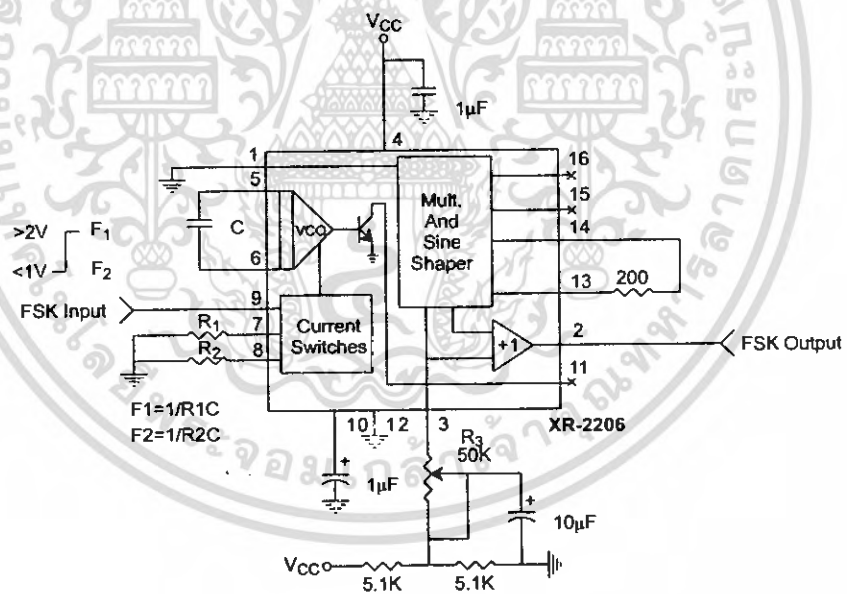


Figure 13. Sinusoidal FSK Generator

FEATURES

- Wide Frequency Range, 0.01Hz to 300kHz
- Wide Supply Voltage Range, 4.5V to 20V
- HCMOS/TTL/Logic Compatibility
- FSK Demodulation, with Carrier Detection
- Wide Dynamic Range, 10mV to 3V rms
- Adjustable Tracking Range, $\pm 1\%$ to 80%
- Excellent Temp. Stability, $\pm 50\text{ppm}/^\circ\text{C}$, max.

APPLICATIONS

- Caller Identification Delivery
- FSK Demodulation
- Data Synchronization
- Tone Decoding
- FM Detection
- Carrier Detection

GENERAL DESCRIPTION

The XR-2211 is a monolithic phase-locked loop (PLL) system especially designed for data communications applications. It is particularly suited for FSK modem applications. It operates over a wide supply voltage range of 4.5 to 20V and a wide frequency range of 0.01Hz to 300kHz. It can accommodate analog signals between 10mV and 3V, and can interface with conventional DTL, TTL, and ECL logic families. The circuit consists of a basic PLL for tracking an input signal within the pass band, a

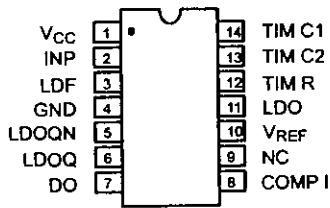
quadrature phase detector which provides carrier detection, and an FSK voltage comparator which provides FSK demodulation. External components are used to independently set center frequency, bandwidth, and output delay. An internal voltage reference proportional to the power supply is provided at an output pin.

The XR-2211 is available in 14 pin packages specified for military and industrial temperature ranges.

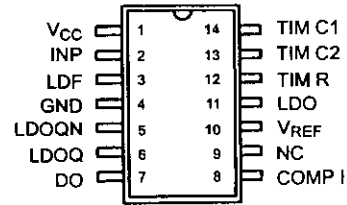
ORDERING INFORMATION

Part No.	Package	Operating Temperature Range
XR-2211M	14 Pin CDIP (0.300")	-55°C to +125°C
XR-2211N	14 Pin CDIP (0.300")	-40°C to +85°C
XR-2211P	14 Pin PDIP (0.300")	-40°C to +85°C
XR-2211ID	14 Lead SOIC (Jedec, 0.150")	-40°C to +85°C

PIN CONFIGURATION



14 Lead CDIP, PDIP (0.300")



14 Lead SOIC (Jedec, 0.150")

PIN DESCRIPTION

Pin #	Symbol	Type	Description
1	V _{CC}		Positive Power Supply.
2	INP	I	Receive Analog Input.
3	LDF	O	Lock Detect Filter.
4	GND		Ground Pin.
5	LDOQN	O	Lock Detect Output Not. This output will be low if the VCO is in the capture range.
6	LDOQ	O	Lock Detect Output. This output will be high if the VCO is in the capture range.
7	DO	O	Data Output. Decoded FSK output.
8	COMP I	I	FSK Comparator Input.
9	NC		Not Connected.
10	V _{REF}	O	Internal Voltage Reference. The value of V _{REF} is V _{CC} /2 - 650mV.
11	LDO	O	Loop Detect Output. This output provides the result of the quadrature phase detection.
12	TIM R	I	Timing Resistor Input. This pin connects to the timing resistor of the VCO.
13	TIM C2	I	Timing Capacitor Input. The timing capacitor connects between this pin and pin 14.
14	TIM C1	I	Timing Capacitor Input. The timing capacitor connects between this pin and pin 13.

ELECTRICAL CHARACTERISTICS

Test Conditions: $V_{CC} = 12V$, $T_A = +25^\circ C$, $R_0 = 30K\Omega$, $C_0 = 0.033\mu F$, unless otherwise specified.

Parameter	Min.	Typ.	Max.	Unit	Conditions
General					
Supply Voltage	4.5		20	V	
Supply Current		4	7	mA	$R_0 \geq 10K\Omega$. See <i>Figure 4</i> .
Oscillator Section					
Frequency Accuracy		± 1	± 3	%	Deviation from $f_0 = 1/R_0 C_0$
Frequency Stability					
Temperature		± 20	± 50	ppm/ $^\circ C$	See <i>Figure 8</i> .
Power Supply		0.05	0.5	%/V	$V_{CC} = 12 \pm 1V$. See <i>Figure 7</i> .
Upper Frequency Limit	100	300		kHz	$R_0 = 8.2K\Omega$, $C_0 = 400pF$
Lowest Practical Operating Frequency			0.01	Hz	$R_0 = 2M\Omega$, $C_0 = 50\mu F$
Timing Resistor, R_0 - See <i>Figure 5</i>					
Operating Range	5		2000	K Ω	
Recommended Range	5			K Ω	See <i>Figure 7</i> and <i>Figure 8</i> .
Loop Phase Detector Section					
Peak Output Current	± 150	± 200	± 300	μA	Measured at Pin 11
Output Offset Current		1		μA	
Output Impedance		1		M Ω	
Maximum Swing	± 4	± 5		V	Referenced to Pin 10
Quadrature Phase Detector					
Peak Output Current	100	300		μA	Measured at Pin 3
Output Impedance		1		M Ω	
Maximum Swing		11		V _{pp}	
Input Preempt Section					
Input Impedance		20		K Ω	Measured at Pin 2
Input Signal					
Voltage Required to Cause Limiting		2	10	mV rms	

Notes

Parameters are guaranteed over the recommended operating conditions, but are not 100% tested in production.
Bold face parameters are covered by production test and guaranteed over operating temperature range.

DC ELECTRICAL CHARACTERISTICS (CONT'D)

Test Conditions: $V_{CC} = 12V$, $T_A = +25^\circ C$, $R_O = 30K\Omega$, $C_O = 0.033\mu F$, unless otherwise specified.

Parameter	Min.	Typ.	Max.	Unit	Conditions
Voltage Comparator Section					
Input Impedance		2		M Ω	Measured at Pins 3 and 8 $R_L = 5.1K\Omega$ $I_C = 3mA$ $V_O = 20V$
Input Bias Current		100		nA	
Voltage Gain	55	70		dB	
Output Voltage Low		300	500	mV	
Output Leakage Current		0.01	10	μA	
Internal Reference					
Voltage Level	4.9	5.3	5.7	V	Measured at Pin 10
Output Impedance		100		Ω	AC Small Signal
Maximum Source Current		80		μA	

Notes

Parameters are guaranteed over the recommended operating conditions, but are not 100% tested in production. **Bold face parameters** are covered by production test and guaranteed over operating temperature range.

Specifications are subject to change without notice

ABSOLUTE MAXIMUM RATINGS

Power Supply	20V	Package Power Dissipation Ratings	
Input Signal Level	3V rms	CDIP	750mW
Power Dissipation	900mW	Derate Above $T_A = 25^\circ C$	8mW/ $^\circ C$
		PDIP	800mW
		Derate Above $T_A = 25^\circ C$	60mW/ $^\circ C$
		SOIC	390mW
		Derate Above $T_A = 25^\circ C$	5mW/ $^\circ C$

SYSTEM DESCRIPTION

The main PLL within the XR-2211 is constructed from an input preamplifier, analog multiplier used as a phase detector and a precision voltage controlled oscillator (VCO). The preamplifier is used as a limiter such that input signals above typically 10mV rms are amplified to a constant high level signal. The multiplying-type phase detector acts as a digital exclusive or gate. Its output (unfiltered) produces sum and difference frequencies of the input and the VCO output. The VCO is actually a current controlled oscillator with its normal input current (f_O) set by a resistor (R_O) to ground and its driving current with a resistor (R_1) from the phase detector.

The output of the phase detector produces sum and difference of the input and the VCO frequencies

(internally connected). When in lock, these frequencies are $f_{IN} + f_{VCO}$ (2 times f_{IN} when in lock) and $f_{IN} - f_{VCO}$ (0Hz when lock). By adding a capacitor to the phase detector output, the 2 times f_{IN} component is reduced, leaving a DC voltage that represents the phase difference between the two frequencies. This closes the loop and allows the VCO to track the input frequency.

The FSK comparator is used to determine if the VCO is driven above or below the center frequency (FSK comparator). This will produce both active high and active low outputs to indicate when the main PLL is in lock (quadrature phase detector and lock detector comparator).

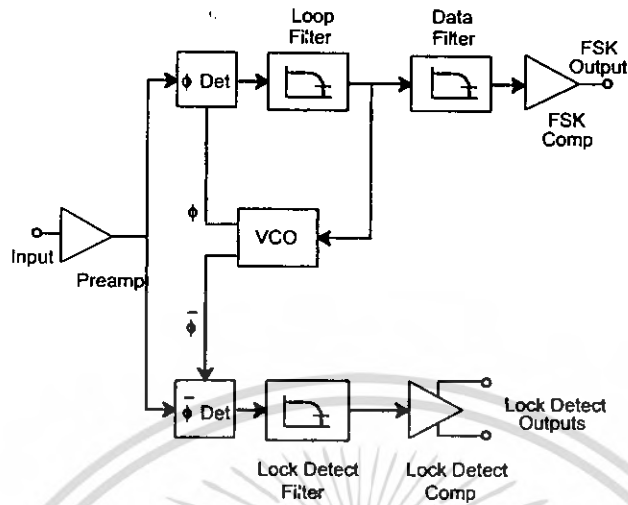


Figure 2. Functional Block Diagram of a Tone and FSK Decoding System Using XR-2211

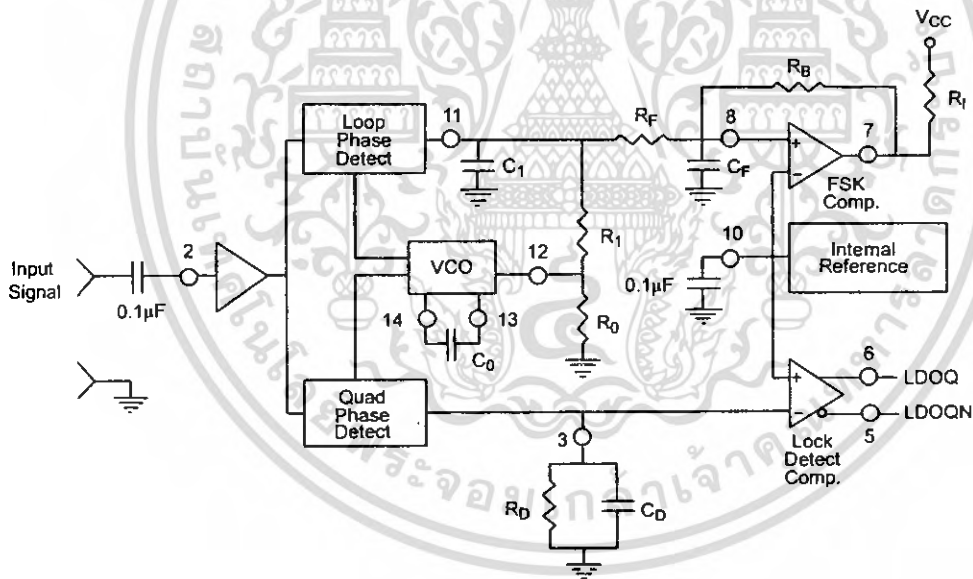


Figure 3. Generalized Circuit Connection for FSK and Tone Detection

DESIGN EQUATIONS

(All resistance in Ω , all frequency in Hz and all capacitance in farads, unless otherwise specified)

(See *Figure 3* for definition of components)

1. VCO Center Frequency, f_0 :

$$f_0 = \frac{1}{R_0 \cdot C_0}$$

2. Internal Reference Voltage, V_{REF} (measured at pin 10):

$$V_{REF} = \left(\frac{V_{CC}}{2} \right) - 650mV \text{ in volts}$$

3. Loop Low-Pass Filter Time Constant, τ :

$$\tau = C_1 \cdot R_{PP} \text{ (seconds)}$$

where:

$$R_{PP} = \left(\frac{R_1 \cdot R_F}{R_1 + R_F} \right)$$

if R_F is ∞ or C_F reactance is ∞ , then $R_{PP} = R_1$

4. Loop Damping, ζ :

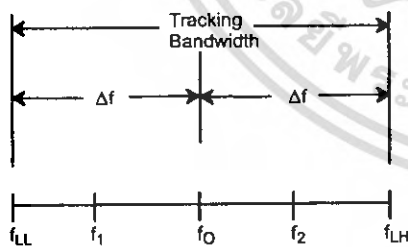
$$\zeta = \sqrt{\left(\frac{1250 \cdot C_0}{R_1 \cdot C_1} \right)}$$

Note: For derivation/explanation of this equation, please see TAN-011.

5. Loop-tracking

bandwidth, $\pm = \frac{\Delta f}{f_0}$

$$\frac{\Delta f}{f_0} = \frac{R_0}{R_1}$$



6. FSK Data filter time constant, t_F :

$$\tau_F = \frac{R_B \cdot R_F}{R_B + R_F} \cdot C_F \text{ (seconds)}$$

7. Loop phase detector conversion gain, K_d : (K_d is the differential DC voltage across pin 10 and pin11, per unit of phase error at phase detector input):

$$K_d = \frac{V_{REF} \cdot R_1}{10,000 \cdot \pi} \left[\frac{\text{volt}}{\text{radian}} \right]$$

Note: For derivation/explanation of this equation, please see TAN-011.

8. VCO conversion gain, K_o : (K_o is the amount of change in VCO frequency, per unit of DC voltage change at pin 11):

$$K_o = \frac{-2\pi}{V_{REF} \cdot C_o \cdot R_1} = \left(\frac{\text{radian/second}}{\text{volt}} \right)$$

9. The filter transfer function:

$$F(s) = \frac{1}{1 + sR_1 \cdot C_1} \text{ at 0 Hz. } \quad S = j\omega \text{ and } \omega = 0$$

10. Total loop gain, K_T :

$$K_T = K_o \cdot K_d \cdot F(s) = \left(\frac{R_F}{5,000 \cdot C_o \cdot (R_1 + R_F)} \right) \left[\frac{1}{\text{seconds}} \right]$$

11. Peak detector current I_A :

$$I_A = \frac{V_{REF}}{20,000} \text{ (} V_{REF} \text{ in volts and } I_A \text{ in amps)}$$

Note: For derivation/explanation of this equation, please see TAN-011.

APPLICATIONS INFORMATION

FSK Decoding

Figure 10 shows the basic circuit connection for FSK decoding. With reference to Figure 3 and Figure 10, the functions of external components are defined as follows: R_0 and C_0 set the PLL center frequency, R_1 sets the system bandwidth, and C_1 sets the loop filter time constant and the loop damping factor. C_F and R_F form a one-pole post-detection filter for the FSK data output. The resistor R_B from pin 7 to pin 8 introduces positive feedback across the FSK comparator to facilitate rapid transition between output logic states.

Design Instructions:

The circuit of Figure 10 can be tailored for any FSK decoding application by the choice of five key circuit components: R_0 , R_1 , C_0 , C_1 and C_F . For a given set of FSK mark and space frequencies, f_0 and f_1 , these parameters can be calculated as follows:

(All resistance in Ω 's, all frequency in Hz and all capacitance in farads, unless otherwise specified)

- a) Calculate PLL center frequency, f_0 :

$$f_0 = \sqrt{F_1 \cdot F_2}$$

- b) Choose value of timing resistor R_0 , to be in the range of 10K Ω to 100K Ω . This choice is arbitrary. The recommended value is $R_0 = 20K\Omega$. The final value of R_0 is normally fine-tuned with the series potentiometer, R_x .

$$R_o = R_0 + \frac{R_x}{2}$$

- c) Calculate value of C_0 from design equation (1) or from Figure 7.

$$C_o = \frac{1}{R_o \cdot f_0}$$

- d) Calculate R_1 to give the desired tracking bandwidth (See design equation 5).

$$R_1 = \frac{R_o \cdot f_0}{(f_1 - f_2)} \cdot 2$$

- e) Calculate C_1 to set loop damping. (See design equation 4):

Normally, $\zeta = 0.5$ is recommended.

$$C_1 = \frac{1250 \cdot C_0}{R_1 \cdot \zeta^2}$$

- f) The input to the XR-2211 may sometimes be too sensitive to noise conditions on the input line. Figure 4 illustrates a method of de-sensitizing the XR-2211 from such noisy line conditions by the use of a resistor, Rx, connected from pin 2 to ground. The value of Rx is chosen by the equation and the desired minimum signal threshold level.

$$V_{IN \text{ minimum (peak)}} = V_a - V_b = \Delta V \pm 2.8mV \text{ offset} = V_{REF} \frac{20,000}{(20,000 + R_x)} \text{ or } R_x = 20,000 \left(\frac{V_{REF}}{\Delta V} - 1 \right)$$

V_{IN} minimum (peak) input voltage must exceed this value to be detected (equivalent to adjusting V threshold)

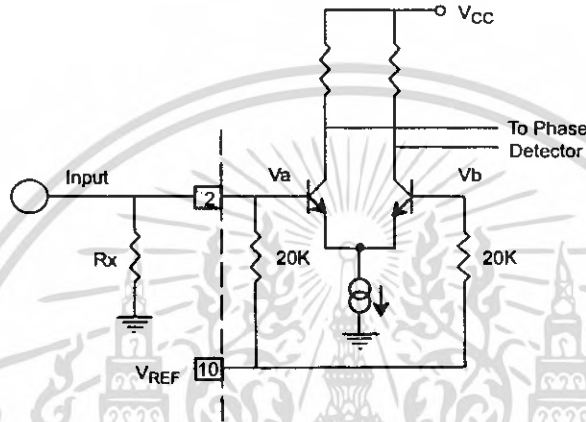


Figure 4. Desensitizing Input Stage

- g) Calculate Data Filter Capacitance, CF:

$$R_{sum} = \frac{(R_F + R_1) \cdot R_B}{(R_1 + R_F + R_B)}$$

$$C_F = \frac{0.25}{(R_{sum} \cdot \text{Baud Rate})} \text{ Baud rate in } \frac{1}{\text{seconds}}$$

Note: All values except R₀ can be rounded to nearest standard value.

Design Example:
1200 Baud FSK demodulator with mark and space frequencies of 1200/2200.

 Step 1: Calculate f_o : from design instructions

$$(a) f_o = \sqrt{1200 \cdot 2200} = 1624$$

 Step 2: Calculate R_o : $R_o = 10K$ with a potentiometer of 10K. (See design instructions (b))

$$(b) R_T = 10 + \left(\frac{10}{2}\right) = 15K$$

 Step 3: Calculate C_o from design instructions

$$(c) C_o = \frac{1}{15000 \cdot 1624} = 39nF$$

 Step 4: Calculate R_1 : from design instructions

$$(d) R_1 = \frac{20000 \cdot 1624 \cdot 2}{(2200 - 1200)} = 51,000$$

 Step 5: Calculate C_1 : from design instructions

$$(e) C_1 = \frac{1250 \cdot 39nF}{51000 \cdot 0.5^2} = 3.9nF$$

 Step 6: Calculate R_F : R_F should be at least five times R_1 , $R_F = 51,000 \cdot 5 = 255 K\Omega$

 Step 7: Calculate R_B : R_B should be at least five times R_F , $R_B = 255,000 \cdot 5 = 1.2 M\Omega$

 Step 8: Calculate R_{SUM} :

$$R_{SUM} = \frac{(R_F + R_1) \cdot R_B}{(R_F + R_1 + R_B)} = 240K\Omega$$

 Step 9: Calculate C_F :

$$C_F = \frac{0.25}{(R_{SUM} \cdot \text{Baud Rate})} = 1nF$$

Note: All values except R_o can be rounded to nearest standard value.

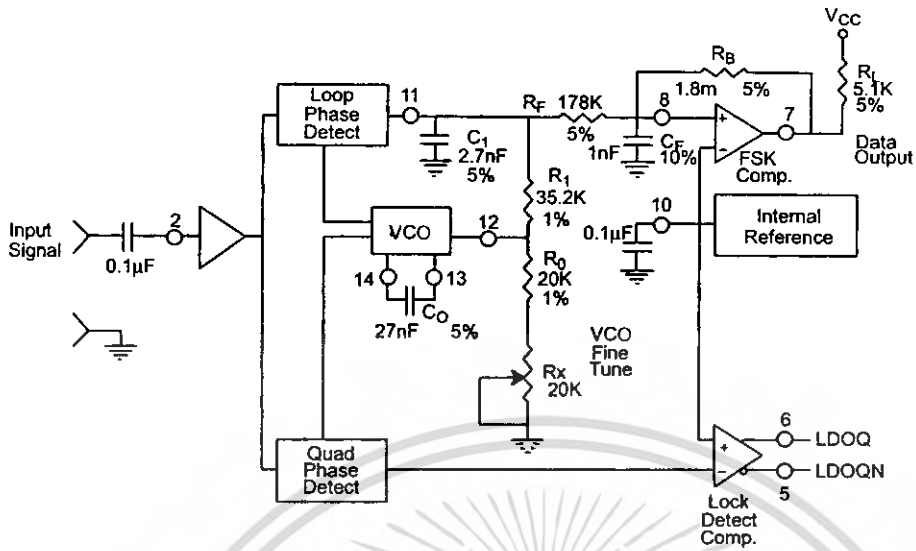


Figure 10. Circuit Connection for FSK Decoding of Caller Identification Signals (Bell 202 Format)

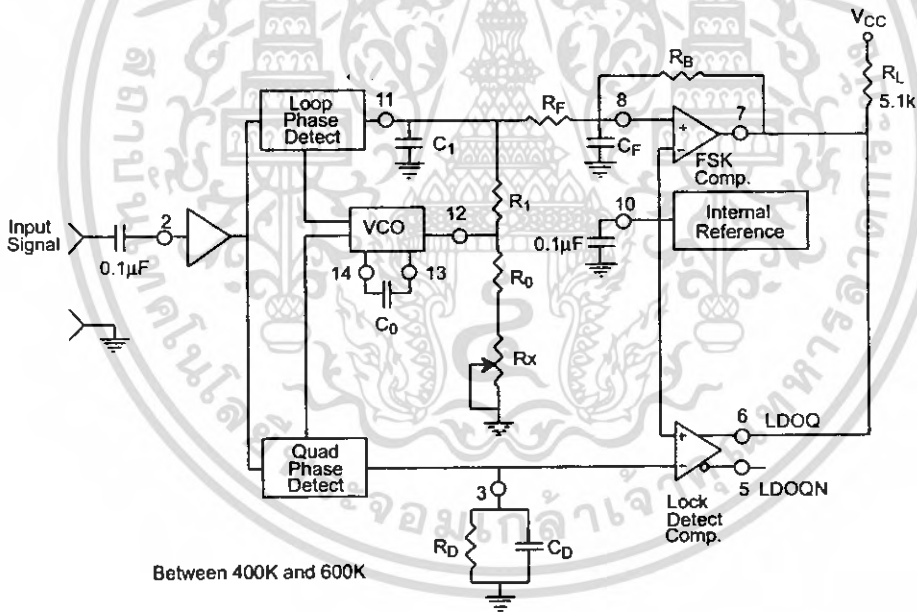


Figure 11. External Connectors for FSK Demodulation with Carrier Detect Capability

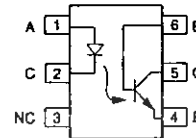
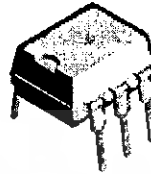
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Optocoupler, Phototransistor Output, With Base Connection

Features

- Isolation Test Voltage 5300 V_{RMS}
- Interfaces with Common Logic Families
- Input-output Coupling Capacitance < 0.5 pF
- Industry Standard Dual-in-line 6-pin Package



Agency Approvals

- UL File #E52744 System Code H or J
- DIN EN 60747-5-2(VDE0884)
- DIN EN 60747-5-5 pending
- Available with Option 1

Applications

- AC Mains Detection
- Reed relay driving
- Switch Mode Power Supply Feedback
- Telephone Ring Detection
- Logic Ground Isolation
- Logic Coupling with High Frequency Noise Rejection

The devices are also available in lead formed configuration suitable for surface mounting and are available either on tape and reel, or in standard tube shipping containers.

Note:

For additional design information see Application Note 45 Normalized Curves

Description

The 4N25 family is an Industry Standard Single Channel Phototransistor Coupler. This family includes the 4N25/ 4N26/ 4N27/ 4N28. Each optocoupler consists of gallium arsenide infrared LED and a silicon NPN phototransistor.

These couplers are Underwriters Laboratories (UL) listed to comply with a 5300 V_{RMS} isolation test voltage. This isolation performance is accomplished through special Vishay manufacturing process.

Compliance to DIN EN 60747-5-2(VDE0884)/ DIN EN 60747-5-5 pending partial discharge isolation specification is available by ordering option 1.

These isolation processes and the Vishay ISO9001 quality program results in the highest isolation performance available for a commercial plastic phototransistor optocoupler.

Order Information

Part	Remarks
4N25	CTR > 20 %, DIP-6
4N26	CTR > 20 %, DIP-6
4N27	CTR > 10 %, DIP-6
4N28	CTR > 10 %, DIP-6
4N25-X006	CTR > 20 %, DIP-6 400 mil (option 6)
4N25-X007	CTR > 20 %, SMD-6 (option 7)
4N25-X009	CTR > 20 %, SMD-6 (option 9)
4N26-X006	CTR > 20 %, DIP-6 400 mil (option 6)
4N26-X007	CTR > 20 %, SMD-6 (option 7)
4N26-X009	CTR > 20 %, SMD-6 (option 9)
4N27-X007	CTR > 10 %, SMD-6 (option 7)
4N27-X009	CTR > 10 %, SMD-6 (option 9)
4N28-X009	CTR > 10 %, SMD-6 (option 9)

For additional information on the available options refer to Option Information.

Absolute Maximum Ratings

$T_{amb} = 25\text{ }^{\circ}\text{C}$, unless otherwise specified

Stresses in excess of the absolute Maximum Ratings can cause permanent damage to the device. Functional operation of the device is not implied at these or any other conditions in excess of those given in the operational sections of this document. Exposure to absolute Maximum Rating for extended periods of the time can adversely affect reliability.

Input

Parameter	Test condition	Symbol	Value	Unit
Reverse voltage		V_R	6.0	V
Forward current		I_F	60	mA
Surge current	$t < 10\text{ }\mu\text{s}$	I_{FSM}	2.5	A
Power dissipation		P_{diss}	100	mW

Output

Parameter	Test condition	Symbol	Value	Unit
Collector-emitter breakdown voltage		V_{CEO}	70	V
Emitter-base breakdown voltage		V_{EBO}	7.0	V
Collector current		I_C	50	mA
Collector current	$t < 1.0\text{ ms}$	I_C	100	mA
Power dissipation		P_{diss}	150	mW

Coupler

Parameter	Test condition	Symbol	Value	Unit
Isolation test voltage		V_{ISO}	5300	V_{RMS}
Creepage			≥ 7.0	mm
Clearance			≥ 7.0	mm
Isolation thickness between emitter and detector			≥ 0.4	mm
Comparative tracking index	DIN IEC 112/VDE0303, part 1		175	
Isolation resistance	$V_{IO} = 500\text{ V}, T_{amb} = 25\text{ }^{\circ}\text{C}$	R_{IO}	10^{12}	Ω
	$V_{IO} = 500\text{ V}, T_{amb} = 100\text{ }^{\circ}\text{C}$	R_{IO}	10^{11}	Ω
Storage temperature		T_{stg}	- 55 to + 150	$^{\circ}\text{C}$
Operating temperature		T_{amb}	- 55 to + 100	$^{\circ}\text{C}$
Junction temperature		T_J	100	$^{\circ}\text{C}$
Soldering temperature	max.10 s, dip soldering: distance to seating plane $\geq 1.5\text{ mm}$	T_{skd}	260	$^{\circ}\text{C}$



Electrical Characteristics

T_{amb} = 25 °C, unless otherwise specified

Minimum and maximum values are testing requirements. Typical values are characteristics of the device and are the result of engineering evaluation. Typical values are for information only and are not part of the testing requirements.

Input

Parameter	Test condition	Symbol	Min	Typ.	Max	Unit
Forward voltage ¹⁾	I _F = 50 mA	V _F		1.3	1.5	V
Reverse current ¹⁾	V _R = 3.0 V	I _R		0.1	100	μA
Capacitance	V _R = 0 V	C _O		25		pF

¹⁾ Indicates JEDEC registered values

Output

Parameter	Test condition	Part	Symbol	Min	Typ.	Max	Unit
Collector-base breakdown voltage ¹⁾	I _C = 100 μA		BV _{CBO}	70			V
Collector-emitter breakdown voltage ¹⁾	I _C = 1.0 mA		BV _{CEO}	30			V
Emitter-collector breakdown voltage ¹⁾	I _E = 100 μA		BV _{ECO}	7.0			V
I _{CEO} (dark) ¹⁾	V _{CE} = 10 V, (base open)	4N25			5.0	50	nA
		4N26			5.0	50	nA
		4N27			5.0	50	nA
		4N28			10	100	nA
I _{CBO} (dark) ¹⁾	V _{CB} = 10 V, (emitter open)				2.0	20	nA
Collector-emitter capacitance	V _{CE} = 0		C _{CCE}		6.0		pF

¹⁾ Indicates JEDEC registered values

Coupler

Parameter	Test condition	Part	Symbol	Min	Typ.	Max	Unit
Isolation voltage ¹⁾	Peak, 60 Hz	4N25	V _{IO}	2500			V
		4N26	V _{IO}	1500			V
		4N27	V _{IO}	1500			V
		4N28	V _{IO}	500			V
Saturation voltage, collector-emitter	I _{CE} = 2.0 mA, I _F = 50 mA		V _{CE(sat)}			0.5	V
Resistance, input output ¹⁾	V _{IO} = 500 V		R _{IO}	100			GΩ
Capacitance (input-output)	f = 1.0 MHz		C _{IO}		0.5		pF

¹⁾ Indicates JEDEC registered values

Current Transfer Ratio

Parameter	Test condition	Part	Symbol	Min	Typ.	Max	Unit
DC Current Transfer Ratio ¹⁾	V _{CE} = 10 V, I _F = 10 mA	4N25	CTR _{DC}	20	50		%
		4N26	CTR _{DC}	20	50		%
		4N27	CTR _{DC}	10	30		%
		4N28	CTR _{DC}	10	30		%

¹⁾ Indicates JEDEC registered value

Switching Characteristics

Parameter	Test condition	Symbol	Min	Typ.	Max	Unit
Rise and fall times	$V_{CE} = 10\text{ V}$, $I_F = 10\text{ mA}$, $R_L = 100\ \Omega$	t_r , t_f		2.0		μs

Typical Characteristics ($T_{amb} = 25\text{ }^\circ\text{C}$ unless otherwise specified)

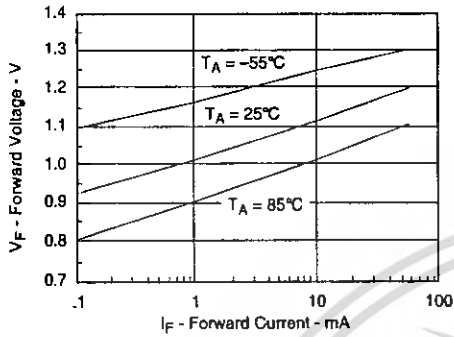


Fig. 1 Forward Voltage vs. Forward Current

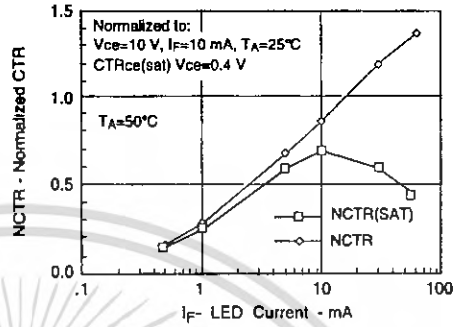


Fig. 3 Normalized Non-saturated and Saturated CTR vs. LED Current

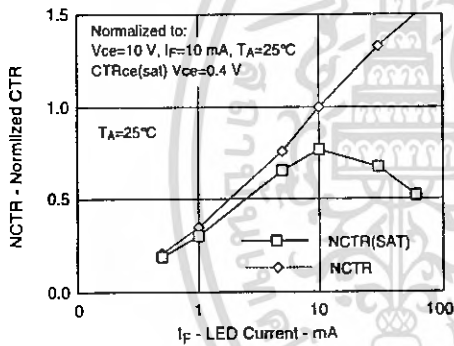


Fig. 2 Normalized Non-Saturated and Saturated CTR vs. LED Current

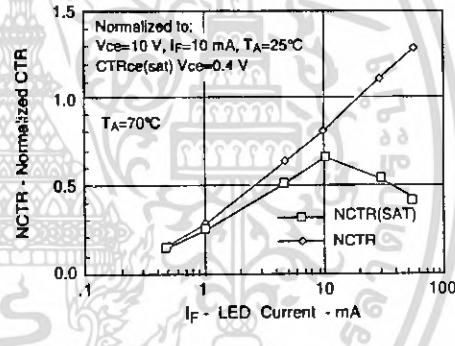


Fig. 4 Normalized Non-saturated and saturated CTR vs. LED Current