

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

เครื่องผ่าขจัดเส้นดำและปกเปลือกกึ่งระบบอัตโนมัติ



เลขหมู่.....76657
เลขทะเบียน.....
วัน,เดือน,ปี.....- 3 S.ก. 2550

b. 11๙.5033A
i.....

โครงการพิเศษนี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรวิทยาศาสตรบัณฑิต
ภาควิชา ฟิสิกส์ประยุกต์
คณะวิทยาศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Automatic Shrimp Deveining and Peeling Machine



Mr. Kreangkrai Nakmee

Miss. Patsamol Chotechuangchutchawal

Mr. Pathai Kaensawat

A Special Project Submitted in Partial Fulfillment of the Requirement for the Degree of

Bachelor of science

Department of Applied Physics

Faculty of Science

King Mongkut's Institute of Technology Ladkrabang

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้ **Academy Year 2006** นั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โครงการพิเศษเรื่อง
นักศึกษา

เครื่องสำอางค์เส้นด้ายและปกป้องกันระบบอัตโนมัติ

นายเกรียงไกร นาคมิ

นางสาวพัศมล โชติช่วงชัชวาล

นายไพฑูรย์ แก่นสวาท

ภาควิชา

ฟิสิกส์ประยุกต์ คณะวิทยาศาสตร์

สาขาวิชา

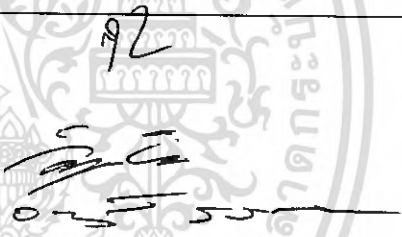
ฟิสิกส์ประยุกต์-เครื่องมือวิทยาศาสตร์


และอุตสาหกรรม

อาจารย์ที่ปรึกษา

รศ. อนุพงศ์ ทรงประภา

ภาควิชาฟิสิกส์ประยุกต์ คณะวิทยาศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
อนุมัติให้โครงการพิเศษฉบับนี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรวิทยาศาสตรบัณฑิต

คณะกรรมการตรวจสอบ	ลายมือชื่อ
ประธานกรรมการ รศ.สุวรรณ คูสำราญ	
กรรมการ ผศ.สาหร่าย เล็กชะอุ่ม	
กรรมการ อ.วิฑูรย์ ยินดีสุข	
กรรมการที่ปรึกษา รศ. อนุพงศ์ ทรงประภา	


.....
(รองศาสตราจารย์วิชาญ เจริญธีระ)

หัวหน้าภาควิชาฟิสิกส์ประยุกต์

ลิขสิทธิ์ของภาควิชาฟิสิกส์ประยุกต์ คณะวิทยาศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โครงการพิเศษเรื่อง	เครื่องผ่าจัดเส้นค้ำและบ่อกเบ่เลือกกุ้งระบบอัตโนมัติ
นักศึกษา	นาย เกรียงไกร นาคมี นางสาว พัทธมล โชติช่วงชัชวาล นาย ไผท แก่นสวาท
ภาควิชา	ฟิสิกส์ประยุกต์ คณะ วิทยาศาสตร์
สาขาวิชา	ฟิสิกส์ประยุกต์- เครื่องมือวิทยาศาสตร์และอุตสาหกรรม
ปีการศึกษา	2549
อาจารย์ที่ปรึกษา	รศ. อนุพงษ์ สรงประภา

บทคัดย่อ

ได้ทำการออกแบบและสร้างเครื่องบ่อกเบ่เลือกกุ้งระบบอัตโนมัติควบคุมด้วยไมโครคอนโทรลเลอร์ โดยมีการใช้กลไกงานหมุนและสายพานทำหน้าที่จัดเรียงตัวและลำเลียงกุ้งสดที่ถูกเค็ดหัวไว้อยู่ในภาชนะพักทยอยส่งให้กับส่วนใบเลือกกุ้งซึ่งจะทำการผ่าและลอกเส้นกลางหลัง จากนั้นกุ้งจะถูกดึงเปลือกทิ้งไปเมื่อผ่านส่วนลูกกลิ้งหนามก่อนที่สายพานจะลำเลียงกุ้งไปยังช่องทางออก ที่อัตราทำงาน 1,600 ตัวต่อชั่วโมง ผลได้ของเครื่องต้นแบบมีค่า 20 เปอร์เซ็นต์

Special project Title	Automatic Shrimp Deveining and Peeling Machine
Name	Mr. Kreangkrai Nakmee Miss. Patsamol Chotechuangchatchawal Mr. Pathai Kaensawat
Department	Applied Physics Faculty of Science
Program	Applied Physics – Science and Industry Instrumentation
Academic Year	2006
Special Project Advisor	Assoc.Prof. Anupong Srongprapa

ABSTRACT

A microcontroller-based automatic shrimp peeling apparatus has been designed and constructed. Using rotary disk-conveyor feeding mechanism, the deheaded fresh shrimp in hopper is orientatively picked and delivered to the rotating saw tooth blade assembly where dorsal cutting and deveining is performed. Shell is pulling off by the spiked roller unit before conveying the end product to the exit port. The production yield of the prototype at processing speed of 1,600 shrimp per hour is 20 percents.

กิตติกรรมประกาศ

โครงการพิเศษนี้ถูกล่วงได้ด้วยดี เนื่องจากได้รับความอนุเคราะห์จากบุคคลหลายฝ่ายดังนี้

คุณพ่อคุณแม่และพี่น้องในครอบครัวทุกคน	ผู้เป็นกำลังใจและเป็นแรงผลักดันให้มี
รองศาสตราจารย์ อนุพงศ์ สรประภา	พลังในการทำงานต่อไปอย่างไม่ย่อท้อ
พี่อู พี่วี พี่อัน พี่ฮอด พี่ต๋อง พี่หนึ่ง พี่โจ้	ผู้ให้คำปรึกษาและเสนอแนวทางในการ
เพื่อนๆ ในห้อง โปรเจกทุกคน	ดำเนินงาน
ลุงยาม	ผู้ให้คำปรึกษาและช่วยเหลือในการทำงาน
แม่บ้าน	มาโดยตลอด
อาคารซ่อมสร้าง	ผู้เป็นกำลังใจและช่วยเหลืองานต่างๆ รวมทั้ง
	อดหลับอดนอนด้วยกันและส่งเสริมให้ได้
	ห้องตลอดคืนอย่างสม่ำเสมอ
	ผู้อนุญาตให้ขึ้นตึกได้เป็นกรณีพิเศษ
	ผู้พิทักษ์กุญแจและความสะอาดของห้องแล็บ
	แหล่งเครื่องมือในการทำโครงการ

นาย เกรียงไกร นาคมิ
นางสาวพัสมล โชติช่วงชัชวาล
นายไพท แก่นสวาท

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

หน้า

บทคัดย่อภาษาไทย	ก
บทคัดย่อภาษาอังกฤษ	ข
กิตติกรรมประกาศ	ค
สารบัญ	ง
สารบัญตาราง	ช
สารบัญรูป	ซ
บทที่ 1 บทนำ	
1.1 ความสำคัญและที่มาของงานวิจัย	1
1.2 วัตถุประสงค์ของงานวิจัย	3
1.3 ขอบเขตและเนื้อหาของงานวิจัย	4
1.4 ประโยชน์ที่คาดว่าจะได้รับ	4
1.5 วิธีดำเนินงาน	4
บทที่ 2 ทฤษฎีที่เกี่ยวข้อง	
2.1 ประเภทของกึ่ง	7
2.2 ส่วนประกอบโดยทั่วไปของกึ่ง	9
2.3 ลักษณะทั่วไปของกึ่งขาวเวนนาไมและกึ่งกูลาค่า	10
2.3.1 กึ่งขาวเวนนาไม	10
2.3.2 กึ่งกูลาค่า	12
2.4 อุตสาหกรรมกึ่งไทย	12
2.5 ขั้นตอนและกรรมวิธีในการผ่าขจัดเส้นค้ำและปอกเปลือกกึ่งในปัจจุบัน	15
2.5.1 ขั้นตอนการปอกด้วยมือ	15
2.5.2 ขั้นตอนการผ่าขจัดเส้นค้ำและปอกเปลือกกึ่งด้วยเครื่องมือ ที่มีอยู่ในปัจจุบัน	20
2.5.2.1 เครื่องของบริษัทไคแทรม	21
2.5.2.2 เครื่องของบริษัทเกรเกอร์ จอนสัน	24
2.5.2.3 เครื่องของบริษัทพรอนโต	26

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ (ต่อ)

หน้า

2.6	ทฤษฎีที่เกี่ยวข้องกับไมโครคอนโทรลเลอร์ตระกูล MCS-51	27
2.6.1	ไมโครคอนโทรลเลอร์	28
2.6.2	สมบัติทั่วไปของไมโครคอนโทรลเลอร์ตระกูล MCS-51	28
2.6.3	การจัดขาของไมโครคอนโทรลเลอร์ตระกูล MCS-51	29
บทที่ 3	วิธีดำเนินการวิจัย	
3.1	การทดลองทางกายภาพเกี่ยวกับตัวถัง	31
3.1.1	ส่วนของเปลือกกึ่ง	31
3.1.2	ตำแหน่งจุดศูนย์ถ่วงของกึ่ง	35
3.2	ส่วนประกอบเชิงกลของเครื่องที่ดำเนินการออกแบบ	37
3.2.1	ส่วนภาชนะพักรองรับการเทกึ่งเข้ากระบวนการ	37
3.2.2	ส่วนลำเลียงและจัดการวางตัวของกึ่ง	38
3.2.3	ส่วนผ้าหลังและขจัดเส้นด้าย	41
3.2.4	ส่วนค้ำปอกเปลือกออก	43
3.2.5	ส่วนลำเลียงออกสู่ภาชนะสำหรับการตรวจประกันคุณภาพ	48
3.2.6	ส่วนกลไกระบบขับเคลื่อนและมอเตอร์ส่งกำลัง	48
3.2.7	ส่วนท่อส่งจ่ายน้ำ	50
3.2.8	ส่วนโครงเครื่อง	52
3.2.9	ส่วนตัวถังและผนังเครื่อง	53
3.3	ส่วนประกอบทางอิเล็กทรอนิกส์	54
3.3.1	ส่วนฮาร์ดแวร์	54
3.3.1.1	วงจรเพาเวอร์ซัพพลาย	54
3.3.1.2	วงจรคีย์แพด	54
3.3.1.3	วงจรส่วนส่งและรับแสงอินฟราเรด	55
3.3.1.4	วงจรไมโครคอนโทรลเลอร์	56
3.3.1.5	วงจรแสดงผลทาง 7-segment 4 หลัก	56

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ (ต่อ)

	หน้า
3.3.1.6 วงจรขยายแรงดันไฟฟ้าให้กับรีเลย์	59
3.3.1.7 แผนผังระบบขับเคลื่อนมอเตอร์	59
3.3.2 ส่วนซอฟต์แวร์	60
3.4 ผลงานที่ประดิษฐ์ขึ้น	63
3.4.1 ส่วนระบบเชิงกลของเครื่อง	63
3.4.2 ส่วนระบบอิเล็กทรอนิกส์	66
บทที่ 4 ผลการทดลองและอภิปรายผล	
4.1 การทดสอบส่วนระบบการทำงานเชิงกลของตัวเครื่อง	69
4.1.1 การทดสอบส่วนจัดเรียงลำแสงกึ่ง	69
4.1.2 การทดสอบส่วนผ้าและขจัดเส้นค้ำ	70
4.1.3 การทดสอบสวนคงเบลอ	72
4.2 ส่วนของระบบควบคุม	73
บทที่ 5 สรุปและข้อเสนอแนะ	
5.1 สรุปผลการวิจัยพัฒนา	75
5.2 แนวทางในการพัฒนาโครงการ	76
บรรณานุกรม	77
ภาคผนวก	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

	หน้า
ตารางที่ 1.1 ตารางแสดงการส่งออกกุ้งไทยปีพ.ศ. 2545-2549	2
ตารางที่ 1.2 ตารางขั้นตอนการดำเนินงาน	6
ตารางที่ 4.1 ตารางแสดงผลการทดลองของส่วนจัดเรียงและลำเลียง	70
ตารางที่ 4.2 ตารางแสดงผลการทดลองของส่วนผ่าหลังที่ผ่าแบบธรรมดา	71
ตารางที่ 4.3 ตารางแสดงผลการทดลองของส่วนผ่าหลังที่ผ่าแบบบัทเทอร์ฟลาย	71
ตารางที่ 4.4 ตารางแสดงผลการทดลองของส่วนผ่าหลังที่ผ่าแบบเวสเทิร์น	72
ตารางที่ 4.5 ตารางแสดงผลการทดลองของส่วนดึงเปลือก	73



สารบัญรูป

	หน้า
รูปที่ 1.1 แผนภาพแสดงสัดส่วนการส่งออกกุ้งของไทยแยกรายชนิด ปี 2546	3
รูปที่ 2.1 ลักษณะส่วนประกอบภายนอกของกุ้ง	9
รูปที่ 2.2 ลักษณะส่วนประกอบภายในของกุ้ง	10
รูปที่ 2.3 กุ้งขาวแวนนาไม	10
รูปที่ 2.4 กุ้งกุลาดำ	12
รูปที่ 2.5 แผนผังโครงสร้างอุตสาหกรรมกุ้งสดแช่เย็นแช่แข็งและกุ้งแปรรูปของไทย	13
รูปที่ 2.6 แผนผังขั้นตอนในการทำอุตสาหกรรมกุ้งสดแช่เย็น กุ้งสดแช่แข็งและกุ้งคั้มแช่แข็ง	14
รูปที่ 2.7 การคั้มหัวออก	16
รูปที่ 2.8 กุ้งที่ผ่านการคั้มหัวและทำความสะอาดแล้ว	16
รูปที่ 2.9 รูปขั้นตอนคั้มเปลือกส่วนท้องและขาว่ายน้ำออก	17
รูปที่ 2.10 รูปขั้นตอนคั้มเปลือกกุ้งจากส่วนท้องไปทางด้านหลัง	17
รูปที่ 2.11 รูปขั้นตอนคั้มเปลือกกุ้งออกจากลำตัว	18
รูปที่ 2.12 รูปขั้นตอนผ่าหลังกุ้ง	18
รูปที่ 2.13 กุ้งที่ถูกผ่าหลังแบบธรรมดาและขจัดเส้นดำออก	19
รูปที่ 2.14 กุ้งที่ถูกผ่าหลังแบบบัทเทอร์ฟลายและขจัดเส้นดำออก	19
รูปที่ 2.15 กุ้งที่ถูกผ่าหลังเวสเทิร์นและขจัดเส้นดำออก	19
รูปที่ 2.16 รูปขั้นตอนเอาเส้นหลังออก	20
รูปที่ 2.17 รูปกุ้งที่ผ่านขั้นตอนต่างๆแล้วนำมาวางไว้บนน้ำแข็ง	20
รูปที่ 2.18 การทำงานในโรงงานอุตสาหกรรมแปรรูปกุ้ง	21
รูปที่ 2.19 ส่วนคั้มเปลือกกุ้งของบริษัทไลแตรม	22
รูปที่ 2.20 รูปแสดงเครื่องปอกกุ้งของบริษัทไลแตรม	23
รูปที่ 2.21 รูปแสดงเครื่องผ่าหลังของบริษัทไลแตรม	23
รูปที่ 2.22 กลไกการทำงานของเครื่องปอกกุ้งของบริษัทเกรเกอร์ จอนสัน	24
รูปที่ 2.23 ส่วนผ่าหลังกุ้งของบริษัทเกรเกอร์ จอนสัน	25
รูปที่ 2.24 รูปเครื่องปอกเปลือกและผ่าหลังกุ้งระบบกึ่งอัตโนมัติของ บริษัทเกรเกอร์ จอนสัน	25

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป (ต่อ)

	หน้า
รูปที่ 2.25 วิธีการจัดเรียงกิ่งบนสายพานลำเลียงก่อนผ่านเข้าเครื่องปอกเปลือกและผ่าหลังกิ่งระบบกึ่งอัตโนมัติของบริษัทเกรเกอร์ จอนสัน	26
รูปที่ 2.26 รูปแสดงส่วนผ่าหลังของบริษัทพรอน โค	27
รูปที่ 2.27 รูปแสดงเครื่องผ่าหลังกิ่งของบริษัทพรอน โค	27
รูปที่ 2.28 แสดงขาของไมโครคอนโทรลเลอร์ MCS-51	29
รูปที่ 3.1 อุปกรณ์ที่ใช้ในการทดลองวัดแรงที่ใช้ในการผ่าหลังกิ่ง	32
รูปที่ 3.2 การสอบเทียบสเกลโดยใช้แท่งน้ำหนักมาตรฐานขนาด 1 กิโลกรัม	32
รูปที่ 3.3 การทดลองวัดแรงที่ใช้ผ่าหลังกิ่งโดยที่ใบมีดขนานกับเปลือกกิ่ง	33
รูปที่ 3.4 การทดลองวัดแรงที่ใช้ในการผ่าหลังกิ่งโดยที่ใบมีดทำมุม 70 องศา กับเปลือกกิ่ง	34
รูปที่ 3.5 ลักษณะใบมีดเฉก	34
รูปที่ 3.6 การหาจุดศูนย์กลางของกิ่ง	35
รูปที่ 3.7 กิ่งขาว (ยาวประมาณ 13 เซนติเมตร)	36
รูปที่ 3.8 กิ่งที่ทำการดึงหัวออก	36
รูปที่ 3.9 กิ่งที่ผ่านการผ่าหลังแล้ว	36
รูปที่ 3.10 กิ่งที่ดึงเปลือกออกแล้ว	37
รูปที่ 3.11 ภาพขณะพักรอรับการเทกิ่งเข้ากระบวนการ	38
รูปที่ 3.12 กังหันใบพัดตัดกิ่ง	39
รูปที่ 3.13 ลักษณะการเรียงตัวของขนแปรง	39
รูปที่ 3.14 ลักษณะการวางตัวของกังหันใบพัดตัดกิ่งในภาชนะพักรอรับ	40
รูปที่ 3.15 สายพานส่งกิ่ง	40
รูปที่ 3.16 ลักษณะการวางตัวของสายพานส่งกิ่ง	41
รูปที่ 3.17 ส่วนผ่าหลังและขจัดเส้นดำ	42
รูปที่ 3.18 รูปแสดงมุมเอียงที่ใ้ช้อยู่ของแผ่นเทพลอน	42
รูปที่ 3.19 ลักษณะการวางตัวของส่วนผ่าและขจัดเส้นดำ	43
รูปที่ 3.20 ภาพแสดงแกนนามทั้ง 4 แกนของส่วนดึงเปลือก	44
รูปที่ 3.21 ภาพแสดงมิติขนาดของแกนนามในส่วนดึงเปลือก	44

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป (ต่อ)

	หน้า
รูปที่ 3.22 ภาพด้านบนแกนหมานที่ครอบด้วยตะแกรง	45
รูปที่ 3.23 ภาพตัดด้านหน้าแสดงมิติขนาดของส่วนดิ่งเปลือก	45
รูปที่ 3.24 ภาพบอกขนาดของส่วนดิ่งเปลือก	46
รูปที่ 3.25 แสดงตำแหน่งลักษณะการติดตั้งส่วนดิ่งเปลือก	47
รูปที่ 3.26 ลักษณะการวางตัวของส่วนลำเลียงออกสู่ภายนอกสำหรับการตรวจประกันคุณภาพ	48
รูปที่ 3.27 ส่วนกลไกระบบขับเคลื่อนและมอเตอร์ส่งกำลัง	49
รูปที่ 3.28 ลักษณะการวางตัวของระบบท่อส่งจ่ายน้ำ	51
รูปที่ 3.29 ลักษณะการวางตัวของส่วนโครงสร้าง	52
รูปที่ 3.30 ลักษณะการวางตัวของส่วนตัวถังและผนังเครื่อง	53
รูปที่ 3.31 แสดงวงจรเพาเวอร์ซัพพลาย	54
รูปที่ 3.32 แสดงวงจรคีย์แพค	55
รูปที่ 3.33 แสดงวงจรอินฟราเรด	55
รูปที่ 3.34 แสดงวงจรไมโครคอนโทรลเลอร์	56
รูปที่ 3.35 แสดงวงจรแสดงผลออกทาง 7-Segment	57
รูปที่ 3.36 ผังรวมวงจรหลักทางอิเล็กทรอนิกส์	58
รูปที่ 3.37 วงจรขยายแรงดันให้กับรีเลย์	59
รูปที่ 3.38 แผนผังระบบขับเคลื่อนมอเตอร์	60
รูปที่ 3.39 โพล์ชาร์ตแสดงการทำงานของโปรแกรม	61
รูปที่ 3.40 แผนผังการทำงานของเครื่องผ่าขจัดเส้นค้ำและปอกเปลือกกุ้งระบบอัตโนมัติ	62
รูปที่ 3.41 รูปด้านหน้าของเครื่องที่ประดิษฐ์ขึ้น	63
รูปที่ 3.42 รูปส่วนผ่าและขจัดเส้นค้ำ	63
รูปที่ 3.43 รูปส่วนดิ่งเปลือก	64
รูปที่ 3.44 รูปสายพานลำเลียง	64
รูปที่ 3.45 รูปด้านหน้าของเครื่องผ่าขจัดเส้นค้ำและปอกเปลือกกุ้งระบบอัตโนมัติ	65
รูปที่ 3.46 รูปด้านขวาของเครื่องผ่าขจัดเส้นค้ำและปอกเปลือกกุ้งระบบอัตโนมัติ	65
รูปที่ 3.47 รูปด้านซ้ายของเครื่อง แสดงตำแหน่งสกรูปรับความลึกการผ่าหลังกุ้ง	66

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป (ต่อ)

	หน้า
รูปที่ 3.48 รูปมอเตอร์และไคร์เวอร์	67
รูปที่ 3.49 โซลิตสเคท รีเลย์	67
รูปที่ 3.50 รูปวงจรไมโครคอนโทรลเลอร์และวงจรถอนิกส์ต่างๆ	68
รูปที่ 3.51 กล้องวงจรควบคุมอิเล็กทรอนิกส์	68
รูปที่ 4.1 ลักษณะของสัญญาณเอาต์พุตที่ได้จากวงจรอินฟราเรดเมื่อมีกึ่งตัวนำ	74



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1

บทนำ

1.1 ความสำคัญและที่มาของงานวิจัย

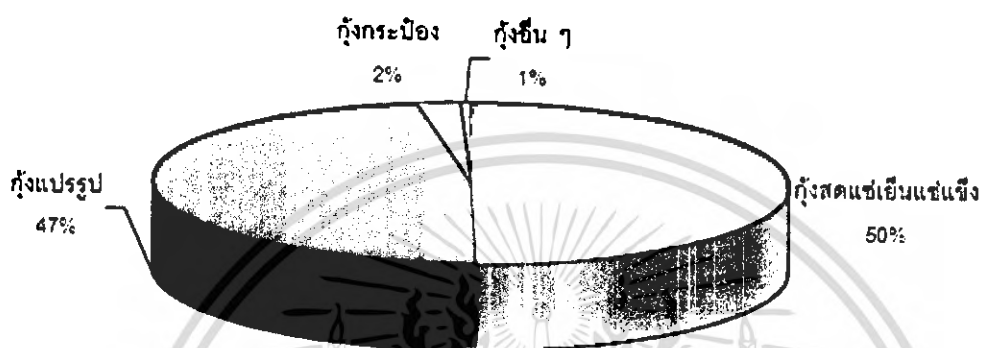
กุ้งเป็นอาหารที่ชื่นชอบของผู้คนทั่วโลก มีราคาแพงและมูลค่าการตลาดสูง มีความสำคัญต่อการขับเคลื่อนเศรษฐกิจของไทย เพราะในแต่ละปีนอกจากจะมีการผลิตเป็นจำนวนมากสำหรับการบริโภคภายในประเทศแล้วยังได้มีการส่งออกเป็นอันดับ 1 ของโลก แต่ในปัจจุบันมีประเทศผู้ผลิตเพื่อการส่งออกมากขึ้น จึงมีการแข่งขันกันทางตลาดทั้งทางด้านราคาและคุณภาพ ในส่วนของทั้งความสะอาด ความสดใหม่ มาตรฐานทางด้านขนาดของกุ้งและรูปแบบการแปรรูปไปจนถึงการบรรจุหีบห่อ นอกจากนี้ทางประเทศผู้ซื้อก็ปกป้องเกษตรกรของตนด้วยมาตรการการกีดกันทางการค้าต่างๆ เช่นเรื่องข้อกำหนดของสารตกค้าง ตลาดส่งออกสำคัญของไทย อาทิ สหรัฐฯ EU และ ญี่ปุ่น นำมาตรการทางภาษีและมิใช่ภาษีมาใช้มากขึ้น โดยเฉพาะมาตรการที่มิใช่ภาษี เช่น ข้อกำหนดที่เข้มงวดเกี่ยวกับมาตรฐานด้านสุขอนามัย และสิ่งแวดล้อม ดังนั้นในโรงงานอุตสาหกรรมของไทยจึงต้องมีการปรับปรุงมากขึ้นอยู่เสมอ ทำให้การส่งออกในแต่ละปียังมีแนวโน้มเพิ่มขึ้น โดยดูได้จากตารางที่ 1.1 (แหล่งข้อมูล: กระทรวงพาณิชย์)

	ปริมาณ หน่วย: ตัน			มูลค่า หน่วย: ล้านบาท			อัตราการขยายตัว หน่วย: ร้อยละ							
	ปี 2545	ปี 2546	ปี 2547	ปี 2548	ปี 2549(ม.ก.-พ.ค.)	ปี 2549 (ม.ก.-พ.ค.)	ปี 2548	ปี 2549	(ม.ก.-พ.ค.)					
1.2.1 ฟุ้ง	99 617	34 508,9	119 387	36 050,0	123 171	32 692,2	161 936	38 009,7	55 417	13 443,1	4,5	-9,3	16,3	20,9
(1) ฟุ้งสดแช่														
เงินแช่แข็ง	99 225	34 406,2	118 919	35 921,2	122 570	32 536,1	161 239	37 851,7	54 970	13 347,4	4,4	-9,4	16,3	20,4
(1.1) ฟุ้ง														
อุตสาหกรรม	82 569	28 283,0	77 858	24 178,9	53 057	15 028,9	33 238	8 621,1	10 105	2 417,5	-14,5	-37,8	-42,6	-13,2
(1.2) ฟุ้ง														
ทั้งหมด	2053	494,2	2 555	603,3	3 923	796,1	9 229	1 370,7	2 482	527,9	22,1	32,0	72,2	21,3
(1.3) ฟุ้งอื่น ๆ														
สดแช่เย็น														
แช่แข็ง	14 601	5 629,1	38 509	11 139,0	65 538	16 711,0	118 776	27 899,9	42 432	10 401,9	97,9	50,0	66,7	32,2
(2) ฟุ้งแห้ง	335	92,1	364	101,5	489	126,3	540	126,3	411	89,8	10,2	24,5	0,0	273,4
(3) ฟุ้งคั้น														
สดแช่เย็น	57	10,6	103	27,3	163	29,8	160	31,7	35	5,9	157,5	9,2	6,5	87,5

ตารางที่ 1.1 ตารางแสดงการส่งออกกุ้งของไทย ปี 2545-2549 (มกราคม-พฤษภาคม)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การยกระดับคุณภาพของสินค้าให้สูงขึ้นและลดต้นทุนการผลิตในส่วนของระบบโรงงานแปรรูปซึ่งใช้แรงงานคนนั้นมีข้อจำกัดและโดยเฉพาะอย่างยิ่งในบางช่วงเวลาเมื่อความต้องการของตลาดสูงขึ้นและต้องปรับเพิ่มกำลังการผลิต ดังนั้นจึงมีการนำเครื่องจักรมาช่วยในการผลิตมากขึ้น การส่งออกของผลิตภัณฑ์กุ้งของไทยนั้นมีสัดส่วนตามแผนภาพที่แสดงไว้ในรูปที่ 1.1



รูปที่ 1.1 แผนภาพแสดงสัดส่วนการส่งออกกุ้งของไทยแยกรายชนิด ปี 2546

โดยส่วนใหญ่ กุ้งสดแช่เย็นแช่แข็ง กุ้งแปรรูป กุ้งกระป๋อง และอื่นๆ มักจะต้องผ่านกรรมวิธีในการปอกเปลือกก่อน และวิธีที่ควบคุมคุณภาพได้ยากที่สุดก็คือการปอกเปลือกแบบผ่าหลังลอกเส้นดำกลางหลังออกโดยยังคงส่วนหางไว้ โดยสามารถใช้เครื่องที่นำเข้าจากต่างประเทศซึ่งราคาสูงมาก อีกทั้งยังเป็นเพียงระบบกึ่งอัตโนมัติ ซึ่งอัตราการผลิตขึ้นกับอัตราการเรียงตัวกุ้งเข้าเครื่องโดยแรงงานคน คณะผู้วิจัยจึงมีแนวคิดที่จะพัฒนาสร้างเครื่องต้นแบบขึ้นเพื่อใช้ภายในประเทศที่มีข้อดีคือเป็นระบบอัตโนมัติทั้งหมดนับแต่ขั้นตอนการลำเลียงและมีราคาถูกกว่าทำให้ลดต้นทุนการผลิตและเพิ่มคุณภาพของสินค้าให้สู้กับตลาดโลกได้ดีขึ้น

1.2 วัตถุประสงค์ของงานวิจัย

เพื่อช่วยในกรรมวิธีผ่าหลังขจัดเส้นดำและปอกเปลือกกุ้ง โดยทำการออกแบบสร้างเครื่องที่ทำงานโดยอัตโนมัติ ซึ่งจะมีความสะอาด มีคุณภาพและเพิ่มกำลังการผลิต รวมทั้งยังสามารถกำหนดความลึกในการผ่าหลัง และสามารถประมาณปริมาณการผลิตต่อวันได้

1.3 ขอบเขตและเนื้อหาของงานวิจัย

เป็นการออกแบบวิจัยและพัฒนาเครื่องผ่าขจัดเส้นค้ำและปอกเปลือกกุ้งอัตโนมัติต้นแบบที่สามารถใช้กับกุ้งที่มีขนาดมาตรฐานในช่วง 50-60 ตัวต่อกิโลกรัม เน้นไปที่กุ้งเพื่ออุตสาหกรรมส่งออก ซึ่งกุ้งที่จะนำมาปอกจะเป็นกุ้งที่ทำการคิ่งหัวออกมาก่อนแล้ว ลักษณะของการปอกจะเป็นการปอกแบบผ่าหลังเหลือปล้องสุดท้ายและหางไว้แล้วเอาเส้นค้ำกลางหลังออกด้วย และเป็นการหาเทคนิคและวิธีการที่เหมาะสมในการปอกเปลือกโดยวิธีการผ่าหลังกุ้ง เพื่อให้กุ้งคงความสดใหม่ สะอาด สวยงาม และเพื่อลดต้นทุนการผลิตจากการใช้แรงงานคนรวมไปถึงมีกำลังการผลิตสูงขึ้น

1.4 ประโยชน์ที่คาดว่าจะได้รับ

1. เพื่อเพิ่มคุณภาพของผลิตภัณฑ์กุ้ง
2. เรียนรู้หลักการการทำงานของเครื่องมือในอุตสาหกรรม
3. เรียนรู้ถึงหลักการออกแบบระบบเครื่องจักรและแก้ไขปัญหาที่เกิดขึ้น
4. คาดว่าในอนาคตจะสามารถพัฒนาในเชิงพาณิชย์ได้

1.5 วิธีดำเนินงาน

แผนการดำเนินงานแบ่งออกเป็น 7 ส่วน ดังนี้โดยมีหมายกำหนดการดำเนินงานเป็นไปดังตารางที่ 1.2

ขั้นตอนที่ 1 ศึกษาชนิดของกุ้งที่จะนำมาใช้ในโครงการ โดยจะเน้นกุ้งที่ใช้ในการส่งออกของไทย ศึกษาข้อมูลเกี่ยวกับเครื่องปอกกุ้งชนิดต่างๆ ที่เคยมีมาทั้ง กรรมวิธีการปอกเปลือกแบบผ่าหลังกุ้งด้วยมือและด้วยเครื่องที่ผลิตขึ้นในต่างประเทศ

ขั้นตอนที่ 2 เลือกรูปแบบที่เหมาะสมที่สุดมาประยุกต์เข้ากับแนวความคิดใหม่ๆ สรุปลงมาเป็นภาพเค้าโครงของระบบเพื่อศึกษาข้อมูลเกี่ยวกับอุปกรณ์และวัสดุที่จะนำมาใช้

ขั้นตอนที่ 3 ทำการออกแบบในรายละเอียดของระบบการทำงานของเครื่องปอกกุ้ง ในแต่ละชิ้นส่วนของอุปกรณ์ในส่วนเชิงกลต่างๆ รวมถึงระบบไฟฟ้า และระบบน้ำที่จะใช้ในเครื่องปอกและผ่าหลังกุ้งระบบอัตโนมัติ

ขั้นตอนที่ 4 เริ่มประกอบทำส่วนต่างๆ ของตัวเครื่องโดยแยกทำเป็นระบบๆ ตาม

ขั้นตอนที่สำคัญดังนี้
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- 1) ทำส่วนลำเลียงกึ่งให้ขึ้นไปทีละตัว ซึ่งจะต้องเรียงตัวกึ่งให้ไปในทางเดียวกันแล้วทำการทดสอบ
- 2) ทำส่วนผ่าหลังกึ่งและเอาเส้นหลังออก แล้วทำการทดสอบ
- 3) ทำส่วนแยกเปลือกกับเนื้อกึ่งแล้วทำการทดสอบให้ใช้งานได้ดี
- 4) นำทุกส่วนมาประกอบรวมกันเป็นตัวเครื่อง
- 5) ทำระบบน้ำที่จะใช้ในตัวเครื่อง
- 6) ทำระบบไฟฟ้าและระบบควบคุม

ขั้นตอนที่ 5 ทดสอบระบบ โดยรวมของเครื่อง

ขั้นตอนที่ 6 ปรับปรุงแก้ไขข้อบกพร่องต่างๆ ที่เกิดขึ้น

ขั้นตอนที่ 7 สรุปผลและเสนอแนะแนวทางในการพัฒนาในอนาคต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ขั้นตอนและวิธีดำเนินการ	2549										2550	
	มิ.ย.	ก.ค.	ส.ค.	ก.ย.	ต.ค.	พ.ย.	ธ.ค.	ม.ค.	ก.พ.			
1. ศึกษาชนิดของกึ่งและหลักการของเครื่องปอกกุ้ง	↔											
2. เลือกรูปแบบที่เหมาะสมที่สุดในการใช้งาน		↔										
3. ออกแบบระบบการทำงานของเครื่องปอกกุ้ง			↔									
4. เริ่มทำส่วนต่างๆ ของตัวเครื่องทีละส่วน				↔								
5. ทดสอบระบบโดยรวมของเครื่อง						↔						
6. ปรับปรุงแก้ไขข้อบกพร่องต่างๆ ที่เกิดขึ้น								↔				
7. สรุปผลและเสนอแนะแนวทางการพัฒนา										↔		

ตารางที่ 1.2 ตารางขั้นตอนการดำเนินงาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2

ทฤษฎีที่เกี่ยวข้อง

2.1 ประเภทของกุ้ง

กุ้งเป็นสัตว์น้ำไม่มีกระดูกสันหลังในชั้น Crustacea อันดับ Decapoda มีหลายวงศ์ หายใจด้วยเหงือก ลำตัวยาวแบนหรือกลมแบ่งเป็นปล้องๆ เปลือกที่หุ้มท่อนหัวและอกคลุมมาถึงอกปล้องที่ 8 ส่วนใหญ่ กรีมีลักษณะแบนข้าง ก้ามและขาอยู่ที่ส่วนหัวและอก มีขาที่ใช้เดินทั้งหมด 10 ขา

มีกุ้งกว่า 100 ชนิดทั่วโลก อาศัยในทะเลและอาศัยบริเวณน้ำกร่อยหลายชนิดแต่ในบริเวณน้ำกร่อยมีจำนวนประชากรน้อยและขนาดเล็ก จึงไม่เหมาะที่จะเป็นอาหารของมนุษย์ กุ้งที่บริโภคส่วนหนึ่งมาจากการประมงในทะเล เป็นกุ้งในวงศ์ฟินีอิดี (Penaeidae) หรือพวก ฟินีอิด (Penaeids) ในสกุลฟิเนียสเกือบทั้งสิ้น และกุ้งในสกุลนี้หลายชนิดที่สามารถเพาะเลี้ยงและขายเป็นสินค้าไปได้ทั่วโลก ชนิดของกุ้งที่สามารถเพาะเลี้ยงได้มีดังนี้

- กุ้งกุลาดำ (Giant tiger shrimp) ชื่อวิทยาศาสตร์ *Penaeus monodon* Fabricius, 1798 เป็นกุ้งที่มีขนาดใหญ่ ส่วนของลำตัวมีเนื้อมาก เป็นชนิดที่พบทั่วไปในน่านน้ำของทุกประเทศแถบเอเชีย ยกเว้นประเทศญี่ปุ่นและประเทศจีน พบตามธรรมชาติในมหาสมุทรอินเดีย และตะวันออกเฉียงใต้ของมหาสมุทรแปซิฟิก จากตอนใต้ประเทศญี่ปุ่นถึงประเทศออสเตรเลีย คำว่า ไทเกอร์ (tigers) เป็นสมญานามที่ให้กับกุ้งกุลาดำ เพราะมีขนาดใหญ่ ขนาดใหญ่ที่เคยพบมีความยาวทั้งหมดจากปลายกรีดถึงปลายหาง 363 มิลลิเมตร หรือ 36.3 เซนติเมตร เป็นขนาดที่ใหญ่ที่สุดของกุ้งในสกุลฟิเนียส ในฝั่งมหาสมุทรอินเดีย มีน้ำหนักมากกว่า 300 กรัม กุ้งกุลาดำ ทนทานต่อการเปลี่ยนแปลงของสภาพแวดล้อมได้ดี จึงมีการนำมาเลี้ยงและเติบโตดีในฟาร์ม ทนต่อความเค็มในช่วงกว้างตั้งแต่ความเค็มต่ำใกล้ศูนย์ถึงความเค็มสูงสุดเกือบ 40 ส่วนในหนึ่งพัน พ่อ-แม่ (broodstocks) เกือบทั้งหมดมาจากทะเล ยังไม่สามารถเลี้ยงกุ้งกุลาดำให้เป็นพ่อแม่พันธุ์ และผลิตลูกพันธุ์เป็นการค้าได้ อัตรารอดตายจากระยะวัยอ่อนถึงโตเต็มวัยประมาณ 20-30% แต่กุ้งกุลาดำในบ่อเลี้ยงจะอ่อนแอต่อไวรัส และแบคทีเรีย มีการเลี้ยงในประเทศไทย ซึ่งมีผลผลิตสูงที่สุด รวมทั้งประเทศออสเตรเลีย อินเดีย อินโดนีเซีย มาเลเซีย ฟิลิปปินส์ ไต้หวัน เวียดนาม และจีน

- กุ้งขาวทางตะวันตก (White shrimp) ชื่อวิทยาศาสตร์ *Penaeus vannamei* Boone. 1931 ตามธรรมชาติพบในมหาสมุทรแปซิฟิก ทางอเมริกากลางและอเมริกาใต้ จากประเทศเปรูถึงประเทศเม็กซิโกมีการเลี้ยงในเอกวาดอร์ และหลายประเทศในลาตินอเมริกา กุ้งขาวเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ชนิดนี้มีการศึกษาค้นคว้าและปรับปรุงพันธุ์ ตลอดจนวิธีการเลี้ยงมานานจนสามารถควบคุมคุณภาพของลูกพันธุ์ และอัตราการเจริญเติบโตได้ ขนาดใหญ่ที่สุดที่พบประมาณความยาวทั้งหมด 230 มิลลิเมตร สามารถผสมได้ในที่ล้อมขังดีกว่ากุ้งกุลาดำ อัตรารอดในโรงเพาะฟักสูง 50%-60% มีการวิจัยและทำให้พ่อ-แม่ปลอดโรค (pathogen free) และต้านทานโรค (pathogen resistant) ได้

- กุ้งขาวจีน (Chinese White Shrimp) ชื่อวิทยาศาสตร์ *Penaeus chinensis* Osbeck, 1965 หรือ *Penaeus orientalis* Kishinouye, 1918) ตามธรรมชาติพบที่แพร่กระจายทางฝั่งทะเลจีนจนถึงฝั่งตะวันตกของประเทศเกาหลี กุ้งขาวจีนโตช้า เนื่องจากอยู่ในเขตที่มีอุณหภูมิต่ำ อาจได้ถึง 16 องศาเซลเซียสในบางครั้ง อุณหภูมิที่ต่ำกว่าของกุ้งกุลาดำและกุ้งขาวตะวันตก สามารถเลี้ยงได้ในฟาร์มที่มีความเค็มต่ำ และผสมพันธุ์ได้ในฟาร์มเลี้ยง กุ้งชนิดนี้มีความต้องการอาหารที่มีโปรตีนสูง (40-60%) ขนาดที่โตสูงสุดประมาณ 183 มิลลิเมตร

- กุ้งน้ำเงินตะวันตก (West Blue Shrimp) ชื่อวิทยาศาสตร์ *Penaeus svilirostris* Stimpson, 1874 พบในแหล่งน้ำธรรมชาติในมหาสมุทรแปซิฟิก ทางตอนใต้ของประเทศสหรัฐอเมริกาและอเมริกากลาง จากเปรูถึงเม็กซิโก กุ้งน้ำเงิน นิยมเลี้ยงทางฝั่งตะวันตกตั้งแต่ปลายปี ค.ศ. 1980 และเมื่อเกิดโรค IHNN เนื่องมาจากไวรัส ทำให้กุ้งน้ำเงินตาย แต่โรคดีที่มีพ่อแม่พันธุ์เก็บอยู่หลายแห่ง ได้มีการศึกษาวิจัยและสามารถทำให้ต้านทานต่อการเกิด IHNN virus ได้

กุ้งที่มีการเพาะเลี้ยงและเป็นสินค้าออกได้นั้น มีเพียง 4 ชนิดข้างต้นเท่านั้น แม้ว่าจะมีการเลี้ยงกุ้งขาวอินเดีย Indian White Shrimp (*Penaeus indicus* Milne Edwards, 1837) กุ้งกล้วย Banana white shrimp (*Penaeus merguensis* de Man, 1888) ในประเทศอินเดีย อิหร่าน มาเลเซีย อินโดนีเซีย เวียดนาม และไทย แต่มีปริมาณน้อยมาก เมื่อเทียบกับ 4 ชนิดแรก นอกจากนี้การเลี้ยงกุ้งคุรุมา Kuruma shrimp (*Penaeus japonicus* Bate) ในประเทศออสเตรเลีย ใต้หวัน และประเทศญี่ปุ่น ผลผลิตที่ได้ต่ำมาก เมื่อเทียบกับกุ้งกุลาดำ และกุ้งขาว

กุ้งขาว ลิโทพีเนียส แวนนาไม (*Litopenaeus Vannamei*) เป็นสายพันธุ์กุ้งทะเลในกลุ่มกุ้งขาวแปซิฟิก กุ้งขาวแวนนาไม ถูกค้นพบโดย Boome ในปี ค.ศ. 1931 ชื่อสามัญที่ F.A.O. รับรองและใช้เรียกกันทั่วโลกคือ Whiteleg shrimp กุ้งขาวที่ทำการเพาะเลี้ยงกันอยู่ใน ปัจจุบันนี้สามารถแบ่งออกได้เป็น 2 กลุ่ม ตามสภาพภูมิศาสตร์ของโลก ได้แก่ กุ้งขาวตะวันตก ได้แก่ กุ้งขาวลิโทพีเนียส แวนนาไม กุ้งสีน้ำเงิน กุ้งขาวตะวันออก ได้แก่ กุ้งแซบวัย กุ้งขาวจีน กุ้งขาวอินเดีย ประเทศเอกลานนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ไทยเริ่มนำกุ้งขาวมาเลี้ยงในปี 2541 ซึ่งเป็นช่วงแรกของการทดลองเลี้ยงจึงไม่ค่อยได้รับความสนใจเท่าที่ควรประกอบกับการจัดหาพันธุ์กุ้งขณะนั้นมีความยากลำบากและมีราคาแพง ปัจจุบันการเลี้ยงกุ้งกุลาดำประสบปัญหา โรคระบาด ขาดแคลนแม่พันธุ์กุ้งคุณภาพดี และ ปัญหาที่สำคัญคือ กุ้งกุลาดำแคะแกรนเลี้ยงไม่โต แต่ราคาถูกกุ้งกลับปรับตัวสูงขึ้น ผู้เลี้ยงกุ้งจึงหันมาเลี้ยงกุ้งขาวกันมากขึ้น จึงทำให้ในปัจจุบันนี้ประเทศไทยได้ส่งออกกุ้งขาวไปทั่วโลกกว่า 90 เปอร์เซ็นต์ และเป็นกุ้งอื่นๆอีก 10 เปอร์เซ็นต์

2.2 ส่วนประกอบโดยทั่วไปของกุ้ง

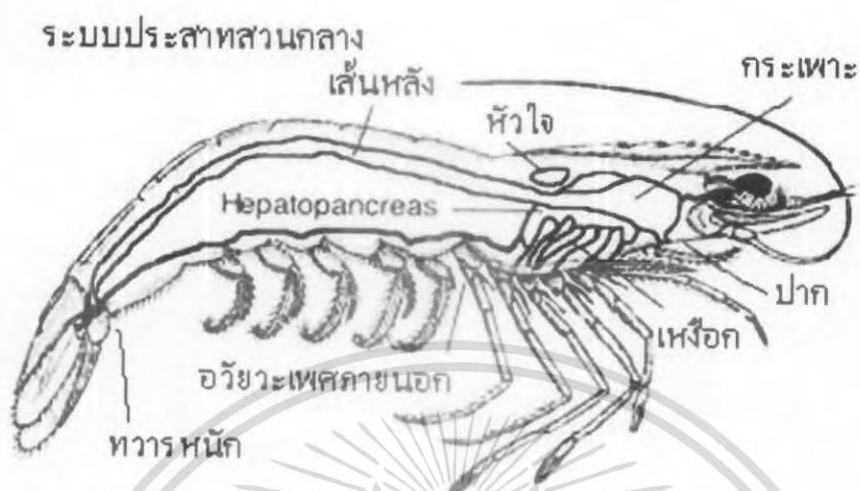
ส่วนประกอบภายนอกและภายในของกุ้งมีลักษณะดังรูปที่ 2.1 และ 2.2 ตามลำดับโดยแต่ละชนิดจะคล้ายกัน

สำหรับการนำกุ้งสดมาจัดเตรียมเพื่อทำการปรุงอาหาร ส่วนของกุ้งที่เป็นแหล่งสะสมแบคทีเรียและของเสียหรือแม้แต่เม็ดครวดก็คือส่วนของกระเพาะอาหารซึ่งอยู่ตรงบริเวณภายในส่วนหัวและส่วนเส้นหลังที่เป็นลำใสหรือที่เรียกกันว่าเส้นทราย (Sand vein) ที่เป็นเส้นดำพาดตามแนวยาวกลางหลังกุ้ง ในการดึงหัวออกทิ้งไปก็ต้องระวังไม่ให้ส่วนกระเพาะอาหารฉีกขาดและของเสียไปเปื้อนเนื้อบริเวณข้างเคียงทำให้มีผลต่อรสชาติ



รูปที่ 2.1 ลักษณะส่วนประกอบภายนอกของกุ้ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.2 ส่วนประกอบภายในของกุ้ง

2.3 ลักษณะทั่วไปของกุ้งขาวแวนนาไมและกุ้งกุลาดำ

ในที่นี้จะได้กล่าวถึงกุ้งขาวและกุ้งกุลาดำ ซึ่งเป็นกุ้งนิยมเพราะเลี้ยงกันมากที่สุด

2.3.1 กุ้งขาวแวนนาไม มีรูปร่างเป็นดังรูปที่ 2.3



รูปที่ 2.3 กุ้งขาวแวนนาไม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ลักษณะทั่วไปคือ

- ลำตัวสีขาวมีจำนวนปล้อง 6 ปล้อง
- หน้าอกใหญ่
- เคลื่อนไหวเร็ว
- กริมีลักษณะตรงไม่งอนไม่ยาวเลยแผงใต้ปาก
- กรีบนั้นมี 7 - 9 หยัก กรีล่าง 1 - 2 หยัก
- สัดส่วนความยาวของกริมีความเป็น 0.8 เท่าของความยาวเปลือกหัว
- ขาว่ายน้ำสีขาว หนวดสีแดง 2 เส้น
- เปลือกลำตัวสีขาวชมพูถึงแดง
- แพนหางสีแดง

กุ้งขาวแวนนาไมเป็นกุ้งที่มีความสามารถในการปรับตัวสูงจึงสามารถอาศัยอยู่ในสภาพแวดล้อมที่มีการเปลี่ยนแปลงในช่วงกว้าง เช่น ความเค็ม กุ้งขาวแวนนาไมสามารถเจริญเติบโตได้ดีในน้ำที่มีระดับความเค็มตั้งแต่ 0 - 35 ppt. (ppt. ย่อมาจาก part per thousand คือหน่วยความเค็มของน้ำทะเลในพื้นส่วน เช่น 30 ppt. ในพื้นส่วนจะมีเกลือละลายอยู่ 30 กรัม ซึ่งน้ำทะเลในธรรมชาติมีความเค็ม 27-35 ppt.) แต่ไม่ควรต่ำกว่า 3 ppt. ตลอดระยะเวลาการเลี้ยง กุ้งขาวมีการเจริญเติบโตที่เร็วกว่าเมื่อเปรียบเทียบกับกุ้งกุลาดำ และมีการลอกคราบบ่อยๆ กุ้งขาวจึงต้องการแร่ธาตุสูง โดยเฉพาะ แมกนีเซียม และแคลเซียม ซึ่งมีความสัมพันธ์โดยตรงกับความกระด้างและค่าความเป็นด่างของน้ำ กุ้งขาวแวนนาไมมีความสามารถในการเคลื่อนที่ได้เร็วและว่ายน้ำอยู่ตลอดเวลาจึงต้องการ ออกซิเจนในการดำรงชีวิตสูงกว่ากุ้งกุลาดำ ระบบการให้อากาศในการเลี้ยงกุ้งขาวจึงต้องเพียงพอ กุ้งขาวแม้ว่าจะว่ายน้ำเป็นฝูงแต่ไม่ใช่สัตว์สังคมจึงมีนิสัยก้าวร้าวและทำร้ายกุ้งตัวอื่น กุ้งขาวมีความสามารถในการกินอาหารได้หลายชนิด ตั้งแต่อาหารเม็ดสำเร็จรูป ซากแพลงก์ตอนพืชและสัตว์ แต่อาหารที่สำคัญที่สุดคืออาหารที่มีปริมาณโปรตีน วิตามินและแร่ธาตุอย่างครบถ้วนไม่ใช่ซากแพลงก์ตอนหรือจี้แคด หากเราพบกุ้งกินจี้แคดหรือซากแพลงก์ตอนเต็มลำใสนั้นแสดงว่าเราให้อาหารแก่กุ้งไม่เพียงพอ

2.3.2 กุ้งกุลาดำ มีรูปร่างดังรูปที่ 2.4



รูปที่ 2.4 กุ้งกุลาดำ

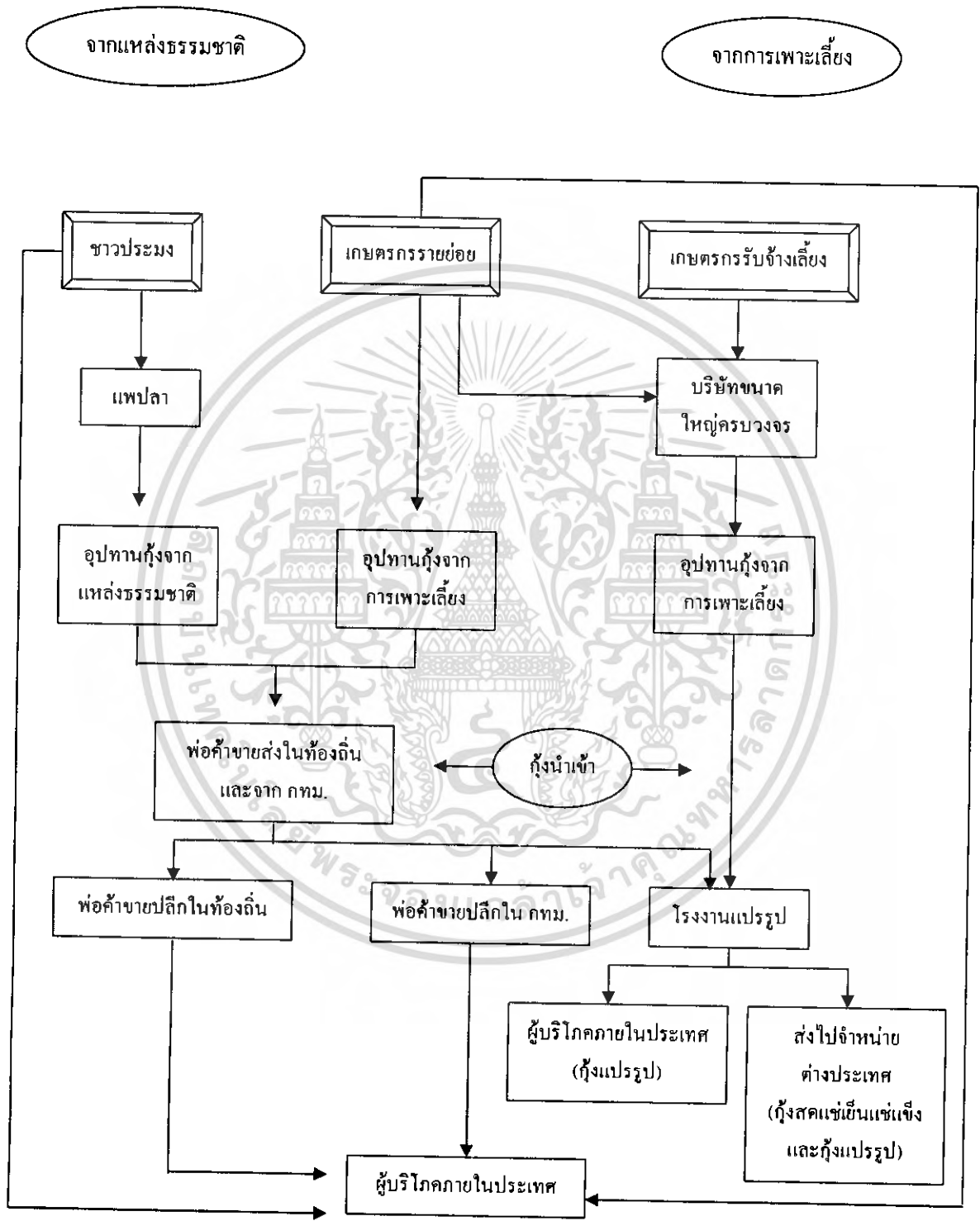
ลักษณะทั่วคือ

- เป็นกุ้งทะเล
- ลำตัวสีแดงอมน้ำตาลถึงน้ำตาลเข้ม
- มีลายพาดขวางที่หลังประมาณ 9 ลายและถืออกน้ำตาล เข้มข้างแถบสีขาว
- ด้านบนของกริมิพื้น 7-8 ซี่ ด้านล่างมี 3 ซี่
- สันกริยาวเกือบถึงคราเปสมีสันต้น (hepatic crest) ยาวตรงขนานไปกับลำตัว
- หนวดยาวไม่มีลายชัดเจน
- ขาเดินมีสีแดงปนดำ
- ขาว่ายน้ำมีสีน้ำตาลปนน้ำเงิน โคนสีขาว
- ขาเดินคู่ที่ห้าไม่มี exopod ขนาดความยาวประมาณ 18-25 ซม.

2.4 อุตสาหกรรมกุ้งไทย

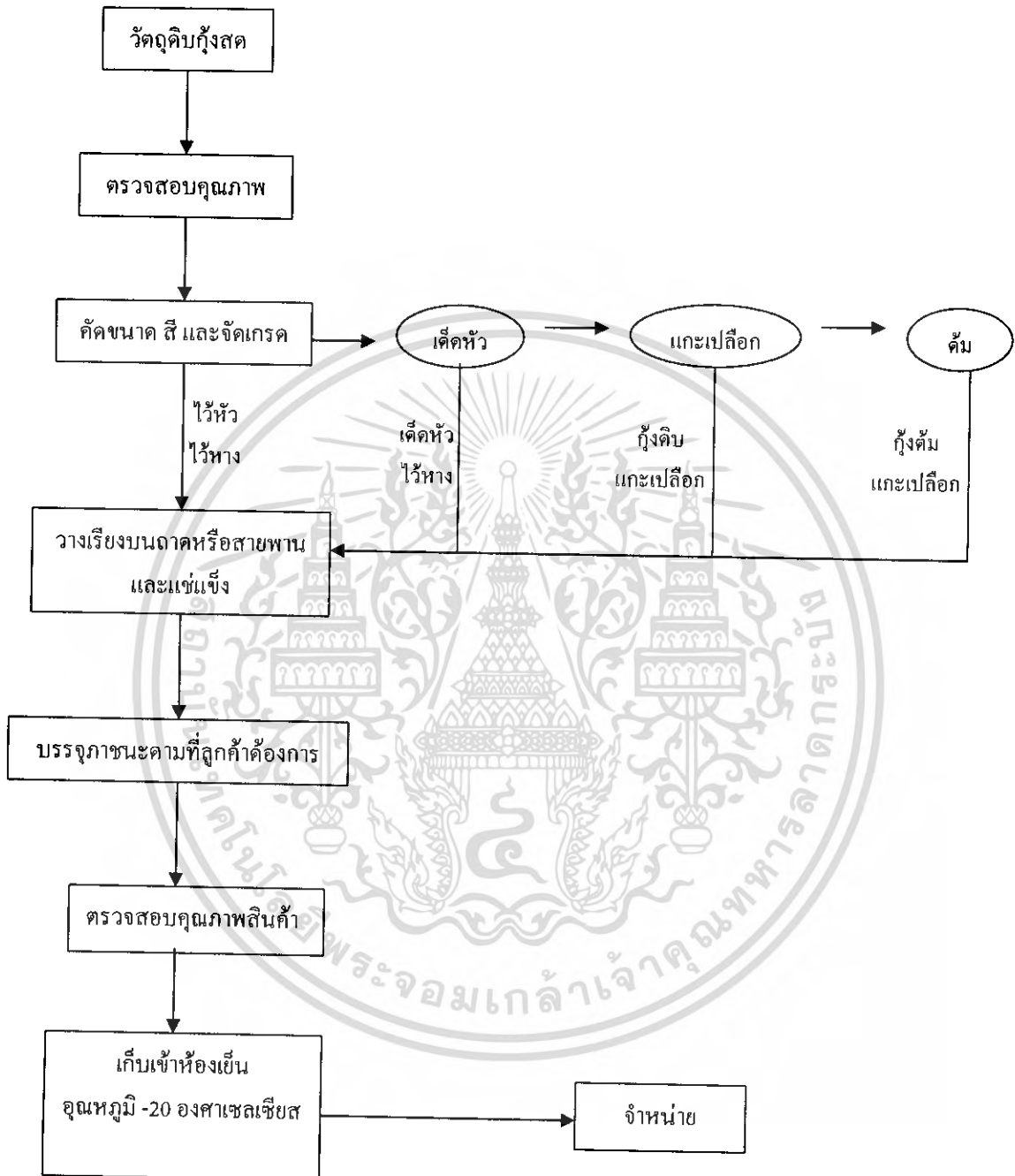
อุตสาหกรรมกุ้งในประเทศไทยนั้น กุ้งที่นำมาทำการแปรรูปต่างๆ ได้มาจากทั้งชาวประมง และจากการเพาะเลี้ยงของเกษตรกรหรือต้องสั่งกุ้งบางชนิดจากต่างประเทศ เพื่อใช้ในการบริโภคในประเทศและแปรรูปเพื่อการส่งออก โดยคุณแผนผังโครงสร้างอุตสาหกรรมกุ้งสดแช่เย็นแช่แข็ง และกุ้งแปรรูปของไทยจากรูปที่ 2.5 และดูขั้นตอนการผลิต ผลิตภัณฑ์กุ้งของไทยได้จากรูปที่ 2.6

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.5 แผนผัง โครงสร้างอุตสาหกรรมกึ่งสดแช่เย็นแช่แข็งและกึ่งแปรรูปของไทย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.6 แผนผังขั้นตอนในการทำอุตสาหกรรมกุ้งสดแช่เย็น กุ้งสดแช่แข็งและกุ้งคัมแช่แข็ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กึ่งที่ส่งออกของไทยจะเป็นกึ่งแปรรูปแช่เย็นแช่แข็ง และส่วนใหญ่กึ่งที่แปรรูปนั้นจะเป็นกึ่งที่ทำการปอกเปลือกแล้ว ส่วนการปอกเปลือกกึ่งก็มีด้วยกันหลายรูปแบบแล้วแต่ลูกค้าต้องการ แต่ที่ทำการกันโดยทั่วไปคือการกำจัดส่วนหัวและปอกเปลือกส่วนลำตัว โดยคงส่วนหางไว้พร้อมด้วยการผ่าเอาเส้นหลังออกโดยมีขั้นตอนและวิธีการหลักๆดังนี้

2.5 ขั้นตอนกรรมวิธีในการผ่ากำจัดเส้นดำและปอกเปลือกกึ่งในปัจจุบัน

โรงงานอุตสาหกรรมแปรรูปกึ่งในปัจจุบัน ได้มีการปอกเปลือกกึ่งอยู่สองแบบคือ แบบแรกจะใช้แรงงานคนเป็นจำนวนมากในการปอกและทำความสะอาดกึ่ง ซึ่งโรงงานในประเทศไทยยังคงใช้วิธีนี้ทั้งหมด และแบบที่สองใช้เครื่องจักรในบางกระบวนการ เช่น ผ่าหลังอย่างเดียว หรือผ่าหลังและปอกเปลือก ซึ่งขั้นตอนในการปอกเปลือกด้วยวิธีต่างๆ ที่กล่าวมาจะอธิบายในหัวข้อถัดไปดังนี้

2.5.1 ขั้นตอนการปอกด้วยมือ

การปอกเปลือกและผ่าหลังกึ่งด้วยมือนั้นจำเป็นจะต้องมีความระมัดระวังในด้านความปลอดภัยเป็นพิเศษ เพราะถ้าผู้ที่อยู่ในส่วนการผลิตถูกมีดบาดหรือเกิดอุบัติเหตุอื่นๆที่ทำให้มีเลือดออก จำเป็นจะต้องทิ้งส่วนของการผลิตนั้นไปเนื่องจากไม่สะอาด และการปอกเปลือกแบบผ่าหลังกึ่งและกำจัดเส้นดำของกึ่งออกด้วยมือนั้นจะต้องใช้คนเป็นจำนวนมากและต้องเสียเวลามากอีกด้วย ขั้นตอนหลักๆในการปอกเปลือกแบบผ่าหลังและกำจัดเส้นดำของกึ่งออกด้วยมือนั้นมีดังนี้

- นำกึ่งสดที่ยังเป็นๆ อยู่มาแช่น้ำแข็งให้กึ่งเกิดการช็อก และไม่ขยับตัว การทำเช่นนี้ก็เพื่อรักษาความสดของกึ่งให้ได้มากที่สุด
- คึงหัวกึ่งออกด้วยความระมัดระวังไม่ให้สิ่งสกปรกที่อยู่บริเวณส่วนหัวหลุดกระจายออกมา เพราะจะไปทำให้กึ่งสกปรกมากขึ้น ดังรูปที่ 2.7



รูปที่ 2.7 การดึงหัวกุ้งออก

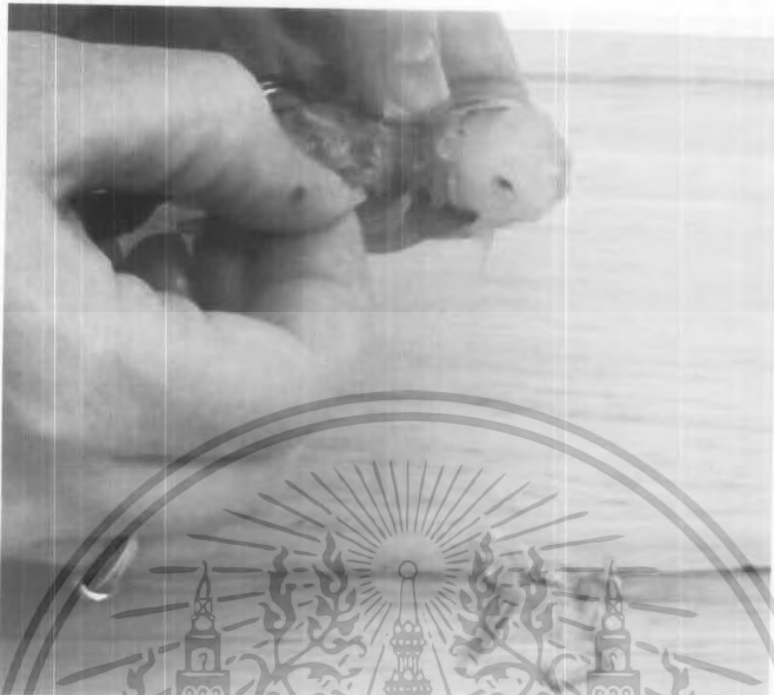
- เมื่อดึงหัวออกแล้ว ถูบริเวณส่วนหัวของตัวกุ้งสกปรก ให้ทำการล้างน้ำหนึ่งครั้ง กุ้งที่ได้ก็จะเป็นกุ้งที่เหลือแต่ตัวดังรูปที่ 2.8



รูปที่ 2.8 กุ้งที่ผ่านการดึงหัวและทำความสะอาดแล้ว

- การที่จะดึงเปลือกออกได้นั้นขั้นตอนแรกเราจะต้องดึงเปลือกส่วนท้องและขาออกก่อน ดังรูปที่ 2.9

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.9 รูปขั้นตอนตั้งเปลือกส่วนท้องและขาว่ายน้ำออก

- เริ่มแกะเปลือกจากส่วนท้องออกไปทางด้านหลังทั้งสองข้างดังรูปที่ 2.10

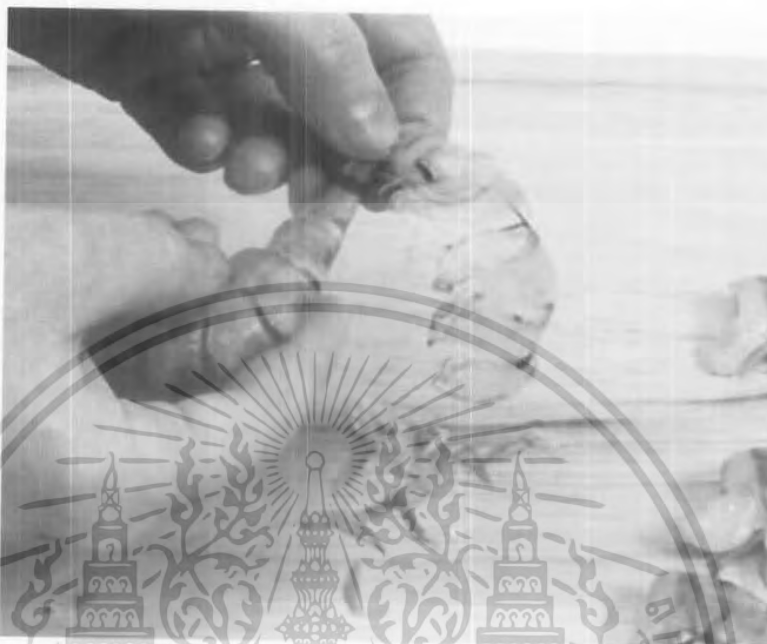


รูปที่ 2.10 รูปขั้นตอนตั้งเปลือกกึ่งจากส่วนท้องไปทางด้านหลัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

76657

- คึงเปลือกบริเวณลำตัวออก เหลือเปลือกปล้องสุดท้าย (ปล้องที่ไม่มีขาว่ายน้ำ) และหางเอาไว้ดังรูปที่ 2.11



รูปที่ 2.11 รูปขั้นตอนคึงเปลือกกุ้งออกจากลำตัว

- จับกุ้งหันเอาด้านหลังขึ้น แล้วใช้มีดที่คมกรีดไปที่กลางหลังของกุ้งให้ลึกลงไปตามที่ต้องการดังรูปที่ 2.12



รูปที่ 2.12 รูปขั้นตอนผ่าหลังกุ้ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ลักษณะความลึกของการผ่าหลังของกุ้งมีด้วยกันหลายแบบ โดยจะกล่าวไว้ในที่นี้ 3 แบบ คือ การผ่าแบบธรรมดา การผ่าแบบบัทเทอร์ฟลาย (Butterfly) และการผ่าแบบเวสเทิร์น (Western)

ถ้าเป็นการผ่าหลังที่ผ่าลึกลงไปจนถึงเส้นดำหรือลึกไปอีกเล็กน้อยแล้ว เหลือหางและเปลือกปล้องสุดท้ายเอาไว้เรียกการผ่านั้นว่าเป็นการผ่าแบบธรรมดา แสดงได้ดังรูปที่ 2.13



รูปที่ 2.13 กุ้งที่ถูกผ่าหลังแบบธรรมดาและขจัดเส้นดำออก

ถ้าเป็นการผ่าที่ลึก ไปจนถึงส่วนท้องของกุ้งแต่ไม่ให้ขาด เรียกการผ่าแบบนี้ว่าการผ่าแบบบัทเทอร์ฟลาย (Butterfly) แสดงดังรูปที่ 2.14

รูปที่ 2.14 กุ้งที่ถูกผ่าหลังแบบบัทเทอร์ฟลายและขจัดเส้นดำออก

ถ้าเป็นการผ่าแบบให้ลำตัวของกุ้งขาดออกจากกันเหลือเพียงหางและเปลือกปล้องสุดท้ายเอาไว้ เรียกการผ่านี้ว่าการผ่าแบบเวสเทิร์น (Western) แสดงได้ดังรูปที่ 2.15



รูปที่ 2.15 กุ้งที่ถูกผ่าหลังเวสเทิร์นและขจัดเส้นดำออก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- ใช้ปลายแหลมของมีดเขี่ยเอาเส้นค้ำของกึ่งออกอย่าให้ขาดดังรูปที่ 2.16
หลังจากนั้นให้ทำความสะอาดกึ่งด้วยน้ำสะอาดอีกครั้งหนึ่ง แล้วนำไปวางไว้บนน้ำแข็ง
ที่เป็น scale ice ดังรูปที่ 2.17



รูปที่ 2.16 รูปขั้นตอนเอาเส้นหลังออก

รูปที่ 2.17 รูปกึ่งที่ผ่านขั้นตอนต่างๆแล้วนำมาวางไว้บนน้ำแข็ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในโรงงานอุตสาหกรรมแปรรูปกุ้งนั้นในทุกกระบวนการจะต้องสวมถุงมือ หมวก ผ้าปิดจมูก และผ้ากันเปื้อนให้เรียบร้อย ภายในห้องที่ทำงานจะมีอุณหภูมิต่ำ ส่วนน้ำที่ใช้จะมีอุณหภูมิประมาณ 0 องศาเซลเซียส สภาพแวดล้อมโดยทั่วไปเป็นดังรูปที่ 2.18



รูปที่ 2.18 การทำงานในโรงงานอุตสาหกรรมแปรรูปกุ้ง

2.5.2 ขั้นตอนการผ่าหั่นเส้นตัวและลอกเปลือกกุ้งด้วยเครื่องมือที่มีอยู่ในปัจจุบัน

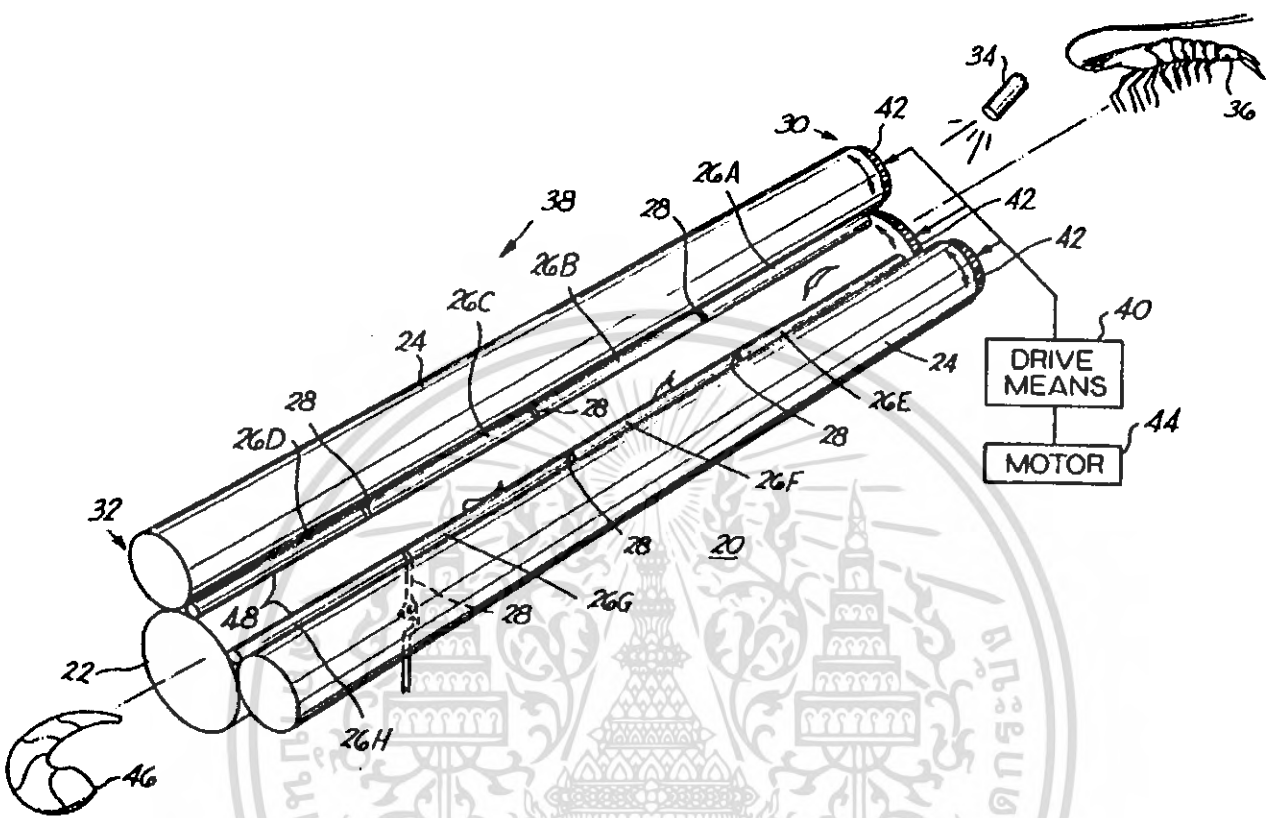
การพยายามลดต้นทุนควบคู่ไปกับการเพิ่มผลผลิตมักต้องอาศัยจ้างแรงงานต่างด้าวราคาถูกจำนวนมากซึ่งก็ต้องแลกกับปัญหาของโรคติดต่อ รวมถึงปัญหาความมั่นคงของชาติ โรงงานจึงมีทางเลือกที่จะใช้เครื่องจักรอัตโนมัติหรือกึ่งอัตโนมัติโดยมีแรงงานคนเฉพาะในส่วนจัดการป้อนกุ้งเข้าเครื่องและส่วนตรวจควบคุมคุณภาพ เครื่องขลอกเปลือกกุ้งที่ผลิตในต่างประเทศซึ่งเป็นที่นิยมใช้กัน ได้แก่ เครื่องของบริษัทไลแทรม (Laitram) , บริษัทเกรเกอร์ จอนสัน (Gregor Jonsson) , บริษัทพรอนโต (Prawnto) เป็นต้น

2.5.2.1 เครื่องของบริษัทไลแทรม เป็นเครื่องขลอกเปลือกและผ่าหลังกุ้งระบบ

อัตโนมัติแบบไม่ไวกาง มีหลักการทำงาน คือ ทำการเทกุ้งลงไปเครื่องโดยไม่ต้องมีการจัดเรียง สายพานจะลำเลียงกุ้งขึ้นไปยังส่วนคัดขนาดของกุ้ง และกุ้งที่คัดขนาดแล้วจะตกไปยังส่วนคึงเปลือกซึ่งมีลักษณะดังรูปที่ 2.19 โดยส่วนคึงเปลือกจะเป็นแกนทรงกระบอกหลายอันหมุนไปหมุนมา ทำให้เปลือกหลุดออกหมดทั้งตัวโดยยังไม่มีกรผ่าหลัง แม้ว่าวิธีนี้มีจะความสะดวกรวดเร็วและยังเป็นวิธีที่อัตโนมัติ แต่กุ้งที่ได้จะเป็นกุ้งที่ถูกขลอกเปลือก

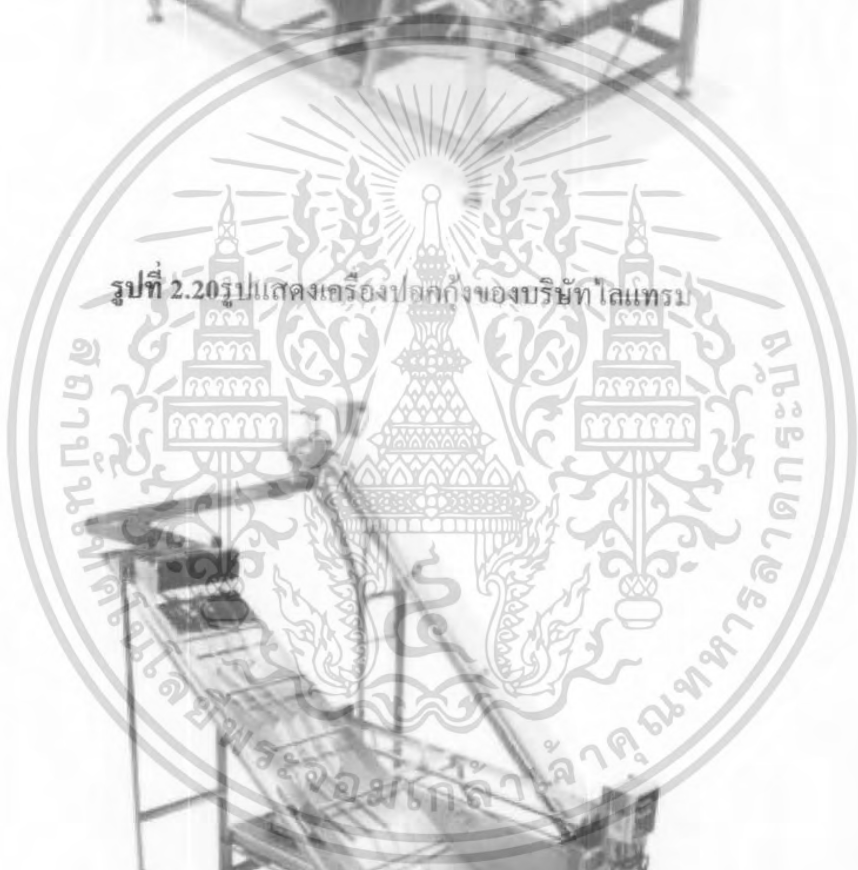
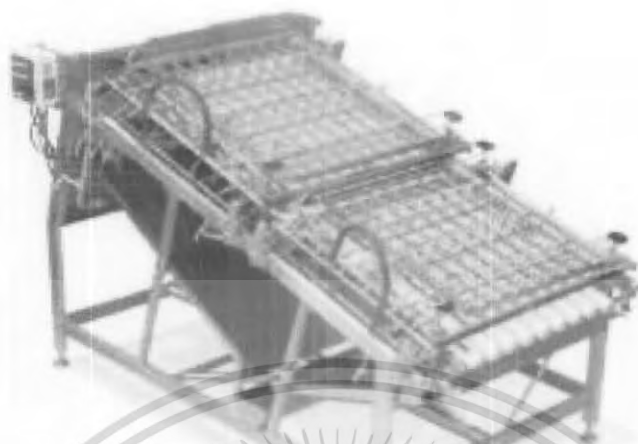
ออกหมดทั้งตัว และส่วนอื่นๆของตัวกุ้งก็กระทบด้วย จึงทำให้มูลค่าของกุ้งอาจลดลงไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

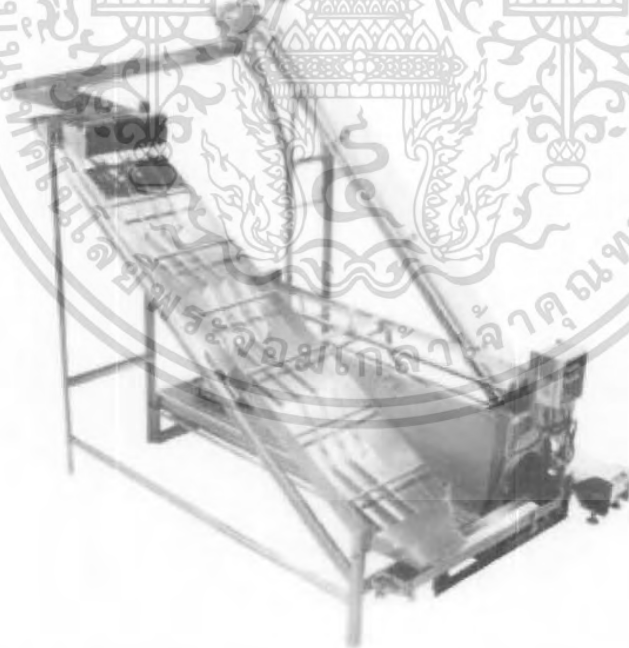


รูปที่ 2.19 ส่วนดึงเปลือกกึ่งของบริษัทไลแตรม

จากรูปส่วนดึงเปลือกจะมีลักษณะเป็นแกนทรงกระบอก 3 แกนหมุนไปมาซึ่งจะมีน้ำไหลอยู่ตลอดเวลา กึ่งที่ถูกปกเปลือกจะถูกปกเปลือกออกทั้งตัว โดยเปลือกที่หลุดออกมานั้นจะตกลงไปด้านล่างของแกน แล้วส่งต่อไปยังเครื่องฆ่าล้างซึ่งมีลักษณะเป็นรางซิกแซกที่มีใบมีดติดอยู่และมีน้ำฉีดตลอดเวลา หลังจากที่กึ่งออกจากส่วนฆ่าล้างกึ่งก็จะถูกทำความสะอาดอีกครั้งแล้วจะออกมาข้างทางออกแล้วตกลงไปในน้ำแข็ง รูปที่ 2.20 จะแสดงถึงเครื่องปกกึ่งและเครื่องฆ่าล้างของบริษัทไลแตรม ตามลำดับ



รูปที่ 2.20 รูปแสดงเครื่องทอของ บริษัท ไคแตรม



รูปที่ 2.21 รูปแสดงเครื่องทอของ บริษัท ไคแตรม

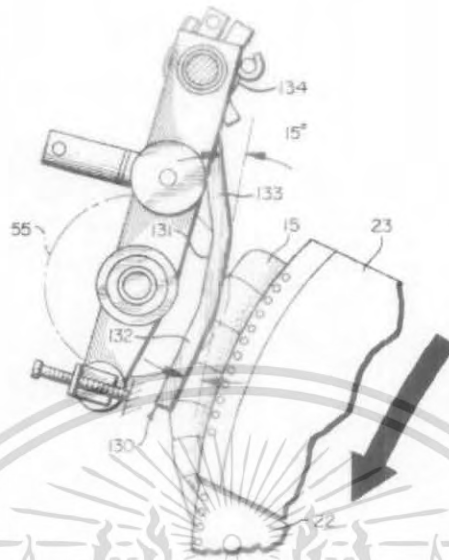
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.5.2.2 เครื่องของบริษัทเกรเกอร์ จอนสัน เป็นเครื่องปอกเปลือกและผ่าหลังกุ้งแบบ กิ่งอัตโนมัติแบบไว้หางมีกลไกหลักเป็นดังรูปที่ 2.22 ซึ่งมีชุดหนีบจับตัวกุ้งติดตั้ง 4 ตำแหน่งบนขอบวงล้อที่หมุนผ่าน ไปยังตำแหน่งที่มีใบมีดผ่าหลัง (รูปที่ 2.23) แล้วหมุน ต่อไปยังส่วนขจัดเส้นดำ ซึ่งมีลักษณะเป็นแปรงหมุนและมีน้ำฉีดตลอดเวลา จากนั้นจะมี หนามแหลมจิ้มเข้าไปในตัวกุ้งและดึงตัวออกจากเปลือกกุ้ง สุดท้ายน้ำจะฉีดเนื้อกุ้งที่ได้ ออกไปยังทางออก ส่วนเปลือกกุ้งนั้นจะถูกปล่อยออกจากชุดหนีบ โดยมีแปรงทำความสะอาดชุดตัวหนีบก่อนทำการหนีบกุ้งตัวต่อไป การหมุน 1 รอบ สามารถปอกกุ้งได้ 4 ตัว ระบบนี้จำเป็นต้องใช้แรงงานคนประจำการ (รูปที่ 2.24) จัดวางกุ้งที่ถูกเด็ดหัวออกแล้วเรียง ให้เสมอกันทุกตัวไปบนสายพานที่วิ่งเป็นร่องๆ ดังรูปที่ 2.25 เพื่อเข้าสู่กลไกหลัก



รูปที่ 2.22 กลไกการทำงานของเครื่องปอกกุ้งของบริษัทเกรเกอร์ จอนสัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.23 ส่วนผ้าหลังกึ่งของบริษัทเกรเกอร์ จอนสัน



รูปที่ 2.24 รูปเครื่องปักเปลือกและผ้าหลังกึ่งระบบกึ่งอัตโนมัติของ
บริษัทเกรเกอร์ จอนสัน

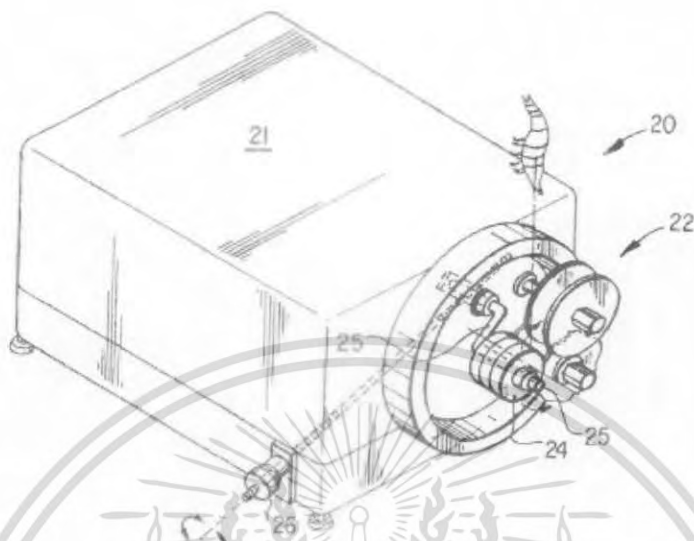
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.25 วิธีการจัดเรียงกิ่งบนสายพานลำเลียงก่อนผ่านเข้าเครื่องปอกเปลือกและผ่าหลังกิ่งระบบกิ่งอัตโนมัติของ บริษัทเกรเกอร์ จอนสัน

2.5.2.3 เครื่องของบริษัทพรอนโต เป็นเครื่องที่ใช้สำหรับผ่าหลังกิ่ง ถัดไปหลักซึ่งอยู่ส่วนหน้าของเครื่องในรูปที่ 2.26 ประกอบด้วยใบมีดกลนที่หมุนตลอดเวลา อยู่ด้านล่างระหว่างแผ่นซิลิโคน 2 แผ่น โดยแผ่นซิลิโคนจะทำหน้าที่ในการประคองกิ่งให้ใบมีดผ่าบริเวณแนวกลางหลังกิ่ง โดยกิ่งที่ได้จากเครื่องจะเป็นกิ่งที่ถูกผ่าหลังเพียงอย่างเดียว เครื่องนี้มีลักษณะดังรูปที่ 2.27 ซ็อกคือกลไกไม้ซับซัน มีขนาดเล็กกะทัดรัด แต่ข้อเสียคือต้องใช้คนทำหน้าที่หย่อนกิ่งที่ดึงหัวออกแล้วลงไปในช่องด้านบนที่ละตัวและไม่มีกระบวนการปอกเปลือกกิ่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.26 รูปแสดงส่วนต่างกำลังของบริษัทพรอน โโต

รูปที่ 2.27 รูปแสดงเครื่องผ่าหลังกึ่งของ บริษัทพรอน โโต

2.6 ทฤษฎีที่เกี่ยวข้องกับไมโครคอนโทรลเลอร์ตระกูล MCS-51

ปัจจุบันอุปกรณ์ไมโครคอนโทรลเลอร์มีบทบาทอย่างมากสำหรับระบบอัตโนมัติซึ่งมักจะมีการออกแบบให้มีความอ่อนตัว (flexible) เพื่อตอบสนองความหลากหลายของการปรับเปลี่ยนตามความต้องการของผู้ใช้งาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.6.1 ไมโครคอนโทรลเลอร์ (Microcontroller)

ไมโครคอนโทรลเลอร์ เป็นอุปกรณ์ไอซี (IC) อิเล็กทรอนิกส์ที่นำเอาไมโครโพรเซสเซอร์ (Microprocessor) กับหน่วยความจำและส่วนรับส่งข้อมูลต่างๆเข้าไว้ด้วยกัน สามารถทำงานได้ทันทีเมื่อป้อนไฟเลี้ยงและสัญญาณนาฬิกา

การพัฒนาขีดความสามารถของไมโครคอนโทรลเลอร์ มีการพัฒนาทั้งในด้านฮาร์ดแวร์ (Hardware) และซอฟต์แวร์ (Software) ในการพัฒนาด้านฮาร์ดแวร์นั้นเห็นได้ชัดเจนคือการพัฒนาด้านหน่วยความจำ ซึ่งได้มีการพัฒนาจาก PROM EPROM EEPROM และในปัจจุบันได้พัฒนาจนถึงหน่วยความจำที่เรียกว่า “Flash Memory”

ในส่วนของซอฟต์แวร์ได้พัฒนาเขียนโปรแกรมจากการเขียนในระดับบิต (เลขฐาน 2) , ระดับไบต์ (เลขฐาน 16) , แอสเซมบลี และภาษาซี เป็นต้น

2.6.2 สมบัติทั่วไปของไมโครคอนโทรลเลอร์ตระกูล MCS-51

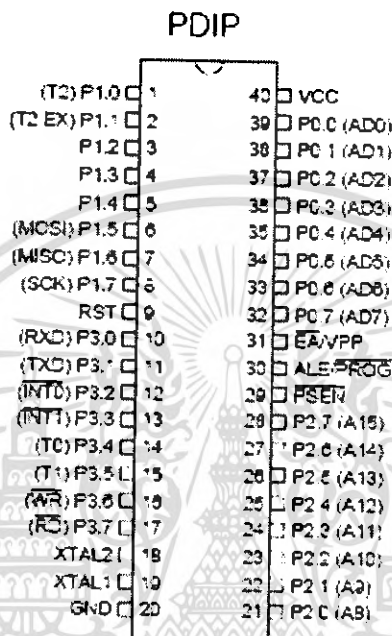
ในที่นี้จะกล่าวถึง AT89S52 ของบริษัท Atmel ซึ่งเป็นไมโครคอนโทรลเลอร์ขนาด 8 บิต โดยมีคุณสมบัติดังนี้

- สามารถทำการโปรแกรมคำสั่งการทำงานผ่านพอร์ตอนุกรมมาตรฐานแบบแฟลช (Flash Memory Serial Port) ขนาด 8 กิโลไบต์
- โปรแกรมผ่านพอร์ตอนุกรมมาตรฐาน SPI (SPI Serial Interface) สามารถโปรแกรมและลบซ้ำได้นับ 1,000 ครั้ง
- มีหน่วยความจำแบบ EEPROM ขนาด 2 กิโลไบต์ สามารถโปรแกรมและลบซ้ำได้นับ 1,000 ครั้ง
- ใช้แหล่งจ่ายไฟกระแสตรงขนาด 5 โวลต์ (ทำงานได้ในช่วง 4-6 โวลต์)
- ทำงานได้ด้วยสัญญาณนาฬิกาตั้งแต่ 0-24 เมกกะเฮิรตซ์ (MHz)
- สามารถป้องกันหน่วยความจำได้ 3 ระดับ
- มีหน่วยความจำข้อมูล (RAM) ขนาด 256 ไบต์
- มีพอร์ต 32 พอร์ตอิสระสามารถเข้าถึงในระดับบิตได้
- มีไทมเมอร์ / เคานเตอร์ขนาด 16-bit ทั้งหมด 3 ตัว
- รองรับการอินเตอร์รัปต์ได้ 8 แหล่ง
- สามารถสื่อสารข้อมูลแบบอนุกรมได้ด้วย UART Channel
- มีโหมดการทำงานแบบ Low Idle และ Power Down สำหรับการประหยัดพลังงาน
- มี Watchdog Timer เพื่อเพิ่มเสถียรภาพการทำงานของระบบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.6.3 การจัดขาของไมโครคอนโทรลเลอร์ตระกูล MCS-51

ไอซีไมโครคอนโทรลเลอร์ เบอร์ AT89S52 มีทั้งหมด 40 ขา ตำแหน่งของขาต่างๆ แสดงดังรูปที่ 2.28



รูปที่ 2.28 แสดงขาของไมโครคอนโทรลเลอร์ MCS-51

โดยแต่ละขามีหน้าที่ดังนี้

- VCC ต่อไฟเลี้ยง (Supply Voltage)
- GND ต่อกราวด์ (Ground)
- ขา P0.0-P0.7 เป็นพอร์ต (port) ลำดับที่ 0 เป็นแบบสองทิศทางขนาด 8 บิต สามารถทำงานได้สองหน้าที่คือ เป็นพอร์ตอินพุตเอาต์พุตทั่วไป และใช้เป็นพอร์ตสำหรับติดต่อกับหน่วยความจำภายนอกคือรับ/ส่งข้อมูลและกำหนดแอดเดรสไบต์ต่ำ
- ขา P1.0-P1.7 เป็นพอร์ตลำดับที่ 1 เป็นแบบสองทิศทางขนาด 8 บิต มีการต่อความต้านทานพูลอัพ (pull-up resister) ไว้ภายใน ทำหน้าที่เป็นพอร์ตอินพุตเอาต์พุตทั่วไป นอกจากนี้ยังใช้งานเป็นขาอินพุตเอาต์พุตของไทเมอร์ 2 (Timer)
- ขา P2.0-P2.7 เป็นพอร์ตลำดับที่ 2 เป็นแบบสองทิศทางขนาด 8 บิต มีการต่อความต้านทานพูลอัพไว้ภายใน ทำหน้าที่เป็นพอร์ตอินพุตเอาต์พุตทั่วไป และใช้เป็นพอร์ตสำหรับติดต่อกับหน่วยความจำภายนอกคือกำหนดแอดเดรสไบต์สูง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- ขา P3.0-P3.7 เป็นพอร์ต์ลำดับที่ 3 เป็นแบบสองทิศทางขนาด 8 บิต มีการต่อความต้านทานพูลอัพไว้ภายใน ทำหน้าที่เป็นพอร์ต์อินพุตเอาต์พุตทั่วไป นอกจากนี้ยังใช้งานเป็นขาสัญญาณควบคุมการติดต่อกับหน่วยความจำการอินเตอร์รัปต์ (Interrupt)
- RST เป็นขาอินพุตที่ใช้รับสัญญาณสำหรับรีเซ็ตซีพียู (CPU) ซีพียูจะถูกรีเซ็ตเมื่อขานี้เป็นลอจิก “1” นาน 2 แมชีนไซเคิล (Machine Cycle) หรือ 24 ไซเคิล หรือ 24 ไซเคิลของสัญญาณนาฬิกา
- $\overline{\text{ALE/PROG}}$ ทำหน้าที่เป็นขาเอาต์พุตเมื่อซีพียูต้องการติดต่อกับหน่วยความจำภายนอก คือจะทำการส่งสัญญาณพัลส์ (Pulse) ออกมาที่ขานี้เพื่อทำการแลตแอดแควสไบต์ต่ำของหน่วยความจำภายนอก และขานี้จะเป็นอินพุตเมื่ออยู่ระหว่างโปรแกรมแฟลช (Flash)
- $\overline{\text{PSEN}}$ เป็นขาเอาต์พุต ใช้ในการติดต่อกับหน่วยความจำโปรแกรมภายนอก ขานี้จะแอกทีฟ 2 ครั้งในแต่ละแมทชีนไซเคิล
- $\overline{\text{EA/VPP}}$ เป็นขาอินพุตและต้องการลอจิก “0” เพื่อยอมให้ซีพียูสามารถเข้าถึงหน่วยความจำโปรแกรมภายนอกได้ ซึ่งอยู่ที่ตำแหน่ง 0000H ถึง FFFFH นอกจากนี้แล้วขานี้ยังใช้รับไฟ 12 โวลต์ เพื่อใช้ในระหว่างทำการโปรแกรมแฟลช
- XTAL 1 และ XTAL 2 เป็นขาอินพุตของวงจรรอสซิลเลเตอร์แอมพลิไฟเออร์ (Oscillator Amplifier) และเป็นส่วนกำหนดความถี่วงจรถูกกำเนิดสัญญาณนาฬิกาภายใน

บทที่ 3

วิธีดำเนินการวิจัย

จากการศึกษาถึงขั้นตอนการปกเปลือกกุ้งทั้งวิธีการปกด้วยมือ และปกด้วยเครื่องปกกุ้งตามสิทธิบัตรแบบต่างๆ ซึ่งมีทั้งข้อดีและปัญหาที่แตกต่างกันออกไป เมื่อประกอบกับได้ทดลองทางกายภาพต่างๆ เช่น ทดลองเกี่ยวกับแรงกดและลักษณะการวางตัวของใบมีดผ่า จึงได้มีการประยุกต์ผสมผสานกับแนวคิดใหม่เพิ่มเติมในการออกแบบ ประดิษฐ์และพัฒนาส่วนต่างๆ ของเครื่อง ต้นแบบ

3.1 การทดลองทางกายภาพเกี่ยวกับตัวกุ้ง

3.1.1 ส่วนของเปลือกกุ้ง

เปลือกของกุ้งนั้นเสมือนเป็นเกราะป้องกันตัว ดังนั้นจึงมีความแข็งแรงมาก การที่จะผ่าเปลือกกุ้งนั้นจึงต้องใช้มีดที่คมและต้องใช้แรงมากซึ่งถ้าใช้แรงมากเกินไปตัวกุ้งจะชำและไม่น่ารับประทานรวมทั้งยังไปลดมูลค่าของกุ้ง จากผลการทดลองซึ่งใช้มีดที่คมมากมาทำการผ่าหลังกุ้งโดยการทดลองแบบแรกเอาด้านกมของมีดกดลงบนเปลือกด้านหลังของกุ้ง ซึ่งคมมีดจะขนานกับเปลือกกุ้ง และการทดลองแบบที่สองใช้ใบมีดเดิมแต่ให้ใบมีดทำมุมกับเปลือกกุ้งประมาณ 70 องศา แล้วเทียบผลการใช้แรงในการผ่าหลังกุ้งจากทั้ง 2 วิธี ในการทดลองจะต้องเตรียมอุปกรณ์ดังรูปที่ 3.1

อุปกรณ์ที่ใช้ในการทดลองจะประกอบด้วย

- 1) เครื่องวัดแรง
- 2) ก้อนน้ำหนักมาตรฐานที่หนัก 1 กิโลกรัม
- 3) มีดผ่าตัดเบอร์ 11
- 4) ข้อต่อระหว่างเครื่องวัดแรงกับใบมีด



รูปที่ 3.1 อุปกรณ์ที่ใช้ในการทดลองวัดแรงที่ใช้ในการฝ่าหลังกึ่ง

ขั้นตอนแรกจะต้องทำการสอบเทียบสเกล โดยใช้แท่งน้ำหนักมาตรฐาน 1 กิโลกรัมแขวนไว้เพื่อดูว่าตรงกับค่าที่เท่าไร แท่งน้ำหนัก 1 กิโลกรัมชี้ไปที่เลขหนึ่งแสดงว่าหน่วยที่เครื่องนี้วัดในหน่วยกิโลกรัม สามารถแปลงเป็นแรงได้จากสมการ $F = ma$ (N) ดังนั้นแรงที่กระทำต่อเครื่องเมื่อแขวนน้ำหนัก 1 กิโลกรัมก็คือ $1 \times 9.8 = 9.8$ N ดังรูปที่ 3.2



รูปที่ 3.2 การสอบเทียบสเกล โดยใช้แท่งน้ำหนักมาตรฐานขนาด 1 กิโลกรัม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 3.3 ทำการทดลองโดยเอาใบมีดผ่าตัดไปยึดติดกับข้อต่อแล้วเอาข้อต่อไปต่อกับเครื่องวัดแรง แล้วนำมาทำการทดลองโดยกดใบมีดลงไปบนเปลือกกุ้งแล้วอ่านค่าบนเครื่องวัดแรงแล้วนำมาคูณด้วย 9.8 จะได้แรงออกมาในหน่วยนิวตัน (N) จากการทดลองผลที่ได้คือ เมื่อกดใบมีดลงไปทีเปลือกกุ้งด้วยแรง 25 N ใบมีดไม่สามารถทะลุเข้าเปลือกกุ้งได้แต่กลับทำให้กุ้งละ ทำการทดลองหลายครั้งผลก็เป็นเช่นเดิม



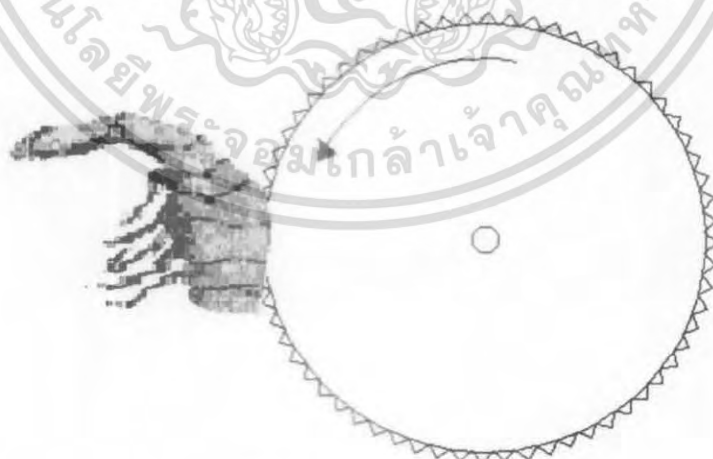
รูปที่ 3.3 การทดลองวัดแรงที่ใช้ผ่าหลังกุ้งโดยที่ใบมีดขนานกับเปลือกกุ้ง

จากรูปที่ 3.4 ทดลองวัดแรงที่ใช้ในการผ่าหลังกุ้งโดยที่ใบมีดทำมุม 70 องศา กับเปลือกกุ้ง ทำการทดลองหลายๆครั้งแล้วนำมาหาค่าเฉลี่ย ปรากฏว่าแรงที่ใช้แล้วทำให้ใบมีดทะลุเข้าไปในเปลือกกุ้งคือ 2.94 N ซึ่งเป็นแรงที่น้อยมากเมื่อเทียบกับวิธีแรก



รูปที่ 3.4 การทดลองวัดแรงที่ใช้ในการผ่าหลังกิ่ง โดยที่ใบมีดทำมุม 70 องศา กับเปลือกกิ่ง

จากผลของการทดลอง เราจึงได้วิธีที่ช่วยลดแรงในการผ่าเปลือกกิ่งเข้าได้โดยง่ายนั้น คือ ต้องให้ใบมีดคมและมีลักษณะเป็นแฉกดังรูปที่ 3.5 เพราะการที่เป็นแฉกนี้ส่วนปลายของใบมีดจะมีความแหลมและคมเป็นพิเศษเมื่อมีการหมุนส่วนปลายแฉกก็จะไปจิกเปลือกกิ่งและทะลุผ่านไปถึงเนื้อกิ่งได้



รูปที่ 3.5 ลักษณะใบมีดแฉก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.1.2 ตำแหน่งจุดศูนย์ถ่วงของกั๋ง

เนื่องจากกั๋งมีสรีระที่ไม่เป็นรูปทรงเรขาคณิต ความรู้เกี่ยวกับตำแหน่งจุดศูนย์ถ่วง (Center of gravity) ของตัวกั๋งก็จัดเป็นข้อมูลที่สำคัญในการออกแบบระบบลำเลียงอัตโนมัติซึ่งเป็นหัวใจสำคัญของงานวิจัยนี้ จึงทำการทดลองโดยแขวนกั๋งที่ถูกเค็ดหัวแล้วที่จุดยึดบนตัว 2 ครั้ง ทีละตำแหน่งแล้วลากเส้นแนวตั้งที่คล้องจองกัน (ดังรูปที่ 3.6 (ก) และ (ข) ตามลำดับ) จุดตัดก็คือตำแหน่งของจุดศูนย์ถ่วง (cg) ดังรูปที่ 3.6 (ค)



จากรูปที่ 3.6 (ค) จะเห็นว่าจุดศูนย์กลางจะอยู่ประมาณด้านหัวค้อยไปทางส่วนหลังของกั๋ง ทำให้เมื่อปล่อยกั๋งให้ตกลงมาอย่างอิสระส่วนหัวและส่วนหลังจะตกลงมาก่อน

จากการที่ได้ทำการศึกษาค้นคว้าผลงานวิจัยและพัฒนาที่เกี่ยวกับลักษณะทางกายภาพของกั๋งและเครื่องปอกเปลือกกั๋งเป็นจำนวนมากและได้มีการทดลองทำแบบจำลองขึ้นมาทดลองในบางส่วนแล้ว เราจึงได้ข้อสรุปที่จะใช้เป็นแนวทางในการประดิษฐ์เครื่องปอกเปลือกและผ่าหลังกั๋งระบบอัตโนมัติด้วยหลักการที่เหมาะสมที่สุด เพื่อให้ง่ายต่อการประดิษฐ์ ขั้นตอนและกรรมวิธีในการปอกเปลือกและผ่าหลังกั๋งที่จะนำมาใช้ในเครื่องปอกเปลือกและผ่าหลังกั๋งระบบอัตโนมัติที่จะประดิษฐ์มีดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- คัดเลือกกุ้งขาวขนาดเหมาะที่มีลักษณะดังรูปที่ 3.7



รูปที่ 3.7 กุ้งขาว (ยาวประมาณ 13 เซนติเมตร)

- คัดขาตรงส่วนที่ใช้สำหรับเดินและดึงหัวออก แล้วล้างน้ำให้สะอาดจะได้ดังรูปที่ 3.8



รูปที่ 3.8 กุ้งที่ทำการดึงหัวออก

- ผ่าหลังกุ้งจากหัวไปหางเหลือปล้องสุดท้ายไว้ดังรูปที่ 3.9



รูปที่ 3.9 กุ้งที่ผ่านการผ่าหลังแล้ว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- ดึงเปลือกออกและเอาเส้นหลังออกแล้วล้างทำความสะอาดดังรูปที่ 3.10



รูปที่ 3.10 กุ้งที่ดึงเปลือกออกแล้ว

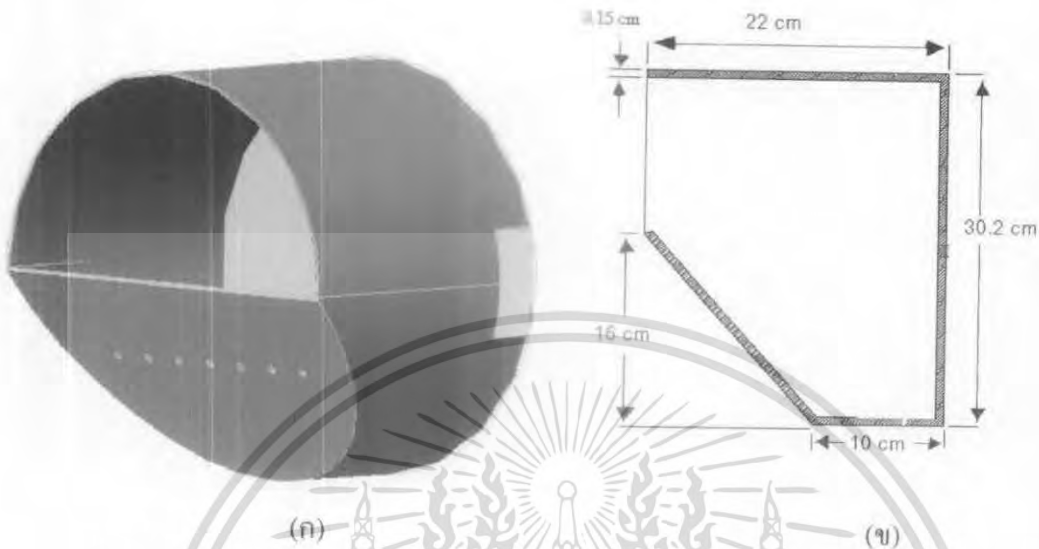
การผ่าหลังกุ้งโดยเครื่องปอกกุ้งนั้นจะทำก่อนการดึงเปลือก ซึ่งต่างกับการปอกด้วยมือเนื่องจากถ้าจะให้เครื่องปอกกุ้งดึงเปลือกกุ้งออกก่อนโดยคงส่วนหางไว้ แล้วนำมาผ่าหลังอย่างที่ใช้มือนั้น จะทำได้ยากและยังเป็นการเพิ่มความยุ่งยากในการการประดิษฐ์จากขั้นตอนการปอกเปลือกแบบผ่าหลังกุ้งข้างต้นแล้ว การผ่าหลังกุ้งจำเป็นจะต้องผ่าให้ตรงแนวเส้นหลังพอดี และลึกลงไปตามที่ต้องการแต่ต้องไม่น้อยกว่า 3 มิลลิเมตร เนื่องจากเส้นหลังของกุ้งจะลึกลงไปจากตัวเปลือกประมาณ 2 – 3 มิลลิเมตร และการผ่าหลังกุ้ง (กุ้งที่ถอดหัวออกแล้ว) จะผ่าจากปล้องแรกไปจนถึงปล้องที่ 5 ซึ่งเป็นปล้องที่มีขาว่ายน้ำ โดยเหลือปล้องที่ 6 และหางไว้

3.2 ส่วนประกอบหลักเชิงกลของเครื่องที่ดำเนินการออกแบบ

เครื่องระบบอัตโนมัติต้นแบบเป็นเครื่องปอกเปลือกแบบผ่าหลังที่เหลือหางและเปลือกปิ้งสุดท้ายของกุ้งไว้ โดยมีวัตถุประสงค์ตั้งต้นคือ กุ้งที่ทำการดึงหัวออกเรียบร้อยแล้วและมีขนาดมาตรฐานที่เท่าๆกัน การออกแบบส่วนประกอบหลักๆของเครื่องมีดังต่อไปนี้

3.2.1 ส่วนภาชนะพักรองรับการเทกุ้งเข้ากระบวนการ

มีลักษณะดังรูปที่ 3.11(ก) เป็นอ่างสเตนเลสทรงกระบอกแกนนอนที่ด้านหน้ามีช่องเปิดเพื่อไว้ใส่กุ้ง มีส่วนลาดเอียงจากปากที่เปิดไปจนถึงด้านล่างของอ่าง และจะมีรูระบายน้ำออกบริเวณส่วนลาดเอียงนั้นด้วย ทางออกของกุ้งจะอยู่บริเวณด้านขวาของอ่าง ขนาดปกติของภาชนะนี้แสดงไว้ในรูปที่ 3.11(ข) โดยมีความจุรองรับการใส่กุ้งได้คราวละ 1 กิโลกรัม

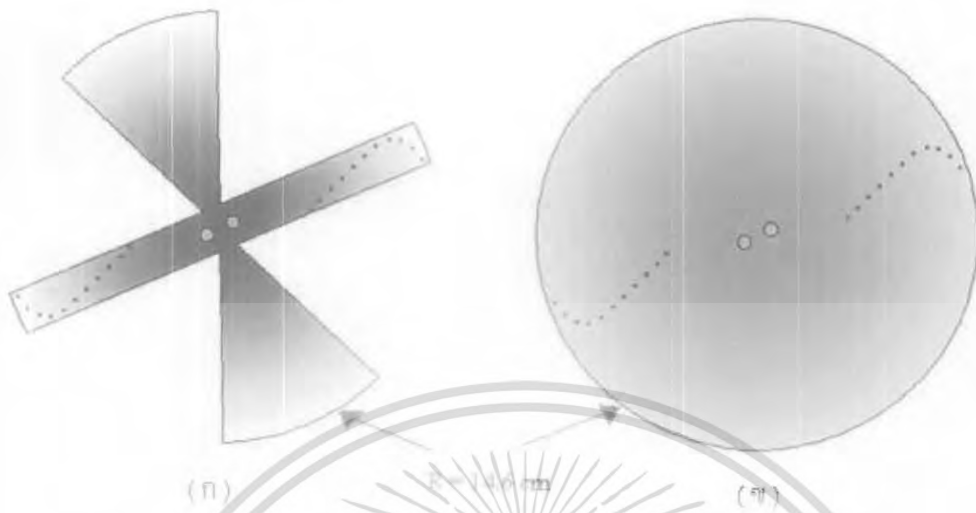


รูปที่ 3.11 ลักษณะพักรองรับการเทค้ำเข้ากระบวนการ
 (ก) ลักษณะของภาชนะรองรับการเทค้ำเข้ากระบวนการ
 (ข) ภาพตัดขวางของภาชนะรองรับการเทค้ำเข้ากระบวนการ

3.2.2 ส่วนลำเลียงและจัดการวางตัวของกึ่ง

ส่วนที่ช่วยในการประกอบและลำเลียงกึ่งขึ้นมาที่โต๊ะตัวอย่างเป็นระเบียบคือโครงสร้างช่องว่างระหว่างจานหมุน 2 อันที่ทำหน้าที่ค้ำกึ่ง โดยส่วนหน้ามีลักษณะเป็นแผ่นรูปไบพัตกึ่งหันดังรูป 3.12(ก) และส่วนหลังจะเป็นแผ่นวงกลมดังรูปที่ 3.12(ข.) โดยบริเวณทั้งสองด้านของจุดหมุนของกึ่งหันด้านหน้าจะใส่ขนแปรงเป็นคู่กับขนแปรงของแผ่นหลังดังรูปที่ 3.13 ตำแหน่งของการใส่ขนแปรงนั้นจะใส่ในลักษณะโค้ง เพื่อรองรับพอดีกับสรีระส่วนหลังของกึ่ง จะเห็นได้ว่ากึ่งที่จะถูกเกี่ยวจะต้องเป็นกึ่งที่เอาหลังลงไปที่ยช่องว่างระหว่างไบพัตทั้งสองเท่านั้น เพราะสรีระของกึ่งจะตัวงอ ถ้ากึ่งเอาด้านท้องลง โอกาสของกึ่งที่จะตกจากไบพัตเมื่อไบพัตหมุนจะมีมากกว่าเอาหลังลงเนื่องจากขนแปรงที่ใส่เข้าไปนั้นออกแบบมาตามสรีระของตัวกึ่ง และเมื่อดูจากการปรับระยะห่างของปลายขนแปรงซึ่งอยู่ตรงข้ามกันซึ่งแสดงไว้ในรูปที่ 3.13 จะเห็นว่าขนแปรงบริเวณที่ใกล้ปลายของไบพัตจะมีระยะห่างมากกว่าบริเวณอื่นๆ ของไบพัต นั่นก็เป็นวิธีที่จะทำการเลือกกึ่งที่เอาส่วนหัวออกทางปลายไบพัต ถ้ามีกึ่งเอาส่วนหางออกมาทางปลายไบพัต โอกาสการตกก่อนที่จะถึงทางออกจะมีสูงมากเมื่อเทียบกับกรณีที่เอาหัวออก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.12 คังหันใบพัดค้ำกึ่ง

(ก) ใบพัดค้ำกึ่งหันอันหน้า (ข) งานกลมอันหลัง

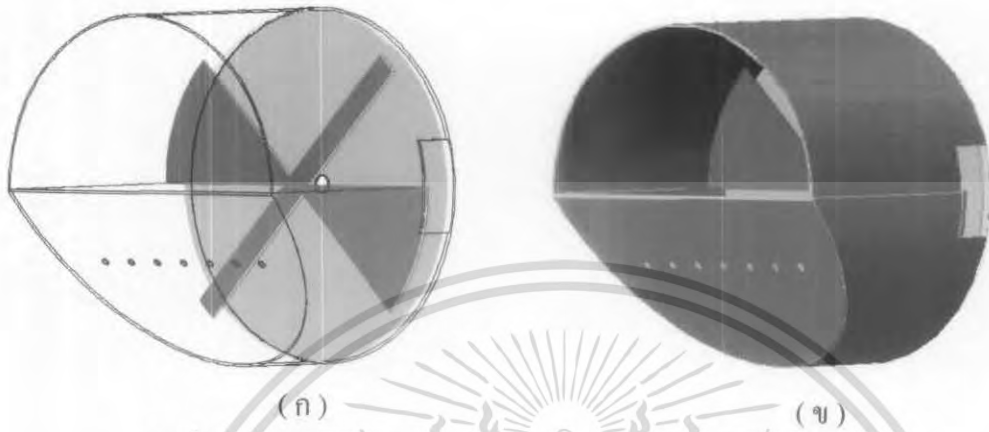
จากรูปที่ 3.12(ก) จะเห็นว่าส่วนใบพัดนอกจากจะมีส่วนของคานสี่เหลี่ยมแบนแล้วยังมีส่วนของแผ่นสามเหลี่ยมซึ่งมีขนาดใหญ่กว่าซึ่งเป็นการทำงานของใบพัดเมื่อมีการหมุน ส่วนนี้จะไปกวาดกึ่งให้อยู่ในแนวเดียวกับช่องว่างระหว่างใบพัดกับจานหมุนด้านหลังเพื่อที่จะให้ส่วนคานสี่เหลี่ยมซึ่งมีขนาดแปรปรวนติดอยู่หมุนลงมาค้ำกึ่งขึ้น ใบที่ละตัวอย่างมีแบบแผนที่แน่นอน



รูปที่ 3.13 ลักษณะการเรียงตัวของขมแปรง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ชุดใบพัดตักกึ่งนี้จะอยู่ในสถานะใส่กึ่งดังรูปที่ 3.14



รูปที่ 3.14 ลักษณะการวางตัวของกึ่งหนึ่งใบพัดตักกึ่งในสถานะพักรอรับ

เมื่อกึ่งติดออกมาจากใบพัดแล้ว ส่วนที่จะช่วยในการดำเลียงกึ่งออกจากสถานะใส่กึ่งก็คือ สายพานส่งกึ่ง ซึ่งมีลักษณะดังรูปที่ 3.15



รูปที่ 3.15 สายพานส่งกึ่ง

ซึ่งจะใช้ MOTOR ขนาด 12 V DC ในการขับเคลื่อน ซึ่งมอเตอร์นี้จะหมุนด้วยความเร็วสูง สายพานมีความกว้างประมาณ 4 มิลลิเมตร และมอเตอร์จะถูกซีลอย่างดีเพื่อป้องกันน้ำเข้ามอเตอร์ ลักษณะการวางตัวของสายพานส่งกึ่งเป็นดังรูปที่ 3.16

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.16 ลักษณะการวางตัวของสายพานส่งกึ่ง

สายพานส่งกึ่งนี้จะทำหน้าที่ส่งกึ่งออกมาซึ่งทางออกของภาชนะ โดยแนวการเคลื่อนที่ของสายพานจะอยู่ตรงกลางระหว่างใบพัดกับจานหมุน การวางของสายพานส่งกึ่งนี้จะเอียงทำมุมประมาณ 35 องศากับแนวนอน

3.2.3 ส่วนผ้าหลังและขจัดเส้นด้าย

มีลักษณะดังรูปที่ 3.17 เป็นใบมีดทรงจักร หมุนทวนเข็มนาฬิกา และมีเทพลอนวงกลม 2 คู่ มีลักษณะเป็นร่องตัววี (V) ทำหน้าที่ประกองกึ่งให้อยู่ในแนวที่ต้องการผ้า

เมื่อกึ่งที่ถูกส่งมาจากส่วนต้นเลี้ยงคลึงมายังส่วนผ้าหลังและขจัดเส้นด้าย ผ้าเทพลอนทั้ง 2 คู่จะหนีบตัวกึ่งให้ส่วนหลังของกึ่งตรงกับ ใบมีดหมุน ซึ่งใบมีดจะหมุนเร็วกว่าแผ่นเทพลอนทั้ง 2 คู่ ทำให้กึ่งถูกผ้าหลัง ในขณะที่เดียวกันเส้นหลังของกึ่งจะหลุดออกไปด้วย ผู้ใช้สามารถกำหนดความลึกของการผ้าหลัง หรือขนาดของกึ่งที่ต้องการผ้า โดยการเลื่อนแผ่นเทพลอนคู่ที่ 1 ขึ้น-ลง

ในช่วงแรกของการออกแบบ ได้ทำการทดลองกับแบบจำลอง โดยใช้แผ่นซิลิโคนวงกลม การผ้าหลังกึ่งไม่ได้ผลเนื่องจากแผ่นซิลิโคนนุ่มและลื่นเกินไป จึงได้ทำการทดลองนำแผ่นเทพลอนมาใช้แทน โดยในตอนแรกแผ่นเทพลอนคู่ที่ 1 และคู่ที่ 2 ทำมุมกับแกนตั้ง 8 องศาเท่ากัน ผลที่ได้คือกึ่งที่ผ่านการผ้าหลังผ้าได้ไม่ตรงแนวกลาง กึ่งติดไปกับแผ่นเทพลอนไม่หลุดออกมา และใช้กับกึ่งที่มีขนาดใหญ่ไม่ได้ จึงได้ทดลองเพิ่มมุมที่บริเวณปลายขอบของวงกลมให้ทำมุมกับแนวนอน 30 องศา ผลที่ได้คือมีการผ้าหลังที่ตรงแนวมากขึ้นแต่ยังไม่ดีพอและยังมีกึ่งติดอยู่ที่แผ่นเทพลอนอยู่บางตัว จึงได้ลองเพิ่มมุมขึ้นเป็น 55 องศา ดังรูป 3.18 ผลที่ได้คือมีการผ้าหลังที่ตรงแนวกลาง และ ไม่มีปัญหาที่กึ่งติดที่แผ่นเทพลอน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.17 ส่วนผาดึงและขจัดเส้นดำ
(ก) ภาพด้านหน้า (ข) ภาพด้านบน

รูปที่ 3.18 รูปแสดงมุมเอียงที่ใช้ของแผ่นเทพลอน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ส่วนระยะห่างระหว่างแผ่นเทพลอนคู่ที่ 1 และ 2 (อ้างอิงจากรูปที่ 3.17) จะมีผลต่อขนาดของกึ่งที่จะนำมาผ่า โดยถ้าระยะห่างของแผ่นเทพลอนคู่ที่ 1 ห่างมากขึ้นแผ่นเทพลอนคู่ที่ 2 ก็จะห่างขึ้นตามไปด้วย ซึ่งจะใช้สำหรับกึ่งที่มีขนาดใหญ่ขึ้น

ส่วนผ่าและขจัดเส้นค้ำนี้จะยึดอยู่บริเวณต่อจากสายพานส่งกึ่งดังรูปที่ 3.19



(ก)

(ข)

รูปที่ 3.19 ลักษณะการวางตัวของส่วนผ่าและขจัดเส้นค้ำ

3.2.4 ส่วนดึงปอกเปลือกออก

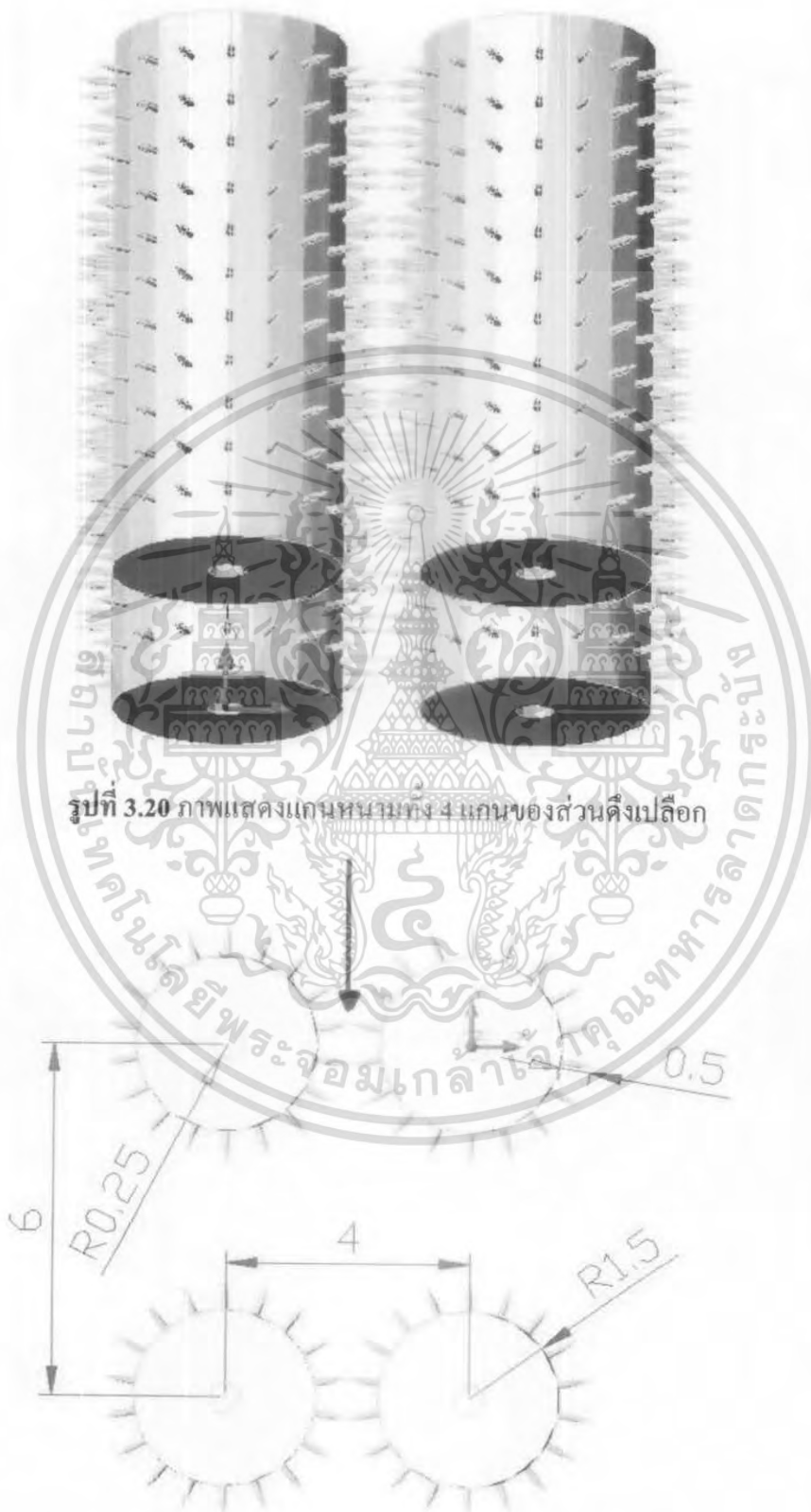
กึ่งที่ถูกผ่าหลังจะตกลงมาในส่วนดึงเปลือก ซึ่งมีลักษณะและมีติดตั้งแสดงในรูปที่ 3.20 และ 3.21 ตามลำดับ โดยเป็นทรงกระบอก 2 คู่ ซึ่งมีหนามแหลมติดอยู่จำนวนมาก แขนสองคู่นี้จะหมุนเข้าหากัน เมื่อกึ่งตกลงมา หนามก็จะเกี่ยวเข้าไปในเปลือกกึ่งและดึงเอาเปลือกกึ่งออก

ในการทดลองกับแบบจำลองในช่วงแรกๆ คณะผู้วิจัยใช้เพียงแกนหนาม 2 คู่ดังรูปที่ 3.20 ผลที่ได้คือกึ่งถูกปอกเปลือกออกได้จริงตามที่ต้องการ แต่ปัญหาที่พบคือเปลือกกึ่งที่ถูกปอก

ออกมาจะไปสะสมอยู่ที่รอบๆ แกนหนามทั้งหมด ทำให้ไม่สามารถปอกกึ่งได้อย่างต่อเนื่อง และนอกจากเปลือกที่ไปติดอยู่ที่แกนหนามแล้วยังพบว่ากึ่งบางตัวก็ติดอยู่ที่แกนหนามเช่นกัน จึงทำการแก้ปัญหานี้โดยการนำตะแกรงมาครอบแกนหนามไว้ซึ่งมีลักษณะเป็นดังรูปที่ 3.22 และ 3.23

เมื่อทำการติดตะแกรงครอบลงไปก็แกนหนามแล้วทำการทดลองปอกกึ่งคู่อีกครั้งผลที่ได้คือไม่ประสบปัญหาเรื่องกึ่งติดที่แกนหนามและไม่มีการสะสมของเปลือกกึ่งที่แกนหนามอีกต่อไป แต่การวางตะแกรงนั้นจะต้องไม่ให้ติดกับแกนหนามมากเกินไปและไม่วางห่างกันเกินไป ความสัมพันธ์ระหว่างระยะต่างๆ ของส่วนแกนหนามกับส่วนตะแกรงเป็นดังที่แสดงในรูปที่ 3.24 สำหรับตำแหน่งและลักษณะการติดตั้งส่วนปอกเปลือกได้แสดงไว้ในรูปที่ 3.25(ก) และ (ข)

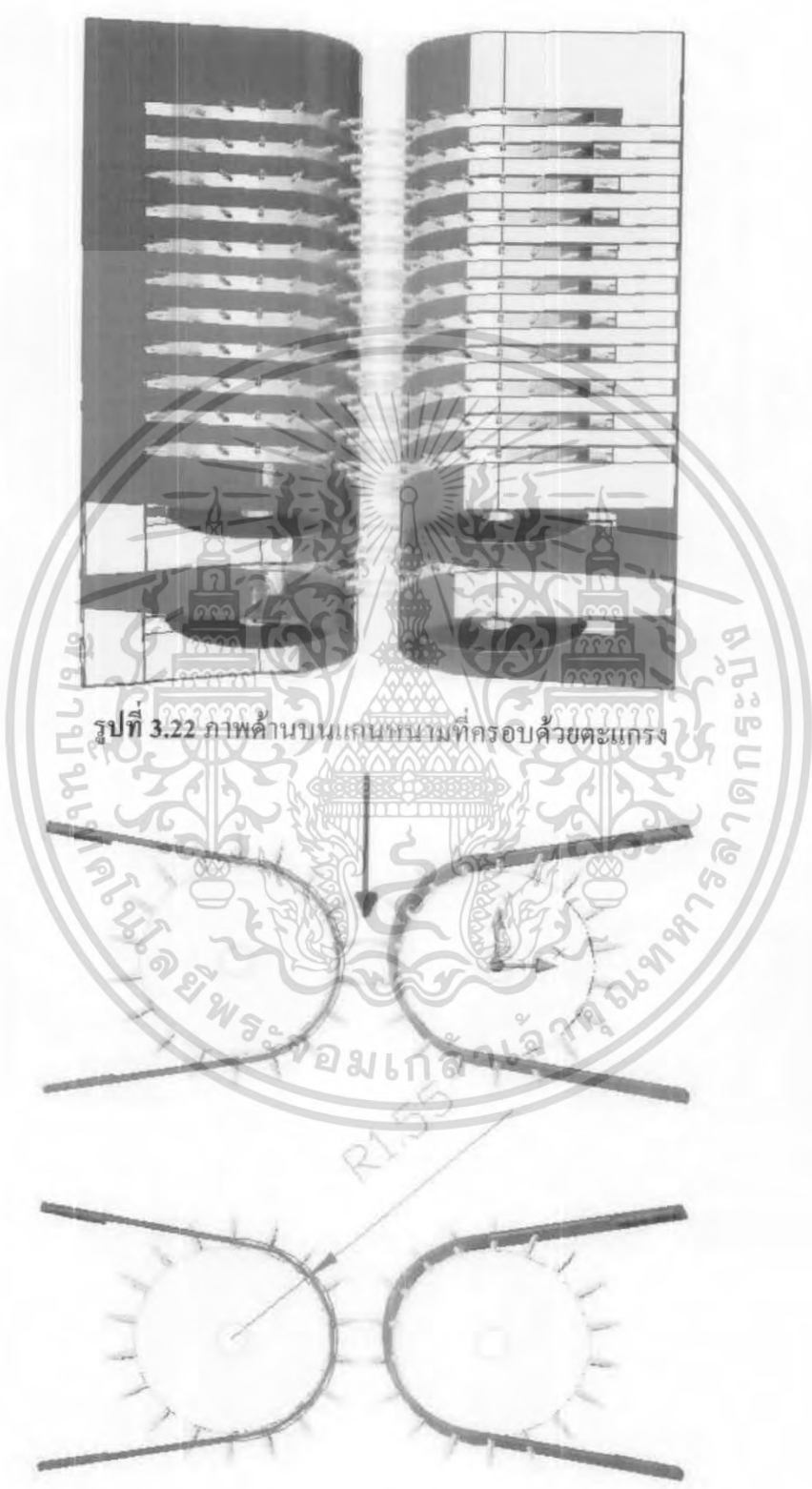
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.20 ภาพแสดงแกนหมอนทั้ง ๔ แกนของส่วนดิ่งเปลือก

รูปที่ 3.21 ภาพแสดงมิติขนาดของแกนหมอนในส่วนดิ่งเปลือก

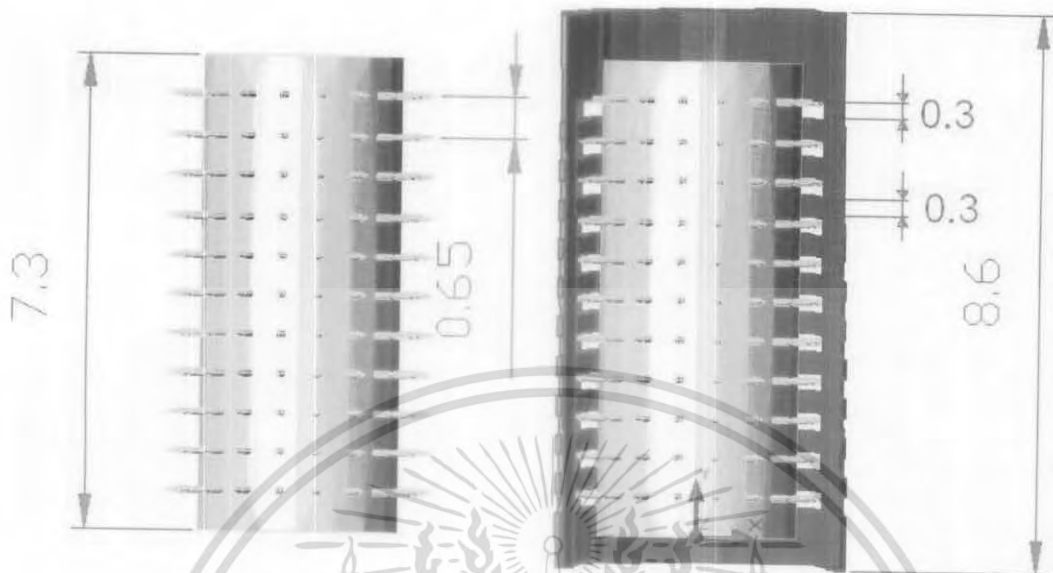
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.22 ภาพด้านบนแกนทแยงที่ครอบด้วยตะแกรง

รูปที่ 3.23 ภาพตัดด้านหน้าแสดงมิติขนาดของส่วนโค้งเปลือก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.24 ภาพบอกขนาดของส่วนคังเปลือก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



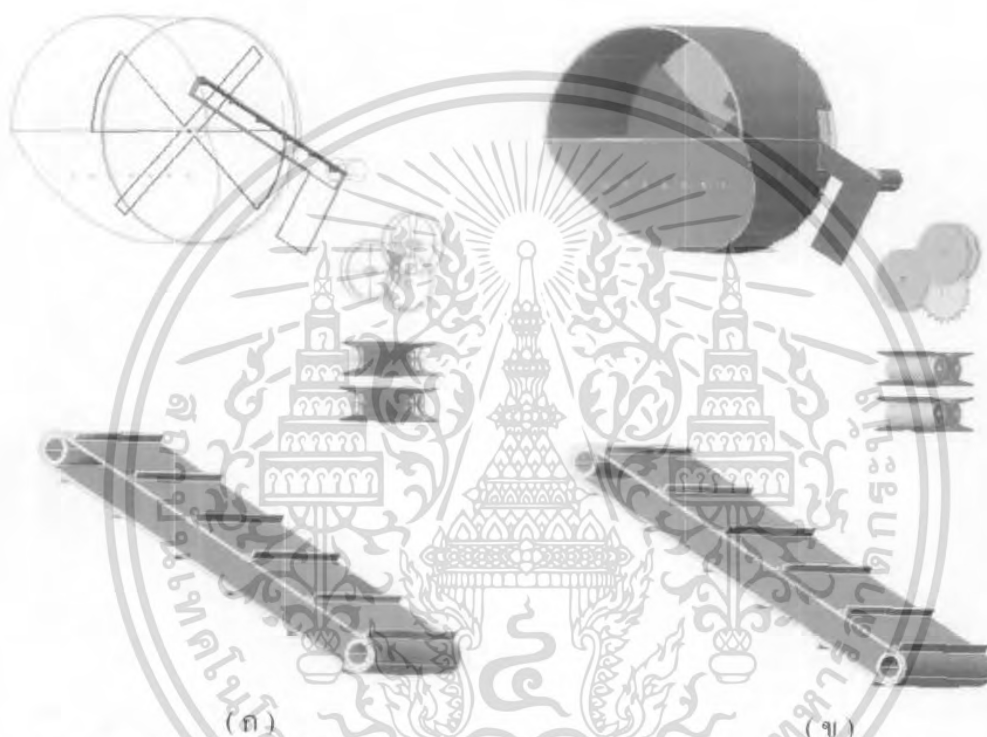
(ข)

รูปที่ 3.25 แสดงตำแหน่งลักษณะการติดตั้งส่วนดึงเปลือก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2.5 ส่วนลำเลียงออกสู่ภายนอกสำหรับการตรวจประกันคุณภาพ

ส่วนนี้จะใช้สายพานที่เป็นสายพานเกรดอาหารสีขาวไว้คอยลำเลียงกึ่งที่ตกออกมาจากส่วนดิ่งเปลือกให้ไปออกที่ทางออกที่อยู่สูงขึ้นไปจากส่วนดิ่งเปลือก สายพานที่มีความกว้าง 24 เซนติเมตร หนา 0.5 เซนติเมตร และเส้นรอบวง 100 เซนติเมตร ลักษณะการวางตัวเป็นดังรูปที่ 3.26(ก) และ (ข)



รูปที่ 3.26 ลักษณะการวางตัวของส่วนลำเลียงออกสู่ภายนอกสำหรับการตรวจประกันคุณภาพ

บนสายพานจะมีแผ่นสแตนเลสพับเป็นฉากยึดติดกับสายพานเพื่อเป็นตัวกันกึ่งขึ้นไปสู่ด้านบนแล้วตกลงในภาชนะที่นำมารองตรงทางออกต่อไป

3.2.6 ส่วนกลไกระบบขับเคลื่อนและมอเตอร์ส่งกำลัง

ในระบบกลไกขับเคลื่อนทั้งหมดของเครื่องฆ่าจัดเส้นค้ำและปอกเปลือกกึ่งระบบอัตโนมัติมีลักษณะการวางตัวซึ่งแสดงในรูปที่ 3.27(ก) และ (ข) นั้น จะใช้มอเตอร์หลักเพียงตัวเดียวในการขับเคลื่อนระบบ ไม่ว่าจะเป็นส่วนลำเลียง ส่วนผ่าหั่น ส่วนดิ่งเปลือก และส่วนของสายพานลำเลียง ซึ่งทั้งหมดนี้จะต่อเข้าด้วยกัน โดยสายพานและเฟืองต่างๆ เพื่อทำการทอรอบเพิ่มรอบหรือให้หมุนกลับกัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ข)

รูปที่ 3.27 ส่วนกลไกระบบขับเคลื่อนและมอเตอร์ส่งกำลัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2.7 ส่วนท่อส่งจ่ายน้ำ

ในกระบวนการของเครื่องผ่าขจัดเส้นด้ายและปอกเปลือกกุ้งระบบอัตโนมัตินั้นได้ออกแบบให้ระบบมีน้ำไหลเวียนอยู่ตลอดเวลา ซึ่งนอกจากจะมีวัตถุประสงค์เพื่อลดการกระทบกระทั่งกันสำหรับกุ้งที่อยู่ในสถานะพักรองรับขณะกั้นลำเลียงหมุนแล้วยังมีส่วนนำน้ำที่ช่วยกระแทกให้กุ้งที่วางตัวไม่อยู่ในร่องของกั้นลำเลียงให้ตกกลับลงไป ในสถานะพักและส่วนฉีดชะล้างทำความสะอาดตัวกุ้งและคราบเส้นด้ายที่ติดกับใบมีด ภาพการวางตัวของระบบท่อส่งน้ำไหลเวียนนี้ แสดงไว้ดังรูปที่ 3.28(ก) และ (ข) ซึ่งใช้ปั๊มสูบน้ำและวาล์วแบบโซลินอยด์ (Solenoid Valve) ควบคุม



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(๑)

รูปที่ 3.28 ลักษณะการวางตัวของระบบท่อส่งจ่ายน้ำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2.8 ส่วนโครงเครื่อง

ส่วนโครงเครื่องเป็นฐานที่ใช้ในการติดตั้งส่วนประกอบต่างเข้าด้วยกันมีลักษณะการวางตัวดังรูปที่ 3.29(ก) และ (ข)



(ข)

รูปที่ 3.29 ลักษณะการวางตัวของส่วน โครงเครื่อง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2.9 ส่วนตัวถังและผนังเครื่อง

เครื่องจะมีตัวถังคลุมหมุดทุกส่วนเหลือเพียงช่องที่ใช้สำหรับใส่กึ่งและช่องทางออกของกึ่งเท่านั้น ดังรูปที่ 3.30(ก) และ (ข)



(ข)

รูปที่ 3.30 ลักษณะการวางตัวของส่วนตัวถังและผนังเครื่อง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.3 ส่วนประกอบทางอิเล็กทรอนิกส์

การทำงานของระบบอิเล็กทรอนิกส์ที่ใช้ในการควบคุมสั่งงาน ประกอบด้วยส่วนฮาร์ดแวร์ (Hardware) และซอฟต์แวร์ (Software)

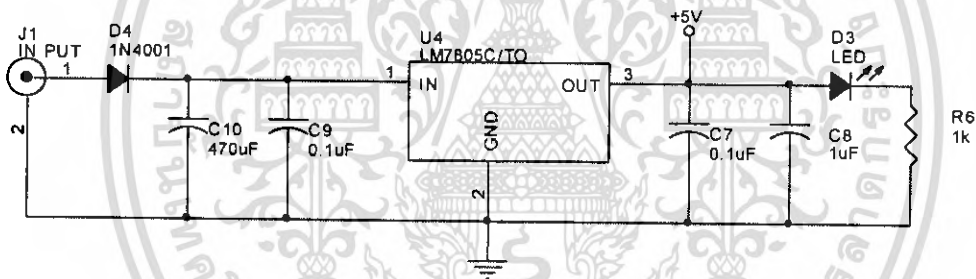
3.3.1 ส่วนฮาร์ดแวร์

ส่วนฮาร์ดแวร์ประกอบด้วยวงจรหลักดังนี้

3.3.1.1 วงจรเพาเวอร์ซัพพลาย (Power Supply)

เป็นวงจรจ่ายไฟกระแสตรง (DC) 5 โวลต์ให้กับแผงวงจรอิเล็กทรอนิกส์ทั้งหมดที่สร้างขึ้น โดยวงจรนี้จะแปลงไฟกระแสตรงที่มีแรงดันไฟฟ้าเกิน 5 โวลต์ให้ลดลงเหลือ 5 โวลต์ โดยมีส่วนประกอบหลักคือไอซีเรกูเลเตอร์ (Regulator) เบอร์ LM7805 ซึ่งมีสมบัติเป็นตัวรักษาระดับแรงดันไฟฟ้าให้คงที่ที่ 5 โวลต์ โดยมีลักษณะการต่อวงจรดังรูปที่

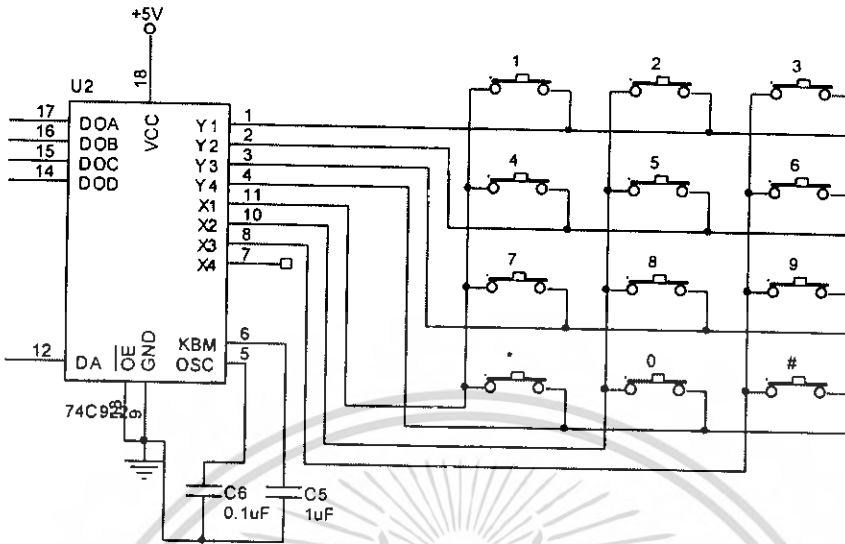
3.31



รูปที่ 3.31 แสดงวงจรเพาเวอร์ซัพพลาย

3.3.1.2 วงจรคีย์แพด (Keypad)

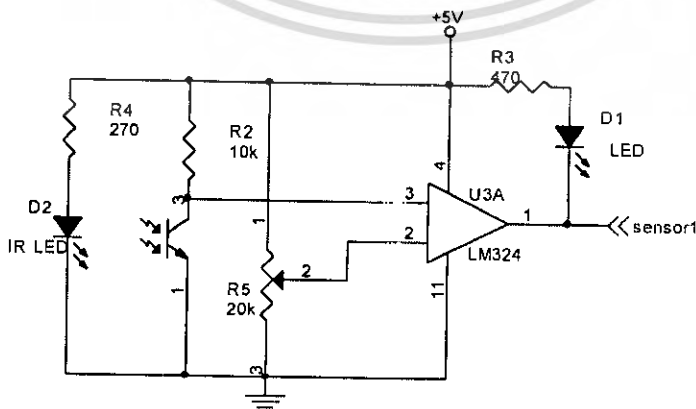
รูปที่ 3.32 แสดงวงจรส่วนคีย์แพดของระบบซึ่งมีการรับสัญญาณไฟฟ้าจากการกดปุ่มต่างๆของแป้นคีย์แพดขนาด 4x3 ตัวอักษรส่งไปยังไอซีเบอร์ 74C922 เพื่อทำการแปลงสัญญาณที่ได้เป็นสัญญาณขนาด 4 บิตทางเอาต์พุต เพื่อส่งให้กับไมโครคอนโทรลเลอร์นำไปประมวลผลและแสดงผลต่อไป



รูปที่ 3.32 แสดงวงจรรหัสแปด

3.3.1.3 วงจรส่วนส่งและรับแสงอินฟราเรด (Infrared transmitter and receiver)

วงจรถ่ายอินฟราเรดมีลักษณะดังรูปที่ 3.33 ประกอบด้วยไดโอดเปล่งแสง (light emitting diode) ในย่านอินฟราเรด ทำหน้าที่เป็นส่วนรับแสงโดยมีออปแอมป์ (Op-amp) เบอร์ LM324 ซึ่งมีสมบัติเป็นคอมพาราเตอร์ (Comparater) คอยเปรียบเทียบแรงดันไฟฟ้าระหว่างขา 2 และขา 3 ถ้าแรงดันที่ขา 3 มากกว่าขา 2 เอาท์พุทที่ได้จะเป็นไฮ (High) ถ้าแรงดันที่ขา 2 มากกว่าขา 3 เอาท์พุทที่ออกมาจะเป็นโลว์ (Low) ส่วนในวงจรถ่ายจะใช้ตัวรับและตัวส่งอินฟราเรด เพื่อทำหน้าที่นับจำนวนกึ่งที่บังเส้นทางเดินของแสงขณะถูกลำแสงผ่านออกมาจากส่วนภาชนะพักรองรับกึ่ง แล้วส่งสัญญาณไปยังไมโครคอนโทรลเลอร์

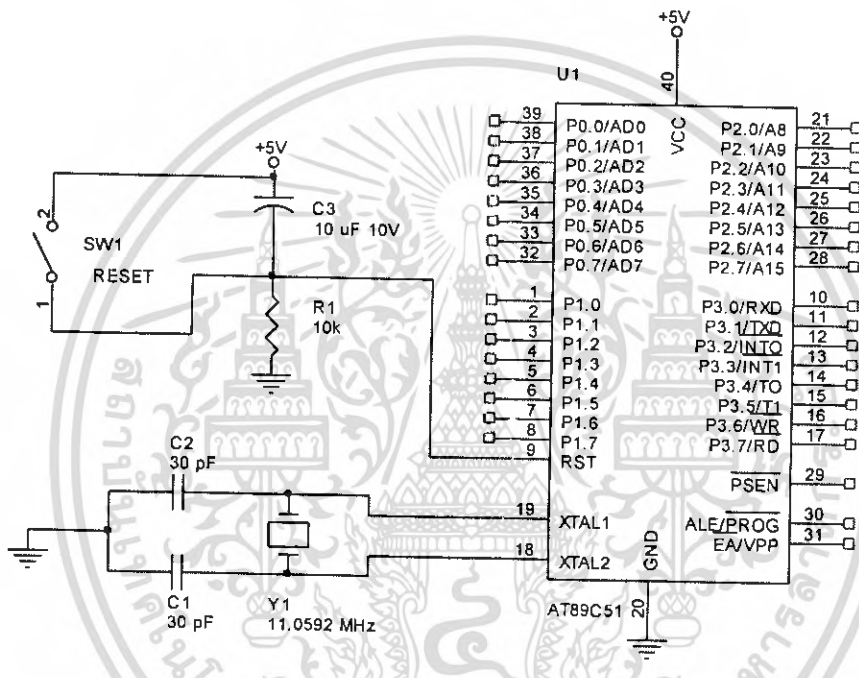


รูปที่ 3.33 แสดงวงจรถ่ายอินฟราเรด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.3.1.4 วงจรไมโครคอนโทรลเลอร์ (Microcontroller)

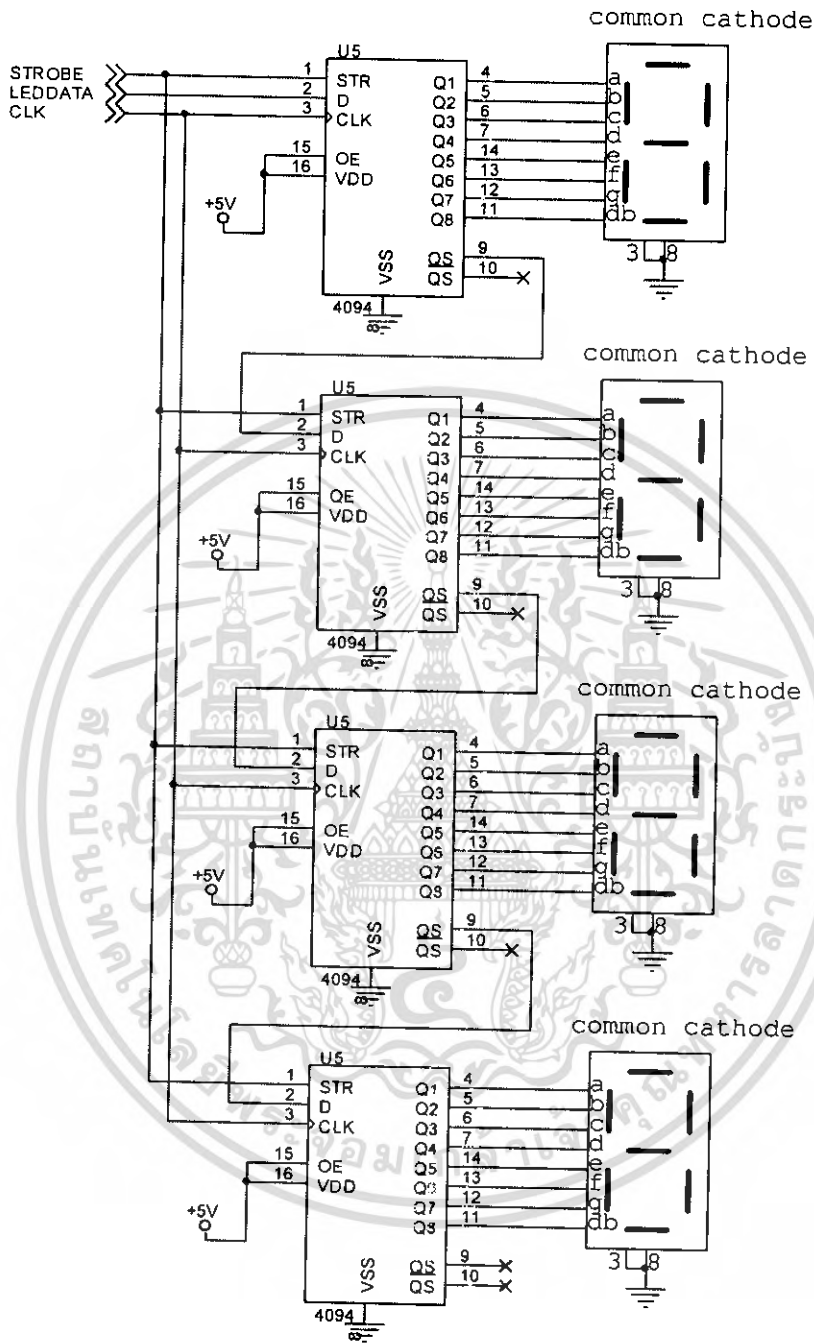
สำหรับส่วนพื้นฐานของวงจรไมโครคอนโทรลเลอร์แสดงไว้ดังรูปที่ 3.34 โดยมี ไอซี AT89S52 ต่ออยู่กับส่วนกำหนดค่าความถี่สัญญาณนาฬิกาโดยคริสตัล (Crystal , XTAL) ที่ความถี่ 11.0592 MHz และวงจรรีเซต (Reset) ไมโครคอนโทรลเลอร์นี้จะรับสัญญาณจากวงจรคีย์แพด, วงจรอินฟราเรดแล้วแสดงผลออกทาง 7-segment



รูปที่ 3.34 แสดงวงจรไมโครคอนโทรลเลอร์

3.3.1.5 วงจรแสดงผลออกทาง 7-Segment 4 หลัก

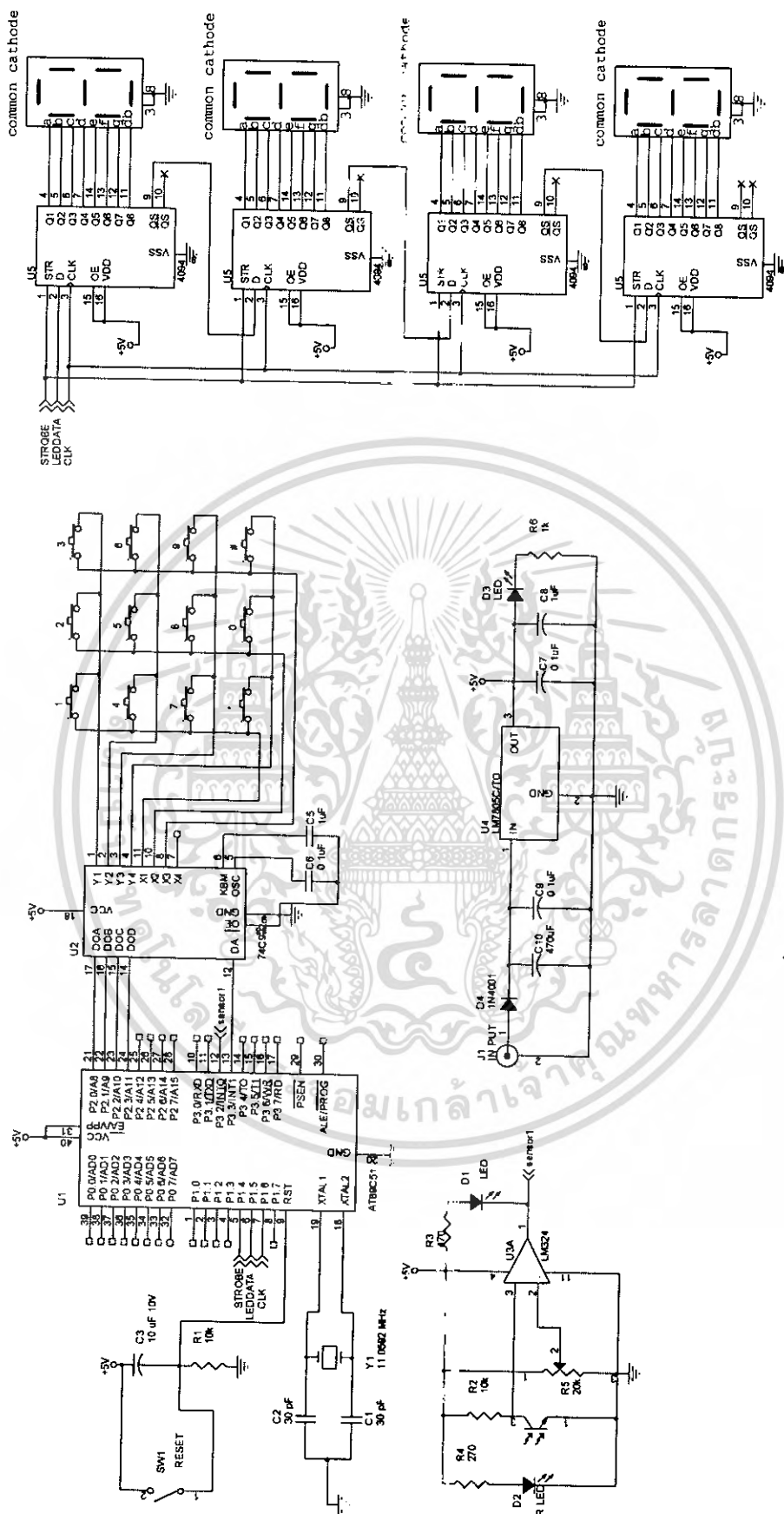
เป็นวงจรที่รับสัญญาณเอาต์พุต 3 บิต (Bit) มาจากไมโครคอนโทรลเลอร์ แล้วแปลงสัญญาณออกเป็น 8 บิต ให้กับ 7-Segment 4 หลักเพื่อแสดงผลต่อไป โดยไอซีที่ใช้แปลงคือ 74HC4094 การที่ใช้ 7-segment ถึง 4 หลักเพื่อที่จะสามารถกำหนดค่าการปอกกึ่งให้ได้ถึง 9,999 ตัว โดยลักษณะการต่อวงจรเป็นดังรูปที่ 3.35



รูปที่ 3.35 แสดงวงจรแสดงผลออกทาง 7-Segment

ผังวงจรของระบบอิเล็กทรอนิกส์ทั้งหมดที่จะทำการสร้างขึ้นนั้น แสดงไว้ดังรูปที่ 3.36 โดยสามารถเพิ่มต่อส่วนสั่งการ สวิตช์ (switch) เปิดปิดภาคขับกำลังมอเตอร์ ส่วนโซลินอยด์วาล์ว (Solenoid Valve) ควบคุมการไหลของน้ำ ฯลฯ ได้ตามต้องการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

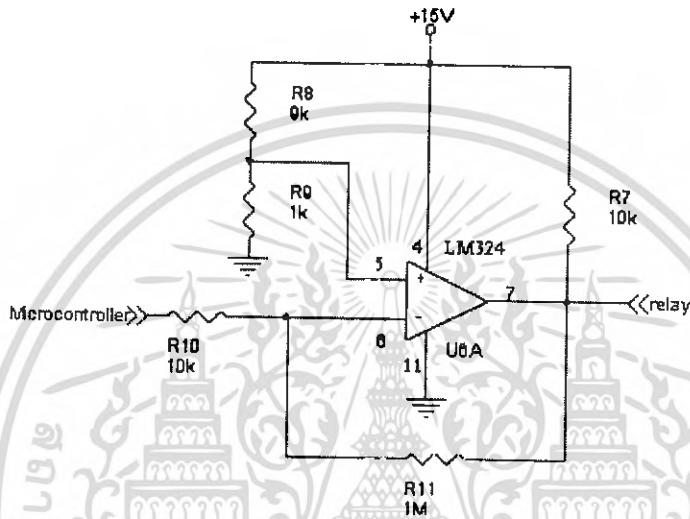


รูปที่ 3.36 ผังรวมวงจรหลักทางอิเล็กทรอนิกส์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.3.1.6 วงจรขยายแรงดันไฟฟ้าให้กับรีเลย์ (Relay)

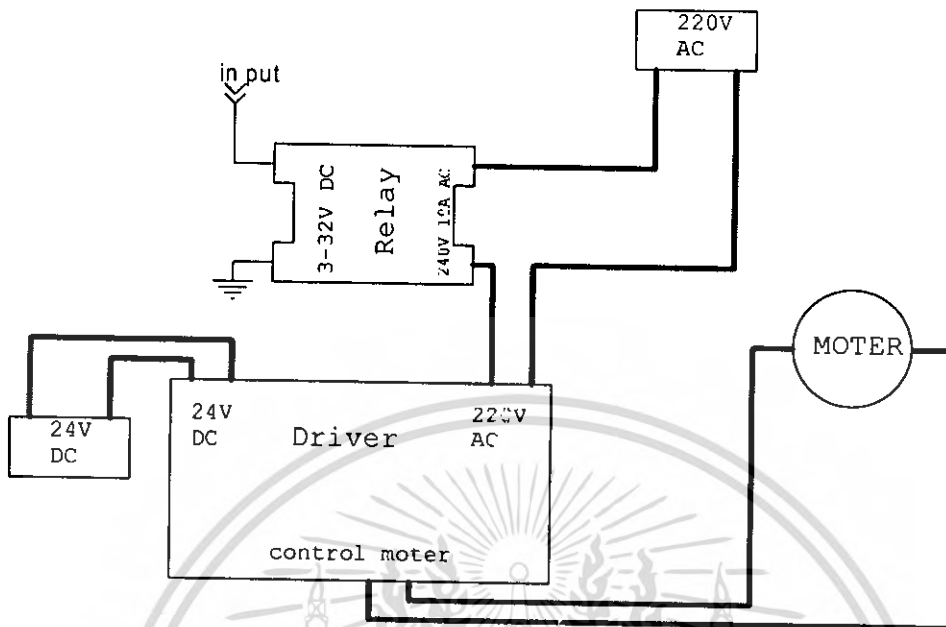
สัญญาณเอาต์พุตที่ออกจากไมโครคอนโทรลเลอร์มีแรงดันไฟฟ้าเพียง 5 โวลต์ และมีกระแสไฟฟ้าต่ำจะมีปัญหาในการขับรีเลย์จึงจำเป็นต้องเพิ่มแรงดันไฟฟ้าขึ้นก่อนจะไปขับรีเลย์ โดยวงจรนี้ใช้ไอซีเบอร์ LM324 เพื่อขยายสัญญาณจาก 5 โวลต์จากไมโครคอนโทรลเลอร์เป็น 15 โวลต์เพื่อให้กับรีเลย์ แสดงวงจрдังรูปที่ 3.37



รูปที่ 3.37 วงจรขยายแรงดันไฟฟ้าให้กับรีเลย์

3.3.1.7 แผนผังระบบขับเคลื่อนมอเตอร์ (motor)

มอเตอร์ที่ใช้เป็น AC MOTOR 220V 40W ควบคุมความเร็วรอบได้ด้วยตัวไดร์เวอร์(Driver) ส่วนตัวไดร์เวอร์ใช้ไฟเลี้ยง 24DC และใช้รีเลย์ในการปิดหรือเปิดมอเตอร์ แสดงแผนผังของวงจรดังรูปที่ 3.38



รูปที่ 3.38 แผนผังระบบขับเคลื่อนมอเตอร์

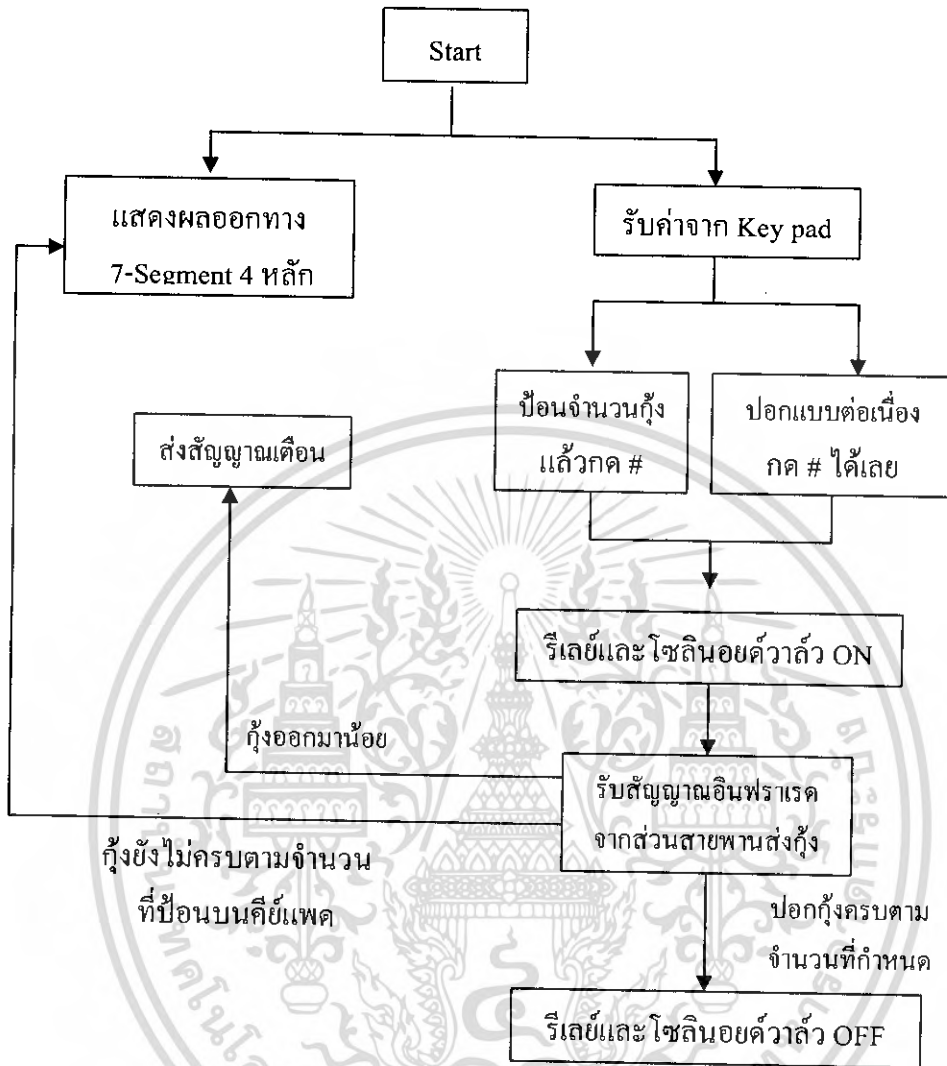
3.3.2 ส่วนซอฟต์แวร์

ส่วนของโปรแกรมที่ใช้ในไมโครคอนโทรลเลอร์ทั้งหมด ประกอบด้วยส่วนของโปรแกรมหลักที่ใช้คือ ส่วนรับค่าจากคีย์แพด ส่วนรับค่าจากสัญญาณอินฟราเรด ส่วนประมวลผลและส่วนแสดงผลออกทาง 7-segment

โฟลว์ชาร์ต (Flowchart) การทำงานของโปรแกรม

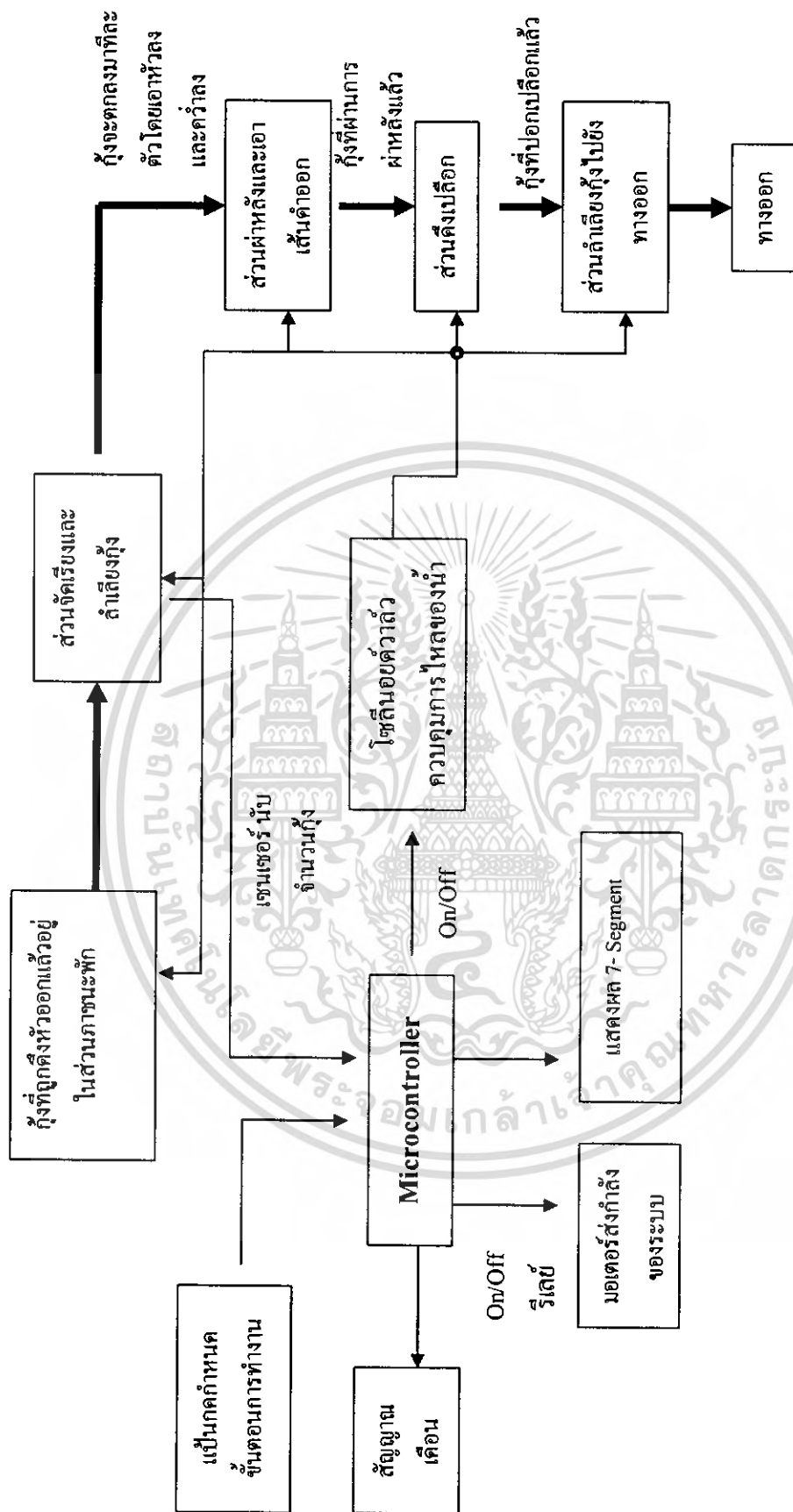
- เริ่มแรกโปรแกรมจะแสดงผลทาง 7-segment และรับค่าจากคีย์แพดซึ่งมี 2 โหมด (Mode) ให้เลือกใช้งานคือ แบบแรกคือค่าแบบจำกัดการปอกกุ้งโดยการกำหนดจำนวนกุ้งที่จะปอกแล้วกดเป็น # และแบบที่สองคือการปอกแบบต่อเนื่องไม่ต้องกำหนดจำนวนกุ้งให้กดเป็น # ได้เลย หลังจากนั้นรีเลย์ (Relay) และ โซลินอยด์วาล์ว (Solenoid Valve) จะเปิด (ON) เครื่องจะเริ่มทำงานแล้วเมื่อมีกุ้งออกมาจากส่วนพักรองรับกุ้งผ่านมายังสายพานส่งกุ้ง ตัวกุ้งก็จะไปตัดสัญญาณอินฟราเรด แล้วส่งสัญญาณให้ไมโครคอนโทรลเลอร์เพื่อประมวลผลแล้วแสดงผลออกทาง 7-segment โปรแกรมจะทำการคำนวณจำนวนกุ้งที่ผ่านออกมาทางสายพานส่งกุ้งทุกๆ 1 นาที ซึ่งถ้าจำนวนกุ้งที่ผ่านออกมามีจำนวนตัวต่อนาทีน้อยผิดปกติ นั่นก็แสดงว่ากุ้งในส่วนพักรองรับกุ้งมีน้อยกว่าที่ควรจะเป็นหรือการส่งกุ้งออกมามีปัญหา โปรแกรมจะส่งสัญญาณเตือนออกมา แสดงโฟลว์ชาร์ตดังรูปที่ 3.39

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.39 โพลีชาร์ตแสดงการทำงานของโปรแกรม

แผนผังการทำงานทั้งหมดของเครื่องที่ทำการประดิษฐ์ขึ้น ดังรูปที่ 3.40 แสดงลำดับและ ขั้นตอนการทำงานร่วมกันของส่วนอิเล็กทรอนิกส์ และส่วนเชิงกลของเครื่อง



รูปที่ 3.40 แผนผังการทำงานของเครื่องผ่านจัดเส้นค้ำและเปลือกกิ่งระบบอัตโนมัติ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

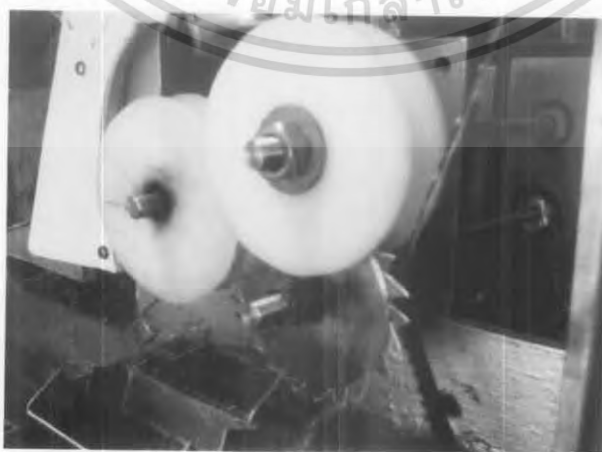
3.4 ผลงานที่ประดิษฐ์ขึ้น

3.4.1 ส่วนระบบเชิงกลของเครื่อง

รูปที่ 3.41 เป็นภาพด้านหน้าของเครื่องที่ประดิษฐ์ขึ้น จะเห็นภาชนะพักกึ่งมีกึ่งหันตัก กึ่งอยู่ภายใน ด้านบนของภาชนะจะเป็นท่อฉีดน้ำและด้านล่างของภาชนะเป็นรูระบายน้ำ ทางด้านขวาของภาชนะพักกึ่งเป็นทางออกของกึ่งซึ่งจะมีสายพานส่งกึ่งอยู่และทางด้านล่างขวาเป็นส่วนของส่วนผ้าขจัดเส้นด้ายและส่วนดึงเปลือก สำหรับส่วนผ้าและขจัดเส้นด้ายจะมีท่อน้ำฉีดชะล้างใบมีดอยู่ด้านขวามีลักษณะ ดังรูปที่ 3.42



รูปที่ 3.41 รูปด้านหน้าของเครื่องที่ประดิษฐ์ขึ้น



รูปที่ 3.42 รูปส่วนผ้าและขจัดเส้นด้าย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อกุ้งตกลงมาจากส่วนผ่าและขจัดเส้นค้ำ ก็จะตกลงมายังส่วนดึงเปลือก (ดังรูปที่ 3.43) สำหรับรูปที่ 3.44 สายพานลำเลียงซึ่งจะลำเลียงกุ้งที่ตกมาจากส่วนปอกเปลือกขึ้นมายังช่องทางออก



รูปที่ 3.44 รูปสายพานลำเลียง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.45 รูปด้านหน้าของเครื่องผ่าขจัดเส้นด้าและปอกเปลือกกุ้งระบบอัตโนมัติ

รูปที่ 3.45 เป็นภาพด้านหน้าของเครื่องผ่าขจัดเส้นด้าและปอกเปลือกกุ้งระบบอัตโนมัติ ด้านบนซ้ายของเครื่องจะเป็นช่องสำหรับใส่กุ้ง และด้านซ้ายล่างคือทางออกของกุ้งที่ผ่านกระบวนการแล้ว สำหรับรูปที่ 3.46 เป็นภาพด้านขวาของเครื่องผ่าขจัดเส้นด้าและปอกเปลือกกุ้งระบบอัตโนมัติ โดยจะเห็นช่องทางออกของกุ้ง และมีสวิตช์เปิดเครื่องอยู่ด้านนี้



รูปที่ 3.46 รูปด้านขวาของเครื่องผ่าขจัดเส้นด้าและปอกเปลือกกุ้งระบบอัตโนมัติ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การกำหนดระดับความลึกของการผ่าหลังกึ่งนั้นกระทำโดยการปรับหมุนสกรู (Screw) ทางด้านซ้ายของเครื่องตรงตำแหน่งที่แสดงในรูปที่ 3.47



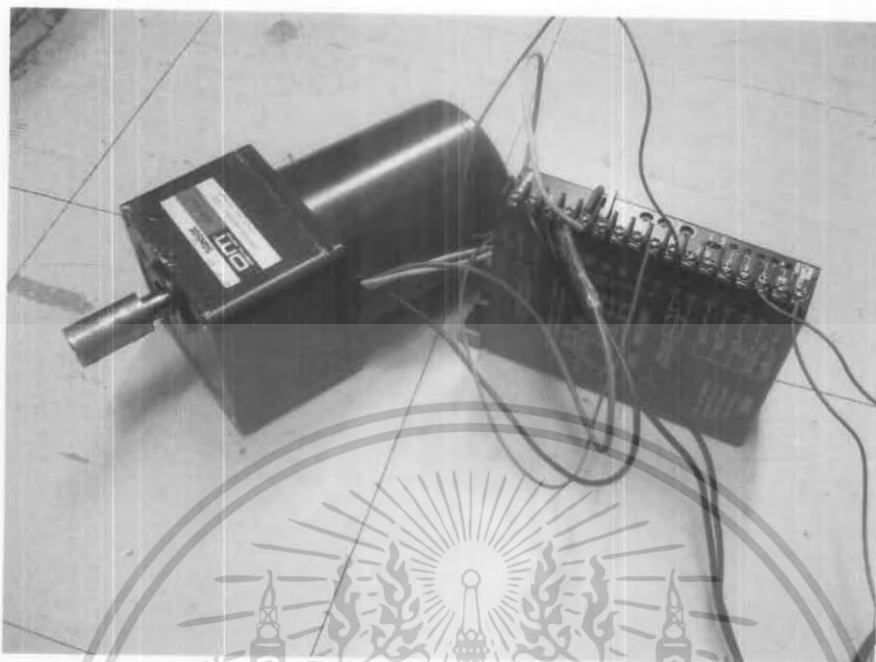
รูปที่ 3.47 รูปด้านซ้ายของเครื่อง แสดงตำแหน่งสกรูปรับความลึกการผ่าหลังกึ่ง

3.4.2 ส่วนระบบอิเล็กทรอนิกส์

- ระบบอิเล็กทรอนิกส์ขับเคลื่อนมอเตอร์

ใช้มอเตอร์กระแสสลับของบริษัท Oriental Motor U.S.A. Corp. และใช้ไดร์เวอร์ควบคุมเบอร์ MSP302N ซึ่งเป็นของบริษัทเดียวกัน รูปมอเตอร์และไดร์เวอร์แสดงดังรูปที่ 3.48 รีเลย์ที่ใช้ในการเปิดปิดมอเตอร์ใช้เบอร์ D2410 ซึ่งเป็นโซลิดสเตทรีเลย์ (Solid-State Relay) ที่มีอินพุตสั่งงานได้ตั้งแต่ 3-32 โวลต์ ควบคุมโหลด (Load) ทางเอาต์พุตที่ 240 โวลต์ 10แอมแปร์ แสดงดังรูปที่ 3.49

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.48 รูปมอเตอร์และไคร้เจอร์

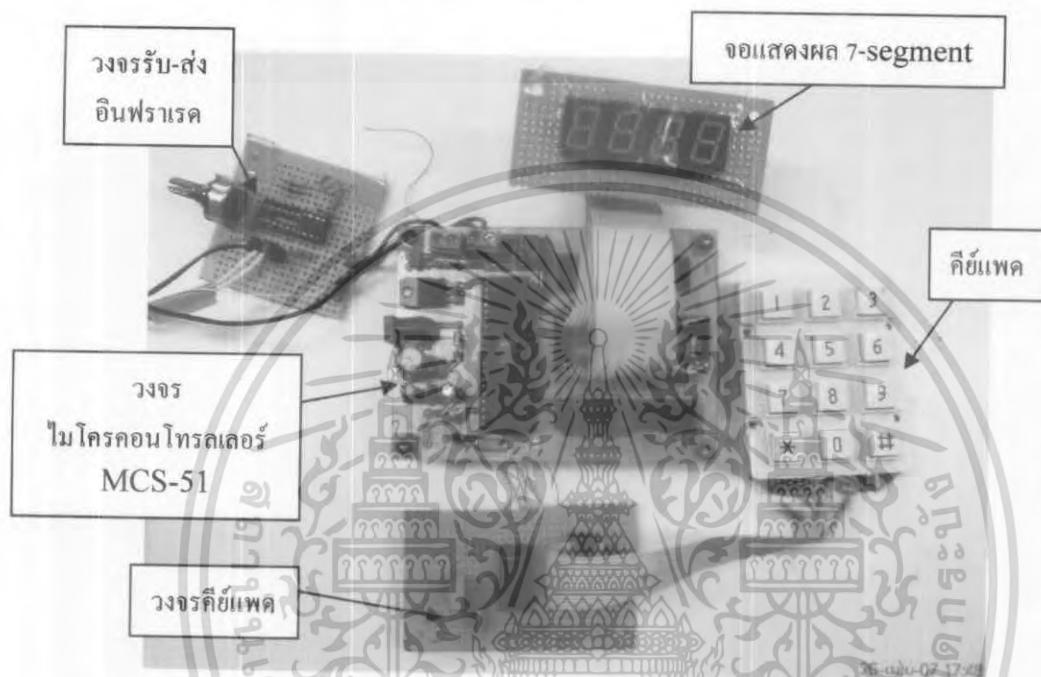


รูปที่ 3.49 โซลิดสเตทรีเลย์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- ส่วนของวงจรไฟฟ้าหลัก

แผงวงจรต่างๆซึ่งทำการสร้างขึ้นมาเป็นระบบอิเล็กทรอนิกส์จัดแสดงไว้โดยรวมเป็นดังรูปที่ 3.50 เมื่อผ่านขั้นการทดสอบการทำงานแล้วจึงได้ทำการประกอบเข้าด้วยกันเป็นส่วนกล่องวงจรควบคุมมีลักษณะดังรูปที่ 3.51



รูปที่ 3.50 รูปวงจรไมโครคอนโทรลเลอร์และวงจรอิเล็กทรอนิกส์ต่างๆ



รูปที่ 3.51 กล่องวงจรควบคุมอิเล็กทรอนิกส์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

ผลการทดลองและอภิปรายผล

การทดสอบการทำงานของเครื่องผ่าซัดเส้นค้ำและปอกเปลือกกุ้งระบบอัตโนมัติพิจารณาแบ่งออกเป็น 2 ส่วนหลัก คือส่วนระบบการทำงานเชิงกลของตัวเครื่องและส่วนของระบบควบคุมอิเล็กทรอนิกส์

4.1 การทดสอบส่วนระบบการทำงานเชิงกลของตัวเครื่อง

สำหรับการทดสอบเครื่องในการแปรรูปกุ้งสดที่นำเสนอนี้ เป็นเพียงข้อมูลในเบื้องต้น เนื่องจากงบประมาณที่สนับสนุนมีเฉพาะหมวดวัสดุ ซึ่งไม่สามารถนำไปใช้ซื้อกุ้งได้ ต้องใช้ทุนส่วนตัว จึงมีข้อจำกัดทั้งในส่วนของ การคัดขนาดและจำนวนกุ้ง อย่างไรก็ตาม กุ้งที่ใช้ส่วนใหญ่มีขนาดกลางลดลงไปในช่วง 50-60 ตัวต่อกิโลกรัม การทดลองสามารถแบ่งได้เป็น 3 ส่วนย่อย ดังนี้

4.1.1 การทดสอบ ส่วนจัดเรียงลำเลียงกุ้ง

ส่วนลำเลียงกุ้งที่ทำการออกแบบมานี้ต้องการจัดเรียงให้บรรดากุ้งซึ่งถูกดึงหัวออกมา ก่อนแล้วนำมาบรรจุอยู่ในภาชนะพักรองรับนั้น ทอยเคลื่อนที่ออกมาอย่างมีแบบแผนที่แน่นอน โดยมีลำตัวคว่ำลงและเอาส่วนหัวออกก่อน กังหันตักกุ้งจะหมุนในทิศทางตามเข็มนาฬิกา ด้วยความเร็ว 13.33 รอบต่อนาทีและใน 1 รอบของการหมุนตักกุ้งนี้จะมีโอกาสตักกุ้งได้ 2 ครั้งออกไปยังสายพานส่งกุ้ง ซึ่งถ้าใช้สมมติฐาน ผลสำเร็จหรือผลได้ (yield) ของการตักเป็น 100% ก็คือต้องเจอกับอัตราการจัดเรียงและลำเลียงกุ้งที่ 1,600 ตัวต่อชั่วโมง สามารถทำการปรับแต่งระบบให้สามารถตักกุ้งได้หลายขนาดโดยการปรับระยะห่างระหว่างใบพัดอันนอกและจานอันในให้ห่างสำหรับกุ้งตัวใหญ่และให้แคบลงสำหรับกุ้งตัวเล็ก

ได้ทำการทดลองสำหรับเงื่อนไขซึ่งมีการรักษาระดับการเติมให้คงปริมาณกุ้งในภาชนะพักรองรับไว้ที่ 1 กิโลกรัมตลอดเวลา และปรับระยะห่างใบพัดกับจานในให้ห่างกัน 2 เซนติเมตร จากนั้นเปิดเครื่องให้กังหันตักกุ้งหมุน 20 รอบ เพื่อทำการตักกุ้ง 40 ครั้ง โดยนับจำนวนกุ้งที่สามารถออกมาจากส่วนลำเลียงทั้งหมดและจำนวนที่อยู่ในลักษณะการจัดเรียงตัวตามต้องการ ผลแสดงดังตารางที่ 4.1 แล้วนำมาเปรียบเทียบกับค่าอุดมคติ (ผลได้ 100%) ซึ่งจะทำการทดลอง 10 ครั้ง

	กึ่งที่ออกจากส่วนลำเลียง		กึ่งที่ออกในแบบที่ต้องการ	
	จำนวน(ตัว)	ผลได้(%)	จำนวน(ตัว)	ผลได้(%)
ครั้งที่ 1	33	82.5	14	35.0
ครั้งที่ 2	30	75.0	17	42.5
ครั้งที่ 3	35	87.5	15	37.5
ครั้งที่ 4	34	85.0	18	45.0
ครั้งที่ 5	32	80.0	15	37.5
ครั้งที่ 6	33	82.5	16	40.0
ครั้งที่ 7	35	87.5	14	35.0
ครั้งที่ 8	36	90.0	13	32.5
ครั้งที่ 9	34	85.0	14	35.0
ครั้งที่ 10	31	77.5	12	30.0
เฉลี่ย	33	83.25	15	37.00

ตารางที่ 4.1 ตารางแสดงผลการทดลองของส่วนจัดเรียงและลำเลียง

สาเหตุที่จำนวนกึ่งที่ออกจากส่วนลำเลียงทั้งหมดที่ออกมาได้นั้นมีค่าน้อยกว่าค่าในอุดมคติมากนั้นเป็นผลมาจากกึ่งแต่ละตัวมีความโค้งงอที่ต่างกันและกึ่งที่เข้าไปในกัณฑ์ตักกึ่งนั้นไม่อยู่ในรูปแบบที่ต้องการ สิ่งที่สำคัญอีกประการหนึ่งคือระยะห่างระหว่างใบพัดอันนอกและจานอันในมีระยะไม่เหมาะสมกับขนาดของกึ่ง ซึ่งกึ่งแต่ละขนาดนั้นจะต้องมีการปรับระยะของใบพัดที่ต่างกัน ส่วนกึ่งที่สามารถออกมาได้แต่ไม่เป็นไปตามแบบที่ต้องการนั้นส่วนใหญ่จะเป็นกึ่งที่มีลักษณะเอาส่วนหลังลง

4.1.2 การทดสอบส่วนผ้าและขจัดเส้นดำ

ส่วนผ้าหลังเป็นส่วนที่จะทำการผ้าหลังและขจัดเส้นดำกลางหลังของกึ่งที่ตกลงมาจากส่วนลำเลียง โดยสามารถปรับระดับความลึกในการผ้าหลัง ซึ่งสามารถผ้าหลังแบบธรรมดา แบบเกือบจรดส่วนหน้าหรือที่เรียกว่าบัทเทอร์ฟลายและแบบเวสเทิร์นได้ การที่ส่วนผ้าหลังสามารถขจัดเส้นดำออกไปได้นั้นเนื่องจากใบมีดที่มีความคมและเป็นแฉกจึงทำให้เส้นดำถูกเกี่ยวออกไปด้วย และใบมีดก็จะถูกล้างด้วยน้ำที่มีการฉีดอยู่ตลอดเวลา การทำงานของระบบต่อกึ่งหนึ่งตัวใช้เวลาประมาณ 0.5 วินาที

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ได้ทำการทดลองสำหรับระบบส่วนนี้กับกุ้ง 5 กลุ่มตัวอย่าง ตัวอย่างละ 10 ตัว เพื่อดูผล
 ความสมบูรณ์ของแนวการผ่าและความสำเร็จในการขจัดเส้นด้ายกลางหลัง ผลแสดงในตารางที่
 4.2 สำหรับผลการผ่าแบบบัทเทอร์ฟลาย และการผ่าแบบเวสเทิร์นแสดงในตารางที่ 4.3 และ
 4.4ตามลำดับ

	กุ้งที่ทำการทดลอง (ตัว)	กุ้งที่ถูกผ่าหลังตลอด ความยาวศูคปลายปล้อง ที่ห้าของตัวกุ้ง		กุ้งที่ถูกผ่าหลังตรงแนว พร้อมขจัดเส้นด้าย	
		จำนวน(ตัว)	ผลได้(%)	จำนวน(ตัว)	ผลได้(%)
ครั้งที่ 1	10	10	100	4	40
ครั้งที่ 2	10	8	80	5	50
ครั้งที่ 3	10	9	90	5	50
ครั้งที่ 4	10	10	100	6	60
ครั้งที่ 5	10	7	70	6	60
เฉลี่ย	10	9	90	5	50

ตารางที่ 4.2 ตารางแสดงผลการทดลองของส่วนผ่าหลังที่ผ่าแบบธรรมดา

	กุ้งที่ทำการทดลอง (ตัว)	กุ้งที่ถูกผ่าหลังตรงแนว		กุ้งที่ถูกผ่าหลังตรงแนว พร้อมขจัดเส้นด้าย	
		จำนวน(ตัว)	ผลได้(%)	จำนวน(ตัว)	ผลได้(%)
ครั้งที่ 1	10	10	100	8	80
ครั้งที่ 2	10	10	100	8	80
ครั้งที่ 3	10	10	100	9	90
ครั้งที่ 4	10	10	100	10	100
ครั้งที่ 5	10	10	100	8	80
เฉลี่ย	10	10	100	9	90

ตารางที่ 4.3 ตารางแสดงผลการทดลองของส่วนผ่าหลังที่ผ่าแบบบัทเทอร์ฟลาย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

	กึ่งที่ทำการทดลอง (ตัว)	กึ่งที่ถูกผ่าหลังตรงแนว		กึ่งที่ถูกผ่าหลังตรงแนว พร้อมขจัดเส้นค้ำ	
		จำนวน(ตัว)	ผลได้(%)	จำนวน(ตัว)	ผลได้(%)
ครั้งที่ 1	10	10	100	7	70
ครั้งที่ 2	10	10	100	8	80
ครั้งที่ 3	10	10	100	9	90
ครั้งที่ 4	10	9	90	9	90
ครั้งที่ 5	10	10	100	8	80
เฉลี่ย	10	10	100	8	80

ตารางที่ 4.4 ตารางแสดงผลการทดลองของส่วนผ่าหลังที่ผ่าแบบเวสเทิร์น

บางครั้งกึ่งที่ถูกผ่าหลังแต่เส้นค้ำบริเวณหลังบางส่วนยังเหลืออยู่นั้นเป็นเพราะใบมีดที่มีความบางต่ำเนื่องจากการตั้งใบมีดไม่ดี และสาเหตุอีกประการคือกึ่งถูกผ่าไม่ตรงกลางหลัง แต่ความผิดพลาดในส่วนนี้จะมีน้อยมากเนื่องจากกึ่งที่ลงมายังส่วนผ่าหลังนั้นจะถูกแผ่นเทพลอนสองคู่ประกองกึ่งให้อยู่สมมาตรกับแนวที่ต้องการผ่า

4.1.3 การทดสอบส่วนคิงเปลือก

ส่วนคิงเปลือกเป็นส่วนที่ทำการเกี่ยวเอาเปลือกกึ่งออกโดยการหมุนของแกนหนาม 2 คู่ แกนหนามคู่ที่ 1 จะหมุนคิงเปลือกกึ่งออกฝั่งเดียว อีกฝั่งจะถูกแกนหนามคู่ที่ 2 คิงออกไป ส่วนเปลือกที่ยังเหลืออยู่คือเปลือกส่วนหางปล้องสุดท้าย

ทำการทดลองสำหรับส่วนนี้ โดยนำกึ่งที่ผ่าหลังจากส่วนผ่าหลังใส่เข้าไปในส่วนคิงเปลือก แล้วทำการนับจำนวนกึ่งที่ผ่านการปอกเปลือกอย่างสมบูรณ์โดยส่วนคิงเปลือก

	กึ่งที่ทำการทดลอง (ตัว)	จำนวนกึ่งที่ถูก ปอกเปลือกสมบูรณ์	
		จำนวน(ตัว)	ผลได้(%)
ครั้งที่ 1	10	4	40
ครั้งที่ 2	10	5	50
ครั้งที่ 3	10	4	40
ครั้งที่ 4	10	5	50
ครั้งที่ 5	10	6	60
ครั้งที่ 6	10	4	40
ครั้งที่ 7	10	5	50
ครั้งที่ 8	10	5	50
ครั้งที่ 9	10	5	50
ครั้งที่ 10	10	6	60
เฉลี่ย	10	5	50

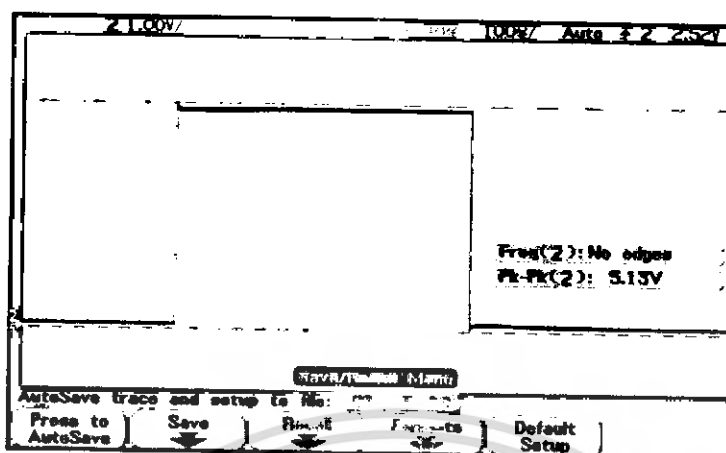
ตารางที่ 4.5 ตารางแสดงผลการทดลองของส่วนคิงเปลือก

สาเหตุหลักที่ทำให้การคิงเปลือกในส่วนนี้ไม่สมบูรณ์เนื่องจากระยะห่างระหว่างแกน
หนามทั้งสองคู่มีค่าคงที่ จึงอาจไม่เหมาะสมกับขนาดของตัวกึ่งบางตัวจะต้องมีการออกแบบให้มี
กลไกยึดหยุ่นสามารถปรับระยะห่างของส่วนนี้ได้ตามขนาดกึ่งแต่ละตัวเพื่อลดปัญหาเหล่านี้หรือ
มีเช่นนั้นก็ต้องมีการคัดขนาดของกึ่งก่อนนำเข้าเครื่อง

4.2 ส่วนของระบบควบคุม

การทดลองในส่วนของการเปิดปิดการขับเคลื่อนมอเตอร์ผลที่ได้คือเมื่อมีการสั่งงานจาก
ไมโครคอนโทรลเลอร์ทำให้มอเตอร์เปิดได้และเมื่อหยุดสั่งงานมอเตอร์ก็ปิดได้

การทดลองในส่วนของส่วนรับ-ส่งสัญญาณอินฟราเรดที่อยู่บริเวณส่วนของสายพานส่งกึ่ง
เมื่อมีกึ่งตัดผ่าน สัญญาณที่ออกมาจากวงจรเป็นดังรูปที่ 4.1



รูปที่ 4.1 ลักษณะของสัญญาณเอาต์พุตที่ได้จากวงจรอินฟราเรดเมื่อมีกึ่งตัดผ่าน

จากรูปสัญญาณจะเห็นว่าเมื่อกึ่งตัดสัญญาณอินฟราเรดจะทำให้มีแรงดันไฟฟ้าออกทางเอาต์พุตเป็นไฮซ์ช่วงหนึ่งซึ่งมีแรงดันไฟฟ้าประมาณ 5 โวลต์ ทำให้ไมโครคอนโทรลเลอร์จับสัญญาณได้แล้วนำสัญญาณไฮซ์หนึ่งครั้งไปประมวลผลเป็นกึ่ง 1 ตัว แล้วแสดงผลออกทาง 7-segment แต่จากการทดลองในบางครั้งกึ่งออกมาเพียงตัวเดียวแต่คอนโทรลเลอร์นับได้มากกว่านั้นเมื่อได้ทำการทดลองหลายครั้งจึงได้ทราบสาเหตุ สาเหตุเกิดจากเขียนโปรแกรมผิดพลาดคือให้นับสัญญาณที่เป็นไฮ (High) แล้วใช้หน่วงเวลา (Delay Time) ในการวนกลับมานับใหม่ ซึ่งถ้ากึ่งเคลื่อนที่ช้าหรือค้างอยู่บริเวณที่ตัดแสงอินฟราเรดจะทำให้โปรแกรมนับเพิ่มขึ้นไปเรื่อยๆ ทั้งๆ มีกึ่งผ่านแค่ตัวเดียว จึงได้ทำการแก้ไขโปรแกรมไม่ใช้การหน่วงเวลา แต่ใช้การอินเตอร์รัปต์ (Interrupt) แทน ผลที่ได้คือไม่ประสบปัญหาการนับที่ผิดพลาดอีก

สรุปการทดลองของโปรแกรมในส่วนต่างๆ

- การรับค่าจากคีย์แพดสามารถรับค่าและแสดงผลออกทาง 7-segment ได้
- การ ON/OFF รีเลย์และโซลีนอยด์แล้ว สามารถ ON/OFF ได้ตามเงื่อนไขที่กำหนด
- โปรแกรมนับกึ่งสามารถนับกึ่งได้ไม่ผิดพลาด
- ในส่วนของการส่งสัญญาณเตือนเมื่อมีกึ่งออกมาจากส่วนพักรองรับกึ่งน้อยกว่านาฬิกา 10 ตัว โปรแกรมจะส่งสัญญาณเตือนออกมา

บทที่ 5

สรุปและข้อเสนอแนะ

5.1 สรุปผลการวิจัยพัฒนา

เครื่องผ่าหลังจัดเส้นค้ำและปอกเปลือกกุ้งระบบอัตโนมัติ ประดิษฐ์ขึ้นมาเพื่อเป็นการลดต้นทุนการผลิต เนื่องจากในปัจจุบันประเทศไทยยังคงมีการนำเข้าเครื่องจากต่างประเทศ ซึ่งมีลักษณะเป็นแบบกึ่งอัตโนมัติและมีราคาแพง เครื่องนี้จึงมีความโดดเด่น คือ เป็นเครื่องที่ทำงานด้วยระบบอัตโนมัติโดยสมบูรณ์ในทุกๆกระบวนการ ซึ่งจะมีความสะอาด รวดเร็ว ใช้งานง่าย มีราคาถูก และปอกกุ้งได้หลายขนาด เพื่อช่วยในการเพิ่มกำลังการผลิตกุ้งที่ส่งออกไปสู่ต่างประเทศ ได้ เครื่องสามารถพัฒนาต่อขดให้สามารถปอกเปลือกกุ้งได้ในอัตรา 1,600 ตัวต่อชั่วโมงตามค่าในอุดมคติแต่ในการทดลองจริงเครื่องผ่าหลังจัดเส้นค้ำและปอกเปลือกกุ้งระบบอัตโนมัติต้นแบบนี้มีผลได้คิดเป็น 20 เปอร์เซ็นต์จากค่าในอุดมคติ เครื่องยังสามารถกำหนดความลึกในการผ่าหลังได้ เครื่องนี้สามารถนำไปใช้กับอุตสาหกรรมขนาดเล็ก โดยเกษตรกรผู้เลี้ยงกุ้งก็สามารถนำไปใช้เองได้ เพื่อเป็นการลดปัญหาการกดราคาจากพ่อค้าคนกลาง สมบัติของเครื่องนี้ คือ สามารถปอกเปลือกกุ้งด้วยวิธีผ่าหลังซึ่งจะทำให้เส้นหลังของกุ้งที่เป็นแหล่งสะสมของสิ่งสกปรกและแบคทีเรียหลุดออกไปด้วยซึ่งจะเป็นการเพิ่มมูลค่าของกุ้ง ส่วนหลักๆของเครื่องสามารถแบ่งได้เป็น 6 ส่วน คือ ส่วนฟักรองรับและจัดเรียงกุ้ง ส่วนผ่าหลัง ส่วนดึงเปลือก ส่วนสายพานลำเลียงกุ้งไปยังทางออก ส่วนเซนเซอร์และประมวลผล และระบบน้ำ โดยจะสามารถนำแต่ละส่วนมาวิเคราะห์หาวิธีที่ดีที่สุดในการนำมาใช้ได้คือ ส่วนแรก ส่วนฟักรองรับและจัดเรียงกุ้ง ซึ่งมีส่วนคานแบนกั้นติดไว้ 2 ชุด จะต้องทำการวัดระยะห่างระหว่างใบพัดกับจานด้านล่างให้มีระยะที่เหมาะสมกับขนาดของกุ้งที่นำมาทดลอง เพื่อให้กั้นสามารถเกี่ยวกุ้งขึ้นมาได้ตรงตามทฤษฎี ส่วนที่สองคือ ส่วนผ่าหลัง จะต้องใช้ใบมีดที่มีความคมมากและมีลักษณะเป็นแฉก เพื่อให้กุ้งที่ผ่านมายังส่วนนี้ถูกผ่าหลังได้ตรงตามแนวสันกลางของกุ้งตามที่ต้องการและยังสามารถถูกขจัดเส้นหลังออกได้ด้วย ส่วนที่สามคือส่วนดึงเปลือกจะมีลักษณะเป็นแกนหมุน 2 คู่หมุนเข้าหากัน

5.2 แนวทางในการพัฒนาโครงการ

เนื่องจากเครื่องผ่าขจัดเส้นค้ำและปอกเปลือกกุ้งระบบอัตโนมัติเครื่องนี้ยังเป็นเครื่องต้นแบบ จึงยังประสบปัญหาในหลายๆส่วนอยู่ ดังนั้นจึงจำเป็นต้องมีการพัฒนาเพื่อให้เครื่องมีประสิทธิภาพเพิ่มขึ้น ซึ่งจะมีการพัฒนาเป็นต่างๆ ดังนี้

- ส่วนฟักรองรับกุ้ง ออกแบบให้มีความคล่องตัวในการปรับเปลี่ยนระยะห่างระหว่างใบพัดตัดกุ้งเพื่อให้เหมาะสมกับขนาดของกุ้งที่นำมาใช้
- สายพานลำเลียงส่งกุ้ง ออกแบบให้สามารถพากุ้งออกมายังส่วนผ่าหลังได้มากขึ้นและการขับเคลื่อนควรใช้เฟืองทดจากมอเตอร์หลักแทนที่จะใช้มอเตอร์แยกต่างหาก
- ส่วนผ่าหลัง ใบมีดต้นแบบเป็นการขีดใบมีดผ่าตัดจำนวนมากเข้ากับจานหมุน จึงมีความไม่สมมาตรเท่าที่ควร การหมุนขณะผ่ากุ้งจึงมักไม่ได้ออกมาตรงเวลา จึงควรออกแบบและจัดทำแผ่นกั้นจักรใบมีดที่สำเร็จรูปขึ้นเดิยวแทน เพื่อให้ผ่าตรงแนว
- ส่วนคั้งเปลือก ออกแบบให้สามารถปรับระยะห่างระหว่างแกนหมุนทั้งสองให้ยืดหยุ่นพอดีกับขนาดของกุ้ง และติดตะแกรงป้องกันกุ้งติดค้างอยู่ที่บริเวณหมามและอาจเพิ่มส่วนผ่าด้านท้องกุ้งเพิ่มเติมก่อนเพื่อการคั้งเปลือกจะกระทำได้ง่ายและสมบูรณ์ขึ้น
- ทุกๆส่วนของตัวเครื่องจะต้องมีความเสถียรและแม่นยำ เพื่อให้สามารถนำไปใช้งานจริงได้

บรรณานุกรม

1. The Laitram corporation, Harahan, La. Patent number 5,108,342. Date of patent Apr. 28, 1992.
High yield peeling means and method for uncooked warm-water shrimp. United states patent.
2. Gregor Jonsson Associates, Inc. . Patent number 4,769,871. Date of patent Sep. 13, 1988.
Shrimp peeling machine and method. United states patent.
3. Prawnto shrimp machine company. Patent number 5,569,065. Date of patent Oct. 29, 1996.
Shrimp deveining machine having precision cutting control. United states patent.
4. <http://www.mediterrasian.com>
5. <http://www.ifood.tv/node/1577>
6. http://www.asianrecipesonline.com/cooking_guide/peeling-and-deveining-prawns.php
7. <http://www.mpexports.com/products.html>
8. <http://www.simcooks.com/308/prawns-info-and-storage/>
9. <http://www.thai-imei.com/product.html>
10. <http://www.laitrammachinery.com>
11. <http://www.jonsson.com/shrimp/>

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาคผนวก ก.

โปรแกรมประมวลผลและแสดงค่า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

#include<reg52.h>
#include<stdio.h>
#include<intrins.h>
#include"keypad.c"

unsigned char count,number,buffer[4],num[4];
unsigned int datav ;
char code convert[10] = {0x3f,0x06,0x5b,0x4f,0x66,0x6d,0x7d,0x07,0x7f,0x6f};
char cputick,timer3 ;

sbit DIN = P1^5;
sbit CLK = P1^6;
sbit strobe = P1^4;
sbit startbit = P1^7;

/*void EX_int(void) interrupt 0
{
    count++;
}
*/
/*void external0(void) interrupt 0 using 0
{
    EX0 = 0;
    msec(10);
    if(INT0 == 0)
        count++;

    EX0 = 1 ;
}
*/
void external1(void) interrupt 2 using 2
{
    EX0 = 0;
    _nop_();_nop_();_nop_();_nop_();
    _nop_();_nop_();_nop_();_nop_();
    keyflag = 1;
}

void count_to_buffer(void)
{
    number=count;
    buffer[3]= convert[number/1000];
    number=number%1000;
    buffer[2]= convert[number/100];
    number=number%100;
    buffer[1]= convert[number/10];
    buffer[0]= convert[number%10];
}

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

}

void write_led(void)
{
    char i,j;
    for(j=0;j<4;j++)
    {
        for(i=0;i<8;i++)
        {
            if(buffer[j]&0x80) DIN = 1;
            else DIN = 0;
            CLK = 1;
            buffer[j] <<= 1;
            CLK = 0;
        }
    }
    strobe = 1;
    ;
    strobe = 0;
}

```

```

void convertdata()
{
    int i ;
    for( i = 0; i < 4; i++)
    num[i] = keybuffer[i] ;
    datav = (num[3]*1000)+(num[2]*100)+(num[1]*10)+num[0] ;
}

```

```

void mode1(void)
{
    startbit = 0 ;
    // EA = 1;
    // EX0 = 1;
    // IT0 = 1;
    count = 0;
    count_to_buffer();
    write_led();
    count = 0;
    while(count<=(datav-1))
    {
        while(!INT0);
        while(INT0);
        count++ ;
        count_to_buffer();
        write_led();
    }
    startbit = 1 ;
    // EX0 = 0;
}

```

```

void mode2(void)

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

{
    startbit = 0 ;

    count = 9999 ;
    count_to_buffer();
    write_led();

    set = 0 ;
    keydata = 0;
    clearkeybuffer();
    while(!set)
    {
        setkey();
        findbutton();
    }
    count = 0 ;
    startbit = 1 ;
}
void getdata(void)
{
    set = 0 ;
    keydata = 0 ;
    clearkeybuffer();
    count = 0 ;
    while(!set)
    {
        // keydata = P2 ;
        // keydata      &= 0x0f ;
        count =
(keybuffer[3]*1000)+(keybuffer[2]*100)+(keybuffer[1]*10)+keybuffer[0] ;
        count_to_buffer();
        write_led();

        setkey();
        findbutton();
    }
}
void printa()
{
    if(++timer3>10)
    {
        timer3 = 0 ;
        count_to_buffer();
        write_led();
    }
}

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

}

main()
{
    startbit = 1 ;
    // int i ;
    EA = 1 ;
    EX0 = 0 ;
    IT0 = 1 ;
    EX1 = 1 ;
    IT1 = 1 ;
    msec(100);
    count = 0 ;
    count_to_buffer();
    write_led();
    getdata();
    convertdata();

    //if(datav == 0)
    // mode2();
    // else
    mode1();
}

```



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

res

Compatible with MCS-51® Products
Features of In-System Programmable (ISP) Flash Memory
Endurance: 1000 Write/Erase Cycles
Operating Voltage: 5.5V Operating Range
Static Operation: 0 Hz to 33 MHz
Two-Level Program Memory Lock
8-bit Internal RAM
8 Programmable I/O Lines
16-bit Timer/Counters
Multiple Interrupt Sources
Full-Duplex UART Serial Channel
Low-Power Idle and Power-down Modes
Fast Recovery from Power-down Mode
Watchdog Timer
Data Pointer
Power-off Flag
ISP Programming Time
On-chip ISP Programming (Byte and Page Mode)

Description

The AT89S52 is a low-power, high-performance CMOS 8-bit microcontroller with 8K in-system programmable Flash memory. The device is manufactured using high-density nonvolatile memory technology and is compatible with the industry standard 80C51 instruction set and pinout. The on-chip Flash allows the program to be reprogrammed in-system or by a conventional nonvolatile memory programmer. By combining a versatile 8-bit CPU with in-system programmable Flash on a single chip, the Atmel AT89S52 is a powerful microcontroller which provides a flexible and cost-effective solution to many embedded control applications.

The AT89S52 provides the following standard features: 8K bytes of Flash, 256 bytes of internal RAM, 32 I/O lines, Watchdog timer, two data pointers, three 16-bit timer/counters, a two-level interrupt architecture, a full duplex serial port, on-chip oscillator, and low-current circuitry. In addition, the AT89S52 is designed with static logic for operation at zero frequency and supports two software selectable power saving modes. The Idle Mode stops the CPU while allowing the RAM, timer/counters, serial port, and interrupt system to continue functioning. The Power-down mode saves the RAM content but freezes the oscillator, disabling all other chip functions until the next interrupt or hardware reset.



8-bit Microcontroller with 8K Bytes In-System Programmable Flash

AT89S52

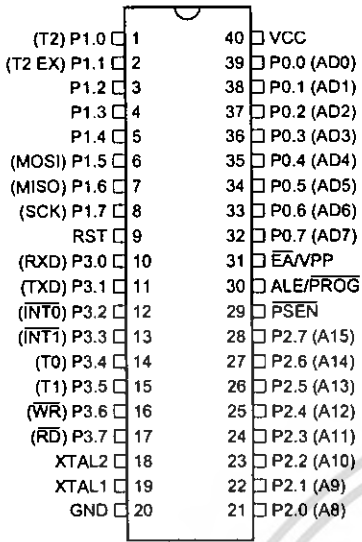
1919B-MICRO-11/03



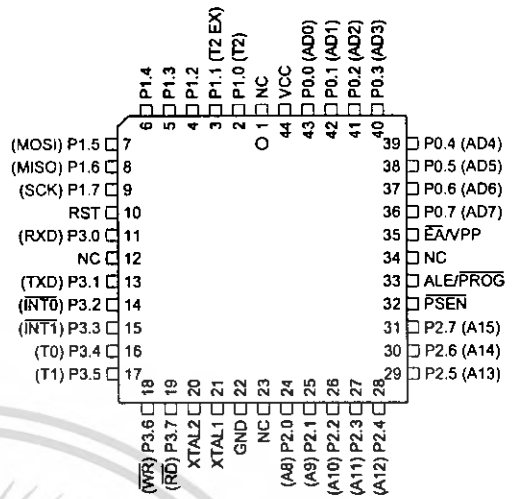
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Configurations

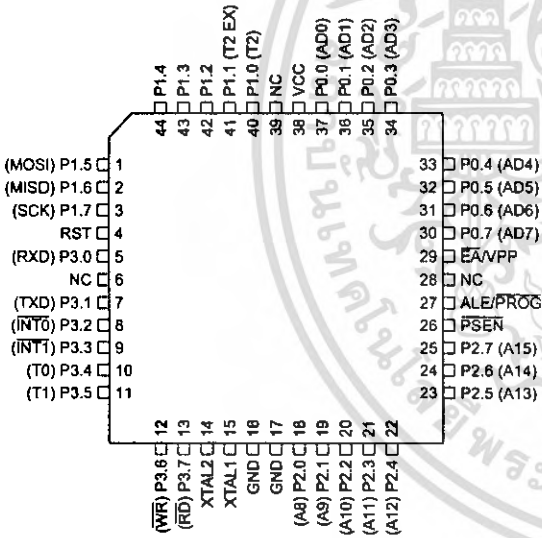
PDIP



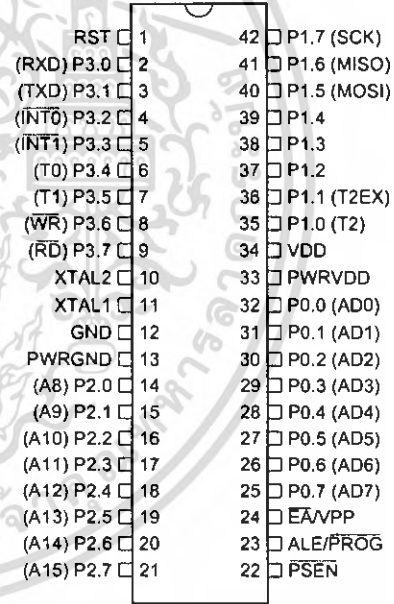
PLCC



TQFP



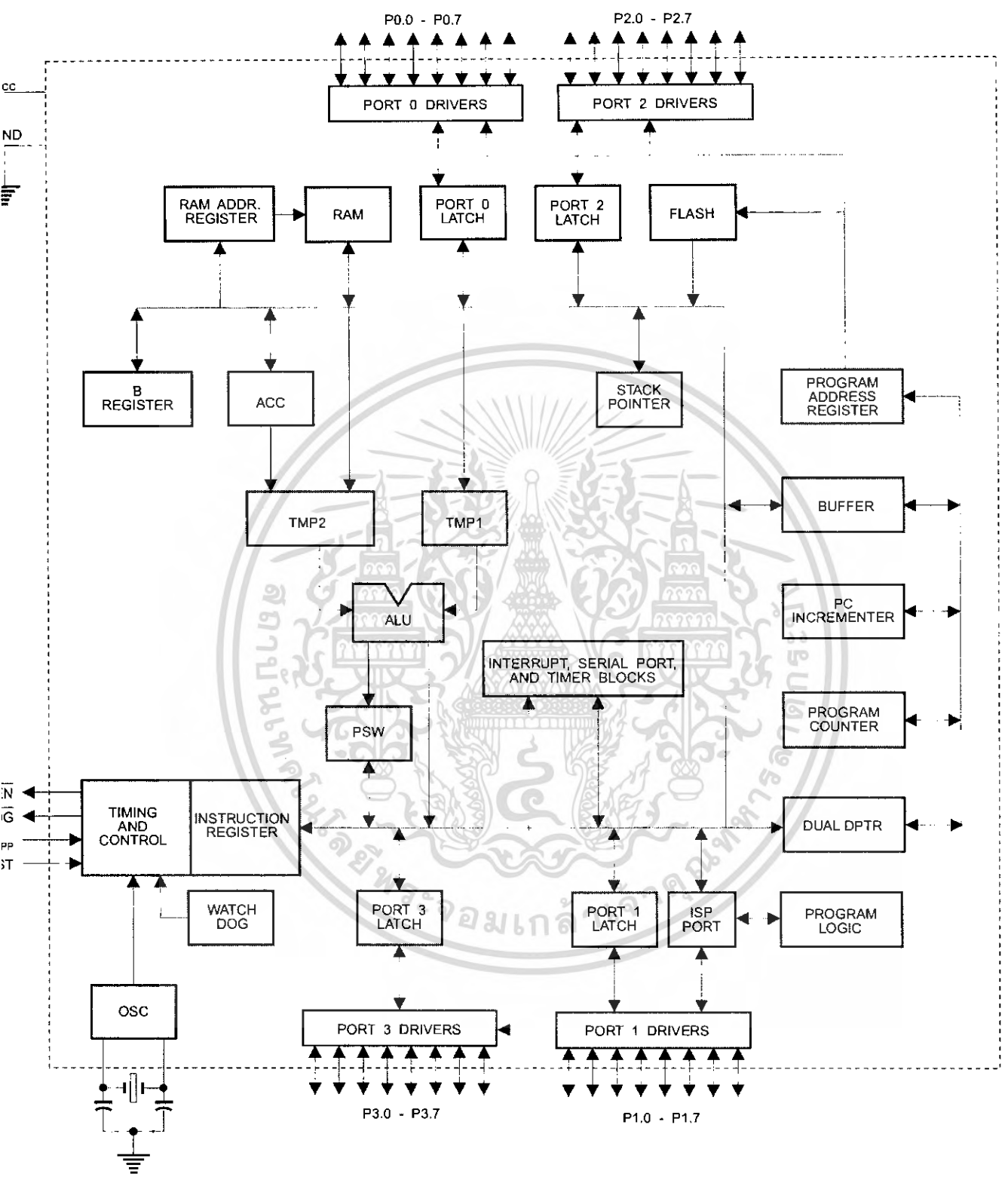
PDIP



AT89S52

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ทางการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Diagram





Description

Supply voltage.

Ground.

Port 0 is an 8-bit open drain bidirectional I/O port. As an output port, each pin can sink eight TTL inputs. When 1s are written to port 0 pins, the pins can be used as high-impedance inputs.

Port 0 can also be configured to be the multiplexed low-order address/data bus during accesses to external program and data memory. In this mode, P0 has internal pull-ups.

Port 0 also receives the code bytes during Flash programming and outputs the code bytes during program verification. **External pull-ups are required during program verification.**

Port 1 is an 8-bit bidirectional I/O port with internal pull-ups. The Port 1 output buffers can sink/source four TTL inputs. When 1s are written to Port 1 pins, they are pulled high by the internal pull-ups and can be used as inputs. As inputs, Port 1 pins that are externally being pulled low will source current (I_{IL}) because of the internal pull-ups.

In addition, P1.0 and P1.1 can be configured to be the timer/counter 2 external count input (P1.0/T2) and the timer/counter 2 trigger input (P1.1/T2EX), respectively, as shown in the following table.

Port 1 also receives the low-order address bytes during Flash programming and verification.

Port Pin	Alternate Functions
P1.0	T2 (external count input to Timer/Counter 2), clock-out
P1.1	T2EX (Timer/Counter 2 capture/reload trigger and direction control)
P1.5	MOSI (used for In-System Programming)
P1.6	MISO (used for In-System Programming)
P1.7	SCK (used for In-System Programming)

Port 2 is an 8-bit bidirectional I/O port with internal pull-ups. The Port 2 output buffers can sink/source four TTL inputs. When 1s are written to Port 2 pins, they are pulled high by the internal pull-ups and can be used as inputs. As inputs, Port 2 pins that are externally being pulled low will source current (I_{IL}) because of the internal pull-ups.

Port 2 emits the high-order address byte during fetches from external program memory and during accesses to external data memory that use 16-bit addresses (MOVX @ DPTR). In this application, Port 2 uses strong internal pull-ups when emitting 1s. During accesses to external data memory that use 8-bit addresses (MOVX @ RI), Port 2 emits the contents of the P2 Special Function Register.

Port 2 also receives the high-order address bits and some control signals during Flash programming and verification.

Port 3 is an 8-bit bidirectional I/O port with internal pull-ups. The Port 3 output buffers can sink/source four TTL inputs. When 1s are written to Port 3 pins, they are pulled high by the internal pull-ups and can be used as inputs. As inputs, Port 3 pins that are externally being pulled low will source current (I_{IL}) because of the pull-ups.

AT89S52

1919B-MICRO-11/03

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ทางการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Port 3 receives some control signals for Flash programming and verification.

Port 3 also serves the functions of various special features of the AT89S52, as shown in the following table.

Port Pin	Alternate Functions
P3.0	RXD (serial input port)
P3.1	TXD (serial output port)
P3.2	$\overline{\text{INT0}}$ (external interrupt 0)
P3.3	$\overline{\text{INT1}}$ (external interrupt 1)
P3.4	T0 (timer 0 external input)
P3.5	T1 (timer 1 external input)
P3.6	$\overline{\text{WR}}$ (external data memory write strobe)
P3.7	$\overline{\text{RD}}$ (external data memory read strobe)

Reset input. A high on this pin for two machine cycles while the oscillator is running resets the device. This pin drives high for 98 oscillator periods after the Watchdog times out. The DISRTO bit in SFR AUXR (address 8EH) can be used to disable this feature. In the default state of bit DISRTO, the RESET HIGH out feature is enabled.

Address Latch Enable (ALE) is an output pulse for latching the low byte of the address during accesses to external memory. This pin is also the program pulse input ($\overline{\text{PROG}}$) during Flash programming.

In normal operation, ALE is emitted at a constant rate of 1/6 the oscillator frequency and may be used for external timing or clocking purposes. Note, however, that one ALE pulse is skipped during each access to external data memory.

If desired, ALE operation can be disabled by setting bit 0 of SFR location 8EH. With the bit set, ALE is active only during a MOVX or MOVC instruction. Otherwise, the pin is weakly pulled high. Setting the ALE-disable bit has no effect if the microcontroller is in external execution mode.

Program Store Enable ($\overline{\text{PSEN}}$) is the read strobe to external program memory.

When the AT89S52 is executing code from external program memory, $\overline{\text{PSEN}}$ is activated twice each machine cycle, except that two $\overline{\text{PSEN}}$ activations are skipped during each access to external data memory.

External Access Enable. $\overline{\text{EA}}$ must be strapped to GND in order to enable the device to fetch code from external program memory locations starting at 0000H up to FFFFH. Note, however, that if lock bit 1 is programmed, $\overline{\text{EA}}$ will be internally latched on reset.

$\overline{\text{EA}}$ should be strapped to V_{CC} for internal program executions.

This pin also receives the 12-volt programming enable voltage (V_{PP}) during Flash programming.

Input to the inverting oscillator amplifier and input to the internal clock operating circuit.

Output from the inverting oscillator amplifier.





Function Registers

A map of the on-chip memory area called the Special Function Register (SFR) space is shown in Table 1.

Note that not all of the addresses are occupied, and unoccupied addresses may not be implemented on the chip. Read accesses to these addresses will in general return random data, and write accesses will have an indeterminate effect.

User software should not write 1s to these unlisted locations, since they may be used in future products to invoke new features. In that case, the reset or inactive values of the new bits will always be 0.

Timer 2 Registers: Control and status bits are contained in registers T2CON (shown in Table 2) and T2MOD (shown in Table 6) for Timer 2. The register pair (RCAP2H, RCAP2L) are the Capture/Reload registers for Timer 2 in 16-bit capture mode or 16-bit auto-reload mode.

Interrupt Registers: The individual interrupt enable bits are in the IE register. Two priorities can be set for each of the six interrupt sources in the IP register.

AT89S52 SFR Map and Reset Values

								0FFH
B 00000000								0F7H
								0EFH
ACC 00000000								0E7H
								0DFH
PSW 00000000								0D7H
T2CON 00000000	T2MOD XXXXXX00	RCAP2L 00000000	RCAP2H 00000000	TL2 00000000	TH2 00000000			0CFH
								0C7H
IP XX000000								0BFH
P3 11111111								0B7H
IE 0X000000								0AFH
P2 11111111		AUXR1 XXXXXXXX0					WDTRST XXXXXXXX	0A7H
SCON 00000000	SBUF XXXXXXXX							9FH
P1 11111111								97H
TCON 00000000	TMOD 00000000	TL0 00000000	TL1 00000000	TH0 00000000	TH1 00000000	AUXR XXX00XX0		8FH
P0 11111111	SP 00000111	DP0L 00000000	DP0H 00000000	DP1L 00000000	DP1H 00000000		PCON 0XXX0000	87H

AT89S52

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

T2CON – Timer/Counter 2 Control Register

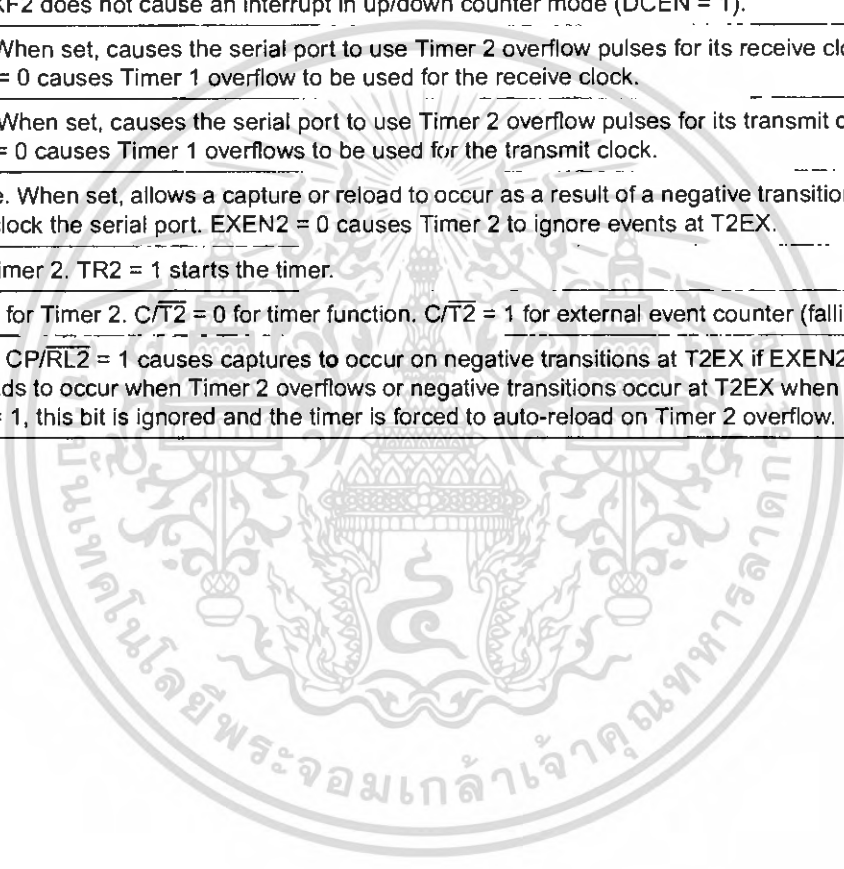
CON Address = 0C8H

Reset Value = 0000 000B

Addressable

TF2	EXF2	RCLK	TCLK	EXEN2	TR2	C/T2	CP/RL2
7	6	5	4	3	2	1	0

Function
Timer 2 overflow flag set by a Timer 2 overflow and must be cleared by software. TF2 will not be set when either RCLK = 1 or TCLK = 1.
Timer 2 external flag set when either a capture or reload is caused by a negative transition on T2EX and EXEN2 = 1. When Timer 2 interrupt is enabled, EXF2 = 1 will cause the CPU to vector to the Timer 2 interrupt routine. EXF2 must be cleared by software. EXF2 does not cause an interrupt in up/down counter mode (DCEN = 1).
Receive clock enable. When set, causes the serial port to use Timer 2 overflow pulses for its receive clock in serial port Modes 1 and 3. RCLK = 0 causes Timer 1 overflow to be used for the receive clock.
Transmit clock enable. When set, causes the serial port to use Timer 2 overflow pulses for its transmit clock in serial port Modes 1 and 3. TCLK = 0 causes Timer 1 overflows to be used for the transmit clock.
Timer 2 external enable. When set, allows a capture or reload to occur as a result of a negative transition on T2EX if Timer 2 is not being used to clock the serial port. EXEN2 = 0 causes Timer 2 to ignore events at T2EX.
Start/Stop control for Timer 2. TR2 = 1 starts the timer.
Timer or counter select for Timer 2. C/T2 = 0 for timer function. C/T2 = 1 for external event counter (falling edge triggered).
Capture/Reload select. CP/RL2 = 1 causes captures to occur on negative transitions at T2EX if EXEN2 = 1. CP/RL2 = 0 causes automatic reloads to occur when Timer 2 overflows or negative transitions occur at T2EX when EXEN2 = 1. When either RCLK or TCLK = 1, this bit is ignored and the timer is forced to auto-reload on Timer 2 overflow.



AUXR: Auxiliary Register

Address = 8EH

Reset Value = XXX00XX0B

Not Bit Addressable

	-	-	-	WDIDLE	DISRTO	-	-	DISALE
Bit	7	6	5	4	3	2	1	0

Reserved for future expansion

Disable/Enable ALE

DISALE Operating Mode

0 ALE is emitted at a constant rate of 1/6 the oscillator frequency

1 ALE is active only during a MOVX or MOVC instruction

Disable/Enable Reset out

DISRTO

0 Reset pin is driven High after WDT times out

1 Reset pin is input only

Disable/Enable WDT in IDLE mode

WDIDLE

0 WDT continues to count in IDLE mode

1 WDT halts counting in IDLE mode

Data Pointer Registers: To facilitate accessing both internal and external data memory, two banks of 16-bit Data Registers are provided: DP0 at SFR address locations 82H-83H and DP1 at 84H-85H. Bit DPS = 0 in SFR AUXR1 DP0 and DPS = 1 selects DP1. The user should **ALWAYS** initialize the DPS bit to the appropriate value before using the respective Data Pointer Register.

Power Off Flag: The Power Off Flag (POF) is located at bit 4 (PCON.4) in the PCON SFR. POF is set to "1" during power on and can be set and reset under software control and is not affected by reset.

AUXR1: Auxiliary Register 1

Address = A2H

Reset Value = XXXXXXX0B

Not Bit Addressable

	-	-	-	-	-	-	-	DPS
Bit	7	6	5	4	3	2	1	0

Reserved for future expansion

Data Pointer Register Select

DPS

0 Selects DPTR Registers DP0L, DP0H

1 Selects DPTR Registers DP1L, DP1H

AT89S52

Memory Organization MCS-51 devices have a separate address space for Program and Data Memory. Up to 64K bytes each of external Program and Data Memory can be addressed.

Program Memory If the \overline{EA} pin is connected to GND, all program fetches are directed to external memory. On the AT89S52, if \overline{EA} is connected to V_{CC} , program fetches to addresses 0000H through 1FFFH are directed to internal memory and fetches to addresses 2000H through FFFFH are to external memory.

Internal Memory The AT89S52 implements 256 bytes of on-chip RAM. The upper 128 bytes occupy a parallel address space to the Special Function Registers. This means that the upper 128 bytes have the same addresses as the SFR space but are physically separate from SFR space.

When an instruction accesses an internal location above address 7FH, the address mode used in the instruction specifies whether the CPU accesses the upper 128 bytes of RAM or the SFR space. Instructions which use direct addressing access the SFR space.

For example, the following direct addressing instruction accesses the SFR at location 0A0H (which is P2).

```
MOV 0A0H, #data
```

Instructions that use indirect addressing access the upper 128 bytes of RAM. For example, the following indirect addressing instruction, where R0 contains 0A0H, accesses the data byte at address 0A0H, rather than P2 (whose address is 0A0H).

```
MOV @R0, #data
```

Note that stack operations are examples of indirect addressing, so the upper 128 bytes of data RAM are available as stack space.

Watchdog Timer (WDT) (Time Enabled Reset-out)

The WDT is intended as a recovery method in situations where the CPU may be subjected to software upsets. The WDT consists of a 14-bit counter and the Watchdog Timer Reset (WDTRST) SFR. The WDT is defaulted to disable from exiting reset. To enable the WDT, a user must write 01EH and 0E1H in sequence to the WDTRST register (SFR location 0A6H). When the WDT is enabled, it will increment every machine cycle while the oscillator is running. The WDT timeout period is dependent on the external clock frequency. There is no way to disable the WDT except through reset (either hardware reset or WDT overflow reset). When WDT overflows, it will drive an output RESET HIGH pulse at the RST pin.

Using the WDT

To enable the WDT, a user must write 01EH and 0E1H in sequence to the WDTRST register (SFR location 0A6H). When the WDT is enabled, the user needs to service it by writing 01EH and 0E1H to WDTRST to avoid a WDT overflow. The 14-bit counter overflows when it reaches 16383 (3FFFH), and this will reset the device. When the WDT is enabled, it will increment every machine cycle while the oscillator is running. This means the user must reset the WDT at least every 16383 machine cycles. To reset the WDT the user must write 01EH and 0E1H to WDTRST. WDTRST is a write-only register. The WDT counter cannot be read or written. When WDT overflows, it will generate an output RESET pulse at the RST pin. The RESET pulse duration is $98 \times T_{OSC}$, where $T_{OSC} = 1/F_{OSC}$. To make the best use of the WDT, it should be serviced in those sections of code that will periodically be executed within the time required to prevent a WDT reset.





During Power- and Idle

In Power-down mode the oscillator stops, which means the WDT also stops. While in Power-down mode, the user does not need to service the WDT. There are two methods of exiting Power-down mode: by a hardware reset or via a level-activated external interrupt which is enabled prior to entering Power-down mode. When Power-down is exited with hardware reset, servicing the WDT should occur as it normally does whenever the AT89S52 is reset. Exiting Power-down with an interrupt is significantly different. The interrupt is held low long enough for the oscillator to stabilize. When the interrupt is brought high, the interrupt is serviced. To prevent the WDT from resetting the device while the interrupt pin is held low, the WDT is not started until the interrupt is pulled high. It is suggested that the WDT be reset during the interrupt service for the interrupt used to exit Power-down mode.

To ensure that the WDT does not overflow within a few states of exiting Power-down, it is best to reset the WDT just before entering Power-down mode.

Before going into the IDLE mode, the WDIDLE bit in SFR AUXR is used to determine whether the WDT continues to count if enabled. The WDT keeps counting during IDLE (WDIDLE bit = 0) as the default state. To prevent the WDT from resetting the AT89S52 while in IDLE mode, the user should always set up a timer that will periodically exit IDLE, service the WDT, and reenter IDLE mode.

With WDIDLE bit enabled, the WDT will stop to count in IDLE mode and resumes the count upon exit from IDLE.

The UART in the AT89S52 operates the same way as the UART in the AT89C51 and AT89C52. For further information on the UART operation, refer to the ATMEL Web site (<http://www.atmel.com>). From the home page, select "Products", then "8051-Architecture Flash Microcontroller", then "Product Overview".

0 and 1

Timer 0 and Timer 1 in the AT89S52 operate the same way as Timer 0 and Timer 1 in the AT89C51 and AT89C52. For further information on the timers' operation, refer to the ATMEL Web site (<http://www.atmel.com>). From the home page, select "Products", then "8051-Architecture Flash Microcontroller", then "Product Overview".

2

Timer 2 is a 16-bit Timer/Counter that can operate as either a timer or an event counter. The type of operation is selected by bit C/T₂ in the SFR T2CON (shown in Table 2). Timer 2 has three operating modes: capture, auto-reload (up or down counting), and baud rate generator. The modes are selected by bits in T2CON, as shown in Table 5. Timer 2 consists of two 8-bit registers, TH2 and TL2. In the Timer function, the TL2 register is incremented every machine cycle. Since a machine cycle consists of 12 oscillator periods, the count rate is 1/12 of the oscillator frequency.

Table 5. Timer 2 Operating Modes

RCLK +TCLK	CP/RL ₂	TR ₂	MODE
0	0	1	16-bit Auto-reload
0	1	1	16-bit Capture
1	X	1	Baud Rate Generator
X	X	0	(Off)

AT89S52

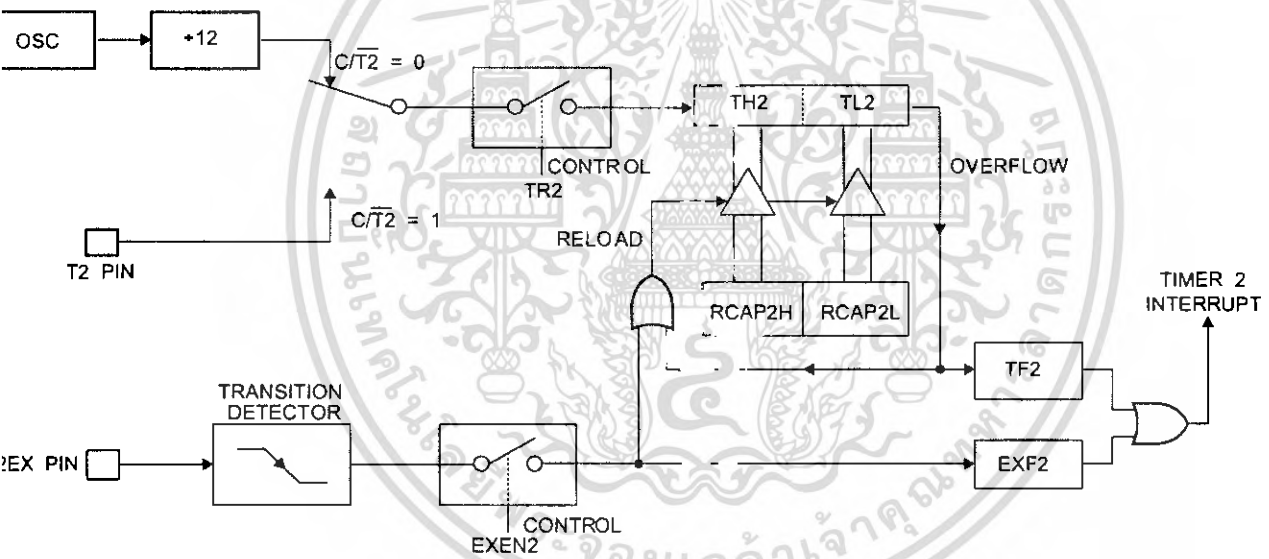
Figure 2 shows Timer 2 automatically counting up when DCEN = 0. In this mode, two options are selected by bit EXEN2 in T2CON. If EXEN2 = 0, Timer 2 counts up to 0FFFFH and then sets the TF2 bit upon overflow. The overflow also causes the timer registers to be reloaded with the 16-bit value in RCAP2H and RCAP2L. The values in Timer in Capture Mode RCAP2H and RCAP2L are preset by software. If EXEN2 = 1, a 16-bit reload can be triggered either by an overflow or by a 1-to-0 transition at external input T2EX. This transition also sets the EXF2 bit. Both the TF2 and EXF2 bits can generate an interrupt if enabled.

Setting the DCEN bit enables Timer 2 to count up or down, as shown in Figure 2. In this mode, the T2EX pin controls the direction of the count. A logic 1 at T2EX makes Timer 2 count up. The timer will overflow at 0FFFFH and set the TF2 bit. This overflow also causes the 16-bit value in RCAP2H and RCAP2L to be reloaded into the timer registers, TH2 and TL2, respectively.

A logic 0 at T2EX makes Timer 2 count down. The timer underflows when TH2 and TL2 equal the values stored in RCAP2H and RCAP2L. The underflow sets the TF2 bit and causes 0FFFFH to be reloaded into the timer registers.

The EXF2 bit toggles whenever Timer 2 overflows or underflows and can be used as a 17th bit of resolution. In this operating mode, EXF2 does not flag an interrupt.

Figure 2. Timer 2 Auto Reload Mode (DCEN = 0)



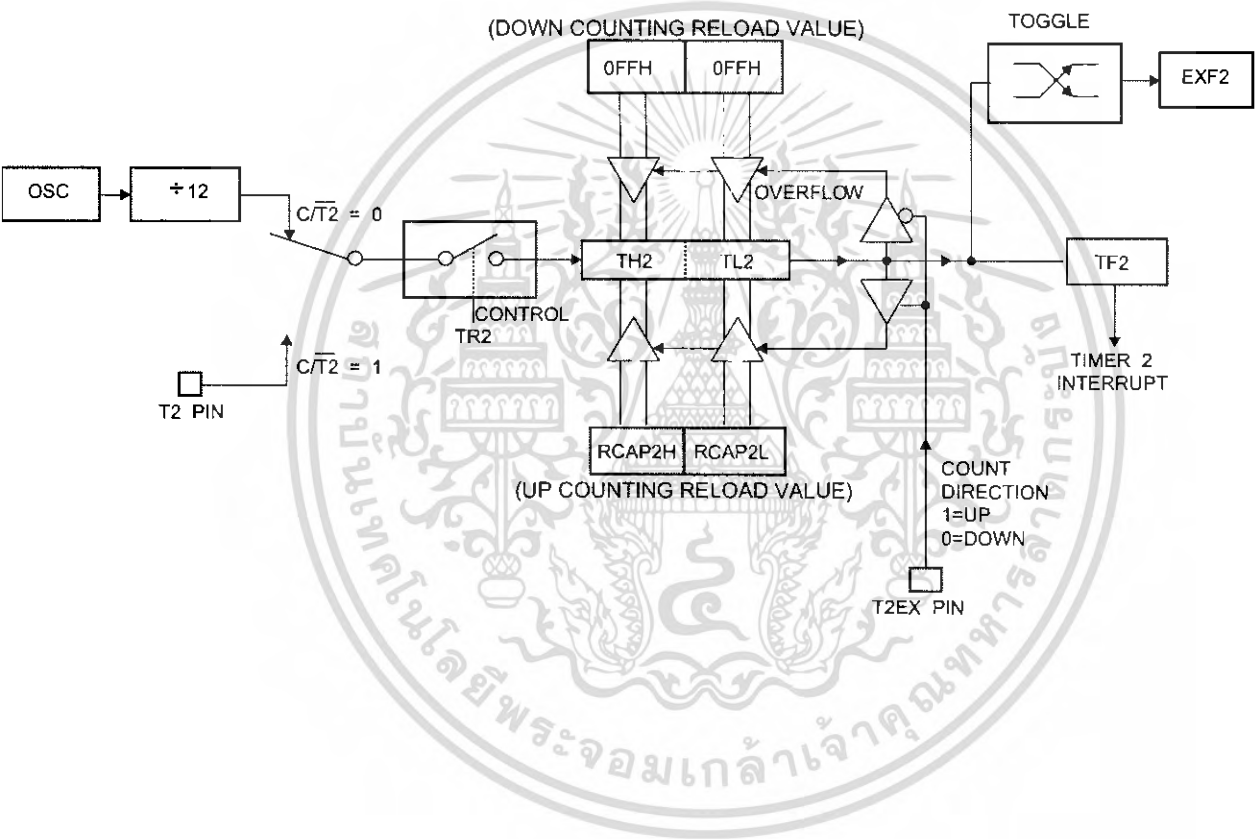
AT89S52

T2MOD – Timer 2 Mode Control Register

MOD Address = 0C9H						Reset Value = XXXX XX00B	
Bit Addressable							
-	-	-	-	-	-	T2OE	DCEN
7	6	5	4	3	2	1	0

Bit	Function
7	Not implemented, reserved for future
6	Timer 2 Output Enable bit
0	When set, this bit allows Timer 2 to be configured as an up/down counter

3. Timer 2 Auto Reload Mode (DCEN = 1)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Rate Generator

Timer 2 is selected as the baud rate generator by setting TCLK and/or RCLK in T2CON (Table 2). Note that the baud rates for transmit and receive can be different if Timer 2 is used for the receiver or transmitter and Timer 1 is used for the other function. Setting RCLK and/or TCLK puts Timer 2 into its baud rate generator mode, as shown in Figure 4.

The baud rate generator mode is similar to the auto-reload mode, in that a rollover in TH2 causes the Timer 2 registers to be reloaded with the 16-bit value in registers RCAP2H and RCAP2L, which are preset by software.

The baud rates in Modes 1 and 3 are determined by Timer 2's overflow rate according to the following equation.

$$\text{Modes 1 and 3 Baud Rates} = \frac{\text{Timer 2 Overflow Rate}}{16}$$

The Timer can be configured for either timer or counter operation. In most applications, it is configured for timer operation ($CP/\overline{T2} = 0$). The timer operation is different for Timer 2 when it is used as a baud rate generator. Normally, as a timer, it increments every machine cycle (at 1/12 the oscillator frequency). As a baud rate generator, however, it increments every state time (at 1/2 the oscillator frequency). The baud rate formula is given below.

$$\frac{\text{Modes 1 and 3 Baud Rate}}{\text{Baud Rate}} = \frac{\text{Oscillator Frequency}}{32 \times [65536 - \text{RCAP2H}, \text{RCAP2L}]}$$

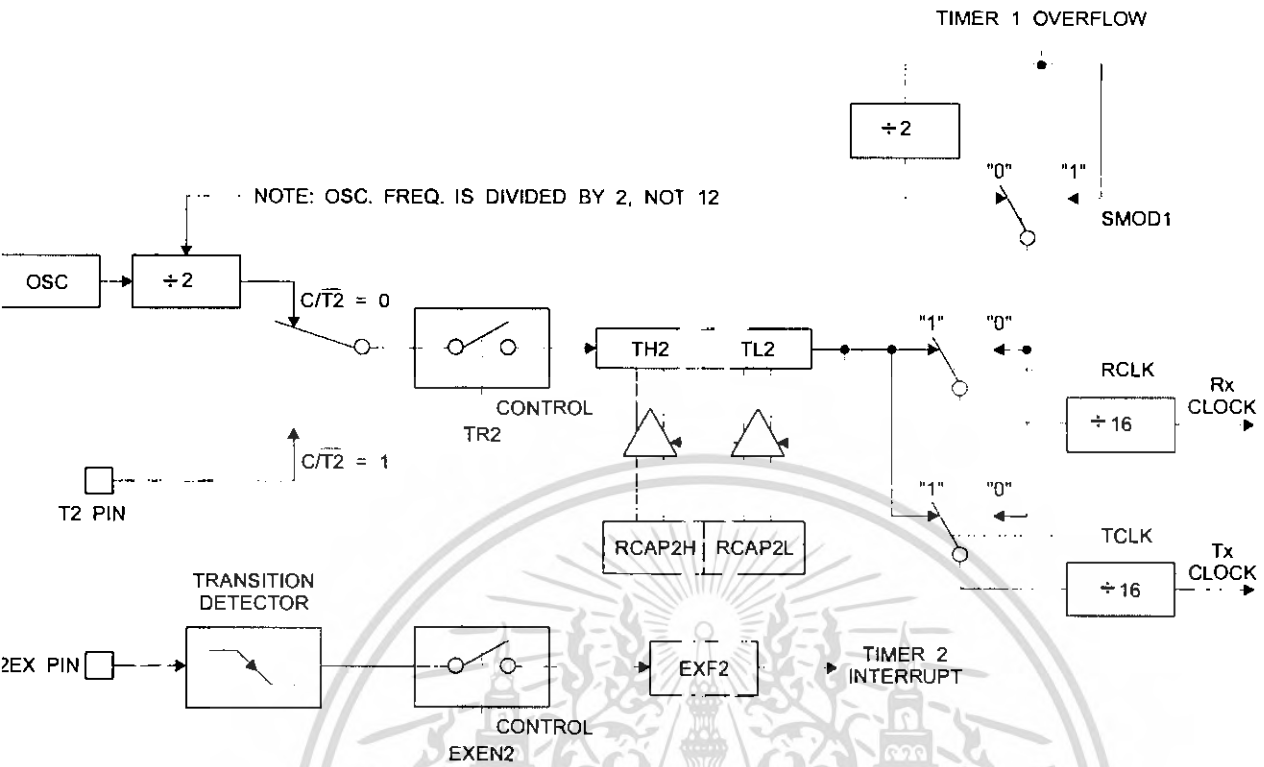
where (RCAP2H, RCAP2L) is the content of RCAP2H and RCAP2L taken as a 16-bit unsigned integer.

Timer 2 as a baud rate generator is shown in Figure 4. This figure is valid only if RCLK or TCLK = 1 in T2CON. Note that a rollover in TH2 does not set TF2 and will not generate an interrupt. Note too, that if EXEN2 is set, a 1-to-0 transition in T2EX will set EXF2 but will not cause a reload from (RCAP2H, RCAP2L) to (TH2, TL2). Thus, when Timer 2 is in use as a baud rate generator, T2EX can be used as an extra external interrupt.

Note that when Timer 2 is running ($TR2 = 1$) as a timer in the baud rate generator mode, TH2 or TL2 should not be read from or written to. Under these conditions, the Timer is incremented every state time, and the results of a read or write may not be accurate. The RCAP2 registers may be read but should not be written to, because a write might overlap a reload and cause write and/or reload errors. The timer should be turned off (clear TR2) before accessing the Timer 2 or RCAP2 registers.

AT89S52

4. Timer 2 in Baud Rate Generator Mode



Programmable Out

A 50% duty cycle clock can be programmed to come out on P1.0, as shown in Figure 5. This pin, besides being a regular I/O pin, has two alternate functions. It can be programmed to input the external clock for Timer/Counter 2 or to output a 50% duty cycle clock ranging from 61 Hz to 4 MHz (for a 16-MHz operating frequency).

To configure the Timer/Counter 2 as a clock generator, bit C/T2 (T2CON.1) must be cleared and bit T2OE (T2MOD.1) must be set. Bit TR2 (T2CON.2) starts and stops the timer.

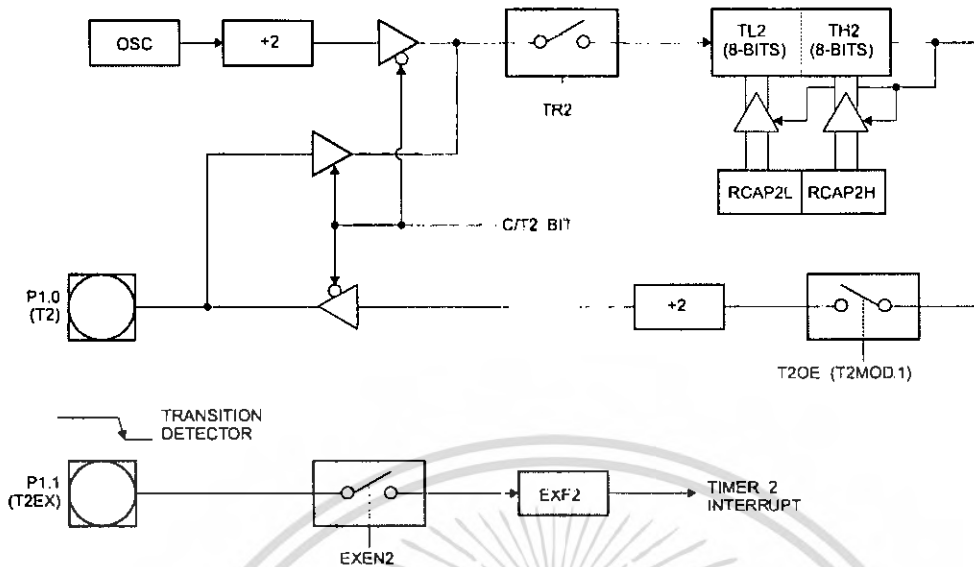
The clock-out frequency depends on the oscillator frequency and the reload value of Timer 2 capture registers (RCAP2H, RCAP2L), as shown in the following equation.

$$\text{Clock-Out Frequency} = \frac{\text{Oscillator Frequency}}{4 \times [65536 - (\text{RCAP2H}, \text{RCAP2L})]}$$

In the clock-out mode, Timer 2 roll-overs will not generate an interrupt. This behavior is similar to when Timer 2 is used as a baud-rate generator. It is possible to use Timer 2 as a baud-rate generator and a clock generator simultaneously. Note, however, that the baud-rate and clock-out frequencies cannot be determined independently from one another since they both use RCAP2H and RCAP2L.



3. Timer 2 in Clock-Out Mode



upts

The AT89S52 has a total of six interrupt vectors: two external interrupts ($\overline{INT0}$ and $\overline{INT1}$), three timer interrupts (Timers 0, 1, and 2), and the serial port interrupt. These interrupts are all shown in Figure 6.

Each of these interrupt sources can be individually enabled or disabled by setting or clearing a bit in Special Function Register IE. IE also contains a global disable bit, EA, which disables all interrupts at once.

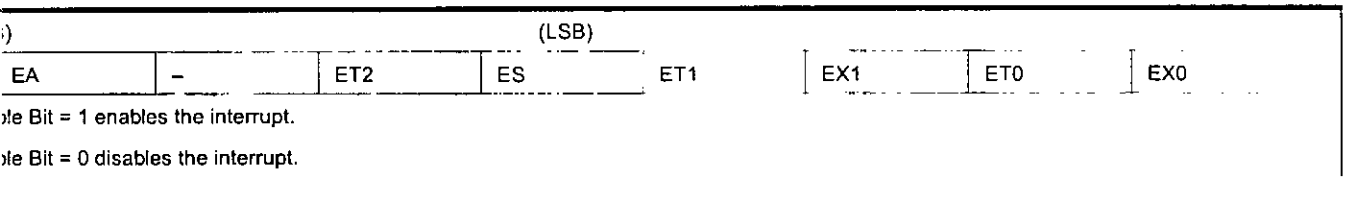
Note that Table 5 shows that bit position IE.6 is unimplemented. User software should not write a 1 to this bit position, since it may be used in future AT89 products.

Timer 2 interrupt is generated by the logical OR of bits TF2 and EXF2 in register T2CON. Neither of these flags is cleared by hardware when the service routine is vectored to. In fact, the service routine may have to determine whether it was TF2 or EXF2 that generated the interrupt, and that bit will have to be cleared in software.

The Timer 0 and Timer 1 flags, TF0 and TF1, are set at S5P2 of the cycle in which the timers overflow. The values are then polled by the circuitry in the next cycle. However, the Timer 2 flag, TF2, is set at S2P2 and is polled in the same cycle in which the timer overflows.

AT89S52

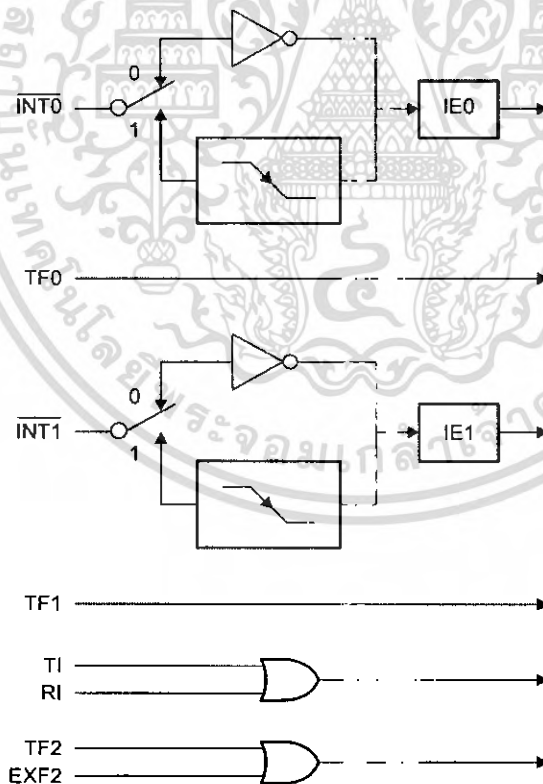
Interrupt Enable (IE) Register



Position	Function
IE.7	Disables all interrupts. If EA = 0, no interrupt is acknowledged. If EA = 1, each interrupt source is individually enabled or disabled by setting or clearing its enable bit.
IE.6	Reserved.
IE.5	Timer 2 interrupt enable bit.
IE.4	Serial Port interrupt enable bit.
IE.3	Timer 1 interrupt enable bit.
IE.2	External interrupt 1 enable bit.
IE.1	Timer 0 interrupt enable bit.
IE.0	External interrupt 0 enable bit.

Software should never write 1s to reserved bits, because they may be used in future AT89 products.

i. Interrupt Sources



ator acteristics

XTAL1 and XTAL2 are the input and output, respectively, of an inverting amplifier that can be configured for use as an on-chip oscillator, as shown in Figure 7. Either a quartz crystal or ceramic resonator may be used. To drive the device from an external clock source, XTAL2 should be left unconnected while XTAL1 is driven, as shown in Figure 8. There are no requirements on the duty cycle of the external clock signal, since the input to the internal clocking circuitry is through a divide-by-two flip-flop, but minimum and maximum voltage high and low time specifications must be observed.

lode

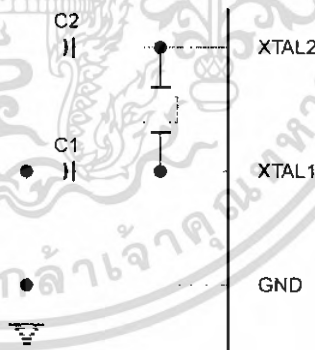
In idle mode, the CPU puts itself to sleep while all the on-chip peripherals remain active. The mode is invoked by software. The content of the on-chip RAM and all the special functions registers remain unchanged during this mode. The idle mode can be terminated by any enabled interrupt or by a hardware reset.

Note that when idle mode is terminated by a hardware reset, the device normally resumes program execution from where it left off, up to two machine cycles before the internal reset algorithm takes control. On-chip hardware inhibits access to internal RAM in this event, but access to the port pins is not inhibited. To eliminate the possibility of an unexpected write to a port pin when idle mode is terminated by a reset, the instruction following the one that invokes idle mode should not write to a port pin or to external memory.

r-down Mode

In the Power-down mode, the oscillator is stopped, and the instruction that invokes Power-down is the last instruction executed. The on-chip RAM and Special Function Registers retain their values until the Power-down mode is terminated. Exit from Power-down mode can be initiated either by a hardware reset or by an enabled external interrupt. Reset redefines the SFRs but does not change the on-chip RAM. The reset should not be activated before V_{CC} is restored to its normal operating level and must be held active long enough to allow the oscillator to restart and stabilize.

Figure 7. Oscillator Connections



Note: 1. C1, C2 = 30 pF \pm 10 pF for Crystals
= 40 pF \pm 10 pF for Ceramic Resonators

AT89S52

Figure 8. External Clock Drive Configuration

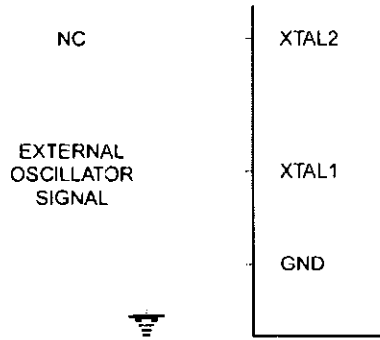


Table 8. Status of External Pins During Idle and Power-down Modes

Mode	Program Memory	ALE	PSEN	PORT0	PORT1	PORT2	PORT3
Idle	Internal	1	1	Data	Data	Data	Data
Idle	External	1	1	Float	Data	Address	Data
Power-down	Internal	0	0	Data	Data	Data	Data
Power-down	External	0	0	Float	Data	Data	Data

am Memory Bits

The AT89S52 has three lock bits that can be left unprogrammed (U) or can be programmed (P) to obtain the additional features listed in the following table.

Table 9. Lock Bit Protection Modes

Program Lock Bits				
	LB1	LB2	LB3	Protection Type
1	U	U	U	No program lock features
2	P	U	U	MOV _C instructions executed from external program memory are disabled from fetching code bytes from internal memory, \overline{EA} is sampled and latched on reset, and further programming of the Flash memory is disabled
3	P	P	U	Same as mode 2, but verify is also disabled
4	P	P	P	Same as mode 3, but external execution is also disabled

When lock bit 1 is programmed, the logic level at the \overline{EA} pin is sampled and latched during reset. If the device is powered up without a reset, the latch initializes to a random value and holds that value until reset is activated. The latched value of \overline{EA} must agree with the current logic level at that pin in order for the device to function properly.



Programming the – Parallel Mode

The AT89S52 is shipped with the on-chip Flash memory array ready to be programmed. The programming interface needs a high-voltage (12-volt) program enable signal and is compatible with conventional third-party Flash or EPROM programmers.

The AT89S52 code memory array is programmed byte-by-byte.

Programming Algorithm: Before programming the AT89S52, the address, data, and control signals should be set up according to the Flash programming mode table and Figures 13 and 14. To program the AT89S52, take the following steps:

1. Input the desired memory location on the address lines.
2. Input the appropriate data byte on the data lines.
3. Activate the correct combination of control signals.
4. Raise \overline{EA}/V_{PP} to 12V.
5. Pulse ALE/\overline{PROG} once to program a byte in the Flash array or the lock bits. The byte-write cycle is self-timed and typically takes no more than 50 μ s. Repeat steps 1 through 5, changing the address and data for the entire array or until the end of the object file is reached.

Data Polling: The AT89S52 features Data Polling to indicate the end of a byte write cycle. During a write cycle, an attempted read of the last byte written will result in the complement of the written data on P0.7. Once the write cycle has been completed, true data is valid on all outputs, and the next cycle may begin. Data Polling may begin any time after a write cycle has been initiated.

Ready/Busy: The progress of byte programming can also be monitored by the RDY/BSY output signal. P3.0 is pulled low after ALE goes high during programming to indicate BUSY. P3.0 is pulled high again when programming is done to indicate READY.

Program Verify: If lock bits LB1 and LB2 have not been programmed, the programmed code data can be read back via the address and data lines for verification. The status of the individual lock bits can be verified directly by reading them back.

Reading the Signature Bytes: The signature bytes are read by the same procedure as a normal verification of locations 000H, 100H, and 200H, except that P3.6 and P3.7 must be pulled to a logic low. The values returned are as follows.

- (000H) = 1EH indicates manufactured by Atmel
- (100H) = 52H indicates AT89S52
- (200H) = 06H

Chip Erase: In the parallel programming mode, a chip erase operation is initiated by using the proper combination of control signals and by pulsing ALE/\overline{PROG} low for a duration of 200 ns - 500 ns.

In the serial programming mode, a chip erase operation is initiated by issuing the Chip Erase instruction. In this mode, chip erase is self-timed and takes about 500 ms.

During chip erase, a serial read from any address location will return 00H at the data output.

AT89S52

Programming the – Serial Mode

The Code memory array can be programmed using the serial ISP interface while RST is pulled to V_{CC} . The serial interface consists of pins SCK, MOSI (input) and MISO (output). After RST is set high, the Programming Enable instruction needs to be executed first before other operations can be executed. Before a reprogramming sequence can occur, a Chip Erase operation is required.

The Chip Erase operation turns the content of every memory location in the Code array into FFH.

Either an external system clock can be supplied at pin XTAL1 or a crystal needs to be connected across pins XTAL1 and XTAL2. The maximum serial clock (SCK) frequency should be less than 1/16 of the crystal frequency. With a 33 MHz oscillator clock, the maximum SCK frequency is 2 MHz.

Programming Sequence

To program and verify the AT89S52 in the serial programming mode, the following sequence is recommended:

1. Power-up sequence:
Apply power between VCC and GND pins.
Set RST pin to "H".
If a crystal is not connected across pins XTAL1 and XTAL2, apply a 3 MHz to 33 MHz clock to XTAL1 pin and wait for at least 10 milliseconds.
2. Enable serial programming by sending the Programming Enable serial instruction to pin MOSI/P1.5. The frequency of the shift clock supplied at pin SCK/P1.7 needs to be less than the CPU clock at XTAL1 divided by 16.
3. The Code array is programmed one byte at a time in either the Byte or Page mode. The write cycle is self-timed and typically takes less than 0.5 ms at 5V.
4. Any memory location can be verified by using the Read instruction which returns the content at the selected address at serial output MISO/P1.6.
5. At the end of a programming session, RST can be set low to commence normal device operation.

Power-off sequence (if needed):

- Set XTAL1 to "L" (if a crystal is not used).
- Set RST to "L".
- Turn V_{CC} power off.

Data Polling: The Data Polling feature is also available in the serial mode. In this mode, during a write cycle an attempted read of the last byte written will result in the complement of the MSB of the serial output byte on MISO.





Programming Instruction Set

The Instruction Set for Serial Programming follows a 4-byte protocol and is shown in Table 11.

Programming Mode – Parallel

Every code byte in the Flash array can be programmed by using the appropriate combination of control signals. The write operation cycle is self-timed and once initiated, will automatically time itself to completion.

Most worldwide major programming vendors offer support for the Atmel AT89 microcontroller series. Please contact your local programming vendor for the appropriate software revision.

1. Flash Programming Modes

	V _{CC}	RST	PSEN	ALE/ PROG	EA/ V _{PP}	P2.6	P2.7	P3.3	P3.6	P3.7	P0.7-0 Data	P2.4-0	P1.7-0
												Address	
Code Data	5V	H	L		12V	L	H	H	H	H	D _{IN}	A12-8	A7-0
Code Data	5V	H	L	H	H	L	L	L	H	H	D _{OUT}	A12-8	A7-0
Lock Bit 1	5V	H	L		12V	H	H	H	H	H	X	X	X
Lock Bit 2	5V	H	L		12V	H	H	H	L	L	X	X	X
Lock Bit 3	5V	H	L		12V	H	L	H	H	L	X	X	X
Lock Bits	5V	H	L	H	H	H	H	L	H	L	P0.2, P0.3, P0.4	X	X
Chip Erase	5V	H	L		12V	H	L	H	L	L	X	X	X
Manufacturer ID	5V	H	L	H	H	L	L	L	L	L	1EH	X 0000	00H
Device ID	5V	H	L	H	H	L	L	L	L	L	52H	X 0001	00H
Device ID	5V	H	L	H	H	L	L	L	L	L	06H	X 0010	00H

1. Each PROG pulse is 200 ns - 500 ns for Chip Erase.
2. Each PROG pulse is 200 ns - 500 ns for Write Code Data.
3. Each PROG pulse is 200 ns - 500 ns for Write Lock Bits.
4. RDY/BSY signal is output on P3.0 during programming.
5. X = don't care.

AT89S52

1919B-MICRO-11/03

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ทางการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Figure 9. Programming the Flash Memory (Parallel Mode)

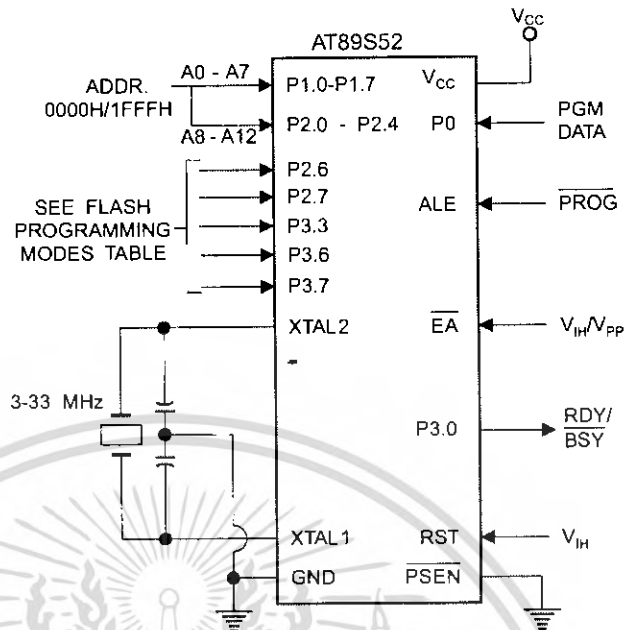
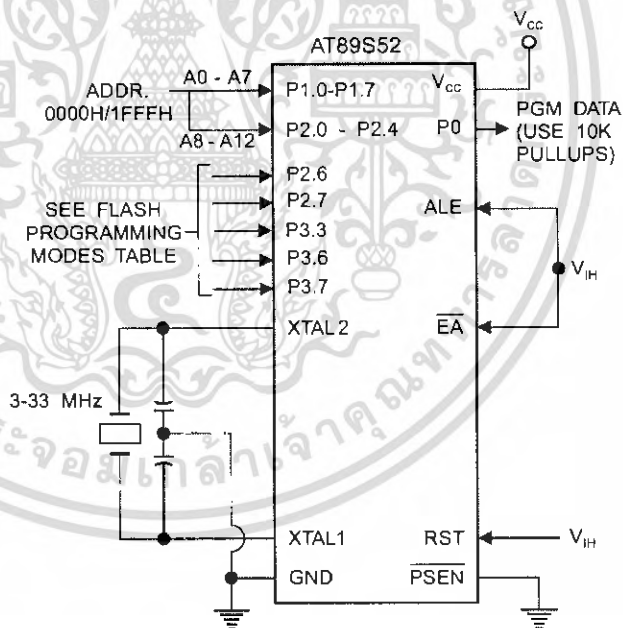


Figure 10. Verifying the Flash Memory (Parallel Mode)



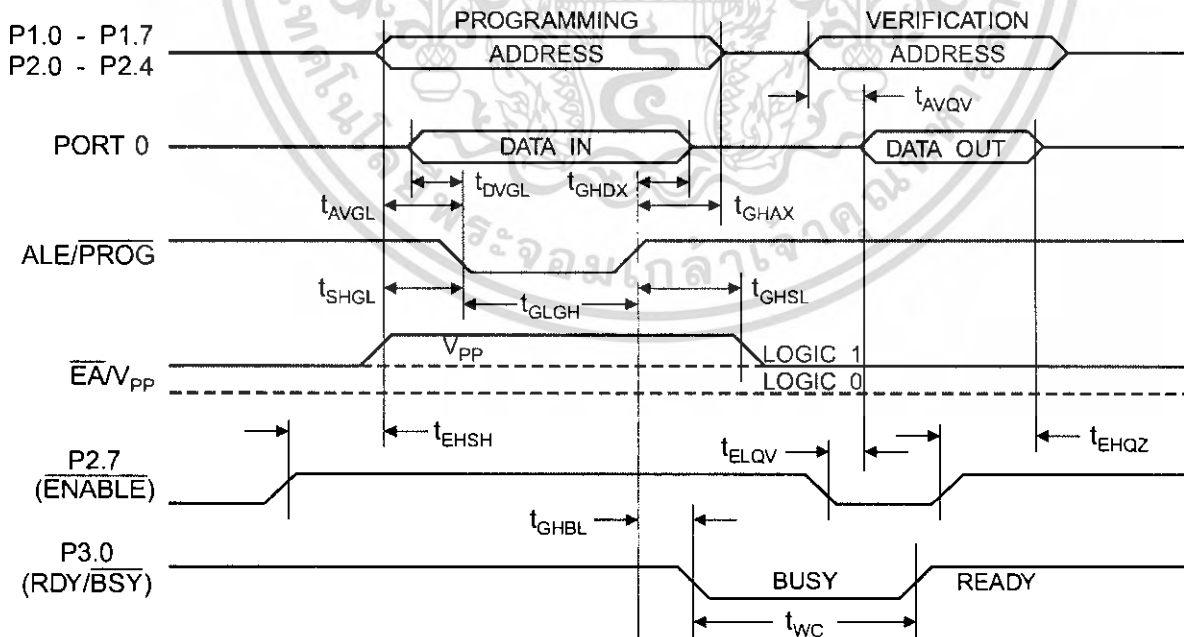


Programming and Verification Characteristics (Parallel Mode)

C to 30°C, $V_{CC} = 4.5$ to 5.5V

I	Parameter	Min	Max	Units
	Programming Supply Voltage	11.5	12.5	V
	Programming Supply Current		10	mA
	V_{CC} Supply Current		30	mA
	Oscillator Frequency	3	33	MHz
	Address Setup to \overline{PROG} Low	$48t_{CLCL}$		
	Address Hold After \overline{PROG}	$48t_{CLCL}$		
	Data Setup to \overline{PROG} Low	$48t_{CLCL}$		
	Data Hold After \overline{PROG}	$48t_{CLCL}$		
	P2.7 (ENABLE) High to V_{PP}	$48t_{CLCL}$		
	V_{PP} Setup to \overline{PROG} Low	10		μs
	V_{PP} Hold After \overline{PROG}	10		μs
	PROG Width	0.2	1	μs
	Address to Data Valid		$48t_{CLCL}$	
	ENABLE Low to Data Valid		$48t_{CLCL}$	
	Data Float After ENABLE	0	$48t_{CLCL}$	
	PROG High to BUSY Low		1.0	μs
	Byte Write Cycle Time		50	μs

11. Flash Programming and Verification Waveforms – Parallel Mode



AT89S52

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ทางธุรกิจ

1919B-MICRO-11/03

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Figure 12. Flash Memory Serial Downloading

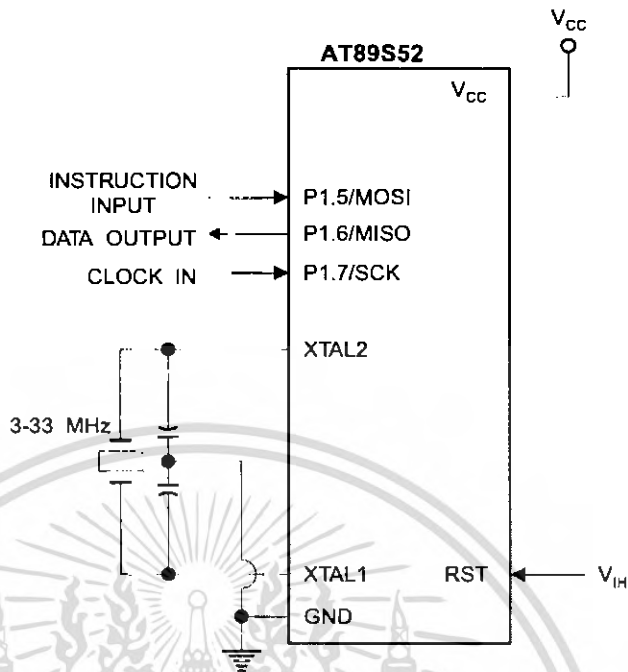
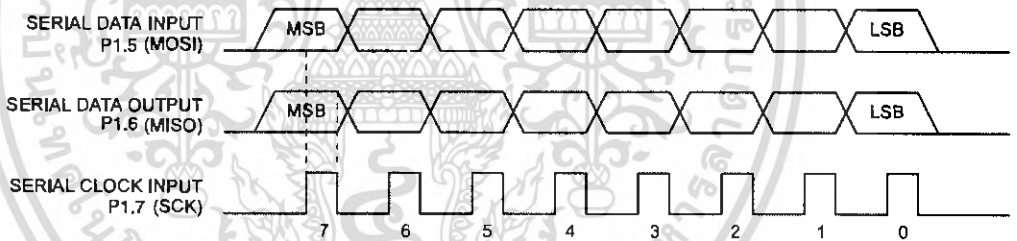


Figure 13. Serial Programming Waveforms



Programming
 Verification
 Waveforms – Serial





I. Serial Programming Instruction Set

Instruction	Instruction Format		Byte 3	Byte 4	Operation
	Byte 1	Byte 2			
Programming Enable	1010 1100	0101 0011	xxxx xxxx	xxxx xxxx 0110 1001 (Output on MISO)	Enable Serial Programming while RST is high
Chip Erase	1010 1100	100x xxxx	xxxx xxxx	xxxx xxxx	Chip Erase Flash memory array
Read Program Memory (byte mode)	0010 0000	xxx A12 A11 A10 A9 A8	A7 A6 A5 A4 A3 A2 A1 A0	D7 D6 D5 D4 D3 D2 D1 D0	Read data from Program memory in the byte mode
Write Program Memory (byte mode)	0100 0000	xxx A12 A11 A10 A9 A8	A7 A6 A5 A4 A3 A2 A1 A0	D7 D6 D5 D4 D3 D2 D1 D0	Write data to Program memory in the byte mode
Write Lock Bits ⁽¹⁾	1010 1100	1110 00 B1 B2	xxxx xxxx	xxxx xxxx	Write Lock bits. See Note (1).
Read Lock Bits	0010 0100	xxxx xxxx	xxxx xxxx	xxx3 LB3 LB2 LB1 xx	Read back current status of the lock bits (a programmed lock bit reads back as a "1")
Read Signature Bytes	0010 1000	xxx A12 A11 A10 A9 A8	A7 xxx xxx0	Signature Byte	Read Signature Byte
Read Program Memory (page mode)	0011 0000	xxx A12 A11 A10 A9 A8	Byte 0	Byte 1... Byte 255	Read data from Program memory in the Page Mode (256 bytes)
Write Program Memory (page mode)	0101 0000	xxx A12 A11 A10 A9 A8	Byte 0	Byte 1... Byte 255	Write data to Program memory in the Page Mode (256 bytes)

- B1 = 0, B2 = 0 ----> Mode 1, no lock protection
 - B1 = 0, B2 = 1 ----> Mode 2, lock bit 1 activated
 - B1 = 1, B2 = 0 ----> Mode 3, lock bit 2 activated
 - B1 = 1, B2 = 1 ----> Mode 4, lock bit 3 activated

Each of the lock bit modes needs to be activated sequentially before Mode 4 can be executed.

After Reset signal is high, SCK should be low for at least 64 system clocks before it goes high to clock in the enable data bytes. No pulsing of Reset signal is necessary. SCK should be no faster than 1/16 of the system clock at XTAL1.

For Page Read/Write, the data always starts from byte 0 to 255. After the command byte and upper address byte are latched, each byte thereafter is treated as data until all 256 bytes are shifted in/out. Then the next instruction will be ready to be decoded.

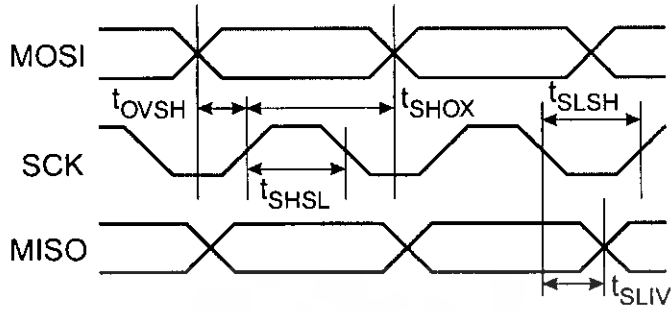
AT89S52

1919B-MICRO-11/03

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ทางการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Programming Characteristics

14. Serial Programming Timing



2. Serial Programming Characteristics, $T_A = -40^\circ\text{C}$ to 85°C , $V_{CC} = 4.0 - 5.5\text{V}$ (Unless Otherwise Noted)

I	Parameter	Min	Typ	Max	Units
	Oscillator Frequency	3		33	MHz
	Oscillator Period	30			ns
	SCK Pulse Width High	8 t_{CLCL}			ns
	SCK Pulse Width Low	8 t_{CLCL}			ns
	MOSI Setup to SCK High	t_{CLCL}			ns
	MOSI Hold after SCK High	2 t_{CLCL}			ns
	SCK Low to MISO Valid	10	16	32	ns
	Chip Erase Instruction Cycle Time			500	ms
	Serial Byte Write Cycle Time			64 $t_{CLCL} + 400$	μs



Absolute Maximum Ratings*

Operating Temperature.....	-55°C to +125°C
Storage Temperature.....	-65°C to +150°C
Voltage on Any Pin with respect to Ground.....	-1.0V to +7.0V
Maximum Operating Voltage.....	6.6V
Maximum Output Current.....	15.0 mA

*NOTICE: Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress rating only and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

Characteristics

Values shown in this table are valid for $T_A = -40^\circ\text{C}$ to 85°C and $V_{CC} = 4.0\text{V}$ to 5.5V , unless otherwise noted.

Parameter	Condition	Min	Max	Units
Input Low Voltage	(Except \overline{EA})	-0.5	$0.2 V_{CC} - 0.1$	V
Input Low Voltage (\overline{EA})		-0.5	$0.2 V_{CC} - 0.3$	V
Input High Voltage	(Except XTAL1, RST)	$0.2 V_{CC} + 0.9$	$V_{CC} + 0.5$	V
Input High Voltage	(XTAL1, RST)	$0.7 V_{CC}$	$V_{CC} + 0.5$	V
Output Low Voltage ⁽¹⁾ (Ports 1,2,3)	$I_{OL} = 1.6 \text{ mA}$		0.45	V
Output Low Voltage ⁽¹⁾ (Port 0, ALE, \overline{PSEN})	$I_{OL} = 3.2 \text{ mA}$		0.45	V
Output High Voltage (Ports 1,2,3, ALE, \overline{PSEN})	$I_{OH} = -60 \mu\text{A}, V_{CC} = 5\text{V} \pm 10\%$	2.4		V
	$I_{OH} = -25 \mu\text{A}$	$0.75 V_{CC}$		V
	$I_{OH} = -10 \mu\text{A}$	$0.9 V_{CC}$		V
Output High Voltage (Port 0 in External Bus Mode)	$I_{OH} = -800 \mu\text{A}, V_{CC} = 5\text{V} \pm 10\%$	2.4		V
	$I_{OH} = -300 \mu\text{A}$	$0.75 V_{CC}$		V
	$I_{OH} = -80 \mu\text{A}$	$0.9 V_{CC}$		V
Logical 0 Input Current (Ports 1,2,3)	$V_{IN} = 0.45\text{V}$		-50	μA
Logical 1 to 0 Transition Current (Ports 1,2,3)	$V_{IN} = 2\text{V}, V_{CC} = 5\text{V} \pm 10\%$		-650	μA
Input Leakage Current (Port 0, \overline{EA})	$0.45 < V_{IN} < V_{CC}$		± 10	μA
Reset Pulldown Resistor		50	300	$\text{K}\Omega$
Pin Capacitance	Test Freq. = 1 MHz, $T_A = 25^\circ\text{C}$		10	pF
Power Supply Current	Active Mode, 12 MHz		25	mA
	Idle Mode, 12 MHz		6.5	mA
Power-down Mode ⁽¹⁾	$V_{CC} = 5.5\text{V}$		50	μA

- Under steady state (non-transient) conditions, I_{OL} must be externally limited as follows:
 Maximum I_{OL} per port pin: 10 mA
 Maximum I_{OL} per 8-bit port:
 Port 0: 26 mA Ports 1, 2, 3: 15 mA
 Maximum total I_{OL} for all output pins: 71 mA
 If I_{OL} exceeds the test condition, V_{OL} may exceed the related specification. Pins are not guaranteed to sink current greater than the listed test conditions.
- Minimum V_{CC} for Power-down is 2V.

AT89S52

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์อื่นใด 1919B-MICRO-11/03

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Characteristics

Operating conditions, load capacitance for Port 0, ALE/ $\overline{\text{PROG}}$, and $\overline{\text{PSEN}}$ = 100 pF; load capacitance for all other = 80 pF.

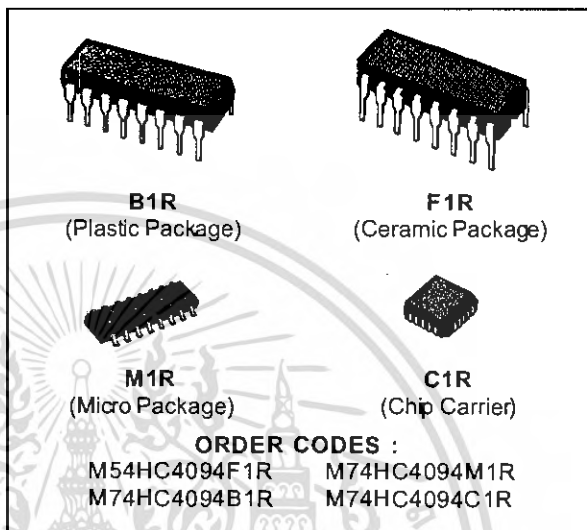
Normal Program and Data Memory Characteristics

I	Parameter	12 MHz Oscillator		Variable Oscillator		Units
		Min	Max	Min	Max	
	Oscillator Frequency			0	33	MHz
	ALE Pulse Width	127		$2t_{\text{CLCL}}-40$		ns
	Address Valid to ALE Low	43		$t_{\text{CLCL}}-25$		ns
	Address Hold After ALE Low	48		$t_{\text{CLCL}}-25$		ns
	ALE Low to Valid Instruction In		233		$4t_{\text{CLCL}}-65$	ns
	ALE Low to $\overline{\text{PSEN}}$ Low	43		$t_{\text{CLCL}}-25$		ns
	$\overline{\text{PSEN}}$ Pulse Width	205		$3t_{\text{CLCL}}-45$		ns
	$\overline{\text{PSEN}}$ Low to Valid Instruction In		145		$3t_{\text{CLCL}}-60$	ns
	Input Instruction Hold After $\overline{\text{PSEN}}$	0		0		ns
	Input Instruction Float After $\overline{\text{PSEN}}$		59		$t_{\text{CLCL}}-25$	ns
	$\overline{\text{PSEN}}$ to Address Valid	75		$t_{\text{CLCL}}-8$		ns
	Address to Valid Instruction In		312		$5t_{\text{CLCL}}-80$	ns
	$\overline{\text{PSEN}}$ Low to Address Float		10		10	ns
	$\overline{\text{RD}}$ Pulse Width	400		$6t_{\text{CLCL}}-100$		ns
	$\overline{\text{WR}}$ Pulse Width	400		$6t_{\text{CLCL}}-100$		ns
	$\overline{\text{RD}}$ Low to Valid Data In		252		$5t_{\text{CLCL}}-90$	ns
	Data Hold After $\overline{\text{RD}}$	0		0		ns
	Data Float After $\overline{\text{RD}}$		97		$2t_{\text{CLCL}}-28$	ns
	ALE Low to Valid Data In		517		$8t_{\text{CLCL}}-150$	ns
	Address to Valid Data In		585		$9t_{\text{CLCL}}-165$	ns
	ALE Low to $\overline{\text{RD}}$ or $\overline{\text{WR}}$ Low	200	300	$3t_{\text{CLCL}}-50$	$3t_{\text{CLCL}}+50$	ns
	Address to $\overline{\text{RD}}$ or $\overline{\text{WR}}$ Low	203		$4t_{\text{CLCL}}-75$		ns
	Data Valid to $\overline{\text{WR}}$ Transition	23		$t_{\text{CLCL}}-30$		ns
	Data Valid to $\overline{\text{WR}}$ High	433		$7t_{\text{CLCL}}-130$		ns
	Data Hold After $\overline{\text{WR}}$	33		$t_{\text{CLCL}}-25$		ns
	$\overline{\text{RD}}$ Low to Address Float		0		0	ns
	$\overline{\text{RD}}$ or $\overline{\text{WR}}$ High to ALE High	43	123	$t_{\text{CLCL}}-25$	$t_{\text{CLCL}}+25$	ns



8 BIT SIPO SHIFT LATCH REGISTER (3-STATE)

- HIGH SPEED
 $f_{MAX} = 73 \text{ MHz (TYP.) AT } V_{CC} = 5 \text{ V}$
- LOW POWER DISSIPATION
 $I_{CC} = 4 \mu\text{A (MAX.) AT } T_A = 25 \text{ }^\circ\text{C}$
- HIGH NOISE IMMUNITY
 $V_{NIH} = V_{NIL} = 28 \% V_{CC} \text{ (MIN.)}$
- OUTPUT DRIVE CAPABILITY
10 LSTTL LOADS
- SYMMETRICAL OUTPUT IMPEDANCE
 $|I_{OH}| = I_{OL} = 4 \text{ mA (MIN.)}$
- BALANCED PROPAGATION DELAYS
 $t_{PLH} = t_{PHL}$
- WIDE OPERATING VOLTAGE RANGE
 $V_{CC} \text{ (OPR)} = 2 \text{ V TO } 6 \text{ V}$
- PIN AND FUNCTION COMPATIBLE WITH 4094B



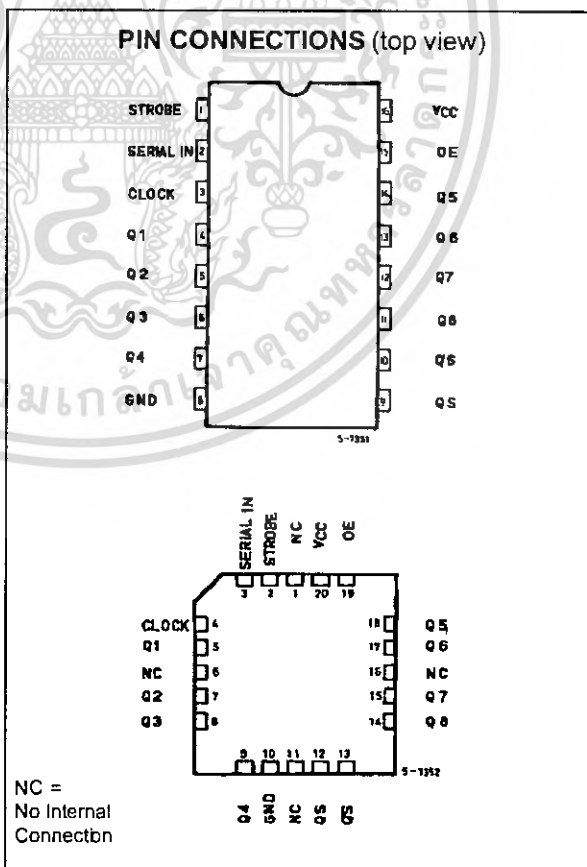
DESCRIPTION

The M54/74HC4094 is a high speed CMOS 8 BIT SIPO SHIFT LATCH REGISTER fabricated with silicon gate C²MOS technology.

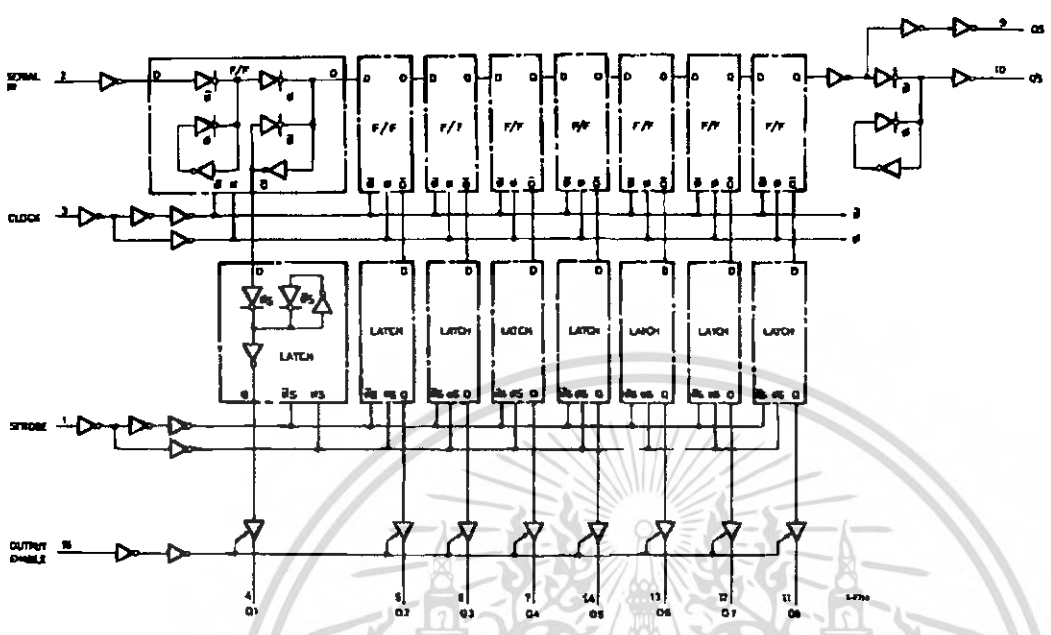
It has the same high speed performance of LSTTL combined with true CMOS low power consumption. This device consists of an 8-bit shift register and an 8-bit latch with 3-state output buffer. Data is shifted serially through the shift register on the positive going transition of the clock input signal. The output of the last stage (Qs) can be used to cascade several devices.

Data on the Qs output is transferred to a second output (Qs') on the following negative transition of the clock input signal. The data of each stage of the shift register is provided with a latch, which latches data on the negative going transition of the STROBE input signal. When the STROBE input is held high, data propagates through the latch to a 3-state output buffer.

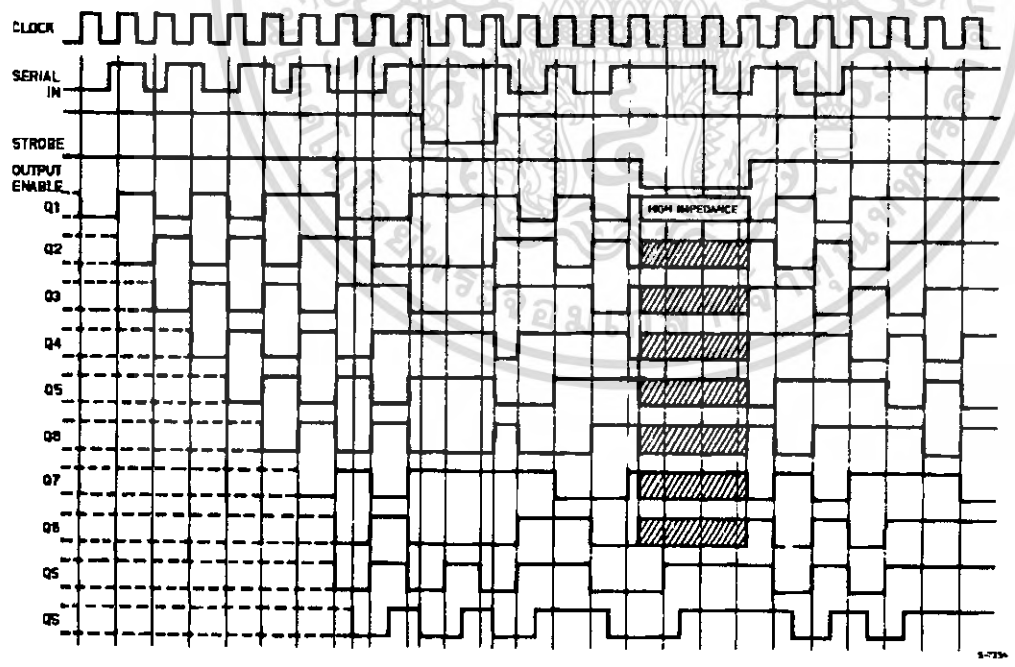
This buffer is enabled when OUTPUT ENABLE input is taken high. All inputs are equipped with protection circuits against static discharge and transient excess voltage.



LOGIC DIAGRAM



LOGIC DIAGRAM

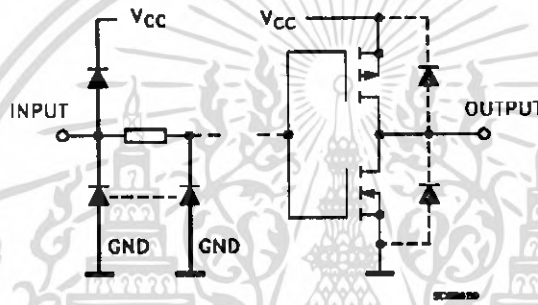


TRUTH TABLE

CK	OE	ST	SI	PARALLEL OUTPUT		SERIAL OUTPUT	
				Q1	Qn	Qs	Qs'
	H	H	L	L	Qn-1	Q7	NC
	H	H	H	H	Qn-1	Q7	NC
	H	L	X	NC	NC	Q7	NC
	L	X	X	Z	Z	Q7	NC
	H	X	X	NC	NC	NC	Qs
	L	X	X	Z	Z	NC	Qs

∅: Don't Care Z: High Impedance NC: No Change

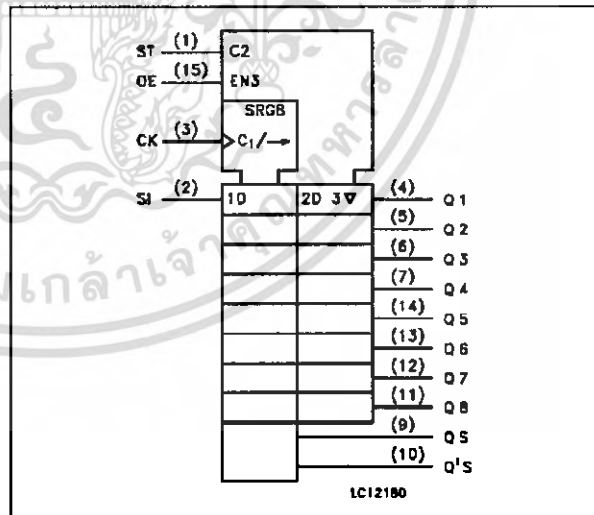
INPUT AND OUTPUT EQUIVALENT CIRCUIT



PIN DESCRIPTION

PIN No	SYMBOL	NAME AND FUNCTION
1	STROBE	Strobe Input
2	SERIAL IN	Serial Input
3	CLOCK	Clock Input
4, 5, 6, 7, 14, 13, 12, 11	Q1 to Q7	Parallel Outputs
9, 10	QS Q'S	Serial Outputs
15	OE	Output Enable Input
8	GND	Ground (0V)
16	V _{CC}	Positive Supply Voltage

IEC LOGIC SYMBOL



ABSOLUTE MAXIMUM RATINGS

Symbol	Parameter	Value	Unit
V _{CC}	Supply Voltage	-0.5 to +7	V
V _I	DC Input Voltage	-0.5 to V _{CC} + 0.5	V
V _O	DC Output Voltage	-0.5 to V _{CC} + 0.5	V
I _{IK}	DC Input Diode Current	± 20	mA
I _{OK}	DC Output Diode Current	± 20	mA
I _O	DC Output Source Sink Current Per Output Pin	± 25	mA
I _{CC} or I _{GND}	DC V _{CC} or Ground Current	± 50	mA
P _D	Power Dissipation	500 (*)	mW
T _{stg}	Storage Temperature	-65 to +150	°C
T _L	Lead Temperature (10 sec)	300	°C

Absolute Maximum Ratings are those values beyond which damage to the device may occur. Functional operation under these condition is not implied.
*) 500 mW: ≅ 65 °C derate to 300 mW by 10mW/°C: 65 °C to 85 °C

RECOMMENDED OPERATING CONDITIONS

Symbol	Parameter	Value	Unit
V _{CC}	Supply Voltage	2 to 6	V
V _I	Input Voltage	0 to V _{CC}	V
V _O	Output Voltage	0 to V _{CC}	V
T _{OP}	Operating Temperature: M54HC Series	-55 to +125	°C
	M74HC Series	-40 to +85	°C
t _r , t _f	Input Rise and Fall Time	V _{CC} = 2 V 0 to 1000 V _{CC} = 4.5 V 0 to 500 V _{CC} = 6 V 0 to 400	ns

DC SPECIFICATIONS

Symbol	Parameter	Test Conditions		Value						Unit		
		V _{CC} (V)		T _A = 25 °C 54HC and 74HC			-40 to 85 °C 74HC		-55 to 125 °C 54HC			
				Min.	Typ.	Max.	Min.	Max.	Min.		Max.	
V _{IH}	High Level Input Voltage	2.0		1.5			1.5		1.5		V	
		4.5		3.15			3.15		3.15			
		6.0		4.2			4.2		4.2			
V _{IL}	Low Level Input Voltage	2.0				0.5		0.5		0.5	V	
		4.5				1.35		1.35		1.35		
		6.0				1.8		1.8		1.8		
V _{OH}	High Level Output Voltage	2.0	V _I = V _{IH} or V _{IL}	I _O = -20 μA	1.9	2.0		1.9		1.9	V	
		4.5			4.4	4.5		4.4		4.4		
		6.0			5.9	6.0		5.9		5.9		
		4.5			I _O = -4.0 mA	4.18	4.31		4.13			4.10
		6.0				I _O = -5.2 mA	5.68	5.8		5.63		
V _{OL}	Low Level Output Voltage	2.0	V _I = V _{IH} or V _{IL}	I _O = 20 μA		0.0	0.1		0.1	0.1	V	
		4.5				0.0	0.1		0.1	0.1		
		6.0				0.0	0.1		0.1	0.1		
		4.5			I _O = 4.0 mA	0.17	0.26		0.37			0.40
		6.0				I _O = 5.2 mA	0.18	0.26		0.37		
I _I	Input Leakage Current	6.0	V _I = V _{CC} or GND			±0.1		±1		±1	μA	
I _{OZ}	3 State Output Off State Current	6.0	V _I = V _{IH} or V _{IL} V _O = V _{CC} or GND			±0.5		±5.0		±10	μA	
I _{CC}	Quiescent Supply Current	6.0	V _I = V _{CC} or GND			4		40		80	μA	

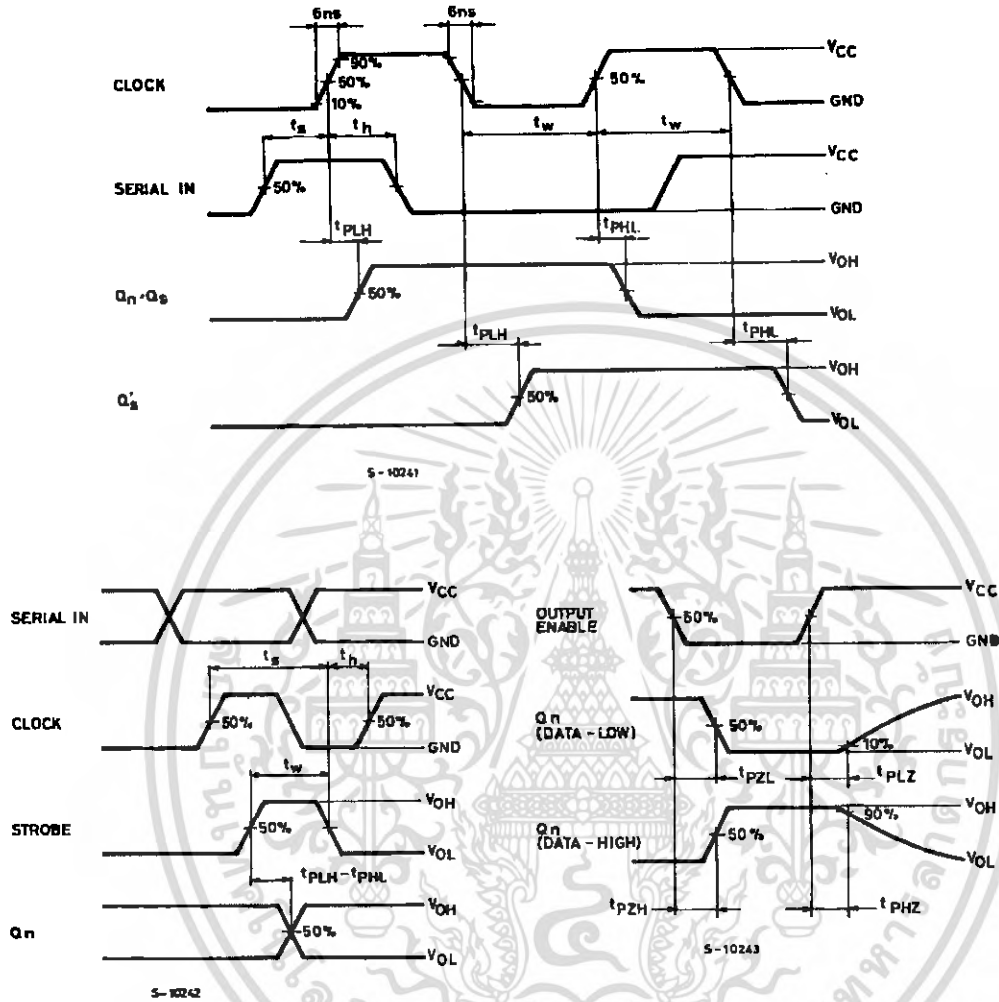
154/M74HC4094

IC ELECTRICAL CHARACTERISTICS (C_L = 50 pF, Input t_r = t_f = 6 ns)

Symbol	Parameter	Test Conditions		Value						Unit	
				T _A = 25 °C 54HC and 74HC			-40 to 85 °C 74HC		-55 to 125 °C 54HC		
		V _{CC} (V)		Min.	Typ.	Max.	Min.	Max.	Min.		Max.
t _{TLH} t _{THL}	Output Transition Time	2.0			30	75		95		110	ns
		4.5			8	15		19		22	
		6.0			7	13		16		19	
t _{PLH} t _{PHL}	Propagation Delay Time (CLOCK - Q _n)	2.0			92	200		250		300	ns
		4.5			26	40		50		60	
		6.0			20	34		43		51	
t _{PLH} t _{PHL}	Propagation Delay Time (CLOCK - QS, QS)	2.0			65	150		190		225	ns
		4.5			19	30		38		45	
		6.0			15	26		32		38	
t _{PLH} t _{PHL}	Propagation Delay Time (STROBE - Q _n)	2.0			75	160		200		240	ns
		4.5			20	32		40		48	
		6.0			16	27		34		41	
t _{PZL} t _{PZH}	3 State Output Enable Time	2.0			58	150		190		225	ns
		4.5			16	30		38		45	
		6.0			13	26		32		38	
t _{PHZ} t _{PLZ}	3 State Output Disable Time	2.0			35	150		190		225	ns
		4.5			16	30		38		45	
		6.0			13	26		32		38	
f _{MAX}	Maximum Clock Frequency	2.0		6	16		4.8		4	MHz	
		4.5		30	66		24		20		
		6.0		35	80		28		24		
t _{w(H)} t _{w(L)}	Minimum Pulse Width	2.0			17	75		95		110	ns
		4.5			7	15		19		22	
		6.0			6	13		16		19	
t _{w(L)}	Minimum Pulse Width	2.0			28	75		95		110	ns
		4.5			6	15		19		22	
		6.0			6	13		16		19	
t _s	Minimum Set-up Time (SI)	2.0			30	75		95		110	ns
		4.5			7	15		19		22	
		6.0			5	13		16		19	
t _s	Minimum Set-up Time (ST)	2.0			45	100		125		145	ns
		4.5			10	20		25		29	
		6.0			8	17		21		25	
t _h	Minimum Hold Time (SI, ST)	2.0			0	0		0		0	ns
		4.5			0	0		0		0	
		6.0			0	0		0		0	
C _{IN}	Input Capacitance			5	10		10		10	pF	
C _{PD} (*)	Power Dissipation Capacitance			140						pF	

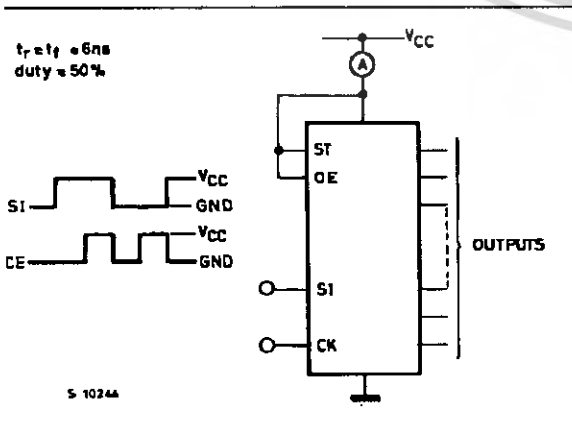
) C_{PD} is defined as the value of the IC's internal equivalent capacitance which is calculated from the operating current consumption without load. Refer to Test Circuit). Average operating current can be obtained by the following equation. I_{CC(OPR)} = C_{PD} • V_{CC} • f_{IN} + I_{CC2}/2 (per FLIP/FLOP)

SWITCHING CHARACTERISTICS TEST WAVEFORM



TEST WAVEFORM I_{CC} (Opr.)

C_{PD} CALCULATION



C_{PD} is to be calculated with the following formula by using the measured value of I_{CC} (Opr.) in the test circuit opposite.

$$C_{PD} = \frac{I_{CC} (Opr)}{f_{IN} \times V_{CC}}$$

In determining the typical value of C_{PD}, a relatively high frequency of 1 MHz was applied to f_{IN}, in order to eliminate any error caused by the quiescent supply current.

MM54C922/MM74C922 16-Key Encoder MM54C923/MM74C923 20-Key Encoder

General Description

These CMOS key encoders provide all the necessary logic to fully encode an array of SPST switches. The keyboard scan can be implemented by either an external clock or external capacitor. These encoders also have on-chip pull-up devices which permit switches with up to 50 kΩ on resistance to be used. No diodes in the switch array are needed to eliminate ghost switches. The internal debounce circuit needs only a single external capacitor and can be defeated by omitting the capacitor. A Data Available output goes to a high level when a valid keyboard entry has been made. The Data Available output returns to a low level when the entered key is released, even if another key is depressed. The Data Available will return high to indicate acceptance of the new key after a normal debounce period; this two-key roll-over is provided between any two switches.

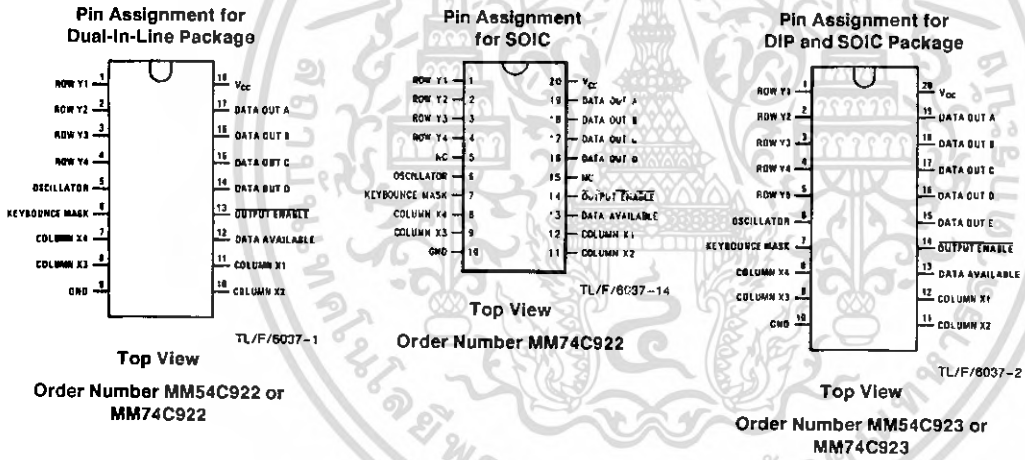
An internal register remembers the last key pressed even after the key is released. The TRI-STATE® outputs provide for easy expansion and bus operation and are LPTTL compatible.

Features

- 50 kΩ maximum switch on resistance
- On or off chip clock
- On-chip row pull-up devices
- 2 key roll-over
- Keybounce elimination with single capacitor
- Last key register at outputs
- TRI-STATE output LPTTL compatible
- Wide supply range
- Low power consumption

3V to 15V

Connection Diagrams



TRI-STATE® is a registered trademark of National Semiconductor Corporation.

MM54C922/MM74C922 16-Key Encoder, MM54C923/MM74C923 20-Key Encoder

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings (Note 1)

For Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Voltage at Any Pin	$V_{CC} - 0.3V$ to $V_{CC} + 0.3V$
Operating Temperature Range	
MM54C922, MM54C923	-55°C to +125°C
MM74C922, MM74C923	-40°C to +85°C

Storage Temperature Range	-65°C to +150°C
Power Dissipation (P_D)	
Dual-In-Line	700 mW
Small Outline	500 mW
Operating V_{CC} Range	3V to 15V
V_{CC}	18V
Lead Temperature (Soldering, 10 seconds)	260°C

DC Electrical Characteristics Min/Max limits apply across temperature range unless otherwise specified

Symbol	Parameter	Conditions	Min	Typ	Max	Units
MOS TO CMOS						
V_{T+}	Positive-Going Threshold Voltage at Osc and KBM Inputs	$V_{CC} = 5V, I_{IN} \geq 0.7 mA$ $V_{CC} = 10V, I_{IN} \geq 1.4 mA$ $V_{CC} = 15V, I_{IN} \geq 2.1 mA$	3.0 6.0 9.0	3.6 6.8 10	4.3 8.6 12.9	V
V_{T-}	Negative-Going Threshold Voltage at Osc and KBM Inputs	$V_{CC} = 5V, I_{IN} \geq 0.7 mA$ $V_{CC} = 10V, I_{IN} \geq 1.4 mA$ $V_{CC} = 15V, I_{IN} \geq 2.1 mA$	0.7 1.4 2.1	1.4 3.2 5	2.0 4.0 6.0	V
$V_{IN(1)}$	Logical "1" Input Voltage, Except Osc and KBM Inputs	$V_{CC} = 5V$ $V_{CC} = 10V$ $V_{CC} = 15V$	3.5 8.0 12.5	4.5 9 13.5		V
$V_{IN(0)}$	Logical "0" Input Voltage, Except Osc and KBM Inputs	$V_{CC} = 5V$ $V_{CC} = 10V$ $V_{CC} = 15V$		0.5 1 1.5	1.5 2 2.5	V
I_P	Row Pull-Up Current at Y1, Y2, Y3, Y4 and Y5 Inputs	$V_{CC} = 5V, V_{IN} = 0.1 V_{CC}$ $V_{CC} = 10V$ $V_{CC} = 15V$		-2 -10 -22	-5 -20 -45	μA
$V_{OUT(1)}$	Logical "1" Output Voltage	$V_{CC} = 5V, I_O = -10 \mu A$ $V_{CC} = 10V, I_O = -10 \mu A$ $V_{CC} = 15V, I_O = -10 \mu A$	4.5 9 13.5			V
$V_{OUT(0)}$	Logical "0" Output Voltage	$V_{CC} = 5V, I_O = 10 \mu A$ $V_{CC} = 10V, I_O = 10 \mu A$ $V_{CC} = 15V, I_O = 10 \mu A$			0.5 1 1.5	V
R_{ON}	Column "ON" Resistance at X1, X2, X3 and X4 Outputs	$V_{CC} = 5V, V_O = 0.5V$ $V_{CC} = 10V, V_O = 1V$ $V_{CC} = 15V, V_O = 1.5V$		500 300 200	1400 700 500	Ω
I_{CC}	Supply Current Osc at 0V, (one Y low)	$V_{CC} = 5V$ $V_{CC} = 10V$ $V_{CC} = 15V$		0.55 1.1 1.7	1.1 1.9 2.6	mA
$I_{N(1)}$	Logical "1" Input Current at Output Enable	$V_{CC} = 15V, V_{IN} = 15V$		0.005	1.0	μA
$I_{N(0)}$	Logical "0" Input Current at Output Enable	$V_{CC} = 15V, V_{IN} = 0V$	-1.0	-0.005		μA
MOS/LPTTL INTERFACE						
$V_{IN(1)}$	Logical "1" Input Voltage, Except Osc and KBM Inputs	54C, $V_{CC} = 4.5V$ 74C, $V_{CC} = 4.75V$	$V_{CC} - 1.5$ $V_{CC} - 1.5$			V
$V_{IN(0)}$	Logical "0" Input Voltage, Except Osc and KBM Inputs	54C, $V_{CC} = 4.5V$ 74C, $V_{CC} = 4.75V$			0.8 0.8	V
$V_{OUT(1)}$	Logical "1" Output Voltage	54C, $V_{CC} = 4.5V$ $I_O = -360 \mu A$ 74C, $V_{CC} = 4.75V$ $I_O = -360 \mu A$	2.4 2.4			V
$V_{OUT(0)}$	Logical "0" Output Voltage	54C, $V_{CC} = 4.5V$ $I_O = -360 \mu A$ 74C, $V_{CC} = 4.75V$ $I_O = -360 \mu A$			0.4 0.4	V

Note 1: "Absolute Maximum Ratings" are those values beyond which the safety of the device cannot be guaranteed. Except for "Operating Temperature Range" they are not meant to imply that the devices should be operated at these limits. The table of "Electrical Characteristics" provides conditions for actual device operation.

DC Electrical Characteristics

Min/Max limits apply across temperature range unless otherwise specified (Continued)

Symbol	Parameter	Conditions	Min	Typ	Max	Units
OUTPUT DRIVE (See 54C/74C Family Characteristics Data Sheet) (Short Circuit Current)						
I _{SOURCE}	Output Source Current (P-Channel)	V _{CC} = 5V, V _{OUT} = 0V, T _A = 25°C	-1.75	-3.3		mA
I _{SOURCE}	Output Source Current (P-Channel)	V _{CC} = 10V, V _{OUT} = 0V, T _A = 25°C	-8	-15		mA
I _{SINK}	Output Sink Current (N-Channel)	V _{CC} = 5V, V _{OUT} = V _{CC} , T _A = 25°C	1.75	3.6		mA
I _{SINK}	Output Sink Current (N-Channel)	V _{CC} = 10V, V _{OUT} = V _{CC} , T _A = 25°C	8	16		mA

AC Electrical Characteristics* T_A = 25°C, C_L = 50 pF, unless otherwise noted

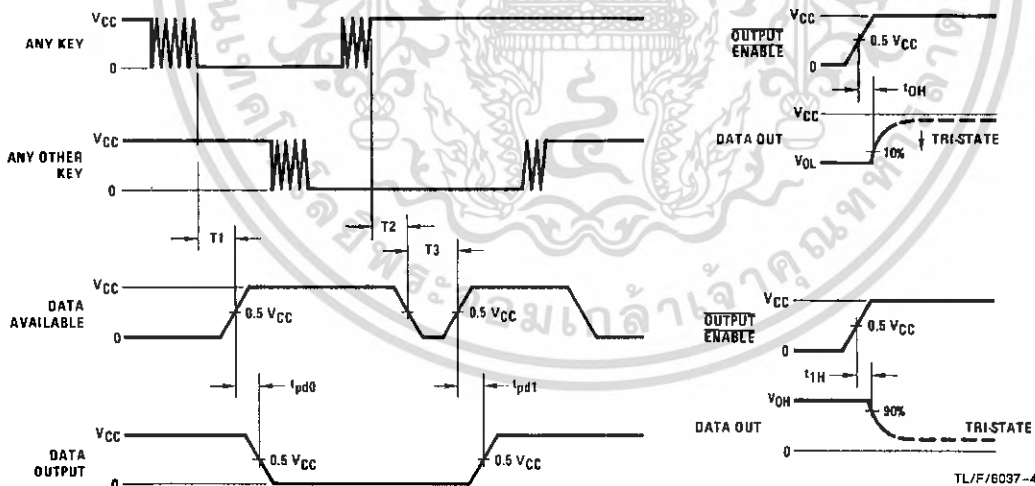
Symbol	Parameter	Conditions	Min	Typ	Max	Units
t _{pd0} , t _{pd1}	Propagation Delay Time to Logical "0" or Logical "1" from D.A.	C _L = 50 pF (Figure 1) V _{CC} = 5V V _{CC} = 10V V _{CC} = 15V		60 35 25	150 80 60	ns ns ns
t _{0H} , t _{1H}	Propagation Delay Time from Logical "0" or Logical "1" into High Impedance State	R _L = 10k, C _L = 10 pF (Figure 2) V _{CC} = 5V, R _L = 10k V _{CC} = 10V, C _L = 10 pF V _{CC} = 15V		80 65 50	200 150 110	ns ns ns
t _{H0} , t _{H1}	Propagation Delay Time from High Impedance State to a Logical "0" or Logical "1"	R _L = 10k, C _L = 50 pF (Figure 2) V _{CC} = 5V, R _L = 10k V _{CC} = 10V, C _L = 50 pF V _{CC} = 15V		100 55 40	250 125 90	ns ns ns
C _{IN}	Input Capacitance	Any Input (Note 2)		5	7.5	pF
C _{OUT}	TRI-STATE Output Capacitance	Any Output (Note 2)		10		pF

*AC Parameters are guaranteed by DC correlated testing.

Note 1: "Absolute Maximum Ratings" are those values beyond which the safety of the device cannot be guaranteed. Except for "Operating Temperature Range" they are not meant to imply that the devices should be operated at these limits. The table of "Electrical Characteristics" provides conditions for actual device operation.

Note 2: Capacitance is guaranteed by periodic testing.

Switching Time Waveforms



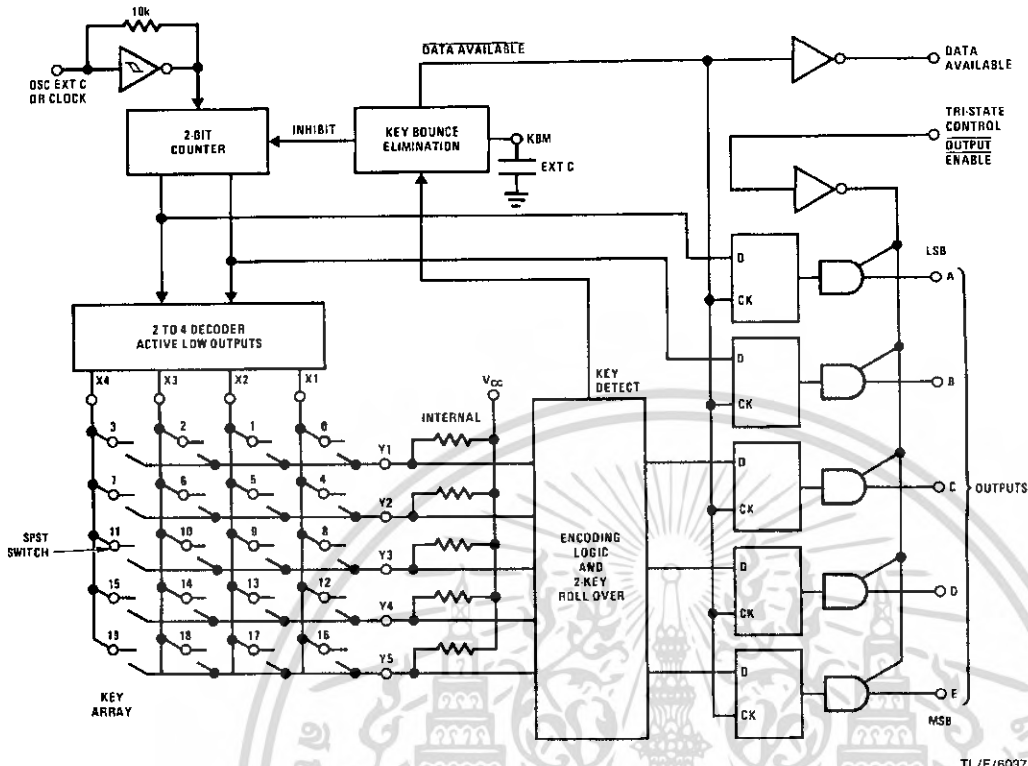
TL/F/6037-3

FIGURE 2

T₁ ≈ T₂ ≈ RC, T₃ ≈ 0.7 RC, where R ≈ 10k and C is external capacitor at KBM input.

FIGURE 1

Block Diagram



TL/F/6037-5

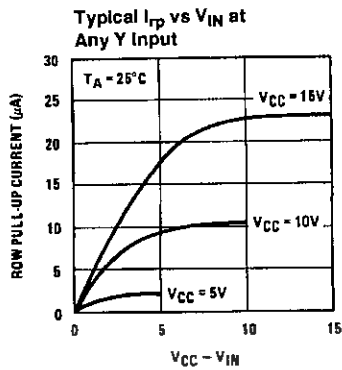
Truth Table

Switch Position	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19
	Y1,X1	Y1,X2	Y1,X3	Y1,X4	Y2,X1	Y2,X2	Y2,X3	Y2,X4	Y3,X1	Y3,X2	Y3,X3	Y3,X4	Y4,X1	Y4,X2	Y4,X3	Y4,X4	Y5*,X1	Y5*,X2	Y5*,X3	Y5*,X4
A	0	1	0	1	0	1	0	1	0	1	0	1	0	1	0	1	0	1	0	1
B	0	0	1	1	0	0	1	1	0	0	1	1	0	0	1	1	0	0	1	1
C	0	0	0	0	1	1	1	1	0	0	0	1	1	1	1	1	0	0	0	0
D	0	0	0	0	0	0	0	0	1	1	1	1	1	1	1	1	0	0	0	0
E*	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	1	1	1

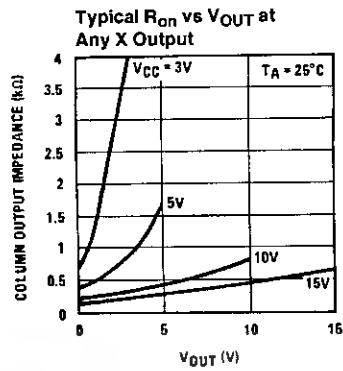
Omit for MM54C922/MM74C922

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

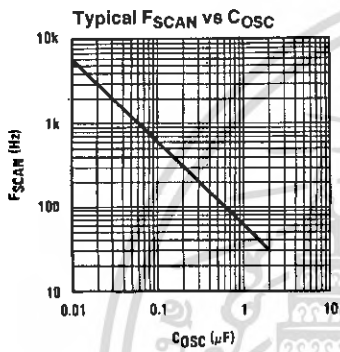
Typical Performance Characteristics



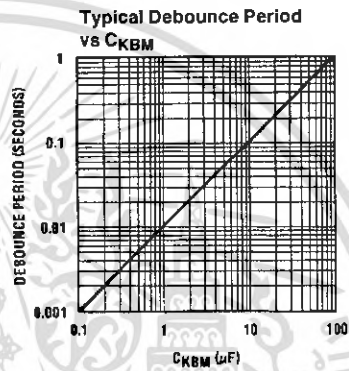
TL/F/6037-6



TL/F/6037-7



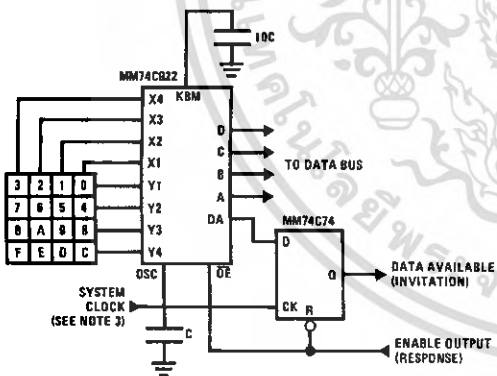
TL/F/6037-8



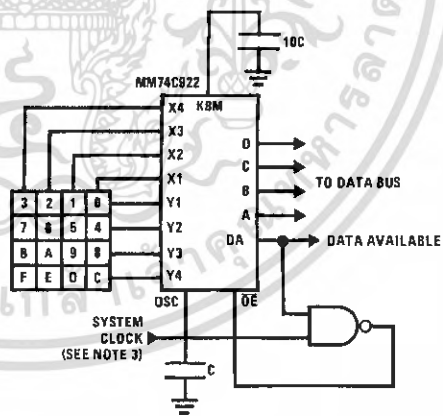
TL/F/6037-9

Typical Applications

Synchronous Handshake (MM74C922)



Synchronous Data Entry Onto Bus (MM74C922)



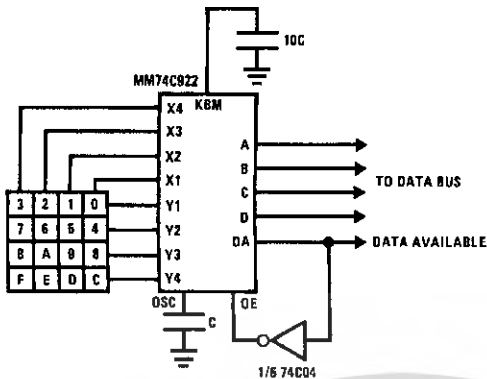
Outputs are enabled when valid entry is made and go into TRI-STATE when key is released.

Note 3: The keyboard may be synchronously scanned by omitting the capacitor at osc. and driving osc. directly if the system clock rate is lower than 10 kHz.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Applications (Continued)

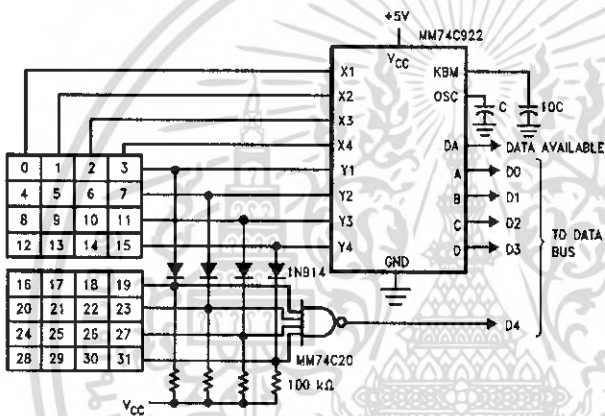
Asynchronous Data Entry Onto Bus (MM74C922)



Outputs are in TRI-STATE until key is pressed, then data is placed on bus. When key is released, outputs return to TRI-STATE.

TL/F/6037-12

Expansion to 32 Key Encoder (MM74C922)



TL/F/6037-13

Theory of Operation

The MM74C922/MM74C923 Keyboard Encoders implement all the logic necessary to interface a 16 or 20 SPST key switch matrix to a digital system. The encoder will convert a key switch closure to a 4 (MM74C922) or 5 (MM74C923) bit nibble. The designer can control both the keyboard scan rate and the key debounce period by altering the oscillator capacitor, C_{OSC} , and the key bounce mask capacitor, C_{MSK} . Thus, the MM74C922/MM74C923's performance can be optimized for many keyboards.

The keyboard encoders connect to a switch matrix that is 4 rows by 4 columns (MM74C922) or 5 rows by 4 columns (MM74C923). When no keys are depressed, the row inputs are pulled high by internal pull-ups and the column outputs sequentially output a logic "0". These outputs are open drain and are therefore low for 25% of the time and otherwise off. The column scan rate is controlled by the oscillator input, which consists of a Schmitt trigger oscillator, a 2-bit counter, and a 2-4-bit decoder.

When a key is depressed, key 0, for example, nothing will happen when the X1 input is off, since Y1 will remain high. When the X1 column is scanned, X1 goes low and Y1 will go low. This disables the counter and keeps X1 low. Y1 going

low also initiates the key bounce circuit timing and locks out the other Y inputs. The key code to be output is a combination of the frozen counter value and the decoded Y inputs. Once the key bounce circuit times out, the data is latched, and the Data Available (DAV) output goes high.

If, during the key closure the switch bounces, Y1 input will go high again, restarting the scan and resetting the key bounce circuitry. The key may bounce several times, but as soon as the switch stays low for a debounce period, the closure is assumed valid and the data is latched.

A key may also bounce when it is released. To ensure that the encoder does not recognize this bounce as another key closure, the debounce circuit must time out before another closure is recognized.

The two-key roll-over feature can be illustrated by assuming a key is depressed, and then a second key is depressed. Since all scanning has stopped, and all other Y inputs are disabled, the second key is not recognized until the first key is lifted and the key bounce circuitry has reset.

The output latches feed TRI-STATE, which is enabled when the Output Enable (\overline{OE}) input is taken low.

LM124/LM224/LM324/LM2902 Low Power Quad Operational Amplifiers

General Description

The LM124 series consists of four independent, high gain, internally frequency compensated operational amplifiers which were designed specifically to operate from a single power supply over a wide range of voltages. Operation from split power supplies is also possible and the low power supply current drain is independent of the magnitude of the power supply voltage.

Application areas include transducer amplifiers, DC gain blocks and all the conventional op amp circuits which now can be more easily implemented in single power supply systems. For example, the LM124 series can be directly operated off of the standard +5V power supply voltage which is used in digital systems and will easily provide the required interface electronics without requiring the additional $\pm 15V$ power supplies.

Unique Characteristics

- In the linear mode the input common-mode voltage range includes ground and the output voltage can also swing to ground, even though operated from only a single power supply voltage
- The unity gain cross frequency is temperature compensated
- The input bias current is also temperature compensated

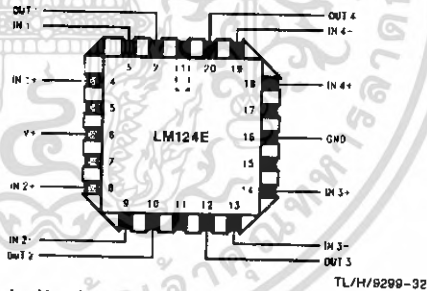
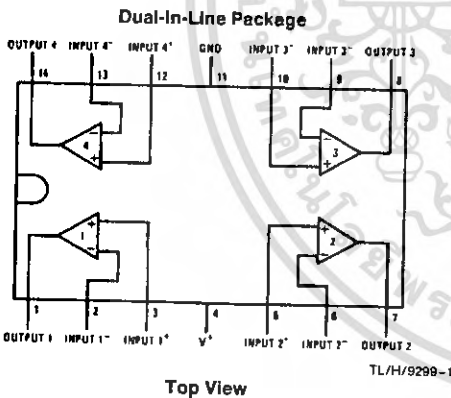
Advantages

- Eliminates need for dual supplies
- Four internally compensated op emps in a single package
- Allows directly sensing near GND and V_{OUT} also goes to GND
- Compatible with all forms of logic
- Power drain suitable for battery operation

Features

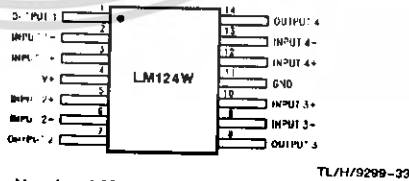
- Internally frequency compensated for unity gain
- Large DC voltage gain 100 dB
- Wide bandwidth (unity gain) (temperature compensated) 1 MHz
- Wide power supply range:
 - Single supply 3V to 32V
 - or dual supplies $\pm 1.5V$ to $\pm 16V$
- Very low supply current drain (700 μA)—essentially independent of supply voltage
- Low input biasing current (temperature compensated) 45 nA
- Low input offset voltage and offset current 2 mV 5 nA
- Input common-mode voltage range includes ground
- Differential input voltage range equal to the power supply voltage
- Large output voltage swing 0V to $V^+ - 1.5V$

Connection Diagram



Order Number LM124AE/883 or LM124E/883
See NS Package Number E20A

Order Number LM124J, LM124AJ, LM124J/883*, LM124AJ/883*, LM224J, LM224AJ, LM324J, LM324M, LM324AM, LM2902M, LM324N, LM324AN or LM2902N
See NS Package Number J14A, M14A or N14A



Order Number LM124AW/883 or LM124W/883
See NS Package Number W14B

*LM124A available per JM38510/11006
**LM124 available per JM38510/11005

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications. (Note 9)

Supply Voltage, V^+	LM124/LM224/LM324	LM2902	LM124/LM224/LM324	LM2902	LM124/LM224/LM324	LM2902
Differential Input Voltage	LM124A/LM224A/LM324A	28V	LM124A/LM224A/LM324A	28V	LM124A/LM224A/LM324A	LM2902
Input Voltage	32V	26V	32V	-0.3V to +26V	-65°C to +150°C	-65°C to +150°C
Input Current	-0.3V to +32V	-0.3V to +26V	-0.3V to +32V	50 mA	260°C	260°C
($V_{IN} < -0.3V$) (Note 3)						
Power Dissipation (Note 1)	50 mA	50 mA	50 mA	1130 mW	260°C	260°C
Molded DIP	1130 mW	1130 mW	1130 mW	1260 mW	215°C	215°C
Cavity DIP	1260 mW	1260 mW	1260 mW	800 mW	220°C	220°C
Small Outline Package	800 mW	800 mW	800 mW			
Output Short-Circuit to GND						
(One Amplifier) (Note 2)						
$V^+ \leq 15V$ and $T_A = 25^\circ C$						
Operating Temperature Range						
LM324/LM324A						
LM224/LM224A						
LM124/LM124A						

Electrical Characteristics $V^+ = +5.0V$, (Note 4), unless otherwise stated

Parameter	Conditions	LM124A		LM224A		LM324A		LM124/LM224		LM324		LM2902		Units
		Min	Max	Min	Max	Min	Max	Min	Max	Min	Max	Min	Max	
Input Offset Voltage	(Note 5) $T_A = 25^\circ C$	1	2	1	3	2	3	2	5	2	7	2	7	mV
Input Bias Current (Note 6)	$I_{IN(+)} \text{ or } I_{IN(-)}$, $V_{CM} = 0V$, $T_A = 25^\circ C$	20	50	40	60	45	100	45	150	45	250	45	250	nA
Input Offset Current	$I_{IN(+)} - I_{IN(-)}$, $V_{CM} = 0V$, $T_A = 25^\circ C$	2	10	2	15	5	30	3	30	5	50	5	50	nA
Input Common-Mode Voltage Range (Note 7)	$V^+ = 30V$, (LM2902, $V^+ = 26V$), $T_A = 25^\circ C$	0	$V^+ - 1.5$	0	$V^+ - 1.5$	0	$V^+ - 1.5$	0	$V^+ - 1.5$	0	$V^+ - 1.5$	0	$V^+ - 1.5$	V
Supply Current	Over Full Temperature Range $R_L = \infty$ On All Op Amps $V^+ = 30V$ (LM2902 $V^+ = 26V$) $V^+ = 5V$	1.5	3	1.5	3	1.5	3	1.5	3	1.5	3	1.5	3	mA
Large Signal Voltage Gain	$V^+ = 15V$, $R_L \geq 2k\Omega$, ($V_O = 1V$ to $11V$), $T_A = 25^\circ C$	50	100	50	100	25	100	50	100	25	100	25	100	V/mV
Common-Mode Rejection Ratio	DC, $V_{CM} = 0V$ to $V^+ - 1.5V$, $T_A = 25^\circ C$	70	85	70	85	65	85	70	85	65	85	50	70	dB
Power Supply Rejection Ratio	$V^+ = 5V$ to $30V$ (LM2902, $V^+ = 5V$ to $26V$), $T_A = 25^\circ C$	65	100	65	100	65	100	65	100	65	100	50	100	dB

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Electrical Characteristics $V^+ = +5.0V$ (Note 4) unless otherwise stated (Continued)

Parameter	Conditions	LM124A		LM224A		LM324A		LM124/LM224		LM324		LM2902		Units
		Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	
Amplifier-to-Amplifier Coupling (Note 8)	$f = 1 \text{ kHz to } 20 \text{ kHz, } T_A = 25^\circ\text{C}$ (Input Referred)	-120			-120			-120			-120			dB
Output Current	Source $V_{IN}^+ = 1V, V_{IN}^- = 0V,$ $V^+ = 15V, V_O = 2V, T_A = 25^\circ\text{C}$	20	40		20	40		20	40		20	40		mA
	Sink $V_{IN}^- = 1V, V_{IN}^+ = 0V,$ $V^+ = 15V, V_O = 2V, T_A = 25^\circ\text{C}$	10	20		10	20		10	20		10	20		mA
Short Circuit to Ground	$V_{IN}^- = 1V, V_{IN}^+ = 0V,$ $V^+ = 15V, V_O = 200 \text{ mV}, T_A = 25^\circ\text{C}$	12	50		12	50		12	50		12	50		μA
	(Note 2) $V^+ = 15V, T_A = 25^\circ\text{C}$	40	60		40	60		40	60		40	60		mA
Input Offset Voltage	(Note 5)		4			4			7			9		mV
Input Offset Voltage Drift	$R_S = 0\Omega$	7	20		7	20		7	30		7	30		$\mu\text{V}/^\circ\text{C}$
Input Offset Current	$ I_{IN(+)} - I_{IN(-)} , V_{CM} = 0V$		30			30			75			150		nA
Input Offset Current Drift	$R_S = 0\Omega$	10	200		10	200		10	300		10	300		pA/ $^\circ\text{C}$
Input Bias Current	$I_{IN(+)} \text{ or } I_{IN(-)}$	40	100		40	100		40	200		40	500		nA
Input Common-Mode Voltage Range (Note 7)	$V^+ = +30V$ (LM2902, $V^+ = 26V$)	0	$V^+ - 2$	0	$V^+ - 2$	0	$V^+ - 2$	0	$V^+ - 2$	0	$V^+ - 2$	0	$V^+ - 2$	V
Large Signal Voltage Gain	$V^+ = +15V$ (V_O Swing = 1V to 11V) $R_L \geq 2 \text{ k}\Omega$	25			25			15			15			V/mV
	$V^+ = 30V$ (LM2902, $V^+ = 26V$) $R_L \geq 2 \text{ k}\Omega$	26			26			26			26			V
Output Voltage Swing	V_{OH} (LM2902, $V^+ = 26V$) $R_L = 2 \text{ k}\Omega$	27	28		27	28		27	28		27	28		V
	V_{OL} $V^+ = 5V, R_L = 10 \text{ k}\Omega$	5	20		5	20		5	20		5	20		mV

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Parameter	Conditions	LM124A			LM224A			LM324A			LM124/LM224			LM324			LM2902			Units
		Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	
Output Current	Source $V_O = 2V$	$V_{IN}^+ = +1V,$ $V_{IN}^- = 0V, V^+ = 15V$			10	20	20	10	20	20	10	20	10	20	10	20	10	20	20	mA
	Sink	$V_{IN}^- = +1V,$ $V_{IN}^+ = 0V, V^+ = 15V$			10	15	15	5	8	8	5	8	5	8	5	8	5	8	8	

Note 1: For operating at high temperatures, the LM324/LM324A/LM2902 must be derated based on a $+125^\circ C$ maximum junction temperature and a thermal resistance of $88^\circ C/W$ which applies for the device soldered in a printed circuit board, operating in a still air ambient. The LM224/LM224A and LM124/LM124A can be derated based on a $+150^\circ C$ maximum junction temperature. The dissipation is the total of all four amplifiers—use external resistors, where possible, to allow the amplifier to saturate or to reduce the power which is dissipated in the integrated circuit.

Note 2: Short circuits from the output to V^+ can cause excessive heating and eventual destruction. When considering short-circuits that exceed the power dissipation ratings and cause eventual destruction, destructive dissipation can result from simultaneous shorts on all amplifiers. V^+ . All values of supply voltage in excess of $+15V$, continuous short-circuits can exceed the power dissipation ratings and cause eventual destruction.

Note 3: This input current will only exist when the voltage at any of the input leads is driven negative. It is due to the collector-base junction of the input PNP transistors becoming forward biased and thereby acting as input diode clamps. In addition to this diode action, there is also lateral NPN parasitic transistor action on the IC chip. This transistor action can cause the output voltages of the op amp to go to the V^+ voltage level (or to ground for a large overdrive) for the time duration that an input is driven negative. This is not destructive and normal output states will re-establish when the input voltage, which was negative, again returns to a value greater than $-0.3V$ (at $25^\circ C$).

Note 4: These specifications are limited to $0^\circ C \leq T_A \leq +70^\circ C$, and the LM2902 specifications are limited to $-55^\circ C \leq T_A \leq +125^\circ C$ for the LM124/LM124A. With the LM224/LM224A, all temperature specifications are limited to $-25^\circ C \leq T_A \leq +85^\circ C$, the LM324/LM324A temperature specifications are limited to $0^\circ C \leq T_A \leq +85^\circ C$.

Note 5: $V_O = 1.4V, R_g = 0\Omega$ with V^+ from $5V$ to $30V$; and over the full input common-mode range ($0V$ to $V^+ - 1.5V$) for LM2902, V^+ from $5V$ to $26V$.

Note 6: The direction of the input current is out of the IC due to the PNP input stage. This current is essentially constant, independent of the state of the output so no loading change exists on the input lines.

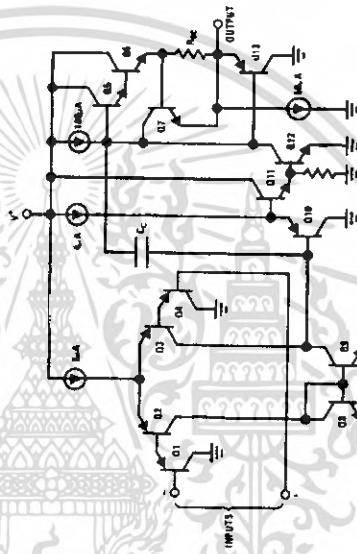
Note 7: The input common-mode voltage of either input signal voltage should not be allowed to go negative by more than $0.3V$ (at $25^\circ C$). The upper end of the common-mode voltage range is $V^+ - 1.5V$ (at $25^\circ C$), but either or both inputs can go to $+32V$ without damage ($+28V$ for LM2902), independent of the magnitude of V^+ .

Note 8: Due to proximity of external components, insure that coupling is not originating via stray capacitance between these external parts. This typically can be detected as this type of capacitance increases at higher frequencies.

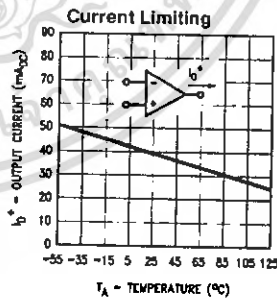
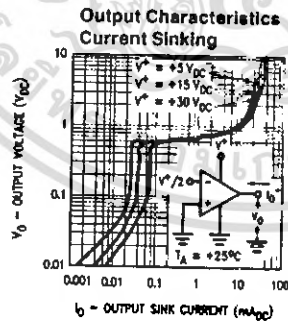
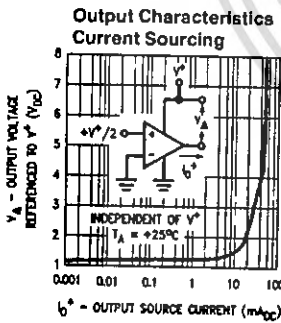
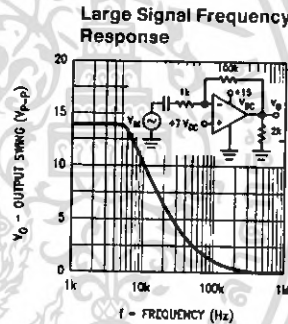
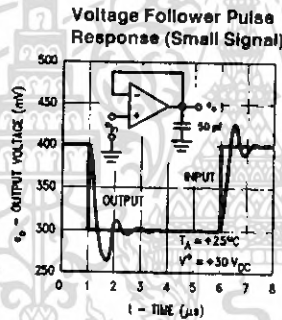
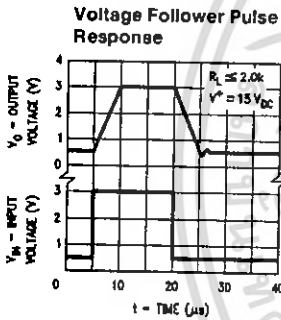
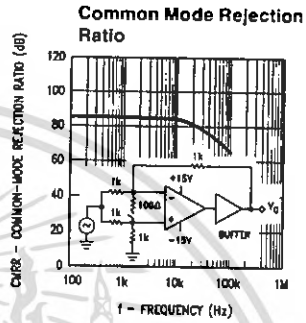
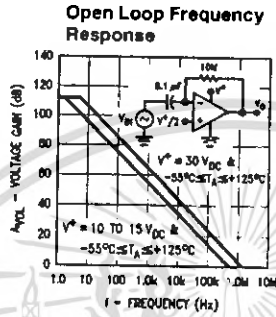
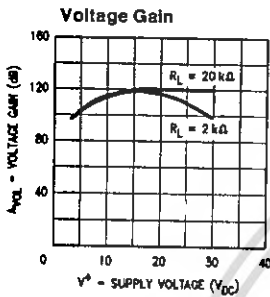
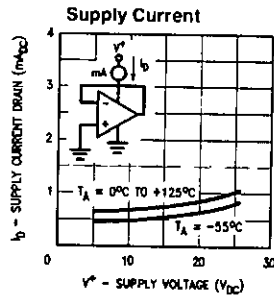
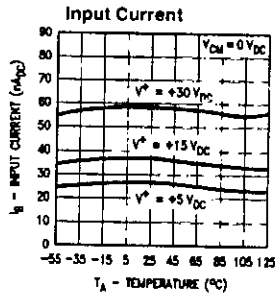
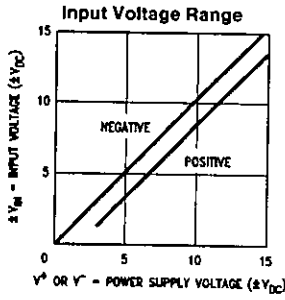
Note 9: Refer to RETS124AX for LM124A, military specifications and refer to RETS124AX for LM124 military specifications.

Note 10: Human body model, $1.5k\Omega$ in series with $100pF$.

Schematic Diagram (Each Amplifier)



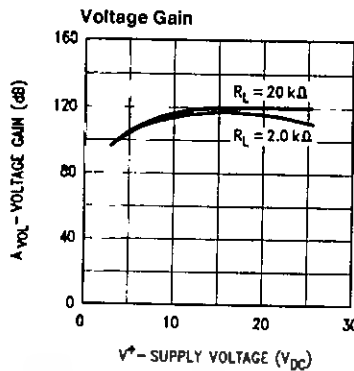
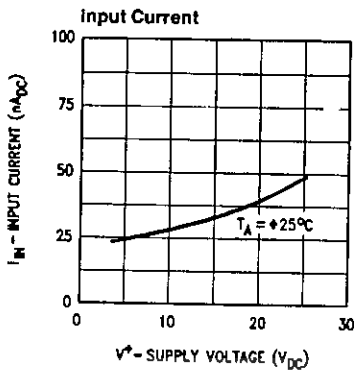
Typical Performance Characteristics



TL/H/8298-3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Performance Characteristics (LM2902 only)



TL/H/9299-4

Application Hints

The LM124 series are op amps which operate with only a single power supply voltage, have true-differential inputs, and remain in the linear mode with an input common-mode voltage of 0 V_{DC}. These amplifiers operate over a wide range of power supply voltage with little change in performance characteristics. At 25°C amplifier operation is possible down to a minimum supply voltage of 2.3 V_{DC}.

The pinouts of the package have been designed to simplify PC board layouts. Inverting inputs are adjacent to outputs for all of the amplifiers and the outputs have also been placed at the corners of the package (pins 1, 7, 8, and 14).

Precautions should be taken to insure that the power supply for the integrated circuit never becomes reversed in polarity or that the unit is not inadvertently installed backwards in a test socket as an unlimited current surge through the resulting forward diode within the IC could cause fusing of the internal conductors and result in a destroyed unit.

Large differential input voltages can be easily accommodated and, as input differential voltage protection diodes are not needed, no large input currents result from large differential input voltages. The differential input voltage may be larger than V⁺ without damaging the device. Protection should be provided to prevent the input voltages from going negative more than -0.3 V_{DC} (at 25°C). An input clamp diode with a resistor to the IC input terminal can be used.

To reduce the power supply drain, the amplifiers have a class A output stage for small signal levels which converts to class B in a large signal mode. This allows the amplifiers to both source and sink large output currents. Therefore both NPN and PNP external current boost transistors can be used to extend the power capability of the basic amplifiers. The output voltage needs to raise approximately 1 diode drop above ground to bias the on-chip vertical PNP transistor for output current sinking applications.

For ac applications, where the load is capacitively coupled to the output of the amplifier, a resistor should be used, from the output of the amplifier to ground to increase the class A bias current and prevent crossover distortion.

Where the load is directly coupled, as in dc applications, there is no crossover distortion.

Capacitive loads which are applied directly to the output of the amplifier reduce the loop stability margin. Values of 50 pF can be accommodated using the worst-case non-inverting unity gain connection. Large closed loop gains or resistive isolation should be used if larger load capacitance must be driven by the amplifier.

The bias network of the LM124 establishes a drain current which is independent of the magnitude of the power supply voltage over the range of from 3 V_{DC} to 30 V_{DC}.

Output short circuits either to ground or to the positive power supply should be of short time duration. Units can be destroyed, not as a result of the short circuit current causing metal fusing, but rather due to the large increase in IC chip dissipation which will cause eventual failure due to excessive junction temperatures. Putting direct short-circuits on more than one amplifier at a time will increase the total IC power dissipation to destructive levels, if not properly protected with external dissipation limiting resistors in series with the output leads of the amplifiers. The larger value of output source current which is available at 25°C provides a larger output current capability at elevated temperatures (see typical performance characteristics) than a standard IC op amp.

The circuits presented in the section on typical applications emphasize operation on only a single power supply voltage. If complementary power supplies are available, all of the standard op amp circuits can be used. In general, introducing a pseudo-ground (a bias voltage reference of V⁺/2) will allow operation above and below this value in single power supply systems. Many application circuits are shown which take advantage of the wide input common-mode voltage range which includes ground. In most cases, input biasing is not required and input voltages which range to ground can easily be accommodated.

LM78XX Series Voltage Regulators

General Description

The LM78XX series of three terminal regulators is available with several fixed output voltages making them useful in a wide range of applications. One of these is local on card regulation, eliminating the distribution problems associated with single point regulation. The voltages available allow these regulators to be used in logic systems, instrumentation, HiFi, and other solid state electronic equipment. Although designed primarily as fixed voltage regulators these devices can be used with external components to obtain adjustable voltages and currents.

The LM78XX series is available in an aluminum TO-3 package which will allow over 1.0A load current if adequate heat sinking is provided. Current limiting is included to limit the peak output current to a safe value. Safe area protection for the output transistor is provided to limit internal power dissipation. If internal power dissipation becomes too high for the heat sinking provided, the thermal shutdown circuit takes over preventing the IC from overheating.

Considerable effort was expended to make the LM78XX series of regulators easy to use and minimize the number

of external components. It is not necessary to bypass the output, although this does improve transient response. Input bypassing is needed only if the regulator is located far from the filter capacitor of the power supply.

For output voltage other than 5V, 12V and 15V the LM117 series provides an output voltage range from 1.2V to 57V.

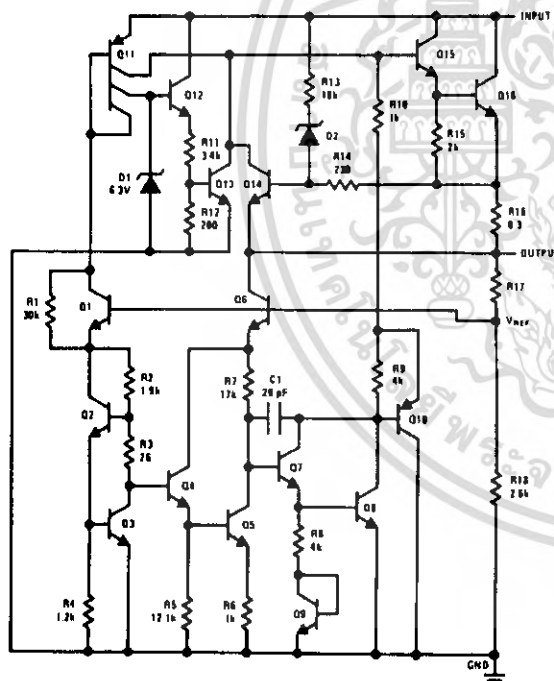
Features

- Output current in excess of 1A
- Internal thermal overload protection
- No external components required
- Output transistor safe area protection
- Internal short circuit current limit
- Available in the aluminum TO-3 package

Voltage Range

LM7805C	5V
LM7812C	12V
LM7815C	15V

Schematic and Connection Diagrams



TL/H/7746-1

**Metal Can Package
TO-3 (K)
Aluminum**



Bottom View

Order Number LM7805CK,
LM7812CK or LM7815CK
See NS Package Number KC02A

**Plastic Package
TO-220 (T)**



Top View

Order Number LM7805CT,
LM7812CT or LM7815CT
See NS Package Number T03B

Absolute Maximum Ratings

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Input Voltage ($V_O = 5V, 12V$ and $15V$) 35V
 Internal Power Dissipation (Note 1) Internally Limited
 Operating Temperature Range (T_A) 0°C to $+70^\circ\text{C}$

Maximum Junction Temperature
 (K Package) 150°C
 (T Package) 150°C
 Storage Temperature Range -65°C to $+150^\circ\text{C}$
 Lead Temperature (Soldering, 10 sec.)
 TO-3 Package K 300°C
 TO-220 Package T 230°C

Electrical Characteristics LM78XXC (Note 2) $0^\circ\text{C} \leq T_j \leq 125^\circ\text{C}$ unless otherwise noted.

Output Voltage			5V			12V			15V			Units	
Input Voltage (unless otherwise noted)			10V			19V			23V				
Symbol	Parameter	Conditions	Min	Typ	Max	Min	Typ	Max	Min	Typ	Max		
V _O	Output Voltage	$T_j = 25^\circ\text{C}, 5\text{ mA} \leq I_O \leq 1\text{ A}$	4.8	5	5.2	11.5	12	12.5	14.4	15	15.6	V	
		$P_D \leq 15\text{ W}, 5\text{ mA} \leq I_O \leq 1\text{ A}$	4.75		5.25	11.4		12.6	14.25		15.75	V	
		$V_{\text{MIN}} \leq V_{\text{IN}} \leq V_{\text{MAX}}$	(7.5 $\leq V_{\text{IN}} \leq 20$)			(14.5 $\leq V_{\text{IN}} \leq 27$)			(17.5 $\leq V_{\text{IN}} \leq 30$)			V	
V _O	Line Regulation	$I_O = 500\text{ mA}$	$T_j = 25^\circ\text{C}$	3	50	4	120	4	150			mV	
			ΔV_{IN}	(7 $\leq V_{\text{IN}} \leq 25$)			(14.5 $\leq V_{\text{IN}} \leq 30$)			(17.5 $\leq V_{\text{IN}} \leq 30$)		V	
			$0^\circ\text{C} \leq T_j \leq +125^\circ\text{C}$		50		120		150		150	mV	
		$I_O \leq 1\text{ A}$	ΔV_{IN}	(8 $\leq V_{\text{IN}} \leq 20$)			(15 $\leq V_{\text{IN}} \leq 27$)			(18.5 $\leq V_{\text{IN}} \leq 30$)		V	
			$T_j = 25^\circ\text{C}$		50		120		150		150	mV	
			ΔV_{IN}	(7.5 $\leq V_{\text{IN}} \leq 20$)			(14.6 $\leq V_{\text{IN}} \leq 27$)			(17.7 $\leq V_{\text{IN}} \leq 30$)		V	
I _O	Load Regulation	$T_j = 25^\circ\text{C}$	$5\text{ mA} \leq I_O \leq 1.5\text{ A}$	10	50	12	120	12	150			mV	
			$250\text{ mA} \leq I_O \leq 750\text{ mA}$		25		60		75		75	mV	
			$5\text{ mA} \leq I_O \leq 1\text{ A}, 0^\circ\text{C} \leq T_j \leq +125^\circ\text{C}$		50		120		150		150	mV	
		Quiescent Current	$I_O \leq 1\text{ A}$	$T_j = 25^\circ\text{C}$		8		8		8		8	mA
				$0^\circ\text{C} \leq T_j \leq +125^\circ\text{C}$		8.5		8.5		8.5		8.5	mA
						0.5		0.5		0.5		0.5	mA
V _O	Quiescent Current Change	$5\text{ mA} \leq I_O \leq 1\text{ A}$		1.0		1.0		1.0		1.0	mA		
		$T_j = 25^\circ\text{C}, I_O \leq 1\text{ A}$		1.0		1.0		1.0		1.0	mA		
		$V_{\text{MIN}} \leq V_{\text{IN}} \leq V_{\text{MAX}}$	(7.5 $\leq V_{\text{IN}} \leq 20$)			(14.6 $\leq V_{\text{IN}} \leq 27$)			(17.9 $\leq V_{\text{IN}} \leq 30$)		V		
		$I_O \leq 500\text{ mA}, 0^\circ\text{C} \leq T_j \leq +125^\circ\text{C}$		1.0		1.0		1.0		1.0	mA		
V _O	Output Noise Voltage	$T_A = 25^\circ\text{C}, 10\text{ Hz} \leq f \leq 100\text{ kHz}$		40		75		90			μV		
		V_{IN}	Ripple Rejection	$f = 120\text{ Hz}$	$I_O \leq 1\text{ A}, T_j = 25^\circ\text{C}$ or $I_O \leq 500\text{ mA}$ $0^\circ\text{C} \leq T_j \leq +125^\circ\text{C}$	62	80	55	72	54	70	dB	
V _{OUT}	Dropout Voltage	$T_j = 25^\circ\text{C}, I_{\text{OUT}} = 1\text{ A}$		2.0		2.0		2.0		2.0	V		
		$f = 1\text{ kHz}$		8		18		19		19	m Ω		
V _{OUT}	Short-Circuit Current	$T_j = 25^\circ\text{C}$		2.1		1.5		1.2		1.2	A		
		$T_j = 25^\circ\text{C}$		2.4		2.4		2.4		2.4	A		
		$0^\circ\text{C} \leq T_j \leq +125^\circ\text{C}, I_O = 5\text{ mA}$		0.6		1.5		1.8		1.8	mV/ $^\circ\text{C}$		
		Input Voltage Required to Maintain Line Regulation	$T_j = 25^\circ\text{C}, I_O \leq 1\text{ A}$		7.5		14.6		17.7			V	

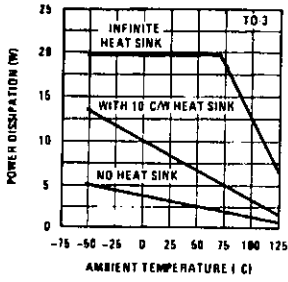
Note 1: Thermal resistance of the TO-3 package (K, KC) is typically $4^\circ\text{C}/\text{W}$ junction to case and $35^\circ\text{C}/\text{W}$ case to ambient. Thermal resistance of the TO-220 package (T) is typically $4^\circ\text{C}/\text{W}$ junction to case and $50^\circ\text{C}/\text{W}$ case to ambient.

Note 2: All characteristics are measured with capacitor across the input of $0.22\ \mu\text{F}$, and a capacitor across the output of $0.1\ \mu\text{F}$. All characteristics except noise voltage and ripple rejection ratio are measured using pulse techniques ($t_w \leq 10\text{ ms}$, duty cycle $\leq 5\%$). Output voltage changes due to changes in internal temperature must be taken into account separately.

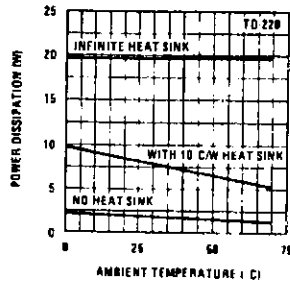
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Performance Characteristics

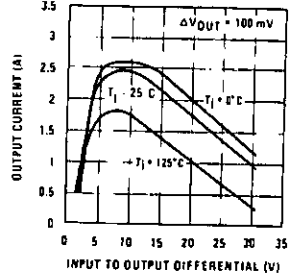
Maximum Average Power Dissipation



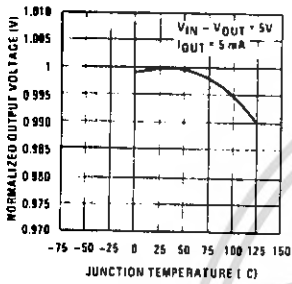
Maximum Average Power Dissipation



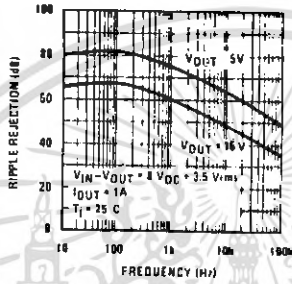
Peak Output Current



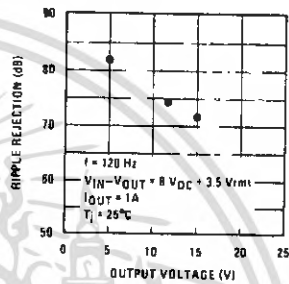
Output Voltage (Normalized to 1V at $T_J = 25^\circ\text{C}$)



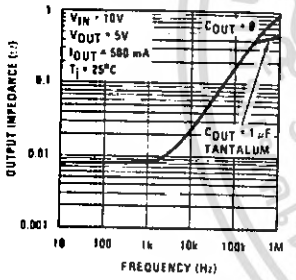
Ripple Rejection



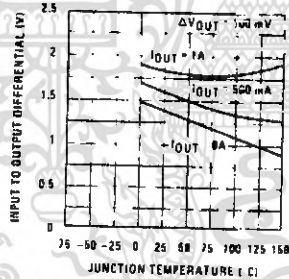
Ripple Rejection



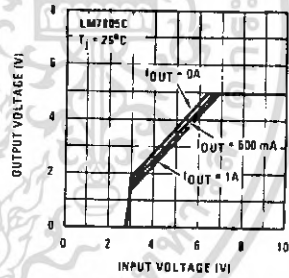
Output Impedance



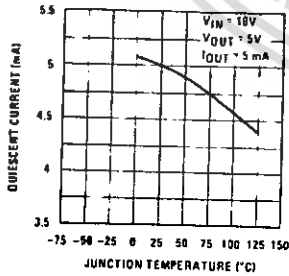
Dropout Voltage



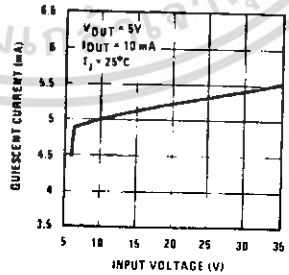
Dropout Characteristics



Quiescent Current



Quiescent Current

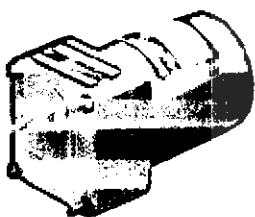


TL/H/7746-4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Oriental Motor U.S.A. Corp.
 1500 W 237th Street
 Torrance, CA 90505
 Tel: 800-418-7903 Fax: 800-309-7999
 www.orientalmotor.com

5IK40RGN-CWE / 5GN50KA. AC Speed Control Motor



AC Speed Control Motor

Easy to use
 Speed control function
 Global safety standard compliant

FEATURES

Brand	ORIENTAL MOTOR ®
Type	AC Motor
Frame Size	3.54 in. sq.
Power HP (W)	1/19 HP (40W)
Supply	Single-Phase 220/230 VAC
Ratio (X:1)	50 :1
Magnetic Brake	Not Equipped
Weight (lb-in)	88 81
Motor Load Inertia	10250 oz-in ²
Speed Range (r/min)	1.8 ~ 32
Lead Time to Ship	7 Business Days (1-5 pcs)
CE Compliant	No
Standards	UL CE CSA EN

Connection and Operation

Names and Functions of Speed Control Pack Parts

External power supply (24 VDC) is necessary.

Speed Control Pack Front Panel

LED Display			
Display	Color	Function	Lighting Condition
POWER	Green	Power indicator	When both the AC power and the DC power are on
CW	Green	Signal input indicator	When a signal is input to CW
CCW	Green	Signal input indicator	When a signal is input to CCW
SET	Green	Speed setting method indicator	When a signal is input to SPEED SET
FREE	Green	Signal input indicator	When a signal is input to FREE

Internal speed potentiometer
This is used when the internal speed potentiometer is set by speed controller switch input

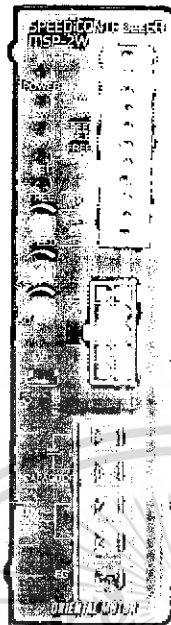
Acceleration/Deceleration time potentiometer
This is used when the acceleration/deceleration time is set

Do not use this switch. Leave it at the factory setting ON.

13, 14 Capacitor connection terminals

15, 16 Power supply input terminals

17 Frame ground terminal



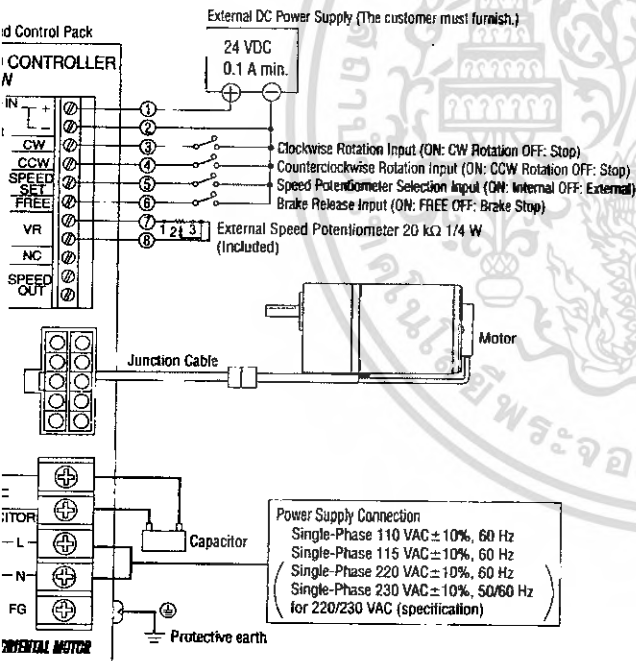
1, 2 Signal power supply terminals
Connect the 24 VDC power supply (The customer must furnish the power supply.)

3)~11) Signal input/output terminals	
Name	Name of signal
3) CW	Clockwise rotation input
4) CCW	Counterclockwise rotation input
5) SPEED SET	Speed Potentiometer Selection Input
6) FREE	Brake release input
7), 8) VR	Speed control input
9) NC	
10), 11) SPEED OUT	Speed output (Regenerator signal)

12 Connector for motor

18 Protective earth terminal (Screw size: M4)

Connection Diagrams



To check the motor speed visually (the speed at the motor output shaft or at the gearhead output shaft), a speed indicator model **SDM496** (Sold separately) is available. Motor Speed Indicator Page A-263

How to connect a capacitor Page A-277

In the Connection diagram, the bold lines indicate the power line, and the other lines indicate signal lines. Large current run through the bold lines indicated in the wiring diagram. Use wires with cross sectional area of 0.75 mm² or larger for these lines.

Use one speed control pack per motor.

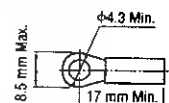
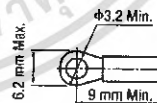
When motors are running, a voltage of over the motor power supply voltage is applied across the terminals of capacitor. So, be careful of the connecting work.

Replace the plastic cover over the power cord terminal block after connection.

Terminals

Round Terminal with Insulation
Power Supply Terminal
Capacitor Connecting Terminal
Size: for M3

Protective Earth Terminal
Size: for M4



[Signal Power Supply Input Terminal, Input/Output Signal Terminal]

When a crimp terminal is used for connection, use such terminals as shown below. A crimp terminal used varies with the size of cable. And, applicable cable size when the terminals below are used is AWG26-18.

Manufacturer: Phoenix Contact

AI 0.25-6 Applicable wire size: AWG26-24 (0.14~0.2 mm²)

AI 0.34-6 Applicable wire size: AWG22 (0.35 mm²)

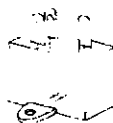
AI 0.5-6 Applicable wire size: AWG20 (0.5 mm²)

AI 0.75-6 Applicable wire size: AWG18 (0.75 mm²)

Wiring Diagram for 4-Terminal Capacitor

Two of the capacitor are connected as shown in the figure.

For wire connection, use one lead wire per terminal.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้