

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

การขับเคลื่อนมอเตอร์เหนี่ยวนำแบบควบคุมเวกเตอร์ฟลักซ์  
FLUX VECTOR CONTROL INDUCTION MOTOR DRIVE



นาย กิตติพงษ์ พรหมสุคนธ์  
นาย ขจรภพ เทศลำใย  
นาย อธิระพงษ์ คู่สกุลนิรันดร์

เลขหมู่.....  
เลขทะเบียน..... 72166  
วัน,เดือน,ปี..... 11 ส.ย. 2550

b. 117 64259  
i.....

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต  
สาขาวิชาวิศวกรรมไฟฟ้า  
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง  
ปีการศึกษา 2549

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปีการศึกษา 2549

การขับเคลื่อนมอเตอร์เหนี่ยวนำแบบควบคุมเวกเตอร์ฟลักซ์  
FLUX VECTOR CONTROL INDUCTION MOTOR DRIVE



รองศาสตราจารย์ ดร. วิจิตร กิณเรศ  
อาจารย์ ชัยทัศน์ มณีอินทร์  
อาจารย์ เฉลิมชาติ มานพ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญาโทปีการศึกษา 2549

ภาควิชาวิศวกรรมไฟฟ้า

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

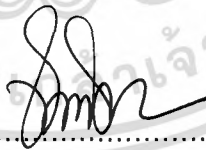
เรื่อง การขับเคลื่อนมอเตอร์เหนี่ยวนำแบบควบคุมเวกเตอร์ฟลักซ์

ผู้จัดทำ

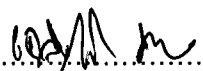
1. นาย กิตติพงษ์ พรหมสุคนธ์
2. นาย ขจรภาพ เทศลำไย
3. นาย ชีระพงษ์ คู่สกุลนิรันดร์



..... อาจารย์ที่ปรึกษา  
( รองศาสตราจารย์ ดร. วิจิตร กิณเรศ )



..... อาจารย์ที่ปรึกษา  
( อาจารย์ ชัยทัตน์ มณีอินทร์ )



..... อาจารย์ที่ปรึกษา  
( อาจารย์ เฉลิมชาติ มานพ )

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## การขับเคลื่อนมอเตอร์เหนี่ยวนำแบบควบคุมเวกเตอร์ฟลักซ์

นาย กิตติพงษ์ พรหมสุคนธ์

นาย ขจรภพ เทศลำใย

นาย ชีระพงษ์ คู่สกุลนิรันดร์

รศ. ดร. วิจิตร กิณเรศ อาจารย์ที่ปรึกษา

อ. ชัยทัศน์ มณีอินทร์ อาจารย์ที่ปรึกษา

อ. เฉลิมชาติ มานพ อาจารย์ที่ปรึกษา

ปีการศึกษา 2549

### บทคัดย่อ

ปฏิญานินพนธ์เล่มนี้ เป็นการนำเสนอควบคุมมอเตอร์เหนี่ยวนำสามเฟสแบบ การควบคุมเวกเตอร์โดยง่ายด้วยไมโครคอนโทรลเลอร์ dsPIC ขนาด 16 บิต ซึ่งได้ออกแบบให้ มีโครงสร้างและการคำนวณให้ง่ายเพื่อลดเวลาในการคำนวณลงได้ รวมทั้งได้นำเสนอโวลต์เตท ซอสอินเวอร์เตอร์ชนิดควบคุมกระแสโดยหลักการของฮิสเตอร์รีซิสแบนด์สองช่วงซึ่งสามารถใช้ งานร่วมกันได้ โดยอินเวอร์เตอร์นี้ใช้หลักการของโวลต์เตท สเปซเวกเตอร์ซึ่งจะพิจารณาใช้ zero space voltage vector ที่ถูกต้องเพื่อลดความถี่ในการส่ง รวมถึงการจำลองการทำงานโดย ใช้โปรแกรม MATLAB เพื่อศึกษาการเปลี่ยนแปลงความเร็วของโรเตอร์ที่ต้องการกับกระแสที่ ขดลวดสเตเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**FLUX VECTOR CONTROL INDUCTION MOTOR DRIVE**

Kitipong Promsukhon

Khajornphop Thetlamyai

Teerapong Kusakulnirun

Assoc. Prof. Dr. Vijit Kinnares Advisor

Chaitat Manee-in Advisor

Chareomchat Manop Advisor

2006

**ABSTRACT**

This project presents a simple vector control induction motor drive by using 16 bit microcontroller dsPIC, which is designed for both hardware and simple algorithm to reduce calculation time. Additionally double hysteresis band current controlled voltage source inverter is proposed which can be used together very well. This inverter is based on voltage space vector principle considering zero voltage vector to reduce switching frequency. In addition, simulation of system by using MATLAB program is included for study speed response and stator current characteristics.

## กิตติกรรมประกาศ

การทำโครงการและปริญญาานิพนธ์ฉบับนี้ สามารถลุล่วงไปได้ด้วยดี เนื่องจากได้รับความกรุณาเป็นอย่างสูงจาก รศ.ดร.วิจิตร กิณเรศ และอาจารย์ชัยทัต มณีอินทร์ อาจารย์ที่ปรึกษาโครงการ ที่ได้ให้คำแนะนำและความช่วยเหลือชี้แนะสิ่งต่างๆตลอดการทำโครงการนี้ ซึ่งผู้จัดทำโครงการเองมีความรู้สึกซาบซึ้งในความกรุณาของท่านเป็นอย่างยิ่ง

ขอบคุณเฟส ที่ช่วยดูการทำระบบจำลองในโปรแกรม MATLAB ทำให้การทำงานสามารถลุล่วงไปได้ด้วยดี

ขอบคุณพี่ปริญาเอกและปริญาโทหลายๆคนที่ให้คำปรึกษาชี้แนะด้วยดีมาโดยตลอด โดยเฉพาะ พี่อาจารย์แก้ว พี่เบิร์ต พี่แจ๊ค

ขอบคุณเพื่อนๆร่วมห้องปฏิบัติการ นักศึกษาวิศวกรรมไฟฟ้า ที่ให้ความช่วยเหลือ ชี้แนะ คอยให้กำลังใจอย่างต่อเนื่องตลอดการศึกษาของผู้จัดทำ

ขอบคุณห้องสมุด KMITL ทั้งหอกลางและคณะวิศวกรรมศาสตร์

ขอบคุณภาควิชาวิศวกรรมไฟฟ้าสำหรับห้องวิจัยและเครื่องมือวัดต่างๆในการทำโครงการชิ้นนี้

ท้ายที่สุดนี้ผู้จัดทำขอกราบขอบพระคุณ คุณพ่อและคุณแม่ ที่เป็นผู้เลี้ยงดูอบรมสั่งสอน ให้ความรู้ สิ่งที่ดี ทำให้ผู้จัดทำสามารถบรรลุจุดมุ่งหมายที่ตั้งไว้ด้วยดี และเป็นผู้ให้กำลังใจเรื่อยมา ตลอดจนเป็นผู้สนับสนุนให้ทุกสิ่งทุกอย่างมาโดยตลอด

คุณค่าและประโยชน์ของการทำโครงการและปริญญาานิพนธ์ฉบับนี้ ผู้จัดทำขอมอบให้แก่ บิดา มารดา คุณครูบาอาจารย์และผู้มีพระคุณทุกท่าน

# สารบัญ

	หน้า
บทคัดย่อ.....	I
ABSTRACT.....	II
สารบัญรูป.....	VI
สารบัญตาราง.....	IX
กำหนดสัญลักษณ์.....	X
บทที่ 1 บทนำ.....	1
1.1 ความสำคัญของปัญหา.....	2
1.2 วัตถุประสงค์ของการวิจัย.....	2
1.3 ขอบเขตและข้อกำหนดในการวิจัย.....	2
1.4 ขั้นตอนและวิธีการดำเนินงาน.....	3
1.5 ประโยชน์ที่ได้รับจากการวิจัย.....	3
บทที่ 2 ทฤษฎีที่เกี่ยวข้อง.....	4
2.1 ทฤษฎีของมอเตอร์เหนี่ยวนำสามเฟส.....	4
2.1.1 หลักการของมอเตอร์เหนี่ยวนำ.....	4
2.1.2 วงจรสมมูลย์.....	7
2.1.3 การวิเคราะห์วงจรสมมูลย์.....	9
2.1.4 วิธีการควบคุมความเร็วของมอเตอร์ไฟฟ้าเหนี่ยวนำ.....	12
2.1.5 อินเวอร์เตอร์ที่ใช้ในการขับเคลื่อนมอเตอร์เหนี่ยวนำ.....	17
2.2 ทฤษฎีการควบคุมมอเตอร์เหนี่ยวนำแบบเวกเตอร์ฟลักซ์.....	17
2.2.1 ทฤษฎีเบื้องต้น.....	17
2.2.2 Schematic พื้นฐานของการควบคุมแบบเวกเตอร์ฟลักซ์.....	19
2.2.3 ตำแหน่งของโรเตอร์ฟลักซ์ (Rotor Flux Position).....	20
2.2.4 การวิเคราะห์แบบเวกเตอร์ของมอเตอร์เหนี่ยวนำกระแสสลับ.....	21
2.2.5 Space Vector .....	22
2.2.6 การเปลี่ยนแกน (Transformation Axis).....	23
2.2.7 การเปลี่ยนกรอบอ้างอิง ( Frame Mapping ).....	26
2.3 หลักการของการควบคุมแบบเวกเตอร์ฟลักซ์.....	28
2.3.1 สมการแรงบิด ( Torque Equation ).....	29

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3.2 เงื่อนไขของการควบคุมแบบเวกเตอร์ฟลักซ์ ( Field Orientation Conditions ).....	30
2.3.3 การปรับค่าสนามแม่เหล็กที่โรเตอร์.....	31
2.4 อินเวอร์เตอร์ (Current Controlled VSI).....	32
บทที่ 3 การออกแบบและการสร้าง	
3.1 บทนำ.....	34
3.2 การออกแบบวงจรกำลัง.....	35
3.3 การออกแบบวงจรควบคุมการทำงาน.....	36
3.3.1 วงจรฮิสเตอร์รีซิสแบน (hystersis band).....	37
3.3.2 วงจรเดทไทม์ (dead time).....	38
3.3.3 วงจรแยกกันทางแสง (Opto Isolator).....	40
3.3.4 วงจรขับนำสวิตช์เกต (gate driver).....	41
3.3.5 วงจรแปลงสัญญาณดิจิทัลเป็นอนาล็อก.....	42
3.3.6 วงจรยกระดับแรงดัน (Offset circuit).....	43
3.3.7 วงจรวงจรตรวจจับและป้อนกลับของกระแส.....	44
3.4 วงจรไฟเลี้ยง (supply circuit).....	45
บทที่ 4 การสร้างระบบจำลองการควบคุมมอเตอร์เหนี่ยวนำกระแสสลับแบบเวกเตอร์.....	46
4.1 บล็อกไดอะแกรมของการควบคุมมอเตอร์เหนี่ยวนำแบบเวกเตอร์ฟลักซ์ที่จำลองขึ้น .....	47
4.2 ผลการจำลอง.....	48
4.3 สรุปและวิเคราะห์ผลการทดลอง.....	57
บทที่ 5 ผลการทดลอง.....	58
5.1 แรงดันเอาต์พุตระหว่างเฟส.....	58
5.2 แรงดันเอาต์พุตระหว่างไลน์และกระแส.....	59
บทที่ 6 บทสรุปและเสนอแนวทางที่จะดำเนินงาน.....	69

ภาคผนวก ก

ตัวอย่างของโปรแกรมที่ใช้ในการทำงานในส่วนสร้างสัญญาณไซน์อ้างอิง ปรับความถี่ได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ข

รูปวงจรรจริง.

ภาคผนวก ค

รายละเอียดบางส่วนของอุปกรณ์หลักที่ใช้

กิตติกรรมประกาศ

เอกสารอ้างอิง



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญรูป

รูปที่	หน้า
2.1 แสดงวงจรสมมูลต่อเฟสของมอเตอร์เหนี่ยวนำ.....	8
2.2 วงจรสมมูลแบบใกล้เคียงของมอเตอร์เหนี่ยวนำ.....	9
2.3 วงจรอย่างง่ายของมอเตอร์เหนี่ยวนำ.....	11
2.4 กราฟแรงบิด-ความเร็วของมอเตอร์เหนี่ยวนำ.....	13
2.5 แสดงการเปลี่ยนแปลงแรงดัน แรงบิด กระแสสเตเตอร์กับความถี่.....	15
2.6 กราฟแสดงแรงบิด-ความเร็วมอเตอร์เมื่อควบคุมแบบ VVVF.....	16
2.7 แนวแกนสามแม่เหล็ก d และ q .....	18
2.8 แสดงบล็อกไดอะแกรมภาพรวมของการควบคุมแบบเวกเตอร์ฟลักซ์ .....	19
2.9 กระแส แรงดัน และโรเตอร์ฟลักซ์สเปซเวกเตอร์ในแนวแกนมุมอ้างอิง d, q และ ความสัมพันธ์กับ a, b, c และแกนอ้างอิง $\alpha, \beta$ .....	20
2.10 เฟสเซอร์ของกระแสที่สเตเตอร์บนกรอบอ้างอิงของขดลวดสเตเตอร์.....	21
2.11 CLARKE TRANSFORM.....	24
2.12 INVERSE CLARKE TRANSFORM.....	25
2.13 PARK TRANSFORM.....	26
2.14 INVERSE PARK TRANSFORM.....	27
2.15 แสดง Diagram และ Space Voltage Vector ของ Inverter.....	32
2.16 แสดงไดอะแกรมของ Current Inverter.....	33
3.1 วงจรกำลัง (วงจรเรียงกระแสและวงจรอินเวอร์เตอร์).....	35
3.2 บล็อกไดอะแกรมแสดงวงจรควบคุม.....	36
3.3 วงจรฮีสเตอร์รีซิสแบน (hysteresis band).....	37
3.4 วงจร deadtime.....	38
3.5 สัญญาณที่ได้จากวงจร deadtime.....	39
3.6 วงจรแยกกันทางแสง (Opto Isolator).....	40
3.7 วงจรขับนำสวิตช์เกต (gate driver).....	41
3.8 สัญญาณที่ได้จากวงจรขับนำสวิตช์เกต.....	41
3.9 วงจรแปลงสัญญาณดิจิทัลเป็นอนาล็อก.....	42
3.10 สัญญาณที่ได้จากวงจรแปลงสัญญาณดิจิทัลเป็นอนาล็อก.....	42
3.11 วงจรยกระดับแรงดัน (Offset circuit).....	43
3.12 สัญญาณที่ได้จากวงจรยกระดับแรงดัน (Offset circuit).....	43

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.13	วงจรวางจรตรวจจับและป้องกันกลับของกระแส.....	44
3.14	วงจรไปเลี้ยง (supply circuit).....	45
4.1	การจำลองระบบควบคุมมอเตอร์เหนี่ยวนำแบบเวกเตอร์.....	47
4.2	PI Speed Controller.....	47
4.3	Vector Control Loop.....	48
4.4	Current Control Inverter.....	49
4.5	แสดงกระแส 3 เฟส ความเร็ว และ แรงบิด ขณะขณะมอเตอร์ทำงานในสภาวะไม่มีภาระที่ความเร็ว 500 rpm.....	50
4.6	แสดงกระแส 3 เฟส ความเร็ว และ แรงบิด ขณะขณะมอเตอร์ทำงานในสภาวะไม่มีภาระที่ความเร็ว 700 rpm.....	51
4.7	แสดงกระแส 3 เฟส ความเร็ว และ แรงบิด ขณะขณะมอเตอร์ทำงานมีการเปลี่ยนแปลงภาระโดยการเพิ่มจากสภาวะไม่มีภาระจนกระทั่งถึงแรงบิด 30 Nm.....	52
4.8	แสดงกระแส 3 เฟส ความเร็ว และ แรงบิด ขณะขณะมอเตอร์มีการเปลี่ยนแปลงภาระโดยการเพิ่มจากสภาวะไม่มีภาระจนกระทั่งถึงแรงบิด 30 Nm.....	53
4.9	แสดงกระแส 3 เฟส ความเร็ว และ แรงบิด ขณะขณะมอเตอร์ในสภาวะกลับทิศทางการหมุน.....	54
4.10	แสดงกระแส 3 เฟส ความเร็ว และ แรงบิด ขณะขณะมอเตอร์ในสภาวะกลับทิศทางการหมุนและมีการเพิ่มภาระ 30 นิวตัน.....	55
4.11	แสดงกระแส 3 เฟส ความเร็ว และ แรงบิด ขณะขณะมอเตอร์ในสภาวะกลับทิศทางการหมุนและมีการเพิ่มภาระ 30 นิวตัน.....	56
5.1	แรงดันเอาต์พุตระหว่างเฟส.....	58
5.2	แรงดันเอาต์พุตระหว่างไลน์.....	59
5.3	แรงดันระหว่างเอาต์พุตไลน์ขณะจ่ายโหลดมอเตอร์ที่แรงดัน DC link 50 V และความถี่ 50 Hz.....	60
5.4	กระแสอ้างอิงและกระแสจริงที่จ่ายมอเตอร์ขณะจ่ายโหลดมอเตอร์ที่แรงดัน 50 V และความถี่ 50 Hz.....	61
5.5	แรงดันระหว่างเอาต์พุตไลน์ขณะจ่ายโหลดมอเตอร์ที่แรงดัน DC link 50 V และความถี่ 30 Hz.....	62
5.6	กระแสอ้างอิงและกระแสจริงที่จ่ายมอเตอร์ขณะจ่ายโหลดมอเตอร์ที่แรงดัน 50 V และความถี่ 30 Hz.....	63
5.7	แรงดันระหว่างเอาต์พุตไลน์ขณะจ่ายโหลดมอเตอร์ที่แรงดัน DC link 50 V และความถี่ 70 Hz.....	64

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.8	กระแสอ้างอิงและกระแสจริงที่จ่ายมอเตอร์ขณะจ่ายโหลดมอเตอร์ที่แรงดัน 50 V ความถี่ 70 Hz.....	65
5.9	แรงดันระหว่างเอาต์พุตไลน์ขณะจ่ายโหลดมอเตอร์ที่แรงดัน DC link 70 V และ ความถี่ 50 Hz.....	66
5.10	กระแสอ้างอิงและกระแสจริงที่จ่ายมอเตอร์ขณะจ่ายโหลดมอเตอร์ที่แรงดัน 70 V ความถี่ 50 Hz.....	67
5.11	แรงดันไลน์จากการจำลองระบบด้วยโปรแกรม MATLAB ขณะจ่ายโหลดมอเตอร์.....	68



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

ตารางที่	หน้า
2.1 Switching Table.....	33



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## กำหนดสัญลักษณ์

$I_f$	:	กระแสที่นำไปสร้างสนามแม่เหล็ก
$I_a$	:	กระแสที่นำไปสร้างสนามแม่เหล็กอาร์เมเจอร์
$i_\alpha$	:	กระแสสเตเตอร์บนแกนตรง ( direct axis )
$i_\beta$	:	กระแสสเตเตอร์บนแกนขวาง ( quadrature axis )
$i_d$	:	กระแสโรเตอร์บนแกนตรง ( direct axis )
$i_q$	:	กระแสโรเตอร์บนแกนขวาง ( quadrature axis )
$i_s^s(t)$	:	กระแสเฟสเซอร์ของสเตเตอร์ที่เวลาใดๆ บนกรอบอ้างอิงสเตเตอร์
$i_{as}^s(t)$	:	กระแสสเตเตอร์เฟส a ที่เวลาใดๆ บนกรอบอ้างอิงสเตเตอร์
$i_{bs}^s(t)$	:	กระแสสเตเตอร์เฟส b ที่เวลาใดๆ บนกรอบอ้างอิงสเตเตอร์
$i_{cs}^s(t)$	:	กระแสสเตเตอร์เฟส c ที่เวลาใดๆ บนกรอบอ้างอิงสเตเตอร์
$i_{ds}^s(t)$	:	กระแสสเตเตอร์บนแกนตรง ( direct axis ) ที่เวลาใดๆ บนกรอบอ้างอิงสเตเตอร์
$i_{qs}^s(t)$	:	กระแสสเตเตอร์บนแกนขวาง ( quadrature axis ) ที่เวลาใดๆ บนกรอบอ้างอิงสเตเตอร์
$i_s^s$	:	กระแสเฟสเซอร์ของสเตเตอร์ขณะใดขณะหนึ่งบนกรอบอ้างอิงสเตเตอร์
$i_r^s$	:	กระแสเฟสเซอร์ของโรเตอร์ขณะใดขณะหนึ่งบนกรอบอ้างอิงสเตเตอร์
$i_r^r$	:	กระแสเฟสเซอร์ของโรเตอร์ขณะใดขณะหนึ่งบนกรอบอ้างอิงโรเตอร์
$i_s^o$	:	กระแสเฟสเซอร์ของสเตเตอร์ขณะใดขณะหนึ่งบนกรอบอ้างอิงกระตุ้น
$i_r^o$	:	กระแสเฟสเซอร์ของโรเตอร์ขณะใดขณะหนึ่งบนกรอบอ้างอิงกระตุ้น
$I_{ds}^o$	:	กระแสสเตเตอร์บนแกนตรง ( direct axis ) ขณะใดขณะหนึ่ง บนกรอบอ้างอิงกระตุ้น
$I_{qs}^o$	:	กระแสสเตเตอร์บนแกนขวาง ( quadrature axis ) ขณะใดขณะหนึ่ง บนกรอบอ้างอิง กระตุ้น
$I_{dr}^o$	:	กระแสโรเตอร์บนแกนตรง ( direct axis ) ขณะใดขณะหนึ่ง บนกรอบอ้างอิง กระตุ้น
$I_{qr}^o$	:	แรงดันโรเตอร์บนแกนขวาง ( quadrature axis ) ขณะใดขณะหนึ่ง บนกรอบอ้างอิง กระตุ้น
$v_s^s(t)$	:	แรงดันเฟสเซอร์ของสเตเตอร์ที่เวลาใดๆ บนกรอบอ้างอิงสเตเตอร์
$v_{as}^s(t)$	:	แรงดันสเตเตอร์เฟส a ที่เวลาใดๆ บนกรอบอ้างอิงสเตเตอร์
$v_{bs}^s(t)$	:	แรงดันสเตเตอร์เฟส b ที่เวลาใดๆ บนกรอบอ้างอิงสเตเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- $v_{cs}^s(t)$  : แรงดันสเตเตอร์เฟส c ที่เวลาใดๆ บนกรอบอ้างอิงสเตเตอร์  
 $V_s^s$  : แรงดันเฟสเซอร์ของสเตเตอร์ขณะใดขณะหนึ่ง บนกรอบอ้างอิงสเตเตอร์  
 $V_s^o$  : แรงดันเฟสเซอร์ของสเตเตอร์ขณะใดขณะหนึ่ง บนกรอบอ้างอิงกระตุ้น  
 $V_R^o$  : แรงดันเฟสเซอร์ของโรเตอร์ขณะใดขณะหนึ่ง บนกรอบอ้างอิงกระตุ้น  
 $V_{Ds}^o$  : แรงดันสเตเตอร์บนแกนตรง ( direct axis ) ขณะใดขณะหนึ่ง บนกรอบอ้างอิงกระตุ้น  
 $V_{Qs}^o$  : แรงดันสเตเตอร์บนแกนขวาง ( quadrature axis ) ขณะใดขณะหนึ่ง บนกรอบอ้างอิง กระตุ้น  
 $V_{DR}^o$  : แรงดันโรเตอร์บนแกนตรง ( direct axis ) ขณะใดขณะหนึ่ง บนกรอบอ้างอิง กระตุ้น  
 $V_{QR}^o$  : แรงดันโรเตอร์บนแกนขวาง ( quadrature axis ) ขณะใดขณะหนึ่ง บนกรอบอ้างอิง กระตุ้น  
 $\lambda_s^s(t)$  : สนามแม่เหล็กเฟสเซอร์ของสเตเตอร์ที่เวลาใดๆ บนกรอบอ้างอิงสเตเตอร์  
 $\lambda_{as}^s(t)$  : สนามแม่เหล็กสเตเตอร์เฟส a ที่เวลาใดๆ บนกรอบอ้างอิงสเตเตอร์  
 $\lambda_{bs}^s(t)$  : สนามแม่เหล็กสเตเตอร์เฟส b ที่เวลาใดๆ บนกรอบอ้างอิงสเตเตอร์  
 $\lambda_{cs}^s(t)$  : สนามแม่เหล็กสเตเตอร์เฟส c ที่เวลาใดๆ บนกรอบอ้างอิงสเตเตอร์  
 $\lambda_s^s$  : สนามแม่เหล็กเฟสเซอร์ของสเตเตอร์ขณะใดขณะหนึ่งบนกรอบอ้างอิงสเตเตอร์  
 $\lambda_r^r$  : สนามแม่เหล็กเฟสเซอร์ของโรเตอร์ขณะใดขณะหนึ่งบนกรอบอ้างอิงโรเตอร์  
 $\lambda_r^s$  : สนามแม่เหล็กเฟสเซอร์ของโรเตอร์ขณะใดขณะหนึ่งบนกรอบอ้างอิงสเตเตอร์  
 $\lambda_s^o$  : สนามแม่เหล็กเฟสเซอร์ของสเตเตอร์ขณะใดขณะหนึ่งบนกรอบอ้างอิงกระตุ้น  
 $\lambda_{Ds}^o$  : สนามแม่เหล็กสเตเตอร์บนแกนตรง ( direct axis ) ขณะใดขณะหนึ่ง บนกรอบอ้างอิง กระตุ้น  
 $\lambda_{Qs}^o$  : สนามแม่เหล็กสเตเตอร์บนแกนขวาง ( quadrature axis ) ขณะใดขณะหนึ่ง บนกรอบอ้างอิง กระตุ้น  
 $\lambda_{DR}^o$  : สนามแม่เหล็กโรเตอร์บนแกนตรง ( direct axis ) ขณะใดขณะหนึ่ง บนกรอบอ้างอิง กระตุ้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$\lambda_{QR}^{\circ}$	:	สนามแม่เหล็กโรเตอร์เตอร์บนแกนขวาง ( quadrature axis ) ขณะใดขณะหนึ่งบนกรอบอ้างอิง กระตุ้น
$R_s$	:	ความต้านทานที่สเตเตอร์
$R_r$	:	ความต้านทานที่โรเตอร์
$L_s$	:	ความเหนี่ยวนำที่สเตเตอร์
$L_m$	:	ความเหนี่ยวนำร่วม
$L_r$	:	ความเหนี่ยวนำที่โรเตอร์
$\omega$	:	ความเชิงมุมทางไฟฟ้า
$\omega_r$	:	ความเร็วเชิงมุมของโรเตอร์
$\omega_{sl}$	:	ความเร็วสลลิปของมอเตอร์.
P	:	number of pole pairs



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# บทที่ 1

## บทนำ

### 1.1 ความเป็นมา

ปัจจุบันมอเตอร์เป็นเครื่องจักรกลที่มีบทบาททางอุตสาหกรรมเป็นอย่างยิ่ง ในระบบขับเคลื่อนต่าง ๆ มอเตอร์กระแสตรงได้รับความนิยมใช้กันอย่างแพร่หลาย เนื่องจากการควบคุมไม่ซับซ้อนยุ่งยากมากนัก สามารถควบคุมพิกซ์และแรงบิดได้ง่าย โดยการควบคุมกระแสของสนามแม่เหล็กกระตุ้น และกระแสอาร์เมเจอร์ ทำให้การควบคุมแรงบิดเพื่อให้มอเตอร์เคลื่อนที่ไปยังความเร็วรอบ หรือตำแหน่งที่ต้องการได้อย่างรวดเร็ว และถูกต้อง แต่ข้อเสียคือไม่มีวิดดูไวไฟ เนื่องจากบริเวณหน้าสัมผัสระหว่างคอมมิวเตเตอร์ และแปลงถ่านนั้นจะเกิดประกายไฟได้ง่าย

ปัญหาทางด้านโครงสร้างเหล่านี้ สามารถทำให้ลดลงได้ โดยใช้มอเตอร์กระแสสลับแบบเหนี่ยวนำแทน เนื่องจากมอเตอร์เหนี่ยวนำมีคุณสมบัติที่ดีกว่ามอเตอร์ไฟฟ้ากระแสตรง กล่าวคือมอเตอร์เหนี่ยวนำจะมีโครงสร้างที่แข็งแรง มีขนาดเล็ก และราคาถูกกว่ามอเตอร์กระแสตรงที่พิกัดกำลังเท่าๆกัน และที่สำคัญคือ มอเตอร์เหนี่ยวนำดูแลรักษาง่าย ไม่ยุ่งยาก แต่ข้อเสียก็คือ การควบคุมซับซ้อนยุ่งยาก ดังนั้นจึงมีการพัฒนาให้มอเตอร์เหนี่ยวนำสามารถควบคุมความเร็วรอบและแรงบิดให้มีประสิทธิภาพสูง และสามารถควบคุมได้ง่ายขึ้น

ในโครงการนี้จึงได้นำเสนอการควบคุมมอเตอร์เหนี่ยวนำ 3 เฟสแบบพิกซ์เวกเตอร์ ซึ่งเป็นวิธีการควบคุมมอเตอร์เหนี่ยวนำให้สามารถควบคุมความเร็วรอบ และแรงบิดได้อย่างอิสระต่อกันโดยโครงสร้างของมอเตอร์เหนี่ยวนำมีเพียงกระแสไฟฟ้าที่จ่ายให้กับขดลวดทางด้านสเตเตอร์ ซึ่งเป็นส่วนที่ทำให้เกิดทั้งสนามแม่เหล็ก และกระแสที่โรเตอร์ซึ่งได้จากการเหนี่ยวนำจากสเตเตอร์ หลักการที่สำคัญคือ ต้องแยกกระแสที่นำไปสร้างสนามแม่เหล็กไปควบคุมแรงบิดที่มีอิสระต่อการควบคุมสนามแม่เหล็ก เพื่อให้คล้ายกับการเกิดขึ้นในมอเตอร์ไฟฟ้ากระแสตรงชนิดกระตุ้นสนามแยก โดยใช้วิธีทางคณิตศาสตร์แปลงไฟฟ้ากระแสสลับให้มาอยู่ในรูปเทียบเคียงกับไฟฟ้ากระแสตรงดังจะกล่าวต่อไป

## 1.2 ความสำคัญของปัญหา

1. ในขณะที่โหลดของมอเตอร์เปลี่ยนแปลงต้องสามารถควบคุมความเร็วของมอเตอร์เหนี่ยวนำให้คงที่ได้
2. ต้องทำการออกแบบวงจรเพื่อสร้างอินเวอร์เตอร์ควบคุมมอเตอร์เหนี่ยวนำแบบเวกเตอร์ฟลักซ์ได้

## 1.3 วัตถุประสงค์

1. เพื่อศึกษาการควบคุมมอเตอร์เหนี่ยวนำ 3 เฟสแบบเวกเตอร์ฟลักซ์
2. เพื่อสร้างแบบจำลองในการคุมมอเตอร์เหนี่ยวนำ 3 เฟสแบบเวกเตอร์ฟลักซ์ได้
3. เพื่อศึกษาและสามารถใช้งานไมโครคอนโทรลเลอร์ dsPIC ในการควบคุมมอเตอร์เหนี่ยวนำได้
4. เพื่อสร้างอินเวอร์เตอร์ชนิดควบคุมกระแสโดยหลักการของฮิสเตอร์รีซิสแบนด์สำหรับควบคุมมอเตอร์เหนี่ยวนำ 3 เฟส แบบเวกเตอร์ฟลักซ์

## 1.4 ขอบเขตและข้อกำหนดของโครงการ

1. สร้างระบบจำลองการคุมมอเตอร์เหนี่ยวนำ 3 เฟสแบบเวกเตอร์ฟลักซ์ด้วยโปรแกรม MATLAB
2. สร้างอินเวอร์เตอร์ชนิดควบคุมกระแสโดยหลักการของฮิสเตอร์รีซิสแบนด์สำหรับควบคุมมอเตอร์เหนี่ยวนำแบบเวกเตอร์ฟลักซ์
3. ศึกษาและเขียนโปรแกรมบนไมโครคอนโทรลเลอร์ dsPIC 30F4011

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 1.5 ขั้นตอนและวิธีดำเนินงาน

### 1. ศึกษาทฤษฎีที่เกี่ยวข้อง ประกอบด้วย

- Induction Motor
- Inverter
- Indirect Flux Vector Control
- Space Vector PWM
- DSPIC

### 2. Simulink

- สร้างระบบการ Simulink ใน MATLAB
- ทดลอง และ บันทึกผลการทดลอง

### 3. ออกแบบ Software และ Hardware

- เขียนโปรแกรมของการควบคุม
- สร้าง Hardware
- ทดสอบการทำงาน
- แก้ไขข้อผิดพลาด และปรับปรุงให้ถูกต้องมากขึ้น

### 4. สรุปผลการทดลอง และข้อเสนอแนะ

## 1.6 ประโยชน์ที่คาดว่าจะได้รับ

1. มีความรู้ความเข้าใจเกี่ยวกับวิธีการควบคุมมอเตอร์เหนี่ยวนำ 3 เฟสแบบเวกเตอร์ฟลักซ์
2. สามารถนำความรู้ในการควบคุมมอเตอร์เหนี่ยวนำ 3 เฟสแบบเวกเตอร์ฟลักซ์ไปใช้ในงานอุตสาหกรรม เพื่อเพิ่มประสิทธิภาพ ความน่าเชื่อถือให้มากขึ้น และสามารถควบคุมได้จริง
3. มีความรู้ความเข้าใจในการใช้งานไมโครคอนโทรลเลอร์ dsPIC เพื่อไปประยุกต์ใช้ในงานต่างๆ ได้
4. สามารถนำไปประกอบอาชีพในอนาคตได้

## บทที่ 2

### ทฤษฎีที่เกี่ยวข้อง

#### 2.1 ทฤษฎีของมอเตอร์เหนี่ยวนำสามเฟส

มอเตอร์เหนี่ยวนำสามเฟสมีส่วนประกอบที่สำคัญ คือ ส่วนที่อยู่กับที่ (stator) และส่วนที่หมุน (rotor) ส่วนอยู่กับที่หน้าที่ยึดขดลวดอาร์มาเจอร์ (armature) ที่บรรจุอยู่ในสลอต โรเตอร์แบ่งออกเป็น 2 ชนิด คือ

1. แบบกรงกระรอก (squirrel cage rotor) แกนโรเตอร์ทำด้วยแผ่นลามิเนท เซาะผิวด้านนอกให้เป็นร่องโดยรอบเรียกว่า สล็อต (slot) ตรงกลางแผ่นจะเจาะรูสำหรับสอดเพลลาเมื่อนำแผ่นเหล็กนี้มาอัดเข้าด้วยกันจะได้เป็นแกนโรเตอร์ นำแกนโรเตอร์ไปวางไว้ในพิมพ์เพื่อฉีดอะลูมิเนียมเหลวเข้าไปจะได้อะลูมิเนียมอัดแน่นในร่องสลอต และมีกรวยยื่นออกไปสองข้างเพื่อใช้เป็นใบพัดระบายความร้อน

2. แบบขดลวดพันรอบโรเตอร์ (wound rotor) โรเตอร์แบบนี้แตกต่างจากกรงกระรอก คือมีขดลวดทองแดงพันรอบโรเตอร์ ส่วนปลายของขดลวดนี้จะต่อกับสลลิปริง (slip ring) ซึ่งมีแปรงถ่านอยู่ มีข้อจำกัด คือ โรเตอร์ต้องมีจำนวนขั้ว เท่ากับ จำนวนขั้วที่เกิดจากสเตเตอร์

##### 2.1.1 หลักการของมอเตอร์เหนี่ยวนำ

มอเตอร์เหนี่ยวนำจะประกอบด้วยส่วนสเตเตอร์ และส่วนโรเตอร์ โดยส่วนโรเตอร์จะทำหน้าที่รับพลังงานจากแหล่งจากไฟโดยส่วนของสเตเตอร์ โดยอาศัยหลักการเหนี่ยวนำจะทำให้เกิดสนามแม่เหล็กอยู่ในแอร์แกป (air gap) ซึ่งอยู่ระหว่างส่วนสเตเตอร์และโรเตอร์ สนามแม่เหล็กนี้จะหมุนด้วยความเร็วซิงโครนัส (synchronous speed) ตามสมการ

$$N_s = \frac{120f}{P} \quad (2.1)$$

โดยที่  $N_s$  คือ ความเร็วซิงโครนัสของนามแม่เหล็ก (rpm)  
 $f$  คือ ความถี่ที่จ่ายให้ขดลวดสเตเตอร์  
 $P$  คือ จำนวนขั้วแม่เหล็กของขดลวดสเตเตอร์

ในขณะที่โรเตอร์ อยู่กับที่จะมีการเหนี่ยวนำให้เกิดกระแสไหลในโรเตอร์ ซึ่งมีความถี่เดียวกันกับแหล่งจ่ายไฟ แต่ในขณะที่โรเตอร์ มีความเร็วเท่ากับความเร็วซิงโครนัสของสนามแม่เหล็กจะไม่มีการเหนี่ยวนำเกิดขึ้นที่โรเตอร์ ดังนั้นจึงไม่มีแรงบิด (torque) เกิดขึ้นและขณะที่โรเตอร์มีความเร็ว  $N_r$  ใดๆที่มีความเร็วแตกต่างจากความเร็ว  $N_s$  จะทำให้เกิดความเหนี่ยวนำขึ้นบนโรเตอร์และทำให้เกิดแรงบิด

ความแตกต่างสัมพัทธ์ของความเร็วทั้งสองนี้เรียกว่า สลิป (slip)

$$S = \frac{N_s - N_r}{N_s} \quad (2.2)$$

$$= \frac{\omega_s - \omega_r}{\omega_s} \quad (2.3)$$

โดยที่  $\omega_s$  คือ ความถี่เชิงมุมไฟฟ้าของสเตเตอร์  
 $\omega_r$  คือ ความถี่เชิงมุมทางไฟฟ้าของโรเตอร์  
 $S$  คือ slip

เมื่อจ่ายแรงดันให้ขดลวดอาร์มาเจอร์ขณะโรเตอร์ อยู่กับที่ ฟลักซ์แม่เหล็กของสนามแม่เหล็ก จะหมุนกวาดผ่านขดลวดของโรเตอร์ และสเตเตอร์ด้วยความเร็วสูงสุด (ความเร็วซิงโครนัส) แรงดันไฟฟ้าเหนี่ยวนำที่เกิดขึ้นบนตัวนำนั้นจะมีค่าสูงสุด และขึ้นอยู่กับจำนวนรอบของขดลวด ในโรเตอร์และสเตเตอร์ ดังนั้นความสัมพันธ์ของแรงดันไฟฟ้าเหนี่ยวนำทั้งสองส่วนนี้จึงมีลักษณะคล้ายกับหม้อแปลง ซึ่งมีค่าแรงดันไฟฟ้าเหนี่ยวนำในขดลวดปฐมภูมิและทุติยภูมิ ซึ่งขึ้นอยู่กับจำนวนรอบของขดลวดทั้งสอง

ขณะโรเตอร์อยู่กับที่ ( $N_r = 0$ ) ความถี่ของแรงดันไฟฟ้าเหนี่ยวนำในโรเตอร์ จะเท่ากับค่าของสาย กรณีนี้ สลิปจะมีค่าเท่ากับ 1 และเมื่อโรเตอร์หมุนด้วยอัตราที่ฟลักซ์แม่เหล็กกวาดผ่านตัวนำจะช้าลง ค่าสลิปจึงลดลงด้วย ในสภาพเช่นนี้แรงดันไฟฟ้าเหนี่ยวนำของโรเตอร์ จะลดลงเป็นสัดส่วนกับสลิป เขียนสมการได้ดังนี้

ในทำนองเดียวกัน ความถี่ของโรเตอร์จะเปลี่ยนแปลงตามค่าสลิปดังนี้

$$E_r = SE_2 \quad (2.4)$$

$$X_r = SE_2 \quad (2.5)$$

ในทำนองเดียวกัน ความถี่ของโรเตอร์จะเปลี่ยนตามค่าสลิปดังนี้

$$f_s = Sf \quad (2.6)$$

เมื่อ	$E_r$	คือแรงดันไฟฟ้าเหนี่ยวนำของโรเตอร์ขณะทำงานปกติ
	$E_2$	คือ แรงดันไฟฟ้าเหนี่ยวนำของโรเตอร์ขณะอยู่กับที่
	$X_r$	คือค่ารีแอกแตนซ์ต่อเฟสขณะโรเตอร์อยู่กับที่
	$f_r$	คือ ความถี่ของโรเตอร์
	$f$	คือ ความถี่ของแรงดันไฟฟ้าที่จ่ายให้มอเตอร์

การเปลี่ยนแปลงกำลังไฟฟ้าเป็นกำลังทางกลของมอเตอร์จะเกิดขึ้นที่โรเตอร์ในมอเตอร์เหนี่ยวนำกำลังอินพุทของมอเตอร์ไม่ได้เกิดจากการจ่ายไฟให้กับโรเตอร์โดยตรง แต่เป็นการถ่ายเทกำลังผ่านช่องว่างอากาศ ( air gap) ด้วยการเหนี่ยวนำให้เกิดแรงเคลื่อนไฟฟ้าและความถี่ขึ้นในโรเตอร์ ซึ่งค่าของแรงเคลื่อนไฟฟ้าเหนี่ยวนำต่อเฟสก็คือ  $E_r = SE_2$  ถ้าเอาแรงเคลื่อนจำนวนนี้หารด้วยค่าอิมพีแดนซ์ต่อเฟสที่โรเตอร์ ( $Z_2$ ) ก็จะได้กระแสโรเตอร์ต่อเฟส ( $I_2$ ) ไหลอยู่ในโรเตอร์เมื่อมอเตอร์ทำงานอยู่ที่ค่าสลิปใดๆดังนี้

$$I_2 = \frac{SE_2}{Z_2} \quad (2.7)$$

$$= \frac{SE_2}{\sqrt{(R_2^2 + S^2 X_2^2)}} \quad (2.8)$$

จากสมการที่ (2.7) ใช้คำนวณหาค่ากระแสโรเตอร์ได้ทั้งขณะมอเตอร์เริ่มหมุนและเมื่อหมุนอยู่ที่ค่าสลิปใดๆก็ได้ โดยขณะเริ่มหมุนให้แทนค่าสลิปเท่ากับ 1 ลงในสมการ (2.7) กระแสโรเตอร์ขณะมอเตอร์เริ่มหมุนดังนี้

$$I_2 = \frac{E_2}{\sqrt{(R_2^2 + jX_2^2)}} \quad (2.9)$$

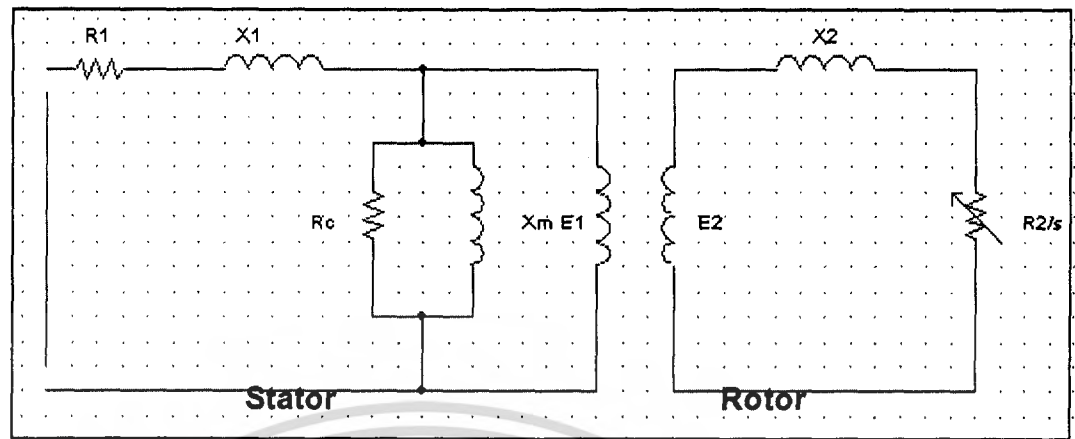
### 2.1.2 วงจรสมมูลย์

เนื่องจากมอเตอร์เหนี่ยวนำนี้อาศัยหลักการทำงานเช่นเดียวกับหม้อแปลงจะต่างกันก็ตรงที่มอเตอร์มีส่วนที่ 2 (secondary) เคลื่อนที่หรือหมุนได้ ดังนั้นจึงเขียนวงจรสมมูลย์ได้เช่นเดียวกับหม้อแปลงธรรมดา ดังรูปที่ 2.1 ซึ่งเป็นวงจรสมมูลต่อเฟสของมอเตอร์เหนี่ยวนำ ซึ่งประกอบด้วยพารามิเตอร์ต่างๆดังนี้

$X_m$	คือ ค่ารีแอกแตนซ์ ที่เกิดจากสนามแม่เหล็ก
$X_1$	คือ ค่ารีแอกแตนซ์ รั่วไหลของขดลวดสเตเตอร์
$X_2$	คือ ค่ารีแอกแตนซ์รั่วไหลของขดลวดโรเตอร์
$R_1$	คือ ค่าความต้านทานของขดลวดสเตเตอร์
$R_2$	คือ ค่าความต้านทานของขดลวดโรเตอร์
$R_c$	คือ ค่าความต้านทานของแกนเหล็ก
$I_c$	คือ กระแสไฟฟ้าที่ทำให้เกิดกำลังสูญเสียในแกนเหล็ก
$I_m$	คือ กระแสไฟฟ้าที่สร้างสนามแม่เหล็ก

จากรูปที่ 1.1 กระแส  $I_0$  ไหลในขดลวดสเตเตอร์เป็นกระแสส่วนที่ทำให้เกิดการสูญเสียในแกนเหล็ก (core loss) และการสูญเสียในขดลวด (copper loss) การเปลี่ยนแปลงค่าน้อยมากไม่ว่าไหลของโรเตอร์จะเปลี่ยนแปลงอย่างไรก็ตาม ดังนั้น ถ้าย้ายวงจรขนานที่  $I_0$  ไหลผ่านมาไว้ที่ต้นทางของวงจรสมมูลย์ จะทำให้วิเคราะห์ทฤษฎีเกี่ยวกับมอเตอร์เหนี่ยวนำง่ายขึ้นโดยมีเหตุผลดังนี้

1. การย้ายวงจรขนานที่กระแส  $I_0$  ไหลผ่านนี้จะทำให้ได้ค่าจากการคำนวณคลาดเคลื่อนเพียงเล็กน้อย เพราะ  $R_1$  และ  $X_1$  มีค่าต่ำมากเมื่อเปรียบเทียบกับ  $X_m$  แต่จะได้วงจรสมมูลย์ที่พิจารณาง่าย
2. วงจรสมมูลย์ของหม้อแปลงไฟฟ้าขณะไม่มีโหลดจะไม่คิดค่า  $I_0$  ซึ่งเป็นส่วนประกอบเล็กๆ เมื่อเทียบกับกระแสไฟฟ้าที่พิกัด แต่ในกรณีของมอเตอร์เหนี่ยวนำทำเช่นนั้นไม่ได้ เพราะค่า  $I_0$  มีค่าถึง 30 -50 % ของกระแสที่พิกัด ทำให้แรงดันไฟฟ้าตกคร่อม  $X_m$  เป็นจำนวนมาก จึงต้องคงค่า  $X_m$  ไว้ในวงจรสมมูลย์



รูปที่ 2.1 แสดงวงจรสมมูลต่อเฟสของมอเตอร์เหนี่ยวนำ

วงจรสมมูลของหม้อแปลงไฟฟ้าสามารถย้ายข้างรวมกันได้ ถ้าทราบค่าระหว่างอัตราส่วนของจำนวนรอบของขดลวดปฐมภูมิกับทุติยภูมิ ในทำนองเดียวกันถ้าทราบค่าระหว่างอัตราส่วนจำนวนรอบ ของขดลวดที่สเตเตอร์กับที่โรเตอร์ (turn ratio:  $a$ ) ก็จะสามารถย้ายในวงจรสมมูลของขดลวดทั้งสองมารวมกันได้เช่นกัน

ในที่นี้ต้องการย้ายค่าของวงจรเทียบเคียงโรเตอร์มายังวงจรเทียบเคียงสเตเตอร์ ซึ่งหาค่าต่างๆของวงจรสมมูลได้ดังนี้

$$E'_2 = aE_2 = E_1 \quad (2.10)$$

เมื่อ  $E'_2$  คือ แรงดันไฟฟ้าขณะโรเตอร์อยู่ที่ย้ายค่ามายังด้านสเตเตอร์

$$I'_2 = \frac{I_2}{a} \quad (2.11)$$

เมื่อ  $I'_2$  คือ กระแสโรเตอร์ที่ย้ายค่ามายังด้านสเตเตอร์

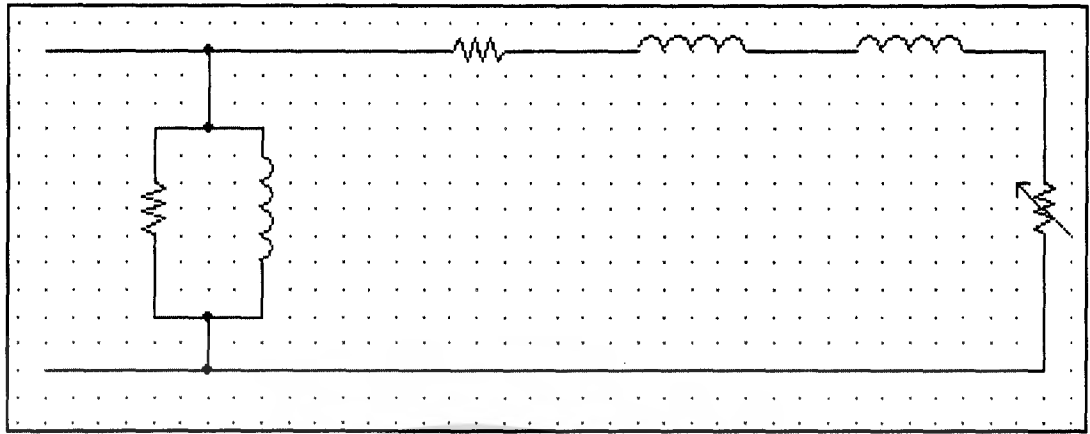
$$R'_2 = aR_2 \quad (2.12)$$

$$X'_2 = a^2R_2 \quad (2.13)$$

เมื่อ  $R'_2$  คือ ความต้านทานของโรเตอร์ที่ย้ายค่ามายังด้านสเตเตอร์

$X'_2$  คือ รีแอกแตนซ์ของสเตเตอร์ที่ย้ายค่ามายังด้านสเตเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.2 วงจรสมมูลย์แบบใกล้เคียงของมอเตอร์เหนี่ยวนำ

จากรูปที่ 2.1 ค่าของ  $\frac{R_2}{S}$  สามารถแยกแถมออกได้เป็น

$$\frac{R_2}{S} = R_2 + \frac{R_2}{S} + R_2 \quad (2.14)$$

$$= R_2 + R_2 \frac{(1-S)}{S} \quad (2.15)$$

นำค่าที่ได้จากสมการที่ 2.10 -2.14 มาเขียนวงจรสมมูลย์ของมอเตอร์เหนี่ยวนำจะได้ดังรูปที่ 2.2 และจากรูปไหลตความต้านทานมีค่าเท่ากับ  $R'_L$

$$R'_L = R_2 \frac{(1-S)}{S} \quad (2.16)$$

### 2.1.3 การวิเคราะห์ห้วงจรสมมูลย์

กำลังขาเข้าของมอเตอร์

$$P_m = 3V_1 I_1 \cos \theta \quad (2.17)$$

กำลังสูญเสียที่ขดลวดสเตเตอร์

$$P_{IS} = 3I_1^2 R_1 \quad (2.18)$$

กำลังไฟฟ้าที่ส่งผ่านช่องว่างอากาศ

$$P_g = 3I_2'^2 R_2' \quad (2.19)$$

กำลังสูญเสียที่ขดลวดโรเตอร์

$$P_r = 3I_2'^2 R_2' \quad (2.20)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กำลังไฟฟ้าขาออก

$$P_o = P_g - P_{lr} = \frac{3I_2'^2 R_2' (1-S)}{S} \quad (2.21)$$

กำลังที่เพลลา

$$P_{sh} = P_o - P_{fw} \quad (2.22)$$

$P_{fw}$  คือกำลังสูญเสียที่เกิดจากแรงเสียดทานและกำลังลมต้าน

แรงบิดของมอเตอร์

$$T_e = \frac{P_o}{\omega_r} = \frac{3I_2'^2 R_2' (1-S)}{S(1-S)} \quad (2.23)$$

$$= \frac{3I_2'^2 R_2'}{S\omega_s} \quad (2.24)$$

โดยที่

$$\omega_s = \frac{2\pi N_s}{60} = \frac{2\pi \left[ \frac{120f}{P} \right]}{60} = \frac{4\pi f}{P} \quad (2.25)$$

โดย  $P$  คือจำนวนขั้วของมอเตอร์

แทนสมการที่ 1.25 ในสมการที่ 1.23 จะได้

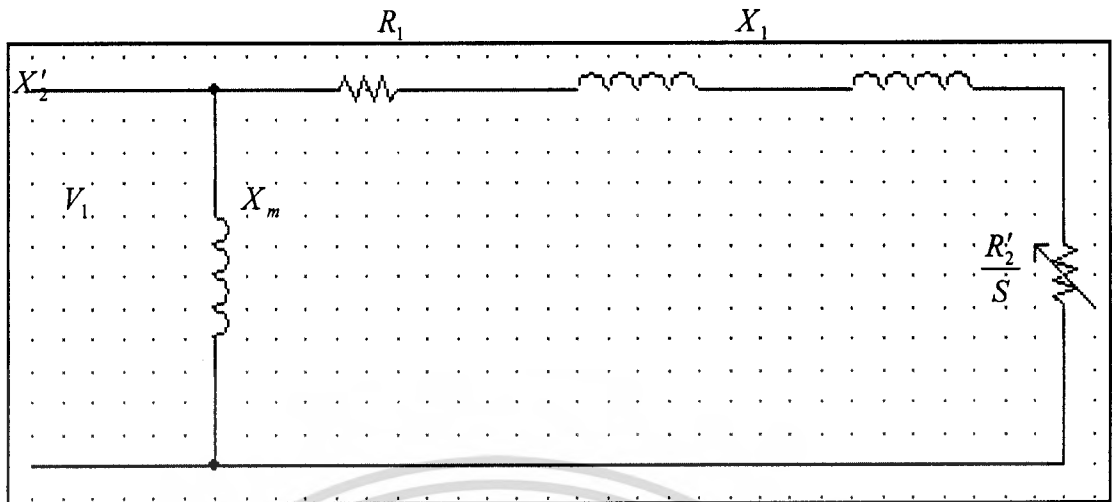
แรงบิดของมอเตอร์

$$T_e = \frac{3I_2'^2 R_2' P}{4\pi S} \quad (2.26)$$

แรงบิดของมอเตอร์วงจรมูลย์ที่อยู่ในรูปที่ 2.1 สามารถทำให้ง่ายขึ้นดังรูปที่ 2.3 ซึ่งกระแส  $I_2'$  สามารถหาได้ดังนี้

$$I_2' = \frac{V_s}{\sqrt{\left( R_1 + \frac{R_2'}{S} \right)^2 + (X_1 + X_2')^2}} \quad (2.27)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.3 วงจรอย่างง่ายของมอเตอร์เหนี่ยวนำ

สามารถหาค่าสลิปที่แรงบิดสูงสุดจากสมการดิฟเฟอเรนเชียลได้

$$S_m = \frac{R_2}{\sqrt{R_1^2 + (X_1 + X_2')^2}} \quad (2.28)$$

เมื่อไม่คำนึงถึงผลของพารามิเตอร์ทางด้านสเตเตอร์ คือ  $R_1$  และ  $X_1$  ซึ่งไม่มีผลต่อผลรวมของกำลังเอาต์พุตของมอเตอร์จะได้สมการดังต่อไปนี้

$$I_2' = \frac{V_s}{\sqrt{\left(\frac{R_2'}{S}\right)^2 + (X_2')^2}} = \frac{SV_s}{\sqrt{R_2'^2 + S^2 X_2'^2}} \quad (2.29)$$

$$S_m = \frac{R_2'}{X_2'} \quad (2.30)$$

นำสมการที่ 2.29 และ 2.30 แทนในสมการที่ 2.26 จะได้แรงบิดสูงสุดดังสมการ

$$T_m = \frac{3PV_s^2}{8\pi f X_2'} \quad (2.31)$$

โดยที่

$$\omega = 2\pi f \quad (2.32)$$

$$X_2' = 2\pi f L_2$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ทำการแทนค่าลงในสมการ 2.29 จะได้

$$T_m = \frac{3P \left( \frac{V_s}{f} \right)^2}{16\pi^2 L_2} \quad (2.33)$$

จะเห็นว่าแรงบิดสูงสุดมีค่าคงที่ ก็ต่อเมื่อ  $\left( \frac{V_s}{f} \right)$  หรือ flux คงที่เนื่องจาก ความสัมพันธ์  $V_s \approx V$  และจาก  $V = k\phi f$  หรือ  $V/f = k\phi$  นั้นเอง ทำให้ได้ว่าการควบคุมความเร็วโดยการให้แรงบิดคงที่ทำได้โดยการรักษาให้  $v/f$  มีค่าคงที่นั่นเอง

#### 2.1.4 วิธีการควบคุมความเร็วของมอเตอร์ไฟฟ้าเหนี่ยวนำ

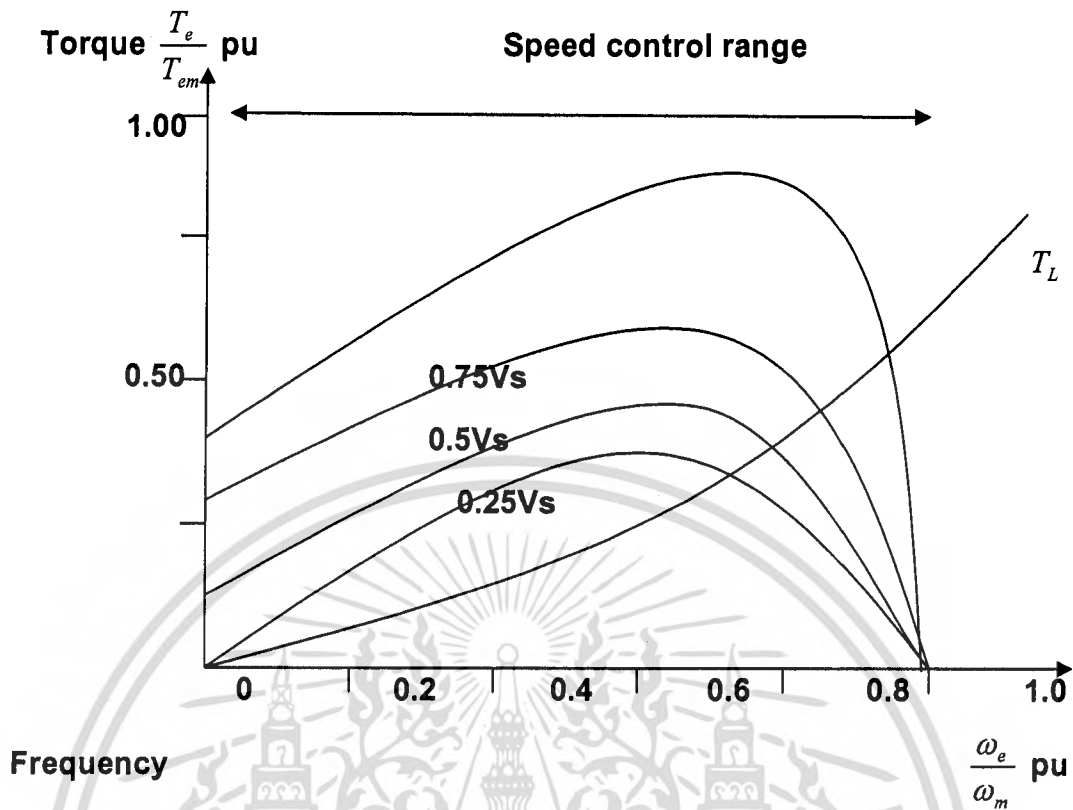
วิธีการควบคุมความเร็วของมอเตอร์ไฟฟ้าเหนี่ยวนำนี้ เมื่อพิจารณาจากสมการ ความเร็วของมอเตอร์ตามสมการที่ 2.32 ซึ่งมาจากสมการ 2.1 และ 2.2

$$N_r = (1 - S) \left( \frac{120f}{P} \right) \quad (2.34)$$

ดังนั้นการควบคุมความเร็วของมอเตอร์ทำได้โดยการควบคุมความถี่ ของ แรงดันไฟฟ้า (f) สลิปของโรเตอร์(S) และจำนวนขั้วแม่เหล็กของสเตเตอร์ (P) วิธีที่ง่ายที่สุด คือการควบคุมความถี่ของแหล่งจ่ายโดยใช้อินเวอร์เตอร์ เพราะจะทำให้การควบคุมมีความ ต่อเนื่อง ขณะที่การควบคุมโดยการเปลี่ยนขั้วมอเตอร์จะทำได้จำกัดและไม่ต่อเนื่อง และใช้ได้กับ มอเตอร์ที่ออกแบบไว้พิเศษเท่านั้น ส่วนการควบคุมความเร็วด้วยวิธีการควบคุมสลิปจะทำให้ มอเตอร์มีประสิทธิภาพต่ำลงเพราะประสิทธิภาพของมอเตอร์ขึ้นอยู่กับค่าสลิป

##### 1. การควบคุมแรงดันของสเตเตอร์

การควบคุมแรงดันของสเตเตอร์นี้จะควบคุมความเร็วได้ในช่วงแคบ และไม่ เหมาะกับงานที่ต้องการแรงบิดเริ่มต้นสูง สำหรับกราฟความสัมพันธ์ระหว่างแรงบิดกับความเร็ว มอเตอร์ที่ได้จากการควบคุมแรงดันสเตเตอร์นี้แสดงดังรูปที่ 2.4 ซึ่งแรงบิดจะเปลี่ยนตามแรงดัน ที่จ่ายให้ขดลวดสเตเตอร์



รูปที่ 2.4 กราฟแรงบิด-ความเร็วของมอเตอร์เหนี่ยวนำ

การควบคุมความเร็วของมอเตอร์ไฟฟ้าเหนี่ยวนำ โดยการควบคุมแรงดันของสเตเตอร์จะใช้การควบคุมแบบควบคุมเฟส(phase control) เป็นวิธีที่ทำได้ง่ายและมีราคาถูก แต่ระบบจะมีประสิทธิภาพต่ำ เนื่องจากเปอร์เซ็นต์กำลังสูญเสียที่โรเตอร์จะเพิ่มขึ้นตามค่าของสลลิป (slip) นอกจากนี้แล้วการสูญเสียในสเตเตอร์จะเพิ่มขึ้นด้วยเนื่องจากการเพิ่มขึ้นของกระแสในสเตเตอร์ เมื่อสลลิปเพิ่มขึ้นทำให้ประสิทธิภาพของมอเตอร์ รวมทั้งแรงบิดจะลดลงมาก โดยเฉพาะที่ความเร็วต่ำเพราะมีค่าสลลิปสูง นอกจากนี้วิธีนี้ยังทำให้เกิดฮาร์มอนิก ขึ้นทั้งใน AC line และตัวมอเตอร์เองทำให้มีการสูญเสียเพิ่มมากขึ้นและยังทำให้เพาเวอร์แฟคเตอร์ (power factor) ของระบบลดลงตามความเร็วของมอเตอร์ด้วย

จากข้อเสียที่ได้กล่าวมาแล้วทำให้การใช้งานของระบบควบคุมความเร็วโดยใช้การควบคุมแรงดันด้านสเตเตอร์ ถูกจำกัดอยู่เฉพาะระบบที่มีขนาดเล็กและขนาดกลาง ซึ่งต้องการแรงบิดเริ่มต้นต่ำ เช่น พัดลม หรือ บั๊ม ซึ่งจะมีแรงบิดเพิ่มตามความเร็วกำลังสอง ทำให้ระบบมีเสถียรภาพมากขึ้น

## 2. การควบคุมสลลิปเพาเวอร์ (slip power control)

การควบคุมวิธีนี้จะทำการควบคุมโดยการควบคุมกำลังในโรเตอร์ซึ่งจะได้สมการที่แสดงความสัมพันธ์ระหว่างกำลังออก ( $P_{mech}$ ) และกำลังสูญเสียในโรเตอร์ ( $P_r$ ) กับกำลังที่ส่งผ่านจากสเตเตอร์ไปยังโรเตอร์ ( $P_g$ ) ดังนี้

$$P_{mech} = (1 - S)P_g \quad (2.35)$$

$$P_r = SP_g \quad (2.36)$$

$$\frac{P_g}{P_{mech}} = \frac{S}{(1 - S)} \quad (2.37)$$

จากสมการเหล่านี้จะเห็นได้ว่า ถ้าสามารถควบคุมอัตราส่วนระหว่างกำลังสูญเสียในโรเตอร์กับกำลังออกของมอเตอร์ก็สามารถควบคุมสลลิปของโรเตอร์ ได้ เช่นในกรณีของมอเตอร์เหนี่ยวนำแบบวาริโรเตอร์ การควบคุมสลลิปของโรเตอร์ทำได้โดยการปรับค่าความต้านทานที่ต่ออยู่กับวงจรมอเตอร์ การควบคุมวิธีนี้แม้ว่าจะทำได้ง่าย แต่มีข้อเสียในแง่ประสิทธิภาพ โดยเฉพาะที่ความเร็วต่ำ ดังเห็นได้จากอัตราส่วนของโรเตอร์เพาเวอร์ (rotor power ratio) ซึ่งเป็นอัตราส่วนของกำลังออก ( $P_{mech}$ ) กับกำลังเข้าของโรเตอร์  $P_g$  ตามสมการที่ 2.38

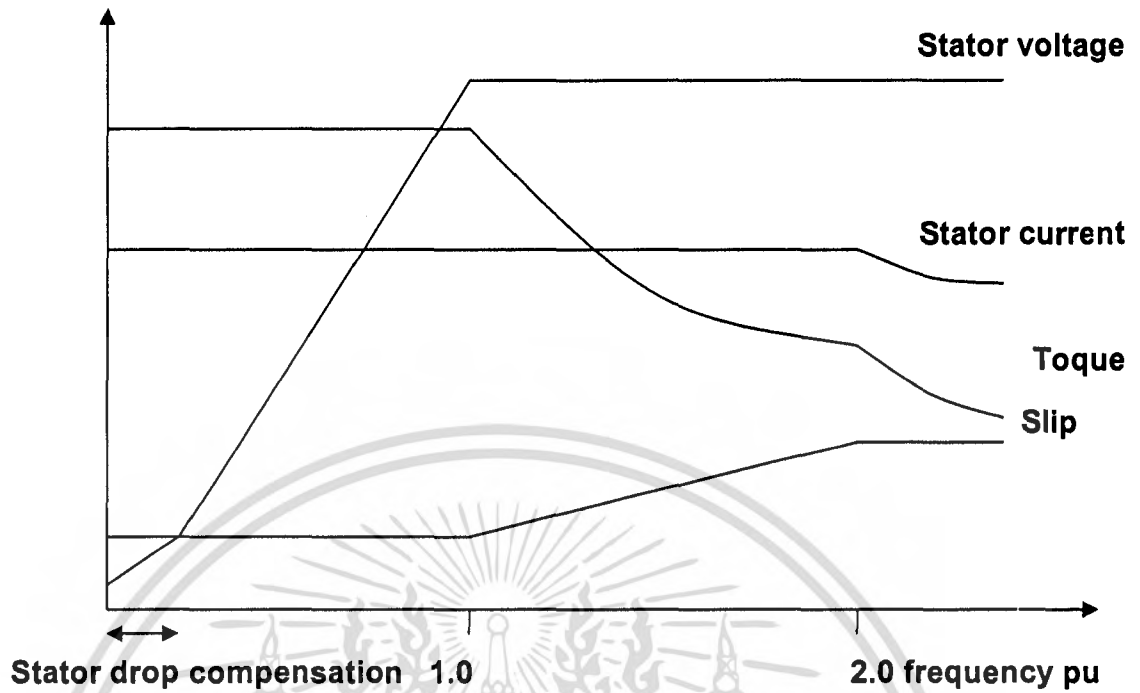
$$\text{Rotor power ratio} = \frac{P_{mech}}{P_g} = (1 - S) \quad (2.38)$$

การที่ประสิทธิภาพของมอเตอร์มีค่าต่ำในย่านความเร็วต่ำ เนื่องจาก  $P_r$  เพิ่มขึ้นตามค่าสลลิป อย่างไรก็ตาม ประสิทธิภาพของมอเตอร์เหนี่ยวนำที่ควบคุมความเร็วด้วยการควบคุมสลลิปเพาเวอร์นั้นสามารถปรับปรุงให้ดีขึ้นได้ โดยจะเห็นจากหลักการเดิมว่าการปรับสลลิปจะทำได้โดยการปรับความต้านทานของโรเตอร์แต่จะทำให้เกิดความสูญเสียในเรื่องความร้อนสูง จึงเปลี่ยนมาเป็นการควบคุมสลลิปแบบป้อนกลับพลังงานแทน (slip energy-recovery)

โดยสามารถส่งผ่านกำลังจากโรเตอร์กลับเข้าสายส่ง โดยการ ควบคุมแรงดันทางต้านเอาท์พุทของอินเวอร์เตอร์ โดยการปรับมุมทริก (trigger angle) ให้ไทรสเตอร์

## 3. การควบคุมด้วยการเปลี่ยนแรงดันและความถี่

เป็นเทคนิคที่รู้จักกันดีและเหมาะสมที่สุดสำหรับการควบคุมมอเตอร์เหนี่ยวนำ ซึ่งจะใช้อินเวอร์เตอร์เป็นตัวควบคุมแรงดันและความถี่ทางด้านเอาท์พุทให้เป็นไปตามที่ต้องการของหลักการควบคุมความเร็วของมอเตอร์ดังแสดงในรูปที่ 2.5



รูปที่ 2.5 แสดงการเปลี่ยนแปลงแรงดัน แรงบิด กระแสเสเตอร์กับความถี่

ชนิดของมอเตอร์ที่ใช้ต้องมีคุณสมบัติสลลิปต่ำ ซึ่งเป็นการเพิ่มประสิทธิภาพและความเร็วของมอเตอร์จะเปลี่ยนตามการเปลี่ยนแปลงความเร็วซิงโครนัสของสนามแม่เหล็กในแอร์แกป ซึ่งการที่จะเปลี่ยนความเร็วซิงโครนัสสามารถทำได้โดยการเปลี่ยนแปลงความถี่ของอินเวอร์เตอร์ การเพิ่มความเร็วของมอเตอร์เหนี่ยวนำโดยการเปลี่ยนความถี่ของอินเวอร์เตอร์อย่างเดียวนี้จะทำให้สนามแม่เหล็กในแอร์แกป ของมอเตอร์ลดลง ด้วยตามสมการที่ 2.36

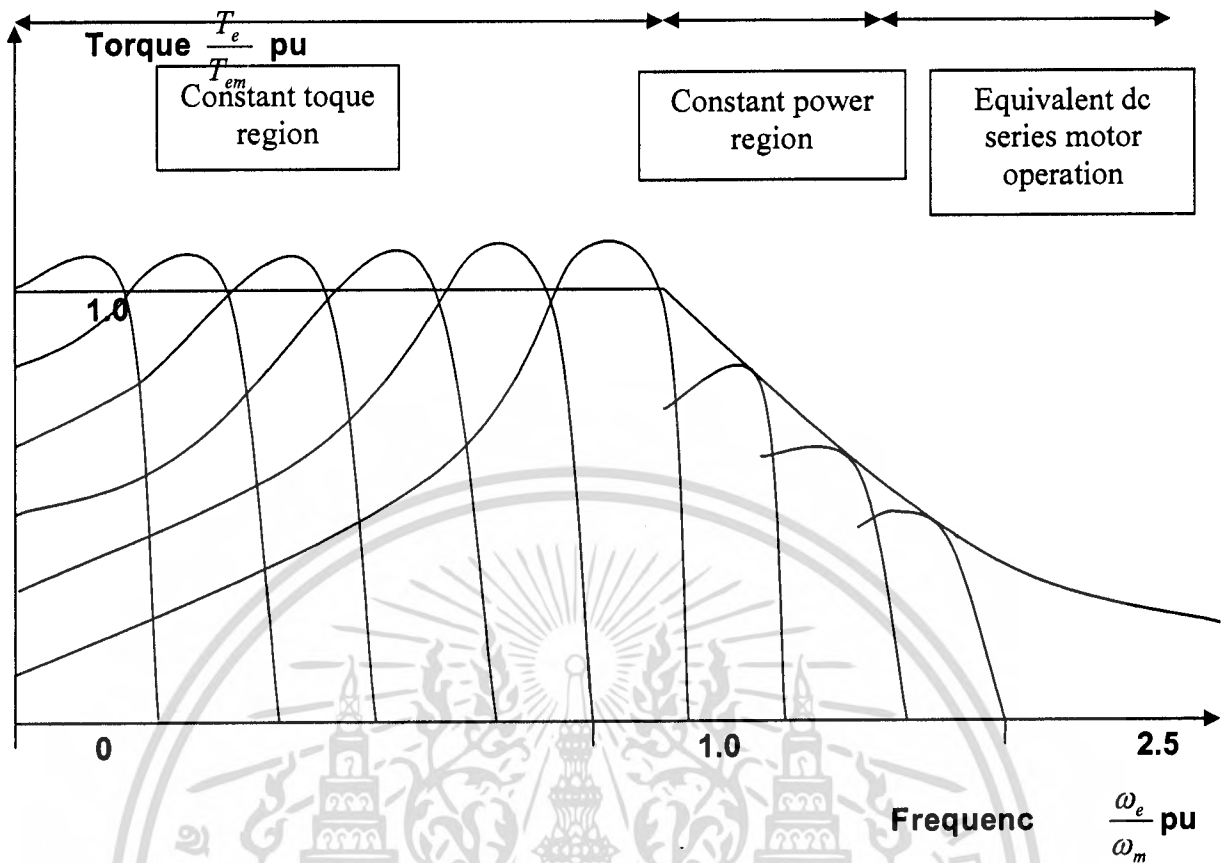
$$E = 4.44 N f \phi \tag{2.39}$$

$$\phi \propto \frac{E}{f}$$

จะได้

$$T_m \propto \left(\frac{E}{f}\right)^2 \propto \phi^2$$

เมื่อแอร์แกปฟลักซ์ลดลงจะทำให้แรงบิดสูงสุดของมอเตอร์ลดลง แต่ในการที่จะรักษาสถาณแม่เหล็กในแอร์แกปและแรงบิดสูงสุดให้คงที่จำเป็นต้องเพิ่มแรงดันออกของอินเวอร์เตอร์ตามความถี่ด้วย เพื่อรักษาความสัมพันธ์ของ  $E/f$  ให้คงที่เพื่อให้แรงบิดสูงสุดคงที่นั่นเอง แต่การควบคุมให้แรงบิดสูงสุดมีค่าคงที่ จะทำได้ในย่านความเร็วต่ำกว่าความเร็วพิกัดดังแสดงในรูปที่ 2.6



รูปที่ 2.6 กราฟแสดงแรงบิด-ความเร็วมอเตอร์เมื่อควบคุมแบบ VVVF

ในย่านความถี่ต่ำการรักษาค่า  $v/f$  คงที่จะไม่เพียงพอที่จะทำให้แรงบิดสูงสุดมีค่าคงที่ ทั้งนี้เพราะความถี่ต่ำ ๆ ค่าความต้านทานของมอเตอร์จะมีค่าสูงขึ้น ทำให้แรงดันตกคร่อมสูง เป็นผลให้มีการสูญเสีย ดังนั้นจะต้องเพิ่มแรงดันที่จ่ายให้กับสเตเตอร์ เพื่อชดเชยแรงดันที่ตกคร่อมความต้านทานของสเตเตอร์ ทำให้การเปลี่ยนแปลงแรงดันกับความถี่เป็นไปตามเส้นทึบของกราฟรูปที่ 2.5 แทนการเปลี่ยนแปลงตามเส้นประ ซึ่งเป็นกราฟคงที่

ส่วนในย่านความถี่สูงกว่าความถี่พิกัด จะไม่สามารถรักษาแรงบิดให้คงที่ได้ เนื่องจากไม่สามารถเพิ่มแรงดันให้มากกว่า แรงดันที่พิกัดได้ เพราะจะเกิดความเสียหายแก่มอเตอร์ได้ ดังนั้นจึงต้องคงที่แรงดันไว้ที่พิกัด เป็นเหตุให้แรงบิดสูงสุดของพิกัดลดลง เนื่องจากการลดลงของสนามแม่เหล็กในแอร์แกปดังแสดงในรูปที่ 2.5 การควบคุมความเร็วในย่านนี้กำลังออกสูงสุดของมอเตอร์เหนี่ยวนำจะมีค่าคงที่ ด้วยการลดความเข้มของสนามแม่เหล็กเรียกว่าเป็นการทำงานในย่านกำลังคงที่ (constant region) หรือ (field weakening region) เนื่องจากการควบคุมความเร็วโดยวิธีนี้ จะเป็นการเปลี่ยนแปลงทั้งความถี่และแรงดัน ทำให้สามารถเร่งความเร็วจากศูนย์ไปสู่ความเร็วที่ต้องการ โดยมีทอร์กสูงสุดคงที่ได้ แรงดันเอาต์พุตของอินเวอร์เตอร์แบบนี้ไม่ได้เป็นรูปไซน์ ดังนั้นมอเตอร์จะได้รับแรงดันฮาร์โมนิกส์ ซึ่งทำให้เกิดสนามแม่เหล็กหมุนในแอร์แกปด้วยความเร็วที่สูงกว่าสนามแม่เหล็กที่เกิดมาจากความถี่

fundamental มาก แต่แรงดันฮาร์โมนิกของอินเวอร์เตอร์จะทำให้เกิดการสูญเสียในมอเตอร์มากขึ้น

### 2.1.5 อินเวอร์เตอร์ที่ใช้ในการขับเคลื่อนมอเตอร์เหนี่ยวนำ

อินเวอร์เตอร์ที่ใช้ในการขับเคลื่อนมอเตอร์เหนี่ยวนำ จะต้องสามารถเปลี่ยนแปลงแรงดัน และความถี่ซึ่งทำหน้าที่เชื่อมโยงระหว่างระบบจ่ายไฟและมอเตอร์ ดังนั้นอินเวอร์เตอร์ที่ดีต้องมีคุณสมบัติพื้นฐานที่สอดคล้องกับความต้องการของมอเตอร์ดังนี้

1. สามารถที่จะปรับความถี่ได้เป็นสัดส่วนกับความเร็วรอบที่ต้องการ
2. สามารถปรับแรงเอาท์พุท เพื่อรักษาอัตราส่วนแรงดัน ต่อความถี่ ให้คงที่ตลอดช่วงแรงบิดคงที่ตามต้องการ
3. สามารถจ่ายกระแสได้ตามพิกัดที่ความถี่ใดๆที่อยู่ในช่วงแรงบิดที่ต้องการ
4. หลักการพื้นฐานซึ่งแหล่งจ่ายไฟเข้า เอชซี จะถูกเปลี่ยนเป็นแรงดัน ดีซี โดยการชาร์จไฟเออร์ที่สามารถควบคุมแรงดันได้ โดยใช้อุปกรณ์อิเล็กทรอนิกส์ จำพวกไทรสเตอร์ หรือแบบควบคุมไม่ได้โดยใช้ไดโอดและอินเวอร์เตอร์จะทำหน้าที่แปลงแรงดันไฟ ดีซี ให้เป็น เอชซี ที่สามารถเปลี่ยนแปลงแรงดันและความถี่ได้ โดยทั่วไประบบอินเวอร์เตอร์สามารถแยกออกได้ 2 ประเภท คือ

1. อินเวอร์เตอร์แบบแหล่งจ่ายกระแส( current –source inverter : CSI)
2. อินเวอร์เตอร์แบบแหล่งจ่ายแรงดัน( voltage- source inverter : VSI)

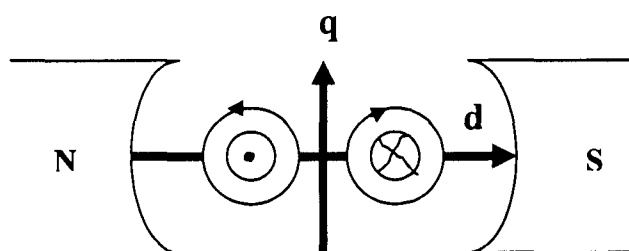
## 2.2 ทฤษฎีการควบคุมมอเตอร์เหนี่ยวนำแบบเวกเตอร์ฟลักซ์

### 2.2.1 ทฤษฎีเบื้องต้น

หากจะกล่าวให้มองเห็นภาพอย่างง่าย ๆ ก็คงจะกล่าวได้ว่าการควบคุมแบบเวกเตอร์ คือ การควบคุมมอเตอร์ไฟฟ้ากระแสสลับให้เลียนแบบการทำงานของมอเตอร์กระแสตรง โดยใช้วิธีทางคณิตศาสตร์แปลงไฟฟ้ากระแสสลับให้มาอยู่ในรูปเทียบเคียงกับไฟฟ้ากระแสตรงดังจะกล่าวในรายละเอียดต่อไป

ในการควบคุมมอเตอร์ไฟฟ้ากระแสตรง เราจะควบคุมองค์ประกอบของกระแสที่นำไปสร้างสนามแม่เหล็กในสองส่วน คือ

1.  $I_f$  หรือกระแสที่นำไปสร้างสนามแม่เหล็กหลัก  
องค์ประกอบของสนามแม่เหล็กนี้เกิดขึ้นจากขดลวดบนสเตเตอร์ที่ใช้สร้างสนามแม่เหล็กหลัก มีทิศชี้จากเหนือไปได้ เราเรียกว่าแนวแกนของสนามแม่เหล็กนี้ว่าแกน d หรือ direct axis
2.  $I_q$  หรือกระแสที่นำไปสร้างสนามแม่เหล็กรอบอาร์เมเจอร์



รูปที่ 2.7 แนวแกนสามแม่เหล็ก  $d$  และ  $q$

องค์ประกอบของสนามแม่เหล็กนี้จึงเกิดขึ้นรอบขดลวดบนโรเตอร์ โดยมีทิศตั้งฉากกับสนามแม่เหล็กหลัก จึงเรียกแนวแกนของสนามแม่เหล็กนี้ว่าแกน  $q$  หรือ quadrature axis

ในการควบคุมความเร็วรอบมอเตอร์กระแสตรงนั้น โดยปกติเราจะให้องค์ประกอบในแกน  $d$  คงที่ แล้วเปลี่ยนแปลงเฉพาะองค์ประกอบในแกน  $q$  กล่าวคือ โดยปกติจะให้  $I_f$  มีค่าคงที่ และเมื่อต้องการเปลี่ยนความเร็วรอบหรือเปลี่ยนแรงบิด ก็จะมาควบคุม  $I_a$  เป็นหลัก ต่อเมื่อต้องการควบคุมให้ความเร็วเกิดพิสัยจำกัดจึงทำการลด  $I_f$  ลง การควบคุมมอเตอร์ไฟฟ้ากระแสตรงจึงแยกออกเป็น 2 ทาง

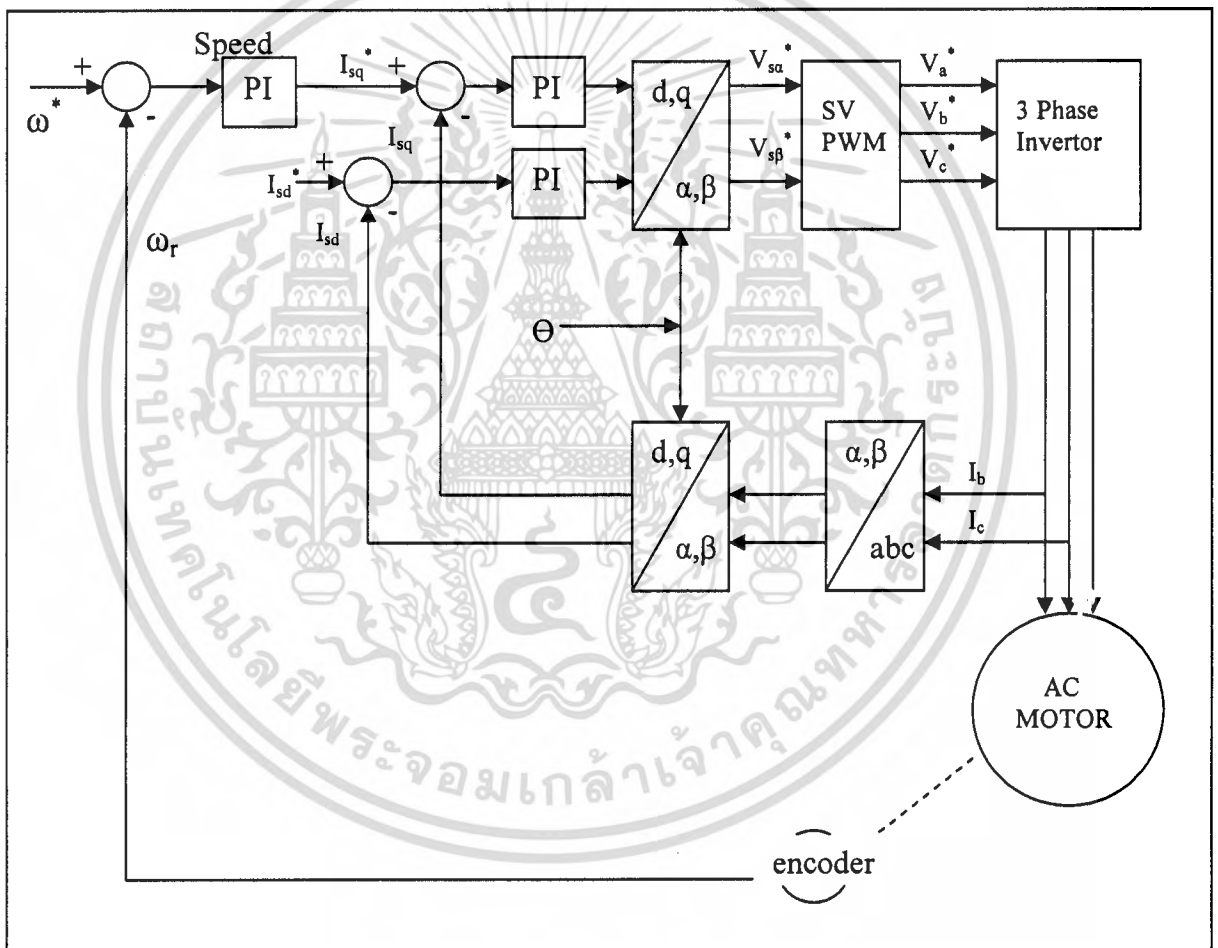
ในสภาวะปกติ  $I_f$  จะถูกตรึงไว้ให้คงที่ที่พิสัยของมอเตอร์ ส่วน  $I_a$  จะมากหรือน้อยขึ้นอยู่กับอัตราเร่งของมอเตอร์และแรงบิดด้านของโหลด การควบคุมมอเตอร์กระแสตรงในสภาวะปกติ จึงควบคุมเพียง  $I_a$  ตัวเดียวเท่านั้นโดยไม่ต้องยุ่งเกี่ยวกับ  $I_f$

การควบคุมแบบเวกเตอร์ได้เปลี่ยนแบบแนวความคิดนี้อย่างตรงไปตรงมา กล่าวคือ จะแบ่งองค์ประกอบของกระแสออกเป็น 2 ส่วน คือ

1. ส่วนที่เป็นองค์ประกอบในแกน  $d$  เรียกว่า  $I_d$  ทำหน้าที่เหมือนกับ  $I_f$  กล่าวคือ  $I_d$  จะเป็นตัวควบคุมความเข้มสนามแม่เหล็กในแกน  $d$  โดยสภาวะปกติจะมีค่าคงที่ยกเว้นกรณีมอเตอร์หมุนที่ความเร็วรอบมากกว่าพิสัย
2. ส่วนที่เป็นองค์ประกอบในแกน  $q$  เรียกว่า  $I_q$  ทำหน้าที่เหมือนกับ  $I_a$  ของมอเตอร์ โดย  $I_q$  จะมีค่ามากหรือน้อยขึ้นอยู่กับอัตราเร่งและแรงบิดด้านของโหลด ดังนั้นเมื่อต้องการเปลี่ยนความเร็ว (มีความเร่ง) และเพิ่มหรือลดโหลดทางกล ก็จะไปปรับที่  $I_q$  โดยตรง

### 2.2.2 Schematic พื้นฐานของการควบคุมแบบเวกเตอร์ฟลักซ์

ไดอะแกรมนี้เป็นภาพรวมของการควบคุมแรงบิดของการควบคุมแบบเวกเตอร์ฟลักซ์ในการควบคุมจริง ขั้นตอนการแปลงกระแสสลับให้อยู่ในรูป  $I_d$  หรือ  $I_q$  จะถูกกระทำโดยฟังก์ชันบล็อก โดยหน่วยประมวลผลในฟังก์ชันบล็อกดังกล่าว จะทำหน้าที่แปลง  $I_a, I_b$  และ  $I_c$  ที่วัดได้จากกระแสที่ไหลเข้ามอเตอร์ให้มาอยู่ในรูป  $I_d$  และ  $I_q$  จากนั้นก็ส่งค่า  $I_d$  และ  $I_q$  ไปเปรียบเทียบกับ  $I_d^*$  และ  $I_q^*$  ค่าผิดพลาดที่เกิดขึ้น จะถูกแก้ไขโดย PI Controller โดยที่เอาท์พุทของตัวควบคุมกระแสคือ  $V_a^*, V_b^*, V_c^*$  เพื่อไปผลักให้กระแส  $I_a, I_b, I_c$  มีค่าเพื่อไปขับมอเตอร์ ซึ่งกระแสจะมีค่าเท่ากับ  $I_d^*$  และ  $I_q^*$  ตามต้องการ เมื่อเป็นเช่นนี้ เราก็จะสามารถควบคุมค่า  $I_d$  และ  $I_q$  ให้เป็นไปตามที่ต้องการได้ตลอดเวลา



รูปที่ 2.8 แสดงบล็อกไดอะแกรมภาพรวมของการควบคุมแบบเวกเตอร์ฟลักซ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 2.2.3 ตำแหน่งของโรเตอร์ฟลักซ์ (Rotor Flux Position)

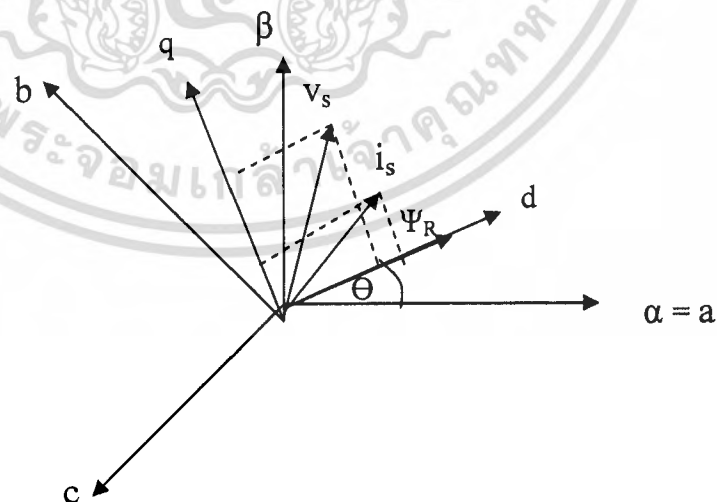
การรู้ตำแหน่งของโรเตอร์ฟลักซ์เป็นหัวใจสำคัญของการควบคุมแบบเวกเตอร์ฟลักซ์ ในรูป 2.8 นี้แสดงให้เห็นถึงกรอบอ้างอิงของ  $(a,b,c)$  ,  $(\alpha, \beta)$  ,  $(d,q)$  และตำแหน่งที่ถูกต้องของโรเตอร์ฟลักซ์ กระแสสเตเตอร์และแรงดันสเตเตอร์ของสเปซเวกเตอร์ที่หมุนกับ  $d,q$  อ้างอิงที่ซิงโครนัส

การรู้ตำแหน่งของโรเตอร์ฟลักซ์เป็นหัวใจสำคัญของการควบคุมแบบเวกเตอร์ฟลักซ์ ในรูป 2.8 นี้แสดงให้เห็นถึงกรอบอ้างอิงของ  $(a,b,c)$  ,  $(\alpha, \beta)$  ,  $(d,q)$  และตำแหน่งที่ถูกต้องของโรเตอร์ ฟลักซ์ กระแสสเตเตอร์และแรงดันสเตเตอร์ของสเปซเวกเตอร์ที่หมุนกับ  $d,q$  อ้างอิงที่ซิงโครนัส

การวัดตำแหน่งของโรเตอร์ฟลักซ์จะแตกต่างกัน ถ้าพิจารณาซิงโครนัส หรืออินดักชันมอเตอร์

ในซิงโครนัส ค่าความเร็วของโรเตอร์จะเท่ากับความเร็วฟลักซ์ของโรเตอร์ ดังนั้น  $\Theta$  ตำแหน่งของโรเตอร์ฟลักซ์ สามารถวัดได้โดยตรงโดยตำแหน่งของเซนเซอร์

- ในอินดักชัน ค่าความเร็วของโรเตอร์จะไม่เท่ากับความเร็วฟลักซ์ของโรเตอร์ มี Slip Speed ดังนั้นในการควบคุมแบบเวกเตอร์ฟลักซ์ที่นำเสนอนี้ เป็นการควบคุมอินดักชันมอเตอร์ ทำให้ต้องการวิธีที่จะคำนวณหา  $\Theta$  ซึ่ง ความเร็วฟลักซ์ของโรเตอร์จะเท่ากับผลบวกของ ความเร็วของโรเตอร์กับค่า Slip Speed



รูปที่ 2.9 กระแส แรงดัน และโรเตอร์ฟลักซ์สเปซเวกเตอร์ในแนวแกนมุมอ้างอิง  $d, q$  และความสัมพันธ์กับ  $a, b, c$  และแกนอ้างอิง  $\alpha, \beta$

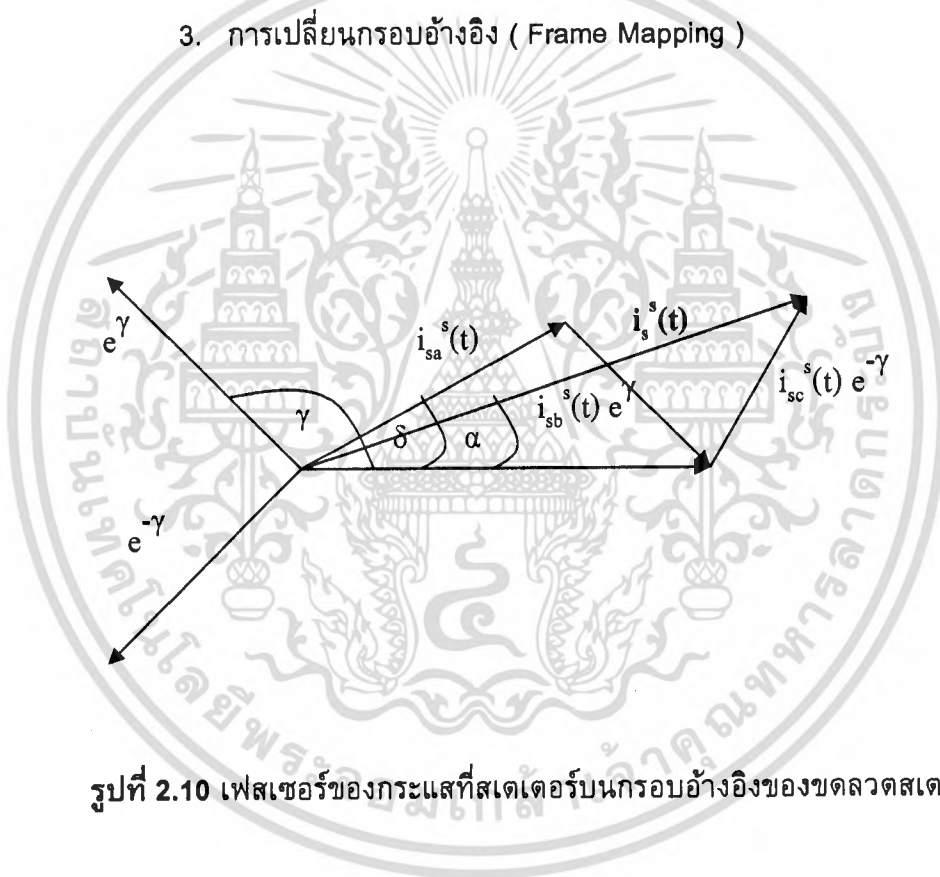
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 2.2.4 การวิเคราะห์แบบเวกเตอร์ของมอเตอร์เหนี่ยวนำกระแสสลับ

การวิเคราะห์แบบเวกเตอร์ของมอเตอร์เหนี่ยวนำเป็นการวิเคราะห์คุณสมบัติของมอเตอร์ที่ซับซ้อนเนื่องจากการพิจารณาผลทั้งส่วนที่เคลื่อนที่ (Rotor) และส่วนที่หยุดนิ่ง (Stator) ที่มีความสัมพันธ์กันจะเปลี่ยนแปลงตามตำแหน่งของ Rotor ซึ่งขึ้นอยู่กับกระแสที่สเตเตอร์เพียงอย่างเดียวซึ่งต่างจาก มอเตอร์กระแสตรงหรือมอเตอร์ซิงโครนัสที่มีกระแสจากขดลวด Field winding ในการพิจารณาโครงสร้างจึงอยู่ในรูปของสมการเชิงอนุพันธ์ที่มีค่าสัมประสิทธิ์เปลี่ยนแปลงตามเวลา

การวิเคราะห์แบบเวกเตอร์ใช้ทฤษฎีพื้นฐานหลัก 3 ทฤษฎีคือ

1. การสังเคราะห์แบบเวกเตอร์ Space Vector
2. การวิเคราะห์แบบ 2 แกน ( d-q Transformation )
3. การเปลี่ยนกรอบอ้างอิง ( Frame Mapping )



รูปที่ 2.10 เฟสเซอร์ของกระแสที่สเตเตอร์บนกรอบอ้างอิงของขดลวดสเตเตอร์

### 2.2.5 Space Vector

การสังเคราะห์แบบ Space Vector เป็นการรวมผลลัพธ์ของกระแส แรงดัน และ สนามแม่เหล็กที่มอเตอร์ได้รับจากแหล่งจ่ายโดยที่ผลลัพธ์ที่ได้อยู่ในรูปของเวกเตอร์ที่มีทั้งขนาด และทิศทาง

จากรูป 2.10 สามารถหาค่าของกระแสลัพธ์ได้ดังนี้

$$\mathbf{i}_s^s(t) = i_{as}^s(t) + i_{bs}^s(t) e^{j\gamma} + i_{cs}^s(t) e^{-j\gamma} \quad (2.40)$$

$$\mathbf{i}_s^s(t) = i_{as}^s(t) + i_{bs}^s(t) e^{j120^\circ} + i_{cs}^s(t) e^{-j120^\circ} \quad (2.41)$$

$$\mathbf{i}_s^s(t) = i_{ds}^s(t) + j i_{qs}^s(t) \quad (2.42)$$

The voltage vector

$$\mathbf{v}_s^s(t) = v_{as}^s(t) + v_{bs}^s(t) e^{j120^\circ} + v_{cs}^s(t) e^{-j120^\circ} \quad (2.43)$$

The flux (actually, flux linkage) vector

$$\boldsymbol{\lambda}_s^s(t) = \lambda_{as}^s(t) + \lambda_{bs}^s(t) e^{j120^\circ} + \lambda_{cs}^s(t) e^{-j120^\circ} \quad (2.44)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 2.2.6 การเปลี่ยนแกน (Transformation Axis)

การจัดรูปสมการให้อยู่ในรูปส่วนจริงและส่วนจินตภาพ โดยที่ส่วนจริงจะอยู่ในแกน direct และส่วนจินตภาพจะอยู่ในแกน quadrature ดังนี้

$$\begin{aligned}
 i_s^s(t) &= i_{as}^s(t) + i_{bs}^s(t) e^{j\gamma} + i_{cs}^s(t) e^{-j\gamma} \\
 &= i_{as}^s(t) [\cos(0^\circ) + j\sin(0^\circ)] \\
 &\quad + i_{bs}^s(t) [\cos(120^\circ) + j\sin(120^\circ)] \\
 &\quad + i_{cs}^s(t) [\cos(240^\circ) + j\sin(240^\circ)] \\
 &= i_{as}^s(t) - \frac{1}{2} i_{bs}^s(t) - \frac{1}{2} i_{cs}^s(t) \\
 &\quad + j\left(\frac{\sqrt{3}}{2} i_{bs}^s(t) - \frac{\sqrt{3}}{2} i_{cs}^s(t)\right) \\
 &= i_{ds}^s(t) + j i_{qs}^s(t)
 \end{aligned} \tag{2.45}$$

และจากกระแสที่สมมาตรผลรวมของกระแสทั้งสามเฟสมีค่าเท่ากับศูนย์

$$i_{as}^s(t) + i_{bs}^s(t) + i_{cs}^s(t) = 0 \tag{2.46}$$

ดังนั้นสามารถเขียนสมการ  $i_{as}^s(t)$ ,  $i_{bs}^s(t)$ ,  $i_{cs}^s(t)$  ในรูปของ  $i_{ds}^s(t)$ ,  $i_{qs}^s(t)$  ได้เป็น

$$\begin{aligned}
 i_{as}^s(t) &= \frac{2}{3} i_{ds}^s(t) \\
 i_{bs}^s(t) &= -\frac{1}{3} i_{ds}^s(t) + \frac{1}{\sqrt{3}} i_{qs}^s(t) \\
 i_{cs}^s(t) &= -\frac{1}{3} i_{ds}^s(t) - \frac{1}{\sqrt{3}} i_{qs}^s(t)
 \end{aligned} \tag{2.47}$$

ดังนั้นสามารถแสดงในรูปของเมทริกซ์ได้ดังนี้

$$\begin{bmatrix} i_{ds}^s(t) \\ i_{qs}^s(t) \\ 0 \end{bmatrix} = \begin{bmatrix} 1 & -\frac{1}{3} & -\frac{1}{3} \\ 0 & \frac{\sqrt{3}}{3} & \frac{\sqrt{3}}{3} \\ 1 & \frac{2}{3} & \frac{2}{3} \end{bmatrix} \begin{bmatrix} i_{as}^s(t) \\ i_{bs}^s(t) \\ i_{cs}^s(t) \end{bmatrix} \tag{2.48}$$

$$\begin{bmatrix} i_{as}^s(t) \\ i_{bs}^s(t) \\ i_{cs}^s(t) \end{bmatrix} = \begin{bmatrix} \frac{2}{3} & 0 \\ -\frac{1}{3} & \frac{1}{\sqrt{3}} \\ -\frac{1}{3} & -\frac{1}{\sqrt{3}} \end{bmatrix} \begin{bmatrix} i_{ds}^s(t) \\ i_{qs}^s(t) \end{bmatrix} \tag{2.49}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

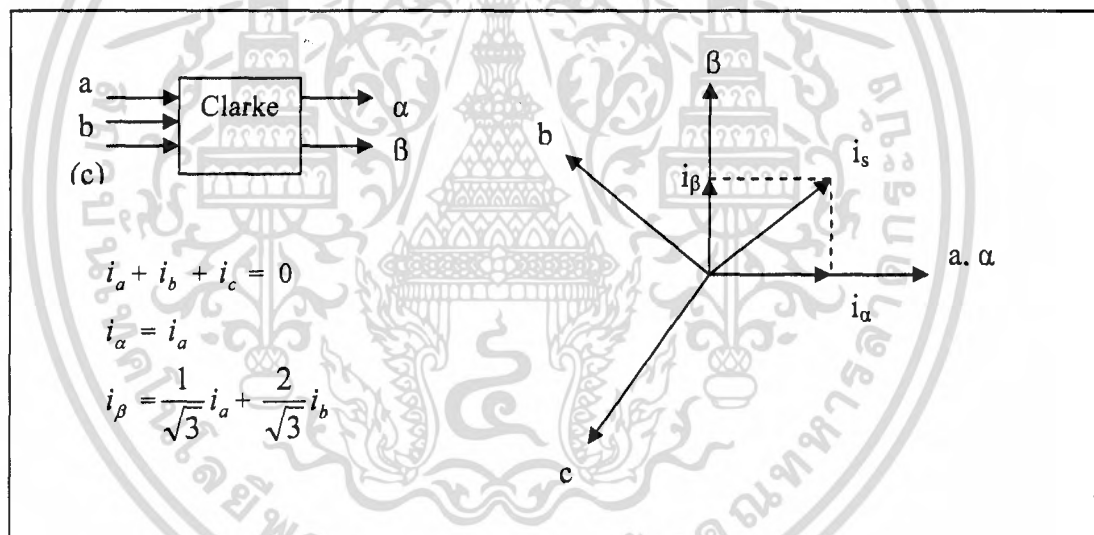
### 2.2.6.1 การแปลงแบบ CLARKE

การแปลงแบบ CLARKE เป็นการแปลงระบบ 3 เฟสคือ  $i_a$ ,  $i_b$  และ  $i_c$  จากกรอบอ้างอิง สเตเตอร์ เพื่อเปลี่ยนไปยังกระแสสเตเตอร์ในระบบ 2 เฟสที่ตั้งฉากคือ  $i_\alpha$ ,  $i_\beta$  โดยมีสมการทางคณิตศาสตร์ตามนี้

$$i_\alpha = i_a \quad (2.50)$$

$$i_\beta = \frac{1}{\sqrt{3}}i_a + \frac{2}{\sqrt{3}}i_b \quad (2.51)$$

$$i_a + i_b + i_c = 0 \quad (2.52)$$



รูปที่ 2.11 CLARKE TRANSFORM

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

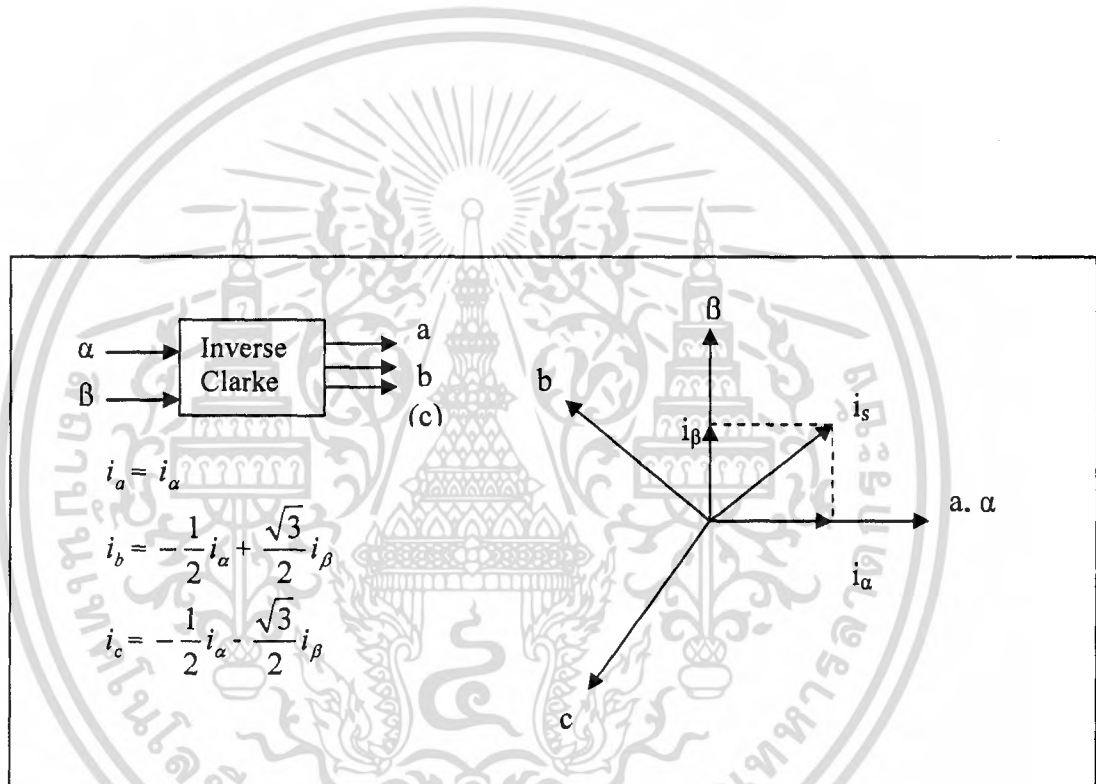
**2.2.6.2 การแปลงแบบ INVERSE CLARKE**

การแปลงแบบ INVERSE CLARKE เป็นการแปลงระบบ 2 เฟสคือ  $i_\alpha, i_\beta$  จากกรอบอ้างอิง สเตเตอร์ เพื่อเปลี่ยนไปยังกระแสสเตเตอร์ในระบบ 3 เฟสคือ  $i_a, i_b$  และ  $i_c$  โดยมีสมการทางคณิตศาสตร์ตามนี้

$$i_a = i_\alpha$$

$$i_b = -\frac{1}{2}i_\alpha + \frac{\sqrt{3}}{2}i_\beta \tag{2.53}$$

$$i_c = -\frac{1}{2}i_\alpha - \frac{\sqrt{3}}{2}i_\beta \tag{2.54}$$



รูปที่ 2.12 INVERSE CLARKE TRANSFORM

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**2.2.7 การเปลี่ยนกรอบอ้างอิง ( Frame Mapping )**

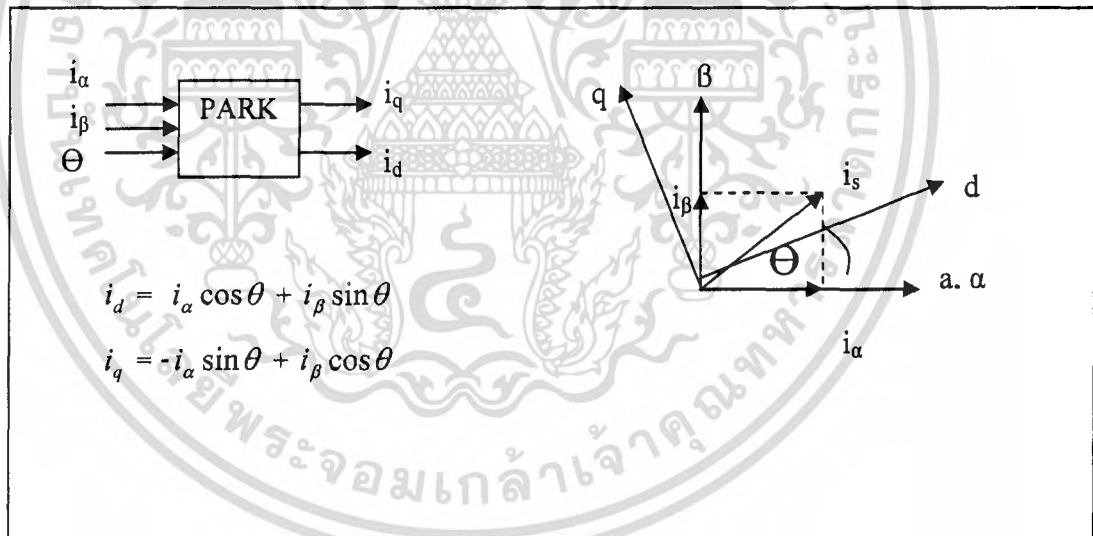
ผลของกระแสและสามแม่เหล็กเกี่ยวคล้องที่เกิดจากสเตเตอร์ทำให้เกิดกระแสและสนามแม่เหล็กที่โรเตอร์ ซึ่งกรอบอ้างอิงของสเตเตอร์ ( Stator Reference Frame ) และกรอบอ้างอิงของโรเตอร์ ( Rotor Reference Frame ) ของตัวมอเตอร์นั้นไม่เป็นกรอบเดียวกัน เนื่องจากมอเตอร์มีการกระตุ้นที่เดียวคือ เฉพาะที่สเตเตอร์เท่านั้น ซึ่งจะมีมุมห่างกันเท่ากับ  $\Theta$

**2.2.7.1 การแปลงแบบ PARK**

การแปลงแบบ PARK เป็นการแปลงระบบ 2 เฟสคือ  $i_\alpha, i_\beta$  จากกรอบอ้างอิงสเตเตอร์ เพื่อเปลี่ยนไปยังกระแสโรเตอร์ในระบบ 2 เฟสคือ  $i_d$  และ  $i_q$  ในกรอบอ้างอิงของโรเตอร์ ซึ่งจะมีมุมห่างกันเท่ากับ  $\Theta$  โดยมีสมการทางคณิตศาสตร์ตามนี้

$$i_d = i_\alpha \cos \theta + i_\beta \sin \theta \tag{2.55}$$

$$i_q = -i_\alpha \sin \theta + i_\beta \cos \theta \tag{2.56}$$



รูปที่ 2.13 PARK TRANSFORM

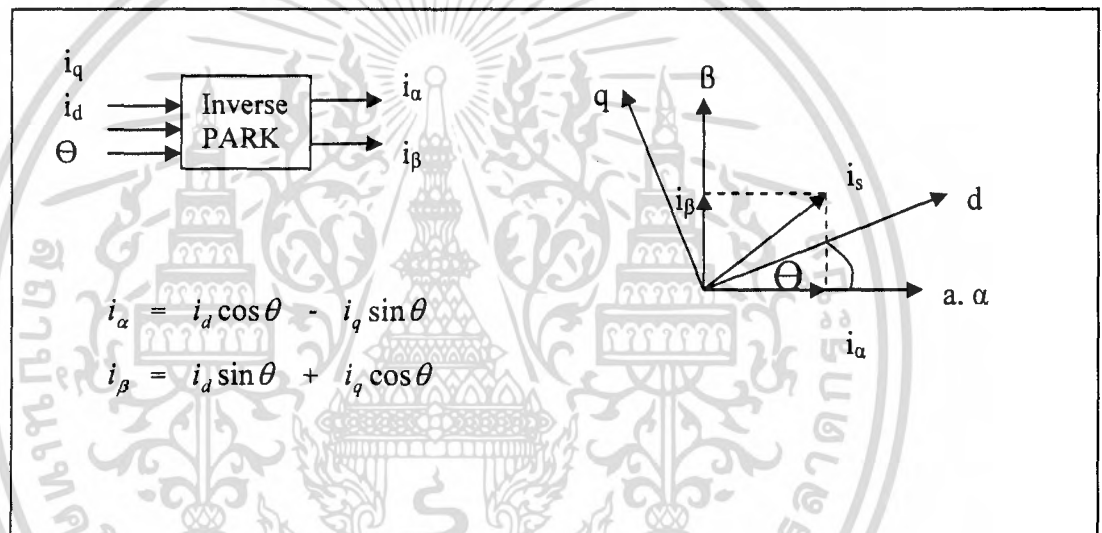
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 2.2.7.2 การแปลงแบบ INVERSE PARK

การแปลงแบบ INVERSE PARK เป็นการแปลงระบบ 2 เฟสคือ  $i_d$  และ  $i_q$  กรอบอ้างอิงของโรเตอร์เพื่อเปลี่ยนไปยังกระแสเดเตอร์ 2 เฟสคือ  $i_\alpha$  ,  $i_\beta$  โดยมีสมการทางคณิตศาสตร์ตามนี้

$$i_\alpha = i_d \cos \theta - i_q \sin \theta \quad (2.57)$$

$$i_\beta = i_d \sin \theta + i_q \cos \theta \quad (2.58)$$



รูปที่ 2.14 INVERSE PARK TRANSFORM

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 2.3 หลักการของการควบคุมแบบเวกเตอร์ฟลักซ์

#### สมการแรงดันของมอเตอร์ในกรอบอ้างอิงสเตเตอร์ ( Stator Frame )

สมการแรงดันของมอเตอร์ที่สเตเตอร์จะได้ว่า

$$V_s^s = R_s i_s^s + \frac{d\lambda_s^s}{dt} \quad (2.59)$$

และสมการแรงดันของมอเตอร์ที่โรเตอร์จะได้ว่า

$$V_r^r = R_r i_r^r + \frac{d\lambda_r^r}{dt} \quad (2.60)$$

$$V_r^s = R_r i_r^s + (p - j\omega_r)\lambda_r^s$$

โดยที่  $p$  เป็น Operator มีค่าเท่ากับ  $\frac{d}{dt}$

โดยที่ค่าฟลักซ์แม่เหล็กสามารถพิจารณาได้เป็น 2 ส่วนคือส่วนที่เกิดจากตัวเองสร้างขึ้น และส่วนที่เกิดจากการเกี่ยวคล้องจากตัวอื่นๆ รอบบริเวณนั้น และสามารถเขียนสมการได้ดังต่อไปนี้

$$\lambda_s^s = L_s i_s^s + L_m i_r^s = L_s i_s^s + L_m i_r^r e^{j\theta} \quad (2.61)$$

$$\lambda_r^r = L_r i_r^r + L_m i_s^r = L_r i_r^r + L_m i_s^s e^{-j\theta} \quad (2.62)$$

$$\lambda_r^s = L_r i_r^s + L_m i_s^s = L_r i_r^r e^{j\theta} + L_m i_s^s \quad (2.63)$$

#### สมการแรงดันของมอเตอร์ในกรอบอ้างอิงโรเตอร์ ( Excitation Frame )

เนื่องจากความเร็วของสนามแม่เหล็กหมุนในมอเตอร์อินดักชันมีค่าไม่เท่ากับความเร็วของโรเตอร์ ดังนั้นจึงทำให้สมการของแรงดันในกรอบอ้างอิงสเตเตอร์และโรเตอร์มีค่าไม่เท่ากัน

โดยสมการของความเร็วเชิงมุมมีค่าดังนี้

$$\omega = \omega_r + \omega_s \quad (2.64)$$

โดย  $\omega$  คือความเร็วเชิงมุมทางไฟฟ้า

$\omega_r$  คือความเร็วเชิงมุมของโรเตอร์

$\omega_s$  คือความเร็วสลลิปของมอเตอร์

$$\text{ดังนั้น} \quad V_s^s = V_s^o e^{j\omega t} \quad (2.65)$$

$$\text{หรือ} \quad V_s^o = V_s^s e^{-j\omega t} \quad (2.66)$$

ดังนั้นจะได้สมการแรงดันของมอเตอร์ในกรอบอ้างอิงโรเตอร์ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$V_s^{\circ} e^{j\omega t} = R_s i_s^{\circ} e^{j\omega t} + p \lambda_s^{\circ} e^{j\omega t} \quad (2.67)$$

โดยที่ค่า

$$\begin{aligned} p \lambda_s^{\circ} e^{j\omega t} &= \frac{d\lambda_s^{\circ}}{dt} e^{j\omega t} + j\omega e^{j\omega t} \lambda_s^{\circ} \\ &= (p + j\omega) e^{j\omega t} \lambda_s^{\circ} \end{aligned} \quad (2.68)$$

แทนสมการ (2.67) ลงในสมการ (2.68) จะได้

$$V_s^{\circ} = R_s i_s^{\circ} + (p + j\omega) \lambda_s^{\circ} \quad (2.69)$$

$$V_r^{\circ} = R_r i_r^{\circ} + (p + j\omega - j\omega_r) \lambda_s^{\circ} \quad (2.70)$$

ถ้าแทนค่าตัวแปรใหม่ดังนี้

$$\begin{aligned} V_{DS}^{\circ} = V_{ds} &, V_{QS}^{\circ} = V_{qs} &, V_{DR}^{\circ} = V_{dr} &, V_{QR}^{\circ} = V_{qr} \\ I_{DS}^{\circ} = I_{ds} &, I_{QS}^{\circ} = I_{qs} &, I_{DR}^{\circ} = I_{dr} &, I_{QR}^{\circ} = I_{qr} \\ \lambda_{DS}^{\circ} = \lambda_{ds} &, \lambda_{QS}^{\circ} = \lambda_{qs} &, \lambda_{DR}^{\circ} = \lambda_{dr} &, \lambda_{QR}^{\circ} = \lambda_{qr} \end{aligned}$$

ดังนั้นจากสมการ (2.69) และ (2.70) จะได้สมการแรงดันของมอเตอร์ในกรอบอ้างอิงโรเตอร์ในพิกัดแกน d และ q ดังนี้

$$V_{qs}^{\circ} = R_s i_{qs}^{\circ} + \frac{d\lambda_{qs}^{\circ}}{dt} + \omega \lambda_{ds}^{\circ} \quad (2.71)$$

$$V_{ds}^{\circ} = R_s i_{ds}^{\circ} + \frac{d\lambda_{ds}^{\circ}}{dt} - \omega \lambda_{qs}^{\circ} \quad (2.72)$$

$$V_{qr}^{\circ} = R_r i_{qr}^{\circ} + \frac{d\lambda_{qr}^{\circ}}{dt} + (\omega - \omega_r) \lambda_{dr}^{\circ} = 0 \quad (2.73)$$

$$V_{qs}^{\circ} = R_r i_{dr}^{\circ} + \frac{d\lambda_{dr}^{\circ}}{dt} - (\omega - \omega_r) \lambda_{qr}^{\circ} = 0 \quad (2.74)$$

### 2.3.1 สมการแรงบิด ( Torque Equation )

แรงบิดของมอเตอร์ที่เกิดจากสเตเตอร์และโรเตอร์สามารถเขียนสมการได้ดังนี้

$$T = \frac{3}{2} P \frac{L_m}{L_r} (i_{qs}^{\circ} \lambda_{dr}^{\circ} - i_{ds}^{\circ} \lambda_{qr}^{\circ}) \quad (2.75)$$

โดยที่ P = number of pole pairs

หรือแทนค่า  $\lambda_{dr}^{\circ} = L_{dr} i_{dr}^{\circ}$  และ  $\lambda_{qr}^{\circ} = L_{dr} i_{qr}^{\circ}$  จะได้สมการแรงบิดใหม่ดังนี้

$$T = \frac{3}{2} P L_m (i_{qs}^{\circ} i_{dr}^{\circ} - i_{ds}^{\circ} i_{qr}^{\circ}) \quad (2.76)$$

ทั้งนี้องค์ประกอบของกระแสที่โรเตอร์มีความสัมพันธ์กับฟลักซ์โรเตอร์ และกระแสที่สเตเตอร์ ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$i_{qr} = \frac{1}{L_r} \lambda_{qr} - \frac{L_m}{L_r} i_{qs} \quad (2.77)$$

$$i_{dr} = \frac{1}{L_r} \lambda_{dr} - \frac{L_m}{L_r} i_{ds} \quad (2.78)$$

ดังนั้น สามารถแทนสมการ (2.79) และ (2.75) ลงใน (2.80) และ (2.76) จะได้ดังนี้

$$\frac{d\lambda_{qr}}{dt} + \frac{R_r}{L_r} \lambda_{qr} - \frac{L_m}{L_r} R_r i_{qs} + (\omega - \omega_r) \lambda_{dr} = 0 \quad (2.79)$$

$$\frac{d\lambda_{dr}}{dt} + \frac{R_r}{L_r} \lambda_{dr} - \frac{L_m}{L_r} R_r i_{ds} - (\omega - \omega_r) \lambda_{qr} = 0 \quad (2.80)$$

จากสมการที่ ( 2.79 ) จะเห็นได้ว่าค่า  $\omega$  สามารถถูกควบคุมได้ตามสมการดังนี้

$$\omega = \omega_r + \frac{L_m R_r i_{qs}}{L_r \lambda_{dr}} \quad (2.81)$$

ซึ่งค่า  $\omega_{sl} = \frac{L_m R_r i_{qs}}{L_r \lambda_{dr}} \quad (2.82)$

### 2.3.2 เงื่อนไขของการควบคุมแบบเวกเตอร์ฟลักซ์ ( Field Orientation Conditions )

- ฟลักซ์สนามแม่เหล็กโรเตอร์ในแนว Quadrature Axis มีค่าเท่ากับศูนย์

$$\lambda_{qr} = 0 \quad (2.83)$$

ดังนั้นจากสมการ ( 34 ) ทำให้เราสามารถควบคุมทอร์กได้ดังนี้

$$T = \frac{3}{2} P \frac{L_m}{L_r} \lambda_{dr} i_{qs} \quad (2.84)$$

ถ้ากำหนดให้  $K_T = \frac{3}{2} P \frac{L_m}{L_r}$  ดังจะได้สมการแรงบิดดังนี้

$$T = K_T \lambda_{dr} i_{qs} \quad (2.85)$$

และจากสมการที่ (2.83) จะได้

$$\frac{d\lambda_{dr}}{dt} + \frac{R_r}{L_r} \lambda_{dr} = \frac{L_m}{L_r} R_r i_{ds} \quad (2.86)$$

ทั้งนี้จากสมการที่ (2.86) ในการควบคุมมอเตอร์กระแสสลับแบบเวกเตอร์ฟลักซ์ เป็นการเลียนแบบการควบคุมมอเตอร์กระแสตรงดังนั้น จะได้

$$\lambda_{dr} = \text{CONSTANT} \quad (2.87)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการที่ (2.86) และ (2.87) จะเห็นได้ว่า แรงบิด (  $T$  ) สามารถควบคุมได้โดยกระแส  $i_{qs}$  เป็นอิสระกับฟลักซ์แม่เหล็ก  $\lambda_{dr}$  ซึ่งสามารถควบคุมให้คงที่ได้โดยกระแส  $i_{ds}$

### 2.3.3 การปรับค่าสนามแม่เหล็กที่โรเตอร์

จากสมการที่กล่าวมาข้างต้นนั้น จะเห็นได้ว่าสิ่งสำคัญที่เราต้องทราบคือ ตำแหน่งที่แท้จริงของกรอบอ้างอิงเคลื่อนที่ ซึ่งสามารถหาค่าดังกล่าวได้ 2 วิธี คือ

#### 1 ) การหาค่าโดยตรง ( Direct Rotor Flux Orientation )

เป็นวิธีการที่จำเป็นต้องใส่เซนเซอร์สนามแม่เหล็กที่ช่องอากาศของมอเตอร์ที่เรียกว่า Hall Sensor เพื่อทำการวัดค่าสนามแม่เหล็กโดยตรง การติดตั้งนั้นมีความยุ่งยาก ซับซ้อน และราคาสูง ในการผลิตมอเตอร์เหนี่ยวนำส่วนใหญ่จะไม่ได้ออกแบบรองรับทำให้เกิดความลำบากในการใช้งานในเชิงอุตสาหกรรม แต่ข้อดีของการควบคุมแบบนี้คือการที่ค่าของสนามแม่เหล็กที่ได้จากตัวเซนเซอร์นั้น ไม่เปลี่ยนแปลงตามค่าตัวแปรของมอเตอร์

#### 2 ) การควบคุมทางอ้อม ( Indirect Rotor Flux Orientation )

เป็นการหาค่าตำแหน่งของกรอบอ้างอิงกระตุ้นของตัวโรเตอร์โดยการต่อ Encoder เพื่อวัดความเร็วของโรเตอร์แล้วนำมาคำนวณหาค่าต่างๆ เพื่อใช้ในการควบคุม ซึ่งการควบคุมแบบทางอ้อมเป็นวิธีการที่โครงการชิ้นนี้ได้นำเสนอ

จากสมการที่ (2.86) และ (2.87) จะได้ค่ากระแสอ้างอิงแต่ละแกนดังนี้

$$i_{qs}^* = \frac{T^*}{K_T \lambda_r^*} \quad (2.88)$$

$$i_{ds}^* = \frac{\lambda_r^*}{L_m} \quad (2.89)$$

เมื่อนำมาแปลงให้ไปยังแกนอ้างอิงสเตเตอร์ อัลฟาเบต้าจะได้ว่า

$$i_{\alpha s}(t) = i_{qs} \cos \theta(t) - i_{ds} \sin \theta(t) \quad (2.91)$$

$$i_{\beta s}(t) = i_{qs} \sin \theta(t) + i_{ds} \cos \theta(t) \quad (2.92)$$

ซึ่ง  $i_{\alpha s}$ ,  $i_{\beta s}$  คือ กระแสสเตเตอร์แกตังฉากอ้างอิงด้านอ้างอิงสเตเตอร์

$\theta(t)$  คือ  $\omega$  ตำแหน่งของสเตเตอร์ฟลักซ์เวกเตอร์

โดยค่ารอบการทำงาน (h) ของการคำนวณสามารถ การประมาณค่ามุม  $\theta$  จะได้ว่า

$$\theta(t+1) = \theta(t) + \omega * h \quad (2.93)$$

ฉะนั้นจะได้กระแสสเตเตอร์ที่ต้องการในเวลาข้างหน้า ( t+1 ) คือ

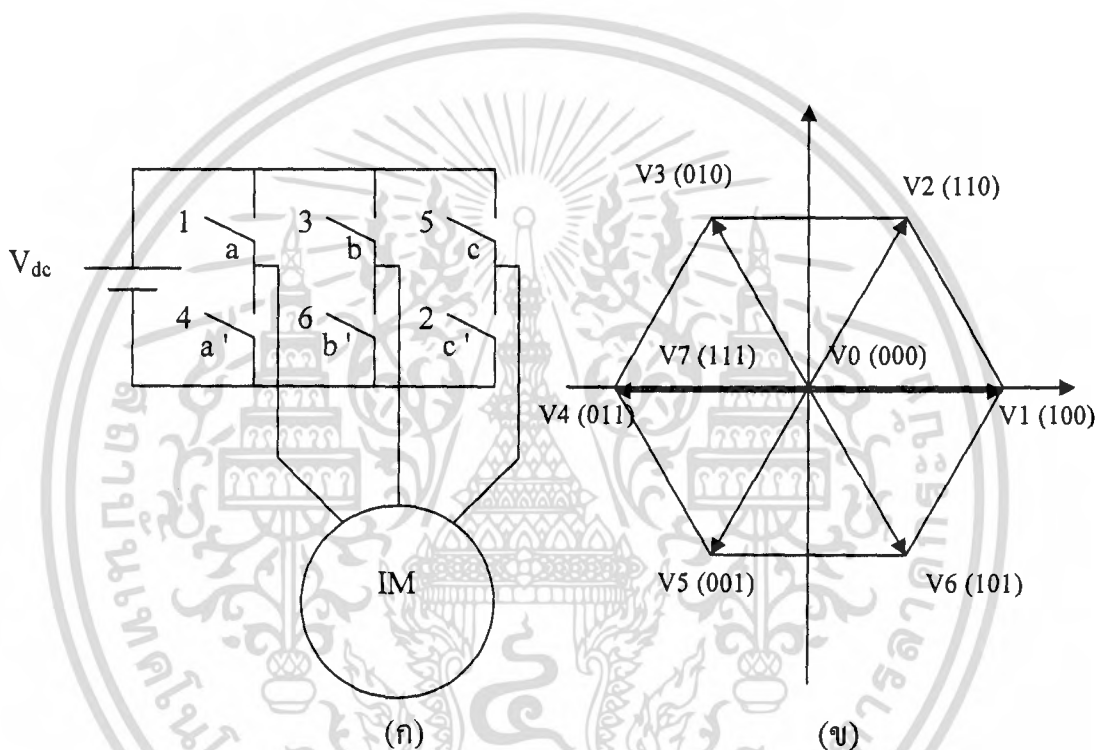
$$i_{\alpha s}(t+1) = i_{qs} \cos \theta(t+1) - i_{ds} \sin \theta(t+1) \quad (2.94)$$

$$i_{\beta s}(t+1) = i_{qs} \sin \theta(t+1) + i_{ds} \cos \theta(t+1) \quad (2.95)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

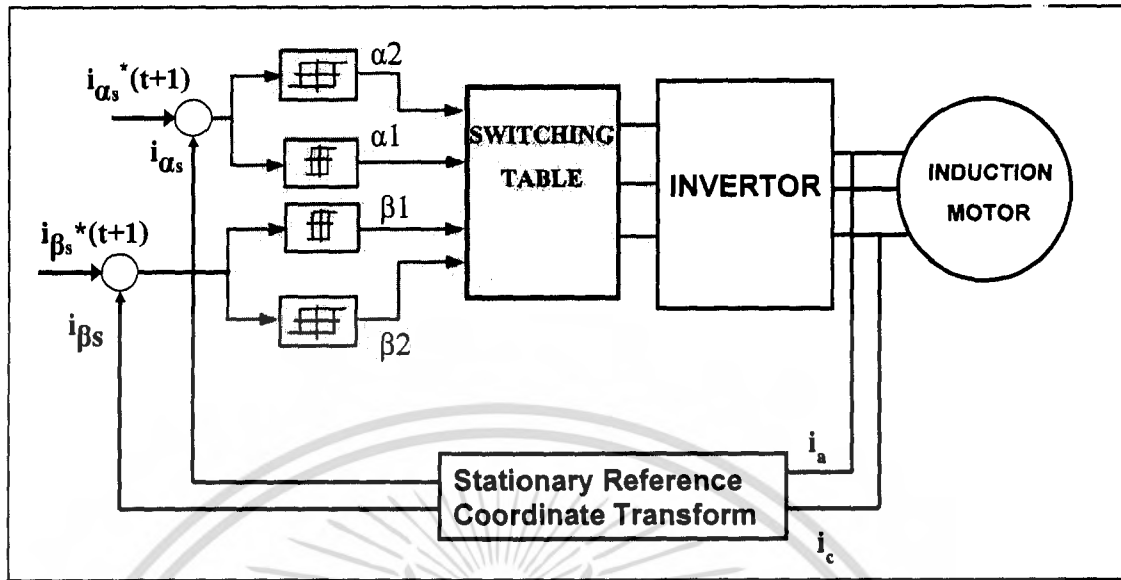
### 2.4 อินเวอร์เตอร์ (Current Controlled VSI)

จากรูป 3.9 (ก) เป็นชุดอินเวอร์เตอร์ที่ประกอบด้วยแหล่งจ่ายไฟฟ้ากระแสตรง  $V_{ds}$  และสวิตช์กำลัง 6 ตัวซึ่งสามารถสร้างเวกเตอร์ได้ 8 แบบกล่าวคือเวกเตอร์ศูนย์  $V_0$ ,  $V_7$  และเวกเตอร์  $V_1$ - $V_6$  โดยที่ตัวเลขในวงเล็บแสดงถึงลักษณะการเปิดปิดวงจรของสวิตช์ในเฟส a, b และ c ตามลำดับ "0" หมายถึง สวิตช์ด้านบนเปิดวงจร และ "1" หมายถึงสวิตช์ด้านบนปิดวงจร ยกตัวอย่างเช่นกรณี  $V_1$  (100) จะเป็นกรณีที่สวิตช์หมายเลข 1,6,2 ปิดวงจร



รูปที่ 2.15 แสดง Diagram และ Space Voltage Vector ของ Inverter

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.16 แสดงไดอะแกรมของ Current Inverter

Current Controlled Inverter ที่นำเสนอนี้ จะเป็นการนำกระแสของมอเตอร์  $i_a$  และ  $i_c$  จะถูกแปลงเป็นกระแสทางด้าน Stationary ( $i_{\alpha_s}, i_{\beta_s}$ ) มาเปรียบเทียบกับกระแสอ้างอิง  $i_{\alpha_s}^*(t+1), i_{\beta_s}^*(t+1)$  เมื่อได้ค่าความแตกต่างจะนำไปใช้เปรียบเทียบกับ hysteresis – band ทั้ง 4 คือ  $\alpha_1, \beta_1, \alpha_2, \beta_2$  ดังรูป 2.16 โดย  $\alpha_1, \beta_1$  จะใช้รักษาให้รูปร่างของกระแสเป็นไปตามกระแสอ้างอิงและ  $\alpha_2, \beta_2$  จะถูกใช้ไปเพื่อควบคุมการใช้งาน Zero output voltage stage โดยที่ค่าของ  $\alpha_2, \beta_2$  ให้มีค่ามากกว่าของ  $\alpha_1, \beta_1$  เล็กน้อย

จากตารางที่ 2.1 Switching Table เป็นตารางการสวิตช์ของอินเวอร์เตอร์โดยจะมี input 4 ตัว ( $\alpha_1, \beta_1, \alpha_2, \beta_2$ ) และมี output 3 ตัว ( $S_a, S_b, S_c$ ) ยกตัวอย่างเช่นถ้า input เท่ากับ A (เลขฐาน 16 = 1010) ค่า output จะมีค่า  $S_a = 0, S_b = 0, S_c = 1$

$\alpha_1, \beta_1, \alpha_2, \beta_2$	0	1	2	3	4	5	6	7	8	9	A	B	C	D	E	F
$S_a$	1	1	0	0	1	1	0	0	1	0	0	0	0	1	0	0
$S_b$	0	0	0	0	0	1	0	1	0	0	0	1	0	1	1	1
$S_c$	1	0	1	0	0	0	0	1	1	0	1	1	0	0	1	0

ตารางที่ 2.1 Switching Table

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 3

### การออกแบบและการสร้าง

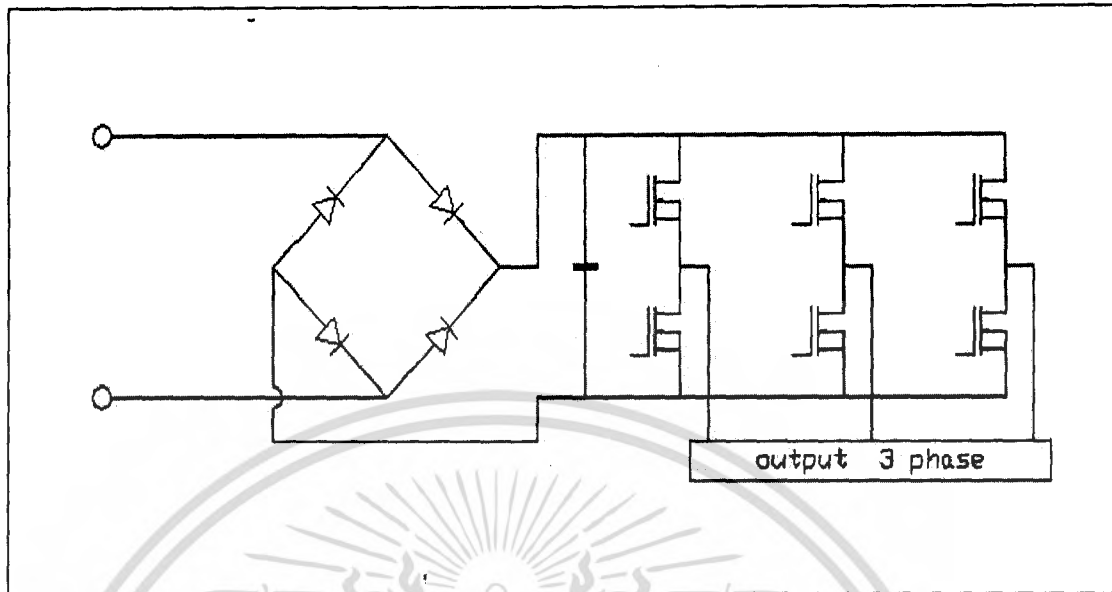
#### 3.1 บทนำ

โครงการที่นำเสนอนี้ที่ได้วิจัยและพัฒนาขึ้นนี้เป็นโวลต์เดจซอสอินเวอร์เตอร์ชนิดควบคุมกระแสโดยหลักการของฮิสเตอร์รีซิสแบนด์สองช่วง โดยสัญญาณที่ใช้ในการควบคุมการทำงานของสวิตช์ในอินเวอร์เตอร์จะได้รับการเปรียบเทียบสัญญาณกระแสไซน์อ้างอิงกับสัญญาณกระแสที่จ่ายให้กับมอเตอร์ โดยการออกแบบและการสร้างจะประกอบไปด้วยวงจรหลักสำคัญ 3 ส่วนหลักคือ

1. วงจรกำลัง ประกอบด้วย
  - วงจรเรียงกระแส
  - วงจรอินเวอร์เตอร์ 3 เฟส
2. วงจรควบคุมการทำงาน ประกอบด้วย
  - วงจรฮิสเตอร์รีซิสแบนด์ (hysteresis band)
  - วงจรเดทไทม์ (dead time)
  - วงจรขับนำสวิตช์เกต (gate driver)
  - วงจรยกแรงดัน
  - วงจรแยกกันทางแสง
  - วงจรแปลงสัญญาณดิจิตอลเป็นอนาล็อก
  - วงจรตรวจจับและป้อนกลับของกระแส
3. วงจรไฟเลี้ยง

ในบทนี้จะกล่าวถึงการออกแบบส่วนต่างๆ ที่ใช้ในโครงการนี้

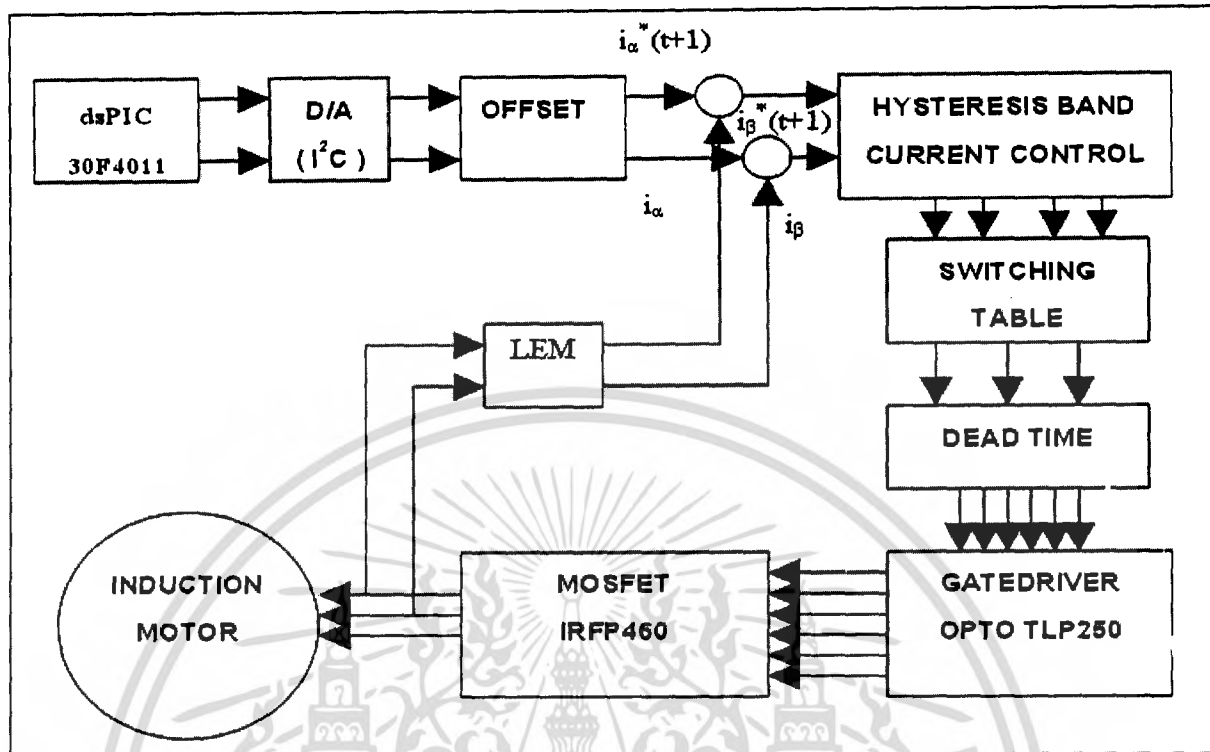
## การออกแบบวงจรกำลัง



รูปที่ 3.1 วงจรกำลัง (วงจรเรียงกระแสและวงจรอินเวอร์เตอร์)

ในส่วนของวงจรกำลังประกอบไปด้วยวงจรเรียงกระแสและวงจรอินเวอร์เตอร์ ดังรูปที่ 3.1 ในส่วนของวงจรเรียงกระแสจะใช้ไดโอดเป็นตัวทำหน้าที่เรียงกระแสซึ่งจะทำให้แรงดัน DC link มีค่าคงที่เสมอและในส่วนของอินเวอร์เตอร์จะเป็นอินเวอร์เตอร์ 3 เฟสโดยใช้ Mosfet IRPF460 เป็นอุปกรณ์สวิตซ์ซิ่ง

### 3.3 การออกแบบวงจรควบคุมการทำงาน



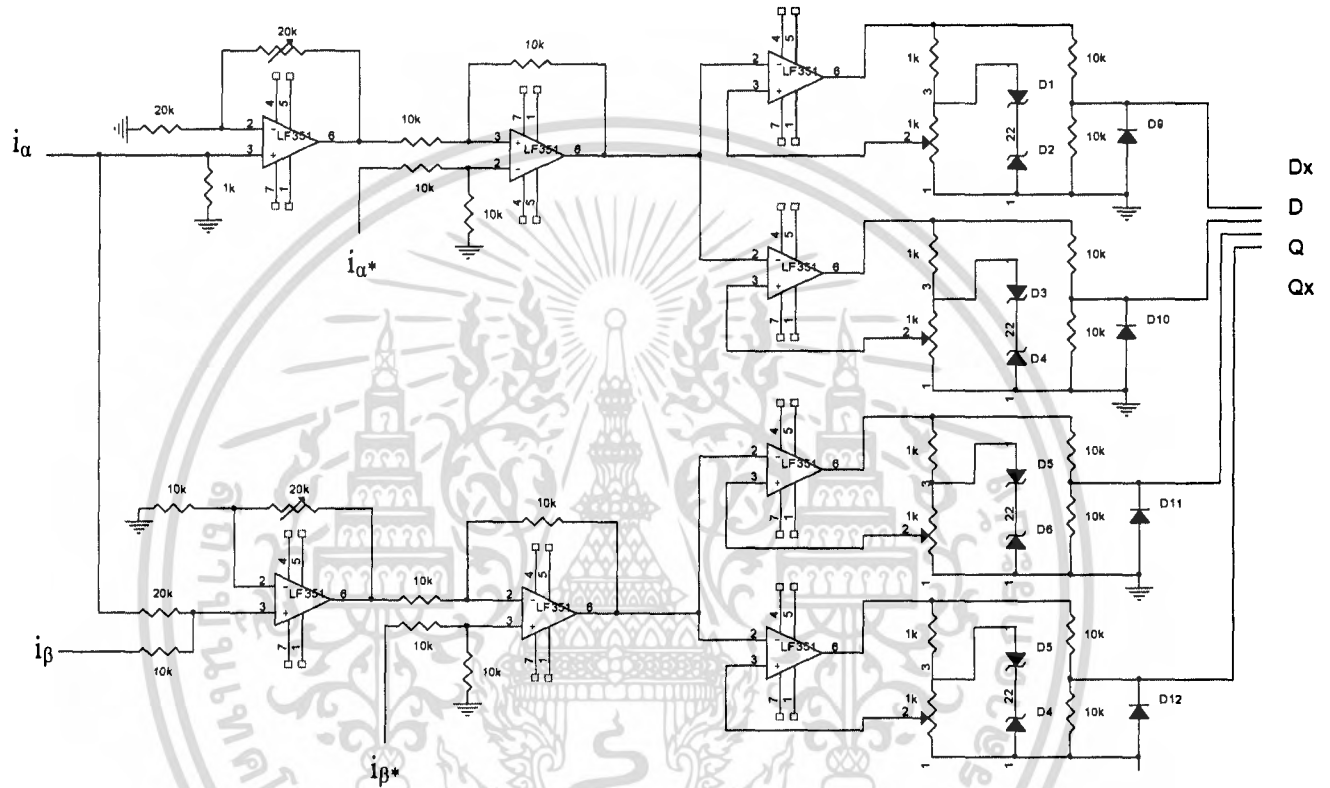
รูปที่ 3.2 บล็อกไดอะแกรมแสดงวงจรควบคุม

วงจรควบคุมการทำงานของระบบมีส่วนหลักๆ ซึ่งประกอบด้วยส่วนต่างๆ แสดงตามบล็อกไดอะแกรมได้ดังรูป 3.2 โดยหลักการทำงานนั้น dsPIC Microcontroller จะทำการสร้างสัญญาณไซน์อ้างอิงซึ่งมีความต่างเฟสกัน 90 องศา เพื่อส่งเข้าไปให้วงจรฮิสเตอร์รีซิสแบนด์สองช่วง เพื่อทำการเปรียบเทียบสัญญาณระหว่างสัญญาณไซน์อ้างอิงกับสัญญาณกระแสที่จ่ายให้กับมอเตอร์ โดยจะได้เป็นสัญญาณพัลส์สี่เหลี่ยมส่งต่อไปยัง วงจร dead time เพื่อแยกเป็นสองสัญญาณที่มีลักษณะของสัญญาณตรงข้ามกัน จากนั้นวงจร opto isolator จะทำหน้าที่แยกกราวด์สองฝั่งระหว่างวงจร Gate Driver และวงจรควบคุม และวงจร Gate Driver จะทำหน้าที่ขยายสัญญาณเพื่อไปขับขาเกตของอินเวอร์เตอร์ ( Mosfet IRFP460 ) เพื่อไปขับมอเตอร์ต่อไป

โดยรายละเอียดของวงจรควบคุมส่วนต่างๆ สามารถอธิบายได้ดังนี้

3.3.1 วงจรฮีสเตอร์รีซิสแบน (hysteresis band)

วงจรฮีสเตอร์รีซิสแบน (hysteresis band) จะทำหน้าที่ เปรียบเทียบสัญญาณของกระแสอินพุตและกระแสที่จ่ายให้กับมอเตอร์โดยในโครงงานนี้ ได้ใช้ออปแอมป์เบอร์ LF351N มาทำการต่อการเพื่อควบคุมการทำงานของ Hysteresis Band ให้เป็นไปตามต้องการ โดยสามารถต่อวงจรได้ดังรูป



รูปที่ 3.3 วงจรฮีสเตอร์รีซิสแบน (hysteresis band)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

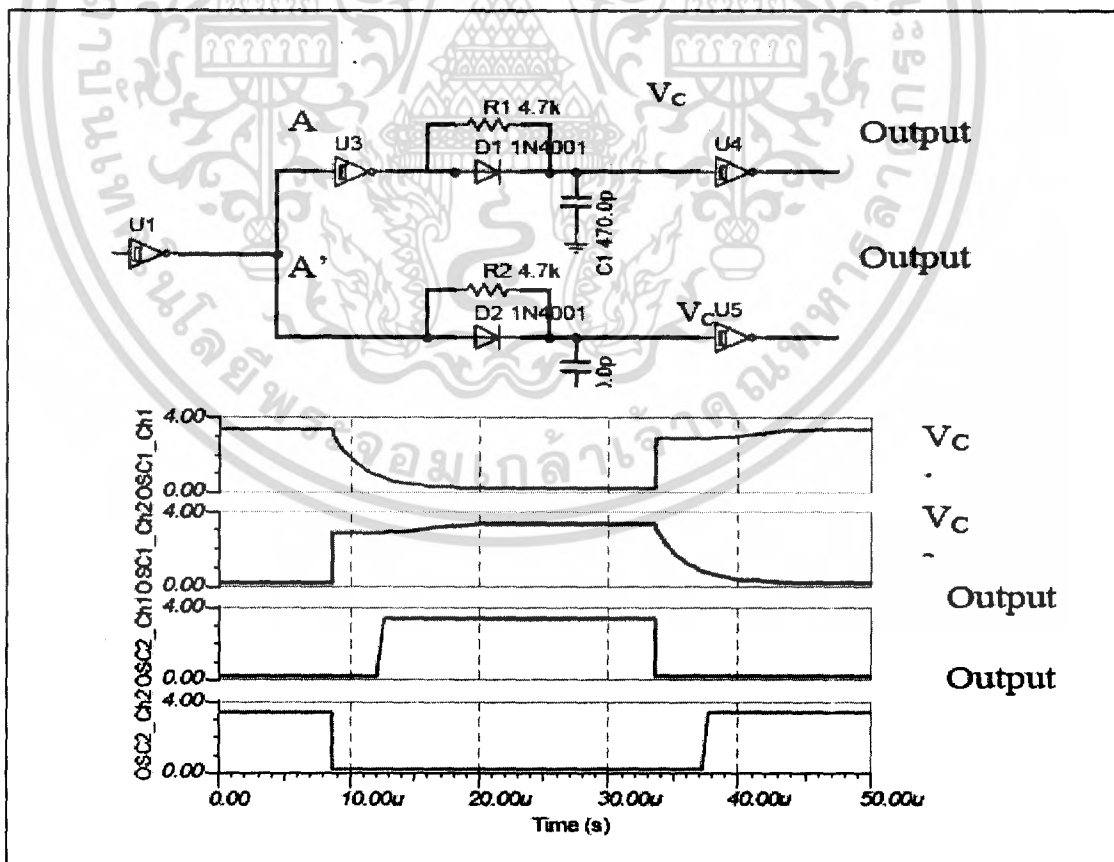
### 3.3.2 วงจรเดทไทม์ (dead time)

วงจรเดทไทม์จะทำหน้าที่ให้ MOSFET ทั้ง 6 ตัว ON ไม่พร้อมกันเพื่อไม่ให้เกิดการลัดวงจร จากรูปกราฟข้างล่างแสดงการทำงานของ Dead Time Circuit อธิบายการทำงานได้ดังนี้

เมื่อสัญญาณที่เข้ามาเป็น Logic 1 วัตต์ที่ ตำแหน่ง A มี Logic เป็น "0" ส่วนตำแหน่ง A' จะมี Logic เป็น 0 เมื่อวัตต์ที่ตำแหน่ง B จะมี Logic เป็น "1" Voltage ที่จุดนี้ จะเกิดการ Discharge ของตัวเก็บประจุ ส่วนตำแหน่ง B' จะมี Logic เป็น "0" เมื่อวัตต์ที่ output U จะมี Logic เป็น "1" ในขณะที่ output U' จะมี Logic เป็น "0"

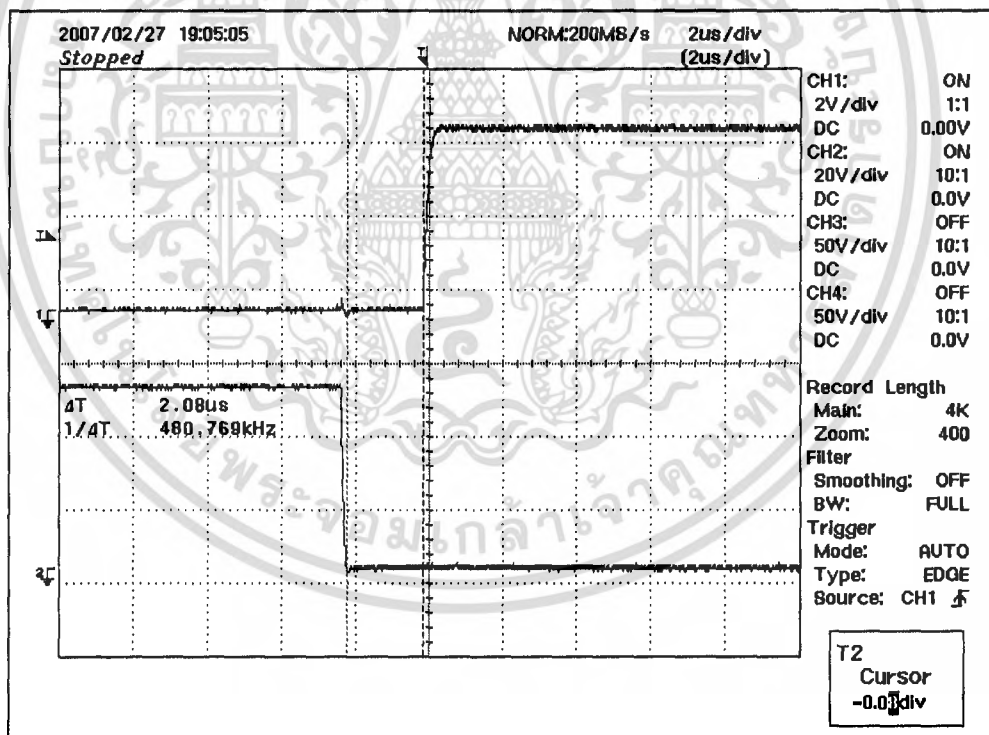
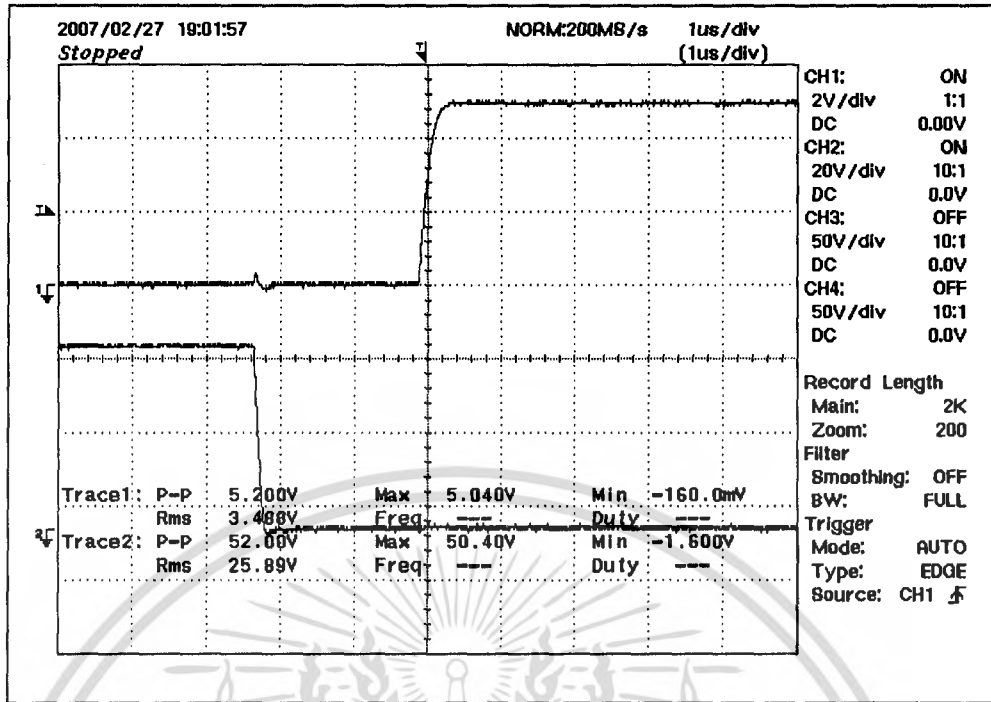
เมื่อสัญญาณที่เข้ามาเป็น Logic 0 วัตต์ที่ ตำแหน่ง A มี Logic เป็น "1" ส่วนตำแหน่ง A' จะมี Logic เป็น 1 เมื่อวัตต์ที่ตำแหน่ง B จะมี Logic เป็น "0" ส่วนตำแหน่ง B' จะมี Logic เป็น "1" Voltage ที่จุดนี้ จะเกิดการ Discharge ของตัวเก็บประจุ เมื่อวัตต์ที่ output U จะมี Logic เป็น "0" ในขณะที่ output U' จะมี Logic เป็น "1" ซึ่งที่สัญญาณ output U และ U' จะเป็นสัญญาณที่ invert กัน และ Delay ไปประมาณ 2  $\mu$ s โดยการหาช่วงเวลาในการ Delay หาได้จากสมการ

$$\tau = RC$$



รูปที่ 3.4 วงจร deadtime

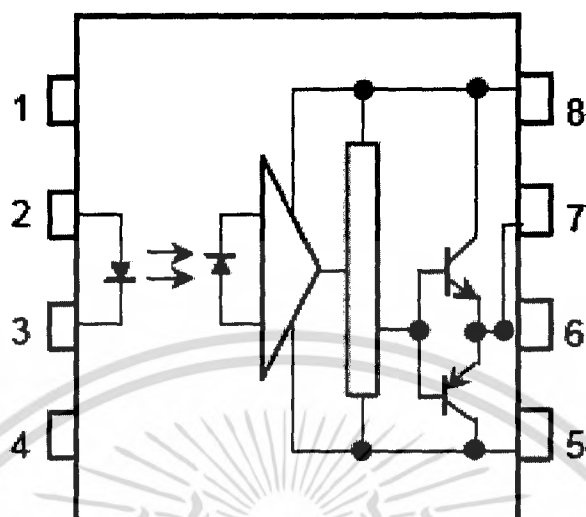
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.5 สัญญาณที่ได้จากวงจร deadtime

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 3.3.3 วงจรแยกกันทางแสง (Opto Isolator)

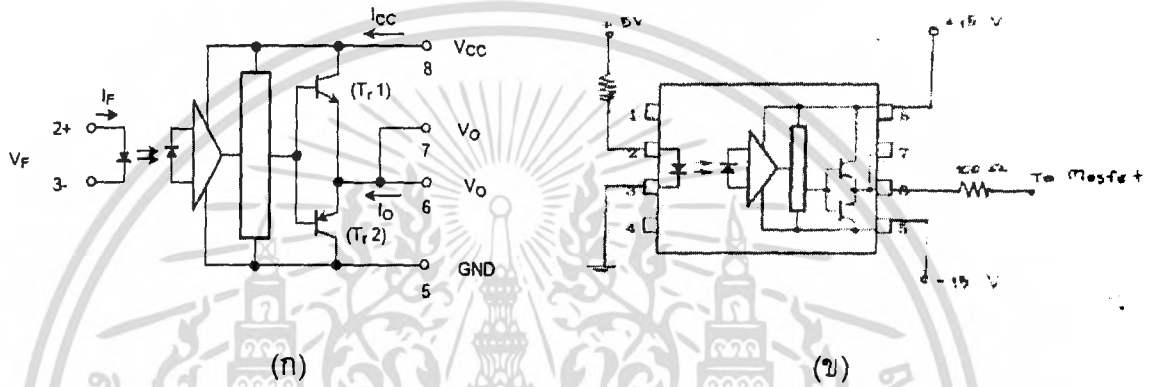


รูปที่ 3.6 วงจรแยกกันทางแสง (Opto Isolator)

โดยวงจรแยกกันทางแสงทำหน้าที่แยกกราวด์สองฝั่งระหว่างวงจร Gate Driver และวงจรควบคุม โดยในโครงการใช้ IC เบอร์ TLP250 ทำหน้าที่แยกกันทางแสงเพื่อความปลอดภัยในขณะที่เกิดการลัดวงจร จึงทำให้วงจรควบคุมไม่ได้รับความเสียหายจากความผิดปกติที่เกิดขึ้น โดยรายละเอียดของ IC เบอร์ TLP250 แสดงไว้ในภาคผนวก

3.3.4 วงจรขับนำสวิตช์เกต (gate driver)

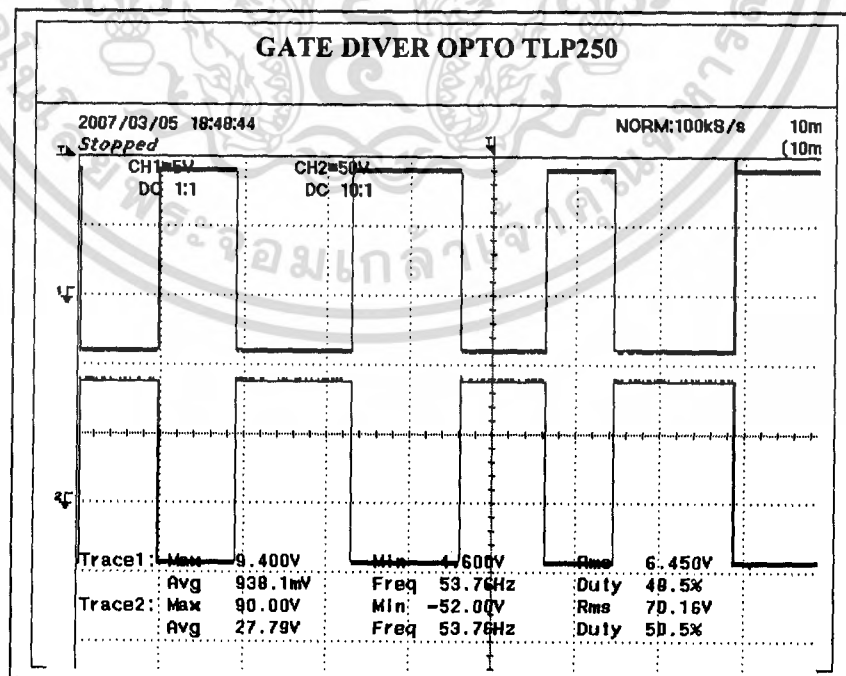
MOSFET Driver เป็นส่วนที่ขยายสัญญาณเพื่อที่จะไปควบคุมการ ON-OFF ของ MOSFET ประกอบด้วย 2 ส่วน คือ Opto Isolator กับ ส่วนที่เป็น current boost Opto Isolator มีหน้าที่แยกไฟแรงสูงกับไฟแรงต่ำ โดยใช้แสงเป็นตัวกลางในการเชื่อมระบบ โดยใช้แสงที่ได้ไปขับในส่วนของ current boost เพื่อขยายกระแสให้มากขึ้นในส่วนของ Driver นั้นจะใช้ IC TLP250 เป็น Mosfet Driver ซึ่งสามารถพิจารณา การทำงานของ TLP250 ได้จากวงจรภายในดังรูปที่ 3.7



รูปที่ 3.7 วงจรขับนำสวิตช์เกต (gate driver – TLP250)

(ก) วงจรภายใน TLP250 Mosfet Driver

(ข) การต่อใช้งาน ของ TLP 250

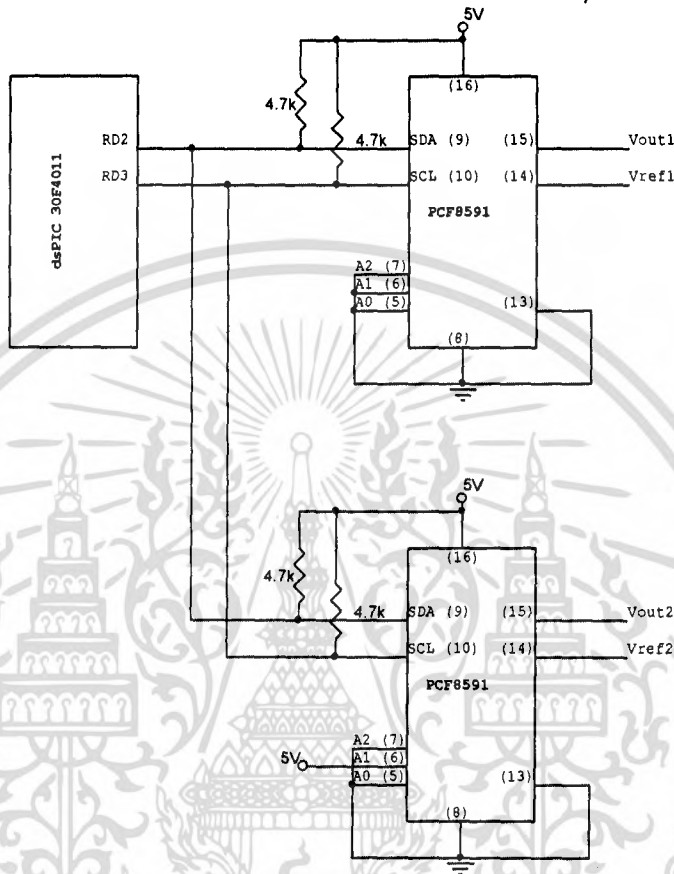


รูปที่ 3.8 สัญญาณที่ได้จากวงจรขับนำสวิตช์เกต

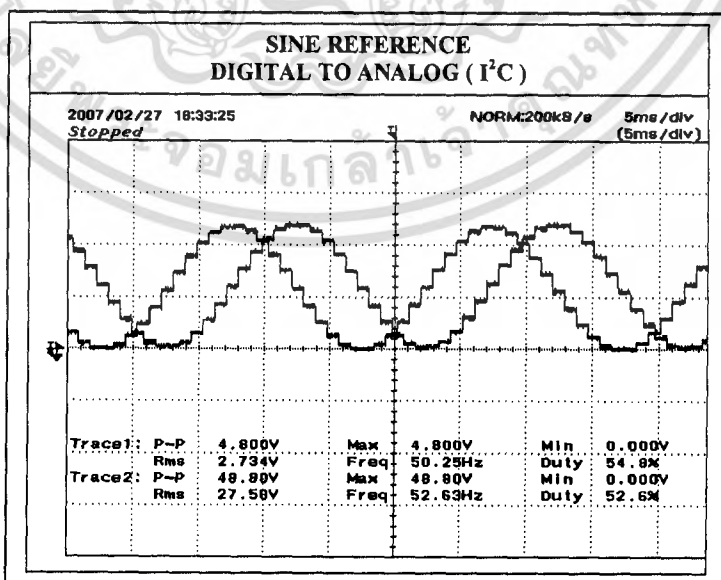
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ภายในเท่านั้น ขอสงวนสิทธิ์ในลิขสิทธิ์และเงื่อนไขการใช้งานโดยไม่รับประกันการดำเนินงานใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 3.3.5 วงจรแปลงสัญญาณดิจิทัลเป็นอนาล็อก

วงจรนี้ทำการแปลงสัญญาณไซน์อ้างอิงที่สร้างโดย dsPIC Microcontrol er ซึ่งภายในเป็นค่าดิจิทัลทำให้ต้องมีวงจรแปลงค่าเป็นอนาล็อกเพื่อนำคลื่นไซน์อ้างอิงที่ได้มาใช้ต่อไป ซึ่งในโครงงานนี้ใช้วิธีการส่งค่าแบบ I<sup>2</sup>C หรือ การส่งแบบอนุกรม



รูปที่ 3.9 วงจรแปลงสัญญาณดิจิทัลเป็นอนาล็อก

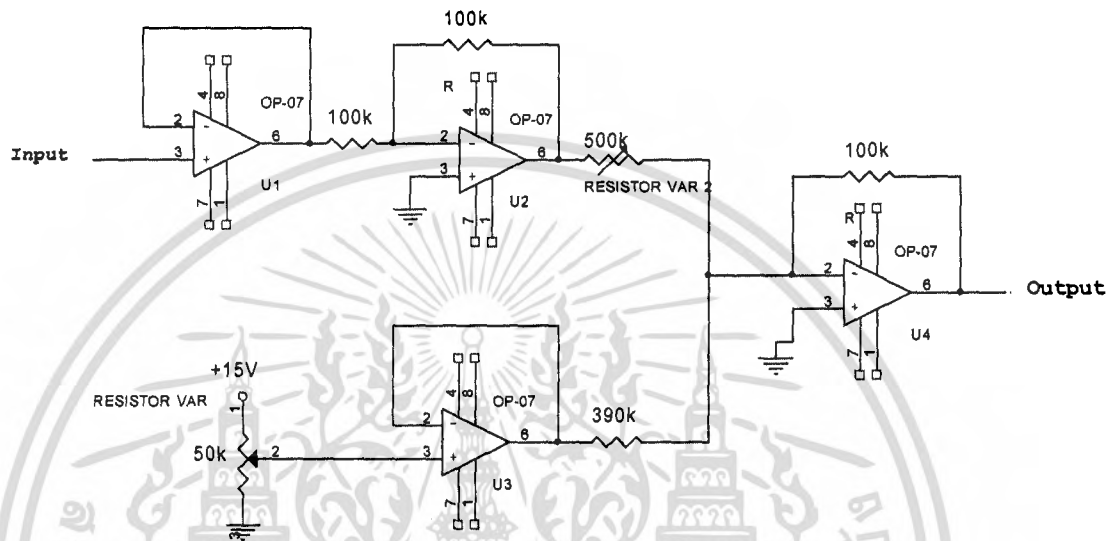


รูปที่ 3.10 สัญญาณที่ได้จากวงจรแปลงสัญญาณดิจิทัลเป็นอนาล็อก

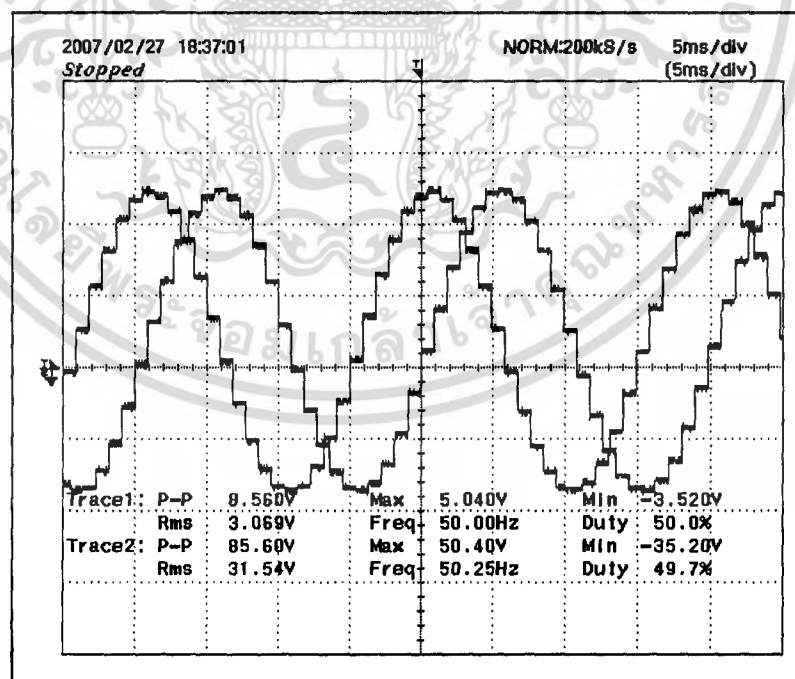
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 3.3.6 วงจรยกระดับแรงดัน (Offset circuit)

สัญญาณไซน์อ้างอิงที่สร้างโดย dsPIC Microcontroller เมื่อส่งออกมาผ่านวงจรแปลงสัญญาณดิจิทัลเป็นอนาล็อกจะมีขอบเขตแรงดันทางด้านบวก (0-5 โวลต์) ทำให้ไม่สามารถนำไปเปรียบเทียบกับคลื่นกระแสที่จ่ายให้กับมอเตอร์ดังนั้นต้องมีการยกระดับแรงดันลงเพื่อให้สอดคล้องกัน โดยใช้หลักการของวงจรซั่มมิ่ง จากการต่อป้อนแอมป์ทำให้แรงดันสามารถลดระดับลงมา ซึ่งมีลักษณะการต่อวงจรดังรูป



รูปที่ 3.11 วงจรยกระดับแรงดัน (Offset circuit)



รูปที่ 3.12 สัญญาณที่ได้จากวงจรยกระดับแรงดัน (Offset circuit)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### วงจรตรวจจับและป้องกันของกระแส

วงจรตรวจจับและป้องกันของกระแสนี้ สำหรับในโครงการนี้เป็น การตรวจจับนำสัญญาณกระแสที่จ่ายโหลดมอเตอร์กลับมา 2 เฟสเพื่อนำมาเข้าวงจรวงจรฮีสเตอร์รีซิสแบน เพื่อทำการเปรียบเทียบสัญญาณของกระแสไซน์อ้างอิงและกระแสที่จ่ายให้กับมอเตอร์ ต่อ โดยโครงการนี้ใช้อุปกรณ์ตรวจจับกระแส 2 ตัว ยี่ห้อ LEM รุ่น LA 55-P ซึ่งสัญญาณทางด้านเอาต์พุทจะอยู่ในรูปของกระแสที่มีอัตราส่วน 1:1000 นั้นหมายถึงหากวัดกระแสขนาด 10 แอมแปร์จะทำให้ได้สัญญาณกระแสเอาต์พุทขนาด 10 มิลลิแอมแปร์ ซึ่งสัญญาณที่ได้ นี้ ก่อนจะนำไปใช้งานจะต้องนำไปผ่านวงจรซึ่งมีตัวต้านทานปรับค่าได้ขนาด 20 กิโลโอมห์เป็นตัวประกอบ เพื่อทำการแปลงสัญญาณกระแสให้เป็นแรงดันเพื่อนำไปใช้งานต่อไป

จากรูปที่ 3.13 เราสามารถคำนวณอัตราส่วนแรงดันต่อกระแสได้ตามสมการดังนี้

$$\frac{I_2}{I_1} = \frac{1}{1000} \quad (3.1)$$

โดย  $I_1$  คือ กระแสพิกัดของมอเตอร์ จากโครงการนี้กระแสพิกัดของมอเตอร์เท่ากับ 6.3 A

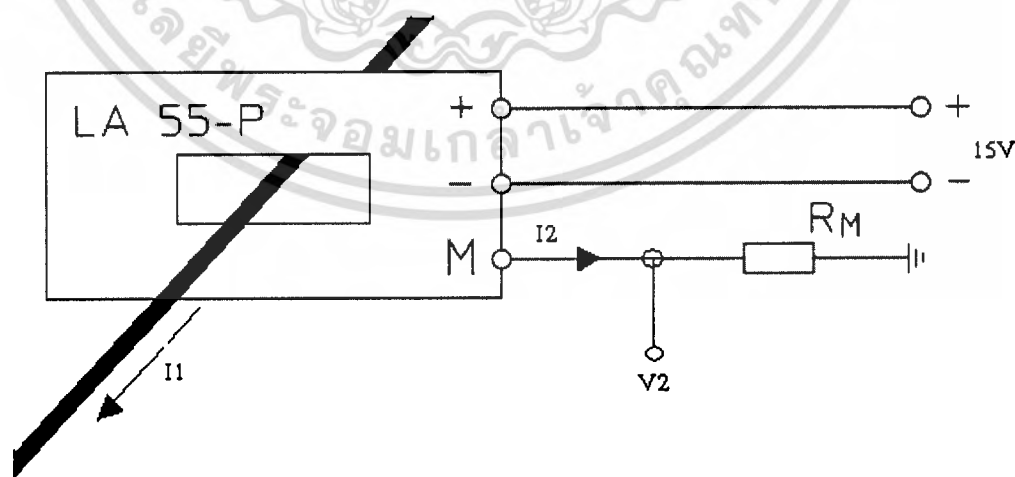
ทำให้สามารถคำนวณกระแส  $I_2$  ได้เท่ากับ  $I_2 = \frac{6.3}{1000} A$

ดังนั้นเราจึงคำนวณค่าความต้านทาน  $R_M$  ได้โดยกำหนดขนาดแรงดัน  $V_2$  ที่ต้องการ ในโครงการกำหนดให้  $V_2$  มีค่าเท่ากับ 5 V เพราะฉะนั้นค่าความต้านทาน  $R_M$  จึงมีค่าเท่ากับ

$$R_M = \frac{V_2}{I_2} = \frac{5}{6.3 \times 10^{-3}} = 793.66 \quad \Omega$$

ดังนั้นเราจึงได้อัตราส่วนของแรงดันต่อกระแสมีค่าเท่ากับ

$$6.3 \text{ A} : 5 \text{ V}$$



รูปที่ 3.13 วงจรตรวจจับและป้องกันของกระแส

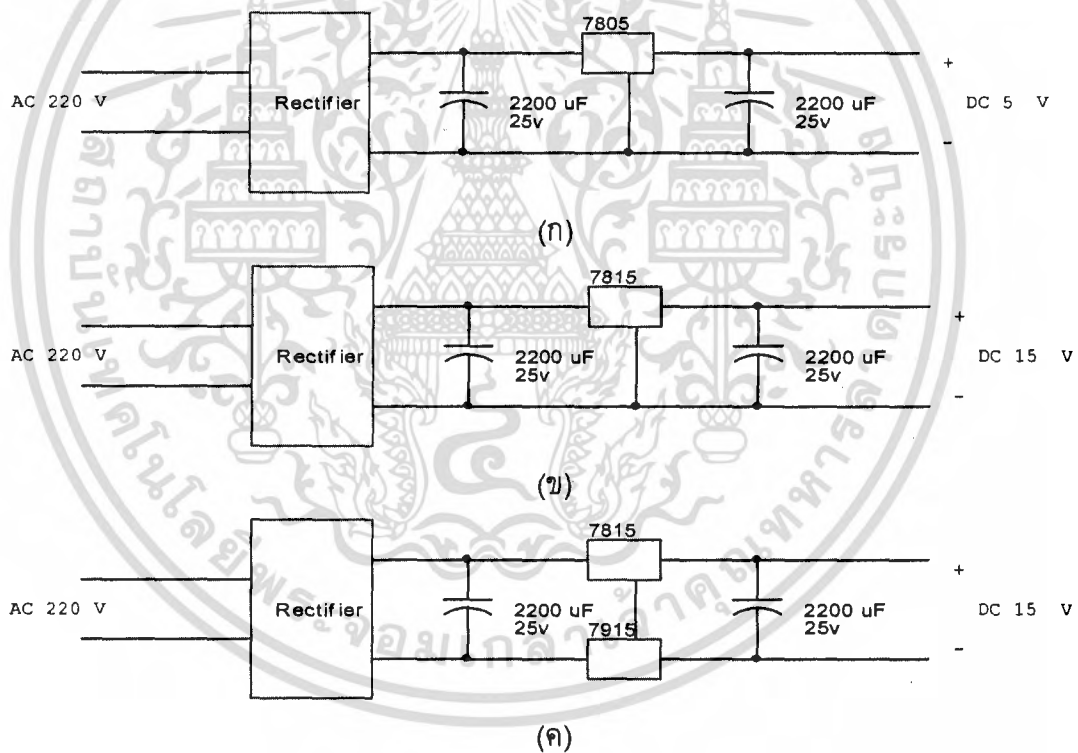
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 3.4 วงจรไฟเลี้ยง (supply circuit)

วงจรไฟเลี้ยงทำหน้าที่สร้างแหล่งจ่ายแรงดันขนาดต่างๆ ให้กับวงจรควบคุมต่างๆซึ่งในโครงงานนี้ใช้ระดับแรงดัน 3 ขนาดคือ 5 โวลต์ , 15 โวลต์ และ บวกลบ 15 โวลต์ โดยแต่ละวงจรมีส่วนประกอบหลักคือ

1. วงจรเรียงกระแส ใช้ IC เบอร์ W04M หน้าที่แปลงกระแสไฟฟ้าจากไฟฟ้ากระแสสลับเป็นไฟฟ้ากระแสตรง
2. ตัวเก็บประจุที่ทำหน้าที่รักษาระดับแรงดันให้มีค่าคงที่ยิ่งขึ้น
3. C เบอร์ 7815 , 7915 , 7805 ทำหน้าที่ทำให้แรงดันที่ออกมาจากวงจรเรียงกระแสมีค่าตามที่ต้องการ
4. หม้อแปลง ทำหน้าที่ลดระดับแรงดันไฟฟ้าลง ในโครงงานนี้ใช้หม้อแปลงขนาด 5 โวลต์ , 15 โวลต์ และ บวกลบ 15 โวลต์

ซึ่งลักษณะการต่อวงจรแสดงดังรูปข้างล่าง



รูปที่ 3.14 วงจรไฟเลี้ยง (supply circuit)

(ก) วงจรไฟเลี้ยง 5 โวลต์

(ข) วงจรไฟเลี้ยง 15 โวลต์

(ค) วงจรไฟเลี้ยง บวก-ลบ 15 โวลต์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 4

### การสร้างระบบจำลองการควบคุมมอเตอร์เหนี่ยวนำกระแสสลับแบบเวกเตอร์

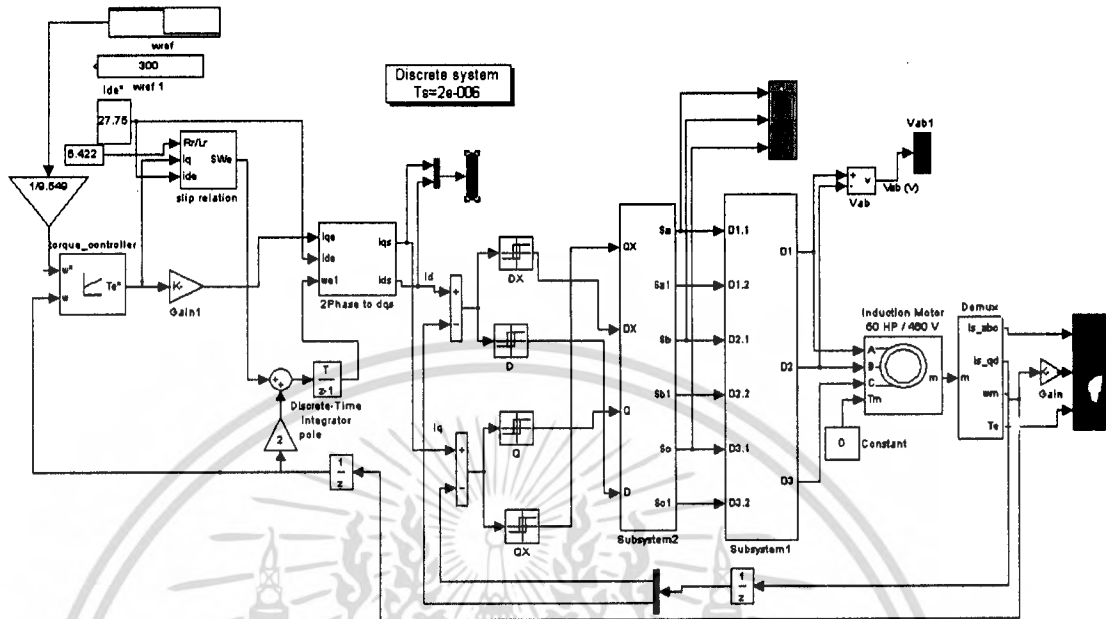
จากทฤษฎีของการควบคุมมอเตอร์เหนี่ยวนำแบบเวกเตอร์ที่ได้กล่าวมาข้างต้น ก่อนที่จะนำมาประยุกต์ใช้งานจริงนั้น จะต้องนำมาทำการทดสอบ โดยการสร้างแบบจำลองของระบบขึ้น โดยโปรแกรมทางคอมพิวเตอร์ ซึ่งใช้โปรแกรม MATLAB ในส่วนของ SIMULINK และเครื่องมือที่ได้ถูกพัฒนาขึ้น

ค่าตัวแปรต่างๆ ที่นำมาทำการจำลองทั้งที่ได้กำหนดขึ้นและหาได้จาก การทดลองมอเตอร์เพื่อหาจรรยาสมมูลมีค่าดังนี้

พิกัดกำลัง	มีค่าเท่ากับ	2	แรงม้า
แรงดันพิกัด	มีค่าเท่ากับ	380	V
กระแสที่พิกัด	มีค่าเท่ากับ	6	A
กระแสที่สภาวะไร้อภาระ	มีค่าเท่ากับ	1.87	A
ความเร็วที่พิกัด	มีค่าเท่ากับ	1500	rpm
ความต้านทานของขดลวดที่สเตเตอร์ ( $R_s$ )	มีค่าเท่ากับ	2	$\Omega$
ความต้านทานของขดลวดที่โรเตอร์ ( $R_r$ )	มีค่าเท่ากับ	1.559	$\Omega$
ความเหนี่ยวนำที่สเตเตอร์ ( $L_s$ )	มีค่าเท่ากับ	197.94	mH
ความเหนี่ยวนำที่โรเตอร์ ( $L_r$ )	มีค่าเท่ากับ	197.94	mH
ความเหนี่ยวนำแมกนีไตซิ่ง ( $L_m$ )	มีค่าเท่ากับ	194.3	mH
อัตราขยายควบคุม			
$K_p$	มีค่าเท่ากับ	25	
$K_i$	มีค่าเท่ากับ	0.25	
ความถี่ที่ใช้ทดสอบ	มีค่าเท่ากับ		
DC bus	มีค่าเท่ากับ	310	V
Pole	มีค่าเท่ากับ	4	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 4.1 บล็อกไดอะแกรมของการควบคุมมอเตอร์เหนี่ยวนำแบบเวกเตอร์ฟลักซ์ที่จำลองขึ้น

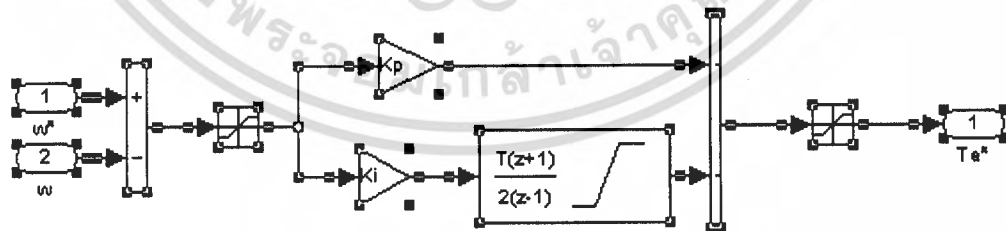


รูปที่ 4.1 การจำลองระบบควบคุมมอเตอร์เหนี่ยวนำแบบเวกเตอร์

จากรูปดังกล่าว มีบล็อกไดอะแกรมที่สำคัญดังนี้

#### 1. PI Speed Controller

เป็น close loop control โดยมี speed ของมอเตอร์ ( $\omega_r$ ) เป็น controlled variable และ Torque reference ( $T$ ) เป็น Control Output โดยสัญญาณเข้าขาที่ 1 เป็นสัญญาณความเร็วอ้างอิง และอีกขาหนึ่งเป็นความเร็วของมอเตอร์ จะนำมาลบกัน เป็นสัญญาณคลาดเคลื่อนและจะผ่านไปยังส่วนควบคุม PI ต่อไป



รูปที่ 4.2 PI Speed Controller

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

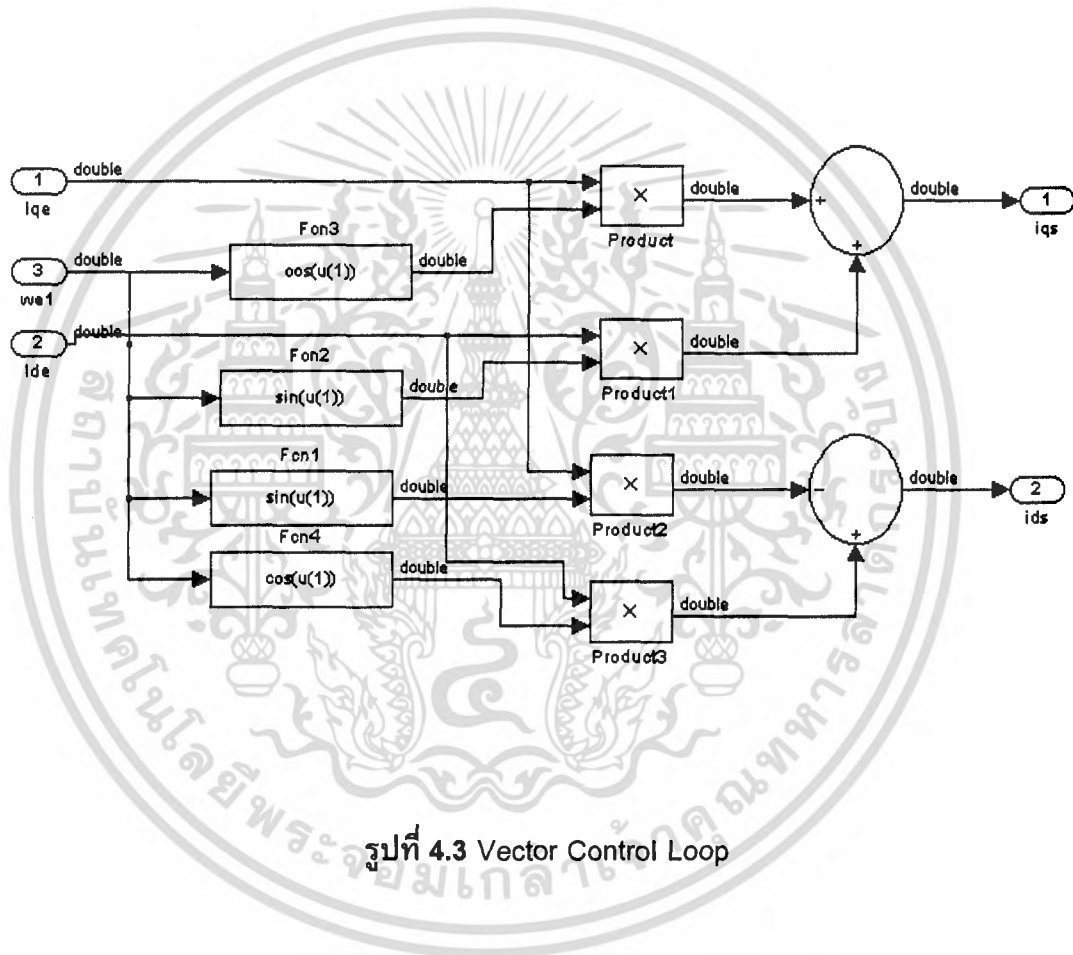
## 2. Vector Control Loop

ในส่วนนี้มี Torque Reference ( $T^*$ ), Flux Reference, Rotor speed ( $\omega_r$ ), motor parameter เป็น Control Input เพื่อนำมาทำการคำนวณค่า Slip ของมอเตอร์ หลังจากนั้นนำมาคำนวณเป็นค่า Synchronous Speed ( $\omega_s$ ) และค่า  $i_{qe}$  และ  $i_{de}$

จากนั้นนำค่า Synchronous Speed ( $\omega_s$ ) และค่า  $i_{qe}$  และ  $i_{de}$  มาคำนวณเพื่อเปลี่ยนกรอบอ้างอิงจากโรเตอร์เป็นสเตเตอร์ เพื่อให้ได้ค่า  $i_{\alpha s}$  และ  $i_{\beta s}$  ตามความสัมพันธ์ของสมการ

$$i_{\alpha} = i_d \cos \theta - i_q \sin \theta$$

$$i_{\beta} = i_d \sin \theta + i_q \cos \theta$$

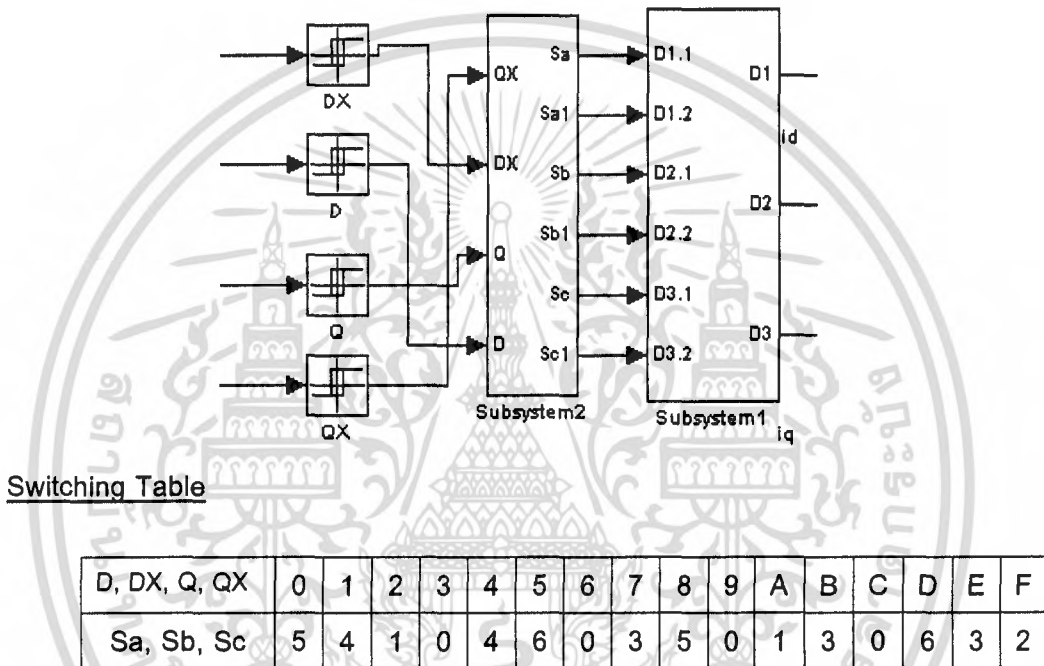


รูปที่ 4.3 Vector Control Loop

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3. Current Control Inverter

เป็น Close loop analog control loop โดยวัดกระแสของมอเตอร์ แล้วแปลงเป็นกระแสในแกนของ  $i_{\alpha s}$  และ  $i_{\beta s}$  เพื่อนำมาเปรียบเทียบกับ Current Reference  $[i_{\alpha s}(t+1), i_{\beta s}(t+1)]$  จาก Vector Control Loop แล้วนำมาเปรียบเทียบกับกันโดยใช้ Hysteresis Band ค่าความแตกต่างที่เกิดขึ้นให้แก่ Switching Table เพื่อกำหนด Switching Stage ให้แก่ Inverter

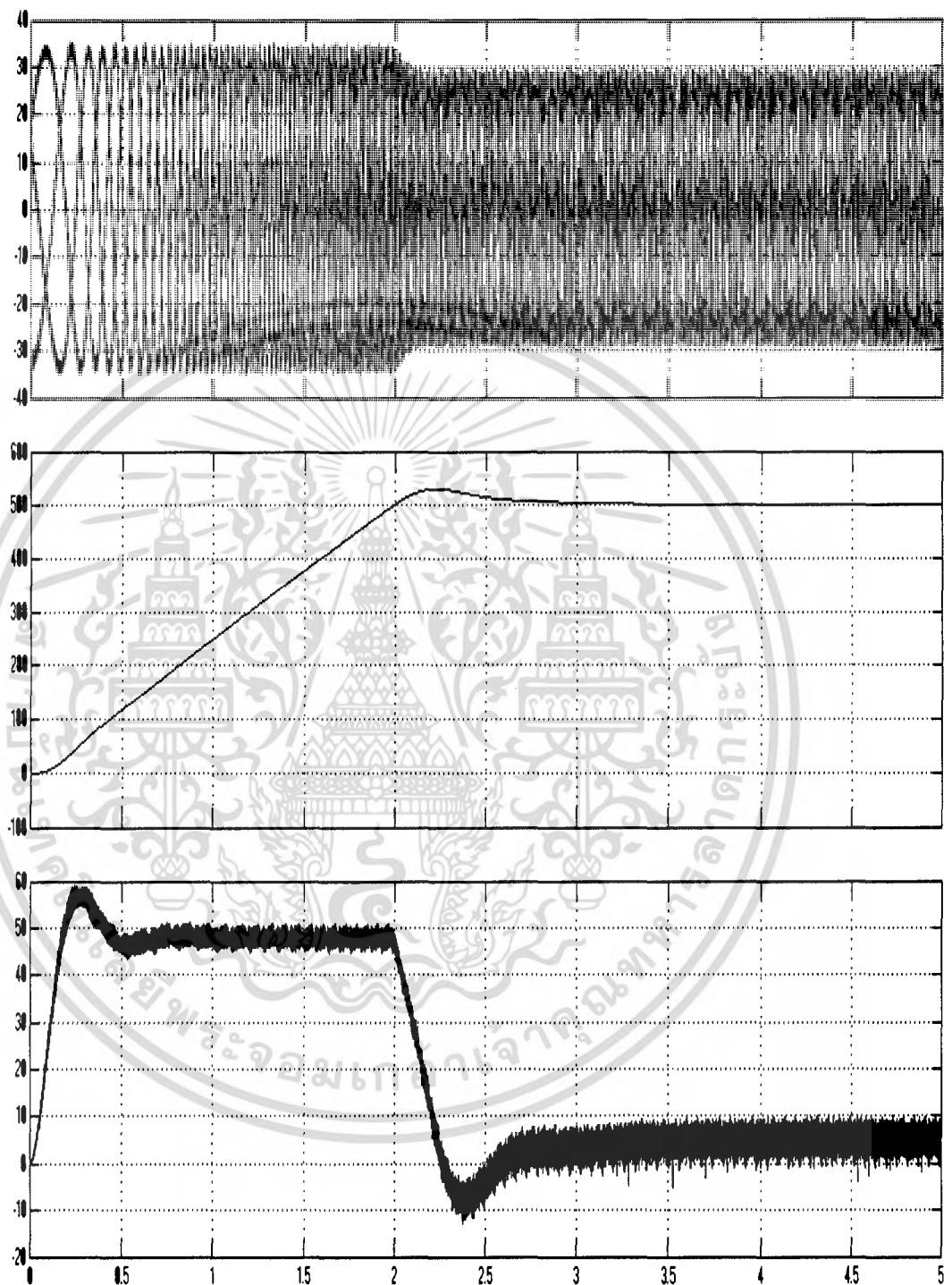


รูปที่ 4.4 Current Control Inverter

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 4.2 ผลการจำลอง

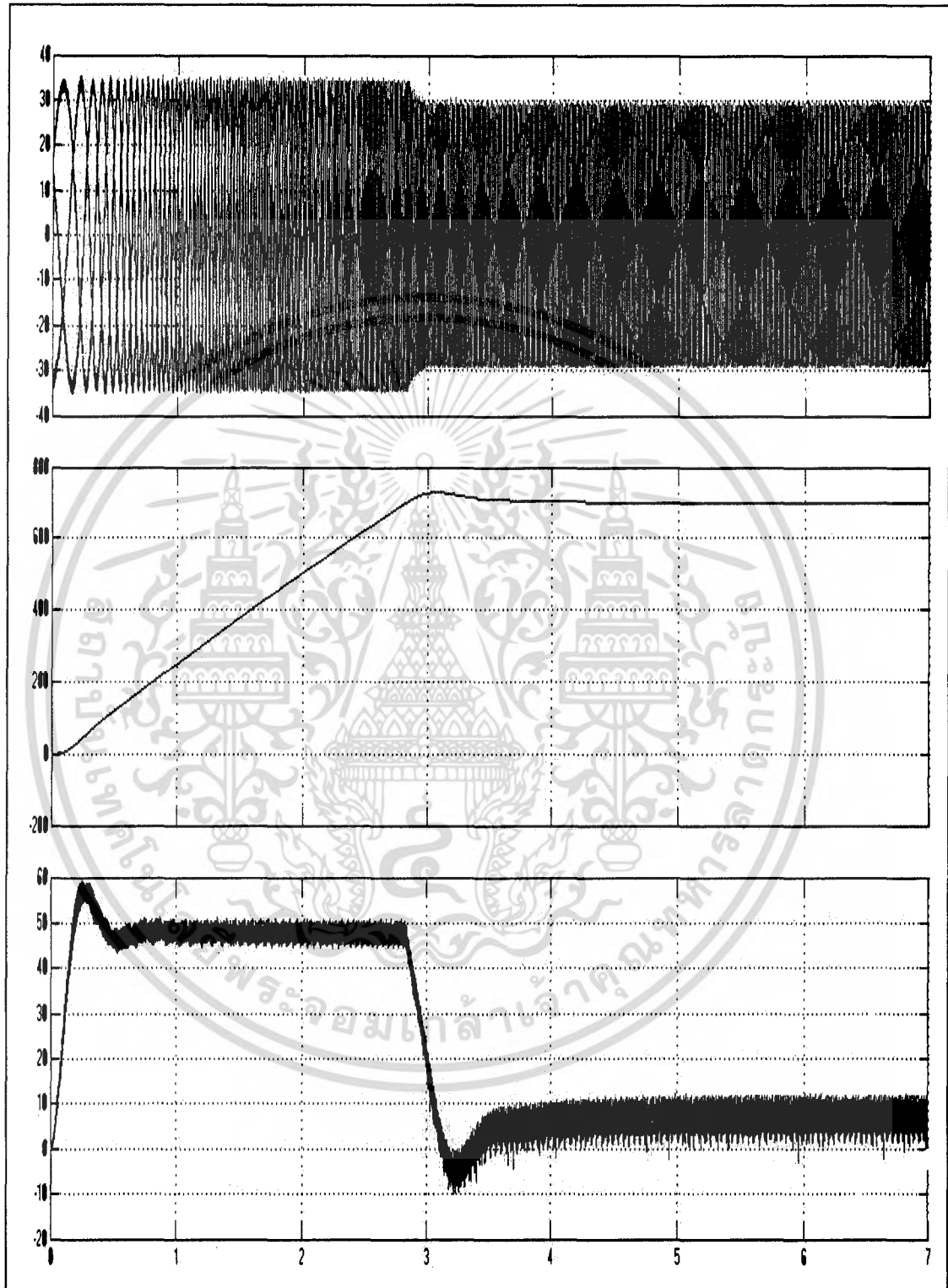
### 4.2.1 ผลการจำลองขณะมอเตอร์ทำงานในสภาวะไม่มีภาระที่ความเร็ว 500 rpm



รูปที่ 4.5 แสดงกระแส 3 เฟส ความเร็ว และ แรงบิด ขณะมอเตอร์ทำงานในสภาวะไม่มีภาระที่ความเร็ว 500 rpm

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

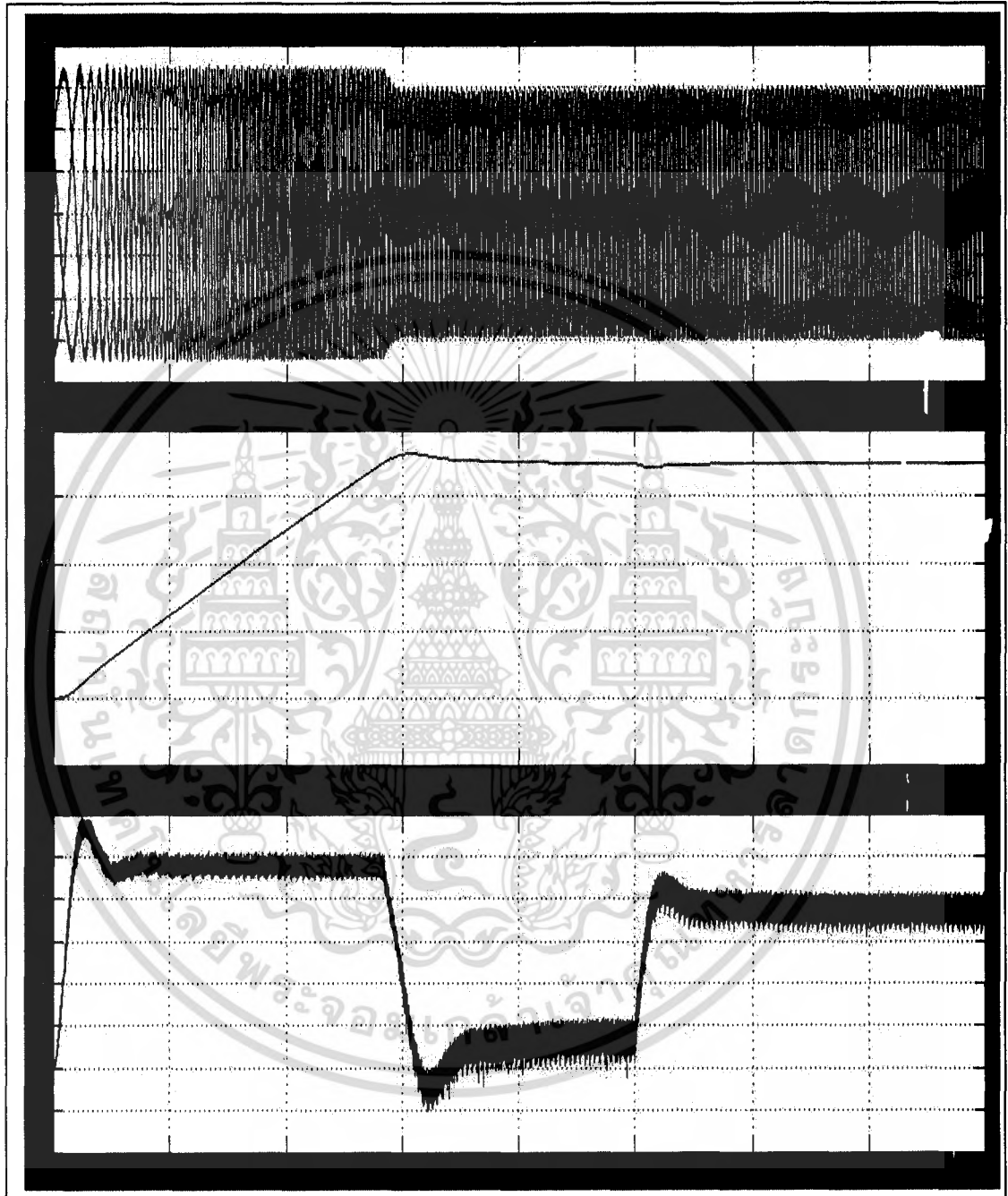
#### 4.2.2 ผลการจำลองขณะมอเตอร์ทำงานในสภาวะไม่มีภาระที่ความเร็ว 700 rpm



รูปที่ 4.6 แสดงกระแส 3 เฟส ความเร็ว และ แรงบิด ขณะมอเตอร์ทำงานในสภาวะไม่มีภาระ  
ที่ความเร็ว 700 rpm

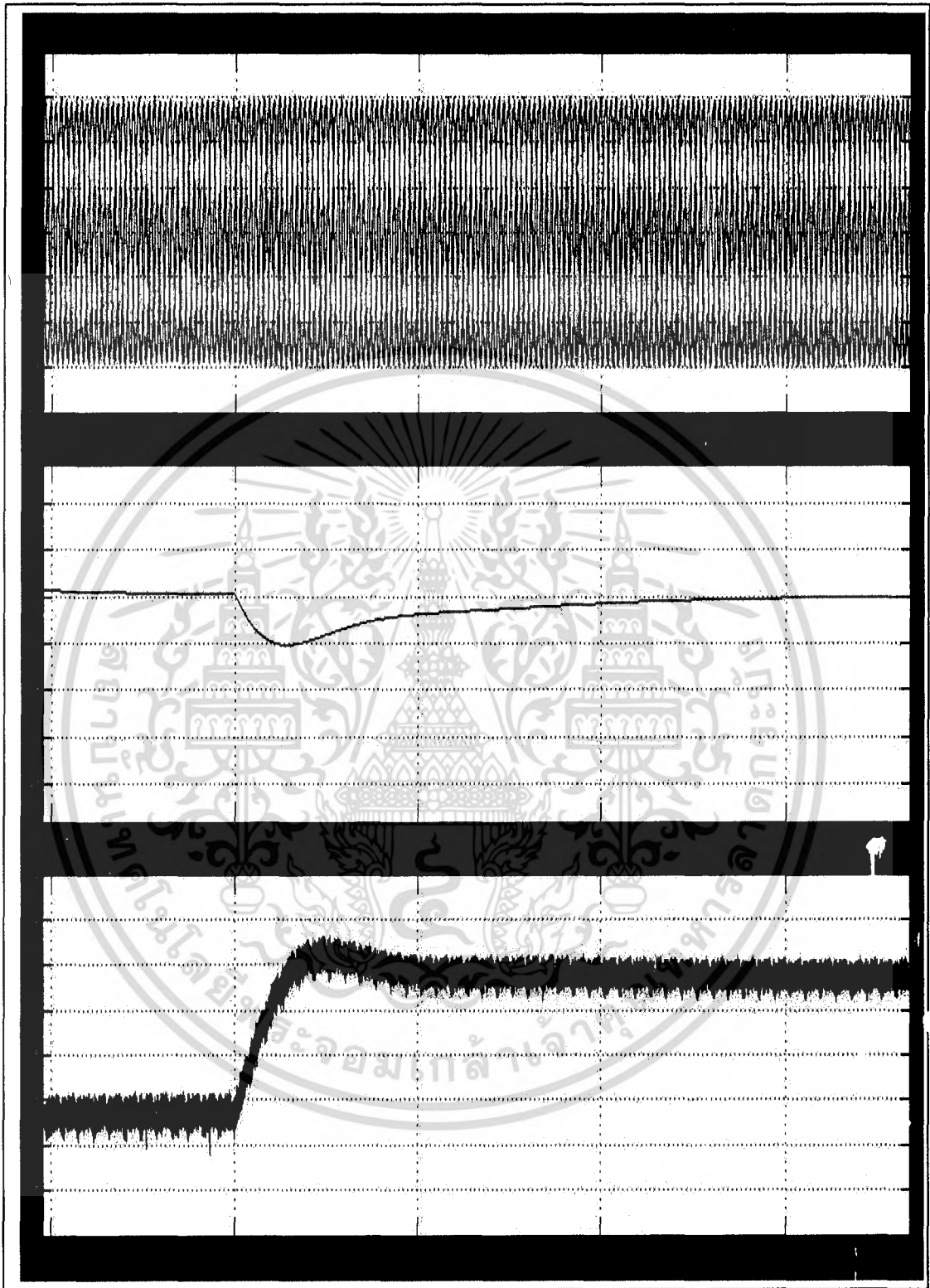
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2.3 ผลการจำลองขณะมอเตอร์ทำงานในสภาวะมีการเปลี่ยนแปลงภาระโดยการเพิ่มจากสภาวะไม่มีภาระจนกระทั่งถึงแรงบิด 30 Nm ที่ความเร็ว 700 rpm ได้ผลดังนี้



รูปที่ 4.7 แสดงกระแส 3 เฟส ความเร็ว และ แรงบิด ขณะขณะมอเตอร์ทำงานมีการเปลี่ยนแปลงภาระโดยการเพิ่มจากสภาวะไม่มีภาระจนกระทั่งถึงแรงบิด 30 Nm

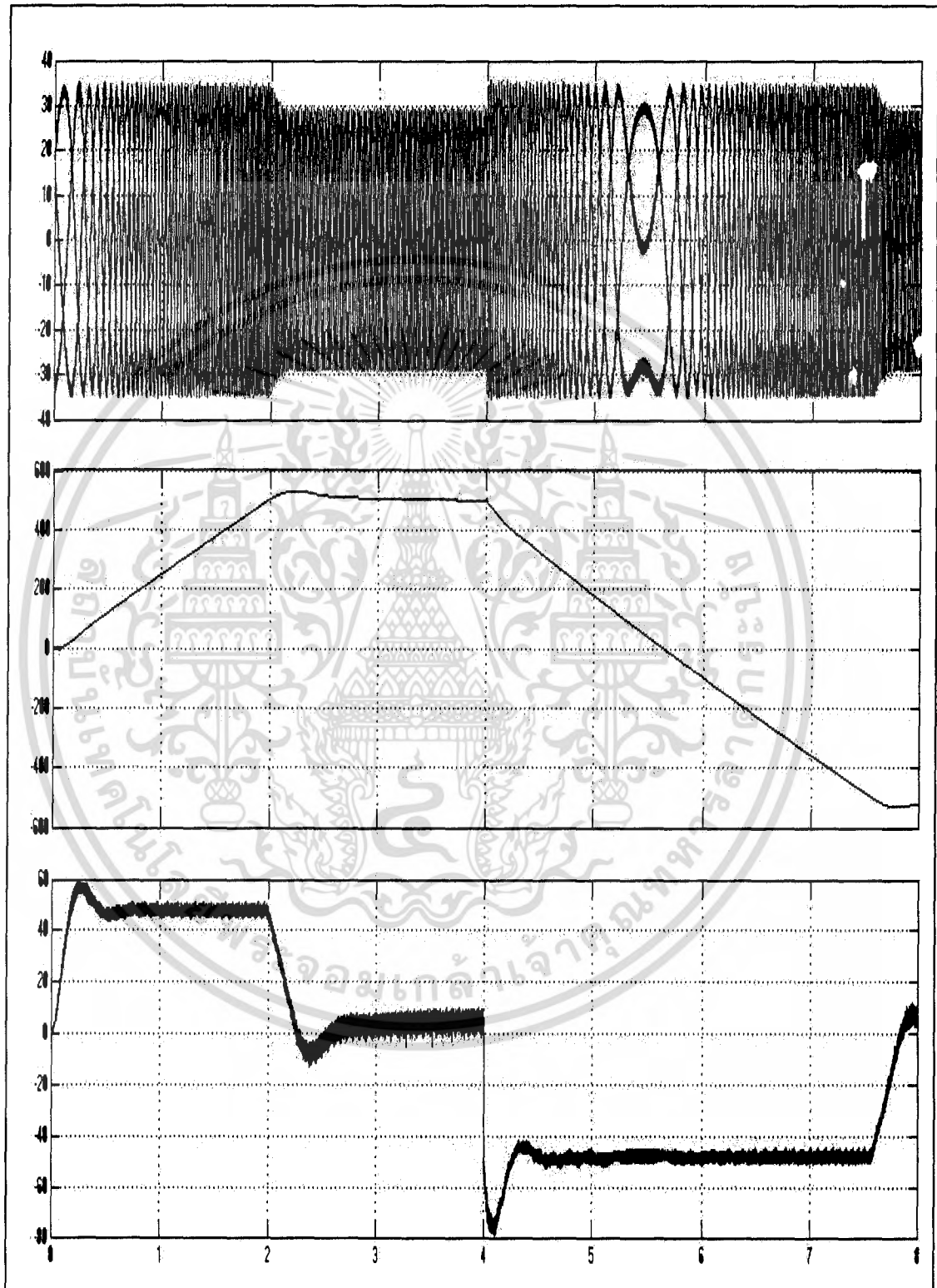
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



**รูปที่ 4.8** แสดงกระแส 3 เฟส ความเร็ว และ แรงบิด ขณะขณะมอเตอร์มีการเปลี่ยนแปลงการ โดยการเพิ่มจากสภาวะไม่มีภาระจนกระทั่งถึงแรงบิด 30 Nm

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

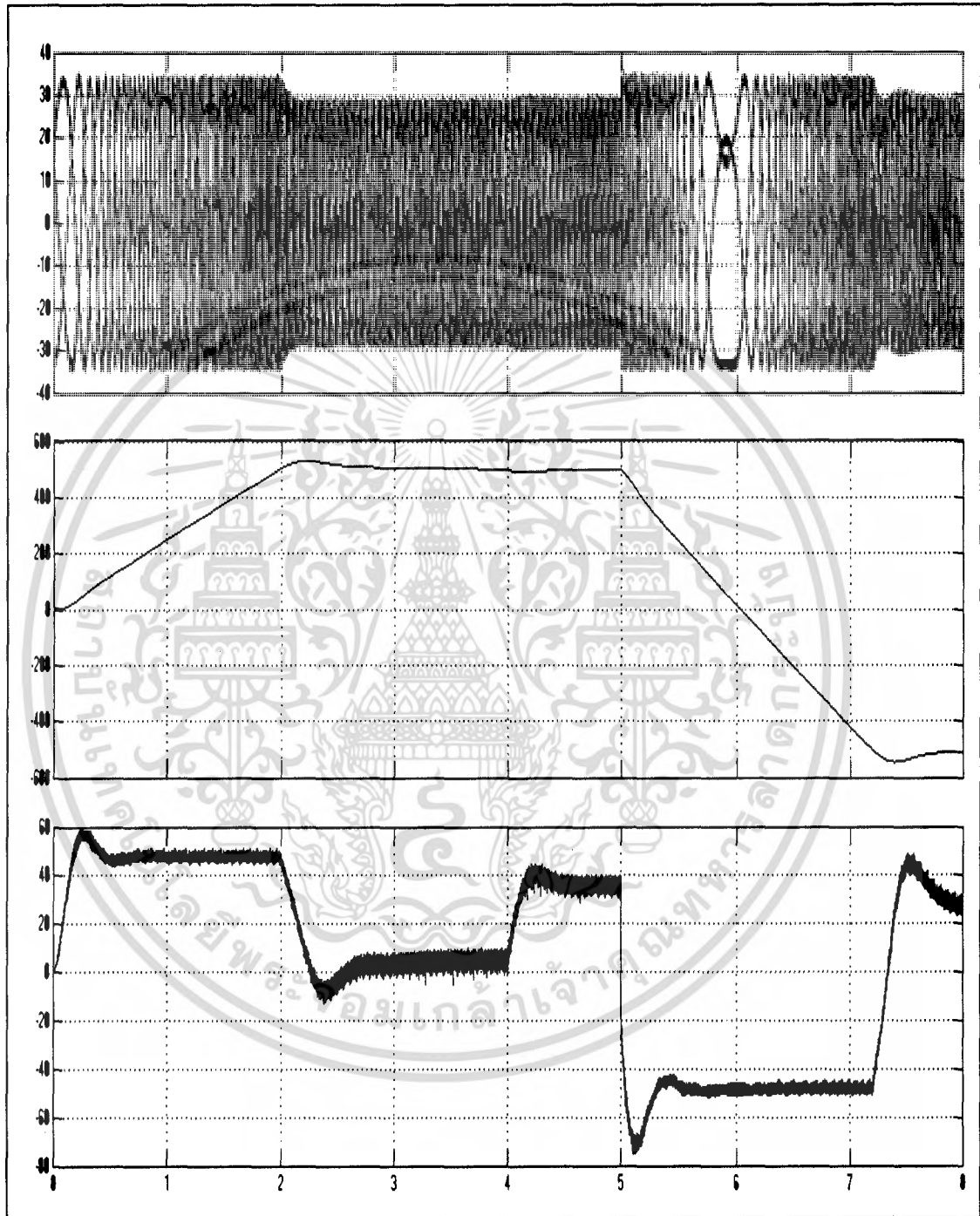
4.2.4 ผลการจำลองขณะมอเตอร์ทำงานในสภาวะกลับทิศทางการหมุน โดยการป้อนคำสั่งความเร็วแบบขั้นบันได โดยการเปลี่ยนแปลงจากความเร็ว 500 rpm ไปเป็น -500 rpm จะได้ผลการจำลองดังนี้



รูปที่ 4.9 แสดงกระแส 3 เฟส ความเร็ว และ แรงบิด ขณะมอเตอร์ในสภาวะกลับทิศทางการหมุน

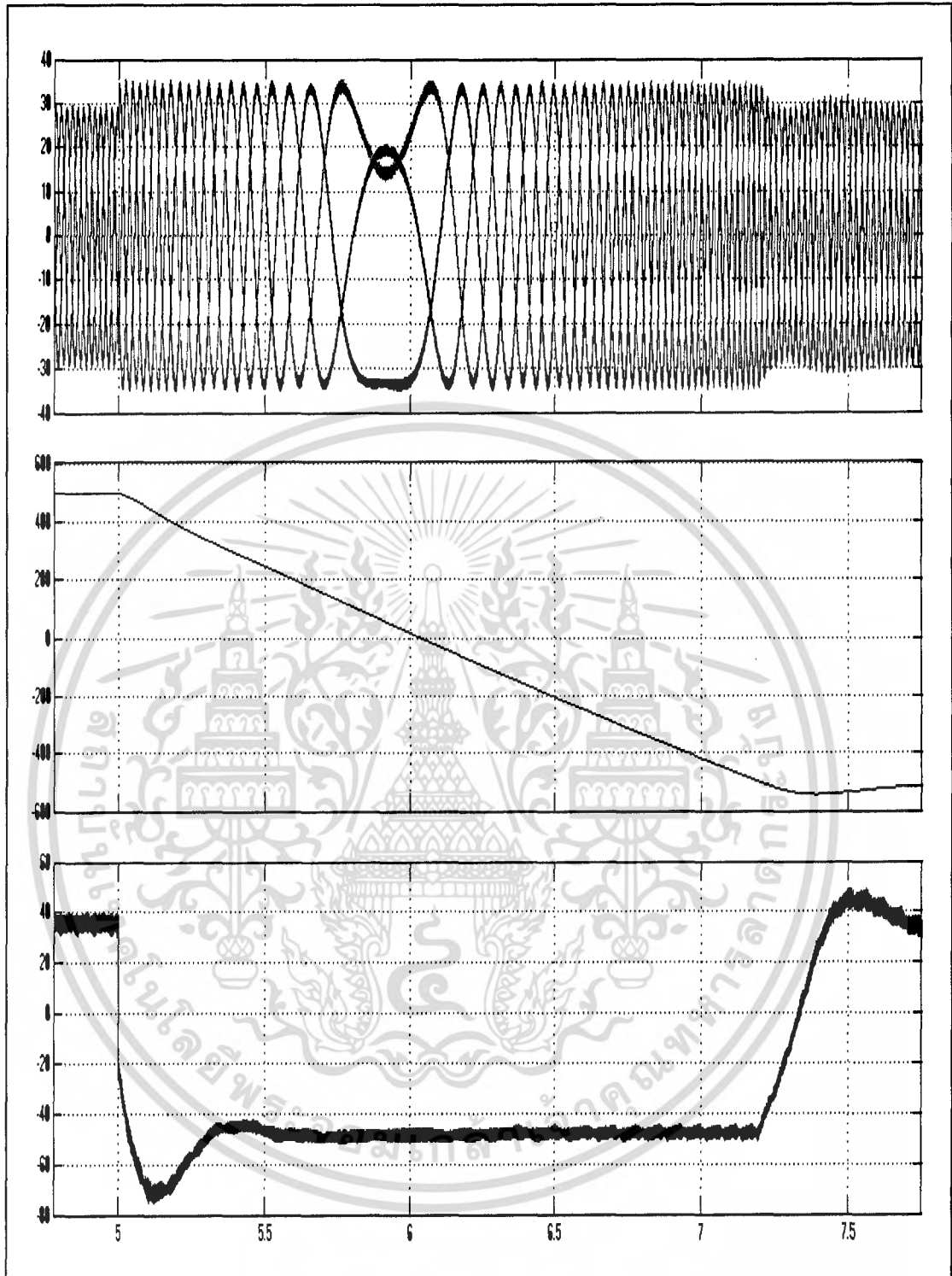
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2.4 ผลการจำลองขณะมอเตอร์ทำงานในสภาวะกลับทิศทางการหมุน โดยการป้อนคำสั่งความเร็วแบบขั้นบันได โดยการเปลี่ยนแปลงจากความเร็ว 500 rpm ไปเป็น -500 rpm และมีการเพิ่มภาระ 30 นิวตัน จะได้ผลการจำลองดังนี้



รูปที่ 4.10 แสดงกระแส 3 เฟส ความเร็ว และ แรงบิด ขณะขณะมอเตอร์ในสภาวะกลับทิศทางการหมุนและมีการเพิ่มภาระ 30 นิวตัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.11 แสดงกระแส 3 เฟส ความเร็ว และ แรงบิด ขณะขณะมอเตอร์ในสภาวะกลับทิศ  
ทางการหมุนและมีการเพิ่มภาระ 30 นิวตัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 4.3 สรุปและวิเคราะห์ผลการทดลอง

- จากรูปที่ 4.1 และ 4.2 การจำลองมอเตอร์ขณะทำงานในสภาวะไม่มีภาระที่ความเร็ว 500 rpm และ 700 rpm พบว่าช่วงเริ่มหมุนมอเตอร์กระแสที่สเตเตอร์ทั้ง 3 เฟส จะมีค่าสูงกว่า กระแสช่วงความเร็วคงที่เนื่องจากทอร์กตอนเริ่มสตาร์ทของมอเตอร์ และเมื่อเข้าสู่สภาวะความเร็วที่ต้องการแล้วทอร์กจะมีค่าลดลง ทั้งนี้จากการทดลองการทำงานของมอเตอร์ที่ความเร็ว 500 rpm จะใช้เวลาน้อยกว่า 700 rpm โดยมีค่าประมาณ 3.5 วินาทีและ 4.3 วินาทีตามลำดับ

- จากรูปที่ 4.3 และ 4.4 การจำลองมอเตอร์ขณะทำงานในสภาวะมีการเปลี่ยนแปลงภาระโดยการเพิ่มจากสภาวะไม่มีภาระจนกระทั่งถึงแรงบิด 30 Nm ที่ความเร็ว 700 rpm พบว่าเมื่อมีการเปลี่ยนแปลงภาระเกิดขึ้นความเร็วของมอเตอร์จะลดลงจาก 700 rpm เหลือ 690 rpm และขนาดของกระแสที่สเตเตอร์จะมีค่าสูงขึ้นเพื่อสร้างแรงบิดให้สามารถรับภาระที่เพิ่มขึ้นได้ ทำให้ความเร็วของมอเตอร์จะกลับเข้ามามีค่าเท่ากับความเร็วอ้างอิงอีกครั้ง โดยเวลาดังแต่มีการเปลี่ยนแปลงภาระความเร็วของมอเตอร์ลดลงและกลับมาเท่าเดิมอีกครั้งจะใช้เวลา 1.5 วินาที

- จากรูปที่ 4.5 การจำลองขณะมอเตอร์ทำงานในสภาวะกลับทิศทางการหมุน โดยการป้อนคำสั่งความเร็วแบบขั้นบันได โดยการเปลี่ยนแปลงจากความเร็ว 500 rpm ไปเป็น -500 rpm พบว่าเมื่อมอเตอร์เริ่มที่จะกลับทิศทางการหมุน กระแสที่สเตเตอร์ของมอเตอร์จะมีค่าสูงขึ้นเนื่องจากโหลดของมอเตอร์มีค่าเพิ่มขึ้นในทิศทางตรงกันข้าม ทำให้ความเร็วของมอเตอร์มีค่าลดลง และเมื่อความเร็วของมอเตอร์มีค่าลดลงเป็นศูนย์ กระแสที่สเตเตอร์จะกลับเฟสกัน เพื่อให้มอเตอร์เริ่มหมุนในทิศทางตรงกันข้าม จากนั้นเมื่อความเร็วมีค่าเท่ากับค่าความเร็วอ้างอิงที่ต้องการ ทอร์กของมอเตอร์ก็จะลดลง ทำให้กระแสที่สเตเตอร์จะลดลงเท่าเดิม

## บทที่ 5 ผลการทดลอง

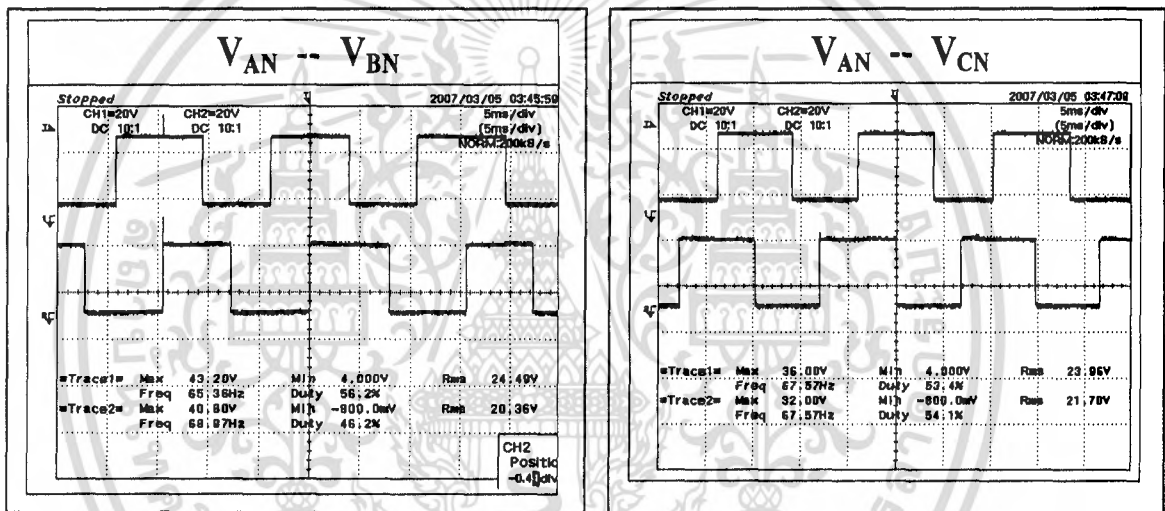
ในบทนี้เป็นงานนำอินเวอร์เตอร์ 3 เฟสแบบชนิดควบคุมกระแสโดยใช้หลักการของฮิสเตอร์รีซีสแบนด์ มาทำการทดสอบโดยขับภาระมอเตอร์

ขนาด 1 แรงม้า ความถี่ 50 Hz กระแสพิกัด 3.4 A แรงดันพิกัด 220 V

เพื่อพิจารณาดูผลการตอบสนองของระบบว่าสอดคล้องกับทฤษฎีหรือไม่ โดยแบ่งการทดสอบออกเป็นหัวข้อดังนี้

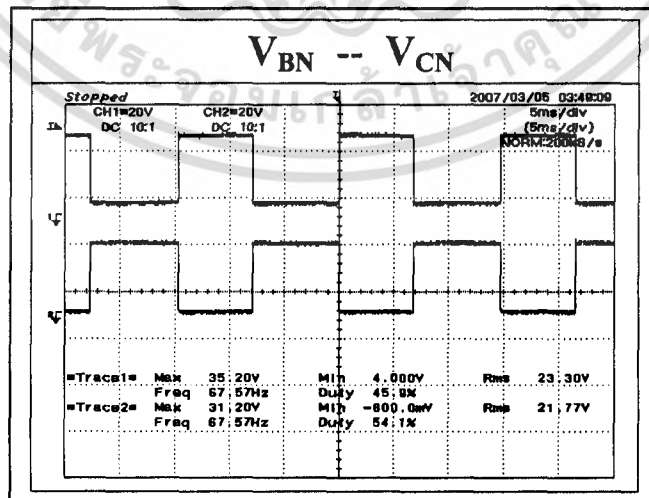
### 5.1 แรงดันเอาต์พุตระหว่างเฟส

- ที่แรงดัน DC link เท่ากับ 50 V



(ก) แรงดันเอาต์พุตระหว่างเฟส A และ B

(ข) แรงดันเอาต์พุตระหว่างเฟส A และ C



(ค) แรงดันเอาต์พุตระหว่างเฟส B และ C

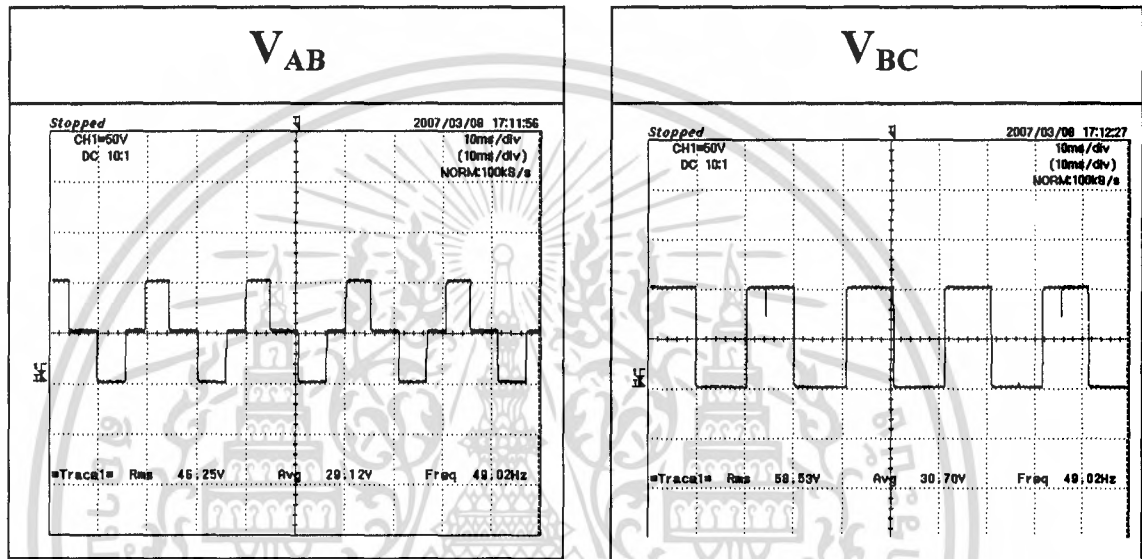
### รูปที่ 5.1 แรงดันเอาต์พุตระหว่างเฟส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นับญาติให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากผลการทดลองพบว่าแรงดันเอาต์พุตระหว่างเฟสทั้ง 3 เฟสมีความต่างเฟสกันโดย A กับ B และ A กับ C มีความต่างเฟสกันประมาณ 100 องศา ส่วน B และ C มีความต่างเฟสกันประมาณ 180 องศา ซึ่งความแตกต่างที่เกิดขึ้นส่งผลให้เกิดแรงดันขึ้นที่อินเวอร์เตอร์ทั้ง 3 เฟส แต่ไม่มีความสมดุลกัน

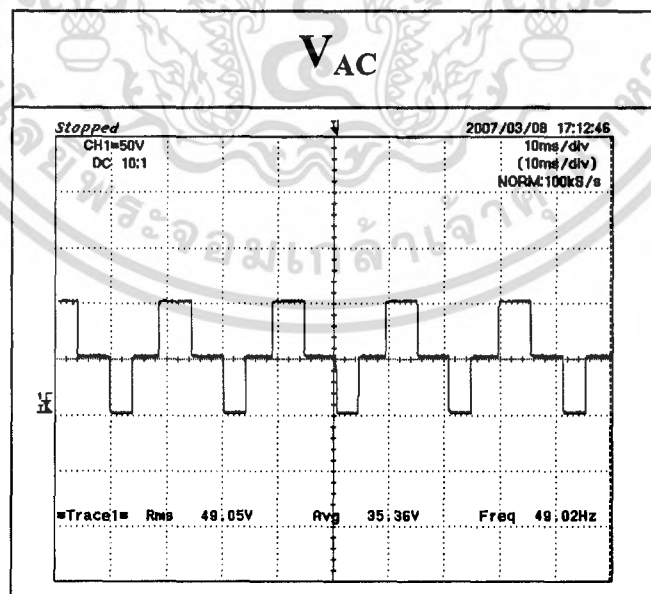
## 5.2 แรงดันเอาต์พุตระหว่างไลน์

- พิจารณาตอนไร้ภาระ ที่แรงดัน DC link 50 V.



(ก) แรงดันเอาต์พุตไลน์ ระหว่าง A และ B

(ข) แรงดันเอาต์พุตไลน์ ระหว่าง B และ C

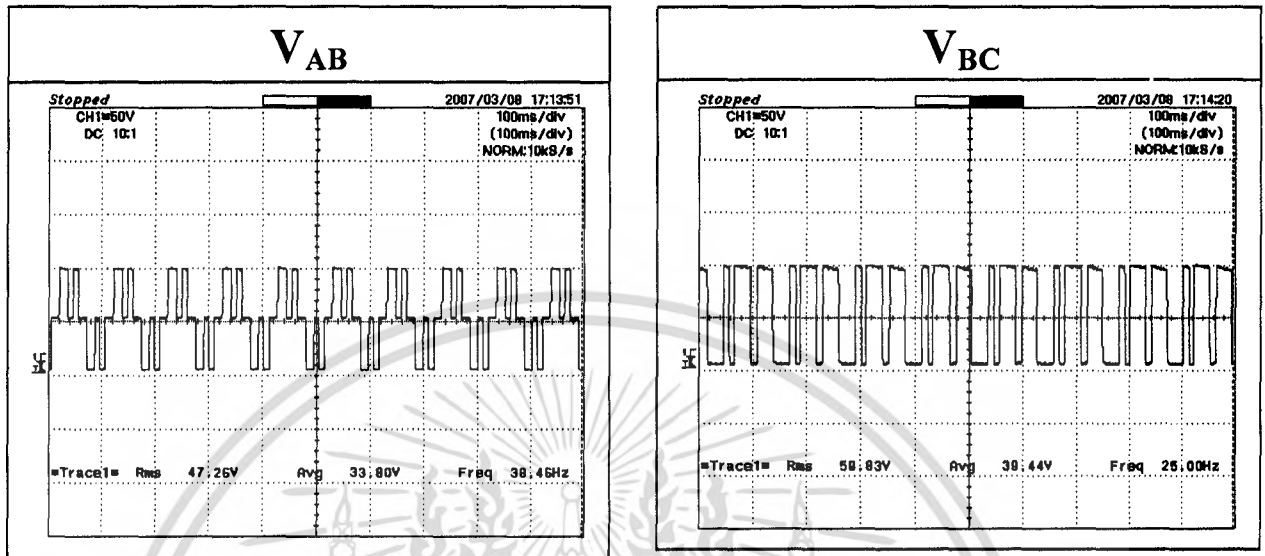


(ค) แรงดันเอาต์พุตไลน์ ระหว่าง A และ C

### รูปที่ 5.2 แรงดันเอาต์พุตระหว่างไลน์

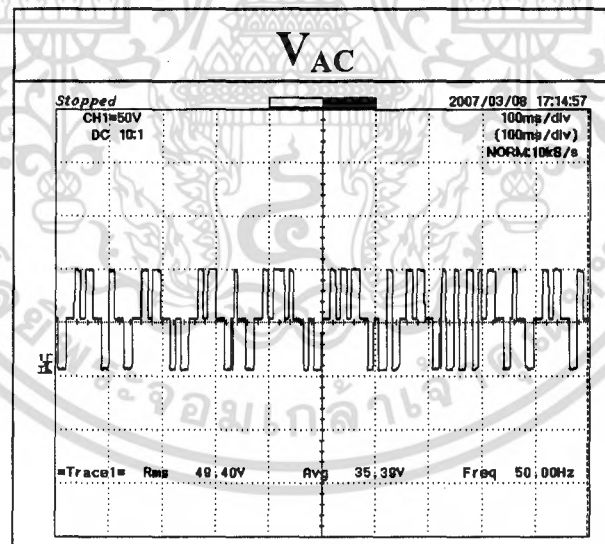
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- พิจารณาตอนจ่ายโหลดมอเตอร์  
ที่แรงดัน DC link 50 V และความถี่ 50 Hz



(ก) แรงดันระหว่างไลน์ระหว่าง A และ B

(ข) แรงดันระหว่างไลน์ระหว่าง B และ C

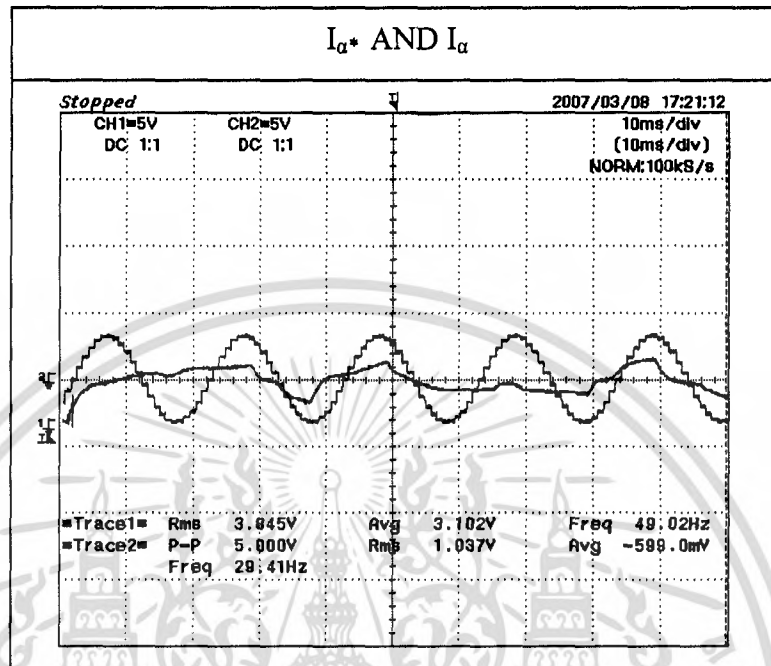


(ค) แรงดันระหว่างไลน์ระหว่าง A และ C

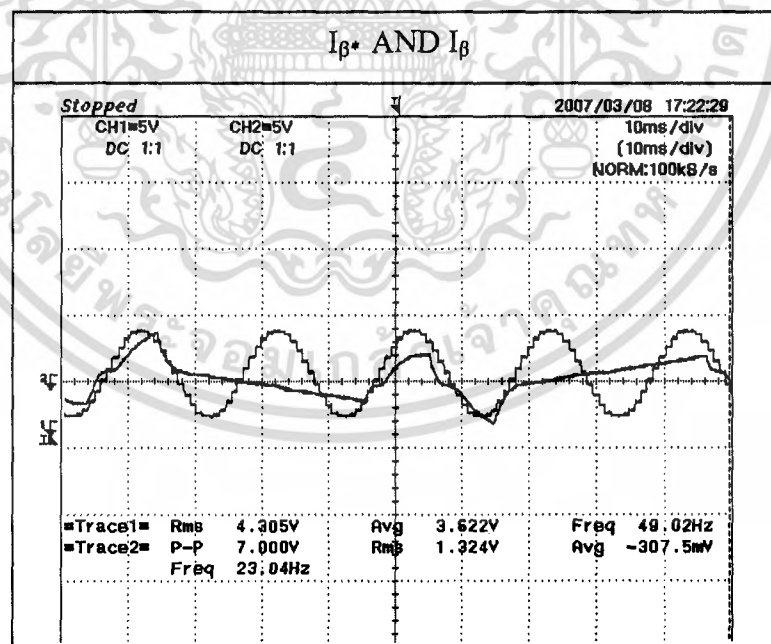
รูปที่ 5.3 แรงดันระหว่างเอาต์พุตไลน์ขณะจ่ายโหลดมอเตอร์ที่  
แรงดัน DC link 50 V และความถี่ 50 Hz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- รูปคลื่นกระแสอ้างอิงและกระแสจริงที่จ่ายโหลดมอเตอร์



(ก) รูปคลื่นกระแสอ้างอิงและกระแสจริงที่จ่ายมอเตอร์ในแกนแอลฟา



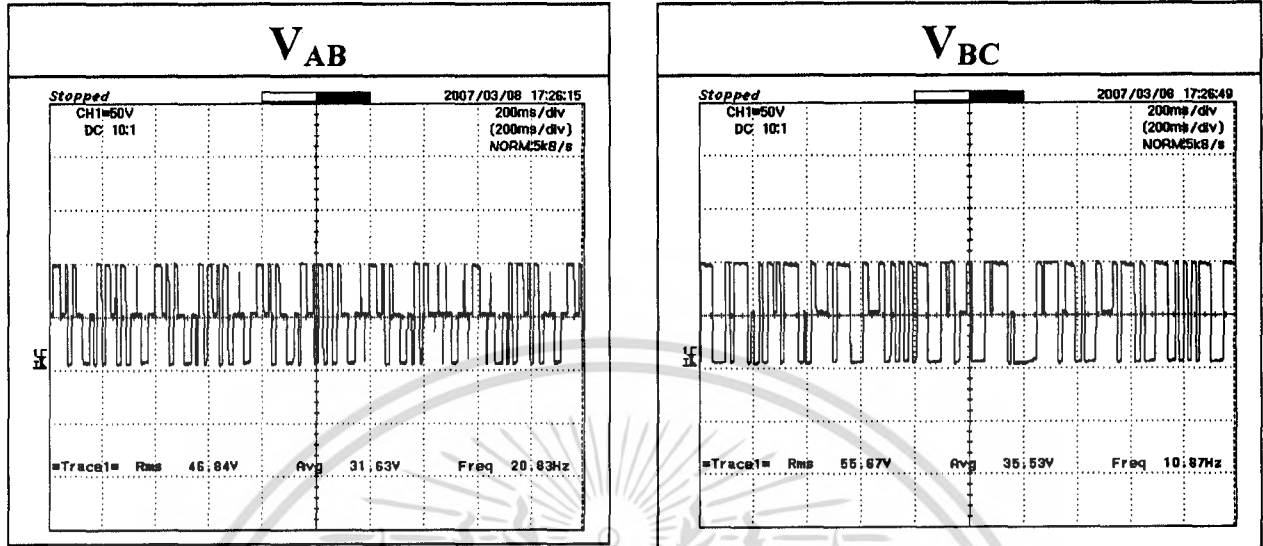
(ก) รูปคลื่นกระแสอ้างอิงและกระแสจริงที่จ่ายมอเตอร์ในแกนเบต้า

รูปที่ 5.4 กระแสอ้างอิงและกระแสจริงที่จ่ายมอเตอร์ขณะจ่ายโหลดมอเตอร์ที่แรงดัน 50 V

ความถี่ 50 Hz

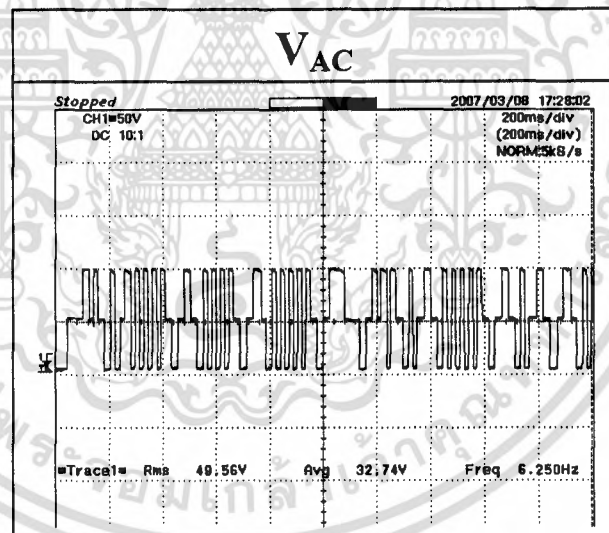
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- พิจารณาตอนจ่ายโหลดมอเตอร์  
ที่แรงดัน DC link 50 V และความถี่ 30 Hz



(ก) แรงดันระหว่างไลน์ระหว่าง A และ B

(ข) แรงดันระหว่างไลน์ระหว่าง B และ C

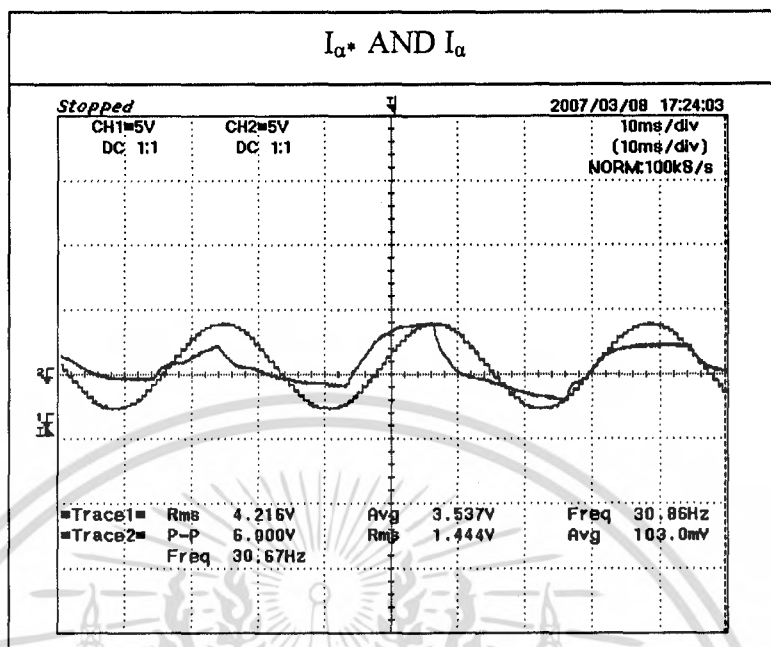


(ค) แรงดันระหว่างไลน์ระหว่าง A และ C

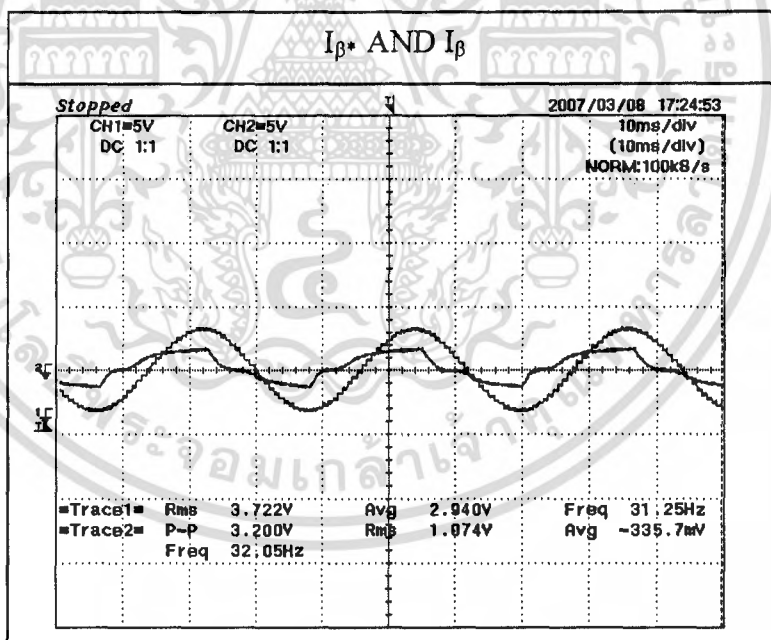
รูปที่ 5.5 แรงดันระหว่างเอาต์พุตไลน์ขณะจ่ายโหลดมอเตอร์ที่  
แรงดัน DC link 50 V และความถี่ 30 Hz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- รูปคลื่นกระแสอ้างอิงและกระแสจริงที่จ่ายโหลดมอเตอร์



(ก) รูปคลื่นกระแสอ้างอิงและกระแสจริงที่จ่ายมอเตอร์ในแกนแอลฟา

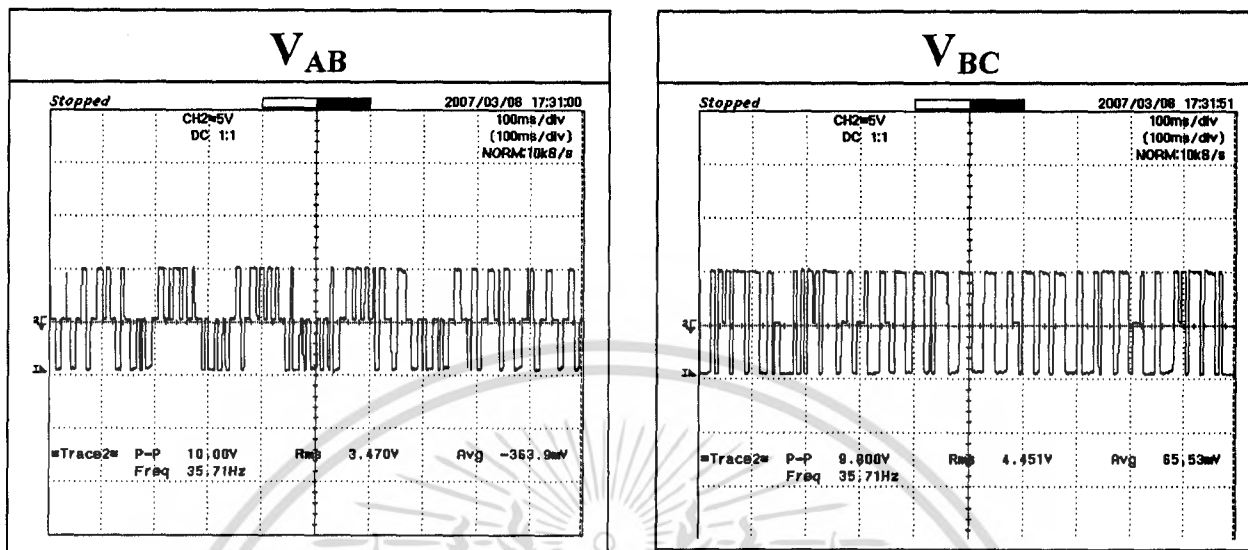


(ข) รูปคลื่นกระแสอ้างอิงและกระแสจริงที่จ่ายมอเตอร์ในแกนเบต้า

รูปที่ 5.6 กระแสอ้างอิงและกระแสจริงที่จ่ายมอเตอร์ขณะจ่ายโหลดมอเตอร์ที่แรงดัน 50 V  
ความถี่ 30 Hz

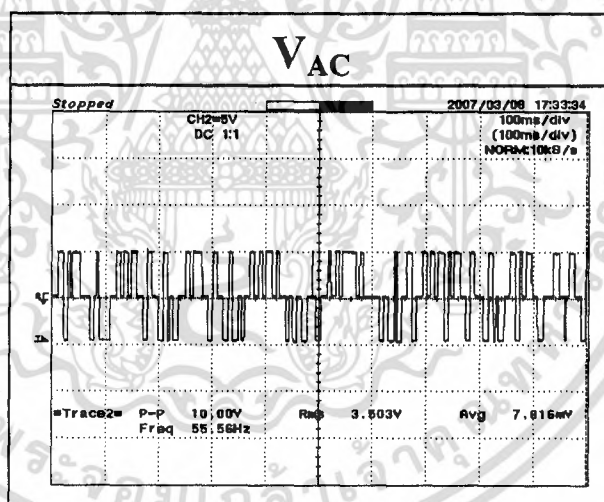
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- พิจารณาตอนจ่ายโหลดมอเตอร์  
ที่แรงดัน DC link 50 V และความถี่ 70 Hz



(ก) แรงดันระหว่างไลน์ระหว่าง A และ B

(ข) แรงดันระหว่างไลน์ระหว่าง B และ C

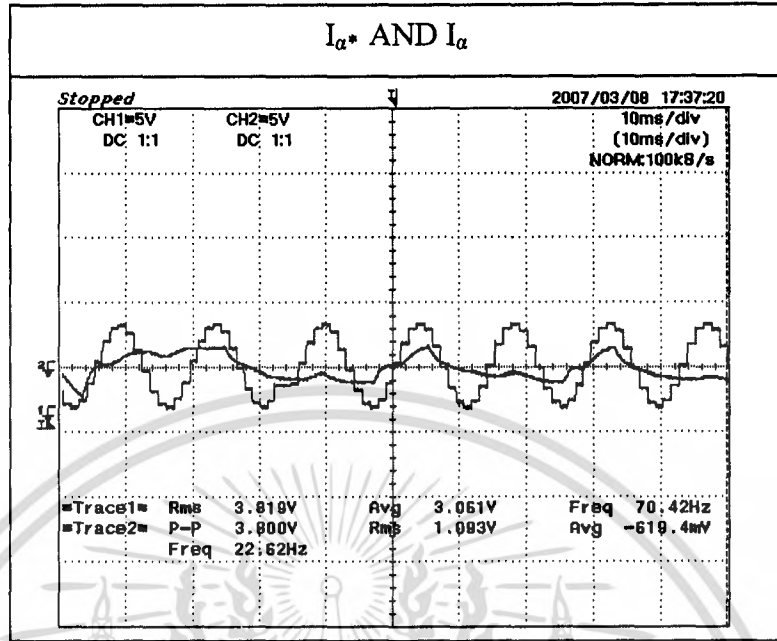


(ค) แรงดันระหว่างไลน์ระหว่าง A และ C

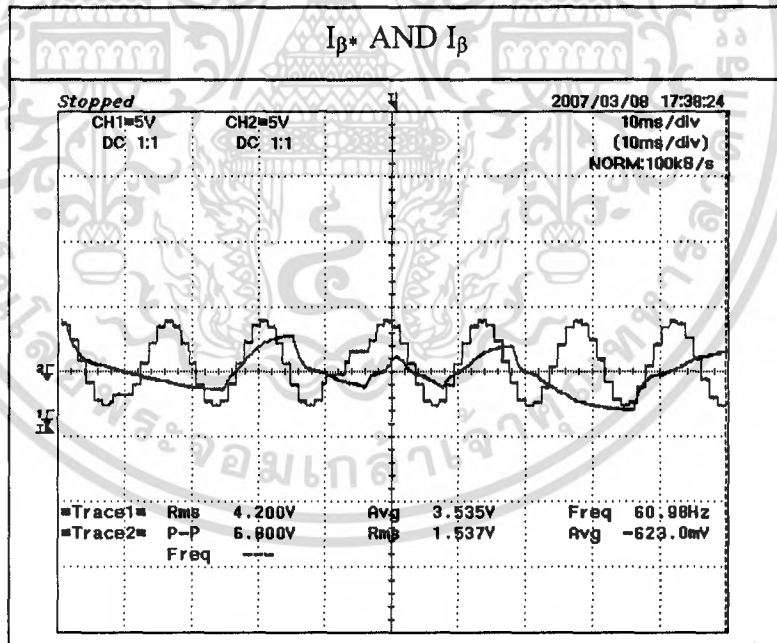
รูปที่ 5.7 แรงดันระหว่างเอาต์พุตไลน์ขณะจ่ายโหลดมอเตอร์ที่  
แรงดัน DC link 50 V และความถี่ 70 Hz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- รูปคลื่นกระแสอ้างอิงและกระแสจริงที่จ่ายโหลดมอเตอร์



(ก) รูปคลื่นกระแสอ้างอิงและกระแสจริงที่จ่ายมอเตอร์ในแกนแอลฟา

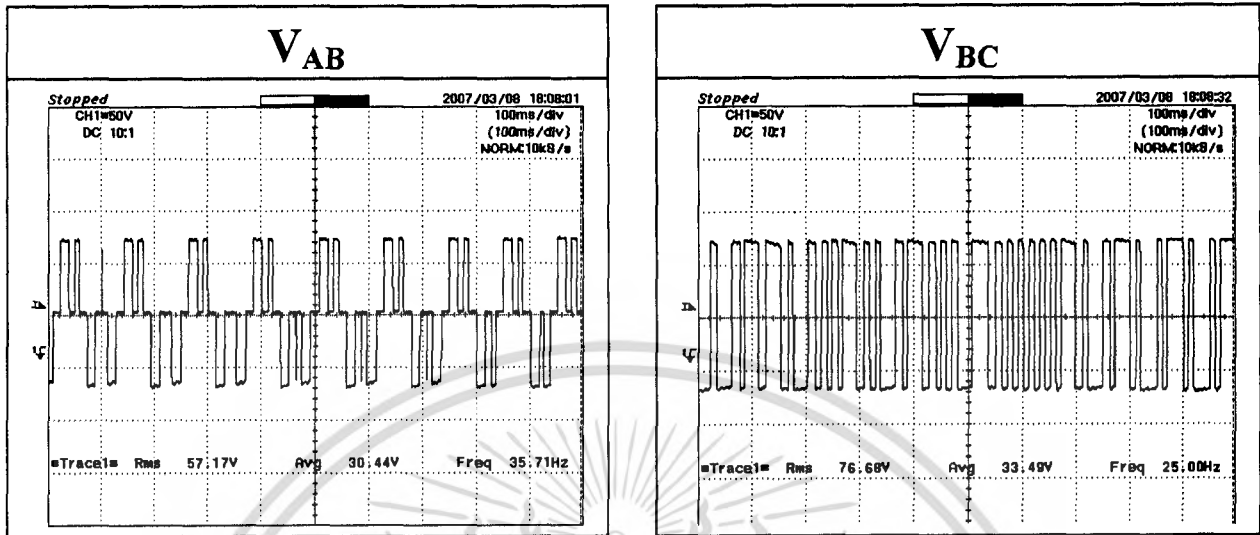


(ข) รูปคลื่นกระแสอ้างอิงและกระแสจริงที่จ่ายมอเตอร์ในแกนเบต้า

รูปที่ 5.8 กระแสอ้างอิงและกระแสจริงที่จ่ายมอเตอร์ขณะจ่ายโหลดมอเตอร์ที่แรงดัน 50 V ความถี่ 70 Hz

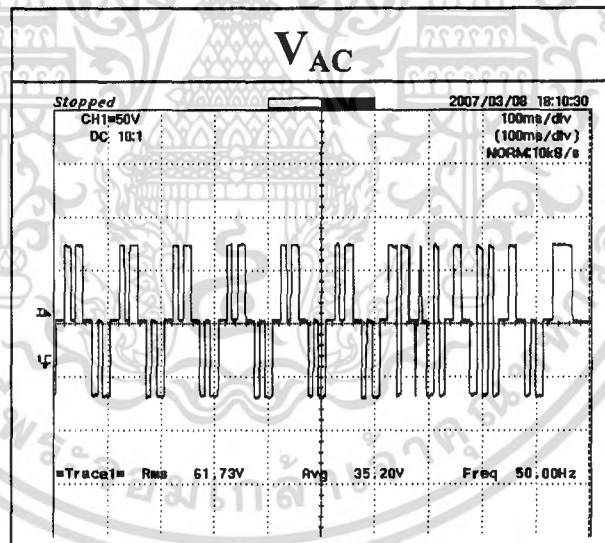
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- พิจารณาตอนจ่ายโหลดมอเตอร์  
ที่แรงดัน DC link 70 V และความถี่ 50 Hz



(ก) แรงดันระหว่างไลน์ระหว่าง A และ B

(ข) แรงดันระหว่างไลน์ระหว่าง B และ C

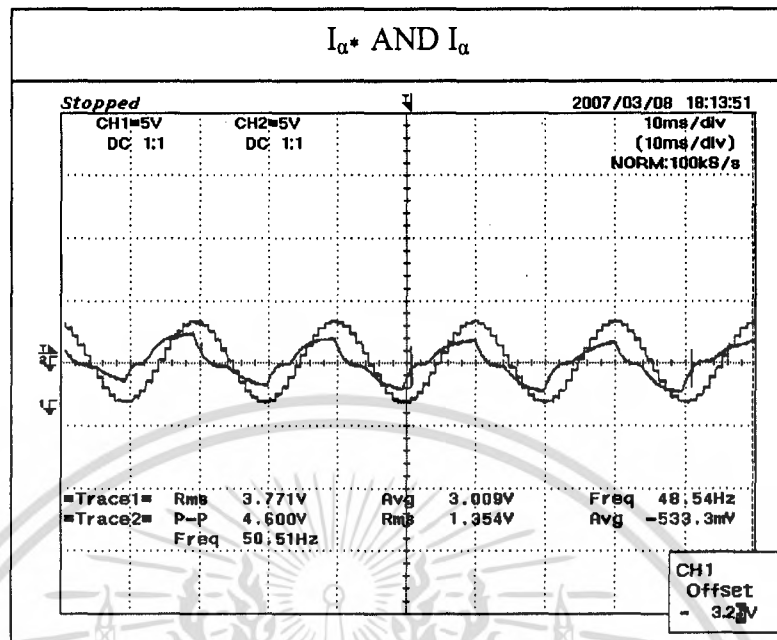


(ค) แรงดันระหว่างไลน์ระหว่าง A และ C

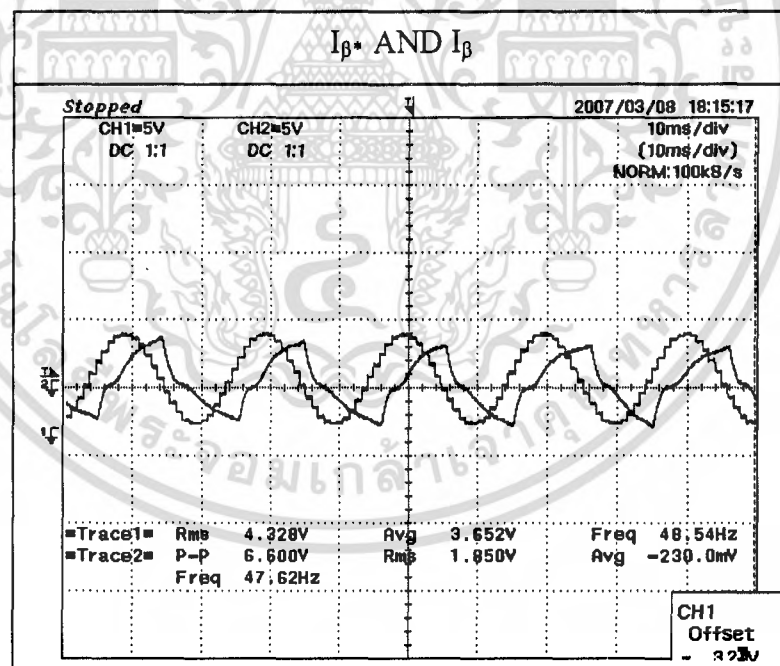
รูปที่ 5.9 แรงดันระหว่างเอาต์พุตไลน์ขณะจ่ายโหลดมอเตอร์ที่  
แรงดัน DC link 70 V และความถี่ 50 Hz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- รูปคลื่นกระแสอ้างอิงและกระแสจริงที่จ่ายโหลดมอเตอร์



(ก) รูปคลื่นกระแสอ้างอิงและกระแสจริงที่จ่ายมอเตอร์ในแกนแอลฟา

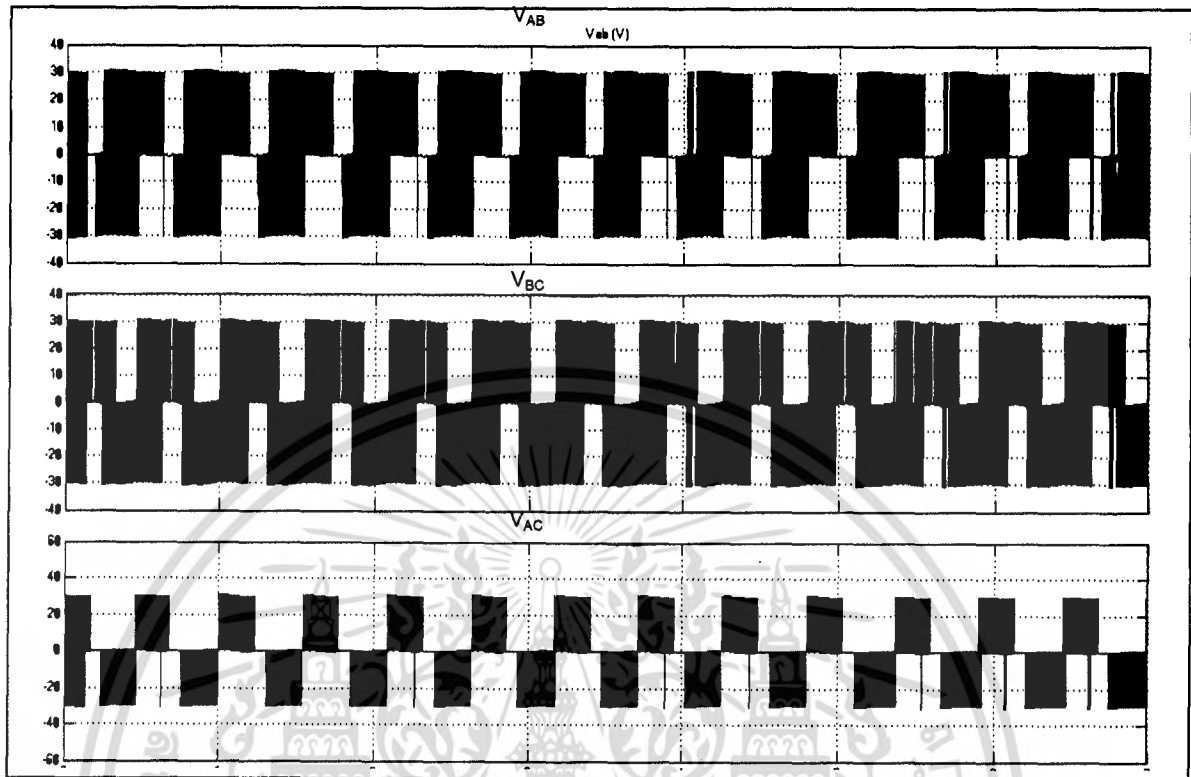


(ข) รูปคลื่นกระแสอ้างอิงและกระแสจริงที่จ่ายมอเตอร์ในแกนเบต้า

รูปที่ 5.10 กระแสอ้างอิงและกระแสจริงที่จ่ายมอเตอร์ขณะจ่ายโหลดมอเตอร์ที่แรงดัน 70 V ความถี่ 50 Hz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- รูปคลื่นแรงดันไลน์จากการจำลองระบบด้วยโปรแกรม MATLAB



รูปที่ 5.11 แรงดันไลน์จากการจำลองระบบด้วยโปรแกรม MATLAB ขณะจ่ายโหลดมอเตอร์

จากผลการทดลองพบว่าแรงดันไลน์ที่วัดได้ระหว่างเฟส A กับ B และ A กับ C มีลักษณะเป็นคลื่น Quasi เนื่องจากสัญญาณแรงดันเฟสที่วัดได้มีความต่างเฟสกันทำให้เกิดความแตกต่างเกิดขึ้นทำให้เกิดเป็นคลื่น Quasi ได้ ส่วน B และ C นั้นสัญญาณที่วัดเป็นคลื่นสี่เหลี่ยมเนื่องจากสัญญาณแรงดันเฟสที่วัดได้มีความต่างเฟสกันประมาณ 180 องศา

เมื่อทำการทดลองขณะจ่ายโหลดมอเตอร์พบว่าสัญญาณที่ได้มีการเปลี่ยนแปลงเนื่องจากมีสัญญาณกระแสป้อนกลับมาทำให้เกิดความแตกต่างที่ฮิสเตอร์รีซิสแบนด์ขึ้น ส่งผลให้สัญญาณแรงดันที่ได้เปลี่ยนแปลงไปตามค่าความแตกต่างที่เกิดขึ้น

จากการทดลองรูปคลื่นของกระแสที่จ่ายโหลดมอเตอร์ยังไม่เป็นรูปไซน์ เนื่องจากผลของรูปคลื่นของแรงดันแต่ละไลน์ยังไม่เป็นคลื่น PWM ที่สมบูรณ์ และความไม่สมดุลระหว่างเฟสส่งผลให้รูปคลื่นของกระแสที่ออกมา มีความผิดเพี้ยน

เมื่อนำคลื่นสัญญาณที่เกิดขึ้นมาเปรียบเทียบกับผลการจำลองระบบด้วยโปรแกรม MATLAB พบว่าคลื่นสัญญาณที่ได้ ณ แรงดัน DC link เดียวกัน พบว่าบางส่วนมีความคล้ายกันและบางส่วนยังมีความแตกต่างกันอยู่ อาจจะเป็นเพราะระบบวงจรฮิสเตอร์รีซิสแบนด์อาจจะมีไม่พอดีที่จะทำให้เกิดความเสถียรภาพได้

## บทที่ 6

### บทสรุปและเสนอแนวทางที่จะดำเนินงาน

#### 6.1 บทสรุป

จากวัตถุประสงค์ของการทำโครงการนี้เป็นการศึกษาและสร้างอินเวอร์เตอร์ 3 เฟสสำหรับการควบคุมมอเตอร์เหนี่ยวนำแบบเวกเตอร์ฟลักซ์ ( Flux Vector Control Induction Motor Drive ) โดยการจำลองสถานการณ์ทำงานต่างๆของระบบการควบคุมมอเตอร์เหนี่ยวนำแบบเวกเตอร์ฟลักซ์ให้ผลเป็นที่น่าพอใจ แต่จากการศึกษาและสร้างอินเวอร์เตอร์ 3 เฟสแบบชนิดควบคุมกระแสโดยใช้หลักการของฮีสเตอร์รีซิสแบนด์สองช่วงทดลองขับเคลื่อนมอเตอร์เหนี่ยวนำ 1 แรงม้า โดยใช้อินเวอร์เตอร์จากโครงการพบว่า ในโครงการนี้อินเวอร์เตอร์แบบฮีสเตอร์รีซิสแบนด์นั้นยังไม่มีคุณสมบัติ เนื่องจากการปรับแบนด์ทั้ง 2 ก่อนข้างยากต่อการทดลอง และทำให้ผลการทดลองที่เกิดขึ้นยังไม่ดี ทำให้การทำงานยังไม่สามารถทดลองการควบคุมมอเตอร์เหนี่ยวนำแบบเวกเตอร์ฟลักซ์ได้

#### 6.2 ปัญหาในการทำงาน

1. การสร้างอินเวอร์เตอร์ชนิดควบคุมกระแสโดยใช้หลักการของฮีสเตอร์รีซิสแบนด์มีความยากต่อการทำงานเนื่องจากมีหลายปัจจัยที่ทำให้งานที่ออกมาไม่มีความล้าช้าโดยการปรับรายละเอียดต่างๆของวงจรควบคุมภายใน มีความซับซ้อนมาก และต้องปรับให้พอดีและมีความเหมาะสมกันซึ่งทำได้ยาก ส่งผลให้ผลการทดลองที่ออกมาไม่มีความผิดพลาดได้ง่าย ทำให้อินเวอร์เตอร์ยังไม่มีประสิทธิภาพดีพอ
2. อุปกรณ์ภายในวงจรควบคุมอินเวอร์เตอร์ที่สร้างขึ้น เกิดความเสียหายได้ค่อนข้างง่าย
3. ในส่วนสัญญาณรบกวนต่างๆภายในวงจรส่งผลให้เกิดข้อผิดพลาดกับสัญญาณต่างๆที่เกิดขึ้นได้
4. อุปกรณ์ตรวจจับกระแสให้ค่าสัญญาณออกมาผิดพลาด ส่งผลให้วงจร CURRENT CONTROL เกิดความคลาดเคลื่อนได้ง่าย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 6.3 เสนอแนวทางที่จะดำเนินงาน

จากโครงการนี้ ความสมบูรณ์ของโครงการยังไม่มี ความสมบูรณ์ครบทั้งหมดใน ส่วนของอินเวอร์เตอร์ และโปรแกรมการควบคุมมอเตอร์เหนี่ยวนำแบบเวกเตอร์ฟลักซ์ ในส่วน ของอินเวอร์เตอร์นั้นจำเป็นต้องปรับปรุงให้มีประสิทธิภาพสูงขึ้น โดยในส่วนของวงจรควบคุม ฮีสเตอร์รีซิสแบนด์ ซึ่งเป็นส่วนหลักของโครงการ ซึ่งต้องทำการปรับให้เหมาะสมกับระบบ จึงจะ ให้ทำอินเวอร์เตอร์มีประสิทธิภาพดีขึ้น หรืออาจจะเปลี่ยนการใช้วงจรควบคุมฮีสเตอร์รีซิสแบนด์ แบบอนาล็อกไปเป็นการควบคุมด้วยโปรแกรมอาจจะทำให้ผลการทดลองออกมามีความถูกต้อง มากกว่า รวมไปถึงระบบการป้องกันเมื่อเกิดข้อผิดพลาดต่างๆภายในวงจรเช่น เกิดการลัดวงจร ตลอดจนการพัฒนาจนไปถึงการควบคุมมอเตอร์แบบเวกเตอร์



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## เอกสารอ้างอิง

- [1] Andrzej M. Trzynadlowski , **The Field Orientation Principle In Control of Induction Motors** , University of Nevada, Reno ,1994.
- [2] ปราโมทย์ พานกุลลาบ ,วิทยา ทิพย์สุวรรณพร , วิจิตร กิณเรศ , “การควบคุมมอเตอร์เหนี่ยวนำโดยการควบคุมเวกเตอร์โดยง่ายด้วยไมโครคอนโทรลเลอร์ เอ็มซีเอส 51”
- [3] Ching-Tsai Pan, Ting Yu Chang , “**A MICROCOMPUTER BASED VECTOR CONTROLLED INDUCTION MOTOR DRIVE**” , IEEE Transactions on Energy Conversion, Vol. 8 , No. 4 , December 1993 , pp. 750-756
- [4] ชีรเดช พิญญพงษ์ , การใช้ไมโครคอนโทรลเลอร์ควบคุมมอเตอร์เหนี่ยวนำแบบเวกเตอร์ , วิทยานิพนธ์วิศวกรรมศาสตรบัณฑิต , สาขาวิศวกรรมไฟฟ้า , สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง , 2541
- [5] นัทรชัย ขำเลิศ และคณะ , การขับเคลื่อนมอเตอร์เหนี่ยวนำสามเฟสโดยใช้ PWM อินเวอร์เตอร์ , วิทยานิพนธ์วิศวกรรมศาสตรบัณฑิต , สาขาวิศวกรรมไฟฟ้า , สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง , 2548
- [6] จรัส ตั้งวงศ์ชูเกตุ , การควบคุมความเร็วมอเตอร์เหนี่ยวนำ 3 เฟส แบบเฟสเซอร์โดยใช้ตัวประมวลผลสัญญาณดิจิทัลในการควบคุมการทำงาน , วิทยานิพนธ์วิศวกรรมศาสตรบัณฑิต , สาขาวิศวกรรมไฟฟ้า , สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง , 2546
- [7] ดุสิต สุขสวัสดิ์ , อินเวอร์เตอร์ 3 เฟส สำหรับอินดักชันมอเตอร์ , วิทยานิพนธ์วิศวกรรมศาสตรบัณฑิต , สาขาวิศวกรรมไฟฟ้า , สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง , 2538
- [8] นคร ภักดีชาติ และคณะ , คู่มือการทดลอง dsPIC Microcontroller เบื้องต้นด้วยโปรแกรมภาษาซี กับ MPLAB C30 , บริษัท อินโนเวทีฟ เอ็กเพอริเมนต์ จำกัด
- [9] ศิวะ หงษ์นภา , การควบคุมและการประยุกต์ใช้งาน เอซีไดรฟ์ , พิมพ์ครั้งที่ 1, กรุงเทพฯ , บริษัท กู๊ดวิลส์ไตรีเรชั่น จำกัด, 2547



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตัวอย่างโปรแกรมที่ใช้ในการทดลอง  
ในส่วนของการสร้างคลื่นไซน์อ้างอิงมีเฟสต่างกัน 90 องศา

โปรแกรมหลัก

```
.equ __30F4011, 1
.include "p30f4011.inc"

;-----
;Configuration bits:
;-----
config __FOSC, CSW_FSCM_OFF & XT_PLL16      ;Turn off clock switching and fail-;
                                           ;safe clock monitoring and use the
                                           ;External Clock as the system
                                           ;clock
config __FWDTP, WDT_OFF                      ;Turn off Watchdog Timer
config __FBORPOR, PBOR_ON & BORV_27 & PWRT_16 & MCLR_DIS
config __FGS, CODE_PROT_OFF                  ;Set Code Protection Off for the
                                           ;General Segment
;-----
;Global Declarations:
;-----
.global __reset                              ;The label for the first line of code.
.global __T1Interrupt                        ;Declare Timer 1 ISR name global
;-----
;Difine Constants
;-----
.equ I2C_DAC_CON,#0b01000000                ; CONTROL of PFC8591P
.equ I2C_ADD_ADC_1,#0b10010000              ; ADDRESS of PFC8591P #1
.equ I2C_ADD_ADC_2,#0b10010010              ; ADDRESS of PFC8591P #2
;-----
;Global Declarations Constants:
;-----
.global I2C_DAC_CON
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

.global      I2C_ADD_ADC_1
.global      I2C_ADD_ADC_2
;-----MAIN PROGRAM-----
MOV          #116,W0
MOV          W0,FREQ
START:      CALL  Init_PORTS          ; Initialize the I/O ports
            CALL  Init_TMR           ; initialize TMR
            CALL  Init_ADC           ; initialize ADC_10BIT

MAIN:
            BCLR  ADCON1,#DONE
LOOP1:      BTSS  ADCON1,#DONE        ;DONE
            GOTO  LOOP1              ;*****
            MOV   ADCBUF0,W0         ;
            MOV   #4681,W1           ;
            MUL.UU W0,W1,W2          ;
            MUL.UU W3,#2,W2         ; Load the Period register
            MOV   W2,PR1
            MOV   SINE,W6
;-----
; WRITE DATA to I2C
;-----
SLAVE_I2C:  MOV   #I2C_ADD_ADC_1,W9  ;ADDRESS of PFC8591P
            ;#1 ,W9
            MOV   W9,I2C_DATA
            CALL  I2C_SLAVE          ;Connected DAC

CONTROL_DAC: MOV #I2C_DAC_CON,W9
            MOV   W9,I2C_DATA
            CALL  I2C_DATA_WR        ;Writed Control Data

SEND_DAC:   MOV   #0xFF,W7          ;Chang Data rang 0 <
            ;Data < 255
            MPY   W6*W7,B
            MOV   ACCBH,W8          ;Value Sine is changedW8
            MOV   W8,I2C_DATA       ;W8 => I2C_DATA
            CALL  I2C_DATA_WR        ;Writed Data

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOV SINE_B,W6
SLAVE_I2C2: MOV #I2C_ADD_ADC_2,W9 ;ADDRESS of PFC8591P
;#1,W9
MOV W9,I2C_DATA
CALL I2C_SLAVE ;Connected DAC
CONTROL_DAC2: MOV #I2C_DAC_CON,W9
MOV W9,I2C_DATA
CALL I2C_DATA_WR ; Writed Control Data
SEND_DAC2: MOV #0xFF,W7 ; Chang Data rang 0 <
;Data < 255
MPY W6*W7,B
MOV ACCBH,W8 ;Value Sine is changedW8
MOV W8,I2C_DATA ; W8 => I2C_DATA
CALL I2C_DATA_WR ; Writed Data
BRA MAIN
;-----
;Timer 1 Interrupt Service Routine
;-----
__T1Interrupt:
BCLR IFS0,#T1IF ;Clear the Timer1 Interrupt
;flag Status bit.
PUSH W0
PUSH W1
PUSH W4
PUSH W5
PUSH W6
PUSH W7
PUSH W8
PUSH W9
CALL READ_SINE_TABLE
POP W9
POP W8
POP W7
POP W6

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

        POP    W5
        POP    W4
        POP    W1
        POP    W0
        RETFIE                ;Return from Interrupt Service routine
;-----
; End of AllTimer 1 Interrupt Service Routine

.end                            ; End of program code in this file
;-----
;Subroutine : I2C_SLAVE      (Working Register used : W13)
;-----
.global      I2C_SLAVE
I2C_SLAVE:   BSET   B_I2C_ACK,#0      ; set bit 0 of B_I2C_ACK
             CALL   I2C_START
             CLR    W13                ; clear COUNTER
LOOP_SL:     INC    W13,W13           ; increase COUNTER
             RLC.B  I2C_DATA         ;rotate left I2C_ADD through carry
             BTSS   SR,#C            ;Check Carry = 1 ?
             BRA    BCLR_SAD_SL      ;If No, jump to BCLR_SAD_SL
             BSET   LATD,#RD2        ;If Yes, set SDA
             BRA    SUB_LOOP_SL      ;jump to SUB_LOOP_SL
BCLR_SAD_SL: BCLR   LATD,#RD2        ; clear SDA
SUB_LOOP_SL: CALL   I2C_CLK
             CP     W13,#8           ; Check W1 = 8 Times ?
             BRA    NZ,LOOP_SL       ; If No, jump to LOOP_SL
             BSET   LATD,#RD2        ; set SDA
             CALL   I2C_DELAY
             BSET   LATD,#RD3        ; set SCL
             CALL   I2C_DELAY
             BTSC   PORTD,#RD2       ; Check SDA = 0 ?
             BRA    END_DATA_SL      ; If No, jump to END_DATA_SL
             BCLR   B_I2C_ACK,#0     ; If Yes, clear bit 0 of B_I2C_ACK
END_DATA_SL: BCLR   LATD,#RD3        ; clear SCL

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

RETURN

-----  
;Subroutine : I2C\_DATA\_WR (Working Register used : W13)  
-----

.global I2C\_DATA\_WR

```
I2C_DATA_WR:    BSET  B_I2C_ACK,#0        ; set bit 0 of B_I2C_ACK
                CLR   W13              ; clear COUNTER
LOOP_WR:        INC   W13,W13          ; increase COUNTER
                RLC.B I2C_DATA        ; rotate left I2C_DATA
                                                ; through carry
                BTSS  SR,#C            ; Check Carry = 1 ?
                BRA   BCLR_SAD_WR      ; If No, jump to
                                                ;BCLR_SAD_WR
                BSET  LATD,#RD2        ; If Yes, set SDA
                BRA   SUB_LOOP_WR      ; jump to SUB_LOOP_WR
BCLR_SAD_WR:    BCLR  LATD,#RD2        ; clear SDA
SUB_LOOP_WR:    CALL  I2C_CLK
                CP    W13,#8           ; Check W1 = 8 Times ?
                BRA   NZ,LOOP_WR       ; If No, jump to LOOP_WR
                BSET  LATD,#RD2        ; set SDA
                CALL  I2C_DELAY
                BSET  LATD,#RD3        ; set SCL
                CALL  I2C_DELAY
                BTSC  PORTD,#RD2       ; Check SDA = 0 ?
                BRA   END_DATA_WR      ; jump to END_DATA_WR
                BCLR  B_I2C_ACK,#0     ; clear bit 0 of B_I2C_ACK
END_DATA_WR:    BCLR  LATD,#RD3        ; clear SCL
                RETURN
```

-----  
;Subroutine : I2C\_START (Working Register used : NO )  
-----

.global I2C\_START

```
I2C_START:      BSET  LATD,#RD3        ; set SCL
                BSET  LATD,#RD2        ; set SDA
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

CALL I2C_DELAY
BCLR LATD,#RD2           ; clear SDA
CALL I2C_DELAY
BCLR LATD,#RD3           ; clear SCL
RETURN

```

```

;-----
;Subroutine : I2C_STOP           (Working Register used : NO)
;-----

```

```

.global I2C_STOP
I2C_STOP: BCLR LATD,#RD2           ; clear SDA
          CALL I2C_DELAY
          BSET LATD,#RD3           ; set SCL
          CALL I2C_DELAY
          BSET LATD,#RD2           ; set SDA
          RETURN

```

```

;-----
;Subroutine : I2C_CLK           (Working Register used : NO)
;-----

```

```

.global I2C_CLK
I2C_CLK: CALL I2C_DELAY
          BSET LATD,#RD3           ; set SCL
          CALL I2C_DELAY
          BCLR LATD,#RD3           ; clear SCL
          RETURN

```

```

;-----
;Subroutine : I2C_ACK           (Working Register used : NO)
;-----

```

```

.global I2C_ACK
I2C_ACK: BCLR LATD,#RD2           ; clear SDA
          CALL I2C_DELAY
          CALL I2C_CLK
          BSET LATD,#RD3           ; set SCL
          RETURN

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

-----  
;Subroutine : I2C\_NACK (Working Register used : NO)  
-----

```
.global I2C_NACK
I2C_NACK: BSET LATD,#RD2 ; set SDA
          CALL I2C_DELAY
          CALL I2C_CLK
          BSET LATD,#RD3 ; set SCL
          RETURN
```

-----  
; Subroutine : READ\_SINE\_TABLE (Working Register used : W0,W1,W10, W11)  
-----

```
.global READ_SINE_TABLE
READ_SINE_TABLE: CP0 COUNT_SINE ; Check COUNT_SINE = 0 ?
                  BRA Z,INTI_TABLE ; If Yes, jump to INTI_TABLE
                  BRA SEND_SINE ; If No, jump to SEND_SINE
INTI_TABLE: MOV #tblpage(SinTable),w14
             MOV w14,TBLPAG
             MOV #tbloffset(SinTable),w14
             MOV #tblpage(SinTable2),w10
             MOV w10,TBLPAG
             MOV #tbloffset(SinTable2),w10
SEND_SINE: TBLRDL [w14++],W11 ; Value Sine => W11
            MOV W11,SINE ; Value Sine => SINE
            TBLRDL [w10++],W11
            MOV W11,SINE_B
            INC COUNT_SINE ; increase COUNTERSINE
EXIT1: MOV #5000,W0
        MOV COUNT_SINE,W1
        CPSEQ W0,W1 ; CheckCOUNTSIN=5000?
        BRA EXIT_SINE ;If No,jump to EXIT_SINE
        CLR COUNT_SINE ;If Yes,clear COUNT_SINE
        CLR Y ; If Yes, clear all variable of integration
        CLR Y_Z1
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

                CLR          COUNT_N
;-----
EXIT_SINE:      RETURN
;-----

SinTable:
.word
131,134,137,140,143,146,149,152,156,159,162,165,168,171,174,176,179,182,185,188
.word
191,193,196,199,201,204,206,209,211,213,216,218,220,222,224,226,228,230,232,234
.word
236,237,239,240,242,243,245,246,247,248,249,250,251,252,252,253,254,254,255
.word
255,255,255,255,256,255,255,255,255,255,254,254,253,252,252,51,250,249,248,247
.word
246,245,243,242,240,239,237,236,234,232,230,228,226,224,222,220,218,216,213,211
.word
209,206,204,201,199,196,193,191,188,185,182,179,176,174,171,168,165,162,159
.word
156,152,149,146,143,140,137,134,131,128,124,121,118,115,112,109,106,103,99,96
.word
93,90,87,84,81,79,76,73,70,67,64,62,59,56,54,51,49,46,44,42,39,37,35,33,31, 29,27
.word
25,23,21,19,18,16,15,13,12,10,9,8,7,6,5,4,3,3,2,1,1,0,0,0,0,0,-1,0,0,0,0,0,1,1,2,3,4
.word
5,6,7,8,9,10,12,13,15,16,18,19,21,23,25,27,29,31,33,35,37,39, 42,44,46,49,51,54,56,59
.word
62,64,67,70,73,76,79,81,84,87,90,93,96,99,103,106,109,112,115,118,121,124,128

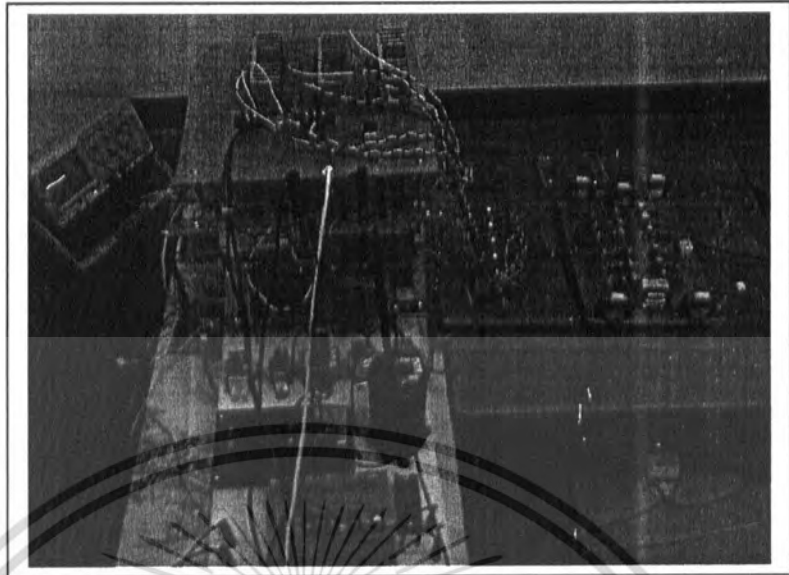
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# ภาคผนวก ข



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

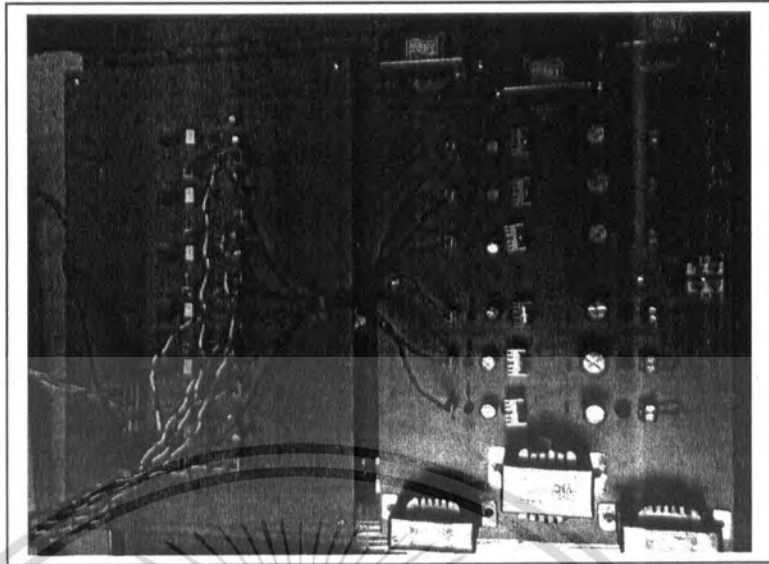


รูป ข-1 ภาพรวมของวงจร 1



รูป ข-2 ภาพรวมของวงจร 2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

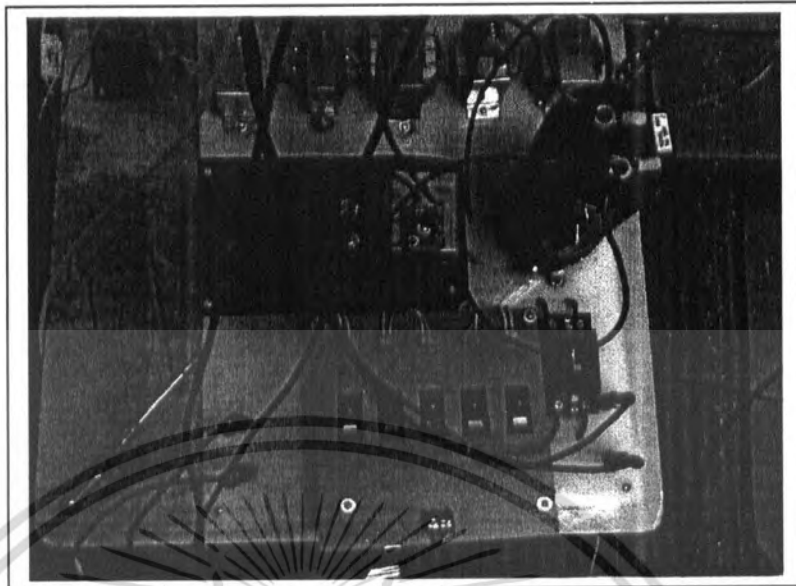


รูป ข-3 ชุดวงจรขับ Mosfet โดยใช้ Opto - TLP 250



รูป ข-4 ชุดวงจร Mosfet Inverter IRFP460

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

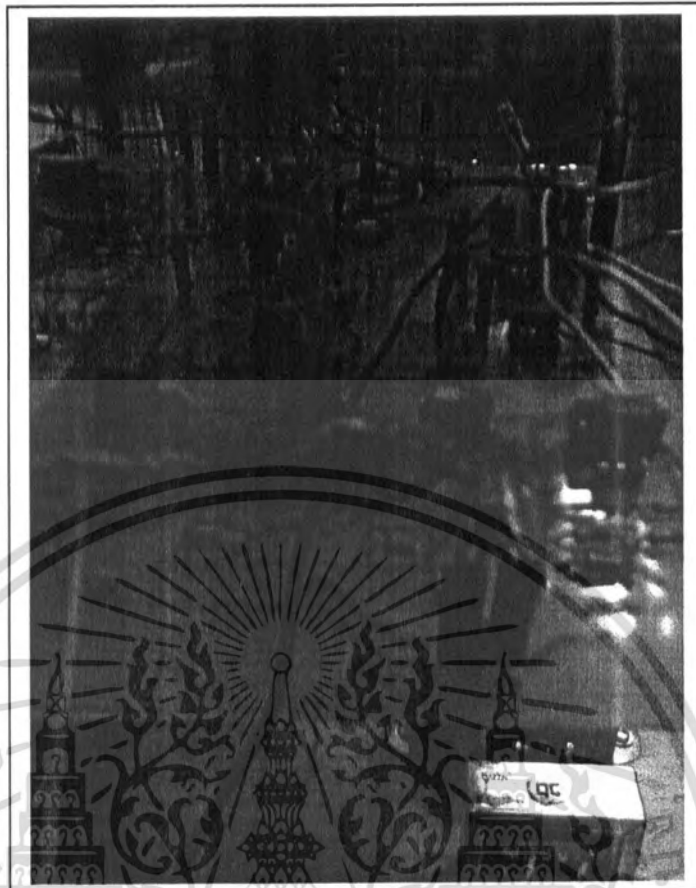


รูป ข-5 ชุดวงจร Rectifier



รูป ข-6 ชุดวงจรตรวจจับกระแสและชุดวงจร Switching Table

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

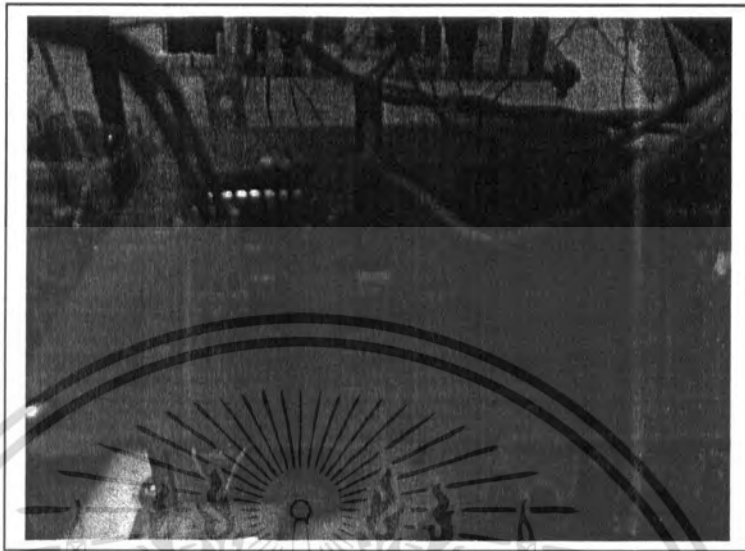


รูป ข-7 ชุดวงจร Hysteresis Band



รูป ข-8 ชุดวงจรแปลงสัญญาณดิจิตอลเป็นอนาล็อก ( $1^{\circ}\text{C}$ )

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

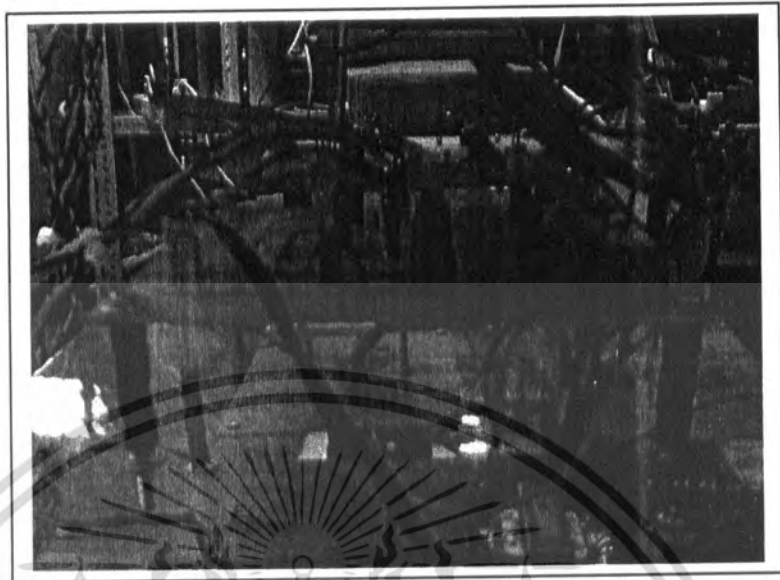


รูป ข-9 ชุดวงจรรายกระดับแรงดัน (Offset Circuit)

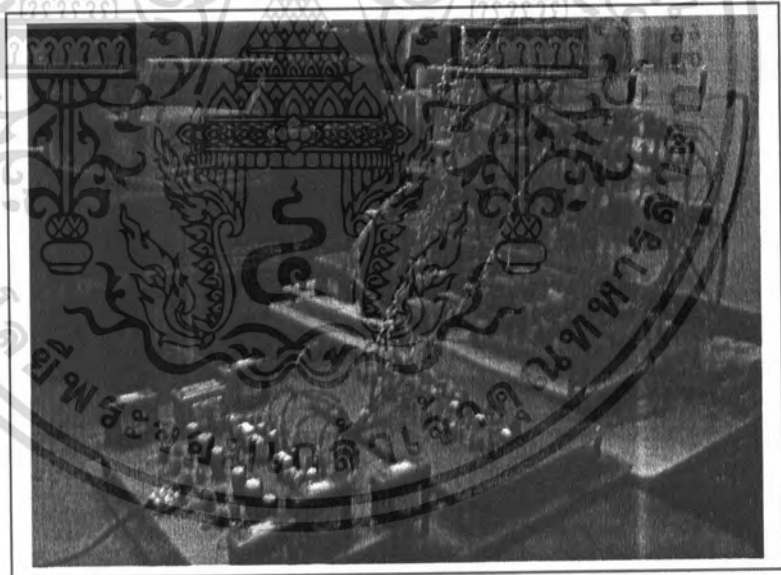


รูป ข-10 ชุดแหล่งจ่ายไฟ (Power Supply)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูป ข-11 ชุดวงจร Dead Time



รูป ข-12 Current Control Inverter (Hysteresis Band)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



# ภาคผนวก ค

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



**MICROCHIP**

---

# dsPIC30F4011/4012 Data Sheet

High Performance  
Digital Signal Controllers

---

**Note the following details of the code protection feature on Microchip devices:**

- Microchip products meet the specification contained in their particular Microchip Data Sheet.
- Microchip believes that its family of products is one of the most secure families of its kind on the market today, when used in the intended manner and under normal conditions.
- There are dishonest and possibly illegal methods used to breach the code protection feature. All of these methods, to our knowledge, require using the Microchip products in a manner outside the operating specifications contained in Microchip's Data Sheets. Most likely, the person doing so is engaged in theft of intellectual property.
- Microchip is willing to work with the customer who is concerned about the integrity of their code.
- Neither Microchip nor any other semiconductor manufacturer can guarantee the security of their code. Code protection does not mean that we are guaranteeing the product as "unbreakable."

Code protection is constantly evolving. We at Microchip are committed to continuously improving the code protection features of our products. Attempts to break Microchip's code protection feature may be a violation of the Digital Millennium Copyright Act. If such acts allow unauthorized access to your software or other copyrighted work, you may have a right to sue for relief under that Act.

---

Information contained in this publication regarding device applications and the like is intended through suggestion only and may be superseded by updates. It is your responsibility to ensure that your application meets with your specifications. No representation or warranty is given and no liability is assumed by Microchip Technology Incorporated with respect to the accuracy or use of such information, or infringement of patents or other intellectual property rights arising from such use or otherwise. Use of Microchip's products as critical components in life support systems is not authorized except with express written approval by Microchip. No licenses are conveyed, implicitly or otherwise, under any intellectual property rights.

**Trademarks**

The Microchip name and logo, the Microchip logo, Accuron, dsPIC, KEELoq, microID, MPLAB, PIC, PICmicro, PICSTART, PRO MATE, PowerSmart, rPIC, and SmartShunt are registered trademarks of Microchip Technology Incorporated in the U.S.A. and other countries.

AmLab, FilterLab, Migratable Memory, MXDEV, MXLAB, PICMASTER, SEEVAL, SmartSensor and The Embedded Control Solutions Company are registered trademarks of Microchip Technology Incorporated in the U.S.A.

Analog-for-the-Digital Age, Application Maestro, dsPICDEM, dsPICDEM.net, dsPICworks, ECAN, ECONOMONITOR, FanSense, FlexROM, fuzzyLAB, In-Circuit Serial Programming, ICSP, ICEPIC, MPASM, MPLIB, MPLINK, MPSIM, PICkit, PICDEM, PICDEM.net, PICLAB, PICtail, PowerCal, PowerInfo, PowerMate, PowerTool, rLAB, rPICDEM, Select Mode, Smart Serial, SmartTel and Total Endurance are trademarks of Microchip Technology Incorporated in the U.S.A. and other countries.

SQTP is a service mark of Microchip Technology Incorporated in the U.S.A.

All other trademarks mentioned herein are property of their respective companies.

© 2005, Microchip Technology Incorporated, Printed in the U.S.A., All Rights Reserved.

 Printed on recycled paper. 11/12/04

**QUALITY MANAGEMENT SYSTEM  
CERTIFIED BY DNV  
== ISO/TS 16949:2002 ==**

*Microchip received ISO/TS-16949:2002 quality system certification for its worldwide headquarters, design and wafer fabrication facilities in Chandler and Tempe, Arizona and Mountain View, California in October 2003. The Company's quality system processes and procedures are for its PICmicro® 8-bit MCUs, KEELoq® code hopping devices, Serial EEPROMs, microperipherals, nonvolatile memory and analog products. In addition, Microchip's quality system for the design and manufacture of development systems is ISO 9001:2000 certified.*



**MICROCHIP**

# dsPIC30F4011/4012

## dsPIC30F4011/4012 Enhanced Flash 16-bit Digital Signal Controller

**Note:** This data sheet summarizes features of this group of dsPIC30F devices and is not intended to be a complete reference source. For more information on the CPU, peripherals, register descriptions and general device functionality, refer to the *dsPIC30F Family Reference Manual* (DS70046). For more information on the device instruction set and programming, refer to the *dsPIC30F Programmer's Reference Manual* (DS70030).

### High Performance Modified RISC CPU:

- Modified Harvard architecture
- C compiler optimized instruction set architecture with flexible addressing modes
- 84 base instructions
- 24-bit wide instructions, 16-bit wide data path
- 48 Kbytes on-chip Flash program space (16K Instruction words)
- 2 Kbytes of on-chip data RAM
- 1 Kbytes of non-volatile data EEPROM
- Up to 30 MIPs operation:
  - DC to 40 MHz external clock input
  - 4 MHz-10 MHz oscillator input with PLL active (4x, 8x, 16x)
- 30 interrupt sources
  - 3 external interrupt sources
  - 8 user selectable priority levels for each interrupt source
  - 4 processor trap sources
- 16 x 16-bit working register array

### DSP Engine Features:

- Dual data fetch
- Accumulator write back for DSP operations
- Modulo and Bit-Reversed Addressing modes
- Two, 40-bit wide accumulators with optional saturation logic
- 17-bit x 17-bit single cycle hardware fractional/integer multiplier
- All DSP instructions single cycle
- $\pm$  16-bit single cycle shift

### Peripheral Features:

- High current sink/source I/O pins: 25 mA/25 mA
- Timer module with programmable prescaler:
  - Five 16-bit timers/counters; optionally pair 16-bit timers into 32-bit timer modules
- 16-bit Capture input functions
- 16-bit Compare/PWM output functions
- 3-wire SPI™ modules (supports 4 Frame modes)
- I<sup>2</sup>C™ module supports Multi-Master/Slave mode and 7-bit/10-bit addressing
- 2 UART modules with FIFO Buffers
- 1 CAN modules, 2.0B compliant

### Motor Control PWM Module Features:

- 6 PWM output channels
  - Complementary or Independent Output modes
  - Edge and Center Aligned modes
- 3 duty cycle generators
- Dedicated time base
- Programmable output polarity
- Dead-time control for Complementary mode
- Manual output control
- Trigger for A/D conversions

### Quadrature Encoder Interface Module Features:

- Phase A, Phase B and Index Pulse input
- 16-bit up/down position counter
- Count direction status
- Position Measurement (x2 and x4) mode
- Programmable digital noise filters on inputs
- Alternate 16-bit Timer/Counter mode
- Interrupt on position counter rollover/underflow

# dsPIC30F4011/4012

## Analog Features:

- 10-bit Analog-to-Digital Converter (A/D) with 4 S/H Inputs:
  - 500 Ksps conversion rate
  - 9 input channels
  - Conversion available during Sleep and Idle
- Programmable Brown-out Detection and Reset generation

- Power-on Reset (POR), Power-up Timer (PWRT) and Oscillator Start-up Timer (OST)
- Flexible Watchdog Timer (WDT) with on-chip low power RC oscillator for reliable operation
- Fail-Safe clock monitor operation detects clock failure and switches to on-chip low power RC oscillator
- Programmable code protection
- In-Circuit Serial Programming™ (ICSP™)
- Selectable Power Management modes
  - Sleep, Idle and Alternate Clock modes

## Special Microcontroller Features:

- Enhanced Flash program memory:
  - 10,000 erase/write cycle (min.) for industrial temperature range, 100K (typical)
- Data EEPROM memory:
  - 100,000 erase/write cycle (min.) for industrial temperature range, 1M (typical)
- Self-reprogrammable under software control

## CMOS Technology:

- Low power, high speed Flash technology
- Wide operating voltage range (2.5V to 5.5V)
- Industrial and Extended temperature ranges
- Low power consumption

## dsPIC30F Motor Control and Power Conversion Family\*

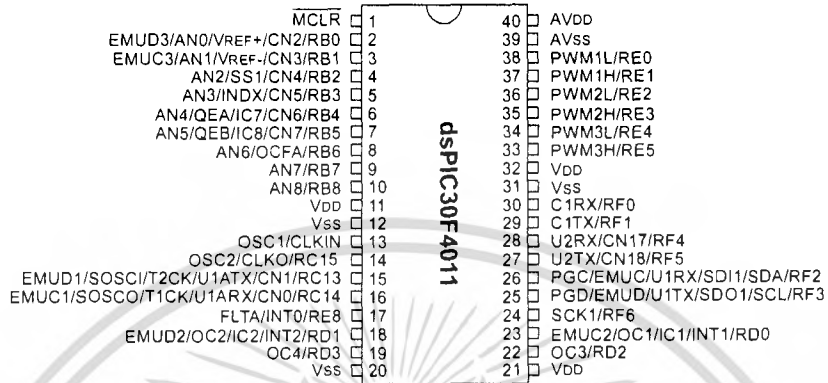
Device	Pins	Program Mem. Bytes/Instructions	SRAM Bytes	EEPROM Bytes	Timer 16-bit	Input Cap	Output Comp/Std PWM	Moto Control PWM	A/D 10-bit 500 Ksps	Quad Enc	UART	SPI™	I <sup>2</sup> C™	CAN
dsPIC30F2010	28	12K/4K	512	1024	3	4	2	6 ch	6 ch	Yes	1	1	1	-
dsPIC30F3010	28	24K/8K	1024	1024	5	4	2	6 ch	6 ch	Yes	1	1	1	-
dsPIC30F4012	28	48K/16K	2048	1024	5	4	2	6 ch	6 ch	Yes	1	1	1	1
dsPIC30F3011	40/44	24K/8K	1024	1024	5	4	4	6 ch	9 ch	Yes	2	1	1	-
dsPIC30F4011	40/44	48K/16K	2048	1024	5	4	4	6 ch	9 ch	Yes	2	1	1	1
dsPIC30F5015	64	66K/22K	2048	1024	5	4	4	8 ch	16 ch	Yes	1	2	1	1
dsPIC30F6010	80	144K/48K	8192	4096	5	8	8	8 ch	16 ch	Yes	2	2	1	2

\* This table provides a summary of the dsPIC30F6010 peripheral features. Other available devices in the dsPIC30F Motor Control and Power Conversion Family are shown for feature comparison.

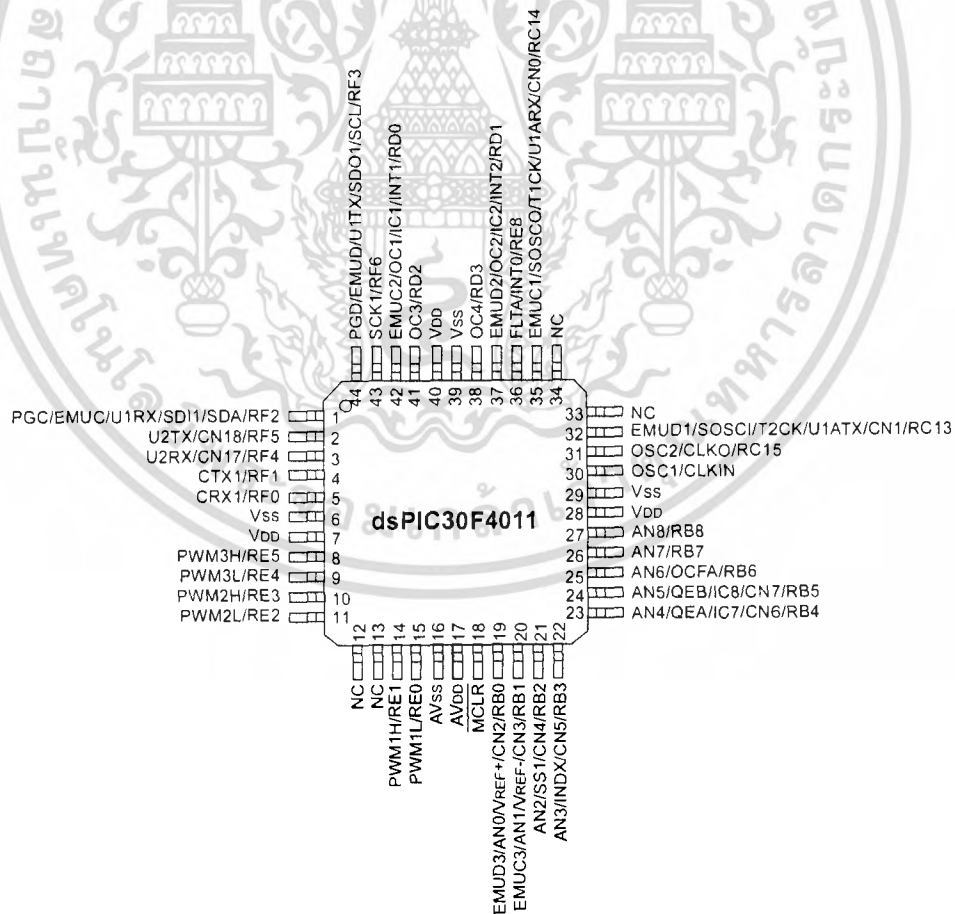
# dsPIC30F4011/4012

## Pin Diagrams

### 40-Pin PDIP

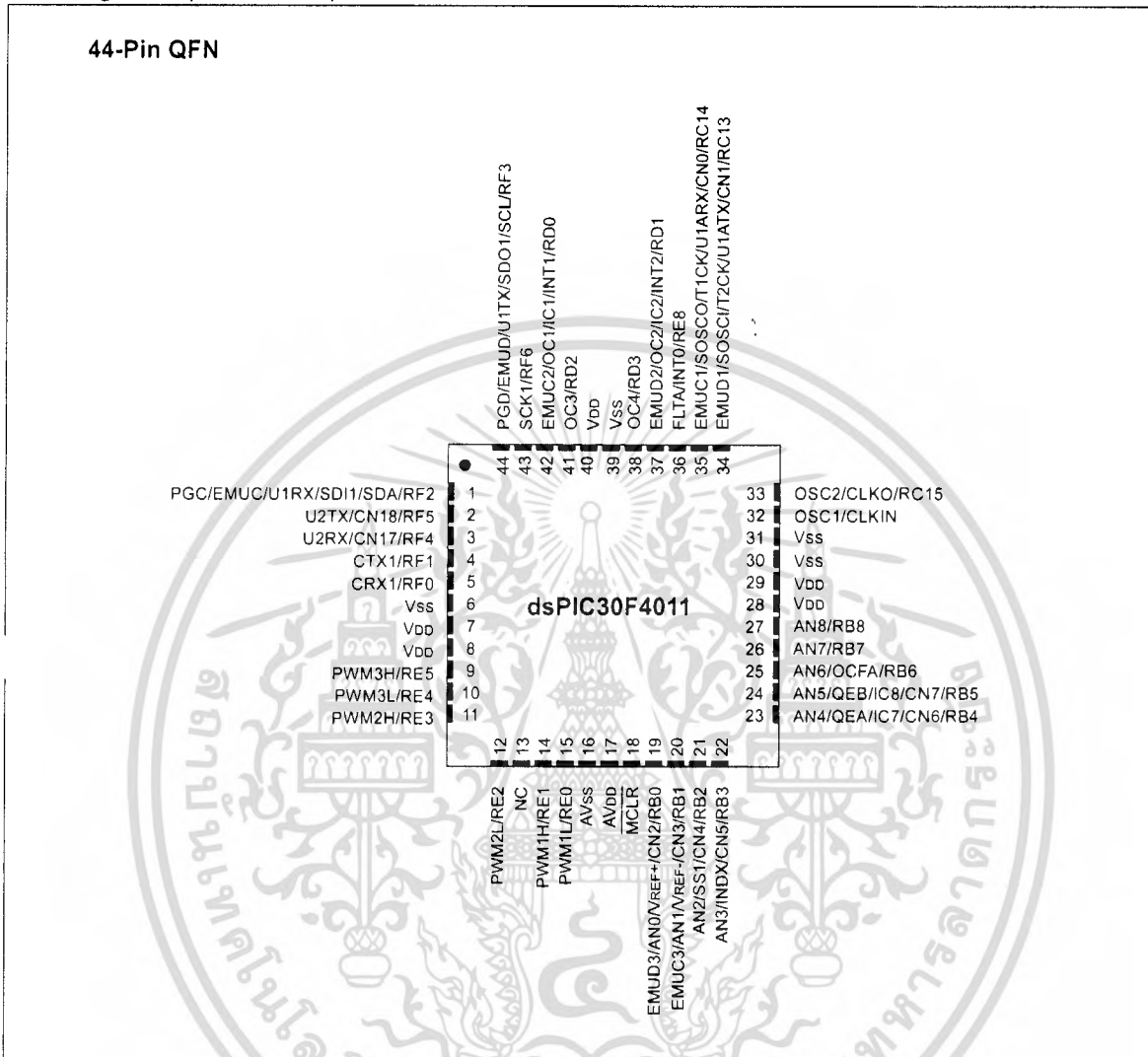


### 44-Pin TQFP



# dsPIC30F4011/4012

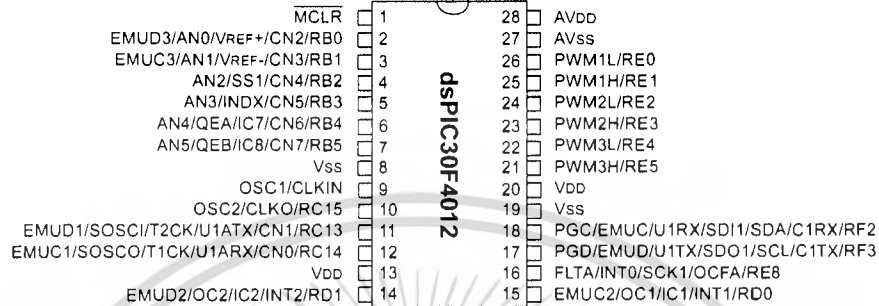
## Pin Diagrams (Continued)



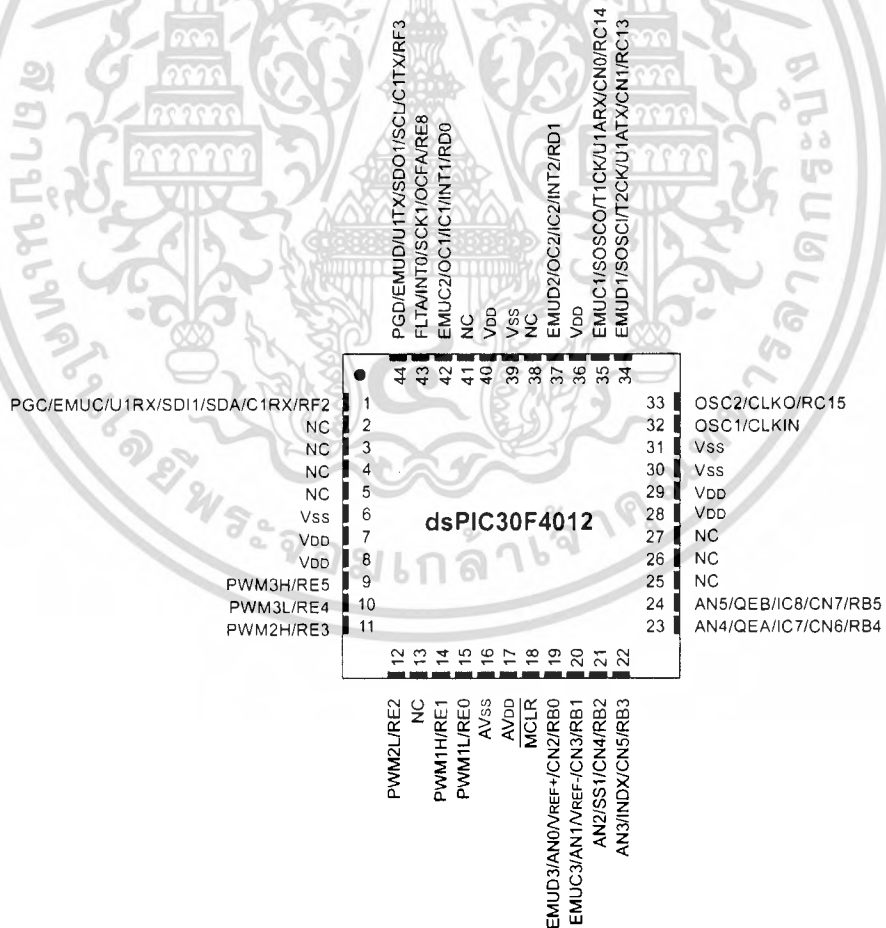
# dsPIC30F4011/4012

## Pin Diagrams (Continued)

### 28-Pin SPDIP 28-Pin SOIC

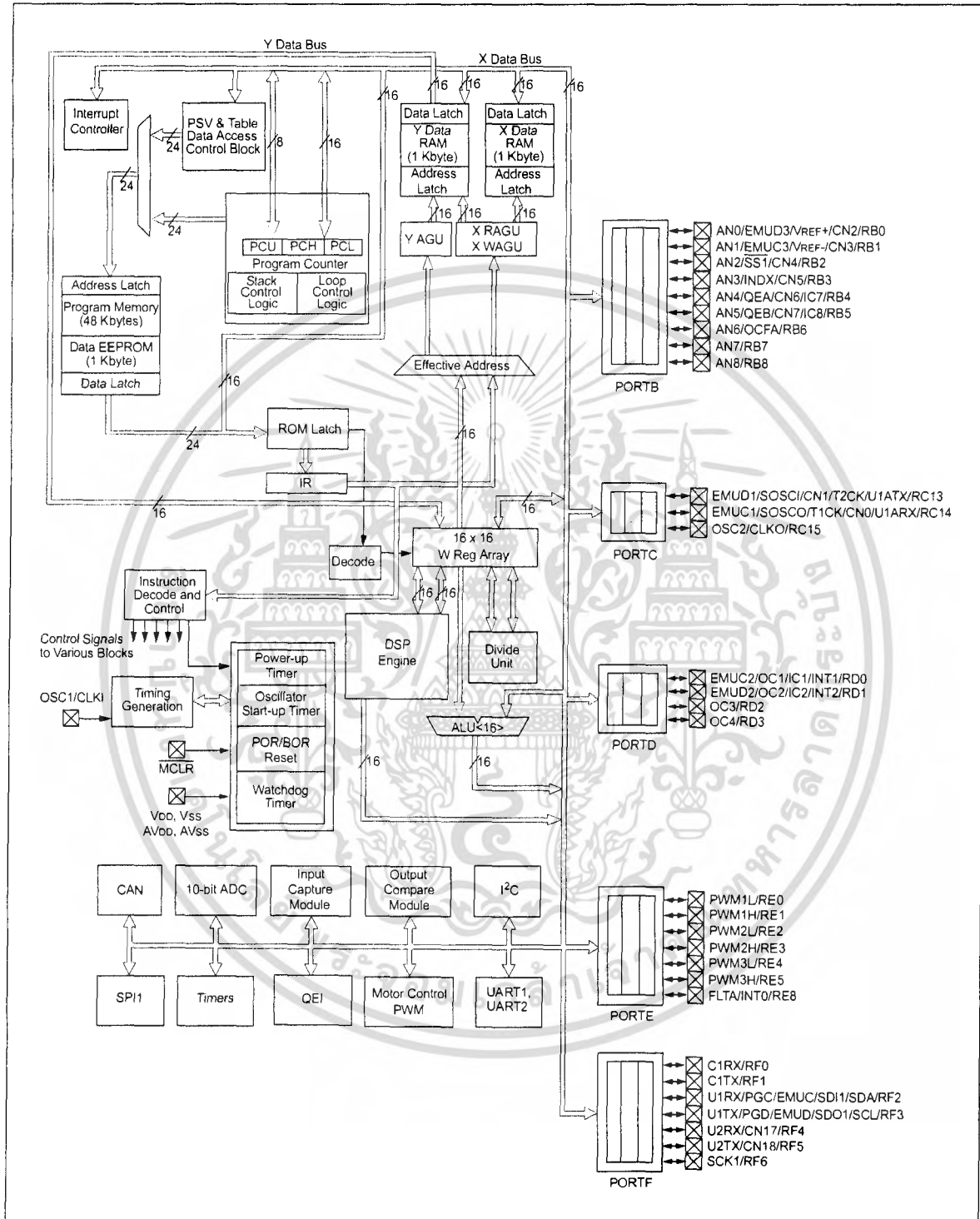


### 44-Pin QFN



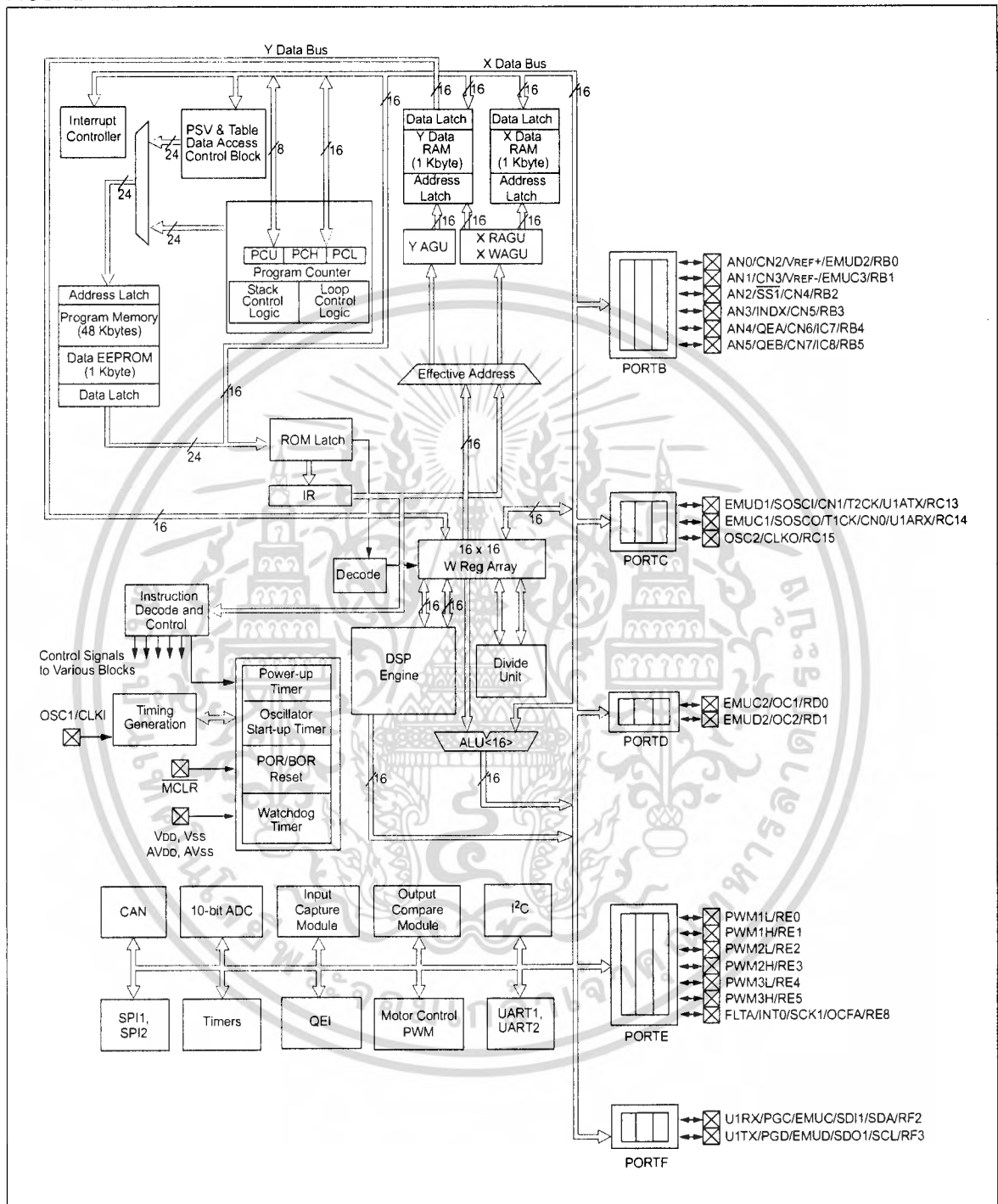
# dsPIC30F4011/4012

FIGURE 1-1: dsPIC30F4011 BLOCK DIAGRAM



# dsPIC30F4011/4012

FIGURE 1-2: dsPIC30F4012 BLOCK DIAGRAM



# dsPIC30F4011/4012

Table 1-1 provides a brief description of the device I/O pinout and the functions that are multiplexed to a port pin. Multiple functions may exist on one port pin. When multiplexing occurs, the peripheral module's functional requirements may force an override of the data direction of the port pin.

**TABLE 1-1: dsPIC30F4011 I/O PIN DESCRIPTIONS**

Pin Name	Pin Type	Buffer Type	Description
AN0-AN8	I	Analog	Analog input channels. AN0 and AN1 are also used for device programming data and clock inputs, respectively.
AVDD	P	P	Positive supply for analog module.
AVSS	P	P	Ground reference for analog module.
CLKI	I	ST/CMOS	External clock source input. Always associated with OSC1 pin function.
CLKO	O	—	Oscillator crystal output. Connects to crystal or resonator in Crystal Oscillator mode. Optionally functions as CLKO in RC and EC modes. Always associated with OSC2 pin function.
CN0-CN7 CN17-CN18	I	ST	Input change notification inputs. Can be software programmed for internal weak pull-ups on all inputs.
C1RX C1TX	I O	ST —	CAN1 bus receive pin. CAN1 bus transmit pin.
EMUD	I/O	ST	ICD Primary Communication Channel data input/output pin.
EMUC	I/O	ST	ICD Primary Communication Channel clock input/output pin.
EMUD1	I/O	ST	ICD Secondary Communication Channel data input/output pin.
EMUC1	I/O	ST	ICD Secondary Communication Channel clock input/output pin.
EMUD2	I/O	ST	ICD Tertiary Communication Channel data input/output pin.
EMUC2	I/O	ST	ICD Tertiary Communication Channel clock input/output pin.
EMUD3	I/O	ST	ICD Quaternary Communication Channel data input/output pin.
EMUC3	I/O	ST	ICD Quaternary Communication Channel clock input/output pin.
IC1, IC2, IC7, IC8	I	ST	Capture inputs 1, 2, 7 and 8.
INDX	I	ST	Quadrature Encoder Index Pulse input.
QEA	I	ST	Quadrature Encoder Phase A input in QE1 mode.
QEB	I	ST	Quadrature Encoder Phase A input in QE1 mode.
INT0	I	ST	External interrupt 0.
INT1	I	ST	External interrupt 1.
INT2	I	ST	External interrupt 2.
FLTA	I	ST	PWM Fault A input.
PWM1L	O	—	PWM 1 Low output.
PWM1H	O	—	PWM 1 High output.
PWM2L	O	—	PWM 2 Low output.
PWM2H	O	—	PWM 2 High output.
PWM3L	O	—	PWM 3 Low output.
PWM3H	O	—	PWM 3 High output.
MCLR	I/P	ST	Master Clear (Reset) input or programming voltage input. This pin is an active low Reset to the device.
OCFA	I	ST	Compare Fault A input (for Compare channels 1, 2, 3 and 4).
OC1-OC4	O	—	Compare outputs 1 through 4.

Legend: CMOS = CMOS compatible input or output      Analog = Analog input  
 ST = Schmitt Trigger input with CMOS levels      O = Output  
 I = Input      P = Power

# dsPIC30F4011/4012

TABLE 1-1: dsPIC30F4011 I/O PIN DESCRIPTIONS (CONTINUED)

Pin Name	Pin Type	Buffer Type	Description
OSC1 OSC2	I I/O	ST/CMOS —	Oscillator crystal input. ST buffer when configured in RC mode; CMOS otherwise. Oscillator crystal output. Connects to crystal or resonator in Crystal Oscillator mode. Optionally functions as CLKO in RC and EC modes.
PGD PGC	I/O I	ST ST	In-Circuit Serial Programming data input/output pin. In-Circuit Serial Programming clock input pin.
RB0-RB8	I/O	ST	PORTB is a bidirectional I/O port.
8RC13-RC15	8I/O	8ST	PORTC is a bidirectional I/O port.
RD0-RD3	I/O	ST	PORTD is a bidirectional I/O port.
RE0-RE5, RE8	I/O	ST	PORTE is a bidirectional I/O port.
RF0-RF6	I/O	ST	PORTF is a bidirectional I/O port.
SCK1 SDI1 SDO1 SS1	I/O I O I	ST ST — ST	Synchronous serial clock input/output for SPI™ 1. SPI 1 Data In. SPI 1 Data Out. SPI 1 Slave Synchronization.
SCL SDA	I/O I/O	ST ST	Synchronous serial clock input/output for I <sup>2</sup> C. Synchronous serial data input/output for I <sup>2</sup> C.
SOSCO SOSCI	O I	— ST/CMOS	32 kHz low power oscillator crystal output. 32 kHz low power oscillator crystal input. ST buffer when configured in RC mode; CMOS otherwise.
T1CK T2CK	I I	ST ST	Timer1 external clock input. Timer2 external clock input.
U1RX U1TX U1ARX U1ATX U2RX U2TX	I O I O I O	ST — ST — ST —	UART1 Receive. UART1 Transmit. UART1 Alternate Receive. UART1 Alternate Transmit. UART2 Receive. UART2 Transmit.
VDD	P	—	Positive supply for logic and I/O pins.
VSS	P	—	Ground reference for logic and I/O pins.
VREF+	I	Analog	Analog Voltage Reference (High) input.
VREF-	I	Analog	Analog Voltage Reference (Low) input.

Legend: CMOS = CMOS compatible input or output      Analog = Analog input  
 ST = Schmitt Trigger input with CMOS levels      O = Output  
 I = Input      P = Power

# dsPIC30F4011/4012

Table 1-2 provides a brief description of the device I/O pinout and the functions that are multiplexed to a port pin. Multiple functions may exist on one port pin. When multiplexing occurs, the peripheral module's functional requirements may force an override of the data direction of the port pin.

**TABLE 1-2: dsPIC30F4012 I/O PIN DESCRIPTIONS**

Pin Name	Pin Type	Buffer Type	Description
AN0-AN5	I	Analog	Analog input channels. AN0 and AN1 are also used for device programming data and clock inputs, respectively.
AVDD	P	P	Positive supply for analog module.
AVSS	P	P	Ground reference for analog module.
CLKI CLKO	I O	ST/CMOS —	External clock source input. Always associated with OSC1 pin function. Oscillator crystal output. Connects to crystal or resonator in Crystal Oscillator mode. Optionally functions as CLKO in RC and EC modes. Always associated with OSC2 pin function.
CN0-CN7	I	ST	Input change notification inputs. Can be software programmed for internal weak pull-ups on all inputs.
C1RX C1TX	I O	ST —	CAN1 bus receive pin. CAN1 bus transmit pin.
EMUD EMUC EMUD1 EMUC1 EMUD2 EMUC2 EMUD3 EMUC3	I/O I/O I/O I/O I/O I/O I/O I/O	ST ST ST ST ST ST ST ST	ICD Primary Communication Channel data input/output pin. ICD Primary Communication Channel clock input/output pin. ICD Secondary Communication Channel data input/output pin. ICD Secondary Communication Channel clock input/output pin. ICD Tertiary Communication Channel data input/output pin. ICD Tertiary Communication Channel clock input/output pin. ICD Quaternary Communication Channel data input/output pin. ICD Quaternary Communication Channel clock input/output pin.
IC1, IC2, IC7, IC8	I	ST	Capture inputs 1, 2, 7 and 8.
INDX QEA QEB	I I I	ST ST ST	Quadrature Encoder Index Pulse input. Quadrature Encoder Phase A input in QEI mode. Auxiliary Timer External Clock/Gate input in Timer mode. Quadrature Encoder Phase A input in QEI mode. Auxiliary Timer External Clock/Gate input in Timer mode.
INT0 INT1 INT2	I I I	ST ST ST	External interrupt 0. External interrupt 1. External interrupt 2.
FLTA PWM1L PWM1H PWM2L PWM2H PWM3L PWM3H	I O O O O O O	ST — — — — — —	PWM Fault A input. PWM 1 Low output. PWM 1 High output. PWM 2 Low output. PWM 2 High output. PWM 3 Low output. PWM 3 High output.
MCLR	I/P	ST	Master Clear (Reset) input or programming voltage input. This pin is an active low Reset to the device.
OCFA OC1, OC2	I O	ST —	Compare Fault A input (for Compare channels 1, 2, 3 and 4). Compare outputs 1 and 2.

Legend: CMOS = CMOS compatible input or output      Analog = Analog input  
 ST = Schmitt Trigger input with CMOS levels      O = Output  
 I = Input      P = Power

# dsPIC30F4011/4012

TABLE 1-2: dsPIC30F4012 I/O PIN DESCRIPTIONS (CONTINUED)

Pin Name	Pin Type	Buffer Type	Description
OSC1 OSC2	I I/O	ST/CMOS —	Oscillator crystal input. ST buffer when configured in RC mode; CMOS otherwise. Oscillator crystal output. Connects to crystal or resonator in Crystal Oscillator mode. Optionally functions as CLK0 in RC and EC modes.
PGD PGC	I/O I	ST ST	In-Circuit Serial Programming data input/output pin. In-Circuit Serial Programming clock input pin.
RB0-RB5	I/O	ST	PORTB is a bidirectional I/O port.
RC13-RC15	8I/O	8ST	PORTC is a bidirectional I/O port.
RD0-RD1	I/O	ST	PORTD is a bidirectional I/O port.
RE0-RE5, RE8	I/O	ST	PORTE is a bidirectional I/O port.
RF2-RF3	I/O	ST	PORTF is a bidirectional I/O port.
SCK1 SDI1 SDO1	I/O I O	ST ST —	Synchronous serial clock input/output for SPI1. SPI1 Data In. SPI1 Data Out.
SCL SDA	I/O I/O	ST ST	Synchronous serial clock input/output for I <sup>2</sup> C. Synchronous serial data input/output for I <sup>2</sup> C.
SOSCO SQSCI	O I	— ST/CMOS	32 kHz low power oscillator crystal output. 32 kHz low power oscillator crystal input. ST buffer when configured in RC mode; CMOS otherwise.
T1CK T2CK	I I	ST ST	Timer1 external clock input. Timer2 external clock input.
U1RX U1TX U1ARX U1ATX	I O I O	ST — ST —	UART1 Receive. UART1 Transmit. UART1 Alternate Receive. UART1 Alternate Transmit.
VDD	P	—	Positive supply for logic and I/O pins.
VSS	P	—	Ground reference for logic and I/O pins.
VREF+	I	Analog	Analog Voltage Reference (High) input.
VREF-	I	Analog	Analog Voltage Reference (Low) input.

Legend: CMOS = CMOS compatible input or output      Analog = Analog input  
 ST = Schmitt Trigger input with CMOS levels      O = Output  
 I = Input      P = Power

# dsPIC30F4011/4012

## 2.2 Programmer's Model

The programmer's model is shown in Figure 2-1 and consists of 16x16-bit working registers (W0 through W15), 2x40-bit accumulators (AccA and AccB), STATUS register (SR), Data Table Page register (TBLPAG), Program Space Visibility Page register (PSVPAG), DO and REPEAT registers (DOSTART, DOEND, DCOUNT and RCOUNT), and Program Counter (PC). The working registers can act as data, address or offset registers. All registers are memory mapped. W0 acts as the W register for file register addressing.

Some of these registers have a shadow register associated with each of them, as shown in Figure 2-1. The shadow register is used as a temporary holding register and can transfer its contents to or from its host register upon the occurrence of an event. None of the shadow registers are accessible directly. The following rules apply for transfer of registers into and out of shadows.

- PUSH.S and POP.S  
W0, W1, W2, W3, SR (DC, N, OV, Z and C bits only) are transferred.
- DO instruction  
DOSTART, DOEND, DCOUNT shadows are pushed on loop start, and popped on loop end.

When a byte operation is performed on a working register, only the Least Significant Byte of the target register is affected. However, a benefit of memory mapped working registers is that both the Least and Most Significant Bytes can be manipulated through byte wide data memory space accesses.

### 2.2.1 SOFTWARE STACK POINTER/ FRAME POINTER

The dsPIC® devices contain a software stack. W15 is the dedicated software stack pointer (SP), and will be automatically modified by exception processing and subroutine calls and returns. However, W15 can be referenced by any instruction in the same manner as all other W registers. This simplifies the reading, writing and manipulation of the stack pointer (e.g., creating stack frames).

**Note:** In order to protect against misaligned stack accesses, W15<0> is always clear.

W15 is initialized to 0x0800 during a Reset. The user may reprogram the SP during initialization to any location within data space.

W14 has been dedicated as a stack frame pointer as defined by the LNK and ULNK instructions. However, W14 can be referenced by any instruction in the same manner as all other W registers.

### 2.2.2 STATUS REGISTER

The dsPIC core has a 16-bit Status Register (SR), the LS Byte of which is referred to as the SR Low Byte (SRL) and the MS Byte as the SR High Byte (SRH). See Figure 2-1 for SR layout.

SRL contains all the MCU ALU operation status flags (including the Z bit), as well as the CPU Interrupt Priority Level status bits, IPL<2:0>, and the REPEAT active status bit, RA. During exception processing, SRL is concatenated with the MS Byte of the PC to form a complete word value which is then stacked.

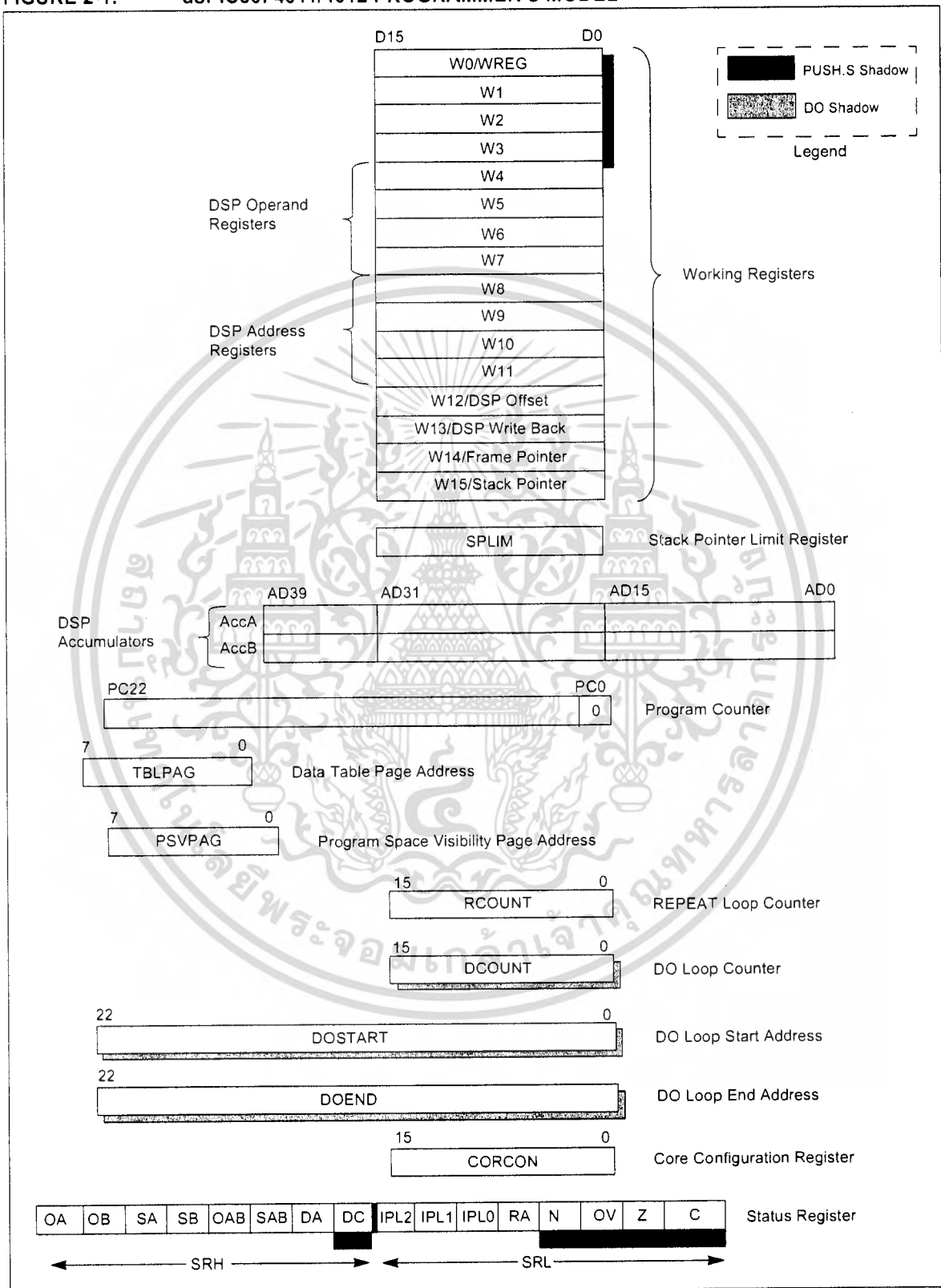
The upper byte of the SR register contains the DSP Adder/Subtractor status bits, the DO Loop Active bit (DA) and the Digit Carry (DC) status bit.

### 2.2.3 PROGRAM COUNTER

The Program Counter is 23 bits wide. Bit 0 is always clear. Therefore, the PC can address up to 4M instruction words.

# dsPIC30F4011/4012

FIGURE 2-1: dsPIC30F4011/4012 PROGRAMMER'S MODEL



## 5.0 INTERRUPTS

**Note:** This data sheet summarizes features of this group of dsPIC30F devices and is not intended to be a complete reference source. For more information on the CPU, peripherals, register descriptions and general device functionality, refer to the *dsPIC30F Family Reference Manual (DS70046)*. For more information on the device instruction set and programming, refer to the *dsPIC30F Programmer's Reference Manual (DS70030)*.

The dsPIC30F4011/4012 has 30 interrupt sources and 4 processor exceptions (traps), which must be arbitrated based on a priority scheme.

The CPU is responsible for reading the Interrupt Vector Table (IVT) and transferring the address contained in the interrupt vector to the program counter. The interrupt vector is transferred from the program data bus into the program counter, via a 24-bit wide multiplexer on the input of the program counter.

The Interrupt Vector Table (IVT) and Alternate Interrupt Vector Table (AIVT) are placed near the beginning of program memory (0x000004). The IVT and AIVT are shown in Figure 5-1.

The interrupt controller is responsible for pre-processing the interrupts and processor exceptions, prior to their being presented to the processor core. The peripheral interrupts and traps are enabled, prioritized and controlled using centralized special function registers:

- IFS0<15:0>, IFS1<15:0>, IFS2<15:0>  
All interrupt request flags are maintained in these three registers. The flags are set by their respective peripherals or external signals, and they are cleared via software.
- IEC0<15:0>, IEC1<15:0>, IEC2<15:0>  
All Interrupt Enable Control bits are maintained in these three registers. These control bits are used to individually enable interrupts from the peripherals or external signals.
- IPC0<15:0>... IPC11<7:0>  
The user assignable priority level associated with each of these interrupts is held centrally in these twelve registers.
- IPL<3:0> The current CPU priority level is explicitly stored in the IPL bits. IPL<3> is present in the CORCON register, whereas IPL<2:0> are present in the status register (SR) in the processor core.

- INTCON1<15:0>, INTCON2<15:0>

Global interrupt control functions are derived from these two registers. INTCON1 contains the control and status flags for the processor exceptions. The INTCON2 register controls the external interrupt request signal behavior and the use of the alternate vector table.

**Note:** Interrupt Flag bits get set when an interrupt condition occurs, regardless of the state of its corresponding Enable bit. User software should ensure the appropriate Interrupt Flag bits are clear prior to enabling an interrupt.

All interrupt sources can be user assigned to one of 7 priority levels, 1 through 7, via the IPCx registers. Each interrupt source is associated with an interrupt vector, as shown in Table 5-1. Levels 7 and 1 represent the highest and lowest maskable priorities, respectively.

**Note:** Assigning a priority level of 0 to an interrupt source is equivalent to disabling that interrupt.

If the NSTDIS bit (INTCON1<15>) is set, nesting of interrupts is prevented. Thus, if an interrupt is currently being serviced, processing of a new interrupt is prevented, even if the new interrupt is of higher priority than the one currently being serviced.

**Note:** The IPL bits become read-only whenever the NSTDIS bit has been set to '1'.

Certain interrupts have specialized control bits for features like edge or level triggered interrupts, interrupt-on-change, etc. Control of these features remains within the peripheral module which generates the interrupt.

The DISI instruction can be used to disable the processing of interrupts of priorities 6 and lower for a certain number of instructions, during which the DISI bit (INTCON2<14>) remains set.

When an interrupt is serviced, the PC is loaded with the address stored in the vector location in Program Memory that corresponds to the interrupt. There are 63 different vectors within the IVT (refer to Figure 5-2). These vectors are contained in locations 0x000004 through 0x0000FE of program memory (refer to Figure 5-2). These locations contain 24-bit addresses, and in order to preserve robustness, an address error trap will take place should the PC attempt to fetch any of these words during normal execution. This prevents execution of random data as a result of accidentally decrementing a PC into vector space, accidentally mapping a data space address into vector space, or the PC rolling over to 0x000000 after reaching the end of implemented program memory space. Execution of a GOTO instruction to this vector space will also generate an address error trap.

# dsPIC30F4011/4012

## 5.1 Interrupt Priority

The user assignable Interrupt Priority (IP<2:0>) bits for each individual interrupt source are located in the LS 3-bits of each nibble, within the IPCx register(s). Bit 3 of each nibble is not used and is read as a '0'. These bits define the priority level assigned to a particular interrupt by the user.

**Note:** The user selectable priority levels start at 0, as the lowest priority, and level 7, as the highest priority.

Since more than one interrupt request source may be assigned to a specific user specified priority level, a means is provided to assign priority within a given level. This method is called "Natural Order Priority".

Natural Order Priority is determined by the position of an interrupt in the vector table, and only affects interrupt operation when multiple interrupts with the same user-assigned priority become pending at the same time.

Table 5-1 lists the interrupt numbers and interrupt sources for the dsPIC devices and their associated vector numbers.

**Note 1:** The natural order priority scheme has 0 as the highest priority and 53 as the lowest priority.

**2:** The natural order priority number is the same as the INT number.

The ability for the user to assign every interrupt to one of seven priority levels implies that the user can assign a very high overall priority level to an interrupt with a low natural order priority. For example, the PLVD (Low Voltage Detect) can be given a priority of 7. The INT0 (external interrupt 0) may be assigned to priority level 1, thus giving it a very low effective priority.

**TABLE 5-1: INTERRUPT VECTOR TABLE**

INT Number	Vector Number	Interrupt Source
Highest Natural Order Priority		
0	8	INT0 - External Interrupt 0
1	9	IC1 - Input Capture 1
2	10	OC1 - Output Compare 1
3	11	T1 - Timer 1
4	12	IC2 - Input Capture 2
5	13	OC2 - Output Compare 2
6	14	T2 - Timer 2
7	15	T3 - Timer 3
8	16	SPI1
9	17	U1RX - UART1 Receiver
10	18	U1TX - UART1 Transmitter
11	19	ADC - ADC Convert Done
12	20	NVM - NVM Write Complete
13	21	SI2C - I <sup>2</sup> C Slave Interrupt
14	22	MI2C - I <sup>2</sup> C Master Interrupt
15	23	Input Change Interrupt
16	24	INT1 - External Interrupt 1
17	25	IC7 - Input Capture 7
18	26	IC8 - Input Capture 8
19	27	OC3 - Output Compare 3
20	28	OC4 - Output Compare 4
21	29	T4 - Timer 4
22	30	T5 - Timer 5
23	31	INT2 - External Interrupt 2
24	32	U2RX - UART2 Receiver
25	33	U2TX - UART2 Transmitter
26	34	Reserved
27	35	C1 - Combined IRQ for CAN1
28	36	Reserved
29	37	Reserved
30	38	Reserved
31	39	Reserved
32	40	Reserved
33	41	Reserved
34	42	Reserved
35	43	Reserved
36	44	Reserved
37	45	Reserved
38	46	Reserved
39	47	PWM - PWM Period Match
40	48	QE1 - QE1 Interrupt
41	49	Reserved
42	50	Reserved
43	51	FLTA - PWM Fault A
44	52	Reserved
45-53	53-61	Reserved
Lowest Natural Order Priority		

## 7.0 DATA EEPROM MEMORY

**Note:** This data sheet summarizes features of this group of dsPIC30F devices and is not intended to be a complete reference source. For more information on the CPU, peripherals, register descriptions and general device functionality, refer to the *dsPIC30F Family Reference Manual* (DS70046). For more information on the device instruction set and programming, refer to the *dsPIC30F Programmer's Reference Manual* (DS70030).

The Data EEPROM Memory is readable and writable during normal operation over the entire VDD range. The data EEPROM memory is directly mapped in the program memory address space.

The four SFRs used to read and write the program Flash memory are used to access data EEPROM memory, as well. As described in Section 4.0, these registers are:

- NVMCON
- NVMADR
- NVMADRU
- NVMKEY

The EEPROM data memory allows read and write of single words and 16-word blocks. When interfacing to data memory, NVMADR, in conjunction with the NVMADRU register, is used to address the EEPROM location being accessed. TBLRD and TBLWTL instructions are used to read and write data EEPROM. The dsPIC30F4011/4012 device has 1 Kbyte (512 words) of data EEPROM, with an address range from 0x7FFC00 to 0x7FFFFE.

A word write operation should be preceded by an erase of the corresponding memory location(s). The write typically requires 2 ms to complete, but the write time will vary with voltage and temperature.

A program or erase operation on the data EEPROM does not stop the instruction flow. The user is responsible for waiting for the appropriate duration of time before initiating another data EEPROM write/erase operation. Attempting to read the data EEPROM while a programming or erase operation is in progress results in unspecified data.

Control bit WR initiates write operations, similar to program Flash writes. This bit cannot be cleared, only set, in software. This bit is cleared in hardware at the completion of the write operation. The inability to clear the WR bit in software prevents the accidental or premature termination of a write operation.

The WREN bit, when set, will allow a write operation. On power-up, the WREN bit is clear. The WRERR bit is set when a write operation is interrupted by a MCLR Reset, or a WDT Time-out Reset, during normal operation. In these situations, following Reset, the user can check the WRERR bit and rewrite the location. The address register NVMADR remains unchanged.

**Note:** Interrupt flag bit NVMIF in the IFS0 register is set when write is complete. It must be cleared in software.

### 7.1 Reading the Data EEPROM

A TBLRD instruction reads a word at the current program word address. This example uses W0 as a pointer to data EEPROM. The result is placed in register W4, as shown in Example 7-1.

#### EXAMPLE 7-1: DATA EEPROM READ

```
MOV    #LOW_ADDR_WORD,W0    ; Init Pointer
MOV    #HIGH_ADDR_WORD,W1
MOV    W1,TBLPAG
TBLRD  [ W0 ], W4           ; read data EEPROM
```

## 8.0 I/O PORTS

**Note:** This data sheet summarizes features of this group of dsPIC30F devices and is not intended to be a complete reference source. For more information on the CPU, peripherals, register descriptions and general device functionality, refer to the *dsPIC30F Family Reference Manual* (DS70046).

All of the device pins (except VDD, VSS, MCLR and OSC1/CLKIN) are shared between the peripherals and the parallel I/O ports.

All I/O input ports feature Schmitt Trigger inputs for improved noise immunity.

### 8.1 Parallel I/O (PIO) Ports

When a peripheral is enabled and the peripheral is actively driving an associated pin, the use of the pin as a general purpose output pin is disabled. The I/O pin may be read, but the output driver for the Parallel Port bit will be disabled. If a peripheral is enabled, but the peripheral is not actively driving a pin, that pin may be driven by a port.

All port pins have three registers directly associated with the operation of the port pin. The data direction register (TRISx) determines whether the pin is an input or an output. If the Data Direction bit is a '1', then the pin is an input. All port pins are defined as inputs after a Reset. Reads from the latch (LATx), read the latch. Writes to the latch, write the latch (LATx). Reads from the port (PORTx), read the port pins, and writes to the port pins, write the latch (LATx).

Any bit and its associated data and control registers that are not valid for a particular device will be disabled. That means the corresponding LATx and TRISx registers and the port pin will read as zeros.

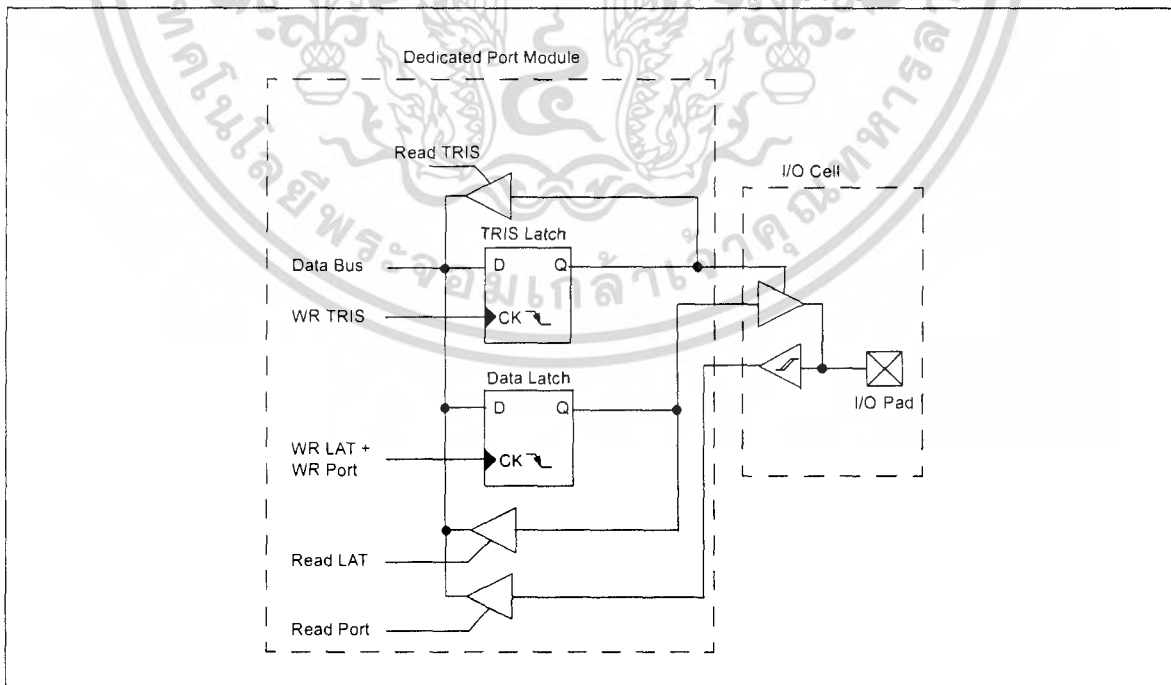
When a pin is shared with another peripheral or function that is defined as an input only, it is nevertheless regarded as a dedicated port because there is no other competing source of outputs. An example is the INT4 pin.

The format of the registers for PORTX are shown in Table 8-1.

The TRISX (Data Direction Control) register controls the direction of the pins. The LATX register supplies data to the outputs, and is readable/writable. Reading the PORTX register yields the state of the input pins, while writing the PORTX register modifies the contents of the LATX register.

A parallel I/O (PIO) port that shares a pin with a peripheral is, in general, subservient to the peripheral. The peripheral's output buffer data and control signals are provided to a pair of multiplexers. The multiplexers select whether the peripheral or the associated port has ownership of the output data and control signals of the I/O pad cell. Figure 8-2 shows how ports are shared with other peripherals, and the associated I/O cell (pad) to which they are connected. Table 8-1 and shows the formats of the registers for the shared ports, PORTB through PORTG.

FIGURE 8-1: BLOCK DIAGRAM OF A DEDICATED PORT STRUCTURE



## 9.0 TIMER1 MODULE

**Note:** This data sheet summarizes features of this group of dsPIC30F devices and is not intended to be a complete reference source. For more information on the CPU, peripherals, register descriptions and general device functionality, refer to the *dsPIC30F Family Reference Manual (DS70046)*.

This section describes the 16-bit General Purpose (GP) Timer1 module and associated operational modes. Figure 9-1 depicts the simplified block diagram of the 16-bit Timer1 Module.

**Note:** Timer1 is a 'Type A' timer. Please refer to the specifications for a Type A timer in Section 24.0 Electrical Characteristics of this document.

The following sections provide a detailed description, including setup and control registers along with associated block diagrams for the operational modes of the timers.

The Timer1 module is a 16-bit timer which can serve as the time counter for the real-time clock, or operate as a free running interval timer/counter. The 16-bit timer has the following modes:

- 16-bit Timer
- 16-bit Synchronous Counter
- 16-bit Asynchronous Counter

Further, the following operational characteristics are supported:

- Timer gate operation
- Selectable prescaler settings
- Timer operation during CPU Idle and Sleep modes
- Interrupt on 16-bit period register match or falling edge of external gate signal

These operating modes are determined by setting the appropriate bit(s) in the 16-bit SFR, T1CON. Figure 9-1 presents a block diagram of the 16-bit timer module.

**16-bit Timer Mode:** In the 16-bit Timer mode, the timer increments on every instruction cycle up to a match value, preloaded into the period register PR1, then resets to 0 and continues to count.

When the CPU goes into the Idle mode, the timer will stop incrementing, unless the TSIDL (T1CON<13>) bit = 0. If TSIDL = 1, the timer module logic will resume the incrementing sequence upon termination of the CPU Idle mode.

**16-bit Synchronous Counter Mode:** In the 16-bit Synchronous Counter mode, the timer increments on the rising edge of the applied external clock signal, which is synchronized with the internal phase clocks. The timer counts up to a match value preloaded in PR1, then resets to 0 and continues.

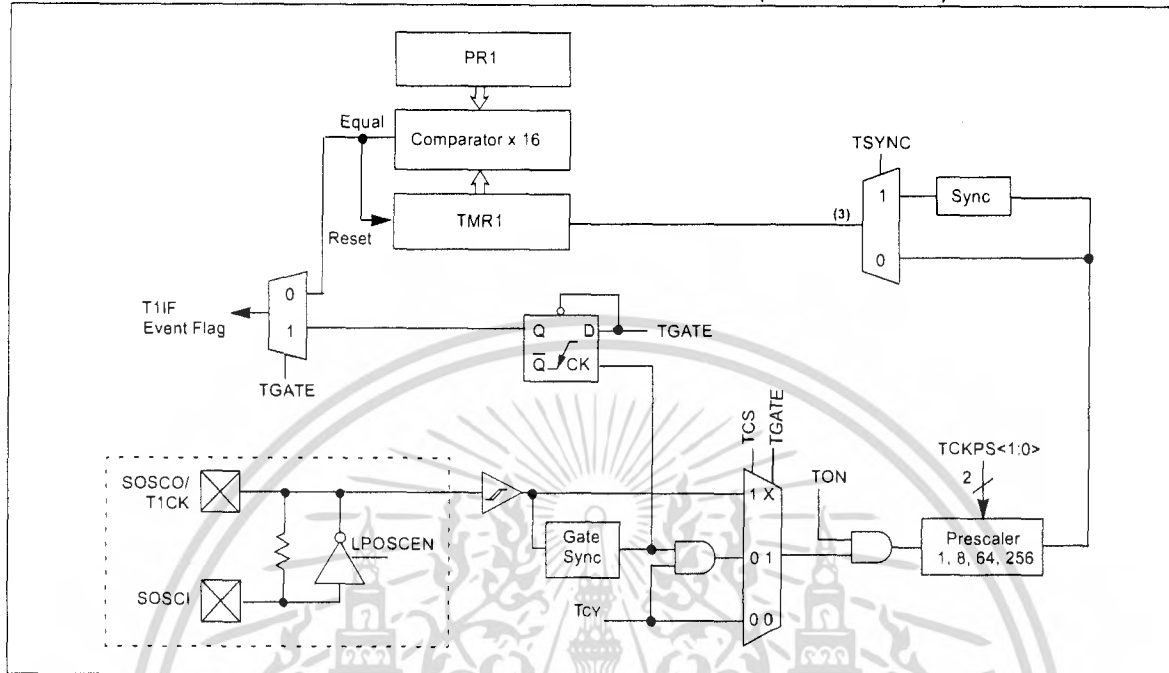
When the CPU goes into the Idle mode, the timer will stop incrementing, unless the respective TSIDL bit = 0. If TSIDL = 1, the timer module logic will resume the incrementing sequence upon termination of the CPU Idle mode.

**16-bit Asynchronous Counter Mode:** In the 16-bit Asynchronous Counter mode, the timer increments on every rising edge of the applied external clock signal. The timer counts up to a match value preloaded in PR1, then resets to 0 and continues.

When the timer is configured for the Asynchronous mode of operation and the CPU goes into the Idle mode, the timer will stop incrementing if TSIDL = 1.

# dsPIC30F4011/4012

FIGURE 9-1: 16-BIT TIMER1 MODULE BLOCK DIAGRAM (TYPE A TIMER)



## 9.1 Timer Gate Operation

The 16-bit timer can be placed in the Gated Time Accumulation mode. This mode allows the internal Tcy to increment the respective timer when the gate input signal (T1CK pin) is asserted high. Control bit TGATE (T1CON<6>) must be set to enable this mode. The timer must be enabled (TON = 1) and the timer clock source set to internal (TCS = 0).

When the CPU goes into the Idle mode, the timer will stop incrementing, unless TSIDL = 0. If TSIDL = 1, the timer will resume the incrementing sequence upon termination of the CPU Idle mode.

## 9.2 Timer Prescaler

The input clock (Fosc/4 or external clock) to the 16-bit Timer, has a prescale option of 1:1, 1:8, 1:64, and 1:256 selected by control bits TCKPS<1:0> (T1CON<5:4>). The prescaler counter is cleared when any of the following occurs:

- a write to the TMR1 register
- clearing of the TON bit (T1CON<15>)
- device Reset such as POR and BOR

However, if the timer is disabled (TON = 0), then the timer prescaler cannot be reset since the prescaler clock is halted.

TMR1 is not cleared when T1CON is written. It is cleared by writing to the TMR1 register.

## 9.3 Timer Operation During Sleep Mode

During CPU Sleep mode, the timer will operate if:

- The timer module is enabled (TON = 1) and
- The timer clock source is selected as external (TCS = 1) and
- The TSYNC bit (T1CON<2>) is asserted to a logic 0, which defines the external clock source as asynchronous

When all three conditions are true, the timer will continue to count up to the period register and be reset to 0x0000.

When a match between the timer and the period register occurs, an interrupt can be generated, if the respective Timer Interrupt Enable bit is asserted.

## 17.0 I<sup>2</sup>C™ MODULE

**Note:** This data sheet summarizes features of this group of dsPIC30F devices and is not intended to be a complete reference source. For more information on the CPU, peripherals, register descriptions and general device functionality, refer to the *dsPIC30F Family Reference Manual* (DS70046).

The Inter-Integrated Circuit (I<sup>2</sup>C) module provides complete hardware support for both Slave and Multi-Master modes of the I<sup>2</sup>C serial communication standard, with a 16-bit interface.

This module offers the following key features:

- I<sup>2</sup>C interface supporting both Master and Slave operation.
- I<sup>2</sup>C Slave mode supports 7 and 10-bit address.
- I<sup>2</sup>C Master mode supports 7 and 10-bit address.
- I<sup>2</sup>C port allows bi-directional transfers between master and slaves.
- Serial clock synchronization for I<sup>2</sup>C port can be used as a handshake mechanism to suspend and resume serial transfer (SCLREL control).
- I<sup>2</sup>C supports Multi-Master operation; detects bus collision and will arbitrate accordingly.

### 17.1 Operating Function Description

The hardware fully implements all the master and slave functions of the I<sup>2</sup>C Standard and Fast mode specifications, as well as 7 and 10-bit addressing.

Thus, the I<sup>2</sup>C module can operate either as a slave or a master on an I<sup>2</sup>C bus.

#### 17.1.1 VARIOUS I<sup>2</sup>C MODES

The following types of I<sup>2</sup>C operation are supported:

- I<sup>2</sup>C Slave operation with 7-bit address
- I<sup>2</sup>C Slave operation with 10-bit address
- I<sup>2</sup>C Master operation with 7 or 10-bit address

See the I<sup>2</sup>C programmer's model in Figure 17-1.

#### 17.1.2 PIN CONFIGURATION IN I<sup>2</sup>C MODE

I<sup>2</sup>C has a 2-pin interface; pin SCL is clock and pin SDA is data.

#### 17.1.3 I<sup>2</sup>C REGISTERS

I2CCON and I2CSTAT are control and status registers, respectively. The I2CCON register is readable and writable. The lower 6 bits of I2CSTAT are read only. The remaining bits of the I2CSTAT are read/write.

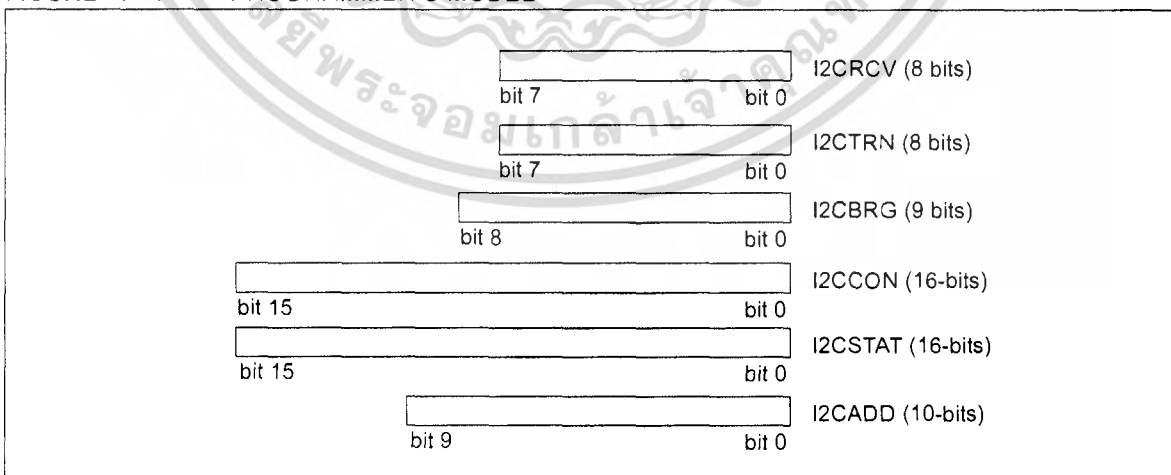
I2CRSR is the shift register used for shifting data, whereas I2CRCV is the buffer register to which data bytes are written, or from which data bytes are read. I2CRCV is the receive buffer, as shown in Figure 17-1. I2CTRN is the transmit register to which bytes are written during a transmit operation, as shown in Figure 17-2.

The I2CADD register holds the slave address. A status bit, ADD10, indicates 10-bit Address mode. The I2CBRG acts as the baud rate generator reload value.

In receive operations, I2CRSR and I2CRCV together form a double buffered receiver. When I2CRSR receives a complete byte, it is transferred to I2CRCV and an interrupt pulse is generated. During transmission, the I2CTRN is not double buffered.

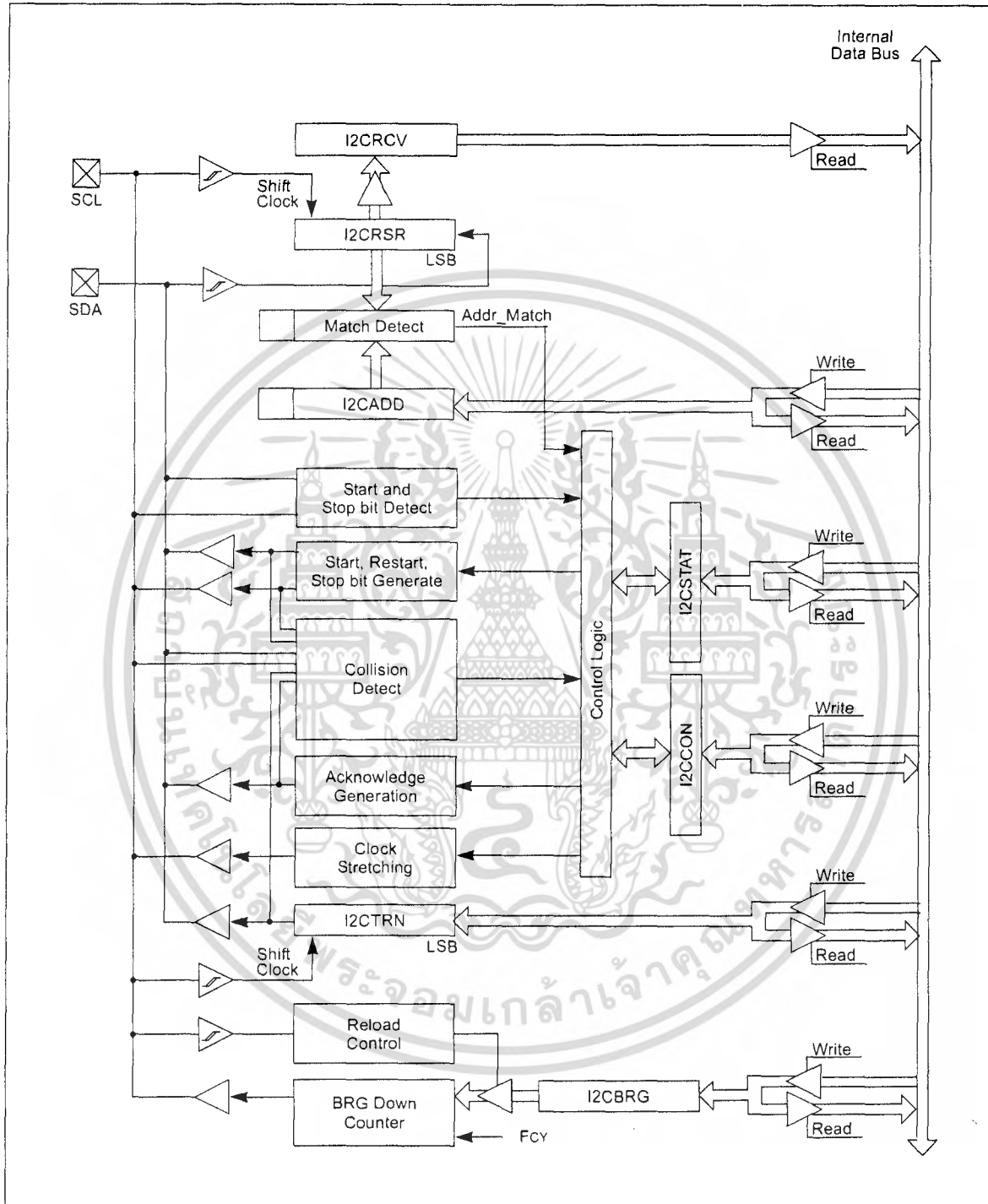
**Note:** Following a Restart condition in 10-bit mode, the user only needs to match the first 7-bit address.

FIGURE 17-1: PROGRAMMER'S MODEL



# dsPIC30F4011/4012

FIGURE 17-2: I<sup>2</sup>C BLOCK DIAGRAM



## 17.2 I<sup>2</sup>C Module Addresses

The I2CADD register contains the Slave mode addresses. The register is a 10-bit register.

If the A10M bit (I2CCON<10>) is '0', the address is interpreted by the module as a 7-bit address. When an address is received, it is compared to the 7 LS bits of the I2CADD register.

If the A10M bit is '1', the address is assumed to be a 10-bit address. When an address is received, it will be compared with the binary value '11110 A9 A8' (where A9 and A8 are two Most Significant bits of I2CADD). If that value matches, the next address will be compared with the Least Significant 8 bits of I2CADD, as specified in the 10-bit addressing protocol.

The 7-bit I<sup>2</sup>C Slave Addresses supported by the dsPIC30F are shown in Table 17-1.

TABLE 17-1: 7-BIT I<sup>2</sup>C SLAVE ADDRESSES

0x00	General call address or start byte
0x01-0x03	Reserved
0x04-0x77	Valid 7-bit addresses
0x78-0x7b	Valid 10-bit addresses (lower 7 bits)
0x7c-0x7f	Reserved

## 17.3 I<sup>2</sup>C 7-bit Slave Mode Operation

Once enabled (I2CEN = 1), the slave module will wait for a start bit to occur (i.e., the I<sup>2</sup>C module is 'Idle'). Following the detection of a start bit, 8 bits are shifted into I2CRSR and the address is compared against I2CADD. In 7-bit mode (A10M = 0), bits I2CADD<6:0> are compared against I2CRSR<7:1> and I2CRSR<0> is the R\_W bit. All incoming bits are sampled on the rising edge of SCL.

If an address match occurs, an acknowledgement will be sent, and the slave event interrupt flag (SI2CIF) is set on the falling edge of the ninth (ACK) bit. The address match does not affect the contents of the I2CRCV buffer or the RBF bit.

### 17.3.1 SLAVE TRANSMISSION

If the R\_W bit received is a '1', then the serial port will go into Transmit mode. It will send ACK on the ninth bit and then hold SCL to '0' until the CPU responds by writing to I2CTRN. SCL is released by setting the SCLREL bit, and 8 bits of data are shifted out. Data bits are shifted out on the falling edge of SCL, such that SDA is valid during SCL high (see timing diagram). The interrupt pulse is sent on the falling edge of the ninth clock pulse, regardless of the status of the ACK received from the master.

### 17.3.2 SLAVE RECEPTION

If the R\_W bit received is a '0' during an address match, then Receive mode is initiated. Incoming bits are sampled on the rising edge of SCL. After 8 bits are received, if I2CRCV is not full or I2COV is not set, I2CRSR is transferred to I2CRCV. ACK is sent on the ninth clock.

If the RBF flag is set, indicating that I2CRCV is still holding data from a previous operation (RBF = 1), then ACK is not sent; however, the interrupt pulse is generated. In the case of an overflow, the contents of the I2CRSR are not loaded into the I2CRCV.

**Note:** The I2CRCV will be loaded if the I2COV bit = 1 and the RBF flag = 0. In this case, a read of the I2CRCV was performed, but the user did not clear the state of the I2COV bit before the next receive occurred. The acknowledgement is not sent (ACK = 1) and the I2CRCV is updated.

## 17.4 I<sup>2</sup>C 10-bit Slave Mode Operation

In 10-bit mode, the basic receive and transmit operations are the same as in the 7-bit mode. However, the criteria for address match is more complex.

The I<sup>2</sup>C specification dictates that a slave must be addressed for a write operation, with two address bytes following a start bit.

The A10M bit is a control bit that signifies that the address in I2CADD is a 10-bit address rather than a 7-bit address. The address detection protocol for the first byte of a message address is identical for 7-bit and 10-bit messages, but the bits being compared are different.

I2CADD holds the entire 10-bit address. Upon receiving an address following a start bit, I2CRSR <7:3> is compared against a literal '11110' (the default 10-bit address) and I2CRSR<2:1> are compared against I2CADD<9:8>. If a match occurs and if R\_W = 0, the interrupt pulse is sent. The ADD10 bit will be cleared to indicate a partial address match. If a match fails or R\_W = 1, the ADD10 bit is cleared and the module returns to the Idle state.

The low byte of the address is then received and compared with I2CADD<7:0>. If an address match occurs, the interrupt pulse is generated and the ADD10 bit is set, indicating a complete 10-bit address match. If an address match did not occur, the ADD10 bit is cleared and the module returns to the Idle state.

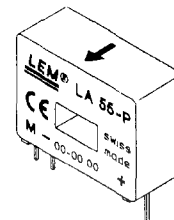
### 17.4.1 10-BIT MODE SLAVE TRANSMISSION

Once a slave is addressed in this fashion, with the full 10-bit address (we will refer to this state as "PRIOR\_ADDR\_MATCH"), the master can begin sending data bytes for a slave reception operation.

## Current Transducer LA 55-P

$$I_{PN} = 50 \text{ A}$$

For the electronic measurement of currents : DC, AC, pulsed..., with a galvanic isolation between the primary circuit (high power) and the secondary circuit (electronic circuit).



### Electrical data

$I_{PN}$	Primary nominal r.m.s. current	50	A				
$I_p$	Primary current, measuring range	0 .. $\pm 70$	A				
$R_M$	Measuring resistance @	$T_A = 70^\circ\text{C}$		$T_A = 85^\circ\text{C}$			
			$R_{Mmin}$	$R_{Mmax}$	$R_{Mmin}$	$R_{Mmax}$	
		with $\pm 12 \text{ V}$	@ $\pm 50 \text{ A}_{max}$	10	100	60	95 $\Omega$
			@ $\pm 70 \text{ A}_{max}$	10	50	60 <sup>1)</sup>	60 <sup>1)</sup> $\Omega$
		with $\pm 15 \text{ V}$	@ $\pm 50 \text{ A}_{max}$	50	160	135	155 $\Omega$
			@ $\pm 70 \text{ A}_{max}$	50	90	135 <sup>2)</sup>	135 <sup>2)</sup> $\Omega$
$I_{SN}$	Secondary nominal r.m.s. current	50	mA				
$K_N$	Conversion ratio	1 : 1000					
$V_C$	Supply voltage ( $\pm 5\%$ )	$\pm 12 \dots 15$	V				
$I_C$	Current consumption	10 (@ $\pm 15 \text{ V}$ ) + $I_s$	mA				
$V_d$	R.m.s. voltage for AC isolation test, 50 Hz, 1 mn	2.5	kV				

### Features

- Closed loop (compensated) current transducer using the Hall effect
- Printed circuit board mounting
- Insulated plastic case recognized according to UL 94-V0.

### Advantages

- Excellent accuracy
- Very good linearity
- Low temperature drift
- Optimized response time
- Wide frequency bandwidth
- No insertion losses
- High immunity to external interference
- Current overload capability.

### Accuracy - Dynamic performance data

$X$	Accuracy @ $I_{PN}$ , $T_A = 25^\circ\text{C}$	@ $\pm 15 \text{ V} (\pm 5\%)$	$\pm 0.65$	%
		@ $\pm 12 \dots 15 \text{ V} (\pm 5\%)$	$\pm 0.90$	%
$\epsilon_L$	Linearity		< 0.15	%
$I_O$	Offset current @ $I_p = 0$ , $T_A = 25^\circ\text{C}$	Typ	$\pm 0.2$	mA
		Max	$\pm 0.3$	mA
$I_{OM}$	Residual current <sup>3)</sup> @ $I_p = 0$ , after an overload of $3 \times I_{PN}$		$\pm 0.1$	mA
$I_{OT}$	Thermal drift of $I_O$	0°C .. +70°C	$\pm 0.1$	$\pm 0.5$ mA
		-25°C .. +85°C	$\pm 0.1$	$\pm 0.6$ mA
$t_{ra}$	Reaction time @ 10 % of $I_{pmax}$		< 500	ns
$t_r$	Response time @ 90 % of $I_{pmax}$		< 1	$\mu\text{s}$
$di/dt$	$di/dt$ accurately followed		> 200	A/ $\mu\text{s}$
$f$	Frequency bandwidth (-1 dB)		DC .. 200	kHz

### Applications

- AC variable speed drives and servo motor drives
- Static converters for DC motor drives
- Battery supplied applications
- Uninterruptible Power Supplies (UPS)
- Switched Mode Power Supplies (SMPS)
- Power supplies for welding applications.

### General data

$T_A$	Ambient operating temperature	-25 .. +85	$^\circ\text{C}$
$T_S$	Ambient storage temperature	-40 .. +90	$^\circ\text{C}$
$R_S$	Secondary coil resistance @	$T_A = 70^\circ\text{C}$	80 $\Omega$
		$T_A = 85^\circ\text{C}$	85 $\Omega$
$m$	Mass	18	g
	Standards <sup>4)</sup>	EN 50178	

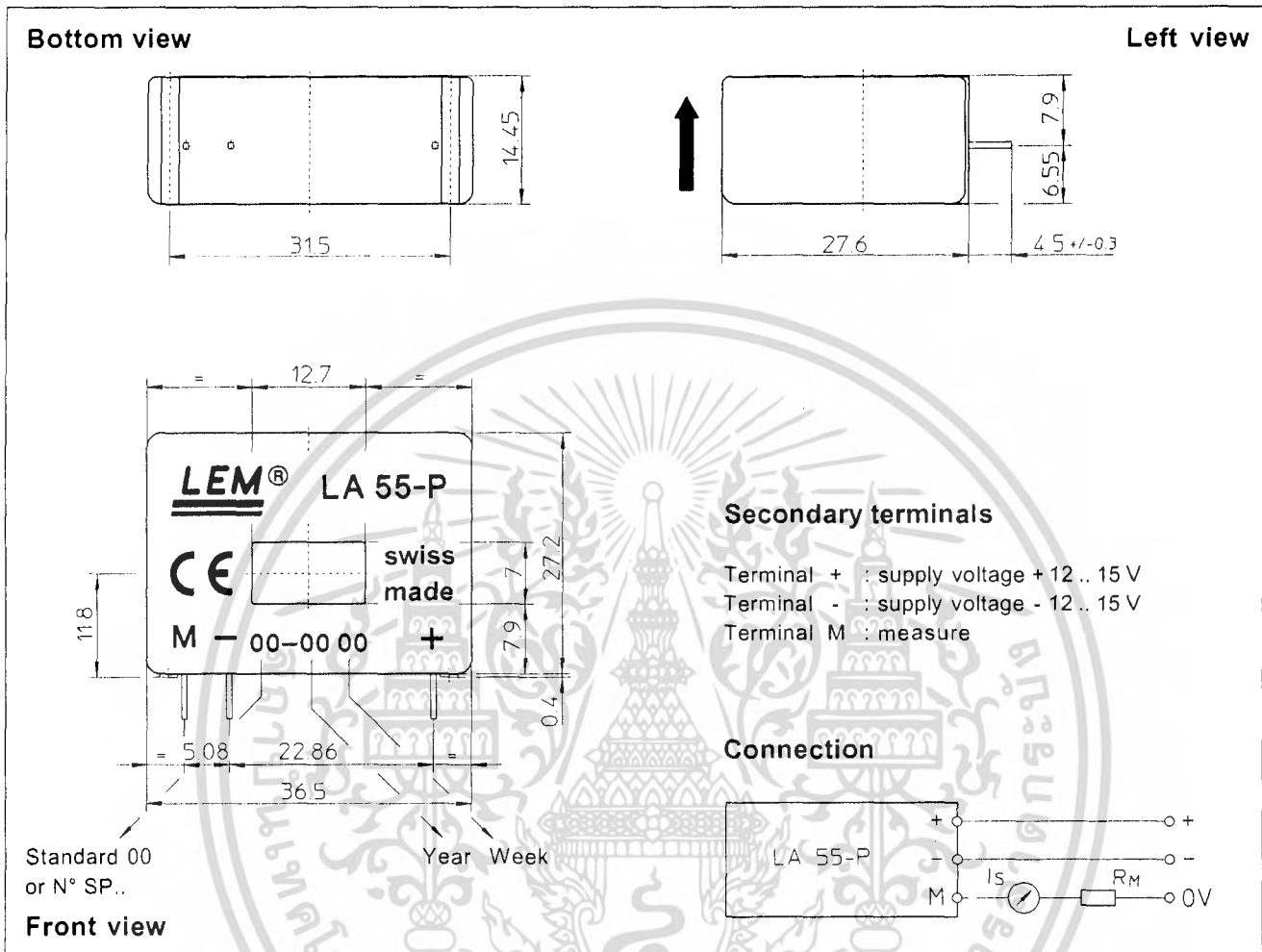
- Notes :  
<sup>1)</sup> Measuring range limited to  $\pm 60 \text{ A}_{max}$   
<sup>2)</sup> Measuring range limited to  $\pm 55 \text{ A}_{max}$   
<sup>3)</sup> Result of the coercive field of the magnetic circuit  
<sup>4)</sup> A list of corresponding tests is available

980706/8

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

LEM Components ที่จำหน่ายทั้งหมดมีให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## Dimensions LA 55-P (in mm. 1 mm = 0.0394 inch)



### Mechanical characteristics

- General tolerance  $\pm 0.2$  mm
  - Primary through-hole  $12.7 \times 7$  mm
  - Fastening & connection of secondary 3 pins  
0.63 x 0.56 mm
- Recommended PCB hole 0.9 mm

### Remarks

- $I_s$  is positive when  $I_p$  flows in the direction of the arrow.
- Temperature of the primary conductor should not exceed 90°C.
- Dynamic performances (di/dt and response time) are best with a single bar completely filling the primary hole.
- In order to achieve the best magnetic coupling, the primary windings have to be wound over the top edge of the device.
- This is a standard model. For different versions (supply voltages, turns ratios, unidirectional measurements...), please contact us.

LEM reserves the right to carry out modifications on its transducers, in order to improve them, without previous notice.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# DATA SHEET



## PCF8591 8-bit A/D and D/A converter

Product specification  
Supersedes data of 1997 Apr 02  
File under Integrated Circuits, IC12

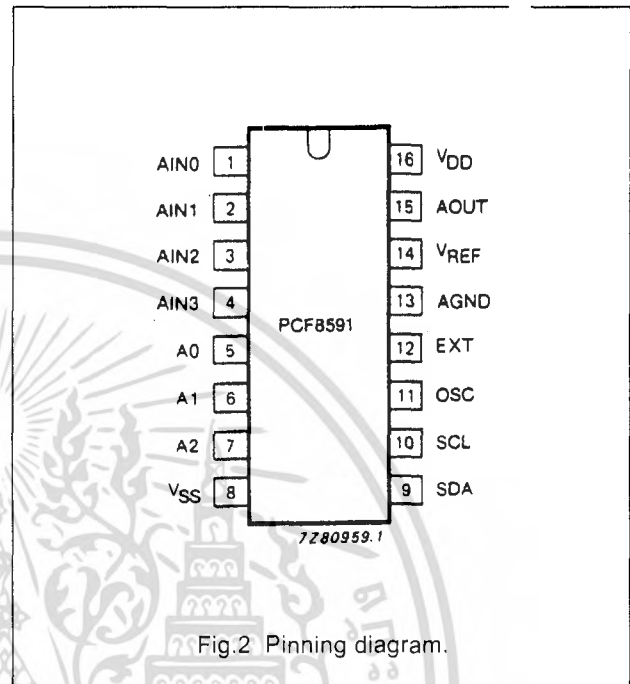
1998 Jul 02

## 8-bit A/D and D/A converter

PCF8591

## 6 PINNING

SYMBOL	PIN	DESCRIPTION
AIN0	1	analog inputs (A/D converter)
AIN1	2	
AIN2	3	
AIN3	4	
A0	5	hardware address
A1	6	
A2	7	
V <sub>SS</sub>	8	negative supply voltage
SDA	9	I <sup>2</sup> C-bus data input/output
SCL	10	I <sup>2</sup> C-bus clock input
OSC	11	oscillator input/output
EXT	12	external/internal switch for oscillator input
AGND	13	analog ground
V <sub>REF</sub>	14	voltage reference input
AOUT	15	analog output (D/A converter)
V <sub>DD</sub>	16	positive supply voltage



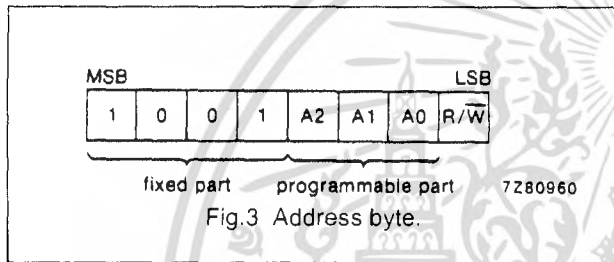
8-bit A/D and D/A converter

PCF8591

7 FUNCTIONAL DESCRIPTION

7.1 Addressing

Each PCF8591 device in an I<sup>2</sup>C-bus system is activated by sending a valid address to the device. The address consists of a fixed part and a programmable part. The programmable part must be set according to the address pins A0, A1 and A2. The address always has to be sent as the first byte after the start condition in the I<sup>2</sup>C-bus protocol. The last bit of the address byte is the read/write-bit which sets the direction of the following data transfer (see Figs 3, 15 and 16).



7.2 Control byte

The second byte sent to a PCF8591 device will be stored in its control register and is required to control the device function.

The upper nibble of the control register is used for enabling the analog output, and for programming the analog inputs as single-ended or differential inputs. The lower nibble selects one of the analog input channels defined by the upper nibble (see Fig.4). If the auto-increment flag is set the channel number is incremented automatically after each A/D conversion.

If the auto-increment mode is desired in applications where the internal oscillator is used, the analog output enable flag in the control byte (bit 6) should be set. This allows the internal oscillator to run continuously, thereby preventing conversion errors resulting from oscillator start-up delay. The analog output enable flag may be reset at other times to reduce quiescent power consumption.

The selection of a non-existing input channel results in the highest available channel number being allocated. Therefore, if the auto-increment flag is set, the next selected channel will be always channel 0. The most significant bits of both nibbles are reserved for future functions and have to be set to 0. After a Power-on reset condition all bits of the control register are reset to 0. The D/A converter and the oscillator are disabled for power saving. The analog output is switched to a high-impedance state.

8-bit A/D and D/A converter

PCF8591

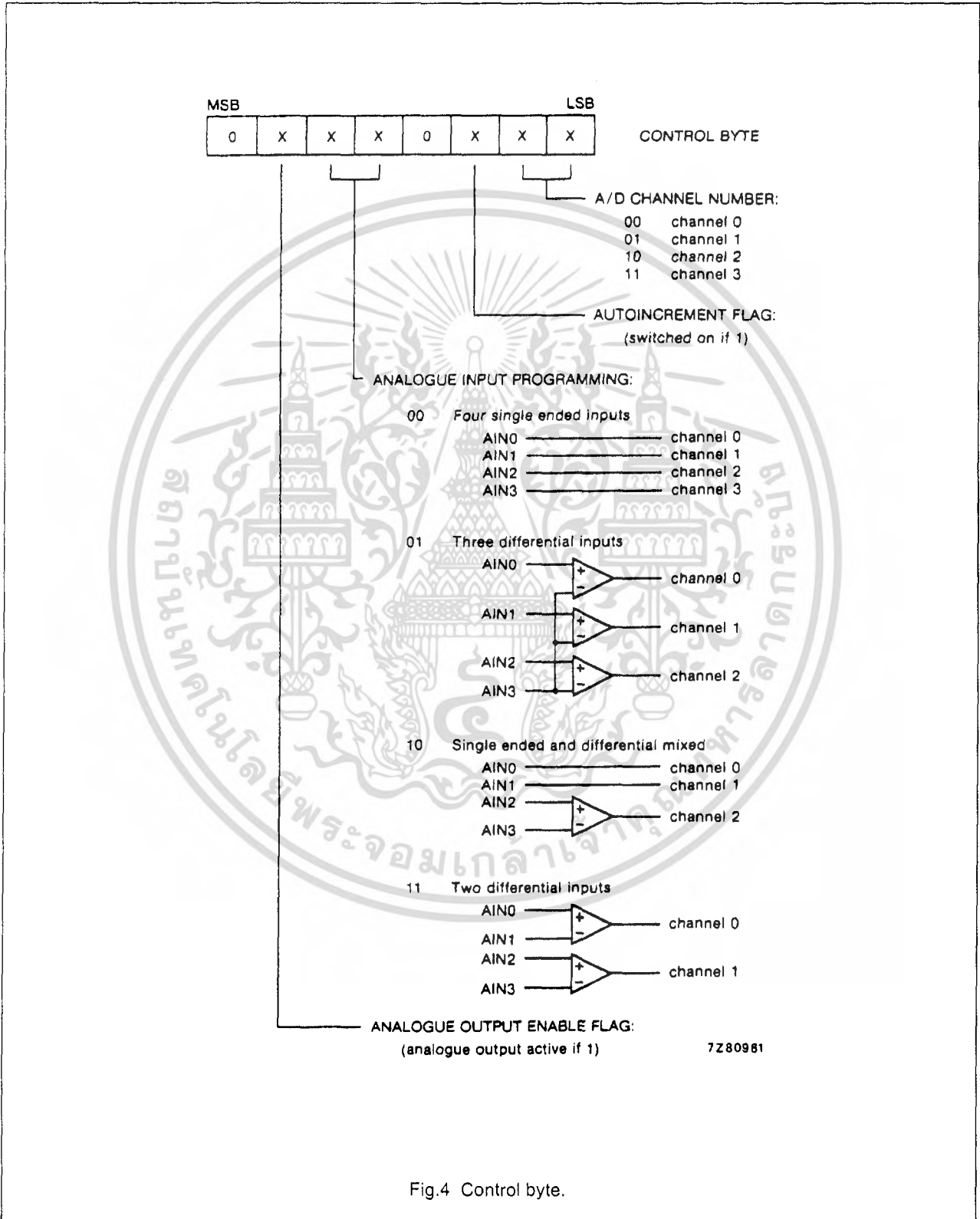


Fig.4 Control byte.

8-bit A/D and D/A converter

PCF8591

8 CHARACTERISTICS OF THE I<sup>2</sup>C-BUS

The I<sup>2</sup>C-bus is for bidirectional, two-line communication between different ICs or modules. The two lines are a serial data line (SDA) and a serial clock line (SCL). Both lines must be connected to a positive supply via a pull-up resistor. Data transfer may be initiated only when the bus is not busy.

8.1 Bit transfer

One data bit is transferred during each clock pulse. The data on the SDA line must remain stable during the HIGH period of the clock pulse as changes in the data line at this time will be interpreted as a control signal.

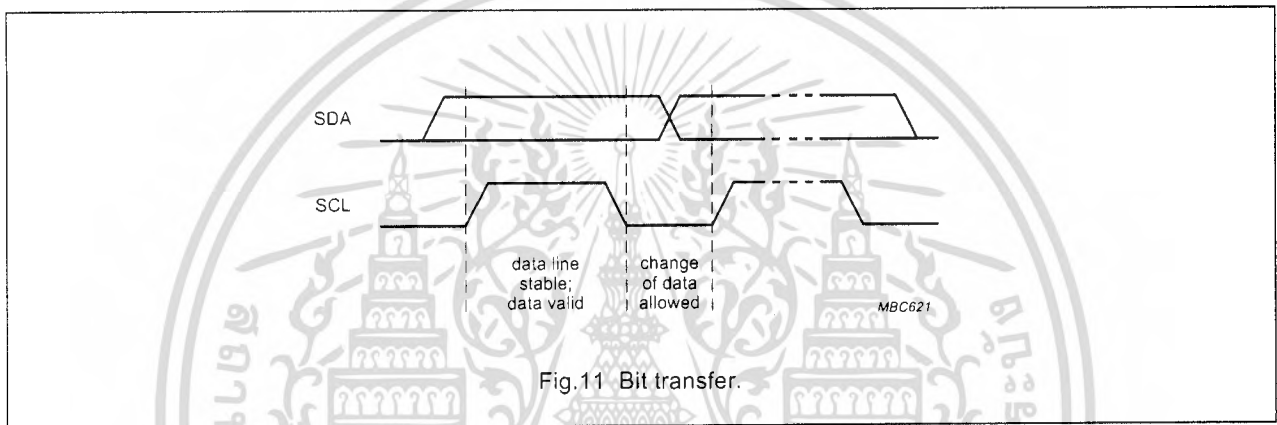


Fig.11 Bit transfer.

8.2 Start and stop conditions

Both data and clock lines remain HIGH when the bus is not busy. A HIGH-to-LOW transition of the data line, while the clock is HIGH, is defined as the start condition (S). A LOW-to-HIGH transition of the data line while the clock is HIGH, is defined as the stop condition (P).

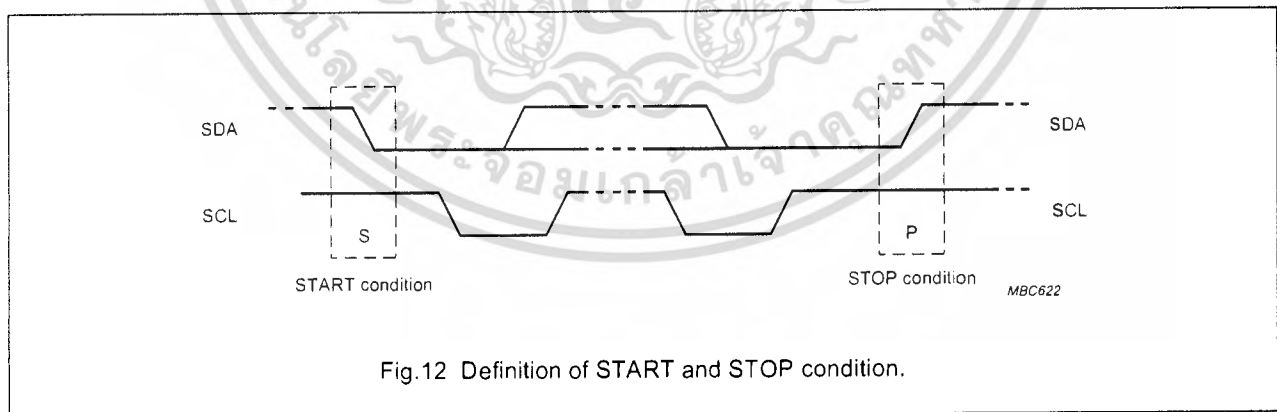


Fig.12 Definition of START and STOP condition.

**IR2110(S)/IR2113(S) & (PbF)**

**HIGH AND LOW SIDE DRIVER**

**Features**

- Floating channel designed for bootstrap operation  
Fully operational to +500V or +600V  
Tolerant to negative transient voltage  
dV/dt immune
- Gate drive supply range from 10 to 20V
- Undervoltage lockout for both channels
- 3.3V logic compatible  
Separate logic supply range from 3.3V to 20V  
Logic and power ground  $\pm 5V$  offset
- CMOS Schmitt-triggered inputs with pull-down
- Cycle by cycle edge-triggered shutdown logic
- Matched propagation delay for both channels
- Outputs in phase with inputs
- Also available LEAD-FREE

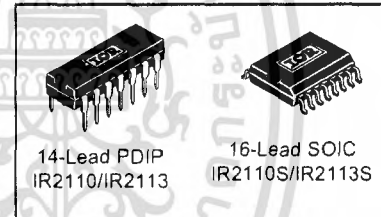
**Product Summary**

$V_{OFFSET}$ (IR2110)	500V max.
(IR2113)	600V max.
$I_{O+/-}$	2A / 2A
$V_{OUT}$	10 - 20V
$t_{on/off}$ (typ.)	120 & 94 ns
Delay Matching (IR2110)	10 ns max.
(IR2113)	20ns max.

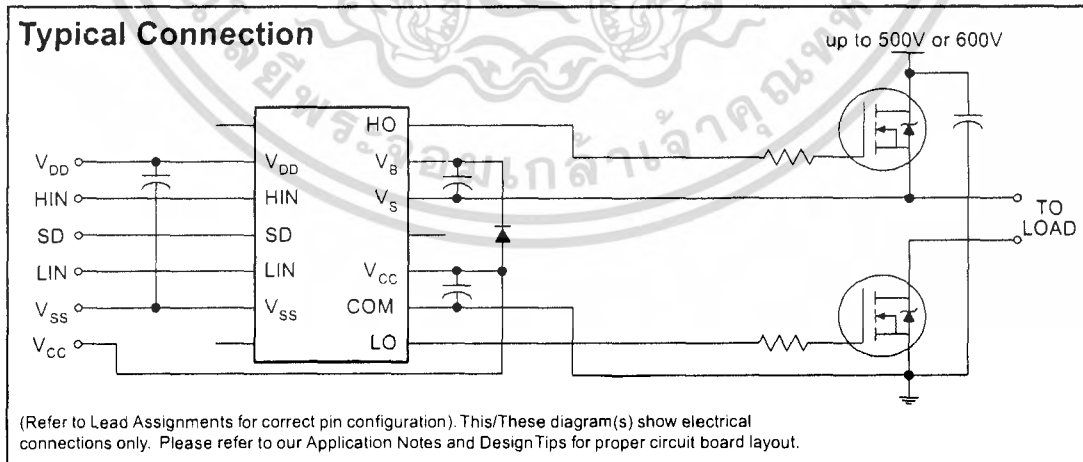
**Description**

The IR2110/IR2113 are high voltage, high speed power MOSFET and IGBT drivers with independent high and low side referenced output channels. Proprietary HVIC and latch immune CMOS technologies enable ruggedized monolithic construction. Logic inputs are compatible with standard CMOS or LSTTL output, down to 3.3V logic. The output drivers feature a high pulse current buffer stage designed for minimum driver cross-conduction. Propagation delays are matched to simplify use in high frequency applications. The floating channel can be used to drive an N-channel power MOSFET or IGBT in the high side configuration which operates up to 500 or 600 volts.

**Packages**



**Typical Connection**



# IR2110(S)/IR2113(S) & (PbF)

International  
IR Rectifier

## Absolute Maximum Ratings

Absolute maximum ratings indicate sustained limits beyond which damage to the device may occur. All voltage parameters are absolute voltages referenced to COM. The thermal resistance and power dissipation ratings are measured under board mounted and still air conditions. Additional information is shown in Figures 28 through 35.

Symbol	Definition	Min.	Max.	Units	
V <sub>B</sub>	High side floating supply voltage (IR2110)	-0.3	525	V	
	(IR2113)	-0.3	625		
V <sub>S</sub>	High side floating supply offset voltage	V <sub>B</sub> - 25	V <sub>B</sub> + 0.3		
V <sub>HO</sub>	High side floating output voltage	V <sub>S</sub> - 0.3	V <sub>B</sub> + 0.3		
V <sub>CC</sub>	Low side fixed supply voltage	-0.3	25		
V <sub>LO</sub>	Low side output voltage	-0.3	V <sub>CC</sub> + 0.3		
V <sub>DD</sub>	Logic supply voltage	-0.3	V <sub>SS</sub> + 25		
V <sub>SS</sub>	Logic supply offset voltage	V <sub>CC</sub> - 25	V <sub>CC</sub> + 0.3		
V <sub>IN</sub>	Logic input voltage (HIN, LIN & SD)	V <sub>SS</sub> - 0.3	V <sub>DD</sub> + 0.3		
dV <sub>S</sub> /dt	Allowable offset supply voltage transient (figure 2)	—	50	V/ns	
P <sub>D</sub>	Package power dissipation @ T <sub>A</sub> ≤ +25°C	(14 lead DIP)	—	1.6	W
		(16 lead SOIC)	—	1.25	
R <sub>THJA</sub>	Thermal resistance, junction to ambient	(14 lead DIP)	—	75	°C/W
		(16 lead SOIC)	—	100	
T <sub>J</sub>	Junction temperature	—	150	°C	
T <sub>S</sub>	Storage temperature	-55	150		
T <sub>L</sub>	Lead temperature (soldering, 10 seconds)	—	300		

## Recommended Operating Conditions

The input/output logic timing diagram is shown in figure 1. For proper operation the device should be used within the recommended conditions. The V<sub>S</sub> and V<sub>SS</sub> offset ratings are tested with all supplies biased at 15V differential. Typical ratings at other bias conditions are shown in figures 36 and 37.

Symbol	Definition	Min.	Max.	Units
V <sub>B</sub>	High side floating supply absolute voltage	V <sub>S</sub> + 10	V <sub>S</sub> + 20	V
V <sub>S</sub>	High side floating supply offset voltage (IR2110)	Note 1	500	
	(IR2113)	Note 1	600	
V <sub>HO</sub>	High side floating output voltage	V <sub>S</sub>	V <sub>B</sub>	
V <sub>CC</sub>	Low side fixed supply voltage	10	20	
V <sub>LO</sub>	Low side output voltage	0	V <sub>CC</sub>	
V <sub>DD</sub>	Logic supply voltage	V <sub>SS</sub> + 3	V <sub>SS</sub> + 20	
V <sub>SS</sub>	Logic supply offset voltage	-5 (Note 2)	5	
V <sub>IN</sub>	Logic input voltage (HIN, LIN & SD)	V <sub>SS</sub>	V <sub>DD</sub>	
T <sub>A</sub>	Ambient temperature	-40	125	°C

Note 1: Logic operational for V<sub>S</sub> of -4 to +500V. Logic state held for V<sub>S</sub> of -4V to -V<sub>BS</sub>. (Please refer to the Design Tip DT97-3 for more details).

Note 2: When V<sub>DD</sub> < 5V, the minimum V<sub>SS</sub> offset is limited to -V<sub>DD</sub>.

### Dynamic Electrical Characteristics

$V_{BIAS}$  ( $V_{CC}$ ,  $V_{BS}$ ,  $V_{DD}$ ) = 15V,  $C_L$  = 1000 pF,  $T_A$  = 25°C and  $V_{SS}$  = COM unless otherwise specified. The dynamic electrical characteristics are measured using the test circuit shown in Figure 3.

Symbol	Definition	Figure	Min.	Typ.	Max.	Units	Test Conditions
$t_{on}$	Turn-on propagation delay	7	—	120	150	ns	$V_S = 0V$
$t_{off}$	Turn-off propagation delay	8	—	94	125		$V_S = 500V/600V$
$t_{sd}$	Shutdown propagation delay	9	—	110	140		$V_S = 500V/600V$
$t_r$	Turn-on rise time	10	—	25	35		
$t_f$	Turn-off fall time	11	—	17	25		
MT	Delay matching, HS & LS turn-on/off	(IR2110) (IR2113)	—	—	—		10 20

### Static Electrical Characteristics

$V_{BIAS}$  ( $V_{CC}$ ,  $V_{BS}$ ,  $V_{DD}$ ) = 15V,  $T_A$  = 25°C and  $V_{SS}$  = COM unless otherwise specified. The  $V_{IN}$ ,  $V_{TH}$  and  $I_{IN}$  parameters are referenced to  $V_{SS}$  and are applicable to all three logic input leads: HIN, LIN and SD. The  $V_O$  and  $I_O$  parameters are referenced to COM and are applicable to the respective output leads: HO or LO.

Symbol	Definition	Figure	Min.	Typ.	Max.	Units	Test Conditions
$V_{IH}$	Logic "1" input voltage	12	9.5	—	—	V	
$V_{IL}$	Logic "0" input voltage	13	—	—	6.0		
$V_{OH}$	High level output voltage, $V_{BIAS} - V_O$	14	—	—	1.2		$I_O = 0A$
$V_{OL}$	Low level output voltage, $V_O$	15	—	—	0.1		$I_O = 0A$
$I_{LK}$	Offset supply leakage current	16	—	—	50	$\mu A$	$V_B = V_S = 500V/600V$
$I_{QBS}$	Quiescent $V_{BS}$ supply current	17	—	125	230		$V_{IN} = 0V$ or $V_{DD}$
$I_{QCC}$	Quiescent $V_{CC}$ supply current	18	—	180	340		$V_{IN} = 0V$ or $V_{DD}$
$I_{QDD}$	Quiescent $V_{DD}$ supply current	19	—	15	30		$V_{IN} = 0V$ or $V_{DD}$
$I_{IN+}$	Logic "1" input bias current	20	—	20	40		$V_{IN} = V_{DD}$
$I_{IN-}$	Logic "0" input bias current	21	—	—	1.0		$V_{IN} = 0V$
$V_{BSUV+}$	$V_{BS}$ supply undervoltage positive going threshold	22	7.5	8.6	9.7	V	
$V_{BSUV-}$	$V_{BS}$ supply undervoltage negative going threshold	23	7.0	8.2	9.4		
$V_{CCUV+}$	$V_{CC}$ supply undervoltage positive going threshold	24	7.4	8.5	9.6		
$V_{CCUV-}$	$V_{CC}$ supply undervoltage negative going threshold	25	7.0	8.2	9.4		
$I_{O+}$	Output high short circuit pulsed current	26	2.0	2.5	—	A	$V_O = 0V$ , $V_{IN} = V_{DD}$ $PW \leq 10 \mu s$
$I_{O-}$	Output low short circuit pulsed current	27	2.0	2.5	—		$V_O = 15V$ , $V_{IN} = 0V$ $PW \leq 10 \mu s$

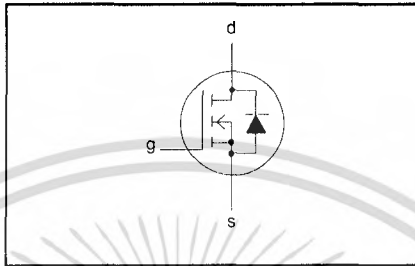
**PowerMOS transistors  
Avalanche energy rated**

**IRFP460**

**FEATURES**

- Repetitive Avalanche Rated
- Fast switching
- Stable off-state characteristics
- High thermal cycling performance
- Low thermal resistance

**SYMBOL**



**QUICK REFERENCE DATA**

$V_{DSS} = 500\text{ V}$
$I_D = 20\text{ A}$
$R_{DS(ON)} \leq 0.27\ \Omega$

**GENERAL DESCRIPTION**

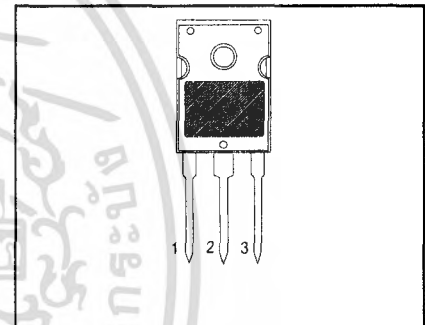
N-channel, enhancement mode field-effect power transistor, intended for use in off-line switched mode power supplies, T.V. and computer monitor power supplies, d.c. to d.c. converters, motor control circuits and general purpose switching applications.

The IRFP460 is supplied in the SOT429 (TO247) conventional leaded package.

**PINNING**

PIN	DESCRIPTION
1	gate
2	drain
3	source
tab	drain

**SOT429 (TO247)**



**LIMITING VALUES**

Limiting values in accordance with the Absolute Maximum System (IEC 134)

SYMBOL	PARAMETER	CONDITIONS	MIN.	MAX.	UNIT
$V_{DSS}$	Drain-source voltage	$T_J = 25\text{ }^\circ\text{C}$ to $150\text{ }^\circ\text{C}$	-	500	V
$V_{DGR}$	Drain-gate voltage	$T_J = 25\text{ }^\circ\text{C}$ to $150\text{ }^\circ\text{C}$ ; $R_{GS} = 20\text{ k}\Omega$	-	500	V
$V_{GS}$	Gate-source voltage		-	$\pm 30$	V
$I_D$	Continuous drain current	$T_{mb} = 25\text{ }^\circ\text{C}$ ; $V_{GS} = 10\text{ V}$	-	20	A
$I_{DM}$	Pulsed drain current	$T_{mb} = 100\text{ }^\circ\text{C}$ ; $V_{GS} = 10\text{ V}$	-	12.4	A
$P_D$	Total dissipation	$T_{mb} = 25\text{ }^\circ\text{C}$	-	80	A
$T_J, T_{stg}$	Operating junction and storage temperature range	$T_{mb} = 25\text{ }^\circ\text{C}$	-55	150	$^\circ\text{C}$

**AVALANCHE ENERGY LIMITING VALUES**

Limiting values in accordance with the Absolute Maximum System (IEC 134)

SYMBOL	PARAMETER	CONDITIONS	MIN.	MAX.	UNIT
$E_{AS}$	Non-repetitive avalanche energy	Unclamped inductive load, $I_{AS} = 20\text{ A}$ ; $t_p = 0.2\text{ ms}$ ; $T_J$ prior to avalanche = $25\text{ }^\circ\text{C}$ ; $V_{DD} \leq 50\text{ V}$ ; $R_{GS} = 50\ \Omega$ ; $V_{GS} = 10\text{ V}$	-	1300	mJ
$E_{AR}$	Repetitive avalanche energy <sup>1</sup>	$I_{AR} = 20\text{ A}$ ; $t_p = 2.5\ \mu\text{s}$ ; $T_J$ prior to avalanche = $25\text{ }^\circ\text{C}$ ; $R_{GS} = 50\ \Omega$ ; $V_{GS} = 10\text{ V}$	-	32	mJ
$I_{AS}, I_{AR}$	Repetitive and non-repetitive avalanche current		-	20	A

<sup>1</sup> pulse width and repetition rate limited by  $T_J$  max.

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## PowerMOS transistors Avalanche energy rated

IRFP460

### THERMAL RESISTANCES

SYMBOL	PARAMETER	CONDITIONS	MIN.	TYP.	MAX.	UNIT
$R_{th\ j-mb}$	Thermal resistance junction to mounting base		-	-	0.5	K/W
$R_{th\ j-a}$	Thermal resistance junction to ambient	SOT429 package, in free air	-	45	-	K/W

### ELECTRICAL CHARACTERISTICS

 $T_j = 25\text{ °C}$  unless otherwise specified

SYMBOL	PARAMETER	CONDITIONS	MIN.	TYP.	MAX.	UNIT
$V_{(BR)DSS}$	Drain-source breakdown voltage	$V_{GS} = 0\text{ V}; I_D = 0.25\text{ mA}$	500	-	-	V
$\Delta V_{(BR)DSS} / \Delta T_j$	Drain-source breakdown voltage temperature coefficient	$V_{DS} = V_{GS}; I_D = 0.25\text{ mA}$	-	0.1	-	%/K
$R_{DS(ON)}$	Drain-source on resistance	$V_{GS} = 10\text{ V}; I_D = 10\text{ A}$	-	0.2	0.27	$\Omega$
$V_{GS(TO)}$	Gate threshold voltage	$V_{DS} = V_{GS}; I_D = 0.25\text{ mA}$	2.0	3.0	4.0	V
$g_{fs}$	Forward transconductance	$V_{DS} = 30\text{ V}; I_D = 10\text{ A}$	13	18	-	S
$I_{DSS}$	Drain-source leakage current	$V_{DS} = 500\text{ V}; V_{GS} = 0\text{ V}$	-	2	50	$\mu\text{A}$
$I_{GSS}$	Gate-source leakage current	$V_{DS} = 400\text{ V}; V_{GS} = 0\text{ V}; T_j = 125\text{ °C}$ $V_{GS} = \pm 30\text{ V}; V_{DS} = 0\text{ V}$	-	100	1000	$\mu\text{A}$
$Q_{g(tot)}$	Total gate charge	$I_D = 20\text{ A}; V_{DD} = 400\text{ V}; V_{GS} = 10\text{ V}$	-	147	190	nC
$Q_{gs}$	Gate-source charge		-	12	18	nC
$Q_{gd}$	Gate-drain (Miller) charge		-	78	100	nC
$t_{d(on)}$	Turn-on delay time	$V_{DD} = 250\text{ V}; R_D = 12\ \Omega;$	-	23	-	ns
$t_r$	Turn-on rise time	$R_G = 3.9\ \Omega$	-	72	-	ns
$t_{d(off)}$	Turn-off delay time		-	150	-	ns
$t_f$	Turn-off fall time		-	75	-	ns
$L_d$	Internal drain inductance	Measured from tab to centre of die	-	3.5	-	nH
$L_d$	Internal drain inductance	Measured from drain lead to centre of die	-	4.5	-	nH
$L_s$	Internal source inductance	Measured from source lead to source bond pad	-	7.5	-	nH
$C_{iss}$	Input capacitance	$V_{GS} = 0\text{ V}; V_{DS} = 25\text{ V}; f = 1\text{ MHz}$	-	3000	-	pF
$C_{oss}$	Output capacitance		-	480	-	pF
$C_{rss}$	Feedback capacitance		-	270	-	pF

### SOURCE-DRAIN DIODE RATINGS AND CHARACTERISTICS

 $T_j = 25\text{ °C}$  unless otherwise specified

SYMBOL	PARAMETER	CONDITIONS	MIN.	TYP.	MAX.	UNIT
$I_S$	Continuous source current (body diode)	$T_{mb} = 25\text{ °C}$	-	-	20	A
$I_{SM}$	Pulsed source current (body diode)	$T_{mb} = 25\text{ °C}$	-	-	80	A
$V_{SD}$	Diode forward voltage	$I_S = 20\text{ A}; V_{GS} = 0\text{ V}$	-	-	1.5	V
$t_{rr}$	Reverse recovery time	$I_S = 20\text{ A}; V_{GS} = 0\text{ V}; di/dt = 100\text{ A}/\mu\text{s}$	-	900	-	ns
$Q_{rr}$	Reverse recovery charge		-	15	-	$\mu\text{C}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้