สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

การตรวจสอบประสิทธิภาพเครื่องจักรด้วยเครื่องวัดอุณหภูมิแบบไร้สาย

EFFICIENCY WARRANTY BY WIRLESS TEMPERATURE DETECTOR

นายกิติพงษ์ ทรัพย์แก้วยอด
นายโกศล สุนันตา
นายชรินทร์ เพ่งรุ่งเรืองวงศ์

เลขหมู่.....
เลขทะเบียน 72649
วัน,เดือน,ปี 21 ธ.ค. 2550

.b.....
.i.....

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต
สาขาวิชาวิศวกรรมการวัดคุม
ภาควิชาวิศวกรรมการวัดคุม คณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ปีการศึกษา 2549

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

EFFICIENCY WARRANTY BY WIRLESS TEMPERATURE DETECTOR

KITIPONG SUPKAEWYOD

KOSOL SUNANTA

CHARIN PENGRUNGREUNGWONG

A THESIS SUBMITTED IN PARTIAL FULFILLMENT

OF THE REQUIREMENT FOR THE DEGREE OF

BACHELOR OF ENGINEERING IN INSTRUMENTATION ENGINEERING

DEPARTMENT OF INSTRUMENTATION ENGINEERING

FACULTYOF ENGINEERING

KING MONGKUT'S INSTITUTE OF TECHNOLOGY LARDKRABANG

2006

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาควิชาวิศวกรรมการวัดคุม

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ใบรับรองปริญญานิพนธ์

.....

หัวข้อปริญญานิพนธ์	การตรวจสอบประสิทธิภาพเครื่องจักรด้วยเครื่องวัดอุณหภูมิแบบไร้สาย EFFICIENCY WARRANTY BY WIRLESS TEMPERATURE DETECTOR			
นักศึกษาผู้จัดทำ	นายกิติพงษ์	ทรัพย์แก้วยอด	**รหัสนักศึกษา**	46010046
	นายโกศล	สุนันตา	**รหัสนักศึกษา**	46010066
	นายชรินทร์	เพ่งรุ่งเรืองวงศ์	**รหัสนักศึกษา**	46010150
ปริญญา	วิศวกรรมศาสตรบัณฑิต			
สาขาวิชา	วิศวกรรมการวัดคุม			
ปีการศึกษา	2549			

อาจารย์ผู้ควบคุมปริญญานิพนธ์	
ผศ. วิศรุต ศรีรัตนะ	

ภาควิชารับรองแล้ว

(รศ.ประภาษ อุคคกิมาพันธุ์)

หัวหน้าภาควิศวกรรมการวัดคุม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อปริญญานิพนธ์	การตรวจสอบประสิทธิภาพเครื่องจักรด้วยเครื่องวัดอุณหภูมิแบบไร้สาย EFFICIENCY WARRANTY BY WIRLESS TEMPERATURE DETECTOR			
นักศึกษาผู้จัดทำ	นายกิติพงษ์	ทรัพย์แก้วยอด	**รหัสนักศึกษา**	46010046
	นายโกศล	สุนันตา	**รหัสนักศึกษา**	46010066
	นายชรินทร์	เพ่งรุ่งเรืองวงศ์	**รหัสนักศึกษา**	46010150
อาจารย์ที่ปรึกษา	ผศ.วิศรุต	ศรีรัตนะ		
ปีการศึกษา	2549			

บทคัดย่อ

ปริญญานิพนธ์ฉบับนี้ได้เสนอการตรวจสอบประสิทธิภาพเครื่องจักร ด้วยการวัดอุณหภูมิชนิดไอซีดิจิตอล แล้วทำการประมวลผลด้วยไมโครคอนโทลเลอร์ มีการแสดงผลด้วยจอแอลซีดี และทำการส่งข้อมูลแบบไร้สายด้วยสัญญาณวิทยุมายังคอมพิวเตอร์ส่วนบุคคลซึ่งใช้คอมพิวเตอร์ในการเสนอค่าอุณหภูมิ รวมทั้งจัดเก็บเป็นฐานข้อมูล เพื่อทำการตรวจสอบว่าเครื่องจักรขณะทำงานมีอุณหภูมิแตกต่างไปจากอุณหภูมิทำงานปกติหรือไม่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Thesis Title	Efficiency warranty by wireless temperature detector
Authors	Mr.Kitipong Supkaewyod
	Mr.Kosol Sunanta
	Mr.Charing Pengrungreungwong
Thesis Advisor	Asst.prof. Witsarut Srirattana
Year	2006

ABSTRACT

This thesis, Present efficiency checking of machine by temperature measurement. There is a digital temperature sensor with sent data to microcontroller for calculate and show temperature value from LCD-display. After show value to LCD-display, it send the data to computer by radio frequency wave and record temperature value in database for check temperature value had deviated.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

ปริญญานิพนธ์ฉบับนี้สำเร็จลุล่วงได้อย่างดี ด้วยคำแนะนำและคำปรึกษาเกี่ยวกับการดำเนินการศึกษาและวิจัยจาก ผศ.วิศรุต ศรีรัตนะ ซึ่งเป็นอาจารย์ผู้ควบคุมปริญญานิพนธ์ อีกทั้งยังเอื้อเฟื้ออุปกรณ์และสถานที่ทำงานผู้วิจัยรู้สึกซาบซึ้งและขอบพระคุณเป็นอย่างสูง

ขอขอบคุณเพื่อนๆทุกคนที่ให้คำปรึกษาและเป็นกำลังใจ ให้การวิจัยสำเร็จลงได้ด้วยดี

สุดท้ายนี้ขอกราบขอบพระคุณคุณพ่อและคุณแม่ที่สั่งสอนให้เป็นคนดี รวมทั้งสนับสนุนทุนทรัพย์ในการศึกษาของข้าพเจ้า และให้กำลังใจตั้งแต่เริ่มต้นจนงานสำเร็จสมความตั้งใจ คุณค่าและประโยชน์อันพึงมีจากปริญญานิพนธ์ฉบับนี้ ผู้วิจัยขอมอบแด่ผู้มีพระคุณทุกท่าน

คณะผู้จัดทำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

หน้า

บทคัดย่อภาษาไทย.....I

บทคัดย่อภาษาอังกฤษ.....II

กิตติกรรมประกาศ.....III

สารบัญ.....IV

สารบัญตาราง.....VII

สารบัญภาพ.....VIII

บทที่ 1 บทนำ.....1

1.1 ความสำคัญของปริญญานิพนธ์.....1

1.2 วัตถุประสงค์ของปริญญานิพนธ์.....1

1.3 ขอบเขตของปริญญานิพนธ์.....1

1.4 ขั้นตอนการศึกษา.....2

บทที่ 2 ทฤษฎี.....3

2.1 กล่าวนำ.....3

2.2 การแบ่งย่านความถี่วิทยุ.....3

2.3 ระบบการสื่อสาร.....5

2.3.1 การติดต่อสื่อสารข้อมูล.....5

2.3.2 วิธีการส่งข้อมูลดิจิตอลแบบอนุกรม.....5

2.4 แนวคิดการสื่อสารด้วยคลื่นวิทยุ.....6

2.5 ไมโครคอนโทลเลอร์ตระกูล MCS-51.....8

2.5.1 คุณสมบัติทั่วไปของไมโครคอนโทลเลอร์เบอร์8051.....8

2.5.2 โครงสร้างไมโครคอนโทลเลอร์ MCS-52 เบอร์8052.....9

2.5.3 สัญญาณต่างๆของไมโครคอนโทลเลอร์ MCS-51.....10

2.5.4 หน้าที่และการใช้งานของสัญญาณต่างๆ.....11

2.5.5 โครงสร้างหน่วยความจำ.....12

2.5.6 กลุ่ม Special Function Register.....15

2.6 การขับโมดูลแสดงผลแบบผลึกเหลว (LCD Module).....18

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ (ต่อ)

หน้า

2.6.1 โครงสร้างภายในของตัวควบคุมโมดูล LCD.....18
2.6.2 โมดูล LCD ขนาด 16 ตัวอักษร 1 บรรทัด (LCD 16*1).....19

บทที่ 3 การสร้างและการออกแบบ.....21
3.1 กล่าวนำ.....21
3.2 คุณสมบัติของไทม์สล็อต.....21
3.2.1 ฟังก์ชั่นของไทม์สล็อตที่กำหนดโดยอุปกรณ์มาสเตอร์.....21
3.2.2 ฟังก์ชั่นของไทม์สล็อตที่กำหนดโดยอุปกรณ์สเลฟ.....22
3.2.3 ไทม์สล็อตการรีเซ็ตและการตอบสนอง.....22
3.2.4 ไทม์สล็อตการอ่านข้อมูลของอุปกรณ์มาสเตอร์.....22
3.2.5 ไทม์สล็อตการเขียนข้อมูลของอุปกรณ์มาสเตอร์.....23
3.3 รูปแบบการสื่อสารข้อมูลแบบหนึ่งสาย.....24
3.4 การกำหนดค่าเวลาสำหรับติดต่อกับอุปกรณ์บนระบบบัสหนึ่งสาย.....25
3.5 การติดต่อกับอุปกรณ์บนระบบบัสหนึ่งสาย.....25
3.6 คำสั่งเพื่อควบคุมการทำงานของ DS1820.....26
3.7 การเชื่อมต่อกับไมโครคอนโทลเลอร์ MCS-51.....27
3.8 แบบจำลองการทดลอง.....28
3.8.1 การรับ-ส่ง สัญญาณข้อมูลแบบไร้สาย.....28
3.8.2 โฟลว์ชาร์ตแสดงการทำงานของเครื่องวัดอุณหภูมิแบบไร้สาย.....30
3.9 แบบวงจรของเครื่องวัดอุณหภูมิแบบไร้สาย.....31

บทที่ 4 การทดลองและผลการทดลอง.....32
4.1 การทดลองการเปรียบเทียบเครื่องมือวัดอุณหภูมิแบบไร้สายกับอุปกรณ์วัด.....32
4.1.1 อุปกรณ์ที่ใช้ในการทดลอง.....32
4.1.2 ลำดับขั้นตอนในการทำงาน.....32
4.1.3 ผลการทดลอง.....33
4.2 โปรแกรมในส่วนติดต่อกับผู้ใช้งาน.....34
4.2.1 หน้าจอการนำเสนอค่าอุณหภูมิ.....34

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ (ต่อ)

หน้า

4.2.2 ฐานข้อมูล.....35

บทที่ 5 สรุปผลการวิจัยและข้อเสนอแนะ.....37

บรรณานุกรม.....38

ภาคผนวก.....39

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

ตารางที่ หน้า

2.1 ไมโครโปรเซสเซอร์ตระกูล MCS-51 เบอร์ต่างๆ.....9

2.2 หน้าที่พิเศษของแต่ละขาของพอร์ท P3.....12

2.3 บิตและหน้าที่ต่างๆใน PSW.....15

2.4 แสดงความสัมพันธ์ในการทำงานของขา RS,R/W และ E.....20

3.1 การจัดสรรพื้นที่ของสแครตซ์แพดใน DS1820.....26

4.1 ผลของการตอบสนองของอุณหภูมิ ของเครื่องมือวัดแบบไร้สาย เทียบกับอุปกรณ์ Fluke 51 j/k Thermometer.....33

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญภาพ

ภาพที่ **หน้า**

2.1 รูปแบบการสื่อสารข้อมูล....5

2.2 การสื่อสารข้อมูลแบบอนุกรม....6

2.3 บล็อกไดอะแกรมแสดงหลักการส่งวิทยุ....7

2.4 บล็อกไดอะแกรมแสดงหลักการรับวิทยุ....8

2.5 โครงสร้างภายในไมโครคอนโทรลเลอร์ MCS-52 เบอร์ 8052....9

2.6 สัญญาณต่างๆ ของไมโครคอนโทรลเลอร์ MCS-51 เบอร์ 8051....10

2.7 การจัดหน่วยความจำของ MCS-51....13

2.8 ตำแหน่งของหน่วยความจำทั้งแบบไบต์และแบบบิต....14

2.9 ภาพร่างและการจัดขาโมดูล LCD แบบอักขระ....19

3.1 ไทม์สล็อตของการรีเซตและการตอบรับของอุปกรณ์บนระบบบัสหนึ่งสาย....22

3.2 ไทม์สล็อตการอ่านข้อมูลอุปกรณ์มาสเตอร์และการเขียนข้อมูลอุปกรณ์สเลฟ....23

3.3 ไทม์สล็อตการเขียนข้อมูล "1" ของอุปปกรณ์มาสเตอร์....24

3.4 ไทม์สล็อตการเขียนข้อมูล "0" ของอุปปกรณ์มาสเตอร์....24

3.5 โครงสร้างการทำงานในไอซีตรวจจับอุณหภูมิ....26

3.6 โฟลว์ชาร์ตและรายละเอียดโปรแกรมย่อยการรีเซต DS1820....27

3.7 การเชื่อมต่อ DS1820 กับไมโครคอนโทรลเลอร์ MCS-51....28

3.8 บล็อกไดอะแกรมของชุดส่ง....28

3.9 บล็อกไดอะแกรมของชุดรับ....29

3.10 โฟลว์ชาร์ตการทำงานของชุดตรวจวัดอุณหภูมิแบบไร้สาย....30

3.11 แบบวงจรชุดภาคส่งของเครื่องวัดอุณหภูมิแบบไร้สาย....31

3.12 แบบวงจรชุดภาครับของเครื่องวัดอุณหภูมิแบบไร้สาย....31

4.1 การให้ความร้อนแก่อุปกรณ์มาตรฐานและเครื่องวัดอุณหภูมิแบบไร้สาย....32

4.2 กราฟแสดงผลการตอบสนองต่ออุณหภูมิ ของเครื่องวัดแบบไร้สาย เปรียบเทียบกับอุปกรณ์มาตรฐาน....33

4.3 โปรแกรมในส่วนติดต่อกับผู้ใช้งาน....34

4.4 หน้าโปรแกรมในส่วนของฐานข้อมูล....35

4.5 Data Report....36

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1
บทนำ

1.1 ความเป็นมาและแรงจูงในการวิจัย

ในปัจจุบันเทคโนโลยีภาคอุตสาหกรรมได้เจริญเติบโตอย่างรวดเร็ว ภาคการผลิตมีการขยายตัวขึ้นเพื่อตอบสนองความต้องการของผู้บริโภค เพื่อให้การผลิตเป็นไปอย่างมีประสิทธิภาพ เครื่องจักรที่ทำการผลิตต้องมีการควบคุมและตรวจสอบให้มีการทำงานอย่างเป็นปกติ ซึ่งปัญหาความร้อนของเครื่องจักรที่เกิดขณะทำงานเป็นปัจจัยที่ทำให้เครื่องจักรทำงานได้ไม่เต็มประสิทธิภาพหรือทำให้อายุการใช้งานของเครื่องจักรสั้นลง ปัญหานี้จึงเป็นแนวคิดของการทำโครงงานเพื่อสร้างเครื่องมือที่ใช้ตรวจสอบประสิทธิภาพของเครื่องจักรด้วยการวัดอุณหภูมิ อีกทั้งมีการส่งข้อมูลที่เป็นแบบไร้สาย สำหรับพื้นที่งานที่ไม่สะดวกต่อการเดินสายหรือเป็นพื้นที่อันตราย โดยข้อมูลจะส่งมายังคอมพิวเตอร์เพื่อทำการแสดงผลทุกชุดของเครื่องวัดอุณหภูมิ และจัดเก็บค่าเป็นฐานข้อมูลไว้เพื่อตรวจสอบย้อนหลัง

1.2 วัตถุประสงของปริญญานิพนธ์

1. ศึกษาการทำงานของไอซีตรวจวัดอุณหภูมิ DS1820
2. ศึกษาวิธีการแสดงตัวอักษรออก LCD Module
3. ศึกษาการสื่อสารข้อมูลแบบอนุกรมกับพอร์ท RS-232
4. ศึกษาและออกแบบโปรแกรมการแสดงผลด้วย Visual Basic
5. ศึกษาการสื่อสารข้อมูลแบบไร้สายด้วยคลื่นวิทยุ(RF)

1.3 ขอบเขตของปริญญานิพนธ์

1. ทำการสร้างวัดอุณหภูมิย่าน 0-127.5 °C ทั้งหมด 4 ชุด
2. แสดงผลอุณหภูมิทาง LCD Module 16*1 Character
3. ส่งค่าที่ได้จากการวัดแบบไร้สายโดยคลื่น RF
4. ส่งค่าอุณหภูมิเข้าสู่คอมพิวเตอร์ทางพอร์ท RS-232
5. แสดงค่าอุณหภูมิทางจอคอมพิวเตอร์ด้วย Visual Basic และจัดทำฐานข้อมูลด้วย Microsoft Access

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.4 ขั้นตอนการศึกษา

1. ศึกษาการทำงานของจอ LCD
2. ศึกษาการทำงานของไอซีวัดอุณหภูมิ DS1820
3. ศึกษาการทำงานของชุดรับส่งแบบไร้สาย TLP434 และ RLP434
4. ศึกษาการสื่อสารข้อมูลทางพอร์ท RS-232
5. ศึกษาการเขียนโปรแกรมด้วย Visual Basic
6. ศึกษาการเชื่อมต่อระหว่าง Visual Basic และ Microsoft Access

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2
ความรู้เบื้องต้นและหลักการในการสื่อสารข้อมูล

2.1 กล่าวนำ

เทคโนโลยีการสื่อสารข้อมูลหรือที่เรียกกันว่า "Data Communication" ซึ่งถือเป็นวิทยากรพื้นฐานที่ร้องรับการเจริญเติบโตของระบบสื่อสาร ในปัจจุบันได้มีการใช้เทคโนโลยีสื่อสารข้อมูลชนิดต่างๆ มาสนับสนุนการดำเนินการหลายประเภทไม่ว่าจะเป็นการดำเนินธุรกิจธนาคาร การดำเนินการค้า หรือเครือข่ายอิเล็กทรอนิกส์ (Electronics Commerce) แม้กระทั่งระบบสื่อสารข้อมูลที่ใช้ในระบบอุตสาหกรรม รูปแบบของการสื่อสารมีลักษณะต่างๆ กันไป แต่ไม่ว่าจะเป็นรูปแบบใดก็ตาม จุดประสงค์ของการสื่อสารจะเหมือนกันคือการส่งข่าวสาร (Information) จากที่หนึ่งไปยังที่หนึ่ง สำหรับการสื่อสาร สิ่งสำคัญก็คือ การส่งข้อมูล (Data or Encoded Information)

การสื่อสารข้อมูลแบบไร้สายเกิดขึ้น จากเทคโนโลยีการสื่อสารข้อมูลซึ่งเป็นวิธีการพื้นฐานในการรับส่งข้อมูลผ่านตัวกลางดังกล่าวทางคลื่นวิทยุซึ่งมีข้อดีดังนี้

1) ไม่เสียค่าใช้จ่ายหรือเสียค่าใช้จ่ายสำหรับตัวกลางที่ไม่มากนัก ซึ่งจะแตกต่างจากระบบโทรศัพท์ ที่ต้องเสียค่าโทรศัพท์หรือค่าเช่าสาย

2) สามารถส่งข้อมูลกับสถานีเคลื่อนที่ เนื่องจากไม่ใช้สายและสร้างเครือข่ายที่มีขอบเขตกว้างไกลโดยอาจจะส่งสัญญาณต่อทอดกันออกไปเพื่อส่งข้อมูลระยะไกล

3) เนื่องจากความถี่ของสัญญาณวิทยุสูงดังนั้น แบนด์วิดท์ที่ใช้จึงกว้าง ซึ่งจะสามารถส่งข้อมูล ด้วยอัตราส่งสูง (ประมาณ 100-400 กิโลบิตต่อวินาที)

4) เนื่องจากระบบสื่อสารวิทยุสัญญาณ ส่งแบบแพร่กระจาย ดังนั้นจึงสามารถที่จะแพร่กระจายข้อมูลให้กับสถานีได้หลายๆ สถานีพร้อมๆ กัน แต่ในทางตรงกันข้ามความปลอดภัยของข้อมูลจะมีน้อยจึงควรมีการเข้ารหัสข้อมูล

2.2 การแบ่งย่านความถี่คลื่นวิทยุ

ย่านความถี่ของคลื่นวิทยุถูกแบ่งออกเป็น 8 ย่านดังนี้

1. คลื่น VLF (very low frequency) เป็นคลื่นความถี่ต่ำมากที่มีความถี่ต่ำกว่า 3 กิโลเฮิรตซ์
2. คลื่น LF (low frequency) เป็นคลื่นความถี่ต่ำ มีช่วงความถี่อยู่ระหว่าง 30-300กิโลเฮิรตซ์
3. คลื่น MF (medium frequency) เป็นคลื่นความถี่ปานกลางมีช่วงความถี่อยู่ระหว่าง 0.3-3 เมกะเฮิร์ตซ์
4. คลื่น HF (high frequency) เป็นคลื่นวามถี่สูง มีช่วงความถี่อยู่ระหว่าง 3-30 เมกะเฮิร์ตซ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5. คลื่น VHF (very high frequency) เป็นคลื่นวามถี่สูงมาก มีช่วงความถี่อยู่ระหว่าง 30-300 เมกะเฮิร์ตซ์

6. คลื่น UHF (ultra high frequency มีช่วงความถี่อยู่ระหว่าง 300-30,000 เมกะเฮิร์ตซ์

7. คลื่น SHF (super high frequency มีช่วงความถี่อยู่ระหว่าง 30-300 GHz

8. คลื่น EHF (Extra high frequency มีช่วงความถี่อยู่ระหว่าง 300-30,000 GHz

การใช้งานย่านความถี่วิทยุนั้นถูกกำหนดไว้เป็นสากลทั้งนี้เพื่อมิให้มีการรบกวนกันและได้ประโยชน์สูงสุดจากการใช้ความถี่ย่านต่างๆ ซึ่งมีดังนี้

ย่านความถี่ 30-535 KHz ใช้รับส่งวิทยุคลื่นยาว (LW) เช่น การสื่อสารเกี่ยวกับการเดินเรือ วิทยุนำร่องเรือเดินสมุทรและวิทยุนำร่องเครื่องบิน

ย่านความถี่ 535-1,605 kHz ใช้รับส่งวิทยุคลื่นปานกลาง (MW) เช่น การรับส่งวิทยุ AM แบนด์ MW ซึ่งเป็นการกระจายเสียงเพื่อการศึกษา ธุรกิจ และบันเทิง

ย่านความถี่ 1,605 kHz ถึง 30 MHz ใช้สำหรับวิทยุสมัครเล่น วิทยุในกินการของรัฐบาล วิทยุคลื่นสั้นนานาชาติ การสื่อสารแบบเคลื่อนที่ วิทยุเดินเรือ กิจการอุตสาหกรรม วิทยุวิทยาศาสตร์ และวิทยุการแพทย์ เช่น วิทยุสมัครเล่นในความถี่ 3.5-4 MHz และ 28-29.7 MHz วิทยุอุตสาหกรรม วิทยาศาสตร์การแพทย์ใช้ความถี่ 26.96-27.54 MHz ซิติเซนแบนด์ (Citizen Band) ใช้ความถี่ 26.965-27.255 MHz และ 27.230-27.410 MHz

ย่านความถี่ 30-50 MHz ใช้สำหรับวิทยุราชการและเอกชน ใช้ทั้งสถานีเคลื่อนที่และอยู่กับที่ เช่น วิทยุตำรวจ วิทยุดับเพลิง วิทยุป่าไม้ทางหลวง และรถไฟ

ย่านความถี่ 50-54 MHz ใช้สำหรับวิทยุสมัครเล่นแบน 6 m

ย่านความถี่ 54-72 MHz ใช้สำหรับส่งโทรทัศน์ช่องต่ำ (VHF low band) สำหรับโทรทัศน์ช่อง 2-44

ย่านความถี่ 72-76 MHz ใช้สำหรับให้บริการของรัฐและเอกชน เช่น ความถี่ 75 MHz เป็นสัญญาณขอความช่วยเหลือของเครื่องบิน

ย่านความถี่ 88-108 MHz ใช้สำหรับส่งกระจายเสียงวิทยุ FM เพื่อข่าวสาร การศึกษาธุรกิจและบันเทิง

ย่านความถี่ 108-122 MHz ใช้สำหรับวิทยุควบคุมการบิน

ย่านความถี่ 122-174 MHz ใช้สำหรับวิทยุราชการ วิทยุเอกชน วิทยุสมัครเล่น เช่น 144-148 MHz ใช้สำหรับวิทยุสมัครเล่น

ย่านความถี่ 174-233 MHz ใช้สำหรับส่งโทรทัศน์ช่อง 5-12 (VHF high band)

ย่านความถี่ 470-890 MHz ใช้สำหรับส่งโทรทัศน์ UHF ช่อง 14-1-83

ย่านความถี่ 1,300-1,600 MHz ใช้สำหรับส่งรับสัญญาณเรดาร์

ย่านความถี่ 2.5-22.2 GHz ใช้สำหรับสื่อสารดาวเทียม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ย่านความถี่ 30-300 GHz เป็นคลื่นวามถี่สูง EHF ใช้สำหรับการทดลองทั้งของรัฐบาลและวิทยุสมัครเล่นรวมทั้งใช้สัญญาณควบคุมระยะไกลเป็นพิเศษ

2.3 ระบบการสื่อสาร

2.3.1 การติดต่อสื่อสารข้อมูล

ส่วนประกอบเบื้องต้นในการสื่อสารข้อมูลแบ่งออกเป็น 3 ส่วน คือ

1) ฝ่ายกำเนิดข้อมูล (Transmitter)
2) ตัวกลางในการส่งผ่านข้อมูล (Medium)
3) ฝ่ายรับข้อมูล (Receive)

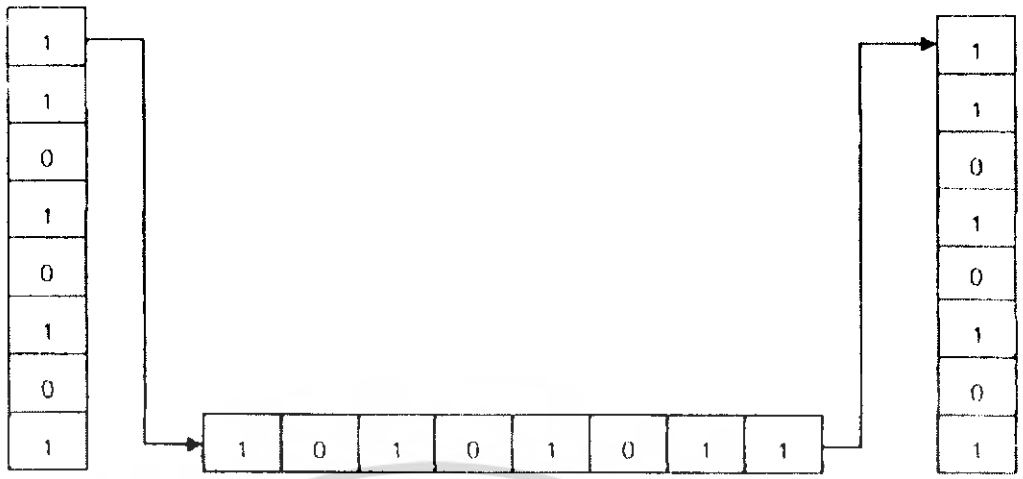
ในโครงงานนี้จะใช้การส่งข้อมูลแบบ Simplex เป็นการส่งแบบทิศทางเดียว การส่งแบบนี้ทิศทางการส่งจะคงที่ โดยกำหนดในครั้งแรกว่าฝ่ายใดเป็นฝ่ายส่งฝ่ายใดเป็นฝ่ายรับ

ภาพที่ 2.1 รูปแบบการสื่อสารข้อมูล

2.3.2 วิธีการส่งข้อมูลดิจิตอลแบบอนุกรม

ในการติดต่อแบบนี้ข้อมูลจะส่งออกมาทีละบิตระหว่างจุดส่งและจุดรับ ซึ่งการส่งข้อมูลแบบนี้จะช้ากว่าแบบขนานแต่ใช้ตัวกลางในการสื่อสารช่องเดียวหรือสายเพียงคู่เดียว ทำให้ค่าใช้จ่ายสำหรับการสื่อสารถูกกว่าแบบขนาน การส่งแบบนี้ใช้สำหรับส่งในระยะทางไกลมากกว่า 100 ฟุต ข้อมูลจากจุดส่งจะต้องถูกเปลี่ยนให้เป็นอนุกรมก่อน แล้วค่อยทยอยส่งทีละบิตไปยังจุดรับ ที่จุดรับจะต้องมีภาพแบบในการเปลี่ยนข้อมูลที่ส่งมาให้เป็นแบบขนาน ในการแปลงจะต้องมีรูปแบบที่เหมาะสมเพื่อป้องกันการผิดพลาดของข้อมูล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาพที่ 2.2 การสื่อสารข้อมูลแบบอนุกรม

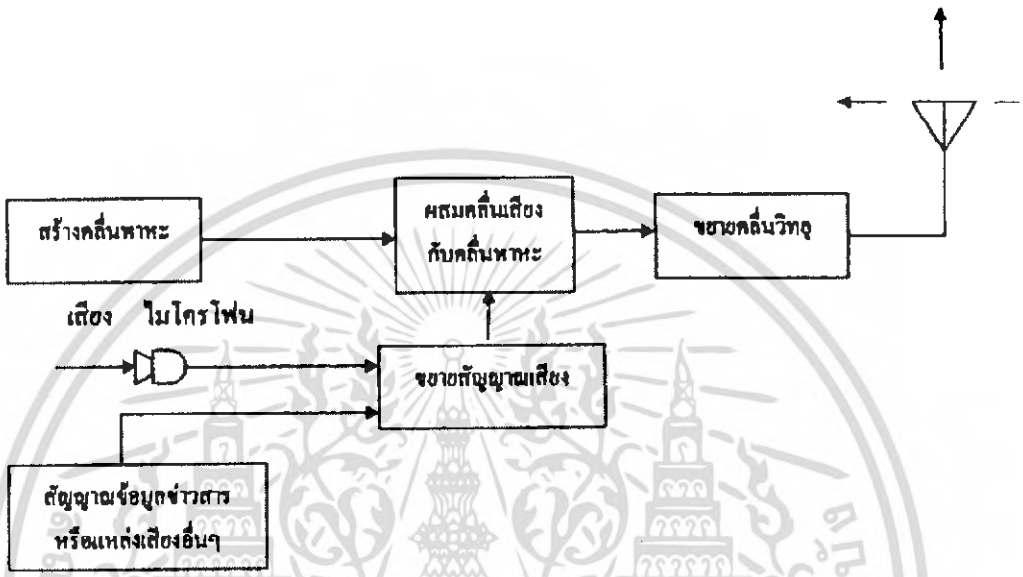
2.4 แนวคิดในการสื่อสารด้วยคลื่นวิทยุ

เมื่อคนเราสื่อสารกันด้วยเสียง เสียงจะเดินทางผ่านตัวกลางคือ อากาศไปยังหูของผู้ฟัง ซึ่งฟังระยะใกล้ๆ ถ้าอยู่ห่างกันการพูดจะต้องตะโกนให้เสียงดังขึ้น และถ้าอยู่ห่างกันมากขึ้นก็จะใช้เครื่องขยายเสียงและลำโพงฮอร์น (Horn speaker) ช่วย แต่เสียงก็จะเดินทางไปไม่ไกลเท่าใดนัก ประมาณ 4-5 กิโลเมตร ถ้าไกลกว่านี้จะอ่อนกำลังซึ่งรับฟังไม่ได้ ทั้งนี้เพราะเสียงเดินทางผ่านตัวกลางจะไปได้ใกล้หรือไกลขึ้นอยู่กับความแรงของแหล่งงานต้นเสียง การส่งเสียงหรือข่าวสารผู้คนที่อยู่ในรัศมีของเสียงก็จะได้ยินทุกคน คนที่อยู่ใกล้ก็จะได้ยินเสียงดังแรงและได้ยินก่อน คนที่อยู่ไกลจะได้ยินเสียงเบาและได้ยินทีหลัง การส่งข่าวสารแบบดังกล่าวจึงเหมาะกับชุมชนและหมู่บ้านที่มีบริเวณแคบ เมื่อมนุษย์ในโลกอยู่กันห่างไกลหลายร้อยหลายพันกิโลเมตร การสื่อสารควรส่งข่าวสารได้ระยะทางไกลๆ โดยไม่ต้องอาศัยตัวกลางและสามารถเข้าถึงผู้ฟังได้ทุกหนทุกแห่งด้วยความรวดเร็วและรับฟังได้พร้อมกันไม่ว่าอยู่ไกลหรืออยู่ใกล้ ข่าวสารที่ได้เหมือนกัน ดังเบาหรือแรงได้ จะรับฟังหรือไม่รับฟังก็ได้ตามความประสงค์ของผู้รับ วิธีจะส่งเสียงไปในระยะทางไกลๆ นั้นลำพังคลื่นไม่สามารถไปได้ เมื่อนักวิทยาศาสตร์พบว่าคลื่นแม่เหล็กไฟฟ้าความถี่สูง ซึ่งเรียกกันว่า คลื่นวิทยุความถี่ตั้งแต่ 10 kHz ขึ้นไปสามารถแพร่กระจายไปไกลๆ ได้ด้วยความเร็วและไม่ต้องอาศัยตัวกลาง แต่คลื่นวิทยุนี้ไม่อาจรับฟังได้ เพราะโดยปกติมนุษย์จะได้ยินเฉพาะคลื่นเสียงประมาณ 20-20,000 Hz เท่านั้น ดังนั้นวิธีที่ทำให้คลื่นเสียงให้ไปได้ระยะไกลๆ จะต้องนำคลื่นวิทยุและคลื่นเสียงผสมกันให้คลื่นวิทยุเป็นตัวพาหะนำคลื่นเสียงไปอย่างรวดเร็ว โดยคลื่นเสียงนั้นไม่เสียรูปร่างซึ่งหลักการนี้เรียกว่า การส่งวิทยุนั่นเอง

จากแนวคิดข้างต้น เราเขียนเป็นบล็อกไดอะแกรมดังภาพที่ 2.3 โดยเริ่มด้วยวงจรออสซิลเลเตอร์ (Oscillator) จะสร้างคลื่นวิทยุที่เป็นพาหะมีความถี่ตามที่ต้องการจะส่งป้อนเข้าไปยัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรมอดูเลเตอร์ (Modulator) ไมโครโฟนรับคลื่นเสียงจากอากาศมาแปลงเป็นคลื่นสัญญาณไฟฟ้าความถี่ประมาณ 20-20,000 Hz ผ่านวงจรขยายสัญญาณเสียง ส่งไปผสมกับคลื่นพาหะในวงจรมอดูเลเตอร์ เมื่อผสมแล้วส่งสัญญาณคลื่นวิทยุเข้าไปขยายให้มีกำลังที่แรงขึ้น ในวงจรขยายคลื่นวิทยุ แล้วจึงส่งคลื่นวิทยุขึ้นสายอากาศ เพื่อกระจายคลื่นวิทยุออกไป ดังนั้นเมื่อคลื่นวิทยุเดินทางไปไกลถึงที่ใดๆ ก็ตามจะมีคลื่นเสียงไปด้วยเสมอ คลื่นเสียงนั้นนอกจากได้จากไมโครโฟนและยังนำมาจากแหล่งเสียงอื่นๆ เช่น จากเทป จากแผ่นเสียง หรือจากสัญญาณข้อมูลข่าวสารอื่นๆ

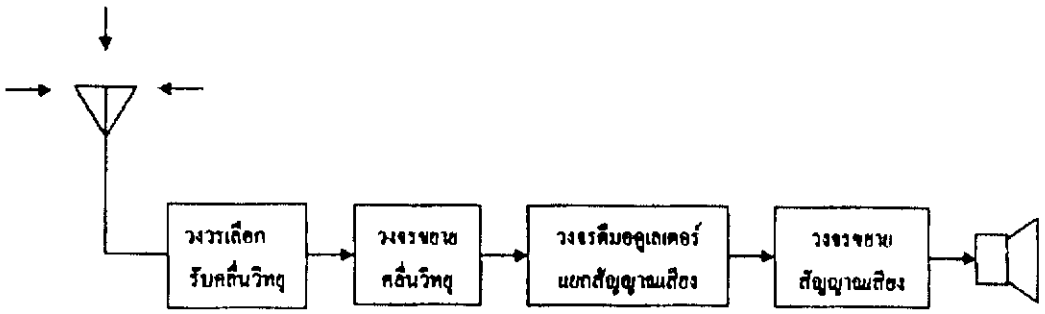


ภาพที่ 2.3 บล็อกไดอะแกรมแสดงหลักการส่งวิทยุ

คลื่นวิทยุที่ผสมกับคลื่นเสียงแล้วจะแพร่กระจายออกไปรอบๆ เสาอากาศนั้น ยังไม่สามารถรับฟังได้ ผู้ที่ต้องการรับฟังข่าวจากคลื่นเสียงจะต้องมีเครื่องรับที่มีความสามารถรับคลื่นวิทยุนี้ได้แล้วแยกสัญญาณเสียงออกมาจากพาหะจึงจะรับฟังข่าวสารนั้นได้

จากภาพที่ 2.4 สายอากาศจะรับคลื่นวิทยุที่ผสมกับคลื่นเสียงหรือข้อมูลข่าวสารจากสถานีส่งแล้วจะส่งเข้าวงจรเลือกรับคลื่นวิทยุ เพื่อเลือกเอาสถานีที่ต้องการเข้าวงจรขยายคลื่นวิทยุ เพื่อให้สัญญาณแรงขึ้นส่งเข้าวงจรดีมอดูเลเตอร์ (Demodulator) เพื่อแยกเอาเฉพาะสัญญาณเสียงหรือข้อมูลข่าวสารออกมาจากพาหะส่งเข้าวงจรเครื่องขยายเสียง เปล่งเป็นเสียงออกมาทางลำโพง ผู้ฟังจึงได้รับฟังข่าวสารได้หากไม่ต้องรับฟังก็ปิดเครื่องรับ เมื่อจะฟังก็สามารถปรับความดังของเสียงได้ เครื่องรับส่งนี้สามารถนำไปรับฟังในที่ใดๆ ก็ได้ที่คลื่นวิทยุเดินทางไปถึง เช่น บนเกาะ บนภูเขา ในเมืองหรือชนบท ก็จะรับฟังข่าวสารได้เหมือนกันและพร้อมกัน เป็นอันว่าเราสามารถส่งสัญญาณเสียงไปได้ไกลๆ ด้วยวิธีใช้คลื่นวิทยุช่วย โดยสามารถเลือกรับคลื่นได้ตามความต้องการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาพที่ 2.4 บล็อกไดอะแกรมแสดงหลักการรับวิทยุ

2.5 ไมโครคอนโทรลเลอร์ตระกูล MCS-51

2.5.1 คุณสมบัติทั่วไปของไมโครคอนโทรลเลอร์เบอร์ 8051

1) เป็นไมโครคอนโทรลเลอร์ขนาด 8 บิต

2) มีวงจรออสซิลเลเตอร์และวงจรผลิตสัญญาณนาฬิกาภายในไอซี

3) มีขาสัญญาณอินพุตเอาต์พุตจำนวน 32 บิต

4) สามารถเชื่อมต่อหน่วยความจำข้อมูลภายใน (Internal Data Memory) โดยอ้างอิงตำแหน่งแอดเดรสได้ถึง 64 กิโลไบต์

5) สามารถเชื่อมต่อหน่วยความจำข้อมูลภายนอก (External Data Memory) โดยอ้างอิงตำแหน่งแอดเดรสได้ถึง 64 กิโลไบต์

6) สามารถเชื่อต่อหน่วยความจำโปรแกรมในตัว (On-Chip Program Memory) ขนาด 4 กิโลไบต์ โดยเฉพาะเบอร์ 8052 จะมีหน่วยความจำในส่วนนี้ถึง 8 กิโลไบต์สำหรับเบอร์ 8031 และเบอร์ 8032 จะไม่มีหน่วยความจำในส่วนนี้

7) มีหน่วยความจำข้อมูลภายในตัว (On-Chip Data Memory) ขนาด 128 ไบต์โดยเฉพาะเบอร์ 8032 และ 8052 จะมีหน่วยความจำในส่วนนี้ถึง 256 ไบต์

8) หน่วยความจำภายในบางส่วนสามารถเข้าถึงข้อมูลในระดับบิตได้ โดยทำการควบคุมหรือการตรวจสอบสถานะบิตสามารถทำได้ง่าย ส่งผลให้เขียนโปรแกรมทำได้ง่ายมากขึ้น

9) มีไทม์เมอร์/เคาน์เตอร์ (Timer/Counter) ขนาด 16 บิต จำนวน 2 ตัว โดยเฉพาะเบอร์ 8032 หรือ 8052 จะมีไทเมอร์/เคาน์เตอร์จำนวน 3 ตัว

10) การอินเตอร์รัพต์สามารถทำได้จาก 5 แหล่งกำเนิด โดนเฉพาะเบอร์ 8032 และ 8052 จะทำการอินเตอร์รัพได้ 6 แหล่งกำเนิด โดยการอินเตอร์รัพยังสามารถจัดระดับความสำคัญได้เป็น 2 ระดับ

11) มีพอร์ตสื่อสารอนุกรมภายในตัวเอง ซึ่งทำงานแบบฟูลดูเพล็กซ์ (Full Duplex)

12) มีคำสั่งในการคำนวณทางคณิตศาสตร์และทางตรรกศาสตร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

13) คำสั่งโดยส่วนใหญ่ใช้เวลาการทำงานเพียง 1 ไมโครวินาที เมื่อใช้คริสตอลความถี่ 12 เมกะเฮิร์ตซ์

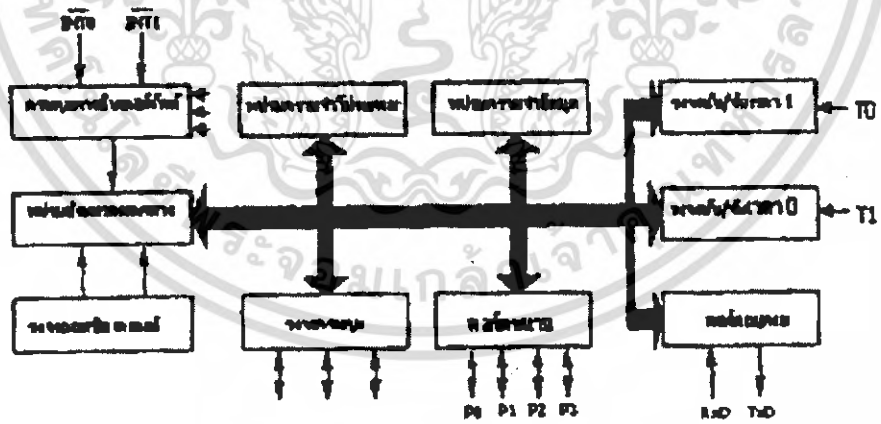
14) ต้องการแหล่งจ่ายไฟ 5 โวลต์ เพียงชุดเดียว

ตารางที่ 2.1 ไมโครโปรเซสเซอร์ตระกูล MCS-51 เบอร์ต่างๆ

เบอร์	หน่วยความจำโปรแกรมบนชิพ	หน่วยความความจำข้อมูลบนชิพ	TIMERS
8051	4K ROM	128 Bytes	2
8031	-	128 Bytes	2
8751	4K EPROM	128 Bytes	2
8052	8K ROM	256 Bytes	3
8032	-	256 Bytes	3
8752	8K ROM	256 Bytes	3

2.5.2 โครงสร้างไมโครคอนโทรลเลอร์ MCS-52 เบอร์ 8052

โครงสร้างแบบพื้นฐานของไมโครคอนโทรลเลอร์ MCS-51 เบอร์ 8051 ดังแสดงในภาพที่ 2.5 ประกอบไปด้วยอุปกรณ์ต่างๆ ดังนี้



ภาพที่ 2.5 โครงสร้างภายในไมโครคอนโทรลเลอร์ MCS-52 เบอร์ 8052

1) หน่วยความจำภายในสำหรับเก็บข้อมูลขนาด 128 ไบต์ (Internal Data Memory 128 Byte)

2) หน่วยความจำภายใน สำหรับเก็บโปรแกรมขนาด 4 กิโลไบต์ (Internal Program

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Memory 4 Kbytes)

3) อุปกรณ์ควบคุมอินเตอร์รัพ (Interrupt Control unit)

4) ตัวตั้งเวลาและตัวนับขนาด 16 บิต 2 ชุด (Timer/Counter 0 และ Timer/Counter 1)

5) พอร์ตควบคุมการสื่อสารอนุกรมแบบ Full Duplex ซึ่งสามารถรับและส่งข้อมูลพร้อมกันได้

6) พอร์ตขนานสำหรับติดต่อกับอุปกรณ์ภายนอกจำนวน 4 พอร์ตๆ ละ 8 บิต

7) วงจรผลิตสัญญาณนาฬิกาภายใน

2.5.3 สัญญาณต่างๆ ของไมโครคอนโทรลเลอร์ MCS-51

สัญญาณต่างๆ ของไมโครคอนโทรลเลอร์ MCS-51 สามารถจำแนกการทำงานเป็น 3 กลุ่ม คือ

1) กลุ่มสัญญาณตำแหน่ง เป็นตัวกำหนดตำแหน่งของหน่วยความจำ

2) กลุ่มสัญญาณควบคุม เป็นสัญญาณควบคุมการทำงานของไมโครคอนโทรลเลอร์

3) กลุ่มสัญญาณควบคุม เป็นทางผ่านของข้อมูลระหว่างไมโครคอนโทรลเลอร์กับหน่วยความจำ

ไมโครคอนโทรลเลอร์ในตระกูล MCS-51 เป็นไอซีขนาด 40 ขา ซึ่งมีสัญญาณต่างๆ แสดง

ภาพที่ 2.6 สัญญาณต่างๆ ของไมโครคอนโทรลเลอร์ MCS-51 เบอร์ 8051

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.5.4 หน้าที่และการใช้งานของสัญญาณต่างๆ เป็นดังนี้

1) ขา VCC เป็นขาป้อนแรงดันไฟเลี้ยง +5 V

2) ขา GND เป็นขากราวด์

3) ขารีเซต (RST) ใช้สำหรับกรณีรีเซตการทำงานของไมโครคอลโทรลเลอร์ โดยการรีเซตต้องคงสถานะเป็น 1 อย่างน้อยนาน 2 แมชชีนไซเกิล ในขณะที่ออสซิลเลเตอร์ยังทำงานอยู่

4) ขา ALE/PROG เป็นขาสัญญาณทำหน้าที่ควบคุมการแลตช์ (latch)ค่าตำแหน่งแอดเดรสไบต์ต่ำ (Address Latch Enable) เมื่อต้องการติดต่อกับหน่วยความจำภายนอก นอกจากนี้ยังทำหน้าที่เป็นอินรับพัลส์ในโปรแกรม (Program Pulse Input) ในส่วนของหน่วยความจำEPROM สำหรับไมโครคอนโทรลเลอร์ตระกูล MCS-51 ที่มีหน่วยความจำภายในเป็น EPROM

5) ขา PSEN (Program Store Enable) ทำหน้าที่เป็นสัญญาณสโตรบเพื่ออ่านคำสั่งจากหน่วยความจำโปรแกรมภายนอก เมื่อไมโครคอนโทรลเลอร์ประมวลผลคำสั่งจาก หน่วยความจำภายนอก ขณนี้จะส่งสัญญาณสโตรบจำนวน 2 ครั้งในแต่ละแมชชีนไซเกิล แต่ในขณะที่ติดต่อกับหน่วยความจำข้อมูลภายนอกจะไม่มีการส่งสัญญาณสโตรบแต่อย่างใด

6) ขา EA/VPP (External Access Enable/VPP) เป็นขาสำหรับเลือกใช้หน่วยความจำโปรแกรมภายในหรือจากภายนอก โดยถ้ามีสถานะเป็น 0 จะหมายถึงให้ไมโครคอนโทรลเลอร์รับคำสั่งจากหน่วยความจำภายนอกที่ตำแหน่งแอดเดรส 0-0FFFH (0-1FFFH ถ้าเป็นเบอร์ 8052) อย่างไรก็ตาม ถ้าบิตป้องกัน (Security Bit) ในหน่วยความจำของ EPROM ถูกโปรแกรมไว้แล้ว ไมโครคอนโทรลเลอร์ไม่รับคำสั่งจากหน่วยความจำภายนอกเลย นอกจากนี้ขานี้ยังทำหน้าที่รับแรงดันไฟฟ้าสำหรับการโปรแกรม (VPP) ขนาด 21 โวลต์ เพื่อใช้ในระหว่างการโปรแกรม EPROM

7) ขาพอร์ต 0 (Port 0) มี 8 ขา ได้แก่ ขา P0.0-P0.7 เป็นขาพอร์ตอินพุตและเอาต์พุตแบบ 2 ทิศทางสำหรับใช้งานทั่วไป โดยถ้าใช้งานเป็นอินพุตต้องทำการเขียนค่า 1 ไปยังแต่ละบิตของพอร์ตเพื่อกำหนดให้ขาพอร์ตเหล่านั้นอยู่ในสถานะปล่อยลอย ซึ่งในสถานะนี้เองที่สามารถนำมาใช้เป็นพอร์ตอินพุตอิมพีแดนซ์สูงได้ นอกจากพอร์ตนี้จะใช้งานเป็นพอร์ตอินพุตเอาต์พุตแล้วยังถูกใช้งานในการติดต่อกับหน่วยความจำภายนอกด้วย โดยทำหน้าที่ในการกำหนดแอดเดรสไบต์ต่ำ (A0-A7) ซึ่งจะใช้งานเป็นแบบมัลติเพล็กซ์กับการรับส่งข้อมูลขนาด 8 บิต (D0-D7)

8) ขาพอร์ต 1 (Port 1) มี 8 ขา ได้แก่ ขา P1.0-P1.7 เป็นขาพอร์ตอินพุตแบบ 2 ทิศทางสำหรับใช้งานทั่วไป โดยถ้าใช้งานเป็นอินพุตพอร์ตต้องทำการเขียนค่า 1 ไปยังแต่ละบิตของพอร์ตเพื่อกำหนดให้เป็นพอร์ตอินพุต นอกจากนี้เบอร์ 8032 และ 8052 ขาพอร์ต P1.1 และ P1.0 จะถูกนำมาใช้งานเป็นขา T2 และ T2EX ตามลำดับด้วย

9) ขาพอร์ต 2 (Port 2) มี 8 ขา ได้แก่ ขา P2.0-P2.7 เป็นขาพอร์ตอินพุต 2 ทิศทาง สำหรับใช้งานทั่วไป โดยถ้าใช้งานเป็นอินพุตพอร์ตต้องทำการเขียนค่า 1 ไปยังแต่ละบิตของพอร์ต เพื่อกำหนดให้เป็นพอร์ตอินพุต นอกจากพอร์ตนี้จะถูกใช้งานเป็นพอร์ตอินพุตเอาต์พุตแล้ว ยังถูกใช้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

งานในการติดต่อกับหน่วยความจำภายนอก โดยหน้าที่ในการกำหนดตำแหน่งแอดเดรสไบต์สูง (A8-A15)

10) ขาพอร์ต 3 (Port 3) มี 8 ขา ได้แก่ ขา P2.0-P2.7 เป็นขาพอร์ตอินพุตแบบ 2 ทิศทางสำหรับใช้งานทั่วไป โดยถ้าใช้งานเป็นอินพุตพอร์ตต้องทำการเขียนค่า 1 ไปยังแต่ละบิตของพอร์ต เพื่อกำหนดให้เป็นพอร์ตอินพุตนอกจากพอร์ตนี้จะถูกใช้งานเป็นพอร์ตอินพุตเอาต์พุตแล้ว ยังถูกใช้งานในหน้าที่พิเศษต่างๆ ดังแสดงในตารางที่ 2.2

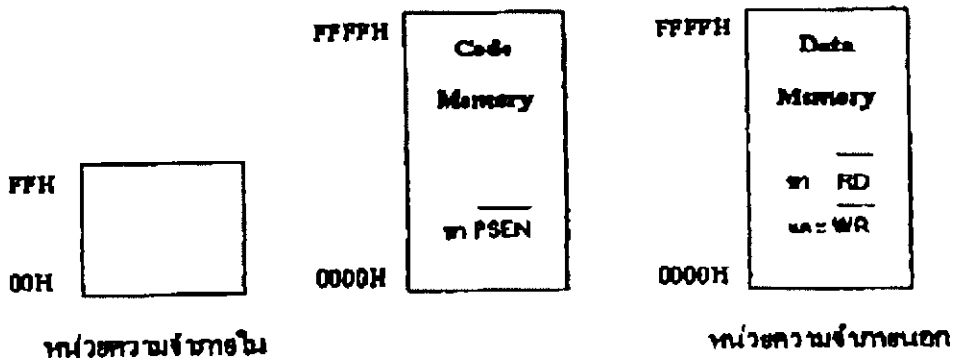
ตารางที่ 2.2 หน้าที่พิเศษของแต่ละขาของพอร์ต P3

บิต	ชื่อ	หน้าที่พิเศษ
P3.0	RXD	ใช้รับข้อมูลทางพอร์ทอนุกรม
P3.1	TXD	ใช้ส่งข้อมูลทางพอร์ทอนุกรม
P3.2	$\overline{INT0}$	อินเทอร์รัพท์ภายนอกหมายเลข 0
P3.3	$\overline{INT1}$	อินเทอร์รัพท์ภายนอกหมายเลข 1
P3.4	T0	ตัวจับเวลา / ตัวนับ ตัวที่ 0
P3.5	T1	ตัวจับเวลา / ตัวนับ ตัวที่ 1
P3.6	$\overline{WR}$	สัญญาณเขียนข้อมูลหน่วยความจำภายนอก
P3.7	$\overline{RD}$	สัญญาณอ่านข้อมูลหน่วยความจำภายนอก

2.5.5 โครงสร้างของหน่วยความจำ

หน่วยความจำสำหรับ MCS-51 จะมี 2 ชนิด คือ หน่วยความจำที่ใช้เก็บโปรแกรม (ROM) กับหน่วยความจำที่ใช้เก็บข้อมูลในการประมวลผล (RAM) MCS-51 บางเบอร์ เช่น 5081,8052 จะมีหน่วยความจำโปรแกรมในชิพ และ MSC-51 ทุกเบอร์ สามารถอ้างหน่วยความจำโปรแกรมภายนอกได้มากที่สุด 61 KB และอ้างหน่วยความจำข้อมูล RAM ภายในจะประกอบไปด้วยพื้นที่ใช้งานทั่วไป รีจิสเตอร์แบงค์พื้นที่ใช้งานระดับบิต และรีจิสเตอร์ใช้งานพิเศษเราอาจเขียนไดอะแกรมของหน่วยความจำของ 8051 ได้ดังภาพที่ 2.7 โดยในภาพจะบอกด้วยว่าขาใดจะแอดทีฟ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาพที่ 2.7 การจัดหน่วยความจำของ MCS-51

ใน 8031 มีหน่วยความจำภายในตั้งแต่ 00H ถึง FFH และสามารถอ้างหน่วยความจำโปรแกรมภายนอกได้ 64 KB ถ้าอ่านข้อมูลจากหน่วยความจำโปรแกรม ขา PSEN จะแอคทีฟ นอกจากนี้ 8031 สามารถอ้างหน่วยความจำข้อมูลภายนอกได้ 64 KB โดยติดต่อกับหน่วยความจำนี้ ขา RD และ WR จะแอคทีฟ สำหรับหน่วยความจำข้อมูลภายในนั้นจะแบ่งออกได้ดังนี้

1) ชุดรีจิสเตอร์ 4 ชุด แต่ละชุดถูกเรียกว่า รีจิสเตอร์แบงค์ ที่ตำแหน่ง 00H ถึง 1FH โดยแต่ละชุดจะประกอบไปด้วยรีจิสเตอร์ R0 ถึง R7

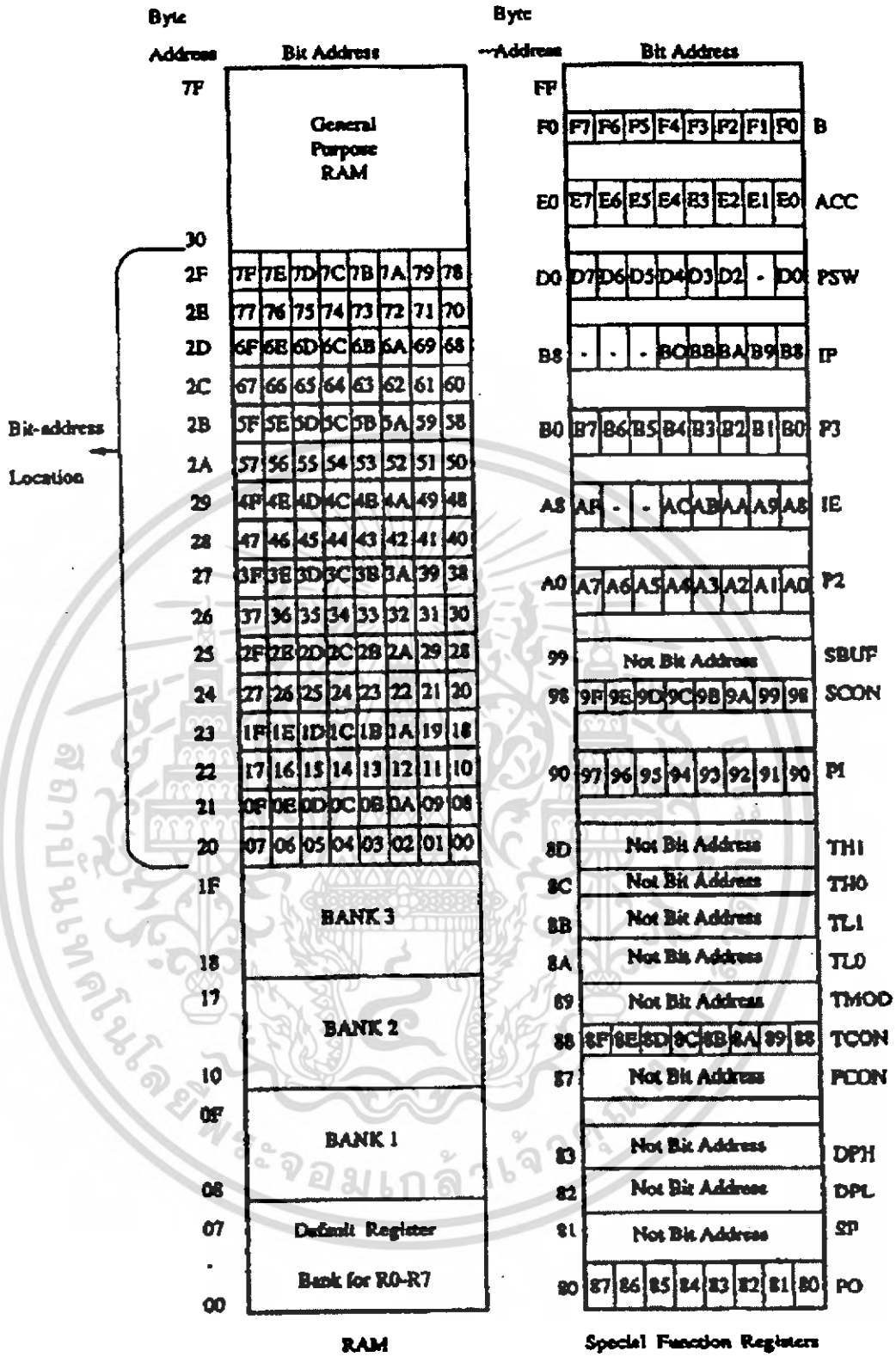
2) หน่วยความจำที่เข้าถึงข้อมูลระดับบิตได้ ตำแหน่ง 20H ถึง 2FH

3) หน่วยความจำใช้งานทั่วไป ตำแน่ง 30H ถึง 7FH

4) รีจิสเตอร์ฟังก์ชั่นพิเศษ ตำแหน่ง 80H ถึง FFH

แผนผังการจัดหน่วยความจำข้อมูลภายในแสดงได้ดังภาพที่ 2.8 จากแผนผังจะเห็นว่าการอ้างตำแหน่งหน่วยความจำภายในจะอ้างได้ 2 แบบ คือ การไปที่ตำแหน่งของไบต์ (เขียนหมายเลขตำแหน่งด้านนอก) หรือการไปตำแหน่งของบิต (เขียนหมายเลขตำแหน่งด้านใน) โดยตำแหน่งของหน่วยความจำที่อ้างเป็นแบบบิต ได้จะมีตำแหน่งบิตที่แน่นอน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาพที่ 2.8 ตำแหน่งของหน่วยความจำทั้งแบบไบต์และแบบบิต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.5.6 กลุ่ม Special Function Register

1) Program Status Word

รีจิสเตอร์นี้เรียกย่อๆ ว่า PSW จะอยู่ในตำแหน่ง D0H ซึ่งสามารถเข้าถึงข้อมูลในระดับบิตได้โดยรีจิสเตอร์ตัวนี้จะเป็นบอกสภาวะต่างๆ ของไมโครคอนโทรลเลอร์ ความหมายของแต่ละบิตแสดงได้ดังตารางที่ 2.3

ตารางที่ 2.3 บิตและหน้าที่ต่างๆ ใน PSW

CY	AC	F0	RS1	RS2	OV	-	P

บิต	ชื่อบิต	ตำแหน่ง	ความหมาย
PSW.7	CY	D7H	Carry Flag
PSW.6	AC	D6H	Auxiliary Carry Flag
PSW.5	F0	D5H	Flag 0
PSW.4	RS1	D4H	บิตสำหรับเลือก Register Bank 1
PSW.3	RS0	D3H	บิตสำหรับเลือก Register Bank 0
			00 = Bank 0 ; Address 00H-07H 01 = Bank 1 ; Address 08H-0FH 10 = Bank 2 ; Address 10H-17H 11 = Bank 3 ; Address 18H-1FH
PSW.2	OV	D2H	Overflow Flow
PSW.1	-	D1H	Reserved
PSW.0	P	D0H	Even Parity Flag

1.1 แฟลกตัวทด Carry Flag (CF)

บิตนี้เป็นบิตที่ 7 ของ PSW บิตนี้จะมีความสำคัญหากมีการกระทำทางคณิตศาสตร์ โดยบิตนี้จะ Set เมื่อทำการทดของบิตที่ 7 ขณะทำการบวก หรือ Set เมื่อทำการยืมของบิตที่ 7 เมื่อเกิดการลบเลข

ค่าใน Accumulator จะเปลี่ยนเป็น 00H และบิต CY ใน PSW จะถูกเซตนอกจากนี้บิต CY สามารถเป็น "Boolean Accumulator" ได้ซึ่งอาจเรียกได้เป็นรีจิสเตอร์ขนาด 1 บิตได้

1.2 แฟลกทดช่วย Auxiliary Carry Flag

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อมีการบวกแบบ Binary-Code-Decimal (BCD) บิต Auxiliary Carry Flag (AC) หรือบิตตัวช่วยทดจะถูก Set เมื่อมีการทดจากบิตที่ 3 ไปบิตที่ 4 หรือที่ใน Lower Nibble มีค่าระหว่าง 0AH-0FH เนื่องจากรหัส BCD นี้มีค่าได้มาที่สุดแค่ 9 ถ้าหากมีการบวกเลขแบบ BCD จะต้องตามด้วยคำสั่ง DAA (Decimal Adjust Accumulator) เพื่อปรับค่าที่เกิน 9 โดยบวกเลข 6 เข้าไปทำให้รหัส BCD ที่แทนเลขฐานสิบได้

1.3 แฟลกศูนย์ Flag 0 เป็นแฟลกที่ผู้ใช้สามารถใช้งานได้ทั่วไปได้

1.4 บิตเลือกรีจิสเตอร์แบงค์ (Register Bank Select Bits)

ตามที่ทราบมาแล้วว่าใน MCS-51 จะมีรีจิสเตอร์อยู่ 4 ชุด ถ้าจะเลือกให้ชุดใดเป็นแอคทีฟจะกำหนดได้ในบิต RS1 และ RS2 ของ PSW และจะ Clear ตัวเองเมื่อระบบถูกรีเซต

1.5 แฟลกโอเวอร์โฟลว์ Overflow Flag

แฟลก OV จะถูก Set หลังจากกระทำทางคณิตศาสตร์แล้วเกิด Overflow คือจำนวนที่เกิดจากจากบวกหรือการลบมีค่าเกินกว่าจำนวนไบต์จะเป็นไปได้คือ มากกว่า +128 หรือน้อยกว่า -128

1.6 บิตพาริพี้ (Parity Bit)

บิตพารีตี้ (P) เป็นบิตที่บอกค่าพาริตี้ของรีจิสเตอร์ Accumulator ซึ่งอาจเป็นตัวตรวจสอบความถูกต้องของข้อมูลได้โดยเซตและเคลียร์ขึ้นกับอยู่กับผลที่เกิดขึ้นกับ Accumulator

2) รีจิสเตอร์ B (B Register)

รีจิสเตอร์ B อยู่ในตำแหน่ง F0H ของหน่วยความจำข้อมูลภายใน เป็นรีจิสเตอร์ที่สามารถใช้งานทั่วไปได้ โดยทั่วไปรีจิสเตอร์นี้จะใช้ผลคูณหรือหารกับรีจิสเตอร์ Accumulator เช่นการทำคำสั่ง MUL B ซึ่งเป็นการคูณแบบ 8 บิต โดยผลลัพธ์ที่ได้จะมีขนาด 16 บิต ซึ่งรีจิสเตอร์ A จะเก็บ 8 บิตต่ำ และรีจิสเตอร์ B จะเก็บ 8 บิตสูง สำหรับการหารโดยทำคำสั่ง DIV AB โดยค่าใน A จะถูกหารด้วย B ผลลัพธ์ที่ได้ถูกเก็บไว้ใน รีจิสเตอร์ AB โดยรีจิสเตอร์ B จะเก็บ 8 บิตต่ำ รีจิสเตอร์ A จะเก็บ 8 บิตสูง รีจิสเตอร์ B นี้สามารถเข้าถึงข้อมูลระดับบิตได้ โดยตำแหน่งของบิตคือตำแหน่ง F0H ถึง F7H

3) ตัวชี้สแตค (Stack Pointer)

Stack Pointer (SP) เป็นรีจิสเตอร์ขนาด 8 บิต อยู่ตำแหน่ง 81H การเขียนค่าเข้าไปในตำแหน่งที่ SP ชี้อยู่นี้เรียกว่า "Pushing" สำหรับการอ่านค่าที่ SP ชี้อยู่ เรียกว่า "Popping" ค่าของ SP จะเพิ่มขึ้นหนึ่งก่อนที่จะเขียนข้อมูลลงไป และจะลดลงหนึ่งเมื่ออ่านข้อมูลออกมาแล้ว หากโปรแกรมคำสั่ง CALL จะใช้รีจิสเตอร์สแตกนี้เก็บค่าตำแหน่งเดิมของโปรแกรม (PC) ก่อนที่จะทำโปรแกรมย่อยเสร็จแล้วจะคืนค่าในสแตกให้กับ PC ตามเดิม โดยปกติค่าของ PC จะกำหนดให้อยู่ใน RAM ภายใน

ถ้าใช้เบอร์ 8031,8051 จะเก็บค่าสแตกได้ 32 Byte เพราะหน่วยความจำของ RAM ภายในจะสิ้นสุดที่ 7FH แต่เรากำหนดให้ SP มีค่าเท่ากับ 5FH ซึ่งจะเริ่มใช้งานที่ตำแหน่ง 60H ถ้าหาก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MCS-51 ถูกรีเซต ค่า SP จะถูกกำหนดเองเป็น 07H ซึ่งจะเห็นว่าเท่ากับ Register Bank 1 ถ้าหากงานที่ออกแบบขึ้น จะต้องใช้ Register Bank 1 ด้วยการกำหนดค่า SP เสียก่อน

4) รีจิสเตอร์ Data Pointer (DPTR)

รีจิสเตอร์นี้ใช้สำหรับตัวชี้ตำแหน่งรหัสโปรแกรมหรือข้อมูลในหน่วยความจำ โดยเป็นรีจิสเตอร์ขนาด 16 บิต ซึ่งประกอบไปด้วยรีจิสเตอร์ 2 ตัว คือ DPL ตำแหน่งที่ 82H โดยเก็บเป็น 8 บิตต่ำ และ DPH ตำแหน่งที่ 83H โดยจะเก็บค่า 8 บิตสูง ถ้ารีจิสเตอร์สองตัวนี้จะรวมตัวกันกลายเป็นรีจิสเตอร์ 16 บิต

5) รีจิสเตอร์พอร์ต (Port Register)

ใน MCS-51 ค่าของพอร์ตจะหมายถึง ค่าของหน่วยความจำด้วย หากต้องการส่งข้อมูลออกไปที่พอร์ต ก็เพียงแต่เขียนข้อมูลไปที่หน่วยความจำตำแหน่งที่พอร์ตนั้นอยู่ และถ้าหากจะอ่านข้อมูลจากพอร์ต ก็เพียงอ่านข้อมูลจากตำแหน่งที่หน่วยความจำที่พอร์ตนั้นอยู่ ใน MCS-51 พอร์ต 0 จะอยู่ที่ตำแหน่ง 80H, พอร์ต 1 จะอยู่ที่ตำแหน่ง 90H, พอร์ต 2 จะอยู่ที่ตำแหน่ง A0H และพอร์ต 3 จะอยู่ที่ตำแหน่ง B0H พอร์ต 0,2 และ 3 โดยทั่วไปแล้วจะไม่ใช้ ถ้ามีการติดต่อกับหน่วยความจำภายนอกหรือพอร์ตพิเศษ (เช่น Interrupts, Serial Port etc) โดยปกติแล้วจะใช้พอร์ต 1 ในการติดต่อกับอุปกรณ์ภายนอกพอร์ตทุกพอร์ตสามารถอ้างข้อมูลในระดับบิตได้

6) รีจิสเตอร์เวลา (Timer Register)

ใน MCS-51 เบอร์ 8051 จะมีรีจิสเตอร์ที่ใช้นับและจับเวลาขนาด 16 บิต 2 ตัว คือ Timer 0 อยู่ที่ตำแหน่ง 8AH และ 8CH โดยตำแหน่ง 8AH หมายถึง TL0 ซึ่งจะเป็น 8 ไบต์ต่ำ และ 8CH หมายถึง 8 ไบต์สูง TH0 รีจิสเตอร์อีกตัวคือ Timer 1 โดยแบ่งเป็น TL 1 อยู่ที่ตำแหน่ง 8BH เป็นไบต์ต่ำ และ TH1 อยู่ที่ตำแหน่ง 8DH เป็นไบต์สูง การใช้ Timer จะกำหนดการทำงานในรีจิสเตอร์ TMOD (Timer/Counter Control Register) ซึ่งจะอยู่ที่ตำแหน่ง 88H

7) รีจิสเตอร์พอร์ทอนุกรม (Serial Port Register)

MCS-51 จะมีพอร์ตสื่อสารอนุกรม (Serial Port) อยู่ภายในชิพที่สามารถจะรับหรือส่งข้อมูลได้โดยติดต่อผ่านรีจิสเตอร์ SBUP (Serial Data Buffer) ซึ่งอยู่ตำแหน่งที่ 99H โดยถ้าต้องการส่งข้อมูลไปที่รีจิสเตอร์ตัว Serial Port สามารถโปรแกรมให้ทำงานได้ 4 โหมด โดยโปรกแกรมผ่านรีจิสเตอร์ SCON (Serial Control Register) ตำแหน่ง 98H

8) รีจิสเตอร์อินเทอร์รัพ (Interrupt Port Register)

MCS-51 สามารถ Interrupt ได้ 5 ตำแหน่ง โดยมี 2-Priority ตัว Interrupt นี้จะถูก Disable หลังจากที่ระบบถูกเซต และจะ Enabled หลังจากเขียนข้อมูลที่รีจิสเตอร์ IE หรือตำแหน่ง A8H ลำดับความสำคัญสามารถเซตได้ที่รีจิสเตอร์ IP หรือตำแหน่ง B8H

9) Power Control Register (PCON)

72649
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รีจิสเตอร์ PCON อยู่ที่ตำแหน่ง 87H ใช้หยุดการทำงานของ MCS-51 โดยจะหยุดจ่ายสัญญาณให้ระบบ ทำให้ข้อมูลต่างๆ ภายใน MCS-51 ไม่มีการเปลี่ยนแปลงนอกจากนี้ยังลดพลังงานไฟฟ้าที่จ่ายให้ MCS-51 ลงด้วย

2.6 การขับโมดูลแสดงผลแบบผลึกเหลว (LCD module)

ในการขับโมดูล LCD จะมีส่วนประกอบหลักๆ 3 ส่วน ดังนี้

1) ตัวแสดงผล (Display) ภายในเป็นผลึกเหลวที่สามารถแสดงผลโดยอาศัยแสงจากภายนอก ดังนั้น จึงต้องมีมุมในการมองข้อมูลที่แสดงผลบนจอ LCD

2) ตัวควบคุม (controller) เป็นตัวรับข้อมูลจากอุปกรณ์ภายนอก มาควบคุมการทำงานของโมดูล LCD เช่น ลบจอภาพ แสดงตัวอักษร หรือเลื่อนเคอร์เซอร์ เป็นต้น ตัวควบคุมนี้ใช้ชิพควบคุมโดยเฉพาะที่นิยมใช้คือ เบอร์ HD44780 และ HD61830 โดย HD44780 จะใช้ควบคุม LCD แบบอักขระ ส่วน HD61830 ใช้ควบคุม LCD แบบกราฟิก

3) ตัวขับ (driver) เป็นตัวรับสัญญาณจากตัวควบคุมมาขับให้ตัวแสดงผลแสดงข้อมูลตามที่กำหนด ชิพที่ใช้ทำหน้าที่เป็นตัวขับนี้ได้แก่เบอร์ HD44100H และ MSM5259 เป็นต้น

2.6.1 โครงสร้างภายในของตัวควบคุมโมดูล LCD

ในการใช้งานโมดูล LCD จำเป็นต้องทำความเข้าใจเกี่ยวกับโครงสร้างและคำสั่งที่ใช้ในการควบคุมเสียให้ดีก่อนไดอะแกรมภายในชิพควบคุม LCD เบอร์ HD44780 ซึ่งใช้โมดูล LCD แบบอักขระ ประกอบด้วย

1) บัฟเฟอร์อินพุตเอาต์พุต เป็นส่วนที่ใช้ในการติดต่อรับส่งข้อมูลกับอุปกรณ์ภายนอกเพื่อที่จะถ่ายทอดข้อมูลเข้าออกภายในตัวควบคุม

2) รีจิสเตอร์คำสั่ง (Instruction Register : IR) เป็นรีจิสเตอร์ใช้รับข้อมูลคำสั่งจากอุปกรณ์ภายนอก เพื่อนำไปควบคุมการแสดงผล

3) รีจิสเตอร์ข้อมูล (Data Register : DR) เป็นรีจิสเตอร์ใช้รับข้อมูลจากอุปกรณ์ภายนอก เพื่อถ่ายทอดต่อไปยังหน่วยความจำที่ทำหน้าที่เก็บข้อมูลแสดงผล หรือนำข้อมูลไปสร้างตัวอักขระเพิ่มเติมในแรมเก็บตัวอักษร

4) แรมเก็บข้อมูลแสดงผล (Display Data RAM : DDRAM) เป็นหน่วยความจำแรมทำหน้าที่ เก็บข้อมูลที่มาจากรีจิสเตอร์ DR ตัวควบคุมจะนำข้อมูลใน DDRAM นี้ไปเปิดตารางของตัวอักษรที่เก็บไว้ในหน่วยความจำรอมและแรมเก็บตัวอักษร เพื่อนำไปแสดงที่ดัวแสตงผล

5) รอมเก็บตัวอักษร (Character Generator ROM : CGROM) เป็นหน่วยความจำรอมที่ใช้เก็บข้อมูลตัวอักษรหรือสัญลักษณ์ที่สามารถอ่านออกไปแสตงที่ตัวแสตงผลได้ มีขนาต 7,200 บิต โดยจะถูกอ่านด้วยค่าของข้อมูลใน DDRAM

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

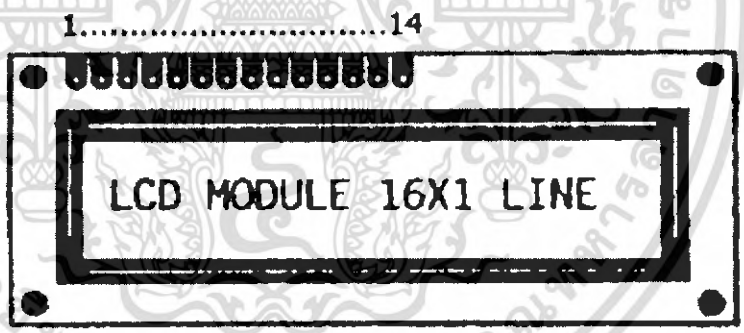
6) แรมเก็บตัวอักษร (Character Generator RAM : CGRAM) เป็นหน่วยความจำแรมที่ใช้เก็บตัวอักษรที่มีการสร้างเพิ่มเติมขึ้นมาใหม่ ในกรณีที่ตัวอักษรใน CGRAM มีเพียงพอ มีขนาด 512 บิต การเขียนและอ่านค่าไปใช้นั้นทำได้เช่นเดียวกับ CGRAM คือ เขียนข้อมูลลงใน DDRAM แล้วตัวควบคุมจะมาอ่านค่าจาก CGRAM เอง

แฟลก BUSY เป็นส่วนที่ทำหน้าที่แจ้งสถานะการทำงานของตัวควบคุมให้อุปกรณ์ภายนอกทราบว่าตัวควบคุมพร้อมที่จะรับข้อมูลหรือคำสั่งหรือไม่ ดังนั้นก่อนการส่งข้อมูลหรือคำสั่งมายังตัวควบคุม ต้องตรวจสอบสถานะของแฟลก BUSY ก่อน

2.6.2 โมดูล LCD ขนาด 16 ตัวอักษร 1 บรรทัด (LCD 16×1)

สำหรับโมดูล LCD ที่ยกมาใช้ในการเรียนรู้ในการทดลอง เป็นขนาด 16 ตัวอักษร 1 บรรทัด เนื่องจากราคาถูก หาง่าย และเป็นโมดูล LCD ที่มีโครงสร้างเป็นมาตรฐาน มีผู้ผลิตหลายราย และมีการระบุเบอร์แตกต่างกันออกไปตามผู้ผลิต อาทิ LM020L ของฮิตาชิ, DMC-16117A ของออปเทร็กซ์ (Optrax) เป็นต้น แต่อย่างไรก็ตามคอนโทรลเลอร์ที่ใช้คือเบอร์เดียวกันนั่นคือเบอร์ HD44750 ของฮิตาชิ

โมดูล LCD ขนาด 16×1 มีขาต่อใช้งานทั้งสิ้น 14 ขา มีการจัดขาดังภาพที่ 2.9 สำหรับรายละเอียดการทำงานของแต่ละขามีดังนี้



ภาพที่ 2.9 ภาพร่างและการจัดขาโมดูล LCD แบบอักขระ

1) VSS (ขา 1) ต่อกราวด์

2) VDD (ขา 2) ต่อไฟเลี้ยง +5 โวลต์

3) Vo (ขา 3) เป็นขาอินพุตรับแรงดันเพื่อปรับความเข้มข้นของการแสดงผล

4) RS (ขา 4) เป็นขาอินพุตใช้ในการแยกชนิดของข้อมูลที่ทำการประมวลผลในขณะนั้นว่าเป็นคำสั่งสำหรับรีจิสเตอร์ IR หรือเป็นข้อมูลสำหรับรีจิสเตอร์ DR โดยถ้าขาที่ส่งมาเป็น "0" ข้อมูลที่ส่งมาจะเป็นคำสั่ง แต่ถ้าที่ขานี้เป็น "1" ข้อมูลที่ส่งมาจะเป็นข้อมูลสำหรับการแสดงผล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5) R/W (ขา 5) เป็นขาที่ใช้เลือกการอ่านหรือเขียนข้อมูลกับโมดูล LCD ถ้าเป็น "0" เป็นการกำหนดให้เขียนข้อมูล แต่ถ้าเป็น "1" จะเป็นการอ่านข้อมูล

6) E (ขา 6) เป็นขาสำหรับสัญญาณพัลส์เอ็นเอเบิลโมดูล LCD ให้ทำงาน

7) D0-D7 (ขา 7-14) ใช้เป็นทางผ่านของข้อมูลระหว่าง LCD กับอุปกรณ์ภายนอกขนาด 8 บิต

อนึ่ง ขา RS,R/W และ E จะใช้ร่วมกัน โดยมีความสัมพันธ์แสดงในตารางที่ 2.4

ตารางที่ 2.4 แสดงความสัมพันธ์ในการทำงานของขา RS,R/W และ E ของโมดูล LCD แบบอักขระ

RS	R/W	E	การทำงาน
0	0		เขียนคำสั่ง
0	1		อ่านสถานะของโมดูล LCD
1	0		เขียนข้อมูล
1	1		อ่านข้อมูล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3
การออกแบบและการสร้างการวัดอุณหภูมิที่ส่งข้อมูลแบบไร้สาย

3.1 กล่าวนำ

ระบบบัส 1 สาย (1-Wire Bus) เป็นระบบสื่อสารข้อมูลอนุกรมที่มีความชาญฉลาดและใช้จำนวนสายเพียงหนึ่งเส้นเท่านั้น โดยไม่ต้องมีสายสัญญาณนาฬิกามาควบคุมจังหวะการถ่ายทอดข้อมูลเหมือนกับระบบสื่อสารข้อมูลอนุกรมในแบบอื่นๆ เนื่องจากสายข้อมูลจะทำหน้าที่เสมือนหนึ่งเป็นสายสัญญาณนาฬิกาในตัว ส่วนค่าข้อมูลจะพิจารณาจากลักษณะของรูปสัญญาณที่ปรากฏบนสายสัญญาณแต่ละช่องของเวลาหรือเรียกว่า ไทม์สล็อต (time-slot) โดยคาบเวลาต่ำสุดและสูงสุดของสถานะต่างๆ ในการสื่อสารข้อมูลในแต่ละไทม์สล็อตมีการกำหนดขอบเขตไว้อย่างชัดเจน การถ่ายทอดข้อมูลจะเกิดขึ้นในแต่ละไทม์สล็อตนั้น รูปแบบการถ่ายทอดข้อมูลเป็นแบบอะซิงโครนัสในระดับบิต ไม่มีการกำหนดความยาวข้องข้อมูลเป็นระดับไบต์

การสื่อสารข้อมูลแบบนี้ผู้คิดค้น คือ ดัลลัสเซมิคอนดัคเตอร์ ดังนั้นจึงเรียกระบบสื่อสารแบบนี้ว่า ระบบสื่อสารข้อมูลดัลลัสหนึ่งสาย (The Dallas 1-Wire Bus)

3.2 คุณสมบัติของไทม์สล็อต

อุปกรณ์มาสเตอร์จะเป็นอุปกรณ์เพียงตัวเดียวบนระบบบัสหนึ่งสายนี้ ที่สามารถทำการอินนิเชียลสายสัญญาณได้ โดยอุปกรณ์มาสเตอร์จะกำเนิดจุดเริ่มต้นของไทม์สล็อตด้วยการทำให้สายสัญญาณเป็นลอจิกต่ำในช่วงเวลาหนึ่งจากนั้นก็จะทำให้กลับมาเป็นลอจิกสูง ถ้าหากอุปกรณ์สเลฟต้องการส่งข้อมูลมายังอุปกรณ์มาสเตอร์ อุปกรณ์สเลฟจะเป็นตัวควบคุมสภาวะของสายสัญญาณต่อไปจนเสร็จสิ้นกระบวนการ แต่หากอุปกรณ์มาสเตอร์ต้องการส่งข้อมูลก็สามารถดำเนินการต่อไปได้เลย

3.2.1 ฟังก์ชันของไทม์สล็อตที่กำหนดโดยอุปกรณ์มาสเตอร์

ประกอบด้วยการทำงาน 4 ฟังก์ชัน คือ

1) การรีเซต (RESET) ใช้ในการเริ่มต้นติดต่อกับอุปกรณ์สเลฟ

2) การอ่านข้อมูล (READ DATA) ใช้อ่านข้อมูลที่ส่งมาจากอุปกรณ์สเลฟ

3) การเขียนข้อมูล "1" (WRITE ONE) ใช้สำหรับเขียนข้อมูล "1" ไปยังอุปกรณ์สเลฟผ่านสายสัญญาณของระบบ

4) การเขียนข้อมูล "0" (WRITE ZERO) ใช้สำหรับเขียนข้อมูล "0" ไปยังอุปกรณ์สเลฟผ่านสายสัญญาณของระบบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2.2 ฟังก์ชันของไทม์สล็อตที่กำหนดโดยอุปกรณ์สเลฟ

มีอยู่ทั้งสิ้น 3 ฟังก์ชันด้วยกัน คือ

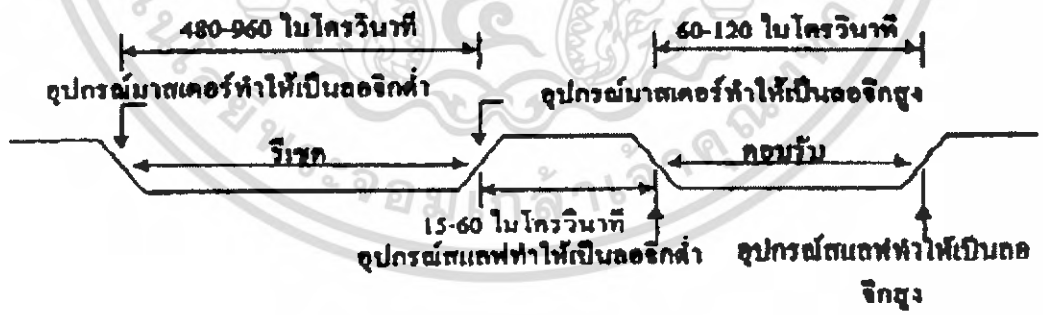
1) การตอบสนอง (PRESENCE) ใช้สำหรับตอบสนองการติดต่อจากอุปกรณ์มาสเตอร์โดยอุปกรณ์สเลฟตัวที่เลือกจากอุปกรณ์มาสเตอร์จะต้องส่งสัญญาณตอบสนองบนสายสัญญาณ เพื่อแจ้งให้อุปกรณ์มาสเตอร์ทราบว่า ขณะนี้สามารถติดต่อกันได้แล้ว

2) การเขียนข้อมูล "1" (WRITE ONE) ใช้สำหรับเขียนข้อมูล "1" ไปยังอุปกรณ์มาสเตอร์ผ่านสายสัญญาณของระบบซึ่งสัมพันธ์กับไทม์สล็อตการอ่านข้อมูลของอุปกรณ์มาสเตอร์

3) และการเขียนข้อมูล "0" (WRITE ZERO) ใช้สำหรับส่งข้อมูล "0" ไปยังอุปกรณ์มาสเตอร์ผ่านสายสัญญาณของระบบซึ่งสัมพันธ์กับไทม์สล็อตการอ่านข้อมูลของอุปกรณ์มาสเตอร์ การแยกแยะฟังก์ชั่นของแต่ละไทม์สล็อต จะใช้ความยาวของคาบเวลาและลักษณะของรูปสัญญาณเป็นตัวกำหนดและทุกครั้งที่มีการเปลี่ยนแปลงฟังก์ชั่น ต้องทำให้สายสัญญาณอยู่ในสภาวะว่างเสมอ ซึ่งก็คือ การทำให้สัญญาณเป็นลอจิกสูงอย่างน้อยเป็นเวลา 1 ไมโครวินาที

3.2.3 ไทม์สล็อตการรีเซตและการตอบสนอง

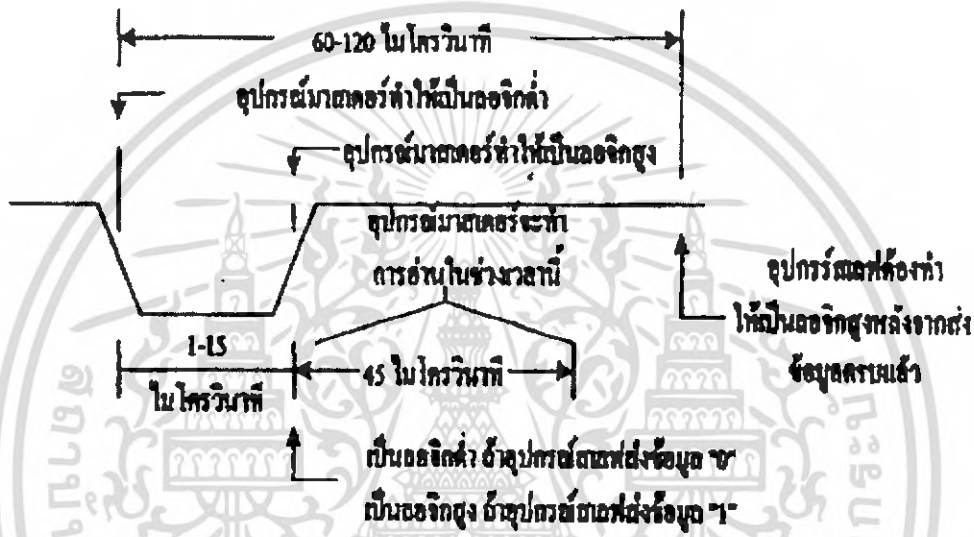
อุปกรณ์มาสเตอร์ทำให้เกิดการรีเซตบนสายสัญญาณ เพื่อแจ้งอุปกรณ์สเลฟด้วยการกำหนดให้สายสัญญาณเป็นลอจิกต่ำต่อเนื่องอย่างน้อยเป็นเวลา 480 ไมโครวินาที หลังจากนั้นถ้ามีอุปกรณ์สเลฟต่ออยู่บนสายสัญญาณมีการตอบสนองสัญญาณรีเซตนั้นด้วยสัญญาณตอบสนอง โดยการทำให้สัญญาณเป็นลอจิกต่ำต่อเนื่องนานประมาณ 60-240 ไมโครวินาที หลังจากสัญญาณรีเซตปรากฏประมาณ 15-60 ไมโครวินาที



ภาพที่ 3.1 ไทม์สล็อตของการรีเซตและการตอบรับของอุปกรณ์บนระบบบัสหนึ่งสาย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อุปกรณ์สเลฟจะส่งข้อมูลมายังอุปกรณ์มาสเตอร์ โดยถ้าข้อมูลเป็น "0" อุปกรณ์สเลฟจะทำให้สายสัญญาณเป็นลอจิกต่ำนานประมาณ 45 ไมโครวินาที แล้วทำให้สายสัญญาณกลับมาสู่สภาพลอจิกสูงอีกครั้ง แต่ถ้าข้อมูลเป็น "1" อุปกรณ์สเลฟจะทำให้สายสัญญาณเป็นลอจิกสูงต่อเนื่องไปอีกจะต้องใช้เวลารวมกันไม่เกิน 120 ไมโครวินาที ในขณะที่อุปกรณ์มาสเตอร์จะต้องใช้เวลาในการอ่านข้อมูลอยู่ระหว่าง 15-60 ไมโครวินาที หลังเริ่มต้นไทม์สล็อตนี้ ในภาพที่ 3.2 แสดงรูปสัญญาณของไทม์สล็อตการอ่านข้อมูลของอุปกรณ์มาสเตอร์ ซึ่งเหมือนกับการเขียนข้อมูลของอุปกรณ์และไทม์สล็อตทั้งสองเกิดขึ้นในช่วงเวลาเดียวกัน กล่าวคือ เมื่ออุปกรณ์มาสเตอร์อ่าน อุปกรณ์สเลฟก็ต้องทำการเขียน

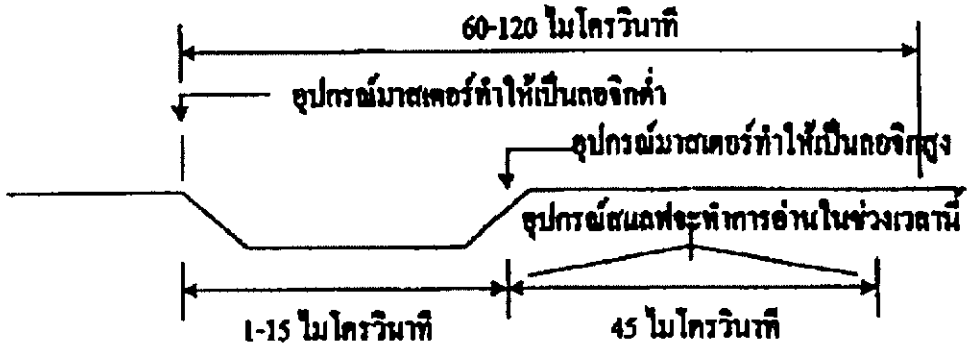


ภาพที่ 3.2 ไทม์สล็อตการอ่านข้อมูลอุปกรณ์มาสเตอร์และการเขียนข้อมูลอุปกรณ์สเลฟ

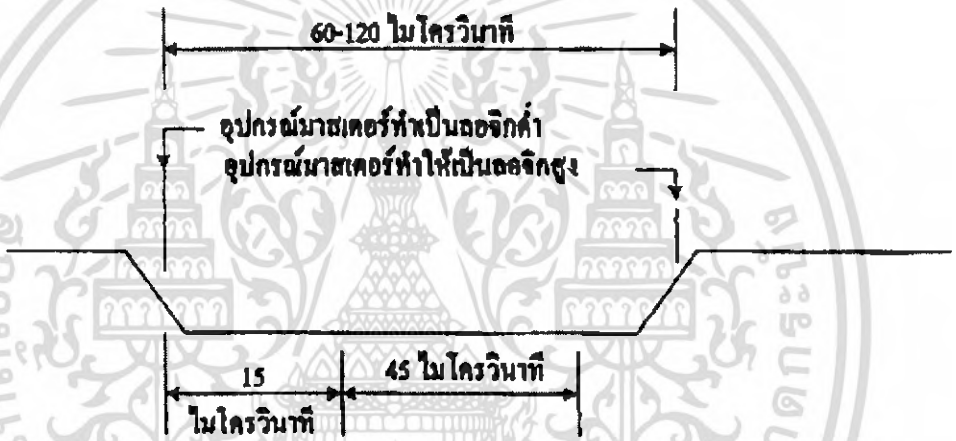
3.2.5 ไทม์สล็อตการเขียนข้อมูลของอุปกรณ์มาสเตอร์

เมื่ออุปกรณ์มาสเตอร์ต้องการที่จะเขียนข้อมูล อุปกรณ์มาเตอร์จะต้องทำให้สายสัญญาณเป็นลอกจิกต่ำประมาณ 1-15 ไมโครวินาที จากนั้นต้องทำให้สถานะของสายกลับมาเป็นลอจิกสูงแล้วทำการเขียนข้อมูลได้ทันที ถ้าข้อมูลที่ต้องการเขียนไปยังอุปกรณ์สเลฟเป็น "0" อุปกรณ์มาสเตอร์จะทำให้สายสัญญาณเป็นลอจิกต่ำนานประมาณ 45 ไมโครวินาที แล้วทำให้สายสัญญาณกลับมาสู่สภาวะลอจิกสูงอีกครั้งหนึ่ง แต่ถ้าการเขียนข้อมูล "1" อุปกรณ์จะทำให้สายสัญญาณเป็นลอจิกสูงต่อเนื่องไปอีก 45 ไมโครวินาที รวมเวลาทั้งหมดในไทม์สล็อตนี้ประมาณ 60-120 ไมโครวินาที จากภาพที่ 3.3 แสดงรูปสัญญาณของไทม์สล็อตการเขียนข้อมูลของอุปกรณ์มาสเตอร์ซึ่งมีลักษณะเหมือนกับการอ่านข้อมูลของอุปกรณ์สเลฟ และไทม์สล็อตทั้งสองก็จะเกิดขึ้นในช่วงเวลาเดียวกัน กล่าวคือ เมื่ออุปกรณ์มาสเตอร์เขียนข้อมูลอุปกรณ์สเลฟก็ต้องทำการอ่านข้อมูล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาพที่ 3.3 ไทม์สล็อตการเขียนข้อมูล "1" ของอุปปกรณ์มาสเตอร์



ภาพที่ 3.4 ไทม์สล็อตการเขียนข้อมูล "0" ของอุปปกรณ์มาสเตอร์

3.3 รูปแบบการสื่อสารข้อมูลแบบหนึ่งสาย (1-WIRE™ Communication Protocol)

ในการติดต่อสื่อสารข้อมูลในแบบบัสหนึ่งสาย อุปกรณ์มาสเตอร์ก็จะสามารถติดต่อกับอุปกรณ์สเลฟได้ครั้งละหนึ่งตัวเท่านั้น ดังนั้นอุปกรณ์สเลฟแต่ละตัวต้องมีข้อมูลกำหนดแอดเดรสเฉพาะตัวโดยเก็บไว้ในหน่วยความจำรอมในอุปกรณ์สเลฟตัวนั้น โดยปกติอุปกรณ์สเลฟในระบบบัสหนึ่งสายของ DALLAS นี้จะมีหน่วยความจำขนาด 64 บิต หรือ 8 ไบต์ สำหรับเก็บข้อมูลต่างๆ ที่สำคัญของอุปกรณ์แต่ละตัว ซึ่งประกอบด้วย

1. รหัสของตระกูลจำนวน 8 บิต
2. เลขหมายประจำตัว (Serial number) จำนวน 48 บิต
3. รหัสตรวจสอบความผิดพลาด (CRC : Cyclical Reduncy Cheek) จำนวน 8 บิต
4. ผู้ใช้สามารถอ่านข้อมูลประจำตัวของอุปกรณ์สเลฟได้ ด้วยการใช้คำสั่งอ่าน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หน่วยความจำรอม (READ ROM) ในกรณีที่สายสัญญาณมีอุปกรณ์สเลฟเพียงตัวเดียว ไม่จำเป็นต้องอ้างแอดเดรสในการติดต่อ

รูปแบบการติดต่อบนสายระบบบัสหนึ่งสายจะเริ่มต้นขึ้นเมื่ออุปกรณ์มาสเตอร์ทำการรีเซต และกำหนดแอดเดรสของอุปกรณ์ที่ทำการติดต่อกับหน่วยความจำรอมหรือสคิปรอม (Skip ROM) จากนั้นรอการตอบรับจากอุปกรณ์สเลฟเมื่ออุปกรณ์ตอบรับสมบูรณ์ก็จะสามารถเริ่มต้น ขั้นตอนการอ่านหรือเขียนข้อมูลต่อไป

3.4 การกำหนดค่าเวลาสำหรับติดต่อกับอุปกรณ์บนระบบบัส 1 สาย

ในการทำงานบนบัสหนึ่งสายนี้ของไมโครคอนโทรลเลอร์ MCS-51 จะต้องเขียนโปรแกรมเพื่อสร้างสัญญาณให้มีรูปแบบตรงกับข้อกำหนดการสื่อสารชนิดนี้ที่เรียกว่าไทม์สล็อต ซึ่งจะต้องมีการหน่วงเวลาเป็นช่วงสั้นๆ เพื่อให้ตรงกับเงื่อนไขในการสื่อสาร เนื่องจากในการเขียนโปรแกรมภาษา C นั้น คำสั่งแต่ละคำสั่งจะใช้เวลามาน้อยแตกต่างกันซึ่งไม่อาจจะคาดเดาได้ นอกจากจะดูจากไฟล์ลิสติ้ง (Listing file) ที่ C คอมไพเลอร์สร้างขึ้นจากการแปลงคำสั่งภาษา C เป็นภาษาแอสเซมบลี ซึ่งแต่ละคำสั่งของภาษาแอสเซมบลีจะใช้เวลาที่แน่นอน ซึ่งเป็นจำนวนหน่วยของแมชชีนไซเคิล โดยที่

เวลา 1 แมชชีนไซเกิล = 12 /f_{XTAL} สำหรับไมโครคอนโทรลเลอร์ MCD-51 มาตรฐานทั่วไป

เวลา 1 แมชชีนไซเกิล = 6 /f_{XTAL} สำหรับไมโครคอนโทรลเลอร์ MCD-51 เบอร์ P89C51RD2HBP และ P89C51RD2BN เมื่อเลือกโหมด 6 สัญญาณนาฬิกาต่อไซเคิล

สำหรับการวิจัยในปริญญานิพนธ์นี้ จะใช้ไมโครคอนโทรลเลอร์ MCD-51 เบอร์ P89C51RD2HBP ที่เลือกโหมด 6 สัญญาณนาฬิกาต่อไซเคิล ส่วนสัญญาณนาฬิกาหลักใช้คริสตอลความถี่ 11.0529 MHz

ดังนั้นเวลา 1 แมชชีนไซเกิล = 6 /f_{XTAL} = 6/11.0529×10^6 = 0.54 ไมโครวินาที

แต่ถ้าใช้ไมโครคอนโทรลเลอร์ MCD-51 มาตรฐานกับคริสตอลความถี่ 11.0529 MHz

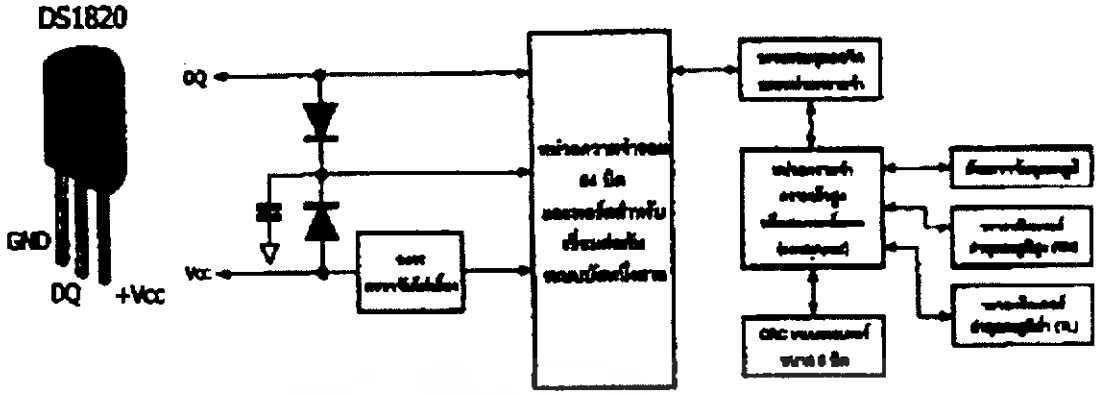
ดังนั้นเวลา 1 แมชชีนไซเกิล = 12 /f_{XTAL} = 12/11.0529×10^6 = 11.08 ไมโครวินาที

ในการเขียนคำสั่งซึ่งเรียกจากไฟล์ไลบารีร่วมกับคำสั่ง ซึ่งใช้หน่วงเวลาให้แต่ละไทม์สล็อตมีค่าตรงตามข้อกำหนดของการสื่อสารข้อมูลบนบัสหนึ่งสาย

3.5 การติดต่อกับอุปกรณ์ในระบบบัส 1 สายของไมโครคอนโทรลเลอร์ MCS-51

ลักษณะของไอซีตรวจวัดอุณหภูมิ DS1820 เป็นไอซีตรวจวัดอุณหภูมิที่ใช้การติดต่อแบบระบบบัสหนึ่งสายมีขาต่อใช้งานเพียงสามขาคือ DQ ซึ่งเป็นขาเชื่อมต่อกับระบบบัส ขาต่อไฟเลี้ยงภายนอกและขากราวด์ และมีโครงสร้างภายในดังภาพที่ 3.5

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาพที่ 3.5 โครงสร้างการทำงานในไอซีตรวจจับอุณหภูมิ

หัวใจสำคัญของไอซี DS1820 อยู่ที่ตรวจวัดอุณหภูมิและหน่วยความจำเร็ว ที่เรียกว่า สแครตซ์แพด (Scratchpad) มีการจัดสรรหน่วยความจำส่วนนี้แสดงในตารางที่ 3.1 เมื่อตรวจวัดอุณหภูมิก็จะนำค่าที่วัดได้นี้มาเก็บไว้ใน สแครตซ์แพด ที่ไบต์ 0 และ 1 ทั้งนี้เนื่องจากไอซี DS1820 สามารถให้ข้อมูลอุณหภูมิที่ทำการวัดได้ และให้แจ้งเตือนเมื่อค่าอุณหภูมิที่สูงขึ้น หรือต่ำลงถึงค่าที่กำหนดโดยค่าอุณหภูมิที่กำหนดนี้จะเก็บไว้ในที่ สแครตซ์แพด ในไบต์ที่ 2 และ 3

ตารางที่ 3.1 การจัดสรรพื้นที่ของสแครตซ์แพดใน DS1820

	ไบต์
ข้อมูลอุณหภูมิไบต์ต่ำ (TL)	0
ข้อมูลอุณหภูมิไบต์สูง	1
ข้อมูลอุณหภูมิค่าสูง	2
ข้อมูลอุณหภูมิค่าต่ำ (TL)	3
สำรองไว้	4
สำรองไว้	5
รีจิสเตอร์เก็บค่าการนับ	6
รีจิสเตอร์เก็บค่าการนับต่อ °C	7
CRC	8

3.6 คำสั่งเพื่อควบคุมการทำงานของ DS1820

ในการติดต่อกับไอซี DS1820 จะต้องมีคำสั่งที่ต้องส่งแก่ DS1820 เนื่องจากการใช้งานรูปแบบการทำงาน คำสั่งที่ใช้มากที่สุดมีด้วยกัน 3 คำสั่งดังนี้

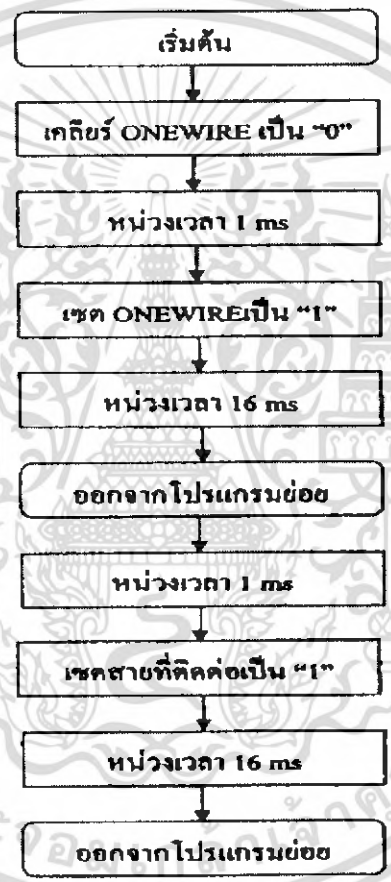
1) คำสั่งไม่ติดต่อกับหน่วยความจำหรือสคริปรอม (Skip ROM) เนื่องจากในการใช้งาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DS1820 โดยปกติแล้ว DS1820 อยู่บนสายสัญญาณเพียงตัวเดียว จึงไม่จำเป็นต้องใช้ข้อมูลกำหนดแอดเดรส ดังนั้นจึงไม่ต้องติดต่อกับหน่วยความจำรอมเพื่ออ่านข้อมูลของคำสั่งสคริปรอมที่ต้องทำให้ DS1820 คือ 0CCH

2) คำสั่งแปลงอุณหภูมิ (Convert Temperature) มีค่าเท่ากับ 44H เมื่อส่งคำสั่งนี้ให้ DS1820 จะต้องทำการวนลูปรออย่างน้อย 200 มิลลิวินาที เพื่อที่จะให้ DS1820 ได้ใช้เวลาในการแปลงค่าอุณหภูมิเป็นข้อมูลดิจิตอลมาเก็บไว้ในสแครตซ์แพด

3) คำสั่งอ่านข้อมูลจากสแครตซ์แพด (Read Scratchpad) มีค่าเท่ากับ 0BEH เมื่อส่งคำสั่งนี้ให้ DS1820 จะทยอยส่งข้อมูลค่าอุณหภูมิออกมาทั้งหมด

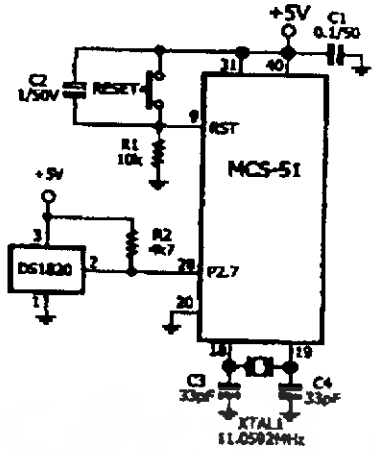


ภาพที่ 3.6 โฟลว์ชาร์ตและรายละเอียดโปรแกรมย่อยการรีเซต DS1820

3.7 การเชื่อมต่อกับไมโครคอนโทรลเลอร์ MCS-51

แสดงการเชื่อมต่อในภาพที่ 3.7 การเชื่อมต่อใช้พอร์ตเพียง 1 ขาเท่านั้นสำหรับการเชื่อมต่อกับ DS1820 โดยต้องมีตัวต้านทานค่า 4.7 KΩ ต่อพูลอัพกับไฟเลี้ยง ±5 V จากนั้นทำการเขียนโปรแกรมเพื่อติดต่อกัน โดยใช้รูปแบบมาตรฐานระบบบัสหนึ่งสายของดัลลัส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

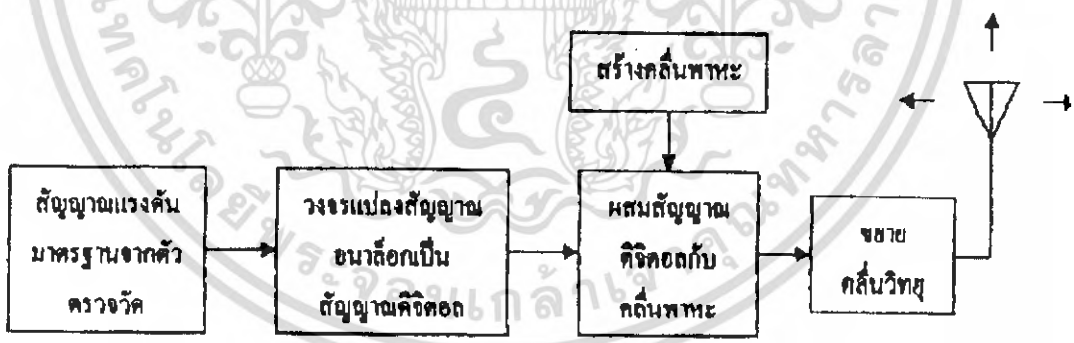


ภาพที่ 3.7 การเชื่อมต่อ DS1820 กับไมโครคอนโทรลเลอร์ MCS-51

3.8 แบบจำลองการทดลอง

3.8.1 การรับ-ส่งสัญญาณข้อมูลแบบไร้สาย

จากแนวคิดของการสื่อสารด้วยคลื่นวิทยุ จึงนำเอาหลักการทำงานของการรับ-ส่งสัญญาณด้วยคลื่นวิทยุมาประยุกต์ใช้ในงานนี้ ทำให้เกิดความสะดวกในการตรวจวัด โดยจะใช้คลื่นวิทยุความถี่สูง (UHF) เป็นตัวกลางในการรับ-ส่งข้อมูล เนื่องจากไม่มีสายสัญญาณที่เป็นตัวกลางระหว่างอุปกรณ์เซนเซอร์ (ชุดส่ง) กับอุปกรณ์แสดงผล (ชุดรับ) ดังนั้นจึงสามารถนำชุดอุปกรณ์นี้ไปตรวจวัดอุณหภูมิที่จุดใดๆ ก็ได้ที่คลื่นวิทยุสามารถเคลื่อนที่ไปถึง

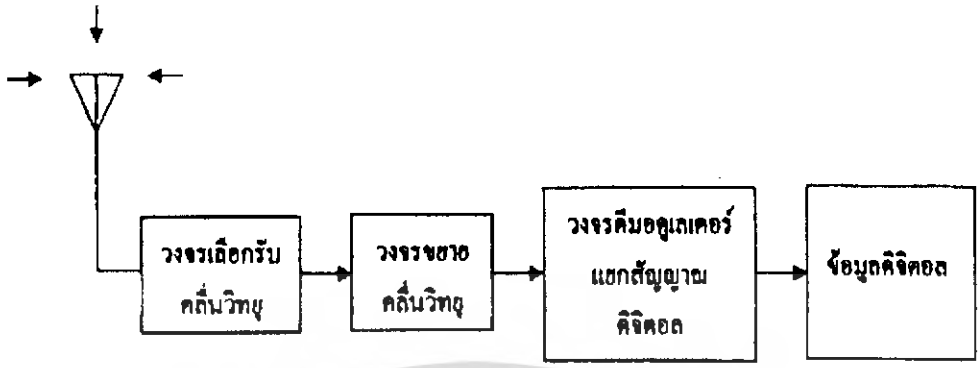


ภาพที่ 3.8 บล็อคไดอะแกรมของชุดส่ง

จากบล็อคไดอะแกรมภาพที่ 3.8 เริ่มด้วยวงจรออสซิลเลเตอร์ (Oscillator) จะสร้างคลื่นวิทยุที่เป็นคลื่นพาหะมีความถี่ตามที่ต้องการ จะส่งป้อนเข้าไปยังวงจรมอดูเลเตอร์ สัญญาณข้อมูลที่เป็นแรงดันมาตรฐานจากตัวตรวจวัด (Sensor) ผ่านวงจรแปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิตอลเข้า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ไปผสมกับคลื่นพาหะในวงจรมอดูเลเตอร์ แล้วส่งสัญญาณดังกล่าวไปขยายให้มีกำลังแรงขึ้นในวงจรขยายคลื่นวิทยุ จากนั้นจึงส่งคลื่นวิทยุออกทางสายอากาศเพื่อกระจายคลื่นวิทยุออกไป

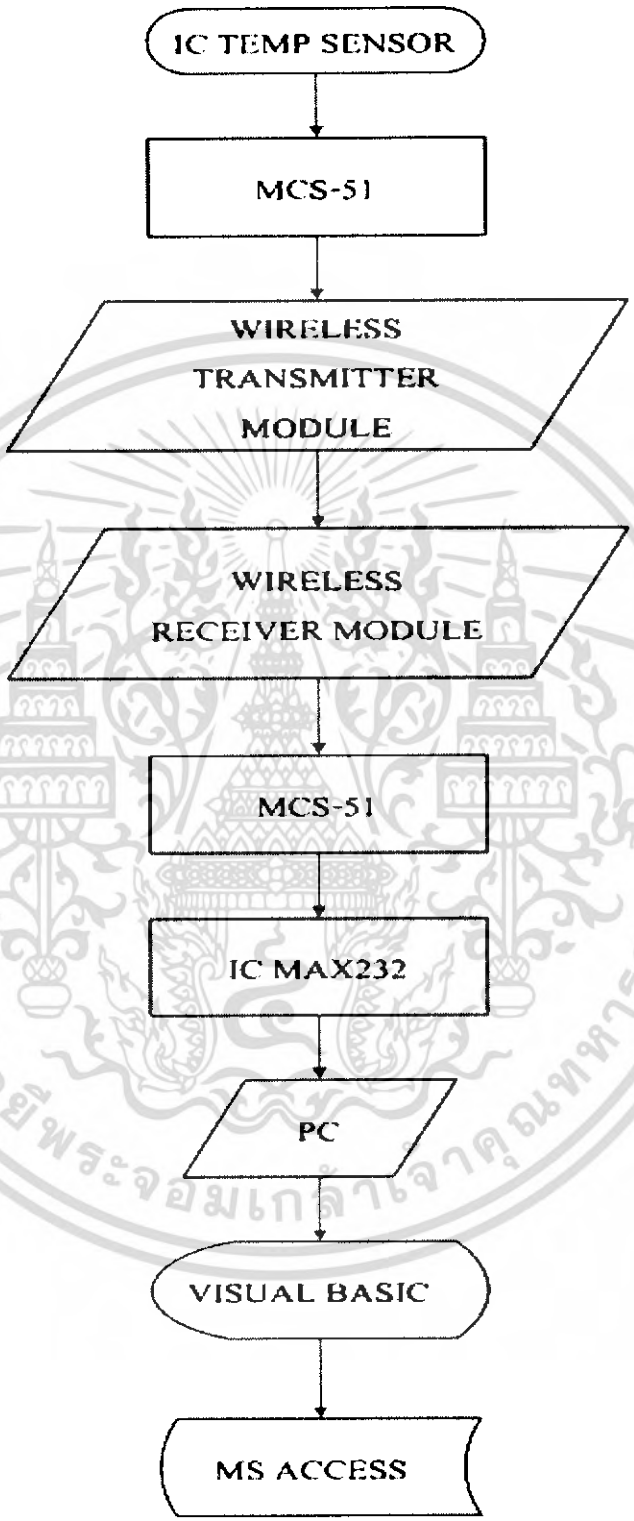


ภาพที่ 3.9 บล็อกไดอะแกรมของชุดรับ

วงจรเลือกรับคลื่นวิทยุโดยจะรับคลื่นวิทยุที่มีย่านความถี่เดียวกับเครื่องส่ง (ความถี่ของเครื่องส่งกับเครื่องรับต้องเป็นความถี่เดียวกัน) จากนั้นทำการขยายคลื่นวิทยุเพื่อให้สัญญาณแรงขึ้น แล้วส่งเข้าวงจรดีมอดูเลเตอร์เพื่อแยกเอาสัญญาณข้อมูลแบบดิจิตอลออกมา ข้อมูลที่ได้จะนำมาแปลงให้เป็นข้อมูลที่ต้องการด้วยเงื่อนไขของโปรแกรม โดยถ้าเป็นข้อมูลของอุณหภูมิจะแปลงให้อยู่ในรูปของเลขฐานสิบในหน่วยของศา แล้วจะแสดงผลที่หน้าจอ LCD เพื่อให้การวัดมีประสิทธิภาพมากขึ้น จึงนำอุปกรณ์ตรวจวัดไปติดตั้งบนรถบังคับวิทยุพร้อมติดกล้องขนาดเล็กทำให้สามารถที่จะตรวจวัดและการควบคุมในระยะไกลได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

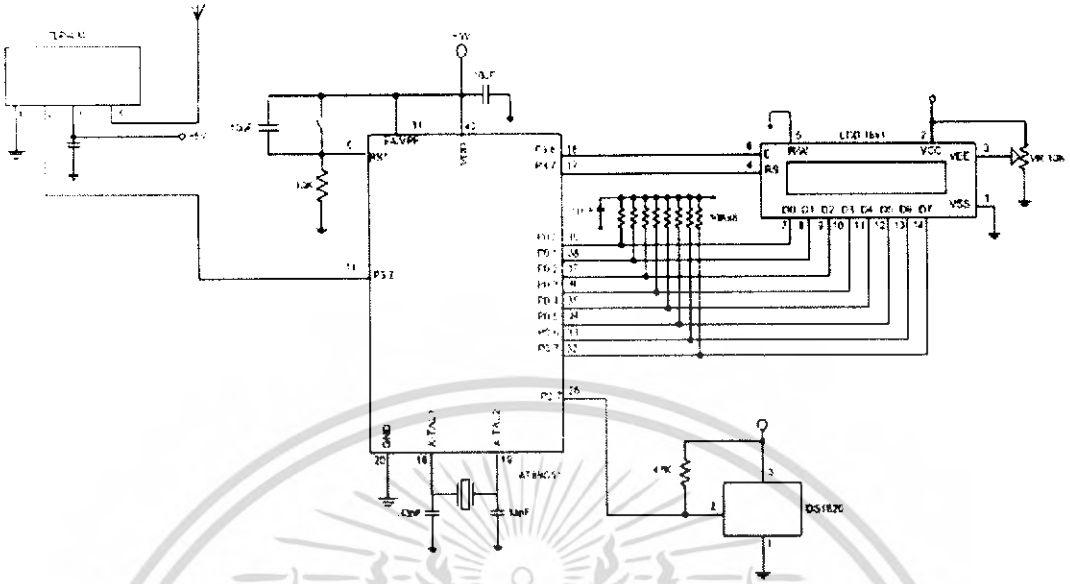
3.8.2 โฟลวชาร์ตแสดงการทำงานของชุดตรวจวัดอุณหภูมิแบบไร้สาย



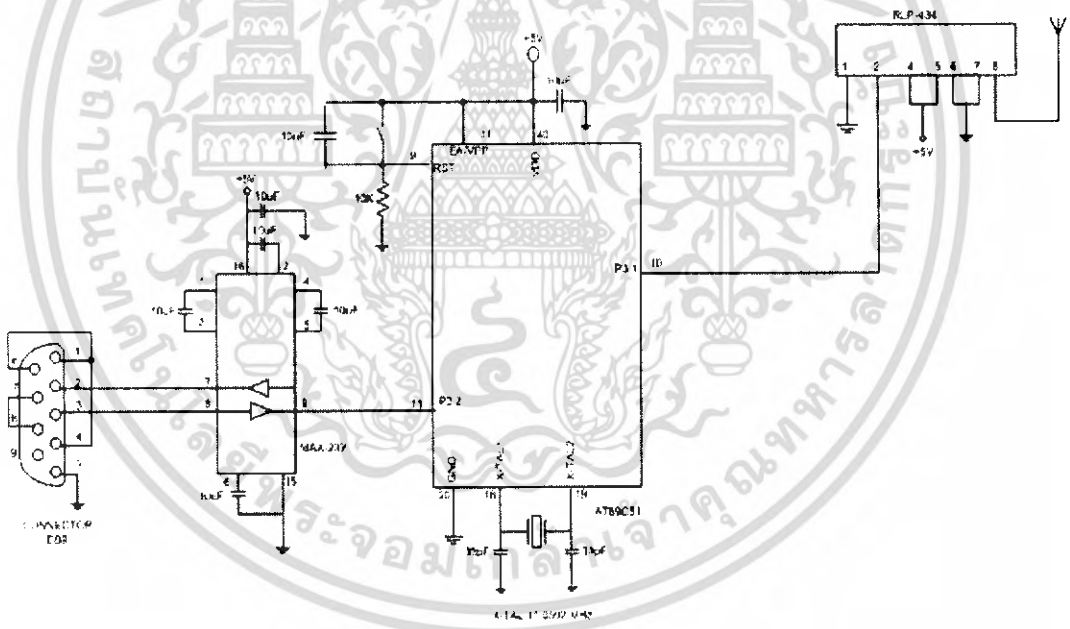
ภาพที่ 3.10 โฟลวชาร์ตการทำงานของชุดตรวจวัดอุณหภูมิแบบไร้สาย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.9 แบบวงจรของเครื่องวัดอุณหภูมิแบบไร้สาย



ภาพที่ 3.11 แบบวงจรชุดภาคส่งของเครื่องวัดอุณหภูมิแบบไร้สาย



ภาพที่ 3.12 แบบวงจรชุดภาครับของเครื่องวัดอุณหภูมิแบบไร้สาย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

การทดลองและผลการทดลอง

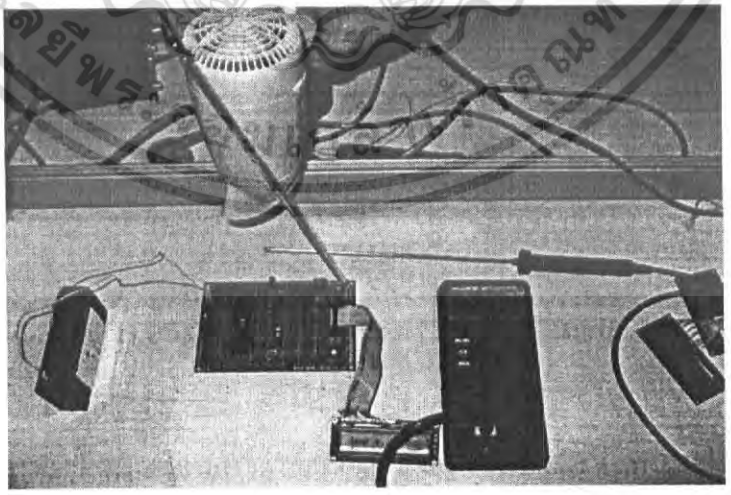
4.1 การทดลองการเปรียบเทียบเครื่องมือวัดอุณหภูมิแบบไร้สายกับอุปกรณ์วัดมาตรฐาน

4.1.1 อุปกรณ์ที่ใช้ในการทดลอง

1. ชุดตรวจจับอุณหภูมิแบบไร้สาย(Wireless temperature detector)
2. อุปกรณ์มาตรฐานที่ใช้สอบเทียบอุณหภูมิ (FLUKE Thermometer)
3. ไดร์เป่าผม

4.1.2 ลำดับขั้นตอนในการทำงาน

1. วัดอุณหภูมิห้องก่อนทำการทดลอง ด้วยอุปกรณ์มาตรฐานและชุดตรวจวัดอุณหภูมิแบบไร้สาย
2. ติดตั้งอุปกรณ์ดังภาพที่4.1
3. ทำการเปิดไดเป่าผมแล้วทำการวัดด้วยอุปกรณ์มาตรฐานและชุดตรวจวัดอุณหภูมิแบบไร้สาย
4. ทำการบันทึกการทดลองทุก 15 วินาที
5. นำค่าที่ได้ทั้ง 3 ครั้ง ไปสร้างกราฟเปรียบเทียบระหว่างอุปกรณ์มาตรฐานและชุดตรวจวัดอุณหภูมิแบบไร้สาย



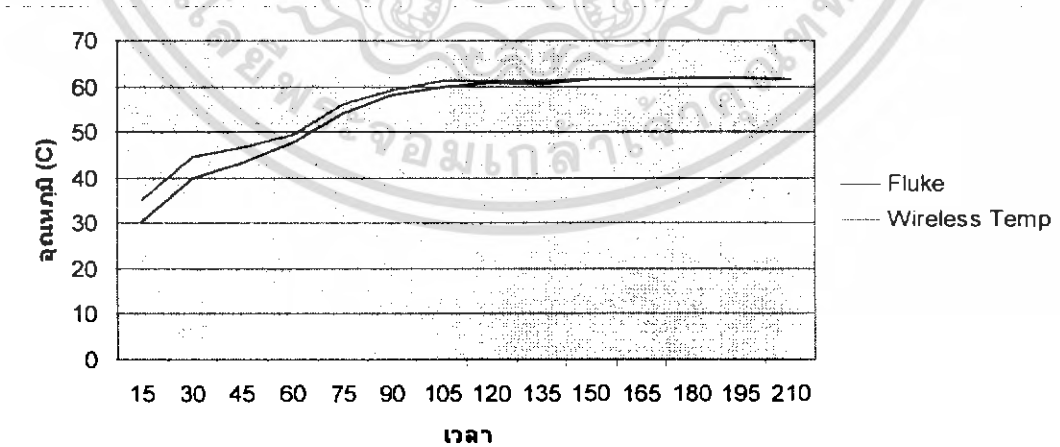
ภาพที่ 4.1 การให้ความร้อนแก่อุปกรณ์มาตรฐานและเครื่องวัดอุณหภูมิแบบไร้สาย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.1.3 ผลการทดลอง

ตารางที่ 4.1 ผลของการตอบสนองของอุณหภูมิ ของเครื่องมือวัดแบบไร้สาย เทียบกับอุปกรณ์ Fluke 51 j/k Thermometer

เวลา (วินาที)	Fluke 51 j/k Thermometer (°C)				เครื่องวัดอุณหภูมิแบบไร้สาย (°C)			
	ครั้งที่1	ครั้งที่2	ครั้งที่3	เฉลี่ย	ครั้งที่1	ครั้งที่2	ครั้งที่3	เฉลี่ย
15	30	31.5	30.5	30.6	35	36	35	35.3
30	40	40	40	40	46.5	43	44.5	44.7
45	43.8	43	43	43.2	49.5	45.5	45.5	46.8
60	48.5	47.3	47.7	47.8	52.5	47.5	48.5	49.5
75	52.4	55.5	54.3	54	54.5	57.5	57	56.3
90	55.7	59.8	58.4	58	56	61	60.5	59.1
105	58.1	60.7	60.7	60	60	62.5	61	61.2
120	59.5	62.3	61	61	60	63	61	61.3
135	58	62.4	61.2	60.5	59.5	62.5	61.5	61.2
150	59.9	63	62	61.6	60	63	62	61.7
165	59.9	62.6	62.4	61.6	60	62.5	62.5	61.7
180	61	62.5	62.5	62	61	62.5	62.5	62
195	60.8	62.4	62.4	61.8	61	62.5	62.5	62
210	60.5	61.8	62.4	61.6	60.5	61.5	62.5	61.5

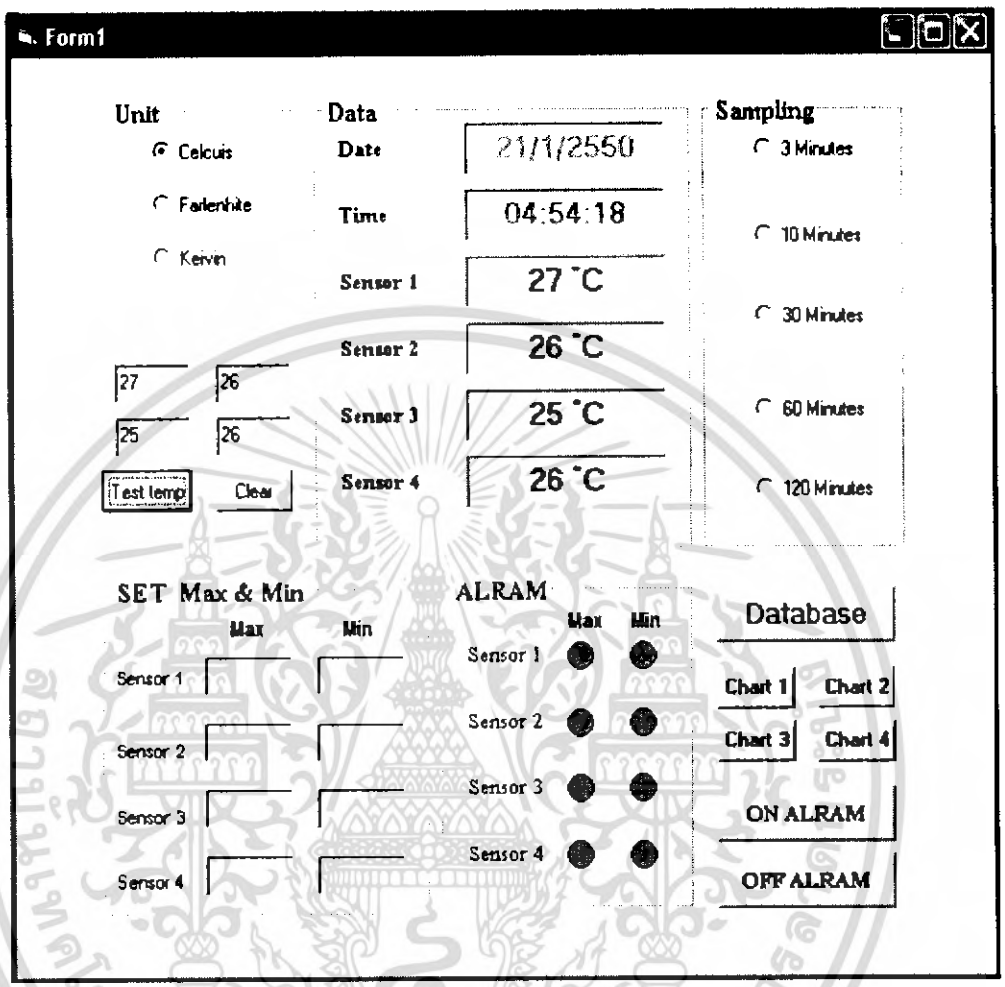


ภาพที่ 4.2 กราฟแสดงผลการตอบสนองต่ออุณหภูมิ ของเครื่องวัดแบบไร้สาย เปรียบเทียบกับอุปกรณ์มาตรฐาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2 โปรแกรมในส่วนติดต่อกับผู้ใช้งาน

4.2.1 หน้าจอการนำเสนอค่าอุณหภูมิ



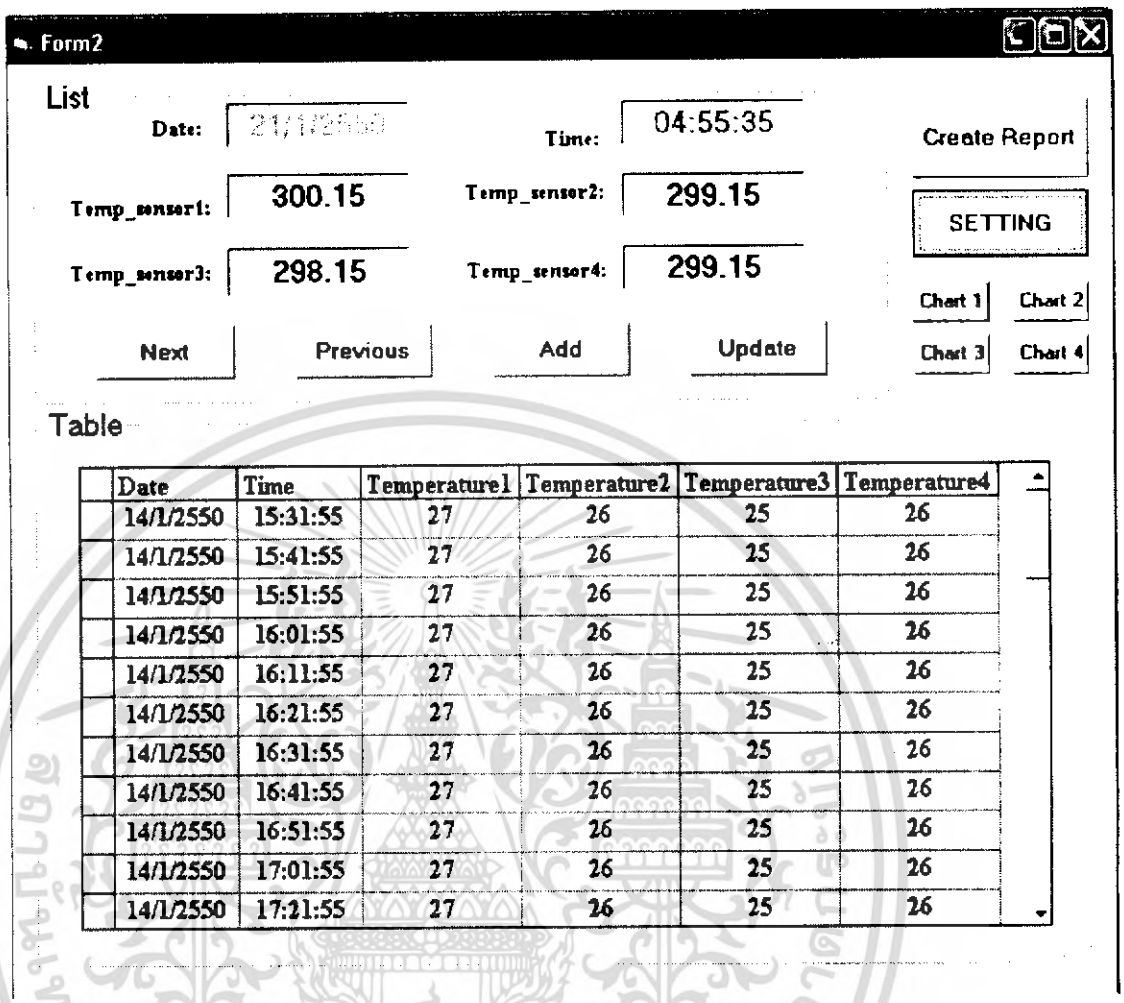
ภาพที่ 4.3 โปรแกรมในส่วนติดต่อกับผู้ใช้งาน

โปรแกรมส่วนติดต่อกับผู้ใช้งานจะประกอบด้วยฟังก์ชันการทำงาน

1. หน้าจอแสดงผลอุณหภูมิ
2. สามารถแปลงหน่วยที่แสดงผลได้
3. กำหนดช่วงเวลาของการบันทึกข้อมูลในฐานข้อมูล
4. สามารถกำหนดขอบเขตสูงสุดและต่ำสุดเพื่อเตือนหากอุณหภูมิมีค่าเลยช่วงที่กำหนดไว้
5. มีคำสั่งในการเข้าไปในส่วนของฐานข้อมูล
6. มีส่วนของ Data Report เพื่อนำฐานข้อมูลมาใช้งานในรูปแบบเอกสารได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2.2 ฐานข้อมูล



Date	Time	Temperature1	Temperature2	Temperature3	Temperature4
14/1/2550	15:31:55	27	26	25	26
14/1/2550	15:41:55	27	26	25	26
14/1/2550	15:51:55	27	26	25	26
14/1/2550	16:01:55	27	26	25	26
14/1/2550	16:11:55	27	26	25	26
14/1/2550	16:21:55	27	26	25	26
14/1/2550	16:31:55	27	26	25	26
14/1/2550	16:41:55	27	26	25	26
14/1/2550	16:51:55	27	26	25	26
14/1/2550	17:01:55	27	26	25	26
14/1/2550	17:21:55	27	26	25	26

ภาพที่ 4.4 หน้าโปรแกรมในส่วนของฐานข้อมูล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Process Temperature

Date	Time	Temp. Sensor1	Temp. Sensor2	Temp. Sensor3	Temp. Sensor4
14/1/2550	14:56:0	27	26	25	26
14/1/2550	14:59:0	27	26	25	26
14/1/2550	15:02:0	27	26	25	26
14/1/2550	15:05:0	27	26	25	26
14/1/2550	15:08:0	27	26	25	26
14/1/2550	15:11:0	27	26	25	26
14/1/2550	15:14:0	27	26	25	26
14/1/2550	15:17:0	27	26	25	26
14/1/2550	15:20:0	27	26	25	26
14/1/2550	15:23:0	27	26	25	26
14/1/2550	15:26:0	27	26	25	26
14/1/2550	15:31:5	27	26	25	26
14/1/2550	15:41:5	27	26	25	26
14/1/2550	15:51:5	27	26	25	26

End of Report

ภาพที่ 4.5 Data Report

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5
สรุปผลการวิจัยและข้อเสนอแนะ

สรุปผลการทดลอง

จากการศึกษาหลักการทำงานของเครื่องวัดอุณหภูมิแบบไร้สายเมื่อทำการทดลองวัดอุณหภูมิแล้วส่งข้อมูลทางคลื่นวิทยุนั้นข้อมูลไม่สามารถส่งจากทุกชุดได้พร้อมกัน จึงต้องทำการส่งแบบแบ่งเวลาเพื่อป้องกันการกวนของสัญญาณด้วยกันเอง ซึ่งทำให้อุปกรณ์วัดแบบไร้สายภาคส่งทั้ง 4 ชุดสามารถส่งข้อมูลมายังอุปกรณ์ภาครับเพื่อส่งข้อมูลเข้าคอมพิวเตอร์ มาทำการแสดงค่าและจัดเก็บเป็นฐานข้อมูลได้

ปัญหาที่พบในการทดลอง

1. อุปกรณ์รับส่งข้อมูลแบบไร้สายมีประสิทธิภาพที่ไม่ดีนัก ทำให้ไม่สามารถรับและส่งข้อมูลได้ในระยะไกลมาก

2. ประสิทธิภาพของตัวตรวจจับสัญญาณมีคุณภาพที่ไม่ดีนัก ทำให้ค่าความไว้ในการตอบสนองไม่แน่นอน

3. ระบบกราวน์ของภาครับและภาคส่งนั้นถูกแยกกันทำให้ ข้อมูลที่ส่งมานั้นเกิดความผิดพลาด

4. ชุดรับส่งข้อมูลแบบไร้สายเป็นชนิดที่อยู่ในย่านความถี่เดียวกันทั้งหมด จึงเกิดการรบกวนกันของข้อมูล

ข้อเสนอแนะและแนวทางพัฒนา

1. อุปกรณ์รับส่งข้อมูลแบบไร้สายควรปรับปรุงให้รับส่งได้ไกลยิ่งขึ้น
2. ควรมีการเพิ่มที่หลากหลายยิ่งขึ้นเช่น วัดความชื้นเป็นต้น
3. ควรมีการเชื่อมต่อระหว่างกันเองของชุดภาคส่ง เพื่อกำหนดลำดับของการส่งข้อมูล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บรรณานุกรม

1. ดร. พิพัฒ หิรัณย์ณิชชากร , ระบบบการสื่อสารข้อมูลและเครือข่าย , พิมพ์ครั้งที่1 , บริษัทซีเอ็ดเคชั่น , กรุงเทพ,2547
2. ผศ. วิศรุต ศรีรัตนะ , อ. อัมพวัน ใจกล้า , ปฏิบัติการวิศวกรรมศาสตร์วัดคุม 1 , พิมพ์ครั้งที่ 2 , สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง , บริษัทซีเอ็ดเคชั่น, กรุงเทพ ,2546
3. บัณฑิต โรจน์อารยานนท์ , หลักการไฟฟ้าสื่อสาร , พิมพ์ครั้งที่ 6 , สำนักพิมพ์จุฬาลงกรณ์มหาวิทยาลัย , 2540
4. ดร. ประสิทธ์ ทีฆพุฒ , การสื่อสารโทรคมนาคม (Telecommunication) ภาคพื้นฐาน , พิมพ์ครั้งที่1 , บริษัทซีเอ็ดเคชั่น , 2539

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

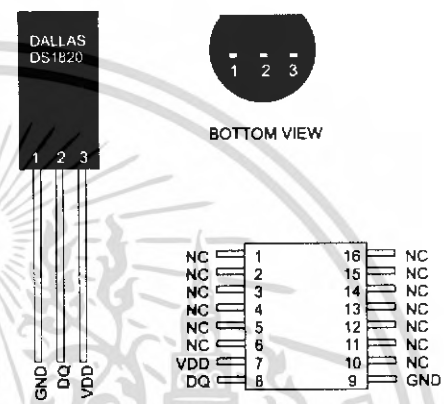
DALLAS SEMICONDUCTOR

DS1820
1–Wire™ Digital Thermometer

FEATURES

- Unique 1–Wire™ interface requires only one port pin for communication
- Multidrop capability simplifies distributed temperature sensing applications
- Requires no external components
- Can be powered from data line
- Zero standby power required
- Measures temperatures from –55°C to +125°C in 0.5°C increments. Fahrenheit equivalent is –67°F to +257°F in 0.9°F increments
- Temperature is read as a 9–bit digital value.
- Converts temperature to digital word in 200 ms (typ.)
- User–definable, nonvolatile temperature alarm settings
- Alarm search command identifies and addresses devices whose temperature is outside of programmed limits (temperature alarm condition)
- Applications include thermostatic controls, industrial systems, consumer products, thermometers, or any thermally sensitive system

PIN ASSIGNMENT



DS1820
PR35 PACKAGE
See Mech. Drawings Section

DS1820S
16–PIN SSOP
See Mech. Drawings Section

PIN DESCRIPTION

GND	–	Ground
DQ	–	Data In/Out
V_{DD}	–	Optional V_{DD}
NC	–	No Connect

DESCRIPTION

The DS1820 Digital Thermometer provides 9–bit temperature readings which indicate the temperature of the device.

Information is sent to/from the DS1820 over a 1–Wire interface, so that only one wire (and ground) needs to be connected from a central microprocessor to a DS1820. Power for reading, writing, and performing temperature conversions can be derived from the data line itself with no need for an external power source.

Because each DS1820 contains a unique silicon serial number, multiple DS1820s can exist on the same 1–Wire bus. This allows for placing temperature sensors in many different places. Applications where this feature is useful include HVAC environmental controls, sensing temperatures inside buildings, equipment or machinery, and in process monitoring and control.

©Copyright 1995 by Dallas Semiconductor Corporation.
All Rights Reserved. For important information regarding patents and other intellectual property rights, please refer to Dallas Semiconductor data books.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DETAILED PIN DESCRIPTION

PIN 16–PIN SSOP	PIN PR35	SYMBOL	DESCRIPTION
9	1	GND	**Ground.**
8	2	DQ	**Data Input/Output pin.** For 1–Wire operation: Open drain. (See "Parasite Power" section.)
7	3	V_{DD}	**Optional V_{DD} pin.** See "Parasite Power" section for details of connection.

DS1820S (16–pin SSOP): All pins not specified in this table are not to be connected.

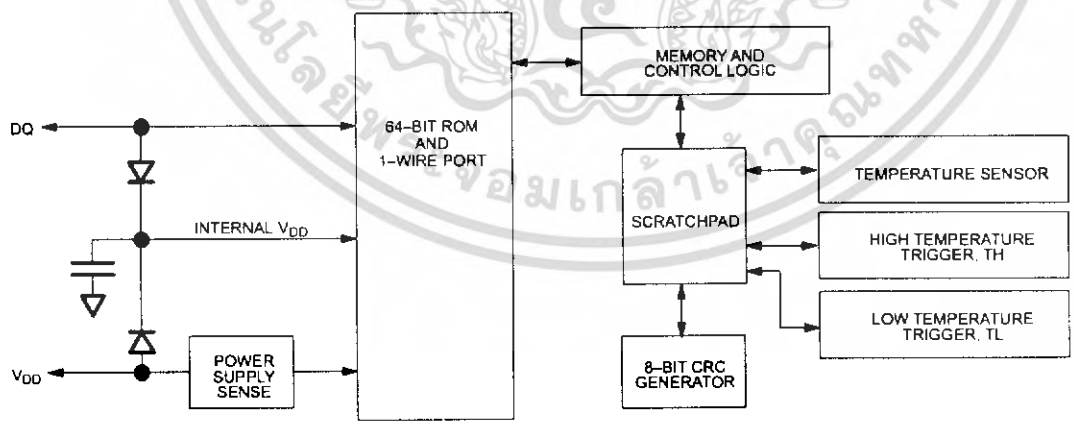
OVERVIEW

The block diagram of Figure 1 shows the major components of the DS1820. The DS1820 has three main data components: 1) 64–bit lasered ROM, 2) temperature sensor, and 3) nonvolatile temperature alarm triggers TH and TL. The device derives its power from the 1–Wire communication line by storing energy on an internal capacitor during periods of time when the signal line is high and continues to operate off this power source during the low times of the 1–Wire line until it returns high to replenish the parasite (capacitor) supply. As an alternative, the DS1820 may also be powered from an external 5 volts supply.

Communication to the DS1820 is via a 1–Wire port. With the 1–Wire port, the memory and control functions will not be available before the ROM function protocol has been established. The master must first provide one of five ROM function commands: 1) Read ROM, 2) Match ROM, 3) Search ROM, 4) Skip ROM, or 5) Alarm Search. These commands operate on the 64–bit lasered ROM portion of each device and can single out a specific device if many are present on the 1–Wire line as well as indicate to the Bus Master how many and what types of devices are present. After a ROM function sequence has been successfully executed, the memory and control functions are accessible and the master may then provide any one of the six memory and control function commands.

One control function command instructs the DS1820 to perform a temperature measurement. The result of this measurement will be placed in the DS1820's scratchpad memory, and may be read by issuing a memory function command which reads the contents of the scratchpad memory. The temperature alarm triggers TH and TL consist of one byte EEPROM each. If the alarm search command is not applied to the DS1820, these registers may be used as general purpose user memory. Writing TH and TL is done using a memory function command. Read access to these registers is through the scratchpad. All data is read and written least significant bit first.

DS1820 BLOCK DIAGRAM Figure 1



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PARASITE POWER

The block diagram (Figure 1) shows the parasite powered circuitry. This circuitry "steals" power whenever the I/O or V_{DD} pins are high. I/O will provide sufficient power as long as the specified timing and voltage requirements are met (see the section titled "1–Wire Bus System"). The advantages of parasite power are two–fold: 1) by parasiting off this pin, no local power source is needed for remote sensing of temperature, and 2) the ROM may be read in absence of normal power.

In order for the DS1820 to be able to perform accurate temperature conversions, sufficient power must be provided over the I/O line when a temperature conversion is taking place. Since the operating current of the DS1820 is up to 1 mA, the I/O line will not have sufficient drive due to the 5K pull–up resistor. This problem is particularly acute if several DS1820's are on the same I/O and attempting to convert simultaneously.

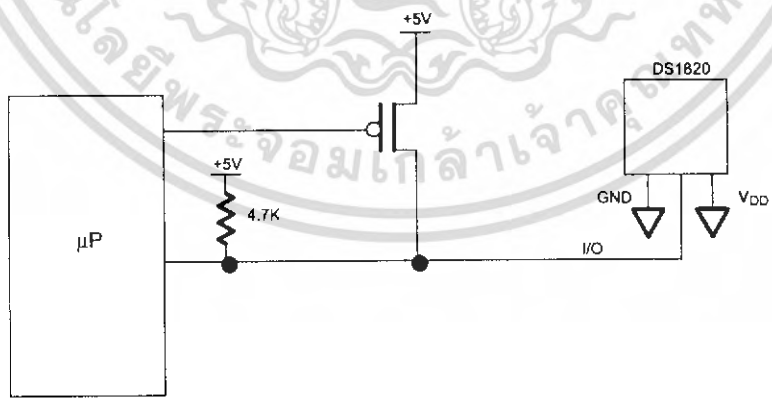
There are two ways to assure that the DS1820 has sufficient supply current during its active conversion cycle. The first is to provide a strong pull–up on the I/O line whenever temperature conversions or copies to the E^2 memory are taking place. This may be accomplished by using a MOSFET to pull the I/O line directly to the power supply as shown in Figure 2. The I/O line must be switched over to the strong pull–up within 10 µs maximum after issuing any protocol that involves copying to the E^2 memory or initiates temperature conversions. When using the parasite power mode, the V_{DD} pin must be tied to ground.

Another method of supplying current to the DS1820 is through the use of an external power supply tied to the V_{DD} pin, as shown in Figure 3. The advantage to this is that the strong pull–up is not required on the I/O line, and the bus master need not be tied up holding that line high during temperature conversions. This allows other data traffic on the 1–Wire bus during the conversion time. In addition, any number of DS1820's may be placed on the 1–Wire bus, and if they all use external power, they may all simultaneously perform temperature conversions by issuing the Skip ROM command and then issuing the Convert T command. Note that as long as the external power supply is active, the GND pin may not be floating.

The use of parasite power is not recommended above 100°C, since it may not be able to sustain communications given the higher leakage currents the DS1820 exhibits at these temperatures. For applications in which such temperatures are likely, it is strongly recommended that V_{DD} be applied to the DS1820.

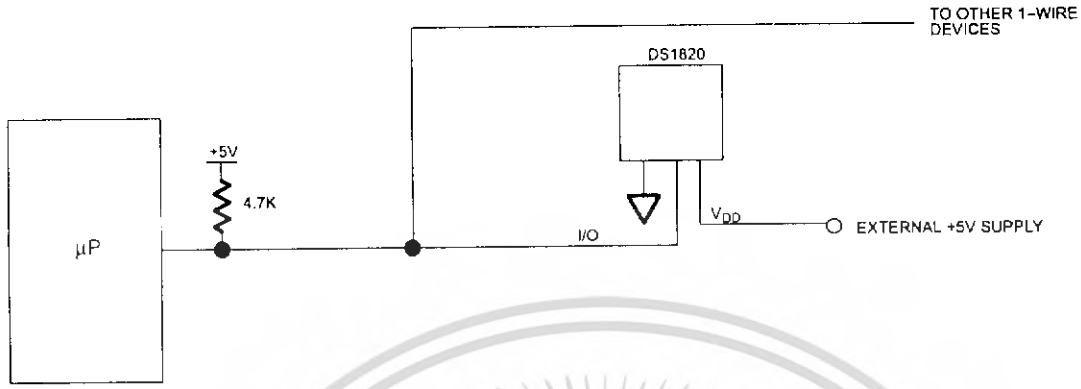
For situations where the bus master does not know whether the DS1820's on the bus are parasite powered or supplied with external V_{DD}, a provision is made in the DS1820 to signal the power supply scheme used. The bus master can determine if any DS1820's are on the bus which require the strong pull–up by sending a Skip ROM protocol, then issuing the read power supply command. After this command is issued, the master then issues read time slots. The DS1820 will send back "0" on the 1–Wire bus if it is parasite powered; it will send back a "1" if it is powered from the V_{DD} pin. If the master receives a "0", it knows that it must supply the strong pull–up on the I/O line during temperature conversions. See "Memory Command Functions" section for more detail on this command protocol.

STRONG PULL–UP FOR SUPPLYING DS1820 DURING TEMPERATURE CONVERSION Figure 2



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

USING V_{DD} TO SUPPLY TEMPERATURE CONVERSION CURRENT Figure 3



OPERATION – MEASURING TEMPERATURE

The DS1820 measures temperature through the use of an on–board proprietary temperature measurement technique. A block diagram of the temperature measurement circuitry is shown in Figure 4.

The DS1820 measures temperature by counting the number of clock cycles that an oscillator with a low temperature coefficient goes through during a gate period determined by a high temperature coefficient oscillator. The counter is preset with a base count that corresponds to –55°C. If the counter reaches zero before the gate period is over, the temperature register, which is also preset to the –55°C value, is incremented, indicating that the temperature is higher than –55°C.

At the same time, the counter is then preset with a value determined by the slope accumulator circuitry. This circuitry is needed to compensate for the parabolic behavior of the oscillators over temperature. The counter is then clocked again until it reaches zero. If the gate period is still not finished, then this process repeats.

The slope accumulator is used to compensate for the non–linear behavior of the oscillators over temperature, yielding a high resolution temperature measurement. This is done by changing the number of counts necessary for the counter to go through for each incremental degree in temperature. To obtain the desired resolution, therefore, both the value of the counter and the number of counts per degree C (the value of the slope accumulator) at a given temperature must be known.

Internally, this calculation is done inside the DS1820 to provide 0.5°C resolution. The temperature reading is provided in a 16–bit, sign–extended two's complement reading. Table 1 describes the exact relationship of output data to measured temperature. The data is transmitted serially over the 1–Wire interface. The DS1820 can measure temperature over the range of –55°C to +125°C in 0.5°C increments. For Fahrenheit usage, a lookup table or conversion factor must be used.

Note that temperature is represented in the DS1820 in terms of a $^1/_2$°C LSB, yielding the following 9–bit format:

MSB								LSB
1	1	1	0	0	1	1	1	0

= –25°C

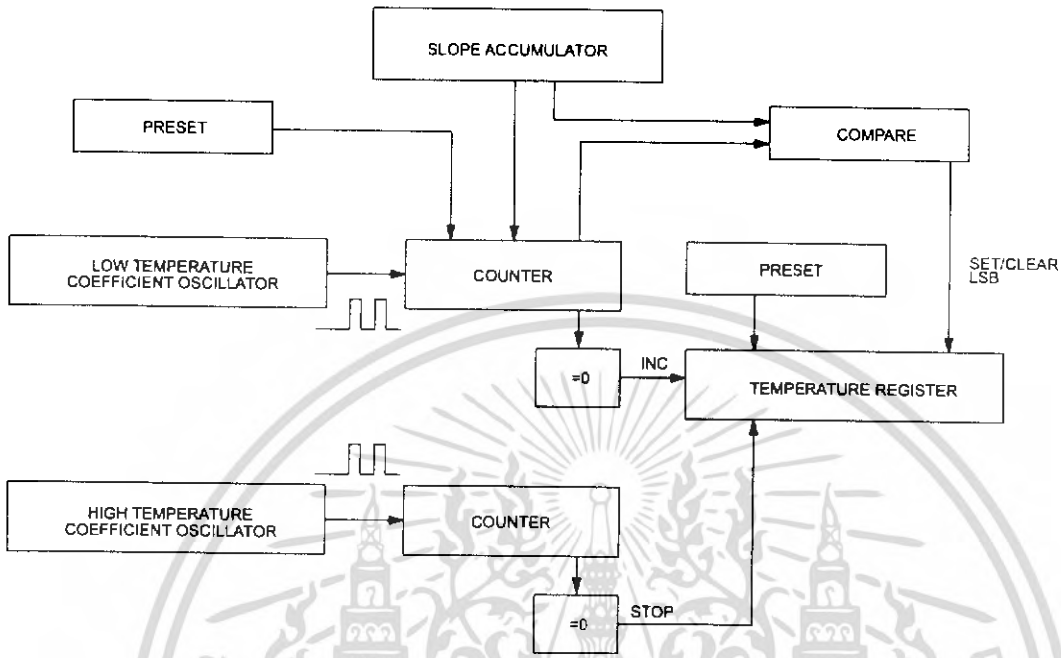
The most significant (sign) bit is duplicated into all of the bits in the upper MSB of the two–byte temperature register in memory. This "sign–extension" yields the 16–bit temperature readings as shown in Table 1.

Higher resolutions may be obtained by the following procedure. First, read the temperature, and truncate the 0.5°C bit (the LSB) from the read value. This value is TEMP_READ. The value left in the counter may then be read. This value is the count remaining (COUNT_REMAIN) after the gate period has ceased. The last value needed is the number of counts per degree C (COUNT_PER_C) at that temperature. The actual temperature may be then be calculated by the user using the following:

$$\text{TEMPERATURE} = \text{TEMP_READ} - 0.25 + \frac{(\text{COUNT_PER_C} - \text{COUNT_REMAIN})}{\text{COUNT_PER_C}}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TEMPERATURE MEASURING CIRCUITRY Figure 4



TEMPERATURE/DATA RELATIONSHIPS Table 1

TEMPERATURE	DIGITAL OUTPUT (Binary)	DIGITAL OUTPUT (Hex)
+125°C	00000000 11111010	00FA
+25°C	00000000 00110010	0032h
$+^1/_2$°C	00000000 00000001	0001h
+0°C	00000000 00000000	0000h
$-^1/_2$°C	11111111 11111111	FFFFh
–25°C	11111111 11001110	FFCEh
–55°C	11111111 10010010	FF92h

OPERATION – ALARM SIGNALING

After the DS1820 has performed a temperature conversion, the temperature value is compared to the trigger values stored in TH and TL. Since these registers are 8–bit only, the 0.5°C bit is ignored for comparison. The most significant bit of TH or TL directly corresponds to the sign bit of the 16–bit temperature register. If the result of a temperature measurement is higher than TH or lower than TL, an alarm flag inside the device is set. This flag is updated with every temperature measurement. As long as the alarm flag is set, the DS1820 will respond to the alarm search command. This allows many DS1820s to be connected in parallel doing simultaneous temperature measurements. If somewhere the temperature exceeds the limits, the alarming device(s) can be identified and read immediately without having to read non–alarming devices.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

64–BIT LASERED ROM

Each DS1820 contains a unique ROM code that is 64–bits long. The first eight bits are a 1–Wire family code (DS1820 code is 10h). The next 48 bits are a unique serial number. The last eight bits are a CRC of the first 56 bits. (See Figure 5.) The 64–bit ROM and ROM Function Control section allow the DS1820 to operate as a 1–Wire device and follow the 1–Wire protocol detailed in the section "1–Wire Bus System". The functions required to control sections of the DS1820 are not accessible until the ROM function protocol has been satisfied. This protocol is described in the ROM function protocol flowchart (Figure 6). The 1–Wire bus master must first provide one of five ROM function commands: 1) Read ROM, 2) Match ROM, 3) Search ROM, 4) Skip ROM, or 5) Alarm Search. After a ROM functions sequence has been successfully executed, the functions specific to the DS1820 are accessible and the bus master may then provide and one of the six memory and control function commands.

CRC GENERATION

The DS1820 has an 8–bit CRC stored in the most significant byte of the 64–bit ROM. The bus master can compute a CRC value from the first 56–bits of the 64–bit ROM and compare it to the value stored within the DS1820 to determine if the ROM data has been received error–free by the bus master. The equivalent polynomial function of this CRC is:

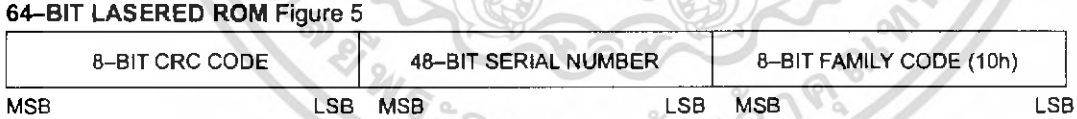
$$CRC = X^8 + X^5 + X^4 + 1$$

The DS1820 also generates an 8–bit CRC value using the same polynomial function shown above and provides this value to the bus master to validate the transfer of data bytes. In each case where a CRC is used for data transfer validation, the bus master must calculate a CRC value using the polynomial function given above and compare the calculated value to either the 8–bit CRC value stored in the 64–bit ROM portion of the DS1820 (for ROM reads) or the 8–bit CRC value computed within the DS1820 (which is read as a ninth byte when the scratchpad is read). The comparison of CRC values and decision to continue with an operation are determined entirely by the bus master. There is no circuitry inside the DS1820 that prevents a command sequence from proceeding if the CRC stored in or calculated by the DS1820 does not match the value generated by the bus master.

The 1–Wire CRC can be generated using a polynomial generator consisting of a shift register and XOR gates as shown in Figure 7. Additional information about the Dallas 1–Wire Cyclic Redundancy Check is available in Application Note 27 entitled "Understanding and Using Cyclic Redundancy Checks with Dallas Semiconductor Touch Memory Products".

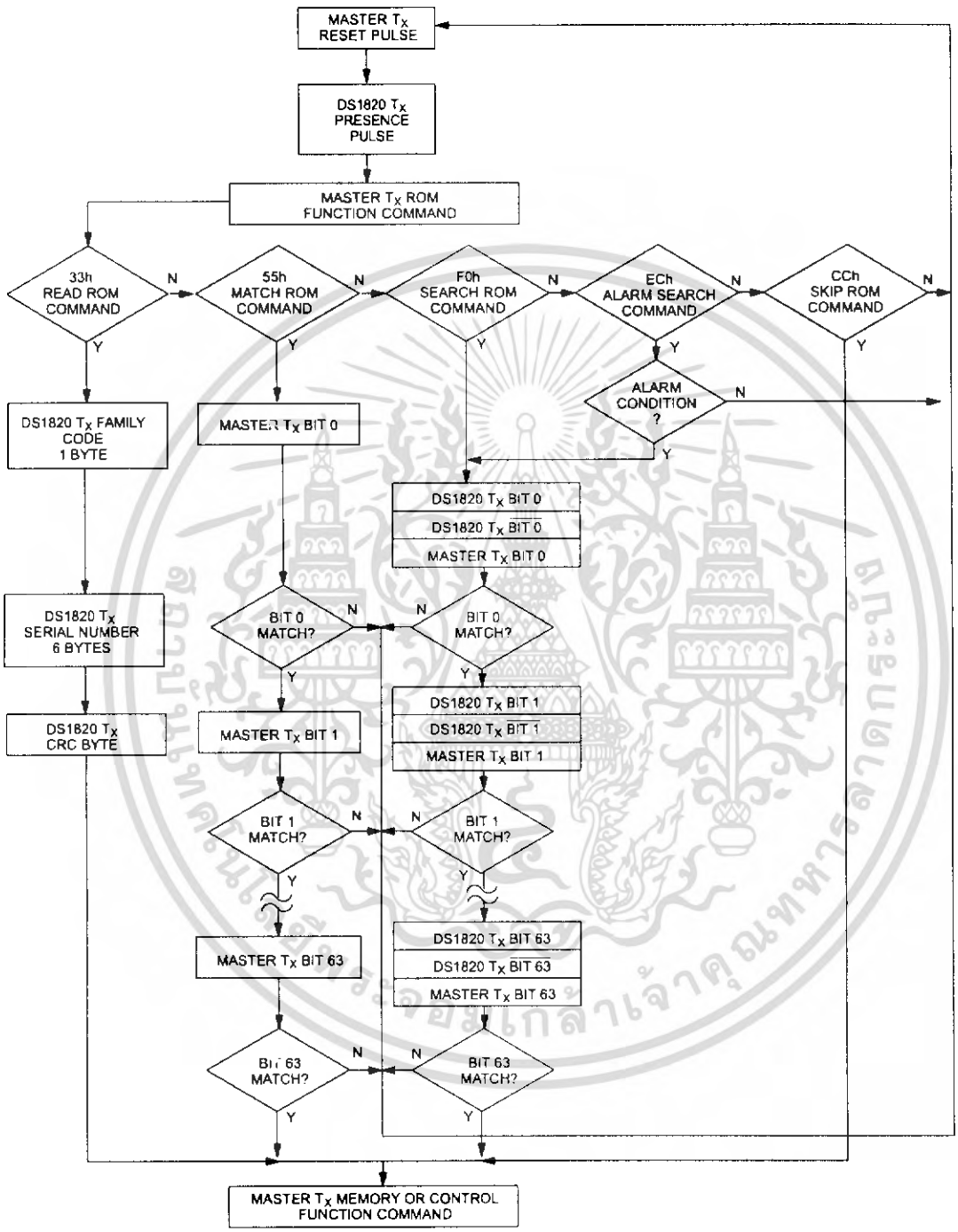
The shift register bits are initialized to zero. Then starting with the least significant bit of the family code, one bit at a time is shifted in. After the 8th bit of the family code has been entered, then the serial number is entered. After the 48th bit of the serial number has been entered, the shift register contains the CRC value. Shifting in the eight bits of CRC should return the shift register to all zeros.

64–BIT LASERED ROM Figure 5



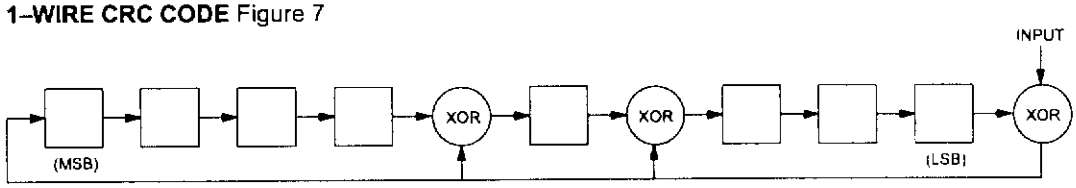
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ROM FUNCTIONS FLOW CHART Figure 6



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1–WIRE CRC CODE Figure 7



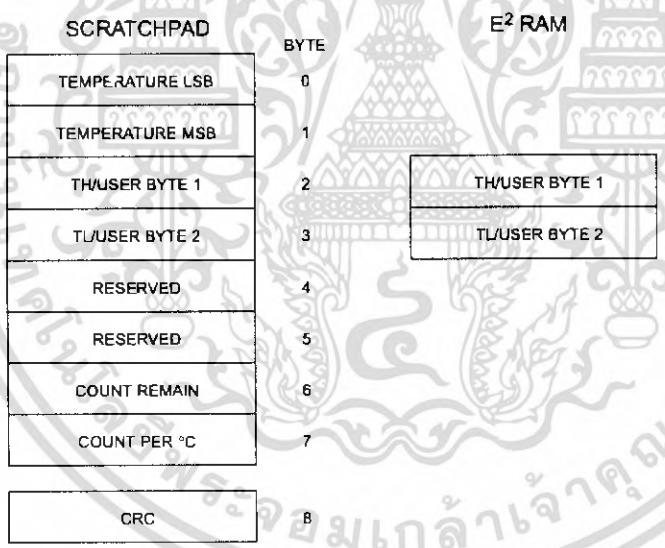
MEMORY

The DS1820's memory is organized as shown in Figure 8. The memory consists of a scratchpad RAM and a nonvolatile, electrically erasable (E^2) RAM, which stores the high and low temperature triggers TH and TL. The scratchpad helps insure data integrity when communicating over the 1–Wire bus. Data is first written to the scratchpad where it can be read back. After the data has been verified, a copy scratchpad command will transfer the data to the nonvolatile (E^2) RAM. This process insures data integrity when modifying the memory.

The scratchpad is organized as eight bytes of memory. The first two bytes contain the measured temperature information. The third and fourth bytes are volatile copies of TH and TL and are refreshed with every power–on reset. The next two bytes are not used; upon reading back, however, they will appear as all logic 1's. The seventh and eighth bytes are count registers, which may be used in obtaining higher temperature resolution (see "Operation–measuring Temperature" section).

There is a ninth byte which may be read with a Read Scratchpad command. This byte contains a cyclic redundancy check (CRC) byte which is the CRC over all of the eight previous bytes. This CRC is implemented in the fashion described in the section titled "CRC Generation".

DS1820 MEMORY MAP Figure 8



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

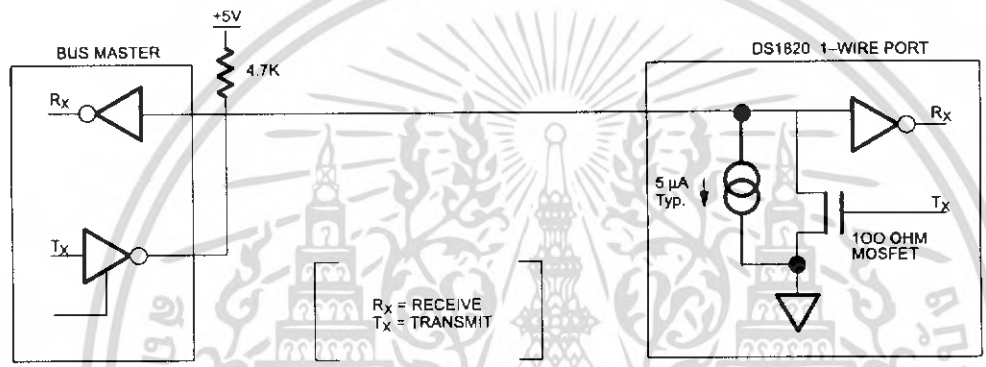
1–WIRE BUS SYSTEM

The 1–Wire bus is a system which has a single bus master and one or more slaves. The DS1820 behaves as a slave. The discussion of this bus system is broken down into three topics: hardware configuration, transaction sequence, and 1–Wire signaling (signal types and timing).

HARDWARE CONFIGURATION

The 1–Wire bus has only a single line by definition; it is important that each device on the bus be able to drive it at the appropriate time. To facilitate this, each device attached to the 1–Wire bus must have open drain or 3–state outputs. The 1–Wire port of the DS1820 (I/O pin) is open drain with an internal circuit equivalent to that shown in Figure 9. A multidrop bus consists of a 1–Wire bus with multiple slaves attached. The 1–Wire bus requires a pullup resistor of approximately 5KΩ.

HARDWARE CONFIGURATION Figure 9



The idle state for the 1–Wire bus is high. If for any reason a transaction needs to be suspended, the bus MUST be left in the idle state if the transaction is to resume. Infinite recovery time can occur between bits so long as the 1–Wire bus is in the inactive (high) state during the recovery period. If this does not occur and the bus is left low for more than 480 µs, all components on the bus will be reset.

TRANSACTION SEQUENCE

The protocol for accessing the DS1820 via the 1–Wire port is as follows:

- Initialization
- ROM Function Command
- Memory Function Command
- Transaction/Data

INITIALIZATION

All transactions on the 1–Wire bus begin with an initialization sequence. The initialization sequence consists of a reset pulse transmitted by the bus master followed by presence pulse(s) transmitted by the slave(s).

The presence pulse lets the bus master know that the DS1820 is on the bus and is ready to operate. For more details, see the "1–Wire Signaling" section.

ROM FUNCTION COMMANDS

Once the bus master has detected a presence, it can issue one of the five ROM function commands. All ROM function commands are 8–bits long. A list of these commands follows (refer to flowchart in Figure 6):

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Read ROM [33h]

This command allows the bus master to read the DS1820's 8–bit family code, unique 48–bit serial number, and 8–bit CRC. This command can only be used if there is a single DS1820 on the bus. If more than one slave is present on the bus, a data collision will occur when all slaves try to transmit at the same time (open drain will produce a wired AND result).

Match ROM [55h]

The match ROM command, followed by a 64–bit ROM sequence, allows the bus master to address a specific DS1820 on a multidrop bus. Only the DS1820 that exactly matches the 64–bit ROM sequence will respond to the following memory function command. All slaves that do not match the 64–bit ROM sequence will wait for a reset pulse. This command can oe used with a single or multiple devices on the bus.

Skip ROM [CCh]

This command can save time in a single drop bus system by allowing the bus master to access the memory functions without providing the 64–bit ROM code. If more than one slave is present on the bus and a read command is issued following the Skip ROM command, data collision will occur on the bus as multiple slaves transmit simultaneously (open drain pulldowns will produce a wired AND result).

Search ROM [F0h]

When a system is initially brought up, the bus master might not know the number of devices on the 1–Wire bus or their 64–bit ROM codes. The search ROM command allows the bus master to use a process of elimination to identify the 64–bit ROM codes of all slave devices on the bus.

Alarm Search [ECh]

The flowchart of this command is identical to the Search ROM command. However, the DS1820 will respond to this command only if an alarm condition has been encountered at the last temperature measurement. An alarm condition is defined as a temperature higher than TH or lower than TL. The alarm condition remains set as long as the DS1820 is powered up, or until another temperature measurement reveals a non–alarming value. For alarming, the trigger values stored in EEPROM are taken into account. If an alarm condition exists and the TH or TL settings are changed, another temperature conversion should be done to validate any alarm conditions.

Example of a ROM Search

The ROM search process is the repetition of a simple 3–step routine: read a bit, read the complement of the bit, then write the desired value of that bit. The bus master performs this simple, 3–step routine on each bit of the ROM. After one complete pass, the bus master knows the contents of the ROM in one device. The remaining number of devices and their ROM codes may be identified by additional passes.

The following example of the ROM search process assumes four different devices are connected to the same 1–Wire bus. The ROM data of the four devices is as shown:

ROM1	00110101...
ROM2	10101010...
ROM3	11110101...
ROM4	00010001...

The search process is as follows:

1. The bus master begins the initialization sequence by issuing a reset pulse. The slave devices respond by issuing simultaneous presence pulses.
2. The bus master will then issue the Search ROM command on the 1–Wire bus.
3. The bus master reads a bit from the 1–Wire bus. Each device will respond by placing the value of the first bit of their respective ROM data onto the 1–Wire bus. ROM1 and ROM4 will place a 0 onto the 1–Wire bus, i.e., pull it low. ROM2 and ROM3 will place a 1 onto the 1–Wire bus by allowing the line to stay high. The result is the logical AND of all devices on the line, therefore the bus master sees a 0. The bus master reads another bit. Since the Search ROM data command is being executed, all of the devices on the 1–Wire bus respond to this second read by placing the complement of the first bit of their respective ROM data onto the 1–Wire bus. ROM1 and ROM4 will place a 1 onto the 1–Wire, allowing the line to stay high. ROM2 and ROM3 will place a 0 onto the 1–Wire, thus it will be pulled low. The bus master again observes a 0 for the complement of the first ROM data bit. The bus master has determined that there are some devices on the 1–Wire bus that have a 0 in the first position and others that have a 1.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

The data obtained from the two reads of the 3–step routine have the following interpretations:

00 There are still devices attached which have conflicting bits in this position.

01 All devices still coupled have a 0–bit in this bit position.

10 All devices still coupled have a 1–bit in this bit position.

11 There are no devices attached to the 1–Wire bus.

4. The bus master writes a 0. This deselects ROM2 and ROM3 for the remainder of this search pass, leaving only ROM1 and ROM4 connected to the 1–Wire bus.
5. The bus master performs two more reads and receives a 0–bit followed by a 1–bit. This indicates that all devices still coupled to the bus have 0's as their second ROM data bit.
6. The bus master then writes a 0 to keep both ROM1 and ROM4 coupled.
7. The bus master executes two reads and receives two 0–bits. This indicates that both 1–bits and 0–bits exist as the third bit of the ROM data of the attached devices.
8. The bus master writes a 0–bit. This deselects ROM1 leaving ROM4 as the only device still connected.
9. The bus master reads the remainder of the ROM bits for ROM4 and continues to access the part if desired. This completes the first pass and uniquely identifies one part on the 1–Wire bus.
10. The bus master starts a new ROM search sequence by repeating steps 1 through 7.
11. The bus master writes a 1–bit. This decouples ROM4, leaving only ROM1 still coupled.
12. The bus master reads the remainder of the ROM bits for ROM1 and communicates to the underlying logic if desired. This completes the second ROM search pass, in which another of the ROMs was found.
13. The bus master starts a new ROM search by repeating steps 1 through 3.
14. The bus master writes a 1–bit. This deselects ROM1 and ROM4 for the remainder of this search pass, leaving only ROM2 and ROM3 coupled to the system.
15. The bus master executes two read time slots and receives two zeros.
16. The bus master writes a 0–bit. This decouples ROM3, and leaving only ROM2.
17. The bus master reads the remainder of the ROM bits for ROM2 and communicates to the underlying logic if desired. This completes the third ROM search pass, in which another of the ROMs was found.
18. The bus master starts a new ROM search by repeating steps 13 through 15.
19. The bus master writes a 1–bit. This decouples ROM2, leaving only ROM3.
20. The bus master reads the remainder of the ROM bits for ROM3 and communicates to the underlying logic if desired. This completes the fourth ROM search pass, in which another of the ROMs was found.

Note the following:
The bus master learns the unique ID number (ROM data pattern) of one 1–Wire device on each ROM Search operation. The time required to derive the part's unique ROM code is:

$$960\ \mu s + (8 + 3 \times 64)\ 61\ \mu s = 13.16\ ms$$

The bus master is therefore capable of identifying 75 different 1–Wire devices per second.

I/O SIGNALING

The DS1820 requires strict protocols to insure data integrity. The protocol consists of several types of signaling on one line: reset pulse, presence pulse, write 0, write 1, read 0, and read 1. All of these signals, with the exception of the presence pulse, are initiated by the bus master.

The initialization sequence required to begin any communication with the DS1820 is shown in Figure 11. A reset pulse followed by a presence pulse indicates the DS1820 is ready to send or receive data given the correct ROM command and memory function command.

The bus master transmits (TX) a reset pulse (a low signal for a minimum of 480 µs). The bus master then releases the line and goes into a receive mode (RX). The 1–Wire bus is pulled to a high state via the 5K pull–up resistor . After detecting the rising edge on the

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

I/O pin, the DS1820 waits 15–60 µs and then transmits the presence pulse (a low signal for 60–240 µs).

MEMORY COMMAND FUNCTIONS

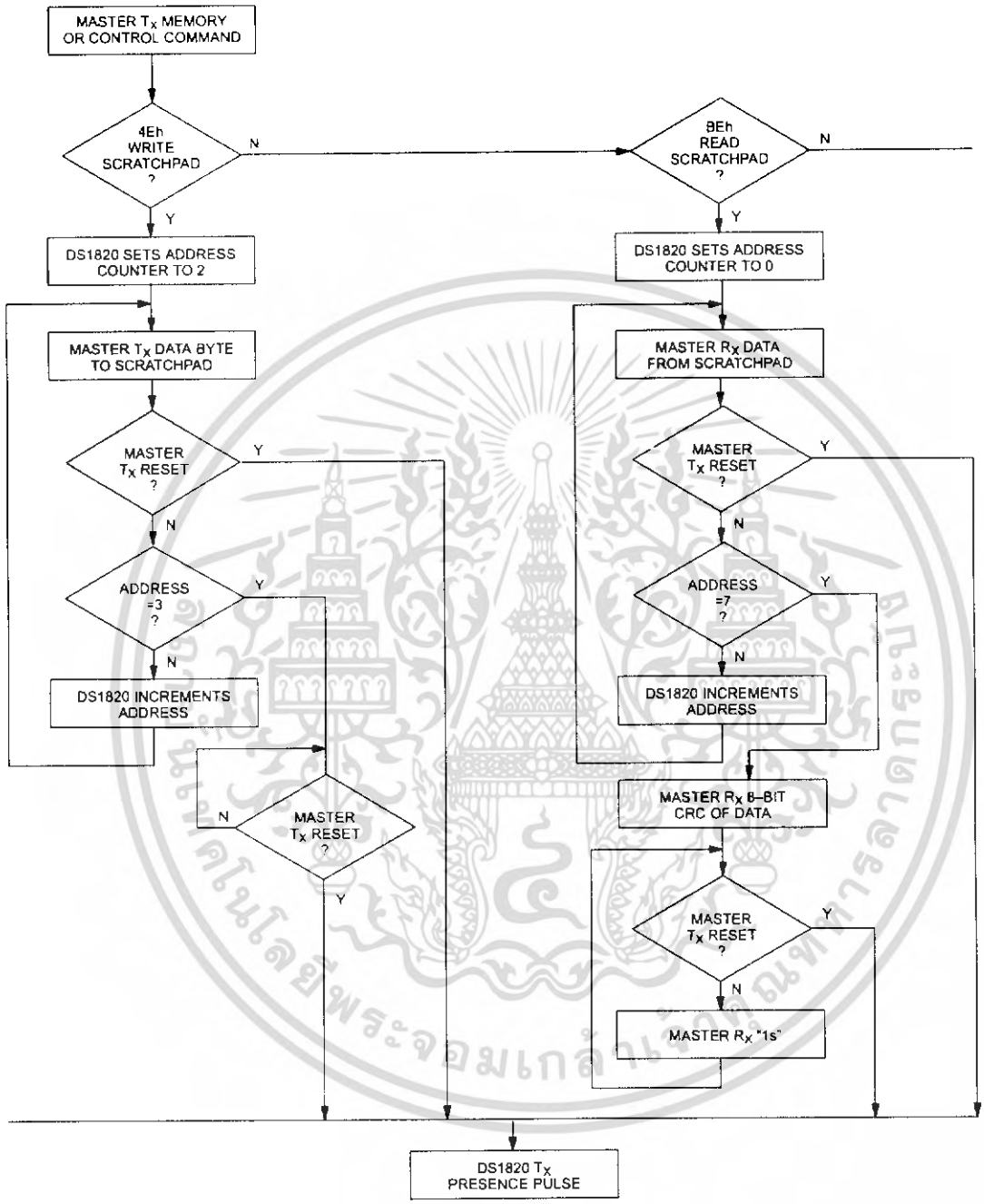
The following command protocols are summarized in Table 2, and by the flowchart of Figure 10.

Write Scratchpad [4Eh]

This command writes to the scratchpad of the DS1820, starting at address 2. The next two bytes written will be saved in scratchpad memory, at address locations 2 and 3. Writing may be terminated at any point by issuing a reset.

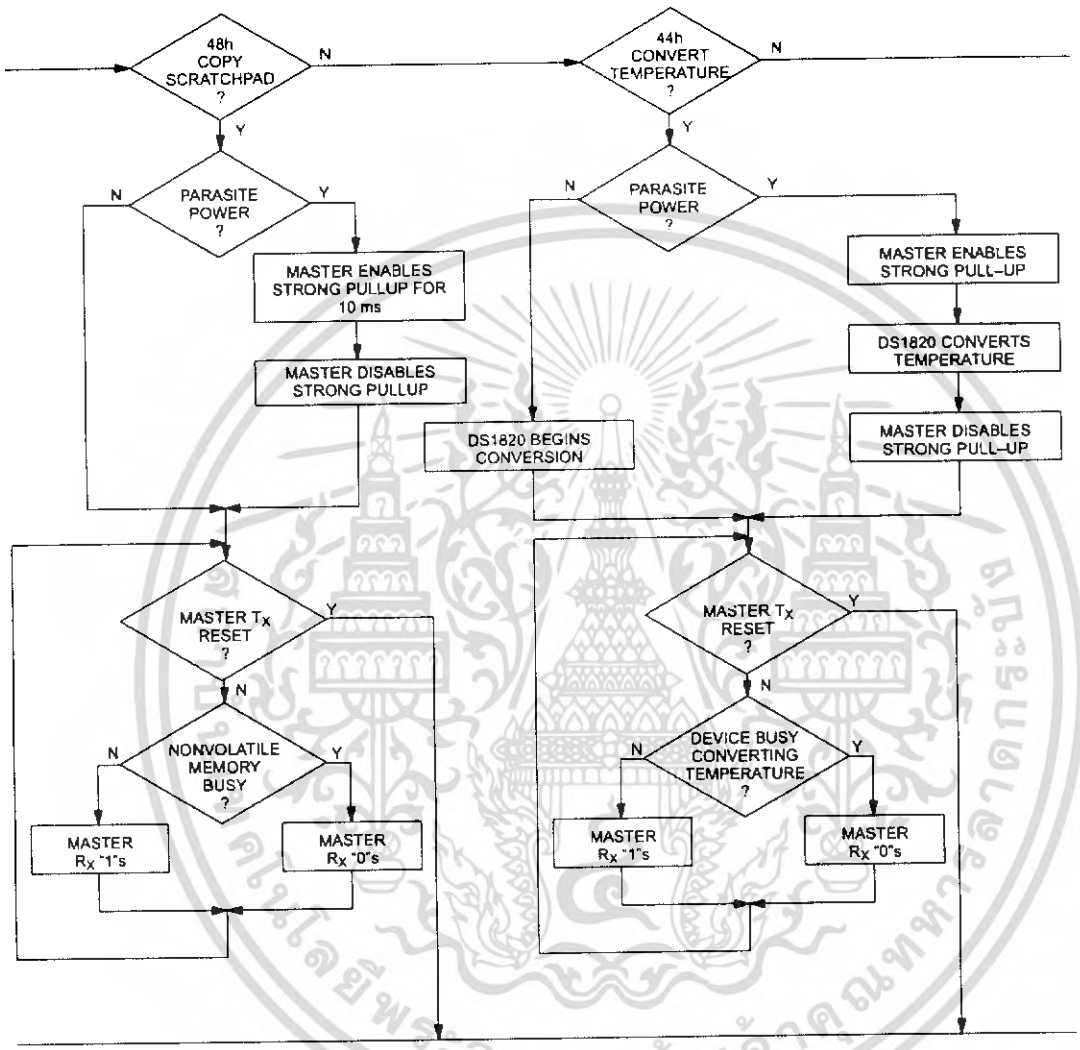
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MEMORY FUNCTIONS FLOW CHART Figure 10



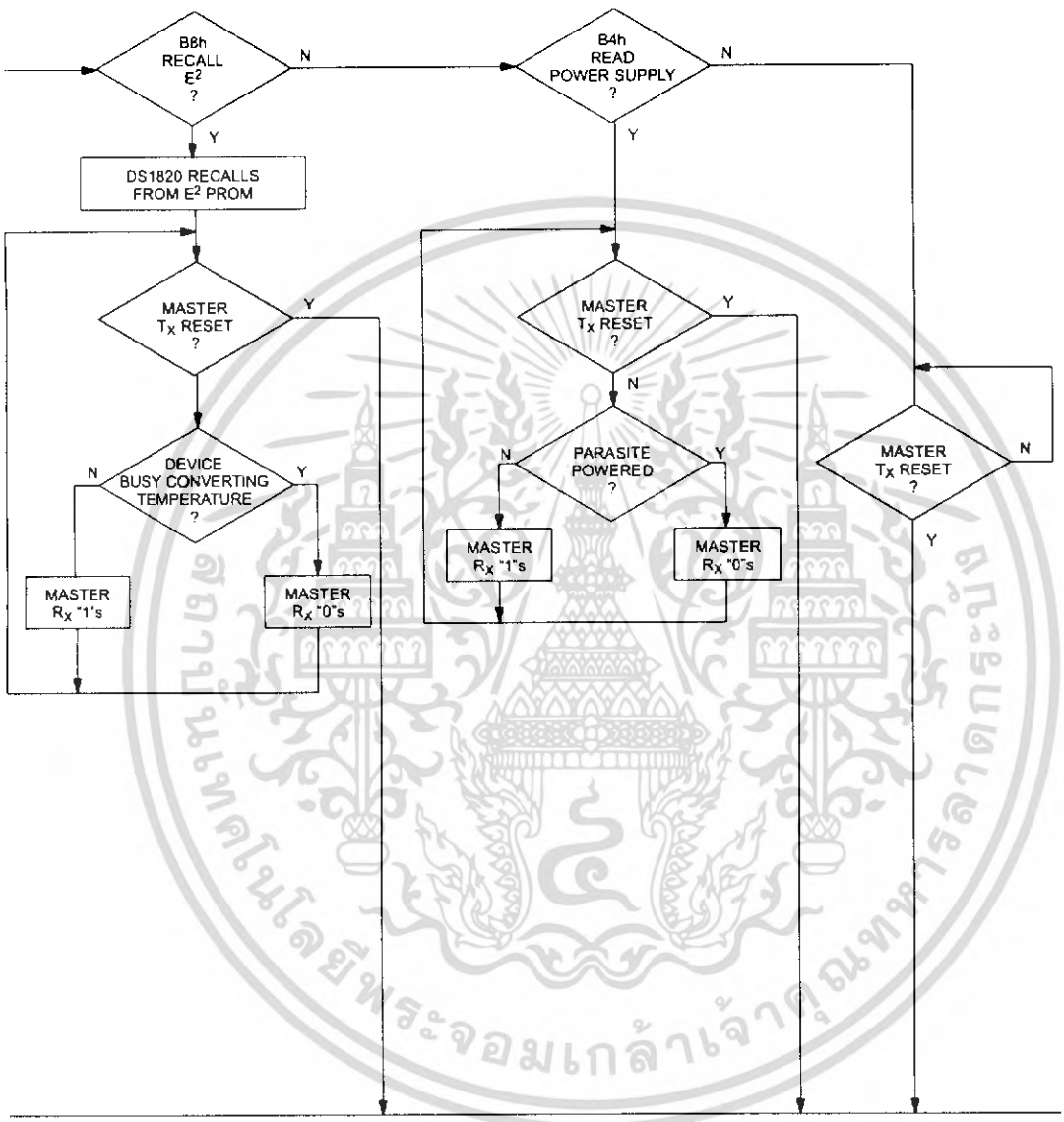
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MEMORY FUNCTIONS FLOW CHART Figure 10 (cont'd)



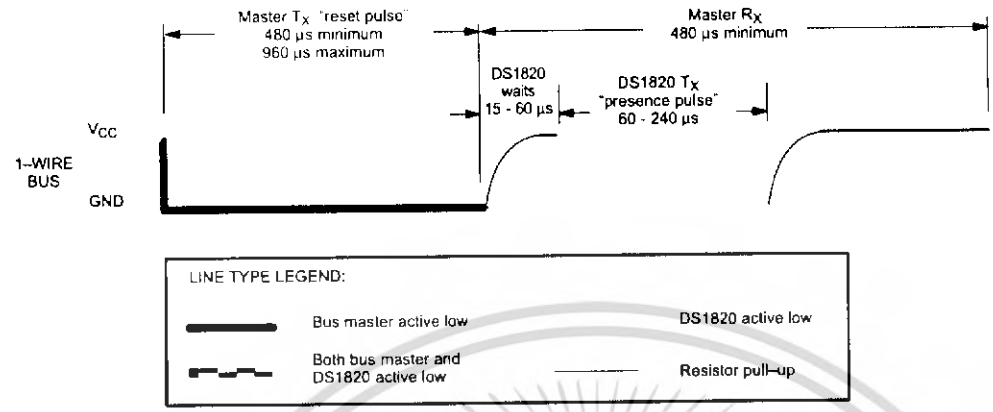
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MEMORY FUNCTIONS FLOW CHART Figure 10 (cont'd)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

INITIALIZATION PROCEDURE "RESET AND PRESENCE PULSES" Figure 11



DS1820 COMMAND SET Table 2

INSTRUCTION	DESCRIPTION	PROTOCOL	1–WIRE BUS AFTER ISSUING PROTOCOL	NOTES
TEMPERATURE CONVERSION COMMANDS				
Convert T	Initiates temperature conversion.	44h	<read temperature busy status>	1
MEMORY COMMANDS				
Read Scratchpad	Reads bytes from scratchpad and reads CRC byte.	BEh	<read data up to 9 bytes>	
Write Scratchpad	Writes bytes into scratchpad at addresses 2 and 3 (TH and TL temperature triggers).	4Eh	<write data into 2 bytes at addr. 2 and addr. 3>	
Copy Scratchpad	Copies scratchpad into nonvolatile memor, (addresses 2 and 3 only).	48h	<read copy status>	2
Recall E^2	Recalls values stored in nonvolatile memory into scratchpad (tempera-ture triggers).	B8h	<read temperature busy status>	
Read Power Supply	Signals the mode of DS1820 power supply to the master.	B4h	<read supply status>	

NOTES:

1. Temperature conversion takes up to 500 ms. After receiving the Convert T protocol, if the part does not receive power from the V_{DD} pin, the I/O line for the DS1820 must be held high for at least 500 ms to provide power during the conversion process. As such, no other activity may take place on the 1–Wire bus for at least this period after a Convert T command has been issued.

2. After receiving the Copy Scratchpad protocol, if the part does not receive power from the V_{DD} pin, the I/O line for the DS1820 must be held high for at least 10 ms to provide power during the copy process. As such, no other activity may take place on the 1–Wire bus for at least this period after a Copy Scratchpad command has been issued.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Read Scratchpad [BEh]
This command reads the contents of the scratchpad. Reading will commence at byte 0, and will continue through the scratchpad until the 9th (byte–8, CRC) byte is read. If not all locations are to be read, the master may issue a reset to terminate reading at any time.

Copy Scratchpad [48h]
This command copies the scratchpad into the E^2 memory of the DS1820, storing the temperature trigger bytes in nonvolatile memory. If the bus master issues read time slots following this command, the DS1820 will output "0" on the bus as long as it is busy copying the scratchpad to E^2; it will return a "1" when the copy process is complete. If parasite powered, the bus master has to enable a strong pull–up for at least 10 ms immediately after issuing this command.

Convert T [44h]
This command begins a temperature conversion. No further data is required. The temperature conversion will be performed and then the DS1820 will remain idle. If the bus master issues read time slots following this command, the DS1820 will output "0" on the bus as long as it is busy making a temperature conversion; it will return a "1" when the temperature conversion is complete. If parasite powered, the bus master has to enable a strong pullup for 500 ms immediately after issuing this command.

Recall E2 [B8h]
This command recalls the temperature trigger values stored in E^2 to the scratchpad. This recall operation happens automatically upon power–up to the DS1820 as well, so valid data is available in the scratchpad as soon as the device has power applied. With every read data time slot issued after this command has been sent, the device will output its temperature converter busy flag "0"=busy, "1"=ready.

Read Power Supply [B4h]
With every read data time slot issued after this command has been sent to the DS1820, the device will signal its power mode: "0"=parasite power, "1"=external power supply provided.

READ/WRITE TIME SLOTS
DS1820 data is read and written through the use of time slots to manipulate bits and a command word to specify the transaction.

Write Time Slots
A write time slot is initiated when the host pulls the data line from a high logic level to a low logic level. There are two types of write time slots: Write One time slots and Write Zero time slots. All write time slots must be a minimum of 60 µs in duration with a minimum of a one µs recovery time between individual write cycles.

The DS1820 samples the I/O line in a window of 15 µs to 60 µs after the I/O line falls. If the line is high, a Write One occurs. If the line is low, a Write Zero occurs (see Figure 12).

For the host to generate a Write One time slot, the data line must be pulled to a logic low level and then released, allowing the data line to pull up to a high level within 15 µs after the start of the write time slot.

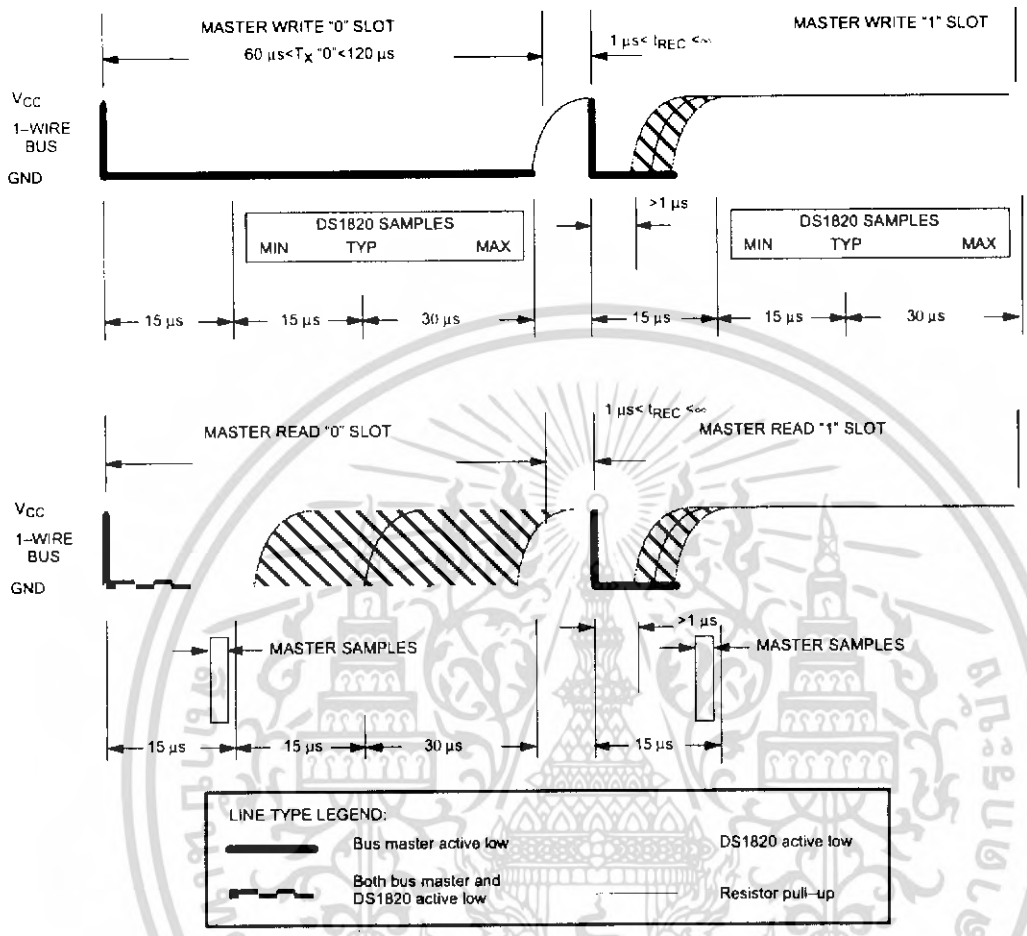
For the host to generate a Write Zero time slot, the data line must be pulled to a logic low level and remain low for 60 µs.

Read Time Slots
The host generates read time slots when data is to be read from the DS1820. A read time slot is initiated when the host pulls the data line from a logic high level to logic low level. The data line must remain at a low logic level for a minimum of one µs; output data from the DS1820 is valid for 15 µs after the falling edge of the read time slot. The host therefore must stop driving the I/O pin low in order to read its state 15 µs from the start of the read slot (see Figure 12). By the end of the read time slot, the I/O pin will pull back high via the external pull–up resistor. All read time slots must be a minimum of 60 µs in duration with a minimum of a one µs recovery time between individual read slots.

Figure 13 shows that the sum of T_{INIT}, T_{RC}, and T_{SAMPLE} must be less than 15 µs. Figure 14 shows that system timing margin is maximized by keeping T_{INIT} and T_{RC} as small as possible and by locating the master sample time towards the end of the 15 µs period.

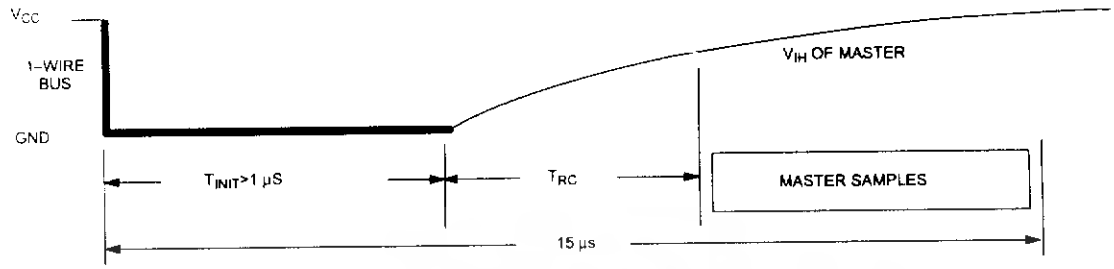
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

READ/WRITE TIMING DIAGRAM Figure 12

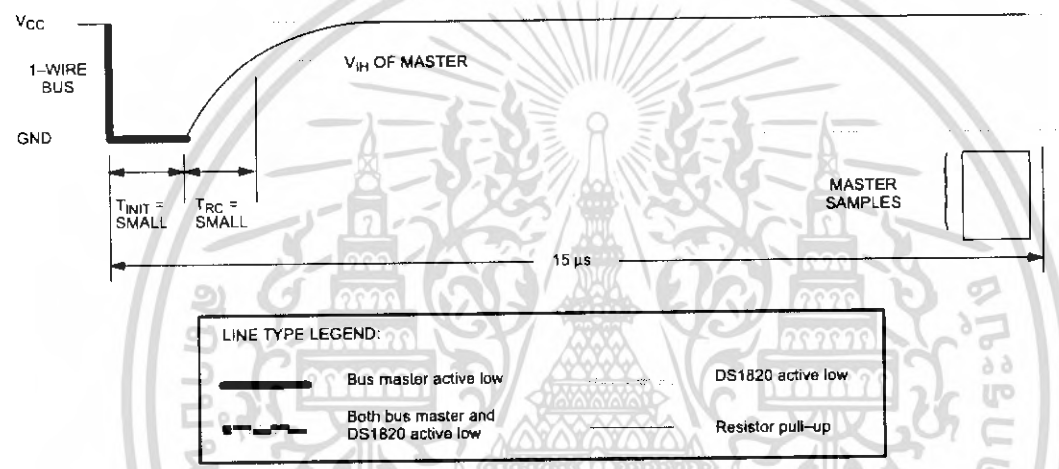


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DETAILED MASTER READ "1" TIMING Figure 13



RECOMMENDED MASTER READ "1" TIMING Figure 14



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Related Application Notes

The following Application Notes can be applied to the DS1820. These notes can be obtained from the Dallas Semiconductor "Application Note Book", via our website at http://www.dalsemi.com/, or through our faxback service at (214) 450–0441.

Application Note 27: "Understanding and Using Cyclic Redundancy Checks with Dallas Semiconductor Touch Memory Product"

Application Note 55: "Extending the Contact Range of Touch Memories"

Application Note 74: "Reading and Writing Touch Memories via Serial Interfaces"

Application Note 104: "Minimalist Temperature Control Demo"

Application Note 105: "High Resolution Temperature Measurement with Dallas Direct–to–Direct Temperature Sensors"

Application Note 106: "Complex MicroLANs"

Application Note 108: "MicroLAN – In the Long Run"

Sample 1–Wire subroutines that can be used in conjunction with AN74 can be downloaded from the website or our Anonymous FTP Site.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MEMORY FUNCTION EXAMPLE Table 3
Example: Bus Master initiates temperature conversion, then reads temperature (parasite power assumed).

MASTER MODE	DATA (LSB FIRST)	COMMENTS
TX	Reset	Reset pulse (480–960 µs).
RX	Presence	Presence pulse.
TX	55h	Issue "Match ROM" command.
TX	<64–bit ROM code>	Issue address for DS1820.
TX	44h	Issue "Convert T" command.
TX	<I/O LINE HIGH>	I/O line is held high for at least 500 ms by bus master to allow conversion to complete.
TX	Reset	Reset pulse.
RX	Presence	Presence pulse.
TX	55h	Issue "Match ROM" command.
TX	<64–bit ROM code>	Issue address for DS1820.
TX	BEh	Issue "Read Scratchpad" command.
RX	<9 data bytes>	Read entire scratchpad plus CRC; the master now recalculates the CRC of the eight data bytes received from the scratchpad, compares the CRC calculated and the CRC read. If they match, the master continues; if not, this read operation is repeated.
TX	Reset	Reset Pulse.
RX	Presence	Presence pulse, done.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MEMORY FUNCTION EXAMPLE Table 4
Example: Bus Master writes memory (parasite power and only one DS1820 assumed).

MASTER MODE	DATA (LSB FIRST)	COMMENTS
TX	Reset	Reset pulse.
RX	Presence	Presence pulse.
TX	CCh	Skip ROM command.
TX	4Eh	Write Scratchpad command.
TX	<2 data bytes>	Writes two bytes to scratchpad (TH and TL).
TX	Reset	Reset pulse.
RX	Presence	Presence pulse.
TX	CCh	Skip ROM command.
TX	BEh	Read Scratchpad command.
RX	<9 data bytes>	Read entire scratchpad plus CRC. The master now recalculates the CRC of the eight data bytes received from the scratchpad, compares the CRC and the two other bytes read back from the scratchpad. If data match, the master continues; if not, repeat the sequence.
TX	Reset	Reset pulse.
RX	Presence	Presence pulse.
TX	CCh	Skip ROM command.
TX	48h	Copy Scratchpad command; after issuing this command, the master must wait 6 ms for copy operation to complete.
TX	Reset	Reset pulse.
RX	Presence	Presence pulse, done.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MEMORY FUNCTION EXAMPLE Table 5
Example: Temperature conversion and interpolation (external power supply and only one DS1820 assumed).

MASTER MODE	DATA (LSB FIRST)	COMMENTS
TX	Reset	Reset pulse.
TR	Presence	Presence pulse.
TX	CCh	Skip ROM command.
TX	44h	Convert T command.
RX	<1 data byte>	Read busy flag eight times. The master continues reading one byte (or bit) after another until the data is FFh (all bits 1).
TX	Reset	Reset pulse.
RX	Presence	Presence pulse.
TX	CCh	Skip ROM command.
TX	BEh	Read Scratchpad command.
RX	<9 data bytes>	Read entire scratchpad plus CRC. The master now recalculates the CRC of the eight data bytes received from the scratchpad and compares both CRCs. If the CRCs match, the data is valid. The master saves the temperature value and stores the contents of the count register and count per °C register as COUNT_REMAIN and COUNT_PER_C, respectively.
TX	Reset	Reset pulse.
RX	Presence	Presence pulse, done.
–	–	CPU calculates temperature as described in the data sheet for higher resolution.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ABSOLUTE MAXIMUM RATINGS*

Voltage on Any Pin Relative to Ground	–0.5V to +7.0V
Operating Temperature	–55°C to +125°C
Storage Temperature	–55°C to +125°C
Soldering Temperature	260°C for 10 seconds

* This is a stress rating only and functional operation of the device at these or any other conditions above those indicated in the operation sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods of time may affect reliability.

RECOMMENDED DC OPERATING CONDITIONS

PARAMETER	SYMBOL	CONDITION	MIN	TYP	MAX	UNITS	NOTES
Supply Voltage	V_{DD}	I/O Functions	2.8	5.0	5.5	V	1, 2
		±1/2°C Accurate Temperature Conversions	4.3		5.5		
Data Pin	I/O		–0.5		+5.5	V	2
Logic 1	V_{IH}		2.0		V_{CC}+0.3	V	2, 3
Logic 0	V_{IL}		–0.3		+0.8	V	2, 4

DC ELECTRICAL CHARACTERISTICS

(–55°C to +125°C; V_{DD}=3.6V to 5.5V)

PARAMETER	SYMBOL	CONDITION	MIN	TYP	MAX	UNITS	NOTES
Thermometer Error	t_{ERR}	–0°C to +70°C			±1/2	°C	
		–55°C to 0°C and +70°C to +125°C		See Typical Curve			1, 9, 10
Input Logic High	V_{IH}		2.2		5.5	V	2, 3
Input Logic Low	V_{IL}		–0.3		+0.8	V	2, 4
Sink Current	I_L	$V_{I/O}$=0.4V	–4.0			mA	2
Standby Current	I_Q			200	350	nA	8
Active Current	I_{DD}			1	1.5	mA	5, 6
Input Load Current	I_L			5		µA	7

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

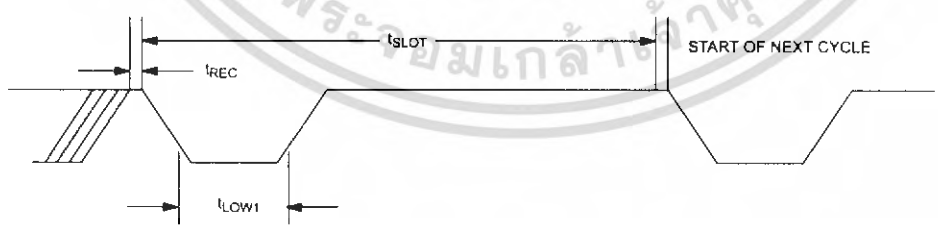
AC ELECTRICAL CHARACTERISTICS: (–55°C to +125°C; V_{DD}=3.6V to 5.5V)

PARAMETER	SYMBOL	MIN	TYP	MAX	UNITS	NOTES
Temperature Conversion Time	t_{CONV}		200	500	ms	
Time Slot	t_{SLOT}	60		120	µs	
Recovery Time	t_{REC}	1			µs	
Write 0 Low Time	t_{LOW0}	60		120	µs	
Write 1 Low Time	t_{LOW1}	1		15	µs	
Read Data Valid	t_{RDV}			15	µs	
Reset Time High	t_{RSTH}	480			µs	
Reset Time Low	t_{RSTL}	480		4800	µs	
Presence Detect High	t_{PDHIGH}	15		60	µs	
Presence Detect Low	t_{PDLOW}	60		240	µs	
Capacitance	$C_{IN/OUT}$			25	pF	

NOTES:

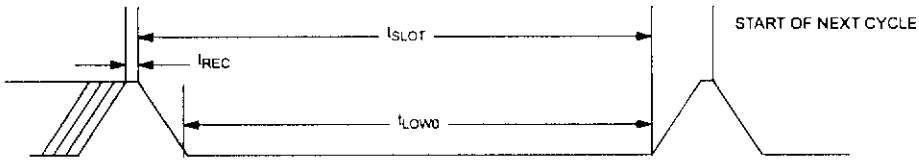
1. Temperature conversion will work with ±2°C accuracy down to V_{DD} = 3.4 volts.
2. All voltages are referenced to ground.
3. Logic one voltages are specified at a source current of 1 mA.
4. Logic zero voltages are specified at a sink current of 4 mA.
5. I_{DD} specified with V_{CC} at 5.0 volts.
6. Active current refers to either temperature conversion or writing to the E^2 memory. Writing to E^2 memory consumes approximately 200 µA for up to 10 ms.
7. Input load is to ground.
8. Standby current specified up to 70°C. Standby current typically is 5 µA at 125°C.
9. See Typical Curve for specification limits outside the 0°C to 70°C range. Thermometer error reflects sensor accuracy as tested during calibration.
10. Typical accuracy curve valid for 4.3V ≤ V_{DD} ≤ 5.5V.

1–WIRE WRITE ONE TIME SLOT

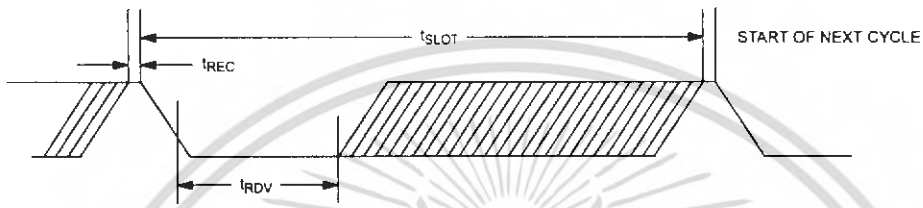


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

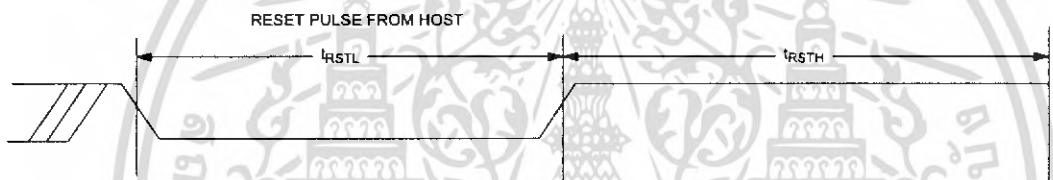
1–WIRE WRITE ZERO TIME SLOT



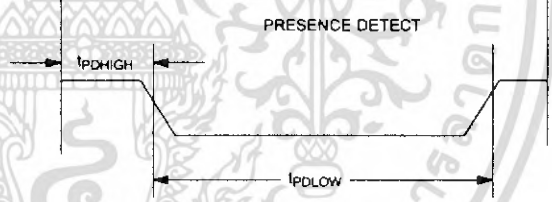
1–WIRE READ ZERO TIME SLOT



1–WIRE RESET PULSE



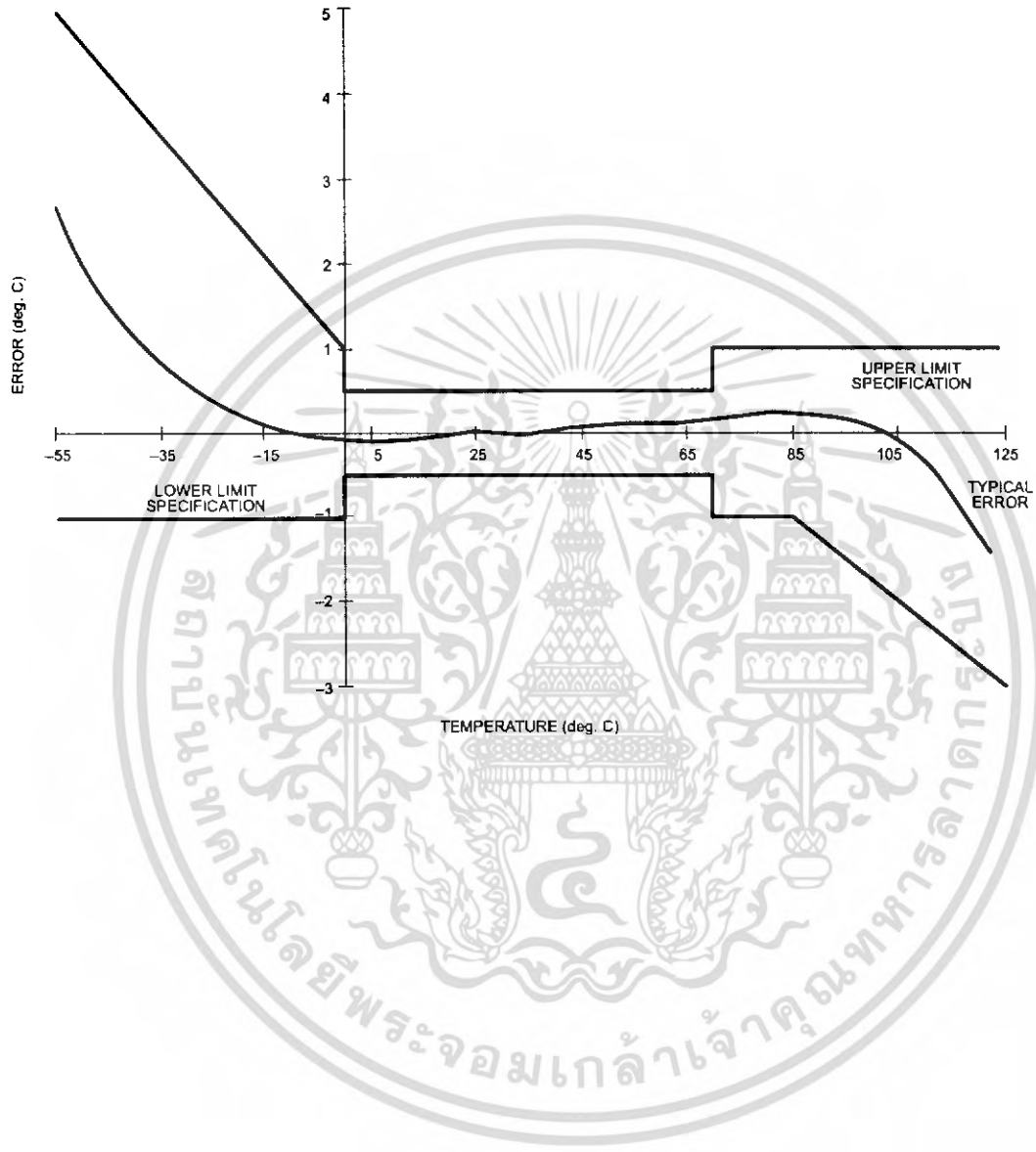
1–WIRE PRESENCE DETECT



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TYPICAL PERFORMANCE CURVE

DS1820 DIGITAL TERMOMETER AND THERMOSTAT
TEMPERATURE READING ERROR



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Features

- Compatible with MCS-51™ Products
- 4K Bytes of In-System Reprogrammable Flash Memory
  - Endurance: 1,000 Write/Erase Cycles
- Fully Static Operation: 0 Hz to 24 MHz
- Three-Level Program Memory Lock
- 128 x 8-Bit Internal RAM
- 32 Programmable I/O Lines
- Two 16-Bit Timer/Counters
- Six Interrupt Sources
- Programmable Serial Channel
- Low Power Idle and Power Down Modes

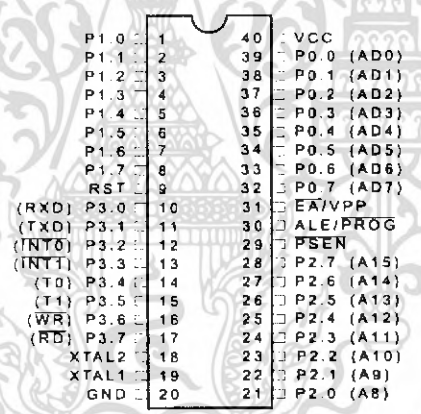
Description

The AT89C51 is a low-power, high-performance CMOS 8-bit microcomputer with 4K bytes of Flash Programmable and Erasable Read Only Memory (PEROM). The device is manufactured using Atmel's high density nonvolatile memory technology and is compatible with the industry standard MCS-51™ instruction set and pinout. The on-chip Flash allows the program memory to be reprogrammed in-system or by a conventional nonvolatile memory programmer. By combining a versatile 8-bit CPU with Flash on a monolithic chip, the Atmel AT89C51 is a powerful microcomputer which provides a highly flexible and cost effective solution to many embedded control applications.

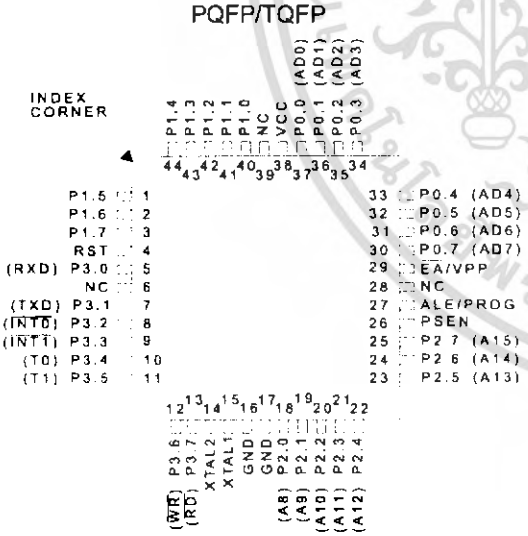
(continued)

Pin Configurations

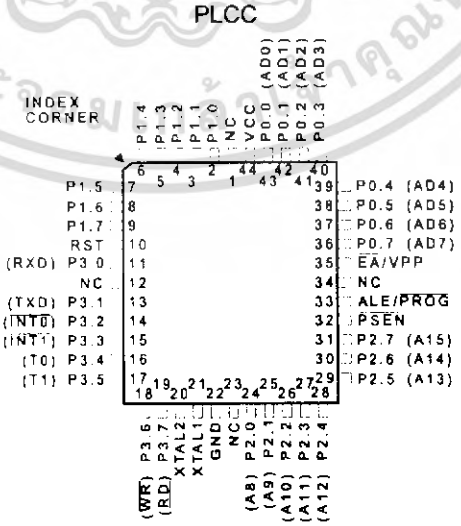
PDIP



PQFP/TQFP



PLCC



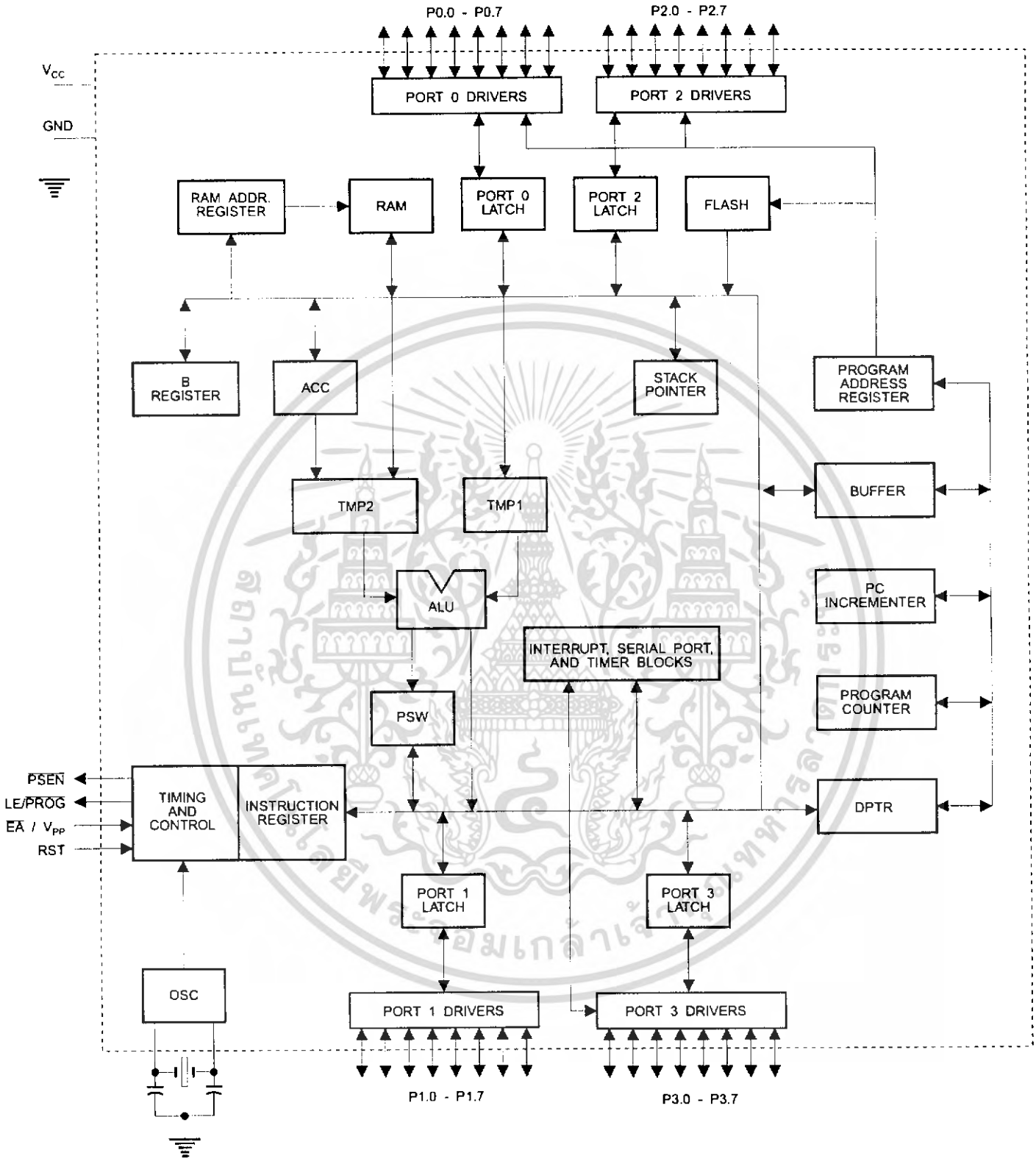
8-Bit Microcontroller with 4K Bytes Flash

AT89C51

0265F-A–12/97

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ock Diagram



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

The AT89C51 provides the following standard features: 4K bytes of Flash, 128 bytes of RAM, 32 I/O lines, two 16-bit timer/counters, a five vector two-level interrupt architecture, a full duplex serial port, on-chip oscillator and clock circuitry. In addition, the AT89C51 is designed with static logic for operation down to zero frequency and supports two software selectable power saving modes. The Idle Mode stops the CPU while allowing the RAM, timer/counters, serial port and interrupt system to continue functioning. The Power Down Mode saves the RAM contents but freezes the oscillator disabling all other chip functions until the next hardware reset.

Pin Description

V_{CC}
Supply voltage.

GND
Ground.

Port 0
Port 0 is an 8-bit open drain bidirectional I/O port. As an output port each pin can sink eight TTL inputs. When 1s are written to port 0 pins, the pins can be used as high-impedance inputs.

Port 0 may also be configured to be the multiplexed low-order address/data bus during accesses to external program and data memory. In this mode P0 has internal pullups.

Port 0 also receives the code bytes during Flash programming, and outputs the code bytes during program verification. External pullups are required during program verification.

Port 1
Port 1 is an 8-bit bidirectional I/O port with internal pullups. The Port 1 output buffers can sink/source four TTL inputs. When 1s are written to Port 1 pins they are pulled high by the internal pullups and can be used as inputs. As inputs, Port 1 pins that are externally being pulled low will source current (I_{IL}) because of the internal pullups.

Port 1 also receives the low-order address bytes during Flash programming and verification.

Port 2
Port 2 is an 8-bit bidirectional I/O port with internal pullups. The Port 2 output buffers can sink/source four TTL inputs. When 1s are written to Port 2 pins they are pulled high by the internal pullups and can be used as inputs. As inputs, Port 2 pins that are externally being pulled low will source current (I_{IL}) because of the internal pullups.

Port 2 emits the high-order address byte during fetches from external program memory and during accesses to external data memory that use 16-bit addresses (MOVX @ DPTR). In this application it uses strong internal pullups when emitting 1s. During accesses to external data memory that use 8-bit addresses (MOVX @ RI), Port 2 emits the contents of the P2 Special Function Register.

Port 2 also receives the high-order address bits and some control signals during Flash programming and verification.

Port 3
Port 3 is an 8-bit bidirectional I/O port with internal pullups. The Port 3 output buffers can sink/source four TTL inputs. When 1s are written to Port 3 pins they are pulled high by the internal pullups and can be used as inputs. As inputs, Port 3 pins that are externally being pulled low will source current (I_{IL}) because of the pullups.

Port 3 also serves the functions of various special features of the AT89C51 as listed below:

Port Pin	Alternate Functions
P3.0	RXD (serial input port)
P3.1	TXD (serial output port)
P3.2	$\overline{INT0}$ (external interrupt 0)
P3.3	$\overline{INT1}$ (external interrupt 1)
P3.4	T0 (timer 0 external input)
P3.5	T1 (timer 1 external input)
P3.6	$\overline{WR}$ (external data memory write strobe)
P3.7	$\overline{RD}$ (external data memory read strobe)

Port 3 also receives some control signals for Flash programming and verification.

RST
Reset input. A high on this pin for two machine cycles while the oscillator is running resets the device.

ALE/$\overline{PROG}$
Address Latch Enable output pulse for latching the low byte of the address during accesses to external memory. This pin is also the program pulse input ($\overline{PROG}$) during Flash programming.

In normal operation ALE is emitted at a constant rate of 1/6 the oscillator frequency, and may be used for external timing or clocking purposes. Note, however, that one ALE pulse is skipped during each access to external Data Memory.

If desired, ALE operation can be disabled by setting bit 0 of SFR location 8EH. With the bit set, ALE is active only during a MOVX or MOVC instruction. Otherwise, the pin is weakly pulled high. Setting the ALE-disable bit has no effect if the microcontroller is in external execution mode.

$\overline{PSEN}$
Program Store Enable is the read strobe to external program memory.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

When the AT89C51 is executing code from external program memory, $\overline{PSEN}$ is activated twice each machine cycle, except that two $\overline{PSEN}$ activations are skipped during each access to external data memory.

$\overline{EA}$/V_{PP}
External Access Enable. $\overline{EA}$ must be strapped to GND in order to enable the device to fetch code from external program memory locations starting at 0000H up to FFFFH. Note, however, that if lock bit 1 is programmed, $\overline{EA}$ will be internally latched on reset.

$\overline{EA}$ should be strapped to V_{CC} for internal program executions.

This pin also receives the 12-volt programming enable voltage (V_{PP}) during Flash programming, for parts that require 12-volt V_{PP}.

XTAL1
Input to the inverting oscillator amplifier and input to the internal clock operating circuit.

XTAL2
Output from the inverting oscillator amplifier.

Oscillator Characteristics

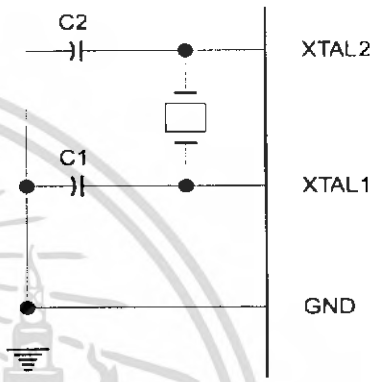
XTAL1 and XTAL2 are the input and output, respectively, of an inverting amplifier which can be configured for use as an on-chip oscillator, as shown in Figure 1. Either a quartz crystal or ceramic resonator may be used. To drive the device from an external clock source, XTAL2 should be left unconnected while XTAL1 is driven as shown in Figure 2. There are no requirements on the duty cycle of the external clock signal, since the input to the internal clocking circuitry is through a divide-by-two flip-flop, but minimum and maximum voltage high and low time specifications must be observed.

Idle Mode

In idle mode, the CPU puts itself to sleep while all the on-chip peripherals remain active. The mode is invoked by software. The content of the on-chip RAM and all the special functions registers remain unchanged during this mode. The idle mode can be terminated by any enabled interrupt or by a hardware reset.

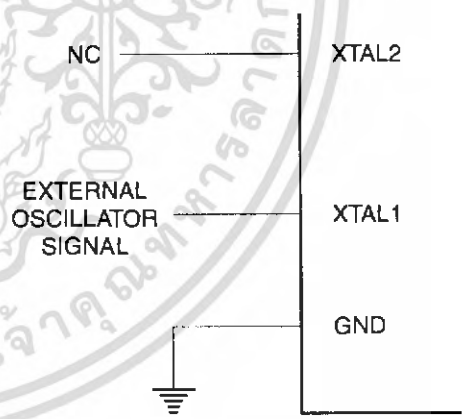
It should be noted that when idle is terminated by a hard ware reset, the device normally resumes program execution, from where it left off, up to two machine cycles before the internal reset algorithm takes control. On-chip hardware inhibits access to internal RAM in this event, but access to the port pins is not inhibited. To eliminate the possibility of an unexpected write to a port pin when Idle is terminated by reset, the instruction following the one that invokes Idle should not be one that writes to a port pin or to external memory.

Figure 1. Oscillator Connections



Note: C1, C2 = 30 pF ± 10 pF for Crystals
= 40 pF ± 10 pF for Ceramic Resonators

Figure 2. External Clock Drive Configuration



Status of External Pins During Idle and Power Down Modes

Mode	Program Memory	ALE	$\overline{PSEN}$	PORT0	PORT1	PORT2	PORT3
Idle	Internal	1	1	Data	Data	Data	Data
Idle	External	1	1	Float	Data	Address	Data
Power Down	Internal	0	0	Data	Data	Data	Data
Power Down	External	0	0	Float	Data	Data	Data

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Power Down Mode

In the power down mode the oscillator is stopped, and the instruction that invokes power down is the last instruction executed. The on-chip RAM and Special Function Registers retain their values until the power down mode is terminated. The only exit from power down is a hardware reset. Reset redefines the SFRs but does not change the on-chip RAM. The reset should not be activated before V_{CC} is restored to its normal operating level and must be held active long enough to allow the oscillator to restart and stabilize.

Program Memory Lock Bits

On the chip are three lock bits which can be left unprogrammed (U) or can be programmed (P) to obtain the additional features listed in the table below:

When lock bit 1 is programmed, the logic level at the $\overline{EA}$ pin is sampled and latched during reset. If the device is powered up without a reset, the latch initializes to a random value, and holds that value until reset is activated. It is necessary that the latched value of $\overline{EA}$ be in agreement with the current logic level at that pin in order for the device to function properly.

Lock Bit Protection Modes

Program Lock Bits				Protection Type
	LB1	LB2	LB3	
1	U	U	U	No program lock features.
2	P	U	U	MOVC instructions executed from external program memory are disabled from fetching code bytes from internal memory, $\overline{EA}$ is sampled and latched on reset, and further programming of the Flash is disabled.
3	P	P	U	Same as mode 2, also verify is disabled.
4	P	P	P	Same as mode 3, also external execution is disabled.

Programming the Flash

The AT89C51 is normally shipped with the on-chip Flash memory array in the erased state (that is, contents = FFH) and ready to be programmed. The programming interface accepts either a high-voltage (12-volt) or a low-voltage (V_{CC}) program enable signal. The low voltage programming mode provides a convenient way to program the AT89C51 inside the user's system, while the high-voltage programming mode is compatible with conventional third party Flash or EPROM programmers.

The AT89C51 is shipped with either the high-voltage or low-voltage programming mode enabled. The respective top-side marking and device signature codes are listed in the following table.

	V_{PP} = 12V	V_{PP} = 5V
Top-Side Mark	AT89C51 xxxx yyww	AT89C51 xxxx-5 yyww
Signature	(030H)=1EH (031H)=51H (032H)=FFH	(030H)=1EH (031H)=51H (032H)=05H

The AT89C51 code memory array is programmed byte-by-byte in either programming mode. *To program any non-blank byte in the on-chip Flash Memory, the entire memory must be erased using the Chip Erase Mode.*

Programming Algorithm: Before programming the AT89C51, the address, data and control signals should be set up according to the Flash programming mode table and Figures 3 and 4. To program the AT89C51, take the following steps.

1. Input the desired memory location on the address lines.
2. Input the appropriate data byte on the data lines.
3. Activate the correct combination of control signals.
4. Raise $\overline{EA}/V_{PP}$ to 12V for the high-voltage programming mode.
5. Pulse ALE/$\overline{PROG}$ once to program a byte in the Flash array or the lock bits. The byte-write cycle is self-timed and typically takes no more than 1.5 ms. Repeat steps 1 through 5, changing the address and data for the entire array or until the end of the object file is reached.

Data Polling: The AT89C51 features Data Polling to indicate the end of a write cycle. During a write cycle, an attempted read of the last byte written will result in the complement of the written datum on PO.7. Once the write cycle has been completed, true data are valid on all outputs, and the next cycle may begin. Data Polling may begin any time after a write cycle has been initiated.

Ready/Busy: The progress of byte programming can also be monitored by the RDY/$\overline{BSY}$ output signal. P3.4 is pulled low after ALE goes high during programming to indicate BUSY. P3.4 is pulled high again when programming is done to indicate READY.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Program Verify: If lock bits LB1 and LB2 have not been programmed, the programmed code data can be read back via the address and data lines for verification. The lock bits cannot be verified directly. Verification of the lock bits is achieved by observing that their features are enabled.

Chip Erase: The entire Flash array is erased electrically by using the proper combination of control signals and by holding ALE/$\overline{PROG}$ low for 10 ms. The code array is written with all "1"s. The chip erase operation must be executed before the code memory can be re-programmed.

Reading the Signature Bytes: The signature bytes are read by the same procedure as a normal verification of locations 030H,

031H, and 032H, except that P3.6 and P3.7 must be pulled to a logic low. The values returned are as follows.

(030H) = 1EH indicates manufactured by Atmel
(031H) = 51H indicates 89C51
(032H) = FFH indicates 12V programming
(032H) = 05H indicates 5V programming

Programming Interface

Every code byte in the Flash array can be written and the entire array can be erased by using the appropriate combination of control signals. The write operation cycle is self-timed and once initiated, will automatically time itself to completion.

All major programming vendors offer worldwide support for the Atmel microcontroller series. Please contact your local programming vendor for the appropriate software revision.

Flash Programming Modes

Mode		RST	$\overline{PSEN}$	ALE/$\overline{PROG}$	$\overline{EA}$/V_{PP}	P2.6	P2.7	P3.6	P3.7
Write Code Data		H	L		H/12V	L	H	H	H
Read Code Data		H	L	H	H	L	L	H	H
Write Lock	Bit - 1	H	L		H/12V	H	H	H	H
	Bit - 2	H	L		H/12V	H	H	L	L
	Bit - 3	H	L		H/12V	H	L	H	L
Chip Erase		H	L	(1)	H/12V	H	L	L	L
Read Signature Byte		H	L	H	H	L	L	L	L

Note: 1. Chip Erase requires a 10-ms PROG pulse.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Figure 3. Programming the Flash

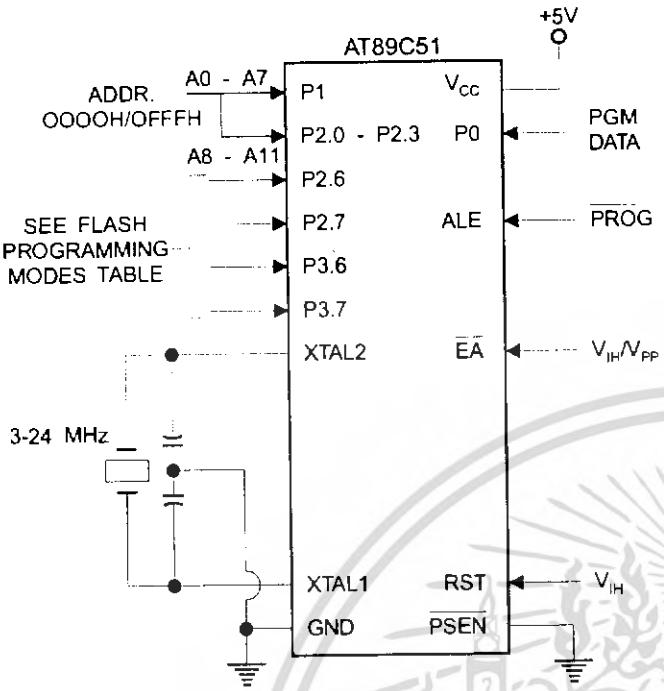
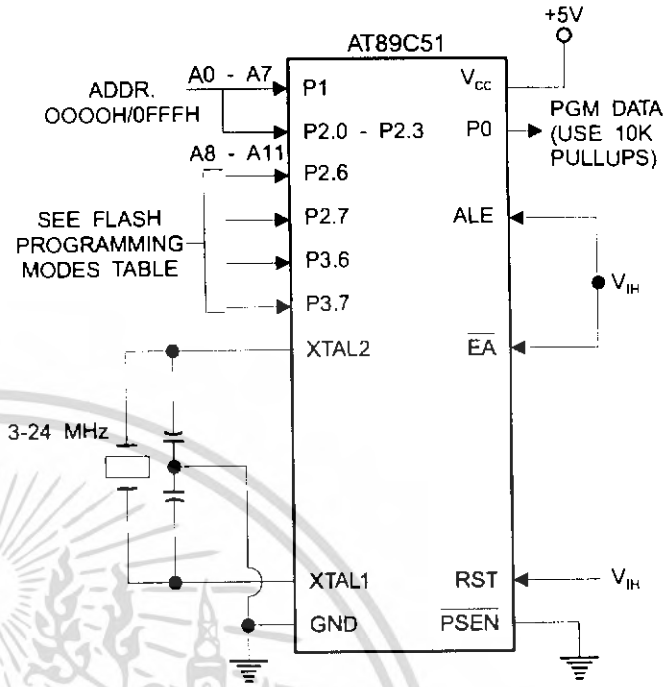


Figure 4. Verifying the Flash



Flash Programming and Verification Characteristics

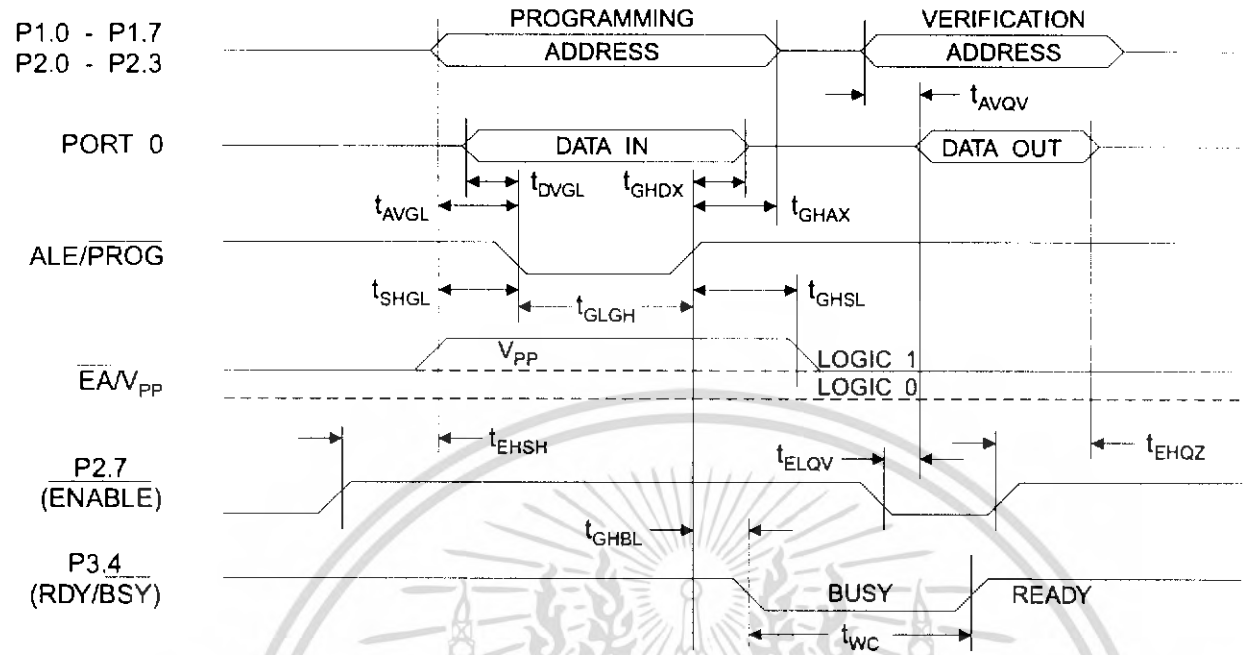
T_A = 0°C to 70°C, V_{CC} = 5.0 ± 10%

Symbol	Parameter	Min	Max	Units
V_{PP}(1)	Programming Enable Voltage	11.5	12.5	V
I_{PP}(1)	Programming Enable Current		1.0	mA
$1/t_{CLCL}$	Oscillator Frequency	3	24	MHz
t_{AVGL}	Address Setup to $\overline{PROG}$ Low	$48t_{CLCL}$		
t_{GHAX}	Address Hold After $\overline{PROG}$	$48t_{CLCL}$		
t_{DVGL}	Data Setup to $\overline{PROG}$ Low	$48t_{CLCL}$		
t_{GHDX}	Data Hold After $\overline{PROG}$	$48t_{CLCL}$		
t_{EHSH}	P2.7 ($\overline{ENABLE}$) High to V_{PP}	$48t_{CLCL}$		
t_{SHGL}	V_{PP} Setup to $\overline{PROG}$ Low	10		µs
t_{GHSL}(1)	V_{PP} Hold After $\overline{PROG}$	10		µs
t_{GLGH}	$\overline{PROG}$ Width	1	110	µs
t_{AVQV}	Address to Data Valid		$48t_{CLCL}$	
t_{ELQV}	$\overline{ENABLE}$ Low to Data Valid		$48t_{CLCL}$	
t_{EHQZ}	Data Float After $\overline{ENABLE}$	0	$48t_{CLCL}$	
t_{GHBL}	$\overline{PROG}$ High to $\overline{BUSY}$ Low		1.0	µs
t_{WC}	Byte Write Cycle Time		2.0	ms

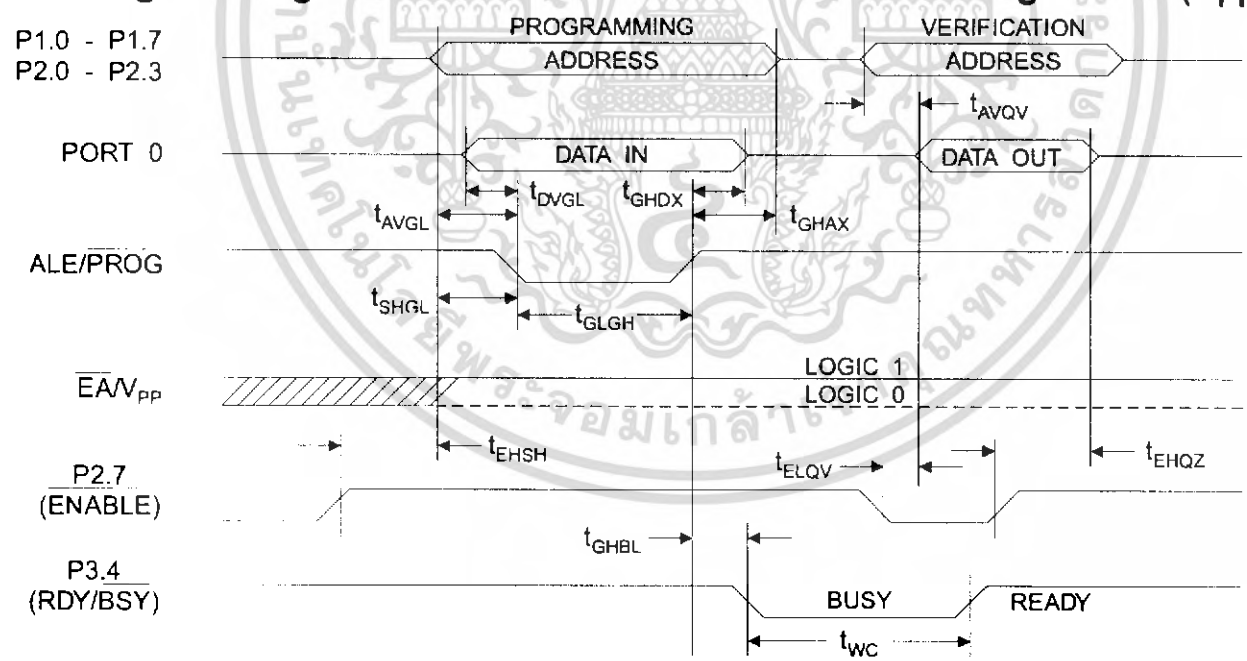
Note: 1. Only used in 12-volt programming mode.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Flash Programming and Verification Waveforms - High Voltage Mode (V_{PP} = 12V)



Flash Programming and Verification Waveforms - Low Voltage Mode (V_{PP} = 5V)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings*

Operating Temperature	-55°C to +125°C
Storage Temperature	-65°C to +150°C
Voltage on Any Pin with Respect to Ground	-1.0V to +7.0V
Maximum Operating Voltage	6.6V
DC Output Current	15.0 mA

*NOTICE: Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress rating only and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

DC Characteristics

T_A = -40°C to 85°C, V_{CC} = 5.0V ± 20% (unless otherwise noted)

Symbol	Parameter	Condition	Min	Max	Units
V_{IL}	Input Low Voltage	(Except $\overline{EA}$)	-0.5	0.2 V_{CC} - 0.1	V
V_{IL1}	Input Low Voltage ($\overline{EA}$)		-0.5	0.2 V_{CC} - 0.3	V
V_{IH}	Input High Voltage	(Except XTAL1, RST)	0.2 V_{CC} + 0.9	V_{CC} + 0.5	V
V_{IH1}	Input High Voltage	(XTAL1, RST)	0.7 V_{CC}	V_{CC} + 0.5	V
V_{OL}	Output Low Voltage(1) (Ports 1,2,3)	I_{OL} = 1.6 mA		0.45	V
V_{OL1}	Output Low Voltage(1) (Port 0, ALE, $\overline{PSEN}$)	I_{OL} = 3.2 mA		0.45	V
V_{OH}	Output High Voltage (Ports 1,2,3, ALE, $\overline{PSEN}$)	I_{OH} = -60 µA, V_{CC} = 5V ± 10%	2.4		V
		I_{OH} = -25 µA	0.75 V_{CC}		V
		I_{OH} = -10 µA	0.9 V_{CC}		V
V_{OH1}	Output High Voltage (Port 0 in External Bus Mode)	I_{OH} = -800 µA, V_{CC} = 5V ± 10%	2.4		V
		I_{OH} = -300 µA	0.75 V_{CC}		V
		I_{OH} = -80 µA	0.9 V_{CC}		V
I_{IL}	Logical 0 Input Current (Ports 1,2,3)	V_{IN} = 0.45V		-50	µA
I_{TL}	Logical 1 to 0 Transition Current (Ports 1,2,3)	V_{IN} = 2V, VCC = 5V ± 10%		-650	µA
I_{LI}	Input Leakage Current (Port 0, $\overline{EA}$)	0.45 < V_{IN} < V_{CC}		±10	µA
RRST	Reset Pulldown Resistor		50	300	KΩ
C_{IO}	Pin Capacitance	Test Freq. = 1 MHz, T_A = 25°C		10	pF
I_{CC}	Power Supply Current	Active Mode, 12 MHz		20	mA
		Idle Mode, 12 MHz		5	mA
	Power Down Mode(2)	V_{CC} = 6V		100	µA
		V_{CC} = 3V		40	µA

Notes: 1. Under steady state (non-transient) conditions, I_{OL} must be externally limited as follows:
Maximum I_{OL} per port pin: 10 mA
Maximum I_{OL} per 8-bit port: Port 0: 26 mA
Ports 1, 2, 3: 15 mA
Maximum total I_{OL} for all output pins: 71 mA
If I_{OL} exceeds the test condition, V_{OL} may exceed the related specification. Pins are not guaranteed to sink current greater than the listed test conditions.

2. Minimum V_{CC} for Power Down is 2V.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

AC Characteristics

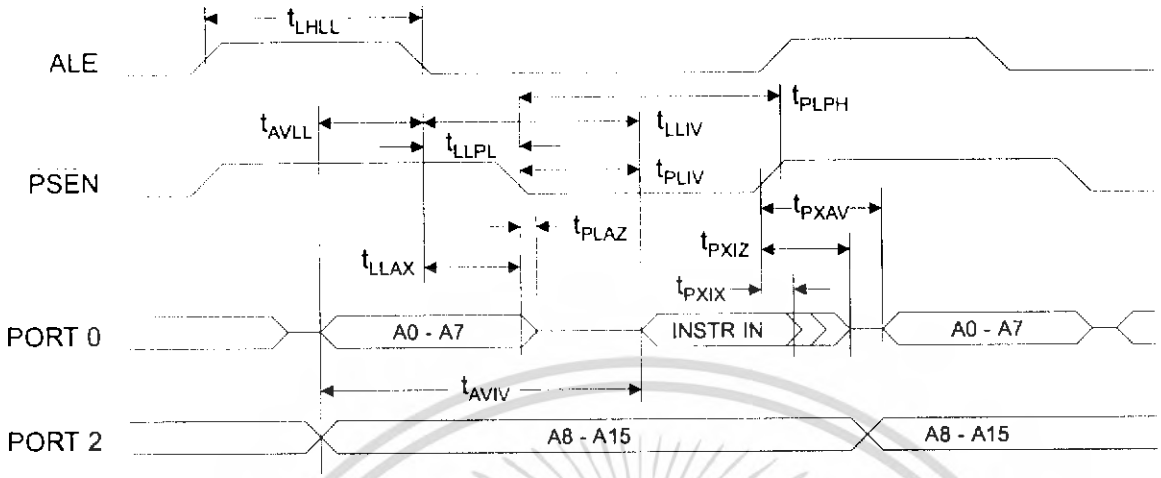
(Under Operating Conditions; Load Capacitance for Port 0, ALE/$\overline{PROG}$, and $\overline{PSEN}$ = 100 pF; Load Capacitance for all other outputs = 80 pF)

External Program and Data Memory Characteristics

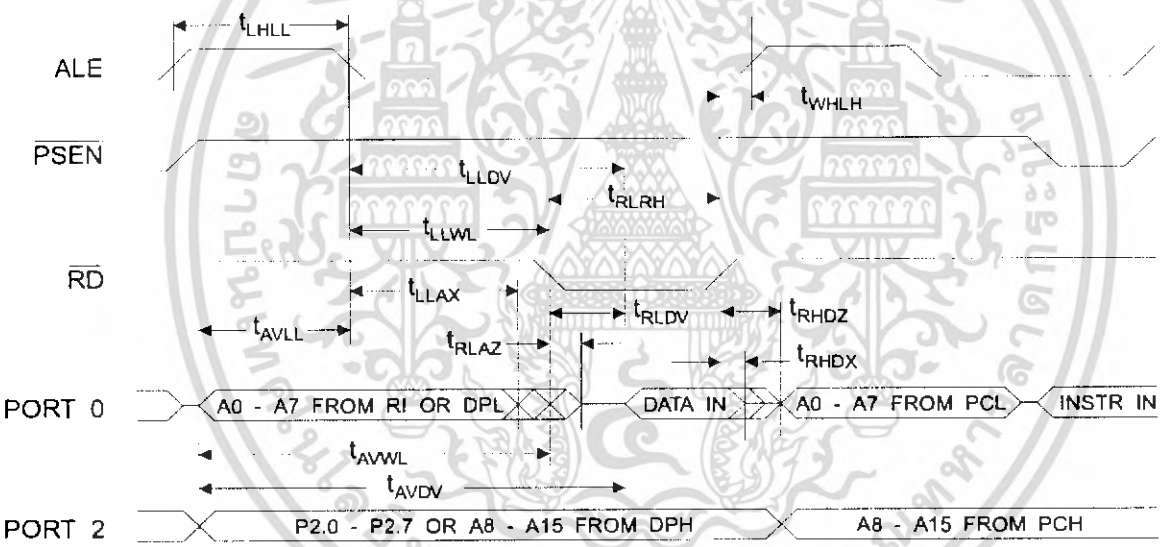
Symbol	Parameter	12 MHz Oscillator		16 to 24 MHz Oscillator		Units
		Min	Max	Min	Max	
$1/t_{CLCL}$	Oscillator Frequency			0	24	MHz
t_{LHLL}	ALE Pulse Width	127		$2t_{CLCL}$-40		ns
t_{AVLL}	Address Valid to ALE Low	43		t_{CLCL}-13		ns
t_{LLAX}	Address Hold After ALE Low	48		t_{CLCL}-20		ns
t_{LLIV}	ALE Low to Valid Instruction In		233		$4t_{CLCL}$-65	ns
t_{LLPL}	ALE Low to $\overline{PSEN}$ Low	43		t_{CLCL}-13		ns
t_{PLPH}	$\overline{PSEN}$ Pulse Width	205		$3t_{CLCL}$-20		ns
t_{PLIV}	$\overline{PSEN}$ Low to Valid Instruction In		145		$3t_{CLCL}$-45	ns
t_{PXIX}	Input Instruction Hold After $\overline{PSEN}$	0		0		ns
t_{PXIZ}	Input Instruction Float After $\overline{PSEN}$		59		t_{CLCL}-10	ns
t_{PXAV}	$\overline{PSEN}$ to Address Valid	75		t_{CLCL}-8		ns
t_{AVIV}	Address to Valid Instruction In		312		$5t_{CLCL}$-55	ns
t_{PLAZ}	$\overline{PSEN}$ Low to Address Float		10		10	ns
t_{RLRH}	$\overline{RD}$ Pulse Width	400		$6t_{CLCL}$-100		ns
t_{WLWH}	$\overline{WR}$ Pulse Width	400		$6t_{CLCL}$-100		ns
t_{RLDV}	$\overline{RD}$ Low to Valid Data In		252		$5t_{CLCL}$-90	ns
t_{RHDX}	Data Hold After $\overline{RD}$	0		0		ns
t_{RHDZ}	Data Float After $\overline{RD}$		97		$2t_{CLCL}$-28	ns
t_{LLDV}	ALE Low to Valid Data In		517		$8t_{CLCL}$-150	ns
t_{AVDV}	Address to Valid Data In		585		$9t_{CLCL}$-165	ns
t_{LLWL}	ALE Low to $\overline{RD}$ or $\overline{WR}$ Low	200	300	$3t_{CLCL}$-50	$3t_{CLCL}$+50	ns
t_{AVWL}	Address to $\overline{RD}$ or $\overline{WR}$ Low	203		$4t_{CLCL}$-75		ns
t_{QVWX}	Data Valid to $\overline{WR}$ Transition	23		t_{CLCL}-20		ns
t_{QVWH}	Data Valid to $\overline{WR}$ High	433		$7t_{CLCL}$-120		ns
t_{WHQX}	Data Hold After $\overline{WR}$	33		t_{CLCL}-20		ns
t_{RLAZ}	$\overline{RD}$ Low to Address Float		0		0	ns
t_{WHLH}	$\overline{RD}$ or $\overline{WR}$ High to ALE High	43	123	t_{CLCL}-20	t_{CLCL}+25	ns

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

External Program Memory Read Cycle

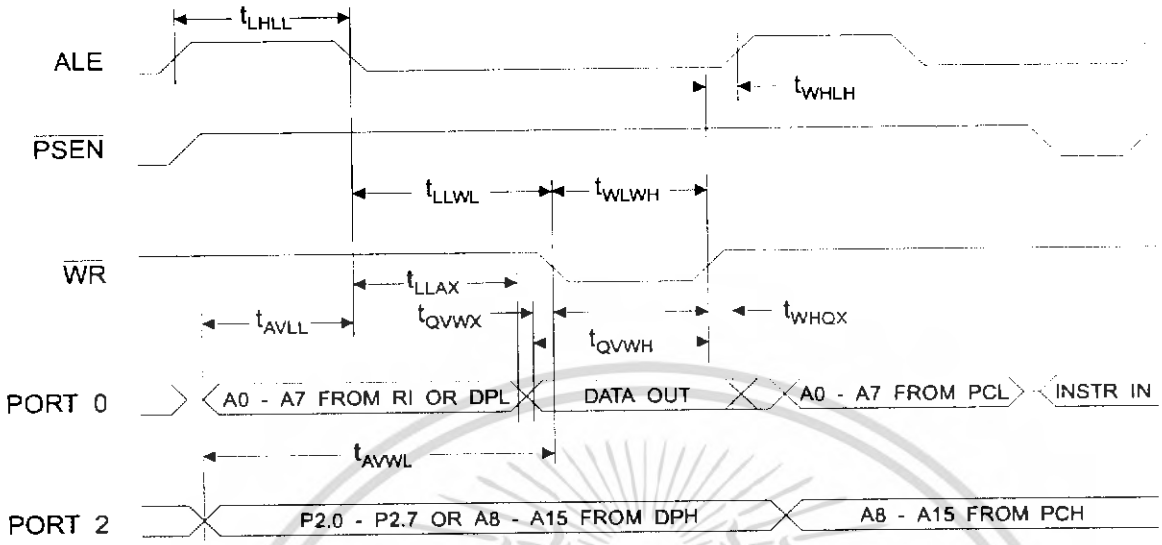


External Data Memory Read Cycle

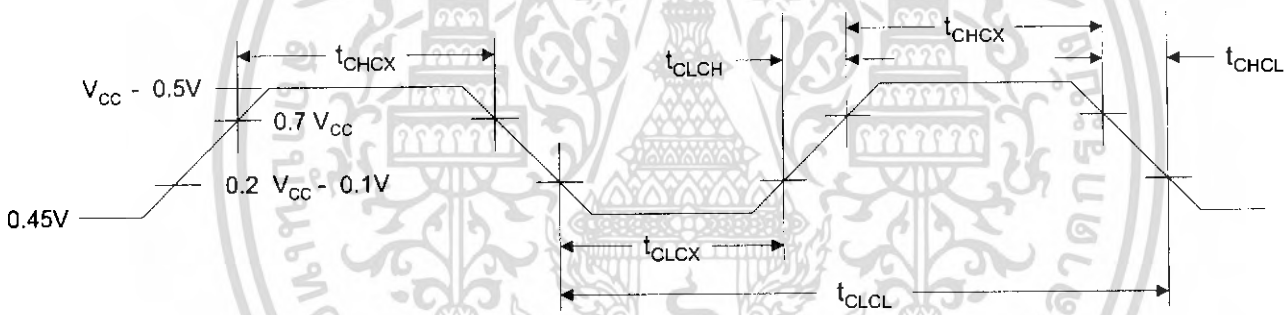


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

External Data Memory Write Cycle



External Clock Drive Waveforms



External Clock Drive

Symbol	Parameter	Min	Max	Units
$1/t_{CLCL}$	Oscillator Frequency	0	24	MHz
t_{CLCL}	Clock Period	41.6		ns
t_{CHCX}	High Time	15		ns
t_{CLCX}	Low Time	15		ns
t_{CLCH}	Rise Time		20	ns
t_{CHCL}	Fall Time		20	ns

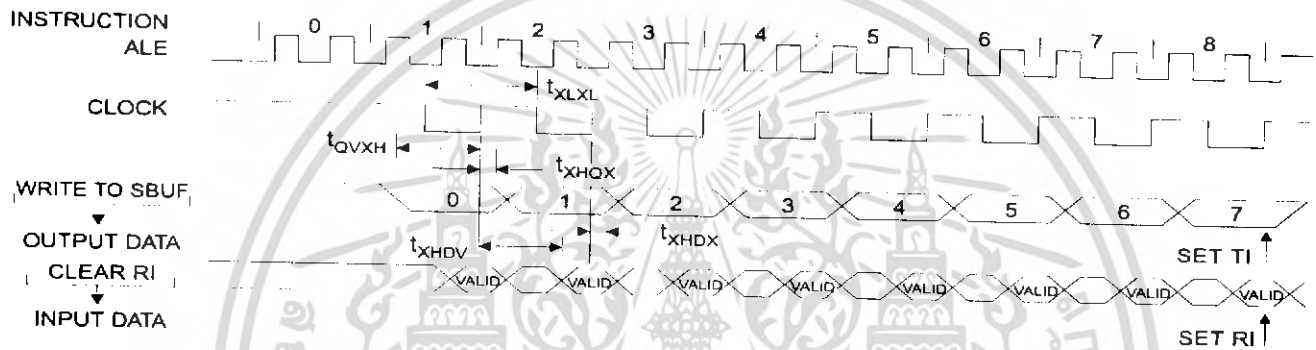
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Serial Port Timing: Shift Register Mode Test Conditions

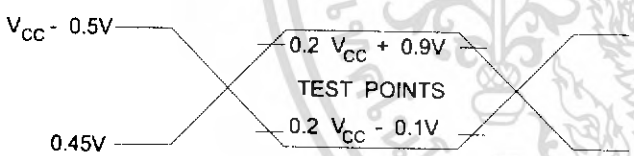
(V_{CC} = 5.0 V ± 20%; Load Capacitance = 80 pF)

Symbol	Parameter	12 MHz Osc		Variable Oscillator		Units
		Min	Max	Min	Max	
t_{XLXL}	Serial Port Clock Cycle Time	1.0		$12t_{CLCL}$		µs
t_{QVXH}	Output Data Setup to Clock Rising Edge	700		$10t_{CLCL}$-133		ns
t_{XHQX}	Output Data Hold After Clock Rising Edge	50		$2t_{CLCL}$-117		ns
t_{XHDX}	Input Data Hold After Clock Rising Edge	0		0		ns
t_{XHDV}	Clock Rising Edge to Input Data Valid		700		$10t_{CLCL}$-133	ns

Shift Register Mode Timing Waveforms

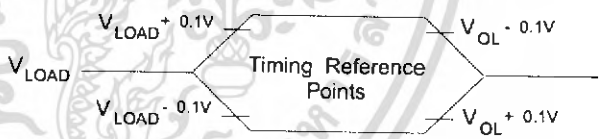


AC Testing Input/Output Waveforms(1)



Note: 1. AC Inputs during testing are driven at V_{CC} - 0.5V for a logic 1 and 0.45V for a logic 0. Timing measurements are made at V_{IH} min. for a logic 1 and V_{IL} max. for a logic 0.

Float Waveforms(1)



Note: 1. For timing purposes, a port pin is no longer floating when a 100 mV change from load voltage occurs. A port pin begins to float when 100 mV change from the loaded V_{OH}/V_{OL} level occurs.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Ordering Information

Speed (MHz)	Power Supply	Ordering Code	Package	Operation Range
12	5V ± 20%	AT89C51-12AC	44A	Commercial (0°C to 70°C)
		AT89C51-12JC	44J	
		AT89C51-12PC	40P6	
		AT89C51-12QC	44Q	
		AT89C51-12AI	44A	Industrial (-40°C to 85°C)
		AT89C51-12JI	44J	
		AT89C51-12PI	40P6	
		AT89C51-12QI	44Q	
		AT89C51-12AA	44A	Automotive (-40°C to 105°C)
		AT89C51-12JA	44J	
		AT89C51-12PA	40P6	
		AT89C51-12QA	44Q	
16	5V ± 20%	AT89C51-16AC	44A	Commercial (0°C to 70°C)
		AT89C51-16JC	44J	
		AT89C51-16PC	40P6	
		AT89C51-16QC	44Q	
		AT89C51-16AI	44A	Industrial (-40°C to 85°C)
		AT89C51-16JI	44J	
		AT89C51-16PI	40P6	
		AT89C51-16QI	44Q	
		AT89C51-16AA	44A	Automotive (-40°C to 105°C)
		AT89C51-16JA	44J	
		AT89C51-16PA	40P6	
		AT89C51-16QA	44Q	
20	5V ± 20%	AT89C51-20AC	44A	Commercial (0°C to 70°C)
		AT89C51-20JC	44J	
		AT89C51-20PC	40P6	
		AT89C51-20QC	44Q	
		AT89C51-20AI	44A	Industrial (-40°C to 85°C)
		AT89C51-20JI	44J	
		AT89C51-20PI	40P6	
		AT89C51-20QI	44Q	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Ordering Information

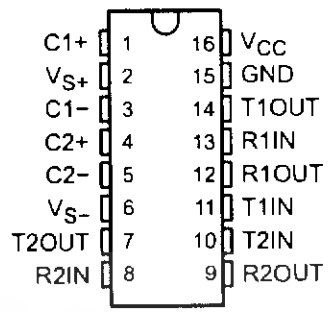
Speed (MHz)	Power Supply	Ordering Code	Package	Operation Range
24	5V ± 20%	AT89C51-24AC	44A	Commercial
		AT89C51-24JC	44J	(0°C to 70°C)
		AT89C51-24PC	44P6	
		AT89C51-24QC	44Q	
		AT89C51-24AI	44A	Industrial
		AT89C51-24JI	44J	(-40°C to 85°C)
		AT89C51-24PI	44P6	
		AT89C51-24QI	44Q	

Package Type	
44A	44 Lead, Thin Plastic Gull Wing Quad Flatpack (TQFP)
44J	44 Lead, Plastic J-Leaded Chip Carrier (PLCC)
40P6	40 Lead, 0.600" Wide, Plastic Dual Inline Package (PDIP)
44Q	44 Lead, Plastic Gull Wing Quad Flatpack (PQFP)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- Meets or Exceeds TIA/EIA-232-F and ITU Recommendation V.28
- Operates From a Single 5-V Power Supply With 1.0-μF Charge-Pump Capacitors
- Operates Up To 120 kbit/s
- Two Drivers and Two Receivers
- ±30-V Input Levels
- Low Supply Current . . . 8 mA Typical
- ESD Protection Exceeds JESD 22
  - 2000-V Human-Body Model (A114-A)
- Upgrade With Improved ESD (15-kV HBM) and 0.1-μF Charge-Pump Capacitors is Available With the MAX202
- Applications
  - TIA/EIA-232-F, Battery-Powered Systems, Terminals, Modems, and Computers

MAX232 . . . D, DW, N, OR NS PACKAGE
MAX232I . . . D, DW, OR N PACKAGE
(TOP VIEW)



description/ordering information

The MAX232 is a dual driver/receiver that includes a capacitive voltage generator to supply TIA/EIA-232-F voltage levels from a single 5-V supply. Each receiver converts TIA/EIA-232-F inputs to 5-V TTL/CMOS levels. These receivers have a typical threshold of 1.3 V, a typical hysteresis of 0.5 V, and can accept ±30-V inputs. Each driver converts TTL/CMOS input levels into TIA/EIA-232-F levels. The driver, receiver, and voltage-generator functions are available as cells in the Texas Instruments LinASIC™ library.

ORDERING INFORMATION

T_A	PACKAGE†		ORDERABLE PART NUMBER	TOP-SIDE MARKING
0°C to 70°C	PDIP (N)	Tube of 25	MAX232N	MAX232N
	SOIC (D)	Tube of 40	MAX232D	MAX232
		Reel of 2500	MAX232DR	
	SOIC (DW)	Tube of 40	MAX232DW	MAX232
		Reel of 2000	MAX232DWR	
	SOP (NS)	Reel of 2000	MAX232NSR	MAX232
−40°C to 85°C	PDIP (N)	Tube of 25	MAX232IN	MAX232IN
	SOIC (D)	Tube of 40	MAX232ID	MAX232I
		Reel of 2500	MAX232IDR	
	SOIC (DW)	Tube of 40	MAX232IDW	MAX232I
		Reel of 2000	MAX232IDWR	

† Package drawings, standard packing quantities, thermal data, symbolization, and PCB design guidelines are available at www.ti.com/sc/package.

Please be aware that an important notice concerning availability, standard warranty, and use in critical applications of Texas Instruments semiconductor products and disclaimers thereto appears at the end of this data sheet.

LinASIC is a trademark of Texas Instruments.

PRODUCTION DATA information is current as of publication date. Products conform to specifications per the terms of Texas Instruments standard warranty. Production processing does not necessarily include testing of all parameters.

Copyright © 2004, Texas Instruments Incorporated

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Function Tables

EACH DRIVER

INPUT TIN	OUTPUT TOUT
L	H
H	L

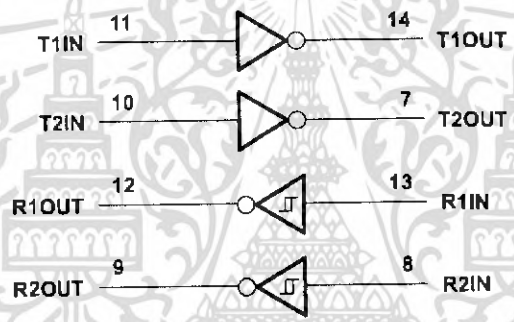
H = high level, L = low level

EACH RECEIVER

INPUT RIN	OUTPUT ROUT
L	H
H	L

H = high level, L = low level

logic diagram (positive logic)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

absolute maximum ratings over operating free-air temperature range (unless otherwise noted)†

Input supply voltage range, V_{CC} (see Note 1) . . . . . −0.3 V to 6 V
Positive output supply voltage range, V_{S+} . . . . . V_{CC} − 0.3 V to 15 V
Negative output supply voltage range, V_{S-} . . . . . −0.3 V to −15 V
Input voltage range, V_I: Driver . . . . . −0.3 V to V_{CC} + 0.3 V
Receiver . . . . . ±30 V
Output voltage range, V_O: T1OUT, T2OUT . . . . . V_{S-} − 0.3 V to V_{S+} + 0.3 V
R1OUT, R2OUT . . . . . −0.3 V to V_{CC} + 0.3 V
Short-circuit duration: T1OUT, T2OUT . . . . . Unlimited
Package thermal impedance, θ_{JA} (see Notes 2 and 3): D package . . . . . 73°C/W
DW package . . . . . 57°C/W
N package . . . . . 67°C/W
NS package . . . . . 64°C/W
Operating virtual junction temperature, T_J . . . . . 150°C
Storage temperature range, T_{stg} . . . . . −65°C to 150°C

† Stresses beyond those listed under "absolute maximum ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated under "recommended operating conditions" is not implied. Exposure to absolute-maximum-rated conditions for extended periods may affect device reliability.

NOTES: 1. All voltages are with respect to network GND.
2. Maximum power dissipation is a function of $T_J(max)$, θ_{JA}, and T_A. The maximum allowable power dissipation at any allowable ambient temperature is $P_D = (T_J(max) - T_A)/\theta_{JA}$. Operating at the absolute maximum T_J of 150°C can affect reliability.
3. The package thermal impedance is calculated in accordance with JESD 51-7.

recommended operating conditions

			MIN	NOM	MAX	UNIT
V_{CC}	Supply voltage		4.5	5	5.5	V
V_{IH}	High-level input voltage (T1IN,T2IN)		2			V
V_{IL}	Low-level input voltage (T1IN, T2IN)				0.8	V
R1IN, R2IN	Receiver input voltage				±30	V
T_A	Operating free-air temperature	MAX232	0		70	°C
		MAX232I	−40		85	

electrical characteristics over recommended ranges of supply voltage and operating free-air temperature (unless otherwise noted) (see Note 4 and Figure 4)

PARAMETER		TEST CONDITIONS	MIN	TYP‡	MAX	UNIT
I_{CC}	Supply current	V_{CC} = 5.5 V, All outputs open, T_A = 25°C		8	10	mA

‡ All typical values are at V_{CC} = 5 V and T_A = 25°C.

NOTE 4: Test conditions are C1–C4 = 1 μF at V_{CC} = 5 V ± 0.5 V.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DRIVER SECTION

electrical characteristics over recommended ranges of supply voltage and operating free-air temperature range (see Note 4)

PARAMETER			TEST CONDITIONS	MIN	TYP†	MAX	UNIT
V_{OH}	High-level output voltage	T1OUT, T2OUT	R_L = 3 kΩ to GND	5	7		V
V_{OL}	Low-level output voltage‡	T1OUT, T2OUT	R_L = 3 kΩ to GND		−7	−5	V
r_o	Output resistance	T1OUT, T2OUT	V_{S+} = V_{S-} = 0, V_O = ±2 V	300			Ω
I_{OS}§	Short-circuit output current	T1OUT, T2OUT	V_{CC} = 5.5 V, V_O = 0		±10		mA
I_{IS}	Short-circuit input current	T1IN, T2IN	V_I = 0			200	µA

† All typical values are at V_{CC} = 5 V, T_A = 25°C.
‡ The algebraic convention, in which the least-positive (most negative) value is designated minimum, is used in this data sheet for logic voltage levels only.
§ Not more than one output should be shorted at a time.
NOTE 4: Test conditions are C1–C4 = 1 µF at V_{CC} = 5 V ± 0.5 V.

switching characteristics, V_{CC} = 5 V, T_A = 25°C (see Note 4)

PARAMETER		TEST CONDITIONS	MIN	TYP	MAX	UNIT
SR	Driver slew rate	R_L = 3 kΩ to 7 kΩ, See Figure 2			30	V/µs
SR(t)	Driver transition region slew rate	See Figure 3		3		V/µs
	Data rate	One TOUT switching		120		kbit/s

NOTE 4: Test conditions are C1–C4 = 1 µF at V_{CC} = 5 V ± 0.5 V.

RECEIVER SECTION

electrical characteristics over recommended ranges of supply voltage and operating free-air temperature range (see Note 4)

PARAMETER			TEST CONDITIONS	MIN	TYP†	MAX	UNIT
V_{OH}	High-level output voltage	R1OUT, R2OUT	I_{OH} = −1 mA	3.5			V
V_{OL}	Low-level output voltage‡	R1OUT, R2OUT	I_{OL} = 3.2 mA			0.4	V
V_{IT+}	Receiver positive-going input threshold voltage	R1IN, R2IN	V_{CC} = 5 V, T_A = 25°C		1.7	2.4	V
V_{IT-}	Receiver negative-going input threshold voltage	R1IN, R2IN	V_{CC} = 5 V, T_A = 25°C	0.8	1.2		V
V_{hys}	Input hysteresis voltage	R1IN, R2IN	V_{CC} = 5 V	0.2	0.5	1	V
r_i	Receiver input resistance	R1IN, R2IN	V_{CC} = 5, T_A = 25°C	3	5	7	kΩ

† All typical values are at V_{CC} = 5 V, T_A = 25°C.
‡ The algebraic convention, in which the least-positive (most negative) value is designated minimum, is used in this data sheet for logic voltage levels only.
NOTE 4: Test conditions are C1–C4 = 1 µF at V_{CC} = 5 V ± 0.5 V.

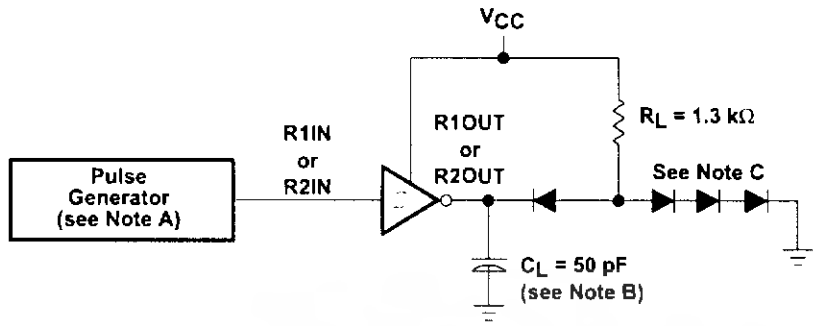
switching characteristics, V_{CC} = 5 V, T_A = 25°C (see Note 4 and Figure 1)

PARAMETER		TYP	UNIT
$t_{PLH(R)}$	Receiver propagation delay time, low- to high-level output	500	ns
$t_{PHL(R)}$	Receiver propagation delay time, high- to low-level output	500	ns

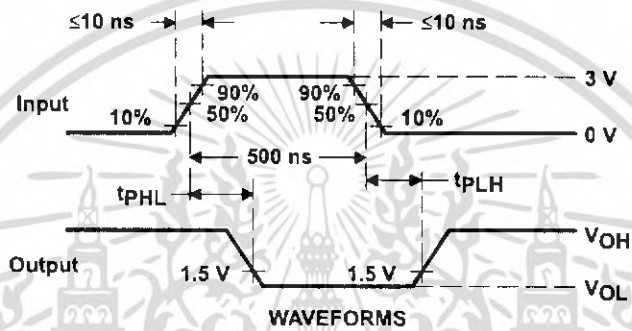
NOTE 4: Test conditions are C1–C4 = 1 µF at V_{CC} = 5 V ± 0.5 V.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับ[illegible]ท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PARAMETER MEASUREMENT INFORMATION



TEST CIRCUIT



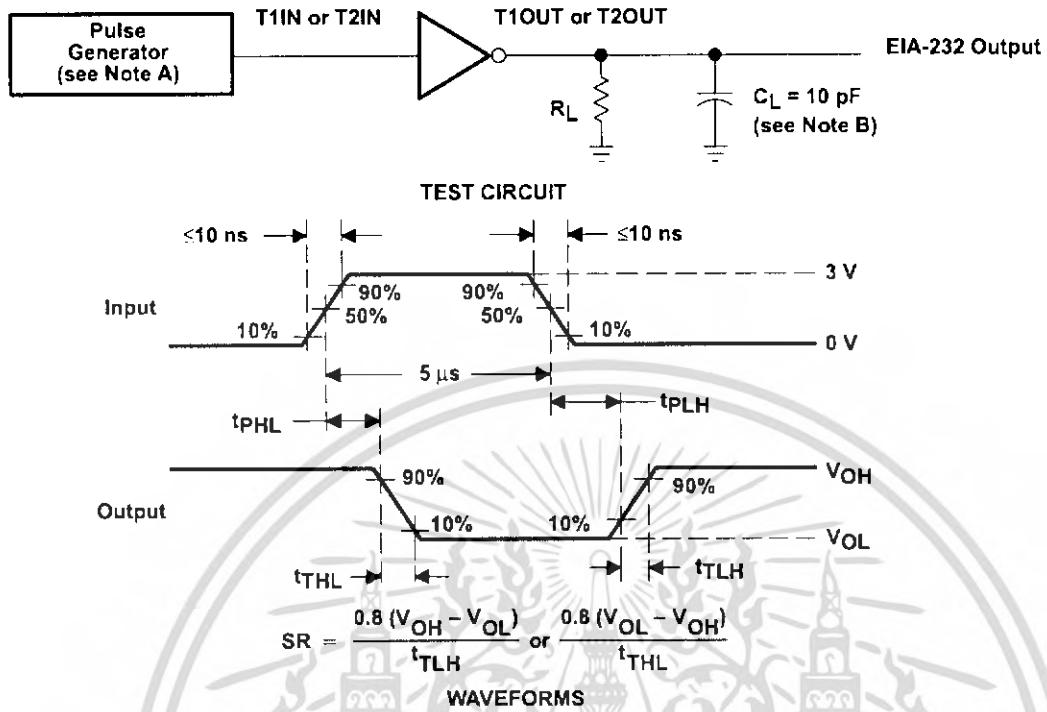
WAVEFORMS

NOTES: A. The pulse generator has the following characteristics: Z_O = 50 Ω, duty cycle ≤ 50%.
B. C_L includes probe and jig capacitance.
C. All diodes are 1N3064 or equivalent.

Figure 1. Receiver Test Circuit and Waveforms for t_{PHL} and t_{PLH} Measurements

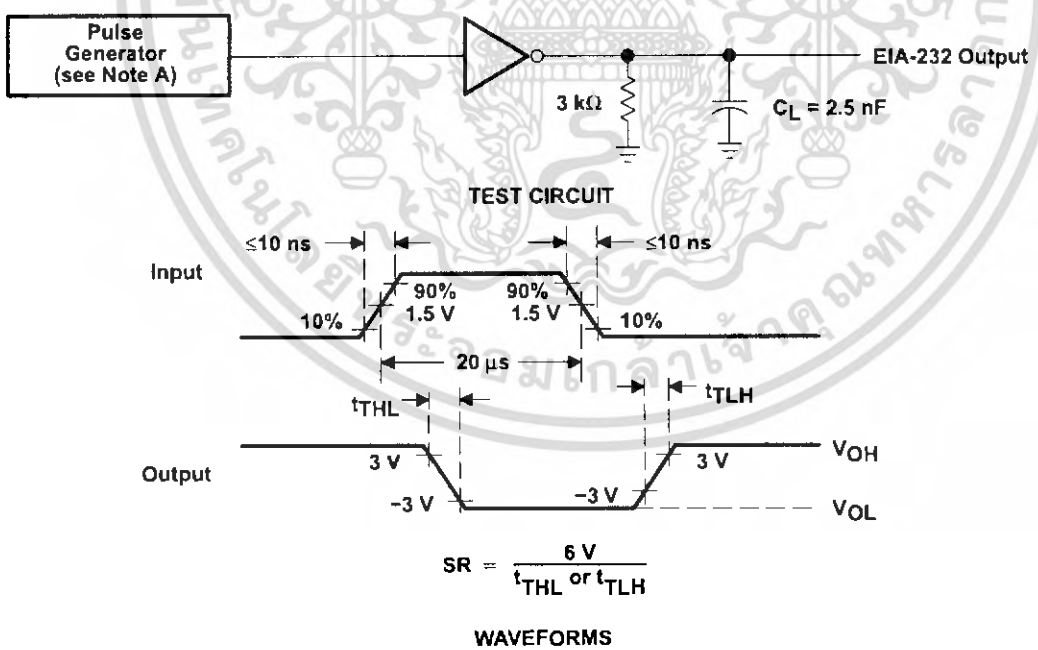
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PARAMETER MEASUREMENT INFORMATION



NOTES: A. The pulse generator has the following characteristics: Z_O = 50 Ω, duty cycle ≤ 50%.
B. C_L includes probe and jig capacitance.

Figure 2. Driver Test Circuit and Waveforms for t_{PHL} and t_{PLH} Measurements (5-µs Input)

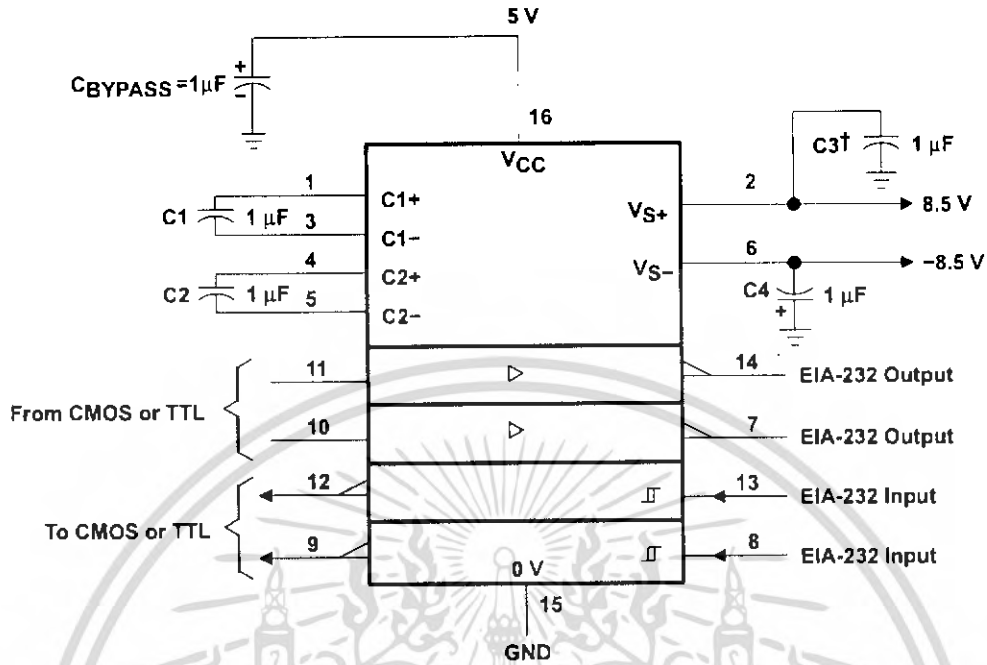


NOTE A: The pulse generator has the following characteristics: Z_O = 50 Ω, duty cycle ≤ 50%.

Figure 3. Test Circuit and Waveforms for t_{THL} and t_{TLH} Measurements (20-µs Input)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

APPLICATION INFORMATION



† C3 can be connected to V_{CC} or GND.

NOTES: A. Resistor values shown are nominal.

B. Nonpolarized ceramic capacitors are acceptable. If polarized tantalum or electrolytic capacitors are used, they should be connected as shown. In addition to the 1-µF capacitors shown, the MAX202 can operate with 0.1-µF capacitors.

Figure 4. Typical Operating Circuit

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PACKAGING INFORMATION

Orderable Device	Status [1]	Package Type	Package Drawing	Pins	Package Qty	Eco Plan [2]	Lead/Ball Finish	MSL Peak Temp [3]
MAX232D	ACTIVE	SOIC	D	16	40	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
MAX232DE4	ACTIVE	SOIC	D	16	40	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
MAX232DR	ACTIVE	SOIC	D	16	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
MAX232DRE4	ACTIVE	SOIC	D	16	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
MAX232DW	ACTIVE	SOIC	DW	16	40	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
MAX232DWE4	ACTIVE	SOIC	DW	16	40	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
MAX232DWR	ACTIVE	SOIC	DW	16	2000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
MAX232DWRE4	ACTIVE	SOIC	DW	16	2000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
MAX232ID	ACTIVE	SOIC	D	16	40	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
MAX232IDE4	ACTIVE	SOIC	D	16	40	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
MAX232IDR	ACTIVE	SOIC	D	16	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
MAX232IDRE4	ACTIVE	SOIC	D	16	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
MAX232IDW	ACTIVE	SOIC	DW	16	40	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
MAX232IDWE4	ACTIVE	SOIC	DW	16	40	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
MAX232IDWG4	ACTIVE	SOIC	DW	16	40	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
MAX232IDWR	ACTIVE	SOIC	DW	16	2000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
MAX232IDWRE4	ACTIVE	SOIC	DW	16	2000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
MAX232IDWRG4	ACTIVE	SOIC	DW	16	2000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
MAX232IN	ACTIVE	PDIP	N	16	25	Pb-Free (RoHS)	CU NIPDAU	N / A for Pkg Type
MAX232INE4	ACTIVE	PDIP	N	16	25	Pb-Free (RoHS)	CU NIPDAU	N / A for Pkg Type
MAX232N	ACTIVE	PDIP	N	16	25	Pb-Free (RoHS)	CU NIPDAU	N / A for Pkg Type
MAX232NE4	ACTIVE	PDIP	N	16	25	Pb-Free (RoHS)	CU NIPDAU	N / A for Pkg Type
MAX232NSR	ACTIVE	SO	NS	16	2000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
MAX232NSRE4	ACTIVE	SO	NS	16	2000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM

[1] The marketing status values are defined as follows:

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ACTIVE: Product device recommended for new designs.
LIFEBUY: TI has announced that the device will be discontinued, and a lifetime-buy period is in effect.
NRND: Not recommended for new designs. Device is in production to support existing customers, but TI does not recommend using this part in a new design.
PREVIEW: Device has been announced but is not in production. Samples may or may not be available.
OBSOLETE: TI has discontinued the production of the device.

(2) Eco Plan - The planned eco-friendly classification: Pb-Free (RoHS), Pb-Free (RoHS Exempt), or Green (RoHS & no Sb/Br) - please check http://www.ti.com/productcontent for the latest availability information and additional product content details.
TBD: The Pb-Free/Green conversion plan has not been defined.
Pb-Free (RoHS): TI's terms "Lead-Free" or "Pb-Free" mean semiconductor products that are compatible with the current RoHS requirements for all 6 substances, including the requirement that lead not exceed 0.1% by weight in homogeneous materials. Where designed to be soldered at high temperatures, TI Pb-Free products are suitable for use in specified lead-free processes.
Pb-Free (RoHS Exempt): This component has a RoHS exemption for either 1) lead-based flip-chip solder bumps used between the die and package, or 2) lead-based die adhesive used between the die and leadframe. The component is otherwise considered Pb-Free (RoHS compatible) as defined above.
Green (RoHS & no Sb/Br): TI defines "Green" to mean Pb-Free (RoHS compatible), and free of Bromine (Br) and Antimony (Sb) based flame retardants (Br or Sb do not exceed 0.1% by weight in homogeneous material)

(3) MSL, Peak Temp. -- The Moisture Sensitivity Level rating according to the JEDEC industry standard classifications, and peak solder temperature.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

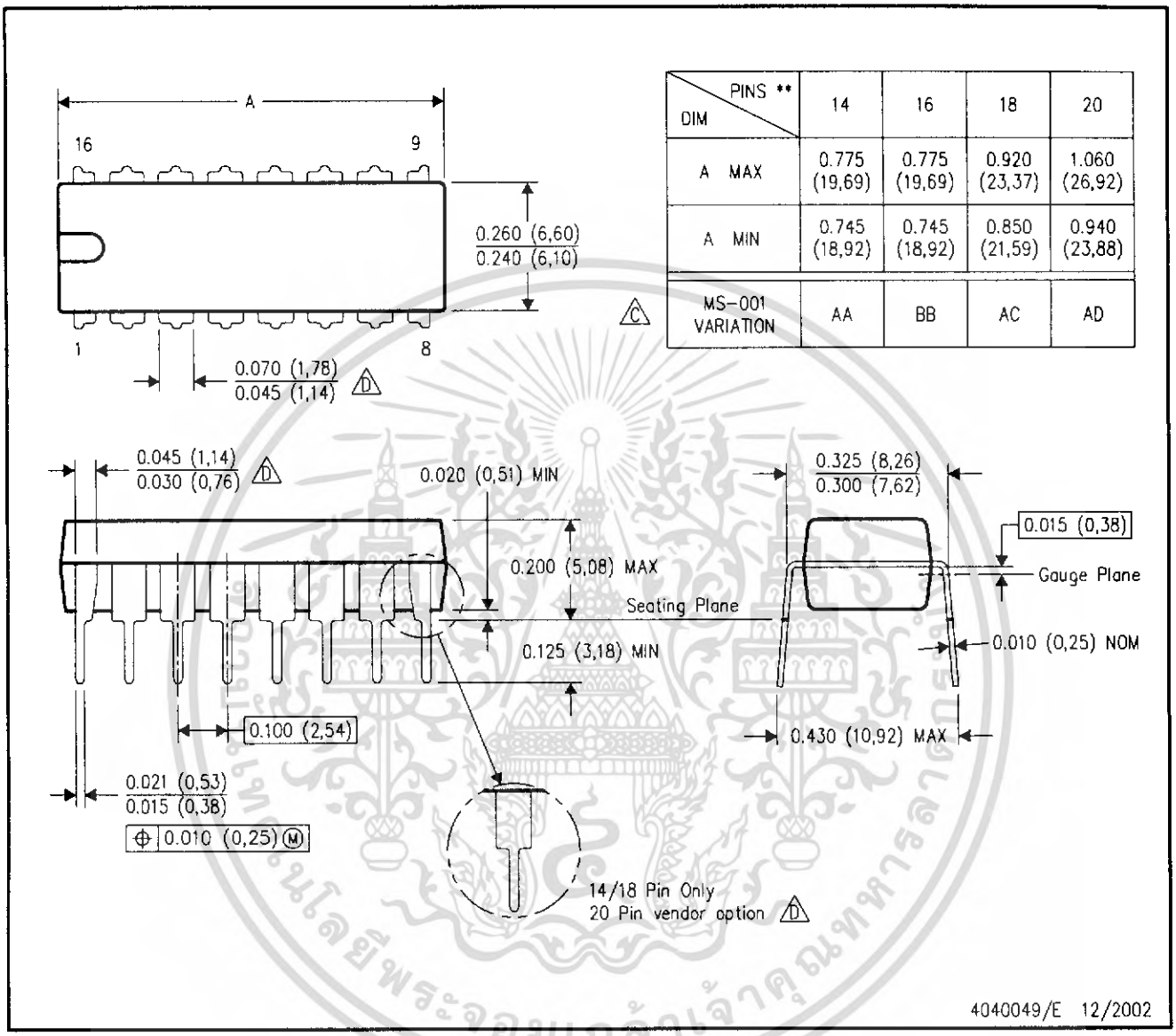
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

N (R–PDIP–T**)

PLASTIC DUAL–IN–LINE PACKAGE

16 PINS SHOWN

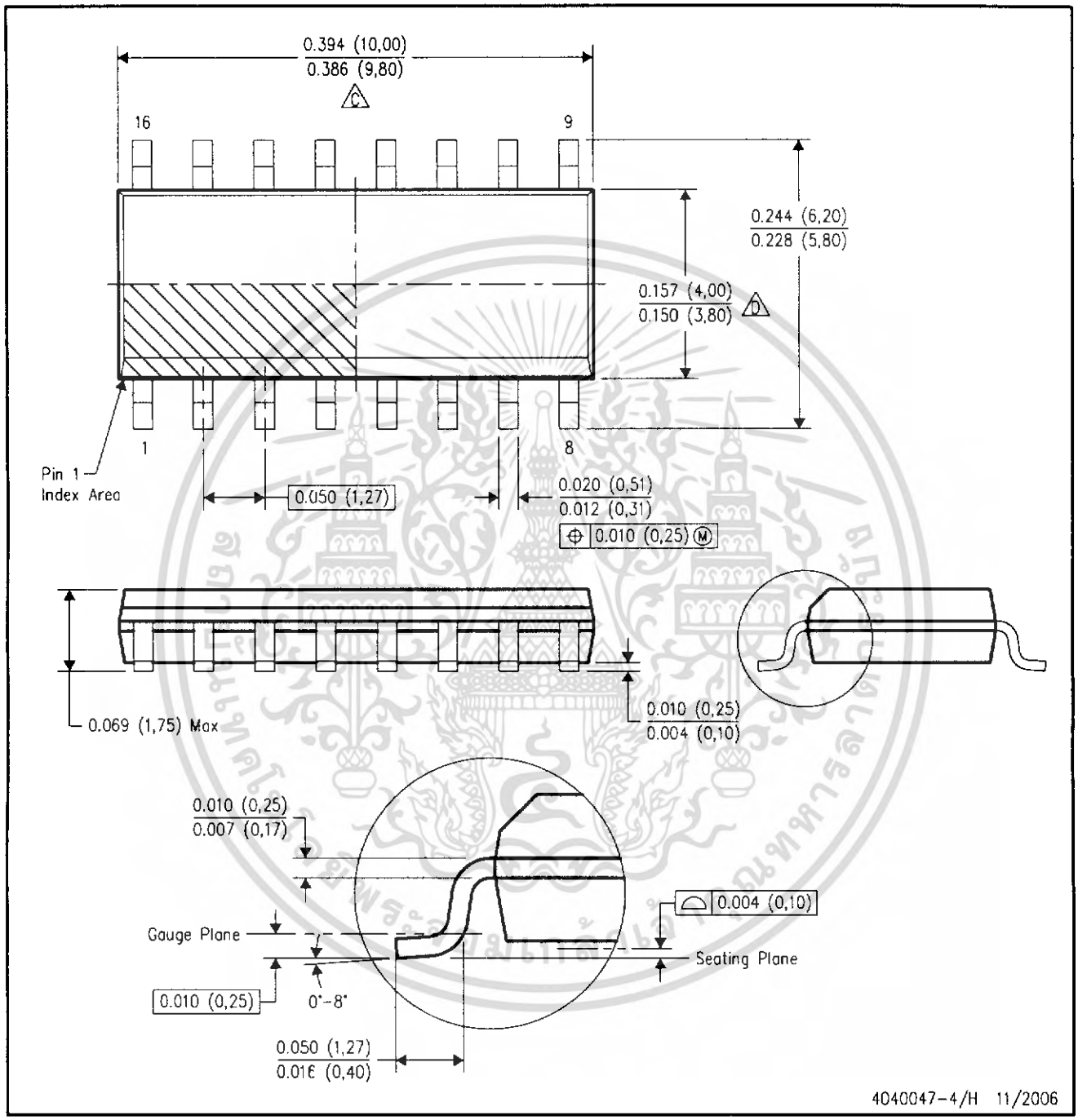


DIM \ PINS **	14	16	18	20
A MAX	0.775 (19,69)	0.775 (19,69)	0.920 (23,37)	1.060 (26,92)
A MIN	0.745 (18,92)	0.745 (18,92)	0.850 (21,59)	0.940 (23,88)
MS–001 VARIATION	AA	BB	AC	AD

NOTES:
A. All linear dimensions are in inches (millimeters).
B. This drawing is subject to change without notice.
C. Falls within JEDEC MS–001, except 18 and 20 pin minimum body length (Dim A).
D. The 20 pin end lead shoulder width is a vendor option, either half or full width.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

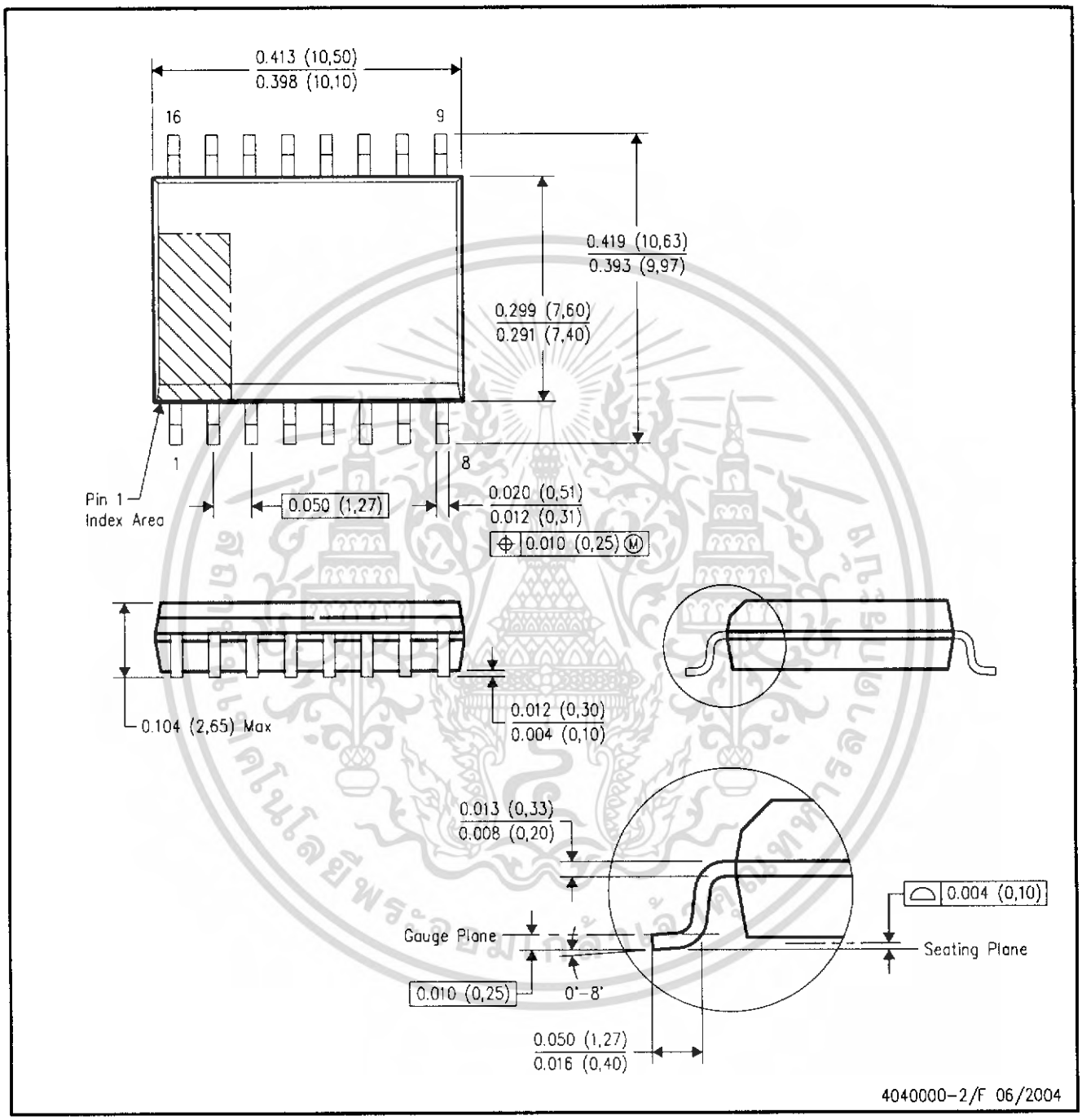
D (R-PDSO-G16) PLASTIC SMALL-OUTLINE PACKAGE



NOTES:
A. All linear dimensions are in inches (millimeters).
B. This drawing is subject to change without notice.
C. Body length does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed .006 (0,15) per end.
D. Body width does not include interlead flash. Interlead flash shall not exceed .017 (0,43) per side.
E. Reference JEDEC MS-012 variation AC.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DW (R–PDSO–G16) PLASTIC SMALL–OUTLINE PACKAGE



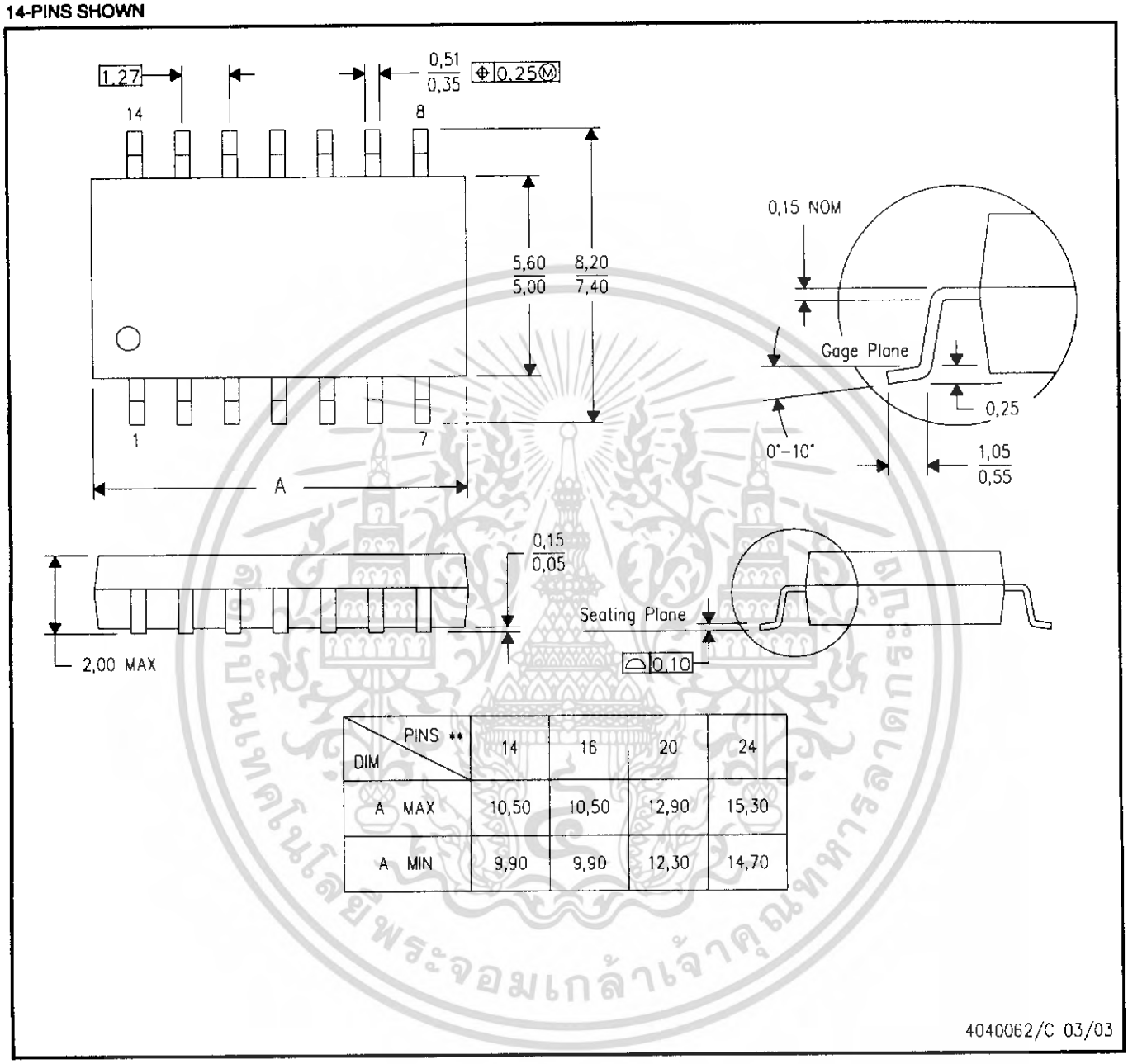
NOTES:
A. All linear dimensions are in inches (millimeters).
B. This drawing is subject to change without notice.
C. Body dimensions do not include mold flash or protrusion not to exceed 0.006 (0,15).
D. Falls within JEDEC MS–013 variation AA.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MECHANICAL DATA

NS (R-PDSO-G)** **PLASTIC SMALL-OUTLINE PACKAGE**

14-PINS SHOWN



DIM \ PINS **	14	16	20	24
A MAX	10,50	10,50	12,90	15,30
A MIN	9,90	9,90	12,30	14,70

NOTES:
A. All linear dimensions are in millimeters.
B. This drawing is subject to change without notice.
C. Body dimensions do not include mold flash or protrusion, not to exceed 0,15.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

IMPORTANT NOTICE

Texas Instruments Incorporated and its subsidiaries (TI) reserve the right to make corrections, modifications, enhancements, improvements, and other changes to its products and services at any time and to discontinue any product or service without notice. Customers should obtain the latest relevant information before placing orders and should verify that such information is current and complete. All products are sold subject to TI's terms and conditions of sale supplied at the time of order acknowledgment.

TI warrants performance of its hardware products to the specifications applicable at the time of sale in accordance with TI's standard warranty. Testing and other quality control techniques are used to the extent TI deems necessary to support this warranty. Except where mandated by government requirements, testing of all parameters of each product is not necessarily performed.

TI assumes no liability for applications assistance or customer product design. Customers are responsible for their products and applications using TI components. To minimize the risks associated with customer products and applications, customers should provide adequate design and operating safeguards.

TI does not warrant or represent that any license, either express or implied, is granted under any TI patent right, copyright, mask work right, or other TI intellectual property right relating to any combination, machine, or process in which TI products or services are used. Information published by TI regarding third-party products or services does not constitute a license from TI to use such products or services or a warranty or endorsement thereof. Use of such information may require a license from a third party under the patents or other intellectual property of the third party, or a license from TI under the patents or other intellectual property of TI.

Reproduction of information in TI data books or data sheets is permissible only if reproduction is without alteration and is accompanied by all associated warranties, conditions, limitations, and notices. Reproduction of this information with alteration is an unfair and deceptive business practice. TI is not responsible or liable for such altered documentation.

Resale of TI products or services with statements different from or beyond the parameters stated by TI for that product or service voids all express and any implied warranties for the associated TI product or service and is an unfair and deceptive business practice. TI is not responsible or liable for any such statements.

Following are URLs where you can obtain information on other Texas Instruments products and application solutions:

Products		**Applications**	
Amplifiers	amplifier.ti.com	Audio	www.ti.com/audio
Data Converters	dataconverter.ti.com	Automotive	www.ti.com/automotive
DSP	dsp.ti.com	Broadband	www.ti.com/broadband
Interface	interface.ti.com	Digital Control	www.ti.com/digitalcontrol
Logic	logic.ti.com	Military	www.ti.com/military
Power Mgmt	power.ti.com	Optical Networking	www.ti.com/opticalnetwork
Microcontrollers	microcontroller.ti.com	Security	www.ti.com/security
Low Power Wireless	www.ti.com/lpw	Telephony	www.ti.com/telephony
		Video & Imaging	www.ti.com/video
		Wireless	www.ti.com/wireless

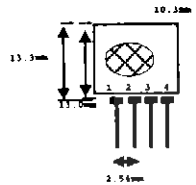
Mailing Address: Texas Instruments
Post Office Box 655303 Dallas, Texas 75265

Copyright © 2006, Texas Instruments Incorporated

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TLP434A Ultra Small Transmitter

Easy-Link Wireless



pin 1 : GND
pin 2 : Data In
pin 3 : Vcc
pin 4 : Antenna (RF output)

Frequency 315, 418 and 433.92 Mhz

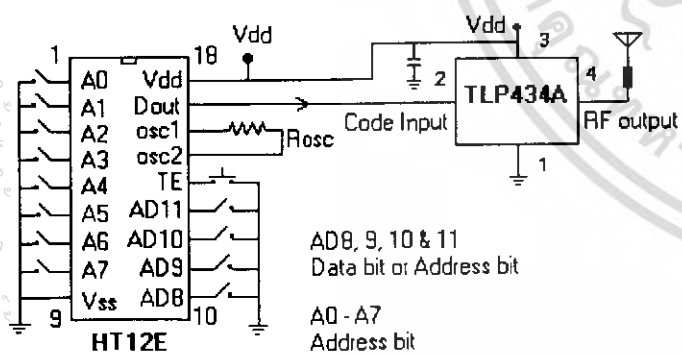
Modulation : ASK
Operation Voltage : 2 - 12 VDC

Symbol	Parameter	Conditions	Min	Typ	Max	Unit
Vcc	Operating supply voltage		2.0	-	12.0	V
Icc 1	Peak Current (2V)		-	-	1.64	mA
Icc 2	Peak Current (12V)		-	-	19.4	mA
Vh	Input High Voltage	Idata= 100uA (High)	Vcc-0.5	Vcc	Vcc+0.5	V
Vl	Input Low Voltage	Idata= 0 uA (Low)	-	-	0.3	V
FO	Absolute Frequency	315Mhz module	314.8	315	315.2	MHz
PO	RF Output Power- 50ohm	Vcc = 9V-12V	-	16	-	dBm
		Vcc = 5V-6V	-	14	-	dBm
DR	Data Rate	External Encoding	512	4.8K	200K	bps

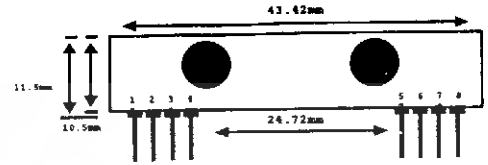
Notes : (Case Temperature = 25°C +- 2°C , Test Load Impedance = 50 ohm)

Application Circuit :

Typical Key-chain Transmitter using HT12E-18DIP, a Binary 12 bit Encoder from Holtek Semiconductor Inc.



RLP434A SAW Based Receiver



pin 1 : Gnd
pin 2 : Digital Data Output
pin 3 : Linear Output /Test
pin 4 : Vcc
pin 5 : Vcc
pin 6 : Gnd
pin 7 : Gnd
pin 8 : Antenna

Frequency 315, 418 and 433.92 Mhz

Modulation : ASK
Supply Voltage : 3.3 - 6.0 VDC
Output : Digital & Linear

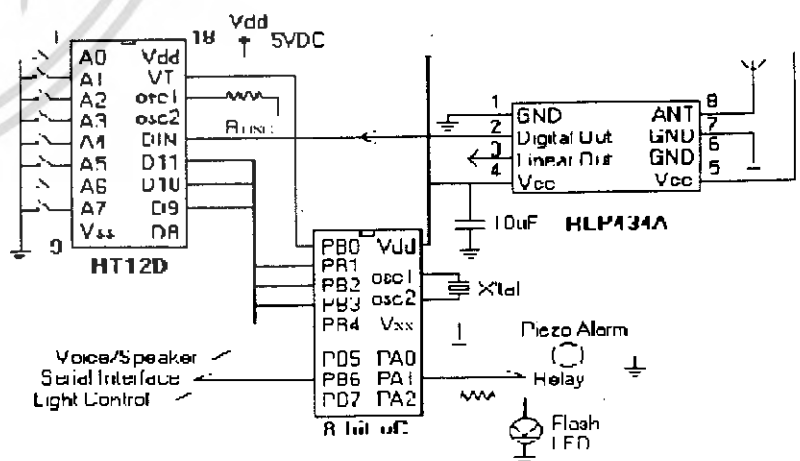
Symbol	Parameter	Conditions	Min	Typ	Max	
Vcc	Operating supply voltage		3.3	5.0V	6.0	V
Itot	Operating Current		-	4.5		mA
Vdata	Data Out	Idata = +200 uA (High)	Vcc-0.5	-	Vcc	V
		Idata = -10 uA (Low)	-	-	0.3	V

Electrical Characteristics

Characteristics	SYM	Min	Typ	Max	Unit
Operation Radio Frequency	FC		315, 418 and 433.92		MHz
Sensitivity	Pref		-110		dBm
Channel Width			+-500		Khz
Noise Equivalent BW			4		Khz
Receiver Turn On Time			5		ms
Operation Temperature	Top	-20	-	80	C
Baseboard Data Rate			4.8		KHz

Application Circuit :

Typical RF Receiver using HT12D-18DIP, a Binary 12 bit Decoder with 8 bit uC HT48RXX from Holtek Semiconductor Inc.



Laipac Technology, Inc.
105 West Beaver Creek Rd. Unit 207 Richmond Hill Ontario L4B 1C6 Canada

LAIPAC TECH

72649

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้