ภาควิชาครุศาสตร์วิศวกรรม

คณะครุศาสตร์อุตสาหกรรม

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ใบรับรองปริญญานิพนธ์

ชื่อหัวข้อ ชุดฝึกดิจิตอลเบื้องต้นเพื่อการศึกษา

Basic Digital Training Set

ชื่อนักศึกษา 1. นายปฏิพัทธ์ ชวนานันท์ รหัสประจำตัว 47035353

2. นายอดิศร สุดใจ รหัสประจำตัว 47035374

หลักสูตร ครุศาสตร์อุตสาหกรรมบัณฑิต **สาขาวิชา** เทคโนโลยีการวัดคุมทางอุตสาหกรรม

อาจารย์ที่ปรึกษา อ.พรพิมล ฉายรัศมี

อาจารย์ที่ปรึกษาร่วม รศ.วิสุทธิ์ สุนทรกนกพงศ์

คณะกรรมการสอบปริญญานิพนธ์	ลายมือชื่อ
1. ผศ.กิติพงศ์ มะโน	
2. อ.พรพิมล ฉายรัศมี	
3. รศ.วิสุทธิ์ สุนทรกนกพงศ์	
4. อ.สุระชัย พิมพ์สาลี	
5. อ.ปิยะ จิตธรรมมาภิรมย์	

วัน/เดือน/ปีที่สอบ วันพฤหัสบดีที่ 27 เดือนเมษายน พ.ศ. 2549 เวลา 15.00 น.

สถานที่สอบ ห้อง ค.310 คณะครุศาสตร์อุตสาหกรรม สจล.

ภาควิชารับรองแล้ว

ลงนาม.....

(ผศ.สุรสิทธิ์ ราตรี)

หัวหน้าภาควิชาครุศาสตร์วิศวกรรม

วันที่ 1 เดือน พ.ค. พ.ศ. 2549

<BT481112>

ชุดฝึกดิจิตอลเบื้องต้นเพื่อการศึกษา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ได้รับพระราชทานจากสถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปริญญานิพนธ์

ชุดฝึกดิจิตอลเบื้องต้นเพื่อการศึกษา

BASIC DIGITAL TRAINING SET

ปฏิพัทธ์ ชวนานันท์

คติศร สุดใจ

เลขทะเบียน 66673
วันที่ลงทะเบียน

ปริญญานิพนธ์ฉบับนี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรครุศาสตร์อุตสาหกรรมบัณฑิต

สาขาวิชาเทคโนโลยีการวัดคุมทางอุตสาหกรรม

ภาควิชาครุศาสตร์วิศวกรรม คณะครุศาสตร์อุตสาหกรรม

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2548

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญานิพนธ์

เรื่อง ชุดฝึกดิจิตอลเบื้องต้นเพื่อการศึกษา

Basic Digital Training Set

วัตถุประสงค์

1. เพื่อศึกษาหลักการทำงานเบื้องต้นของวงจร Logic Gate
2. เพื่อออกแบบชุดฝึกดิจิตอลเบื้องต้น
3. เพื่อสร้างชุดฝึกดิจิตอลเบื้องต้นเพื่อที่จะนำไปใช้ในการเรียนการสอน
4. เพื่อทดลองชุดฝึกดิจิตอลเบื้องต้น
5. เพื่อนำไปประยุกต์ใช้งาน

ประโยชน์ที่คาดว่าจะได้รับ

1. นักศึกษาได้ความรู้ในหลักการทำงานเบื้องต้นของวงจร Logic Gate
2. นักศึกษาได้ความรู้จากการออกแบบชุดฝึกและนำไปประยุกต์ใช้งาน
3. นักศึกษาได้ความรู้และได้ลงมือปฏิบัติในการประกอบและต่ออุปกรณ์ลงในชุดฝึก
4. นักศึกษาจะได้ใช้อุปกรณ์ในการเรียนในวิชาที่เกี่ยวกับดิจิตอลเบื้องต้น
5. นักศึกษาจะได้นำชุดฝึกไปใช้กับงานจริง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ชื่อหัวข้อ	ชุดฝึกดิจิตอลเบื้องต้นเพื่อการศึกษา
นักศึกษา	นายปฏิพัทธ์ ชวนานันท์
	นายอดิศร สุดใจ
อาจารย์ที่ปรึกษา	ดร.พรพิมล ฉายรัศมี
อาจารย์ที่ปรึกษาร่วม	รศ.วิสุทธิ์ สุนทรกนกพงศ์
หลักสูตร	ครุศาสตร์อุตสาหกรรมบัณฑิต
สาขาวิชา	เทคโนโลยีการวัดคุมทางอุตสาหกรรม
ปีการศึกษา	2548

บทคัดย่อ

ปริญญานิพนธ์ฉบับนี้ นำเสนอชุดฝึกดิจิตอลเบื้องต้นเพื่อการศึกษา พร้อมใบงานการทดลองโดยชุดการทดลองประกอบด้วย โฟโต้บอร์ดสำหรับต่อวงจรพร้อมสายต่อ, สวิตช์ป้อนลอจิก, วงจรอะสเตเบิล มัลติไวเบรเตอร์, LEDแสดงผลของเอาต์พุต, 7-Segment แสดงผลเอาต์พุตเป็นตัวเลข, วงจรDrive Load และชุดตรวจไอซีพื้นฐานTTL 3 ชุด โครงงานนี้สามารถนำไปประยุกต์ใช้งานหรือนำไปใช้เป็นชุดฝึกให้นักศึกษาได้ทดลองต่อวงจรดิจิตอลในภาคปฏิบัติของวิชา ดิจิตอลเบื้องต้นระดับปวช.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Thesis	Basic Digital Training Set	
Students	Mr.Patipat	Chavananunt
	Mr.Adisorn	Sudjai
Advisor	Dr.Pornpimon	Chayratsami
Co-Advisor	Assoc.Prof.Wisuit	Sunthonkanokpong
Education Level	Bachelor of Science in Industrial Education	
Program in	Industrial Instrument Technology	
Academic Year	2005	

ABSTRACT

This thesis presents Basic Digital Training Set with laboratory documents. The training set consists of photo board for connecting circuit with wire, display logic switches, astable circuit multivibleter, LED output display, 7-Segment output display, Driver load circuit and 3 set of basic TTL testers. This project can be applied to the class of basic digital logic for students in the diploma level.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

ปริญญานิพนธ์ฉบับนี้สำเร็จลุล่วงไปด้วยดี ก็เพราะได้รับความอนุเคราะห์จาก ดร.พรพิมล ฉายรัศมี อาจารย์ที่ปรึกษาปริญญานิพนธ์ และรศ.วิสุทธิ์ สุนทรกนกพงศ์ อาจารย์ที่ปรึกษาปริญญานิพนธ์ร่วม รวมทั้งอาจารย์ในภาควิชาครุศาสตร์วิศวกรรม คณะครุศาสตร์อุตสาหกรรมทุกท่าน ที่ได้ให้คำปรึกษาและรวมทั้งการแนะนำทางการแก้ไขปรับปรุงข้อบกพร่องต่างๆ จนปริญญานิพนธ์ฉบับนี้เสร็จสมบูรณ์ ขอขอบคุณผู้ทรงคุณวุฒิทุกท่านที่ได้กรุณาให้คำแนะนำ ตรวจแก้ไขให้ข้อคิดเห็นและข้อเสนอแนะที่เป็นประโยชน์ต่อโครงงานนี้ ขอขอบคุณห้องสมุดคณะครุศาสตร์อุตสาหกรรม หอสมุดกลางและสำนักวิจัยที่ได้อำนวยความสะดวกในการค้นคว้าข้อมูลต่างๆ ขอขอบคุณรุ่นพี่รุ่นที่ 25 สาขาเทคโนโลยีการวัดคุมทางอุตสาหกรรม ทุกท่านที่ได้ให้คำแนะนำ สอนสิ่งต่างๆ และต่อสู้ร่วมกันมาจนประสบความสำเร็จ สุดท้ายที่ควรระลึกถึงอย่างยิ่งขอขอบพระคุณบิดาและมารดาผู้ที่ยิ่งใหญ่ที่สุดในชีวิตที่คอยเป็นกำลังใจและให้ความสนับสนุนด้านการศึกษามาตลอดชีวิต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

เรื่อง	หน้า
บทคัดย่อภาษาไทย	I
บทคัดย่อภาษาอังกฤษ	II
กิตติกรรมประกาศ	III
สารบัญ	IV
สารบัญตาราง	VII
สารบัญรูป	X
บทที่ 1 บทนำ	1
1.1 ความเป็นมาและความสำคัญของปัญหา	1
1.2 จุดมุ่งหมายของโครงงาน	1
1.3 สมมุติฐานของการจัดทำโครงงาน	2
1.4 ขีดความสามารถของโครงงาน	2
1.5 ขั้นตอนการทำโครงงาน	3
1.6 เนื้อหาโดยสังเขป	3
บทที่ 2 ทฤษฎีและหลักการ	4
2.1 กล่าวนำ	4
2.2 ดิจิตอลอิเล็กทรอนิกส์	4
2.3 ลอจิกเกตตระกูลทีทีแอลและลอจิกเกตตระกูลซีมอส	5
2.3.1 แอนด์เกต	5
2.3.2 ออร์เกต	7
2.3.3 อินเวอร์เตอร์เกตและบัฟเฟอร์	9
2.3.4 แนนด์เกต	10
2.3.5 นอร์เกต	11
2.3.6 เอกซ์คลูซีฟออร์เกต	12
2.3.7 เอกซ์คลูซีฟนอร์เกต	13
2.3.8 ลอจิกเกตชนิดทีทีแอลในทางปฏิบัติ	13
2.3.9 ลอจิกเกตชนิดซีมอสในทางปฏิบัติ	15
2.4 อุปกรณ์หน่วยความจำในวงจรลอจิกเชิงลำดับ (ฟลิปฟลอป)	18
2.4.1 ฟลิปฟลอปชนิดอาร์-เอส	18

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ (ต่อ)

เรื่อง	หน้า
2.4.2 ฟลิปฟลอปชนิดอาร์-เอสมีสัญญาณนาฬิกาควบคุม	19
2.4.3 ฟลิปฟลอปชนิดดี	21
2.4.4 ฟลิปฟลอปชนิดเจ-เค	22
2.5 วงจรนับและการออกแบบวงจรนับ	25
2.5.1 วงจรนับแบบอะซิงโครนัส	25
2.5.2 การออกแบบวงจรนับอะซิงโครนัส	31
2.5.3 วงจรนับแบบซิงโครนัสและการออกแบบวงจรนับ	31
2.6 วงจรแปลงอานาลอกเป็นดิจิตอลและวงจรแปลงดิจิตอลเป็นอานาลอก	33
2.6.1 วงจรแปลงดิจิตอลเป็นอานาลอก	33
2.6.2 การแปลงสัญญาณอานาลอกเป็นดิจิตอล	34
2.7 วงจรรวมตั้งเวลาเบอร์ 555	38
2.8 ชุดฝึกดิจิตอลเบื้องต้นเพื่อการศึกษาเสนอผู้ทรงคุณวุฒิ เพื่อประเมินคุณภาพโดยมีรายละเอียดดังต่อไปนี้	39
บทที่ 3 การออกแบบ การสร้าง และการทำงาน	40
3.1 กล่าวนำ	40
3.2 การออกแบบและการสร้างชุดฝึกดิจิตอลเบื้องต้นเพื่อการศึกษา	40
3.2.1 การออกแบบการวางอุปกรณ์ลงบนกล่องของชุดฝึกดิจิตอล	40
3.2.2 การออกแบบโครงสร้างของชุดฝึก	42
3.3 การออกแบบการทำงานของชุดฝึกดิจิตอล	43
3.3.1 การทำงานของส่วนแสดงผล	43
บทที่ 4 การทดลองและผลการทดลอง	45
4.1 กล่าวนำ	45
4.2 การทดลองการทำงานของแผงวงจรดิจิตอล	45
4.2.1 Basic TTL Logic Gate	45
4.2.2 Exclusive OR Gate และ Exclusive NOR Gate	51
4.2.3 วงจร Transistor Logic	54
4.2.4 การประยุกต์ใช้งานไอซีพื้นฐาน	60
4.2.5 การลดรูปฟังก์ชันตรรกโดยใช้พีชคณิตบูลีน	63
4.2.6 ฟลิปฟลอป	66

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ (ต่อ)

เรื่อง	หน้า
4.2.7 วงจรนับอะซิงโครนัส	69
4.2.8 วงจรนับแบบซิงโครนัส	73
4.2.9 วงจรเข้ารหัส	75
4.2.10 วงจรถอดรหัส	78
4.2.11 IC Binary	81
4.2.12 วงจรเปรียบเทียบ	86
4.3 ผลการวิเคราะห์คุณภาพ	89
บทที่ 5 บทสรุป	101
5.1 สรุป	101
5.2 ปัญหาและวิธีการแก้ไข	102
5.3 แนวทางการพัฒนา	102
บรรณานุกรม	103
ภาคผนวก ก เครื่องต้นแบบ	104
ภาคผนวก ข รายการอุปกรณ์	108
ภาคผนวก ค รายละเอียดและคุณสมบัติของอุปกรณ์	111
ภาคผนวก ง หนังสือเชิญผู้ทรงคุณวุฒิ	126
ภาคผนวก จ ใบงาน	130
ภาคผนวก ฉ ตัวอย่างแบบประเมิน	220
ประวัติผู้แต่ง	225

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

ตารางที่	หน้า
2.1 ตารางความจริงของแอนด์เกต 2 อินพุต	6
2.2 การเปรียบเทียบลอจิกอินพุตของแอนด์เกตรูปแบบต่างๆ	7
2.3 ตารางความจริงของออร์เกต 2 อินพุต	8
2.4 ตารางความจริงของอินเวอร์เตอร์เกต	9
2.5 ตารางความจริงของแอนด์เกตและแนนด์เกต	11
2.6 ตารางความจริงของนอร์เกต 2 อินพุต	12
2.7 ตารางความจริงของเอกซ์ออร์เกตเทียบกับออร์เกต 2 อินพุต	12
2.8 ตารางความจริงของเอกซ์ออร์เกตเทียบกับเอกซ์นอร์เกต	13
2.9 ตารางความจริงของอาร์-เอสฟลิปฟลอป	18
2.10 ตารางความจริงของฟลิปฟลอปอาร์-เอสที่มีสัญญาณนาฬิกาควบคุม	20
2.11 ตารางความจริงของฟลิปฟลอปชนิดดี	21
2.12 ตารางความจริงของฟลิปฟลอปชนิดเจ-เค	23
2.13 ตารางความจริงของฟลิปฟลอปชนิดเจ-เค เบอร์ 7476	24
2.14 ตารางแสดงผลการนับของวงจรนับอะซิงโครนัสนับขึ้น ขนาด 4 บิต	27
2.15 ตารางแสดงผลการนับของวงจร	28
2.16 ตารางแสดงผลการนับ	29
2.17 ตารางแสดงผลการนับของวงจร	30
2.18 ตาราง Excitation	32
2.19 ตารางการทำงานของวงจรแปลงอานาลอกเป็นดิจิตอลขนาด 3 บิต แบบแฟลช	37
4.1 ตารางความจริงของNOT GATE	46
4.2 ตารางความจริงของOR GATE	47
4.3 ตารางความจริงของAND GATE	48
4.4 ตารางความจริงของNAND GATE	49
4.5 ตารางความจริงของNOR GATE	50
4.6ตารางความจริงของExclusive OR Gate	52
4.7 ตารางความจริงของวงจรลอจิก	53
4.8 ตารางความจริงของExclusive NOR Gate	54
4.9 ตารางความจริงของวงจรที่ทรานซิสเตอร์ที่ร่วมกับตัวต้านทาน	54

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง (ต่อ)

ตารางที่	หน้า
4.10 ตารางความจริงของวงจรที่ทรานซิสเตอร์ที่ร่วมกับตัวต้านทาน	55
4.11 ตารางความจริงของวงจรที่ทรานซิสเตอร์ที่ร่วมกับตัวต้านทาน	57
4.12 ตารางความจริงของวงจรที่ทรานซิสเตอร์ที่ร่วมกับตัวต้านทาน	58
4.13 ตารางความจริงของวงจรที่ทรานซิสเตอร์ที่ร่วมกับตัวต้านทาน	59
4.14 ตารางความจริงของ 7408, 7432, 7486	60
4.15 ตารางความจริงของ 7408, 7432, 7486	61
4.16 ตารางความจริงของมอเตอร์	62
4.17 ตารางความจริงของวงจรลอจิก	64
4.18 ตารางความจริงของวงจรลอจิก	64
4.19 ตารางความจริงของ $AB + (AB + \overline{AB})$	65
4.20 ตารางความจริงของ $\overline{A} + A\overline{B} + \overline{A}B$	65
4.21 ตารางความจริงของ $\overline{A} + \overline{B}$	65
4.22 ตารางความจริงของ J และKฟลิปฟลอป	67
4.23 ตารางผลการนับขึ้น 3 บิต	69
4.24 ตารางผลการนับลง 3 บิต	70
4.25 ตารางผลการทดลองวงจรนับ 0 – 9	71
4.26 ผลการทดลองของ 7-Segment	72
4.27 ตารางผลการนับขึ้น 3 บิต	74
4.28 ผลการทดลองของไอซี 74147	75
4.29 ผลการทดลองของไอซี 74147	76
4.30 ผลการทดลองของไอซี 74147	77
4.31 ผลการต่อ7404 เข้ากับ BINARY TO HEX	78
4.32 ตารางความจริงของลอจิกมอนิเตอร์	79
4.33 การนำIC 74147 มาต่อร่วมกับ IC 74138	80
4.34 การต่อ74LS93 เข้าลอจิกมอนิเตอร์	81
4.35 แสดงผลของ74LS93	83
4.36 แสดงผลของ74LS193	84
4.37 การเปลี่ยนสัญญาณนาฬิกา	85

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง (ต่อ)

ตารางที่	หน้า
4.38 ตารางบันทึกผลการทดลองวงจรเปรียบเทียบ 1 บิต	86
4.39 ตารางบันทึกผลการทดลอง	87
4.40 ตารางบันทึกผลการทดลองวงจรเปรียบเทียบ 8 บิต	88
4.41 ผลการวิเคราะห์คุณภาพด้านการศึกษา ใบงานที่ 1	89
4.42 ผลการวิเคราะห์คุณภาพด้านการศึกษา ใบงานที่ 2	90
4.43 ผลการวิเคราะห์คุณภาพด้านการศึกษา ใบงานที่ 3	91
4.44 ผลการวิเคราะห์คุณภาพด้านการศึกษา ใบงานที่ 4	92
4.45 ผลการวิเคราะห์คุณภาพด้านการศึกษา ใบงานที่ 5	93
4.46 ผลการวิเคราะห์คุณภาพด้านการศึกษา ใบงานที่ 6	94
4.47 ผลการวิเคราะห์คุณภาพด้านการศึกษา ใบงานที่ 7	95
4.48 ผลการวิเคราะห์คุณภาพด้านการศึกษา ใบงานที่ 8	96
4.49 ผลการวิเคราะห์คุณภาพด้านการศึกษา ใบงานที่ 9	97
4.50 ผลการวิเคราะห์คุณภาพด้านการศึกษา ใบงานที่ 10	98
4.51 ผลการวิเคราะห์คุณภาพด้านการศึกษา ใบงานที่ 11	99
4.52 ผลการวิเคราะห์คุณภาพด้านการศึกษา ใบงานที่ 12	100

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป

รูปที่	หน้า
2.1 ระดับตรรกของไอซีดิจิตอล	5
2.2 วงจรแอนด์เกตที่ใช้สวิตช์	5
2.3 สัญลักษณ์ของแอนด์เกต	5
2.4 วงจรแอนด์เกตในทางปฏิบัติ	6
2.5 วงจรออร์เกตที่ใช้สวิตช์	8
2.6 สัญลักษณ์และสมการพีชคณิตบูลีนของออร์เกต	8
2.7 สัญลักษณ์ลอจิกของอินเวอร์เตอร์เกตและสมการพีชคณิตบูลีน	9
2.8 วงจรอินเวอร์เตอร์เกต 2 ตัว	10
2.9 สัญลักษณ์ของบัฟเฟอร์	10
2.10 สัญลักษณ์ของแนนด์เกตและสมการพีชคณิตบูลีน	10
2.11 สัญลักษณ์ของนอร์เกตและสมการพีชคณิตบูลีน	11
2.12 สัญลักษณ์และพีชคณิตบูลีนของเอกซ์ออร์เกต	12
2.13 สัญลักษณ์และสมการพีชคณิตบูลีนของเอกซ์นอร์เกต	13
2.14 ตัวถังไอซี แบบ DIP และการกำหนดขาของไอซี	14
2.15 วงจรแอนด์เกตในทางปฏิบัติใช้ไดโอดเปล่งแสงในสภาวะลอจิก	14
2.16 วงจรรวมของบริษัท RCA และรหัสของเบอร์ชนิดซีมอสและ การจัดวางขาวงจรรวมเบอร์ 4081B CMOS logic (Tokheim : 1990)	16
2.17 วงจรลอจิกของแอนด์เกต 2 อินพุตชนิดซีมอส และซีมอสเบอร์ 4081 กับการต่อวงจรเพื่อแสดงผลด้วยไดโอดเปล่งแสงชนิดมีทรานซิสเตอร์ขับ	17
2.18 ฟลิปฟลอปชนิดอาร์-เอส ที่สร้างจากแนนด์เกตสัญลักษณ์จะเป็น Action-Low อินพุต	18
2.19 โครงสร้างของฟลิปฟลอปอาร์-เอสชนิดนอร์เกต	19
2.20 สัญลักษณ์ลอจิกของฟลิปฟลอปอาร์-เอส มีสัญญาณนาฬิกาควบคุม	19
2.21 โครงสร้างและสัญลักษณ์ของฟลิปฟลอปอาร์-เอสที่มีโครงสร้างแบบนอร์เกต	20
2.22 แสดงสัญลักษณ์ลอจิกของฟลิปฟลอปชนิดดี	21
2.23 การแปลงฟลิปฟลอปชนิดอาร์-เอส ให้ทำหน้าที่เป็นฟลิปฟลอปชนิดดี	22
2.24 สัญลักษณ์ลอจิกของฟลิปฟลอปชนิดเจ-เค	22
2.25 สัญลักษณ์ลอจิกของฟลิปฟลอปชนิดเจ-เค เบอร์ 7476 ซึ่งเป็นชนิดทำงานด้วยขอบหลังของพัลส์	24

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป (ต่อ)

รูปที่	หน้า
2.26 วงจรนับอะซิงโครนัสขนาด 4 บิต (นับขึ้น) และรูปคลื่นพัลส์ของสัญญาณนาฬิกา และเอาต์พุตของฟลิปฟลอปแต่ละตัว	26
2.27 วงจรนับอะซิงโครนัสขึ้น 3 บิต	27
2.28 แสดงวงจรอะซิงโครนัสนับลงขนาด 3 บิต และรูปคลื่นเอาต์พุตของฟลิปฟลอปแต่ละตัว	29
2.29 วงจรนับอะซิงโครนัสนับลง 4 บิต	30
2.30 วงจรนับซิงโครนัสขนาด 3 บิต และวงจรเกตควบคุมอินพุตเจและเค	32
2.31 แผนภาพกรอบแสดงวงจรแปลงดิจิตอลเป็นอานาลอก	33
2.32 ออปแอมป์และวงจรขยายแบบกลับเฟส	33
2.33 วงจร D/A 4บิต แบบR/2R แลดเดอร์	34
2.34 แผนภาพกรอบของวงจรแปลงอานาลอกเป็นดิจิตอลขนาด 4 บิต	35
2.35 แผนภาพกรอบแสดงส่วนประกอบของวงจร A/D แบบสัญญาณลาดเอียงขนาด 4 บิต	35
2.36 แผนภาพกรอบของวงจรเปรียบเทียบแรงดัน	36
2.37 แผนภาพกรอบดิจิตอลโวลต์มิเตอร์	36
2.38 วงจรแปลงอานาลอกเป็นดิจิตอลขนาด 3 บิต แบบแฟลช	37
2.39 วงจรโมโนสเตเบิลเบื้องต้นที่ใช้วงจรรวมเบอร์ 555 และรูปคลื่นสัญญาณอินพุต และเอาต์พุตของวงจร	38
3.1 การออกแบบการวางอุปกรณ์ลงบนกล่องของชุดฝึกดิจิตอล	40
3.2 ขนาดและโครงสร้างของชุดฝึก	42
3.3 โครงสร้างกล่องขณะมองด้านข้าง	42
3.4 โครงสร้างกล่องขณะมองด้านหลัง	42
4.1 NOT GATE	45
4.2 OR GATE	46
4.3 AND GATE	47
4.4 NAND GATE	48
4.5 NOR GATE	49
4.6 EXCLUSIVE OR GATE	51
4.7 วงจรลอจิก	52

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป (ต่อ)

รูปที่	หน้า
4.8 วงจรที่ทรานซิสเตอร์ที่ร่วมกับตัวต้านทาน	55
4.9 วงจรที่ทรานซิสเตอร์ที่ร่วมกับตัวต้านทาน	56
4.10 วงจรที่ทรานซิสเตอร์ที่ร่วมกับตัวต้านทาน	56
4.11 วงจรที่ทรานซิสเตอร์ที่ร่วมกับตัวต้านทาน	57
4.12 วงจรที่ทรานซิสเตอร์ที่ร่วมกับตัวต้านทาน	58
4.13 การนำอุปกรณ์อื่นๆ มาต่อร่วมกับไอซี	60
4.14 การนำอุปกรณ์อื่นๆ มาต่อร่วมกับไอซี	61
4.15 การนำอุปกรณ์อื่นๆ มาต่อร่วมกับไอซี	62
4.16 วงจรลอจิก	63
4.17 วงจรลอจิก	64
4.18 สัญลักษณ์ของ JKฟลิปฟลอป	67
4.19 วงจรนับขึ้น 3 บิต	69
4.20 วงจรนับลง 3 บิต	70
4.21 วงจรนับ 0 - 9	71
4.22 การต่อ IC 74LS248 กับ 7-Segments	72
4.23 ไฟแสดงผล	73
4.24 วงจรนับเพื่อให้ไฟแสดงผลเป็นอันดับ	73
4.25 วงจรนับขึ้น 3 บิต	74
4.26 ไอซี 74147	75
4.27 ไอซี 74147	76
4.28 ไอซี 74147	77
4.29 ลอจิกมอนิเตอร์	78
4.30 การนำIC 74147 มาต่อร่วมกับ IC 74138	80
4.31 ไอซี 74LS93	81
4.32 ไอซี 74LS93	82
4.33 ไอซี 74LS93	83
4.34 วงจรเปรียบเทียบขนาด 1 บิต	86
4.35 ไอซี 7485	87

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป (ต่อ)

รูปที่	หน้า
4.36 วงจรเปรียบเทียบขนาด 8 บิต	88

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่1
บทนำ

1.1 ความเป็นมาและความสำคัญของปัญหา

วงจรดิจิตอล (Digital Circuit) เป็นสิ่งที่ผู้เรียนทางด้านเทคโนโลยีอิเล็กทรอนิกส์ในปัจจุบันและอนาคตต้องให้ความใส่ใจและสนใจต่อเทคโนโลยีแขนงนี้ เนื่องจากพัฒนาการของโลกในปลายศตวรรษที่ 20 ไปจนถึงศตวรรษที่ 21 ดิจิตอลเข้ามามีบทบาทมาก เครื่องมือ เครื่องใช้ที่เคยทำงานด้วยวงจรอานาลอก เริ่มถูกทดแทนด้วยวงจรดิจิตอล ส่งผลให้ผู้ใช้งานจำเป็นต้องมีความรู้พื้นฐานในเรื่องของดิจิตอลมากขึ้น

ในระบบดิจิตอลอิเล็กทรอนิกส์ จะแบ่งอุปกรณ์ออกเป็น 2 กลุ่มคือ ตระกูลชนิดไอซี ทีทีแอล (TTL) และตระกูลชนิดไอซี ซีมอส (CMOS) ในแต่ละกลุ่มของไอซีนี้ยังแบ่งออกเป็นกลุ่มย่อย เพื่อจุดประสงค์การใช้งานที่แตกต่างกันเกี่ยวกับด้านการใช้พลังงานไฟฟ้าน้อยที่สุด ความเร็วในการทำงานสูงสุด ความคงทนต่อสภาพการใช้งาน ความสะดวกสบายในการใช้งานของระดับแรงดันไฟฟ้า เป็นต้น

คอมพิวเตอร์คือ หนึ่งในประดิษฐ์กรรมที่พัฒนามาจากวงจรดิจิตอล ในโลกสมัยใหม่นี้ ผู้คนจำเป็นอย่างยิ่งที่ต้องทำงานหรือยุ่งเกี่ยวกับระบบคอมพิวเตอร์ เมื่อเป็นเช่นนี้ การเรียนรู้พื้นฐานการทำงานของระบบคอมพิวเตอร์จึงไม่อาจหลีกเลี่ยงได้และโครงสร้างหลักอันนี้เป็นพื้นฐานที่สำคัญของระบบคอมพิวเตอร์คือวงจรดิจิตอล

ผู้ที่ทำงานที่เกี่ยวกับงานด้านอิเล็กทรอนิกส์หรือไฟฟ้า จะต้องศึกษาให้เข้าใจเกี่ยวกับวงจรดิจิตอลอิเล็กทรอนิกส์ให้มากที่สุด เพื่อจะได้ทำการออกแบบและสร้างวงจรดิจิตอลรูปแบบต่างๆ ขึ้นใช้งานในชีวิตประจำวัน

ด้วยเหตุดังกล่าวข้างต้น คณะผู้จัดทำโครงงานมีความคิดเห็นว่าการเรียนการสอนวิชาดิจิตอลเบื้องต้น ควรจะให้ผู้เรียนได้ฝึกลองปฏิบัตินอกเหนือจากวิชาการเพื่อที่จะทำให้ผู้เรียนมีความรู้ความเข้าใจมากยิ่งขึ้น ถ้า ผู้เรียนได้ศึกษาและทดลองตามใบงานด้วยตนเองจะทำให้การเรียนรู้นั้นไม่น่าเบื่อเพราะอาจเป็นสิ่งหนึ่งที่ทำให้เกิดแนวความคิดแปลกใหม่ได้ในอนาคต

ดังนั้นคณะผู้จัดทำจึงได้สร้างชุดฝึกดิจิตอลเบื้องต้นเพื่อการศึกษา เพื่อเป็นประโยชน์แก่ผู้เรียนในวิชาดิจิตอลเบื้องต้น ในระดับปวช.

1.2 จุดมุ่งหมายของโครงงาน

คณะผู้จัดทำได้สร้างชุดฝึกดิจิตอลเบื้องต้นเพื่อการศึกษาขึ้นมา เพื่อให้ผู้ที่สนใจศึกษาการประยุกต์ใช้งานของดิจิตอลในด้านต่างๆ เช่น ลอจิกเกตพีชคณิตบูลีนทั้งชนิดทีทีแอล (TTL) และ ชนิดซีมอส (CMOS) รวมทั้งวงจรเปลี่ยนรหัส, วงจรสร้างรหัส, วงจรคำนวณเบื้องต้น, วงจรเปรียบเทียบ, วงจรเข้ารหัส, วงจร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ถอดรหัส, มัลติเพล็กซ์ และดีมัลติเพล็กซ์ เป็นต้น ซึ่งทางคณะผู้จัดทำได้จัดทำใบงานการทดลองต่างๆตามหัวข้อเพื่อสามารถทำการทดลองและทำให้เข้าใจมากยิ่งขึ้นเกี่ยวกับดิจิตอลเพื่อที่จะได้นำไปประยุกต์ใช้งานต่อไป

1.3 สมมุติฐานของการจัดทำโครงงาน

เมื่อผ่านการเรียนและทำการทดลองตามใบงานในโครงงานนี้แล้ว ผู้เรียนมีความรู้ความสามารถเกี่ยวกับการนำดิจิตอลไปใช้ประโยชน์ที่เกี่ยวกับวงจรได้ถูกต้อง โดยชุดฝึกดิจิตอลเบื้องต้นเพื่อการศึกษานี้ผ่านการประเมินจากผู้ทรงคุณวุฒิในระดับผลการประเมิน ดี ขึ้นไป

1.4 ขีดความสามารถของโครงงาน

โครงงานมีขีดความสามารถดังนี้

1. สามารถใช้สอนในวิชาดิจิตอลเบื้องต้นได้
2. สามารถตรวจสอบไอซีพื้นฐานชนิด TTL หมายเลข 7400, 7402, 7404, 7408, 7432, 7486
3. สามารถใช้ทดลองตามใบงานดังต่อไปนี้ได้
   - 3.1 Basic TTL IC Logic Gate
   - 3.2 Exclusive OR Gateและ Exclusive NOR Gate
   - 3.3 วงจร Transistor Logic
   - 3.4 วงจร Logic Gate ที่มี Inverter และการใช้ Gate ต่างๆ ที่มีอยู่สร้าง Gate ที่ต้องการได้
   - 3.5 Boolean Algebra Theorem, Distribution Low and De Morgan's Theorem
   - 3.6 วงจรเปลี่ยนรหัส (Code Converter Circuit)
   - 3.7 วงจรสร้างรหัส (Parity Generator Circuit)
   - 3.8 วงจรคำนวณเบื้องต้น (Basic Arithmetic Circuit)
   - 3.9 วงจรเปรียบเทียบ (Comparator Circuit)
   - 3.10 วงจรเข้ารหัส (Encoder Circuit)
   - 3.11 วงจรถอดรหัส (Decoder)
   - 3.12 มัลติเพล็กซ์ ดีมัลติเพล็กซ์ (Multiplex De-multiplex)
4. ได้ชุดฝึกที่มีคุณภาพซึ่งผ่านการประเมินโดยผู้ทรงคุณวุฒิในส่วนของชุดฝึก และในส่วนของใบงานรวมทั้งหมด 3 ท่าน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.5 ขั้นตอนของการทำโครงงาน

โครงงานนี้ประกอบด้วยฮาร์ดแวร์เพียงอย่างเดียว ซึ่งการทำงานในระยะแรกจะเริ่มต้นจากการทำฮาร์ดแวร์ตามขั้นตอนหลังจากนั้นก็ทำการทดลองว่าได้ผลตามที่ต้องการหรือไม่และเมื่อทำโครงงานเสร็จเรียบร้อยแล้วจะให้ผู้ทรงคุณวุฒิทำการประเมินประสิทธิภาพของชุดฝึกดิจิตอลเบื้องต้นเพื่อการศึกษาต่อไป

1.6 เนื้อหาโดยสังเขป

เนื้อหาภายในปริญญานิพนธ์ฉบับนี้แบ่งออกเป็นบทต่างๆ เพื่อสะดวกต่อการศึกษาและความเข้าใจในแต่ละบทจะประกอบด้วยเนื้อหาดังต่อไปนี้

บทที่ 1 กล่าวถึงความเป็นมาและความสำคัญของปริญญานิพนธ์ ขีดความสามารถของโครงงาน และเนื้อหาในบทต่างๆโดยสังเขป

บทที่ 2 ประกอบด้วยทฤษฎีและหลักการต่างๆ ที่เกี่ยวข้องกับโครงงาน, ประวัติ, ความหมาย, ลักษณะสำคัญ, องค์ประกอบ, ข้อเปรียบเทียบ, ข้อเสียและประโยชน์ของชุดฝึกดิจิตอลเบื้องต้น

บทที่ 3 กล่าวถึงเนื้อหาที่เกี่ยวกับ แผนผังการทำงานของโครงงาน ผังวงจรต่างๆ ที่ใช้ในโครงงานตลอดจนการออกแบบและการสร้างส่วนประกอบต่างๆ พร้อมทั้งการทำงานของส่วนประกอบต่างๆ โดยละเอียด

บทที่ 4 ประกอบด้วย การทดลองและผลการทดลองของวงจร และใบประเมินการรับรองใบงานจากผู้ทรงคุณวุฒิ

บทที่ 5 เป็นการสรุปผลการจัดทำโครงงาน ปัญหาที่เกิดขึ้นและแนวทางในการแก้ไขรวมทั้งแนวทางการพัฒนา

ภาคผนวก ก แสดงภาพเครื่องต้นแบบ การติดตั้ง การเชื่อมต่อกับอุปกรณ์อื่นๆ ขณะใช้งานจริง

ภาคผนวก ข แสดงรายการอุปกรณ์ที่ใช้งานในแต่ละวงจร

ภาคผนวก ค แสดงรายละเอียดและคุณสมบัติของอุปกรณ์สำคัญที่ใช้ในโครงงาน

ภาคผนวก ง หนังสือเชิญผู้ทรงคุณวุฒิ

ภาคผนวก จ ประกอบด้วยใบงานประกอบการทดลองจำนวน 12 ใบงาน

ภาคผนวก ฉ ตัวอย่างแบบประเมิน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2
ทฤษฎีและหลักการ

2.1 กล่าวนำ

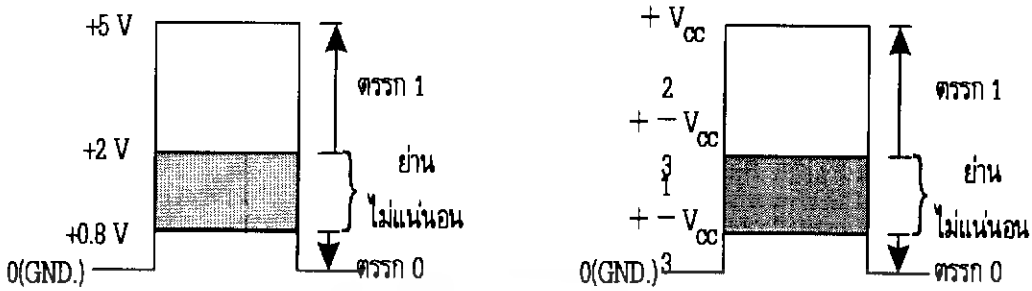
เนื้อหาของปริญญานิพนธ์ในบทนี้เป็นทฤษฎีและหลักการที่จะนำมาใช้ประกอบการสร้างโครงงานโดยประกอบด้วย ดิจิตอลอิเล็กทรอนิกส์ ลอจิกเกตตระกูลทีทีแอลและลอจิกเกตตระกูลซีมอส, อุปกรณ์หน่วยความจำในวงจรลอจิกเชิงลำดับ (ฟลิปฟลอป), วงนับและการออกแบบวงจรนับ, วงจรแปลงอานาลอกเป็นดิจิตอลและวงจรแปลงดิจิตอลเป็นอานาลอก, วงจรรวมตั้งเวลาเบอร์ 555

2.2 ดิจิตอลอิเล็กทรอนิกส์

ในระบบดิจิตอลอิเล็กทรอนิกส์ จะแบ่งอุปกรณ์ออกเป็น 2 กลุ่มคือ ตระกูลชนิดไอซี ทีทีแอล (TTL) และตระกูลชนิดไอซี ซีมอส (CMOS) ในแต่ละกลุ่มของไอซีนี้ยังแบ่งออกเป็นกลุ่มย่อย เพื่อจุดประสงค์การใช้งานที่แตกต่างกันเกี่ยวกับด้านการใช้พลังงานไฟฟ้าน้อยที่สุด ความเร็วในการทำงานสูงสุด ความคงทนต่อสภาพการใช้งาน ความสะดวกสบายในการใช้งานของระดับแรงดันไฟฟ้า เป็นต้น โดยทั่วๆ ไปคุณสมบัติของไอซีตรรกเหล่านี้แต่ละกลุ่มจะพิจารณาจากค่าพารามิเตอร์ที่ระบุไว้ในคู่มือการใช้งานของไอซีดิจิตอลทั่วไป

สถานะตรรกที่ใช้กับไอซีดิจิตอลคือสามารถแทนด้วยแรงดันไฟฟ้า 2 ระดับ ซึ่งจะแบ่งตามชนิดของไอซีตรรก 2 ตระกูลคือ ตระกูลชนิดไอซี ทีทีแอล (TTL) จะใช้แรงดันแหล่งจ่ายกำลังไม่เกิน 5 โวลต์ ±5% โดยที่ระดับแรงดันไฟฟ้าต่ำกว่า 0.8 โวลต์ จะเป็นสถานะตรรก 0และระดับแรงดันไฟฟ้าตั้งแต่ 2 โวลต์ขึ้นไปจะเป็นสถานะตรรก 1 ในส่วนตระกูลชนิดไอซี ซีมอส (CMOS) สามารถจะใช้แรงดันแหล่งจ่ายกำลังได้สูงกว่าคือ ตั้งแต่ +3 โวลต์ ถึง +18 โวลต์ ดังนั้นในการกำหนดค่าสถานะตรรกจึงจำเป็นต้องใช้สัดส่วนเทียบกับแรงดันแหล่งจ่ายกำลัง (V_{CC}) นั่นคือ ที่สถานะตรรก 0 จะมีระดับแรงดันเท่ากับ $\frac{1}{3} \times V_{CC}$ ลงมาถึง 0 โวลต์ และที่สถานะตรรก 1 จะมีระดับแรงดันตั้งแต่ $\frac{2}{3} \times V_{CC}$ ขึ้นไป ดังในรูปที่ 2.1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ก. สถานะตรรกของไอซี ทีทีแอล ข. สถานะตรรกของไอซี ซีมอส

รูปที่ 2.1 ระดับตรรกของไอซีดิจิตอล

2.3 ลอจิกเกตตระกูลทีทีแอลและลอจิกเกตตระกูลซีมอส

2.3.1 แอนด์เกต

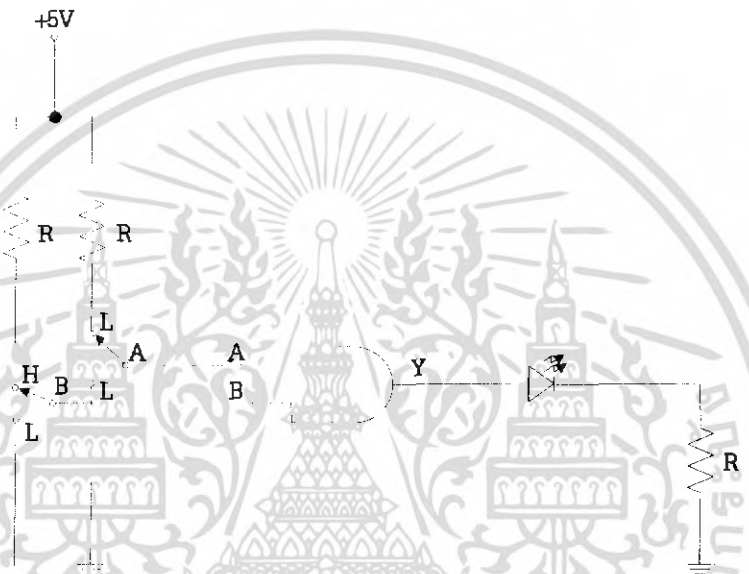
วงจรพื้นฐานการใช้สวิตช์ทำงานเป็นแอนด์เกตแสดงในรูปที่ 2.2 โดยอินพุตของวงจรประกอบด้วยสวิตช์ 2 ตัวคือ สวิตช์ A และสวิตช์ B การควบคุมอินพุตทั้งสองเพื่อให้หลอดไฟ (L) ติดสว่างได้ มีวิธีเดียวคือควบคุมสวิตช์ A และ B ให้ปิดเท่านั้น

รูปที่ 2.2 วงจรแอนด์เกตที่ใช้สวิตช์

รูปที่ 2.3 สัญลักษณ์ของแอนด์เกต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อพิจารณาในรูปที่ 2.3คือ สัญลักษณ์ของแอนด์เกตที่มีโครงสร้างภายในประกอบด้วย ทรานซิสเตอร์ สวิตช์และไดโอดบรรจุรวมกันในวงจรรวม โดยอินพุตทั้งสองของแอนด์เกตคือ A และ B สำหรับเอาท์พุตของแอนด์เกตคือ Y เมื่อต่อแอนด์เกตใช้ในงานปฏิบัติจะต้องต่ออินพุต A และ B เข้ากับลอจิกสวิตช์ เพื่อป้อนสัญญาณลอจิก "0" และ "1" สูง, H และต่ำ, L และการทำงานของมันที่เอาต์พุต Y ต่อการแสดงสภาวะลอจิกเข้ากับไดโอดเปล่งแสง ดังรูปที่ 2.4



รูปที่ 2.4 วงจรแอนด์เกตในทางปฏิบัติ

จากรูปที่ 2.4 เมื่อปฏิบัติการโดยการป้อนสัญญาณลอจิก โดยใช้สวิตช์ลอจิก AและB การแสดงผลสภาวะลอจิกที่ไดโอดเปล่งแสงจะขึ้นอยู่กับระดับแรงดันลอจิกที่ป้อนเข้าไป ซึ่งเป็นไปตามตารางความจริง (Truthtable) ดังแสดงในตารางที่ 2.1 ซึ่งเป็นตารางความจริงของแอนด์เกต 2 อินพุต เมื่อทดลองป้อนแรงดันไฟฟ้าตามสภาวะลอจิกสูงและต่ำเข้าไปที่อินพุต Aและ Bจะเห็นว่าเอาต์พุต Yจะทำให้ไดโอดเปล่งแสงติดสว่างได้ต่อเมื่ออินพุตทั้งสองเป็นลอจิกสูงเท่านั้น

ตารางที่ 2.1 ตารางความจริงของแอนด์เกต 2 อินพุต

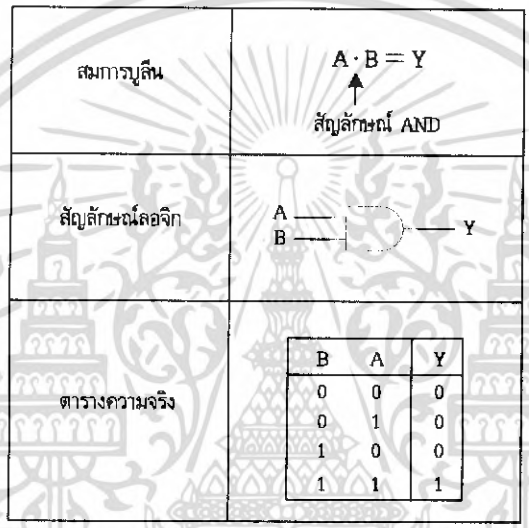
	อินพุต				**เอาต์พุต**	
	B		A		Y	
	ลอจิกของสวิตช์	**ค่าฐานสอง**	**ลอจิกของสวิตช์**	**ค่าฐานสอง**	**LED**	**ค่าฐานสอง**
บรรทัด 1	ต่ำ	0	ต่ำ	0	ดับ	0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 2.1 (ต่อ) ตารางความจริงของแอนด์เกต 2 อินพุต

บรรทัด 2	ต่ำ	0	สูง	1	ดับ	0
บรรทัด 3	สูง	1	ต่ำ	0	ดับ	0
บรรทัด 4	สูง	1	สูง	1	สว่าง	1

ตารางที่ 2.2 การเปรียบเทียบลอจิกอินพุตของแอนด์เกตรูปแบบต่างๆ

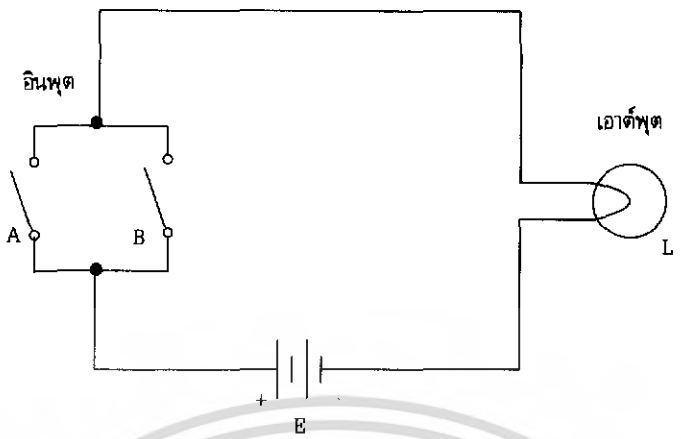


เมื่อพิจารณาตารางที่ 2.2 อาจกล่าวได้ว่า อินพุต A แอนด์กับอินพุต B มีค่าเท่ากับเอาต์พุต Y หรือถ้าเขียนในรูปสมการพีชคณิตบูลีนได้ว่า $A \cdot B = Y$ (A แอนด์ B เท่ากับ Y) และสรุปตารางความจริงแสดงการทำงานของแอนด์เกต 2 อินพุตได้ดังตารางที่ 2.2

2.3.2 ออร์เกต

วงจรพื้นฐานของออร์เกตที่ทำงานด้วยสวิตช์ แสดงในรูปที่ 2.5 โดยอินพุตของวงจรประกอบด้วยสวิตช์ 2 ตัวต่อขนานกัน (สวิตช์ A และสวิตช์ B) และสวิตช์ทั้งสองนี้ควบคุมการติดสว่างของหลอดไฟ (L) โดยที่หลอดไฟ (L) จะติดสว่างเมื่อสวิตช์ตัวใดตัวหนึ่งหรือทั้งหมดปิดแต่ถ้าสวิตช์ทั้ง 2 ตัวเปิดหลอดไฟ (L) จะดับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

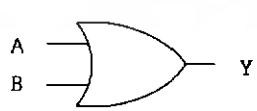


รูปที่ 2.5 วงจรออร์เกตที่ใช้สวิตช์

ตารางที่ 2.3 ตารางความจริงของออร์เกต 2 อินพุต

อินพุต				เอาต์พุต	
B		A		Y	
สวิตช์	ค่าฐานสอง	สวิตช์	ค่าฐานสอง	LED	ค่าฐานสอง
เปิด	0	เปิด	0	ดับ	0
เปิด	0	ปิด	1	สว่าง	1
ปิด	1	เปิด	0	สว่าง	1
ปิด	1	ปิด	1	สว่าง	1

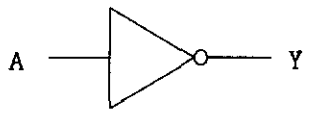
การทำงานในวงจรรูปที่ 2.5 แสดงให้เห็นได้อย่างชัดเจนในตารางที่ 2.3 จะเห็นว่าเอาต์พุต Y จะเป็น "1" ได้เมื่ออินพุตที่ A และ B ตัวใดตัวหนึ่งเป็น "1" หรืออินพุตทั้งสองเป็น "1" สัญลักษณ์ของออร์เกต 2 อินพุตแสดงในรูปที่ 2.6 โดยสมการพีชคณิตบูลีนของออร์เกต 2 อินพุตเขียนได้ว่า A+B = Y (A ออร์ B เท่ากับ Y) สัญลักษณ์ของเครื่องหมายออร์ คือ (+)



A+B=Y

รูปที่ 2.6 สัญลักษณ์และสมการพีชคณิตบูลีนของออร์เกต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.7 สัญลักษณ์ลอจิกของอินเวอร์เตอร์เกตและสมการพีชคณิตบูลีน

2.3.3 อินเวอร์เตอร์เกตและบัฟเฟอร์

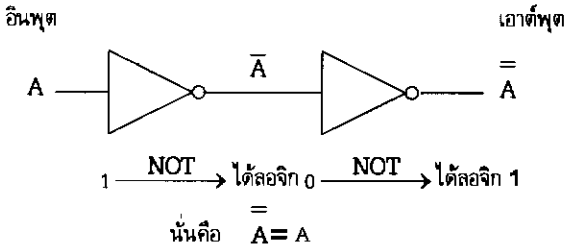
วงจรอินเวอร์เตอร์เกตและวงจรบัฟเฟอร์ เป็นวงจรลอจิกเกตชนิดหนึ่งที่มี 1 อินพุตและ1 เอาต์พุต บางครั้งเรียกอินเวอร์เตอร์เกตว่า นอตเกต วงจรนี้จะให้ลอจิกเอาต์พุตตรงกันข้ามกับลอจิกอินพุตที่ป้อนเข้าไป สัญลักษณ์ของอินเวอร์เตอร์เกตแสดงในรูปที่ 2.7 ถ้าใส่ลอจิกอินพุต "1" ที่อินพุต A ของนอตเกต จะได้ค่าลอจิกเอาต์พุตออกมาตรงกันข้ามกับลอจิกที่ป้อนเข้าไปคือ เอาต์พุต Y เป็น "0" เราเรียกว่าวงจรกลับสัญญาณทางลอจิก เขียนเป็นสมการพีชคณิตบูลีนของอินเวอร์เตอร์เกตคือ $Y = A$ สัญลักษณ์ (-) คือ (Bar) หรือ นอต (NOT) อ่าน Y เท่ากับนอต A หรือ $Y = \text{NOT} \cdot A$ ตารางความจริงของอินเวอร์เตอร์เกตแสดงในตารางที่ 2.4 จะเห็นว่า Y จะได้ลอจิก "1" เมื่อป้อนลอจิกอินพุตเป็น "0" เมื่อป้อนลอจิกอินพุตเป็น "1"

ตารางที่ 2.4 ตารางความจริงของอินเวอร์เตอร์เกต

อินพุต		เอาต์พุต	
A		Y	
ลอจิกของสวิตช์	ค่าฐานสอง	ลอจิกของสวิตช์	ค่าฐานสอง
ต่ำ	0	สูง	1
สูง	1	ต่ำ	0

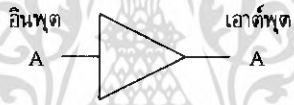
สำหรับวงจรอินเวอร์เตอร์เกต 2 ตัวในรูปที่ 2.8 เมื่ออินพุต A ของเกตตัวแรกเป็นลอจิก "1"เอาต์พุตของมันจะแสดงลอจิก "0" หรือ $\bar{A}$ และเอาต์พุตของเกตตัวที่สองจะแสดงลอจิก "1" หรือ $\bar{\bar{A}}$ นั่นแสดงว่ามีค่าเท่ากับอินพุตคือ $A = \bar{\bar{A}}$ ในรูปที่ 2.12

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.8 วงจรอินเวอร์เตอร์เกต 2 ตัว

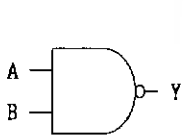
สัญลักษณ์ทางลอจิกที่แสดงในรูปที่ 2.9คือ เกตไม่กลับทาง (Noninverting gate) ถูกสร้างขึ้นเพื่อต่อระหว่างลอจิกเกต 2 วงจร หรือเมื่อต้องการต่อเอาต์พุตของวงจรลอจิกเข้ากับวงจรอื่นๆ วงจรบัฟเฟอร์ จะทำหน้าที่ขยายกระแสเอาต์พุตของวงจรลอจิก โดยไม่กลับสัญญาณลอจิก ดังนั้นสัญลักษณ์จึงไม่มีตัว NOT (○) เมื่อป้อนลอจิก "1" เข้าที่อินพุต A ของวงจร ในรูปที่ 2.9 เอาต์พุตของมันจะมีค่าเป็น "1" เช่นกัน



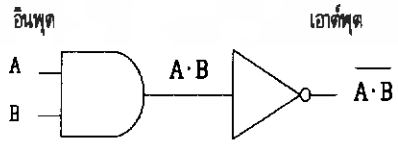
รูปที่ 2.9 สัญลักษณ์ของบัฟเฟอร์

2.3.4 แนนด์เกต

แอนด์เกต ออร์เกต และอินเวอร์เตอร์เกตคือ เกตทางลอจิกเบื้องต้นที่เป็นโครงสร้างพื้นฐานของเกตชนิดอื่นๆ แนนด์เกต เป็นลอจิกเกตอีกชนิดหนึ่งที่โครงสร้างร่วมกันระหว่างอินเวอร์เตอร์เกต (NOT) และแอนด์เกต (AND) สัญลักษณ์ของแนนด์เกตแสดงในรูปที่2.10 (ก) และโครงสร้างของแนนด์เกตดังรูปที่ 2.10 (ข)



ก. สัญลักษณ์ของแนนด์เกต



ข. สมการพีชคณิตบูลีน

รูปที่ 2.10 สัญลักษณ์ของแนนด์เกตและสมการพีชคณิตบูลีน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 2.5 ตารางความจริงของแอนด์เกตและแนนด์เกต

อินพุต		เอาต์พุต	
B	A	แอนด์	แนนด์
0	0	0	1
0	1	0	1
1	0	0	1
1	1	1	0

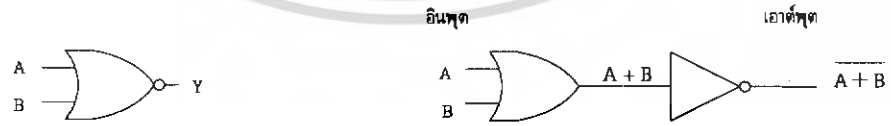
แนนด์เกต 2 อินพุต ดังรูปที่ 2.10 (ก) ประกอบไปด้วยแอนด์เกต 2 อินพุต 1 ตัว ดังรูปที่ 2.10 (ข) ด้านเอาต์พุตของมันต่อเข้ากับอินเวอร์เตอร์เกตตัวหนึ่ง ดังนั้นสมการพีชคณิตบูลีนทางด้านเอาต์พุตของแนนด์เกตคือ $Y = \overline{A \cdot B}$ หรือ $NAND = NOT \cdot AND$ หรือ $NAND = \overline{AND}$

ตารางความจริงของแนนด์เกต 2 อินพุต ในตารางที่ 2.5 โดยจะแสดงให้เห็นเอาต์พุตของวงจรในรูปที่ 2.10 (ข) คือ เอาต์พุต ($A \cdot B$) A AND B และเอาต์พุต ($\overline{A \cdot B}$) A NAND B

จะพบว่าเอาต์พุต A NAND B จะเท่ากับการกลับสภาวะลอจิกเอาต์พุตของ A AND B ดังนั้นลอจิกเอาต์พุตของแนนด์เกตจะมีค่าเป็น "0" เพียงกรณีเดียวเท่านั้นคือ เมื่ออินพุตทั้งหมดเป็น "1"

2.3.5 นอร์เกต

นอร์เกต ที่แท้จริงคือ นอตออร์เกต การแสดงผลลัพธ์ทางด้านเอาต์พุตของออร์เกต (OR) จะตรงกันข้ามกับนอร์เกต ดังแสดงในรูปที่ 2.11 (ก) คือ สัญลักษณ์ของนอร์เกต และโครงสร้างภายในของมันแสดงในรูปที่ 2.11 (ข) ประกอบไปด้วยออร์เกตต่อร่วมกับนอตเกต สำหรับสมการพีชคณิตบูลีนของออร์เกตคือ (A+B) และสำหรับนอร์เกตคือ ($\overline{A + B}$) ตารางความจริงของนอร์เกต 2 อินพุต แสดงดังในตารางที่ 2.6 ซึ่งแสดงการเปรียบเทียบทั้งผลลัพธ์ของออร์และนอร์ เพื่อให้คุณเข้าใจการทำงานของฟังก์ชันนอร์ได้อย่างชัดเจน



ก. สัญลักษณ์ของนอร์เกต ข. สมการพีชคณิตบูลีน

รูปที่ 2.11 สัญลักษณ์ของนอร์เกตและสมการพีชคณิตบูลีน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 2.6 ตารางความจริงของนอร์เกต 2 อินพุต

อินพุต		เอาต์พุต	
B	A	ออร์	นอร์
0	0	0	1
0	1	1	0
1	0	1	0
1	1	1	0

2.3.6 เอกซ์คลูซีฟออร์เกต

เป็นเกตทางลอจิกอีกตัวหนึ่งที่มีใช้กันมากในวงจรบวกและลบเลขฐานสอง เรียกย่อว่า เอกซ์ออร์เกต สัญลักษณ์ของเอกซ์ออร์เกตแสดงในรูปที่ 2.12 และสมการพีชคณิตบูลีนของเอกซ์คลูซีฟออร์เกต แสดงในรูปที่ 2.12คือ $Y = A \oplus B$เครื่องหมาย $\oplus$ คือ เครื่องหมายเอกซ์ออร์ ตารางความจริงสำหรับเอกซ์ออร์เกตขนาด 2 อินพุต เพื่ออธิบายการทำงานของมัน แสดงในตารางที่ 2.7

เมื่อป้อนลอจิกอินพุตที่ A ไม่เท่ากับ B (เช่น A = B = "1" และB = "0" และ B = "1") จะทำให้ลอจิกเอาต์พุตของเอกซ์ออร์เกตมีค่าเป็น "1" และเมื่อป้อนลอจิกอินพุตเป็น "0" ดังตารางที่ 2.7

รูปที่ 2.12 สัญลักษณ์และพีชคณิตบูลีนของเอกซ์ออร์เกต

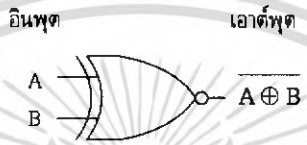
ตารางที่ 2.7 ตารางความจริงของเอกซ์ออร์เกตเทียบกับออร์เกต 2 อินพุต

อินพุต		เอาต์พุต	
B	A	ออร์	เอกซ์ออร์
0	0	0	0
0	1	1	1
1	0	1	1
1	1	1	0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3.7 เอกซ์คลูซีฟนอร์เกต

มีสัญลักษณ์ทางลอจิกแสดงในรูปที่ 2.13 เป็นการรวมกันระหว่างเอกซ์ออร์เกตกับนอตเกต ดังนั้นสัญลักษณ์ของเอกซ์นอร์เกต จึงมีเครื่องหมายนอตอยู่ด้านเอาต์พุตและสมการพีชคณิตบูลีนของเอกซ์นอร์เกตคือ $Y = \overline{A \oplus B}$ นั่นคือ เอกซ์นอร์เท่ากับ NOT · (XOR) ดังรูปที่ 2.13 ตารางความจริงสำหรับแสดงการทำงานของเอกซ์นอร์เกตคือ ในตารางที่ 2.8 เมื่อเปรียบเทียบการทำงานของเอกซ์ออร์และเอกซ์นอร์ จะได้ดังตารางที่ 2.8 จะเห็นว่าเอาต์พุตของเอกซ์นอร์เกตจะเป็นตรงกันข้ามกับเอาต์พุตของเอกซ์ออร์เกต



รูปที่ 2.13 สัญลักษณ์และสมการพีชคณิตบูลีนของเอกซ์นอร์เกต

ตารางที่ 2.8 ตารางความจริงของเอกซ์ออร์เกตเทียบกับเอกซ์นอร์เกต

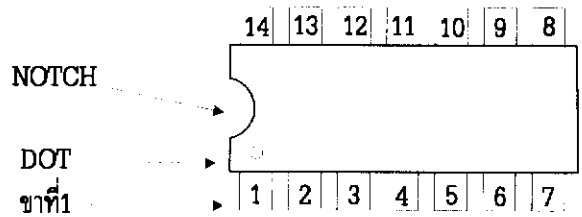
อินพุต		เอาต์พุต	
B	A	เอกซ์ออร์	เอกซ์นอร์
0	0	0	1
0	1	1	0
1	0	1	0
1	1	0	1

2.3.8 ลอจิกเกตชนิดทีทีแอลในทางปฏิบัติ

ลอจิกเกตที่ถูกสร้างในรูปของวงจรรวมอันเป็นที่นิยมใช้กันอย่างแพร่หลายมี 2 ตระกูลคือ วงจรรวมชนิดทีทีแอล (อนุกรม 7400/5400) มีโครงสร้างภายในประกอบไปด้วยทรานซิสเตอร์ตัวต้านทานและไดโอด และอีกตระกูลหนึ่งคือ วงจรรวมชนิดซีมอส (อนุกรม 4000 หรือ 74C00 หรือ 74HC00) มีโครงสร้างภายในประกอบด้วยมอสเฟตและอิกเฟต

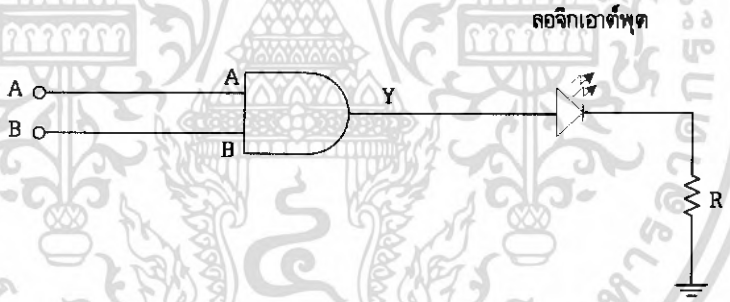
ลักษณะภายนอกของวงจรรวมทั้งชนิดทีทีแอลและซีมอส จะบรรจุลงในตัวถังพลาสติก เรียกว่า DIP ดังแสดงในรูปที่2.14 ไอซีชนิด 14 ขา ขาที่ 1 จะอยู่ใกล้กับตำแหน่งจุด หรือ ช่อง ดังแสดงในรูปที่ 2.14

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.14 ตัวถังไอซี แบบ DIP และการกำหนดขาของไอซี

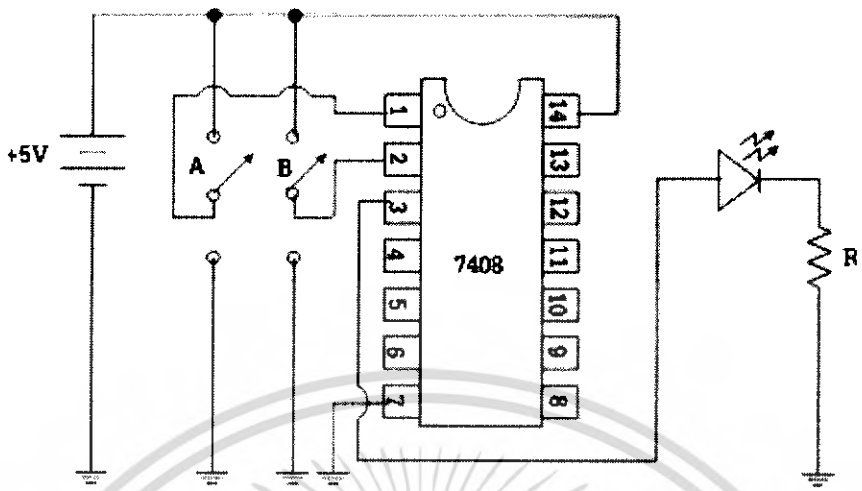
ในทางปฏิบัติเมื่อต้องต่อลอจิกเกตชนิดทีทีแอลเพื่อใช้งานเช่น ในการทดลองของคุณต้องต่อวงจรดังรูปที่ 2.15 ในรูปที่ 2.15 (ก) เป็นวงจรลอจิก และวงจรในรูปที่ 2.15 (ข) เป็นการต่อวงจรที่สมบูรณ์ แสดงให้เห็นว่าแอนด์เกตที่ทำการทดลองคือ เกตตัวที่ 1 มีอินพุต 2 อินพุตคือ 1A และ 1B และมีเอาต์พุตคือ 1Y อยู่ที่ขา 1, 2 และ3 ที่อินพุตทั้งสองต่อเข้ากับลอจิกสวิตช์เพื่อป้อนลอจิก "0" และ "1" ให้กับอินพุตทั้งสองและเอาต์พุต Y ต่อกับไดโอดเปล่งแสง เพื่อแสดงสภาวะลอจิกของแอนด์เกต โดยต่อตัวต้านทาน 150 Ω อนุกรมกับไดโอดเปล่งแสง เพื่อจำกัดกระแสที่ผ่านไดโอดเปล่งแสง



ก. วงจรลอจิก

รูปที่ 2.15 วงจรแอนด์เกตในทางปฏิบัติใช้ไดโอดเปล่งแสงในการสภาวะลอจิก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ข. วงจรแอนด์เกตที่ต่อสมบูรณ์

รูปที่ 2.15 **(ต่อ)** วงจรแอนด์เกตในทางปฏิบัติใช้ไดโอดเปล่งแสงในการสภาวะลอจิก

สำหรับตัวอักษรที่บอกชนิดของวงจรรวมทั้งชนิดทีทีแอลและชนิดซีมอส มีหลายแบบเนื่องจากโครงสร้างภายในที่แตกต่างกันดังต่อไปนี้

ALS = Advanced Low-power Schottky TTL logic

C = CMOS logic

H = High-speed TTL logic

HC = High-speed CMOS logic

HCT = High-speed CMOS logic with TTL input

L = Low-power TTL logic

LS = Low-power Schottky TTL logic

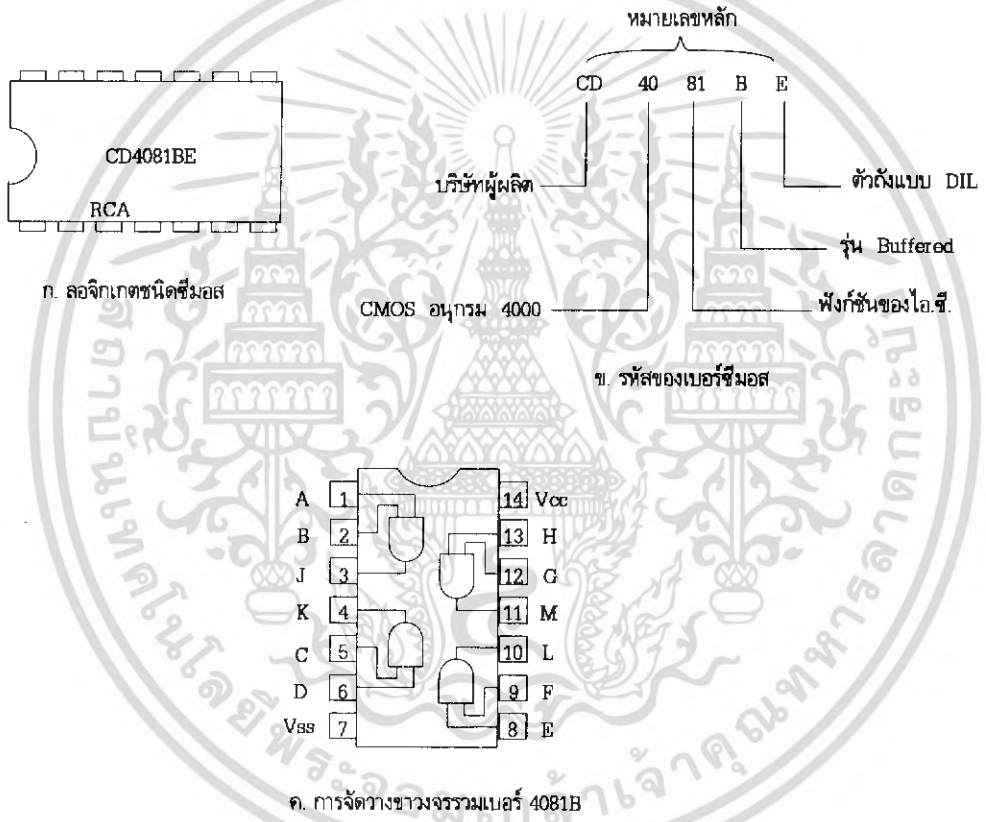
S = Schottky TTL logic

2.3.9 ลอจิกเกตชนิดซีมอสในทางปฏิบัติ

เนื่องจากข้อเสียของวงจรรวมทีทีแอลที่กินกำลังไฟฟ้าสูง ทำให้บริษัทผู้ผลิตได้พัฒนาลอจิกเกตที่มีโครงสร้างใหม่ ใช้มอสเฟตแทนทรานซิสเตอร์ ในปี ค.ศ.1960 จึงเรียกชื่อว่า CMOS (ย่อมาจากคำว่า Complementary Metal Oxide Semiconductor) บริษัทผู้ผลิตได้ผลิตออกมาในอนุกรมหมายเลข 4000 แล้วต่อมาได้ผลิตออกมาอีกหลายรุ่นในอนุกรมหมายเลข 74C00 และหมายเลข 74HC00 ลอจิกเกตชนิด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ซีมอสที่เป็นที่นิยมใช้คือ ในอนุกรมหมายเลข 4000 ตัวอย่างเช่น เบอร์ CD4081BE ดังรูปที่ 2.16 (ก) เป็นแอนด์เกต 2 อินพุต ผลิตจากบริษัท RCA ใช้รหัสย่อว่า CD และตัวเลข 40 แสดงว่าเป็นลอจิกเกตชนิดซีมอส ตัวเลข 81คือ ฟังก์ชั่นของแอนด์เกตและตัวอักษร Bคือ รุ่นที่สอง (รุ่นแรกคือ 4081A) รุ่น B นี้เรียกว่า "Buffered version" เป็นรุ่นที่จ่ายกระแสเอาต์พุตได้สูงกว่ารุ่น A และมีการป้องกันไฟฟ้าสถิต ตัวอักษร Eคือ รหัสของบริษัท RCA ที่ระบุว่าเป็นตัวถังพลาสติกแบบ DIP ในรูปที่ 2.16 (ค) เป็นการจัดวางขาของแอนด์เกต เบอร์4081 มี 4 เกตในทั้งหมด แหล่งจ่ายไฟใช้ขั้ว V_{DD} (ขา 14) และ V_{SS} (ขา 7) ปกติ V_{DD} จะรับไฟบวกได้ตั้งแต่ $+3V_{DC}$ ถึง $+18V_{DC}$ และขา V_{SS} ต่อกับจุดดิน (GND)

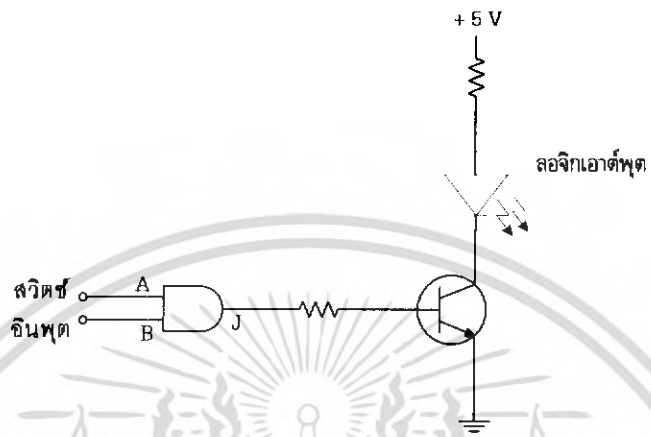


รูปที่ 2.16 วงจรรวมของบริษัท RCA และรหัสของเบอร์ชนิดซีมอสและการจัดวางขาวงจรรวมเบอร์ 4081B CMOS logic (Tokheim : 1990)

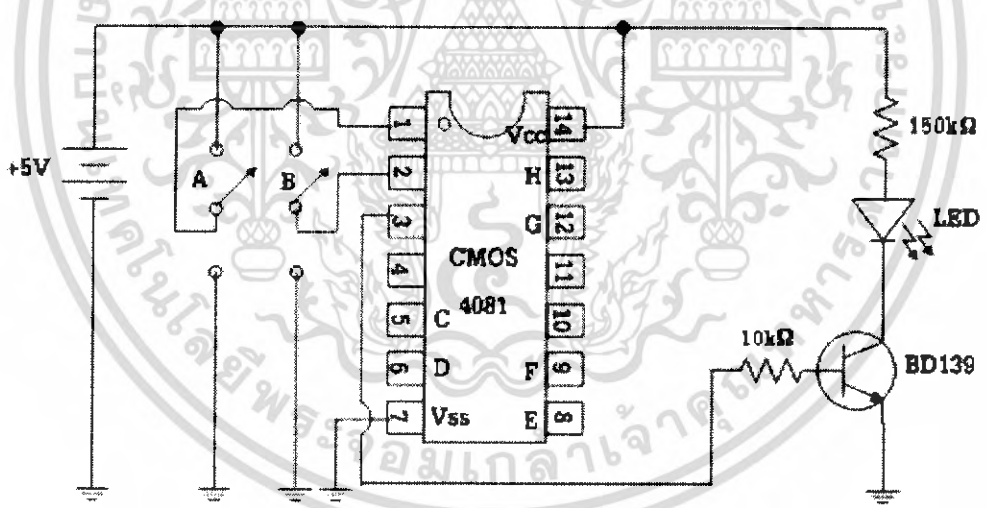
ในทางปฏิบัติเมื่อต้องการป้องกันไฟฟ้าสถิตไม่ให้ทำลายวงจรรวมชนิดซีมอส โดยห้ามใช้มือสัมผัสกับขาของมันขณะที่ต่อแรงดันไบแอสที่ V_{DD}และV_{SS} และสำหรับอินพุตใดๆ ที่ไม่ต่อใช้งานควรต่อเข้ากับจุดดิน (V_{SS}) ดังรูปที่ 2.17 (ข) ที่ขา 5, 6, 13, 12, 9, 8คือ อินพุตของซีมอสแอนด์เกตที่ไม่ได้ใช้งานจะต่อลงจุดดิน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำหรับการขับเอาต์พุตของมันให้ต่อทรานซิสเตอร์สวิตช์ 1 ตัว ชนิดเอ็นพีเอ็น เพื่อขับไดโอดเปล่งแสงให้แสดงสภาวะลอจิกได้ ในรูปที่ 2.17 (ก) และ (ข)



ก. วงจรลอจิกของแอนด์เกต 2 อินพุตชนิดซีมอส



ข. ซีมอสเบอร์ 4081กับการต่อวงจร

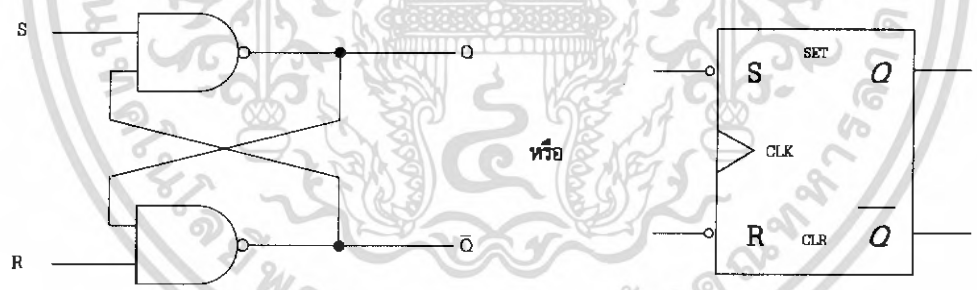
รูปที่ 2.17 วงจรลอจิกของแอนด์เกต 2 อินพุตชนิดซีมอส และซีมอสเบอร์ 4081กับการต่อวงจรเพื่อแสดงผลด้วยไดโอดเปล่งแสงชนิดมีทรานซิสเตอร์ขับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้
66673

2.4 อุปกรณ์หน่วยความจำในวงจรลอจิกเชิงลำดับ (ฟลิปฟลอป)

2.4.1 ฟลิปฟลอปชนิดอาร์-เอส

อุปกรณ์หน่วยความจำในวงจรลอจิกเชิงลำดับที่นิยมใช้กันอย่างแพร่หลายคือ ฟลิปฟลอปซึ่งมีด้วยกันหลายชนิด เช่น ฟลิปฟลอปอาร์-เอส ฟลิปฟลอปชนิดดีและฟลิปฟลอปชนิดเจเค เป็นต้น สัญลักษณ์ทางลอจิกของฟลิปฟลอปชนิดอาร์-เอส แสดงในรูปที่ 2.18 มีอินพุตคือ อินพุตอาร์ หรือ Reset และอินพุตเอส หรือ Set สำหรับเอาต์พุตของมันมี 2 เอาต์พุตคือ เอาต์พุตปกติและเอาต์พุตคอมพลีเมนต์ ที่มีสภาวะลอจิกตรงกันข้ามกับเอาต์พุตปกติตารางความจริงอธิบายการทำงานของฟลิปฟลอปชนิดอาร์-เอส แสดงในตารางที่ 2.9 ตารางความจริงเอาต์พุตของอาร์-เอสฟลิปฟลอปจะมีสถานะห้ามใช้งานเมื่อป้อนลอจิกอินพุตที่เอสและอาร์เป็น "0" ที่ห้ามใช้เนื่องจากว่าเอาต์พุต Q และ $\overline{Q}$ มีสภาวะลอจิก "1" เหมือนกัน แต่เมื่อป้อนลอจิก "0" ที่ขาเอสและลอจิก "1" ที่ขาอาร์ เอาต์พุต Q จะมีค่าเป็น "1" สภาวะที่เอาต์พุต Q มีค่าเป็น "1" เรียกว่าสภาวะเซตและ เอาต์พุต $\overline{Q}$ จะมีค่าเป็น "0" (ตรงกันข้ามกับ Q) เมื่อป้อนลอจิกอินพุตที่ขาเอสเป็น "1" และที่ขาอาร์เป็น "0" เอาต์พุต Q จะมีค่าเป็น "0" สภาวะที่เอาต์พุต Q มีค่าเป็น "0" เรียกว่า สภาวะรีเซต สำหรับบนบรรทัดสุดท้ายของตารางความจริง เมื่อป้อนลอจิก "1" เข้าที่อินพุตเอสและอาร์พร้อมกัน สภาวะเอาต์พุตทั้งสอง (Qและ $\overline{Q}$) จะปรากฏเหมือนกับสภาวะก่อนหน้าที่จะป้อนลอจิกอินพุต "1" และ "1" ที่ขาเอสและอาร์ เรียกสภาวะนี้ว่าคงที่หรือสภาวะเก็บข้อมูล (Hold)



รูปที่ 2.18 ฟลิปฟลอปชนิดอาร์-เอส ที่สร้างจากแนนด์เกตสัญลักษณ์จะเป็น Action-Low อินพุต

ตารางที่ 2.9 ตารางความจริงของอาร์-เอสฟลิปฟลอป

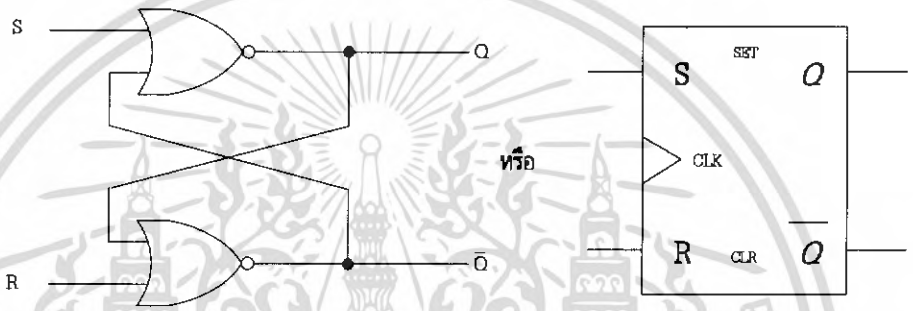
โหมดการทำงาน	อินพุต		เอาต์พุต		
	S	R	Q	$\overline{Q}$	ผลของเอาต์พุต Q
Prohibited	0	0	1	1	ห้ามใช้งาน
Set	0	1	1	0	เซตให้ Q เป็น 1
Reset	1	0	0	1	รีเซตให้ Q เป็น 0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 2.9 (ต่อ) ตารางความจริงของอาร์-เอสฟลิปฟลอป

Hold	1	1	Q	$\overline{Q}$	ขึ้นอยู่กับสถานะก่อนหน้านี้

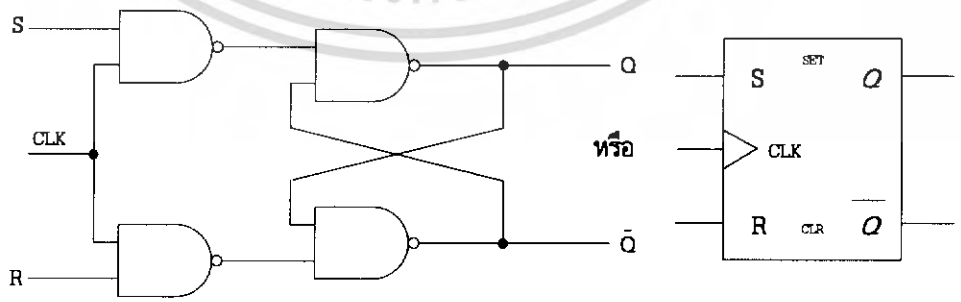
โครงสร้างภายในของอาร์-เอสฟลิปฟลอปชนิดแนนด์เกตแสดงในรูปที่ 2.18 ประกอบด้วยแนนด์เกต 2 อินพุต 2 ตัว โดยที่ขาอินพุตขาหนึ่งของแนนด์เกตจะต่อมาจากเอาต์พุตของแนนด์เกตอีกตัวหนึ่งหรืออาจใช้นอร์เกต 2 อินพุต 2 ตัวต่อแทนแนนด์เกตได้ สำหรับฟลิปฟลอปอาร์-เอส ที่ใช้นอร์เกตแสดงในรูปที่ 2.19



รูปที่ 2.19 โครงสร้างของฟลิปฟลอปอาร์-เอสชนิดนอร์เกต

2.4.2 ฟลิปฟลอปชนิดอาร์-เอส มีสัญญาณนาฬิกาควบคุม

เนื่องจากฟลิปฟลอปอาร์-เอส ในข้อ 2.4.1 ทำงานได้เมื่อระดับแรงดันลอจิกทางอินพุตเอสและอาร์เปลี่ยนแปลงในทันที จึงไม่สามารถนำไปใช้งานในวงจรลอจิกเรียงลำดับได้ เพราะไม่สามารถควบคุมการทำงานของมันให้ทำตามโปรแกรมที่สัญญาณนาฬิกากำหนดไว้ได้ จึงมีการพัฒนาฟลิปฟลอปอาร์-เอสที่มีสัญญาณนาฬิกาควบคุมได้ดังสัญลักษณ์ทางลอจิกในรูปที่ 2.20 จะพบว่าอินพุตเช่นเดิมคือ Q และ $\overline{Q}$



รูปที่ 2.20 สัญลักษณ์ลอจิกของฟลิปฟลอปอาร์-เอส มีสัญญาณนาฬิกาควบคุม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

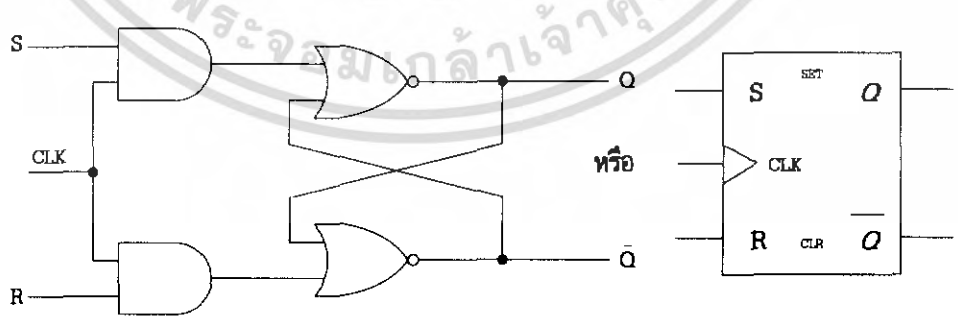
เมื่อสัญญาณนาฬิกามาควบคุมการทำงานแล้ว สัญญาณลอจิกที่เอาต์พุตของมันจะไม่เปลี่ยนแปลงถ้าไม่มีสัญญาณนาฬิกามาที่อินพุต แม้ว่าที่อินพุตเอสและอาร์ จะมีลอจิกอยู่ก็ตาม ตารางความจริงแสดงการทำงานของฟลิปฟลอปอาร์-เอส มีสัญญาณนาฬิกาควบคุมแสดงในตารางที่ 2.10จะเห็นว่ายังคงมีสภาวะการทำงานที่เอาต์พุต 4 สภาวะเช่นเดิมคือ สภาวะคงที่หรือไม่เปลี่ยนแปลงเอาต์พุตหรือสภาวะคงที่เกิดขึ้นเมื่ออินพุตเอสและอาร์ ได้รับลอจิก "0" และอินพุต Clock ได้รับสัญญาณนาฬิกา 1 พัลส์

สภาวะรีเซต (สภาวะที่เป็น Q เป็น "0") จะเกิดเมื่ออินพุตลอจิกที่เอสเป็น "0" และอาร์เป็น "1" สภาวะเซต (สภาวะที่ Q เป็น "1") จะเกิดขึ้นเมื่ออินพุตลอจิกที่เอสเป็น "1" และอาร์เป็น "0" สำหรับสภาวะห้ามใช้งาน (สภาวะที่ Qและ $\overline{Q}$ เป็น "1") จะเกิดขึ้นเมื่ออินพุตอาร์และเอสเป็น "1"

โครงสร้างภายในของฟลิปฟลอบอาร์-เอสที่มีสัญญาณนาฬิกาควบคุม ประกอบไปด้วยแนนด์เกต 2 อินพุต 4 ตัว ดังรูปที่ 2.20 สำหรับฟลิปฟลอปอาร์-เอสที่มีโครงสร้างแบบนอร์เกตและสัญลักษณ์ แสดงในรูปที่ 2.21

ตารางที่ 2.10 ตารางความจริงของฟลิปฟลอปอาร์-เอสที่มีสัญญาณนาฬิกาควบคุม

โหมดการทำงาน	อินพุต			เอาต์พุต		
	CLK	S	R	Q		ผลของ เอาต์พุต Q
Hold	∏	0	0	ไม่เปลี่ยนแปลง		ไม่เปลี่ยนแปลง
Reset	∏	0	1	0	1	รีเซต Q = 0
Set	∏	1	0	1	0	เซต Q = 1
Prohibited	∏	1	1	1	1	ห้ามใช้งาน

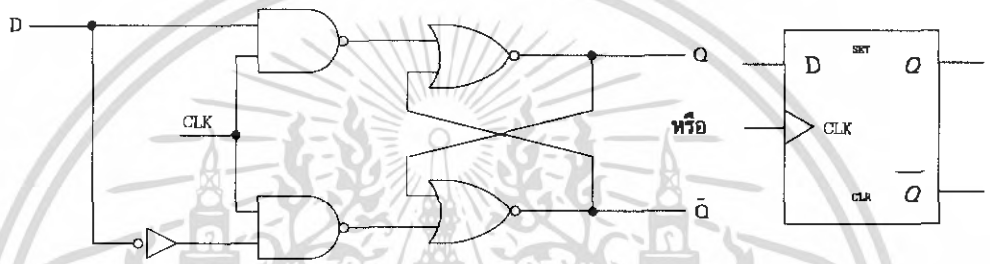


รูปที่ 2.21 โครงสร้างและสัญลักษณ์ของฟลิปฟลอปอาร์-เอสที่มีโครงสร้างแบบนอร์เกต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.4.3 ฟลิปฟลอปชนิดดี

สัญลักษณ์ลอจิกของฟลิปฟลอปชนิดดี แสดงในรูปที่ 2.22 มีขาอินพุตรับข้อมูลเข้า 1 ขาคือ D และขาควบคุมอีก 1 ขาคือ CLK ฟลิปฟลอปชนิดดีมีเอาต์พุต 2 เอาต์พุตเช่นกันคือ เอาต์พุต Qและ $\overline{Q}$ บางครั้งเรียกชื่อฟลิปฟลอปชนิดนี้ว่า ฟลิปฟลอปประวิง เพราะว่าเมื่อป้อนข้อมูล "1" หรือ "0" เข้าที่อินพุต D ของมันจะต้องรอเวลาประวิงไว้จนกว่าจะมีสัญญาณนาฬิกาเข้ามาที่อินพุต CLK จำนวน 1 พัลส์ก่อน ข้อมูล "0" หรือ "1" ที่อินพุต D จึงจะปรากฏที่เอาต์พุต Q ได้ (และเอาต์พุต Q จะมีข้อมูลตรงกันข้ามกับข้อมูลที่อินพุต D) ดังแสดงในตารางที่ 2.11 ความหมาย Q_{n+1} คือ เวลาหลังจากสัญญาณนาฬิกาผ่านไป 1 พัลส์



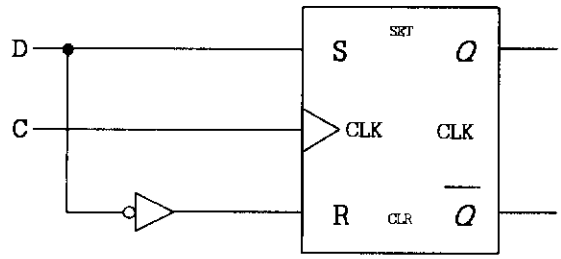
รูปที่ 2.22 แสดงสัญลักษณ์ลอจิกของฟลิปฟลอปชนิดดี

ตารางที่ 2.11 ตารางความจริงของฟลิปฟลอปชนิดดี

อินพุต	เอาต์พุต
D	Q_{n+1}
0	0
1	1

คุณอาจดัดแปลงฟลิปฟลอปชนิดดีได้จากฟลิปฟลอปชนิดอาร์-เอส ได้ดังรูปที่ 2.23 โดยนำนอตเกตต่อเข้าที่อินพุตอาร์ โดยที่นำไปต่อร่วมกับอินพุตเอสให้เหลือขาอินพุตเพียงขาเดียวก็สามารถให้ฟลิปฟลอป-ชนิดอาร์-เอสทำงานได้เหมือนฟลิปฟลอปชนิดดี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

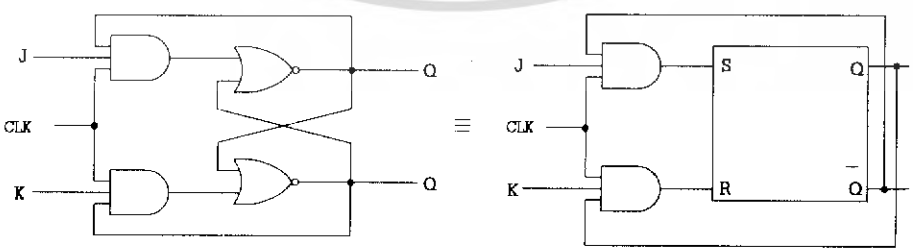


รูปที่ 2.23 การแปลงฟลิปฟลอปชนิดอาร์-เอส ให้ทำหน้าที่เป็นฟลิปฟลอปชนิดดี

2.4.4 ฟลิปฟลอปชนิดเจ-เค

ฟลิปฟลอปชิดเจ-เค เป็นอุปกรณ์ประเภทหน่วยความจำในวงจรลอจิกเชิงลำดับที่มีความสำคัญมาก และเป็นฟลิปฟลอปที่นิยมใช้กันอย่างกว้างขวางอาจเรียกได้ว่าเป็นฟลิปฟลอปเอนกประสงค์เนื่องจากว่าสามารถใช้เจ-เคฟลิปฟลอปสร้างเป็นฟลิปฟลอปชนิดอื่นๆ ได้ทั้งหมด สัญลักษณ์ของฟลิปฟลอปชนิดเจ-เค แสดงในรูปที่ 2.24 ประกอบด้วยอินพุต 3 อินพุตคือ อินพุตเจ (J) อินพุตเค (K) และอินพุต CLK สำหรับเอาต์พุตยังคงมี 2 เอาต์พุตเช่นเดียวกับฟลิปฟลอปชนิดอื่น ๆ

สภาวะการทำงานของฟลิปฟลอปชนิดเจ-เค แสดงในตารางที่ 2.12 แบ่งออกเป็น 4 สภาวะดังนี้คือ สภาวะคงที่หรือสภาวะการเก็บข้อมูลทางเอาต์พุตที่ Q และ $\overline{Q}$ จะมีข้อมูลคงเดิมเมื่ออินพุตเจและเค มีลอจิก "0" สภาวะรีเซตเกิดขึ้นเมื่ออินพุตเจมีค่าเป็น "0" และอินพุตเค มีค่าลอจิกเป็น "1" จะทำให้เอาต์พุตรีเซต (คือ Q มีค่าลอจิกเป็น "0") และสภาวะเซตเกิดขึ้นเมื่ออินพุตเจ มีลอจิกเป็น "1" และอินพุตเค มีลอจิกเป็น "0" จะทำให้เอาต์พุตเซต (คือ Q มีค่าลอจิกเป็น "1") สภาวะสุดท้ายคือ สภาวะท็อกเกิล หมายความว่า เมื่อให้ลอจิกอินพุตที่เจและเค เป็น "1" เมื่ออินพุต CLK ได้รับสัญญาณพัลส์เข้ามา ผลคือเอาต์พุต Q จะมีสภาวะตรงกันข้ามจากเดิม (เช่น ถ้าเดิม Q = "0" หลังจากการท็อกเกิลจะทำให้ Q = "1") สภาวะท็อกเกิลนี่เองที่ทำให้วิศวกรสามารถนำฟลิปฟลอปชนิดเจ-เคไปสร้างเป็นวงจรนับชนิดต่างๆ ได้



รูปที่ 2.24 สัญลักษณ์ลอจิกของฟลิปฟลอปชนิดเจ-เค

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 2.12 ตารางความจริงของฟลิปฟลอปชนิดเจ-เค

โหมดการทำงาน	อินพุต			เอาต์พุต		
	CLK	J	K	Q		ผลของ เอาต์พุต Q
Hold	∏	0	0	ไม่เปลี่ยนแปลง		ไม่เปลี่ยนแปลง
Reset	∏	0	1	0	1	รีเซต Q = 0
Set	∏	1	0	1	0	เซต Q = 1
Toggle	∏	1	1	ท็อกเกิล		เปลี่ยนเป็นสภาวะตรงกันข้าม

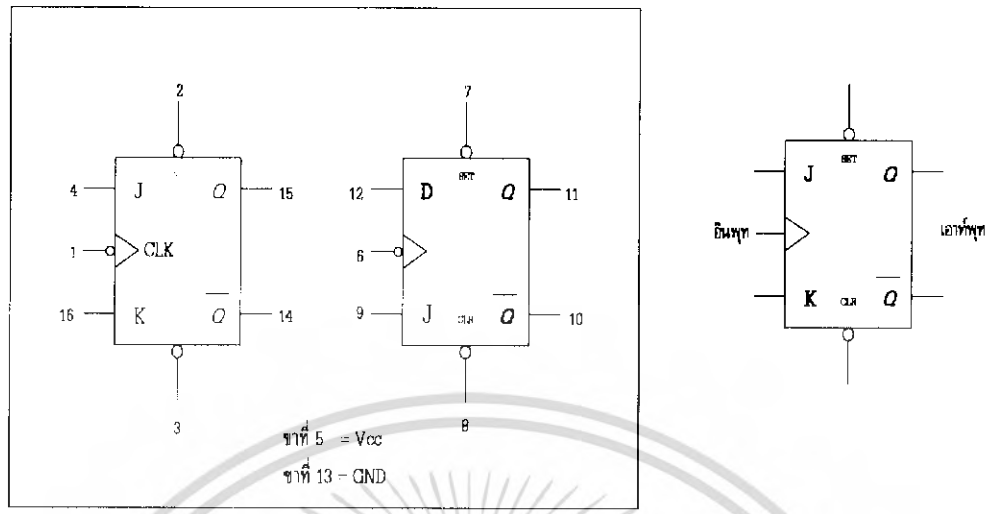
ในทางปฏิบัติ ฟลิปฟลอปชนิดเจ-เค ที่นิยมนำมาใช้งานกันอย่างกว้างขวางคือ วงจรรวมทีทีแอลเบอร์ 7476 หรือซีมอสเบอร์ 74HC76 หรือเบอร์ 4027 ซึ่งมีสัญลักษณ์ทางลอจิกแสดงในรูปที่ 2.25 (ก) และ(ข) ทางด้านอินพุตประกอบไปด้วยซิงโครนัสอินพุต 3 ขั้วคือ อินพุตเจ อินพุตเคและอินพุต CLK สำหรับอะซิงโครนัสอินพุตมี 2 ขั้วคือ อินพุตพรีเซตและอินพุตเคลียร์ เอาต์พุตมี 2 เอาต์พุตเหมือนกับฟลิปฟลอปอื่น ๆ

สภาวะการทำงานแบ่งออกเป็น 2 ส่วน คือ

1. การทำงานในการควบคุมของอะซิงโครนัสอินพุต แสดงในตารางที่ 2.13 บรรทัดที่ 1, 2 และ3 มีการทำงานเหมือนกับฟลิปฟลอปชนิดดี ที่ได้อธิบายมาแล้วทุกประการ
2. การทำงานในการควบคุมของซิงโครนัสอินพุต ประกอบด้วยการทำงานของอินพุตเจ อินพุตเคและอินพุต CLK ร่วมกัน แสดงในตารางที่ 2.13 บรรทัดที่ 4, 5, 6, 7

จะเห็นว่าการทำงานของอะซิงโครนัสอินพุตจะทำงานได้เมื่อขาอินพุตอะซิงโครนัส (คือ ขา PSและ CLR) ไม่ถูกใช้งานคือ ให้ทั้งสองอินพุตได้รับลอจิก "1" ตลอดเวลา (PS = "1" และ CLR = "1") การทำงานของฟลิปฟลอปชนิดเจ-เคจะทำงานได้ 4 สภาวะคือ ไม่เปลี่ยนแปลงรีเซต เซต และท็อกเกิล ดังแสดงในตารางที่ 2.13

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ก. สัญลักษณ์ลอจิกของฟลิปฟลอปชนิดเจ-เค เบอร์ 7476 ข. สัญลักษณ์ลอจิก

รูปที่ 2.25 สัญลักษณ์ลอจิกของฟลิปฟลอปชนิดเจ-เค เบอร์ 7476
ซึ่งเป็นชนิดทำงานด้วยขอบหลังของพัลส์

ตารางที่ 2.13 ตารางความจริงของฟลิปฟลอปชนิดเจ-เค เบอร์ 7476
ซึ่งเป็นชนิดทำงานด้วยขอบหลังของพัลส์

โหมดการทำงาน	อินพุต					เอาต์พุต	
	อะซิงโครนัส		ซิงโครนัส				
	PS	CLR	CLK	J	K	Q	
Asynchronous set	0	1	X	X	X	1	0
Asynchronous reset	1	0	X	X	X	0	1
Prohibited	0	0	X	X	X	1	1
Hold	1	1	∏	0	0	ไม่เปลี่ยนแปลง	
Reset	1	1	∏	0	1	0	1
Set	1	1	∏	1	0	1	0
Toggle	1	1	∏	1	1	สภาวะตรงกันข้าม	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.5 วงจรนับและการออกแบบวงจรนับ

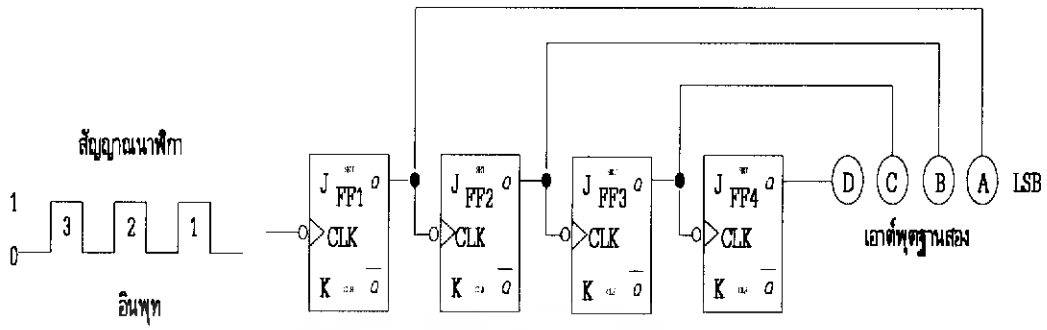
วงจรนับเป็นวงจรลอจิกเชิงลำดับวงจรหนึ่งที่มีความสำคัญในระบบดิจิตอลทำงานโดยหลักการนับจำนวนพัลส์สี่เหลี่ยมที่ป้อนเข้าทางอินพุต และแสดงผลออกเป็นเลขฐานสองหรือเลขฐานสิบ อุปกรณ์สำคัญสำหรับวงจรนับคือ ฟลิปฟลอป และอาจมีเกตบ้างสำหรับวงจรนับชนิดพิเศษเมื่อแบ่งแบ่งวงจรนับออกตามโครงสร้างของการต่อสัญญาณอินพุตพัลส์ แบ่งได้ 2 ชนิดคือ วงจรนับแบบซิงโครนัสและวงจรนับแบบอะซิงโครนัส วงจรนับทั้ง 2 ชนิดสามารถออกแบบวงจรนับดังกล่าวบรรจุไว้ในวงจรชนิดทีทีแอลและซีมอสหลายแบบ เช่น วงจรนับเลขฐานลอง ขนาด 4 บิต วงจรนับเลขฐานสอง วงจรนับ 10 วงจรนับเลขฐานสองชนิดนับขึ้นลง และอื่นๆ เป็นต้น ซึ่งวงจรดังกล่าวเป็นวงจรนับที่ใช้กันอย่างแพร่หลาย จึงควรศึกษาฟังก์ชันการทำงานให้เข้าใน เพื่อจะนำไปใช้งานได้อย่างมีประสิทธิภาพ รวมทั้งการออกแบบวงจรนับแบบซิงโครนัสและแบบอะซิงโครนัสด้วย เพื่อจะสามารถออกแบบวงจรนับรูปแบบต่างๆ ได้อย่างถูกต้องและสามารถประยุกต์ใช้งานได้เป็นอย่างดี

2.5.1 วงจรนับแบบอะซิงโครนัส

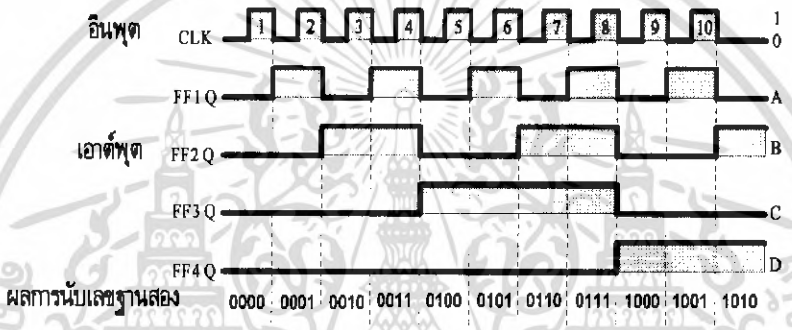
วงจรนับขึ้น (Tokheim, 1990)

วงจรนับที่พลิปฟลอป 4 ตัว ฟลิปฟลอปตัวแรกคือ FF1 ตัวถัดไปคือ FF2 FF3 และFF4ตามลำดับดังแสดงในรูปที่ 2.26 (ก) ฟลิปฟลอปตัวแรกคือ FF1 จะได้รับสัญญาณนาฬิกาจากวงจรภายนอกฟลิปฟลอป FF1 นี้เป็นชนิดทำงานด้วยขอบหลังของพัลส์ ดังนั้นจึงทำงานทุกๆ ขอบหลังของพัลส์นาฬิกาตามลำดับพัลส์ที่ 1 พัลส์ 2 และพัลส์ที่ 3 ในทำนองเดียวกัน ฟลิปฟลอป FF2 จะได้รับสัญญาณนาฬิกาที่ออกจาก Q ของ FF1 ดังนั้นฟลิปฟลอป FF2 จึงทำงานทุกครั้งที่พัลส์นาฬิกาที่ออกจาก Q ของ FF1ปรากฏขอบหลังของพัลส์ และฟลิปฟลอป FF3 จะรับสัญญาณพัลส์จาก Q ของ FF2 จึงทำงานทุกครั้งที่ Qของ FF2 ปรากฏขอบหลังของพัลส์ และฟลิปฟลอป FF4 จะรับสัญญาณพัลส์จาก Q ของ FF3 และทำงานที่ขอบหลังของพัลส์ Q จาก FF3 เช่นกัน ฟลิปฟลอปทุกตัวเป็นชนิดเจ-เค ทำงานในโหมดท็อกเกิล ดังนั้นต้องควบคุมในเจและเค ของฟลิปฟลอปทุกตัวเป็น “1” เมื่อสังเกตรูปคลื่นของสัญญาณนาฬิกาและรูปคลื่นพัลส์เอาต์พุต Q ของ FF1 FF2 FF3 และFF4 ตามลำดับ จะปรากฏดังรูปที่ 2.26 (ข)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ก. วงจรนับอะซิงโครนัสขนาด 4 บิต (นับขึ้น)



ข. รูปคลื่นพัลส์ของสัญญาณนาฬิกา

รูปที่ 2.26 วงจรนับอะซิงโครนัสขนาด 4 บิต (นับขึ้น) และรูปคลื่นพัลส์ของสัญญาณนาฬิกา และเอาต์พุตของฟลิปฟลอปแต่ละตัว

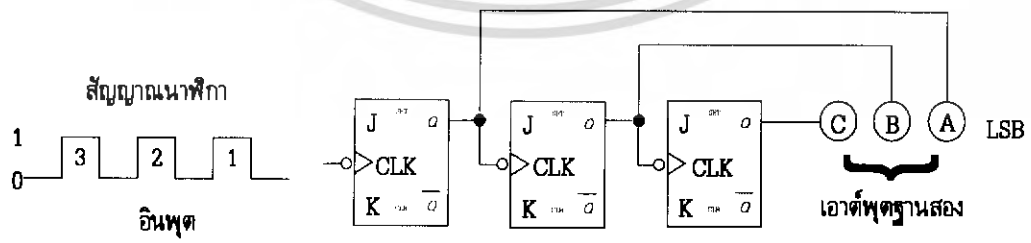
วงจรนับอะซิงโครนัสที่ต่อ Q ของฟลิปฟลอปตัวหน้าให้กับอินพุต CLK ของฟลิปฟลอปตัวถัดไปตามลำดับ ดังแสดงในรูปที่ 2.26 (ก) เรียกว่าวงจรนับขึ้น เมื่อพิจารณาคำถามที่ว่าวงจรนับขึ้นได้อย่างไร ให้พิจารณาที่เอาต์พุตฐานสองที่ Q ของฟลิปฟลอปแต่ละตัว ดังตัวอย่างในรูปที่ 2.26 (ข) เมื่อพิจารณาเอาต์พุตฐานสองที่ Q ของ FF1 FF2 FF3 และFF4 โดยให้ฟลิปฟลอปตัวที่ได้รับสัญญาณพัลส์นาฬิกาเป็นบิตที่มีนัยสำคัญต่ำสุด ในรูปที่ 2.26 (ก) คือ FF1=A, FF2=B, FF3=C และ FF4=D ลำดับการนับจำนวนพัลส์ที่อินพุตของ FF1 จะแสดงที่ Q ทั้ง DCBA รวมเป็นเอาต์พุตฐานสอง ขนาด 4 บิต เมื่อมีฟลิปฟลอปในวงจรนับ 4 ตัว จะนับเลขฐานสองได้เท่ากับ 16 (0 ถึง 15) หรือเท่ากับ 2^n เมื่อ n คือ จำนวนฟลิปฟลอปในวงจร เมื่อลำดับผลการนับเลขฐานสองของวงจรในรูปที่ 2.26 (ก) จะได้ดังตารางแสดงผลการนับในตารางที่ 2.14

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 2.14 ตารางแสดงผลการนับของวงจรนับอะซิงโครนัสนับขึ้น ขนาด 4 บิต

นับเลขฐานสอง				นับเลขฐานสิบ
D	C	B	A	
8s	4s	2s	1s	
0	0	0	0	0
0	0	0	1	1
0	0	1	0	2
0	0	1	1	3
0	1	0	0	4
0	1	0	1	5
0	1	1	0	6
0	1	1	1	7
1	0	0	0	8
1	0	0	1	9
1	0	1	0	10
1	0	1	1	11
1	1	0	0	12
1	1	0	1	13
1	1	1	0	14
1	1	1	1	15

ในทำนองเดียวกัน เมื่อต่อฟลิปฟลอปที่ทำงานในสถานะท็อกเกิลจำนวน 3 ตัว (3บิต) ให้นับขึ้นดังรูปที่ 2.27 ผลการนับของวงจรที่แสดงเป็นเลขฐานสองที่เอาต์พุตทั้ง 3 บิต (CBA) นั้นจะแสดงในตารางที่ 2.15



รูปที่ 2.27 วงจรนับอะซิงโครนัสขึ้น 3 บิต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

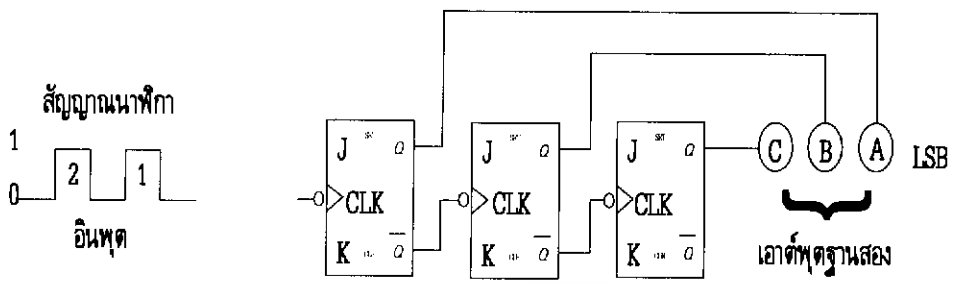
ตารางที่ 2.15 ตารางแสดงผลการนับของวงจร

นับเลขฐานสอง			นับเลขฐานสิบ
C	B	A	
4s	2s	1s	
0	0	0	0
0	0	1	1
0	1	0	2
0	1	1	3
1	0	0	4
1	0	1	5
1	1	0	6
1	1	1	7

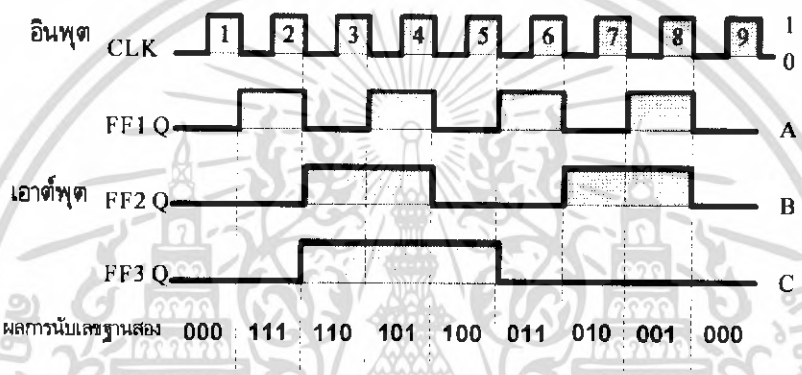
จะเห็นได้ว่าวงจรนับอะซิงโครนัส 3 บิต นับได้ 8 ครั้ง (0 ถึง 7) ตามลำดับ เท่ากับ $2^n=2^3=8$ ดังแสดงผลในตารางที่ 2.15 และเมื่อนับพัลส์อินพุตพัลส์ที่ 9 เอาต์พุตทั้งสามของมันจะวนกลับไปเลข 0 อีกครั้ง และนับเลข 1 2 3 เพิ่มขึ้นตามลำดับของจำนวนพัลส์อื่นๆต่อไป

วงจรนับอะซิงโครนัสที่สามารถนับจำนวนพัลส์ทางอินพุตในลักษณะนับลงหมายถึง วงจรนับที่แสดงผลทางเอาต์พุตฐานสอง จากเลขลำดับสูงสุด เช่น วงจรนับลง 3 บิต จะนับเลขฐานสองจากเลข 7 6 5 4 3 2 1 0 เป็นต้น การทำให้วงจรนับของอะซิงโครนัสนับลงได้โดยนำสัญญาณเอาต์พุต Q จากฟลิปฟลอปตัวแรกป้อนเข้าอินพุต CLK ของฟลิปฟลอปลำดับถัดไป ดังแสดงในรูปที่ 2.28 (ก) เป็นวงจรนับอะซิงโครนัสนับลงขนาด 3 บิต จะเห็นว่าฟลิปฟลอปทั้ง 3 ตัวยังคงทำงานในสถานะท็อกเกิล และตารางแสดงผลการนับของวงจรนับลงขนาด 3 บิต แสดงในตารางที่ 2.16 และรูปคลื่นพัลส์ที่เอาต์พุตของฟลิปฟลอปแต่ละตัวเทียบกับสัญญาณนาฬิกา แสดงในรูปที่ 2.28 (ข)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ก. วงนับอะซิงโครนัสขนาด 3 บิต



ข. รูปคลื่นเอาต์พุตของฟลิปฟลอปแต่ละตัว

รูปที่2.28 วงจรอะซิงโครนัสนับลงขนาด 3 บิตและ
รูปคลื่นเอาต์พุตของฟลิปฟลอปแต่ละตัว

ตารางที่ 2.16 ตารางแสดงผลการนับ

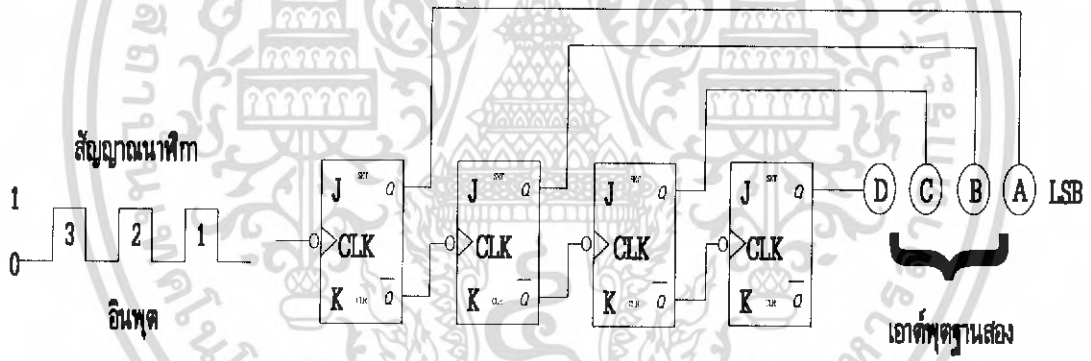
ลำดับของสัญญาณนาฬิกา	ลำดับการนับเลขฐานสอง			นับเลขฐานสิบ
	C	B	A	
0	1	1	1	7
1	1	1	0	6
2	1	0	1	5
3	1	0	0	4
4	0	1	1	3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 2.16 (ต่อ) ตารางแสดงผลการนับ

5	0	1	0	2
6	0	0	1	1
7	0	0	0	0
8	1	1	1	7
9	1	1	0	6

เมื่อต่อฟลิปฟลอปให้เป็นวงจรนับอะซิงโครนัสขนาด 4 บิตนับลงได้ ต้องใช้ฟลิปฟลอปจำนวน n = 4ตัว คือ $2^n = 2^4 = 16$ จะสามารถนับเลขฐานสองได้ 16 ครั้ง เริ่มต้นจากหมายเลข 15 และลดลงครั้งละ 1 ตามจำนวนพัลส์ตามลำดับดังนี้ 15 14 13 12 11 10 9 8 7 6 5 4 3 2 1 0 และจะนับวนกลับมาตัวเลขเริ่มต้นทุกรอบการนับเมื่อพัลส์อินพุตยังปรากฏเข้าที่อินพุตของฟลิปฟลอปตัวแรกในวงจร ลักษณะวงจรนับ-อะซิงโครนัส 4 บิตนับลง แสดงในรูปที่ 2.29 และตารางแสดงผลการนับในตารางที่ 2.17



รูปที่ 2.29 วงจรนับอะซิงโครนัสนับลง 4 บิต

ตารางที่ 2.17 ตารางแสดงผลการนับของวงจร

ลำดับของสัญญาณนาฬิกา	ลำดับการนับเลขฐานสอง				นับเลขฐานสิบ
	D	C	B	A	
1	1	1	1	1	15
2	1	1	1	0	14
3	1	1	0	1	13
4	1	1	0	0	12

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 2.17 (ต่อ) ตารางแสดงผลการนับของวงจร

5	1	0	1	1	11
6	1	0	1	0	10
7	1	0	0	1	9
8	1	0	0	0	8
9	0	1	1	1	7
10	0	1	1	0	6
11	0	1	0	1	5
12	0	1	0	0	4
13	0	0	1	1	3
14	0	0	1	0	2
15	0	0	0	1	1
16	0	0	0	0	0
17	1	1	1	1	15
18	1	1	1	0	14

2.5.2 การออกแบบวงจรนับอะซิงโครนัส

วงจรนับอะซิงโครนัสมีชื่อเรียกอีกชื่อหนึ่งว่า วงจรนับแบบริปเปิล (Ripple counter) ดังนั้นอาจพบวงจงนับดังกล่าวได้ในชื่อทั้งสองที่ได้กล่าวมาแล้ว การออกแบบวงจรนับอะซิงโครนัสเอสร้างวงจรลอจิกเกตที่จะควบคุมผลการนับ หรือจำนวนครั้งของการนับตามตัวเลขที่กำหนด ซึ่งต้องเข้าใจเกี่ยวกับตัวเลขม็อดหรือตัวเลขมอดูลัส (Modulus number)

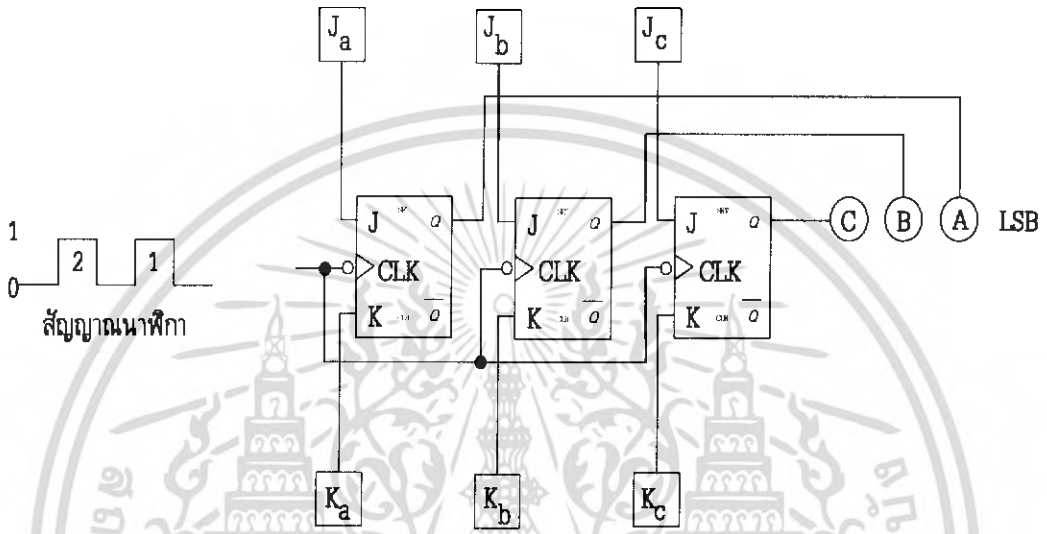
ตัวเลขม็อดหมายถึง จำนวนครั้งของการนับ หรือจำนวนสถานะของการนับ เช่น วงจรนับอะซิงโครนัสที่นับเลขขนาด 4 บิต อาจเรียกอีกชื่อหนึ่งว่าวงจรนับม็อด 16 (Mod-16counter) เป็นต้น โดยทั่วไปค่าของตัวเลขม็อดจะเท่ากับ 2^n เมื่อ n = จำนวนตัวของฟลิปฟลอปในวงจรนับ เช่น วงจรนับม็อด 8 (Mod - 8 counter) คือ วงจรนับที่มีฟลิปฟลอป n = 3 ตัวเป็นต้น ($2^3 = 8$) สำหรับวงจรนับที่มีตัวเลขม็อดน้อยกว่า 2^n สามารถสร้างได้เช่นกัน โดยใช้วงจรเกตมาควบคุมการนับตัวอย่างต่อไปนี้

2.5.3 วงจรนับแบบซิงโครนัสและการออกแบบวงจรนับ

วงจรนับแบบซิงโครนัสคือ วงจรนับที่ต่อขาสัญญาณนาฬิกาควบคุมฟลิปฟลอปทุกตัวในวงจรให้ทำงานพร้อมกัน แต่การควบคุมให้วงจรนับแสดงผลการนับเลขใดๆ นั้นขึ้นอยู่กับการออกแบบวงจรควบคุมอินพุตเจและเคของฟลิปฟลอปแต่ละตัว ดังนั้น วงจรนับแบบซิงโครนัสจึงสามารถออกแบบให้นับขึ้นหรือนับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ลงได้ตามที่ผู้ออกแบบต้องการ จำนวนครั้งของการนับสำหรับวงจรนับแบบซิงโครนัสเหมือนกับกับวงจรนับแบบอะซิงโครนัส กล่าวคือ เท่ากับ 2^n เมื่อ n คือ จำนวนฟลิปฟลอปของจำนวนนับ ตัวอย่างเช่น วงจรนับเลขได้ระหว่าง 0-7 โดยกำหนดให้วงจรนับขึ้นหรือนับลงก็ได้ ลักษณะของวงจรนับซิงโครนัสขนาด 3 บิตและวงจรควบคุมอินพุตเจและเค แสดงดังรูปที่ 2.30



รูปที่ 2.30 วงจรนับซิงโครนัสขนาด 3 บิต และวงจรเกตควบคุมอินพุตเจ และเค

การออกแบบวงจรควบคุมอินพุตเจและเคของฟลิปฟลอปแต่ละตัว ต้องใช้ตาราง Excitation แสดงในตารางที่ 2.18

ตารางที่ 2.18 ตาราง Excitation

Action	J	K
0 → 0	0	d
0 → 1	1	d
1 → 0	d	1
1 → 1	d	0

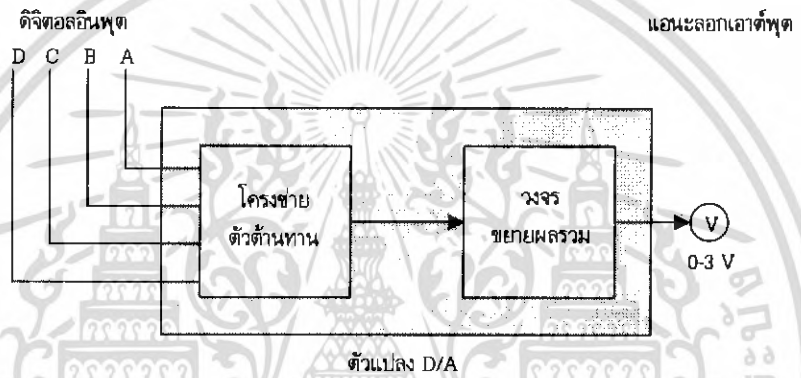
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.6 วงจรแปลงอานาลอกเป็นดิจิตอลและวงจรแปลงดิจิตอลเป็นอานาลอก

2.6.1 วงจรแปลงดิจิตอลเป็นอานาลอกลอก

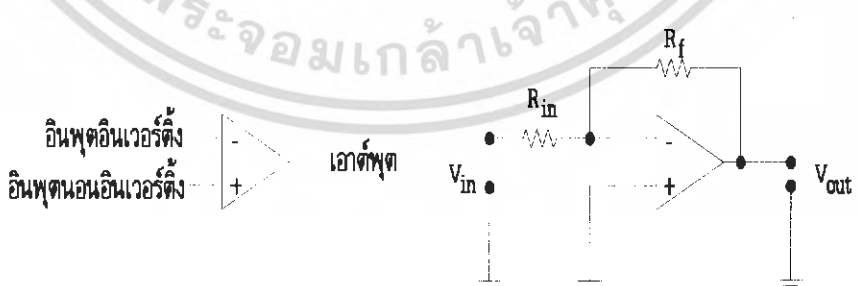
2.6.1.1 D/A แบบโครงข่ายตัวต้านทาน (Tokheim : 1990)

วงจรพื้นฐานของการแปลงสัญญาณดิจิตอลเป็นอานาลอก ประกอบด้วยวงจร 2 ส่วน ดังแสดงในรูปที่ 2.31คือ วงจรแปลงดิจิตอล 4 บิตเป็นอานาลอก ประกอบด้วยวงจรส่วนที่ 1คือ โครงข่ายตัวต้านทานและส่วนที่ 2 คือ วงจรขยายผลรวม สำหรับวงจรขยายผลรวมจะใช้วงจรรวมออปแอมป์เป็นอุปกรณ์สำคัญในการทำงาน



รูปที่ 2.31 แผนภาพกรอบแสดงวงจรแปลงดิจิตอลเป็นอานาลอก

ลักษณะของออปแอมป์ดังรูปที่ 2.32 (ก) ประกอบไปด้วยอินพุต 2 อินพุตคือ อินพุตอินเวอร์ติ้งและอินพุตนอนอินเวอร์ติ้ง วงจรขยายออปแอมป์ที่ใช้ในการแปลง D/Aคือ วงจรขยายแบบกลับเฟส ดังแสดงในรูปที่ 2.32 (ข)



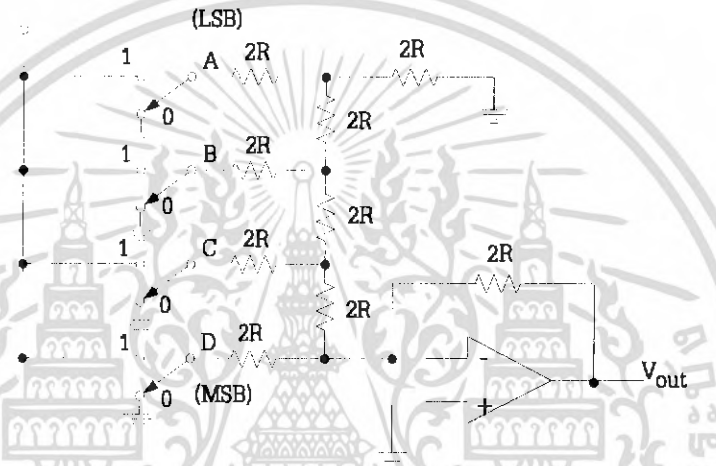
ก. ออปแอมป์ ข. วงจรขยายแบบกลับเฟส

รูปที่ 2.32 ออปแอมป์และวงจรขยายแบบกลับเฟส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.6.1.2 D/A แบบ R/2R แลดเดอร์ (Tocci, 543 : 1991)

วงจรแปลงดิจิตอลเป็นอานาลอกที่ผ่านมาเมื่ออินพุตมีจำนวนบิตมากขึ้น เช่น D/A ขนาด 12 บิต จะเกิดปัญหาเรื่องค่าความต้านทานที่ LSB จะมีค่าสูงมากประมาณ 2 $M\Omega$ ซึ่งมีปัญหาในการหาค่าความต้านทานค่าต่างๆ ที่แตกต่างกันถึง 12 ค่า จึงมีการออกแบบวงจรที่ใช้ค่าความต้านทานน้อยๆ เช่น วงจร D/A แบบ R/2R แลดเดอร์ ดังแสดงในรูปที่ 2.33 ซึ่งใช้ตัวต้านทานเพียง 2 ค่าเท่านั้นคือ 10kΩ และ20kΩ ทำให้ออกแบบและสร้างวงจรแปลง D/A ได้ง่ายยิ่งขึ้น



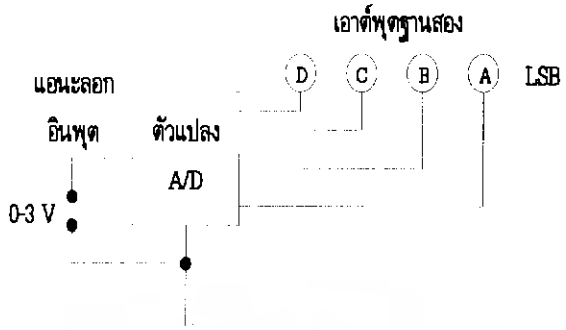
รูปที่ 2.33 วงจร D/A 4บิต แบบR/2R แลดเดอร์

2.6.2 การแปลงสัญญาณอานาลอกเป็นดิจิตอล

2.6.2.1 วงจร A/D แบบสัญญาณลาดเอียง (Tokheim : 1990)

วงจรการแปลงแอนะลอกเป็นดิจิตอล วงจรพื้นฐานแสดงในรูปที่ 2.34 นั่นคือ ด้านอินพุตของวงจรรับแรงดันแอนะลอกและวงจร A/D ทำหน้าที่แปลงแรงดันแอนะลอกให้เป็นสัญญาณดิจิตอลขนาด 4 บิต ค่าแรงดันต่ำสุด 0V จะได้รหัสดิจิตอลเอาต์พุต 4 บิต เท่ากับ 0000 และที่ค่าแรงดันอินพุตสูงสุด (+3V) จะได้รหัสดิจิตอลเอาต์พุต 4 บิต เท่ากับ 1111

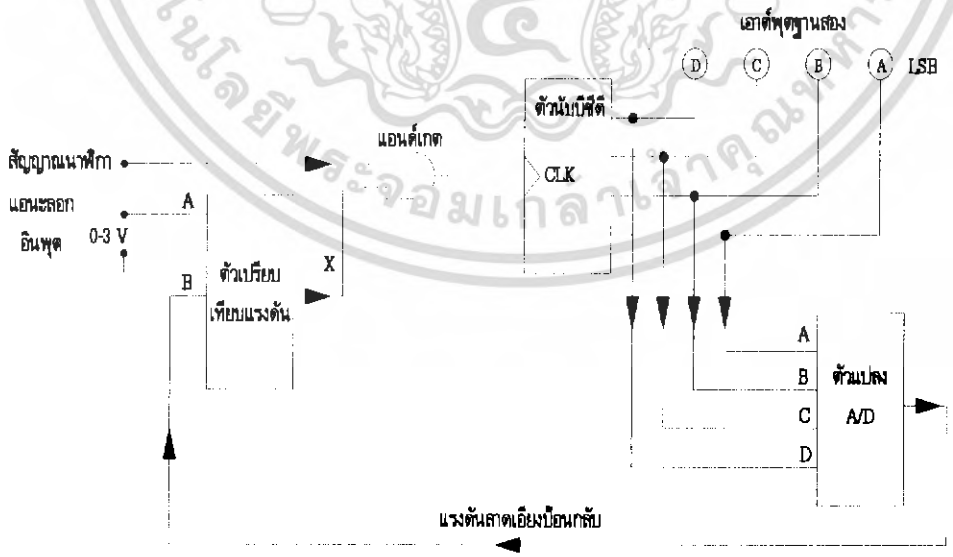
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.34 แผนภาพกรอบของวงจรแปลงอานาลอกเป็นดิจิตอลขนาด 4 บิต

สำหรับแผนภาพกรอบของวงจร A/D โดยละเอียดจะประกอบด้วย 4 ส่วน ในรูปที่ 2.35 คือ

1. วงจรเปรียบเทียบ ทำหน้าที่เปรียบเทียบแรงดันแอนะลอกอินพุตที่จุด A กับแรงดันป้อนกลับที่จุด B เพื่อส่งสัญญาณลอจิกไปควบคุมสัญญาณนาฬิกา
2. เกตแอนด์ ทำหน้าที่เป็นสวิตช์เปิด-ปิดสัญญาณนาฬิกา เพื่อป้อนเข้าวงจรนับ
3. วงจรนับบีซีดี วงจรนับรหัสบีซีดีขนาด 4 บิต เพื่อแสดงผลการนับตามจำนวนพัลส์ที่เกตแอนด์จ่ายออกมา และส่งสัญญาณดิจิตอลไปยังวงจร D/A
4. วงจรแปลงดิจิตอลเป็นแอนะลอก ทำหน้าที่แปลงรหัสดิจิตอลที่แสดงผลทางไบนารี่ เอาต์พุตให้เป็นแรงดันแอนะลอก เพื่อป้อนกลับไปยังอินพุต B ซึ่งแรงดันนี้จะเป็นแรงดันของสัญญาณลาดเอียง



รูปที่ 2.35 แผนภาพกรอบแสดงส่วนประกอบของวงจร A/D แบบสัญญาณลาดเอียงขนาด 4 บิต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทำงานของวงจรเปรียบเทียบแรงดัน มีลักษณะของวงจรเปรียบเทียบแรงดัน มีอินพุตรับแรงดันอานาลอก 2 อินพุตคือ AและB เพื่อเปรียบเทียบกัน ดังภาพกรอบในรูปที่ 2.36 ผลของการเปรียบเทียบแรงดันคือ ถ้าแรงดันอินพุต A > B เอาต์พุต X = 1 และถ้าอินพุต B > A (A < B) เอาต์พุต X = 0

รูปที่ 2.36 แผนภาพกรอบของวงจรเปรียบเทียบแรงดัน

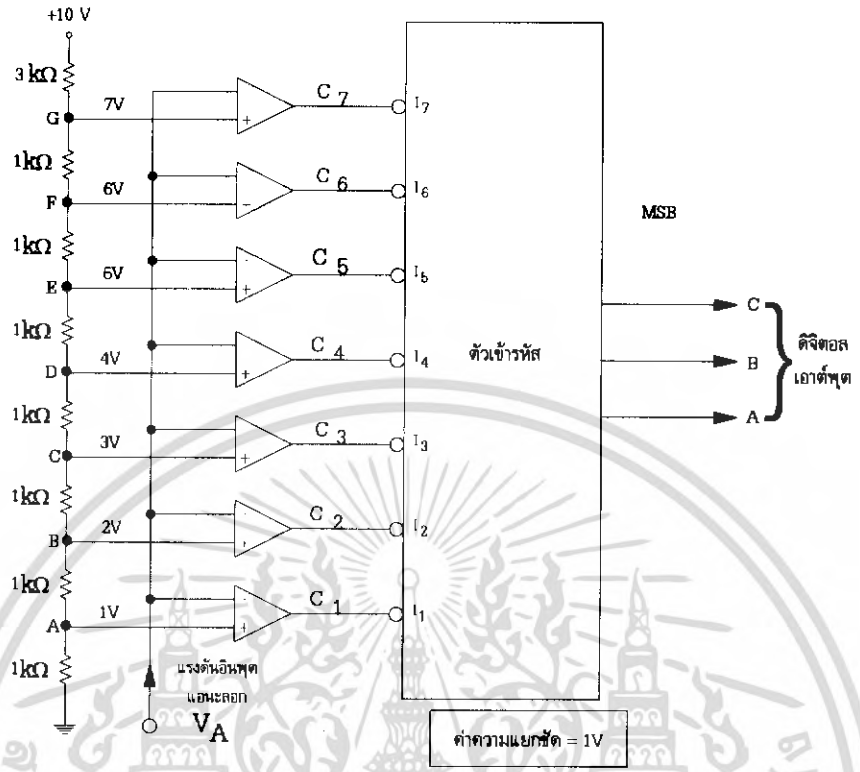
การใช้งานวงจรการแปลงแรงดันอานาลอกเป็นสัญญาณดิจิตอลที่เห็นได้ชัดเจน เช่น วงจรโวลต์มิเตอร์ชนิดแสดงผลด้วยตัวเลข เมื่อนำโวลต์มิเตอร์ไปวัดแรงดันอานาลอก เช่น แรงดันขนาด 7V วงจร A/D จะรับค่าแรงดันอานาลอกเข้ามาและเปลี่ยนเป็นรหัสดิจิตอลเพื่อแสดงผลที่จอภาพของมิเตอร์ให้ได้ 7V เป็นต้น แผนภาพกรอบของดิจิตอลโวลต์มิเตอร์ แสดงในรูปที่ 2.37

รูปที่ 2.37 แผนภาพกรอบดิจิตอลโวลต์มิเตอร์

2.6.2.2 วงจร A/D แบบแฟลช (Tocci, 563-565 : 1991)

วงจรแปลงอานาลอกเป็นดิจิตอลแบบแฟลช เป็นวงจรการแปลงสัญญาณที่มีความเร็วสูงกว่า A/D แบบสัญญาณลาดเอียง และถ้าเป็น A/D แบบแฟลชที่มีจำนวนบิตเอาต์พุตมากๆ ขนาดของวงจรจะใหญ่กว่าแบบอื่นๆ เช่น A/D แบบแฟลช ขนาด 8 บิต ต้องใช้วงจรเปรียบเทียบแรงดันถึง 255 (2^8-1) ตัว เป็นต้น เพราะต้องใช้ตัวเปรียบเทียบแรงดัน 1 บิตต่อ 1 ตัว หรือ A/D แบบแฟลชขนาด 10 บิต ต้องใช้วงจรเปรียบเทียบแรงดัน 1023 (2^{10}-1) วงจร เป็นต้น หลักการทำงานของ A/D แบบแฟลช จะใช้วงจรขนาด 3 บิต อธิบายในรูปที่ 2.38

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.38 วงจรแปลงอานาลอกเป็นดิจิตอลขนาด 3 บิต แบบแฟลช

ตารางที่ 2.19 ตารางการทำงานของวงจรแปลงอานาลอกเป็นดิจิตอลขนาด 3 บิต แบบแฟลช

อินพุต แอนะลอก	เอาต์พุตของออปแอมป์							ดิจิตอลเอาต์พุต		
V_{aA}	C_1	C_2	C_3	C_4	C_5	C_6	C_7	C	B	A
0 - 1 V	1	1	1	1	1	1	1	0	0	0
1 - 2 V	0	1	1	1	1	1	1	0	0	1
2 - 3 V	0	0	1	1	1	1	1	0	1	0
3 - 4 V	0	0	0	1	1	1	1	0	1	1
4 - 5 V	0	0	0	0	1	1	1	1	0	0
5 - 6 V	0	0	0	0	0	1	1	1	0	1
6 - 7 V	0	0	0	0	0	0	1	1	1	0
> 7 V	0	0	0	0	0	0	0	1	1	1

เมื่อพิจารณาวงจร A/D แบบแฟลช ขนาด 3 บิต จากรูปที่ 2.38 ด้านอินพุตของวงจร 3 บิต จะมีตัวเปรียบเทียบแรงดันที่ใช้ออปแอมป์เท่ากับ 2^n-1 = 7 ตัว ในรูปคือ C_1-C_7 โดยอินพุตลบของออปแอมป์ทุกตัวต่อร่วมกันเป็นจุดรับแรงดันแอนะลอกอินพุต (V_A) และขาอินพุตบวกของออปแอมป์เปรียบเทียบแรงดันแต่ละ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตัวต่อเข้ากับจุด A-G ของวงจรแบ่งแรงดัน ซึ่งจุดต่อ A มีแรงดัน +1 V จุดต่อ B มีแรงดัน +2 V และจุดต่อ C D E F G มีแรงดัน +3 V +4 V +5V +6 V +7 V ตามลำดับ

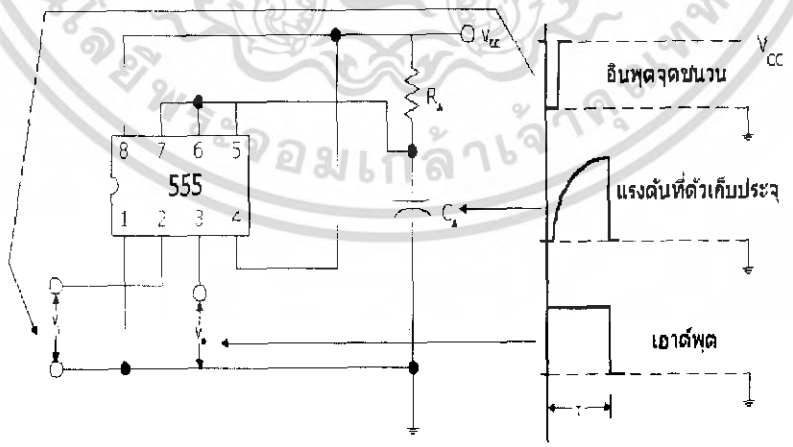
วงจร A/D แบบแฟลช ในรูปที่ 2.38 มีค่าความแยกชัด = 1 V เพราะการกำหนดค่าแรงดันอ้างอิงที่อินพุตบวกของออปแอมป์ตัวแรกเท่ากับ 1 V และขั้นของแรงดันอ้างอิงต่างกันขั้นละ 1 V

วงจร A/D แบบแฟลช จะใช้เวลาในการแปลงระหว่างแรงดันอานาลอกเป็นรหัสดิจิตอลน้อยมาก เนื่องจากความไวของออปแอมป์ และตัวเข้ารหัส ตัวอย่างเช่น A/D เบอร์ AD9002 แปลงแรงดันอานาลอกเป็นดิจิตอลขนาด 8 บิต มีความเร็วของเวลาในการแปลงน้อยกว่า 10 nS เป็นต้น

2.7 วงจรรวมตั้งเวลาเบอร์ 555

วงจรรวมตั้งเวลาเบอร์ 555 เป็นวงจรรวมที่นิยมใช้กันอย่างแพร่หลาย เพื่อนำมาออกแบบเป็นวงจรโมโนสเตเบิล และเป็นวงจรออสซิลเลเตอร์แบบอะสเตเบิลมัลติไวเบรเตอร์ สำหรับผลิตภัณฑ์ของ National Semiconductor Signetics และ Fairchild จะใช้ชื่อ Timer 555 แต่ผลิตภัณฑ์ของ Motorola จะใช้เบอร์ MC1455 ส่วนมากบรรจุในตัวถัง DIP ขนาดเล็ก 8 ขา สำหรับรายละเอียดเกี่ยวกับโครงสร้างภายในและการทำงานโดยละเอียดควรศึกษาจากคู่มือ

วงจรเบื้องต้นที่ใช้วงจรรวมเบอร์ 555 สร้างเป็นวงจรโมโนสเตเบิลมัลติไวเบรเตอร์แสดงดังรูปที่ 2.39 โดยต่อ V_{cc} เข้าที่ขา 8 และ GND ที่ขา 1 ป้อนสัญญาณจุดชนวนทางอินพุตเข้าที่ขา 2 (ขาจุดฉนวน) และ V_0 คือ ขา 3 (เอาต์พุต) ของวงจรต่อขารีเซต (ขา 4) เข้ากับ V_{cc} ต่อ C_A เข้ากับขาคายประจุ และขาเทรสโฮล (ขา 7และขา 6) และต่อ R_A เพิ่ม 1 ตัวที่ V_{cc} เพื่อให้ C_A ได้เก็บประจุผ่าน R_A จากภายนอกดังแสดงในรูปที่ 2.39



รูปที่ 2.39 วงจรโมโนสเตเบิลเบื้องต้นที่ใช้วงจรรวมเบอร์ 555 และรูปคลื่นสัญญาณอินพุตและเอาต์พุตของวงจร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทำงานของวงจรโมโนสเตเบิลแบ่งออกเป็น 3 ขั้นตอน คือ

1. สถานะก่อนการจุดชนวน
2. สถานะขณะที่มีการจุดฉนวน
3. สถานะสุดท้ายหลังจากมีการจุดฉนวน

2.8 ชุดฝึกดิจิตอลเบื้องต้นเพื่อการศึกษาเสนอผู้ทรงคุณวุฒิเพื่อประเมินคุณภาพโดยมีรายละเอียดดังต่อไปนี้

2.8.1 เกณฑ์การประเมินคุณภาพ และการแปลความหมายกำหนดเกณฑ์การประเมินเป็น 5 ระดับ ดังนี้

5 = ระดับดีมาก

4 = ระดับดี

3 = ระดับปานกลาง

2 = ระดับน้อย

1 = ระดับควรปรับปรุง

โดยมีการแปลความหมายของผลคะแนนการประเมิน ดังนี้

4.50-5.00 = ระดับของชุดฝึก และใบงานดีมาก

3.50-4.49 = ระดับของชุดฝึก และใบงานดี

2.50-3.49 = ระดับของชุดฝึก และใบงานปานกลาง

1.50-2.49 = ระดับของชุดฝึก และใบงานน้อย

1.00-1.49 = ระดับของชุดฝึก และใบงานควรปรับปรุง

2.8.2 การวิเคราะห์ข้อมูลคุณภาพของชุดฝึกดิจิตอลเบื้องต้นเพื่อการศึกษา ดังนี้

1. การประเมินในส่วนของชุดฝึก
2. การประเมินในส่วนของใบงาน

โดยหาค่าเฉลี่ยเลขคณิต จากสูตร

$$\overline{X} = \frac{\sum X}{N} \qquad (2.1)$$

เมื่อ $\overline{X}$ คือ ค่าเฉลี่ย

$\sum X$ คือ ผลรวมของคะแนน

N คือ จำนวนผู้ประเมิน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

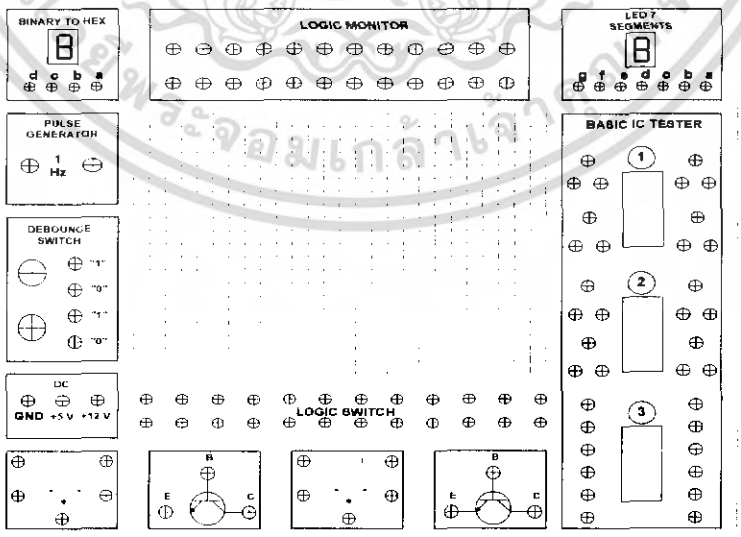
บทที่ 3
การออกแบบ การสร้าง และการทำงาน

3.1 กล่าวนำ

การออกแบบและการสร้างชุดฝึกดิจิตอลเบื้องต้นเพื่อการศึกษาได้แบ่งออกเป็น 2 ส่วนคือชุดทดลองวงจรดิจิตอล และใบงานฝึกทักษะวงจรดิจิตอล ซึ่งในส่วนของชุดทดลองวงจรดิจิตอลก็จะแบ่งออกเป็นอีก 2 ส่วนใหญ่ๆ คือส่วนของแผงที่ใช้สำหรับต่อวงจร จะเป็นแผงที่มีอุปกรณ์ต่างประกอบไว้เพื่อฝึกต่อวงจรของวงจรดิจิตอล เช่น โฟโต้บอร์ดสำหรับต่อวงจรพร้อมสายต่อ, สวิตช์ป้อนลอจิก, วงจรอะสเตเบิล มัลติไวเบรเตอร์, LEDแสดงผลของเอาต์พุต, 7-Segment แสดงผลเอาต์พุตเป็นตัวเลข, วงจรDrive Load และชุดตรวจไอซีพื้นฐานTTL 3 ชุดเป็นต้น และส่วนต่อมาก็จะเป็นส่วนของการแสดงผลการทำงานของอุปกรณ์ต่างๆ ที่มีต่อการต่อวงจรตามใบงาน ซึ่งจะแสดงผลผ่านทางหลอดแสดงผล ในส่วนของใบงานฝึกทักษะวงจรการต่อวงจรดิจิตอลก็ได้แบ่งเป็นใบงานหลักๆ 12 ใบงานด้วยกัน ซึ่งเนื้อหาของปริญญานิพนธ์ในบทนี้จะกล่าวถึงเฉพาะในส่วนของชุดทดฝึกวงจรดิจิตอล โดยจะประกอบไปด้วยหลักการการออกแบบชุดฝึก ขั้นตอนการทำชุดฝึก และส่วนประกอบอื่นๆ ที่สำคัญในการออกแบบ

3.2 การออกแบบและการสร้างชุดฝึกดิจิตอลเบื้องต้นเพื่อการศึกษา

3.2.1 การออกแบบการวางอุปกรณ์ลงบนกล่องของชุดฝึกดิจิตอล



รูปที่ 3.1 การวางอุปกรณ์ลงบนกล่องของชุดฝึกดิจิตอล

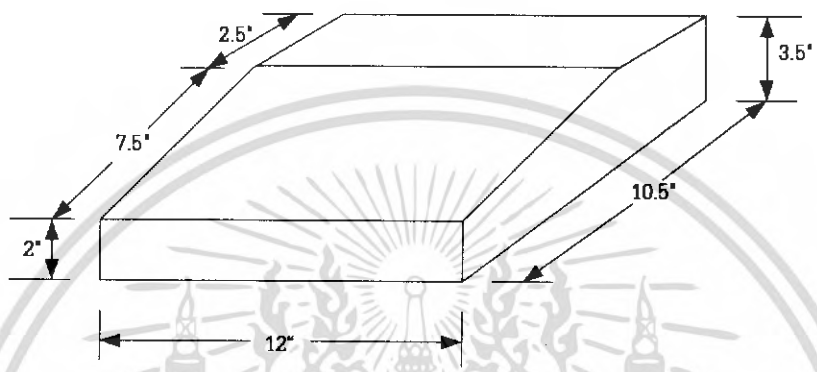
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1. LED 7-SEGMENTS เป็นส่วนแสดงผลโดยใช้7-Segment เป็นตัวแสดงผลการนับเป็นตัวเลข ตั้งแต่ 0-9
2. BINARY TO HEX เป็นส่วนแสดงผลโดยใช้7-Segment เป็นตัวแสดงผลการนับเป็นเลขฐานสิบหก ตั้งแต่ 0-F ซึ่งภายในวงจรประกอบด้วยไอซีเบอร์ MC 14495
3. LOGIC MONITOR เป็นส่วนแสดงผลโดยใช้LED ใช้แสดงสถานะเอาต์พุตของวงจรดิจิตอลโดยแสดงในลักษณะสว่างหรือดับของLED ถ้าLED สว่างแสดงว่าเป็นลอจิก "1" แต่ถ้าLED ดับแสดงว่าเป็นลอจิก "0"
4. BASIC IC TESTER ไว้สำหรับตรวจสอบ IC พื้นฐาน เช่น 7400, 7402, 7404, 7408, 7432, 7486
   4.1 ชุดตรวจสอบ IC ชุดที่ 1 ไว้สำหรับตรวจสอบ IC ที่มีอินพุตเข้าที่ขา 1, 2, 4, 5, 9, 10, 12 และ13 มีเอาต์พุตออกที่ขา 3, 6, 8 และ11
   4.2 ชุดตรวจสอบ IC ชุดที่ 2 ไว้สำหรับตรวจสอบ IC ที่มีอินพุตเข้าที่ขา 2, 3, 5, 6, 8, 9, 11 และ12 มีเอาต์พุตออกที่ขา 1, 4, 10 และ13
   4.3 ชุดตรวจสอบ IC ชุดที่ 3 ไว้สำหรับตรวจสอบ IC ที่มีอินพุตเข้าที่ขา 1, 3, 5, 9, 11 และ 13 มีเอาต์พุตออกที่ขา 2, 4, 6, 8, 10 และ12
5. LOGIC SWITCH สำหรับป้อนสัญญาณทางอินพุตของการทดลองว่าต้องการอินพุตเป็นลอจิก "0" หรือ ลอจิก "1" ซึ่งสัญญาณลอจิกที่ได้เมื่อป้อนลอจิก "1" จะเปรียบเสมือนต่อไฟ +5 V. แต่ถ้าเป็นลอจิก "0" จะเสมือนการต่อลงกราวด์จะออกแบบโดยใช้สวิทช์ตัดต่อตรงระหว่างไฟเลี้ยงกับกราวด์
6. PULSE GENERATOR สำหรับป้อนสัญญาณพัลส์ให้กับวงจรโดยการทดลองจะจ่ายพัลส์ในลักษณะของการโยกสวิทช์เปลี่ยนความถี่ โดยมีอยู่ 2 ความถี่คือ 1Hz และ1KHz
7. DEBOUNCE SWICTH สำหรับป้อนสัญญาณพัลส์ให้กับวงจรโดยการกดสวิทช์คือ วงจรดีเบาซ์สวิทช์จะมีเอาต์พุตอยู่ 2 จุดคือ เอาต์พุต "0" และ"1" ถ้าไม่มีการกดสวิทช์ที่เอาต์พุต "0" จะมีสภาวะลอจิกเป็น "1" เมื่อกดสวิทช์จะเป็น "0" ที่เอาต์พุต "1" จะมีการทำงานตรงกันข้าม
8. ชุดทดลองทรานซิสเตอร์ และรีเลย์ สำหรับทดลองตามใบงานที่ต้องใช้ทรานซิสเตอร์ และรีเลย์ในการเชื่อมต่อ
9. DC เป็นแหล่งจ่ายไฟกระแสตรงให้กับวงจรมีทั้ง +12 V., +5 V., กราวด์
10. PHOTO BOARD สำหรับเสียบไอซี และสายไฟที่ใช้ในการทดลอง

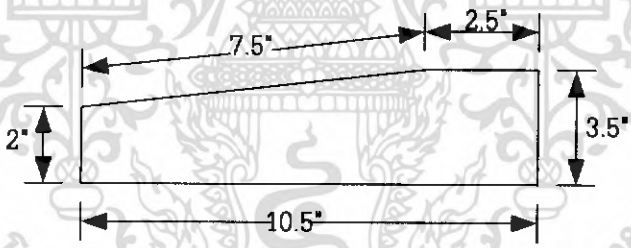
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2.2 การออกแบบโครงสร้างของชุดฝึก

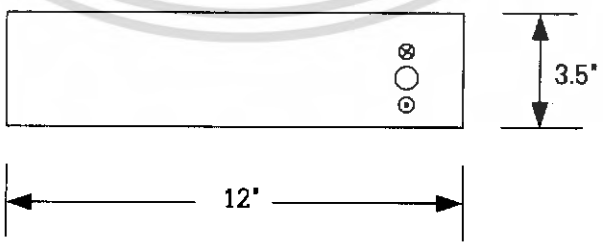
จากที่กล่าวมาในหัวข้อ 3.2.1 ได้อธิบายถึงส่วนประกอบทางด้านส่วนที่ใช้งานร่วมกับใบงานแต่ในหัวข้อนี้จะได้อธิบายถึงการออกแบบและการสร้างโครงสร้างภายนอกของชุดฝึกหรือกล่องของชุดฝึก ซึ่งจะทำมาจากเหล็กจะมีลักษณะโครงสร้างดังรูปที่ 3.2



รูปที่ 3.2 ขนาดและโครงสร้างของชุดฝึก



รูปที่ 3.3 โครงสร้างกล่องขณะมองด้านข้าง



รูปที่ 3.4 โครงสร้างกล่องขณะมองด้านหลัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในลักษณะโครงสร้างของชุดฝึกทำมาจากเหล็กหนา 2 มิลลิเมตร ส่วนด้านหน้าของกล่องจะมีความยาวของกล่อง 12 นิ้ว และความสูงของกล่องทั้งด้านบน 3.5 นิ้ว ส่วนด้านล่างจะมีความสูง 2 นิ้ว ส่วนของกล่องด้านข้างจะมีความยาว 10.5 นิ้ว

3.3 การออกแบบการท่างานของชุดฝึกดิจิตอล

3.3.1 การทำงานของส่วนแสดงผล

การทำงานของส่วนแสดงผล ในส่วนนี้จะเป็นส่วนที่ใช้ในการแสดงสภาวะการทำงานของอุปกรณ์ต่าง ๆ ของชุดฝึกดิจิตอลเบื้องต้นเพื่อการศึกษา ในส่วนนี้จะประกอบไปด้วยส่วนของการแสดงสภาวะการทำงานของอุปกรณ์ต่างๆ ดังนี้

1. LED 7-SEGMENTS เป็นส่วนแสดงผลโดยใช้7-Segment เป็นตัวแสดงผลการนับเป็นตัวเลข ตั้งแต่ 0-9
2. BINARY TO BOX เป็นส่วนแสดงผลโดยใช้7-Segment เป็นตัวแสดงผลการนับเป็นเลขฐานสิบหก ตั้งแต่ 0-F ซึ่งภายในวงจรประกอบด้วยไอซีเบอร์ MC 14495
3. LOGIC MONITOR เป็นส่วนแสดงผลโดยใช้LED ใช้แสดงสถานะเอาต์พุตของวงจรดิจิตอลโดยแสดงในลักษณะสว่างหรือดับของLED ถ้าLED สว่างแสดงว่าเป็นลอจิก "1" แต่ถ้าLED ดับแสดงว่าเป็นลอจิก "0"
4. BASIC IC TESTER ไว้สำหรับตรวจสอบ IC พื้นฐาน เช่น 7400, 7402, 7404, 7408, 7432, 7486
   4.1 ชุดตรวจสอบ IC ชุดที่ 1 ไว้สำหรับตรวจสอบ IC ที่มีอินพุตเข้าที่ขา 1, 2, 4, 5, 9, 10, 12 และ13 มีเอาต์พุตออกที่ขา 3, 6, 8 และ11
   4.2 ชุดตรวจสอบ IC ชุดที่ 2 ไว้สำหรับตรวจสอบ IC ที่มีอินพุตเข้าที่ขา 2, 3, 5, 6, 8, 9, 11 และ12 มีเอาต์พุตออกที่ขา 1, 4, 10 และ13
   4.3 ชุดตรวจสอบ IC ชุดที่ 3 ไว้สำหรับตรวจสอบ IC ที่มีอินพุตเข้าที่ขา 1, 3, 5, 9, 11 และ 13 มีเอาต์พุตออกที่ขา 2, 4, 6, 8, 10 และ12
5. LOGIC SWITCH สำหรับป้อนสัญญาณทางอินพุตของการทดลองว่าต้องการอินพุตเป็นลอจิก "0" หรือ ลอจิก "1" ซึ่งสัญญาณลอจิกที่ได้เมื่อป้อนลอจิก "1" จะเปรียบเสมือนต่อไฟ +5 V. แต่ถ้าเป็นลอจิก "0" จะเสมือนการต่อลงกราวด์จะออกแบบโดยใช้สวิทช์ตัดต่อตรงระหว่างไฟเลี้ยงกับกราวด์
6. PULSE GENERATOR สำหรับป้อนสัญญาณพัลส์ให้กับวงจรโดยการทดลองจะจ่ายพัลส์ในลักษณะของการโยกสวิทช์เปลี่ยนความถี่ โดยมีอยู่ 2 ความถี่คือ 1Hz และ1KHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

7. DEBOUNCE SWICTH สำหรับป้อนสัญญาณพัลส์ให้กับวงจรโดยการกดสวิทช์คือ วงจรดีเบาซ์สวิทช์จะมีเอาต์พุตอยู่ 2 จุดคือ เอาต์พุต "0" และ"1" ถ้าไม่มีการกดสวิทช์ที่เอาต์พุต "0" จะมีสภาวะลอจิกเป็น "1" เมื่อกดสวิทช์จะเป็น "0" ที่เอาต์พุต "1" จะมีการทำงานตรงกันข้าม
8. ชุดทดลองทรานซิสเตอร์ และรีเลย์ สำหรับทดลองตามใบงานที่ต้องใช้ทรานซิสเตอร์ และรีเลย์ในการเชื่อมต่อ
9. DC เป็นแหล่งจ่ายไฟกระแสตรงให้กับวงจรมีทั้ง +12 V., +5 V., กราวด์
10. PHOTO BOARD สำหรับเสียบไอซี และสายไฟที่ใช้ในการทดลอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

การทดลองและผลการทดลอง

4.1 กล่าวนำ

ในส่วนของบทนี้จะกล่าวถึงการทดลองและผลการทดลองของชุดฝึกดิจิตอลเบื้องต้นเพื่อการศึกษา ไม่ว่าจะเป็นในส่วนของแผงวงจรควบคุม แผงวงจรแสดงผล หรือแม้กระทั่งในส่วนของแผงวงจรประยุกต์ ซึ่งจะใช้เป็นตัวทดลองแผงวงจรต่างๆ

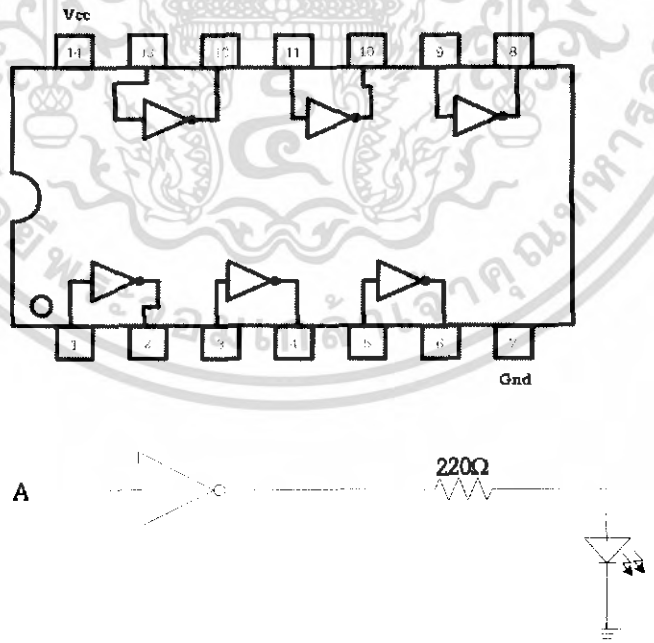
4.2 การทดลองการทำงานของแผงวงจรดิจิตอล

หน้าที่หลักของแผงวงจรดิจิตอลคือ เป็นชุดฝึกที่ให้ผู้ใช้นำมาทดลองตามใบงานที่กำหนดให้เพื่อที่จะทราบว่าแสดงผลเป็นอย่างไร ดังนั้นในการทดลองแผงวงจรชุดนี้จึงสามารถทดลองได้ดังนี้

4.2.1 Basic TTL Logic Gate

4.2.1.1ลำดับขั้นการทดลอง

การทดลองที่ 1



รูปที่ 4.1 NOT GATE

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1. ต่อวงจรตามรูปที่ 4.1 แล้วป้อนลอจิกอินพุตที่ขา A ตามลำดับในตาราง แล้วบันทึกผลการทดลองลงใน ตารางความจริง

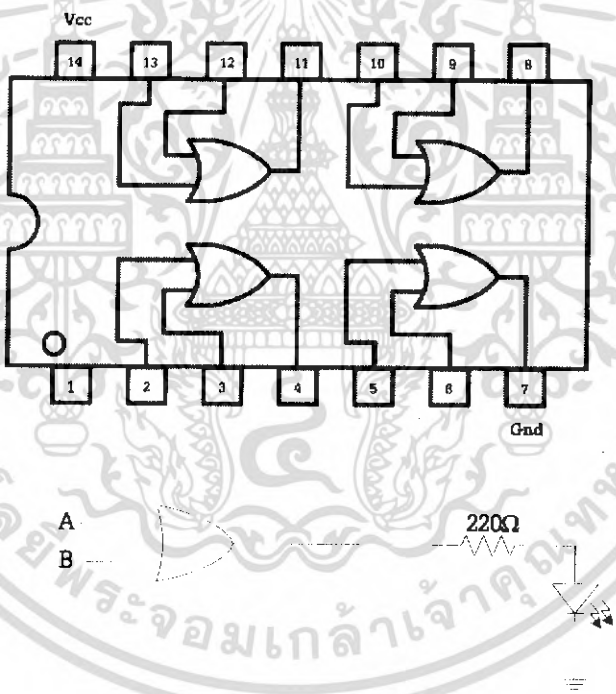
ตารางที่ 4.1 ตารางความจริง

INPUT	OUTPUT
A	Y
0	1
1	0

ให้ Y = LED

LED ติด = Logic "1"

LED ดับ = Logic "0"



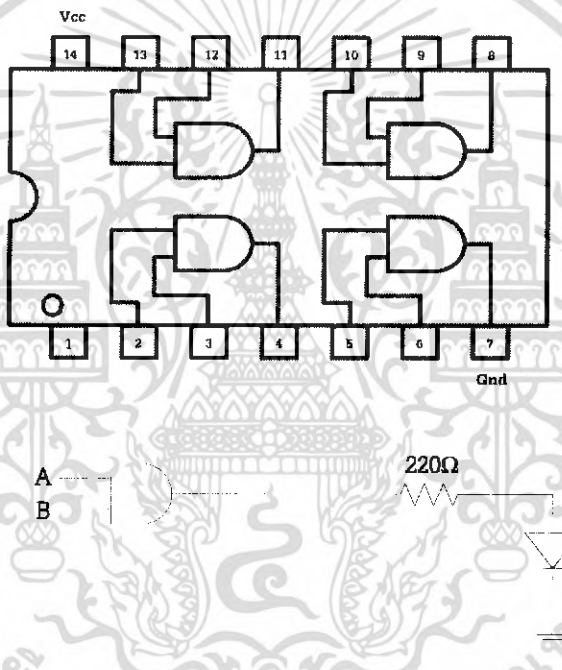
รูปที่ 4.2 OR GATE

2. ต่อวงจรตามรูปที่ 4.2 แล้วป้อนลอจิกอินพุตที่ขา A และขา B ตามลำดับในตาราง แล้วบันทึกผลการทดลองลงในตารางความจริง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.2 ตารางความจริง

INPUT		OUTPUT
A	B	Y
0	0	0
0	1	1
1	0	1
1	1	1



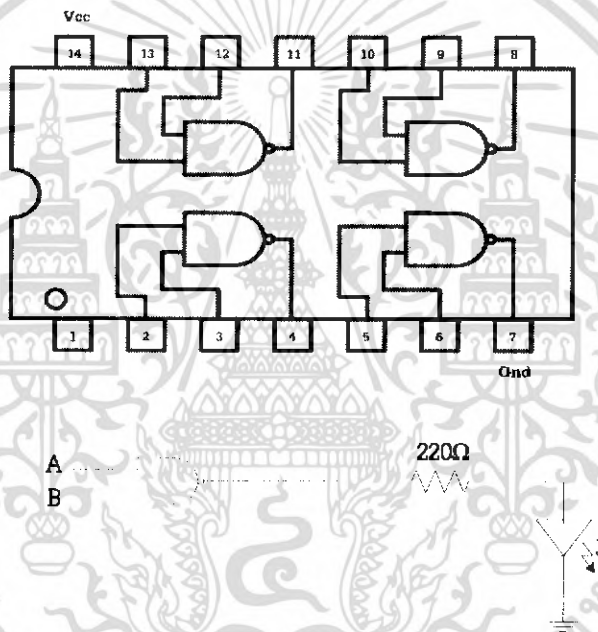
รูปที่ 4.3 AND GATE

3. ต่อวงจรตามรูปที่ 4.3 แล้วป้อนลอจิกอินพุตที่ขา A และขา B ตามลำดับในตาราง แล้วบันทึกผลการทดลองลงในตารางความจริง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.3 ตารางความจริง

INPUT		OUTPUT
A	B	Y
0	0	0
0	1	0
1	0	0
1	1	1



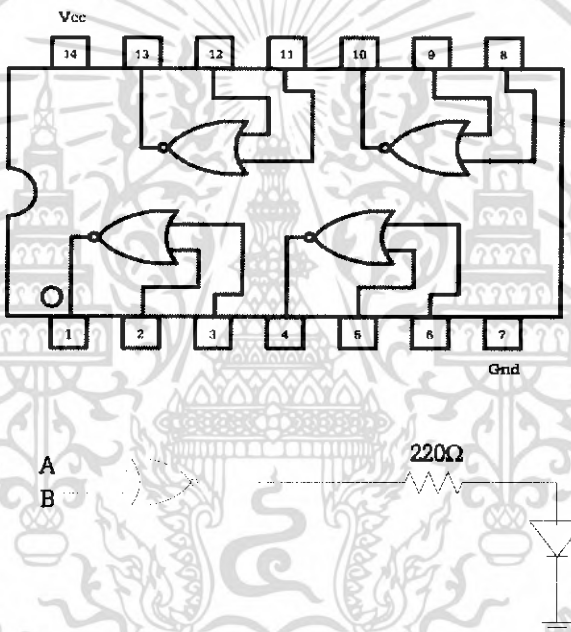
รูปที่ 4.4 NAND GATE

4. ต่อวงจรตามรูปที่ 4.4 แล้วป้อนลอจิกอินพุตที่ขา A และขา B ตามลำดับในตาราง แล้วบันทึกผลการทดลองลงในตารางความจริง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.4 ตารางความจริง

INPUT		OUTPUT
A	B	Y
0	0	1
0	1	1
1	0	1
1	1	0



รูปที่ 4.5 NOR GATE

5. ต่อวงจรตามรูปที่ 4.5 แล้วป้อนลอจิกอินพุตที่ขา A และขา B ตามลำดับในตาราง แล้วบันทึกผลการทดลองลงในตารางความจริง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.5 ตารางความจริง

INPUT		OUTPUT
A	B	Y
0	0	1
0	1	0
1	0	0
1	1	0

สรุปผลการทดลอง

จากการทดลองกำหนดให้ A และB เป็นอินพุตโดยจะป้อนลอจิก "1" และลอจิก "0" โดย Y จะเป็นเอาท์พุตโดยที่เอาท์พุตจะได้ลอจิก "1" และลอจิก "0" ตามตารางความจริงของเกตแต่ละชนิด

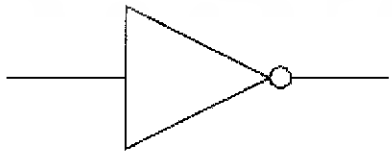
1. จงเปรียบเทียบตารางความจริงจากการทดลอง และบอกชื่อไอซีเบอร์ของไอซีต่อไปนี้

ชื่อ AND Gate เบอร์ 7408

ชื่อ NAND Gate เบอร์ 7400

ชื่อ OR Gate เบอร์ 7432

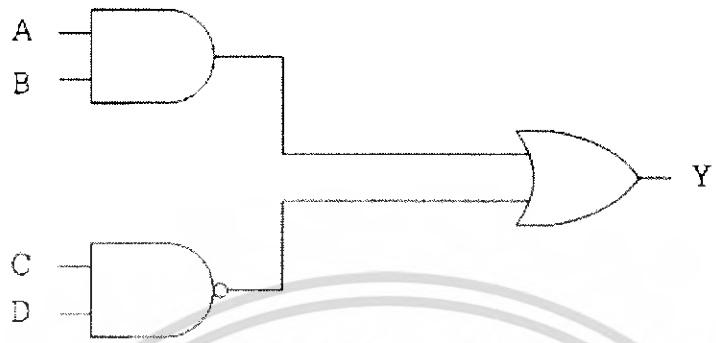
ชื่อ NOR Gate เบอร์ 7402



ชื่อ NOT Gate เบอร์ 7404

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. จงเขียนสมการบูลีนจากวงจรลอจิกต่อไปนี้



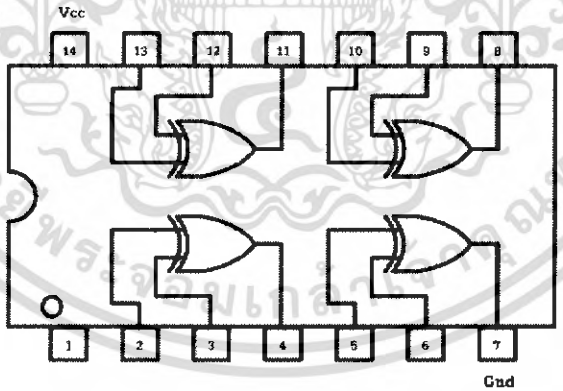
$$Y = AB + \overline{CD}$$

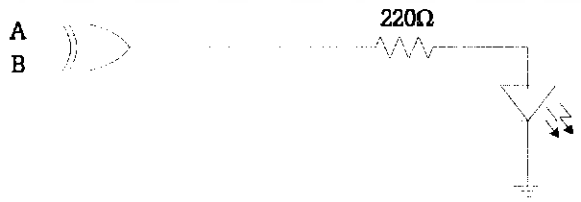
3. ไอซีที่ใช้ในการทดลองใบงานนี้เป็นไอซีตระกูล TTL ขึ้นต้นด้วย 74LSXX

4.2.2 Exclusive OR Gate และ Exclusive NOR Gate

4.2.2.1ลำดับการทดลอง

การทดลองที่ 1





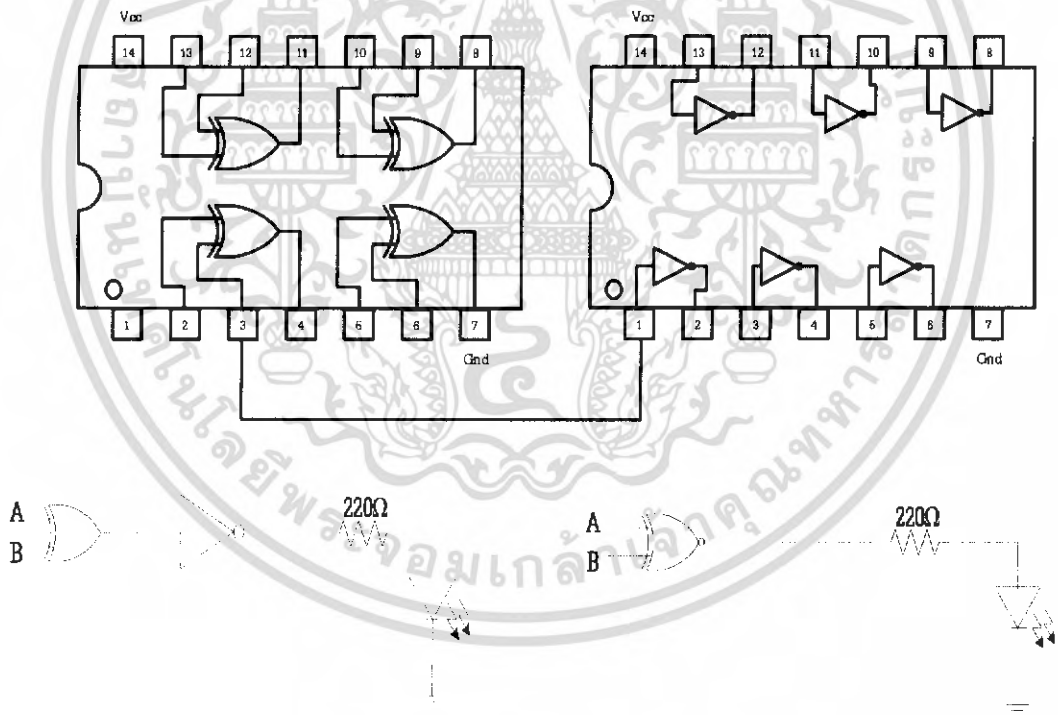
รูปที่ 4.6 Exclusive OR Gate

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1. ต่อวงจรตามรูปที่ 4.6 แล้วป้อนลอจิกอินพุตที่ขา A และขา B ตามลำดับในตาราง แล้วบันทึกผล การทดลองลงในตารางความจริง

ตารางที่ 4.6 ตารางความจริง

INPUT		OUTPUT
A	B	Y
0	0	0
0	1	1
1	0	1
1	1	0



รูปที่ 4.7 วงจรลอจิก

2. ต่อวงจรตามรูปที่ 4.7 แล้วป้อนลอจิกอินพุตที่ขา A และขา B ตามลำดับในตาราง แล้วบันทึกผล การทดลองลงในตารางความจริง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.7 ตารางความจริง

INPUT		OUTPUT
A	B	Y
0	0	1
0	1	0
1	0	1
1	1	1

สรุปผลการทดลอง

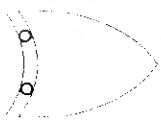
จากการทดลองโดยให้อินพุตกับExclusive OR Gateแล้วนำ Not Gateมาต่อที่เอาท์พุตของ Exclusive OR Gateจะทำให้เอาท์พุตเป็นเหมือนExclusive NOR Gate

1. จงเปรียบเทียบตารางความจริงจากการทดลอง และตอบคำถามต่อไปนี้

ชื่อ Exclusive OR Gate ชื่อ Exclusive NOR Gate

สมการบูลีน $A \oplus B$ สมการบูลีน $\overline{A \oplus B}$

2. จากรูปเกตด้านล่างนักเรียนคิดว่าเป็นเกตที่ให้เอาต์พุตแบบใด เพราะเหตุใด



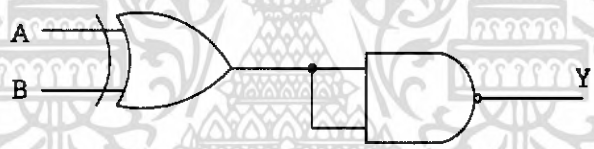
$Y = \overline{A} \oplus \overline{B}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.8 ตารางความจริง

INPUT		OUTPUT
A	B	$Y = \overline{A} \oplus \overline{B}$
0	0	0
0	1	1
1	0	1
1	1	0

3. จากรูปที่ 4.7 ถ้าเรา**ไม่ใช้**นอตเกตเบอร์ (ไอซีเบอร์ 7404) เราสามารถใช้เกตตัวอื่นมาต่อแทน แต่ให้ได้เอาต์พุตเหมือนเดิมได้หรือไม่ ถ้าได้จงวาดวงจรลอจิก



4.2.3 วงจร Transistor Logic

4.2.3.1ลำดับขั้นการทดลอง

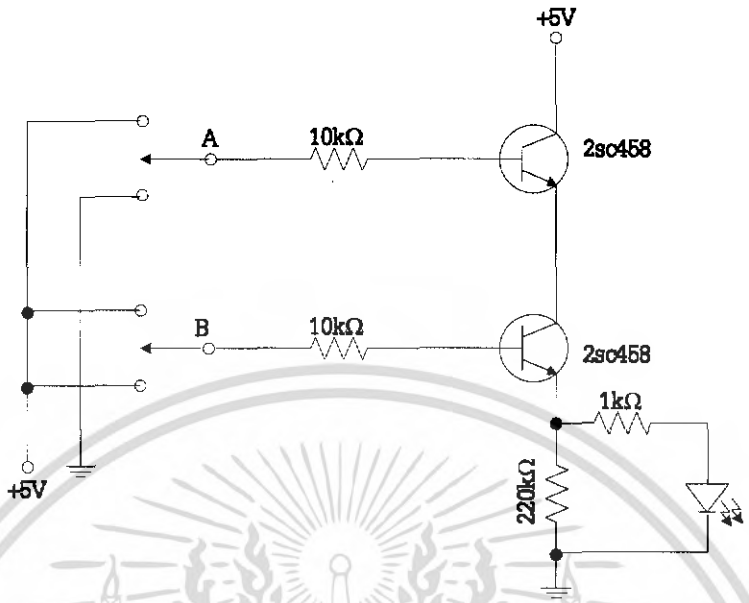
การทดลองที่ 1

1. ต่อวงจรตามรูปที่ 4.8 แล้วป้อนลอจิก A และB แล้วบันทึกผลการทดลองลงในตารางที่ 4.9

ตารางที่ 4.9 ตารางความจริง

INPUT		OUTPUT
A	B	Y
0	0	0
0	1	0
1	0	0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



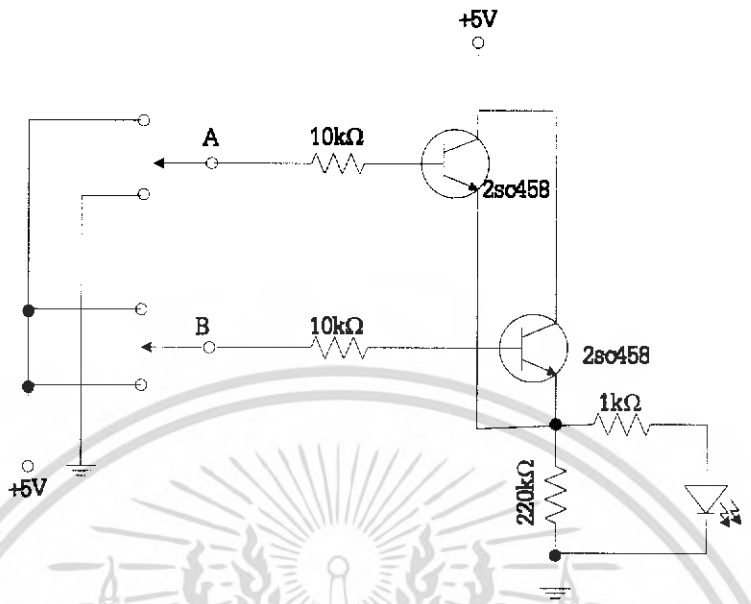
รูปที่ 4.8 วงจรที่ทรานซิสเตอร์ที่ร่วมกับตัวต้านทาน

2. ต่อวงจรตามรูปที่ 4.9 แล้วป้อนลอจิก A และ B แล้วบันทึกผลการทดลองลงในตารางที่ 4.10

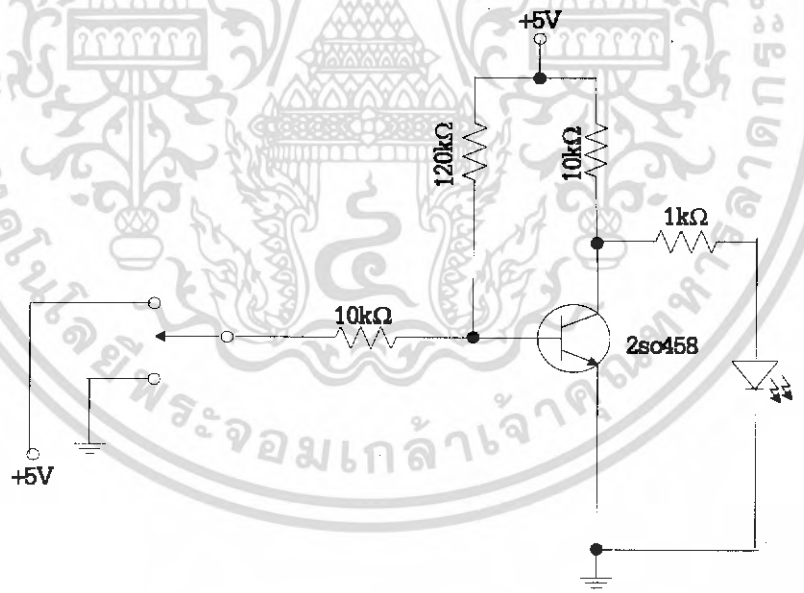
ตารางที่ 4.10 ตารางความจริง

INPUT		OUTPUT
A	B	Y
0	0	1
0	1	1
1	0	1
1	1	0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.9 วงจรที่ทรานซิสเตอร์ที่ร่วมกับตัวต้านทาน



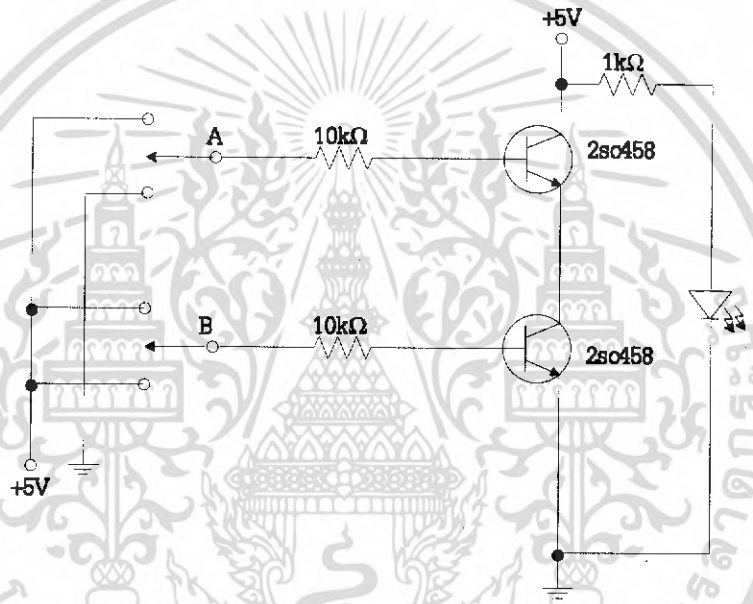
รูปที่ 4.10 วงจรที่ทรานซิสเตอร์ที่ร่วมกับตัวต้านทาน

3. ต่อวงจรตามรูปที่ 4.10 แล้วป้อนลอจิก A แล้วบันทึกผลการทดลองลงในตารางที่ 4.11

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.11 ตารางความจริง

INPUT	OUTPUT
A	B
0	1
1	0



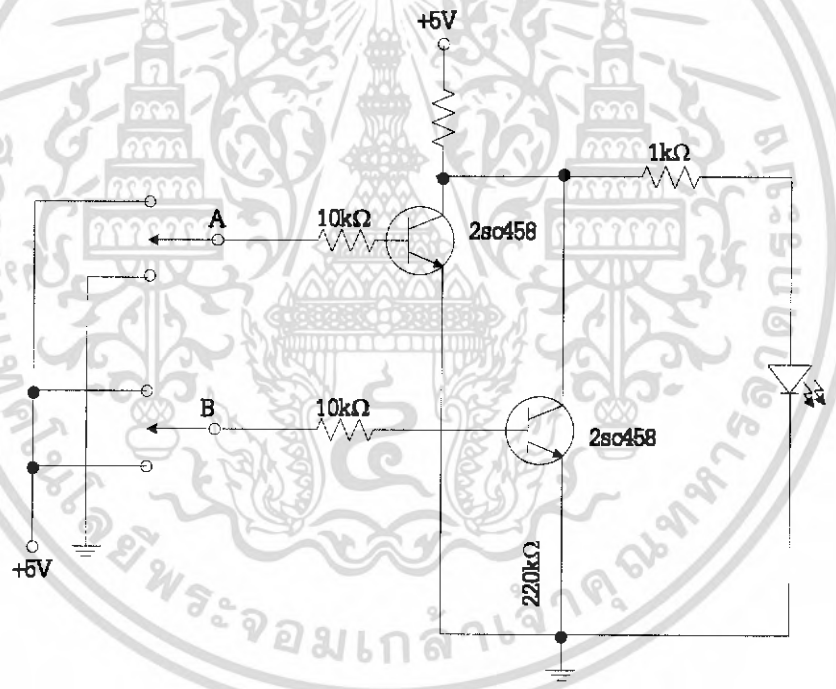
รูปที่ 4.11 วงจรที่ทรานซิสเตอร์ที่ร่วมกับตัวต้านทาน

4. ต่อวงจรตามรูปที่ 4.11 แล้วป้อนลอจิก A และB แล้วบันทึกผลการทดลองลงในตารางที่ 4.12

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.12 ตารางความจริง

INPUT		OUTPUT
A	B	Y
0	0	1
0	1	1
1	0	1
1	1	0



รูปที่ 4.12 วงจรที่ทรานซิสเตอร์ที่ร่วมกับตัวต้านทาน

5. ต่อวงจรตามรูปที่ 4.12 แล้วป้อนลอจิก A และB แล้วบันทึกผลการทดลองลงในตารางที่ 4.13

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.13 ตารางความจริง

INPUT		OUTPUT
A	B	Y
0	0	1
0	1	0
1	0	0
1	1	0

สรุปผลการทดลอง

จากการทดลองจะเห็นได้ว่าวงจรทรานซิสเตอร์ที่นำมาให้นักศึกษาทดลองนั้นคือ วงจรที่อยู่ในไอซีลอจิกเกตโดยจะย่อวงจรที่ได้ทำการทดลองในใบงานนี้จะให้ค่าของตารางความจริงของเกตแต่ละชนิด

จากการทดลอง จงตอบคำถามต่อไปนี้

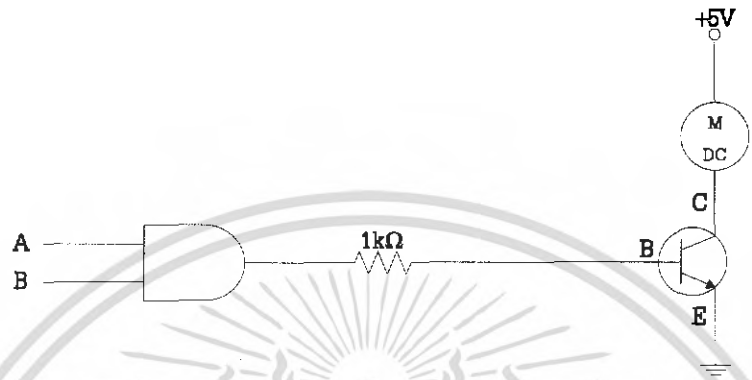
1. จากรูปวงจร Transistor Logic ในรูปที่ 1 เปรียบได้กับไอซี AND GATE
2. จากรูปวงจร Transistor Logic ในรูปที่ 2 เปรียบได้กับไอซี OR GATE
3. จากรูปวงจร Transistor Logic ในรูปที่ 3 เปรียบได้กับไอซี NOT GATE
4. จากรูปวงจร Transistor Logic ในรูปที่ 4 เปรียบได้กับไอซี NAND GATE
5. จากรูปวงจร Transistor Logic ในรูปที่ 5 เปรียบได้กับไอซี NOR GATE
6. ถ้าเรา**ไม่ใช้**ทรานซิสเตอร์เบอร์2SC458 เราสามารถใช้เบอร์อื่นแทนได้หรือไม่ ได้โดยใช้เบอร์ C828 และC829

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2.4 การประยุกต์ใช้งานไอซีพื้นฐาน

4.2.4.1 ลำดับขั้นการทดลอง

การทดลองที่ 1



รูปที่ 4.13 การนำอุปกรณ์อื่นๆ มาต่อร่วมกับไอซี

1. ต่อวงจรตามรูปที่ 4.13 แล้วป้อนลอจิก A และB
2. เปลี่ยนเกตจาก 7408 เป็น 7432 และ7486 ตามลำดับ แล้วป้อนลอจิกตามข้อ 1
3. บันทึกผลการทดลอง

ตารางที่ 4.14 ตารางความจริง

7408

INPUT		มอเตอร์	
A	B	หมุน	ไม่หมุน
0	0	-	0
0	1	-	0
1	0	-	0
1	1	1	-

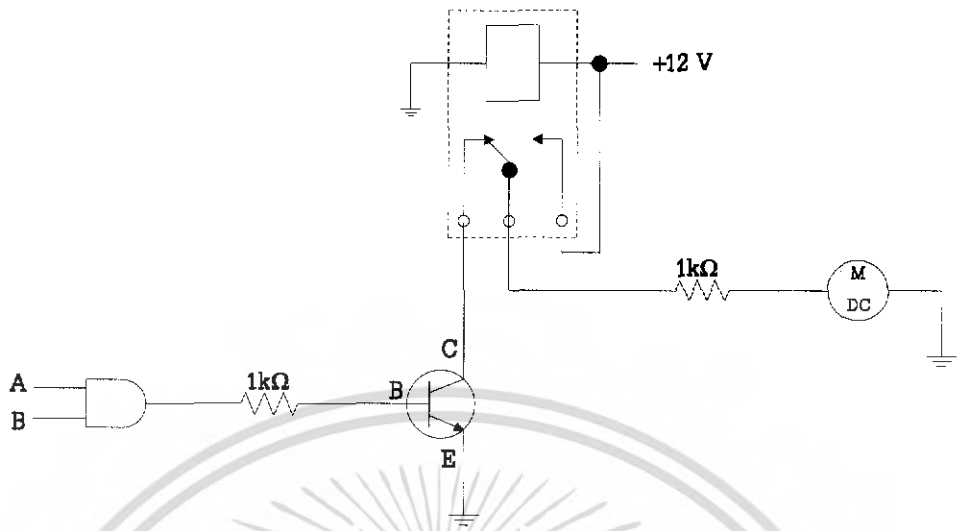
7432

INPUT		มอเตอร์	
A	B	หมุน	ไม่หมุน
0	0	-	0
0	1	1	-
1	0	1	-
1	1	1	-

7486

INPUT		มอเตอร์	
A	B	หมุน	ไม่หมุน
0	0	-	0
0	1	1	-
1	0	1	-
1	1	-	0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.14 การนำอุปกรณ์อื่นๆ มาต่อร่วมกับไอซี

1. ต่อวงจรตามรูปที่ 4.14 แล้วปอนลอจิก A และB
2. เปลี่ยนเกตจาก7408 เป็น 7400 และ7432 ตามลำดับ
3. บันทึกผลการทดลอง

ตารางที่ 4.15 ตารางความจริง

7408

INPUT		มอเตอร์	
A	B	หมุน	ไม่หมุน
0	0	-	0
0	1	-	0
1	0	-	0
1	1	1	-

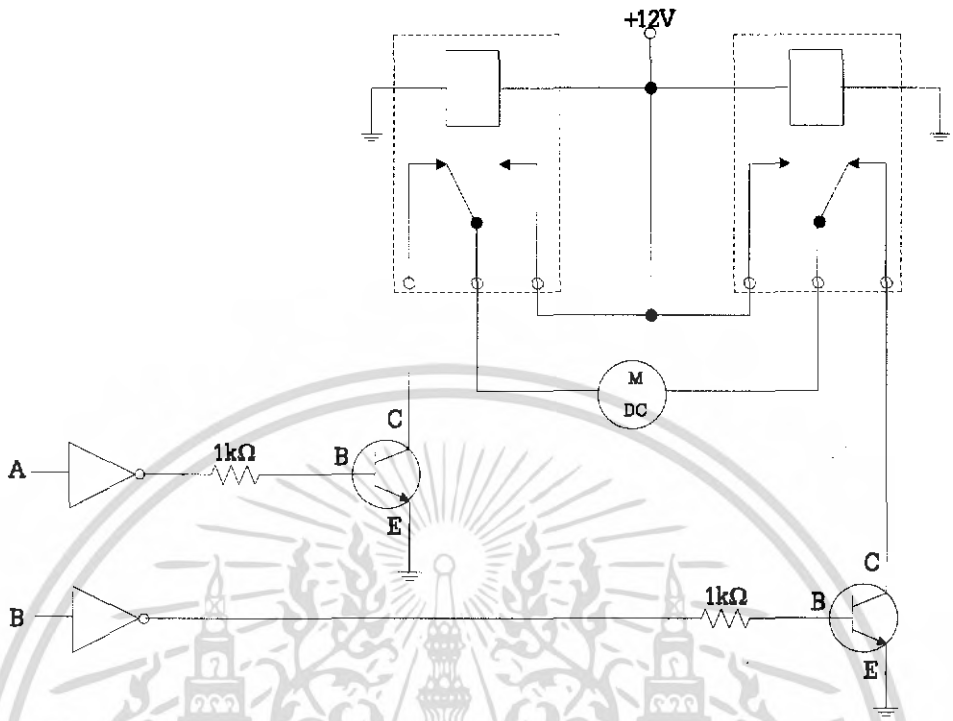
7432

INPUT		มอเตอร์	
A	B	หมุน	ไม่หมุน
0	0	-	0
0	1	1	-
1	0	1	-
1	1	1	-

7486

INPUT		มอเตอร์	
A	B	หมุน	ไม่หมุน
0	0	-	0
0	1	1	-
1	0	1	-
1	1	-	0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.15 การนำอุปกรณ์อื่นๆ มาต่อร่วมกับไอซี

1. ต่อวงจรตามรูปที่ 4.15
2. ป้อนลอจิก A = 0 และB = 1
3. บันทึกผลการทดลอง
4. ป้อนลอจิก A = 1 และB = 0
5. บันทึกผลการทดลอง

หมายเหตุ ห้ามป้อนลอจิก A= 0 และB=0 พร้อมกัน

ตารางที่ 4.16 ตารางความจริง

INPUT		มอเตอร์	
A	B	หมุน	ไม่หมุน
0	0	-	1
1	0	1	-

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

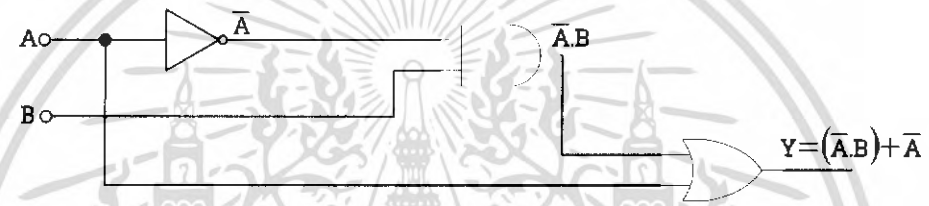
สรุปผลการทดลอง

จากการทดลองจะเห็นได้ว่าการทดลองในใบงานนี้นั้นได้นำไอซีลอจิกมาต่อเป็นวงจรขับทรานซิสเตอร์ โดยที่ทรานซิสเตอร์จะไปขับรีเลย์เพื่อที่จะทำให้มอเตอร์ที่ใช้ในการทดลองหมุนจากนั้นทำการบันทึกค่าตามตารางความจริง

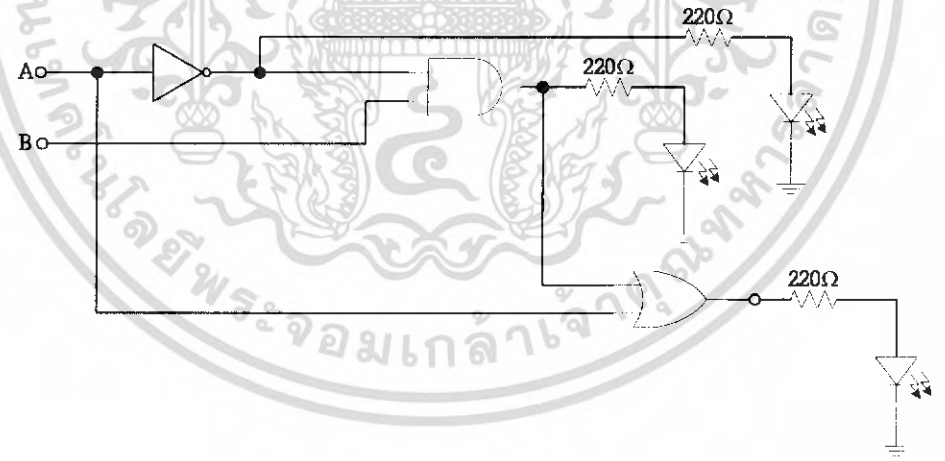
4.2.5 การลดรูปฟังก์ชันตรรกโดยใช้พีชคณิตบูลีน

4.2.5.1 ลำดับขั้นการทดลอง

การทดลองที่ 1



(ก) วงจรลอจิก



(ข) วงจรลอจิก

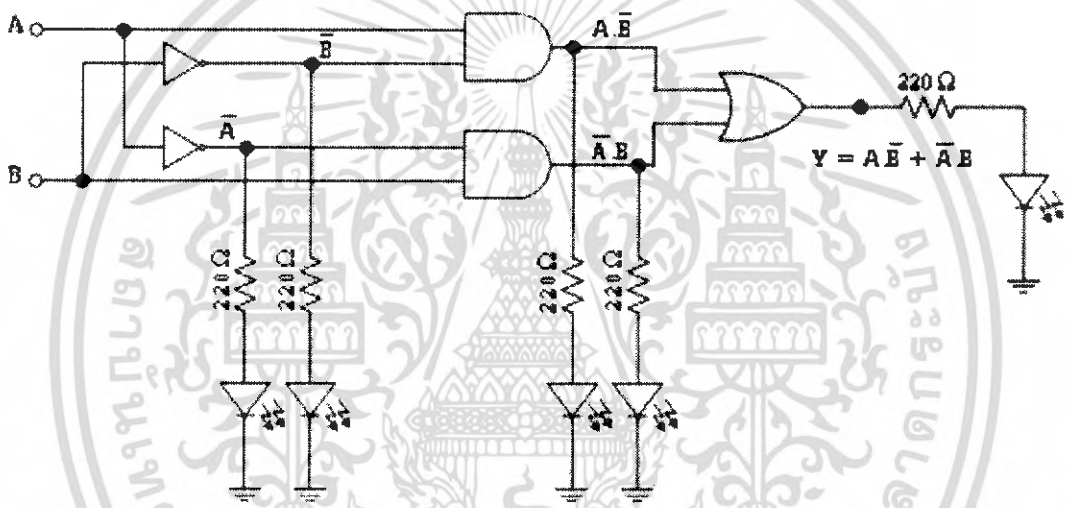
รูปที่ 4.16 วงจรลอจิก

1. ต่อรูปวงจรตามรูปที่ 4.16 แล้วป้อนลอจิกตามตารางแล้วบันทึกผลการทดลอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.17 ตารางความจริง

A	B	$\bar{A}$	$\bar{A}$. B	$Y = \bar{A} + (A \cdot B)$
0	0	1	0	1
0	1	1	1	1
1	0	0	0	0
1	1	0	0	1



รูปที่ 4.17 วงจรลอจิก

2. ต่อรูปวงจรตามรูปที่ 4.17 แล้วป้อนลอจิกตามตารางแล้วบันทึกผลการทดลอง

ตารางที่ 4.18 ตารางความจริง

A	B	$\bar{A}$	$\bar{B}$	A.$\bar{B}$	$\bar{A}$.B	$Y = A.\bar{B} + \bar{A}.B$
0	0	1	1	0	0	0
0	1	1	0	0	1	1
1	0	0	1	1	0	1
1	1	0	0	0	1	1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3. จงต่อวงจรตามสมการต่อไปนี้ แล้วบันทึกผลการทดลองลงในตารางความจริง

3.1. $AB + (AB + \overline{AB})$

ตารางที่ 4.19 ตารางความจริง

A	B	AB	$\overline{AB}$	$AB + \overline{AB}$	$AB + (AB + \overline{AB})$
0	0	0	1	1	1
0	1	0	1	1	1
1	0	0	1	1	1
1	1	1	0	1	1

3.2. (ก) $\overline{A} + A\overline{B} + \overline{AB}$

ตารางที่ 4.20 ตารางความจริง

A	B	$\overline{A}$	$\overline{B}$	$A.\overline{B}$	$\overline{A}.B$	$\overline{A} + A\overline{B} + \overline{AB}$
0	0	1	1	0	0	1
0	1	1	0	0	1	1
1	0	0	1	1	0	0
1	1	0	0	0	0	0

(ข). $\overline{\overline{A} + \overline{B}}$

ตารางที่ 4.21 ตารางความจริง

A	B	$\overline{A}$	$\overline{B}$	$\overline{\overline{A} + \overline{B}}$
0	0	1	1	1
0	1	1	0	1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.21 (ต่อ) ตารางความจริง

1	0	0	1	1
1	1	0	0	0

4. จงแสดงวิธีทำลดรูปฟังก์ชั่นต่อไปนี้ให้สั้นที่สุด

4.1) $Y = AB + \overline{A}B + \overline{A}B$

$= (A + \overline{A}) + \overline{A}B$

$= B.1 + \overline{A}B$

$= \overline{A} + B$

4.2) $Y = A + A\overline{B} + \overline{A}B$

$= A(1 + \overline{B}) + \overline{A}B$

$= A.1 + AB$

$= A + \overline{A}B$

$= A + B$

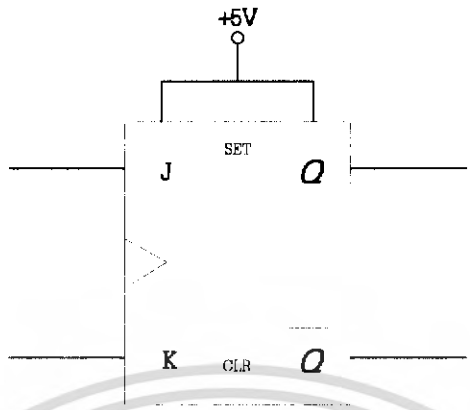
4.2.6 ฟลิปฟลอป

4.2.6.1 ลำดับขั้นการทดลอง

การทดลองที่ 1

1. ต่อวงจรตามรูปที่ 4.18
2. ป้อนลอจิกตามตารางแล้วบันทึกผล
3. ป้อนลอจิก R = 0 และ S = 1 ขณะนี้ฟลิปฟลอปอยู่ในสถานะ รีเซ็ต
4. ป้อนลอจิก R = 1 และ S = 0 ขณะนี้ฟลิปฟลอปอยู่ในสถานะ รีเซ็ต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.18 สัญลักษณ์ของ JKฟลิปฟลอป

1. ต่อวงจรตามรูปที่ 4.18
2. ป้อนลอจิกJและKตามตาราง
3. กดดีเบาซ์สวิตซ์ป้อนพัลส์ขาเข้า CKตามตาราง
4. บันทึกผลการทดลองลงในตาราง

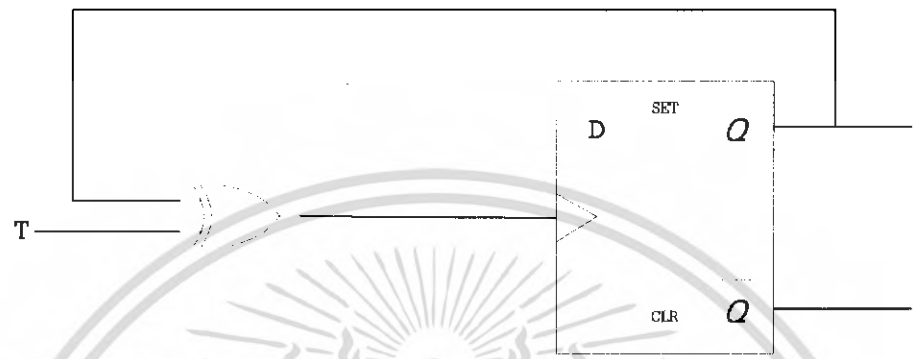
ตารางที่ 4.22 ตารางความจริงของ J และKฟลิปฟลอป

J	K	CK	Q	สถานะฟลิปฟลอป
0	0	0	0	ไม่เปลี่ยนแปลง
0	1	0	0	รีเซ็ต Q=0
1	0	1	1	รีเซ็ต Q=1
1	1	1	T	Toggle

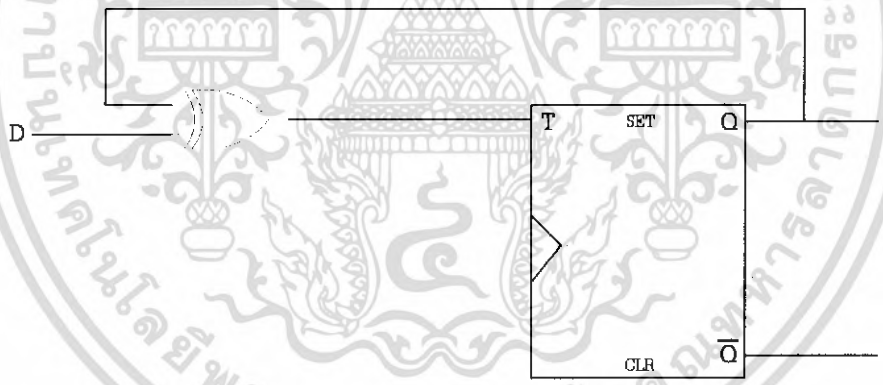
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คำถาม

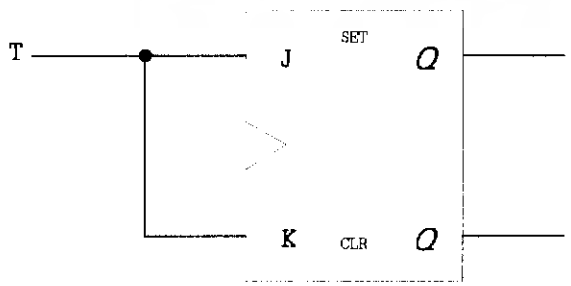
1. จงสร้าง Tฟลิปฟลอปจาก Dฟลิปฟลอป



2. จงสร้าง Dฟลิปฟลอปจาก Tฟลิปฟลอป



3. จงสร้าง Tฟลิปฟลอปจาก J-Kฟลิปฟลอป



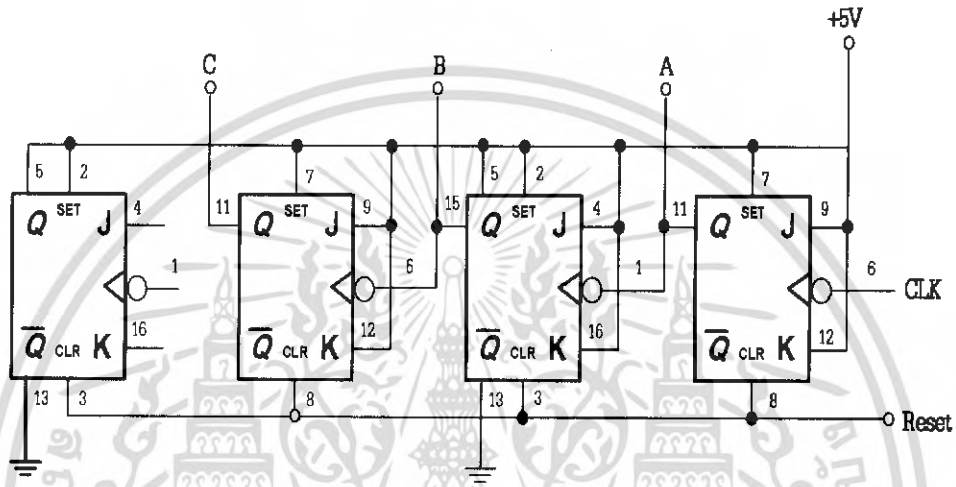
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2.7 วงจรนับอะซิงโครนัส

4.2.7.1 ลำดับขั้นการทดลอง

การทดลองที่ 1

1. จงต่อวงจนตามรูปที่ 4.19 แล้วบันทึกผลการทดลองลงในตารางที่ 4.23
2. เอาท์พุต Q_A, Q_B และQ_C ต่อกับลอจิกมอนิเตอร์ 8421



รูปที่ 4.19 วงจรนับขึ้น 3 บิต

ตารางที่ 4.23 ตารางผลการนับขึ้น 3 บิต

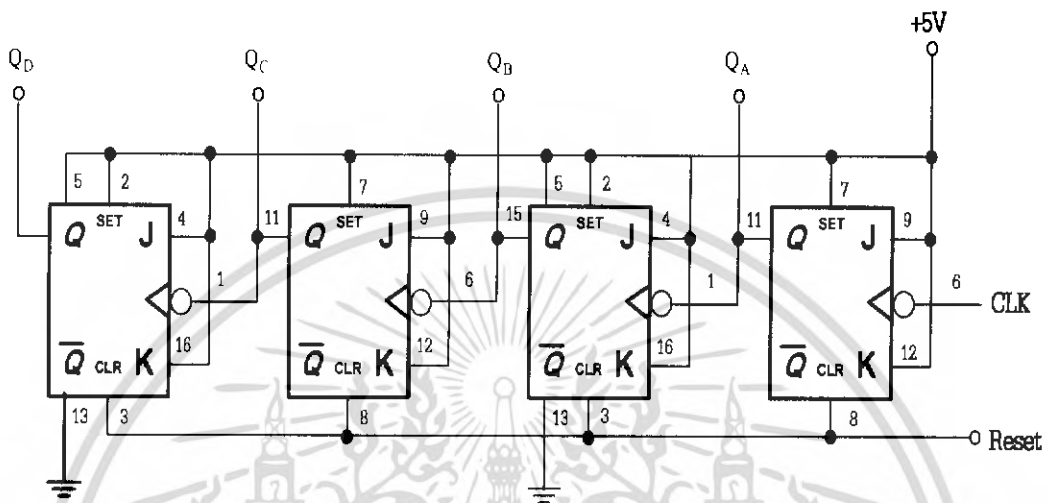
เลขฐานสอง			เลขฐาน 8
C	B	A	
0	0	0	0
0	0	1	1
0	0	0	2
0	1	1	3
1	0	0	4
1	0	1	5
1	1	0	6
1	1	1	7

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทดลองที่ 2

3. จงต่อวงจรตามรูปที่ 4.20 แล้วบันทึกผลการทดลองลงในตารางที่ 4.24

4. เอาท์พุต Q_A, Q_B และQ_C ต่อกับลอจิกมอนิเตอร์



รูปที่ 4.20 วงจรนับลง 3 บิต

ตารางที่ 4.24 ตารางผลการนับลง 3 บิต

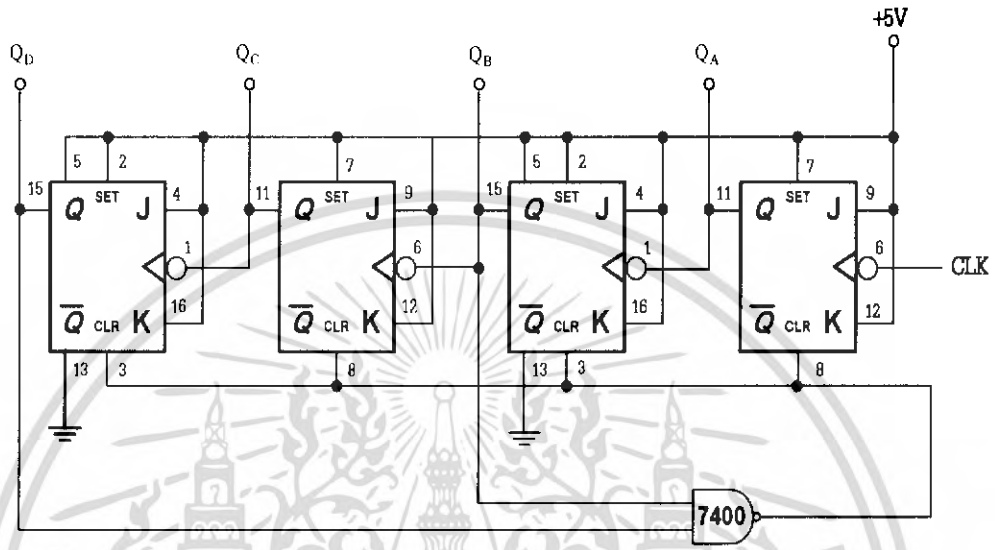
เลขฐานสอง 2			เลขฐาน 8
C	B	A	
0	0	0	7
0	0	1	6
0	1	0	5
0	1	1	4
1	0	0	3
1	0	1	2
1	1	0	1
1	1	1	0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทดลองที่ 3

5. จงต่อวงจรตามรูปที่ 4.21 แล้วบันทึกผลการทดลองลงในตารางที่ 4.25

6. เอาท์พุต Q_A, Q_B และQ_C ต่อกับลอจิกมอนิเตอร์



รูปที่ 4.21 วงจรนับ 0 – 9

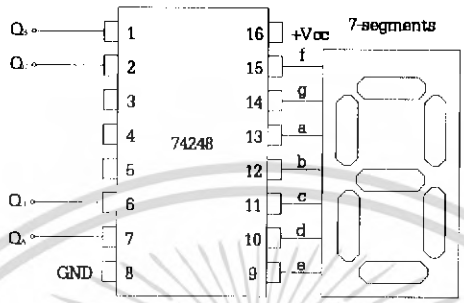
ตารางที่ 4.25 ตารางผลการทดลองวงจรนับ 0 – 9

เลขฐานสอง 2				เลขฐาน 8
D	C	B	A	
0	0	0	0	0
0	0	0	1	1
0	0	1	0	2
0	0	1	1	3
0	1	0	0	4
0	1	0	1	5
0	1	1	0	6
0	1	1	1	7
1	0	0	0	8
1	0	0	1	9

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทดลองที่ 4

7. นำ OUTPUT Q_A, Q_B, Q_C และQ_D มาต่อเข้ากับ IC 74LS248 แล้วนำ OUTPUT ของ IC 74LS248 ต่อ 7-Segments ดังรูป



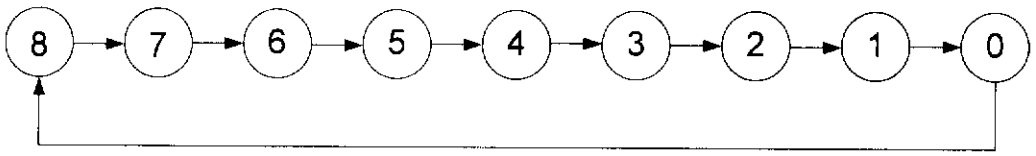
รูปที่ 4.22 การต่อ IC 74LS248 กับ 7-Segments

ตารางที่ 4.26 ผลการทดลองของ 7-Segments

D	C	B	A	เลขฐาน 8	7-Segments
0	0	0	0	0	0
0	0	0	1	1	1
0	0	1	0	2	2
0	0	1	1	3	3
0	1	0	0	4	4
0	1	0	1	5	5
0	1	1	0	6	6
0	1	1	1	7	7
1	0	0	0	8	8
1	0	0	1	9	9
1	0	1	0	10	A
1	0	1	1	11	b
1	1	0	0	12	C
1	1	0	1	13	d
1	1	1	0	14	E
1	1	1	1	15	F

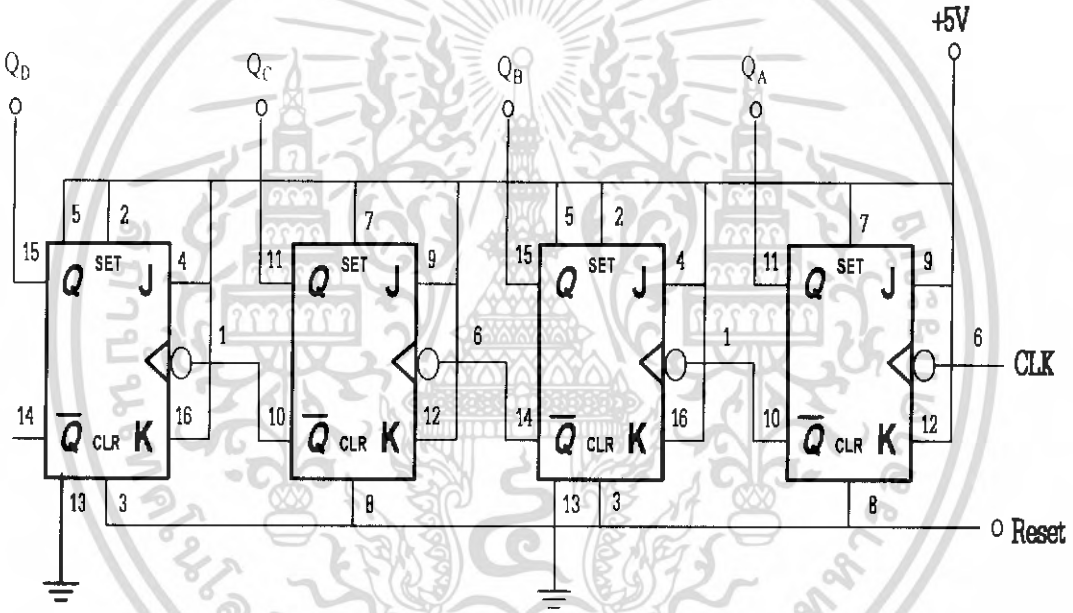
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จงออกแบบวงจรนับต่อไปนี้



รูปที่ 4.23 ไฟแสดงผล

ตอบ



รูปที่ 4.24 วงจรนับเพื่อให้ไฟแสดงผลเป็นอันดับ

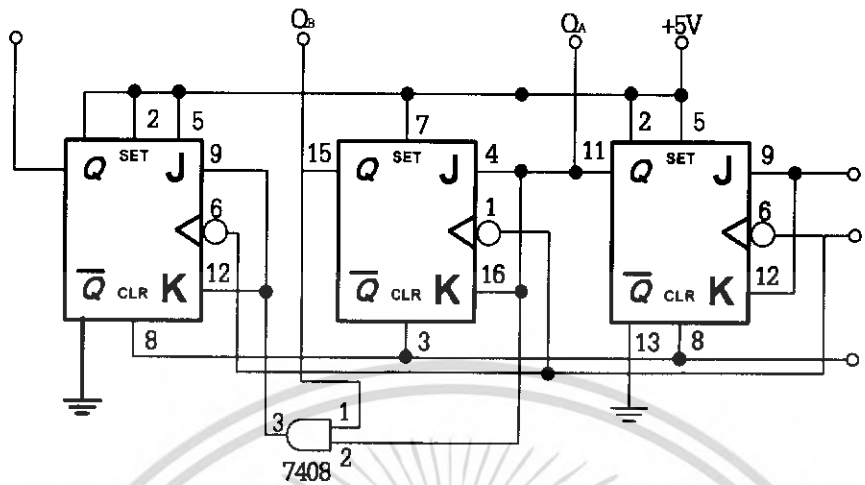
4.2.8 วงจรนับแบบซิงโครนัส

4.2.8.1 ลำดับขั้นการทดลอง

การทดลองที่ 1

1. จงต่อวงจรตามรูปที่ 4.24
2. เอาต์พุต Q_A, Q_B และQ_C ต่อกับลอจิกมอนิเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.25 วงจรนับขึ้น 3 บิต

3. ป้อนสัญญาณนาฬิกาแล้วบันทึกผลการทดลองในตารางที่ 4.27
4. ย้าย Q_A, Q_B และ Q_C ไปต่อกับ BINARY TO HEX

ตารางที่ 4.27 ตารางผลการนับขึ้น 3 บิต

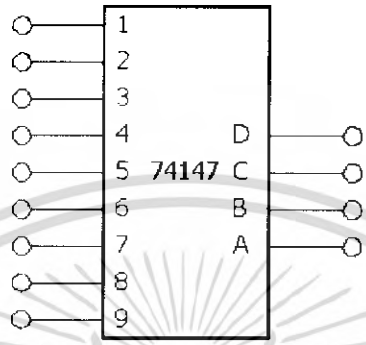
เลขฐาน 2			เลขฐาน 8
QA	QB	QC	LED 7-Segment
0	0	0	0
0	0	1	1
0	1	0	2
0	1	1	3
1	0	0	4
0	1	0	5
1	1	0	6
1	1	1	7

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2.9 วงจรเข้ารหัส

4.2.9.1 ลำดับขั้นการทดลอง

การทดลองที่ 1



รูปที่ 4.26 ไอซี 74147

1. ต่อวงจรไอซี 74147 โดยต่ออินพุต 0-7 เข้ากับลอจิกสวิตช์ แล้วตั้งไว้ที่ลอจิก "0" ส่วนอินพุต 8 และ9 ต่อเข้ากับเอาต์พุต "0" ของดิเบาต์สวิตช์ชุดที่ 1 และ 2 สำหรับเอาต์พุต A-D ให้ต่อเข้ากับลอจิกมอนิเตอร์
2. ทำการป้อนข้อมูลตามตารางแล้วบันทึกผลการทดลอง
3. ต่อน็อตเกตเข้าที่เอาต์พุตของไอซี 74147

ตารางที่ 4.28 ผลการทดลองของไอซี 74147

อินพุต									เอาต์พุต			
1	2	1	4	5	6	7	8	9	D	C	B	A
1	1	0	1	1	1	1	1	1	1	1	1	1
1	1	1	1	1	1	1	1	0	0	1	1	0
1	1	0	1	1	1	1	0	1	0	1	1	1
1	1	1	1	1	1	0	1	1	1	0	0	0
1	1	0	1	1	0	1	1	1	1	0	0	1
0	1	1	1	1	1	1	1	1	1	1	1	0
1	1	1	1	0	1	1	1	1	1	0	1	0

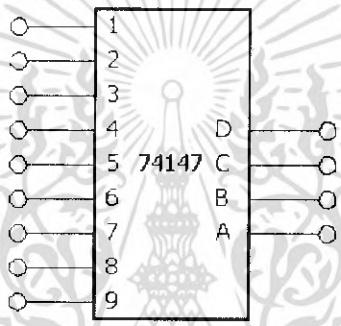
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.28 (ต่อ) ผลการทดลองของไอซี 7414

1	1	0	0	1	1	1	1	1	1	0	1	1
1	1	1	1	1	1	1	1	1	1	1	0	0
1	0	0	1	1	1	1	1	1	1	1	0	1

การทดลองที่ 2

1. ต่อเอาต์พุตของ IC 74LS เข้ากับ BINARY TO HEX ป้อนอินพุตตามตารางตามตารางที่ 4.30



รูปที่ 4.27 ไอซี 74147

ตารางที่ 4.29 ผลการทดลองของไอซี 74147

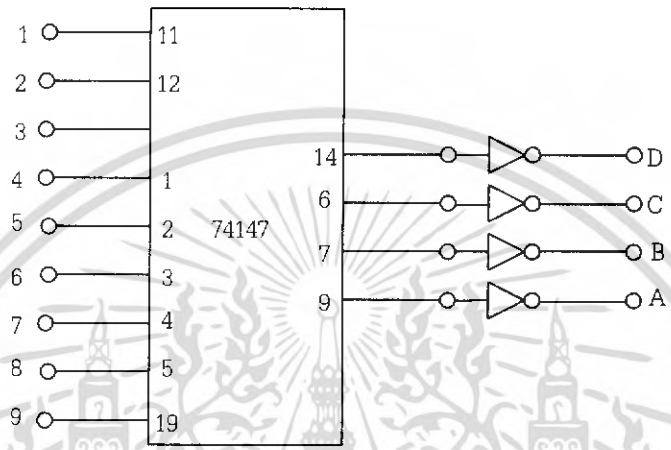
อินพุต									เอาต์พุต				LED
1	2	3	4	5	6	7	8	9	D	C	B	A	7-Segment
1	1	1	1	1	1	1	1	1	1	1	1	1	
1	1	1	1	1	1	1	1	0	0	1	1	0	
1	1	1	1	1	1	1	0	1	0	1	1	1	
1	1	1	1	1	1	0	1	1	1	0	0	0	
1	1	1	1	1	0	1	1	1	1	0	0	1	
1	1	1	1	0	1	1	1	1	1	0	1	0	
1	1	1	0	1	1	1	1	1	1	0	1	1	
1	1	0	1	1	1	1	1	1	1	1	0	0	
1	0	1	1	1	1	1	1	1	1	1	0	1	
0	1	1	1	1	1	1	1	1	1	1	1	0	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทดลองที่ 3

1. ต่อ IC 7404 เข้าที่ OUTPUT ของ IC 74147

2. ต่อ OUTPUT ของ IC 7404 เข้ากับลอจิกมอนิเตอร์ 8421 แล้วบันทึกผลการทดลองลงในตารางที่ 4.30



รูปที่ 4.28 ไอซี74147

ตารางที่ 4.30 ผลการทดลองของไอซี 74147

อินพุต									เอาต์พุต			
1	2	3	4	5	6	7	8	9	D	C	B	A
1	1	1	1	1	1	1	1	1	0	0	0	0
0	1	1	1	1	1	1	1	1	0	0	0	1
1	0	1	1	1	1	1	1	1	0	0	1	0
1	1	0	1	1	1	1	1	1	0	0	1	1
1	1	1	0	1	1	1	1	1	0	1	1	1
1	1	1	1	0	1	1	1	1	0	1	0	1
1	1	1	1	1	0	1	1	1	0	1	1	0
1	1	1	1	1	1	0	1	1	0	1	1	1
1	1	1	1	1	1	1	0	1	1	0	0	0
1	1	1	1	1	1	1	1	0	1	0	0	1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3. ต่อ OUT PUT A, B, C และD ของ 7404 เข้ากับ BINARY TO HEX ป้อนอินพุตตามตารางที่ 4.31 และบันทึกผลการทดลองลงตารางที่ 4.32

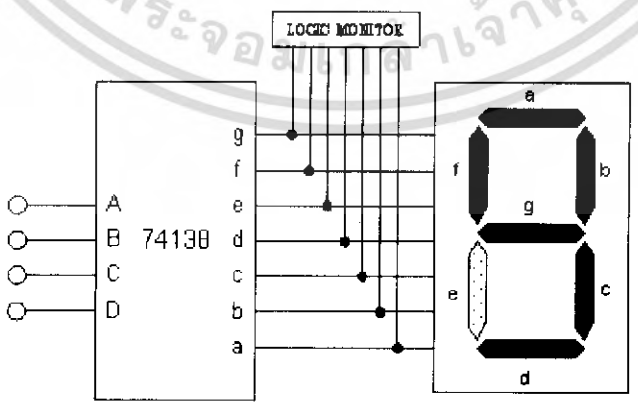
ตารางที่ 4.31 ผลการต่อ7404 เข้ากับ BINARY TO HEX

อินพุต									เอาต์พุต				LED
1	2	3	4	5	6	7	8	9	D	C	B	A	7-Segment
1	1	1	1	1	1	1	1	1	0	0	0	0	0
0	1	1	1	1	1	1	1	1	0	0	0	1	1
1	0	1	1	1	1	1	1	1	0	0	1	0	2
1	1	0	1	1	1	1	1	1	0	0	1	1	3
1	1	1	0	1	1	1	1	1	0	1	1	1	4
1	1	1	1	0	1	1	1	1	0	1	0	1	5
1	1	1	1	1	0	1	1	1	0	1	1	0	6
1	1	1	1	1	1	0	1	1	0	1	1	1	7
1	1	1	1	1	1	1	0	1	1	0	0	0	8
1	1	1	1	1	1	1	1	0	1	0	0	1	9

4.2.10 วงจรถอดรหัส

4.2.10.1 ลำดับขั้นการทดลอง

การทดลองที่ 1



รูปที่ 4.29 ลอจิกมอนิเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1. ต่อวงจรตามรูป โดยอินพุต A2-A0 และ CS1-CS3 ให้ต่อเข้ากับสวิตช์บนชุดทดลองส่วนเอาต์พุตทั้งหมดต่อเข้ากับลอจิกมอนิเตอร์
2. นำเอาต์พุตของ IC 74147 a-g ต่อเข้ากับ 7-SEGMENTS
3. ป้อนอินพุตตามตาราง แล้วบันทึกผลการทดลอง

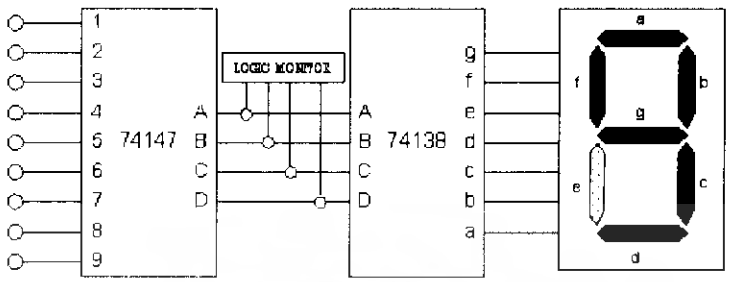
ตารางที่ 4.32 ตารางความจริง

INPUT						OUTPUT							
CS1	$\overline{CS2}$	$\overline{CS3}$	A2	A1	A0	Y7	Y6	Y5	Y4	Y3	Y2	Y1	Y0
0	0	1	X	X	X	1	1	1	1	1	1	1	1
0	1	0	X	X	X	1	1	1	1	1	1	1	1
0	0	0	X	X	X	1	1	1	1	1	1	1	1
1	1	1	X	X	X	1	1	1	1	1	1	1	1
1	1	1	X	X	X	1	1	1	1	1	1	1	1
0	1	1	X	X	X	1	1	1	1	1	1	1	1
1	0	0	0	0	0	0	1	1	1	1	1	1	1
1	0	0	0	0	1	1	0	1	1	1	1	1	1
1	0	0	0	1	0	1	1	0	1	1	1	1	1
1	0	0	0	1	1	1	1	1	0	1	1	1	1
1	0	0	1	0	0	1	1	1	1	0	1	1	1
1	0	0	1	0	1	1	1	1	1	1	0	1	1
1	0	0	1	1	0	1	1	1	1	1	1	0	1
1	0	0	1	1	1	1	1	1	1	1	1	1	0

X : เป็นลอจิก "0" หรือ "1" ก็ได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทดลองที่ 2



รูปที่ 4.30 การนำIC 74147 มาต่อร่วมกับ IC 74138

จากวงจรการทดลองที่ 4.29 นำ IC 74147 มาต่อร่วมกับ IC 74138 ตามรูป เอาต์พุต IC 74147 ต่อเข้ากับลอจิกมอนิเตอร์ และเอาต์พุต IC 74138 ต่อเข้ากับ 7-SEGMENTSแล้วป้อนอินพุตตามตาราง และบันทึกผลการทดลอง

ตารางที่ 4.33 การนำIC 74147 มาต่อร่วมกับ IC 74138

INPUT				OUTPUT
D	C	B	A	LED 7-SEGMENTS
0	0	0	0	0
0	0	0	1	1
0	0	1	0	2
0	0	1	1	3
0	1	0	0	4
0	1	0	1	5
0	1	1	0	6
0	1	1	1	7
1	0	0	0	8
1	0	0	1	9

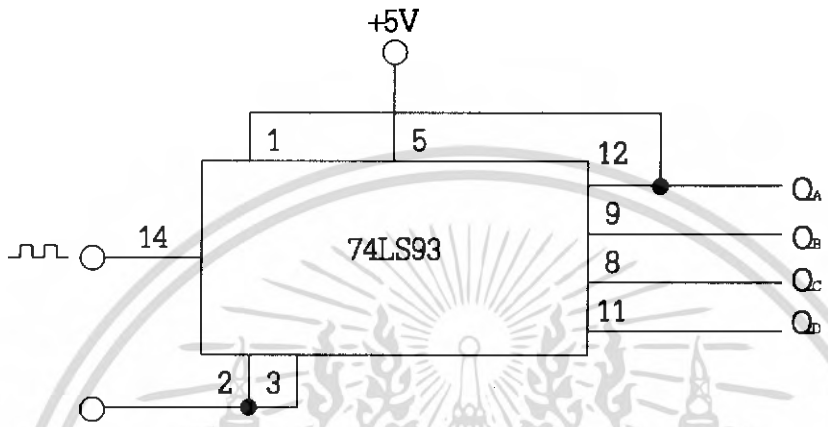
X : เป็นลอจิก “0” หรือ “1” ก็ได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2.11 IC Binary

4.2.11.1 ลำดับขั้นการทดลอง

การทดลองที่ 1



รูปที่ 4.31 ไอซี 74LS93

1. จงต่อวงจรตามรูปที่ 4.33
2. ขา RESET (2 กับ 3) ต่อเข้ากับลอจิกสวิตช์
3. Q_A, Q_B, Q_C และ Q_D ต่อเข้าลอจิกมอนิเตอร์
4. เปลี่ยน Q_A, Q_B, Q_C และ Q_D ต่อเข้าลอจิกมอนิเตอร์
5. บันทึกผลการทดลองลงในตารางที่ 4.34

ตารางที่ 4.34 การต่อ 74LS93 เข้าลอจิกมอนิเตอร์

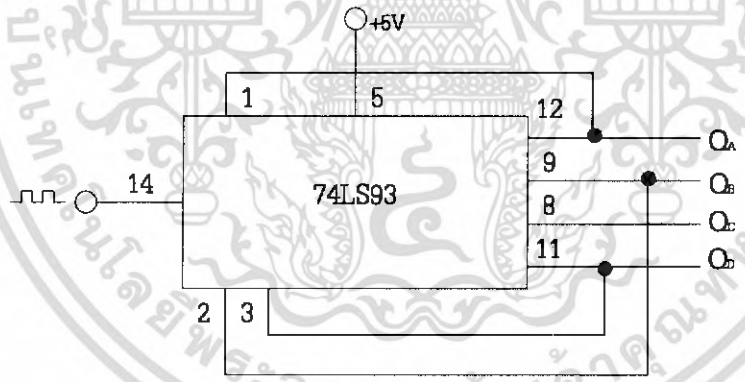
เลขฐาน 16	Q_A	Q_B	Q_C	Q_D	LED 7-Segment
0	0	0	0	0	0
1	0	0	0	1	1
2	0	0	1	0	2
3	0	0	1	1	3
4	0	1	0	0	4
5	0	1	0	1	5

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.34 (ต่อ) การต่อ 74LS93 เข้าลอจิกมอนิเตอร์

6	0	1	1	0	6
7	0	1	1	1	7
8	1	0	0	0	8
9	1	0	0	1	9
10	1	0	1	0	A
11	1	0	1	1	B
12	1	1	0	0	C
13	1	1	0	1	D
14	1	1	1	0	E
15	1	1	1	1	F

การทดลองที่ 2



รูปที่ 4.32 ไอซี 74LS93

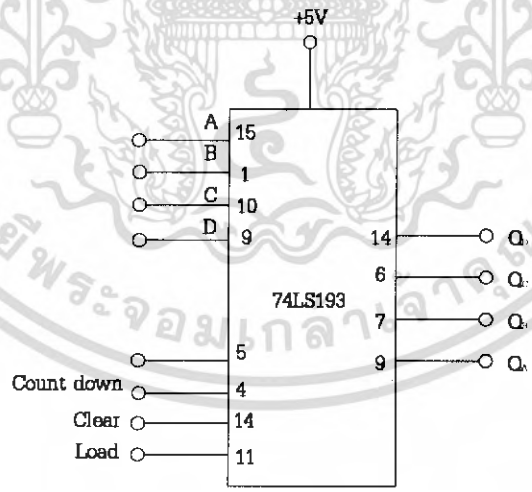
6. จงต่อวงจรดังรูปที่ 4.34
7. Q_A, Q_B, Q_C และ Q_D ต่อเข้าลอจิกมอนิเตอร์
8. เปลี่ยน Q_A, Q_B, Q_C และ Q_D ต่อเข้าลอจิกมอนิเตอร์
9. บันทึกผลการทดลองลงในตารางที่ 4.35

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.35 ผลของ 74LS93

เลขฐาน 16	Q_A	Q_B	Q_C	Q_D	LED 7-Segment
0	0	0	0	0	0
1	0	0	0	1	1
2	0	0	1	0	2
3	0	0	1	1	3
4	0	1	0	0	4
5	0	1	0	1	5
6	0	1	1	0	6
7	0	1	1	1	7
8	1	0	0	0	8
9	1	0	0	1	9

การทดลองที่ 3



รูปที่ 4.33 ไอซี 74LS193

10. จงต่อวงจรดังรูปที่ 4.32

11. INPUT A, B, C, และ D ต่อเข้ากับลอจิกสวิตช์ "0"

12. INPUT Clear ต่อเข้ากับลอจิกสวิตช์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

13. INPUT Count Down และ Load

14. OUTPUT Q_A, Q_B, Q_C และ Q_D ต่อเข้ากับลอจิกมอนิเตอร์และ Binary To Box

ตารางที่ 4.36 แสดงผลของ74LS193

เลขฐาน 16	Q_A	Q_B	Q_C	Q_D	LED 7-Segment
0	0	0	0	0	0
1	0	0	0	1	1
2	0	0	1	0	2
3	0	0	1	1	3
4	0	1	0	0	4
5	0	1	0	1	5
6	0	1	1	0	6
7	0	1	1	1	7
8	1	0	0	0	8
9	1	0	0	1	9
10	1	0	1	0	A
11	1	0	1	1	B
12	1	1	0	0	C
13	1	1	0	1	D
14	1	1	1	0	E
15	1	1	1	1	F

15. จากรูปที่ 4.32 เปลี่ยนสายสัญญาณนาฬิกาเข้าที่ขา 4 และต่อลอจิก "0" เข้าที่ขา 5

16. บันทึกผลการทดลองลงในตารางที่ 4.36

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.37 การเปลี่ยนสัญญาณนาฬิกา

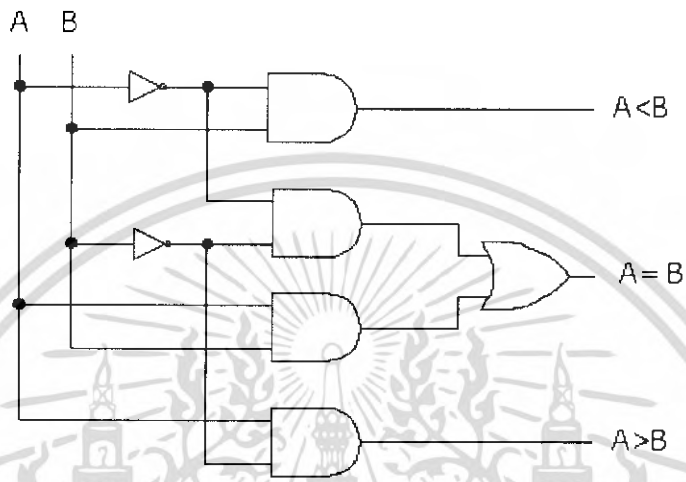
เลขฐาน 16	Q_A	Q_B	Q_C	Q_D	LED 7-Segment
0	0	0	0	0	F
1	0	0	0	1	E
2	0	0	1	0	D
3	0	0	1	1	C
4	0	1	0	0	B
5	0	1	0	1	A
6	0	1	1	0	9
7	0	1	1	1	8
8	1	0	0	0	7
9	1	0	0	1	6
10	1	0	1	0	5
11	1	0	1	1	4
12	1	1	0	0	3
13	1	1	0	1	2
14	1	1	1	0	1
15	1	1	1	1	0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2.12 วงจรเปรียบเทียบ

4.2.12.1 ลำดับขั้นการทดลอง

การทดลองที่ 1



รูปที่ 4.34 วงจรเปรียบเทียบขนาด 1 บิต

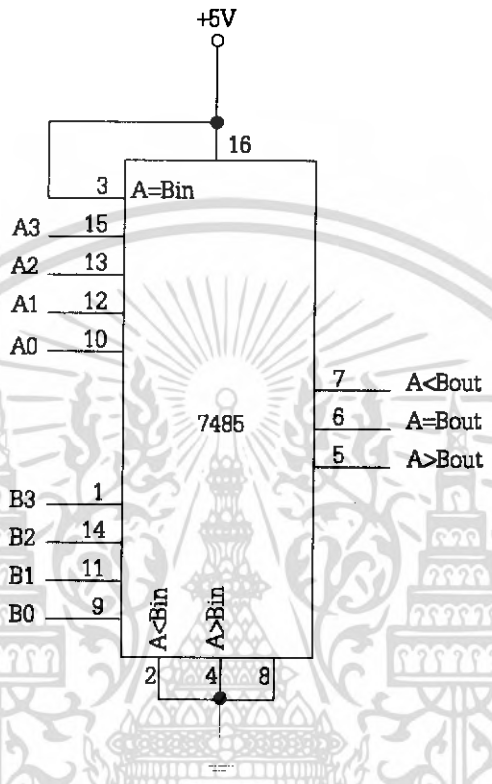
1. ต่อวงจรตามรูปที่ 4.33 แล้วป้อนลอจิก A และB ตามตาราง เอาต์พุตต่อกับลอจิกมอนิเตอร์ แล้วบันทึกผลการทดลอง

ตารางที่ 4.38 บันทึกผลการทดลองวงจรเปรียบเทียบ 1 บิต

อินพุต		เอาต์พุต		
A	B	A<B	A=B	A>B
0	0	0	1	0
0	1	1	0	0
1	0	0	0	1
1	1	0	1	0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. ต่อวงจรตามรูปที่ 4.34 ที่อินพุต A0-A3 และB0-B3 ต่อเข้ากับสวิตช์ป้อนลอจิก แล้วป้อนลอจิก
ตามตาราง ส่วนเอาต์พุตทั้งสามต่อกับลอจิกมอนิเตอร์



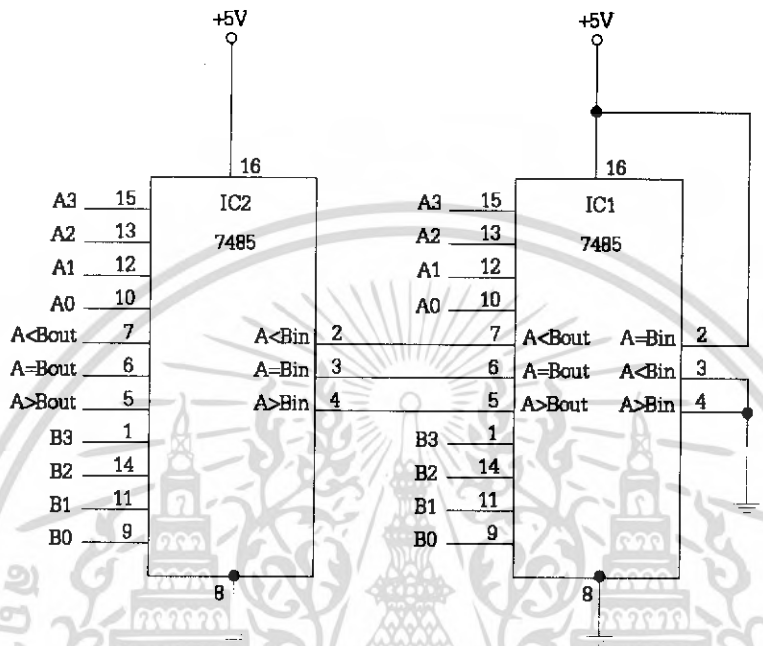
รูปที่ 4.35 ไอซี 7485

ตารางที่ 4.39 ตารางบันทึกผลการทดลอง

A3	A2	A1	A0	B3	B2	B1	B0	A<B	A=B	A>B
1	1	0	1	1	1	0	0	0	0	1
1	0	0	1	1	0	0	1	0	1	0
1	0	0	0	1	0	0	1	0	0	1
1	0	1	1	1	0	0	1	1	0	0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3. ต่อวงจรตามรูปที่ 4.35 แล้วทำการป้อนค่าอินพุต A0-A7 และ B0-B7 ตามที่กำหนดไว้ในตาราง โดยใช้ลอจิกสวิทช์ร่วมกับการป้อนแรงดัน+5V และกราวด์เพื่อป้อนค่าอินพุตให้ครบ 16 บิต



รูปที่ 4.36 วงจรเปรียบเทียบขนาด 8 บิต

ตารางที่ 4.40 ตารางบันทึกผลการทดลองวงจรเปรียบเทียบ 8 บิต

A7	A6	A5	A4	A3	A2	A1	A0	B7	B6	B5	B4	B3	B2	B1	B0	A <Bout	A =Bout	A >Bout
1	1	0	1	1	1	0	0	1	1	0	1	1	1	0	0	0	1	0
1	1	0	1	1	0	0	1	1	0	0	1	1	1	1	1	0	0	1
1	0	0	0	1	1	1	1	1	1	1	0	1	1	0	1	1	0	0
1	0	1	1	1	1	0	1	1	1	1	1	1	1	0	1	1	0	0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.3 ผลการวิเคราะห์คุณภาพ

ผลการประเมินคุณภาพโดยผู้ทรงคุณวุฒิทั้ง 3 ท่าน สามารถสรุปได้ดังนี้

ตารางที่ 4.41 ผลการวิเคราะห์คุณภาพด้านการศึกษา ใบงานที่ 1

ด้านที่ประเมิน	ระดับความคิดเห็น			รวม	ผลเฉลี่ย	ระดับ
	คนที่ 1	คนที่ 2	คนที่ 3			
1. วัตถุประสงค์เชิงพฤติกรรมมีความสอดคล้องกับหัวข้อใบงาน	5	5	5	15	5	ดีมาก
2. ทฤษฎีเบื้องต้นมีความเหมาะสมกับหัวข้อใบงาน	5	5	5	15	5	ดีมาก
3. ทฤษฎีเบื้องต้นมีเนื้อหาครอบคลุมสำหรับการทดลอง	5	5	4	14	4.6	ดีมาก
4. ลำดับและวิธีการนำเสนอของใบงานมีความเหมาะสมชัดเจน	4	5	5	14	4.6	ดีมาก
5. คำชี้แจงลำดับขั้นการทดลองในใบงานมีความชัดเจน	5	5	4	14	4.6	ดีมาก
6. แบบฝึกหัดในใบงานมีความสอดคล้องกับจุดประสงค์เชิงพฤติกรรมที่ได้ตั้งขึ้น	5	4	5	14	4.6	ดีมาก
7. ใบงานการทดลองมีลักษณะจูงใจและน่าสนใจเหมาะสำหรับการเรียนรู้	4	5	5	14	4.6	ดีมาก
8. ใบงานสามารถนำไปใช้ในสถานการณ์การเรียนการสอนได้จริง	4	5	5	14	4.6	ดีมาก
สรุปผล	37	39	38	114	4.7	ดีมาก

ผลเฉลี่ยคะแนนระดับความคิดเห็นคือ ดีมาก = 5, ดี = 4, ปานกลาง = 3, น้อย = 2, ควรปรับปรุง = 1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.42 ผลการวิเคราะห์คุณภาพด้านการศึกษา ใบงานที่ 2

ด้านที่ประเมิน	ระดับความคิดเห็น			รวม	ผลเฉลี่ย	ระดับ
	คนที่ 1	คนที่ 2	คนที่ 3			
1. วัตถุประสงค์เชิงพฤติกรรมมีความสอดคล้องกับหัวข้อใบงาน	4	5	5	14	4.6	ดีมาก
2. ทฤษฎีเบื้องต้นมีความเหมาะสมกับหัวข้อใบงาน	5	5	5	15	5	ดีมาก
3. ทฤษฎีเบื้องต้นมีเนื้อหาครอบคลุมสำหรับการทดลอง	5	5	4	14	4.6	ดีมาก
4. ลำดับและวิธีการนำเสนอของใบงานมีความเหมาะสมชัดเจน	5	4	5	14	4.6	ดีมาก
5. คำชี้แจงลำดับขั้นการทดลองในใบงานมีความชัดเจน	4	5	4	13	4.3	ดี
6. แบบฝึกหัดในใบงานมีความสอดคล้องกับจุดประสงค์เชิงพฤติกรรมที่ได้ตั้งขึ้น	5	5	5	15	5	ดีมาก
7. ใบงานการทดลองมีลักษณะจูงใจและน่าสนใจเหมาะสำหรับการเรียนรู้	4	5	5	14	4.6	ดีมาก
8. ใบงานสามารถนำไปใช้ในสถานการณ์การเรียนการสอนได้จริง	4	5	5	14	4.6	ดีมาก
สรุปผล	36	39	38	113	4.6	ดีมาก

ผลเฉลี่ยคะแนนระดับความคิดเห็นคือ ดีมาก = 5, ดี = 4, ปานกลาง = 3, น้อย = 2, ควรปรับปรุง = 1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.43 ผลการวิเคราะห์คุณภาพด้านการศึกษา ใบงานที่ 3

ด้านที่ประเมิน	ระดับความคิดเห็น			รวม	ผลเฉลี่ย	ระดับ
	คนที่ 1	คนที่ 2	คนที่ 3			
1. วัตถุประสงค์เชิงพฤติกรรมมีความสอดคล้องกับหัวข้อใบงาน	5	5	5	15	5	ดีมาก
2. ทฤษฎีเบื้องต้นมีความเหมาะสมกับหัวข้อใบงาน	5	5	4	14	4.6	ดีมาก
3. ทฤษฎีเบื้องต้นมีเนื้อหาครอบคลุมสำหรับการทดลอง	4	5	3	12	4	ดี
4. ลำดับและวิธีการนำเสนอของใบงานมีความเหมาะสมชัดเจน	4	5	5	14	4.6	ดีมาก
5. คำชี้แจงลำดับขั้นการทดลองในใบงานมีความชัดเจน	4	4	5	13	4.3	ดี
6. แบบฝึกหัดในใบงานมีความสอดคล้องกับจุดประสงค์เชิงพฤติกรรมที่ได้ตั้งขึ้น	5	5	5	15	5	ดีมาก
7. ใบงานการทดลองมีลักษณะจูงใจและน่าสนใจเหมาะสำหรับการเรียนรู้	4	5	4	13	4.3	ดี
8. ใบงานสามารถนำไปใช้ในสถานการณ์การเรียนการสอนได้จริง	5	5	5	15	5	ดีมาก
สรุปผล	36	39	36	111	4.6	ดีมาก

ผลเฉลี่ยคะแนนระดับความคิดเห็นคือ ดีมาก = 5, ดี = 4, ปานกลาง = 3, น้อย = 2, ควรปรับปรุง = 1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.44 ผลการวิเคราะห์คุณภาพด้านการศึกษา ใบงานที่ 4

ด้านที่ประเมิน	ระดับความคิดเห็น			รวม	ผลเฉลี่ย	ระดับ
	คนที่ 1	คนที่ 2	คนที่ 3			
1. วัตถุประสงค์เชิงพฤติกรรมมีความสอดคล้องกับหัวข้อใบงาน	5	5	5	15	5	ดีมาก
2. ทฤษฎีเบื้องต้นมีความเหมาะสมกับหัวข้อใบงาน	5	5	4	14	4.6	ดีมาก
3. ทฤษฎีเบื้องต้นมีเนื้อหาครอบคลุมสำหรับการทดลอง	5	5	3	13	4.3	ดี
4. ลำดับและวิธีการนำเสนอของใบงานมีความเหมาะสมชัดเจน	4	5	5	14	4.6	ดีมาก
5. คำชี้แจงลำดับขั้นการทดลองในใบงานมีความชัดเจน	5	4	5	14	4.6	ดีมาก
6. แบบฝึกหัดในใบงานมีความสอดคล้องกับจุดประสงค์เชิงพฤติกรรมที่ได้ตั้งขึ้น	5	4	5	14	4.6	ดีมาก
7. ใบงานการทดลองมีลักษณะจูงใจและน่าสนใจเหมาะสำหรับการเรียนรู้	4	5	4	13	4.3	ดี
8. ใบงานสามารถนำไปใช้ในสถานการณ์การเรียนการสอนได้จริง	5	5	5	15	5	ดีมาก
สรุปผล	38	38	36	112	4.6	ดีมาก

ผลเฉลี่ยคะแนนระดับความคิดเห็นคือ ดีมาก = 5, ดี = 4, ปานกลาง = 3, น้อย = 2, ควรปรับปรุง = 1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.45 ผลการวิเคราะห์คุณภาพด้านการศึกษา ใบงานที่ 5

ด้านที่ประเมิน	ระดับความคิดเห็น			รวม	ผลเฉลี่ย	ระดับ
	คนที่ 1	คนที่ 2	คนที่ 3			
1. วัตถุประสงค์เชิงพฤติกรรมมีความสอดคล้องกับหัวข้อใบงาน	5	5	5	15	5	ดีมาก
2. ทฤษฎีเบื้องต้นมีความเหมาะสมกับหัวข้อใบงาน	5	5	4	14	4.6	ดีมาก
3. ทฤษฎีเบื้องต้นมีเนื้อหาครอบคลุมสำหรับการทดลอง	4	5	4	13	4.3	ดี
4. ลำดับและวิธีการนำเสนอของใบงานมีความเหมาะสมชัดเจน	4	5	5	14	4.6	ดีมาก
5. คำชี้แจงลำดับขั้นการทดลองในใบงานมีความชัดเจน	5	5	5	15	5	ดีมาก
6. แบบฝึกหัดในใบงานมีความสอดคล้องกับจุดประสงค์เชิงพฤติกรรมที่ได้ตั้งขึ้น	4	4	5	13	4.3	ดี
7. ใบงานการทดลองมีลักษณะจูงใจและน่าสนใจเหมาะสำหรับการเรียนรู้	4	5	5	14	4.6	ดีมาก
8. ใบงานสามารถนำไปใช้ในสถานการณ์การเรียนการสอนได้จริง	4	5	5	14	4.6	ดีมาก
สรุปผล	35	39	38	112	4.6	ดีมาก

ผลเฉลี่ยคะแนนระดับความคิดเห็นคือ ดีมาก = 5, ดี = 4, ปานกลาง = 3, น้อย = 2, ควรปรับปรุง = 1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.46 ผลการวิเคราะห์คุณภาพด้านการศึกษา ใบงานที่ 6

ด้านที่ประเมิน	ระดับความคิดเห็น			รวม	ผลเฉลี่ย	ระดับ
	คนที่ 1	คนที่ 2	คนที่ 3			
1. วัตถุประสงค์เชิงพฤติกรรมมีความสอดคล้องกับหัวข้อใบงาน	5	5	5	15	5	ดีมาก
2. ทฤษฎีเบื้องต้นมีความเหมาะสมกับหัวข้อใบงาน	4	5	4	13	4.3	ดี
3. ทฤษฎีเบื้องต้นมีเนื้อหาครอบคลุมสำหรับการทดลอง	5	5	5	15	5	ดีมาก
4. ลำดับและวิธีการนำเสนอของใบงานมีความเหมาะสมชัดเจน	5	5	5	15	5	ดีมาก
5. คำชี้แจงลำดับขั้นการทดลองในใบงานมีความชัดเจน	4	5	5	14	4.6	ดีมาก
6. แบบฝึกหัดในใบงานมีความสอดคล้องกับจุดประสงค์เชิงพฤติกรรมที่ได้ตั้งขึ้น	5	5	5	15	5	ดีมาก
7. ใบงานการทดลองมีลักษณะจูงใจและน่าสนใจเหมาะสำหรับการเรียนรู้	5	5	5	15	5	ดีมาก
8. ใบงานสามารถนำไปใช้ในสถานการณ์การเรียนการสอนได้จริง	4	5	5	14	4.6	ดีมาก
สรุปผล	37	40	39	116	4.8	ดีมาก

ผลเฉลี่ยคะแนนระดับความคิดเห็นคือ ดีมาก = 5, ดี = 4, ปานกลาง = 3, น้อย = 2, ควรปรับปรุง = 1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.47 ผลการวิเคราะห์คุณภาพด้านการศึกษา ใบงานที่ 7

ด้านที่ประเมิน	ระดับความคิดเห็น			รวม	ผลเฉลี่ย	ระดับ
	คนที่ 1	คนที่ 2	คนที่ 3			
1. วัตถุประสงค์เชิงพฤติกรรมมีความสอดคล้องกับหัวข้อใบงาน	5	5	5	15	5	ดีมาก
2. ทฤษฎีเบื้องต้นมีความเหมาะสมกับหัวข้อใบงาน	4	4	5	13	4.3	ดี
3. ทฤษฎีเบื้องต้นมีเนื้อหาครอบคลุมสำหรับการทดลอง	5	5	5	15	5	ดีมาก
4. ลำดับและวิธีการนำเสนอของใบงานมีความเหมาะสมชัดเจน	5	5	5	15	5	ดีมาก
5. คำชี้แจงลำดับขั้นการทดลองในใบงานมีความชัดเจน	5	5	5	15	5	ดีมาก
6. แบบฝึกหัดในใบงานมีความสอดคล้องกับจุดประสงค์เชิงพฤติกรรมที่ได้ตั้งขึ้น	5	5	5	15	5	ดีมาก
7. ใบงานการทดลองมีลักษณะจูงใจและน่าสนใจเหมาะสำหรับการเรียนรู้	4	5	5	14	4.6	ดีมาก
8. ใบงานสามารถนำไปใช้ในสถานการณ์การเรียนการสอนได้จริง	4	5	5	14	4.6	ดีมาก
สรุปผล	37	39	40	116	4.8	ดีมาก

ผลเฉลี่ยคะแนนระดับความคิดเห็นคือ ดีมาก = 5, ดี = 4, ปานกลาง = 3, น้อย = 2, ควรปรับปรุง = 1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.48 ผลการวิเคราะห์คุณภาพด้านการศึกษา ใบงานที่ 8

ด้านที่ประเมิน	ระดับความคิดเห็น			รวม	ผลเฉลี่ย	ระดับ
	คนที่ 1	คนที่ 2	คนที่ 3			
1. วัตถุประสงค์เชิงพฤติกรรมมีความสอดคล้องกับหัวข้อใบงาน	4	5	5	14	4.6	ดีมาก
2. ทฤษฎีเบื้องต้นมีความเหมาะสมกับหัวข้อใบงาน	5	5	5	15	5	ดีมาก
3. ทฤษฎีเบื้องต้นมีเนื้อหาครอบคลุมสำหรับการทดลอง	5	5	5	15	5	ดีมาก
4. ลำดับและวิธีการนำเสนอของใบงานมีความเหมาะสมชัดเจน	4	4	5	13	4.3	ดี
5. คำชี้แจงลำดับขั้นการทดลองในใบงานมีความชัดเจน	5	4	5	14	4.6	ดีมาก
6. แบบฝึกหัดในใบงานมีความสอดคล้องกับจุดประสงค์เชิงพฤติกรรมที่ได้ตั้งขึ้น	5	5	5	15	5	ดีมาก
7. ใบงานการทดลองมีลักษณะจูงใจและน่าสนใจเหมาะสำหรับการเรียนรู้	4	5	5	14	4.6	ดีมาก
8. ใบงานสามารถนำไปใช้ในสถานการณ์การเรียนการสอนได้จริง	4	5	5	14	4.6	ดีมาก
สรุปผล	36	38	40	114	4.7	ดีมาก

ผลเฉลี่ยคะแนนระดับความคิดเห็นคือ ดีมาก = 5, ดี = 4, ปานกลาง = 3, น้อย = 2, ควรปรับปรุง = 1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.49 ผลการวิเคราะห์คุณภาพด้านการศึกษา ใบงานที่ 9

ด้านที่ประเมิน	ระดับความคิดเห็น			รวม	ผลเฉลี่ย	ระดับ
	คนที่ 1	คนที่ 2	คนที่ 3			
1. วัตถุประสงค์เชิงพฤติกรรมมีความสอดคล้องกับหัวข้อใบงาน	5	5	5	15	5	ดีมาก
2. ทฤษฎีเบื้องต้นมีความเหมาะสมกับหัวข้อใบงาน	5	5	4	14	4.6	ดีมาก
3. ทฤษฎีเบื้องต้นมีเนื้อหาครอบคลุมสำหรับการทดลอง	5	5	4	14	4.6	ดีมาก
4. ลำดับและวิธีการนำเสนอของใบงานมีความเหมาะสมชัดเจน	5	5	5	15	5	ดีมาก
5. คำชี้แจงลำดับขั้นการทดลองในใบงานมีความชัดเจน	4	5	5	14	4.6	ดีมาก
6. แบบฝึกหัดในใบงานมีความสอดคล้องกับจุดประสงค์เชิงพฤติกรรมที่ได้ตั้งขึ้น	4	5	5	14	4.6	ดีมาก
7. ใบงานการทดลองมีลักษณะจูงใจและน่าสนใจเหมาะสำหรับการเรียนรู้	4	5	5	14	4.6	ดีมาก
8. ใบงานสามารถนำไปใช้ในสถานการณ์การเรียนการสอนได้จริง	4	5	5	14	4.6	ดีมาก
สรุปผล	36	40	38	114	4.7	ดีมาก

ผลเฉลี่ยคะแนนระดับความคิดเห็นคือ ดีมาก = 5, ดี = 4, ปานกลาง = 3, น้อย = 2, ควรปรับปรุง = 1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.50 ผลการวิเคราะห์คุณภาพด้านการศึกษา ใบงานที่ 10

ด้านที่ประเมิน	ระดับความคิดเห็น			รวม	ผลเฉลี่ย	ระดับ
	คนที่ 1	คนที่ 2	คนที่ 3			
1. วัตถุประสงค์เชิงพฤติกรรมมีความสอดคล้องกับหัวข้อใบงาน	5	5	5	15	5	ดีมาก
2. ทฤษฎีเบื้องต้นมีความเหมาะสมกับหัวข้อใบงาน	5	5	4	14	4.6	ดีมาก
3. ทฤษฎีเบื้องต้นมีเนื้อหาครอบคลุมสำหรับการทดลอง	5	5	5	15	5	ดีมาก
4. ลำดับและวิธีการนำเสนอของใบงานมีความเหมาะสมชัดเจน	4	5	5	14	4.6	ดีมาก
5. คำชี้แจงลำดับขั้นการทดลองในใบงานมีความชัดเจน	4	5	5	14	4.6	ดีมาก
6. แบบฝึกหัดในใบงานมีความสอดคล้องกับจุดประสงค์เชิงพฤติกรรมที่ได้ตั้งขึ้น	5	5	5	15	5	ดีมาก
7. ใบงานการทดลองมีลักษณะจูงใจและน่าสนใจเหมาะสำหรับการเรียนรู้	4	5	5	14	4.6	ดีมาก
8. ใบงานสามารถนำไปใช้ในสถานการณ์การเรียนการสอนได้จริง	5	5	5	15	5	ดีมาก
สรุปผล	37	40	39	116	4.8	ดีมาก

ผลเฉลี่ยคะแนนระดับความคิดเห็นคือ ดีมาก = 5, ดี = 4, ปานกลาง = 3, น้อย = 2, ควรปรับปรุง = 1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.51 ผลการวิเคราะห์คุณภาพด้านการศึกษา ใบงานที่ 11

ด้านที่ประเมิน	ระดับความคิดเห็น			รวม	ผลเฉลี่ย	ระดับ
	คนที่ 1	คนที่ 2	คนที่ 3			
1. วัตถุประสงค์เชิงพฤติกรรมมีความสอดคล้องกับหัวข้อใบงาน	5	5	5	15	5	ดีมาก
2. ทฤษฎีเบื้องต้นมีความเหมาะสมกับหัวข้อใบงาน	4	5	4	13	4.3	ดี
3. ทฤษฎีเบื้องต้นมีเนื้อหาครอบคลุมสำหรับการทดลอง	5	4	4	13	4.3	ดี
4. ลำดับและวิธีการนำเสนอของใบงานมีความเหมาะสมชัดเจน	5	5	5	15	5	ดีมาก
5. คำชี้แจงลำดับขั้นการทดลองในใบงานมีความชัดเจน	4	4	5	13	4.3	ดี
6. แบบฝึกหัดในใบงานมีความสอดคล้องกับจุดประสงค์เชิงพฤติกรรมที่ได้ตั้งขึ้น	4	5	5	14	4.6	ดีมาก
7. ใบงานการทดลองมีลักษณะจูงใจและน่าสนใจเหมาะสำหรับการเรียนรู้	5	5	5	15	5	ดีมาก
8. ใบงานสามารถนำไปใช้ในสถานการณ์การเรียนการสอนได้จริง	4	5	5	14	4.6	ดีมาก
สรุปผล	36	38	38	112	4.6	ดีมาก

ผลเฉลี่ยคะแนนระดับความคิดเห็นคือ ดีมาก = 5, ดี = 4, ปานกลาง = 3, น้อย = 2, ควรปรับปรุง = 1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.52 ผลการวิเคราะห์คุณภาพด้านการศึกษา ใบงานที่ 12

ด้านที่ประเมิน	ระดับความคิดเห็น			รวม	ผลเฉลี่ย	ระดับ
	คนที่ 1	คนที่ 2	คนที่ 3			
1. วัตถุประสงค์เชิงพฤติกรรมมีความสอดคล้องกับหัวข้อใบงาน	5	5	5	15	5	ดีมาก
2. ทฤษฎีเบื้องต้นมีความเหมาะสมกับหัวข้อใบงาน	4	4	4	12	4	ดี
3. ทฤษฎีเบื้องต้นมีเนื้อหาครอบคลุมสำหรับการทดลอง	5	4	4	13	4.3	ดี
4. ลำดับและวิธีการนำเสนอของใบงานมีความเหมาะสมชัดเจน	5	5	5	15	5	ดีมาก
5. คำชี้แจงลำดับขั้นการทดลองในใบงานมีความชัดเจน	4	5	5	14	4.6	ดีมาก
6. แบบฝึกหัดในใบงานมีความสอดคล้องกับจุดประสงค์เชิงพฤติกรรมที่ได้ตั้งขึ้น	4	5	5	14	4.6	ดีมาก
7. ใบงานการทดลองมีลักษณะจูงใจและน่าสนใจเหมาะสำหรับการเรียนรู้	4	5	5	14	4.6	ดีมาก
8. ใบงานสามารถนำไปใช้ในสถานการณ์การเรียนการสอนได้จริง	4	5	5	14	4.6	ดีมาก
สรุปผล	35	38	38	111	4.5	ดีมาก

ผลเฉลี่ยคะแนนระดับความคิดเห็นคือ ดีมาก = 5, ดี = 4, ปานกลาง = 3, น้อย = 2, ควรปรับปรุง = 1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5
บทสรุป

5.1. สรุป

ชุดฝึกดิจิตอลเบื้องต้นเพื่อการศึกษา เป็นชุดฝึกทดลองที่ประกอบด้วย 2 ส่วนใหญ่ๆคือ ส่วนแรกเป็นส่วนที่ใช้สำหรับฝึกทดลอง และฝึกทักษะในการต่อวงจรดิจิตอล และในส่วนที่สองคือ ส่วนของใบงานการทดลองที่ใช้ประกอบร่วมกับชุดฝึก

ชุดทดลอง จะประกอบด้วยโมดูลทำจากโลหะพับขึ้นรูป, ชุดทดลองนี้ใช้กับแหล่งจ่ายไฟ 220 VAC 50 Hz มีอุปกรณ์ป้องกันอันตรายจากกระแสไฟฟ้าลัดวงจรด้วยฟิวส์, มีสวิตช์ตัดตอนแหล่งจ่ายไฟแบบเปิด-ปิด, มี SOCKET สำหรับเชื่อมต่อวงจรขนาดไม่น้อยกว่า 2 มม., มีชุดแหล่งจ่ายไฟสำหรับการทดลองเป็นแบบไฟกระแสตรง (DC) คงที่ $\pm$5V, $\pm$12V ไม่น้อยกว่า 1A จำนวน 1 ชุด, ส่วนของชุดการแสดงผลแบบ 7-segment, ชุดแสดงผลลอจิก จำนวน 8 หลัก, สวิตช์ลอจิกโพรบ สำหรับตรวจวัดสภาวะลอจิก HIGH/LOW และพัลส์ของสัญญาณ, สวิตช์ควบคุมเพื่อให้สัญญาณพัลส์ หรือสัญญาณนาฬิกา, สวิตช์ลอจิกเป็นลักษณะของ BOUNCE SWITCH จำนวน 8 ชุด, PHOTO BOARD มีจุดเชื่อมต่อวงจรประมาณ 1,500 จุด จำนวน 1 ชุด

ใบงานการทดลองแบ่งออกเป็น 12 ใบงาน ประกอบด้วย ใบงานที่ 1 เรื่อง Basic TTL Logic Gate, ใบงานที่ 2 เรื่อง Exclusive OR Gate และ Exclusive NOR Gate, ใบงานที่ 3 เรื่อง วงจร Transistor Logic, ใบงานที่ 4 เรื่อง Transistor Drive Load, ใบงานที่ 5 เรื่อง การลดรูปฟังก์ชันตรรก, ใบงานที่ 6 เรื่อง ฟลิปฟลอบ, ใบงานที่ 7 เรื่อง วงจรนับอะซิงโครนัส1, ใบงานที่ 8 เรื่องวงจรนับแบบซิงโครนัส, ใบงานที่ 9 เรื่องวงจรเข้ารหัส, ใบงานที่ 10 เรื่อง วงจรถอดรหัส, ใบงานที่ 11 เรื่องIC Binary, ใบงานที่ 12 เรื่อง วงจรเปรียบเทียบ, โดยใบงานทั้งหมดนี้จะเรียงลำดับจากพื้นฐานง่ายๆ ไปจนถึงขั้นประยุกต์ใช้งานที่ยากขึ้น ซึ่งผู้ที่ศึกษาจะสามารถศึกษาและทำความเข้าใจได้ง่ายสามารถนำไปประยุกต์ใช้งานได้จริงได้

ชุดฝึกดิจิตอลเบื้องต้นเพื่อการศึกษานี้ได้รับการประเมินจากผู้ทรงคุณวุฒิ 3 ท่าน และทั้ง 3 ท่านก็ได้ทำการประเมินผลของชุดฝึก และใบงานอยู่ในเกณฑ์ที่ดีมาก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.2. ปัญหาและวิธีการแก้ไข

จากการดำเนินการสร้างและทดสอบโครงงานปรากฏว่ามีปัญหาเกิดขึ้นหลายประการ ซึ่งสามารถสรุปได้ดังนี้

1. **ปัญหา** ความล่าช้าในการออกแบบวงจร เนื่องจากชุดฝึกดิจิตอลเบื้องต้นเพื่อการศึกษานี้เป็นชุดทดลองตั้งแต่ขั้นพื้นฐานจนถึงขั้นประยุกต์ใช้งานทำให้มีเนื้อหาค่อนข้างมากและในส่วนที่เป็นการประยุกต์ใช้งานนั้นจะต้องใช้อุปกรณ์อื่นๆมาประกอบด้วยในวงจร

   วิธีการแก้ไข แบ่งงานกันศึกษาในเรื่องรูปแบบของวงจรและสิ่งที่จะต้องนำมาประยุกต์ที่สามารถใช้ร่วมกับวงจรได้

2. **ปัญหา** การนำลายวงจรมาลอกลงบนแผ่นทองแดง เนื่องจากเวลานำลายวงจรที่ออกแบบมานั้นลงบนแผ่นทองแดงโดยวิธีการต่างๆ เช่นวิธีการรีดด้วยเตารีดโดยใช้ไฟอ่อนๆ พอรีดลงบนแผ่นทองแดงจะมีบางลายที่ติดบ้างไม่ติดบ้าง

   วิธีการแก้ไข นำปากกาเคมีมาเขียนทับลงบนรอยที่ขาดหายไปก็สามารถแก้ไขได้ส่วนหนึ่ง

5.3 แนวทางการพัฒนา

1. เพิ่มชุดทดลองในส่วนของการประยุกต์ใช้งานให้มากขึ้นเพื่อให้ผู้ที่ศึกษาได้นำไปใช้งานได้หลากหลายยิ่งขึ้น
2. เพิ่มขีดความสามารถของชุดฝึกโดยที่เมื่อมีการทดลองต่อวงจรตามใบงานแล้วต่อวงจรไม่ถูกตามใบงานให้มีการแสดงสถานะเมื่อต่อวงจรไม่ถูกต้อง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บรรณานุกรม

นภัทร วัจนเทพินทร์. 2545. **วงจรดิจิตอลและการออกแบบลอจิก.** กรุงเทพฯ : สกายบุ๊กส์.

อนันท์ คัมภิรานนท์. 2548. **เทคนิคดิจิตอล (ภาคปฏิบัติ).** ปทุมธานี : สกายบุ๊กส์.

พันธ์ศักดิ์ พุฒิมานิตพงศ์. 2545. **ทฤษฎีวงจรอิเล็กทรอนิกส์1. กรุงเทพฯ** : ซีเอ็ดยูเคชั่น.

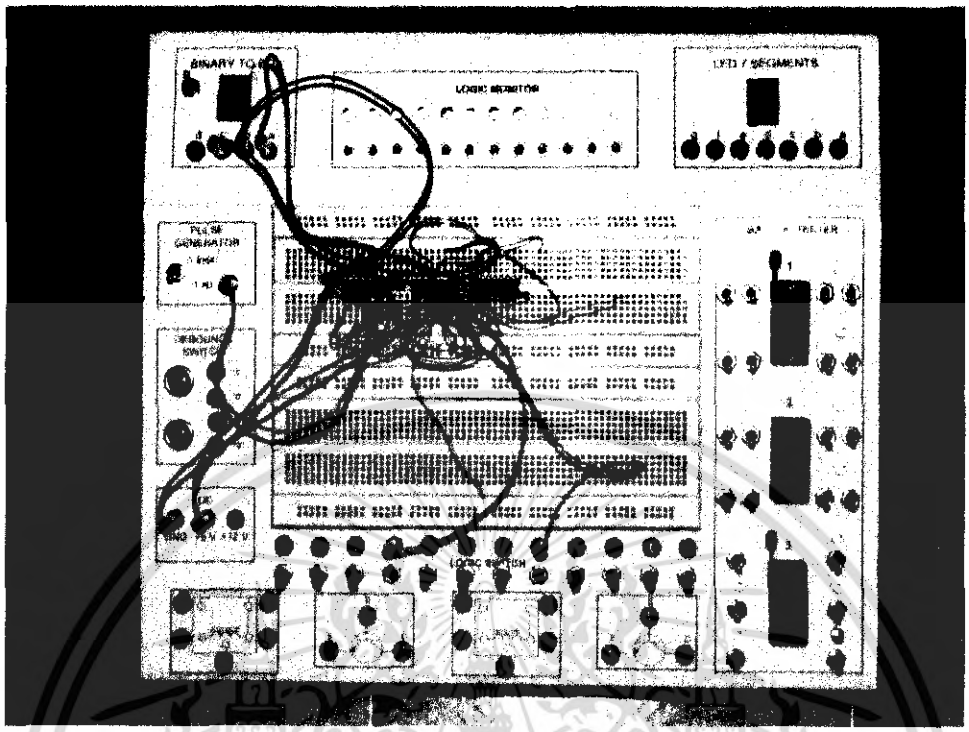
2540. **คู่มือดูซาไอซีฉบับฉับไว. กรุงเทพฯ** : ซีเอ็ดยูเคชั่น.

โรงเรียนแสงทองอีเลคโทรนิคส์. 2546. **การออกแบบแผ่นวงจรพิมพ์ด้วยโปรแกรม Protel 99 SE. กรุงเทพฯ** : ซีเอ็ดยูเคชั่น.

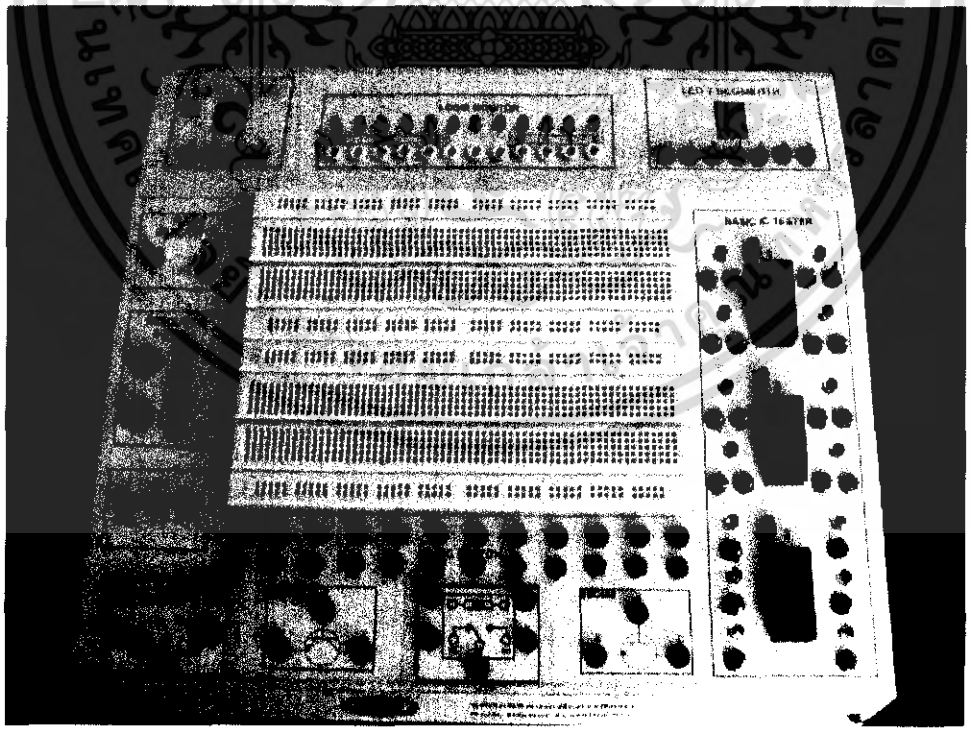
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ก
เครื่องต้นแบบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

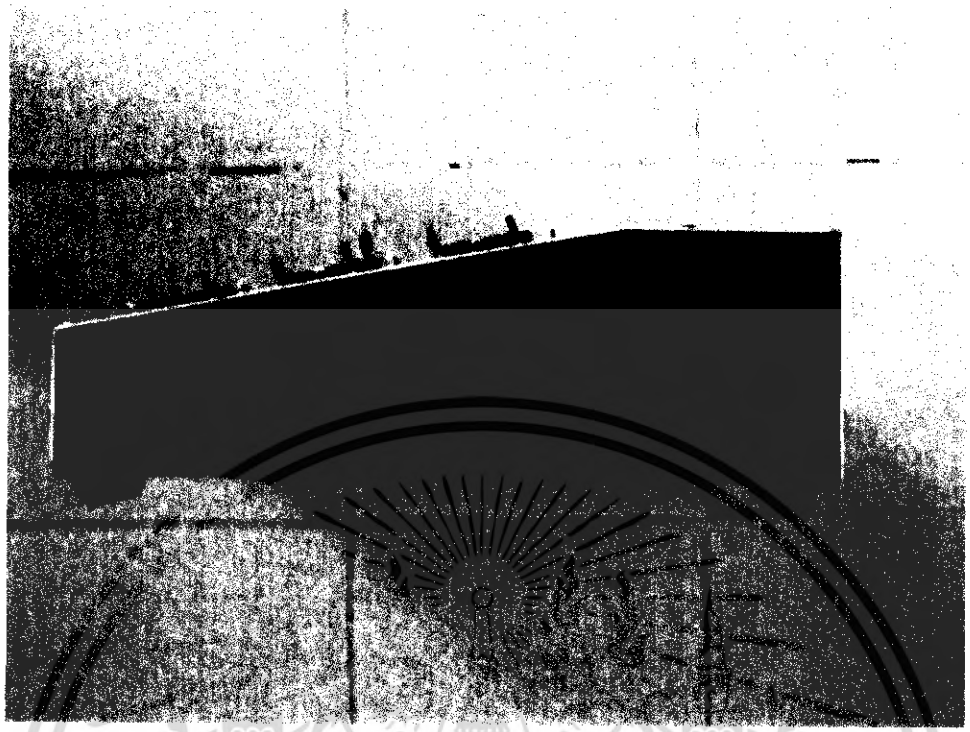


รูปที่ ก.1 การวางอุปกรณ์ส่วนของการแสดงสภาวะการทำงาน

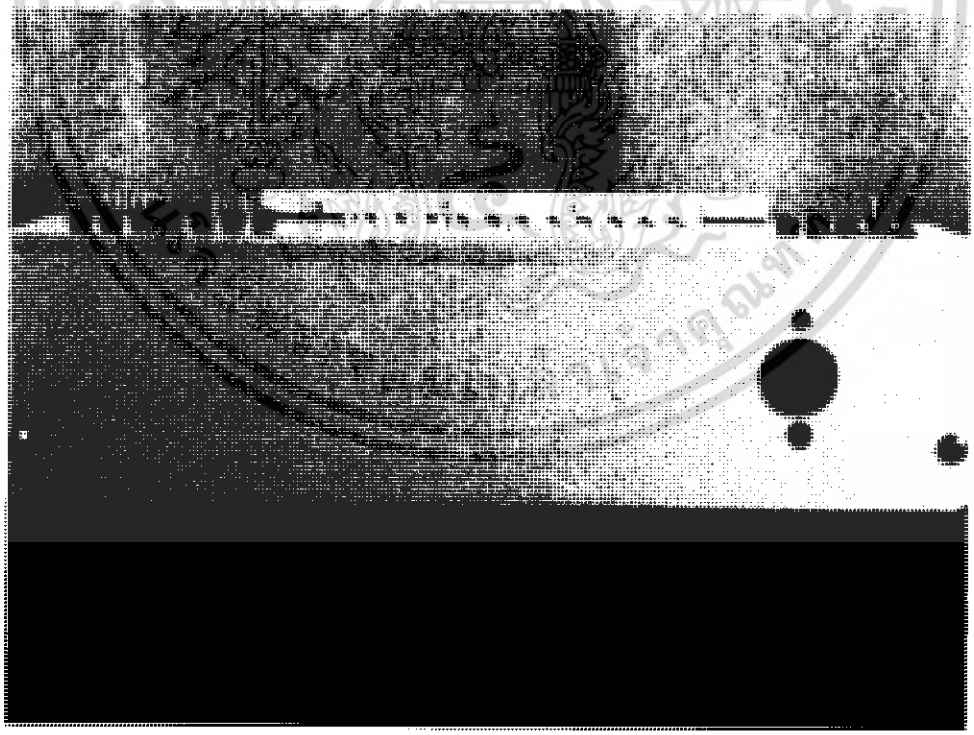


รูปที่ ก.2 การวางอุปกรณ์ส่วนที่ใช้สำหรับฝึกต่อวงจร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

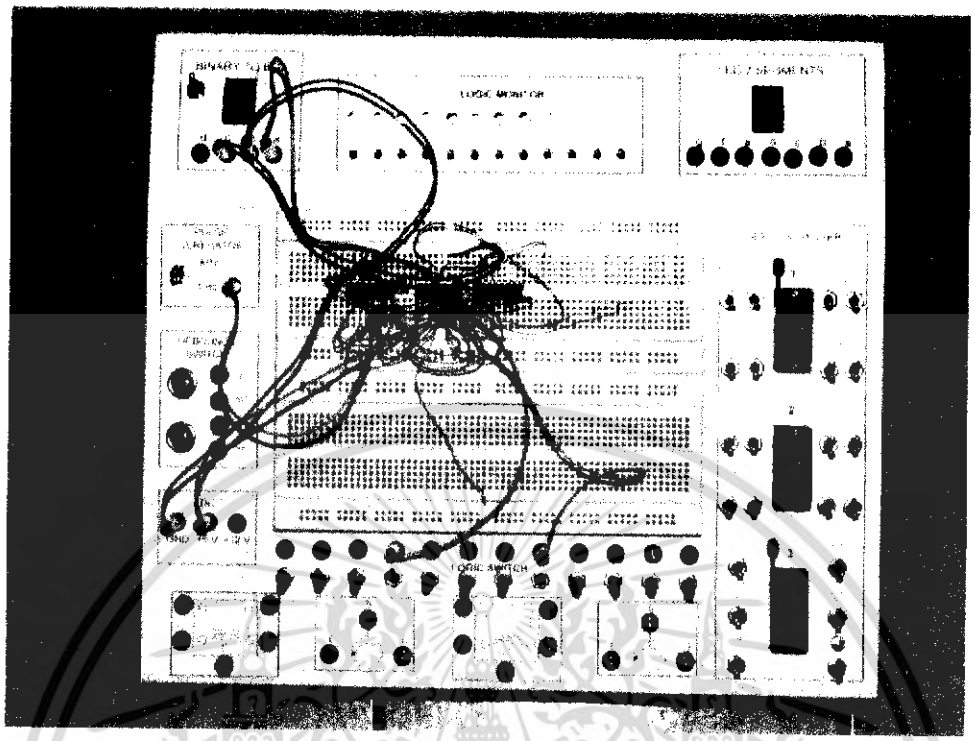


รูปที่ ก.3 ด้านข้างภายนอกของชุดฝึก

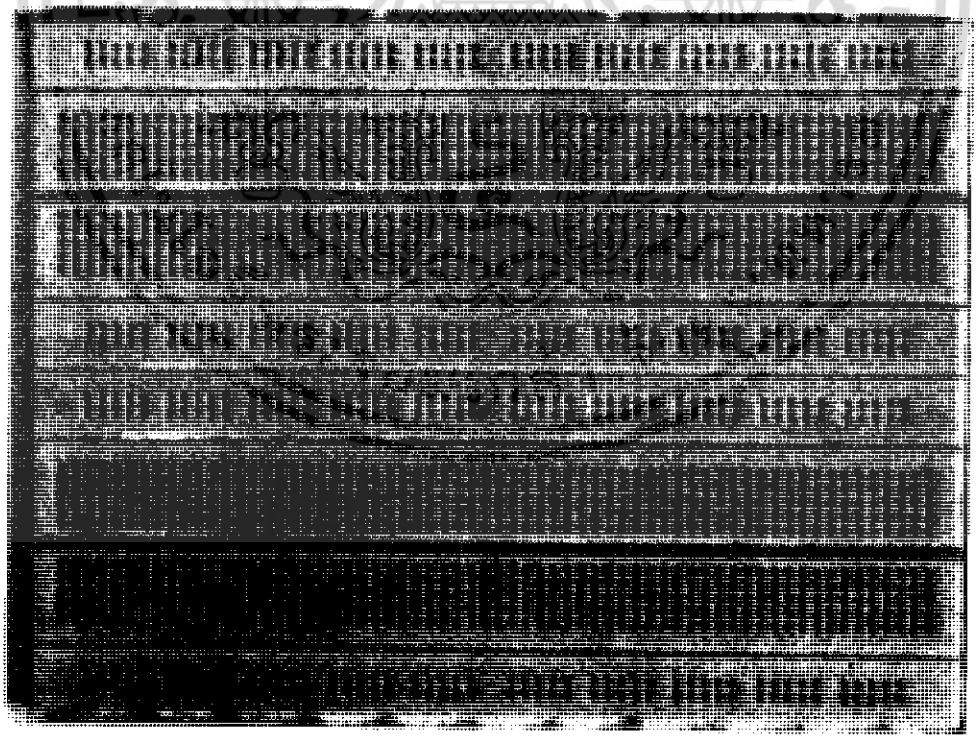


รูปที่ ก.4 ด้านหลังภายนอกของชุดฝึก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ ก.5 ส่วนแสดงสภาวะการทำงาน



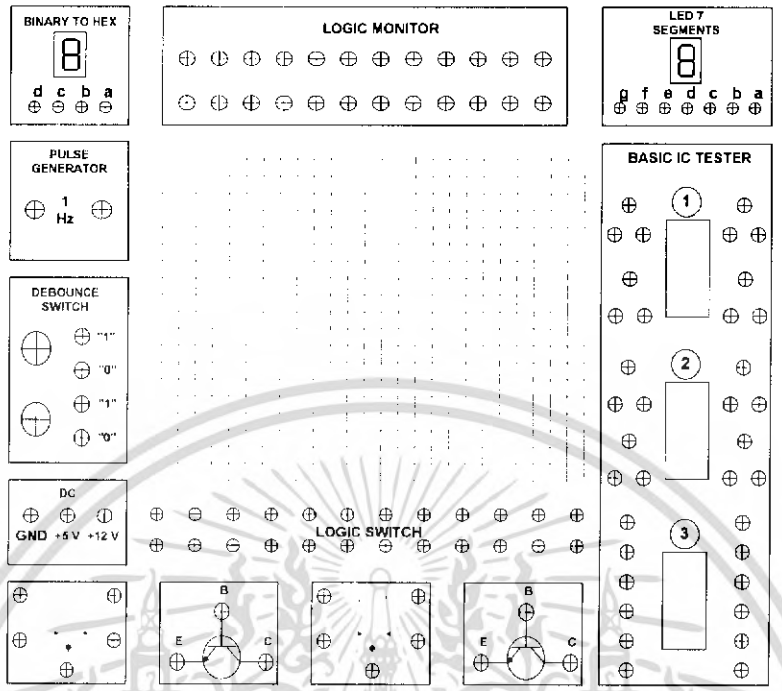
รูปที่ ก.6 ส่วนที่ใช้สำหรับต่อวงจร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ข

รายการอุปกรณ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

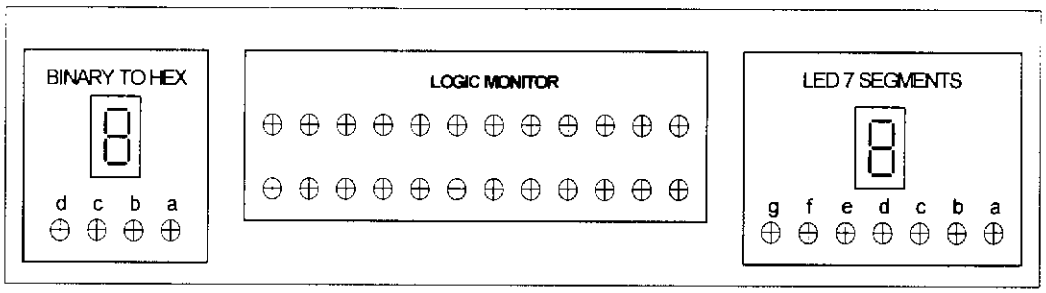


รูปที่ ข.1 การวางอุปกรณ์บนแผงส่วนที่ใช้ในการต่อวงจรชุดฝึกดิจิตอลเบื้องต้นเพื่อการศึกษา

ตารางที่ ข.1 รายการอุปกรณ์ส่วนที่ใช้ในการต่อวงจรชุดฝึกดิจิตอลเบื้องต้นเพื่อการศึกษา

ชื่ออุปกรณ์	รายละเอียด	จำนวน
อุปกรณ์สารกึ่งตัวนำ		
ทรานซิสเตอร์	NPN	2 ตัว
อุปกรณ์ควบคุม		
รีเลย์	12 v	2 ตัว
อุปกรณ์ทดสอบไอซี		
โฟโต้บอร์ด		1 ตัว
ซ็อคเก็ต	14 ขา	3 ตัว
แจ็คตัวผู้		120 ตัว
แจ็คตัวเมีย		60 ตัว
อุปกรณ์ตัดต่อ		
สวิตช์โยก	2 ทาง	27 ตัว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ ข.2 การวางอุปกรณ์บนแผงส่วนที่ใช้ในการแสดงผลชุดฝึกดิจิตอลเบื้องต้นเพื่อการศึกษา

ตารางที่ ข.1 รายการอุปกรณ์ส่วนที่ใช้ในการแสดงผลวงจรชุดฝึกดิจิตอลเบื้องต้นเพื่อการศึกษา

ชื่ออุปกรณ์	รายละเอียด	จำนวน
อุปกรณ์แสดงผลการทำงาน		
หลอดแสดงผล		26 ตัว
7-Segment		2 ตัว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ค

รายละเอียดและคุณสมบัติของอุปกรณ์

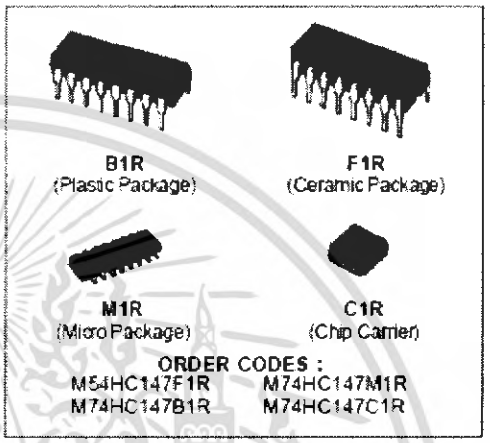
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SGS-THOMSON MICROELECTRONICS

M54HC147
M74HC147

10 TO 4 LINE PRIORITY ENCODER

- HIGH SPEED
  t_{PD} = 15 ns (TYP.) at V_{CC} = 5 V
- LOW POWER DISSIPATION
  I_{CC} = 4 µA (MAX.) at T_A = 25 °C
- HIGH NOISE IMMUNITY
  $V_{NIH} = V_{NIL}$ = 28 % V_{CC} (MIN.)
- OUTPUT DRIVE CAPABILITY
  10 LSTTL LOADS
- SYMMETRICAL OUTPUT IMPEDANCE
  $|I_{OH}| = I_{OL}$ = 4 mA (MIN.)
- BALANCED PROPAGATION DELAYS
  $t_{PLH} = t_{PHL}$
- WIDE OPERATING VOLTAGE RANGE
  V_{CC} (OPR) = 2 V to 6 V
- PIN AND FUNCTION COMPATIBLE
  WITH 54/74LS147



ORDER CODES :

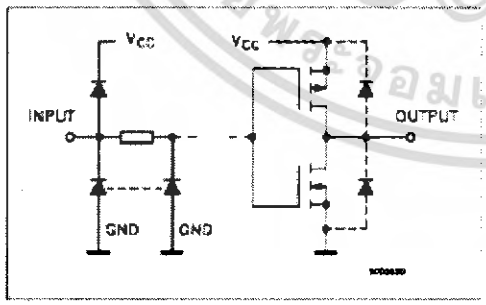
M54HC147F1R	M74HC147M1R
M74HC147B1R	M74HC147C1R

DESCRIPTION

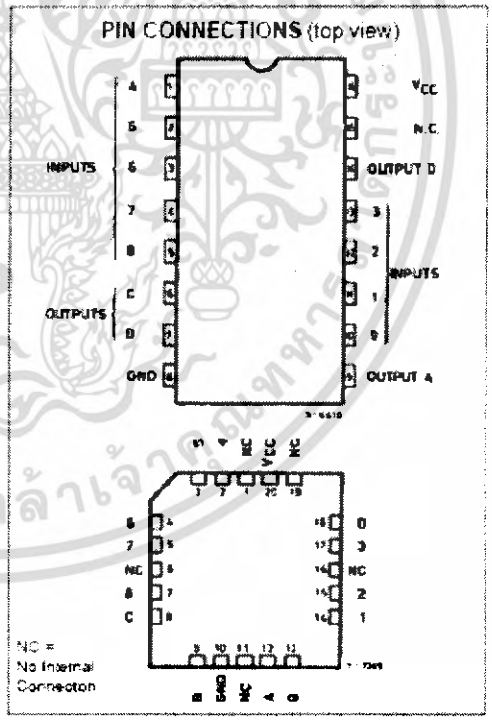
The M54/74HC147 is a high speed CMOS 10 TO 4 LINE PRIORITY ENCODER fabricated in silicon gate C^2MOS technology. It has the same high speed performance of LSTTL combined with true CMOS low power consumption.

This device features priority encoding of the inputs to ensure that only the highest order data line is encoded. Nine input lines are encoded to a four line BCD output. The implied decimal zero condition requires no input condition as zero is encoded when all nine data lines are at high logic level. All data input and outputs are active at the low logic level. All inputs are equipped with protection circuits against static discharge and transient excess voltage.

INPUT AND OUTPUT EQUIVALENT CIRCUIT



PIN CONNECTIONS (top view)



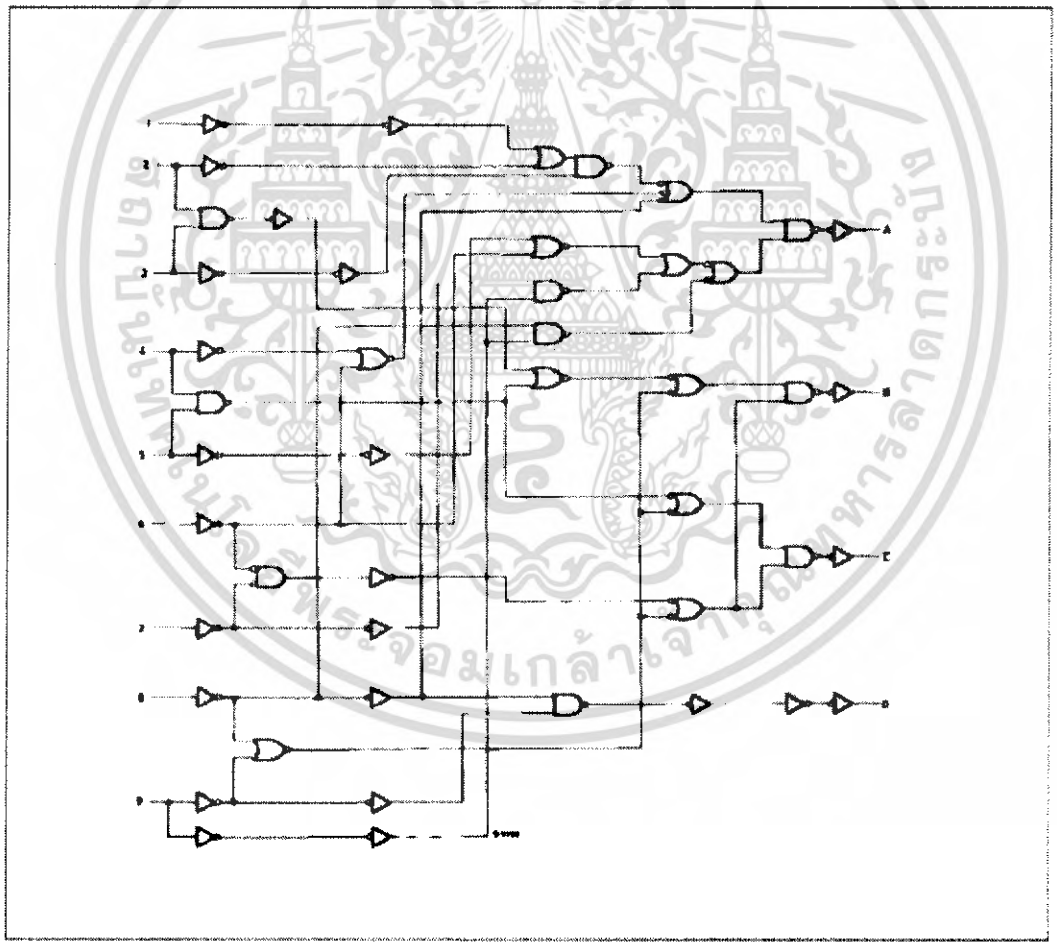
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TRUTH TABLE

INPUTS									OUTPUTS			
1	2	3	4	5	6	7	8	9	D	C	B	A
H	H	H	H	H	H	H	H	H	H	H	H	H
X	X	X	X	X	X	X	X	L	L	H	H	L
X	X	X	X	X	X	X	L	H	L	H	H	H
X	X	X	X	X	X	L	H	H	H	L	L	L
X	X	X	X	X	L	H	H	H	H	L	L	H
X	X	X	X	L	H	H	H	H	H	L	H	L
X	X	X	L	H	H	H	H	H	H	L	H	H
X	X	L	H	H	H	H	H	H	H	H	L	L
X	L	H	H	H	H	H	H	H	H	H	L	H
L	H	H	H	H	H	H	H	H	H	H	H	L

X : Don't Care

LOGIC DIAGRAM



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

National Semiconductor

February 1995

LM555/LM555C Timer

General Description

The LM555 is a highly stable device for generating accurate time delays or oscillation. Additional terminals are provided for triggering or resetting if desired. In the time delay mode of operation, the time is precisely controlled by one external resistor and capacitor. For astable operation as an oscillator, the free running frequency and duty cycle are accurately controlled with two external resistors and one capacitor. The circuit may be triggered and reset on falling waveforms, and the output circuit can source or sink up to 200 mA or drive TTL circuits.

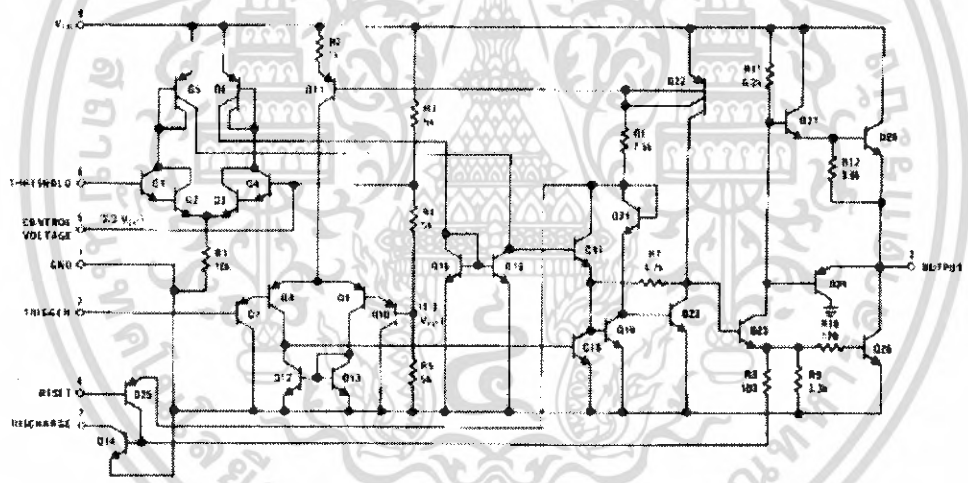
Features

- Direct replacement for SE555/NE555
- Timing from microseconds through hours
- Operates in both astable and monostable modes
- Adjustable duty cycle
- Output can source or sink 200 mA
- Output and supply TTL compatible
- Temperature stability better than 0.005% per °C
- Normally on and normally off output

Applications

- Precision timing
- Pulse generation
- Sequential timing
- Time delay generation
- Pulse width modulation
- Pulse position modulation
- Linear ramp generator

Schematic Diagram



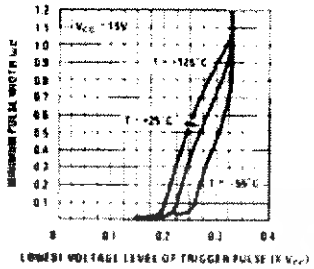
TL/H/7851-1

© 1995 National Semiconductor Corporation

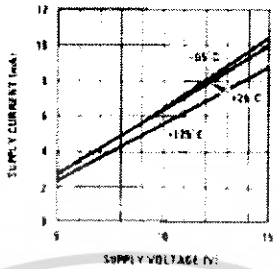
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Performance Characteristics

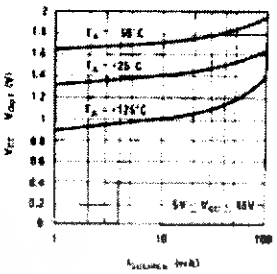
Minimuim Pulse Width Required for Triggering



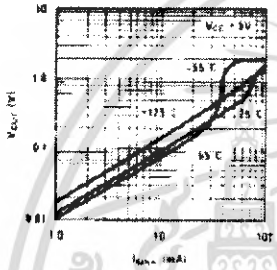
Supply Current vs Supply Voltage



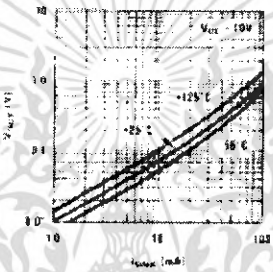
High Output Voltage vs Output Source Current



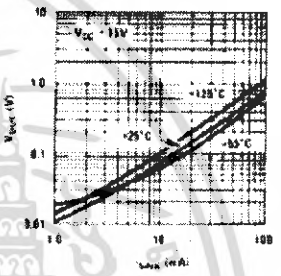
Low Output Voltage vs Output Sink Current



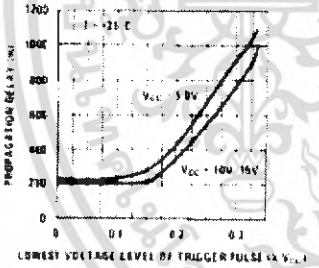
Low Output Voltage vs Output Sink Current



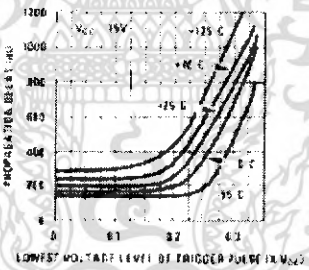
Low Output Voltage vs Output Sink Current



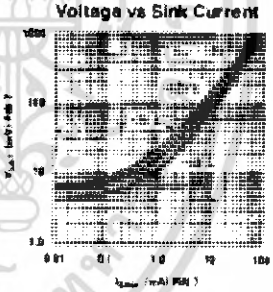
Output Propagation Delay vs Voltage Level of Trigger Pulse



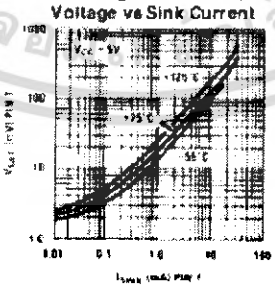
Output Propagation Delay vs Voltage Level of Trigger Pulse



Discharge Translator (Pin 7) Voltage vs Sink Current



Discharge Translator (Pin 7) Voltage vs Sink Current

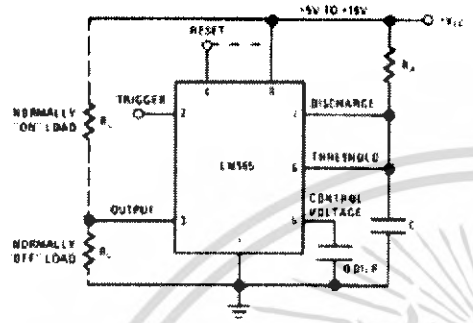


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Applications Information

MONOSTABLE OPERATION

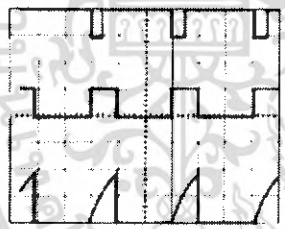
In this mode of operation, the timer functions as a one-shot (*Figure 1*). The external capacitor is initially held discharged by a transistor inside the timer. Upon application of a negative trigger pulse of less than 1/3 V_{CC} to pin 2, the flip-flop is set which both releases the short circuit across the capacitor and drives the output high.



TL/H/7851-5

FIGURE 1. Monostable

The voltage across the capacitor then increases exponentially for a period of $t = 1.1\ R_A\ C$, at the end of which time the voltage equals 2/3 V_{CC}. The comparator then resets the flip-flop which in turn discharges the capacitor and drives the output to its low state. *Figure 2* shows the waveforms generated in this mode of operation. Since the charge and the threshold level of the comparator are both directly proportional to supply voltage, the timing interval is independent of supply.



TL/H/7851-6

V_{CC} = 5V
TIME = 0.1 ms/DIV.
R_A = 9.1 kΩ
C = 0.01 µF

Top Trace: Input 5V/DIV.
Middle Trace: Output 5V/DIV.
Bottom Trace: Capacitor Voltage 2V/DIV.

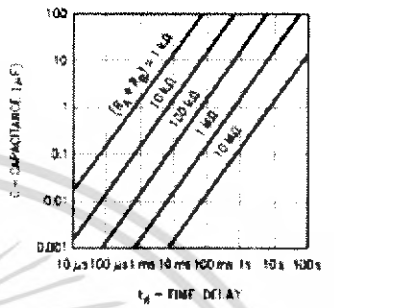
FIGURE 2. Monostable Waveforms

During the timing cycle when the output is high, the further application of a trigger pulse will not affect the circuit so long as the trigger input is returned high at least 10 µs before the end of the timing interval. However the circuit can be reset during this time by the application of a negative pulse to the reset terminal (pin 4). The output will then remain in the low state until a trigger pulse is again applied.

When the reset function is not in use, it is recommended that it be connected to V_{CC} to avoid any possibility of false triggering.

Figure 3 is a nomograph for easy determination of R, C values for various time delays.

NOTE: In monostable operation, the trigger should be driven high before the end of timing cycle.

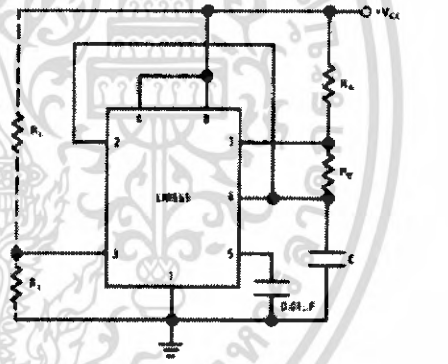


TL/H/7851-7

FIGURE 3. Time Delay

ASTABLE OPERATION

If the circuit is connected as shown in *Figure 4* (pins 2 and 6 connected) it will trigger itself and free run as a multivibrator. The external capacitor charges through $R_A + R_B$ and discharges through R_B. Thus the duty cycle may be precisely set by the ratio of these two resistors.



TL/H/7851-8

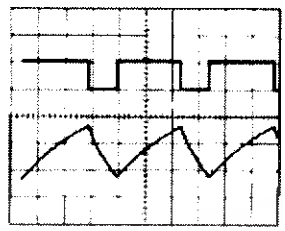
FIGURE 4. Astable

In this mode of operation, the capacitor charges and discharges between 1/3 V_{CC} and 2/3 V_{CC}. As in the triggered mode, the charge and discharge times, and therefore the frequency are independent of the supply voltage.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Applications Information (Continued)

Figure 5 shows the waveforms generated in this mode of operation.



TL/H/7851–9

V_{CC} = 5V — Top Trace: Output 5V/Div.
TIME = 20 μs/Div — Bottom Trace: Capacitor Voltage 1V/Div.
R_A = 3.9 kΩ
R_B = 3 kΩ
C = 0.01 μF

FIGURE 5. Astable Waveforms

The charge time (output high) is given by:

$$t_1 = 0.693 (R_A + R_B) C$$

And the discharge time (output low) by:

$$t_2 = 0.693 (R_B) C$$

Thus the total period is:

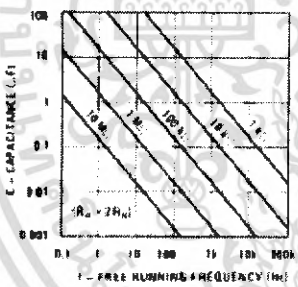
$$T = t_1 + t_2 = 0.693 (R_A + 2R_B) C$$

The frequency of oscillation is:

$$f = \frac{1}{T} = \frac{1.44}{(R_A + 2R_B) C}$$

Figure 6 may be used for quick determination of these RC values.

The duty cycle is: $D = \frac{R_B}{R_A + 2R_B}$

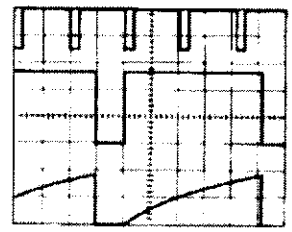


TL/H/7851–10

FIGURE 6. Free Running Frequency

FREQUENCY DIVIDER

The monostable circuit of *Figure 1* can be used as a frequency divider by adjusting the length of the timing cycle. *Figure 7* shows the waveforms generated in a divide by three circuit.



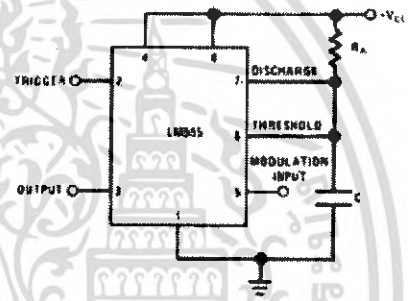
TL/H/7851–11

V_{CC} = 5V — Top Trace: Input 4V/Div.
TIME = 20 μs/Div — Middle Trace: Output 2V/Div.
R_A = 9.1 kΩ — Bottom Trace: Capacitor 2V/Div.
C = 0.01 μF

FIGURE 7. Frequency Divider

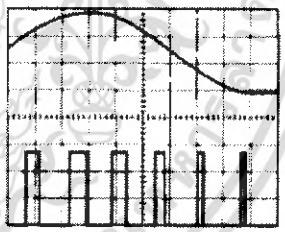
PULSE WIDTH MODULATOR

When the timer is connected in the monostable mode and triggered with a continuous pulse train, the output pulse width can be modulated by a signal applied to pin 5. *Figure 8* shows the circuit, and in *Figure 9* are some waveform examples.



TL/H/7851–12

FIGURE 8. Pulse Width Modulator



TL/H/7851–13

V_{CC} = 5V — Top Trace: Modulation 1V/Div.
TIME = 0.2 ms/Div — Bottom Trace: Output Voltage 2V/Div.
R_A = 9.1 kΩ
C = 0.01 μF

FIGURE 9. Pulse Width Modulator

PULSE POSITION MODULATOR

This application uses the timer connected for astable operation, as in *Figure 10*, with a modulating signal again applied to the control voltage terminal. The pulse position varies with the modulating signal, since the threshold voltage and hence the time delay is varied. *Figure 11* shows the waveforms generated for a triangle wave modulation signal.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Applications Information (Continued)

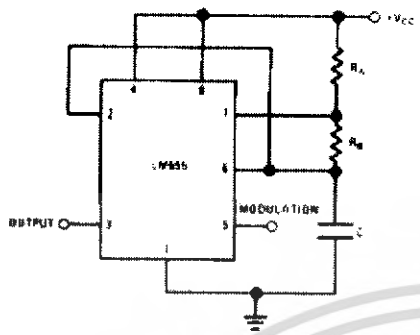


FIGURE 10. Pulse Position Modulator

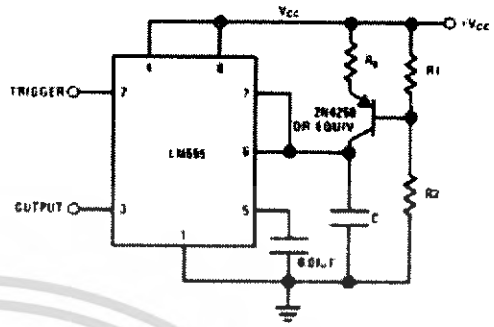
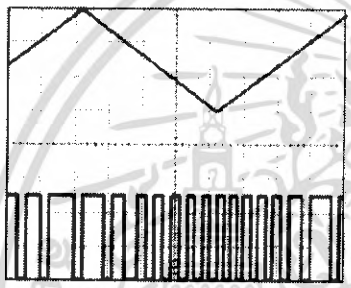


FIGURE 12

Figure 13 shows waveforms generated by the linear ramp. The time interval is given by:

$$T = \frac{2/3\, V_{CC}\, R_E (R_1 - R_2)\, C}{R_1 V_{CC} - V_{BE}(R_1 - R_2)}$$

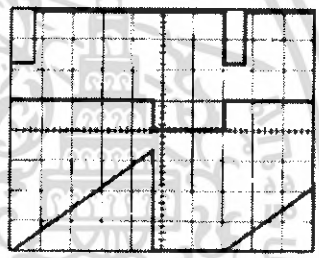
$$V_{BE} \approx 0.6V$$



V_{CC} = 5V
TIME = 0.1 ms/Div.
R_A = 3.9 kΩ
R_B = 3 kΩ
C = 0.01 µF

Top Trace: Modulation Input 1V/Div
Bottom Trace: Output 2V/Div.

FIGURE 11. Pulse Position Modulator



V_{CC} = 5V
TIME = 20 µs/Div
R_1 = 47 kΩ
R_2 = 100 kΩ
R_E = 2.7 kΩ
C = 0.01 µF

Top Trace: Input 3V/Div.
Middle Trace: Output 5V/Div
Bottom Trace: Capacitor Voltage 1V/Div

FIGURE 13. Linear Ramp

LINEAR RAMP

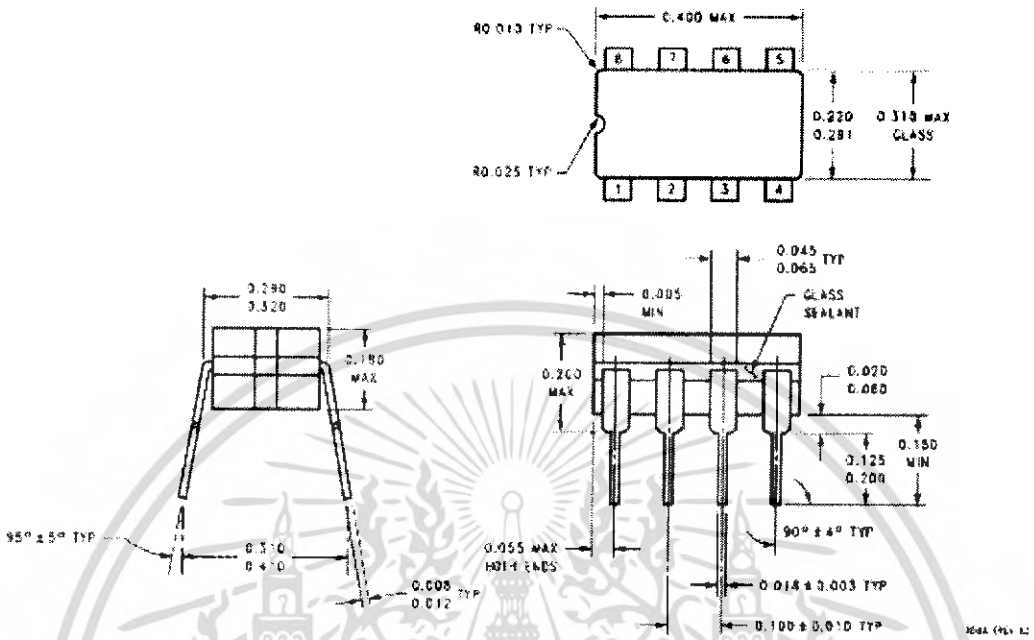
When the pullup resistor, R_A, in the monostable circuit is replaced by a constant current source, a linear ramp is generated. *Figure 12* shows a circuit configuration that will perform this function.

50% DUTY CYCLE OSCILLATOR

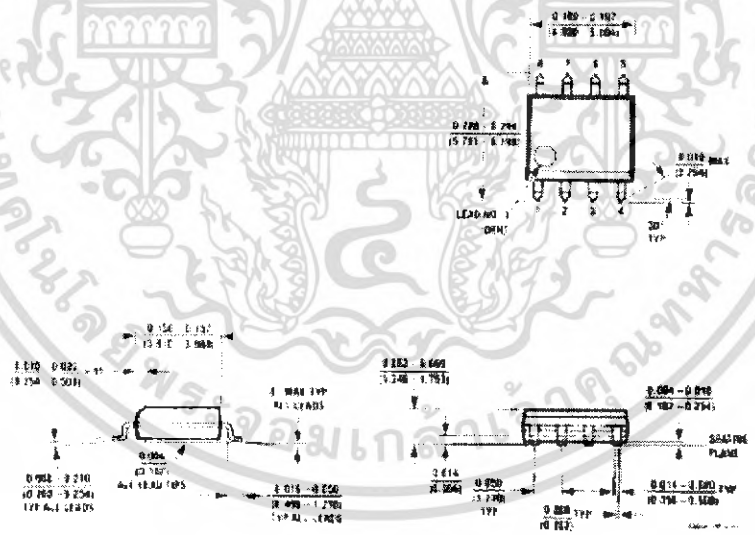
For a 50% duty cycle, the resistors R_A and R_B may be connected as in *Figure 14*. The time period for the out-

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Physical Dimensions inches (millimeters) (Continued)



Ceramic Dual-In-Line Package (J)
Order Number LM556J or LM555CJ
NS Package Number J08A



Small Outline Package (M)
Order Number LM555CM
NS Package Number M08A

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MOTOROLA
SEMICONDUCTOR
TECHNICAL DATA

MC14495-1

CMOS MSI

(LOW-POWER COMPLEMENTARY MOS)

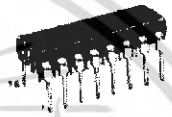
HEXADECIMAL-TO-SEVEN SEGMENT LATCH/DECODER LED DRIVER

HEXADECIMAL-TO-SEVEN SEGMENT LATCH/ DECODER LED DRIVER

The MC14495-1 is constructed with CMOS enhancement-mode devices and NPN bipolar output drivers in a monolithic structure. The circuit provides the functions of a 4-bit storage latch, the decoder is implemented utilizing a mask-programmable ROM. With a 5 volt power supply, it can be used without resistor interface to drive seven segment LEDs. The series output resistors of, typically, 290 ohms are internal to the device.

Applications include MPU systems display driver, instrument display driver, computer/calculator display driver, clock/pot display driver, and various clock, watch, and timer uses.

- Low Logic Circuit Power Dissipation
- High Current Sourcing Outputs with Internal Limiting Resistors
- Latch Storage of Code
- Supply Voltage Range = 4.5 to 18 V
- CMOS Input Switching Levels
- Standard ROM Provides Hex to Seven Segment Decoding
- Other ROM Options Available upon Request (Contact your Motorola Sales Office)
- Chip Complexity: 187 FETs plus 9 NPNs or 49 Equivalent Gates

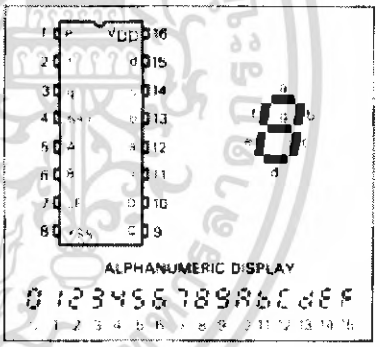


P SUFFIX
PLASTIC DIP
CASE 648

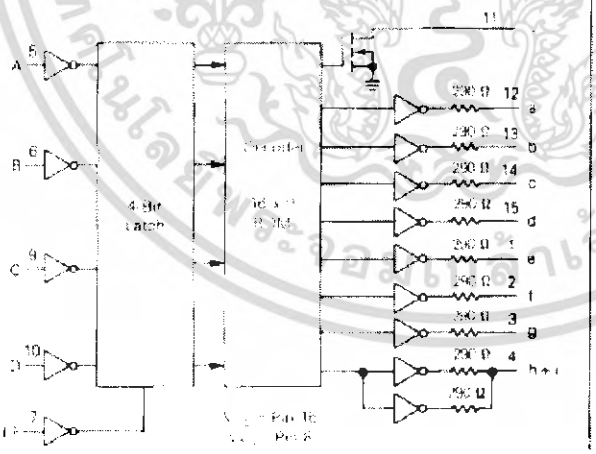
DW SUFFIX
SOG
CASE 751C

ORDERING INFORMATION

MC14495P1	Plastic DIP
MC14495DW1	SOG Package



BLOCK DIAGRAM



TRUTH TABLE (LE = LOW)

INPUTS				OUTPUTS							
D	C	B	A	a	b	c	d	e	f	g	h.d.p.	DISPLAY
0	0	0	0	1	1	1	1	1	1	0	0	0
0	0	0	1	0	1	1	0	0	0	0	0	1
0	0	1	0	1	1	0	1	1	0	1	0	2
0	0	1	1	1	1	1	1	0	0	1	0	3
0	1	0	0	0	1	1	0	0	1	1	0	4
0	1	0	1	1	0	1	1	0	1	1	0	5
0	1	1	0	1	0	1	1	1	1	1	0	6
0	1	1	1	1	1	1	0	0	0	0	0	7
1	0	0	0	1	1	1	1	1	1	1	0	8
1	0	0	1	1	1	1	0	0	1	1	0	9
1	0	1	0	1	1	1	0	1	1	1	0	A
1	0	1	1	0	0	1	1	1	1	1	0	b
1	1	0	0	1	0	0	1	1	1	0	0	C
1	1	0	1	0	1	1	1	1	0	1	0	d
1	1	1	0	1	0	0	1	1	1	1	0	E
1	1	1	1	1	0	0	0	1	1	1	0	F

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

INPUT/OUTPUT FUNCTIONS

SEGMENT DRIVER (a, b, c, d, e, f, g, h = i; PINS 12, 13, 14, 15, 1, 2, 3, 4)

The segment drivers are emitter-follower NPN transistors. To limit the output current, a resistor, typically 290 ohms, is integrated internally at each output. Therefore, external resistors are not necessary when driving an LED at the supply voltage of $V_{DD} = 5.0$ volts.

OUTPUT (j; PIN 11)

This open-drain output is activated (goes low) whenever inputs A, B, C, and D are all set to a logic one. Otherwise the output is in the high impedance state. See the truth table.

INPUT DATA (A, B, C, D; PINS 5, 6, 9, 10)

The inputs A, B, C, and D are fed to a 4 bit latch which is controlled by the Latch Enable input.

LATCH ENABLE (LE; PIN 7)

The data on inputs A, B, C and D will pass through the latch and will be decoded immediately when LE is low. In this mode of operation the circuit is performing the function of a conventional decoder/driver. The data may be loaded into the latch when LE = low and will be latched with the rising edge of LE. The data will remain stored as long as LE is high.

SWITCHING WAVEFORMS

Figure 1

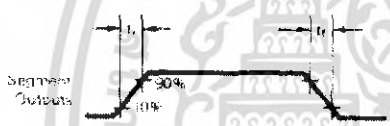


Figure 2

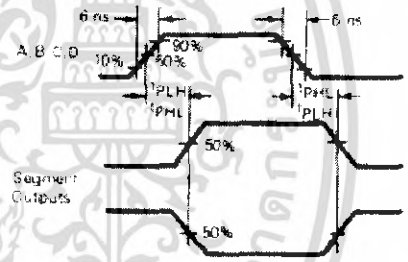


Figure 3

Figure 4

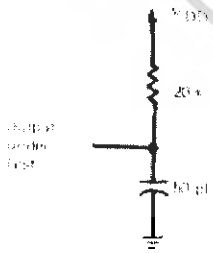
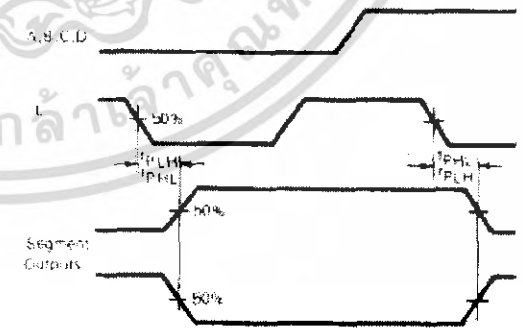


Figure 5



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SWITCHING WAVEFORMS

Figure 6

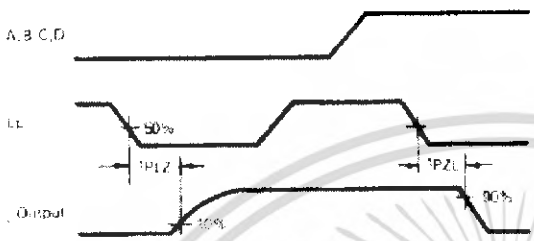
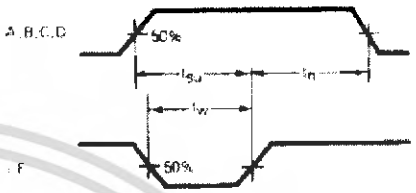
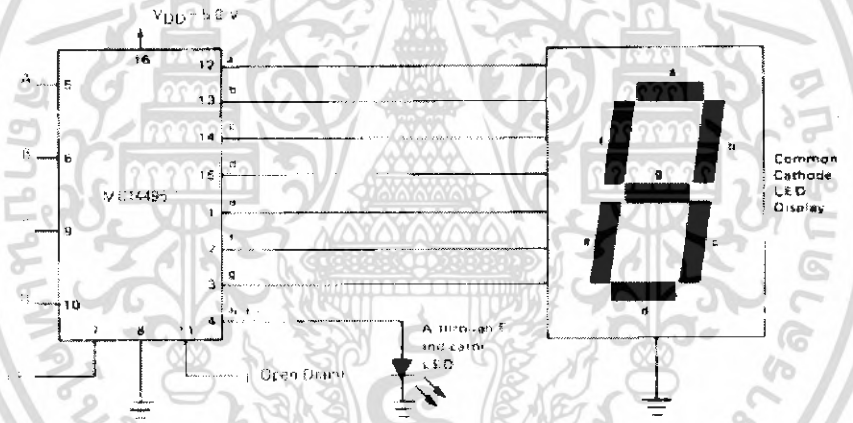


Figure 7



TYPICAL CIRCUIT @ V_{DD} = 5.0 V



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Order this document by ULN2803/D

MOTOROLA

Octal High Voltage, High Current Darlington Transistor Arrays

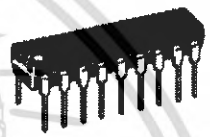
ULN2803
ULN2804

OCTAL PERIPHERAL DRIVER ARRAYS

SEMICONDUCTOR TECHNICAL DATA

The eight NPN Darlington connected transistors in this family of arrays are ideally suited for interfacing between low logic level digital circuitry (such as TTL, CMOS or PMOS/NMOS) and the higher current/voltage requirements of lamps, relays, printer hammers or other similar loads for a broad range of computer, industrial, and consumer applications. All devices feature open–collector outputs and free wheeling clamp diodes for transient suppression.

The ULN2803 is designed to be compatible with standard TTL families while the ULN2804 is optimized for 6 to 15 volt high level CMOS or PMOS.



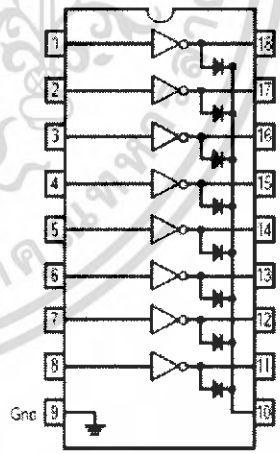
A SUFFIX
PLASTIC PACKAGE
CASE 707

MAXIMUM RATINGS (T_A = 25°C and rating apply to any one device in the package, unless otherwise noted.)

Rating	Symbol	Value	Unit
Output Voltage	V_O	50	V
Input Voltage (Except ULN2801)	V_I	30	V
Collector Current – Continuous	I_C	500	mA
Base Current – Continuous	I_B	25	mA
Operating Ambient Temperature Range	T_A	0 to +70	°C
Storage Temperature Range	T_{stg}	–55 to +150	°C
Junction Temperature	T_J	125	°C

$R_{\theta JA}$ = 55°C/W
Do not exceed maximum current limit per driver.

PIN CONNECTIONS



ORDERING INFORMATION

Device	Characteristics		
	Input Compatibility	$V_{CE(Max)}$/$I_{C(Max)}$	Operating Temperature Range
ULN2803A ULN2804A	TTL, 5.0 V CMOS 6 to 15 V CMOS, PMOS	50 V/500 mA	T_A = 0 to + 70°C

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ULN2803 ULN2804

TEST FIGURES

(See Figure Numbers in Electrical Characteristics Table)

Figure 1.

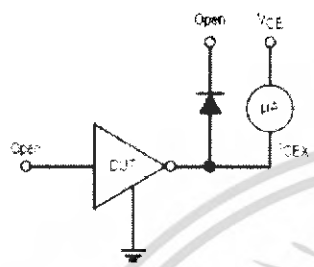


Figure 2.

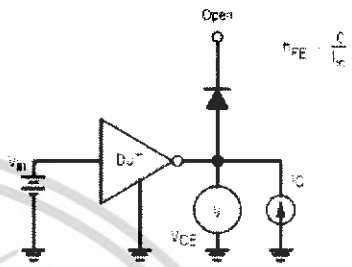


Figure 3.

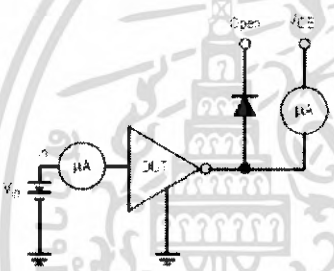


Figure 4.

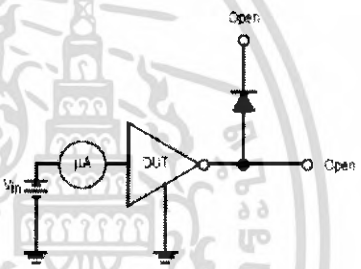


Figure 5.

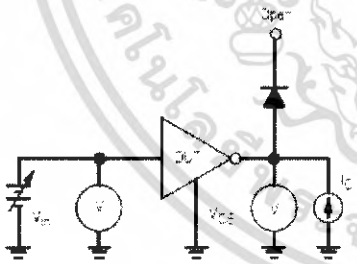


Figure 6.

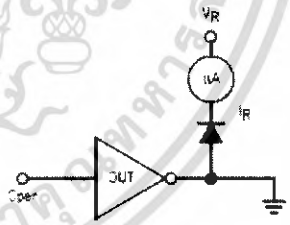
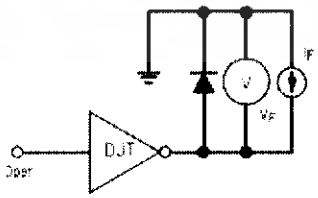


Figure 7.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TYPICAL CHARACTERISTIC CURVES – T_A = 25°C, unless otherwise noted

Output Characteristics

Figure 8. Output Current versus Saturation Voltage

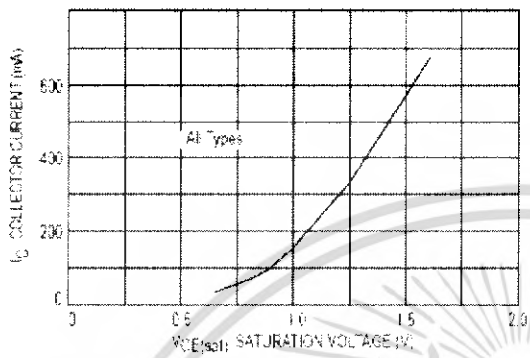
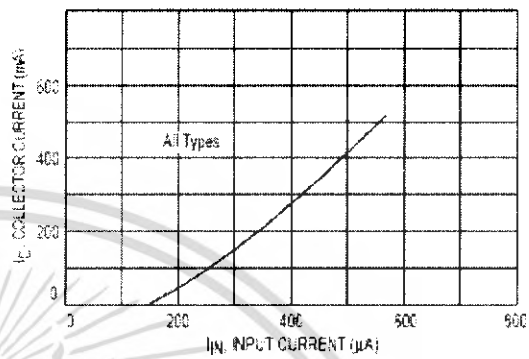


Figure 9. Output Current versus Input Current



Input Characteristics

Figure 10. ULN2803 Input Current versus Input Voltage

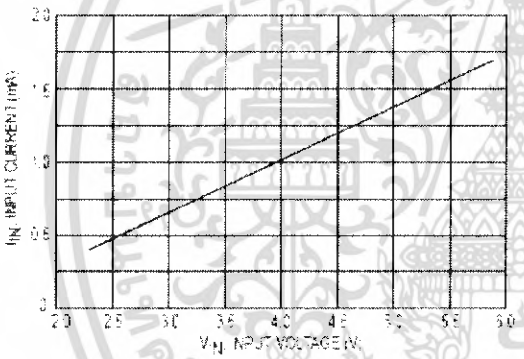


Figure 11. ULN2804 Input Current versus Input Voltage

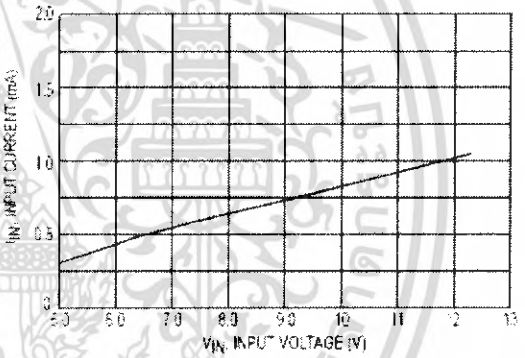
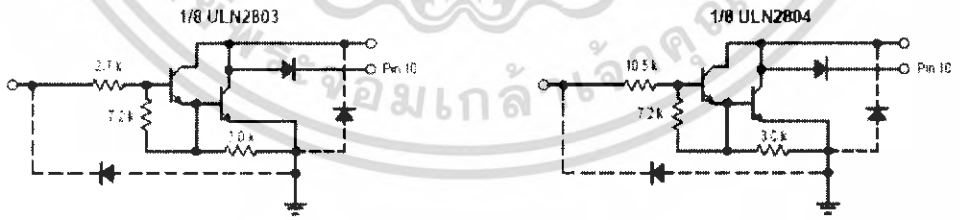


Figure 12. Representative Schematic Diagrams



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ง

หนังสือเชิญผู้ทรงคุณวุฒิ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ที่ ศธ 0524.04(5)/[illegible]

ภาควิชาครุศาสตร์วิศวกรรม
คณะครุศาสตร์อุตสาหกรรม
สถาบันเทคโนโลยีพระจอมเกล้า
เจ้าคุณทหารลาดกระบัง ถนนฉลองกรุง
แขวงลำปลาทิว เขตลาดกระบัง กทม. 10520

13 มีนาคม 2549

เรื่อง ขอเชิญเป็นอาจารย์ผู้ทรงคุณวุฒิ ประเมินชุดฝึก

เรียน อาจารย์ทนง สุขกมล

ด้วยภาควิชาครุศาสตร์วิศวกรรม คณะครุศาสตร์อุตสาหกรรม สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง พิจารณาแล้วเห็นว่าท่านเป็นผู้มีความรู้ ความสามารถ และมีประสบการณ์ ที่เป็นประโยชน์ในการจัดทำโครงงานการสร้างชุดฝึกทักษะของนักศึกษาเป็นอย่างยิ่ง จึงมีความประสงค์เรียนเชิญให้เป็นผู้ทรงคุณวุฒิประเมินชุดฝึก ในหัวข้อโครงงาน "ชุดฝึกดิจิตอลเบื้องต้นเพื่อการศึกษา" ของนักศึกษาชั้นปีที่ 2 สาขาวิชาเทคโนโลยีการวัดคุมทางอุตสาหกรรม โดยมีนักศึกษาดำเนินการจัดทำดังนี้

1. นายปฏิพัทธ์ ชานานันท์ รหัสประจำตัว 47035353
2. นายอดิศร สุดใจ รหัสประจำตัว 47035374

จึงเรียนมาเพื่อโปรดพิจารณา และหวังเป็นอย่างยิ่งว่าจะได้รับความร่วมมือจากท่าน และขอขอบพระคุณมา ณ โอกาสนี้

ขอแสดงความนับถือ

(ผู้ช่วยศาสตราจารย์สุรสิทธิ์ ราตรี)
หัวหน้าภาควิชาครุศาสตร์วิศวกรรม

ภาควิชาครุศาสตร์วิศวกรรม
โทรศัพท์ 0-2326-4322
โทรสาร 0-2326-4322

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ที่ ศธ 0524.04(5)/ [illegible]

ภาควิชาครุศาสตร์วิศวกรรม
คณะครุศาสตร์อุตสาหกรรม
สถาบันเทคโนโลยีพระจอมเกล้า
เจ้าคุณทหารลาดกระบัง ถนนฉลองกรุง
แขวงลำปลาทิว เขตลาดกระบัง กทม. 10520

13 มีนาคม 2549

เรื่อง ขอเชิญเป็นอาจารย์ผู้ทรงคุณวุฒิ ประเมินชุดฝึก

เรียน อาจารย์กฤษณพล จันพิสิทธิ์

ด้วยภาควิชาครุศาสตร์วิศวกรรม คณะครุศาสตร์อุตสาหกรรม สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ทัศนะและเห็นว่าท่านเป็นผู้มีความรู้ ความชำนาญ และมีประสบการณ์ ที่เป็นประโยชน์ในการจัดทำโครงงานการสร้างชุดทดลองเพื่อการสอนของนักศึกษาเป็นอย่างยิ่ง จึงมีความประสงค์เรียนเชิญให้ท่านเป็นผู้ทรงคุณวุฒิประเมินชุดฝึก ในหัวข้อโครงงาน "ชุดฝึกดิจิตอลเบื้องต้นเพื่อการศึกษา" ของนักศึกษาชั้นปีที่ 2 สาขาวิชาเทคโนโลยีการวัดคุมทางอุตสาหกรรม โดยมีนักศึกษาดำเนินการจัดทำดังนี้

1. นายปฏิพัทธ์ ชานานันท์ รหัสประจำตัว 47035353
2. นายอดิศร สุดใจ รหัสประจำตัว 47035374

จึงเรียนมาเพื่อโปรดพิจารณา และหวังเป็นอย่างยิ่งว่าจะได้รับความร่วมมือจากท่าน และขอขอบพระคุณมา ณ โอกาสนี้

ขอแสดงความนับถือ

(ผู้ช่วยศาสตราจารย์สุรสิทธิ์ วาตรี)
หัวหน้าภาควิชาครุศาสตร์วิศวกรรม

ภาควิชาครุศาสตร์วิศวกรรม
โทรศัพท์ 0-2326-4322
โทรสาร. 0-2326-4322

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ที่ ศธ 0524.04(5)/[illegible]

ภาควิชาครุศาสตร์วิศวกรรม
คณะครุศาสตร์อุตสาหกรรม
สถาบันเทคโนโลยีพระจอมเกล้า
เจ้าคุณทหารลาดกระบัง ฉบับตลองหรุง
แขวงลำปำหัว เขตลาดกระบัง กทม. 10520

13 มีนาคม 2549

เรื่อง ขอเชิญเป็นอาจารย์ผู้ทรงคุณวุฒิประเมินชุดฝึก

เรียน อาจารย์ธัญญานรณ์ แซ่ตั้ง

ด้วยภาควิชาครุศาสตร์วิศวกรรม คณะครุศาสตร์อุตสาหกรรม สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง พิจารณาแล้วเห็นว่าท่านเป็นผู้มีความรู้ ความสามารถ และมีประสบการณ์ ที่เป็นประโยชน์ในการจัดทำโครงงานการสร้างอุปกรณ์เพื่อการสอนของนักศึกษาเป็นอย่างยิ่ง จึงมีความประสงค์เรียนเชิญให้เป็นผู้ทรงคุณวุฒิประเมินชุดฝึก ในหัวข้อโครงงาน "ชุดฝึกดิจิตอลเบื้องต้นเพื่อการศึกษา" ของนักศึกษาชั้นปีที่ 2 สาขาวิชาเทคโนโลยีการวัดคุมทางอุตสาหกรรม โดยมีนักศึกษาดำเนินการจัดทำดังนี้

1. นายปฏิพัทธ์ ขวนงันท์ รหัสประจำตัว 47035353
2. นายอดิศร สุดใจ รหัสประจำตัว 47035374

จึงเรียนมาเพื่อโปรดพิจารณา และหวังเป็นอย่างยิ่งว่าจะได้รับความร่วมมือจากท่าน และขอขอบพระคุณมา ณ โอกาสนี้

ขอแสดงความนับถือ

(ผู้ช่วยศาสตราจารย์สุรสิทธิ์ ราสรี)
หัวหน้าภาควิชาครุศาสตร์วิศวกรรม

ภาควิชาครุศาสตร์วิศวกรรม
โทรศัพท์ 0-2326-4322
โทรสาร 0-2326-4323

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก จ
ใบงาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ใบงานที่ 1

Basic TTL Logic Gate

วัตถุประสงค์

1. เพื่อศึกษาคุณสมบัติของ IC TTL ที่ทำหน้าที่เป็น Logic Gate เบื้องต้น

จุดประสงค์เชิงพฤติกรรม (เพื่อให้นักเรียนสามารถ)

1. ประกอบวงจรเกตทางตรรกพื้นฐาน
2. ตรวจสอบการทำงานของวงจรเกตทางตรรกพื้นฐาน
3. ทดลองและบันทึกค่าเอาต์พุตลงในตารางความจริง

ทฤษฎีเบื้องต้น

ในการใช้งานจริงทางด้านวงจรดิจิตอล จะใช้วงจรเกตต่างๆในรูปของวงจรรวมที่เป็นไอซีที่บริษัทต่างๆผลิตออกมามากมาย ตั้งแต่เกตพื้นฐานไปจนถึงเกตต่างๆที่มีความสลับซับซ้อน ซึ่งจะสะดวกต่อการนำไปใช้งาน โดยปกติแล้ว Digital IC จะถูกแบ่งออกเป็นตระกูลต่างๆมากมาย แต่ที่นิยมใช้กัน และพบเห็นกันได้แก่ TTL และCMOS เป็นต้น สำหรับใบงานที่ 1 นี้จะใช้ IC TTLในการทดลองใบงาน

กลุ่มของทีทีแอล

ทีทีแอลมาตรฐาน ขึ้นต้นด้วย 54 หรือ 74 ความถี่ใช้งานสูงสุด 20 MHz

ทีทีแอลกำลังสูญเสียต่ำ ขึ้นต้นด้วย 54L หรือ 74L มีกำลังไฟฟ้าสูญเสียต่ำกว่าแบบมาตรฐาน 10 เท่า แต่มีความเร็วต่ำสุด

ทีทีแอลความเร็วสูง ขึ้นต้นด้วย 54H หรือ 74H มีความเร็วถึง 6ns แต่มีกำลังไฟฟ้าสูญเสียมากกว่าแบบมาตรฐาน

ชอตต์กีกำลังต่ำ ขึ้นต้นด้วย 74LS กำลังไฟฟ้าต่ำและมีความเร็วในการทำงานสูงกว่า 74H

แอดวานซ์ชอตต์กีกำลังต่ำทีทีแอล ขึ้นต้นด้วย 74ALS เป็นรุ่นที่พัฒนาต่อจาก 74LS กินกำลังไฟฟ้าต่ำ เหลือเพียง 1 mW ต่อเกต และมีเวลาหน่วงเพียง 4 ns ต่อเกต

ฟาสต์ทีทีแอล ขึ้นต้นด้วย 74F มีความเร็วในการทำงานสูงกว่า 74LS และ 74ALS

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

(NOT Gate หรือ Inverter)

นอตเกตหรืออินเวอร์เตอร์ เป็นอุปกรณ์หลักที่ทำหน้าที่กลับระดับลอจิกทางอินพุตให้เป็นตรงกันข้าม แล้วจ่ายออกทางเอาต์พุต ดังตารางความจริง

ตารางที่ จ.1 สมการบูลีน

สมการบูลีน คือ $\overline{Y} = A$

INPUT	OUTPUT
A	Y
0	1
1	0

(OR Gate)

เป็นอุปกรณ์ทางดิจิตอลที่จะให้ระดับสัญญาณเป็น "1" เมื่ออินพุตใดอินพุตหนึ่งมีระดับลอจิก "1" ดังตารางความจริง

ตารางที่ จ.2 สมการบูลีน

สมการบูลีน คือ Y = A+B

Y = A∪B

INPUT		OUTPUT
A	B	Y
0	0	0
0	1	1
1	0	1
1	1	1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

(AND Gate)

เป็นอุปกรณ์ทางดิจิตอลที่จะให้ระดับสัญญาณเป็น "1" เมื่อทุกอินพุตมีระดับลอจิก "1" ดังตารางความจริง

ตารางที่ จ.3 สมการบูลีน

สมการบูลีน คือ $Y = A \cdot B$

$Y = A \cap B$

INPUT		OUTPUT
A	B	Y
0	0	0
0	1	0
1	0	0
1	1	1

(NAND Gate)

เป็นอุปกรณ์ทางดิจิตอลที่จะให้ระดับสัญญาณเป็น "1" เมื่ออินพุตหนึ่งเป็น "0" และจะให้เอาพุต "0" เมื่อทุกอินพุตเป็น "1" ดังตารางความจริง

ตารางที่ จ.4 สมการบูลีน

สมการบูลีน คือ $Y = \overline{A \cdot B}$

$Y = \overline{A \cup B}$

INPUT		OUTPUT
A	B	Y
0	0	1
0	1	1
1	0	1
1	1	0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

(NOR Gate)

เป็นอุปกรณ์ทางดิจิตอลที่จะให้ระดับสัญญาณเป็น "1" เมื่ออินพุตทั้งหมดของเกตได้รับลอจิก "0" ดังตารางความจริง

ตารางที่ จ.5 สมการบูลีน

สมการบูลีน คือ $Y = \overline{A + B}$

$Y = \overline{A \cap B}$

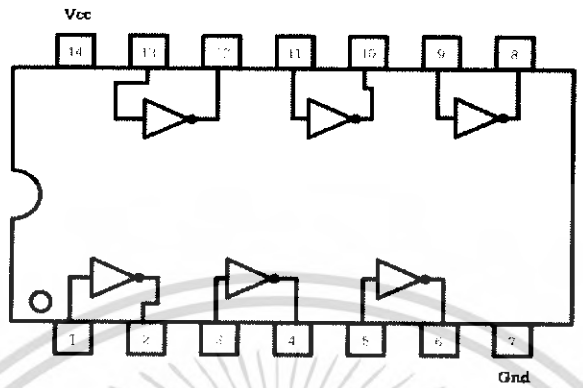
INPUT		OUTPUT
A	B	Y
0	0	1
0	1	0
1	0	0
1	1	0

เครื่องมือและอุปกรณ์

1. IC TTL 7400 1 ตัว
   IC TTL 7402 1 ตัว
   IC TTL 7404 1 ตัว
   IC TTL 7408 1 ตัว
   IC TTL 7432 1 ตัว
2. ชุดทดลองดิจิตอล 1 ชุด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ลำดับขั้นการทดลอง



รูปที่ จ.1 NOT GATE

1. ต่อวงจรตามรูปที่ จ.1 แล้วป้อนลอจิกอินพุตที่ขา A ตามลำดับในตาราง แล้วบันทึกผลการทดลองลงในตารางความจริง

ตารางที่ จ.6 ตารางความจริง

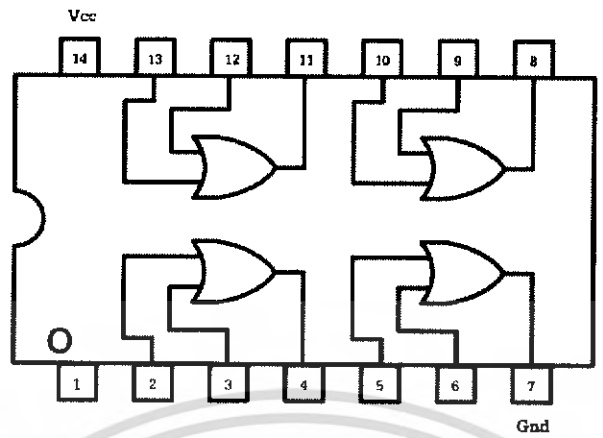
INPUT	OUTPUT
A	Y
0	
1	

ให้ Y = LED

LED ติด = Logic "1"

LED ดับ = Logic "0"

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



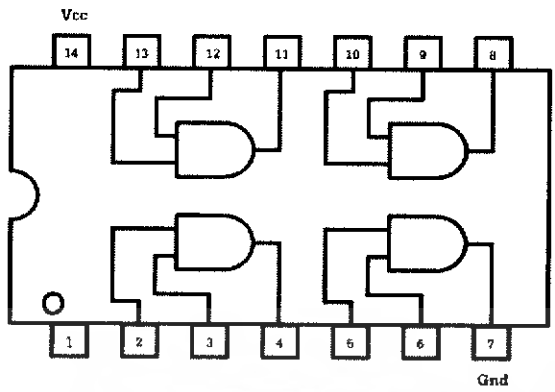
รูปที่ จ.2 OR GATE

2. ต่อวงจรตามรูปที่ จ.2 แล้วป้อนลอจิกอินพุตที่ขา A และขา B ตามลำดับในตาราง แล้วบันทึกผลการทดลองลงในตารางความจริง

ตารางที่ จ.7 ตารางความจริง

INPUT		OUTPUT
A	B	Y
0	0	
0	1	
1	0	
1	1	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



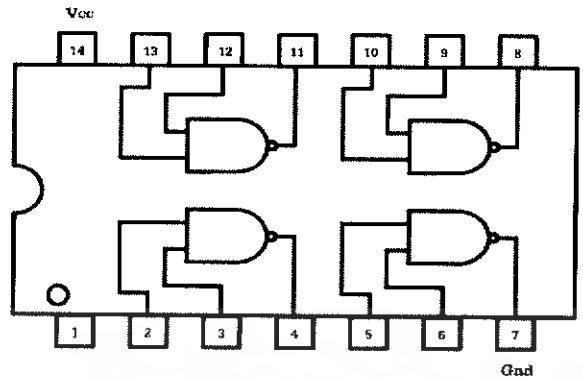
รูปที่ จ.3 AND GATE

3. ต่อวงจรตามรูปที่ จ.3 แล้วป้อนลอจิกอินพุตที่ขา A และขา B ตามลำดับในตาราง แล้วบันทึกผลการทดลองลงในตารางความจริง

ตารางที่ จ.8 ตารางความจริง

INPUT		OUTPUT
A	B	Y
0	0	
0	1	
1	0	
1	1	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



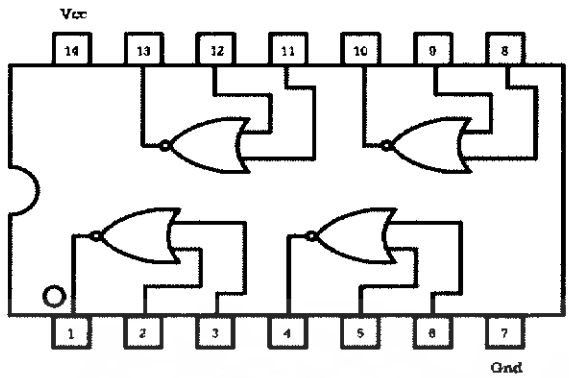
รูปที่ จ.4 NAND GATE

4. ต่อวงจรตามรูปที่ จ.4 แล้วป้อนลอจิกอินพุตที่ขา A และขา B ตามลำดับในตาราง แล้วบันทึกผลการทดลองลงในตารางความจริง

ตารางที่ จ.9 ตารางความจริง

INPUT		OUTPUT
A	B	Y
0	0	
0	1	
1	0	
1	1	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ จ.5 NOR GATE

5. ต่อวงจรตามรูปที่ จ.5 แล้วป้อนลอจิกอินพุตที่ขา A และขา B ตามลำดับในตาราง แล้วบันทึกผลการทดลองลงในตารางความจริง

ตารางที่ จ.10 ตารางความจริง

INPUT		OUTPUT
A	B	Y
0	0	
0	1	
1	0	
1	1	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สรุปผลการทดลอง

.....

.....

.....

.....

1. จงเปรียบเทียบตารางความจริงจากการทดลอง และบอกชื่อไอซีเบอร์ของไอซีต่อไปนี้

ชื่อ.....เบอร์.....

ชื่อ.....เบอร์.....

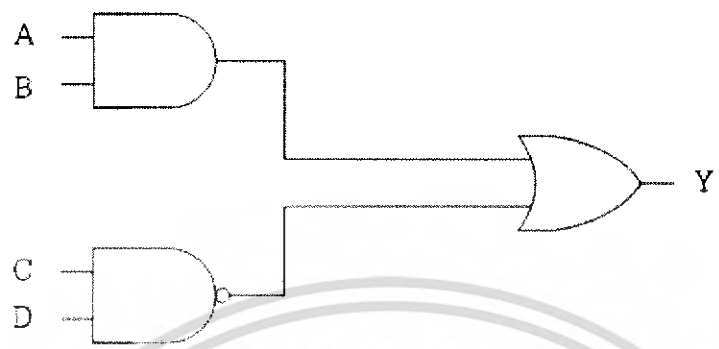
ชื่อ.....เบอร์.....

ชื่อ.....เบอร์.....

ชื่อ.....เบอร์.....

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. จงเขียนสมการบูลีนจากวงจรลอจิกต่อไปนี้



Y =.....

3. ไอซีที่ใช้ในการทดลองใบงานนี้เป็นไอซีตระกูล.....ขึ้นต้นด้วย.....

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แบบประเมินผลการทดลอง

ที่	การประเมินผล	คะแนนเต็ม	คะแนนที่ได้	หมายเหตุ
1.	กระบวนการปฏิบัติการ	20		
	1.1 การเตรียมวัสดุอุปกรณ์	5		
	1.2 การใช้วัสดุอุปกรณ์	5		
	1.3 การใช้เครื่องมือ	5		
	1.4 ปฏิบัติงานถูกต้องตามขั้นตอน	5		
2.	ผลงาน	60		
	2.1 ความถูกต้องของงาน	15		
	2.2 บันทึกค่าจากการวัด	15		
	2.3 ความเรียบร้อยของงาน	15		
	2.4 ตอบคำถามพร้อมอธิบาย	15		
3.	กิจนิสัยการปฏิบัติงาน	20		
	3.1 ความปลอดภัยขณะปฏิบัติงาน	5		
	3.2 การตรงต่อเวลา	5		
	3.3 ความประณีตในการปฏิบัติงาน	5		
	3.4 ความเรียบร้อยของพื้นที่หลังปฏิบัติงาน	5		
	รวม	100		

ลงชื่อ.....

( )

ผู้ประเมิน

วันที่ เดือน พ.ศ.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ใบงานที่ 2

Exclusive OR Gate และ Exclusive NOR Gate

วัตถุประสงค์

1. เพื่อศึกษาคุณสมบัติของ Exclusive OR Gate และ Exclusive NOR Gate

จุดประสงค์เชิงพฤติกรรม (เพื่อให้นักเรียนสามารถ)

1. บอกความหมายของ Exclusive OR Gate และ Exclusive NOR Gate ได้
2. ตรวจสอบการทำงานของ Exclusive OR Gate และ Exclusive NOR Gate ได้
3. ทดลองและบันทึกค่าเอาต์พุตลงในตารางความจริง

ทฤษฎีเบื้องต้น

นอกจากไอซีพื้นฐานพวก AND, OR, NOT, NAND และNOR Gate แล้ว ยังมีไอซีอีกชนิดหนึ่งที่แตกต่างไปจากเกตดังกล่าว คือ ไอซี Exclusive OR Gate และ Exclusive NOR Gate

(Exclusive OR Gate/XOR)

เป็นเกตทางลอจิกตัวหนึ่งที่มีการใช้กันงานวงจรบวกเลขและลบเลขฐานสอง โดยที่เอาต์พุตของวงจรจะเป็นลอจิก "1" ก็ต่อเมื่ออินพุตที่เข้ามาต่างกัน และถ้าอินพุตเข้ามาเหมือนกัน จะให้เอาต์พุตเป็นลอจิก "0" ดังตารางความจริง

ตารางที่ จ.11 สมการบูลีน

สมการบูลีน คือ $X = A \oplus B$

INPUT		OUTPUT
A	B	Y
0	0	0
0	1	1
1	0	1
1	1	0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Exclusive NOR Gate / XNOR

เอกซ์คลูซีฟนอร์เกต เป็นการรวมกันระหว่างเอกซ์คลูซีฟนอร์เกต(7486) กับนอตเกต (7404) โดยที่เอาต์พุตจะเป็นลอจิก "1" เมื่อมีอินพุตเข้ามาเหมือนกัน และจะให้เอาต์พุตเป็นลอจิก "0" เมื่อมีอินพุตต่างกัน ดังตารางความจริง

ตารางที่ จ.12 สมการบูลีน

สมการบูลีน คือ $X = \overline{A \oplus B}$

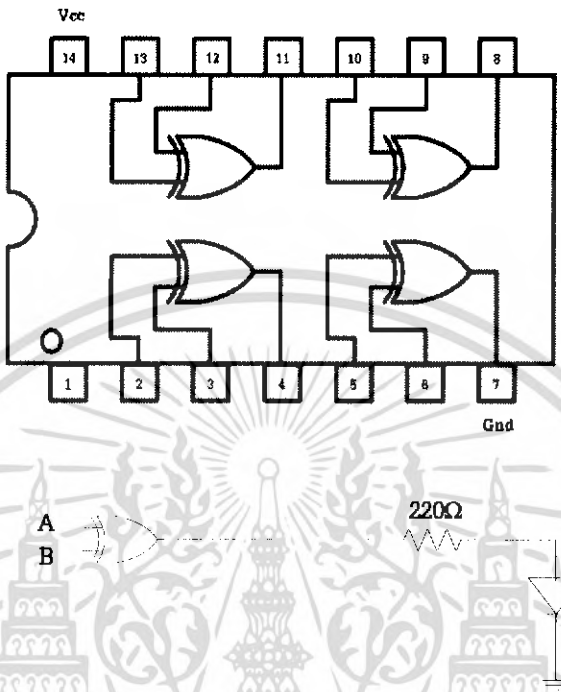
INPUT		OUTPUT
A	B	Y
0	0	1
0	1	0
1	0	0
1	1	1

เครื่องมือและอุปกรณ์

1. IC TTL7486 1 ตัว
2. IC TTL7404 1 ตัว
3. ชุดทดลองดิจิตอล 1 ชุด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ลำดับการทดลอง



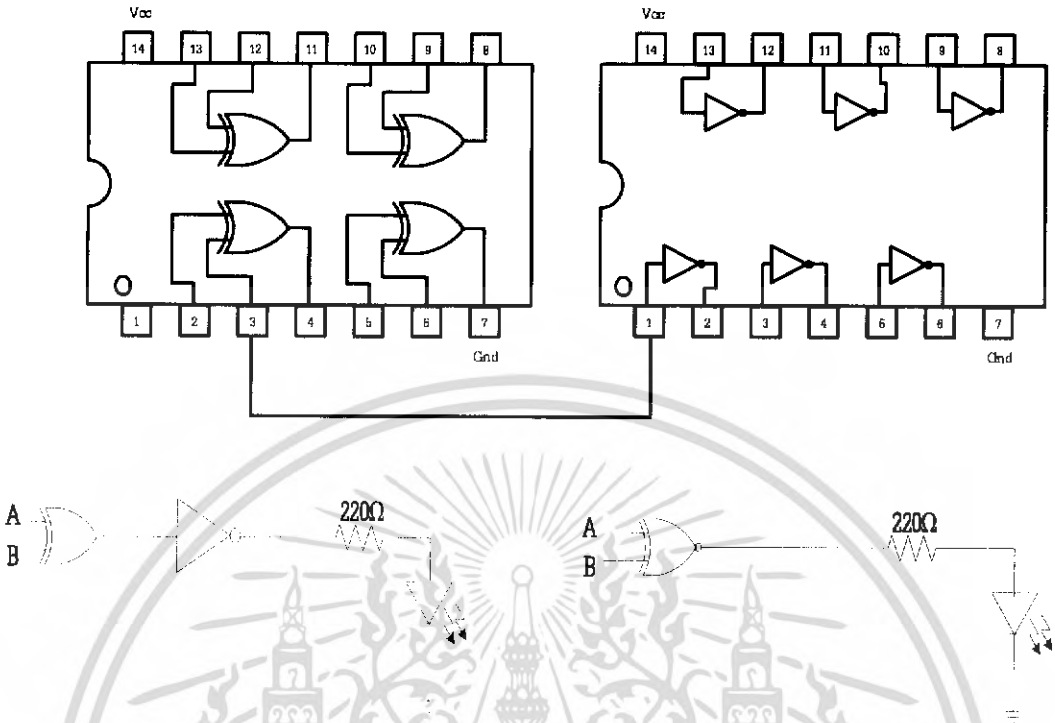
รูปที่ จ.6 Exclusive OR Gate

1. ต่อวงจรตามรูปที่ จ.6 แล้วป้อนลอจิกอินพุตที่ขา A และขา B ตามลำดับในตาราง แล้วบันทึกผล การทดลองลงในตารางความจริง

ตารางที่ จ.13 ตารางความจริง

INPUT		OUTPUT
A	B	Y
0	0	
0	1	
1	0	
1	1	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ จ.7 วงจรลอจิก

2. ต่อวงจรตามรูปที่ จ.7 แล้วป้อนลอจิกอินพุตที่ขา A และขา B ตามลำดับในตาราง แล้วบันทึกผลการทดลองลงในตารางความจริง

ตารางที่ จ.14 ตารางความจริง

INPUT		OUTPUT
A	B	Y
0	0	
0	1	
1	0	
1	1	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สรุปผลการทดลอง

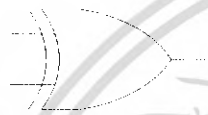
.....

.....

.....

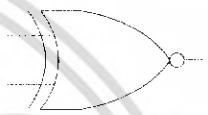
.....

1. จงเปรียบเทียบตารางความจริงจากการทดลอง และตอบคำถามต่อไปนี้



ชื่อ.....

สมการบูลีน.....



ชื่อ.....

สมการบูลีน.....

2. จากรูปเกตด้านล่างนักเรียนคิดว่าเป็นเกตที่ให้เอาต์พุตแบบใด เพราะเหตุใด

.....

ตารางที่ จ.15 ตารางความจริง

INPUT		OUTPUT
A	B	
0	0	
0	1	
1	0	
1	1	

3. จากรูปที่ 2 ถ้าเรา**ไม่ใช้**นอตเกตเบอร์ (ไอซีเบอร์ 7404) เราสามารถใช้เกตตัวอื่นมาต่อแทน แต่ให้ได้เอาต์พุตเหมือนเดิมได้หรือไม่ ถ้าได้จงวาดวงจรลอจิก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แบบประเมินผลการทดลอง

ที่	การประเมินผล	คะแนนเต็ม	คะแนนที่ได้	หมายเหตุ
1.	กระบวนการปฏิบัติการ	20		
	1.1 การเตรียมวัสดุอุปกรณ์	5		
	1.2 การใช้วัสดุอุปกรณ์	5		
	1.3 การใช้เครื่องมือ	5		
	1.4 ปฏิบัติงานถูกต้องตามขั้นตอน	5		
2.	ผลงาน	60		
	2.1 ความถูกต้องของงาน	15		
	2.2 บันทึกค่าจากการวัด	15		
	2.3 ความเรียบร้อยของงาน	15		
	2.4 ตอบคำถามพร้อมอธิบาย	15		
3.	กิจนิสัยการปฏิบัติงาน	20		
	3.1 ความปลอดภัยขณะปฏิบัติงาน	5		
	3.2 การตรงต่อเวลา	5		
	3.3 ความประณีตในการปฏิบัติงาน	5		
	3.4 ความเรียบร้อยของพื้นที่หลังปฏิบัติงาน	5		
	รวม	100		

ลงชื่อ.....

( )

ผู้ประเมิน

วันที่ เดือน พ.ศ.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ใบงานที่ 3

วงจร Transistor Logic

วัตถุประสงค์

1. สามารถสร้างและอธิบายการทำงานของวงจรลอจิกแบบต่างๆโดยใช้ Transistor ได้

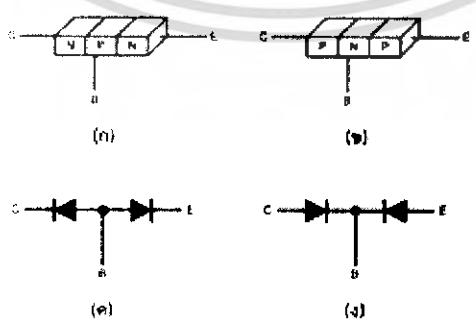
จุดประสงค์เชิงพฤติกรรม (เพื่อให้นักเรียนสามารถ)

1. ใช้ Transistor ต่อเป็นวงจร แอนด์เกต, ออร์เกต, นอร์เกต, นอตเกต และแนนด์เกต
2. เขียนวงจรแอนด์เกต, ออร์เกต, นอร์เกต, นอตเกต และแนนด์เกตที่สร้างจาก Transistor ได้

ทฤษฎีเบื้องต้น

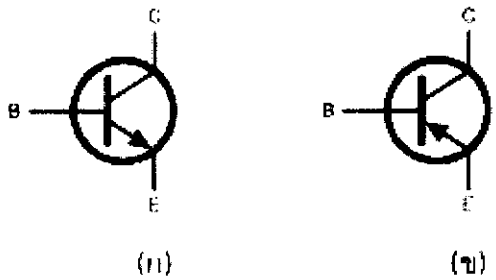
นอกจากไอซีสำเร็จรูปแล้ว เรายังสามารถที่จะนำเอา Transistor มาต่อเป็นเกตต่างๆได้อีกด้วย ทรานซิสเตอร์ (Transistor ตัวย่อ Tr หรือ Q) เป็นอุปกรณ์สารกึ่งตัวนำที่นำสาร P และสาร N 3 ชิ้น นำมาต่อเรียงกัน ดังรูปที่ จ.8 โดยเรียงต่อกันได้ 2 แบบ ดังรูป ก และข ในรูป ก. ใช้สาร N 2 ชิ้น และสาร P 1 ชิ้น โดยมีสาร P อยู่ตรงกลาง จึงเรียกทรานซิสเตอร์ชนิดนี้ว่า NPN และต่อขาออกมา 3 ขา เป็นขา B (เบส), C(คอลเลคเตอร์), E (อีมิตเตอร์) โดยที่ขา B ต่อออก มาจากสาร P ส่วนในรูปที่ จ.8 ข. ตรงกันข้ามกับรูปที่ จ.8 ก. และเรียกว่าชนิด PNP ส่วนขาที่ต่อออกมาเช่นเดียวกับรูปที่ จ.8 ก. ด้วย โครงสร้างดังกล่าวนี้ จะเหมือนกับไดโอด 2 ตัวชนกันดังรูป ค. และง. โดยใช้สาร P หรือ N ตรงกลางเป็นตัวร่วมกัน

จากรูปที่ จ.8 สามารถเป็นสัญลักษณ์เพื่อให้ดูง่ายๆ ดังรูปที่ จ.9 ในรูป ก เป็นของชนิด PNP สังเกตที่ลูกศรของเขา E จะชี้ ออกส่วนชนิด PNP แสดงในรูป ข. สัญลักษณ์ต่างกันที่ขา E คือ ลูกศรที่ขา E จะชี้เข้า



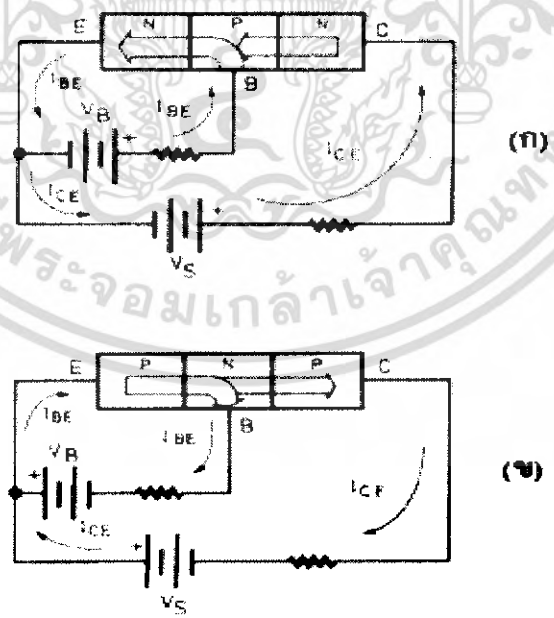
รูปที่ จ.8 โครงสร้างของทรานซิสเตอร์ชนิด NPN และ PNP

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ จ.9 สัญลักษณ์ ของทรานซิสเตอร์ทั้ง 2 ชนิด

หลักการทำงานของทรานซิสเตอร์พอจะอธิบายได้โดยการต่อวงจรดังรูปที่ จ.10 ด้วยแบตเตอรี่และตัวต้านทาน ในรูปที่ จ.10 ก. เป็นการต่อเข้ากับทรานซิสเตอร์ชนิด NPN พิจารณาทางด้านขา B และขา E จะเป็นการต่อในลักษณะไบแอสตรง ให้กับสาร P และ N ด้วย VB (เหมือนไดโอด) จึงมีกระแสส่วนหนึ่งไหลเรียกว่า IBE ซึ่งเป็นผลให้ทางด้านขา C เกิดกระแสไหลตามไปด้วย คือ มีกระแสวิ่งจากแบตเตอรี่ VS ไปสาร N ไปสาร P และไปสาร N ที่ E ครบวงจรอีก กระแสส่วนที่วิ่งตาม IBE นี้มีชื่อว่า ICE และกระแสที่วิ่งออกมาจากขา E มี 2 ส่วนคือ ส่วนขาของ IBE และICE ส่วนในรูปที่ จ.10 ข. ก็มีหลักการทำงานเช่นเดียวกับของชนิด PNP เพียงแต่กลับขั้วแบตเตอรีเท่านั้น และเมื่อหากว่า IBE หยุดไหลICE จะหยุดไหลตามไปด้วยเช่นกัน



รูปที่ จ.10 แสดงการเกิดกระแสเมื่อมีการป้องกันแรงดันที่ ขาต่าง ๆ

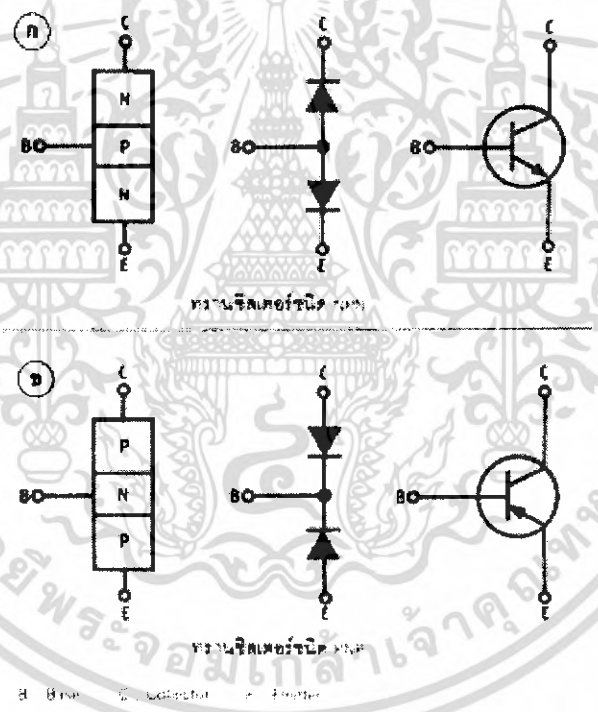
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โครงสร้าง

โครงสร้างของทรานซิสเตอร์ประกอบด้วย สารกึ่งตัวนำ 2 ชนิด ประกบกัน 3 ชั้นวางสลับกันระหว่าง สาร P (P-type) และ สาร N (N-type) จากนั้นต่อขาออกมาใช้งานลักษณะการซ้อนกันนี้ ถูกนำมาแบ่งเป็นชนิดของทรานซิสเตอร์

ทรานซิสเตอร์ชนิด NPN โครงสร้างของมันก็คือ สาร P ประกอบด้วยสาร N ทั้งสองข้าง ดังรูปที่ จ 11(ก) จากนั้นต่อขาจากสารกึ่งตัวนำทั้งสามชั้นออกใช้งาน ขาที่ต่อจากชั้นสารที่อยู่ตรงกลางเรียกว่า ขาเบส (B. Base) ส่วนขาริมทั้งสอง คือขาคอลเล็กเตอร์ (C. Collector) และขาอีมิตเตอร์ (E, Emitter)

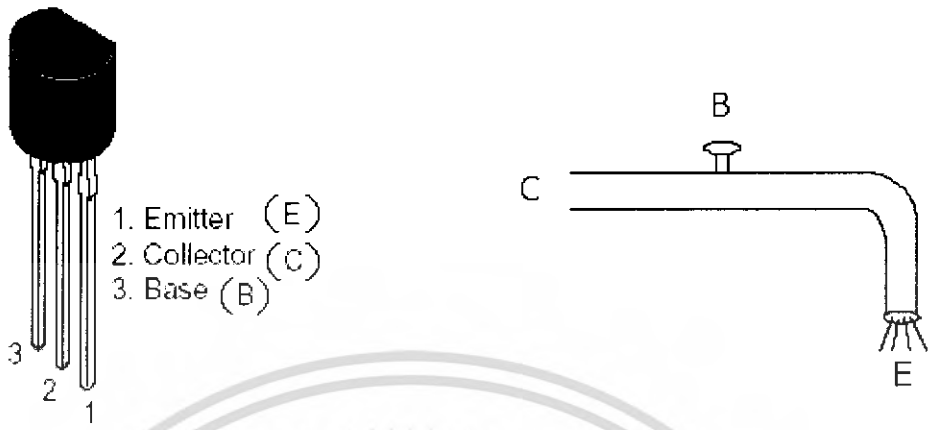
ทรานซิสเตอร์ชนิด PNP โครงสร้างประกอบด้วย สาร N ประกบด้วยสาร P ขาที่ต่อออกจากชั้นสารที่อยู่ตรงกลางเรียกว่า ขาเบส (B) สองขาที่เหลือคือ ขาคอลเล็กเตอร์ (C) และขาอีมิตเตอร์ (E) ดังรูปที่ จ.11 (ข)



รูปที่ จ.11 โครงสร้างของทรานซิสเตอร์ชนิด NPN และ PNP

ถึงแม้สารที่ถูกต่อขาเป็นขา C และ E เป็นชนิดเดียวกันก็ตาม แต่ที่จริงแล้วคุณสมบัติทางไฟฟ้าของมันต่างกัน เพราะฉะนั้นจึงจำเป็น อย่างยิ่งในเวลาประกอบทรานซิสเตอร์ลงในโครงงานต้องดูตำแหน่งขาให้ถูกต้อง ถ้าคุณประกอบผิดก็อาจทำให้วงจรที่คุณสร้างเสียหายได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



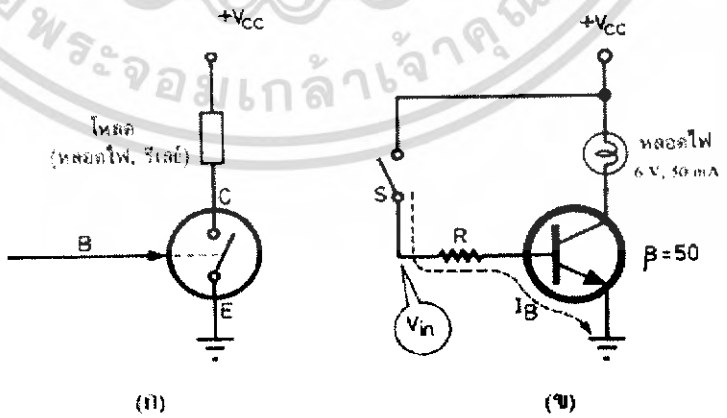
(ก) รูปร่างของทรานซิสเตอร์เบอร์ 2SC458 (NPN) ที่ใช้ในการทดลองใบงานที่ 3

(ข) รูปก๊อกน้ำเปรียบเทียบการทำงานกับทรานซิสเตอร์

รูปที่ จ.12 รูปร่างของทรานซิสเตอร์ และการเปรียบเทียบการทำงานของก๊อกน้ำกับทรานซิสเตอร์

ทรานซิสเตอร์จะทำงานอยู่ 2 สถานะคือ สถานะที่ไม่นำกระแส จากรูป จ.12 (ข) ถ้าเราปิดก๊อกน้ำ น้ำก็จะไม่ไหล เปรียบได้กับถ้าไม่มีกระแสไหลเข้าที่ขา B ของทรานซิสเตอร์กระแส I_cก็จะไม่สามารถไหลได้

ในสถานะที่นำกระแส ถ้าเราเปิดก๊อกน้ำก็จะมีน้ำไหล ยิ่งเราเปิดก๊อกน้ำมากเท่าใดน้ำก็ยิ่งไหลมาก เปรียบได้กับเมื่อมีกระแสไหลเข้าที่ขา B ของทรานซิสเตอร์มากเท่าใดกระแส I_cก็จะได้มากเช่นกัน แต่ต้องไม่เกินค่าพิกัด



รูปที่ จ.13 การใช้ทรานซิสเตอร์ทำงานเหมือนกับสวิทช์ปิด-เปิด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ จ.16 ข้อมูลของทรานซิสเตอร์ 2SC458

Absolute Maximum Ratings (Ta = 25°C)

Item	Symbol	Ratings	Unit
Collector to base voltage	V_{CBO}	30	V
Collector to emitter voltage	V_{CEO}	30	V
Emitter to base voltage	V_{EBO}	5	V
Collector current	I_C	100	mA
Emitter current	I_E	–100	mA
Collector power dissipation	P_C	200	mW
Junction temperature	Tj	150	°C
Storage temperature	Tstg	–55 to +150	°C

ในรูป (ก) เป็นการจำลองให้เห็นถึงการใช้ทรานซิสเตอร์ทำงานเหมือนกับสวิทช์ปิด-เปิดซึ่งถูกควบคุมแรงดันที่ขาเบส (B) ในรูป จ.13 (ข) เป็นตัวอย่างง่ายๆ โดยใช้สวิทช์ควบคุมแรงดันที่ขาเบสผ่านR เพื่อปิด-เปิดหลอดไฟ เมื่อสวิทช์เปิดวงจรหรือที่Rมีแรงดันมากกว่า 0.6 โวลต์ จะเกิดกระแสเบสไหล เป็นผลทำให้มีกระแสไหลผ่านหลอดไฟ ทำให้หลอดไฟติด แต่ด้วยจุดประสงค์ของวงจรนี้ ส่วนใหญ่คือต้องการให้หลอดไฟสว่างเต็มที่ นั่นคือค่าของ R และ V_{in} จะต้องทำให้ทรานซิสเตอร์อิ่มตัวได้ วิธีการคำนวณมีดังนี้

$$I_B = \frac{I_C}{\beta} \qquad (จ.1)$$

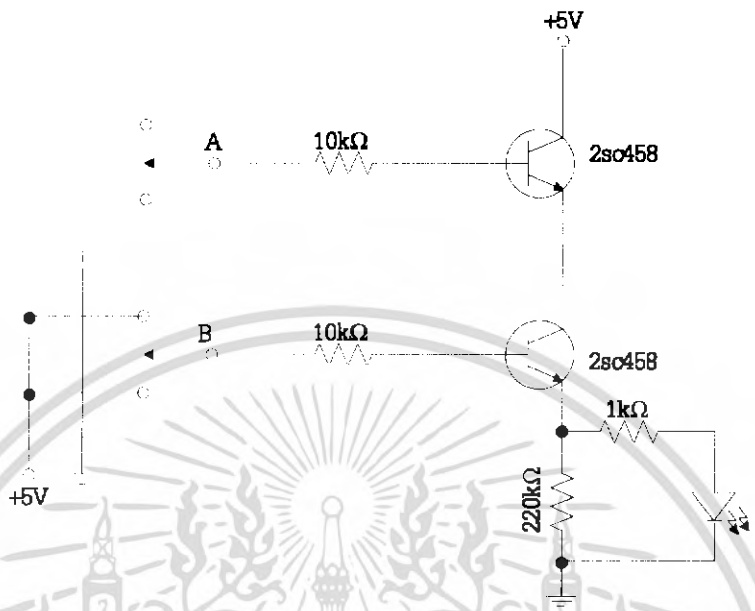
$$R = \frac{V_{in} - V_{BE}}{I_B}$$

เครื่องมือและอุปกรณ์

1. ทรานซิสเตอร์เบอร์ 2SC458	3	ตัว
2. ตัวต้านทาน 10 KΩ	5	ตัว
3. ตัวต้านทาน 120 Ω	5	ตัว
4. ตัวต้านทาน 330 Ω	5	ตัว
5. ตัวต้านทาน 220 Ω	5	ตัว
6. ตัวต้านทาน 1KΩ	5	ตัว
7. ชุดทดลองดิจิตอล	1	ชุด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ลำดับขั้นการทดลอง



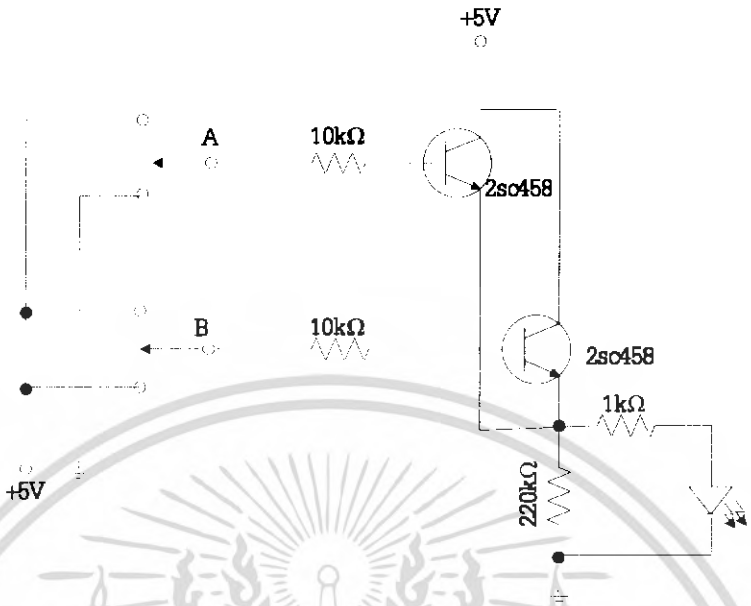
รูปที่ จ.14 วงจรที่ทรานซิสเตอร์ที่ร่วมกับตัวต้านทาน

1. ต่อวงจรตามรูปที่ จ.14 แล้วป้อนลอจิก A และB แล้วบันทึกผลการทดลองลงในตาราง

ตารางที่ จ.16 ตารางความจริง

INPUT		OUTPUT
A	B	Y
0	0	
0	1	
1	0	
1	1	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



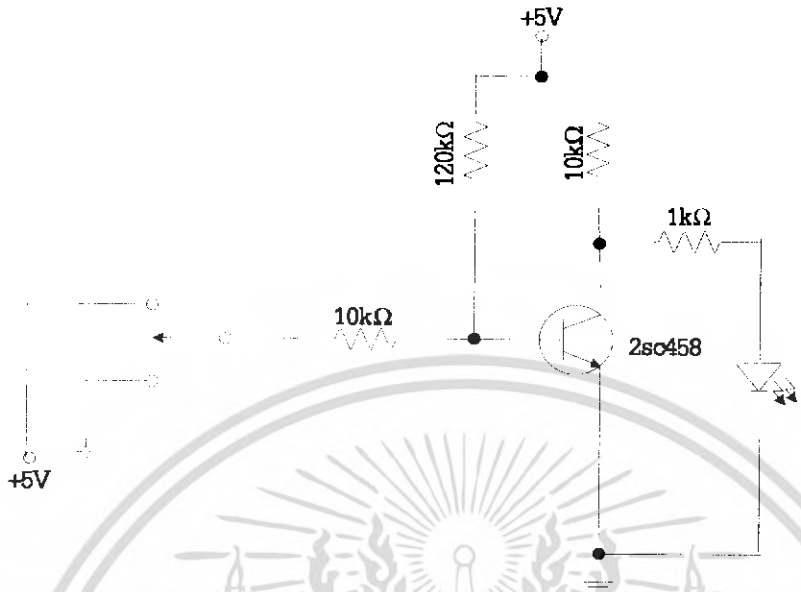
รูปที่ จ.15 วงจรที่ทรานซิสเตอร์ที่ร่วมกับตัวต้านทาน

2. ต่อวงจรตามรูปที่ จ.15 แล้วป้อนลอจิก A และB แล้วบันทึกผลการทดลองลงในตาราง

ตารางที่ จ.17 ตารางความจริง

INPUT		OUTPUT
A	B	Y
0	0	
0	1	
1	0	
1	1	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



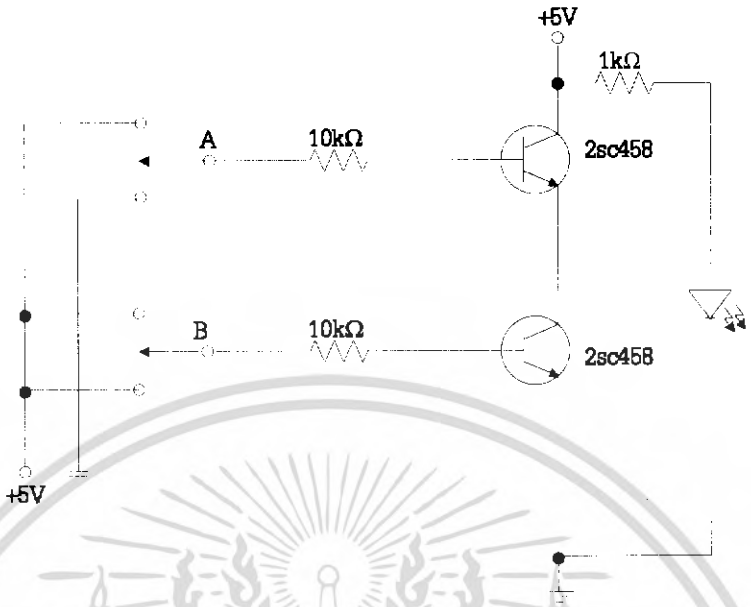
รูปที่ จ.16 วงจรที่ทรานซิสเตอร์ที่ร่วมกับตัวต้านทาน

3. ต่อวงจรตามรูปที่ จ.16 แล้วป้อนลอจิก A แล้วบันทึกผลการทดลองลงในตาราง

ตารางที่ จ.18 ตารางความจริง

INPUT	OUTPUT
A	B
0	
1	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



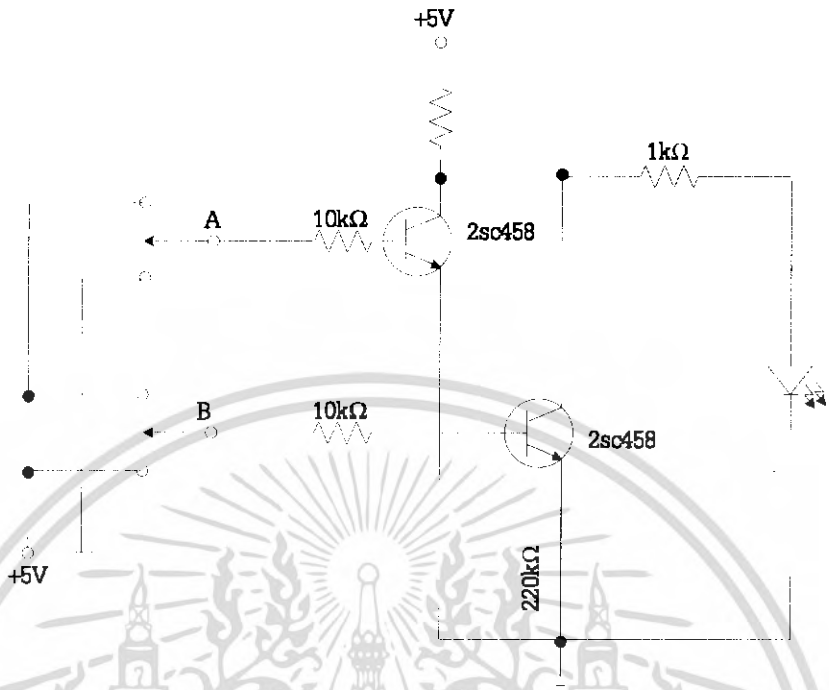
รูปที่ จ.17 วงจรที่ทรานซิสเตอร์ที่ร่วมกับตัวต้านทาน

4. ต่อวงจรตามรูปที่ จ.17 แล้วป้อนลอจิก A และB แล้วบันทึกผลการทดลองลงในตาราง

ตารางที่ จ.19 ตารางความจริง

INPUT		OUTPUT
A	B	Y
0	0	
0	1	
1	0	
1	1	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ จ.18 วงจรที่ทรานซิสเตอร์ที่ร่วมกับตัวต้านทาน

5. ต่อวงจรตามรูปที่ จ.18 แล้วป้อนลอจิก A และB แล้วบันทึกผลการทดลองลงในตาราง

ตารางที่ จ.20 ตารางความจริง

INPUT		OUTPUT
A	B	Y
0	0	
0	1	
1	0	
1	1	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สรุปผลการทดลอง

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

จากการทดลอง จงตอบคำถามต่อไปนี้

1. จากรูปวงจร Transistor Logic ในรูปที่ 1 เปรียบได้กับไอซี.....
2. จากรูปวงจร Transistor Logic ในรูปที่ 2 เปรียบได้กับไอซี.....
3. จากรูปวงจร Transistor Logic ในรูปที่ 3 เปรียบได้กับไอซี.....
4. จากรูปวงจร Transistor Logic ในรูปที่ 4 เปรียบได้กับไอซี.....
5. จากรูปวงจร Transistor Logic ในรูปที่ 5 เปรียบได้กับไอซี.....
6. ถ้าเรา**ไม่ใช้**ทรานซิสเตอร์เบอร์2SC458 เราสามารถใช้เบอร์อื่นแทนได้**หรือ**ไม่.....

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แบบประเมินผลการทดลอง

ที่	การประเมินผล	คะแนนเต็ม	คะแนนที่ได้	หมายเหตุ
1.	กระบวนการปฏิบัติการ	20		
	1.1 การเตรียมวัสดุอุปกรณ์	5		
	1.2 การใช้วัสดุอุปกรณ์	5		
	1.3 การใช้เครื่องมือ	5		
	1.4 ปฏิบัติงานถูกต้องตามขั้นตอน	5		
2.	ผลงาน	60		
	2.1 ความถูกต้องของงาน	15		
	2.2 บันทึกค่าจากการวัด	15		
	2.3 ความเรียบร้อยของงาน	15		
	2.4 ตอบคำถามพร้อมอธิบาย	15		
3.	กิจนิสัยการปฏิบัติงาน	20		
	3.1 ความปลอดภัยขณะปฏิบัติงาน	5		
	3.2 การตรงต่อเวลา	5		
	3.3 ความประณีตในการปฏิบัติงาน	5		
	3.4 ความเรียบร้อยของพื้นที่หลังปฏิบัติงาน	5		
	รวม	100		

ลงชื่อ.....

( )

ผู้ประเมิน

วันที่ เดือน พ.ศ.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ใบงานที่ 4
การประยุกต์ใช้งานไอซีพื้นฐาน

วัตถุประสงค์

1. เพื่อให้นักเรียนใช้ไอซีต่อวงจรขับมอเตอร์ 12 โวลท์ได้

จุดประสงค์เชิงพฤติกรรม (เพื่อให้นักเรียนสามารถ)

1. เพื่อให้นักเรียนใช้ทรานซิสเตอร์ต่อวงจรร่วมกับรีเลย์ได้
2. เพื่อให้ต่อวงจรขับมอเตอร์ 12 โวลท์ได้

ทฤษฎีเบื้องต้น

ในการนำไอซีTTLพื้นฐานมาใช้งานในการต่อโหลด เราไม่สามารถนำเอาต์พุตของไอซีมาต่อกับโหลดได้โดยตรง เนื่องจากกระแสที่ได้จากเอาต์พุตของไอซีมีค่าน้อย สำหรับในใบงานที่ 4 นี้จะเป็นการต่อใช้งานไอซี TTLพื้นฐานเบื้องต้น เพื่อให้นักเรียนสามารถนำวงจรที่ได้ทดลองไปประยุกต์ใช้งานโดยใบงานนี้จะมีอุปกรณ์อีก 1 ตัวที่ต้องใช้ คือรีเลย์ เนื่องจากรีเลย์เป็นอุปกรณ์ที่มีหน้าสัมผัสปกติปิดและปกติเปิด โดยใช้สัญญาณควบคุมคอยล์ของรีเลย์

การเช็คขาของรีเลย์

รูปที่ จ.18 รีเลย์

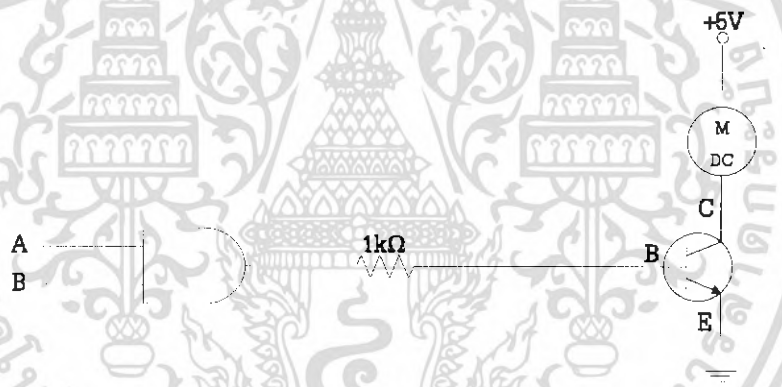
1. ขาที่ 1 เป็น NO (ต่อGnd) ใช้มิเตอร์วัดที่ขา 1 และ4 เข็มมิเตอร์จะไม่เคลื่อนที่
2. ขาที่ 2 เป็น NC (ต่อ Vcc) ใช้มิเตอร์วัดที่ขา 2 และ4 เข็มมิเตอร์จะเคลื่อนที่
3. ขาที่ 3 และ 5 เป็นคอยล์ของริเลย์ ใช้มิเตอร์วัดที่ขา 3 และ5 เข็มมิเตอร์จะเคลื่อนที่
4. ขาที่ 4 เป็นขา Common ใช้ต่อโหลด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เครื่องมือและอุปกรณ์

1. IC TTL 7400	1	ตัว
2. IC TTL 7404	1	ตัว
3. IC TTL 7408	1	ตัว
4. IC TTL 7432	1	ตัว
5. ทรานซิสเตอร์เบอร์2SC458	2	ตัว
6. รีเลย์ 1 NO 1 NC 12V	1	ตัว
7. มอเตอร์ DC 12V	1	ตัว
8. ชุดทดลองดิจิตอล	1	ชุด

ลำดับขั้นการทดลอง



รูปที่ จ.19 การนำอุปกรณ์อื่นๆ มาต่อร่วมกับไอซี

1. ต่อวงจรตามรูปที่ จ.19 แล้วป้อนลอจิก A และB
2. เปลี่ยนเกตจาก 7408 เป็น 7432 และ 7486 ตามลำดับ แล้วป้อนลอจิกตามข้อ 1
3. บันทึกผลการทดลอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ จ.21 ตารางความจริง

7408

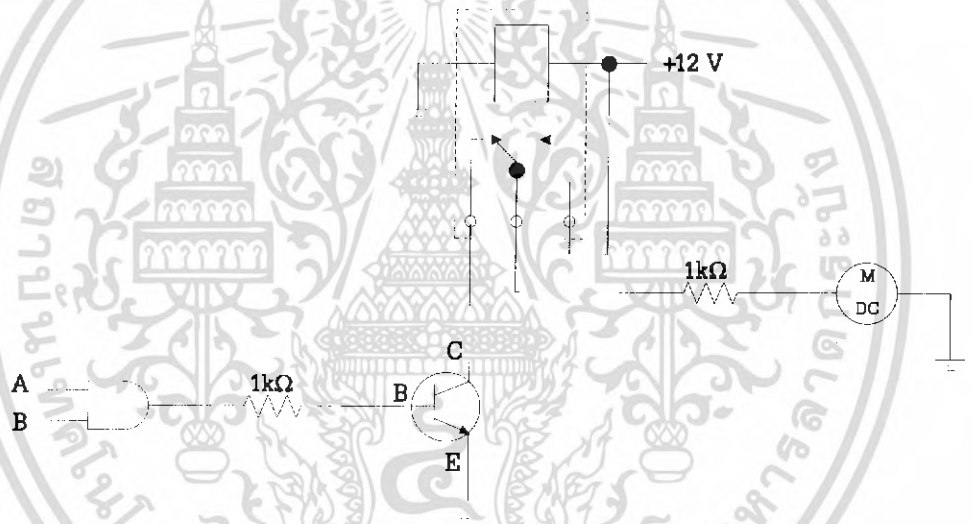
INPUT		มอเตอร์	
A	B	หมุน	ไม่หมุน
0	0		
0	1		
1	0		
1	1		

7432

INPUT		มอเตอร์	
A	B	หมุน	ไม่หมุน
0	0		
0	1		
1	0		
1	1		

7486

INPUT		มอเตอร์	
A	B	หมุน	ไม่หมุน
0	0		
0	1		
1	0		
1	1		



รูปที่ จ.20 การนำอุปกรณ์อื่นๆ มาต่อร่วมกับไอซี

1. ต่อวงจรตามรูปที่ จ.20 แล้วป้อนลอจิก A และB
2. เปลี่ยนเกตจาก7408 เป็น 7400 และ7432 ตามลำดับ
3. บันทึกผลการทดลอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ จ.22 ตารางความจริง

7408

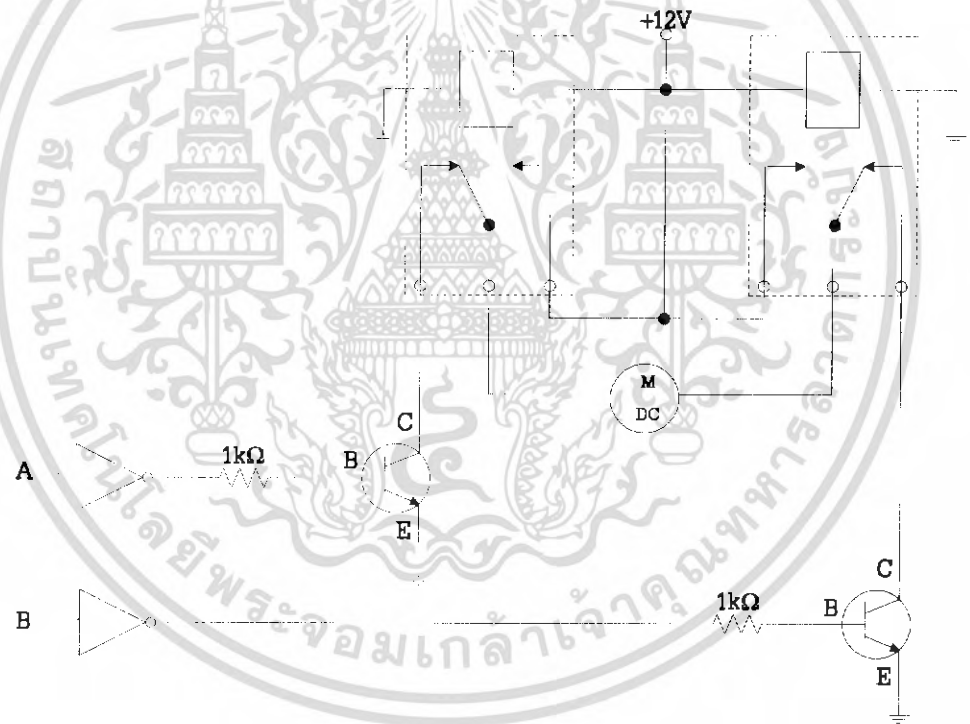
INPUT		มอเตอร์	
A	B	หมุน	ไม่หมุน
0	0		
0	1		
1	0		
1	1		

7432

INPUT		มอเตอร์	
A	B	หมุน	ไม่หมุน
0	0		
0	1		
1	0		
1	1		

7486

INPUT		มอเตอร์	
A	B	หมุน	ไม่หมุน
0	0		
0	1		
1	0		
1	1		



รูปที่ จ.21 การนำอุปกรณ์อื่นๆ มาต่อร่วมกับไอซี

1. ต่อวงจรตามรูปที่ จ.21
2. ป้อนลอจิก A = 0 และB = 1
3. บันทึกผลการทดลอง
4. ป้อนลอจิก A = 1 และB = 0
5. บันทึกผลการทดลอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หมายเหตุ ห้ามป้อนลอจิก A= 0 และB=0 พร้อมกัน

ตารางที่ จ.23 ตารางความจริง

INPUT		มอเตอร์	
A	B	หมุน	ไม่หมุน
0	0		
1	0		

สรุปผลการทดลอง

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แบบประเมินผลการทดลอง

ที่	การประเมินผล	คะแนนเต็ม	คะแนนที่ได้	หมายเหตุ
1.	กระบวนการปฏิบัติการ	20		
	1.1 การเตรียมวัสดุอุปกรณ์	5		
	1.2 การใช้วัสดุอุปกรณ์	5		
	1.3 การใช้เครื่องมือ	5		
	1.4 ปฏิบัติงานถูกต้องตามขั้นตอน	5		
2.	ผลงาน	60		
	2.1 ความถูกต้องของงาน	15		
	2.2 บันทึกค่าจากการวัด	15		
	2.3 ความเรียบร้อยของงาน	15		
	2.4 ตอบคำถามพร้อมอธิบาย	15		
3.	กิจนิสัยการปฏิบัติงาน	20		
	3.1 ความปลอดภัยขณะปฏิบัติงาน	5		
	3.2 การตรงต่อเวลา	5		
	3.3 ความประณีตในการปฏิบัติงาน	5		
	3.4 ความเรียบร้อยของพื้นที่หลังปฏิบัติงาน	5		
	รวม	100		

ลงชื่อ.....

( )

ผู้ประเมิน

วันที่ เดือน พ.ศ.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ใบงานที่ 5
การลดรูปฟังก์ชันตรรกโดยใช้พีชคณิตบูลีน

วัตถุประสงค์

1. เพื่อให้นักเรียนเข้าใจถึงหลักการของพีชคณิตบูลีน

จุดประสงค์เชิงพฤติกรรม (เพื่อให้นักเรียนสามารถ)

1. เพื่อให้นักเรียนพิสูจน์พีชคณิตบูลีนโดยการต่อวงจร
2. เพื่อให้นักเรียนป้อนผลการทดลองลงในตารางได้ถูกต้อง

ทฤษฎีเบื้องต้น

พีชคณิตแบบบูลีน (Boolean Algebra) จะมีหลักการดำเนินการเชิงตรรกพื้นฐาน 3 แบบ คือ

1. การคูณทางตรรก (Logical Multication) หรือที่เรียกว่า"การดำเนินการแอนด์"(AND Operation) โดยใช้สัญลักษณ์แทน คือ เครื่องหมายคูณแบบจุด (•)
2. การบวกทางตรรก (Logical addition) "การดำเนินการออร์" (OR Operation) โดยใช้สัญลักษณ์แทน คือ เครื่องหมายบวก (+)
3. การคอมพลีเมนต์ทางตรรกหรือการผกผัน (Logical Complementation) หรือที่เรียกว่า "การดำเนินการน็อต" (NOT Operation) โดยใช้สัญลักษณ์แทน คือ ขีดบน ($\overline{\ }$)

ทฤษฎีของพีชคณิตแบบบูลีนสามารถแบ่งได้เป็น 4 กลุ่มดังนี้

1. ประกอบด้วยทฤษฎีที่ 1 ถึง 8 จะเป็นกฎพื้นฐานสำหรับตัวแปรเดียวของพีชคณิตแบบบูลีน เมื่อ X ในแต่ละทฤษฎี คือ ตัวแปรทางตรรก ซึ่งมีค่าเป็นได้ทั้งตรรก 0 และตรรก 1

ทฤษฎีที่ 1 $X \cdot 0 = 0$

ทฤษฎีที่ 2 $X \cdot 1 = 1$

ทฤษฎีที่ 3 $X \cdot X = X$

ทฤษฎีที่ 4 $X \cdot \overline{X} = 0$

ทฤษฎีที่ 5 $X + 0 = X$

ทฤษฎีที่ 6 $X + 1 = 1$

ทฤษฎีที่ 7 $X + X = X$

ทฤษฎีที่ 8 $X + \overline{X} = 1$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. **ประกอบด้วยทฤษฎีที่ 9 ถึง** 15 จะเป็นทฤษฎีบทที่มีความซับซ้อนมากกว่ากฎพื้นฐานของทฤษฎีที่ 1 ถึง 8 ซึ่งจะมีการแบ่งกลุ่มของกฎต่างๆดังนี้

1. กฎการสลับที่ (Commutative Laws)

ทฤษฎีที่ 9	X+Y	= Y+X
ทฤษฎีที่ 10	X•Y	= Y•X

2. กฎการจัดหมู่ (Associative Laws)

ทฤษฎีที่ 11	X+(Y+Z)	= (X+Y)+Z = X+Y+Z
ทฤษฎีที่ 12	X•(Y•Z)	= (X•Y) •Z = X•Y•Z

3. กฎการกระจาย (Distributive Laws)

ทฤษฎีที่ 13 (a)	X•(Y+Z)	= X•Y+X•Z
ทฤษฎีที่ 13 (b)	(W+X) • (Y+Z)	= W•Y+X•Y+W•Z+X•Z
ทฤษฎีที่ 14 (ทฤษฎีการดูดกลืน)	X+Y•Z	= X
หรือ	X•(X+Y)	= X
ทฤษฎีที่ 15 (ทฤษฎีการลดทอน)	X+X•Y	= X+Y
หรือ	X•(X•Y)	= X•Y

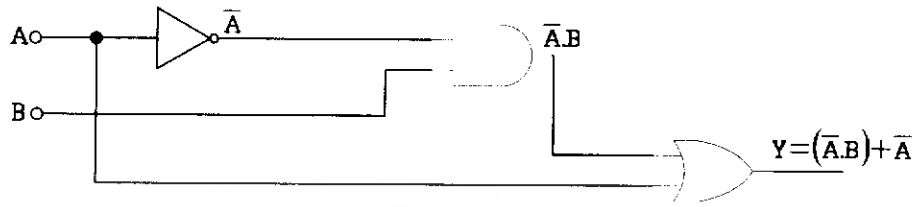
ประโยชน์ของหลักการตามกฎและทฤษฎีต่างๆของพีชคณิตบูลีน คือใช้ในการลดรูปสมการตรรก (Simplified) เพื่อให้ได้มาซึ่งวงจรตรรกที่ใช้อุปกรณ์น้อยที่สุด

เครื่องมือและอุปกรณ์

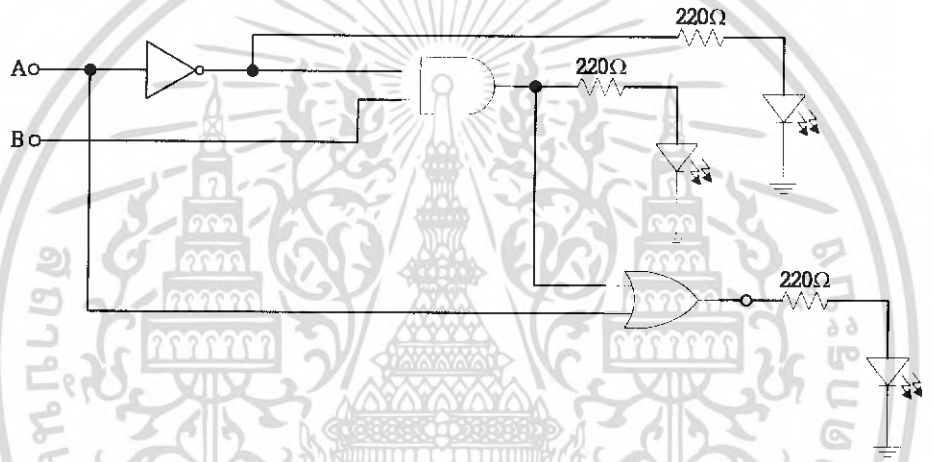
1. IC TTL 7400	1	ตัว
2. IC TTL 7402	1	ตัว
3. IC TTL 7404	1	ตัว
4. IC TTL 7408	1	ตัว
5. IC TTL 7432	1	ตัว
6. ชุดทดลองดิจิตอล	1	ชุด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ลำดับขั้นการทดลอง



(ก) วงจรลอจิก



(ข) วงจรลอจิก

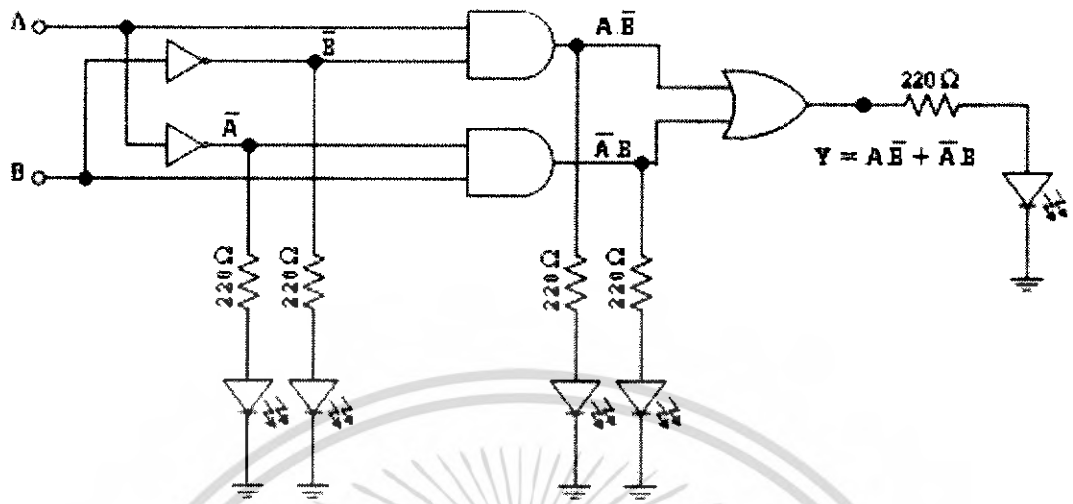
รูปที่ จ.22 วงจรลอจิก

ตารางที่ จ.24 ตารางความจริง

A	B	$\overline{A}$	$\overline{A}$. B	$Y = \overline{A} + (A \cdot B)$
0	0	1	0	
0	1	1	1	
1	0	0	0	
1	1	0	0	

1. ต่อรูปวงจรตามรูปที่ จ.22 (ข) แล้วป้อนลอจิกตามตารางแล้วบันทึกผลการทดลอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ จ.23 วงจรลอจิก

ตารางที่ จ.25 ตารางความจริง

A	B	$\bar{A}$	$\bar{B}$	A.$\bar{B}$	$\bar{A}$.B	Y = A.$\bar{B}$ + $\bar{A}$.B
0	0	1	1	0	0	
0	1	1	0	0	1	
1	0	0	1	1	0	
1	1	0	0	0	1	

2. ต่อรูปวงจรตามรูปที่ จ.23 แล้วป้อนลอจิกตามตารางแล้วบันทึกผลการทดลอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3. จงต่อวงจรตามสมการต่อไปนี้ แล้วบันทึกผลการทดลองลงในตารางความจริง

3.1. $AB + (AB + \overline{AB})$

ตารางที่ จ.25 ตารางความจริง

A	B	AB	$\overline{AB}$	$AB + \overline{AB}$	$AB + (AB + \overline{AB})$
0	0	0	1	1	
0	1	0	1	1	
1	0	0	1	1	
1	1	1	0	1	

3.2. (ก) $\overline{A} + A\overline{B} + \overline{A}B$

ตารางที่ จ.26 ตารางความจริง

A	B	$\overline{A}$	$\overline{B}$	$A.\overline{B}$	$\overline{A}.B$	$\overline{A} + A\overline{B} + \overline{A}B$
0	0	1	1	0	0	
0	1	1	0	0	1	
1	0	0	1	1	0	
1	1	0	0	0	0	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

(ช). $\overline{A} + \overline{B}$

ตารางที่ จ.27 ตารางความจริง

A	B	$\overline{A}$	$\overline{B}$	$\overline{A} + \overline{B}$
0	0	1	1	
0	1	1	0	
1	0	0	1	
1	1	0	0	

4. จงแสดงวิธีทำลดรูปฟังก์ชั่นต่อไปนี้ให้สั้นที่สุด

4.1) $Y = AB + \overline{A}B + \overline{A}\,\overline{B}$

4.2) $Y = A + A\,\overline{B} + \overline{A}B$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แบบประเมินผลการทดลอง

ที่	การประเมินผล	คะแนนเต็ม	คะแนนที่ได้	หมายเหตุ
1.	กระบวนการปฏิบัติการ	20		
	1.1 การเตรียมวัสดุอุปกรณ์	5		
	1.2 การใช้วัสดุอุปกรณ์	5		
	1.3 การใช้เครื่องมือ	5		
	1.4 ปฏิบัติงานถูกต้องตามขั้นตอน	5		
2.	ผลงาน	60		
	2.1 ความถูกต้องของงาน	15		
	2.2 บันทึกค่าจากการวัด	15		
	2.3 ความเรียบร้อยของงาน	15		
	2.4 ตอบคำถามพร้อมอธิบาย	15		
3.	กิจนิสัยการปฏิบัติงาน	20		
	3.1 ความปลอดภัยขณะปฏิบัติงาน	5		
	3.2 การตรงต่อเวลา	5		
	3.3 ความประณีตในการปฏิบัติงาน	5		
	3.4 ความเรียบร้อยของพื้นที่หลังปฏิบัติงาน	5		
	รวม	100		

ลงชื่อ.....

( )

ผู้ประเมิน

วันที่ เดือน พ.ศ.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ใบงานที่ 6
ฟลิปฟลอป

วัตถุจุดประสงค์

1. เพื่อให้นักเรียนรู้จักฟลิปฟลอปชนิดต่าง

จุดประสงค์เชิงพฤติกรรม (เพื่อให้นักเรียนสามารถ)

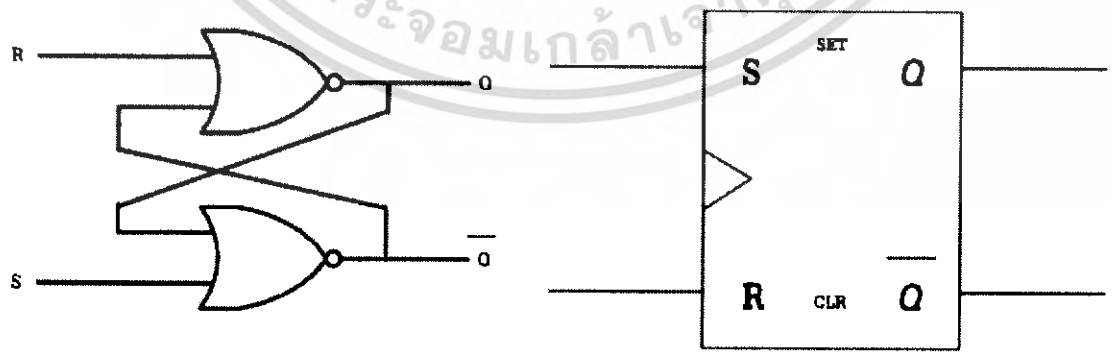
1. เพื่อให้นักเรียนต่อวงจรฟลิปฟลอบชนิดต่างๆได้
2. เพื่อให้นักเรียนต่อฟลิปฟลอบที่มีอยู่เป็นฟลิปฟลอบชนิดอื่นได้

ทฤษฎีเบื้องต้น

ฟลิปฟลอป (Flip-Flop) เป็นวงจรดิจิตอลแบบหนึ่งที่มี 2 เอาต์พุต และเอาต์พุตทั้งสองจะมีสถานะทางลอจิกตรงกันข้ามเสมอ คือ เอาต์พุตปกติ (Q) และเอาต์พุตผกผัน ($\overline{Q}$) ฟลิปฟลอปมีด้วยกัน 4 ชนิดคือ RSฟลิปฟลอป, JKฟลิปฟลอป, Tฟลิปฟลอป และD ฟลิปฟลอป

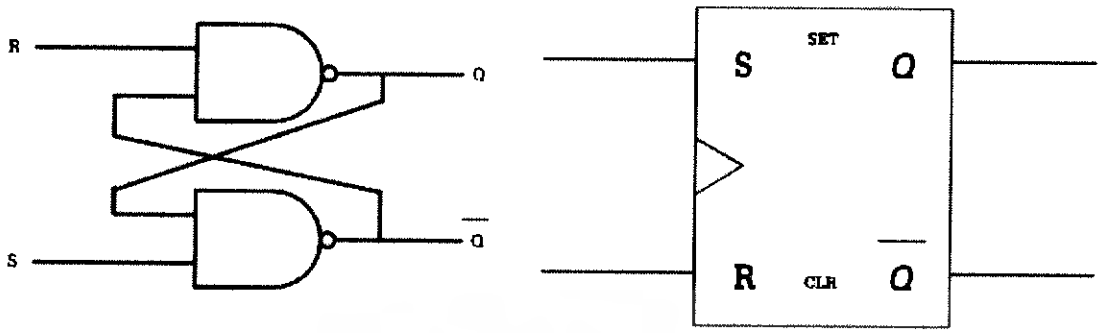
RS ฟลิปฟลอป

RS ฟลิปฟลอปใช้นอร์ตเกต 2 ตัวต่อร่วมกัน ดังรูปที่ 1 ถ้าหากต้องการใช้แนนด์เกตสร้าง RS ฟลิปฟลอป สามารถทำได้ดังรูปที่ จ.24 จะเห็นว่ามีการป้อนลอจิกให้ฟลิปฟลอปทำการเซต (set) และรีเซต (reset) จะตรงข้ามกัน นั่นคือถ้าเป็นนอร์ตเกตฟลิปฟลอปจะเซตหรือรีเซตด้วยลอจิก "1" ถ้าเป็นแนนเกต ฟลิปฟลอปจะเซตหรือรีเซตด้วยลอจิก "0" สัญลักษณ์ของRS ฟลิปฟลอปในแบบที่ใช้แนนเกตจะเห็นว่ามีวงกลมที่อินพุต SและR แสดงให้ทราบว่าอินพุตที่เข้ามาต้องผ่านการกลับลอจิกก่อนเสมอ



รูปที่ จ.24 RSฟลิปฟลอปแบบนอร์ตเกต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ จ.25 RSฟลิปฟลอปแบบแนนด์เกต

ตารางที่ จ.28 RS ฟลิปฟลอปแบบนอร์ตเกต

R	S	Q
0	0	Qn
0	1	1
1	0	0
1	1	NA

ตารางที่ จ.29 RS ฟลิปฟลอปแบบแนนด์เกต

R	S	Q
0	0	NA
0	1	1
1	0	0
1	1	Qn

ถ้าสังเกตจะเห็นว่าในRS ฟลิปฟลอปแบบนอร์ตเกตที่สภาวะที่ขา R และS เป็น"1"ทั้งคู่ จะเกิดสถานะลอจิกที่ไม่สามารถกำหนดได้จึงต้องทำการปรับปรุงแก้ไขได้มาเป็น JK ฟลิปฟลอป

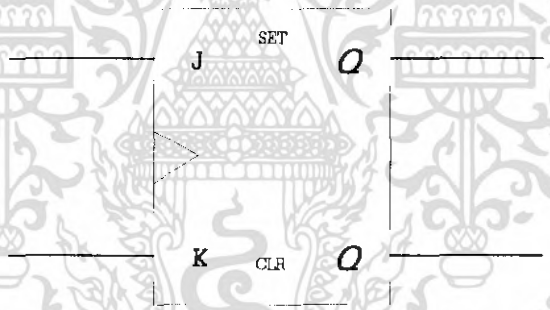
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ จ.30 ตารางความจริงของอาร์-เอสฟลิปฟลอป

โหมดการทำงาน	อินพุต		เอาต์พุต		
	R	S	Q	$\overline{Q}$	ผลของเอาต์พุต Q
Prohibited	0	0	1	1	ห้ามใช้งาน
Set	0	1	1	0	เซตให้ Q เป็น 1
Reset	1	0	0	1	เซตใช้ Q เป็น 0
Hold	1	1	Q	$\overline{Q}$	ขึ้นอยู่กับสถานะก่อนหน้านี้

JK ฟลิปฟลอบ

JK ฟลิปฟลอบได้รับการปรับปรุงมาจากRS ฟลิปฟลอบเพื่อแก้ปัญหาสถานะลอจิกที่ไม่สามารถกำหนดได้ เมื่ออินพุตทั้งสองของฟลิปฟลอบเป็น "1" โดยJK ฟลิปฟลอบจะเกิดสภาวะกลับลอจิกหรือท็อกเกิล (toggle) เมื่ออินพุตทั้งสองของฟลิปฟลอบเป็น "1"



รูปที่ จ.26 สัญลักษณ์ของ JKฟลิปฟลอบ

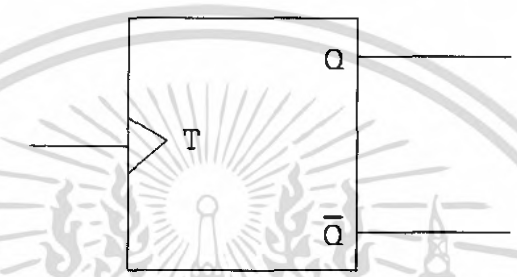
ตารางที่ จ.31 ตารางความจริงแสดงการทำงานของ JKฟลิปฟลอบ

J	K	Q
0	0	Qn
0	1	0
1	0	1
1	1	Toggle

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

T ฟลิปฟลอป

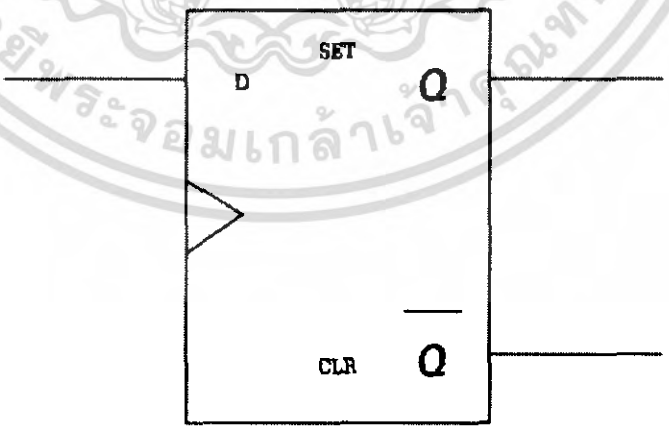
T ฟลิปฟลอปหรือท็อกเกิลฟลิปฟลอป (toggle flip-flop) มีสัญลักษณ์และตารางความจริงแสดงในรูปที่ 4 เมื่อสัญญาณป้อนอินพุต T สภาวะทางเอาต์พุตจะเปลี่ยนเป็นตรงข้าม จากเดิม "0" ก็จะกลายเป็น "1" สามารถดัดแปลงJK ฟลิปฟลอปเป็น T ฟลิปฟลอปได้โดยการต่ออินพุต JและK เข้ากับลอจิก "1" ตลอดเวลา แล้วใช้ขาสัญญาณนาฬิกาหรือ CK เป็นอินพุตแทน



รูปที่ จ.27 สัญลักษณ์ของ T ฟลิปฟลอป

D ฟลิปฟลอป

Dฟลิปฟลอปหรือ ดาต้าฟลิปฟลอป เป็นฟลิปฟลอปที่ให้เอาต์พุตเหมือนกับอินพุตทุกประการ เช่น ถ้าป้อนลอจิก "1" เข้าที่อินพุตแล้วป้อนสัญญาณนาฬิกา (CK) เอาต์พุตก็จะเป็น "1" แต่ถ้าหากไม่ป้อนสัญญาณนาฬิกา เอาต์พุตยังคงเป็นค่าเดิมก่อนหน้า



รูปที่ จ.28 สัญลักษณ์ของ Dฟลิปฟลอป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ จ.32 ตารางความจริงแสดงการทำงนของ D ฟลิบฟลอบ

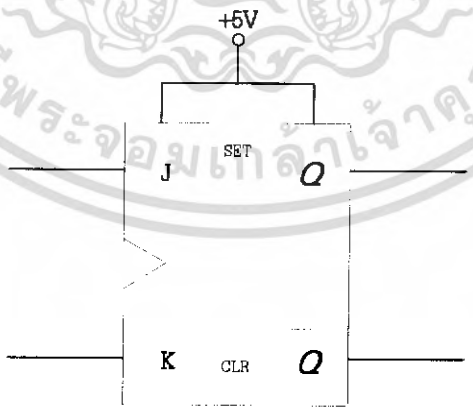
D	CK	Q	$\bar{Q}$
0	∏	0	Qn
1	∏	1	1

เครื่องมือและอุปกรณ์

1. IC TTL 7402 1 ตัว
2. IC TTL 7473 1 ตัว
3. IC TTL 7474 1 ตัว
4. ชุดฝึกดิจิตอล 1 ชุด

ลำดับขั้นการทดลอง

1. ต่อวงจรตามรูปที่ จ.29
2. ป้อนลอจิกตามตารางแล้วบันทึกผล
3. ป้อนลอจิก R = 0 และ S = 1 ขณะนี้ฟลิปฟลอปอยู่ในสถานะ.....
4. ป้อนลอจิก R = 1 และ S = 0 ขณะนี้ฟลิปฟลอปอยู่ในสถานะ.....



รูปที่ จ.29 สัญลักษณ์ของ JK ฟลิปฟลอป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1. ต่อวงจรตามรูปที่ จ.29
2. ป้อนลอจิกJและKตามตาราง
3. กดดีเบาซ์สวิตช์ป้อนพัลส์ขาเข้า CKตามตาราง
4. บันทึกผลการทดลองลงในตาราง

ตารางที่ จ.33 ตารางความจริงของ JK ฟลิปฟลอป

J	K	CK	Q	สถานะฟลิปฟลอป
0	0	0	0	
0	1	0	0	
1	0	1	1	
1	1	1	T	

คำถาม

1. จงสร้าง Tฟลิปฟลอปจาก Dฟลิปฟลอป

2. จงสร้าง Dฟลิปฟลอปจาก Tฟลิปฟลอป

3. จงสร้าง Tฟลิปฟลอปจาก J-Kฟลิปฟลอป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แบบประเมินผลการทดลอง

ที่	การประเมินผล	คะแนนเต็ม	คะแนนที่ได้	หมายเหตุ
1.	กระบวนการปฏิบัติการ	20		
	1.1 การเตรียมวัสดุอุปกรณ์	5		
	1.2 การใช้วัสดุอุปกรณ์	5		
	1.3 การใช้เครื่องมือ	5		
	1.4 ปฏิบัติงานถูกต้องตามขั้นตอน	5		
2.	ผลงาน	60		
	2.1 ความถูกต้องของงาน	15		
	2.2 บันทึกค่าจากการวัด	15		
	2.3 ความเรียบร้อยของงาน	15		
	2.4 ตอบคำถามพร้อมอธิบาย	15		
3.	กิจนิสัยการปฏิบัติงาน	20		
	3.1 ความปลอดภัยขณะปฏิบัติงาน	5		
	3.2 การตรงต่อเวลา	5		
	3.3 ความประณีตในการปฏิบัติงาน	5		
	3.4 ความเรียบร้อยของพื้นที่หลังปฏิบัติงาน	5		
	รวม	100		

ลงชื่อ.....

( )

ผู้ประเมิน

วันที่ เดือน พ.ศ.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ใบงานที่ 7
วงจรนับแบบอะซิงโครนัส

จุดประสงค์ทั่วไป

1. เพื่อให้นักเรียนรู้จักวงจรนับอะซิงโครนัส

จุดประสงค์เชิงพฤติกรรม (เพื่อให้นักเรียนสามารถ)

1. เพื่อให้นักเรียนต่อวงจรนับอะซิงโครนัส 3 บิตได้
2. เพื่อให้นักเรียนต่อวงจรนับอะซิงโครนัส 4 บิตได้

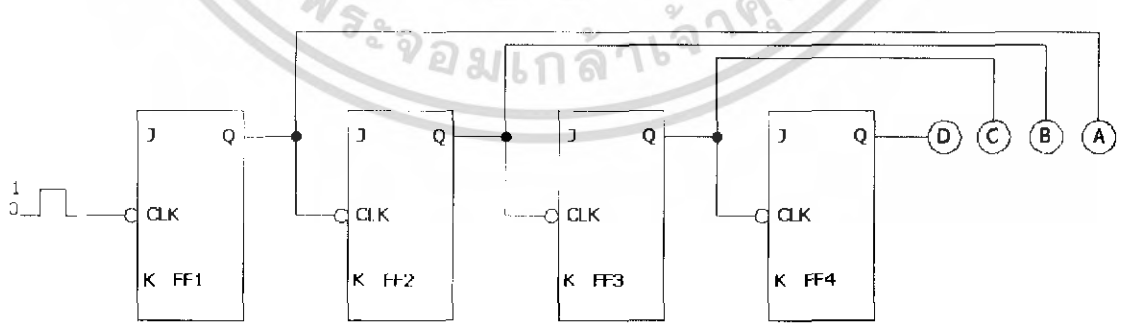
ทฤษฎีเบื้องต้น

วงจรนับเป็นวงจรลอจิกเชิงลำดับวงจรหนึ่งที่มีความสำคัญในระบบดิจิตอลโดยการนับจำนวนพัลส์สี่เหลี่ยมที่ป้อนเข้าทางอินพุต และแสดงผลออกเป็นเลขฐานสองหรือเลขฐานสิบ อุปกรณ์สำคัญสำหรับวงจรนับคือ ฟลิปฟลอป และอาจมีเกตบ้างสำหรับวงจรนับชนิดพิเศษ

วงจรนับแบบอะซิงโครนัส

วงจรนับขึ้น

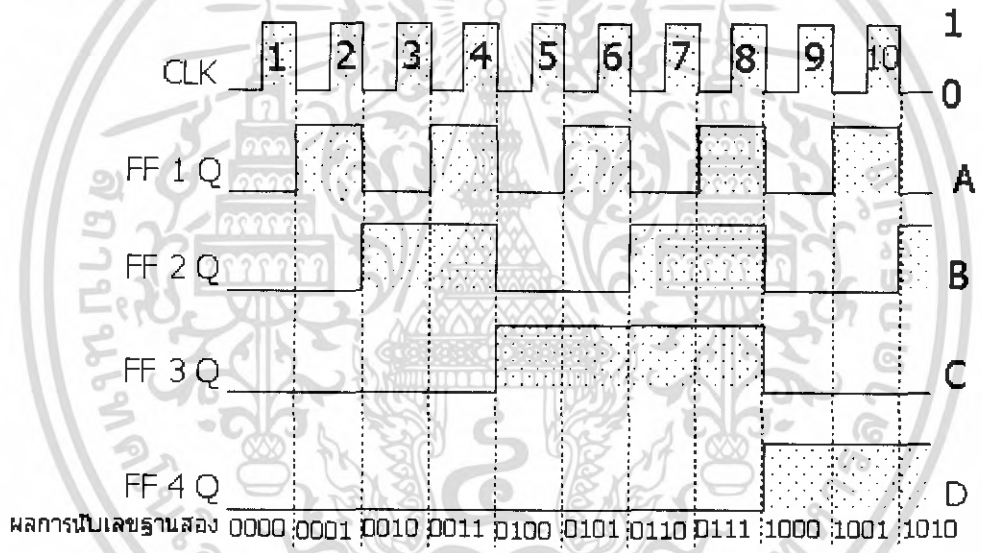
คือวงจรนับฟลิปฟลอปแต่ละตัวทำงานเรียงลำดับกัน กล่าวคือ ถ้าวงจรนับนั้นประกอบด้วยฟลิปฟลอป 4 ตัว ฟลิปฟลอปตัวแรกคือ FF1 และตัวถัดไปคือ FF2, FF3 และ FF4 ตามลำดับ ดังแสดงในรูปที่ จ.30



รูปที่ จ.30 วงจรนับอะซิงโครนัสขนาด 4 บิต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ฟลอปฟลอปแรกคือ FF1 จะได้รับสัญญาณนาฬิกาจากวงจรภายนอก ฟลิปฟลอป FF1 นี้เป็นชนิดทำงานด้วยขอบหลังของขาพัลส์ ดังนั้นจึงทำงานทุกๆขอบหลังของพัลส์นาฬิกาตามลำดับพัลส์ที่ 1 พัลส์ที่ 2 และพัลส์ที่ 3 ในทำนองเดียวกัน ฟลิปฟลอป FF2 จะได้รับสัญญาณนาฬิกาที่ออกจาก Q ของ FF1 ดังนั้น ฟลิปฟลอป FF2จึงทำงานทุกๆขอบหลังของพัลส์นาฬิกาออกจาก Q ของ FF1 ปรากฏขอบหลังของพัลส์ และฟลิปฟลอป FF3 จะได้รับสัญญาณพัลส์จาก Q ของ FF2 จึงทำงานทุกครั้งที่ Q ของ FF2 ปรากฏขอบหลังของพัลส์ และฟลิปฟลอป FF4 จะได้รับสัญญาณพัลส์จาก Q จาก FF3 เช่นกัน ฟลิปฟลอปทุกตัวเป็นชนิดเจ-เค ทำงานในโหมดท็อกเกิล ดังนั้นต้องควบคุมให้เจ และเคฟลิปฟลอปทุกตัวเป็น "1" เมื่อสังเกตรูปคลื่นของสัญญาณนาฬิกา และรูปคลื่นพัลส์เอาต์พุต Q ของ FF1 FF2 FF3 และFF4 ตามลำดับ ดังรูปที่ จ.31

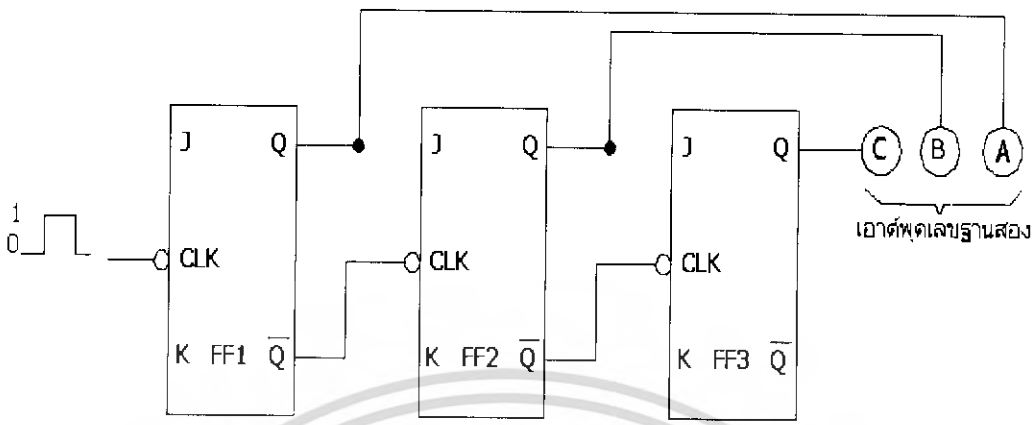


รูปที่ จ.31 รูปคลื่นพัลส์ของสัญญาณนาฬิกา และเอาต์พุตของฟลิปฟลอปแต่ละตัว

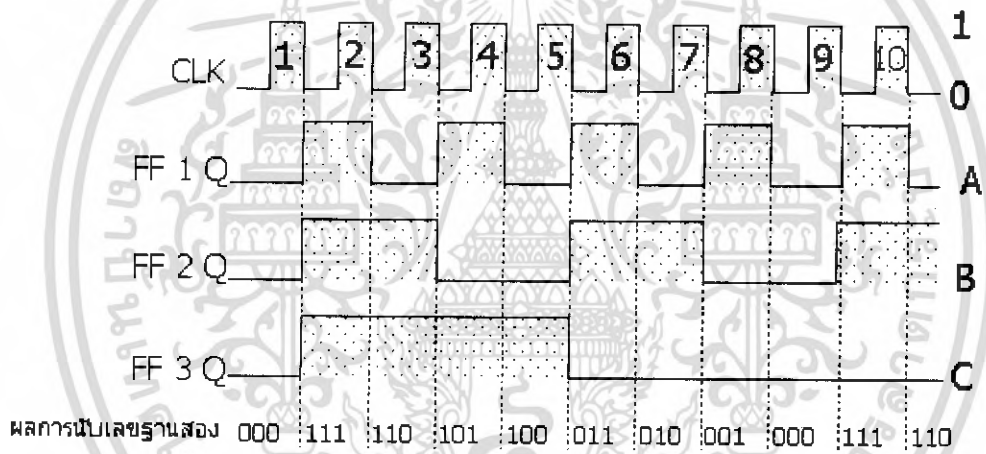
วงจรนับลง

วงจรนับอะซิงโครนัสที่สามารถนับจำนวนพัลส์ทางอินพุตในลักษณะนับลงหมายถึง วงจรนับที่แสดงผลทางเอาต์พุตฐานสอง จากเลขลำดับสูงสุดมายังเลขต่ำสุด เช่นวงจรนับลง 3 บิต จะนับเลขฐานสองจากเลข 7 6 5 4 3 2 1 0 เป็นต้น การทำให้วงจรนับของอะซิงโครนัสนับลงได้โดยนำสัญญาณเอาต์พุต $\overline{Q}$ จากฟลิปฟลอบตัวแรกที่ป้อนเข้าอินพุต CLK ของฟลิปฟลอปลำดับถัดไปดังแสดงในรูปที่ จ.32 จะเห็นว่าฟลิปฟลอปทั้ง 3 ตัวยังคงยังทำงานในสถานะท็อกเกิล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ จ.32 วงจรนับอะซิงโครนัสนับลงขนาด 3 บิต



รูปที่ จ.33 รูปคลื่นพัลส์ที่เอาต์พุตของฟลิปฟลอปแต่ละตัว

เครื่องมือและอุปกรณ์

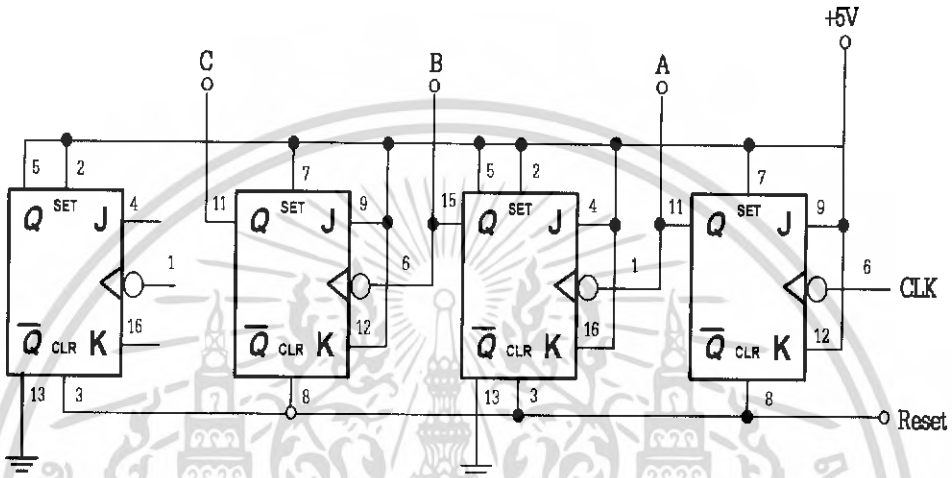
1. IC TTL 7476	2	ตัว
2. ชุดทดลองดิจิตอล	1	ชุด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ลำดับขั้นการทดลอง

การทดลองที่ 1

1. จงต่อวงจนตามรูปที่ จ.34 แล้วบันทึกผลการทดลองลงในตารางที่ จ.34
2. เอาท์พุต Q_A, Q_B และQ_C ต่อกับลอจิกมอนิเตอร์ 8421



รูปที่ จ.34 วงจรนับขึ้น 3 บิต

ตารางที่ จ.34 ตารางผลการนับขึ้น 3 บิต

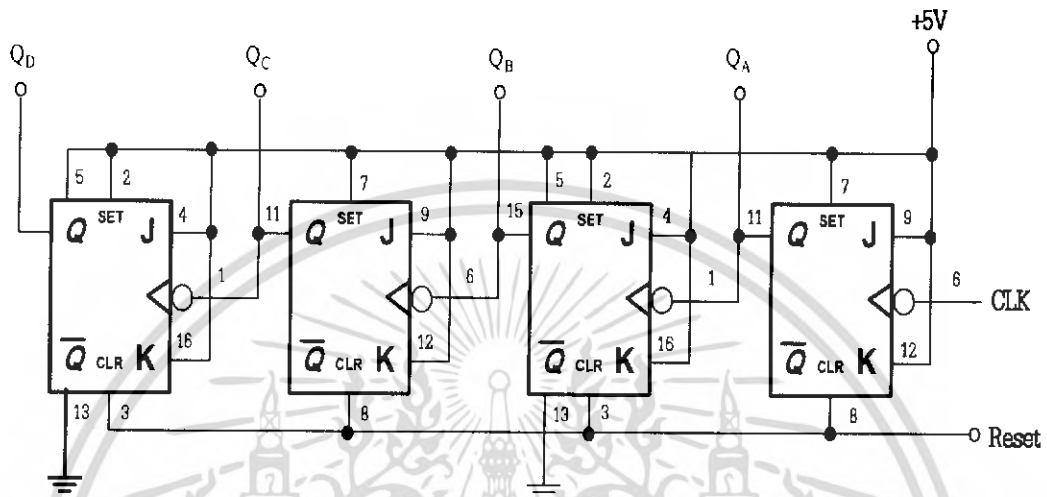
เลขฐานสอง			เลขฐาน 8
C	B	A	
0	0	0	
0	0	1	
0	0	0	
0	1	1	
1	0	0	
1	0	1	
1	1	0	
1	1	1	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทดลองที่ 2

4. จงต่อวงจรตามรูปที่ จ.35 แล้วบันทึกผลการทดลองลงในตารางที่ จ.35

5. เอาท์พุต Q_A, Q_B และQ_C ต่อกับลอจิกมอนิเตอร์



รูปที่ จ.35 วงจรนับลง 3 บิต

ตารางที่ จ.35 ตารางผลการนับลง 3 บิต

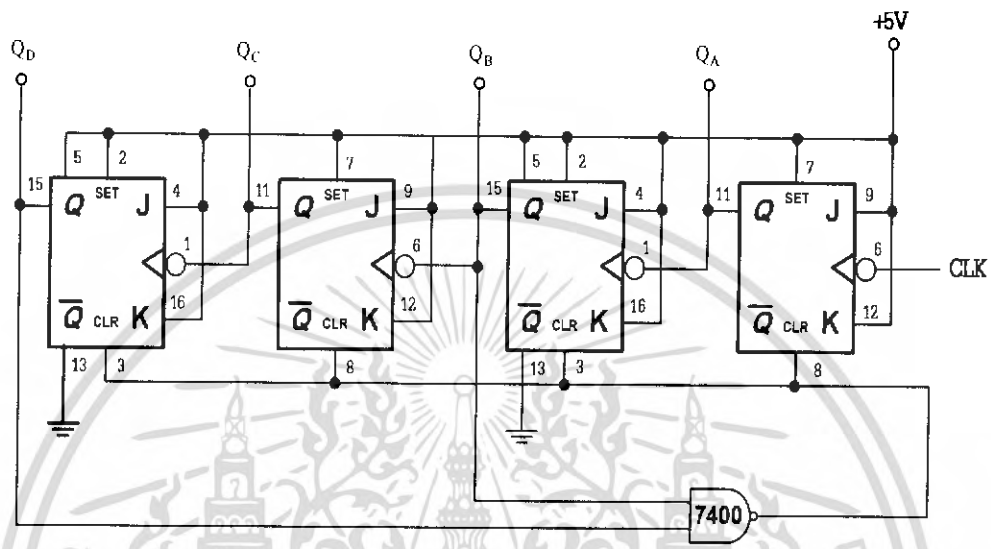
เลขฐานสอง			เลขฐาน 8
C	B	A	
0	0	0	
0	0	1	
0	0	0	
0	1	1	
1	0	0	
1	0	1	
1	1	0	
1	1	1	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทดลองที่ 3

7. จงต่อวงจรตามรูปที่ จ.36 แล้วบันทึกผลการทดลองลงในตารางที่ จ.36

8. เอาท์พุต Q_A, Q_B และQ_C ต่อกับลอจิกมอนิเตอร์



รูปที่ จ.36 วงจรนับ 0 – 9

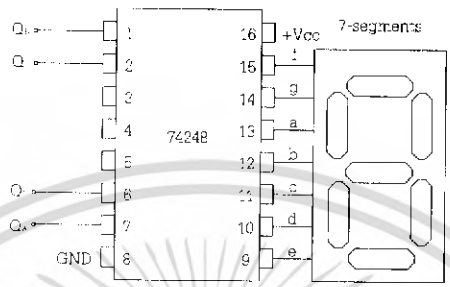
ตารางที่ จ.36 ตารางผลการทดลองวงจรนับ 0 – 9

เลขฐานสอง			เลขฐาน 8
C	B	A	
0	0	0	
0	0	1	
0	0	0	
0	1	1	
1	0	0	
1	0	1	
1	1	0	
1	1	1	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทดลองที่ 4

นำ OUTPUT Q_A, Q_B, Q_C และQ_D มาต่อเข้ากับ IC 74LS248 แล้วนำ OUTPUT ของ IC 74LS248 ต่อ 7-Segments ดังรูปที่ ง.37



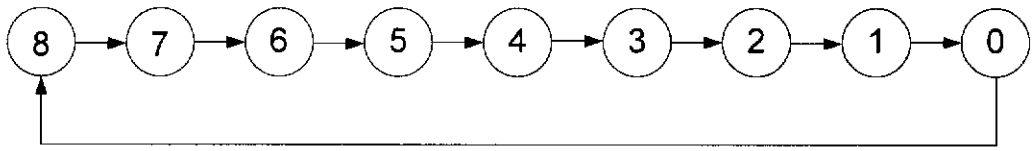
รูปที่ จ.37 การต่อ IC 74LS248 กับ 7-Segments

ตารางที่ จ.37 ผลการทดลองของ 7-Segments

D	C	B	A	เลขฐาน 8	7-Segments
0	0	0	0	0	
0	0	0	1	1	
0	0	1	0	2	
0	0	1	1	3	
0	1	0	0	4	
0	1	0	1	5	
0	1	1	0	6	
0	1	1	1	7	
1	0	0	0	8	
1	0	0	1	9	
1	0	1	0	10	
1	0	1	1	11	
1	1	0	0	12	
1	1	0	1	13	
1	1	1	0	14	
1	1	1	1	15	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จงออกแบบวงจรนับต่อไปนี้



รูปที่ จ.38 ไฟแสดงผล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แบบประเมินผลการทดลอง

ที่	การประเมินผล	คะแนนเต็ม	คะแนนที่ได้	หมายเหตุ
1.	กระบวนการปฏิบัติการ	20		
	1.1 การเตรียมวัสดุอุปกรณ์	5		
	1.2 การใช้วัสดุอุปกรณ์	5		
	1.3 การใช้เครื่องมือ	5		
	1.4 ปฏิบัติงานถูกต้องตามขั้นตอน	5		
2.	ผลงาน	60		
	2.1 ความถูกต้องของงาน	15		
	2.2 บันทึกค่าจากการวัด	15		
	2.3 ความเรียบร้อยของงาน	15		
	2.4 ตอบคำถามพร้อมอธิบาย	15		
3.	กิจนิสัยการปฏิบัติงาน	20		
	3.1 ความปลอดภัยขณะปฏิบัติงาน	5		
	3.2 การตรงต่อเวลา	5		
	3.3 ความประณีตในการปฏิบัติงาน	5		
	3.4 ความเรียบร้อยของพื้นที่หลังปฏิบัติงาน	5		
	รวม	100		

ลงชื่อ.....

( )

ผู้ประเมิน

วันที่ เดือน พ.ศ.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ใบงานที่ 8
วงจรนับแบบซิงโครนัส

จุดประสงค์ทั่วไป

1. เพื่อให้นักเรียนรู้จักวงจรนับซิงโครนัส

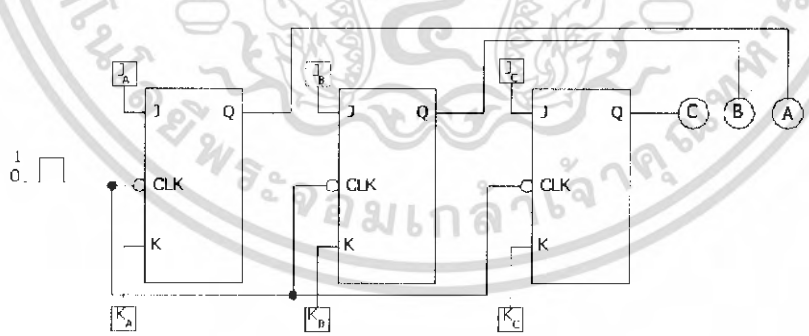
จุดประสงค์เชิงพฤติกรรม (เพื่อให้นักเรียนสามารถ)

1. เพื่อให้นักเรียนต่อวงนับแบบซิงโครนัสได้

ทฤษฎีเบื้องต้น

วงจรนับแบบซิงโครนัส

วงจรนับแบบซิงโครนัส คือวงจรนับที่ต่อขาสัญญาณนาฬิกาควบคุมฟลิปฟลอปทุกตัวในวงจรให้ทำงานพร้อมกัน แต่การควบคุมให้วงจรนับแสดงผลการนับเลขใดๆ นั้นขึ้นอยู่กับการออกแบบวงจรควบคุมอินพุตเจ และเคฟลิปฟลอปแต่ละตัว ดังนั้นวงจรนับแบบซิงโครนัสจึงสามารถออกแบบให้นับขึ้นหรือลงได้ตามต้องการ จำนวนครั้งของการนับสำหรับการนับแบบซิงโครนัสเหมือนกันกับวงจรนับแบบอะซิงโครนัส กล่าวคือเท่ากับ 2^n เมื่อ nคือ จำนวนฟลิปฟลอปของจำนวนนับ ตัวอย่างเช่น วงจรนับซิงโครนัสที่มีฟลิปฟลอป 3 ตัว สามารถออกแบบวงจรให้นับเลขได้ระหว่าง 0-7 โดยกำหนดวงจรให้นับขึ้นหรือนับลงได้



รูปที่ จ.39 วงจรนับซิงโครนัสขนาด 1 บิต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

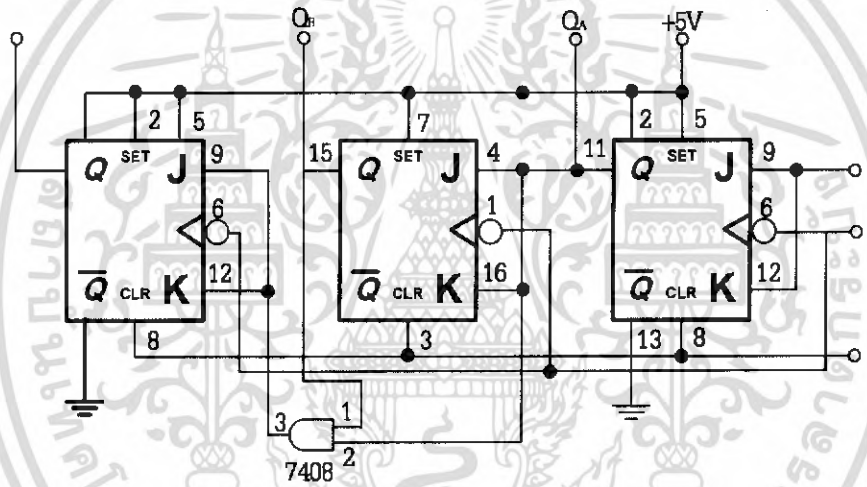
เครื่องมือและอุปกรณ์

1. IC 7476 2 ตัว
2. IC 7408 2 ตัว
3. ชุดฝึกดิจิตอล 1 ชุด

ลำดับขั้นการทดลอง

การทดลองที่ 1

1. จงต่อวงจรตามรูปที่ จ.40
2. เอาต์พุต Q_A, Q_B และQ_C ต่อกับลอจิกมอนิเตอร์



รูปที่ จ.40 วงจรนับขึ้น 3 บิต

ตารางที่ จ.38 ตารางผลการนับขึ้น 3 บิต

เลขฐาน 2			เลขฐาน 8
QA	QB	QC	LED 7-Segment
0	0	0	
0	0	1	
0	1	0	
0	1	1	
1	0	0	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ จ.38 (ต่อ) ตารางผลการนับขึ้น 3 บิต

0	1	0	
1	1	0	
1	1	1	

3. ป้อนสัญญาณนาฬิกาแล้วบันทึกผลการทดลองในตารางที่ จ.38

4. ย้าย Q_A, Q_B และ Q_C ไปต่อกับ BINARY TO HEX

คำถามท้ายการทดลอง

จากการทดลองที่ 1 เราสามารถสร้างวงจรให้นับ 0-4 ได้หรือไม่ ถ้าได้จงออกแบบวงจร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แบบประเมินผลการทดลอง

ที่	การประเมินผล	คะแนนเต็ม	คะแนนที่ได้	หมายเหตุ
1.	กระบวนการปฏิบัติการ	20		
	1.1 การเตรียมวัสดุอุปกรณ์	5		
	1.2 การใช้วัสดุอุปกรณ์	5		
	1.3 การใช้เครื่องมือ	5		
	1.4 ปฏิบัติงานถูกต้องตามขั้นตอน	5		
2.	ผลงาน	60		
	2.1 ความถูกต้องของงาน	15		
	2.2 บันทึกค่าจากการวัด	15		
	2.3 ความเรียบร้อยของงาน	15		
	2.4 ตอบคำถามพร้อมอธิบาย	15		
3.	กิจนิสัยการปฏิบัติงาน	20		
	3.1 ความปลอดภัยขณะปฏิบัติงาน	5		
	3.2 การตรงต่อเวลา	5		
	3.3 ความประณีตในการปฏิบัติงาน	5		
	3.4 ความเรียบร้อยของพื้นที่หลังปฏิบัติงาน	5		
	รวม	100		

ลงชื่อ.....

( )

ผู้ประเมิน

วันที่ เดือน พ.ศ.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ใบงานที่ 9
วงจรเข้ารหัส

วัตถุประสงค์

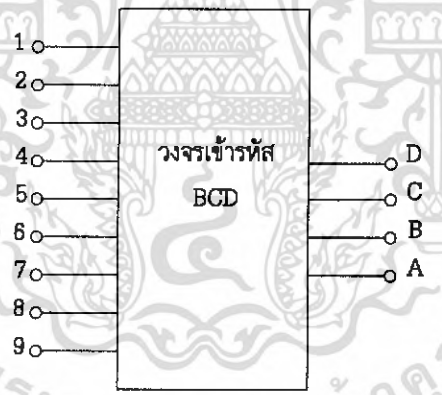
1. เพื่อให้นักเรียนรู้จักวงจรเข้ารหัส

จุดประสงค์เชิงพฤติกรรม (เพื่อให้นักเรียนสามารถ)

1. เพื่อให้นักเรียนต่อวงจรเข้ารหัสได้

ทฤษฎีเบื้องต้น

วงจรเข้ารหัส (Encoder) เป็นวงจรทำหน้าที่แปลงข้อมูลจำนวนมากเป็นรหัส (Code) เพื่อที่จะช่วยลดจำนวนสายสัญญาณหรือจำนวนช่องสัญญาณ หรืออาจใช้ในการแปลงรหัสก็ได้ ในรูปที่ จ.41 เป็นไดอะแกรมการทำงานของวงจรเข้ารหัสข้อมูลของเลขฐานสิบเป็นรหัส BCD หรือเป็นเลขฐานสอง



รูปที่ จ.41 ไดอะแกรมการทำงานพื้นฐานของวงจรถอดรหัส

สำหรับไอซีดิจิตอลที่ใช้ในการเข้ารหัส คือเบอร์ 74LS147 โดยไอซีเบอร์นี้ทำหน้าที่เป็นตัวเข้ารหัสในการแปลงข้อมูลเลขฐานสิบเป็นเลขฐานสองขนาด 4 บิตหรือรหัสบีซีดี (Binary Code Decimal) แต่เนื่องจากทางเอาต์พุตของไอซีเบอร์ 74147 จะมีลักษณะเป็นแบบผกผันตรรก ดังนั้นถ้าหากต้องการให้แสดงข้อมูลที่ถูกต้องและเข้าใจได้ง่ายต้องมีการต่อใช้เกตแบบน็อตเข้าทางเอาต์พุตของไอซีเบอร์ 74147

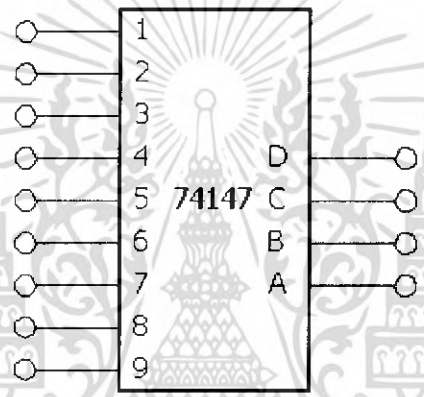
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เครื่องมือและอุปกรณ์

1. IC TTL 7404	1	ตัว
2. IC TTL 74147	1	ตัว
3. ชุดฝึกดิจิตอล	1	ชุด

ลำดับขั้นการทดลอง

การทดลองที่ 1



รูปที่ จ.42 ไอซี 74147

1. ต่อวงจรไอซี 74147 โดยต่ออินพุต 0-7 เข้ากับลอจิกสวิตช์ แล้วตั้งไว้ที่ลอจิก "0" ส่วนอินพุต 8 และ9 ต่อเข้ากับเอาต์พุต "0" ของดีเบาต์สวิตช์ชุดที่ 1 และ 2 สำหรับเอาต์พุต A-D ให้ต่อเข้ากับลอจิกมอนิเตอร์
2. ทำการป้อนข้อมูลตามตารางแล้วบันทึกผลการทดลอง
3. ต่อน็อตเกตเข้าที่เอาต์ของไอซี 74147

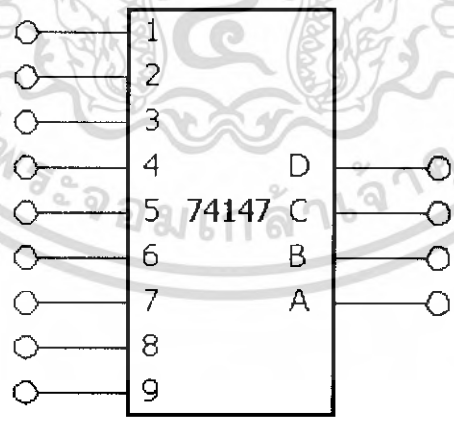
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ จ.39 ผลการทดลองของไอซี 74147

อินพุต									เอาต์พุต			
1	2	3	4	5	6	7	8	9	D	C	B	A
1	1	1	1	1	1	1	1	1				
1	1	1	1	1	1	1	1	0				
1	1	1	1	1	1	1	0	1				
1	1	1	1	1	1	0	1	1				
1	1	1	1	1	0	1	1	1				
1	1	1	1	0	1	1	1	1				
1	1	1	0	1	1	1	1	1				
1	1	0	1	1	1	1	1	1				
1	0	1	1	1	1	1	1	1				
0	1	1	1	1	1	1	1	1				

การทดลองที่ 2

ต่อเอาต์พุตของ IC 74LS เข้ากับ BINARY TO HEX ป้อนอินพุตตามตารางตามตารางที่ จ.40



รูปที่ จ.43 ไอซี 74147

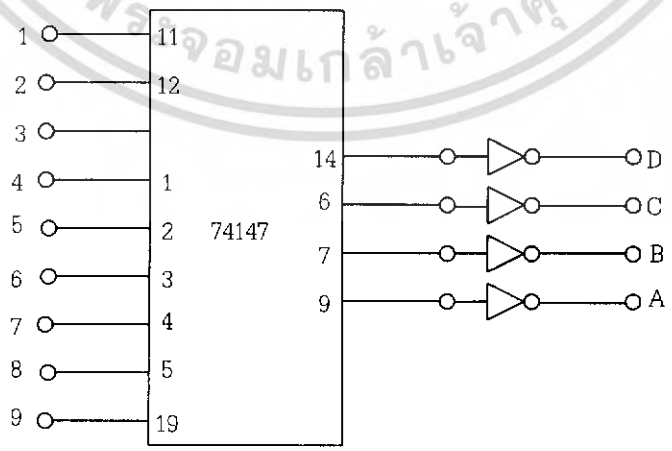
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ จ.40 ผลการทดลองของไอซี 74147

อินพุต									เอาต์พุต				LED 7-Segment
1	2	3	4	5	6	7	8	9	D	C	B	A	
1	1	1	1	1	1	1	1	1					
1	1	1	1	1	1	1	1	0					
1	1	1	1	1	1	1	0	1					
1	1	1	1	1	1	0	1	1					
1	1	1	1	1	0	1	1	1					
1	1	1	1	0	1	1	1	1					
1	1	1	0	1	1	1	1	1					
1	1	0	1	1	1	1	1	1					
1	0	1	1	1	1	1	1	1					
0	1	1	1	1	1	1	1	1					

การทดลองที่ 3

1. ต่อ IC 7404 เข้าที่ OUTPUT ของ IC 74147
2. ต่อ OUTPUT ของ IC 7404 เข้ากับลอจิกมอนิเตอร์ 8421 แล้วบันทึกผลการทดลองลงในตาราง ที่ จ.41



รูปที่ จ.44 ไอซี 74147

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ จ.41 ผลการทดลองของไอซี 74147

อินพุต									เอาต์พุต				LED 7-Segment
1	2	3	4	5	6	7	8	9	D	C	B	A	
1	1	1	1	1	1	1	1	1					
1	1	1	1	1	1	1	1	0					
1	1	1	1	1	1	1	0	1					
1	1	1	1	1	1	0	1	1					
1	1	1	1	1	0	1	1	1					
1	1	1	1	0	1	1	1	1					
1	1	1	0	1	1	1	1	1					
1	1	0	1	1	1	1	1	1					
1	0	1	1	1	1	1	1	1					
0	1	1	1	1	1	1	1	1					

3. ต่อ OUTPUT A, B, C และD ของ 7404 เข้ากับ BINARY TO HEX ป้อนอินพุตตามตารางที่ จ.42 และบันทึกผลการทดลองลงตารางที่ จ.42

ตารางที่ จ.42 BINARY TO HEX

อินพุต									เอาต์พุต				LED 7-Segment
1	2	3	4	5	6	7	8	9	D	C	B	A	
1	1	1	1	1	1	1	1	1					
1	1	1	1	1	1	1	1	0					
1	1	1	1	1	1	1	0	1					
1	1	1	1	1	1	0	1	1					
1	1	1	1	1	0	1	1	1					
1	1	1	1	0	1	1	1	1					
1	1	1	0	1	1	1	1	1					

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ จ.42 (ต่อ) BINARY TO HEX

1	1	0	1	1	1	1	1	1					
1	0	1	1	1	1	1	1	1					
0	1	1	1	1	1	1	1	1					

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แบบประเมินผลการทดลอง

ที่	การประเมินผล	คะแนนเต็ม	คะแนนที่ได้	หมายเหตุ
1.	กระบวนการปฏิบัติการ	20		
	1.1 การเตรียมวัสดุอุปกรณ์	5		
	1.2 การใช้วัสดุอุปกรณ์	5		
	1.3 การใช้เครื่องมือ	5		
	1.4 ปฏิบัติงานถูกต้องตามขั้นตอน	5		
2.	ผลงาน	60		
	2.1 ความถูกต้องของงาน	15		
	2.2 บันทึกค่าจากการวัด	15		
	2.3 ความเรียบร้อยของงาน	15		
	2.4 ตอบคำถามพร้อมอธิบาย	15		
3.	กิจนิสัยการปฏิบัติงาน	20		
	3.1 ความปลอดภัยขณะปฏิบัติงาน	5		
	3.2 การตรงต่อเวลา	5		
	3.3 ความประณีตในการปฏิบัติงาน	5		
	3.4 ความเรียบร้อยของพื้นที่หลังปฏิบัติงาน	5		
	รวม	100		

ลงชื่อ.....

( )

ผู้ประเมิน

วันที่ เดือน พ.ศ.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ใบงานที่ 10
วงจรถอดรหัส

จุดประสงค์ทั่วไป

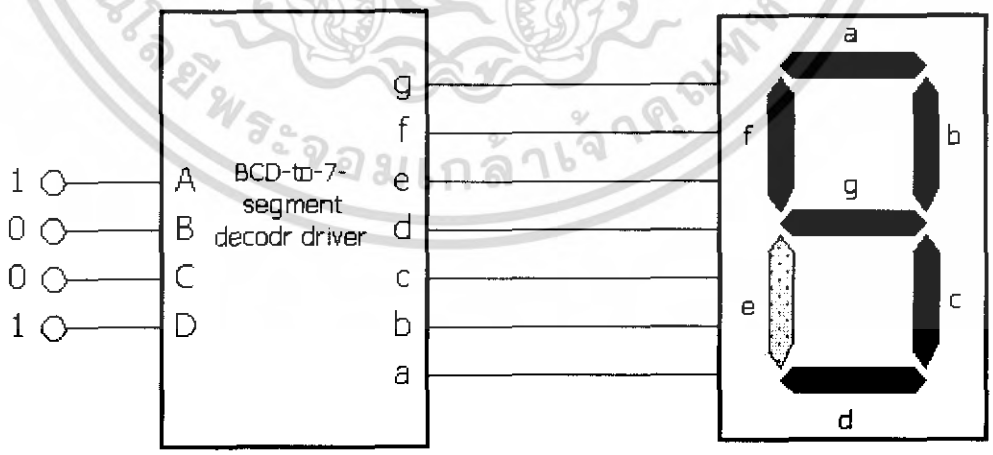
1. สามารถสร้างวงจรนับเลขฐานสิบได้

จุดประสงค์เชิงพฤติกรรม (เพื่อให้นักเรียนสามารถ)

1. นักเรียนสามารถต่อวงจรได้
2. นักเรียนสามารถต่อวงจรถอดรหัสเลขฐานสิบได้

ทฤษฎีเบื้องต้น

เมื่อมีวงจรเข้ารหัสก็ต้องมีวงจรถอดรหัส โดยวงจรถอดรหัสนี้จะได้รับสัญญาณระดับลอจิกในรูปของรหัส เช่น รหัสไบนารี บีซีดี 8421 ตัวถอดรหัสจะแปลงรหัสดังกล่าวให้เป็นเลขฐานสิบและแสดงผลที่ไดโอดเปล่งแสง 7 ส่วน ลักษณะของตัวถอดรหัสบีซีดี 8421 4 บิต ที่มีค่า 1001 เข้าที่อินพุตของตัวถอดรหัส (อินพุต A, B,C และ D) ทางด้านเอาต์พุตของตัวถอดรหัสจะส่งสัญญาณลอจิกไปควบคุมตัวแสดงผลไดโอดเปล่งแสง 7 ส่วน ให้ติดเป็นเลขฐานสิบเท่ากับเก้า จะสังเกตเห็นได้ว่าเอาต์พุตของตัวถอดรหัสนี้จะมี 7 ขา คือ a-g เท่ากับจำนวนอินพุตของตัวแสดงผลไดโอดเปล่งแสง 7 ส่วน



รูปที่ จ.45 การต่อตัวถอดรหัสกับตัวแสดงผลไดโอดเปล่งแสง 7 ส่วน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ไอซี 74138 คือไอซีดิจิตอลที่ได้รับการออกแบบมาเพื่อทำหน้าที่ถอดรหัสเลขฐานสอง 3 บิต เพื่อให้ได้เอาต์พุต 8 ช่อง มักถูกนำไปใช้ในการถอดรหัสตำแหน่งของไอซีหน่วยความจำหรือไอซีขยายอินพุต เอาต์พุต ซึ่งมักจะพบมากในระบบไมโครโปรเซสเซอร์

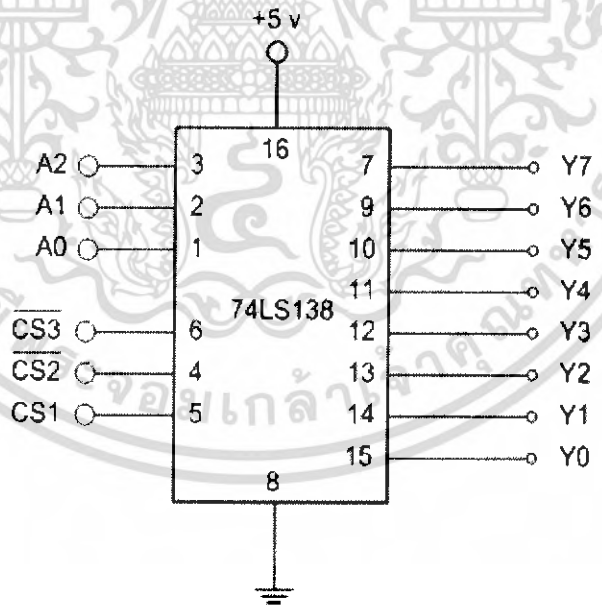
74LS248 ซึ่งไอซีเบอร์นี้อยู่ในกลุ่มของ ไอซีที่เรียกว่า ไอซี TTL โดยเจ้าตัวไอซีนี้จะทำหน้าที่ถอดรหัสเลข BCD เป็นการแสดงผลบนตัวแสดงผลที่เรียกว่า 7-Segment โดยเราสามารถอ่านค่าเลขได้ทันที โดยแสดงได้ในส่วนเลข 0-9

เครื่องมือและอุปกรณ์

1. IC 74138	1	ตัว
2. IC 74248	1	ตัว
3. ชุดฝึกดิจิตอล	1	ชุด

ลำดับขั้นการทดลอง

การทดลองที่ 1



รูปที่ จ.46 ลอจิกมอนิเตอร์

1. ต่อวงจรตามรูปที่ จ.46 โดยอินพุต A2-A0 และ CS1-CS3 ให้ต่อเข้ากับสวิตช์บนชุดทดลองส่วนเอาต์พุตทั้งหมดต่อเข้ากับลอจิกมอนิเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. ป้อนอินพุตตามตาราง แล้วบันทึกผลการทดลอง

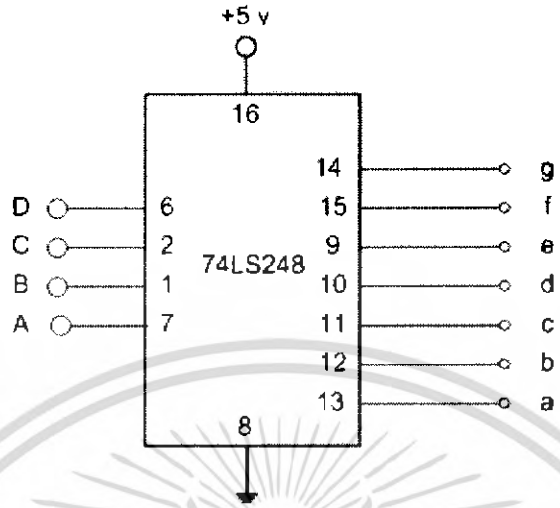
ตารางที่ จ.43 ตารางความจริง

INPUT						OUTPUT							
CS1	$\overline{CS2}$	$\overline{CS3}$	A2	A1	A0	Y7	Y6	Y5	Y4	Y3	Y2	Y1	Y0
0	0	1	X	X	X								
0	1	0	X	X	X								
0	0	0	X	X	X								
1	1	1	X	X	X								
1	1	1	X	X	X								
0	1	1	X	X	X								
1	0	0	0	0	0								
1	0	0	0	0	1								
1	0	0	0	1	0								
1	0	0	0	1	1								
1	0	0	1	0	0								
1	0	0	1	0	1								
1	0	0	1	1	0								
1	0	0	1	1	1								

X : เป็นลอจิก "0" หรือ "1" ก็ได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทดลองที่ 2



รูปที่ จ.47 74LS248

3. ต่อวงจรตามรูปที่ จ.47
4. อินพุต A, B, C และ D ต่อเข้ากับลอจิกมอนิเตอร์
5. เอาต์พุต a-g ต่อเข้ากับ LED 7-SEGMENTS

ตารางที่ จ.44 ตารางแสดงผล LED 7-SEGMENTS

อินพุต									เอาต์พุต				LED
1	2	3	4	5	6	7	8	9	D	C	B	A	7-Segment
1	1	1	1	1	1	1	1	1	1	1	1	1	
1	1	1	1	1	1	1	1	0	0	1	1	0	
1	1	1	1	1	1	1	0	1	0	1	1	1	
1	1	1	1	1	1	0	1	1	1	0	0	0	
1	1	1	1	1	0	1	1	1	1	0	0	1	
1	1	1	1	0	1	1	1	1	1	0	1	0	
1	1	1	0	1	1	1	1	1	1	0	1	1	
1	1	0	1	1	1	1	1	1	1	1	0	0	
1	0	1	1	1	1	1	1	1	1	1	0	1	
0	1	1	1	1	1	1	1	1	1	1	1	0	

X : เป็นลอจิก "0" หรือ "1" ก็ได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แบบประเมินผลการทดลอง

ที่	การประเมินผล	คะแนนเต็ม	คะแนนที่ได้	หมายเหตุ
1.	กระบวนการปฏิบัติการ	20		
	1.1 การเตรียมวัสดุอุปกรณ์	5		
	1.2 การใช้วัสดุอุปกรณ์	5		
	1.3 การใช้เครื่องมือ	5		
	1.4 ปฏิบัติงานถูกต้องตามขั้นตอน	5		
2.	ผลงาน	60		
	2.1 ความถูกต้องของงาน	15		
	2.2 บันทึกค่าจากการวัด	15		
	2.3 ความเรียบร้อยของงาน	15		
	2.4 ตอบคำถามพร้อมอธิบาย	15		
3.	กิจนิสัยการปฏิบัติงาน	20		
	3.1 ความปลอดภัยขณะปฏิบัติงาน	5		
	3.2 การตรงต่อเวลา	5		
	3.3 ความประณีตในการปฏิบัติงาน	5		
	3.4 ความเรียบร้อยของพื้นที่หลังปฏิบัติงาน	5		
	รวม	100		

ลงชื่อ.....

( )

ผู้ประเมิน

วันที่ เดือน พ.ศ.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ใบงานที่ 11

IC Binary Counter

จุดประสงค์ทั่วไป

1. เพื่อให้นักเรียนรู้จักไอซีที่เป็นวงจรนับสำเร็จรูป

จุดประสงค์เชิงพฤติกรรม (เพื่อให้นักเรียนสามารถ)

1. เพื่อให้นักเรียนต่อวงจรไอซีสำเร็จรูปได้
2. เพื่อให้นักเรียนต่อวงจรนับขึ้นและนับลงได้

ทฤษฎีเบื้องต้น

IC Binary Counter เป็นไอซีวงจรนับรวม มีโครงสร้างหลายแบบ บางชนิดเป็นแบบซิงโครนัส และบางชนิดเป็นแบบอะซิงโครนัส บางชนิดนับขึ้นหรือนับลงได้เพียงอย่างเดียว บางชนิดสามารถควบคุมให้นับขึ้นและลงได้

วงจรนับชนิดทีทีแอลเบอร์ 74LS93 เป็นวงจรนับขึ้นขนาด 4 บิตแบบอะซิงโครนัส โครงสร้างภายในประกอบด้วย เจ-เค ฟลิปฟลอบจำนวน 4 ตัว ต่อสายสัญญาณนาฬิกาเป็นแบบวงจรนับแบบอะซิงโครนัส

วงจรนับชนิดทีทีแอลเบอร์ 74LS193 เป็นวงจรนับแบบอะซิงโครนัสขนาด 4 บิต สามารถควบคุมให้นับขึ้น (0-15) และนับลง (15-0) ได้

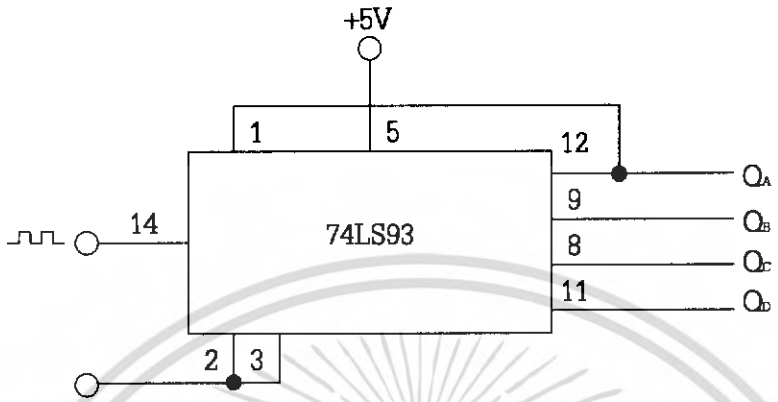
เครื่องมือและอุปกรณ์

1. IC 74LS93	1	ตัว
2. IC 74LS193	1	ตัว
3. ชุดทดลอง	1	ชุด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ลำดับขั้นการทดลอง

การทดลองที่ 1



รูปที่ จ.48 74LS93

1. จงต่อวงจรตามรูปที่ จ.48
2. ขา RESET (2 กับ 3) ต่อเข้ากับลอจิกสวิตช์
3. Q_A, Q_B, Q_C และ Q_D ต่อเข้าลอจิกมอนิเตอร์
4. เปลี่ยน Q_A, Q_B, Q_C และ Q_D ต่อเข้าลอจิกมอนิเตอร์
5. บันทึกผลการทดลองลงในตารางที่ จ.45

ตารางที่ จ.45 การต่อ74LS93 เข้ากับลอจิกมอนิเตอร์

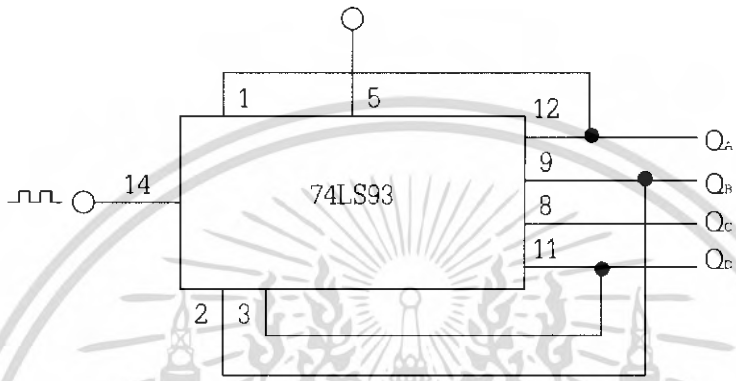
อินพุต									เอาต์พุต				LED
1	2	3	4	5	6	7	8	9	D	C	B	A	7-Segment
1	1	1	1	1	1	1	1	1	0	0	0	0	
0	1	1	1	1	1	1	1	1	0	0	0	1	
1	0	1	1	1	1	1	1	1	0	0	1	0	
1	1	0	1	1	1	1	1	1	0	0	1	1	
1	1	1	0	1	1	1	1	1	0	1	1	1	
1	1	1	1	0	1	1	1	1	0	1	0	1	
1	1	1	1	1	0	1	1	1	0	1	1	0	
1	1	1	1	1	1	0	1	1	0	1	1	1	
1	1	1	1	1	1	1	0	1	1	0	0	0	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ จ.45 (ต่อ) การต่อ74LS93 เข้ากับลอจิกมอนิเตอร์

1	1	1	1	1	1	1	1	0	1	0	0	1	

การทดลองที่ 2



รูปที่ จ.49 74LS93

6. จงต่อวงจรดังรูปที่ จ.49
7. Q_A, Q_B, Q_C และQ_D ต่อเข้าลอจิกมอนิเตอร์
8. เปลี่ยน Q_A, Q_B, Q_C และQ_D ต่อเข้าลอจิกมอนิเตอร์
9. บันทึกผลการทดลองลงในตารางที่ จ.46

ตารางที่ จ.46 ผลของ74LS93

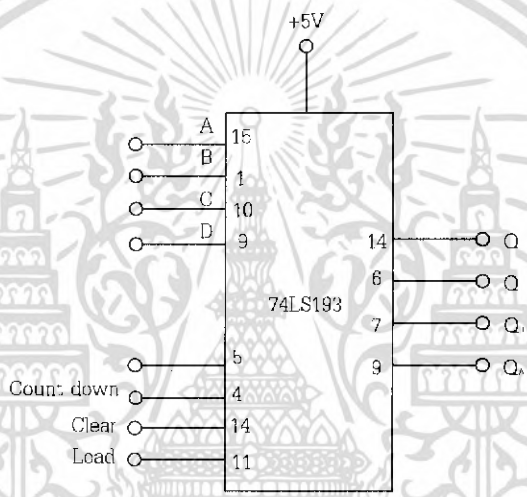
เลขฐาน 16	Q_A	Q_B	Q_C	Q_D	LED 7-Segment
0	0	0	0	0	
1	0	0	0	1	
2	0	0	1	0	
3	0	0	1	1	
4	0	1	0	0	
5	0	1	0	1	
6	0	1	1	0	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ จ.46 (ต่อ) ผลของ74LS93

7	0	1	1	1	
8	1	0	0	0	
9	1	0	0	1	

การทดลองที่ 3



รูปที่ จ.50 74LS193

10. จงต่อวงจรดังรูปที่ จ.50
11. INPUT A, B, C, และD ต่อเข้ากับลอจิกสวิตช์ "0"
12. INPUT Clear ต่อเข้ากับลอจิกสวิตช์
13. INPUT Count Down และLoad
14. OUTPUT Q_A, Q_B, Q_C และQ_D ต่อเข้ากับลอจิกมอนิเตอร์และ Binary To Hex

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ จ.47 แสดงผลของ74LS193

เลขฐาน 16	Q_A	Q_B	Q_C	Q_D	LED 7-Segment
0	0	0	0	0	
1	0	0	0	1	
2	0	0	1	0	
3	0	0	1	1	
4	0	1	0	0	
5	0	1	0	1	
6	0	1	1	0	
7	0	1	1	1	
8	1	0	0	0	
9	1	0	0	1	
10	1	0	1	0	
11	1	0	1	1	
12	1	1	0	0	
13	1	1	0	1	
14	1	1	1	0	
15	1	1	1	1	

15. จากรูปที่ จ.51 เปลี่ยนสายสัญญาณนาฬิกาเข้าที่ขา 4 และต่อลอจิก "0" เข้าที่ขา 5

16. บันทึกผลการทดลองลงในตารางที่ จ.47

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ จ.48 การเปลี่ยนสัญญาณนาฬิกา

เลขฐาน 16	Q_A	Q_B	Q_C	Q_D	LED 7-Segment
0	0	0	0	0	
1	0	0	0	1	
2	0	0	1	0	
3	0	0	1	1	
4	0	1	0	0	
5	0	1	0	1	
6	0	1	1	0	
7	0	1	1	1	
8	1	0	0	0	
9	1	0	0	1	
10	1	0	1	0	
11	1	0	1	1	
12	1	1	0	0	
13	1	1	0	1	
14	1	1	1	0	
15	1	1	1	1	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แบบประเมินผลการทดลอง

ที่	การประเมินผล	คะแนนเต็ม	คะแนนที่ได้	หมายเหตุ
1.	กระบวนการปฏิบัติการ	20		
	1.1 การเตรียมวัสดุอุปกรณ์	5		
	1.2 การใช้วัสดุอุปกรณ์	5		
	1.3 การใช้เครื่องมือ	5		
	1.4 ปฏิบัติงานถูกต้องตามขั้นตอน	5		
2.	ผลงาน	60		
	2.1 ความถูกต้องของงาน	15		
	2.2 บันทึกค่าจากการวัด	15		
	2.3 ความเรียบร้อยของงาน	15		
	2.4 ตอบคำถามพร้อมอธิบาย	15		
3.	กิจนิสัยการปฏิบัติงาน	20		
	3.1 ความปลอดภัยขณะปฏิบัติงาน	5		
	3.2 การตรงต่อเวลา	5		
	3.3 ความประณีตในการปฏิบัติงาน	5		
	3.4 ความเรียบร้อยของพื้นที่หลังปฏิบัติงาน	5		
	รวม	100		

ลงชื่อ.....

( )

ผู้ประเมิน

วันที่ เดือน พ.ศ.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ใบงานที่ 12
วงจรเปรียบเทียบ

จุดประสงค์ทั่วไป

1. เพื่อให้นักเรียนรู้จักวงจรเปรียบเทียบ

จุดประสงค์เชิงพฤติกรรม (เพื่อให้นักเรียนสามารถ)

1. เพื่อให้นักเรียนต่อวงจรเปรียบเทียบได้
2. เพื่อให้นักเรียนรู้จักไอซีเปรียบเทียบสำเร็จรูป และสมารถต่อวงจรได้

ทฤษฎีเบื้องต้น

วงจรเปรียบเทียบ 1 บิต

วงจรเปรียบเทียบข้อมูลดิจิตอลจะให้เอาต์พุต 3 ลักษณะ คือ มากกว่า น้อยกว่า และเท่ากัน โดยข้อมูลอินพุตจะมีตั้งแต่ 1 บิตขึ้นไป และต้องมีข้อมูล 2 ชุด คือ ชุด A และ B ดังมีบล็อกไดอะแกรมการทำงานและตารางความจริงตามรูปที่ จ.51 ในการทดลองนี้จะขออธิบายการทำงาน และการออกแบบวงจรเปรียบเทียบแบบ 1 บิต สามารถเขียนเอาต์พุตได้ดังนี้

$A>B \rightarrow AB$

$A<B \rightarrow AB$

$A=B \rightarrow AB+AB$

รูปที่ จ.51 บล็อกไดอะแกรม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ จ.49 ตารางความจริงของวงจรเปรียบเทียบ

อินพุต		เอาต์พุต		
A	B	A<B	A=B	A>B
0	0	0	1	0
0	1	1	0	0
1	0	0	0	1
1	1	0	1	0

ไอซีวงจรเปรียบเทียบ

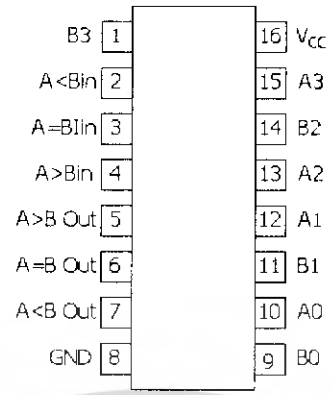
ไอซีที่ออกแบบให้ใช้ในวงจรเปรียบเทียบได้แก่เบอร์ 7485 เป็นไอซีวงจรเปรียบเทียบข้อมูลดิจิตอลขนาด 4 บิต ซึ่งสามารถต่อขยายให้สามารถเปรียบเทียบข้อมูลได้มากว่า 4 บิต

ในการต่อใช้งานไอซี 7485 เพื่อเปรียบเทียบข้อมูลไม่เกิน 4 บิต ขาอินพุตที่ใช้กำหนดสถานะของการเปรียบเทียบ A=B หรือ A=B In ต้องต่อกับ+5V ส่วนขา A<B In ต่อลงกราวด์ ส่วนข้อมูลของ AและBทั้ง 4 บิตต่อเข้าที่อินพุต A0-A3 และB0-B3 ตามลำดับ สำหรับเอาต์พุตมีด้วยกัน 3 ขา คือ A=B,A>และB A<B วงจรใช้งานเบื้องต้นแสดงในรูป

ถ้าต้องการเปรียบเทียบเป็นวงจรเปรียบเทียบวงจร 8 บิต ก็ต้องใช้ไอซี 7485 จำนวน 2 ตัวมาต่อพ่วงกัน เริ่มต้นด้วยการแยกข้อมูล AและB เป็น 2 ส่วน ส่วนละ 4 บิต แบ่งเป็น 4 บิตล่าง คือ A0-A3 และB0-B3 ของ 7485 ตัวแรก ส่วนที่เหลือ 4 บิตบน คือ A4-A7 และ B4-B7 ให้ต่อเข้ากับขา A0-A3 และB0-B3 ของ 7485 ตัวถัดไป

จากนั้นต่อขาเอาต์พุต A=B, A>B และ A<B ของ 7485 ตัวแรกที่ใช้เปรียบเทียบ 4 บิตล่าง เข้ากับอินพุต A=B In A>B In และ A<B In ของ 7485 ตัวต่อไปใช้เปรียบเทียบข้อมูล 4 บิตบน ส่วนขาอินพุต A=B,A>B และ A<B ของ 7485 ตัวแรกให้ต่อตามข้อกำหนดเมื่อการใช้ในการเปรียบเทียบข้อมูล 4 บิตแบบปกติ จะได้วงจรเปรียบเทียบข้อมูล 8 บิต ดังรูป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

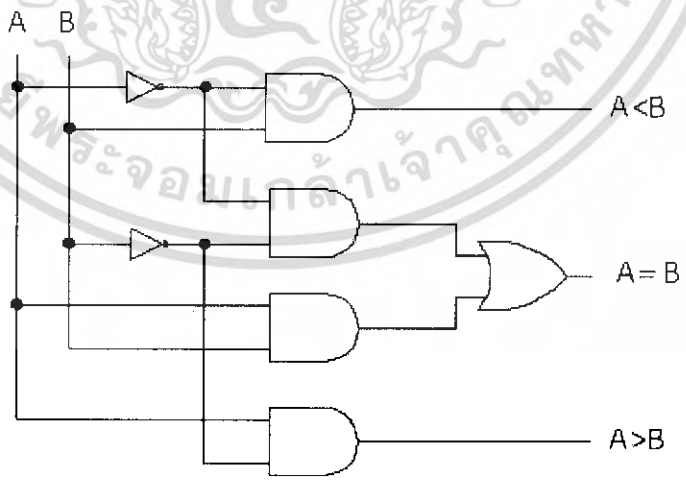


รูปที่ จ.52 การจัดขาของไอซีเปรียบเทียบ 7485

เครื่องมือและอุปกรณ์

1. IC 7404	1	ตัว
2. IC 7408	1	ตัว
3. IC 7408	1	ตัว
4. IC 7485	2	ตัว
5. ชุดทดลองดิจิตอล	1	ชุด

ลำดับขั้นการทดลอง



รูปที่ จ.53 วงจรเปรียบเทียบขนาด 1 บิต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

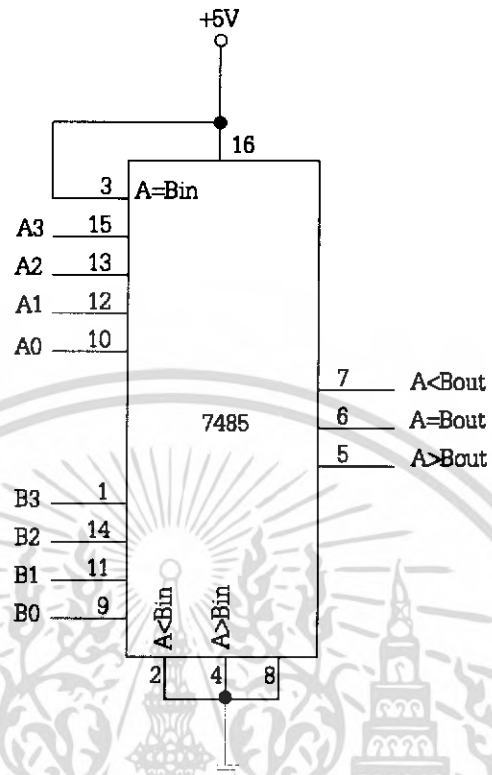
1. ต่อวงจรตามรูปที่ จ.54 แล้วป้อนลอจิก A และB ตามตาราง เอาต์พุตต่อกับลอจิกมอนิเตอร์ แล้วบันทึกผลการทดลอง

ตารางที่ จ.50 ตารางบันทึกผลการทดลองวงจรเปรียบเทียบ 1 บิต

อินพุต		เอาต์พุต		
A	B	A<B	A=B	A>B
0	0			
0	1			
1	0			
1	1			

2. ต่อวงจรตามรูปที่ จ.55 ที่อินพุต A0-A3 และ B0-B3 ต่อเข้ากับสวิตช์ป้อนลอจิก แล้วป้อนลอจิกตามตาราง ส่วนเอาต์พุตทั้งสามต่อกับลอจิกมอนิเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



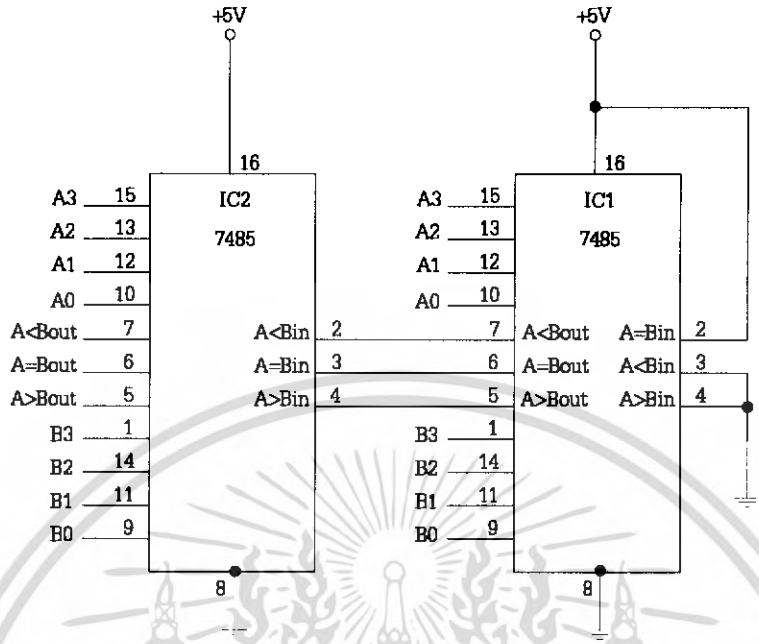
รูปที่ จ.54 ไอซี 7485

ตารางที่ จ.51 ตารางบันทึกผลการทดลอง

A3	A2	A1	A0	B3	B2	B1	B0	A<B	A=B	A>B
1	1	0	1	1	1	0	0			
1	0	0	1	1	0	0	1			
1	0	0	0	1	0	0	1			
1	0	1	1	1	0	0	1			

3. ต่อวงจรตามรูปที่ จ.56 แล้วทำการป้อนค่าอินพุต A0-A7 และ B0-B7 ตามที่กำหนดไว้ในตาราง โดยใช้ลอจิกสวิทช์ร่วมกับการป้อนแรงดัน+5V และกราวด์เพื่อป้อนค่าอินพุตให้ครบ 16 บิต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ จ.55 วงจรเปรียบเทียบขนาด 8 บิต

ตารางที่ จ.52 ตารางบันทึกผลการทดลองวงจรเปรียบเทียบ 8 บิต

A7	A6	A5	A4	A3	A2	A1	A0	B7	B6	B5	B4	B3	B2	B1	B0	A <Bout	A =Bout	A >Bout
1	1	0	1	1	1	0	0	1	1	0	1	1	1	0	0			
1	1	0	1	1	0	0	1	1	0	0	1	1	1	1	1			
1	0	0	0	1	1	1	1	1	1	1	0	1	1	0	1			
1	0	1	1	1	1	0	1	1	1	1	1	1	1	0	1			

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แบบประเมินผลการทดลอง

ที่	การประเมินผล	คะแนนเต็ม	คะแนนที่ได้	หมายเหตุ
1.	กระบวนการปฏิบัติการ	20		
	1.1 การเตรียมวัสดุอุปกรณ์	5		
	1.2 การใช้วัสดุอุปกรณ์	5		
	1.3 การใช้เครื่องมือ	5		
	1.4 ปฏิบัติงานถูกต้องตามขั้นตอน	5		
2.	ผลงาน	60		
	2.1 ความถูกต้องของงาน	15		
	2.2 บันทึกค่าจากการวัด	15		
	2.3 ความเรียบร้อยของงาน	15		
	2.4 ตอบคำถามพร้อมอธิบาย	15		
3.	กิจนิสัยการปฏิบัติงาน	20		
	3.1 ความปลอดภัยขณะปฏิบัติงาน	5		
	3.2 การตรงต่อเวลา	5		
	3.3 ความประณีตในการปฏิบัติงาน	5		
	3.4 ความเรียบร้อยของพื้นที่หลังปฏิบัติงาน	5		
	รวม	100		

ลงชื่อ.....

( )

ผู้ประเมิน

วันที่ เดือน พ.ศ.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ฉ
ตัวอย่างแบบประเมิน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตัวอย่างที่ ฉ.1 แบบประเมินคุณภาพชุดฝึกดิจิตอลเบื้องต้นเพื่อการศึกษาสำหรับผู้ทรงคุณวุฒิด้านเนื้อหา
หัวข้อเรื่อง

คำชี้แจง โปรดทำเครื่องหมาย √ ลงในช่องความคิดเห็นของท่าน

คะแนนระดับความคิดเห็น คือ ดีมาก = 5, ดี = 4, ปานกลาง = 3, น้อย = 2, ควรปรับปรุง = 1

ด้านที่ประเมิน	ระดับความคิดเห็น				
	5	4	3	2	1
1. วัตถุประสงค์เชิงพฤติกรรมมีความสอดคล้องกับหัวข้อใบงาน					
2. ทฤษฎีเบื้องต้นมีความสอดคล้องกับหัวข้อใบงาน					
3. ทฤษฎีเบื้องต้นมีเนื้อหาครอบคลุมสำหรับการทดลอง					
4. ลำดับและวิธีการนำเสนอของใบงานมีความเหมาะสม					
5. คำชี้แจงลำดับขั้นตอนการทดลองในใบงานมีความชัดเจน					
6. แบบฝึกหัดในใบงานมีความสอดคล้องกับจุดประสงค์เชิงพฤติกรรมที่ได้ตั้งขึ้น					
7. ใบงานการทดลองมีลักษณะจูงใจและน่าสนใจเหมาะสำหรับการเรียนรู้					
8. ใบงานสามารถนำไปใช้ในสถานการณ์การเรียนการสอนจริง					
รวม					

ข้อเสนอแนะอื่น ๆ

.....

.....

.....

.....

ลงชื่อ.....ผู้ประเมิน

(.....)

...../...../.....

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5 หมายถึงเห็นด้วยในระดับมากที่สุด

4 หมายถึงเห็นด้วยในระดับมาก

3 หมายถึงเห็นด้วยในระดับปานกลาง

2 หมายถึงไม่เห็นด้วย

1 หมายถึงไม่เห็นด้วยอย่างมาก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตัวอย่างที่ ฉ.2 แบบประเมินคุณภาพชุดฝึกดิจิตอลเบื้องต้นเพื่อการศึกษาสำหรับผู้ทรงคุณวุฒิด้านการผลิตสื่อ
หัวข้อเรื่อง

คำชี้แจง โปรดทำเครื่องหมาย √ ลงในช่องตามความคิดเห็นของท่าน

คะแนนระดับความคิดเห็น คือ ดีมาก = 5, ดี = 4, ปานกลาง = 3, น้อย = 2, ควรปรับปรุง = 1

ด้านที่ประเมิน	ระดับความคิดเห็น				
	5	4	3	2	1
1. มีการระบุชื่อของชุดทดลองให้ผู้ใช้เห็นได้ชัดเจน					
2. ขนาดของชุดทดลองที่ออกแบบมีความเหมาะสม					
3. การกำหนดตำแหน่งอุปกรณ์บนชุดทดลองมีความเหมาะสม					
4. ชุดทดลองที่สร้างขึ้นมีความสะดวกในการใช้งาน					
5. ชุดทดลองที่สร้างขึ้นมีความปลอดภัยจากไฟฟ้าลัดวงจร					
6. ชุดทดลองที่สร้างขึ้นมีลักษณะจูงใจและน่าสนใจเหมาะสำหรับการเรียนรู้					
7. ชุดทดลองมีความเหมาะสมที่ใช้ประกอบการเรียนรู้					
รวม					

ข้อเสนอแนะอื่น ๆ

.....

.....

.....

.....

.....

.....

ลงชื่อ.....ผู้ประเมิน

(..... .....)

...../...../.....

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5 หมายถึงเห็นด้วยในระดับมากที่สุด

4 หมายถึงเห็นด้วยในระดับมาก

3 หมายถึงเห็นด้วยในระดับปานกลาง

2 หมายถึงไม่เห็นด้วย

1 หมายถึงไม่เห็นด้วยอย่างมาก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ประวัติผู้แต่ง

ชื่อ-สกุล นายปฏิพัทธ์ ชวนานันท์

วัน เดือน ปี เกิดวันที่ 9 เดือนธันวาคม พ.ศ. 2526

ภูมิลำเนา 529/207 หมู่ 3 ต. ควนลัง อ.หาดใหญ่
จังหวัดสงขลา 90110

ประวัติการศึกษา

ประถมศึกษา โรงเรียนพลวิทยา จังหวัดสงขลา

มัธยมศึกษาตอนต้น โรงเรียนหาดใหญ่วิทยาลัยสมบูรณ์กุลกันยา
จังหวัดสงขลา

ประกาศนียบัตรวิชาชีพ วิทยาลัยเทคนิคหาดใหญ่ จังหวัดสงขลา

ประกาศนียบัตรวิชาชีพชั้นสูง วิทยาลัยเทคนิคหาดใหญ่ จังหวัดสงขลา

ปริญญาตรี สาขาวิชาเทคโนโลยีการวัดคุมทางอุตสาหกรรม
ภาควิชาครุศาสตร์วิศวกรรม
คณะครุศาสตร์อุตสาหกรรม สจล.

ผลงานที่ได้รับรางวัล

รองชนะเลิศอันดับที่ 1 วิ่ง 200ม. (ชาย) กีฬาสี
วิทยาลัยเทคนิคหาดใหญ่ 2545

ชนะเลิศ วิ่ง 4x100ม. (ชาย) กีฬาสีวิทยาลัยเทคนิค-
หาดใหญ่ 2545

ชนะเลิศ วิ่ง 200ม. (ชาย) กีฬาสีวิทยาลัยเทคนิคหาด
ใหญ่ 2546

ชนะเลิศ วิ่ง 4x100ม. (ชาย) กีฬาสีวิทยาลัยเทคนิค-
หาดใหญ่ 2546

รองชนะเลิศอันดับที่ 1 วิ่ง 100ม.(ชาย) กีฬาเฟรสชี่
สจล. 2547

รองชนะเลิศอันดับที่ 1 วิ่ง 200ม.(ชาย) กีฬาเฟรสชี่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สจล. 2547

ชนะเลิศ วิ่ง 200ม. (ชาย) กีฬาช็อคเกมส์ คณะครุศาสตร์ สจล. 2547

ชนะเลิศ วิ่ง 4x100ม. (ชาย) กีฬาช็อคเกมส์ คณะครุศาสตร์ สจล. 2547

ชนะเลิศ วิ่ง 200ม. (ชาย) กีฬาแคแสด สจล. 2547

ชนะเลิศ วิ่ง 4x100ม. (ชาย) กีฬาแคแสด สจล.2547

ชนะเลิศ วิ่ง 100ม. (ชาย) กีฬาเฟรสชี่ สจล. 2548

ชนะเลิศ วิ่ง 200ม. (ชาย) กีฬาเฟรสชี่ สจล. 2548

ชนะเลิศ วิ่ง 4x100ม. (ชาย) กีฬาเฟรสชี่ สจล. 2548

ชนะเลิศ วิ่ง 100ม. (ชาย) กีฬาช็อคเกมส์ คณะครุ-ศาสตร์ สจล. 2548

ชนะเลิศ วิ่ง 200ม. (ชาย) กีฬาช็อคเกมส์ คณะครุ-ศาสตร์ สจล. 2548

ชนะเลิศ วิ่ง 4x100ม. (ชาย) กีฬาช็อคเกมส์ คณะครุศาสตร์ สจล. 2548

ชนะเลิศ วิ่ง 100ม. (ชาย) กีฬาแคแสด สจล. 2548

ชนะเลิศ วิ่ง 200ม. (ชาย) กีฬาแคแสด สจล. 2548

ชนะเลิศ วิ่ง 4x100ม. (ชาย) กีฬาแคแสด สจล.2548

ชนะเลิศ วิ่ง 100ม. (ชาย) กีฬาประเพณี 3 พระจอม สจล. 2548

ชนะเลิศ วิ่ง 200ม. (ชาย) กีฬาประเพณี 3 พระจอม สจล. 2548

ชนะเลิศ วิ่ง 4x100ม. (ชาย) กีฬาประเพณี 3 พระฯ จอม สจล. 2548

ความสนใจพิเศษ กรีฑา

คติพจน์ ไม่กลัวที่จะเจอปัญหา เพราะปัญหาคือ บันไดสู่ความสำเร็จ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ประวัติผู้แต่ง

ชื่อ-สกุล	นายอดิศร สุดใจ
วัน เดือน ปี	เกิดวันที่ 11 พฤศจิกายน พ.ศ. 2526
ภูมิลำเนา	185 หมู่ 7 ตำบล หนองโสน อำเภอ เมือง จังหวัดเพชรบุรี 76000

ประวัติการศึกษา

ประถมศึกษา	โรงเรียนอรุณประดิษฐ	จังหวัดเพชรบุรี
มัธยมศึกษาตอนต้น	โรงเรียนอรุณประดิษฐ	จังหวัดเพชรบุรี
ประกาศนียบัตรวิชาชีพ	วิทยาลัยเทคนิคเพชรบุรี	จังหวัดเพชรบุรี
ประกาศนียบัตรวิชาชีพชั้นสูง	วิทยาลัยเทคนิคเพชรบุรี	จังหวัดเพชรบุรี
ปริญญาตรี	สาขาวิชาเทคโนโลยีการวัดคุมทางอุตสาหกรรม ภาควิชาครุศาสตร์วิศวกรรม คณะครุศาสตร์อุตสาหกรรม สจล.	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้