

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

ระบบรักษาความปลอดภัยผ่านโทรศัพท์เคลื่อนที่  
SECURITY SYSTEM TO MOBILE PHONE



เลขที่.....

เลขทะเบียน.....**62834**

วัน,เดือน,ปี.....**23 ส.ค. 2549**

b. ๖๒๘๓๔๖๖  
i. ....

ปริญญาบัตรนี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต  
สาขาวิชาอิเล็กทรอนิกส์  
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง  
ปีการศึกษา 2548

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ระบบรักษาความปลอดภัยผ่านโทรศัพท์เคลื่อนที่  
SECURITY SYSTEM TO MOBILE PHONE

โดย

นาย ไกรสร เขียววิเชียร 46015170

นาย คณัย เจริญผล 46015175

นาย สมยศ ปะโนรัมย์ 46015200

อาจารย์ที่ปรึกษา

อาจารย์ ชินภัทร นันทจิวงกรชัย

ปริญญาานิพนธ์นี้สำหรับปริญญาวิศวกรรมศาสตรบัณฑิต  
สาขาวิชาอิเล็กทรอนิกส์  
คณะวิศวกรรมศาสตร์  
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง  
ปีการศึกษา 2548

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญานิพนธ์ ปีการศึกษา 2548

ภาควิชา อิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง ระบบรักษาความปลอดภัยผ่านโทรศัพท์เคลื่อนที่

ผู้จัดทำ

1. นาย ไกรสร เขียววิเชียร 46015170

2. นาย คณัช เจริญผล 46015175

3. นาย สมยศ ปะโนรัมย์ 46015200



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ระบบรักษาความปลอดภัยผ่านโทรศัพท์เคลื่อนที่

SECURITY SYSTEM TO MOBILE PHONE

นาย ไกรสร เขียววิเชียร 46015170

นาย คณัย เจริญผล 46015175

นาย สมยศ ปะโนรัมย์ 46015200

โครงการได้รับการตรวจสอบแล้ว พร้อมทั้งจะทำการสอบได้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ระบบรักษาความปลอดภัยผ่านโทรศัพท์เคลื่อนที่

นาย ไกรสร เขียววิเชียร รหัส 46015170

นาย ดนัย เจริญผล รหัส 46015175

นาย สมยศ ปะโนรัมย์ รหัส 46015200

อาจารย์ ชินภัทร นันทจิวงกรชัย อาจารย์ที่ปรึกษา  
ปีการศึกษา 2548

### บทคัดย่อ

ปฏิญานิพนธ์ฉบับนี้เป็นการนำเสนอระบบรักษาความปลอดภัยภายในตัวอาคารหรือจุดที่ต้องการความปลอดภัยเป็นพิเศษ โดยการประมวลผลสัญญาณภาพจากกล้องวีดีโอวงจรปิดที่จับภาพผู้บุกรุก แล้วแจ้งเตือนไปยังเจ้าของ โดยส่งข้อความผ่านทางโทรศัพท์เคลื่อนที่

ในส่วนของการประมวลผลสัญญาณภาพ จะใช้สัญญาณภาพซึ่งได้จากกล้องโทรทัศน์วงจรปิด แล้วจากนั้นทำการแปลงสัญญาณดังกล่าวให้อยู่ในรูปของสัญญาณดิจิทัลเก็บลงในหน่วยความจำ ก่อนที่จะนำข้อมูลภาพไปประมวลผลโดยใช้ไมโครคอนโทรลเลอร์ MCS-51 ในการเปรียบเทียบข้อมูลภาพที่ต่อเนื่องกัน 2 ภาพ เพื่อหาความแตกต่าง โดยหากภาพทั้งสองมีความแตกต่างกันมากกว่าค่าที่ตั้งไว้ นั้นแสดงถึงการมีความผิดปกติของเหตุการณ์ที่เกิดขึ้น

ในส่วนของการส่งข้อความแจ้งเตือนจะใช้ไมโครคอนโทรลเลอร์ MCS-51 ในการเขียนชุดคำสั่งของ AT Command ในการควบคุมการส่งข้อความไปยังโทรศัพท์เคลื่อนที่ของเจ้าของทรัพย์สิน เพื่อแจ้งเตือนให้ทราบ

## SECURITY SYSTEM TO MOBILE PHONE

Mr. Kaisorn khiewwichien ID.46015170

Mr. Danai Jareernphon ID.46015175

Mr. Somyos Panoram ID.46015200

Mr. Chinnapat Nantajiwakornchai (Advisor)

Education Year 2005

### ABSTRACT

This project presents the indoor security system using image processing method to process image from video camera and sends an alert message to owner's mobile phone.

The system received the video signal from CCTV camera and converted into digital format and then captured into RAM. After that the image data will be processed by MCS-51 controller. In comparison process if the difference value of 2 continuous captures is more than the setting value it means some thing wrong is happened.

In the alert message section, MCS-51 controller is used to write AT Command instruction for control message sending process to owner's mobile phone.

## กิตติกรรมประกาศ

โครงการชิ้นนี้สำเร็จลุล่วงไปได้ด้วยดี ขอขอบพระคุณ อาจารย์ชินภัทร นันทจิวากรชัย อาจารย์ที่ปรึกษา เป็นอย่างสูง ที่ให้ความรู้ คำปรึกษา และคำแนะนำต่างๆ ในโครงการ รวมทั้ง อุปกรณ์ต่างๆ และสถานที่ทำโครงการนี้ ขอขอบคุณอาจารย์บุษรนา คิศจิใจเดียว อาจารย์เทอดศักดิ์ ลีวหาทอง และอาจารย์ประภากร สุวรรณะ ที่แนะนำเกร็ดความรู้ให้ อีกทั้งบิดา-มารดาที่ให้อำนาจใจ คำปรึกษา คำแนะนำ และความช่วยเหลือต่างๆตลอดมา ขอขอบคุณเพื่อนๆทุกคน และผู้เกี่ยวข้อง ที่ให้ความช่วยเหลือในด้านต่างๆเป็นอย่างดี



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญ

	หน้า
บทคัดย่อ	I
ABSTRACT	II
สารบัญ	III
สารบัญรูปภาพ	VI
สารบัญตาราง	VIII
บทที่ 1 บทนำ	1
วัตถุประสงค์ของโครงการ	1
ขอบเขตของโครงการ	2
บทที่ 2 ทฤษฎีสัญญาณโทรทัศน์	3
2.1 องค์ประกอบของภาพ	3
2.2 การสแกน	4
2.3 สัญญาณภาพรวม	10
2.3.1 สัญญาณภาพขาวดำ	11
2.3.2 สัญญาณเบลสแก็ง	12
2.3.3 สัญญาณซิงโครไนซ์	13
2.3.4 สัญญาณอีควอลไลซิง	13
บทที่ 3 การแปลงสัญญาณอนาล็อกเป็นดิจิทัล	16
3.1 วิธีการแปลงสัญญาณอนาล็อกเป็นดิจิทัล	16
3.1.1 วงจรเค้านท์คอนเวอร์เตอร์(Counting Converter )	16
3.1.2 Successive Approximation	18
3.1.3 Dual-Slope ADC	19
3.1.4 Flash Converter	22
บทที่ 4 การใช้งานพอร์ตอนุกรมของไมโครคอนโทรลเลอร์ MCS-51	23
4.1 การสื่อสารข้อมูลแบบอะซิงโครนัส	23
4.2 รีจิสเตอร์ที่เกี่ยวข้องกับการทำงานของการทำงานของพอร์ตอนุกรมใน MCS-51	25
4.2.1 รีจิสเตอร์บัฟเฟอร์ของพอร์ตอนุกรมหรือ	
SBUF (Serial data buffer register)	25
4.2.2 รีจิสเตอร์ควบคุมการทำงานของพอร์ตอนุกรมหรือ SCON	
(Serial port Control Register)	25
4.3 โหมดการทำงานของพอร์ตอนุกรมในไมโครคอนโทรลเลอร์ MCS-51	26

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.3.1	การทำงานในโหมด 0 ของวงจรถอดรูป	26
4.3.2	การทำงานในโหมด 1 ของวงจรถอดรูป	27
4.3.3	การทำงานในโหมด 2 ของวงจรถอดรูป	28
4.3.4	การทำงานในโหมด 3 ของวงจรถอดรูป	29
4.4	อัตราบอดของพอร์ตรูปในไมโครคอนโทรลเลอร์ MCS-51	30
4.4.1	การใช้ไทมเมอร์ 1 ในการกำหนดอัตราบอด	30
4.4.2	การใช้ไทมเมอร์ 2 ในการกำหนดอัตราบอด	31
4.5	การเชื่อมต่อกับพอร์ตรูปของคอมพิวเตอร์	31
บทที่ 5	GSM AT Command กับโทรศัพท์มือถือ	33
5.1	ตัวอย่างคำสั่ง GSM AT Command	33
5.2	หลักการรับส่ง SMS	33
5.3	โหมดของการรับส่งข้อมูล	34
5.4	การส่งข้อความ SMS ในพีดียูโหมด	34
บทที่ 6	การออกแบบและหลักการทำงานของวงจรถอดรูป	36
6.1	การออกแบบวงจรถอดรูป	36
6.2	การทำงานของวงจรถอดรูป	36
6.2.1	การทำงานของวงจรถอดรูปแยกซิงค์	38
6.2.2	การทำงานของวงจรถอดรูปหน่วยสัญญาณซิงค์	39
6.2.3	การทำงานของวงจรถอดรูปเลือกตำแหน่งภาพและนับเส้นภาพ	40
6.2.4	การทำงานของวงจรถอดรูปยกและปรับระดับสัญญาณ	41
6.2.5	การทำงานของวงจรถอดรูปแปลงสัญญาณอนาล็อกเป็นดิจิตอล	41
6.2.6	การทำงานของวงจรถอดรูปกำเนิดความถี่สูง	42
6.2.7	การทำงานของวงจรถอดรูปนับ 14 บิต	42
6.2.8	การทำงานของวงจรถอดรูปหน่วยความจำภาพ	42
6.2.9	การทำงานของวงจรถอดรูปส่วนควบคุมการทำงาน	43
บทที่ 7	การทดลอง	47
7.1	การวัดสัญญาณที่จุดต่างๆ	47
7.1.1	สัญญาณซิงค์ที่แยกจากสัญญาณภาพรวม	48
7.1.2	สัญญาณแสดงการหน่วงการเก็บภาพ	48
7.1.3	สัญญาณควบคุมการเริ่มต้นทำงาน	49
7.1.4	การสร้างสัญญาณที่ใช้ในการสุ่มและการสุ่ม	49

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

7.1.5 การสุม	50
7.1.6 ช่วงเวลาการเก็บภาพลงในหน่วยความจำ	51
7.1.7 ช่วงเวลาหยุดการเก็บภาพ	51
7.1.8 ช่วงเวลาการอ่านข้อมูลออกจากแรม	52
7.2 ส่วนแสดงการทำงานจริงของวงจร	52
7.2.1 จัดตั้งกล้องและแบ็คกราวด์	52
7.2.2 จัดตัวละครที่หนึ่ง	53
7.2.3 จัดตัวละครที่สอง	53
7.2.4 พิสูจน์ข้อมูลที่อยู่ในแรม	54
7.2.5 รูปผลงาน	55
บทที่ 8 สรุปและวิจารณ์ผลการทดลอง	57
ภาคผนวก	
กิตติกรรมประกาศ	
เอกสารอ้างอิง	



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญรูปภาพ

	หน้า
รูปที่ 1.1 บล็อกไดอะแกรมของวงจรระบบรักษาความปลอดภัยผ่านโทรศัพท์เคลื่อนที่	2
รูปที่ 2.1 องค์ประกอบของภาพที่ยุคปัจจุบันมีการเอาแต่พิกเซลไปใช้งานแล้ว	4
รูปที่ 2.2 แสดงวิธีเอา พิกเจอร์อีลิเมนต์ไปเก็บในหน่วยความจำระบบดิจิทัล	5
รูปที่ 2.3 แสดงวิธีเบื้องต้นของการสแกน	6
รูปที่ 2.4 รายละเอียดของการสแกนแบบสลับเส้นหรือการสแกนแบบสอดแทรก	7
รูปที่ 2.5 รายละเอียดของการสแกนแบบสลับเส้นหรือการสแกนแบบสอดแทรก ในระบบ CCIR	8
รูปที่ 2.6 หลักการเบื้องต้นการสแกน	11
รูปที่ 2.7 แสดงสัญญาณขาว-ดำ โดยเกรย์ สเกล	12
รูปที่ 2.8 แสดงลักษณะของสัญญาณภาพรวมเบื้องต้น	14
รูปที่ 2.9 แสดงสัญญาณภาพรวมที่มีรายละเอียดทุกอย่าง	15
รูปที่ 2.10 แสดงระดับ พัลส์ในฟิลด์ของการซิงโครไนซ์ของระบบโทรทัศน์	15
รูปที่ 3.1 วงจรเค้าน์ติงคอนเวอร์เตอร์(Counting Converter)	17
รูปที่ 3.2 เอาท์พุทของวงจร Counting Converter	17
รูปที่ 3.3 flow chart ของ Successive Approximation	18
รูปที่ 3.4 Binary Search Strategy	19
รูปที่ 3.5 Simple Dual Slope A/D Converter	19
รูปที่ 3.6 Dual Slope A/C Converter Output and Timing	20
รูปที่ 3.7 Dual Slope A/D Converter - Full Circuit	21
รูปที่ 3.8 Dual Slope A/D Converter - Full Circuit Timing	21
รูปที่ 3.9 A "Flash" Converter	22
รูปที่ 4.1 รูปแบบข้อมูลอนุกรมแบบอะซิงโครนัส	23
รูปที่ 4.2 ไดอะแกรมการทำงานในโหมด 0	27
รูปที่ 4.3 ไดอะแกรมการทำงานในโหมด 1	28
รูปที่ 4.4 ไดอะแกรมการทำงานในโหมด 2	29
รูปที่ 4.5 ไดอะแกรมการทำงานในโหมด 3	29
รูปที่ 4.6 รายละเอียดเบื้องต้นของไอซีแปลงสัญญาณเพื่อเชื่อมต่อกับพอร์ตอนุกรม ของคอมพิวเตอร์	31

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 4.7 วงจรเชื่อมต่อ MAX232 หรือ ICL232 เข้ากับพอร์ตอนุกรมของคอมพิวเตอร์และ ไมโครคอนโทรลเลอร์ MCS-51	32
รูปที่ 6.1 BLOCK DIAGRAM ของวงจรระบบรักษาความปลอดภัยผ่านโทรศัพท์เคลื่อนที่	37
รูปที่ 6.2 ภาพขยายของวงจรส่วนแยกซิงค์	38
รูปที่ 6.3 (a) สัญญาณภาพรวม; (b) สัญญาณซิงค์รวม; (c) สัญญาณเวอร์ติคอลล; (d) สัญญาณฟิลต์คู่ฟิลต์คี่; (e) สัญญาณเบิร์สต์	39
รูปที่ 6.4 ส่วนขยายของวงจรนับเส้นภาพ	40
รูปที่ 6.5 ไทม์มิ่งไดอะแกรมของข้อมูล	41
รูปที่ 6.6 ส่วนขยายของวงจรถ้าเน็คความถี่	42
รูปที่ 6.7 ส่วนขยายของวงจรหน่วยความจำ	43
รูปที่ 6.8 วงจรการเชื่อมต่อMCS-51	44
รูปที่ 6.9 วงจรแยกซิงค์และกำเนิดสัญญาณนาฬิกา	45
รูปที่ 6.10 วงจรแปลงอนาลอกเป็นดิจิตอล และหน่วยความจำ	46
รูปที่ 7.1 แสดงสัญญาณภาพรวมที่ได้มาจากกล้อง โทรทัศน์วงจรปิด	47
รูปที่ 7.2 สัญญาณที่ได้จากวงจรแยกซิงค์	48
รูปที่ 7.3 แสดงการหน่วงการเก็บภาพ	48
รูปที่ 7.4 สัญญาณแสดงการทำงานในช่วงดับ	49
รูปที่ 7.5 แสดงสัญญาณที่ได้จากวงจรหารความถี่เทียบกับสัญญาณภาพ	50
รูปที่ 7.6 แสดงช่วงเวลาที่เกิดการสุ่ม	50
รูปที่ 7.7 สัญญาณการเขียนข้อมูลลงในหน่วยความจำ	51
รูปที่ 7.8 แสดงสัญญาณในช่วงควบคุมการหยุดเก็บภาพ	51
รูปที่ 7.9 แสดงรูปสัญญาณควบคุมการอ่านข้อมูลออกจากแรม	52
รูปที่ 7.10 แสดงการเช็คการทดลอง	52
รูปที่ 7.11 ภาพตัวละครแมวที่เข้ามาในฉาก	53
รูปที่ 7.12 ภาพตัวละครคนที่เข้ามาในฉาก	53
รูปที่ 7.13 ภาพที่ถูกเก็บอยู่ในแรม	54
รูปที่ 7.14 ภาพที่กล้องโทรทัศน์จับ	55
รูปที่ 7.15 รูปแสดงตัวผลงานต้นแบบ	55-56

## สารบัญตาราง

หน้า

ตารางที่ 4.1 การเลือกอัตราดอกเบี้ยของวงจรถ่วงคอบุญกรมภายในไมโครคอนโทรลเลอร์ MCS51 30



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# บทที่ 1

## บทนำ

จากสภาพเศรษฐกิจและสังคมในปัจจุบัน ทำให้มีการก่ออาชญากรรมเป็นจำนวนมาก รวมถึงการลักทรัพย์ การที่จะป้องกันไม่ให้เกิดความเสียหายกับทรัพย์สินจึงเป็นสิ่งจำเป็น และการที่มีระบบโทรทัศน์วงจรปิดเข้ามาใช้งานถือสิ่งที่จะช่วยป้องกันได้อีกทางหนึ่ง แต่ยังคงขาดความสมบูรณ์ คือ การบันทึกภาพได้เพียงอย่างเดียว

จากแนวทางข้างต้นเราจะเห็นได้ว่ายังไม่มีความสมบูรณ์ เนื่องจากขาดการติดตามอย่างรวดเร็ว ดังนั้น โครงการระบบรักษาความปลอดภัยผ่านโทรศัพท์เคลื่อนที่ จึงได้นำเทคโนโลยีด้านการสื่อสารกับเทคโนโลยีด้านการประมวลผลทางภาพมาใช้งานรวมกัน โดยโครงการนี้จะนำเอาภาพจากกล้องวงจรปิด (Video Camera) มาแปลงสัญญาณอนาลอกเป็นสัญญาณดิจิทัล (Analog Digital Converter) แล้วนำสัญญาณที่ได้ไปเก็บไว้ในหน่วยความจำ (Memory Ram) แล้วนำค่าที่ได้ในหน่วยความจำไปประมวลผลโดยใช้ไมโครคอนโทรลเลอร์เพื่อทำการเปลี่ยนแปลงของภาพ ถ้าภาพนั้นมีการเปลี่ยนแปลงหรือมีคนเข้ามาในห้อง ไมโครคอนโทรลเลอร์ก็จะทำการควบคุม การส่งข้อความเตือนไปยังโทรศัพท์เคลื่อนที่ ของเจ้าของระบบรักษาความปลอดภัย ทำให้ลดการเกิดความเสียหายเนื่องมาจากอาชญากรรม ด้านการลักทรัพย์

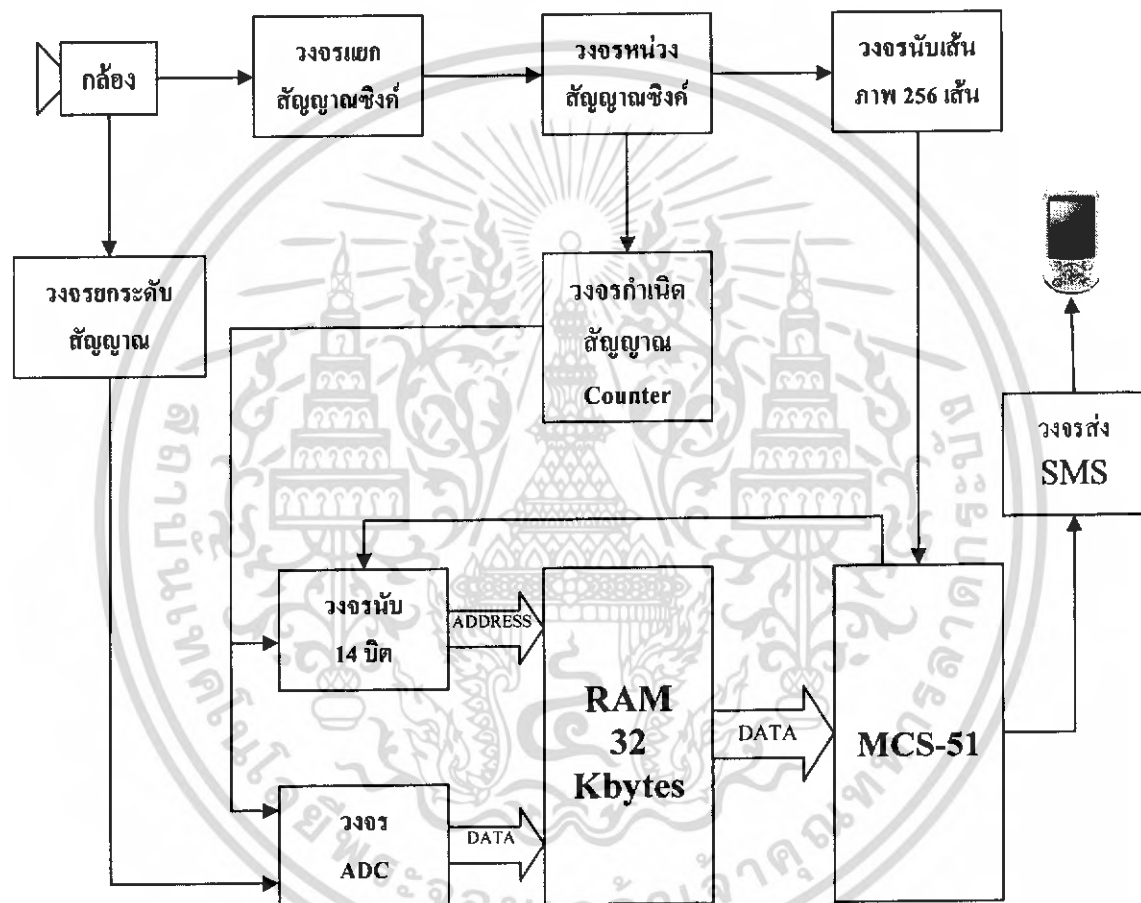
### วัตถุประสงค์ของโครงการ

1. เพื่อศึกษาและประยุกต์ใช้งานสัญญาณภาพรวมในงานด้านการประมวลผลภาพ
2. เพื่อศึกษาและออกแบบการแปลงสัญญาณภาพเป็นสัญญาณดิจิทัล
3. เพื่อศึกษาและประยุกต์ใช้งานไมโครคอนโทรลเลอร์ในงานด้านการประมวลผลภาพ
4. เพื่อศึกษาและประยุกต์ใช้งานไมโครคอนโทรลเลอร์ในการควบคุมโทรศัพท์มือถือ
5. เพื่อศึกษาคำสั่งการควบคุมมือถือ

## ขอบเขตของโครงการ

ในส่วนของภาคการศึกษาที่หนึ่ง เป็นการศึกษาถึงการเปลี่ยนสัญญาณภาพที่เป็นอนาลอกให้เป็นสัญญาณทางดิจิทัลเพื่อเก็บข้อมูลภาพนั้นลงในหน่วยความจำ (Memory Ram)

ในส่วนของภาคการศึกษาที่สอง จะเป็นการศึกษาถึงการใช้งานไมโครคอนโทรลเลอร์ในการประมวลผลภาพ และควบคุมการส่งข้อความไปยังโทรศัพท์มือถือ



รูปที่ 1.1 บล็อกไดอะแกรมของวงจรระบบรักษาความปลอดภัยผ่านโทรศัพท์เคลื่อนที่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 2

### ทฤษฎีสัญญาณโทรทัศน์

#### 2.1 องค์ประกอบของภาพ

หากเราตัดภาพจากหนังสือพิมพ์มาสักหนึ่งภาพ แล้วขยายให้ใหญ่ขึ้น จะพบว่าภาพมีองค์ประกอบจากจุดสีขาวและสีดำมากมาย มาเรียงประกอบกันเป็นภาพ จุดเหล่านี้เองที่เรียกว่าองค์ประกอบของภาพ

ทำนองเดียวกัน ภาพที่เกิดทางจอโทรทัศน์ก็นำหลักการดังกล่าวมาใช้ ภาพที่เกิดขึ้นบนจอโทรทัศน์ประกอบด้วยเส้นขวางเล็กๆในแนวนอนเป็นจำนวนมาก แต่ละเส้นนั้นมีส่วนที่ดำสนิท ส่วนที่ขาวและส่วนที่สว่างรวมกันอยู่ เส้นเหล่านี้เราได้มาจากการกวาดของลำแสง หรือ การสแกน (Scan) ความแตกต่างของเส้นที่มีการกวาดของลำแสง เราเรียกว่าองค์ประกอบของภาพ

ระบบการสแกน 525 เส้นเราจะแบ่งส่วนทางแนวตั้งได้ 700 เส้น ดังนั้นจึงกล่าวได้ว่าหากจะหาจำนวนขององค์ประกอบภาพในระบบการสแกน 525 เส้นแล้ว จะได้เท่ากับ  $525 \times 700$  เท่ากับ 367500 พิกเซล ยิ่งทำให้ภาพมีจำนวนเส้นมากเท่าไรรายละเอียดของภาพยิ่งมากขึ้นเท่านั้น

โทรทัศน์ที่มีจำนวนเส้นภาพมากขึ้นย่อมได้รายละเอียดมากขึ้นเท่านั้นแต่นั้นแหละการออกแบบทำได้ยากตามไปด้วยเนื่องจากแบนวิธของความถี่จะกว้างขึ้นด้วย

$$f_{\max} = \frac{1}{2} K n^2 f_p b/h Y/X$$

เมื่อ  $f_{\max}$  คือ ความถี่สูงสุด

$K$  คือ ค่าคงที่ประมาณ 0.64 ถึง 0.7

$n$  คือ จำนวนเส้นสแกน

$f_p$  คือ จำนวนภาพต่อวินาที

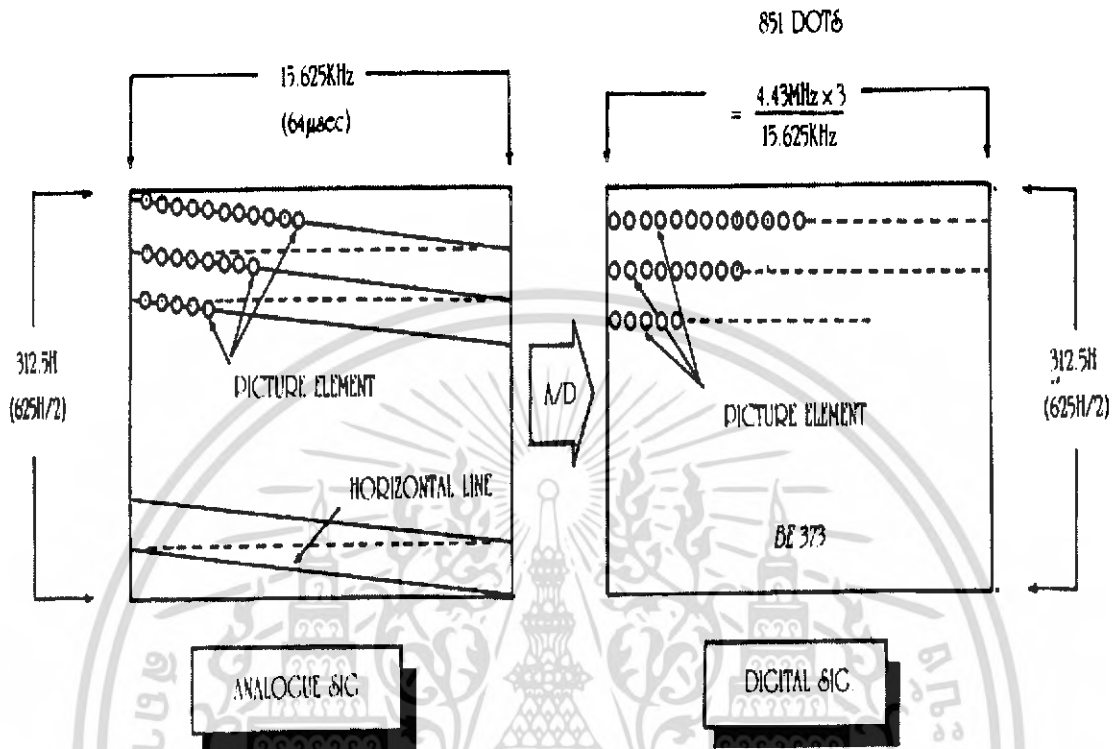
$b/h$  คือ อัตราส่วนแอสเป็คท์ซึ่งโดยทั่วไปใช้ 4:3

$Y/X$  คือ ค่าเอฟเฟ็คทีฟแกลเตอร์ มีค่า 0.95/0.84

จากสูตรนี้จะพบว่าถ้าจำนวนเส้นสแกนเพิ่มมากขึ้น ความถี่จะเพิ่มตามขึ้นมาด้วย จากที่กล่าวไว้ระบบ 525 เส้น นั้นมีองค์ประกอบภาพ 367,500 พิกเซล แต่ในความเป็นจริงเราไม่สามารถจะเห็นได้ครบทุกพิกเซล เนื่องจากมีบางส่วนหายไประหว่างการสแกน จากการทดลองจะพบว่าภาพที่พอดูได้จะมีองค์ประกอบไม่ต่ำกว่า 200,000 พิกเซล

ระบบที่ใช้ในประเทศไทย ปัจจุบันเราใช้ระบบการสแกน 625 เส้น 25 ภาพต่อวินาที จึงทำให้แบนวิธต้องกว้าง 7 MHz ในระบบ 525 เส้น กว้างเพียง 6 MHz เท่านั้น อย่างไรก็ตาม

องค์ประกอบภาพจะมีความละเอียดมากขึ้น โดยสามารถหาค่าองค์ประกอบภาพได้จากค่าจำนวนเส้นสแกน 625 เส้น คูณกับจำนวนจุดหรือองค์ประกอบในแนวตั้ง 851 เส้น ได้เท่ากับ 531,875 พิกเซล



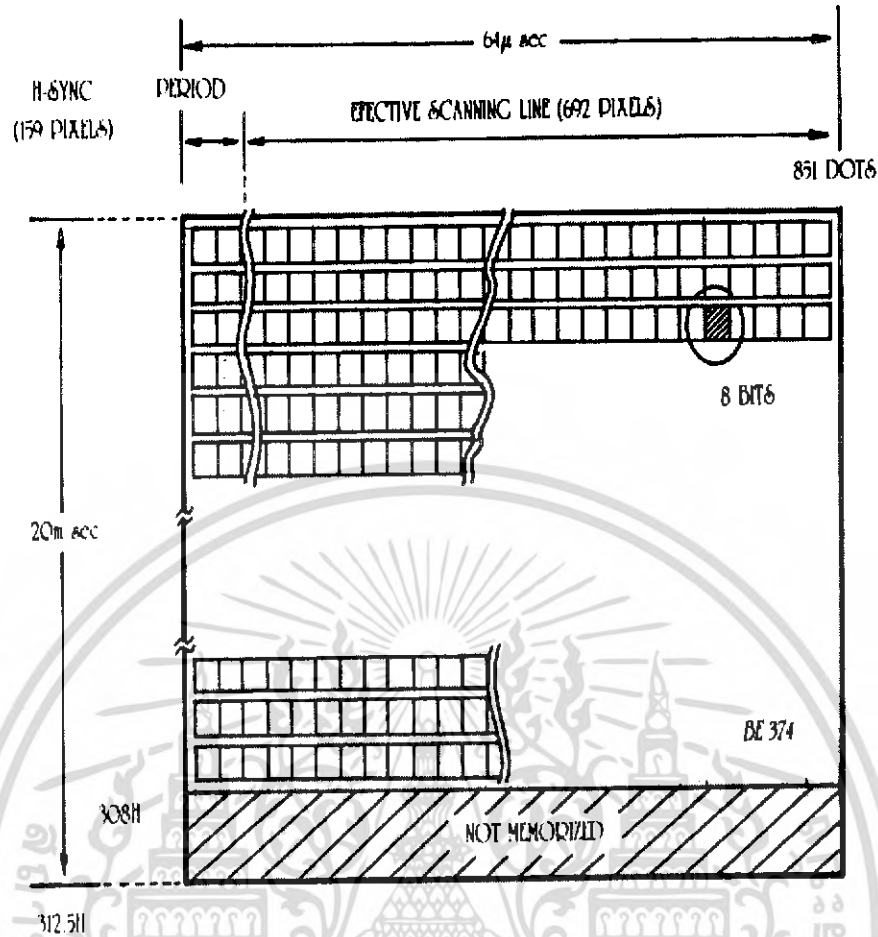
รูปที่ 2.1 องค์ประกอบของภาพที่ยุคปัจจุบันมีการเอาแต่พิกเซลไปใช้งานแล้ว

## 2.2 การสแกน

จากองค์ประกอบภาพที่ได้กล่าวมาตอนต้น เครื่องรับภาพแล้วเปลี่ยนพลังงานแสงเป็นพลังงานไฟฟ้าส่งเป็นจุดขาวดำมา เครื่องรับจะรับเอาสัญญาณเหล่านี้มาเรียงกันใหม่ โดยการกวาดเป็นเส้นภาพขึ้นที่หน้าจอ วิธีการนี้เราเรียกว่า การสแกน(Scanning) โดยตัวที่มีหน้าที่สำคัญคือ จอภาพหรือหลอดภาพนั่นเอง หลอดภาพมีโครงสร้างกับหลอดสุญญากาศทั่วไปที่ปล่อยอิเล็กตรอนจากขั้วแคโทด แล้วจะมีการดึงลำอิเล็กตรอนให้วิ่งเข้าไปกระทบกับขั้วแอโนดหรือหน้าจอ ตรงหน้านั้นจะมีการฉายแสงเรืองแสงไว้เพื่อให้เกิดการเรืองแสงของจอ

การสแกนมี 2 วิธี

- 1 การสแกนแบบก้าวหน้า (Progressive Scanning)
- 2 การสแกนแบบสลับเส้น (Interlaced Scanning)

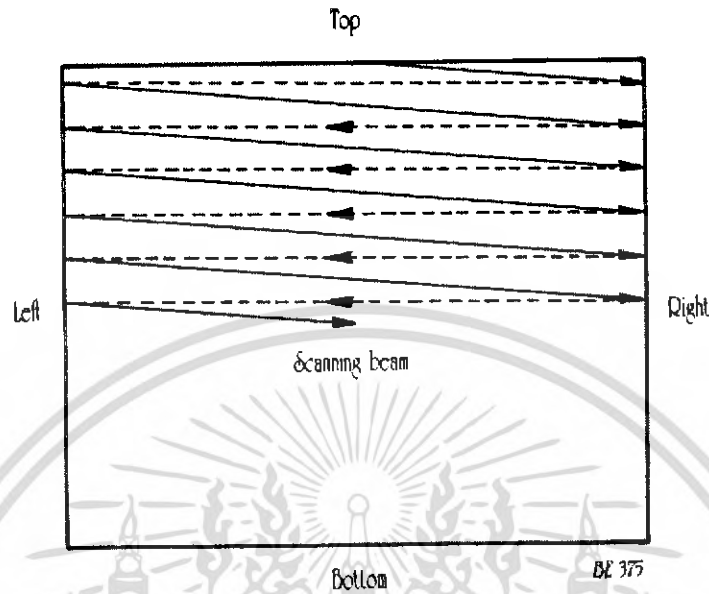


รูปที่ 2.2 แสดงวิธีเอา พิกเจอร์อีลิเมนต์ไปเก็บในหน่วยความจำระบบดิจิทัล

การที่จะทำให้การสแกนมีความต่อเนื่องขององค์ประกอบภาพ ดังที่ได้กล่าวมาแล้ว จะต้องคำนึงถึงหลัก 3 ประการคือ

- 1 ถ้าอิลีคตรอนที่กวาดไปทางแนวนอน (Horizontal Scanning) ในแต่ละครั้ง จะต้องครอบคลุมองค์ประกอบภาพทั้งหมดของเส้นนั้นๆ
- 2 ในแต่ละเส้นของการสแกนถ้าอิลีคตรอน ถ้าแสงจะต้องกวาดกลับด้วยความเร็วสูงไปยังทางด้านซ้าย เพื่อเริ่มต้นเส้นภาพทางแนวนอนลำดับต่อไป เวลาของการสะบัดกลับเราเรียกว่า “รีเทรซ” (Retrace) หรือ ฟลายแบ็ค (Flyback) ในกรณีดังกล่าวจะต้องไม่มีข้อมูลภาพใดๆ เพราะว่ทั้งกล้องถ่ายและหลอดภาพจะเกิดการเบลงค์เอาท์ (Blank Out) ในขณะนั้น

3 ในขณะที่เส้นสแกนสลับกลับมาเพื่อเริ่มต้นทางซ้ายใหม่ ตำแหน่งทางแนวตั้งต่ำกว่า ตำแหน่งเดิมเพื่อทำให้การสแกนเส้นต่อไปไม่ทับกัน ทั้งนี้ โดยการควบคุมของสัญญาณทางแนวตั้ง (Vertical Scanning)

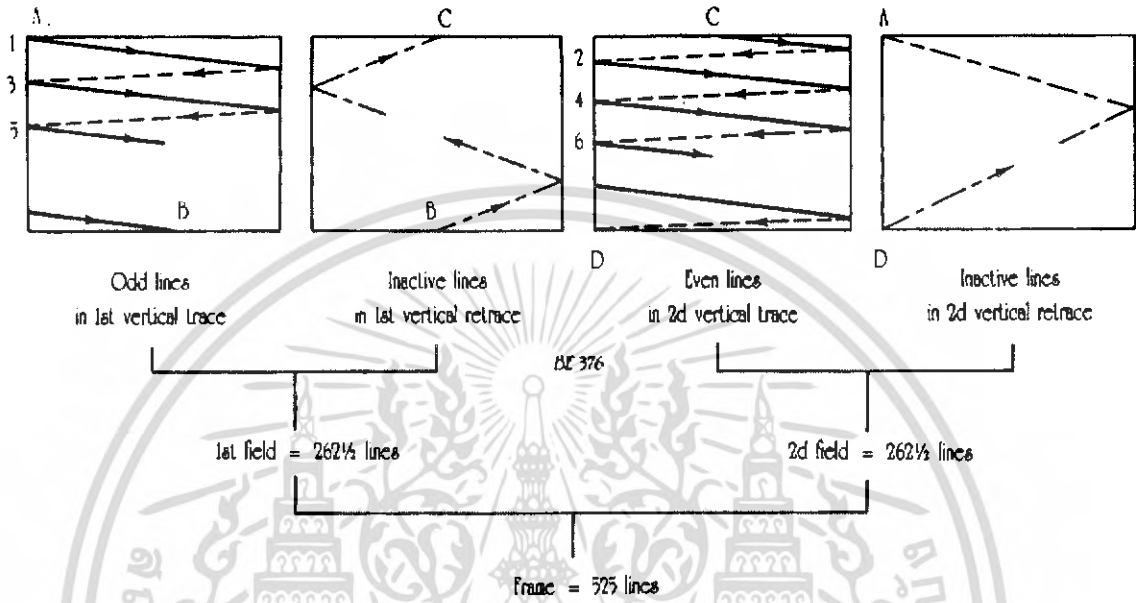


รูปที่ 2.3 แสดงวิธีเบื้องต้นของการสแกน

การสแกนที่ใช้ในเครื่องรับโทรทัศน์ถึงแม้เราจะพบว่าหากให้มีการเรียงภาพเกินกว่า 16 ภาพต่อวินาที แล้ว สายตาจะเห็นเป็นภาพที่ต่อเนื่อง จากการทดลองสแกนเส้นภาพเราพบว่าแม้ภาพที่เกิดขึ้น 24 ภาพต่อวินาทีแล้วก็ตาม ยังมีการกระพริบ (Flicker) เกิดขึ้น เนื่องจากว่าในขณะที่การสแกนเริ่มจากขอบบนลงมาด้านล่าง (ซึ่งคล้ายกับการเขียนหนังสือที่เริ่มจากซ้ายไปขวา แล้วบนลงล่าง) เมื่อเส้นสแกนลงมาถึงขอบด้านล่างแสงทางด้านบนในความรู้สึกมนุษย์เริ่มมีลดลงกว่าด้านล่าง เวลาที่ลำแสงสแกนวกกลับไปด้านบน ด้านล่างก็จะเกิดปัญหาเช่นเดียวกัน ความรู้สึกต่อกรณีนี้ก็จะเกิดแสงกระพริบหรือวูบวาบขึ้น (Flicker) จึงต้องใช้การสแกนแบบสลับเส้นหรือการสแกนแบบสอดแทรก (Interlaced Scanning) โดยครั้งแรกจะสแกนฟิลด์คี่ (Odd line Trace) และครั้งต่อไปจะสแกนฟิลด์คู่ (Even line Trace) เป็นการสแกนแบบเส้นเว้นเส้นนั้นหมายความว่า การได้ภาพ 1 ภาพ หรือที่เรียกว่าภาพ 1 เฟรม (Frame) ต้องใช้การสแกนแนวตั้งถึง 2 ครั้งหรือ 2 ฟิลด์ (Field)

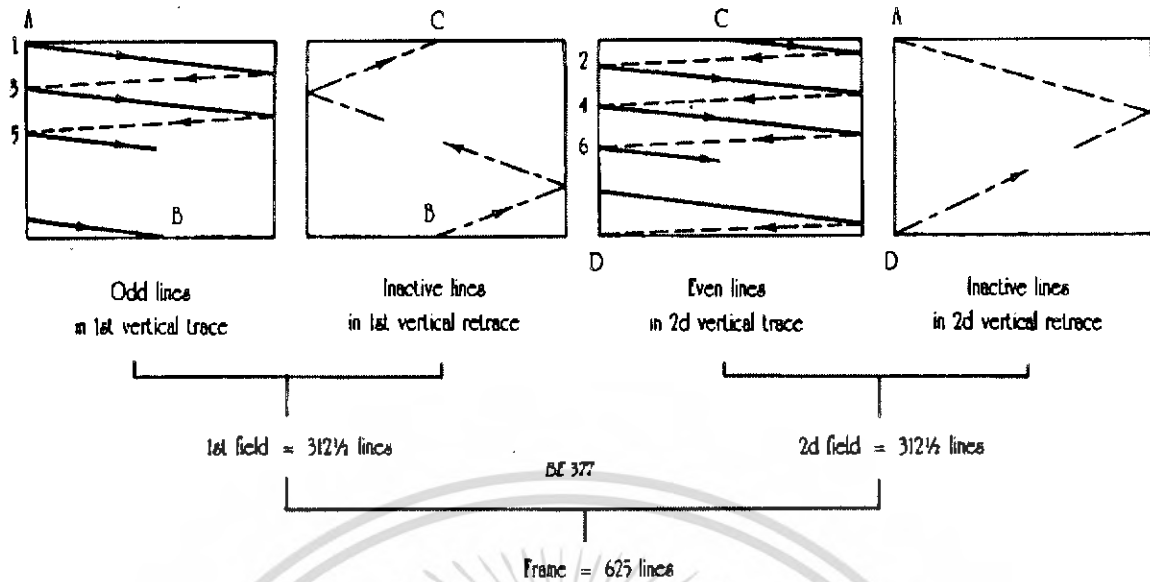
ตามมาตรฐาน เอฟซีซี (FCC) ใช้เส้นสแกน 525 เส้นต่อ 1 ภาพ และใช้ภาพ 30 ภาพต่อวินาที ดังนั้นใน 1 ฟิลด์จะมีเส้นสแกน 262.5 เส้น ภาพหนึ่งแต่ละภาพซึ่งเป็นองค์ประกอบขององค์ประกอบภาพจะเกิดขึ้นภายใน 1/30 วินาที ความถี่ที่ใช้ในการหักเหลำอิเล็กตรอนในแนวนอนจึง

ได้มาจากจำนวนเส้นภาพ คูณกับจำนวนเส้นภาพในแต่ละเฟรม จึงได้ 525x30 เท่ากับ 15,750 เฮิร์ตซ์ ส่วนความถี่บังคับการหักเหในแนวตั้งใน 1 ฟิลด์ จะใช้เวลาเพียง 1/60 วินาทีเท่านั้น ความถี่จึงเท่ากับ 60 เฮิร์ตซ์



รูปที่ 2.4 รายละเอียดของการสแกนแบบสลับเส้นหรือการสแกนแบบสอดแทรก

ตามมาตรฐาน ซีซีไออาร์ (CCIR) ใช้เส้นสแกน 625 เส้นต่อ 1 ภาพ และใช้ภาพ 25 ภาพต่อวินาทีดังนั้นใน 1 ฟิลด์จะมีเส้นสแกน 312.5 เส้น ภาพหนึ่งแต่ละภาพซึ่งเป็นองค์ประกอบขององค์ประกอบภาพจะเกิดขึ้นภายใน 1/25 วินาที ความถี่ที่ใช้ในการหักเหลำอิเล็กตรอนในแนวนอนจึงได้มาจากจำนวนเส้นภาพ คูณกับจำนวนเส้นภาพในแต่ละเฟรม จึงได้ 625x25 เท่ากับ 15,625 เฮิร์ตซ์ ความถี่บังคับการหักเหในแนวตั้งในจึงเท่ากับ 50 เฮิร์ตซ์



### รูปที่ 2.5 รายละเอียดของการสแกนแบบสลับเส้นหรือการสแกนแบบสอดแทรก ในระบบ CCIR

จากรูปที่ 2.4 และรูปที่ 2.5 ได้แสดงวิธีการสแกนแบบสอดแทรกของระบบโทรทัศน์ทั้ง 2 ระบบใหญ่ที่ใช้กันอยู่ในปัจจุบัน โดยเริ่มต้นการสแกนสมมติว่าการการสแกนในกรณีนี้เริ่มจากการสแกนจากเฟรมที่เป็นเส้นสแกนคี่ โดยเริ่มต้นจาก A ซึ่งอยู่ทางด้านซ้ายแล้วกวาดไปทางขวานับเป็นเส้นสแกนเส้นที่ 1 แล้วจึงสแกนเส้นที่ 3,5,7,9 และต่อๆ ไป จนกระทั่งได้เส้นสแกน 262.5 เส้น ในระบบเฟสซีซี หรือ 312.5 เส้นในระบบซีซีไออาร์ ซึ่งก็คือสแกนมาถึงจุด B ดังทั้ง 2 ภาพก่อนหน้านี้ ฉ. จุดนี้การสแกนจะถูกความถี่หักเหทางแนวตั้งซึ่งเราเรียกว่า เวิร์ติคอลล รีเทรช (Vertical Retrace) หรือสัญญาณฟลายแบ็ก (Flyback) ดิ่งกลับไปยังตำแหน่งจุด C เพื่อเริ่มการสแกนแนวคู่ต่อไป

เวลาของการรีเทรช (Retrace Time) ทั้งการรีเทรชทางเวิร์ติคอลล และ ฮอริซอลตอลเป็นเวลาสั้นๆ ถึงอย่างไรก็ตามเราไม่ต้องการให้เส้นสแกนที่เป็นช่วงของการสลับคี่กลับนี้เข้ามารบกวนทำให้เกิดสัญญาณภาพ ในส่วนนี้จึงต้องทำการลบเส้นสลับคี่กลับ ก่อนที่จะถึงจุดที่ว่านั้น เรามาดูรายละเอียดของการสลับคี่กลับอีกนิตว่าในส่วนของการกวาดลำแสงหรือการสแกนในแนวนอน (Horizontal) เวลาการรีเทรชจะประมาณ 10-16 เปอร์เซ็นต์ของเวลาทั้งหมด ในระบบเฟสซีซี เราใช้เวลาในการสแกนเท่ากับ 63.5 ไมโครเซ็ค ดังนั้นเวลาของการรีเทรชจึงเท่ากับ 6.35 ไมโครเซ็ค ส่วนในระบบซีซีไออาร์ เราใช้เวลาในการสแกนเท่ากับ 64 ไมโครเซ็ค ดังนั้นเวลาของการรีเทรชจึงเท่ากับ 6.4 ไมโครเซ็ค ในส่วนของความถี่ที่หักเหในแนวตั้ง (Vertical) เราใช้เวลารีเทรช ไม่เกิน 5-8

เปอร์เซ็นต์ อย่างเช่นเราใช้เวลาในส่วนนี้เท่ากับ 3 เปอร์เซ็นต์ ของเวลา 1/50 หรือ 1/60 ของวินาที ดังนั้นเวลาของการรีเทรชจึงเท่ากับ 600 ไมโครเซ็ค และ 500 ไมโครเซ็ค ตามลำดับ นั้นหมายความว่าในช่วงของการรีเทรชทางแนวตั้งกินเวลานานกว่าการสแกนทางแนวนอนประมาณ 8-10 เส้นภาพ

จากหลักการดังกล่าวเราสามารถสรุปกฎเกณฑ์บางอย่างได้ว่า ตามความเป็นจริงแล้วในเส้นภาพ 525 เส้นหรือ 625 เส้นนั้น เรามีอาจเห็นได้ครบทุกเส้น อย่างน้อยๆ ในกรณีที่เกิดเวอร์ติคอลลรีเทรชจะกินเวลาของการสแกนทางแนวนอน (Line) ไปด้วย แต่จะกินไปที่เส้นนั้นขึ้นอยู่กับสัญญาณบังคับการ ฟลายแบ็ค ซึ่งในเครื่องรับโทรทัศน์นั้นเราเรียกว่า สัญญาณแบลงกิ้ง

**ตัวอย่าง** ในระบบโทรทัศน์ เรากำหนดการสแกนภาพด้วยระบบ 625 เส้นภาพ และกำหนดว่าการสแกนนั้นให้มีเวอร์ติคอลลรีเทรช เท่ากับ 3 เปอร์เซ็นต์ ของเวลาทั้งหมดของการสแกนทางแนวตั้ง ดังนั้นจึงหาเส้นภาพที่หายไปจากจอภาพในระบบสแกนแบบนี้

เวลาการสแกนทางแนวตั้ง	1/50	วินาที
ค่า 3 เปอร์เซ็นต์ของการรีเทรช	$3/(50 \times 100)$	วินาที
เวลาของการรีเทรช	600	ไมโครเซ็ค
เวลาของการสแกนภาพ	1/15,625	วินาที
ดังนั้นการรีเทรชจะกินเส้นภาพไป	$600/64$	
คือประมาณ	10	เส้น

**ตัวอย่าง** ในระบบโทรทัศน์ซีซีไออาร์ หากว่าค่าการรีเทรชทางเวอร์ติคอลลใช้เวลามากที่สุดตามที่มาตรฐานในปัจจุบันกำหนดไว้ คือเวลาประมาณ 5 เปอร์เซ็นต์ ของเวลาทั้งหมดของการสแกนทางแนวเวอร์ติคอลล จึงหาจำนวนเส้นภาพที่ปรากฏบนหน้าจอจริงบนหน้าจอว่ามีกี่ภาพ

เวลาการสแกนทางแนวตั้ง	1/50	วินาที
ค่า 5 เปอร์เซ็นต์	$5/(50 \times 100)$	วินาที
เวลาของการรีเทรช	600	ไมโครเซ็ค
เวลาของการสแกนภาพ	1/15,625	วินาที
ดังนั้นการรีเทรชจะกินเส้นภาพไป	$1000/64$	
คือประมาณ	16	เส้น
จำนวนเส้นภาพที่ปรากฏเท่ากับ	625-16	เส้น
คือประมาณ	609	เส้น

จากหลักการดังกล่าวนี้เอง ที่ไขประตูไปสู่โทรทัศน์ระบบดิจิทัลทำไมเวลาที่เขานำเอา สัญญาณภาพเข้าสู่หน่วยความจำของระบบดิจิทัล เขาจึงเอาเส้นภาพไปเก็บเพียงครั้งละ 308 เส้น ภาพเท่านั้น ( แทนที่จะเอาทั้ง 312.5 เส้นภาพ ) เพราะจากมาตรฐานโทรทัศน์ปัจจุบันที่กำหนด มาตรฐานสัญญาณในการรีเทรซทางแนวตั้งเท่ากับ 3 เฟอร์เซ็นต์ เราจึงได้เส้นภาพประมาณ 625-10 เมื่อแบ่งเฟรมแล้วจะได้ค่าเส้นภาพประมาณ 308 เส้นภาพ

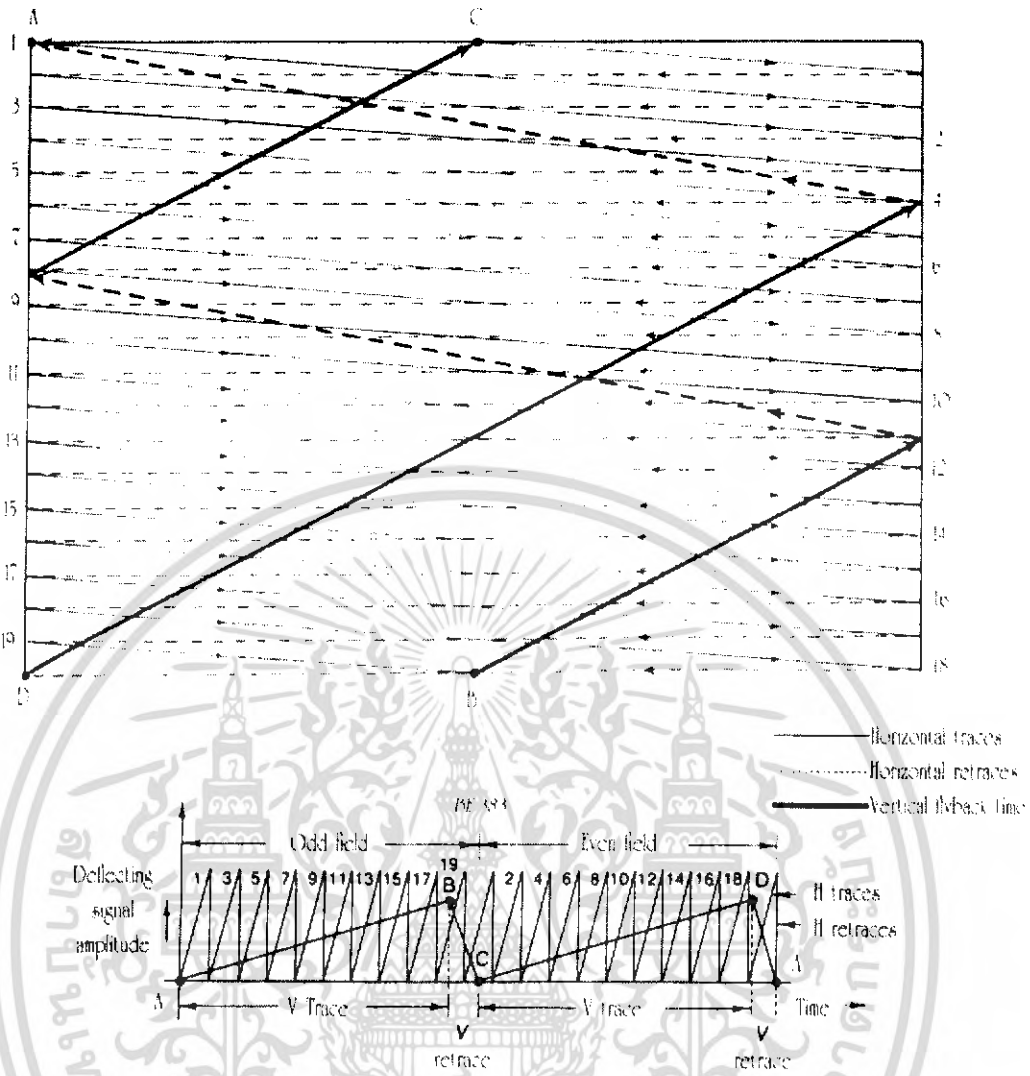
## 2.3 สัญญาณภาพรวม

หากจะถามว่าเครื่องส่งสัญญาณอะไรมาให้เครื่องรับรับบ้าง หากตอบกันอย่างง่ายก็ต้องตอบว่า ส่งสัญญาณภาพรวม (Composite Video Signal) ซึ่งการที่เราจะทำให้เครื่องรับโทรทัศน์บรรลุ วัตถุประสงค์ได้นั้นต้องให้สถานีโทรทัศน์ส่งสัญญาณภาพต่างๆดังนี้

- 1 สัญญาณเสียง
- 2 สัญญาณภาพ
- 3 สัญญาณแบลงกิ้ง
- 4 สัญญาณซิงโครไนซ์
- 5 สัญญาณอีควอไลซิง

ในส่วนของระบบสัญญาณเราจะใช้คลื่นพาห้ (Carrier) เฉพาะ เพราะทราบกันเบื้องต้นแล้วว่า ระบบเสียงในโทรทัศน์เป็นระบบ เอฟเอ็ม ส่วนสัญญาณภาพและอื่นๆที่เหลือนั้นเราส่งเป็น สัญญาณภาพรวมหรือ คอมโพสิท วิดีโอ ซิกแนล (Composite Video Signal) แล้วใช้คลื่นพาห้ภาพ ส่งออกไป การที่เราต้องส่งสัญญาณทั้ง 5 ตัว ออกอากาศแพร่คลื่นออกอากาศแพร่คลื่นออกไปเพื่อ วัตถุประสงค์ดังนี้

- 1) สัญญาณภาพและสัญญาณเสียง เป็นสัญญาณที่ส่งไปเพื่อให้เกิดภาพและเสียงขึ้นใน เครื่องรับโทรทัศน์
- 2) สัญญาณแบลงกิ้ง เป็นสัญญาณที่ส่งมาเพื่อให้ลบเส้นสะบัดกลับทั้งในแนวตั้งและ แนวนอน
- 3) สัญญาณซิงโครไนซ์ เป็นสัญญาณที่ส่งมาเพื่อช่วยให้วงจรหักเหทางแนวตั้งและ แนวนอน เพื่อให้เครื่องรับโทรทัศน์ทำงานสอดคล้องกัน



รูปที่ 2.6 หลักการเบื้องต้นการสแกน

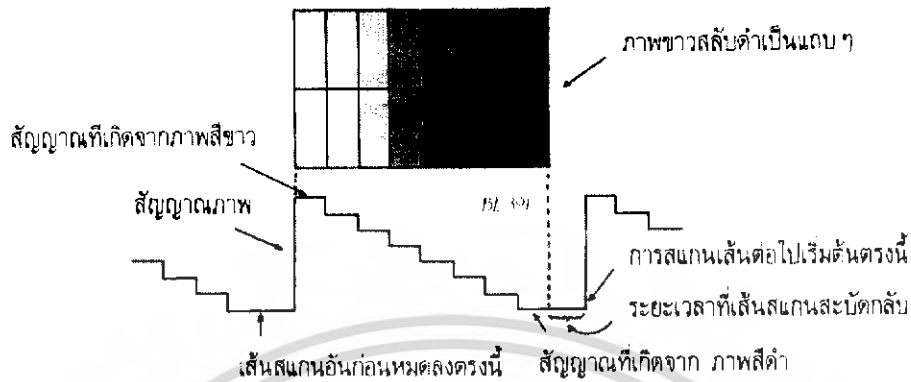
4) สัญญาณอิกวอลไลซิง เป็นสัญญาณที่ช่วยให้สัญญาณเชิงโครโมในซ์ทั้งแนวตั้งและแนวนอนยังคงรูปอยู่ได้ แม้ว่าจะเป็นการสแกนแบบสลับเส้นก็ตาม

### 2.3.1 สัญญาณภาพขาวดำ

สมมุติว่าเราจะดูระดับสัญญาณขาว-ดำ กรณีที่เรากล่าวถึงสัญญาณขาว-ดำ หรือสัญญาณโมโนโครมได้ดีที่สุดต้องกล่าวถึงภาพที่เป็นสีขาวคือภาพที่มีความสว่างมากที่สุด และภาพที่เป็นสีดำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คือ ภาพที่ไม่มีควมสว่างเลขภาพจำลองที่ดีที่สุดของกรณีนี้ก็คือ แถบภาพที่มีความแตกต่างของระดับขาวดำที่ละน้อย ซึ่งเรียกว่าระดับเกรย์สเกลนั่นเอง



รูปที่ 2.7 แสดงสัญญาณขาว-ดำ โดยเกรย์ สเกล

จากรูปที่ 2.7 จะแสดงให้เห็นระดับของเกรย์สเกล ในกรณีที่ระดับสัญญาณภาพเป็นสัญญาณสีขาวเข้ามา นั้นหมายความว่าระดับความแรงของสัญญาณภาพมากที่สุดจึงให้แสงสว่างที่หน้าจอสว่างมากที่สุด และเมื่อระดับสัญญาณสีขาวลดลงเป็นสีม่วง ,เทา และ ดำ ระดับสัญญาณจะลดลงมาเรื่อยๆ นั้นหมายความว่าเมื่อสัญญาณมีวามแรงน้อยลงความสว่างก็จะน้อยลงตามไปด้วย อันที่จริงแล้วภาพแต่ละภาพเป็นสัญญาณความถี่ทางไฟฟ้าที่มีความสูงต่ำไม่เท่ากัน โดยความถี่สูงสุดไม่เกิน 4 เมกะเฮิร์ตซ์ในระบบซีซีทีวีอาร์ ภาพที่เกิดจากความถี่สูงย่อมมีความละเอียดกว่าความถี่ต่ำ (มีจำนวนจุดดำมากกว่า)

### 2.3.2 สัญญาณแบลนกกิ่ง

ทราบแล้วว่า เมื่อมีการสแกนลำอิเล็กตรอนที่ทำหน้าที่จอจะเกิดเส้นรีเทรช หรือ เส้นสะบัดกลับ ซึ่งเป็นเส้นภาพที่เราต้องการ เครื่องส่งจึงต้องส่งสัญญาณแบลนกกิ่ง (Blanking) เพื่อบังคับให้เครื่องรับสามารถลบเส้นสะบัดกลับได้ สัญญาณแบลนกกิ่งส่วนหนึ่งเครื่องรับจะต้องสร้างขึ้นเหมือนการสร้างสัญญาณซิงโครไนซ์แคว้นจะสัมพันธ์กับเครื่องส่งได้อย่างไร จึงต้องมีการส่งสัญญาณ แบลนกกิ่งมาจากเครื่องส่งเพื่อลบเส้นสะบัดกลับในเครื่องรับ สัญญาณแบลนกกิ่งมีอยู่ 2 อย่างคือ เวิร์ตคอลลแบลนกกิ่ง กับ ฮอริซอนตอลแบลนกกิ่ง

### 2.3.3 สัญญาณซิงโครไนซ์

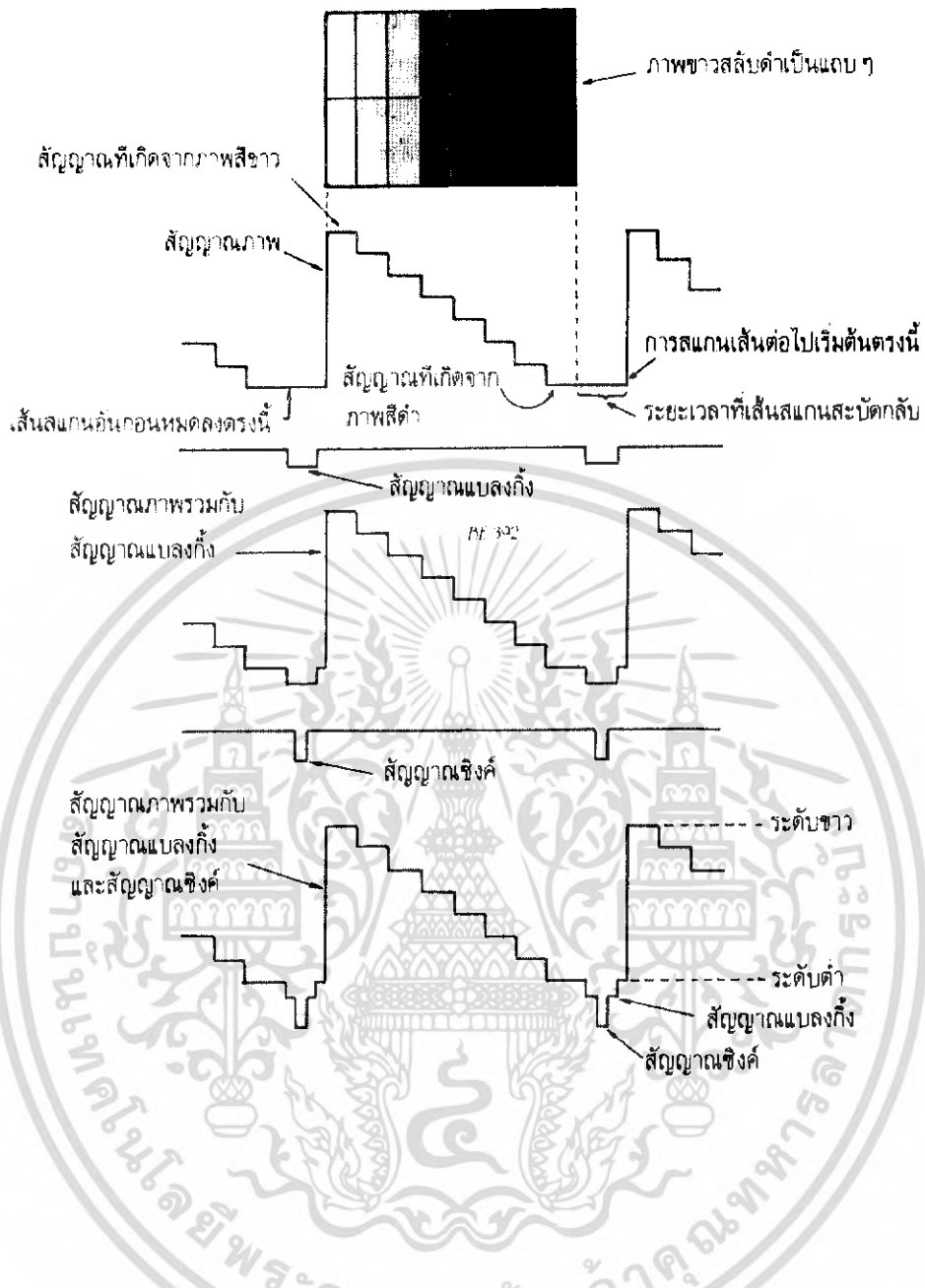
เป็นสัญญาณเพื่อให้การสแกนเป็นไปอย่างถูกต้อง ทั้งการสแกนแนวตั้งและแนวนอน โดยสัญญาณซิงโครไนซ์หรือสัญญาณซิงค์มีอยู่ 2 สัญญาณ คือ

- 1) ฮอริซอนตอล ซิงโครไนซ์ (Horizontal Synchronize) เป็นสัญญาณซิงโครไนซ์ทางแนวนอน ซึ่งมีความถี่ 15,625 เฮิรตซ์ (ในระบบ CCIR) หรือ 15,750 เฮิรตซ์ (ในระบบ FCC) ถ้าไม่มีสัญญาณส่วนนี้ส่งมาจะทำให้ภาพเกิดการสั่นได้
- 2) เวก์ติคัล ซิงโครไนซ์ (Vertical Synchronize) เป็นสัญญาณซิงโครไนซ์ทางแนวตั้ง ซึ่งมีความถี่ 50 เฮิรตซ์ (ในระบบ CCIR) หรือ 60 เฮิรตซ์ (ในระบบ FCC) ถ้าไม่มีการส่งสัญญาณส่วนนี้มาจะทำให้ภาพเลื่อน

เนื่องจากสัญญาณซิงโครไนซ์กับสัญญาณแบลงกิ้งไม่ว่าจะเป็นแนวตั้งหรือแนวนอน จะมีความถี่เท่ากัน เวลาส่งจึงต้องมีการกำหนดตำแหน่งของการส่งให้ถูกต้อง มิฉะนั้นแล้วจะเกิดการกวนกันได้ ในทางปฏิบัติจึงให้สัญญาณซิงค์พัลส์มีขนาดกว้างน้อยกว่าแบลงกิ้งพัลส์ แล้วใช้วิธีการส่งแบบผสม กล่าวคือส่งซิงค์พัลส์ กับการส่งแบลงกิ้งพัลส์ไปด้วยกัน ให้แบลงกิ้งเป็นฐานของสัญญาณซิงค์พัลส์ เมื่อมีการจัดระดับของสัญญาณส่วนนี้เทียบกับเกย์สเกลระดับของแบลงกิ้ง จะอยู่ที่ระดับต่ำกว่าค่า ส่วนซิงค์จะเป็นระดับต่ำกว่าระดับค่ามากกว่าลงไปอีก สัญญาณเหล่านี้จึงไม่มีการส่งผลต่อการมองเห็น (หรือไม่กวนสัญญาณภาพ)

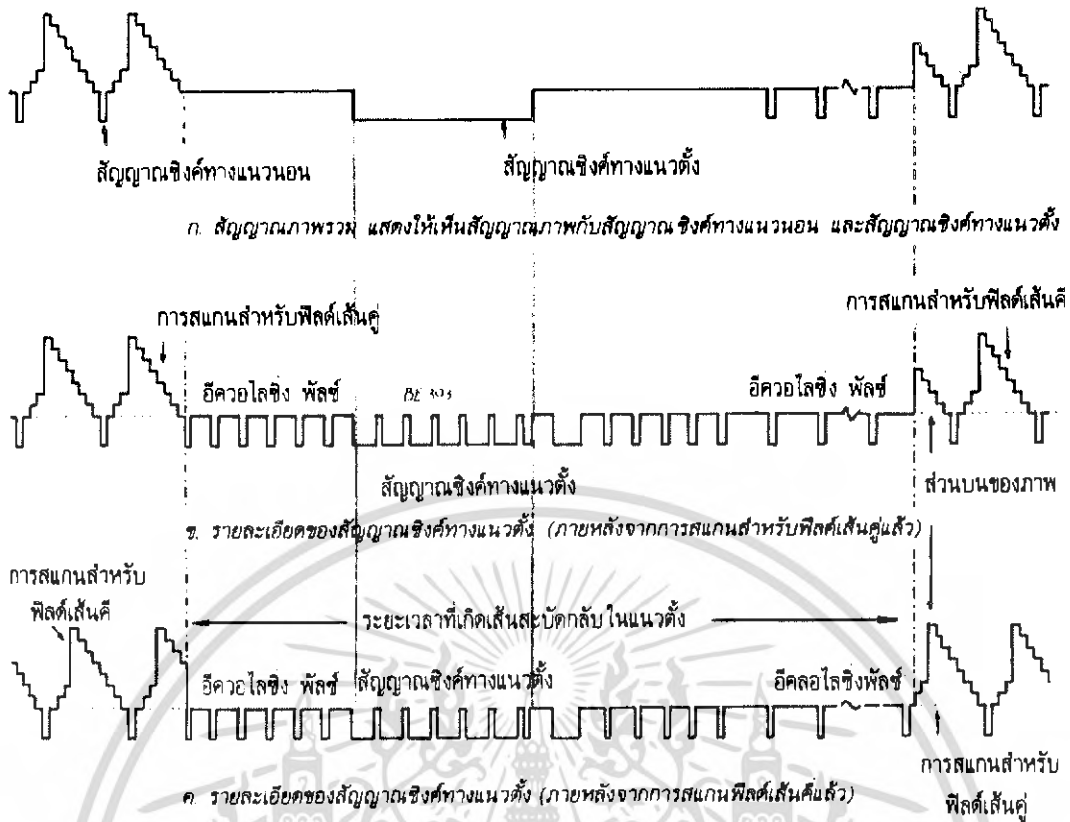
### 2.3.4 สัญญาณอีควอไลซิ่ง

เป็นสัญญาณบังคับรูปร่างของ สัญญาณซิงโครไนซ์ทางแนวตั้ง เพื่อให้สามารถคงรูปถูกต้อง แล้วยังช่วยให้การสแกนแบบสลับเส้นเป็นไปได้อย่างถูกต้องด้วย สามารถขึ้นเส้นคู่และเส้นคี่ในตำแหน่งที่ถูกต้องได้ ทั้งยังส่งผลทางอ้อมให้สัญญาณซิงโครไนซ์ทางแนวนอนไม่ขาดช่วงหายไป ในระหว่างการส่งสัญญาณทางแนวตั้งด้วย สัญญาณตัวนี้จะมีขนาดของพัลส์รวมเท่ากับ เวก์ติคัล ซิงโครไนซ์ พัลส์ สัญญาณส่วนนี้จะถูกแบ่งออกเป็น 6 ลูกเล็กๆ ในระบบ 525 เส้น และถูกแบ่งเป็น 5 ลูกในระบบ 625 เส้น ดังแสดงไว้ในรูปที่ 2.9

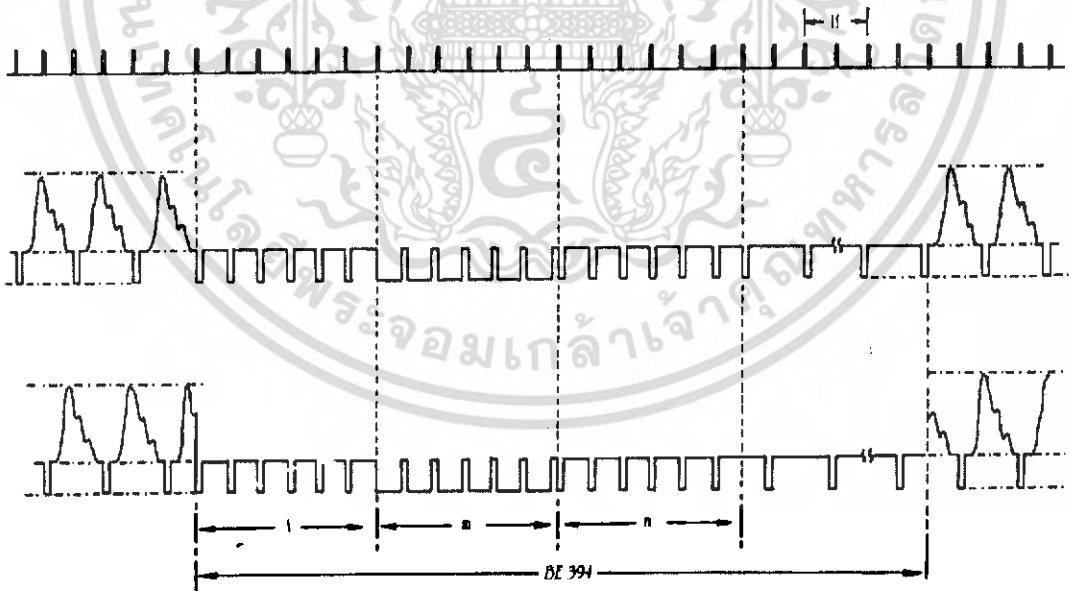


รูปที่ 2.8 แสดงลักษณะของสัญญาณภาพรวมเบื้องต้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.9 แสดงสัญญาณภาพรวมที่มีรายละเอียดทุกอย่าง



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 3

### การแปลงสัญญาณอนาล็อกเป็นดิจิตอล

สัญญาณที่ใช้ในอุปกรณ์อิเล็กทรอนิกส์มี 2 ชนิดคือ สัญญาณอนาล็อกและสัญญาณดิจิตอล สัญญาณอนาล็อกจะใช้ในอุปกรณ์ต่างๆไปและใช้ในการควบคุมแบบเก่า

ในปัจจุบันมีไมโครโปรเซสเซอร์และไมโครคอนโทรลเลอร์เข้ามาช่วยในการควบคุม อุปกรณ์ต่างๆ มากมายซึ่งทำให้การควบคุมนั้นทำได้ง่าย และรวดเร็วยิ่งขึ้น แต่ในการควบคุมนั้นเรา จำเป็นต้องใช้ สัญญาณดิจิตอลในการติดต่อกับไมโครโปรเซสเซอร์ หรือไมโครคอนโทรลเลอร์แต่ ในความเป็นจริงนั้น เราใช้สัญญาณอนาล็อกในการควบคุม ดังนั้นเราจึงจำเป็นต้องมีการเปลี่ยน สัญญาณอนาล็อกเป็นสัญญาณดิจิตอล แล้วจึงนำสัญญาณนั้นเข้ามาสู่ไมโครโปรเซสเซอร์ หรือ ไมโครคอนโทรลเลอร์เพื่อใช้ควบคุมระบบต่อไป

แม้ว่าสัญญาณอนาล็อกนั้นมีความแน่นอนและแม่นยำสูงแต่สัญญาณอนาล็อกนั้นก็ควบคุม ได้ยาก เนื่องจากในสภาพแวดล้อม มีสัญญาณรบกวนอยู่มาก และการที่จะทำให้การควบคุมแบบ อนาล็อกมีความสามารถควบคุมเท่ากับการควบคุมแบบดิจิตอลนั้น ทำได้ยากเนื่องจากวงจรควบคุม แบบอนาล็อกจะต้องมีความซับซ้อนสูง

อย่างไรก็ตามสัญญาณดิจิตอลก็ไม่สามารถทดแทนความละเอียดของสัญญาณอนาล็อกได้ อย่างสมบูรณ์แต่ทำให้การควบคุมนั้นทำให้ง่ายและสะดวกยิ่งขึ้น

#### 3.1 วิธีการแปลงสัญญาณอนาล็อกเป็นดิจิตอล

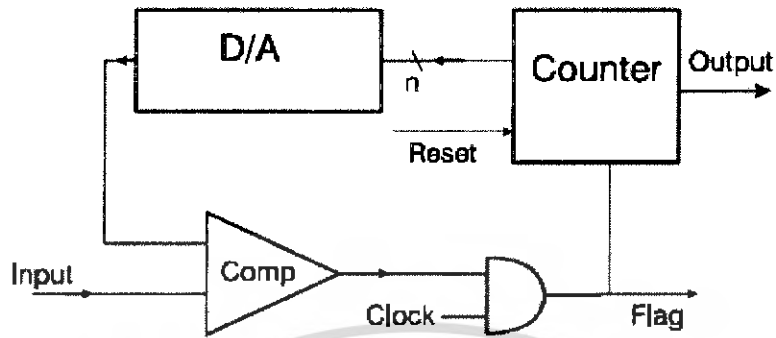
##### 3.1.1 เคาน์ตติ้งคอนเวอร์เตอร์ ( Counting Converter )

Counting Converter เป็นวิธีที่ง่ายที่สุดของการแปลงสัญญาณอนาล็อก เป็นสัญญาณดิจิตอล โดยใช้อัลกอริทึม การนับค่าเพิ่มขึ้นเรื่อยๆ แล้วนำผลที่ได้จากการนับไปเปรียบเทียบกับค่าที่ ต้องการที่ตั้งไว้ ลักษณะการทำงานเป็นดังรูปที่ 3.1

จากวงจร Counter เป็นอุปกรณ์นับค่าที่เพิ่มขึ้นทีละหนึ่ง แล้วส่งค่าที่ได้ให้ D/A มีขา Reset รับสัญญาณ Reset เมื่อต้องการให้เริ่มนับใหม่ D/A เมื่อรับค่าที่นับเพิ่มขึ้นทีละหนึ่งจากตัวนับ ก็ แปลงค่าให้เป็นสัญญาณ อนาล็อกที่มีค่าความต่างศักย์ค่าๆ หนึ่ง แล้วส่งต่อเข้าไปที่อุปกรณ์ตัว เปรียบเทียบ(Comparator)

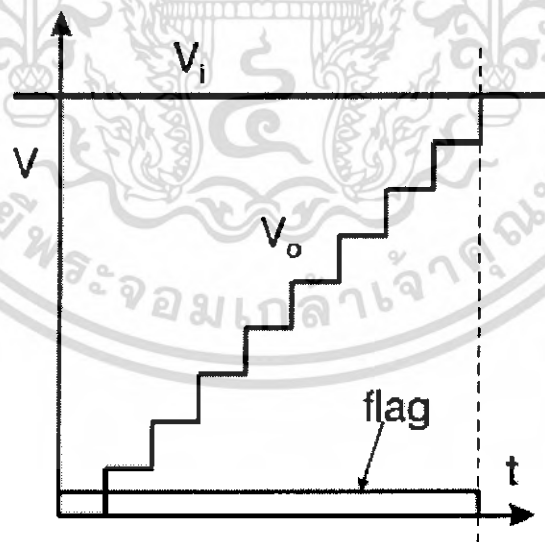
Comparator จะเป็นอุปกรณ์ตัวเปรียบเทียบค่าความต่างศักย์ ของอินพุต และค่าจากที่ตัวนับ

ถ้าหากทั้งสองสัญญาณมีค่าเท่ากันส่งค่าความต่างศักย์ 0 โวลต์ออกมา(ลอจิก 0) ถ้าไม่เท่ากันก็จะส่งความต่างศักย์ที่ไม่ใช่ 0 โวลต์ออกมา(ลอจิก 1) ซึ่งค่าความต่างศักย์ที่ออกมา จะนำมาเข้าลอจิกเกต



รูปที่ 3.1 เคาน์ตึงคอนเวอร์เตอร์

"AND" กับ สัญญาณนาฬิกา จะได้ค่าลอจิกออกมา ถ้าผลลัพธ์ออกมาเป็นสัญญาณนาฬิกาแสดงว่ายังไม่ได้ผลลัพธ์เท่าที่ต้องการ สัญญาณนาฬิกาจะไปทำให้ตัวนับนับเพิ่มขึ้นต่อไป และเมื่อได้ค่าผลลัพธ์ดิจิทัลที่ต้องการแล้ว ค่าที่ได้จาก ตัวเปรียบเทียบจะให้ค่าความต่างศักย์เป็น 0 (ลอจิก 0) ซึ่งเมื่อนำมาเข้าลอจิกเกต "และ" กับสัญญาณนาฬิกาแล้ว ก็จะทำให้ลอจิก 0 ซึ่งทำให้ตัวนับไม่นับเพิ่มอีก ก็จะได้ค่าดิจิทัลจากตัวนับที่ต้องการ จากคำอธิบายข้างต้นจะได้กราฟดังรูปที่ 3.2

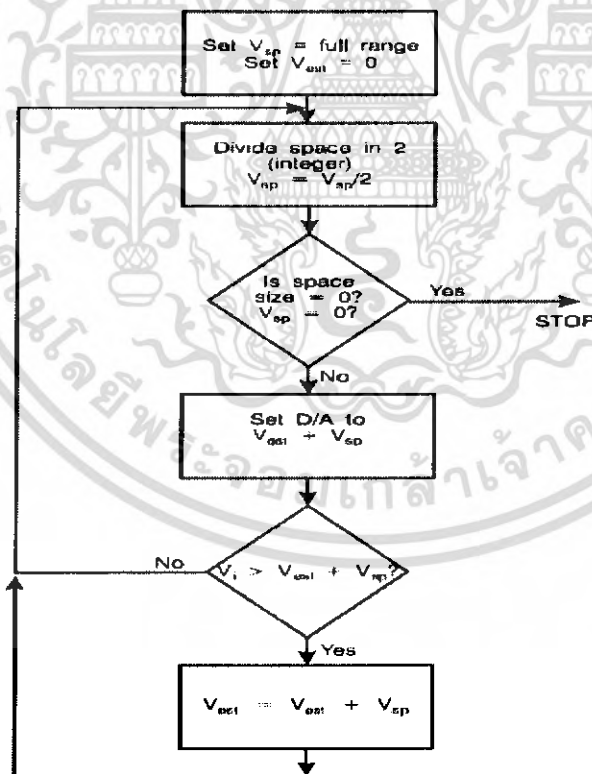


รูปที่ 3.2 เอาท์พุทของวงจร Counting Converter

ข้อเสียของวิธีนี้ คือ การนับต้องเริ่มนับที่ 0 เสมอ และนับเพิ่มขึ้นเรื่อยๆ ทำให้ช้า เอาท์พุทที่ได้จะมี delay จึงไม่ค่อยนิยมใช้เท่าที่ควร จึงได้เปลี่ยนตัวนับเป็นแบบนับลงได้ด้วย ซึ่งจะอ้างอิงระดับจากระดับเก่า ทำให้ไม่จำเป็นต้องนับ 0 ใหม่ เมื่อมีการเปลี่ยนอินพุทใหม่ แต่ให้อ้างอิงกับผลลัพธ์เดิม ทำให้ได้ผลลัพธ์เร็วขึ้น

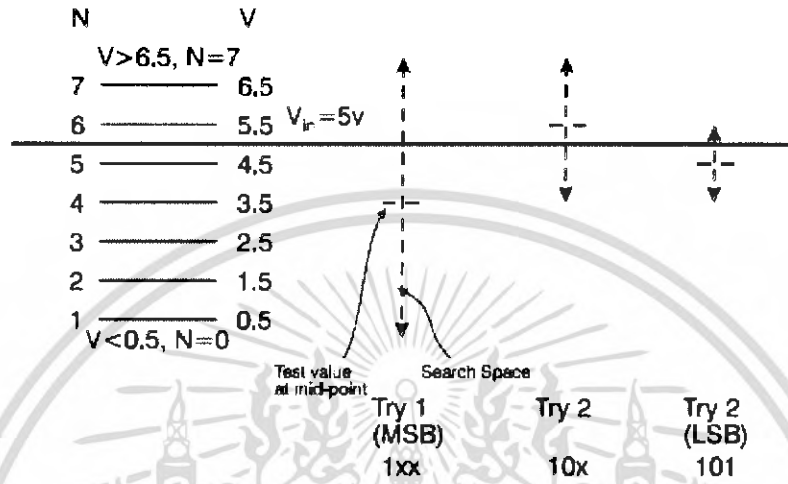
### 3.1.2 ซักเซสซีฟ แอปพร็อกซิเมชัน(Successive Approximation)

ใช้หลักการของ "หาแบบฐานสอง (binary search)" ในการหาคำตอบ โดยนำค่าผลลัพธ์มาเปรียบเทียบกับค่ากึ่งกลางของช่วง เพื่อให้ทราบค่า คำนับๆ มากกว่า หรือน้อยกว่า โดยจะปรับช่วงให้แคบลงเรื่อยๆ แล้วเปรียบเทียบผลลัพธ์กับค่ากึ่งกลางของช่วงไปเรื่อยๆ จนได้ผลลัพธ์ที่ต้องการ เช่น เลขที่เป็นคำตอบคือ 3 จากช่วงของคำตอบที่ 0-7 ครั้งแรกเอาค่า  $(0+7)/2 = 4$  มาเปรียบเทียบ ได้ผลว่า คำตอบที่ต้องการอยู่ในช่วงที่น้อยกว่า 4 ครั้งที่ 2 ก็เลือกค่า  $(0+4)/2 = 2$  มาเปรียบเทียบ ได้ผลว่าคำตอบที่ต้องการอยู่ในช่วงที่มากกว่า 2 แต่น้อยกว่า 4 ครั้งที่ 3 ก็เลือกค่า  $(2+4)/2 = 3$  มาเปรียบเทียบ ได้ผลว่าคำตอบที่ต้องการ จากหลักการที่กล่าวมาอาจเขียน flow chart ได้ดังรูปที่ 3.3



รูปที่ 3.3 โฟลว์ชาร์ทของซักเซสซีฟแอปพร็อกซิเมชัน

ข้อดีของวิธีนี้ คือ เวลาที่ใช้ในการหาคำตอบ  $n$  รอบแน่นอน (สำหรับ  $n$  bit converter ซึ่งอ้างอิงได้  $2^n$  ระดับ และระดับ  $V_{in}$  ที่คงที่) ซึ่งใช้เวลาน้อยกว่าแบบ "Counting Algorithm" แต่มีข้อเสีย คือถ้า  $V_{in}$  เปลี่ยนทันทีทันใด ขณะที่กำลังทำ binary search อยู่ นั่น คำตอบที่ได้จะผิดพลาด ตัวอย่างเช่น เปลี่ยน  $V_{in}$  จาก 5 Volt เป็น 2 Volt

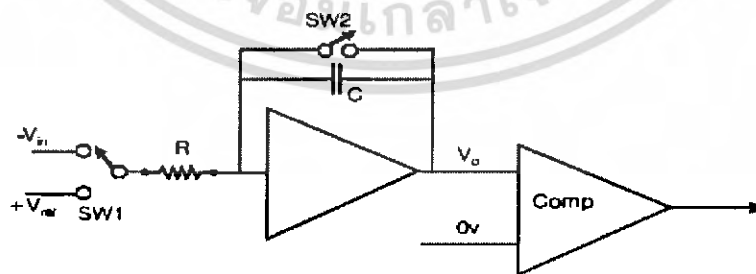


รูปที่ 3.4 การหาแบบฐานสอง (Binary Search Strategy)

ช่วงของ  $V_{in}$  คือ 1-7 ใช้  $n=3$  (เพราะว่า  $2^3=8$ ) ครั้งแรก ใช้ 4 เปรียบเทียบกับ  $V_{in}$  (ซึ่งเท่ากับ 5 โวลต์) พบว่า อยู่ในช่วง lower ได้ 1xx ครั้งที่ 2 ใช้ 2 เปรียบเทียบกับ  $V_{in}$  (ซึ่งเท่ากับ 5 โวลต์) พบว่า อยู่ในช่วง upper ได้ 10x ครั้งที่ 3 ใช้ 3 เปรียบเทียบกับ  $V_{in}$  (ซึ่งเท่ากับ 5 โวลต์) พบว่า ผลลัพธ์ที่ได้จะผิดพลาด ได้ 100

### 3.1.3 คู่อัล-สโลป คอนเวอร์เตอร์(Dual-Slope ADC)

ใช้หลักการของวงจร Integrater ทำงานร่วมกับตัว Comparater ดังรูปที่ 3.5



รูปที่ 3.5 ตัวอย่างคู่อัล-สโลป คอนเวอร์เตอร์

Input Voltage มี 2 ตัว คือ ค่าความต่างศักย์อนาล็อกที่ต้องการแปลงเป็นดิจิทัล ( $-V_{in}$ ) และความต่างศักย์ที่คงที่ค่าหนึ่ง ( $V_{ref}$ ) และมีสวิตช์ SW1 ซึ่งทำหน้าที่เลือกค่าสัญญาณ จากวงจรตอนเริ่มต้น สวิตช์ SW2 ทำหน้าที่คายประจุของตัวเก็บประจุ C แล้วจึงเปิด SW2 ออก เมื่อสวิตช์ SW1 สับมาที่  $-V_{in}$  จากวงจร Integrator จะพิสูจน์สมการได้ดังนี้

$$I = C \frac{dV_0}{dt}$$

$$-V_{in} + iR - V_0 + V_0 = 0$$

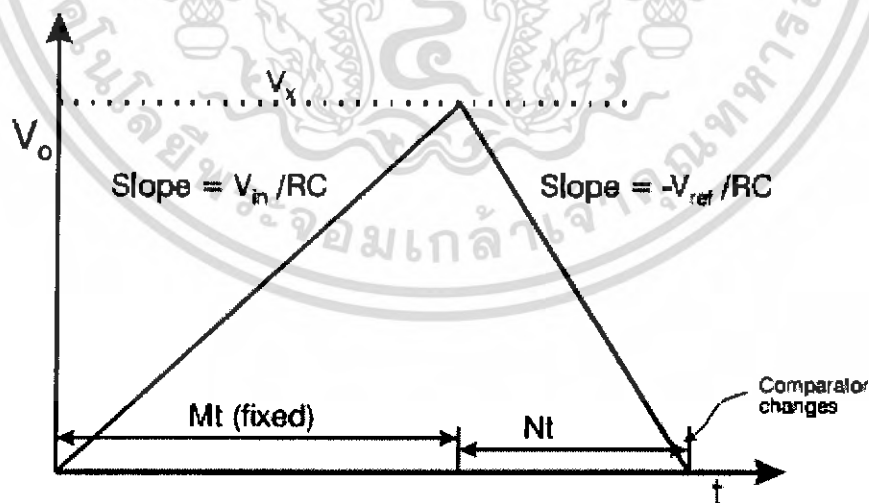
$$-V_{in} + RC \frac{dV_0}{dt} = 0$$

$$V_{in} = RC \frac{dV_0}{dt}$$

$$\int dV_0 = \int \frac{V_{in}}{RC} dt$$

$$V_0 = \frac{V_{in}(t)}{RC}$$

slope มีค่าเท่ากับ  $V_{in}/RC$  ค่า  $t$  ที่ใช้มีค่าคงที่  $t_m$  เมื่อ  $t$  เพิ่มขึ้นจนถึง  $t_m$  ให้ SW1 สับไปที่  $V_{ref}$  จะได้สมการ  $V_0 = V_{ref}/RC$  slope มีค่า  $V_{ref}/RC$  สมมติ ช่วงเวลาตั้งแต่ความต่างศักย์ที่  $t_m$  จนความต่างศักย์เป็น 0 มีค่าเท่ากับ  $t_n$  ได้ดังแสดงในรูปที่ 3.6

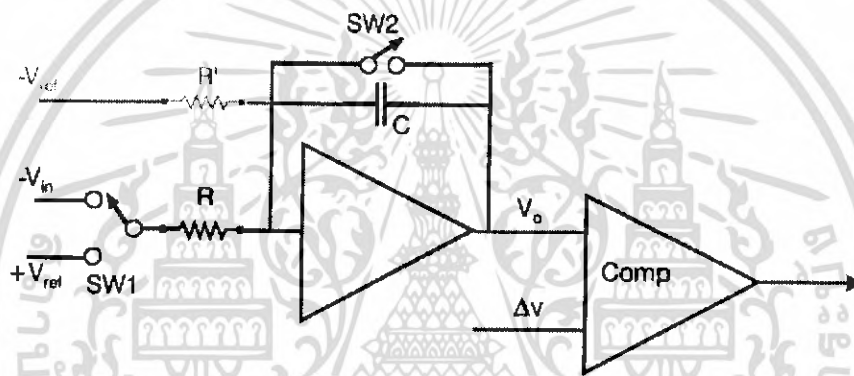


รูปที่ 3.6 Dual Slope A/C Converter Output and Timing

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

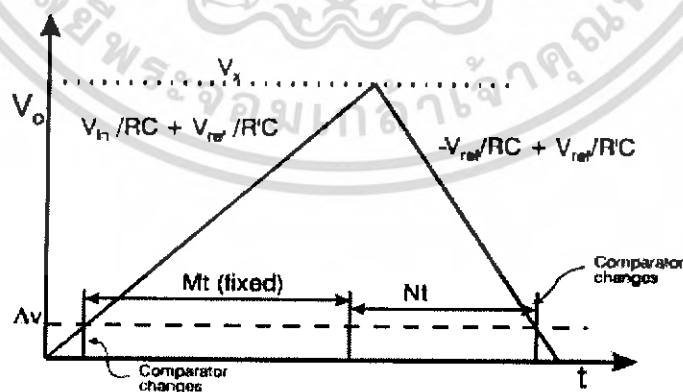
จากหลักของสามเหลี่ยมคล้าย จะได้สมการ  $V_{in} = V_{ref} * t_n / t_m$  เนื่องจาก  $V_{ref}$  และ  $t_n$  มีค่าคงที่ สัญญาณอนาล็อกขึ้นกับค่า  $t_n$  เพราะการควบคุมการเปลี่ยนสัญญาณดิจิทัล ที่ขึ้นกับค่า  $t_n$  การแปลงเป็นสัญญาณดิจิทัลจะทำโดยจับคู่ค่า  $t_n$  กับเอาต์พุตค่าๆ หนึ่ง ตามความเหมาะสมสำหรับ  $V_{ref}$  นั้นๆเหมือนการเทียบค่าในตาราง

ความเร็วของการแปลงสัญญาณแบบนี้ ขึ้นอยู่กับ  $V_{in}$  และ Slope ของวงจร integrater โดยธรรมชาติแล้ว ลักษณะของตัวเปรียบเทียบเองนั้น จะไม่เป็นอุดมคติ คือจะมีผลต่างของความต่างศักย์อยู่  $V$  โวลต์ แม้ว่าจะต่ออินพุตทั้งสองลงกราวด์แล้วก็ตาม ซึ่งถ้า  $V_{ref}$  ที่ใช้ขั้วนั้นมีค่าน้อยกว่าค่าผลต่างของความต่างศักย์ที่เกิดจากตัวเปรียบเทียบ ความชันก็จะน้อย ทำให้เวลา  $t_m$  ใช้เวลานานมากกว่าที่จะพ้นค่าความต่างศักย์ที่เกิดจากตัวเปรียบเทียบ เราจึงต้องนำค่าความต่างศักย์มาเพิ่มให้กับ  $V_{ref}$  เพื่อหาผลลัพธ์ ดังรูป 3.7



รูปที่ 3.7 Dual Slope A/D Converter - Full Circuit

จากวงจรดังกล่าวทำให้ได้กราฟดังรูปที่ 3.8

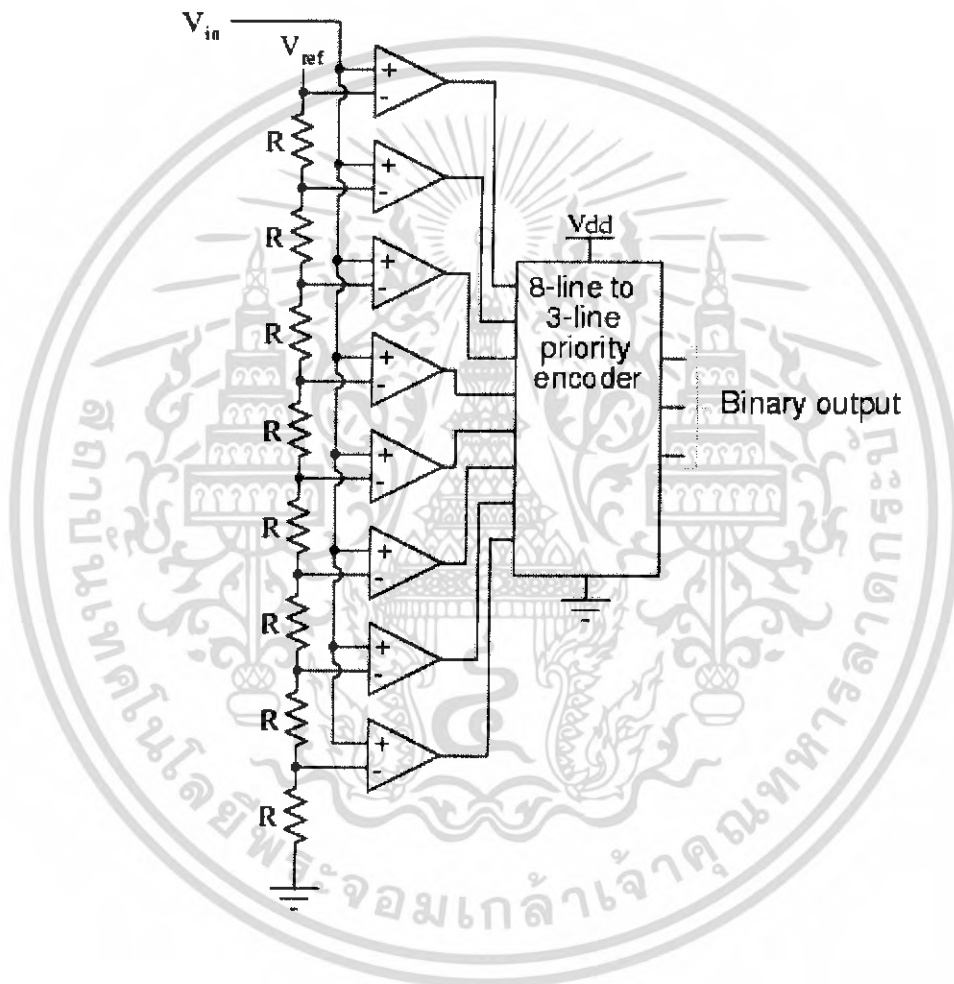


รูปที่ 3.8 Dual Slope A/D Converter - Full Circuit Timing

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 3.1.4 แฟลชคอนเวอร์เตอร์ (Flash Converter)

หลักการของ Flash Converter คือการใช้การแบ่งแรงดันเป็น Voltage หลายๆ ค่า แล้วเปรียบเทียบกับ  $V_{in}$  เป็นคู่ๆ พร้อมกัน แล้วทำการทาง logic จากรูปที่ 3.9 มี Voltage เปรียบเทียบ 8 bit ค่าความต่างศักย์จะเพิ่มขึ้นเรื่อยๆ จากค่าความต้านทานที่ต่อเพิ่มขึ้น ความต่างศักย์ที่ได้นั้น เมื่อนำไปเปรียบเทียบกับ  $V_{in}$  แล้วมากกว่าก็จะปล่อยลอจิกออกมา ถ้ามากกว่าก็จะให้ลอจิก 1 ถ้าน้อยกว่าหรือเท่ากันก็จะให้ลอจิก 0 วิธี Flash Converter นี้จะเร็วที่สุด แต่ใช้อุปกรณ์ทาง Hardware มากกว่าแบบอื่นๆ



รูปที่ 3.9 A "Flash" Converter

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 4

### การใช้งานพอร์ตอนุกรมของไมโครคอนโทรลเลอร์ MCS-51

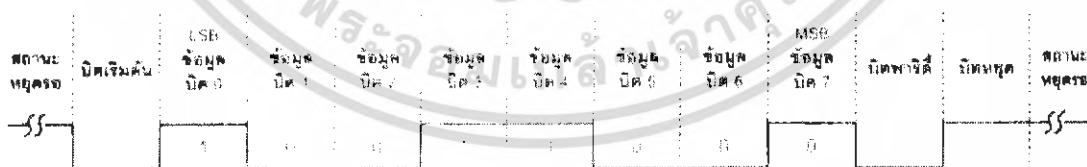
ไมโครคอนโทรลเลอร์ตระกูล MCS-51 มีวงจรสื่อสารอนุกรมแบบฟูลดูเพล็กซ์ 1 ชุด (วงจรสื่อสารแบบฟูลดูเพล็กซ์ หมายถึง วงจรสื่อสารที่สามารถทำการรับและการส่งข้อมูลในลักษณะ 2 ทิศทางได้ในเวลาเดียวกัน) โดยใช้ขาสัญญาณของพอร์ต 3 คือ ขา P3.0 เป็นขารับข้อมูลเข้าหรือ RxD และขา P3.1 เป็นขาส่งข้อมูลออกหรือ TxD โดยวงจรสื่อสารอนุกรมของไมโครคอนโทรลเลอร์ MCS-51 จะใช้ในการติดต่อสื่อสารกับพอร์ตอนุกรมของคอมพิวเตอร์ โดยใช้มาตรฐาน RS-232 แต่ในปัจจุบันสามารถติดต่อกันในมาตรฐาน RS-422 หรือ RS-485 ได้แล้ว โดยใช้ไอซีพิเศษที่ทำหน้าที่ในการแปลงสัญญาณการสื่อสารดังกล่าว

#### 4.1 การสื่อสารข้อมูลแบบอะซิงโครนัส

การสื่อสารข้อมูลแบบอะซิงโครนัสคือการรับส่งข้อมูลโดยไม่จำเป็นต้องมีสัญญาณนาฬิกา ร่วมด้วยแต่จะใช้การกำหนดค่าอัตราเร็วในการรับและส่งข้อมูลให้มีค่าเท่ากัน ซึ่งเรียกอัตราเร็วนี้ว่า อัตราบอด หรือบอดเรต(Baud rate) มีหน่วยเป็น บิตต่อวินาที (bit per second: bps)

รูปแบบของข้อมูลที่ใช้ในการรับส่งแบบอะซิงโครนัสประกอบด้วย 4 ส่วนด้วยกันคือ

1. บิตเริ่มต้น(Start bit) มีขนาด 1 บิต
2. บิตข้อมูลแบบอนุกรม มีขนาด 8 บิต
3. บิตตรวจสอบพาริตี(Parity bit) มีขนาด 1 บิต หรือไม่มี
4. บิตปิดท้ายหรือบิตหยุด(Stop bit) มีขนาด 1 บิต



รูปที่ 4.1 รูปแบบข้อมูลอนุกรมแบบอะซิงโครนัส

รูปที่ 4.1 แสดงรูปแบบของอนุกรมแบบอะซิงโครนัส เมื่อไม่มีการส่งข้อมูล ขา DATA จะมีสถานะลอจิก "1" เรียกสถานะนี้ว่า สถานะหยุดรอ (Waiting stage) การเริ่มต้นส่งข้อมูลจะเริ่ม

จากการให้ขา DATA มีลอจิก “0” ด้วยช่วงเวลา 1 บิต เรียกบิตนี้ว่า บิตเริ่มต้น (Start bit) จากนั้นบิตข้อมูลจะถูกส่งออกไป โดยเริ่มจากบิตที่มีนัยสำคัญต่ำสุดหรือบิต LSB ก่อน ซึ่งข้อมูลที่ต้องการส่งมีจำนวน 8 บิต จากนั้นตามด้วย บิตพาริตี (Parity bit) ซึ่งใช้ในการตรวจสอบความผิดพลาดที่เกิดขึ้นจากการส่งข้อมูล บิตสุดท้ายที่ส่งคือ บิตปิดท้าย หรือ บิต หยุด (Stop bit) โดยจะเป็นการทำให้ขา DATA มีสถานะลอจิก “1” อีกครั้งด้วยระยะเวลาอย่างน้อย 1 บิต, 1.5 บิต หรือ 2 บิต เพื่อเป็นการแสดงว่าสิ้นสุดข้อมูลแล้ว

อัตราความเร็วในการรับและส่งข้อมูลของการรับส่งข้อมูลแบบอะซิงโครนัสหรืออัตราบอดที่ใช้สำหรับพอร์ตอนุกรม RS-232 มีด้วยกันหลายค่า ตั้งแต่ 110 ถึง 19,200 บิตต่อวินาที โดยมีค่าเพิ่มมากขึ้นตามเทคโนโลยีของคอมพิวเตอร์ เนื่องจากอัตราบอดคือค่าของจำนวนบิตที่สามารถส่งได้ใน 1 วินาที สมมติว่า ข้อมูลอนุกรมมีขนาด 8 บิต ไม่มีการตรวจสอบพาริตี มีบิตเริ่มต้น 1 บิต และบิตปิดท้าย 1 บิต ความยาวของข้อมูล 1 ไบต์ จะมีความยาวเท่ากับ 10 บิต ถ้าใช้บอดเรตในการส่งข้อมูลเท่ากับ 9,600 บิตต่อวินาที ก็จะสามารถรับส่งข้อมูลได้ด้วยความเร็ว 960 ไบต์ต่อวินาที

การตรวจสอบพาริตีสามารถกำหนดให้เป็นแบบคี่ (Odd), แบบคู่ (Even) หรือไม่มีการตรวจสอบพาริตีก็ได้พาริตีคี่หรือพาริตีคู่แสดงถึงจำนวนลอจิก “1” ทั้งหมดภายในข้อมูลที่ส่งไป 1 ไบต์รวมบิตพาริตีว่ามีจำนวนเป็นเลขคู่หรือเลขคี่ ยกตัวอย่าง ข้อมูลที่จะทำการส่งมีขนาด 8 บิต มีค่าเท่ากับ 99H หรือ 10011001B จะเห็นว่าข้อมูลในไบต์นี้มีจำนวนลอจิก “1” จำนวน 4 ตัว ซึ่งเป็นเลขคู่ ดังนั้นถ้ากำหนดค่าพาริตีเป็นคู่ ค่าของบิตพาริตีจะต้องมีลอจิกเป็น “0” แต่ถ้ากำหนดพาริตีเป็นคี่ ค่าของบิตพาริตีจะต้องเป็น “1” เพื่อให้ข้อมูล 1 ไบต์รวมทั้งบิตพาริตีเป็นคี่

บิตพาริตีถูกสร้างขึ้นจากภาคส่งข้อมูลของ UART (Universal Asynchronous Receiver Transmitter: เป็นอุปกรณ์ที่ใช้ในการรับและส่งข้อมูลอนุกรม) ซึ่งทางภาครับต้องกำหนดการตรวจสอบพาริตีที่ตรงกันเอาไว้ว่าจะตรวจสอบพาริตีคี่หรือคู่ จากนั้นภาครับของ UART จะทำการตรวจสอบค่าพาริตีที่เกิดขึ้นว่าเป็นคี่หรือคู่ โดยการนับจำนวนลอจิก “1” ทั้งหมดรวมทั้งบิตพาริตีด้วย ถ้ากำหนดพาริตีไว้เป็นคู่แต่อ่านค่าตัวเลขในการนับออกมาได้ตัวเลขคี่ ทางภาครับจะแสดงข้อผิดพลาดออกมาให้ผู้ใช้งานทราบ กระบวนการดังกล่าวเป็นการตรวจสอบความผิดพลาดที่เกิดขึ้นในการรับส่งข้อมูลที่ง่ายที่สุด แต่มันสามารถตรวจสอบได้เมื่อมีบิตข้อมูลที่ทำการรับส่งผิดพลาดเพียงบิตเดียวเท่านั้น ถ้าข้อมูลที่ทำการส่งมีข้อมูลผิดพลาดมากกว่า 1 บิต การตรวจสอบด้วยวิธีนี้จะไม่ได้ผล สำหรับการตั้งพาริตีเป็น NONE นั้นทั้งภาครับและส่งจะไม่มีตรวจสอบพาริตี

## 4.2 รีจิสเตอร์ที่เกี่ยวข้องกับการทำงานของการทำงานของพอร์ตอนุกรมใน MCS-51

ในการทำงานของพอร์ตอนุกรมในไมโครคอนโทรลเลอร์ MCS-51 มีรีจิสเตอร์ที่เกี่ยวข้องอยู่ 2 ตัว ดังนี้

### 4.2.1 รีจิสเตอร์บัฟเฟอร์ของพอร์ตอนุกรมหรือ SBUF (Serial data buffer register)

รีจิสเตอร์ SBUF มีแอดเดรสอยู่ที่ 99H ในพื้นที่ของรีจิสเตอร์ฟังก์ชันพิเศษหรือ SFR มีขนาด 8 บิต แบ่งเป็น 2 ส่วนคือ รีจิสเตอร์สำหรับส่งข้อมูล (Transmit buffer register) และรับข้อมูล (Receive buffer register) เมื่อมีการเขียนข้อมูลมายังรีจิสเตอร์ SBUF ข้อมูลนั้นจะถูกส่งต่อไปยังบัฟเฟอร์สำหรับส่งข้อมูล เพื่อส่งออกจากไมโครคอนโทรลเลอร์ผ่านทางขา TxD หรือขา P3.1 ในกรณีที่มีการอ่านข้อมูลจากรีจิสเตอร์ SBUF ข้อมูลจะถูกส่งผ่านไปยังรีจิสเตอร์บัฟเฟอร์สำหรับรับข้อมูลเพื่อส่งต่อไปยังไมโครคอนโทรลเลอร์ต่อไป สำหรับการรับข้อมูลอนุกรมจากภายนอกนั้นจะผ่านมาทางขา RxD หรือ P3.0 ของไมโครคอนโทรลเลอร์ MCS-51

### 4.2.2 รีจิสเตอร์ควบคุมการทำงานของพอร์ตอนุกรมหรือ SCON (Serial port Control Register)

เป็นรีจิสเตอร์ขนาด 8 บิต มีแอดเดรสอยู่ที่ 98H ในพื้นที่ของ SFR สามารถเข้าถึงได้ระดับบิต มีรายละเอียดการทำงานดังนี้

บิต 7	บิต 6	บิต 5	บิต 4	บิต 3	บิต 2	บิต 1	บิต 0
SM0	SM1	SM2	REN	TB8	RB8	TI	RI

SM0-SM1 (Serial port mode bit 0-1): ใช้ในการเลือกโหมดการทำงานของพอร์ตอนุกรมภายในไมโครคอนโทรลเลอร์ MCS-51

SM2: ใช้ในการเอ็นเอเบิลในการสื่อสารในแบบมัลติโพรเซสเซอร์ (Multiprocessor) ในการทำงานของโหมด 2 และ 3 ของพอร์ตอนุกรมในไมโครคอนโทรลเลอร์ MCS-51 ถ้าบิตนี้เป็นลอจิก “1” บิต RI จะไม่แอกตีฟถ้าบิตที่ 9 ที่รับเข้ามาเป็นลอจิก “0” (ข้อมูลบิตที่ 9 เก็บไว้ที่บิต RB8) ในการทำงานโหมด 1 ถ้าบิตนี้เซต บิต RI จะไม่แอกตีฟถ้ายังไม่ได้รับบิตรับ ส่วนในโหมด 0 บิตนี้ไม่มีการใช้งาน

REN (Enable serial reception): ใช้ในการเอ็นเอเบิลการรับข้อมูลเชิงพอร์ตอนุกรม ทำการเซตและเคลียร์ด้วยกระบวนการทางซอฟต์แวร์ ถ้าต้องการให้มีการรับข้อมูลต้องเซตบิตนี้ให้เป็นลอจิก “1”

TB8: ใช้ในการเก็บข้อมูลบิตที่ 9 ที่ต้องการส่งออกไปในการทำงานโหมด 2 และ 3 ของพอร์ตอนุกรมไมโครคอนโทรลเลอร์ MCS-51 เซตและเคลียร์ด้วยกระบวนการทางซอฟต์แวร์

RB8: ใช้ในการรับข้อมูลบิตที่ 9 ที่เข้ามาในการทำงานโหมด 2 และ 3 ของพอร์ตอนุกรมไมโครคอนโทรลเลอร์ MCS-51 แต่หากพอร์ตอนุกรมทำงานในโหมด 1 และบิต SM2 เป็นลอจิก "0" ข้อมูลที่บิต RB8 คือข้อมูลของบิตหยุด (Stop bit) สำหรับในการโหมด 0 บิตนี้จะไม่ใช้งาน บิต RB8 นี้สามารถเซตและเคลียร์ด้วยกระบวนการทางซอฟต์แวร์

TI (Transmit Interrupt flag): ใช้ในการแสดงการเกิดอินเตอร์รัปต์เมื่อมีการส่งข้อมูลออกจากพอร์ตอนุกรมของไมโครคอนโทรลเลอร์ MCS-51 สามารถเซตด้วยกระบวนการทางฮาร์ดแวร์ เมื่อทำการส่งข้อมูลบิตที่ 8 ไปเรียบร้อยแล้วในการทำงานโหมด 0 ส่วนในการทำงานในโหมดอื่น บิตนี้จะเซตเมื่อมีการเริ่มต้นส่งบิตหยุดออกไป การเคลียร์บิตนี้ต้องใช้กระบวนการทางซอฟต์แวร์เท่านั้น

RI (Receive Interrupt flag): ใช้ในการเกิดอินเตอร์รัปต์เมื่อมีการรับข้อมูลเข้าสู่พอร์ตอนุกรมของไมโครคอนโทรลเลอร์ MCS-51 สามารถเซตด้วยกระบวนการทางฮาร์ดแวร์ เมื่อทำการส่งข้อมูลบิตที่ 8 เรียบร้อยแล้วในการทำงานโหมด 0 ส่วนในการทำงานในโหมดอื่น บิตนี้จะเซตเมื่อสามารถรับบิตหยุดของข้อมูลอนุกรมไปได้ครึ่งทางแล้ว ยกเว้นในกรณีที่บิต SM2 มีการเซต บิตนี้จะเซตได้ก็ต่อเมื่อการรับบิตหยุดหรือบิตที่ 9 เกิดขึ้นอย่างสมบูรณ์แล้ว การเคลียร์บิตนี้ต้องใช้กระบวนการทางซอฟต์แวร์เท่านั้น

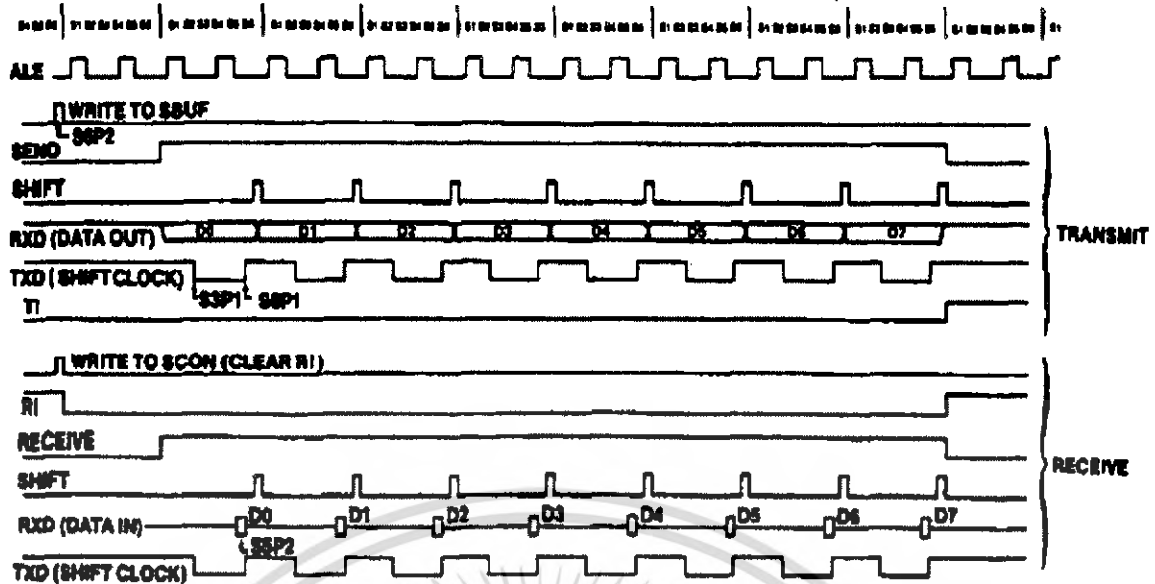
#### 4.3 โหมดการทำงานของพอร์ตอนุกรมในไมโครคอนโทรลเลอร์ MCS-51

พอร์ตอนุกรมในไมโครคอนโทรลเลอร์ MCS-51 สามารถเลือกการทำงานได้ถึง 4 โหมด คือ

##### 4.3.1 การทำงานในโหมด 0 ของวงจรพอร์ตอนุกรม

การรับข้อมูล และการส่งข้อมูลออก จะทำโดยใช้ขาสัญญาณ RxD ส่วนขาสัญญาณ TxD จะทำหน้าที่เป็นสัญญาณ Clock ของการเลื่อนข้อมูล (Shift clock)

การรับ/ส่งข้อมูลจะมีทั้งหมด 8 Bit (LSB first) โดยมีอัตราการเปลี่ยนแปลงข้อมูล (Baud rate) เท่ากับ  $1/12$  Oscillator frequency คงที่

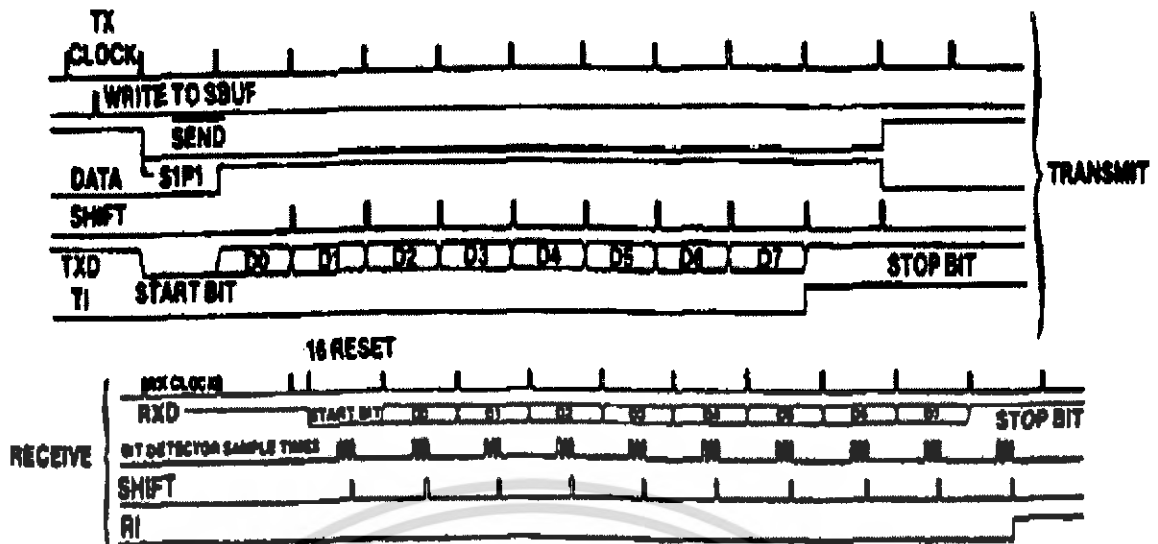


รูปที่ 4.2 ไคอะแกรมการทำงานในโหมด 0

#### 4.3.2 การทำงานในโหมด 1 ของวงจรถอดอนุกรม

จะเป็นการรับ/ส่งข้อมูลทั้งหมด 10 Bit ที่มีรูปแบบเป็น 1 Start bit (0), 8 Data bit (LSB first) และ 1 Stop bit (1) โดยจะรับข้อมูลเข้าที่ขาสัญญาณ RxD และการส่งข้อมูลออก จะทำโดย ใช้ขาสัญญาณ TxD

ในการรับข้อมูลเข้ามานั้น ส่วนของ Stop bit จะเข้าไปอยู่ใน RB8 ซึ่งสามารถที่จะเลือกได้ ว่า การ Interrupt จะเกิดขึ้นเฉพาะเมื่อได้รับ Stop bit ที่ถูกต้อง (Stop bit = 1) หรือไม่ ใน Mode นี้ อัตราการเปลี่ยนแปลงข้อมูล (Baud rate) สามารถที่จะกำหนดได้เอง โดยการใช้งาน ของ ไทเมอร์ 1 หรือ ไทเมอร์ 2

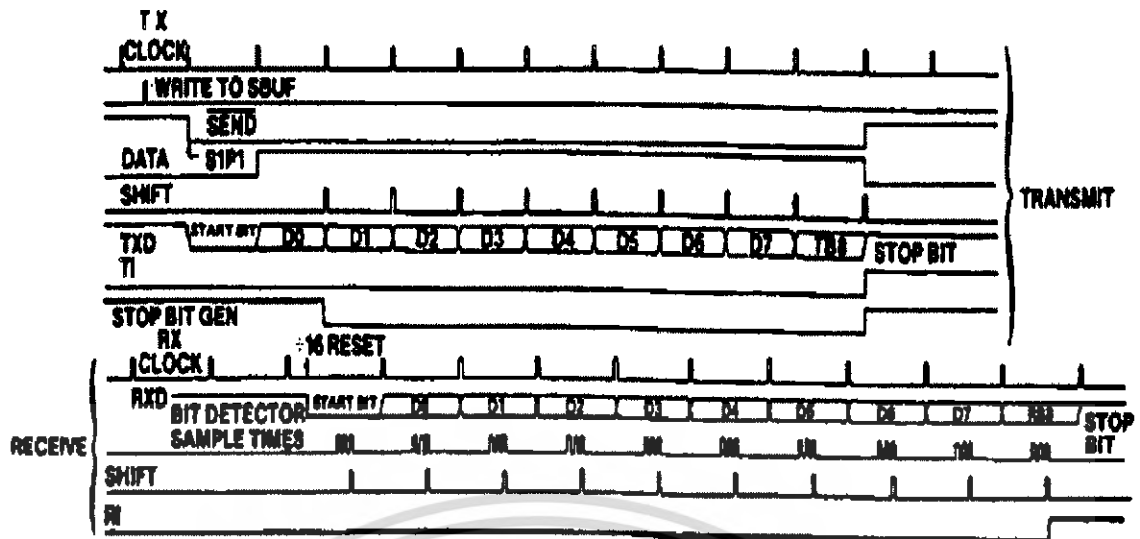


รูปที่ 4.3 ไคอะแกรมการทำงานในโหมด 1

#### 4.3.3 การทำงานในโหมด 2 ของวงจรถ่ายโอนข้อมูล

จะเป็นการรับ/ส่งข้อมูลทั้งหมด 11 Bit ที่มีรูปแบบเป็น 1 Start bit (0), 8 Data bit (LSB first), 9<sup>th</sup> data bit (TB8) และ 1 Stop bit (1) โดยจะรับข้อมูลเข้าที่ขาสัญญาณ RxD และการส่งข้อมูลออก จะทำโดยใช้ขาสัญญาณ TxD

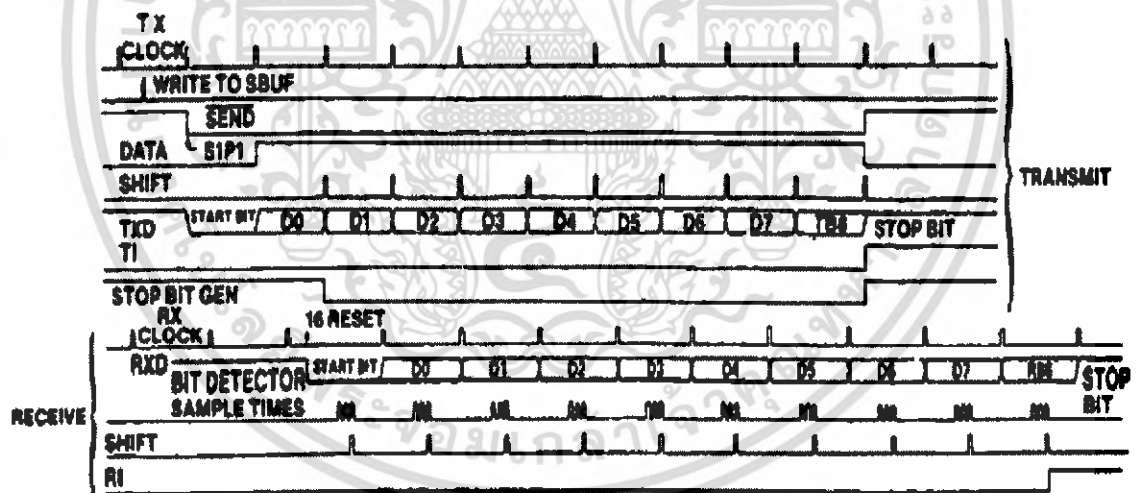
ในการส่งข้อมูล สถานะของ 9<sup>th</sup> data bit สามารถกำหนดให้เป็นลอจิก "0" หรือลอจิก "1" ก็ได้ โดยโปรแกรม เช่นการใช้งานเป็น Parity bit หรือการใช้งานใน Multiprocessor system การรับข้อมูลเข้าส่วนของ 9<sup>th</sup> data bit จะเข้าไปอยู่ใน RB8 ซึ่งสามารถนำไปใช้ได้ต่อไป ในโหมด นี้ อัตราการเปลี่ยนแปลงข้อมูล (Baud rate) สามารถที่จะเลือกได้ว่าจะ เป็น 1/32 หรือ 1/64 ของ Oscillator frequency โดยกำหนดจาก Bit SMOD



รูปที่ 4.4 ไคอะแกรมการทำงานในโหมด 2

#### 4.3.4 การทำงานในโหมด 3 ของวงจรถอ์ตอนุกรม

จะเป็นการรับ/ส่งข้อมูลทั้งหมด 11 Bit ซึ่งจะมีการทำงานเหมือนกับโหมด 2 แต่จะแตกต่างกันคือ ในโหมดนี้ อัตราบอดสามารถที่จะกำหนดได้เองโดยการใช้งานของไทเมอร์ 1 หรือ ไทเมอร์ 2



รูปที่ 4.5 ไคอะแกรมการทำงานในโหมด 3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

#### 4.4 อัตราบอดของพอร์ตอนุกรมในไมโครคอนโทรลเลอร์ MCS-51

##### 4.4.1 การใช้ไทมเมอร์ 1 ในการกำหนดอัตราบอด

การใช้งานของไทมเมอร์ 1 ในการกำหนดอัตราบอด ที่ต้องการ สามารถทำได้โดยการตั้งค่าการทำงานของไทมเมอร์ 1 ดังแสดงในตารางที่ 4.1

ตารางที่ 4.1 การเลือกอัตราบอดของวงจรพอร์ตอนุกรมภายในไมโครคอนโทรลเลอร์ MCS51

อัตราบอด (บิตต่อวินาที:bps)	ความถี่ สัญญาณนาฬิกา	SMOD	ไทมเมอร์ 1		
			C/T	โหมด	ค่ารีโหลด
โหมด 0: สูงสุด 1MHz	12MHz	X	X	X	X
โหมด 2: สูงสุด 375K	12MHz	1	X	X	X
โหมด 1,3: 62.5K	11.0529MHz	1	0	2	FFH
19.2K(19,200)	11.0529MHz	1	0	2	FDH
9.6K(9,600)	11.0529MHz	1	0	2	FDH
4.8K(4,800)	11.0529MHz	0	0	2	FAH
2.4K(2,400)	11.0529MHz	0	0	2	F4H
1.2K(1,200)	11.0529MHz	0	0	2	E8H
137.5	11.0529MHz	0	0	2	1DH
110	6MHz	0	0	2	72H
110	12MHz	0	0	1	FEFBH

หรือจะคำนวณได้ ดังนี้

$$\text{Baud Rate} = \frac{2^{\text{SMOD}}}{32} \times (\text{Timer 1 Overflow Rate})$$

$$\text{Baud Rate} = \frac{2^{\text{SMOD}}}{32} \times \frac{\text{Oscillator Frequency}}{12 \times [256 - (\text{TH1})]}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

#### 4.4.2 การใช้ไทมเมอร์ 2 ในการกำหนดอัตราบอด

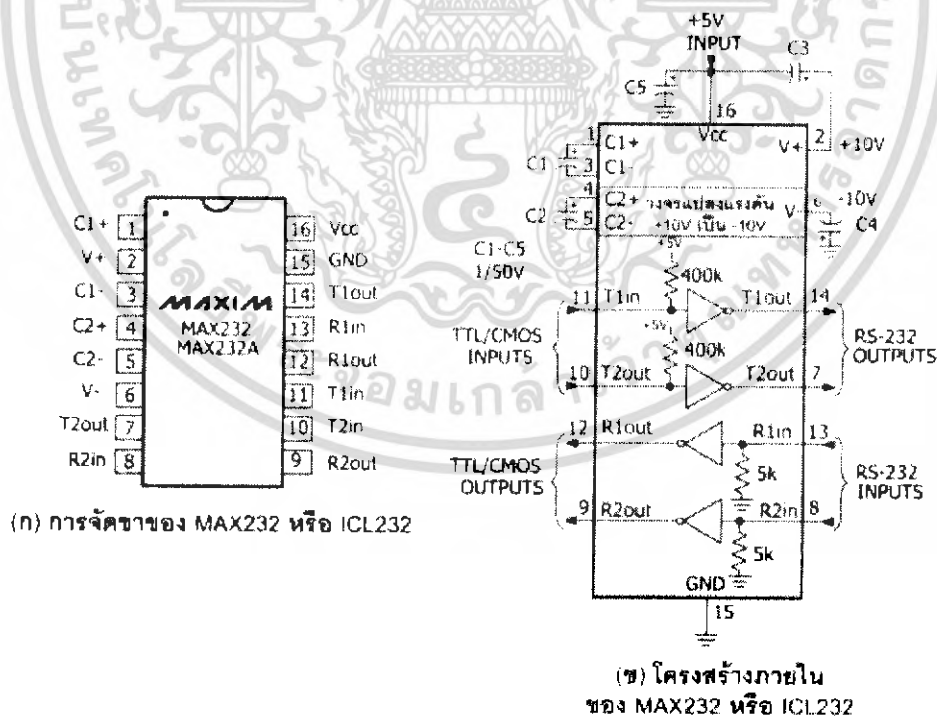
การใช้งานของไทมเมอร์ 2 ในการกำหนดอัตราบอดทำได้โดยการใช้งานในโหมด Auto reload และการกำหนด RCLK, TCLK ใน T2CON ให้เป็นลอจิก “1” และจะสามารถคำนวณอัตราบอดได้ดังนี้

$$\text{Modes 1, 3 Baud Rate} = \frac{\text{Timer 2 Overflow Rate}}{16}$$

$$\text{Modes 1, 3 Baud Rate} = \frac{\text{Oscillator Frequency}}{32x [65536 - (RCAP2H, RCAP2L)]}$$

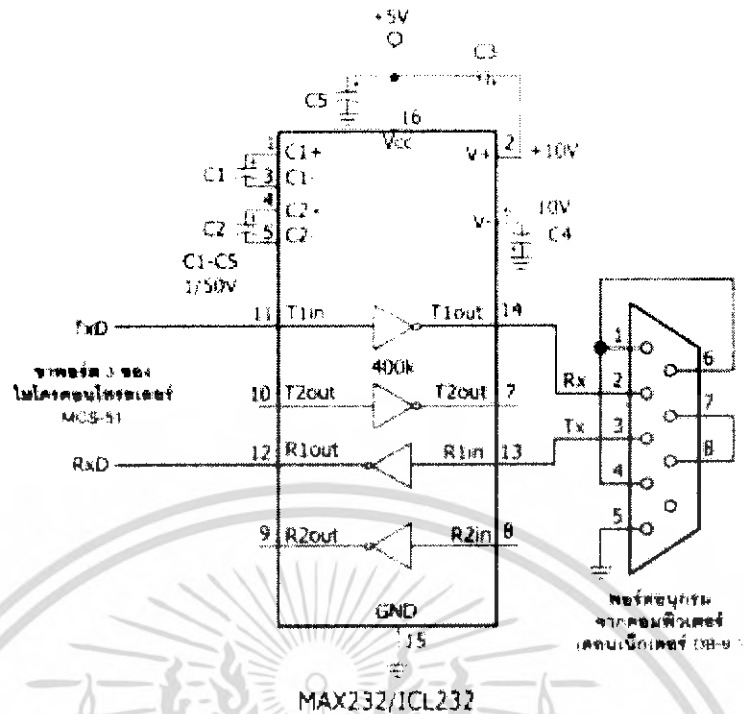
#### 4.5 การเชื่อมต่อกับพอร์ตอนุกรมของคอมพิวเตอร์

การใช้งานวงจรพอร์ตอนุกรมของไมโครคอนโทรลเลอร์ MCS-51 มักนิยมใช้ในการติดต่อเพื่อแลกเปลี่ยนข้อมูลกับคอมพิวเตอร์ผ่านทางพอร์ตอนุกรมมาตรฐาน RS-232 เป็นส่วนใหญ่ แต่เนื่องจากระดับของสัญญาณของพอร์ตอนุกรม RS-232 มีระดับตั้งแต่ +3 ถึง +12 V ในขณะที่ระดับสัญญาณของไมโครคอนโทรลเลอร์ MCS-51 อยู่ในระดับ TTL ดังนั้นจึงไม่สามารถเชื่อมต่อพอร์ตอนุกรมของไมโครคอนโทรลเลอร์ MCS-51 เข้ากับพอร์ตอนุกรมของคอมพิวเตอร์ได้โดยตรง จึงต้องอาศัยการเชื่อมต่อผ่านไอซีพิเศษที่ทำหน้าที่ในการแปลงระดับสัญญาณ



รูปที่ 4.6 รายละเอียดเบื้องต้นของไอซีแปลงสัญญาณเพื่อเชื่อมต่อกับพอร์ตอนุกรมของคอมพิวเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.7 วงจรเชื่อมต่อ MAX232 หรือ ICL232 เข้ากับพอร์ตอนุกรมของคอมพิวเตอร์และไมโครคอนโทรลเลอร์ MCS-51

ไอซีที่ทำหน้าที่ในการแปลงระดับสัญญาณนี้ต้องทำการแปลงข้อมูลส่งของไมโครคอนโทรลเลอร์ MCS-51 จากระดับ TTL ไปเป็นระดับของ RS-232 และทำการแปลงข้อมูลรับจากคอมพิวเตอร์จากระดับ RS-232 เป็นระดับ TTL เพื่อให้สามารถถ่ายทอดไปยังไมโครคอนโทรลเลอร์ MCS-51 ได้อย่างสมบูรณ์ ไอซีดังกล่าวมีด้วยกันหลายเบอร์จากหลายผู้ผลิต อาทิ MAX232 จาก MAXIM หรือ ICL232 จาก HARRIS เป็นต้น ในรูปที่ 4.6 แสดงการจัดขาของไอซี ICL232 ซึ่งใช้ในการแปลงสัญญาณ RS-232 ส่วนวงจรของการต่อกับไมโครคอนโทรลเลอร์ MCS-51 แสดงในรูปที่ 4.7

## บทที่ 5

### GSM AT Command กับโทรศัพท์มือถือ

การสื่อสารกับอุปกรณ์สื่อสารต่างๆ เช่น โมเด็มหรืออุปกรณ์ DTE (Data Terminal Equipment) นั้นสามารถใช้ชุดคำสั่งที่เป็นมาตรฐานที่เรียกว่า AT Command ในการติดต่อเพื่อโต้ตอบตั้งค่าหรือสั่งงานอุปกรณ์เหล่านั้น ให้ทำงานตามที่ต้องการโดยใช้ชุดคำสั่งพื้นฐานจะถูกกำหนดไว้ใน Hayes AT Command ซึ่งบริษัท Hayes เป็นผู้คิดค้นชุดคำสั่งนี้เพื่อใช้กับโมเด็มของตนและต่อมาได้กลายเป็นมาตรฐานสำหรับผู้ผลิตรายอื่นๆ โดยอาจจะมีชุดคำสั่งขยาย (Extended AT Command) เพื่อใช้เป็นการเฉพาะสำหรับผู้ผลิตรายนั้นๆ ก็ได้

การติดต่อกับมือถือก็เช่นกัน เราสามารถใช้ชุดคำสั่งที่กำหนดไว้ใน GSM AT Command ซึ่งมีคำสั่งเพิ่มเติม ที่เหมาะสมสำหรับการใช้งาน และควบคุมมือถือและเนื่องจากมีรายละเอียดค่อนข้างมาก โดยในรายงานนี้จะยกตัวอย่างการใช้ AT Command บางคำสั่ง

#### 5.1 ตัวอย่างคำสั่ง GSM AT Command

คำสั่งพื้นฐาน เช่น

AT – เป็นการเช็คความพร้อมของมือถือ

ATDT 014473908 – สั่งให้โทรศัพท์ต่อไปยังหมายเลข 014473908

ATH – เป็นการวางสาย

AT+CSMS – เป็นเช็คว่ามีมือถือสนับสนุน SMS หรือไม่

AT+CMGF – เป็นการเลือกโหมดการส่ง

AT+CMGS – เป็นการส่ง SMS

#### 5.2 หลักการส่งรับ SMS

องค์กร ETSI (European Telecommunications Standards Institute) เป็นองค์กรอิสระที่ไม่แสวงหาผลกำไรทำหน้าที่กำหนดมาตรฐานทางด้านโทรคมนาคมได้กำหนดมาตรฐานการส่ง SMS ไว้ในคู่มือ GSM 03.40 และ GSM 03.38 สามารถส่งได้สูงถึง 160 ตัวอักษร โดยแต่ละตัวอักษรใช้รหัส 7 บิต นอกจากนั้นยังมีการใช้ตัวอักษรชนิดอื่นๆ เช่น ขนาด 8 บิต หรือ 16 บิต ซึ่งมีวัตถุประสงค์เพื่อการใช้งานที่แตกต่างกันออกไป

### 5.3 โหมดของการรับส่งข้อมูล

การรับส่งข้อมูล SMS มีอยู่ด้วยกัน 2 โหมด คือ เท็กซ์โหมด (Text Mode) และพีดียูโหมด (PDU : Protocol Description Unit Mode) การส่งข้อความในเท็กซ์โหมดนั้นจะเป็นการนำข้อความที่ต้องการส่งมาเข้ารหัสก่อน แล้วค่อยส่งข้อมูลในพีดียูโหมดอีกที แต่อย่างไรก็ตามมือถือบางรุ่นไม่สนับสนุนการใช้งานในเท็กซ์โหมด ซึ่งการเข้ารหัส (ส่ง) และ ถอดรหัส (รับ) สำหรับในเท็กซ์โหมดนี้มีหลายแบบด้วยกัน เช่น “PCCP473” , “PCDN” , “8859-1” , “IRA” และ “GSM” เมื่อเราเชื่อมต่อกับมือถือเพื่อจะอ่านข้อความ เราสามารถตั้งค่าการเข้ารหัส/ถอดรหัสได้ โดยคำสั่ง AT+CSCS แต่ถ้าเราอ่านข้อความจากจอมือถือจะเลือกการถอดรหัสที่เหมาะสมให้เองอัตโนมัติ

การเชื่อมต่อกับมือถือเพื่อรับส่งข้อความสามารถเลือกใช้ได้ทั้ง 2 โหมดแต่จะเห็นได้ว่าการเลือกใช้เท็กซ์โหมดจะมีข้อจำกัดทั้งจากที่มือถือบางรุ่น อาจไม่สนับสนุนและยังถูกจำกัดด้วยวิธีการเข้าและถอดรหัส ซึ่งมีเพียงไม่กี่แบบตามที่กล่าวมาข้างต้น ซึ่งในบางกรณีอาจไม่สะดวกนักแต่ถ้าเลือกโหมดพีดียูโหมด จะสามารถเลือกหรือ สร้างการเข้ารหัสและถอดรหัส ได้ทุกรูปแบบตามต้องการ โดยไม่มีข้อจำกัด

### 5.4 การส่งข้อความ SMS ในพีดียูโหมด

ตัวอย่างการส่งข้อความ SMS “hellohello” โดยใช้มือถือ Sony Ericsson โดยใช้โหมดพีดียู ไปให้ผู้รับหมายเลข “+66 092056208”

AT+CMGF=0 เลือก โหมดพีดียู

AT+CSMS=0 เช็คว่ามือถือสนับสนุนการส่ง SMS หรือไม่

AT+CMGS=22 ต้องการส่งทั้งหมด 22 Byte (ไม่รวมเลข 00 ที่อยู่ข้างหน้าสุด)

>0011000A916629502680000AA0AE8329BFD4697D9EC37 เมื่อพิมพ์ข้อความครบ

แล้วกด Ctrl+Z ส่วนประกอบของข้อมูลที่ส่งอธิบายในตารางด้านล่างนี้

กลุ่มตัวเลข 8 บิต(Octet)	รายละเอียด
00	ความยาวของ SMSC Information “00” หมายถึงให้ใช้ SMSC Information ที่เก็บอยู่ ภายในเครื่อง (ปกติเครื่องที่สามารถส่ง SMS ได้มีข้อมูล SMSC ภายในเครื่องอยู่แล้ว)
11	First octet of the SMS-SUBMIT message.
00	TP-Message-Reference. “00” คือ ให้เครื่องตั้งหมายเลขอ้างอิงข้อความขึ้นเอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

0A	Address-Length. ความยาวของเลขหมายผู้รับ (10 ตัว)
91	Type-of-Address. (91 indicates international format of the phone number)
66 29 50 26 80	หมายเลขโทรศัพท์ของผู้รับ (แบบ Semi Octets) หมายเลขที่แท้จริงคือ "+66 092056208"
00	TP-PID. (Protocol identifier) เป็น "00"
00	TP-DCS. (Data coding scheme) เป็น "00"
AA	TP-Validity-Period "AA" หมายถึง ช่วงเวลาหมดอายุของข้อความ 4 วัน ถ้าภายในช่วงเวลานี้ ยังส่งไม่ถึงปลายทางข้อความจะถูกยกเลิกอัตโนมัติ
<b>กลุ่มตัวเลข 8 บิต(Octet)</b>	<b>รายละเอียด</b>
0A	TP-User-Data-Length. จำนวนตัวอักษรของข้อความที่ส่ง (10 ตัว)
E8329BFD4697D9EC37	TP-User-Data. เป็นข้อมูลในส่วน of ข้อความตัวอักษรแบบ 7 บิต "hellohello" ที่ผ่านการแปลง (เข้ารหัส) เป็นข้อมูลแบบ 8 บิต แล้วโดยมีวิธีการตามหัวข้อการแปลงตัวอักษรชนิด 7 บิต เป็น ข้อมูล 8 บิต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 6

### การออกแบบและหลักการทำงานของวงจร

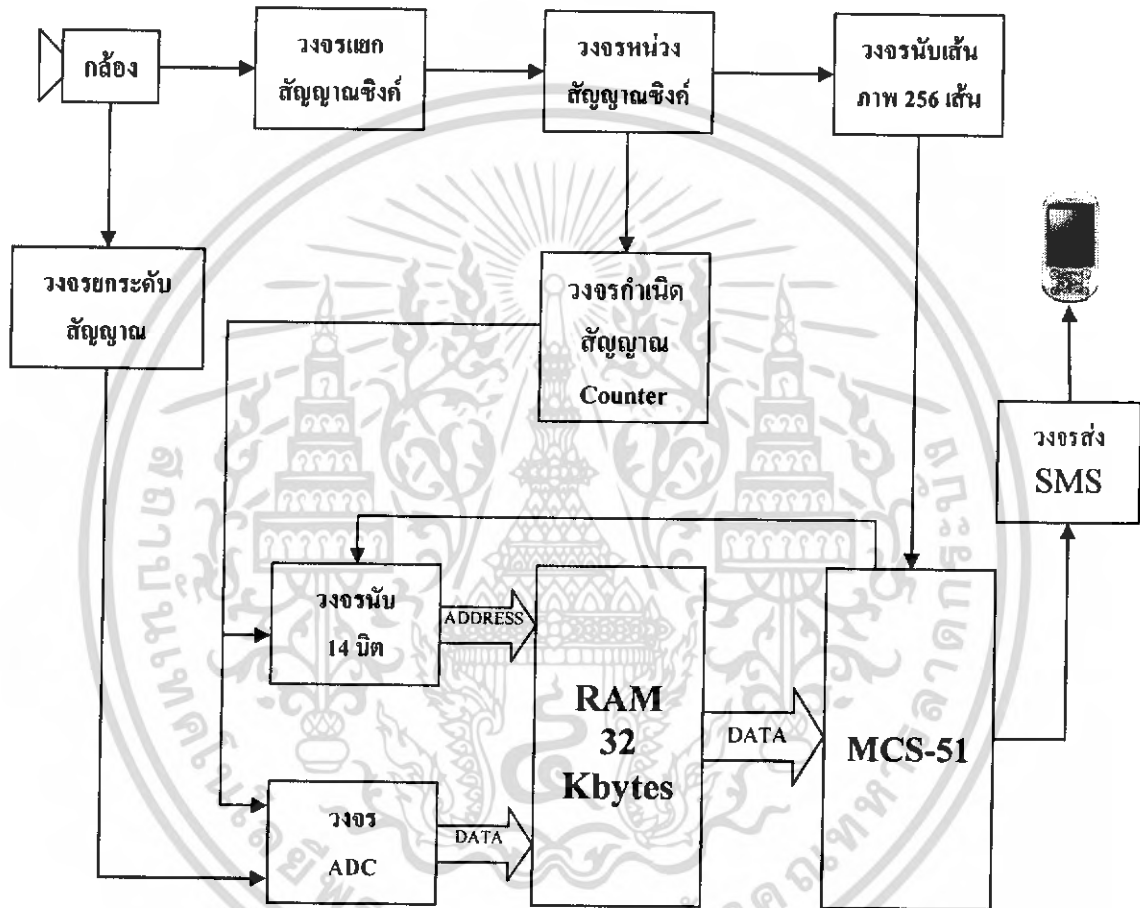
#### 6.1 การออกแบบวงจร

หลักการออกแบบวงจรจะต้องนำสัญญาณภาพที่เป็นสัญญาณอนาลอก ไปแปลงเป็นสัญญาณทางดิจิทัลแล้วเก็บลงในหน่วยความจำก่อนที่จะนำภาพ หรือข้อมูลที่อยู่ในหน่วยความจำ ไปประมวลผลโดยไมโครคอนโทรลเลอร์ เพื่อหาค่าความแตกต่างหรือการเปลี่ยนแปลงของภาพ ถ้าภาพในเฟรมแรกกับเฟรมที่สองไม่มีการเปลี่ยนแปลง ก็หมายความว่าไม่มีค่าผลต่างเกิดขึ้น วงจรก็จะเก็บภาพในเฟรมถัดไปแล้วนำมาประมวลผล ถ้าเฟรมถัดไปนั้นมีคนเข้ามา นั่นหมายความว่า จะเกิดความแตกต่างของภาพในเฟรมก่อนหน้านั้นกับเฟรมถัดไปทำให้เกิดค่าผลต่างค่าหนึ่ง ซึ่งจะทำให้ไมโครคอนโทรลเลอร์ส่งข้อความมาเตือนเจ้าของบ้าน

#### 6.2 การทำงานของวงจร

หลักการทำงานของวงจรแบ่งออกเป็นส่วนใหญ่ๆตามบล็อกไดอะแกรมดังนี้

1. วงจรแยกสัญญาณซิงค์
2. วงจรหน่วงสัญญาณซิงค์
3. วงจรเลือกตำแหน่งภาพและนับเส้นภาพ
4. วงจรยก/ปรับระดับสัญญาณ
5. วงจรแปลงสัญญาณ อนาลอกเป็นดิจิทัล
6. วงจรกำเนิดสัญญาณความถี่สูง
7. วงจรนับ 14 บิต
8. วงจรส่วนหน่วยความจำภาพ
9. วงจรส่วนควบคุมการทำงาน

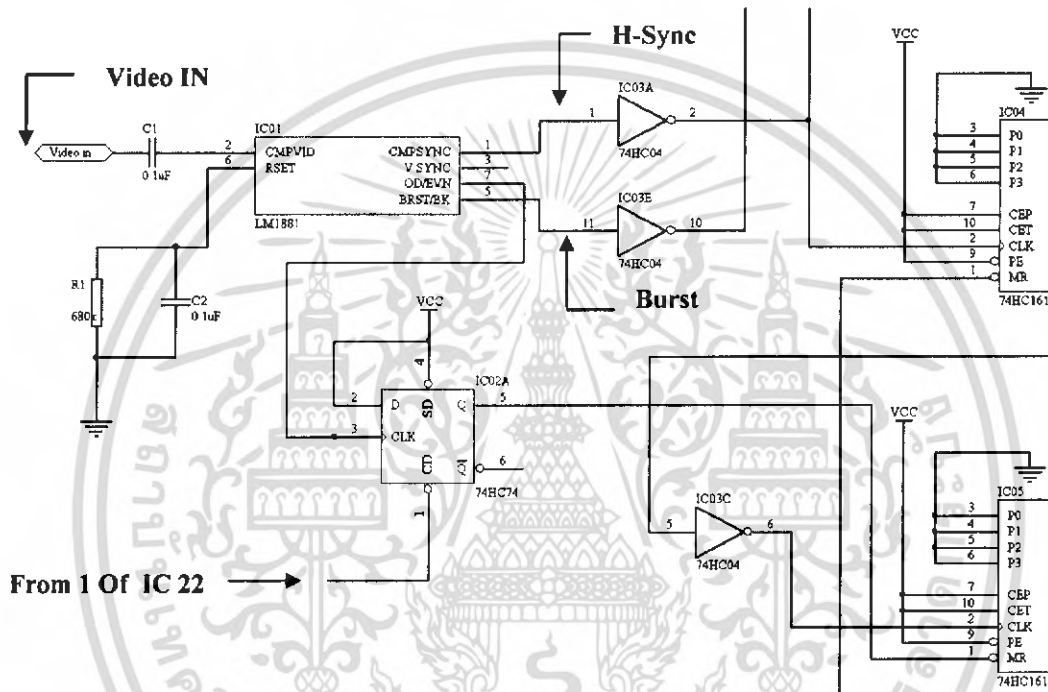


รูปที่ 6.1 บล็อกไดอะแกรมของวงจรระบบรักษาความปลอดภัยผ่านโทรศัพท์เคลื่อนที่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

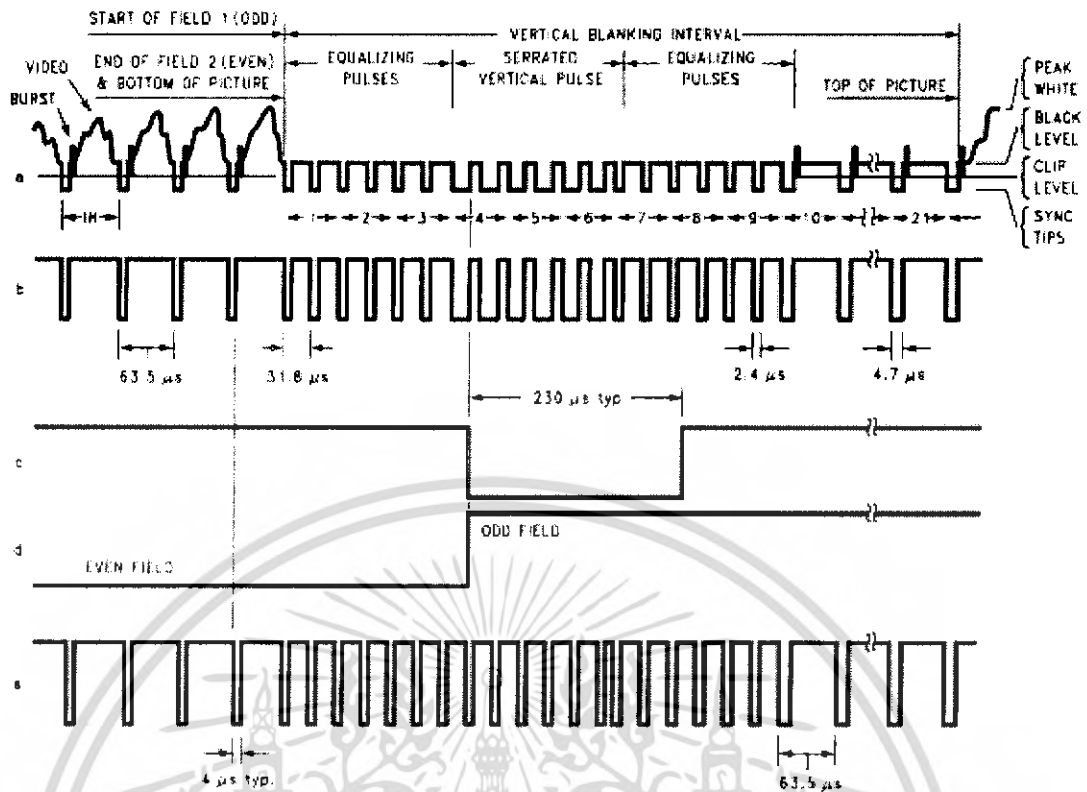
### 6.2.1 การทำงานของวงจรแยกซิงค์

การทำงานของวงจรแยกซิงค์ จะทำการแยกสัญญาณต่างๆ ออกจากสัญญาณภาพ โดยใช้ IC เบอร์ LM1881 Video Sync Separator ซึ่งจะได้สัญญาณคอมโพสิตซิงค์ ( Composite sync 15,625Hz) , สัญญาณเวอร์ติคอลลซิงค์ (Vertical sync 50 Hz) , สัญญาณพิวส์คู่/พิวส์คี่ Odd/Even 25 Hz , Burst/Back 15,625Hz โดยสัญญาณที่จะนำไปใช้คือ สัญญาณ Composite sync หรือ Horizontal sync และสัญญาณ Odd/Even ซึ่งเป็นสัญญาณ TTL ที่สามารถนำไปใช้งานได้เลย



รูปที่ 6.2 ภาพขยายของวงจรส่วนแยกซิงค์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 6.3 (a) สัญญาณภาพรวม; (b) สัญญาณซิงค์รวม; (c) สัญญาณเวอร์ติคัล;  
(d) สัญญาณฟิลด์คู่ฟิลด์คี่; (e) สัญญาณเบิร์สต์

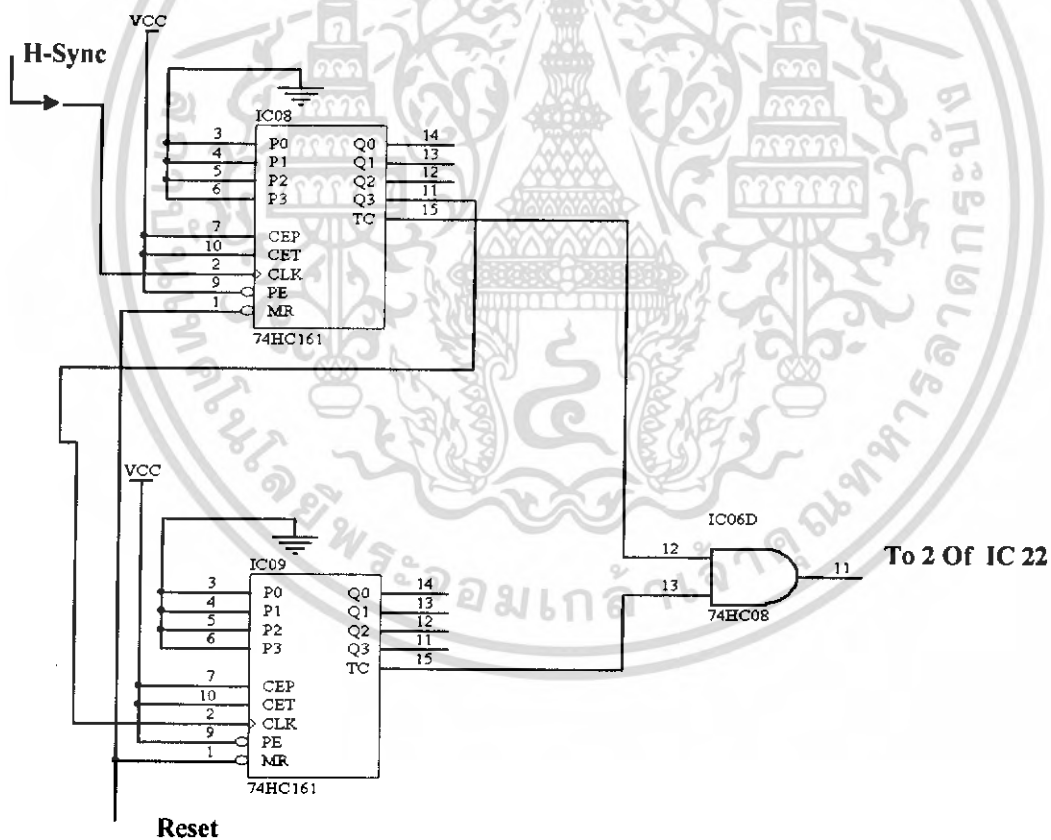
### 6.2.2 การทำงานของวงจรหน่วงสัญญาณซิงค์

การทำงานของวงจรนี้จะนับลูกคลื่นของสัญญาณฮอริซอลเทิลซิงค์จากวงจรแยกซิงค์ เพื่อให้ผ่านช่วงสัญญาณภาพที่เราไม่ต้องการไปและกำหนดจุดเริ่มต้นของเส้นภาพที่ต้องการเก็บ เนื่องจากสัญญาณภาพในช่วงเริ่มต้นจะเป็นขอบของภาพจึงตัดออกไป

ในช่วงเริ่มต้นไมโครคอนโทรลเลอร์จะส่งลอจิก 0 ออกมาที่ P1.0 และผ่าน Not Gate ทำให้ IC02( 74HC74 ) ซึ่งเป็น D Flip Flop ทำงาน เอาท์พุท Q จะส่งลอจิก 1 ออกมาเมื่อมีขอบขาขึ้นของสัญญาณ O/E ซึ่งเป็นช่วงต้นของสัญญาณภาพ เมื่อเอาท์พุท Q ของ IC02 เป็นลอจิก 1 วงจรหน่วงสัญญาณซิงค์โดย IC04(74HC161) และ IC05(74HC161) จะเริ่มทำงานโดยจะนับลูกคลื่นของสัญญาณซิงค์ เพื่อให้ผ่านช่วงสัญญาณภาพที่ไม่ต้องการไป เมื่อถึงค่าที่ตั้งไว้ ที่ขา 2 ของ IC06 จะเป็นลอจิก 1 ซึ่งเป็นเหมือนสวิตช์เปิดให้สัญญาณซิงค์ผ่านได้ในช่วงที่มีสัญญาณภาพโดยสัญญาณซิงค์ที่ได้นี้(จากขา 3 ของ IC06) จะนำไปใช้งานต่อไป

### 6.2.3 การทำงานของวงจรเลือกตำแหน่งภาพและนับเส้นภาพ

การเลือกตำแหน่งภาพจะใช้สัญญาณ Horizontal sync ที่ผ่านวงจรหน่วงสัญญาณซิงค์ แล้วนำมาพร้อมกับ สัญญาณ Clock 8MHz แล้วหารแปดเพื่อความเที่ยงตรงของตำแหน่งแรกในการเก็บข้อมูลเส้นภาพแต่ละเส้นจะได้เริ่มต้นที่จุดใกล้เคียงกัน จะได้สัญญาณเลือกตำแหน่งภาพที่เอาท์พุท  $Q_c$  (ขา 5 ของ IC11) จะได้สัญญาณเลือกตำแหน่งภาพ หรือสัญญาณแซมปลิง 1 MHz สัญญาณเลือกตำแหน่งภาพ 1 MHz นี้จะนำไป counter ที่ตำแหน่ง address ใน RAM เพื่อเก็บข้อมูลความสว่างของแต่ละ pixel โดยมี IC13 – IC16(74HC161) เป็นตัว counter ที่ตำแหน่ง address ในส่วนของ IC08 – IC09 เป็นวงจรนับเส้นภาพ 256 เส้น เมื่อวงจรนับถึงเส้นที่ 256 เอาท์พุท And Gate ที่ขา 11 ของ IC06 จะเป็นลอจิก 1 เพื่อส่งสัญญาณไปบอกไมโครคอนโทรลเลอร์ว่าสิ้นสุดการเก็บภาพแล้วและจากการทำงานของวงจรเลือกตำแหน่งภาพนี้จะทำให้ได้ภาพที่มีขนาด 64pixel X 256line=16 Kbytes



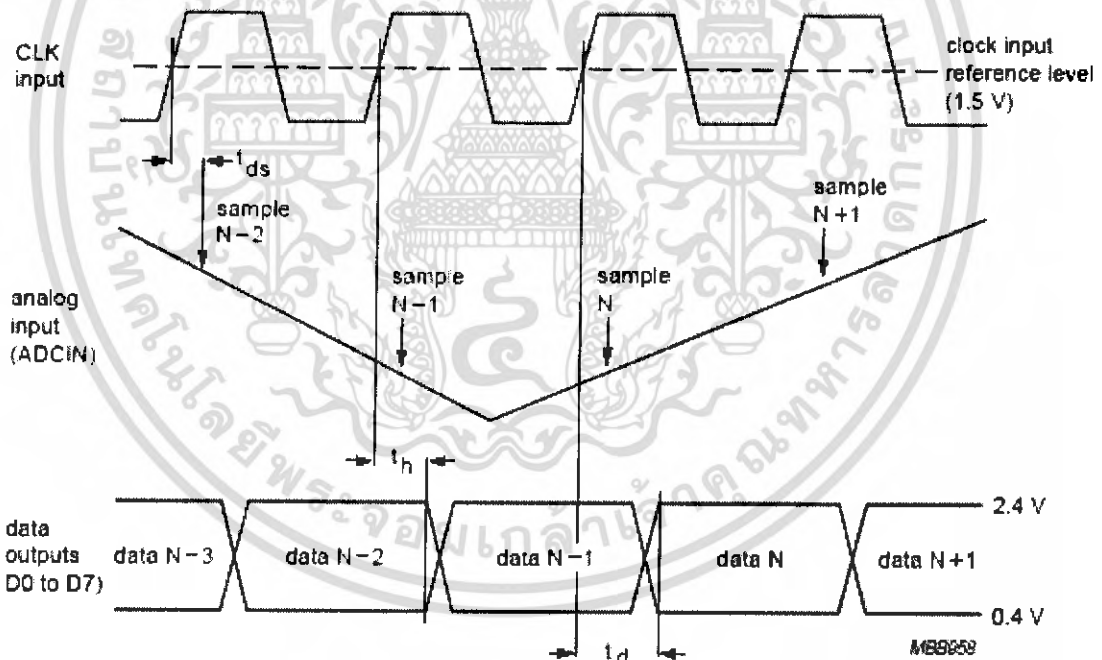
รูปที่ 6.4 ส่วนขยายของวงจรนับเส้นภาพ

## 6.2.4 การทำงานของวงจรยกและปรับระดับสัญญาณ

วงจรยกและปรับระดับสัญญาณภาพทำหน้าที่ปรับขนาดและระดับสัญญาณภาพให้เหมาะสมระดับสัญญาณ อินพุทของวงจร แปลงสัญญาณอนาลอกเป็นดิจิตอล ซึ่งใช้ไอซีเบอร์ TDA 8708 เป็นตัวแปลงสัญญาณ ซึ่งวงจรนี้รับสัญญาณภาพมาจากกล้องโทรทัศน์ซึ่งมีขนาด 0-1V แล้วทำการปรับขระดับเป็น 2.58-3.59V ตามฟังก์ชันการทำงานของไอซี TDA 8708

## 6.2.5 การทำงานของวงจรแปลงสัญญาณอนาลอกเป็นดิจิตอล

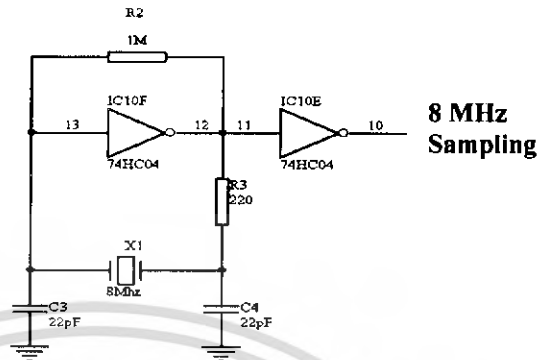
วงจรแปลงสัญญาณอนาลอกเป็นสัญญาณดิจิตอล จะใช้ IC TDA 8708 ซึ่งเป็นไอซี Video Analog Input Interface ทำหน้าที่แปลงสัญญาณอนาลอกเป็นดิจิตอลขนาด 8 บิต โดยใช้สัญญาณนาฬิกา จากสัญญาณเลือกตำแหน่งภาพ 1MHz สุ่มสัญญาณ ข้อมูลที่ได้จะเป็นค่าระดับความสว่างของแต่ละ Pixel แบ่งเป็น 256 ระดับ(0-255)โดยแสงสีขาวจะมีระดับสูงที่สุด สัญญาณดิจิตอลเอาต์พุตที่ได้จะมีระดับแรงดันของลอจิกต่ำที่ 0.4V และลอจิกสูงที่ 2.4V และจะถูกนำไปเก็บในหน่วยความจำต่อไป โดยสัญญาณเอาต์พุตนั้นจะได้เมื่อสัญญาณ แซมปลิงผ่านไปแล้ว 20 ns



รูปที่ 6.5 ไทม์มิ่ง ไคอะแกรมของข้อมูล

### 6.2.6 การทำงานของวงจรกำเนิดความถี่สูง

วงจรกำเนิดความถี่สูง จะกำเนิดความถี่ 8 MHz จากคริสตอลเพื่อใช้เป็นจังหวะการทำงานของวงจรทั้งหมดให้ทำงานสอดคล้องกัน



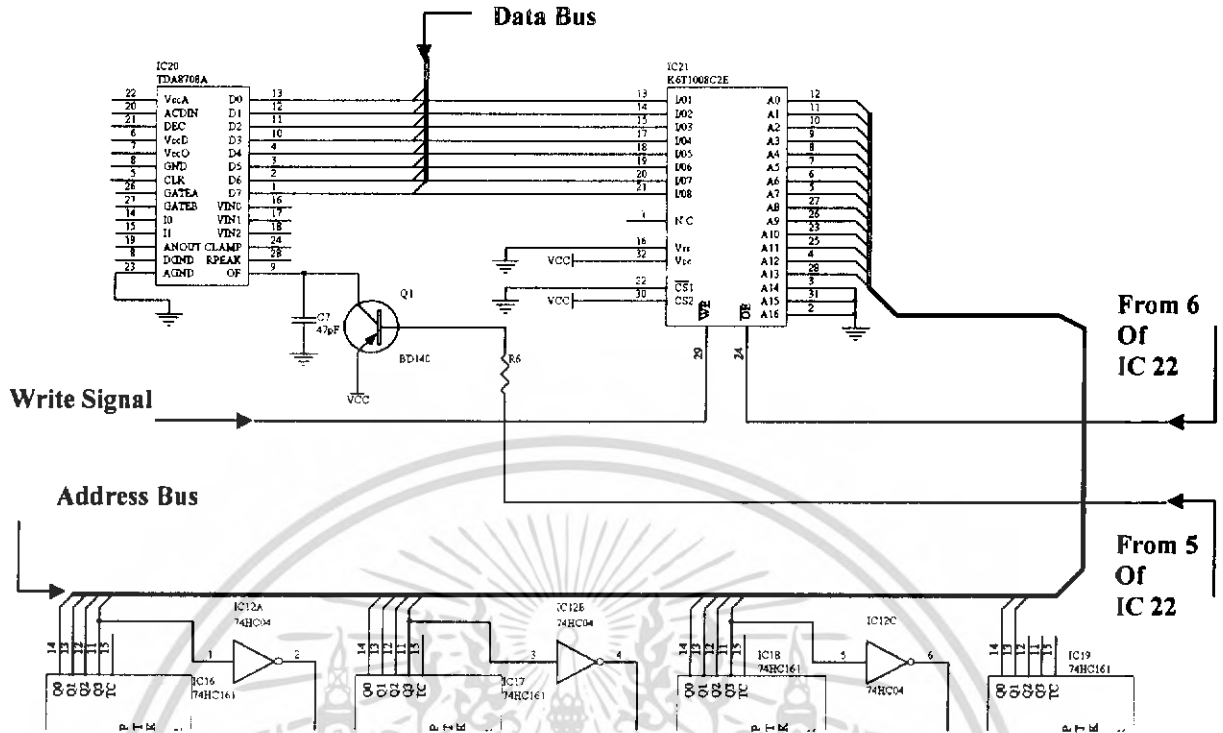
รูปที่ 6.6 ส่วนขยายของวงจรกำเนิดความถี่

### 6.2.7 การทำงานของวงจรมับ 14 บิต

วงจรมับ 14 บิตเป็นวงจรมับชนิด ไบนารี รับสัญญาณนาฬิกาจาก วงจรกำเนิดความถี่ซึ่งเป็นความถี่ที่สอดคล้องกับความถี่ในการเก็บสัญญาณภาพ เพื่อนำค่าของไบนารี เอาท์พุท ที่ได้ไปใช้เป็นค่า Address ของหน่วยความจำ และจะถูกกำหนดให้มับ Address สำหรับข้อมูลขนาด 16 กิโลไบต์ ควบคุมการมับโดยใช้สัญญาณจากขา P1.0 ไมโครคอนโทรลเลอร์ นอกจากนั้นยังสามารถรับสัญญาณ นาฬิกาจากไมโครคอนโทรลเลอร์เพื่อควบคุม Address ได้อีกทางจากขา P1.3 ของไมโครคอนโทรลเลอร์ในกรณี ที่ต้องการอ่านข้อมูลจากหน่วยความจำ

### 6.2.8 การทำงานของวงจรหน่วยความจำภาพ

การเก็บภาพ 1ภาพจะใช้ หน่วยความจำขนาด 16 Kbytes มี Address ตั้งแต่ 0000H-3FFFH ซึ่งรับข้อมูลภาพมาจากวงจรแปลงสัญญาณ อนุาลอกเป็นดิจิตอล และสัญญาณ Address มาจากวงจรมับ 14 บิต ซึ่งสัญญาณทั้ง 2 ต้องมีความสัมพันธ์กันตาม Timing Diagram ของ ชิพหน่วยความจำ (K6T1008C2E)

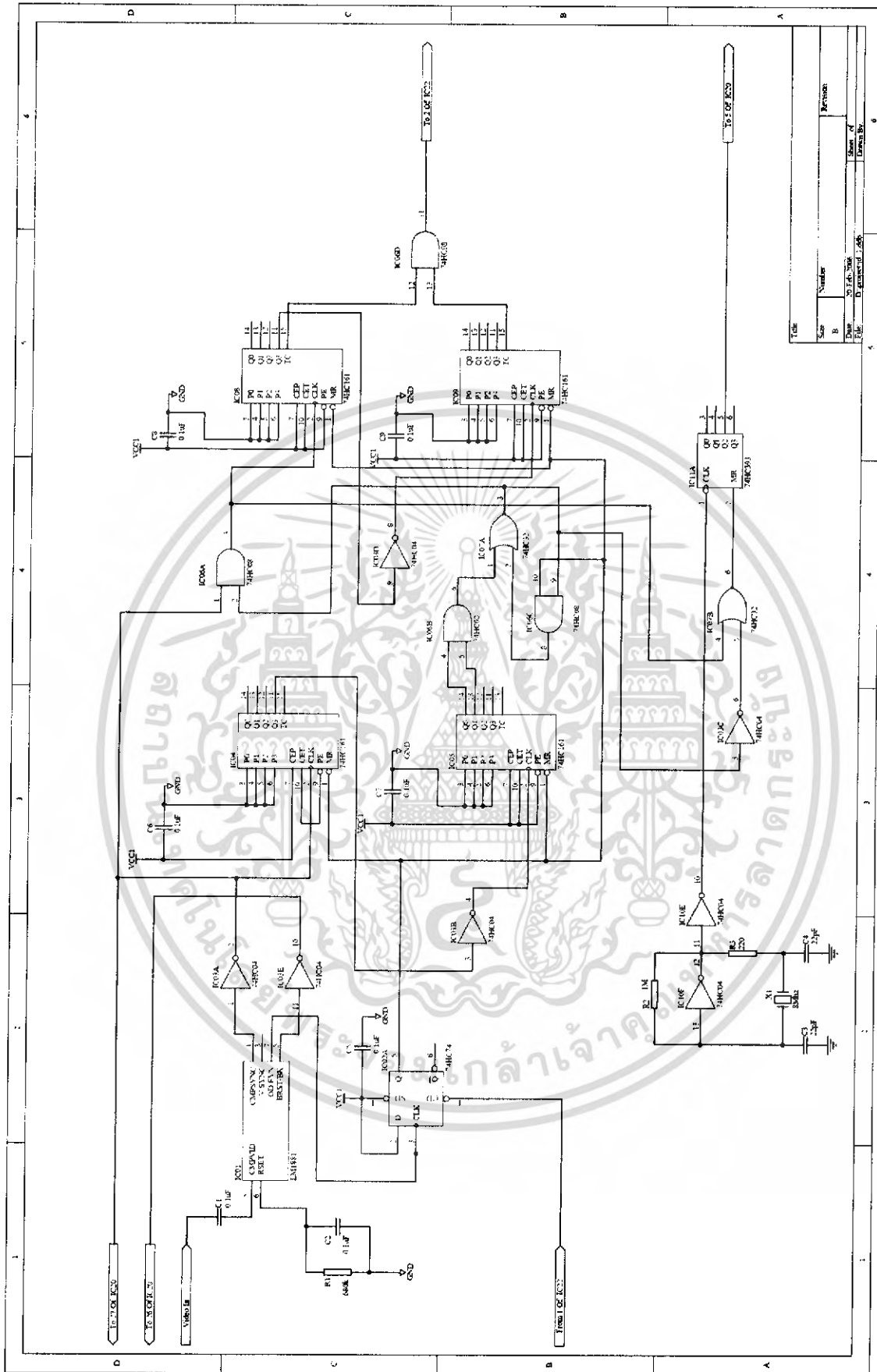


รูปที่ 6.7 ส่วนขยายของวงจรหน่วยความจำ

### 6.2.9 การทำงานของวงจรส่วนควบคุมการทำงาน

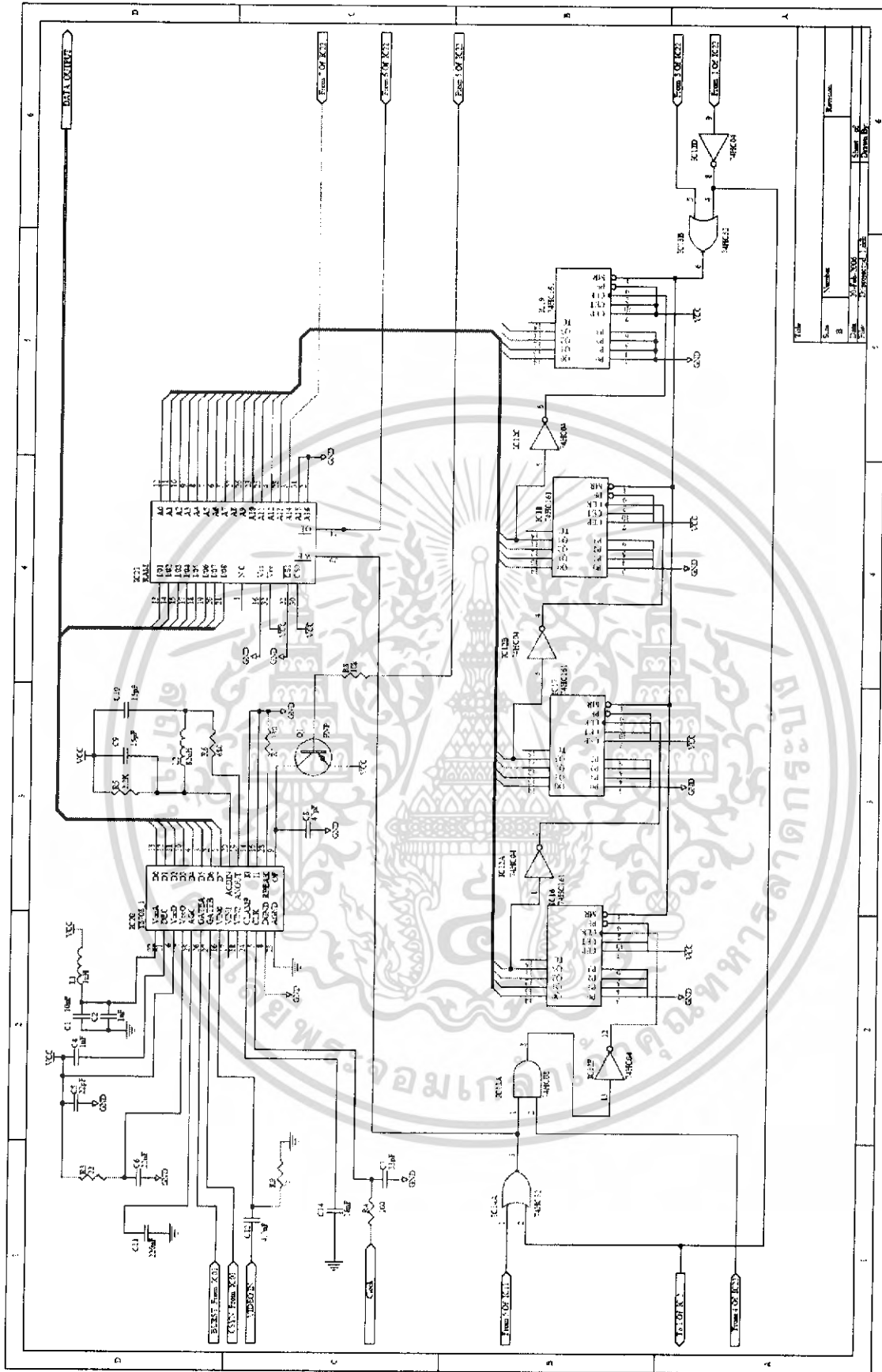
ในช่วงการเก็บภาพ จะใช้ไมโครคอนโทรลเลอร์ในการควบคุมการเริ่มต้น และการหยุดการทำงานของแต่ละส่วนของวงจร โดยจะมีสัญญาณจากเอาต์พุต And Gate ที่ขา 11 ของ IC06 เป็นตัวบอกว่าสิ้นสุดการเก็บภาพแล้ว (ครบ 256 เส้น) ไมโครคอนโทรลเลอร์จะควบคุมให้วงจรเลือกตำแหน่งภาพ หยุดทำงาน แล้วเปลี่ยน โหมดการทำงานจากการเก็บภาพเป็นการอ่านข้อมูลภาพออกจากหน่วยความจำทีละ 8 บิตเข้าทาง P0 แล้วทำการส่งข้อมูลที่ได้ออกทางขา P3.1 ซึ่งเป็นการส่งข้อมูลแบบอนุกรม ทีละ 8 บิตไปออกยังมอนิเตอร์





รูปที่ 6.9 วงจรแยกซิงค์และกำเนิดสัญญาณนาฬิกา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 6.10 วงจรแปลงอนาลอกเป็นดิจิทัล และหน่วยความจำ

เอกสารนี้เป็นเอกสารที่สวจนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

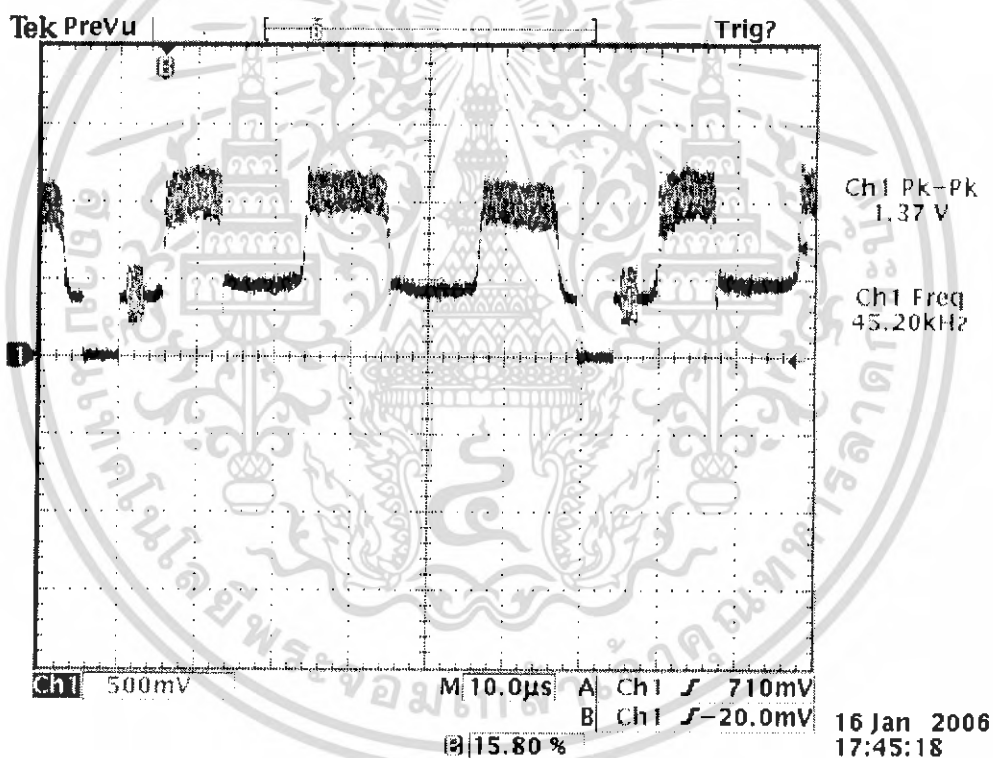
## บทที่ 7

### การทดลอง

การทดลองได้ถูกแบ่งออกเป็นสองส่วนคือ ส่วนของการวัดสัญญาณ ณ.จุดต่างๆในวงจร และส่วนที่แสดงถึงการทำงานจริงของวงจร โดยจะแบ่งนำเสนอดังต่อไปนี้

#### 7.1 การวัดสัญญาณที่จุดต่างๆ

สัญญาณที่ใช้เป็นอินพุตใน โปรเจกต์นี้มีเพียงสัญญาณเดียวคือสัญญาณภาพรวมโดยได้รับมาจากกล้องโทรทัศน์วงจรปิดที่แสดงในรูปที่ 7.1 ซึ่งภาพนี้จับภาพที่มีลักษณะเป็นแถบสีขาวสลับสีดำ อยู่และสัญญาณนี้เองที่ใช้กำเนิดสัญญาณควบคุมการทำงานต่าง



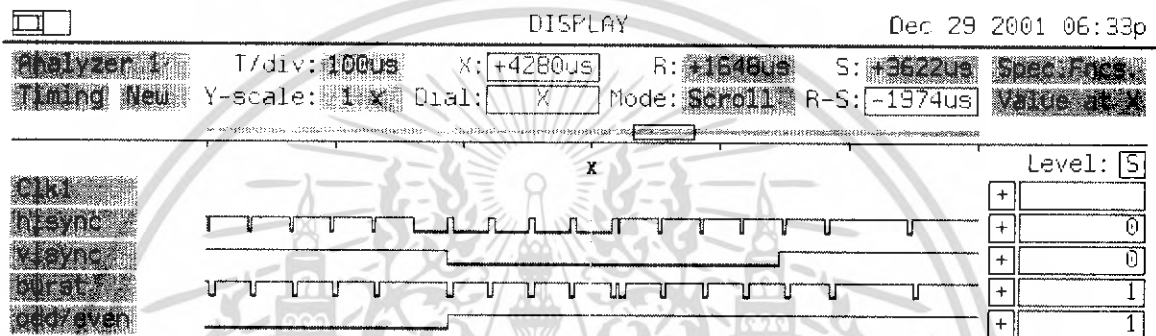
รูปที่ 7.1 แสดงสัญญาณภาพรวมที่ได้มาจากกล้องโทรทัศน์วงจรปิด

ในส่วนของการวัดสัญญาณที่จุดต่างๆในวงจรมีจุดประสงค์เพื่อดูรูปแบบของการเกิดสัญญาณที่จุดต่างๆที่ ณ. เวลาต่างๆนั้นว่าเป็นไปตามที่ออกแบบไว้หรือไม่ โดยจะแบ่งออกเป็นช่วงเวลาต่างๆตามการทำงานของวงจรดังต่อไปนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 7.1.1 สัญญาณซิงค์ที่แยกจากสัญญาณภาพรวม

เนื่องจากการทำงานใน โปรเจกต์นี้ทำงานกับสัญญาณภาพที่เป็นเรียลไทม์และมีลักษณะเฉพาะ ดังนั้นการที่จะทำงานให้สอดคล้องกับสัญญาณดังกล่าวต้องมีการจับเอาลักษณะเด่นมาอ้างอิงเพื่อให้สามารถทำงานสอดคล้องกัน ได้ สัญญาณภาพที่เราใช้มีสัญญาณที่มีลักษณะดังกล่าวอยู่แล้วเรียกว่าสัญญาณ ซิงโครไนซ์เพียงแต่เราทำการแยกออกมาเท่านั้น สัญญาณซิงค์จะถูกแยกออกจากสัญญาณภาพด้วยวงจรแยกซิงค์ ซึ่งจะได้อัตราสัญญาณดังแสดงในรูปที่ 7.2 โดยสัญญาณที่ได้ประกอบด้วย สัญญาณฮอริซอนทอลซิงค์ สัญญาณเวดจิคอลซิงค์ สัญญาณเบิร์สต์ และสัญญาณฟิลล์คู่-คู่

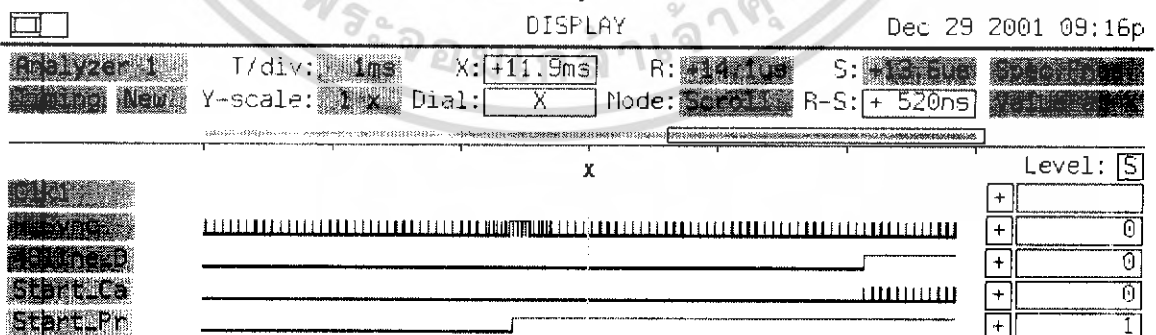


รูปที่ 7.2 สัญญาณที่ได้จากวงจรแยกซิงค์

โดยสัญญาณที่จะนำไปใช้ในการควบคุมการทำงาน ได้แก่สัญญาณฟิลล์คู่-คู่ ใช้ในการบอกตำแหน่งเริ่มต้นของภาพในฟิลล์ ซึ่งใน โปรเจกต์นี้จะใช้เฉพาะฟิลล์คู่เท่านั้น และสัญญาณฮอริซอนทอลซิงค์ใช้ในการควบคุมจังหวะการสลับ

### 7.1.2 สัญญาณแสดงการหน่วงการเก็บภาพ

ในการทำงานของวงจรจะไม่มีกรเก็บภาพในเส้นแรกๆ ( ช่วงหัวภาพ )แต่จะมีการหน่วงการเก็บภาพออกไปก่อนแล้วจึงค่อยเก็บดังแสดงในรูปที่ 7.3



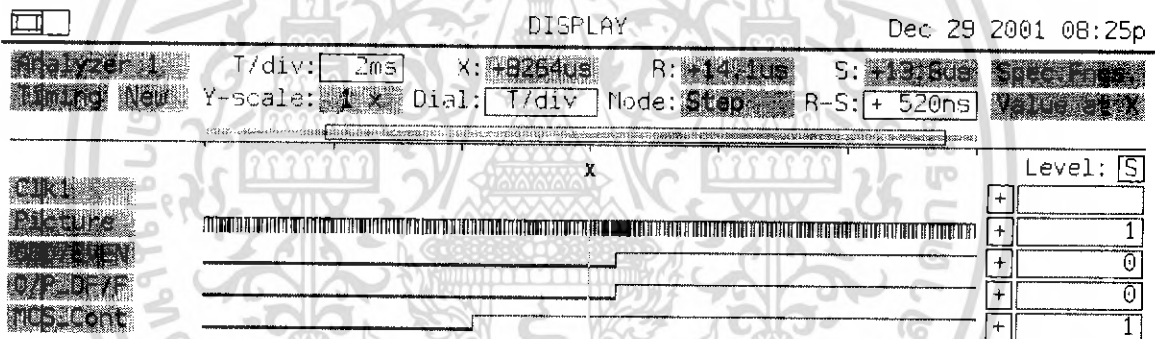
รูปที่ 7.3 แสดงการหน่วงการเก็บภาพ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยรูปที่ 7.3 ประกอบไปด้วยสัญญาณฮอริซอนทอลซิงค์ สัญญาณที่ใช้ในการหน่วง เส้นภาพแรกที่ถูกเก็บหลังจากการหน่วง และสัญญาณเริ่มต้นการทำงานของวงจร ตามลำดับจากภาพจะเห็นได้ว่าการเริ่มต้นการทำงานของภาพนั้นเริ่มต้นตั้งแต่สัญญาณฟิลล์คู่เริ่มขึ้น วงจรก็จะเริ่มทำการนับฮอริซอนทอลซิงค์ทันทีโดยจะนับไปทั้งหมด 48 เส้นก่อนแล้วจึงจะอนุญาตให้วงจรสุ่มสัญญาณทำงานได้

### 7.1.3 สัญญาณควบคุมการเริ่มต้นทำงาน

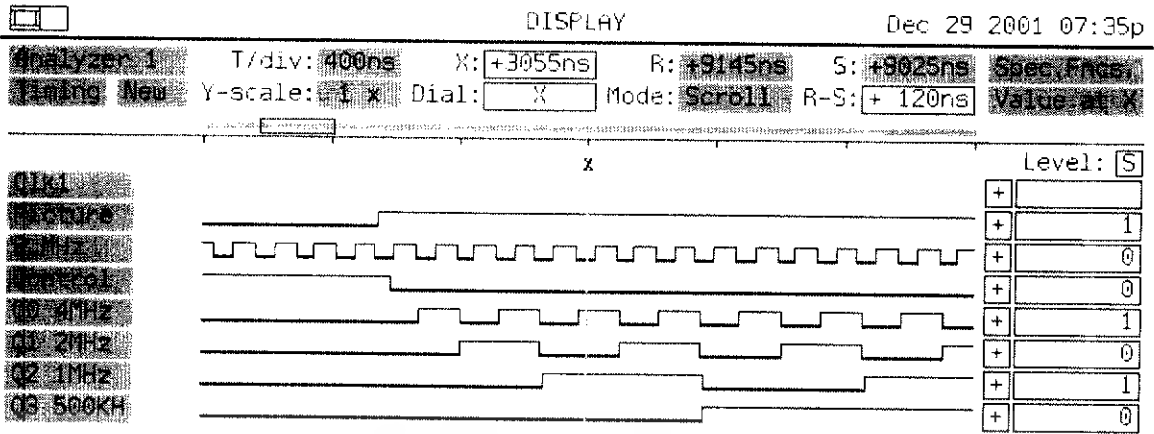
ในการทำงานของวงจรทั้งหมดนั้นถูกควบคุมด้วยไมโครคอนโทรลเลอร์ โดยมีรูปแบบดังรูปที่ 7.4 เริ่มจากไมโครคอนโทรลเลอร์ส่งสัญญาณบอกให้วงจรส่วนควบคุมการเก็บภาพเริ่มทำงาน หลังจากนั้นสัญญาณที่จะกำหนดให้เริ่มต้นนับเส้นภาพจะเกิดขึ้นเมื่อสัญญาณเริ่มต้นภาพมาถึง (สัญญาณฟิลล์คู่-คี่) จากนั้นจึงเริ่มต้นการนับเส้นภาพโดยในรูปที่ 7.4 แสดงสัญญาณเส้นภาพ สัญญาณฟิลล์คู่-คี่ สัญญาณเปิดการทำงาน และสัญญาณควบคุมการทำงานจากไมโครคอนโทรลเลอร์ตามลำดับ



รูปที่ 7.4 สัญญาณแสดงการทำงานในช่วงต้น

### 7.1.4 การสร้างสัญญาณที่ใช้ในการสุ่มและการสุ่ม

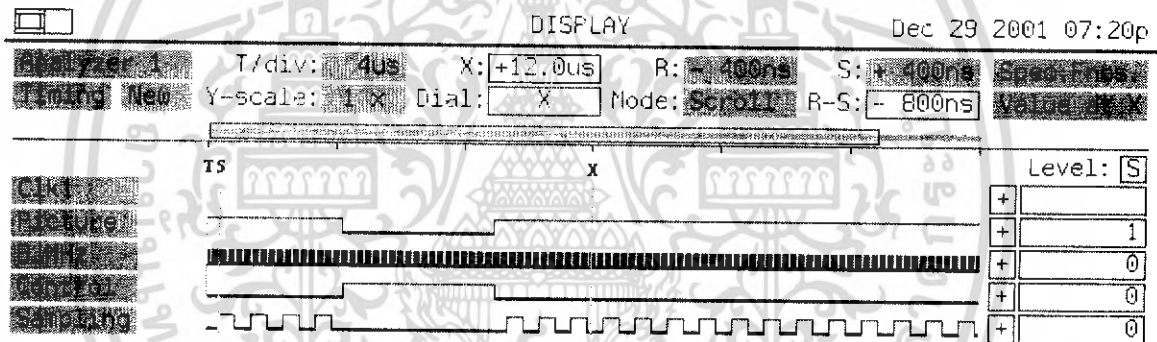
ความถี่ที่ใช้ในการสุ่มใน โปรเจกต์นี้จะใช้ที่ 1 เมกกะเฮิร์ตซึ่งจะสร้างจากความถี่ 8 เมกกะเฮิร์ต โดยใช้วงจรหารความถี่ซึ่งจะได้สัญญาณต่างๆเทียบกับสัญญาณภาพดังรูปที่ 7.5 จะเห็นว่าสัญญาณที่ได้จากวงจรหารความถี่นั้นมีหลายความถี่ให้เลือกใช้



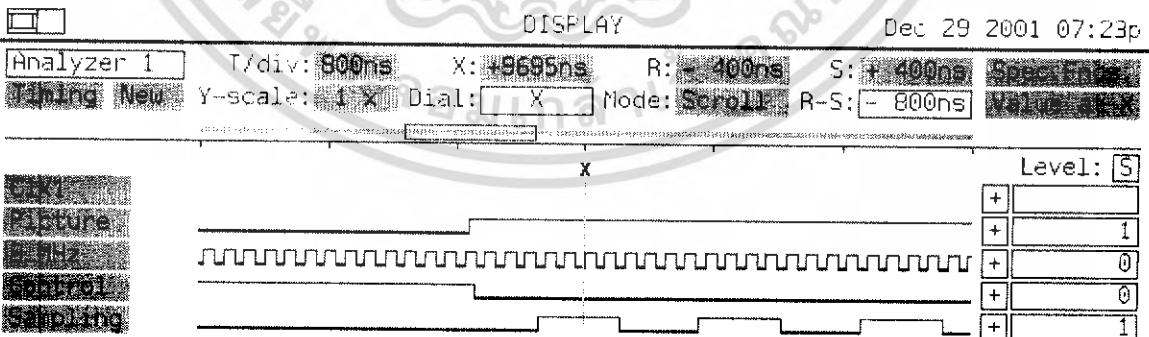
รูปที่ 7.5 แสดงสัญญาณที่ได้จากวงจรหารความถี่เทียบกับสัญญาณภาพ

### 7.1.5 การลุ่มภาพ

เมื่อวงจรเริ่มเก็บภาพเริ่มทำงาน สัญญาณลุ่มก็จะถูกป้อนมาที่วงจรการลุ่ม โดยสัญญาณจะถูกควบคุมให้ลุ่มเฉพาะช่วงที่มีสัญญาณภาพเท่านั้นดังที่แสดงในรูปที่ 7.6



(ก) แสดงให้เห็นชัดเจนว่าในช่วงที่ไม่มีสัญญาณภาพนั้นก็จะมีไม่มีการลุ่มเกิดขึ้น

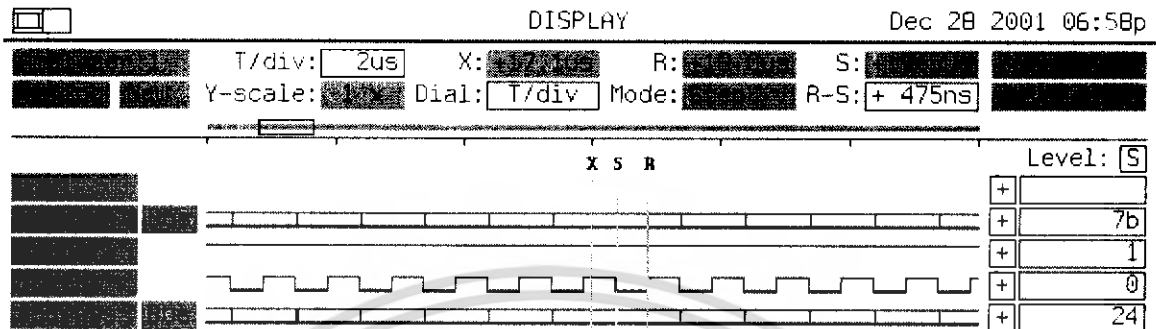


(ข) แสดงให้เห็นถึงจุดแรกที่เริ่มลุ่มสัญญาณซึ่งจะดีเลย์มาจากจุดเริ่มสัญญาณเป็นระยะเวลาหนึ่ง

รูปที่ 7.6 แสดงช่วงเวลาที่เกิดการลุ่ม

### 7.1.6 ช่วงเวลาการเก็บภาพลงในหน่วยความจำ

การทำงานของวงจรในช่วงนี้จะเป็นการซุ่มสัญญาณภาพ (อนาล็อก) แปลงเป็นดิจิทัลและเก็บลงในหน่วยความจำ โดยที่สัญญาณในช่วงเวลานี้มีรูปแบบตามรูปที่ 7.7 และสามารถอธิบายได้ดังต่อไปนี้

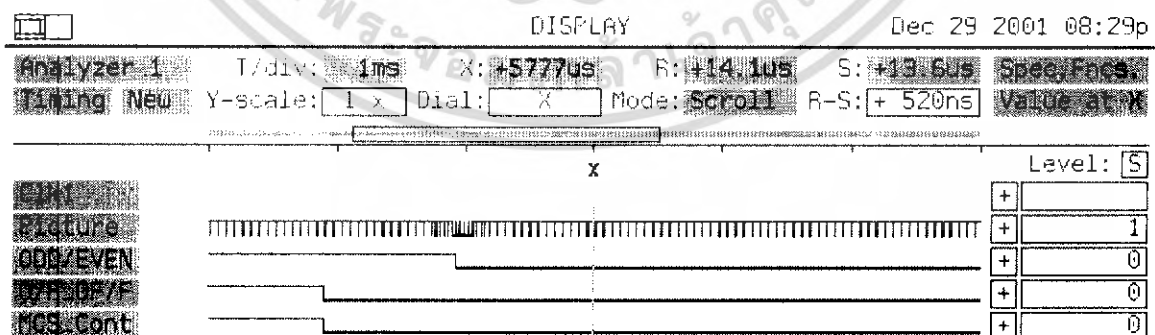


รูปที่ 7.7 สัญญาณการเขียนข้อมูลลงในหน่วยความจำ

ในรูปที่ 7.7 แสดงให้เห็นสัญญาณข้อมูลที่ได้จากการซุ่ม สัญญาณการอ่าน สัญญาณการเขียน และสัญญาณแอดเดรส ซึ่งจะเห็นได้ว่าในช่วงเวลาของการเขียนข้อมูลนั้นสัญญาณการอ่านจะมีค่าเป็น ลอจิก 1 (NON-ACTIVE) และสัญญาณการเขียนได้ถูกจัดให้เกิดขึ้นและสิ้นสุดในช่วงที่สัญญาณคำสั่ง และแอดเดรสได้เกิดขึ้นแล้วเป็นเวลา 475 นาโนวินาทีซึ่งสอดคล้องกับข้อกำหนดในคำสั่งชุด โดยที่สัญญาณข้อมูลและ สัญญาณแอดเดรสถูกจัดให้เกิดขึ้นพร้อมกันและมีความกว้างเท่ากันมีค่าเท่ากับ 1 ไมโครวินาที

### 7.1.7 ช่วงเวลาหยุดการเก็บภาพ

หลังจากที่เก็บภาพครบตามจำนวนแล้ววงจรนับเส้นภาพก็จะส่งสัญญาณไปบอกวงจรควบคุมที่ใช้ไมโครคอนโทรลเลอร์จากนั้นไมโครคอนโทรลเลอร์จะส่งสัญญาณไปควบคุมวงจรเก็บภาพให้หยุดทำการเก็บภาพซึ่งจะมีรูปแบบของสัญญาณดังรูปที่ 7.8

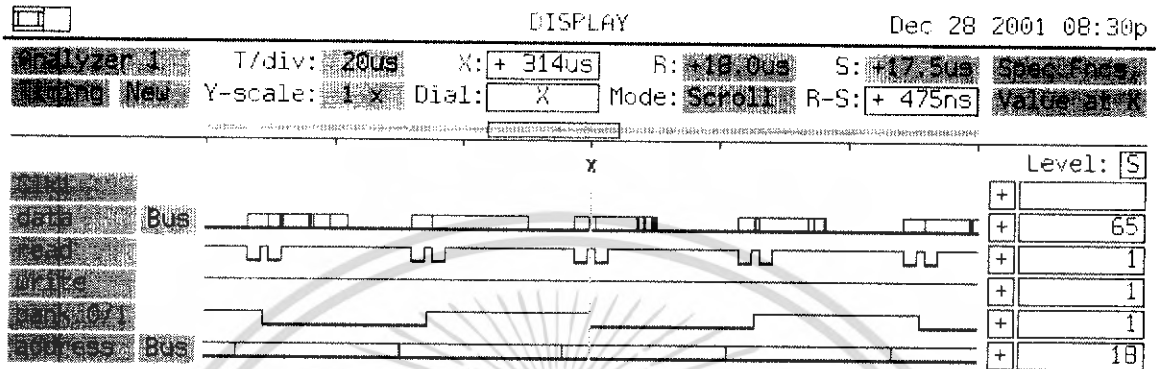


รูปที่ 7.8 แสดงสัญญาณในช่วงควบคุมการหยุดเก็บภาพ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 7.1.8 ช่วงเวลาการอ่านข้อมูลออกจากแรม

หลังจากที่ทำการเก็บข้อมูลครบแล้วไมโครคอนโทรลเลอร์จะทำการอ่านข้อมูลออกจากแรม และเนื่องจากต้องมีการลบภาพ 2 ภาพที่เก็บไว้ใน 2 แบนด์ของแรมแบบ จุดต่อจุด ดังนั้นจึงต้องมีการอ่าน 2 ครั้งในการทำงานหนึ่งช่วงซึ่งแสดงให้เห็นดังรูปที่ 7.9



รูปที่ 7.9 แสดงรูปสัญญาณควบคุมการอ่านข้อมูลออกจากแรม

### 7.2 ส่วนแสดงการทำงานจริงของวงจร

การทดลองได้ถูกเซตให้จำลองสถานการณ์ของตัวละครที่เข้ามาในเฟรมของกล้องโทรทัศน์วงจรปิดโดยเรามีตัวละครที่มีขนาดแตกต่างกันโดยกำหนดให้เป็นแมวและคน โดยมีเบ็คราวด์เป็นพื้นสีขาวขนาด 34 x 30 เซนติเมตร และตั้งกล้องห่างจากเบ็คราวด์ 25 เซนติเมตร ซึ่งการทดลองมีขั้นตอนดังนี้

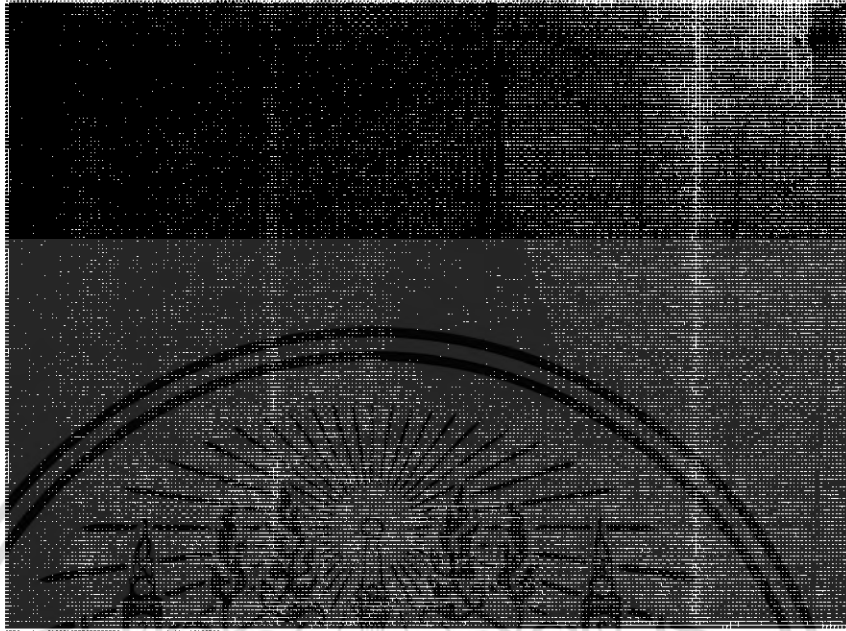
#### 7.2.1 จัดตั้งกล้องและเบ็คราวด์ดังรูปที่ 7.10



รูปที่ 7.10 แสดงการเซตกล้องทดลอง

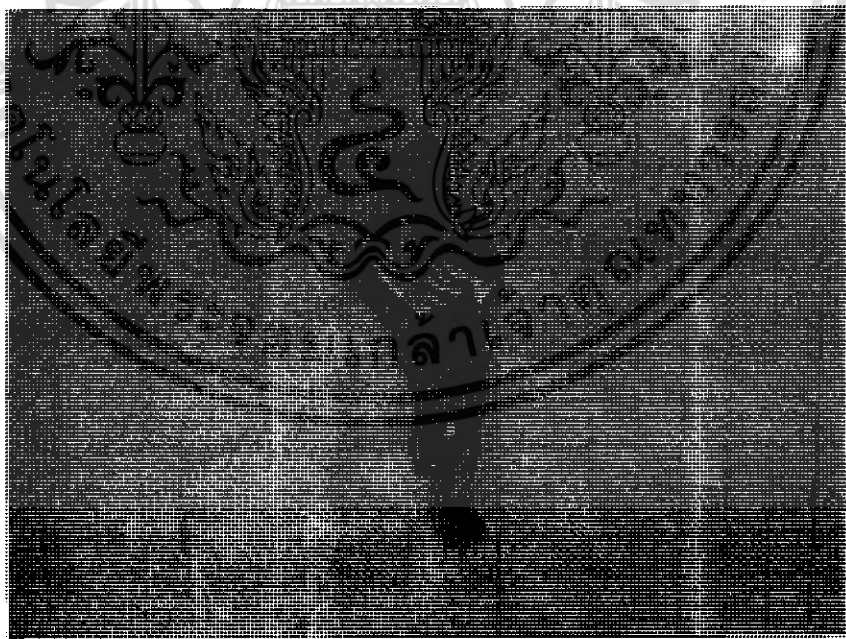
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

7.2.2 จัดให้ตัวละครที่หนึ่งที่เป็นแมวเคลื่อนที่เข้ามาและเคลื่อนที่ไปมาในฉากปรากฏว่า  
ไม่มีการแข็งเดือนเกิดขึ้นดังรูปที่ 7.11



รูปที่ 7.11 ภาพตัวละครแมวที่เข้ามาในฉาก

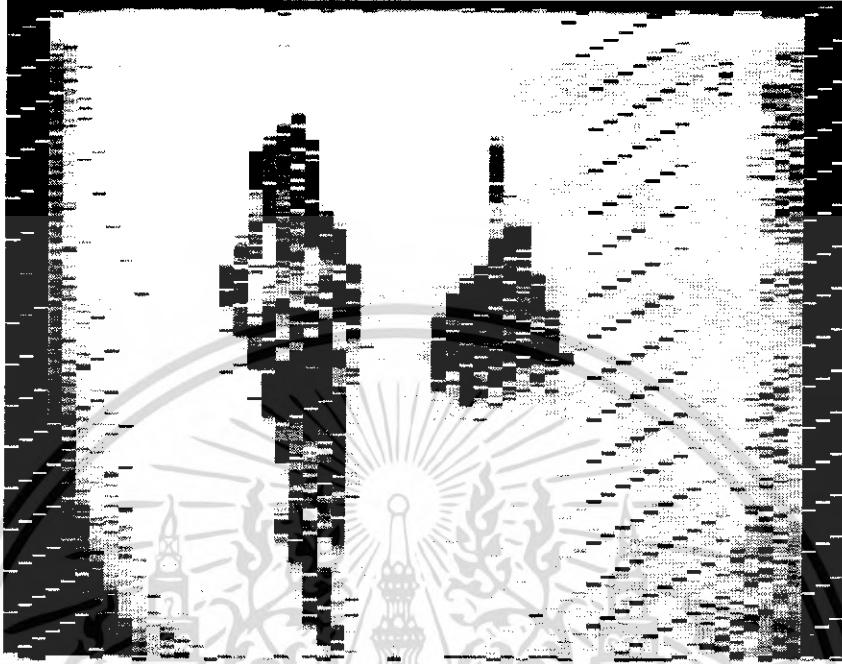
7.2.3 จัดให้ตัวละครที่สองที่เป็นคนเคลื่อนที่เข้ามาในฉากปรากฏว่ามีสัญญาณแข็งเดือน  
เกิดขึ้นและเมื่อตัวละครหยุดนิ่งการแข็งเดือนจึงหยุดลงเนื่องจากเราใช้หลักการสภาพ เมื่อตัวละคร  
ไม่เคลื่อนไหวภาพที่ได้จึงไม่เกิดผลต่างเกิดขึ้นดังรูปที่ 7.12



รูปที่ 7.12 ภาพตัวละครคนที่เข้ามาในฉาก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

7.2.4 พิสูจน์ข้อมูลที่อยู่ในแรม ในการลบภาพไมโครคอนโทรลเลอร์จะนำข้อมูลจากแรมออกมาซึ่งเมื่อนำมาพรีตจะได้รูปดังรูปที่ 7.13 และภาพต้นแบบได้ถูกแสดงในรูปที่ 7.14 ตามลำดับ



รูปที่ 7.13 ภาพที่ถูกเก็บอยู่ในแรม

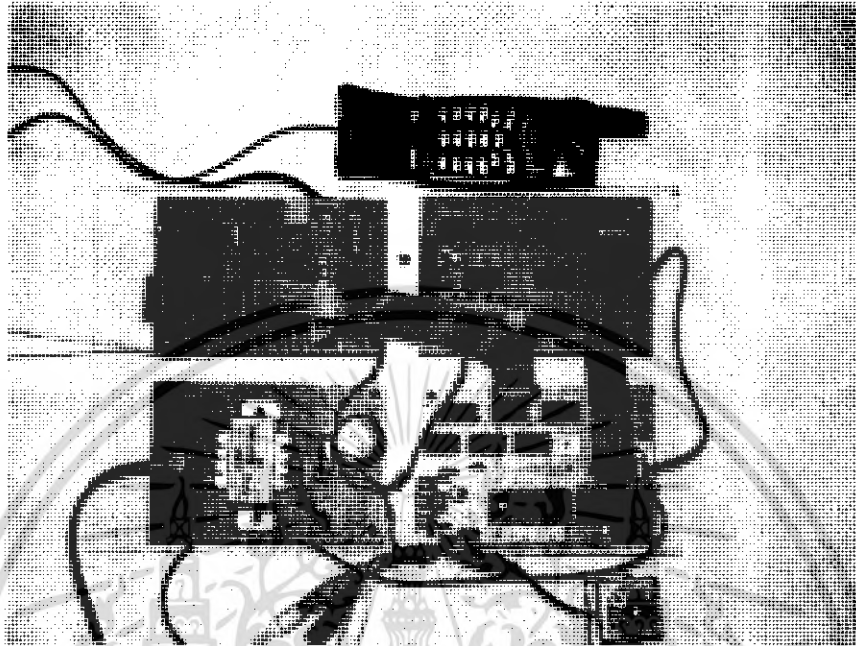


รูปที่ 7.14 ภาพที่กล้องโทรทรรศน์จับ

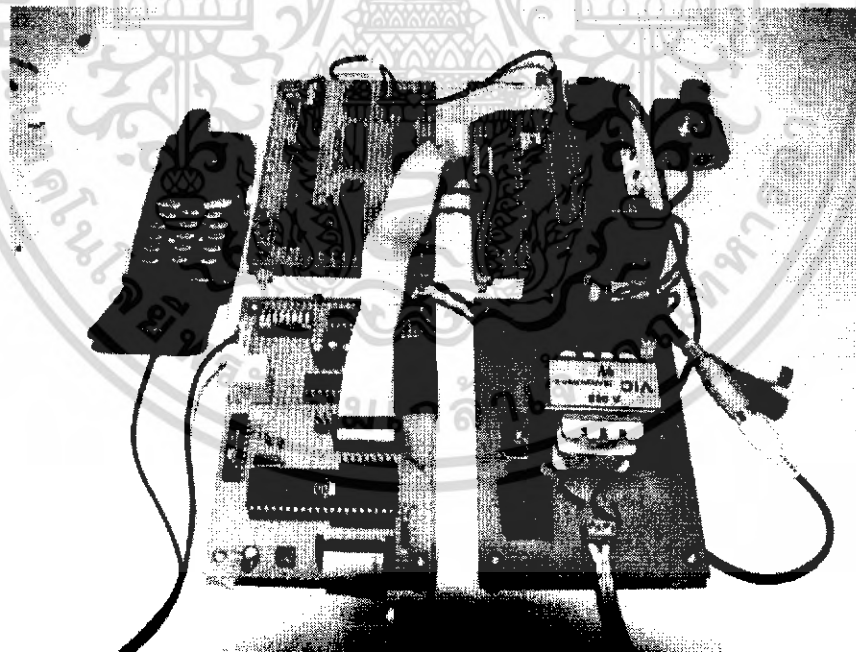
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 7.3 รูปผลงาน

แสดงรูปผลงานที่เป็นต้นแบบในรูปที่ 7.15

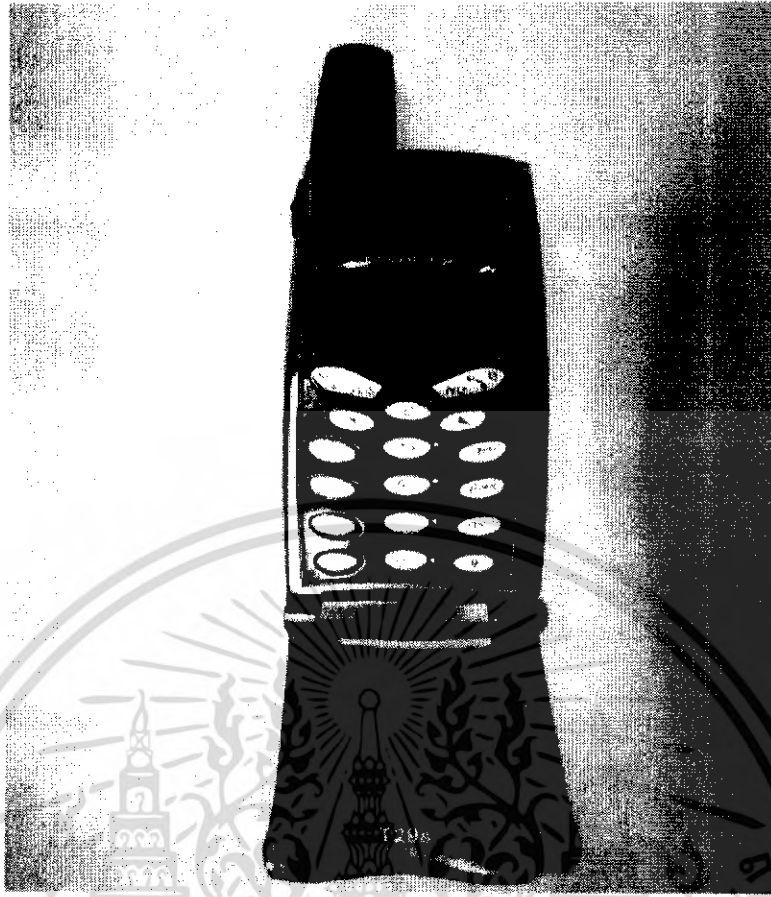


( ก ) แสดงมุมมองด้านหลัง



( ข ) แสดงมุมมองด้านหน้า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ค) รูปโทรศัพท์ที่ใช้ส่งข้อความ



(ง) รูปแสดงข้อความที่แจ้งเตือน

รูปที่ 7.15 รูปแสดงตัวผลงานต้นแบบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 8

### สรุปและวิจารณ์ผลการทดลอง

การทดลองในโปรเจกต์นี้ดังที่ได้นำเสนอไปแล้วในบทที่ 7 ซึ่งถูกแบ่งออกเป็น 2 ส่วนคือ 1 ส่วนของการวัดสัญญาณ ณ จุดต่างๆของวงจรและ 2 แสดงการทำงานจริงของวงจร จะได้แบ่งการสรุปผลเป็น 2 ส่วนดังนี้

#### 8.1 การวัดสัญญาณ ณ จุดต่างๆในวงจร

การวัดสัญญาณที่จุดต่างๆในวงจรทำเพื่อที่จะตรวจสอบความถูกต้องของการทำงานของวงจรซึ่งเป็นสิ่งที่สำคัญหากเราต้องการความถูกต้องของผลการทำ งาน จากผลของการวัดสัญญาณที่จุดต่างๆและ เวลาต่างๆเห็นได้ว่าสัญญาณต่างๆที่วัดได้มีรูปแบบที่ตรงกับการทำงานที่ออกแบบไว้ ดังนั้นถือว่าเป็นไปตามวัตถุประสงค์ที่ต้องการแสดงให้เห็นว่าวงจรสามารถทำงานได้ตามที่ออกแบบไว้อย่างถูกต้อง

ส่วนของปัญหาและอุปสรรคในส่วนนี้คือการที่ต้องมาวัดสัญญาณของวงจรที่ทำงานอยู่ตลอดเวลาโดยต้องวัดให้พบส่วนที่เราต้องการจะตรวจสอบซึ่งต้องมีความพยายามในระดับหนึ่งในการที่จะหาสัญญาณที่เราต้องการวัด และต้องเขียน โปรแกรมขึ้นมาใหม่ให้รองรับกับวงจรและสัญญาณที่เราต้องการวัดในแต่ละส่วน

#### 8.2 แสดงการทำงานจริงของวงจร

จากการทำงานจริงของวงจรมันให้ผลออกมาใกล้เคียงกับจุดประสงค์ที่ออกแบบไว้โดยมีปัจจัยที่มีผลกระทบต่อผลการทำ งาน คือ ความละเอียดของการสุ่มสัญญาณที่ใช้เนื่องจากความละเอียดที่ใช้มีขนาด 256 X 64 พิกเซล ซึ่งให้ความละเอียดออกมาในระดับหนึ่ง และมีความสอดคล้องกับทฤษฎีตามที่ได้ศึกษามา ซึ่งหากใช้ความละเอียดของการสุ่มสัญญาณที่มากกว่านี้ ก็จะทำให้ได้ภาพที่ออกมามีละเอียดและชัดเจนมากขึ้น ซึ่งส่งผลทำให้จะต้องมีขนาดหน่วยความจำที่มากขึ้นเช่นกัน

ในการทดลองนั้นเรากำหนดระยะห่างของการทดลองไว้ที่ 25 เซนติเมตร ซึ่งจะมีผลต่อการทำงานของส่วนของค่าระดับเทรซ โยลที่ได้ตั้งค่าไว้หากจะนำไปใช้งานจริงนั้นจะต้องมีการเปลี่ยนแปลงค่าดังกล่าวใหม่

ในส่วนของโทรศัพท์เคลื่อนที่ที่เราต้องใช้โทรศัพท์ที่มีส่วนของโมเดมภายในตัวซึ่งในโปรเจกต์นี้เราใช้โทรศัพท์เคลื่อนที่ยี่ห้อ โซนี่ อิริคสัน รุ่น ที่ 29 เอสและข้อมูลเกี่ยวกับ คอนเน็คชั่นพินเอาท์ก็เป็นข้อมูลที่ไม่เปิดเผยทำให้เราต้องตรวจหาขาต่างๆเอาเอง

## เอกสารอ้างอิง

1. เจน สงสมพันธุ์, นิคม อนันต์ทิพย์, “เทคโนโลยีโทรทัศน์”, สถาบันอิเล็กทรอนิกส์  
กรุงเทพฯ, หน้า 23-50, 2535
2. ประจักษ์นันท์ นิลสุข, “ทฤษฎีและปฏิบัติเครื่องรับโทรทัศน์เบื้องต้น”, บริษัท สำนักพิมพ์  
ดวงกลม, 256 หน้า, 2541
3. วรพจน์ กรแก้ววัฒนกุล, ชัยวัฒน์ ถิมพรจิตรวิไล, “เรียนรู้และปฏิบัติการ  
ไมโครคอนโทรลเลอร์ MCS-51”, บริษัท อินโนเวตีฟ เอ็กเพอริเมนต์ จำกัด, หน้า 101-104
4. ปรมาภรณ์ เนตรวิกรม “เครื่องส่ง SMS ผ่านมือถือ”, หนังสือ เซมิอิเล็กทรอนิกส์ ฉบับที่  
264/2547

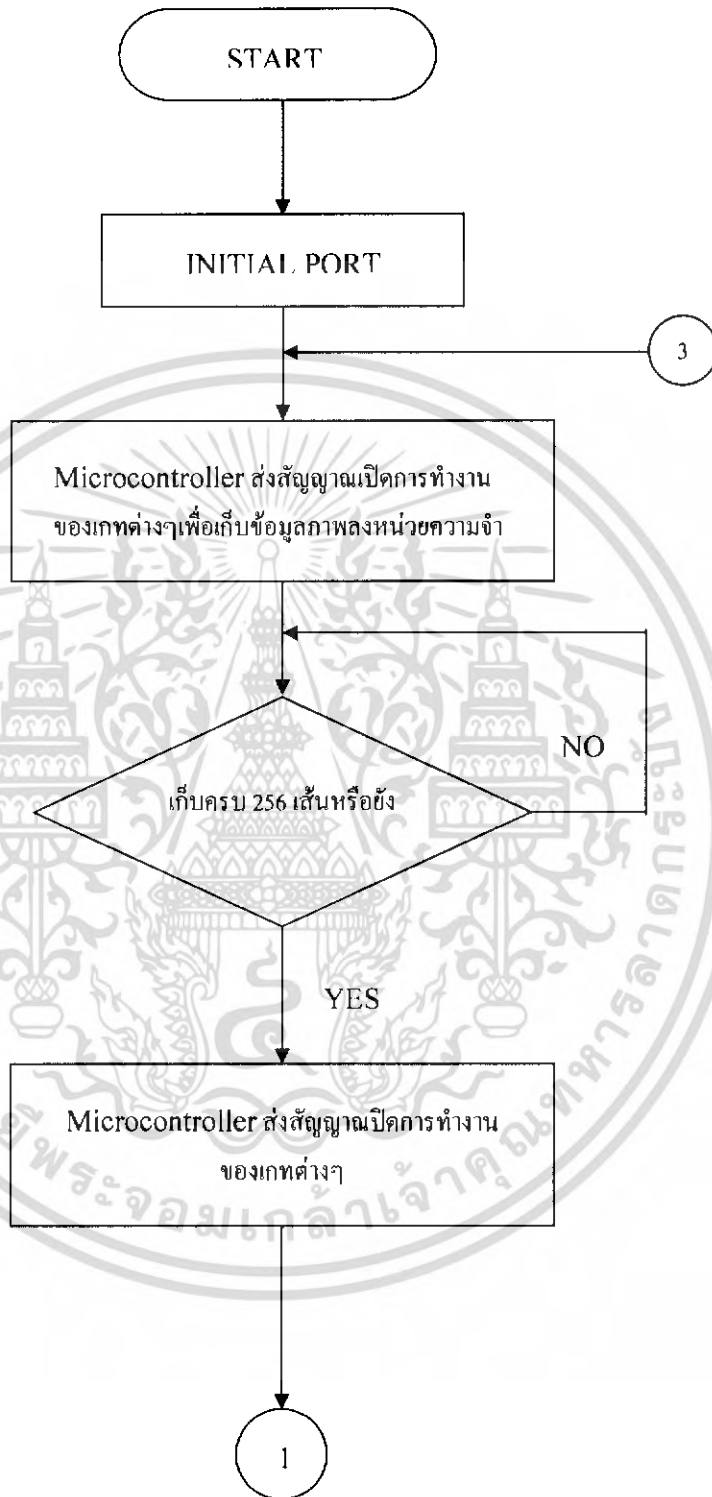


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

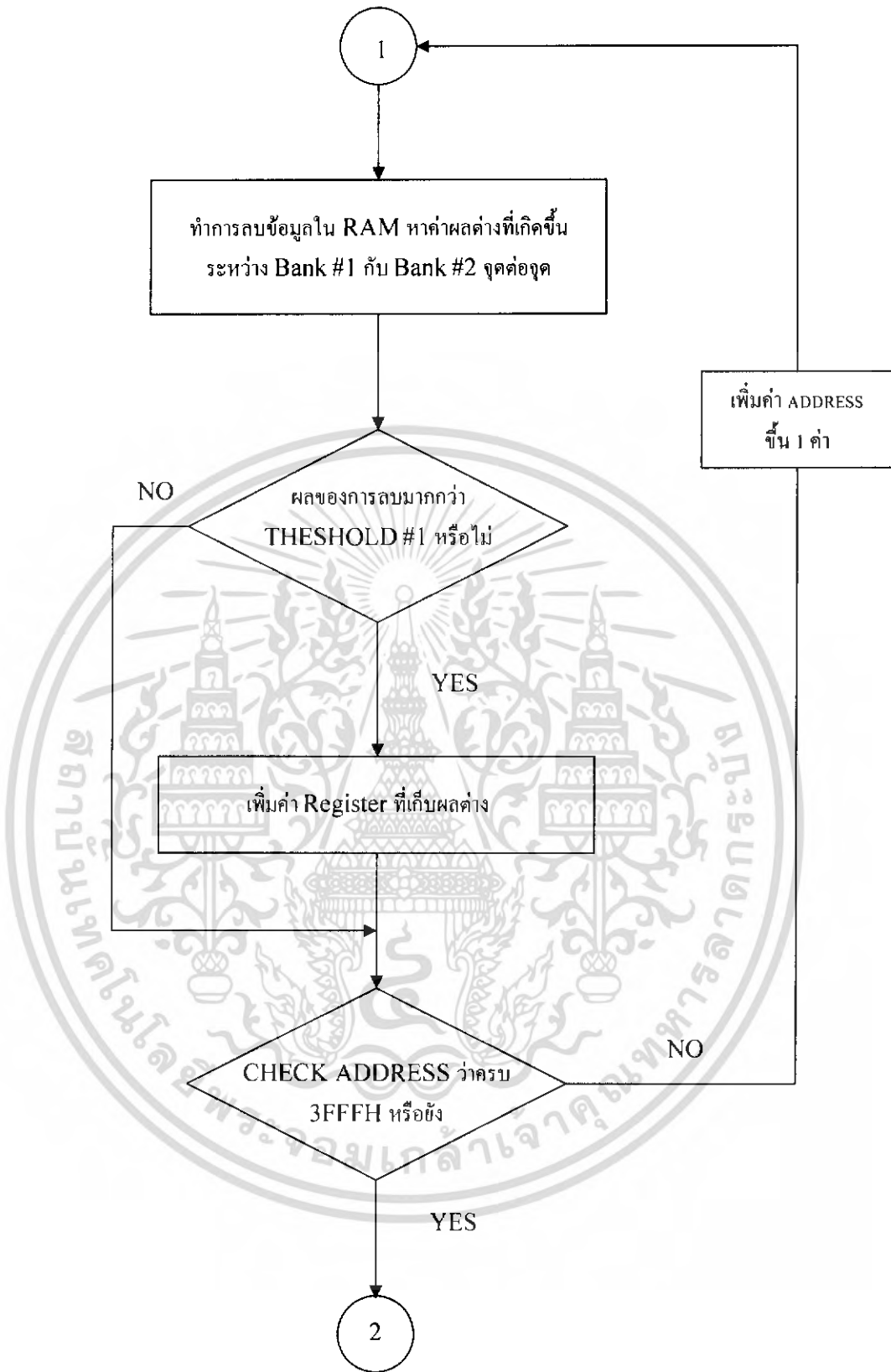


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

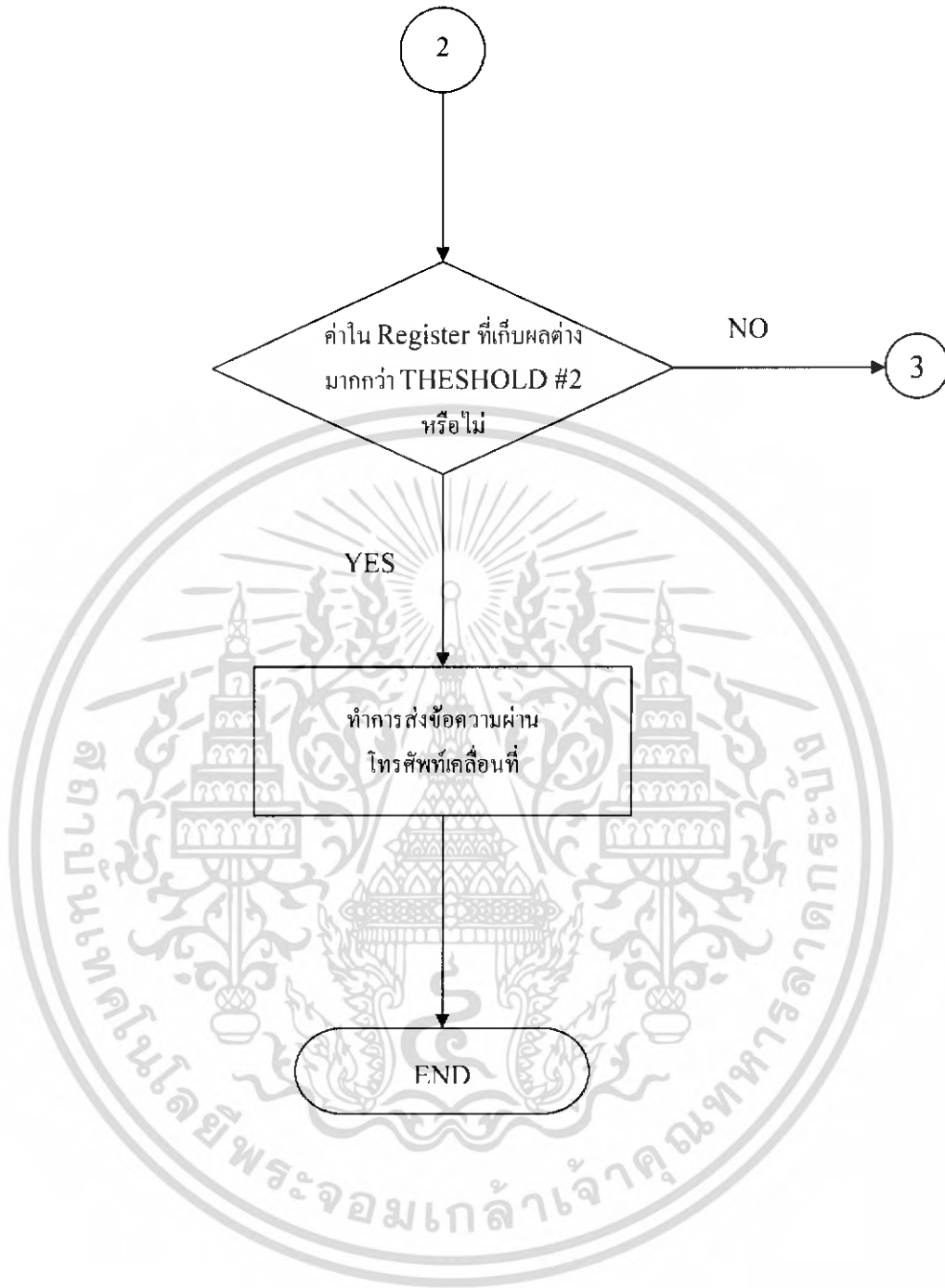
## โฟลวชาร์ตโปรแกรมของวงจรเก็บภาพ และการประมวลผลข้อมูลภาพ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

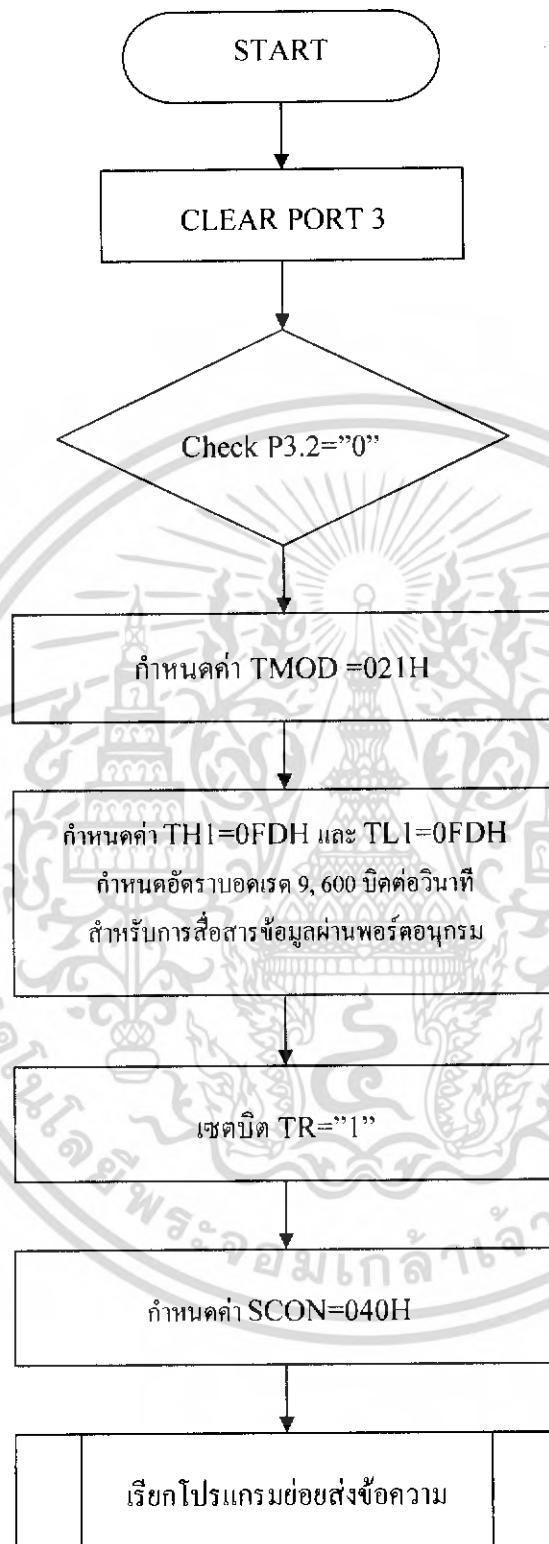


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



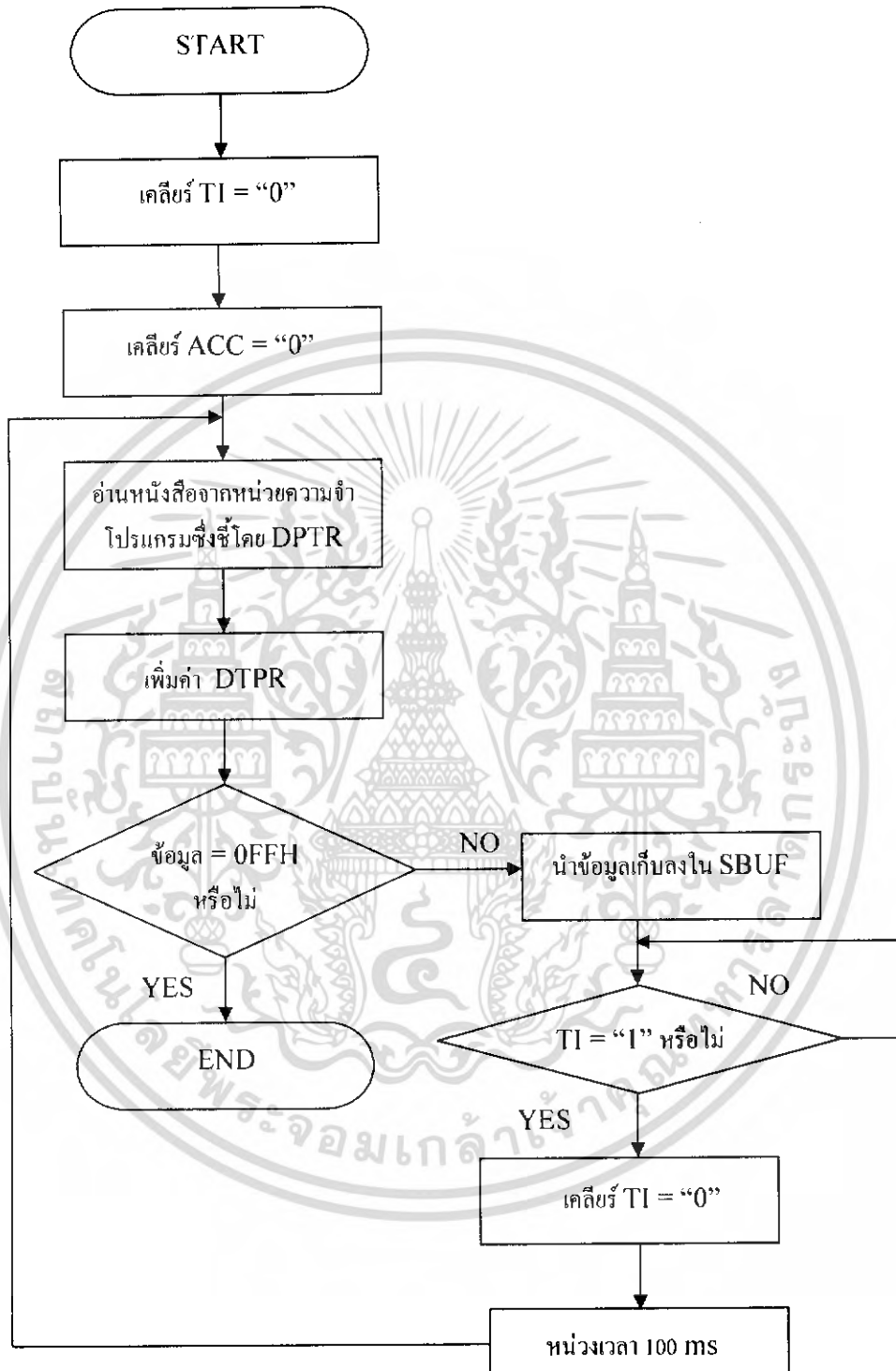
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## โฟลวชาร์ตของโปรแกรมภาคส่ง SMS (โปรแกรมหลัก)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# โฟลวชาร์ตของโปรแกรมย่อยส่งข้อความ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## โปรแกรมของวงจรเก็บภาพและการประมวลผลข้อมูลภาพ

```
*****
;PROGRAM      : IMAGE PROCESSING
;DESCRIPTION   : CONTROL SWITCH & PROCESS IMAGE
;FOR          : MCS-51
;FILENAME     : ENDOVOURN.ASM
;CREATE BY    : SOMYOS PANORAM
*****

*****
;
;          DEFINE USER REGISTER
;
*****

DATA_H    EQU    24H
DATA_L    EQU    25H
OBJECT    EQU    10H                ;Threshold#2

*****
;
;          MAIN PROGRAM
;
*****

MAIN:     ORG    0000H
          CPL    P1.6                ;Alternate Address
          SETB   P1.7                ;LED DUB
          SETB   P1.5
          SETB   P1.3
          CLR    P1.2                ;Close Counter !MR
          SETB   P1.4                ;Enable TDA
          CLR    P1.0                ;Open gate delay sync.
          MOV    DATA_H,#00        ;Count Difference Image
          MOV    DATA_L,#00
CHK256LINE: JNB   P1.1,CHK256LINE   ;Check Image 256 Line
          SETB   P1.0                ;Close gate dalay sync.
          CLR    P1.4                ;Disable TDA
          SETB   P1.2                ;Open Counter !MR
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

;*****
;
;          IMAGE_A SUB IMAGE_B
;*****
;
;          MOV          DPTR,#0000H          ;Initial Address
LOOP1:    INC          DPTR
          ACALL        CLOCK

          CLR          P1.5                ; Load Image A
          NOP
          MOV          A,P0
          MOV          R2,A
          SETB        P1.5

          CPL          P1.6                ; Load Image B
          CLR          P1.5
          NOP
          MOV          A,P0
          MOV          R3,A
          SETB        P1.5

          SUBB        A,R2
          JC          SWAP_DATA
          SJMP        THRESHOLD            ; Image A SUB Image B
SWAP_DATA: MOV          A,R2
          SUBB        A,R3

;*****
;          CHECK THRESHOLD IMAGE
;*****
THRESHOLD: SUBB        A,#40H              ;OLD VALUE = 40H
          JC          END_IM
          LJMPL       INC_PIX

;*****
;          CHECK END OF IMAGE
;*****
END_IM:   MOV          R0,DPH
          CJNE        R0,#03FH,LOOP1
          MOV          R4,DPL
          CJNE        R4,#0FFH,LOOP1
          LJMPL       COMPARE

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

;*****
;
;          INCREASE DIFFERENCE VALUE
;*****

```

```

INC_PIX:      CLR      A
              CLR      C
              MOV      A,DATA_L
              ADD      A,#01
              MOV      DATA_L,A
              MOV      A,DATA_H
              ADDC     A,#00
              MOV      DATA_H,A
              LJMP     END_IM

```

```

;*****
;
;          CHECK OBJECT
;*****

```

```

COMPARE:     CLR      A
              CLR      C
              MOV      A,DATA_H
              SUBB     A,#OBJECT1
              JNC      SEND_SMS
              LJMP     MAIN

```

```

SEND_SMS:    CLR      P1.7      ; Display LED
              ACALL   DELAY_1s
              ACALL   DELAY_1s
              CLR      A
              CPL      P1.6
              LJMP     MAIN

```

```

;*****
;
;          CLOCK FOR READ DATA
;*****

```

```

CLOCK:      SETB     P1.3      ; CLOCK OF COUNTER
              CLR      P1.3
              RET

```

```

;*****
;
;          Dummy Delay time 1s
;*****

```

```

DELAY_10ms: MOV      R7,#10      ; Do 10 times
DELAY_10ms_1: MOV     R6,#0E6H    ; Each loop = 1 ms
DELAY_10ms_2: NOP
              NOP
              DJNZ    R6,DELAY_10ms_2
              DJNZ    R7,DELAY_10ms_1
              RET
DELAY_1s:   MOV      R5,#100     ; Do 100 times

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DELAY\_1s\_1:

ACALL  
DJNZ  
RET

DELAY\_10ms  
R5,DELAY\_1s\_1



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## โปรแกรมของภาคส่ง SMS

```
*****
;PROGRAM          : SEND SMS
;DESCRIPTION      : WAIT FOR SMS
;FOR              : MCS-51
;FILENAME         : SMS.ASM
;CREATE BY       : SOMYOS PANORAM
*****

;
;                MAIN PROGRAM
;
*****

MAIN:            ORG          0000H          ; Reset Vector
CHECK:          MOV          P3,#0011111B    ; Clear Port3
                JB          P3.2,$
                JB          P3.2,CHECK
                ACALL       SEND
                JNB         P3.2,$
                ACALL       CHECK
                SJMP        $

SEND:           MOV          TMOD,#021H      ; T1 8Bit Auto, T0 16Bit
                MOV          TH1,#0FDH      ; 9500 bps Timer1 Default
                MOV          TL1,#0FDH      ; X-TAL 11.0592MHz
                SETB         TR1            ; Start Timer1
                MOV          SCON,#040H     ; Mode1 RX Disable
                MOV          DPTR,#SERIAL_TEXT ; Set Pointer Serial TX
                ACALL       TX_TEXT        ; TX Text to Serial Port
                SJMP        $
                RET

;*****
;                TX Serial Text from ROM Pointer
;*****
TX_TEXT:        CLR          TI            ; Clear TI
TX_LOOP:        CLR          A            ; Clear ACC
                MOVC         A,@A+DPTR    ; Get Data from ROM with Pointer
                INC          DPTR
                CJNE         A,#00FH,TX1
                ACALL       TX2
TX1:           CJNE         A,#0FFH,TX_CHAR; Check 0FFH End of Text Char.
                RET                ; End => Return
TX_CHAR:        MOV          SBUF,A        ; Send Data to SBUF
                JNB         TI,$          ; Wait until TX already
TX2:           CLR          TI            ; Clear TI

                ACALL       DELAY_10ms
                AJMP        TX_LOOP        ; Jump to TX_LOOP
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

;*****
;
;                Dummy Delay time 1s
;*****
DELAY_10ms:      MOV        R7,#10           ; Do 10 times
DELAY_10ms_1:    MOV        R6,#0E6H        ; Each loop = 1 ms
DELAY_10ms_2:    NOP
                 NOP
                 DJNZ       R6,DELAY_10ms_2
                 DJNZ       R7,DELAY_10ms_1
                 RET
DELAY_1s:        MOV        R5,#100         ; Do 100 times
DELAY_1s_1:      ACALL     DELAY_10ms
                 DJNZ       R5,DELAY_1s_1
                 RET

```

```

;*****
;Define Constant < Store in Flash EEPROM Program Memory >
;*****
SERIAL_TEXT:     DB        'AT+CMGF=0',00DH,00AH,00FH
                 DB        'AT+CMGS=25',00DH,00AH,00FH
                 DB
                 '0011000A9166560522720000AA0DF3F2B82E4FD3F36176594E07',01AH,0FFH
                 END

```



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# DATA SHEET



## **TDA8708A** Video analog input interface

Product specification  
Supersedes data of April 1993  
File under Integrated Circuits, IC02

June 1994

**Philips Semiconductors**



# PHILIPS

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## Video analog input interface

## TDA8708A

## FEATURES

- 8-bit resolution
- Sampling rate up to 32 MHz
- Binary or two's complement 3-state TTL outputs
- TTL-compatible digital inputs and outputs
- Internal reference voltage regulator
- Power dissipation of 365 mW (typical)
- Input selector circuit (one out of three video inputs)
- Clamp and Automatic Gain Control (AGC) functions for CVBS and Y signals
- No sample-and-hold circuit required.
- The TDA8708A has white peak control in modes 1 and 2 whereas the TDA8708B has control in mode 1 only.

## APPLICATIONS

- Video signal decoding
- Scrambled TV (encoding and decoding)
- Digital picture processing
- Frame grabbing.

## GENERAL DESCRIPTION

The TDA8708A is an analog input interface for video signal processing. It includes a video amplifier with clamp and gain control, an 8-bit analog-to-digital converter (ADC) with a sampling rate of 32 MHz and an input selector.

## QUICK REFERENCE DATA

SYMBOL	PARAMETER	MIN.	TYP.	MAX.	UNIT
V <sub>CCA</sub>	analog supply voltage	4.5	5.0	5.5	V
V <sub>CCD</sub>	digital supply voltage	4.5	5.0	5.5	V
V <sub>CCO</sub>	TTL output supply voltage	4.2	5.0	5.5	V
I <sub>CCA</sub>	analog supply current	–	37	45	mA
I <sub>CCD</sub>	digital supply current	–	24	30	mA
I <sub>CCO</sub>	TTL output supply current	–	12	16	mA
ILE	DC integral linearity error	–	–	±1	LSB
DLE	DC differential linearity error	–	–	±0.5	LSB
f <sub>clk(max)</sub>	maximum clock frequency	30	32	–	MHz
B	maximum –3 dB bandwidth (AGC amplifier)	12	18	–	MHz
P <sub>tot</sub>	total power dissipation	–	365	500	mW

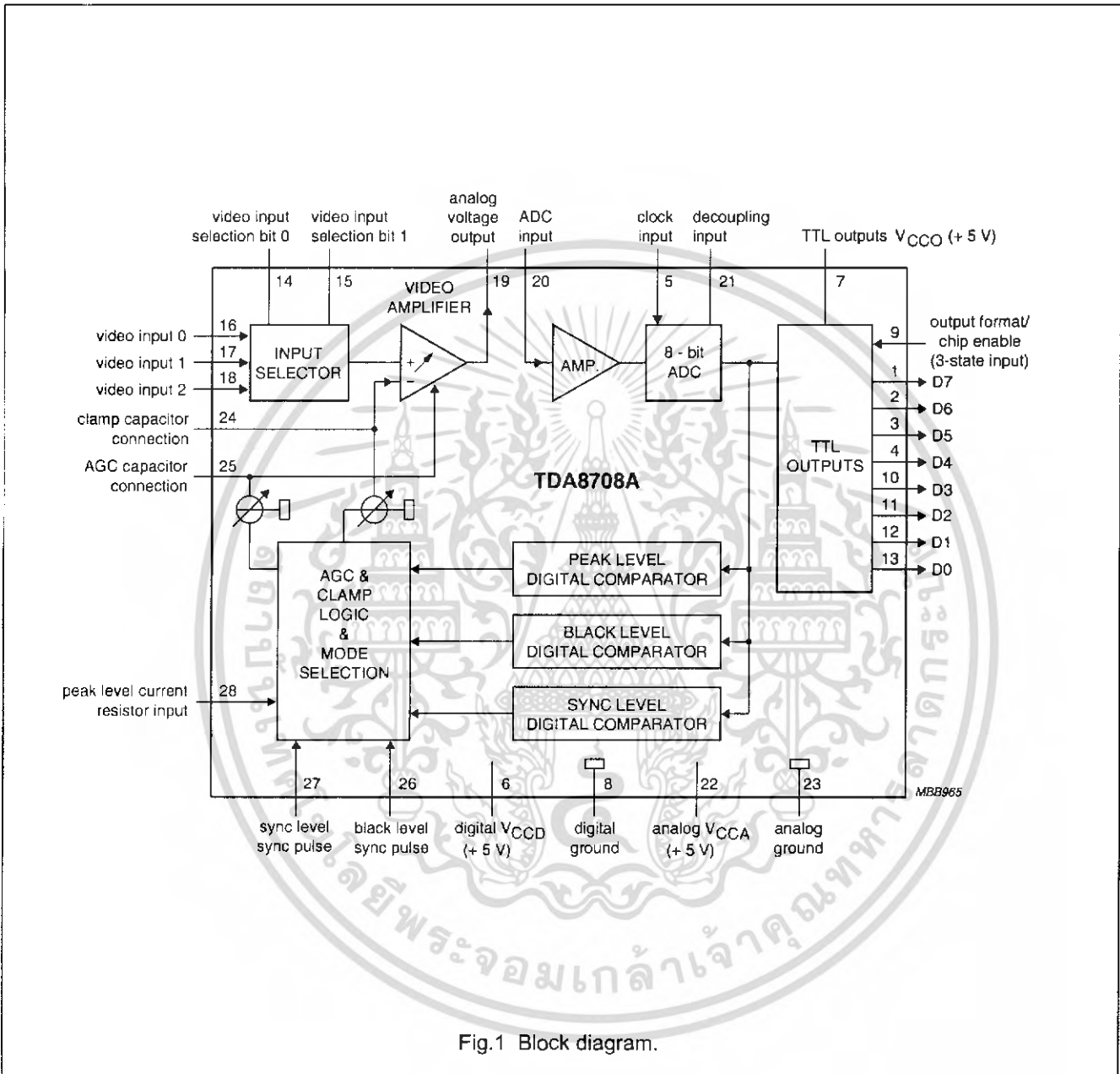
## ORDERING INFORMATION

TYPE NUMBER	PACKAGE			
	PINS	PIN POSITION	MATERIAL	CODE
TDA8708A	28	DIP	plastic	SOT117-1
TDA8708AT	28	SO28L	plastic	SOT136-1

Video analog input interface

TDA8708A

BLOCK DIAGRAM



Video analog input interface

TDA8708A

PINNING

SYMBOL	PIN	DESCRIPTION
D7	1	data output; bit 7 (MSB)
D6	2	data output; bit 6
D5	3	data output; bit 5
D4	4	data output; bit 4
CLK	5	clock input
V <sub>CCD</sub>	6	digital supply voltage (+5 V)
V <sub>CCO</sub>	7	TTL outputs supply voltage (+5 V)
DGND	8	digital ground
OF	9	output format/chip enable (3-state input)
D3	10	data output; bit 3
D2	11	data output; bit 2
D1	12	data output; bit 1
D0	13	data output; bit 0 (LSB)
I0	14	video input selection bit 0
I1	15	video input selection bit 1
VIN0	16	video input 0
VIN1	17	video input 1
VIN2	18	video input 2
ANOUT	19	analog voltage output
ADCIN	20	analog-to-digital converter input
DEC	21	decoupling input
V <sub>CCA</sub>	22	analog supply voltage (+5 V)
AGND	23	analog ground
CLAMP	24	clamp capacitor connection
AGC	25	AGC capacitor connection
GATE B	26	black level synchronization pulse
GATE A	27	sync level synchronization pulse
RPEAK	28	peak level current resistor input

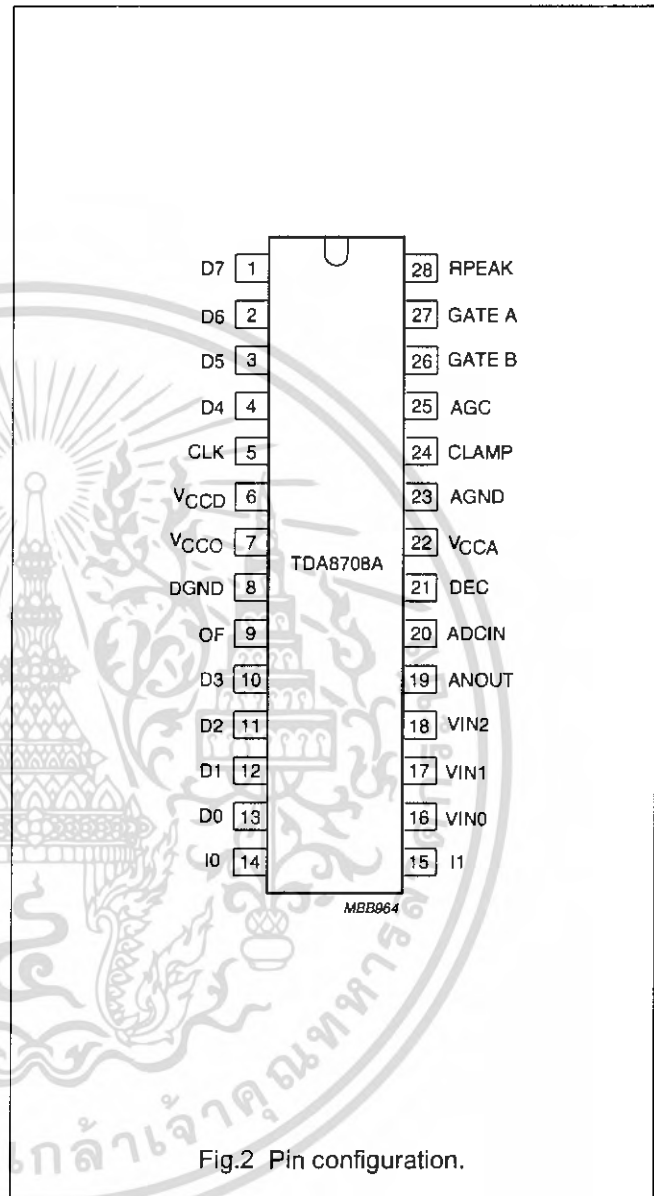


Fig.2 Pin configuration.

## Video analog input interface

## TDA8708A

## FUNCTIONAL DESCRIPTION

The TDA8708A provides a simple interface for decoding video signals.

The TDA8708A operates in configuration mode 1 (see Fig.4) when the video signals are weak (i.e. when the gain of the AGC amplifier has not yet reached its optimum value). This enables a fast recovery of the synchronization pulses in the decoder circuit. When the pulses at the GATE A and GATE B inputs become distinct (GATE A and GATE B pulses are synchronization pulses occurring during the sync period and rear porch respectively) the TDA8708A automatically switches to configuration mode 2 (see Fig.5).

When the TDA8708A is in configuration mode 1, the gain of the AGC amplifier will be roughly adjusted (sync level to a digital output level of 0 and the peak level to a digital output level of 255).

In configuration mode 2 the digital output of the ADC is compared to internal digital reference levels. The resultant outputs control the charge or discharge current of a capacitor connected to the AGC pin. The voltage across this capacitor controls the gain of the video amplifier. This is the gain control loop.

The sync level comparator is active during a positive-going pulse at the GATE A input. This means that the sync pulse of the composite video signal is used as an amplitude reference. The bottom of the sync pulse is adjusted to obtain a digital output of logic 0 at the converter output. As the black level is at digital level 64, the sync pulse will have a digital amplitude of 64 LSBs.

The peak-white control loop is always active. If the video signal tends to exceed the digital code of 248, the gain will be limited to avoid any over-range of the converter.

The use of nominal signals will prevent the output from exceeding a digital code of 213 and the peak-white control loop will be non-active.

The clamp level control is accomplished by using the same techniques as used for the gain control. The black-level digital comparator is active during a positive-going pulse at the GATE B input. The clamp capacitor will be charged or discharged to adjust the digital output to code 64.

## LIMITING VALUES

In accordance with the Absolute Maximum Rating System (IEC 134).

SYMBOL	PARAMETER	MIN.	MAX.	UNIT
$V_{CCA}$	analog supply voltage	-0.3	+7.0	V
$V_{CCD}$	digital supply voltage	-0.3	+7.0	V
$V_{CCO}$	output supply voltage	-0.3	+7.0	V
$\Delta V_{CC}$	supply voltage difference between $V_{CCA}$ and $V_{CCD}$	-1.0	+1.0	V
	supply voltage difference between $V_{CCO}$ and $V_{CCD}$	-1.0	+1.0	V
	supply voltage difference between $V_{CCA}$ and $V_{CCO}$	-1.0	+1.0	V
$V_I$	input voltage	-0.3	$V_{CCA}$	V
$I_O$	output current	0	+10	mA
$T_{sig}$	storage temperature	-55	+150	°C
$T_{amb}$	operating ambient temperature	0	+70	°C
$T_j$	junction temperature	0	+125	°C

## THERMAL CHARACTERISTICS

SYMBOL	PARAMETER	VALUE	UNIT
$R_{th,j-a}$	thermal resistance from junction to ambient in free air		
	SOT117-1	55	K/W
	SOT136-1	70	K/W

## Video analog input interface

## TDA8708A

## CHARACTERISTICS

$V_{CCA} = V_{22}$  to  $V_{23} = 4.5$  to  $5.5$  V;  $V_{CCD} = V_6$  to  $V_8 = 4.5$  to  $5.5$  V;  $V_{CCO} = V_7$  to  $V_8 = 4.2$  to  $5.5$  V; AGND and DGND shorted together;  $V_{CCA}$  to  $V_{CCO} = -0.5$  to  $+0.5$  V;  $V_{CCO}$  to  $V_{CCD} = -0.5$  to  $+0.5$  V;  $V_{CCA}$  to  $V_{CCO} = -0.5$  to  $+0.5$  V;

$T_{amb} = 0$  to  $+70$  °C; typical readings taken at  $V_{CCA} = V_{CCD} = V_{CCO} = 5$  V and  $T_{amb} = 25$  °C; unless otherwise specified.

SYMBOL	PARAMETER	CONDITIONS	MIN.	TYP.	MAX.	UNIT
<b>Supplies</b>						
$V_{CCA}$	analog supply voltage		4.5	5.0	5.5	V
$V_{CCD}$	digital supply voltage		4.5	5.0	5.5	V
$V_{CCO}$	TTL output supply voltage		4.2	5.0	5.5	V
$I_{CCA}$	analog supply current		–	37	45	mA
$I_{CCD}$	digital supply current		–	24	30	mA
$I_{CCO}$	TTL output supply current	TTL load (see Fig.8)	–	12	16	mA
<b>Video amplifier inputs</b>						
VIN(0 TO 2) INPUTS						
$V_{I(p-p)}$	input voltage (peak-to-peak value)	AGC load with external capacitor; note 1	0.6	–	1.5	V
$ Z_i $	input impedance	$f_i = 6$ MHz	10	20	–	k $\Omega$
$C_i$	input capacitance	$f_i = 6$ MHz	–	1	–	pF
I0 AND I1 TTL INPUTS (SEE TABLE 1)						
$V_{IL}$	LOW level input voltage		0	–	0.8	V
$V_{IH}$	HIGH level input voltage		2.0	–	$V_{CCD}$	V
$I_{IL}$	LOW level input current	$V_i = 0.4$ V	–400	–	–	$\mu$ A
$I_{IH}$	HIGH level input current	$V_i = 2.7$ V	–	–	20	$\mu$ A
GATE A AND GATE B TTL INPUTS (SEE FIGS 4 AND 5)						
$V_{IL}$	LOW level input voltage		0	–	0.8	V
$V_{IH}$	HIGH level input voltage		2.0	–	$V_{CCD}$	V
$I_{IL}$	LOW level input current	$V_i = 0.4$ V	–400	–	–	$\mu$ A
$I_{IH}$	HIGH level input current	$V_i = 2.7$ V	–	–	20	$\mu$ A
$t_w$	pulse width	see Fig.5	2	–	–	$\mu$ s
RPEAK INPUT (PIN 28)						
$I_{28(min)}$	minimum peak level current	$R_{28} = 0$ $\Omega$	–	80	150	$\mu$ A
AGC INPUT (PIN 25)						
$V_{25(min)}$	AGC voltage for minimum gain		–	2.8	–	V
$V_{25(max)}$	AGC voltage for maximum gain		–	4.0	–	V
	AGC output current		see Table 2			
CLAMP INPUT (PIN 24)						
$V_{24}$	clamp voltage for code 128 output		–	3.5	–	V
$I_{24}$	clamp output current		see Table 3			

## Video analog input interface

## TDA8708A

SYMBOL	PARAMETER	CONDITIONS	MIN.	TYP.	MAX.	UNIT
<b>Video amplifier outputs</b>						
ANOUT OUTPUT (PIN 19)						
$V_{19(p-p)}$	AC output voltage (peak-to-peak value)	$V_{VIN} = 1.33 \text{ V (p-p)}$ ; $V_{25} = 3.6 \text{ V}$	–	1.33	–	V
$I_{19}$	internal current source	$R_L = \infty$	2.0	2.5	–	mA
$I_{O(p-p)}$	output current driven by the load	$V_{ANOUT} = 1.33 \text{ V (p-p)}$ ; note 2	–	–	1.0	mA
$V_{19}$	DC output voltage for black level	note 3	–	$V_{CCA} - 2.24$	–	V
$Z_{19}$	output impedance		–	20	–	$\Omega$
<b>Video amplifier dynamic characteristics</b>						
$\alpha_{ct}$	crosstalk between VIN inputs	$V_{CCA} = 4.75 \text{ to } 5.25 \text{ V}$	–	–50	–45	dB
$G_{diff}$	differential gain	$V_{VIN} = 1.33 \text{ V (p-p)}$ ; $V_{25} = 3.6 \text{ V}$	–	2	–	%
$\varphi_{diff}$	differential phase	$V_{VIN} = 1.33 \text{ V (p-p)}$ ; $V_{25} = 3.6 \text{ V}$	–	0.8	–	deg
B	–3 dB bandwidth		12	–	–	MHz
S/N	signal-to-noise ratio	note 4	60	–	–	dB
SVRR1	supply voltage ripple rejection	note 5	–	45	–	dB
$\Delta G$	gain range	see Fig.10	–4.5	–	+6.0	dB
$G_{stab}$	gain stability as a function of supply voltage and temperature	see Fig.10	–	–	5	%
<b>Analog-to-digital converter inputs</b>						
CLK INPUT (PIN 5)						
$V_{IL}$	LOW level input voltage		0	–	0.8	V
$V_{IH}$	HIGH level input voltage		2.0	–	$V_{CCD}$	V
$I_{IL}$	LOW level input current	$V_{clk} = 0.4 \text{ V}$	–400	–	–	$\mu\text{A}$
$I_{IH}$	HIGH level input current	$V_{clk} = 2.7 \text{ V}$	–	–	100	$\mu\text{A}$
$ Z_i $	input impedance	$f_{clk} = 10 \text{ MHz}$	–	4	–	$k\Omega$
$C_i$	input capacitance	$f_{clk} = 10 \text{ MHz}$	–	4.5	–	pF
OF INPUT (3-STATE; SEE TABLE 4)						
$V_{IL}$	LOW level input voltage		0	–	0.2	V
$V_{IH}$	HIGH level input voltage		2.6	–	$V_{CCD}$	V
$V_g$	input voltage in high impedance state		–	1.15	–	V
$I_{IL}$	LOW level input current		–370	–300	–	$\mu\text{A}$
$I_{IH}$	HIGH level input current		–	300	450	$\mu\text{A}$

## Video analog input interface

## TDA8708A

SYMBOL	PARAMETER	CONDITIONS	MIN.	TYP.	MAX.	UNIT
<b>ADCIN INPUT (PIN 20; SEE TABLE 5)</b>						
$V_{20}$	input voltage	digital output = 00	–	$V_{CCA} - 2.42$	–	V
$V_{20}$	input voltage	digital output = 255	–	$V_{CCA} - 1.41$	–	V
$V_{20(p-p)}$	input voltage amplitude (peak-to-peak value)		–	1.0	–	V
$I_{20}$	input current		–	1.0	10	$\mu$ A
$ Z_i $	input impedance	$f_i = 6$ MHz	–	50	–	M $\Omega$
$C_i$	input capacitance	$f_i = 6$ MHz	–	1	–	pF
<b>Analog-to-digital converter outputs</b>						
DIGITAL OUTPUTS D0 TO D7						
$V_{OL}$	LOW level output voltage	$I_{OL} = 2$ mA	0	–	0.6	V
$V_{OH}$	HIGH level output voltage	$I_{OL} = -0.4$ mA	2.4	–	$V_{CCD}$	V
$I_{OZ}$	output current in 3-state mode	$0.4$ V < $V_O$ < $V_{CCD}$	–20	–	+20	$\mu$ A
<b>Switching characteristics</b>						
$f_{clk(max)}$	maximum clock input frequency	see Fig.6; note 6	30	32	–	MHz
<b>Analog signal processing (<math>f_{clk} = 32</math> MHz; see Fig.8)</b>						
$G_{diff}$	differential gain	$V_{20} = 1.0$ V (p-p); see Fig.3; note 7	–	2	–	%
$\phi_{diff}$	differential phase	see Fig.3; note 7	–	2	–	deg
$f_1$	fundamental harmonics (full-scale)	$f_i = 4.43$ MHz; note 7	–	–	0	dB
$f_{all}$	harmonics (full-scale); all components	$f_i = 4.43$ MHz; note 7	–	–55	–	dB
SVRR2	supply voltage ripple rejection	note 8	–	1	5	%/V
<b>Transfer function (see Fig.8)</b>						
ILE	DC integral linearity error		–	–	$\pm 1$	LSB
DLE	DC differential linearity error		–	–	$\pm 0.5$	LSB
ILE	AC integral linearity error	note 9	–	–	$\pm 2$	LSB
<b>Timing (<math>f_{clk} = 32</math> MHz; see Figs 6, 7 and 8)</b>						
DIGITAL OUTPUTS ( $C_L = 15$ pF; $I_{OL} = 2$ mA; $R_L = 2$ k $\Omega$ )						
$t_{ds}$	sampling delay time		–	2	–	ns
$t_h$	output hold time		6	8	–	ns
$t_d$	output delay time		–	16	20	ns
$t_{dEZ}$	3-state delay time; output enable		–	19	25	ns
$t_{dDZ}$	3-state delay time; output disable		–	14	20	ns

## Video analog input interface

## TDA8708A

## Notes

- 0 dB is obtained at the AGC amplifier when applying  $V_{i(p-p)} = 1.33$  V.
- The output current at pin 19 should not exceed 1 mA. The load impedance  $R_L$  should be referenced to  $V_{CCA}$  and defined as:
  - AC impedance  $\geq 1$  k $\Omega$  and the DC impedance  $> 2.7$  k $\Omega$ .
  - The load impedance should be coupled directly to the output of the amplifier so that the DC voltage supplied by the clamp is not disturbed.
- Control mode 2 is selected.
- Signal-to-noise ratio measured with 5 MHz bandwidth:

$$\frac{S}{N} = 20 \log \frac{V_{ANOUTC(p-p)}}{V_{ANOUTY(RMS\ noise)}} \text{ at } B = 5 \text{ MHz.}$$

- The voltage ratio is expressed as:

$$SVRR1 = 20 \log \frac{\Delta V_{CCA}}{V_{CCA}} \times \frac{G}{\Delta G} \text{ for } V_i = 1 \text{ V (p-p), gain at 100 kHz} = 1 \text{ and 1 V supply variation.}$$

- It is recommended that the rise and fall times of the clock are  $\geq 2$  ns. In addition, a 'good layout' for the digital and analog grounds is recommended.
- These measurements are realized on analog signals after a digital-to-analog conversion (TDA8702 is used).
- The supply voltage rejection is the relative variation of the analog signal (full-scale signal at input) for 1 V of supply variation:

$$SVRR2 = \frac{\Delta(V_{I(00)} - V_{I(FF)}) + (V_{I(00)} - V_{I(FF)})}{\Delta V_{CCA}}$$

- Full-scale sine wave ( $f_i = 4.4$  MHz;  $f_{clk} = 27$  MHz).

Video analog input interface

TDA8708A

**Table 1** Video input selection (CVBS).

I1	I0	SELECTED INPUT
0	0	VIN0
0	1	VIN1
1	0	VIN2
1	1	VIN2

**Table 2** AGC output current.

GATE A	GATE B	DIGITAL OUTPUT	I <sub>AGC</sub>	MODE <sup>(2)</sup>
1	1	output < 255	-2.5 μA	1
		output > 255	I <sub>AGCM</sub>	1
0	X <sup>(1)</sup>	output < 248	0 μA	2
		output > 248	I <sub>AGCM</sub>	2
1	0	output < 0	+2.5 μA	2
		0 < output < 248	-2.5 μA	2
		output > 248	I <sub>AGCM</sub>	2

**Note**

1. X = don't care.
2. Mode 2 can only be initialized with successive pulses on GATE A and GATE B (see Fig.5).

**Table 5** Output coding and input voltage (typical values).

STEP	V <sub>ADCIN</sub>	BINARY OUTPUTS								TWO'S COMPLEMENT							
		D7	D6	D5	D4	D3	D2	D1	D0	D7	D6	D5	D4	D3	D2	D1	D0
Underflow	-	0	0	0	0	0	0	0	0	1	0	0	0	0	0	0	0
0	V <sub>CCA</sub> - 2.41 V	0	0	0	0	0	0	0	0	1	0	0	0	0	0	0	0
1	-	0	0	0	0	0	0	0	1	1	0	0	0	0	0	0	1
.	-	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.
.	-	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.
254	-	1	1	1	1	1	1	1	0	0	1	1	1	1	1	1	0
255	V <sub>CCA</sub> - 1.41 V	1	1	1	1	1	1	1	1	0	1	1	1	1	1	1	1
Overflow	-	1	1	1	1	1	1	1	1	0	1	1	1	1	1	1	1

**Table 3** CLAMP output current.

GATE A	GATE B	DIGITAL OUTPUT	I <sub>CLAMP</sub>	MODE
1	1	output < 0	I <sub>CLAMPM</sub>	1
		output > 0	-2.5 μA	1
X <sup>(1)</sup>	0	X <sup>(1)</sup>	0 μA	2
0	1	output < 64	+50 μA	2
		64 < output	-50 μA	2

**Note**

1. X = don't care.

**Table 4** OF input coding.

OF	D0 TO D7
0	active, two's complement
1	high impedance
open circuit <sup>(1)</sup>	active, binary

**Note**

1. Use C ≥ 10 pF to DGND.

Video analog input interface

TDA8708A

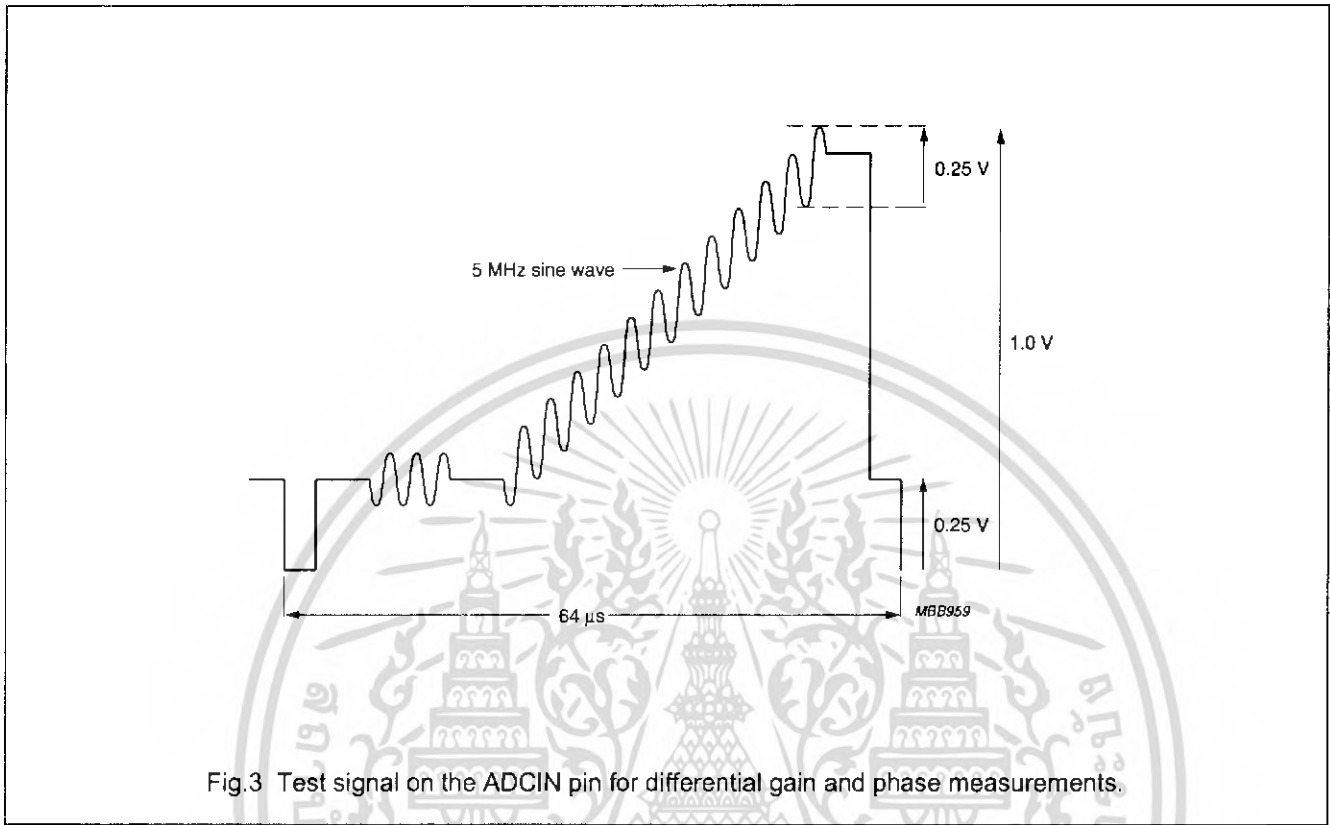


Fig.3 Test signal on the ADCIN pin for differential gain and phase measurements.

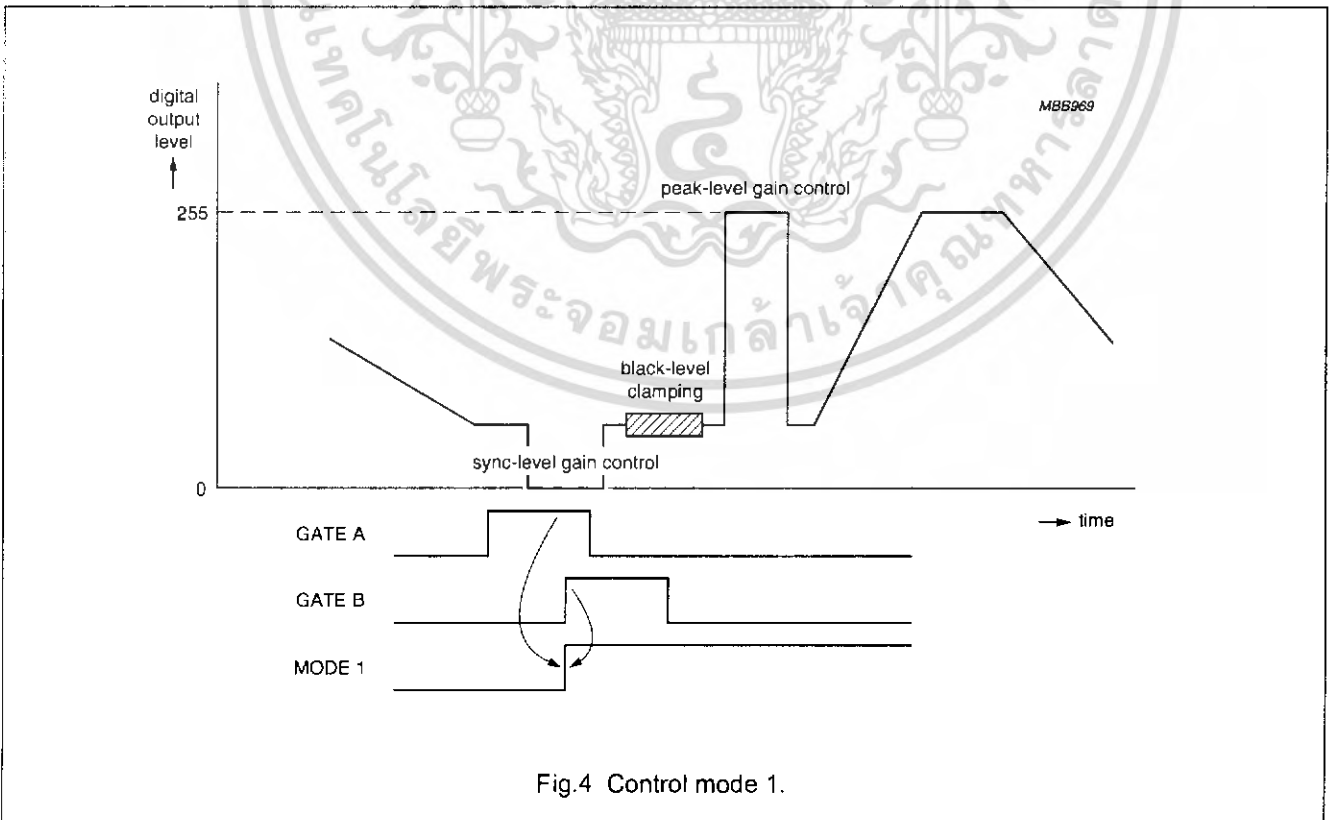
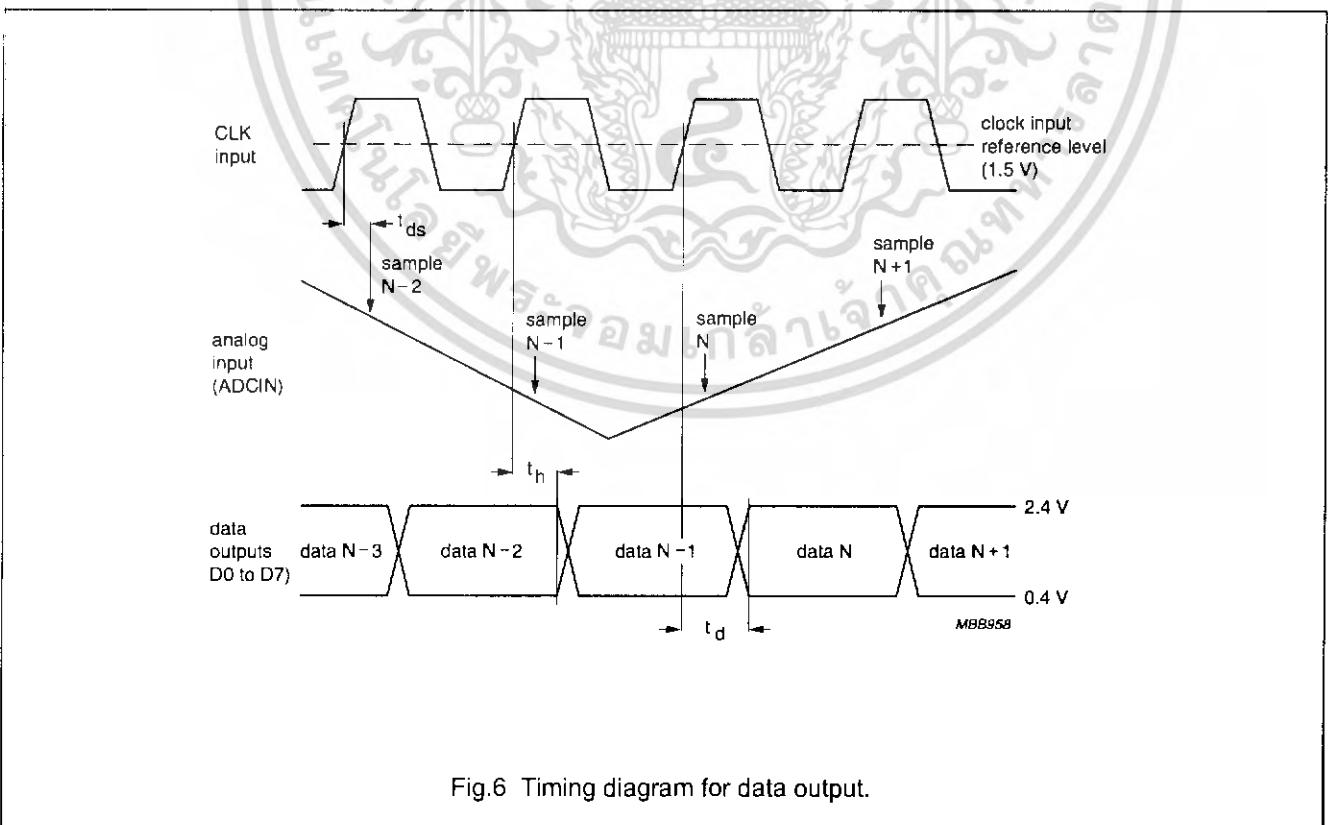
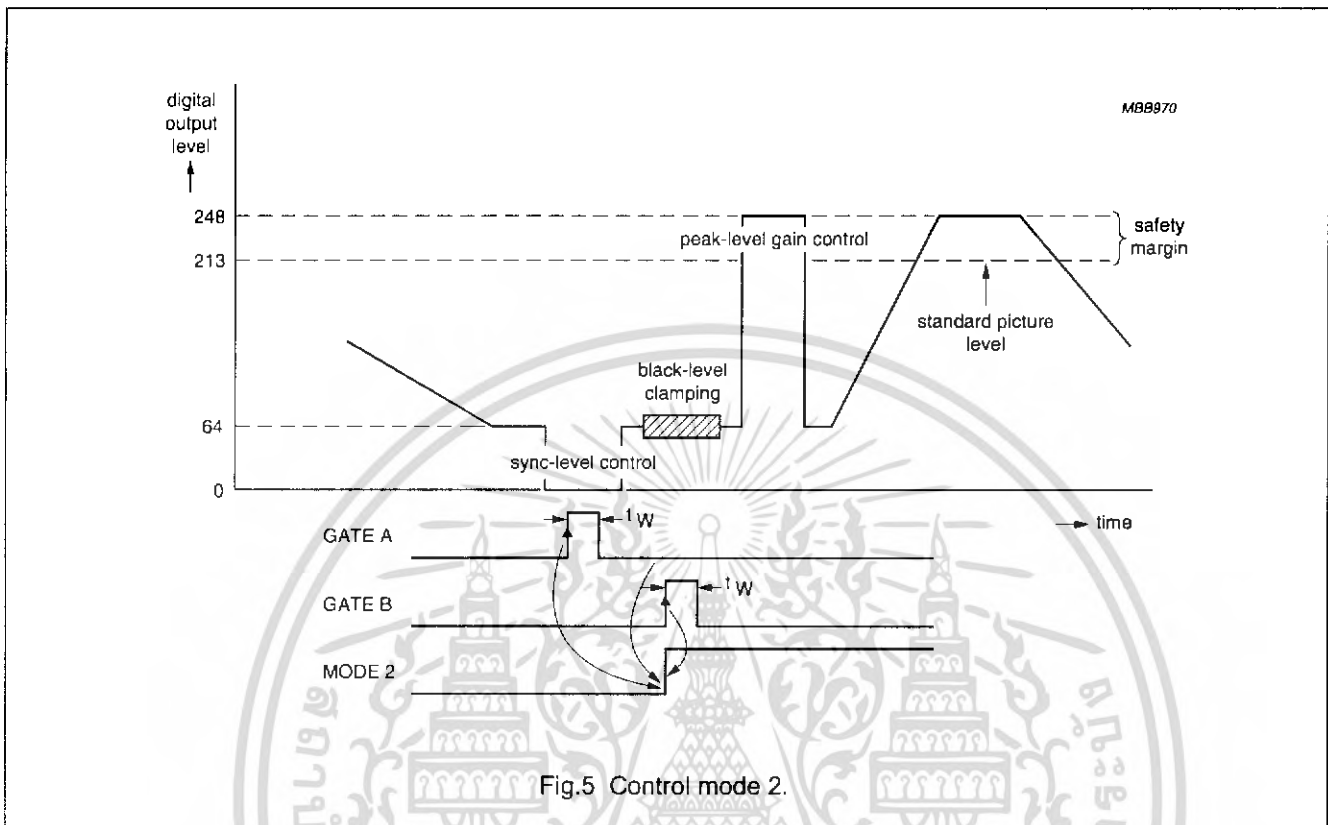


Fig.4 Control mode 1.

Video analog input interface

TDA8708A



Video analog input interface

TDA8708A

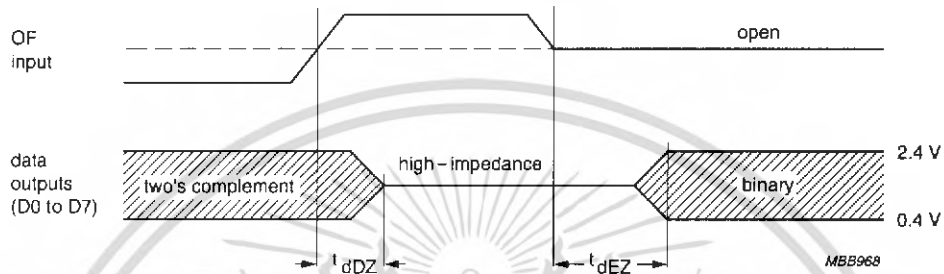


Fig.7 Output format timing diagram.

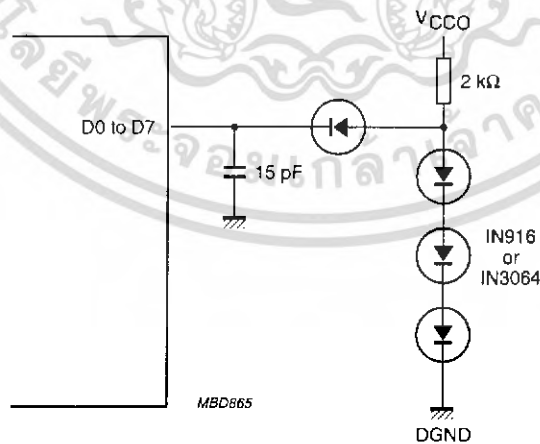


Fig.8 Load circuit for timing measurement; data outputs (OF = LOW or open-circuit).

Video analog input interface

TDA8708A

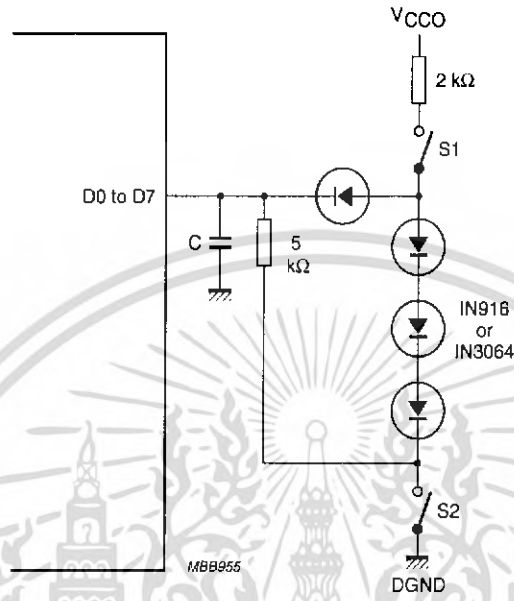
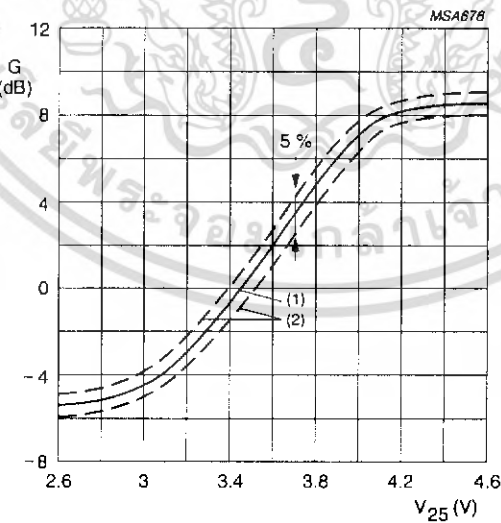


Fig.9 Load circuit for timing measurement; 3-state outputs ( $f_i = 1 \text{ MHz}$ ;  $V_{OF} = 3 \text{ V}$ ).



- (1) Typical value ( $V_{CCA} = V_{CCD} = 5 \text{ V}$ ;  $T_{amb} = 25 \text{ }^\circ\text{C}$ ).
- (2) Minimum and maximum values (temperature and supply).

Fig.10 Gain control curve.

Video analog input interface

TDA8708A

INTERNAL PIN CIRCUITRY

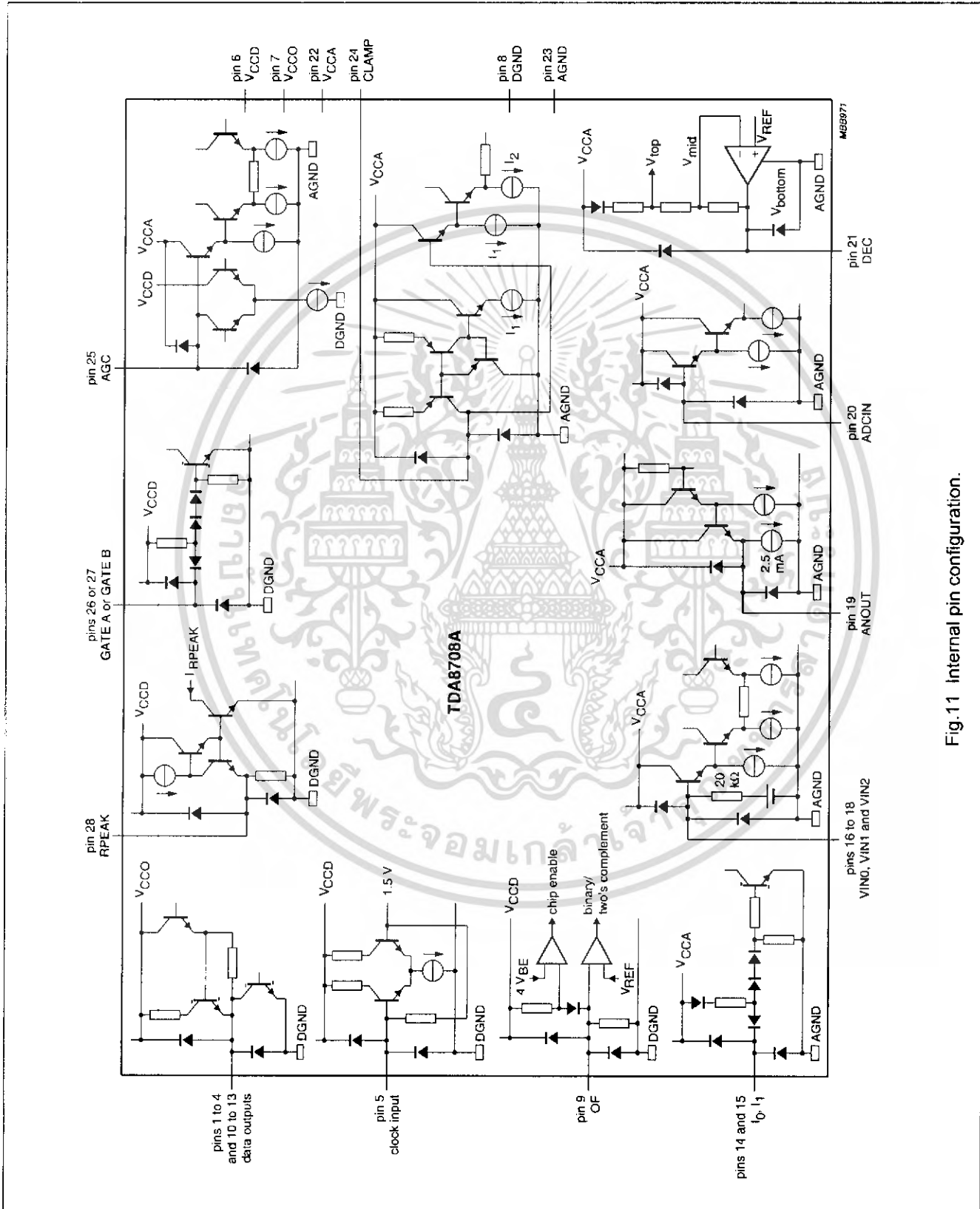


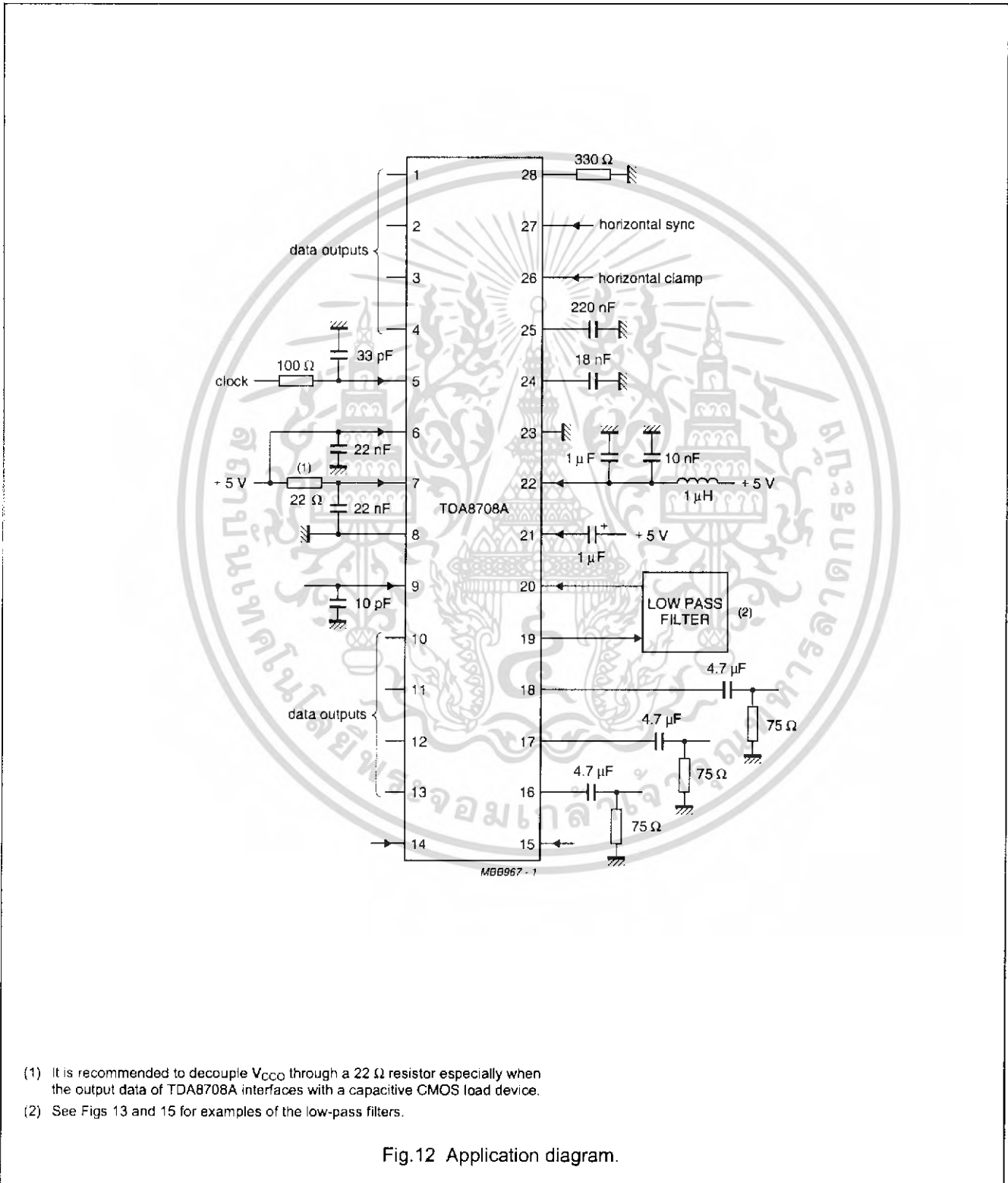
Fig.11 Internal pin configuration.

Video analog input interface

TDA8708A

APPLICATION INFORMATION

Additional information can be found in the laboratory report "FBL/AN9308".

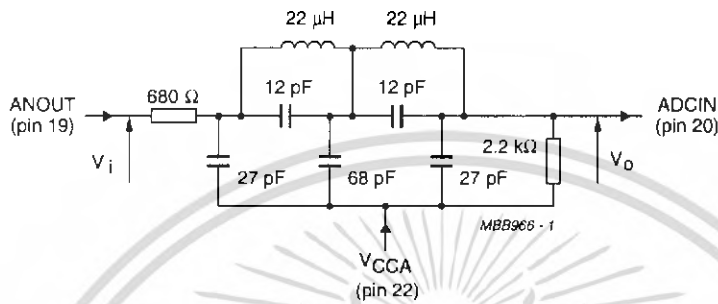


(1) It is recommended to decouple  $V_{CC0}$  through a 22  $\Omega$  resistor especially when the output data of TDA8708A interfaces with a capacitive CMOS load device.  
 (2) See Figs 13 and 15 for examples of the low-pass filters.

Fig.12 Application diagram.

Video analog input interface

TDA8708A



This filter can be adapted to various applications with respect to performance requirements. An input and output impedance of at least 680  $\Omega$  and 2.2 k $\Omega$  must in any event be applied.

Fig.13 Example of a low-pass filter for CVBS and Y signals.

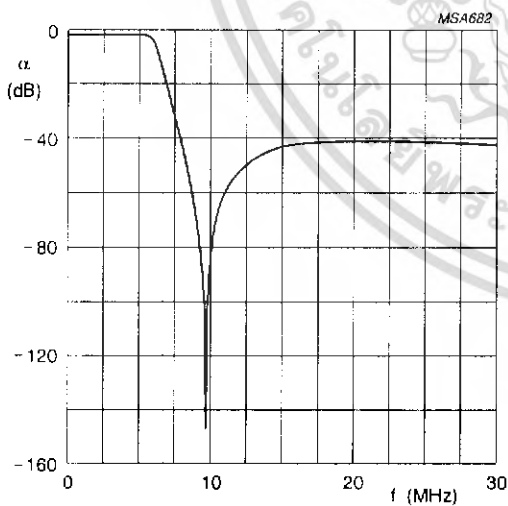


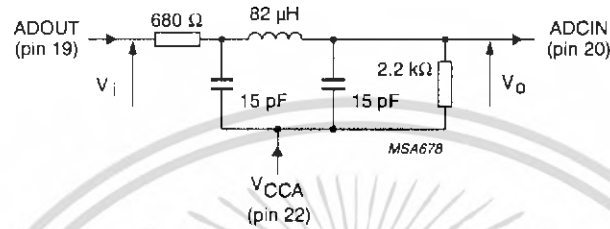
Fig. 14 Frequency response for filter shown in Fig.13.

Characteristics of Fig. 13

- Order 5; adapted CHEBYSHEV
- Ripple  $\rho \leq 0.4$  dB
- $f = 6.5$  MHz at  $-3$  dB
- $f_{\text{notch}} = 9.75$  MHz.

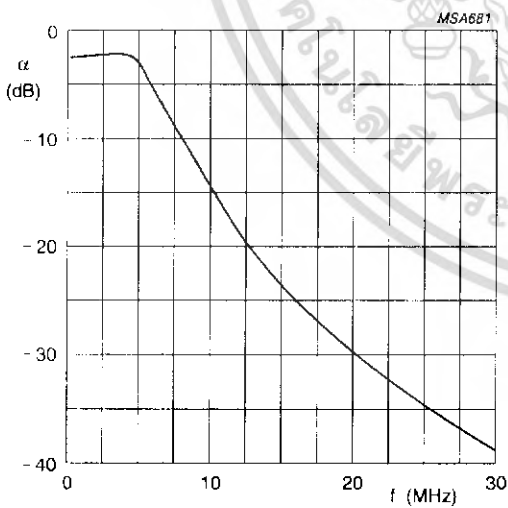
Video analog input interface

TDA8708A



This filter can be adapted to various applications with respect to performance requirements. An input and output impedance of at least 680 Ω and 2.2 kΩ must in any event be applied.

Fig.15 Example of an economical low-pass filter for CVBS and Y signals.



Characteristics of Fig. 15

- Order 5; adapted CHEBYSHEV
- Ripple  $\rho \leq 0.4$  dB
- $f = 6.5$  MHz at  $-3$  dB.

Fig.16 Frequency response for filter shown in Fig.15.

# LM1881, LM1881-X Video Sync Separator

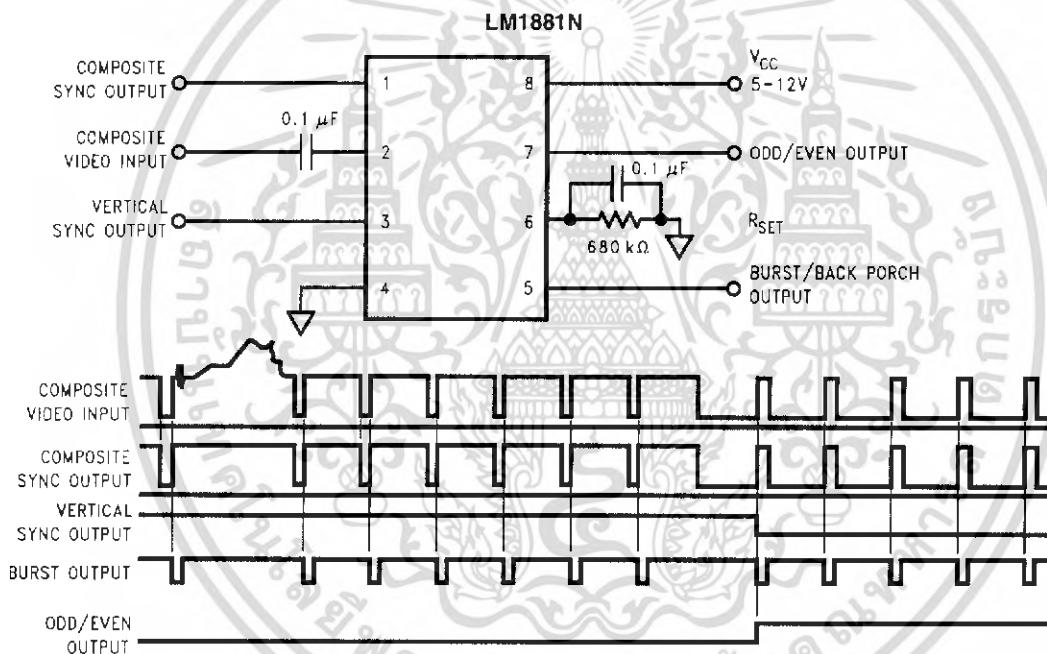
## General Description

The LM1881 Video sync separator extracts timing information including composite and vertical sync, burst/back porch timing, and odd/even field information from standard negative going sync NTSC, PAL\* and SECAM video signals with amplitude from 0.5V to 2V p-p. The integrated circuit is also capable of providing sync separation for non-standard, faster horizontal rate video signals. The vertical output is produced on the rising edge of the first serration in the vertical sync period. A default vertical output is produced after a time delay if the rising edge mentioned above does not occur within the externally set delay period, such as might be the case for a non-standard video signal.

## Features

- AC coupled composite input signal
- >10 kΩ input resistance
- <10 mA power supply drain current
- Composite sync and vertical outputs
- Odd/even field output
- Burst gate/back porch output
- Horizontal scan rates to 150 kHz
- Edge triggered vertical output
- Default triggered vertical output for non-standard video signal (video games-home computers)
- -40°C to +85°C operation (LM1881-X)

## Connection Diagram



Order Number LM1881M or LM1881N (0°C to +70°C)  
Order Number LM1881M-X or LM1881N-X (-40°C to +85°C)  
See NS Package Number M08A or N08E

00915001

\*PAL in this datasheet refers to European broadcast TV standard "Phase Alternating Lines", and not to Programmable Array Logic.

**Absolute Maximum Ratings** (Note 1)

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Supply Voltage	13.2V
Input Voltage	3 V <sub>P-P</sub> (V <sub>CC</sub> = 5V) 6 V <sub>P-P</sub> (V <sub>CC</sub> ≥ 8V)
Output Sink Currents; Pins, 1, 3, 5	5 mA
Output Sink Current; Pin 7	2 mA

Package Dissipation (Note 2)

1100 mW

Storage Temperature Range

-65°C to +150°C

ESD Susceptibility (Note 3)

2 kV

Soldering Information

Dual-In-Line Package (10 sec.)

260°C

Small Outline Package

Vapor Phase (60 sec.)

215°C

Infrared (15 sec.)

220°C

**Electrical Characteristics LM1881**V<sub>CC</sub> = 5V; R<sub>SET</sub> = 680 kΩ; T<sub>A</sub> = 0°C to +70°C by correlation with 100% electrical testing at T<sub>A</sub> = 25°C

Parameter	Conditions	Min	Typ (Note 4)	Max	Units
Supply Current	Outputs at Logic 1	V <sub>CC</sub> = 5V	5.2	10	mA
		V <sub>CC</sub> = 12V	5.5	12	
DC Input Voltage	Pin 2	1.3	1.5	1.8	V
Input Threshold Voltage	(Note 5)	55	70	85	mV
Input Discharge Current	Pin 2; V <sub>IN</sub> = 2V	6	11	16	μA
Input Clamp Charge Current	Pin 2; V <sub>IN</sub> = 1V	0.2	0.8		mA
R <sub>SET</sub> Pin Reference Voltage	Pin 6; (Note 6)	1.10	1.22	1.35	V
Composite Sync. & Vertical Outputs	I <sub>OUT</sub> = 40 μA; Logic 1	V <sub>CC</sub> = 5V	4.0	4.5	V
		V <sub>CC</sub> = 12V	11.0		
	I <sub>OUT</sub> = 1.6 mA; Logic 1	V <sub>CC</sub> = 5V	2.4	3.6	V
		V <sub>CC</sub> = 12V	10.0		
Burst Gate & Odd/Even Outputs	I <sub>OUT</sub> = 40 μA; Logic 1	V <sub>CC</sub> = 5V	4.0	4.5	V
		V <sub>CC</sub> = 12V	11.0		
Composite Sync. Output	I <sub>OUT</sub> = -1.6 mA; Logic 0; Pin 1		0.2	0.8	V
Vertical Sync. Output	I <sub>OUT</sub> = -1.6 mA; Logic 0; Pin 3		0.2	0.8	V
Burst Gate Output	I <sub>OUT</sub> = -1.6 mA; Logic 0; Pin 5		0.2	0.8	V
Odd/Even Output	I <sub>OUT</sub> = -1.6 mA; Logic 0; Pin 7		0.2	0.8	V
Vertical Sync Width		190	230	300	μs
Burst Gate Width	2.7 kΩ from Pin 5 to V <sub>CC</sub>	2.5	4	4.7	μs
Vertical Default Time	(Note 7)	32	65	90	μs

# Electrical Characteristics LM1881-X

$V_{CC} = 5V$ ;  $R_{SET} = 680\text{ k}\Omega$ ;  $T_A = -40^\circ\text{C}$  to  $+85^\circ\text{C}$  by correlation with 100% electrical testing at  $T_A=25^\circ\text{C}$

Parameter	Conditions	Min	Typ	Max	Units
Supply Current	Outputs at Logic 1 $V_{CC} = 5V$ $V_{CC} = 12V$		5.2 5.5	10 12	mA
DC Input Voltage	Pin 2	1.3	1.5	1.8	V
Input Threshold Voltage		55	70	85	mV
Input Discharge Current	Pin 2; $V_{IN} = 2V$	6	11	16	$\mu\text{A}$
Input Clamp Charge Current	Pin 2; $V_{IN} = 1V$	0.2	0.8		mA
$R_{SET}$ Pin Reference Voltage	Pin 6;	1.10	1.22	1.35	V
Composite Sync. & Vertical Outputs	$I_{OUT} = 40\ \mu\text{A}$ ; Logic 1	$V_{CC} = 5V$	4.0	4.5	V
		$V_{CC} = 12V$	11.0		
	$I_{OUT} = 1.6\ \text{mA}$ ; Logic 1	$V_{CC} = 5V$	2.4	3.6	V
		$V_{CC} = 12V$	10.0		
Burst Gate & Odd/Even Outputs	$I_{OUT} = 40\ \mu\text{A}$ ; Logic 1 $V_{CC} = 5V$ $V_{CC} = 12V$	4.0 11.0	4.5		V
Composite Sync. Output	$I_{OUT} = -1.6\ \text{mA}$ ; Logic 0; Pin 1		0.2	0.8	V
Vertical Sync. Output	$I_{OUT} = -1.6\ \text{mA}$ ; Logic 0; Pin 3		0.2	0.8	V
Burst Gate Output	$I_{OUT} = -1.6\ \text{mA}$ ; Logic 0; Pin 5		0.2	0.8	V
Odd/Even Output	$I_{OUT} = -1.6\ \text{mA}$ ; Logic 0; Pin 7		0.2	0.8	V
Vertical Sync Width		140	230	588	$\mu\text{s}$
Burst Gate Width	2.7 $\text{k}\Omega$ from Pin 5 to $V_{CC}$	2.2	4	4.7	$\mu\text{s}$
Vertical Default Time		32	65	90	$\mu\text{s}$

**Note 1:** Absolute Maximum Ratings indicate limits beyond which damage to the device may occur. For guaranteed specifications and test conditions, see the Electrical Characteristics. The guaranteed specifications apply only for the test conditions listed.

**Note 2:** For operation in ambient temperatures above  $25^\circ\text{C}$ , the device must be derated based on a  $150^\circ\text{C}$  maximum junction temperature and a package thermal resistance of  $110^\circ\text{C/W}$ , junction to ambient.

**Note 3:** ESD susceptibility test uses the "human body model, 100 pF discharged through a 1.5  $\text{k}\Omega$  resistor".

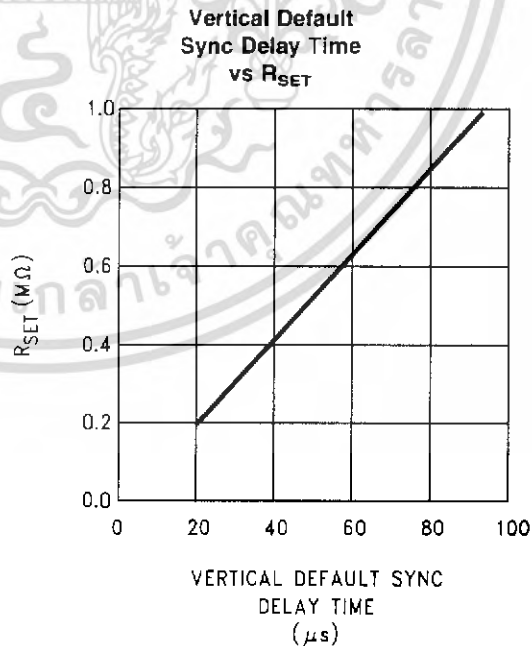
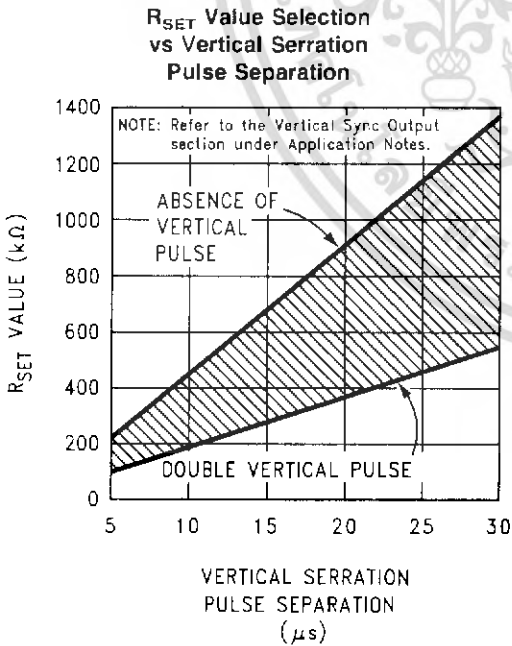
**Note 4:** Typicals are at  $T_J = 25^\circ\text{C}$  and represent the "most likely parametric norm".

**Note 5:** Relative difference between the input clamp voltage and the minimum input voltage which produces a horizontal output pulse.

**Note 6:** Careful attention should be made to prevent parasitic capacitance coupling from any output pin (Pins 1, 3, 5 and 7) to the  $R_{SET}$  pin (Pin 6).

**Note 7:** Delay time between the start of vertical sync (at input) and the vertical output pulse.

## Typical Performance Characteristics



## Application Notes (Continued)

flip-flop is toggled by the default comparator, starting the vertical sync pulse at pin 3 of the LM1881. If the default vertical sync period ends before the end of the input vertical sync period, then the falling edge of the vertical sync (positive pulse at the "D" flip-flop) will clock the high output from the comparator with  $V_1$  as a reference input. This will retrigger the oscillator, generating a second vertical sync output pulse. The "Vertical Default Sync Delay Time vs  $R_{SET}$ " graph shows the relationship between the  $R_{SET}$  value and the delay time from the start of the vertical sync period before the default vertical sync pulse is generated. Using the NTSC example again the smallest resistor for  $R_{SET}$  is 500 k $\Omega$ . The vertical default time delay is about 50  $\mu$ s, much longer than the 30  $\mu$ s serration pulse spacing.

A common question is how can one calculate the required  $R_{SET}$  with a video timing standard that has no serration pulses during the vertical blanking. If the default vertical sync is to be used this is a very easy task. Use the "Vertical Default Sync Delay Time vs  $R_{SET}$ " graph to select the necessary  $R_{SET}$  to give the desired delay time for the vertical sync output signal. If a second pulse is undesirable, then check the "Vertical Pulse Width vs  $R_{SET}$ " graph to make sure

the vertical output pulse will extend beyond the end of the input vertical sync period. In most systems the end of the vertical sync period may be very accurate. In this case the preferred design may be to start the vertical sync pulse at the end of the vertical sync period, similar to starting the vertical sync pulse after the first serration pulse. A VGA standard is to be used as an example to show how this is done. In this standard a horizontal line is 32  $\mu$ s long. The vertical sync period is two horizontal lines long, or 64  $\mu$ s. The vertical default sync delay time **must be longer** than the vertical sync period of 64  $\mu$ s. In this case  $R_{SET}$  must be larger than 680 k $\Omega$ .  $R_{SET}$  must still be small enough for the output of the integrator to reach  $V_1$  before the end of the vertical period of the input pulse. The first graph can be used to confirm that  $R_{SET}$  is small enough for the integrator. Instead of using the vertical serration pulse separation, use the actual pulse width of the vertical sync period, or 64  $\mu$ s in this example. This graph is linear, meaning that a value as large as 2.7 M $\Omega$  can be used for  $R_{SET}$  (twice the value as the maximum at 30  $\mu$ s). Due to leakage currents it is advisable to keep the value of  $R_{SET}$  under 2.0 M $\Omega$ . In this example a value of 1.0 M $\Omega$  is selected, well above the minimum of 680 k $\Omega$ . With this value for  $R_{SET}$  the pulse width of the vertical sync output pulse of the LM1881 is about 340  $\mu$ s.

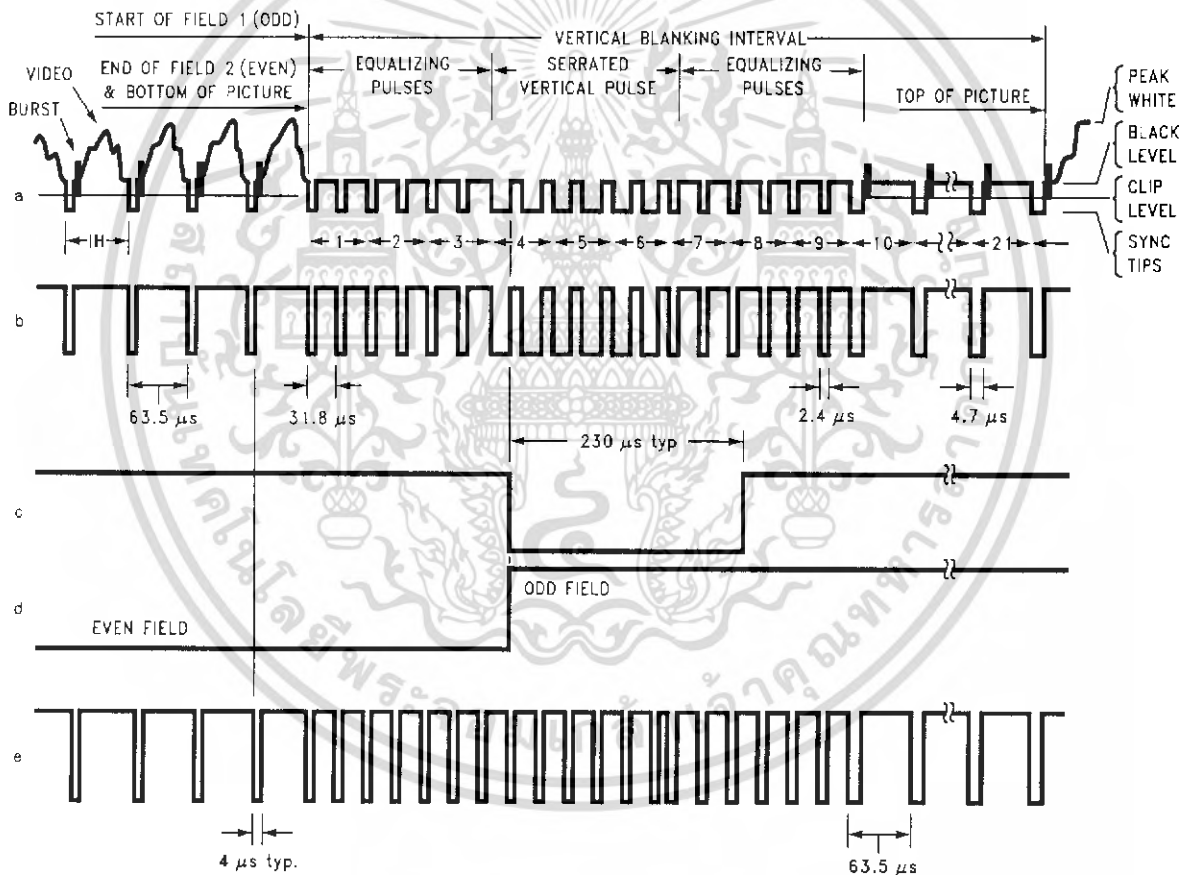
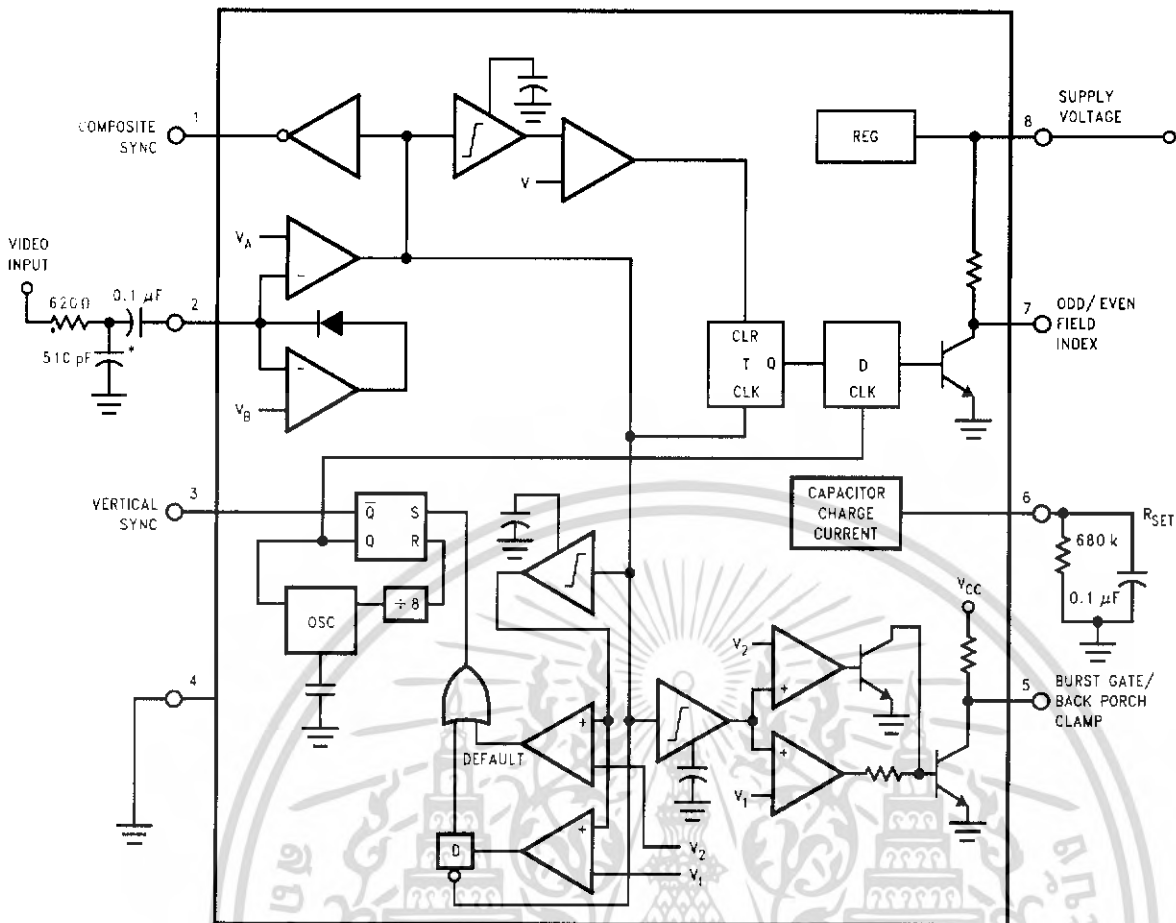


FIGURE 1. (a) Composite Video; (b) Composite Sync; (c) Vertical Output Pulse; (d) Odd/Even Field Index; (e) Burst Gate/Back Porch Clamp

00915003



\*Components Optional, See Text

00915004

FIGURE 2.

**ODD/EVEN FIELD PULSE**

An unusual feature of LM1881 is an output level from Pin 7 that identifies the video field present at the input to the LM1881. This can be useful in frame memory storage applications or in extracting test signals that occur in alternate fields. For a composite video signal that is interlaced, one of the two fields that make up each video frame or picture must have a half horizontal scan line period at the end of the vertical scan — i.e., at the bottom of the picture. This is called the “odd field” or “even field”. The “even field” or “field 2” has a complete horizontal scan line at the end of the field. An odd field starts on the leading edge of the first equalizing pulse, whereas the even field starts on the leading edge of the second equalizing pulse of the vertical retrace interval. *Figure 1(a)* shows the end of the even field and the start of the odd field.

To detect the odd/even fields the LM1881 again integrates the composite sync waveform (*Figure 2*). A capacitor is charged during the period between sync pulses and discharged when the sync pulse is present. The period between normal horizontal sync pulses is enough to allow the capacitor voltage to reach a threshold level of a comparator that clears a flip-flop which is also being clocked by the sync waveform. When the vertical interval is reached, the shorter

integration time between equalizing pulses prevents this threshold from being reached and the Q output of the flip-flop is toggled with each equalizing pulse. Since the half line period at the end of the odd field will have the same effect as an equalizing pulse period, the Q output will have a different polarity on successive fields. Thus by comparing the Q polarity with the vertical output pulse, an odd/even field index is generated. Pin 7 remains low during the even field and high during the odd field.

**BURST/BACKPORCH OUTPUT PULSE**

In a composite video signal, the chroma burst is located on the backporch of the horizontal blanking period. This period, approximately 4.8 μs long, is also the black level reference for the subsequent video scan line. The LM1881 generates a pulse at Pin 5 that can be used either to retrieve the chroma burst from the composite video signal (thus providing a subcarrier synchronizing signal) or as a clamp for the DC restoration of the video waveform. This output is obtained simply by charging an internal capacitor starting on the trailing edge of the horizontal sync pulses. Simultaneously the output of Pin 5 is pulled low and held until the capacitor charge circuit times out — 4 μs later. A shorter output burst gate pulse can be derived by differentiating the burst output

**Document Title**

128Kx8 bit Low Power CMOS Static RAM

**Revision History**

<b>Revision No.</b>	<b>History</b>	<b>Draft Data</b>	<b>Remark</b>
0.0	Design target	October 12, 1998	Preliminary
1.0	Finalize - Improve t <sub>wp</sub> form 55ns to 50ns for 70ns product. - Remove 55ns speed bin from industrial product.	August 30, 1999	Final
1.01	Errata correction	December 1, 1999	
2.0	Revise	February 14, 2000	Final
3.0	Revise - Add 55ns parts to industrial products.	March 3, 2000	Final



The attached datasheets are provided by SAMSUNG Electronics. SAMSUNG Electronics CO., LTD. reserves the right to change the specifications and products. SAMSUNG Electronics will answer to your questions. If you have any questions, please contact the SAMSUNG branch offices.

128Kx8 bit Low Power CMOS Static RAM

FEATURES

- Process Technology: TFT
- Organization: 128Kx8
- Power Supply Voltage: 4.5~5.5V
- Low Data Retention Voltage: 2V(Min)
- Three state output and TTL Compatible
- Package Type: 32-DIP-600, 32-SOP-525, 32-TSOP1-0820F/R

GENERAL DESCRIPTION

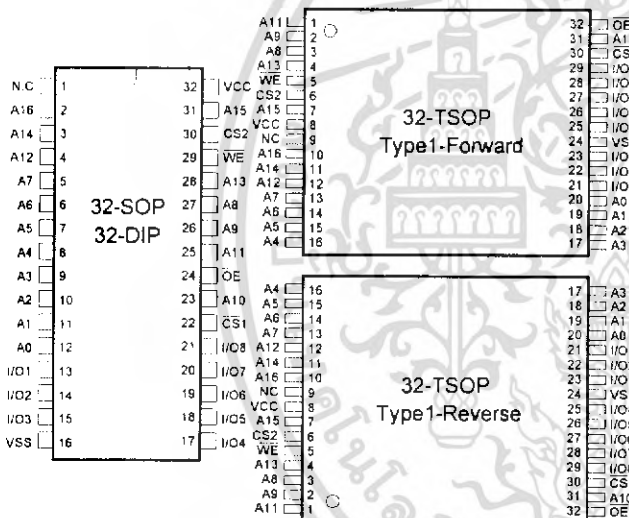
The K6T1008C2E families are fabricated by SAMSUNG's advanced CMOS process technology. The families support various operating temperature ranges and have various package types for user flexibility of system design. The families also support low data retention voltage for battery back-up operation with low data retention current.

PRODUCT FAMILY

Product Family	Operating Temperature	Vcc Range	Speed	Power Dissipation		PKG Type
				Standby (I <sub>SB1</sub> , Max)	Operating (I <sub>CC2</sub> , Max)	
K6T1008C2E-L	Commercial(0~70°C)	4.5~5.5V	55 <sup>1)</sup> /70ns	50µA	50mA	32-DIP-600, 32-SOP-525 32-TSOP1-0820F/R
K6T1008C2E-B				10µA		
K6T1008C2E-P	Industrial(-40~85°C)			50µA		32-SOP -525 32-TSOP1-0820F/R
K6T1008C2E-F				15µA		

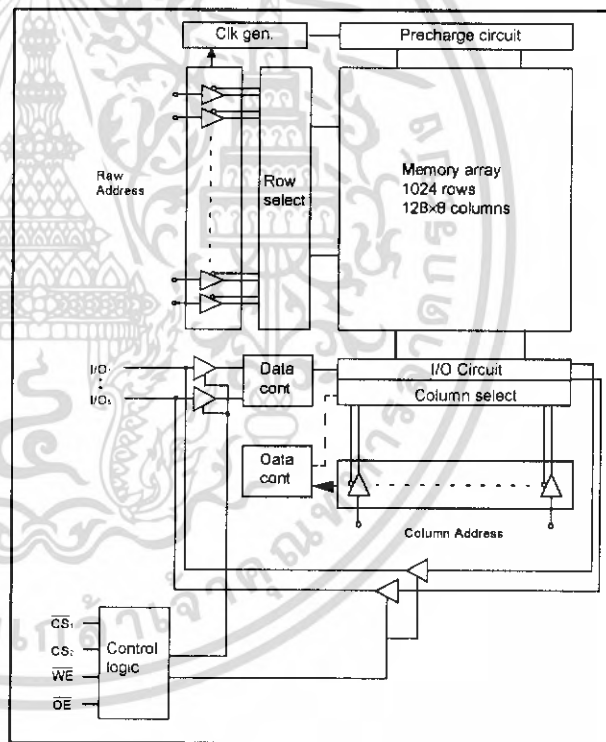
1. The parameters are tested with 50pF test load

PIN DESCRIPTION



Name	Function
CS <sub>1</sub> , CS <sub>2</sub>	Chip Select Input
OE	Output Enable Input
WE	Write Enable Input
I/O <sub>1</sub> ~I/O <sub>8</sub>	Data Inputs/Outputs
A <sub>0</sub> ~A <sub>16</sub>	Address Inputs
Vcc	Power
Vss	Ground
N.C.	No Connection

FUNCTIONAL BLOCK DIAGRAM



SAMSUNG ELECTRONICS CO., LTD. reserves the right to change products and specifications without notice.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PRODUCT LIST

Commercial Temperature Products(0~70°C)		Industrial Temperature Products(-40~85°C)	
Part Name	Function	Part Name	Function
K6T1008C2E-DL55	32-DIP, 55ns, Low Power	K6T1008C2E-GP55	32-SOP, 55ns, Low Power
K6T1008C2E-DL70	32-DIP, 70ns, Low Power	K6T1008C2E-GP70	32-SOP, 70ns, Low Power
K6T1008C2E-DB55	32-DIP, 55ns, Low Low Power	K6T1008C2E-GF55	32-SOP, 55ns, Low Low Power
K6T1008C2E-DB70	32-DIP, 70ns, Low Low Power	K6T1008C2E-GF70	32-SOP, 70ns, Low Low Power
K6T1008C2E-GL55	32-SOP, 55ns, Low Power	K6T1008C2E-TF55	32-TSOP F, 55ns, Low Low Power
K6T1008C2E-GL70	32-SOP, 70ns, Low Power	K6T1008C2E-TF70	32-TSOP F, 70ns, Low Low Power
K6T1008C2E-GB55	32-SOP, 55ns, Low Low Power	K6T1008C2E-RF55	32-TSOP R, 55ns, Low Low Power
K6T1008C2E-GB70	32-SOP, 70ns, Low Low Power	K6T1008C2E-RF70	32-TSOP R, 70ns, Low Low Power
K6T1008C2E-TB55	32-TSOP F, 55ns, Low Low Power		
K6T1008C2E-TB70	32-TSOP F, 70ns, Low Low Power		
K6T1008C2E-RB55	32-TSOP R, 55ns, Low Low Power		
K6T1008C2E-RB70	32-TSOP R, 70ns, Low Low Power		

FUNCTIONAL DESCRIPTION

CS1	CS2	OE	WE	I/O	Mode	Power
H	X <sup>1)</sup>	X <sup>1)</sup>	X <sup>1)</sup>	High-Z	Deselected	Standby
X <sup>1)</sup>	L	X <sup>1)</sup>	X <sup>1)</sup>	High-Z	Deselected	Standby
L	H	H	H	High-Z	Output Disabled	Active
L	H	L	H	Dout	Read	Active
L	H	X <sup>1)</sup>	L	Din	Write	Active

1. X means don't care (Must be in high or low states)

ABSOLUTE MAXIMUM RATINGS<sup>1)</sup>

Item	Symbol	Ratings	Unit	Remark
Voltage on any pin relative to Vss	V <sub>IN</sub> ,V <sub>OUT</sub>	-0.5 to 7.0	V	-
Voltage on Vcc supply relative to Vss	V <sub>CC</sub>	-0.5 to 7.0	V	-
Power Dissipation	P <sub>D</sub>	1.0	W	-
Storage temperature	T <sub>STG</sub>	-65 to 150	°C	-
Operating Temperature	T <sub>A</sub>	0 to 70	°C	K6T1008C2E-L/-B
		-40 to 85	°C	K6T1008C2E-P/-F

1. Stresses greater than those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. Functional operation should be restricted to recommended operating condition. Exposure to absolute maximum rating conditions for extended periods may affect reliability.

RECOMMENDED DC OPERATING CONDITIONS<sup>1)</sup>

Item	Symbol	Product	Min	Typ	Max	Unit
Supply voltage	V <sub>CC</sub>	K6T1008C2E Family	4.5	5.0	5.5	V
Ground	V <sub>SS</sub>	All Family	0	0	0	V
Input high voltage	V <sub>IH</sub>	K6T1008C2E Family	2.2	-	V <sub>CC</sub> +0.5 <sup>2)</sup>	V
Input low voltage	V <sub>IL</sub>	K6T1008C2E Family	-0.5 <sup>3)</sup>	-	0.8	V

Note:

- Commercial Product: TA=0 to 70°C  
Industrial Product: TA=-40 to 85°C, otherwise specified.
- Overshoot: V<sub>CC</sub>+3.0V in case of pulse width≤30ns.
- Undershoot: -3.0V in case of pulse width≤30ns.
- Overshoot and undershoot are sampled, not 100% tested.

CAPACITANCE<sup>1)</sup> (f=1MHz, TA=25°C)

Item	Symbol	Test Condition	Min	Max	Unit
Input capacitance	C <sub>IN</sub>	V <sub>IN</sub> =0V	-	6	pF
Input/Output capacitance	C <sub>IO</sub>	V <sub>IO</sub> =0V	-	8	pF

1. Capacitance is sampled, not 100% tested

DC AND OPERATING CHARACTERISTICS

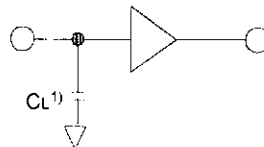
Item	Symbol	Test Conditions	Min	Typ	Max	Unit
Input leakage current	I <sub>LI</sub>	V <sub>IN</sub> =V <sub>SS</sub> to V <sub>CC</sub>	-1	-	1	μA
Output leakage current	I <sub>LO</sub>	CS <sub>1</sub> =V <sub>IH</sub> or CS <sub>2</sub> =V <sub>IL</sub> or OE=V <sub>IH</sub> or WE=V <sub>IL</sub> , V <sub>IO</sub> =V <sub>SS</sub> to V <sub>CC</sub>	-1	-	1	μA
Operating power supply current	I <sub>CC</sub>	I <sub>IO</sub> =0mA, CS <sub>1</sub> =V <sub>IL</sub> , CS <sub>2</sub> =V <sub>IH</sub> , V <sub>IN</sub> =V <sub>IH</sub> or V <sub>IL</sub> , Read	-	-	10	mA
Average operating current	I <sub>CC1</sub>	Cycle time=1μs, 100% duty, I <sub>IO</sub> =0mA, CS <sub>1</sub> ≤0.2V, CS <sub>2</sub> ≥V <sub>CC</sub> -0.2V, V <sub>IN</sub> ≤0.2V or V <sub>IN</sub> ≥V <sub>CC</sub> -0.2V	-	-	7	mA
	I <sub>CC2</sub>	Cycle time=Min, 100% duty, I <sub>IO</sub> =0mA, CS <sub>1</sub> =V <sub>IL</sub> , CS <sub>2</sub> =V <sub>IH</sub> , V <sub>IN</sub> =V <sub>IH</sub> or V <sub>IL</sub>	-	-	50	mA
Output low voltage	V <sub>OL</sub>	I <sub>OL</sub> =2.1mA	-	-	0.4	V
Output high voltage	V <sub>OH</sub>	I <sub>OH</sub> =-1.0mA	2.4	-	-	V
Standby Current(TTL)	I <sub>SB</sub>	CS <sub>1</sub> =V <sub>IH</sub> , CS <sub>2</sub> =V <sub>IL</sub> , Other inputs=V <sub>IH</sub> or V <sub>IL</sub>	-	-	3	mA
Standby Current(CMOS)	I <sub>SB1</sub>	CS <sub>1</sub> ≥V <sub>CC</sub> -0.2V, CS <sub>2</sub> ≥V <sub>CC</sub> -0.2V or CS <sub>2</sub> ≤0.2V, Other inputs=0~V <sub>CC</sub>	-	-	50 <sup>1)</sup>	μA

1. 50μA for Low power product, in case of Low Low power products are comercial=10μA, industrial=15μA.

## AC OPERATING CONDITIONS

### TEST CONDITIONS (Test Load and Input/Output Reference)

Input pulse level: 0.8 to 2.4V  
 Input rising and falling time: 5ns  
 Input and output reference voltage: 1.5V  
 Output load(see right):  $C_L=100\text{pF}+1\text{TTL}$   
 $C_L=50\text{pF}+1\text{TTL}$



1. Including scope and jig capacitance

## AC CHARACTERISTICS ( $V_{CC}=4.5\sim 5.5\text{V}$ , Commercial Product: $T_A=0$ to $70^\circ\text{C}$ , Industrial Product: $T_A=-40$ to $85^\circ\text{C}$ )

Parameter List	Symbol	Speed Bins				Units	
		55ns		70ns			
		Min	Max	Min	Max		
Read	Read Cycle Time	trc	55	-	70	-	ns
	Address Access Time	tAA	-	55	-	70	ns
	Chip Select to Output	tCO	-	55	-	70	ns
	Output Enable to Valid Output	tOE	-	25	-	35	ns
	Chip Select to Low-Z Output	tLZ	10	-	10	-	ns
	Output Enable to Low-Z Output	tOLZ	5	-	5	-	ns
	Chip Disable to High-Z Output	tHZ	0	20	0	25	ns
	Output Disable to High-Z Output	tOHZ	0	20	0	25	ns
	Output Hold from Address Change	tOH	10	-	10	-	ns
Write	Write Cycle Time	tWC	55	-	70	-	ns
	Chip Select to End of Write	tCW	45	-	60	-	ns
	Address Set-up Time	tAS	0	-	0	-	ns
	Address Valid to End of Write	tAW	45	-	60	-	ns
	Write Pulse Width	tWP	40	-	50	-	ns
	Write Recovery Time	tWR	0	-	0	-	ns
	Write to Output High-Z	tWHZ	0	20	0	25	ns
	Data to Write Time Overlap	tDW	20	-	25	-	ns
	Data Hold from Write Time	tDH	0	-	0	-	ns
End Write to Output Low-Z	tOW	5	-	5	-	ns	

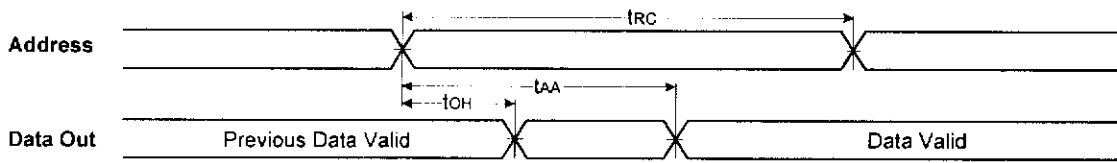
## DATA RETENTION CHARACTERISTICS

Item	Symbol	Test Condition	Min	Typ	Max	Unit	
Vcc for data retention	VDR	$\overline{CS}_1 \geq V_{CC}-0.2\text{V}^{(1)}$	2.0	-	5.5	V	
Data retention current	IDR	$V_{CC}=3.0\text{V}$ , $\overline{CS}_1 \geq V_{CC}-0.2\text{V}^{(1)}$	K6T1008C2E-L	-	-	20	$\mu\text{A}$
			K6T1008C2E-B	-	-	10	
			K6T1008C2E-P	-	-	25	
			K6T1008C2F-F	-	-	10	
Data retention set-up time	tSDR	See data retention waveform	0	-	-	ms	
Recovery time	tRDR		5	-	-		

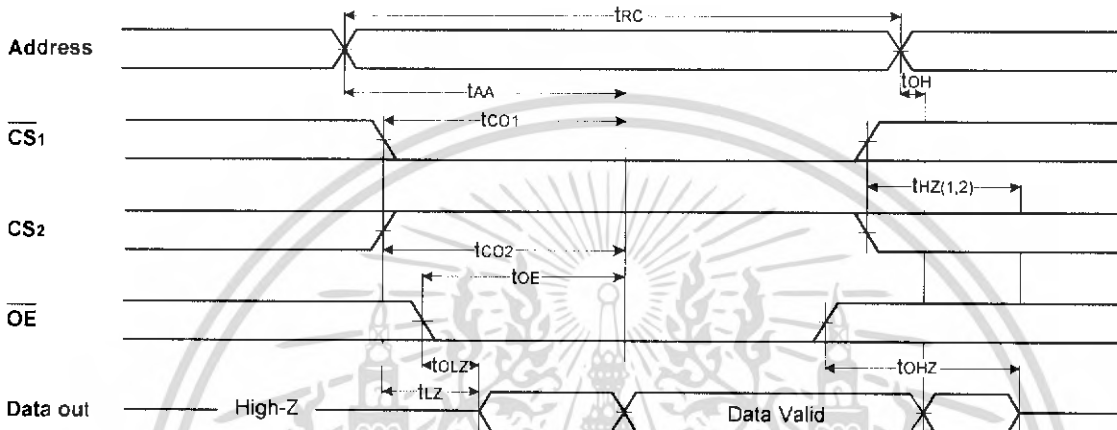
1.  $\overline{CS}_1 \geq V_{CC}-0.2\text{V}$ ,  $\overline{CS}_2 \geq V_{CC}-0.2\text{V}$  ( $\overline{CS}_1$  controlled) or  $\overline{CS}_2 \leq 0.2\text{V}$  ( $\overline{CS}_2$  controlled)

TIMING DIAGRAMS

TIMING WAVEFORM OF READ CYCLE(1) (Address Controlled,  $\overline{CS1}=\overline{OE}=V_{IL}$ ,  $CS2=WE=V_{IH}$ )

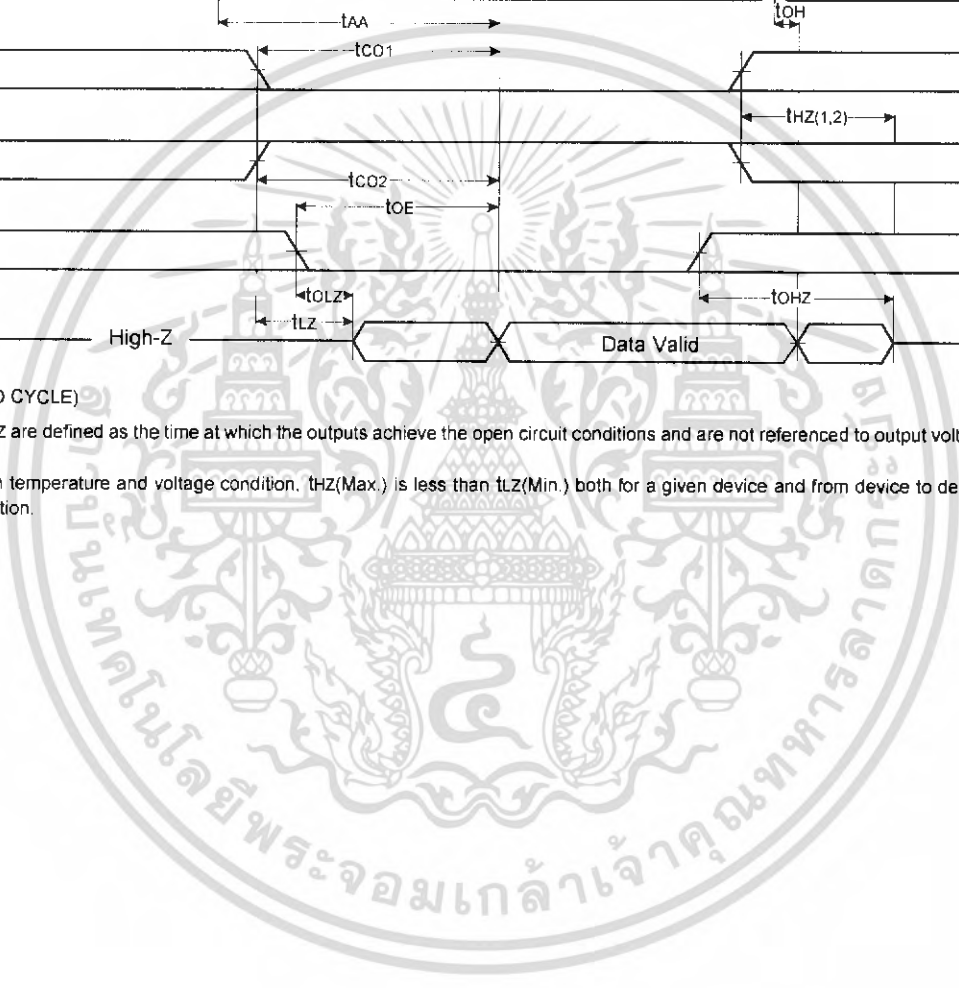


TIMING WAVEFORM OF READ CYCLE(2) ( $WE=V_{IH}$ )

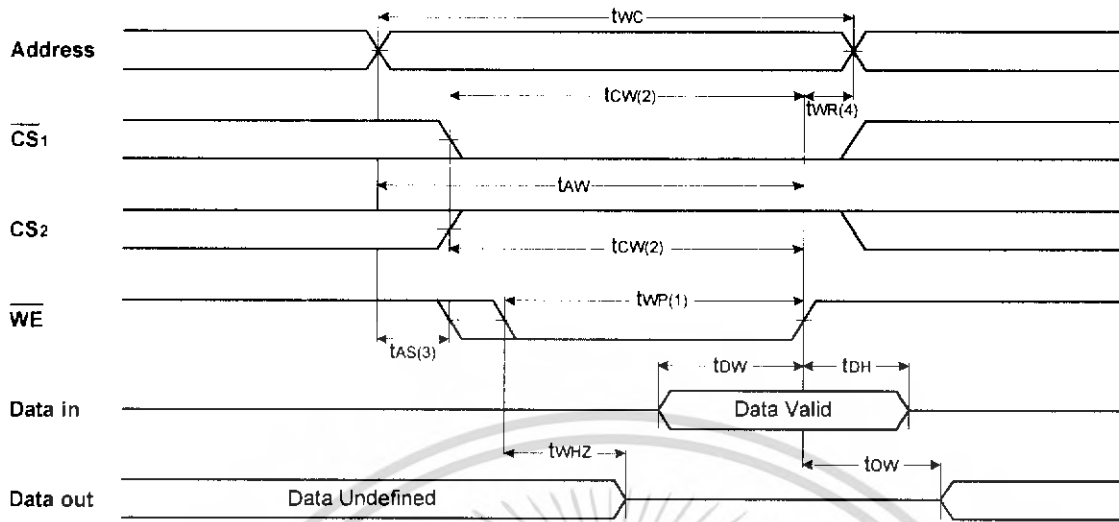


NOTES (READ CYCLE)

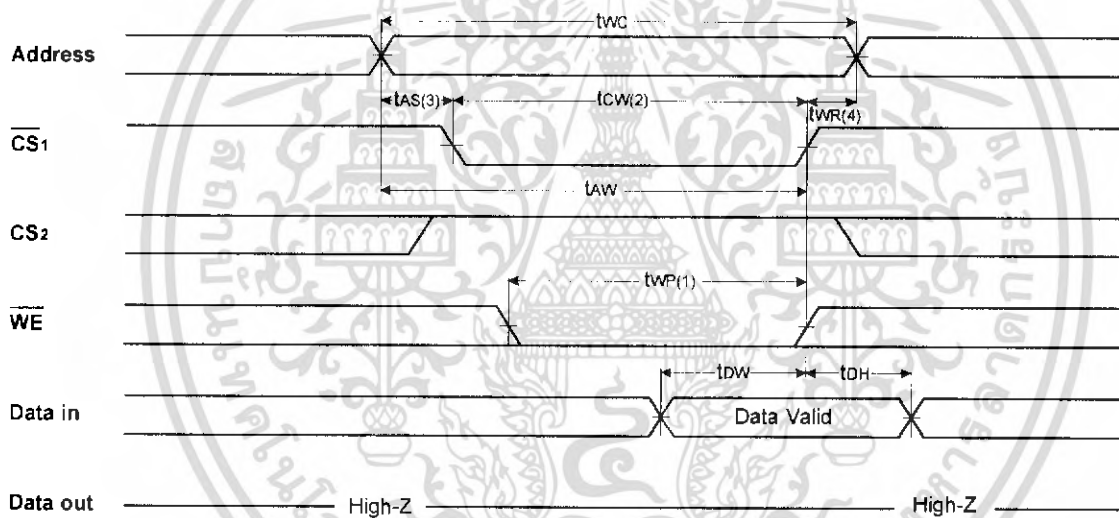
- 1 tHZ and tOHZ are defined as the time at which the outputs achieve the open circuit conditions and are not referenced to output voltage levels.
- 2 At any given temperature and voltage condition, tHZ(Max.) is less than tLZ(Min.) both for a given device and from device to device interconnection.



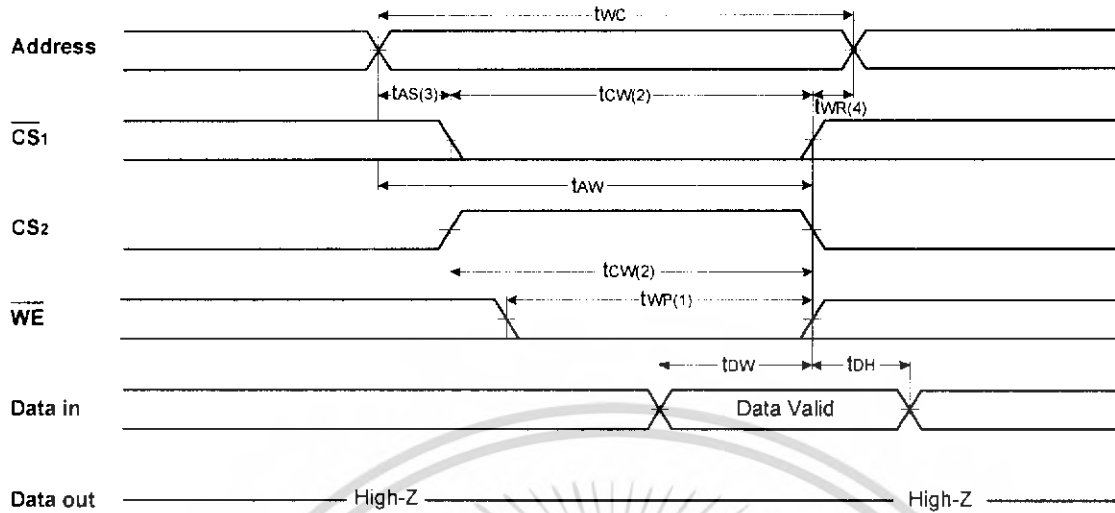
TIMING WAVEFORM OF WRITE CYCLE(1) ( $\overline{WE}$  Controlled)



TIMING WAVEFORM OF WRITE CYCLE(2) ( $\overline{CS1}$  Controlled)



TIMING WAVEFORM OF WRITE CYCLE(3) (CS<sub>2</sub> Controlled)

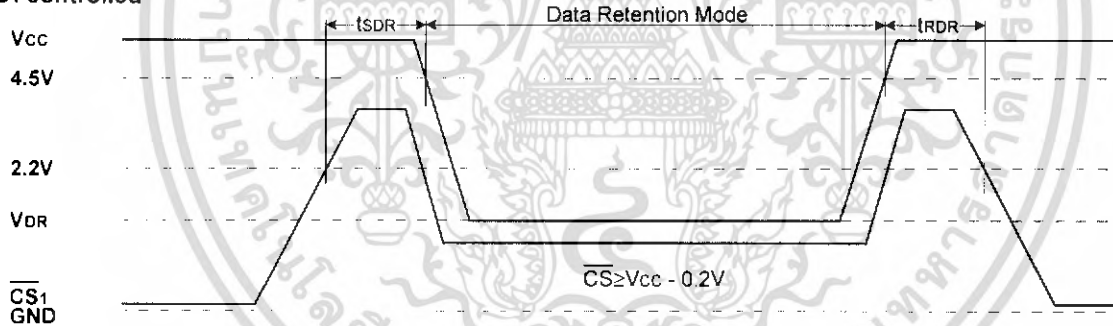


NOTES (WRITE CYCLE)

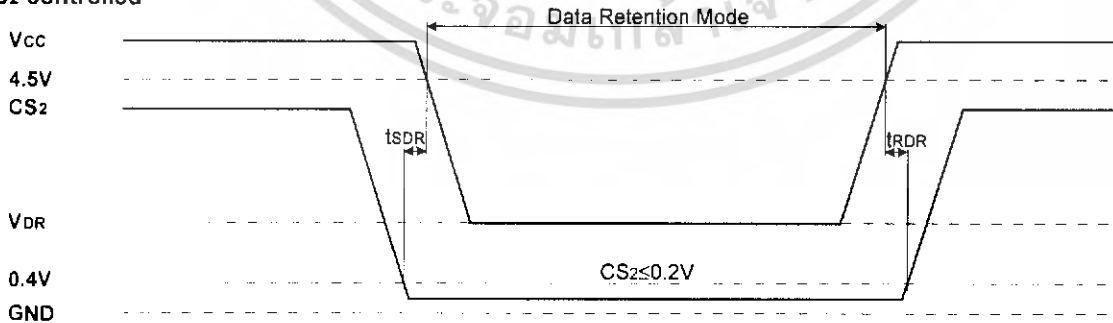
1. A write occurs during the overlap of a low CS<sub>1</sub>, a high CS<sub>2</sub> and a low WE. A write begins at the latest transition among CS<sub>1</sub> going low, CS<sub>2</sub> going high and WE going low. A write ends at the earliest transition among CS<sub>1</sub> going high, CS<sub>2</sub> going low and WE going high. t<sub>WP</sub> is measured from the beginning of write to the end of write.
2. t<sub>WC</sub> is measured from the CS<sub>1</sub> going low or CS<sub>2</sub> going high to the end of write.
3. t<sub>AS</sub> is measured from the address valid to the beginning of write.
4. t<sub>WR</sub> is measured from the end of write to the address change. t<sub>WR1</sub> applied in case a write ends as CS<sub>1</sub> or WE going high t<sub>WR2</sub> applied in case a write ends as CS<sub>2</sub> going to low.

DATA RETENTION WAVE FORM

CS<sub>1</sub> controlled



CS<sub>2</sub> controlled



ELECTRONICS

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้