

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

ระบบควบคุมความเร็วรอบอินดักชันมอเตอร์

INDUCTION MOTOR SPEED CONTROL



โดย

นายปิยบุตร บุญชูรัตนภาพ

นายวีระ คำบึงกลาง

เลขหมู่.....

เลขทะเบียน..... 62761

วัน,เดือน,ปี.. 2.1 ส.ค. 2549

b. 1111111111

i.

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิศวกรรมระบบควบคุม

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2548

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญานิพนธ์ปีการศึกษา 2548

ภาควิชาวิศวกรรมระบบควบคุม

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง ระบบควบคุมความเร็วรอบอินดักชันมอเตอร์

Induction Motor Speed Control

ผู้จัดทำ นายปิยนุตร บุญชูรัตนภาพ 46015312
นายวีระ คำบึงกลาง 46015322



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ระบบควบคุมความเร็วรอบอินดักชั่นมอเตอร์

Induction Motor Speed Control

โดย

นายปิยบุตร บุญชูรัตนภาพ 46015312

นายวีระ คำบึงกลาง 46015322

อาจารย์ที่ปรึกษา

ผศ. ดร. นนทวัฒน์ จุลเคชะ

บทคัดย่อ

ปริญญานิพนธ์ฉบับนี้นำเสนอการศึกษา การออกแบบและการสร้าง Inverter มาตรฐานที่จะใช้ในห้องปฏิบัติการ การแปลงรูปและควบคุมกำลังไฟฟ้า (PCC-Lab) ของภาควิชาวิศวกรรมระบบควบคุม โดย Inverter ที่พัฒนาขึ้นมีคุณสมบัติได้ตามต้องการ คือ มีวงจรมีช่วงเวลา (Dead Time Control) เพื่อป้องกันการลัดวงจรระหว่างอุปกรณ์สวิตซ์ตัวบนกับอุปกรณ์สวิตซ์ตัวล่างของ Inverter ที่อยู่บนกิ่งเดียวกัน และมีวงจรป้องกันกระแสไฟฟ้าไหลผ่านอุปกรณ์สวิตซ์เกินพิกัด (Short Circuit Protection) โดยจะตัดสัญญาณการสั่งการทำงานของอุปกรณ์สวิตซ์ทันทีที่เกิดกระแสไฟฟ้าไหลผ่านเกินพิกัด ผลการทดลองสามารถตัดสัญญาณการสั่งการทันทีที่เกิดกระแสไฟฟ้าไหลผ่านเกินพิกัด เมื่อทดลองที่แรงดันไฟฟ้า DC Bus มีขนาด 350 V

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

INDUCTION MOTOR SPEED CONTROL

Student

Mr. Piyaboot Boonchooratanaphab

Mr. Weera Kumbeungklang

Thesis Advisor

Asst. Prof. Dr. Nontawat Chuladaycha

ABSTRACT

This thesis presents designing implementation and construction of standard inverter, that use in power conversion control laboratory of control engineering department. The dead time control circuit and the overload-current protection in this developed inverter are provided short-circuit protection between upper switching equipment and lower switching equipment in the same branch of this inverter, it will immediately turn off this equipment. This power circuit operates at 350 DC-voltage.

กิตติกรรมประกาศ

ปริญญาบัตรฉบับนี้สามารถสำเร็จลุล่วงไปได้ด้วยดี เพราะได้รับความเมตตาเป็นอย่างสูงจาก ผู้ช่วยศาสตราจารย์ ดร.นนทวัฒน์ จุลเดชะ อาจารย์ที่ปรึกษาที่ได้ให้คำแนะนำ ข้อคิดเห็น ให้ความกรุณาเอื้อเฟื้ออุปการะในการทดลอง และความช่วยเหลืออื่นๆ แก่คณะผู้จัดทำ

ขอขอบพระคุณ รองศาสตราจารย์ ดร.ชนินทร์ ที่ได้ให้ความกรุณาและคำแนะนำที่เป็นประโยชน์ ตลอดจนให้ความสนใจใส่ตามถึงความก้าวหน้าอย่างสม่ำเสมอ ทำให้ผู้จัดทำมีความกระตือรือร้นและทำงานอย่างเป็นระบบมากขึ้น และยิ่งขอขอบพระคุณคณาจารย์ทุกท่านที่ได้ประสิทธิประสาทวิชาความรู้แก่คณะผู้จัดทำ

ขอขอบพระคุณ รุ่นพี่ปริญญาโทในห้องวิจัยที่ให้คำแนะนำและให้คำปรึกษา รวมถึงการให้ความสนใจถึงความคืบหน้าอย่างสม่ำเสมอ

สุดท้ายนี้ผู้จัดทำขอกราบขอบพระคุณ บิดา มารดา ของคณะผู้จัดทำที่ได้ให้ความสนับสนุนให้โอกาสผู้จัดทำได้เล่าเรียนจนถึงทุกวันนี้ และเป็นกำลังใจแก่ผู้จัดทำตลอดมา อีกทั้งขอขอบคุณเพื่อนๆ ที่คอยให้ความช่วยเหลือและเป็นกำลังใจแก่ผู้จัดทำ จนทำให้ปริญญาบัตรฉบับนี้เสร็จสิ้นสมบูรณ์

คณะผู้จัดทำ

นายปิยบุตร บุญชูรัตนภาพ

นายวีระ คำบึงกลาง

สารบัญ

	หน้า
บทคัดย่อ.....	I
กิตติกรรมประกาศ.....	III
สารบัญ.....	IV
สารบัญภาพ.....	VI
บทที่ 1 บทนำ.....	1
บทที่ 2 ทฤษฎีและหลักการ.....	3
2.1 IGBT.....	3
2.1.1 ความรู้พื้นฐานเกี่ยวกับ IGBT.....	3
2.1.2 โครงสร้างพื้นฐานของ IGBT.....	3
2.1.3 คุณลักษณะของกระแสไฟฟ้าและแรงดันไฟฟ้า.....	6
2.1.4 ลักษณะการทำงานของ IGBT.....	6
2.1.4.1 สถานะนำกระแสไฟฟ้า.....	6
2.1.4.2 สถานะหยุดนำกระแสไฟฟ้า.....	7
2.1.5 การ Latch ใน IGBT.....	8
2.1.6 วงจรสมมูลย์ของ IGBT.....	9
2.1.7 คุณลักษณะของการสวิตซ์ซึ่ง.....	11
2.1.7.1 ช่วงขณะนำกระแสไฟฟ้า.....	11
2.1.7.2 ช่วงขณะหยุดนำกระแสไฟฟ้า.....	12
2.1.8 ข้อจำกัดของอุปกรณ์และพื้นที่การทำงานที่ปลอดภัย.....	13
2.1.9 การเปรียบเทียบคุณสมบัติของ IGBT กับอุปกรณ์สวิตซ์ประเภทอื่น.....	15
2.2 INVERTER.....	16
2.2.1 Inverter แบบจ่ายแรงดันไฟฟ้า.....	16
2.2.2 Inverter แบบจ่ายกระแสไฟฟ้า.....	17
บทที่ 3 การคำนวณและการสร้างวงจรควบคุมการทำงานของชุดวงจร INVERTER.....	19
3.1 การออกแบบและสร้างชุดวงจร Converter.....	19
3.1.1 การคำนวณหาค่าพิคคของตัวเก็บประจุไฟฟ้าในวงจรกรอง.....	20
3.1.2 การเลือกพิคคของ Diode กำลังที่ Input.....	20

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ (ต่อ)

	หน้า
3.1.3 การคำนวณหาค่าความต้านทานขานานที่ใช้ในการคายประจุไฟฟ้าตอนปิด เครื่อง.....	21
3.2 การออกแบบและสร้างชุดวงจรกำลังของ Inverter.....	22
3.3 การออกแบบและสร้างวงจรประวิงเวลา.....	23
3.4 การออกแบบและสร้างวงจรขับนำ IGBT.....	26
3.5 การออกแบบวงจรป้องกันและการหยุดสัญญาณพัลส์ขับนำ IGBT.....	27
3.5.1 วงจรตรวจจับกระแสไฟฟ้า.....	28
3.5.2 วงจรหยุดสัญญาณพัลส์ขับนำ IGBT.....	28
บทที่ 4 การทดลองและผลการทดลอง.....	31
4.1 ผลการทดลองที่ได้จากวงจรประวิงเวลา.....	31
4.2 ผลการทดลองที่ได้จากวงจรขับนำ IGBT.....	32
4.3 ผลการทดลองที่ได้จากวงจรป้องกันและการหยุดสัญญาณพัลส์ขับนำ IGBT.....	33
บทที่ 5 สรุปและวิจารณ์.....	36
เอกสารอ้างอิง.....	37
ภาคผนวก ก ข้อมูลของ IGBT เบอร์ GT60M303.....	38
ภาคผนวก ข ข้อมูลของ Optotransistor เบอร์ TLP250.....	43
ภาคผนวก ค ข้อมูลของ IC เบอร์ SN74AHCT74.....	50
ภาคผนวก ง ข้อมูลของ IC เบอร์ MC14557B.....	55
ภาคผนวก จ ข้อมูลของ IC Voltage Comparator เบอร์ LM311.....	63

สารบัญภาพ

รูปที่	หน้า
2.1 ภาพตัดแฉวงคิ่งของ IGBT.....	4
2.2 แสดงโครงสร้างของ IGBT.....	4
2.3 คุณลักษณะของกระแสไฟฟ้าและแรงดันไฟฟ้าของ IGBT ชนิด N-Channel.....	5
2.4 ทิศทางการไหลของ Electron และ Hole ในขณะนำกระแส.....	7
2.5 (ก) แสดงโครงสร้างที่มี Trasistor และ MOSFET แฝงอยู่ใน (ข) วงจรสมมุติสำหรับการทำงานสภาวะปกติของ IGBT (ค) วงจรสมมุติที่แสดงส่วนของ Thyristor ที่แฝงอยู่ใน IGBT.....	9
2.6 แสดงรูปคลื่นของกระแสไฟฟ้าและแรงดันไฟฟ้าขณะนำกระแสไฟฟ้า.....	11
2.7 แสดงรูปคลื่นของกระแสไฟฟ้าและแรงดันไฟฟ้าขณะหยุดนำกระแสไฟฟ้า.....	12
2.8 (ก) พื้นที่การทำงานที่ปลอดภัยในสภาวะแรงดันไฟฟ้าไบแอสตรง (ข) พื้นที่การทำงานที่ปลอดภัยในสภาวะแรงดันไฟฟ้าไบแอสกลับ.....	15
2.9 วงจร Inverter แบบจ่ายแรงดันไฟฟ้าพื้นฐาน.....	17
2.10 วงจร Inverter แบบจ่ายแรงดันไฟฟ้าที่ใช้ในโรงงาน.....	17
2.11 วงจร Inverter แบบจ่ายกระแสไฟฟ้า.....	18
3.1 วงจรเรียงกระแสไฟฟ้าแบบบริดจ์และวงจรกรอง.....	19
3.2 แสดงชุดวงจรกำลังของ Inverter 3 เฟส.....	22
3.3 แสดงวงจร H-Bridge.....	23
3.4 แสดงสัญญาณขั้วนำ Gate ของ TA1 และ TA2 ที่มีการประวิงเวลา.....	23
3.5 วงจรสร้างช่วงการประวิงเวลา (Dead-Time Control).....	25
3.6 แสดง Timing Diagram อธิบายการทำงานของวงจรสร้างช่วงการประวิงเวลา.....	26
3.7 แสดงวงจรขั้วนำ Gate ของ IGBT.....	27
3.8 วงจรตรวจจับกระแสไฟฟ้า.....	28
3.9 วงจรหยุดสัญญาณพัลส์ขั้วนำ IGBT.....	30
4.1 แสดงช่วงการประวิงเวลาที่ 4 μ S ของสัญญาณขั้วนำ Gate ระหว่าง IGBT ตัวด้านบนเปรียบเทียบกับ IGBT ตัวด้านล่าง.....	31
4.2 แสดงช่วงการประวิงเวลาที่ 48 μ S ของสัญญาณขั้วนำ Gate ระหว่าง IGBT ตัวด้านบนเปรียบเทียบกับ IGBT ตัวด้านล่าง.....	32

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญภาพ (ต่อ)

รูปที่	หน้า
4.3 แสดงสัญญาณขั้วนำ IGBT บนกิ่งเดียวกัน (ก) สัญญาณขั้วนำ IGBT ตัวบน (ข) สัญญาณขั้วนำ IGBT ตัวล่าง.....	33
4.4 แสดงสภาวะการทำงานของวงจรป้องกันและการหยุดสัญญาณขั้วนำของ IGBT ขณะเกิดการ ลัดวงจรที่ระดับแรงดันไฟฟ้าที่ DC Bus 250 V.....	34
4.5 แสดงสภาวะการทำงานของวงจรป้องกันและการหยุดสัญญาณขั้วนำของ IGBT ขณะเกิดการ ลัดวงจรที่ระดับแรงดันไฟฟ้าที่ DC Bus 300 V.....	35
4.6 แสดงสภาวะการทำงานของวงจรป้องกันและการหยุดสัญญาณขั้วนำของ IGBT ขณะเกิดการ ลัดวงจรที่ระดับแรงดันไฟฟ้าที่ DC Bus 350 V.....	36



บทที่ 1

บทนำ

1.1 ความเป็นมาและความสำคัญของปัญหา

ปัจจุบันเทคโนโลยีสารกึ่งตัวนำได้มีการพัฒนาอย่างรวดเร็ว ซึ่งได้มีการนำไปใช้งานที่แตกต่างกัน ไม่ว่าจะเป็นทรานซิสเตอร์ (Transistor) มอสเฟต (MOSFET) เอสซีอาร์ (SCR) ไดโอด (Diode) ยูเจที (UJT) และ ไอจีบีที (IGBT) การเลือกไปใช้งานก็ขึ้นอยู่กับความต้องการของผู้ใช้ และลักษณะการนำไปใช้งานของอุปกรณ์สารกึ่งตัวนำส่วนใหญ่ในทางอิเล็กทรอนิกส์กำลังมักจะเป็นอุปกรณ์สวิตซ์ (Switching) ซึ่งอุปกรณ์สารกึ่งตัวนำแต่ละชนิดมีทั้งข้อดีและข้อด้อยที่เหมาะสมกับงานที่แตกต่างกันไป IGBT ก็เป็นอุปกรณ์สารกึ่งตัวนำตัวหนึ่ง que พัฒนามาจาก Transistor และ MOSFET ข้อดีของ Transistor คือ มีการสูญเสียของพลังงานในขณะที่ทำงานต่ำ แต่คุณสมบัติในการเป็นสวิตซ์นั้นไม่ค่อยดี คือ เวลาในการสวิตซ์ค่อนข้างช้าจึงไม่เหมาะที่จะนำไปใช้งานที่ความถี่สูง ในขณะที่ MOSFET สามารถทำงานได้ดีที่ความถี่สูงๆ แต่ก็มีข้อจำกัด คือ พลังงานสูญเสียในขณะที่ทำงานเป็นสวิตซ์จะแปรตามความถี่ ยิ่งนำไปใช้งานที่ความถี่สูงก็จะทำให้เกิดพลังงานสูญเสียตามไปด้วย ดังที่ได้กล่าวมาแล้วจึงได้นำเอาข้อดีของ Transistor และ MOSFET มาพัฒนาเป็น IGBT เพราะฉะนั้นคุณสมบัติของ ไอจีบีทีจึงอยู่ระหว่างอุปกรณ์ทั้งสอง คือ ใช้งานที่ความถี่สูงได้ดีกว่า Transistor และพลังงานสูญเสียต่ำกว่า MOSFET ที่ความถี่เดียวกัน

ในโครงการนี้ได้นำเอา IGBT ไปใช้เป็นอุปกรณ์สวิตซ์กำลังในวงจร Inverter เพื่อใช้ควบคุมการทำงานของมอเตอร์เหนี่ยวนำ ซึ่งในปัจจุบันถือว่ามอเตอร์เหนี่ยวนำมีส่วนสำคัญอย่างมากในวงการอุตสาหกรรมและการผลิต เพราะวามอเตอร์ไฟฟ้าเป็นอุปกรณ์ขั้นพื้นฐานที่จำเป็นในการขับเคลื่อนภายในโรงงานอุตสาหกรรม และยังมีความปลอดภัยในการใช้งานมากกว่าเครื่องจักรกลที่ใช้ น้ำมันรวมไปถึงมลภาวะทางเสียงและทางอากาศก็น้อยกว่า การพัฒนาโครงสร้างของมอเตอร์ไฟฟ้านั้นจึงได้มีการพัฒนาให้มีประสิทธิภาพที่ดีขึ้นเรื่อยมาเป็นลำดับ ซึ่งก็รวมไปถึงการนำมอเตอร์ไปประยุกต์ใช้งานด้านต่าง ๆ ก็เกิดขึ้นมากมาย ไม่ว่าจะเป็นด้านสายพานลำเลียง ระบบเครื่องปรับอากาศ รถไฟฟ้า เทคโนโลยีระบบอัตโนมัติ (Automation Technology) สิ่ง que พัฒนาควควบคุมกับมอเตอร์ไฟฟ้ก็คือ ระบบควบคุมหรือระบบขับเคลื่อนมอเตอร์ไฟฟ้า เพราะถือว่าการใช้งานมอเตอร์ไฟฟ้านั้นมีหลากหลายจนโครงสร้างของตัวมอเตอร์เองหรืออุปกรณ์ทางกลประเภทเฟืองทดที่ต่อเข้ากับมอเตอร์ไม่เพียงพอกับการใช้งานด้านระบบขับเคลื่อนมอเตอร์ไฟฟ้าในโรงงานอุตสาหกรรมที่มีการพัฒนาอย่างรวดเร็ว ซึ่งมีผลกระทบโดยตรงต่อประสิทธิภาพของกระบวนการผลิต ดังนั้นจะพบว่าระบบขับเคลื่อนมอเตอร์ไฟฟ้าที่ใช้ขับเคลื่อนเครื่องจักรที่ใช้ในงานอุตสาหกรรมจะต้องมีการพัฒนาให้เหมาะสมกับความเจริญก้าวหน้าของเทคโนโลยีด้วย ถ้าไม่มีการปรับเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปรุ่่งให้ทันกับการพัฒนาไปของระบบการใช้งานที่มีความซับซ้อนมากยิ่งขึ้น จะทำให้เกิดสภาพการถดถอยทางด้านการแข่งขันการผลิตชิ้นงานผลิตภัณฑ์ในหลาย ๆ ด้าน ซึ่งในการควบคุมการทำงานของมอเตอร์เหนี่ยวนำโดยใช้ Inverter ก็เป็นวิธีการหนึ่งที่ได้รับคามนิยมอย่างมากในปัจจุบัน

1.2 ความมุ่งหมายและวัตถุประสงค์ของการศึกษา

1.2.1 เพื่อศึกษาการออกแบบและสร้างวงจรเรียงกระแสและวงจรกรองที่จ่ายพลังงานไฟฟ้่าให้กับชุดวงจร Inverter 3 เฟส

1.2.2 เพื่อศึกษาการทำงานของชุดวงจร Inverter 3 เฟส

1.2.3 เพื่อศึกษาการทำงานของวงจรขับนำ IGBT

1.2.4 เพื่อศึกษาการทำงานของวงจรตรวจจับกระแสไฟฟ้า

1.2.5 เพื่อศึกษาการออกแบบและสร้างวงจรป้องกันและการหยุดสัญญาณพัลส์ขับนำ

IGBT

1.3 ขอบเขตของการศึกษา

1.3.5 ออกแบบและสร้างวงจรขับนำ IGBT

1.3.2 ออกแบบและสร้างวงจรประวิงเวลา (Dead Time Control) เพื่อไม่ให้ IGBT ที่ในกิ่งเดียวกันทำงานพร้อมกัน

1.3.3 ออกแบบและสร้างวงจรป้องกันสำหรับชุดวงจร Inverter 3 เฟส เพื่อใช้ป้องกันไม่ให้ชุดวงจร Inverter เกิดความเสียหายเมื่อเกิดการดำเนินงานผิดพลาด

1.3.4 สร้างชุดต้นแบบของวงจร Inverter 3 เฟส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2

ทฤษฎีและหลักการ

2.1 IGBT (Insulated Gate Bipolar Transistor)

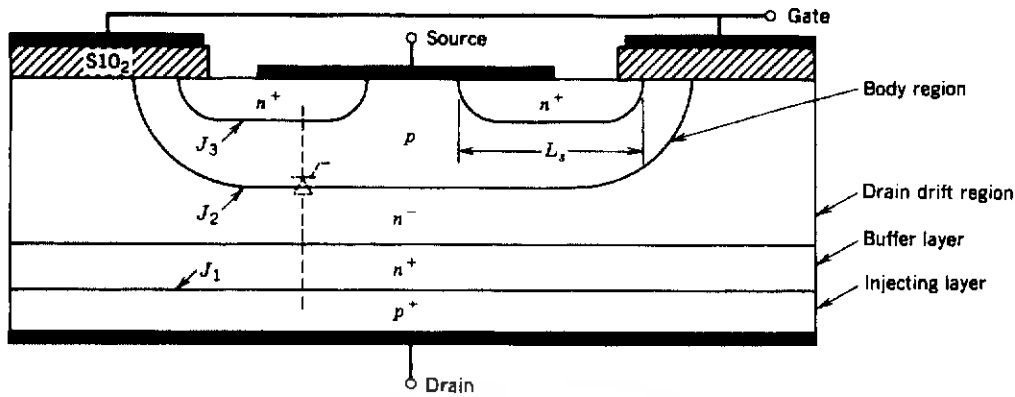
2.1.1 ความรู้พื้นฐานเกี่ยวกับ IGBT

อุปกรณ์อิเล็กทรอนิกส์กำลังที่ใช้งานกันอย่างกว้างขวางในขณะนี้ ได้แก่ SCR, TRIAC, Transistor, MOSFET โดยเฉพาะ Transistor และ MOSFET อุปกรณ์ทั้งสองชนิดมีคุณสมบัติที่แตกต่างกันออกไป คือ Transistor ขณะอยู่ในสภาวะนำกระแสไฟฟ้า (ON – State) มีอัตราการสูญเสียกำลังงานต่ำ แต่ความเร็วในการสวิตช์ยังต่ำอยู่โดยเฉพาะในช่วงหยุดนำกระแสไฟฟ้า (Turn – off State) มีช่วงเวลาที่ยาว ซึ่งเป็นคุณสมบัติที่ตรงกันข้ามกับ MOSFET ที่มีความเร็วในการสวิตช์ในช่วงการนำกระแสไฟฟ้า (Turn – on State) และหยุดนำกระแสไฟฟ้า (Turn – off State) ได้เร็วกว่ามาก แต่มีอัตราการสูญเสียกำลังไฟฟ้าขณะอยู่ในสภาวะนำกระแสไฟฟ้า (ON – State) สูงมาก ด้วยเหตุผลที่กล่าวมาของ Transistor และ MOSFET จึงได้มีการพัฒนาอุปกรณ์อิเล็กทรอนิกส์กำลังชนิดใหม่ โดยเอาคุณสมบัติที่ดีของ Transistor และ MOSFET มารวมไว้ในอุปกรณ์ชนิดใหม่นี้ ซึ่งมีชื่อเรียกว่า IGBT

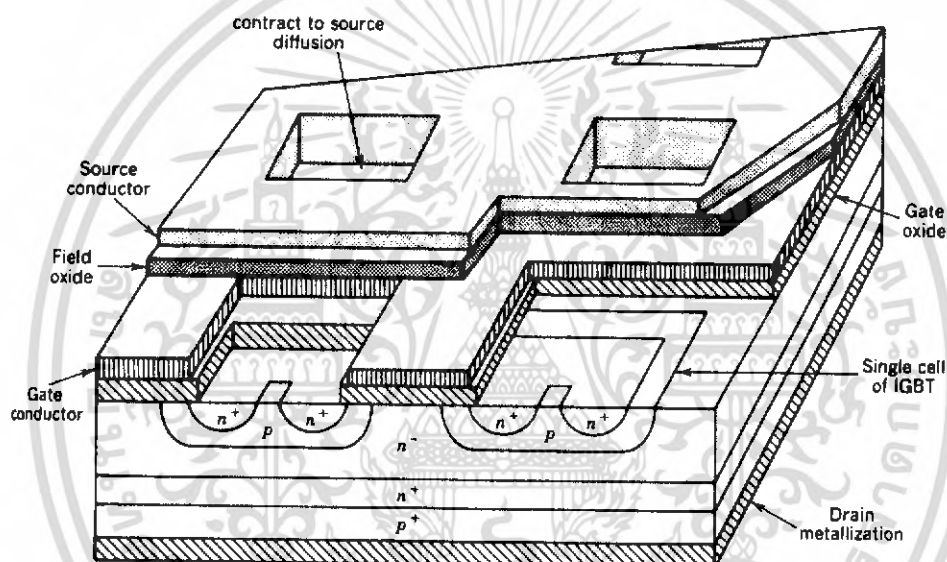
2.1.2 โครงสร้างพื้นฐานของ IGBT

ภาพในตัดแนวตัดขวางของ IGBT ชนิด N-Channel ดังแสดงในรูปที่ 2.1 ซึ่งโครงสร้างจะเหมือนกับ MOSFET มาก แต่จะแตกต่างกันตรงที่ IGBT มีชั้น P⁺ หรือชั้น Injecting Layer ที่ขา Drain ซึ่งใน MOSFET ไม่มี

ระดับของสารเจือ (Dopping Levels) ในแต่ละชั้นของ IGBT คล้ายกับที่ใช้ในแต่ละชั้นของ MOSFET ยกเว้นส่วนบริเวณ Body Region ซึ่งจะอธิบายในภายหลัง ในกรณีของ IGBT ชนิด P-Channel สามารถสร้างได้โดยการเปลี่ยนชนิดของสารเจือในแต่ละชั้นของโครงสร้าง



รูปที่ 2.1 ภาพตัดแนวตัดขวางของ IGBT



รูปที่ 2.2 แสดง โครงสร้างของ IGBT

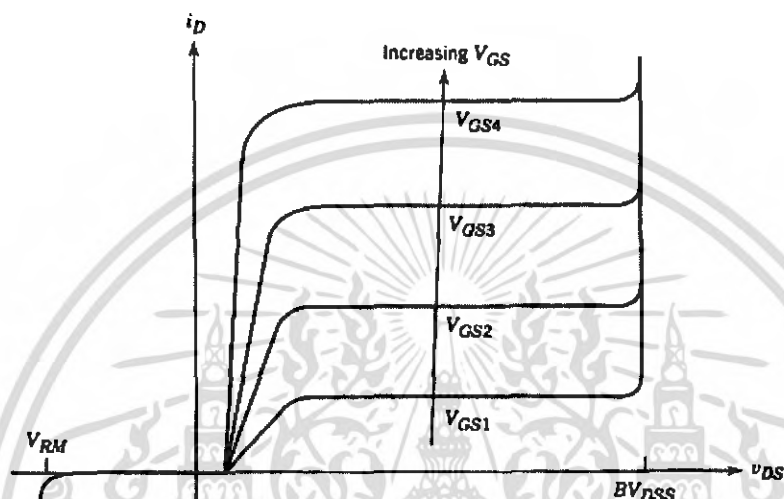
รูปที่ 2.2 เป็น โครงสร้างของ IGBT ซึ่งมี Thyristor แฝงอยู่ การทำงาน (Turn - on) ของ Thyristor นี้เป็นสิ่งที่ต้องพยายามหลีกเลี่ยง และรายละเอียดของอุปกรณ์จริงมีหลายอย่างที่แตกต่างไปจากรูปดังเช่นบริเวณ Body Region ที่เป็นสารกึ่งตัวนำประเภท P มีรอยต่อ J_2 และ J_3 แตกต่างไปจากรูป เพื่อให้โอกาสที่ Thyristor แฝงจะทำงานได้น้อยที่สุด ส่วน Source ที่เป็นโลหะใน IGBT มีขนาดสั้นกว่าในส่วนของ MOSFET ซึ่งมีส่วนช่วยให้ Thyristor แฝงมีโอกาสจะทำงานน้อยลง ส่วน Buffer region ของสารกึ่งตัวนำที่มีสารเจือ n^- ที่อยู่ระหว่างชั้นของ p^+ (ที่ต่ออยู่กับ Drain) และ n^- ของชั้น Drift Layer ซึ่งไม่มีความสำคัญกับการทำงานของ IGBT และ IGBT บางตัวก็ตัดส่วนนี้ออกไปเรียกว่า IGBT แบบสมมาตร (Symmetrical IGBT) ส่วน IGBT ที่ยังมีส่วนนี้อยู่เรียกว่า IGBT แบบไม่สมมาตร (Asymmetrical IGBT)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

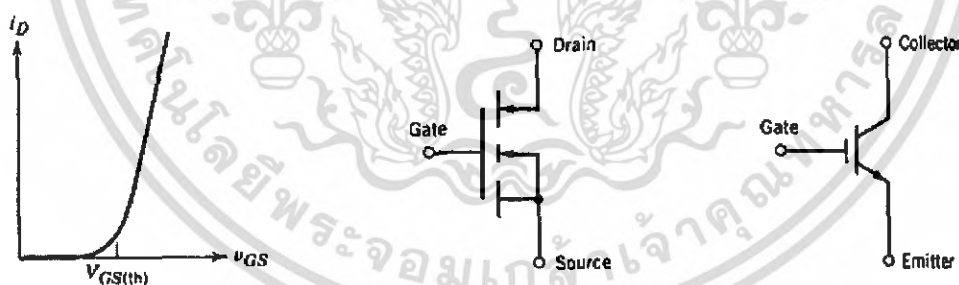
ถ้าความหนาแน่นของสารเจือและความหนาแน่นของชั้นนี้ถูกเลือกอย่างเหมาะสม การที่มีชั้นนี้จะช่วยในการทำงานของ IGBT ให้ดีขึ้นได้ 2 อย่างด้วยกัน คือ

- ทำให้แรงดันไฟฟ้าคกร่อมในขณะนำกระแสไฟฟ้ามีค่าลดน้อยลง
- ทำให้เวลาในขณะหยุดนำกระแสไฟฟ้ (Turn - off Time) ลดลง

แต่มีข้อเสีย คือ ทำให้ความสามารถในการรองรับแรงดันไฟฟ้ Reverse Blocking ลดลง



(ก) ลักษณะของ IGBT ที่ทางออกเอาต์พุต



(ข) Transfer Characteristics

(ค) สัญลักษณ์ของ IGBT ชนิด N-Channel

รูปที่ 2.3 คุณลักษณะของกระแสไฟฟ้และแรงดันไฟฟ้ของ IGBT ชนิด N-Channel

สัญลักษณ์ของ IGBT ชนิด P-Channel ทิศทางของลูกศรจะกลับทิศในกรณีของ IGBT ชนิด N-Channel

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.1.3 คุณลักษณะของกระแสไฟฟ้าและแรงดันไฟฟ้า (I-V Characteristics)

ลักษณะของกระแสไฟฟ้าและแรงดันไฟฟ้าของ IGBT ชนิด N-Channel ดังแสดงในรูปที่ 2.3(ก) ซึ่งคล้ายกับ Bipolar Transistor แต่จะแตกต่างกันเพียงควบคุมการทำงานด้วยแรงดันไฟฟ้าแทนที่จะควบคุมการทำงานด้วยกระแสไฟฟ้า

ที่รอยต่อของ J_2 ในรูปที่ 2.1 ทำหน้าที่รองรับแรงดันไฟฟ้า Forward เมื่อ IGBT อยู่ในสภาวะหยุดนำกระแส, ความสามารถต่อการรองรับแรงดันไฟฟ้า Reverse Blocking มีค่าเท่ากับความสามารถต่อการรองรับแรงดันไฟฟ้า Forward ได้ ถ้าไม่มีชั้นของ Buffer region n^+ ที่รอยต่อ J_1 ในรูปที่ 2.1 ซึ่งเรียกว่ารอยต่อ Reverse Blocking แต่ถ้าในโครงสร้างของ IGBT มีชั้น Buffer region n^+ จะทำให้ค่าแรงดันไฟฟ้า Breakdown มีค่าลดลง เพราะมีปริมาณสารเจือสูงมากทั้งสองด้านของรอยต่อจึงทำให้ไม่สามารถกันกระแสไฟฟ้า Reverse ได้

รูปที่ 2.3(ข) แสดงความสัมพันธ์ระหว่าง J_D และ V_{GS} ลักษณะเหมือนกับของ MOSFET ซึ่งลักษณะเส้นกราฟจะเป็นเชิงเส้นตลอดช่วงของกระแสไฟฟ้า Drain มีค่าสูงและไม่เป็นเชิงเส้น ณ จุดที่กระแสไฟฟ้า Drain มีค่าต่ำ เมื่อ V_{GS} มีค่าต่ำกว่า $V_{GS(th)}$ (Threshold Voltage) IGBT อยู่ในสภาวะหยุดนำกระแส

2.1.4 ลักษณะการทำงานของ IGBT

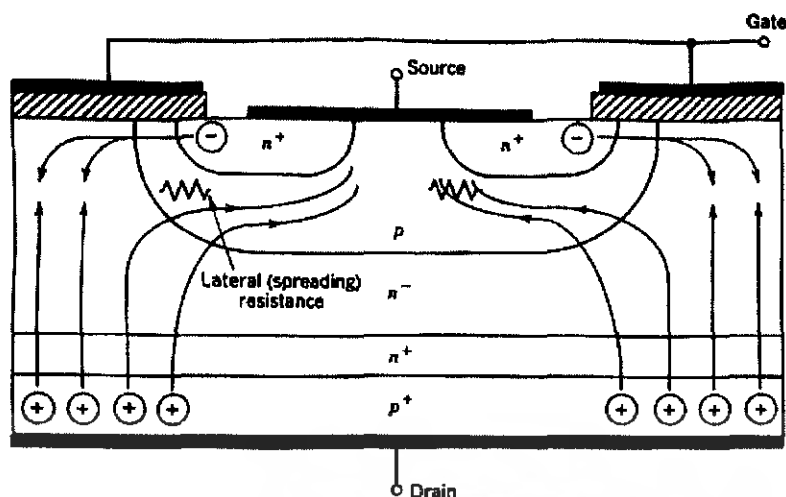
2.1.4.1 สภาวะนำกระแสไฟฟ้า

เมื่อขา Drain ได้รับแรงดันไฟฟ้า Forward bias ก็เป็นบวกเมื่อเทียบกับ Source และแรงดันไฟฟ้า ระหว่าง Gate กับ Source มีค่าเกิน $V_{GS(th)}$ ประจุไฟฟ้าที่เกิดขึ้นจากแรงดันไฟฟ้าที่ขา Gate จะดึงเอาอิเล็กตรอนให้มารวมกันอยู่ในบริเวณภายใต้ Gate ดังนั้นจึงทำให้ชั้น Body Region ตรงส่วนใต้ Gate แปรสภาพเป็น n ทำให้เกิดการต่อกันของบริเวณ Drift Region n^- เข้ากับบริเวณ Source Region n^+ ซึ่งลักษณะเช่นนี้จะเหมือนกับการทำงานของ MOSFET

ประจุไฟฟ้า Electron ที่ไหลจากขา Source ผ่านบริเวณใต้ Gate มายังบริเวณลอยเลื่อน n^- จะรวมกับประจุไฟฟ้า Hole ที่เป็นพาหะข้างน้อยที่ถูกฉีดมาจากชั้น Injecting Layer p^+ (ดูโครงสร้างในรูปที่ 2.1) เพราะรอยต่อ J_1 ได้รับแรงดันไฟฟ้าตรงทำให้ IGBT อยู่ในสภาวะนำกระแส ซึ่งเกิดการไหลของกระแสไฟฟ้าจาก Drain ไปยัง Source ได้ การรวมกันของ Hole และ Electron ภายในบริเวณ n^- เรียกว่า Conductivity Modulation

ผลของ Conductivity Modulation นั้นทำให้ความต้านทานของบริเวณ n^- มีค่าต่ำลง เป็นการเพิ่มความสามารถในการขับผ่านกระแสไฟฟ้าของ IGBT ได้สูงขึ้น ซึ่งมีลักษณะเหมือนกับ Transistor ผลของความต้านทานที่มีค่าลดลงจะทำให้แรงดันไฟฟ้า V_{DS} ที่สภาวะนำกระแสไฟฟ้าต่ำลง การสูญเสียกำลังไฟฟ้าขณะนำกระแสจึงลดลงด้วย ทิศทางการไหลของ Electron และ Hole แสดงในรูปที่ 2.4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.4 ทิศทางการไหลของ Electron และ Hole ในขณะนำกระแสไฟฟ้า

2.1.4.2 สถานะหยุดนำกระแสไฟฟ้า

เมื่อแรงดันไฟฟ้า $V_{GS} < V_{GS(th)}$ ทำให้แรงดันไฟฟ้าไม่เพียงพอสำหรับแปรสภาพ Body Region p และ n จึงทำให้บริเวณ n^- ไม่ต่อกับบริเวณ Source n^+ ของ IGBT อยู่ในสถานะหยุดนำกระแส ซึ่งในสถานะนี้รอยต่อ J_2 ที่ได้รับแรงดันไฟฟ้า Reverse จะทำให้เกิดกระแสไฟฟ้าวไหลเพียงเล็กน้อยเท่านั้น นอกจากนี้ยังทำให้เกิดบริเวณปลอดพาหะ (Depletion Region) ขึ้นที่รอยต่อ J_2 ด้วย

บริเวณปลอดพาหะนี้จะขยายบริเวณกว้างขึ้นจนเข้าไปยังบริเวณ n^- เพราะ Body Region p มีความหนาแน่นในการเจือสารมากกว่า ถ้าความหนาแน่นของสารที่ได้รับการเจือสารในบริเวณลอยเลื่อน n^- มากพอ ก็จะทำให้การขยายของบริเวณปลอดพาหะไม่สามารถแตะกับชั้น Injecting Layer p^+ ได้, Buffer Layer n^+ (ดังแสดงในรูปที่ 2.1) ก็ไม่จำเป็นต้องทำให้เกิดขึ้นหรือไม่จำเป็นต้องเจือสาร ทั้งนี้เพราะการแตะกันของบริเวณทั้งสองจะทำให้เกิดการพังทลายทางด้านไบแอสตรงสำหรับ IGBT ที่ไม่มีการเจือสารในชั้น Buffer Layer n^+ นี้เรียกว่า IGBT แบบสมมาตร ซึ่งจะมีอัตราการทนแรงดันย้อนกลับ (V_{RM} หรือ BV_{SDS}) สูงพอ ๆ กับค่าอัตราทนแรงดันไหลตรง (BV_{DSS}) เหมาะสำหรับการนำไปประยุกต์ใช้งานในวงจรไฟฟ้ากระแสสลับ

การลดความหนาแน่นของบริเวณ n^- ลงแต่ยังคงความสามารถของอัตราทนแรงดันไฟฟ้าไหลตรงไว้ สามารถทำได้โดยการเพิ่มชั้น Buffer Layer n^+ เข้าไปเพื่อป้องกันการแตะกันของบริเวณปลอดพาหะกับบริเวณ Injecting Layer p^+ ซึ่งจะเรียก IGBT ชนิดนี้ว่า IGBT แบบไม่สมมาตร จาก การลดความหนาแน่นของบริเวณลอยเลื่อน n^- ลงจะช่วยส่งผลให้เกิดข้อดีสองประการ คือ

- ทำให้แรงดันตกคร่อมขณะนำกระแสไฟฟ้าต่ำลงเป็นผลให้การสูญเสียกำลังไฟฟ้าน้อยลง

- ช่วยลดช่วงเวลาการหยุดนำกระแสไฟฟ้าให้สั้นลงได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

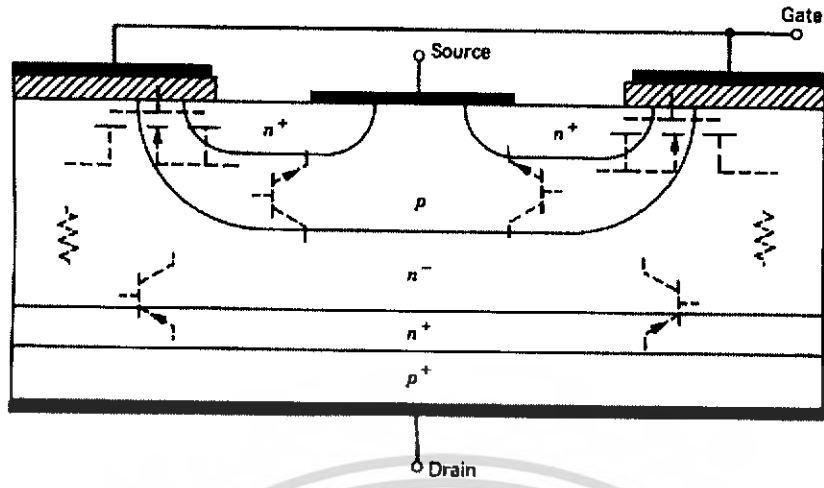
2.1.5 การ Latch ใน IGBT (Latch-up In IGBT)

นอกจาก Hole ส่วนใหญ่ที่รวมกับ Electron ภายในบริเวณ n^- แล้วยังมีกระแสไฟฟ้า Hole ในส่วนที่ไหลข้ามบริเวณ n^- เข้าสู่บริเวณชั้น Body Region p โดยตรง ผลของกระแสไฟฟ้า Hole นี้ทำให้เกิดแรงดันไฟฟ้าตกคร่อมความต้านทานข้างเคียง (Lateral Resistance) ดังแสดงในรูปที่ 2.4 ถ้าแรงดันนี้มีค่ามากพอคือประมาณ 0.7 V จะทำให้รอยต่อ J_3 ได้รับไบแอสตรง เป็นผลให้ Electron จากบริเวณ Source n^+ ถูกฉีดเข้าไปในชั้น Body Region p

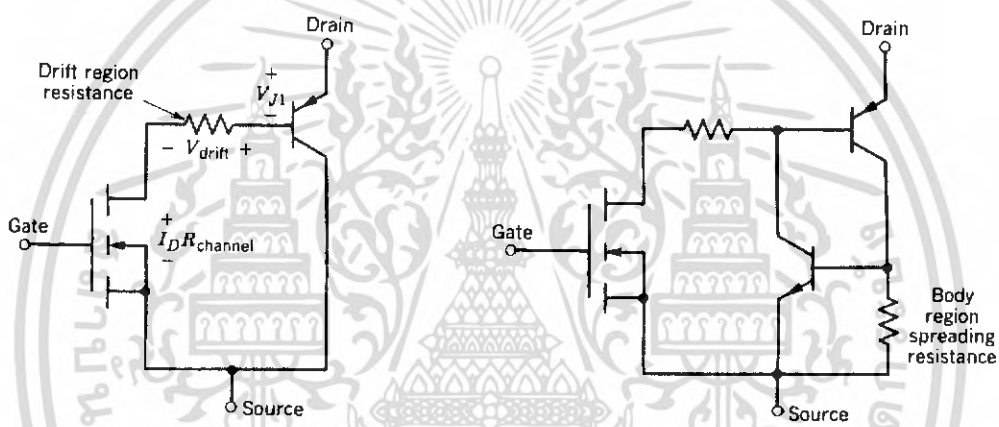
วงจรสมมูลย์ในรูปที่ 2.5(ค) ขา Base และขา Emitter ของ Transistor ชนิด NPN หรือ N-Channel ได้รับแรงดันไฟฟ้าไบแอสตรง ส่งผลให้ Thyristor แฝงอยู่ในโครงสร้างของ IGBT อยู่ในสถานะ Latch ในการนำกระแสไฟฟ้าทำให้ที่ขา Gate ไม่สามารถควบคุมปริมาณของกระแสไฟฟ้า Drain ได้อีกต่อไป แต่การควบคุมกระแสไฟฟ้า Drain นี้จะขึ้นอยู่กับตัวต้านทานที่นำมาต่อจากวงจรภายนอก ถ้าหากมีการ Latch เกิดขึ้นเป็นเวลานานอาจทำให้ IGBT เสียหายได้ เพราะมีการสูญเสียกำลังไฟฟ้าเกินพิกัดที่สามารถทนได้

ส่วนใหญ่หรือเป็นมาตรฐานคู่มือของผู้ผลิตมักจะบอกค่ากระแสไฟฟ้า Drain สูงสุดที่สามารถไหลผ่าน IGBT ได้โดยยังไม่เกิดการ Latch ขึ้น (I_{DM}) แต่เนื่องจากกระแสไฟฟ้า Drain ถูกกำหนดหรือถูกควบคุม โดยตรงจากแรงดันไฟฟ้า V_{GS} บางครั้งคู่มือจึงบอกค่าแรงดันไฟฟ้า V_{GS} สูงสุดที่จะไม่ทำให้เกิดการ Latch แทนการบอกค่ากระแสไฟฟ้า Drain สูงสุด (I_{DM}) การ Latch ที่กล่าวข้างต้นนี้เรียกว่าการ Latch ในโหมด Static เพราะเกิดขึ้นเมื่อกระแสไฟฟ้าที่ไหลในสถานะนำกระแสไฟฟ้ามีค่าเกิน I_{DM}

แต่ลักษณะของการ Latch ก็สามารถเกิดขึ้นได้ เมื่อมีการเปลี่ยนแปลงการทำงานจากสถานะการนำกระแสไฟฟ้าเข้าสู่สถานะหยุดนำกระแส บางครั้งการ Latch แบบนี้อาจเกิดขึ้นได้แม้ว่ากระแสไฟฟ้า Drain ขณะนำกระแสไฟฟ้ายังมีค่าต่ำกว่าค่า I_{DM} ก็ตาม ทั้งนี้เพราะว่าเมื่อ IGBT ที่เริ่มหยุดนำกระแสไฟฟ้า กระแสไฟฟ้า Drain จะตกลงอย่างรวดเร็วรอยต่อ J_2 จะได้รับแรงดันไฟฟ้าย้อนกลับที่เพิ่มขึ้นอย่างรวดเร็วเช่นกัน ผลที่เกิดขึ้นจะทำให้บริเวณปลอดพาหะขยายบริเวณชั้น Body Region p โดยเฉพาะจะขยายเข้าสู่บริเวณ n^- มากกว่าเพราะมีความหนาแน่นของการเจือสารต่ำกว่า การขยายบริเวณปลอดพาหะอย่างรวดเร็วจะทำให้ Hole ที่ค้างอยู่ในบริเวณ n^- ขณะนำกระแสไฟฟ้า และยังไม่ได้รวมกับ Electron ที่หลุดรอดจากการขัดขวางของบริเวณปลอดพาหะเข้าไปสะสมอยู่ในบริเวณรอยต่อ J_2 เป็นการเพิ่มกระแสไฟฟ้าที่ไหลผ่านตัวต้านทานข้างเคียงให้สูงขึ้น ทำให้ Thyristor ภายใน IGBT เกิดการ Latch ขึ้นได้ เมื่อเกิดการ Latch ขึ้นแรงดันไฟฟ้า V_{GS} ขณะนำกระแสไฟฟ้าจะมีค่าต่ำกว่าระดับปกติ นอกจากนี้การ Latch ก็ยังสามารถเกิดขึ้นได้ จากการเพิ่มขึ้นของอุณหภูมิที่รอยต่อ ในขณะที่กระแสไฟฟ้า Drain ยังคงมีค่าต่ำกว่า I_{DM} อยู่ได้เช่นกัน



(ก)



(ข)

(ค)

รูปที่ 2.5 (ก) แสดงโครงสร้างที่มี Transistor และ MOSFET แฝงอยู่ภายใน
 (ข) วงจรสมมูลย์สำหรับการทำงานสภาวะปกติของ IGBT
 (ค) วงจรสมมูลย์ที่แสดงส่วนของ Thyristor ที่แฝงอยู่ใน IGBT

2.1.6 วงจรสมมูลย์ของ IGBT

ในรูปที่ 2.5(ก) แสดง โครงสร้างที่มี Transistor และ MOSFET แฝงอยู่ภายใน จะเห็นว่า บริเวณ Body Region p ชั้นบริเวณ n⁻ และชั้น Injecting Layer p⁺ จะคล้ายกับ Transistor ชนิด NPN โดยแทนด้วยขา Collector, Base และ Emitter ตามลำดับ และบริเวณภายใต้ Gate ก็จะถูกแทนด้วย MOSFET ซึ่งจะมีความต้านทานบริเวณ n⁻ เชื่อมขา Base ของ Transistor ชนิด PNP เข้ากับขา Drain ของ MOSFET เมื่อเขียนเป็นวงจรสมมูลย์ออกมาจะได้วงจรดังรูปที่ 2.5(ข)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 2.5(ข) สังเกตว่าเป็นวงจรถาร์ลิ่งตัน โดยมี MOSFET เป็นตัวขับ Transistor ชนิด PNP แต่มีจุดพิเศษที่แตกต่างจากวงจรทั่วไป คือ กระแสไฟฟ้า Drain ส่วนใหญ่จะไหลจาก Emitter มายัง Base ผ่านความต้านทานบริเวณลอยเลื่อนและผ่านขา Drain ของ MOSFET มาที่ขา Source สำหรับวงจรสมมูลย์ในรูปที่ 2.5(ค) จะแสดงให้เห็นว่าภายใน IGBT ที่มี Thyristor แฝงอยู่ ด้วย โดยสังเกตได้จากกรณีที่ Transistor ชนิด NPN และ PNP ต่อเข้าด้วยกันในลักษณะที่ป้อนกลับ ทำให้เห็นได้ชัดถึงเหตุที่ทำให้เกิดการ Latch ของ IGBT

โดยถ้ากระแสไฟฟ้าส่วนน้อยที่ไหลผ่านจาก Emitter มายัง Collector ของ Transistor ชนิด PNP ผ่านความต้านทานข้างเคียงแล้วทำให้เกิดแรงดันไฟฟ้าตกคร่อมความต้านทานสูงกว่า 0.7 V Transistor ชนิด PNP จะนำกระแสไฟฟ้าส่งผลให้เกิดการ Latch ขึ้นใน IGBT สำหรับแรงดันไฟฟ้า V_{DS} ของ IGBT ขณะนำกระแสไฟฟ้า ($V_{DS(on)}$) สามารถเขียนเป็นสมการได้ดังนี้

$$V_{DS(on)} = V_{J_1} + V_{drift} + I_D R_{Channel} \quad (2.1)$$

เมื่อ

V_{J_1} คือ แรงดันไฟฟ้าไบแอสตรงที่ตกคร่อมรอยต่อ PNP จึงมีค่าค่อนข้างคงที่ จะมีการเปลี่ยนแปลงบ้างก็เพียงเล็กน้อย เพราะมีความสัมพันธ์โดยตรงในลักษณะเอ็กโพเนนเชียลกับ กระแสไฟฟ้า ซึ่งมีค่าอยู่ระหว่าง 0.7-1.0 V

V_{drift} คือ แรงดันไฟฟ้าที่ตกคร่อมความต้านทานบริเวณลอยเลื่อน ซึ่งความต้านทานนี้จะมีค่าค่อนข้างคงที่ แต่เมื่อเทียบกับค่าแรงดันไฟฟ้าใน MOSFET แล้วจะมีค่าน้อยกว่า เพราะผลของการ Conductivity Modulation ที่เกิดขึ้นใน IGBT

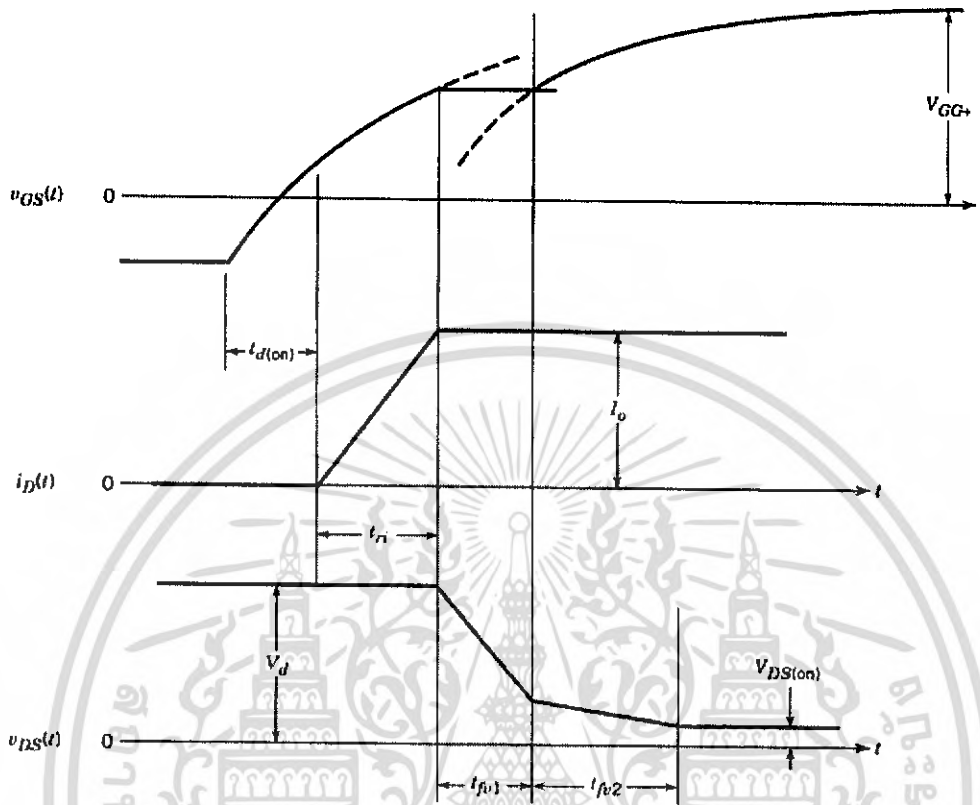
$R_{Channel}$ คือ ค่าความต้านทานในย่าน 1-1.00 Ω จะมีค่าค่อนข้างคงที่

$I_D R_{Channel}$ คือ แรงดันไฟฟ้าที่ตกคร่อม MOSFET

ดังนั้นจึงพอจะสรุปได้ว่า $V_{DS(on)}$ จะมีค่ากระแสไฟฟ้า Drain ที่สูงขึ้น โดยทั่วไป IGBT สามารถทำงานได้ที่อุณหภูมิรอยต่อสูงสุดประมาณ 150°C และผลของการเปลี่ยนแปลงอุณหภูมิ จากค่าอุณหภูมิห้องไปถึงค่าสูงสุดนี้ จะส่งผลให้เกิดการเปลี่ยนแปลงของค่า $V_{DS(on)}$ เพียงเล็กน้อย เท่านั้นเพราะ IGBT จะมีค่า $V_{DS(on)}$ ซึ่งเป็นผลรวมระหว่างแรงดันไฟฟ้าตกคร่อม MOSFET ที่มีสัมประสิทธิ์ทางอุณหภูมิเป็นบวก (หมายถึงอุณหภูมิสูงขึ้นแรงดันไฟฟ้าตกคร่อมก็สูงขึ้นตามไปด้วย) กับแรงดันไฟฟ้าตกคร่อมความต้านทานบริเวณลอยเลื่อนที่มีสัมประสิทธิ์ทางอุณหภูมิเป็นลบ

2.1.7 คุณลักษณะของการสวิตชิง

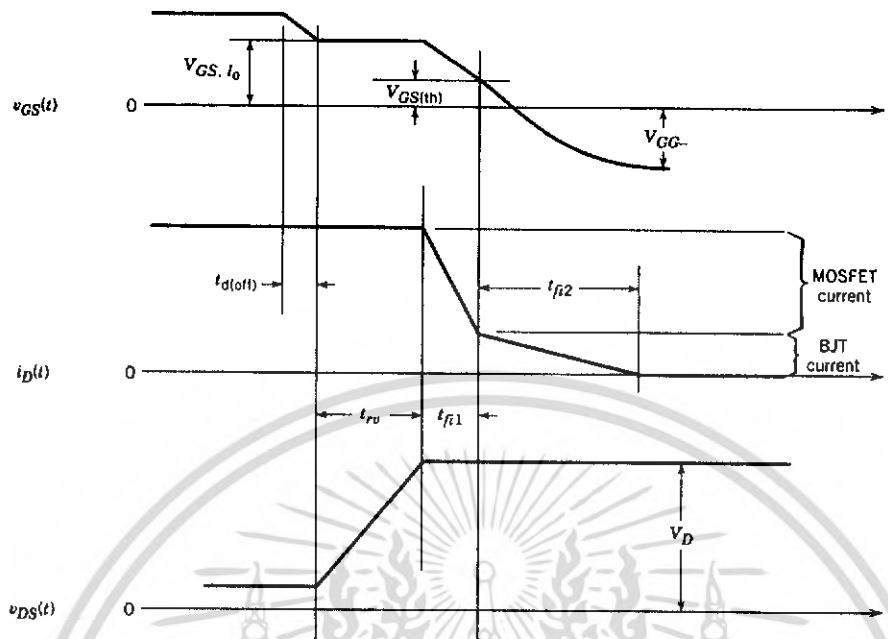
2.1.7.1 ช่วงขณะนำกระแส



รูปที่ 2.6 แสดงรูปคลื่นของกระแสไฟฟ้าและแรงดันไฟฟ้าขณะนำกระแสไฟฟ้า

จากรูปที่ 2.6 ลักษณะการนำกระแสไฟฟ้าจะเหมือนกับการนำกระแสไฟฟ้าของ MOSFET มาก โดยในช่วงของการนำกระแสไฟฟ้าจะมีปัจจัยสองอย่างที่ส่งผลต่อลักษณะการนำกระแสไฟฟ้าในช่วง t_{f2} ปัจจัยแรก คือ ค่าตัวเก็บประจุไฟฟ้าระหว่างขา Gate และ Drain จะมีค่าสูงขึ้นในส่วนของ MOSFET ภายใน IGBT แต่แรงดันไฟฟ้า V_{DS} จะมีค่าต่ำมาก ส่วนปัจจัยตัวที่สอง คือ Transistor ชนิด PNP ใน IGBT จะเปลี่ยนจากสภาวะแอกทีฟไปสู่สภาวะนำกระแสไฟฟ้าได้ช้ากว่า MOSFET ที่แฝงอยู่ในตัว IGBT มาก ทำให้แรงดันไฟฟ้า V_{DS} ในสภาวะนำกระแสไฟฟ้าไม่ตกลงจนถึงค่า $V_{DS(on)}$ ในช่วงแรกไม่เหมือนกับใน MOSFET

2.1.7.2 ช่วงขณะหยุดนำกระแส



รูปที่ 2.7 แสดงรูปคลื่นของกระแสไฟฟ้าและแรงดันไฟฟ้าขณะหยุดนำกระแสไฟฟ้า

ข้อแตกต่างสำคัญระหว่างการหยุดนำกระแสไฟฟ้าของ IGBT กับ MOSFET คือ จากรูปที่ 2.7 จะสังเกตเห็นรูปคลื่นของกระแสไฟฟ้า Drain ที่แตกต่างกันในสองช่วงเวลาคงตัวอย่างรวดเร็วของกระแสไฟฟ้า ซึ่งในช่วงเวลา t_{fv} เป็นการหยุดนำกระแสไฟฟ้าของ MOSFET ที่แฝงอยู่ภายในตัว IGBT ส่วนปลายของกระแสไฟฟ้า Drain ในช่วงเวลาที่สอง t_{f2} เกิดขึ้นเนื่องจากประจุไฟฟ้าที่สะสมอยู่ในบริเวณ n⁺ ของชั้น Drift Layer เพราะ MOSFET ถูกทำให้หยุดนำกระแสไฟฟ้าไปแล้ว และไม่มีแรงดันไฟฟ้าป้อนกลับที่ขั้วของ IGBT ซึ่งทำให้เกิดกระแสไฟฟ้าไหลกลับ (Negative Current) ของ Drain ที่ไม่สามารถจะเคลื่อนย้ายประจุไฟฟ้าโดยการ Carrier Sweep-Out วิธีเดียวที่ประจุไฟฟ้าเกินเหล่านี้จะถูกกำจัดไปคือ ให้พิจารณาในส่วนของ IGBT ที่ไม่มีบริเวณ Buffer region n⁺ โดยจะไปรวมกันในบริเวณ n⁺ ของชั้น Drift Layer ซึ่งต้องการที่จะทำให้ช่วงเวลาของประจุเกินในบริเวณนี้มีค่ามาก เพื่อให้แรงดันไฟฟ้าคงที่บริเวณนี้มีค่าต่ำในสภาวะนำกระแสไฟฟ้า ดังนั้นจึงทำให้ช่วงเวลาขณะ t_{f2} มีค่ามากตามไปด้วย แต่ช่วงเวลา t_{f2} ที่มากขึ้นนี้ก็จะทำให้มีการสูญเสียมากขึ้นในขณะหยุดนำกระแสไฟฟ้าและทำให้อุณหภูมิสูงขึ้นไปด้วย เนื่องจากเกิดการสูญเสีย จึงต้องมีการหาทางออกร่วมกันระหว่างค่าการสูญเสียในขณะนำกระแสไฟฟ้ากับการสูญเสียในขณะหยุดนำกระแสไฟฟ้า การย้ายประจุออกจากบริเวณ n⁺ ของชั้น Drift Layer โดยวิธีการแพร่ไปยังชั้น p⁺ เรียกวิธีนี้ว่า Back Injection ซึ่งจะช่วยให้ช่วงเวลาลดลงได้ ถ้า flux ของการแพร่ของ Hole มีค่ามากพอใน IGBT ที่ไม่มีบริเวณ Buffer region n⁺ , จะไม่สามารถเกิดการแพร่ดังกล่าว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ได้ เพราะว่าความหนาแน่นของ Hole มีทิศทางกระจายความหนาแน่นที่ไม่สามารถทำให้เกิดได้ เนื่องจากความหนาแน่นของ Hole ในชั้น p^+ มีค่ามากกว่าความหนาแน่นของ Hole ที่เกิดมาในบริเวณ Drift Layer ดังนั้น Hole ส่วนเกินจึงถูกกักในบริเวณของ Drift Layer นั้นเอง แต่ใน IGBT ที่มีบริเวณบัฟเฟอร์ n^+ จะมีช่วงเวลาของประจุไฟฟ้าส่วนเกินน้อยมากและจะทำหน้าที่เสมือนเป็นตัวลดประจุไฟฟ้าส่วนเกินเหล่านี้ อัตราการรวมตัวที่สูงขึ้นของ Hole ในบริเวณ Buffer region n^+ ทำให้ความหนาแน่นของ Hole ในบริเวณ Drift Layer ค่อยๆลดลงขณะที่กำลังหยุดนำกระแสไฟฟ้า ซึ่งทำให้เกิด flux จำนวนมากโดยการแพร่ของ Hole ในทิศทางไปยังบริเวณ Buffer region จะช่วยส่งเสริมการย้ายของ Hole ออกจากบริเวณ Drift Layer และทำให้เวลา $t_{f,2}$ น้อยลง ดังนั้นวิธีการลดเวลาขณะหยุดนำกระแสไฟฟ้าแบบ Back Injection ไม่ได้ลดช่วงเวลาในบริเวณ Drift Layer เพราะฉะนั้นจึงไม่ได้ส่งผลให้ค่าการสูญเสียในขณะนำกระแสไฟฟ้าเปลี่ยนแปลงไป

2.1.8 ข้อจำกัดของอุปกรณ์และพื้นที่การทำงานที่ปลอดภัย

IGBT มีพื้นที่การทำงานที่ปลอดภัยทั้งในระหว่างการนำกระแสไฟฟ้าและหยุดนำกระแสไฟฟ้า โดยมีพื้นที่การทำงานที่ปลอดภัยในขณะแรงดันไฟฟ้าไบแอสตรง (Forward Bias Safe Operating Area : FBSOA) ที่กว้างมากเปรียบได้กับเกือบเป็นสี่เหลี่ยมสำหรับเวลาในการสวิตช์ที่สั้นๆ แต่จะลดลงเมื่อเวลาในการสวิตช์ยาวนานขึ้น ถ้าเปรียบเทียบกับ MOSFET แล้ว IGBT จะทำงานได้ในช่วงพื้นที่ที่กว้างกว่าเมื่อเวลาในการสวิตช์เท่ากัน

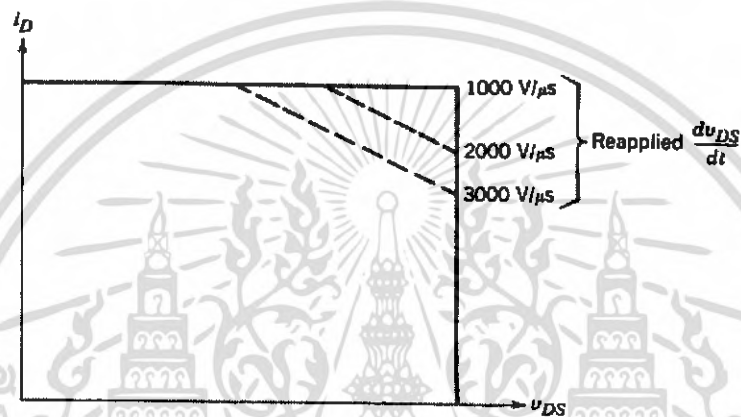
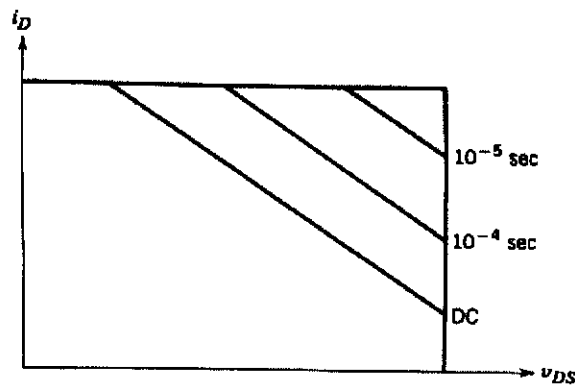
สำหรับค่ากระแส I_{DM} สูงสุดจะถูกกำหนดไว้ในรูปที่ 2.8(ก) โดยส่วนมากจะเป็นค่า Dynamic เพื่อป้องกันการเกิด Lateh - up และยังมีกำหนดค่าแรงดันไฟฟ้าสูงสุด V_{GSmax} และที่แรงดันไฟฟ้า V_{GSmax} เมื่อเกิดความบกพร่อง (Fault) กระแสไฟฟ้า Drain จะมีค่าสูงมากซึ่งมีค่าประมาณ 4 ถึง 10 เท่าของกระแสไฟฟ้าพิกัดที่ยอมรับได้ ภายใต้สภาวะนี้ IGBT จะทำงานอยู่ในย่าน Active โดยแรงดันไฟฟ้า V_{DS} จะมีค่าเท่ากับแรงดันไฟฟ้าตกคร่อมในสภาวะหยุดนำกระแสไฟฟ้า อุปกรณ์สามารถทนกระแสไฟฟ้างดกล่าวได้ ซึ่งขึ้นอยู่กับค่าแรงดัน V_{DS} และสามารถหยุดนำกระแสไฟฟ้าได้ด้วยแรงดันไฟฟ้า V_{GS} ค่าแรงดันไฟฟ้าสูงสุดระหว่าง Drain กับ Source จะขึ้นอยู่กับค่าแรงดันไฟฟ้าเบรคดาวน์ของ Transistor ชนิด PNP ค่า β ของ Transistor ชนิด PNP มีค่าค่อนข้างต่ำ ดังนั้นแรงดันไฟฟ้าเบรคดาวน์ที่ต้องพิจารณาคือ BV_{CBO} เป็นค่าแรงดันไฟฟ้าเบรคดาวน์ของ Drift Layer (รอยต่อ J_2) ในปัจจุบัน IGBT มีความสามารถในการทนแรงดันไฟฟ้าได้สูงสุด ≤ 1700 V และในอนาคตก็ได้มีการพัฒนาให้สามารถทนแรงดันไฟฟ้าในพิกัดที่สูงขึ้น เพื่อให้เหมาะในการใช้งานต่อไป

ค่าอุณหภูมิสูงสุดของรอยต่อใน IGBT ที่มีในปัจจุบันมีค่าประมาณ 150°C ดังนั้น IGBT จะต้องถูกออกแบบให้มีแรงดันไฟฟ้าตกคร่อมในสภาวะนำกระแสเปลี่ยนแปลงเล็กน้อย เมื่อมีการเปลี่ยนแปลงอุณหภูมิ (ระหว่างอุณหภูมิห้องและอุณหภูมิสูงสุดของรอยต่อ) เนื่องจากการผสมเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ระหว่างค่าสัมประสิทธิ์ของอุณหภูมิทางบวก (Positive Temperature Coefficient) ของ MOSFET และสัมประสิทธิ์ของอุณหภูมิทางลบ (Negative Temperature Coefficient) ของแรงดันไฟฟ้าตกคร่อม Drift Layer ซึ่งจะแตกต่างกันกับ MOSFET ที่มีค่าแรงดันไฟฟ้าตกคร่อมสูงขึ้นเมื่ออุณหภูมิสูงขึ้นด้วย สาเหตุที่ IGBT มีแรงดันไฟฟ้าตกคร่อมในสภาวะนำกระแสไฟฟ้าค่อนข้างคงที่ไม่แปรตามอยู่กับอุณหภูมิ

สำหรับพิกัดกระแสไฟฟ้าสูงสุดของ IGBT ที่มีในปัจจุบันมีค่าประมาณ 200 ถึง 400 A แต่สามารถขยายพิกัดกระแสไฟฟ้าได้โดยการนำเอา IGBT มาต่อขนานกัน ซึ่ง IGBT ที่ขนานกันยังสามารถควบคุมการทำงานได้ง่าย เพราะค่าแรงดันไฟฟ้าตกคร่อมในสภาวะนำกระแสไฟฟ้าค่อนข้างคงที่ไม่ขึ้นกับอุณหภูมิ ในช่วงระหว่างเริ่มนำกระแสไฟฟ้าและขณะที่นำกระแสไฟฟ้าแล้วจุดการทำงานของ IGBT จะต้องมีขนาดแรงดันไฟฟ้าและกระแสไฟฟ้าที่ขา Drain อยู่ภายในพื้นที่การทำงานที่ปลอดภัยในช่วงแรงดันไฟฟ้าไบแอสตรงเสมอ ดังแสดงในรูปที่ 2.8(ก) หากไม่เป็นเช่นนั้นแล้วจะทำให้เกิดความเสียหายขึ้นกับ IGBT จากรูปพื้นที่การทำงานที่ปลอดภัยของ IGBT นี้จะแสดงถึงขีดจำกัดของกระแสไฟฟ้า Drain อัตราทนแรงดันไฟฟ้าไบแอสตรงและอุณหภูมิรอยต่อของ IGBT ตามลำดับ

สำหรับพื้นที่การทำงานที่ปลอดภัยในช่วงแรงดันไฟฟ้าไบแอสกลับ (Reverse Bias Safe Operating Area : RBSOA) จะแตกต่างจากในช่วงแรงดันไฟฟ้าไบแอสตรง ในรูปที่ 2.8(ข) จะแสดงให้เห็นได้ว่าค่าจำกัดของอัตราการเปลี่ยนแปลงแรงดันไฟฟ้าที่ขา Drain ต่อเวลา dV_{DS}/dt จะเกิดขึ้นในช่วงระหว่างหยุดนำกระแสไฟฟ้าทดแทนขีดจำกัดทางด้านอุณหภูมิรอยต่อและจะมีพื้นที่แคบลง ถ้า dV_{DS}/dt มีค่าสูงมากขึ้น เหตุผลที่ถูกจำกัดโดยค่า dV_{DS}/dt เพราะไม่ต้องการให้เกิดการ Latch ขึ้นภายใน IGBT ซึ่งค่า dV_{DS}/dt จะมีผลโดยตรงกับช่วงเวลาหยุดนำกระแสไฟฟ้า (หมายความว่า ถ้ามีอัตราการเปลี่ยนแปลงของ dV_{DS}/dt อย่างรวดเร็วจะทำให้ช่วงเวลาหยุดนำกระแสไฟฟ้าน้อย) แต่อย่างไรก็ตามขีดจำกัด dV_{DS}/dt ของ IGBT ก็ยังมีค่าสูงมากเมื่อเปรียบเทียบกับอุปกรณ์ Thyristor ตัวอื่นๆ ดังนั้นความจำเป็นในการใช้งานของวงจร Snubber เพื่อป้องกันการ Latch ก็ไม่จำเป็นต้องใช้และการควบคุมค่า dV_{DS}/dt ที่เกิดขึ้นยังทำได้ง่ายโดยการออกแบบวงจรขับ Gate ที่มีค่าความต้านทานที่ต่อกับขา Gate และ V_{GG} ที่เหมาะสม



รูปที่ 2.8 (ก) พื้นที่การทำงานที่ปลอดภัยในสภาวะแรงดันไฟฟ้าไบแอสตรง
(ข) พื้นที่การทำงานที่ปลอดภัยในสภาวะแรงดันไฟฟ้าไบแอสกลับ

2.1.9 การเปรียบเทียบคุณสมบัติของ IGBT กับอุปกรณ์สวิตช์ประเภทอื่น

ดังที่ได้กล่าวมาแล้วนั้น IGBT จะมีแรงดันไฟฟ้าตกคร่อมใกล้เคียงกับ MOSFET ในขณะที่มีความต้านทานทางด้าน Input สูงและมีความเร็วในการนำกระแสไฟฟ้าสูงเหมือนกับ MOSFET ในการใช้งานที่ย่านความถี่ปานกลางสามารถนำ IGBT ไปใช้งานทดแทน MOSFET, Transistor และ Thyristor ได้อย่างมีประสิทธิภาพ เมื่อเทียบกับ Thyristor ทั่วไปแล้ว IGBT จะมีความเร็วในการสวิตชิงและค่าความต้านทานของ Input ที่สูงกว่า สามารถทนต่ออัตราการเปลี่ยนแปลงของแรงดันไฟฟ้า (dV_{DS}/dt) ที่สูงกว่าและมีวงจรรีบที่ไม่ยุ่งยากซับซ้อน ในขณะที่ Thyristor บางประเภท เช่น GTO ก็สามารถควบคุมการนำและหยุดนำกระแสไฟฟ้าได้ด้วยสัญญาณควบคุมที่ป้อนเข้าขา Gate ได้ แต่ก็ต้องการกระแสไฟฟ้าไหลกลับทิศทางในขณะหยุดนำกระแส ในการที่จะทำให้ GTO หยุดนำกระแสได้นั้นจะต้องให้ตัวเก็บประจุที่ขา Gate คายประจุออกมา แต่ Thyristor มีค่าแรงดัน

ไฟฟ้าตกคร่อมในสภาวะนำกระแสไฟฟ้าต่ำกว่า IGBT และก็มีค่าพิกัดทนต่อกระแสไฟฟ้าชั่วขณะสูงกว่า IGBT อีกด้วย

ในการเปรียบเทียบความยากง่ายของวงจรขับนำ ให้สมมติว่าต้องการให้อุปกรณ์สวิตช์ต้องรับกระแสได้ที่ 10 A ถ้าใช้ Transistor เป็นอุปกรณ์สวิตช์ซึ่งในการที่จะจ่ายกระแสไฟฟ้าที่ Collector ได้จะต้องควบคุม Transistor ให้ทำงานตามต้องการ ซึ่งปกติ Power Transistor มีค่า β ต่ำมากยกตัวอย่าง เช่น ทรานซิสเตอร์มีค่า β เท่ากับ 5 ในการที่จะจ่ายกระแสไฟฟ้า Collector ได้ถึง 10 A จะต้องป้อนกระแสไฟฟ้าประมาณ 2 A เข้าที่ขา Base ของ Transistor ในขณะที่ IGBT ควบคุมการทำงานด้วยแรงดันไฟฟ้าที่ป้อนเข้าระหว่างขา Gate กับ Source ซึ่งต้องการกระแสไฟฟ้าน้อยมากอยู่ในหน่วย nA ก็ยังสามารถทำให้ IGBT ทำงานได้ (Steady – state) ดังนั้นจะเห็นได้ว่าวงจรขับ Gate ของ IGBT จะมีความง่ายกว่าวงจรขับ Base ของ Transistor มาก Transistor อาจใช้วงจร Darlington ในการขยายค่า β เพื่อให้วงจรถับง่ายขึ้น แต่แรงดันไฟฟ้าตกคร่อมในสภาวะนำกระแสก็จะสูงขึ้นตามไปด้วย

ส่วนวงจรขับ Gate ของ IGBT กับ MOSFET มีคุณสมบัติที่ใกล้เคียงกันมากจนสามารถใช้แทนกันได้ แต่ถ้าใช้งานในย่านความถี่ปานกลางที่พิกัดของกระแสไฟฟ้าและแรงดันไฟฟ้าเท่ากันก็ควรจะใช้ IGBT ในการทำงานแทน MOSFET เนื่องจากมีค่าแรงดันไฟฟ้าตกคร่อมในสภาวะนำกระแสไฟฟ้าต่ำกว่า

2.2 INVERTER

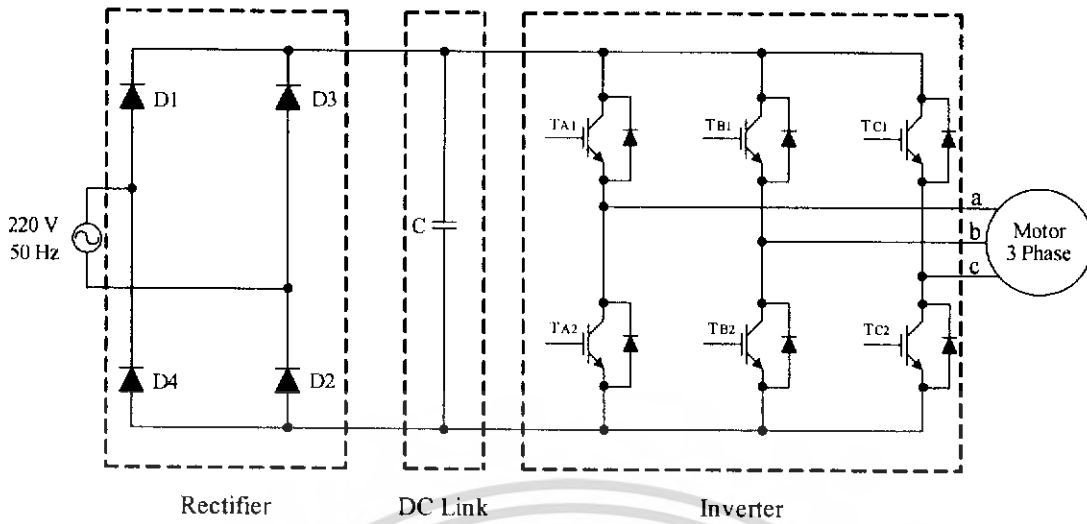
ชนิดของอินเวอร์เตอร์ที่ใช้ในการขับเคลื่อนมอเตอร์สามารถจำแนกประเภทได้ 2 ประเภทใหญ่ คือ

- INVERTER แบบจ่ายแรงดันไฟฟ้า (Voltage Source Inverter : VSI)
- INVERTER แบบจ่ายกระแสไฟฟ้า (Current Source Inverter : CSI)

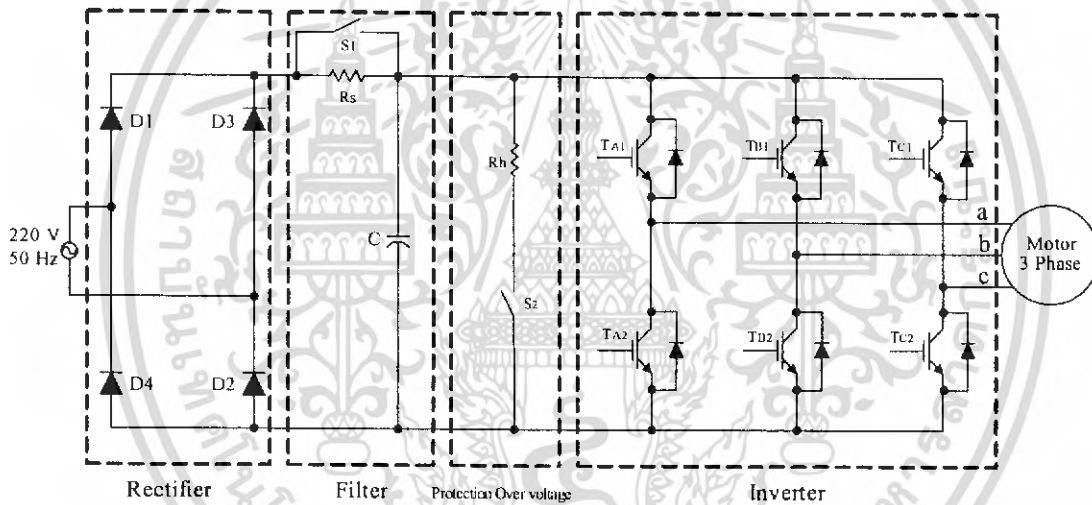
โดย Inverter ทั้งสองแบบนี้จะให้คุณสมบัติและลักษณะของรูปคลื่นของแรงดันไฟฟ้าและกระแสไฟฟ้าที่แตกต่างกันและเหมาะสมกับการใช้งานที่แตกต่างกันออกไปดังที่จะกล่าวถึงต่อไปนี้

2.2.1 INVERTER แบบจ่ายแรงดันไฟฟ้า (Voltage Source Inverter : VSI)

โครงสร้างของ Inverter แบบจ่ายแรงดันไฟฟ้าพื้นฐานจะประกอบไปด้วยตัวเก็บประจุฟิลาเตอร์ที่มีค่ามากอยู่ระหว่าง Rectifier กับ Inverter ดังแสดงในรูปที่ 2.9 ซึ่งทำหน้าที่เสมือนเป็นแหล่งจ่ายแรงดันไฟฟ้าทางด้าน Input ของวงจร Inverter (DC Link) ส่งผลทำให้แรงดันไฟฟ้าทางด้าน Output ของ Inverter คงที่ไม่ขึ้นอยู่กับโหลด ซึ่งข้อดีของ Inverter แบบจ่ายแรงดันไฟฟ้าคือสามารถควบคุมแรงดันไฟฟ้าและความถี่ได้ และยังสามารถใช้กับมอเตอร์หลายๆตัวที่ทำงานพร้อมกันได้ แต่ในการศึกษาโครงงานนี้ได้ใช้วงจรกำลังของ Inverter แบบจ่ายแรงดันไฟฟ้าในรูปที่ 2.10 เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.9 วงจร Inverter แบบจ่ายแรงดันไฟฟ้าพื้นฐาน

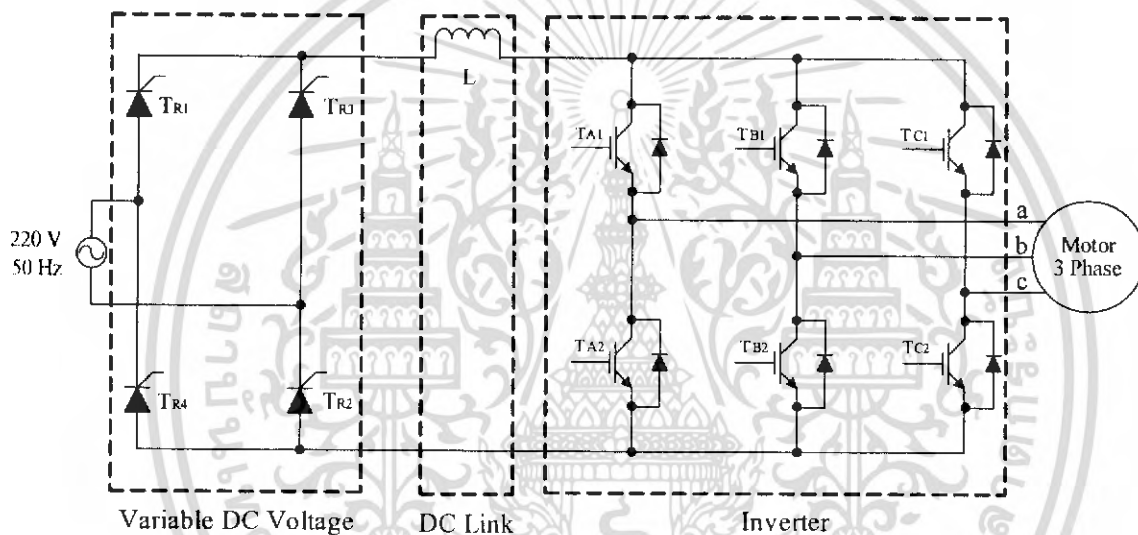


รูปที่ 2.10 วงจร Inverter แบบจ่ายแรงดันไฟฟ้าที่ใช้ในโรงงาน

2.2.2 INVERTER แบบจ่ายกระแสไฟฟ้า (Current Source Inverter : CSI)

โครงสร้างของ Inverter แบบจ่ายกระแสไฟฟ้าจะประกอบไปด้วยตัวเหนี่ยวนำที่มีค่ามาก อยู่ระหว่าง Variable DC Voltage กับ Inverter ดังแสดงในรูปที่ 2.11 ซึ่งทำหน้าที่เสมือนเป็นแหล่งจ่ายกระแสไฟฟ้าทางด้าน Input ของวงจร Inverter (DC Link) โดยในส่วนของวงจร AC/DC ใช้ Thyristor ในการทำงานหรือบางกรณีอาจใช้ DC/DC ในการควบคุมการทำงานได้เช่นกัน ในส่วนของวงจร Inverter จะใช้ Thyristor ในการควบคุมกระแสไฟฟ้าที่สามารถเปลี่ยนแปลงความถี่ได้ เพื่อจ่ายให้กับมอเตอร์เหนี่ยวนำ โดยลักษณะแรงดันไฟฟ้าที่ทางด้าน Output จะมีรูปคลื่นที่ใกล้เคียงรูปคลื่นไซน์ ส่วนรูปร่างของกระแสไฟฟ้าที่จ่ายให้กับทางด้าน Output จะแปรตามการควบคุม เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลง 62761 ต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การควบคุมการทำงานของ Inverter แบบจ่ายกระแสไฟฟ้ามืดคือ วงจรที่ได้มีกำลังไฟฟ้าขนาดใหญ่ และมีค่าเสถียรภาพสูงและส่วนสำคัญอีกอย่างหนึ่งของการควบคุมแบบจ่ายกระแสไฟฟ้า คือสามารถทำงานในโหมด Regenerative ได้โดยควบคุมการทำงานของสวิตช์ในการนำกำลังไฟฟ้ากลับเข้าสู่ระบบ ส่วนข้อเสียของการควบคุมแบบจ่ายกระแสไฟฟ้า คือ ช่วงความถี่ของ Inverter สามารถปรับได้ค่อนข้างต่ำ นอกจากนี้ขนาดของตัวเหนี่ยวนำที่อยู่ใน DC Link จะมีขนาดใหญ่จึงทำให้ Inverter ดังกล่าวมีน้ำหนักมากและมีราคาแพง ส่วนเรื่องของการควบคุมนั้นการตอบสนองในการทำงานค่อนข้างช้าและมีปัญหาของเสถียรภาพที่ภาระโหลดต่ำ และสถานะความเร็วรอบในการใช้งานสูง การควบคุมแบบนี้เหมาะกับมอเตอร์ที่มีพิกัดกำลังไฟฟ้าปานกลางจนถึงขนาดพิกัดกำลังไฟฟ้าสูง



รูปที่ 2.11 วงจร Inverter แบบจ่ายกระแสไฟฟ้า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

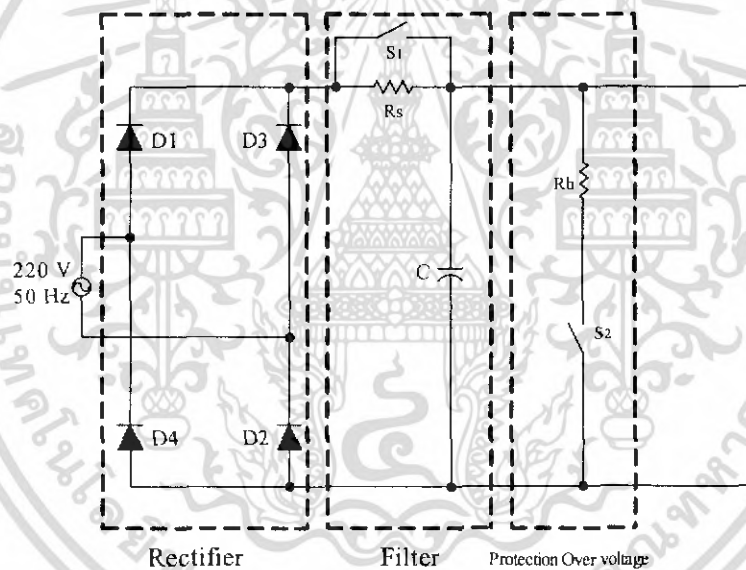
บทที่ 3

การคำนวณและการสร้างวงจรควบคุมการทำงานของชุดวงจร

INVERTER

3.1 การออกแบบและสร้างชุดวงจร Converter

ในการออกแบบและสร้างชุด Converter ที่ใช้เป็นแหล่งจ่ายแรงดันไฟฟ้าให้กับชุด Inverter เพื่อใช้ในการควบคุมมอเตอร์ ซึ่งชุด Converter ประกอบไปด้วยวงจรเรียงกระแสแบบบริดจ์ (Bridge Rectifier) และวงจรกรองที่ใช้ตัวเก็บประจุไฟฟ้า โดยแรงดันไฟฟ้าทางด้าน Input เป็นไฟฟ้ากระแสสลับ 1 เฟส ขนาดแรงดัน 220V ความถี่ 50 Hz จะทำให้ได้ค่าแรงดันไฟฟ้ากระแสตรงทางด้าน Output มีค่าประมาณ 310 V ดังแสดงรายละเอียดวงจรไว้ในรูปที่ 3.1



รูปที่ 3.1 วงจรเรียงกระแสแบบบริดจ์และวงจรกรอง

จากรูปที่ 3.1 ความต้านทานที่ต่ออนุกรม (R_s) กับตัวเก็บประจุจะทำหน้าที่จำกัดกระแสไฟฟ้าเมื่อวงจรเริ่มทำงาน เพราะในช่วงเวลานี้แรงดันไฟฟ้าที่ตัวเก็บประจุไฟฟ้ายังมีค่าประมาณ 0 V ทำให้กระแสไฟฟ้าที่ไหลประจุให้แก่ตัวเก็บประจุไฟฟ้ามีค่าสูง ซึ่งกระแสไฟฟ้าจำนวนนี้ไหลผ่าน Diode ของวงจรเรียงกระแสอาจทำให้ Diode เสียหายได้ เมื่อแรงดันไฟฟ้าที่ตัวเก็บประจุมีค่าเพิ่มขึ้นถึงระดับที่เหมาะสมแล้ว ตัวต้านทานที่ต่ออนุกรมนี้จะถูกตัดวงจรด้วยสวิตช์ เพื่อไม่ให้เกิดกำลังสูญเสียที่ตัวต้านทานที่ต่ออนุกรม (R_s) กับตัวเก็บประจุไฟฟ้า ขณะที่วงจรทำงานและวงจรเรียงกระแสจะได้ส่งผ่านกำลังไฟฟ้าได้เต็มที่ ส่วนค่าความต้านทานที่ต่อขนาน (R_b) กับตัวเก็บเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ประจุไฟฟ้ามีหน้าที่ในการคายประจุทิ้งไปเมื่อวงจรหยุดทำงาน เพื่อป้องกันมิให้เกิดอันตรายเนื่อง จากประจุไฟฟ้าที่ค้างอยู่ ทั้งนี้เพราะประจุไฟฟ้าที่ค้างอยู่มีปริมาณมากและมีแรงดันสูง โดยรายละเอียดเกี่ยวกับการออกแบบวงจรเรียงกระแส และการออกแบบเพื่อเลือกขนาดของตัวเก็บประจุ ไฟฟ้าของวงจรกรอง Diode กำลังที่ Input และค่าความต้านทานขบวนการที่ใช้ในการคายประจุไฟฟ้า เมื่อตอนปิดเครื่องจะได้กล่าวถึงต่อไป

3.1.1 การคำนวณหาค่าพิคต์ของตัวเก็บประจุไฟฟ้าในวงจรกรอง

ในการออกแบบการเลือกค่าตัวเก็บประจุไฟฟ้า โดยจากข้อกำหนดในการออกแบบวงจร เรียงกระแสนี้ ขนาดแรงดันไฟฟ้ากระแสสลับที่ใช้ทางด้านขาเข้ามีขนาดแรงดัน 220 V, 1 เฟส ขอม ให้มีช่วงการกระเพื่อมของแรงดันไฟตรงประมาณ 2 เปอร์เซ็นต์ และ โหลดมีขนาดเท่ากับ 746 W ซึ่งจากข้อกำหนดในการออกแบบดังกล่าว สามารถหาค่าตัวเก็บประจุไฟฟ้าได้จากสมการ (3.1)

$$C = \frac{P}{f(V_{\max})^2 - (V_{\min})^2} \quad (3.1)$$

เมื่อ

$$P = 746 \text{ W}$$

$$f = 50 \text{ Hz}$$

$$V_{\max} = 220 \text{ V}$$

$$V_{\min} = 220 - (220 \times 0.02) = 215.6 \text{ V}$$

$$C = \frac{746}{50(220^2 - 215.6^2)} = 7,785 \mu\text{F}$$

3.1.2 การเลือกพิคต์ของ Diode กำลังที่ Input

จากข้อมูลที่ใช้ในการออกแบบตัวเก็บประจุไฟฟ้าจะถูกนำมาใช้ในการหาค่าพิคต์ของ Diode และจะใช้สมการที่ (3.2) (3.3) (3.4) (3.5) และ (3.6) ในการคำนวณ

$$t_c = \frac{1}{2\pi f} \cos^{-1} \left\{ \frac{V_{\min}}{V_{\max}} \right\} \quad (3.2)$$

$$I_{pk} = \frac{c}{t_c} (V_{\max} - V_{\min}) \quad (3.3)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$I_{c,rms} = I_{pk} \sqrt{(2t_c f) - (2t_c f)^2} \quad (3.4)$$

$$I_{dc} = I_{pk} 2t_c f \quad (3.5)$$

$$\bar{I}_{D1} = I_{pk} \sqrt{2t_c f} \quad (3.6)$$

$$t_c = \frac{1}{25(50)} \cos^{-1} \left\{ \frac{215.6}{220} \right\} = 0.6377 \text{ ms}$$

$$I_{pk} = \frac{7785 \times 10^{-6}}{(0.6377 \times 10^{-3})} (220 - 215.6) = 53.72 \text{ A}$$

$$I_{c,rms} = (53.72) \sqrt{(2 \times 0.6377 \times 10^{-3} \times 50) - (2 \times 0.6377 \times 10^{-3} \times 50)^2}$$

$$I_{c,rms} = 13.13 \text{ A}$$

$$I_{dc} = (53.72)(2 \times 0.6377 \times 10^{-3} \times 50) = 3.425 \text{ A}$$

$$\bar{I}_{D1} = (53.72) \sqrt{2 \times 0.6377 \times 10^{-3} \times 50} = 13.57 \text{ A}$$

จากการคำนวณ กระแสไฟฟ้าที่ไหลผ่าน Diode มีค่าเท่ากับ 13.57A ดังนั้นในการเลือกพิกัดของ ไดโอดกำลังจึงเลือกใช้ Bridge Rectifier ขนาด 15A และสามารถทนแรงดันได้ 600 V

3.1.3 การคำนวณหาค่าความต้านทานขบวนการที่ใช้ในการคายประจุไฟฟ้าตอนปิดเครื่อง

การคำนวณหาค่าความต้านทานขบวนการที่ใช้ในการคายประจุไฟฟ้าตามมาตรฐานของ วสท. 408 กำหนดให้ตัวเก็บประจุไฟฟ้าที่ใช้กับแรงดันไฟฟ้าไม่เกิน 600 V จะต้องมีความต้านทานต่ออยู่เพื่อช่วยให้ตัวเก็บประจุคายประจุให้แรงดันเหลือ 50 V ภายใน 1 นาที ค่าความต้านทานในการคายประจุไฟฟ้าสามารถคำนวณได้จากสมการที่ (3.7)

$$e_c = 1.1V_{dc} e^{-\frac{60}{RC}} \quad (3.7)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อ $V_{DC} = 310\text{ V}$ $e_c = 50\text{ V}$ $C = 7785\ \mu\text{F}$

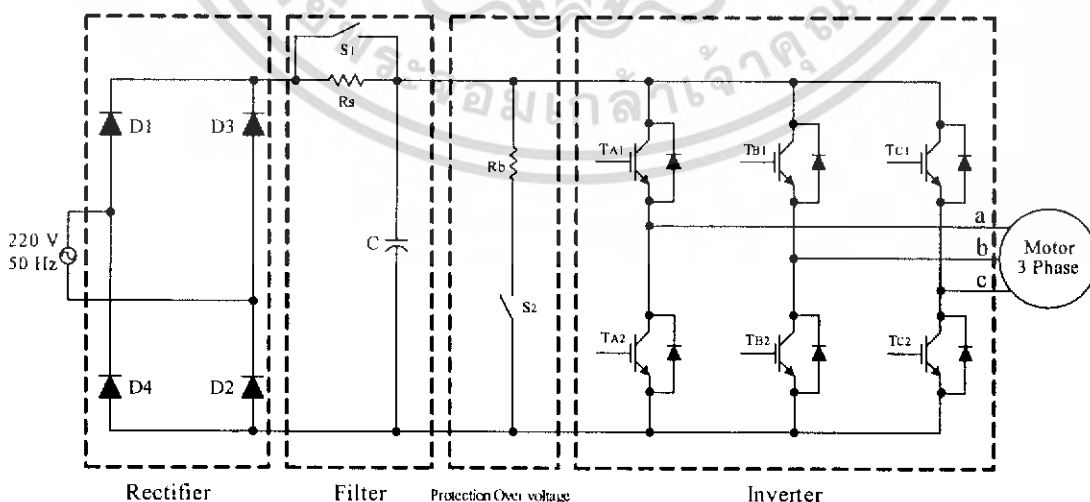
$$R = \frac{60}{C \left\{ \ln \left[\frac{e_c}{1.1V_{DC}} \right] \right\}}$$

$$R = \frac{60}{(7785 \times 10^{-6}) \left\{ \ln \left[\frac{50}{1.1 \times 310} \right] \right\}} = 4.014\ \text{k}\Omega$$

จากข้อกำหนดข้างต้นจะได้ค่าความต้านทานที่ใช้ในการคายประจุไฟฟ้า $\approx 4.014\ \text{k}\Omega$ ในทางปฏิบัติเลือกใช้ค่าความต้านทานในการคายประจุไฟฟ้าขนาด $5\ \text{k}\Omega$, $10\ \text{W}$ จำนวน 1 ตัว โดยต่อผ่านหน้าสัมผัสของแมกเนติกคอนแทกเตอร์หรืออุปกรณ์สวิตซ์ดังแสดงไว้ในรูปที่ 3.1

3.2 การออกแบบและสร้างชุดกำลังของ Inverter

โดยชุดวงจรกำลัง Inverter จะทำหน้าที่เป็นแหล่งจ่ายกำลังไฟฟ้ากระแสสลับที่ได้รับจากวงจร Converter เพื่อจ่ายให้แก่อินดักชั่นมอเตอร์ที่ใช้ในการขับเคลื่อน ในการทำงานจะรับแรงดันไฟฟ้ากระแสตรงแล้วมาทำการแปลงเป็นไฟฟ้ากระแสสลับที่ความถี่ต่างๆ เพื่อป้อนให้กับอินดักชั่นมอเตอร์ ซึ่งในส่วนของชุดกำลังของวงจร Inverter นี้จะเลือกใช้ Power Transistor แบบ IGBT GT60M303 มีพิกัดทนแรงดันไฟฟ้าได้ถึง $1200\ \text{V}$, $60\ \text{A}$ และสามารถใช้ได้กับความถี่สวิทซ์สูงสุดได้ถึง $400\ \text{kHz}$ การควบคุมการทำงานของสวิทซ์กำลังของชุดวงจร Inverter จำเป็นต้องมีอุปกรณ์แยกกราวด์ของสัญญาณ (Isolater) ที่ใช้ในการควบคุมการทำงาน ซึ่งอุปกรณ์ในการแยกกราวด์ที่ใช้ในการทำงานนี้จะใช้ Optotransistor TLP250 จำนวน 6 ตัว ทำหน้าที่แยกกราวด์ของสัญญาณทางไฟฟ้า



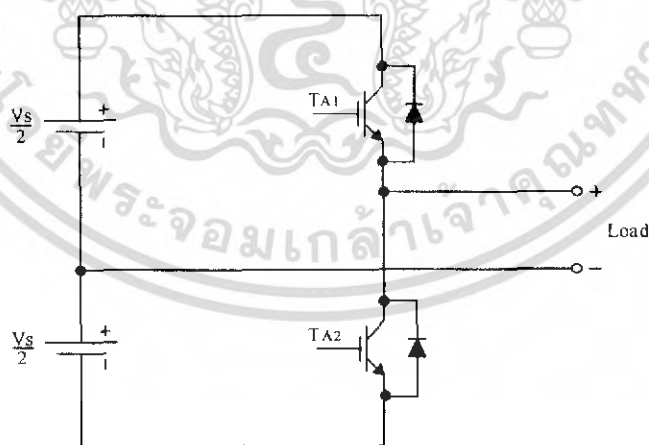
รูปที่ 3.2 แสดงชุดวงจรกำลังของ Inverter 3 เฟส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่ออนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

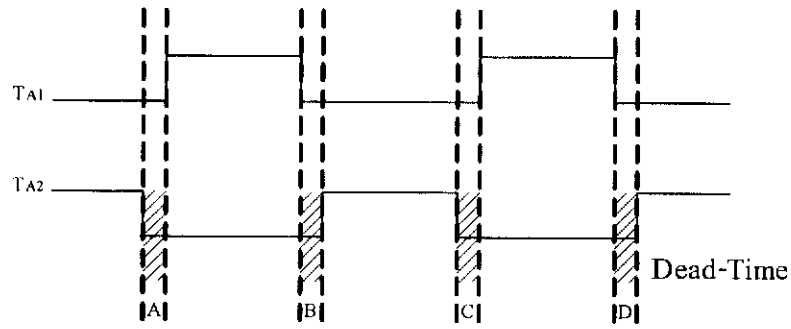
3.3 การออกแบบและสร้างวงจรประวิงเวลา (Dead Time Control)

การควบคุมพัลส์สัญญาณในโครงการนี้จะใช้ DSP (DSP56F805) ในการประมวลผลและสั่งการ ซึ่งสัญญาณขั้วนำที่ได้จาก DSP ก่อนที่จะนำไปใช้ในการควบคุมการทำงานของ Inverter จะต้องมีการผ่านวงจรขับสัญญาณ เนื่องจากสัญญาณที่ออกจาก DSP ที่ระดับสัญญาณสูง (High) จะมีค่าอยู่ที่ 2.4-3.3 V และระดับสัญญาณต่ำ (Low) จะมีค่าอยู่ที่ 0.1-0.4 V หากนำไปใช้ในการควบคุมวงจรชนิด CMOS จะทำให้ประสบปัญหาในเรื่องของระดับสัญญาณได้ ดังนั้นจำเป็นจะต้องทำให้สัญญาณดังกล่าวมีระดับสัญญาณที่มีความชัดเจนมากขึ้น โดยนำมาผ่านวงจรขับสัญญาณ ซึ่งวงจรที่ใช้จะต้องใช้ชนิด HCT เนื่องจากสามารถรับสัญญาณในระดับ TTL แต่ให้สัญญาณทางด้าน Output แบบ CMOS (ระดับสัญญาณต่ำ : 0-0.1 V และระดับสัญญาณสูง : 4.9-5 V) จึงทำให้ระดับสัญญาณที่ใช้ในการขับมีสถานะที่แน่นอนมากขึ้น

คุณสมบัติของวงจรประวิงเวลาเป็นวงจรแยกสัญญาณที่จะนำไปควบคุมสัญญาณพัลส์ของอุปกรณ์สวิตช์ในชุดบนและล่างในกึ่งเดียวกันดังแสดงในรูปที่ 3.3 เป็นวงจร H-Bridge ซึ่งจะมีสัญญาณขับเกท TA1 และ TA2 เพื่อให้สัญญาณที่ได้ออกมามีทั้งค่าบวกและลบ โดยวงจรจะทำหน้าที่สร้างสัญญาณประวิงเวลา เพื่อป้องกันไม่ให้อุปกรณ์สวิตช์ในกึ่งเดียวกันทำงานพร้อมกัน ซึ่งนั่นอาจเป็นผลทำให้เกิดการลัดวงจรภายในกึ่งเดียวกันและทำให้อุปกรณ์สวิตช์เสียหายได้ โดยหลักการประวิงเวลาแสดงได้ดังรูปที่ 3.4 ซึ่งแสดงให้เห็นว่าสัญญาณขับเกท TA1 และ TA2 ต้องมีค่าหน่วงกันเล็กน้อยนั้น คือ ส่วนที่แรงเงา A, B, C และ D ซึ่งการใช้ค่าช่วงประวิงเวลานี้ต้องขึ้นอยู่กับช่วงเวลาการได้ขึ้นและได้ลงของอุปกรณ์สวิตช์ที่ใช้ด้วย

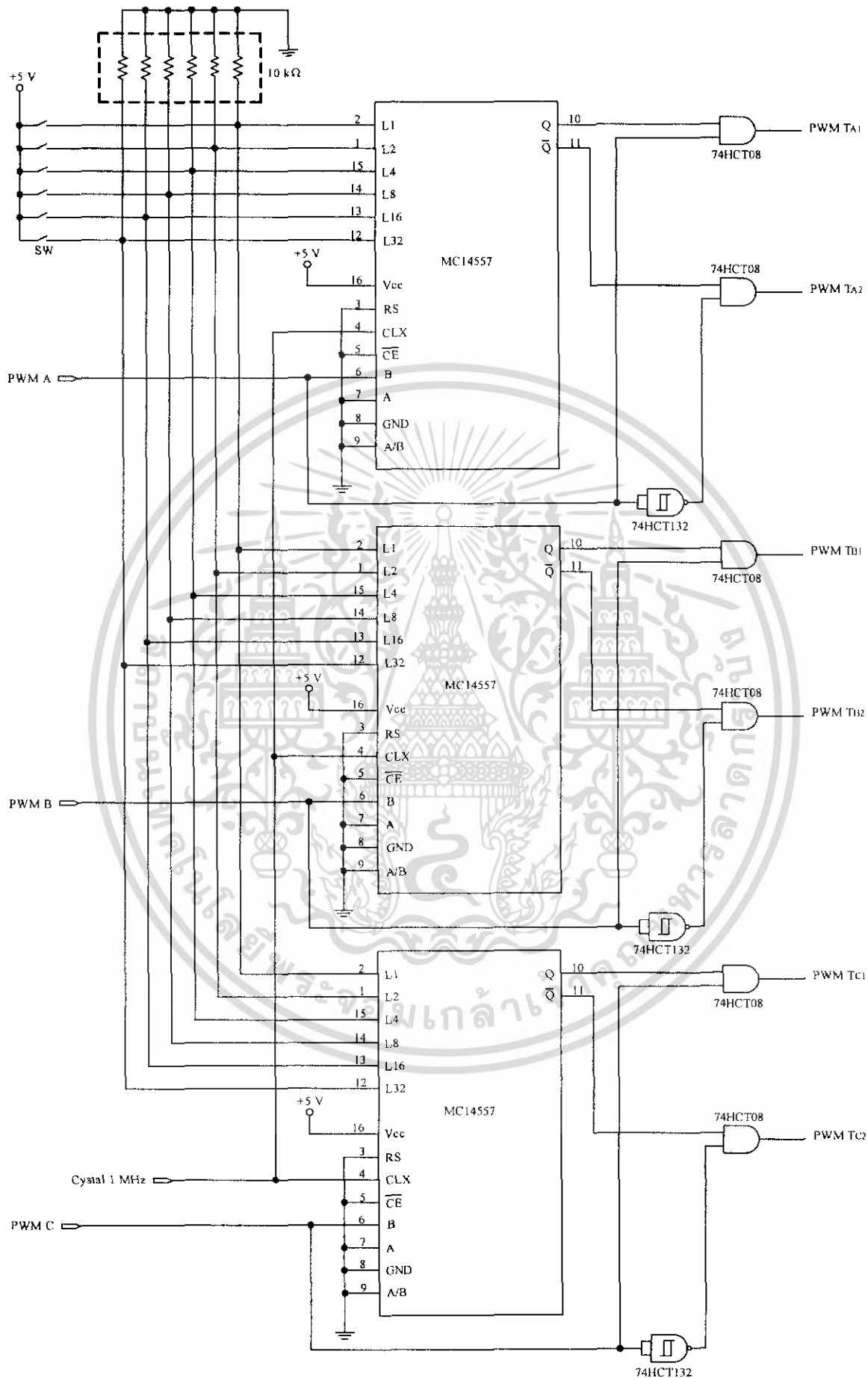


รูปที่ 3.3 แสดงวงจร H-Bridge



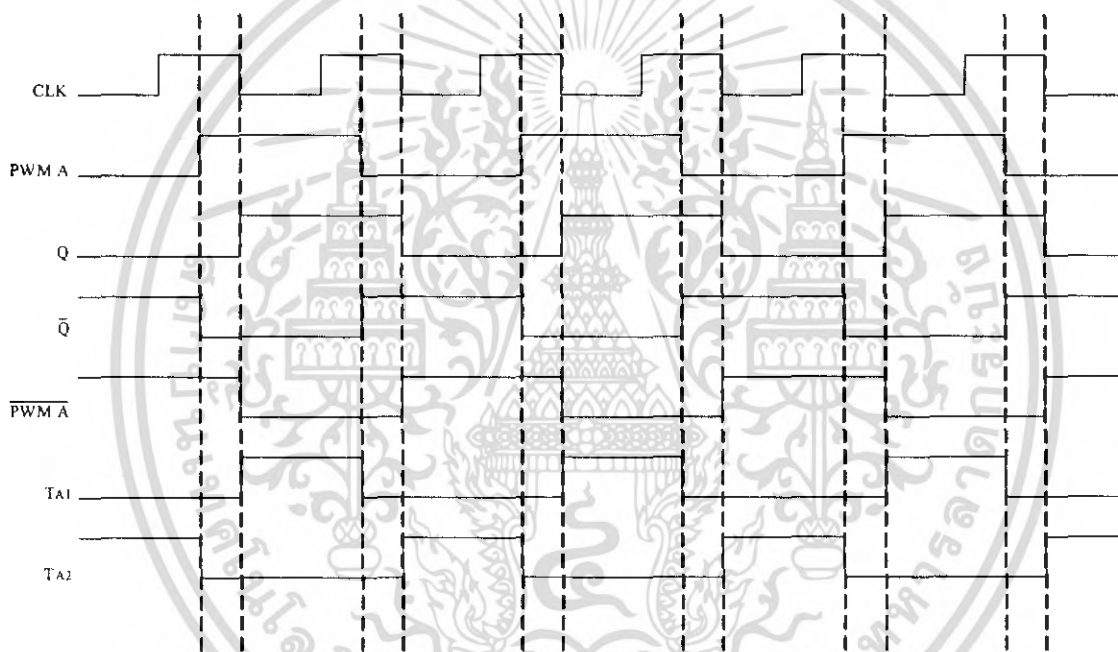
รูปที่ 3.4 แสดงสัญญาณขั้วนำ Gate ของ TA1 และ TA2 ที่มีการประวิงเวลา

การทำงานของวงจรประวิงเวลาสามารถอธิบายได้จากรูปที่ 3.5 สัญญาณที่ได้จากการปรับระดับของแรงดันจะถูกนำไปเข้า IC เบอร์ MC14557 ซึ่งมีคุณสมบัติในการเลื่อนบิต โดยจะทำงานจะอาศัยจังหวะจากสัญญาณนาฬิกาภายนอกขนาด 1 MHz ป้อนเข้าขา 4 โดยที่ช่วงเวลาความกว้างของเวลาประวิงนี้สามารถกำหนดได้ที่ขาสัญญาณ L1 ถึง L32 การเปลี่ยนแปลงที่ขาสัญญาณดังกล่าว จะเป็นการเพิ่มค่าการหน่วงเวลาขึ้นทีละขั้น ซึ่งแต่ละขั้นเวลาจะเพิ่มขึ้นทีละ 1, 2, 4, 8, 16 และ 32 μs



เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ของมหาวิทยาลัยเทคโนโลยีพระจอมเกล้าธนบุรี ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
รูปที่ 3.5 วงจรสร้างช่วงการประวิงเวลา (Dead-Time Control)
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โครงการนี้เลือกใช้อุปกรณ์สวิตช์เป็น IGBT (GT60M303) ซึ่งค่าประวิงเวลาดำสุดที่ต้องการเท่ากับ $4 \mu\text{s}$ จึงทำการเซตขาสัญญาณ L4 ให้มีระดับสัญญาณสูง จากนั้นนำเอาสัญญาณ Output ที่ได้จาก IC เบอร์ MC14557 มาทำการซิงโครไนซ์กับสัญญาณจริง (สัญญาณก่อนเข้า IC เบอร์ MC14557) เพื่อให้ได้ Output ที่มีสัญญาณขับนำกิ่งชุดบนและชุดล่างซึ่งมีค่าประวิงเวลาเท่ากับ $4 \mu\text{s}$ ดังที่เซตสถานะให้กับ IC เบอร์ดังกล่าว และค่าประวิงเวลานี้สามารถปรับเปลี่ยนได้ถึง $64 \mu\text{s}$ ขึ้นอยู่กับการเซตค่าใน IC เบอร์ MC14557 ถ้าหากมีการตั้งค่าของช่วงเวลากการประวิงน้อยเกินไปจะทำให้เกิดปัญหาการลัดวงจรในกิ่งได้ แต่ถ้าค่าช่วงเวลากการประวิงมากเกินไปจะทำให้รูปคลื่นของแรงดันที่จ่ายให้กับมอเตอร์เกิดความผิดเพี้ยนขึ้นได้ จากรูปที่ 3.6 เป็นการแสดง Timing Diagram อธิบายการทำงานของวงจรสร้างช่วงการประวิงเวลา



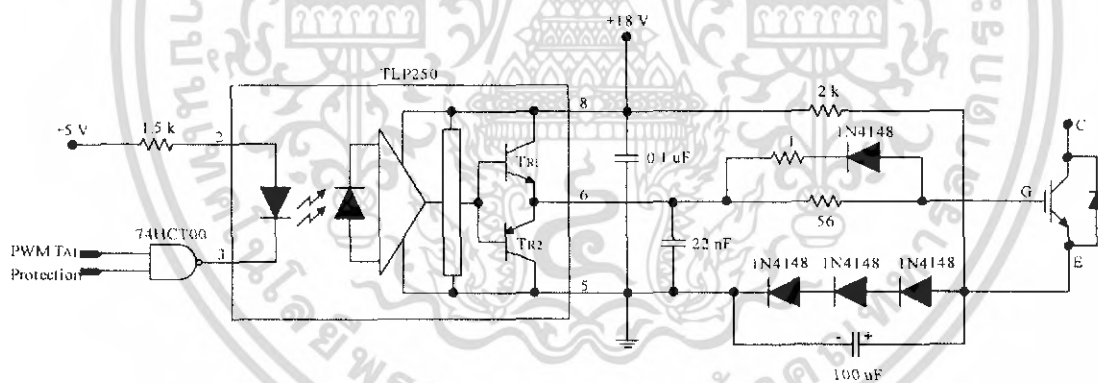
รูปที่ 3.6 แสดง Timing Diagram อธิบายการทำงานของวงจรสร้างช่วงการประวิงเวลา

3.4 การออกแบบและสร้างวงจรขับนำ IGBT

รูปที่ 3.7 แสดงวงจรขับนำ IGBT ซึ่งมีหลักการทำงานดังนี้ คือ เมื่อมีสัญญาณพัลส์ PWM เข้ามาที่ขา Input ของ 74HCT00 และให้สัญญาณจากวงจรป้องกัน (Protection) อยู่ในสถานะปกติ (ระดับสัญญาณสูง) ถ้าสัญญาณพัลส์ PWM มีสถานะระดับสัญญาณสูงจะทำให้ T_{R1} ของ Optotransistor TLP250 ทำงานและ T_{R2} ไม่ทำงานจึงทำให้ขา 6 มีระดับแรงดันไฟฟ้าเท่ากับ 18 V ซึ่งกระแสไฟฟ้าก็จะไหลผ่าน T_{R1} และตัวความต้านทาน 56Ω แล้วเข้าขาเกตของ IGBT โดยแรงดันไฟฟ้า V_{GE} ของ IGBT ค่าประมาณ 15 V สาเหตุที่ทำให้แรงดันไฟฟ้า V_{GE} ของ IGBT มีค่าประมาณเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ประมาณ 15 V แทนที่จะมีค่าประมาณ 18 V เนื่องจากแรงดัน ไฟฟ้าที่ขา 6 Optotransistor TLP250 ถูกหักล้างด้วยแรงดันไฟฟ้าที่ Diode 1N4148 ทั้งสามตัวที่ต่ออนุกรมกัน โดยไม่พิจารณาแรงดันไฟฟ้าที่ตกคร่อมตัวต้านทาน 56 Ω เพราะมีค่าน้อยมาก ซึ่งการทำงานของวงจรขั้วนำในสถานะดังที่ได้กล่าวมานี้จะทำให้ IGBT ทำงาน

ถ้าสัญญาณพัลส์ PWM มีสถานะระดับสัญญาณต่ำและให้สัญญาณจากวงจรป้องกัน (Protection) อยู่ในสถานะปกติ (ระดับสัญญาณสูง) จะทำให้ Tr_2 ของ Optotransistor TLP250 ทำงานและ Tr_1 ไม่ทำงานจึงทำให้ขา 6 มีระดับแรงดันไฟฟ้าประมาณเท่ากับ 0 V ซึ่งทิศทางการไหลของกระแสไฟฟ้าก็จะไหลจากขา Gate ของ IGBT ผ่านตัวความต้านทาน 1 Ω และ Diode 1N4148 ที่ต่ออนุกรมกันแล้วไหลลงกราวด์ โดยแรงดันไฟฟ้า V_{GE} ที่ของ IGBT มีค่าประมาณ -2 V จึงทำให้ IGBT หยุดนำกระแสไฟฟ้า โดยการหยุดนำกระแสไฟฟ้าของ IGBT มีหลักการดังนี้ คือ การลดแรงดันไฟฟ้าที่ตกคร่อมตัวเก็บประจุไฟฟ้าแฝงใน IGBT ออกอย่างรวดเร็ว ซึ่งลักษณะของการคายประจุไฟฟ้าแบบนี้จึงทำให้แรงดันไฟฟ้า V_{GE} ของ IGBT มีค่าประมาณ -2 V นั้นเอง เมื่อใดก็ตามที่สัญญาณจากวงจรป้องกัน (Protection) อยู่ในสถานะผิดปกติ (ระดับสัญญาณต่ำ) และสัญญาณพัลส์ PWM จะมีสถานะของระดับสัญญาณสูงหรือระดับสัญญาณต่ำก็ตาม จะทำให้ Optotransistor TLP250 ไม่ทำงาน ดังนั้นจึงทำให้วงจรขั้วนำ Gate ของ IGBT ไม่ทำงานด้วย



รูปที่ 3.7 แสดงวงจรขั้วนำ Gate ของ IGBT

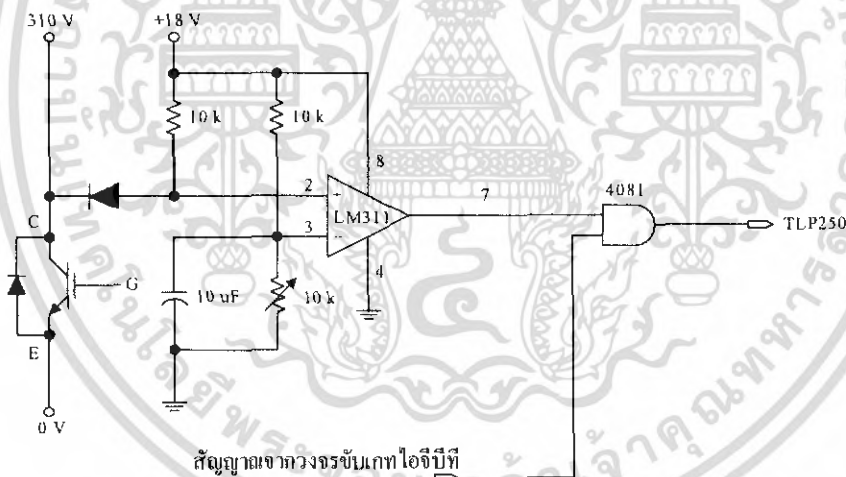
3.5 การออกแบบวงจรป้องกันและการหยุดสัญญาณพัลส์ขั้วนำ IGBT

การออกแบบวงจรป้องกันเพื่อป้องกันความเสียหายที่เกิดขึ้นกับชุดวงจรกำลังของ Inverter เมื่อเกิดการทำงานผิดพลาดซึ่งเป็นสาเหตุที่ทำให้เกิดกระแสไฟฟ้าไหลผ่าน IGBT เกินพิกัด โดยจะใช้หลักการตัดสัญญาณพัลส์ขั้วนำที่เข้าสู่ขั้วนำของ IGBT เพื่อหยุดการทำงานของอุปกรณ์สวิตช์ซึ่งเป็นส่วนที่รองรับกำลังงานสูงสุดและเป็นจุดที่จะทำให้เกิดความเสียหายมากที่สุดด้วย เมื่อวงจรป้องกันตัดสัญญาณพัลส์ขั้วนำ IGBT ก็ที่ยังคงค้างสถานะนั้นไว้จนกว่าจะแก้ไขปัญหาที่เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เกิดขึ้นได้แล้วจึง ทำการรีเซตวงจรป้องกันใหม่ก่อนระบบจึงสามารถทำงานได้ โดยสัญญาณผิดพลาดที่เกิดขึ้นนี้จะรับมาจากวงจรตรวจจับกระแสซึ่งจะให้สัญญาณ “0” (0 V) เพื่อไปขับ Optotransistor TLP250 ซึ่ง Optotransistor TLP250 จะทำหน้าที่แยกกราวด์ของวงจรกำลัง (วงจรตรวจจับกระแส) ออกจากวงจรควบคุม (วงจรหยุดสัญญาณพัลส์ขับนำ IGBT)

3.5.1 วงจรตรวจจับกระแสไฟฟ้า

รูปที่ 3.8 หลักการทำงานของวงจรตรวจจับกระแสสามารถอธิบายได้ดังนี้ คือ ในสภาวะปกติแรงดันไฟฟ้าที่ขา 2 (+) จะมีแรงดันไฟฟ้าน้อยกว่าขา 3 (-) ซึ่งทำให้ Output ของ LM311 มีค่าเป็น “1” (18V) แล้วเมื่อนำไป AND กับสัญญาณพัลส์ขับนำของ IGBT ก็มีค่าเป็น “1” ทำให้ Output ที่นำไปใช้ในการขับ Optotransistor TLP250 มีค่าเป็น “1” ด้วย เมื่อมีกระแสไฟฟ้าไหลผ่าน IGBT มากเกิดพิกัดจะทำให้มีแรงดันไฟฟ้า V_{ce} IGBT สูงขึ้น ดังนั้นแรงดันที่ขา 2 (+) จะมีแรงดันไฟฟ้ามากกว่าขา 3 (-) ซึ่งทำให้ Output ของ LM311 มีค่าเป็น “0” (0V) แล้วเมื่อนำไป AND กับสัญญาณพัลส์ขับนำของ IGBT ก็มีค่าเป็น “0” ทำให้ Output ที่นำไปใช้ในการขับ Optotransistor TLP250 มีค่าเป็น “0” ด้วย



รูปที่ 3.8 วงจรตรวจจับกระแสไฟฟ้า

3.5.2 วงจรหยุดสัญญาณพัลส์ขับนำ IGBT

จะเป็นวงจรที่รับสัญญาณจากวงจรตรวจจับกระแสไฟฟ้า คือ เมื่อสภาวะปกติจะได้รับสัญญาณมีค่าเป็น “1” (18V) จึงทำให้ Output ของ Optotransistor TLP250 มีค่าเป็น “0” และทำให้ที่ขา 4, 10 ของ 74HCT74 ได้รับสัญญาณเป็น “0” ด้วย ซึ่งเป็นผลให้ LED ที่ขา 5 ติด (แสดงสภาวะปกติ) แต่ถ้ามเกิดการลัดวงจรจะได้รับสัญญาณมีค่าเป็น “0” (0V) จึงทำให้ Output ของ Optotransistor TLP250 มีค่าเป็น “1” และทำให้ที่ขา 4, 10 ของ 74HCT74 ได้รับสัญญาณเป็น “1” เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ด้วย ซึ่งเป็นผลให้ LED ที่ขา 6 คิต (แสดงสถานะผิดพลาด) และที่ขา 8 ($2\bar{Q}$) ก็จะมีสถานะเป็น “0” ด้วย ทำให้ Output ของ 74HCT00 มีค่าเป็น “1” ทำให้ Optotransistor TLP250 ไม่ทำงานแล้วก็จะทำให้วงจรขับนำ IGBT ไม่ทำงานด้วย สถานะนี้จะคงไว้จนกว่าจะมีการส่งสัญญาณพัลส์เข้ามาที่ขา 3 และขา 11 ของ 74HCT74 ไม่อย่างนั้นแล้วขา Output ของ 74HCT74 ทั้ง 2 ตัวก็ยังคงสถานะนั้นไว้ต่อไป ในการทำการรีเซ็ตสามารถทำได้โดยการกดที่สวิตช์ RESET ที่ต่อกับขา 3 และขา 11 ของ 74HCT74 ซึ่งเปรียบเสมือนการป้อนสัญญาณนาฬิกาให้กับ Flip Flop ทำให้สถานะ Output ของวงจรเปลี่ยนไปทำให้ขา 6 ($1\bar{Q}$) มีสถานะเป็นบวกอีกครั้ง สัญญาณควบคุม PWM จึงสามารถผ่าน 74HCT00 ทำให้วงจรขับนำ IGBT ทำงานอีกครั้ง ซึ่งวงจรหยุดสัญญาณพัลส์ขับนำ IGBT สามารถแสดงได้ดังรูปที่ 3.9



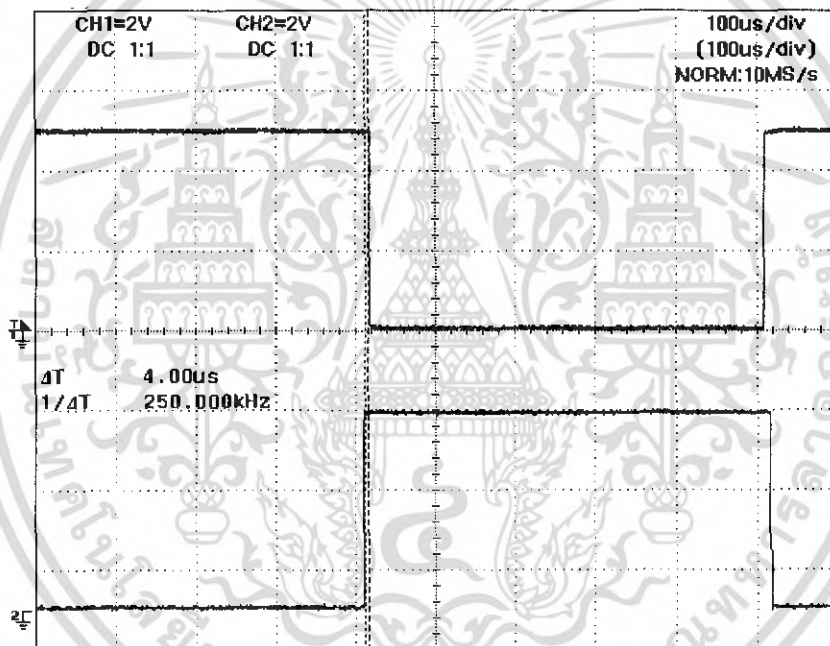
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

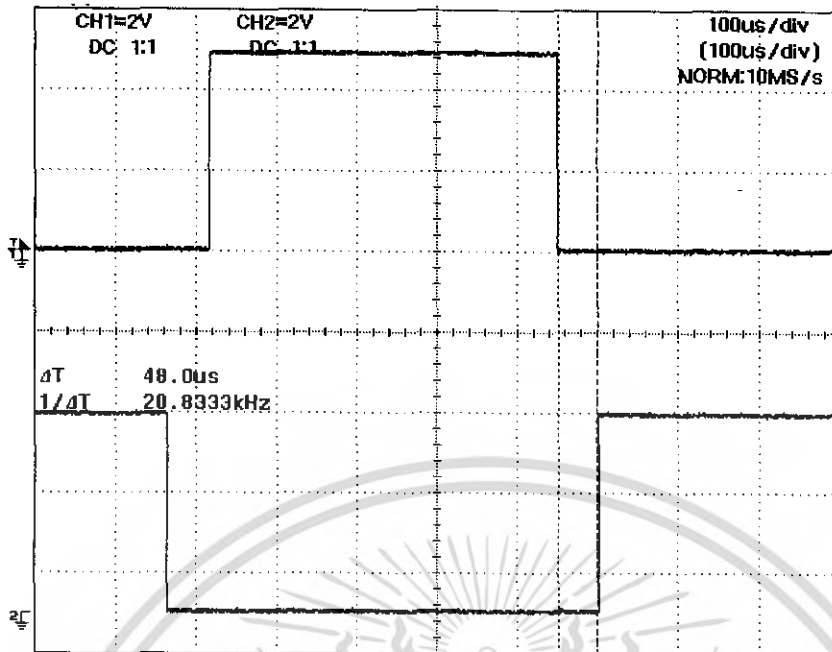
การทดลองและผลการทดลอง

หลังจากการออกแบบและสร้างวงจร Inverter ได้แล้วนั้น ในบทนี้กล่าวถึงการทดลองและผลการทดลองของวงจรขับนำ IGBT, วงจรประวิงเวลา (Dead Time Control) และวงจรป้องกันการไหลกระแสไฟฟ้าเกินพิกัดของ IGBT

4.1 ผลการทดลองที่ได้จากวงจรประวิงเวลา (Dead Time Control)

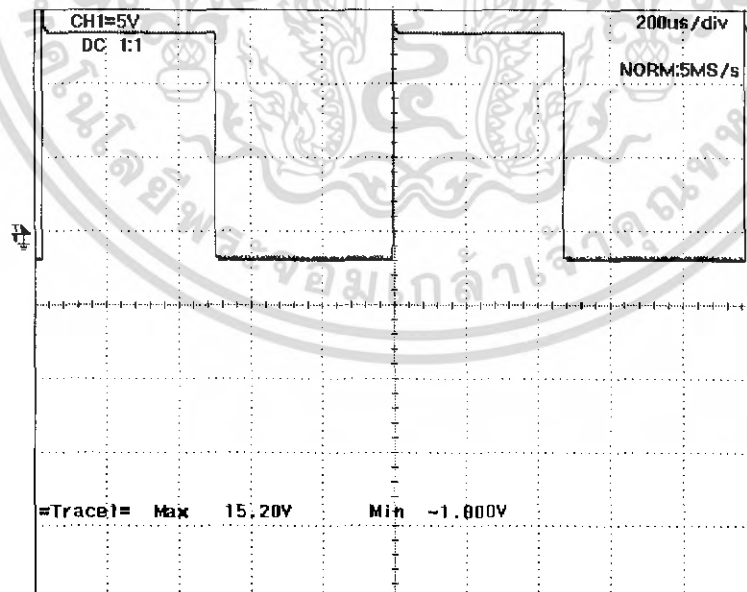


รูปที่ 4.1 แสดงช่วงการประวิงเวลาที่ 4 μ S ของสัญญาณขับนำ Gate ระหว่าง IGBT ตัวด้านบนเปรียบเทียบกับ IGBT ตัวด้านล่าง



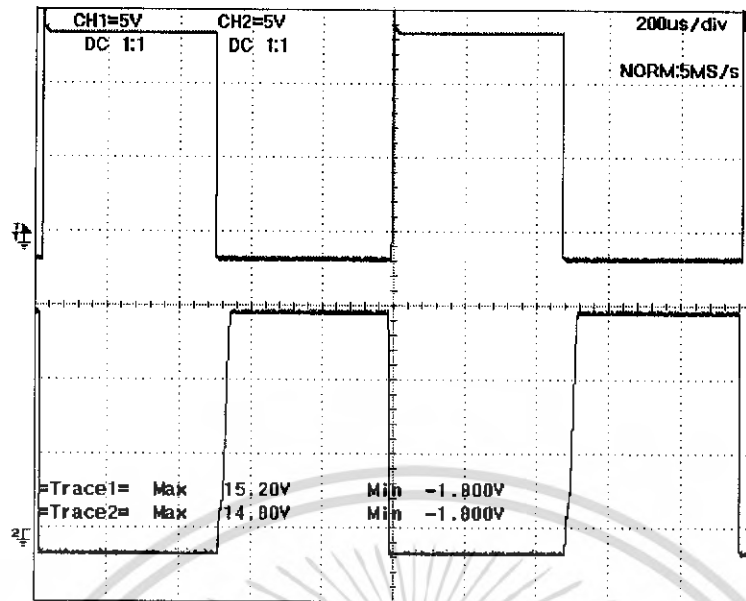
รูปที่ 4.2 แสดงช่วงการประจุเวลาที 48 μ s ของสัญญาณขั้วนำ Gate ระหว่าง IGBT ตัวด้านบน
เปรียบเทียบกับ IGBT ตัวด้านล่าง

4.2 ผลการทดลองวงจรขั้วนำ IGBT



(ก)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ข)

รูปที่ 4.3 แสดงสัญญาณขั้วนำ IGBT บนกิ่งเดียวกัน

(ก) สัญญาณขั้วนำ IGBT ตัวบน

(ข) สัญญาณขั้วนำ IGBT ตัวล่าง

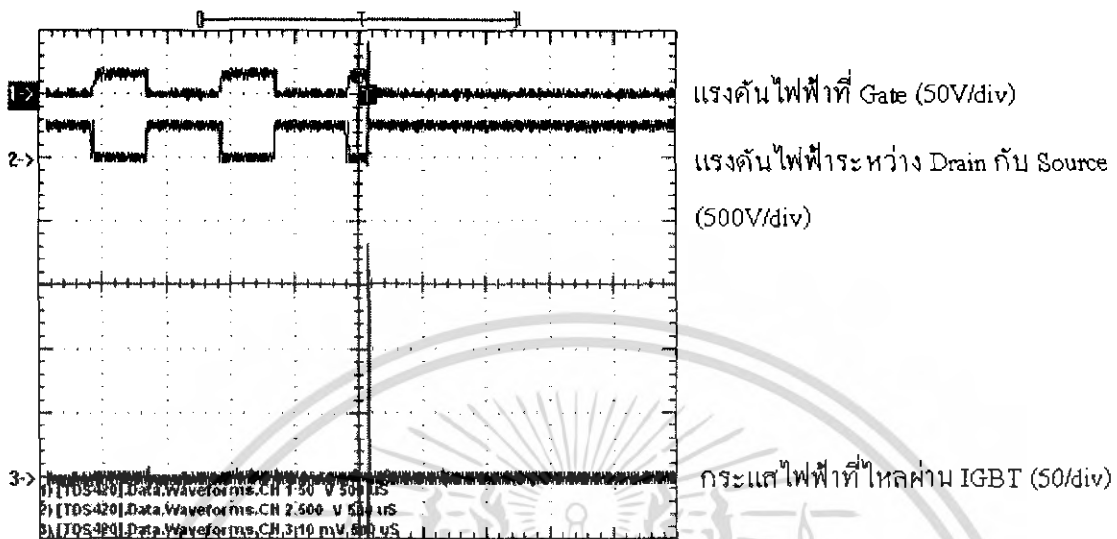
4.3 ผลการทดลองวงจรป้องกันและการหยุดสัญญาณขั้วนำของ IGBT

การทดลองในโครงการนี้ได้ใช้วิธีการลัดวงจรที่ Load ในการทดสอบ ซึ่งระดับแรงดันไฟฟ้าที่ใช้ในการทดสอบมีอยู่ด้วยกัน 3 ระดับ ได้แก่ 250 V , 300 V และ 350 V

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.3.1 ผลการทดลองวงจรป้องกันและการหยุดสัญญาณขั้วนำของ IGBT ที่ DC Bus

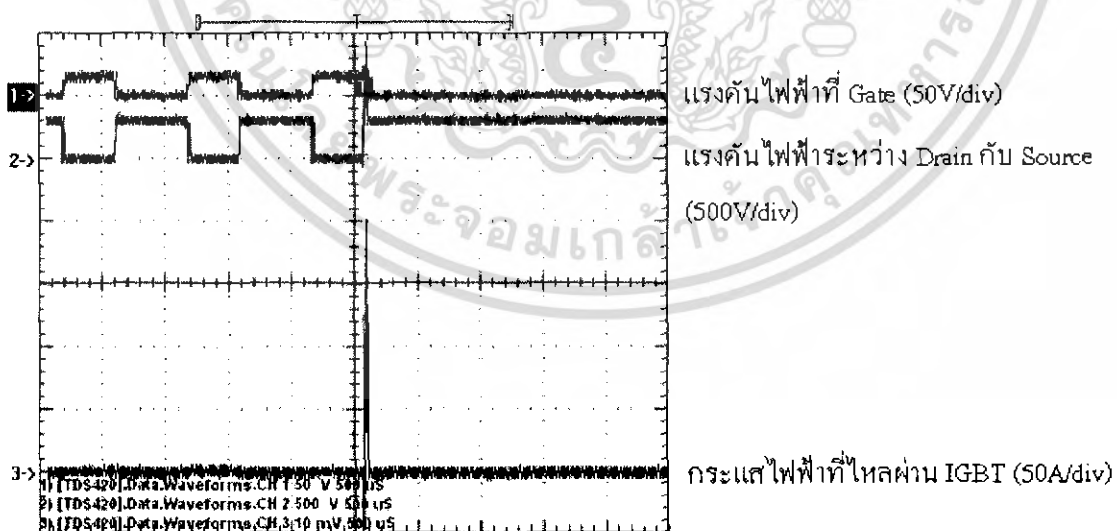
250 V



รูปที่ 4.4 แสดงสถานะการทำงานของวงจรป้องกันและการหยุดสัญญาณขั้วนำของ IGBT ขณะเกิดการลัดวงจรที่ระดับแรงดันไฟฟ้าที่ DC Bus 250 V

4.3.2 ผลการทดลองวงจรป้องกันและการหยุดสัญญาณขั้วนำของ IGBT ที่ DC Bus

300 V

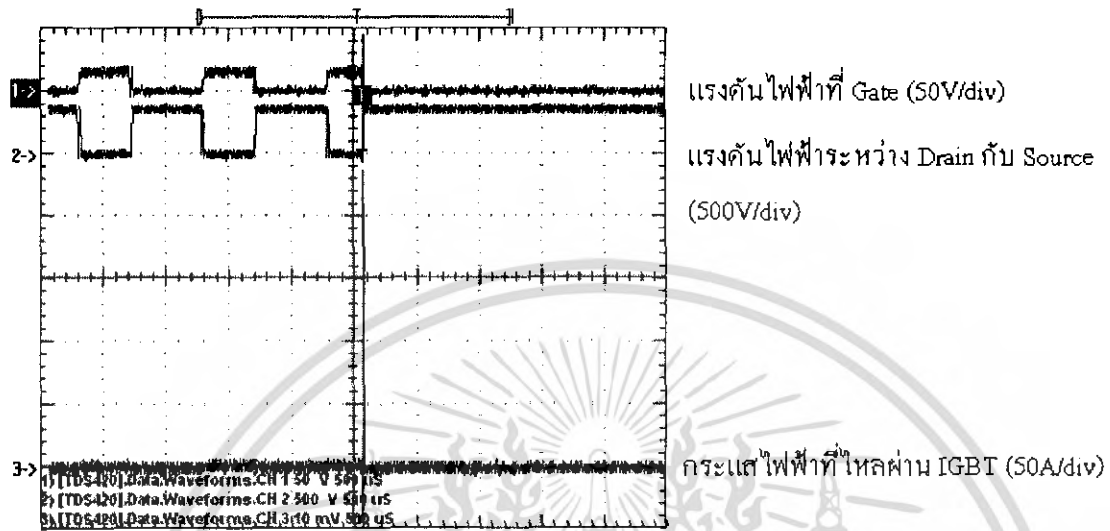


รูปที่ 4.5 แสดงสถานะการทำงานของวงจรป้องกันและการหยุดสัญญาณขั้วนำของ IGBT ขณะเกิดการลัดวงจรที่ระดับแรงดันไฟฟ้าที่ DC Bus 300 V

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.3.3 ผลการทดลองวงจรป้องกันและการหยุดสัญญาณขั้วนำของ IGBT ที่ DC Bus

350 V



รูปที่ 4.6 แสดงสถานะการทำงานของวงจรป้องกันและการหยุดสัญญาณขั้วนำของ IGBT ขณะเกิดการลัดวงจรที่ระดับแรงดันไฟฟ้าที่ DC Bus 350 V

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

บทสรุปและวิจารณ์

จากการออกแบบและสร้าง Inverter มาตรฐาน โดยมีคุณสมบัติที่ประกอบไปด้วย วงจร
ประวิงเวลา (Dead Time Control) และวงจรป้องกันกระแสไฟฟ้าไหลผ่านอุปกรณ์สวิตช์เกินพิกัด
(Short Circuit Protection) ซึ่งวงจรประวิงเวลา (Dead Time Control) จะทำหน้าที่ป้องกันการลัดวงจร
จระหว่างอุปกรณ์สวิตช์ตัวบนกับอุปกรณ์สวิตช์ตัวล่างของ Inverter ที่อยู่บนกิ่งเดียวกัน และจาก
การทดลองวงจรประวิงเวลา(Dead Time Control) สามารถทำงานได้ตามที่ได้ออกแบบไว้ได้ ส่วน
วงจรป้องกันกระแสไฟฟ้าไหลผ่านอุปกรณ์สวิตช์เกินพิกัด(Short Circuit Protection) จะประกอบ
ไปด้วย วงจรตรวจจับกระแส ซึ่งทำหน้าที่ในการตรวจจับกระแสไฟฟ้าที่ไหลผ่านอุปกรณ์สวิตช์
และวงจรหยุดสัญญาณพัลส์ขับนำ ไอจีบีทีที่จะทำหน้าที่ในการตัดสัญญาณการสั่งการทำงานของไอจี
บีที ซึ่งวงจรป้องกันกระแสไฟฟ้าไหลผ่านอุปกรณ์สวิตช์เกินพิกัด(Short Circuit Protection) จะทำ
หน้าที่ป้องกันความเสียหายที่จะเกิดขึ้นกับอุปกรณ์สวิตช์ เมื่อเกิดการลัดวงจรขึ้นใน Inverter โดย
จะตัดสัญญาณการสั่งการทำงานของอุปกรณ์สวิตช์ทันทีที่เกิดกระแสไฟฟ้าไหลผ่านอุปกรณ์สวิตช์
เกินพิกัด เมื่อทดลองที่แรงดันไฟฟ้า DC Bus มีขนาด 350 V

เอกสารอ้างอิง

- [1] Ned Mohan, Tore M. Undeland and William P. Robbins. Power Electronics Converters Applications and Design. Third Edition. John Wiley and Sons, Inc. 2003.
- [2] Richard Valentine. Motor Control Electronics Handbook. New York : McGar-Hall. 1998.
- [3] ชานินทร์ จุฬิม “การควบคุมมอเตอร์เหนี่ยวนำ 3 เฟส แบบความถี่สลิปที่เหมาะสมที่ให้ประสิทธิภาพสูง.” วิทยานิพนธ์วิศวกรรมศาสตรมหาบัณฑิต ภาควิชาวิศวกรรมไฟฟ้า, สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง. 2546.
- [4] จรัส ตั้งวงศ์ชูเกตุ. “การควบคุมมอเตอร์เหนี่ยวนำ 3 เฟส แบบเฟสเซอร์โดยใช้ตัวประมวลผลสัญญาณดิจิทัลในการควบคุมการทำงาน.” วิทยานิพนธ์วิศวกรรมศาสตรมหาบัณฑิต ภาควิชาวิศวกรรมไฟฟ้า, สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง. 2546.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ก

ข้อมูลของ IGBT เบอร์ GT60M303



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TOSHIBA**GT60M303**

TOSHIBA INSULATED GATE BIPOLAR TRANSISTOR SILICON N CHANNEL MOS TYPE

GT60M303

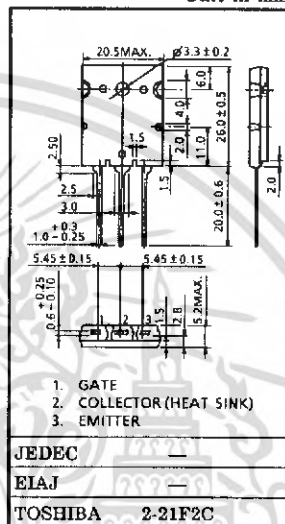
HIGH POWER SWITCHING APPLICATIONS

Unit in mm

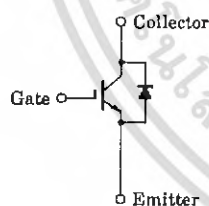
- The 4th Generation
- FRD Included Between Emitter and Collector
- Enhancement-Mode
- High Speed I_{GBT} : $t_f=0.25\mu s$ (TYP.)
FRD : $t_{TF}=0.7\mu s$ (TYP.)
- Low Saturation Voltage : $V_{CE(sat)}=2.1V$ (TYP.)

MAXIMUM RATINGS ($T_a = 25^\circ C$)

CHARACTERISTIC	SYMBOL	RATING	UNIT
Collector-Emitter Voltage	V_{CES}	900	V
Gate-Emitter Voltage	V_{GES}	± 25	V
Collector Current	DC	I_C	60
	1ms	I_{CP}	120
Emitter-Collector Forward Current	DC	I_{ECF}	15
	1ms	I_{ECFP}	120
Collector Power Dissipation ($T_c=25^\circ C$)	P_C	170	W
Junction Temperature	T_j	150	$^\circ C$
Storage Temperature Range	T_{stg}	$-55 \sim 150$	$^\circ C$
Screw Torque	—	0.8	N·m



EQUIVALENT CIRCUIT



961001EAA1

- TOSHIBA is continually working to improve the quality and the reliability of its products. Nevertheless, semiconductor devices in general can malfunction or fail due to their inherent electrical sensitivity and vulnerability to physical stress. It is the responsibility of the buyer, when utilizing TOSHIBA products, to observe standards of safety, and to avoid situations in which a malfunction or failure of a TOSHIBA product could cause loss of human life, bodily injury or damage to property. In developing your designs, please ensure that TOSHIBA products are used within specified operating ranges as set forth in the most recent products specifications. Also, please keep in mind the precautions and conditions set forth in the TOSHIBA Semiconductor Reliability Handbook.
- The information contained herein is presented only as a guide for the applications of our products. No responsibility is assumed by TOSHIBA CORPORATION for any infringements of intellectual property or other rights of the third parties which may result from its use. No license is granted by implication or otherwise under any intellectual property or other rights of TOSHIBA CORPORATION or others.
- The information contained herein is subject to change without notice.

1997-08-22 1/5

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TOSHIBA**GT60M303**

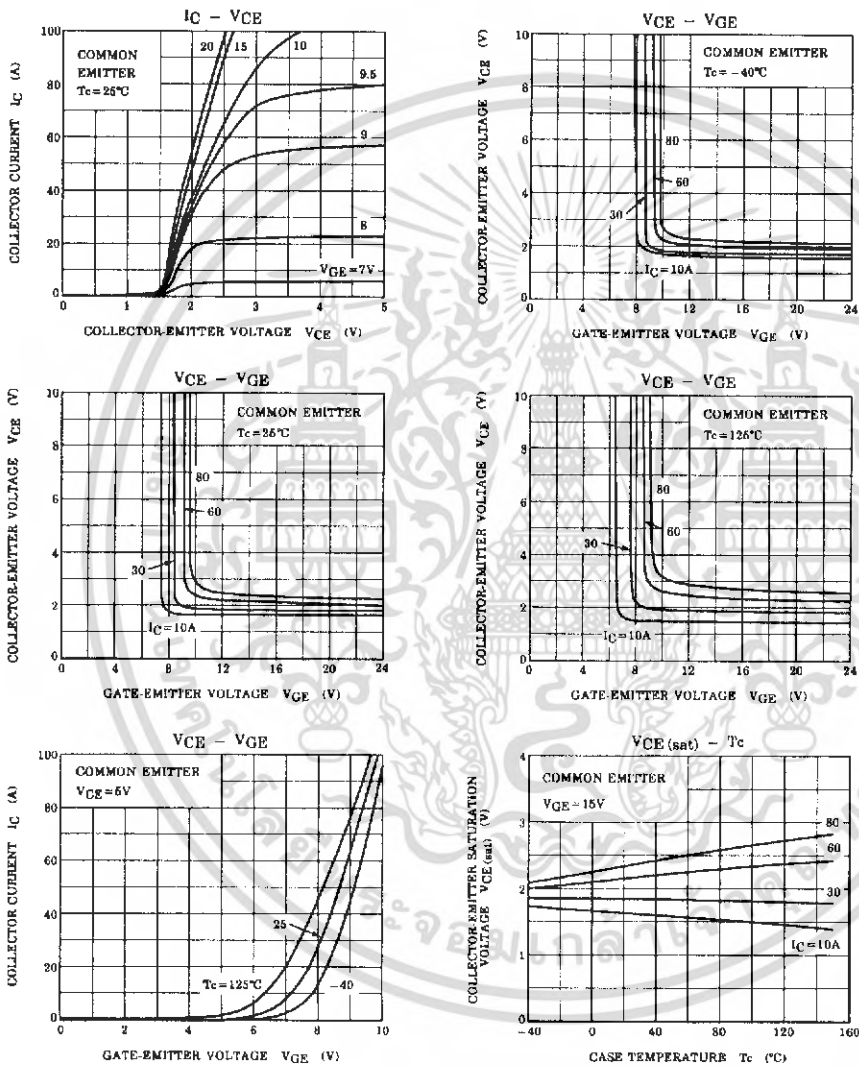
ELECTRICAL CHARACTERISTICS (Ta = 25°C)

CHARACTERISTIC		SYMBOL	TEST CONDITION	MIN.	TYP.	MAX.	UNIT
Gate Leakage Current		I_{GGS}	$V_{GE} = \pm 25V, V_{CE} = 0$	—	—	± 500	nA
Collector Cut-off Current		I_{CES}	$V_{CE} = 900V, V_{GE} = 0$	—	—	1.0	mA
Gate-Emmitter Cut-off Voltage		$V_{GE(OFF)}$	$I_C = 60mA, V_{CE} = 5V$	3.0	—	6.0	V
Collector-Emmitter Saturation Voltage		$V_{CE(sat)}(1)$	$I_C = 10A, V_{GE} = 15V$	—	1.6	2.2	V
Collector-Emmitter Saturation Voltage		$V_{CE(sat)}(2)$	$I_C = 60A, V_{GE} = 15V$	—	2.1	2.7	V
Input Capacitance		C_{ies}	$V_{CE} = 10V, V_{GE} = 0, f = 1MHz$	—	3800	—	pF
Switching Time	Rise Time	t_r		—	0.35	0.60	μs
	Turn-on Time	t_{on}		—	0.46	0.75	
	Fall Time	t_f		—	0.25	0.40	
	Turn-off Time	t_{off}		—	0.60	0.70	
Emitter-Collector Forward Voltage		V_{ECF}	$I_{EC} = 15A, V_{GE} = 0$	—	1.5	2.0	V
Reverse Recovery Time		t_{rr}	$I_F = 15A, V_{GE} = 0$ $di/dt = -20A/\mu s$	—	0.7	2.5	μs
Thermal Resistance		$R_{th(j-e)}$	IGBT	—	—	0.74	$^{\circ}C/W$
Thermal Resistance		$R_{th(j-c)}$	Diode	—	—	4.0	$^{\circ}C/W$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TOSHIBA

GT60M303

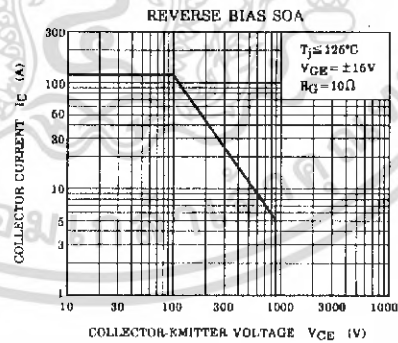
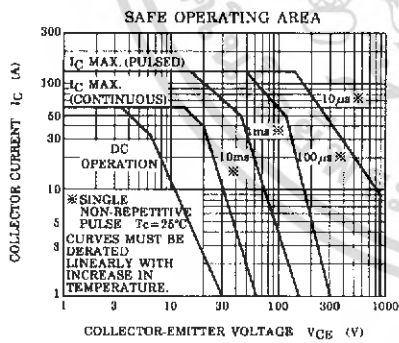
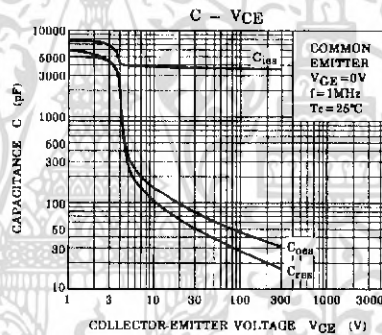
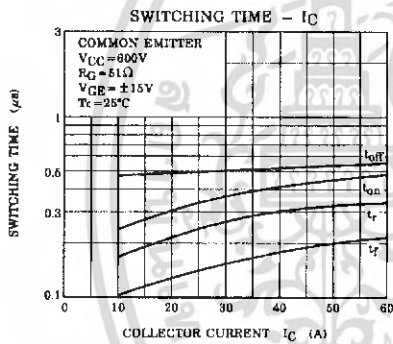
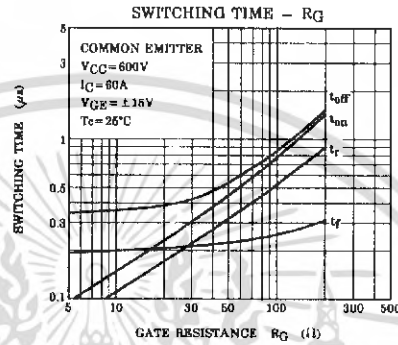
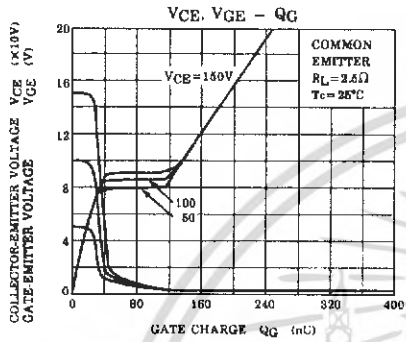


1997-08-22 3/5

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TOSHIBA

GT60M303



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ข

ข้อมูลของ Optotransistor เบอร์ TLP250



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TOSHIBA

TLP250

TOSHIBA Photocoupler GaAlAs Ired & Photo-IC

TLP250

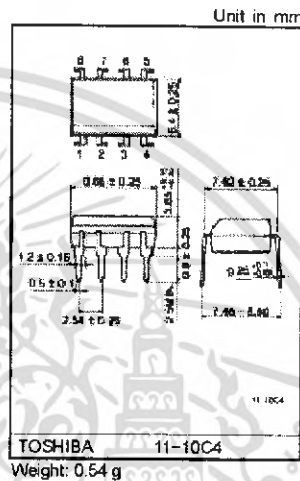
Transistor Inverter
 Inverter For Air Conditionor
 IGBT Gate Drive
 Power MOS FET Gate Drive

The TOSHIBA TLP250 consists of a GaAlAs light emitting diode and a integrated photodetector.
 This unit is 8-lead DIP package.
 TLP250 is suitable for gate driving circuit of IGBT or power MOS FET.

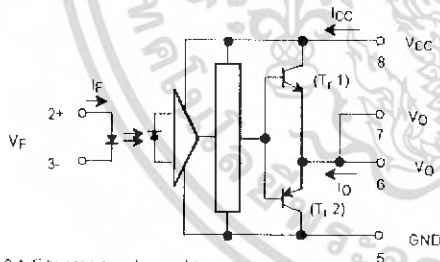
- Input threshold current: $I_F=5mA(max.)$
- Supply current (I_{CC}): $11mA(max.)$
- Supply voltage (V_{CC}): $10-35V$
- Output current (I_O): $\pm 1.5A(max.)$
- Switching time (t_{pLH}/t_{pHL}): $1.5\mu s(max.)$
- Isolation voltage: $2500V_{rms}(min.)$
- UL recognized: UL 1577, file No.E67349
- Option (D4) type
 VDE approved: DIN VDE0884/06.92,certificate No.76823
 Maximum operating insulation voltage: $630V_{PK}$
 Highest permissible over voltage: $4000V_{PK}$

(Note) When a VDE0884 approved type is needed, please designate the "option (D4)"

- Creepage distance: $6.4mm(min.)$
- Clearance: $6.4mm(min.)$

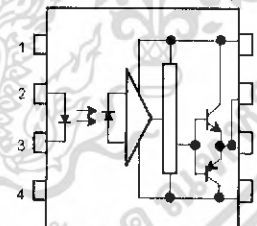


Schematic



A 0.1μF bypass capacitor must be connected between pin 8 and 5 (See Note 5)

Pin Configuration (top view)



- 1: N.C.
- 2: Anode
- 3: Cathode
- 4: N.C.
- 5: GND
- 6: V_O (Output)
- 7: V_O
- 8: V_{CC}

Truth Table

		Tr1	Tr2
input LED	On	On	Off
	Off	Off	On

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TOSHIBA

TLP250

Absolute Maximum Ratings (Ta = 25°C)

Characteristic		Symbol	Rating	Unit	
LED	Forward current	I_F	20	mA	
	Forward current derating (Ta ≥ 70°C)	$\Delta I_F / \Delta T_a$	-0.36	mA / °C	
	Peak transient forward current (Note 1)	I_{FP}	1	A	
	Reverse voltage	V_R	5	V	
	Junction temperature	T_J	125	°C	
Detector	"H" peak output current (P _W ≤ 2.5μs, f ≤ 15kHz) (Note 2)	I_{OPH}	-1.5	A	
	"L" peak output current (P _W ≤ 2.5μs, f ≤ 15kHz) (Note 2)	I_{OPL}	+1.5	A	
	Output voltage	(Ta ≤ 70°C)	V_O	35	V
		(Ta = 85°C)		24	
	Supply voltage	(Ta ≤ 70°C)	V_{CC}	35	V
		(Ta = 85°C)		24	
	Output voltage derating (Ta ≥ 70°C)	$\Delta V_O / \Delta T_a$	-0.73	V / °C	
	Supply voltage derating (Ta ≥ 70°C)	$\Delta V_{CC} / \Delta T_a$	-0.73	V / °C	
	Junction temperature	T_J	125	°C	
Operating frequency (Note 3)	f	25	kHz		
Operating temperature range	T_{opr}	-20~85	°C		
Storage temperature range	T_{stg}	-55~125	°C		
Lead soldering temperature (10 s) (Note 4)	T_{sol}	260	°C		
Isolation voltage (AC, 1 min., RH ≤ 60%) (Note 5)	BV_S	2500	V _{rms}		

Note 1: Pulse width P_W ≤ 1μs, 300pps

Note 2: Exponential waveform

Note 3: Exponential waveform, $I_{OPH} \leq -1.0A (\leq 2.5\mu s)$, $I_{OPL} \leq +1.0A (\leq 2.5\mu s)$

Note 4: It is 2 mm or more from a lead root.

Note 5: Device considered a two terminal device: Pins 1, 2, 3 and 4 shorted together, and pins 5, 6, 7 and 8 shorted together.

Note 6: A ceramic capacitor (0.1μF) should be connected from pin 8 to pin 5 to stabilize the operation of the high gain linear amplifier. Failure to provide the bypassing may impair the switching property. The total lead length between capacitor and coupler should not exceed 1cm.

Recommended Operating Conditions

Characteristic	Symbol	Min	Typ	Max	Unit
Input current, on (Note 7)	$I_{F(ON)}$	7	8	10	mA
Input voltage, off	$V_{F(OFF)}$	0	—	0.8	V
Supply voltage	V_{CC}	15	—	30, 20	V
Peak output current	I_{OPH}/I_{OPL}	—	—	±0.5	A
Operating temperature	T_{opr}	-20	25	70, 85	°C

Note 7: Input signal rise time (fall time) < 0.5 μs.

TOSHIBA**TLP250****Electrical Characteristics (Ta = -20~70°C, unless otherwise specified)**

Characteristic		Symbol	Test Circuit	Test Condition	Min.	Typ.*	Max.	Unit
Input forward voltage		V _F	—	I _C = 10 mA, Ta = 25°C	—	1.6	1.8	V
Temperature coefficient of forward voltage		ΔV _F / ΔTa	—	I _F = 10 mA	—	-2.0	—	mV / °C
Input reverse current		I _R	—	V _R = 5V, Ta = 25°C	—	—	10	μA
Input capacitance		C _T	—	V = 0, f = 1MHz, Ta = 25°C	—	45	250	pF
Output current	"H" level	I _{OPH}	3	V _{CC1} = 30V (*)	I _F = 10 mA V _{B-6} = 4V	-0.5	-1.5	—
	"L" level	I _{OPL}	2		I _F = 0 V _{B-5} = 2.5V	0.5	2	—
Output voltage	"H" level	V _{OH}	4	V _{CC1} = +15V, V _{EE1} = -15V R _L = 200Ω, I _F = 5mA	—	11	12.8	—
	"L" level	V _{OL}	5		V _{CC1} = +15V, V _{EE1} = -15V R _L = 200Ω, V _F = 0.8V	—	-14.2	-12.5
Supply current	"H" level	I _{CCH}	—	V _{CC} = 30V, I _F = 10mA Ta = 25°C	—	—	7	—
	"H" level	I _{CCH}	—	V _{CC} = 30V, I _F = 10mA	—	—	11	—
	"L" level	I _{CC1}	—	V _{CC} = 30V, I _F = 0mA Ta = 25°C	—	7.5	—	—
Threshold input current		"Output L→H"	I _{FLH}	—	V _{CC1} = +15V, V _{EE1} = -15V R _L = 200Ω, V _O > 0V	—	1.2	5
Threshold input voltage		"Output H→L"	I _{FHL}	—	V _{CC1} = +15V, V _{EE1} = -15V R _L = 200Ω, V _O < 0V	0.8	—	—
Supply voltage		V _{CC}	—	—	10	—	35	V
Capacitance (input-output)		C _S	—	V _S = 0, f = 1MHz Ta = 25°C	—	1.0	2.0	pF
Resistance(input-output)		R _S	—	V _S = 500V, Ta = 25°C R _H ≤ 60%	1×10 ¹²	10 ¹⁴	—	Ω

* All typical values are at Ta = 25°C (*) Duration of I_O time ≤ 50μs

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TOSHIBA**TLP250****Switching Characteristics (Ta = -20~70°C, unless otherwise specified)**

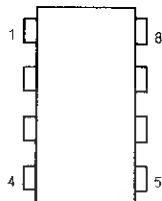
Characteristic	Symbol	Test Circuit	Test Condition	Min.	Typ.*	Max	Unit
Propagation delay time	L→H	t_{pLH}	$I_F = 8\text{mA}$ (Note 7) $V_{CC1} = +15\text{V}$, $V_{EE1} = -15\text{V}$ $R_L = 200\Omega$	—	0.15	0.5	μs
	H→L	t_{pHL}		—	0.15	0.5	
Output rise time	t_r	E		—	—	—	
Output fall time	t_f			—	—	—	
Common mode transient immunity at high level output	C_{MH}	7	$V_{CM} = 600\text{V}$, $I_F = 8\text{mA}$ $V_{CC} = 30\text{V}$, $T_a = 25^\circ\text{C}$	-5000	—	—	V / μs
Common mode transient immunity at low level output	C_{ML}	7	$V_{CM} = 600\text{V}$, $I_F = 0\text{mA}$ $V_{CC} = 30\text{V}$, $T_a = 25^\circ\text{C}$	5000	—	—	V / μs

* All typical values are at $T_a = 25^\circ\text{C}$ Note 7: Input signal rise time (fall time) < 0.5 μs .

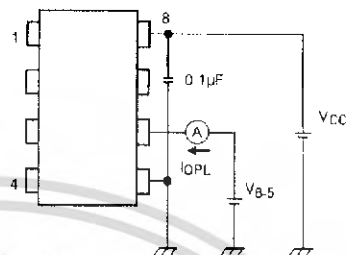
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TOSHIBA**TLP250**

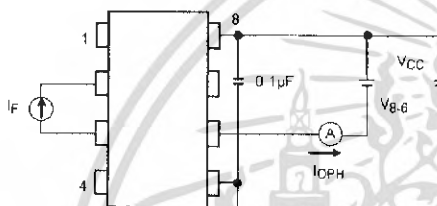
Test Circuit 1



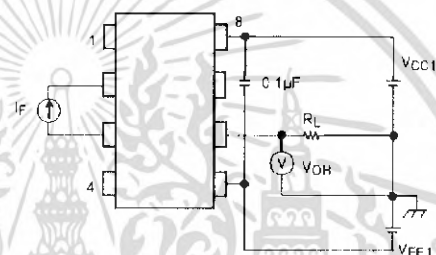
Test Circuit 2 - IOPL



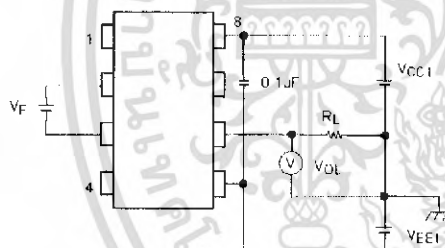
Test Circuit 3 - IOPH



Test Circuit 4 - VOH



Test Circuit 5 - VOL

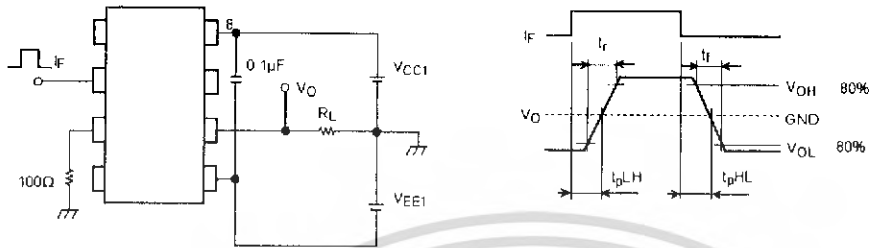


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

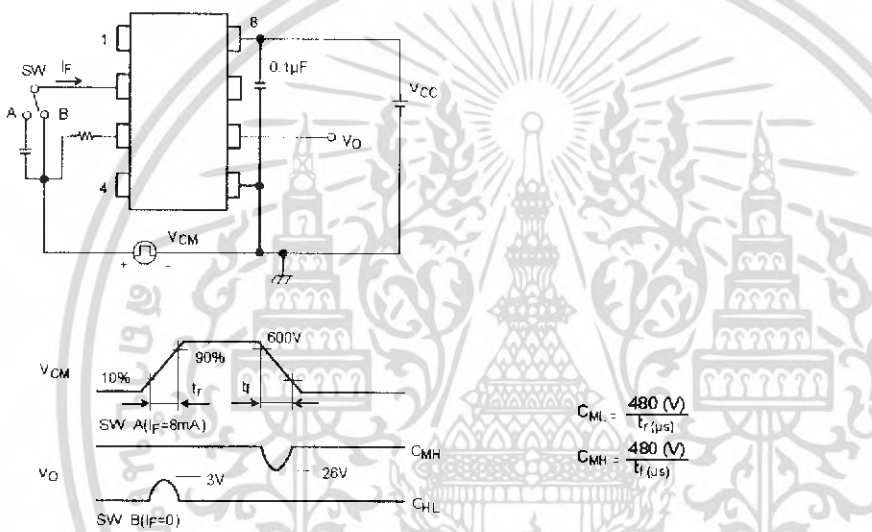
TOSHIBA

TLP250

Test Circuit 6 t_{pLH} , t_{pHL} , t_r , t_f



Test Circuit 7 C_{MH} , C_{ML}



C_{ML} (C_{MH}) is the maximum rate of rise (fall) of the common mode voltage that can be sustained with the output voltage in the low (high) state.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาคผนวก ค

ข้อมูลของ IC เบอร์ SN74AHCT74

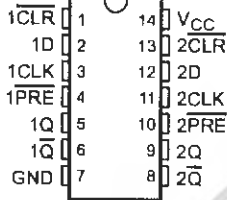
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SN54AHCT74, SN74AHCT74 DUAL POSITIVE-EDGE-TRIGGERED D-TYPE FLIP-FLOPS WITH CLEAR AND PRESET

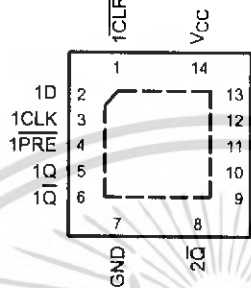
SCLS263N – DECEMBER 1995 – REVISED JULY 2003

- Inputs Are TTL-Voltage Compatible
- Latch-Up Performance Exceeds 250 mA Per JESD 17
- ESD Protection Exceeds JESD 22
 - 2000-V Human-Body Model (A114-A)
 - 200-V Machine Model (A115-A)
 - 1000-V Charged-Device Model (C101)

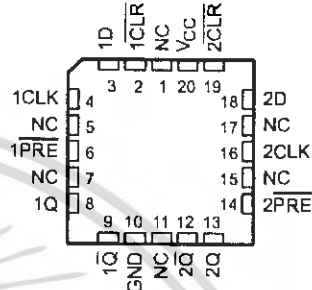
SN54AHCT74 ... J OR W PACKAGE
SN74AHCT74 ... D, DB, DGV, N, NS,
OR PW PACKAGE
(TOP VIEW)



SN74AHCT74 ... RGY PACKAGE
(TOP VIEW)



SN54AHCT74 ... FK PACKAGE
(TOP VIEW)



NC – No internal connection

description/ordering information

The 'AHCT74 dual positive-edge-triggered devices are D-type flip-flops.

A low level at the preset ($\overline{\text{PRE}}$) or clear ($\overline{\text{CLR}}$) inputs sets or resets the outputs, regardless of the levels of the other inputs. When $\overline{\text{PRE}}$ and $\overline{\text{CLR}}$ are inactive (high), data at the data (D) input meeting the setup time requirements is transferred to the outputs on the positive-going edge of the clock pulse. Clock triggering occurs at a voltage level and is not directly related to the rise time of the clock pulse. Following the hold-time interval, data at the D input can be changed without affecting the levels at the outputs.

ORDERING INFORMATION

T _A	PACKAGE†		ORDERABLE PART NUMBER	TOP-SIDE MARKING
–40°C to 85°C	QFN – RGY	Tape and reel	SN74AHCT74RGYR	HB74
	PDIP – N	Tube	SN74AHCT74N	SN74AHCT74N
	SOIC – D	Tube	SN74AHCT74D	AHCT74
		Tape and reel	SN74AHCT74DR	
	SOP – NS	Tape and reel	SN74AHCT74NSR	AHCT74
	SSOP – DB	Tape and reel	SN74AHCT74DBR	HB74
	TSSOP – PW	Tube	SN74AHCT74PW	HB74
Tape and reel		SN74AHCT74PWR		
–55°C to 125°C	TVSOP – DGV	Tape and reel	SN74AHCT74DGV	HB74
	CDIP – J	Tube	SNJ54AHCT74J	SNJ54AHCT74J
	CFP – W	Tube	SNJ54AHCT74W	SNJ54AHCT74W
	LCCC – FK	Tube	SNJ54AHCT74FK	SNJ54AHCT74FK

† Package drawings, standard packing quantities, thermal data, symbolization, and PCB design guidelines are available at www.ti.com/sc/package.



Please be aware that an important notice concerning availability, standard warranty, and use in critical applications of Texas Instruments semiconductor products and disclaimers thereto appears at the end of this data sheet.

PRODUCTION DATA Information is current as of publication date. Products conform to specifications per the terms of Texas Instruments standard warranty. Production processing does not necessarily include testing of all parameters.



POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

Copyright © 2003, Texas Instruments Incorporated
On products compliant to MIL-PRF-38535, all parameters are tested unless otherwise noted. On all other products, production processing does not necessarily include testing of all parameters.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SN54AHCT74, SN74AHCT74
DUAL POSITIVE-EDGE-TRIGGERED D-TYPE FLIP-FLOPS
WITH CLEAR AND PRESET

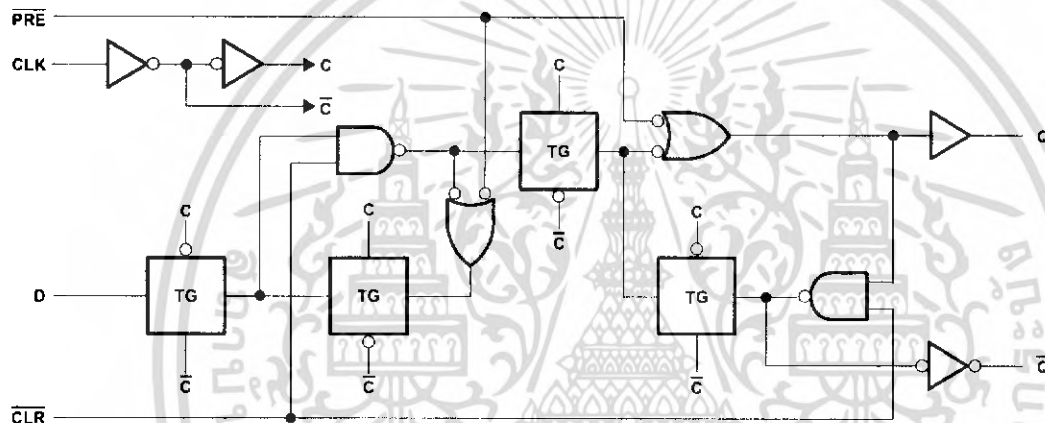
SCLS263N – DECEMBER 1995 – REVISED JULY 2003

FUNCTION TABLE
 (each flip-flop)

INPUTS				OUTPUTS	
PRE	CLR	CLK	D	Q	\bar{Q}
L	H	X	X	H	L
H	L	X	X	L	H
L	L	X	X	H [†]	H [†]
H	H	↑	H	H	L
H	H	↑	L	L	H
H	H	L	X	Q ₀	\bar{Q}_0

[†] This configuration is nonstable; that is, it does not persist when PRE or CLR returns to its inactive (high) level.

logic diagram, each flip-flop (positive logic)



 **TEXAS**
INSTRUMENTS

POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SN54AHCT74, SN74AHCT74 DUAL POSITIVE-EDGE-TRIGGERED D-TYPE FLIP-FLOPS WITH CLEAR AND PRESET

SCLS263N – DECEMBER 1995 – REVISED JULY 2003

absolute maximum ratings over operating free-air temperature range (unless otherwise noted)†

Supply voltage range, V_{CC}	–0.5 V to 7 V
Input voltage range, V_I (see Note 1)	–0.5 V to 7 V
Output voltage range, V_O (see Note 1)	–0.5 V to $V_{CC} + 0.5$ V
Input clamp current, I_{IK} ($V_I < 0$)	–20 mA
Output clamp current, I_{OK} ($V_O < 0$ or $V_O > V_{CC}$)	±20 mA
Continuous output current, I_O ($V_O = 0$ to V_{CC})	±25 mA
Continuous current through V_{CC} or GND	±150 mA
Package thermal impedance, θ_{JA} (see Note 2): D package	86°C/W
(see Note 2): DB package	96°C/W
(see Note 2): DGV package	127°C/W
(see Note 2): N package	80°C/W
(see Note 2): NS package	76°C/W
(see Note 2): PW package	113°C/W
(see Note 3): RGY package	47°C/W
Storage temperature range, T_{stg}	–65°C to 150°C

† Stresses beyond those listed under "absolute maximum ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated under "recommended operating conditions" is not implied. Exposure to absolute-maximum-rated conditions for extended periods may affect device reliability.

- NOTES: 1. The input and output voltage ratings may be exceeded if the input and output current ratings are observed.
 2. The package thermal impedance is calculated in accordance with JESD 51-7.
 3. The package thermal impedance is calculated in accordance with JESD 51-5.

recommended operating conditions (see Note 4)

	SN54AHCT74		SN74AHCT74		UNIT
	MIN	MAX	MIN	MAX	
V_{CC} Supply voltage	4.5	5.5	4.5	5.5	V
V_{IH} High-level input voltage	2		2		V
V_{IL} Low-level input voltage		0.8		0.8	V
V_I Input voltage	0	5.5	0	5.5	V
V_O Output voltage	0	V_{CC}	0	V_{CC}	V
I_{OH} High-level output current		–8		–8	mA
I_{OL} Low-level output current		8		8	mA
$\Delta t/\Delta v$ Input transition rise or fall rate		20		20	ns/V
T_A Operating free-air temperature	–55	125	–40	85	°C

NOTE 4: All unused inputs of the device must be held at V_{CC} or GND to ensure proper device operation. Refer to the TI application report, *Implications of Slow or Floating CMOS Inputs*, literature number SCBA004.



POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SN54AHCT74, SN74AHCT74 DUAL POSITIVE-EDGE-TRIGGERED D-TYPE FLIP-FLOPS WITH CLEAR AND PRESET

SCLS263N – DECEMBER 1995 – REVISED JULY 2003

electrical characteristics over recommended operating free-air temperature range (unless otherwise noted)

PARAMETER	TEST CONDITIONS	V _{CC}	T _A = 25°C			SN54AHCT74		SN74AHCT74		UNIT
			MIN	TYP	MAX	MIN	MAX	MIN	MAX	
V _{OH}	I _{OH} = -50 μA	4.5 V	4.4	4.5		4.4		4.4	V	
	I _{OH} = -8 mA		3.94			3.8		3.8		
V _{OL}	I _{OL} = 50 μA	4.5 V			0.1		0.1	0.1	V	
	I _{OL} = 8 mA				0.36		0.44	0.44		
I _I	V _I = 5.5 V or GND	0 V to 5.5 V			±0.1		±1*	±1	μA	
I _{CC}	V _I = V _{CC} or GND, I _O = 0	5.5 V			2		20	20	μA	
ΔI _{CC} †	One input at 3.4 V, Other inputs at V _{CC} or GND	5.5 V			1.35		1.5	1.5	mA	
C _i	V _I = V _{CC} or GND	5 V		2	10			10	pF	

* On products compliant to MIL-PRF-38535, this parameter is not production tested at V_{CC} = 0 V.

† This is the increase in supply current for each input at one of the specified TTL voltage levels, rather than 0 V or V_{CC}.

timing requirements over recommended operating free-air temperature range, V_{CC} = 5 V ± 0.5 V (unless otherwise noted) (see Figure 1)

PARAMETER	TEST CONDITIONS	T _A = 25°C		SN54AHCT74		SN74AHCT74		UNIT
		MIN	MAX	MIN	MAX	MIN	MAX	
t _w	Pulse duration	PRE or CLR low	5		5		5	ns
		CLK	5		5		5	
t _{su}	Setup time before CLK†	Data	5		5		5	ns
		PRE or CLR inactive	3.5		3.5		3.5	
t _h	Hold time, data after CLK†	0		0		0	ns	

switching characteristics over recommended operating free-air temperature range, V_{CC} = 5 V ± 0.5 V (unless otherwise noted) (see Figure 1)

PARAMETER	FROM (INPUT)	TO (OUTPUT)	LOAD CAPACITANCE	T _A = 25°C			SN54AHCT74		SN74AHCT74		UNIT
				MIN	TYP	MAX	MIN	MAX	MIN	MAX	
f _{max}			C _L = 15 pF	100**	160**		80**		80	MHz	
			C _L = 50 pF	80	140		65		65		
t _{PLH}	PRE or CLR	Q or Q̄	C _L = 15 pF	7.6**	10.4**		1**	12**	1	12	ns
t _{PHL}				7.6**	10.4**		1**	12**	1	12	
t _{PLH}	CLK	Q or Q̄	C _L = 15 pF	5.8**	7.8**		1**	9**	1	9	ns
t _{PHL}				5.8**	7.8**		1**	9**	1	9	
t _{PLH}	PRE or CLR	Q or Q̄	C _L = 50 pF	8.1	11.4		1	13	1	13	ns
t _{PHL}				8.1	11.4		1	13	1	13	
t _{PLH}	CLK	Q or Q̄	C _L = 50 pF	6.3	8.8		1	10	1	10	ns
t _{PHL}				6.3	8.8		1	10	1	10	

** On products compliant to MIL-PRF-38535, this parameter is not production tested.



POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC14557B

1-to-64 Bit Variable Length Shift Register

The MC14557B is a static clocked serial shift register whose length may be programmed to be any number of bits between 1 and 64. The number of bits selected is equal to the sum of the subscripts of the enabled Length Control inputs (L1, L2, L4, L8, L16, and L32) plus one. Serial data may be selected from the A or B data inputs with the A/B select input. This feature is useful for recirculation purposes. A Clock Enable (CE) input is provided to allow gating of the clock or negative edge clocking capability.

The device can be effectively used for variable digital delay lines or simply to implement odd length shift registers.

- 1–64 Bit Programmable Length
- Q and \bar{Q} Serial Buffered Outputs
- Asynchronous Master Reset
- All Inputs Buffered
- No Limit On Clock Rise and Fall Times
- Supply Voltage Range = 3.0 Vdc to 18 Vdc
- Capable of Driving Two Low-power TTL Loads or one Low-power Schottky TTL Load Over the Rated Temperature Range

MAXIMUM RATINGS (Voltages Referenced to V_{SS}) (Note 2.)

Symbol	Parameter	Value	Unit
V_{DD}	DC Supply Voltage Range	-0.5 to +18.0	V
V_{in}, V_{out}	Input or Output Voltage Range (DC or Transient)	-0.5 to $V_{DD} + 0.5$	V
I_{in}, I_{out}	Input or Output Current (DC or Transient) per Pin	± 10	mA
P_D	Power Dissipation, per Package (Note 3.)	500	mW
T_A	Ambient Temperature Range	-55 to +125	°C
T_{stg}	Storage Temperature Range	-65 to +150	°C
T_L	Lead Temperature (8-Second Soldering)	260	°C

- Maximum Ratings are those values beyond which damage to the device may occur.
- Temperature Derating:
Plastic "P and D/DW" Packages: -7.0 mW/°C From 65°C To 125°C

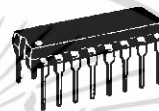
This device contains protection circuitry to guard against damage due to high static voltages or electric fields. However, precautions must be taken to avoid applications of any voltage higher than maximum rated voltages to this high-impedance circuit. For proper operation, V_{in} and V_{out} should be constrained to the range $V_{SS} \leq (V_{in} \text{ or } V_{out}) \leq V_{DD}$.

Unused inputs must always be tied to an appropriate logic voltage level (e.g., either V_{SS} or V_{DD}). Unused outputs must be left open.



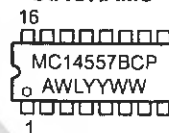
ON Semiconductor

<http://onsemi.com>



PDIP-16
P SUFFIX
CASE 648

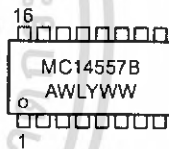
MARKING DIAGRAMS



SOIC-16
DW SUFFIX
CASE 751G



SOEIAJ-16
F SUFFIX
CASE 966



A = Assembly Location
WL or L = Wafer Lot
YY or Y = Year
WW or W = Work Week

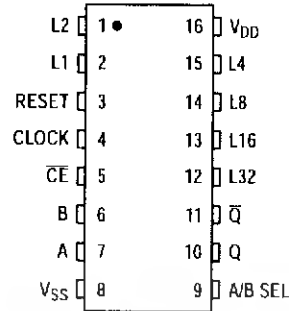
ORDERING INFORMATION

Device	Package	Shipping
MC14557BCP	PDIP-16	2000/Box
MC14557BDW	SOIC-16	47/Rail
MC14557BDWR2	SOIC-16	1000/Tape & Reel
MC14557BF	SOEIAJ-16	See Note 1.
MC14557BFEL	SOEIAJ-16	See Note 1.

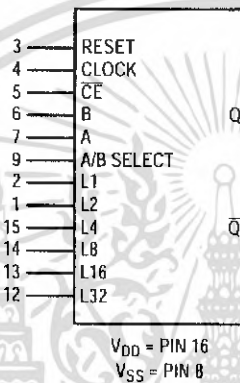
- For ordering information on the EIAJ version of the SOIC packages, please contact your local ON Semiconductor representative.

MC14557B

PIN ASSIGNMENT



BLOCK DIAGRAM



TRUTH TABLE

Inputs				Output
Rst	A/B	Clock	CE	Q
0	0		0	B
0	1		0	A
0	0	1		B
0	1	1		A
1	X	X	X	0

Q is the output of the first selected shift register stage.
X = Don't Care

LENGTH SELECT TRUTH TABLE

L32	L16	L8	L4	L2	L1	Register Length
0	0	0	0	0	0	1 Bit
0	0	0	0	0	1	2 Bits
0	0	0	0	1	0	3 Bits
0	0	0	0	1	1	4 Bits
0	0	0	1	0	0	5 Bits
0	0	0	1	0	1	6 Bits
⋮	⋮	⋮	⋮	⋮	⋮	⋮
1	0	0	0	0	0	33 Bits
1	0	0	0	0	1	34 Bits
⋮	⋮	⋮	⋮	⋮	⋮	⋮
1	1	1	1	0	0	61 Bits
1	1	1	1	1	1	62 Bits
1	1	1	1	1	0	63 Bits
1	1	1	1	0	1	64 Bits

NOTE: Length equals the sum of the binary length control subscripts plus one.

<http://onsemi.com>

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งาน²เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC14557B

ELECTRICAL CHARACTERISTICS (Voltages Referenced to V_{SS})

Characteristic	Symbol	V_{DD} Vdc	-55°C		25°C			125°C		Unit
			Min	Max	Min	Typ ⁽⁴⁾	Max	Min	Max	
Output Voltage $V_{in} = V_{DD}$ or 0	"0" Level V_{OL}	5.0	—	0.05	—	0	0.05	—	0.05	Vdc
		10	—	0.05	—	0	0.05	—	0.05	
		15	—	0.05	—	0	0.05	—	0.05	
	"1" Level V_{OH}	5.0	4.95	—	4.95	5.0	—	4.95	—	
		10	9.95	—	9.95	10	—	9.95	—	
		15	14.95	—	14.95	15	—	14.95	—	
Input Voltage ($V_O = 4.5$ or 0.5 Vdc) ($V_O = 9.0$ or 1.0 Vdc) ($V_O = 13.5$ or 1.5 Vdc)	"0" Level V_{IL}	5.0	—	1.5	—	2.25	1.5	—	1.5	Vdc
		10	—	3.0	—	4.50	3.0	—	3.0	
		15	—	4.0	—	6.75	4.0	—	4.0	
	"1" Level V_{IH}	5.0	3.5	—	3.5	2.75	—	3.5	—	
		10	7.0	—	7.0	5.50	—	7.0	—	
		15	11	—	11	8.25	—	11	—	
Output Drive Current ($V_{OH} = 2.5$ Vdc) ($V_{OH} = 4.6$ Vdc) ($V_{OH} = 9.5$ Vdc) ($V_{OH} = 13.5$ Vdc)	Source I_{OH}	5.0	-3.0	—	-2.4	-4.2	—	-1.7	—	mAdc
		5.0	-0.64	—	-0.51	-0.88	—	-0.36	—	
		10	-1.6	—	-1.3	-2.25	—	-0.9	—	
		15	-4.2	—	-3.4	-8.8	—	-2.4	—	
	Sink I_{OL}	5.0	0.64	—	0.51	0.88	—	0.36	—	
		15	4.2	—	3.4	8.8	—	2.4	—	
Input Current	I_{in}	15	—	±0.1	—	±0.00001	±0.1	—	±1.0	μAdc
Input Capacitance ($V_{in} = 0$)	C_{in}	—	—	—	—	5.0	7.5	—	—	pF
Quiescent Current (Per Package)	I_{DD}	5.0	—	5.0	—	0.010	5.0	—	150	μAdc
		10	—	10	—	0.020	10	—	300	
		15	—	20	—	0.030	20	—	600	
Total Supply Current ^{(5),(6)} (Dynamic plus Quiescent, Per Package) ($C_L = 50$ pF on all outputs, all buffers switching)	I_T	5.0	$I_T = (1.75 \mu\text{A/kHz}) f + I_{DD}$							μAdc
		10	$I_T = (3.50 \mu\text{A/kHz}) f + I_{DD}$							
		15	$I_T = (5.25 \mu\text{A/kHz}) f + I_{DD}$							

4. Data labelled "Typ" is not to be used for design purposes but is intended as an indication of the IC's potential performance.

5. The formulas given are for the typical characteristics only at 25°C.

6. To calculate total supply current at loads other than 50 pF:

$$I_T(C_L) = I_T(50 \text{ pF}) + (C_L - 50) \text{ Vfk}$$

where: I_T is in μA (per package), C_L in pF, $V = (V_{DD} - V_{SS})$ in volts, f in kHz is input frequency, and $k = 0.001$.

MC14557B

SWITCHING CHARACTERISTICS ^(7.) ($C_L = 50 \text{ pF}$, $T_A = 25^\circ\text{C}$)

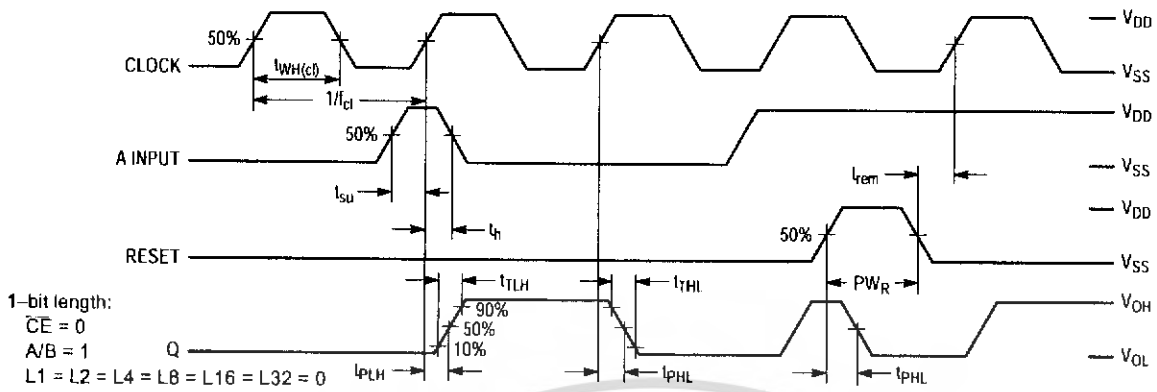
Characteristic	Symbol	V _{DD}	Min	Typ ^(8.)	Max	Unit
Rise and Fall Time, Q or \bar{Q} Output $t_{TLH}, t_{THL} = (1.5 \text{ ns/pF}) C_L + 25 \text{ ns}$ $t_{TLH}, t_{THL} = (0.75 \text{ ns/pF}) C_L + 12.5 \text{ ns}$ $t_{TLH}, t_{THL} = (0.55 \text{ ns/pF}) C_L + 9.5 \text{ ns}$	t_{TLH}, t_{THL}	5 10 15	— — —	100 50 40	200 100 80	ns
Propagation Delay, Clock or \bar{CE} to Q or \bar{Q} $t_{PLH}, t_{PHL} = (1.7 \text{ ns/pF}) C_L + 215 \text{ ns}$ $t_{PLH}, t_{PHL} = (0.66 \text{ ns/pF}) C_L + 97 \text{ ns}$ $t_{PLH}, t_{PHL} = (0.5 \text{ ns/pF}) C_L + 65 \text{ ns}$	t_{PLH}, t_{PHL}	5 10 15	— — —	300 130 90	600 260 180	ns
Propagation Delay, Reset to Q or \bar{Q} $t_{PLH}, t_{PHL} = (1.7 \text{ ns/pF}) C_L + 215 \text{ ns}$ $t_{PLH}, t_{PHL} = (0.66 \text{ ns/pF}) C_L + 97 \text{ ns}$ $t_{PLH}, t_{PHL} = (0.5 \text{ ns/pF}) C_L + 70 \text{ ns}$	t_{PLH}, t_{PHL}	5 10 15	— — —	300 130 95	600 260 190	ns
Pulse Width, Clock	$t_{WH(c)}$	5 10 15	200 100 75	95 45 35	— — —	ns
Pulse Width, Reset	$t_{WH(rst)}$	5 10 15	300 140 100	150 70 50	— — —	ns
Clock Frequency (50% Duty Cycle)	f_{cl}	5 10 15	— — —	3.0 7.5 13.0	1.7 5.0 6.7	MHz
Setup Time, A or B to Clock or \bar{CE} Worst case condition: L1 = L2 = L4 = L8 = L16 = L32 = V _{SS} (Register Length = 1) Best case condition: L32 = V _{DD} , L1 through L16 = Don't Care (Any register length from 33 to 64)	t_{su}	5 10 15 5 10 15	700 290 145 400 165 60	350 130 85 45 5 0	— — — — — —	ns
Hold Time, Clock or \bar{CE} to A or B Best case condition: L1 = L2 = L4 = L8 = L16 = L32 = V _{SS} (Register Length = 1) Worst case condition: L32 = V _{DD} , L1 through L16 = Don't Care (Any register length from 33 to 64)	t_h	5 10 15 5 10 15	200 100 10 400 185 85	— 150 — 60 — 50 50 25 22	— — — — — —	ns
Rise and Fall Time, Clock	t_r, t_f	5 10 15	— — —	No Limit		—
Rise and Fall Time, Reset or \bar{CE}	t_r, t_f	5 10 15	— — —	— — —	15 5 4	μs
Removal Time, Reset to Clock or \bar{CE}	t_{rem}	5 10 15	160 80 70	80 40 35	— — —	ns

7. The formulas given are for the typical characteristics only at 25°C.

8. Data labelled "Typ" is not to be used for design purposes but is intended as an indication of the IC's potential performance.

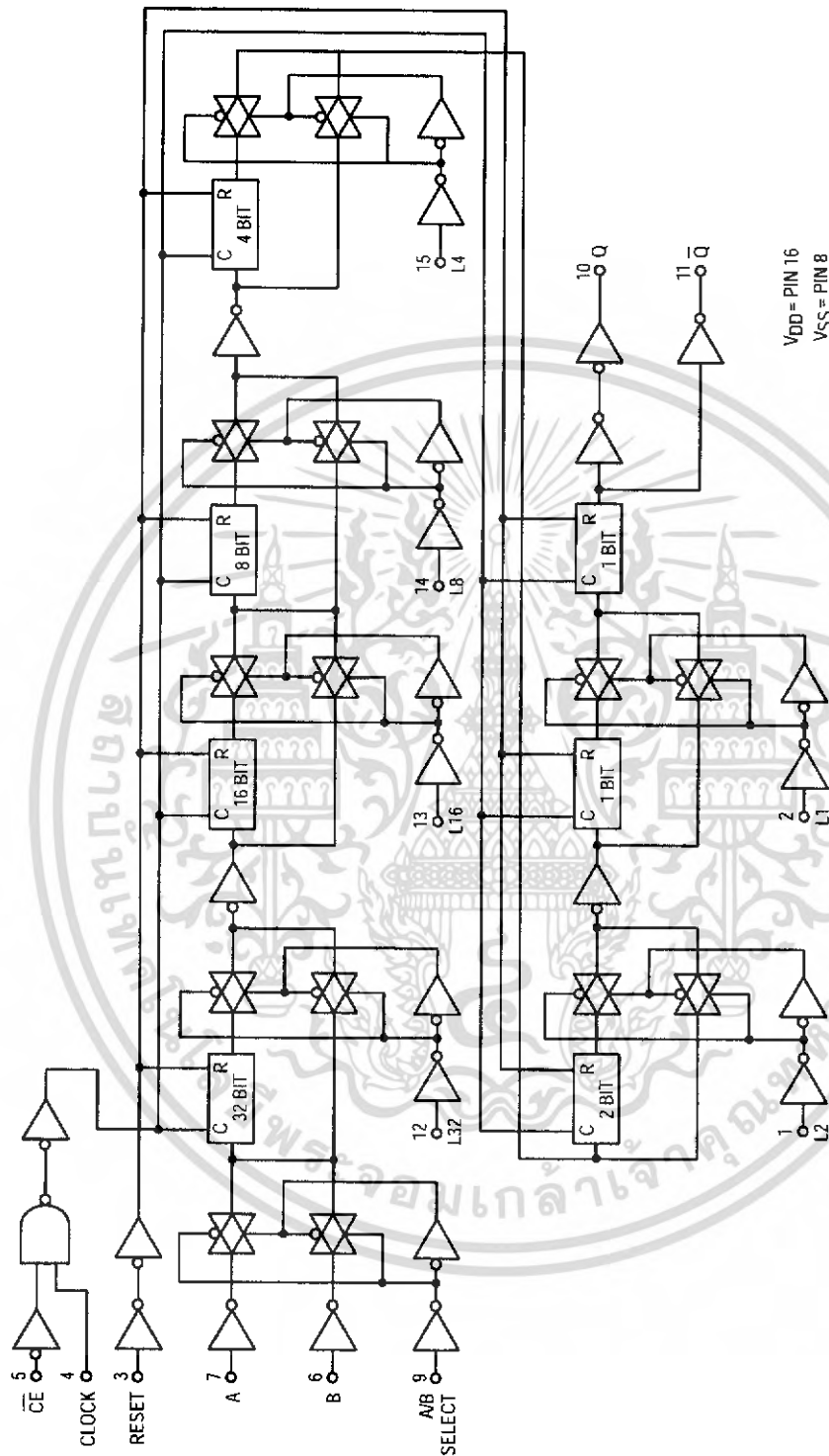
MC14557B

TIMING DIAGRAM



MC14557B

LOGIC DIAGRAM



<http://onsemi.com>

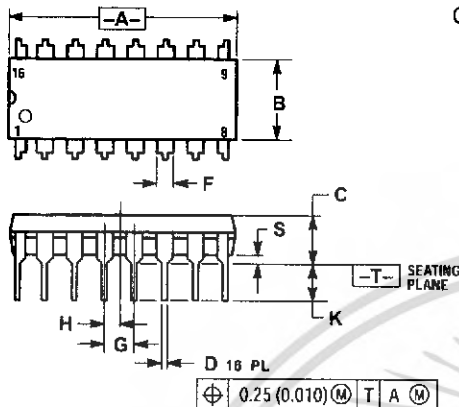
6

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC1457B

PACKAGE DIMENSIONS

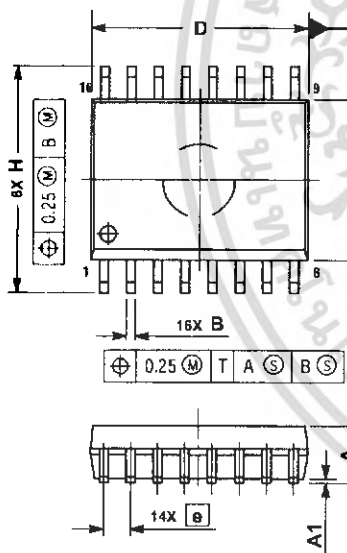
PDIP-16
P SUFFIX
 PLASTIC DIP PACKAGE
 CASE 648-08
 ISSUE R



- NOTES:
1. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.
 2. CONTROLLING DIMENSION: INCH.
 3. DIMENSION L TO CENTER OF LEADS WHEN FORMED PARALLEL.
 4. DIMENSION B DOES NOT INCLUDE MOLD FLASH.
 5. ROUNDED CORNERS OPTIONAL.

DIM	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	0.740	0.770	18.80	19.55
B	0.250	0.270	6.35	6.85
C	0.145	0.175	3.69	4.44
D	0.015	0.021	0.39	0.53
F	0.040	0.70	1.02	1.77
G	0.100 BSC		2.54 BSC	
H	0.050 BSC		1.27 BSC	
J	0.008	0.015	0.21	0.38
K	0.110	0.130	2.80	3.30
L	0.295	0.305	7.50	7.74
M	0°	10°	0°	10°
S	0.020	0.040	0.51	1.01

SOIC-16
DW SUFFIX
 PLASTIC SOIC PACKAGE
 CASE 751G-03
 ISSUE B



- NOTES:
1. DIMENSIONS ARE IN MILLIMETERS.
 2. INTERPRET DIMENSIONS AND TOLERANCES PER ASME Y14.5M, 1994.
 3. DIMENSIONS D AND E DO NOT INCLUDE MOLD PROTRUSION.
 4. MAXIMUM MOLD PROTRUSION 0.15 PER SIDE.
 5. DIMENSION B DOES NOT INCLUDE DAMBAR PROTRUSION. ALLOWABLE DAMBAR PROTRUSION SHALL BE 0.13 TOTAL IN EXCESS OF THE B DIMENSION AT MAXIMUM MATERIAL CONDITION.

DIM	MILLIMETERS	
	MIN	MAX
A	2.35	2.65
A1	0.10	0.25
B	0.35	0.49
C	0.23	0.32
D	10.15	10.45
E	7.40	7.60
e	1.27 BSC	
H	10.05	10.55
h	0.25	0.75
L	0.50	0.90
θ	0°	7°

<http://onsemi.com>

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาคผนวก จ

ข้อมูลของ IC Voltage Comparator เบอร์ LM311

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



January 2001

LM111/LM211/LM311 Voltage Comparator

1.0 General Description

The LM111, LM211 and LM311 are voltage comparators that have input currents nearly a thousand times lower than devices like the LM106 or LM710. They are also designed to operate over a wider range of supply voltages: from standard $\pm 15\text{V}$ op amp supplies down to the single 5V supply used for IC logic. Their output is compatible with RTL, DTL and TTL as well as MOS circuits. Further, they can drive lamps or relays, switching voltages up to 50V at currents as high as 50 mA.

Both the inputs and the outputs of the LM111, LM211 or the LM311 can be isolated from system ground, and the output can drive loads referred to ground, the positive supply or the negative supply. Offset balancing and strobe capability are provided and outputs can be wire OR'ed. Although slower than the LM106 and LM710 (200 ns response time vs 40 ns)

the devices are also much less prone to spurious oscillations. The LM111 has the same pin configuration as the LM106 and LM710.

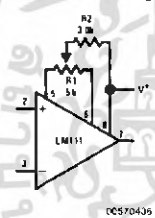
The LM211 is identical to the LM111, except that its performance is specified over a -25°C to $+85^\circ\text{C}$ temperature range instead of -55°C to $+125^\circ\text{C}$. The LM311 has a temperature range of 0°C to $+70^\circ\text{C}$.

2.0 Features

- Operates from single 5V supply
- Input current: 150 nA max. over temperature
- Offset current: 20 nA max. over temperature
- Differential input voltage range: $\pm 30\text{V}$
- Power consumption: 135 mW at $\pm 15\text{V}$

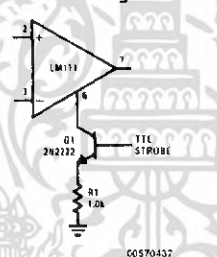
3.0 Typical Applications (Note 3)

Offset Balancing



00570435

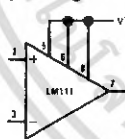
Strobing



00570437

Note: Do Not Ground Strobe Pin. Output is turned off when current is pulled from Strobe Pin.

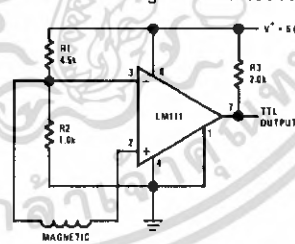
Increasing Input Stage Current (Note 1)



00570438

Note 1: Increases typical common mode slew from 7.0V/ μs to 18V/ μs

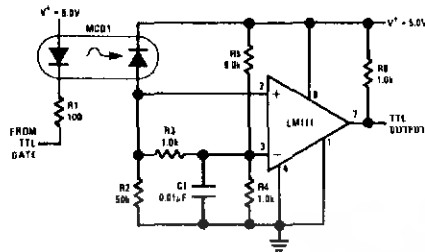
Detector for Magnetic Transducer



00570439

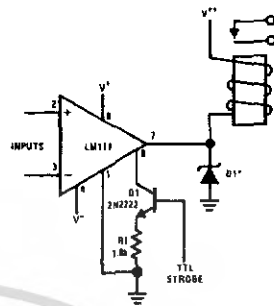
3.0 Typical Applications (Note 3) (Continued)

Digital Transmission Isolator



00570440

Relay Driver with Strobe

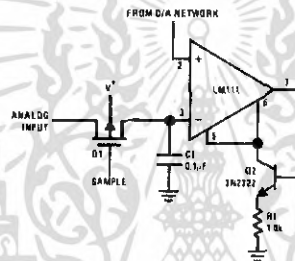


00570441

*Absorbs inductive kickback of relay and protects IC from severe voltage transients on V+ line.

Note: Do Not Ground Strobe Pin.

Strobing off Both Input and Output Stages (Note 2)



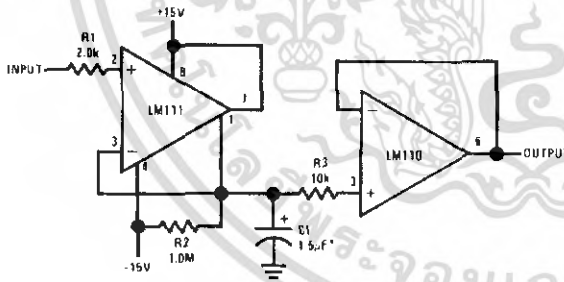
00570442

Note: Do Not Ground Strobe Pin.

Note 2: Typical input current is 50 pA with inputs strobed off.

Note 3: Pin connections shown on schematic diagram and typical applications are for HOB metal can package.

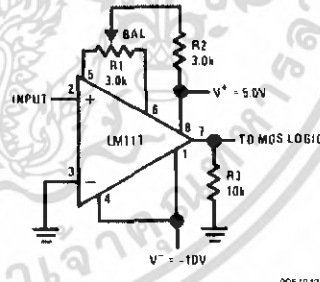
Positive Peak Detector



00570423

*Solid tantalum

Zero Crossing Detector Driving MOS Logic



00570424

4.0 Absolute Maximum Ratings for the LM111/LM211 (Note 10)

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Total Supply Voltage (V_{84})	36V
Output to Negative Supply Voltage (V_{74})	50V
Ground to Negative Supply Voltage (V_{14})	30V
Differential Input Voltage	$\pm 30V$
Input Voltage (Note 4)	$\pm 15V$
Output Short Circuit Duration	10 sec
Operating Temperature Range	

LM111	-55°C to 125°C
LM211	-25°C to 85°C
Lead Temperature (Soldering, 10 sec)	260°C
Voltage at Strobe Pin	$V^- - 5V$
Soldering Information	
Dual-In-Line Package	
Soldering (10 seconds)	260°C
Small Outline Package	
Vapor Phase (60 seconds)	215°C
Infrared (15 seconds)	220°C
See AN-450 "Surface Mounting Methods and Their Effect on Product Reliability" for other methods of soldering surface mount devices.	
ESD Rating (Note 11)	300V

Electrical Characteristics (Note 6) for the LM111 and LM211

Parameter	Conditions	Min	Typ	Max	Units
Input Offset Voltage (Note 7)	$T_A=25^\circ\text{C}$, $R_S \leq 50k$		0.7	3.0	mV
Input Offset Current	$T_A=25^\circ\text{C}$		4.0	10	nA
Input Bias Current	$T_A=25^\circ\text{C}$		60	100	nA
Voltage Gain	$T_A=25^\circ\text{C}$	40	200		V/mV
Response Time (Note 8)	$T_A=25^\circ\text{C}$		200		ns
Saturation Voltage	$V_{IN} \leq -5\text{ mV}$, $I_{OUT} = 50\text{ mA}$ $T_A=25^\circ\text{C}$		0.75	1.5	V
Strobe ON Current (Note 9)	$T_A=25^\circ\text{C}$		2.0	5.0	mA
Output Leakage Current	$V_{IN} \geq 5\text{ mV}$, $V_{OUT} = 35V$ $T_A=25^\circ\text{C}$, $I_{STROBE} = 3\text{ mA}$		0.2	10	nA
Input Offset Voltage (Note 7)	$R_S \leq 50\text{ k}$			4.0	mV
Input Offset Current (Note 7)				20	nA
Input Bias Current				150	nA
Input Voltage Range	$V^+ = 15V$, $V^- = -15V$, Pin 7 Pull-Up May Go To 5V	-14.5	13.8, -14.7	13.0	V
Saturation Voltage	$V^+ \geq 4.5V$, $V^- = 0$ $V_{IN} \leq -5\text{ mV}$, $I_{OUT} \leq 8\text{ mA}$		0.23	0.4	V
Output Leakage Current	$V_{IN} \geq 5\text{ mV}$, $V_{OUT} = 35V$		0.1	0.5	μA
Positive Supply Current	$T_A=25^\circ\text{C}$		5.1	6.0	mA
Negative Supply Current	$T_A=25^\circ\text{C}$		4.1	5.0	mA

Note 4: This rating applies for ± 15 supplies. The positive input voltage limit is 30V above the negative supply. The negative input voltage limit is equal to the negative supply voltage or 30V below the positive supply, whichever is less.

Note 5: The maximum junction temperature of the LM111 is 150°C, while that of the LM211 is 110°C. For operating at elevated temperatures, devices in the H08 package must be derated based on a thermal resistance of 165°C/W, junction to ambient, or 20°C/W, junction to case. The thermal resistance of the dual-in-line package is 110°C/W, junction to ambient.

Note 6: These specifications apply for $V_S = \pm 15V$ and Ground pin at ground, and $-55^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$, unless otherwise stated. With the LM211, however, all temperature specifications are limited to $-25^\circ\text{C} \leq T_A \leq +85^\circ\text{C}$. The offset voltage, offset current and bias current specifications apply for any supply voltage from a single 5V supply up to $\pm 15V$ supplies.

Note 7: The offset voltages and offset currents given are the maximum values required to drive the output within a volt of either supply with a 1 mA load. Thus, these parameters define an error band and take into account the worst-case effects of voltage gain and R_S .

Note 8: The response time specified (see definitions) is for a 100 mV input step with 5 mV overdrive.

Note 9: This specification gives the range of current which must be drawn from the strobe pin to ensure the output is properly disabled. Do not short the strobe pin to ground, it should be current driven at 3 to 5 mA.

Note 10: Refer to RETS111X for the LM111H, LM111J and LM111J-8 military specifications.

Note 11: Human body model, 1.5 k Ω in series with 100 pF.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.0 Absolute Maximum Ratings for the LM311 (Note 12)

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Total Supply Voltage (V_{B+})	36V
Output to Negative Supply Voltage (V_{74})	40V
Ground to Negative Supply Voltage (V_{14})	30V
Differential Input Voltage	$\pm 30V$
Input Voltage (Note 13)	$\pm 15V$
Power Dissipation (Note 14)	500 mW
ESD Rating (Note 19)	300V

Output Short Circuit Duration	10 sec
Operating Temperature Range	0° to 70°C
Storage Temperature Range	-65°C to 150°C
Lead Temperature (soldering, 10 sec)	260°C
Voltage at Strobe Pin	$V^+ - 5V$
Soldering Information	
Dual-In-Line Package	
Soldering (10 seconds)	260°C
Small Outline Package	
Vapor Phase (60 seconds)	215°C
Infrared (15 seconds)	220°C
See AN-450 "Surface Mounting Methods and Their Effect on Product Reliability" for other methods of soldering surface mount devices.	

Electrical Characteristics (Note 15) for the LM311

Parameter	Conditions	Min	Typ	Max	Units
Input Offset Voltage (Note 16)	$T_A = 25^\circ C, R_S \leq 50k$		2.0	7.5	mV
Input Offset Current (Note 16)	$T_A = 25^\circ C$		6.0	50	nA
Input Bias Current	$T_A = 25^\circ C$		100	250	nA
Voltage Gain	$T_A = 25^\circ C$	40	200		V/mV
Response Time (Note 17)	$T_A = 25^\circ C$		200		ns
Saturation Voltage	$V_{IN} \leq -10 mV, I_{OUT} = 50 mA$ $T_A = 25^\circ C$		0.75	1.5	V
Strobe ON Current (Note 18)	$T_A = 25^\circ C$		2.0	5.0	mA
Output Leakage Current	$V_{IN} \geq 10 mV, V_{OUT} = 35V$ $T_A = 25^\circ C, I_{STROBE} = 3 mA$ $V^- = Pin 1 = -5V$		0.2	50	nA
Input Offset Voltage (Note 16)	$R_S \leq 50k$			10	mV
Input Offset Current (Note 16)				70	nA
Input Bias Current				300	nA
Input Voltage Range		-14.5	13.8, -14.7	13.0	V
Saturation Voltage	$V^+ \geq 4.5V, V^- = 0$ $V_{IN} \leq -10 mV, I_{OUT} \leq 8 mA$		0.23	0.4	V
Positive Supply Current	$T_A = 25^\circ C$		5.1	7.5	mA
Negative Supply Current	$T_A = 25^\circ C$		4.1	5.0	mA

Note 12: "Absolute Maximum Ratings indicate limits beyond which damage to the device may occur. Operating Ratings indicate conditions for which the device is functional, but do not guarantee specific performance limits."

Note 13: This rating applies for $\pm 15V$ supplies. The positive input voltage limit is 30V above the negative supply. The negative input voltage limit is equal to the negative supply voltage or 30V below the positive supply, whichever is less.

Note 14: The maximum junction temperature of the LM311 is 110°C. For operating at elevated temperature, devices in the H08 package must be derated based on a thermal resistance of 165°C/W, junction to ambient, or 20°C/W, junction to case. The thermal resistance of the dual-in-line package is 100°C/W, junction to ambient.

Note 15: These specifications apply for $V_S = \pm 15V$ and Pin 1 at ground, and $0^\circ C < T_A < +70^\circ C$ unless otherwise specified. The offset voltage, offset current and bias current specifications apply for any supply voltage from a single 5V supply up to $\pm 15V$ supplies.

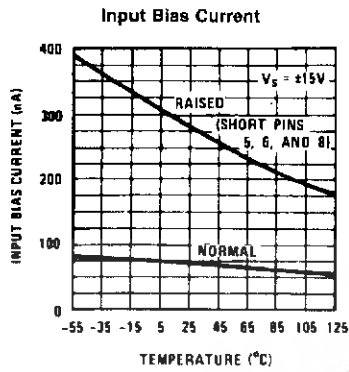
Note 16: The offset voltages and offset currents given are the maximum values required to drive the output within a volt of either supply with 1 mA load. Thus, these parameters define an error band and take into account the worst-case effects of voltage gain and R_S .

Note 17: The response time specified (see definitions) is for a 100 mV input step with 5 mV overdrive.

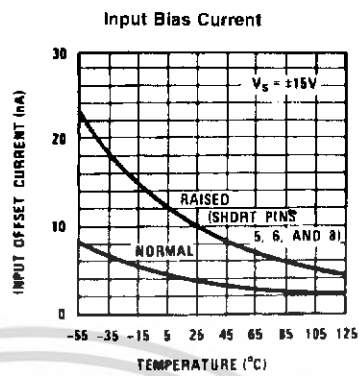
Note 18: This specification gives the range of current which must be drawn from the strobe pin to ensure the output is properly disabled. Do not short the strobe pin to ground; it should be current driven at 3 to 5 mA.

Note 19: Human body model, 1.5 k Ω in series with 100 pF.

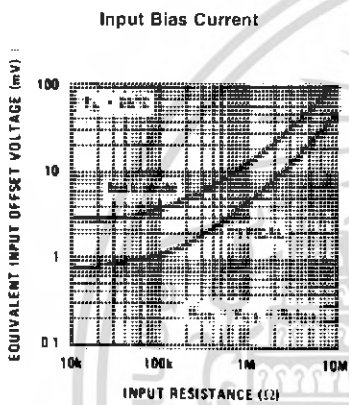
6.0 LM111/LM211 Typical Performance Characteristics



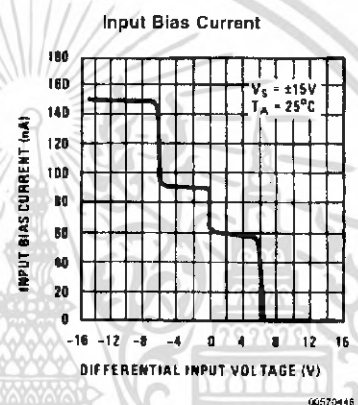
00570443



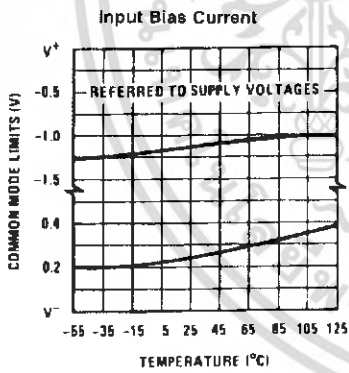
00570444



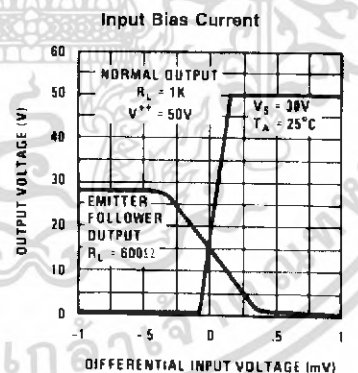
00570445



00570446



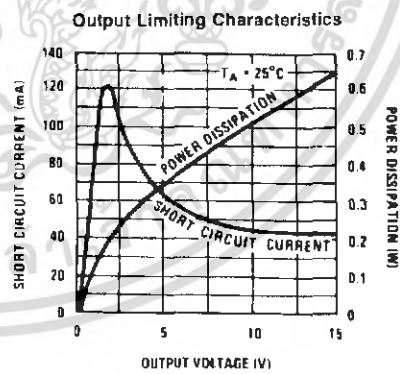
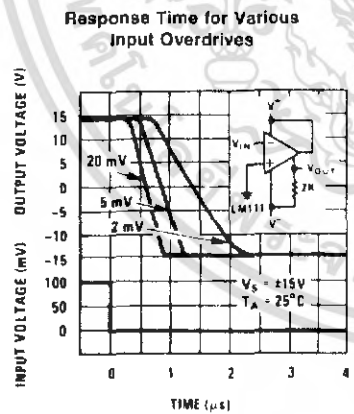
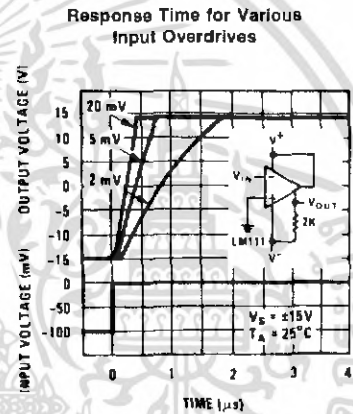
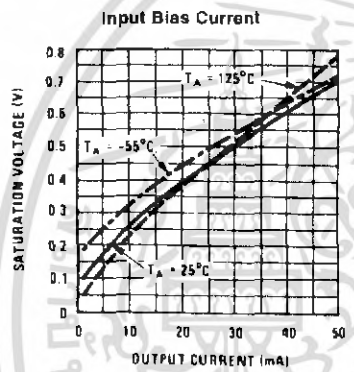
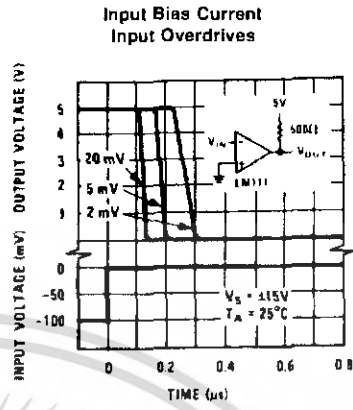
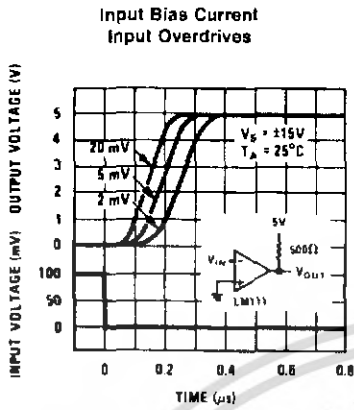
00570447



00570448

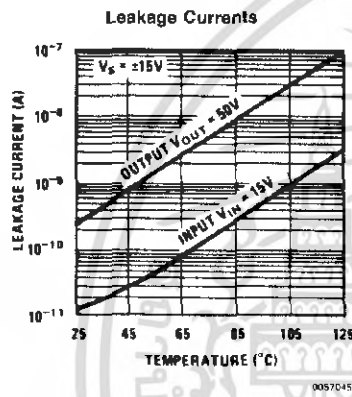
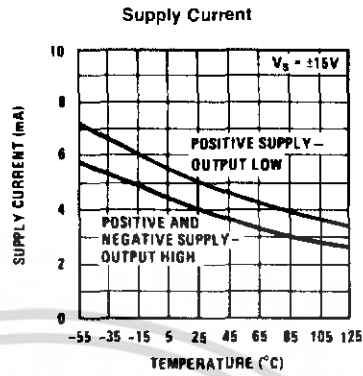
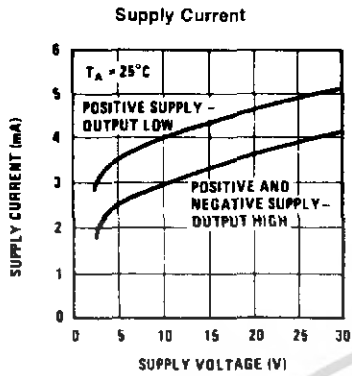
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6.0 LM111/LM211 Typical Performance Characteristics (Continued)

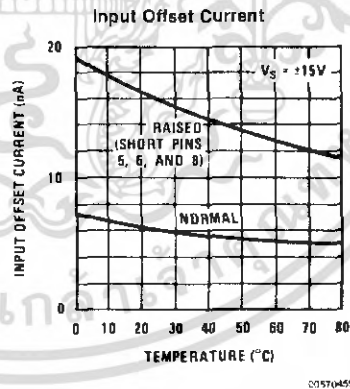
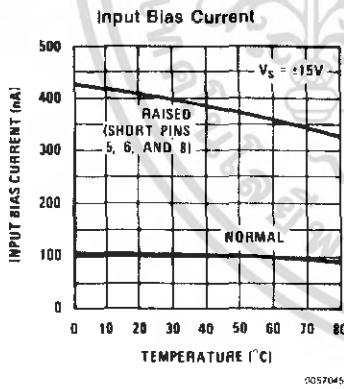


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6.0 LM111/LM211 Typical Performance Characteristics (Continued)

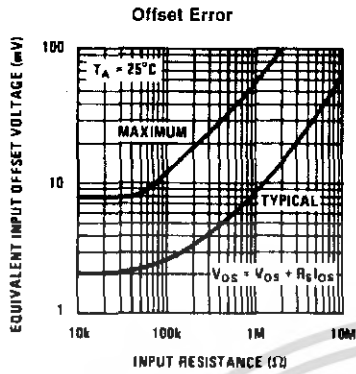


7.0 LM311 Typical Performance Characteristics

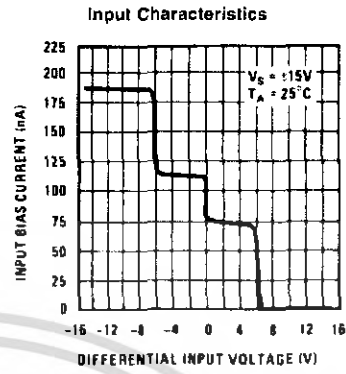


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

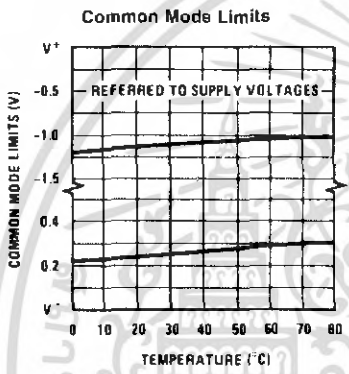
7.0 LM311 Typical Performance Characteristics (Continued)



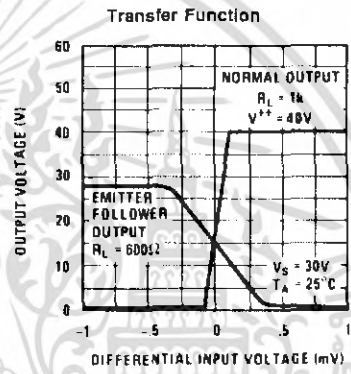
00570460



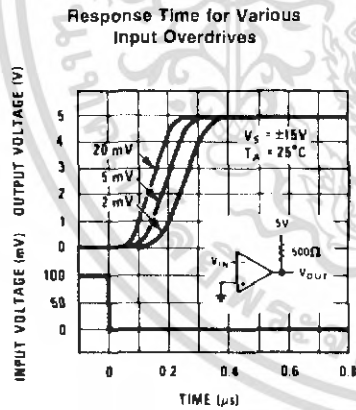
00570461



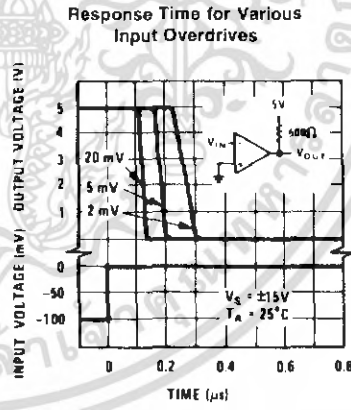
00570462



00570463



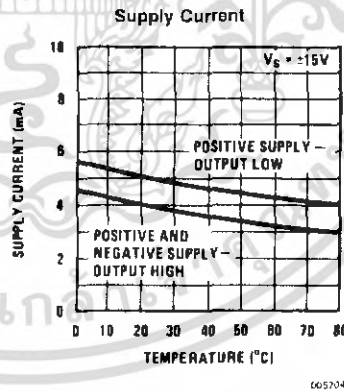
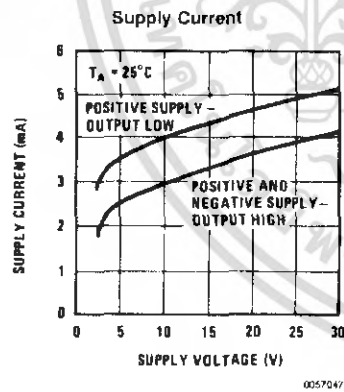
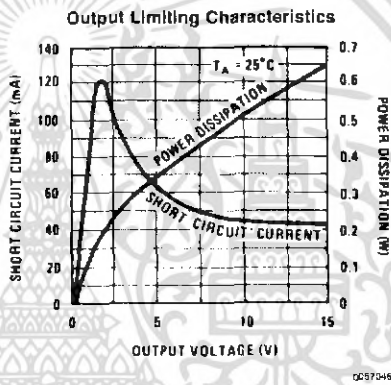
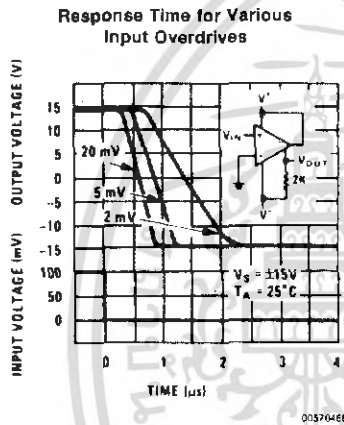
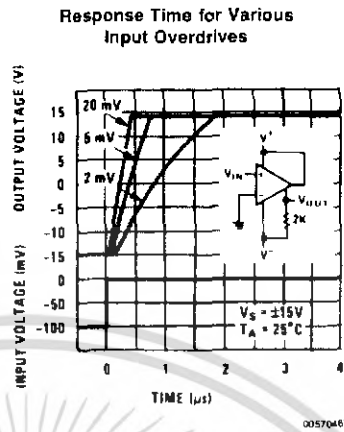
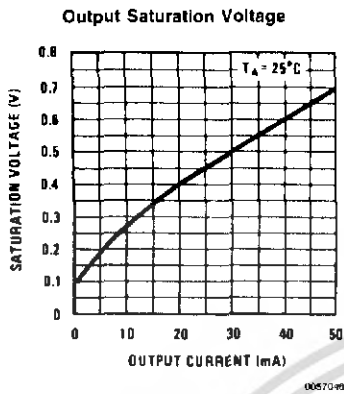
00570464



00570465

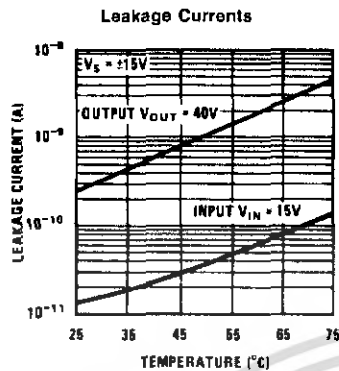
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

7.0 LM311 Typical Performance Characteristics (Continued)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

7.0 LM311 Typical Performance Characteristics (Continued)



8.0 Application Hints

8.1 CIRCUIT TECHNIQUES FOR AVOIDING OSCILLATIONS IN COMPARATOR APPLICATIONS

When a high-speed comparator such as the LM111 is used with fast input signals and low source impedances, the output response will normally be fast and stable, assuming that the power supplies have been bypassed (with 0.1 μ F disc capacitors), and that the output signal is routed well away from the inputs (pins 2 and 3) and also away from pins 5 and 6.

However, when the input signal is a voltage ramp or a slow sine wave, or if the signal source impedance is high (1 k Ω to 100 k Ω), the comparator may burst into oscillation near the crossing-point. This is due to the high gain and wide bandwidth of comparators like the LM111. To avoid oscillation or instability in such a usage, several precautions are recommended, as shown in Figure 1 below.

1. The trim pins (pins 5 and 6) act as unwanted auxiliary inputs. If these pins are not connected to a trim-pot, they should be shorted together. If they are connected to a trim-pot, a 0.01 μ F capacitor C1 between pins 5 and 6 will minimize the susceptibility to AC coupling. A smaller capacitor is used if pin 5 is used for positive feedback as in Figure 1.
2. Certain sources will produce a cleaner comparator output waveform if a 100 pF to 1000 pF capacitor C2 is connected directly across the input pins.
3. When the signal source is applied through a resistive network, R_S , it is usually advantageous to choose an R_S of substantially the same value, both for DC and for dynamic (AC) considerations. Carbon, tin-oxide, and metal-film resistors have all been used successfully in comparator input circuitry. Inductive wirewound resistors are not suitable.
4. When comparator circuits use input resistors (eg. summing resistors), their value and placement are particularly important. In all cases the body of the resistor should be close to the device or socket. In other words there should be very little lead length or printed-circuit foil run between comparator and resistor to radiate or pick up signals. The same applies to capacitors, pots, etc. For example, if $R_S=10$ k Ω , as little as 5 inches of

lead between the resistors and the input pins can result in oscillations that are very hard to damp. Twisting these input leads tightly is the only (second best) alternative to placing resistors close to the comparator.

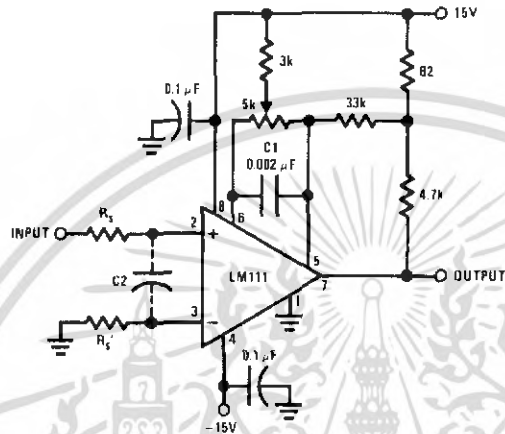
5. Since feedback to almost any pin of a comparator can result in oscillation, the printed-circuit layout should be engineered thoughtfully. Preferably there should be a groundplane under the LM111 circuitry, for example, one side of a double-layer circuit card. Ground foil (or positive supply or negative supply foil) should extend between the output and the inputs, to act as a guard. The foil connections for the inputs should be as small and compact as possible, and should be essentially surrounded by ground foil on all sides, to guard against capacitive coupling from any high-level signals (such as the output). If pins 5 and 6 are not used, they should be shorted together. If they are connected to a trim-pot, the trim-pot should be located, at most, a few inches away from the LM111, and the 0.01 μ F capacitor should be installed. If this capacitor cannot be used, a shielding printed-circuit foil may be advisable between pins 6 and 7. The power supply bypass capacitors should be located within a couple inches of the LM111. (Some other comparators require the power-supply bypass to be located immediately adjacent to the comparator.)
6. It is a standard procedure to use hysteresis (positive feedback) around a comparator, to prevent oscillation, and to avoid excessive noise on the output because the comparator is a good amplifier for its own noise. In the circuit of Figure 2, the feedback from the output to the positive input will cause about 3 mV of hysteresis. However, if R_S is larger than 100 Ω , such as 50 k Ω , it would not be reasonable to simply increase the value of the positive feedback resistor above 510 k Ω . The circuit of Figure 3 could be used, but it is rather awkward. See the notes in paragraph 7 below.

8.0 Application Hints (Continued)

7. When both inputs of the LM111 are connected to active signals, or if a high-impedance signal is driving the positive input of the LM111 so that positive feedback would be disruptive, the circuit of *Figure 1* is ideal. The positive feedback is to pin 5 (one of the offset adjustment pins). It is sufficient to cause 1 to 2 mV hysteresis and sharp transitions with input triangle waves from a few Hz to hundreds of kHz. The positive-feedback signal across the 82Ω resistor swings 240 mV below the posi-

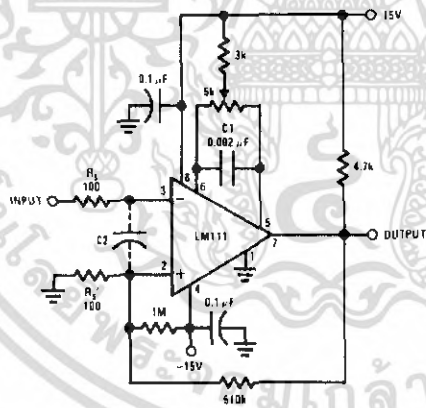
tive supply. This signal is centered around the nominal voltage at pin 5, so this feedback does not add to the V_{OS} of the comparator. As much as 8 mV of V_{OS} can be trimmed out, using the 5 kΩ pot and 3 kΩ resistor as shown.

8. These application notes apply specifically to the LM111, LM211, LM311, and LF111 families of comparators, and are applicable to all high-speed comparators in general, (with the exception that not all comparators have trim pins).



Pin connections shown are for LM111H in the H08 hermetic package

FIGURE 1. Improved Positive Feedback

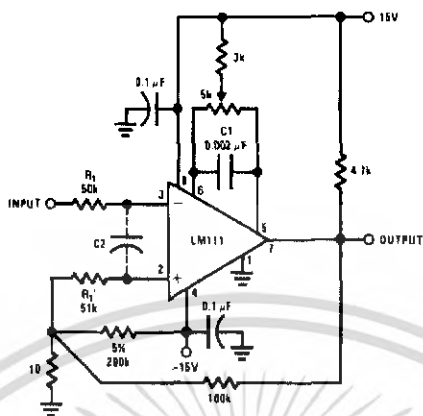


Pin connections shown are for LM111H in the H08 hermetic package

FIGURE 2. Conventional Positive Feedback

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

8.0 Application Hints (Continued)

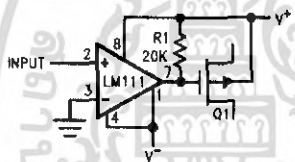


00570431

FIGURE 3. Positive Feedback with High Source Resistance

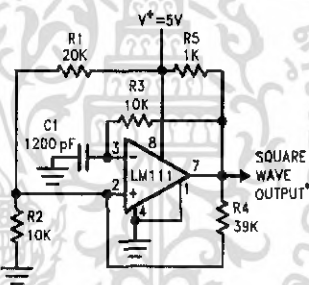
9.0 Typical Applications (Pin numbers refer to H08 package)

Zero Crossing Detector Driving MOS Switch



00570413

100 kHz Free Running Multivibrator



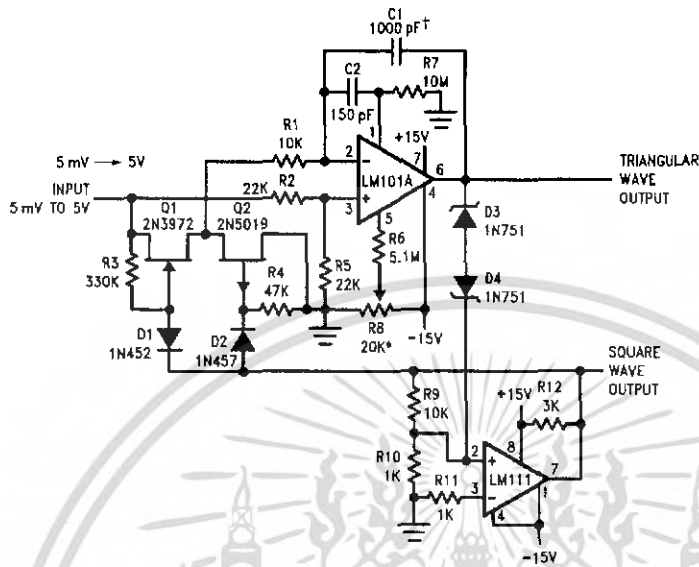
00570414

*TTL or DTL In/out of two

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

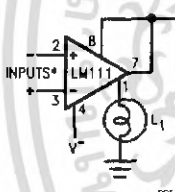
9.0 Typical Applications (Pin numbers refer to H08 package) (Continued)

10 Hz to 10 kHz Voltage Controlled Oscillator



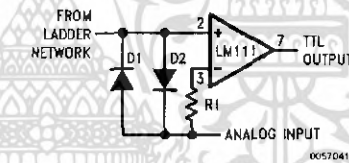
*Adjust for symmetrical square wave time when $V_{IN} = 5 \text{ mV}$
 †Minimum capacitance 20 pF Maximum frequency 50 kHz

Driving Ground-Referred Load

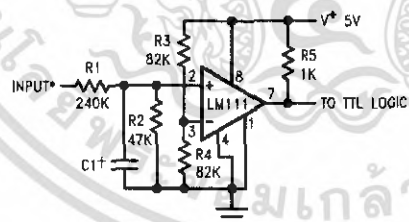


*Input polarity is reversed when using pin 1 as output.

Using Clamp Diodes to Improve Response



TTL Interface with High Level Logic

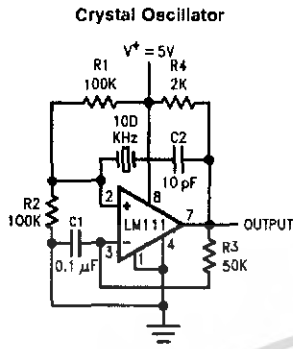


*Values shown are for a 0 to 30V logic swing and a 15V threshold.
 †May be added to control speed and reduce susceptibility to noise spikes.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

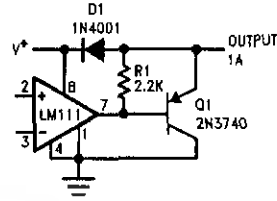
LM111/LM211/LM311

9.0 Typical Applications (Pin numbers refer to H08 package) (Continued)



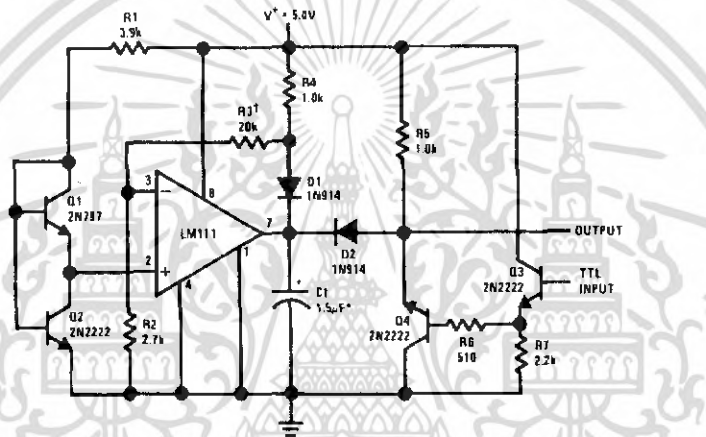
00570419

Comparator and Solenoid Driver



00570420

Precision Squarer



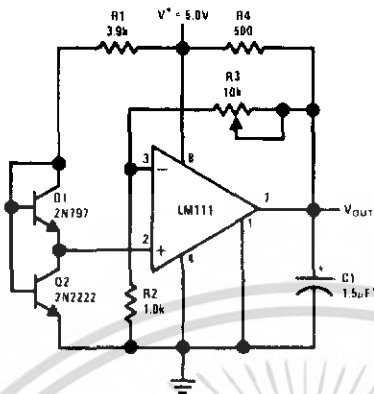
00570421

*Solid tantalum
†Adjust to set clamp level

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

9.0 Typical Applications (Pin numbers refer to H08 package) (Continued)

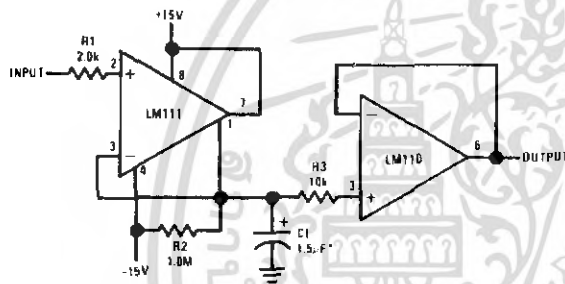
Low Voltage Adjustable Reference Supply



00570422

*Solid tantalum

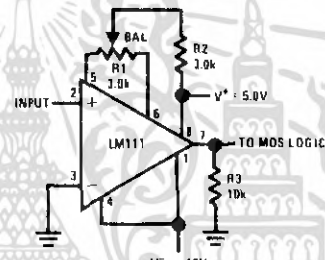
Positive Peak Detector



00570423

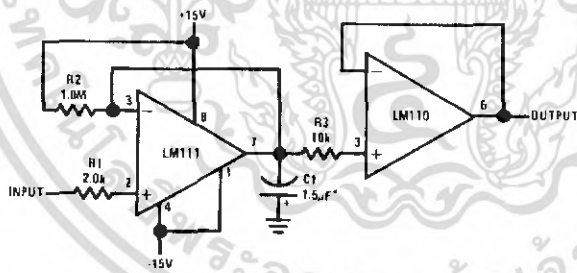
*Solid tantalum

Zero Crossing Detector Driving MOS Logic



00570424

Negative Peak Detector



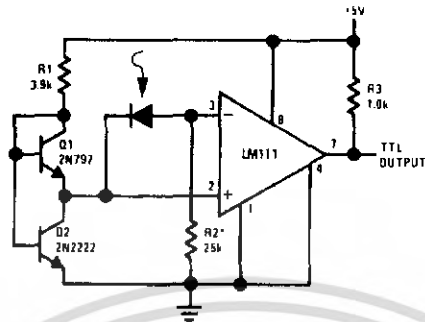
00570425

*Solid tantalum

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

9.0 Typical Applications (Pin numbers refer to H08 package) (Continued)

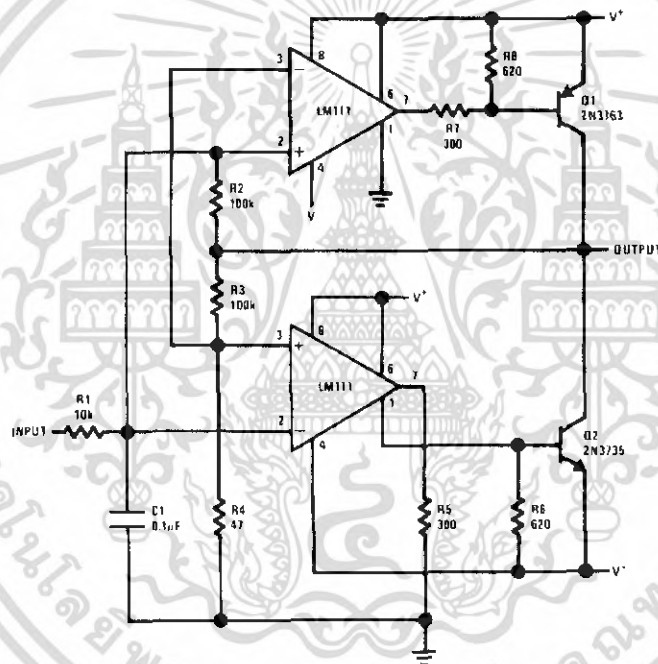
Precision Photodiode Comparator



00570425

*R2 sets the comparison level. At comparison, the photodiode has less than 5 mV across it, decreasing leakages by an order of magnitude.

Switching Power Amplifier

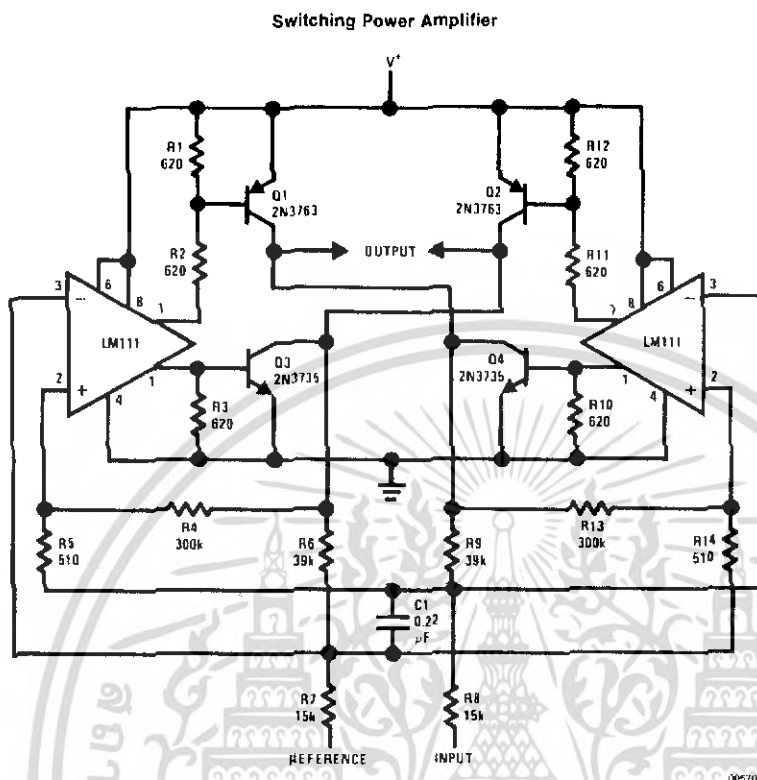


00570427

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

9.0 Typical Applications (Pin numbers refer to H08 package) (Continued)

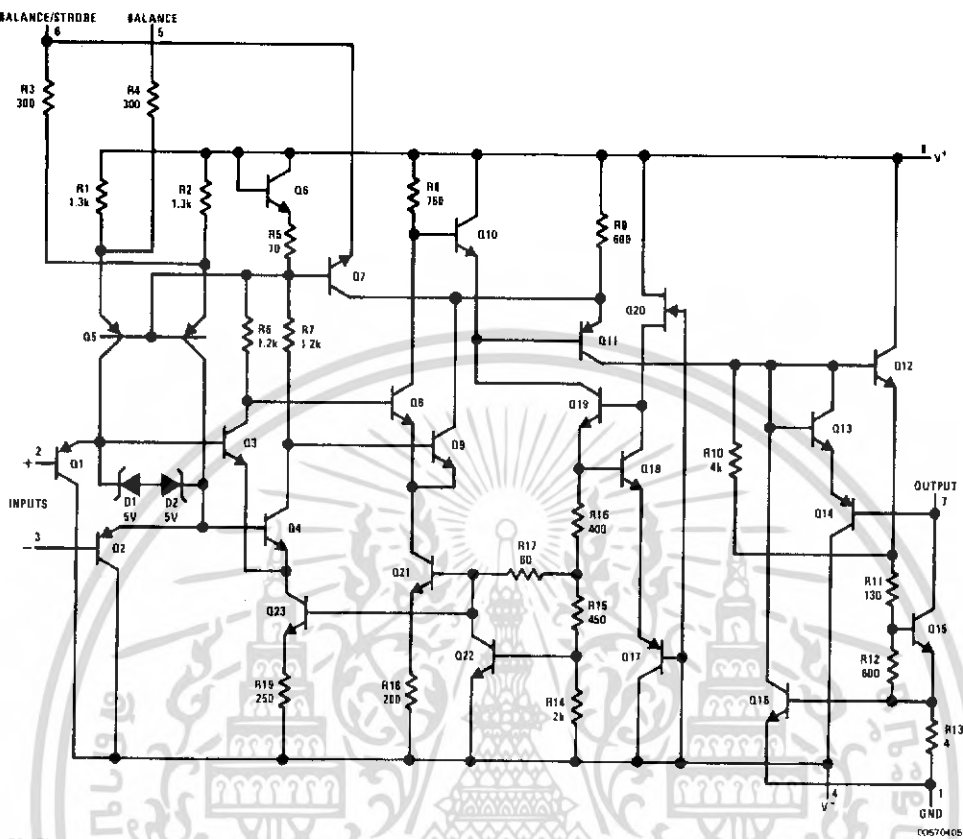
LM111/LM211/LM311



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LM111/LM211/LM311

10.0 Schematic Diagram (Note 20)



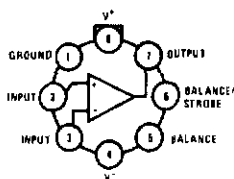
Note 20: Pin connections shown on schematic diagram are for H06 package.

cos70405

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

11.0 Connection Diagrams

Metal Can Package

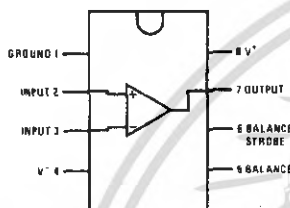


00570405

Note: Pin 4 connected to case

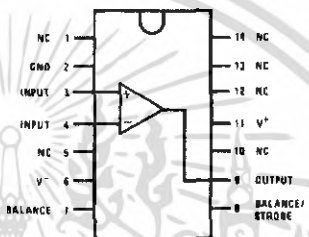
Top View
Order Number LM111H, LM111H/883(Note 21), LM211H or LM311H
See NS Package Number H08C

Dual-In-Line Package



00570404

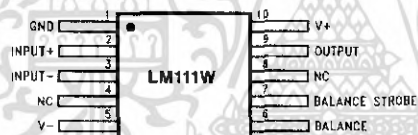
Dual-In-Line Package



00570435

Top View
Order Number LM111J-8, LM111J-8/883(Note 21),
LM311M, LM311MX or LM311N
See NS Package Number J08A, M08A or N08E

Top View
Order Number LM111J/883(Note 21)
See NS Package Number J14A or N14A



00570410

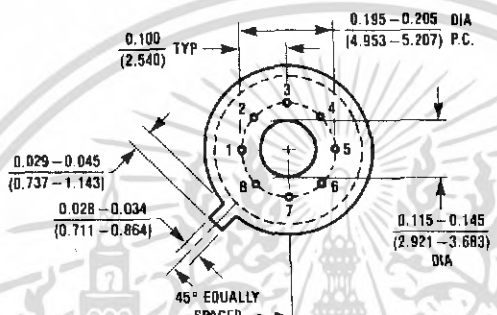
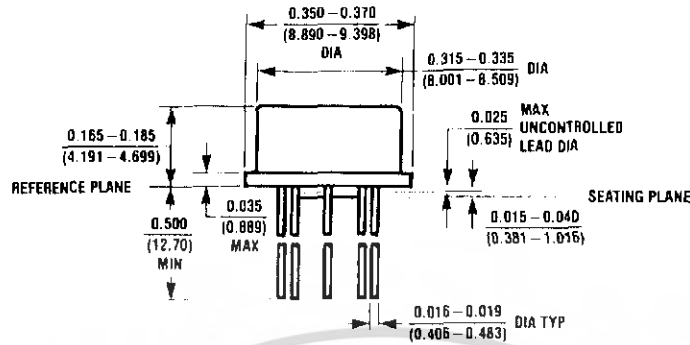
Order Number LM111W/883(Note 21), LM111WG/883
See NS Package Number W10A, WG10A

Note 21: Also available per JM38510/10304

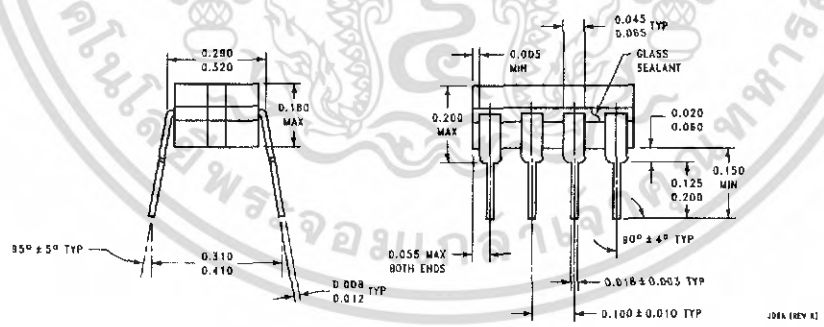
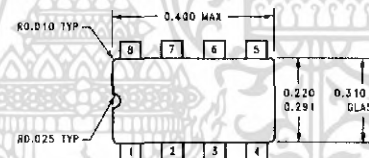
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LM111/LM211/LM311

12.0 Physical Dimensions inches (millimeters) unless otherwise noted



Metal Can Package (H)
Order Number LM111H, LM111H/883, LM211H or LM311H
NS Package Number H08C

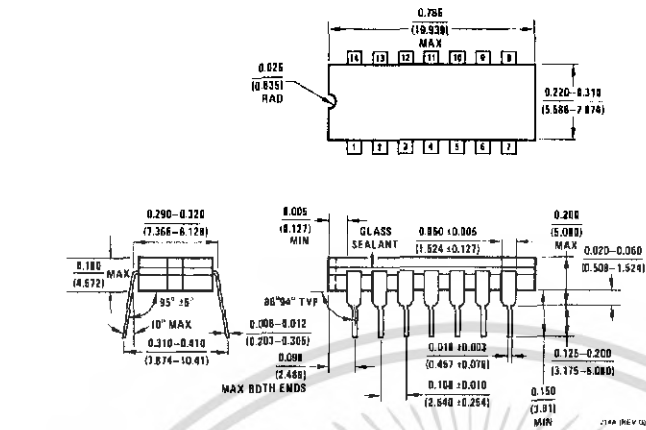


Cavity Dual-In-Line Package (J)
Order Number LM111J-B, LM111J-B/883
NS Package Number J08A

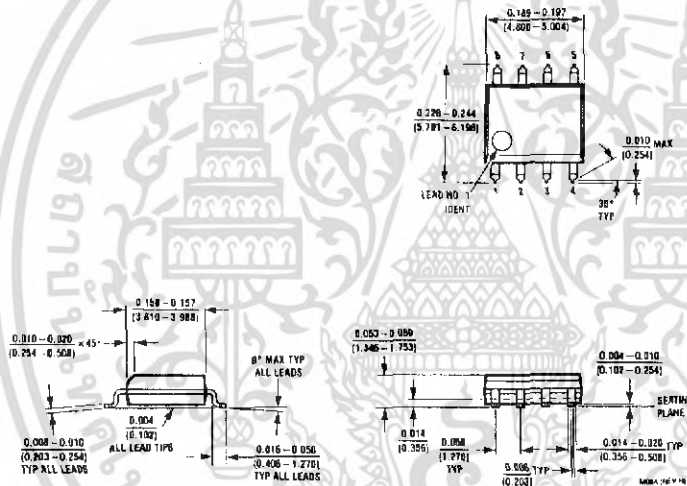
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LM111/LM211/LM311

12.0 Physical Dimensions inches (millimeters) unless otherwise noted (Continued)



Dual-In-Line Package (J)
Order Number LM111J/883
NS Package Number J14A

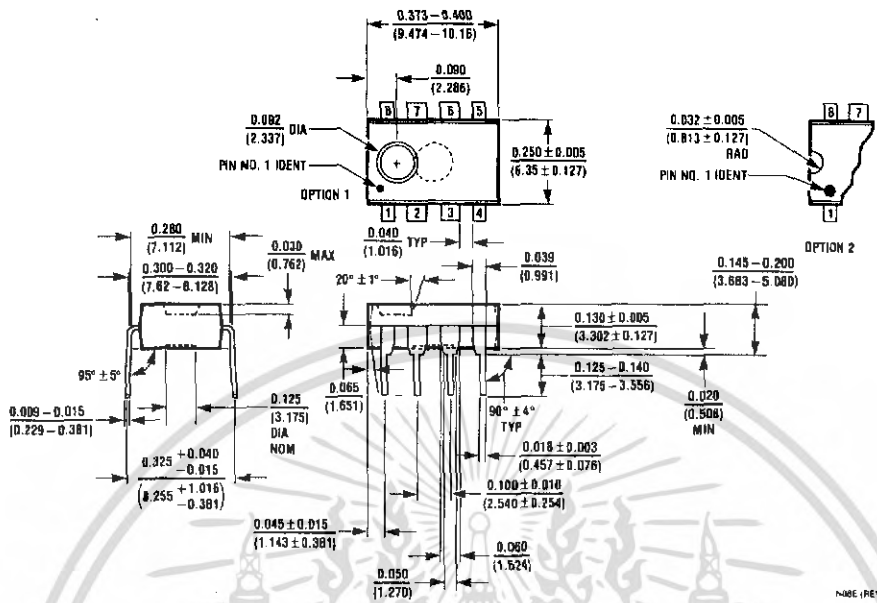


Dual-In-Line Package (M)
Order Number LM311M, LM311MX
NS Package Number M08A

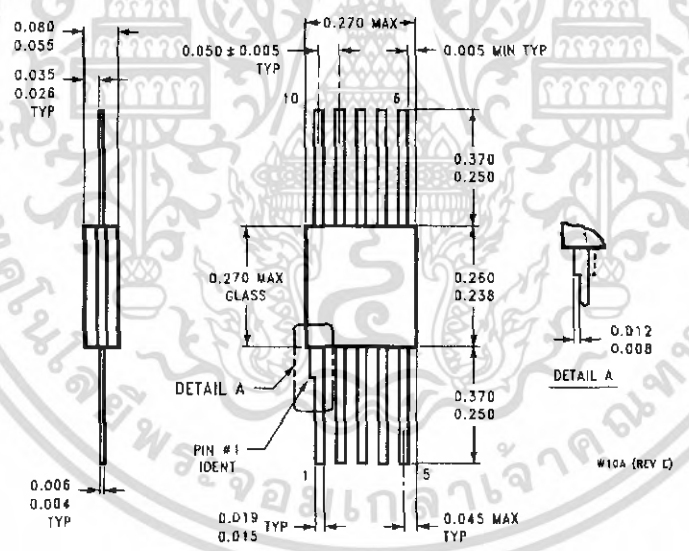
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LM111/LM211/LM311

12.0 Physical Dimensions inches (millimeters) unless otherwise noted (Continued)



Dual-In-Line Package (N)
Order Number LM311N
NS Package Number N08E



Order Number LM111W/883, LM111WG/883
NS Package Number W10A, WG10A

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้