สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

การแปลงอินทีเจอร์โคซายน์

Integer Cosine Transform

โดย

นางสาววิไลลักษณ์ ตันติอภิรักษ์

นายอติบุตร เพ็ชรวิศิษฐ์

เลขหมู่.....
เลขทะเบียน 62552
วัน,เดือน,ปี 19 ส.ค. 2549

.b 11626100
.i.....

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิชาวิศวกรรมโทรคมนาคม

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2548

ผ่านการตรวจชิ้นงานแล้ว

(ลงชื่อ).....ผู้ตรวจ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ผ่านการตรวจรูปเล่มแล้ว

(ลงชื่อ).....ผู้ตรวจ

การแปลงอินทีเจอร์โคซายน์

Integer Cosine Transform

โดย

นางสาววิไลลักษณ์ ตันติอภิรักษ์ 45010718

นายอติบุตร เพ็ชรวิศิษฐ์ 45010902

อาจารย์ที่ปรึกษา

ผศ. อัครพล ตรีรัตน์

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิชาวิศวกรรมโทรคมนาคม

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2548

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญานิพนธ์ปีการศึกษา 2548

ภาควิชาวิศวกรรมโทรคมนาคม

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง **การแปลงอินทีเจอร์โคซายน์**

INTEGER COSINE TRANSFORM

ผู้จัดทำ

1. นางสาววิไลลักษณ์ ตันติอภิรักษ์ 45010718

2. นายอดิบุตร เพ็ชรวิศิษฐ์ 45010902

อาจารย์ที่ปรึกษา

(ผศ. อัครพล ตรีรัตน์)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การแปลงอินทีเจอร์โคซายน์

INTEGER COSINE TRANSFORM

โดย นางสาววิไลลักษณ์ ตันติอภิรักษ์ 45010718
นายอติบุตร เพ็ชรวิศิษฐ์ 45010902

อาจารย์ที่ปรึกษา ผศ. อัครพล ตรีรัตน์

บทคัดย่อ

ปริญญานิพนธ์นี้เป็นการศึกษาทฤษฎีและเรียนรู้หลักการของการแปลงแบบอินทีเจอร์โคซายน์ โดยทำการจำลองกระบวนการทำงานโดยใช้โปรแกรมแมทแลบ และนำผลที่ได้มาทำการศึกษาถึงความเป็นไปได้ในการสร้างเป็นฮาร์ดแวร์

Abstract

This project studies the principle of Integer Cosine Transform. We will use program MATLAB to analysis and investigate algorithm of Integer Cosine Transform. Moreover, the result from program MATLAB will also be used to obtain the possibility of how to implement proposed algorithm via hardware environment.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

รายงานฉบับนี้สำเร็จลุล่วงได้ด้วยดีโดยได้รับความช่วยเหลือ และชี้แนะจากหลายท่าน ผู้จัดทำขอขอบพระคุณอาจารย์ที่ปรึกษา ผู้ช่วยศาสตราจารย์ อัครพล ตรีรัตน์ ที่ให้คำปรึกษาและความช่วยเหลือด้านข้อมูล และอุปกรณ์ในการทำปริญญานิพนธ์ และขอขอบคุณนายกฤติกานต์ ยมภักดีที่ให้คำปรึกษาและช่วยเหลือด้านข้อมูลมาโดยตลอด ผู้เขียนพึงระลึกอยู่เสมอว่าปริญญานิพนธ์ฉบับนี้จะไม่สามารถสำเร็จลงได้เลย หากขาดความช่วยเหลือจากทุกท่านจึงขอขอบพระคุณมาอย่างสูง

นางสาววิไลลักษณ์ ตันติอภิรักษ์

นายอติบุตร เพ็ชรวิศิษฐ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

	หน้า
บทที่ 1 บทนำ	1
1.1 ความเป็นมาของหัวข้อปริญญานิพนธ์	1
1.2 วัตถุประสงค์ของปริญญานิพนธ์	2
1.3 ขอบเขตของปริญญานิพนธ์	2
1.4 เนื้อหาของปริญญานิพนธ์	2
บทที่ 2 ทฤษฎีและหลักการ	3
2.1 การเข้ารหัสโดยการทรานสฟอร์ม	3
2.1.1 หลักการพื้นฐานของการทรานสฟอร์ม	3
2.1.2 สมการของการทรานสฟอร์ม	4
2.1.3 การแปลงแบบอินทีเจอร์โคซายน์	6
2.1.4 กระบวนการในการเข้ารหัสรูปภาพของอินทีเจอร์โคซายน์ทรานสฟอร์ม	6
2.2 ส่วนของการแปลงอินทีเจอร์โคซายน์ 2 มิติ	11
2.3 ส่วนของการทรานสโพส	13
2.4 หลักการเบื้องต้นของโครงสร้างเลขคณิตกระจาย	15
2.4.1 ระบบตัวเลข	15
2.4.2 ทฤษฎีเลขคณิตกระจาย	18
2.5 ภาษาวีเอชดีแอล	24
2.5.1 ประวัติความเป็นมาของภาษาวีเอชดีแอล	24
2.5.2 การออกแบบระบบดิจิตอล	24
2.5.3 การออกแบบจากบนลงล่าง	24
2.6 เอฟพีจีเอ	25
2.6.1 การออกแบบวงจรเชิงเลขด้วยชิพอุปกรณ์เอฟพีจีเอ	28
2.6.2 ปัจจัยที่ทำให้การออกแบบชิพอุปกรณ์เอฟพีจีเอ ทำได้ง่ายและสะดวกรวดเร็ว	29
บทที่ 3 การคำนวณและการสร้าง	30
3.1 การประมวลผลด้วยโปรแกรมแมทแลบ	30
3.1.1 ส่วนของการทรานสฟอร์ม	30
3.1.1.1 การแบ่งข้อมูลออกเป็นบล็อก การปรับระดับ และ การทรานสฟอร์ม	30
3.1.1.1.1 การแบ่งข้อมูลออกเป็นบล็อก	30
3.1.1.1.2 การปรับระดับ	31
3.1.1.1.3 การทรานสฟอร์ม	31
3.1.1.2 การควอนไทซ์เซชั่น	32

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.1.2 ส่วนของการสร้างกลับคืน 34
3.1.2.1 การอินเวอร์สทรานสฟอร์ม 35
3.2 การประมวลผลด้วยโปรแกรม Xilinx-Project Navigator โดยใช้ภาษาวีเอชดีแอล 36
3.2.1 ส่วนของวงจรหารความถี่ระบบ 38
3.2.2 การแปลงบิทข้อมูลส่งออกพอร์ตอนุกรมไปยังบอร์ด FPGA ด้วยโปรแกรม MATLAB 38
3.2.3 การรับข้อมูลจากพอร์ตอนุกรม 38
3.2.4 การออกแบบส่วนของวงจรคงค่าสัญญาณ ส่วนที่ 1 (Latch) 39
3.2.5 การออกแบบส่วนการแปลงอินทีเจอร์โคซายน์แบบ1มิติ (1D-ICT) ส่วนที่ 1 39
3.2.5.1 การคำนวณหาสมการและสัมประสิทธิ์ที่ใช้ในการสร้าง 40
3.2.6 โครงสร้างของการแปลงอินทีเจอร์โคซายน์ 42
3.2.6.1 ส่วนของวงจรบวกและลบ 42
3.2.6.2 ส่วนของวงจรคูณกับค่าสัมประสิทธิ์ในการแปลงอินทีเจอร์โคซายน์ 43
3.2.6.3 โครงสร้างโดยรวมของการแปลงอินทีเจอร์โคซายน์ 43
3.3 ส่วนการคำนวณและการสร้างของวงจรทรานสโพส 46
3.3.1 ส่วนของการคำนวณและการสร้างของวงจรมัลติเพล็กซ์ (Multiplex) ในวงจรทรานสโพส 46
3.3.2 ส่วนการคำนวณและการสร้างของวงจรทรานสโพสโดยใช้แรม 47
3.3.3 ส่วนของวงจรแรมที่ใช้สร้างจริงบนบอร์ด FPGA 48
3.4 การออกแบบส่วนของวงจรคงค่าสัญญาณ ส่วนที่ 2 (Latch) 49
3.5 การออกแบบส่วนการแปลงอินทีเจอร์โคซายน์แบบ1มิติ (1D-ICT) ส่วนที่ 2 49
3.6 ส่วนของการคำนวณและการสร้างของวงจรมัลติเพล็กซ์ (Multiplex) หลังการแปลงอินทีเจอร์โคซายน์ แบบ 1 มิติ ส่วนที่ 2 50
3.7 ส่วนของการแปลงข้อมูลส่งออกพอร์ตอนุกรมจากบอร์ด FPGA ไปยังคอมพิวเตอร์ 50
3.8 ส่วนของการรับบิทข้อมูลจากบอร์ด FPGA ด้วยโปรแกรม MATLAB ผ่านทางพอร์ตอนุกรม 51
3.9 ส่วนของการแปลงอินทีเจอร์โคซายน์กลับแบบ 2 มิติ ด้วยโปรแกรม MATLAB 51
3.10 ส่วนการแสดงโฟว์ลชาร์ทของการสร้างอุปกรณ์การแปลงอินทีเจอร์โคซายน์ 2 มิติ 53
บทที่ 4 การทดลองและผลการทดลอง 54
4.1 การประมวลผลด้วยโปรแกรมแมทแลบ 54
4.1.1 กระบวนการของการทรานสฟอร์ม 54
4.1.2 กระบวนการของการอินเวอร์สทรานสฟอร์ม 54
4.1.3 ผลการทดลองเมื่อใช้รูป fruit.gif 54
4.1.4 ผลการทดลองเมื่อใช้รูป baboon.gif 58

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.1.5 ผลการทดลองเมื่อใช้รูป lena512.jpeg 61
4.1.6 ผลการทดลองเมื่อใช้รูป jet.jpeg 64
4.1.7 ผลการทดลองเมื่อใช้รูป cell1.jpeg 67
4.1.8 ผลการเปรียบเทียบค่าสัญญาณสูงสุดต่อสัญญาณรบกวน
ระหว่างการแปลงแบบ ICT กับ DCT 70
4.2 ส่วนของการรับข้อมูลจากคอมพิวเตอร์ผ่านทางพอร์ตอนุกรม 71
4.2.1 ส่วนของวงจร Digital Clock Managers (DCMs) 71
4.2.2 ส่วนของวงจรหารความถี่ 72
4.2.2.1 ส่วนของวงจรหารความถี่บอดเรต 72
4.2.2.2 ส่วนของวงจรหารความถี่ของระบบ 73
4.2.3 ส่วนของการรับบิทข้อมูลจากพอร์ตอนุกรม (SERIAL_RX) 73
4.2.4 ส่วนของวงจรวันพัลส์ (Onepulse) 74
4.2.5 ส่วนของวงจรควบคุมการรับบิทข้อมูลจากพอร์ตอนุกรม (CON_RX) 74
4.3 ส่วนของวงจรคงค่าสัญญาณชั่วคราวและการแปลงอินทีเจอร์โคซายน์
แบบ 1 มิติส่วนที่ 1 75
4.3.1 ส่วนของวงจรคงค่าสัญญาณชั่วคราว 8 บิท (Latch) 75
4.3.2 ส่วนของวงจรการแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ 76
4.3.2.1 ส่วนของวงจรบวกและลบขนาด 8 บิท 79
4.3.2.2 ส่วนของวงจรบวกและลบขนาด 9 บิท 79
4.3.2.3 ส่วนของวงจรบวกขนาด 9 บิท 80
4.3.2.4 ส่วนของวงจรลบขนาด 9 บิท 80
4.3.2.5 ส่วนของวงจรแอนด์(AND) สัญญาณ 4 อินพุท 81
4.3.2.6 ส่วนของวงจรแอนด์(AND) สัญญาณ 2 อินพุท 81
4.3.2.7 ส่วนของวงจร DA_1 82
4.3.2.8 ส่วนของวงจร DA_2 82
4.3.2.9 ส่วนของวงจร DA_3 83
4.3.2.10 ส่วนของวงจร DA_4 84
4.3.2.11 ส่วนของวงจร DA_5 84
4.3.2.12 ส่วนของวงจร DA_6 85
4.3.2.13 ส่วนของวงจรเลื่อนบิท 9 บิท 86
4.3.2.14 ส่วนของวงจรเลื่อนบิท 10 บิท 87
4.3.2.15 ส่วนของวงจรเก็บค่าสัมประสิทธิ์การแปลงอินทีเจอร์โคซายน์
ของ romxy_1 87

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.3.2.16 ส่วนของวงจรเก็บค่าสัมประสิทธิ์การแปลงอินทีเจอร์โคซายน์ของ romxy_2 88
4.3.2.17 ส่วนของวงจรเก็บค่าสัมประสิทธิ์การแปลงอินทีเจอร์โคซายน์ของ romxy_3 89
4.3.2.18 ส่วนของวงจรเก็บค่าสัมประสิทธิ์การแปลงอินทีเจอร์โคซายน์ของ romxy_4 89
4.3.2.19 ส่วนของวงจรเก็บค่าสัมประสิทธิ์การแปลงอินทีเจอร์โคซายน์ของ romxy_5 90
4.3.2.20 ส่วนของวงจรเก็บค่าสัมประสิทธิ์การแปลงอินทีเจอร์โคซายน์ของ romxy_6 91
4.3.2.21 ส่วนของวงจรบวกสะสม 9 บิท 91
4.3.2.22 ส่วนของวงจรบวกสะสม10 บิท 92
4.3.2.23 ส่วนของวงจรควบคุมภายในวงจรDA_1 - DA_4 93
4.3.2.24 ส่วนของวงจรควบคุมภายในวงจรDA_5 - DA_6 93
4.3.2.25 ส่วนของวงจรรีจีสเตอร์ขนาด 10 บิท (Register) 94
4.3.2.26 ส่วนของวงจรควบคุมการแปลงอินทีเจอร์โคซายน์ ส่วนที่ 1 95
4.4 ส่วนของวงจรทรานสโพส (Transpose) 95
4.4.1 ส่วนของวงจรมัลติเพล็กซ์ 97
4.4.2 ส่วนของวงจรเก็บค่าข้อมูลและเรียกค่าข้อมูล (RAM) 98
4.4.3 ส่วนของการลดจำนวนบิทข้อมูล 99
4.5 ส่วนของวงจรคงค่าสัญญาณชั่วคราวและการแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ ส่วนที่ 2 หลังทำการทรานสโพส 99
4.5.1 ส่วนของวงจรคงค่าสัญญาณชั่วคราว 10 บิท (Latch) 99
4.5.2 ส่วนของวงจรการแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ ส่วนที่ 2 100
4.5.2.1 ส่วนของวงจรบวกและลบขนาด 10 บิท 103
4.5.2.2 ส่วนของวงจรบวกและลบขนาด 11 บิท 103
4.5.2.3 ส่วนของวงจรบวกขนาด 11 บิท 104
4.5.2.4 ส่วนของวงจรลบขนาด 11 บิท 105
4.5.2.5 ส่วนของวงจร DA_1_1 105
4.5.2.6 ส่วนของวงจร DA_2_1 106
4.5.2.7 ส่วนของวงจร DA_3_1 106
4.5.2.8 ส่วนของวงจร DA_4_1 107
4.5.2.9 ส่วนของวงจร DA_5_1 108
4.5.2.10 ส่วนของวงจร DA_6_1 108

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.5.2.11 ส่วนของวงจรเลื่อนบิท 11 บิท 109
4.5.2.12 ส่วนของวงจรเลื่อนบิท 12 บิท 110
4.5.2.13 ส่วนของวงจรเก็บค่าสัมประสิทธิ์การแปลงอินทีเจอร์โคซายน์ ของ romxy_1_1 110
4.5.2.14 ส่วนของวงจรเก็บค่าสัมประสิทธิ์การแปลงอินทีเจอร์โคซายน์ ของ romxy_2_1 111
4.5.2.15 ส่วนของวงจรเก็บค่าสัมประสิทธิ์การแปลงอินทีเจอร์โคซายน์ ของ romxy_3_1 112
4.5.2.16 ส่วนของวงจรเก็บค่าสัมประสิทธิ์การแปลงอินทีเจอร์โคซายน์ ของ romxy_4_1 112
4.5.2.17 ส่วนของวงจรเก็บค่าสัมประสิทธิ์การแปลงอินทีเจอร์โคซายน์ ของ romxy_5_1 113
4.5.2.18 ส่วนของวงจรเก็บค่าสัมประสิทธิ์การแปลงอินทีเจอร์โคซายน์ ของ romxy_6_1 114
4.5.2.19 ส่วนของวงจรบวกสะสม 11 บิท 114
4.5.2.20 ส่วนของวงจรบวกสะสม 12 บิท 115
4.5.2.21 ส่วนของวงจรควบคุมภายในวงจรDA_1_1 - DA_4_1 116
4.5.2.22 ส่วนของวงจรควบคุมภายในวงจรDA_5_1 - DA_6_1 116
4.5.2.23 ส่วนของวงจรรีจิสเตอร์ขนาด 12 บิท (Register) 117
4.5.2.24 ส่วนของวงจรควบคุมการแปลงอินทีเจอร์โคซายน์ ส่วนที่ 2 หลังการทรานสโพส 118
4.6 ส่วนของการส่งข้อมูลออกจากบอร์ด FPGA ผ่านทางพอร์ตอนุกรม 119
4.6.1 ส่วนของวงจรมัลติเพล็กซ์ 119
4.6.2 ส่วนของวงจรส่งบิทข้อมูลออกพอร์ตอนุกรม (SERIAL_TX) 119
4.7 ส่วนของวงจรควบคุมการทำงานของระบบ 120
4.8 ส่วนประกอบภายในและการเชื่อมต่อของวงจรทั้งหมด 122
4.9 ส่วนของการประมวลผลการทำงานจริง 124
4.9.1 ขั้นตอนการเก็บผลการทดสอบ Hard ware ด้วยชุดข้อมูลขนาด 8×8 124
4.10 ภาพอุปกรณ์ที่ใช้ในการทดสอบการแปลงอินทีเจอร์โคซายน์ 2 มิติ 127
บทที่ 5 บทวิจารณ์และบทสรุป
กิตติกรรมประกาศ
หนังสืออ้างอิง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูปภาพ

หน้า

รูปที่ 2.1 แสดงลักษณะของการแปลงอินทีเจอร์โคซายน์ของบล็อกข้อมูลขนาด 8×8 พิกเซล จากข้อมูลทั้งหมด 11

รูปที่ 2.2 แสดงบล็อกไดอะแกรมของการแปลงอินทีเจอร์โคซายน์แบบ 2 มิติ 12

รูปที่ 2.3 แสดงบล็อกไดอะแกรมการแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ ตามแนวนอน 12

รูปที่ 2.4 แสดงบล็อกไดอะแกรมการทรานสโพสบล็อกข้อมูล 12

รูปที่ 2.5 แสดงบล็อกไดอะแกรมการแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ ตามแนวตั้ง 13

รูปที่ 2.6 แสดงการทรานสโพสโดยอาศัยคุณสมบัติของรีจิสเตอร์ 14

รูปที่ 2.7 แสดงการจัดรูปแบบจำนวนโดยตรงที่ประกอบด้วยบิทเครื่องหมาย บิทจำนวนเต็ม และบิทเศษส่วน 15

รูปที่ 2.8 แสดงการจัดรูปแบบจำนวนโดยตรงที่มีบิทเครื่องหมายและบิทเศษส่วน 16

รูปที่ 2.9 แสดงการจัดรูปแบบจำนวนอิงดรรชนี 17

รูปที่ 2.10 แสดงการคูณแบบเลขส่วนเติมเต็มสองโดยใช้เลขคณิตกระจาย 21

รูปที่ 2.11แสดงขั้นตอนการออกแบบระบบดิจิตอล 25

รูปที่ 2 12 การออกแบบระบบเส้นทางข้อมูล 25

รูปที่ 2.13 แสดงขั้นตอนการออกแบบจากบนลงล่าง 26

รูปที่ 2.14 แสดงผังการแบ่งกลุ่มของวงจรรวมเอซิก 28

รูปที่ 3.1 แสดงหลักการของการแบ่งข้อมูลออกเป็นบล็อก การปรับระดับ และการทรานสฟอร์ม 30

รูปที่ 3.2 แสดงการแบ่งข้อมูลภาพออกเป็นบล็อกขนาด 8×8 30

รูปที่ 3.3 แสดงบล็อกข้อมูลขนาด 8×8 ของภาพต้นแบบ(lena512) 31

รูปที่ 3.4 แสดงบล็อกข้อมูลขนาด 8×8 ของข้อมูลภาพ (lena512) ที่ทำการปรับระดับ 31

รูปที่ 3.5 แสดงส่วนประกอบของบล็อกข้อมูล 32

รูปที่ 3.6 แสดงผลของการทรานสฟอร์มบล็อกข้อมูลขนาด 8×8 (lena512) 32

รูปที่ 3.7 แสดงค่าการควอนไทซ์ 33

รูปที่ 3.8 แสดงเมตริกซ์ของข้อมูลขนาด 8×8 ที่ถูกทำการควอนไทซ์แล้ว 33

รูปที่ 3.9 แสดงค่าลาเบลที่ได้จากการควอนไทเซชั่น 34

รูปที่ 3.10 แสดงหลักการของการทำอินเวอร์สทรานสฟอร์มของการแปลงแบบอินทีเจอร์โคซายน์ 34

รูปที่ 3.11 แสดงค่าเมตริกซ์ที่ได้จากการคูณระหว่าง I กับ Q^* 35

รูปที่ 3.12 แสดงเมตริกซ์ที่ได้จากการทำอินเวอร์สทรานสฟอร์ม 35

รูปที่ 3.13 แสดงข้อมูลบล็อกขนาด 8×8 ที่ทำการสร้างข้อมูลกลับคืน 36

รูปที่ 3.14 แสดงการแปลงอินทีเจอร์โคซายน์แบบ 2 มิติ โดยแยกเป็นการแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ จำนวน 2 ครั้ง 36

รูปที่ 3.15 แสดงบล็อกไดอะแกรมของฟังก์ชันต่างๆ ของ DCMs 37

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 3.16 แสดงบล็อกไดอะแกรมของฟังก์ชัน DFS ของ DCMs ที่สร้างสัญญาณเอาท์พุท ความถี่ 24 MHz จากสัญญาณอินพุทความถี่ 25 MHz 37
รูปที่ 3.17 แสดงบล็อกไดอะแกรมของวงจรหารความถี่บอดเรต 37
รูปที่ 3.18 แสดงบล็อกไดอะแกรมของวงจรหารความถี่ระบบ 38
รูปที่ 3.19 แสดงบล็อกไดอะแกรมการแปลงบิทข้อมูลส่งออกพอร์ตอนุกรมไปยังบอร์ด FPGA 38
รูปที่ 3.20 แสดงบล็อกไดอะแกรมการเปลี่ยนข้อมูลอินพุทจากข้อมูลแบบอนุกรม เป็นข้อมูลแบบขนาน 39
รูปที่ 3.21 แสดงบล็อกไดอะแกรมของวงจรคงค่าสัญญาณ ส่วนที่ 1 39
รูปที่ 3.22 แสดงบล็อกไดอะแกรมของการแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ ส่วนที่ 1 39
รูปที่ 3.23 แสดงบล็อกไดอะแกรมที่ใช้ในการบวกและลบ 42
รูปที่ 3.24 แสดงบล็อกไดอะแกรมของการคูณค่าสัมประสิทธิ์ในการแปลงอินทีเจอร์โคซายน์ 43
รูปที่ 3.25 โครงสร้างโดยรวมของการแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ 43
รูปที่ 3.26 โครงสร้างของวงจรคูณสัมประสิทธิ์โดยใช้ทฤษฎีเลขคณิตกระจาย 44
รูปที่ 3.27 แสดงบล็อกไดอะแกรมของวงจรรีจิสเตอร์ 46
รูปที่ 3.28 แสดงบล็อกไดอะแกรมการทรานสโพส 46
รูปที่ 3.29 แสดงบล็อกไดอะแกรมของการมัลติเพล็กซ์ข้อมูลจากส่วนของการแปลง อินทีเจอร์โคซายน์แบบ 1 มิติ ส่วนที่ 1 47
รูปที่ 3.30 แสดงบล็อกไดอะแกรมการทรานสโพสโดยใช้แรม 47
รูปที่ 3.31 แสดงการไหลของข้อมูลในระหว่างกระบวนการเขียนข้อมูล 48
รูปที่ 3.32 แสดงลักษณะการทำงานของ RAM ในโหมด Write first 49
รูปที่ 3.33 แสดงบล็อกไดอะแกรมของวงจรคงค่าสัญญาณ ส่วนที่ 2 49
รูปที่ 3.34 แสดงบล็อกไดอะแกรมของการแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ ส่วนที่ 2 50
รูปที่ 3.35 แสดงบล็อกไดอะแกรมของการมัลติเพล็กซ์ข้อมูลจากส่วนของการแปลง อินทีเจอร์โคซายน์แบบ 1 มิติ ส่วนที่ 2 50
รูปที่ 3.36 แสดงบล็อกไดอะแกรมการแปลงข้อมูลส่งออกพอร์ตอนุกรมจากบอร์ด FPGA ไปยัง คอมพิวเตอร์ 51
รูปที่ 3.37 แสดงบล็อกไดอะแกรมการรับบิทข้อมูลจากบอร์ด FPGA ผ่านพอร์ตอนุกรม 51
รูปที่ 3.38 แสดงบล็อกไดอะแกรมของการแปลงอินทีเจอร์โคซายน์กลับแบบ 2 มิติ 52
รูปที่ 3.39 แสดงโฟว์ลชาร์ทของการสร้างอุปกรณ์การแปลงอินทีเจอร์โคซายน์ 2 มิติ 53
รูปที่ 4.1 แสดงบล็อกไดอะแกรมของกระบวนการทรานสฟอร์ม 54
รูปที่ 4.2 แสดงบล็อกไดอะแกรมของกระบวนการอินเวอร์สทรานสฟอร์ม 54
รูปที่ 4.3 แสดงภาพต้นแบบของ fruit.gif 55
รูปที่ 4.4 แสดงภาพการสร้างคืนของ fruit.gif ด้วยการแปลงแบบ ICT 56
รูปที่ 4.5 แสดงภาพการสร้างคืนของ fruit.gif ด้วยการแปลงแบบ DCT 56

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 4.6 แสดงฮิสโตแกรมของภาพ fruit.gif ด้วยการแปลงแบบ ICT 57
รูปที่ 4.7 แสดงฮิสโตแกรมของภาพ fruit.gif ด้วยการแปลงแบบ DCT 57
รูปที่ 4.8 แสดงภาพต้นแบบของ baboon.gif 58
รูปที่ 4.9 แสดงภาพการสร้างคืนของ baboon.gif ด้วยการแปลงแบบ ICT 59
รูปที่ 4.10 แสดงภาพการสร้างคืนของ baboon.gif ด้วยการแปลงแบบ DCT 59
รูปที่ 4.11 แสดงฮิสโตแกรมของภาพ baboon.gif ด้วยการแปลงแบบ ICT 60
รูปที่ 4.12 แสดงฮิสโตแกรมของภาพ baboon.gif ด้วยการแปลงแบบ DCT 60
รูปที่ 4.13 แสดงภาพต้นแบบของ lena512.jpeg 61
รูปที่ 4.14 แสดงภาพการสร้างคืนของ lena512.jpeg ด้วยการแปลงแบบ ICT 62
รูปที่ 4.15 แสดงภาพการสร้างคืนของ lena512.jpegด้วยการแปลงแบบ DCT 62
รูปที่ 4.16 แสดงฮิสโตแกรมของภาพ lena512.jpeg ด้วยการแปลงแบบ ICT 63
รูปที่ 4.17 แสดงฮิสโตแกรมของภาพ lena512.jpeg ด้วยการแปลงแบบ DCT 63
รูปที่ 4.18 แสดงภาพต้นแบบของ jet.jpeg 64
รูปที่ 4.19 แสดงภาพการสร้างคืนของ jet.jpeg ด้วยการแปลงแบบ ICT 65
รูปที่ 4.20 แสดงภาพการสร้างคืนของ jet.jpeg ด้วยการแปลงแบบ DCT 65
รูปที่ 4.21 แสดงฮิสโตแกรมของภาพ jet.jpeg ด้วยการแปลงแบบ ICT 66
รูปที่ 4.22 แสดงฮิสโตแกรมของภาพ jet.jpeg ด้วยการแปลงแบบ DCT 66
รูปที่ 4.23 แสดงภาพต้นแบบของ cell1.jpeg 67
รูปที่ 4.24 แสดงภาพการสร้างคืนของ cell1.jpeg ด้วยการแปลงแบบ ICT 68
รูปที่ 4.25 แสดงภาพการสร้างคืนของ cell1.jpeg ด้วยการแปลงแบบ DCT 68
รูปที่ 4.26 แสดงฮิสโตแกรมของภาพ cell1.jpeg ด้วยการแปลงแบบ ICT 69
รูปที่ 4.27 แสดงฮิสโตแกรมของภาพ cell1.jpeg ด้วยการแปลงแบบ DCT 69
รูปที่ 4.28 แสดงการทำงานของการแปลงอินทีเจอร์โคซายน์แบบ 2 มิติ 70
รูปที่ 4.29 แสดงส่วนประกอบของวงจรรับข้อมูลจากคอมพิวเตอร์ผ่านทางพอร์ตอนุกรม 71
รูปที่ 4.30 แสดงสัญลักษณ์ของวงจร DCMs 72
รูปที่ 4.31 แสดงผลการจำลองการทำงานของวงจร DCMs 72
รูปที่ 4.32 แสดงสัญลักษณ์ของวงจรหารความถี่บอดเรต 72
รูปที่ 4.33 แสดงผลการจำลองการทำงานของวงจรหารความถี่บอดเรต 72
รูปที่ 4.34 แสดงสัญลักษณ์ของวงจรหารความถี่ของระบบ 73
รูปที่ 4.35 แสดงผลการจำลองการทำงานของวงจรหารความถี่ของระบบ 73
รูปที่ 4.36 แสดงสัญลักษณ์ของวงจรการรับบิทข้อมูลจากพอร์ตอนุกรม 73
รูปที่ 4.37 แสดงผลการจำลองการทำงานของวงจรการรับบิทข้อมูลจากพอร์ตอนุกรม 74
รูปที่ 4.38 แสดงสัญลักษณ์ของวงจรวันพัลส์(Onepulse) 74
รูปที่ 4.39 แสดงผลการจำลองการทำงานของวงจรวันพัลส์ (Onepulse) 74

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 4.40 แสดงสัญลักษณ์ของวงจรควบคุมการรับบิทข้อมูลจากพอร์ตอนุกรม 75
รูปที่ 4.41 แสดงผลการจำลองการทำงานของวงจรควบคุมการรับบิทข้อมูลจากพอร์ตอนุกรม 75
รูปที่ 4.42 แสดงสัญลักษณ์ของวงจรคงค่าสัญญาณชั่วคราว 8 บิท 75
รูปที่ 4.43 แสดงผลการจำลองการทำงานของวงจรคงค่าสัญญาณชั่วคราว 8 บิท 76
รูปที่ 4.44 แสดงสัญลักษณ์ของวงจรการแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ 76
รูปที่ 4.45 แสดงผลการจำลองการทำงานของวงจรการแปลงดิสครีตโคซายน์แบบ 1 มิติ 77
รูปที่ 4.46 แสดงส่วนประกอบภายในของวงจรการแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ 78
รูปที่ 4.47 แสดงสัญลักษณ์ของวงจรบวกและลบขนาด 8 บิท 79
รูปที่ 4.48 แสดงผลการจำลองการทำงานของวงจรบวกและลบขนาด 8 บิท 79
รูปที่ 4.49 แสดงสัญลักษณ์ของวงจรบวกและลบขนาด 9 บิท 79
รูปที่ 4.50 แสดงผลการจำลองการทำงานของวงจรบวกและลบขนาด 9 บิท 80
รูปที่ 4.51 แสดงสัญลักษณ์ของวงจรบวกขนาด 9 บิท 80
รูปที่ 4.52 แสดงผลการจำลองการทำงานของวงจรบวกขนาด 9 บิท 80
รูปที่ 4.53 แสดงสัญลักษณ์ของวงจรลบขนาด 9 บิท 80
รูปที่ 4.54 แสดงผลการจำลองการทำงานของวงจรลบขนาด 9 บิท 81
รูปที่ 4.55 แสดงสัญลักษณ์ของวงจรแอนด์สัญญาณ 4 อินพุท 81
รูปที่ 4.56 แสดงผลการจำลองการทำงานของวงจรแอนด์สัญญาณ 4 อินพุท 81
รูปที่ 4.57 แสดงสัญลักษณ์ของวงจรแอนด์สัญญาณ 2 อินพุท 81
รูปที่ 4.58 แสดงผลการจำลองการทำงานของวงจรแอนด์สัญญาณ 2 อินพุท 82
รูปที่ 4.59 แสดงสัญลักษณ์ของวงจร DA_1 82
รูปที่ 4.60 แสดงผลการจำลองการทำงานของวงจร DA_1 82
รูปที่ 4.61 แสดงสัญลักษณ์ของวงจร DA_ 2 83
รูปที่ 4.62 แสดงผลการจำลองการทำงานของวงจร DA_ 2 83
รูปที่ 4.63 แสดงสัญลักษณ์ของวงจร DA_3 83
รูปที่ 4.64 แสดงผลการจำลองการทำงานของวงจร DA_3 83
รูปที่ 4.65 แสดงสัญลักษณ์ของวงจร DA_4 84
รูปที่ 4.66 แสดงผลการจำลองการทำงานของวงจร DA_4 84
รูปที่ 4.67 แสดงสัญลักษณ์ของวงจร DA_5 84
รูปที่ 4.68 แสดงผลการจำลองการทำงานของวงจร DA_5 85
รูปที่ 4.69 แสดงสัญลักษณ์ของวงจร DA_6 85
รูปที่ 4.70 แสดงผลการจำลองการทำงานของวงจร DA_6 85
รูปที่ 4.71 แสดงองค์ประกอบของวงจร DA 86
รูปที่ 4.72 แสดงสัญลักษณ์ของวงจรเลื่อนบิท 9 บิท 86
รูปที่ 4.73 แสดงผลการจำลองการทำงานของวงจรเลื่อนบิท 9 บิท 86

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 4.74 แสดงสัญลักษณ์ของวงจรเลื่อนบิท 10 บิท 87
รูปที่ 4.75 แสดงผลการจำลองการทำงานของวงจรเลื่อนบิท 10 บิท 87
รูปที่ 4.76 แสดงสัญลักษณ์ของวงจรเก็บค่าสัมประสิทธิ์
การแปลงอินทีเจอร์โคซายน์ของ romxy_1 87
รูปที่ 4.77 แสดงผลการจำลองการทำงานของวงจรเก็บค่าสัมประสิทธิ์
การแปลงอินทีเจอร์โคซายน์ของ romxy_1 88
รูปที่ 4.78 แสดงสัญลักษณ์ของวงจรเก็บค่าสัมประสิทธิ์
การแปลงอินทีเจอร์โคซายน์ของ romxy_2 88
รูปที่ 4.79 แสดงผลการจำลองการทำงานของวงจรเก็บค่าสัมประสิทธิ์
การแปลงอินทีเจอร์โคซายน์ ของ romxy_2 88
รูปที่ 4.80 แสดงสัญลักษณ์ของวงจรเก็บค่าสัมประสิทธิ์
การแปลงอินทีเจอร์โคซายน์ของ romxy_3 89
รูปที่ 4.81 แสดงผลการจำลองการทำงานของวงจรเก็บค่าสัมประสิทธิ์
การแปลงอินทีเจอร์โคซายน์ ของ romxy_3 89
รูปที่ 4.82 แสดงสัญลักษณ์ของวงจรเก็บค่าสัมประสิทธิ์
การแปลงอินทีเจอร์โคซายน์ของ romxy_4 89
รูปที่ 4.83 แสดงผลการจำลองการทำงานของวงจรเก็บค่าสัมประสิทธิ์
การแปลงอินทีเจอร์โคซายน์ ของ romxy_4 90
รูปที่ 4.84 แสดงสัญลักษณ์ของวงจรเก็บค่าสัมประสิทธิ์
การแปลงอินทีเจอร์โคซายน์ของ romxy_5 90
รูปที่ 4.85 แสดงผลการจำลองการทำงานของวงจรเก็บค่าสัมประสิทธิ์
การแปลงอินทีเจอร์โคซายน์ ของ romxy_5 90
รูปที่ 4.86 แสดงสัญลักษณ์ของวงจรเก็บค่าสัมประสิทธิ์
การแปลงอินทีเจอร์โคซายน์ของ romxy_6 91
รูปที่ 4.87 แสดงผลการจำลองการทำงานของวงจรเก็บค่าสัมประสิทธิ์
การแปลงอินทีเจอร์โคซายน์ ของ romxy_6 91
รูปที่ 4.88 แสดงสัญลักษณ์ของวงจรบวกสะสม 9 บิท 91
รูปที่ 4.89 แสดงผลการจำลองการทำงานของวงจรบวกสะสม 9 บิท 92
รูปที่ 4.90 แสดงสัญลักษณ์ของวงจรบวกสะสม 10 บิท 92
รูปที่ 4.91 แสดงผลการจำลองการทำงานของวงจรบวกสะสม 10 บิท 92
รูปที่ 4.92 แสดงสัญลักษณ์ของวงจรควบคุมภายในวงจร DA_1 – DA_4 93
รูปที่ 4.93 แสดงการจำลองการทำงานของวงจรควบคุมภายในวงจร DA_1 – DA_4 93
รูปที่ 4.94 แสดงสัญลักษณ์ของวงจรควบคุมภายในวงจร DA_5 – DA_6 93
รูปที่ 4.95 แสดงการจำลองการทำงานของวงจรควบคุมภายในวงจร DA_5 – DA_6 94

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 4.96 แสดงสัญลักษณ์ของวงจรรีจิสเตอร์ขนาด 10 บิท 94
รูปที่ 4.97 แสดงผลการจำลองการทำงานของวงจรรีจิสเตอร์ขนาด 10 บิท 94
รูปที่ 4.98 แสดงสัญลักษณ์ของวงจรควบคุมการแปลงอินทีเจอร์โคซายน์ 95
รูปที่ 4.99 แสดงผลการจำลองการทำงานของวงจรควบคุมการแปลงอินทีเจอร์โคซายน์ 95
รูปที่ 4.100 แสดงสัญลักษณ์ของวงจรทรานสโพส 95
รูปที่ 4.101 แสดงการจำลองการทำงานของวงจรทรานสโพสในการเขียนข้อมูลลงแรม 96
รูปที่ 4.102 แสดงการจำลองการทำงานของวงจรทรานสโพสในการอ่านข้อมูลออกจากแรม 96
รูปที่ 4.103 แสดงส่วนประกอบภายในของวงจรทรานสโพส 97
รูปที่ 4.104 แสดงสัญลักษณ์ของวงจรมัลติเพล็กซ์ 97
รูปที่ 4.105 แสดงผลการจำลองการทำงานของวงจรมัลติเพล็กซ์ 98
รูปที่ 4.106 แสดงสัญลักษณ์ของวงจรเก็บค่าข้อมูลและเรียกค่าข้อมูล 98
รูปที่ 4.107 แสดงผลการจำลองการทำงานของวงจรเก็บค่าข้อมูลและเรียกค่าข้อมูล 98
รูปที่ 4.108 แสดงสัญลักษณ์ของวงจรลดจำนวนบิทข้อมูล 99
รูปที่ 4.109 แสดงผลการจำลองการทำงานของวงจรลดจำนวนบิทข้อมูล 99
รูปที่ 4.110 แสดงสัญลักษณ์ของวงจรคงค่าสัญญาณชั่วคราว 10 บิท 99
รูปที่ 4.111 แสดงผลการจำลองการทำงานของวงจรคงค่าสัญญาณชั่วคราว 100
รูปที่ 4.112 แสดงสัญลักษณ์ของวงจรการแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ ส่วนที่ 2 100
รูปที่ 4.113 แสดงผลการจำลองการทำงานของวงจรการแปลงดิสครีตโคซายน์แบบ 1 มิติ ส่วนที่ 2 101
รูปที่ 4.114 แสดงวงจรการแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ ส่วนที่ 2 102
รูปที่ 4.115 แสดงสัญลักษณ์ของวงจรบวกและลบขนาด 10 บิท 103
รูปที่ 4.116 แสดงผลการจำลองการทำงานของวงจรบวกและลบขนาด 10 บิท 103
รูปที่ 4.117 แสดงสัญลักษณ์ของวงจรบวกและลบขนาด 11 บิท 104
รูปที่ 4.118 แสดงผลการจำลองการทำงานของวงจรบวกและลบขนาด 11 บิท 104
รูปที่ 4.119 แสดงสัญลักษณ์ของวงจรบวกขนาด 11 บิท 104
รูปที่ 4.120 แสดงผลการจำลองการทำงานของวงจรบวกขนาด 11 บิท 104
รูปที่ 4.121 แสดงสัญลักษณ์ของวงจรลบขนาด 11 บิท 105
รูปที่ 4.122 แสดงผลการจำลองการทำงานของวงจรลบขนาด 11 บิท 105
รูปที่ 4.123 แสดงสัญลักษณ์ของวงจร DA_1_1 105
รูปที่ 4.124 แสดงผลการจำลองการทำงานของวงจร DA_1_1 106
รูปที่ 4.125 แสดงสัญลักษณ์ของวงจร DA_2_1 106
รูปที่ 4.126 แสดงผลการจำลองการทำงานของวงจร DA_2_1 106
รูปที่ 4.127 แสดงสัญลักษณ์ของวงจร DA_3_1 107
รูปที่ 4.128 แสดงผลการจำลองการทำงานของวงจร DA_3_1 107
รูปที่ 4.129 แสดงสัญลักษณ์ของวงจร DA_4_1 107

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 4.130 แสดงผลการจำลองการทำงานของวงจร DA_4_1 107
รูปที่ 4.131 แสดงสัญลักษณ์ของวงจร DA_5_1 108
รูปที่ 4.132 แสดงผลการจำลองการทำงานของวงจร DA_5_1 108
รูปที่ 4.133 แสดงสัญลักษณ์ของวงจร DA_6_1 108
รูปที่ 4.134 แสดงผลการจำลองการทำงานของวงจร DA_6_1 109
รูปที่ 4.135 แสดงสัญลักษณ์ของวงจรเลื่อนบิท 11 บิท 109
รูปที่ 4.136 แสดงผลการจำลองการทำงานของวงจรเลื่อนบิท 11 บิท 109
รูปที่ 4.137 แสดงสัญลักษณ์ของวงจรเลื่อนบิท 12 บิท 110
รูปที่ 4.138 แสดงผลการจำลองการทำงานของวงจรเลื่อนบิท 12 บิท 110
รูปที่ 4.139 แสดงสัญลักษณ์ของวงจรเก็บค่าสัมประสิทธิ์
การแปลงอินทีเจอร์โคซายน์ของ romxy_1_1 110
รูปที่ 4.140 แสดงผลการจำลองการทำงานของวงจรเก็บค่าสัมประสิทธิ์
การแปลงอินทีเจอร์โคซายน์ของ romxy_1_1 111
รูปที่ 4.141 แสดงสัญลักษณ์ของวงจรเก็บค่าสัมประสิทธิ์
การแปลงอินทีเจอร์โคซายน์ของ romxy_2_1 111
รูปที่ 4.142 แสดงผลการจำลองการทำงานของวงจรเก็บค่าสัมประสิทธิ์
การแปลงอินทีเจอร์โคซายน์ของ romxy_2_1 111
รูปที่ 4.143 แสดงสัญลักษณ์ของวงจรเก็บค่าสัมประสิทธิ์
การแปลงอินทีเจอร์โคซายน์ของ romxy_3_1 112
รูปที่ 4.144 แสดงผลการจำลองการทำงานของวงจรเก็บค่าสัมประสิทธิ์
การแปลงอินทีเจอร์โคซายน์ของ romxy_3_1 112
รูปที่ 4.145 แสดงสัญลักษณ์ของวงจรเก็บค่าสัมประสิทธิ์
การแปลงอินทีเจอร์โคซายน์ของ romxy_4_1 112
รูปที่ 4.146 แสดงผลการจำลองการทำงานของวงจรเก็บค่าสัมประสิทธิ์
การแปลงอินทีเจอร์โคซายน์ของ romxy_4_1 113
รูปที่ 4.147 แสดงสัญลักษณ์ของวงจรเก็บค่าสัมประสิทธิ์
การแปลงอินทีเจอร์โคซายน์ของ romxy_5_1 113
รูปที่ 4.148 แสดงผลการจำลองการทำงานของวงจรเก็บค่าสัมประสิทธิ์
การแปลงอินทีเจอร์โคซายน์ของ romxy_5_1 113
รูปที่ 4.149 แสดงสัญลักษณ์ของวงจรเก็บค่าสัมประสิทธิ์
การแปลงอินทีเจอร์โคซายน์ของ romxy_6_1 114
รูปที่ 4.150 แสดงผลการจำลองการทำงานของวงจรเก็บค่าสัมประสิทธิ์
การแปลงอินทีเจอร์โคซายน์ของ romxy_6_1 114
รูปที่ 4.151 แสดงสัญลักษณ์ของวงจรบวกสะสม 11 บิท 114

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 4.152 แสดงผลการจำลองการทำงานของวงจรบวกสะสม 11 บิท 115
รูปที่ 4.153 แสดงสัญลักษณ์ของวงจรบวกสะสม 12 บิท 115
รูปที่ 4.154 แสดงผลการจำลองการทำงานของวงจรบวกสะสม 12 บิท 115
รูปที่ 4.155 แสดงสัญลักษณ์ของวงจรควบคุมภายในวงจร DA_1_1 – DA_4_1 116
รูปที่ 4.156 แสดงการจำลองการทำงานของวงจรควบคุมภายในวงจร DA_1_1 – DA_4_1 116
รูปที่ 4.157 แสดงสัญลักษณ์ของวงจรควบคุมภายในวงจร DA_5_1 – DA_6_1 116
รูปที่ 4.158 แสดงการจำลองการทำงานของวงจรควบคุมภายในวงจร DA_5_1 – DA_6_1 117
รูปที่ 4.159 แสดงสัญลักษณ์ของวงจรรีจิสเตอร์ขนาด 12 บิท 117
รูปที่ 4.160 แสดงผลการจำลองการทำงานของวงจรรีจิสเตอร์ขนาด 12 บิท 118
รูปที่ 4.161 แสดงสัญลักษณ์ของวงจรควบคุมการแปลงอินทีเจอร์โคซายน์ 118
รูปที่ 4.162 แสดงผลการจำลองการทำงานของวงจรควบคุมการแปลงอินทีเจอร์โคซายน์ 118
รูปที่ 4.163 แสดงสัญลักษณ์ของวงจรมัลติเพล็กซ์ 119
รูปที่ 4.164 แสดงผลการจำลองการทำงานของวงจรมัลติเพล็กซ์ 119
รูปที่ 4.165 แสดงสัญลักษณ์ของวงจรส่งบิทข้อมูลออกพอร์ตอนุกรม 120
รูปที่ 4.166 แสดงผลการจำลองการทำงานของวงจรส่งบิทข้อมูลออกพอร์ตอนุกรม 120
รูปที่ 4.167 แสดงสัญลักษณ์ของวงจรควบคุม 120
รูปที่ 4.168 แสดงผลการจำลองการทำงานของวงจรควบคุม 121
รูปที่ 4.169 แสดงส่วนประกอบภายในและการเชื่อมต่อของวงจรแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ 122
รูปที่ 4.170 แสดงค่าอุปกรณ์ที่ใช้ในการประมวลผลการทำงานจริง 123
รูปที่ 4.171 สัญญาณภาพที่นำมาทดสอบเป็นบล็อกขนาด 8X8 124
รูปที่ 4.172 แสดงค่าเอาท์พุทที่ได้จากการแปลงอินทีเจอร์แบบ 1 มิติ จาก MATLAB และจาก Hardware 125
รูปที่ 4.173 แสดงการเปรียบเทียบสัญญาณต้นแบบกับสัญญาณที่สร้างกลับของบล็อกข้อมูล
ขนาด 8X8 126
รูปที่ 4.174 แสดงภาพอุปกรณ์ที่ใช้ในการทดสอบการแปลงอินทีเจอร์โคซายน์ 2 มิติ 127

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

หน้า

ตารางที่ 2.1 แสดงคุณสมบัติที่สำคัญของรูปแบบจำนวนโดยตรง 16
ตารางที่ 2.2 แสดงขั้นตอนการคูณเลขส่วนเติมเต็มสอง 20
ตารางที่ 2.3 แสดงค่าผลคูณย่อยที่เก็บไว้ในตารางเปิดดูที่กำหนดโดยข้อมูลอินพุท 23
ตารางที่ 3.1 แสดงการชี้ค่าภายใน ROM ด้วยอินพุท 2 ค่า 44
ตารางที่ 3.2 แสดงค่าสัมประสิทธิ์ที่ใช้ในการแปลง 45

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1
บทนำ

1.1 ความเป็นมาของหัวข้อปริญญานิพนธ์

ปัจจุบันการสื่อสารต่าง ๆ นั้นมีความสำคัญต่อการดำเนินชีวิตของคนมากขึ้น ทำให้รูปแบบข้อมูลต่าง ๆ ที่จะทำการส่งผ่านจากต้นทางไปยังปลายทางมีมากขึ้น ตัวอย่างเช่น ข้อมูลเสียง ภาพ และวิดีโอ ถ้าหากว่าข้อมูลมีขนาดใหญ่มากจำนวนบิตที่ใช้ในการส่งก็จะมีมากเช่นกัน ซึ่งจะทำให้เกิดปัญหาในการส่งข้อมูล จนอาจจะมีผลทำให้การส่งข้อมูลนั้นล่าช้า จึงได้มีการนำเทคนิคการบีบอัดข้อมูล (Data Compression) มาใช้ในการส่งข้อมูลเพื่อแก้ปัญหาดังกล่าว

การบีบอัดข้อมูลนั้นเป็นเทคนิคอย่างหนึ่ง ที่นำมาใช้เพื่อเพิ่มประสิทธิภาพในกระบวนการส่งและเก็บข้อมูลด้วยการลดจำนวนบิตให้น้อยลง ซึ่งเทคนิคการบีบอัดข้อมูลนั้นมีหลายเทคนิคโดยในปริญญานิพนธ์ฉบับนี้ได้ศึกษาวิธีการทำงานของการแปลงแบบอินทีเจอร์โคซายน์(Integer Cosine Transform) 2 มิติ ซึ่งอาศัยหลักการของการแยกการแปลงข้อมูลออกเป็นการแปลงแบบอินทีเจอร์โคซายน์ 1 มิติ จำนวน 2 ครั้ง ในส่วนของการออกแบบและสร้างเป็นฮาร์ดแวร์จะใช้การบรรยายพฤติกรรมการทำงานด้วยภาษา VHDL (Very high speed integrated circuit Hardware Description Language)

ในการประมวลผลสัญญาณหรือการสื่อสารในปัจจุบัน มีการพัฒนาในด้านต่าง ๆ ให้มีประสิทธิภาพและตรงตามความต้องการของผู้ใช้ เช่น ความถูกต้อง ความเร็วในการประมวลผลและความเร็วในการส่ง ดังนั้นส่วนใหญ่สัญญาณเหล่านี้จึงต้องทำให้อยู่ในรูปของข้อมูลดิจิตอล (Digital) ซึ่งจะทำให้มีคุณสมบัติต่าง ๆ ที่ดีกว่าข้อมูลอนาล็อก (Analog) ที่เคยใช้กันในอดีต และการแก้ปัญหาด้านความเร็วอีกวิธีหนึ่งก็คือการลดขนาดของข้อมูลที่มี ก็จะสามารถลดเวลาในการประมวลผลหรือการส่งข้อมูลได้ ซึ่งวิธีการแปลงแบบอินทีเจอร์โคซายน์ ก็เป็นอีกวิธีการหนึ่งที่ถูกนำมาใช้กันอย่างกว้างขวางในการลดขนาดของข้อมูล ข้อดีอย่างหนึ่งของวิธีการแปลงแบบอินทีเจอร์โคซายน์ก็คือ เมตริกซ์สัมประสิทธิ์ที่ใช้ในการแปลงจะเป็นค่าจำนวนเต็มเท่านั้น ทำให้เป็นการง่ายต่อการสร้างและทำให้วงจรที่สร้างมีราคาถูกลง

1.2 วัตถุประสงค์ของปริญญานิพนธ์

1.2.1 เพื่อศึกษาหลักการบีบอัดข้อมูลภาพโดยวิธีการแปลงแบบอินทีเจอร์โคซายน์ (Integer Cosine Transform)

1.2.2 เพื่อศึกษาและนำหลักการการแยกการแปลงอินทีเจอร์โคซายน์ 1 มิติ จำนวน 2 ครั้ง ไปประยุกต์ใช้กับวิธีการแปลงอินทีเจอร์โคซายน์ 2 มิติ

1.2.3 เพื่อศึกษาและประยุกต์ใช้งานโปรแกรมแมทแลบ (MATLAB) ในการประมวลผล

1.2.4 ทำการจำลองการทำงานของวิธีการแปลงแบบอินทีเจอร์โคซายน์โดยใช้โปรแกรม Xilinx-Project Navigator ด้วยภาษาวีเอชดีแอล และเก็บผลการทดลองจากโปรแกรม Modelsim XE II 5.7c

1.2.5 นำผลการทดลองที่ได้จากการทำงานจริงมาเปรียบเทียบกับสัญญาณต้นแบบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.3 ขอบเขตของปริญญานิพนธ์

จากวัตถุประสงค์ที่กล่าวมาข้างต้นจะเห็นได้ว่า ในปริญญานิพนธ์ฉบับนี้จะเป็นการศึกษาหลักการแปลงข้อมูลภาพขาวดำ โดยวิธีการแปลงแบบอินทีเจอร์โคซายน์ 2 มิติ ซึ่งใช้กระบวนการการแยกการแปลงอินทีเจอร์โคซายน์ 1 มิติ จำนวน 2 ครั้ง โดยใช้โครงสร้างเลขคณิตกระจายมาประยุกต์ใช้ เพื่อลดตัวอุปกรณ์คูณ ซึ่งกระบวนการทำงานทั้งหมดจะถูกบรรยายพฤติกรรมการทำงานโดยใช้การเขียนด้วยภาษา VHDL ในการออกแบบ พร้อมทั้งนำผลที่ได้จากการทำงานจริงของการแปลงแบบอินทีเจอร์โคซายน์ 2 มิติ มาเปรียบเทียบกับผลที่ได้จากการจำลองการทำงานโดยใช้โปรแกรม Xilinx – Project Navigator และผลที่ได้จากโปรแกรมแมทแลบ

1.4 เนื้อหาของปริญญานิพนธ์

ในบทที่ 2 จะกล่าวถึงทฤษฎีการทรานสฟอร์ม สมการพื้นฐานของการทรานสฟอร์ม วิธีการคำนวณค่าวิธีการของการแปลงอินทีเจอร์โคซายน์แบบ 2 มิติ ซึ่งเป็นการเปลี่ยนข้อมูลให้อยู่ในโดเมนความถี่ (Frequency Domain) วิธีการทรานสโพส ทฤษฎีของภาษา VHDL การนำ RAM ภายในชิพมาใช้ในส่วนของทรานสโพส ทฤษฎีของ DA (Distributed Arithmetic) นำมาใช้ร่วมเพื่อให้ง่ายต่อการประมวลผลและลดจำนวนอุปกรณ์ในการนำไปใช้งาน รวมทั้งส่วนของการสื่อสารกับคอมพิวเตอร์ผ่านทางพอร์ตอนุกรม (Serial Port) เพื่อทำการรับ – ส่งข้อมูล และการนำ DCMs (Digital Clock Managers) มาทำการปรับความถี่ของสัญญาณนาฬิกา

ในบทที่ 3 กล่าวถึงวิธีการคำนวณและออกแบบการสร้างการแปลงแบบอินทีเจอร์โคซายน์ 2 มิติ โดยใช้หลักการการแปลงอินทีเจอร์โคซายน์ 1 มิติ จำนวน 2 ครั้ง มาประยุกต์ใช้ กับการแปลงอินทีเจอร์โคซายน์ 2 มิติ รวมทั้งวิธีการออกแบบการส่ง – รับ ข้อมูลผ่านทางพอร์ตอนุกรม และการปรับความถี่สัญญาณนาฬิกาใหม่จากความถี่เดิมโดยใช้ DCMs

ในบทที่ 4 กล่าวถึงการทดลองและผลการทดลองที่ได้จากการคำนวณและออกแบบการสร้างการแปลงอินทีเจอร์โคซายน์ 2 มิติ ในแต่ละส่วน ผลการทดลองที่ได้จากการทำงานจริงบนอุปกรณ์ FPGA

ในบทที่ 5 กล่าวถึงบทวิจารณ์และบทสรุป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2
ทฤษฎีและหลักการ

การนำเทคนิคการบีบอัดข้อมูล (Data compression) มาใช้เพื่อเพิ่มประสิทธิภาพในกระบวนการส่งและเก็บข้อมูล ด้วยการลดจำนวนบิตให้น้อยลง โดยที่เราจะพูดถึงการบีบอัดข้อมูลที่เป็นภาพเท่านั้น (Image compression) โดยการบีบอัดข้อมูลภาพนี้สามารถแบ่งออกได้เป็น 2 แบบคือ

การบีบอัดข้อมูลแบบที่ไม่มีการสูญเสีย (Loss-less compression) วิธีการแบบนี้ข้อมูลต้นแบบก่อนที่จะทำการบีบอัดข้อมูลเมื่อเทียบกับข้อมูลที่นำกลับคืนมาที่ทางภาครับจะมีความเหมือนกันทุกประการ วิธีการนี้ใช้กับข้อมูลที่มีความสำคัญมาก ๆ โดยจะนำเอาประโยชน์ของส่วนเกินของข้อมูล (Redundancy) มาใช้

การบีบอัดข้อมูลที่ยอมให้เกิดการสูญเสียได้บ้าง (Lossy compression) วิธีนี้สามารถยอมให้เกิดความคลาดเคลื่อนหรือความผิดพลาดของข้อมูลในระดับที่ยอมรับได้ วิธีการนี้มักจะนิยมใช้กับข้อมูลภาพหรือเสียง เนื่องจากประสาทสัมผัสของมนุษย์มีขีดจำกัด เช่น ตาหรือหูของคนเราไม่สามารถที่จะแยกแยะความผิดพลาดของข้อมูลได้ละเอียดมากนัก วิธีนี้จึงอาจเรียกได้อีกอย่างหนึ่งว่า visually loss - less compression

2.1 การเข้ารหัสโดยการทรานสฟอร์ม (Transform Coding)

2.1.1 หลักการพื้นฐานของการทรานสฟอร์ม

การลดข้อมูลด้วยวิธีการทรานสฟอร์มนั้น จะทำการแปลงข้อมูลอินพุทจากโดเมนหนึ่งให้อยู่ในรูปของโดเมนใหม่ โดยใช้วิธีการแปลงแบบต่าง ๆ เช่น การแปลงฟูริเยร์ (Fourier Transform) ในการแปลงข้อมูลให้อยู่ในรูปสัมประสิทธิ์ของความถี่ จะทำให้ที่ความถี่ต่ำ ๆ มีพลังงานสูง และที่ความถี่สูง ๆ พลังงานจะลดลงไป สำหรับข้อมูลภาพโดยทั่วไปนั้นจะประกอบด้วยส่วนที่เป็นความถี่สูง คือส่วนที่เป็นรายละเอียดหรือขอบภายในภาพ และส่วนที่เป็นความถี่ต่ำ คือข้อมูลส่วนที่เป็นพื้นของภาพ ดังนั้นเมื่อต้องการลดข้อมูลให้ได้มาก ค่าของพลังงานความถี่สูงจะถูกตัดทิ้งไป ทำให้รายละเอียดส่วนที่เป็นขอบในภาพขาดหายไป ภาพที่ได้จะขาดความคมชัด

การแปลงที่ใช้ในการลดข้อมูลภาพมีอยู่หลายวิธี เช่น การแปลงฟาสฟูริเยร์(Fast Fourier) การแปลงฮาร์ (Haar Transform) การแปลงคาร์ฮูเนนเลิฟ (Karhunen Loeve Transform) การแปลงวอล์ช – ฮาดามาร์ด (Walsh - Hadamard Transform) การแปลงดิสครีตโคซายน์ (Discrete Cosine Transform) การแปลงดิสครีตซายน์ (Discrete Sine Transform) เป็นต้น ซึ่งแต่ละที่มีข้อดีข้อเสียต่างกันไป แต่ที่นิยมใช้ในการลดขนาดของข้อมูลมากที่สุด คือการแปลงดิสครีตโคซายน์ ตัวอย่างการใช้งานของการแปลงดิส-ครีตโคซายน์ คือ การลดขนาดของข้อมูลแบบ JPEG MPEG

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การเข้ารหัสการทรานสฟอร์ม ประกอบด้วย 3 ขั้นตอน คือ

1. นำชุดข้อมูลมาแบ่งออกเป็นบล็อก ๆ ขนาด $N \times N$ ซึ่งแต่ละบล็อกจะถูกนำไปทำการทรานสฟอร์มข้อมูลจากโดเมนหนึ่งไปยังโดเมนหนึ่ง ซึ่งผลที่ได้จากการทรานสฟอร์มจะทำให้พลังงานหรือรายละเอียดของข้อมูลที่กระจายอยู่ทั่วไป ถูกบีบหรือทำให้กระชับขึ้นแล้วแทนค่าด้วยค่าค่าหนึ่ง

2. นำข้อมูลที่ได้จากการทรานสฟอร์ม มาทำการผ่านส่วนของควอนไทซ์เซชัน(Quantization) ซึ่งค่าการควอนไทซ์เซชันจะมีค่าเป็นเท่าไร จะขึ้นอยู่กับ 3 ส่วน คือ บิตเรต (bit rate) ค่าความแปรปรวนของชุดข้อมูลและข้อผิดพลาดที่เกิดขึ้นที่สามารถยอมรับได้ จากการอินเวอร์สทรานสฟอร์มเพื่อทำการสร้างกลับของข้อมูล

3. การนำค่าที่ได้จากการควอนไทซ์เซชันมาทำการเข้ารหัส โดยใช้การเข้ารหัสเลขฐาน 2 (Binary Code) เช่น การเข้ารหัสแบบจำกัดความยาว (Fixed – length code) หรือ การเข้ารหัสแบบรัน – เลนจ์ (Run – length code) และการเข้ารหัสแบบฮัฟแมน (Huffman coding)

2.1.2 สมการของการทรานสฟอร์ม

การทรานสฟอร์มทั้งหมดที่กล่าวถึงนี้จะกล่าวถึงการทรานสฟอร์มที่เป็นเชิงเส้นซึ่งสามารถเขียนสมการของการทรานสฟอร์มแบบ 1 มิติ (1D Forward Transform)ได้ดังนี้

$$\theta_n = \sum_{i=0}^{N-1} X_i a_{n,i} \tag{2.1}$$

เมื่อ θ_n เป็นลำดับการทรานสฟอร์ม (Transform Sequence)

X_i เป็นลำดับของอินพุท (Original Sequence)

$a_{n,i}$ เป็นสัมประสิทธิ์การทรานสฟอร์ม

สามารถเขียนสมการของการอินเวอร์สทรานสฟอร์มแบบ 1 มิติ (1D Inverse Transform) ได้ดังนี้

$$X_n = \sum_{i=0}^{N-1} \theta_i b_{n,i} \tag{2.2}$$

เมื่อพิจารณาสมการที่ 2.1 สามารถเขียนสมการการทรานสฟอร์ม 1 มิติ ในรูปเมตริกซ์ ได้ดังนี้

$$\theta = CX \tag{2.3}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อพิจารณาสมการที่ 2.2 สามารถเขียนสมการการอินเวอร์สทรานสฟอร์ม 1 มิติ ในรูปเมตริกซ์ ได้ดังนี้

$$X = D\theta \tag{2.4}$$

โดย เมตริกซ์ θ, X มีขนาด $N \times 1$

เมตริกซ์ C, D มีขนาด $N \times N$

เมื่อพิจารณาข้อมูลแบบ 2 มิติ สามารถเขียนสมการของการทรานสฟอร์มแบบ 2 มิติ (2D Forward Transform) ได้ดังนี้

$$\Theta_{k,l} = \sum_{i=0}^{N-1} \sum_{j=0}^{N-1} X_{i,j} a_{k,i} a_{k,j} \tag{2.5}$$

เมื่อพิจารณาสมการที่ 2.5 สามารถเขียนสมการการทรานสฟอร์ม 2 มิติ ในรูปเมตริกซ์ ได้ดังนี้

$$\Theta = CXC^T \tag{2.6}$$

สามารถเขียนสมการการอินเวอร์สทรานสฟอร์ม 2 มิติ ในรูปเมตริกซ์ ได้ดังนี้

$$X = D\Theta D^T \tag{2.7}$$

โดย $D = C^{-1} = C^T$

หรือสามารถเขียนสมการการอินเวอร์สทรานสฟอร์ม 2 มิติ ในรูปเมตริกซ์ ได้ดังนี้

$$X = C^T \Theta C \tag{2.8}$$

โดย Θ เป็นเอาท์พุทของการทรานสฟอร์ม เป็นเมตริกซ์ขนาด $N \times N$

C, D เป็นสัมประสิทธิ์ของการทรานสฟอร์ม เป็นเมตริกซ์ขนาด $N \times N$

X เป็นอินพุทของการทรานสฟอร์ม เป็นเมตริกซ์ขนาด $N \times N$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.1.3 การแปลงแบบอินทีเจอร์โคซายน์ (Integer Cosine Transform)

การแปลงแบบอินทีเจอร์โคซายน์ (Integer Cosine Transform : ICT) เป็นการแปลงที่อาศัยการประมาณของการแปลงแบบดิสครีตโคซายน์ (Discrete Cosine Transform : DCT) ซึ่งสามารถทำการสร้างได้โดยใช้วิธีการที่เกี่ยวกับเลขคณิตจำนวนเต็ม ซึ่งทำให้การออกแบบในการสร้างตัวอุปกรณ์ฮาร์ดแวร์นั้นมีข้อได้เปรียบในด้านราคาที่ต่ำกว่าและมีความเร็วที่สูงกว่า ในส่วนของระบบการบีบอัดข้อมูลรูปภาพ บทบาทของการแปลงแบบ อินทีเจอร์โคซายน์ คือ ทำหน้าที่ทำลายความสัมพันธ์ของข้อมูลรูปภาพ ในแต่ละบล็อกนั้น ซึ่งโดยทั่วไปแล้วจะใช้บล็อกขนาด 8x8 สำหรับการทำการควอนไทซ์เซชั่น และสำหรับทำการเข้าโค้ด

2.1.4 กระบวนการในการเข้ารหัสรูปภาพของอินทีเจอร์โคซายน์ทรานสฟอร์ม

กระบวนการของการแปลงแบบอินทีเจอร์โคซายน์ในการเข้าโค้ดรูปภาพ สามารถพิจารณาได้จากการแปลงแบบอินทีเจอร์โคซายน์ ซึ่งมีเวคเตอร์ข้อมูล X แบบ 1 มิติ ซึ่งมีขนาดของเมตริกซ์ข้อมูลเท่ากับ 1x8 การแปลงแบบ อินทีเจอร์โคซายน์ทรานสฟอร์มนี้ สร้างขึ้นด้วยการคูณแบบพรีมัลติพลาย ข้อมูล X ด้วย ออโธกอนัล เมตริกซ์ C ซึ่งจะใช้เป็นเมตริกซ์ทรานสฟอร์มของการแปลงแบบอินทีเจอร์โคซายน์ คือ

$$C = \begin{pmatrix} 1 & 1 & 1 & 1 & 1 & 1 & 1 & 1 \\ 5 & 3 & 2 & 1 & -1 & -2 & -3 & -5 \\ 3 & 1 & -1 & -3 & -3 & -1 & 1 & 3 \\ 3 & -1 & -5 & -2 & 2 & 5 & 1 & -3 \\ 1 & -1 & -1 & 1 & 1 & -1 & -1 & 1 \\ 2 & -5 & 1 & 3 & -3 & -1 & 5 & -2 \\ 1 & -3 & 3 & -1 & -1 & 3 & -3 & 1 \\ 1 & -2 & 3 & -5 & 5 & -3 & 2 & 1 \end{pmatrix} \quad (2.9)$$

คุณลักษณะที่น่าสนใจอย่างหนึ่งของการแปลงแบบอินทีเจอร์โคซายน์ คือ ค่าสัมบูรณ์ของสัมประสิทธิ์มีค่าเท่ากับค่ายกกำลังสองหรือค่ายกกำลังสองบวกหนึ่งดังนั้นการหาผลคูณของเมตริกซ์สามารถทำได้โดยการชิฟท์และการแอด

ให้ Y แทนค่าของ เมตริกซ์เอาท์พุทของการแปลงแบบอินทีเจอร์โคซายน์ ดังนั้น

$$Y = CX \quad (2.10)$$

โดยที่ C คือ ออโธโกนัล เมตริกซ์ จะได้ว่า

$$D = CC^T \quad (2.11)$$

โดยที่ D คือ ไดอะโกนัล เมตริกซ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ถ้ากำหนดให้

$$\Delta = D^{-1} \tag{2.12}$$

ดังนั้นเราสามารถหาเมตริกซ์เอกลักษณ์ (I) ได้จาก

$$I = \sqrt{\Delta} C C^T \sqrt{\Delta} \tag{2.13}$$

ถ้ากำหนดให้ M เป็น ออโธนอมัล เมตริกซ์ โดยที่ กำหนดให้

$$M = \sqrt{\Delta} C \tag{2.14}$$

ดังนั้น จะได้ว่า

$$M^T = C^T \sqrt{\Delta} = M^{-1} \tag{2.15}$$

ซึ่งเมตริกซ์ M นี้ จะแสดงถึงเมตริกซ์นอมัลไลซ์ ของการแปลงแบบอินทีเจอร์โคซายน์

ในการใช้การแปลงแบบอินทีเจอร์โคซายน์ในการบีบอัดข้อมูลรูปภาพนั้น เราจะนำข้อมูลรูปภาพมาแบ่งเป็นบล็อกสี่เหลี่ยมขนาดเล็กๆ แล้วนำข้อมูลภาพในแต่ละบล็อกมาทำการควอนไทซ์แล้วจึงทำการเข้ารหัสข้อมูล สำหรับการควอนไทเซชั่นสามารถทำได้โดยการหารค่าสัมประสิทธิ์การทรานสฟอร์มโดยใช้ค่าควอนไทเซชั่น แฟคเตอร์ ค่าที่ได้จากการปัดผลลัพธ์ให้เป็นเลขจำนวนเต็มของสัมประสิทธิ์ a ด้วยค่าแฟคเตอร์ q ซึ่งสามารถเขียนเป็นสมการได้ คือ $\lfloor (a/q) + 0.5 \rfloor$ ซึ่ง $\lfloor x \rfloor$ แสดงถึงจำนวนเต็มที่มีค่ามากที่สุดแต่ว่ามีขนาดน้อยกว่าหรือเท่ากับ x

เนื่องจากการนอมัลไลเซชั่น และ ควอนไทซ์เซชั่น เกี่ยวข้องกับการหารด้วยเลขจำนวนเต็ม ดังนั้นจึงได้มีการรวมการทำงานในขั้นตอนของการนอมัลไลเซชั่นและควอนไทซ์เซชั่นทั้ง 2 ขั้นตอนไว้ในการทำงานเพียงขั้นตอนเดียว ต่อไปจะพูดถึง การแปลงอินทีเจอร์โคซายน์ ที่มีข้อมูลแบบ 2 มิติ และพิจารณาถึงรายละเอียดของการรวมขั้นตอนการนอมัลไลเซชั่นและควอนไทซ์เซชั่นเข้าไว้ด้วยกันเป็นขั้นตอนเดียว

จาก

$$C^{-1} = C^T \Delta \tag{2.16}$$

ในการพิสูจน์สมการนี้ เริ่มจาก

$$C C^{-1} = I \tag{2.17}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แทนเมตริกซ์ C ด้วย $C=\sqrt{\Delta^{-1}}M$ จะได้

$$\sqrt{\Delta^{-1}}MC^{-1}=I \tag{2.18}$$

คูณสมการนี้ด้วย $M^T\sqrt{\Delta}$ แบบพรีมัลติพลายจะได้

$$\left(M^T\sqrt{\Delta}\right)\left(\sqrt{\Delta^{-1}}MC^{-1}\right)=\left(M^T\sqrt{\Delta}\right)I \tag{2.19}$$

โดยจะได้ผลคูณคือ

$$MC^{-1}=\sqrt{\Delta} \tag{2.20}$$

คูณด้วย M^{-1} แบบพรีมัลติพลาย จะได้

$$M^{-1}MC^{-1}=M^{-1}\sqrt{\Delta} \tag{2.21}$$

ซึ่งเมื่อแทนค่า $M^{-1}=C^T\sqrt{\Delta}$ แล้วจะได้

$$C^{-1}=C^T\Delta \tag{2.22}$$

การสร้างข้อมูล X กลับมาจากเมตริกซ์ทรานสฟอร์ม Y นั้นทำได้โดยคูณ เมตริกซ์อินเวอร์ส ของ C แบบพรีมัลติพลายกับ Y ดังนั้นจะได้ว่า

$$X=C^{-1}Y \tag{2.23}$$

แทนค่า $Y=CX$ จะได้

$$X=C^{-1}CX \tag{2.24}$$

ซึ่งสามารถจัดรูปใหม่ได้เป็น

$$X=\left(C^T\sqrt{\Delta}\right)\left(\sqrt{\Delta}C\right)X \tag{2.25}$$

ซึ่งจากสมการนี้จะกำหนดให้ $\sqrt{\Delta}C$ เป็นเมตริกซ์ Direct normalized ของการแปลงแบบอินทีเจอร์โคซายน์และกำหนดให้ $C^T\sqrt{\Delta}$ เป็นเมตริกซ์ Inverse transform ของการแปลงแบบอินทีเจอร์โคซายน์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การแปลงแบบอินทีเจอร์โคซายน์ แบบ 2 มิติ สามารถทำการทรานสฟอร์มแบบ 1 มิติได้ โดยทำการทรานสฟอร์มแบบ 1 มิติให้กับคอลัมน์ของบล็อกข้อมูลก่อนแล้วจึงทำการทรานสฟอร์มแบบ 1 มิติข้อมูลในแต่ละแถวของบล็อกซึ่งวิธีการนี้สามารถเขียนแสดงในรูปของสมการเมตริกซ์ คือการคูณแบบพรีมัลติพลายด้วยเมตริกซ์สัมประสิทธิ์ของการทรานสฟอร์ม กับเมตริกซ์ที่จะทำการแปลงข้อมูลและคูณแบบโพสท์มัลติพลายด้วยเมตริกซ์ทรานสโพสของเมตริกซ์สัมประสิทธิ์ของการทรานสฟอร์ม

ถ้าให้ X แทนข้อมูลของการบล็อกของข้อมูลที่จะทำการทรานสฟอร์ม และ Y เป็นเมตริกซ์ของเอาท์พุทของการทรานฟอร์ม ดังนั้นการแปลงแบบสองมิติโดยใช้การแปลงแบบหนึ่งมิติสองครั้ง จะสามารถเขียนได้ว่า

$$Y = \sqrt{\Delta} C X C^T \sqrt{\Delta} \tag{2.26}$$

และการแปลงข้อมูลกลับสามารถเขียนเป็นสมการได้ คือ

$$X = C^T \sqrt{\Delta} Y \sqrt{\Delta} C \tag{2.27}$$

สมการข้างต้นนั้น สามารถทำการลดความยุ่งยากในการคำนวณความยุ่งยากในการคำนวณได้โดยการมองรูปสมการใหม่ว่าเมตริกซ์ CXC^{-1} และ Y ถูกคูณแบบพรีมัลติพลายและโพสท์มัลติพลายด้วยไดอะโกนัล เมตริกซ์ $\sqrt{\Delta}$ ถ้ากำหนดให้ D_1 และ D_2 เป็นไดอะโกนัล เมตริกซ์ และกำหนดให้ A คือ อาบิทรารี เมตริกซ์ ผลคูณของ $D_1 A D_2$ สามารถทำการคำนวณได้อย่างมีประสิทธิภาพมากขึ้นโดยใช้การคูณแบบ เทอม-ต่อ-เทอม กับสมาชิกทุกตัวของ A โดยอาศัยผลลัพธ์ของ $D_1 1 D_2$ ซึ่ง 1 คือเมตริกซ์ที่มีขนาดเท่ากันกับเมตริกซ์ A ซึ่งประกอบด้วยสมาชิกที่เป็น 1 ทั้งหมดซึ่งจะทำให้ลดจำนวนครั้งของการคูณลงครึ่งหนึ่ง ซึ่งเราแทนกระบวนการของการหาผลคูณของเมตริกซ์แบบ เทอม-ต่อ- เทอมโดย แทนด้วยสัญลักษณ์ # ซึ่งหมายถึง การปฏิบัติการของการหาผลคูณของเมตริกซ์แบบ เทอม-ต่อ-เทอม สามารถเขียนสมการการแปลงได้ใหม่ดังนี้

$$Y = \left(CXC^T\right) \# N \tag{2.28}$$

และ

$$X = C^T \left(Y \# N\right) C \tag{2.29}$$

ซึ่ง N คือ นอมัลไลเซชั่นเมตริกซ์ ถูกกำหนดให้เป็น

$$N = \sqrt{\Delta} 1 \sqrt{\Delta} \tag{2.30}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จะเห็นว่าเราสามารถสร้างข้อมูลต้นฉบับเดิม (เมตริกซ์ ข้อมูล X) กลับคืนมาจากข้อมูลที่ได้ทำการทรานสฟอร์มไปแล้ว (เมตริกซ์ Y) ในทางปฏิบัติผลลัพธ์ที่ได้จากการทรานสฟอร์มจะถูกควอนไทซ์และถูกสร้างกลับที่ปลายทางตามที่กล่าวไปแล้วว่ากระบวนการควอนไทซ์เซชั่นสามารถสร้างขึ้นได้โดยการปัดผลลัพธ์ที่เป็นเลขทศนิยม จากผลของการทำการควอนไทซ์ให้เป็นเลขจำนวนเต็ม ซึ่งผลลัพธ์ของกระบวนการนี้ สามารถหาได้โดยการหาผลคูณแบบเทอม-ต่อ-เทอมของเมตริกซ์ทรานสฟอร์ม Y ด้วยเมตริกซ์ H ซึ่งเมตริกซ์นี้เป็นอินเวอร์สเมตริกซ์ของค่าสมาชิกของควอนไทซ์เซชั่นเมตริกซ์ซึ่งผลลัพธ์ที่ได้จะถูกทำการปัดค่าให้เป็นเลขจำนวนเต็มที่มีค่าใกล้เคียงกับค่าทศนิยมมากที่สุด

ให้ Y^* แทน เมตริกซ์ทรานสฟอร์มที่ได้ทำการควอนไทซ์แล้ว เราจะได้

$$Y^* = Y(\#)H \tag{2.31}$$

แทนค่า $Y = (CXC^T)\#N$ ลงในสมการข้างบน จะได้

$$Y^* = (CXC^T)\#N(\#)H \tag{2.32}$$

โดยที่ $(\#)$ แสดงถึงการปัดค่าผลลัพธ์ให้เป็นค่าจำนวนเต็ม

สำหรับกระบวนการของตัวปฏิบัติการ # นั้นสามารถทำการเรียงสลับตำแหน่งได้และสามารถที่จะรวมขั้นตอนการทำการนอมัลไลเซชั่นและควอนไทซ์เซชั่นให้เป็นขั้นตอนเดียวได้ โดยกำหนดให้

$$Q = N\#H \tag{2.33}$$

ซึ่ง Q เป็นเมตริกซ์ที่เป็นการรวมการทำงานในขั้นตอนการนอมัลไลเซชั่นและควอนไทซ์เซชั่นไว้ในขั้นตอนเดียว ดังนั้น สามารถเขียนสมการของการแปลงแบบสองมิติได้ใหม่คือ

$$Y^* = (CXC^T)(\#)Q \tag{2.34}$$

และสมการของการสร้างข้อมูลกลับคืน คือ

$$X^* = C^T(Y^*\#Q^*)C \tag{2.35}$$

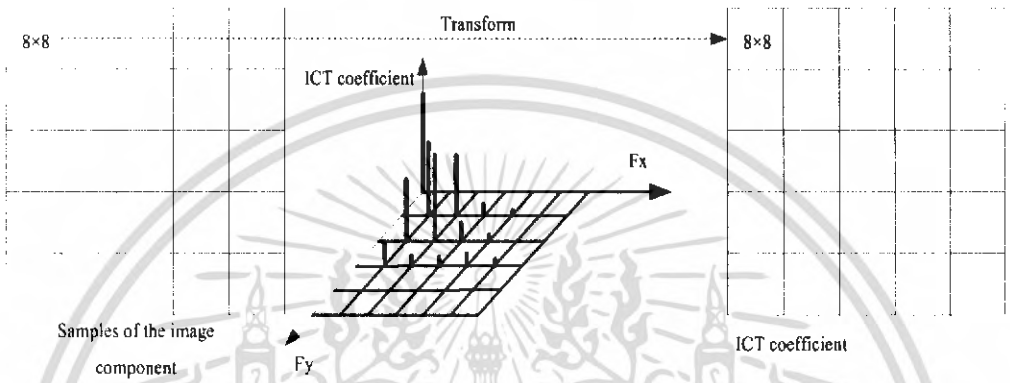
โดยที่เมตริกซ์ Q^* คือส่วนกลับของเมตริกซ์ Q ซึ่งจะสอดคล้องกับสมการ

$$Q^*\#Q = \Delta 1\Delta \tag{2.36}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2 ส่วนของการแปลงอินทีเจอร์โคซายน์ 2 มิติ (2 Dimensions Integer Cosine Transform)

ปริญญานิพนธ์ฉบับนี้จะทำการศึกษาข้อมูลภาพโดยที่ยกตัวอย่างของข้อมูลภาพขาวดำ ซึ่งจะถูกแบ่งออกเป็นบล็อกย่อยๆ ขนาด 8×8 พิกเซล เพื่อที่จะทำการแปลงอินทีเจอร์โคซายน์แบบ 2 มิติ (2D Integer Cosine Transform) ทีละชุดจนครบทุกบล็อกทั้งหมดในข้อมูลภาพ ผลของการทรานสฟอร์มแต่ละบล็อกจะได้ข้อมูลที่มีความสำคัญสูง (เทอมความถี่ต่ำ) อยู่ในด้านมุมซ้ายบนโดยที่ตำแหน่ง (0,0) เป็นองค์ประกอบของ DC ส่วนที่เหลือเป็นข้อมูลที่มีความสำคัญต่ำ (เทอมความถี่สูง) เป็นองค์ประกอบของ AC กระจายออกไปตามแกน x และ y ดังที่แสดงในรูปที่ 2.1



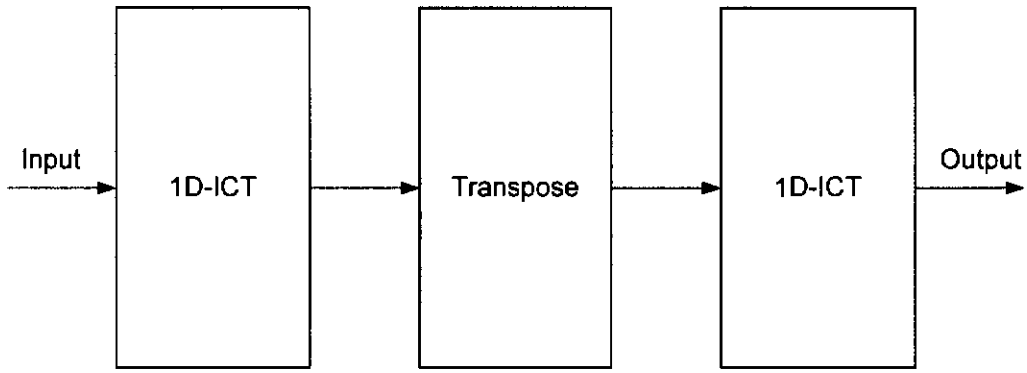
รูปที่ 2.1 แสดงลักษณะของการแปลงอินทีเจอร์โคซายน์ของบล็อกข้อมูลขนาด 8×8 พิกเซล จากข้อมูลทั้งหมด

ซึ่งจากผลการแปลงอินทีเจอร์โคซายน์ ของข้อมูลภาพ แต่ละบล็อกที่แสดงในรูปที่ 2.1 จะเห็นว่าผลที่ได้ข้อมูลที่มีความสำคัญสูง (มีค่ามาก) อยู่ในเทอมความถี่ต่ำ ส่วนเทอมความถี่สูง (มุมล่างด้านขวาของเมตริกซ์) จะมีค่าของข้อมูลน้อยมากเมื่อเทียบกับเทอมความถี่ต่ำที่มีความสำคัญมากกว่า แต่ก็ยังคงมีความสำคัญอยู่บ้าง ถ้านำข้อมูลที่ได้จากการแปลงอินทีเจอร์โคซายน์ ไปผ่านการควอนไทซ์ ทำให้ข้อมูลบริเวณความถี่สูงมีค่าเข้าใกล้ศูนย์ ช่วยให้สามารถลดขนาดของข้อมูลลงได้อีก

เมื่อมองในเชิงของฮาร์ดแวร์ การทำเป็นตัวอุปกรณ์ของการแปลงอินทีเจอร์โคซายน์แบบ 2 มิติ ที่มีขนาด $N \times N$ จะต้องใช้ตัวคูณและตัวบวกรวมกันจำนวนมาก แต่สามารถทำการลดจำนวนตัวคูณและตัวบวกลงได้ด้วยการแยกจากการแปลงอินทีเจอร์โคซายน์แบบ 2 มิติ ให้มาเป็นการแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ จำนวน 2 ครั้ง โดยอาศัยคุณสมบัติที่สำคัญของการแปลงอินทีเจอร์โคซายน์ก็คือคุณสมบัติ Separable Transform ซึ่งจะประกอบด้วยการแปลงแนวนอนของเมตริกซ์ แล้วตามด้วยการแปลงแนวตั้งของเมตริกซ์ ตามลำดับ

การแยกการแปลงอินทีเจอร์โคซายน์แบบ 2 มิติ ให้มาเป็นการแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ จำนวน 2 ครั้ง อธิบายโดยใช้บล็อกไดอะแกรมดังแสดงในรูปที่ 2.2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

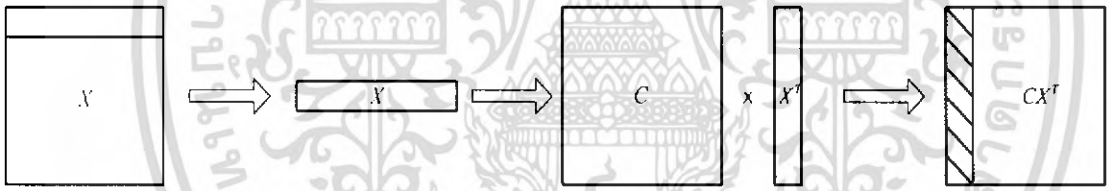


รูปที่ 2.2 แสดงบล็อกไดอะแกรมของการแปลงอินทีเจอร์โคซายน์แบบ 2 มิติ

การแยกการแปลงอินทีเจอร์โคซายน์แบบ 2 มิติ ให้มาเป็นการแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ จำนวน 2 ครั้ง สามารถอธิบายการทำงาน ได้ดังนี้

1. การแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ ตามแนวนอนของเมตริกซ์

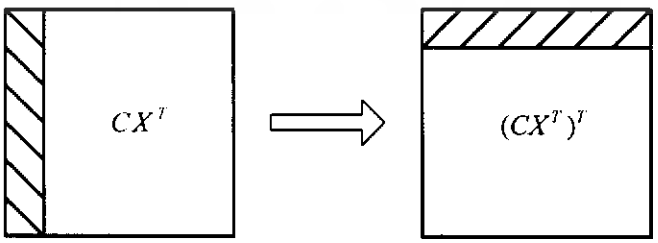
โดยนำข้อมูลตามแนวนอน 1 มิติ ขนาด $1 \times N$ จากข้อมูลเริ่มต้น 2 มิติ ขนาด $N \times N$ มาทำการแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ ทีละแถว จนครบทั้งหมด N แถว สามารถแสดงบล็อกไดอะแกรมของการแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ ตามแนวนอนในรูปของเมตริกซ์ได้ดังรูปที่ 2.3



รูปที่ 2.3 แสดงบล็อกไดอะแกรมการแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ ตามแนวนอน

2. การทำการทรานสโพสบล็อกข้อมูลที่ได้จากการแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ

โดยนำข้อมูลตามแนวนอนที่ได้จากการแปลงอินทีเจอร์โคซายน์แบบ 1 มิติทั้ง 64 ค่า มาทำการทรานสโพส เพื่อนำเข้าไปเป็นอินพุทของการแปลงอินทีเจอร์โคซายน์แบบ 1 มิติตามแนวตั้ง สามารถแสดงบล็อกไดอะแกรมของการทรานสโพส ในรูปของเมตริกซ์ได้ดังรูปที่ 2.4

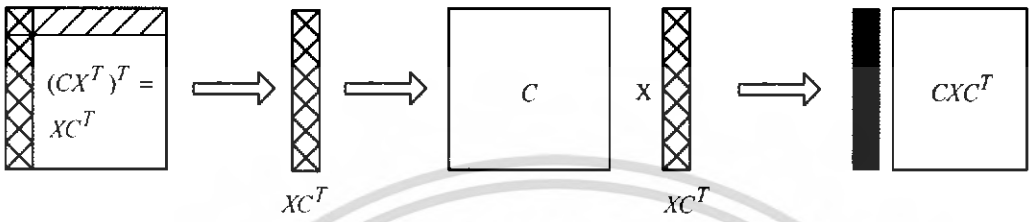


รูปที่ 2.4 แสดงบล็อกไดอะแกรมการทรานสโพสบล็อกข้อมูล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3. การแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ ตามแนวตั้งของเมตริกซ์

โดยนำข้อมูลตามแนวตั้ง 1 มิติ ขนาด $1 \times N$ จากข้อมูลที่ได้จากการแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ ในส่วนที่ 1 โดยเริ่มต้นที่ 2 มิติ ขนาด $N \times N$ มาทำการแปลงอินทีเจอร์โคซายน์ 1 มิติทีละหลักจนครบทั้งหมด N หลัก สามารถแสดงบล็อกไดอะแกรมของการแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ ตามแนวตั้งในรูปของเมตริกซ์ได้ดังรูปที่ 2.5



รูปที่ 2.5 แสดงบล็อกไดอะแกรมการแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ ตามแนวตั้ง

ผลลัพธ์ที่ได้จากการแปลงอินทีเจอร์โคซายน์แบบ 2 มิติ โดยใช้การแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ จำนวน 2 ครั้ง คือ

$$\begin{aligned} Y &= C\left(CX^T\right)^T \\ Y &= C\left(X^T\right)^T C^T \\ Y &= CXC^T \end{aligned} \tag{2.37}$$

จะเห็นได้ว่าผลลัพธ์ที่ได้จากการแปลงอินทีเจอร์โคซายน์แบบ 2 มิติ โดยใช้การแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ จำนวน 2 ครั้ง ดังแสดงในสมการที่ 2.37 ได้ผลลัพธ์เท่ากับการแปลงอินทีเจอร์โคซายน์ แบบ 2 มิติ ในสมการที่ 2.6

2.3 ส่วนของการทรานสโพส(Transpose)

การทรานสโพส เป็นฟังก์ชันทางคณิตศาสตร์ที่เป็นตัวกระทำทางเมตริกซ์ชนิดหนึ่ง การทรานสโพส เป็นการสลับตัวบ่งชี้ (Index) ของเมตริกซ์ ระหว่างตัวบ่งชี้ของแถว (Row) กับตัวบ่งชี้ของหลัก (Column) สามารถแสดงได้ดังนี้

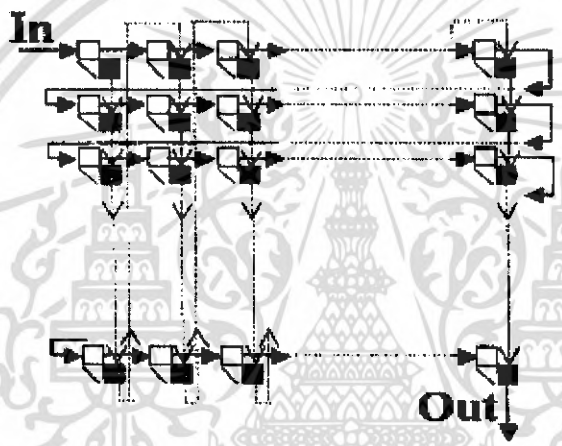
$$A_{(i,j)} = B^T{}_{(j,i)} \tag{2.38}$$

ส่วนทรานสโพส ทำหน้าที่เปลี่ยนตำแหน่งข้อมูลหลังผ่านการแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ ในส่วนแรกทั้ง 64 ค่า ก่อนที่จะนำไปเป็นอินพุทของการแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ ในส่วนถัดไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในการประยุกต์ฟังก์ชันการทรานสโพสลงบนฮาร์ดแวร์นั้นเป็นเรื่องที่มีความยุ่งยากมากและไม่สามารถทำการทรานสโพสได้โดยตรงเหมือนกับการทรานสโพสบนซอฟแวร์ จึงมีแนวคิดมากมายที่จะพัฒนาเทคนิคต่างๆ เพื่อประยุกต์ฟังก์ชันการทรานสโพสลงบนฮาร์ดแวร์ โดยอาศัยคุณลักษณะของอุปกรณ์ต่างๆ เข้าช่วย เช่น แรม (RAM) รีจิสเตอร์ (Register) ตัวอย่างของการประยุกต์ฟังก์ชัน การทรานสโพสลงบนฮาร์ดแวร์สามารถแสดงได้ดังนี้

ทรานสโพสบัฟเฟอร์ (Transpose Buffer) ในตัวอย่างนี้ทำงานโดยอาศัยคุณสมบัติของรีจิสเตอร์ (Register) ทรานสโพสบัฟเฟอร์นี้จะประกอบด้วย บัฟเฟอร์แถว (Row Buffer) และบัฟเฟอร์หลัก (Column Buffer) โดยที่แต่ละบัฟเฟอร์ประกอบด้วย 64 รีจิสเตอร์ ที่ไม่มีความสัมพันธ์ต่อกันและกัน(Independent) สามารถแสดงรูปของทรานสโพสบัฟเฟอร์ได้ดังรูปที่ 2.6



รูปที่ 2.6 แสดงการทรานสโพสโดยอาศัยคุณสมบัติของรีจิสเตอร์

โดยค่าอินพุทของทรานสโพสบัฟเฟอร์ (Transpose Buffer) จะรับเข้ามาเก็บในส่วนของบัฟเฟอร์หลัก (Column Buffer) และจะนำค่าเอาท์พุทออกจากทรานสโพสบัฟเฟอร์ในส่วนของบัฟเฟอร์แถว (Row Buffer) หลักการทำงานของทรานสโพสบัฟเฟอร์ คือ เมื่อข้อมูลอินพุทที่เก็บอยู่ในบัฟเฟอร์หลักจนเต็มทั้ง 64 รีจิสเตอร์ ก็จะถ่ายข้อมูล (Transfer) ไปเก็บในบัฟเฟอร์แถวทั้ง 64 รีจิสเตอร์ หลังจากนั้นค่อยส่งข้อมูลเอาท์พุทออกจากทรานสโพสบัฟเฟอร์ ในส่วนของบัฟเฟอร์แถว ซึ่งทำให้ในขณะที่ส่งข้อมูลเอาท์พุทออกนั้นสามารถรับข้อมูลอินพุทใหม่ได้ทันทีในส่วนของบัฟเฟอร์หลัก โดยไม่ต้องรอให้ส่งข้อมูลเอาท์พุทออกจนหมดก่อน จึงใช้เวลาสำหรับการทรานสโพส 1 บล็อก เท่ากับ 64 รอบของสัญญาณนาฬิกา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.4 หลักการเบื้องต้นของโครงสร้างเลขคณิตกระจาย

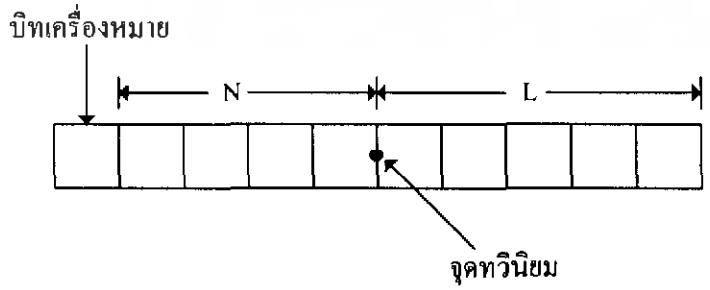
โครงสร้างเลขคณิตกระจาย (Distributed Arithmetic) หรือเรียกอย่างย่อๆว่า "DA" เป็นการจัดรูปแบบทางคณิตศาสตร์ของสมการที่อยู่ในรูปของผลบวกของผลคูณ (Sum of Product) ของเลขฐานสิบให้กระจายออกเป็นบิทหรือในรูปแบบของเลขฐานสอง เพื่อให้การคำนวณทางคณิตศาสตร์สามารถแปลงเป็นวงจรดิจิตอลอิเล็กทรอนิกส์ได้ โดยจะปรากฏอยู่ในงานทางด้านการประมวลผลสัญญาณเชิงเลข หลักการเบื้องต้นของโครงสร้างเลขคณิตกระจายที่นำมาใช้งานด้านการประมวลผลสัญญาณเชิงเลข คือการแปลงฟังก์ชันถ่ายโอน (Transfer Function) ซึ่งเป็นสมการที่อยู่ในรูปผลบวกของผลคูณระหว่างสัญญาณอินพุทกับค่าสัมประสิทธิ์ของฟังก์ชันถ่ายโอนของระบบ โดยในการคูณกันระหว่างค่าสัมประสิทธิ์ของฟังก์ชันถ่ายโอนกับสัญญาณอินพุท จะใช้การคูณเลขฐานสองแบบส่วนเติมเต็มสอง (2's complement) และการคูณจะใช้แบบเปิดตาราง (Look-up table) โดยค่าผลบวกของผลคูณระหว่างสัมประสิทธิ์และสัญญาณอินพุทจะถูกเก็บไว้ในหน่วยความจำ EPROM และจะใช้สัญญาณอินพุทเป็นแอดเดรสของ EPROMโดยตรง ทั้งค่าสัมประสิทธิ์ของวงจรกรองและสัญญาณอินพุทจะถูกแทนด้วยเลขส่วนเติมเต็มสอง ดังนั้นโครงสร้างเลขคณิตกระจายจึงมีทฤษฎีพื้นฐานอยู่บนการคูณแบบเลขส่วนเติม-เต็มสอง (2's complement Multiplication)

2.4.1 ระบบตัวเลข

สำหรับระบบเชิงเลข ตัวเลขต่างๆจะถูกแทนด้วยเลขฐานสอง ซึ่งโดยทั่วไปมีรูปแบบที่นิยมใช้กันอยู่ 2 รูปแบบ คือ รูปแบบจำนวนโดยตรง (Fixed point format) และ รูปแบบจำนวนอิงดรรชนี (Floating point format) ซึ่งรูปแบบจำนวนโดยตรงจะมีวงจรฮาร์ดแวร์ที่ใช้ในการคำนวณที่ง่ายกว่า แต่ให้ค่าจากการคูณค่อนข้างจำกัด ส่วนรูปแบบจำนวนอิงดรรชนีจะสามารถแทนค่าของสัญญาณ คือให้ย่านพลวัตร (Dynamic range) ได้มากกว่า แต่ต้องใช้วงจรฮาร์ดแวร์ที่สลับซับซ้อน แพงกว่า และให้ความเร็วในการประมวลผลที่ลดลง

1. รูปแบบจำนวนโดยตรง

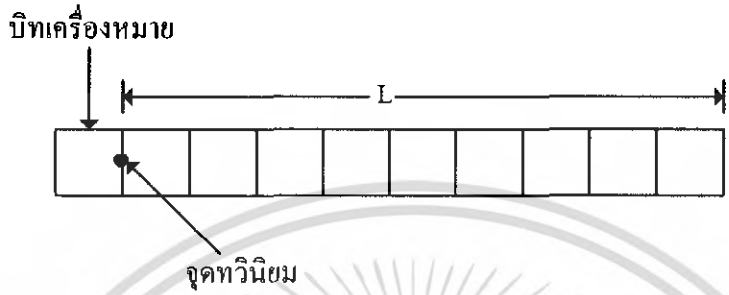
รูปแบบจำนวนโดยตรงปกติจะประกอบไปด้วย 3 ส่วน คือ บิทเครื่องหมาย (Sign bit) 1 บิท บิทจำนวนเต็ม (Integer bit) N บิท และบิทเศษส่วน (Fractional bit) L บิท โดยจะมีจุดทวินิยม (Binary point) อยู่ระหว่างบิทจำนวนเต็มและบิทเศษส่วนดังแสดงในรูปที่ 2.7



รูปที่ 2.7 แสดงการจัดรูปแบบจำนวนโดยตรงที่ประกอบด้วยบิทเครื่องหมาย บิทจำนวนเต็ม และบิทเศษส่วน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จำนวนบิท N เป็นตัวกำหนดย่านพลวัตรที่ต้องการ โดยถ้าเลือกให้มีจำนวนน้อยอาจทำให้เกิดการล้น (Overflow) จากการคำนวณได้ แต่ถ้าเลือกให้มีจำนวนมากความเที่ยงตรงก็จะน้อยลง ซึ่งในการสร้างวงจรกรองสัญญาณเชิงเลขโดยการแทนด้วยรูปแบบจำนวนโดยตรงนั้น นิยมที่จะทำมาตราส่วน (Scaling) เพื่อให้ขนาดของสัญญาณมีค่าอยู่ระหว่าง $-1 \le x < 1$ คือมีบิทเครื่องหมาย 1 บิท และบิทเศษส่วน L บิท ดังแสดงในรูปที่ 2.8



รูปที่ 2.8 แสดงการจัดรูปแบบจำนวนโดยตรงที่มีบิทเครื่องหมายและบิทเศษส่วน

โดยทั่วไปเลขฐานสองแบบจำนวนโดยตรงแบ่งออกได้เป็น 3 รูปแบบด้วยกัน คือ

1. แบบขนาดและเครื่องหมาย (Sign magnitude)
2. แบบส่วนเติมเต็มหนึ่ง (1's complement)
3. แบบส่วนเติมเต็มสอง (2's complement)

โดยคุณลักษณะที่สำคัญบางประการของการแทนตัวเลขด้วยเลขฐานสองแบบจำนวนโดยตรงทั้ง 3 รูปแบบสามารถสรุปได้ดังตารางที่ 2.1

ตารางที่ 2.1 แสดงคุณสมบัติที่สำคัญของรูปแบบจำนวนโดยตรง

Features	Sign and magnitude	2' complement	1'complement
Range	$-(1-2^{-L}) \le x \le (1-2^{-L})$	$-1 \le x \le (1-2^{-L})$	$-(1-2^{-L}) \le x \le (1-2^{-L})$
Representation of zero	0.000 and 1.000	0.000	0.000 and 1.111
Arithmetic rules	Simple must be kept track of, separately	Simple; negative numbers elegantly handled	Simple, but "end around carry" should be carefully handled
Suitability for serial arithmetic	Not so good	Excellent	Good

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

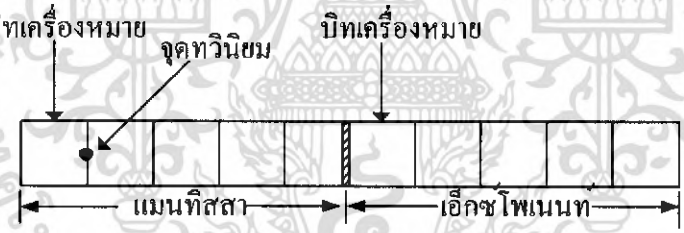
2. รูปแบบจำนวนอิงดรรชนี

รูปแบบจำนวนโดยตรงมีข้อเสียที่สำคัญ 2 ประการ คือ ย่านพลวัตรของตัวเลขมีค่าน้อย เช่น การแทนด้วยเลขส่วนเติมเต็มสอง ค่าที่น้อยที่สุดคือ –1 และค่าที่มากที่สุด คือ $1-2^{-L}$ เปอร์เซ็นต์ความผิดพลาดที่เกิดจากการตัด (Truncation) หรือการปัด (Rounding) จะเพิ่มมากขึ้นเมื่อขนาดของตัวเลขมีค่าลดลง ตัวอย่างเช่น ถ้าจำนวน 0.11011010 และ 0.000110101 ถูกตัดให้จำนวนบิทเศษส่วนเหลือเพียง 4 บิท เปอร์เซ็นต์ความผิดพลาดจะเป็น 4.59 % และ 39.6 % ตามลำดับ โดยข้อเสียนี้สามารถแก้ไขได้โดยการใช้รูปแบบจำนวนอิงดรรชนี ซึ่งตัวเลข X แสดงได้โดย

$$X = M \times 2^{e} \tag{2.39}$$

โดย e เป็นจำนวนเต็ม และ $\frac{1}{2} \le |M| < 1$

M และ e เรียกว่า แมนทิสสา (Mantissa) และเอ็กซ์โพเนนท์ (Exponent) ตามลำดับ ตัวอย่างเช่น จำนวน 0.00110101 และ 01001.11 สามารถแทนได้โดย 0.110101×2^{-2} และ 0.100111×2^{4} ตามลำดับ ส่วนจำนวนที่มีค่าเป็นลบก็ทำในลักษณะเดียวกัน รูปแบบจำนวนอิงดรรชนีสามารถแสดงได้ดังรูปที่ 2.9 โดยแบ่งเป็น 2 ส่วน คือส่วนหนึ่งสำหรับแมนทิสสา และอีกส่วนสำหรับเอ็กซ์โพเนนท์



รูปที่ 2.9 แสดงการจัดรูปแบบจำนวนอิงดรรชนี

ข้อดีของการใช้จำนวนอิงดรรชนี คือแทนค่าของสัญญาณได้ละเอียดกว่า และแม่นยำกว่าแบบจำนวนโดยตรง แต่การบวก ลบ หรือคูณจะยุ่งยากกว่ามาก วงจรจึงซับซ้อนและแพงกว่าแบบจำนวนโดยตรงมาก นอกจากนี้ความเร็วในการประมวลผลยังช้ากว่าด้วย ดังนั้นสำหรับการประมวลผลแบบเวลาจริง (Real time) จึงนิยมใช้ระบบตัวเลขแบบจำนวนโดยตรง

62552
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.4.2 ทฤษฎีเลขคณิตกระจาย

จากที่ได้กล่าวมาแล้วว่า โครงสร้างเลขคณิตกระจายมีพื้นฐานอยู่บนการคูณแบบเลขส่วนเติมเต็มสอง ดังนั้นในหัวข้อนี้จะได้อธิบายถึงหลักการของการคูณเลขส่วนเติมเต็มสอง

ให้เลขส่วนเติมเต็มสองของ X ซึ่งแทนด้วย $\overline{X}$ และนิยามโดย

$$\overline{X} = \begin{cases} X & ; \ X \geq 0 \\ 2 - |X| & ; \ X < 0 \end{cases} \tag{2.40}$$

โดย X เป็นเลขที่เป็นเศษส่วน (Fractional number)

ในระบบเลขส่วนเติมเต็มสองจะใช้บิทที่มีนัยสำคัญสูงสุด (MSB) เป็นบิทแสดงเครื่องหมาย โดยถ้าเป็นบวกแทนด้วย '0' และถ้าเป็นลบแทนด้วย '1' ถ้าให้ X แทนด้วยเลขฐานสองขนาด $L+1$ บิท ดังนั้นรูปแบบของเลขส่วนเติมเต็มสองจะเขียนได้ดังนี้

$$\overline{X} = X_0 \cdot X_1 \cdot X_2 \cdot \ldots \cdot X_L \tag{2.41}$$

ค่าของ $\overline{X}$ ในรูปของเลขฐานสิบสามารถหาได้ดังนี้

$$\overline{X} = -X_0 + \sum_{i=1}^{L} X_i 2^{-i} \tag{2.42}$$

จากนั้นพิจารณาผลคูณต่อไปนี้

$$Y = Xm \tag{2.43}$$

ให้ $\overline{Y}, \overline{X}$ และ $\overline{m}$ เป็นเลขส่วนเติมเต็มสองของ Y, X และ m ตามลำดับ จากนั้นพิจารณาจากสมการที่ 2.42 และ สมการที่ 2.43 จะได้

$$\begin{aligned} \overline{Y} &= -Y_0 + \sum_{i=1}^{L} Y_i 2^{-i} \\ &= -X_0 m + \sum_{i=1}^{L} X_i m 2^{-i} \end{aligned} \tag{2.44}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ดังนั้น

$$\overline{Y} = \text{ส่วนเติมเต็มสองของ}\left(-X_0 + 2^{-1}x_1 m + 2^{-2}X_2 m + 2^{-3}X_3 m + \ldots + 2^{-L}X_L m\right)$$
$$= \text{ส่วนเติมเต็มสองของ}\left(-X_0 m + 2^{-1}\left(X_1 m + \ldots + 2^{-1}\left(X_{L-1} m + 2^{-1}\left(X_L m\right)\right)\right)\right) \quad (2.45)$$

ต่อไปพิจารณาส่วนเติมเต็มสองของ $2^{-1}U$ โดย

$\overline{U} = U_0 \cdot U_1 \cdot U_2 \cdot \ldots \cdot U_M$

สำหรับ $U \geq 0$ (หรือ $U_0 = 0$) จะได้ส่วนเติมเต็มสองของ $\left(2^{-1}U\right) = 2^{-1}\overline{U}$

สำหรับ $U < 0$ (หรือ $U_0 = 1$)

จะได้ส่วนเติมเต็มสองของ $\left(2^{-1}U\right) = 2 - \left|2^{-1}U\right| = 1 + 2^{-1}\left(2 - |U|\right) = 1 + 2^{-1}\overline{U}$

ดังนั้นสรุปได้ว่า

$$\text{ส่วนเติมเต็มสองของ } \left(2^{-1}U\right) = \begin{cases} 2^{-1}\overline{U} & ; \ U_0 = 0 \\ 1 + 2^{-1}\overline{U} & ; \ U0 = 1 \end{cases} \quad (2.46)$$

สมการที่ 2.46 นี้ แสดงให้เห็นได้ว่า ส่วนเติมเต็มสองของ ($2^{-1}U$) เป็นการเลื่อนข้อมูลของ $\overline{U}$ ไปทางขวา 1 บิท

$$\therefore \text{ส่วนเติมเต็มสองของ } \left(2^{-1}U\right) = 2^{-1}\overline{U} \quad (2.47)$$

โดย $2^{-1}U$ แสดงถึงการเลื่อนข้อมูลของ $\overline{U}$ ไปทางขวา 1 บิท แบบเลขส่วนเติมเต็มสอง ซึ่งสัญลักษณ์ 2_2^{-1} (ซึ่งโดยทั่วไปนิยมเขียนเป็น 2^{-1}) เป็นการแสดงว่าในกรณีที่ $\overline{U}$ เป็นเลขบวก ซึ่งบิทเครื่องหมายจะเป็นเลขศูนย์ โดยหลังจากเลื่อนข้อมูลไปทางขวา 1 บิทแล้ว บิทที่มาแทนบิทเครื่องหมายก็ยังคงเป็นเลขศูนย์ ส่วนในกรณีที่ $\overline{U}$ เป็นเลขลบ หลังจากเลื่อนข้อมูลไปทางขวา 1 บิทแล้ว บิทที่มาแทนบิทเครื่องหมายจะเป็นเลขหนึ่ง (จาก $1 + 2^{-1}\overline{U}$) ซึ่งในการสร้างเพื่อใช้งานจริงจำเป็นจะต้องมีวงจรที่ใช้ในการตรวจสอบบิทเครื่องหมาย (Sign digit) ทุกครั้งที่มีการเลื่อนบิทข้อมูล

จากนั้นพิจารณาสมการที่ 2.45 และสมการที่ 2.46 จะได้ว่า

$$\overline{Y} = \left(-X_0\overline{m} + 2^{-1}x_1\overline{m} + 2^{-2}X_2\overline{m} + 2^{-3}X_3\overline{m} + \ldots + 2^{-L}X_L\overline{m}\right)$$
$$= \left(-X_0\overline{m} + 2^{-1}\left(X_1\overline{m} + \ldots + 2^{-1}\left(X_{L-1}\overline{m} + 2^{-1}\left(X_L\overline{m}\right)\right)\right)\right) \quad (2.48)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ซึ่งจากสมการที่ 2.48 จะเห็นได้ว่าผลคูณจากสมการที่ 2.43 สามารถหาได้โดยการใช้หลักการเลื่อนและบวก (Shift and Add) โดยผลลัพธ์ที่ได้จากการคูณแบบเลขส่วนเติมเต็มสอง สามารถหาได้ตามขั้นตอนดังนี้

1. เคลียร์ค่าข้อมูลในแอคคิวมูเลเตอร์รีจิสเตอร์
2. บวก $X_L \overline{m}$ กับค่าที่อยู่ในแอคคิวมูเลเตอร์รีจิสเตอร์
3. เลื่อนค่าที่อยู่ในแอคคิวมูเลเตอร์รีจิสเตอร์ไปทางขวา 1 บิท
4. ทำซ้ำข้อ 2 และ 3 สำหรับค่า $X_{L-1},..,X_1$
5. ลบค่า $X_0 \overline{m}$ ออกจากค่าที่อยู่ในแอคคิวมูเลเตอร์รีจิสเตอร์ (ลบแบบเลขส่วนเติมเต็มสอง)

ตัวอย่างการทำงานตามอัลกอริทึมนี้

$Y = Xm = 0.8125(-0.390625)$ โดยสมมุติให้ใช้แอคคิวมูเลเตอร์รีจิสเตอร์ขนาด 12 บิท

$m = -0.390625$

$\overline{m} = 2 - |m|$

$= 2 - 0.390625$

$= 1.609375$

$\therefore \overline{m} = 1.100111$

$X = 0.8125 = \overline{X}$

$\therefore \overline{X} = 0.1101 = X_0 \cdot X_1 \cdot X_2 \cdot X_3 \cdot X_4$

โดยมีขั้นตอนการทำงาน ดังตารางต่อไปนี้

ตารางที่ 2.2 แสดงขั้นตอนการคูณเลขส่วนเติมเต็มสอง

การดำเนินการ	ข้อมูลในแอคคิวมูเลเตอร์รีจิสเตอร์
เคลียร์ ACC	0.000 0000 0000
ACC+ $X_4 \overline{m}$	1.100 1110 0000
เลื่อนข้อมูลใน ACC ไปทางขวา 1 บิท	1.110 0111 0000
ACC+ $X_3 \overline{m}$	1.110 0111 0000
เลื่อนข้อมูลใน ACC ไปทางขวา 1 บิท	1.111 0011 1000
ACC+ $X_2 \overline{m}$	1.100 0001 1000
เลื่อนข้อมูลใน ACC ไปทางขวา 1 บิท	1.110 0000 1100
ACC+ $X_1 \overline{m}$	1.010 1110 1100
เลื่อนข้อมูลใน ACC ไปทางขวา 1 บิท	1.101 0111 0110
ACC- $X_0 \overline{m}$	1.101 0111 0110

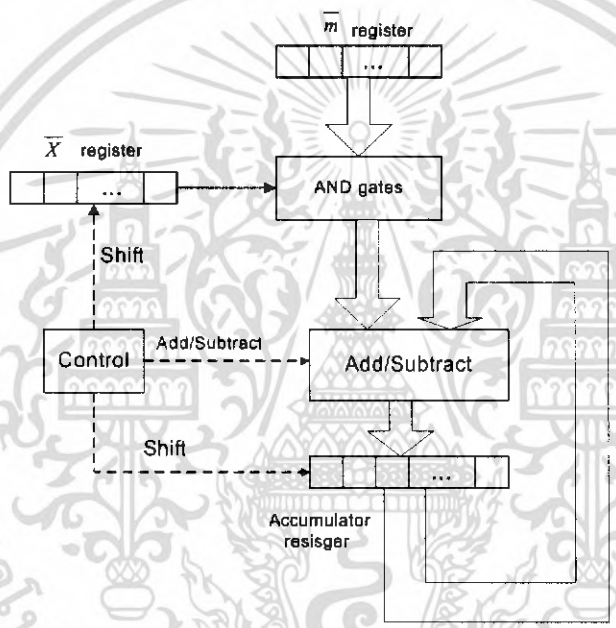
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\therefore \overline{Y} = 1.101\ 0111\ 0110\ = Y_0 \cdot Y_1 \cdot Y_2 \cdot \ldots \cdot Y_{11}$$

จะได้

$$\begin{aligned}\overline{Y} &= -Y_0 + \sum_{i=1}^{11} Y_i 2^{-i} \\ &= -1 + \left(2^{-1} + 2^{-3} + 2^{-5} + 2^{-6} + 2^{-7} + 2^{-9} + 2^{-10}\right) \\ &= -0.3173828125\end{aligned}$$

จากอัลกอริทึมดังกล่าวสามารถออกแบบการทำงานและสร้างวงจรแสดงได้ดังรูปที่ 2.10



รูปที่ 2.10 แสดงการคูณแบบเลขส่วนเติมเต็มสองโดยใช้เลขคณิตกระจาย

ที่ผ่านมาเป็นหลักการคูณแบบเลขส่วนเติมเต็มสอง ส่วนทฤษฎีเลขคณิตกระจายก็อาศัยหลักการดังกล่าวมาใช้ โดยทำการกระจายสมการที่อยู่ในรูปผลบวกของผลคูณให้แตกออกมาอยู่ในระดับบิท (Bit level) พิจารณาผลบวกของผลคูณต่อไปนี้

$$Y = \sum_{i=0}^{N} X_i m_i \tag{2.49}$$

โดย m_i เป็นค่าสัมประสิทธิ์ซึ่งมีค่าคงที่

X_i เป็นข้อมูลอินพุท

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ถ้า X_i แต่ละค่าเป็นเลขส่วนเติมเต็มสอง โดย $|X_i|<1$ สามารถแสดง X_i แต่ละค่าได้ดังนี้

$$X_i = -X_{i0} + \sum_{j=1}^{L} X_{ij} 2^{-j} \tag{2.50}$$

โดย X_{ij} = บิทต่างๆของข้อมูล x_i มีค่าเป็น 0 หรือ 1

X_{i0} = บิทแสดงเครื่องหมาย

X_{iL} = บิทที่มีนัยสำคัญต่ำสุด (LSB)

$L+1$ = จำนวนบิทที่แทนข้อมูลอินพุท

แทนค่า X_i ในสมการที่ 2.50 ลงในสมการที่ 2.49 จะได้

$$Y = \sum_{i=0}^{N} m_i \left[-X_{i0} + \sum_{j=1}^{L} X_{ij} 2^{-j} \right] \tag{2.51}$$

เมื่อจัดเทอมของผลบวกใหม่จะได้

$$\begin{aligned} Y &= -X_{i0} \sum_{i=0}^{N} m_i + \sum_{j=1}^{L} X_{ij} 2^{-j} \sum_{i=0}^{N} m_i \\ &= -\sum_{i=0}^{N} X_{i0} m_i + \sum_{i=0}^{N} \sum_{j=1}^{L} X_{ij} m_i 2^{-j} \end{aligned} \tag{2.52}$$

จากนั้นทำการกระจายออกให้เป็นระดับบิท ได้ดังนี้

$$\begin{aligned} Y = &-(X_{00}m_0 + X_{10}m_1 + X_{20}m_2 + \ldots + X_{N0}m_N) \\ &+2^{-1}(X_{01}m_0 + X_{11}m_1 + X_{21}m_2 + \ldots + X_{N1}m_N) \\ &+2^{-2}(X_{02}m_0 + X_{12}m_1 + X_{22}m_2 + \ldots + X_{N2}m_N) \\ &+\ldots + 2^{-L}(X_{0L}m_0 + X_{1L}m_1 + X_{2L}m_2 + \ldots + X_{NL}m_N) \end{aligned} \tag{2.53}$$

สมการที่ 2.53 นี้ถูกกระจายออกให้อยู่ในรูปผลบวกของผลคูณระหว่างสัมประสิทธิ์กับข้อมูลอินพุทในระดับบิท ซึ่งเป็นนิยามของการคำนวณแบบเลขคณิตกระจาย และเมื่อเปรียบเทียบสมการที่ 2.53 กับสมการที่ 2.48 จะเห็นว่าการคำนวณหาค่า Y ก็ใช้เลขคณิตกระจายนั่นเอง เพียงแต่นำค่าผลคูณย่อย (Partial product) ที่คำนวณไว้ล่วงหน้าแล้วสำหรับแต่ละค่าที่สอดคล้องกับแต่ละบิทของข้อมูลอินพุทไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เก็บไว้ในตารางเปิดดู ซึ่งเป็นหน่วยความจำ EPROM และใช้ข้อมูลอินพุทเป็นแอดเดรสของหน่วยความจำ เพื่อนำค่าในตารางเปิดดูมาผ่านขั้นตอนการคำนวณตามบูทอัลกอริธึม ซึ่งค่าในตารางเปิดดู สามารถแสดงได้ดังนี้

ตารางที่ 2.3 แสดงค่าผลคูณย่อยที่เก็บไว้ในตารางเปิดดูที่กำหนดโดยข้อมูลอินพุท

Bit pattern ของข้อมูลอินพุท X_{Nj} ..... X_{2j} X_{1j} X_{0j}	ผลคูณย่อยที่เก็บไว้ในตารางเปิดดู
0 ..... 0 0 0	0
0 ..... 0 0 1	m_0
0 ..... 0 1 0	m_1
0 ..... 0 1 1	$m_1 + m_0$
0 ..... 1 0 0	m_2
0 ..... 1 0 1	$m_2 + m_0$
0 ..... 1 1 0	$m_2 + m_1$
0 ..... 1 1 1	$m_2 + m_1 + m_0$
1 ..... 1 1 1	$m_N + m_{N-1} + ... + m_2 + m_1 + m_0$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.5 ภาษาวีเอชดีแอล

ความซับซ้อนและขนาดของระบบดิจิตอลในปัจจุบันได้เพิ่มมากขึ้นทุกขณะ ส่งผลให้มีการนำคอมพิวเตอร์เพื่อช่วยในการออกแบบ มาใช้ในกระบวนการออกแบบฮาร์ดแวร์เพิ่มขึ้น อีกทั้งอุปกรณ์และวิธีการออกแบบใหม่ๆ ก็ถูกพัฒนาขึ้นมาเพื่อช่วยอำนวยความสะดวกให้กับนักออกแบบมากขึ้นด้วย สำหรับภาษาบรรยายอุปกรณ์ฮาร์ดแวร์ เอชดีแอล (HDL: Hardware Description Language) ก็เป็นเครื่องมืออย่างหนึ่งที่ได้รับการพัฒนามาอย่างต่อเนื่องเพื่อช่วยในการปรับปรุงขบวนการออกแบบระบบดิจิตอลให้เป็นไปอย่างมีประสิทธิภาพ

2.5.1 ประวัติความเป็นมาของภาษาวีเอชดีแอล

วีเอชดีแอล ย่อมาจากคำว่า VHSIC Hardware Description Language (VHSIC: Very High Speed Integrated Circuit) เป็นภาษาโปรแกรมระดับสูง (High Level Language) ที่ใช้สำหรับการออกแบบฮาร์ดแวร์ในระบบดิจิตอล ตัวของภาษาสามารถบรรยายพฤติกรรมการทำงานในรูปของลำดับชั้น (Hierarchy) และสามารถเขียนได้หลายรูปแบบด้วยเหตุผลนี้จึงทำให้ภาษาวีเอชดีแอล เป็นเครื่องมือที่ใช้ออกแบบตั้งแต่ขั้นตอนบนสุด คือ แนวความคิดที่จะแก้ปัญหา ลงไปทีละขั้นจนถึงขั้นตอนของการสร้างวงจรจริง และตัวภาษาก็เปิดโอกาสให้วิศวกรได้พัฒนาและจำลองการทำงานของรูปแบบฟังก์ชันการทำงานของวงจรอย่างสังเขป โดยไม่คำนึงถึงรายละเอียดเกี่ยวกับโครงสร้างวงจรจริงนอกจากนี้ วีเอชดีแอลยังเป็นภาษาที่สนับสนุนลักษณะต่างๆ ของระบบดิจิตอลที่มีความซับซ้อนได้ทั้งหมด ดังนั้น วีเอชดีแอลจึงเป็นภาษาที่น่าสนใจในการศึกษาและนำไปใช้งานเป็นอย่างยิ่ง สำหรับมาตรฐานของภาษาที่ใช้บรรยายพฤติกรรมวงจร หรือฮาร์ดแวร์ สามารถสรุปได้ดังนี้

- ต้องเป็นภาษาที่นำไปเขียนรูปแบบระบบดิจิตอล และมีคุณสมบัติที่สามารถเข้าใจได้ทั้ง มนุษย์และเครื่องคอมพิวเตอร์โดยไม่ต้องมีการแปลหรือเปลี่ยนแปลงอีก
- สามารถนำไปใช้เป็นเอกสารประกอบโครงการได้
- ต้องเป็นภาษาที่เขียนขึ้นสำหรับใช้จำลองการทำงานของวงจร

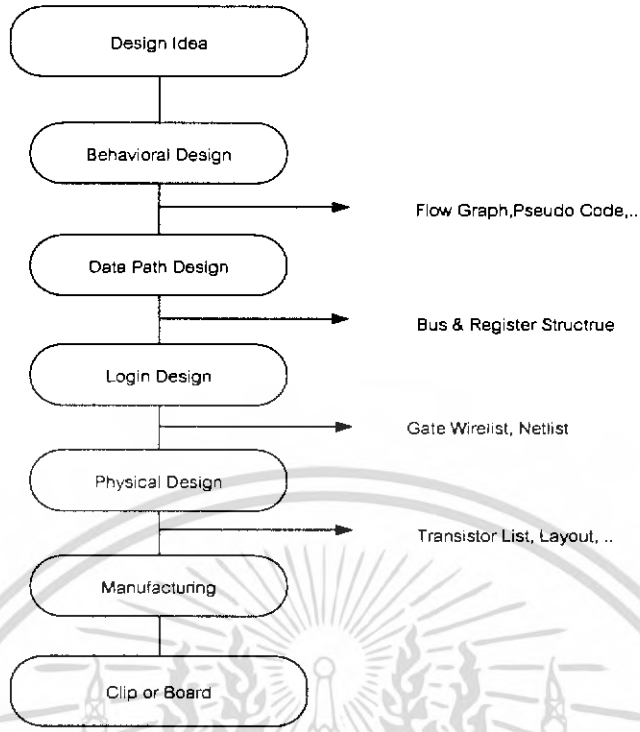
ฉะนั้นภาษาดังกล่าวนี้จึงจัดเป็นภาษาโปรแกรมระดับสูง เช่นเดียวกับภาษาปาสคาล หรือภาษาซี ซึ่งในทางวิศวกรรมภาษาที่ใช้ในการออกแบบฮาร์ดแวร์นี้เรียกว่า ภาษาโปรแกรมระดับสูง

2.5.2 การออกแบบระบบดิจิตอล

ในการออกแบบระบบดิจิตอล เริ่มตั้งแต่การกำเนิดแนวความคิดเบื้องต้นจนกระทั่งได้ออกมาเป็นอุปกรณ์ฮาร์ดแวร์ที่ใช้งานได้จะต้องผ่านขั้นตอนต่าง ๆ มากมาย และในแต่ละขั้นตอนผู้ออกแบบจะต้องตรวจสอบผลลัพธ์ในแต่ละขั้นก่อนเข้าสู่กระบวนการออกแบบในขั้นต่อไป

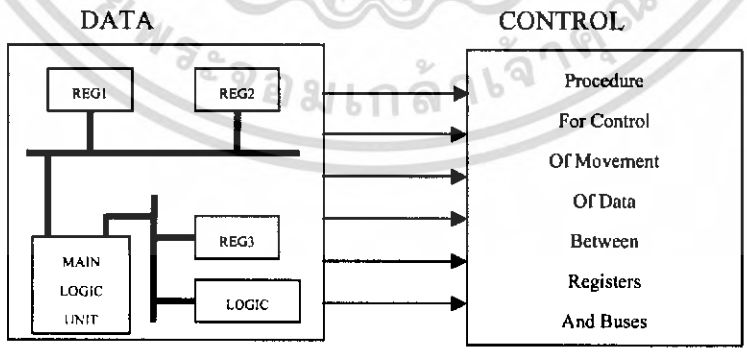
รูปที่ 2.11 แสดงขั้นตอนปกติที่ใช้ในการออกแบบระบบดิจิตอลทั่วไป ขั้นแรกผู้ออกแบบจะกำหนดแนวความคิดในการออกแบบ แล้วทำการพัฒนาให้สามารถนำไปใช้ได้อย่างสมบูรณ์ ซึ่งภายในขั้นตอนนี้ผู้ออกแบบจำเป็นต้องสร้างรูปแบบระบบเชิงพฤติกรรมขึ้นมาตรวจสอบซึ่งอาจจะเป็นผังงานแสดงแบบหรือรหัสคำสั่งเทียม (Pseudo code) ก็ได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.11แสดงขั้นตอนการออกแบบระบบดิจิตอล

ขั้นตอนต่อไปเป็นการออกแบบระบบเส้นทางของข้อมูล ผู้ออกแบบจะกำหนดส่วนประกอบของรีจิสเตอร์และวงจรลอจิกที่จำเป็นทั้งหมด เพื่อนำมาประกอบเป็นระบบที่สมบูรณ์ โดยแต่ละองค์ประกอบสามารถเชื่อมต่อกันด้วยบัสหนึ่งหรือสองทิศทาง (Unidirectional or Bidirectional Bus) กระบวนการในการควบคุมการเคลื่อนย้ายข้อมูลระหว่างรีจิสเตอร์และวงจรลอจิกจะขึ้นอยู่กับพฤติกรรมของระบบที่กำหนดไว้ดังรูปที่ 2.12



รูปที่ 2 12 การออกแบบระบบเส้นทางข้อมูล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

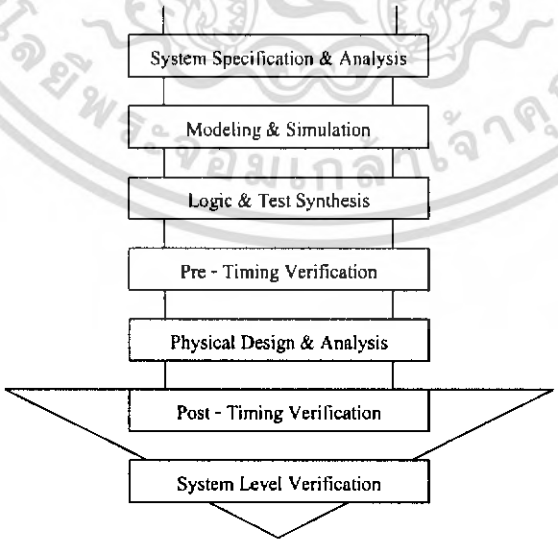
ขั้นตอนถัดมาเป็นการออกแบบวงจรลอจิกซึ่งจะเกี่ยวข้องกับการนำเกทดิจิตอลพื้นฐาน และฟลิปฟลอป (Flip – Flop) มาประกอบเป็นอุปกรณ์ย่อยต่าง ๆ เช่นรีจิสเตอร์เก็บข้อมูล บัสวงจรลอจิก และส่วนควบคุมฮาร์ดแวร์ ซึ่งผลลัพธ์ที่ได้ในขั้นตอนนี้จะเป็นเครือข่ายของการโยงใยระหว่างเกทและฟลิปฟลอปนั่นเอง

การออกแบบในขั้นตอนถัดไปเป็นการเปลี่ยนเครือข่ายการโยงใยที่ได้จากขั้นตอนที่แล้ว ให้เป็นลำดับของทรานซิสเตอร์ (Transistor List) และโครงงาน (Layout) ซึ่งขั้นตอนนี้จะเกี่ยวข้องกันโดยตรงกับการจัดวางทรานซิสเตอร์หรือไลบรารีเซลล์เพื่อแทนเกทและฟลิปฟลอปต่าง ๆ

และในขั้นตอนสุดท้ายจะเป็นการส่งระบบที่ออกแบบไว้ไปทำการเจือที่โรงงานเพื่อผลิตออกมาเป็นวงจรรวมในที่สุด

2.5.3 การออกแบบจากบนลงล่าง (Top-Down Design)

ในการพัฒนาวงจรรวมดิจิตอลขนาดใหญ่ที่มีความซับซ้อน วิศวกรหรือผู้ออกแบบมักจะมองการออกแบบให้อยู่ในรูปของ บล็อกไดอะแกรมก่อนที่ทำวิเคราะห์ให้ลึกถึงรายละเอียดต่อไป ซึ่งภาษาวีเอชดีแอลนั้นอนุญาตให้อธิบายและวิเคราะห์การทำงานของแต่ละบล็อก รวมถึงการปรับปรุงการทำงานจากผลที่วิเคราะห์เพื่อให้ได้การทำงานตามต้องการนอกจากนี้ยัง สามารถเพิ่มเติมในรายละเอียดในแต่ละขั้นตอนได้ ซึ่งหลักการนี้สอดคล้องกับหลักการออกแบบจากบนลงล่างนั่นเอง ถ้าทดลองเปรียบเทียบกับการออกแบบจากล่างขึ้นบน (Bottom-Up Design) จะเห็นได้ว่า การออกแบบจากล่างขึ้นบนจะใช้เวลาการออกแบบมากกว่า 90% เนื่องจากเป็นการวางวงจรด้วยอุปกรณ์ต่างๆ (Schematic Capture) ที่ประกอบกันเข้าเป็นวงจรที่ต้องการออกแบบก่อน แล้วจึงทำการจำลองการทำงาน และตรวจสอบความถูกต้อง วีเอชดีแอล กับหลักการออกแบบจากบนลงล่างจึงเป็นทางออกให้กับวิศวกรให้สามารถ ออกแบบและพัฒนาวงจรที่มีความซับซ้อนได้มากขึ้น ทั้งยังช่วยลดเวลาและค่าใช้จ่ายในการออกแบบด้วย



รูปที่ 2.13 แสดงขั้นตอนการออกแบบจากบนลงล่าง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 2.13 แสดงถึงขั้นตอนการออกแบบจากบนลงล่าง ทั้งนี้ในทางปฏิบัติอาจมีข้อแตกต่างไปจากนี้บ้างเล็กน้อย เนื่องจากขั้นตอนของการผลิต (Implementation) สามารถกระทำได้หลายเทคโนโลยี สำหรับรายละเอียดของขั้นตอน การออกแบบจากบนลงล่างในแต่ละขั้นตอนมีดังนี้

1) ความต้องการของระบบและการวิเคราะห์ คือ การสร้างข้อกำหนดของความต้องการ และวิเคราะห์ระบบ เพื่อหาแนวความคิดและหลักการ (Idea and Concept) ในการแก้ปัญหา

2) รูปแบบและการจำลองการทำงาน คือ การเขียนรูปแบบของระบบที่ต้องการออกแบบโดยใช้ภาษาวีเอชดีแอล หรือ ภาษาเอชดีแอล อื่นๆสำหรับใช้ในการบรรยายพฤติกรรมการทำงานพร้อมทั้งทำการจำลองการทำงาน เพื่อเปรียบเทียบและตรวจสอบความถูกต้องกับข้อกำหนด

3) ลอจิกและการทดสอบการสังเคราะห์ คือ หลังจากที่ได้หลักการขั้นต้นพร้อมแนวความคิดที่ผ่านการตรวจสอบแล้วหลักการนี้จะถูกเพิ่มเติมรายละเอียดลงมาเป็นลำดับขั้นที่สองจนกระทั่งอยู่ในระดับที่จะนำไปผลิตวงจรจริง หรือทำการสังเคราะห์ในขั้นตอนนี้เองเทคโนโลยีที่จะมารองรับวงจรออกแบบจะถูกกำหนดขึ้น และระบบช่วยการออกแบบจะทำการสังเคราะห์วงจรที่ได้จากรูปแบบที่จะเขียนขึ้นให้อยู่ในรูปของวงจรที่ประกอบด้วยอุปกรณ์อิเล็กทรอนิกส์ หรือวงจรในระดับเกท และการเชื่อมต่อระหว่างกันของอุปกรณ์เหล่านั้นหรือไม่ก็อยู่ในรูปของโครงข่ายการเชื่อมต่อ ที่สามารถนำไปผลิตอุปกรณ์อื่นได้

4) การตรวจสอบเวลาก่อนการออกแบบ คือ หลังจากได้ทำการสังเคราะห์วงจรให้อยู่ในระดับเกท หรือ โครงข่ายการเชื่อมต่อแล้ว ข้อมูลนี้จะถูกนำไปใช้สำหรับการจำลองการทำงานในเรื่องความถูกต้องของฟังก์ชันพร้อมกับนำข้อมูลที่เกี่ยวข้องกับเวลาเข้ามาใช้ในการประกอบในการพิจารณาด้วย ซึ่งตามปกติแล้วอุปกรณ์ ทางอิเล็กทรอนิกส์ทุกชิ้นจะต้องมีเวลาหน่วงของการแพร่กระจาย (Propagation Delay Time) เสมอ ถึงแม้ว่าจะเป็นเวลาที่น้อยมากในระดับนาโนวินาทีก็ตาม แต่ถ้าภายในวงจรหนึ่งประกอบด้วยเกทของฟังก์ชันต่างๆ จำนวน 10,000 เกท ขึ้นไป เวลาดังกล่าวนี้จะสะสมกันมากขึ้น จนอาจทำให้การทำงานของวงจรรวมทั้งหมดผิดพลาดไป หรือไม่สามารถที่จะทำงานในย่านความถี่สัญญาณนาฬิกาที่สูงได้

5) การออกแบบทางกายภาพและการวิเคราะห์ คือ ขั้นตอนในการผลิตเป็นวงจรจริง (Technology and device mapping) โดยจะนำข้อมูลที่ได้จากการสังเคราะห์ มาใช้ในการผลิตเป็นวงจรรวม ซึ่งอาจจะอยู่ในรูปของแผงวงจรไฟฟ้า ที่ประกอบด้วยอุปกรณ์หลายๆ ชิ้นหรืออยู่ในรูปของวงจรรวมเอซิก (ASIC)

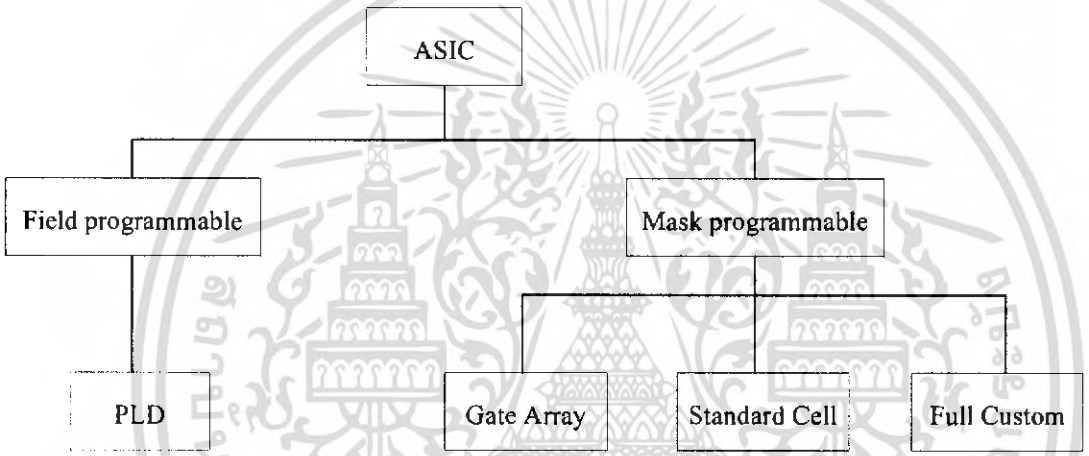
6) การตรวจสอบเวลาหลังการออกแบบ คือ การทำการตรวจสอบการทำงานด้วยตัวแปรทางด้านเวลาทั้งหมด เพื่อความถูกต้องของวงจรเป็นครั้งสุดท้ายก่อนนำไปรวมเข้ากับอุปกรณ์อื่นๆ ให้เป็นระบบดิจิตอล เนื่องจากในขั้นตอนนี้ วงจรที่ออกแบบ จะประกอบด้วยจุดต่อทางอินพุทและเอาท์พุท ซึ่งเป็นจุดต่อสำหรับการรับและส่งสัญญาณกับภายนอก

7) การตรวจสอบระบบ คือ การนำวงจรที่ออกแบบไว้ประกอบเข้ากับอุปกรณ์อื่นๆ ให้เป็นระบบที่สมบูรณ์ แล้วทำการทดสอบการทำงานทั้งระบบรวมกับอุปกรณ์อื่นๆ อีกครั้งเพื่อควบคุมคุณภาพของผลิตภัณฑ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.6 เอฟพีจีเอ

เทคโนโลยีความก้าวหน้าของอุตสาหกรรมอิเล็กทรอนิกส์ในปัจจุบัน ทำให้เกิดการพัฒนาความสามารถของอุปกรณ์ต่างๆ ซึ่งทำให้ลดค่าใช้จ่ายต่างๆได้มาก ในขณะเดียวกันก็มีการเพิ่มประสิทธิภาพและระดับความเชื่อถือได้ของวงจรรวมที่สูงขึ้นเห็นได้ชัดจากเทคโนโลยีไมโครโปรเซสเซอร์ และหน่วยความจำปัจจุบัน ทุกๆครั้งที่มีการพัฒนาขึ้นทำให้เกิดช่องว่างระหว่างวงจรรวมและไอซีมาตรฐานมากขึ้น นักออกแบบอุปกรณ์ทางด้านดิจิตอล ได้พิจารณาถึงการผลิตให้มีขนาดมากขึ้นและการผลิตวงจรรวมเอซิก (ASIC: Application Specific Integrated Circuit) ซึ่งวงจรรวมจะแบ่งตามสร้างออกเป็น 2 กลุ่ม คือ ฟิลด์โปรแกรมเมเบิล (Field programmable) และ แมสโปรแกรมเมเบิล (Mask programmable) ดังแสดงในรูปที่ 2.14



รูปที่ 2.14 แสดงผังการแบ่งกลุ่มของวงจรรวมเอซิก

2.6.1 การออกแบบวงจรเชิงเลขด้วยชิพอุปกรณ์เอฟพีจีเอ

ชิพอุปกรณ์เอฟพีจีเอ เป็นอุปกรณ์ที่ใช้ในการโปรแกรมวงจรที่ได้ออกแบบลงไปเพื่อให้อุปกรณ์ เอฟพีจีเอ มีฟังก์ชันการทำงานตามที่ออกแบบไว้ ในการทำชิพอุปกรณ์ ซึ่งเป็นวิธีการออกแบบไอซี (IC : Integrated Circuit) แบบ เซมิคัสตัม (Semi custom) อีกวิธีหนึ่ง เมื่อเทียบกับการทำเอซิกแล้วนั้นก็มีทั้งข้อดีและข้อเสีย คือ การทำชิพอุปกรณ์เอฟพีจีเอ จะมีข้อจำกัดในด้านขนาดของวงจรเพราะภายในชิพอุปกรณ์เอฟพีจีเอ จะมีจำนวนเกท (gate) ให้ใช้จำนวนจำกัด และการทำชิพอุปกรณ์เอฟพีจีเอ ก็เหมาะสำหรับการทำผลิตภัณฑ์ต้นแบบหรือเพื่อผลิตในปริมาณต่ำ ส่วนข้อดีของการทำชิพอุปกรณ์ก็คือ ระยะเวลาที่ใช้ในการทำตั้งแต่เขียนรหัส (code) อธิบายฮาร์ดแวร์จนกระทั่งดาวน์โหลด (download) นั้นน้อยกว่าการทำเอซิก มากและการตรวจสอบหรือแก้ไขการออกแบบที่ทำได้สะดวก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทำชิพอุปกรณ์เอฟพีจีเอ ในปัจจุบันมีประสิทธิภาพและความสะดวกมากขึ้น ทั้งนี้ก็เนื่องจากทางบริษัทผู้ผลิตชิพอุปกรณ์เอฟพีจีเอ ได้เพิ่มความสามารถของชิพอุปกรณ์เอฟพีจีเอ โดยเพิ่มจำนวนองค์ประกอบภายใน หรือปรับปรุงโครงสร้างสถาปัตยกรรมภายในและยังได้เพิ่มประสิทธิภาพของซอฟต์แวร์ที่ใช้ทำ พีพีอาร์ (PPR: Partitioning Placement and Routing) สำหรับอุปกรณ์นั้น ๆ ด้วย

สำหรับตัวชิพอุปกรณ์เอฟพีจีเอนั้นมีโครงสร้างพื้นฐาน เทคโนโลยีที่ใช้สร้าง ตลอดจนเทคนิควิธีการโปรแกรมที่แตกต่างกันสำหรับผู้ผลิตแต่ละราย นอกจากนั้นชิพอุปกรณ์เอฟพีจีเอ ของแต่ละผู้ผลิตก็มีโครงสร้างและความสามารถที่แตกต่างกันบางส่วน ในการใช้งานนั้นชิพอุปกรณ์เอฟพีจีเอ สามารถนำไปประยุกต์ใช้งานได้ เช่น การประมวลผลสัญญาณเชิงเลข (DSP: Digital Signal Processing) การออกแบบไมโครคอนโทรลเลอร์ เป็นต้น

2.6.2 ปัจจัยที่ทำให้การออกแบบชิพอุปกรณ์เอฟพีจีเอ ทำได้ง่ายและสะดวกรวดเร็ว

1. ผู้ออกแบบไม่จำเป็นต้องทราบถึงโครงสร้างภายในของตัวชิพเพียงแต่มีความรู้เกี่ยวกับขั้นตอนการออกแบบลอจิกก็เพียงพอแล้ว ต่างกับการใช้ไมโครโปรเซสเซอร์ซึ่งจำเป็นต้องศึกษาโครงสร้างภายในรวมถึงภาษาแอสแซมบลี้ (Assembly) ของไมโครโปรเซสเซอร์ตัวนั้นด้วย

2. มีการออกแบบโดยใช้ภาษาในการอธิบายการทำงานของวงจรหรือเอชดีแอล เป็นเครื่องมือในการออกแบบ ซึ่งเป็นวิธีการที่มีความยืดหยุ่นสูง ทำได้รวดเร็ว และไม่จำเป็นต้องทราบถึงลักษณะของวงจรที่ต้องการว่าจะเชื่อมต่อกันอย่างไร เพียงแต่กำหนดลักษณะการทำงานให้มันจากนั้นตัวซอฟต์แวร์จะทำการสังเคราะห์ให้ทั้งหมด นอกจากนี้ภาษาที่ใช้ยังเป็นมาตรฐานเดียวกันสามารถใช้ได้กับชิพทุกตัวและทุกบริษัท

3. การโปรแกรมสามารถทำได้เองและใช้เวลาไม่นาน เพียงแค่ส่งข้อมูลผ่านสายดาวน์โหลดทางพอร์ตของคอมพิวเตอร์ก็สามารถโปรแกรมตัวชิพขณะที่อยู่ในระบบได้โดยไม่จำเป็นต้องถอดมาโปรแกรมข้างนอก และที่สำคัญสามารถโปรแกรมได้หลายครั้ง จึงทำให้ง่ายในการแก้ไขและพัฒนาโดยไม่ต้องเสียค่าใช้จ่ายเพิ่มแต่อย่างใด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3
การคำนวณและการสร้าง

ในปริญญานิพนธ์นี้จะแบ่งออกเป็น 2 ส่วน คือ การประมวลผลด้วยโปรแกรมแมทแลบ และการประมวลผลด้วยโปรแกรม Xilinx-Project Navigator โดยใช้ภาษาวีเอชดีแอล

3.1 การประมวลผลด้วยโปรแกรมแมทแลบ

แบ่งออกเป็น 2 ส่วน ได้แก่

3.1.1 ส่วนของการทรานสฟอร์ม

กระบวนการของการแปลงแบบอินทีเจอร์โคซายน์ (Integer Cosine Transform) ประกอบด้วยการทำงาน ดังนี้

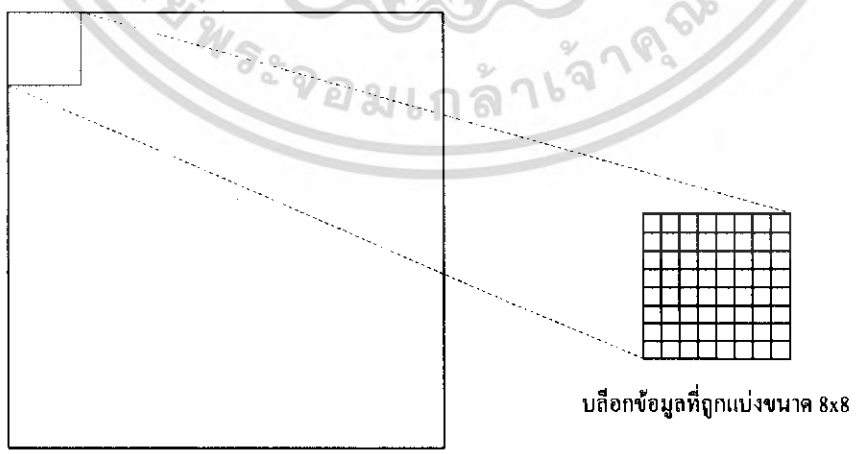
3.1.1.1 การแบ่งข้อมูลออกเป็นบล็อก การปรับระดับ และ การทรานสฟอร์ม

หลักการของขั้นตอนนี้ แสดงได้ดังรูปที่ 3.1

รูปที่ 3.1 แสดงหลักการของการแบ่งข้อมูลออกเป็นบล็อก การปรับระดับ และการทรานสฟอร์ม

3.1.1.1.1 การแบ่งข้อมูลออกเป็นบล็อก

นำข้อมูลภาพมาทำการแบ่งเป็นออกเป็นบล็อกๆ โดยที่มีขนาด 8×8 โดยแสดงดังรูปที่ 3.2



รูปที่ 3.2 แสดงการแบ่งข้อมูลภาพออกเป็นบล็อกขนาด 8×8

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตัวอย่างข้อมูลขนาด 8×8 ของภาพต้นแบบ(lena512)

$$X=\begin{bmatrix}162&162&162&162&162&162&162&162\\162&162&162&162&162&162&162&162\\161&161&161&161&161&161&161&161\\160&160&160&160&160&160&160&160\\158&158&158&158&158&158&158&158\\157&157&157&157&157&157&157&157\\156&156&156&156&156&156&156&156\\156&156&156&156&156&156&156&156\end{bmatrix}$$

รูปที่ 3.3 แสดงบล็อกข้อมูลขนาด 8×8 ของภาพต้นแบบ(lena512)

3.1.1.1.2 การปรับระดับ

ทำการปรับระดับของข้อมูลโดย นำข้อมูลมาทำการลบกับ 128 เพื่อทำการปรับค่าในแต่ละพิกเซลให้อยู่ในช่วง -128 ถึง 127 เพื่อให้เหมาะสมกับระดับการควอนไทซ์เซชั่น

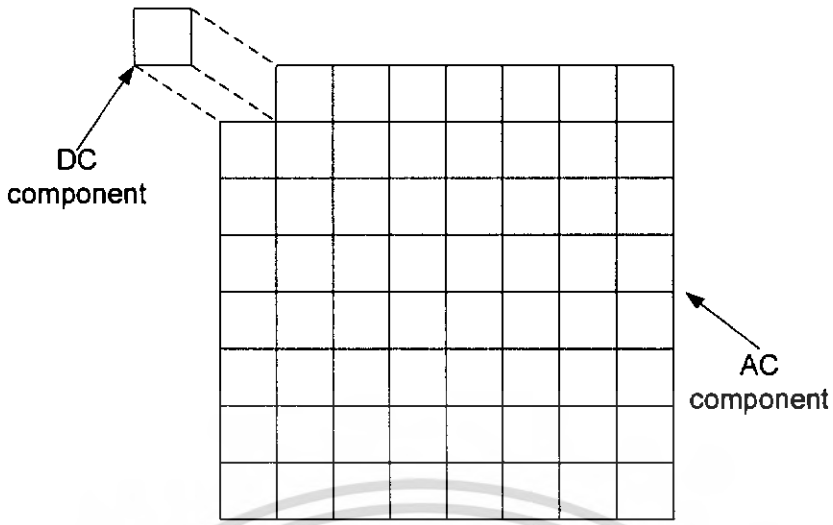
$$X'=\begin{bmatrix}34&34&34&34&34&34&34&34\\34&34&34&34&34&34&34&34\\33&33&33&33&33&33&33&33\\32&32&32&32&32&32&32&32\\30&30&30&30&30&30&30&30\\29&29&29&29&29&29&29&29\\28&28&28&28&28&28&28&28\\28&28&28&28&28&28&28&28\end{bmatrix}$$

รูปที่ 3.4 แสดงบล็อกข้อมูลขนาด 8×8 ของข้อมูลภาพ (lena512) ที่ทำการปรับระดับ

3.1.1.1.3 การทรานสฟอร์ม

นำข้อมูลแต่ละบล็อกมาทำการแปลงตามลำดับของแต่ละบล็อก โดยใช้หลักการทรานฟอร์มดังสมการที่ 2.26 ด้วยกระบวนการอินทีเจอร์โคซายน์ทรานสฟอร์ม ซึ่งเมตริกซ์ของสัมประสิทธิ์ทรานสฟอร์มกำหนดจากสมการที่ 2.9 โดยบล็อกที่ได้จากการทรานสฟอร์มจะประกอบด้วย ส่วนของข้อมูลที่มีค่าเป็น DC และส่วนของข้อมูลที่มีค่าเป็น AC แสดงดังรูปที่ 3.5

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.5 แสดงส่วนประกอบของบล็อกข้อมูล

เมื่อนำข้อมูลในรูปที่ 3.4 มาทำการทรานสฟอร์ม ผลลัพธ์ของการทรานสฟอร์มบล็อกข้อมูลขนาด 8×8 ของข้อมูลภาพต้นแบบ แสดงดังรูปที่ 3.6

$$Y=\begin{bmatrix} 1984 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 464 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ -96 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ -64 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ -32 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \end{bmatrix}$$

รูปที่ 3.6 แสดงผลของการทรานสฟอร์มบล็อกข้อมูลขนาด 8×8 (lena512)

3.1.1.2 การควอนไทซ์เซชั่น

ในกระบวนการ เจเปค (JPEG) การทำควอนไทซ์เซชั่นของการแปลงแบบอินทีเจอร์โคซายน์จะใช้ตารางควอนไทซ์เซชั่น เช่นเดียวกันกับมาตรฐานของการแปลงแบบดิสครีตโคซายน์ซึ่งสัมประสิทธิ์ของการควอนไทซ์แต่ละค่า จะมีค่าที่ต่างกัน ดังค่าการควอนไทซ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$J = \begin{bmatrix} 16 & 11 & 10 & 16 & 24 & 40 & 51 & 61 \\ 12 & 12 & 14 & 19 & 26 & 58 & 60 & 55 \\ 14 & 13 & 16 & 24 & 40 & 57 & 69 & 56 \\ 14 & 17 & 22 & 29 & 51 & 87 & 80 & 62 \\ 18 & 22 & 37 & 56 & 68 & 109 & 103 & 77 \\ 24 & 35 & 55 & 64 & 81 & 104 & 113 & 92 \\ 49 & 64 & 78 & 87 & 103 & 121 & 120 & 101 \\ 72 & 92 & 95 & 98 & 112 & 100 & 103 & 99 \end{bmatrix}$$

รูปที่ 3.7 แสดงค่าการควอนไทซ์

แต่ว่ากระบวนการควอนไทซ์เซชั่นของอินทีเจอร์โคซายน์ทรานสฟอร์มนั้นจะต่างจากวิธีการแปลงดิสครีตโคซายน์โดยที่เมตริกซ์สำหรับการควอนไทซ์ในการแปลงแบบอินทีเจอร์โคซายน์สามารถหาได้จากสมการ 2.34 ซึ่งแทนด้วยเมตริกซ์ Q ซึ่งเป็นเมตริกซ์ที่รวมขั้นตอนการคำนวณนอมัลไลเซชั่นและควอนไทซ์เซชั่นไว้เป็นขั้นตอนเดียวโดยเมตริกซ์ Q สามารถหาได้จาก สมการที่ 2.33

ค่าเมตริกซ์ที่ทำการควอนไทซ์แล้วสำหรับการแปลงแบบอินทีเจอร์โคซายน์สามารถหาได้จากสมการที่ 3.1

$$Y^* = \left(Y(\#)Q\right) + 0.5 \tag{3.1}$$

เมื่อ Y^* คือ เมตริกซ์ที่ถูกทำการควอนไทซ์แล้ว

Y คือ เมตริกซ์ที่ทำการทรานสฟอร์มแล้ว

$\#$ คือ การหาผลคูณของเมตริกซ์แบบเทอม-ต่อ-เทอม

Q คือ เมตริกซ์สำหรับการควอนไทซ์ในการแปลงแบบอินทีเจอร์โคซายน์

ซึ่งเมตริกซ์ข้างบนเมื่อทำการควอนไทซ์แล้วจะได้เมตริกซ์

$$Y^* = \begin{bmatrix} 16 & 0.5 & 0.5 & 0.5 & 0.5 & 0.5 & 0.5 & 0.5 \\ 2.05 & 0.5 & 0.5 & 0.5 & 0.5 & 0.5 & 0.5 & 0.5 \\ 0.5 & 0.5 & 0.5 & 0.5 & 0.5 & 0.5 & 0.5 & 0.5 \\ 0.23 & 0.5 & 0.5 & 0.5 & 0.5 & 0.5 & 0.5 & 0.5 \\ 0.5 & 0.5 & 0.5 & 0.5 & 0.5 & 0.5 & 0.5 & 0.5 \\ 0.39 & 0.5 & 0.5 & 0.5 & 0.5 & 0.5 & 0.5 & 0.5 \\ 0.5 & 0.5 & 0.5 & 0.5 & 0.5 & 0.5 & 0.5 & 0.5 \\ 0.48 & 0.5 & 0.5 & 0.5 & 0.5 & 0.5 & 0.5 & 0.5 \end{bmatrix}$$

รูปที่ 3.8 แสดงเมตริกซ์ของข้อมูลขนาด 8×8 ที่ถูกทำการควอนไทซ์แล้ว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ค่าดวอนไทซ์นี้จะนำไปใช้ในการหาค่าลาเบลอีกครั้งโดยหาได้จากสมการที่ 3.2

$$l_{ij} = \lfloor Y^* \rfloor \tag{3.2}$$

โดยที่ $\lfloor x \rfloor$ จะมีค่าเป็นจำนวนเต็มที่มีค่ามากที่สุดและน้อยกว่า x เช่น เมื่อพิจารณาเพื่อหาค่าลาเบล l_{00} จากรูปที่ 3.8 ซึ่งค่า Y_{00}^* เท่ากับ 16 จะสามารถหาค่า l_{00} ได้ดังนี้

$$l_{00} = \lfloor 16 \rfloor = 16 \tag{3.3}$$

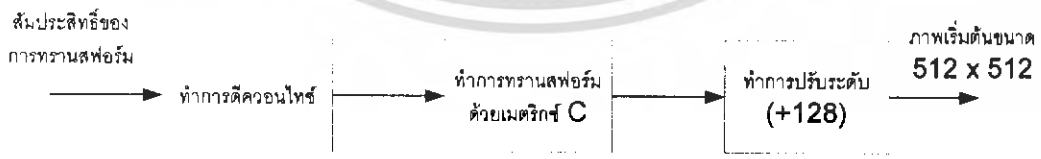
ดังนั้น ค่าลาเบลนั้นจะได้ค่าเป็นเลขจำนวนเต็ม

$$l = \begin{bmatrix} 16 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 2 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \end{bmatrix}$$

รูปที่ 3.9 แสดงค่าลาเบลที่ได้จากการควอนไทเซชั่น

3.1.2 ส่วนของการสร้างกลับคืน

กระบวนการของการหาอินเวอร์สทรานสฟอร์มของการแปลงแบบอินทีเจอร์โคซายน์(Integer Cosine Transform) ประกอบด้วยการทำงาน ดังนี้



รูปที่ 3.10 แสดงหลักการของการทำอินเวอร์สทรานสฟอร์มของการแปลงแบบอินทีเจอร์โคซายน์

ซึ่งการทำอินเวอร์สทรานสฟอร์มนั้นทำได้โดยคูณเมตริกซ์ Q^* แบบโพสท์มัลติพลายกับเมตริกซ์ Y^* แบบเทอม-ต่อ-เทอมโดยที่เมตริกซ์ Q^* สามารถหาค่าได้จากสมการที่ 2.36 เมื่อได้ผลคูณระหว่าง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมตริกซ์ Y^* และ Q^* แล้วก็นำไปทำการแปลงกลับด้วยเมตริกซ์ C^T และ C ตามสมการที่ 2.35 แล้วนำผลลัพธ์ที่ได้ไปทำการเพิ่มระดับโดยบวกกับค่า 128 เพื่อให้ได้ข้อมูลเดิมกลับคืนมา

3.1.2.1 การอินเวอร์สทรานสฟอร์ม

ทำการสร้างสัญญาณกลับ โดยจากเมตริกซ์ที่ทำลาเบลอันที่แล้ว นำมาทำการคูณกับเมตริกซ์ Q^* แบบเทอม-ต่อ-เทอม ซึ่งเมตริกซ์นี้สามารถคำนวณได้จากสมการที่ 2.36 ซึ่งจะได้ผลคูณมีค่า

$$I' = \begin{bmatrix} 32 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0.961 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \end{bmatrix}$$

รูปที่ 3.11 แสดงค่าเมตริกซ์ที่ได้จากการคูณระหว่าง I กับ Q^*

จากนั้นจึงนำเมตริกซ์ I' มาทำการอินเวอร์สทรานสฟอร์ม โดยหาจากสมการที่ 2.35 ซึ่งจะได้ผลลัพธ์ คือ

$$X^* = \begin{bmatrix} 36.804 & 36.804 & 36.804 & 36.804 & 36.804 & 36.804 & 36.804 & 36.804 \\ 34.882 & 34.882 & 34.882 & 34.882 & 34.882 & 34.882 & 34.882 & 34.882 \\ 33.922 & 33.922 & 33.922 & 33.922 & 33.922 & 33.922 & 33.922 & 33.922 \\ 32.961 & 32.961 & 32.961 & 32.961 & 32.961 & 32.961 & 32.961 & 32.961 \\ 31.039 & 31.039 & 31.039 & 31.039 & 31.039 & 31.039 & 31.039 & 31.039 \\ 30.078 & 30.078 & 30.078 & 30.078 & 30.078 & 30.078 & 30.078 & 30.078 \\ 29.118 & 29.118 & 29.118 & 29.118 & 29.118 & 29.118 & 29.118 & 29.118 \\ 27.196 & 27.196 & 27.196 & 27.196 & 27.196 & 27.196 & 27.196 & 27.196 \end{bmatrix}$$

รูปที่ 3.12 แสดงเมตริกซ์ที่ได้จากการทำอินเวอร์สทรานสฟอร์ม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

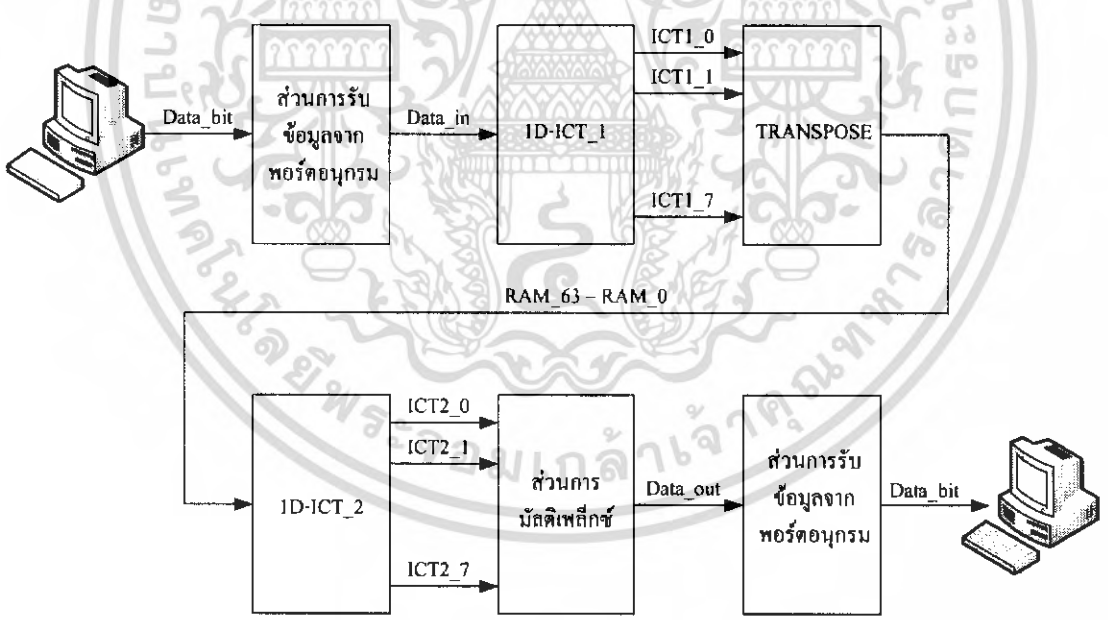
จากนั้น ทำการปรับระดับโดยนำมาบวกกับ 128 เมื่อทำการปรับระดับแล้วจะได้ข้อมูลดังรูปที่ 3.12

$$X = \begin{bmatrix} 164.8 & 164.8 & 164.8 & 164.8 & 164.8 & 164.8 & 164.8 & 164.8 \\ 162.88 & 162.88 & 162.88 & 162.88 & 162.88 & 162.88 & 162.88 & 162.88 \\ 161.92 & 161.92 & 161.92 & 161.92 & 161.92 & 161.92 & 161.92 & 161.92 \\ 160.96 & 160.96 & 160.96 & 160.96 & 160.96 & 160.96 & 160.96 & 160.96 \\ 159.04 & 159.04 & 159.04 & 159.04 & 159.04 & 159.04 & 159.04 & 159.04 \\ 158.08 & 158.08 & 158.08 & 158.08 & 158.08 & 158.08 & 158.08 & 158.08 \\ 157.12 & 157.12 & 157.12 & 157.12 & 157.12 & 157.12 & 157.12 & 157.12 \\ 155.2 & 155.2 & 155.2 & 155.2 & 155.2 & 155.2 & 155.2 & 155.2 \end{bmatrix}$$

รูปที่ 3.13 แสดงข้อมูลบล็อกขนาด 8×8 ที่ทำการสร้างข้อมูลกลับคืน

3.2 การประมวลผลด้วยโปรแกรม Xilinx-Project Navigator โดยใช้ภาษาวีเอชดีแอล

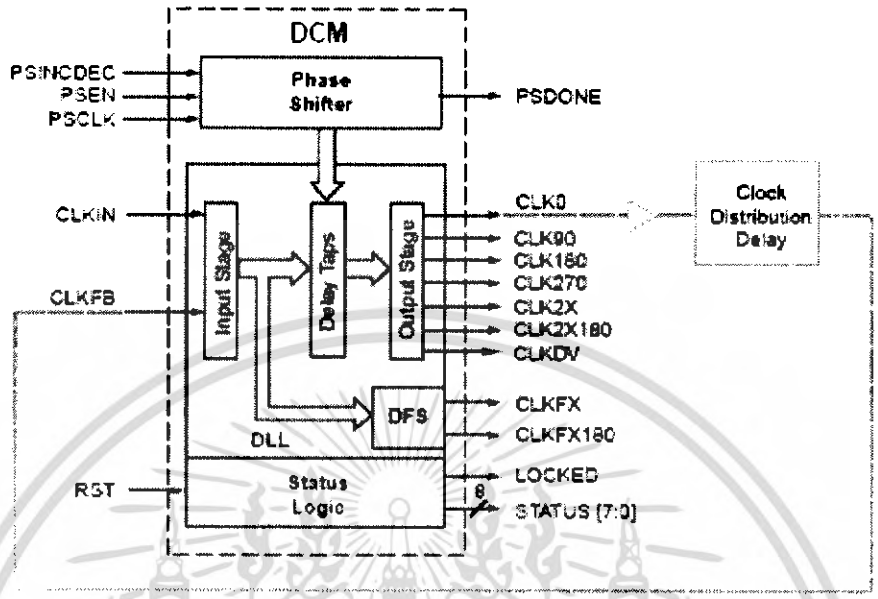
ปริญญานิพนธ์นี้จะทำการแปลงข้อมูลรูปภาพโดยใช้การแปลงอินทีเจอร์โคซายน์แบบ 2 มิติ ด้วยวิธีการแยกเป็นการแปลงอินทีเจอร์โคซายน์ 1 มิติ จำนวน 2 ครั้ง สามารถแสดงขั้นตอนของการแปลงข้อมูลภาพด้วยการแปลงอินทีเจอร์โคซายน์เป็นบล็อกไดอะแกรมได้ดังรูปที่ 3.14



รูปที่ 3.14 แสดงการแปลงอินทีเจอร์โคซายน์แบบ 2 มิติ โดยแยกเป็นการแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ จำนวน 2 ครั้ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภายในบอร์ด FPGA อุปกรณ์ที่เรียกว่า Digital Clock Managers (DCMs) ทำหน้าที่เป็นตัวคูณและตัวหารสัญญาณนาฬิกาอินพุท หรือเลื่อนเฟส (shift phase) ของสัญญาณเพื่อให้ได้สัญญาณเอาท์พุทตัวใหม่ตามต้องการ สามารถแสดงบล็อกไดอะแกรมของฟังก์ชันต่างๆ ของ DCM ได้ดังรูปที่ 3.15

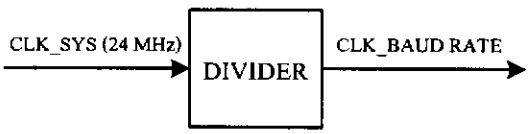


รูปที่ 3.15 แสดงบล็อกไดอะแกรมของฟังก์ชันต่างๆ ของ DCMs

ในที่นี้ใช้เฉพาะฟังก์ชันของตัวสังเคราะห์ความถี่ดิจิตอล (Digital Frequency Synthesizer : DFS) ที่ทำหน้าที่ หารและคูณความถี่สัญญาณอินพุทเพื่อให้ได้ความถี่ของสัญญาณเอาท์พุทตามต้องการ ในปริญญานิพนธ์นี้ต้องการความถี่สัญญาณอ้างอิง 24 MHz จึงต้องนำสัญญาณอินพุทจาก ออสซิลเลเตอร์ 25MHz มาผ่านวงจร DCM เพื่อให้ผลิตความถี่ตามต้องการ สามารถแสดงได้ดังรูปที่ 3.16

รูปที่ 3.16 แสดงบล็อกไดอะแกรมของฟังก์ชัน DFS ของ DCMs
ที่สร้างสัญญาณเอาท์พุทความถี่ 24 MHz จากสัญญาณอินพุทความถี่ 25 MHz

เมื่อได้ค่าสัญญาณนาฬิกาของระบบที่ต้องการทางเอาท์พุทของวงจร DCMs แล้วนำสัญญาณดังกล่าวไปผ่านวงจรหารความถี่เพื่อให้ได้สัญญาณนาฬิกาของความถี่บอดเรตที่ต้องการเพื่อใช้สำหรับการสื่อสารข้อมูลทางพอร์ตอนุกรม สามารถแสดงบล็อกไดอะแกรมวงจรหารความถี่บอดเรตได้ดังรูปที่ 3.17

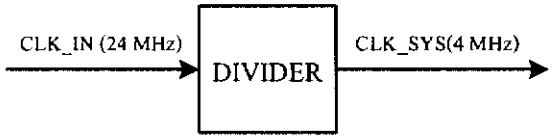


รูปที่ 3.17 แสดงบล็อกไดอะแกรมของวงจรหารความถี่บอดเรต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2.1 ส่วนของวงจรหารความถี่ระบบ

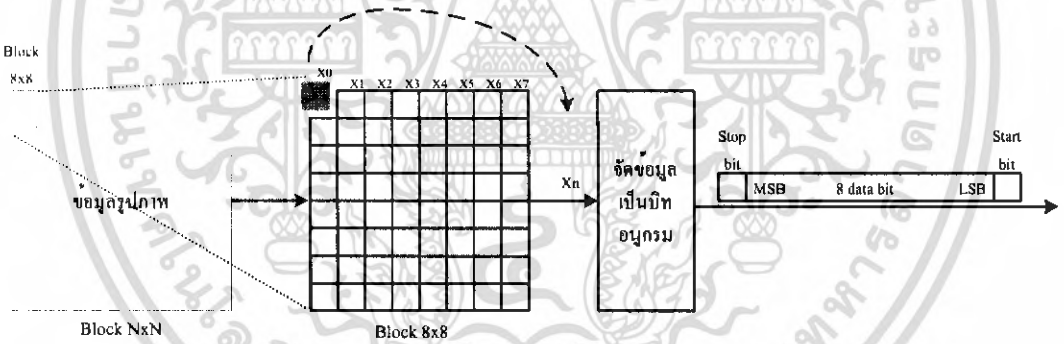
เนื่องจากสัญญาณความถี่ที่มาจาก DCMs มีค่าเท่ากับ 24 MHz เพื่อให้กระบวนการทำงานในระบบมีความถูกต้อง แม่นยำและไม่ผิดพลาดจึงต้องหารความถี่ให้ความถี่ของระบบมีค่าเท่ากับ 4 MHz สามารถแสดงบล็อกไดอะแกรมของวงจรหารความถี่ระบบได้ดังรูปที่ 3.18



รูปที่ 3.18 แสดงบล็อกไดอะแกรมของวงจรหารความถี่ระบบ

3.2.2 การแปลงบิทข้อมูลส่งออกพอร์ตอนุกรมไปยังบอร์ด FPGA ด้วยโปรแกรม MATLAB

เมื่อแบ่งข้อมูลรูปภาพขนาด $N \times N$ ออกเป็นบล็อกเล็ก ๆ ขนาด 8×8 แล้วนำค่าข้อมูลตามแถวแต่ละพิกเซลของบล็อก 8×8 มาทำการแปลงให้เป็นข้อมูลไบนารีแบบอนุกรม โดยกำหนดเฟรมข้อมูลที่ประกอบด้วย สตาร์ทบิท (Start bit) 1 บิท สตอบบิท (Stop bit) 2 บิท ข้อมูล (Data bit) 8 บิท แล้วส่งเฟรมข้อมูลดังกล่าวออกพอร์ตอนุกรม (Serial port) ไปยังบอร์ด FPGA ด้วยความถี่บอดเรต (Baud Rate) ที่กำหนดไว้ โดยทำการส่งข้อมูลดังกล่าวจนครบทั้ง 8×8 พิกเซล สามารถแสดงบล็อกไดอะแกรมการแปลงบิทข้อมูลส่งออกพอร์ตอนุกรมไปยังบอร์ด FPGA ได้ดังรูปที่ 3.19

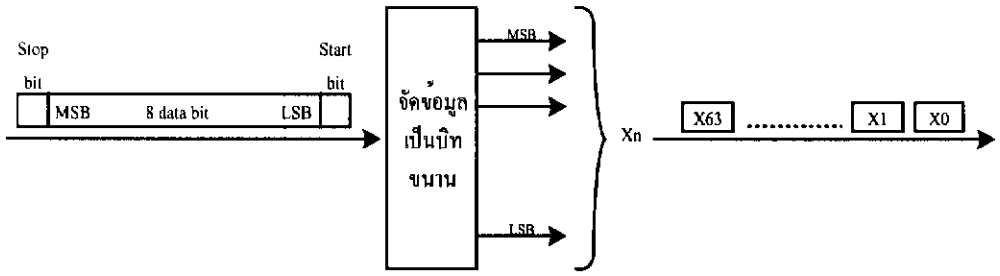


รูปที่ 3.19 แสดงบล็อกไดอะแกรมการแปลงบิทข้อมูลส่งออกพอร์ตอนุกรมไปยังบอร์ด FPGA

3.2.3 การรับข้อมูลจากพอร์ตอนุกรม

ส่วนของการรับข้อมูลจากพอร์ตอนุกรมนั้น ทำหน้าที่ รับเฟรมบิทของข้อมูลจากพอร์ตอนุกรมตามความถี่บอดเรต (Baud Rate) ที่กำหนดไว้ มาทำการตัดสตาร์ทบิท (Start bit) และสตอบบิท (Stop bit) แล้วทำการแปลงข้อมูลจากบิทอนุกรมเป็นบิทขนาน เมื่อรับข้อมูลครบ 8 ค่า ก็จะส่งต่อไปให้ส่วนของวงจรเก็บค่าข้อมูลอินพุทที่ทำงานตามสัญญาณนาฬิกาของระบบ สามารถแสดงบล็อกไดอะแกรมการรับข้อมูลจากพอร์ตอนุกรมแล้วแปลงข้อมูลเป็นบิทขนานได้ดังรูปที่ 3.20

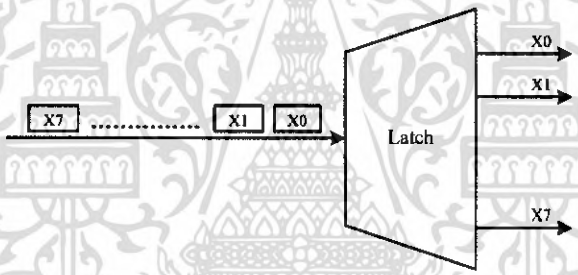
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.20 แสดงบล็อกไดอะแกรมการเปลี่ยนข้อมูลอินพุทจาก
ข้อมูลแบบอนุกรมเป็นข้อมูลแบบขนาน

3.2.4 การออกแบบส่วนของวงจรคงค่าสัญญาณ ส่วนที่ 1 (Latch)

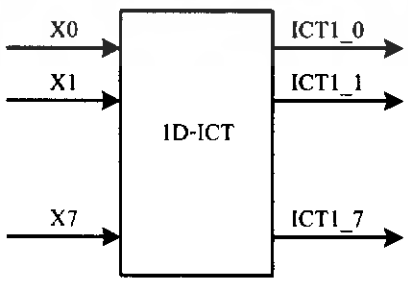
ข้อมูลตามแนวนอนที่จะนำไปทำการแปลงอินทีเจอร์โคซายน์เป็นข้อมูลแบบอนุกรม ดังนั้นต้องทำการจัดรูปแบบข้อมูลใหม่ให้อยู่ในรูปขนาน โดยผ่านส่วนของวงจรคงค่าสัญญาณ(Latch) ที่ทำหน้าที่รอข้อมูลจนครบ 8 ค่า แล้วจึงปล่อยข้อมูลทั้ง 8 ค่า ออกไปพร้อมกันในลักษณะขนาน สามารถแสดงบล็อกไดอะแกรมของวงจรคงค่าสัญญาณได้ดังรูปที่ 3.21



รูปที่ 3.21 แสดงบล็อกไดอะแกรมของวงจรคงค่าสัญญาณ ส่วนที่ 1

3.2.5 การออกแบบส่วนการแปลงอินทีเจอร์โคซายน์แบบ1มิติ (1D-ICT) ส่วนที่ 1

ส่วนของการแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ เป็นการนำข้อมูลอินพุท 8 ค่า มาผ่านการแปลงอินทีเจอร์โคซายน์ได้เอาท์พุท 8 ค่า ตามหลักการของการแปลงอินทีเจอร์โคซายน์สามารถแสดงบล็อกไดอะแกรมของการแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ ส่วนที่ 1 ได้ดังรูปที่ 3.22



รูปที่ 3.22 แสดงบล็อกไดอะแกรมของการแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ ส่วนที่ 1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2.5.1 การคำนวณหาสมการและสัมประสิทธิ์ที่ใช้ในการสร้าง

สมการการแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ สามารถแสดงได้ดังนี้

$$Y = CX \tag{3.1}$$

จากสมการที่ 3.1 สามารถแสดงสมการให้อยู่ในรูปของเมตริกซ์ได้ดังนี้

$$\begin{bmatrix} y(0) \\ y(1) \\ y(2) \\ y(3) \\ y(4) \\ y(5) \\ y(6) \\ y(7) \end{bmatrix} = \begin{bmatrix} c_4 & c_4 & c_4 & c_4 & c_4 & c_4 & c_4 & c_4 \\ c_1 & c_3 & c_5 & c_7 & -c_7 & -c_5 & -c_3 & -c_1 \\ c_2 & c_6 & -c_6 & -c_2 & -c_2 & -c_6 & c_6 & c_2 \\ c_3 & -c_7 & -c_1 & -c_5 & c_5 & c_1 & c_7 & -c_3 \\ c_4 & -c_4 & -c_4 & c_4 & c_4 & -c_4 & -c_4 & c_4 \\ c_5 & -c_1 & c_7 & c_3 & -c_3 & -c_7 & c_1 & -c_5 \\ c_6 & -c_2 & c_2 & -c_6 & -c_6 & c_2 & -c_2 & c_6 \\ c_7 & -c_5 & c_3 & -c_1 & c_1 & -c_3 & c_5 & -c_7 \end{bmatrix} \begin{bmatrix} x(0) \\ x(1) \\ x(2) \\ x(3) \\ x(4) \\ x(5) \\ x(6) \\ x(7) \end{bmatrix} \tag{3.2}$$

จากสมการที่ 3.2 สามารถเขียนให้อยู่ในรูปของผลคูณย่อยแต่ละตัวได้ดังนี้

$$\begin{aligned}
y(0) &= c_4x(0) + c_4x(1) + c_4x(2) + c_4x(3) + c_4x(4) + c_4x(5) + c_4x(6) + c_4x(7) \\
y(1) &= c_1x(0) + c_3x(1) + c_5x(2) + c_7x(3) - c_7x(4) - c_5x(5) - c_3x(6) - c_1x(7) \\
y(2) &= c_2x(0) + c_6x(1) - c_6x(2) - c_2x(3) - c_2x(4) - c_6x(5) + c_6x(6) + c_2x(7) \\
y(3) &= c_3x(0) - c_7x(1) - c_1x(2) - c_5x(3) + c_5x(4) + c_1x(5) + c_7x(6) - c_3x(7) \\
y(4) &= c_4x(0) - c_4x(1) - c_4x(2) + c_4x(3) + c_4x(4) - c_4x(5) - c_4x(6) + c_4x(7) \\
y(5) &= c_5x(0) - c_1x(1) + c_7x(2) + c_3x(3) - c_3x(4) - c_7x(5) + c_1x(6) - c_5x(7) \\
y(6) &= c_6x(0) - c_2x(1) + c_2x(2) - c_6x(3) - c_6x(4) + c_2x(5) - c_2x(6) + c_6x(7) \\
y(7) &= c_7x(0) - c_5x(1) + c_3x(2) - c_1x(3) + c_1x(4) - c_3x(5) + c_5x(6) - c_7x(7)
\end{aligned} \tag{3.3}$$

จากสมการ 3.3 สามารถทำการจัดรูปใหม่ได้ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$
\begin{aligned}
y(0) &= c_4\left[(x(0)+x(7))+(x(3)+x(4))\right]+c_4\left[(x(1)+x(6))+(x(2)+x(5))\right]\\
y(4) &= c_4\left[(x(0)+x(7))+(x(3)+x(4))\right]-c_4\left[(x(1)+x(6))+(x(2)+x(5))\right]\\
y(2) &= c_2\left[(x(0)+x(7))-(x(3)+x(4))\right]+c_6\left[(x(1)+x(6))-(x(2)+x(5))\right]\\
y(6) &= c_6\left[(x(0)+x(7))-(x(3)+x(4))\right]-c_2\left[(x(1)+x(6))-(x(2)+x(5))\right]\\
y(1) &= \left[c_1(x(0)-x(7))+c_7(x(3)-x(4))\right]+\left[c_3(x(1)-x(6))+c_5(x(2)-x(5))\right]\\
y(7) &= \left[c_7(x(0)-x(7))-c_1(x(3)-x(4))\right]-\left[c_5(x(1)-x(6))-c_3(x(2)-x(5))\right]\\
y(3) &= \left[c_3(x(0)-x(7))-c_5(x(3)-x(4))\right]-\left[c_1(x(2)-x(5))+c_7(x(1)-x(6))\right]\\
y(5) &= \left[c_5(x(0)-x(7))+c_3(x(3)-x(4))\right]+\left[c_1(x(2)-x(5))-c_5(x(1)-x(6))\right]
\end{aligned}
\tag{3.4}
$$

โดยกำหนดให้

$$
\begin{aligned}
P_0 &= x(0)+x(7) & M_0 &= x(0)-x(7)\\
P_1 &= x(1)+x(6) & M_1 &= x(1)-x(6)\\
P_2 &= x(2)+x(5) & M_2 &= x(2)-x(5)\\
P_3 &= x(3)+x(4) & M_3 &= x(3)-x(4)
\end{aligned}
\quad ;
$$

จากสมการที่ 3.4 สามารถทำการจัดรูปใหม่ได้ดังนี้

$$
\begin{aligned}
y(0) &= c_4\left[P_0+P_3\right]+c_4\left[P_1+P_2\right]\\
y(4) &= c_4\left[P_0+P_3\right]-c_4\left[P_1+P_2\right]\\
y(2) &= c_2\left[P_0-P_3\right]+c_6\left[P_1-P_2\right]\\
y(6) &= c_6\left[P_0-P_3\right]-c_2\left[P_1-P_2\right]\\
y(1) &= \left[c_1M_0+c_7M_3\right]+\left[c_3M_1+c_5M_2\right]\\
y(7) &= \left[c_7M_0-c_1M_3\right]-\left[c_5M_1-c_3M_2\right]\\
y(3) &= \left[c_3M_0-c_5M_3\right]-\left[c_1M_2+c_7M_1\right]\\
y(5) &= \left[c_5M_0+c_3M_3\right]+\left[c_7M_2-c_1M_1\right]
\end{aligned}
\tag{3.5}
$$

โดยที่ $c_1 = 5 = E_4$

$c_2, c_3 = 3 = E_3$

$c_4, c_6, c_7 = 1 = E_1$

$c_5 = 2 = E_2$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ทำให้สามารถจัดรูปสมการใหม่ได้ดังนี้

$$
\begin{aligned}
y(0) &= c_4[P_0+P_3]+c_4[P_1+P_2] = E_1[P_0+P_3]+E_1[P_1+P_2] \\
y(4) &= c_4[P_0+P_3]-c_4[P_1+P_2] = E_1[P_0+P_3]-E_1[P_1+P_2] \\
y(2) &= c_2[P_0-P_3]+c_6[P_1-P_2] = E_3[P_0-P_3]+E_1[P_1-P_2] \\
y(6) &= c_6[P_0-P_3]-c_2[P_1-P_2] = E_1[P_0-P_3]-E_3[P_1-P_2] \\
y(1) &= [c_1M_0+c_7M_3]+[c_3M_1+c_5M_2] = [E_4M_0+E_1M_3]+[E_3M_1+E_2M_2] \\
y(7) &= [c_7M_0-c_1M_3]-[c_5M_1-c_3M_2] = [E_1M_0-E_4M_3]-[E_2M_1-E_3M_2] \\
y(3) &= [c_3M_0-c_5M_3]-[c_1M_2+c_7M_1] = [E_3M_0-E_2M_3]-[E_4M_2+E_1M_1] \\
y(5) &= [c_5M_0+c_3M_3]+[c_7M_2-c_1M_1] = [E_2M_0+E_3M_3]+[E_1M_2-E_4M_1]
\end{aligned}
\tag{3.6}
$$

จากสมการที่ 3.4 ต้องใช้ตัวคูณทั้งหมด 64 ตัว

ต้องใช้ตัวบวกทั้งหมด 56 ตัว

จากสมการที่ 3.6 ต้องใช้ตัวคูณทั้งหมด 24 ตัว

ต้องใช้ตัวบวกทั้งหมด 24 ตัว

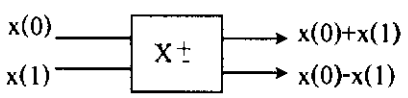
จะเห็นได้ว่าจากสมการที่ 3.4 มาเป็นสมการที่ 3.6 เป็นวิธีที่สามารถลดจำนวนตัวคูณและจำนวนตัวบวกได้ ซึ่งจะส่งผลดีต่อวงจรฮาร์ดแวร์ที่สังเคราะห์ได้อย่างมาก เนื่องจากวงจรฮาร์ดแวร์ของตัวคูณเป็นที่มีขนาดใหญ่ และใช้เกทจำนวนมาก และยังส่งผลต่อการหน่วงเวลาของวงจรที่จะมีค่ามากขึ้นด้วย ทำให้การทำงานโดยรวมของการแปลงอินทีเจอร์โคซายน์ใช้เวลานานขึ้นด้วย

3.2.6 โครงสร้างของการแปลงอินทีเจอร์โคซายน์ (Integer Cosine Transform)

การสร้างอุปกรณ์การแปลงอินทีเจอร์โคซายน์จะใช้สมการ 3.6 ซึ่งได้ผ่านการจัดรูปแบบมาแล้ว ทำให้มีการใช้จำนวนของตัวคูณน้อยกว่าสมการ 3.4 ที่เป็นสมการพื้นฐานถึง 40 ตัว

3.2.6.1 ส่วนของวงจรบวกและลบ

เป็นบล็อกไดอะแกรมที่แสดงให้เห็นถึงการนำสัญญาณอินพุทที่เข้ามา 2 ทาง มาทำการบวกและลบกันได้เป็นเอาท์พุทออกมา 2 ทาง ซึ่งทางหนึ่งจะเป็นการบวกกัน ส่วนอีกทางหนึ่งจะเป็นการลบกันของสัญญาณอินพุท โดยที่สัญญาณอินพุททั้ง 2 ทาง จะต้องมีขนาดของบิทข้อมูลที่เท่ากัน และได้เอาท์พุทที่มีขนาดของบิทข้อมูลมากกว่าอินพุทอยู่ 1 บิท สามารถแสดงบล็อกไดอะแกรมของการบวกและลบได้ดังรูปที่ 3.23

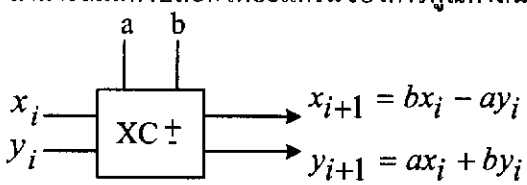


รูปที่ 3.23 แสดงบล็อกไดอะแกรมที่ใช้ในการบวกและลบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2.6.2 ส่วนของวงจรคูณกับค่าสัมประสิทธิ์ในการแปลงอินทีเจอร์โคซายน์

เป็นบล็อกไดอะแกรมที่แสดงถึงการนำสัญญาณอินพุทมาคูณกับค่าสัมประสิทธิ์ที่ทำการลดจำนวนตัวคูณลงแล้ว สามารถแสดงบล็อกไดอะแกรมของการคูณค่าสัมประสิทธิ์ได้ดังรูปที่ 3.24

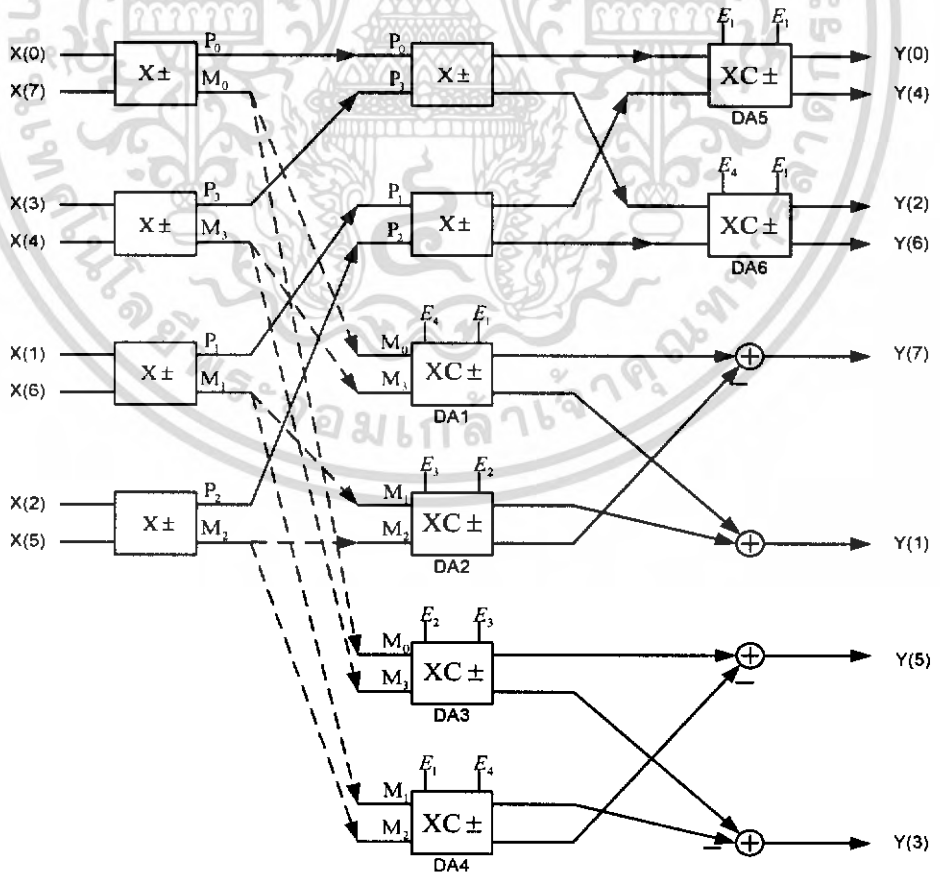


รูปที่ 3.24 แสดงบล็อกไดอะแกรมของการคูณค่าสัมประสิทธิ์
ในการแปลงอินทีเจอร์โคซายน์

ส่วนของวงจรคูณค่าอินพุทกับค่าสัมประสิทธิ์ในการแปลงอินทีเจอร์โคซายน์ยังสามารถเขียนให้อยู่ในรูปของผลคูณของเมตริกซ์ได้ดังนี้

$$\begin{bmatrix} x_{i+1} \\ y_{i+1} \end{bmatrix} = \begin{bmatrix} b & -a \\ a & b \end{bmatrix} \begin{bmatrix} x_i \\ y_i \end{bmatrix} \tag{3.7}$$

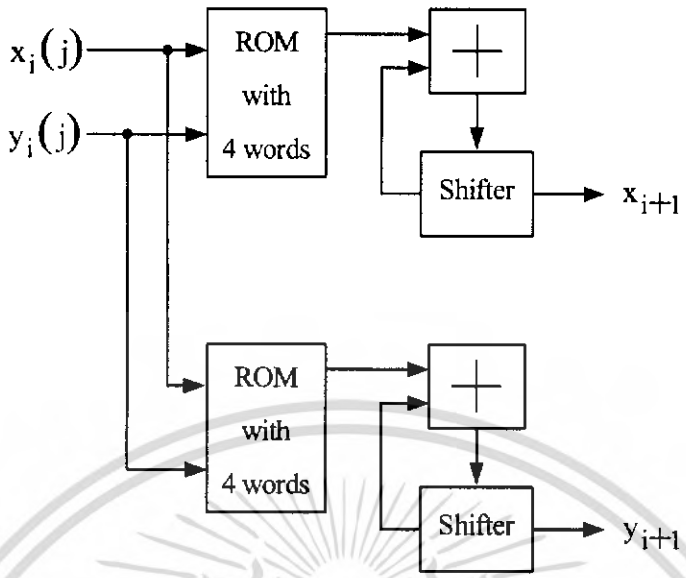
3.2.6.3 โครงสร้างโดยรวมของการแปลงอินทีเจอร์โคซายน์ (Integer Cosine Transform)



รูปที่ 3.25 โครงสร้างโดยรวมของการแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ซึ่งในส่วนของวงจรที่ใช้ในการคูณค่าสัมประสิทธิ์(DA) สามารถเขียนเป็นโครงสร้างได้ดังรูป 3.26



รูปที่ 3.26โครงสร้างของวงจรคูณสัมประสิทธิ์โดยใช้ทฤษฎีเลขคณิตกระจาย

ค่าใน ROM เป็นไปได้ 4 กรณี เก็บใน ROM 4 แอดเดรส เนื่องจากมีค่าอินพุท 2 ตัว คือ $x_i(j)$ กับ $y_i(j)$ และค่าของอินพุท แต่ละตัวสามารถเป็นไปได้แค่ 0 กับ 1 เท่านั้น สามารถแสดงค่าของอินพุท 2 ค่า ที่เป็นตัวชี้ค่าภายใน ROM ได้ดังตารางที่ 3.1

ตารางที่ 3.1 แสดงการชี้ค่าภายใน ROM ด้วยอินพุท 2 ค่า

$x_i(j)$	$y_i(j)$	ค่าภายใน ROM
0	0	A
0	1	B
1	0	C
1	1	D

จากสมการที่ 3.7 สามารถหาค่าสัมประสิทธ์ภายใน ROM (A, B, C, D) ได้ดังนี้

- การคำนวณค่าภายใน ROM ของการหาค่า X_{i+1} สามารถหาได้ดังนี้

$$A_x = 0$$
$$B_x = -a$$
$$C_x = b$$
$$D_x = b - a$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- การคำนวณค่าภายใน ROM ของการหาค่า Y_{i+1} จากสมการที่ 3.12 สามารถหาได้ดังนี้

$$A_y = 0$$
$$B_y = b$$
$$C_y = a$$
$$D_y = a + b$$

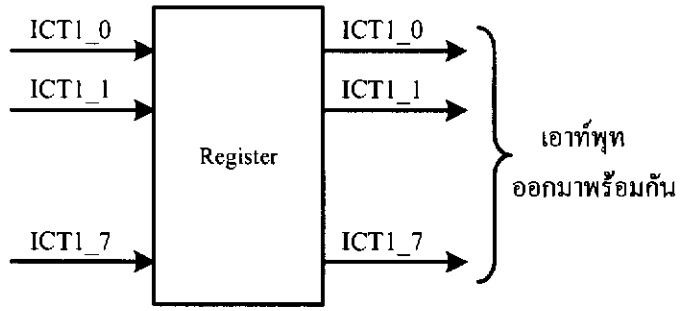
ซึ่งจะสามารถแสดงค่าสัมประสิทธิ์ที่ได้จากการคำนวณค่าภายใน ROM ที่ใช้ในการแปลง เป็นเลขฐาน 2 ดังตารางที่ 3.2

ตารางที่ 3.2 แสดงค่าสัมประสิทธิ์ที่ใช้ในการแปลง

DA ตัวที่		ค่าสัมประสิทธิ์ที่ใช้ในการแปลงเป็นเลขฐาน 2			
		A	B	C	D
1	x	00000000000	11111111011	00000000001	11111111100
	y	00000000000	00000000001	00000000101	00000000110
2	x	00000000000	11111111101	00000000010	11111111111
	y	00000000000	00000000010	00000000011	00000000101
3	x	00000000000	11111111110	00000000011	00000000001
	y	00000000000	00000000011	11111111110	00000000101
4	x	00000000000	11100101011	00010001110	11111111100
	y	00000000000	00000000001	00000000101	00000000110
5	x	000000000000	111111111101	000000000001	111111111110
	y	000000000000	000000000001	000000000011	000000000100
6	x	000000000000	111111111111	000000000001	000000000000
	y	000000000000	000000000001	000000000001	000000000010

เนื่องจากผลลัพธ์ที่ออกมาจากการแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ แต่ละตัวจะผ่านการคำนวณที่ต่างกันจึงทำให้ผลลัพธ์ออกมาไม่พร้อมกัน ดังนั้นต้องนำผลลัพธ์ที่ได้ไปผ่านวงจรรีจิสเตอร์เพื่อให้ได้เอาท์พุทแต่ละตัวออกมาพร้อมๆ กัน สามารถแสดงบล็อกไดอะแกรมของวงจรรีจิสเตอร์ได้ดังรูปที่ 3.27

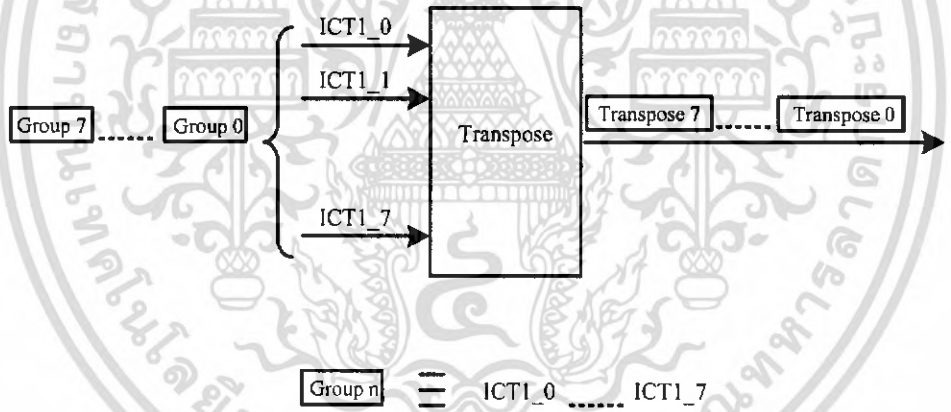
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.27 แสดงบล็อกไดอะแกรมของวงจรรีจิสเตอร์

3.3 ส่วนการคำนวณและการสร้างของวงจรทรานสโพส (Transpose)

บล็อกทรานสโพสในการแปลงอินทีเจอร์โคซายน์แบบ 2 มิติ ทำหน้าที่นำเอาเอาท์พุทของการแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ ที่ออกมาครั้งละ 8 ค่า (แบบขนาน) มาเก็บค่าในเมตริกซ์จนเต็มบล็อกขนาด 8×8 แล้วค่อยนำค่าในบล็อกไปทำการแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ อีกครั้ง สามารถแสดงบล็อกไดอะแกรมของการทรานสโพส ได้ดังรูปที่ 3.28 ซึ่งวงจรทรานสโพส ประกอบด้วย 2 ส่วน คือ ส่วนของวงจรมัลติเพล็กซ์ (Multiplex) และส่วนของแรม (RAM)

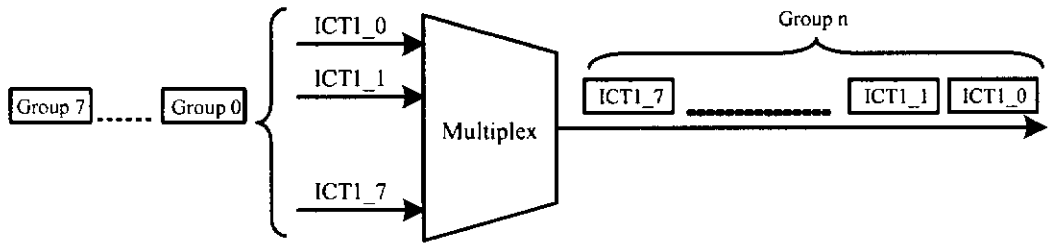


รูปที่ 3.28 แสดงบล็อกไดอะแกรมการทรานสโพส

3.3.1 ส่วนของการคำนวณและการสร้างของวงจรมัลติเพล็กซ์ (Multiplex) ในวงจรทรานสโพส

เมื่อได้รับค่าเอาท์พุทจากการแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ ทั้ง 8 ตัวแล้วจึงนำข้อมูลมาเรียงใหม่คือ นำค่าข้อมูลที่ออกมาจากการแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ แต่ละตัวตั้งแต่ (ICT1_0 – ICT1_7) มาทำการมัลติเพล็กซ์ (Multiplex) เพื่อให้ได้เอาท์พุทเพียงช่องสัญญาณเดียวผลลัพธ์ของการมัลติเพล็กซ์จะเรียงลำดับของอินพุทตั้งแต่ข้อมูลจาก ICT1_0, ICT1_1, …, ICT1_7 สามารถแสดงบล็อกไดอะแกรมของการมัลติเพล็กซ์ข้อมูลจากจากส่วนของการแปลงอินทีเจอร์โคซายน์แบบ 1 มิติส่วนที่1 ดังแสดงในรูปที่ 3.29

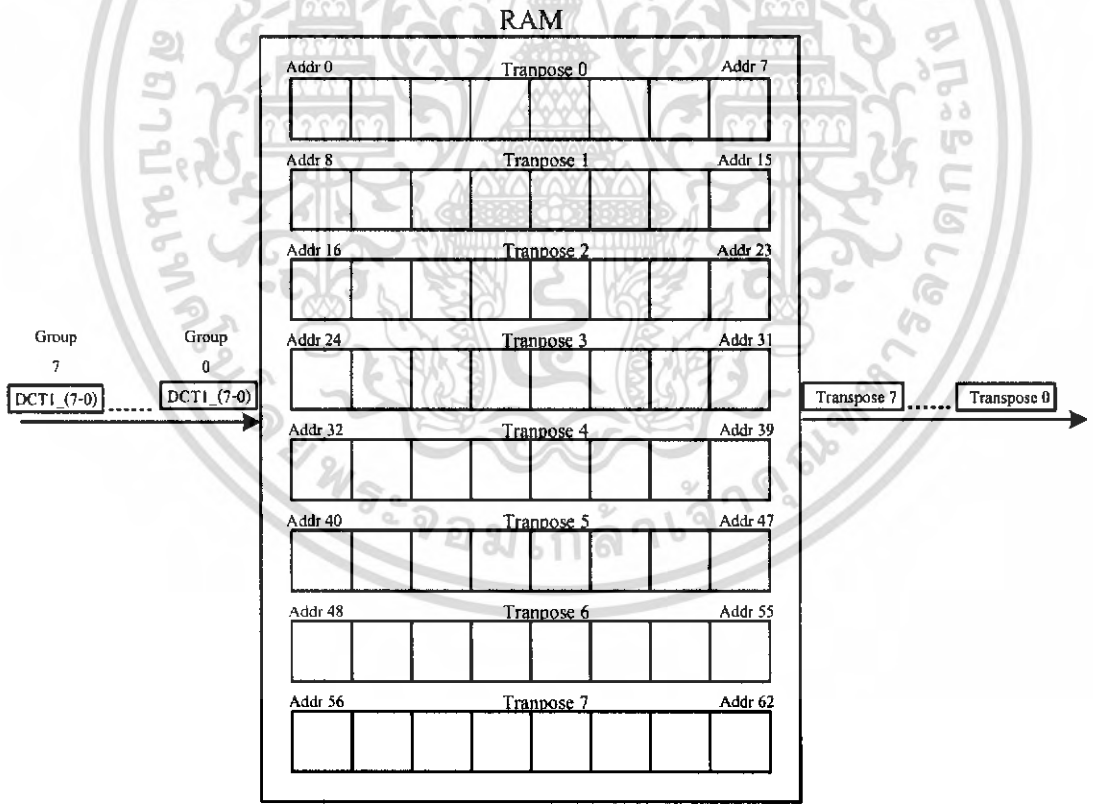
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.29 แสดงบล็อกไดอะแกรมของการมัลติเพล็กซ์ข้อมูลจากส่วนของ
การแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ ส่วนที่ 1

3.3.2 ส่วนการคำนวณและการสร้างของวงจรทรานสโพสโดยใช้แรม

ในที่นี้นำคุณลักษณะของแรม(RAM) มาใช้งานในเก็บข้อมูลแทนเมตริกซ์ ซึ่งจะนำเอาเอาท์พุทจากวงจรมัลติเพล็กซ์ (Multiplex) มาเก็บค่าในแรมจนเต็มทั้ง 64 แอดเดรส แต่ละแอดเดรสเก็บข้อมูล 10 บิทโดยเก็บข้อมูลตามการอ้างอิงแอดเดรสตามที่ต้องการ เพื่อให้ได้ค่าข้อมูลเอาท์พุทที่ได้เป็นค่าทรานสโพสของบล็อกข้อมูลอินพุทที่รับเข้ามา สามารถแสดงบล็อกไดอะแกรมการทรานสโพสโดยใช้แรมได้ดังรูปที่ 3.30



รูปที่ 3.30 แสดงบล็อกไดอะแกรมการทรานสโพสโดยใช้แรม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การรับข้อมูลของการทรานสโพสมีขั้นตอนการทำงาน ดังนี้

อินพุทชุด 0 ที่รับเข้ามาตั้งแต่ ICT1_0 – ICT1_7 จะเก็บที่แอดเดรส 8n เมื่อ n = 0, 1, 2 …, 7

อินพุทชุด 1 ที่รับเข้ามาตั้งแต่ ICT1_0 – ICT1_7 จะเก็บที่แอดเดรส 8n + 1 เมื่อ n = 0, 1, 2, …, 7

อินพุทชุด 2 ที่รับเข้ามาตั้งแต่ ICT1_0 – ICT1_7 จะเก็บที่แอดเดรส 8n + 2 เมื่อ n = 0, 1, 2, …, 7

อินพุทชุด 3 ที่รับเข้ามาตั้งแต่ ICT1_0 – ICT1_7 จะเก็บที่แอดเดรส 8n + 3 เมื่อ n = 0, 1, 2, …, 7

อินพุทชุด 4 ที่รับเข้ามาตั้งแต่ ICT1_0 – ICT1_7 จะเก็บที่แอดเดรส 8n + 4 เมื่อ n = 0, 1, 2, …, 7

อินพุทชุด 5 ที่รับเข้ามาตั้งแต่ ICT1_0 – ICT1_7 จะเก็บที่แอดเดรส 8n + 5 เมื่อ n = 0, 1, 2, …, 7

อินพุทชุด 6 ที่รับเข้ามาตั้งแต่ ICT1_0 – ICT1_7 จะเก็บที่แอดเดรส 8n + 6 เมื่อ n = 0, 1, 2, …, 7

อินพุทชุด 7 ที่รับเข้ามาตั้งแต่ ICT1_0 – ICT1_7 จะเก็บที่แอดเดรส 8n + 7 เมื่อ n = 0, 1, 2, …, 7

เมื่อเก็บข้อมูลจนครบทั้ง 64 ค่า แล้วก็จะนำค่าเอาท์พุทของการทรานสโพส ออกจากแรม โดยเรียงจากแอดเดรสที่ 0 ถึงแอดเดรสที่ 63 แต่จะนำเอาท์พุทออกทีละ 8 ค่า เพื่อนำไปเข้าวงจรคงค่าสัญญาณและการแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ ส่วนที่ 2 ต่อไป ซึ่งลักษณะการส่งข้อมูลของการทรานโพสออกจากแรมแสดงได้ดังต่อไปนี้

เอาท์พุทชุด 0 คือข้อมูลอนุกรม ตั้งแต่แอดเดรสที่ 0 - 7 (Transpose 0)

เอาท์พุทชุด 1 คือข้อมูลอนุกรม ตั้งแต่แอดเดรสที่ 8 - 15 (Transpose 1)

เอาท์พุทชุด 2 คือข้อมูลอนุกรม ตั้งแต่แอดเดรสที่ 16 - 23 (Transpose 2)

เอาท์พุทชุด 3 คือข้อมูลอนุกรม ตั้งแต่แอดเดรสที่ 24 - 31 (Transpose 3)

เอาท์พุทชุด 4 คือข้อมูลอนุกรม ตั้งแต่แอดเดรสที่ 32 - 39 (Transpose 4)

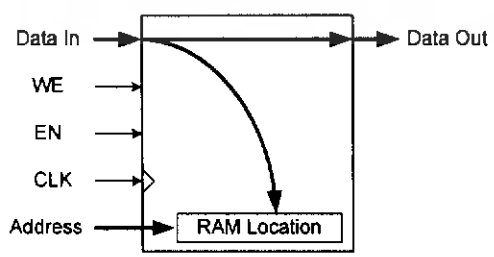
เอาท์พุทชุด 5 คือข้อมูลอนุกรม ตั้งแต่แอดเดรสที่ 40 - 47 (Transpose 5)

เอาท์พุทชุด 6 คือข้อมูลอนุกรม ตั้งแต่แอดเดรสที่ 48 - 55 (Transpose 6)

เอาท์พุทชุด 7 คือข้อมูลอนุกรม ตั้งแต่แอดเดรสที่ 56 - 63 (Transpose 7)

3.3.3 ส่วนของวงจรแรมที่ใช้สร้างจริงบนบอร์ด FPGA

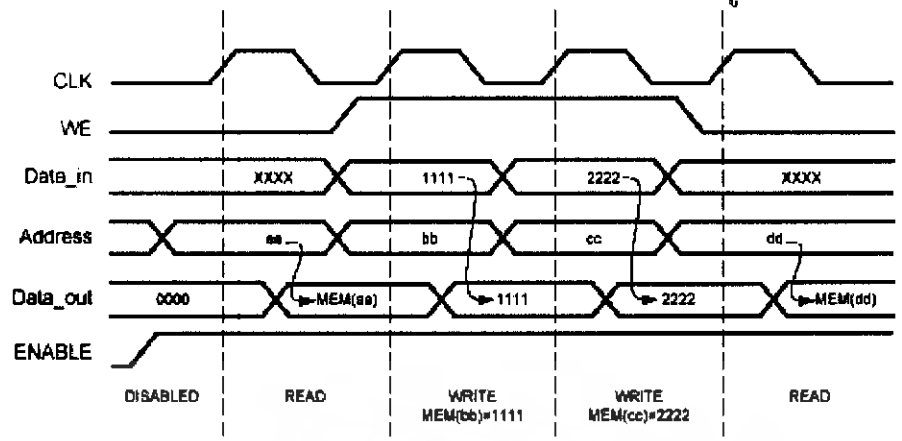
ในส่วนนี้จะเลือกใช้ RAM ที่มี write mode เป็นแบบ write first mode โดยจะมีลักษณะการทำงาน ดังรูปที่ 3.31



รูปที่ 3.31 แสดงการไหลของข้อมูลในระหว่างกระบวนการเขียนข้อมูล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สามารถแสดงลักษณะการทำงานของแรมในโหมด Write-first ได้ดังรูปที่ 3.32

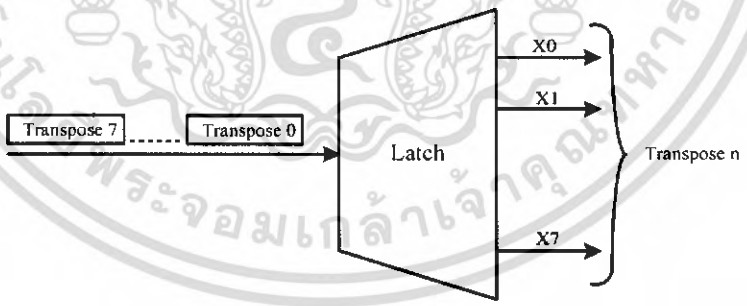


รูปที่ 3.32 แสดงลักษณะการทำงานของ RAM ในโหมด Write first

จากรูปสามารถอธิบายกระบวนการเขียนและอ่านข้อมูลได้ดังนี้ RAM จะทำงานเมื่อมีสัญญาณ Enable อินพุท เป็น 1 และจะมีแอดเดรสเป็นตัวกำหนดตำแหน่งจัดการเก็บข้อมูล ซึ่งเมื่อ WE มีค่าเป็น 1 RAM จะทำหน้าที่เขียนข้อมูล อินพุทลงในแอดเดรสของ RAM ที่ปรากฏ พร้อมกับส่งข้อมูลออกเมื่อ WE มีค่าเป็น 0 จะทำหน้าที่อ่านข้อมูลจากแอดเดรสของ RAM ที่กำหนดไว้

3.4 การออกแบบส่วนของวงจรคงค่าสัญญาณ ส่วนที่ 2 (Latch)

นำข้อมูลที่ได้จากวงจรทรานสโพสที่ข้อมูลมีลักษณะเป็นแบบอนุกรมในช่องสัญญาณเดียวมาทำการจัดรูปแบบข้อมูลใหม่ให้อยู่ในรูปแบบขนาน โดยผ่านส่วนของวงจรคงค่าสัญญาณ (Latch) ที่ทำหน้าที่รอข้อมูลจนครบ 8 ค่า (เท่ากับข้อมูลใน Transpose n) แล้วจึงปล่อยข้อมูลทั้ง 8 ค่า ออกไปพร้อมกันในลักษณะแบบขนาน สามารถแสดงบล็อกไดอะแกรมของวงจรคงค่าสัญญาณส่วนที่ 2 ได้ดังแสดงรูปที่ 3.33



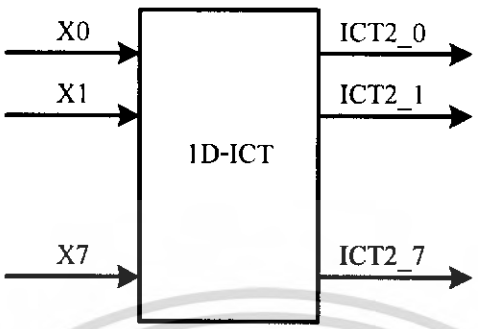
รูปที่ 3.33 แสดงบล็อกไดอะแกรมของวงจรคงค่าสัญญาณ ส่วนที่ 2

3.5 การออกแบบส่วนการแปลงอินทีเจอร์โคซายน์แบบ1มิติ (1D-ICT) ส่วนที่ 2

การแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ ส่วนที่ 2 เป็นการนำข้อมูลเอาท์พุทจากการทรานสโพสและผ่านวงจรคงค่าสัญญาณแล้วเข้ามาเป็นข้อมูลอินพุทของการแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ โดยรับอินพุทมาครั้งละ 8 ค่า และให้เอาท์พุทมาครั้งละ 8 ค่า จนครบทั้ง 64 ค่า (1 บล็อกข้อมูล) เหมือนกับการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

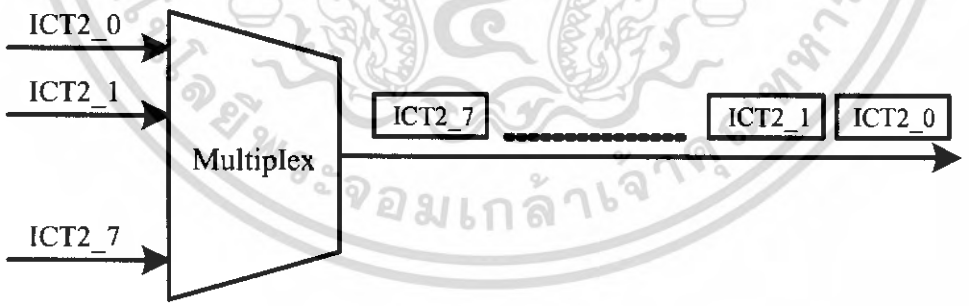
แปลงในส่วนแรกที่ได้กล่าวมาแล้ว ซึ่งจะได้ผลลัพธ์ของการแปลงอินทีเจอร์โคซายน์แบบ 2 มิติ ของข้อมูล 1 บล็อกขนาด 8×8 พิกเซล ตามต้องการ สามารถแสดงบล็อกไดอะแกรมของการแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ ส่วนที่ 2 ได้ดังรูปที่ 3.34



รูปที่ 3.34 แสดงบล็อกไดอะแกรมของการแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ ส่วนที่ 2

3.6 ส่วนของการคำนวณและการสร้างของวงจรมัลติเพล็กซ์ (Multiplex) หลังการแปลงอินทีเจอร์โคซายน์ แบบ 1 มิติ ส่วนที่ 2

เมื่อได้รับค่าเอาท์พุทจากการแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ ทั้ง 8 ตัวแล้วจึงนำข้อมูลมาเรียงใหม่คือ นำค่าข้อมูลที่ออกมาจากการแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ แต่ละตัวตั้งแต่ (ICT2_0 – ICT2_7) มาทำการมัลติเพล็กซ์ (Multiplex) เพื่อให้ได้เอาท์พุทเพียงช่องสัญญาณเดียวผลลัพธ์ของการมัลติเพล็กซ์จะเรียงลำดับของอินพุทตั้งแต่ข้อมูลจาก ICT2_0, ICT2_1,..., ICT2_7 สามารถแสดงบล็อกไดอะแกรมของการมัลติเพล็กซ์ข้อมูลจากจากส่วนของการแปลงอินทีเจอร์โคซายน์แบบ 2 มิติส่วนที่2 ดังแสดงในรูปที่ 3.35



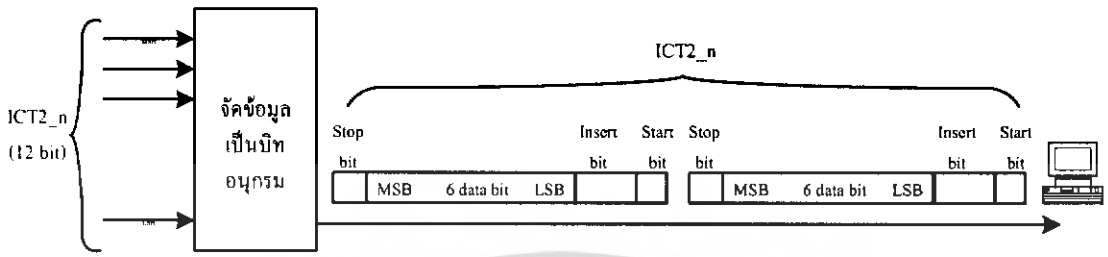
รูปที่ 3.35 แสดงบล็อกไดอะแกรมของการมัลติเพล็กซ์ข้อมูลจากส่วนของ
การแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ ส่วนที่ 2

3.7 ส่วนของการแปลงข้อมูลส่งออกพอร์ตอนุกรมจากบอร์ด FPGAไปยังคอมพิวเตอร์

ส่วนของการแปลงข้อมูลส่งออกพอร์ตอนุกรมจากบอร์ด FPGA ไปยังคอมพิวเตอร์ ทำหน้าที่แปลงบิทข้อมูลแบบขนานขนาด 12 บิท ที่ได้จากแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ ส่วนที่ 2 ให้เป็นบิทข้อมูลแบบอนุกรมโดยแบ่งเป็น 2 เฟรม โดยแต่ละเฟรมข้อมูลประกอบด้วย สตาร์ทบิท (Start bit) 1 บิท

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

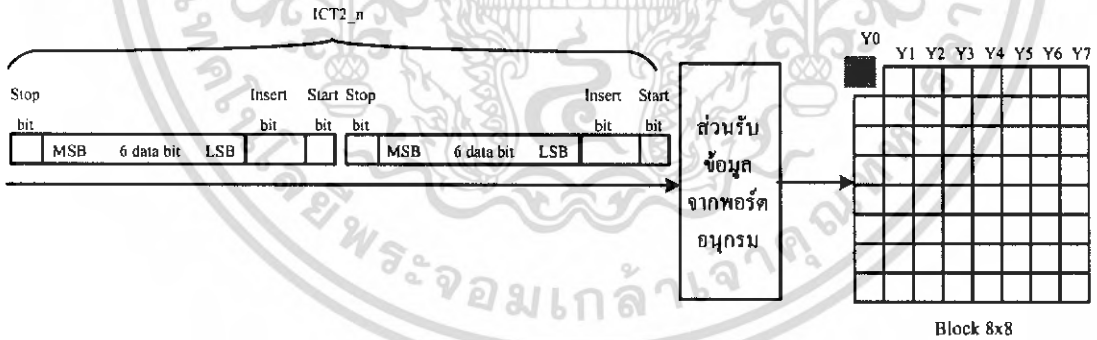
สตอบบิท (Stop bit) 2 บิท บิทข้อมูล (Data bit) 6 บิท และแทรกบิท (Insert bit) 2 บิท เพื่อแก้ไขกรณีการส่งบิทข้อมูลที่เป็น 0 ทั้งหมด จะทำการแทรก "01" เข้าไปใน MSB หลังจากนั้นส่งเฟรมข้อมูลดังกล่าวออกพอร์ตอนุกรม (serial port) ไปยังคอมพิวเตอร์ตามความถี่บอดเรต (Baud Rate) สามารถแสดงบล็อกไดอะแกรมการแปลงข้อมูลส่งออกพอร์ตอนุกรมจากบอร์ด FPGA ไปยังคอมพิวเตอร์ดังรูปที่ 3.36



รูปที่ 3.36 แสดงบล็อกไดอะแกรมการแปลงข้อมูลส่งออกพอร์ตอนุกรม
จากบอร์ด FPGA ไปยังคอมพิวเตอร์

3.8 ส่วนของการรับบิทข้อมูลจากบอร์ด FPGA ด้วยโปรแกรม MATLAB ผ่านทางพอร์ตอนุกรม

ส่วนของการรับข้อมูลแบบอนุกรมจากบอร์ดFPGA ด้วยโปรแกรม MATLAB ทำหน้าที่ รับเฟรมบิตของข้อมูลจากพอร์ตอนุกรมตามความถี่บอดเรต (Baud Rate) มาทำการตัดสตาร์ทบิท (Start bit) และสตอบบิท (Stop bit) และบิทแทรก (Insert bit) พร้อมทั้งรวมเฟรมบิทข้อมูลที่แยกกันอยู่เพื่อให้ได้ค่าของข้อมูล 1 พิกเซล แล้วนำค่าที่ได้เก็บในบล็อกข้อมูลขนาด 8×8 จนครบ สามารถแสดงบล็อกไดอะแกรมการรับบิทข้อมูลผ่านทางพอร์ตอนุกรมได้ดังรูปที่ 3.37



รูปที่ 3.37 แสดงบล็อกไดอะแกรมการรับบิทข้อมูลจากบอร์ด FPGA ผ่านพอร์ตอนุกรม

3.9 ส่วนของการแปลงอินทีเจอร์โคซายน์กลับแบบ 2 มิติ ด้วยโปรแกรม MATLAB

นำบล็อกข้อมูลขนาด 8×8 ที่ได้มาทำการแปลงกลับแบบ 2 มิติ ด้วยสมการ 3.8

$$X = C^T (Y \# N) C$$

โดย Y เป็นเอาท์พุทของการทรานสฟอร์ม เป็นเมตริกซ์ขนาด 8×8

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

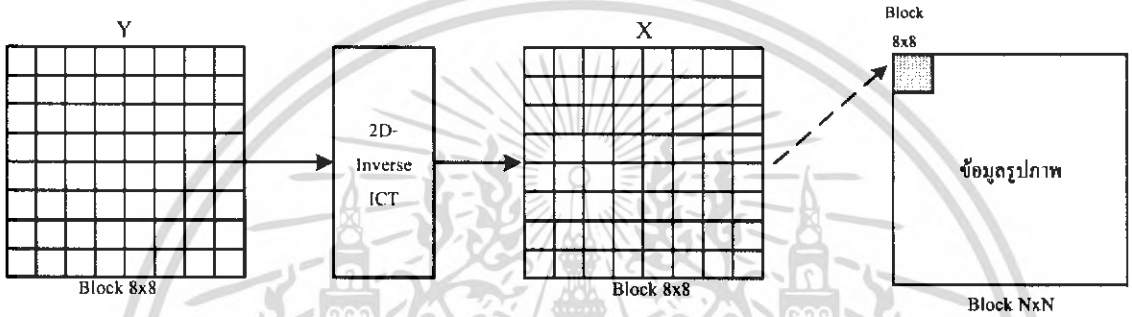
C เป็นสัมประสิทธิ์ของการทรานสฟอร์ม เป็นเมตริกซ์ขนาด 8×8

X เป็นอินพุทของการทรานสฟอร์ม เป็นเมตริกซ์ขนาด 8×8

และ N คือ นอมัลไลเซชั่นเมตริกซ์ ถูกกำหนดตามสมการ 3.9

$$N = \sqrt{\Delta} 1 \sqrt{\Delta}$$

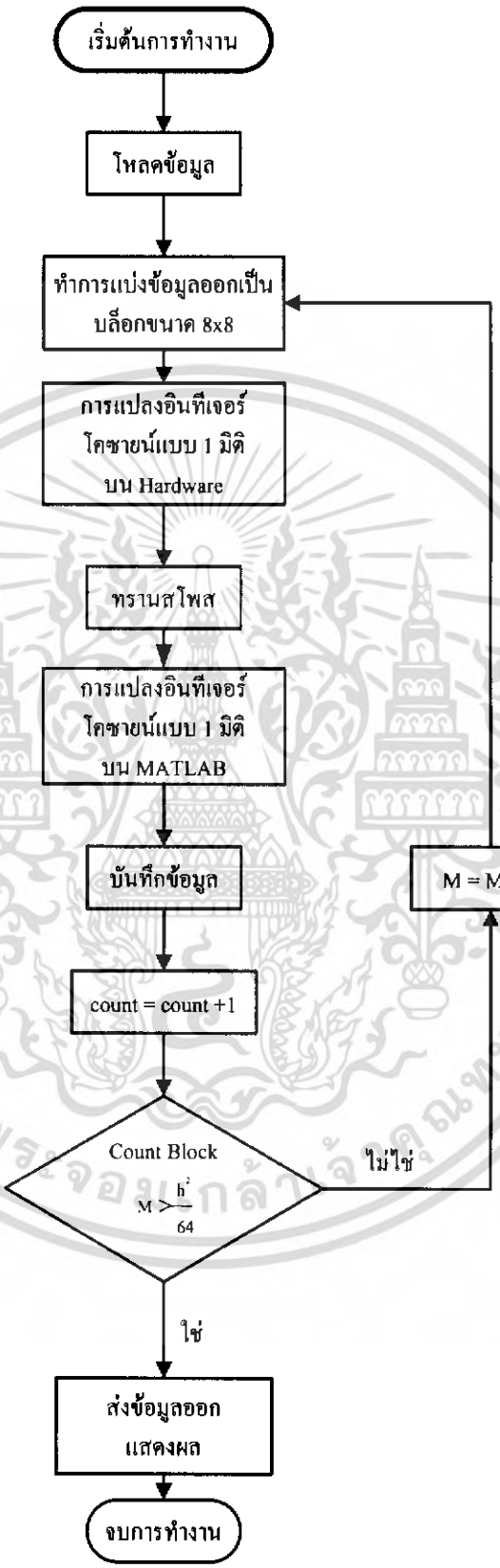
หลังจากได้บล็อกข้อมูลเดิมขนาด 8×8 จากการแปลงอินทีเจอร์โคซายน์กลับแบบ 2 มิติ นำบล็อกข้อมูลที่ได้มาทำการเก็บจนได้ข้อมูลรูปภาพเดิมครบขนาด $N \times N$ สามารถแสดงบล็อกไดอะแกรมของการแปลงอินทีเจอร์โคซายน์กลับแบบ 2 มิติ ได้ดังรูปที่ 3.38



รูปที่ 3.38 แสดงบล็อกไดอะแกรมของการแปลงอินทีเจอร์โคซายน์กลับแบบ 2 มิติ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.10 ส่วนการแสดงโฟว์ลชาร์ทของการสร้างอุปกรณ์การแปลงอินทีเจอร์โคซายน์ 2 มิติ



รูปที่ 3.39 แสดงโฟว์ลชาร์ทของการสร้างอุปกรณ์การแปลงอินทีเจอร์โคซายน์ 2 มิติ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4
การทดลองและผลการทดลอง

4.1 การประมวลผลด้วยโปรแกรมแมทแลบ

เป็นการศึกษาหลักการเบื้องต้นและการออกแบบโปรแกรมสำหรับการบีบอัดข้อมูลภาพขาวดำ ขนาด 512×512 ด้วยวิธีการแปลงแบบอินทีเจอร์โคซายน์เปรียบเทียบกับการแปลงแบบดิสครีตโคซายน์ โดยขั้นตอนการออกแบบจะทำด้วยโปรแกรมแมทแลบ

4.1.1 กระบวนการของการทรานสฟอร์ม

รูปที่ 4.1 แสดงบล็อกไดอะแกรมของกระบวนการทรานสฟอร์ม

ในกระบวนการทรานสฟอร์ม จะมีขั้นตอนดังนี้

1. นำข้อมูลภาพมาทำการอ่านข้อมูลเป็นบล็อกขนาด 8×8 แล้วทำการปรับระดับ(-128)
2. นำข้อมูลแต่ละบล็อกที่ปรับระดับแล้วมาทำการทรานสฟอร์ม
3. นำข้อมูลที่ได้การทำการทรานสฟอร์มแล้วมาทำการควอนไทซ์เซชั่น และหาค่าลาเบล

4.1.2 กระบวนการของการอินเวอร์สทรานสฟอร์ม

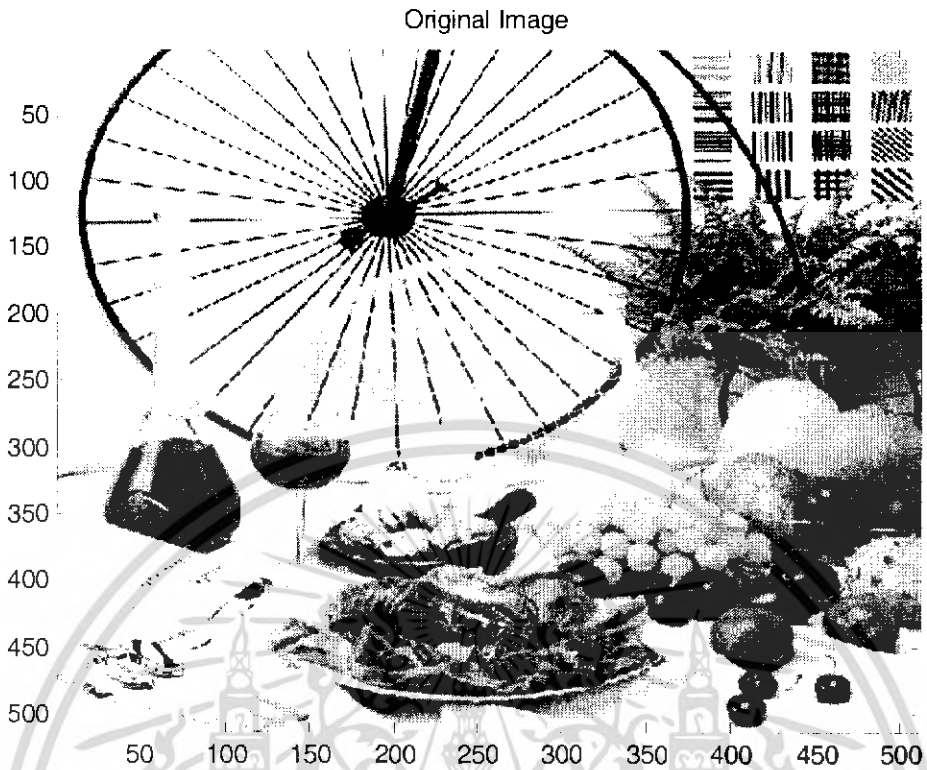
รูปที่ 4.2 แสดงบล็อกไดอะแกรมของกระบวนการอินเวอร์สทรานสฟอร์ม

ในกระบวนการอินเวอร์สทรานสฟอร์ม จะมีขั้นตอนดังนี้

1. ทำการสร้างข้อมูลกลับคืนโดยนำค่าที่ได้จากการทำลาเบลมาทำการคูณกับเมตริกซ์ Q^*
2. นำค่าผลลัพธ์จากการคูณของแต่ละบล็อกข้อมูลมาทำอินเวอร์สทรานสฟอร์ม
3. ทำการปรับระดับ(+128) เพื่อให้ได้ข้อมูลกลับมา

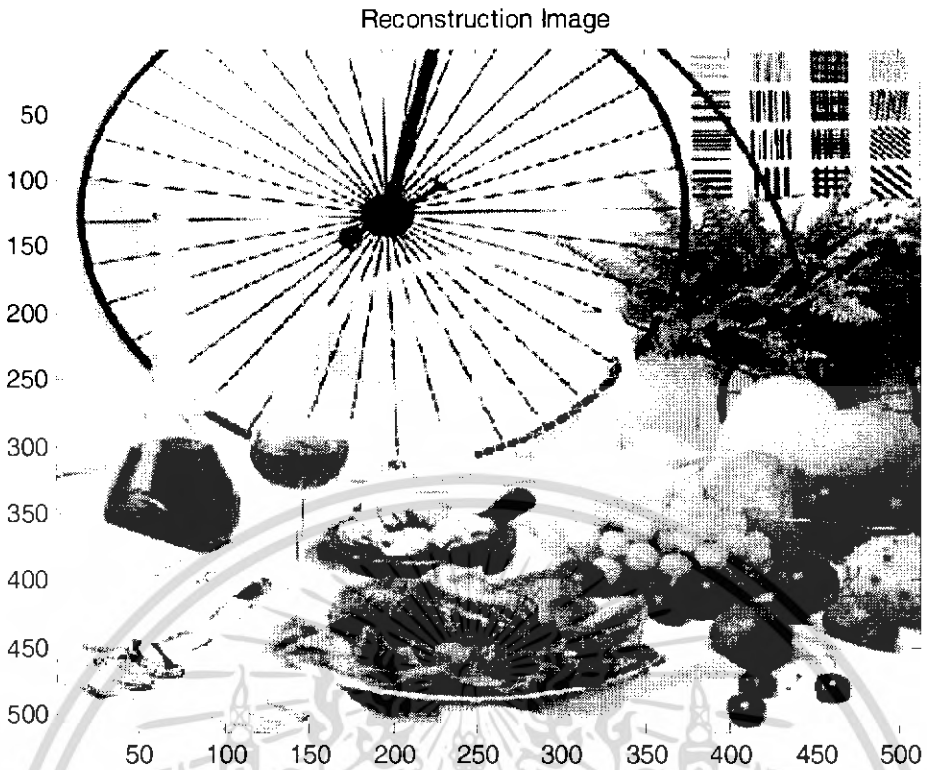
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.1.3 ผลการทดลองเมื่อใช้รูป fruit.gif

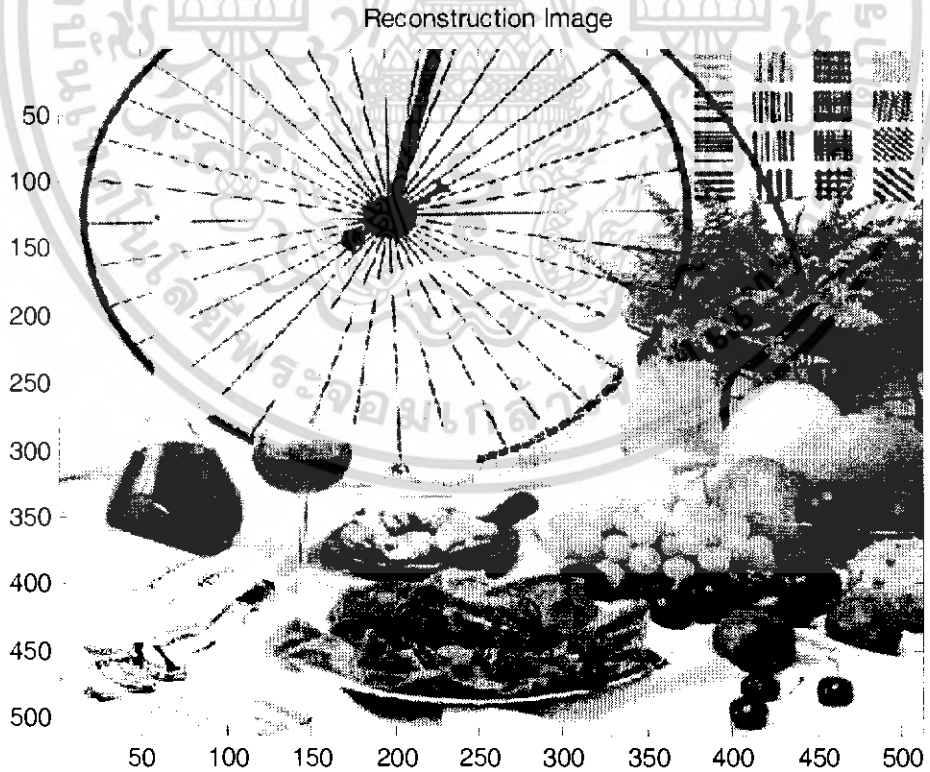


รูปที่ 4.3 แสดงภาพต้นแบบของ fruit.gif

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

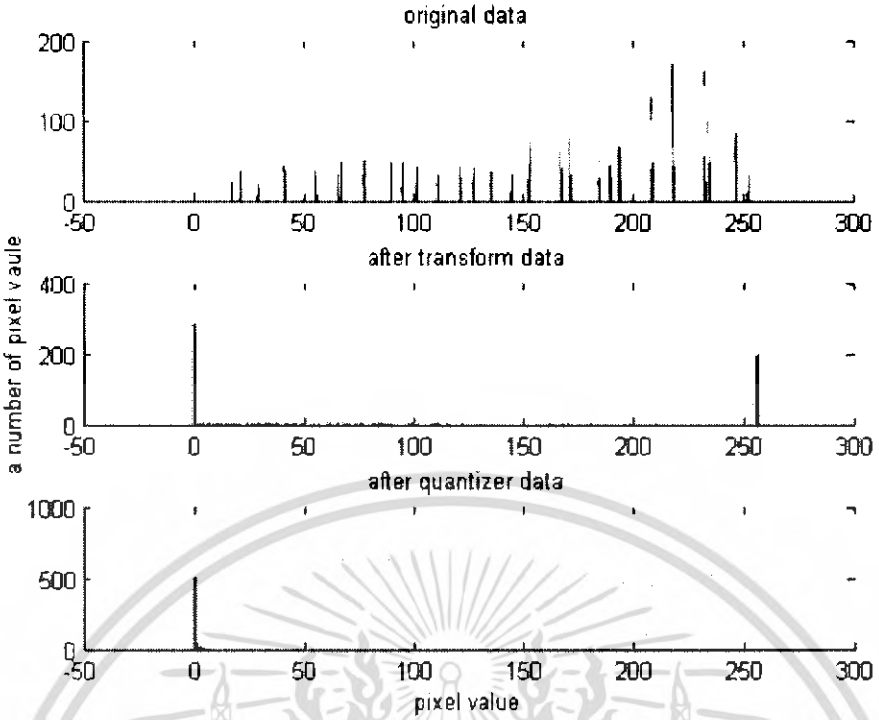


รูปที่ 4.4 แสดงภาพการสร้างคืนของ fruit.gif ด้วยการแปลงแบบ ICT

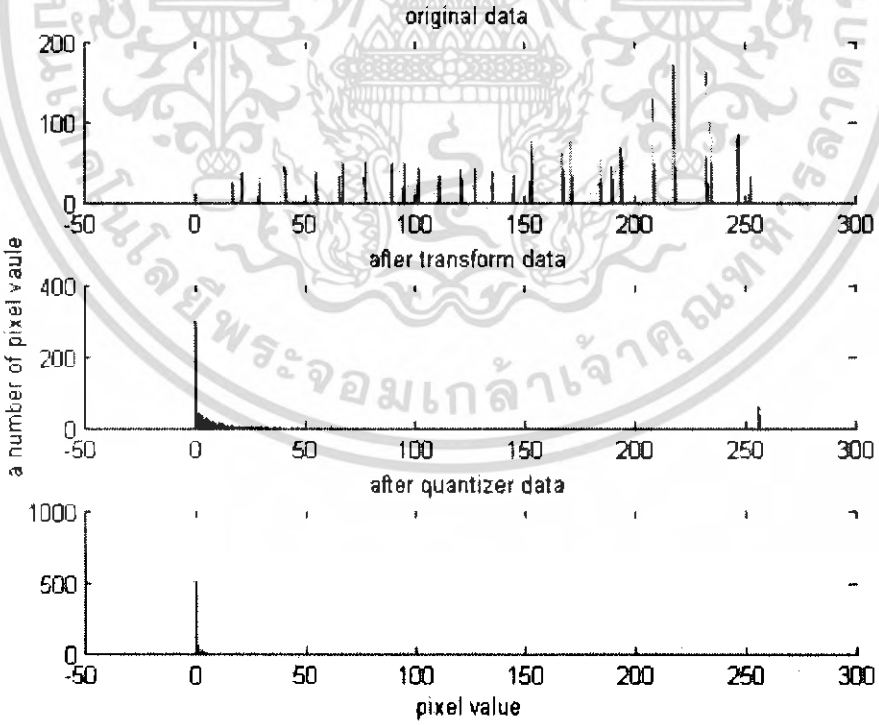


รูปที่ 4.5 แสดงภาพการสร้างคืนของ fruit.gif ด้วยการแปลงแบบ DCT

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



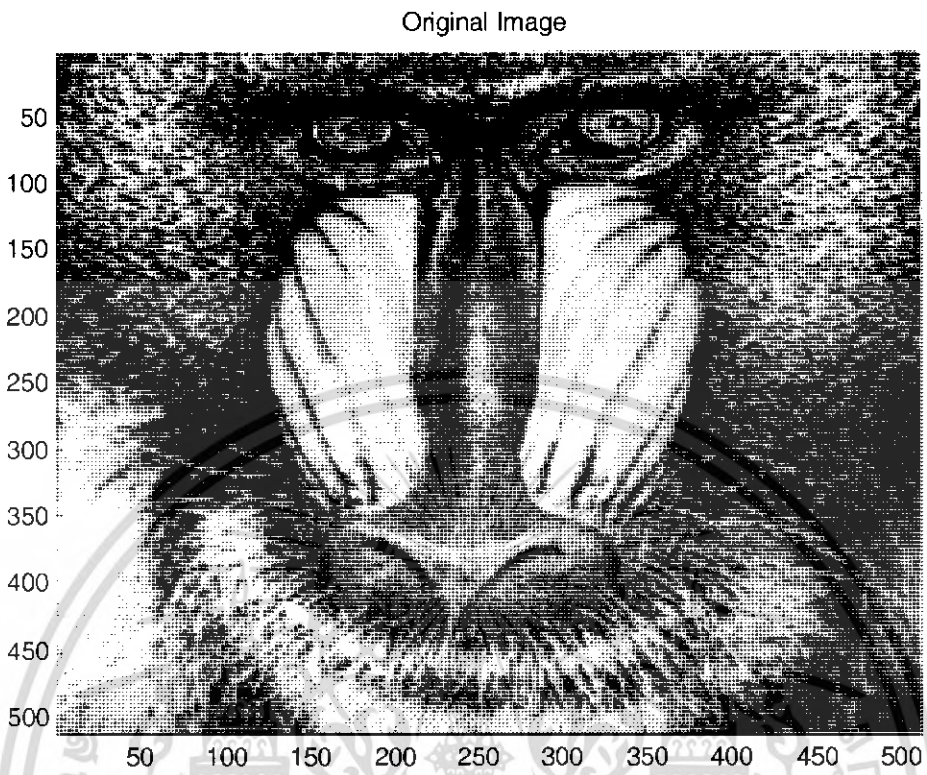
รูปที่ 4.6 แสดงฮิสโตแกรมของภาพ fruit.gif ด้วยการแปลงแบบ ICT



รูปที่ 4.7 แสดงฮิสโตแกรมของภาพ fruit.gif ด้วยการแปลงแบบ DCT

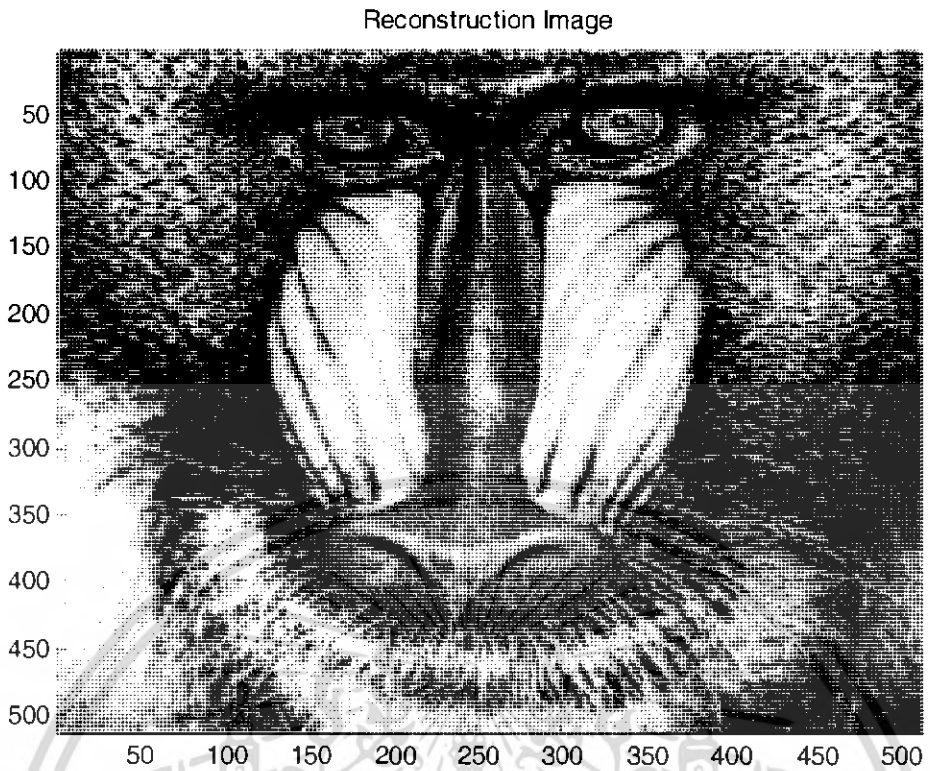
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.1.4 ผลการทดลองเมื่อใช้รูป baboon.gif

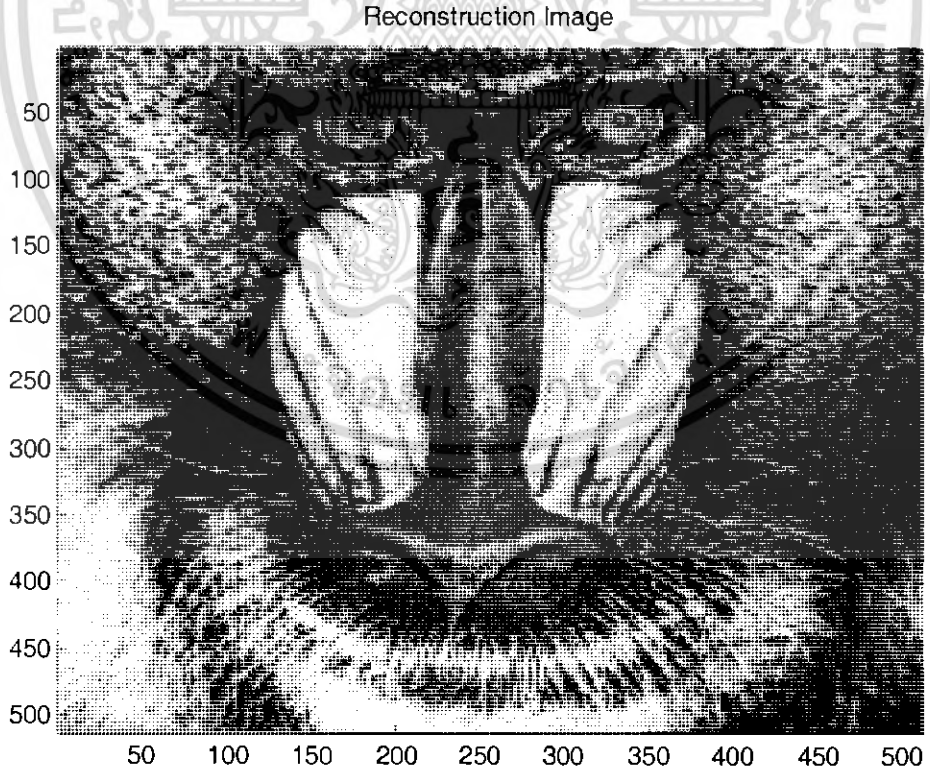


รูปที่ 4.8 แสดงภาพต้นแบบของ baboon.gif

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

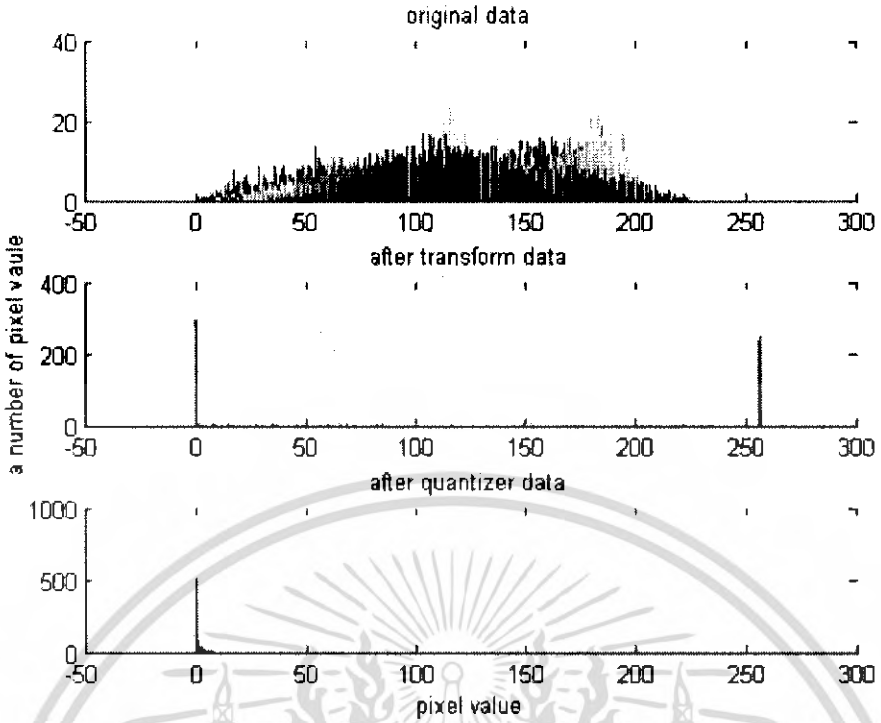


รูปที่ 4.9 แสดงภาพการสร้างคืนของ baboon.gif ด้วยการแปลงแบบ ICT

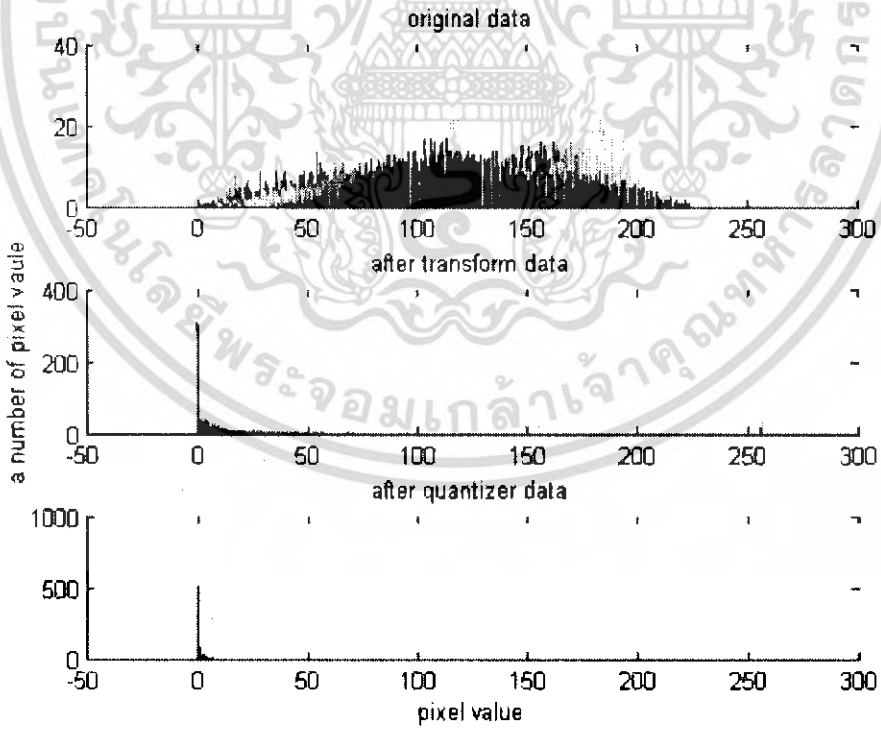


รูปที่ 4.10 แสดงภาพการสร้างคืนของ baboon.gif ด้วยการแปลงแบบ DCT

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



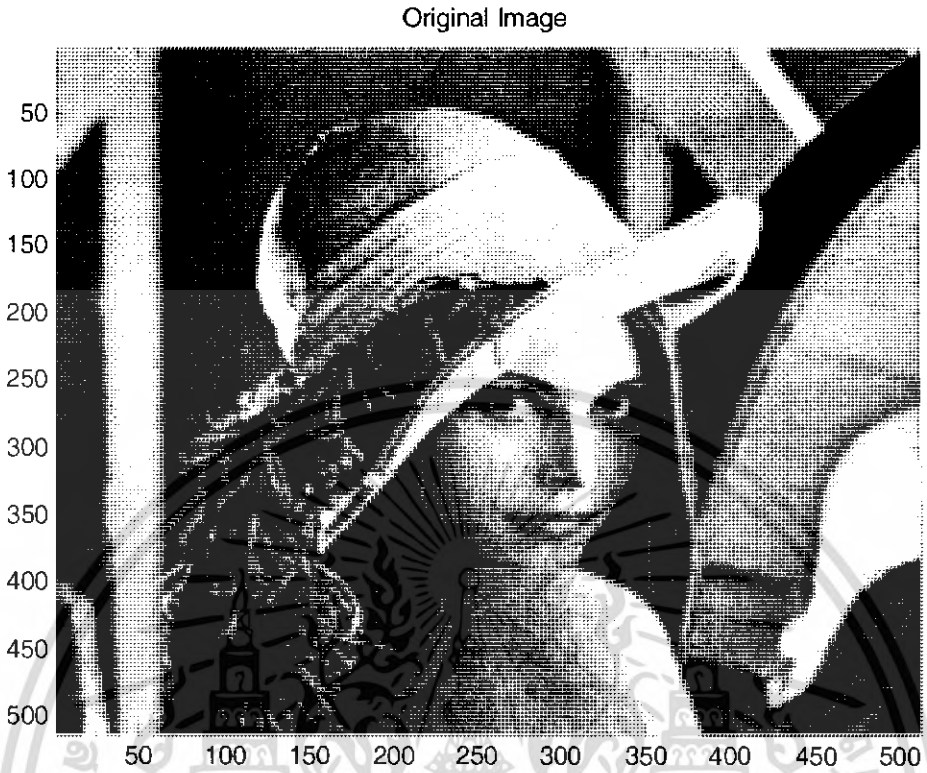
รูปที่ 4.11 แสดงฮิสโตแกรมของภาพ baboon.gif ด้วยการแปลงแบบ ICT



รูปที่ 4.12 แสดงฮิสโตแกรมของภาพ baboon.gif ด้วยการแปลงแบบ DCT

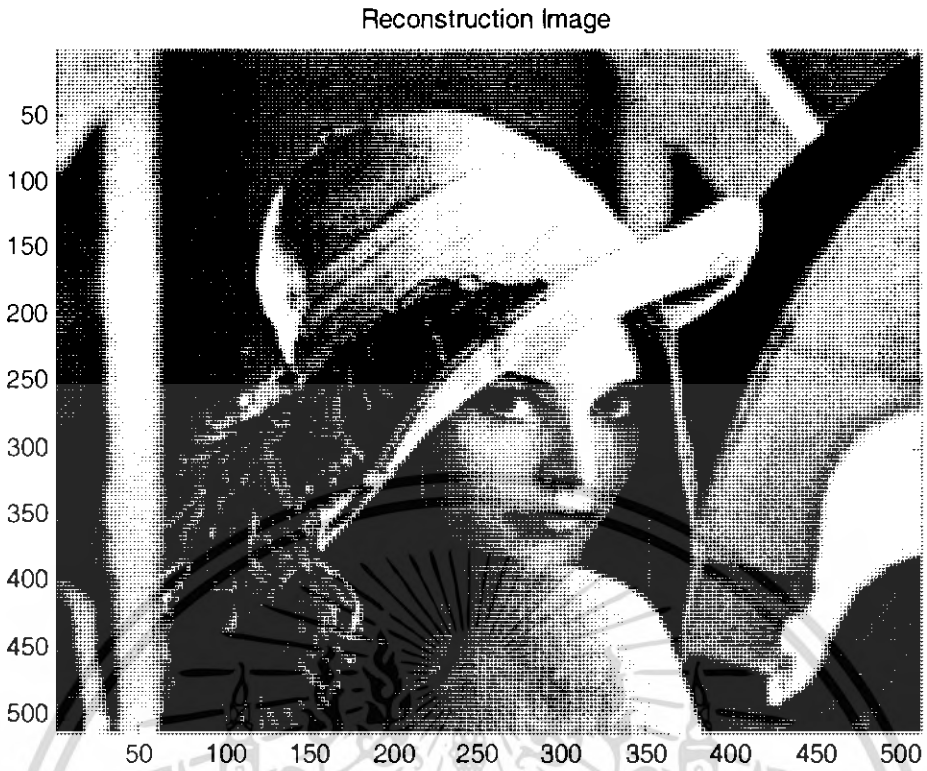
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.1.5 ผลการทดลองเมื่อใช้รูป lena512.jpeg



รูปที่ 4.13 แสดงภาพต้นแบบของ lena512.jpeg

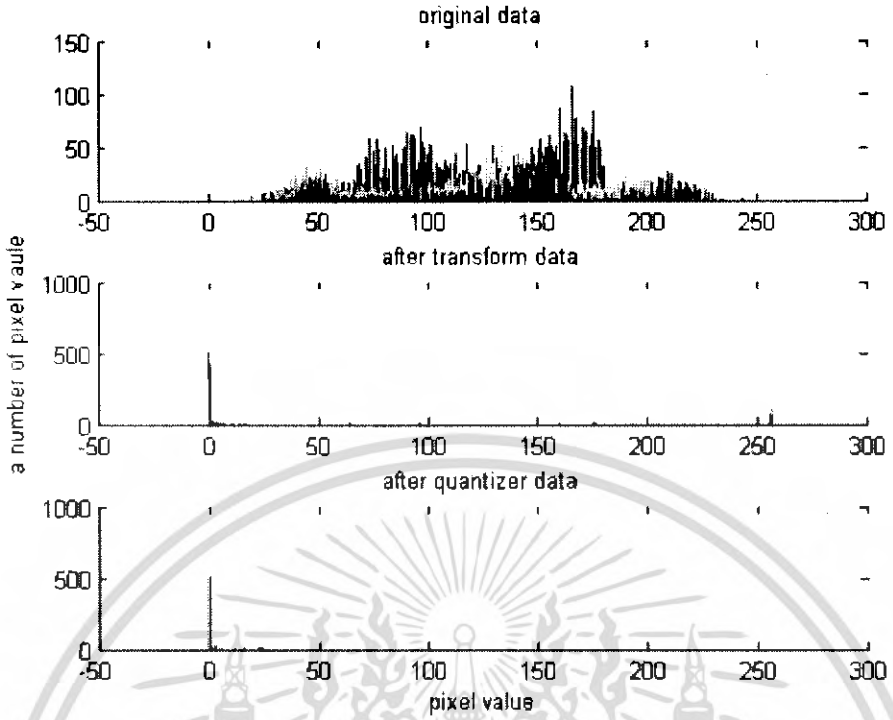
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



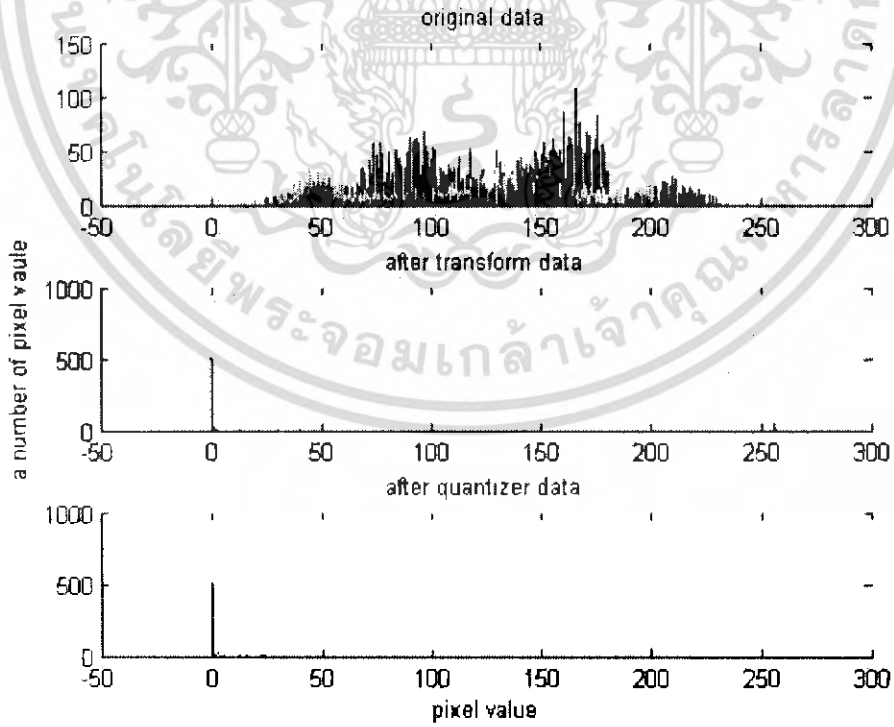
รูปที่ 4.14 แสดงภาพการสร้างคืนของ lena512.jpeg ด้วยการแปลงแบบ ICT

รูปที่ 4.15 แสดงภาพการสร้างคืนของ lena512.jpegด้วยการแปลงแบบ DCT

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



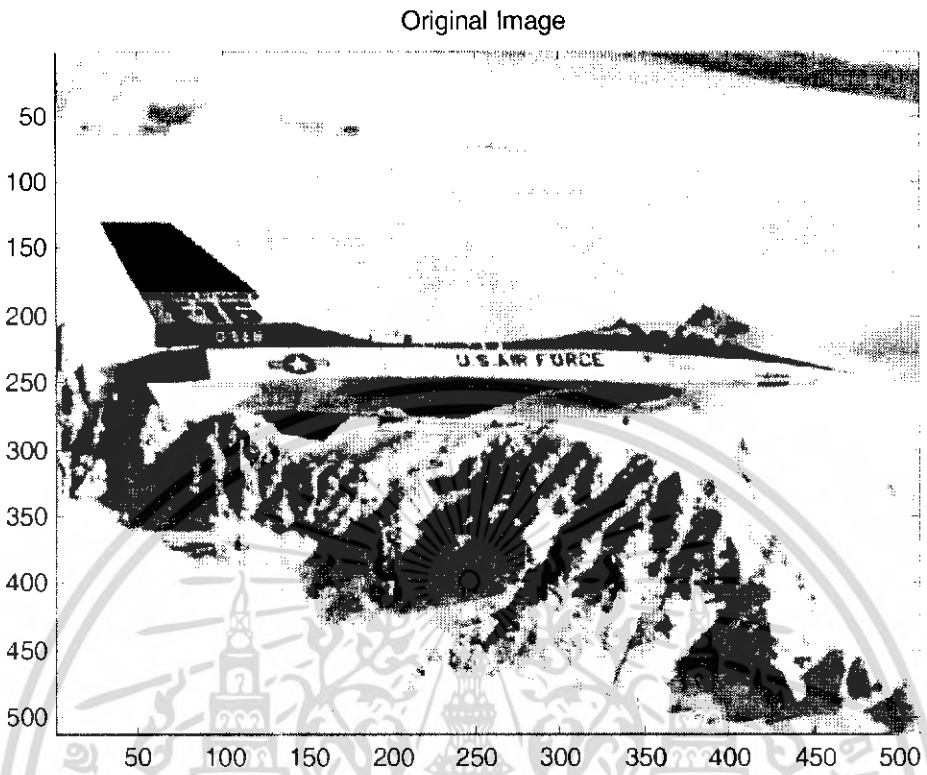
รูปที่ 4.16 แสดงฮิสโตแกรมของภาพ lena512.jpeg ด้วยการแปลงแบบ ICT



รูปที่ 4.17 แสดงฮิสโตแกรมของภาพ lena512.jpeg ด้วยการแปลงแบบ DCT

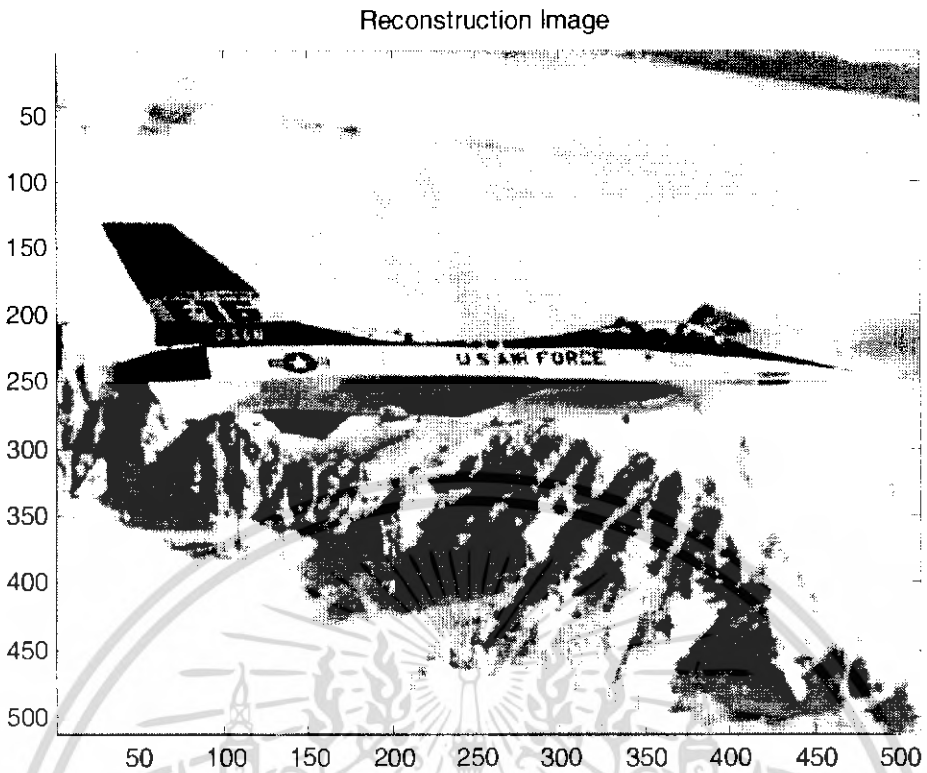
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.1.6 ผลการทดลองเมื่อใช้รูป jet.jpeg

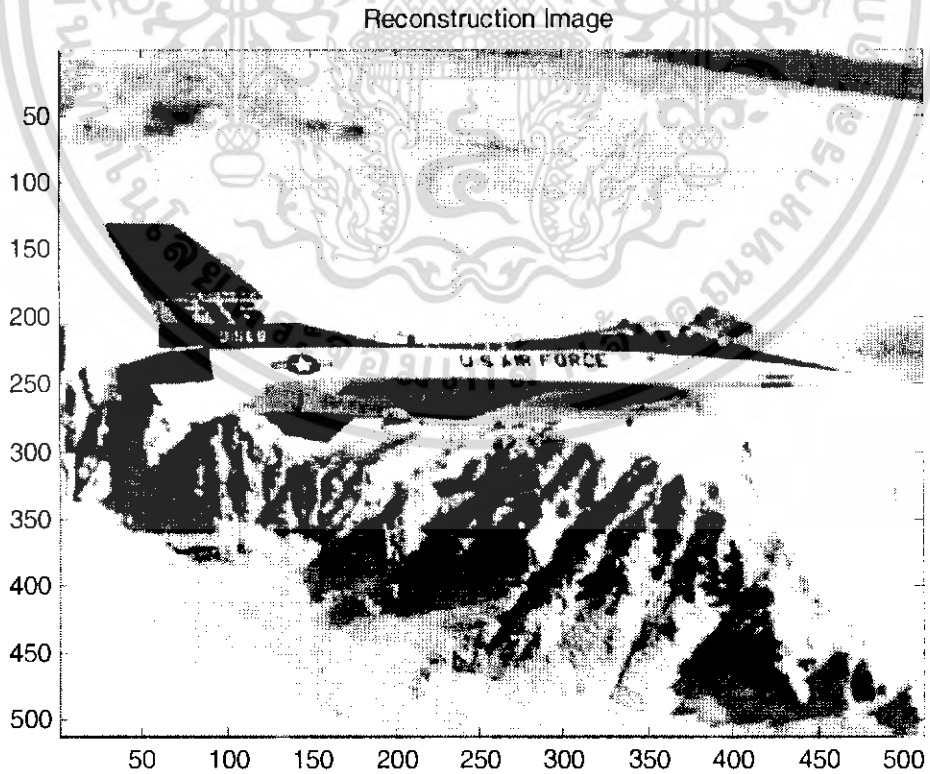


รูปที่ 4.18 แสดงภาพต้นแบบของ jet.jpeg

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

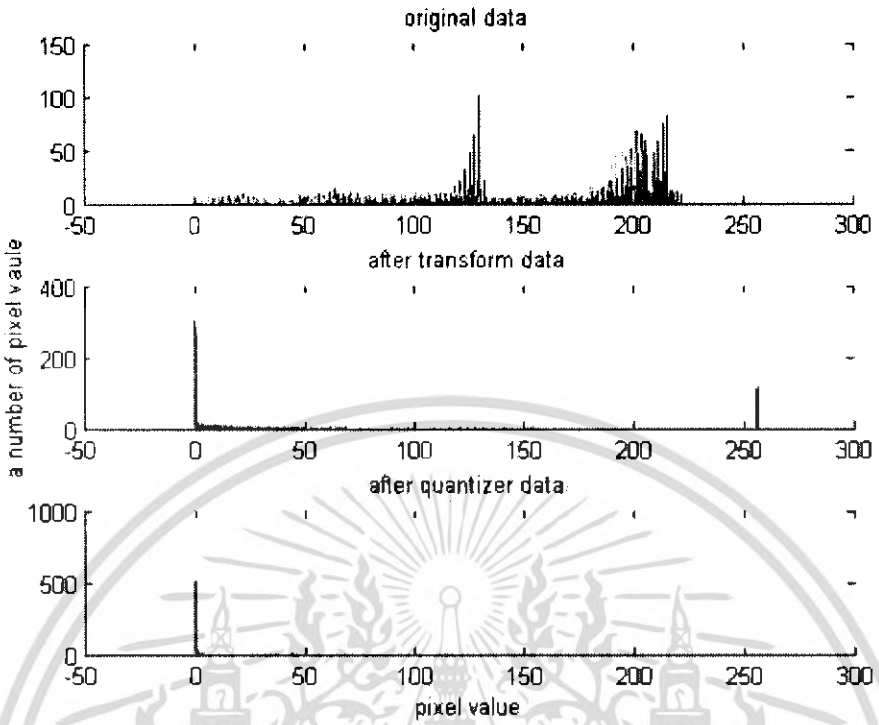


รูปที่ 4.19 แสดงภาพการสร้างคืนของ jet.jpeg ด้วยการแปลงแบบ ICT

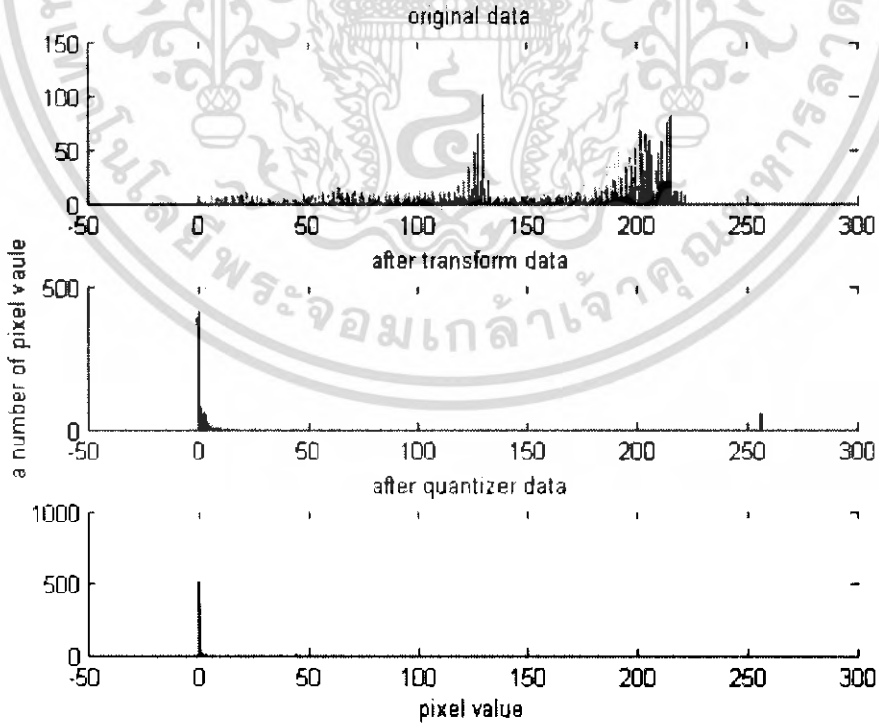


รูปที่ 4.20 แสดงภาพการสร้างคืนของ jet.jpeg ด้วยการแปลงแบบ DCT

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



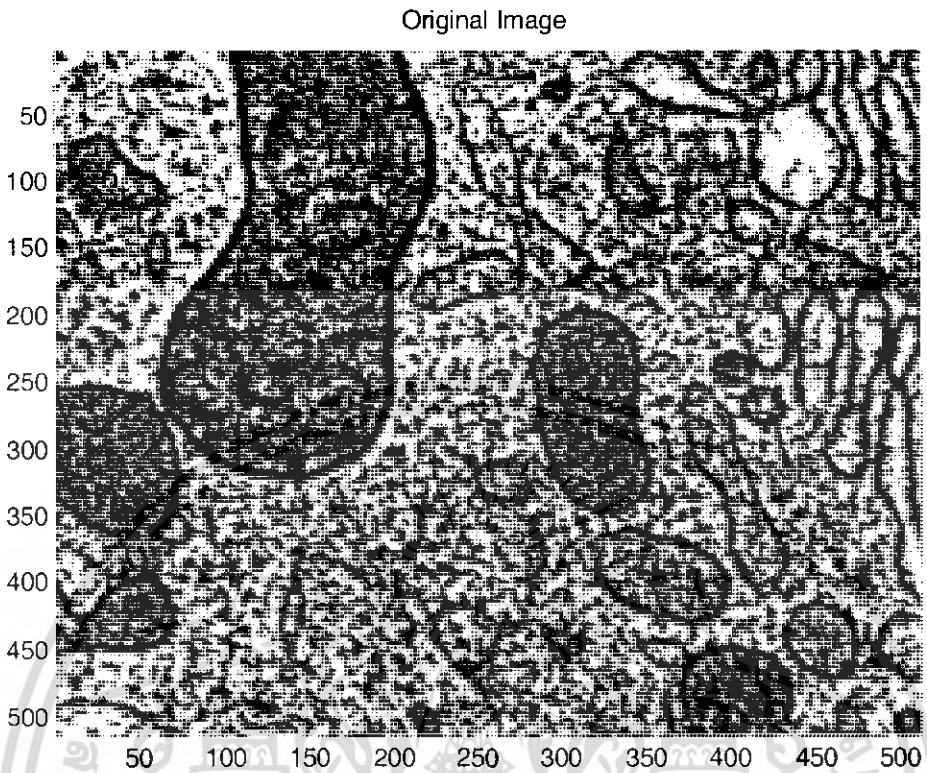
รูปที่ 4.21 แสดงฮิสโตแกรมของภาพ jet.jpeg ด้วยการแปลงแบบ ICT



รูปที่ 4.22 แสดงฮิสโตแกรมของภาพ jet.jpeg ด้วยการแปลงแบบ DCT

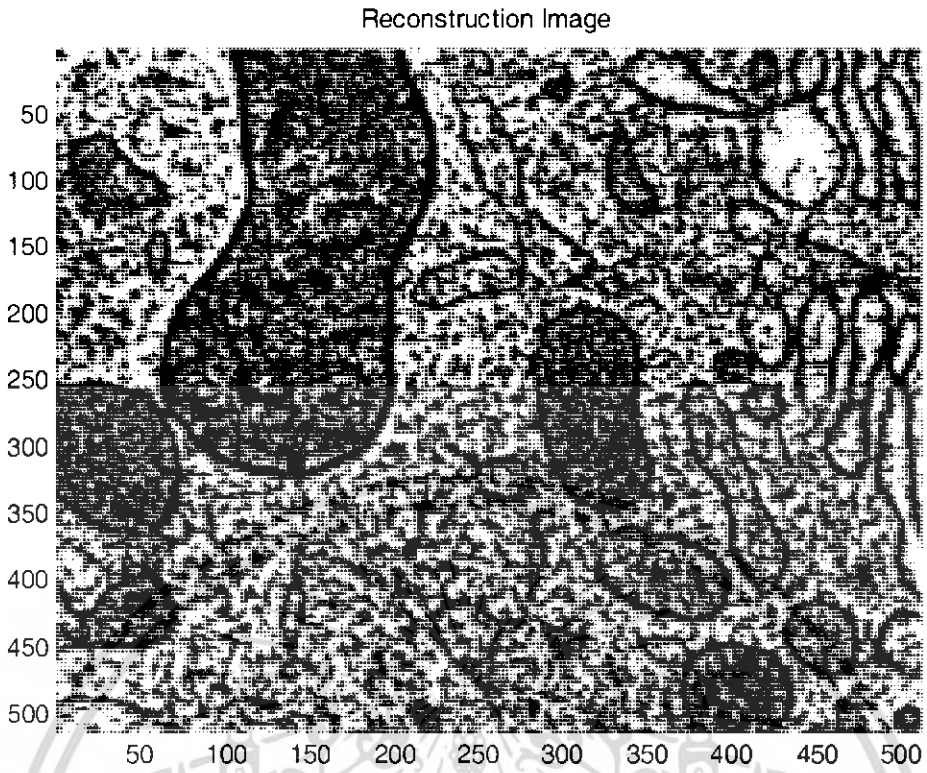
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.1.7 ผลการทดลองเมื่อใช้รูป cell1.jpeg

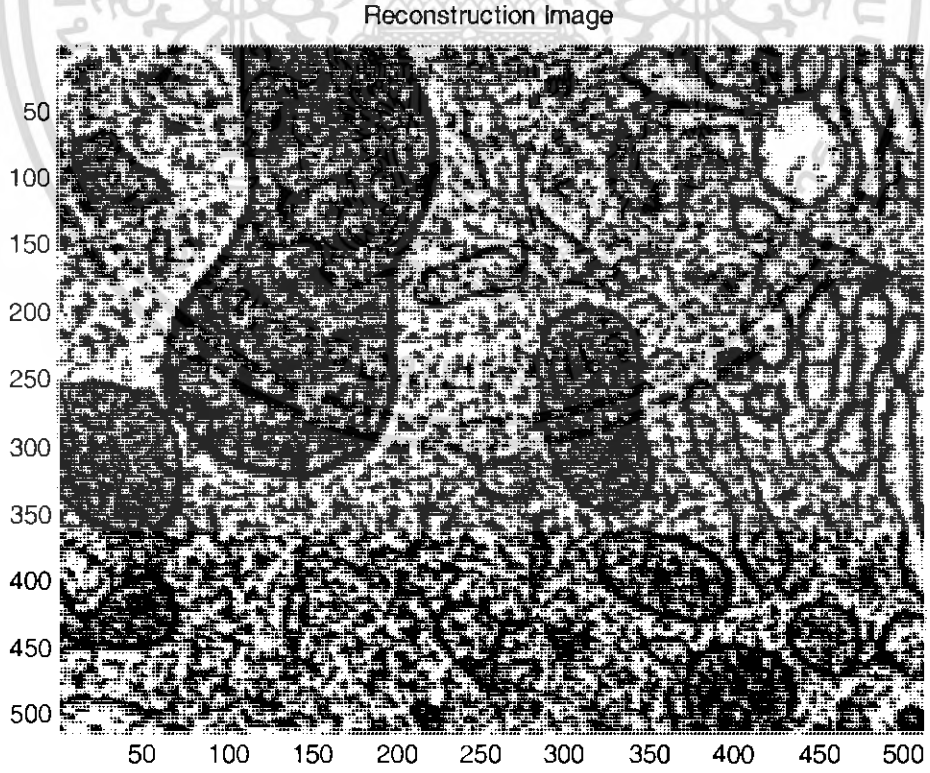


รูปที่ 4.23 แสดงภาพต้นแบบของ cell1.jpeg

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

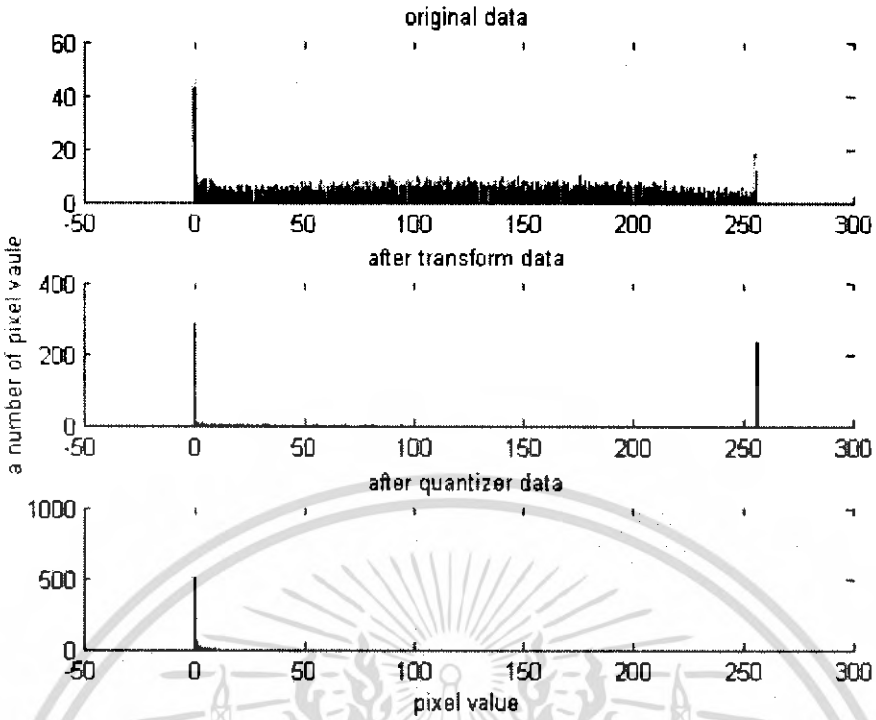


รูปที่ 4.24 แสดงภาพการสร้างคืนของ cell1.jpeg ด้วยการแปลงแบบ ICT

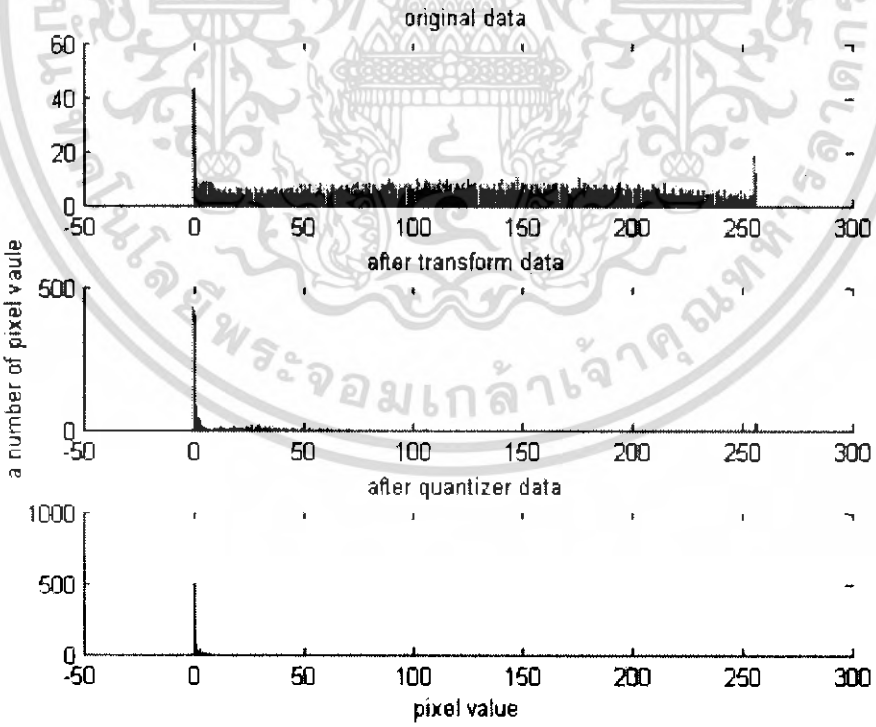


รูปที่ 4.25 แสดงภาพการสร้างคืนของ cell1.jpeg ด้วยการแปลงแบบ DCT

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.26 แสดงฮิสโตแกรมของภาพ cell1.jpeg ด้วยการแปลงแบบ ICT



รูปที่ 4.27 แสดงฮิสโตแกรมของภาพ cell1.jpeg ด้วยการแปลงแบบ DCT

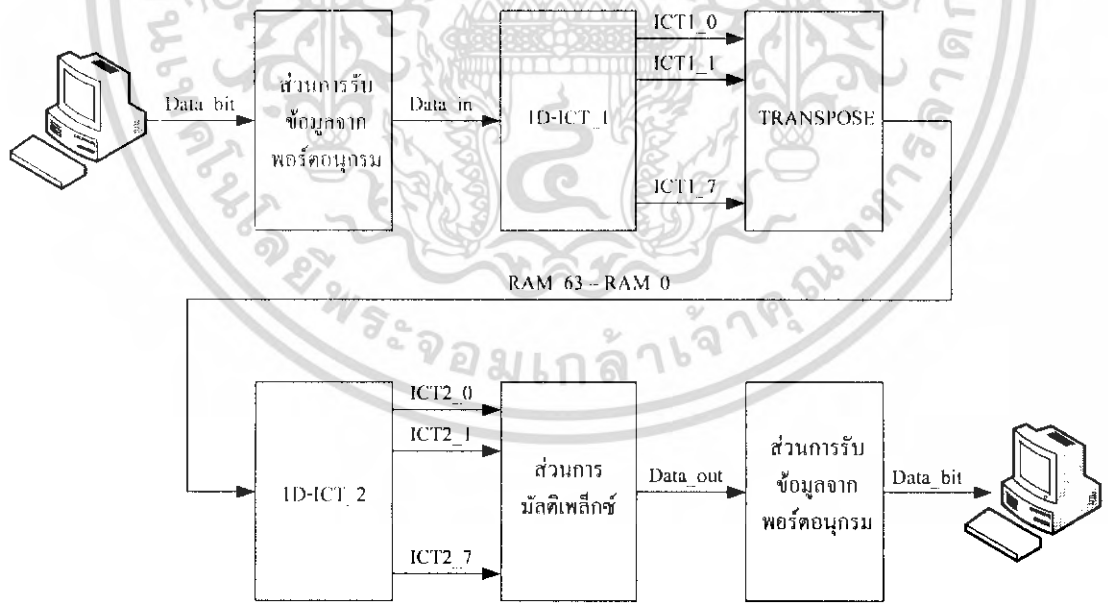
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.1.8 ผลการเปรียบเทียบค่าสัญญาณสูงสุดต่อสัญญาณรบกวนระหว่างการแปลงแบบ ICT กับ DCT

รูปภาพ	ค่า PSNR (dB)	
	การแปลงแบบ ICT	การแปลงแบบ DCT
Fruit.gif	41.18486606	42.11014669
Baboon.gif	35.26728667	35.70341027
Lena512. jpeg	44.78275342	44.78275342
Jet.jpeg	48.18731756	48.37771811
Cell1. jpeg	29.05914662	29.23548196

ตารางที่ 4.1 แสดงค่าสัญญาณสูงสุดต่อสัญญาณรบกวน

การออกแบบส่วนต่างๆ ของการแปลงอินทีเจอร์โคซายน์ 2 มิติ โดยใช้หลักการการแยกการแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ จำนวน 2 ครั้ง สามารถทำการเขียนโปรแกรมการทำงานโดยให้แต่ละส่วนทำงานตามที่ได้ออกแบบโดยใช้ภาษา VHDL ทำการคอมไพล์ (Compile) แล้วเขียนโปรแกรมการทำงานจริงลงบนบอร์ด FPGA ส่วนของการสื่อสารข้อมูลทางพอร์ตอนุกรมอาศัยการทำงานและออกแบบโดยใช้โปรแกรม MATLAB การออกแบบและการทดลองได้แบ่งออกเป็นส่วน ๆ ดังรูปที่ 4.28



รูปที่ 4.28 แสดงการทำงานของการแปลงอินทีเจอร์โคซายน์แบบ 2 มิติ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2 ส่วนของการรับข้อมูลจากคอมพิวเตอร์ผ่านทางพอร์ตอนุกรม

4.3 ส่วนของวงจรคงค่าสัญญาณชั่วคราวและการแปลงดิสครีตโคซายน์แบบ 1 มิติ ส่วนที่ 1

4.4 ส่วนของวงจรทรานสโพส

4.5 ส่วนของวงจรคงค่าสัญญาณชั่วคราวและการแปลงดิสครีตโคซายน์แบบ 1 มิติ ส่วนที่ 2 หลังทำการทรานสโพส

4.6 ส่วนของการส่งข้อมูลออกจากบอร์ด FPGA ผ่านทางพอร์ตอนุกรม

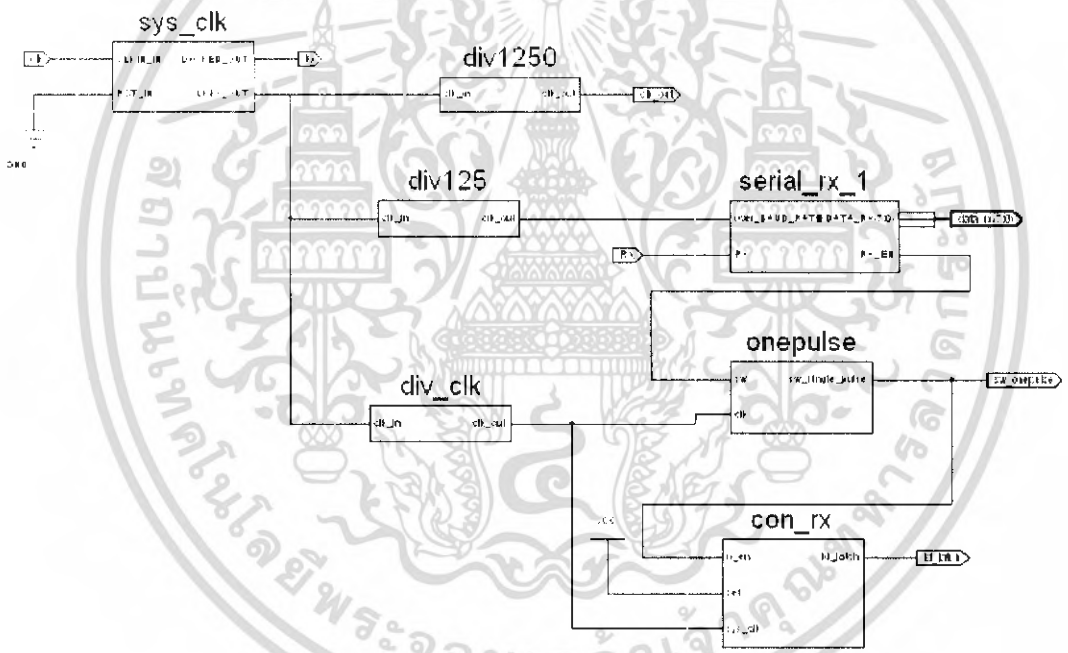
4.7 ส่วนของวงจรควบคุมการทำงานของระบบ

4.8 ส่วนประกอบภายในและการเชื่อมต่อของวงจรทั้งหมด

4.9 ส่วนของการประมวลผลการทำงานจริง

4.2 ส่วนของการรับข้อมูลจากคอมพิวเตอร์ผ่านทางพอร์ตอนุกรม

ส่วนประกอบของวงจรรับข้อมูลจากคอมพิวเตอร์ผ่านทางพอร์ตอนุกรม

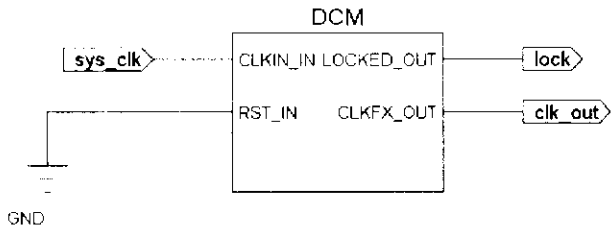


รูปที่ 4.29 แสดงส่วนประกอบของวงจรรับข้อมูลจากคอมพิวเตอร์ผ่านทางพอร์ตอนุกรม

4.2.1 ส่วนของวงจร Digital Clock Managers (DCMs)

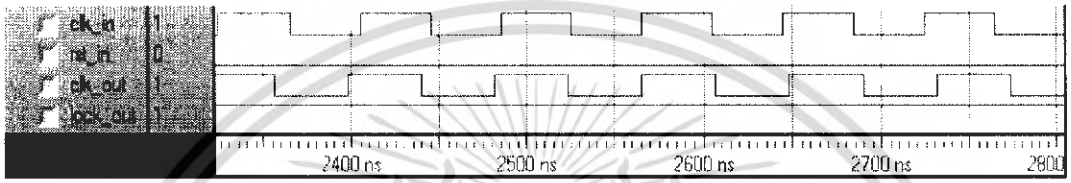
ส่วนของวงจร Digital Clock Managers (DCMs) ทำหน้าที่สร้างสัญญาณนาฬิกาเอาท์พุทให้มีความถี่ตามที่ต้องการ เพื่อให้สัญญาณนาฬิกาเอาท์พุทที่ได้เป็นสัญญาณนาฬิกาอ้างอิงของระบบ สามารถสังเคราะห์อุปกรณ์จากโปรแกรมของวงจร DCMs ได้สัญลักษณ์ (Symbol) ดังรูปที่ 4.30

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.30 แสดงสัญลักษณ์ของวงจร DCMs

จากโปรแกรมที่เขียนสามารถทำการจำลองการทำงาน (Simulation) ได้ดังรูปที่ 4.31



รูปที่ 4.31 แสดงผลการจำลองการทำงานของวงจร DCMs

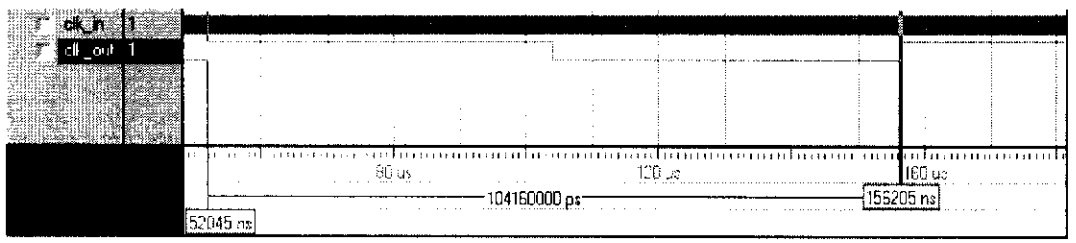
4.2.2 ส่วนของวงจรหารความถี่

4.2.2.1 ส่วนของวงจรหารความถี่บอดเรต

ส่วนของวงจรหารความถี่บอดเรต ทำหน้าที่หารความถี่สัญญาณนาฬิกาจาก DCMs ให้ได้เอาท์พุทเป็นความถี่บอดเรต (Baud Rate) ที่ใช้ในการรับ - ส่งบิทข้อมูลผ่านทางพอร์ตอนุกรม ปริญญ เนิพนธ์นี้รับสัญญาณอินพุทจาก DCMs ความถี่ 24 MHz หาร 1250 ให้ได้ความถี่ 9600 Hz สามารถสังเคราะห์อุปกรณ์จากโปรแกรมของวงจรหารความถี่ได้สัญลักษณ์ (Symbol) ดังรูปที่ 4.32

รูปที่ 4.32 แสดงสัญลักษณ์ของวงจรหารความถี่บอดเรต

จากโปรแกรมที่เขียนสามารถทำการจำลองการทำงาน (Simulation) ได้ดังรูปที่ 4.33

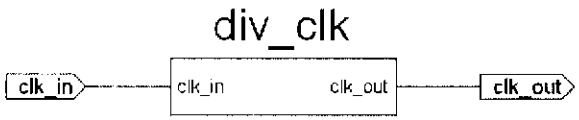


รูปที่ 4.33 แสดงผลการจำลองการทำงานของวงจรหารความถี่บอดเรต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

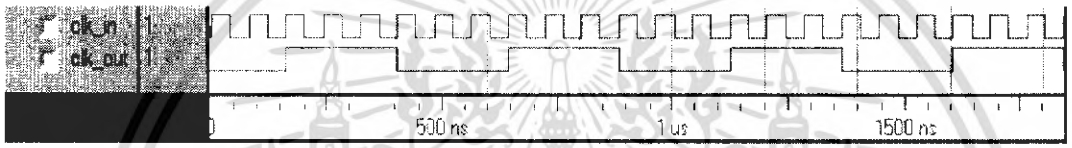
4.2.2.2 ส่วนของวงจรหารความถี่ของระบบ

ส่วนของวงจรหารความถี่ของระบบ ทำหน้าที่หารความถี่สัญญาณนาฬิกาจาก DCMs ให้ได้เอาท์พุทเป็นความถี่ 4 MHz เพื่อให้อุปกรณ์บนบอร์ด FPGA ไม่ทำงานเร็วเกินไป สามารถสังเคราะห์อุปกรณ์จากโปรแกรมของวงจรหารความถี่ได้สัญลักษณ์ (Symbol) ดังรูปที่ 4.34



รูปที่ 4.34 แสดงสัญลักษณ์ของวงจรหารความถี่ของระบบ

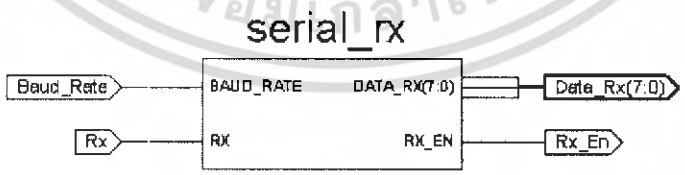
จากโปรแกรมที่เขียนสามารถทำการจำลองการทำงาน (Simulation) ได้ดังรูปที่ 4.35



รูปที่ 4.35 แสดงผลการจำลองการทำงานของวงจรหารความถี่ของระบบ

4.2.3 ส่วนของการรับบิทข้อมูลจากพอร์ตอนุกรม (SERIAL_RX)

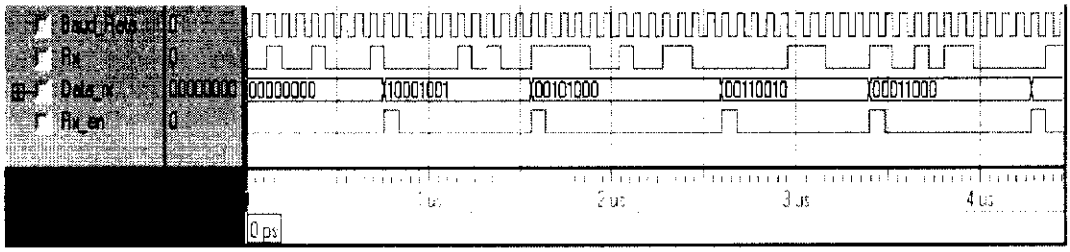
ส่วนของการรับข้อมูลจากพอร์ตอนุกรม ทำหน้าที่รับเฟรมบิทของข้อมูลจากพอร์ตอนุกรมมาทำการแปลงข้อมูลจากบิทอนุกรมเป็นบิทขนาน โดยจะทำการแซมปลิ้ง (Sampling) ค่าอินพุทที่รับเข้ามาจากพอร์ตอนุกรมโดยบิทหนึ่งทำการแซมปลิ้ง 10 ค่า จากนั้นนำค่าที่ได้จากการแซมปลิ้งมาเก็บไว้เพื่อหาค่าความเป็นไปได้ของแต่ละบิทอินพุท เพื่อป้องกันการรับข้อมูลจากพอร์ตอนุกรมผิดพลาด เมื่อรับข้อมูลครบ 8 ค่า ก็จะส่งต่อไปให้ส่วนของวงจรคงค่าสัญญาณ (Latch) ต่อไป สามารถสังเคราะห์อุปกรณ์จากโปรแกรมของวงจรการรับบิทข้อมูลจากพอร์ตอนุกรมได้สัญลักษณ์ (Symbol) ดังรูปที่ 4.36



รูปที่ 4.36 แสดงสัญลักษณ์ของวงจรการรับบิทข้อมูลจากพอร์ตอนุกรม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

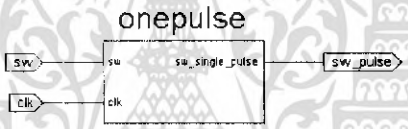
จากโปรแกรมที่เขียนขึ้นสามารถทำการจำลองการทำงาน (Simulation) ได้ดังรูปที่ 4.37



รูปที่ 4.37 แสดงผลการจำลองการทำงานของวงจรการรับบิทข้อมูลจากพอร์ตอนุกรม

4.2.4 ส่วนของวงจรวันพัลส์ (Onepulse)

ส่วนของวงจรวันพัลส์ ทำหน้าที่เปลี่ยนขนาดความกว้างของพัลส์ (Pulse) อินพุทที่เป็นไปตามความถี่บอดเรต (Baud Rate) เพื่อให้ความกว้างของพัลส์เอาท์พุท เป็นไปตามความกว้างของสัญญาณนาฬิการะบบ แล้วส่งสัญญาณต่อให้วงจรควบคุมการรับบิทข้อมูลจากพอร์ตอนุกรม (CON_RX) สามารถสังเคราะห์อุปกรณ์จากโปรแกรมของวงจรวันพัลส์ (Onepulse) ได้สัญลักษณ์ (Symbol) ดังรูปที่ 4.38



รูปที่ 4.38 แสดงสัญลักษณ์ของวงจรวันพัลส์(Onepulse)

จากโปรแกรมที่เขียนสามารถทำการจำลองการทำงาน (Simulation) ได้ดังรูปที่ 4.39

รูปที่ 4.39 แสดงผลการจำลองการทำงานของวงจรวันพัลส์ (Onepulse)

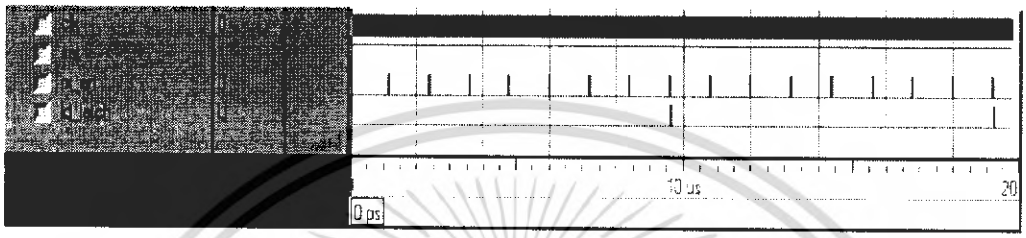
4.2.5 ส่วนของวงจรควบคุมการรับบิทข้อมูลจากพอร์ตอนุกรม (CON_RX)

วงจรควบคุมการรับบิทข้อมูลจากพอร์ตอนุกรม ทำหน้าที่สร้างสัญญาณควบคุมเพื่อให้การทำงานของวงจรรับบิทอนุกรมมีความถูกต้องเป็นไปตามลำดับขั้น โดยจะส่งสัญญาณทริกไปยังวงจรคงค่าสัญญาณและวงจรควบคุมรวม เมื่อรับค่าข้อมูลได้ครบ 8 ค่า สามารถสังเคราะห์อุปกรณ์จากโปรแกรมของวงจรควบคุมบิทข้อมูลจากพอร์ตอนุกรม ได้สัญลักษณ์ (Symbol) ดังรูปที่ 4.40

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 4.40 แสดงสัญลักษณ์ของวงจรควบคุมการรับบิทข้อมูลจากพอร์ตอนุกรม

จากโปรแกรมที่เขียนสามารถทำการจำลองการทำงาน (Simulation) ได้ดังรูปที่ 4.41

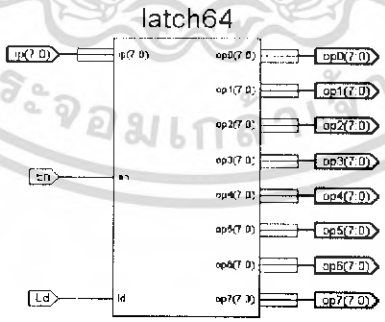


รูปที่ 4.41 แสดงผลการจำลองการทำงานของวงจรควบคุมการรับบิทข้อมูลจากพอร์ตอนุกรม

4.3 ส่วนของวงจรคงค่าสัญญาณชั่วคราวและการแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ ส่วนที่ 1

4.3.1 ส่วนของวงจรคงค่าสัญญาณชั่วคราว 8 บิท (Latch)

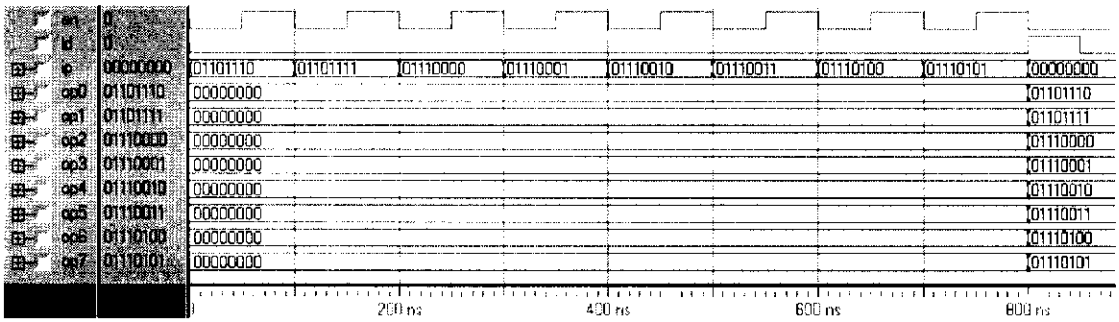
เป็นส่วนของวงจรที่ ทำหน้าที่คงค่าข้อมูลอินพุทไว้ชั่วคราว โดยจะทำการรับข้อมูลอินพุทที่ป้อนเข้ามานำมาเก็บไว้ชั่วคราวจนกว่าจะครบ 8 ค่า แต่ละค่า ๆ ละ 8 บิท แล้วทำการส่งค่าทั้ง 8 ค่าที่รับมาได้ออกมาพร้อม ๆ กัน เพื่อส่งค่าไปเป็นอินพุทของส่วนการแปลอินทีเจอร์โคซายน์ต่อไป แล้วทำการรับค่าข้อมูลชุดใหม่เข้ามาให้ครบทั้ง 8 ค่าในรอบถัดไป จะทำงานซ้ำแบบนี้จนกระทั่งสัญญาณอินพุทครบ 64 ค่า สามารถสังเคราะห์อุปกรณ์จากโปรแกรมของวงจรคงค่าสัญญาณชั่วคราวขนาด 8 บิทได้สัญลักษณ์ (Symbol) ดังรูปที่ 4.42



รูปที่ 4.42 แสดงสัญลักษณ์ของวงจรคงค่าสัญญาณชั่วคราว 8 บิท

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

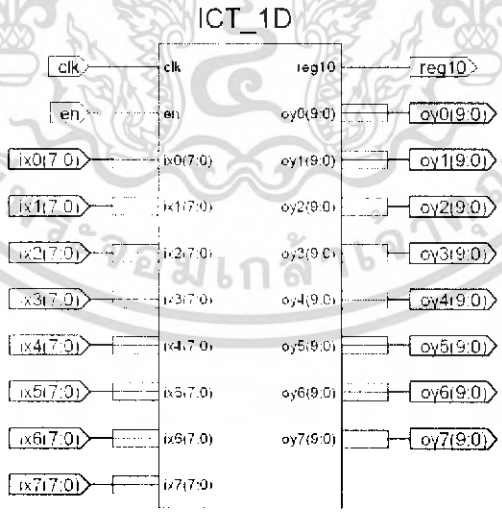
จากโปรแกรมที่เขียนขึ้นสามารถทำการจำลองการทำงาน (Simulation) ได้ดังรูปที่ 4.43



รูปที่ 4.43 แสดงผลการจำลองการทำงานของวงจรคงค่าสัญญาณชั่วคราว 8 บิท

4.3.2 ส่วนของวงจรการแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ

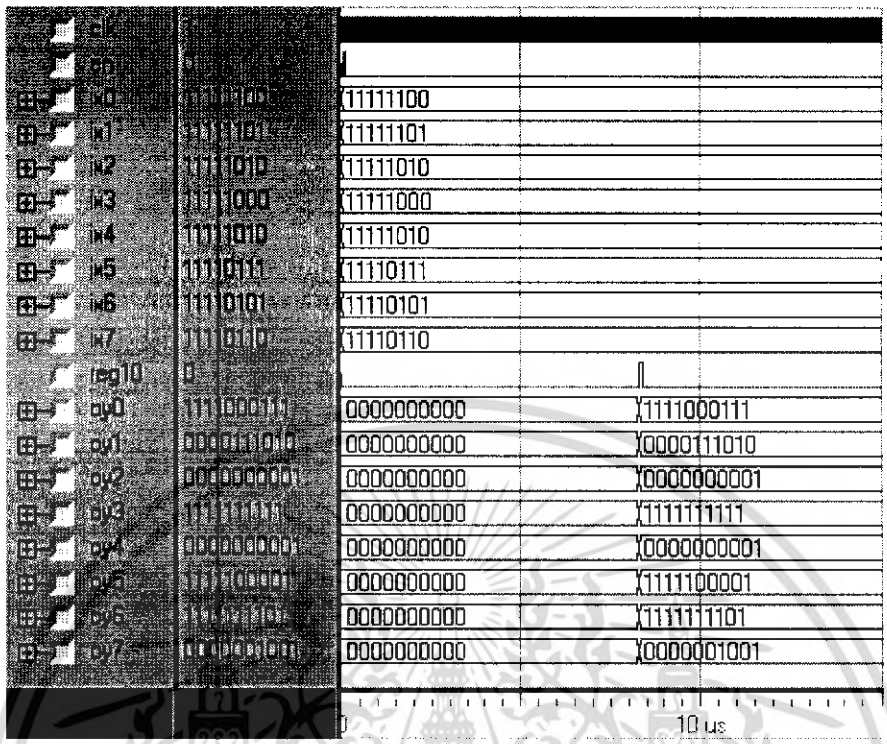
เป็นส่วนของวงจรการแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ ทำหน้าที่ในการคำนวณค่าการแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ ของข้อมูลที่รับข้อมูลอินพุทมาจากส่วนของวงจรคงค่าสัญญาณชั่วคราว ขนาด 8 บิท 8 ค่า ซึ่งภายในส่วนของวงจรการแปลงอินทีเจอร์โคซายน์ประกอบไปด้วยส่วนของวงจรบวกและลบ ขนาด 8 บิท ส่วนของวงจรบวกและลบ 9 บิท ส่วนของวงจรบวก 9 บิท ส่วนของวงจรลบ 9 บิท ส่วนของวงจรคูณค่าสัมประสิทธิ์ ซึ่งใช้โครงสร้างเลขคณิตกระจาย (Distributed Arithmetic) เข้ามาช่วยในการคำนวณ ทำหน้าที่ในการคูณข้อมูลกับค่าคงที่สัมประสิทธิ์ ส่วนของวงจรรีจีสเตอร์ขนาด 10 บิท และ ส่วนของวงจรคอนโทรล (controller) ซึ่งส่วนของวงจรคอนโทรลนี้เป็นส่วนที่สำคัญมาก สามารถเขียนโปรแกรมที่สังเคราะห์เป็นอุปกรณ์ที่มีสัญลักษณ์ (Symbol) ดังรูปที่ 4.44



รูปที่ 4.44 แสดงสัญลักษณ์ของวงจรการแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

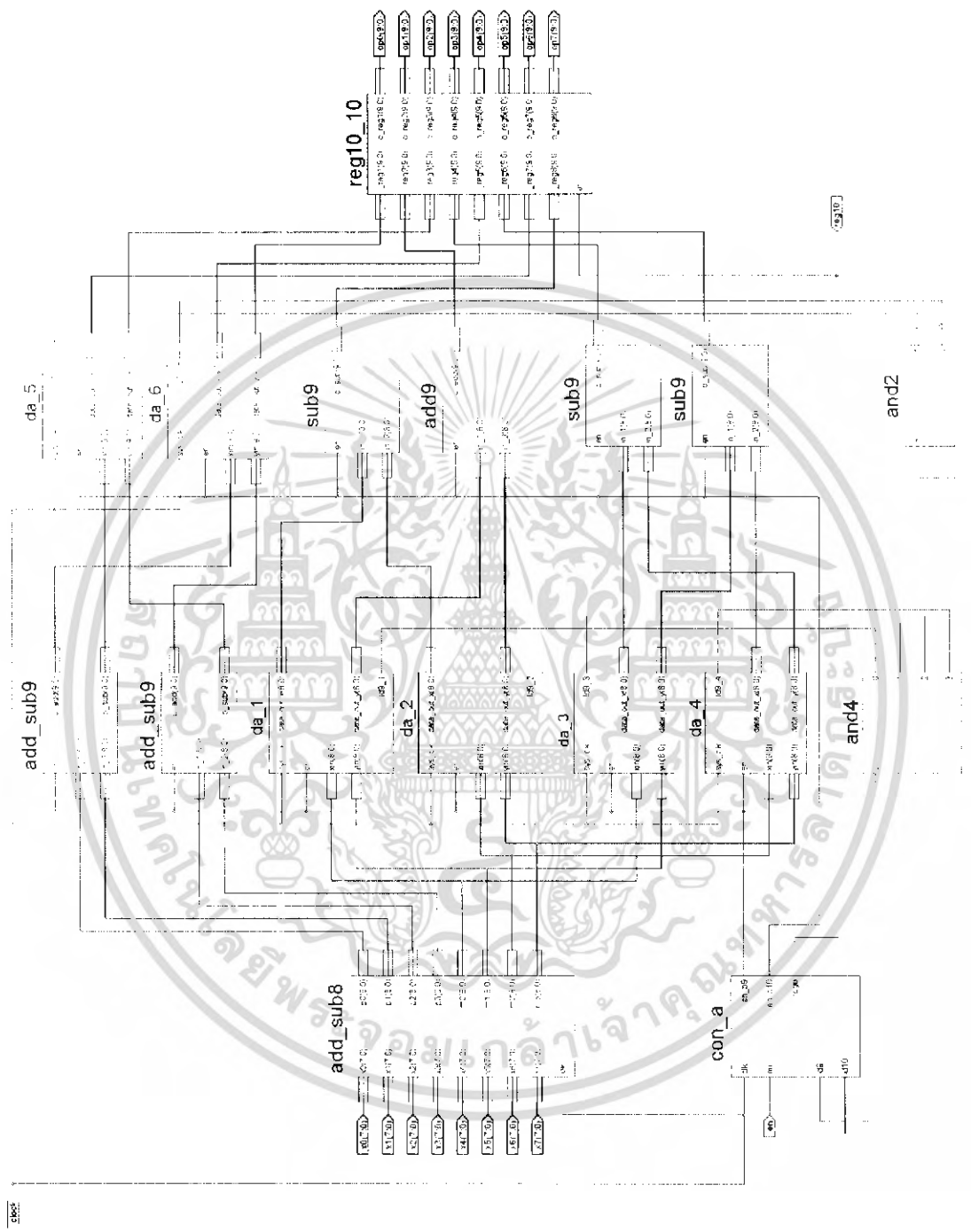
จากโปรแกรมที่เขียนขึ้นสามารถทำการจำลองการทำงาน (Simulation) ได้ดังรูปที่ 4.45



รูปที่ 4.45 แสดงผลการจำลองการทำงานของวงจรการแปลงดิสครีตโคซายน์แบบ 1 มิติ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ส่วนประกอบของวงจรการแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ ส่วนที่ 1 มีดังนี้

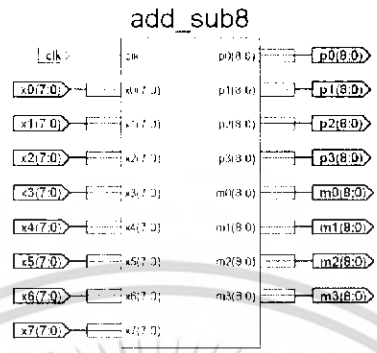


รูปที่ 4.46 แสดงส่วนประกอบภายในของวงจรการแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

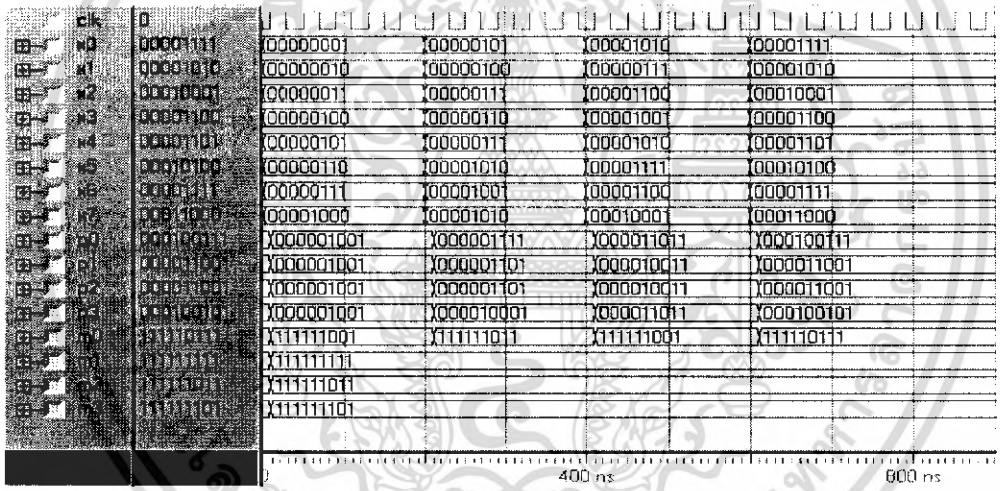
4.3.2.1 ส่วนของวงจรบวกและลบขนาด 8 บิท

เป็นส่วนที่อยู่ภายในวงจรการแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ ทำหน้าที่บวกและลบข้อมูลขนาด 8 บิท ซึ่งผลจากการบวกและลบข้อมูลนี้จะได้ผลลัพธ์เป็นข้อมูลขนาด 9 บิท สามารถเขียนโปรแกรมที่สังเคราะห์เป็นอุปกรณ์ที่มีสัญลักษณ์ (Symbol) ดังรูปที่ 4.47



รูปที่ 4.47 แสดงสัญลักษณ์ของวงจรบวกและลบขนาด 8 บิท

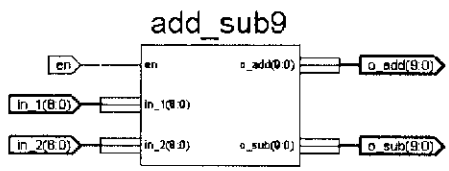
จากโปรแกรมที่เขียนขึ้นสามารถทำการจำลองการทำงาน (Simulation) ได้ดังรูปที่ 4.48



รูปที่ 4.48 แสดงผลการจำลองการทำงานของวงจรบวกและลบขนาด 8 บิท

4.3.2.2 ส่วนของวงจรบวกและลบขนาด 9 บิท

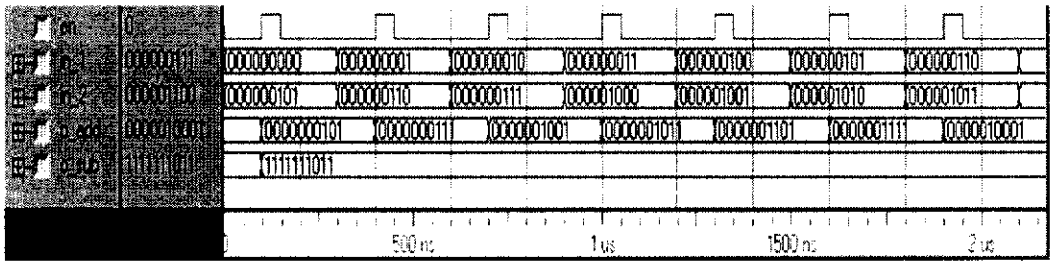
เป็นส่วนที่อยู่ภายในวงจรการแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ ทำหน้าที่บวกและลบข้อมูลขนาด 9 บิท ซึ่งผลจากการบวกและลบข้อมูลนี้จะได้ผลลัพธ์เป็นข้อมูลขนาด 10 บิท สามารถเขียนโปรแกรมที่สังเคราะห์เป็นอุปกรณ์ที่มีสัญลักษณ์ (Symbol) ดังรูปที่ 4.49



รูปที่ 4.49 แสดงสัญลักษณ์ของวงจรบวกและลบขนาด 9 บิท

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

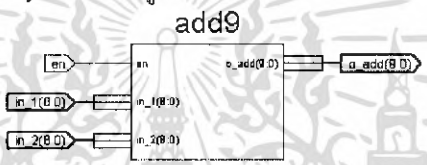
จากโปรแกรมที่เขียนขึ้นสามารถทำการจำลองการทำงาน (Simulation) ได้ดังรูปที่ 4.50



รูปที่ 4.50 แสดงผลการจำลองการทำงานของวงจรบวกและลบขนาด 9 บิท

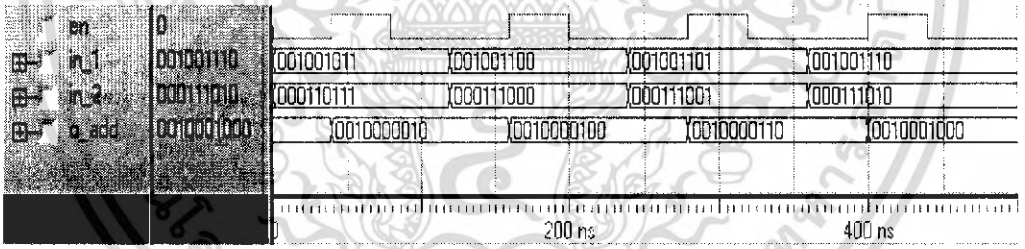
4.3.2.3 ส่วนของวงจรบวกขนาด 9 บิท

เป็นส่วนที่อยู่ภายในวงจรการแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ ทำหน้าที่บวกข้อมูลขนาด 9 บิท ซึ่งผลจากการบวกข้อมูลนี้จะได้ผลลัพธ์เป็นข้อมูลขนาด 10 บิท สามารถเขียนโปรแกรมที่สังเคราะห์เป็นอุปกรณ์ที่มีสัญลักษณ์ (Symbol) ดังรูปที่ 4.51



รูปที่ 4.51 แสดงสัญลักษณ์ของวงจรบวกขนาด 9 บิท

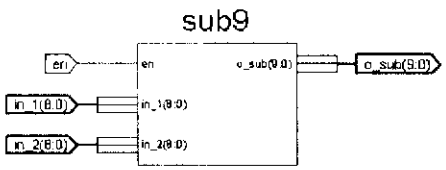
จากโปรแกรมที่เขียนขึ้นสามารถทำการจำลองการทำงาน (Simulation) ได้ดังรูปที่ 4.52



รูปที่ 4.52 แสดงผลการจำลองการทำงานของวงจรบวกขนาด 9 บิท

4.3.2.4 ส่วนของวงจรลบขนาด 9 บิท

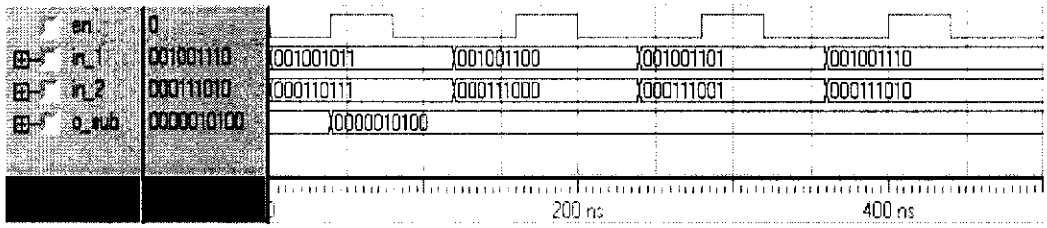
เป็นส่วนที่อยู่ภายในวงจรการแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ ทำหน้าที่ลบข้อมูลขนาด 9 บิท ซึ่งผลจากการลบข้อมูลนี้จะได้ผลลัพธ์เป็นข้อมูลขนาด 10 บิท สามารถเขียนโปรแกรมที่สังเคราะห์เป็นอุปกรณ์ที่มีสัญลักษณ์ (Symbol) ดังรูปที่ 4.53



รูปที่ 4.53 แสดงสัญลักษณ์ของวงจรลบขนาด 9 บิท

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

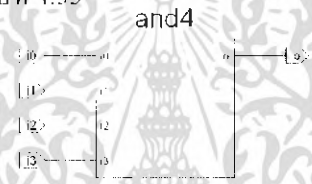
จากโปรแกรมที่เขียนขึ้นสามารถทำการจำลองการทำงาน (Simulation) ได้ดังรูปที่ 4.54



รูปที่ 4.54 แสดงผลการจำลองการทำงานของวงจรลบขนาด 9 บิท

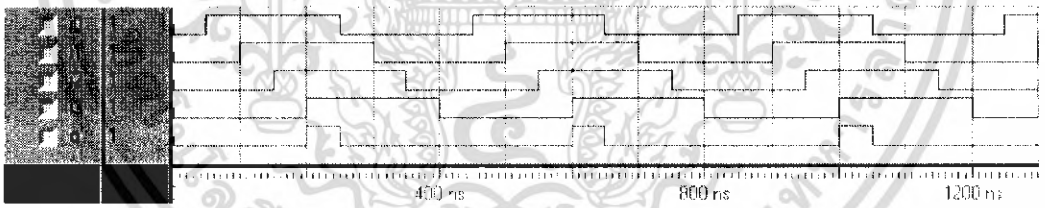
4.3.2.5 ส่วนของวงจรแอนด์ (AND) สัญญาณ 4 อินพุท

เป็นส่วนที่อยู่ภายในวงจรการแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ ทำหน้าที่เปรียบเทียบสัญญาณโหลดที่ออกมาจากวงจร DA_1 - DA_4 แต่ละตัว เพื่อส่งสัญญาณกลับไปให้ส่วนของวงจรควบคุมเมื่อวงจร DA ทำงานเสร็จพร้อมกันทั้งหมดแล้ว สามารถเขียนโปรแกรมที่สังเคราะห์เป็นอุปกรณ์ที่มีสัญลักษณ์ (Symbol) ดังรูปที่ 4.55



รูปที่ 4.55 แสดงสัญลักษณ์ของวงจรแอนด์สัญญาณ 4 อินพุท

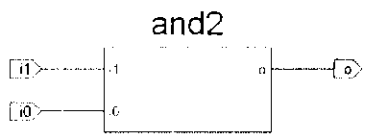
จากโปรแกรมที่เขียนขึ้นสามารถทำการจำลองการทำงาน (Simulation) ได้ดังรูปที่ 4.56



รูปที่ 4.56 แสดงผลการจำลองการทำงานของวงจรแอนด์สัญญาณ 4 อินพุท

4.3.2.6 ส่วนของวงจรแอนด์ (AND) สัญญาณ 2 อินพุท

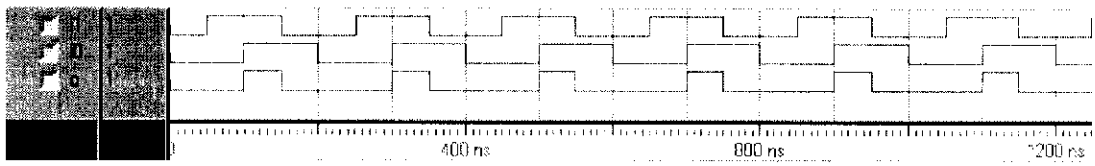
เป็นส่วนที่อยู่ภายในวงจรการแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ ทำหน้าที่เปรียบเทียบสัญญาณโหลดที่ออกมาจากวงจร DA_5- DA_6 แต่ละตัว เพื่อส่งสัญญาณกลับไปให้ส่วนของวงจรควบคุมเมื่อวงจร DA ทำงานเสร็จพร้อมกันทั้งหมดแล้ว สามารถเขียนโปรแกรมที่สังเคราะห์เป็นอุปกรณ์ที่มีสัญลักษณ์ (Symbol) ดังรูปที่ 4.57



รูปที่ 4.57 แสดงสัญลักษณ์ของวงจรแอนด์สัญญาณ 2 อินพุท

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

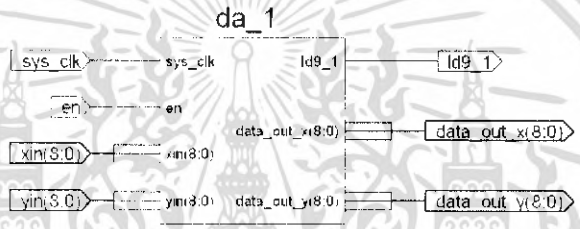
จากโปรแกรมที่เขียนขึ้นสามารถทำการจำลองการทำงาน (Simulation) ได้ดังรูปที่ 4.58



รูปที่ 4.58 แสดงผลการจำลองการทำงานของวงจรแอนด์สัญญาณ 2 อินพุท

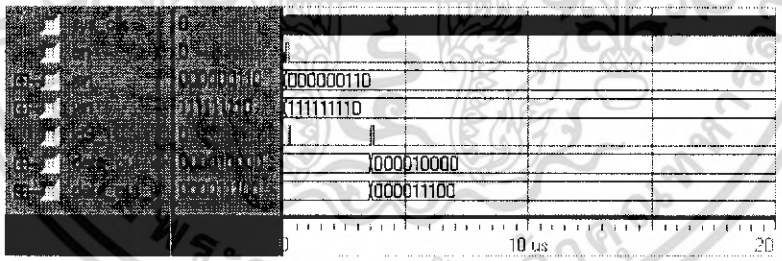
4.3.2.7 ส่วนของวงจร DA_1

เป็นวงจรที่อยู่ในส่วนของการแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ ซึ่งใช้โครงสร้างเลขคณิตกระจาย (Distributed Arithmetic) เข้ามาช่วยในการคำนวณ ทำหน้าที่ในการคูณข้อมูลขนาด 9 บิท กับค่าคงที่สัมประสิทธิ์ สามารถเขียนโปรแกรมที่สังเคราะห์เป็นอุปกรณ์ที่มีสัญลักษณ์ (Symbol) ดังรูปที่ 4.59



รูปที่ 4.59 แสดงสัญลักษณ์ของวงจร DA_1

จากโปรแกรมที่เขียนขึ้นสามารถทำการจำลองการทำงาน (Simulation) ได้ดังรูปที่ 4.60

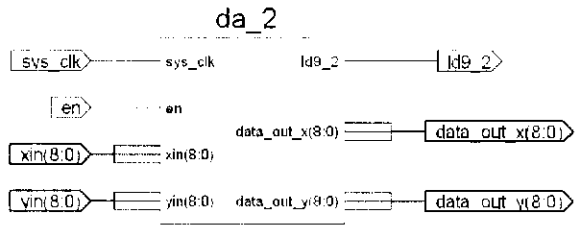


รูปที่ 4.60 แสดงผลการจำลองการทำงานของวงจร DA_1

4.3.2.8 ส่วนของวงจร DA_2

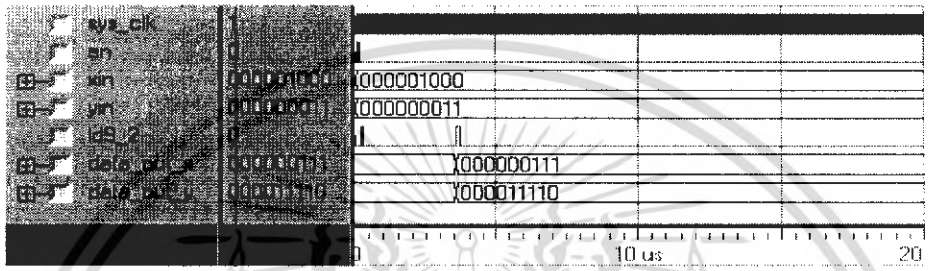
เป็นวงจรที่อยู่ในส่วนของการแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ ซึ่งใช้โครงสร้างเลขคณิตกระจาย (Distributed Arithmetic) เข้ามาช่วยในการคำนวณ ทำหน้าที่ในการคูณข้อมูลขนาด 9 บิท กับค่าคงที่สัมประสิทธิ์ สามารถเขียนโปรแกรมที่สังเคราะห์เป็นอุปกรณ์ที่มีสัญลักษณ์ (Symbol) ดังรูปที่ 4.61

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.61 แสดงสัญลักษณ์ของวงจร DA_ 2

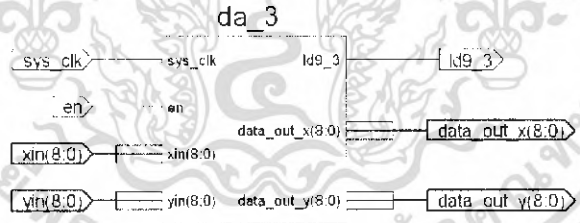
จากโปรแกรมที่เขียนขึ้นสามารถทำการจำลองการทำงาน (Simulation) ได้ดังรูปที่ 4.62



รูปที่ 4.62 แสดงผลการจำลองการทำงานของวงจร DA_ 2

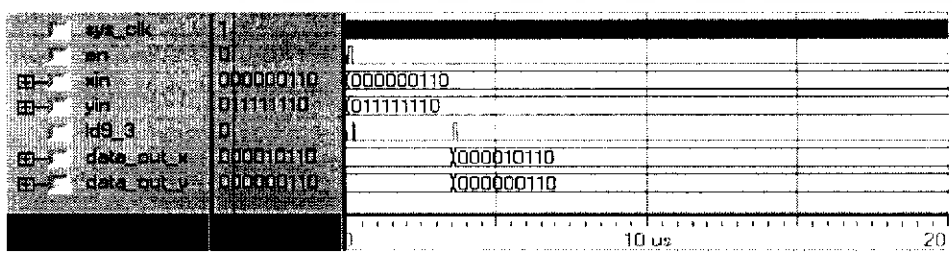
4.3.2.9 ส่วนของวงจร DA_3

เป็นวงจรที่อยู่ในส่วนของการแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ ซึ่งใช้โครงสร้างเลขคณิตกระจาย (Distributed Arithmetic) เข้ามาช่วยในการคำนวณ ทำหน้าที่ในการคูณข้อมูลขนาด 9 บิท กับค่าคงที่สัมประสิทธิ์ สามารถเขียนโปรแกรมที่สังเคราะห์เป็นอุปกรณ์ที่มีสัญลักษณ์ (Symbol) ดังรูปที่ 4.63



รูปที่ 4.63 แสดงสัญลักษณ์ของวงจร DA_3

จากโปรแกรมที่เขียนขึ้นสามารถทำการจำลองการทำงาน (Simulation) ได้ดังรูปที่ 4.64

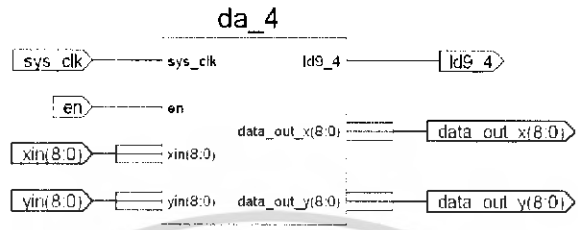


รูปที่ 4.64 แสดงผลการจำลองการทำงานของวงจร DA_3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

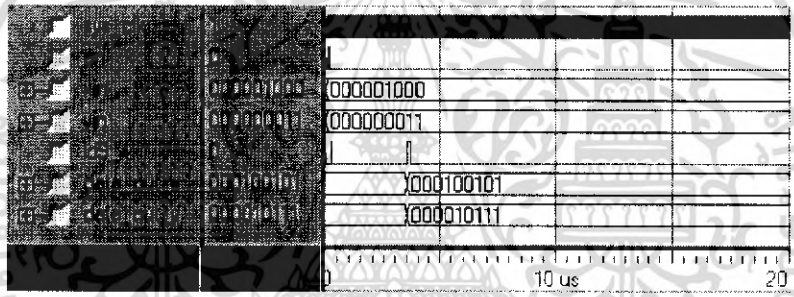
4.3.2.10 ส่วนของวงจร DA_4

เป็นวงจรที่อยู่ในส่วนของการแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ ซึ่งใช้โครงสร้างเลขคณิตกระจาย (Distributed Arithmetic) เข้ามาช่วยในการคำนวณ ทำหน้าที่ในการคูณข้อมูลขนาด 9 บิท กับค่าคงที่สัมประสิทธิ์ สามารถเขียนโปรแกรมที่สังเคราะห์เป็นอุปกรณ์ที่มีสัญลักษณ์ (Symbol) ดังรูปที่ 4.65



รูปที่ 4.65 แสดงสัญลักษณ์ของวงจร DA_4

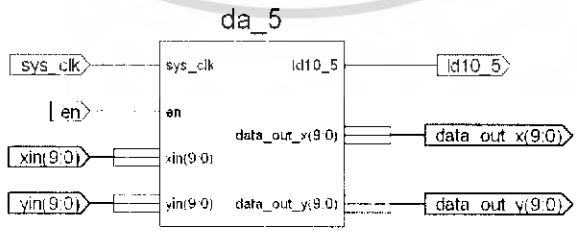
จากโปรแกรมที่เขียนขึ้นสามารถทำการจำลองการทำงาน (Simulation) ได้ดังรูปที่ 4.66



รูปที่ 4.66 แสดงผลการจำลองการทำงานของวงจร DA_4

4.3.2.11 ส่วนของวงจร DA_5

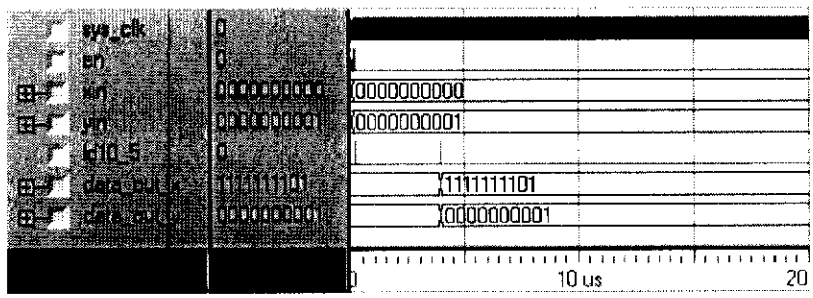
เป็นวงจรที่อยู่ในส่วนของการแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ ซึ่งใช้โครงสร้างเลขคณิตกระจาย (Distributed Arithmetic) เข้ามาช่วยในการคำนวณ ทำหน้าที่ในการคูณข้อมูลขนาด 10 บิท กับค่าคงที่สัมประสิทธิ์ สามารถเขียนโปรแกรมที่สังเคราะห์เป็นอุปกรณ์ที่มีสัญลักษณ์ (Symbol) ดังรูปที่ 4.67



รูปที่ 4.67 แสดงสัญลักษณ์ของวงจร DA_5

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

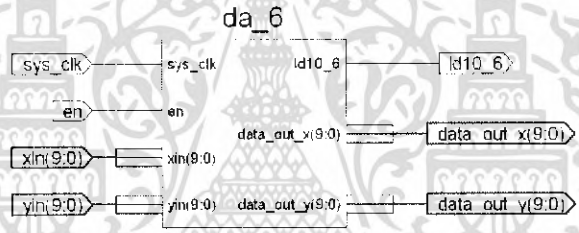
จากโปรแกรมที่เขียนขึ้นสามารถทำการจำลองการทำงาน (Simulation) ได้ดังรูปที่ 4.68



รูปที่ 4.68 แสดงผลการจำลองการทำงานของวงจร DA_5

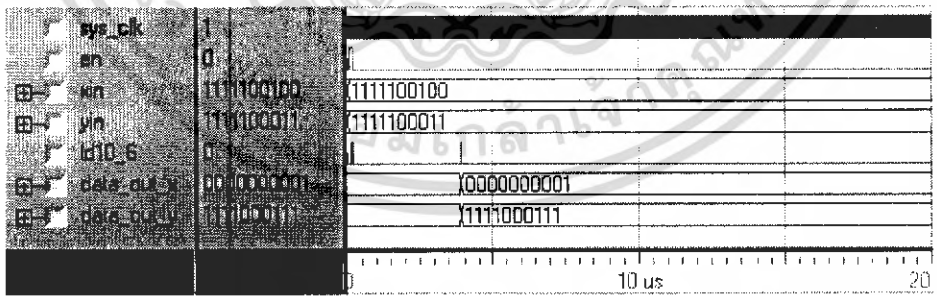
4.3.2.12 ส่วนของวงจร DA_6

เป็นวงจรที่อยู่ในส่วนของการแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ ซึ่งใช้โครงสร้างเลขคณิตกระจาย (Distributed Arithmetic) เข้ามาช่วยในการคำนวณ ทำหน้าที่ในการคูณข้อมูลขนาด 10 บิท กับค่าคงที่สัมประสิทธิ์ สามารถเขียนโปรแกรมที่สังเคราะห์เป็นอุปกรณ์ที่มีสัญลักษณ์ (Symbol) ดังรูปที่ 4.69



รูปที่ 4.69 แสดงสัญลักษณ์ของวงจร DA_6

จากโปรแกรมที่เขียนขึ้นสามารถทำการจำลองการทำงาน (Simulation) ได้ดังรูปที่ 4.70

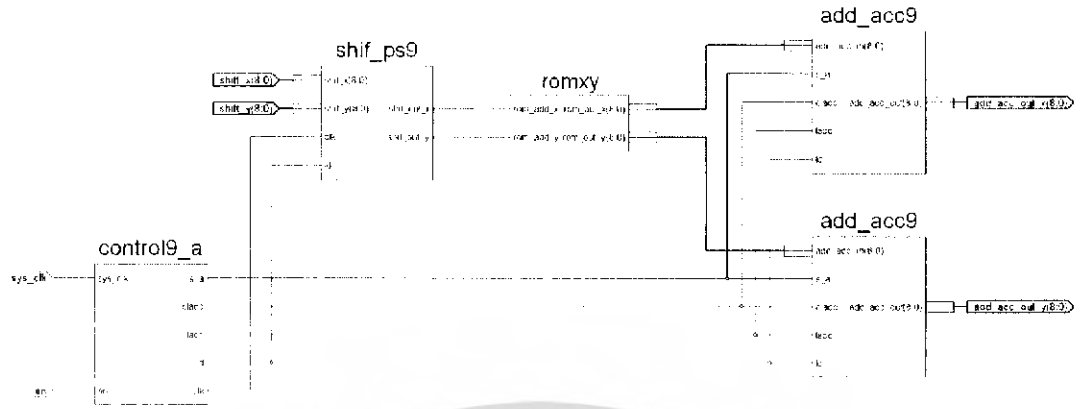


รูปที่ 4.70 แสดงผลการจำลองการทำงานของวงจร DA_6

ซึ่งภายในส่วนของวงจร DA จะประกอบด้วย ส่วนของวงจรเลื่อนบิท ส่วนของวงจรเก็บค่าสัมประสิทธิ์การแปลงอินทีเจอร์โคซายน์ของมุมต่างๆ ส่วนของวงจรบวกสะสม และส่วนของวงจรควบคุมการทำงานของวงจร DA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

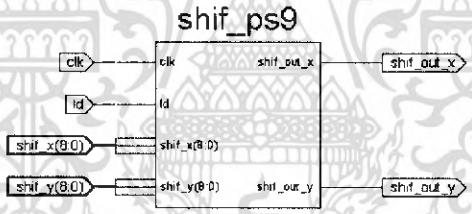
ส่วนประกอบของวงจร DA เป็นดังนี้



รูปที่ 4.71 แสดงองค์ประกอบของวงจร DA

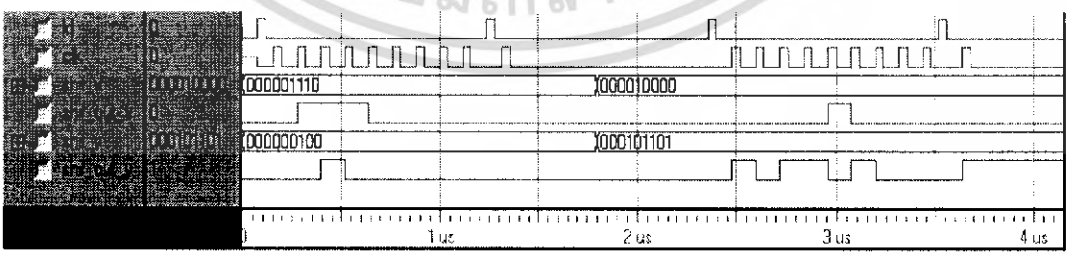
4.3.2.13 ส่วนของวงจรเลื่อนบิท 9 บิท

เป็นวงจรที่อยู่ในส่วนของวงจร DA_1 – DA_4 ทำหน้าที่เลื่อนบิทข้อมูลอินพุทออกมาทีละ 1 บิท เพื่อนำไปชี้ตำแหน่งค่าข้อมูลในรอม (ROM) ที่ถูกเก็บไว้เพื่อส่งข้อมูลออกจากรอม สามารถสังเคราะห์อุปกรณ์จากโปรแกรมของวงจรเลื่อนบิท 9 บิท ได้สัญลักษณ์ (Symbol) ดังรูปที่ 4.72



รูปที่ 4.72 แสดงสัญลักษณ์ของวงจรเลื่อนบิท 9 บิท

จากโปรแกรมที่เขียนขึ้นสามารถทำการจำลองการทำงาน (Simulation) ได้ดังรูปที่ 4.73

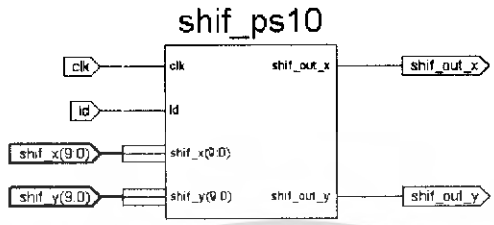


รูปที่ 4.73 แสดงผลการจำลองการทำงานของวงจรเลื่อนบิท 9 บิท

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

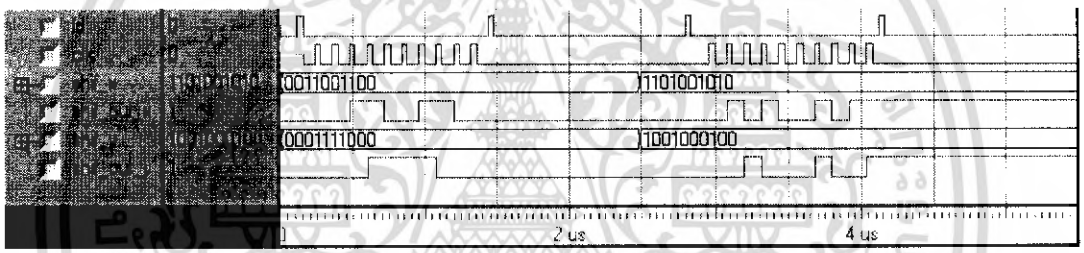
4.3.2.14 ส่วนของวงจรเลื่อนบิท 10 บิท

เป็นวงจรที่อยู่ในส่วนของวงจร DA_5 – DA_6 ทำหน้าที่เลื่อนบิทข้อมูลอินพุทออกมาทีละ 1 บิท เพื่อนำไปชี้ตำแหน่งค่าข้อมูลในรอม (ROM) ที่ถูกเก็บไว้เพื่อส่งข้อมูลออกจากรอม สามารถสังเคราะห์อุปกรณ์จากโปรแกรมของวงจรเลื่อนบิท 10 บิท ได้สัญลักษณ์ (Symbol) ดังรูปที่ 4.74



รูปที่ 4.74 แสดงสัญลักษณ์ของวงจรเลื่อนบิท 10 บิท

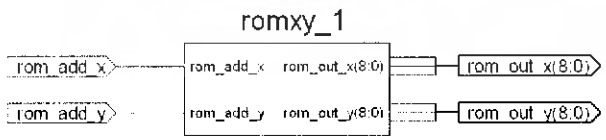
จากโปรแกรมที่เขียนขึ้นสามารถทำการจำลองการทำงาน (Simulation) ได้ดังรูปที่ 4.75



รูปที่ 4.75 แสดงผลการจำลองการทำงานของวงจรเลื่อนบิท 10 บิท

4.3.2.15 ส่วนของวงจรเก็บค่าสัมประสิทธิ์การแปลงอินทีเจอร์โคซายน์ romxy_1

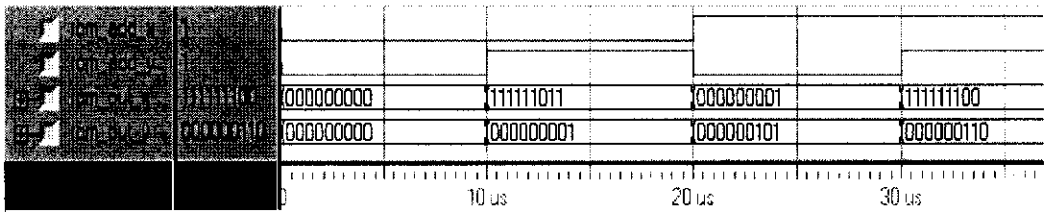
เป็นวงจรที่อยู่ในส่วนของวงจร DA ทำการเก็บค่าสัมประสิทธิ์และส่งข้อมูลออกตามอินพุทที่ชี้ตำแหน่งข้อมูลที่ต้องการ สามารถสังเคราะห์อุปกรณ์จากโปรแกรมของวงจรเก็บค่าสัมประสิทธิ์การแปลงอินทีเจอร์โคซายน์ ได้สัญลักษณ์ (Symbol) ดังรูปที่4.76



รูปที่ 4.76 แสดงสัญลักษณ์ของวงจรเก็บค่าสัมประสิทธิ์
การแปลงอินทีเจอร์โคซายน์ของ romxy_1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

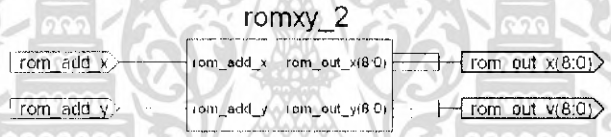
จากโปรแกรมสามารถแสดงผลการจำลองการทำงาน (Simulation) ได้ดังรูปที่ 4.77



รูปที่ 4.77 แสดงผลการจำลองการทำงานของวงจรเก็บค่าสัมประสิทธิ์
การแปลงอินทีเจอร์โคซายน์ของ romxy_1

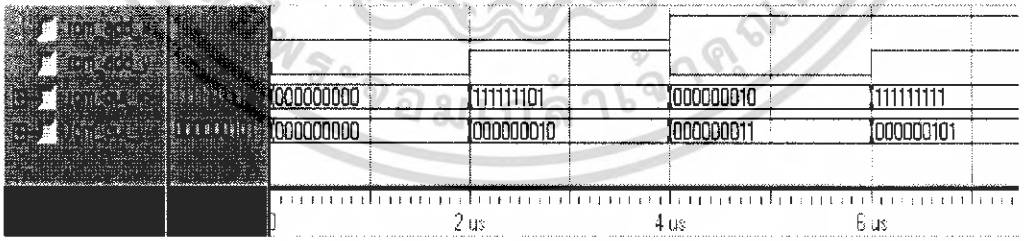
4.3.2.16 ส่วนของวงจรเก็บค่าสัมประสิทธิ์การแปลงอินทีเจอร์โคซายน์ romxy_2

เป็นวงจรที่อยู่ในส่วนของวงจร DA ทำการเก็บค่าสัมประสิทธิ์ และส่งข้อมูลออกตามอินพุทที่ชี้ตำแหน่งข้อมูลที่ต้องการ สามารถสังเคราะห์อุปกรณ์จากโปรแกรมของวงจรเก็บค่าสัมประสิทธิ์การแปลงอินทีเจอร์โคซายน์ ได้สัญลักษณ์ (Symbol) ดังรูปที่ 4.78



รูปที่ 4.78 แสดงสัญลักษณ์ของวงจรเก็บค่าสัมประสิทธิ์
การแปลงอินทีเจอร์โคซายน์ของ romxy_2

จากโปรแกรมสามารถแสดงผลการจำลองการทำงาน (Simulation) ได้ดังรูปที่ 4.79

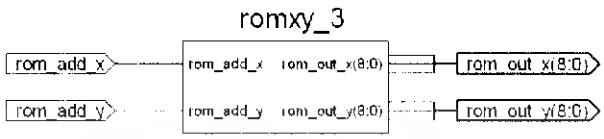


รูปที่ 4.79 แสดงผลการจำลองการทำงานของวงจรเก็บค่าสัมประสิทธิ์
การแปลงอินทีเจอร์โคซายน์ ของ romxy_2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

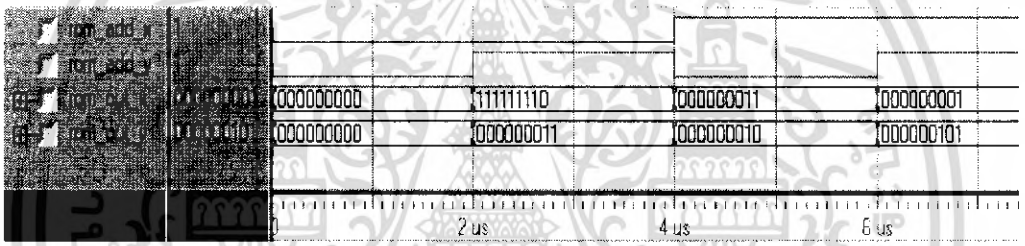
4.3.2.17 ส่วนของวงจรเก็บค่าสัมประสิทธิ์การแปลงอินทีเจอร์โคซายน์ romxy_3

เป็นวงจรที่อยู่ในส่วนของวงจร DA ทำการเก็บค่าสัมประสิทธิ์ และส่งข้อมูลออกตามอินพุทที่ชี้ตำแหน่งข้อมูลที่ต้องการ สามารถสังเคราะห์อุปกรณ์จากโปรแกรมของวงจรเก็บค่าสัมประสิทธิ์การแปลงอินทีเจอร์โคซายน์ ได้สัญลักษณ์ (Symbol) ดังรูปที่ 4.80



รูปที่ 4.80 แสดงสัญลักษณ์ของวงจรเก็บค่าสัมประสิทธิ์
การแปลงอินทีเจอร์โคซายน์ของ romxy_3

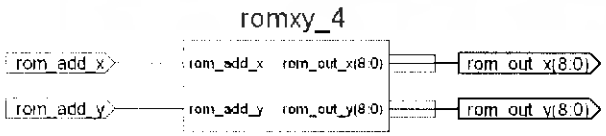
จากโปรแกรมสามารถแสดงผลการจำลองการทำงาน (Simulation) ได้ดังรูปที่ 4.81



รูปที่ 4.81 แสดงผลการจำลองการทำงานของวงจรเก็บค่าสัมประสิทธิ์
การแปลงอินทีเจอร์โคซายน์ ของ romxy_3

4.3.2.18 ส่วนของวงจรเก็บค่าสัมประสิทธิ์การแปลงอินทีเจอร์โคซายน์ romxy_4

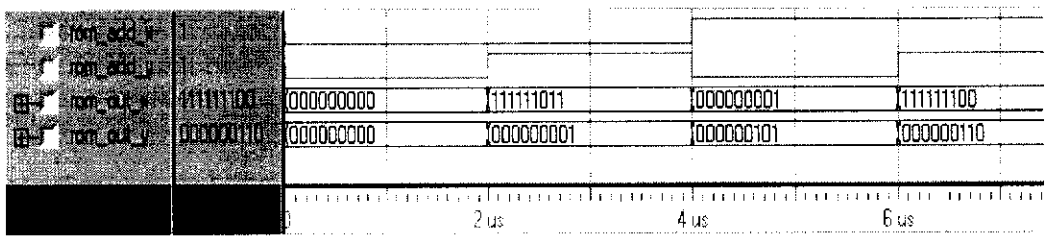
เป็นวงจรที่อยู่ในส่วนของวงจร DA ทำการเก็บค่าสัมประสิทธิ์ และส่งข้อมูลออกตามอินพุทที่ชี้ตำแหน่งข้อมูลที่ต้องการ สามารถสังเคราะห์อุปกรณ์จากโปรแกรมของวงจรเก็บค่าสัมประสิทธิ์การแปลงอินทีเจอร์โคซายน์ ได้สัญลักษณ์ (Symbol) ดังรูปที่ 4.82



รูปที่ 4.82 แสดงสัญลักษณ์ของวงจรเก็บค่าสัมประสิทธิ์
การแปลงอินทีเจอร์โคซายน์ของ romxy_4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

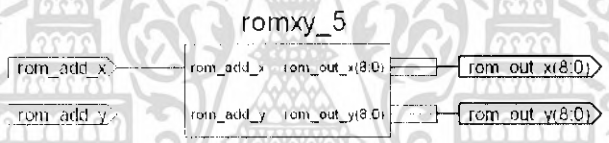
จากโปรแกรมสามารถแสดงผลการจำลองการทำงาน (Simulation) ได้ดังรูปที่ 4.83



รูปที่ 4.83 แสดงผลการจำลองการทำงานของวงจรเก็บค่าสัมประสิทธิ์
การแปลงอินทีเจอร์โคซายน์ ของ romxy_4

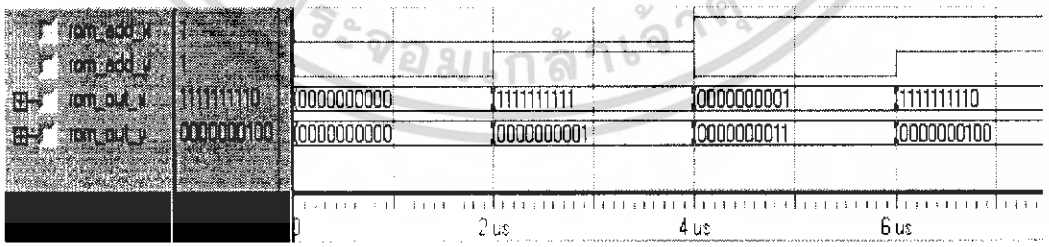
4.3.2.19 ส่วนของวงจรเก็บค่าสัมประสิทธิ์การแปลงอินทีเจอร์โคซายน์ romx_5

เป็นวงจรที่อยู่ในส่วนของวงจร DA ทำการเก็บค่าสัมประสิทธิ์ และส่งข้อมูลออกตามอินพุทที่ชี้ตำแหน่งข้อมูลที่ต้องการ สามารถสังเคราะห์อุปกรณ์จากโปรแกรมของวงจรเก็บค่าสัมประสิทธิ์การแปลงอินทีเจอร์โคซายน์ ได้สัญลักษณ์ (Symbol) ดังรูปที่ 4.84



รูปที่ 4.84 แสดงสัญลักษณ์ของวงจรเก็บค่าสัมประสิทธิ์
การแปลงอินทีเจอร์โคซายน์ของ romxy_5

จากโปรแกรมสามารถแสดงผลการจำลองการทำงาน (Simulation) ได้ดังรูปที่ 4.85

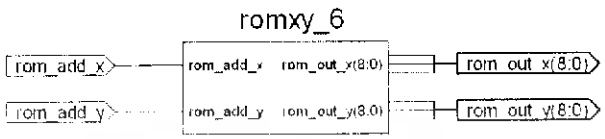


รูปที่ 4.85 แสดงผลการจำลองการทำงานของวงจรเก็บค่าสัมประสิทธิ์
การแปลงอินทีเจอร์โคซายน์ ของ romxy_5

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

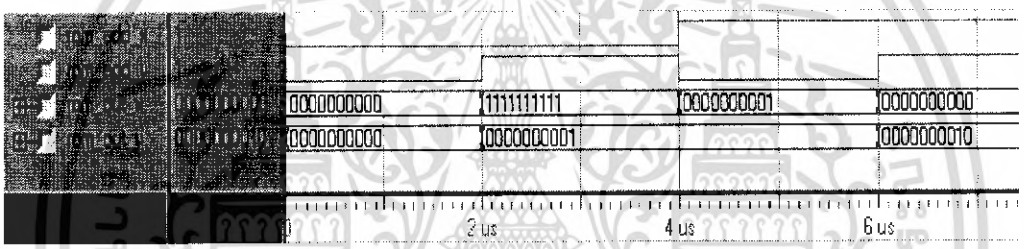
4.3.2.20 ส่วนของวงจรเก็บค่าสัมประสิทธิ์การแปลงอินทีเจอร์โคซายน์ romxy_6

เป็นวงจรที่อยู่ในส่วนของวงจร DA ทำการเก็บค่าสัมประสิทธิ์ และส่งข้อมูลออกตามอินพุทที่ชี้ตำแหน่งข้อมูลที่ต้องการ สามารถสังเคราะห์อุปกรณ์จากโปรแกรมของวงจรเก็บค่าสัมประสิทธิ์การแปลงอินทีเจอร์โคซายน์ ได้สัญลักษณ์ (Symbol) ดังรูปที่ 4.86



รูปที่ 4.86 แสดงสัญลักษณ์ของวงจรเก็บค่าสัมประสิทธิ์
การแปลงอินทีเจอร์โคซายน์ของ romxy_6

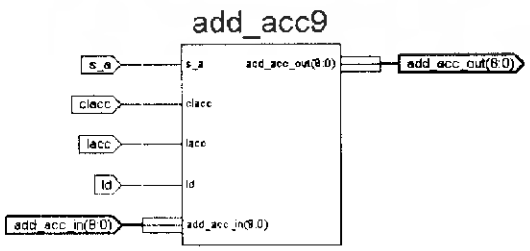
จากโปรแกรมสามารถแสดงผลการจำลองการทำงาน (Simulation) ได้ดังรูปที่ 4.87



รูปที่ 4.87 แสดงผลการจำลองการทำงานของวงจรเก็บค่าสัมประสิทธิ์
การแปลงอินทีเจอร์โคซายน์ ของ romxy_6

4.3.2.21 ส่วนของวงจรบวกสะสม 9 บิท

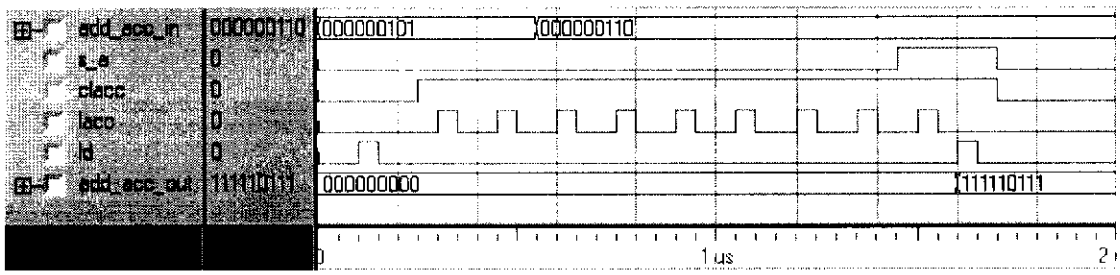
เป็นส่วนที่อยู่ในวงจร DA_1 – DA_4 โดยรับอินพุทมาจากส่วนของวงจรเก็บค่าสัมประสิทธิ์การแปลงอินทีเจอร์โคซายน์ มาทำการบวกสะสมตามหลักการของโครงสร้างเลขคณิตกระจาย (Distributed Arithmetic) สามารถสังเคราะห์อุปกรณ์จากโปรแกรมของวงจรบวกสะสมได้สัญลักษณ์ (Symbol) ดังรูปที่ 4.88



รูปที่ 4.88 แสดงสัญลักษณ์ของวงจรบวกสะสม 9 บิท

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

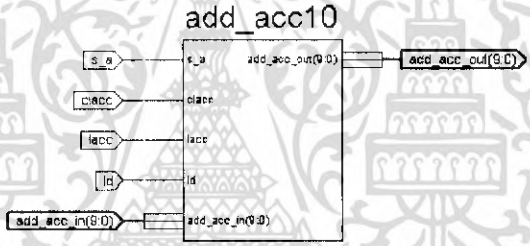
จากโปรแกรมสามารถแสดงผลการจำลองการทำงาน (Simulation) ได้ดังรูปที่ 4.89



รูปที่ 4.89 แสดงผลการจำลองการทำงานของวงจรบวกสะสม 9 บิท

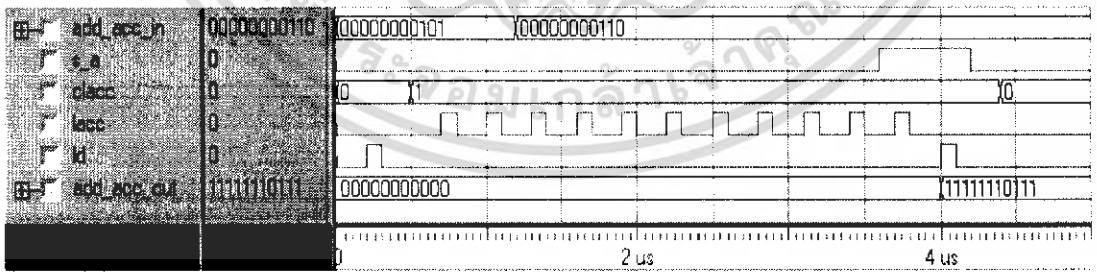
4.3.2.22 ส่วนของวงจรบวกสะสม10 บิท

เป็นส่วนที่อยู่ในวงจร DA_5 - DA_6 โดยรับอินพุทมาจากส่วนของวงจรเก็บค่าสัมประสิทธิ์การแปลงอินทีเจอร์โคซายน์ มาทำการบวกสะสมตามหลักการของโครงสร้างเลขคณิตกระจาย (Distributed Arithmetic) สามารถสังเคราะห์อุปกรณ์จากโปรแกรมของวงจรบวกสะสมได้สัญลักษณ์ (Symbol) ดังรูปที่ 4.90



รูปที่ 4.90 แสดงสัญลักษณ์ของวงจรบวกสะสม 10 บิท

จากโปรแกรมสามารถแสดงผลการจำลองการทำงาน (Simulation) ได้ดังรูปที่ 4.91

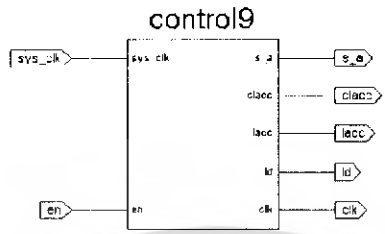


รูปที่ 4.91 แสดงผลการจำลองการทำงานของวงจรบวกสะสม 10 บิท

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

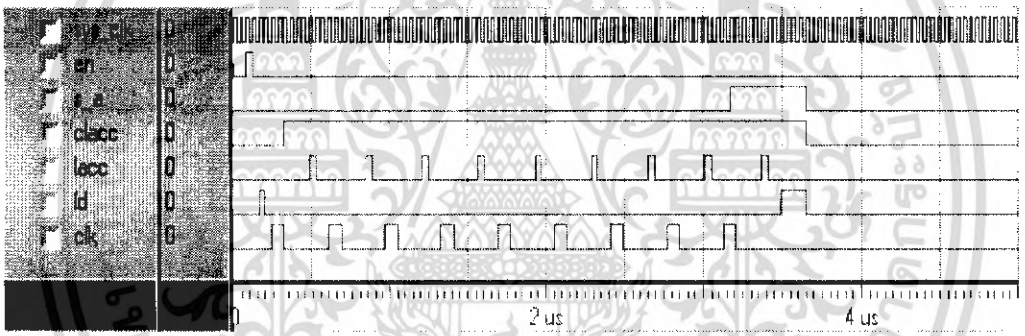
4.3.2.23 ส่วนของวงจรควบคุมภายในวงจร DA_1 - DA_4

เป็นวงจรที่อยู่ในส่วนของวงจร DA ทำหน้าที่สร้างสัญญาณควบคุมการทำงานของแต่ละส่วนภายในวงจร DA_1-DA_4 ให้มีความถูกต้อง สามารถสังเคราะห์อุปกรณ์จากโปรแกรมของวงจรควบคุมภายในวงจร DA_1 - DA_4 ได้สัญลักษณ์ (Symbol) ดังรูปที่ 4.92



รูปที่ 4.92 แสดงสัญลักษณ์ของวงจรควบคุมภายในวงจร DA_1 – DA_4

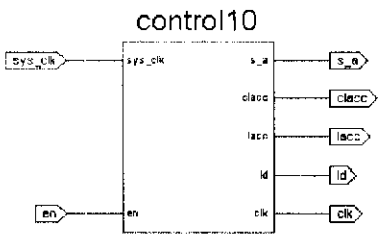
จากโปรแกรมสามารถแสดงผลการจำลองการทำงาน (Simulation) ได้ดังรูปที่ 4.93



รูปที่ 4.93 แสดงการจำลองการทำงานของวงจรควบคุมภายในวงจร DA_1 – DA_4

4.3.2.24 ส่วนของวงจรควบคุมภายในวงจร DA_5 - DA_6

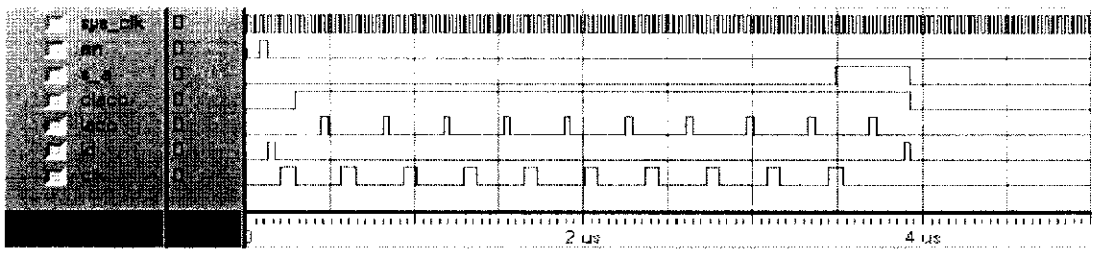
เป็นวงจรที่อยู่ในส่วนของวงจร DA ทำหน้าที่สร้างสัญญาณควบคุมการทำงานของแต่ละส่วนภายในวงจร DA_5-DA_6 ให้มีความถูกต้อง สามารถสังเคราะห์อุปกรณ์จากโปรแกรมของวงจรควบคุมภายในวงจร DA_5-DA_6 ได้สัญลักษณ์ (Symbol) ดังรูปที่ 4.94



รูปที่ 4.94 แสดงสัญลักษณ์ของวงจรควบคุมภายในวงจร DA_5 – DA_6

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

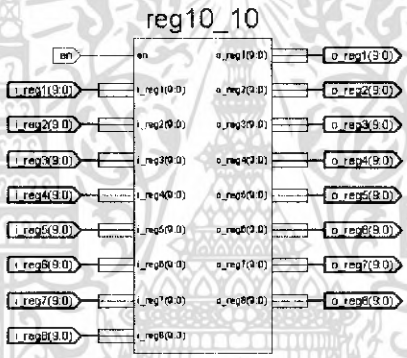
จากโปรแกรมสามารถแสดงผลการจำลองการทำงาน (Simulation) ได้ดังรูปที่ 4.95



รูปที่ 4.95 แสดงการจำลองการทำงานของวงจรควบคุมภายในวงจร DA_5 – DA_6

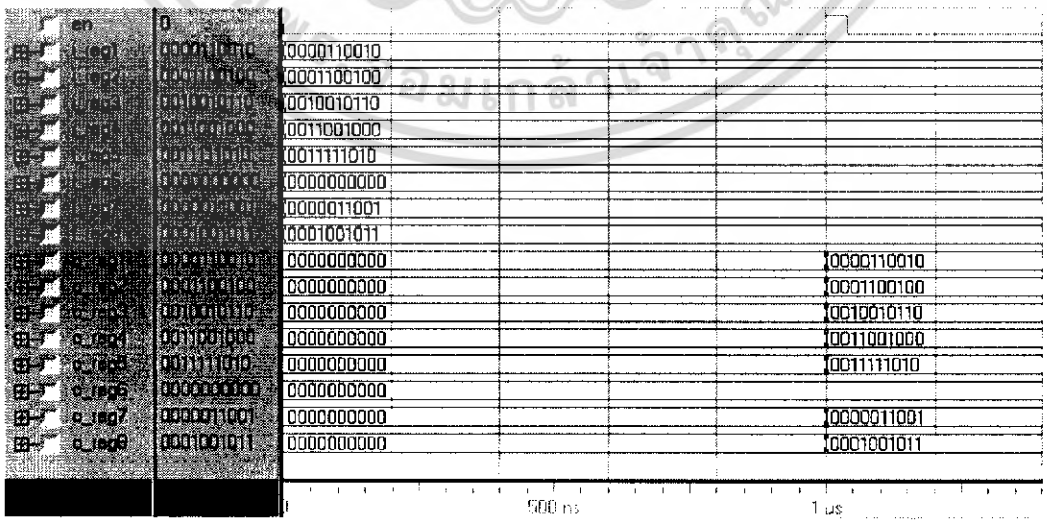
4.3.2.25 ส่วนของวงจรรีจิสเตอร์ขนาด 10 บิท (Register)

เป็นวงจรที่อยู่ในส่วนของการแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ ทำหน้าที่เก็บข้อมูลขนาด 10 บิท ที่ได้จากการแปลงอินทีเจอร์โคซายน์ที่ส่งเอาท์พุทออกมาไม่พร้อมกัน โดยจะทำการเก็บข้อมูลขนาด 10 บิท ให้ครบ 8 ค่า แล้วทำการส่งข้อมูลเอาท์พุทออกไปพร้อม ๆ กันเพื่อเป็นอินพุทของวงจรส่วนต่อไป สามารถสังเคราะห์อุปกรณ์จากโปรแกรมของวงจรรีจิสเตอร์ขนาด 10 บิท ได้สัญลักษณ์ (Symbol) ดังรูปที่ 4.96



รูปที่ 4.96 แสดงสัญลักษณ์ของวงจรรีจิสเตอร์ขนาด 10 บิท

จากโปรแกรมที่เขียนขึ้นสามารถทำการจำลองการทำงาน (Simulation) ได้ดังรูปที่ 4.97

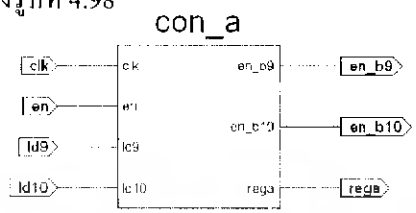


รูปที่ 4.97 แสดงผลการจำลองการทำงานของวงจรรีจิสเตอร์ขนาด 10 บิท

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.3.2.26 ส่วนของวงจรควบคุมการแปลงอินทีเจอร์โคซายน์ ส่วนที่ 1

เป็นวงจรที่อยู่ในส่วนของการแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ ทำหน้าที่สร้างสัญญาณควบคุมการทำงานของแต่ละวงจร ในส่วนการแปลงอินทีเจอร์โคซายน์เพื่อให้สัญญาณเอาท์พุทที่ได้จากการแปลงอินทีเจอร์โคซายน์มีความถูกต้อง สามารถสังเคราะห์อุปกรณ์จากโปรแกรมของวงจรควบคุมได้สัญลักษณ์ (Symbol) ดังรูปที่ 4.98



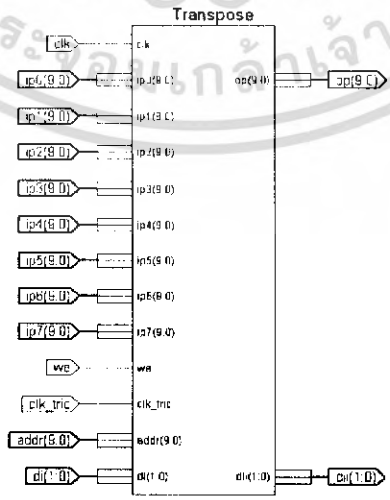
รูปที่ 4.98 แสดงสัญลักษณ์ของวงจรควบคุมการแปลงอินทีเจอร์โคซายน์

จากโปรแกรมที่เขียนขึ้นสามารถทำการจำลองการทำงาน (Simulation) ได้ดังรูปที่ 4.99

รูปที่ 4.99 แสดงผลการจำลองการทำงานของวงจรควบคุมการแปลงอินทีเจอร์โคซายน์

4.4 ส่วนของวงจรทรานสโพส (Transpose)

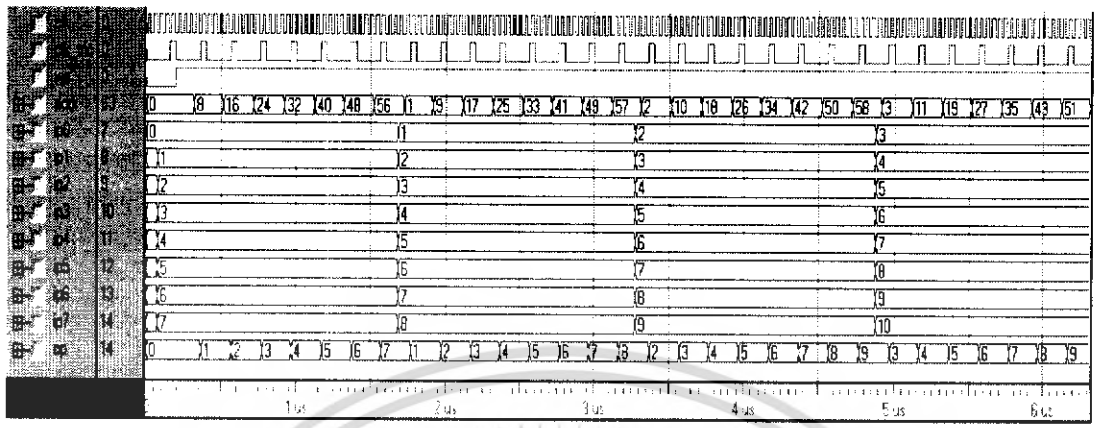
เป็นส่วนของวงจรที่ทำหน้าที่เปลี่ยนตำแหน่งของข้อมูลขนาด 10 บิท 64 ค่า ที่รับมาจากการแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ เพื่อนำไปเป็นอินพุทของการแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ ในส่วนถัดไป โดยสามารถสังเคราะห์อุปกรณ์จากโปรแกรมของวงจรทรานสโพสได้สัญลักษณ์ ดังรูปที่ 4.100



รูปที่ 4.100 แสดงสัญลักษณ์ของวงจรทรานสโพส

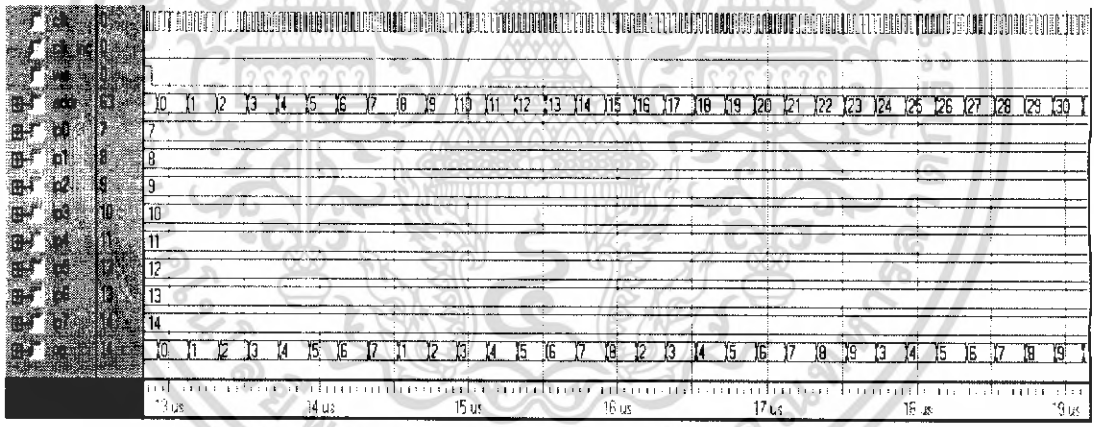
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากโปรแกรมสามารถจำลองการทำงานของการเขียนข้อมูลลงในแรมเพื่อทำการทรานสโพสได้ดังรูปที่ 4.101



รูปที่ 4.101 แสดงการจำลองการทำงานของวงจรทรานสโพสในการเขียนข้อมูลลงแรม

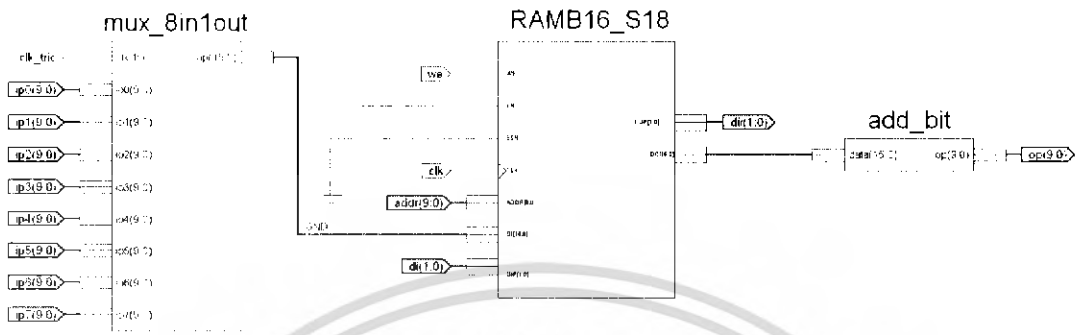
จากโปรแกรมสามารถจำลองการทำงานของการอ่านข้อมูลลงในแรมเพื่อทำการทรานสโพสได้ดังรูปที่ 4.102



รูปที่ 4.102 แสดงการจำลองการทำงานของวงจรทรานสโพสในการอ่านข้อมูลออกจากแรม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

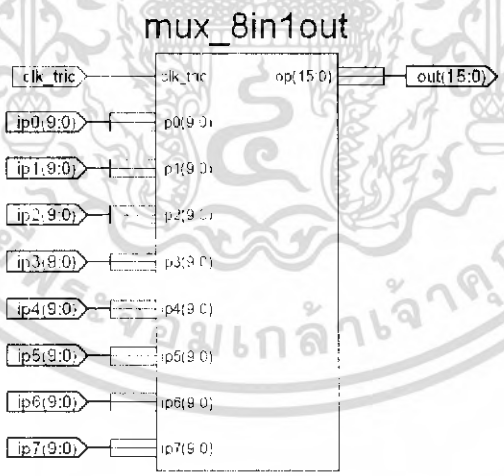
ส่วนประกอบภายในของวงจรทรานสโพส



รูปที่ 4.103 แสดงส่วนประกอบภายในของวงจรทรานสโพส

4.4.1 ส่วนของวงจรมัลติเพล็กซ์

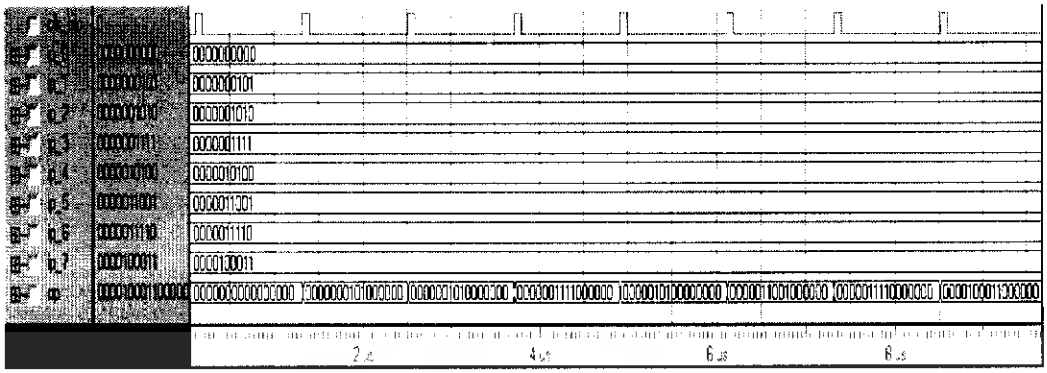
เป็นส่วนที่ทำหน้าที่ในการจัดสรรข้อมูลอินพุททั้ง 8 ค่า เพื่อให้ส่งออกเอาท์พุทเพียงช่องสัญญาณเดียวโดยที่ทำการแทรกบิทข้อมูลที่ LSB จำนวน 6 บิท เพื่อจะเก็บค่าที่ได้ในแรม สามารถสังเคราะห์อุปกรณ์จากโปรแกรมของวงจรมัลติเพล็กซ์ ได้สัญลักษณ์ (Symbol) ดังรูปที่ 4.104



รูปที่ 4.104 แสดงสัญลักษณ์ของวงจรมัลติเพล็กซ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

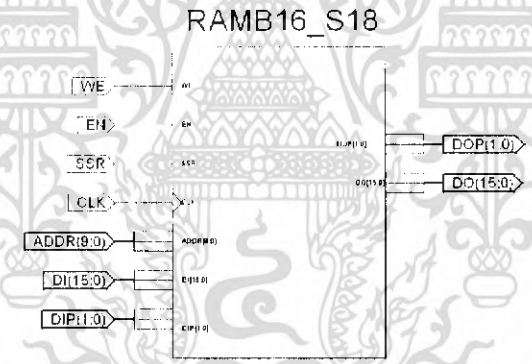
จากโปรแกรมที่เขียนขึ้นสามารถทำการจำลองการทำงาน (Simulation) ได้ดังรูปที่ 4.105



รูปที่ 4.105 แสดงผลการจำลองการทำงานของวงจรมัลติเพล็กซ์

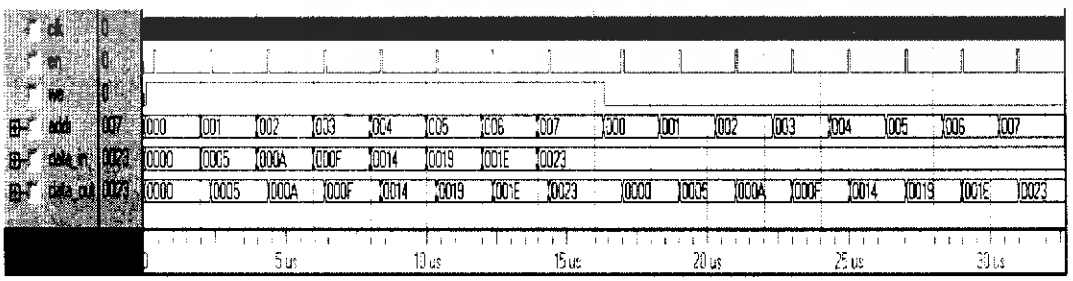
4.4.2 ส่วนของวงจรเก็บค่าข้อมูลและเรียกค่าข้อมูล (RAM)

เป็นส่วนที่ทำหน้าที่ในการเก็บข้อมูลอินพุททั้ง 64 ค่า ที่รับมาจากวงจรมัลติเพล็กซ์มาเก็บในแรมแล้วจะทำการเรียกข้อมูลที่เป็นค่าทรานสโพสออกไปยังส่วนถัดไป โดยอาศัยการควบคุมการทำงานจากวงจรควบคุม โดยสามารถสังเคราะห์อุปกรณ์จากโปรแกรมของวงจรเก็บค่าข้อมูลและเรียกค่าข้อมูลได้สัญลักษณ์ ดังรูปที่ 4.106



รูปที่ 4.106 แสดงสัญลักษณ์ของวงจรเก็บค่าข้อมูลและเรียกค่าข้อมูล

จากวงจร RAM ที่เขียนขึ้นสามารถทำการจำลองการทำงาน (Simulation) ได้ดังรูปที่ 4.107

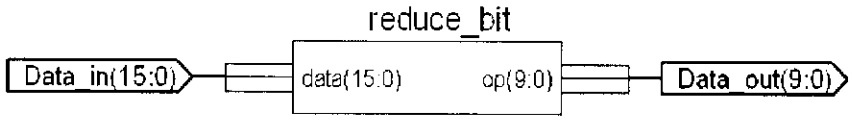


รูปที่ 4.107 แสดงผลการจำลองการทำงานของวงจรเก็บค่าข้อมูลและเรียกค่าข้อมูล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

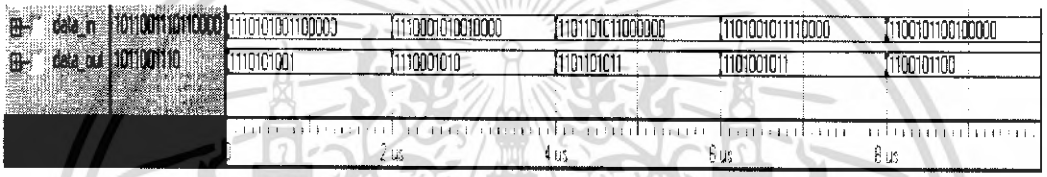
4.4.3 ส่วนของการลดจำนวนบิทข้อมูล

ทำหน้าที่ในการลดจำนวนบิทข้อมูลที่แทรกมาจาก 16 บิท ให้เหลือบิทข้อมูล 10 บิท เพื่อนำข้อมูลที่ได้ไปทำการแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ ส่วนที่ 2 ต่อไป โดยสามารถสังเคราะห์อุปกรณ์จากโปรแกรมของวงจรลดจำนวนบิทข้อมูล ดังรูปที่ 4.108



รูปที่ 4.108 แสดงสัญลักษณ์ของวงจรลดจำนวนบิทข้อมูล

จากโปรแกรมที่เขียนขึ้นสามารถทำการจำลองการทำงาน (Simulation) ได้ดังรูปที่ 4.109

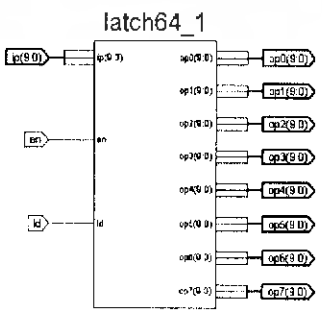


รูปที่ 4.109 แสดงผลการจำลองการทำงานของวงจรลดจำนวนบิทข้อมูล

4.5 ส่วนของวงจรกงค่าสัญญาณชั่วคราวและการแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ ส่วนที่ 2 หลังทำการทรานสโพส

4.5.1 ส่วนของวงจรกงค่าสัญญาณชั่วคราว 10 บิท (Latch)

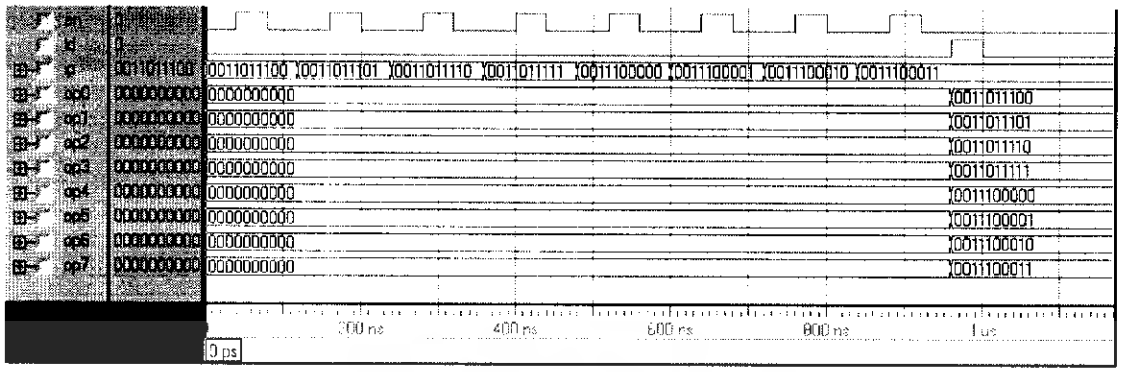
เป็นส่วนของวงจรที่เก็บค่าข้อมูลอินพุทไว้ชั่วคราว โดยจะทำการรับข้อมูลอินพุทที่ป้อนเข้ามานำมาเก็บไว้ชั่วคราวจนกว่าจะครบ 8 ค่า แต่ละค่า ๆ ละ 10 บิท แล้วทำการส่งค่าทั้ง 8 ค่าที่รับมาได้ส่งออกมาพร้อม ๆ กัน เพื่อส่งค่าไปเป็นอินพุทของส่วนการแปลงอินทีเจอร์โคซายน์ต่อไป แล้วทำการรับค่าข้อมูลชุดใหม่เข้ามาให้ครบทั้ง 8 ค่าในรอบถัดไป จะทำงานซ้ำแบบนี้จนกระทั่งสัญญาณอินพุทครบทั้ง 64 ค่า สามารถสังเคราะห์อุปกรณ์จากโปรแกรมของวงจรกงค่าสัญญาณชั่วคราวขนาด 10 บิทได้สัญลักษณ์ (Symbol) ดังรูปที่ 4.110



รูปที่ 4.110 แสดงสัญลักษณ์ของวงจรกงค่าสัญญาณชั่วคราว 10 บิท

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

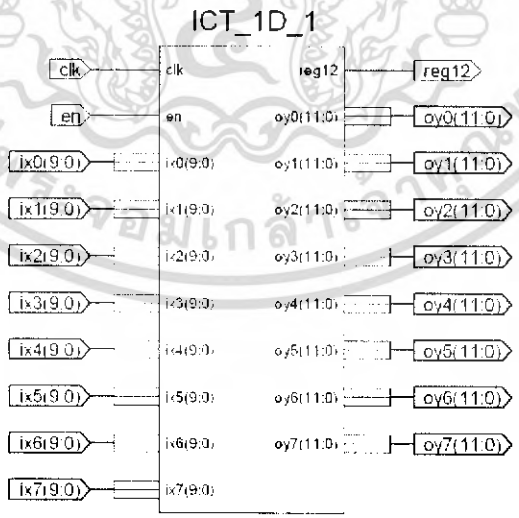
จากโปรแกรมที่เขียนขึ้นสามารถทำการจำลองการทำงาน (Simulation) ได้ดังรูปที่ 4.111



รูปที่ 4.111 แสดงผลการจำลองการทำงานของวงจรคงค่าสัญญาณชั่วคราว

4.5.2 ส่วนของวงจรการแปลงอินทีเจอร์โคซายน์ทรานสฟอร์มแบบ 1 มิติ ส่วนที่ 2

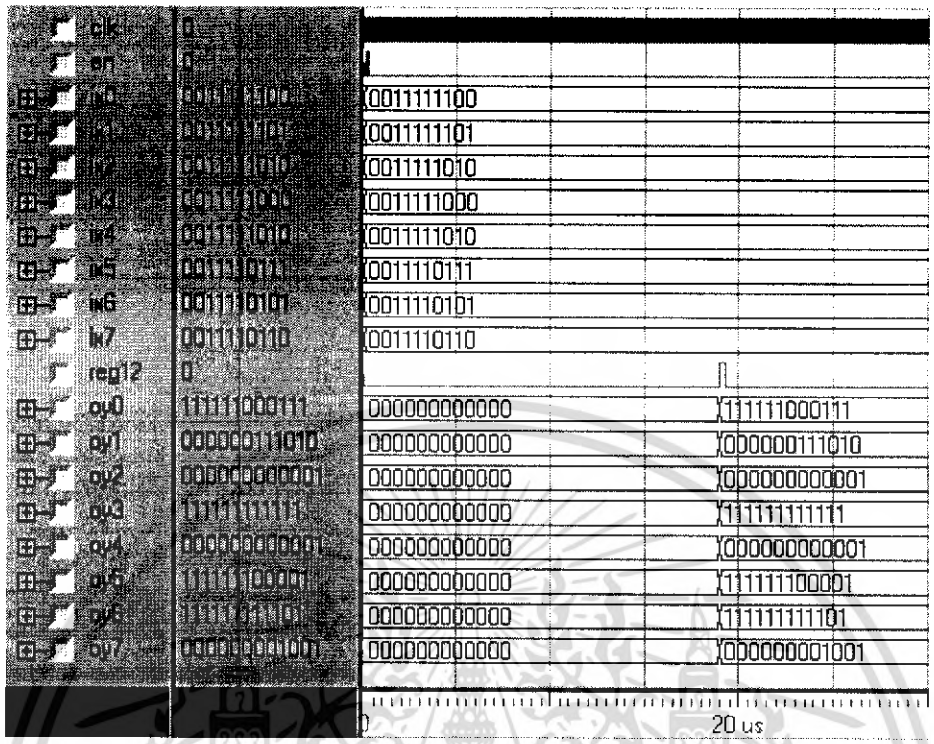
เป็นส่วนของวงจรการแปลงอินทีเจอร์โคซายน์ ทำหน้าที่ในการคำนวณค่าการแปลงอินที-เจอร์โคซายน์แบบ 1 มิติ ของข้อมูลที่รับข้อมูลอินพุทมาจากวงจรส่วนของวงจรคงค่าสัญญาณชั่วคราว ขนาด 10 บิท 8 ค่า ซึ่งภายในส่วนของวงจรการแปลงอินทีเจอร์โคซายน์ประกอบไปด้วยส่วนของวงจรบวกและลบ 10 บิท ส่วนของวงจรบวกและลบ 11 บิท ส่วนของวงจรบวก 11 บิท ส่วนของวงจรลบ 11 บิท ส่วนของวงจรคูณค่าสัมประสิทธิ์ ซึ่งใช้โครงสร้างเลขคณิตกระจาย (Distributed Arithmetic) เข้ามาช่วยในการคำนวณ ส่วนของวงจรรีจีสเตอร์ขนาด 12 บิท และ ส่วนของวงจรคอนโทรล (controller) ซึ่งส่วนของวงจรคอนโทรลนี้เป็นส่วนที่สำคัญมาก สามารถเขียนโปรแกรมที่สังเคราะห์เป็นอุปกรณ์ที่มีสัญลักษณ์ (Symbol) ดังรูปที่ 4.112



รูปที่ 4.112 แสดงสัญลักษณ์ของวงจรการแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ ส่วนที่ 2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

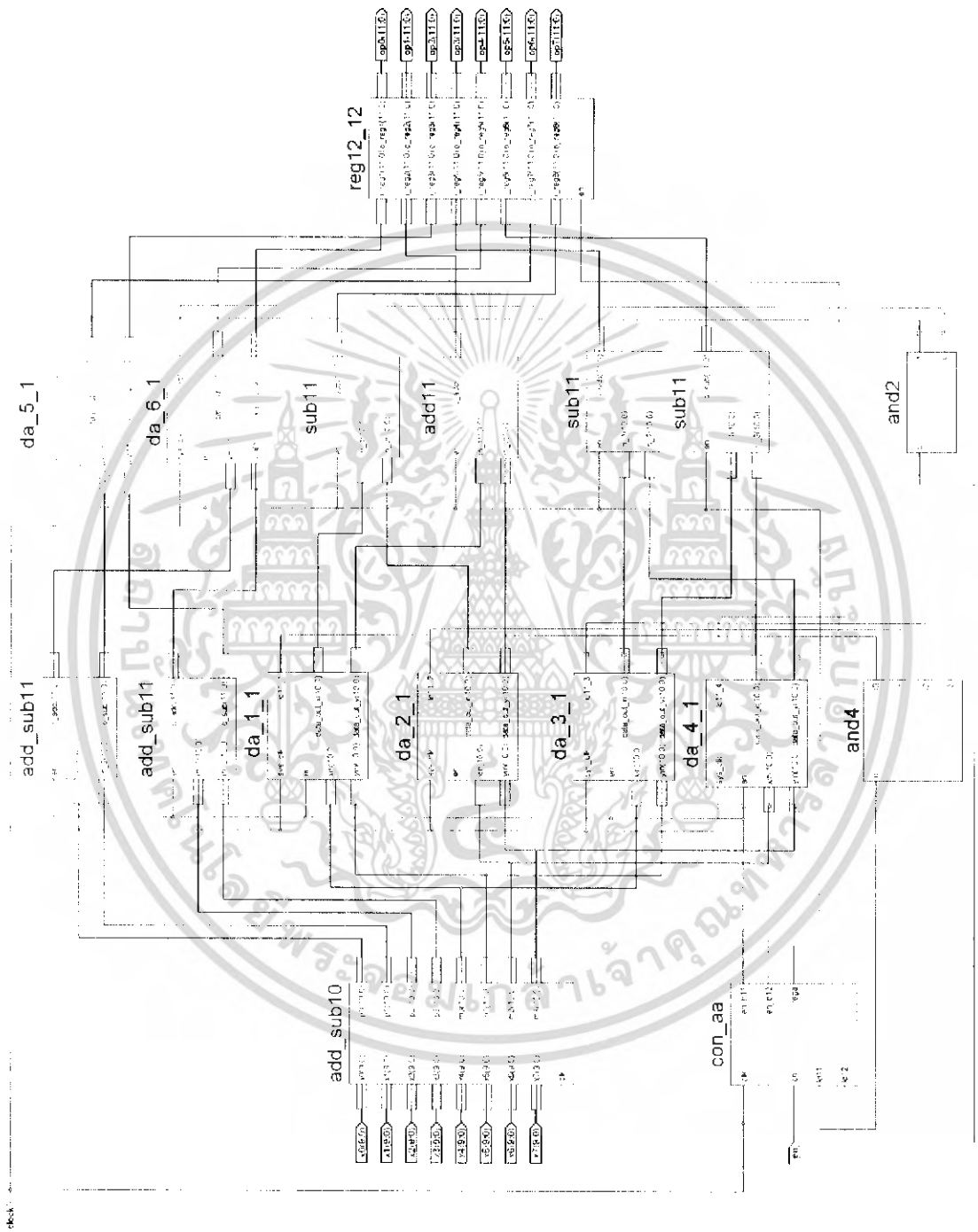
จากโปรแกรมที่เขียนขึ้นสามารถทำการจำลองการทำงาน (Simulation) ได้ดังรูปที่ 4.113



รูปที่ 4.113 แสดงผลการจำลองการทำงานของวงจรการแปลงดิสครีตโคซายน์แบบ 1 มิติ ส่วนที่ 2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ส่วนประกอบของวงจรการแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ ส่วนที่ 2 ดังนี้

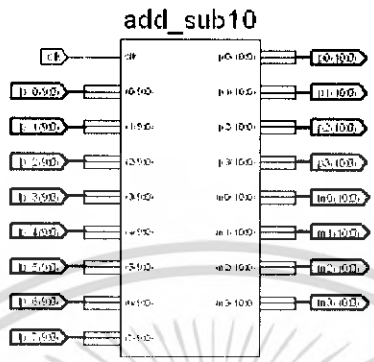


รูปที่ 4.114 แสดงวงจรการแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ ส่วนที่ 2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

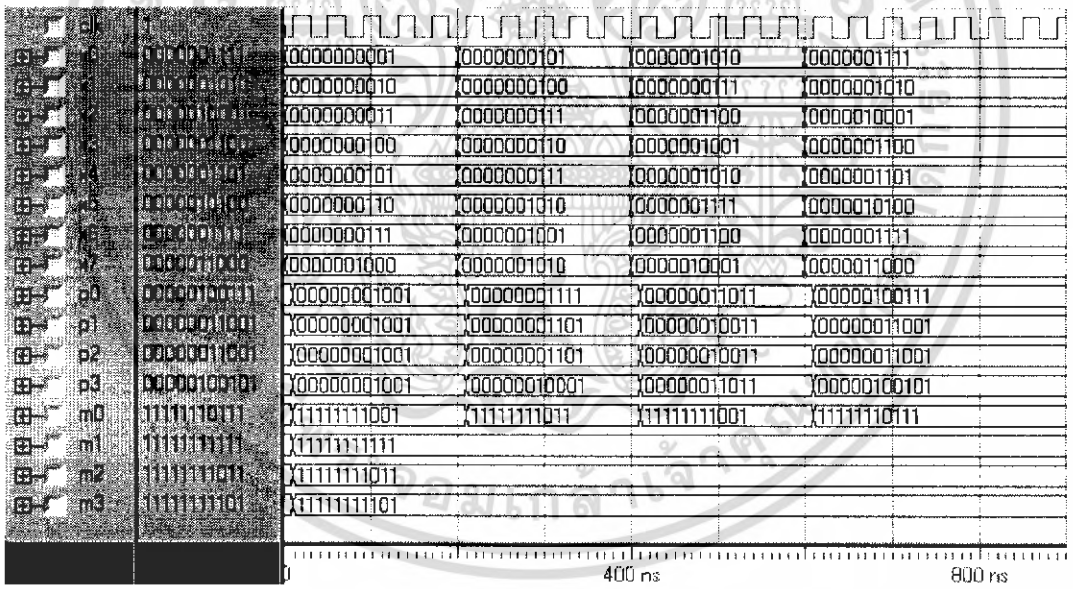
4.5.2.1 ส่วนของวงจรบวกและลบขนาด 10 บิท

เป็นส่วนที่อยู่ภายในวงจรการแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ ทำหน้าที่บวกและลบข้อมูลขนาด 10 บิท ซึ่งผลจากการบวกและลบข้อมูลนี้จะได้ผลลัพธ์เป็นข้อมูลขนาด 11 บิท สามารถเขียนโปรแกรมที่สังเคราะห์เป็นอุปกรณ์ที่มีสัญลักษณ์ (Symbol) ดังรูปที่ 4.115



รูปที่ 4.115 แสดงสัญลักษณ์ของวงจรบวกและลบขนาด 10 บิท

จากโปรแกรมที่เขียนขึ้นสามารถทำการจำลองการทำงาน (Simulation) ได้ดังรูปที่ 4.116

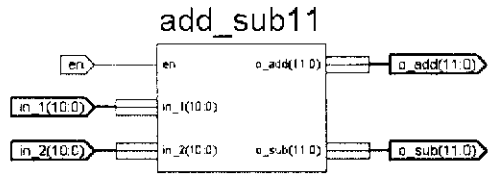


รูปที่ 4.116 แสดงผลการจำลองการทำงานของวงจรบวกและลบขนาด 10 บิท

4.5.2.2 ส่วนของวงจรบวกและลบขนาด 11 บิท

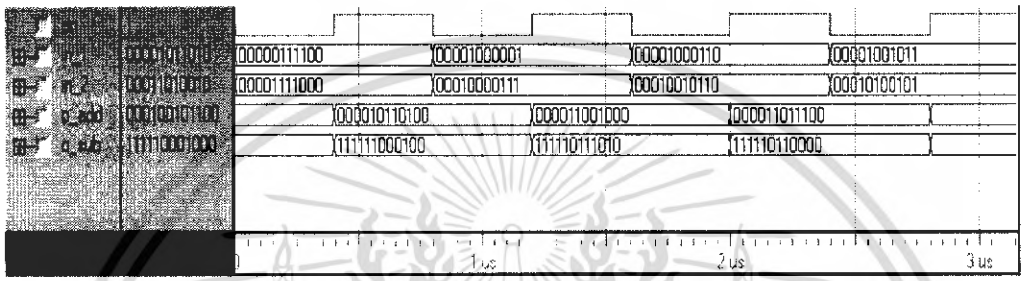
เป็นส่วนที่อยู่ภายในวงจรการแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ ทำหน้าที่บวกและลบข้อมูลขนาด 11 บิท ซึ่งผลจากการบวกและลบข้อมูลนี้จะได้ผลลัพธ์เป็นข้อมูลขนาด 12 บิท สามารถเขียนโปรแกรมที่สังเคราะห์เป็นอุปกรณ์ที่มีสัญลักษณ์ (Symbol) ดังรูปที่ 4.117

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.117 แสดงสัญลักษณ์ของวงจรบวกและลบขนาด 11 บิท

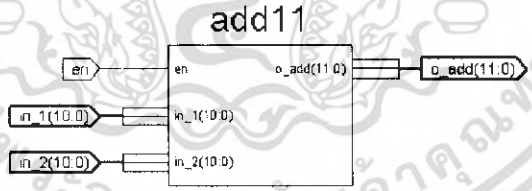
จากโปรแกรมที่เขียนขึ้นสามารถทำการจำลองการทำงาน (Simulation) ได้ดังรูปที่ 4.118



รูปที่ 4.118 แสดงผลการจำลองการทำงานของวงจรบวกและลบขนาด 11 บิท

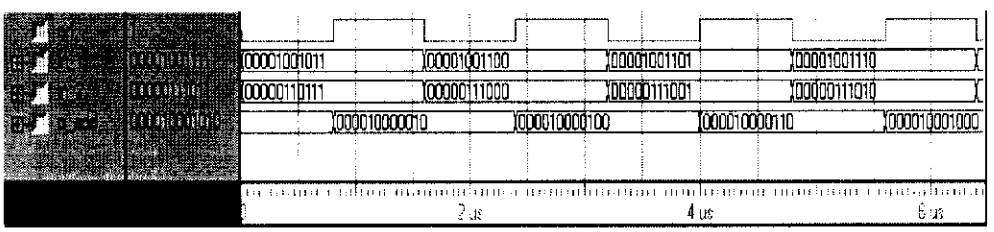
4.5.2.3 ส่วนของวงจรบวกขนาด 11 บิท

เป็นส่วนที่อยู่ภายในวงจรการแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ ทำหน้าที่บวกข้อมูลขนาด 11 บิท ซึ่งผลจากการบวกข้อมูลนี้จะได้ผลลัพธ์เป็นข้อมูลขนาด 12 บิท สามารถเขียนโปรแกรมที่สังเคราะห์เป็นอุปกรณ์ที่มีสัญลักษณ์ (Symbol) ดังรูปที่ 4.119



รูปที่ 4.119 แสดงสัญลักษณ์ของวงจรบวกขนาด 11 บิท

จากโปรแกรมที่เขียนขึ้นสามารถทำการจำลองการทำงาน (Simulation) ได้ดังรูปที่ 4.120

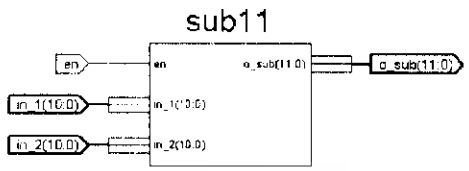


รูปที่ 4.120 แสดงผลการจำลองการทำงานของวงจรบวกขนาด 11 บิท

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

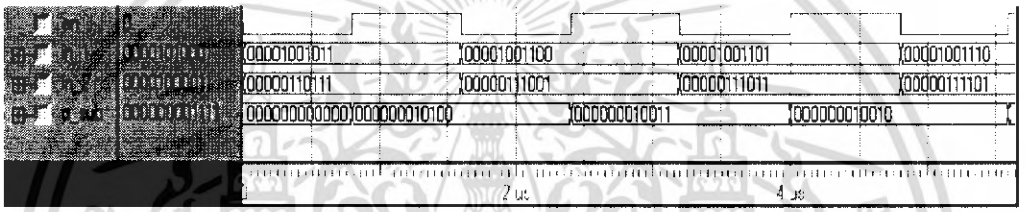
4.5.2.4 ส่วนของวงจรลบขนาด 11 บิท

เป็นส่วนที่อยู่ภายในวงจรการแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ ทำหน้าที่ลบข้อมูลขนาด 11 บิท ซึ่งผลจากการลบข้อมูลนี้จะได้ผลลัพธ์เป็นข้อมูลขนาด 12 บิท สามารถเขียนโปรแกรมที่สังเคราะห์เป็นอุปกรณ์ที่มีสัญลักษณ์ (Symbol) ดังรูปที่ 4.121



รูปที่ 4.121 แสดงสัญลักษณ์ของวงจรลบขนาด 11 บิท

จากโปรแกรมที่เขียนขึ้นสามารถทำการจำลองการทำงาน (Simulation) ได้ดังรูปที่ 4.122



รูปที่ 4.122 แสดงผลการจำลองการทำงานของวงจรลบขนาด 11 บิท

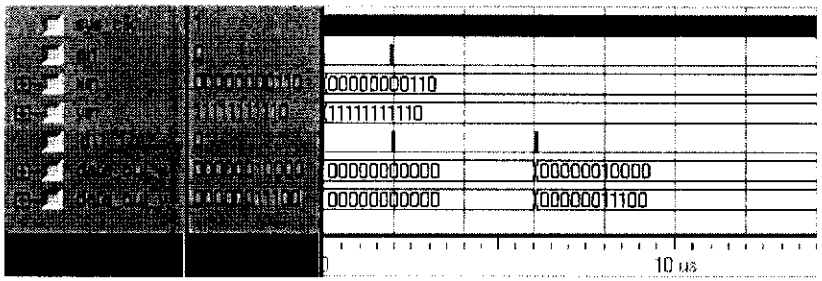
4.5.2.5 ส่วนของวงจร DA_1_1

เป็นวงจรที่อยู่ในส่วนของการแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ ซึ่งใช้โครงสร้างเลขคณิตกระจาย (Distributed Arithmetic) เข้ามาช่วยในการคำนวณ ทำหน้าที่ในการคูณข้อมูลขนาด 11 บิท กับค่าคงที่สัมประสิทธิ์ สามารถเขียนโปรแกรมที่สังเคราะห์เป็นอุปกรณ์ที่มีสัญลักษณ์ (Symbol) ดังรูปที่ 4.123

รูปที่ 4.123 แสดงสัญลักษณ์ของวงจร DA_1_1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

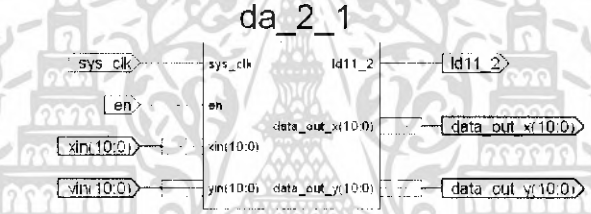
จากโปรแกรมที่เขียนขึ้นสามารถทำการจำลองการทำงาน (Simulation) ได้ดังรูปที่ 4.124



รูปที่ 4.124 แสดงผลการจำลองการทำงานของวงจร DA_1_1

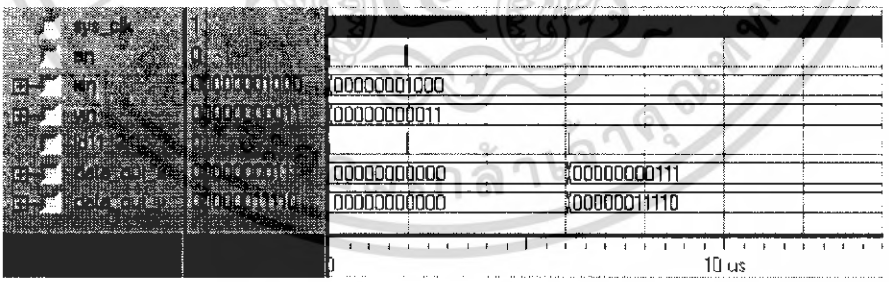
4.5.2.6 ส่วนของวงจร DA_2_1

เป็นวงจรที่อยู่ในส่วนของการแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ ซึ่งใช้โครงสร้างเลขคณิตกระจาย (Distributed Arithmetic) เข้ามาช่วยในการคำนวณ ทำหน้าที่ในการคูณข้อมูลขนาด 11 บิท กับค่าคงที่สัมประสิทธิ์ สามารถเขียนโปรแกรมที่สังเคราะห์เป็นอุปกรณ์ที่มีสัญลักษณ์ (Symbol) ดังรูปที่ 4.125



รูปที่ 4.125 แสดงสัญลักษณ์ของวงจร DA_2_1

จากโปรแกรมที่เขียนขึ้นสามารถทำการจำลองการทำงาน (Simulation) ได้ดังรูปที่ 4.126

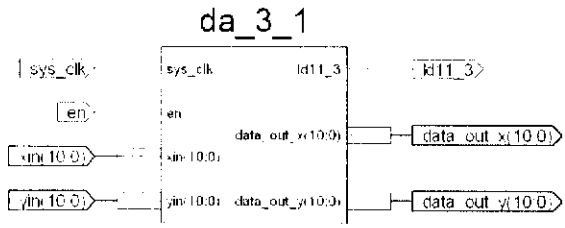


รูปที่ 4.126 แสดงผลการจำลองการทำงานของวงจร DA_2_1

4.5.2.7 ส่วนของวงจร DA_3_1

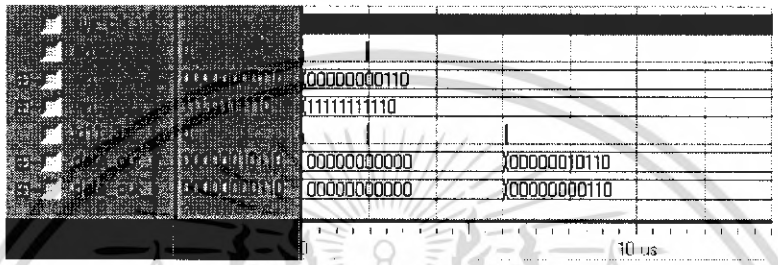
เป็นวงจรที่อยู่ในส่วนของการแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ ซึ่งใช้โครงสร้างเลขคณิตกระจาย (Distributed Arithmetic) เข้ามาช่วยในการคำนวณ ทำหน้าที่ในการคูณข้อมูลขนาด 11 บิท กับค่าคงที่สัมประสิทธิ์ สามารถเขียนโปรแกรมที่สังเคราะห์เป็นอุปกรณ์ที่มีสัญลักษณ์ (Symbol) ดังรูปที่ 4.127

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.127 แสดงสัญลักษณ์ของวงจร DA_3_1

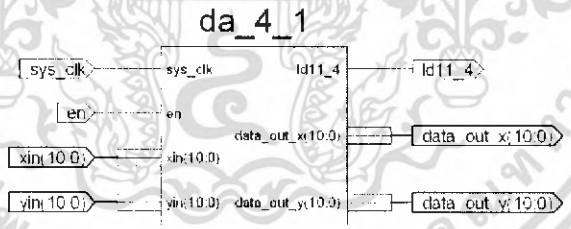
จากโปรแกรมที่เขียนขึ้นสามารถทำการจำลองการทำงาน (Simulation) ได้ดังรูปที่ 4.128



รูปที่ 4.128 แสดงผลการจำลองการทำงานของวงจร DA_3_1

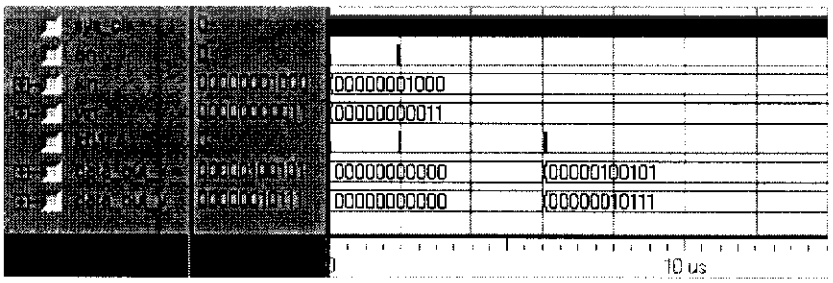
4.5.2.8 ส่วนของวงจร DA_4_1

เป็นวงจรที่อยู่ในส่วนของการแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ ซึ่งใช้โครงสร้างเลขคณิตกระจาย (Distributed Arithmetic) เข้ามาช่วยในการคำนวณ ทำหน้าที่ในการคูณข้อมูลขนาด 11 บิท กับค่าคงที่สัมประสิทธิ์ สามารถเขียนโปรแกรมที่สังเคราะห์เป็นอุปกรณ์ที่มีสัญลักษณ์ (Symbol) ดังรูปที่ 4.129



รูปที่ 4.129 แสดงสัญลักษณ์ของวงจร DA_4_1

จากโปรแกรมที่เขียนขึ้นสามารถทำการจำลองการทำงาน (Simulation) ได้ดังรูปที่ 4.130

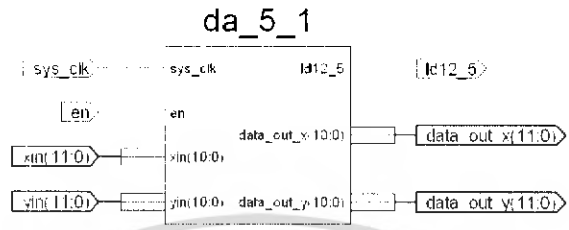


รูปที่ 4.130 แสดงผลการจำลองการทำงานของวงจร DA_4_1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.5.2.9 ส่วนของวงจร DA_5_1

เป็นวงจรที่อยู่ในส่วนของการแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ ซึ่งใช้โครงสร้างเลขคณิตกระจาย (Distributed Arithmetic) เข้ามาช่วยในการคำนวณ ทำหน้าที่ในการคูณข้อมูลขนาด 12 บิท กับค่าคงที่สัมประสิทธิ์ สามารถเขียนโปรแกรมที่สังเคราะห์เป็นอุปกรณ์ที่มีสัญลักษณ์ (Symbol) ดังรูปที่ 4.131



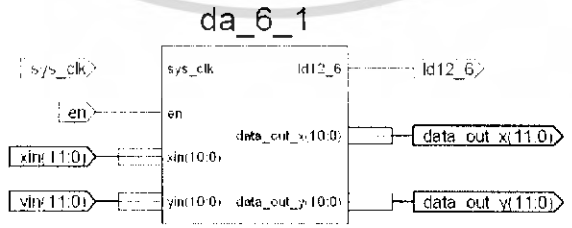
รูปที่ 4.131 แสดงสัญลักษณ์ของวงจร DA_5_1

จากโปรแกรมที่เขียนขึ้นสามารถทำการจำลองการทำงาน (Simulation) ได้ดังรูปที่ 4.132

รูปที่ 4.132 แสดงผลการจำลองการทำงานของวงจร DA_5_1

4.5.2.10 ส่วนของวงจร DA_6_1

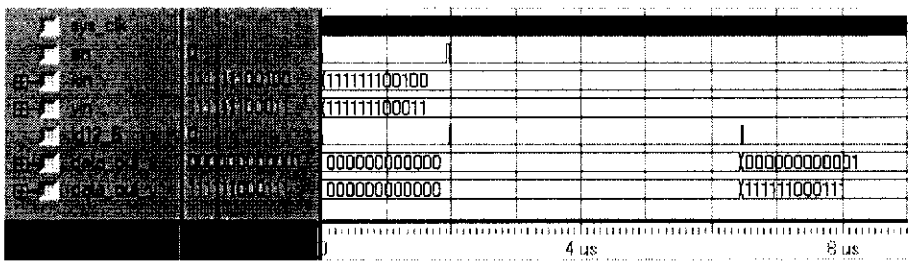
เป็นวงจรที่อยู่ในส่วนของการแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ ซึ่งใช้โครงสร้างเลขคณิตกระจาย (Distributed Arithmetic) เข้ามาช่วยในการคำนวณ ทำหน้าที่ในการคูณข้อมูลขนาด 12 บิท กับค่าคงที่สัมประสิทธิ์ สามารถเขียนโปรแกรมที่สังเคราะห์เป็นอุปกรณ์ที่มีสัญลักษณ์ (Symbol) ดังรูปที่ 4.133



รูปที่ 4.133 แสดงสัญลักษณ์ของวงจร DA_6_1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากโปรแกรมที่เขียนขึ้นสามารถทำการจำลองการทำงาน (Simulation) ได้ดังรูปที่ 4.134

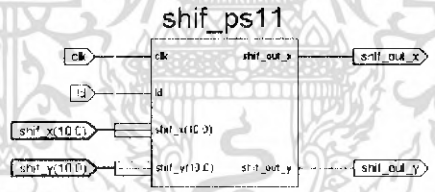


รูปที่ 4.134 แสดงผลการจำลองการทำงานของวงจร DA_6_1

ซึ่งภายในส่วนของวงจร DA จะประกอบด้วย ส่วนของวงจรเลื่อนบิท ส่วนของวงจรเก็บค่าสัมประสิทธิ์การแปลงอินทีเจอร์โคซายน์ของมุมต่าง ๆ ส่วนของวงจรบวกสะสม และส่วนของวงจรควบคุมการทำงานของวงจร DA

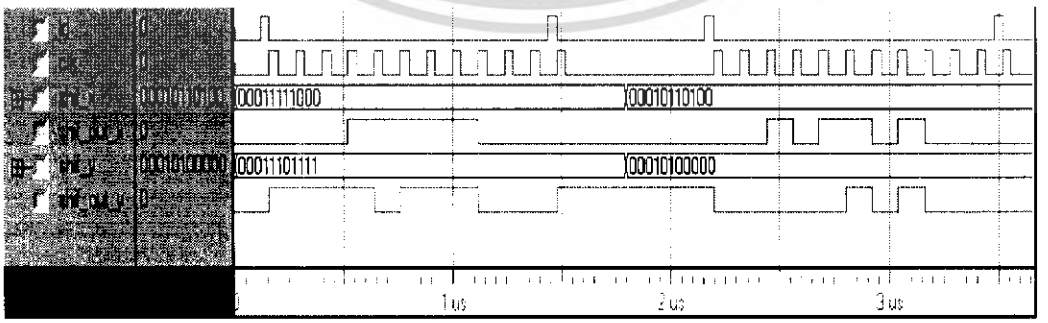
4.5.2.11 ส่วนของวงจรเลื่อนบิท 11 บิท

เป็นวงจรที่อยู่ภายในส่วนของวงจร DA_ 1_1 – DA_4_1 ทำหน้าที่เลื่อนบิทข้อมูลอินพุทออกมาทีละ 1 บิท เพื่อนำไปชี้ตำแหน่งค่าข้อมูลในรอม (ROM) ที่ถูกเก็บไว้เพื่อส่งข้อมูลออกจากรอม (ROM) สามารถสังเคราะห์อุปกรณ์จากโปรแกรมของวงจรเลื่อนบิท 11 บิท ได้สัญลักษณ์ (Symbol) ดังรูปที่ 4.135



รูปที่ 4.135 แสดงสัญลักษณ์ของวงจรเลื่อนบิท 11 บิท

จากโปรแกรมที่เขียนขึ้นสามารถทำการจำลองการทำงาน (Simulation) ได้ดังรูปที่ 4.136

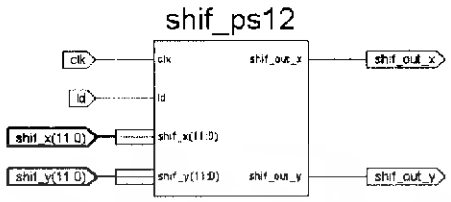


รูปที่ 4.136 แสดงผลการจำลองการทำงานของวงจรเลื่อนบิท 11 บิท

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

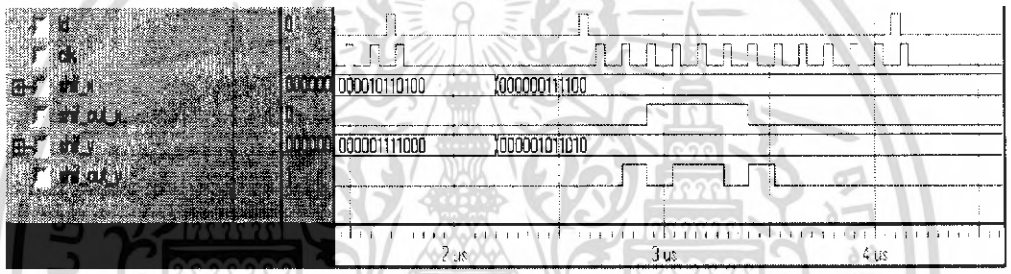
4.5.2.12 ส่วนของวงจรเลื่อนบิท 12 บิท

เป็นวงจรที่อยู่ภายในส่วนของวงจร DA_5_1 – DA_6_1 ทำหน้าที่เลื่อนบิทข้อมูลอินพุทออกมาทีละ 1 บิท เพื่อนำไปชี้ตำแหน่งค่าข้อมูลในรอม (ROM) ที่ถูกเก็บไว้เพื่อส่งข้อมูลออกจากรอม สามารถสังเคราะห์อุปกรณ์จากโปรแกรมของวงจรเลื่อนบิท 12 บิท ได้สัญลักษณ์ (Symbol) ดังรูปที่ 4.137



รูปที่ 4.137 แสดงสัญลักษณ์ของวงจรเลื่อนบิท 12 บิท

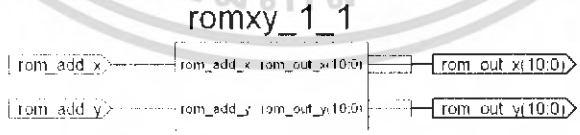
จากโปรแกรมที่เขียนขึ้นสามารถทำการจำลองการทำงาน (Simulation) ได้ดังรูปที่ 4.138



รูปที่ 4.138 แสดงผลการจำลองการทำงานของวงจรเลื่อนบิท 12 บิท

4.5.2.13 ส่วนของวงจรเก็บค่าสัมประสิทธิ์การแปลงอินทีเจอร์โคซายน์ romxy_1_1

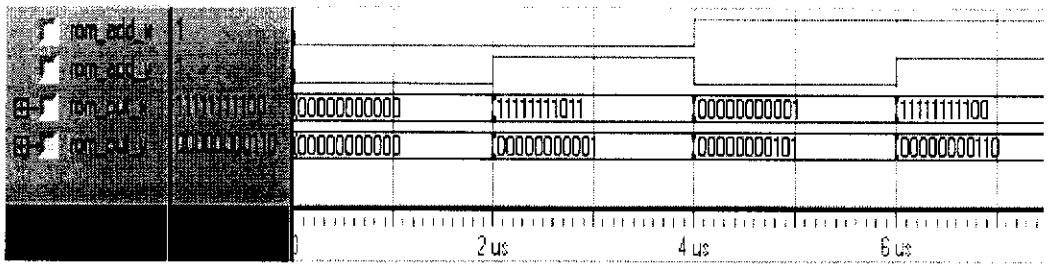
เป็นวงจรที่อยู่ในส่วนของวงจร DA ทำการเก็บค่าสัมประสิทธิ์ และส่งข้อมูลออกตามอินพุทที่ชี้ตำแหน่งข้อมูลที่ต้องการ สามารถสังเคราะห์อุปกรณ์จากโปรแกรมของวงจรเก็บค่าสัมประสิทธิ์การแปลงอินทีเจอร์โคซายน์ ได้สัญลักษณ์ (Symbol) ดังรูปที่ 4.139



รูปที่ 4.139 แสดงสัญลักษณ์ของวงจรเก็บค่าสัมประสิทธิ์
การแปลงอินทีเจอร์โคซายน์ของ romxy_1_1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

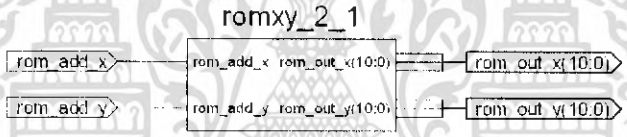
จากโปรแกรมสามารถแสดงผลการจำลองการทำงานได้ดังรูปที่ 4.140



รูปที่ 4.140 แสดงผลการจำลองการทำงานของวงจรเก็บค่าสัมประสิทธิ์
การแปลงอินทีเจอร์โคซายน์ของ romxy_1_1

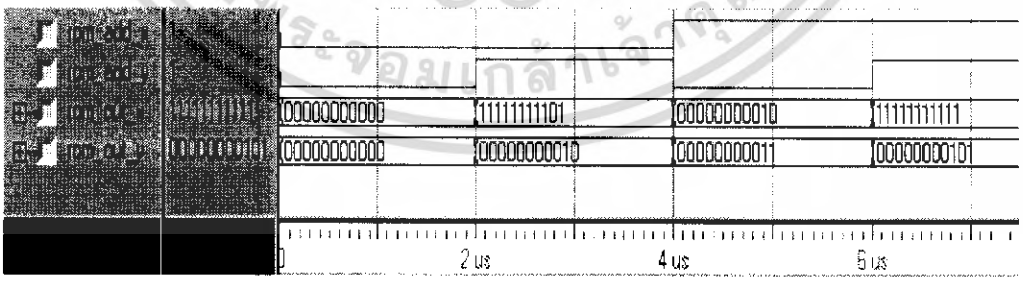
4.5.2.14 ส่วนของวงจรเก็บค่าสัมประสิทธิ์การแปลงอินทีเจอร์โคซายน์ romxy_2_1

เป็นวงจรที่อยู่ในส่วนของวงจร DA ทำการเก็บค่าสัมประสิทธิ์ และส่งข้อมูลออกตามอินพุทที่ชี้ตำแหน่งข้อมูลที่ต้องการ สามารถสังเคราะห์อุปกรณ์จากโปรแกรมของวงจรเก็บค่าสัมประสิทธิ์การแปลงอินทีเจอร์โคซายน์ ได้สัญลักษณ์ (Symbol) ดังรูปที่ 4.141



รูปที่ 4.141 แสดงสัญลักษณ์ของวงจรเก็บค่าสัมประสิทธิ์
การแปลงอินทีเจอร์โคซายน์ของ romxy_2_1

จากโปรแกรมสามารถแสดงผลการจำลองการทำงานได้ดังรูปที่ 4.142

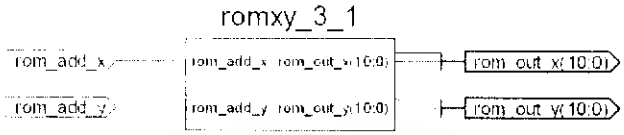


รูปที่ 4.142 แสดงผลการจำลองการทำงานของวงจรเก็บค่าสัมประสิทธิ์
การแปลงอินทีเจอร์โคซายน์ของ romxy_2_1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

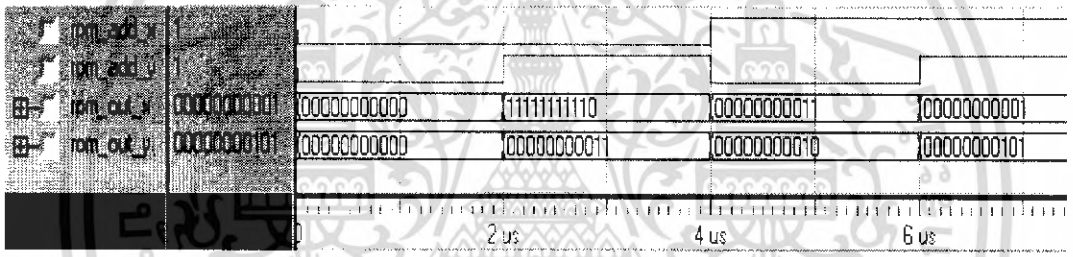
4.5.2.15 ส่วนของวงจรเก็บค่าสัมประสิทธิ์การแปลงอินทีเจอร์โคซายน์ romxy_3_1

เป็นวงจรที่อยู่ในส่วนของวงจร DA ทำการเก็บค่าสัมประสิทธิ์ และส่งข้อมูลออกตามอินพุทที่ชี้ตำแหน่งข้อมูลที่ต้องการ สามารถสังเคราะห์อุปกรณ์จากโปรแกรมของวงจรเก็บค่าสัมประสิทธิ์การแปลงอินทีเจอร์โคซายน์ ได้สัญลักษณ์ (Symbol) ดังรูปที่ 4.143



รูปที่ 4.143 แสดงสัญลักษณ์ของวงจรเก็บค่าสัมประสิทธิ์
การแปลงอินทีเจอร์โคซายน์ของ romxy_3_1

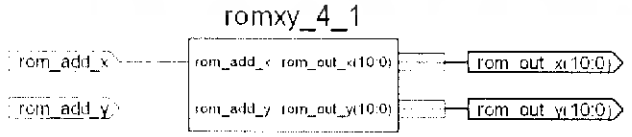
จากโปรแกรมสามารถแสดงผลการจำลองการทำงานได้ดังรูปที่ 4.144



รูปที่ 4.144 แสดงผลการจำลองการทำงานของวงจรเก็บค่าสัมประสิทธิ์
การแปลงอินทีเจอร์โคซายน์ของ romxy_3_1

4.5.2.16 ส่วนของวงจรเก็บค่าสัมประสิทธิ์การแปลงอินทีเจอร์โคซายน์ romxy_4_1

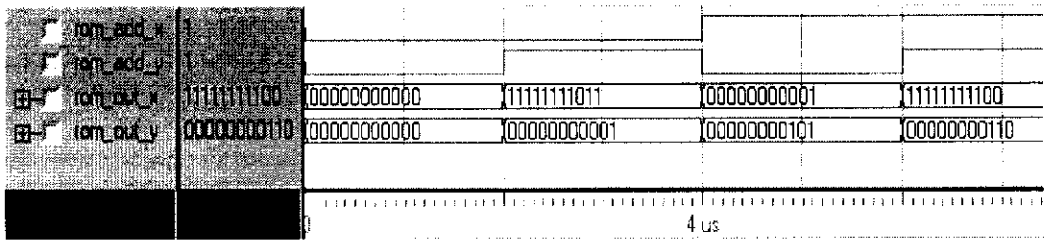
เป็นวงจรที่อยู่ในส่วนของวงจร DA ทำการเก็บค่าสัมประสิทธิ์ และส่งข้อมูลออกตามอินพุทที่ชี้ตำแหน่งข้อมูลที่ต้องการ สามารถสังเคราะห์อุปกรณ์จากโปรแกรมของวงจรเก็บค่าสัมประสิทธิ์การแปลงอินทีเจอร์โคซายน์ได้สัญลักษณ์ (Symbol) ดังรูปที่ 4.145



รูปที่ 4.145 แสดงสัญลักษณ์ของวงจรเก็บค่าสัมประสิทธิ์
การแปลงอินทีเจอร์โคซายน์ของ romxy_4_1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

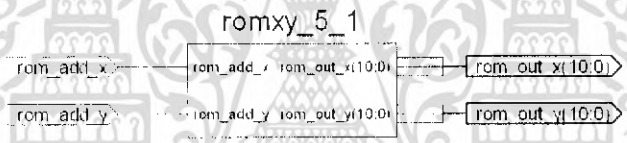
จากโปรแกรมสามารถแสดงผลการจำลองการทำงานได้ดังรูปที่ 4.146



รูปที่ 4.146 แสดงผลการจำลองการทำงานของวงจรเก็บค่าสัมประสิทธิ์
การแปลงอินทีเจอร์โคซายน์ของ romxy_4_1

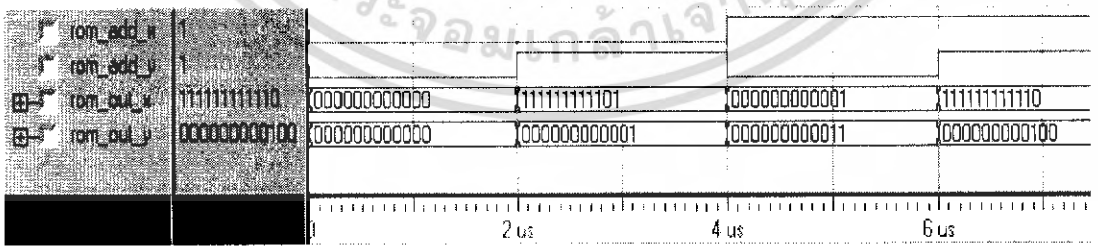
4.5.2.17 ส่วนของวงจรเก็บค่าสัมประสิทธิ์การแปลงอินทีเจอร์โคซายน์ romxy_5_1

เป็นวงจรที่อยู่ในส่วนของวงจร DA ทำการเก็บค่าสัมประสิทธิ์ และส่งข้อมูลออกตามอินพุทที่ชี้ตำแหน่งข้อมูลที่ต้องการ สามารถสังเคราะห์อุปกรณ์จากโปรแกรมของวงจรเก็บค่าสัมประสิทธิ์การแปลงอินทีเจอร์โคซายน์ ได้สัญลักษณ์ (Symbol) ดังรูปที่4.147



รูปที่ 4.147 แสดงสัญลักษณ์ของวงจรเก็บค่าสัมประสิทธิ์
การแปลงอินทีเจอร์โคซายน์ของ romxy_5_1

จากโปรแกรมสามารถแสดงผลการจำลองการทำงานได้ดังรูปที่ 4.148

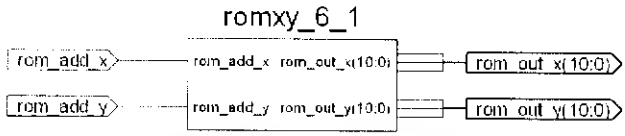


รูปที่ 4.148 แสดงผลการจำลองการทำงานของวงจรเก็บค่าสัมประสิทธิ์
การแปลงอินทีเจอร์โคซายน์ของ romxy_5_1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

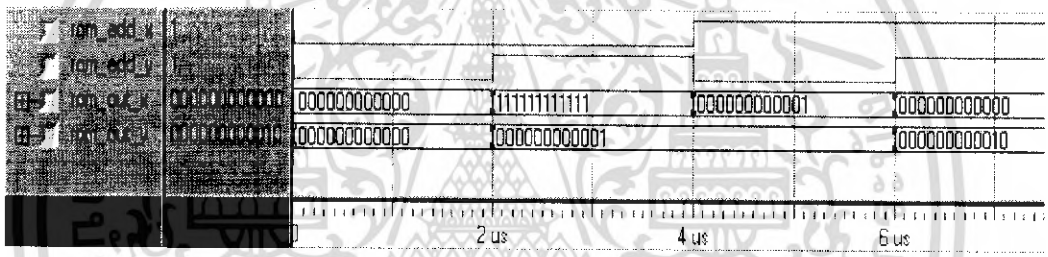
4.5.2.18 ส่วนของวงจรเก็บค่าสัมประสิทธิ์การแปลงอินทีเจอร์โคซายน์ romxy_6_1

เป็นวงจรที่อยู่ในส่วนของวงจร DA ทำการเก็บค่าสัมประสิทธิ์และส่งข้อมูลออกตามอินพุทที่ชี้ตำแหน่งข้อมูลที่ต้องการ สามารถสังเคราะห์อุปกรณ์จากโปรแกรมของวงจรเก็บค่าสัมประสิทธิ์การแปลงอินทีเจอร์โคซายน์ ได้สัญลักษณ์ (Symbol) ดังรูปที่ 4.149



รูปที่ 4.149 แสดงสัญลักษณ์ของวงจรเก็บค่าสัมประสิทธิ์
การแปลงอินทีเจอร์โคซายน์ของ romxy_6_1

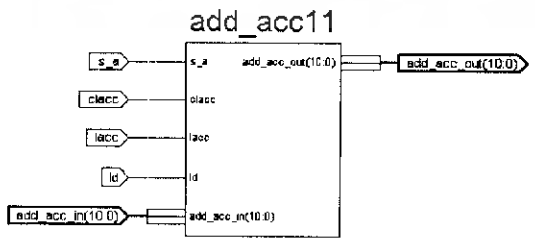
จากโปรแกรมสามารถแสดงผลการจำลองการทำงานได้ดังรูปที่ 4.150



รูปที่ 4.150 แสดงผลการจำลองการทำงานของวงจรเก็บค่าสัมประสิทธิ์
การแปลงอินทีเจอร์โคซายน์ของ romxy_6_1

4.5.2.19 ส่วนของวงจรบวกสะสม 11 บิท

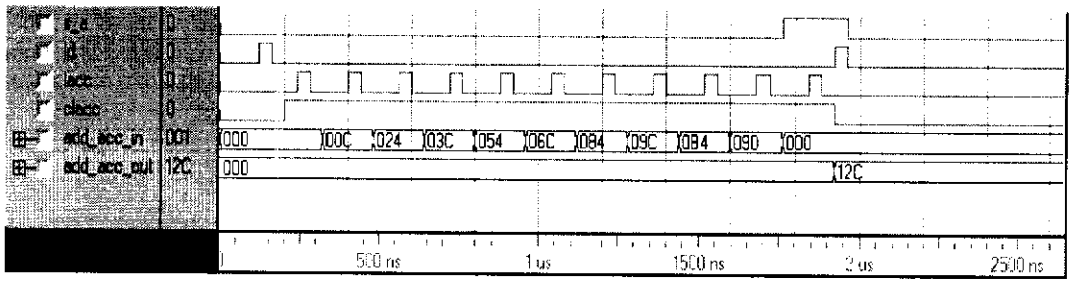
เป็นส่วนที่อยู่ใน DA_1_1 - DA_4_1 โดยรับอินพุทมาจากส่วนของวงจรเก็บค่าสัมประสิทธิ์การแปลงอินทีเจอร์โคซายน์ มาทำการบวกสะสมตามหลักการของโครงสร้างเลขคณิตกระจาย (Distributed Arithmetic) สามารถสังเคราะห์อุปกรณ์จากโปรแกรมของวงจรบวกสะสม ได้สัญลักษณ์ (Symbol) ดังรูปที่ 4.151



รูปที่ 4.151 แสดงสัญลักษณ์ของวงจรบวกสะสม 11 บิท

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

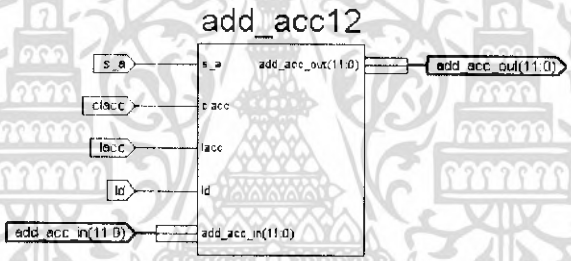
จากโปรแกรมสามารถแสดงผลการจำลองการทำงานได้ดังรูปที่ 4.152



รูปที่ 4.152 แสดงผลการจำลองการทำงานของวงจรบวกสะสม 11 บิท

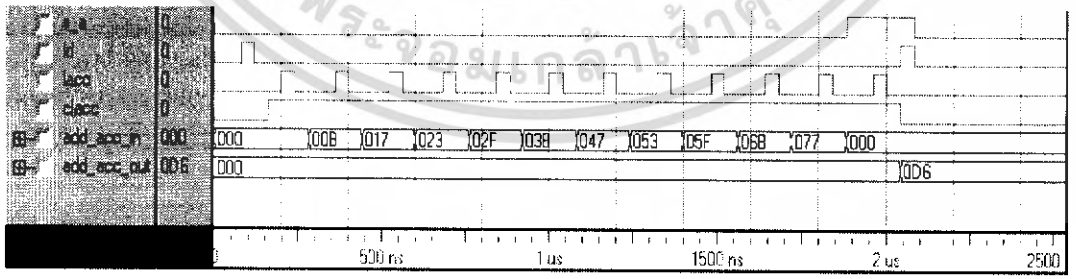
4.5.2.20 ส่วนของวงจรบวกสะสม 12 บิท

เป็นส่วนที่อยู่ในวงจร DA_5_1 - DA_6_1 โดยรับอินพุทมาจากส่วนของวงจรเก็บค่าสัมประสิทธิ์การแปลงอินทีเจอร์โคซายน์ มาทำการบวกสะสมตามหลักการของโครงสร้างเลขคณิตกระจาย (Distributed Arithmetic) สามารถสังเคราะห์อุปกรณ์จากโปรแกรมของวงจรบวกสะสม ได้สัญลักษณ์ (Symbol) ดังรูปที่ 4.153



รูปที่ 4.153 แสดงสัญลักษณ์ของวงจรบวกสะสม 12 บิท

จากโปรแกรมสามารถแสดงผลการจำลองการทำงานได้ดังรูปที่ 4.154

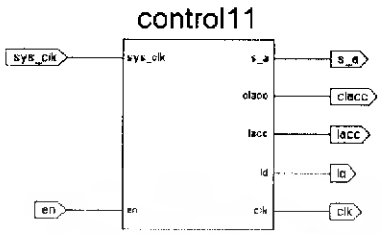


รูปที่ 4.154 แสดงผลการจำลองการทำงานของวงจรบวกสะสม 12 บิท

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

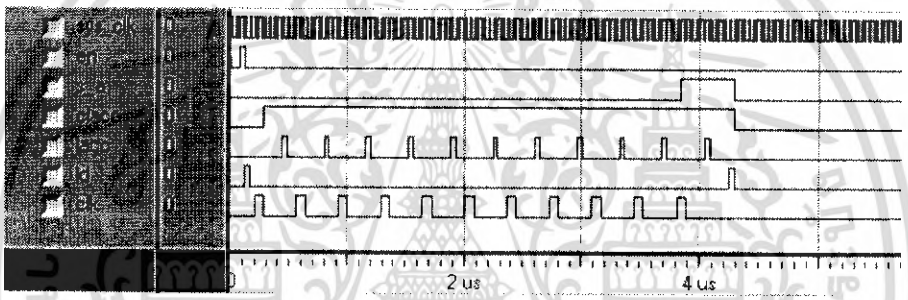
4.5.2.21 ส่วนของวงจรควบคุมภายในวงจร DA_1_1 - DA_4_1

ทำหน้าที่สร้างสัญญาณควบคุมการทำงานของแต่ละส่วนภายในวงจร DA_1_1 - DA_4_1 ให้มีความถูกต้องได้ สามารถสังเคราะห์อุปกรณ์จากโปรแกรมของวงจรควบคุมภายในวงจร DA_1_1–DA_4_1 ได้สัญลักษณ์ (Symbol) ดังรูปที่ 4.155



รูปที่ 4.155 แสดงสัญลักษณ์ของวงจรควบคุมภายในวงจร DA_1_1 – DA_4_1

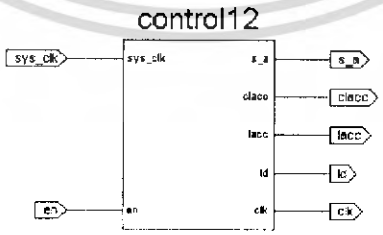
จากโปรแกรมสามารถแสดงผลการจำลองการทำงานได้ดังรูปที่ 4.156



รูปที่ 4.156 แสดงการจำลองการทำงานของวงจรควบคุมภายในวงจร DA_1_1 – DA_4_1

4.5.2.22 ส่วนของวงจรควบคุมภายในวงจร DA_5_1 - DA_6_1

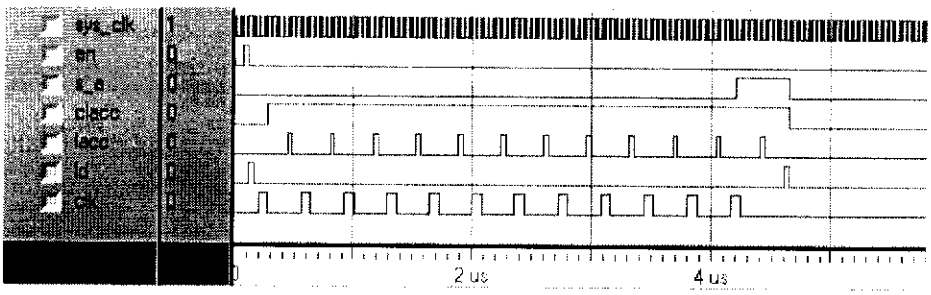
ทำหน้าที่สร้างสัญญาณควบคุมการทำงานของแต่ละส่วนภายในวงจร DA_5_1 - DA_6_1 ให้มีความถูกต้อง สามารถสังเคราะห์อุปกรณ์จากโปรแกรมของวงจรควบคุมภายในวงจร DA_5_1 – DA_6_1 ได้สัญลักษณ์ (Symbol) ดังรูปที่ 4.157



รูปที่ 4.157 แสดงสัญลักษณ์ของวงจรควบคุมภายในวงจร DA_5_1 – DA_6_1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากโปรแกรมสามารถแสดงผลการจำลองการทำงานได้ดังรูปที่ 4.158

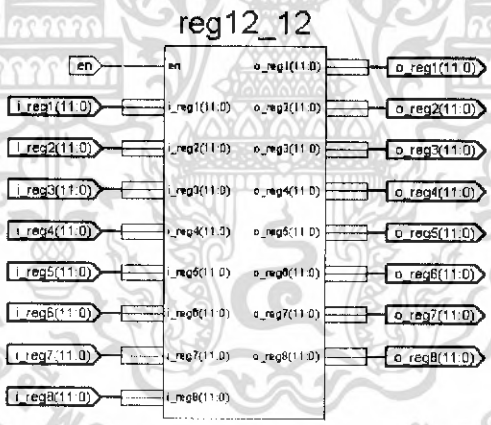


รูปที่ 4.158 แสดงการจำลองการทำงานของวงจรควบคุมภายใน

วงจร DA_5_1 – DA_6_1

4.5.2.23 ส่วนของวงจรรีจิสเตอร์ขนาด 12 บิท (Register)

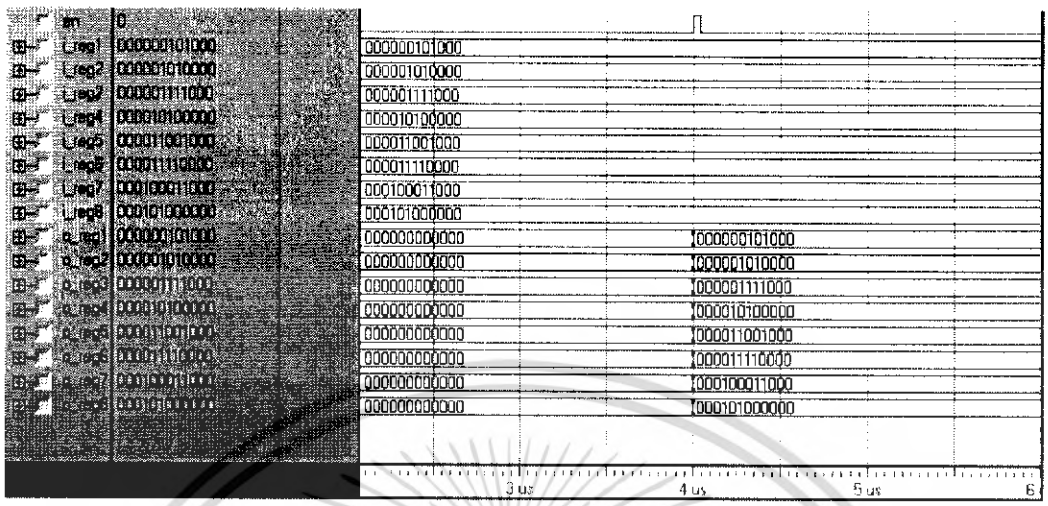
ทำหน้าที่เก็บข้อมูลขนาด 12 บิท ที่ได้จากการแปลงอินทีเจอร์โคซายน์ที่ส่งเอาท์พุทออกมาไม่พร้อมกัน โดยจะทำการเก็บข้อมูลขนาด 12 บิท ให้ครบ 8 ค่า แล้วทำการส่งข้อมูลเอาท์พุทออกไปพร้อม ๆ กันเพื่อเป็นอินพุทของวงจรส่วนต่อไป สามารถสังเคราะห์อุปกรณ์จากโปรแกรมของวงจรรีจิสเตอร์ขนาด 12 บิท ได้สัญลักษณ์ (Symbol) ดังรูปที่ 4.159



รูปที่ 4.159 แสดงสัญลักษณ์ของวงจรรีจิสเตอร์ขนาด 12 บิท

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

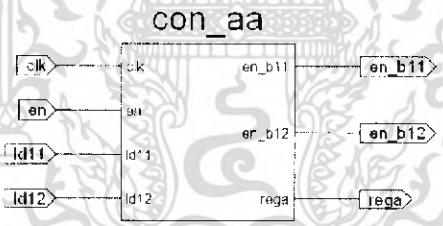
จากโปรแกรมที่เขียนขึ้นสามารถทำการจำลองการทำงาน (Simulation) ได้ดังรูปที่ 4.160



รูปที่ 4.160 แสดงผลการจำลองการทำงานของวงจรรีจิสเตอร์ขนาด 12 บิท

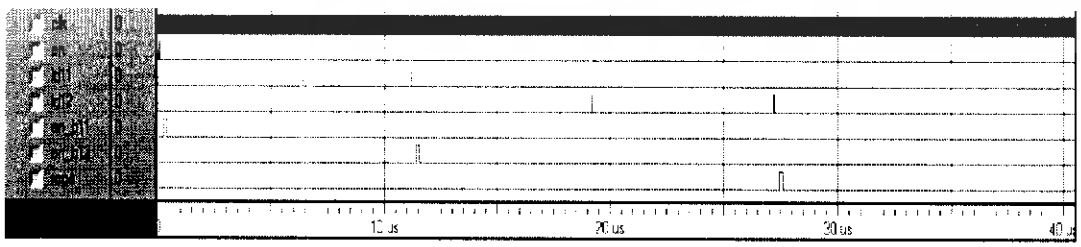
4.5.2.24 ส่วนของวงจรควบคุมการแปลงอินทีเจอร์โคซายน์ส่วนที่ 2 หลังการทรานสโฟส

ทำหน้าที่สร้างสัญญาณควบคุมการทำงานของแต่ละวงจรในส่วนการแปลงอินทีเจอร์โคซายน์ เพื่อให้สัญญาณเอาท์พุทที่ได้จากการแปลงอินทีเจอร์โคซายน์มีความถูกต้อง สามารถสังเคราะห์อุปกรณ์จากโปรแกรมของวงจรควบคุมได้สัญลักษณ์ (Symbol) ดังรูปที่ 4.161



รูปที่ 4.161 แสดงสัญลักษณ์ของวงจรควบคุมการแปลงอินทีเจอร์โคซายน์

จากโปรแกรมที่เขียนขึ้นสามารถทำการจำลองการทำงาน (Simulation) ได้ดังรูปที่ 4.162



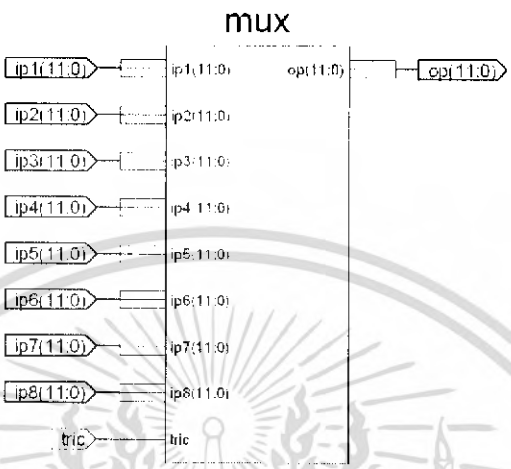
รูปที่ 4.162 แสดงผลการจำลองการทำงานของวงจรควบคุมการแปลงอินทีเจอร์โคซายน์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.6 ส่วนของการส่งข้อมูลออกจากบอร์ด FPGA ผ่านทางพอร์ตอนุกรม

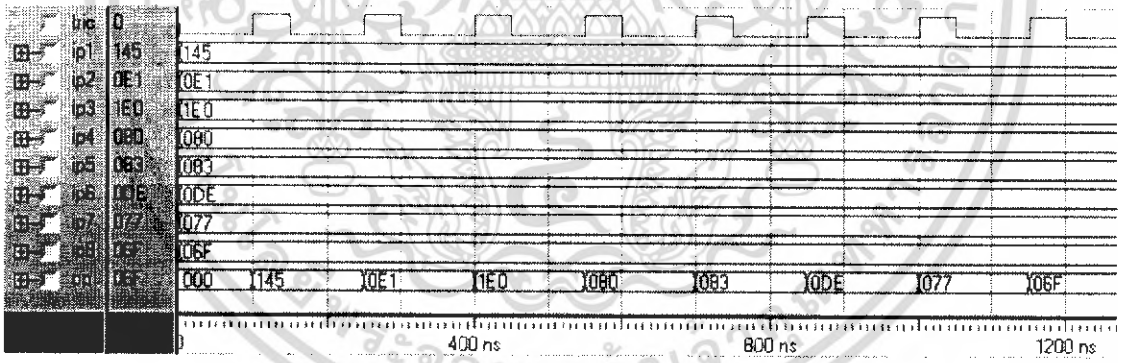
4.6.1 ส่วนของวงจรมัลติเพล็กซ์

เป็นส่วนที่ทำหน้าที่ในการจัดสรรข้อมูลอินพุททั้ง 8 ค่า เพื่อให้ส่งออกเอาท์พุทเพียงช่องสัญญาณเดียว สามารถสังเคราะห์อุปกรณ์จากโปรแกรมของวงจรมัลติเพล็กซ์ ได้สัญลักษณ์ (Symbol) ดังรูปที่ 4.163



รูปที่ 4.163 แสดงสัญลักษณ์ของวงจรมัลติเพล็กซ์

จากโปรแกรมที่เขียนขึ้นสามารถทำการจำลองการทำงาน (Simulation) ได้ดังรูปที่ 4.164



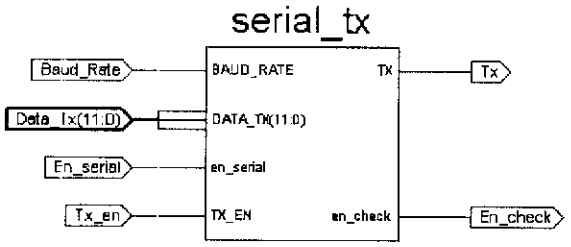
รูปที่ 4.164 แสดงผลการจำลองการทำงานของวงจรมัลติเพล็กซ์

4.6.2 ส่วนของวงจรส่งบิทข้อมูลออกพอร์ตอนุกรม (SERIAL_TX)

ส่วนของวงจรส่งบิทข้อมูลออกพอร์ตอนุกรม ทำหน้าที่ส่งเฟรมบิทของข้อมูลออกพอร์ตอนุกรมโดยการแปลงข้อมูลบิทขนานที่รับมาจากวงจรมัลติเพล็กซ์(Multiplex) เป็นบิทอนุกรมแล้วส่งข้อมูลออกพอร์ตอนุกรม ตามความถี่บอดเรด โดยแบ่งเฟรมข้อมูลออกเป็น 2 เฟรม บิทข้อมูลแต่ละเฟรมประกอบด้วย 6 บิท ของข้อมูลที่ต้องการส่งจริง และ 2 บิท ของข้อมูลที่แทรกเพิ่มเข้าไปเพื่อป้องกันการส่งข้อมูลที่เป็นบิท 0 ทั้งหมด สามารถสังเคราะห์อุปกรณ์จากโปรแกรมของวงจรส่งบิทข้อมูลออกพอร์ต

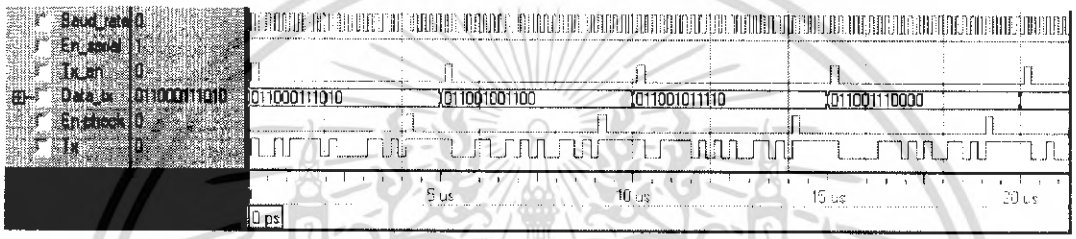
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อนุกรมได้สัญลักษณ์ (Symbol) ดังรูปที่ 4.165



รูปที่ 4.165 แสดงสัญลักษณ์ของวงจรส่งบิทข้อมูลออกพอร์ตอนุกรม

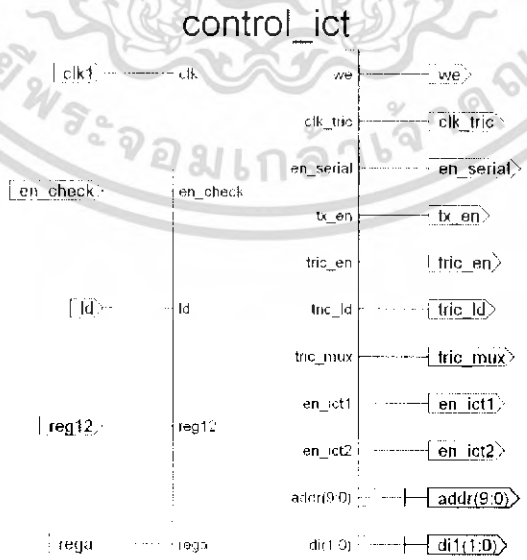
จากโปรแกรมที่เขียนสามารถทำการจำลองการทำงาน (Simulation) ได้ดังรูปที่ 4.166



รูปที่ 4.166 แสดงผลการจำลองการทำงานของวงจรส่งบิทข้อมูลออกพอร์ตอนุกรม

4.7 ส่วนของวงจรควบคุมการทำงานของระบบ

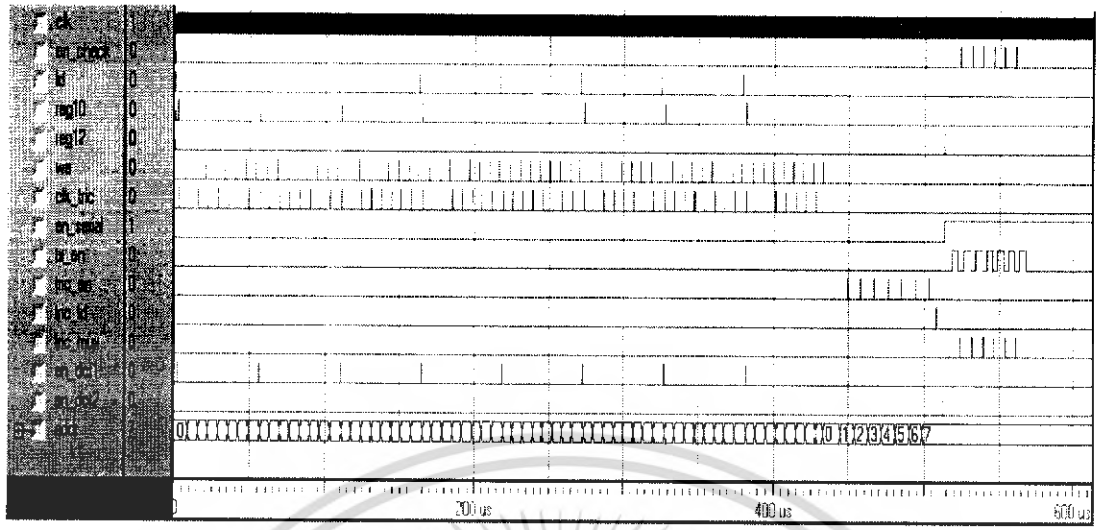
ส่วนของวงจรควบคุมการทำงานของระบบ (Control) ทำหน้าที่ในการควบคุมและจัดลำดับการทำงานของแต่ละวงจรให้ถูกต้องตามกระบวนการที่ได้กำหนดไว้ สามารถสังเคราะห์อุปกรณ์จากโปรแกรมของวงจรส่งบิทข้อมูลออกพอร์ตอนุกรมได้สัญลักษณ์ (Symbol) ดังรูปที่ 4.167



รูปที่ 4.167 แสดงสัญลักษณ์ของวงจรควบคุม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

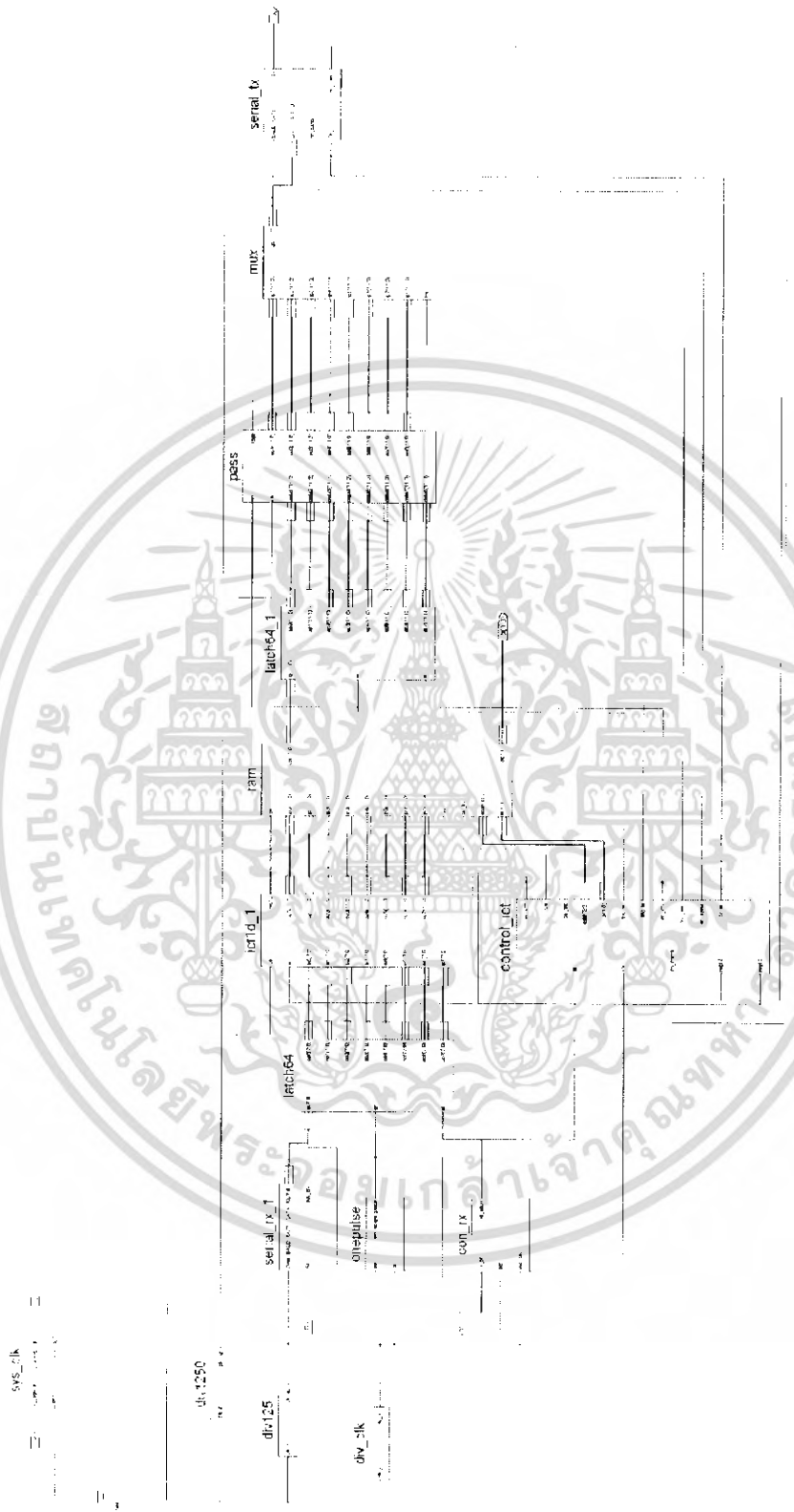
จากโปรแกรมที่เขียนสามารถทำการจำลองการทำงาน (Simulation) ได้ดังรูปที่ 4.168



รูปที่ 4.168 แสดงผลการจำลองการทำงานของวงจรควบคุม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.8 ส่วนประกอบภายในและการเชื่อมต่อของวงจรแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ



รูปที่ 4.169 แสดงส่วนประกอบภายในและการเชื่อมต่อของวงจรแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากส่วนประกอบภายในและการเชื่อมต่อของวงจรแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ ข้างต้น สามารถแสดงการคอมไพล์วงจรที่ออกแบบขึ้นมาโดยใช้ซอร์ฟแวร์ในการสังเคราะห์ ซึ่งสามารถแสดงค่าอุปกรณ์ที่สามารถรองรับการทำงาน และรายละเอียดต่าง ๆ ของเกท ที่ใช้งานโดยสามารถแสดงรายละเอียดได้ ดังรูปที่ 4.170

```
1548  Device utilization summary:
1550  ---------------------------
1551
1552  Selected Device : 3s200tq144-4
1553
1554   Number of Slices:                    1142  out of   1920    59%
1555   Number of Slice Flip Flops:          1546  out of   3840    40%
1558   Number of 4 input LUTs:              1691  out of   3840    44%
1557   Number of bonded IOBs:                  6  out of     97     6%
1558   Number of BRAMs:                        1  out of      6    16%
1559   Number of GCLKs:                        1  out of      8    12%
1560   Number of DCMs:                         1  out of      4    25%
1561
```

รูปที่ 4.170 แสดงค่าอุปกรณ์ที่ใช้ในการประมวลผลการทำงานจริง

จากรูปที่ 4.170 แสดงค่าอุปกรณ์ที่ใช้ในการประมวลผลการทำงานจริงของวงจรแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ แต่เมื่อทำการสังเคราะห์วงจรแปลงอินทีเจอร์โคซายน์แบบ 2 มิติ จะทำการสังเคราะห์ไม่ได้ เนื่องจากพื้นที่และอุปกรณ์ภายในบอร์ดไม่เพียงพอ ดังนั้นจึงได้ประยุกต์โดยทำการสังเคราะห์วงจรแปลงอินทีเจอร์โคซายน์แบบ 1 มิติแทน แล้วไปทำการแปลงอินทีเจอร์โคซายน์อีก 1 มิติในโปรแกรม MATLAB อีกครั้ง

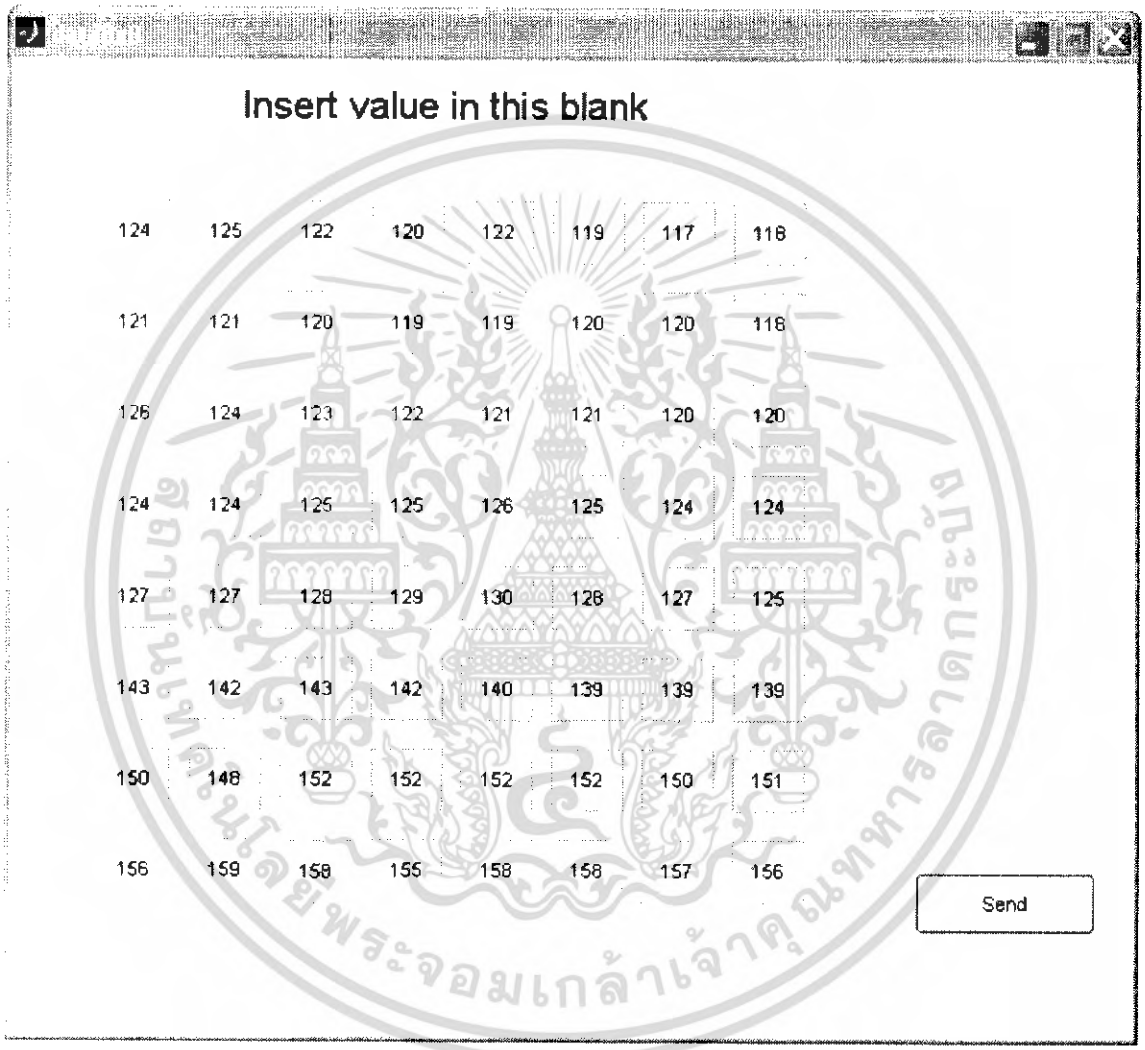
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.9 ส่วนของการประมวลผลการทำงานจริง

4.9.1 ขั้นตอนการเก็บผลการทดสอบ Hard ware ด้วยชุดข้อมูลขนาด 8X8

ในขั้นตอนการประมวลผลการทำงานจริงจะทำการส่งข้อมูลผ่านทางพอร์ตอนุกรมโดยใช้โปรแกรม MATLAB เป็นตัวรับข้อมูลจากผู้ใช้งาน (Graphic User Interface) ซึ่งขั้นตอนและผลการทดลองได้ดังต่อไปนี้

1. ข้อมูลภาพที่นำมาทดสอบเป็นบล็อกขนาด 8X8 ซึ่งมีค่าอินพุท ดังรูปที่ 4.171



รูปที่ 4.171 สัญญาณภาพที่นำมาทดสอบเป็นบล็อกขนาด 8X8

2. ทำการป้อนค่าข้อมูลภาพที่ผู้ใช้ต้องการทำการแปลงโดยผ่านโปรแกรมที่เขียนขึ้นมาเพื่อทดสอบการทำงาน Hard ware ที่เขียนด้วย MATLAB ซึ่งค่าสัญญาณอินพุทเป็นเกรย์สเกลที่อยู่ในช่วง 0 ถึง 255 ต้องทำการถ่วงน้ำหนักให้อยู่ในช่วง -127 ถึง 128 ซึ่งการถ่วงน้ำหนักจะทำการประมวลผลด้วยโปรแกรม MATLAB และข้อมูลที่ได้กลับมาจาก Hard ware จะเป็นค่าข้อมูลที่ได้ทำการแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ แล้วจะอยู่ในรูปของข้อมูลที่เป็นไบนารี และจะนำข้อมูลที่รับมาได้มาทำการประมวลผล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

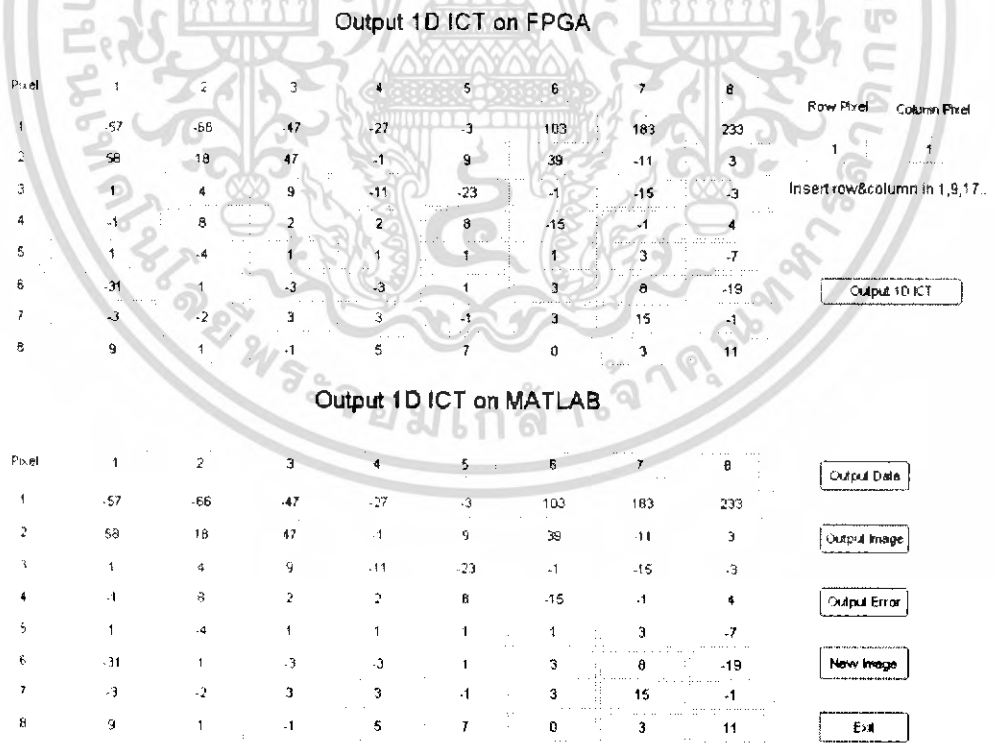
ด้วยการแปลงแบบอินทีเจอร์โคซายน์ 1มิติ อีกหนึ่งครั้งโดยใช้โปรแกรม MATLAB และทำการแปลงกลับ (Inverse transform) ด้วยโปรแกรม MATLAB แล้วจึงนำค่าที่ได้มาเปรียบเทียบกับข้อมูลอินพุทที่เป็นสัญญาณภาพต้นแบบมีขั้นตอนคือ

2.1 ทำการถ่วงค่าน้ำหนักให้ค่าอยู่ในช่วง -127 ถึง 128 โดยนำข้อมูลอินพุทมาลบกับ 128

2.2 ทำการแปลงข้อมูลที่เป็นเลขฐานสิบในเป็นเลขฐานสองแล้วส่งออกพอร์ตอนุกรม

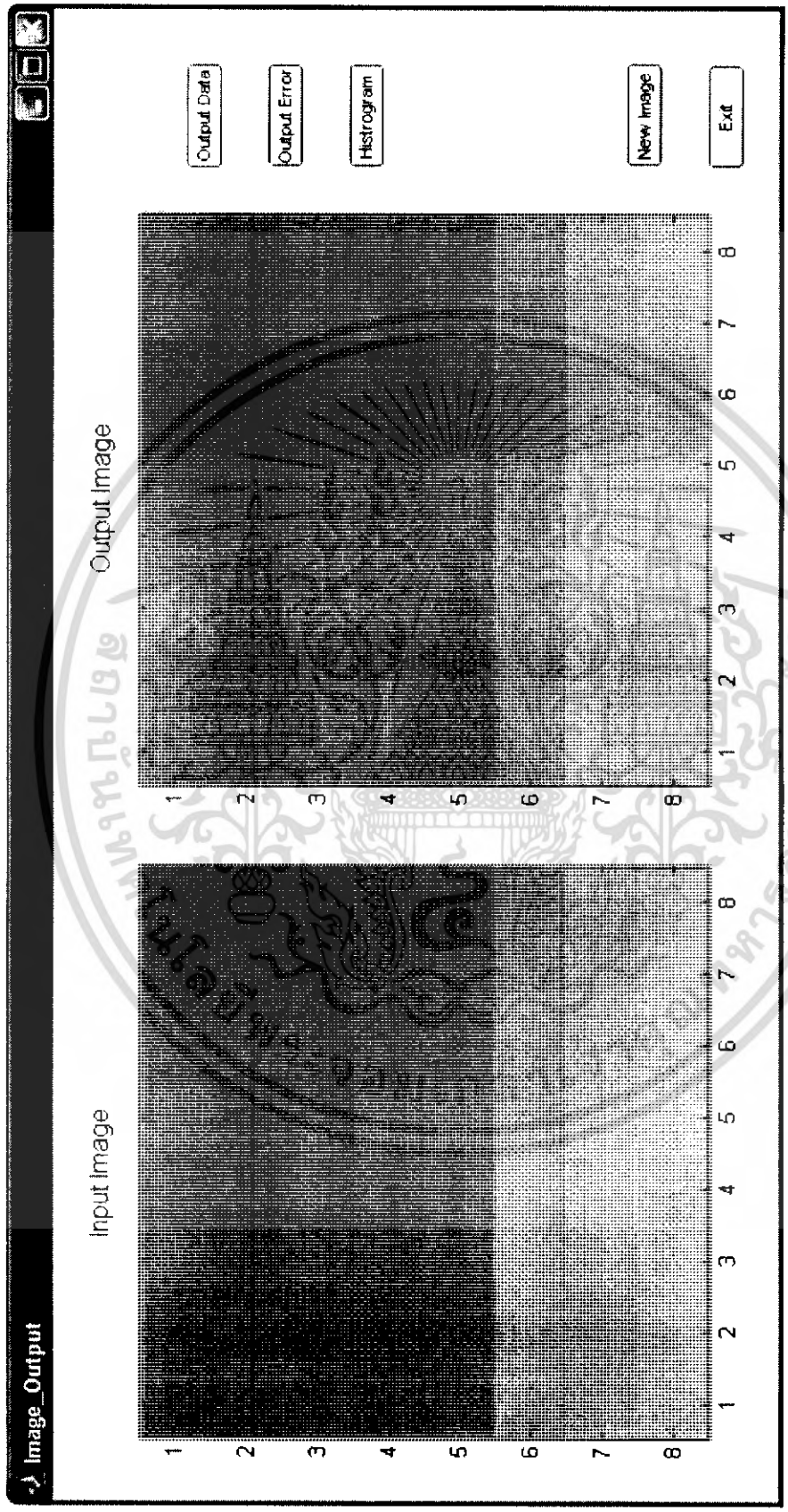
2.3 ค่าที่ได้จากการแปลงอินทีเจอร์โคซายน์ 2 มิติ ค่าหนึ่งจะเป็นข้อมูลจำนวน 12 บิท เราจะทำการแบ่งข้อมูลออกเป็น 2 เฟรม เฟรมละ 6 บิท แล้วทำการแทรก '01' ที่ MSB ทั้งนี้เพื่อลดอัตราเกิดความผิดพลาดในการรับส่งในกรณีที่ข้อมูลเป็นศูนย์หมด

3. ซึ่งจากการทำงานของ Hard ware จะส่งค่ากลับมายังโปรแกรมที่เขียนขึ้นมาเพื่อทดสอบการทำงานของ Hard ware จำนวน 128 ไบท์ เนื่องจากค่าที่ได้ผ่านการแปลงอินทีเจอร โคซายน์แล้ว จะมีค่า ๆ ละ 12 บิท แทรกบิท 4 บิท จำนวน 64 ชุด (64 X 16 = 1024 บิท) และค่าที่ส่งกลับมาจาก Hard ware จะเป็นเลขฐาน 2 ชุดละ 1 ไบท์ จำนวน 128 ชุด ดังนั้นจึงต้องทำการตัดบิทที่แทรก 2 บิท ออกแล้วนำเฟรมแรกที่รับมาได้มาต่อกับเฟรมที่สอง จะได้ข้อมูลจำนวน 12 บิท จากนั้นเปลี่ยนข้อมูลที่ได้ทำการตัดบิทแปลงให้เป็นเลขฐาน 10 แล้วทำการแปลงอินทีเจอร์โคซายน์อีก 1 มิติโดยใช้โปรแกรมMATLAB เสร็จแล้วจึงทำการแปลงกลับอินทีเจอร์โคซายน์แบบ 2 มิติ ด้วยโปรแกรม MATLAB เสร็จแล้วจึงนำผลที่ได้มาทำการเปรียบเทียบหาความแตกต่างกันระหว่าง เอาท์พุทที่ได้จาก MATLAB และ เอาท์พุทที่ได้จาก Hardware



รูปที่ 4.172 แสดงค่าเอาท์พุทที่ได้จากการแปลงอินทีเจอร์แบบ 1 มิติ จาก MATLAB และจาก Hardware

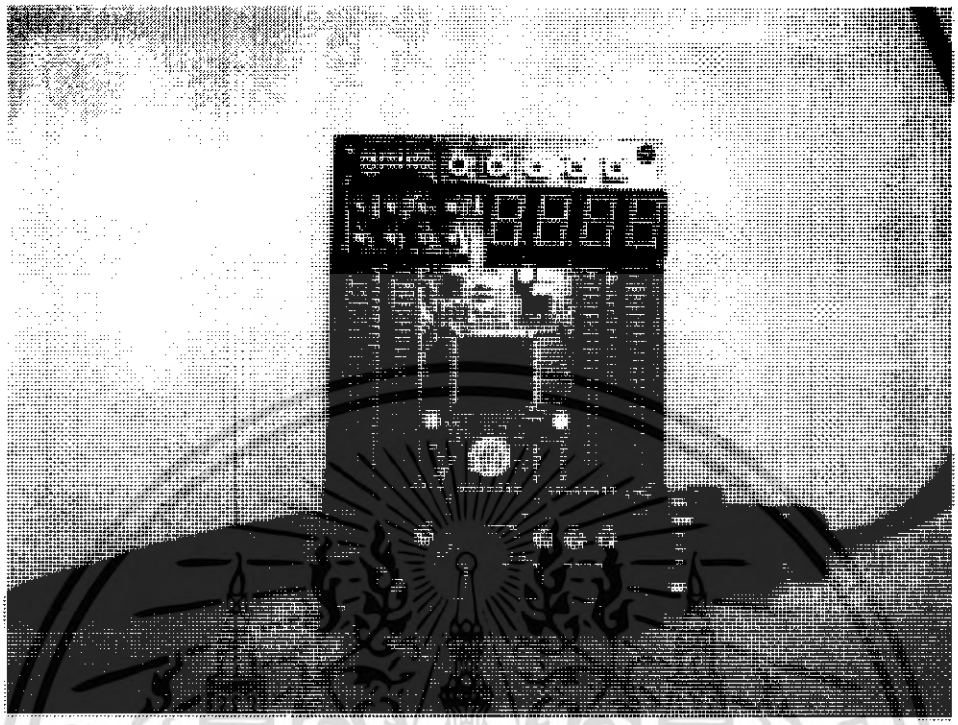
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.173 แสดงการเปรียบเทียบสัญญาณต้นแบบกับสัญญาณที่สร้างกลับของบล็อกข้อมูลขนาด 8X8

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.10 ภาพอุปกรณ์ที่ใช้ในการทดสอบการแปลงอินทีเจอร์โคซายน์ 2 มิติ



รูปที่ 4.174 แสดงภาพอุปกรณ์ที่ใช้ในการทดสอบการแปลงอินทีเจอร์โคซายน์ 2 มิติ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5
บทวิจารณ์และบทสรุป

จากการศึกษาในทางทฤษฎีและทำการทดลองตามขอบเขตของปริญญานิพนธ์นี้สามารถที่สรุปความสำคัญของเนื้อหาแต่ละส่วนได้เป็นดังนี้

ปริญญานิพนธ์ฉบับนี้ได้ทำการศึกษาหลักการแปลงข้อมูลภาพขาวดำ โดยใช้กระบวนการแปลงแบบอินทีเจอร์โคซายน์ 2 มิติ โดยอาศัยหลักการของการแยกการแปลงแบบอินทีเจอร์โคซายน์ 1 มิติ จำนวน 2 ครั้ง โดยเขียนบรรยายพฤติกรรมด้วยภาษา วีเอชดีแอล ในการออกแบบ

ในส่วนของการแปลงอินทีเจอร์โคซายน์ 2 มิติ ใช้หลักการของการแยกการแปลงอินทีเจอร์โคซายน์ โดยใช้หลักการการแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ จำนวน 2 ครั้ง ซึ่งมีหลักการการทำงานดังนี้ จะนำข้อมูลทั้ง 8 ค่า ตามแนวนอนเข้าทำการแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ ในส่วนที่ 1 จนข้อมูลครบทั้งบล็อก (64 ค่า) จากนั้นนำผลที่ได้จากการแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ ส่งเข้าไปยังส่วนการทรานสโพส เพื่อทำการเปลี่ยนตำแหน่งของข้อมูล จากแถวเป็นหลัก และจากหลักเป็นแถว เมื่อทำการทรานสโพสเรียบร้อยแล้วก็จะส่งข้อมูลที่ได้ตามแนวตั้งไปยังการแปลงอินทีเจอร์โคซายน์แบบ 1 มิติ ในส่วนที่ 2 จนครบทั้ง 64 ค่าก็จะได้ข้อมูลที่ได้จากการแปลงอินทีเจอร์โคซายน์ 2 มิติครบ 1 บล็อก

ในส่วนการประมวลผลด้วยโปรแกรม Xilinx-Project Navigator โดยใช้ภาษาวีเอชดีแอล โดยจะทำการจำลองการทำงานดูผลของวงจรต่างๆ ซึ่งผลการทดลองที่ได้มีค่าตรงตามค่าที่คำนวณได้ตามทฤษฎี และเมื่อรวมวงจรทุกส่วนเข้าด้วยกันเป็นวงจรแปลงอินทีเจอร์โคซายน์แบบ 2 มิติแล้วทำการสังเคราะห์วงจร แต่ทำการสังเคราะห์ไม่ได้เนื่องจากมีปัญหาในส่วนของพื้นที่และอุปกรณ์ภายในบอร์ดไม่เพียงพอ ดังนั้นจึงดัดแปลงโดยการทำการสังเคราะห์วงจรอินทีเจอร์โคซายน์แบบ 1 มิติลงบอร์ดแล้วจึงทำการแปลงอินทีเจอร์โคซายน์แบบ 1 มิติอีกครั้ง

ปัญหาที่เกิดขึ้น คือ

- บอร์ด FPGA ที่ใช้มีทรัพยากรภายในบอร์ดไม่เพียงพอ ทำให้สามารถทำการแปลงอินทีเจอร์โคซายน์แบบ 2 มิติลงบอร์ดได้ จึงทำได้เพียง 1 มิติเท่านั้น ซึ่งมีวิธีแก้ไขโดยการออกแบบโปรแกรมให้กระชับเพื่อให้ใช้ทรัพยากรน้อยลง หรือหาบอร์ดที่มีทรัพยากรมากขึ้น
- จังหวะการรับ-ส่งข้อมูลระหว่างบอร์ดกับเครื่องคอมพิวเตอร์ที่รับเอาท์พุทจากบอร์ด ยังไม่ตรงกันพอดี ซึ่งอาจจะทำให้ข้อมูลบางส่วนเกิดการผิดพลาดได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หนังสืออ้างอิง

[1] ชำนาญ ปัญญาใส, วัชรากร หนูทอง "ภาษา VHDL สำหรับการออกแบบวงจรดิจิตอล", ซีเอ็ดยูเคชั่น, กรุงเทพฯ 2547

[2] Khalid Sayood , " Introduction to Data Compression", Morgan Kaufmann Publishers ,Inc., San Francisco, California, 1996

[3] K. R. Roa and J. J. Hwang , "Techniques and Standards for Image , Video and Audio Coding", Prentice Hall PRT, Upper Saddle River , New Jersey 07458 , 1996

[4] Z.Mohd—Yusof, I.Suleiman, Z.Asper, "Implementation of Two Dimensional Forward DCT And Inverse DCT Using FPGA", IEEE, 2001

[5] M.Costa and K.Tong, "A simplified Integer Cosine Transform and Its Application in Image Compression" TDA Progress Report, 1994

[6] Ying-Jui Chen, Soontorn Oraintara, Truong Nguyen, "Video Compression Using Integer DCT", IEEE,2000

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้