

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

รีโมทคอนโทรลผ่านสายไฟบ้าน

REMOTE CONTROL VIA AC-LINE

โดย

นายบัณฑิต ทรัพย์ไพศาล
นายไพศาล ระงับพิศม์
นายอมรชัย ปิ่นนพเกล้า

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิศวกรรมอิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2548

เลขหมู่.....

เลขทะเบียน.....62926

วัน,เดือน,ปี 23 ส.ค. 2549

b. 416334๗
.....
.....

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รีโมทคอนโทรลผ่านสายไฟบ้าน
REMOTE CONTROL VIA AC-LINE

โดย

นายบัณฑิต	ทรัพย์ไพศาล	46015183
นายไพศาล	ระงับพิศม์	46015187
นายอมรชัย	ปิ่นนพเกล้า	46015291

อาจารย์ที่ปรึกษา
ศศ.ประกาศ สุวรรณะ

ปริญญาานิพนธ์สำหรับวิศวกรรมศาสตรบัณฑิต

สาขาวิศวกรรมอิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2548

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญาานิพนธ์ ปีการศึกษา 2548

ภาควิชา อิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง รีโมทคอนโทรลผ่านสายไฟบ้าน


ผู้จัดทำ

นายบัณฑิต ทรัพย์ไพศาล รหัส 46015183

นายไพศาล ระจับพิศม์ รหัส 46015187

นายอมรัช บินนพเกล้า รหัส 46015291




.....อาจารย์ที่ปรึกษา
(ศศ.ประภากร สุวรรณะ)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก

TABLE 3.1 Summary of Parametres and Formulas for Digital PLLs

Parameter category	Symbol	Parameter	Definition
General	ω_0	Center frequency of the VCO	Angular frequency of the VCO at $\mu_f=0$
	τ_1, τ_2	Time constants of loop filter	
	ω_n	Natural frequency of the PLL	ω_n is the natural frequency of the PLL system. The PLL responds to an excitation at its input with a transient. Normally a damped oscillation with angular frequency ω_n
	ξ	Damping factor	$1 / \omega_n \xi =$ time constant of the damped oscillator
Acquisition	$\Delta\omega_h$	Hold range	Frequency range within which PLL operation can be statically stable
	$\Delta\omega_L$	Lock rang	If the frequency offset of the reference signal is smaller then the lock range, the PLL locks within one signal-beat note between reference and output frequencies
	T_L	Lock-in time	Time required for the lock-in process
	$\Delta\omega_p$	Pull-in range	If the frequency offset of the reference signal is pull-in range, the PLL will slowly lock after number of beat notes between reference and output frequencies
	T_p	Pull-in time	Time required for a pull-in process

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

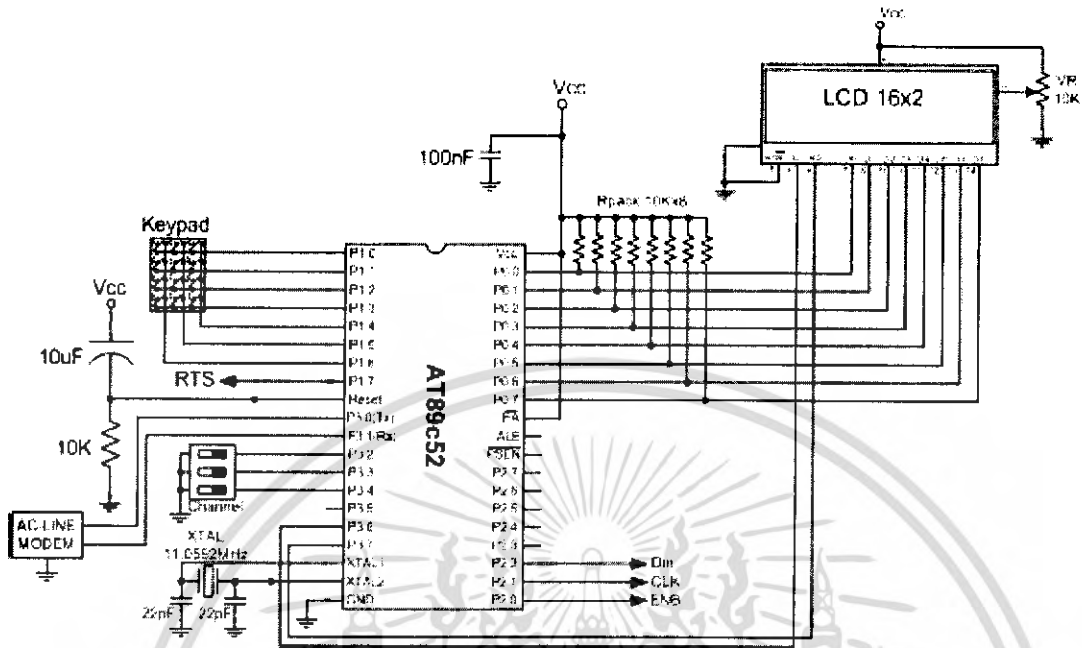
Formulas for second-order PLLs

Type of loop filter

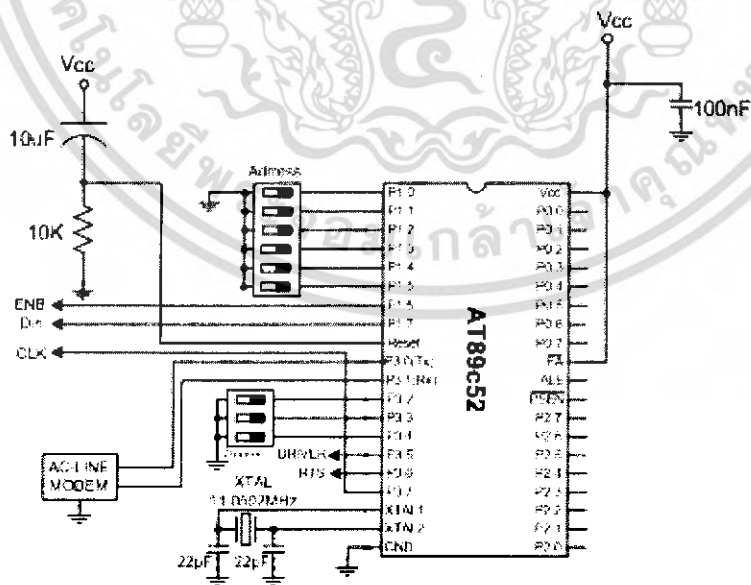
	Passive lag	Active lag	Active PI
	$\omega_n = \sqrt{N(\tau_1 + \tau_2) K_o K_d}$	$\omega_n = \sqrt{\frac{K_o K_d K_a}{N \tau_1}}$	$\omega_n = \sqrt{\frac{K_o K_d}{N \tau_1}}$
	$\zeta = \frac{\omega_n}{2} \left(\tau_2 + \frac{N}{K_o K_d} \right)$	$\zeta = \frac{\omega}{2} \left(\tau_2 + \frac{N}{K_o K_d K_a} \right)$	$\zeta = \frac{\omega_n \tau_2}{2}$
PD is not PFD	$\zeta = \frac{\omega_n \tau_2}{2}$	$\zeta = \frac{\omega_n \tau_2}{2}$	$\zeta = \frac{\omega_n \tau_2}{2}$
PD is PFD			
PD = EXOR	$\Delta\omega_H = \frac{K_o K_d \pi / 2}{N}$	$\Delta\omega_H = \frac{K_o K_d K_a \pi / 2}{N}$	$\Delta\omega_H \rightarrow \infty$
PD = JK-flipflop	$\Delta\omega_H \leftarrow \frac{K_o K_d \pi}{N}$	$\Delta\omega_H = \frac{K_o K_d K_a \pi}{N}$	$\Delta\omega_H \rightarrow \infty \rightarrow$
PD = PFD	\leftarrow	$\Delta\omega_H \rightarrow \infty$	\rightarrow
PD = EXOR	\leftarrow	$\Delta\omega_L = \pi \zeta \omega_n$	\rightarrow
PD = JK-flipflop	\leftarrow	$\Delta\omega_L = 2\pi \zeta \omega_n$	\rightarrow
PD = PFD	\leftarrow	$\Delta\omega_L = 4\pi \zeta \omega_n$	\rightarrow
		$T_i \approx \frac{2\pi}{\omega_s}$	
PD = EXOR	Low-gain loops $\Delta\omega_p = \frac{\pi}{2} \sqrt{2\zeta \omega_n K_o K_d - \omega_n^2}$	Low-gain loops $\Delta\omega_p = \frac{\pi}{2} \sqrt{2\zeta \omega_n K_o K_d - \omega_n^2 / K_a}$	$\Delta\omega_p \rightarrow \infty$
	High-gain loops $\Delta\omega_p = \frac{\pi}{\sqrt{2}} \sqrt{\zeta \omega_n K_o K_d}$	High-gain loops $\Delta\omega_p = \frac{\pi}{\sqrt{2}} \sqrt{\zeta \omega_n K_o K_d}$	
	Low-gain loops $\Delta\omega_p = \pi \sqrt{2\zeta \omega_n K_o K_d - \omega_n^2}$	Low-gain loops $\Delta\omega_p = \pi \sqrt{2\zeta \omega_n K_o K_d - \omega_n^2 / K_a}$	
	High-gain loops $\Delta\omega_p \leftarrow \pi \sqrt{2} \sqrt{\zeta \omega_n K_o K_d}$	High-gain loops $\Delta\omega_p = \pi \sqrt{2} \sqrt{\zeta \omega_n K_o K_d}$	$\Delta\omega_p \rightarrow \infty$
PD = PFD	\leftarrow	$\Delta\omega_p \rightarrow \infty$	\rightarrow
PD = EXOR		$T_p = \frac{4}{\pi^2} \frac{\Delta\omega_o^2}{\zeta \omega_n^3}$	\rightarrow
PD = JK-Flipflop		$T_p = \frac{1}{\pi^3} \frac{\Delta\omega_o^2}{\zeta \omega_n^3}$	\rightarrow
PD = PFD	$T_p =$ $2(\tau_1 + \tau_2) \ln \frac{K_o (U_B / 2)}{K_o (U_B / 2) - \Delta\omega_o}$	$T_p =$ $2\tau_1 \ln \frac{K_o K_a (U_B / 2)}{K_o K_a (U_B / 2) - \Delta\omega_o}$	$T_p = \frac{2\tau_1 \Delta\omega_o}{K_o (U_B / 2)}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรไมโครคอนโทรลเลอร์ในตัวแม่

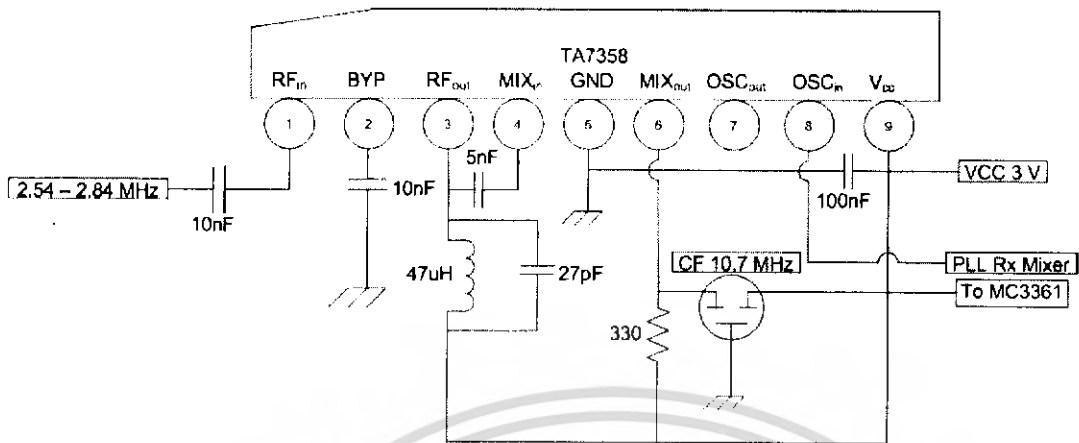


วงจรไมโครคอนโทรลเลอร์ในตัวถูกแบบใช้ AT89C2051 และ AT89C52

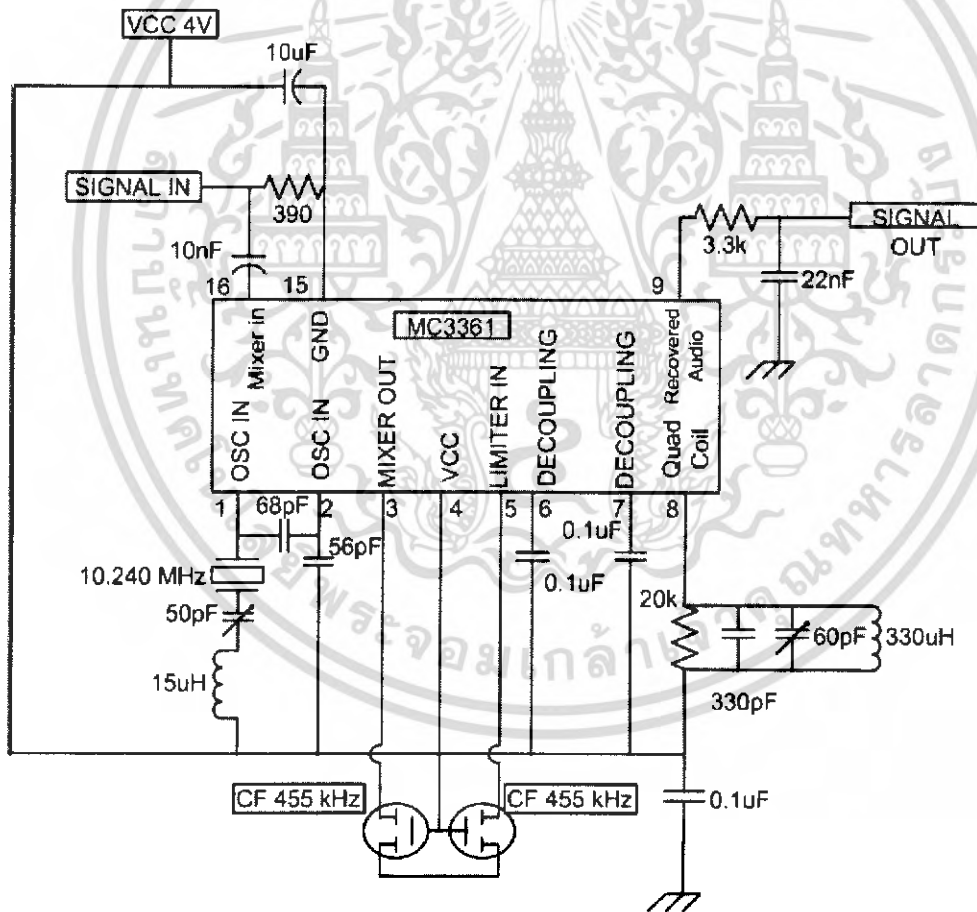


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรรวม RF Amplifier และ Mixer1

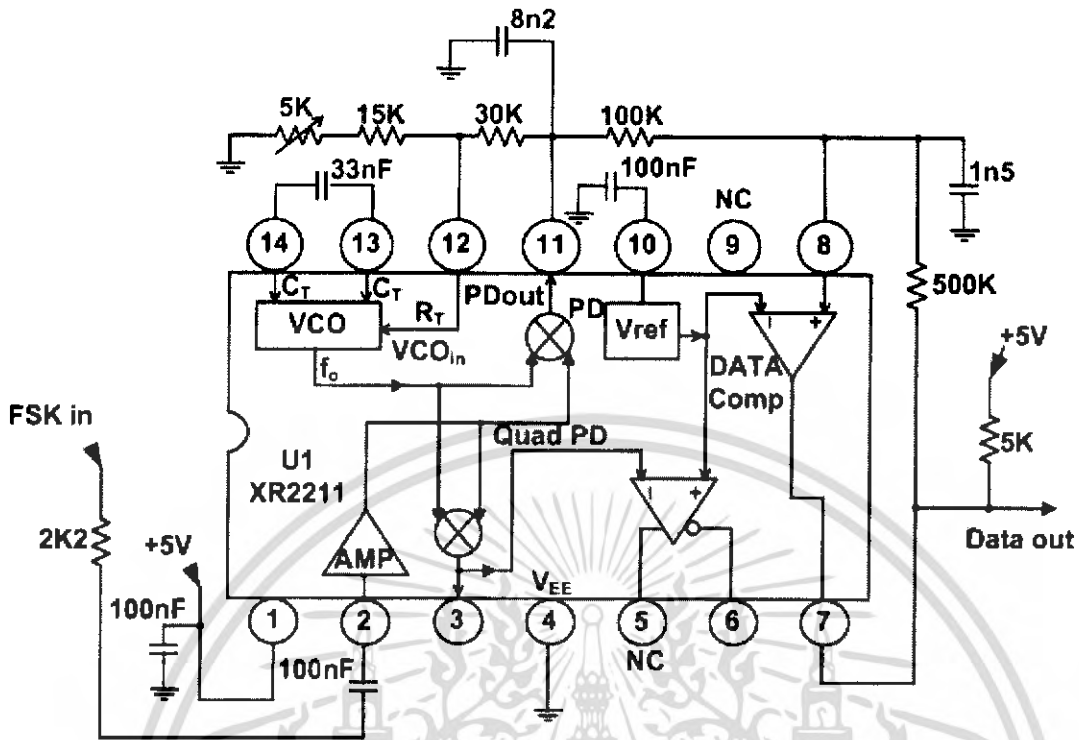


วงจรรวม Mixer2 และ Demodulator

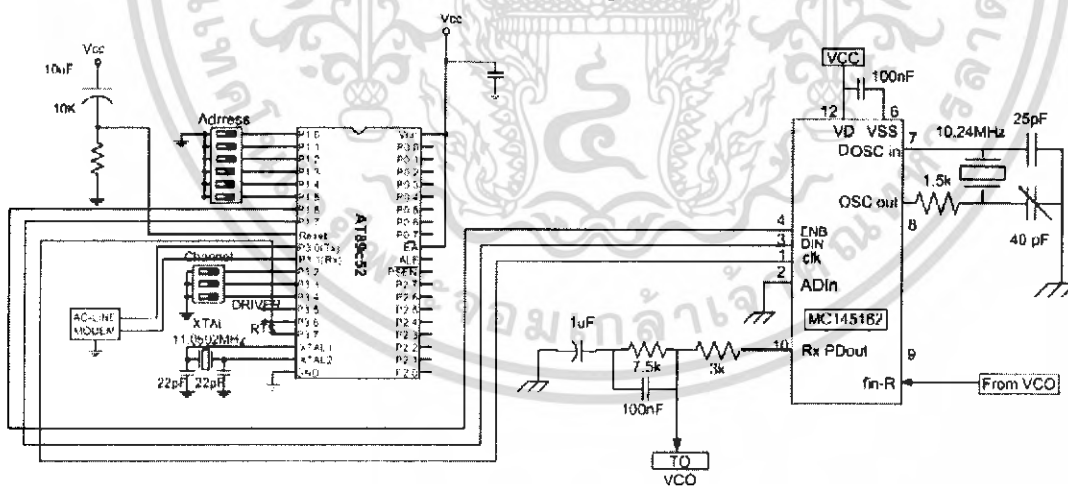


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรมอดูเลเตอร์ FSK Demodulator

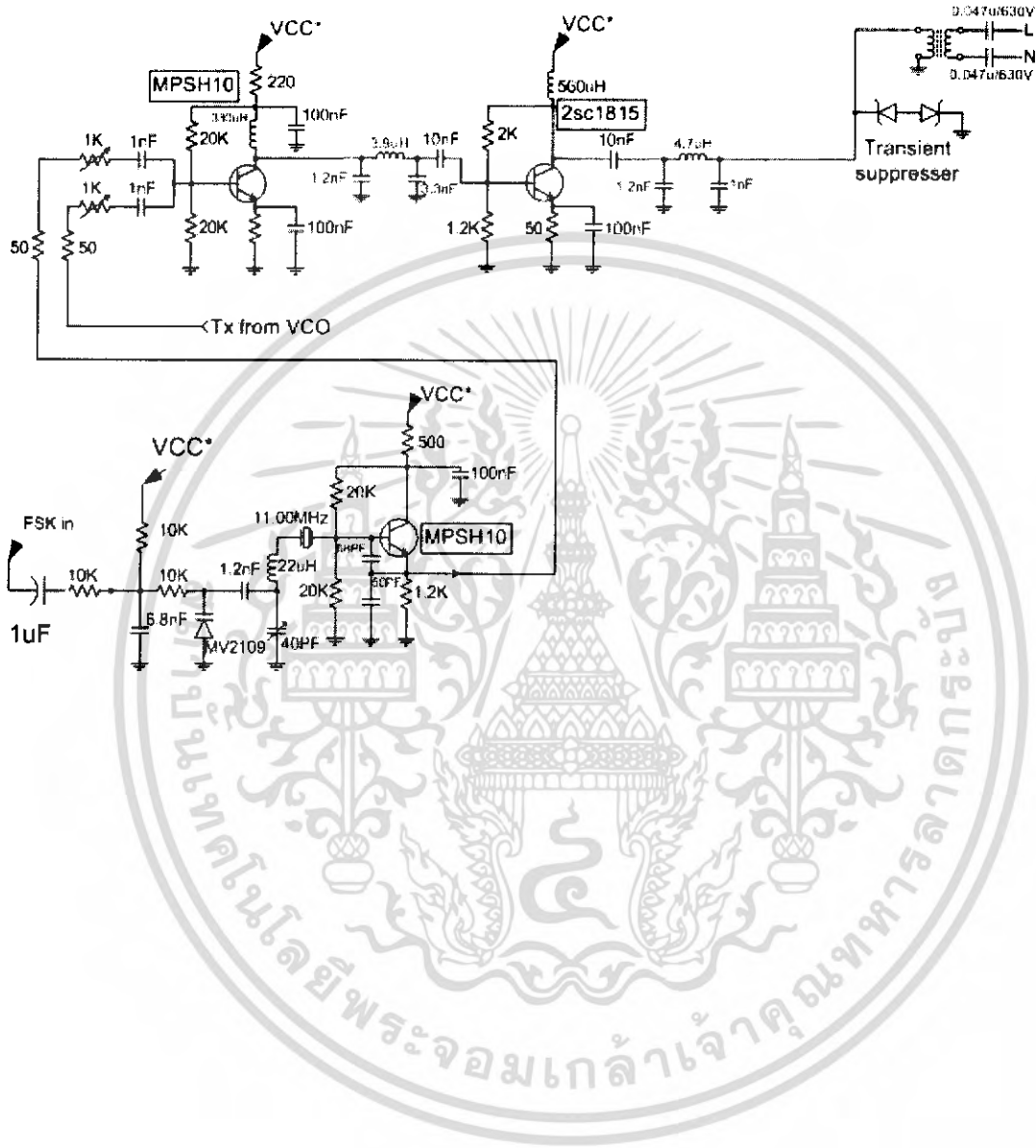


วงจรถ่ายลอกสัญญาณ

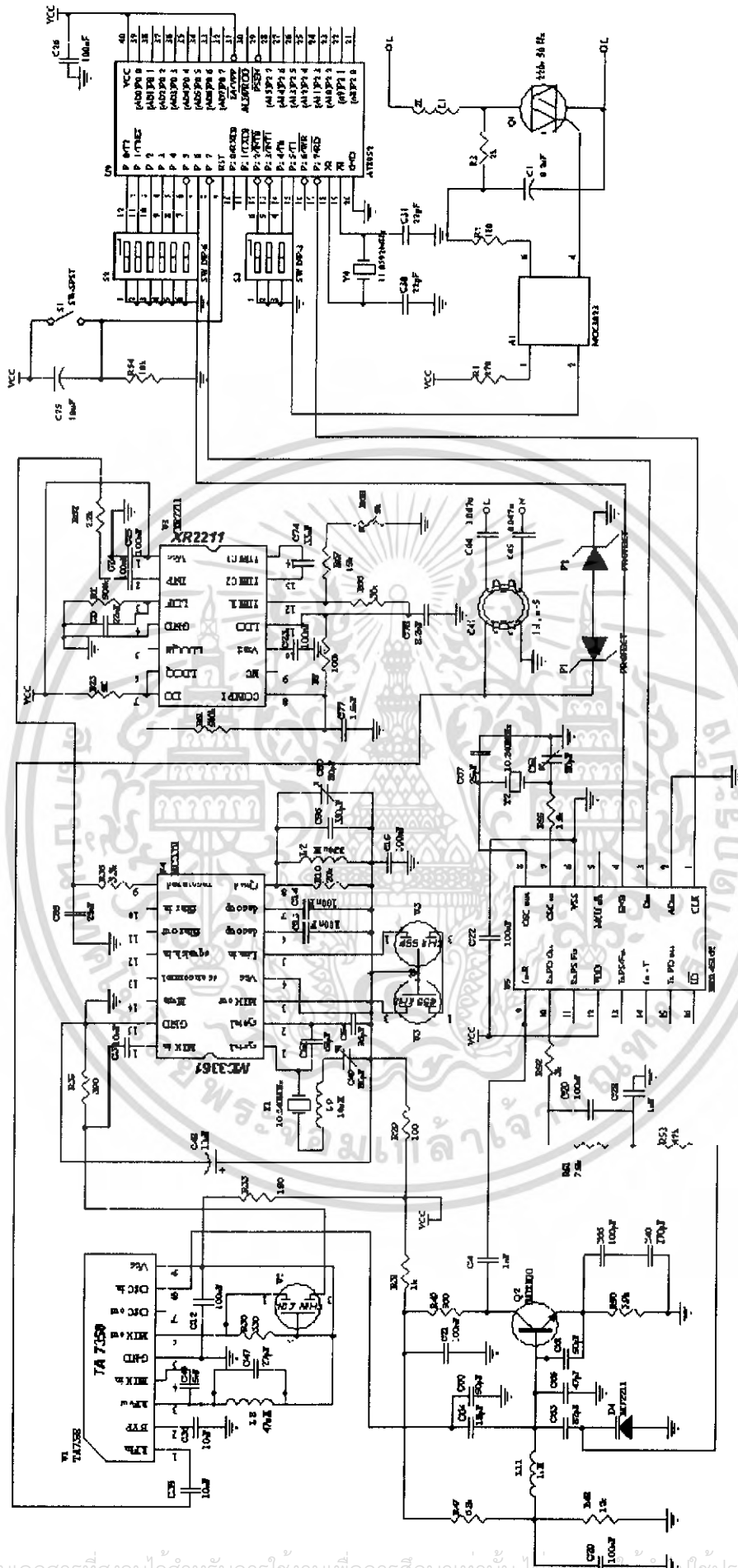


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรมixer, Oscillator, Power Amplifier

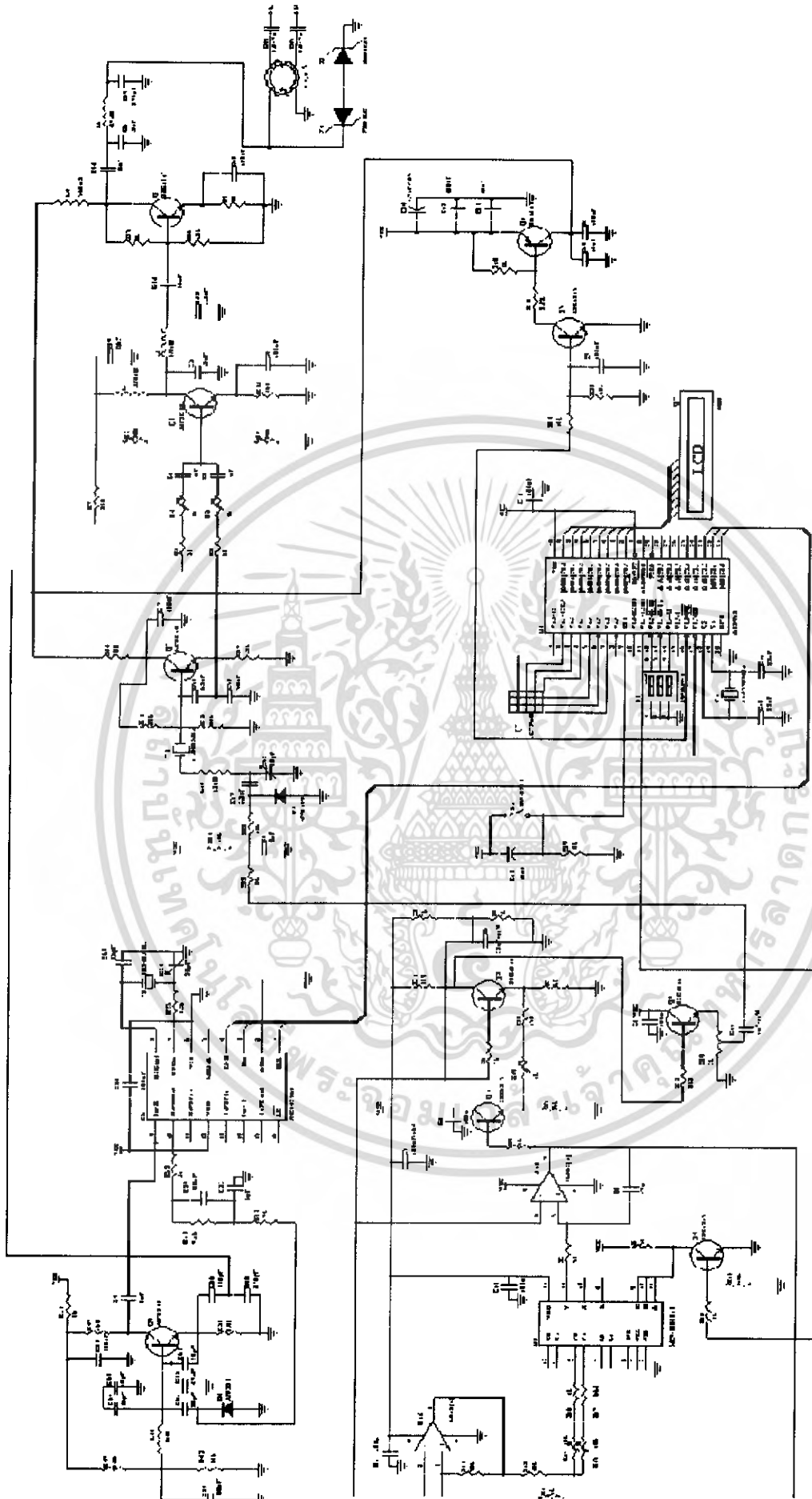


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



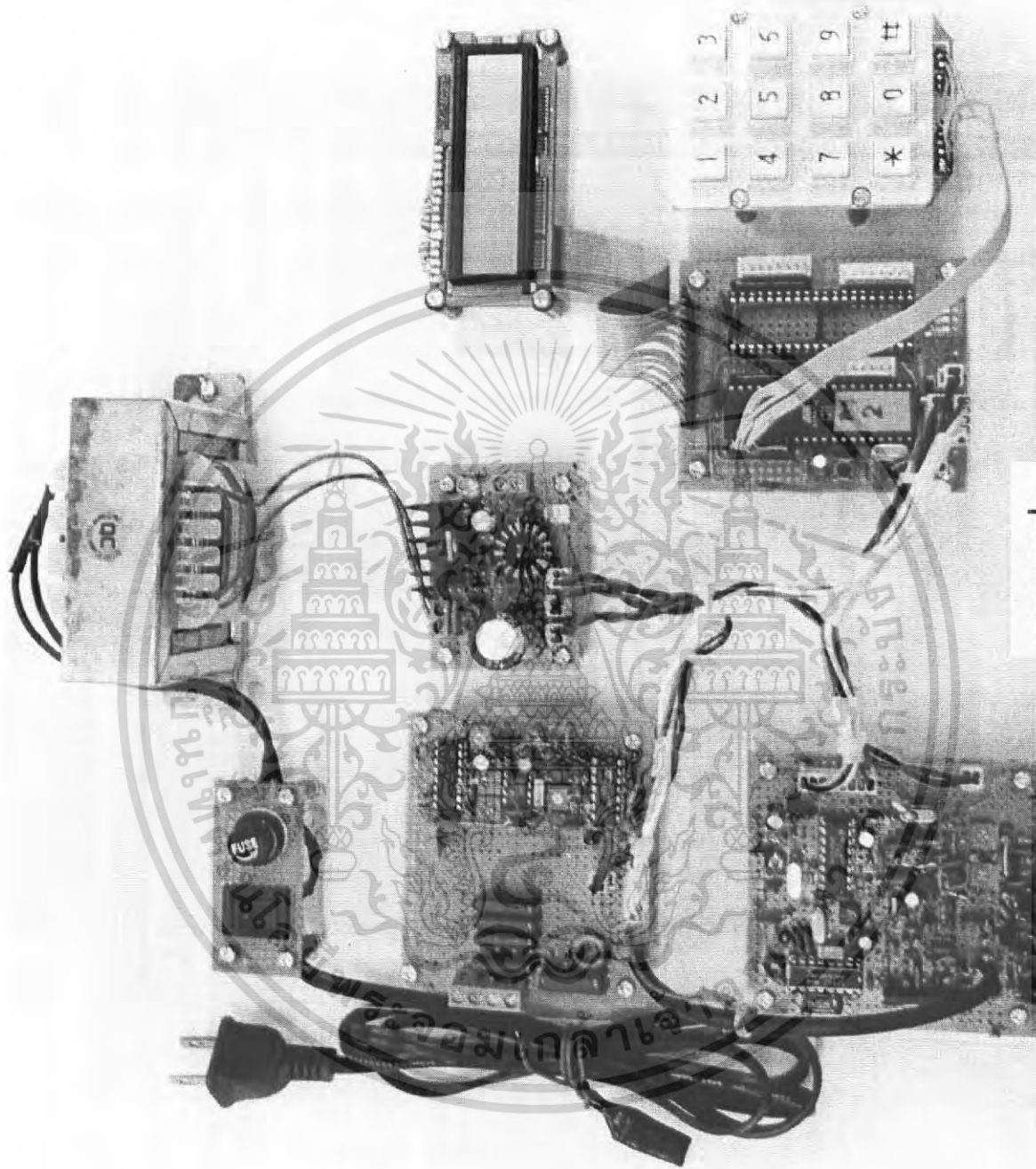
วงจรถ่าย

เอกสารนี้เป็นเอกสารที่สแกนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาติให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีกานำไปใช้



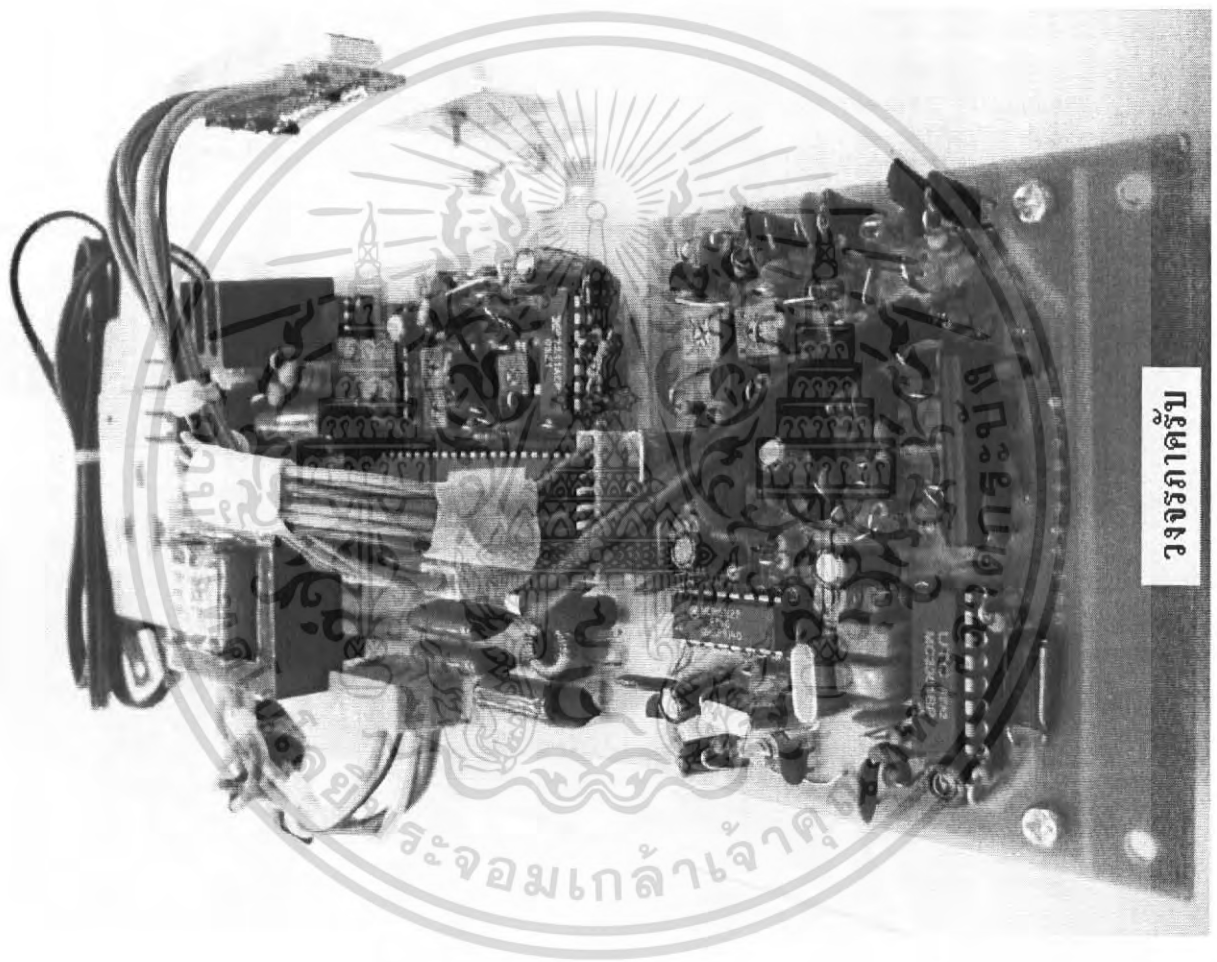
วงจรถ่ายร่าง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

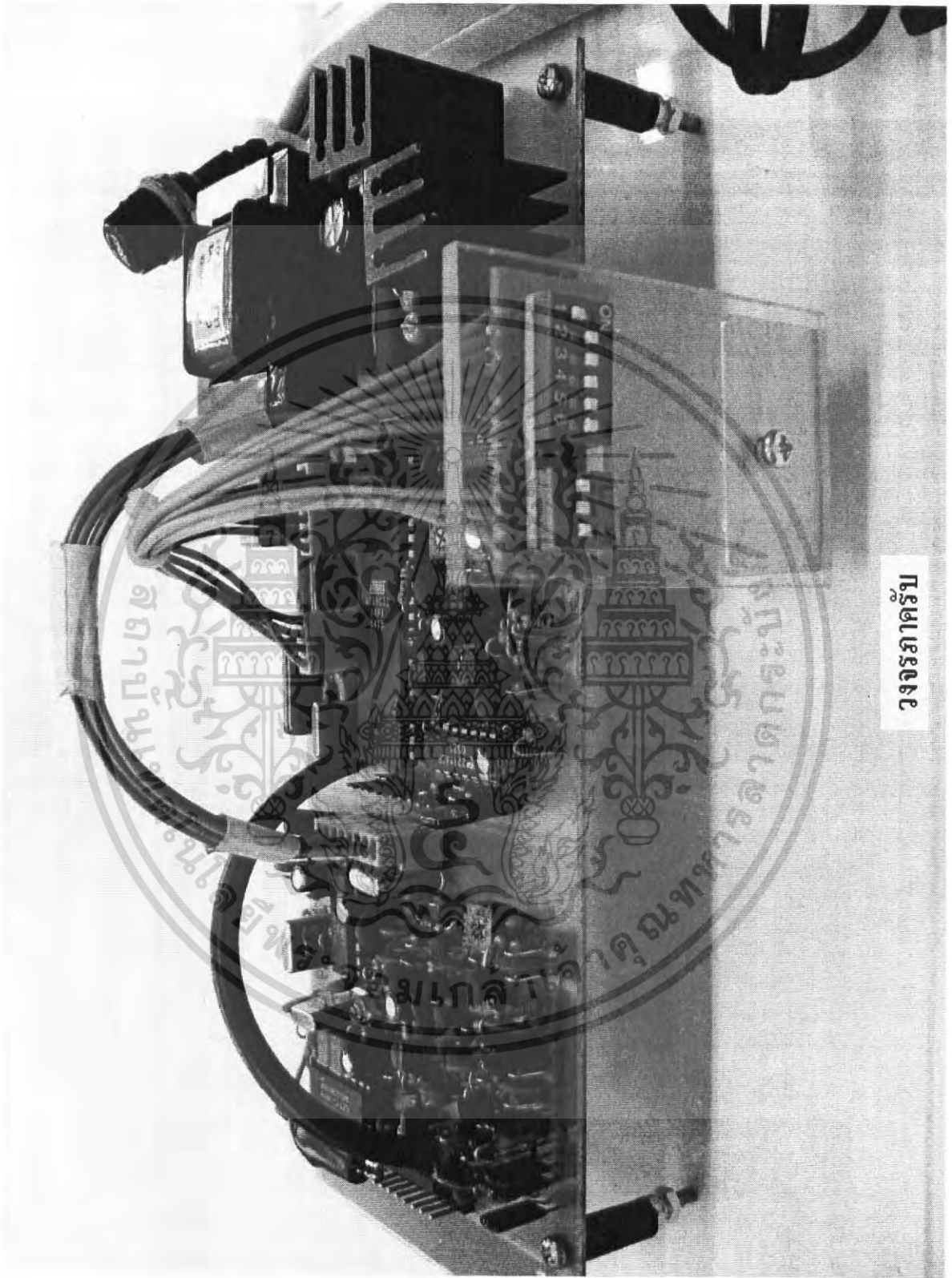


วงจรถ่ายภาพ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



วงจรถ้ารับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

1:   RTS           BIT P1.7
2:
3:   Din          BIT P2.2
4:   CLK          BIT P2.1
5:   ENB         BIT P2.0
6:   DinA        BIT P2.6
7:   CLKA        BIT P2.7
8:
9:   CONTROL     BIT P3.5
10:  LCD_EN       BIT P3.6
11:  LCD_RS      BIT P3.7
12:
13:  LCD_ADDR     EQU 35H

14:  LCD_DATA     EQU 36H
15:  NUM1         EQU 37H
16:  NUM2         EQU 38H
17:  DATA_KEY    EQU 39H
18:  STORE1       EQU 3AH
19:  STORE2       EQU 3BH
20:  COUNT0      EQU 3CH
21:  NUM3         EQU 3DH
22:  COMPARE     EQU 3EH
23:  LINE_PROG    EQU 3FH
24:  STORE_NH     EQU 40H
25:  STORE_NL     EQU 41H
26:  STORE4       EQU 42H
27:  STORE5       EQU 43H
28:  COUNT1      EQU 44H
29:  TAM_1        EQU 45H
30:  TAM_2        EQU 46H
31:  TAM_3        EQU 47H
32:  NUM4         EQU 48H
33:  STORE3       EQU 49H
34:  TO_PLL       EQU 4AH
35:  SUM          EQU 4BH
36:  MO_DATA      EQU 4CH
37:
38:  FLAG0        EQU 2FH
39:  G_FLAG1      BIT FLAG0.7   ;SET HAVE
40:  G_FLAG2      BIT FLAG0.6   ;SET NO HAVE
41:  G_FLAG3      BIT FLAG0.5   ;SET ON
42:  G_FLAG4      BIT FLAG0.4   ;SET OFF
43:  G_FLAG5      BIT FLAG0.3   ;SET USE TIMER
44:  G_FLAG6      BIT FLAG0.2   ;SET TIMER TO 30mS
45:  G_FLAG7      BIT FLAG0.1   ;SET HOW PRESS 1:ON
46:  G_FLAG8      BIT FLAG0.0   ;SET HOW PRESS 2:OFF
47:
48:
49:                ORG        0000H
50:                AJMP      INITIAL
51:
52:                ORG        000BH
53:                AJMP      SUB_TO
54:
55:  INITIAL:      MOV        IE,#10000010B
56:                MOV        SCON,#01000000B
57:                MOV        TMOD,#00100001B
58:                MOV        TH1,#0D0H
59:                MOV        TL1,#0D0H
60:                SETB      TR1
61:
62:                MOV        TH0,#00H
63:                MOV        TLO,#78H

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

64:          SETB    TR0
65:
66:          SETB    RTS
67:          MOV     SUM,#10H
68:          ACALL   RD_DIP
69:
70:          SETB    P3.0
71:          SETB    P3.1
72:
73:          CLR     LCD_EN
74:          CLR     LCD_RS
75:          LCALL   INIT_LCD
76:
77:          MOV     LCD_ADDR,#00H
78:          ACALL   SET_ADDR_LCD
79:          MOV     DPTR,#DATA_1
80:          ACALL   WRLINE_LCD
81:          LCALL   DELAY_500mS
82:
83:          MOV     LCD_ADDR,#00H
84:          ACALL   SET_ADDR_LCD
85:          MOV     DPTR,#DATA_1
86:          ACALL   WRLINE_LCD
87:          LCALL   DELAY_500mS
88:
89: PAGE_1:    MOV     2FH,#00H
90:
91: PAGE_2:    LCALL   PAGE_2A
92:
93: ANT4:      MOV     LCD_ADDR,#4AH
94:          LCALL   SCAN_KEY
95:          LCALL   LCD_BLINK
96:          JNB    P1.0,$
97:          JNB    P1.1,$
98:          JNB    P1.2,$
99:          JNB    P1.3,$
100:         MOV     P1,#0FFH
101:         MOV     STORE_NH,DATA_KEY
102:         MOV     A,DATA_KEY
103:         CJNE   A,#'*',AANT
104:         AJMP   PAGE_1
105:
106: AANT:      MOV     LCD_ADDR,#4BH
107:          LCALL   SCAN_KEY
108:          ACALL   OFF_CURSOR
109:          JNB    P1.0,$
110:          JNB    P1.1,$
111:          JNB    P1.2,$
112:          JNB    P1.3,$
113:         MOV     P1,#0FFH
114:         MOV     STORE_NL,DATA_KEY
115:         MOV     A,DATA_KEY
116:         CJNE   A,#'*',AANT1
117:         AJMP   PAGE_1
118:
119:          ;CONDITION COMPLETE
120: AANT1:    MOV     A,#0FH
121:          ANL    A,STORE_NL
122:          MOV     B,A
123:          MOV     A,#0FH
124:          ANL    A,STORE_NH
125:          SWAP   A
126:          ORL    A,B

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

127:          MOV     NUM1,A
128:
129:          CJNE   A,#0,KEY_SYMML
130:          ACALL  DELAY_100mS
131:          ACALL  DELAY_100mS
132:          ACALL  DELAY_100mS
133:          AJMP   PAGE_2
134:
135: KEY_SYMML:  MOV     A,NUM1
136:          CLR    C
137:          SUBB   A,#65H
138:          JC     KEY_SYM           ;DATA =< 64H IF OK
139:          ACALL  DELAY_100mS
140:          ACALL  DELAY_100mS
141:          ACALL  DELAY_100mS
142:          AJMP   PAGE_2
143:
144: KEY_SYM:   LCALL  SCAN_KEY_SYM           ; @
145:          MOV    A,DATA_KEY           ; CLOSE LOOP SCAN )
ENTER&BACK
146:          CJNE   A,'#',KEY_SYM1       ; @BACK
147:          LJMP   PAGE_1               ; @
148:          NOP                                ; @
149: KEY_SYM1:  CJNE   A,'#',KEY_SYM       ; @ENTER
150:
151:
152: PAGE_3:    LCALL  PAGE_3A           ; HAVE GIVE VALUE
153: KEY_SYM2:  LCALL  SCAN_KEY3CHK       ; @
154:          MOV    2FH,#00H
155:          MOV    A,DATA_KEY           ; CLOSE LOOP SCAN )
ENTER&BACK
156:          CJNE   A,#31H,KEY_SYM3A     ; @BACK
157:          ;CONDITION COMPLETE
158:          SETB   G_FLAG7
159:          LJMP   PAGE_4               ; @
160: KEY_SYM3A: CJNE   A,#32H,KEY_SYM3     ; @BACK
161:          ;CONDITION COMPLETE
162:          SETB   G_FLAG8
163:          LJMP   PAGE_4               ; @
164:          ; @
165: KEY_SYM3:  CJNE   A,'#',KEY_SYM2     ; @ENTER
166:          LJMP   PAGE_2
167:
168: PAGE_4:    LCALL  PAGE_4A
169:          ;CONDITION COMPLETE
170: PAGE_4AT2: JNB    G_FLAG7,PAGE_4AT1
171:          MOV    LCD_ADDR,#46H
172:          ACALL  SET_ADDR_LCD
173:          MOV    DPTR,#DATA_13
174:          MOV    LINE_PROG,#3
175:          ACALL  WRLINE_LCD_PRO
176:          SJMP   KEY_SYM4
177:
178: PAGE_4AT1: JNB    G_FLAG8,PAGE_4AT2
179:          MOV    LCD_ADDR,#46H
180:          ACALL  SET_ADDR_LCD
181:          MOV    DPTR,#DATA_14
182:          MOV    LINE_PROG,#3
183:          ACALL  WRLINE_LCD_PRO
184:          SJMP   KEY_SYM4
185:
186: KEY_SYM4:  ;MOV     2FH,#00H
187:          LCALL  SCAN_KEY_SYM           ; @
188:          MOV    A,DATA_KEY           ; CLOSE LOOP SCAN )

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อที่ 3 และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

188: ENTER&BACK
189:          CJNE    A,#'*',KEY_SYM5          ; @BACK
190:          LJMP    PAGE_2                    ; @
191:          NOP                                     ; @
192: KEY_SYM5: CJNE    A,#'##',KEY_SYM4        ; @ENTER
193:
194:
195: PAGE_5:   LCALL   PAGE_5A
196:          ACALL   DELAY_100mS
197:          ;#####
198:          MOV     A,#00111111B
199:          ANL     A,NUM1
200:          ORL     A,NUM3
201:          MOV     NUM4,A
202:
203:          MOV     SBUF,#0FFH
204:          JNB     TI,$
205:          CLR     TI
206:
207:          NOP
208:          NOP
209:          NOP
210:
211:          MOV     SBUF,A
212:          JNB     TI,$
213:          CLR     TI
214:          ;#####
215:          ACALL   LCD_CLR
216:          AJMP    PAGE_1                    ;SHOW PAGE_7A OR PA)
GE_8A -->PAGE_1
217:
218: ;*****
219: ;          SUB PROGRAM
220: ;*****
221: SCANKEY_SHOW: LCALL   SET_ADDR_LCD
222:          MOV     LCD_DATA,DATA_KEY
223:          LCALL   WRCHAR_LCD
224:          RET
225: ;*****
226: SCAN_KEY:   LCALL   RD_DIP
227:          MOV     P1,#0FFH
228:          SETB    P1.6
229:          CLR     P1.4
230:          JB     P1.0,SCAN_KEY1
231:          ACALL   DELAY_10mS
232:          JB     P1.0,SCAN_KEY1
233:          MOV     DATA_KEY,#31H
234:          ACALL   SCANKEY_SHOW
235:          RET
236:
237: SCAN_KEY1:  JB     P1.1,SCAN_KEY2
238:          ACALL   DELAY_10mS
239:          JB     P1.1,SCAN_KEY2
240:          MOV     DATA_KEY,#34H
241:          ACALL   SCANKEY_SHOW
242:          RET
243:
244: SCAN_KEY2:  JB     P1.2,SCAN_KEY3
245:          ACALL   DELAY_10mS
246:          JB     P1.2,SCAN_KEY3
247:          MOV     DATA_KEY,#37H

```

```
248:          ACALL  SCANKEY_SHOW
249:          RET
250:
251: SCAN_KEY3:  JB      P1.3,SCAN_KEY4
252:          ACALL  DELAY_10mS
253:          JB      P1.3,SCAN_KEY4
254:          MOV    DATA_KEY,#' '*
255:          SETB   P1.4
256:          RET
257:
258: SCAN_KEY4:  SETB   P1.4
259:          CLR    P1.5
260:          JB      P1.0,SCAN_KEY5
261:          ACALL  DELAY_10mS
262:          JB      P1.0,SCAN_KEY5
263:          MOV    DATA_KEY,#32H
264:          ACALL  SCANKEY_SHOW
265:          RET
266:
267: SCAN_KEY5:  JB      P1.1,SCAN_KEY6
268:          ACALL  DELAY_10mS
269:          JB      P1.1,SCAN_KEY6
270:          MOV    DATA_KEY,#35H
271:          ACALL  SCANKEY_SHOW
272:          RET
273:
274: SCAN_KEY6:  JB      P1.2,SCAN_KEY7
275:          ACALL  DELAY_10mS
276:          JB      P1.2,SCAN_KEY7
277:          MOV    DATA_KEY,#38H
278:          ACALL  SCANKEY_SHOW
279:          RET
280:
281: SCAN_KEY7:  JB      P1.3,SCAN_KEY8
282:          ACALL  DELAY_10mS
283:          JB      P1.3,SCAN_KEY8
284:          MOV    DATA_KEY,#30H
285:          ACALL  SCANKEY_SHOW
286:          RET
287:
288: SCAN_KEY8:  SETB   P1.5
289:          CLR    P1.6
290:          JB      P1.0,SCAN_KEY9
291:          ACALL  DELAY_10mS
292:          JB      P1.0,SCAN_KEY9
293:          MOV    DATA_KEY,#33H
294:          ACALL  SCANKEY_SHOW
295:          RET
296:
297: SCAN_KEY9:  JB      P1.1,SCAN_KEY10
298:          ACALL  DELAY_10mS
299:          JB      P1.1,SCAN_KEY10
300:          MOV    DATA_KEY,#36H
301:          ACALL  SCANKEY_SHOW
302:          RET
303:
304: SCAN_KEY10: JB      P1.2,SCAN_KEY11
305:          ACALL  DELAY_10mS
306:          JB      P1.2,SCAN_KEY11
307:          MOV    DATA_KEY,#39H
308:          ACALL  SCANKEY_SHOW
309:          RET
310:
311: SCAN_KEY11: AJMP   SCAN_KEY
```

```
312: ;*****
313: SCAN_KEY3CHK:      LCALL  RD_DIP
314:                   MOV    P1,#0FFH
315:                   SETB  P1.6
316:                   CLR   P1.4
317:                   JB    P1.0,B_CHECK
318:                   ACALL DELAY_10mS
319:                   JB    P1.0,B_CHECK
320:                   MOV   DATA_KEY,#31H           ;PRESS KEY )
      1 (CANCEL)
321:                   JNB   P1.0,$
322:                   SETB  P1.4
323:                   RET
324:
325: B_CHECK:           SETB  P1.4
326:                   CLR   P1.5
327:                   JB    P1.0,B_CHECK1
328:                   ACALL DELAY_10mS
329:                   JB    P1.0,B_CHECK1
330:                   MOV   DATA_KEY,#32H           ;PRESS KEY 2
331:                   JNB   P1.0,$
332:                   SETB  P1.5
333:                   RET
334:
335: B_CHECK1:         SETB  P1.5
336:                   CLR   P1.4
337:                   JB    P1.3,SCAN_KEY3CHK
338:                   ACALL DELAY_10mS
339:                   JB    P1.3,SCAN_KEY3CHK
340:                   MOV   DATA_KEY,#'*'           ;PRESS KEY *
341:                   JNB   P1.3,$
342:                   SETB  P1.4
343:                   RET
344:
345: ;*****
346: SCAN_KEY1_2:      LCALL  RD_DIP
347:                   MOV    P1,#0FFH
348:                   SETB  P1.6
349:                   CLR   P1.4
350:                   JB    P1.0,A_CHECK
351:                   ACALL DELAY_10mS
352:                   JB    P1.0,A_CHECK
353:                   MOV   DATA_KEY,#31H           ;PRESS KEY1 )
354:                   JNB   P1.0,$
355:                   SETB  P1.4
356:                   RET
357:
358: A_CHECK:          SETB  P1.4
359:                   CLR   P1.5
360:                   JB    P1.0,SCAN_KEY1_2
361:                   ACALL DELAY_10mS
362:                   JB    P1.0,SCAN_KEY1_2
363:                   MOV   DATA_KEY,#32H           ;PRESS KEY2
364:                   JNB   P1.0,$
365:                   SETB  P1.5
366:                   RET
367: ;*****
368: SCAN_KEY1_2X:     LCALL  RD_DIP
369:                   MOV    P1,#0FFH
370:                   SETB  P1.6
371:                   CLR   P1.4
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
372:          JB      P1.0,A_CHECKX
373:          ACALL   DELAY_10mS
374:          JB      P1.0,A_CHECKX
375:          MOV     DATA_KEY,#31H          ;PRESS KEY1)

376:          JNB     P1.0,$
377:          SETB    P1.4
378:          RET
379:
380: A_CHECKX:  SETB    P1.4
381:          CLR     P1.5
382:          JB      P1.0,SCAN_KEY1_2X
383:          ACALL   DELAY_10mS
384:          JB      P1.0,SCAN_KEY1_2X
385:          MOV     DATA_KEY,#32H          ;PRESS KEY2
386:          JNB     P1.0,$
387:          SETB    P1.5
388:          RET
389: ;*****

390: SCAN_KEY1_2ER:  LCALL   RD_DIP
391:          MOV     P1,#0FFH
392:          SETB    P1.6
393:          CLR     P1.4
394:          JB      P1.0,A_CHECKER
395:          ACALL   DELAY_10mS
396:          JB      P1.0,A_CHECKER
397:          MOV     DATA_KEY,#31H          ;PRESS KEY1)

398:          JNB     P1.0,$
399:          SETB    P1.4
400:          RET
401:
402: A_CHECKER:  SETB    P1.4
403:          CLR     P1.5
404:          JB      P1.0,SCAN_KEYER
405:          ACALL   DELAY_10mS
406:          JB      P1.0,SCAN_KEYER
407:          MOV     DATA_KEY,#32H          ;PRESS KEY2
408:          JNB     P1.0,$
409:          SETB    P1.5
410:          RET
411:
412: SCAN_KEYER:  SETB    P1.5
413:          CLR     P1.4
414:          JB      P1.3,A_CHECK1ER
415:          ACALL   DELAY_10mS
416:          JB      P1.3,A_CHECK1ER
417:          MOV     DATA_KEY,#' '*          ;PRESS KEY*
418:          JNB     P1.3,$
419:          SETB    P1.4
420:          RET
421:
422: A_CHECK1ER: SETB    P1.4
423:          CLR     P1.6
424:          JB      P1.3,SCAN_KEY1_2ER
425:          ACALL   DELAY_10mS
426:          JB      P1.3,SCAN_KEY1_2ER
427:          MOV     DATA_KEY,#'##'          ;PRESS KEY#
428:          JNB     P1.3,$
429:          SETB    P1.6
430:          RET
431:
432: ;*****
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
432:
433: SCAN_KEY_SYM:      LCALL  RD_DIP
434:                    MOV    P1,#0FFH
435:                    SETB   P1.6
436:                    CLR    P1.4
437:                    JB     P1.3,A_CHECK1
438:                    ACALL  DELAY_10mS
439:                    JB     P1.3,A_CHECK1
440:                    MOV    DATA_KEY,#'*'          ;PRESS KEY*
441:                    JNB    P1.3,$
442:                    SETB   P1.4
443:                    RET
444:
445: A_CHECK1:          SETB   P1.4
446:                    CLR    P1.6
447:                    JB     P1.3,SCAN_KEY_SYM
448:                    ACALL  DELAY_10mS
449:                    JB     P1.3,SCAN_KEY_SYM
450:                    MOV    DATA_KEY,#'#'          ;PRESS KEY#
451:                    JNB    P1.3,$
452:                    SETB   P1.6
453:                    RET
454:
455: ;*****
456: PAGE_2A:          ACALL  LCD_OFF
457:                    ACALL  LCD_CLR
458:                    MOV    LCD_ADDR,#00H
459:                    ACALL  SET_ADDR_LCD
460:                    MOV    DPTR,#DATA_12
461:                    ACALL  WRLINE_LCD
462:
463:                    MOV    LCD_ADDR,#43H
464:                    ACALL  SET_ADDR_LCD
465:                    MOV    DPTR,#DATA_3
466:                    MOV    LINE_PROG,#9
467:                    ACALL  WRLINE_LCD_PRO
468:
469:                    ACALL  CURSOR_L
470:                    ACALL  CURSOR_L
471:                    ACALL  LCD_BLINK
472:                    RET
473:
474: ;*****
475: PAGE_3A:          ACALL  LCD_OFF
476:                    ACALL  LCD_CLR
477:                    MOV    LCD_ADDR,#00H
478:                    ACALL  SET_ADDR_LCD
479:                    MOV    DPTR,#DATA_12
480:                    ACALL  WRLINE_LCD
481:
482:                    MOV    LCD_ADDR,#40H
483:                    ACALL  SET_ADDR_LCD
484:                    MOV    DPTR,#DATA_15
485:                    ACALL  WRLINE_LCD
486:                    RET
487: ;*****
488: PAGE_4A:          ACALL  LCD_OFF
489:                    ACALL  LCD_CLR
490:                    MOV    LCD_ADDR,#03H
491:                    ACALL  SET_ADDR_LCD
492:                    MOV    DPTR,#DATA_3
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อที่ 8 และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

493:          MOV     LINE_PROG,#7
494:          ACALL   WRLINE_LCD_PRO
495:
496:          MOV     LCD_DATA,STORE_NH
497:          ACALL   WRCHAR_LCD
498:          MOV     LCD_DATA,STORE_NL
499:          ACALL   WRCHAR_LCD
500:
501:          MOV     LCD_ADDR,#40H
502:          ACALL   SET_ADDR_LCD
503:          MOV     DPTR,#DATA_6
504:          ACALL   WRLINE_LCD
505:          RET
506: ;*****
507: PAGE_5A:  ACALL   LCD_OFF
508:          ACALL   LCD_CLR
509:          MOV     LCD_ADDR,#00H
510:          ACALL   SET_ADDR_LCD
511:          MOV     DPTR,#DATA_18
512:          ACALL   WRLINE_LCD
513:
514: PP2:      JNB     G_FLAG7,PP1
515:          MOV     NUM3,#01000000B
516:          LCALL   SEND_DATA
517:          RET
518:
519: PP1:      JNB     G_FLAG8,PP2
520:          MOV     NUM3,#00000000B
521:          LCALL   SEND_DATA
522:          RET
523: ;*****
524: SEND_DATA: MOV     A,NUM1
525:          MOV     NUM2,NUM1
526:          ANL    A,#0F0H
527:          SWAP   A
528:          MOV     B,#6
529:          MUL    AB
530:          MOV     R2,A
531:          MOV     A,NUM1
532:          CLR    C
533:          SUBB   A,R2
534:          MOV     NUM1,A          ;HEX REAL
535:          DEC    NUM1
536:
537:          ;#####
538:          MOV     A,#00111111B
539:          ANL    A,NUM1
540:          ORL    A,NUM3
541:          MOV     NUM4,A
542:
543:          MOV     SBUF,#0FFH
544:          JNB    TI,$
545:          CLR    TI
546:
547:          ;LCALL  DELAY_30uS
548:          NOP
549:          NOP
550:          NOP
551:
552:          MOV     SBUF,A
553:          JNB    TI,$
554:          CLR    TI
555:          ;#####
556:          RET

```

```

557:
558: ;*****
559: INIT_LCD:      ACALL  DELAY_100mS
560:                ACALL  DELAY_100mS
561:                CLR    LCD_RS
562:                MOV    P0,#00111000B
563:                ACALL  LCD_CLK
564:                ACALL  DELAY_10mS
565:                MOV    P0,#00111000B
566:                ACALL  LCD_CLK
567:
568:                ACALL  LCD_OFF
569:                ACALL  LCD_CLR
570:                MOV    P0,#00000110B
571:                ACALL  LCD_CLK
572:                ACALL  LCD_HOME
573:                RET
574: ;*****

```

```

575: LCD_CLR:      CLR    LCD_RS
576:                MOV    P0,#00000001B
577:                ACALL  LCD_CLK
578:                RET
579:
580: ;*****

```

```

581: LCD_HOME:    CLR    LCD_RS
582:                MOV    P0,#00000010B
583:                ACALL  LCD_CLK
584:                RET
585:
586: ;*****

```

```

587: ADDR_DEC:    CLR    LCD_RS
588:                MOV    P0,#00000100B
589:                ACALL  LCD_CLK
590:                RET
591:
592: ;*****

```

```

593: ADDR_INC:    CLR    LCD_RS
594:                MOV    P0,#00000110B
595:                ACALL  LCD_CLK
596:                RET
597:
598: ;*****

```

```

599: LCD_ON:      CLR    LCD_RS
600:                MOV    P0,#00001100B
601:                ACALL  LCD_CLK
602:                RET
603:
604: ;*****

```

```

605: LCD_OFF:     CLR    LCD_RS
606:                MOV    P0,#00001000B
607:                ACALL  LCD_CLK
608:                RET
609:
610: ;*****

```

```

610:
611: CURSOR_R:          CLR      LCD_RS
612:                   MOV      PO,#00010100B
613:                   ACALL   LCD_CLK
614:                   RET
615:
616: ;*****
617: CURSOR_L:          CLR      LCD_RS
618:                   MOV      PO,#00010000B
619:                   ACALL   LCD_CLK
620:                   RET
621:
622: ;*****
623: LCD_CLK:           SETB   LCD_EN
624:                   ACALL   DELAY_LCD
625:                   CLR      LCD_EN
626:                   ACALL   DELAY_LCD
627:                   RET
628:
629: ;*****

630: LCD_BLINK:         CLR      LCD_RS
631:                   MOV      PO,#00001111B
632:                   ACALL   LCD_CLK
633:                   RET
634:
635: ;*****

636: ON_CURSOR:         CLR      LCD_RS
637:                   MOV      PO,#00001110B
638:                   ACALL   LCD_CLK
639:                   RET
640:
641: ;*****

642: OFF_CURSOR:        CLR      LCD_RS
643:                   MOV      PO,#00001100B
644:                   ACALL   LCD_CLK
645:                   RET
646:
647: ;*****

648: LCD_LSHF:          CLR      LCD_RS
649:                   MOV      PO,#00011000B
650:                   ACALL   LCD_CLK
651:                   RET
652:
653: ;*****

654: LCD_RSHF:          CLR      LCD_RS
655:                   MOV      PO,#00011100B
656:                   ACALL   LCD_CLK
657:                   RET
658:
659: ;*****

```

660: SET_ADDR_LCD: CLR LCD_RS
 เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

661:          MOV     A,LCD_ADDR
662:          SETB   ACC.7
663:          MOV     P0,A
664:          ACALL  LCD_CLK
665:          RET
666:
667: ;*****

```

↪
↪

```

668: WRCHAR_LCD:  SETB   LCD_RS
669:          MOV     A,LCD_DATA
670:          MOV     P0,A
671:          ACALL  LCD_CLK
672:          ACALL  LCD_ON
673:          RET
674:
675: ;*****

```

↪
↪

```

676: WRLINE_LCD:  MOV     R0,#00H
677: WRLINE_LCD1: SETB   LCD_RS
678:          CLR     A
679:          MOVC   A,@A+DPTR
680:          MOV     P0,A
681:          ACALL  LCD_CLK
682:          INC    DPTR
683:          INC    R0
684:          CJNE   R0,#16,WRLINE_LCD1
685:          ACALL  LCD_ON
686:          RET
687:
688: ;*****

```

```

689: WRLINE_LCD_PRO:  MOV     R0,LINE_PROG
690: WRLINE_LCD_PRO1: SETB   LCD_RS
691:          CLR     A
692:          MOVC   A,@A+DPTR
693:          MOV     P0,A
694:          ACALL  LCD_CLK
695:          INC    DPTR
696:          DJNZ   R0,WRLINE_LCD_PRO1
697:          ACALL  LCD_ON
698:          RET
699:
700: ;*****

```

↪
↪

```

701: DELAY_30uS:  MOV     R5,#10
702: DELAY_30uS1: NOP
703:          NOP
704:          DJNZ   R5,DELAY_30uS1
705:          RET
706:
707: DELAY_2mS:   MOV     R7,#2
708: DELAY_2mS1:  MOV     R6,#230
709: DELAY_2mS2:  NOP
710:          NOP
711:          DJNZ   R6,DELAY_2mS2
712:          DJNZ   R7,DELAY_2mS1
713:          RET
714:
715: DELAY_LCD:   MOV     R7,#2
716: DELAY_LCD1:  MOV     R6,#230
717: DELAY_LCD2:  NOP
718:          NOP

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

719:          DJNZ     R6,DELAY_LCD2
720:          DJNZ     R7,DELAY_LCD1
721:          RET
722:
723: DELAY_10mS:  MOV     R7,#10
724: DELAY_10mS1: MOV     R6,#230
725: DELAY_10mS2: NOP
726:          NOP
727:          DJNZ     R6,DELAY_10mS2
728:          DJNZ     R7,DELAY_10mS1
729:          RET
730:
731: DELAY_100mS: MOV     R7,#100
732: DELAY_100mS1: MOV     R6,#230
733: DELAY_100mS2: NOP
734:          NOP
735:          DJNZ     R6,DELAY_100mS2
736:          DJNZ     R7,DELAY_100mS1
737:          RET
738:
739: DELAY_1S:   MOV     R5,#10
740: DELAY_1S1:  ACALL  DELAY_100mS
741:          DJNZ     R5,DELAY_1S1
742:          RET
743:
744: DELAY_500mS: MOV     R5,#5
745: DELAY_500mS1: ACALL  DELAY_100mS
746:          DJNZ     R5,DELAY_500mS1
747:          RET
748:
749: ;*****
750: RD_DIP:    MOV     A,P3
751:          CPL     A
752:          ANL     A,#00011100B
753:          RR     A
754:          RR     A
755:          ANL     A,#00000111B
756:
757: ZCHECK:   CJNE     A,SUM,ZAPPO
758:          RET
759:
760: ZAPPO:    CJNE     A,#00000000B,ZAPP1
761:          PUSH   ACC
762:          LCALL  CONTROL_WORD
763:          LCALL  DIV_R
764:          POP    ACC
765:          LJMP  ZAPP_677
766:
767: ZAPP1:    CJNE     A,#00000001B,ZAPP2
768:          PUSH   ACC
769:          LCALL  CONTROL_WORD
770:          LCALL  DIV_R
771:          POP    ACC
772:          LJMP  ZAPP_679
773:
774: ZAPP2:    CJNE     A,#00000010B,ZAPP3
775:          PUSH   ACC
776:          LCALL  CONTROL_WORD
777:          LCALL  DIV_R
778:          POP    ACC
779:          LJMP  ZAPP_681
780:
781: ZAPP3:    CJNE     A,#00000011B,ZAPP4
782:          PUSH   ACC

```

```
783:          LCALL  CONTROL_WORD
784:          LCALL  DIV_R
785:          POP    ACC
786:          LJMP   ZAPP_683
787:
788: ZAPP4:     CJNE   A,#00000100B,ZAPP5
789:          PUSH  ACC
790:          LCALL  CONTROL_WORD
791:          LCALL  DIV_R
792:          POP    ACC
793:          LJMP   ZAPP_685
794:
795: ZAPP5:     CJNE   A,#00000101B,ZAPP6
796:          PUSH  ACC
797:          LCALL  CONTROL_WORD
798:          LCALL  DIV_R
799:          POP    ACC
800:          LJMP   ZAPP_687
801:
802: ZAPP6:     CJNE   A,#00000110B,ZAPP7
803:          PUSH  ACC
804:          LCALL  CONTROL_WORD
805:          LCALL  DIV_R
806:          POP    ACC
807:          LJMP   ZAPP_689
808:
809: ZAPP7:     CJNE   A,#00000111B,ZAPP1
810:          PUSH  ACC
811:          LCALL  CONTROL_WORD
812:          LCALL  DIV_R
813:          POP    ACC
814:          LJMP   ZAPP_691
815:
816:
817: ZAPP_677:  MOV    SUM,A
818:          MOV    TO_PLL,#01000101B
819:          LJMP   KKK
820:
821: ZAPP_679:  MOV    SUM,A
822:          MOV    TO_PLL,#01001001B
823:          LJMP   KKK
824:
825: ZAPP_681:  MOV    SUM,A
826:          MOV    TO_PLL,#01001101B
827:          LJMP   KKK
828:
829: ZAPP_683:  MOV    SUM,A
830:          MOV    TO_PLL,#01010001B
831:          LJMP   KKK
832:
833: ZAPP_685:  MOV    SUM,A
834:          MOV    TO_PLL,#01010101B
835:          LJMP   KKK
836:
837: ZAPP_687:  MOV    SUM,A
838:          MOV    TO_PLL,#01011001B
839:          LJMP   KKK
840:
841: ZAPP_689:  MOV    SUM,A
842:          MOV    TO_PLL,#01011101B
843:          LJMP   KKK
844:
845: ZAPP_691:  MOV    SUM,A
846:          MOV    TO_PLL,#01100001B
```

```
847:          LJMP      KKK
848:
849: KKK:      MOV       R0,#30H
850:          MOV       30H,#00000000B
851:          MOV       31H,#00000000B
852:          MOV       32H,#00000101B
853:          MOV       33H,TO_PLL
854:          CLR       C
855:          CLR       ENB
856:          LCALL    SEND_PWA
857:
858:          SETB     ENB
859:          NOP
860:          CLR       ENB
861:          RET
862: ;*****
863: ; PROGRAM CONTROL WORD
864: ;*****
865: CONTROL_WORD:  CLR      C
866:          MOV      R2,#8
867:          MOV      A,#10000100B
868:          SETB     ENB
869: ZLOOP:      RLC      A
870:          MOV      Din,C
871:          SETB     CLK
872:          CLR      Din
873:          CLR      CLK
874:          DJNZ    R2,ZLOOP
875:          CLR      ENB
876:          RET
877: ;*****
878: ;PROGRAM DIVIDER R
879: ;*****
880: DIV_R:      CLR      C
881:          MOV      R0,#30H
882:          MOV      30H,#00010100B
883:          MOV      31H,#00000000B
884:          MOV      32H,#01000000B
885:          MOV      33H,#00000000B
886:          SETB     ENB
887:          ACALL   SEND_PW
888:          CLR      ENB
889:          RET
890:
891: ;*****
892: ; SEND PULSE WIDTH
893: ;*****
894: SEND_PW:    MOV      R2,#4
895: SEND_PW1:   MOV      R3,#8
896:          MOV      A,@R0
897: SEND_PW2:   CLR      C
898:          RLC      A
899:          MOV      Din,C
900:          SETB     CLK
901:          CLR      Din
902:          CLR      CLK
903:          DJNZ    R3,SEND_PW2
904:          INC      R0
905:          DJNZ    R2,SEND_PW1
906:          RET
907:
908: ;*****
909: SEND_PWA:   MOV      R2,#2
910: SEND_PWA1:  MOV      R3,#8
```

```

911:          MOV     A,@R0
912: SEND_PWA2: CLR     C
913:          RLC     A
914:          MOV     Din,C
915:          SETB   CLK
916:          CLR     Din
917:          CLR     CLK
918:          DJNZ   R3,SEND_PWA2
919:          INC     R0
920:          DJNZ   R2,SEND_PWA1
921:
922:          SETB   ENB
923:          NOP
924:          CLR     ENB
925:
926: SEND_PWB:  MOV     R2,#2
927: SEND_PWB1: MOV     R3,#8
928:          MOV     A,@R0
929: SEND_PWB2: CLR     C
930:          RLC     A
931:          MOV     Din,C
932:          SETB   CLK
933:          CLR     Din
934:          CLR     CLK
935:          DJNZ   R3,SEND_PWB2
936:          INC     R0
937:          DJNZ   R2,SEND_PWB1
938:          RET
939: ;*****
940: SUB_T0:   PUSH   ACC
941:          CLR     TR0
942:
943:          MOV     A,MO_DATA
944:          INC     A
945:          MOV     MO_DATA,A
946:
947:          CJNE   A,#255,KJOOP
948:          MOV     MO_DATA,#000H
949:          MOV     TH0,#000H
950:          MOV     TL0,#078H
951:          MOV     SUM,#10H
952:
953:          PUSH   ACC
954:          ACALL  RD_DIP
955:          POP    ACC
956:
957:
958: KJOOP:   MOV     TH0,#000H
959:          MOV     TL0,#078H
960:          SETB   TR0
961:          POP    ACC
962:          RETI
963:
964: ;*****
965: ;*****
966: DATA_1:  DB    'AC LINE CONTROL '
967: ;DATA_2:  DB    ' Scan Device '
968: DATA_3:  DB    'Number:___'
969: ;DATA_4:  DB    '1:BACK      2:OK'
970: DATA_5:  DB    'STATUS:'
971: DATA_6:  DB    '-----'
972: ;DATA_7:  DB    '====COMPLETE===='
973: ;DATA_8:  DB    '####ERROR####'
974: ;DATA_9:  DB    ' NO CONNECT '

```

```
975: DATA_12:    DB ' SELECT DEVICE '
976: DATA_13:    DB ' ON'
977: DATA_14:    DB 'OFF'
978: DATA_15:    DB '1:ON      2:OFF'
979: DATA_18:    DB '      WAIT '
980: DATA_19:    DB ' No Dvice '
981: ;*****
982:
983:
```



```

1:  ENB          BIT P1.6
2:  Din          BIT P1.7
3:  CLK          BIT P3.7
4:
5:  DRIVE        BIT P3.5
6:  RTS          BIT P3.6
7:
8:  SUM          EQU 3AH
9:  STORE1       EQU 3BH
10: STORE2       EQU 3CH
11: TO_PLL       EQU 3DH
12: MO_DATA      EQU 3EH
13:
14:
15:                ORG    0000H
16:                CLR    RTS
17:                SETB   DRIVE
18:                AJMP   INITIAL
19:
20:                ORG    000BH
21:                AJMP   SUB_T0
22:
23:                ORG    0023H
24:                PUSH   ACC
25:                ACALL  SUB_SERIAL
26:                POP    ACC
27:                RETI
28:
29:
30: INITIAL:       MOV    IE,#10010010B
31:                MOV    SCON,#01010000B
32:                MOV    TMOD,#00100001B
33:
34:                MOV    TH1,#0D0H
35:                MOV    TL1,#0D0H
36:                SETB   TR1
37:
38:                MOV    TH0,#000H
39:                MOV    TL0,#078H
40:                SETB   TR0
41:
42:                MOV    P1,#00111111B
43:                CLR    P3.7
44:                SETB   P3.0
45:                SETB   P3.1
46:
47:                MOV    SUM,#10H
48:
49: NIN:           ACALL  RD_DIP
50:                SJMP   NIN
51:
52:
53: ;*****
54: ;SUB PROGRAM
55: ;*****
56: CONTROL_WORD: CLR    C
57:                MOV    R2,#8
58:                MOV    A,#10000100B
59:                SETB   ENB
60: LOOP:         RLC    A
61:                MOV    Din,C
62:                SETB   CLK
63:                CLR    Din
64:                CLR    CLK

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อ¹หา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

65:          DJNZ     R2,LOOP
66:          CLR      ENB
67:          RET
68: ;*****
69: ;PROGRAM DIVIDER R
70: ;*****
71: DIV_R:    CLR      C
72:          MOV      R0,#30H
73:          MOV      30H,#00010100B
74:          MOV      31H,#00000000B
75:          MOV      32H,#01000000B
76:          MOV      33H,#00000000B
77:          SETB     ENB
78:          ACALL    SEND_PW
79:          CLR      ENB
80:          RET
81: ;*****
82: ;INTERRUPT PROGRAM
83: ;*****
84: RD_DIP:  MOV      A,P3
85:          CPL      A
86:          ANL      A,#00011100B
87:          RR       A
88:          RR       A
89:          ANL      A,#00000111B
90:
91: CHECK:   CJNE     A,SUM,APPO
92:          RET
93:
94: APPO:    CJNE     A,#00000000B,APP1
95:          PUSH     ACC
96:          ACALL    CONTROL_WORD
97:          ACALL    DIV_R
98:          POP      ACC
99:          AJMP    APP_662
100:
101: APP1:    CJNE     A,#00000001B,APP2
102:          PUSH     ACC
103:          ACALL    CONTROL_WORD
104:          ACALL    DIV_R
105:          POP      ACC
106:          AJMP    APP_664
107:
108: APP2:    CJNE     A,#00000010B,APP3
109:          PUSH     ACC
110:          ACALL    CONTROL_WORD
111:          ACALL    DIV_R
112:          POP      ACC
113:          AJMP    APP_666
114:
115: APP3:    CJNE     A,#00000011B,APP4
116:          PUSH     ACC
117:          ACALL    CONTROL_WORD
118:          ACALL    DIV_R
119:          POP      ACC
120:          AJMP    APP_668
121:
122: APP4:    CJNE     A,#00000100B,APP5
123:          PUSH     ACC
124:          ACALL    CONTROL_WORD
125:          ACALL    DIV_R
126:          POP      ACC
127:          AJMP    APP_670
128:

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อ^๒หา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
129: APP5:          CJNE    A,#00000101B,APP6
130:          PUSH   ACC
131:          ACALL  CONTROL_WORD
132:          ACALL  DIV_R
133:          POP    ACC
134:          AJMP  APP_672
135:
136: APP6:          CJNE    A,#00000110B,APP7
137:          PUSH   ACC
138:          ACALL  CONTROL_WORD
139:          ACALL  DIV_R
140:          POP    ACC
141:          AJMP  APP_674
142:
143: APP7:          CJNE    A,#00000111B,APP1
144:          PUSH   ACC
145:          ACALL  CONTROL_WORD
146:          ACALL  DIV_R
147:          POP    ACC
148:          AJMP  APP_676
149:
150:
151: APP_662:       MOV     SUM,A
152:          MOV     TO_PLL,#00101100B
153:          AJMP  KKK
154:
155: APP_664:       MOV     SUM,A
156:          MOV     TO_PLL,#00110000B
157:          AJMP  KKK
158:
159: APP_666:       MOV     SUM,A
160:          MOV     TO_PLL,#00110100B
161:          AJMP  KKK
162:
163: APP_668:       MOV     SUM,A
164:          MOV     TO_PLL,#00111000B
165:          AJMP  KKK
166:
167: APP_670:       MOV     SUM,A
168:          MOV     TO_PLL,#00111100B
169:          AJMP  KKK
170:
171: APP_672:       MOV     SUM,A
172:          MOV     TO_PLL,#01000000B
173:          AJMP  KKK
174:
175: APP_674:       MOV     SUM,A
176:          MOV     TO_PLL,#01000100B
177:          AJMP  KKK
178:
179: APP_676:       MOV     SUM,A
180:          MOV     TO_PLL,#01001000B
181:          AJMP  KKK
182:
183:
184: KKK:          MOV     R0,#30H
185:          MOV     30H,#00000000B
186:          MOV     31H,#00000000B
187:          MOV     32H,#00000101B
188:          MOV     33H,TO_PLL
189:          CLR    C
190:          CLR    ENB
191:          ACALL  SEND_PWA
192:
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อ³หา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

193:          SETB    ENB
194:          NOP
195:          CLR     ENB
196:          RET
197:
198: ;*****
199: ; SEND PULSE WIDTH
200: ;*****
201: SEND_PW:    MOV     R2,#4
202: SEND_PW1:   MOV     R3,#8
203:            MOV     A,@R0
204: SEND_PW2:   CLR     C
205:            RLC     A
206:            MOV     Din,C
207:            SETB   CLK
208:            CLR     Din
209:            CLR     CLK
210:            DJNZ   R3,SEND_PW2
211:            INC     R0
212:            DJNZ   R2,SEND_PW1
213:            RET
214:
215: ;*****
216: SEND_PWA:   MOV     R2,#2
217: SEND_PWA1:  MOV     R3,#8
218:            MOV     A,@R0
219: SEND_PWA2:  CLR     C
220:            RLC     A
221:            MOV     Din,C
222:            SETB   CLK
223:            CLR     Din
224:            CLR     CLK
225:            DJNZ   R3,SEND_PWA2
226:            INC     R0
227:            DJNZ   R2,SEND_PWA1
228:
229:            SETB   ENB
230:            NOP
231:            CLR     ENB
232:
233: SEND_PWB:   MOV     R2,#2
234: SEND_PWB1:  MOV     R3,#8
235:            MOV     A,@R0
236: SEND_PWB2:  CLR     C
237:            RLC     A
238:            MOV     Din,C
239:            SETB   CLK
240:            CLR     Din
241:            CLR     CLK
242:            DJNZ   R3,SEND_PWB2
243:            INC     R0
244:            DJNZ   R2,SEND_PWB1
245:            RET
246: ;*****
247: SUB_SERIAL: NOP
248:            CLR     TR0
249:
250:            JNB    RI,$
251:            MOV     A,SBUF
252:            CLR     RI
253:            CJNE   A,#0FFH,SUB_SERIAL2
254:            MOV     R4,#000H
255:
256: SER1:      JNB    RI,SER1

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

257: ;           SJMP   SER2
258: ;SER1:      INC     R4
259: ;           CJNE   R4,#255,SER
260: ;           SETB   TR0
261: ;           RET
262:
263: SER2:       MOV     A,SBUF
264:           CLR     RI
265:           MOV     STORE1,A
266:           ACALL  COMPARE
267:           SETB   TR0
268: SUB_SERIAL2: RET
269:
270: ;*****
271: COMPARE:    MOV     P1,#11111111B
272:           MOV     A,STORE1
273:           ANL    A,#00111111B
274:           MOV     STORE2,A
275:           MOV     A,P1
276:           CPL    A
277:           ANL    A,#00111111B
278:
279:           CJNE   A,STORE2,COMPARE1
280:
281:           MOV     A,STORE1
282:           ANL    A,#11000000B
283:           CJNE   A,#01000000B,COMPARE2
284:           CLR     DRIVE
285:           RET
286:
287: COMPARE2:   SETB   DRIVE
288: COMPARE1:   RET
289:
290: ;*****
291: SUB_T0:     PUSH   ACC
292:           CLR     TR0
293:
294:           MOV     A,MO_DATA
295:           INC     A
296:           MOV     MO_DATA,A
297:
298:           CJNE   A,#200,KJOOP
299:           MOV     MO_DATA,#000H
300:           MOV     TH0,#000H
301:           MOV     TLO,#078H
302:           MOV     SUM,#10H
303:
304:           PUSH   ACC
305:           ACALL  RD_DIP
306:           POP    ACC
307:
308:
309: KJOOP:     MOV     TH0,#000H
310:           MOV     TLO,#078H
311:           SETB   TR0
312:           POP    ACC
313:           RETI
314:
315:

```

TOSHIBA BIPOLAR LINEAR INTEGRATED CIRCUIT SILICON MONOLITHIC

TA7358AP

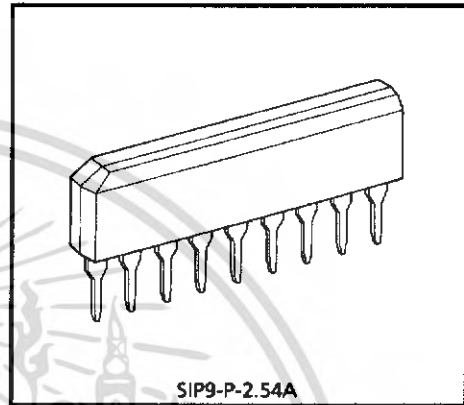
FM FRONT-END

The TA7358AP is designed for a FM front-end application, which is suitable to a portable radio or a radio cassette.

Comparing with conventional types, supply voltage dependence, overload characteristics and spurious radiation characteristics are improved.

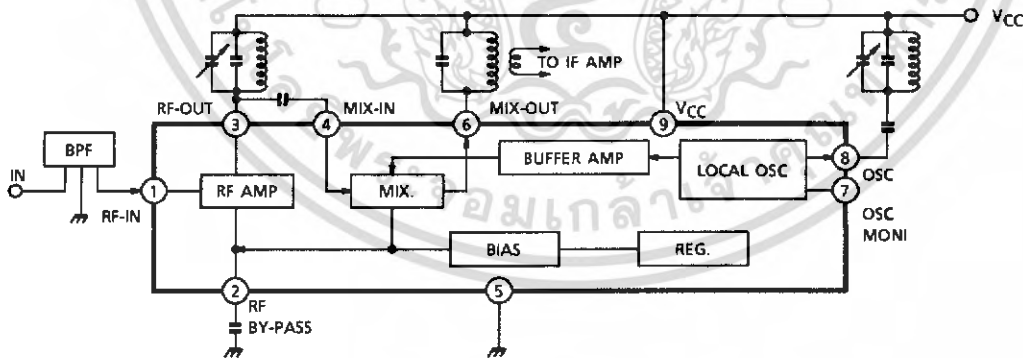
FEATURES

- Wide supply voltage range : $V_{CC} = 1.6 \sim 6.0V$
- Excellent supply voltage dependence of local oscillator : Oscillation stop $V_{CC} = 0.9V$ (Typ.)
- Improved inter-modulation characteristics by double balanced type mixer circuit.
- Low spurious radiation.
- Built-in clamping diode for the local oscillator output.



Weight : 0.92g (Typ.)

BLOCK DIAGRAM



961001EBA2

● TOSHIBA is continually working to improve the quality and the reliability of its products. Nevertheless, semiconductor devices in general can malfunction or fail due to their inherent electrical sensitivity and vulnerability to physical stress. It is the responsibility of the buyer, when utilizing TOSHIBA products, to observe standards of safety, and to avoid situations in which a malfunction or failure of a TOSHIBA product could cause loss of human life, bodily injury or damage to property. In developing your designs, please ensure that TOSHIBA products are used within specified operating ranges as set forth in the most recent products specifications. Also, please keep in mind the precautions and conditions set forth in the TOSHIBA Semiconductor Reliability Handbook.

● The products described in this document are subject to foreign exchange and foreign trade control laws.

● The information contained herein is presented only as a guide for the applications of our products. No responsibility is assumed by TOSHIBA CORPORATION for any infringements of intellectual property or other rights of the third parties which may result from its use. No license is granted by implication or otherwise under any intellectual property or other rights of TOSHIBA CORPORATION or others.

● The information contained herein is subject to change without notice.

1997-07-07 1/8

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ทางการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

EXPLANATION OF TERMINALS (Terminal voltage is DC voltage at Ta = 25°C, VCC = 5V, and no signal)

PIN No.	SYMBOL	INTERNAL	TERMINAL VOLTAGE (V)
1	FM-RF IN		0.8
2	BY PASS		1.5
3	FM-RF OUT		5.0
4	MIX IN		1.5
5	GND	—	0
6	MIX OUT	cf. pin ④	5.0
7	OSC MONITOR		4.3
8	OSC		5.0
9	VCC	—	5.0

MAXIMUM RATINGS (Ta = 25°C)

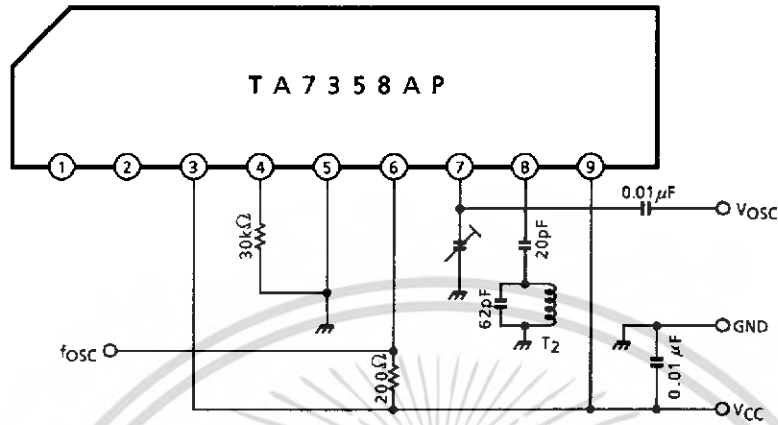
CHARACTERISTIC	SYMBOL	RATING	UNIT
Supply Voltage	V _{CC}	8	V
Power Dissipation	P _D (Note)	500	mW
Operating Temperature	T _{opr}	-25~75	°C
Storage Temperature	T _{stg}	-55~150	°C

(Note) Derated above 25°C in the proportion of 4mW/°C.

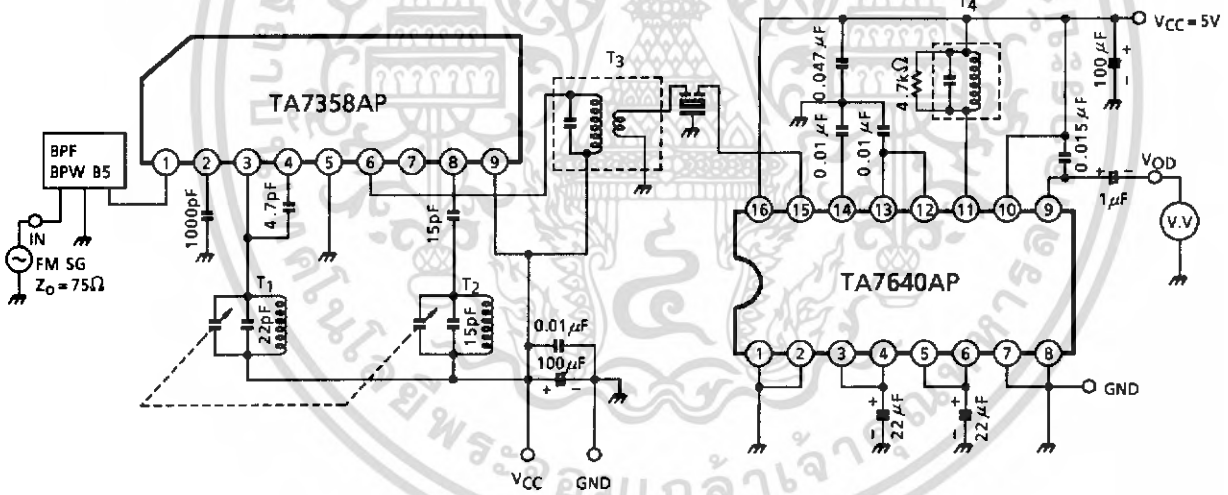
ELECTRICAL CHARACTERISTICS (V_{CC} = 3V, f = 83MHz, f_m = 1kHz, Δf = ±22.5kHz, Ta = 25°C)

CHARACTERISTIC		SYMBOL	TEST CIR-CUIT	TEST CONDITION	MIN.	TYP.	MAX.	UNIT
Supply Current		I _{CC}	2	V _{in} = 0	—	5.2	8.0	mA
-3dB Limiting Sensitivity		V _{in} (lim)	2	—	—	3.0	7.0	dB μ V EMF
Quiescent Sensitivity		Q _S	2	—	—	11.0	—	dB μ V EMF
Conversion Gain		G _C	—	—	—	31	—	dB
Local OSC Voltage		V _{OSC}	1	f _{OSC} = 60MHz	90	165	220	mV _{rms}
Pin ① Impedance	Parallel Input Resistance	r _{ip1}	3	f = 83MHz	—	57	—	Ω
Pin ③ Impedance	Parallel Output Resistance	r _{op3}	3		—	25	—	k Ω
	Parallel Output Capacitance	C _{op3}			—	2.0	—	pF
Pin ④ Impedance	Parallel Input Resistance	r _{ip4}	3		—	2.7	—	k Ω
	Parallel Input Capacitance	C _{ip4}			—	3.3	—	pF
Pin ⑥ Impedance	Parallel Output Resistance	r _{op6}	3		f = 10.7MHz	—	100	—
	Parallel Output Capacitance	C _{op6}		—		4.8	—	pF
Local OSC Stop Voltage		V _{stop}	1	—	—	0.9	1.3	V

TEST CIRCUIT 1



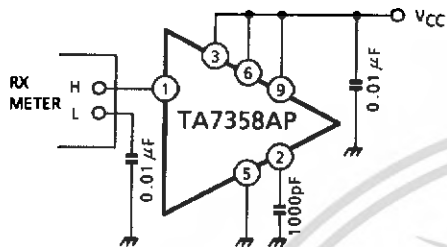
TEST CIRCUIT 2



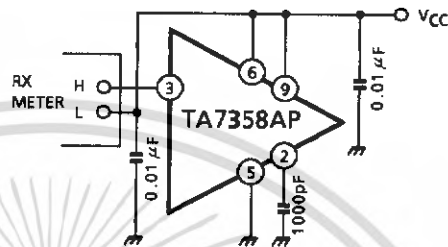
TEST CIRCUIT 3

Input output impedance

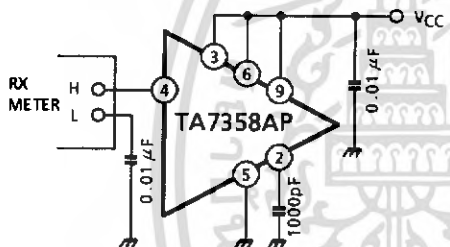
(1) r_{ip1} , c_{ip1}



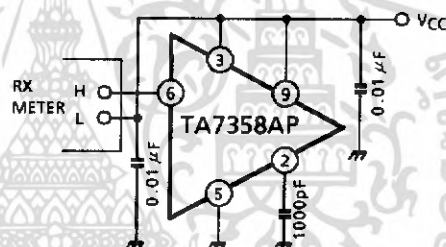
(2) r_{op3} , c_{op3}





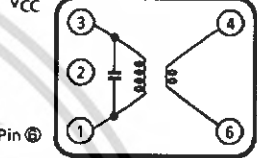
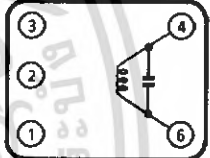
(3) r_{ip4} , c_{ip4}



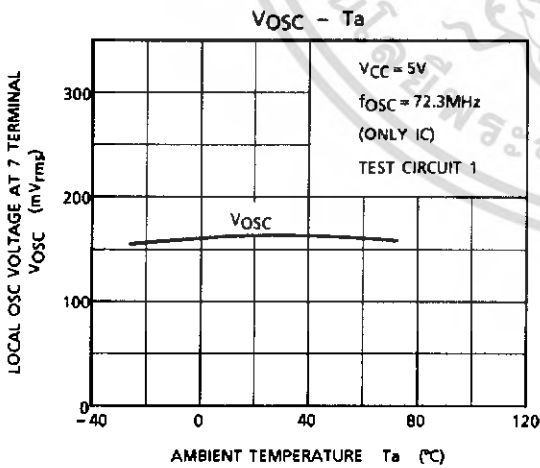
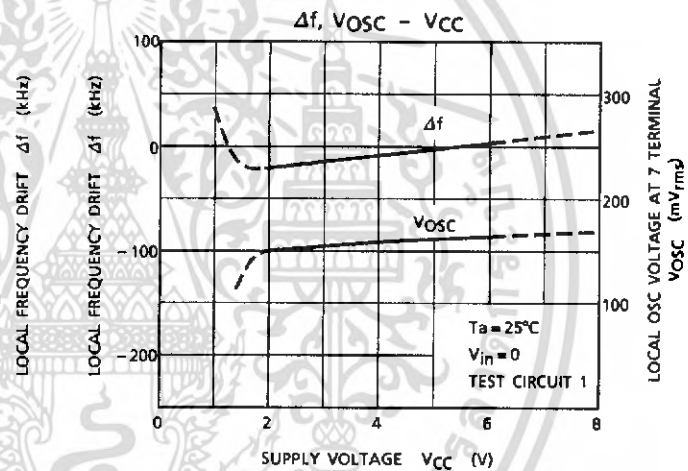
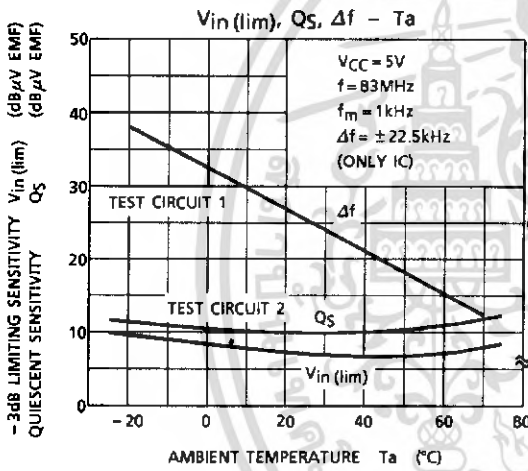
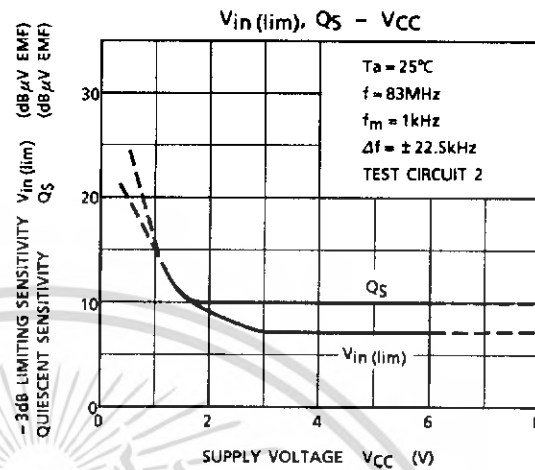
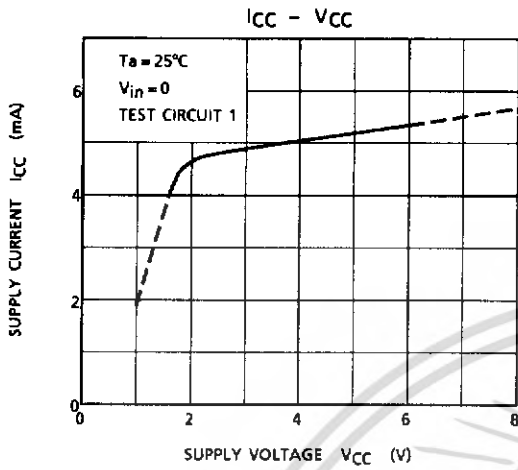
(4) r_{op6} , c_{op6}



TEST CIRCUIT COIL DATA (Japan band for 76.0MHz to 108.0MHz)

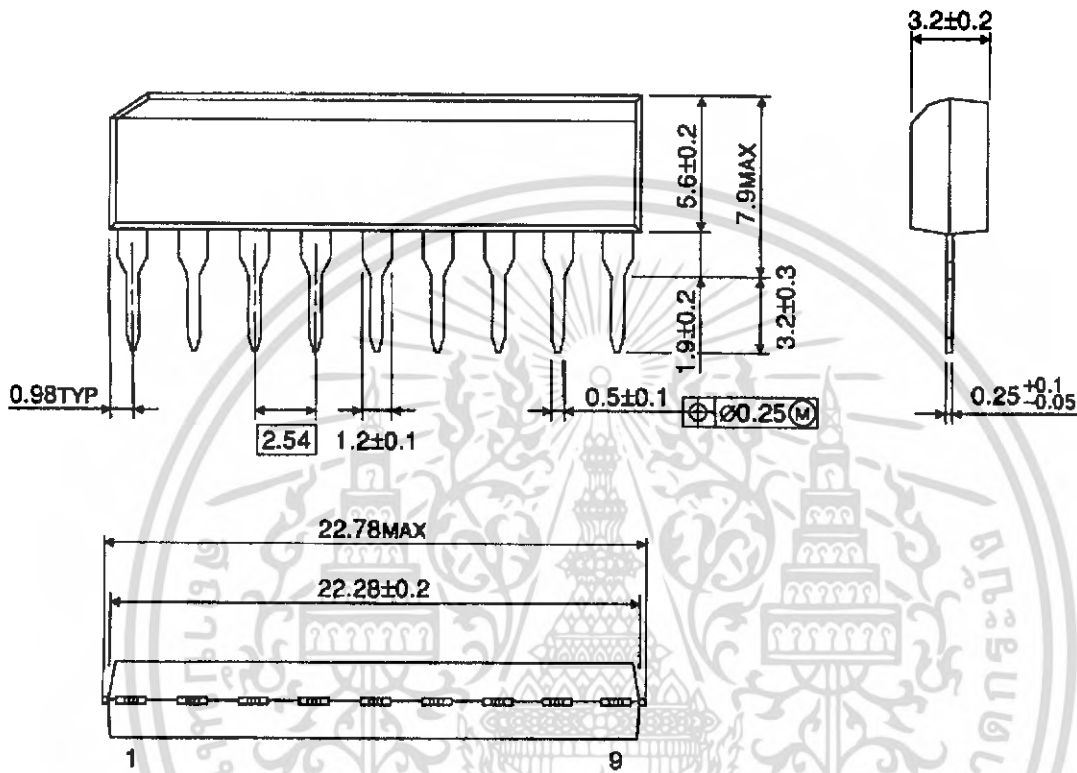
COIL	f _o	Q _o	TURNS	CAPACITANCE	
T ₁ RF Coil	100MHz	100	0.5mmϕ 2 $\frac{1}{4}$ T Center Tap (Japan Band)	15pF (External)	 FERRITE CORE
T ₂ OSC Coil	100MHz	100	0.5mmϕ 2 $\frac{1}{2}$ T (Japan Band)	15pF (External)	 FERRITE CORE
T ₃ IFT Coil	10.7MHz	115	①-③ 12T ④-⑥ 1T Wire 0.12mmϕ UEW SUMIDA ELECTRIC Co., LTD. 5764 or equivalent	75pF	 (BOTTOM VIEW)
T ₄ Quad Coil	10.7MHz	150	④-⑥ 14T Wire 0.12mmϕ UEW SUMIDA ELECTRIC Co., LTD. 44M-933A or equivalent	47pF	 (BOTTOM VIEW)

Band Pass Filter (BPF)
SOSHIN ELECTRIC Co., LTD. BPWB5
Tuning Capacitor
ALPS ELECTRIC Co., LTD. CB41EL933



OUTLINE DRAWING
SIP9-P-2.54A

Unit : mm



Weight : 0.92g (Typ.)



Order this document by MC3361B/D

Low Power Narrowband FM IF

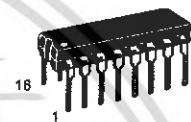
The MC3361B includes an Oscillator, Mixer, Limiting Amplifier, Quadrature Discriminator, Active Filter, Squelch, Scan Control and Mute Switch. This device is designed for use in FM dual conversion communications equipment.

- Operates from 2.0 to 8.0 V Supply
- Low Drain Current 3.9 mA Typical @ $V_{CC} = 4.0$ Vdc
- Excellent Sensitivity: Input Limiting Voltage -3.0 dB = $2.6 \mu\text{V}$ Typical
- Low Number of External Parts Required
- Operating Frequency Up to 60 MHz

MC3361B

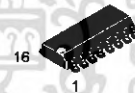
LOW POWER NARROWBAND FM IF

SEMICONDUCTOR TECHNICAL DATA



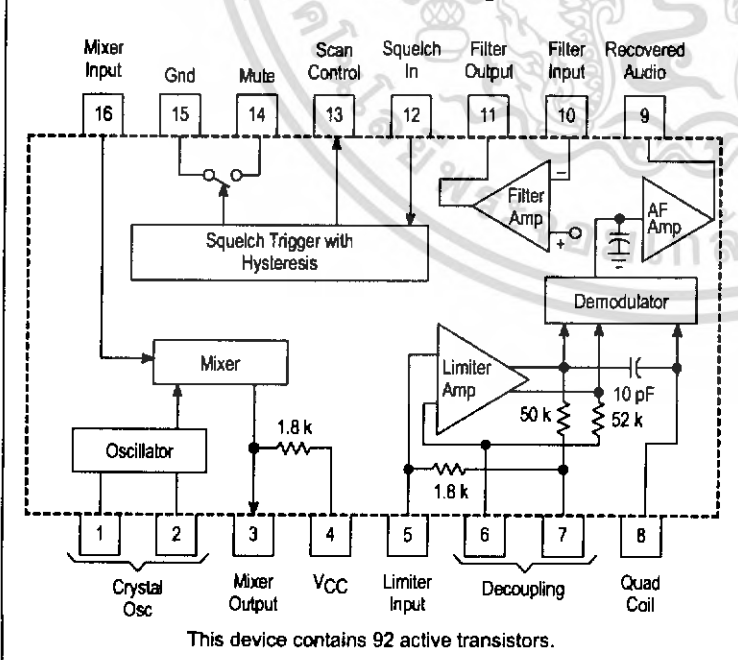
P SUFFIX
PLASTIC PACKAGE
CASE 648

Not Recommended for New Design

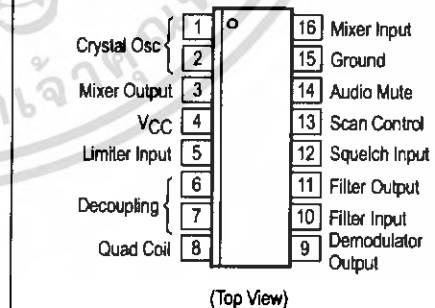


D SUFFIX
PLASTIC PACKAGE
CASE 751B
(SO-16)

Representative Block Diagram



PIN CONNECTIONS



ORDERING INFORMATION

Device	Operating Temperature Range	Package
MC3361BD	$T_A = -30$ to 70°C	SO-16
MC3361BP		Plastic DIP

MC3361B

MAXIMUM RATINGS (T_A = 25°C, unless otherwise noted.)

Rating	Pin	Symbol	Value	Unit
Power Supply Voltage	4	V _{CC(max)}	10	V _{dc}
Operating Supply Voltage Range	4	V _{CC}	2.0 to 8.0	V _{dc}
Detector Input Voltage	8	–	1.0	V _{pp}
Input Voltage (V _{CC} ≥ 4.0 V)	16	V ₁₆	1.0	V _{rms}
Mute Function	14	V ₁₄	–0.5 to 5.0	V _{pk}
Junction Temperature	–	T _J	150	°C
Operating Ambient Temperature Range	–	T _A	–30 to 70	°C
Storage Temperature Range	–	T _{stg}	–65 to 150	°C

NOTES: 1. Maximum Ratings are those values beyond which damage to the device may occur. Functional operation should be restricted to the limits in the Electrical Characteristics tables or Pin Descriptions section.
2. ESD data available upon request.

ELECTRICAL CHARACTERISTICS (V_{CC} = 4.0 V_{dc}, f_o = 10.7 MHz, Δf = ± 3.0 kHz, f_{mod} = 1.0 kHz, T_A = 25°C, unless otherwise noted.)

Characteristic	Pin	Min	Typ	Max	Unit	
Drain Current (No Signal)	4	Squelch "Off"	2.9	3.9	4.9	mA
		Squelch "On"	4.4	5.4	6.4	
Recovered Audio Output Voltage (V _{in} = 10 mV _{rms})	9	130	160	200	mV _{rms}	
Input Limiting Voltage (–3.0 dB Limiting)	16	–	2.6	6.0	μV	
Total Harmonic Distortion	9	–	0.86	–	%	
Recovered Output Voltage (No Input Signal)	9	60	120	250	mV _{rms}	
Drop Voltage AF Gain Loss	9	–3.0	–0.6	–	dB	
Detector Output Impedance	–	–	450	–	Ω	
Filter Gain (10 kHz) (V _{in} = 0.3 mV _{rms})	–	40	50	–	dB	
Filter Output Voltage	11	1.0	1.3	1.6	V _{dc}	
Mute Function Low	14	–	30	50	Ω	
Mute Function High	14	1.0	11	–	MΩ	
Scan Function Low (Mute "Off") (V ₁₂ = 1.0 V _{dc})	13	–	0	0.4	V _{dc}	
Scan Function High (Mute "On") (V ₁₂ = Gnd)	13	3.0	3.5	–	V _{dc}	
Trigger Hysteresis	–	–	45	100	mV	
Mixer Conversion Gain	3	–	28	–	dB	
Mixer Input Resistance	16	–	3.3	–	kΩ	
Mixer Input Capacitance	16	–	2.2	–	pF	

MC3361B

Figure 1. Test Circuit

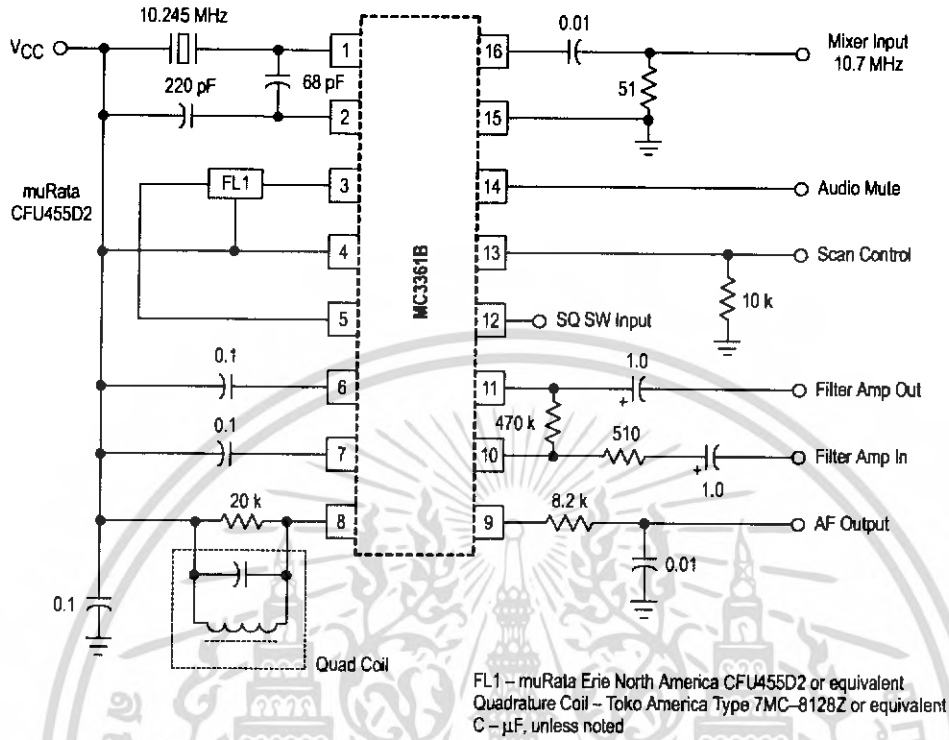


Figure 2. Audio Output, Distortion versus Supply Voltage

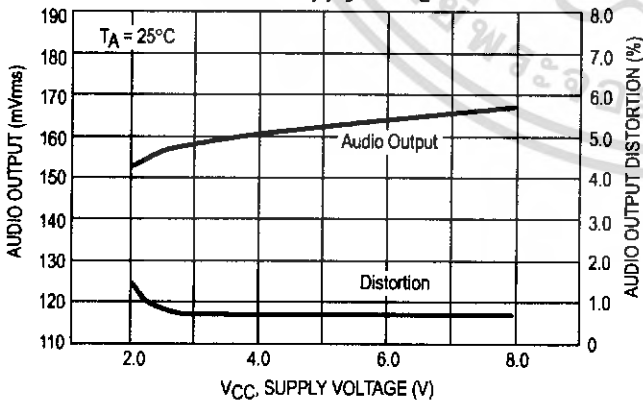
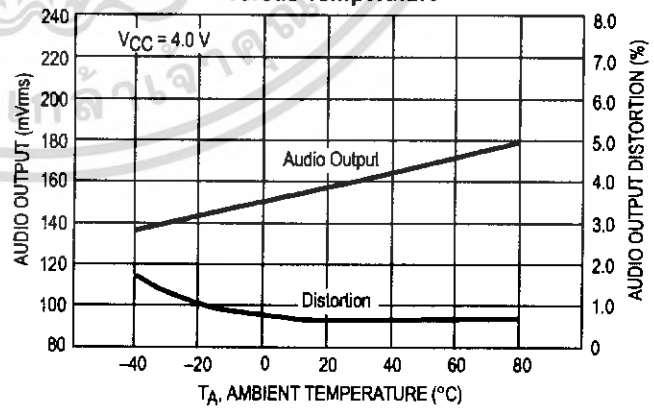
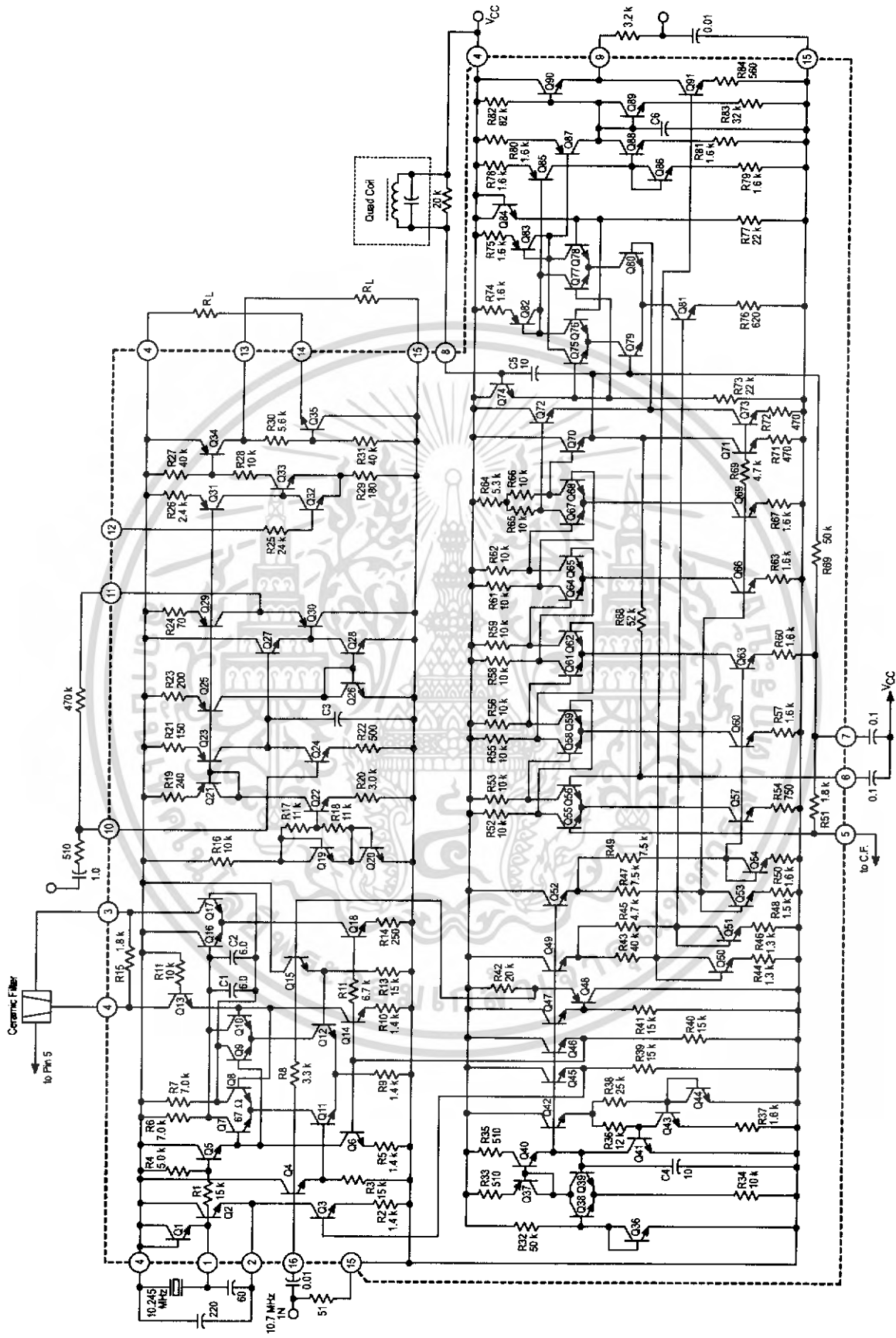


Figure 3. Audio Output, Distortion versus Temperature



MC3361B

Figure 4. Low Voltage Low Power Narrowband FM IF



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้เผยแพร่โดยไม่ได้รับอนุญาต
 ไม้ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC3361B

Figure 5. Input Limiting Voltage

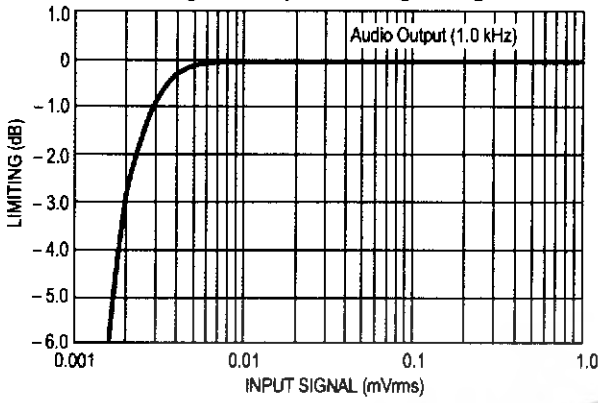


Figure 6. Overall Gain, Noise and AM Rejection

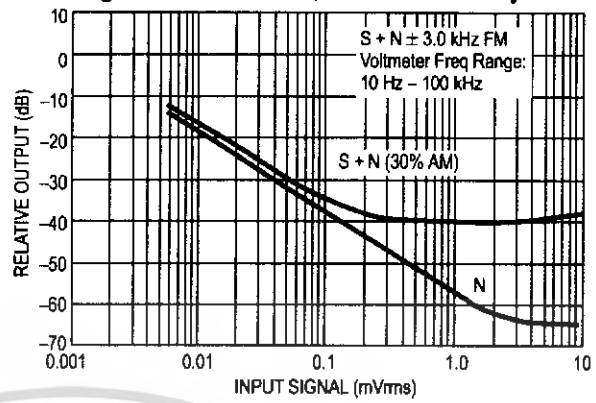


Figure 7. Filter Amp Response

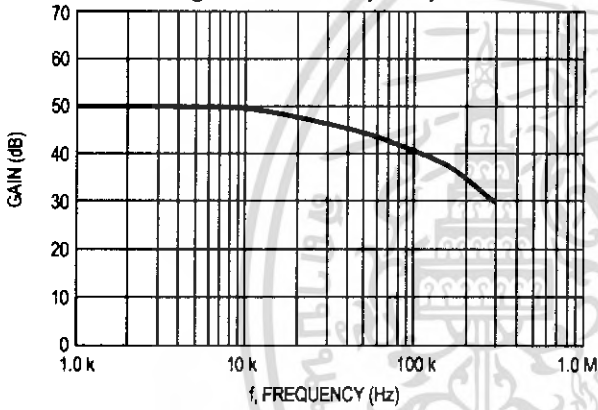


Figure 8. Filter Amp Gain

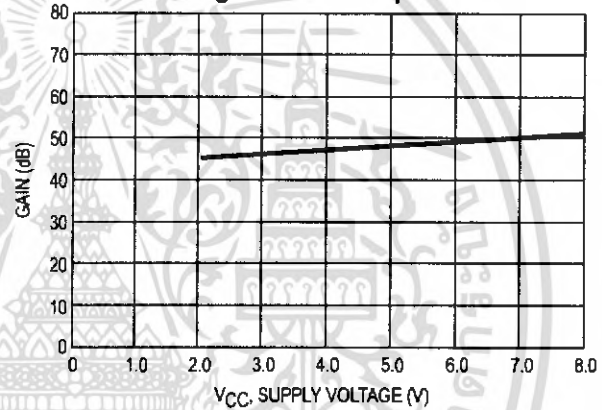
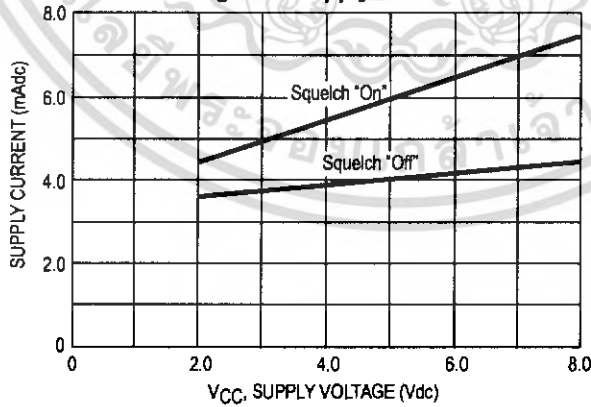
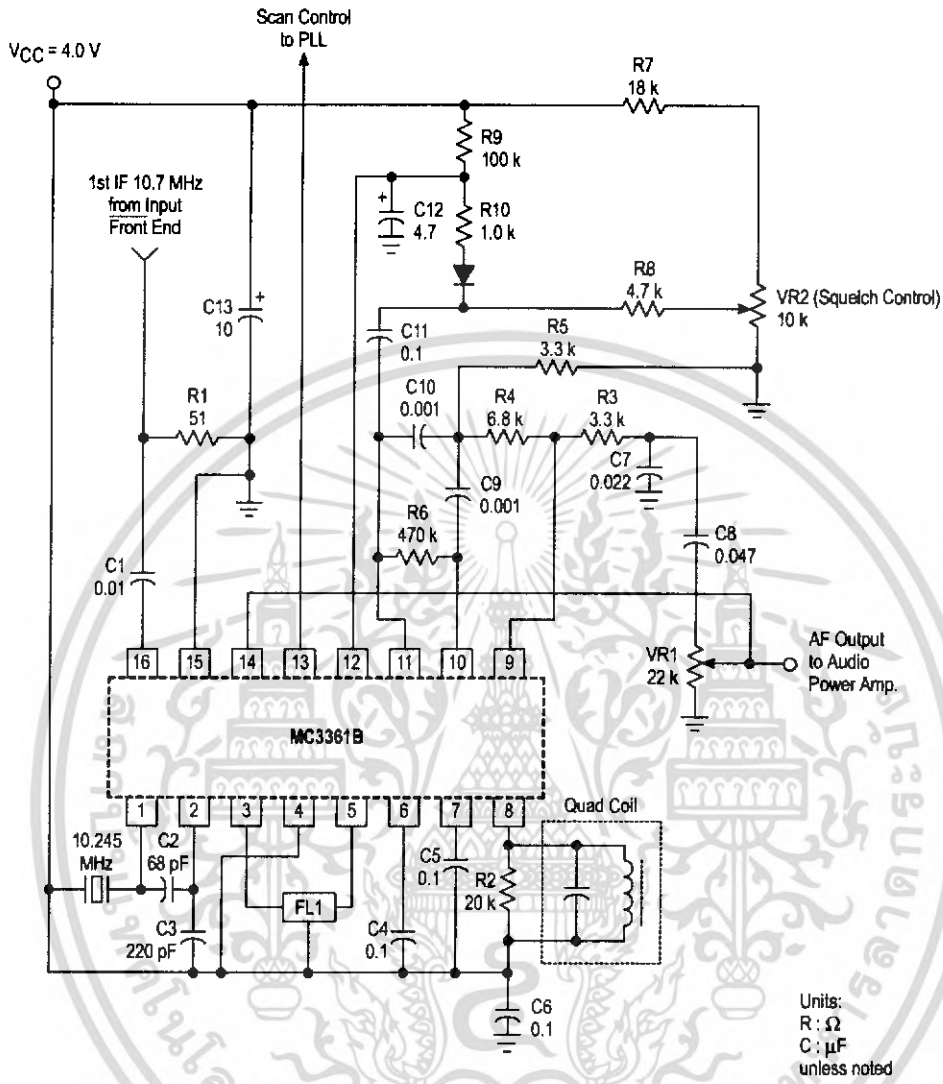


Figure 9. Supply Current



MC3361B

Figure 10. Simplified Application

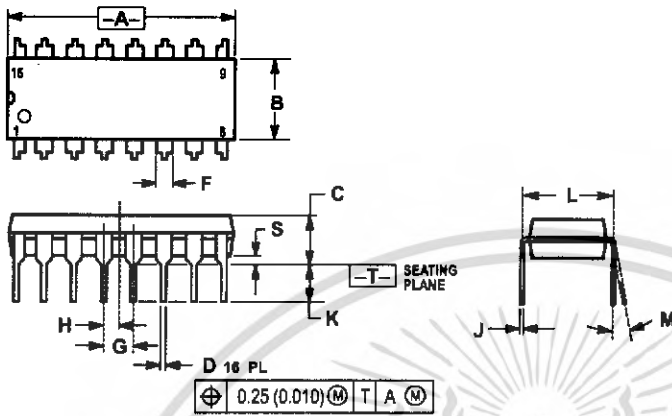


FL1 – muRata Erie North America Type CFU455D2 or equivalent
 Quadrature Coil – Toko America Type 7MC-8128Z or equivalent

MC3361B

OUTLINE DIMENSIONS

P SUFFIX
PLASTIC PACKAGE
CASE 648-08
ISSUE R

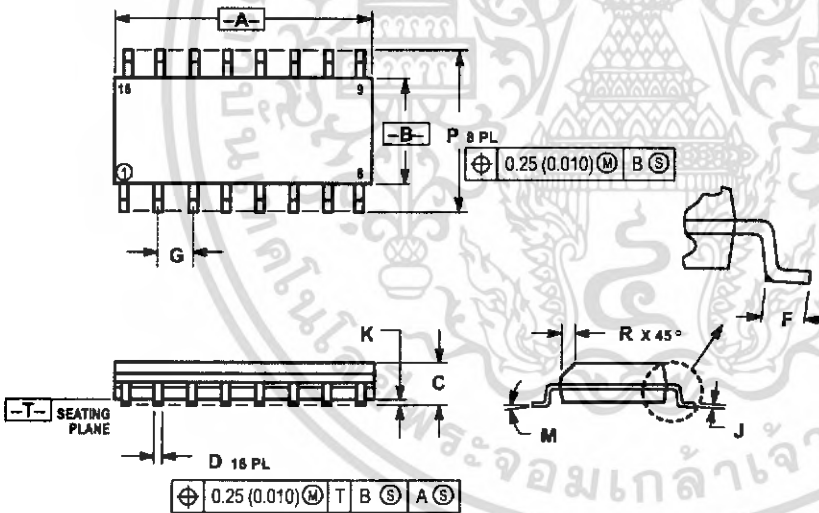


NOTES:

1. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.
2. CONTROLLING DIMENSION: INCH.
3. DIMENSION L TO CENTER OF LEADS WHEN FORMED PARALLEL.
4. DIMENSION B DOES NOT INCLUDE MOLO FLASH.
5. ROUNDED CORNERS OPTIONAL.

DIM	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	0.740	0.770	18.80	19.55
B	0.250	0.270	6.35	6.85
C	0.145	0.175	3.69	4.44
D	0.015	0.021	0.39	0.53
F	0.040	0.70	1.02	1.77
G	0.100 BSC		2.54 BSC	
H	0.050 BSC		1.27 BSC	
J	0.008	0.015	0.21	0.38
K	0.110	0.130	2.80	3.30
L	0.285	0.305	7.50	7.74
M	0° 10°		0° 10°	
S	0.020	0.040	0.51	1.01

D SUFFIX
PLASTIC PACKAGE
CASE 751B-05
(SO-16)
ISSUE J




NOTES:

1. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.
2. CONTROLLING DIMENSION: MILLIMETER.
3. DIMENSIONS A AND B DO NOT INCLUDE MOLD PROTRUSION.
4. MAXIMUM MOLD PROTRUSION 0.15 (0.006) PER SIDE.
5. DIMENSION D DOES NOT INCLUDE DAMBAR PROTRUSION. ALLOWABLE DAMBAR PROTRUSION SHALL BE 0.127 (0.005) TOTAL IN EXCESS OF THE D DIMENSION AT MAXIMUM MATERIAL CONDITION.

DIM	MILLIMETERS		INCHES	
	MIN	MAX	MIN	MAX
A	8.80	10.00	0.386	0.393
B	3.80	4.00	0.150	0.157
C	1.35	1.75	0.054	0.068
D	0.35	0.49	0.014	0.019
F	0.40	1.25	0.016	0.049
G	1.27 BSC		0.050 BSC	
J	0.18	0.25	0.008	0.009
K	0.10	0.25	0.004	0.009
M	0° 7°		0° 7°	
P	5.80	6.20	0.229	0.244
R	0.25	0.50	0.010	0.019

MC3361B



Motorola reserves the right to make changes without further notice to any products herein. Motorola makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does Motorola assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation consequential or incidental damages. "Typical" parameters which may be provided in Motorola data sheets and/or specifications can and do vary in different applications and actual performance may vary over time. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. Motorola does not convey any license under its patent rights nor the rights of others. Motorola products are not designed, intended, or authorized for use as components in systems intended for surgical implant into the body, or other applications intended to support or sustain life, or for any other application in which the failure of the Motorola product could create a situation where personal injury or death may occur. Should Buyer purchase or use Motorola products for any such unintended or unauthorized application, Buyer shall indemnify and hold Motorola and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that Motorola was negligent regarding the design or manufacture of the part. Motorola and  are registered trademarks of Motorola, Inc. Motorola, Inc. is an Equal Opportunity/Affirmative Action Employer.

Mfax is a trademark of Motorola, Inc.

How to reach us:

USA/EUROPE/Locations Not Listed: Motorola Literature Distribution;
P.O. Box 5405, Denver, Colorado 80217. 1-303-675-2140 or 1-800-441-2447

JAPAN: Motorola Japan Ltd.; SPD, Strategic Planning Office, 141,
4-32-1 Nishi-Gotanda, Shinagawa-ku, Tokyo, Japan. 81-3-5487-8488

Customer Focus Center: 1-800-521-8274

Mfax™: RMFAX0@email.sps.mot.com – TOUCHTONE 1-602-244-6609
Motorola Fax Back System – US & Canada ONLY 1-800-774-1848
– <http://sps.motorola.com/mfax/>

ASIA/PACIFIC: Motorola Semiconductors H.K. Ltd.; Silicon Harbour Centre,
2, Dai King Street, Tai Po Industrial Estate, Tai Po, N.T., Hong Kong.
852-26668334

HOME PAGE: <http://motorola.com/sps/>



MOTOROLA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ทางการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC3361B/D

Request For Quotation

Order the parts you need from our real-time inventory database. Simply complete a request for quotation form with your part information and a sales representative will respond to you with price and availability.

Request For Quotation

Your free datasheet starts on the next page.

More datasheets and data books are available from our homepage: <http://www.datasheetarchive.com>



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

This datasheet has been downloaded from <http://www.datasheetarchive.com> ถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

60 MHz and 85 MHz Universal Programmable Dual PLL Frequency Synthesizers CMOS

The MC145162 is a dual phase-locked loop (PLL) frequency synthesizer especially designed for CT-1 cordless phone applications worldwide. This frequency synthesizer is also for any product with a frequency operation at 60 MHz or below.

The MC145162-1 is a high frequency derivative of the MC145162, for products with operating frequencies of 85 MHz or below.

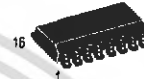
The device features fully programmable receive, transmit, reference, and auxiliary reference counters accessed through an MCU serial interface. This feature allows this device to operate in any CT-1 cordless phone application. The device consists of two independent phase detectors for transmit and receive loops. A common reference oscillator, driving two independent reference frequency counters, provides independent reference frequencies for transmit and receive loops. The auxiliary reference counter allows the user to select an additional reference frequency for receive and transmit loops if required.

- Operating Voltage Range: 2.5 to 5.5 V
- Operating Temperature Range: -40 to +75°C
- Operating Power Consumption: 3.0 mA @ 2.5 V
- Maximum Operating Frequency:
 - MC145162 — 60 MHz @ 200 mV p-p, V_{DD} = 2.5 V
 - MC145162-1 — 85 MHz @ 250 mV p-p, V_{DD} = 2.5 V
- Three or Four Pins Used for Serial MCU Interface
- Built-In MCU Clock Output with Frequency of Reference Oscillator ÷ 3/÷ 4
- Power Saving Mode Controlled by MCU
- Lock Detect Signal
- On-Chip Reference Oscillator Supports External Crystals to 16.0 MHz
- Reference Frequency Counter Division Range: 16 to 4095
- Auxiliary Reference Frequency Counter Division Range: 16 to 16,383
- Transmit Counter Division Range: 16 to 65,535
- Receive Counter Division Range: 16 to 65,535

MC145162 MC145162-1



P SUFFIX
PLASTIC DIP
CASE 648



D SUFFIX
SOG PACKAGE
CASE 751B

ORDERING INFORMATION

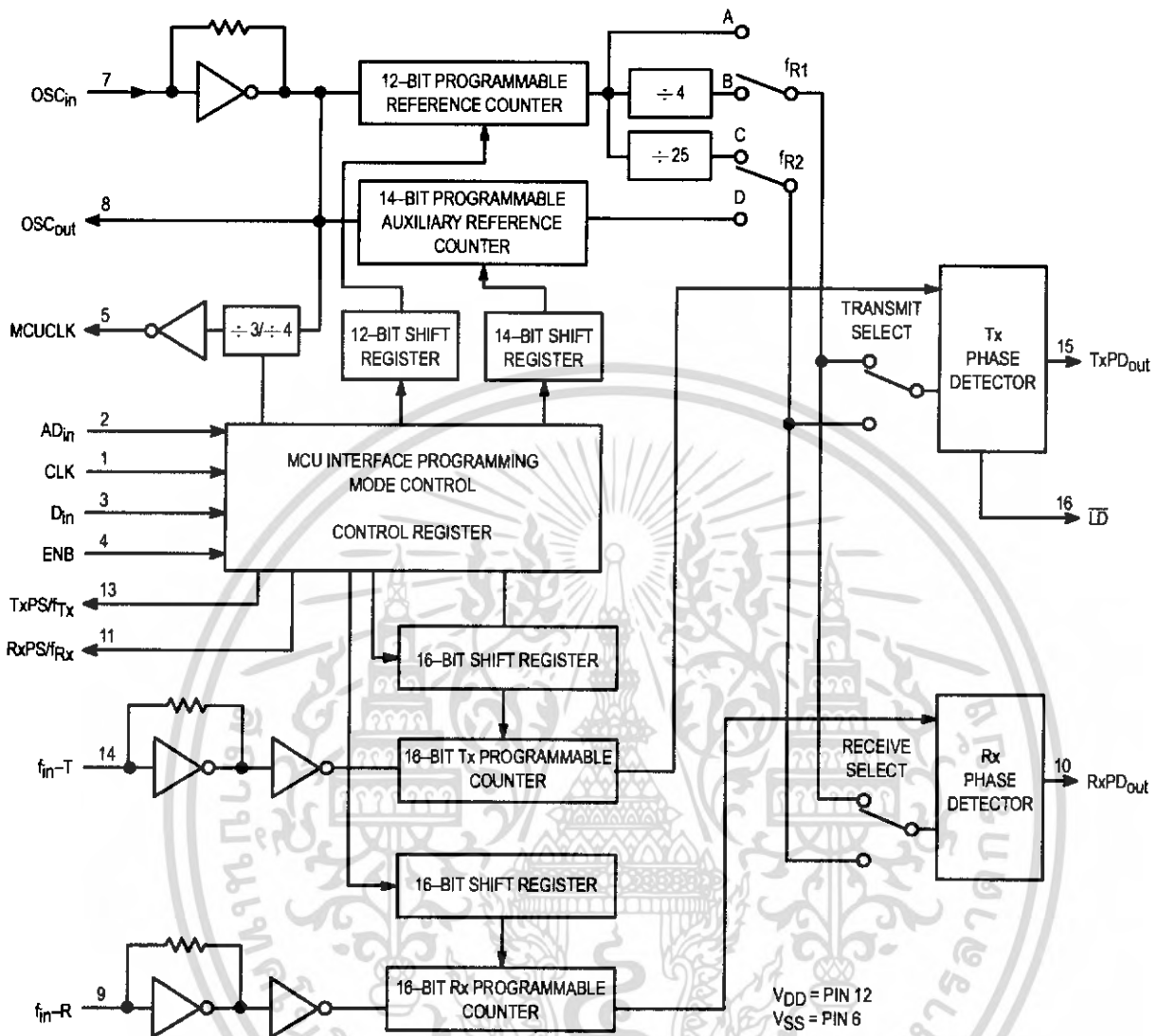
MC145162P	Plastic DIP
MC145162D	SOG Package
MC145162P1	Plastic DIP
MC145162D1	SOG Package

PIN ASSIGNMENT

CLK	1	16	LD
AD _{in}	2	15	TxPD _{out}
D _{in}	3	14	f _{in-T}
ENB	4	13	TxPS/T _X
MCUCLK	5	12	V _{DD}
V _{SS}	6	11	RxPS/F _{Rx}
OSC _{in}	7	10	RxPD _{out}
OSC _{out}	8	9	f _{in-R}



BLOCK DIAGRAM



MAXIMUM RATINGS* (Voltages Referenced to V_{SS})

Symbol	Rating	Value	Unit
V _{DD}	DC Supply Voltage	- 0.5 to + 6.0	V
V _{in}	Input Voltage, All Inputs	- 0.5 to V _{DD} + 0.5	V
I _{in} , I _{out}	DC Current Drain Per Pin	10	mA
I _{DD} , I _{SS}	DC Current Drain V _{DD} or V _{SS} Pins	30	mA
T _{stg}	Storage Temperature Range	- 65 to + 150	°C

* Maximum Ratings are those values beyond which damage to the device may occur. Functional operation should be restricted to the limits in the Electrical Characteristics tables or Pin Descriptions section.

This device contains protection circuitry to guard against damage due to high static voltages or electric fields. However, precautions must be taken to avoid application of any voltage higher than maximum rated voltages to this high-impedance circuit. For proper operation, V_{in} and V_{out} should be constrained to the range V_{SS} ≤ (V_{in} or V_{out}) ≤ V_{DD}.

Unused pins must always be tied to an appropriate logic voltage level (e.g., either V_{SS} or V_{DD}). Unused outputs must be left open.

ELECTRICAL CHARACTERISTICS (Voltages Referenced to V_{SS}, T_A = 25°C)

Symbol	Characteristic	V _{DD}	Guaranteed Limit		Unit	
			Min	Max		
V _{DD}	Power Supply Voltage Range	—	2.5	5.5	V	
V _{OL}	Output Voltage (I _{out} = 0)	0 Level	2.5	0.1	V	
		5.5	—	0.1		
V _{OH}	(V _{in} = V _{DD} or 0)	1 Level	2.5	—	V	
		5.5	2.45	—		
V _{IL}	Input Voltage (V _{out} = 0.5 V or V _{DD} - 0.5 V)	0 Level	2.5	0.75	V	
		5.5	—	1.65		
V _{IH}	(V _{in} = V _{DD} - 0.5)	1 Level	2.5	—	V	
		5.5	1.75	—		
I _{OH}	Output Current (V _{out} = 2.2 V) (V _{out} = 5.0 V) Source	2.5	- 0.18	—	mA	
		5.5	- 0.55	—		
I _{OL}	(V _{out} = 0.3 V) (V _{out} = 0.5 V) Sink	2.5	0.18	—	mA	
		5.5	0.55	—		
I _{IL}	Input Current (V _{in} = 0)	OSC _{in} , f _{in-T} , f _{in-R}	2.5	—	- 30	µA
			5.5	—	- 66	
		AD _{in} , CLK, D _{in} , ENB	2.5	—	- 1.0	
			5.5	—	- 1.0	
I _{IH}	(V _{in} = V _{DD} - 0.5)	OSC _{in} , f _{in-T} , f _{in-R}	2.5	—	30	µA
			5.5	—	66	
		AD _{in} , CLK, D _{in} , ENB	2.5	—	5.0	
			5.5	—	5.0	
I _{OZ}	Three-State Leakage Current (V _{out} = 0 V or 5.5 V)	5.5	—	± 100	nA	
C _{in}	Input Capacitance	—	—	8.0	pF	
C _{out}	Output Capacitance	—	—	8.0	pF	
I _{DD(stbby)}	Standby Current (All Counters are in Power-Down Mode with Oscillator On)	2.5	—	0.3	mA	
		5.5	—	1.5		
I _{DD}	Operating Current MC145162: 200 mV p-p input at f _{in-T} and f _{in-R} = 60 MHz MC145162-1: 250 mV p-p input at f _{in-T} and f _{in-R} = 85 MHz with OSC = 10.24 MHz	2.5	—	3.0	mA	
		5.5	—	10		

SWITCHING CHARACTERISTICS ($T_A = 25^\circ\text{C}$, $C_L = 50\text{ pF}$)

Symbol	Characteristic	Figure No.	VDD	Guaranteed Limit		Unit
				Min	Max	
t_{TLH}	Output Rise Time	1	2.5 5.5	— —	200 100	ns
t_{THL}	Output Fall Time	1	2.5 5.5	— —	200 100	ns
t_r, t_f	Input Rise and Fall Time	OSC _{in} 2	2.5 5.5	— —	5.0 4.0	μs
t_w	Input Pulse Width	CLK and ENB 3	2.5 5.5	80 60	— —	ns
f_{max}	Input Frequency Input = Sine Wave @ $\geq 200\text{ mV p-p}$ for MC145162 Input = Sine Wave @ $\geq 250\text{ mV p-p}$ for MC145162-1	OSC _{in} f_{in-R}, f_{in-T} f_{in-R}, f_{in-T}	2.5–5.5 2.5–5.5 2.5–5.5	— — —	16 60 85	MHz
t_{st}	Minimum Start-Up Time				10	ms
t_{su}	Setup Time	DATA to CLK ENB to CLK	2.5 5.5	100 200	— —	ns
t_h	Hold Time	CLK to DATA	3.0 5.0	80 40	— —	ns
t_{rec}	Recovery Time	ENB to CLK	3.0 5.0	80 40	— —	ns
t_{su1}	Setup Time	ENB to CLK	2.5–5.5	80	—	ns
t_{h1}	Hold Time	CLK to ENB	2.5–5.5	600	—	ns
f	Phase Detector Frequency			dc	12.5	kHz
f_{MCUCLK}	Output Clock Frequency ($OSC_{in} \div 3$)	MCUCLK		dc	5.33	MHz

SWITCHING WAVEFORMS



Figure 1.

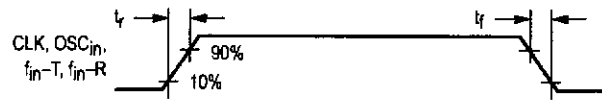


Figure 2.

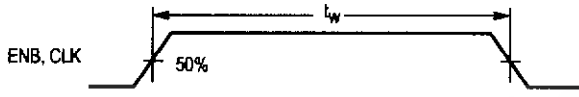


Figure 3.

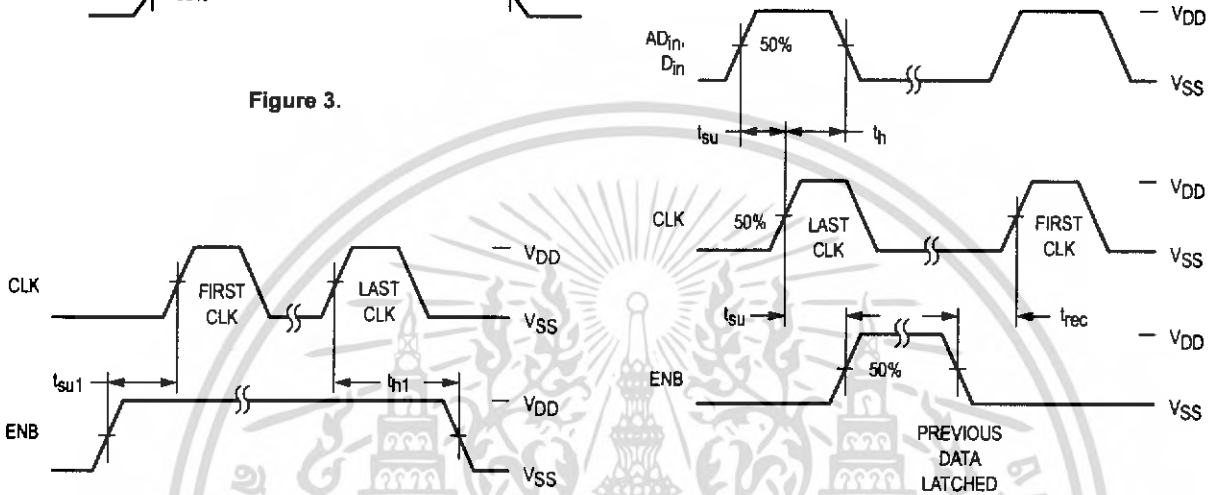


Figure 4. ENB High During Serial Transfer

Figure 5. ENB Low During Serial Transfer

PIN DESCRIPTIONS

INPUT PINS

OSC_{in} / OSC_{out}

Reference Oscillator Input/Output (Pins 7, 8)

These pins form a reference oscillator when connected to an external parallel-resonant crystal. Figure 6 shows the relationship of different crystal frequencies and reference frequencies for cordless phone applications in various countries. OSC_{in} may also serve as input for an externally generated reference signal which is typically ac coupled.

MCUCLK

System Clock (Pin 5)

This output pin provides a signal of the crystal frequency (OSC_{out}) divided by 3 or 4 that is controlled by a bit in the control register.

This signal can be a clock source for the MCU or other system clocks.

AD_{in}, D_{in}, CLK, ENB

Auxiliary Data In, Data In, Clock, Enable (Pins 2, 3, 1, 4)

These four pins provide an MCU serial interface for programming the reference counter, the transmit-channel counter, and the receive-channel counter. They also provide various controls of the PLL including the power saving mode and the programming format.

TxPS/f_{Tx}, RxPS/f_{Rx}

Transmit Power Save, Receive Power Save (Pins 13, 11)

For a normal application, these output pins provide the status of the internal power saving mode operation. If the transmit-channels counter circuitry is in power down mode, TxPS/f_{Tx} outputs a high state. If the receive-channels counter circuitry is in power down mode, RxPS/f_{Rx} is set high. These outputs can be applied for controlling the external power switch for the transmitter and the receiver to save MCU control pins.

In the Tx/Rx channel counter test mode, the TxPS/f_{Tx} and RxPS/f_{Rx} pins output the divided value of the transmit channel counter (f_{Tx}) and the receive channel counter (f_{Rx}), respectively. This test mode operation is controlled by the

control register. Details of the counter test mode are in the **Tx/Rx Channel Counter Test** section of this data sheet.

f_{in-T}/f_{in-R}

Transmit/Receive Counter Inputs (Pins 14, 9)

f_{in-T} and f_{in-R} are inputs to the transmit and the receive counters, respectively. These signals are typically driven from the loop VCO and ac coupled. The minimum input signal level is 200 mV p-p @ 60.0 MHz.

OUTPUT PINS

TxPD_{out}/RxPD_{out}

Transmit/Receive Phase Detector Outputs (Pins 15, 10)

These are three-state outputs of the transmit and receive phase detectors for use as loop error signals (see Figure 7 for phase detector output waveforms). Phase detector gain is V_{DD}/4 π volts per radian.

Frequency f_V > f_R or f_V leading: output = negative pulse.

Frequency f_V < f_R or f_V lagging: output = positive pulse.

Frequency f_V = f_R and phase coincidence: output = high-impedance state.

NOTE: f_R is the divided-down reference frequency at the phase detector input and f_V is the divided-down VCO frequency at the phase detector input.

LD

Lock Detect (Pin 16)

The lock detect signal is associated with the transmit loop. The output at a high level indicates an out-of-lock condition (see Figure 7 for the LD output waveform).

POWER SUPPLY

V_{DD}

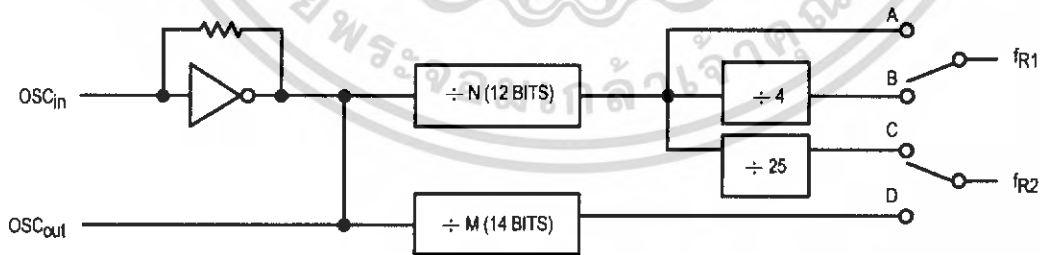
Positive Power Supply (Pin 12)

V_{DD} is the most positive power supply potential ranging from 2.5 to 5.5 V with respect to V_{SS}.

V_{SS}

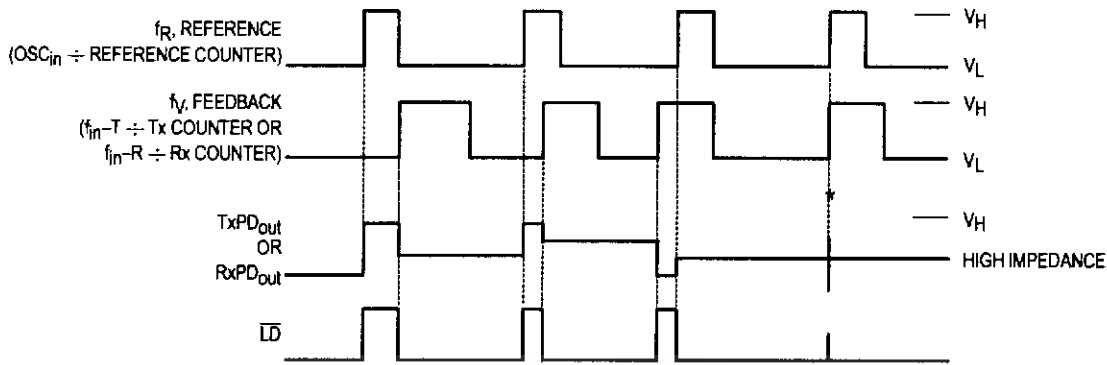
Negative Power Supply (Pin 6)

V_{SS} is the most negative supply potential and is usually connected to ground.



Crystal	÷ N Value	f _{R1} →B	f _{R2} →C
11.150 MHz	448	6.25 kHz	1.0 kHz
11.150 MHz	223	12.5 kHz	
10.240 MHz	512	5.0 kHz	
12.000 MHz	600	5.0 kHz	

Figure 6. Reference Frequencies for Cordless Phone Applications of Various Countries



V_H = High voltage level.

V_L = Low voltage level.

*At this point, when both f_R and f_Y are in phase, the output is forced to near mid supply.

NOTE: The $TxPD_{out}$ and $RxPD_{out}$ generate error pulses during out-of-lock conditions. When locked in phase and frequency, the output is high impedance and the voltage at that pin is determined by the low-pass filter capacitor.

Figure 7. Phase Detector/Lock Detector Output Waveforms

MCU PROGRAMMING SCHEME

The MCU programming scheme is defined in two formats controlled by the ENB input. If the enable signal is high during the serial data transfer, control register/reference frequency programming is selected. If the ENB is low, programming of the transmit and receive counters is selected. During programming of the transmit and receive counters, both AD_{in} and D_{in} pins can input the data to the transmit and receive counters. Both counters' data is clocked into the PLL internal shift register at the leading edge of the CLK signal. It is not necessary to reprogram the reference frequency counter/control register when using the enable signal to program the transmit/receive channels.

In programming the control register/reference frequency scheme, the most significant bit (MSB) of the programming word identifies whether the input data is the control word or the reference frequency data word. If the MSB is 1, the input data is the control word (Figure 8). Also see Figure 8 and Table 1 for control register and bit function. If the MSB is 0, the input data is the reference frequency (Figure 9).

The reference frequency data word is a 32-bit word containing the 12-bit reference frequency data, the 14-bit auxiliary reference frequency counter information, the reference frequency selection plus, the auxiliary reference frequency counter enable bit (Figure 9).

If the AUX REF ENB bit is high, the 14-bit auxiliary reference frequency counter provides an additional phase reference frequency output for the loops. If AUX REF ENB bit is low, the auxiliary reference frequency counter is forced into

power-down mode for current saving. (Other power down modes are also provided through the control register per Table 2 and Figure 8.) At the falling edge of the ENB signal, the data is stored in the registers.

There are two interfacing schemes for the universal channel mode: the three-pin and the four-pin interfacing schemes. The three-pin interfacing scheme is suited for use with the MCU SPI (serial peripheral interface) (Figure 10), while the four-pin interfacing scheme is commonly used for general I/O port connection (Figure 11).

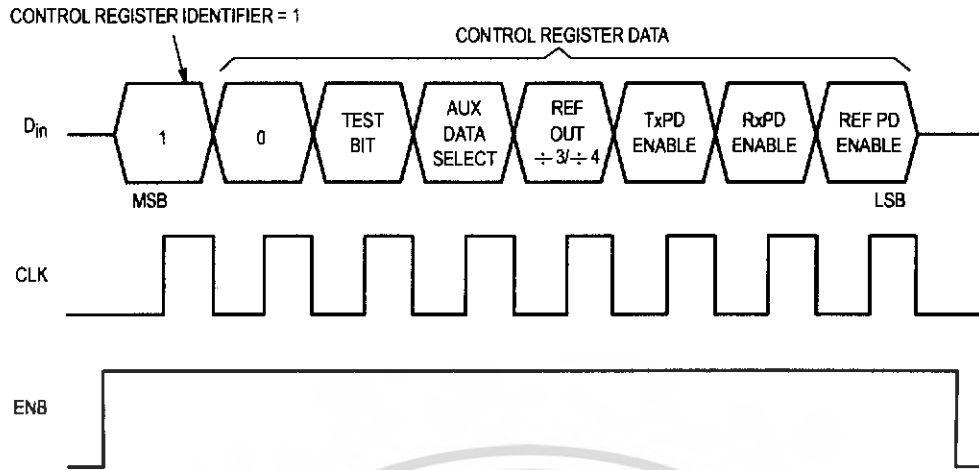
For the three-pin interfacing scheme, the auxiliary data select bit is set to 0. All 32 bits of data, which define both the 16-bit transmit counter and the 16-bit receive counter, latch into the PLL internal register through the data in pins at the leading edge of CLK. See Figures 12 and 13.

For the four-pin interfacing scheme, the auxiliary data select bit is set to 1. In this scheme, the 16-bit transmit counter's data enters into the AD_{in} pin at the same time as the 16-bit receive counter's data enters into the D_{in} pin. This simultaneous entry of the transmit and receive counters causes the programming period of the four-pin scheme to be half that of the three-pin scheme (see Figures 14 and 15).

While programming Tx/Rx Channel Counter, the ENB pin must be pulsed to provide falling edge to latch the shifted data after the rising edge of the last clock. Maximum data transfer rate is 500 kbps.

NOTE

10 ms should be allowed for initial start-up time for the oscillator to allow all registers to clear and enable programming of new register values.



NOTE: ENB must be high during the serial transfer.

Figure 8. Programming Format of the Control Register

Table 1. Control Register Function Bits Description

Test Bit	Set to 1 for Tx/Rx channel counter test mode Set to 0 for normal application
Aux Data Select	Set to 1 for both AD _{in} and D _{in} pins inputting the transmit 16-bits data and receive 16-bits data respectively. Set to 0 for normal application interfacing with MCU serial peripheral interface. Does not use AD _{in} pin; tie AD _{in} to V _{SS} .
REF _{out} ÷ 3/ ÷ 4	If set to 1, REF _{out} output frequency is equal to OSC _{out} ÷ 3. If set to 0, REF _{out} output is OSC _{out} ÷ 4.
TxPD Enable	If set to 1, the transmit counter, transmit phase detector, and the associated circuitry is in power-down mode. Tx PS/f _{Tx} is set "High".
RxPD Enable	If set to 1, the receive counter, receive phase detector, and the associated circuitry is in power-down mode. Rx PS/f _{Rx} is set "High".
Ref PD Enable	If set to 1, both 12-bit and 14-bit reference frequency counters are in power-down mode.

Table 2. Control Register Power Down Bits Function

TxPD Enable	RxPD Enable	REF PD Enable	Tx-Channel Counter	Rx-Channel Counter	Reference Frequency Counter
0	0	0	—	—	—
0	0	1	—	—	Power Down
0	1	0	—	Power Down	—
0	1	1	—	Power Down	Power Down
1	0	0	Power Down	—	—
1	0	1	Power Down	—	Power Down
1	1	0	Power Down	Power Down	—
1	1	1	Power Down	Power Down	Power Down

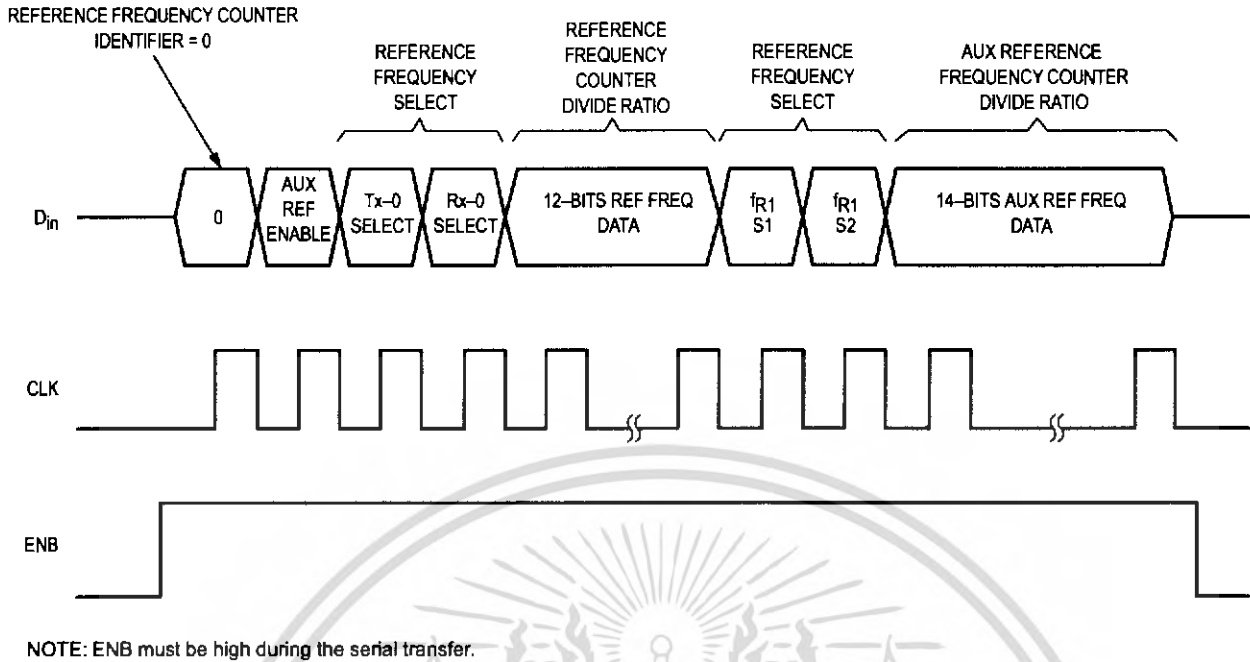


Figure 9. Programming Format of the Auxiliary/Reference Frequency Counters

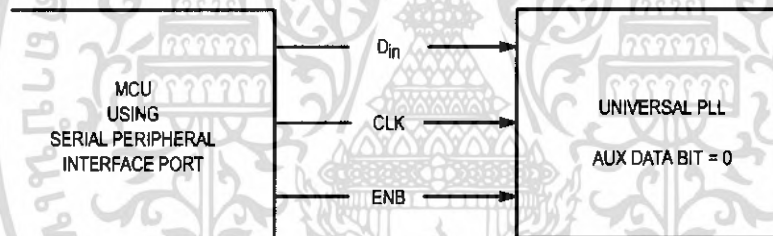


Figure 10. MCU Interface Using SPI

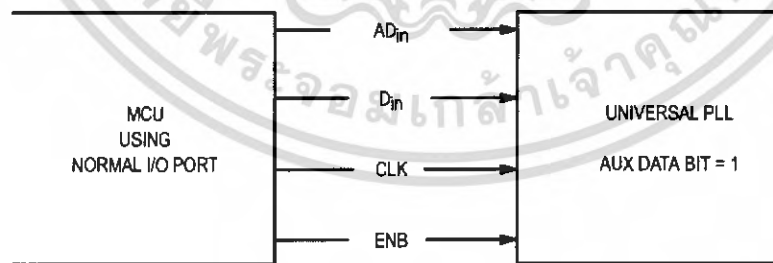
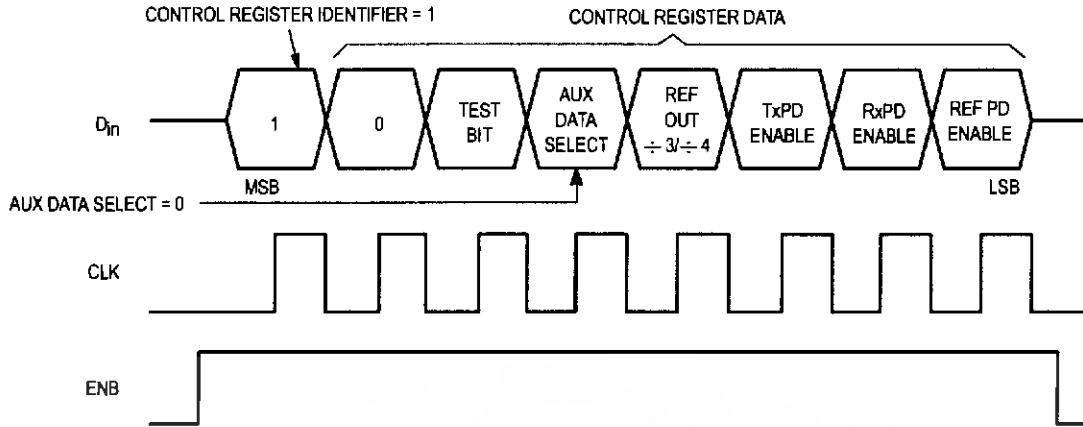
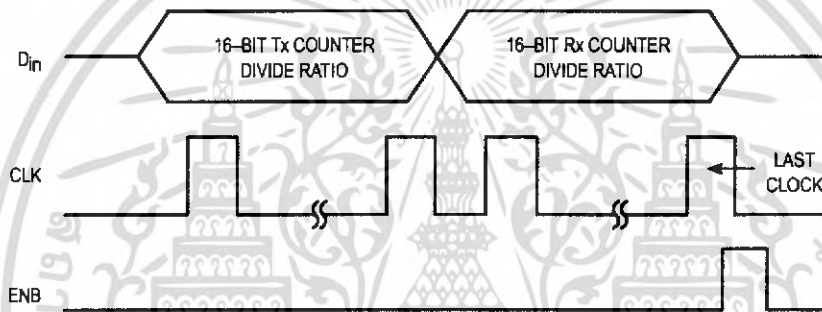


Figure 11. MCU Interface Using Normal I/O Ports with Both D_{in} and AD_{in} for Faster Programming Time



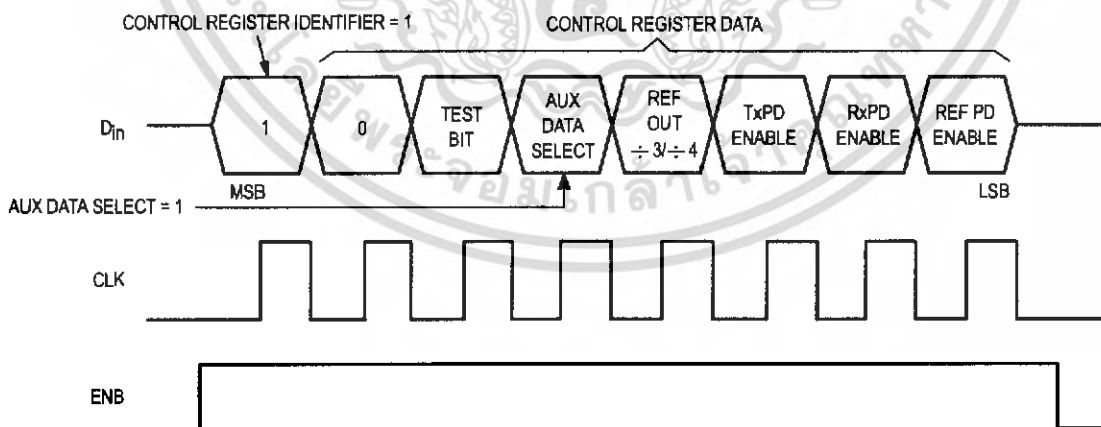
NOTE: ENB must be high during the serial transfer.

Figure 12. Programming Format for Control Register (3-Pin Interfacing Scheme)



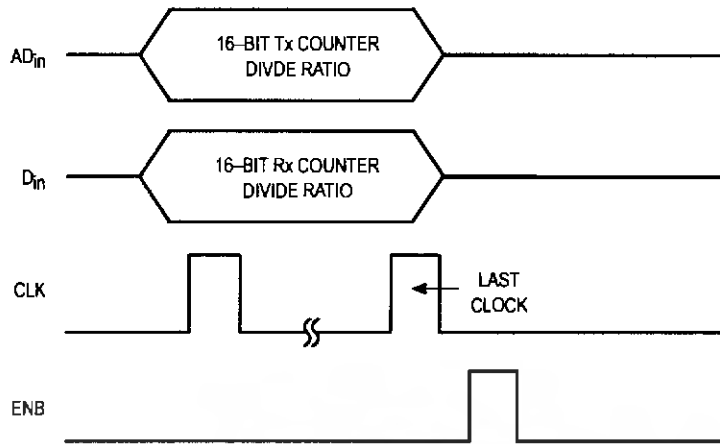
NOTE: ENB must be low during the serial transfer.

Figure 13. Programming Format for Transmit and Receive Counters (3-Pin Interfacing Scheme)



NOTE: ENB must be high during the serial transfer.

Figure 14. Programming Format for Control Register (4-Pin Interfacing Scheme)



NOTE: ENB must be low during the serial transfer.

Figure 15. Programming Format for Transmit and Receive Counters (4-Pin Interfacing Scheme)

Table 3. Global CT-1 Reference Frequency Setting vs Channel Frequencies

Country	Channels Frequency	f _{R1}	f _{R2}
U.S.A.	46/49 MHz (10, 15, 25 Channels)	5.0 kHz	—
France	26/41 MHz	6.25 kHz/12.5 kHz	—
Spain	31/41 MHz	5.0 kHz	—
Australia	30/39 MHz	5.0 kHz	—
U.K.	1.7/47 MHz	6.25 kHz	1.0 kHz
New Zealand	1.7/34/40 MHz	6.25 kHz	1.0 kHz

REFERENCE FREQUENCY SELECTION AND PROGRAMMING

Figure 16 shows the bit function of the reference frequency programming word. The user can either select the "fixed" reference frequency for all channels accordingly or provide a specific reference frequency for a particular channel by using two reference frequency counters (e.g., for an application in France, the base set transmit channel common fixed reference frequency is 6.25 kHz or 12.5 kHz). (See Table 3 and Figure 6 for reference frequencies for various countries.) However, transmit channels 6, 8, and 14 can be set to 25 kHz, and channel 8 reference frequency can be set to 50 kHz. But this reference frequency may not be applied to the receiving side; therefore, the receiving side reference frequency must be generated by another reference frequency counter. The higher the reference frequency, the better the phase noise performance and faster the lock time, but the PLL consumes more current if both reference frequency counters are in operation.

In general, the 12-bit reference frequency counter plus the ÷ 4 and ÷ 25 module can offer all the reference frequencies

for global CT-1 transmit and receive channel requirements. Users can select their own reference frequency by introducing the additional 14-bit auxiliary reference frequency counter.

Again, the 14-bit auxiliary reference frequency counter can be shut down by the auxiliary reference enable bit in the reference counter programming word by setting the bit to 0. At this state, the f_{R2} is automatically connected to point C (the ÷ 25 block output), and f_{R1} can be connected to point A or B by setting the f_{R1}-S1 and f_{R1}-S2 bits in the reference counter program word. The 14-bit auxiliary reference frequency counter data will be in "Don't Care" state.

If the 14-bit auxiliary reference frequency counter is enabled (auxiliary reference enable = 1), then f_{R2} is automatically connected to point D (14-bit counter output), and f_{R1} can be selected to connect to point A, B, or C, depending on the bit setting of f_{R1}-S1 and f_{R1}-S2.

Table 4 and Figure 16 describe the functions of the auxiliary reference enable bit and the f_{R1}-S1 and f_{R1}-S2 bits selection.

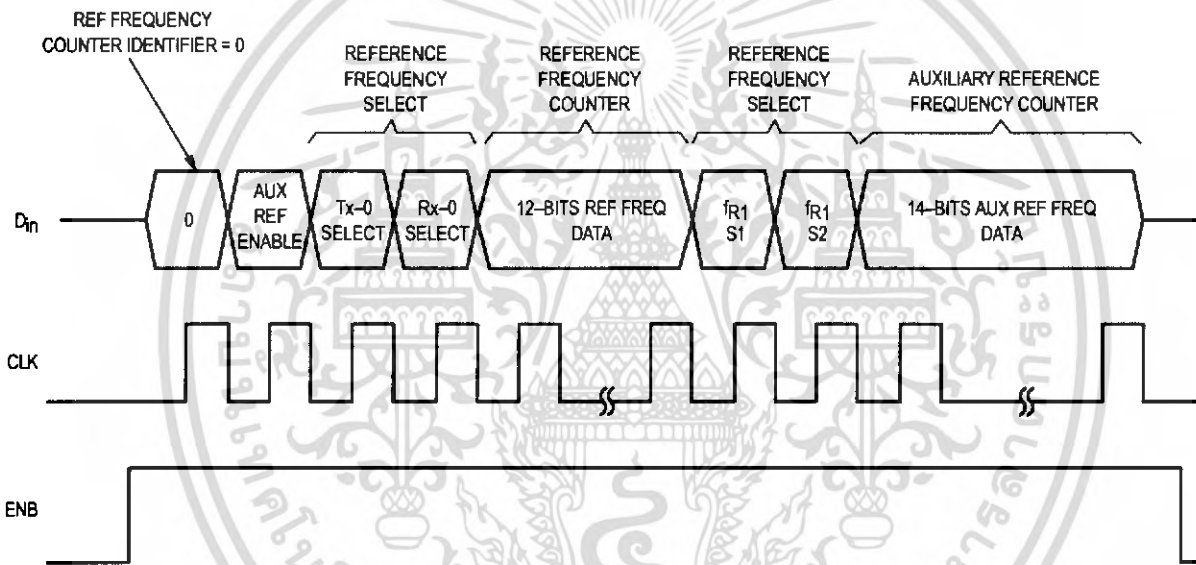
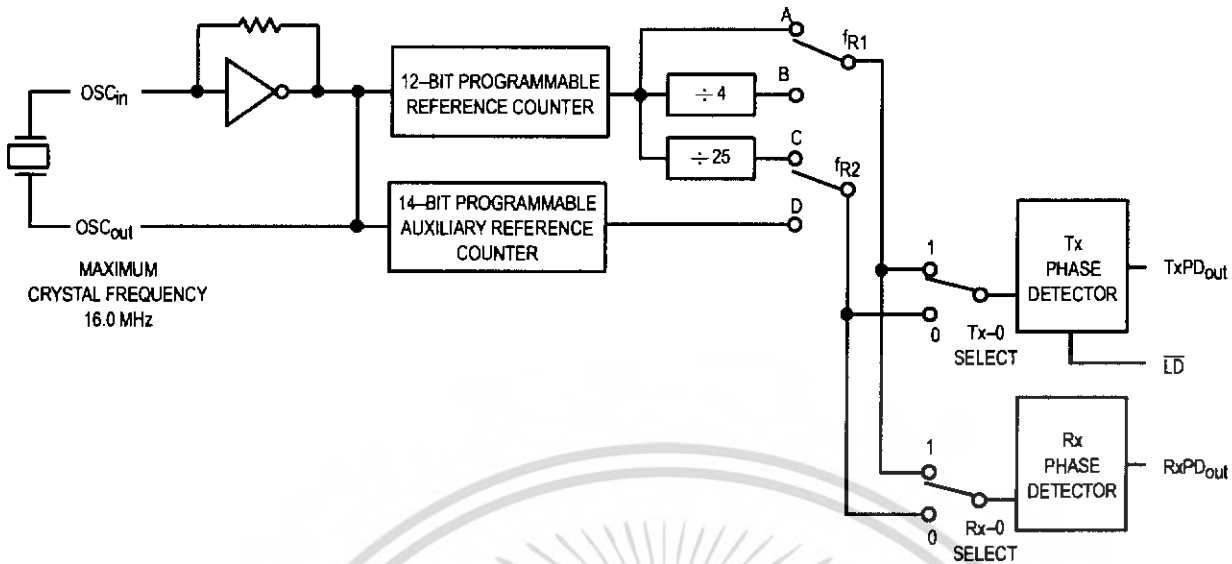


Figure 16. Reference Frequency Counter/Selection Programming Mode

Table 4. Bit Function and the Reference Frequency Selection Bit Setting of the Reference Frequency Counter Programming Word

AUX REF Enable	Auxiliary Reference Frequency Counter Mode	Module Select	f _{R1} S1	f _{R1} S2	f _{R1} Routing
0	14-Bit Auxiliary Reference Frequency Counter Disable	f _{R2} → C	0	0	N/A
			0	1	f _{R1} → A
			1	0	f _{R1} → B
			1	1	N/A
1	14-Bit Auxiliary Reference Frequency Counter Enable	f _{R2} → D	0	0	N/A
			0	1	f _{R1} → A
			1	0	f _{R1} → B
			1	1	f _{R1} → C

N/A = Not Applicable

POWER SAVING OPERATION

This PLL has a programmable power-saving scheme. The transmit and receive counters and the reference frequency counter can be powered down individually by setting the TxPD enable, RxPD enable, and Ref PD enable bits of the control register. The functions of the power down control bits are explained in Table 2 and the programming format is in Figure 8.

The output pins TxPS/fTx and RxPS/fRx output the status of the internal power saving setting. If the bit TxPD enable is set "high" (transmit counter is set to power-down mode), then the TxPS/fTx pin will also output a "high" state. This TxPS/fTx output can control an external power switch to switch off the transmitter, as shown in Figure 17. This scheme can be applied to the RxPS/fRx output to control the receiver power saving operation as required.

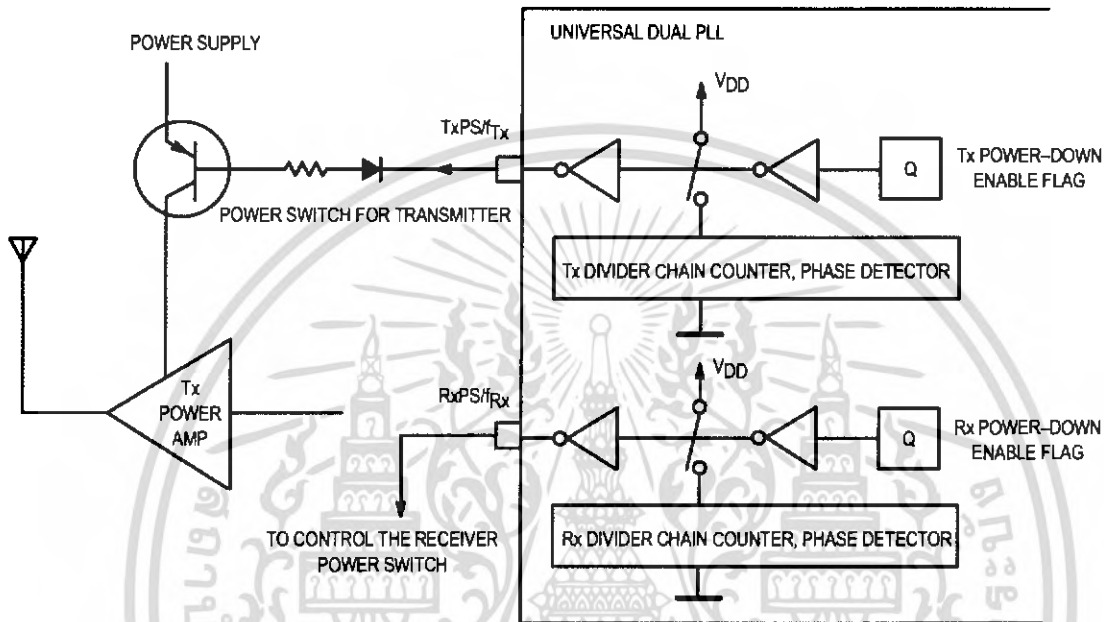


Figure 17. TxPS/fTx and RxPS/fRx Outputs to Control Power Switches of the Transmitter and the Receiver

Tx/Rx CHANNEL COUNTER TEST

In normal applications, the TxPS/f_{Tx} and the RxPS/f_{Rx} output pins indicate the power saving mode status. However, the user can examine the Tx and Rx channel counter outputs by setting the Test bit in the control register to 1. The final value

of the transmit-channel counter and the receive-channel counter multiplex out to TxPS/f_{Tx} and RxPS/f_{Rx} respectively. The user can verify the divided-down output waveform associated with the RF input level in the PLL circuitry implementation (Figure 18).

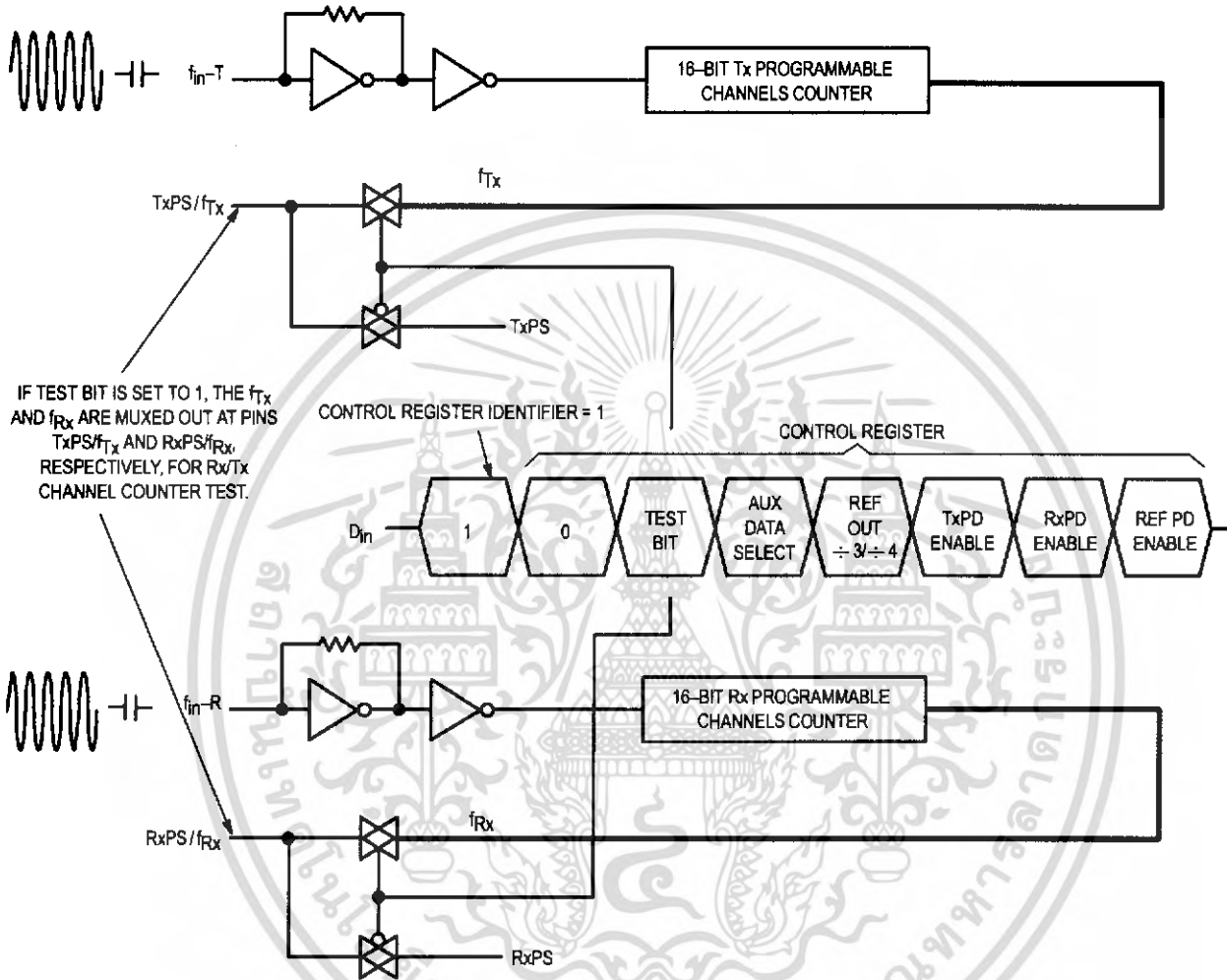


Figure 18. RF Buffer Sensitivity

Table 5. France CT-1 Base Set Frequency

Channel Number	Tx Channel Frequency (MHz)	Tx Counter Value (Ref. Freq. = 6.25 kHz)	f_{in-R} Input Frequency (MHz) [1st IF = 10.7 MHz]	Rx Counter Value (Ref. Freq. = 6.25 kHz)
1	26.4875	4238	30.7875	4926
2	26.4750	4236	30.7750	4924
3	26.4625	4234	30.7625	4922
4	26.4500	4232	30.7500	4920
5	26.4375	4230	30.7375	4918
6	26.4250	4228	30.7250	4916
7	26.4125	4226	30.7125	4914
8	26.4000	4224	30.7000	4912
9	26.3875	4222	30.6875	4910
10	26.3750	4220	30.6750	4908
11	26.3625	4218	30.6625	4906
12	26.3500	4216	30.6500	4904
13	26.3375	4214	30.6375	4902
14	26.3250	4212	30.6250	4900
15	26.3125	4210	30.6125	4898

Table 6. France CT-1 Handset Frequency

Channel Number	Tx Channel Frequency (MHz)	Tx Counter Value (Ref. Freq. = 6.25 kHz)	f_{in-R} Input Frequency (MHz) [1st IF = 10.7 MHz]	Rx Counter Value (Ref. Freq. = 6.25 kHz)
1	41.4875	6638	37.1875	5950
2	41.4750	6636	37.1750	5948
3	41.4625	6634	37.1625	5946
4	41.4500	6632	37.1500	5944
5	41.4375	6630	37.1375	5942
6	41.4250	6628	37.1250	5940
7	41.4125	6626	37.1125	5938
8	41.4000	6624	37.1000	5936
9	41.3875	6622	37.0875	5934
10	41.3750	6620	37.0750	5932
11	41.3625	6618	37.0625	5930
12	41.3500	6616	37.0500	5928
13	41.3375	6614	37.0375	5926
14	41.3250	6612	37.0250	5924
15	41.3125	6610	37.0125	5922

Table 7. Spain CT-1 Base Set Frequency

Channel Number	Tx Channel Frequency (MHz)	Tx Counter Value (Ref. Freq. = 5.00 kHz)	f_{in-R} Input Frequency (MHz) [1st IF = 10.695 MHz]	Rx Counter Value (Ref. Freq. = 5.00 kHz)
1	31.0250	6205	29.2300	5846
2	31.0500	6210	29.2550	5851
3	31.0750	6215	29.2800	5856
4	31.1000	6220	29.3050	5861
5	31.1250	6225	29.3300	5866
6	31.1500	6230	29.3550	5871
7	31.1750	6235	29.3800	5876
8	31.2000	6240	29.4050	5881
9	31.2500	6250	29.4550	5891
10	31.2750	6255	29.4800	5896
11	31.3000	6260	29.5050	5901
12	31.3250	6265	29.5300	5906

Table 8. Spain CT-1 Handset Frequency

Channel Number	Tx Channel Frequency (MHz)	Tx Counter Value (Ref. Freq. = 5.00 kHz)	f_{in-R} Input Frequency (MHz) [1st IF = 10.7 MHz]	Rx Counter Value (Ref. Freq. = 5.00 kHz)
1	39.9250	7985	20.3300	4066
2	39.9500	7990	20.3550	4071
3	39.9750	7995	20.3800	4076
4	40.0000	8000	20.4050	4081
5	40.0250	8005	20.4300	4086
6	40.0500	8010	20.4550	4091
7	40.0750	8015	20.4800	4096
8	40.1000	8020	20.5050	4101
9	40.1500	8030	20.5550	4111
10	40.1750	8035	20.5800	4116
11	40.2000	8040	20.6050	4121
12	40.2250	8045	20.6300	4126

Table 9. New Zealand CT-1 Base Set Frequency

Channel Number	Tx Channel Frequency (MHz)	Tx Counter Value	f_{in-R} Input Frequency (MHz) [1st IF = 10.7 MHz]	Rx Counter Value (Ref. Freq. = 6.25 kHz)
1	1.7820	1782	29.7625	4762
2	1.7620	1762	29.7500	4760
3	1.7420	1742	29.7375	4758
4	1.7220	1722	29.7250	4756
5	1.7020	1702	29.7125	4754
6	34.3500	5496	29.7000	4752
7	34.3625	5498	29.6875	4750
8	34.3750	5500	29.6750	4748
9	34.3875	5502	29.6625	4746
10	34.4000	5504	29.6500	4744

Table 10. New Zealand CT-1 Handset Frequency

Channel Number	Tx Channel Frequency (MHz)	Tx Counter Value (Ref. Freq. = 6.25 kHz)	f_{in-R} Input Frequency (MHz)	Rx Counter Value
1	40.4625	6474	2.2370	2237
2	40.4500	6472	2.2170	2217
3	40.4375	6470	2.1970	2197
4	40.4250	6468	2.1770	2177
5	40.4125	6466	2.1570	2157
6	40.4000	6464	23.6500	3784
7	40.3875	6462	23.6625	3786
8	40.3750	6460	23.6750	3788
9	40.3625	6458	23.6875	3790
10	40.3500	6456	23.7000	3792

Table 11. Australia CT-1 Base Set Frequency

Channel Number	Tx Channel Frequency (MHz)	Tx Counter Value (Ref. Freq. = 5.00 kHz)	f_{in-R} Input Frequency (MHz) [1st IF = 10.695 MHz]	Rx Counter Value (Ref. Freq. = 5.00 kHz)
1	30.0750	6015	29.0800	5816
2	30.1250	6025	29.1300	5826
3	30.1750	6035	29.1800	5836
4	30.2250	6045	29.2300	5846
5	30.2750	6055	29.2800	5856
6	30.1000	6020	29.1050	5821
7	30.1500	6030	29.1550	5831
8	30.2000	6040	29.2050	5841
9	30.2500	6050	29.2550	5851
10	30.3000	6060	29.3050	5861

Table 12. Australia CT-1 Handset Frequency

Channel Number	Tx Channel Frequency (MHz)	Tx Counter Value (Ref. Freq. = 5.00 kHz)	f_{in-R} Input Frequency (MHz) [1st IF = 10.7 MHz]	Rx Counter Value (Ref. Freq. = 5.00 kHz)
1	39.7750	7955	19.3800	3876
2	39.8250	7965	19.4300	3886
3	39.8750	7975	19.4800	3896
4	39.9250	7985	19.5300	3906
5	39.9750	7995	19.5800	3916
6	39.8000	7960	19.4050	3881
7	39.8500	7970	19.4550	3891
8	39.9000	7980	19.5050	3901
9	39.9500	7990	19.5550	3911
10	40.0000	8000	19.6050	3921

Table 13. U.K. CT-1 Base Set Frequency

Channel Number	Tx Channel Frequency (MHz)	Tx Counter Value (Ref. Freq. = 1.00 kHz)	f_{in-R} Input Frequency (MHz) [1st IF = 10.7 MHz]	Rx Counter Value (Ref. Freq. = 6.25 kHz)
1	1.6420	1642	36.75625	5881
2	1.6620	1662	36.76875	5883
3	1.6820	1682	36.78125	5885
4	1.7020	1702	36.79375	5887
5	1.7220	1722	36.80625	5889
6	1.7420	1742	36.81875	5891
7	1.7620	1762	36.83125	5893
8	1.7820	1782	36.84375	5895

Table 14. U.K. CT-1 Handset Frequency

Channel Number	Tx Channel Frequency (MHz)	Tx Counter Value (Ref. Freq. = 6.25 kHz)	f_{in-R} Input Frequency (MHz) [1st IF = 455 kHz]	Rx Counter Value (Ref. Freq. = 1.00 kHz)
1	47.45625	7593	2.097	2097
2	47.46875	7595	2.117	2117
3	47.48125	7597	2.137	2137
4	47.49375	7599	2.157	2157
5	47.50625	7601	2.177	2177
6	47.51875	7603	2.197	2197
7	47.53125	7605	2.217	2217
8	47.54375	7607	2.237	2237

Table 15. U.S.A. (10 Channels) CT-1 Base Set Frequency

Channel Number	Tx Channel Frequency (MHz)	Tx Counter Value (Ref. Freq. = 5.00 kHz)	f_{in-R} Input Frequency (MHz) [1st IF = 10.695 MHz]	Rx Counter Value (Ref. Freq. = 5.00 kHz)
1	46.610	9322	38.975	7795
2	46.630	9326	38.150	7830
3	46.670	9334	38.165	7833
4	46.710	9342	39.075	7815
5	46.730	9346	39.180	7836
6	46.770	9354	39.135	7827
7	46.830	9366	39.195	7839
8	46.870	9374	39.235	7847
9	46.930	9386	39.295	7859
10	46.970	9394	39.275	7855

Table 16. U.S.A. (10 Channels) CT-1 Handset Frequency

Channel Number	Tx Channel Frequency (MHz)	Tx Counter Value (Ref. Freq. = 5.00 kHz)	f_{in-R} Input Frequency (MHz) [1st IF = 10.7 MHz]	Rx Counter Value (Ref. Freq. = 5.00 kHz)
1	49.670	9934	35.915	7183
2	49.845	9969	35.935	7187
3	49.860	9972	35.975	7195
4	49.770	9954	36.015	7203
5	49.875	9975	36.035	7207
6	49.830	9966	36.075	7215
7	49.890	9978	36.135	7227
8	49.930	9986	36.175	7235
9	49.990	9998	36.235	7247
10	49.970	9994	36.275	7255

Table 17. U.S.A. (25 Channels) CT-1 Base Set Frequency

Channel Number	Tx Channel Frequency (MHz)	Tx Counter Value (Ref. Freq. = 5.00 kHz)	$f_{ n-R}$ Input Frequency (MHz) [1st IF = 10.7 MHz]	Rx Counter Value (Ref. Freq. = 5.00 kHz)
1	43.72	8744	38.06	7612
2	43.74	8748	38.14	7628
3	43.82	8764	38.16	7632
4	43.84	8768	38.22	7644
5	43.92	8784	38.32	7664
6	43.96	8788	38.38	7676
7	44.12	8824	38.40	7880
8	44.16	8832	38.46	7692
9	44.18	8836	38.50	7700
10	44.20	8840	38.54	7708
11	44.32	8864	38.58	7716
12	44.36	8872	38.66	7732
13	44.40	8880	38.70	7740
14	44.46	8892	38.76	7752
15	44.48	8896	38.80	7760
16	46.61	9322	38.97	7794
17	46.63	9326	39.145	7829
18	46.67	9334	39.16	7832
19	46.71	9342	39.07	7814
20	46.73	9346	39.175	7835
21	46.77	9354	39.13	7826
22	48.83	9366	39.19	7838
23	46.87	9374	39.23	7846
24	46.93	9386	39.29	7858
25	46.97	9394	39.27	7854

Table 18. U.S.A. (25 Channels) CT-1 Handset Frequency

Channel Number	Tx Channel Frequency (MHz)	Tx Counter Value (Ref. Freq. = 5.00 kHz)	f_{in-R} Input Frequency (MHz) [1st IF = 10.7 MHz]	Rx Counter Value (Ref. Freq. = 5.00 kHz)
1	48.76	9752	33.02	6604
2	48.84	9768	33.04	6608
3	48.86	9772	33.12	6624
4	48.92	9748	33.14	6628
5	49.02	9804	33.22	6644
6	49.08	9816	33.26	6652
7	49.10	9820	33.42	6684
8	49.16	9832	33.46	6692
9	49.20	9840	33.48	6696
10	49.24	9848	33.50	6700
11	49.28	9856	33.62	6724
12	49.38	9872	33.66	6732
13	49.40	9880	33.70	6740
14	49.46	9892	33.76	6752
15	49.50	9900	33.78	6756
16	49.67	9934	33.91	7182
17	49.845	9969	33.93	7188
18	49.86	9972	33.97	7194
19	49.77	9954	36.01	7202
20	49.875	9975	36.03	7206
21	49.83	9966	36.07	7214
22	49.89	9978	36.13	7226
23	49.93	9986	36.17	7234
24	49.99	9998	36.23	7246
25	49.97	9994	36.27	7254

Table 19. Korea CT-1 Base Set Frequency

Channel Number	Tx Channel Frequency (MHz)	Tx Counter Value (Ref. Freq. = 5.00 kHz)	f_{in-R} Input Frequency (MHz) [1st IF = 10.695 MHz]	Rx Counter Value (Ref. Freq. = 5.00 kHz)
1	46.610	9322	38.975	7795
2	46.630	9326	38.150	7830
3	46.670	9334	38.165	7833
4	46.710	9342	39.075	7815
5	46.730	9346	39.160	7836
6	46.770	9354	39.135	7827
7	46.830	9366	39.195	7839
8	46.870	9374	39.235	7847
9	46.930	9386	39.295	7859
10	46.970	9394	39.275	7855
11	46.510	9302	39.000	7800
12	46.530	9306	39.015	7803
13	46.550	9310	39.030	7806
14	46.570	9314	39.045	7809
15	46.590	9316	39.060	7812

Table 20. Korea CT-1 Handset Frequency

Channel Number	Tx Channel Frequency (MHz)	Tx Counter Value (Ref. Freq. = 5.00 kHz)	f_{in-R} Input Frequency (MHz) [1st IF = 10.7 MHz]	Rx Counter Value (Ref. Freq. = 5.00 kHz)
1	49.670	9934	35.915	7183
2	49.845	9969	35.935	7187
3	49.860	9972	35.975	7195
4	49.770	9954	36.015	7203
5	49.875	9975	36.035	7207
6	49.830	9966	36.075	7215
7	49.890	9978	36.135	7227
8	49.930	9986	36.175	7235
9	49.990	9998	36.235	7247
10	49.970	9994	36.275	7255
11	49.695	9939	35.815	7163
12	49.710	9942	35.835	7167
13	49.725	9945	35.855	7171
14	49.740	9948	35.875	7175
15	49.755	9951	35.895	7179

Table 21. China CT-1 Base Set Frequency

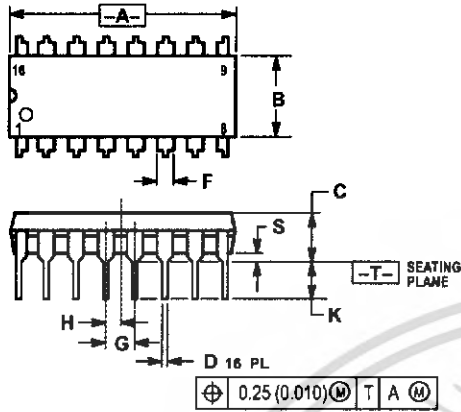
Channel Number	Tx Channel Frequency (MHz)	Tx Counter Value (Ref. Freq. = 5.00 kHz)	f_{in-R} Input Frequency (MHz) [1st IF = 10.7 MHz]	Rx Counter Value (Ref. Freq. = 5.00 kHz)
1	45.250	9050	37.550	7510
2	45.275	9055	37.575	7515
3	45.300	9060	37.600	7520
4	45.325	9065	37.625	7525
5	45.350	9070	37.650	7530
6	45.375	9075	37.675	7535
7	45.400	9080	37.700	7540
8	45.425	9085	37.725	7545
9	45.450	9090	37.750	7550
10	45.475	9095	37.775	7555

Table 22. China CT-1 Handset Frequency

Channel Number	Tx Channel Frequency (MHz)	Tx Counter Value (Ref. Freq. = 5.00 kHz)	f_{in-R} Input Frequency (MHz) [1st IF = 10.7 MHz]	Rx Counter Value (Ref. Freq. = 5.00 kHz)
1	48.250	9650	34.550	6910
2	48.275	9655	34.575	6915
3	48.300	9660	34.600	6920
4	48.325	9665	34.625	6925
5	48.350	9670	34.650	6930
6	48.375	9675	34.675	6935
7	48.400	9680	34.700	6940
8	48.425	9685	34.725	6945
9	48.450	9690	34.750	6950
10	48.475	9695	34.775	6955

PACKAGE DIMENSIONS

P SUFFIX PLASTIC DIP CASE 648-08

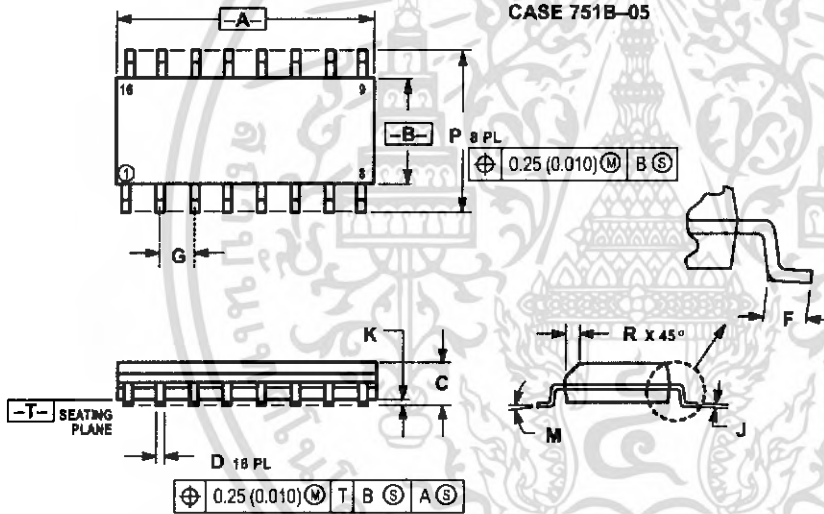


NOTES:

1. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.
2. CONTROLLING DIMENSION: INCH.
3. DIMENSION L TO CENTER OF LEADS WHEN FORMED PARALLEL.
4. DIMENSION B DOES NOT INCLUDE MOLD FLASH.
5. ROUNDED CORNERS OPTIONAL.

DIM	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	0.740	0.770	18.80	19.55
B	0.250	0.270	6.35	6.85
C	0.145	0.175	3.69	4.44
D	0.015	0.021	0.39	0.53
F	0.040	0.70	1.02	1.77
G	0.100 BSC		2.54 BSC	
H	0.050 BSC		1.27 BSC	
J	0.008	0.015	0.21	0.38
K	0.110	0.130	2.80	3.30
L	0.285	0.305	7.50	7.74
M	0°	10°	0°	10°
S	0.020	0.040	0.51	1.01

D SUFFIX SOG PACKAGE CASE 751B-05



NOTES:

1. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.
2. CONTROLLING DIMENSION: MILLIMETER.
3. DIMENSIONS A AND B DO NOT INCLUDE MOLD PROTRUSION.
4. MAXIMUM MOLD PROTRUSION 0.15 (0.006) PER SIDE.
5. DIMENSION D DOES NOT INCLUDE DAMBAR PROTRUSION. ALLOWABLE DAMBAR PROTRUSION SHALL BE 0.127 (0.005) TOTAL IN EXCESS OF THE D DIMENSION AT MAXIMUM MATERIAL CONDITION.

DIM	MILLIMETERS		INCHES	
	MIN	MAX	MIN	MAX
A	9.80	10.00	0.386	0.393
B	3.80	4.00	0.150	0.157
C	1.35	1.75	0.054	0.069
D	0.35	0.49	0.014	0.019
F	0.40	1.25	0.016	0.049
G	1.27 BSC		0.050 BSC	
J	0.19	0.25	0.006	0.009
K	0.10	0.25	0.004	0.009
M	0°	7°	0°	7°
P	5.80	5.20	0.229	0.244
R	0.25	0.50	0.010	0.019

Motorola reserves the right to make changes without further notice to any products herein. Motorola makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does Motorola assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation consequential or incidental damages. "Typical" parameters which may be provided in Motorola data sheets and/or specifications can and do vary in different applications and actual performance may vary over time. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. Motorola does not convey any license under its patent rights nor the rights of others. Motorola products are not designed, intended, or authorized for use as components in systems intended for surgical implant into the body, or other applications intended to support or sustain life, or for any other application in which the failure of the Motorola product could create a situation where personal injury or death may occur. Should Buyer purchase or use Motorola products for any such unintended or unauthorized application, Buyer shall indemnify and hold Motorola and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that Motorola was negligent regarding the design or manufacture of the part. Motorola and (M) are registered trademarks of Motorola, Inc. Motorola, Inc. is an Equal Opportunity/Affirmative Action Employer.

Mfax is a trademark of Motorola, Inc.

How to reach us:

USA/EUROPE/Locations Not Listed: Motorola Literature Distribution;
P.O. Box 5405, Denver, Colorado, 80217. 1-303-675-2140 or 1-800-441-2447

Mfax™: RMFAX0@email.sps.mot.com – TOUCHTONE 1-800-244-6609
Motorola Fax Back System – US & Canada ONLY 1-800-774-1848
– http://sps.motorola.com/mfax/

HOME PAGE: <http://motorola.com/spa/>

JAPAN: Nippon Motorola Ltd.; SPD, Strategic Planning Office; 4-32-1,
Nishi-Gotanda; Shinagawa-ku, Tokyo 141, Japan. 81-3-5487-8488

ASIA/PACIFIC: Motorola Semiconductors H.K. Ltd.; 8B Tai Ping Industrial Park,
51 Ting Kok Road, Tai Po, N.T., Hong Kong. 852-26629298

CUSTOMER FOCUS CENTER: 1-800-521-6274



MOTOROLA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ทางการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC145162/D

FEATURES

- Wide Frequency Range, 0.01Hz to 300kHz
- Wide Supply Voltage Range, 4.5V to 20V
- HCMOS/TTL/Logic Compatibility
- FSK Demodulation, with Carrier Detection
- Wide Dynamic Range, 10mV to 3V rms
- Adjustable Tracking Range, $\pm 1\%$ to 80%
- Excellent Temp. Stability, $\pm 50\text{ppm}/^\circ\text{C}$, max.

APPLICATIONS

- Caller Identification Delivery
- FSK Demodulation
- Data Synchronization
- Tone Decoding
- FM Detection
- Carrier Detection

GENERAL DESCRIPTION

The XR-2211 is a monolithic phase-locked loop (PLL) system especially designed for data communications applications. It is particularly suited for FSK modem applications. It operates over a wide supply voltage range of 4.5 to 20V and a wide frequency range of 0.01Hz to 300kHz. It can accommodate analog signals between 10mV and 3V, and can interface with conventional DTL, TTL, and ECL logic families. The circuit consists of a basic PLL for tracking an input signal within the pass band, a

quadrature phase detector which provides carrier detection, and an FSK voltage comparator which provides FSK demodulation. External components are used to independently set center frequency, bandwidth, and output delay. An internal voltage reference proportional to the power supply is provided at an output pin.

The XR-2211 is available in 14 pin packages specified for military and industrial temperature ranges.

ORDERING INFORMATION

Part No.	Package	Operating Temperature Range
XR-2211M	14 Pin CDIP (0.300")	-55°C to +125°C
XR-2211N	14 Pin CDIP (0.300")	-40°C to +85°C
XR-2211P	14 Pin PDIP (0.300")	-40°C to +85°C
XR-2211D	14 Lead SOIC (Jedec, 0.150")	-40°C to +85°C

BLOCK DIAGRAM

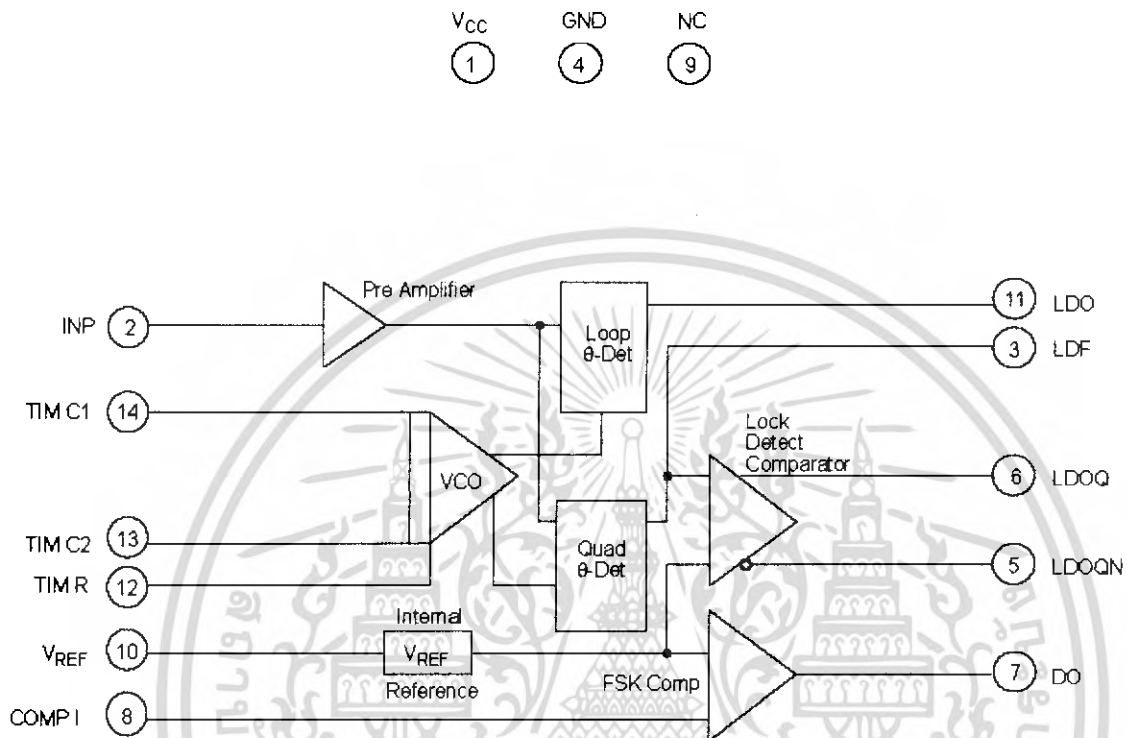
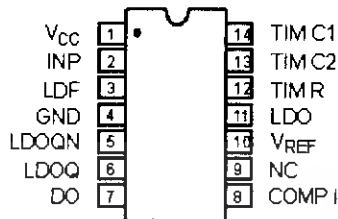
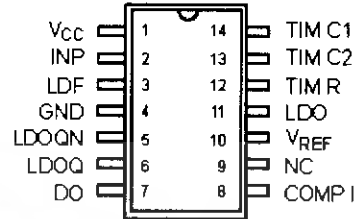


Figure 1. XR-2211 Block Diagram

PIN CONFIGURATION



14 Lead CDIP, PDIP (0.300'')



14 Lead SOIC (Jedec, 0.150'')

PIN DESCRIPTION

Pin #	Symbol	Type	Description
1	V _{CC}		Positive Power Supply.
2	INP	I	Receive Analog Input.
3	LDF	O	Lock Detect Filter.
4	GND		Ground Pin.
5	LDOQN	O	Lock Detect Output Not. This output will be low if the VCO is in the capture range.
6	LDOQ	O	Lock Detect Output. This output will be high if the VCO is in the capture range.
7	DO	O	Data Output. Decoded FSK output.
8	COMP I	I	FSK Comparator Input.
9	NC		Not Connected.
10	V _{REF}	O	Internal Voltage Reference. The value of V _{REF} is V _{CC} /2 - 650mV.
11	LDO	O	Loop Detect Output. This output provides the result of the quadrature phase detection.
12	TIM R	I	Timing Resistor Input. This pin connects to the timing resistor of the VCO.
13	TIM C2	I	Timing Capacitor Input. The timing capacitor connects between this pin and pin 14.
14	TIM C1	I	Timing Capacitor Input. The timing capacitor connects between this pin and pin 13.

ELECTRICAL CHARACTERISTICS

Test Conditions: $V_{CC} = 12V$, $T_A = +25^\circ C$, $R_O = 30K\Omega$, $C_O = 0.033\mu F$, unless otherwise specified.

Parameter	Min.	Typ.	Max.	Unit	Conditions
General					
Supply Voltage	4.5		20	V	
Supply Current		4	7	mA	$R_O \geq 10K\Omega$. See Figure 4.
Oscillator Section					
Frequency Accuracy		± 1	± 3	%	Deviation from $f_O = 1/R_O C_O$
Frequency Stability					
Temperature		± 20	± 50	ppm/ $^\circ C$	See Figure 8.
Power Supply		0.05	0.5	%/V	$V_{CC} = 12 \pm 1V$. See Figure 7.
		0.2		%/V	$V_{CC} = \pm 5V$. See Figure 7.
Upper Frequency Limit	100	300		kHz	$R_O = 8.2K\Omega$, $C_O = 400pF$
Lowest Practical Operating Frequency			0.01	Hz	$R_O = 2M\Omega$, $C_O = 50\mu F$
Timing Resistor, R_O - See Figure 5					
Operating Range	5		2000	$K\Omega$	
Recommended Range	5			$K\Omega$	See Figure 7 and Figure 8.
Loop Phase Detector Section					
Peak Output Current	± 150	± 200	± 300	μA	Measured at Pin 11
Output Offset Current		1		μA	
Output Impedance		1		$M\Omega$	
Maximum Swing	± 4	± 5		V	Referenced to Pin 10
Quadrature Phase Detector					
					Measured at Pin 3
Peak Output Current	100	300		μA	
Output Impedance		1		$M\Omega$	
Maximum Swing		11		V _{pp}	
Input Preamplifier Section					
					Measured at Pin 2
Input Impedance		20		$K\Omega$	
Input Signal					
Voltage Required to Cause Limiting		2	10	mV rms	

Notes

Parameters are guaranteed over the recommended operating conditions, but are not 100% tested in production.

Bold face parameters are covered by production test and guaranteed over operating temperature range.

DC ELECTRICAL CHARACTERISTICS (CONT'D)

Test Conditions: $V_{CC} = 12V$, $T_A = +25^\circ C$, $R_O = 30K\Omega$, $C_O = 0.033\mu F$, unless otherwise specified.

Parameter	Min.	Typ.	Max.	Unit	Conditions
Voltage Comparator Section					
Input Impedance		2		M Ω	Measured at Pins 3 and 8
Input Bias Current		100		nA	
Voltage Gain	55	70		dB	$R_L = 5.1K\Omega$
Output Voltage Low		300	500	mV	$I_C = 3mA$
Output Leakage Current		0.01	10	μA	$V_O = 20V$
Internal Reference					
Voltage Level	4.9	5.3	5.7	V	Measured at Pin 10
Output Impedance		100		Ω	AC Small Signal
Maximum Source Current		80		μA	

Notes

Parameters are guaranteed over the recommended operating conditions, but are not 100% tested in production.

Bold face parameters are covered by production test and guaranteed over operating temperature range.

Specifications are subject to change without notice

ABSOLUTE MAXIMUM RATINGS

Power Supply	20V	Package Power Dissipation Ratings	
Input Signal Level	3V rms	CDIP	750mW
Power Dissipation	900mW	Derate Above $T_A = 25^\circ C$	8mW/ $^\circ C$
		PDIP	800mW
		Derate Above $T_A = 25^\circ C$	60mW/ $^\circ C$
		SOIC	390mW
		Derate Above $T_A = 25^\circ C$	5mW/ $^\circ C$

SYSTEM DESCRIPTION

The main PLL within the XR-2211 is constructed from an input preamplifier, analog multiplier used as a phase detector and a precision voltage controlled oscillator (VCO). The preamplifier is used as a limiter such that input signals above typically 10mV rms are amplified to a constant high level signal. The multiplying-type phase detector acts as a digital exclusive or gate. Its output (unfiltered) produces sum and difference frequencies of the input and the VCO output. The VCO is actually a current controlled oscillator with its normal input current (f_O) set by a resistor (R_O) to ground and its driving current with a resistor (R_1) from the phase detector.

The output of the phase detector produces sum and difference of the input and the VCO frequencies

(internally connected). When in lock, these frequencies are $f_N + f_{VCO}$ (2 times f_N when in lock) and $f_N - f_{VCO}$ (0Hz when lock). By adding a capacitor to the phase detector output, the 2 times f_N component is reduced, leaving a DC voltage that represents the phase difference between the two frequencies. This closes the loop and allows the VCO to track the input frequency.

The FSK comparator is used to determine if the VCO is driven above or below the center frequency (FSK comparator). This will produce both active high and active low outputs to indicate when the main PLL is in lock (quadrature phase detector and lock detector comparator).

PRINCIPLES OF OPERATION

Signal Input (Pin 2): Signal is AC coupled to this terminal. The internal impedance at pin 2 is 20K Ω . Recommended input signal level is in the range of 10mV rms to 3V rms.

Quadrature Phase Detector Output (Pin 3): This is the high impedance output of quadrature phase detector and is internally connected to the input of lock detect voltage comparator. In tone detection applications, pin 3 is connected to ground through a parallel combination of R_D and C_D (see *Figure 3*) to eliminate the chatter at lock detect outputs. If the tone detect section is not used, pin 3 can be left open.

Lock Detect Output, Q (Pin 6): The output at pin 6 is at "low" state when the PLL is out of lock and goes to "high" state when the PLL is locked. It is an open collector type output and requires a pull-up resistor, R_L , to V_{CC} for proper operation. At "low" state, it can sink up to 5mA of load current.

Lock Detect Complement, (Pin 5): The output at pin 5 is the logic complement of the lock detect output at pin 6. This output is also an open collector type stage which can sink 5mA of load current at low or "on" state.

FSK Data Output (Pin 7): This output is an open collector logic stage which requires a pull-up resistor, R_L , to V_{CC} for proper operation. It can sink 5mA of load current. When decoding FSK signals, FSK data output is at "high" or "off" state for low input frequency, and at "low" or "on" state for high input frequency. If no input signal is present, the logic state at pin 7 is indeterminate.

FSK Comparator Input (Pin 8): This is the high impedance input to the FSK voltage comparator. Normally, an FSK post-detection or data filter is connected between this terminal and the PLL phase detector output (pin 11). This data filter is formed by R_F and C_F (see *Figure 3*). The threshold voltage of the comparator is set by the internal reference voltage, V_{REF} , available at pin 10.

Reference Voltage, V_{REF} (Pin 10): This pin is internally biased at the reference voltage level, $V_{REF} = V_{CC} / 2 - 650mV$. The DC voltage level at this pin forms an internal reference for the voltage levels at pins 5, 8, 11 and 12. Pin

10 must be bypassed to ground with a 0.1 μF capacitor for proper operation of the circuit.

Loop Phase Detector Output (Pin 11): This terminal provides a high impedance output for the loop phase detector. The PLL loop filter is formed by R_1 and C_1 connected to pin 11 (see *Figure 3*). With no input signal, or with no phase error within the PLL, the DC level at pin 11 is very nearly equal to V_{REF} . The peak to peak voltage swing available at the phase detector output is equal to $2 \times V_{REF}$.

VCO Control Input (Pin 12): VCO free-running frequency is determined by external timing resistor, R_0 , connected from this terminal to ground. The VCO free-running frequency, f_0 , is:

$$f_0 = \frac{1}{R_0 \cdot C_0} \text{ Hz}$$

where C_0 is the timing capacitor across pins 13 and 14. For optimum temperature stability, R_0 must be in the range of 10K Ω to 100K Ω (see *Figure 9*).

This terminal is a low impedance point, and is internally biased at a DC level equal to V_{REF} . The maximum timing current drawn from pin 12 must be limited to $\leq 3mA$ for proper operation of the circuit.

VCO Timing Capacitor (Pins 13 and 14): VCO frequency is inversely proportional to the external timing capacitor, C_0 , connected across these terminals (see *Figure 6*). C_0 must be non-polar, and in the range of 200pF to 10 μF .

VCO Frequency Adjustment: VCO can be fine-tuned by connecting a potentiometer, R_X , in series with R_0 at pin 12 (see *Figure 10*).

VCO Free-Running Frequency, f_0 : XR-2211 does not have a separate VCO output terminal. Instead, the VCO outputs are internally connected to the phase detector sections of the circuit. For set-up or adjustment purposes, the VCO free-running frequency can be tuned by using the generalized circuit in *Figure 3*, and applying an alternating bit pattern of 0's and 1's at the known mark and space frequencies. By adjusting R_0 , the VCO can then be tuned to obtain a 50% duty cycle on the FSK output (pin 7). This will ensure that the VCO f_0 value is accurately referenced to the mark and space frequencies.

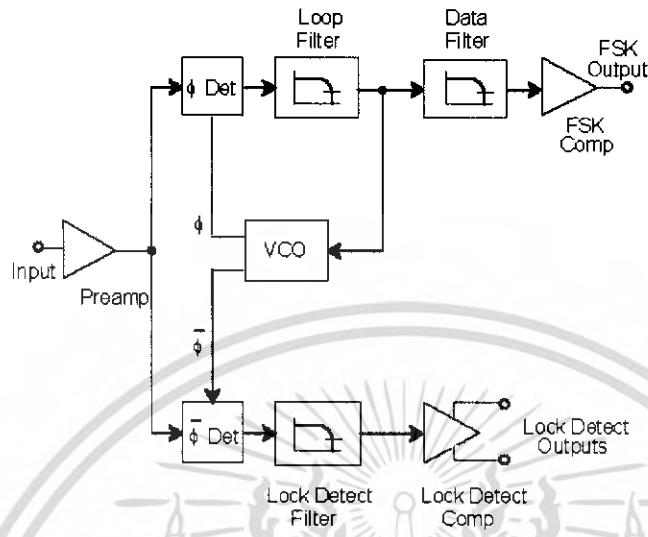


Figure 2. Functional Block Diagram of a Tone and FSK Decoding System Using XR-2211

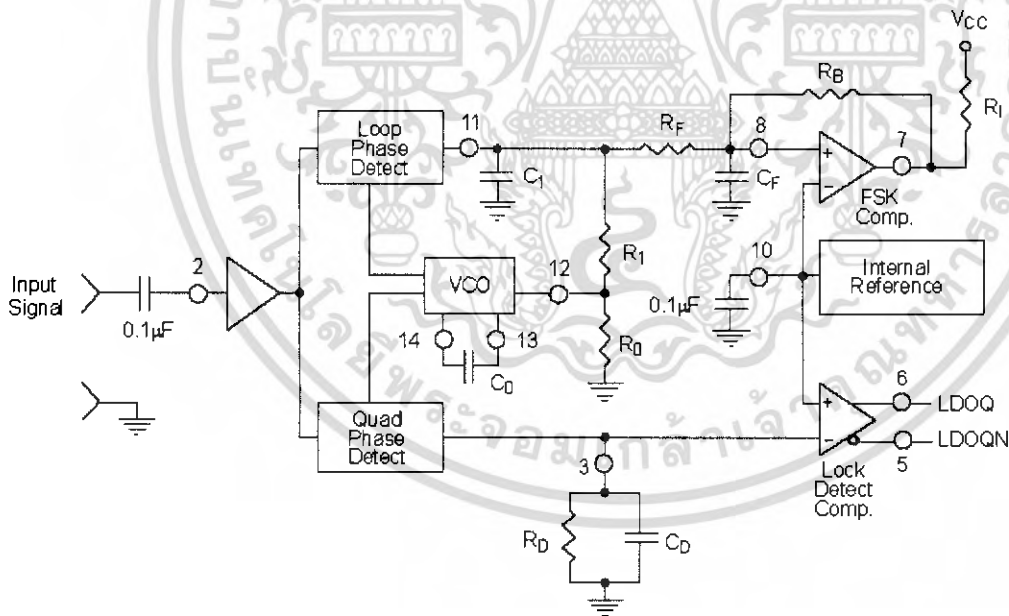


Figure 3. Generalized Circuit Connection for FSK and Tone Detection

DESIGN EQUATIONS

(All resistance in Ω , all frequency in Hz and all capacitance in farads, unless otherwise specified)

(See *Figure 3* for definition of components)

1. VCO Center Frequency, f_0 :

$$f_0 = \frac{1}{R_0 \cdot C_0}$$

2. Internal Reference Voltage, V_{REF} (measured at pin 10):

$$V_{REF} = \left(\frac{V_{CC}}{2} \right) - 850mV \text{ in volts}$$

3. Loop Low-Pass Filter Time Constant, τ :

$$\tau = C_1 \cdot R_{PP} \text{ (seconds)}$$

where:

$$R_{PP} = \left(\frac{R_1 \cdot R_F}{R_1 + R_F} \right)$$

if R_F is ∞ or C_F reactance is ∞ , then $R_{PP} = R_1$

4. Loop Damping, ζ :

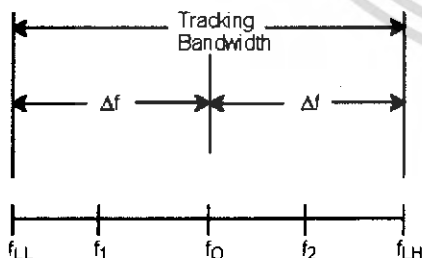
$$\zeta = \sqrt{\left(\frac{1250 \cdot C_0}{R_1 \cdot C_1} \right)}$$

Note: For derivation/explanation of this equation, please see TAN-011

5. Loop-tracking

bandwidth, $\pm = \frac{\Delta f}{f_0}$

$$\frac{\Delta f}{f_0} = \frac{R_0}{R_1}$$



6. FSK Data filter time constant, t_F :

$$\tau_f = \frac{R_B \cdot R_F}{(R_B + R_F)} \cdot C_F \text{ (seconds)}$$

7. Loop phase detector conversion gain, K_d : (K_d is the differential DC voltage across pin 10 and pin11, per unit of phase error at phase detector input):

$$K_d = \frac{V_{REF} \cdot R_1}{10,000 \cdot \pi} \left[\frac{\text{volt}}{\text{radian}} \right]$$

Note: For derivation/explanation of this equation, please see TAN-011.

8. VCO conversion gain, K_o : (K_o is the amount of change in VCO frequency, per unit of DC voltage change at pin 11):

$$K_o = \frac{-2\pi}{V_{REF} \cdot C_o \cdot R_1} = \left(\frac{\text{radian/second}}{\text{volt}} \right)$$

9. The filter transfer function:

$$F(s) = \frac{1}{1 + sR_1 \cdot C_1} \text{ at } 0 \text{ Hz. } \quad S = j\omega \text{ and } \omega = 0$$

10. Total loop gain, K_T :

$$K_T = K_o \cdot K_d \cdot F(s) = \left(\frac{R_F}{5,000 \cdot C_o \cdot (R_1 + R_F)} \right) \left[\frac{1}{\text{seconds}} \right]$$

11. Peak detector current I_A :

$$I_A = \frac{V_{REF}}{20,000} \text{ (} V_{REF} \text{ in volts and } I_A \text{ in amps)}$$

Note: For derivation/explanation of this equation, please see TAN-011.

APPLICATIONS INFORMATION

FSK Decoding

Figure 10 shows the basic circuit connection for FSK decoding. With reference to Figure 3 and Figure 10, the functions of external components are defined as follows: R_0 and C_0 set the PLL center frequency, R_1 sets the system bandwidth, and C_1 sets the loop filter time constant and the loop damping factor. C_F and R_F form a one-pole post-detection filter for the FSK data output. The resistor R_B from pin 7 to pin 8 introduces positive feedback across the FSK comparator to facilitate rapid transition between output logic states.

Design Instructions:

The circuit of Figure 10 can be tailored for any FSK decoding application by the choice of five key circuit components: R_0 , R_1 , C_0 , C_1 and C_F . For a given set of FSK mark and space frequencies, f_0 and f_1 , these parameters can be calculated as follows:

(All resistance in Ω 's, all frequency in Hz and all capacitance in farads, unless otherwise specified)

- a) Calculate PLL center frequency, f_0 :

$$f_0 = \sqrt{F_1 \cdot F_2}$$

- b) Choose value of timing resistor R_0 , to be in the range of 10K Ω to 100K Ω . This choice is arbitrary. The recommended value is $R_0 = 20K\Omega$. The final value of R_0 is normally fine-tuned with the series potentiometer, R_X .

$$R_0 = R_0 + \frac{R_X}{2}$$

- c) Calculate value of C_0 from design equation (1) or from Figure 7:

$$C_0 = \frac{1}{R_0 \cdot f_0}$$

- d) Calculate R_1 to give the desired tracking bandwidth (See design equation 5).

$$R_1 = \frac{R_0 \cdot f_0}{(f_1 - f_2)} \cdot 2$$

- e) Calculate C_1 to set loop damping. (See design equation 4):

Normally, $\zeta = 0.5$ is recommended.

$$C_1 = \frac{1250 \cdot C_0}{R_1 \cdot \zeta^2}$$

- f) The input to the XR-2211 may sometimes be too sensitive to noise conditions on the input line. *Figure 4* illustrates a method of de-sensitizing the XR-2211 from such noisy line conditions by the use of a resistor, R_x , connected from pin 2 to ground. The value of R_x is chosen by the equation and the desired minimum signal threshold level.

$$V_{IN \text{ minimum (peak)}} = V_a - V_b = \Delta V \pm 2.8mV \text{ offset} = V_{REF} \frac{20,000}{(20,000 + R_x)} \text{ or } R_x = 20,000 \left(\frac{V_{REF}}{\Delta V} - 1 \right)$$

V_{IN} minimum (peak) input voltage must exceed this value to be detected (equivalent to adjusting V threshold)

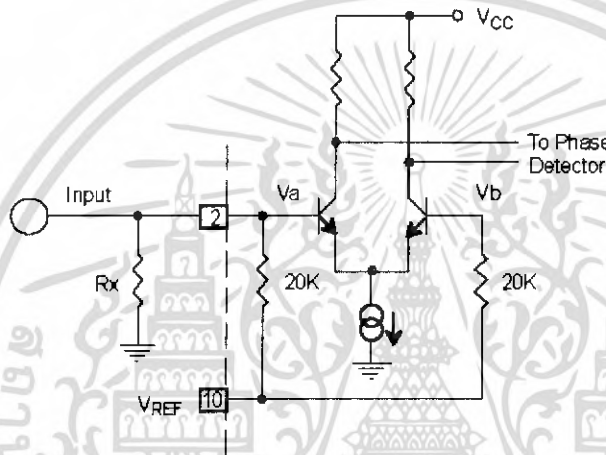


Figure 4. Desensitizing Input Stage

- g) Calculate Data Filter Capacitance, C_f :

$$R_{sum} = \frac{(R_F + R_1) \cdot R_B}{(R_1 + R_F + R_B)}$$

$$C_f = \frac{0.25}{(R_{sum} \cdot \text{Baud Rate})} \quad \text{Baud rate in } \frac{1}{\text{seconds}}$$

Note: All values except R_0 can be rounded to nearest standard value.

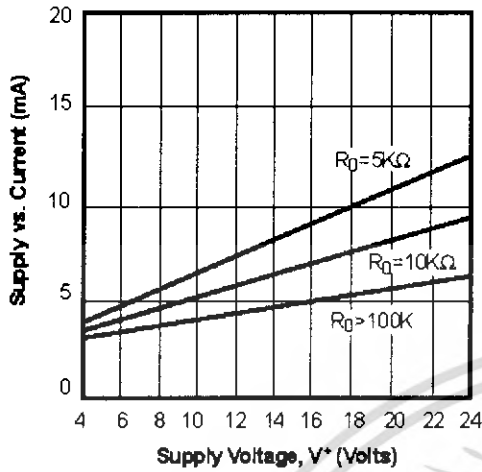


Figure 5. Typical Supply Current vs. V+ (Logic Outputs Open Circuited)

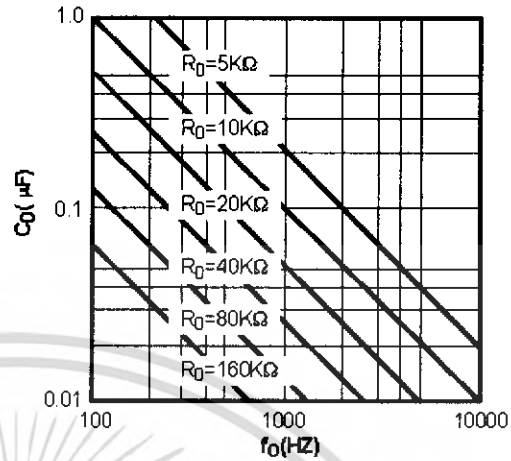


Figure 6. VCO Frequency vs. Timing Resistor

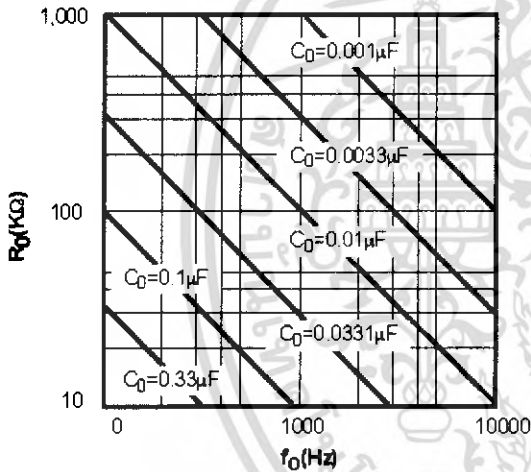


Figure 7. VCO Frequency vs. Timing Capacitor

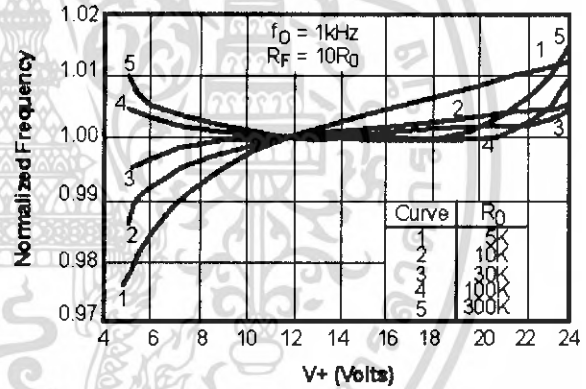


Figure 8. Typical f_0 vs. Power Supply Characteristics

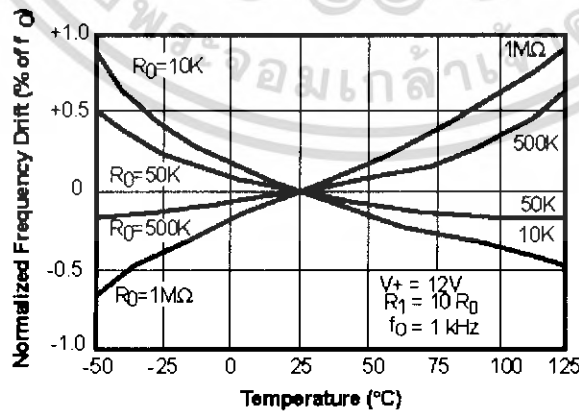


Figure 9. Typical Center Frequency Drift vs. Temperature

Design Example:

1200 Baud FSK demodulator with mark and space frequencies of 1200/2200.

Step 1: Calculate f_0 : from design instructions

$$(a) f_0 = \sqrt{1200 \cdot 2200} = 1624$$

Step 2: Calculate R_0 : $R_0 = 10K$ with a potentiometer of $10K$. (See design instructions (b))

$$(b) R_T = 10 + \left(\frac{10}{2}\right) = 15K$$

Step 3: Calculate C_0 from design instructions

$$(c) C_0 = \frac{1}{15000 \cdot 1624} = 39nF$$

Step 4: Calculate R_1 : from design instructions

$$(d) R_1 = \frac{20000 \cdot 1624 \cdot 2}{(2200 - 1200)} = 51,000$$

Step 5: Calculate C_1 : from design instructions

$$(e) C_1 = \frac{1250 \cdot 39nF}{51000 \cdot 0.5^2} = 3.9nF$$

Step 6: Calculate R_F : R_F should be at least five times R_1 , $R_F = 51,000 \cdot 5 = 255 K\Omega$

Step 7: Calculate R_B : R_B should be at least five times R_F , $R_B = 255,000 \cdot 5 = 1.2 M\Omega$

Step 8: Calculate R_{SUM} :

$$R_{SUM} = \frac{(R_F + R_1) \cdot R_B}{(R_F + R_1 + R_B)} = 240K\Omega$$

Step 9: Calculate C_F :

$$C_F = \frac{0.25}{(R_{SUM} \cdot \text{Baud Rate})} = 1nF$$

Note: All values except R_0 can be rounded to nearest standard value.

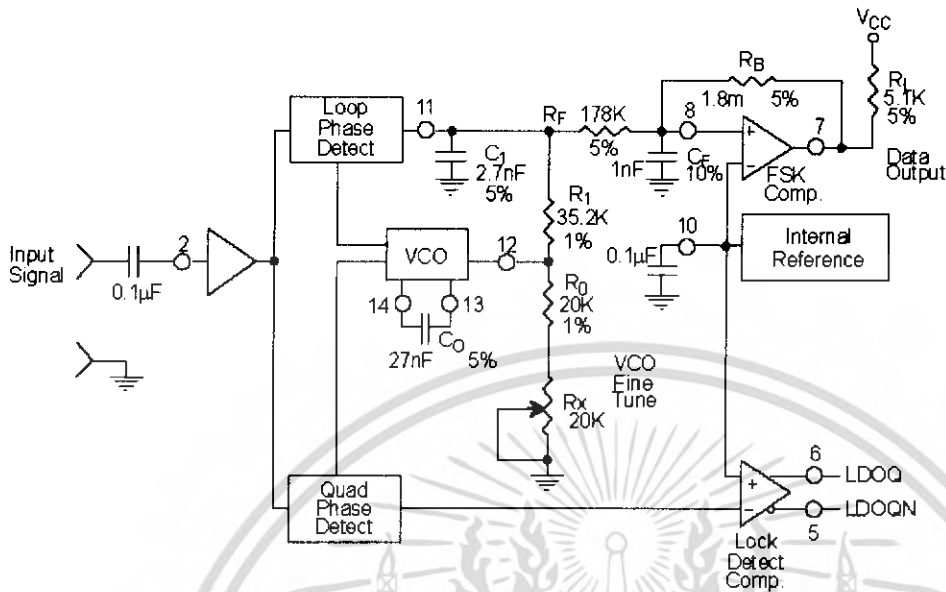


Figure 10. Circuit Connection for FSK Decoding of Caller Identification Signals (Bell 202 Format)

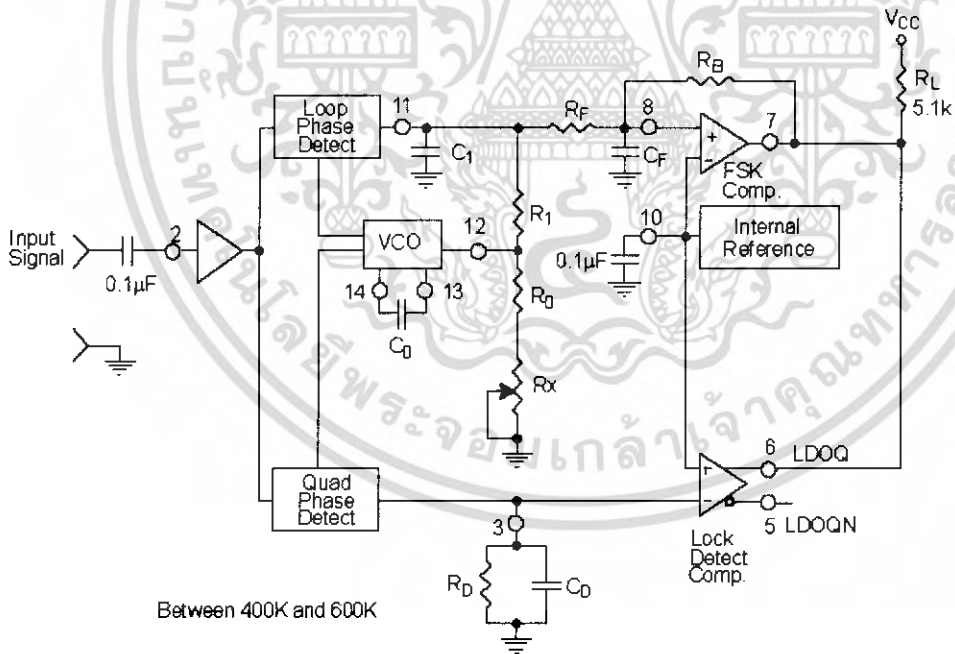


Figure 11. External Connectors for FSK Demodulation with Carrier Detect Capability

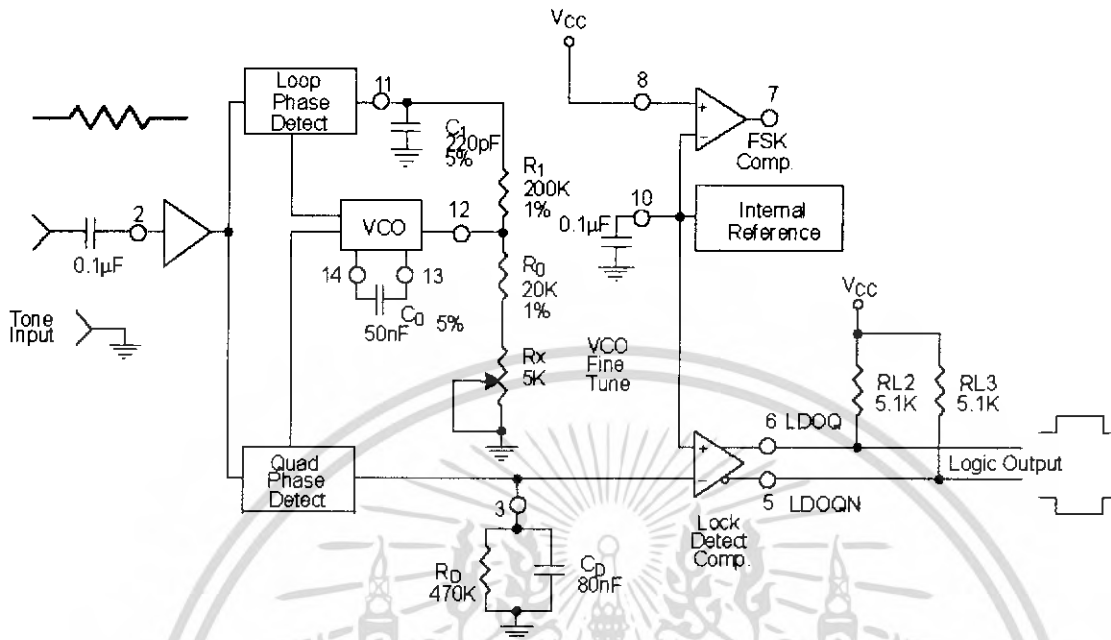


Figure 12. Circuit Connection for Tone Detection

FSK Decoding with Carrier Detect

The lock detect section of XR-2211 can be used as a carrier detect option for FSK decoding. The recommended circuit connection for this application is shown in Figure 11. The open collector lock detect output, pin 6, is shorted to data output (pin 7). Thus, data output will be disabled at "low" state, until there is a carrier within the detection band of the PLL and the pin 6 output goes "high" to enable the data output.

Note: Data Output is "Low" When No Carrier is Present.

The minimum value of the lock detect filter capacitance CD is inversely proportional to the capture range, ±Δfc. This is the range of incoming frequencies over which the loop can acquire lock and is always less than the tracking range. It is further limited by C1. For most applications, Δfc > Δf/2. For RD = 470KΩ, the approximate minimum value of CD can be determined by:

$$C_D > \frac{16}{\Delta f} \quad C \text{ in } \mu\text{F} \text{ and } f \text{ in } \text{Hz}.$$

C in µF and f in Hz.

With values of CD that are too small, chatter can be observed on the lock detect output as an incoming signal

frequency approaches the capture bandwidth. Excessively large values of CD will slow the responsetime of the lock detect output. For Caller I.D. applications choose CD = 0.1µF.

Tone Detection

Figure 12 shows the generalized circuit connection for tone detection. The logic outputs, LDOQN and LDOQ at pins 5 and 6 are normally at "high" and "low" logic states, respectively. When a tone is present within the detection band of the PLL, the logic state at these outputs become reversed for the duration of the input tone. Each logic output can sink 5mA of load current.

Both outputs at pins 5 and 6 are open collector type stages, and require external pull-up resistors RL2 and RL3, as shown in Figure 12.

With reference to Figure 3 and Figure 12, the functions of the external circuit components can be explained as follows: R0 and C0 set VCO center frequency; R1 sets the detection bandwidth; C1 sets the low pass-loop filter time constant and the loop damping factor.



Design Instructions:

The circuit of *Figure 12* can be optimized for any tone detection application by the choice of the 5 key circuit components: R_0 , R_1 , C_0 , C_1 and C_D . For a given input, the tone frequency, f_S , these parameters are calculated as follows:

(All resistance in Ω 's, all frequency in Hz and all capacitance in farads, unless otherwise specified)

- Choose value of timing resistor R_0 to be in the range of 10K Ω to 50K Ω . This choice is dictated by the max./min. current that the internal voltage reference can deliver. The recommended value is $R_0 = 20K\Omega$. The final value of R_0 is normally fine-tuned with the series potentiometer, R_X .
- Calculate value of C_0 from design equation (1) or from *Figure 7* $f_S = f_0$:

$$C_0 = \frac{1}{R_0 \cdot f_S}$$

- Calculate R_1 to set the bandwidth $\pm\Delta f$ (See design equation 5):

$$R_1 = \frac{R_0 \cdot f_0 \cdot 2}{\Delta f}$$

Note: The total detection bandwidth covers the frequency range of $f_0 \pm \Delta f$.

- Calculate value of C_1 for a given loop damping factor:

Normally, $\zeta = 0.5$ is recommended.

$$C_1 = \frac{1250 \cdot C_0}{R_1 \cdot \zeta^2}$$

Increasing C_1 improves the out-of-band signal rejection, but increases the PLL capture time.

- Calculate value of the filter capacitor C_D . To avoid chatter at the logic output, with $R_D = 470K\Omega$, C_D must be:

$$C_D > \frac{16}{\Delta f} \quad C \text{ in } \mu F$$

Increasing C_D slows down the logic output response time.

Design Examples:

Tone detector with a detection band of $\pm 100\text{Hz}$:

- Choose value of timing resistor R_0 to be in the range of 10K Ω to 50K Ω . This choice is dictated by the max./min. current that the internal voltage reference can deliver. The recommended value is $R_0 = 20K\Omega$. The final value of R_0 is normally fine-tuned with the series potentiometer, R_X .
- Calculate value of C_0 from design equation (1) or from *Figure 6* $f_S = f_0$:

$$C_0 = \frac{1}{R_0 \cdot f_S} = \frac{1}{20,000 \cdot 1,000} = 50nF$$

c) Calculate R_1 to set the bandwidth $\pm\Delta f$ (See design equation 5):

$$R_1 = \frac{R_0 \cdot f_0 \cdot 2}{\Delta f} = \frac{20,000 \cdot 1,000 \cdot 2}{100} = 400K$$

Note: The total detection bandwidth covers the frequency range of $f_0 \pm \Delta f$

d) Calculate value of C_0 for a given loop damping factor:

Normally, $\zeta = 0.5$ is recommended.

$$C_1 = \frac{1250 \cdot C_0}{R_1 \cdot \zeta^2} = \frac{1250 \cdot 50 \cdot 10^{-9}}{400,000 \cdot 0.5^2} = 6.25pF$$

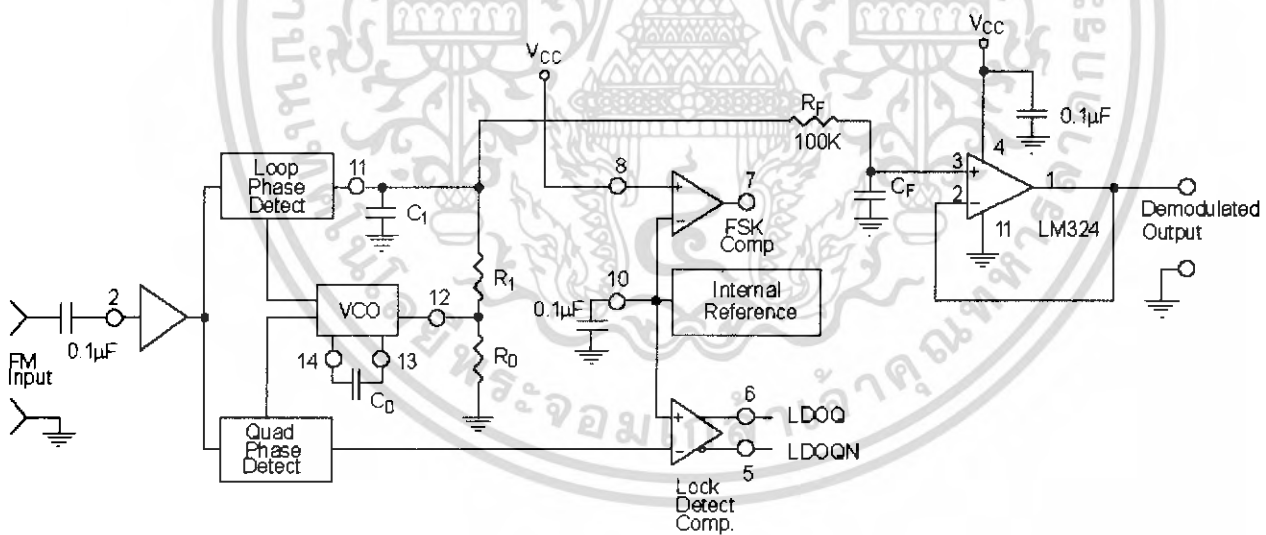
Increasing C_1 improves the out-of-band signal rejection, but increases the PLL capture time.

e) Calculate value of the filter capacitor C_D . To avoid chatter at the logic output, with $R_D = 470K\Omega$, C_D must be:

$$C_D = \frac{16}{\Delta f} \geq \frac{16}{200} \geq 80nF$$

Increasing C_D slows down the logic output response time.

f) Fine tune center frequency with $5K\Omega$ potentiometer, R_X .



**Figure 13. Linear FM Detector Using XR-2211 and an External Op Amp.
(See Section on Design Equation for Component Values.)**

Linear FM Detection

XR-2211 can be used as a linear FM detector for a wide range of analog communications and telemetry applications. The recommended circuit connection for this application is shown in *Figure 13*. The demodulated output is taken from the loop phase detector output (pin 11), through a post-detection filter made up of R_F and C_F and an external buffer amplifier. This buffer amplifier is necessary because of the high impedance output at pin 11. Normally, a non-inverting unity gain op amp can be used as a buffer amplifier, as shown in *Figure 13*.

The FM detector gain, i.e., the output voltage change per unit of FM deviation can be given as:

$$V_{out} = \frac{R_1 \cdot V_{REF}}{100 \cdot R_0}$$

where V_R is the internal reference voltage ($V_{REF} = V_{CC}/2 - 650mV$). For the choice of external components R_1 , R_0 , C_D , C_1 and C_F see the section on design equations.

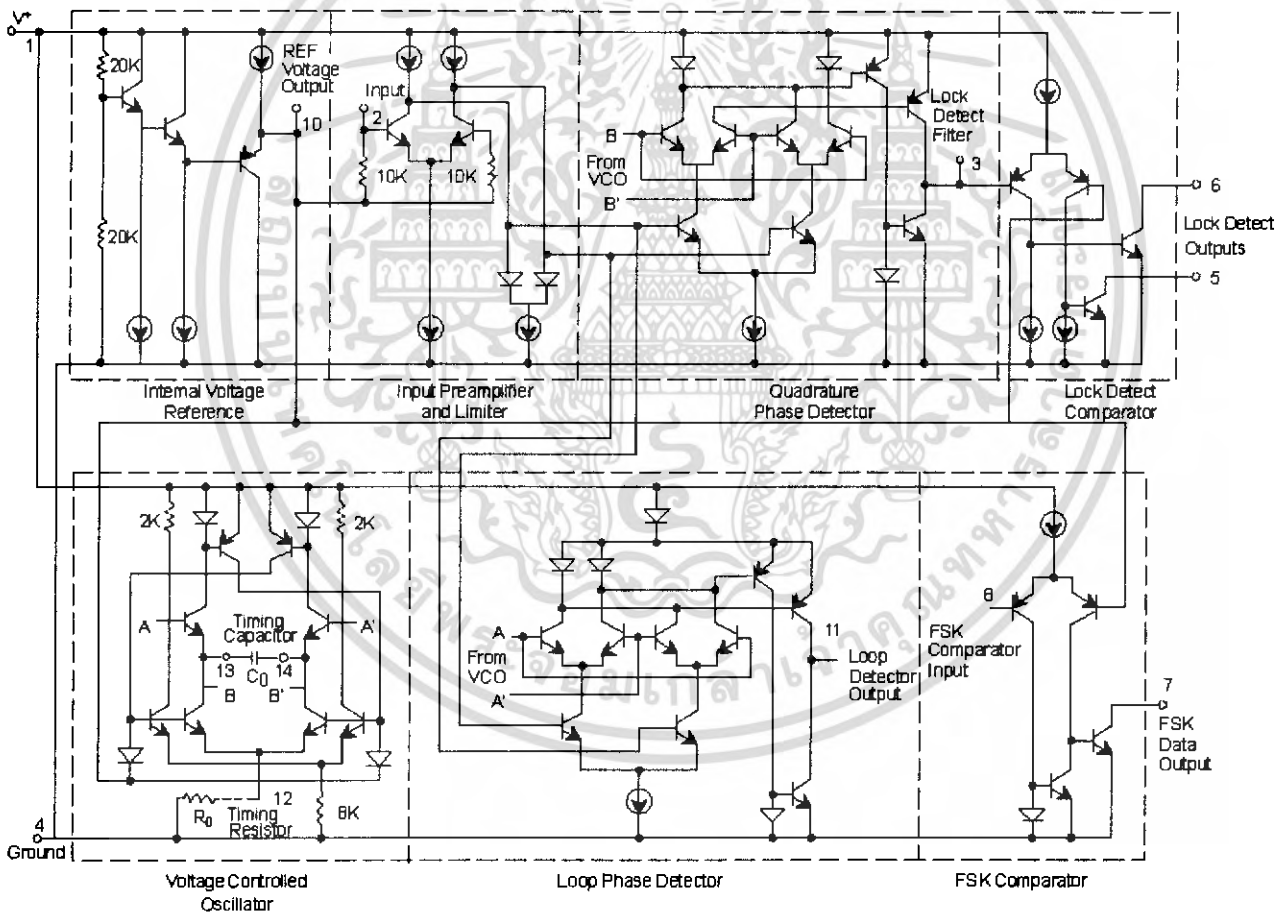
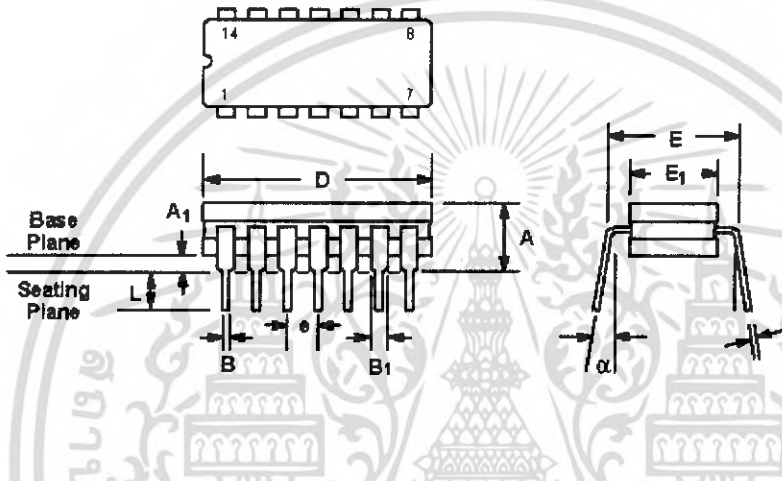


Figure 14. Equivalent Schematic Diagram

**14 LEAD CERAMIC DUAL-IN-LINE
(300 MIL CDIP)**

Rev. 1.00

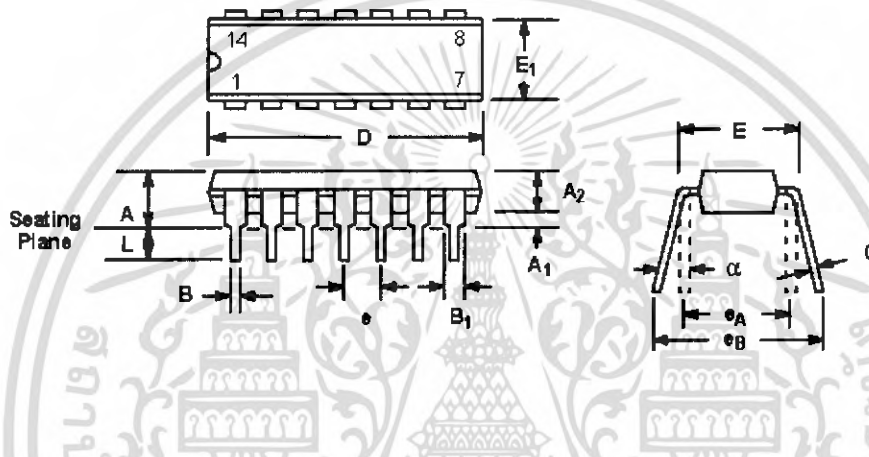


SYMBOL	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	0.100	0.200	2.54	5.08
A ₁	0.015	0.060	0.38	1.52
B	0.014	0.026	0.36	0.66
B ₁	0.045	0.065	1.14	1.65
c	0.008	0.018	0.20	0.46
D	0.685	0.785	17.40	19.94
E ₁	0.250	0.310	6.35	7.87
E	0.300 BSC		7.62 BSC	
e	0.100 BSC		2.54 BSC	
L	0.125	0.200	3.18	5.08
α	0°	15°	0°	15°

Note: The control dimension is the inch column

14 LEAD PLASTIC DUAL-IN-LINE (300 MIL PDIP)

Rev. 1.00

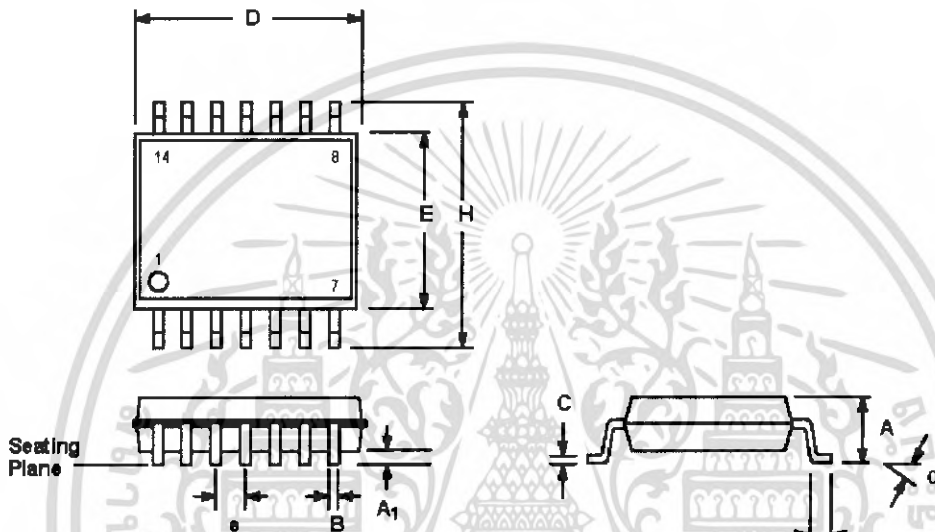


SYMBOL	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	0.145	0.210	3.68	5.33
A ₁	0.015	0.070	0.38	1.78
A ₂	0.115	0.195	2.92	4.95
B	0.014	0.024	0.36	0.56
B ₁	0.030	0.070	0.76	1.78
C	0.008	0.014	0.20	0.38
D	0.725	0.795	18.42	20.19
E	0.300	0.325	7.62	8.26
E ₁	0.240	0.280	6.10	7.11
e	0.100 BSC		2.54 BSC	
e _A	0.300 BSC		7.62 BSC	
e _B	0.310	0.430	7.87	10.92
L	0.115	0.160	2.92	4.06
α	0°	15°	0°	15°

Note: The control dimension is the inch column

**14 LEAD SMALL OUTLINE
(150 MIL JEDEC SOIC)**

Rev. 1.00



SYMBOL	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	0.053	0.069	1.35	1.75
A ₁	0.004	0.010	0.10	0.25
B	0.013	0.020	0.33	0.51
C	0.007	0.010	0.19	0.25
D	0.337	0.344	8.55	8.75
E	0.150	0.157	3.80	4.00
e	0.050 BSC		1.27 BSC	
H	0.228	0.244	5.80	6.20
L	0.016	0.050	0.40	1.27
α	0°	8°	0°	8°

Note: The control dimension is the millimeter column

Notes



Notes





NOTICE

EXAR Corporation reserves the right to make changes to the products contained in this publication in order to improve design, performance or reliability. EXAR Corporation assumes no responsibility for the use of any circuits described herein, conveys no license under any patent or other right, and makes no representation that the circuits are free of patent infringement. Charts and schedules contained here in are only for illustration purposes and may vary depending upon a user's specific application. While the information in this publication has been carefully checked; no responsibility, however, is assumed for inaccuracies.

EXAR Corporation does not recommend the use of any of its products in life support applications where the failure or malfunction of the product can reasonably be expected to cause failure of the life support system or to significantly affect its safety or effectiveness. Products are not authorized for use in such applications unless EXAR Corporation receives, in writing, assurances to its satisfaction that: (a) the risk of injury or damage has been minimized; (b) the user assumes all such risks; (c) potential liability of EXAR Corporation is adequately protected under the circumstances.

Copyright 1995 EXAR Corporation

Datasheet June 1997

Reproduction, in part or whole, without the prior written consent of EXAR Corporation is prohibited.

Copyright © Each Manufacturing Company.

All Datasheets cannot be modified without permission.

This datasheet has been download from :

www.AllDataSheet.com

100% Free DataSheet Search Site.

Free Download.

No Register.

Fast Search System.

www.AllDataSheet.com

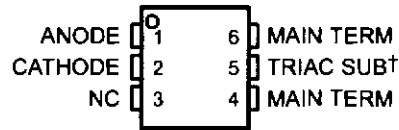
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MOC3020 THRU MOC3023 OPTOCOUPLED/OPTOISOLATORS

SOES025 – OCTOBER 1986 – REVISED OCTOBER 1995

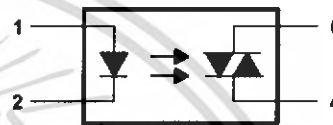
- 250 V Phototriac Driver Output
- Gallium-Arsenide-Diode Infrared Source and Optically-Coupled Silicon Triac Driver (Bilateral Switch)
- UL Recognized . . . File Number E65085
- High Isolation . . . 7500 V Peak
- Output Driver Designed for 220 V ac
- Standard 6-Terminal Plastic DIP
- Directly Interchangeable with Motorola MOC3020, MOC3021, MOC3022, and MOC3023
- Direct Replacements for:
 - TRW Optron OPI3020, OPI3021, OPI3022, and OPI3023;
 - General Instrument MCP3020, MCP3021, and MCP3022;
 - General Electric GE3020, GE3021, GE3022, and GE3023

MOC3020 – MOC3023 . . . PACKAGE
(TOP VIEW)



† Do not connect this terminal
NC – No internal connection

logic diagram



absolute maximum ratings at 25°C free-air temperature (unless otherwise noted)†

Input-to-output peak voltage, 5 s maximum duration, 60 Hz (see Note 1)	7.5 kV
Input diode reverse voltage	3 V
Input diode forward current, continuous	50 mA
Output repetitive peak off-state voltage	400 V
Output on-state current, total rms value (50-60 Hz, full sine wave): $T_A = 25^\circ\text{C}$	100 mA
$T_A = 70^\circ\text{C}$	50 mA
Output driver nonrepetitive peak on-state current ($t_w = 10$ ms, duty cycle = 10%, see Figure 7)	1.2 A
Continuous power dissipation at (or below) 25°C free-air temperature:	
Infrared-emitting diode (see Note 2)	100 mW
Phototriac (see Note 3)	300 mW
Total device (see Note 4)	330 mW
Operating junction temperature range, T_j	-40°C to 100°C
Storage temperature range, T_{stg}	-40°C to 150°C
Lead temperature 1,6 (1/16 inch) from case for 10 seconds	260°C

† Stresses beyond those listed under "absolute maximum ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated under "recommended operating conditions" is not implied. Exposure to absolute-maximum-rated conditions for extended periods may affect device reliability.

- NOTES:
1. Input-to-output peak voltage is the internal device dielectric breakdown rating.
 2. Derate linearly to 100°C free-air temperature at the rate of 1.33 mW/°C.
 3. Derate linearly to 100°C free-air temperature at the rate of 4 mW/°C.
 4. Derate linearly to 100°C free-air temperature at the rate of 4.4 mW/°C.

PRODUCTION DATA information is current as of publication date. Products conform to specifications per the terms of Texas Instruments standard warranty. Production processing does not necessarily include testing of all parameters.

Copyright © 1995, Texas Instruments Incorporated

TEXAS
INSTRUMENTS

POST OFFICE BOX 655303 • DALLAS, TEXAS 75285

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับองค์กรเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MOC3020 THRU MOC3023 OPTOCOUPLEDERS/OPTOISOLATORS

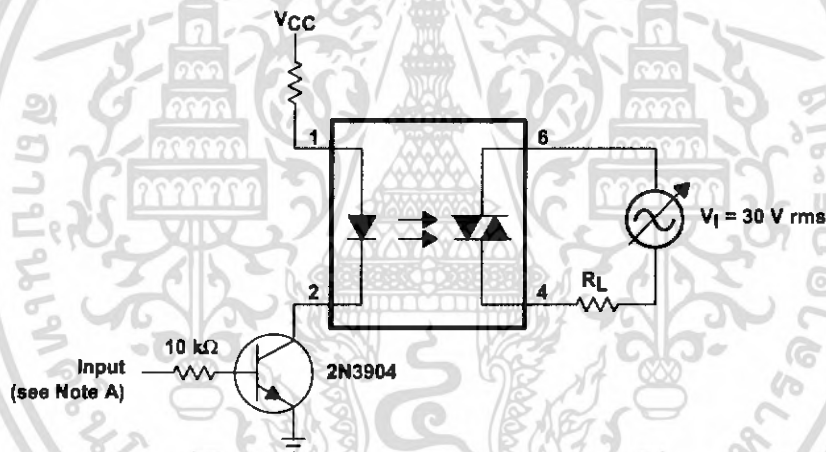
SOES025 – OCTOBER 1986 – REVISED OCTOBER 1995

electrical characteristics at 25°C free-air temperature (unless otherwise noted)

PARAMETER		TEST CONDITIONS	MIN	TYP	MAX	UNIT
I_R	Static reverse current	$V_R = 3\text{ V}$		0.05	100	μA
V_F	Static forward voltage	$I_F = 10\text{ mA}$		1.2	1.5	V
$I_{(DRM)}$	Repetitive off-state current, either direction	$V_{(DRM)} = 400\text{ V}$, See Note 5		10	100	nA
dv/dt	Critical rate of rise of off-state voltage	See Figure 1		100		V/ μs
$dv/dt(c)$	Critical rate of rise of commutating voltage	$I_O = 15\text{ mA}$, See Figure 1		0.15		V/ μs
I_{FT}	Input trigger current, either direction	MOC3020		15	30	mA
		MOC3021	Output supply voltage = 3 V	8	15	
		MOC3022		5	10	
		MOC3023		3	5	
V_{TM}	Peak on-state voltage, either direction	$I_{TM} = 100\text{ mA}$		1.4	3	V
I_H	Holding current, either direction			100		μA

NOTE 5: Test voltage must be applied at a rate no higher than 12 V/ μs .

PARAMETER MEASUREMENT INFORMATION



NOTE A. The critical rate of rise of off-state voltage, dv/dt , is measured with the input at 0 V. The frequency of V_{in} is increased until the phototriac turns on. This frequency is then used to calculate the dv/dt according to the formula:

$$dv/dt = 2 \sqrt{2\pi f V_{in}}$$

The critical rate of rise of commutating voltage, $dv/dt(c)$, is measured by applying occasional 5-V pulses to the input and increasing the frequency of V_{in} until the phototriac stays on (latches) after the input pulse has ceased. With no further input pulses, the frequency of V_{in} is then gradually decreased until the phototriac turns off. The frequency at which turn-off occurs may then be used to calculate the $dv/dt(c)$ according to the formula shown above.

Figure 1. Critical Rate of Rise Test Circuit



TYPICAL CHARACTERISTICS

EMITTING-DIODE TRIGGER CURRENT (NORMALIZED)

vs

FREE-AIR TEMPERATURE

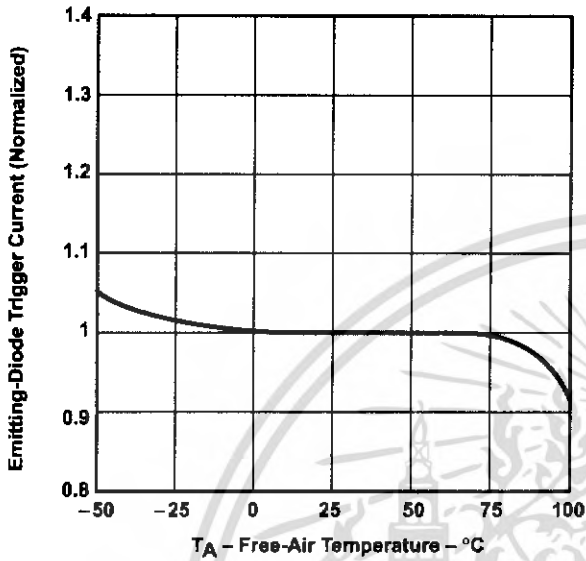


Figure 2

ON-STATE CHARACTERISTICS

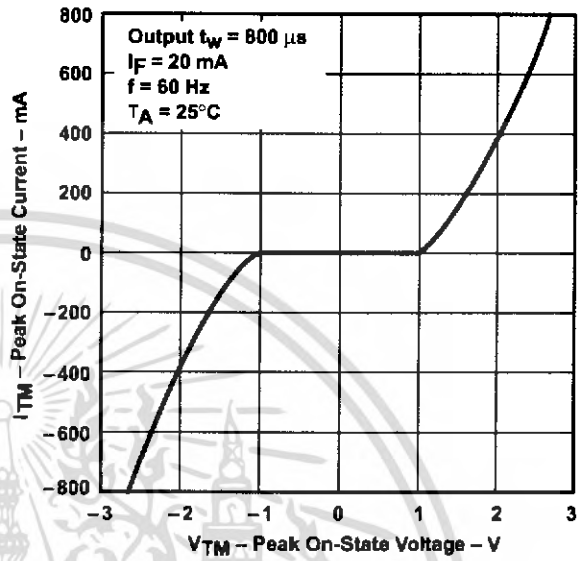


Figure 3

NONREPETITIVE PEAK ON-STATE CURRENT

vs

PULSE DURATION

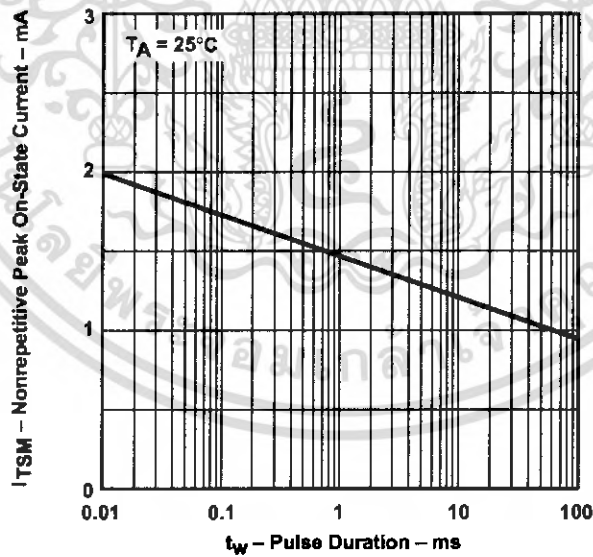


Figure 4



MOC3020 THRU MOC3023 OPTOCOUPPLERS/OPTOISOLATORS

SOES025 – OCTOBER 1986 – REVISED OCTOBER 1995

APPLICATIONS INFORMATION

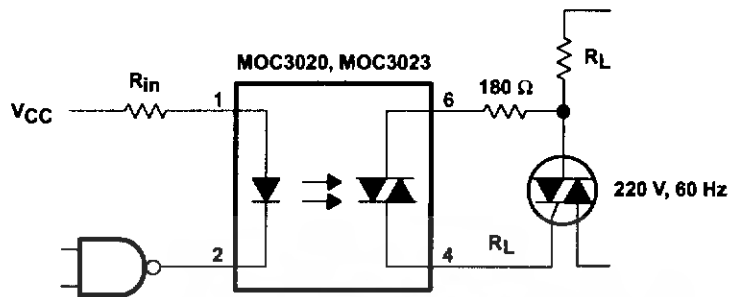


Figure 5. Resistive Load

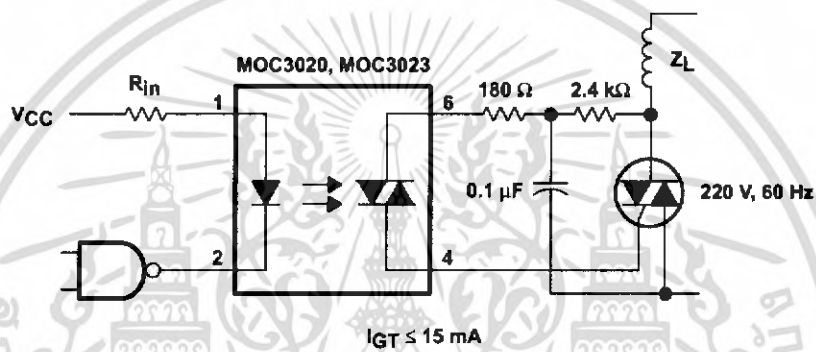


Figure 6. Inductive Load With Sensitive-Gate Triac

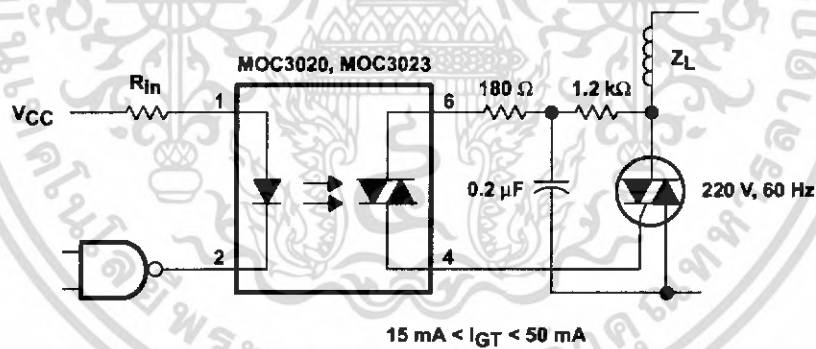


Figure 7. Inductive Load With Nonsensitive-Gate Triac



7-4 เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับ POST OFFICE BOX 655303 • DALLAS, TEXAS 75265 ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

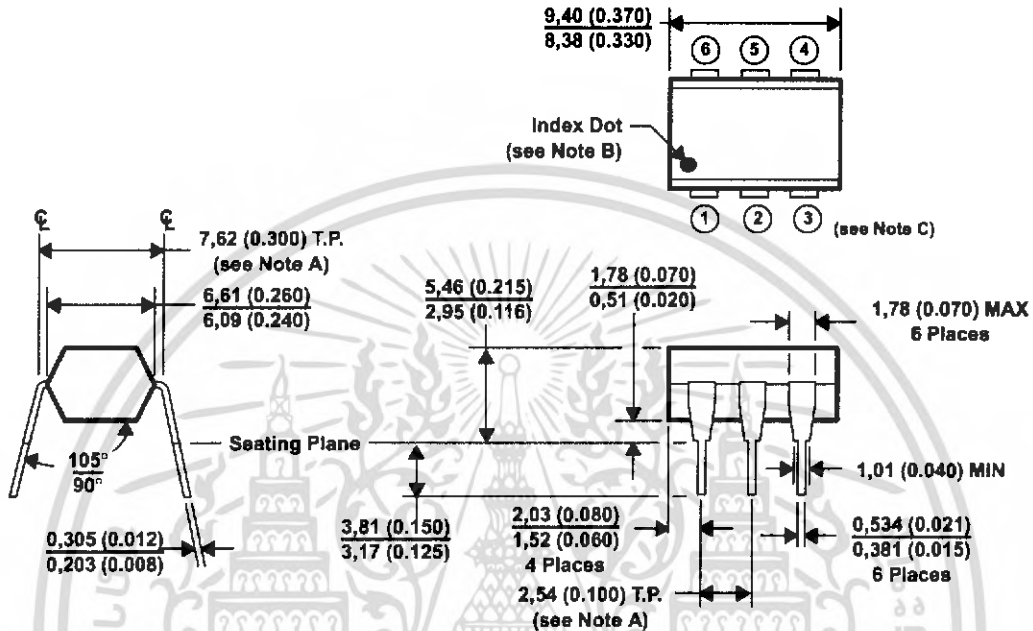
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MOC3020 THRU MOC3023 OPTOCOUPLEDERS/OPTOISOLATORS

SOES025 – OCTOBER 1986 – REVISED OCTOBER 1995

MECHANICAL INFORMATION

Each device consists of a gallium-arsenide infrared-emitting diode optically coupled to a silicon phototriac mounted on a 6-terminal lead frame encapsulated within an electrically nonconductive plastic compound. The case can withstand soldering temperature with no deformation and device performance characteristics remain stable when operated in high-humidity conditions.



- NOTES: A. Leads are within 0,13 (0.005) radius of true position (T.P.) with maximum material condition and unit installed.
 B. Pin 1 identified by index dot.
 C. Terminal connections:
 1. Anode (part of the infrared-emitting diode)
 2. Cathode (part of the infrared-emitting diode)
 3. No internal connection
 4. Main terminal (part of the phototransistor)
 5. Triac Substrate (DO NOT connect) (part of the phototransistor)
 6. Main terminal (part of the phototransistor)
 D. The dimensions given fall within JEDEC MO-001 AM dimensions.
 E. All linear dimensions are given in millimeters and parenthetically given in inches.

Figure 8. Mechanical Information



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับ POST OFFICE BOX 655303 • DALLAS, TEXAS 75265 มอนูญาดให้นำไปใช้ประโยชน์ด้านกา 7-5

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



7-6 เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

IMPORTANT NOTICE

Texas Instruments (TI) reserves the right to make changes to its products or to discontinue any semiconductor product or service without notice, and advises its customers to obtain the latest version of relevant information to verify, before placing orders, that the information being relied on is current.

TI warrants performance of its semiconductor products and related software to the specifications applicable at the time of sale in accordance with TI's standard warranty. Testing and other quality control techniques are utilized to the extent TI deems necessary to support this warranty. Specific testing of all parameters of each device is not necessarily performed, except those mandated by government requirements.

Certain applications using semiconductor products may involve potential risks of death, personal injury, or severe property or environmental damage ("Critical Applications").

TI SEMICONDUCTOR PRODUCTS ARE NOT DESIGNED, INTENDED, AUTHORIZED, OR WARRANTED TO BE SUITABLE FOR USE IN LIFE-SUPPORT APPLICATIONS, DEVICES OR SYSTEMS OR OTHER CRITICAL APPLICATIONS.

Inclusion of TI products in such applications is understood to be fully at the risk of the customer. Use of TI products in such applications requires the written approval of an appropriate TI officer. Questions concerning potential risk applications should be directed to TI through a local SC sales office.

In order to minimize risks associated with the customer's applications, adequate design and operating safeguards should be provided by the customer to minimize inherent or procedural hazards.

TI assumes no liability for applications assistance, customer product design, software performance, or infringement of patents or services described herein. Nor does TI warrant or represent that any license, either express or implied, is granted under any patent right, copyright, mask work right, or other intellectual property right of TI covering or relating to any combination, machine, or process in which such semiconductor products or services might be or are used.

Copyright © 1995, Texas Instruments Incorporated

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รีโมทคอนโทรลผ่านสายไฟบ้าน

นายบัณฑิต ทรัพย์ไพศาล

นายไพศาล ระงับพิสมัย

นายอมรชัย ปิ่นนพเกล้า

ผศ.ประภากร สุวรรณะ อาจารย์ที่ปรึกษา

ปีการศึกษา 2548

บทคัดย่อ

โครงการนี้ทำเกี่ยวกับการส่งข้อมูลผ่านสายไฟบ้าน เพื่อควบคุมหรือสื่อสารกันระหว่างอุปกรณ์ไฟฟ้าภายในบริเวณที่อยู่อาศัย ซึ่งประกอบด้วยตัวรับที่ใช้ติดตั้งกับอุปกรณ์ไฟฟ้าและตัวส่งควบคุมโดยผู้ใช้ผ่านปุ่มเลือกช่องซึ่งรับส่งข้อมูลด้วยการมอดูเลทเชิงความถี่โดยใช้ความถี่ในย่าน 2.54-2.84 เมกะเฮิร์ต ถูกแบ่งออกเป็น 8 ช่องสัญญาณด้วยไมโครคอนโทรลเลอร์ ควบคุมไมโครคอนโทรลเลอร์ โดยให้หลักการรูปแบบเดียวกันกับเครื่องส่งวิทยุแบบเฮตเตอร์โรไดน์ สามารถประยุกต์ใช้ควบคุมเครื่องใช้ไฟฟ้าภายใน 1 ช่องสัญญาณได้สูงสุดถึง 64 ตัว

รายงานฉบับนี้มีเนื้อหาทั้งในส่วนของภาคทฤษฎี ภาคปฏิบัติ ปัญหาต่างๆที่เกิดขึ้นพร้อมการแก้ปัญหา รวมทั้งมีผลการทดลองวัดคุณสมบัติและรูปสัญญาณ ซึ่งจะเป็พื้นฐานของการพัฒนาระบบการส่งข้อมูลผ่านสายไฟบ้านให้มีประสิทธิภาพสูงขึ้นต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Remote Control Via AC Line

Mr.Bundit Suppaisan

Mr.Paisal Rangubpit

Mr.Armornchai Pinnopkloa

Assist.Prof.Prapakorn Suwanna (Advisor)

Academic Year 2005

ABSTRACT

This project is present a system for control or communicate between electrical appliances. The system comprises two parts: a transmitter and a receiver. The system is controlled through a keypad by user. The transmitting part which uses FSK Modulation for transmit the control signal via AC-Line. The receiver is connected with the electrical appliance. We use frequency range 2.54-2.84 MHz. Local oscillator was controlled by Microcontroller for select frequency channel. By used Super Heterodyne principle.

This report consists of Theory, Practice, Technical problems and solves a problem.

กิตติกรรมประกาศ

ขอกราบขอบพระคุณ คุณพ่อ และคุณแม่ ที่ให้การสนับสนุนด้านการศึกษาดูแลเอาใจใส่ และห่วงใยตลอดมาจนการทำงานครั้งนี้สำเร็จลุล่วงไปได้ด้วยดี

ขอขอบพระคุณอาจารย์ ประภากร สุวรรณะ อย่างสูง ที่ให้ความอนุเคราะห์ทั้งทางด้านความรู้ และอุปกรณ์ในการทำงาน รวมทั้งแนะนำวิธีแก้ไขปัญหาให้เราเป็นอย่างดี จนทำให้โครงการสำเร็จตามเป้าหมายที่ตั้งไว้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

เรื่อง	หน้า
บทคัดย่อภาษาไทย	
บทคัดย่อภาษาอังกฤษ	
กิตติกรรมประกาศ	
บทที่ 1 บทนำ	1
1.1 วัตถุประสงค์โครงการ	1
1.2 ขอบเขตของโครงการ	1
1.3 ประโยชน์ที่คาดว่าจะได้รับ	2
บทที่ 2 การสื่อสารข้อมูล	3
2.1 รูปแบบของการสื่อสาร	4
2.2 การมอดูเลตเชิงความถี่	6
2.3 คณิตศาสตร์มอดูเลต	8
2.4 ไซค์แบนด์	9
2.5 แบนด์วิดท์ของFM	11
2.6 ภาคส่ง	12
2.7 ภาครับ	13
2.8 มิกเซอร์	17
2.8.1 Frequency Multiplier	17
2.8.2 Modulator and Demodulator	19
2.9 Quadrature Detector	22
2.10 ลิมิเตอร์	25
2.11 ส่วนควบคุมโดยใช้ไมโครคอนโทรลเลอร์	27
2.11.1 การจัดห้วงความจำของไมโครคอนโทรลเลอร์ตระกูล MCS-51	27
2.11.2 หน่วยความจำโปรแกรม (Program memory)	27
2.11.3 หน่วยความจำข้อมูล (Data memory)	
2.11.4 การเก็บข้อมูลภายในหน่วยความจำข้อมูลของไมโครคอนโทรลเลอร์ ตำแหน่ง 50H - 5FH	29

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3	ทฤษฎีพื้นฐานของเฟสล็อกคูลูป	30
	3.1 หลักการทำงานพื้นฐานของเฟสล็อกคูลูป	30
	3.2 ลักษณะสัญญาณของเฟสล็อกคูลูปในสภาวะล็อก	32
	3.3 การพิจารณาสภาวะชั่วคราวของเฟสล็อกคูลูปในสภาวะล็อก	33
	3.4 เสถียรภาพของเฟสล็อกคูลูปแบบพื้นฐาน	35
	3.5 องค์ประกอบพื้นฐานของเฟสล็อกคูลูป	41
	3.5.1 ตัวดักจับเฟส	41
	3.5.2 ตัวดักจับเฟสแบบเอ็กซ์คูลูซีฟออร์	41
	3.5.3 ตัวดักจับเฟสแบบ J-K ฟลิปฟลอป	44
	3.5.4 ตัวดักจับเฟสแบบเฟส-ความถี่	45
	3.6 วงจรกรองความถี่ต่ำผ่าน	50
	3.7 วงจรออสซิลเลเตอร์	53
	3.7.1 หลักการพื้นฐานของวงจรออสซิลเลเตอร์	53
	3.7.2 วงจรออสซิลเลเตอร์แบบควบคุมความถี่ด้วยแรงดันไฟฟ้า	55
	3.8 วงจรหารความถี่	58
บทที่ 4	การออกแบบและผลการทดลอง	59
	4.1 รายละเอียดการคำนวณ	59
	4.1.1 การออกแบบส่วนของไอซีเบอร์ TA7358	59
	4.1.2 การออกแบบส่วนของไอซีเบอร์ MC3361	60
	4.1.3 การออกแบบส่วนของวงจร LPF	61
	4.1.4 การออกแบบส่วนของวงจร VCO	63
	4.2 ผลการทดลอง	65
	4.2.1 ส่วนของ VCO	65
	4.3 ทดลองส่งและรับข้อมูลที่อัตราบอดต่างๆ	71
	4.4 ส่วนภาคส่ง(Transmitter)	72
	4.4.1 ความแรงของเครื่องส่งได้ในแต่ละช่อง	72
	4.4.2 ความไวของเครื่องรับได้ในแต่ละช่อง	73
	4.5 ระยะทางที่สามารถส่งและรับข้อมูลได้	73
	4.6 ส่วนของการตั้งช่องสัญญาณในภาครับและภาคส่ง	74

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

	4.7 วงจรขับโหลด	75
บทที่ 5	สรุปผลการทดลอง	76
	ปัญหาและอุปสรรค	77
	หนังสืออ้างอิง	
	ภาคผนวก	



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูปภาพ

		หน้า
รูปที่ 2.1	บล็อกไดอะแกรมของระบบสื่อสาร	3
รูปที่ 2.2	รูปแบบการสื่อสารตามทิศทาง	5
รูปที่ 2.3	(ก) สัญญาณข้อมูล (ข) คลื่นพาห์ (ค) สัญญาณเอฟเอ็ม	7
รูปที่ 2.4	ฟังก์ชันของเบสเสลชนิดที่หนึ่ง $J_n(m_f)$	10
รูปที่ 2.5	บล็อกไดอะแกรมพื้นฐานเครื่องส่ง FM	12
รูปที่ 2.6	บล็อกไดอะแกรมภาคส่งของระบบ	12
รูปที่ 2.7	วงจรสวิทช์ไฟเลี้ยงภาคส่ง	13
รูปที่ 2.8	บล็อกไดอะแกรมภาครับ	14
รูปที่ 2.8ก	Tuned-RF (TRF) receiver	14
รูปที่ 2.8ข	วงจรกรองความถี่แถบผ่าน	14
รูปที่ 2.9	Dual Conversion	22
รูปที่ 2.10	แสดงความแตกต่างของการเลือก IF สูง IF ต่ำ	22
รูปที่ 2.11	Quadrature Detector	23
รูปที่ 2.12	กราฟความสัมพันธ์ระหว่าง ϕ กับ $\frac{\Delta\omega}{\omega_1}$	24
รูปที่ 2.13	วงจรลิมิตเตอร์จะขจัดนอยส์และการเปลี่ยนแปลงทางแอมพลิจูดของสัญญาณ FM	26
รูปที่ 2.14	ไมโครคอนโทรลเลอร์	27
รูปที่ 3.1	การเข้าสู่สภาวะลื่นของเฟสล็อกคูลูป	30
รูปที่ 3.2	องค์ประกอบของเฟสล็อกคูลูป	32
รูปที่ 3.3	รูปคลื่นสัญญาณของเฟสล็อกคูลูปในสภาวะลื่น	33
รูปที่ 3.4	ผลการตอบสนองของเฟสล็อกคูลูปเมื่อมีการเปลี่ยนแปลงของเฟสที่อินพุต	34
รูปที่ 3.5	ผลตอบสนองของเฟสล็อกคูลูปเมื่อมีการเปลี่ยนแปลงของความถี่ที่อินพุต	35
รูปที่ 3.6	การเปลี่ยนแปลงของเฟสกับเวลา	36
รูปที่ 3.7	รูปแบบเชิงเส้นของเฟสล็อกคูลูปชนิดที่หนึ่ง (type I PLL)	36
รูปที่ 3.8	การตอบสนองของเฟสล็อกคูลูปต่อการเปลี่ยนแปลงความถี่แบบขั้นบันได	39
รูปที่ 3.9	การตอบสนองของระบบเมื่อค่า ζ เปลี่ยนแปลง	40
รูปที่ 3.10	กราฟโบริคพล็อตแสดงเสถียรภาพของ type I PLL	40

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 3.11	คุณสมบัติของตัวคักจับเฟสในทางอุดมคติ	41
รูปที่ 3.12	ตัวคักจับเฟสแบบเอ็กซ์คูลชีเฟอร์	41
รูปที่ 3.13	สัญญาณของตัวคักจับเฟสแบบเอ็กซ์คูลชีเฟอร์	42
รูปที่ 3.14	กราฟคุณสมบัติค่าเอาท์พุต V_o เฉลี่ยของเอ็กซ์คูลชีเฟอร์	43
รูปที่ 3.15	ตัวคักจับเฟสแบบ J-K ฟลิปฟลอป	44
รูปที่ 3.16	สัญญาณของตัวคักจับเฟสแบบ J-K ฟลิปฟลอป	44
รูปที่ 3.17	กราฟคุณสมบัติค่าเอาท์พุต V_o เฉลี่ยของ J-K ฟลิปฟลอป	45
รูปที่ 3.18	หลักการของตัวคักจับของเฟส – ความถี่	46
รูปที่ 3.19	การสร้างตัวคักจับเฟสแบบเฟส-ความถี่โดยใช้ D ฟลิปฟลอป	47
รูปที่ 3.20	คักจับเฟสแบบเฟส-ความถี่กับเอาท์พุตแบบสามสถานะ	47
รูปที่ 3.21	สภาวะของตัวคักจับเฟสแบบเฟส – ความถี่	48
รูปที่ 3.22	สัญลักษณ์ของตัวคักจับเฟสแบบเฟส-ความถี่	49
รูปที่ 3.23	กราฟคุณสมบัติค่าเอาท์พุต V_o เฉลี่ยของตัวคักจับเฟสแบบเฟส-ความถี่	50
รูปที่ 3.24	วงจรกรองความถี่ต่ำผ่านที่ใช้กับเฟสล็อกคูล	52
รูปที่ 3.25	การตอบสนองของวงจรกรองความถี่ต่ำผ่าน	52
รูปที่ 3.26	ระบบที่มีการป้อนกลับแบบลบ	53
รูปที่ 3.27	ไบคพลีอตร์ระหว่างระบบที่เกิดการออสซิลเลทกับระบบที่มีเสถียรภาพ	54
รูปที่ 3.28	ผลของตำแหน่ง โพลและรูปแบบการออสซิลเลท	55
รูปที่ 3.29	คุณสมบัติของวงจรออสซิลเลเตอร์แบบควบคุมความถี่ด้วยแรงดันไฟฟ้า	56
รูปที่ 3.30	คุณสมบัติวงจร VCO ที่ไม่เป็นเชิงเส้น	57
รูปที่ 4.1	กราฟแสดงความสัมพันธ์ระหว่างแรงดันกับความถี่ของวงจร VCO	66
รูปที่ 4.2	แสดงสัญญาณอินพุต	66
รูปที่ 4.3	แสดงสัญญาณความถี่กลางเมื่อผ่าน CERAMIC FILTER 10.7MHz	67
รูปที่ 4.4	แสดงสัญญาณความถี่กลางเมื่อผ่าน CERAMIC FILTER 455kHz	67
รูปที่ 4.5	แสดงสัญญาณเอาท์พุทที่ความแรงของสัญญาณอินพุต เท่ากับ 99 dB μ	68
รูปที่ 4.6	แสดงสัญญาณเอาท์พุทที่ความแรงของสัญญาณอินพุต เท่ากับ 20 dB μ	68
รูปที่ 4.7	แสดงสัญญาณเอาท์พุทที่ความแรงของสัญญาณอินพุต เท่ากับ 14 dB μ	69
รูปที่ 4.8	แสดงสัญญาณเอาท์พุทที่ความแรงของสัญญาณอินพุต เท่ากับ 4 dB μ	69
รูปที่ 4.9	แสดงสัญญาณเอาท์พุทที่ความแรงของสัญญาณอินพุต เท่ากับ 0 dB μ	70

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 4.10	แสดงสัญญาณเอาต์พุตที่ความแรงของสัญญาณอินพุต เท่ากับ $-3 \text{ dB}\mu$	70
รูปที่ 4.11	แสดงสัญญาณเอาต์พุตที่ความแรงของสัญญาณอินพุต เท่ากับ $-7 \text{ dB}\mu$	71
รูปที่ 4.12	แสดงภาพที่วัดเวลาขณะ Start Up ของวงจรออสซิลเลเตอร์	72
รูปที่ 4.13	วงจร Drive Load	75



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

	หน้า
ตารางที่ 2.1 ฟังก์ชันของเบสเลขคณิตที่หนึ่ง $J_n(m_f)$	11
ตารางที่ 2.2 แสดงรายละเอียดของไมโครคอนโทรลเลอร์เบอร์ต่างๆ	28
ตารางที่ 2.3 ตารางแสดงการเก็บข้อมูลภายในหน่วยความจำข้อมูลของไมโครคอนโทรลเลอร์	29
ตารางที่ 4.1 แสดงการเปลี่ยนแปลงของค่าที่เอาต์พุตเมื่อแรงดันอินพุตเปลี่ยนแปลง	65
ตารางที่ 4.2 แสดงผลของการรับข้อมูลที่อัตราบอดต่างๆ	71
ตารางที่ 4.3 แสดงการตั้งความถี่ด้วยการตั้งค่า $\div N$	74
ตารางที่ 4.4 แสดงการตั้งความถี่ที่ใช้งานภาคส่ง	75
ตารางที่ 4.5 แสดงการตั้งความถี่ที่ใช้งานภาครับ	75

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1

บทนำ

ปัจจุบันอุปกรณ์ไฟฟ้ามีบทบาทต่อชีวิตประจำวันของมนุษย์เรามากขึ้น ภายในที่พักอาศัยมีเครื่องใช้ไฟฟ้าอย่างน้อย 5 ชนิดขึ้นไป การควบคุมอุปกรณ์ต่าง ๆ ซึ่งอยู่ในตำแหน่งต่างกัน ทำให้เกิดความไม่สะดวกในการเปิด-ปิดอุปกรณ์ จึงทำให้เกิดแนวคิดและสร้างโครงการนี้ขึ้นเพื่อให้สามารถควบคุมอุปกรณ์ไฟฟ้าภายในที่พักอาศัย ณ จุดต่าง ๆ ได้ จากการควบคุมเพียงจุดเดียว โดยอาศัยหลักการส่งสัญญาณควบคุมเข้าไปในสายไฟฟ้ากำลัง (AC line) ที่ติดตั้งอยู่แล้วภายในที่พักอาศัย ซึ่งการส่งสัญญาณควบคุมจะส่งแบบอนุกรม โดยนำเอาไมโครคอนโทรลเลอร์ มาควบคุมการทำงานทั้งด้านรับและด้านส่ง ข้อมูลถูกส่งด้วยความเร็วสูงสุดที่ 1200 บิตต่อวินาที ผ่านการเข้ารหัสและทำการมอดูเลตแบบ FM ก่อนนำสัญญาณข่าวสารส่งต่อผ่านสายไฟฟ้ากำลัง เพื่อควบคุมอุปกรณ์ไฟฟ้า ได้ออกแบบภาครับและภาคส่งให้มี 8 ช่องสัญญาณ ในแต่ละช่องสัญญาณสามารถควบคุมอุปกรณ์ได้สูงสุด 64 ตัว ซึ่งภาครับและภาคส่งได้ออกแบบโดยใช้หลักการเดียวกันกับเครื่องรับส่งวิทยุแบบเฮตเทอร์โรไดน์ จึงจำเป็นต้องศึกษาและสร้างวงจรสังเคราะห์ความถี่ด้วยเฟสล็อกกลูป วงจรขยายสัญญาณวิทยุ วงจรดีมอดูเลชัน เครื่องรับส่งวิทยุแบบเฮตเทอร์โรไดน์ และการควบคุมโดยใช้ไมโครคอนโทรลเลอร์ ซึ่งได้แสดงรายละเอียดและการออกแบบไว้ในบทต่อไป

1.1 วัตถุประสงค์โครงการ

1. เพื่อศึกษาและเรียนรู้การมอดูเลตและดีมอดูเลตสัญญาณแบบการผสมคลื่นเชิงความถี่
2. เพื่อศึกษาและเรียนรู้การใช้งานเฟสล็อกกลูปเป็นสังเคราะห์ความถี่
3. เพื่อศึกษาและเรียนรู้การประยุกต์ใช้งานเครื่องรับส่งวิทยุแบบเฮตเทอร์โรไดน์
4. เพื่อศึกษาและเรียนรู้การประยุกต์ใช้งานไมโครคอนโทรลเลอร์ เพื่อการควบคุมการทำงานทั้งภาคส่งและภาครับ
5. สามารถออกแบบวงจรในภาครับ ภาคส่ง และดูคุณภาพของสัญญาณจาก Spectrum Analysis ได้

1.2 ขอบเขตของโครงการ

สามารถส่งข้อมูลผ่านสายไฟฟ้าบ้าน ในระยะประมาณ 100 เมตร เพื่อใช้ควบคุมอุปกรณ์เครื่องใช้ไฟฟ้าต่างๆ ไป เช่น โทรทัศน์ พัดลม วิทยุ หรือประยุกต์ใช้กับงานอื่น ฯลฯ โดยส่งงานจาก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปุ่มเลือกช่องโดยผู้ใช้ และตัวแม่ 1 ตัวสามารถควบคุมตัวลูกได้ 64 ตัวใน 1 ช่องสัญญาณ แต่ใน
 โครงการนี้จะทำตัวแม่ 1 ตัว ตัวลูก 2 ตัว เพื่อการทดสอบเท่านั้น

1.3 ประโยชน์ที่คาดว่าจะได้รับ

1. ได้รับความรู้ในการออกแบบวงจรมอดูเลทและดีมอดูเลท แบบ FSK
2. ได้รับความรู้เกี่ยวกับการออกแบบและสร้างวงจรสังเคราะห์ความถี่ด้วยเฟสล็อกกลูป
3. ได้รับความรู้เกี่ยวกับการมอดูเลทสัญญาณแบบ FM
4. ได้รับความรู้เกี่ยวกับการประยุกต์ใช้งานไมโครคอนโทรลเลอร์



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2

การสื่อสารข้อมูล

การสื่อสารอิเล็กทรอนิกส์ หมายถึงการส่ง(Transmission),การรับ(Reception)และการประมวลผลข้อมูลหรือข่าวสาร(Information,Data,Signal) ระหว่างจุดสองจุด หรือมากกว่า ด้วยการใช้อิเล็กทรอนิกส์

บล็อกไดอะแกรมของระบบสื่อสารอิเล็กทรอนิกส์แสดงดังรูปที่ 2.1



รูปที่ 2.1 บล็อกไดอะแกรมของระบบสื่อสาร

ตัวกลางการสื่อสาร(**Communication Medium**) เป็นช่องทางหรือตัวกลาง ซึ่งสัญญาณของระบบสื่อสารใช้เป็นทางผ่านจากจุดส่งไปยังจุดรับ เราสามารถแบ่งชนิดของการสื่อสารอิเล็กทรอนิกส์ตามชนิดของตัวกลางสื่อสารได้ 2 แบบคือ

1. แบบมีสาย(Wire) สายในที่นี้อาจเป็นสายตัวนำไฟฟ้า 1 คู่ หรือเส้นใยนำแสง(Optic Fiber)
2. แบบไร้สาย(Wireless) หรือวิทยุ(Radio) สัญญาณของระบบสื่อสารแบบไร้สาย จะอยู่ในรูปแบบของคลื่นแม่เหล็กไฟฟ้าซึ่งรวมถึงแสง

เครื่องส่ง(Transmitter) เป็นอุปกรณ์หรือวงจรอิเล็กทรอนิกส์ ที่ถูกออกแบบสำหรับ แปลงสัญญาณจากแหล่งกำเนิดสัญญาณที่จะสื่อสาร ให้กลายเป็นสัญญาณที่มีรูปแบบ และระดับพลังงานที่เหมาะสมกับตัวกลางสื่อสารของแต่ละระบบ

เครื่องส่งอาจจะเป็นเพียงแค่อุปกรณ์ของระบบ โทรเลขแบบใช้สายหรืออาจเป็นวงจรอิเล็กทรอนิกส์ สลับซับซ้อน ของระบบสื่อสารดาวเทียม สัญญาณที่จะสื่อสารอาจอยู่ในรูปของสัญญาณเสียง,ภาพ หรือข้อมูลในรูปของสัญญาณดิจิทัล ซึ่งสัญญาณแต่ละชนิดจะมีค่าความกว้าง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ของแถบความถี่(Bandwidth) แตกต่างกัน ซึ่งความกว้างของแถบความถี่ของสัญญาณนี้ เป็นพารามิเตอร์ที่สำคัญที่สุดในการพิจารณาเลือกใช้หรือออกแบบระบบสื่อสาร

เครื่องรับ(Receiver) จะเป็นวงจรและอุปกรณ์อิเล็กทรอนิกส์อีกชุดหนึ่ง ซึ่งจะทำหน้าที่แปลงสัญญาณที่รับมาได้จากตัวกลาง ให้กลายเป็นสัญญาณที่มีรูปแบบ และระดับพลังงานที่เหมาะสมกับอุปกรณ์ ปลายทางด้านรับ เช่น เครื่องรับของระบบโทรเลขใช้สายจะเป็นเพียงขดลวดโซลีนอยด์หรือวงจรอิเล็กทรอนิกส์ที่ซับซ้อนของการรับสัญญาณโทรศัพท์ผ่านดาวเทียม

สัญญาณทางอิเล็กทรอนิกส์เกือบทุกสัญญาณ จะเกิดจากผลรวมของคลื่นไซน์หลายๆ ความถี่การเดินทางของสัญญาณในวงจร จากจุดหนึ่งไปยังอีกจุดหนึ่งหรือการเดินทางของสัญญาณจากวงจรหนึ่งไปยังอีกวงจรหนึ่ง หรือจากระบบหนึ่งไปสู่อีกระบบหนึ่ง สามารถพิจารณาเป็นการเดินทางของคลื่น ไซน์ทุกความถี่ที่มีอยู่ในสัญญาณนั้น จากที่หนึ่งไปยังอีกที่หนึ่ง ในรูปแบบของคลื่นแม่เหล็กไฟฟ้า(Electromagnetic Waves) ซึ่งอาจเป็นการเคลื่อนที่ผ่านตัวนำไฟฟ้า หรือตัวอุปกรณ์ต่างๆ และการเคลื่อนที่ผ่านอากาศ หรืออวกาศในรูปแบบของการแผ่รังสี(Radiation) ความกว้างของแถบความถี่ของสัญญาณ คือค่าแถบความถี่ของคลื่นไซน์หลายๆความถี่ที่รวมกันเป็นสัญญาณ ซึ่งจะมีค่าเท่ากับผลต่างของความถี่สูงสุดกับความถี่ต่ำสุดที่มีอยู่ในสัญญาณ

ถ้ามีสัญญาณมากกว่าหนึ่งสัญญาณ ในอาณาบริเวณเดียวกัน และสัญญาณเหล่านั้นมีแถบความถี่ที่ทับซ้อนกัน จะทำให้เกิดการรบกวนซึ่งกันและกัน ถ้าระดับกำลังสัญญาณต่างๆที่มีแถบความถี่ซ้อนทับกันมีค่าใกล้เคียงกันก็จะเกิดการรบกวนซึ่งกันและกันแต่ถ้าระดับกำลังของสัญญาณแตกต่างกันมากสัญญาณที่มีกำลังมากถูกรบกวนจากสัญญาณที่ กำลังต่ำกว่ามากในทางตรงข้ามกัน สัญญาณที่มีกำลังต่ำจะถูกสัญญาณที่มีกำลังสูงกว่ากลบจนหมด ในระบบสื่อสารเราไม่สามารถส่งสัญญาณที่มีแถบความถี่ซ้อนทับกัน ผ่านตัวกลางของการสื่อสารเดียวกัน ภายในเวลาเดียวกันได้

สัญญาณใดก็ตามที่มีแถบความถี่ซ้อนทับกับสัญญาณที่เราสื่อสาร จะถูกเรียกว่า สัญญาณรบกวน(Noise) การเดินทางของสัญญาณจากเครื่องส่งไปยังเครื่องรับจะถูกลดทอนให้มีกำลังต่ำลง ในขณะที่ผ่านตัวกลาง เมื่อสัญญาณมีกำลังไฟฟ้าลดลง จะมีโอกาสถูกรบกวนจากสัญญาณรบกวนที่อยู่ระหว่างเส้นทางยิ่งไปกว่านั้นในตัวอุปกรณ์อิเล็กทรอนิกส์ ก็เป็นแหล่งกำเนิดสัญญาณรบกวนอีกด้วย ถ้าความกว้างแถบความถี่ของสัญญาณยิ่งกว้างก็จะยิ่งเพิ่มโอกาสที่จะถูกรบกวนมากยิ่งขึ้น

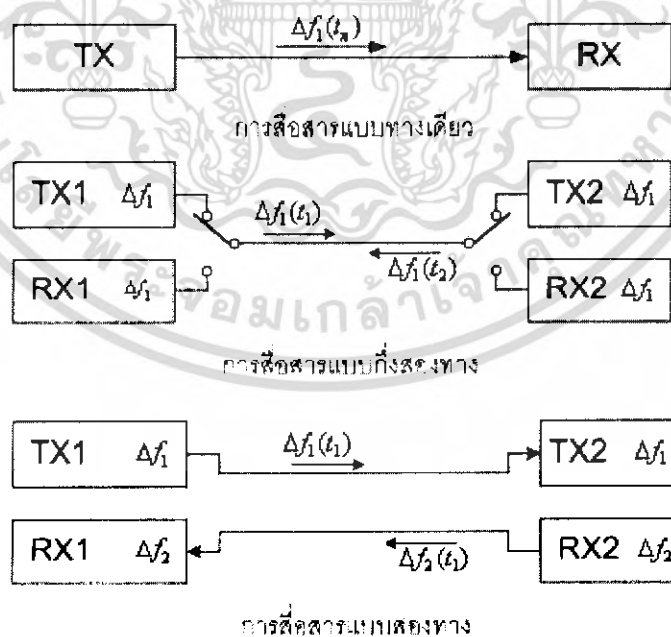
2.1 รูปแบบของการสื่อสาร

เราสามารถแบ่งรูปแบบของการสื่อสารได้หลายรูปแบบหรือหลายชนิด เช่น แบ่งตามลักษณะตัวกลางก็จะแบ่งได้ 2 แบบคือ แบบมีสายกับแบบไร้สาย ถ้าแบ่งตามรูปแบบของสัญญาณ ก็

จะสามารถแบ่งได้ 2 แบบคือ การสื่อสารแบบแถบฐานและการสื่อสารแบบมอดูเลชัน ไม่ว่าจะ เป็นแบบใดในการรับส่งสัญญาณจำนวน n สัญญาณ ผ่านระบบสื่อสารในเวลาเดียวกันและผ่านตัวกลางเดียวกัน จะต้องใช้ช่องสื่อสารจำนวน n ช่องสื่อสาร แถบความถี่ของช่องสื่อสารแต่ละช่องจะซ้อนทับกันไม่ได้ และความกว้างแถบความถี่ของช่องสื่อสารแต่ละช่อง ควรมีความกว้างให้น้อยที่สุดเท่าที่จะทำได้ โดยต้องไม่เสียข้อมูลที่มีนัยสำคัญ

เราอาจแบ่งรูปแบบการสื่อสารตามทิศทางการสื่อสาร หรือจำนวนของช่องสื่อสารได้ 3 แบบคือ

1. แบบทิศทางเดียว(Simplex; **SPX, SX**) ฝ่ายหนึ่งจะส่งเพียงอย่างเดียว อีกฝ่ายหนึ่งจะเป็นฝ่ายรับเพียงอย่างเดียว การสื่อสารแบบทิศทางเดียวนี้ ต้องการช่องสื่อสารเพียง 1 ช่อง ตัวอย่างของการสื่อสารทิศทางเดียว คือ การส่งวิทยุกระจายเสียง(Broad casting)
2. แบบกึ่งสองทาง(Half Duplex; **HDX, HX**) เป็นการสื่อสารแบบ 2 ทางแต่สลับเวลากัน ในขณะที่อีกฝ่ายหนึ่งเป็นฝ่ายส่ง อีกฝ่ายหนึ่งจะเป็นฝ่ายรับ การสื่อสารแบบกึ่งสองทาง ต้องการช่องสื่อสารเพียงช่องเดียว ตัวอย่างเช่น วิทยุโทรคมนาคม(Walkie-Talkie)
3. แบบสองทิศทาง(Full Duplex; **FDX, FX**) เป็นการสื่อสารแบบสองทิศทาง โดยที่ทั้งสองฝ่าย สามารถรับส่งพร้อมกันในเวลาเดียวกัน การสื่อสารแบบสองทางนี้ ต้องการช่องสื่อสาร 2 ช่องในเวลาเดียวกัน ตัวอย่างเช่น โทรศัพท์มือถือ(Mobile Phone)



รูปที่ 2.2 รูปแบบการสื่อสารตามทิศทาง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การสื่อสารข้อมูลในช่องทางการสื่อสารที่มีอยู่นั้น จำเป็นจะต้องมีการเปลี่ยน โอนสัญญาณข้อมูล (information signal) ให้มีองค์ประกอบทางความถี่ (frequency spectrum) ที่สูงขึ้น (เนื่องจากสัญญาณข้อมูลมีองค์ประกอบทางความถี่ที่ต่ำกว่าช่องทางการสื่อสาร) เพื่อให้ส่งข้อมูลไปในช่องทางการสื่อสารได้ วิธีการเปลี่ยน โอนถูกเรียกว่าการมอดูเลต (modulation) สำหรับสัญญาณที่นำมาทำให้สัญญาณข้อมูลเปลี่ยนองค์ประกอบทางความถี่ให้สูงขึ้นถูกเรียกว่า คลื่นพาห์ (carrier signal) ซึ่งมีปัจจัยแตกต่างกันตามความต้องการที่จะสื่อสารข้อมูล ปัจจัย (ตัวแปร) นั้นคือ amplitude, frequency และ phase โดยจะเรียกการมอดูเลตตามปัจจัยทั้ง 3 นี้ คือ “การมอดูเลตเชิงขนาด” (Amplitude Modulation : AM), “การมอดูเลตเชิงความถี่” (Frequency Modulation : FM) และ “การมอดูเลตเชิงมุม” (Phase Modulation : PM)

ซึ่งในโครงการนี้ เลือกใช้การมอดูเลตเชิงความถี่เพราะไม่ต้องการให้สัญญาณที่ถูกมอดูเลตมีการเปลี่ยนแปลงทางขนาด ซึ่งจะถูกรบกวนจากสัญญาณที่เราไม่ต้องการ (Noise) ได้ง่ายในการส่งสัญญาณผ่านสายไฟฟ้าบ้าน (AC Line)

2.2 การมอดูเลตเชิงความถี่

การมอดูเลตเชิงความถี่นั้น สัญญาณข้อมูลจะทำให้ความถี่คลื่นพาห์เปลี่ยนแปลงไปในขณะที่แอมพลิจูดยังคงเดิม ด้านเครื่องรับจะตัดการเปลี่ยนแปลงของแอมพลิจูดออกไปก่อนที่จะนำเข้าไปสู่การมอดูเลต ซึ่งทำให้สัญญาณรบกวนต่างๆ ที่มีผลทำให้แอมพลิจูดเปลี่ยนแปลงถูกตัดออกไปด้วย ลักษณะของสัญญาณมอดูเลตเชิงความถี่แสดงดังรูป 2.1

สมมติว่าเริ่มพิจารณาที่สัญญาณข้อมูลมีค่าสูงสุด คือ $t = x$ แล้ว

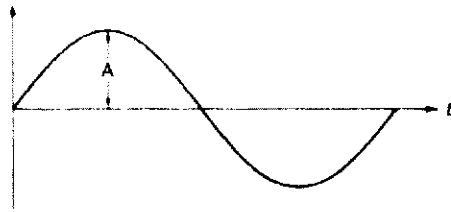
$$\text{สัญญาณข้อมูล} \quad V_a = A \cos \omega_a t \quad ; \omega_a = 2\pi f_a \quad \dots\dots(2.1)$$

$$\text{สัญญาณคลื่นพาห์} \quad V_c = B \cos \omega t \quad ; \omega = 2\pi f \quad \dots\dots(2.2)$$

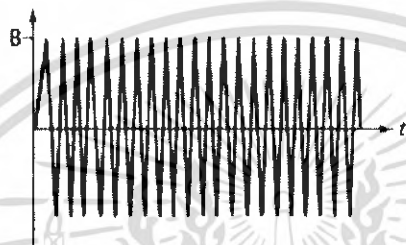
ความถี่ของสัญญาณคลื่นพาห์จะเปลี่ยนแปลงไปรอบๆความถี่ ω_c ดังนั้น

$$\omega = \omega_c + \Delta\omega \cos \omega_a t \quad \dots\dots(2.3)$$

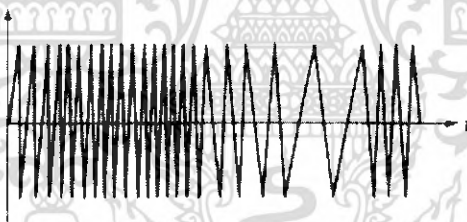
โดย $\Delta\omega$ คือ ความถี่ที่เบี่ยงเบนสูงสุด ถูกเรียกว่า ความถี่เบี่ยงเบน (frequency deviation)



(ก)



(ข)



(ค)

รูปที่ 2.3 (ก) สัญญาณข้อมูล (ข) คลื่นพาห์ (ค) สัญญาณเอฟเอ็ม

สัญญาณที่เกิดจากการมอดูเลตแล้ว โดยนำสมการ 2.3 แทนลงในสมการ 2.2

$$V_{fm} = B \cos(\omega_c + \Delta\omega \cos \omega_s t)t \quad \dots\dots(2.4)$$

$$V_{FM} = B \cos \theta(t) \quad ; \theta(t) = (\omega_c + \Delta\omega \cos \omega_s t)t \quad \dots\dots(2.5)$$

จาก $\omega t = \theta(t) \rightarrow \frac{d\theta(t)}{dt} = \omega$

$$\therefore \theta(t) = \int \omega dt$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\theta(t) = \int (\omega_c + \Delta\omega \cos \omega_a t) dt$$

$$\theta(t) = \omega_c t + \Delta\omega \int \cos \omega_a t dt$$

จากสมการ 2.5 จะได้

$$V_{fm} = B \cos(\omega_c t + \Delta\omega \int \cos \omega_a t dt)$$

$$V_{fm} = B \cos(\omega_c t + \frac{\Delta\omega}{\omega_a} \sin \omega_a t \Big|_0^t)$$

$$V_{fm} = B \cos(\omega_c t + \frac{\Delta\omega}{\omega_a} \sin \omega_a t)$$

$$\therefore V_{fm} = B \cos(\omega_c t + m_f \sin \omega_a t) \quad \dots\dots(2.6)$$

โดย m_f คือ อัตราส่วนระหว่าง $\frac{\Delta\omega}{\omega_a}$ เรียกว่า ดัชนีการมอดูเลต (modulation index) ซึ่งค่า m_f นี้มีความสำคัญในการกำหนดแบนด์วิดท์

2.3 ดัชนีการมอดูเลต

ในระบบ AM ปริมาณการมอดูเลต เรานิยามวัดเป็นเปอร์เซ็นต์การมอดูเลต ซึ่งดูได้จากการเปลี่ยนแปลงของแอมพลิจูดหรือกรอบคลื่น AM ทั้งด้านต่ำสุดและสูงสุด แต่ในระบบ FM เราวัดเปอร์เซ็นต์ การมอดูเลต โดยดูจากการเปลี่ยนแปลงความถี่ ซึ่งเรานิยมเรียกชื่อว่า ดัชนีการมอดูเลต ลองพิจารณาความหมายของดัชนีการมอดูเลตต่อไปนี้

$$m = \frac{f_d}{f_m}$$

ในที่นี้ f_d คือช่วงความถี่เบี่ยงเบน

f_m คือความถี่ของสัญญาณที่เข้ามอดูเลต

ค่าตัวเลขของดัชนีการมอดูเลตจะมีค่าสูง (แตกต่างจากเปอร์เซ็นต์การมอดูเลตซึ่งเมื่อคิดเป็นอัตราส่วนจะได้อยู่ระหว่าง 0 ถึง 1) ตัวอย่างเช่น ในระบบวิทยุกระจายเสียง FM เรากำหนดให้ความถี่เบี่ยงเบนของระบบสูงสุดไว้เท่ากับ 75 กิโลเฮิร์ตซ์ สมมติว่าเราใช้สัญญาณเสียง 1 กิโลเฮิร์ตซ์มอดูเลตให้เกิดความถี่เบี่ยงเบนเต็มที่ ค่าดัชนีการมอดูเลตจะเป็น

$$m = \frac{75 \text{ kHz}}{1 \text{ kHz}} = 75$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สังเกตว่า ค่าดัชนีการมอดูเลตในระบบ FM ขึ้นอยู่กับความถี่ของสัญญาณเสียงที่เข้ามอดูเลตในทางปฏิบัติเรานิยามวัดเป็นอัตราส่วนการเบี่ยงเบน (deviation ratio) ซึ่งเป็นอัตราส่วนระหว่างความถี่เบี่ยงเบน (ของระบบ) สูงสุด ($f_{d\max}$) ต่อความถี่สูงสุดของสัญญาณที่เข้ามอดูเลต ($f_{m\max}$) ในระบบกระจายเสียง FM ค่าอัตราส่วนการเบี่ยงเบน (Δ) จะเท่ากับ

$$\begin{aligned}\Delta &= \frac{f_{d\max}}{f_{m\max}} \\ &= \frac{75\text{kHz}}{15\text{kHz}} = 5\end{aligned}$$

ในระบบ AM เมื่อเพิ่มแอมพลิจูดของสัญญาณที่เข้ามอดูเลตเพื่อให้เปอร์เซ็นต์การมอดูเลตสูงขึ้น การเปลี่ยนแปลงแอมพลิจูด (กรอบคลื่น) ของพาหะจะเปลี่ยนแปลงมากขึ้น แต่ในระบบ FM เมื่อเพิ่มแอมพลิจูดของสัญญาณที่เข้ามอดูเลตสูงขึ้น การเบี่ยงเบนความถี่ของพาหะจะเบี่ยงเบนได้มากขึ้น ในระบบวิทยุกระจายเสียง FM กำหนดให้ความถี่เบี่ยงเบนของระบบเต็มที่ไม่เกิน 75 กิโลเฮิร์ตซ์ ถ้าเรามอดูเลตทำให้ความถี่ของพาหะเบี่ยงเบนไปเท่ากับ 75 กิโลเฮิร์ตซ์ แสดงว่าเรามอดูเลตเต็มที่ 100 เปอร์เซ็นต์ ซึ่งเราเขียนเป็นสมการได้ดังนี้

$$\text{เปอร์เซ็นต์การมอดูเลต} = \frac{f_d}{f_{d\max}} \times 100$$

ในที่นี้ f_d คือ ความถี่เบี่ยงเบน เนื่องจากสัญญาณที่เข้ามอดูเลต
 $f_{d\max}$ คือ ความถี่เบี่ยงเบนสูงสุดของระบบ

2.4 ไซด์แบนด์ (Sidebands)

สำหรับองค์ประกอบทางความถี่ของสัญญาณ FM นั้นพิจารณาตามค่าดัชนีการมอดูเลต ถ้าค่าของดัชนีการมอดูเลตน้อย ๆ ($m_f < 2.5$) ซึ่งบางครั้งอาจกำหนดที่ $m_f < 1$ แล้วจะเรียกสัญญาณ FM นี้ว่า “เอฟเอ็มแบนด์แคบ” (narrowband FM : NBFM) จากสมการ 2.6 เราสามารถกระจายด้วยอนุกรมเทย์เลอร์ (Taylor's series) ได้ดังนี้

$$V_{fm} = B \cos(\omega_c t) - B m_f \sin \omega_a t \sin \omega_c t - \frac{B}{2} m_f^2 \sin^2 \omega_a t \cos \omega_c t + \dots \quad \dots\dots(2.7)$$

พิจารณาที่ค่า m_f มีค่าน้อยๆ สามารถตัดพจน์ที่มีค่า m_f ที่ยกกำลังออกได้ ดังนั้นจะได้

$$V_{fm} = B \cos(\omega_c t) - B m_f \sin \omega_a t \sin \omega_c t \quad \dots\dots(2.8)$$

จากฟังก์ชันของตรีโกณมิติ

$$\cos(x + y) = \cos(y + x) = \cos x \cos y - \sin x \sin y$$

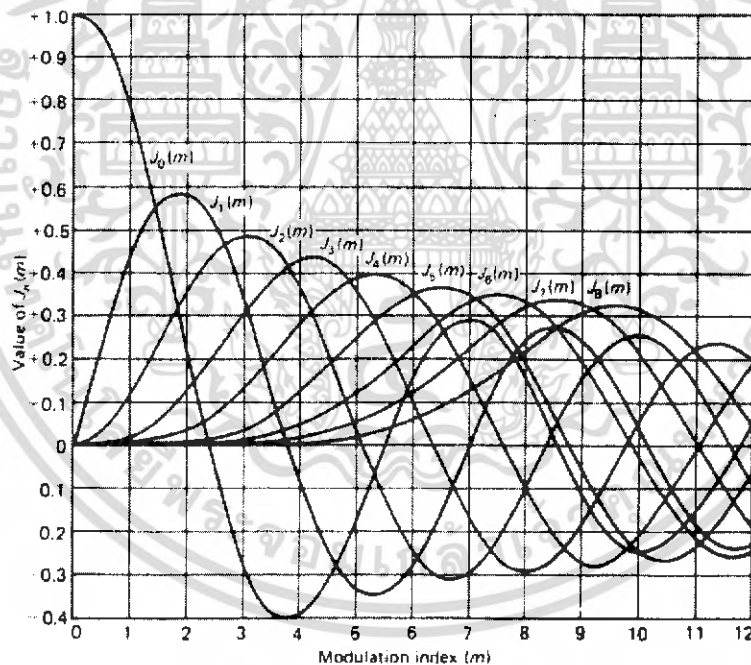
ดังนั้นจากสมการ 2.8 จะได้

$$V_{fm} = B \cos(\omega_c t) - B m_f \sin \omega_c t \sin \omega_m t \quad \dots\dots(2.9)$$

ซึ่งจะเห็นได้อย่างชัดเจนว่าหลังจากผ่านการมอดูเลตแล้วจะได้อัตราของคลื่นพาห์ (ω_c), ผลรวมและผลต่างความถี่ของคลื่นพาห์กับสัญญาณข้อมูล คือ $\omega_c + \omega_m$ และ $\omega_c - \omega_m$ ตามลำดับ นั่นก็หมายความว่าแบนด์วิดท์ของสัญญาณเอฟเอ็มแบนด์แคบจะมีค่าเท่ากับ $2\omega_m$

จากสมการ 2.7 ถ้าหากค่าดัชนีการมอดูเลตมีค่ามาก ๆ แล้ว ไม่สามารถตัดพจน์ที่มีค่า m_f ที่ยกกำลังสูงๆ ออกได้ซึ่งจะทำให้เกิดไซด์แบนด์ขึ้นมากมาย เรียกว่า “เอฟเอ็มแบนด์กว้าง” (Wideband :FM) โดยค่าของไซด์แบนด์ต่างนั้นได้มีการสรุปเป็นกราฟและตารางไว้จากฟังก์ชันของเบสเซลชนิดที่หนึ่ง (Bessel function of the first kind) ดังแสดงในรูปที่ 2.2 และตารางที่ 2.1

สำหรับในโครงการนี้ได้ใช้การมอดูเลตแบบเอฟเอ็มแบนด์แคบจึงไม่ขออธิบายรายละเอียดเกี่ยวกับเอฟเอ็มแบนด์กว้าง



รูปที่ 2.4 ฟังก์ชันของเบสเซลชนิดที่หนึ่ง $J_n(m_f)$

Bessel Functions of the First Kind, $J_n(m_f)$															
m_f	J_0	J_1	J_2	J_3	J_4	J_5	J_6	J_7	J_8	J_9	J_{10}	J_{11}	J_{12}	J_{13}	J_{14}
0.00	1.00														
0.25	0.98	0.12													
0.5	0.94	0.24	0.03												
1.0	0.77	0.44	0.11	0.02											
1.5	0.51	0.56	0.23	0.06	0.01										
2.0	0.22	0.58	0.35	0.13	0.03										
2.4	0	0.52	0.43	0.20	0.06	0.02									
2.5	-0.05	0.50	0.45	0.22	0.07	0.02	0.01								
3.0	-0.26	0.34	0.49	0.31	0.13	0.04	0.01								
4.0	-0.40	-0.07	0.36	0.43	0.28	0.13	0.05	0.02							
5.0	-0.18	-0.33	0.05	0.36	0.39	0.26	0.13	0.05	0.02						
6.0	0.15	0.28	0.24	0.11	0.36	0.36	0.25	0.13	0.06	0.02					
7.0	0.30	0.00	-0.30	-0.17	0.16	0.35	0.34	0.23	0.13	0.06	0.02				
8.0	0.17	0.23	-0.11	-0.29	-0.10	0.19	0.34	0.32	0.22	0.13	0.06	0.03			
9.0	-0.09	0.25	0.14	-0.18	-0.27	-0.06	0.20	0.33	0.31	0.21	0.12	0.06	0.03	0.01	
10.0	-0.25	0.05	0.25	0.06	0.22	-0.23	-0.01	0.22	0.32	0.29	0.21	0.12	0.06	0.03	0.01

ตารางที่ 2.1 ฟังก์ชันของเบสเซลชนิดที่หนึ่ง $J_n(m_f)$

2.5 แบนด์วิดท์ของ FM

ในระบบ FM จำนวนไซด์แบนด์และแอมพลิจูดของไซด์แบนด์ขึ้นอยู่กับค่าดัชนีการมอดูเลต โดยความถี่ของไซด์แบนด์มีค่าสัมพันธ์กับความถี่ของสัญญาณที่เข้ามอดูเลต กล่าวคือ ไซด์แบนด์คู่แรกมีความถี่เท่ากับ $f_c \pm f_m$ ไซด์แบนด์คู่ที่สองมีความถี่เท่ากับ $f_c \pm 2f_m$... ฯลฯ ฉะนั้นแบนด์วิดท์ของคลื่น FM ต้องครอบคลุมจำนวนไซด์แบนด์ที่สำคัญทุกตัว นั่นคือแบนด์วิดท์ขึ้นอยู่กับดัชนีการมอดูเลตและความถี่ของสัญญาณที่เข้ามอดูเลต แต่ดัชนีการมอดูเลตเท่ากับ f_d/f_m ดังนั้นถ้าทราบค่าความถี่เบี่ยงเบนและความถี่ของสัญญาณมอดูเลต เราก็สามารถคำนวณหาแบนด์วิดท์ได้

ตัวอย่างเช่น ความถี่ของสัญญาณสัญญาณเสียงที่เข้ามอดูเลตเท่ากับ 3 กิโลเฮิร์ตซ์ ความถี่เบี่ยงเบนเท่ากับ 18 กิโลเฮิร์ตซ์ เราสามารถคำนวณค่าดัชนีการมอดูเลตได้ดังนี้

$$m = \frac{f_d}{f_m} = \frac{18\text{kHz}}{3\text{kHz}} = 6$$

นำค่า $m=6$ ไปหาไซด์แบนด์สำคัญที่พิจารณาได้จากตารางที่ 2.1 จะเห็นได้ว่าเมื่อดัชนีการมอดูเลตเท่ากับ 6 จำนวนไซด์แบนด์จะมีอยู่ 9 คู่ เราจึงคำนวณหาแบนด์วิดท์ได้ดังนี้

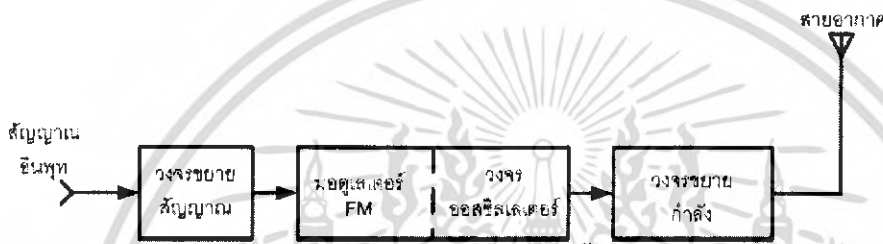
$$\begin{aligned} BW &= f_m \times \text{จำนวนไซด์แบนด์} \times 2 \\ &= 3\text{kHz} \times 9 \times 2 \\ &= 54\text{kHz} \end{aligned}$$

ในทางปฏิบัตินิยมใช้สูตรคำนวณแบนด์วิดท์แบบประมาณจากค่า $f_{d\max}$ และ $f_{m\max}$ เลขไม่ต้องเสียเวลานับจำนวนไซด์แบนด์ ดังนี้

$$BW = 2(m + 1)f_{m\max}$$

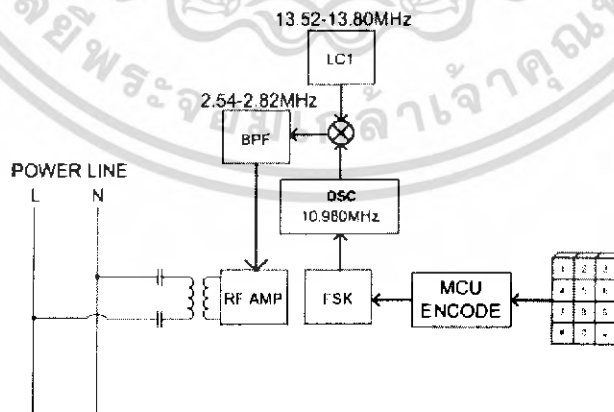
หรือ $BW = 2(f_{d\max} + f_{m\max})$ เมื่อ $m = \frac{f_{d\max}}{f_{m\max}}$

2.6 ภาคส่ง



รูปที่ 2.5 บล็อกไดอะแกรมพื้นฐานเครื่องส่ง FM

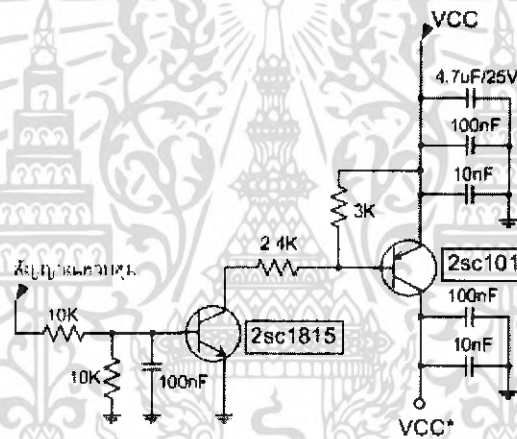
แผนผังของเครื่องส่ง FM ตามรูปที่ 2.5 สัญญาณอินพุตผ่านการขยายแล้วป้อนสู่มอดูเลเตอร์ วงจรมอดูเลเตอร์นี้จะทำการเปลี่ยนความถี่ออสซิลเลเตอร์ โดยมีช่วงความถี่เบี่ยงเบนขึ้นอยู่กับแอมพลิจูดและความถี่ของสัญญาณอินพุต พาหะ FM ที่ถูกมอดูเลตแล้วจะถูกขยาย โดยภาคขยายกำลังสุดท้ายป้อนสู่สายอากาศ เพื่อส่งออกอากาศต่อไป ในโครงการรีโมทคอนโทรลผ่านสายไฟบ้านได้นำพื้นฐานการส่งมาประยุกต์ใช้ โดยมีบล็อกไดอะแกรมตามรูปที่ 2.6



รูปที่ 2.6 บล็อกไดอะแกรมภาคส่งของระบบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เริ่มต้นโดยการรับข้อมูลจากผู้ใช้ โดยข้อมูลที่ได้นี้จะนำมาเข้ารหัสเพื่อใช้ติดต่อกันระหว่างตัวแม่และตัวลูก ข้อมูลที่ได้จากการเข้ารหัสนั้นเป็นข้อมูลดิจิทัลจึงต้องเปลี่ยนรหัสที่ได้เป็นอนาล็อกโดยใช้วงจร FSK Generator ข้อมูลที่ออกมาจะอยู่ในรูปแบบของความถี่ f_{mark} และ f_{space} แล้วนำไปมอดูเลชันและขยายกำลัง ตามรูปที่ 2.6 ใช้ความถี่โลคอลออสซิลเลเตอร์ 13.52MHz – 13.82 MHz จากวงจร VCO เหมือนในภาครับ การทำงานของภาคส่งจะทำงานเมื่อต้องการส่งเท่านั้น โดยมีวงจรสวิตช์ไว้ใช้เปิด-ปิด โดยใช้ทรานซิสเตอร์ แสดงดังรูปที่ 2.7 ซึ่งควบคุมด้วยไมโครคอนโทรลเลอร์โดยถ้าไม่มีการส่งไมโครคอนโทรลเลอร์จะส่งลอจิก “0” มาควบคุม แล้วถ้าต้องการส่ง ไมโครคอนโทรลเลอร์ จะส่งลอจิก “1” มาควบคุม แต่เมื่อส่ง “1” ออกมาไมโครคอนโทรลเลอร์จะต้องรอประมาณ 2 ms ถึงส่งข้อมูลออกมา เนื่องจากช่วงเริ่มทำงานจนถึงช่วงคงที่ของออสซิลเลเตอร์ในภาคส่งประมาณเท่ากับ 2 ms

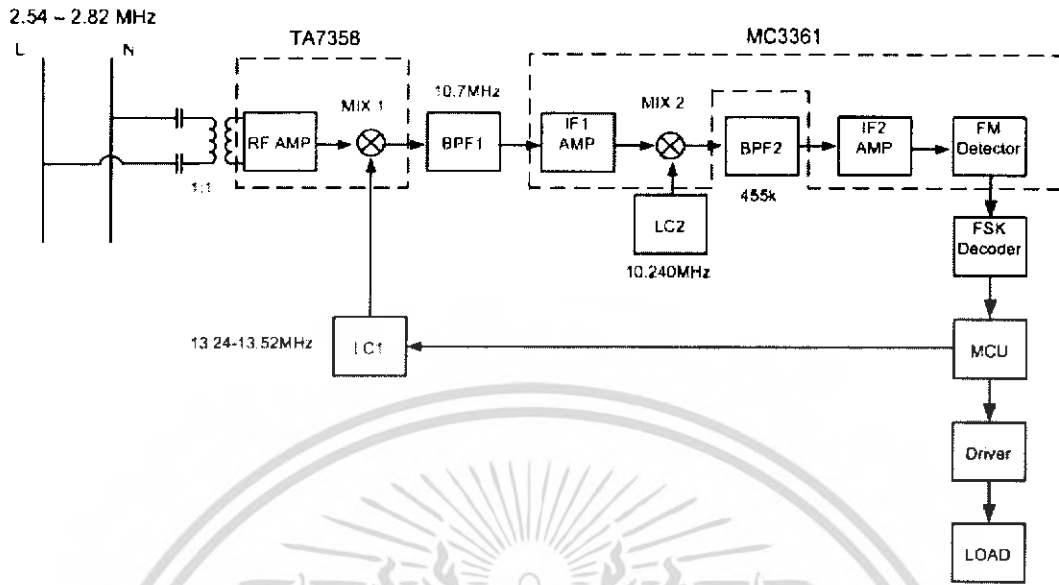


รูปที่ 2.7 วงจรสวิตช์ไฟเลี้ยงภาคส่ง

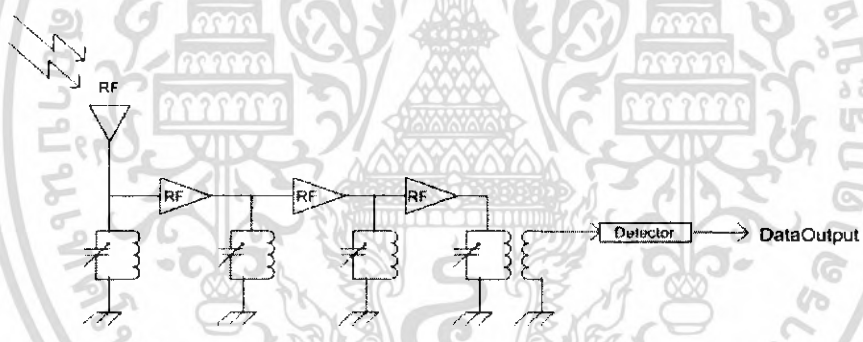
2.7 ภาครับ

หลักการของภาครับนี้เป็นแบบซูเปอร์เฮเทอโรไดน์ (Superheterodyne) ก็จะมีภาคมิกเซอร์ (Mixer) และ โลคอล ออสซิลเลเตอร์ (Local Oscillator) ดังแสดงในรูป 2.8 ซึ่งจะอธิบายการทำงานในหัวข้อต่อไป

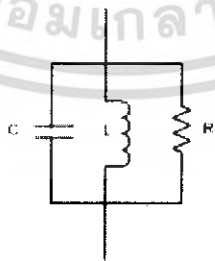
ประเด็นสำคัญที่เลือกใช้ เครื่องรับที่เป็นแบบซูเปอร์เฮเทอโรไดน์ เนื่องจากต้องจำกัดให้แบนด์วิดท์และ ω อยู่ที่ย่านเดียวเพื่อง่ายต่อการสร้างวงจรของภาคต่อ ๆ ไป ดังบล็อกไดอะแกรม รูปที่ 2.8 ไม่ว่าจะเป็นส่วนของวงจรกรองความถี่แถบผ่าน (Band Pass Filter : BPF), วงจรขยายความถี่กลาง (IF Amplifier) และ ดีมอดูเลเตอร์ (demodulator) ซึ่งขอยกตัวอย่างในส่วนของวงจรกรองความถี่แถบผ่านที่ใช้กับภาครับวิทยุแบบ tuned-radio-frequency (TRF) ดังรูป 2.8ก



รูปที่ 2.8 บล็อกไดอะแกรมภาครับ



รูปที่ 2.8ก Tuned-RF (TRF) receiver



รูปที่ 2.8ข วงจรกรองความถี่แถบผ่าน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

R คือค่า Z_o ของวงจรกรองความถี่แถบผ่านรวมกับค่า Z_{in} ของวงจรภาคต่อไป
จากรูป 2.8 ข จะได้สมการของวงจรกรองความถี่แถบผ่านคือ

$$Y(s) = SC + \frac{1}{SL} + \frac{1}{R_T} \quad \text{.....(2.10)}$$

$$Y(s) = \frac{S^2 CLR_T + R_T + SL}{SLR_T}$$

$$Y(s) = \frac{C}{S} \left[S^2 + S\left(\frac{1}{R_T C}\right) + \frac{1}{LC} \right]$$

$$Z(s) = \frac{S\left(\frac{1}{C}\right)}{S^2 + S\left(\frac{1}{R_T C}\right) + \frac{1}{LC}} \quad \text{.....(2.11)}$$

จากสมการ

$$\text{Gain}_{BPF} = \frac{K \frac{\omega_p}{Q_p} s}{S^2 + \frac{\omega_p}{Q_p} s + \omega_p^2} \quad \text{.....(2.12)}$$

จัดรูปสมการที่ 2.2 ให้อยู่ในรูปแบบของสมการ 2.3

$$Z(s) = \frac{R_T \left(\frac{1}{R_T C} \right) S}{S^2 + \left(\frac{1}{R_T C} \right) S + \frac{1}{LC}} \quad \text{.....(2.13)}$$

จากสมการ 2.4 จะได้ค่าดังนี้คือ

$$\omega_p = \frac{1}{\sqrt{LC}} \quad \text{.....(2.14)}$$

$$-3dB_{BW} = \frac{\omega_p}{Q_p} = \frac{1}{R_T C} \quad \text{.....(2.15)}$$

$$K = R_T \quad \text{.....(2.16)}$$

จากสมการ 2.13 แสดงให้เห็นว่า ถ้าเราต้องการจะรับความถี่วิทยุ(Radio Frequency:RF) ใด ๆ แล้ว ให้เปลี่ยนแปลงค่า C (การเปลี่ยนแปลงค่าของ L กระทำได้อาก) เมื่อเปลี่ยนแปลงค่า C ทำให้แบนด์วิดท์ เปลี่ยนแปลงไปด้วย จะทำให้มีปัญหาเรื่องของการรับสัญญาณที่แบ่งเป็นช่อง ๆ ที่แคบ นี่ก็เป็นเหตุผลหนึ่งที่ไม่เลือกภาครับแบบ TRF แต่ปัญหาของการเลือกใช้ภาครับแบบ ซุปเปอร์เฮเตอร์โรดายน์ ก็คือความถี่เงา (Image frequency) จำเป็นอย่างยิ่งที่จะต้องออกแบบระบบให้มีการป้องกันการแทรกแซงของความถี่เงา จากที่เคยอธิบายไว้ข้างต้นในเรื่องของการมอดู

เลตเชิงความถี่ว่าหลังจากมอดูเลตแล้วก่อให้เกิดแถบความถี่ข้างเคียง ที่เป็นผลรวมและผลต่างระหว่างสัญญาณข้อมูลกับสัญญาณคลื่นพาห้ เมื่อเราเลือกใช้ผลต่างของสัญญาณ คือ

$$f_{IF} = f_{LO} - f_{RF} \quad \text{.....(2.17)}$$

$$\therefore f_{RF} = f_{LO} - f_{IF}$$

จะมีอีกความถี่เงาเกิดขึ้น ซึ่งความถี่เงา (Image Frequency) คือ ความถี่ของสัญญาณวิทยุอีกสัญญาณหนึ่ง ที่ Mix กับความถี่ของ Local Oscillator แล้วได้ความถี่ปานกลางค่าเดียวกับช่องสัญญาณที่เราต้องการรับ

ถ้าให้ f_{RF} คือช่องความถี่ที่ต้องการรับ

f_{LO} คือ ความถี่ของ Local Oscillator ที่เราผลิต

f_{IF} คือ ค่าความถี่ปานกลาง

f_{LO} จะมีค่าเป็น $f_{RF} + f_{IF}$ หรือ $f_{RF} - f_{IF}$

ถ้า f_{LO} มีค่าเป็น $f_{RF} + f_{IF}$ อีกความถี่หนึ่งที่ Mix กับ $f_{RF} + f_{IF}$ แล้วได้ความถี่ ก็คือ

$$f_{RF} + 2f_{IF}$$

$$f_{LO} - f_{RF} = f_{RF} + f_{IF} - f_{RF} = f_{IF}$$

และ

$$f_{RF} + 2f_{IF} - f_{LO} = f_{RF} + 2f_{IF} - (f_{RF} + f_{IF}) = f_{IF}$$

ความถี่เงา: f_{IM} ก็คือ $f_{RF} + 2f_{IF}$

ถ้าความถี่ $f_{LO} = f_{RF} - f_{IF}$ ความถี่เงาจะมีค่าเป็น $f_{IM} = f_{RF} - 2f_{IF}$

นั่นคือ ความถี่เงา อาจมีค่าสูงกว่า หรือต่ำกว่าช่องความถี่ที่เราต้องการรับอยู่สองเท่าของค่าความถี่ปานกลาง หรือ

$$f_{IM} = f_{RF} \pm 2f_{IF} \quad \text{.....(2.18)}$$

$$\text{โดยที่ } f_{LO} = f_{RF} \pm f_{IF} \quad \text{.....(2.19)}$$

การกำจัดการรบกวนของช่องความถี่เงา ทำได้โดย

- 1) นำสัญญาณ RF ของช่องที่ต้องการรับไปผ่านวงจรกรองความถี่ผ่าน ก่อนที่จะนำไป Mix กับ Local Oscillator
- 2) เลือกค่าความถี่ ให้ส่งเพียงพอที่จะทำให้ความถี่เงาซึ่งมีค่าความถี่ ห่างจากช่องสัญญาณที่ต้องการอยู่ สามารถถูกกรองออกไปโดยวงจรกรองความถี่ผ่านของช่องสัญญาณที่ต้องการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรกรองแถบความถี่ผ่านของช่องสัญญาณ ที่เราต้องการนั้น สามารถใช้วงจรกรองความถี่ที่มีความกว้างของแถบผ่านกว้าง ๆ หรือ Q ต่ำได้ หน้าที่ของวงจรกรองแถบความถี่นี้ เพียงเพื่อกำจัดความถี่ออกไปเท่านั้น ไม่จำเป็นต้องกำจัดช่องความถี่ข้างเคียง ช่องความถี่ข้างเคียงจะถูกกำจัดออกโดยวงจรกรองแถบความถี่ผ่านของ IF

ดังนั้นการออกแบบวงจรกรองแถบความถี่ของช่อง RF ผ่าน จึงสามารถใช้วงจรกรองแถบความถี่ผ่าน Q ต่ำ ($Q \leq 5$) ซึ่งเป็นวงจรที่ออกแบบและสร้างได้โดยง่าย

ตัวอย่างเช่น มีสัญญาณ $f_{RF} = 2.54 MHz$ ต้องการ $f_{IF} = 10.7 MHz$ ในส่วนของ โคลคอลลอสซิลเลเตอร์ ต้องสร้างความถี่ $f_{LO} = 13.24 MHz$ เพื่อให้ได้ตามต้องการ แต่มีอีกความถี่ที่ Modulate แล้วได้ $f_{IF} = 10.7 MHz$ นั่นคือ $f_{image} = 23.94 MHz$ ความถี่นี้เรียกว่า “ความถี่เงา”

2.8 มิกเซอร์ (Mixer)

วงจรที่ใช้ในการสื่อสารวิทยุในปัจจุบันมักมีความจำเป็นที่จะต้องเลื่อนหรือเปลี่ยนแปลงความถี่พาหะ เพื่อความเหมาะสมในการใช้งาน ตัวอย่างเช่น กรณีของการส่งสัญญาณกระจายใด ๆ จากวิทยุจำเป็นต้องใช้ความถี่คลื่นพาหะ (f_c) ที่มีความถี่สูง เพื่อให้สายส่งและตัวรับมีขนาดเล็ก สัญญาณรบกวนต่ำ และสามารถส่งสัญญาณไปได้ไกล ๆ ซึ่งเมื่อผู้รับสัญญาณนั้นๆ จากเสาอากาศวิทยุแล้ว สัญญาณที่รับเข้ามามักจะมีค่าน้อยมาก ก็ต้องนำสัญญาณนั้นมาขยายเสียก่อน การทำวงจรขยายให้มีความถี่สูงนั้นทำได้ยากและมักมีราคาแพง ดังนั้นเมื่อรับความถี่ใด ๆ เข้ามาแล้วจึงต้องมีการเปลี่ยนแปลงความถี่นั้นให้อยู่ในความถี่ที่เหมาะสม เรียกว่า ความถี่กลาง (intermediate frequency: f_{IF}) ซึ่งจะช่วยให้ง่ายแก่การสร้างวงจรขยายและได้คุณภาพที่ดีกว่า

2.8.1 Frequency Multiplier

ในการป้อนสัญญาณให้กับตัวอุปกรณ์ ที่มีคุณสมบัติ แรงดัน-กระแส ที่ไม่เป็นเชิงเส้น จะทำให้เกิดความถี่ฮาร์โมนิกส์จำนวนมาก เราสามารถใช้วงจรกรองความถี่แถบผ่าน เลือกรองเฉพาะความถี่ฮาร์โมนิกส์ที่ต้องการไปใช้งาน

ตัวอุปกรณ์สารกึ่งตัวนำทุกชนิด เป็นตัวอุปกรณ์ที่ไม่เป็นเชิงเส้น
ไดโอดที่ไดรับไบอัสด้านหน้า

$$i_F(t) = I_0 e^{(v_F(t)/v_T)}$$

ไบโพลาร์ทรานซิสเตอร์

$$i_C(t) = I_{CQ} e^{(v_m(t)/v_T)}$$

ทรานซิสเตอร์สนามไฟฟ้า

$$i_D(t) = K(v_{GS}(t) - V_{Th})^2$$

โดยที่ v_F คือ แรงดันไฟฟ้าที่ตกคร่อมไดโอด

v_m คือ ส่วนของสัญญาณที่ตกคร่อม B-E ของทรานซิสเตอร์

$$V_T \cong \frac{KT}{Q} \cong 26 \times 10^{-3} \text{ โวลต์ ; ที่อุณหภูมิ } 300 \text{ เคลวิน}$$

v_{GS} คือ แรงดันไฟฟ้าทั้งหมดของที่ตกคร่อม G-S ของทรานซิสเตอร์สนามไฟฟ้า

V_{Th} คือ แรงดันขีดเริ่ม(Threshold Voltage) ของทรานซิสเตอร์สนามไฟฟ้า

K คือ ค่าคงที่ของของทรานซิสเตอร์สนามไฟฟ้าซึ่งมีค่าเท่ากับ $\frac{1}{2} \mu C_{ox} (w/l)$ ใน

MOSFET และ I_{DSS} / V_{GSoff} ใน JFET

I_0 คือ ค่าคงที่ของไดโอด

และ I_{CQ} คือ ค่ากระแสไบอัสไฟตรงของทรานซิสเตอร์

ในกรณีของไดโอดหรือไบโพลาร์ทรานซิสเตอร์ ฟังก์ชัน $e^{(v/V_T)}$ สามารถกระจายอยู่ในรูปอนุกรมกำลังได้เป็น

$$i_C(t) = I_{CQ} \left(1 + \frac{v_m(t)}{V_T} + \frac{v_m(t)^2}{2V_T^2} + \frac{v_m(t)^3}{6V_T^3} + \dots \right)$$

หรือสามารถเขียนในรูปของ

$$i_C(t) = I_{CQ} + a_1 v_m(t) + a_2 v_m(t)^2 + \dots + a_n v_m(t)^n$$

โดยที่

$$a_n (n \geq 1) = \frac{I_{CQ}}{n! V_T^n}$$

ถ้าให้ $v_m = v \sin \omega t$ พจน์ของ $v_m(t)^n$ จะมีพจน์ของ $\pm \sin n\omega t$ หรือ $\pm \cos n\omega t$ เกิดขึ้น

โดยการป้อนสัญญาณให้กับวงจร Tuned Amplifier และเลือกค่า L,C เพื่อให้ ω_{PK} มีค่าเป็น n เท่าของความถี่ที่ทางออก ($n = 1, 2, 3$) จะได้สัญญาณที่ทางออกเป็นสัญญาณที่มีความถี่เป็น n เท่าของสัญญาณที่ทางเข้า การเกิดความถี่ฮาร์โมนิกส์ เป็นเหตุการณ์ที่เกิดขึ้นกับวงจรขยายทุกชนิด ความถี่ฮาร์โมนิกส์ที่เกิดขึ้นนี้จะทำให้สัญญาณที่ทางออกมีความเพี้ยนไปจากสัญญาณที่ทางเข้าเราเรียกความเพี้ยนที่เกิดขึ้นจากสาเหตุนี้ว่า “ฮาร์โมนิกส์ดิสทอร์ชัน(Harmonics Distortion)”

$$(\sin \omega t)^2 = \frac{1}{2}(1 - \cos 2\omega t)$$

$$(\cos \omega t)^2 = \frac{1}{2}(1 + \cos 2\omega t)$$

$$(\sin \omega t)^3 = \frac{3}{4} \sin \omega t - \frac{1}{4} \sin 3\omega t$$

$$(\cos \omega t)^3 = \frac{3}{4} \cos \omega t - \frac{1}{4} \cos 3\omega t$$

$$(\sin \omega t)^4 = \frac{3}{8} - \frac{1}{2} \cos 2\omega t + \frac{1}{8} \cos 4\omega t$$

$$(\cos \omega t)^4 = \frac{3}{8} + \frac{1}{2} \cos 2\omega t + \frac{1}{8} \cos 4\omega t$$

โดยการป้อนผลบวกหรือผลต่างของสัญญาณ เป็นสัญญาณที่ทางเข้า

$(v_m(t) = v_1(t) \pm v_2(t))$ ของตัวอุปกรณ์ที่ไม่เป็นเชิงเส้นจะมีสัญญาณที่มีความถี่ผลบวกและผลต่างของสัญญาณที่ทางเข้าเป็นส่วนหนึ่งของสัญญาณที่ทางออก ส่วนสัญญาณที่ทางออกที่มีความถี่ที่ไม่ต้องการจะถูกลดทอนด้วยวงจรกรองความถี่

2.8.2 Modulator and Demodulator

การมอดูเลต (Modulation) คือขบวนการที่ใช้ในการเลื่อนแถบความถี่ของสัญญาณมอดูเลตติ้ง (Modulating Signal) ซึ่งมีความถี่ ω_m ให้กลายเป็นความถี่ใหม่รอบๆคลื่นพาห้ (carrier) ซึ่งมีความถี่ ω_c โดยสัญญาณมอดูเลตติ้งจะไปเปลี่ยนแปลงคุณสมบัติบางประการของคลื่นพาห้ที่คลื่นพาห้ที่ถูกมอดูเลตแล้วเรียกว่า "Modulated Signal"

ให้ $v_c(t)$ เป็นคลื่นพาห้

$$v_c(t) = V_{cp} \sin(\omega_c t + \phi) \quad \dots\dots(2.20)$$

$v_m(t)$ เป็นสัญญาณมอดูเลตติ้ง

$$v_m(t) = V_{mp} \sin \omega_m t \quad \dots\dots(2.21)$$

การเปลี่ยนแปลงคุณสมบัติของคลื่นพาห้ อาจทำได้โดย

1) ขนาดของคลื่นพาห้เปลี่ยนแปลงตามขนาดของสัญญาณมอดูเลตติ้ง เรียกขบวนการนี้ว่า

Amplitude Modulation (AM)

2) มุมของคลื่นพาห้เปลี่ยนแปลงตามขนาดของ $v_m(t)$ เรียกขบวนการนี้ว่า Angular Modulation มุมของคลื่นพาห้ประกอบด้วยพจน์ความถี่ (ω) และเฟสเริ่มต้น (ϕ) Angular modulation จึงมี 2 รูปแบบคือ

2.1) ความถี่ของคลื่นพาห้เปลี่ยนแปลงตามขนาดของสัญญาณ v_m เรียกขบวนการนี้ว่า

Frequency Modulation (FM)

2.2) เฟสเริ่มต้นของคลื่นพาห้เปลี่ยนแปลงตามขนาดของ v_m เรียกขบวนการนี้ว่า Phase

Modulation (PM)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สมการคลื่น Modulated AM คือ

$$v_{AM}(t) = (V_{CP} + v_m(t)) \sin \omega_c t \quad \dots\dots(2.22)$$

แทนค่าสัญญาณมอดูเลตติ้ง $v_m(t)$ ด้วยสมการที่ 2.20 ลงในสมการที่ 2.22 จะได้

$$v_{AM}(t) = V_{CP} \sin \omega_c t + v_{mp} \sin \omega_m t \cdot \sin \omega_c t \quad \dots\dots(2.23)$$

$$v_{AM}(t) = V_{CP} \sin \omega_c t + \frac{v_{mp}}{2} \cos(\omega_c - \omega_m)t - \frac{v_{mp}}{2} \cos(\omega_c + \omega_m)t \quad \dots\dots(2.24)$$

จะเห็นได้ว่าสัญญาณมอดูเลตติ้ง: $v_m(t)$ ซึ่งมีความถี่ ω_m เมื่อกลายเป็นคลื่น AM Modulated จะถูกเลื่อนความถี่จาก ω_m ไปเป็นความถี่ $\omega_c + \omega_m$ และ $\omega_c - \omega_m$ โดยที่ ω_c คือความถี่คลื่นพาห้

จากสมการที่ 2.23 และ 2.24 จะพบว่าความถี่ ω_m ถูกเลื่อนความถี่เป็น $\omega_c \pm \omega_m$ เกิดจากพจน์ของผลคูณ $\sin \omega_m t \cdot \sin \omega_c t$ นั่นคือ ผลลัพธ์ที่เกิดจากการนำสัญญาณสองสัญญาณมาคูณกันจะได้สัญญาณใหม่ซึ่งถูกเลื่อนความถี่ จาก ω_1 และ ω_2 เป็น $\omega_1 + \omega_2$ และ $|\omega_1 - \omega_2|$

ขบวนการมิกเซอร์หรือการแปลงความถี่(Frequency Conversion) เป็นขบวนการที่ใช้ในการเพิ่มหรือลดค่าความถี่ของสัญญาณซึ่งเป็นการใช้หลักการเดียวกับ AM Modulator ทุกประการ นั่นคือ วงจร AM Modulator และวงจร Frequency Mixer จะมีรูปแบบเหมือนกันทุกประการ

ถ้า $v_1(t) = V_1 \sin \omega_1 t$

และ $v_2(t) = V_2 \sin \omega_2 t$

พจน์ของ $(\sin \omega t)$ หรือ $(\cos \omega t)$ จะทำให้เกิดพจน์ $\pm U \sin n\omega t$ หรือ $\pm V \cos n\omega t$ U, V=ค่าคงที่ หรือพจน์ของ $v(t)$ จะเกิดสัญญาณฮาร์โมนิกส์ที่ n พจน์ $(\pm \sin \omega_1 t$ หรือ $\pm \cos \omega_1 t)^x \cdot (\pm \sin \omega_2 t$ หรือ $\pm \cos \omega_2 t)^y$ จะทำให้เกิดความถี่ $x\omega_1 \pm y\omega_2$ ซึ่งเรียกสัญญาณเหล่านี้ว่า Cross Product

Frequencies ซึ่ง Cross Product Frequencies กรณี $x=1, y=1$ จะทำให้เกิด

-AM Modulation

-Frequency Mixer

-AM Demodulation

L,C ที่คอลเลกเตอร์ จะทำหน้าที่เป็นวงจรกรองความถี่แถบผ่าน กำจัดหรือลดทอนความถี่ที่ไม่ต้องการ

$$2 \sin \omega_1 t \cdot \sin \omega_2 t = \cos(\omega_1 - \omega_2)t - \cos(\omega_1 + \omega_2)t$$

$$2 \sin \omega_1 t \cdot \cos \omega_2 t = \sin(\omega_1 + \omega_2)t + \sin(\omega_1 - \omega_2)t$$

$$2 \cos \omega_1 t \cdot \cos \omega_2 t = \cos(\omega_1 + \omega_2)t + \cos(\omega_1 - \omega_2)t$$

$$2 \cos \omega_1 t \cdot \sin \omega_2 t = \sin(\omega_1 + \omega_2)t - \sin(\omega_1 - \omega_2)t$$

$$\sin(-\omega t) = -\sin \omega t$$

$$\cos(-\omega t) = \cos \omega t$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\cos(\omega t \pm \frac{\pi}{2}) = \mp \sin \omega t$$

$$\sin(\omega t \pm \frac{\pi}{2}) = \pm \cos \omega t$$

จากที่ได้อธิบายไปแล้วสรุปได้ว่า

1) ถ้าเราป้อนสัญญาณให้กับวงจรขยาย (ตัวขยายทุกชนิดมีคุณสมบัติไม่เป็นเชิงเส้น) เพียงความถี่เดียว (ω) สัญญาณที่ทางออกจะประกอบด้วยสัญญาณที่มีความถี่ $\omega, 2\omega, 3\omega, \dots, n\omega$,

- ในกรณีที่ใช้งานเป็นวงจรขยาย สัญญาณที่ทางออกที่มีความถี่ $n\omega; n \geq 2$ ทำให้เกิดความเพี้ยนในรูปแบบฮาร์โมนิกส์คิสทรอซัน

- อย่างไรก็ตามเราอาจใช้ประโยชน์จากสัญญาณที่มีความถี่ $n\omega; n \geq 2$ โดยใช้วงจรกรองความถี่แถบผ่าน กรองเฉพาะความถี่ที่ไม่ต้องการ วงจรขยายนั่นถูกเรียกว่า วงจรคูณความถี่ (Frequency Multiplier)

ซึ่งเป็นวงจรที่มีประโยชน์โดยเฉพาะอย่างยิ่งกับเครื่องส่งวิทยุ

2) ถ้าป้อนสัญญาณมากกว่าหนึ่งความถี่: ω_1, ω_2 ; สัญญาณที่ทางออกนอกจากจะมีฮาร์โมนิกส์ ของสัญญาณที่ทางเข้ารวมอยู่ จะมีสัญญาณ Cross Product Frequencies อีกด้วย ซึ่งจะทำให้สัญญาณ ที่ทางออกประกอบด้วยสัญญาณที่มีความถี่

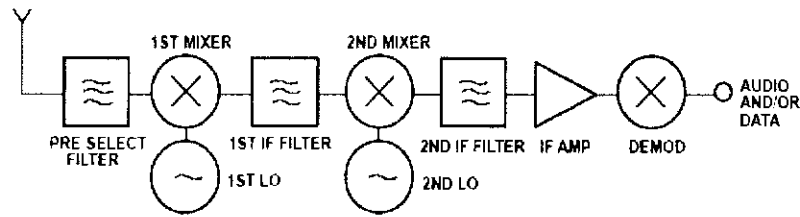
$$\omega_1, \omega_2, 2\omega_1, 2\omega_2, 3\omega_1, 3\omega_2, \dots, |\omega_1 \pm \omega_2|, |2\omega_1 \pm \omega_2|, |3\omega_1 \pm \omega_2|, \dots, |\omega_1 \pm 2\omega_2|, |\omega_1 \pm 3\omega_2|, \dots$$

- ในกรณีวงจรขยายสัญญาณ Cross Product Frequency ทำให้เกิดความเพี้ยนที่เรียกว่า Intermodulation Distortion

- อย่างไรก็ตาม Cross Product Frequency สามารถนำไปใช้ประโยชน์อย่างยิ่งในระบบสื่อสารไร้สาย โดยใช้วงจรกรองความถี่ เลือกเอาเฉพาะความถี่ที่ต้องการ วงจรขยายจะทำงานเป็น Modulator หรือ Frequency Mixer หรือ Demodulator

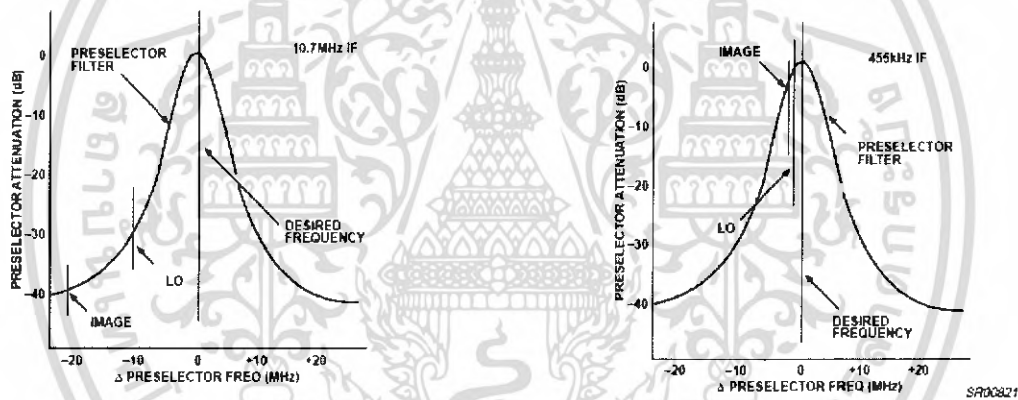
การสร้าง Cross Product Frequency อาจสร้างได้จากวงจรคูณ ซึ่งวงจรคูณสัญญาณนี้มีมักอยู่ในรูปแบบของไอซี

ในโครงการนรีโมทคอนโทรลผ่านสายไฟบ้านนี้ ใช้มิกเซอร์ 2 ตัว (Dual Conversion) มีลักษณะบล็อกไดอะแกรมดังรูปที่ 2.9



รูปที่ 2.9 Dual Conversion

ในการออกแบบระบบได้ออกแบบให้ใช้ IF ที่สูงคือ 10.7 MHz เนื่องจากสามารถลดทอนความถี่ของโลคอลออสซิลเลเตอร์ และความถี่เงา (Image Frequency) เมื่อผ่านฟิลเตอร์ ซึ่งใช้เซรามิกฟิลเตอร์ 10.7 MHz ในการกรอง จะได้เฉพาะความถี่กลางเท่านั้น ในรูปที่ 2.10 มีการเปรียบเทียบให้ดูระหว่างการใช้ IF สูง กับ IF ต่ำ แตกต่างกันอย่างไร จะเห็นได้ชัดว่าที่ความถี่กลางต่ำ วงจรกรองความถี่จะไม่สามารถกรองความถี่เงาและความถี่โลคอลออสซิลเลเตอร์ได้



รูปที่ 2.10 แสดงความแตกต่างของการเลือก IF สูง IF ต่ำ

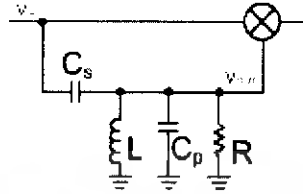
จากรูปที่ 2.9 Dual Conversion นั้นที่ IF, ความถี่กลางต้องมีค่าสูงมากพอที่จะทำให้วงจรกรองความถี่ลดทอนความถี่เงาออกได้ คือวงจรกรองความถี่ต้องมีแบนวิดท์ที่แคบพอ และมีเกนอร์คัฟที่สองจะให้ความถี่ต่ำลง เพื่อที่จะออกแบบวงจรขยาย IF Amplifier ได้ง่ายขึ้น

2.9 Quadrature Detector

สำหรับกระบวนการดีมอดูเลเตอร์แบบ FM ให้ได้ระดับแรงดันเอาต์พุตที่เป็นสัดส่วนกับความถี่ของอินพุตนั้นมีรูปแบบพื้นฐานของวงจร 3 รูปแบบ ดังนี้

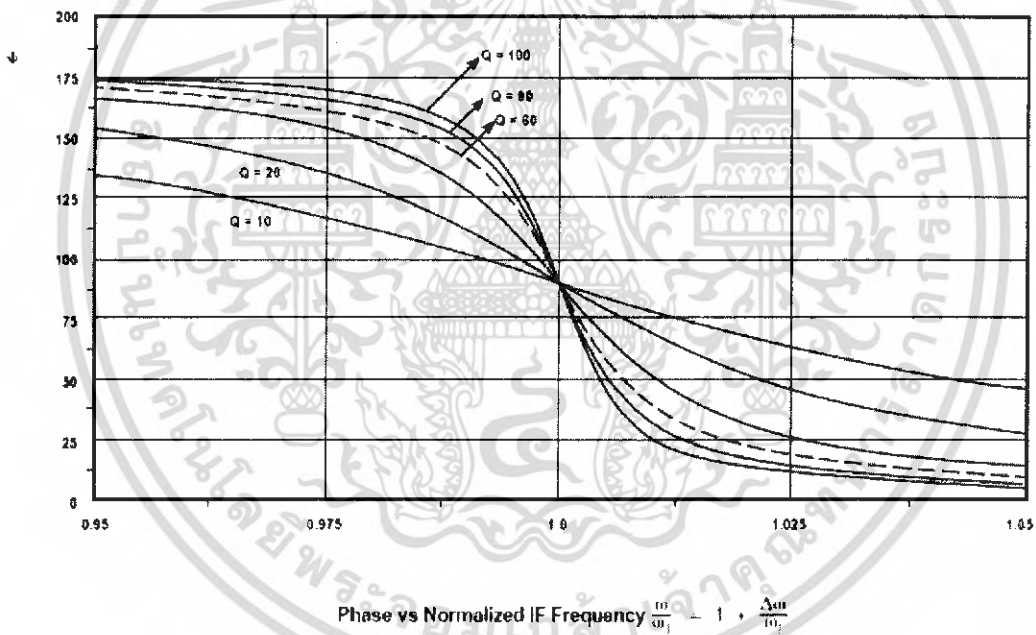
1. Phase Locked Loop (PLL) Demodulator
2. Slope Detector/FM discriminator
3. Quadrature Detector

วงจรทั้งสามแบบจะสร้างระดับแรงดันอินพุตที่เหมาะสมกับความถี่อินพุตในที่นี้จะไม่อธิบายถึง 2 ชนิดแรก



รูปที่ 2.11 Quadrature Detector

จากรูปที่ 2.11 ในส่วนของวงจรขนาน RLC นั้นมีตัวแปรที่สำคัญคือ Q โดยจะส่งผลกระทบต่อการใช้เทคเตอร์คือ การ ผิดเพี้ยนค่าเบี่ยงเบนสูงสุดของกรมอดูเลท และขนาดของสัญญาณทางออก ซึ่งเส้นกราฟที่เกี่ยวข้องกับวงจร RLC ขนานนี้แสดงดังรูปที่ 2.12



รูปที่ 2.12 กราฟความสัมพันธ์ระหว่าง ϕ กับ $\frac{\Delta\omega}{\omega_1}$

การเลื่อนมุมเฟสนี้จะมีผลทำให้ตัวคูณสัญญาณสร้างระดับแรงดันที่เปลี่ยนแปลงไป จากกราฟจะเห็นได้ว่า ถ้าค่าของ Q มีค่าสูงจะทำให้การเบี่ยงเบนการเลื่อนเฟสมาก ขณะที่มีการเบี่ยงเบนน้อยๆจะทำให้ย่านการเบี่ยงเบนแคบ ซึ่งสามารถอธิบายได้ด้วยสมการดังนี้

จากรูปที่ 2.11 จะได้ทรานเฟอร์ฟังก์ชัน

$$V_o = \frac{\frac{S/C_p}{S^2 + (S/C_p R) + (1/RL)}}{\frac{S/C_p}{S^2 + (S/C_p R) + (1/RL)} + \frac{1}{SC_s}} \cdot V_{in}$$

$$V_o = \frac{S}{C_p} \cdot \frac{SC_s C_p}{S^2(C_s + C_p) + \frac{S}{R} + \frac{1}{L}} \cdot V_{in}$$

$$V_o = \frac{C_s}{C_s + C_p} \cdot \frac{1}{1 + \frac{1}{R(C_s + C_p)S} + \frac{1}{L(C_s + C_p)S^2}} \cdot V_{in} \quad \dots\dots(2.25)$$

จากรูปแบบของทรานเฟอร์ฟังก์ชัน

$$V_o = \frac{C_s}{C_s + C_p} \cdot \frac{1}{1 + \frac{\omega_1}{Q_1 S} + \left(\frac{\omega_1}{S}\right)^2} \cdot V_{in}$$

จะได้

$$\omega_1 = \frac{1}{\sqrt{L(C_s + C_p)}}$$

$$\frac{\omega_1}{Q_1} = \frac{1}{R(C_s + C_p)}$$

$$Q_1 = R(C_s + C_p) \cdot \omega_1$$

จากรูปของวงจรพื้นฐาน เมื่อผ่าน C_s แล้วเฟสของสัญญาณจะเลื่อนเป็นมุม ϕ สามารถคำนวณค่าได้จาก

$$\phi = \angle V_o - \angle V_{in} = \tan^{-1} \left[\frac{\frac{\omega_1}{Q_1 \omega}}{1 - \left(\frac{\omega_1}{\omega}\right)^2} \right]$$

ซึ่งได้แสดงความสัมพันธ์ระหว่าง ϕ กับ $\frac{\omega}{\omega_1}$ ไว้ในรูปที่ 2.16

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ที่ $\omega = \omega_1$ คืออัตราส่วนระหว่าง $\frac{\omega}{\omega_1} = 1$ จะทำให้เฟสของสัญญาณเลื่อนไป 90 องศาและมีค่าความ

ชันของ $\frac{\Delta\phi}{\Delta\omega} = \frac{2Q_1}{\omega_1}$ สัญญาณทางเอาต์พุตจะมีเฟสเลื่อนเท่ากับ $\left[\frac{\pi}{2} - \frac{2Q_1}{\omega_1}\omega\right]$ มี

ความสัมพันธ์กับ V_m ดังนี้ สมมติถ้า $V_m = A \sin \omega t$ ทางเอาต์พุตจะได้

$V_o = A \sin\left[\omega t + \frac{\pi}{2} - \frac{2Q_1}{\omega_1}\omega\right]$ คูณสัญญาณอินพุตกับเอาต์พุตในภาคมิกเซอร์ได้เป็น

$$V_m \cdot V_o = A^2 \sin \omega t \cdot \sin\left[\omega t + \frac{\pi}{2} - \frac{2Q_1}{\omega_1}\omega\right]$$

$$V_m \cdot V_o = \frac{A^2}{2} \left[\cos\left(\frac{\pi}{2} - \frac{2Q_1}{\omega_1}\omega\right) - \cos\left(2\omega t + \frac{\pi}{2} - \frac{2Q_1}{\omega_1}\omega\right) \right]$$

เมื่อผ่านวงจรกรองความถี่ต่ำจะได้

$$V_m \cdot V_o = \frac{A^2}{2} \left[\cos\left(\frac{\pi}{2} - \frac{2Q_1}{\omega_1}\omega\right) \right] = \frac{A^2}{2} \sin\left(\frac{2Q_1}{\omega_1}\omega\right) \dots\dots(2.26)$$

จากสมการ 2.26 จะเห็นได้ว่า $V_{out} \propto \frac{2Q_1}{\omega_1}\omega$

ในกรณีที่ $\frac{2Q_1}{\omega_1}\omega \ll \frac{\pi}{2}$: $\frac{2Q_1}{\omega_1}\omega = \left[2Q_1 \frac{(\omega_1 + \Delta\omega)}{\omega_1}\right] = \left[2Q_1 \left(1 + \frac{\Delta\omega}{\omega_1}\right)\right] \dots(2.27)$

แทนค่า(2.27) ลงใน (2.26) $V_m \cdot V_o = \frac{A^2}{2} \sin\left[2Q_1 \left(1 + \frac{\Delta\omega}{\omega_1}\right)\right]$; $\frac{\Delta\omega}{\omega_1} = m_f$

ค่าความถี่ผลต่างที่ได้จากการมิกเซอร์ มีเฟสของสัญญาณแปรผันตรงกับค่าดัชนีการผสมคลื่น

2.10 ลิ้มิตเตอร์

สัญญาณ FM (มีความถี่เท่ากับ IF) อาจจะมีนอยส์ปะปนมาด้วย วงจรลิ้มิตเตอร์จะทำหน้าที่ขลิบสัญญาณทั้งด้านบวกและลบ รวมทั้งนอยส์ก็จะถูกกำจัดทิ้งไปด้วย (ดูรูปที่ 2.13) สังเกตว่าความถี่ของสัญญาณ FM ก่อนและหลังลิ้มิตเตอร์ไม่เปลี่ยนแปลง หลักการของวงจรลิ้มิตเตอร์นี้ก็คือ ป้อนสัญญาณที่มีแอมพลิจูดเกินช่วงทำงานของวงจร (overdrive) จนกระทั่งวงจรขยายอิ่มตัว

หรือคัตออฟ ถ้าสัญญาณ IF ที่ป้อนมามีแอมพลิจูดน้อย เอาต์พุตจากลิมิตเตอร์จะมีนอยส์ปนออกมาทางออกโอเอชเอทพุต ถ้าป้อนแอมพลิจูดมาแรง ๆ นอยส์จะเงียบไป ปรากฏการณ์นี้มีความสัมพันธ์กับค่า “quieting” ของภาคออกโอเอชเอทพุต (ความดังเสียงและค่าความไวของเครื่องรับ FM ด้วย เช่น สปเปกตรัมว่าสัญญาณที่ไม่ได้มอดูเลตมีแต่พาหะอย่างเดียว) ป้อนเข้าอินพุตของเครื่องรับ ทำให้นอยส์จากวงจรขยายเสียงลดลงไป 20 เดซิเบล การที่จะลดนอยส์ให้ได้ก็คือขยายสัญญาณอินพุต (IF) ให้มาก ๆ พอที่จะขับให้วงจรลิมิตเตอร์ขับสัญญาณเพื่อกำจัดนอยส์ที่เข้ามาบนสัญญาณ FM ตามหลักการของวงจรลิมิตเตอร์



รูปที่ 2.13 วงจรลิมิตเตอร์จะขจัดนอยส์และการเปลี่ยนแปลงทางแอมพลิจูดของสัญญาณ FM

2.11 ส่วนควบคุมโดยใช้ไมโครคอนโทรลเลอร์

ในโครงการ “รีโมทควบคุมผ่านสายไฟบ้าน” (Remote Control Via AC Line) ใช้การรับส่งข้อมูลแบบอนุกรม (Serial) การเข้ารหัสข้อมูล (Encode) การถอดรหัสข้อมูล (Decode) และยังใช้โปรแกรมไอซีเบอร์ MC 145162 ซึ่งเป็นเฟสล็อกกลุ๊ปที่สามารถตั้งค่าภายในได้โดยการโปรแกรมข้อมูลเข้าแบบอนุกรม ซึ่งจะสะดวกถ้าใช้ไมโครคอนโทรลเลอร์เป็นตัวควบคุม จึงจำเป็นต้องศึกษาคุณสมบัติการใช้งานและการทำงานของไมโครคอนโทรลเลอร์เพื่อที่จะประยุกต์ใช้งานได้ถูกต้องและมีประสิทธิภาพ

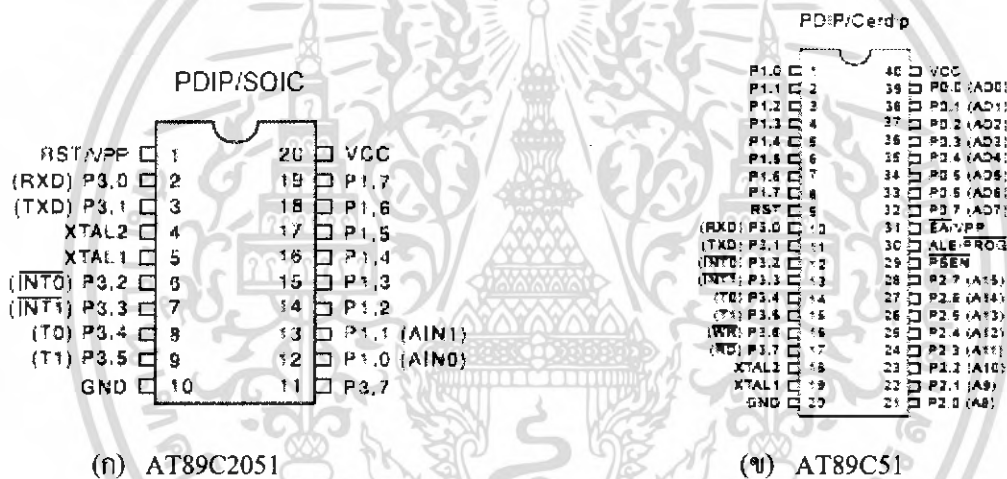
ในโครงการนี้ได้เลือกไมโครคอนโทรลเลอร์เบอร์ AT 89C51 ในตัวส่งและเบอร์ AT 89C2051 ในตัวรับซึ่งมีคุณสมบัติต่าง ๆ ดังนี้

- ทำงานที่ไฟเลี้ยงตั้งแต่ 2.7 v-6.0 v (AT 89C2051) ส่วน AT 89C51 ใช้ไฟเลี้ยง 5.0 v
- มีหน่วยความจำสำหรับเก็บโปรแกรมควบคุมการทำงานอยู่ภายในจำนวน 2 กิโลไบต์ เป็นแบบแฟลช สามารถลบและเขียนใหม่ได้ 1,000 ครั้ง ใน AT 89C2051 มีหน่วยความจำโปรแกรม 4 กิโลไบต์
- มีหน่วยความจำภายใน (Internal memory) สำหรับเก็บข้อมูลทั่วไปจำนวน 128 ไบต์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- มีวงจรสื่อสารอนุกรมแบบฟูลคูพล็กซ์ในทั้งสองเบอร์
- สามารถรองรับแหล่งกำเนิดอินเทอร์รับได้ 6 ประเภท จัดระดับความสำคัญของอินเทอร์รับได้ 2 ระดับ
- มีพอร์ตอินพุท/เอาต์พุท จำนวน 15 พอร์ตใน AT 89C2051 ส่วน AT 89C51 มี 32 พอร์ต
- มีวงจรเปรียบเทียบแรงดัน (Analysis Comparator) อยู่ภายในเบอร์ AT 89C2051 เท่านั้น
- มีไทม์เบอร์/แกนเตอร์ 16 บิต 2 ตัว

ขาต่อใช้งานของ AT 89C2051 แสดงดังรูป 2.14(ก) และ AT 89C51 แสดงดังรูปที่ 2.14(ข)



รูปที่ 2.14 ไมโครคอนโทรลเลอร์

2.11.1 การจัดหน่วยความจำของไมโครคอนโทรลเลอร์ตระกูล MCS-51 แบบแฟลช

ไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลช มีหน่วยความจำภายในหลัก ๆ อยู่ 2 ส่วน ดังนี้

1. หน่วยความจำโปรแกรม (Program memory)
2. หน่วยความจำข้อมูล (Data memory)

2.11.2 หน่วยความจำโปรแกรม (Program memory)

หน่วยความจำโปรแกรมมีแอดเดรสเริ่มต้นที่ 0000H เมื่อซีพียูได้รับการรีเซ็ตให้เริ่มดำเนินการทำงาน จะต้องมาเริ่มต้นแอดเดรส 0000H นี้เสมอ อย่างไรก็ตามในพื้นที่ของหน่วยความจำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โปรแกรมต้องมีการเว้นพื้นที่บางตำแหน่งเอาไว้สำหรับการอินเตอร์รัปต์ 6 ประเภท ประเภทละ 6 ไบต์ ดังนี้

อินเตอร์รัปต์ 0 จากภายนอก กำหนดไว้ที่แอดเดรส 0003H

อินเตอร์รัปต์ 1 จากภายนอก กำหนดไว้ที่แอดเดรส 0013H

อินเตอร์รัปต์จากไทมเมอร์ 0 กำหนดไว้ที่แอดเดรส 000BH

อินเตอร์รัปต์จากไทมเมอร์ 1 กำหนดไว้ที่แอดเดรส 001BH

อินเตอร์รัปต์จากการสื่อสารอนุกรม กำหนดไว้ที่แอดเดรส 0023H

อินเตอร์รัปต์จากไทมเมอร์ 2 กำหนดไว้ที่แอดเดรส 002BH (ในเบอร์ AT89C52)

ในเบอร์ AT89C51 ที่ใช้ในโครงงานนี้ สามารถติดต่อกับหน่วยความจำโปรแกรมได้สูงสุด 64 กิโลไบต์ โดยสามารถเลือกใช้หน่วยความจำภายนอกอย่างเดียวหรือภายในอย่างเดียว หรือภายนอกพร้อมกับภายในอย่างใดก็ได้ โดยเลือกภายนอกอย่างเดียวสามารถอ้างแอดเดรสได้ 64 กิโลไบต์ ตัวเลือกภายในอย่างเดียวสามารถอ้างแอดเดรสได้ 4 กิโลไบต์ ถ้าเลือกใช้งานร่วมกันจะอ้างแอดเดรสหน่วยความจำภายในได้ 4 กิโลไบต์และภายนอกได้ 60 กิโลไบต์ และภายนอกได้ 60 กิโลไบต์

2.11.3 หน่วยความจำข้อมูล (Data memory)

มีด้วยกัน 2 แบบ คือ หน่วยความจำข้อมูลภายนอก และภายใน โดยไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลชในอนุกรม AT89CXX สามารถติดต่อกับหน่วยความจำข้อมูลได้สูงสุด 64 กิโลไบต์ ในการติดต่อกับหน่วยความจำข้อมูลภายนอก มีลักษณะคล้ายกับการติดต่อกับหน่วยความจำโปรแกรมภายนอกแตกต่างกันที่มีสัญญาณที่ใช้สำหรับอ่านเขียนหน่วยความจำข้อมูลภายนอกนั้นคือ ขา RD และ WR หน่วยความจำข้อมูลภายในเป็นแบบแรม (RAM : Random Access Memory) โดยแต่ละเบอร์จะมีขนาดแตกต่างกันไป ดังแสดงในตารางที่ 2.2

เบอร์	หน่วยความจำโปรแกรม	หน่วยความจำข้อมูล	จำนวนไทมเมอร์/کانเตอร์
AT89C1051	แบบแฟลช ขนาด 1 กิโลไบต์	แรม 64 ไบต์	1
AT89C2051	แบบแฟลช ขนาด 2 กิโลไบต์	แรม 128 ไบต์	2
AT89C51	แบบแฟลช ขนาด 4 กิโลไบต์	แรม 128 ไบต์	2
AT89C52	แบบแฟลช ขนาด 8 กิโลไบต์	แรม 256 ไบต์	3
AT89C55	แบบแฟลช ขนาด 20 กิโลไบต์	แรม 256 ไบต์	3
AT89S8252	แบบแฟลช ขนาด 8 กิโลไบต์	แรม 256 ไบต์ อีอีพรอม 2 กิโลไบต์	3
AT89C53	แบบแฟลช ขนาด 12 กิโลไบต์	แรม 256 ไบต์	3

ตารางที่ 2.2 แสดงรายละเอียดของไมโครคอนโทรลเลอร์เบอร์ต่างๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.11.4 การเก็บข้อมูลภายในหน่วยความจำข้อมูลของไมโครคอนโทรลเลอร์ ตำแหน่ง 50H - 5FH

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
5F H	64	63	62	61	60	59	58	57
5E H	56	55	54	53	52	51	50	49
5D H	48	47	46	45	44	43	42	41
5C H	40	39	38	37	36	35	34	33
5B H	32	31	30	29	28	27	26	25
5A H	24	23	22	21	20	19	18	17
59 H	16	15	14	13	12	11	10	9
58 H	8	7	6	5	4	3	2	1
57 H	64	63	62	61	60	59	58	57
56 H	56	55	54	53	52	51	50	49
55 H	48	47	46	45	44	43	42	41
54 H	40	39	38	37	36	35	34	33
53 H	32	31	30	29	28	27	26	25
52 H	24	23	22	21	20	19	18	17
51 H	16	15	14	13	12	11	10	9
50 H	8	7	6	5	4	3	2	1

ตารางที่ 2.3 ตารางแสดงการเก็บข้อมูลภายในหน่วยความจำข้อมูลของไมโครคอนโทรลเลอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3

ทฤษฎีพื้นฐานของเฟสล็อกคูล

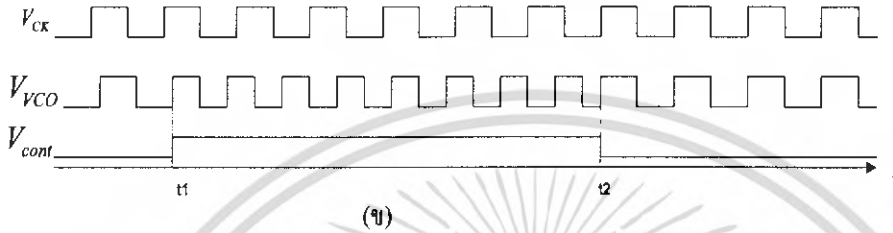
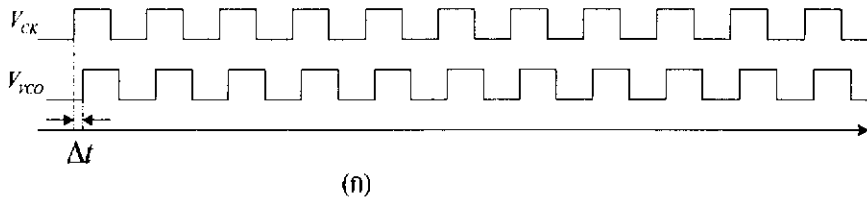
เฟสล็อกคูลเป็นอุปกรณ์หรือวงจรที่ใช้ในการรักษาอัตราการเปลี่ยนแปลงเฟสของสัญญาณระหว่างเฟสของสัญญาณเอาต์พุตกับสัญญาณอินพุตให้มีค่าเท่ากัน โดยจะมีผลทำให้มีความถี่เท่ากันด้วย จากคุณสมบัติดังกล่าว จึงมีการนำเฟสล็อกคูลไปใช้งานอย่างกว้างขวาง เช่น ใช้ในการคิมอดสัญญาณและใช้ในการสร้างหรือกำเนิดความถี่ โดยองค์ประกอบพื้นฐานของเฟสล็อกคูลมีอยู่สามส่วนคือ ตัวคักจับเฟส วงจรออสซิลเลเตอร์แบบควบคุมความถี่ด้วยแรงดันไฟฟ้า และส่วนของวงจรรองความถี่ต่ำผ่าน ซึ่งองค์ประกอบในแต่ละส่วนก็มีหลายแบบ ดังนั้นเมื่อนำองค์ประกอบดังกล่าวมาประกอบกันเป็นเฟสล็อกคูลก็จะได้เฟสล็อกคูลหลายแบบเช่นกัน ซึ่งในแต่ละแบบก็จะมีคุณสมบัติการทำงานที่แตกต่างกัน การศึกษาทำความเข้าใจจึงเป็นเรื่องจำเป็นที่จะทำให้สามารถเลือกใช้และออกแบบได้เหมาะสมกับการประยุกต์ใช้งาน

3.1 หลักการทำงานพื้นฐานของเฟสล็อกคูล

การทำงานของเฟสล็อกคูลในสถานะล็อก คือการที่ความถี่เอาต์พุตจาก วงจรออสซิลเลเตอร์ แบบควบคุมความถี่ด้วยแรงดันไฟฟ้ามีค่าเท่ากับความถี่อ้างอิงหรืออินพุตและอัตราการเปลี่ยนแปลงของเฟสอินพุตและเอาต์พุตเทียบกับเวลาจะมีค่าเท่ากัน

พิจารณาถึงการเข้าสู่สถานะล็อก พิจารณารูปที่ 3.1(ก) แสดงการเปรียบเทียบเฟส ระหว่างเอาต์พุตจาก VCO กับเฟสของอินพุตอ้างอิงหรือค็อกซ์ จะเห็นว่าที่ขอบขาขึ้นของ V_{VCO} จะเกิดมีเฟสผิดพลาดขึ้นเป็นเวลา Δt เมื่อเทียบกับ V_{CK} และเราต้องการกำจัดความผิดพลาดนี้ออกไปโดยกำหนดให้ V_{cont} แรงดันอินพุตของ VCO โดยเมื่อ V_{cont} สูงขึ้นความถี่เอาต์พุตที่จะสูงขึ้นพิจารณารูปที่ 3.1(ข) ความถี่ของ VCO เริ่มสูงขึ้นที่เวลา $t = t_1$ วงจรจะมีการเพิ่มของเฟสอย่างรวดเร็วจนที่เวลา $t = t_2$ ความผิดพลาดของเฟสจะมีค่าเป็นศูนย์และ V_{cont} กลับเข้าสู่สถานะแรกโดยเฟสของเอาต์พุตจาก VCO กับเฟสของอินพุตอ้างอิงหรือค็อกซ์อินเฟสกัน

จากหลักการข้างต้นทำให้เราสามารถทราบได้ว่าวงจรเฟสล็อกคูลแบบง่ายนั้นประกอบด้วยตัวคักจับเฟส (PD) และวงจรออสซิลเลเตอร์แบบควบคุมความถี่ด้วยแรงดันไฟฟ้า (VCO) ต่อกันในลักษณะป้อนกลับดังรูปที่ 3.2(ก) โดย PD จะเป็นตัวเปรียบเทียบเฟสระหว่าง V_{out} กับ V_{in} โดยจะให้ค่าแรงดันเฟสผิดพลาดออกมาไปปรับ VCO จนเฟสมีการปรับและเข้าสู่สถานะล็อก

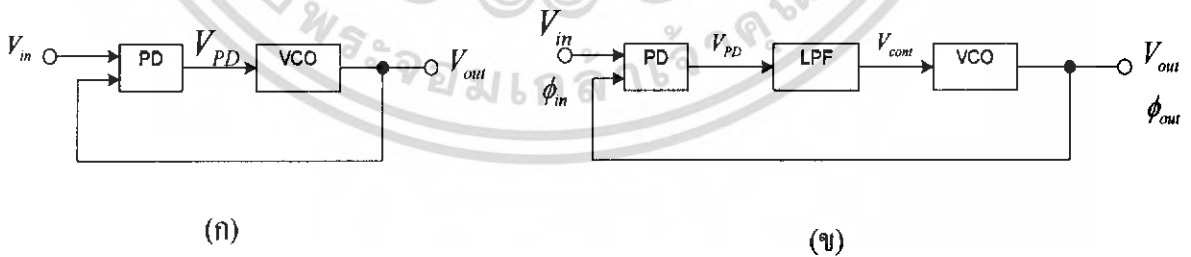


รูปที่ 3.1 การเข้าสู่สภาวะล็อกของเฟสล็อกคูลูป

(ก) เฟสเอ้าท์จาก VCO กับเฟสของอินพุต

(ข) การปรับเฟสของวงจรรเพื่อกำจัดเฟสผิดพลาด

อย่างไรก็ตามต้องมีการปรับปรุงวงจรรูปที่ 3.2(ก) เนื่องจาก เอ้าท์พุทของ PD หรือ V_{PD} ประกอบด้วยส่วนของแรงดันคิซีและแรงดันเอซีที่มีความถี่สูง ดังนั้นเพื่อให้แรงดันอินพุทของ VCO มีเฉพาะส่วนของคิซี เพื่อให้ความถี่เอ้าท์พุทออกมาตรงที่ตรงต้องการให้วงจรกรองความถี่ต่ำผ่านเข้าไประหว่างวงจรร PD กับ VCO ดังรูปที่ 3.2(ข) เพื่อกำจัดส่วนที่มีความถี่สูงออกไปโดย LPF ที่ใส่เข้าไปจะต้องมีอัตราขยายเป็นหนึ่งที่ความถี่ต่ำ



รูปที่ 3.2 องค์ประกอบของเฟสล็อกคูลูป

(ก) องค์ประกอบที่ประกอบด้วย PD กับ VCO

(ข) องค์ประกอบที่ประกอบด้วย PD, VCO และ LPF

พิจารณารูปที่ 3.2(ก) เงื่อนไขวงจรรภายใต้สภาวะล็อกคือ $\phi_{out} - \phi_{in}$ จะต้องมีค่าคงที่และมีขนาดเล็กและจะต้องไม่เปลี่ยนแปลงกับเวลาเขียนความสัมพันธ์เป็นสมการได้ว่า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\frac{d\phi_{out}}{dt} - \frac{d\phi_{in}}{dt} = 0 \quad (3.1)$$

หรือก็คือ

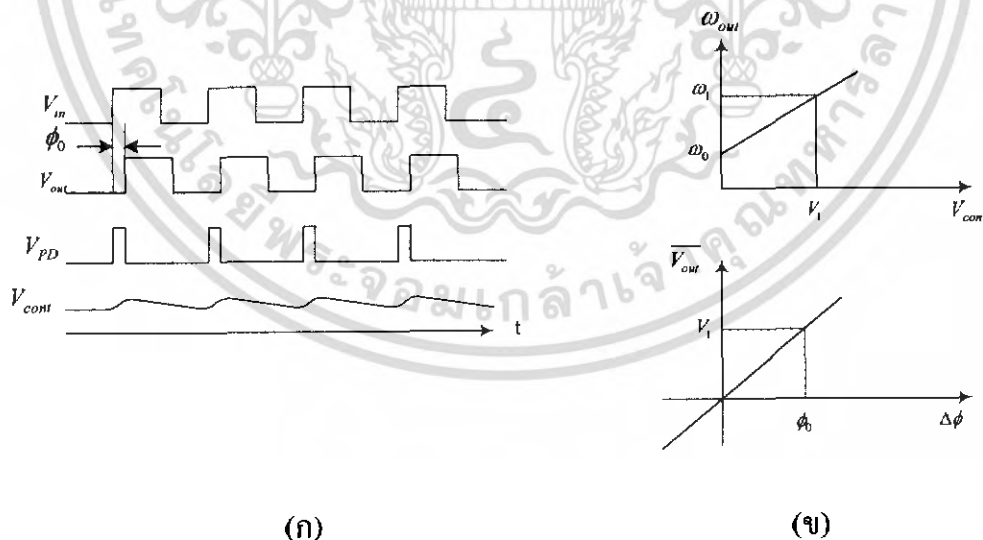
$$\omega_{out} = \omega_{in} \quad (3.2)$$

โดยสรุปจะได้ว่าเมื่อเฟสล็อกอยู่ในสภาวะล็อกเฟสของเอาต์พุตจาก VCO เมื่อเทียบกับ อินพุตจะต้องมีค่าผิดพลาดเฟสน้อยแต่ความถี่ทั้งสองจะต้องเท่ากัน

3.2 ลักษณะสัญญาณของเฟสล็อกอยู่ในสภาวะล็อก

เมื่อวงจรเฟสล็อกอยู่ในสภาวะล็อกรูปคลื่นสัญญาณในแต่ละจุดนั้นแสดงดังรูปที่ 3.3(ก) โดย V_{out} กับ V_{in} จะมีความต่างเฟสหรือเฟสผิดพลาดน้อยมากแต่ความถี่จะเท่ากัน โดย PD เป็น ตัวสร้างพัลส์ที่เกิดจากค่าเฟสผิดพลาดของอินพุตกับเอาต์พุต และ LPF จะกรองเอาเฉพาะแรงดันที่เป็นดีซีคือ V_{PD} ป้อนให้กับ VCO โดยพัลส์ขนาดเล็กใน V_{LPF} เรียกว่า ริปเปิล (Ripple)

พิจารณารูปที่ 3.3(ก) พารามิเตอร์ที่ยังไม่ทราบค่าคือ ϕ_0 และระดับแรงดันดีซีของ V_{cont} สามารถหาค่าได้จากการพิจารณาโดยใช้กราฟแสดงคุณสมบัติของ PD และ VCO ดังแสดงในอยู่รูปที่ 3.3(ข) โดยถ้าเฟสล็อกอยู่ในสภาวะล็อกแล้วความถี่ของอินพุตและเอาต์พุตจะมีค่าเท่ากัน โดย กำหนดให้มีค่าเท่ากับ ω_1 และทำให้แรงดันที่วงจร VCO ต้องการคือ V_1 ดังในรูปที่ 3.3(ก)



รูปที่ 3.3 รูปคลื่นสัญญาณของเฟสล็อกอยู่ในสภาวะล็อก

(ก) รูปคลื่นสัญญาณในแต่ละจุด

(ข) กราฟแสดงคุณสมบัติของ VCO และ PD

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยขนาดแรงดัน V_1 ได้จากส่วนของ PD ซึ่งเกิดจากค่าความผิดพลาดเฟส 0 จากกราฟ คุณสมบัติของ PD และ VCO จะได้ $\omega_{out} = \omega_0 + K_{VCO} V_{cont}$ และ $V_{PD} = K_{PD} \Delta\phi$ ทำให้ได้

$$V_1 = \frac{\omega_1 - \omega_0}{K_{VCO}} \quad (3.3)$$

และ

$$\phi_0 = \frac{V_1}{K_{PD}} \quad (3.4)$$

$$= \frac{\omega_1 - \omega_0}{K_{PD} K_{VCO}} \quad (3.5)$$

จากสมการ 3.5 ทำให้ทราบคุณสมบัติที่สำคัญสองประการคือ เมื่อความถี่อินพุตเกิดการเปลี่ยนแปลงจะทำให้เกิดความต่างเฟสหรือความผิดพลาดของเฟสขึ้น และค่าผิดพลาดของเฟสจะมีค่าต่ำเมื่อค่า $K_{PD} K_{VCO}$ ต้องมีค่าสูง โดย K_{PD} ก็คือ ค่าอัตราการขยายของวงจรถักจับเฟสหรือ PD และ K_{VCO} คือค่าอัตราการขยายของวงจรรอสซิลเลเตอร์แบบควบคุมความถี่ด้วยแรงดันไฟฟ้า

3.3 การพิจารณาสถานะชั่วขณะของเฟสล็อกอยู่ในสถานะล็อก

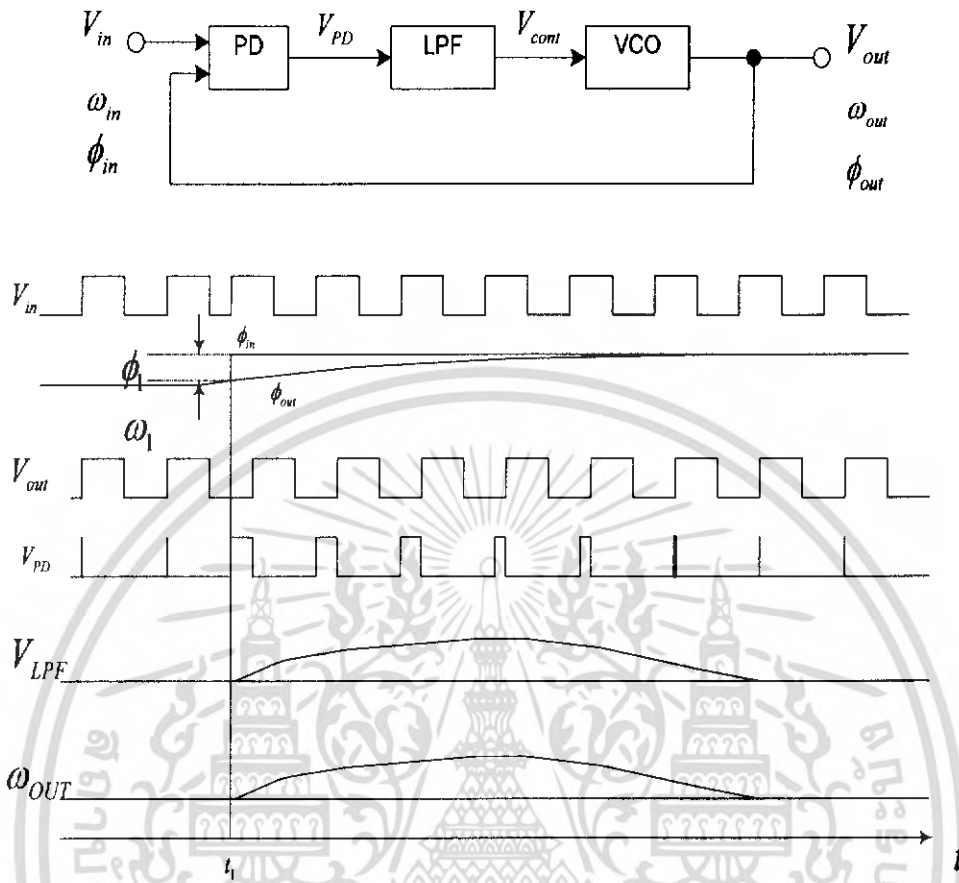
เมื่อวงจรเฟสล็อกอยู่ในสถานะล็อกแล้วเกิดการเปลี่ยนแปลงเฟส หรือความถี่ที่อินพุต จะทำการพิจารณาหาผลการตอบสนองของเฟสล็อกดูว่าเป็นอย่างไร

โดยจะพิจารณาเมื่อเกิดการเปลี่ยนแปลงของเฟสที่อินพุตก่อน โดยสมมติให้รูปแบบของอินพุตและเอาท์พุตเป็นดังนี้

$$V_m(t) = V_A \cos \omega_1 t \quad (3.6)$$

$$V_{out}(t) = V_B \cos(\omega_1 t + \phi_0) \quad (3.7)$$

โดยที่ไม่พิจารณาความถี่ฮาร์โมนิกที่สูงและ ϕ_0 ก็คือค่าความผิดพลาดเฟสคงที่ พิจารณารูปที่ 3.4 จะเห็นว่าเฟสอินพุตมีการเปลี่ยนแปลงขึ้นในลักษณะเป็นขั้นคือ ϕ_1 และเกิดขึ้นที่เวลา $t = t_1$ จะทำให้เฟสที่อินพุตมีค่าเท่ากับ $\phi_{in} = \omega_1 t + \phi_{1u} (t + t_1)^2$ ณ เวลานี้เอาท์พุตของ LPF ยังไม่เพิ่มขึ้นอย่างทันทีทันใด และ VCO ยังคงออสซิลเลทที่ความถี่เดิมคือ ω_1



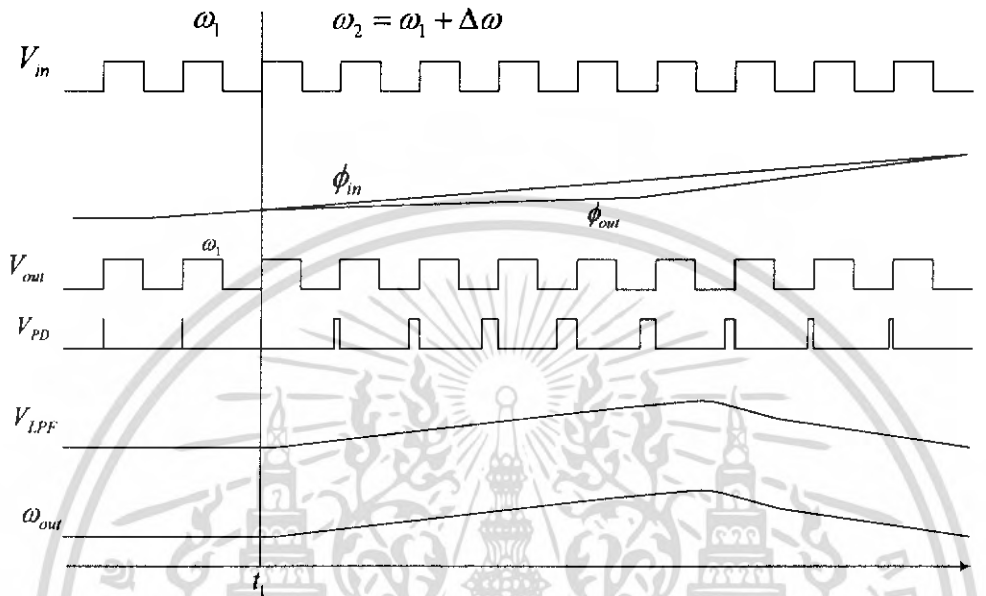
รูปที่ 3.4 ผลการตอบสนองของเฟสล็อกคูลูปเมื่อมีการเปลี่ยนแปลงของเฟสที่อินพุต

หลังจากนั้นค่าความต่างเฟสของอินพุตกับเอาต์พุตค่อย ๆ เพิ่มขึ้นทำให้พัลส์ขึ้นที่เอาต์พุตของ PD และส่งผลให้เกิด V_{LPF} เพิ่มขึ้นผลลัพธ์คือทำให้ความถี่ของ VCO เพิ่มขึ้นเพื่อพยายามลดค่าผิดพลาดของเฟสที่สถานะชั่วขณะนี้จะไม่เกิดการลื่นขึ้นเนื่องจากค่าความผิดพลาดเฟสเปลี่ยนแปลงตามเวลา ภายหลังจากที่ความถี่ของ VCO เริ่มเปลี่ยนแล้วเฟสล็อกคูลูปจะกลับสู่สภาวะลื่นตามเดิมโดย ω_{out} จะกลับมาเท่ากับ ω_1 นั่นคือ V_{LPF} และ $\phi_{out} - \phi_{in}$ จะกลับสู่ค่าเริ่มต้นตามเดิม โดยเมื่อ ลูปอยู่ในสภาวะสงบเอาต์พุตจะมีค่าเท่ากับ

$$V_{out}(t) = V_B \cos[\omega_1 t + \phi_0 + \phi_1 u(t - t_1)] \quad (3.8)$$

สิ่งที่สำคัญเมื่อลูปกลับเข้าสู่สภาวะลื่นคือ พารามิเตอร์ทุกตัวจะกลับเข้าสู่สภาวะเริ่มต้นทั้งหมดคือ $\phi_{out} - \phi_{in}$, V_{LPF} และค่าความถี่ของ VCO จะเท่ากับสภาวะเริ่มต้น

ต่อไปเป็นการพิจารณาผลการตอบสนองของเฟสล็อกคูลูปเมื่อความถี่อินพุตเปลี่ยนแปลง
ชั่วขณะ โดยอินพุตเพิ่มขึ้นจากความถี่เดิม $\Delta\omega$ ที่เวลา $t = t_1$ ดังแสดงในรูปที่ 3.5



รูปที่ 3.5 ผลตอบสนองของเฟสล็อกคูลูปเมื่อมีการเปลี่ยนแปลงของความถี่ที่อินพุต

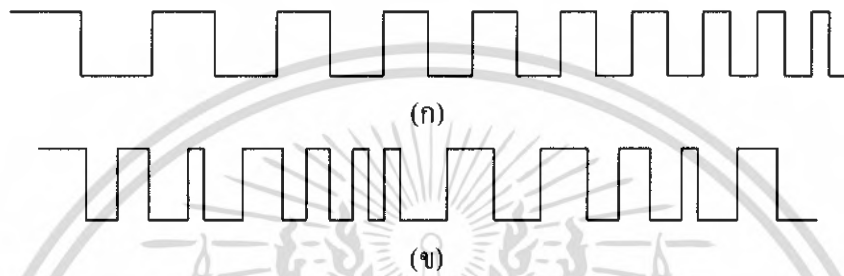
โดยความถี่เริ่มต้นของ VCO คือ ω_1 เมื่อความถี่อินพุตเปลี่ยน PD จะกำเนิดพัลส์ โดยความกว้างค่อย ๆ เพิ่มมากขึ้นและ V_{LPF} จะมีค่าเพิ่มขึ้นจน ω_{out} เข้าใกล้ $\omega_1 + \Delta\omega$ หรือก็คือความถี่อินพุตโดยเอาที่พหุจาก PD จะมีค่าลดลง ภายใต้อาการสงบ ระดับแรงดันดีซีที่วงจรกรองความถี่มีค่าเท่ากับ $(\omega_1 + \Delta\omega - \omega_0/K_{VCO})$ จะเห็นได้ว่าการเปลี่ยนแปลงของเฟสหรือความถี่ที่อินพุตจะนำมาซึ่งระดับแรงดันเพื่อควบคุมความถี่ VCO เพื่อลดค่าเฟสผิดพลาดลง

3.4 เสถียรภาพของเฟสล็อกคูลูปแบบพื้นฐาน

การพิจารณาเกี่ยวกับเสถียรภาพของเฟสล็อกคูลูปจะต้องทราบฟังก์ชันถ่ายโอนของระบบ
ดังนั้น ต้องพิจารณาหา $\Phi_{out}(s)/\Phi_{in}(s)$ ทั้งแบบรูปเปิดและรูปปิด

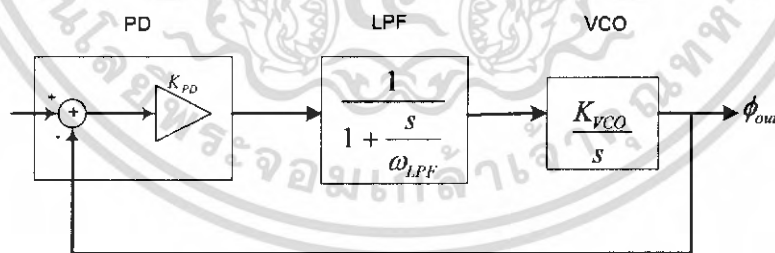
พิจารณา $\Phi_{out}(s)/\Phi_{in}(s)$ เป็นตัวบอกให้ทราบถึงอะไรนั้นให้เปรียบเทียบกับฟังก์ชันถ่าย
โอนของวงจรกรองความถี่อันดับหนึ่งอย่างง่ายคือ $V_{out}(s)/V_{in}(s) = 1/(1 + s/\omega_0)$ จากฟังก์ชันถ่าย

โอนจะเห็นว่าถ้า V_{in} เปลี่ยนแปลงอย่างรวดเร็ว V_{out} ไม่สามารถที่จะตามอินพุตได้ตลอดย่านที่เปลี่ยนแปลง ในทำนองเดียวกัน $\Phi_{out}(s)/\Phi_{in}(s)$ จะแสดงให้เห็นความสัมพันธ์ว่าเฟสของเอาต์พุตมีการเปลี่ยนแปลงไปกับเฟสของอินพุตอย่างไรเมื่อเฟสอินพุตมีการเปลี่ยนแปลงอย่างช้าหรือเร็ว การเปลี่ยนแปลงของเฟสกับเวลาแสดงดังรูปที่ 3.6 โดยรูปที่ 3.6(ก) เป็นการเปลี่ยนแปลงของเฟสอย่างรวดเร็ว และรูปที่ 3.6(ข) เฟสมีการเปลี่ยนแปลงอย่างรวดเร็ว



รูปที่ 3.6 การเปลี่ยนแปลงของเฟสกับเวลา
 (ก) การเปลี่ยนแปลงของเฟสอย่างช้า ๆ
 (ข) การเปลี่ยนแปลงของเฟสอย่างรวดเร็ว

ที่ 3.7 พิจารณา $\Phi_{out}(s)/\Phi_{in}(s)$ โดยทำการสร้างรูปแบบเชิงเส้นของเฟสล็อกคูปดังแสดงในรูป



รูปที่ 3.7 รูปแบบเชิงเส้นของเฟสล็อกคูปชนิดที่หนึ่ง (type I PLL)

โดยพิจารณาจากรูป 3.7 ประกอบด้วยวงจร PD ซึ่งเอาต์พุตประกอบด้วยแรงดันคิซีมีค่าเท่ากับ $K_{PD}(\Phi_{out} - \Phi_{in})$ โดยความถี่สูงจะถูกจำกัดทั้งโดยวงจรกรองความถี่จะได้ฟังก์ชันถ่ายโอนของ PD ในรูปแบบวงจรขยายซึ่งมีค่าอัตราขยายเท่ากับ K_{PD} และวงจร LPF เป็นวงจรแบบ

อันดับหนึ่งอย่างง่ายมีฟังก์ชันถ่ายโอนคือ $1/(1 + s/\omega_{LPF})$ ในส่วนวงจร VCO มีฟังก์ชันถ่ายโอน คือ K_{VCO}/s ส่วน Φ_{in} และ Φ_{out} คืออินพุตและเอาต์พุตเฟส ตัวอย่างเช่น ถ้าผลรวมของอินพุตเฟสเป็น ฟังก์ชันแบบขั้นบันได คือ $\phi_{in}(t)$ นั่นคือ $\Phi_{in} = \phi_{in}/s$

จากรูปที่ 3.7 ฟังก์ชันถ่ายโอนของรูปเปิดคือ

$$H(s) = \frac{\phi_{out}(s)}{\phi_{in}(s)} \Big|_{open} \quad (3.9)$$

$$= K_{PD} \frac{1}{1 + \frac{s}{\omega_{LPF}}} \frac{K_{VCO}}{s} \quad (3.10)$$

จากสมการ 3.10 แสดงให้เห็นว่าตำแหน่งโพลของระบบอยู่ที่ $s = -\omega_{LPF}$ และ $s = 0$ โดย อัตราขยายรูปจะเท่ากับ $H(s) \Big|_{open}$ เพราะป้อนกับแบบเต็มที่เฟดเดอรัการป้อนกับเป็นหนึ่งโดย ระบบที่มีโพลหนึ่งตัวที่จุดกำเนิดเรียกว่า “ชนิดที่หนึ่ง” (type 1)

ต่อไปพิจารณาหาฟังก์ชันถ่ายโอนของระบบปิด ซึ่งมีความสำคัญมากโดยเฟลลือคูปจะ เข้าสู่สภาวะลือคเมื่อ ϕ_{out} เปลี่ยนแปลงเข้าใกล้ ϕ_{in} โดย s จะมีค่าเข้าใกล้ศูนย์ โดยฟังก์ชันถ่าย โอนของระบบปิดแสดงดังสมการ 3.11

$$H(s) \Big|_{close} = \frac{K_{PD} K_{VCO}}{\frac{s^2}{\omega_{LPF}} + s + K_{PD} K_{VCO}} \quad (3.11)$$

สิ่งที่เราต้องการคือ $H(s) \Big|_{open}$ จะต้องมีค่าเข้าใกล้หนึ่งเมื่อ s มีค่าเข้าใกล้ศูนย์นั่นก็คือ อัตราขยายของรูปมีค่าเป็นอนันต์ ภายใต้สภาวะดังกล่าวจะทำให้เฟลลือคูปเข้าสู่สภาวะลือค

จากสมการ 3.11 สามารถหาผลตอบสนองแบบขั้นบันได (step response) ของระบบชนิดที่ หนึ่ง (type 1) ได้โดยการพิจารณาเปรียบเทียบกับทฤษฎีของระบบควบคุม (Control System) จากรูปแบบของสมการอันดับสองของระบบดังสมการ 3.12 นำมาเปรียบเทียบกับสมการ 3.11 เพื่อ หาค่าพารามิเตอร์ต่าง ๆ ของระบบเพื่อวิเคราะห์ผลตอบสนองแบบขั้นบันไดของระบบแบบที่หนึ่ง (type 1)

$$H(s) = \frac{\omega_n^2}{s^2 + 2\zeta\omega_n s + \omega_n^2} \quad (3.12)$$

เมื่อ ω_n คือความถี่ธรรมชาติ (Natural frequency) และ ζ คือตัวประกอบหน่วง (Damping factor) ซึ่งจากสมการ 3.11 ถ้าจัดให้อยู่ในรูปแบบบรรทัดฐานจะได้ค่าความถี่ธรรมชาติและค่าตัวประกอบหน่วงคือ

$$\omega_n = \sqrt{\omega_{LPF} K_{PD} K_{VCO}} \quad (3.13)$$

$$\zeta = \frac{1}{2} \sqrt{\frac{\omega_{LPF}}{K_{PD} K_{VCO}}} \quad (3.14)$$

และโพลของทั้งสองตัวของระบบอยู่ที่ตำแหน่ง

$$s_{1,2} = -\zeta\omega_n \pm \sqrt{(\zeta^2 - 1)\omega_n^2} \quad (3.15)$$

$$s_{1,2} = (-\zeta \pm \sqrt{\zeta^2 - 1})\omega_n \quad (3.16)$$

โดยถ้า $\zeta > 1$ โพลทั้งสองเป็นจำนวนจริงซึ่งจะทำให้ระบบเกิดโอเวอร์แดมและในทางตรงกันข้ามถ้า $\zeta < 1$ โพลเป็นจำนวนจินตภาพจะได้ผลการตอบสนองของเอ๊าท์พุตต่อความถี่อินพุตแบบขั้นบันไดโดย $\omega_{in} = \Delta\omega(t)$ ผลของเอ๊าท์พุตคือ

$$\omega_{out}(t) = \left\{ 1 - e^{-\zeta\omega_n t} \left[\cos(\omega_n \sqrt{1 - \zeta^2} t) + \frac{\zeta}{\sqrt{1 - \zeta^2}} \sin(\omega_n \sqrt{1 - \zeta^2} t) \right] \right\} \Delta\omega(t) \quad (3.17)$$

$$= \left[1 - \frac{1}{\sqrt{1 - \zeta^2}} e^{-\zeta\omega_n t} \sin(\omega_n \sqrt{1 - \zeta^2} t + \theta) \right] \Delta\omega(t) \quad (3.18)$$

โดย ω_{out} คือผลการเปลี่ยนแปลงของความถี่เอ๊าท์พุต และ θ มีค่าเท่ากับ

$$\theta = \sin^{-1} \sqrt{1 - \zeta^2} \quad (3.19)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปคลื่นเอาท์พุทแสดงดังรูปที่ 3.8 จะเห็นว่ามีส่วนประกอบของรูปคลื่นซายน์โดยมีความถี่เท่ากับ

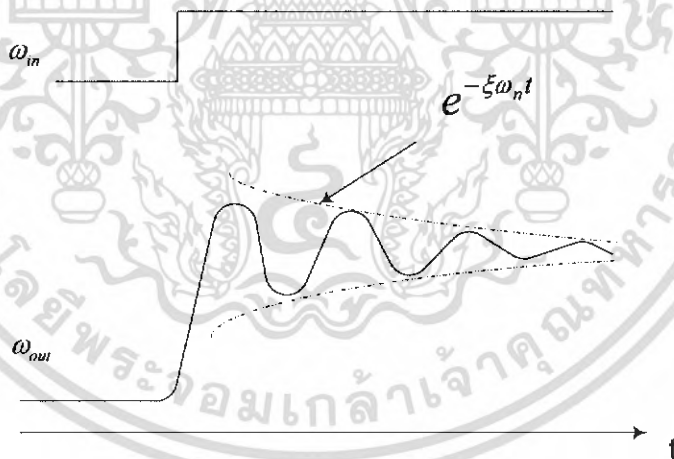
$$\omega = \omega_n \sqrt{1 - \zeta^2} \quad (3.20)$$

และขนาดของรูปคลื่นซายน์ดังกล่าวจะมีค่าลดลงด้วยค่าเวลาคงที่เท่ากับ $(\zeta\omega_n)^{-1}$

การเข้าสู่สภาวะสงบของเฟสล็อกคูลูปอย่างรวดเร็วมีความจำเป็นในการนำไปใช้งาน จากสมการ 2.18 ค่าของเอ็กซ์โปเนนเชียลจะลดลงสัมพันธ์กับค่าของเทอม $\zeta\omega_n$ โดยมีค่าเท่ากับ

$$\zeta\omega_n = \frac{1}{2} \omega_{LPF} \quad (3.21)$$

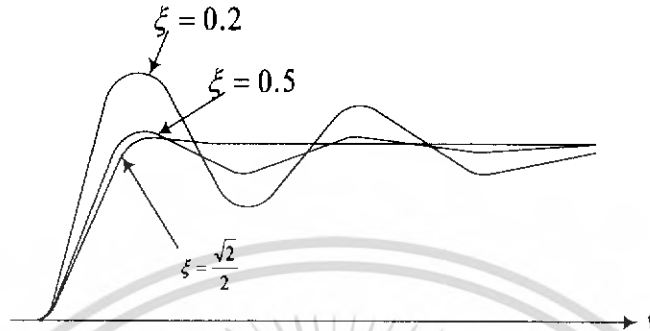
จากผลลัพธ์ที่ได้จะเห็นว่าจะต้องมีการเลือกระหว่างความสามารถเข้าสู่สภาวะสงบอย่างรวดเร็วกับแรงดันริปเปิ้ลที่จะไปควบคุม VCO เช่น ถ้าต้องการให้ ω_{LPF} มีค่าต่ำเพื่อให้สามารถกำจัดความถี่สูงออกจากเอาท์พุท PD แต่มีค่าเวลาเข้าสู่สภาวะสงบ (Settling time) มาก



รูปที่ 3.8 การตอบสนองของเฟสล็อกคูลูปต่อการเปลี่ยนแปลงความถี่แบบขั้นบันได

การเลือกค่าของ ζ นั้นมีความสำคัญมาก ดังแสดงในรูปที่ 3.9 แสดงผลการตอบสนองเมื่อค่า ζ เปลี่ยนเป็นค่าหลายค่าโดยที่ ω_n มีค่าคงที่ โดยผลการตอบสนองจะไม่มีการกระเพื่อมเมื่อค่าของ $\zeta < 1$ ดังนั้นการเลือกค่า ζ จึงมีความสำคัญและนำมาซึ่งการต้องเลือกระหว่าง LPF และค่าเวลาเข้าสู่สภาวะสงบ (Settling time) และจากสมการ 3.5 ถ้าเราต้องการลดค่าความผิดพลาด

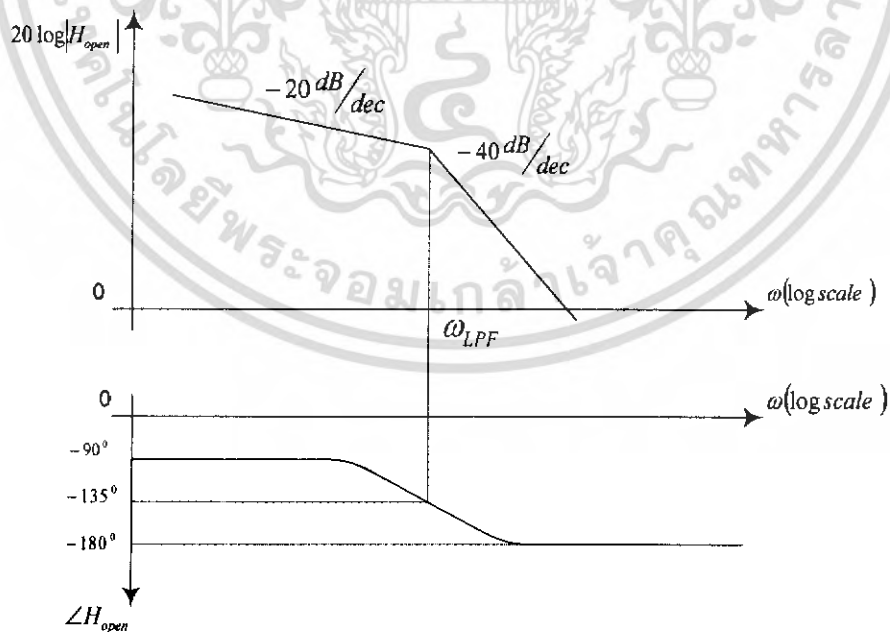
เฟสให้น้อยลงจะต้องลดค่าของ $K_{PD}K_{VCO}$ ลงแต่จากสมการ 3.14 จะทำให้ ζ เพิ่มขึ้นทำให้ระบบมีเสถียรภาพต่ำลง



รูปที่ 3.9 การตอบสนองของระบบเมื่อค่า ζ เปลี่ยนแปลง

สรุปแล้วคุณสมบัติของเฟสล็อกชนิดที่หนึ่ง (type I PLL) จะต้องมีการเลือกระหว่างค่าเวลาเข้าสู่สภาวะสงบ (Settling time), แรงดันริบเปิ้ลที่จะไปควบคุม VCO, ค่าผิดพลาดเฟสและเสถียรภาพของระบบ

การแสดงเสถียรภาพของระบบอาจแสดงได้ด้วยกราฟ โบลพล็อตทั้งขนาดและความถี่ดังรูปที่ 3.10 โดยใช้สมการ 3.10



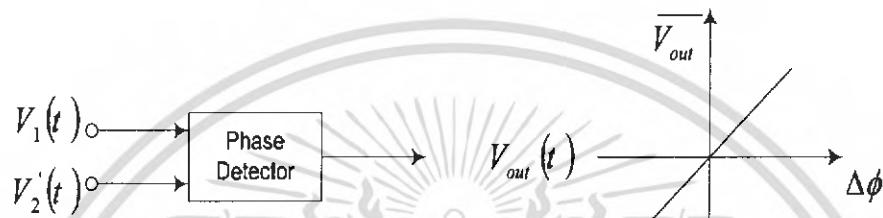
รูปที่ 3.10 กราฟ โบลพล็อตแสดงเสถียรภาพของ type I PLL

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.5 องค์ประกอบพื้นฐานของเฟสล็อกกลุ๊ป

3.5.1 ตัวตรวจจับเฟส (Phase Detector)

ตัวตรวจจับเฟส (Phase Detector) หรือ PD คือวงจรที่เอาต์พุตเฉลี่ย V_{out} หรือ V_d มีขนาดสัมพันธ์กับความต่างเฟส $\Delta\phi$ ระหว่างสองอินพุต ในทางอุดมคติความสัมพันธ์ระหว่างเอาต์พุตเฉลี่ย V_{out} กับ $\Delta\phi$ จะมีลักษณะเป็นเชิงเส้นดังแสดงในรูปที่ 3.11

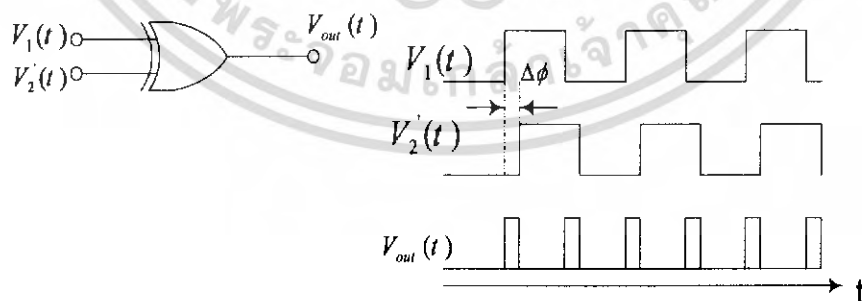


รูปที่ 3.11 คุณสมบัติของตัวตรวจจับเฟสในทางอุดมคติ

โดยเส้นตัดผ่านจุดกำเนิดที่ $\Delta\phi = 0$ และอัตราขยายของ PD คือความชันของเส้นกราฟ คือ K_{PD} หน่วยคือ V/rad

ตัวตรวจจับเฟสที่นิยมนำมาใช้ในงานดิจิทัลเฟสล็อกกลุ๊ป คือ แบบเอ็กซ์กูดซีฟออร์ แบบ J-K ฟลิปฟลอป และแบบเฟส-ความถี่

3.5.2 ตัวตรวจจับเฟสแบบเอ็กซ์กูดซีฟออร์

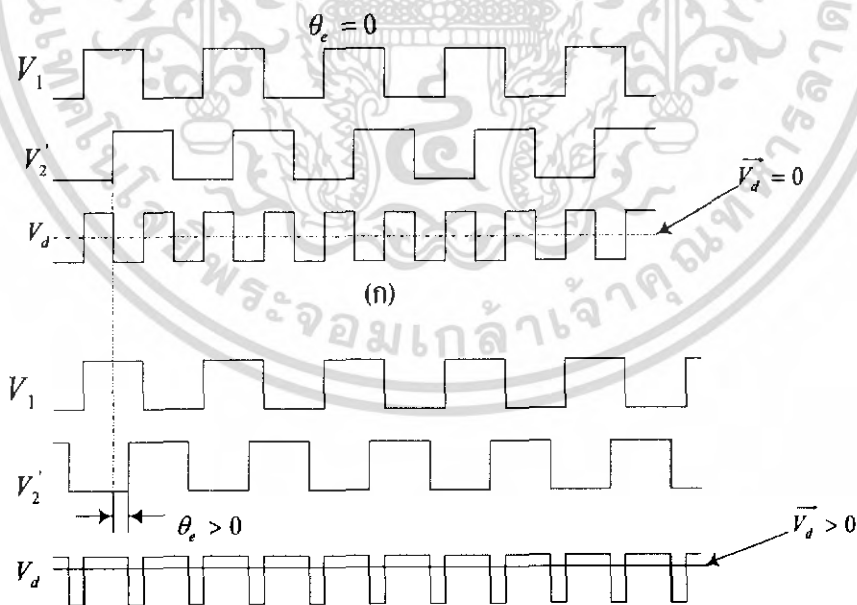


รูปที่ 3.12 ตัวตรวจจับเฟสแบบเอ็กซ์กูดซีฟออร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตัวดักจับเฟสแบบเอ็กซ์คูซิฟออร์เป็นตัวดักจับเฟสแบบง่ายที่สุด โดยการใช้เอ็กซ์คูซิฟออร์เกทซึ่งมีคุณสมบัติ คือถ้าสัญญาณอินพุตเหมือนกับเอาท์พุทจะเป็นศูนย์แต่ถ้าสัญญาณอินพุตต่างกัน จะได้เอาท์พุทเป็นหนึ่งหรือ เมื่ออินพุตมีความต่างเฟสกันจะได้เอาท์พุทสัมพันธ์กับอินพุตดังแสดงในรูปที่ 3.12

โดยสัญญาณในวงจรเฟสล็อกคูปแบบดิจิทัลจะเป็นสัญญาณดิจิทัล ซึ่งกำหนดให้เป็นสัญญาณอินพุตทั้งสองคือ V_1 และ V_2 เป็นสัญญาณรูปคลื่นสี่เหลี่ยมที่สมมาตรจากรูปที่ 3.13 แสดงความแตกต่างของค่าผิดพลาดเฟส เมื่อค่าผิดพลาดเฟสเท่ากับศูนย์ สัญญาณ V_1 และ V_2 จะต่างเฟสกัน 90 องศา ดังรูปที่ 3.13(ก) ดังนั้นสัญญาณเอาท์พุท V_d ซึ่งเป็นสัญญาณคลื่นสี่เหลี่ยมจะมีค่าเป็น 2 เท่า ของสัญญาณอินพุตและค่า Duty Cycle ของสัญญาณ V_d จะมีค่าเท่ากับ 50 เปอร์เซ็นต์ เมื่อดูกรองด้วยวงจรรองความถี่จะพิจารณาเพียงค่าของ V_d ซึ่งแสดงได้โดยเส้นประดังรูป ดังรูปที่ 3.13(ก) ค่าเฉลี่ยของ V_d คือ \bar{V}_d จะคิดตามหลักของค่าระดับลอจิกทั้งสอง โดยถ้าเอ็กซ์คูซิฟออร์ถูกจ่ายกำลังโดยจ่ายกำลังไฟโดยแหล่งจ่ายไฟ 5 โวลต์ V_d จะมีค่าประมาณ 2.5 โวลต์ซึ่งค่าแรงดัน ณ จุดนี้ จะเป็นจุดสงบของเอ็กซ์คูซิฟออร์ และกำหนดให้ $\bar{V}_d = 0$ V เมื่อสัญญาณเอาท์พุท V_2 มีค่ามากกว่าสัญญาณอ้างอิง V_1 ค่าเฟสผิดพลาด θ_e จะมีค่าไปในทางบวกซึ่งแสดงดังรูปที่ 3.13(ข) โดยค่า duty cycle จะมีค่ามากกว่า 50 เปอร์เซ็นต์ค่าของ V_d เฉลี่ยก็จะมีค่าเป็นบวก ซึ่งแสดงดังเส้นประในสัญญาณ V_d



รูปที่ 3.13 สัญญาณของตัวดักจับเฟสแบบเอ็กซ์คูซิฟออร์

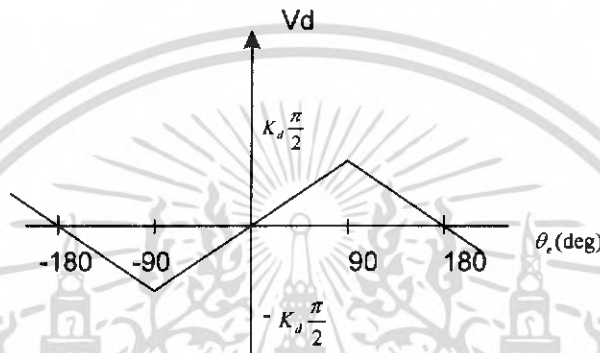
(ก) สัญญาณค่าเฟสผิดพลาดเท่ากับศูนย์

(ข) สัญญาณค่าเฟสผิดพลาดมีค่าเป็นบวก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สรุปได้ว่าค่าเฉลี่ยของ V_d จะมีค่ามากที่สุดเมื่อค่าเฟสผิดพลาด $\theta_c = 90$ องศาและมีค่าน้อยสุดเมื่อค่าเฟสผิดพลาด $\theta_c = -90$ องศา ซึ่งจะได้กราฟคุณสมบัติดังรูปที่ 3.14 ค่าเอาต์พุต V_d เฉลี่ยของเอ็ทซ์คูลชีฟออร์ จะอยู่ในรูปฟังก์ชันสามเหลี่ยมของค่าเฟสผิดพลาด โดยช่วงค่าเฟสผิดพลาดคือ $-90^\circ < \theta_c < 90^\circ$ จะเป็นตัวบังคับ ดังนั้นจึงสามารถกำหนดค่า V_d เฉลี่ยได้เป็นสมการ 3.22

$$V_d = K_d \theta_c \quad (3.22)$$



รูปที่ 3.14 กราฟคุณสมบัติค่าเอาต์พุต V_d เฉลี่ยของเอ็ทซ์คูลชีฟออร์

ในกรณีของชุดเปรียบเทียบแบบเอ็ทซ์คูลชีฟออร์ ค่าเกณฑ์ของตัวดักจับเฟส K_d จะเป็นค่าคงที่เมื่อกำหนดให้แรงดันของแหล่งจ่ายไฟที่จ่ายให้กับเอ็ทซ์คูลชีฟออร์ คือ V_{DD} และศูนย์โดยกำหนดระดับลอจิก คือ V_{DD} และศูนย์ ดังนั้น K_d จะมีค่าดังสมการ 3.23

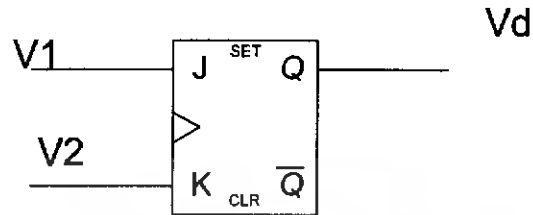
$$K_d = \frac{V_{DD}}{\pi} \quad (3.23)$$

คุณสมบัติโดยสรุปของตัวดักจับเฟสแบบเอ็ทซ์คูลชีฟออร์เมื่อนำมาใช้ในเฟสล็อกคูลป์

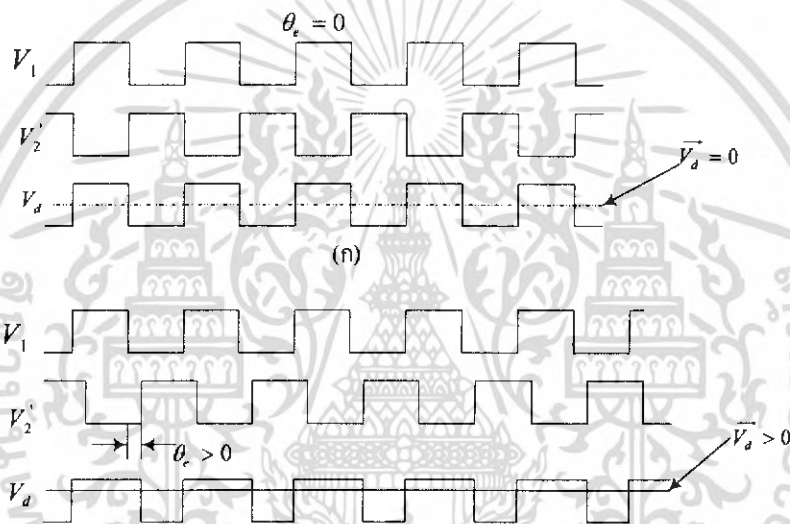
1. ขณะยังไม่มีสัญญาณอินพุตเข้ามาเอาต์พุตของเอ็ทซ์คูลชีฟออร์จะมีค่าเท่ากับ $V_{DD} / 2$ ทำให้เฟสล็อกคูลป์ทำงานอยู่ที่ความถี่กลาง
2. เมื่ออยู่ในสภาวะล็อกเอาต์พุตของเอ็ทซ์คูลชีฟออร์จะมีค่า Duty Cycle 50 เปอร์เซ็นต์ ดังนั้น VCO ที่ใช้งานร่วมกันจะต้องให้เอาต์พุตที่มีค่า Duty Cycle เท่ากับ 50 เปอร์เซ็นต์ด้วย
3. ดักจับเฟสแบบเอ็ทซ์คูลชีฟออร์สามารถล็อกที่ความถี่ฮาร์โมนิกได้ ดังนั้น พยายามอย่าใช้งานที่ความถี่ซึ่งมีค่าความถี่ฮาร์โมนิกของสัญญาณตรงกับย่านความถี่ของ VCO

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.5.3 ตัวคักจับเฟสแบบ J-K ฟลิปฟลอป



รูปที่ 3.15 ตัวคักจับเฟสแบบ J-K ฟลิปฟลอป



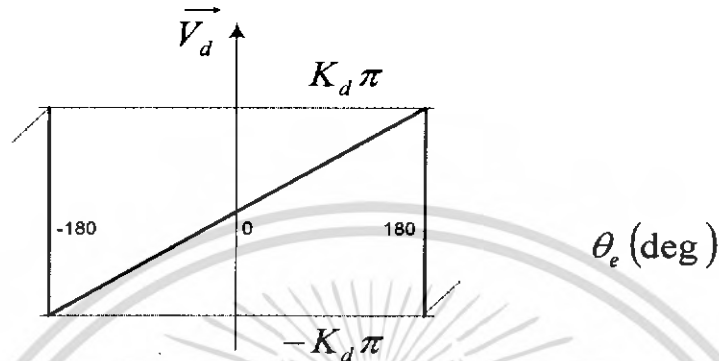
รูปที่ 3.16 สัญญาณของตัวคักเฟสแบบ J-K ฟลิปฟลอป

(ก) สัญญาณค่าเฟสผิดพลาดเท่ากับศูนย์

(ข) สัญญาณค่าเฟสผิดพลาดมีค่าเป็นบวก

J-K ฟลิปฟลอป จะทำงานโดยเมื่อขา J อินพุต ถูกกระตุ้นทำให้สถานะของฟลิปฟลอปเป็นสถานะ 1 ($Q=1$) และที่ขา K อินพุตถูกกระตุ้นทำให้สถานะฟลิปฟลอปเป็นสถานะ 0 ($Q=0$) ดังรูป 3.16(ก) ซึ่งแสดงรูปสัญญาณของ JK-ฟลิปฟลอปในกรณี $\theta_c = 0$ เมื่อไม่มีค่าเฟสผิดพลาด V_1 และ V_2 จะมีเฟสตรงข้ามกัน ค่าเอาท์พุต V_d จะมีค่าเป็นค่าสัญญาณสี่เหลี่ยมสมมาตร โดยมีคาบเหมือนกับความถี่อ้างอิง ซึ่งในสถานะนี้ \bar{V}_d จะเล็กจะมีค่าเท่ากับศูนย์ ถ้าค่าเฟสผิดพลาดมีค่าไปในทางบวก ดังรูป 3.16(ข) ค่า Duty Cycle การทำงานของ V_d จะมีค่ามากกว่า 50% และ \bar{V}_d จะมีค่า

เป็นบวก และ $\overline{V_d}$ จะมีค่าสูงสุดเมื่อค่าเฟสผิดพลาดมีค่าเท่ากับ 180 องศา และมีค่าต่ำสุดเมื่อเฟสผิดพลาดมีค่า -180 องศา ถ้ารูปกราฟของ V_d ต่อ θ_e ซึ่งแสดงดังรูปที่ 3.17



รูปที่ 3.17 กราฟคุณสมบัติค่าเอาต์พุต V_d เฉลี่ยของ J-K ฟลิปฟลอป

โดยมีคุณลักษณะเป็นฟันเลื่อย และมีช่วงผิดพลาดเฟสเท่ากับ $-180^\circ < \theta_e < 180^\circ$ ค่าเฉลี่ยสัญญาณ V_d ที่มีผลต่อ θ_e สามารถกำหนดได้จาก

$$\overline{V_d} = K_d \theta_e \quad (3.24)$$

และค่าอัตราขยายของตัวดักเฟสแบบ J-K ฟลิปฟลอป K_d จะมีค่าดังสมการ 3.25

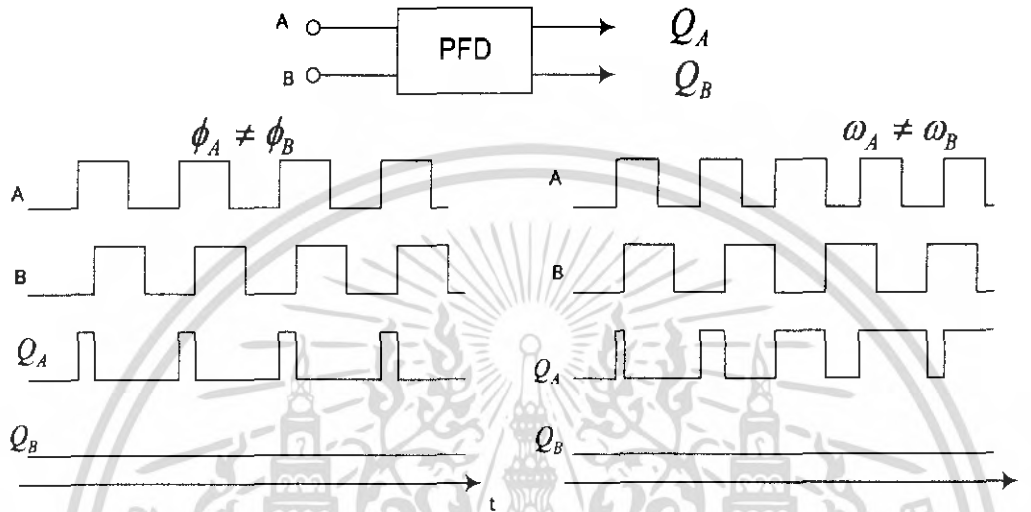
$$K_d = \frac{V_{DD}}{2\pi} \quad (3.25)$$

3.5.4 ตัวดักจับเฟสแบบเฟส-ความถี่

ตัวดักเฟสจับเฟสแบบเฟส-ความถี่ เป็นตัวจับเฟสที่เปรียบเทียบความแตกต่างทั้งความถี่และเฟสของอินพุตกับเอาต์พุต จากที่ได้กล่าวมาแล้วในหัวข้อของเฟสล็อกแบบเอาต์พุตเป็นแหล่งจ่ายกระแสคงที่ เมื่อเฟสล็อกทำงานที่สถานะเริ่มต้นหรือเมื่อจ่ายไฟเลี้ยงให้วงจรความถี่เอาต์พุตอาจอยู่ห่างจากความถี่อินพุตมาก สถานะนี้เฟสล็อกไม่สามารถเข้าสู่สถานะล็อกได้ ดังนั้นจึงมีการเพิ่มตัวดักจับความถี่เพิ่มเข้ามา โดยเมื่อเกิดสถานะที่ความถี่เอาต์พุตห่างจากอินพุตจะเกิดแรงดันขึ้น มาควบคุมความถี่เอาต์พุตให้มีค่าเข้าใกล้อินพุต และต่อมาจากนั้นตัวดักจับเฟส-ความถี่จะทำงานเหมือนตัวดักจับเฟสและดำเนินการให้เข้าสู่สถานะล็อก

หลักการการทำงานของตัวดักจับเฟส-ความถี่ แสดงดังรูป 3.18 โดยจากรูปอินพุตของวงจรจะมีสองอินพุต A และ B โดยตัวดักจับเฟสจะตรวจจับที่ขอบขาขึ้นหรือลงของพัลส์เท่านั้น และจะ

แสดงผลออกมาที่เอาต์พุต โดยถ้ากำหนดสถานะเริ่มต้น $Q_A = Q_B = 0$ หลังจากนั้นเฟสอินพุต A นำหน้าอินพุต B จะทำให้เอาต์พุต $Q_A = 1, Q_B = 0$ และจะอยู่ในสภาวะนี้ตลอดจนกระทั่งอินพุต B มีค่าระดับลอจิกสูง ที่สภาวะนี้ Q_A จะกลับสู่ค่าศูนย์ดังแสดงในรูป 3.18

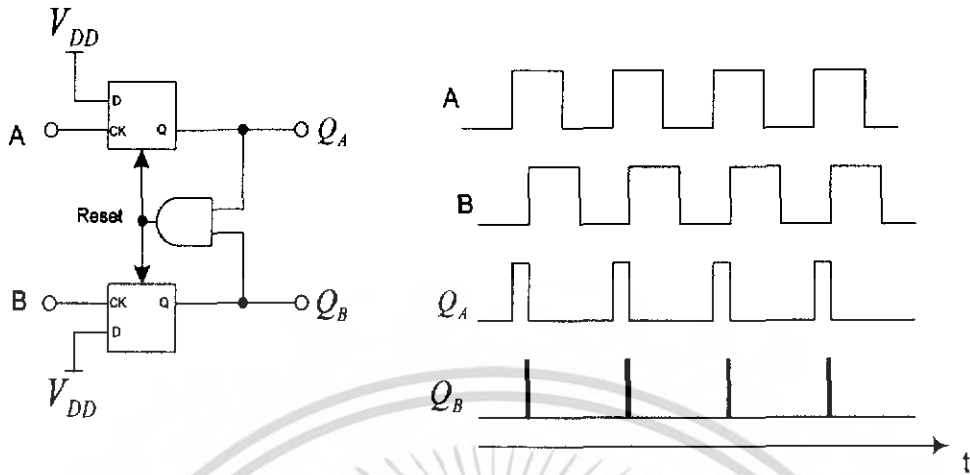


รูปที่ 3.18 หลักการของตัวตรวจจับของเฟส - ความถี่

- (ก) สัญญาณเอาต์พุตเมื่ออินพุตมีเฟสต่างกัน
- (ข) สัญญาณเอาต์พุตเมื่ออินพุตมีความถี่ต่างกัน

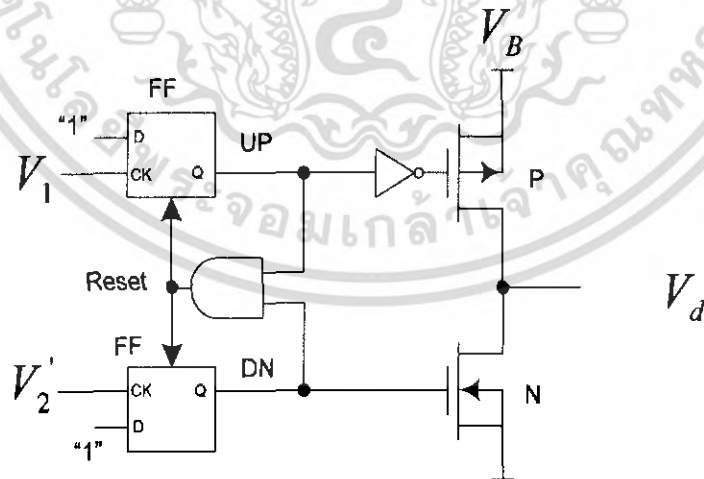
โดยรูปที่ 3.18(ก) อินพุตทั้งสองมีความถี่เท่ากันแต่เฟสของอินพุต A นำหน้า B จะทำให้ได้พัลส์เอาต์พุต Q_A ออกมาโดยมีความกว้างเท่ากับช่วงของความต่างเฟส $\phi_A - \phi_B$ โดย Q_B ยังคงเป็นศูนย์ และรูปที่ 3.18(ข) เมื่อความถี่ของอินพุต A มากกว่าอินพุต B จะทำให้ได้พัลส์เอาต์พุต Q_A ออกมาและ Q_B ยังคงเป็นศูนย์ ในทางตรงกันข้ามถ้าเฟสอินพุต A ถ้าหลัง B หรือความถี่ของอินพุต A น้อยกว่าอินพุต B จะได้พัลส์เอาต์พุต Q_B ออกมาโดย Q_A ยังคงเป็นศูนย์ โดยระดับดีซีของ Q_A และ Q_B จะเป็นตัวบอกให้ทราบถึง $\phi_A - \phi_B$ หรือ $\omega_A - \omega_B$ โดยเอาต์พุต Q_A และ Q_B เรียกว่า “UP” และ “DOWN”

จากคุณสมบัติของตัวตรวจจับเฟส - ความถี่ดังกล่าวสามารถที่จะสร้างตัวตรวจจับเฟส - ความถี่ได้โดยการใช้ D ฟลิปฟลอปมาสร้างเป็นวงจรดังรูปที่ 3.19 โดยเอาต์พุตจะมีคุณสมบัติเหมือนตัวตรวจจับเฟส-ความถี่



รูปที่ 3.19 การสร้างตัวดักจับเฟสแบบเฟส-ความถี่โดยใช้ D ฟลิปฟลอป

พิจารณาตัวดักจับเฟสแบบเฟส-ความถี่จะเห็นว่าเอาต์พุตจะมีสองจุดจะต้องมีการรวมเอาต์พุตเป็นจุดเดียวนำไปขับวงจรองความถี่ โดยการรวมมีอยู่ด้วยกันสองวิธีคือ แบบแรกใช้เป็นลักษณะแหล่งจ่ายกระแสคงที่ดังได้กล่าวถึงแล้วในหัวข้อเฟสล็อคูปแบบเอาต์พุตเป็นแหล่งจ่ายกระแสคงที่ แบบที่สองใช้เป็นเอาต์พุตแบบสามสถานะ ซึ่งแบบนี้จะมีข้อเสียคือ ถ้าแหล่งจ่ายไฟเลี้ยงไม่คงที่ มีริบเปิ้ลจะทำให้ระบบไม่มีเสถียรภาพ โดยตัวดักเฟสแบบเอาต์พุตสามสถานะแสดงดังรูปที่ 3.20



รูปที่ 3.20 ดักจับเฟสแบบเฟส-ความถี่กับเอาต์พุตแบบสามสถานะ

โดยวงจรประกอบด้วย D-ฟลิปฟล็อป มีเอาต์พุตคือ UP และ DN

$$UP = 0, DN = 0$$

$$UP = 1, DN = 0$$

$$UP = 0, DN = 1$$

$$UP = 1, DN = 1$$

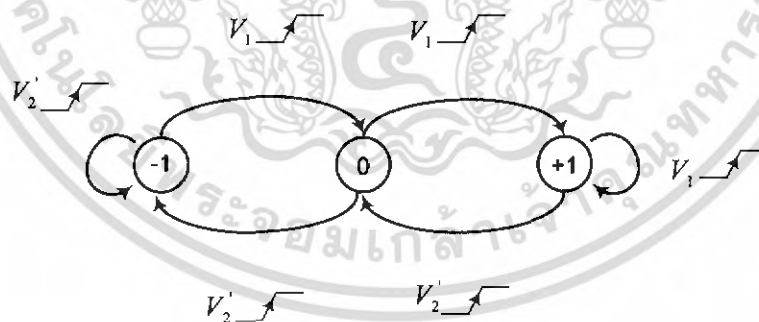
เมื่อใส่ AND เกทเข้าไปจะทำให้สถานะ $UP = 1, DN = 1$ หายไปเพราะเอาต์พุตของ AND เกทจะปรีเซตฟลิปฟล็อปทั้งสอง ดังนั้นสถานะของวงจะเหลือเท่ากับ 3 โดยกำหนดมีสัญลักษณ์ คือ $-1, 0$ และ $+1$ คือ

$$DN = 1, UP = 0; \text{state} = -1$$

$$UP = 0, DN = 0; \text{state} = 0$$

$$UP = 1, DN = 0; \text{state} = +1$$

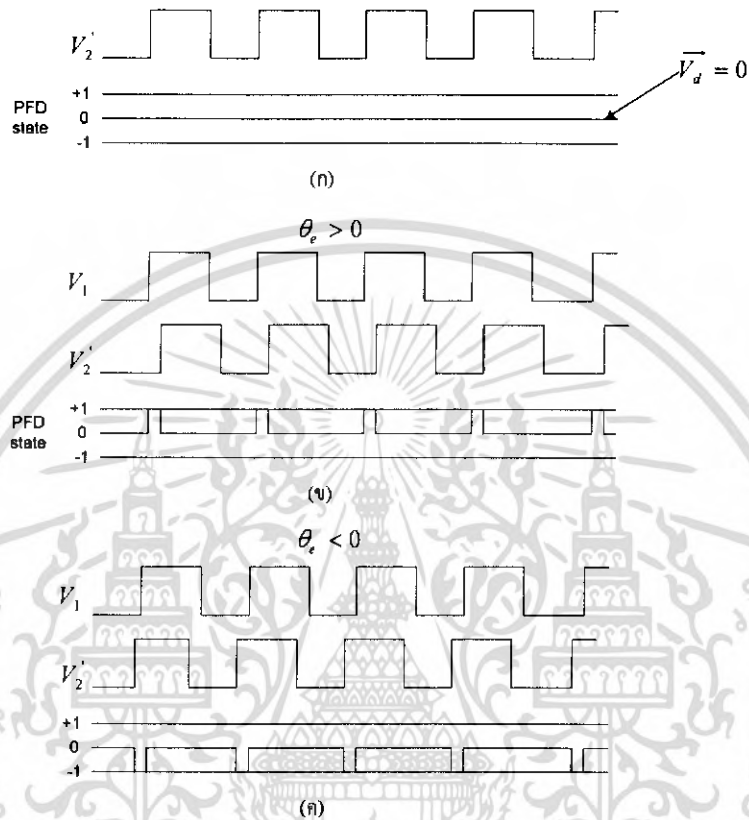
การแสดงสถานะของตัวคักจับเฟสจะกำหนดได้จากสถานะชั่วขณะของสัญญาณ V_1 และ V_2 ซึ่งแสดงดังรูปที่ 3.21 สถานะบวกของ V_1 จะมีผลให้ตัวคักจับเฟสเปลี่ยนสถานะไปเป็นสถานะที่สูงกว่าวันเสียแต่ว่าได้อยู่ในสถานะ $+1$ แล้ว ในทำนองเดียวกันสถานะของ V_2 จะมีผลให้ตัวคักจับเฟสเปลี่ยนสถานะไปเป็นสถานะที่ต่ำกว่าวันเสียแต่ว่าได้อยู่ในสถานะ -1 แล้ว เมื่อตัวมีสถานะ $+1$ V_2 จะมีค่าเป็นบวก และเมื่อมีสถานะ -1 V_1 จะมีค่าเป็นลบ และเมื่ออยู่ในสถานะศูนย์ V_1 จะมีค่าเท่ากับศูนย์



รูปที่ 3.21 สถานะของตัวคักจับเฟสแบบเฟส - ความถี่

แต่ในความเป็นจริงสัญญาณที่ใช้เป็นแบบไบนารี ดังนั้นสถานะ $V_2 = 0$ จะกำหนดให้เป็นค่าความดันทานสูง ซึ่งวงจรในเส้นปะของรูปที่ 3.20 แสดงการกำเนิดสัญญาณ V_2 เมื่อสัญญาณ UP เป็นค่าสูง P แชนแนลมอสจะนำกระแส ดังนั้น V_2 จะมีค่าเท่ากับแหล่งจ่ายแรงดัน V_{DD} เมื่อ DN เป็นค่าสูง N แชนแนลมอสจะนำกระแส ดังนั้น V_2 จะมีค่าเท่ากับกราวด์ แต่ถ้าสัญญาณทั้งสองเป็นค่าสูงมอส

ทั้งสองจะไม่นำกระแส ค่าสัญญาณ V_d จะเสมือนกับว่าไม่มี คือเป็นค่าความต้านทานสูง โดยถ้าตัว
 ดักจับเฟสแบบเฟส-ความถี่ทำงานจะให้รูปสัญญาณดังรูป 3.22

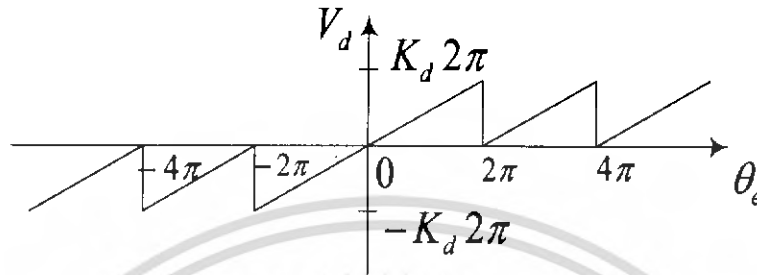


รูปที่ 3.22 สัญลักษณ์ของตัวดักจับเฟสแบบเฟส-ความถี่

- (ก) สัญญาณค่าเฟสผิดพลาดเท่ากับศูนย์
- (ข) สัญญาณค่าเฟสผิดพลาดมีค่าเป็นบวก
- (ค) สัญญาณค่าเฟสผิดพลาดมีค่าเป็นลบ

ซึ่งในรูปที่ 3.22(ก) แสดงในกรณีค่าเฟสผิดพลาดเท่ากับศูนย์ ซึ่งจะถูกกำหนดให้อยู่ใน
 สถานะศูนย์ สัญญาณ V_1 และ V_2' จะมีค่าเฟสเท่ากัน สัญญาณขอบขาขึ้นของ V_1 และ V_2' มีช่วงเวลา
 เท่ากัน ดังนั้นจึงไม่มีสัญญาณด้านเอาต์พุตในรูปที่ 3.22(ข) เมื่อ V_1 นำหน้า V_2' ตัวดักจับเฟสแบบ
 เฟส-ความถี่จะเปลี่ยนสถานะระหว่างศูนย์กับ +1 โดยถ้า V_1 ล้าหลัง V_2' ดังรูปที่ 3.22(ค) ตัวดักจับ
 เฟสแบบเฟส-ความถี่จะเปลี่ยนสถานะระหว่าง -1 กับศูนย์ ถ้าพิจารณาจากรูปที่ 3.22(ข) และ (ค) ค่า
 V_d จะมีค่ามากที่สุดเมื่อเฟสผิดพลาดมีค่าบวกและเข้าใกล้มุม 360 องศา และ V_d จะมีค่าน้อยที่สุด

เมื่อค่าเฟสผิดพลาดมีค่าบวกและเข้าใกล้มุม 360 องศา และ V_d จะมีค่าน้อยที่สุดเมื่อค่าลบและเข้าใกล้มุม -360 องศา ถ้าพล็อตกราฟเฉลี่ยของความสัมพันธ์ระหว่างสัญญาณ V_d กับค่าเฟสผิดพลาด θ_e จะได้ฟังก์ชันเฉลี่ย ดังรูปที่ 3.23



รูปที่ 3.23 กราฟคุณสมบัติค่าเอาต์พุต V_d เฉลี่ยของตัวคักจับเฟสแบบเฟส-ความถี่

ซึ่งจากรูปจะแสดงค่าเฉลี่ยของสัญญาณเอาต์พุตที่ได้จากค่าเฟสผิดพลาดมากกว่า 2π และน้อยกว่า -2π เมื่อค่าเฟสผิดพลาดมีค่าถึง 2π สัญญาณเอาต์พุตจากค่าสูงสุดก็จะมีค่าเริ่มที่ศูนย์ใหม่ ซึ่งจะเห็นได้ว่าคุณสมบัติของรูปสัญญาณเป็นลักษณะคาบเวลา โดยมีคาบเวลาเท่ากับ 2π ในทางกลับกันค่าสัญญาณเอาต์พุตจะมีค่าน้อยสุด เมื่อค่าเฟสผิดพลาดมีค่าถึง -2π โดยเมื่อค่าเฟสผิดพลาดอยู่ใน $-2\pi < \theta_e < 2\pi$ ค่าเฉลี่ยของสัญญาณเอาต์พุต V_d คือ

$$\overline{V_d} = K_d \theta_e \quad (3.26)$$

และค่าอัตราขยาย K_d ของตัวคักจับเฟสแบบเฟส-ความถี่แบบเอาต์พุตสามสถานะมีค่าดังสมการ 3.27

$$K_d = \frac{V_{DD}}{4\pi} \quad (3.27)$$

และค่าอัตราขยาย K_d ของตัวคักจับเฟสแบบเฟส-ความถี่แบบเอาต์พุตเป็นแหล่งจ่ายกระแสคงที่ดังได้ว่าในหัวข้อเฟสล็อกคูลูปแบบเอาต์พุตเป็นแหล่งจ่ายกระแสคงที่ มีค่าสมการ 3.28

$$K_d = \frac{I_P}{2\pi} \quad (3.28)$$

3.6 วงจรกรองความถี่ต่ำผ่าน

เฟสล็อกคูลูปแบบอนาลอก วงจรกรองความถี่ต่ำผ่าน ที่นิยมใช้กับเฟสล็อกคูลูปแบบดิจิทัลแสดงดังรูปที่ 3.24 โดยรูปที่ 3.24(ก) เป็นวงจรกรองสัญญาณความถี่ต่ำผ่านแบบพาสซีฟซึ่งมี 1 โพล และ 1 ซีโพลซึ่งมีฟังก์ชันถ่ายคือ

$$F(s) = \frac{1 + s\tau_2}{1 + s(\tau_1 + \tau_2)} \quad (3.29)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

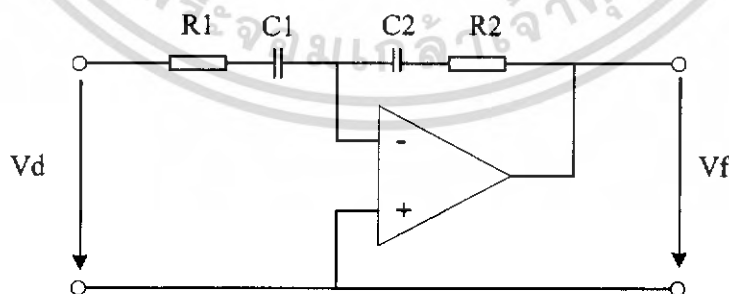
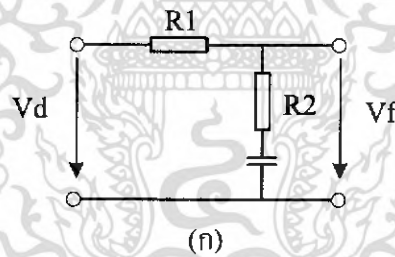
เมื่อ $\tau_1 = R_1 C_1$ และ $\tau_2 = R_2 C_2$ โดยมีค่าการตอบสนองวงจрдังรูปที่ 3.24(ก) ส่วนวงจรงรองความถี่ต่ำผ่าน ดังรูปที่ 3.24(ข) เป็นวงจรงรองความถี่ต่ำผ่านแบบแอกทีฟ ซึ่งมีการตอบสนองเหมือนกับวงจรงรองความถี่ต่ำผ่านแบบพาสซีฟ แต่วงจรงรองความถี่ต่ำผ่านแบบแอกทีฟจะให้ค่าอัตราขยาย K_v และมีฟังก์ชันถ่ายโอนคือ

$$F(s) = K_v \frac{1 + s\tau_2}{1 + s\tau_1} \quad (3.30)$$

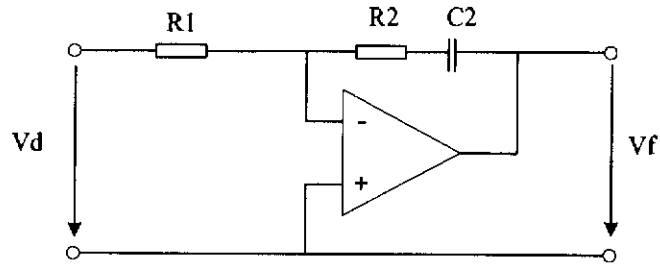
เมื่อ $\tau_1 = R_1 C_1$ และ $\tau_2 = R_2 C_2$ และ $K_v = -C_1/C_2$ โดยมีค่าการตอบสนองวงจรดังรูปที่ 3.24(ข) และวงจรดังรูปที่ 3.24(ค) เป็นวงจรงรองความถี่ต่ำผ่านอีกแบบหนึ่งคือ วงจรงรองความถี่ต่ำผ่านแบบ PI แอกทีฟ ซึ่งวงจรงรองความถี่ต่ำผ่านแบบนี้จะมีฟังก์ชันถ่ายโอน คือ

$$F(s) = \frac{1 + s\tau_2}{s\tau_1} \quad (3.31)$$

เมื่อ $\tau_1 = R_1 C_1$ และ $\tau_2 = R_2 C_2$ วงจรงรองความถี่ต่ำผ่านแบบ PI แอกทีฟจะมีค่าการตอบสนองของวงจรดังรูปที่ 3.24(ค)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



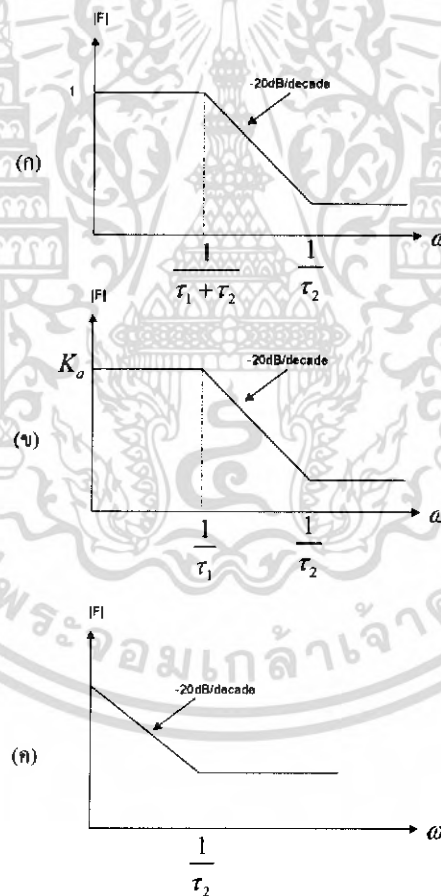
(ก)

รูปที่ 3.24 วงจรกรองความถี่ต่ำผ่านที่ใช้กับเฟสล็อกคูล

(ก) วงจรกรองสัญญาณความถี่ต่ำผ่านแบบพาสซีฟ

(ข) วงจรกรองสัญญาณความถี่ต่ำผ่านแบบแอกทีฟ

(ค) วงจรกรองสัญญาณความถี่ต่ำผ่านแบบ PI แอกทีฟ



รูปที่ 3.25 การตอบสนองของวงจรกรองความถี่ต่ำผ่าน

(ก) วงจรกรองสัญญาณความถี่ต่ำผ่านแบบพาสซีฟ

(ข) วงจรกรองสัญญาณความถี่ต่ำผ่านแบบแอกทีฟ

(ค) วงจรกรองสัญญาณความถี่ต่ำผ่านแบบ PI แอกทีฟ

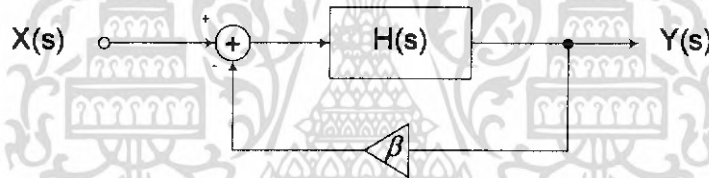
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.7 วงจรออสซิลเลเตอร์

วงจรออสซิลเลเตอร์มักถูกรวมเป็นองค์ประกอบหนึ่งของระบบอิเล็กทรอนิกส์ที่มีการประยุกต์ใช้งานในการกำเนิดสัญญาณไฟฟ้าให้แก่ไมโครโปรเซสเซอร์ไปจนถึงการสร้างสัญญาณคลื่นพาห์ให้แก่ระบบโทรศัพท์เซลล์ลูลาร์ และวงจรออสซิลเลเตอร์ ถูกใช้เสมอกับระบบเฟสล็อก (Phase-locked system) ในกระบวนการขั้นสูง (high-performance) วงจรออสซิลเลเตอร์จะถูกออกแบบโดยใช้เทคโนโลยีของซิมอส

3.7.1 หลักการพื้นฐานของวงจรออสซิลเลเตอร์

วงจรออสซิลเลเตอร์จะผลิตเอาต์พุตพัลส์ออกมาโดยปกติอยู่ในรูปแบบแรงดัน โดยวงจรไม่จำเป็นต้องมีการป้อนอินพุต วงจรผลิตเอาต์พุตออกมาอย่างต่อเนื่องและไม่จำกัด ระบบที่มีการป้อนกลับแบบลบ (negative feedback) สามารถที่จะออสซิลเลตได้โดยการการออกแบบให้วงจรขยายที่ไม่ดี (badly-designed feedback amplifier) ระบบที่มีการป้อนกลับแบบลบแสดงดังรูปที่ 3.26



รูปที่ 3.26 ระบบที่มีการป้อนกลับแบบลบ

จากรูป 3.26 สมมติค่าของ β คือค่าคงที่และจะมีค่าเท่ากับหนึ่งถ้าระบบมีการป้อนกลับแบบเต็มๆ โดยฟังก์ชันถ่ายโอนของระบบปิดคือ

$$\frac{Y}{X}(s) = \frac{H(s)}{1 + \beta H(s)} \quad (3.32)$$

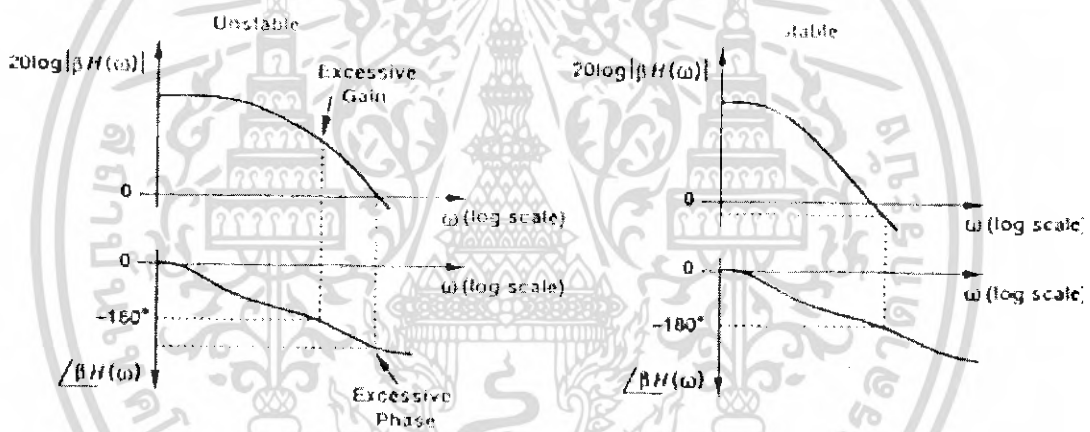
จากสมการ 3.32 ถ้าระบบมีค่า $\beta H(s = j\omega_1) = -1$ จะมีผลทำให้อัตราการขยายของระบบมีค่านันต์วงจรจะทำการขยายสัญญาณรบกวนภายในตัวมันเอง (own noise) จนเริ่มเข้าสู่การออสซิลเลต หรืออาจกล่าวได้ว่า $\beta H(j\omega_1) = -1$ จะทำให้วงจรเกิดการออสซิลเลตที่ความถี่ ω_1 รูปแบบของ $\beta H(j\omega_1) = -1$ สามารถเขียนได้อีกแบบหนึ่งคือ

$$\beta H(j\omega_1) = |\beta H(j\omega_1)| e^{\angle \beta H(j\omega_1)} \quad (3.33)$$

ดังนั้นเงื่อนไขที่ทำให้วงจรเกิดการออสซิลเลทหรือทำให้ $\beta H(j\omega_1) = -1$ มีสองเงื่อนไขคือ

1. $|\beta H(j\omega_1)| = 1$
2. $\angle \beta H(j\omega_1) = \pm 180^\circ$

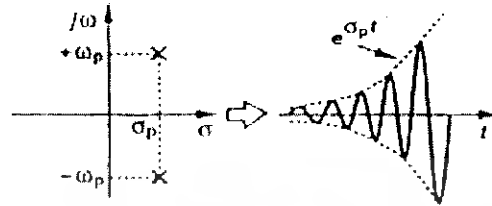
โดยถ้าทั้งสองเงื่อนไขเกิดขึ้นพร้อมกันวงจรจะเกิดการออสซิลเลท นอกจากการพิจารณาดังเงื่อนไขข้างต้นแล้วการพิจารณาว่าวงจรเกิดการออสซิลเลทหรือไม่นั้นยังสามารถพิจารณาได้จากกราฟโบดพล็อตของระบบ (Bode plot) โดยจะเป็นการนำอัตราการขยายระบบในหน่วยของเดซิเบลมาพล็อตกับความถี่ ω ต่างๆ กัน จะได้การอัตราการขยายที่ความถี่ต่างกันมีขนาดต่างกันโดยปกติเมื่อความถี่สูงขึ้นอัตราการขยายจะตกลงเนื่องจากโพลของระบบเราสนใจอัตราการขยายเมื่อตกมาที่ศูนย์เดซิเบลหรือก็คือที่ขนาดของ $|\beta H(j\omega)| = 1$ แล้วพิจารณาเฟสของระบบ โดยการพล็อตเฟสดำตำแหน่งดังกล่าวมีเฟสถึง 180° วงจรจะเกิดการออสซิลเลทแสดงดังรูปที่ 3.27



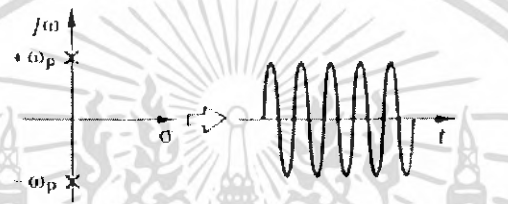
รูปที่ 3.27 โบดพล็อตระหว่างระบบที่เกิดการออสซิลเลทกับระบบที่มีเสถียรภาพ

การพิจารณาลักษณะการออสซิลเลทของวงจรพิจารณาจากตำแหน่งของโพลของระบบเปิด (closed-loop system) ในระบบเชิงซ้อน (complex plane) เราสามารถเขียนตำแหน่งของโพลในรูป $S_1 = j\omega_p + \sigma_p$ และผลต่ออิมพัลส์ของระบบอยู่ในเทอม $\exp(j\omega_p + \sigma_p)t$ ฟังก์ชันถ่ายโอนของระบบปิดถ้าค่าของ S_p ตกมาอยู่ทางฝั่งขวาของระนาบและค่าของ $\sigma_p > 0$ ระบบดังกล่าวจะเกิดการออสซิลเลทแสดงในคาบของเวลาจะเห็นว่าสัญญาณค่อยๆ เพิ่มขึ้นอย่างเอกโปเนนเชียลและท้ายสุดจะถูกจำกัดด้วยไฟเลี้ยงของวงจรแสดงดังรูปที่ 3.28 (ก) และถ้า $\sigma_p = 0$ ระบบก็จะออสซิลเลทเช่นกันแต่ช่วงสัญญาณจะถูกจำกัดแสดงดังรูปที่ 3.28 (ข) แต่ถ้าตำแหน่งของ S_p ตกมาอยู่ทางฝั่งซ้ายของระนาบในคาบของเวลาจะเห็นว่าค่าสัญญาณจะค่อยๆ ลดลงอย่างเอกโปเนนเชียลและนิ่ง

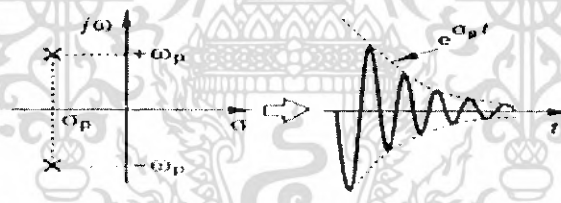
เป็นศูนย์ในที่สุดก็คือระบบจะไม่เกิดออสซิลเลทถ้าตำแหน่งของ S_p ถ้าตำแหน่งตกลงมายังฝั่งซ้าย แสดงดังรูปที่ 3.28(ค)



(ก)



(ข)



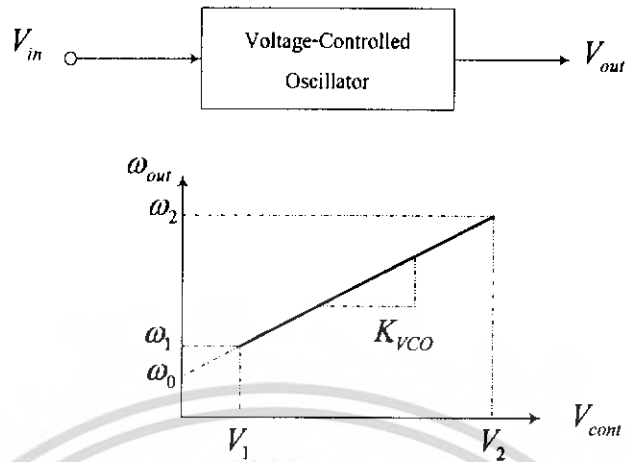
(ค)

รูปที่ 3.28 ผลของตำแหน่งโพลและรูปแบบการออสซิลเลท
 (ก) ระบบที่ไม่เสถียรภาพขนาดการออสซิลเลทเพิ่มขึ้น
 (ข) ระบบที่ไม่เสถียรภาพขนาดการออสซิลเลทคงที่
 (ค) ระบบที่มีเสถียรภาพการออสซิลเลทลดลงเป็นศูนย์

3.7.2 วงจรออสซิลเลเตอร์แบบควบคุมความถี่ด้วยแรงดันไฟฟ้า (Voltage-Control Oscillator)

การนำวงจรออสซิลเลเตอร์ไปใช้งานส่วนมากมักต้องการให้สามารถปรับจูนความถี่ได้ โดยความถี่เอาท์พุทเป็นฟังก์ชันของการควบคุมที่อินพุท โดยมากจะเป็นการควบคุมด้วยแรงดันไฟฟ้าโดยวงจรควบคุมความถี่ด้วยแรงดันไฟฟ้า ในอุดมคติความสัมพันธ์ระหว่างแรงดันอินพุทความถี่เอาท์พุทต้องเป็นเชิงเส้นดังรูปที่ 3.29

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.29 คุณสมบัติของวงจรรอสซิลเลเตอร์แบบควบคุมความถี่ด้วยแรงดันไฟฟ้า จากรูปจะได้ว่า

$$\omega_{out} = \omega_0 + K_{VCO} V_{cont} \quad (3.34)$$

โดย ω_0 คือความถี่เมื่อ $V_{cont} = 0$ และ K_{VCO} คืออัตราขยายของวงจรมีหน่วยเป็น rad/s/V และ $\omega_2 - \omega_1$ เรียกว่า “ย่านการจูน” (tuning range)

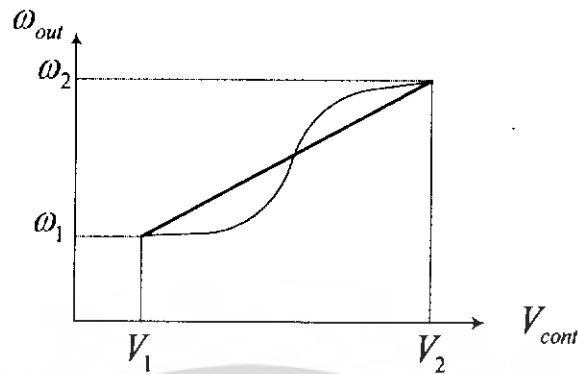
พารามิเตอร์ที่สำคัญของวงจรรอสซิลเลเตอร์ VCO : Voltage Control Oscillator

Center Frequency คือความถี่กึ่งกลางของวงจรรอสซิลเลเตอร์ของรูปที่ 3.29 คำนวณได้จากการนำเอาออสซิลเลเตอร์ไปใช้งานในงานนั้นๆ ว่าใช้งานในย่านความถี่เท่าไร ปัจจุบันวงจรรอสซิลเลเตอร์ VCO มีความถี่กึ่งกลางมากกว่า 10 GHz

Tuning Range คือย่านความถี่ที่ VCO สามารถออสซิลเลตได้จากค่าสุดถึงสูงสุดซึ่ง Tuning Range จะเป็นตัวกำหนด K_{VCO} ด้วยโดย

$$K_{VCO} = \frac{\omega_2 - \omega_1}{V_2 - V_1} \quad (3.35)$$

Tuning Linearity คือความสัมพันธ์ระหว่างแรงดันอินพุตและความถี่เอาต์พุตที่มีลักษณะเป็นเชิงเส้นหรือก็คือ K_{VCO} มีค่าคงที่ ถ้าคุณสมบัติของ VCO ไม่เป็นเชิงเส้นก็คือ K_{VCO} ไม่คงที่ซึ่งความไม่เป็นเชิงเส้นของ VCO จะมีผลต่อพฤติกรรมในการเข้าสู่ภาวะคงที่ของเฟสล็อกคัลความไม่เป็นเชิงเส้นของ VCO แสดงดังรูปที่ 3.30



รูปที่ 3.30 คุณสมบัติของวงจร VCO ที่ไม่เป็นเชิงเส้น

Output Amplitude คือขนาดแรงดันเอาต์พุตของออสซิลเลเตอร์ซึ่งขึ้นอยู่กับชนิดของ VCO และเอาต์พุตของ VCO จะแปรผันโดยตรงกับกำลังสูญเสีย และสำหรับออสซิลเลเตอร์บางชนิดขนาดของแรงดันเอาต์พุตจะแปรผันกับย่านการจูน

Power Dissipation คือกำลังไฟฟ้าที่วงจรใช้ซึ่งจะขึ้นอยู่กับความเร็วหรือความถี่โดยตรง

Supply and Common-Mode Rejection คือความสามารถในการกำจัดสัญญาณรบกวนของวงจรออสซิลเลเตอร์ซึ่งอาจเกิดจากไฟเลี้ยงของวงจรหรือแหล่งอื่นๆ โดยวงจรออสซิลเลเตอร์ที่สามารถกำจัดสัญญาณรบกวนได้ดีจะอยู่ในรูปของวงจรดิฟเฟอเรนเชียล (Differential Oscillator)

Output Signal Purity คือเอาต์พุตของ VCO ที่ออกมาต้องเป็นรูปคลื่นที่สมบูรณ์ไม่มีสัญญาณรบกวนเนื่องจากอุปกรณ์หรือไฟเลี้ยงพารามิเตอร์ที่บอกถึงผลกระทบนี้คือ Jitter และ phase noise

จากที่ได้พิจารณาการทำงาน of วงจรออสซิลเลเตอร์แบบริงมาแล้วความถี่ของวงจรจะขึ้นอยู่กับดีเลย์หรือ T_D ของวงจรแต่ละภาคโดย f_{osc} ของ N ภาค Ring Oscillator เท่ากับ $(2NT_D)^{-1}$ จะเห็นว่าเราสามารถปรับค่าความถี่ของวงจรได้จากการปรับค่าดีเลย์หรือ T_D ซึ่งการปรับอาจทำได้หลายวิธีเช่นการปรับค่าความต้านทานหรือการปรับกระแสในวงจร

ตัวอย่างวงจรที่ใช้หลักการปรับค่าความต้านทานเพื่อปรับค่า T_D วงจรแสดงดังรูปที่ 3.30 ซึ่งแสดงเพียงหนึ่งภาคเราเรียกว่า delay cell เมื่อต้องการทำเป็นออสซิลเลเตอร์ก็นำแต่ละเซลล์มาต่อกันอย่างน้อยสามภาค

การออกแบบวงจรออสซิลเลเตอร์แบบควบคุมด้วยแรงดันมีจุดมุ่งหมายสำคัญ คือ สามารถปรับความถี่ได้ด้วยแรงดันย่านกว้าง (Wide Tuning Rang) และการสวิงของสัญญาณเอาต์พุตได้สูง (Fast Voltage Swing)

3.8 วงจรหารความถี่

การประยุกต์ใช้งานเฟสล็อกคัลลูปส่วนใหญ่จะใช้ทำเป็นวงจรกำเนิคความถี่หรือคุณ
ความถี่จากอินพุตเพิ่มขึ้น N เท่าโดยใช้วงจรหารความถี่ร่วมกับเฟสล็อกคัลลูป ซึ่งในโครงการนี้ใช้ไอซี
เบอร์ MC145162 ที่สามารถโปรแกรมการหารความถี่ได้ดังนี้

- มีวงจรหารความถี่ที่โปรแกรมตั้งหารได้ตั้งแต่ 16 – 4095
- มีวงจรหารความถี่ที่โปรแกรมตั้งหารได้ตั้งแต่ 16 – 16383
- มีวงจรหารความถี่ที่โปรแกรมตั้งหารได้ตั้งแต่ 16 – 65535

นำมาประยุกต์ใช้เป็นวงจร $\div R, \div N$



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

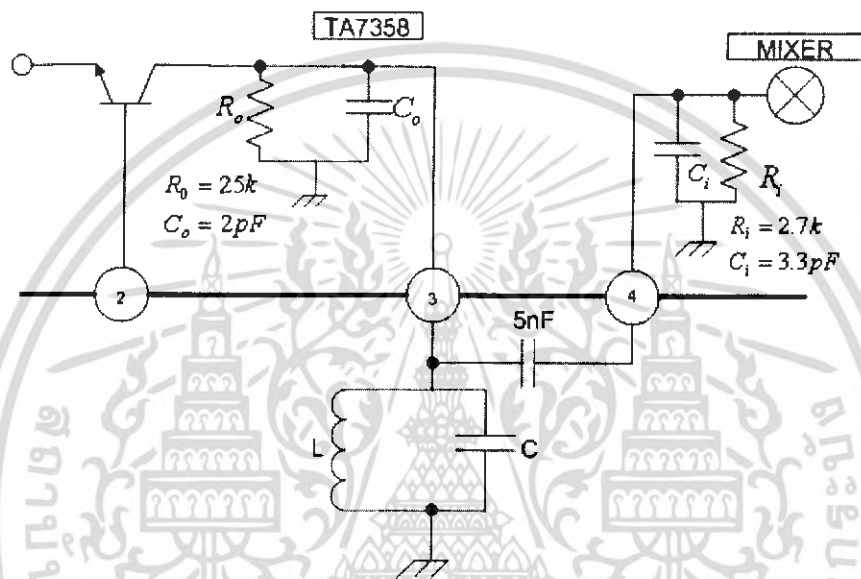
บทที่ 4

การออกแบบและผลการทดลอง

4.1 รายละเอียดการคำนวณ

4.1.1 การออกแบบส่วนของไอซีเบอร์ TA7358

ที่ขา 3 หาค่า L, C ขนาน



$$f_{in} = 2.54\text{MHz} - 2.84\text{MHz}$$

$$f_0 = \sqrt{f_{min} \cdot f_{max}} = 2.686\text{MHz}$$

กำหนดค่า $L = 47\mu\text{H}$

จาก $\omega^2 = \frac{1}{LC_T} \quad \omega = 2\pi f$

$$C_T = \frac{1}{L\omega^2} = \frac{1}{47 \times 10^{-6} \times (2\pi \times 2.686 \times 10^6)^2} = 74.7\text{pF}$$

$$C = C_T - 2\text{pF} = 72.7\text{pF}$$

จะได้ $Q_p = \omega_p R_i C_T$

$$Q_p = (2\pi \times 2.686 \times 10^6) \times (25 \times 10^3) \times (74.7 \times 10^{-12})$$

$$Q_p = 31.157$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$BW = \frac{\omega_p}{Q_p} = 535.48 \text{ kHz}$$

หลังจากการปรับแต่งวงจร โดยต่อลงแผ่นปริ๊นออกประสงค์แล้วได้ว่า(และQ ใหม่) ดังนี้

$$C = 27 \text{ pF}$$

$$Q_p = (2\pi \times 2.686 \times 10^6) \times (25 \times 10^3) \times (74.7 \times 10^{-12})$$

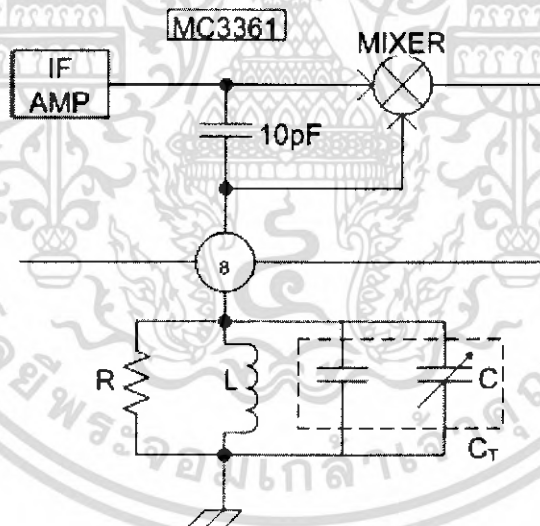
$$Q_p = 31.157$$

ด้วยค่า C นี้จะทำให้ได้ระดับสัญญาณ ผ่านไปยังขาที่ 4 สูงสุดที่ $\omega_0 = 2.686 \text{ MHz}$

$$BW = \frac{\omega_p}{Q_p} = 1.48 \text{ MHz}$$

4.1.2 การออกแบบส่วนของไอซีเบอร์ MC3361

Quadrature Detector



จากกราฟ 2.9 เลือกให้ $Q = 20$ เนื่องจากให้ความเป็นเชิงเส้นและเหมาะสมที่สุดแล้วดังนั้น (เหตุผลอีกประการหนึ่งคือตามคำแนะนำของไอซีเบอร์ NE/SA614A)

ตาม datasheet ของไอซี เบอร์ MC 3361 เลือกใช้ $R=20 \text{ k}\Omega, Q=20, \omega_p = 2\pi \times 455 \text{ kHz}$

จาก
$$\frac{\omega_p}{Q_p} = \frac{1}{RC_T}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$C_T = \frac{Q_p}{\omega_p R} = \frac{20}{(2\pi \times 455 \times 10^3)(20 \times 10^3)}$$

$$C_T = 349.79 \text{ pF}$$

เนื่องจากมี $C = 60 \text{ pF}$ ที่ปรับค่าได้ ดังนั้นจะได้ค่า C ที่นำมาต่อขนานมีค่า

$$C = 349.79 \text{ pF} - (60/2) \text{ pF}$$

$$C \approx 320 \text{ pF} \quad \text{เลือกใช้ } 330 \text{ pF}$$

4.1.3 การออกแบบส่วนของวงจร LPF

วงจรกรองความถี่ต่ำสำหรับการใช้งานเฟสล็อกถูปรับเป็นวงจรสังเคราะห์ความถี่สำหรับวงจรสังเคราะห์ความถี่ที่มีค่าความถี่สูงๆจะมีการต่อ C_2 เพิ่มขึ้น ซึ่งจะทำหน้าที่กำจัดความถี่ที่มีค่ามากกว่า τ_2 มากๆทิ้งไปโดยทั่วไปจะใช้ค่าที่ $\tau_2 \times 10^{-7}$ LPF ภายใต้เงื่อนไขนี้ จะเพิ่มการกำจัดความถี่ที่ $\omega = \frac{1}{R_2 C_2}$

F_{OUT} อยู่ในช่วงความถี่ 13.24 - 13.84 MHz

$$F_{ref} = 10 \text{ kHz} : F_{X-TAL} = 10.24 \text{ MHz}, \div R = 1024$$

$$N_{RANGE} = 1324-1384$$

$$N_{MEAN} : N = \sqrt{N_{MAX} * N_{MIN}} = 1354$$

PD Type : PFD (3 state PFD)

PD output : $\Delta V_{outPD} = 4.5 \text{ V}$

$$K_d = \Delta V_{outPD} / 4\pi = 0.358 \text{ V/Rad}$$

$$f_{VCO \min} \approx 12.954 \text{ MHz ที่แรงดัน } 0 \text{ V}$$

$$f_{VCO \max} \approx 13.911 \text{ MHz ที่แรงดัน } 5 \text{ V}$$

$$K_{VCO} \approx \frac{2\pi \Delta f_{VCO}}{\Delta V_{VCO}} \approx 1.203 \frac{\text{MRad/Sec}}{\text{V}}$$

$$\Delta \omega_{MAX} \text{ at PD} = 2\pi \left(\frac{f_{oMAX}}{N_{MIN}} - F_{ref} \right) = 2.847 \text{ kRad/Sec}$$

$$\Delta \omega_{MAX} \text{ at PD} \leq \Delta \omega_{po} \text{ at PD} < 2\pi F_{ref}$$

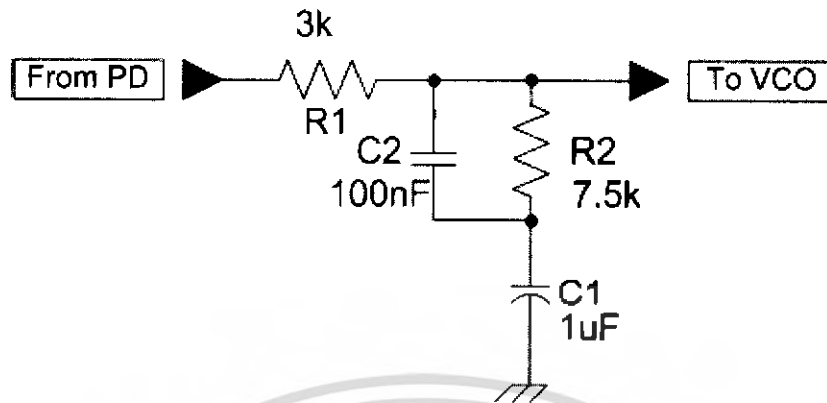
$$\text{Let } \Delta \omega_{po} \approx 3 \text{ kRad/Sec}$$

$$\text{Let Damping : } \delta \approx 1.14$$

$$\omega_n \approx \Delta \omega_{po} / (11.55(\delta + 0.5)) = 158.378 \text{ Rad/Sec}, \delta = 1.14$$

ออกแบบค่าต่างๆของอุปกรณ์ของวงจร LPF

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



$$K_d \approx 0.358 \text{ V/Rad} : K_{vco} \approx 1.203 \frac{\text{MRad/Sec}}{\text{V}}$$

$$K = K_d \cdot K_{vco} \approx 430.674 \text{ k Sec}^{-1}$$

$$F_{ref} = 10 \text{ kHz} = 62.832 \text{ kRad/Sec}$$

$$N_{T_{max}} = 1384 \quad N_{T_{min}} = 1324$$

$$\bar{N}_T = \sqrt{N_{T_{max}} \cdot N_{T_{min}}} \approx 1354$$

$$\omega_n \approx \frac{\Delta\omega_{P0}}{(11.55(\delta + 0.5))} \approx 158,378 \text{ Rad/Sec} : \delta \approx 1.14$$

Cordition	δ
Minimize Noise BW	0.5
Minimize Pullin Time	0.707
Maximize Sweep Rate	0.7-1.0
Maximize Pull Out	0.81
Minimize flicker-jitter	1.14

สำหรับ $\omega_{p2} \gg \omega_z$

$$F(s) = \frac{\omega_{p1}\omega_{p2}}{\omega_z} \cdot \frac{S + \omega_z}{(S + \omega_{p1})(S + \omega_{p2})}$$

$$\omega_{p1} = \frac{1}{\tau_1 + \tau_2} = \frac{1}{C_1(R_1 + R_2)}$$

$$\omega_z = \frac{1}{\tau_2} = \frac{1}{C_2 R_1}$$

$$\omega_{p2} = \frac{1}{R_{ap2} C_2}; R_{ap2} = R_1 // R_2$$

$$\tau_1 + \tau_2 = \frac{K}{N_T \omega_n^2} = 12.7 \text{ mSec}$$

$$\tau_2 = \frac{2\delta}{\omega_n} - \frac{\bar{N}_T}{K} = 11.3 \text{ mSec}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\tau_1 = (\tau_1 + \tau_2) - \tau_2 = 1.43 \text{ mSec}$$

เลือกใช้ $C_1 = 1 \mu\text{F}$

$$R_1 = \frac{\tau_1}{C_1} = 30.2 \text{ k}\Omega \text{ Let } R_1 = 1.5 \text{ k}\Omega$$

$$R_2 = \frac{\tau_2}{C_1} = 72.4 \text{ k}\Omega \text{ Let } R_2 = 12 \text{ k}\Omega$$

$$\omega_{p1} = \frac{1}{C_1(R_1 + R_2)} = 97.75 \text{ Rad/Sec} : \tau_2 = 11.3 \text{ mSec}$$

$$\frac{10}{\tau_2} \leq \omega_{p2} \leq 0.1\omega_{ref} \quad \text{Let } \omega_{p2} \approx 4 \text{ kRad/Sec}$$

$$R_{app2} = R_1 / R_2 = 1.33 \text{ k}\Omega : c_2 = \frac{1}{(\omega_{p2} R_{app2})} = 188 \text{ nF}$$

เลือกใช้ $C_2 = 180 \text{ nF}$

จะได้ค่าอุปกรณ์ดังนี้

$$R_1 = 1.5 \text{ k}\Omega, R_2 = 12 \text{ k}\Omega$$

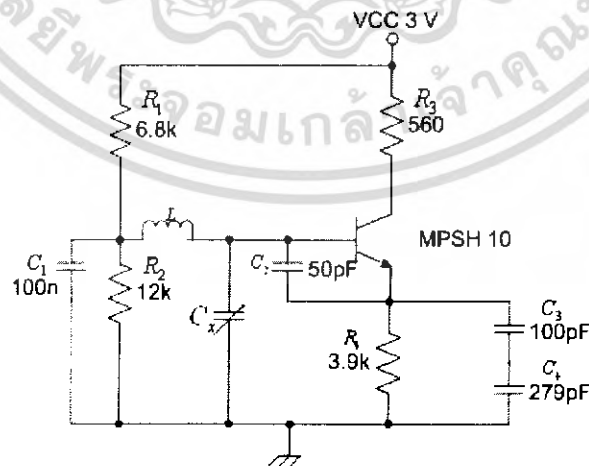
$$C_1 = 1 \mu\text{F}, C_2 = 180 \text{ nF}$$

4.1.4 การออกแบบส่วนของวงจรวจร VCO

ค่าพารามิเตอร์ของทรานซิสเตอร์เบอร์ MPSH 10 คือ

$$\beta = 60$$

$$C_{ob} = C_{b'c} = c_{jc} = 1.042 \text{ pF}, F_T = 650 \text{ MHz}$$



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จัดไบอัสของทรานซิสเตอร์โดยใช้ R_1, R_2, R_4 จะได้

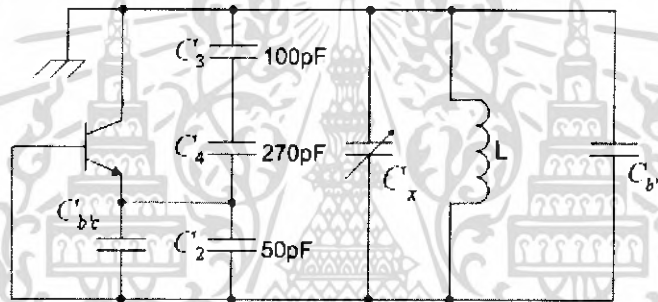
$$R_{BB} = 4.34k\Omega$$

$$V_{BB} = 1.915V$$

$$I_{CQ} = \frac{\beta(V_{BB} - |V_{BE}|)}{R_{BB} + (\beta + 1)R_E} = \frac{60(1.915 - |0.7|)}{4.34k + (61)3.9k} = 0.300mA$$

$$r_{b'e} = \frac{(26 \times 10^{-3})\beta}{I_{CQ}} = \frac{(26 \times 10^{-3})60}{0.3 \times 10^{-3}} = 5.2k\Omega$$

พิจารณาทาง AC จะได้



$$C_{b'e} = \frac{g_m}{2\pi f_T} = 2.825 pF$$

$$\omega^2 = \frac{1}{[C_x + C_{b'c} + ((100 pF // 270 pF) // (C_{b'c} + 50 pF))]L}$$

กำหนดให้ $L = 1 \mu H$, $C_2 = 50 pF$, $C_3 = 100 pF$, $C_4 = 270 pF$

$$\omega_{\min} \text{ ที่ต้องการคือ } 2\pi \times 13 MHz = 81.68 \text{ MRad/Sec}$$

$$\omega_{\max} \text{ ที่ต้องการคือ } 2\pi \times 13.7 MHz = 86.08 \text{ MRad/Sec}$$

หาค่า C_x ของ ω_{\min}

$$C_{x\min} = \frac{1}{(81.68 \times 10^6)^2 (1 \times 10^{-6})} - (1.042 \times 10^{-12}) - (30 \times 10^{-12}) = 118.846 pF$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$C_{x\max} = \frac{1}{(86.08 \times 10^6)^2 (1 \times 10^6)} - (1.042 \times 10^{-12}) - (30 \times 10^{-12}) = 103.915 \text{ pF}$$

ค่าของ C_x ที่คำนวณได้นั้นถูกแบ่งได้ดังรูป

ค่าของ MV 2111 คือ $C_{\min} \approx 45.16 \text{ pF}$ ที่ 4.5 V

$C_{\max} \approx 94.99 \text{ pF}$ ที่ 0.5 V

เลือกใช้ $C_s = 100 \text{ pF}$

ที่ ω_{\max} จะได้ $C_p = 103.915 \text{ pF} - (100 \text{ pF} // 94.99 \text{ pF}) - (15 \text{ pF} // 50 \text{ pF})$
 $C_p = 43.659 \text{ pF}$

ที่ ω_{\min} จะได้ $C_p = 118.846 \text{ pF} - (100 \text{ pF} // 45.16 \text{ pF}) - (15 \text{ pF} // 50 \text{ pF})$
 $C_p = 76.195 \text{ pF}$
 C_p อยู่ในช่วงประมาณ $43.659 \text{ pF} - 76.195 \text{ pF}$

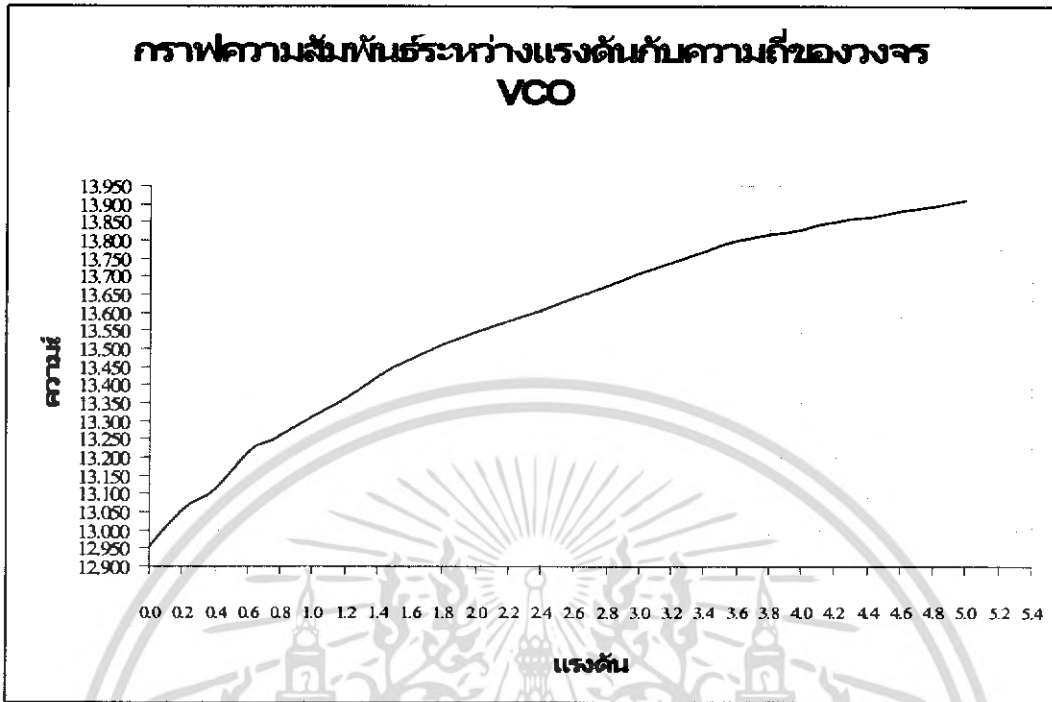
4.2 ผลการทดลอง

4.2.1 ส่วนของ VCO โดยการป้อนแรงดันผ่าน R 47 k Ω ที่ต่ออยู่กับ MV2111 ได้ผลตามตารางที่ 4.1 ซึ่งสามารถพล็อตกราฟได้ดังรูปที่ 4.1

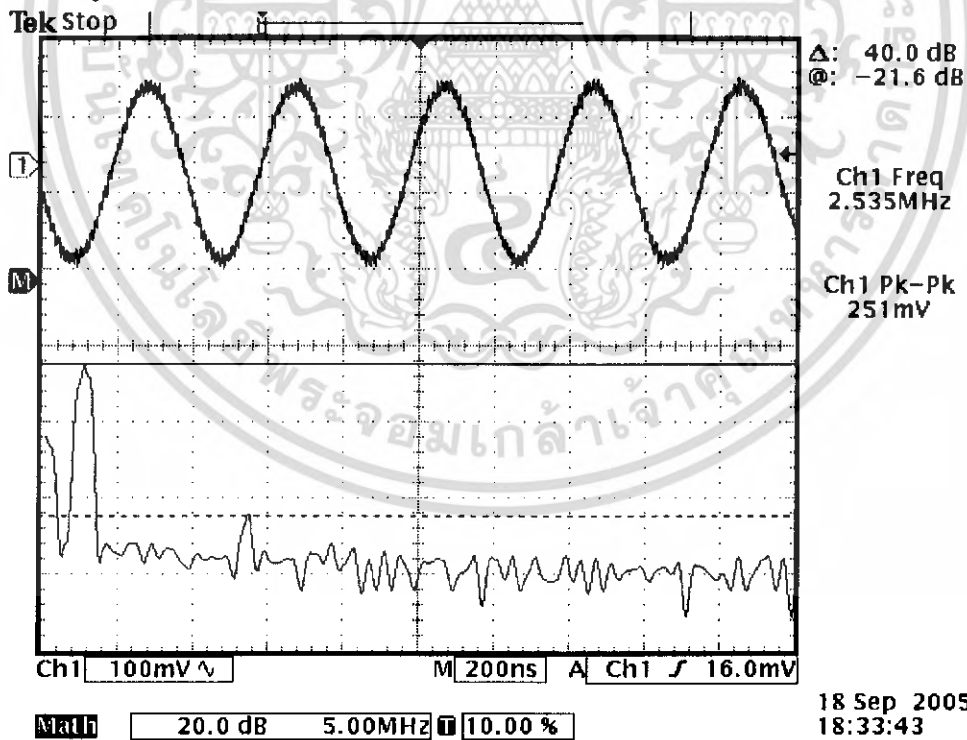
V (v)	f_{out} (MHz)	V (v)	f_{out} (MHz)
0	12.954	2.6	13.641
0.2	13.054	2.8	13.674
0.4	13.116	3	13.709
0.6	13.213	3.2	13.741
0.8	13.262	3.4	13.771
1	13.312	3.6	13.799
1.2	13.361	3.8	13.817
1.4	13.421	4	13.832
1.6	13.471	4.2	13.852
1.8	13.511	4.4	13.866
2	13.545	4.6	13.881
2.2	13.578	4.8	13.894
2.4	13.608	5	13.911

ตารางที่ 4.1 แสดงการเปลี่ยนแปลงของความถี่เอาต์พุตเมื่อแรงดันอินพุตเปลี่ยนแปลง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

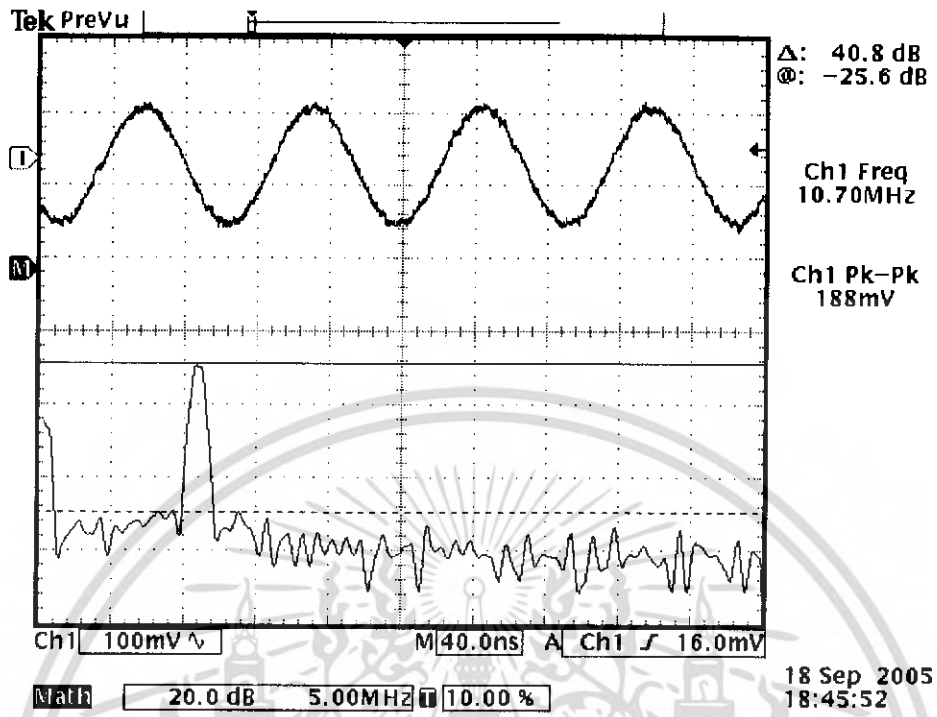


รูปที่ 4.1 กราฟแสดงความสัมพันธ์ระหว่างแรงดันกับความถี่ของวงจร VCO

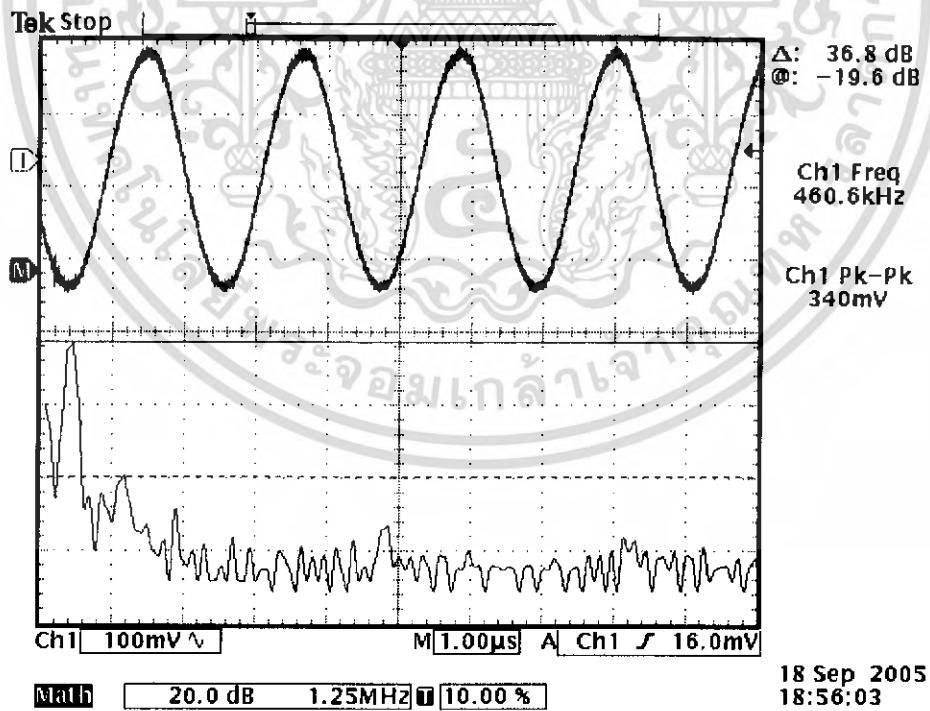


รูปที่ 4.2 แสดงสัญญาณอินพุต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



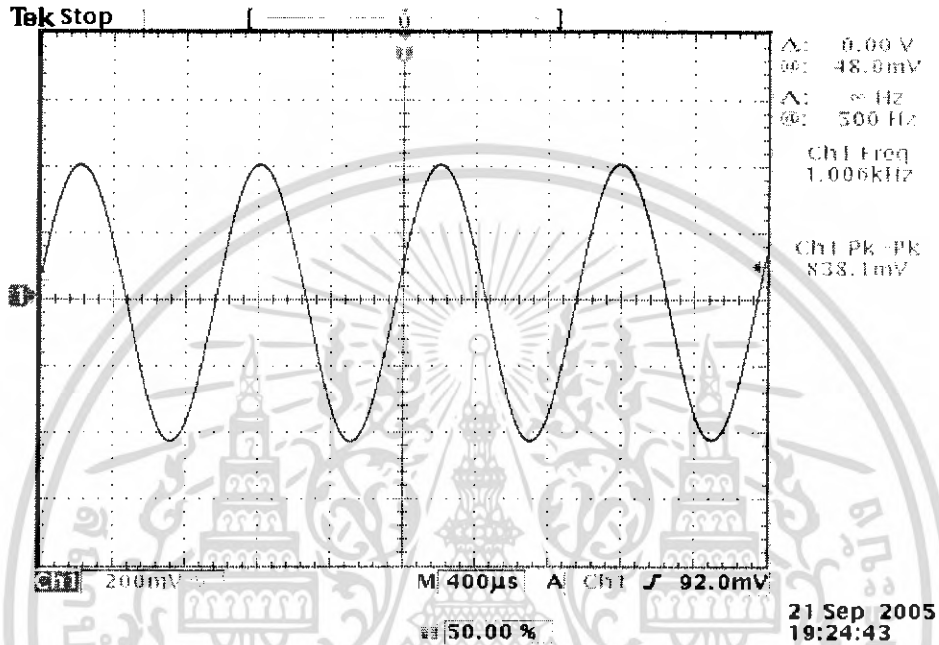
รูปที่ 4.3 แสดงสัญญาณความถี่กลางเมื่อผ่าน CERAMIC FILTER 10.7MHz



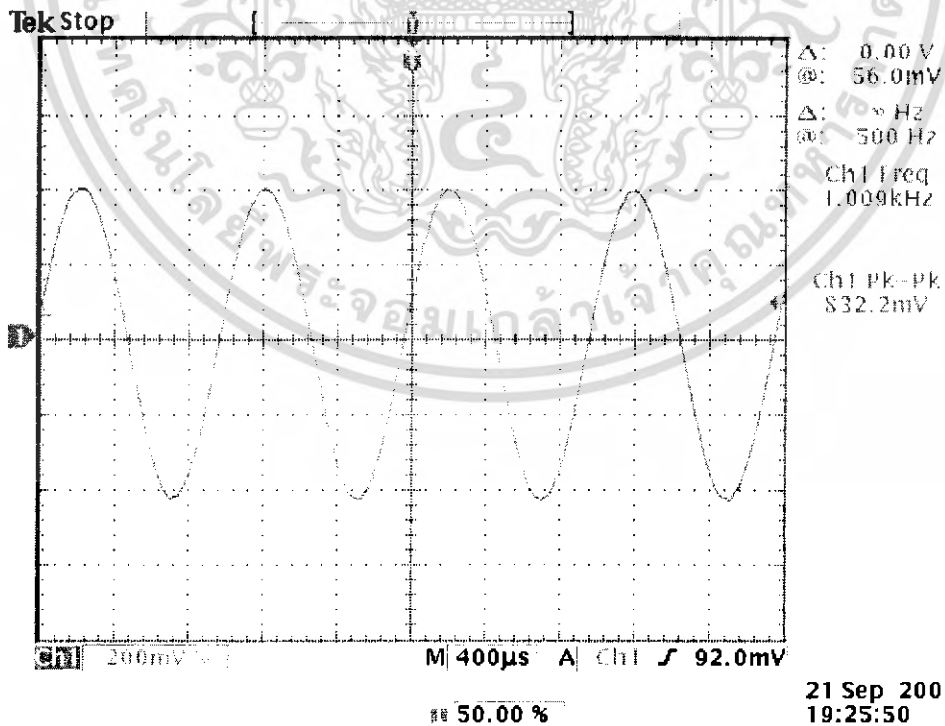
รูปที่ 4.4 แสดงสัญญาณความถี่กลางเมื่อผ่าน CERAMIC FILTER 455kHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วัดรูปสัญญาณเอาต์พุตที่วงจรกรับ ทดลองโดยการป้อนสัญญาณอินพุตจากเครื่อง FM Generator ซึ่งตั้งค่า $\Delta f = 3.5\text{kHz}$, $f_o = 1\text{kHz}$ ปรับความแรงของสัญญาณตั้งแต่ $-7\text{dB}\mu$ ถึง $99\text{dB}\mu$ วัดโดยใช้ออสซิลโลสโคป Tektronic รุ่น TDS 3012

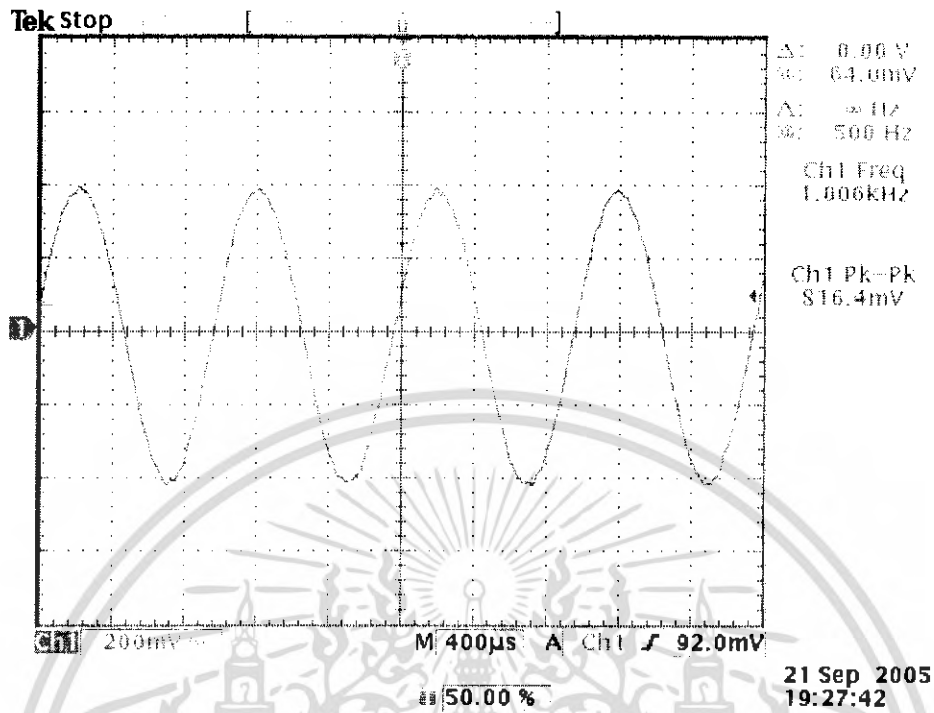


รูปที่ 4.5 แสดงสัญญาณเอาต์พุตที่ความแรงของสัญญาณอินพุต เท่ากับ $99\text{dB}\mu$

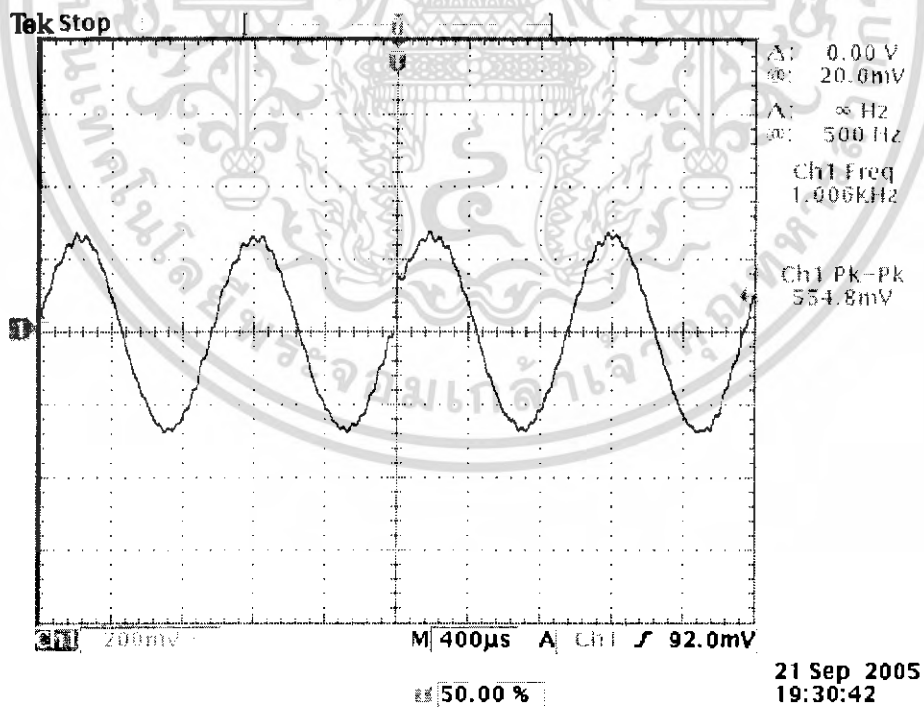


รูปที่ 4.6 แสดงสัญญาณเอาต์พุตที่ความแรงของสัญญาณอินพุต เท่ากับ $20\text{dB}\mu$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

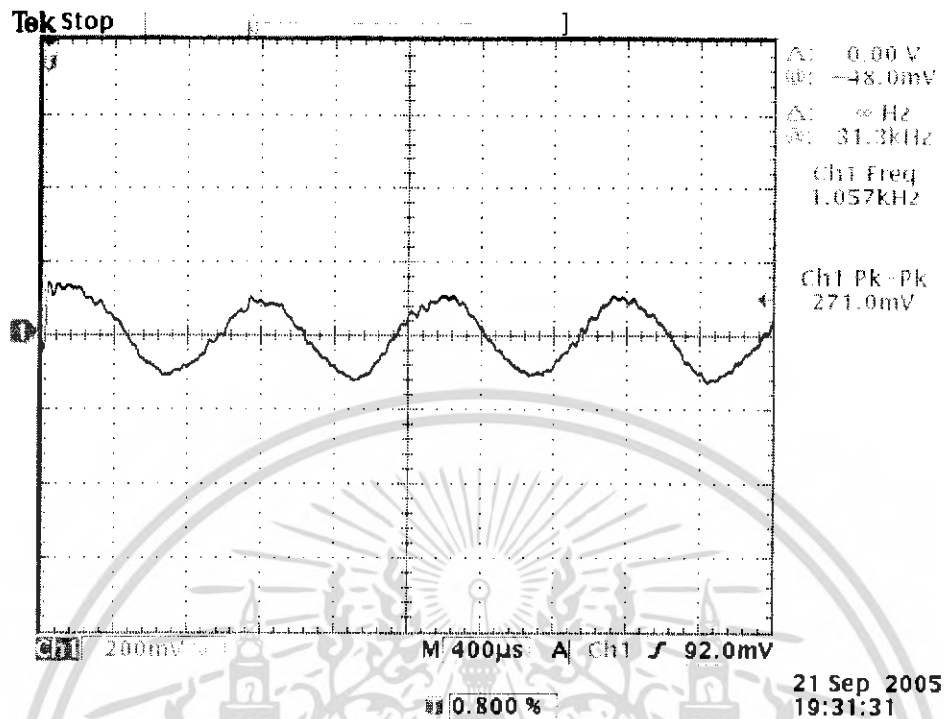


รูปที่ 4.7 แสดงสัญญาณเอาต์พุตที่ความแรงของสัญญาณอินพุต เท่ากับ $14 \text{ dB}\mu$

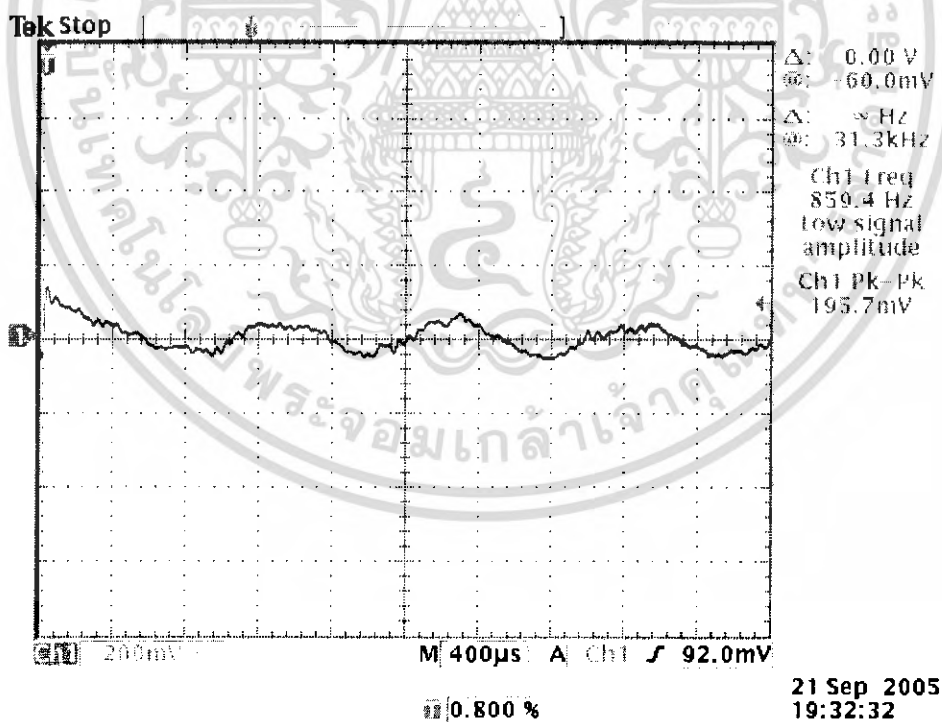


รูปที่ 4.8 แสดงสัญญาณเอาต์พุตที่ความแรงของสัญญาณอินพุต เท่ากับ $4 \text{ dB}\mu$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

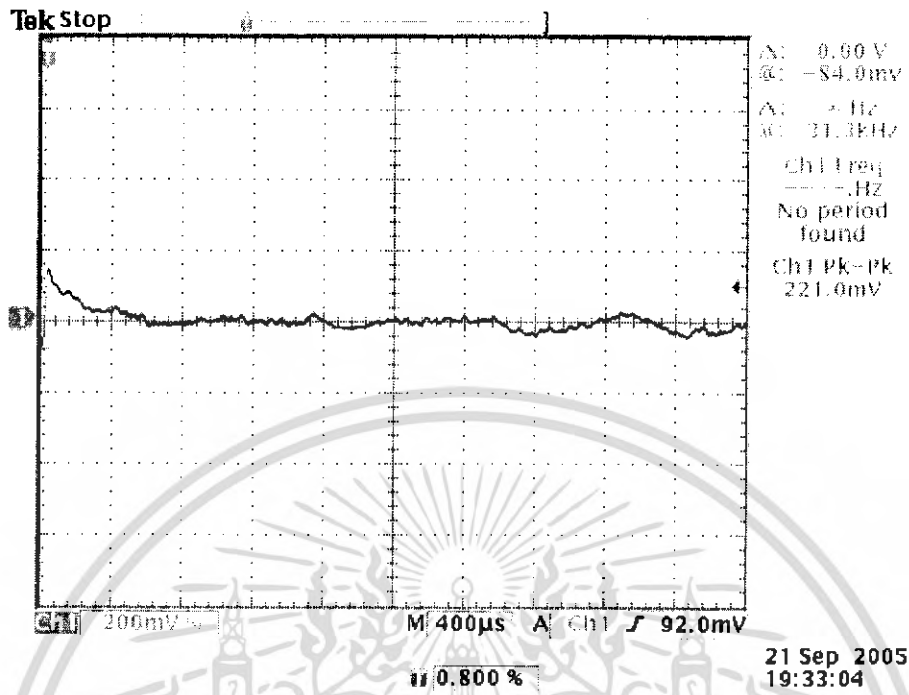


รูปที่ 4.9 แสดงสัญญาณเอาต์พุตที่ความแรงของสัญญาณอินพุต เท่ากับ 0 dBu



รูปที่ 4.10 แสดงสัญญาณเอาต์พุตที่ความแรงของสัญญาณอินพุต เท่ากับ -3 dBu

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



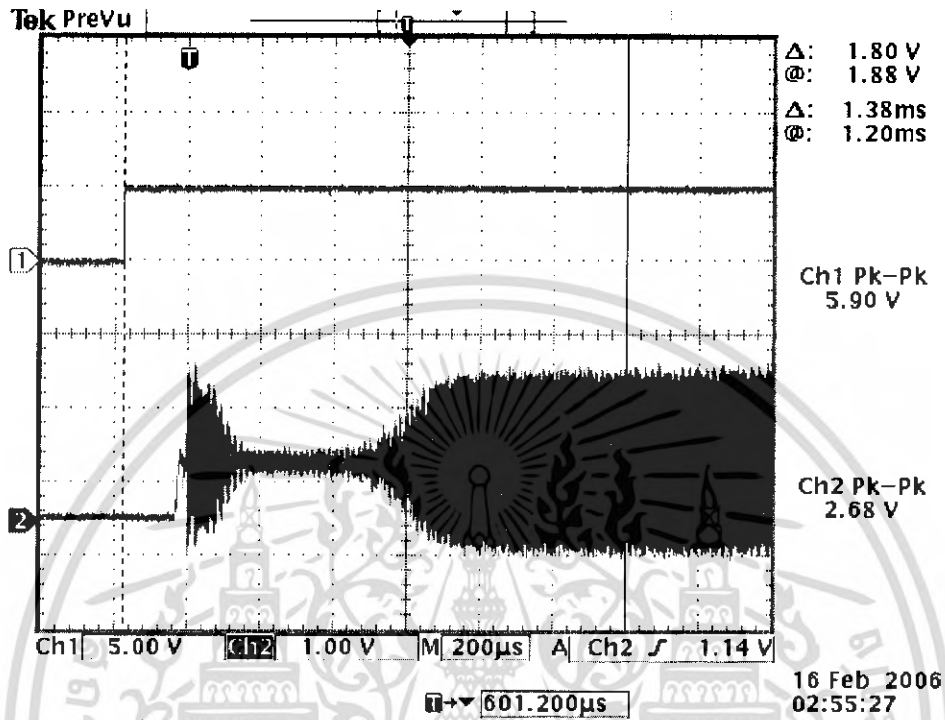
รูปที่ 4.11 แสดงสัญญาณเอาต์พุตที่ความแรงของสัญญาณอินพุต เท่ากับ $-7dB\mu$

4.3 ทดลองส่งและรับข้อมูลที่อัตราบอดต่างๆ ข้อมูลที่ใช้ทดลองส่งคือ 01010101B หรือ AAH ทำการส่งและรับ 10 ครั้ง ข้อมูลที่รับได้แสดงตารางที่ 4.3

อัตราบอด (บิต/วินาที)	ครั้งที่1	ครั้งที่2	ครั้งที่3	ครั้งที่4	ครั้งที่5	ครั้งที่6	ครั้งที่7	ครั้งที่8	ครั้งที่9	ครั้งที่10
600	AA	AA	AA	AA	AA	AA	AA	AA	AA	AA
800	AA	AA	AA	AA	AA	AA	AA	AA	AA	AA
1000	AA	AA	AA	AA	AA	AA	AA	AA	AA	AA
1200	AA	AA	AA	AA	AA	AA	AA	AA	AA	AA
1500	FD	AA	7C	53	26	BF	3D	02	0C	CC

ตารางที่ 4.2 แสดงผลของการรับข้อมูลที่อัตราบอดต่างๆ

4.4 ส่วนภาคส่ง(Transmitter)รูปสัญญาณ Start up time ของออสซิลเลเตอร์ในภาคส่งแสดงดังรูป



รูปที่ 4.12 แสดงภาพที่วัดเวลาขณะ Start Up ของวงจรออสซิลเลเตอร์

4.4.1 ความแรงของเครื่องส่งได้ในแต่ละช่อง

Frequency(MHz)	dBm
2.54	13
2.58	13
2.62	13
2.66	13
2.70	13
2.74	14
2.78	14
2.82	14

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.4.2 ความไวของเครื่องรับได้ในแต่ละช่อง

Frequency(MHz)	dB μ
2.54	-3
2.58	1
2.62	-2
2.66	-3
2.70	-2
2.74	-2
2.78	0
2.82	0

โดยรวม Sensitivity ประมาณ 1 dBu

4.5 ระยะทางที่สามารถส่งและรับข้อมูลได้

โครงการนี้ต้องส่งข้อมูลข่าวสารในไฟทั้งสามเฟส จึงได้ติดตั้งตัวแม่และทดลองส่งข้อมูลข่าวสารในห้อง อาจารย์ประจำภาคร สุวรรณะ เนื่องจากว่ามีจุดที่สามารถ มอดูเลตข้อมูลได้ ผลการทดลอง คือ

ใช้อัตราบอดเท่ากับ 600 บิต/วินาที

- ติดตั้งตัวลูกที่ห้อง B409/A สามารถรับข้อมูลได้ถูกต้อง
- ติดตั้งตัวลูกที่ห้อง B408 สามารถรับข้อมูลได้ถูกต้อง
- ติดตั้งตัวลูกที่ห้อง B410 สามารถรับข้อมูลได้ถูกต้อง
- ติดตั้งตัวลูกที่ห้องครวข้างห้อง B309 สามารถรับข้อมูลได้ถูกต้อง

ใช้อัตราบอดเท่ากับ 800 บิต/วินาที

- ติดตั้งตัวลูกที่ห้อง B409/A สามารถรับข้อมูลได้ถูกต้อง
- ติดตั้งตัวลูกที่ห้อง B408 สามารถรับข้อมูลได้ถูกต้อง
- ติดตั้งตัวลูกที่ห้อง B410 สามารถรับข้อมูลได้ถูกต้อง
- ติดตั้งตัวลูกที่ห้องครวข้างห้อง B309 สามารถรับข้อมูลได้ถูกต้อง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ใช้อัตราบอดเท่ากับ 1000 บิต/วินาที

- ติดตั้งตัวลูกที่ห้อง B409/A สามารถรับข้อมูลได้ถูกต้อง
- ติดตั้งตัวลูกที่ห้อง B408 สามารถรับข้อมูลได้ถูกต้อง
- ติดตั้งตัวลูกที่ห้อง B410 สามารถรับข้อมูลได้ถูกต้อง
- ติดตั้งตัวลูกที่ห้องครัวข้างห้อง B309 สามารถรับข้อมูลได้ถูกต้อง

ใช้อัตราบอดเท่ากับ 1200 บิต/วินาที

- ติดตั้งตัวลูกที่ห้อง B409/A สามารถรับข้อมูลได้ถูกต้อง
- ติดตั้งตัวลูกที่ห้อง B408 สามารถรับข้อมูลได้ถูกต้อง
- ติดตั้งตัวลูกที่ห้อง B410 สามารถรับข้อมูลได้ถูกต้อง
- ติดตั้งตัวลูกที่ห้องครัวข้างห้อง B309 สามารถรับข้อมูลได้ถูกต้อง

4.6 ส่วนของการตั้งช่องสัญญาณในภาครับและภาคส่ง

ตารางแสดงค่า $\div N$ ทุกค่าที่ส่วนของเฟสล็อกสามารถทำได้

f (MHz)	BW	Divlдер N			
	40kHz	Rx		Tx	
	Ch	0000 0101		0000 0101	
2.54	1	1324	0010 1100	1352	0100 1000
2.58	2	1328	0011 0000	1356	0100 1100
2.62	3	1332	0011 0100	1360	0101 0000
2.66	4	1336	0011 1000	1364	0101 0100
2.70	5	1340	0011 1100	1368	0101 1000
2.74	6	1344	0100 0000	1372	0101 1100
2.78	7	1348	0100 0100	1376	0110 0000
2.82	8	1352	0100 1000	1380	0110 0100

ตารางที่ 4.3 แสดงการตั้งความถี่ด้วยการตั้งค่า $\div N$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางแสดงค่า $\div N$ ของช่องที่ใช้งานทั้งหมด 8 ช่อง ในภาคส่ง โดย $f_{REF} = 10kHz$

ช่องสัญญาณ	+N	f out (MHz)
1	1352	13.52
2	1356	13.56
3	1360	13.60
4	1364	13.64
5	1368	13.68
6	1372	13.72
7	1376	13.76
8	1380	13.80

ตารางที่ 4.4 แสดงการตั้งความถี่ที่ใช้งานภาคส่ง

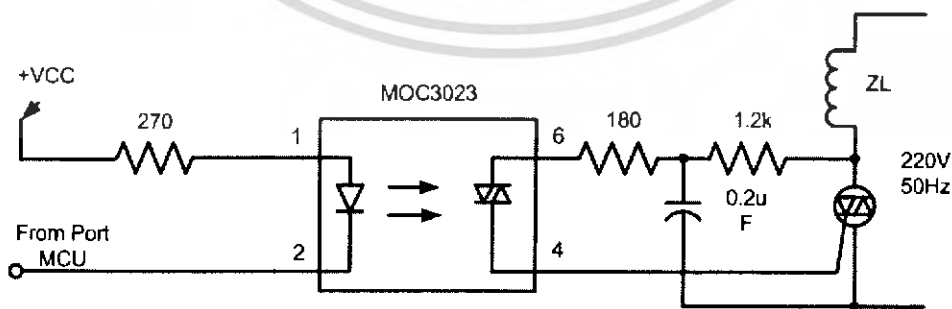
ตารางแสดงค่า $\div N$ ของช่องที่ใช้งานทั้งหมด 8 ช่อง ในภาครับ โดย $f_{REF} = 10kHz$

ช่องสัญญาณ	+N	f out (MHz)
1	1324	13.24
2	1328	13.28
3	1332	13.32
4	1336	13.36
5	1340	13.40
6	1344	13.44
7	1348	13.48
8	1352	13.52

ตารางที่ 4.5 แสดงการตั้งความถี่ที่ใช้งานภาครับ

4.7 วงจรขับโหลด

ใช้ตาม Application Note ของ MOC 3023 วงจรและค่าอุปกรณ์ดังรูปที่



รูปที่ 4.13 วงจร Drive Load

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

สรุปผลการทดลอง

ส่วนภาครับ ครั้งแรกได้ออกแบบความถี่กลางไว้ในช่วงเท่ากับ 5.1 – 5.4 MHz ใช้ความถี่โลกอลออสซิสเตอร์ที่ 2.56 MHz และความถี่ข้อมูลข่าวสารในช่วง 2.54 – 2.84 MHz นำไปทดลองปรากฏว่า เมื่อผ่าน MIXER 1 กับ BPF มีความถี่ฮาร์โมนิกที่สองของโลกอลออสซิสเตอร์ซึ่งตรงกับความถี่ที่เราใช้งาน ทำให้การรับข้อมูลอาจจะผิดพลาด จึงได้ออกแบบใหม่ โดยใช้ความถี่กลาง (f_{F_1}) เป็น 10.7 MHz ความถี่โลกอลออสซิสเตอร์มีช่วงอยู่ที่ 13.24 – 13.54 MHz และความถี่ข้อมูลข่าวสารในช่วง 2.54 – 2.84 MHz ความถี่ อิมเมจ มีค่า 23.94-24.24 MHz จะไกลจากความถี่กลางมาก ทำให้เมื่อ BPF (ceramic filter: 10.7 MHz) แล้ว อิมเมจ จะไม่สามารถผ่านได้ ในการต่อวงจรทดลองใช้ต่อบนแผ่นปริ้นท์เนกประสงค์ เพื่อลดค่าของคาปาซิเตอร์ (Parasitic) ในโพธาบอร์ดได้ แล้วเมื่อนำมาออกแบบลายวงจรค่าของอุปกรณ์ ในวงจรจะไม่เปลี่ยนแปลงมากนัก เมื่อประกอบวงจรเสร็จได้ทำการทดสอบ โดยการป้อนสัญญาณอินพุตที่ความแรงเท่ากับ $-7\text{dB}\mu - 99\text{dB}\mu$ ด้วยเครื่อง FM Generator แทนการรับสัญญาณจาก AC Line ผลที่ได้จากการทดสอบคือเครื่องรับสามารถรับสัญญาณได้ที่ความแรงของสัญญาณอินพุตประมาณ $7\text{dB}\mu$ โดยผ่านชุดคัปปลิ่งแล้ว ซึ่งมีรูปสัญญาณแสดงในผลการทดลองแล้ว ในส่วนของภาคส่งจะต้องส่งข้อมูลในช่องเดียวกันกับภาครับ (Receiver) ดังนั้นจึงได้นำสัญญาณจาก โลกอลออสซิสเตอร์ I (LC1) ซึ่งมีความถี่ 13.24 – 13.54 MHz ไปมิกเซอร์กับโลกอลออสซิสเตอร์ของภาคส่งซึ่งมีความถี่ 10.700 MHz ก็จะได้ความถี่ผลต่างตรงกับช่องความถี่เดียวกับภาครับ (เมื่อผ่านวงจรกรองความถี่ต่ำ) คือ 2.54 – 2.84 MHz จากนั้นนำสัญญาณนี้ไปผ่านวงจรขยาย ซึ่งมีอัตราขยายอยู่ที่ ประมาณ 14 dBm เมื่อสัญญาณถูกขยายแล้วมีความแรงดังตารางในผลการทดลอง 4.4.5 สัญญาณข้อมูลกับ โลกอลออสซิสเตอร์ของภาคส่งโดยใช้วารีแคปโดโอบเบอร์ MV 2109 ซึ่งมีการเปลี่ยนแปลงค่าของประจุไฟฟ้าได้มากที่สุดเท่าที่สามารถหาได้ในขณะนี้ ซึ่งสัญญาณ FSK ที่นำมาทดสอบนั้นมาจาก FSK GEN ซึ่งมีความถี่ f_{SPACE} เท่ากับ 2200 Hz และความถี่ $f_{\text{MARK}} = 1200\text{ Hz}$ ใช้อัตราบอดได้สูงสุดเท่ากับ 1200 บิต/วินาที และมีแบนวิดธ์เท่ากับ 4.4 kHz

ปัญหาและอุปสรรค

1. ในการทำวงจรด้าน RF นี้ ต้องมีประสบการณ์ในการต่อวงจรมาพอสมควร เนื่องจากถ้าวางอุปกรณ์ไม่ดี หรือส่วนของกราวด์ไม่ดี ก็จะมีผลต่อความถี่ที่เอาท์พุท ซึ่งทางคณะผู้จัดทำเพิ่งเริ่มทำงานในงานด้าน RF จึงต้องใช้เวลาในการศึกษามากพอสมควร
2. การออกแบบวงจร VCO ระหว่างการคำนวณและการปฏิบัติจริงมีความคลาดเคลื่อนเล็กน้อย การแก้คือการตั้งค่าเพื่อไว้
3. การคำนวณค่าอุปกรณ์ที่ใช้ในวงจรบางค่า ไม่มีขายในท้องตลาด ต้องใช้ค่าใกล้เคียงทำให้ต้องมีการปรับค่าอุปกรณ์บางตัว ในวงจรเพื่อให้วงจรทำงานได้ถูกต้อง
4. ไม่สามารถระบุอิมพีแดนซ์ของสายไฟว่ามีค่าเท่ากับเท่าไร เนื่องจากการเดินทางไฟในแต่ละที่ที่ไม่เหมือนกัน ทำให้อิมพีแดนซ์ในแต่ละที่ไม่เท่ากัน ผลคือ POWER ในการส่งไม่กันในแต่ละจุด
5. อุปกรณ์ที่ใช้กำเนิดความถี่ 10.700 MHz ในออสซิลเลเตอร์ภาคส่งนั้นเป็นเซรามิกเรโซแนนซ์ ซึ่งไวต่ออุณหภูมิภายนอกมาก สังเกตได้โดยนำมือ หัวแร้ง หรือที่เป่าลมร้อน มาอยู่ใกล้ๆ จะทำให้ความถี่เปลี่ยนแปลงดังนั้นจึงเปลี่ยนมาใช้ คริสตอล 11.000 MHz แล้ว PULL ความถี่ลงมาอยู่ที่ 10.980 MHz แทนเนื่องจากไม่ไวต่ออุณหภูมิภายนอก แต่ต้องเปลี่ยนความถี่ของโลคอลออสซิลเลเตอร์ ให้ผลิตความถี่เพิ่มขึ้นไปอีก 280 kHz