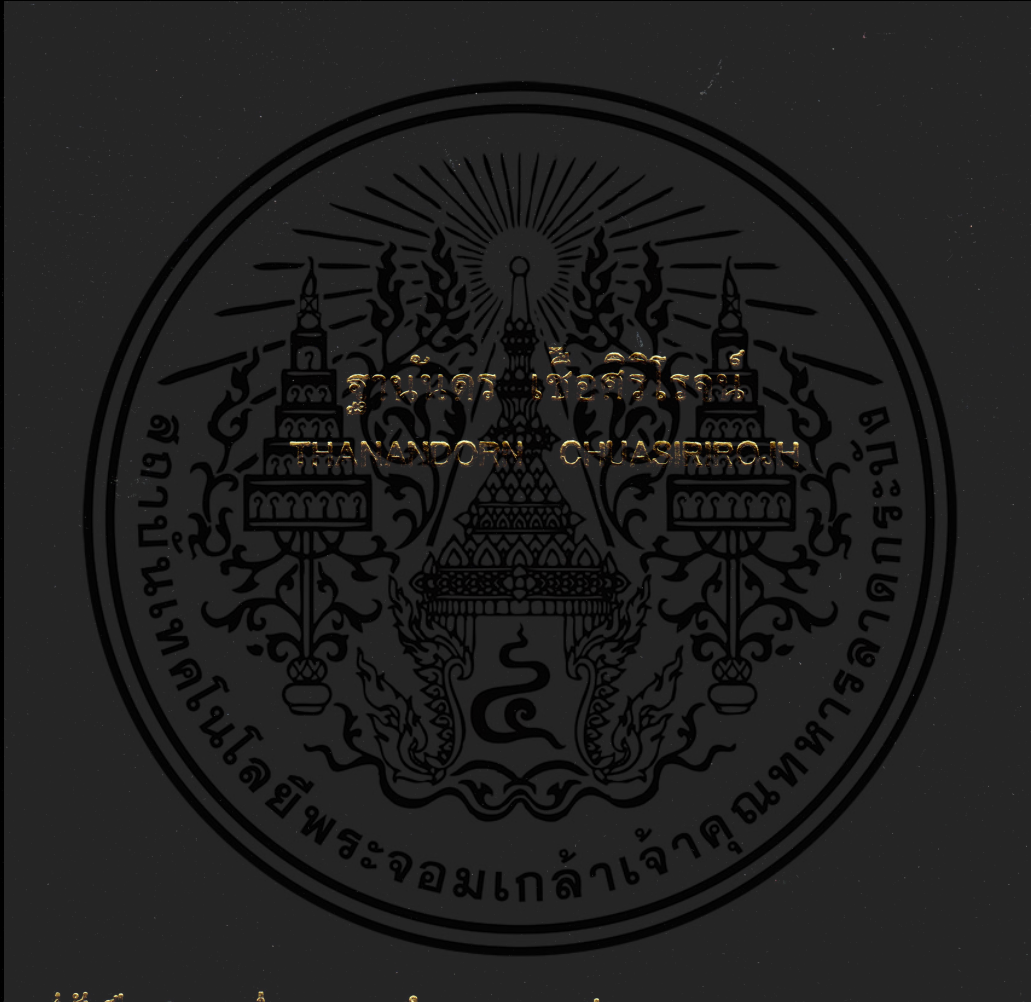


วงจรรองความถี่หลายหน้าที่รูปแบบกระแสปรับค่าได้แบบ LOG-DOMAIN

TUNABLE CURRENT-MODE LOG-DOMAIN UNIVERSAL FILTER



วิทยานิพนธ์นี้เป็นส่วนหนึ่งของงานศึกษาตามหลักสูตรปริญญาวิทยาศาสตรมหาบัณฑิต

สาขาวิชาวิศวกรรมโทรคมนาคม

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. 2556

KMITL-2013-EN-M-010-090

วงจรรองความถี่หลายหน้าที่รูปแบบกระแสปรับค่าได้แบบ LOG-DOMAIN  
TUNABLE CURRENT-MODE LOG-DOMAIN UNIVERSAL FILTER



วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต  
สาขาวิชาวิศวกรรมโทรคมนาคม  
คณะวิศวกรรมศาสตร์  
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง  
พ.ศ.2556  
KMITL-2013-EN-M-010-090

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# TUNABLE CURRENT-MODE LOG-DOMAIN UNIVERSAL FILTER



A THESIS SUBMITTED IN PARTIAL FULFILLMENT  
OF THE REQUIREMENTS FOR THE DEGREE OF  
MASTER OF ENGINEERING IN TELECOMMUNICATIONS ENGINEERING  
FACULTY OF ENGINEERING  
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG  
2013  
KMITL-2013-EN-M-010-090

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

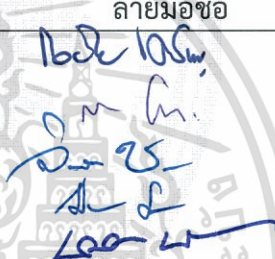


COPYRIGHT 2013  
FACULTY OF ENGINEERING  
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คณะวิศวกรรมศาสตร์  
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง  
ใบรับรองวิทยานิพนธ์

หัวข้อวิทยานิพนธ์    วงจรกรองความถี่หลายหน้าที่รูปแบบกระแสปรับค่าได้แบบ Log-domain  
Thesis Title        Tunable Current-mode Log-domain Universal Filter  
นักศึกษา                นายฐานันดร เชื้อศิริโรจน์  
รหัสประจำตัว        53611304  
ปริญญา                วิศวกรรมศาสตรมหาบัณฑิต  
สาขาวิชา            วิศวกรรมโทรคมนาคม  
อาจารย์ที่ปรึกษาวิทยานิพนธ์    รศ.ดร.พิพัฒน์ พรหมมี  
หมายเลขวิทยานิพนธ์        KMITL-2013-EN-M-010-090

คณะกรรมการสอบวิทยานิพนธ์		ลายมือชื่อ
รศ.ดร.กอบชัย	เดชหาญ	
รศ.สมยศ	จุนณะปิยะ	
รศ.ดร.จิระศักดิ์	ชาญวุฒิธรรม	
ดร.มนตรี	คำเงิน	
รศ.ดร.พิพัฒน์	พรหมมี	

วัน / เดือน / ปี ที่สอบ    วันพฤหัสบดีที่ 23 พฤษภาคม พ.ศ. 2556 เวลา 14.30-16.00 น.  
สถานที่สอบ    ณ อาคาร A ชั้น 5 ห้องประชุม 3

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง  
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

คณะวิศวกรรมศาสตร์ รับรองแล้ว



(ศาสตราจารย์ ดร.สุชัชวีร์ สุวรรณสวัสดิ์)

คณบดี คณะวิศวกรรมศาสตร์

วันที่ 23 พฤษภาคม พ.ศ. 2556

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อวิทยานิพนธ์	วงจรรองความถี่หลายหน้าที่รูปแบบกระแสปรับค่าได้แบบ Log-domain
นักศึกษา	นายฐานันดร เชื้อศิริโรจน์
รหัสประจำตัว	53611304
ปริญญา	วิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชา	วิศวกรรมโทรคมนาคม
พ.ศ.	2556
อาจารย์ที่ปรึกษาวิทยานิพนธ์	รศ.ดร.พิพัฒน์ พรหมมี

### บทคัดย่อ

วิทยานิพนธ์ฉบับนี้นำเสนอ การออกแบบวงจรรองความถี่หลายหน้าที่โหมดกระแส โดยใช้หลักการกรองสัญญาณของ Log-domain วงจรนี้ถูกสร้างขึ้นจากสมการอนุพันธ์อันดับหนึ่ง เพื่อพิจารณาเป็นโครงสร้างลูบที่ประกอบด้วยอินทิเกรเตอร์ชนิดไม่สูญเสีย 2 ตัว ที่ถูกประยุกต์ขึ้นจากอินทิเกรเตอร์แบบสูญเสีย โดยที่ตัวกรองสัญญาณที่กล่าวถึงนี้ประกอบด้วยตัวเก็บประจุที่ต่อลงกราวด์ 2 ตัว และทรานซิสเตอร์ 16 ตัว ผลตอบสนองทางด้านความถี่สามารถควบคุมได้โดยการปรับกระแสไบอัส ส่วนตัวประกอบคุณภาพ สามารถปรับค่าได้อย่างอิสระโดยปรับกระแสที่วงจรมายาย ทำงานได้ดีในย่านความถี่สูง การจำลองการทำงาน ใช้แบบจำลองของ BJT ไฟเลี้ยง 2.5V โดยมีผลตอบสนองทางความถี่กว้างและสามารถปรับค่าตอบสนองทางความถี่โดยการเพิ่มกระแสได้มากกว่า 5 ดีเคด

<b>Thesis</b>	Tunable Current-mode Log-domain Universal Filter
<b>Student</b>	Mr. Thanandorn Chuasirojh
<b>Student ID</b>	53611304
<b>Degree</b>	Master of Engineering
<b>Program</b>	Telecommunications Engineering
<b>Year</b>	2013
<b>Thesis Advisor</b>	Assoc.Prof.Dr.Pipat Prommee

## ABSTRACT

This thesis describes the design of a current-mode universal filter based on log-domain filtering concept. The circuit is a direct realization of a first-order differential equation for obtaining the two integrators loop structure. Lossless integrators are realized by log-domain lossy integrators. The proposed filter comprises only two grounded capacitors and sixteen transistors. Frequency response of the proposed filter can be instantaneously controlled over a very wide frequency range by controlling current. Quality factor is independently controlled by another current. It can be seen that the proposed circuit suites for high-frequency applications. A validated BJT model that used in simulation is operated by a single power supply as low as 2.5V. The wide-range frequency response is controlled over five decades of current controlled.

## กิตติกรรมประกาศ

วิทยานิพนธ์นี้สำเร็จลุล่วงได้ ผู้เขียนขอกราบขอบพระคุณอาจารย์ บุคคลและองค์กรที่มีรายชื่อดังนี้

พ่อและแม่ ผู้อบรมเลี้ยงดู ให้การศึกษา สนับสนุน และเป็นตัวอย่างที่ดีต่อผู้เขียนเสมอมา  
ขอขอบพระคุณอาจารย์ที่ปรึกษา รศ.ดร.พิพัฒน์ พรหมมี ที่ให้ความช่วยเหลือ ให้คำแนะนำ ช่วยแก้ปัญหา ตลอดจนให้ความรู้และประสบการณ์ที่ดีแก่ข้าพเจ้าตลอดมา ทั้งที่ผู้เขียนได้มีเวลาที่แยะและดี ทั้งทำผิดและถูก แต่อาจารย์ที่ปรึกษาก็ยังคงคอยช่วยข้าพเจ้าอยู่เสมอมา

ขอขอบพระคุณ ดร.มนตรี สมตุลยณก ที่ได้กรุณาให้คำแนะนำตลอดจนข้อชี้แนะ ในจุดที่มีปัญหาบางอย่าง จนทำให้เข้าใจและแก้ไขปัญหานั้น

ขอขอบพระคุณ ผศ.ดร.กฤษณ์ อ่างแก้ว ที่ได้กรุณาให้คำแนะนำ และตัวอย่างในวิทยานิพนธ์เล่มนี้ ให้เป็นแนวทางในการทดลอง และเขียนวิทยานิพนธ์เล่มนี้อีกด้วย

ขอขอบคุณเพื่อนๆ พี่ๆ น้องๆ ทุกคนที่เป็นกำลังใจด้วยดีเสมอมา

สุดท้ายต้องขอขอบคุณ สำหรับคุณงามความดีอันใดที่เกิดจากวิทยานิพนธ์ฉบับนี้ ข้าพเจ้าขอมอบให้กับบิดามารดา ซึ่งเป็นที่รักและเคารพยิ่ง ตลอดจนครูอาจารย์ที่เคารพทุกท่านที่ได้ประสิทธิ์ประสาทวิชาความรู้และถ่านทอดประสบการณ์ที่ดีให้แก่ข้าพเจ้า ประโยชน์อันใดที่เกิดจากวิทยานิพนธ์นี้เป็นผลมาจากความกรุณาของทุกท่านดังกล่าวข้างต้น

นายฐานันดร เชื้อศิริโรจน์

# สารบัญ

	หน้า
บทคัดย่อภาษาไทย.....	I
บทคัดย่อภาษาอังกฤษ.....	II
กิตติกรรมประกาศ.....	III
สารบัญ.....	IV
สารบัญตาราง.....	VI
สารบัญรูป.....	VII
บทที่ 1 บทนำ	
1.1 ความเป็นมาและความสำคัญของปัญหา.....	1
1.2 ความมุ่งหมายและวัตถุประสงค์ของการทำวิจัย.....	1
1.3 สมมุติฐานของการศึกษาและวิจัย.....	1
1.4 ขอบเขตและขั้นตอนการศึกษาวิจัย.....	2
1.5 รายละเอียดในวิทยานิพนธ์.....	2
บทที่ 2 ทฤษฎีที่เกี่ยวข้อง	
2.1 บทนำ.....	3
2.1.1 ข้อเปรียบเทียบระหว่างวงจรรวมกับวงจรถิคริต.....	4
2.1.2 โครงสร้างของโปโพลาร์ทรานซิสเตอร์.....	4
2.2 ทฤษฎีทรานสลิเนียร์.....	9
2.3 หลักการและพัฒนาการของ Log-domain .....	12
2.3.1 ตัวกรองความถี่ต่ำผ่านอันดับที่หนึ่งแบบ Log-domain.....	12
2.3.2 การพัฒนาการและวิธีการ.....	16
2.3.3 การประมวลผลสัญญาณแบบไม่เป็นเชิงเส้นใน Log-domain.....	17
2.4 การวิเคราะห์ Log-domain เซล.....	18
บทที่ 3 ทฤษฎีวงจรถัวกรองความถี่และงานวิจัยที่เกี่ยวข้อง	
3.1 วงจรถัวกรองความถี่.....	21
3.1.1 ตัวกรองความถี่ต่ำผ่าน.....	23
3.2 สมการการส่งผ่าน.....	26
3.3 ฟังก์ชันตัวกรองความถี่ลำดับที่ 2.....	27
3.4 ค่าความไวต่อวงจร.....	28
3.4.1 ความไวของ $\omega$ และ $Q$ .....	28
3.5 ตัวกรองแบบที่ใช้วงจรขยายหลายตัว.....	30
3.5.1 ตัวกรอง State-Variable หรือ KHN.....	30
3.5.1.1 ทฤษฎีของตัวกรอง State-variable.....	30
3.5.1.2 การสร้างตัวกรอง State-variable.....	31
3.6 งานวิจัยที่เกี่ยวข้อง.....	33

## สารบัญ(ต่อ)

บทที่ 4 วงจรกรองความถี่หลายหน้าที่รูปแบบกระแสปรับค่าได้แบบ Log-domain	
4.1 บทนำ.....	41
4.2 หลักการโครงสร้างตัวกรองความถี่ต่ำผ่านไบควอด .....	42
4.3 หลักการของอินทิเกรเตอร์ชนิดไม่สูญเสียที่สร้างจากอินทิเกรเตอร์ชนิดสูญเสีย.....	42
4.4 อินทิเกรเตอร์ชนิดสูญเสียแบบ Log-domain โดยใช้โครงสร้างทรานสลิเนียร์รูป.....	43
4.5 วงจรขยายกระแสโดยใช้โครงสร้างทรานสลิเนียร์รูป.....	46
4.6 วงจรกรองความถี่รูปแบบกระแสแบบ Log-Domain.....	46
4.7 ผลการจำลองการทำงานของวงจร.....	48
บทที่ 5 บทสรุปและข้อเสนอแนะ	
5.1 บทสรุปการวิจัย.....	50
5.2 ข้อเสนอแนะ.....	50
เอกสารอ้างอิง .....	51
ภาคผนวก.....	53
ภาคผนวก ก โปรแกรม PSpice ที่ใช้ในการวิเคราะห์.....	54
ภาคผนวก ข ผลงานที่ได้รับการตีพิมพ์ระหว่างศึกษา.....	57
ประวัติผู้เขียน .....	63

## สารบัญตาราง

ตารางที่	หน้า
3.1 ค่าความไวของ $\omega_p$ และ $Q_p$ ของวงจรรองความถี่รูปแบบกระแสของ C. Chang.....	34
3.2 เงื่อนไขการสร้างตัวกรองของวงจรรองความถี่รูปแบบแรงดันของ Juin-Wei Horng.....	36
3.3 ค่าความไวของ $\omega_p$ และ $Q_p$ ของวงจรรองความถี่รูปแบบแรงดันของ Juin-Wei Horng.....	36
3.4 วงจรรองความถี่หลายหน้าที่โดยใช้อุปกรณ์แอกทีฟเป็นองค์ประกอบ.....	38
4.1 ค่าความไวของ $\omega_0$ และ $Q_0$ .....	47



## สารบัญรูป

รูปที่	หน้า
2.1 แผนผังของเทคโนโลยีวงจรรวม.....	3
2.2 โครงสร้างของไบโพลาร์ทรานซิสเตอร์.....	5
2.3 (ก) ไบโพลาร์ทรานซิสเตอร์ชนิด <i>npn</i> (ข) สัญลักษณ์ของไบโพลาร์ทรานซิสเตอร์ชนิด <i>npn</i> .....	5
2.4 เงื่อนไขการไบอัสสำหรับการทำงานในช่วงต่างๆของไบโพลาร์ทรานซิสเตอร์.....	6
2.5 (ก) ไบโพลาร์ทรานซิสเตอร์ชนิด <i>pnp</i> (ข) สัญลักษณ์ของไบโพลาร์ทรานซิสเตอร์ชนิด <i>pnp</i> .....	7
2.6 ภาพตัดขวางของของไบโพลาร์ทรานซิสเตอร์ <i>npn</i> ในรูปที่ 2.3 (ก) แสดงความเข้มข้นของพาหะ (Carrier concentration) ตั้งแต่จุด A ถึง A'.....	7
2.7 วงจรรูปปิดแบบทั่วไปกรณีไบอัสตรง เพื่อใช้อธิบายหลักการของทรานสลิเนียร์.....	10
2.8 แนวคิดตัวกรอง Log-domain .....	12
2.9 ตัวกรองลอการิทึมโดเมนแบบความถี่ต่ำผ่านอันดับที่หนึ่ง (ก) RC ดันแบบ (ข) ตัวกรองเดียวกันในรูปของ log-filter (ค) ตัวแปลงลอการิทึม (ง) ตัวแปลงกลับค่าลอการิทึม.....	12
2.10 (ก) วงจรกรองเชิงเส้นแบบ Sallen-Key (ข) ตัวกรอง Log-domain แบบ Sallen-Key.....	16
2.11 วงจรสะท้อนกระแสที่ปรับด้วยแรงดัน.....	18
2.12 เซลล์ Log-domain กับเซลล์ที่มีลักษณะชั่วคราวข้ามกับเซลล์ Log-domain ..	18
2.13 คู่วงจรอินทิเกรเตอร์แบบ Log-domain แบบบวกและลบ.....	19
2.14 วงจรอินทิเกรเตอร์ลอการิทึมที่ต่อด้วยทรานซิสเตอร์แบบ <i>npn</i> ทั้งหมด.....	19
3.1 วงจรตัวกรองความถี่ในรูปของ Two-Port Network.....	21
3.2 คุณสมบัติของตัวกรองความถี่ในอุดมคติทั้ง 4 ประเภท (ก) ตัวกรองความถี่ต่ำผ่าน (ข) ตัวกรองความถี่สูงผ่าน (ค) ตัวกรองความถี่ต้องการผ่าน (ง) ตัวกรองความถี่ที่ต้องการออก.....	22
3.3 (ก) พล็อตขนาดของ $\frac{1}{s + \alpha}$ (ข) เฟสพล็อตของ $\frac{1}{s + \alpha}$ .....	24
3.4 คุณสมบัติของตัวกรองความถี่ต่ำผ่าน (LPF).....	25
3.5 รูปแบบ Pole และ Zero ของวงจรตัวกรองความถี่ต่ำผ่านลำดับที่ 5.....	26
3.6 ค่าโพลของตัวกรองความถี่ลำดับที่ 2.....	27

## สารบัญรูป (ต่อ)

รูปที่	หน้า
3.7 โครงสร้างทั่วไปของตัวกรอง State-variable.....	31
3.8 วงจรกรองความถี่แบบ State-variable.....	32
3.9 วงจรกรองความถี่รูปแบบกระแสของ C. Chang.....	33
3.10 องค์ประกอบของ DDCC ที่ถูกสร้างมาจาก CMOS.....	35
3.11 วงจรกรองความถี่รูปแบบแรงดันของ Juin-Wei Horng.....	35
3.12 องค์ประกอบของ OTA ที่ถูกสร้างมาจาก CMOS.....	37
3.13 วงจรกรองความถี่หลายหน้าที่โดยใช้อุปกรณ์แอกทีฟเป็นองค์ประกอบ.....	38
3.14 วงจรกรองความถี่หลายหน้าที่แบบ Log-domain ของ A. T. Tola.....	39
4.1 บล็อกไดอะแกรมของ LP โดยใช้อินทิเกรเตอร์คู่กันสองตัว.....	42
4.2 อินทิเกรเตอร์ชนิดไม่สูญเสียสร้างจากอินทิเกรเตอร์ชนิดสูญเสีย.....	42
4.3 อินทิเกรเตอร์ชนิดสูญเสียแบบ Log-domain.....	44
4.4 อินทิเกรเตอร์ชนิดไม่สูญเสียแบบ log-domain ที่สร้างโดยอินทิเกรเตอร์ชนิดสูญเสีย.....	45
4.5 วงจรขยายกระแสปรับค่าได้โดยใช้โครงสร้างทรานสลิเนียร์รูป.....	45
4.6 วงจรขยายกระแสปรับค่าได้โดยใช้โครงสร้างทรานสลิเนียร์รูป.....	46
4.7 ตัวกรองความถี่รูปแบบกระแสแบบ Log-domain.....	47
4.8 คุณสมบัติตัวกรอง LP, HP, BP and BR.....	48
4.9 คุณสมบัติตัวกรอง AP.....	48
4.10 การปรับค่าความถี่ตอบสนอง BPF โดยการปรับค่ากระแสไบอัส.....	49
4.11 การปรับค่าตัวประกอบคุณภาพ.....	49

# บทที่ 1

## บทนำ

### 1.1 ความเป็นมาและความสำคัญของปัญหา

ในการประมวลสัญญาณทางอนาล็อกในปัจจุบัน วงจรที่เข้ามามีบทบาทมาก ก็คือวงจรตัวกรองความถี่ ซึ่งได้มีการพัฒนาอย่างต่อเนื่องตั้งแต่อดีต โดยวงจรตัวกรองความถี่สามารถสร้างหลายรูปแบบ หลายวิธีมาก ซึ่งก็มีข้อดี ข้อเสียแตกต่างกันไป ขึ้นอยู่กับความเหมาะสมของการนำวงจรตัวกรองความถี่ไปใช้นั่นเอง วงจรตัวกรองความถี่ที่ดีควรมีคุณสมบัติดังนี้

1. เป็นตัวกรองหลายหน้าที่ (Universal Filter)
2. ใช้อุปกรณ์ในการสร้างไม่มากนัก
3. เปลี่ยนแปลงค่า  $\omega_c$  และ  $\omega_c/Q$  ได้อย่างเป็นอิสระต่อกัน
4. ไม่ต้องระบุเงื่อนไขเฟืองที่ขั้วของตัวกรอง
5. ไม่ต้องเพิ่มอุปกรณ์ใดๆ เพื่อให้ได้กระแสเอาต์พุต

การสร้างวงจรตัวกรองความถี่ให้มีคุณสมบัติตาม 5 ข้อที่กล่าวมา จะต้องไม่ทำให้ประสิทธิภาพของวงจรลดลง ซึ่งในวงจรกรองตัวความถี่ จะสามารถทำงานได้ทั้งในโหมดกระแส และในโหมดแรงดัน โดยวิทยานิพนธ์นี้จะเป็นการนำเสนอวงจรตัวกรองความถี่ที่ทำงานในโหมดกระแส แต่ตัวที่จะบอกว่าวงจรกรองตัวกรองความถี่นี้ ทำงานได้อย่างมีประสิทธิภาพหรือไม่ คือค่าความถี่ตอบสนอง  $\omega_c$  และค่าคุณภาพ  $Q$  ซึ่งการปรับค่าของทั้ง 2 ค่านี้ ควรจะอิสระต่อกัน และควรมีข้อจำกัดในการปรับค่าให้น้อยที่สุด

### 1.2 ความมุ่งหมายและวัตถุประสงค์ของการทำวิจัย

วิทยานิพนธ์นี้ทำเพื่อออกแบบวงจรกรองความถี่หลายหน้าที่ ให้สามารถทำงานได้อย่างเต็มประสิทธิภาพ และมีความยืดหยุ่นในการใช้งาน โดยที่คุณสมบัติของวงจรกรองความถี่ยังคงครบถ้วน อีกทั้งยังสามารถแก้ไขปัญหาการปรับค่า  $\omega_c$  และ  $Q$  จากงานวิจัยอื่นๆ ได้

### 1.3 สมมุติฐานของการศึกษาและวิจัย

ดังที่กล่าวมาแล้วว่าประสิทธิภาพการทำงานของวงจรตัวกรองความถี่ อยู่ที่ค่าความถี่ตอบสนอง และค่าคุณภาพ ซึ่งในวิทยานิพนธ์นี้พูดถึงการปรับค่าทั้ง 2 ค่านี้เป็นหลัก ซึ่งวงจรตัวกรองความถี่หลายหน้าที่ที่จะนำเสนอ นั้นจะสามารถปรับค่า  $\omega_c$  และ  $Q$  ได้อย่างเป็นอิสระต่อกัน โดยมีข้อจำกัดและเงื่อนไขในการปรับค่าน้อยที่สุด โดยการปรับค่าทั้ง 2 ค่านี้ จะสามารถทำได้ทั้งอิเล็กทรอนิกส์และทางกายภาพ ซึ่งจะใช้หลักการของสมการไบควอดเรติกในการออกแบบวงจรตัวกรองความถี่

#### 1.4 ขอบเขตและขั้นตอนการศึกษาวิจัย

วิทยานิพนธ์ฉบับนี้ศึกษาถึงการนำอุปกรณ์แอกทีฟมาประยุกต์ใช้งานเพื่อสร้างวงจรกรองความถี่หลายหน้าที่แบบกระแสโดยใช้การกรองสัญญาณแบบ Log-domain โดยใช้หลักการกรองสัญญาณของ Log-domain วงจรนี้ถูกสร้างขึ้นจากสมการอนุพันธ์อันดับหนึ่ง เพื่อพิจารณาเป็นโครงสร้างรูปที่ประกอบด้วยอินทิเกรเตอร์ชนิดไม่สูญเสีย 2 ตัว ที่ถูกประยุกต์ขึ้นจากอินทิเกรเตอร์แบบสูญเสีย โดยที่ตัวกรองสัญญาณที่กล่าวถึงนี้ประกอบด้วยตัวเก็บประจุที่ต่อลงกราวด์ 2 ตัว และทรานซิสเตอร์ 16 ตัว ผลตอบสนองทางด้านความถี่สามารถควบคุมได้โดยการปรับกระแสไบอัส ส่วนตัวประกอบคุณภาพ สามารถปรับค่าได้อย่างอิสระโดยปรับกระแสที่วงจรขยาย ทำงานได้ดีในย่านความถี่สูง การจำลองการทำงาน ใช้แบบจำลองของ BJT ไฟเลี้ยง 2.5V โดยมีผลตอบสนองทางความถี่กว้างและสามารถปรับค่าตอบสนองทางความถี่โดยการเพิ่มกระแสได้มากกว่า 5 ดีเคด โมเดลที่ใช้ในการจำลองการทำงานเป็นแบบอาร์เรย์ความถี่สูง เบอร์ HFA3046 ของ Intersil วงจรกรองความถี่ที่นำเสนอได้ถูกยืนยันคุณสมบัติและประสิทธิภาพการทำงานของวงจรด้วยโปรแกรม PSpice

#### 1.5 รายละเอียดในวิทยานิพนธ์

วิทยานิพนธ์ฉบับนี้ได้แบ่งเนื้อหาออกเป็น 5 บท ดังต่อไปนี้

บทที่ 1 กล่าวถึง ความเป็นมาและความสำคัญของปัญหา ความมุ่งหมายและวัตถุประสงค์ของวิทยานิพนธ์ หลักการใหม่ที่นำเสนอในวิทยานิพนธ์ ขอบเขตของวิทยานิพนธ์

บทที่ 2 กล่าวถึง ทฤษฎีที่เกี่ยวข้อง ประกอบด้วย บทนำ ข้อเปรียบเทียบระหว่างวงจรรวมกับวงจรดีสครีท โครงสร้างของไบโพลาร์ทรานซิสเตอร์ ทฤษฎีทรานสลิเนียร์วงจรตัวกรองความถี่ (Filter) ตัวกรองความถี่ต่ำผ่าน หลักการกำเนิดสัญญาณไซน์ หลักการและพัฒนาการของ Log-domain

บทที่ 3 กล่าวถึง ทฤษฎีวงจรกรองความถี่และผลงานวิจัยที่เคยนำเสนอในอดีต

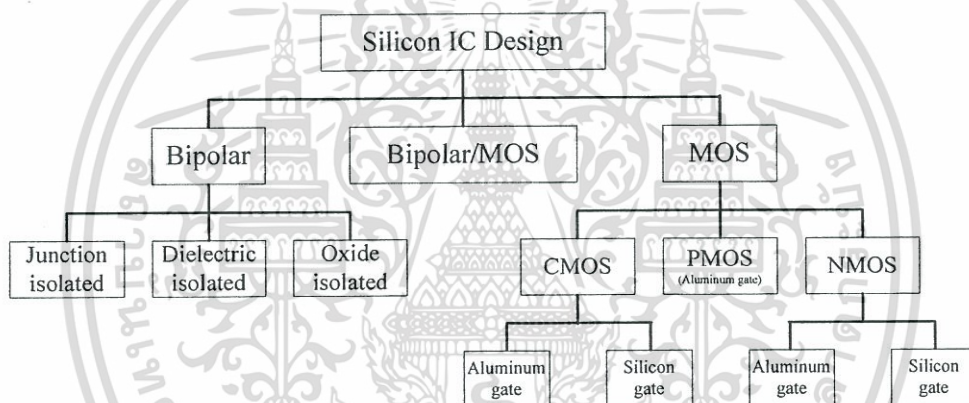
บทที่ 4 กล่าวถึง วงจรกรองความถี่หลายหน้าที่ใหม่กระแส โดยใช้หลักการกรองสัญญาณของ log-domain วงจรนี้ถูกสร้างขึ้นจากสมการอนุพันธ์อันดับหนึ่ง เพื่อสร้างเป็นโครงสร้างรูปอินทิเกรเตอร์ไม่สูญเสียคู่ ถูกสร้างขึ้นจากอินทิเกรเตอร์แบบสูญเสีย ตัวกรองสัญญาณที่กล่าวถึงนี้ประกอบด้วยตัวเก็บประจุที่ต่อลงกราวด์ 2 ตัว และทรานซิสเตอร์ 16 ตัว

บทที่ 5 กล่าวถึง บทสรุปและข้อเสนอแนะ ประกอบด้วย บทสรุปการวิจัย และข้อเสนอแนะ

## บทที่ 2 ทฤษฎีที่เกี่ยวข้อง

### 2.1 บทนำ

ในการพัฒนาของเทคโนโลยี VLSI (Very Large Scale Integration) เป็นเทคโนโลยีในการผลิตวงจรรวมที่เป็นที่นิยมกันมาก เพราะมีข้อดีกว่าเทคโนโลยีแบบอื่นๆ หลายประการ เช่น มีการสูญเสียของพลังงานต่ำกว่า มีอินพุตอิมพีแดนซ์สูง สามารถออกแบบได้ง่าย ฯลฯ เทคโนโลยี VLSI เป็นที่ต้องการมากในงานด้านการประมวลผลสัญญาณ (Signal Processing) เพื่อให้วงจรรวมอยู่บนชิปเดียว (Single Chip) ซึ่งสามารถทำงานได้อย่างมีประสิทธิภาพ วงจรรวมมีบทบาทสำคัญในการผลิตไอซี โดยการออกแบบเป็น VLSI การออกแบบ VLSI ในระบบที่เป็นอนาล็อก (Analog Circuit) ส่วนใหญ่ที่รู้จักกันอย่างแพร่หลายคือ วงจรตัวกรองความถี่ วงจรแปลงอนาล็อกเป็นดิจิทัล และดิจิทัลเป็นอนาล็อก วงจรเปรียบเทียบแรงดัน (Voltage Comparator) วงจรควบคุมอัตราการขยายอัตโนมัติ (Automatic Gain Control) ฯลฯ



รูปที่ 2.1 แผนผังของเทคโนโลยีวงจรรวม

วิธีการออกแบบไอซีนิยมใช้เทคโนโลยีอยู่ 2 แบบ คือแบบไบโพลาร์ทรานซิสเตอร์ (BJT) และแบบมอสทรานซิสเตอร์ (MOS) โดยแบ่งเป็นส่วนย่อยๆ ดังรูปที่ 2.1 โดยทั้งหมด จะอยู่บนพื้นฐานของเทคโนโลยีวงจรรวมซิลิกอน (Silicon Integrate Circuit Technology)

ไบโพลาร์ทรานซิสเตอร์เป็นอุปกรณ์สารกึ่งตัวนำที่สามารถทำหน้าที่ ขยายสัญญาณไฟฟ้า เปิดและปิดสัญญาณไฟฟ้า คงค่าแรงดันไฟฟ้า และการมอดูเลท (Modulate) เป็นต้น การทำงานของไบโพลาร์ทรานซิสเตอร์เปรียบได้กับวาล์วที่ถูกควบคุมด้วยสัญญาณไฟฟ้าขาเข้า เพื่อปรับขนาดกระแสไฟฟ้าขาออกที่มาจากแหล่งจ่ายแรงดัน

### 2.1.1 ข้อเปรียบเทียบระหว่างวงจรรวมกับวงจรถิศจี

ในปัจจุบันการลงทุนเกี่ยวกับทางด้านอุปกรณ์สารกึ่งตัวนำ ส่วนมากผู้ลงทุนเน้นหนักไปในด้านการผลิตไอซีมากกว่าการผลิตส่วนประกอบแบบดิศจี ทั้งนี้เพราะไอซีมีข้อดีกว่าวงจรถิศจี กล่าวคือ

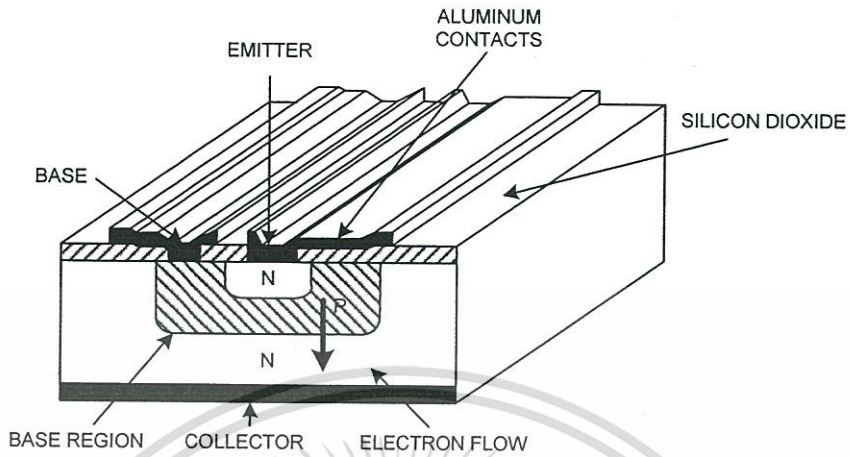
- 1) ทางด้านการผลิตไอซีนั้นสามารถผลิตวงจรต่างๆ ได้ทีละหลายๆ วงจรต่อการผลิต 1 ครั้งได้ ดังนั้นจึงทำให้ต้นทุนการผลิตไอซีมีราคาถูก
- 2) เนื่องจากส่วนประกอบภายในไอซีเช่น ไบโพลาร์ทรานซิสเตอร์ ถูกผลิตขึ้นมาพร้อมกันในกระบวนการผลิตครั้งเดียวกัน ดังนั้นค่าพารามิเตอร์ของส่วนประกอบต่างๆ นั้น มีค่าเท่ากันและคุณสมบัติ (Characteristics) ของส่วนประกอบเหล่านั้นมีความสมพงษ์กัน (Match) และนอกจากนั้นส่วนประกอบเหล่านั้นยังมีคุณสมบัติ ต่อภาวะแวดล้อมต่างๆ เช่นการเปลี่ยนแปลงทางอุณหภูมิเหมือนๆ กันด้วย (Thermal Tracking) ซึ่งข้อดีดังกล่าว ทำให้ไอซีมีขีดความสามารถและความเชื่อมั่นในการใช้งานสูง (High Performance and High Reliability) โดยการสร้างวงจรมีความยุ่งยาก และสลับซับซ้อนมากๆ ขึ้นมาได้ ซึ่งไม่สามารถสร้างได้โดยใช้วงจรถิศจี
- 3) เนื่องจากในไอซีไม่มีรอยบัดกรี จึงสามารถลดผลกระทบต่างๆ ที่เกิดจากสิ่งเจือปนในรอยบัดกรีนั้นลงไปได้โดยสิ้นเชิง ทำให้การสร้างวงจบบนไอซีสามารถทำงานได้ดีกว่าวงจรถิศจีทั่วไป
- 4) ไอซีแต่ละตัวอาจทำงานได้เท่ากับบล็อกแต่ละบล็อกของระบบ (System) ทั่วไป ดังนั้นในการศึกษาหรือออกแบบวงจรอิเล็กทรอนิกส์ในปัจจุบันมักเน้นหนักไปทางด้านบล็อกไดอะแกรมเป็นส่วนใหญ่ เทคโนโลยีไอซีช่วยให้เกิดความสะดวกขึ้นมาก เพราะสามารถใช้ไอซีแทนลงบล็อกไดอะแกรมนั้นได้เลย โดยที่ไม่จำเป็นต้องสร้างวงจรมิในแต่ละบล็อกนั้นอีก ช่วยลดความยุ่งยากของวงจรลงไปได้มาก
- 5) ไอซี มีขนาดเล็กและเบา

อย่างไรก็ตามไอซีมีข้อดีอยู่มากแต่ก็ยังคงมีข้อด้อยอยู่เช่นกันคือการปรับแต่งค่าต่างๆ ในไอซีมีความซับซ้อนมาก เช่นต้องการปรับค่าความต้านทานในวงจร สำหรับวงจรถิศจีสามารถปรับค่าได้โดยง่าย ซึ่งในไอซีทำได้โดยใช้แสงเลเซอร์ทำให้มีความซับซ้อนในการปรับแต่งและไม่นิยมถ้าไม่จำเป็น ทั้งยังทำให้ต้นทุนในการผลิตสูงขึ้นมาก ส่วนข้อเสียอีกข้อหนึ่งของไอซีคือ การออกแบบวงจรมีความยุ่งยาก สลับซับซ้อนและใช้เวลามากกว่าการออกแบบวงจรถิศจีซึ่งทำงานลักษณะเดียวกัน แต่ข้อเสียดังกล่าวไม่มีผลมากนัก เมื่อผลิตไอซีเหล่านั้นในจำนวนมาก

### 2.1.2 โครงสร้างของไบโพลาร์ทรานซิสเตอร์

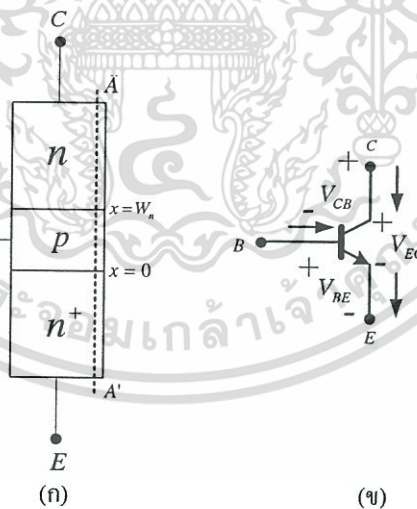
ไบโพลาร์ทรานซิสเตอร์ ประกอบด้วยสารกึ่งตัวนำชนิดพีและเอ็นต่อกัน โดยการเจือสาร (Doping) จำนวน 3 ชั้นทำให้เกิดรอยต่อ (Junction) ขึ้นจำนวน 2 รอยต่อ การสร้างไบโพลาร์ทรานซิสเตอร์จึงสร้างได้ 2 ชนิด คือ ชนิดที่มีสารชนิด  $n$  2 ชั้น เรียกว่าชนิด  $npn$  และชนิดที่มีสารชนิด

$p$  2 ชั้น เรียกว่าชนิด  $pnp$  โครงสร้างของไบโพลาร์ทรานซิสเตอร์ชนิด  $nnp$  แสดงดังรูปที่ 2.2 เปรียบได้กับการต่อไดโอดชนิด  $p-n$  สองตัวต่อกันหลังชนกัน



รูปที่ 2.2 โครงสร้างของไบโพลาร์ทรานซิสเตอร์ (Bipolar Junction Transistor)

เมื่อพิจารณาจากรูปที่ 2.3(ก) จะเห็นว่าโครงสร้างของไบโพลาร์ทรานซิสเตอร์มีสารกึ่งตัวนำ 3 ชั้น แต่ละชั้นจะต่อลวดตัวนำจากเนื้อสารกึ่งตัวนำไปใช้งาน เรียกว่า เบส (B) คอลเลกเตอร์ (C) และ อิมิตเตอร์ (E) ในวงจรอิเล็กทรอนิกส์นิยมเขียนทรานซิสเตอร์แทนด้วยสัญลักษณ์ดังรูปที่ 2.3(ข) โดยในรูปแสดงให้เห็นทิศทางของแรงดันในการทำงานแบบปกติของไบโพลาร์ทรานซิสเตอร์เรียกว่าแอกทีฟโหมด ในที่นี้  $V_{BE} = V_B - V_E$  เป็นแรงดันที่ตกคร่อมขาเบสและอิมิตเตอร์และ  $V_{BC} = V_B - V_C$  เป็นแรงดันที่ตกคร่อมขาเบสและคอลเลกเตอร์ ส่วนทิศทางการของกระแสถูกแทนด้วย  $I_B, I_E$  และ  $I_C$



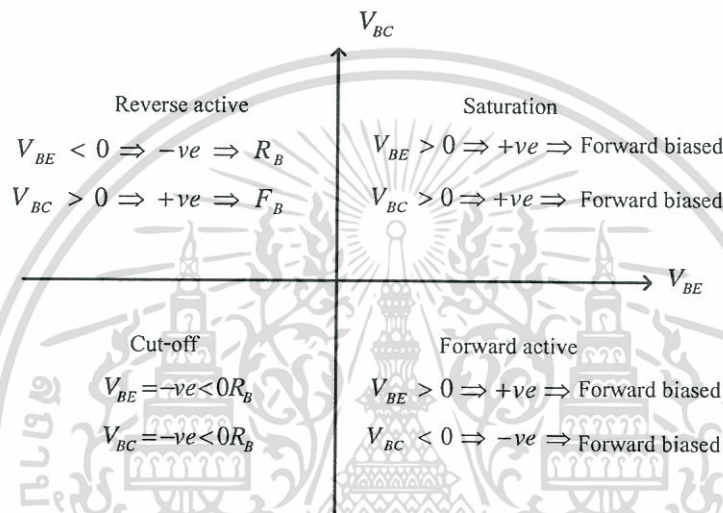
รูปที่ 2.3 (ก) ไบโพลาร์ทรานซิสเตอร์ชนิด  $nnp$

(ข) สัญลักษณ์ของไบโพลาร์ทรานซิสเตอร์ชนิด  $nnp$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทำงานภายใต้ฟอร์เวิร์ดแอกทีฟโหมดรอยต่ออิมิตเตอร์-เบสต้องถูกไบอัสแบบฟอร์เวิร์ด และรอยต่อคอลเล็กเตอร์-เบสต้องถูกไบอัสแบบรีเวิร์ส การไบอัสแบบฟอร์เวิร์ดที่รอยต่ออิมิตเตอร์-เบสมี  $v_{BE} \approx 0.7V$  สำหรับสารกึ่งตัวนำชนิดซิลิกอน

เมื่อรอยต่อทั้งสองรอยต่อของไบโพลาร์ทรานซิสเตอร์ถูกไบอัสแบบฟอร์เวิร์ด ไบโพลาร์ทรานซิสเตอร์นี้ทำงานในช่วงอิ่มตัว (Saturation region) โดยมี  $v_{CE} \approx 0.2V$  สำหรับสารกึ่งตัวนำชนิดซิลิกอน ถ้ารอยต่อทั้งสองรอยต่อถูกไบอัสแบบรีเวิร์ส ไบโพลาร์ทรานซิสเตอร์นี้ทำงานในช่วงหยุดทำงาน (Cut-off region) โดยมี  $I_E = 0$  ทรานซิสเตอร์ทำงานในช่วงรีเวิร์สแอกทีฟโหมด เมื่อรอยต่ออิมิตเตอร์-เบสถูกไบอัสแบบรีเวิร์สและรอยต่อคอลเล็กเตอร์-เบสถูกไบอัสแบบฟอร์เวิร์ด การทำงานในโหมดต่างๆของไบโพลาร์ทรานซิสเตอร์ถูกแสดงในรูปที่ 2.4

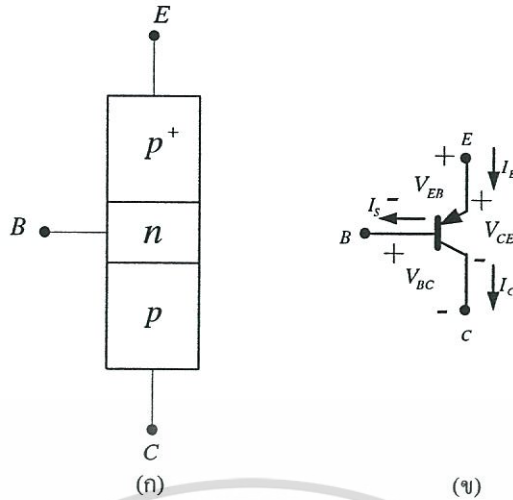


รูปที่ 2.4 เงื่อนไขการไบอัสสำหรับการทำงานในช่วงต่างๆของไบโพลาร์ทรานซิสเตอร์

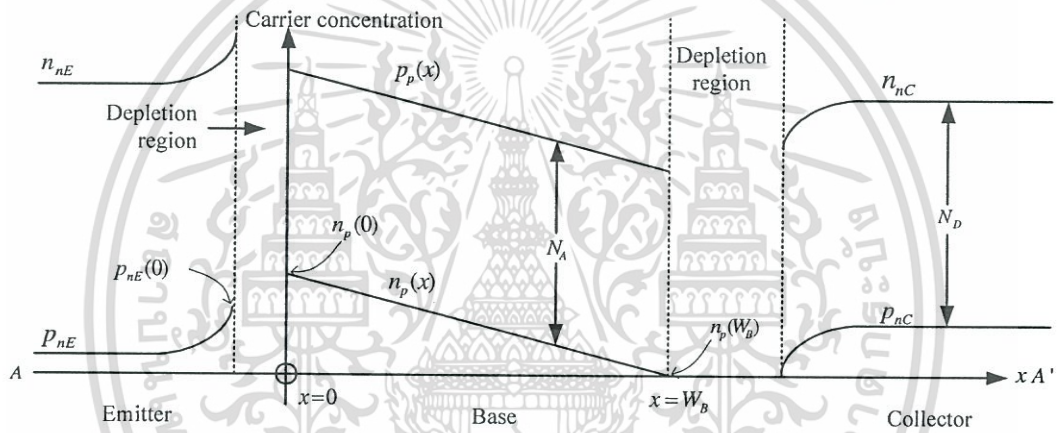
จากกฎของเคอร์ชอฟ (KCL) กระแสทั้งหมดคือ

$$I_E = I_C + I_B \quad (2.1)$$

ไบโพลาร์ทรานซิสเตอร์ชนิด *pnp* มีโครงสร้างกลับกันกับ *npn* ไบโพลาร์ทรานซิสเตอร์ โครงสร้างและสัญลักษณ์ รวมถึงทิศทางของกระแสและแรงดันถูกแสดงในรูปที่ 2.5



รูปที่ 2.5 (ก) ไบโพลาร์ทรานซิสเตอร์ชนิด *pnp*  
 (ข) สัญลักษณ์ของไบโพลาร์ทรานซิสเตอร์ชนิด *pnp*



รูปที่ 2.6 ภาพตัดขวางของของไบโพลาร์ทรานซิสเตอร์ *npn* ในรูปที่ 2.3 (ก) แสดงความเข้มข้นของพาหะ (Carrier concentration) ตั้งแต่จุด A ถึง A'

ความเข้มข้นของโฮลถูกแทนค่าด้วย  $p$  และ ความเข้มข้นของอิเล็กตรอนถูกแทนค่าด้วย  $n$  ซึ่งมีตัวห้อยต่อท้าย โดยตัวห้อยตัวแรกมีความหมายถึงช่วงการเจือสาร  $n$  หรือสาร  $p$  เนื่องจากช่วงที่มีการเจือสาร  $n$  มีสองช่วงจึงมีตัวห้อยตัวที่สองต่อท้ายเพื่อแยกว่าช่วงนั้นๆเป็นคอลเล็กเตอร์หรืออิมิตเตอร์โดยการแทนตัวห้อย  $C$  และ  $E$  ให้กับตัวห้อยตัวที่สองตามลำดับ ความเข้มข้นของพาหะในรูปที่ 2.6 เป็นแบบฟอร์เวิร์ดแอกทีฟโหมด ซึ่ง  $V_{BE} > 0$  และ  $V_{BC} < 0$  ดังนั้น ความเข้มข้นส่วนน้อยของพาหะ (Minority-carrier Concentration) ที่ขาเบสในขอบของช่องปลอดพาหะ (Depletion) สามารถคำนวณได้จากการประมาณค่าของ Boltzmann ให้อยู่ในฟังก์ชันของ Fermi-Dirac ได้ดังสมการ

$$n_p(0) = n_{p0} \exp \frac{V_{BE}}{V_T} \tag{2.2}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$n_p(W_B) = n_{p0} \exp \frac{V_{BC}}{V_T} \approx 0 \quad (2.3)$$

เมื่อ  $W_B$  เป็นความกว้างของชั้นเบสตั้งแต่ช่องปลอดพาหะของชั้นเบส-อิมิตอร์ ถึงช่องปลอดพาหะของชั้นเบส-คอลเลกเตอร์ และ  $n_{p0}$  เป็นความเข้มข้นสมดุล (Equilibrium Concentration) ของอิเล็กตรอนในขาเบส สังเกต  $V_{BC}$  มีค่าเป็นลบสำหรับไบโพลาร์ทรานซิสเตอร์ชนิด npn ในการใช้งานแบบฟอร์เวิร์ดแอกทีฟโหมด ดังนั้น  $n_p(W_B)$  จึงมีค่าน้อยมาก ดังนั้น ความเข้มข้นส่วนน้อยของพาหะถูกประมาณว่ามีค่าน้อยกว่าความเข้มข้นส่วนมากของพาหะ (Majority-carrier Concentration) มาก การรวมของโฮลและอิเล็กตรอนในขาเบสมีค่าน้อย แสดงความเข้มข้นส่วนน้อยของพาหะ  $n_p(x)$  ในขาเบสมีค่าแปรผันแบบเส้นตรงตามความยาว ความสัมพันธ์นี้ถูกวาดในรูปที่ 2.6 ระหว่างความเข้มข้น  $x=0$  และ  $x=W_B$  สำหรับการเปลี่ยนค่าในขาเบสทำให้

$$N_A + n_p(x) = p_p(x) \quad (2.4)$$

ดังนั้น

$$p_p(x) - n_p(x) = N_A \quad (2.5)$$

เมื่อ  $p_p(x)$  เป็นค่าความเข้มข้นของโฮลที่ขาเบสและ  $N_A$  เป็นค่าความเข้มข้นการเจือสาร (Doping Density) ที่ขาเบสโดยถูกประมาณค่าเป็นค่าคงที่ จากสมการที่ (2.5) สามารถบอกได้ว่าความเข้มข้นของโฮลและอิเล็กตรอนถูกแยกจากกันด้วยค่าคงที่และ  $p_p(x)$  แปรผันแบบเส้นตรงตามระยะทาง

กระแสคอลเลกเตอร์ถูกสร้างโดยพาหะส่วนน้อยของอิเล็กตรอนบนขาเบสแพร่กระจายโดยที่ความเข้มข้นค่อยๆจางลง และถูกวาดข้ามช่องปลอดพาหะคอลเลกเตอร์-เบสด้วยสนามไฟฟ้า ความหนาแน่นของการแพร่กระจายกระแสเนื่องจากอิเล็กตรอนที่ขาเบสคือ

$$J_n = qD_n \frac{dn_p(x)}{dx} \quad (2.6)$$

เมื่อ  $D_n$  เป็นค่าคงที่การแพร่กระจายอิเล็กตรอนจากรูปที่ 2.6 เขียนโดยใช้สมการเส้นตรงได้เป็น

$$J_n = -qD_n \frac{n_p(0)}{W_B} \quad (2.7)$$

ถ้า  $I_C$  เป็นกระแสที่ขาคอลเลกเตอร์และเป็นบวกตามคอลเลกเตอร์ตามสมการที่ (2.7) ดังนั้น

$$I_C = qAD_n \frac{n_p(0)}{W_B} \quad (2.8)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อ  $A$  เป็นพื้นที่ตัดขวางของอิมิตเตอร์ แทนสมการที่ (2.2) ลงในสมการที่ (2.8) ได้สมการ

$$I_C = \frac{qAD_n n_{p0}}{W_B} \exp \frac{V_{BE}}{V_T} \quad (2.9)$$

เมื่อ  $I_S$  มีค่าเท่ากับ

$$I_S = \frac{qAD_n n_{p0}}{W_B} \quad (2.10)$$

ดังนั้นสามารถเขียนสมการ  $I_C$  ใหม่ได้เป็น

$$I_C = I_S \exp \frac{V_{BE}}{V_T} \quad (2.11)$$

## 2.2 ทฤษฎีทรานสลิเนียร์

วงจรถานสลิเนียร์ใช้ประโยชน์จากฟังก์ชันพีชคณิตหลายอย่างโดยใช้ประโยชน์จากความสัมพันธ์กระแสกับค่าทรานสคอนดักแตนซ์ในไบโพลาร์ทรานซิสเตอร์ ทั้งสัญญาณอินพุตและเอาต์พุตของวงจรรออยู่ในรูปกระแส ในความเป็นจริงผลที่เกิดการเปลี่ยนแปลงแรงดันขนาดเล็กที่มีค่าน้อยกว่าสิบของมิลลิโวลต์เป็นสิ่งที่น่าสนใจที่พบโดยไม่ได้ตั้งใจ โดยพื้นฐานแล้วฟังก์ชันวงจรมีขึ้นอยู่กับขนาดของสัญญาณอินพุต แต่จะถูกแทนที่โดยขึ้นอยู่กับอัตราส่วนกระแสภายในวงจร ผลของฟังก์ชันที่ได้รับไม่แปรผันตามการเปลี่ยนแปลงอุณหภูมิ ซึ่งเป็นคุณสมบัติทั่วไปของสารกึ่งตัวนำประเภทซิลิกอน เพื่ออธิบายทฤษฎีเริ่มจากการแสดงพื้นฐานเกี่ยวกับกระแสคอลเลคเตอร์  $I_C$  และแรงดันที่ตกคร่อมขาอิมิตเตอร์-เบส  $V_{BE}$  ซึ่งมีรายละเอียดดังนี้

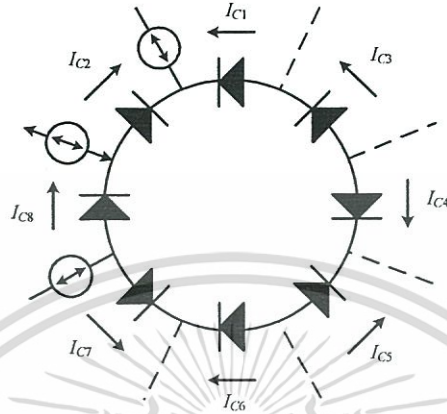
$$I_C = I_S(T) e^{V_{BE}/V_T} \quad (2.12)$$

โดย  $V_T$  คือ แรงดันอุณหภูมิมีค่าเท่ากับ  $KT/q$  และ  $I_S(T)$  คือกระแสที่อิ่มตัว และมีค่าขึ้นอยู่กับอุณหภูมิ  $I_S$  คือฟังก์ชันของอุณหภูมิ สามารถเปลี่ยนแปลงได้ 9.5% ต่อองศาเซลเซียส [21] เมื่ออุณหภูมิลดลง  $V_{BE}$  ที่ขึ้นตรงต่อระดับของอุณหภูมินี้ทำให้ได้ผล  $I_C$  ที่คาดเดาไม่ได้ ด้วยเหตุนี้จึงไม่ค่อยพบการป้อนอินพุตในลักษณะนี้ในทางปฏิบัติ

ในทางกลับกัน เมื่อทรานซิสเตอร์ถูกป้อนด้วย  $I_C$  จะทำให้เกิด  $V_{BE}$  ค่าความขึ้นตรงต่ออุณหภูมิจะมีค่าลดลงอย่างมาก เขียนสมการ (2.12) ใหม่ได้เป็น

$$V_{BE} = V_T \ln \left( \frac{I_C}{I_S(T)} \right) \quad (2.13)$$

เห็นได้ชัดจนถึงความแม่นยำ และความสัมพันธ์เชิงเส้นลอการิทึมระหว่าง  $I_C$  และ  $V_{BE}$  เมื่ออุปกรณ์นี้ถูกเชื่อมต่อในรูปแบบที่เหมาะสมทำให้เอาต์พุตของวงจรจะไม่ขึ้นกับอุณหภูมิ นอกจากนี้ยังมีฟังก์ชันทางคณิตศาสตร์ที่สามารถเข้าใจได้ง่าย ทั้งหมดนี้นำไปสู่ทฤษฎีของวงจรทรานซิสเลียร์



รูปที่ 2.7 วงจรลูปปิดแบบทั่วไปกรณีไบอัสตรง เพื่อใช้อธิบายหลักการของทรานซิสเลียร์

ทฤษฎีของวงจรทรานซิสเลียร์ถูกอธิบายบนโครงข่ายลูปเดี่ยวดังแสดงในรูปที่ 2.7 ในองค์ประกอบลูปปิดนี้ สมมติให้มีอุปกรณ์จำนวน  $N$  ตัวถูกไบอัสแบบฟอร์เวิร์ดด้วยแรงดัน  $V_F$  กำหนดให้  $N_1$  แทนจำนวนของอุปกรณ์ที่ถูกไบอัสแบบฟอร์เวิร์ดในทิศทางหมุนตามเข็มนาฬิกา (Clockwise) ดังนั้น  $N_2 = N - N_1$  แทนจำนวนอุปกรณ์ในทิศทางหมุนทวนเข็มนาฬิกา (Counterclockwise) ทั้งหมด เพื่อให้เห็นความแตกต่างจึงกำหนดให้อุปกรณ์ที่หมุนตามเข็มนาฬิกาเป็นตัวชี้คู่ ตามกฎแรงดันของ KCL ผลรวมแรงดันแต่ละจุดในลูปมีค่าเท่ากับศูนย์ดังสมการที่ (2.14)

$$\sum_{k=1}^{N_1} V_{F,2k} - \sum_{k=1}^{N_2} V_{F,2k-1} = 0 \quad (2.14)$$

ซึ่งแรงดันจุดต่อ  $V_F$  ถูกแทนที่ด้วย  $V_{BE}$  ของไบโพลาร์ทรานซิสเตอร์ โดยในลักษณะเดียวกัน กระแสที่ไหลผ่านรอยต่อมีค่าเท่ากับกระแสคอลเลคเตอร์  $I_C$  ของไบโพลาร์ทรานซิสเตอร์ ดังนั้นจากสมการ (2.13) และ (2.14) สามารถเขียนใหม่ได้

$$\sum_{k=1}^{N_1} V_{T,2k} \ln \left( \frac{I_{C,2k}}{I_{S,2k}} \right) - \sum_{k=1}^{N_2} V_{T,2k-1} \ln \left( \frac{I_{C,2k-1}}{I_{S,2k-1}} \right) = 0 \quad (2.15)$$

ในกระบวนการสร้างวงจรรวม ไบโพลาร์ทรานซิสเตอร์ถูกประมาณให้มีค่าใกล้เคียงกันมาก โดยสมมติให้อุปกรณ์ทำงานที่อุณหภูมิเดียวกัน ซึ่งหมายถึงให้  $V_T$  ทุกตัวมีค่าเท่ากันทั้งหมด ดังนั้นเราสามารถเขียนสมการใหม่ได้เป็น

$$\sum_{k=1}^{N_1} \ln \left( \frac{I_{C,2k}}{I_{S,2k}} \right) - \sum_{k=1}^{N_2} \ln \left( \frac{I_{C,2k-1}}{I_{S,2k-1}} \right) = 0 \quad (2.16)$$

จัดรูปสมการ (2.16) ใหม่ ได้

$$\prod_{k=1}^{N_1} \left( \frac{I_{C,2k}}{I_{S,2k}} \right) \cdot \prod_{k=1}^{N_2} \left( \frac{I_{S,2k-1}}{I_{C,2k-1}} \right) = 1 \quad (2.17)$$

โดยที่สมการ (2.17) ไม่ขึ้นกับอุณหภูมิ เทอมของกระแสในตัวสามารถตัดทิ้ง โดยให้  $N_1 = N_2$  และ  $N (= N_1 + N_2)$  มีค่าเป็นจำนวนคู่ อีกนัยหนึ่งคือจำนวนอุปกรณ์ของ Clockwise และ Counterclockwise ที่เชื่อมต่อต้องเท่ากัน และลำดับต้องประกอบด้วยอุปกรณ์ที่เป็นจำนวนคู่จึงสามารถเขียนสมการได้เป็น

$$\prod_{k=1}^{N/2} \frac{I_{S,2k}}{I_{S,2k-1}} = \lambda \quad (2.18)$$

โดย  $\lambda$  ไม่มีหน่วย หมายถึงเป็นอัตราส่วนพื้นที่ เมื่อ  $\lambda = 1$  ซึ่งหมายถึงพื้นที่ของทรานซิสเตอร์ไบโพลาร์มีค่าเท่ากัน หรือการทำให้คู่อุปกรณ์ตรงข้ามที่เชื่อมต่อกันอยู่สมพงศ์กัน สมการที่ (2.17) สามารถเขียนใหม่ได้เป็น

$$\prod_{k=2}^{N/2} I_{C,2k} = \lambda \cdot \prod_{k=1}^{N/2} I_{C,2k-1} \quad (2.19)$$

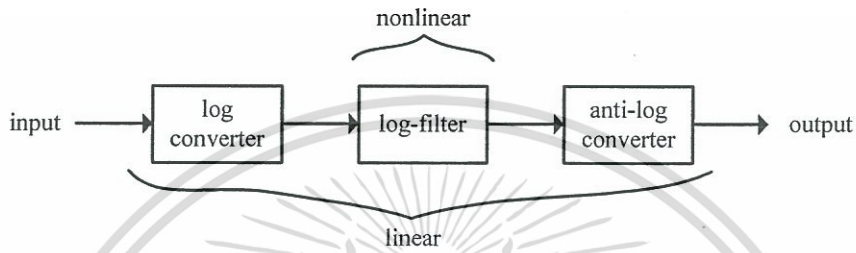
สมการที่ (2.19) เป็นส่วนที่สำคัญของทฤษฎีทรานซิสเตอร์ถูกพัฒนาขึ้นโดย B.Gilbert [21] สามารถสรุปใจความได้ดังนี้ สำหรับรูปปิดใดๆ ประกอบไปด้วยจำนวนของคู่ของการหมุนตามเข็มนาฬิกา และ การหมุนทวนเข็มนาฬิกาแบบฟอร์เวิร์ดไบอัส ผลคูณของกระแสสำหรับอุปกรณ์ในทิศทางหนึ่ง เป็นสัดส่วนโดยตรงกับผลคูณที่เกิดในทิศทางตรงกันข้าม องค์ประกอบของความเป็นสัดส่วนนั้นขึ้นอยู่กับองค์ประกอบพื้นฐานของอุปกรณ์ ที่สำคัญมากคือการไม่แปรผันตามกระบวนการและการเปลี่ยนแปลงของอุณหภูมิ

ตามที่ทฤษฎีกล่าว เมื่อแหล่งจ่ายแรงดัน  $V_s$  ถูกป้อนเข้าไปในรูป สมการที่ (2.19) สามารถเขียนใหม่ได้เป็น

$$\prod_{k=2}^{N/2} I_{C,2k} = \lambda \cdot e^{\frac{V_s}{V_T}} \cdot \prod_{k=1}^{N/2} I_{C,2k-1} \quad (2.20)$$

2.3 หลักการและพัฒนาการของ Log-domain

แนวคิดของตัวกรอง Log-domain ถูกคิดค้นโดย Adams ในปี 1979 [1] โดยใช้ไดโอดและตัวเก็บประจุแทนที่คู่ความต้านทานกับตัวเก็บประจุในตัวกรอง ข้อได้เปรียบที่สำคัญคือสามารถปรับค่าความถี่คัตออฟในช่วงกว้างมาก โดยการควบคุมกระแสที่ไบอัสไดโอด โดย Adams ได้นิยามตัวกรอง Log-filter ว่าเป็นวงจรประกอบด้วยทั้งอุปกรณ์ที่มีคุณสมบัติเป็นเชิงเส้น (Linear) และไม่เป็นเชิงเส้น (Non-linear) ซึ่งเมื่อวางไว้ระหว่างตัวแปลงลอการิทึม (Log Converter) และ ตัวแปลงกลับค่าลอการิทึม (Antilog Converter) ทำให้ได้ระบบที่ประพุดิตัวเป็นตัวกรองที่มีความเป็นเชิงเส้น โดยในรูปที่ 2.8 แสดงบล็อกไดอะแกรมของวงจรในทางอุดมคติ

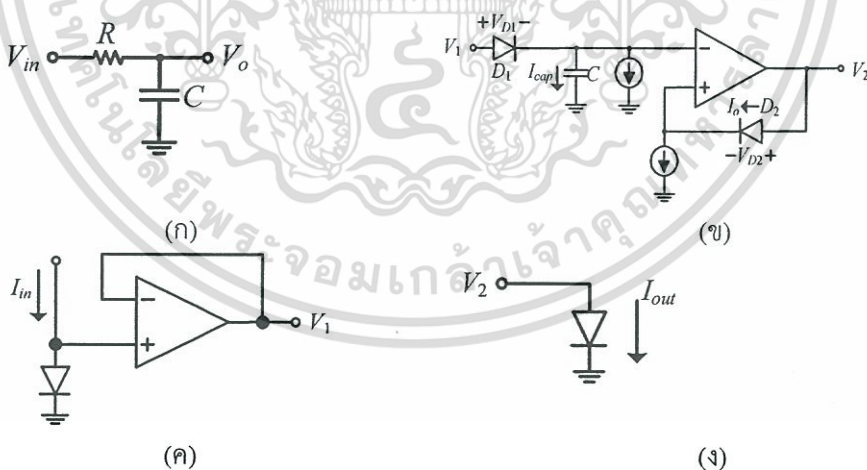


รูปที่ 2.8 แนวคิดตัวกรอง Log-domain

2.3.1 ตัวกรองความถี่ต่ำผ่านอันดับที่หนึ่งแบบ Log-domain

รูปที่ 2.9(ก) แสดงตัวกรองแบบความถี่ต่ำผ่านเชิงเส้นโดยใช้ RC ซึ่งได้สมการที่แตกต่างไปจากสมการเดิมเมื่อคิดตามวิธีของ Adams แสดงดังสมการ

$$V_o + RC \cdot V_o' = V_{in} \tag{2.34}$$



รูปที่ 2.9 ตัวกรองลอการิทึมโดเมนแบบความถี่ต่ำผ่านอันดับที่หนึ่ง

- (ก) RC ต้นแบบ
- (ข) ตัวกรองเดียวกันในรูปของ log-filter
- (ค) ตัวแปลงลอการิทึม
- (ง) ตัวแปลงกลับค่าลอการิทึม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อ  $V_o$  และ  $V_{in}$  คือสัญญาณเอาต์พุตและอินพุตตามลำดับและ  $V_o'$  คืออนุพันธ์เวลา (Time Derivative) ของ  $V_o$  ลองทำฟังก์ชันตัวกรองนี้ใหม่ในรูป Log-domain โดย Adams เสนอตัวกรองแบบ Log-filter โดยแสดงดังรูปที่ 2.9(ข) ซึ่งมีความคล้ายคลึงกับแบบเชิงเส้นโดยใช้ไดโอด  $D_1$  ที่ไบอัสด้วยกระแส  $I_o$  แทนความต้านทาน วงจรส่วนที่เหลือสามารถมองเป็นบัพเฟอร์หรือ วงจรเลื่อนระดับได้มาจากแรงดันที่ตกคร่อมไดโอด  $D_1$  เขียนสมการ KCL ที่โหนดตัวเก็บประจุ จะได้

$$I_{cap} = I_{D1} - I_o \quad (2.35)$$

เมื่อนำวงจรนี้มาแตกเป็นสมการเชิงอนุพันธ์โดยนำสมการที่ (2.35) มาเขียนให้อยู่ในเทอมของตัวแปรแรงดันอินพุตและแรงดันเอาต์พุตตัวอย่างเช่น  $V_1$  และ  $V_2$  ตามลำดับ วิเคราะห์กระแสที่ไหลผ่านตัวเก็บประจุสามารถเขียนได้เป็น

$$I_{cap} = C \frac{d}{dt} (V_2 - V_{D2}) = C \frac{d}{dt} V_2 \quad (2.36)$$

เนื่องจาก  $V_{D2}$  เป็นแรงดันตกคร่อมไดโอด โดยค่ากระแสไบอัส  $I_o$  มีค่าคงที่ เขียนสมการได้

$$V_{D2} = V_T \cdot \ln \left( \frac{I_o}{I_s} \right) \quad (2.37)$$

โดยที่  $I_s$  และ  $V_T$  คือ กระแสอิ่มตัวของไดโอด (Diode Saturation Current) และ แรงดันอุณหภูมิ (Thermal Voltage) ตามลำดับ ในอีกด้านหนึ่งกระแสที่ไหลผ่านไดโอด  $D_1$  เขียนสมการได้คือ

$$I_{D1} = I_s \cdot e^{V_{D1}/V_T} \quad (2.38)$$

เขียน  $V_{D1}$  ในรูปของแรงดัน  $V_1, V_2$  และ  $V_{D2}$  จากสมการที่ (2.38) เขียนใหม่ได้

$$I_{D1} = I_s \cdot e^{\frac{V_1 - (V_2 - V_{D2})}{V_T}} = I_s \cdot e^{\frac{V_1 - V_2}{V_T}} \cdot e^{\frac{V_{D2}}{V_T}} \quad (2.39)$$

แทนสมการที่ (2.37) ในสมการที่ (2.39) จะได้

$$I_{D1} = I_o \cdot e^{\frac{V_1 - V_2}{V_T}} \quad (2.40)$$

จากนั้น นำสมการที่ (2.36) และ (2.40) มาแทนในตามกฎ KCL ในสมการที่ (2.35) ได้

$$C \frac{d}{dt} V_2 = I_o \cdot e^{\frac{V_1 - V_2}{V_T}} - I_o \quad (2.41)$$

นำ  $e^{V_2/V_T}$  คูณทั้งสองข้างของสมการ และ จัดรูปใหม่ได้

$$I_o \cdot e^{\frac{V_2}{V_T}} + e^{\frac{V_2}{V_T}} \cdot C \frac{d}{dt} V_2 = I_o \cdot e^{\frac{V_1}{V_T}} \quad (2.42)$$

ใช้กฎลูกโซ่ในวงจรดิฟเฟอเรนเชียล และ คูณสมการทั้งสองข้างด้วย  $I_s$  ได้

$$I_s \cdot e^{\frac{V_2}{V_T}} + \frac{V_T C}{I_o} \cdot \frac{d}{dt} \left( I_s \cdot e^{\frac{V_2}{V_T}} \right) = I_s \cdot e^{\frac{V_1}{V_T}} \quad (2.43)$$

สมการที่ (2.43) เป็นสมการของตัวกรองอันดับหนึ่งในรูปแบบ Log-domain ซึ่งสอดคล้องกับสมการดิฟเฟอเรนเชียลอันดับหนึ่งในสมการ (2.34) เห็นได้ชัดว่าสัญญาณอินพุตและเอาต์พุตของตัวกรองโดยสมมติเป็นสัญญาณกระแสมีความสัมพันธ์กับ  $V_1$  และ  $V_2$  โดย

$$I_{in} = I_s \cdot e^{\frac{V_1}{V_T}} \quad (2.44)$$

$$I_{out} = I_s \cdot e^{\frac{V_2}{V_T}} \quad (2.45)$$

พิจารณาสมการ (2.44) และ (2.45) ซึ่งก็คือค่าความสัมพันธ์  $i-v$  ของไดโอดในทางอุดมคติสามารถใช้ในการออกแบบวงจรได้ดังรูปที่ 2.14(ค)-(ง) ซึ่งทำงานเป็นตัวแปลง ตัวแปลงลอการิทึมและกลับค่าลอการิทึมดังที่ได้กล่าวไปก่อนหน้านี้แล้ว โดยธรรมชาติแล้วมีความไม่เป็นเชิงเส้นสูงสามารถใช้ตัวแปลงลอการิทึมทำหน้าที่แก้ไขได้ จากสมการที่ (2.43) สามารถเขียนใหม่เขียนได้เป็น

$$I_{out} + \frac{V_T C}{I_o} \cdot I'_{out} = I_{in} \quad (2.46)$$

เห็นได้ว่าสมการที่ (2.46) เหมือนกับสมการที่ (2.34) ถ้าทำการแม็ปปีงค่า  $I_{out} \Leftrightarrow V_o$  และ  $I_{in} \Leftrightarrow V_{in}$  ดังนั้นเมื่อนำตัวแปลงลอการิทึม และ กลับค่าลอการิทึม มาประกอบคู่กัน ฟังก์ชันตัวกรองต่ำผ่านอันดับที่หนึ่งที่เป็นเชิงเส้นจึงสามารถสร้างได้ด้วยไดโอด และ ตัวเก็บประจุ โดยอินพุตและเอาต์พุตของตัวกรองคือ  $I_{in}$  และ  $I_{out}$  ตามลำดับ

การเปรียบเทียบสมการดิฟเฟอเรนเชียลเชิงเส้นของวงจร RC และ วงจร Log-domain เห็นได้อย่างชัดเจนว่าทอมความต้านทาน ในสมการที่ (2.34) ถูกแทนที่ด้วย  $V_T/I_o$  ในสมการที่ (2.35) โดยที่  $V_T$  และ  $I_o$  คือ แรงดันอุณหภูมิ และ กระแสไบอัสที่ไดโอด ดังนั้น ไดโอดใน Log-domain ประมวลได้กับตัวต้านทานในรูปแบบเชิงเส้น (Linear-domain) ข้อดีของไดโอด-ความต้านทาน นี้คือ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สามารถปรับค่าทางอิเล็กทรอนิกส์ได้ นั้นหมายถึงค่าความต้านทานที่เป็นตัวกำหนดค่าความถี่ตอบสนอง สามารถควบคุมได้โดยกระแส  $I_o$

แม้ว่าเทคโนโลยีสารกึ่งตัวนำที่มีมากกว่า 20 ปีไม่มีอะไรมาเปรียบเทียบได้จนปัจจุบัน ซึ่ง Adams ชี้ให้เห็นว่ามีหลายหลักการหลายแนวคิดที่เกี่ยวข้องกับตัวกรอง Log-domain ในบทความปี 1979 ซึ่งหลักการหลายๆ หลักการก็ยังคงใช้ได้จนถึงปัจจุบัน และได้สรุปมาเป็นข้อๆ ดังนี้

1. แสดงวิธีการที่ใช้อุปกรณ์ที่มีความไม่เป็นเชิงเส้นสูง อย่างเช่น ไดโอดมาทำให้เป็นระบบที่มีความเป็นเชิงเส้น โดยที่ใส่วงจรลอการิทึมไว้ภายในตัวแปลงลอการิทึม และ ตัวแปลงกลับค่าลอการิทึม
2. ความถี่คัตออฟของตัวกรอง Log-domain หาได้จาก

$$f_{cutoff} = \frac{1}{2\pi} \cdot \left( \frac{I_o}{V_T C} \right) \quad (2.47)$$

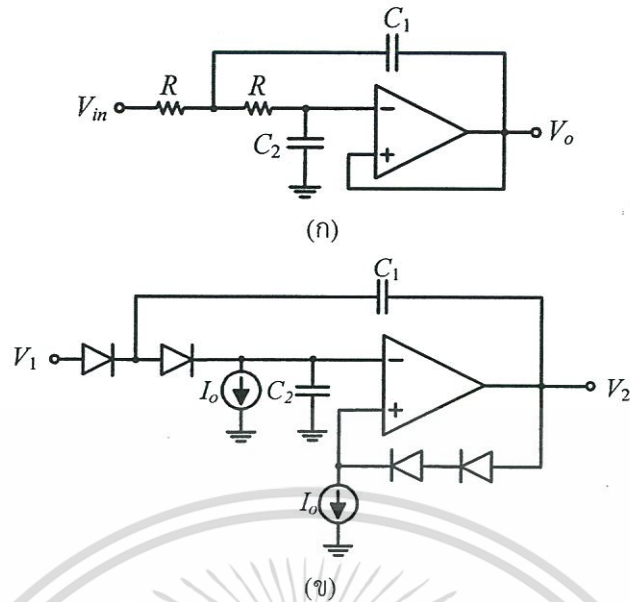
และ ถูกควบคุมโดยกระแสไบอัส  $I_o$  สมการนี้ให้ความแม่นยำ และมีช่วงกว้างของกระแสมากกว่า (>60 dB) ในอีกทางหนึ่งแสดงให้เห็นว่าค่าความถี่ตอบสนองสามารถปรับค่าได้หลายสิบเท่า (Decade)

3. จากสมการที่ (2.47) ความถี่ตอบสนองของตัวกรองมีความอ่อนไหวต่ออุณหภูมิ ซึ่งแรงดันอุณหภูมิ ( $V_T$ ) มีค่าเท่ากับ  $kT/q$  โดยที่หน่วยอุณหภูมิเป็นองศาเคลวิน Adams เสนอวิธีการลดผลกระทบที่เกิดขึ้นได้โดยใช้การชดเชยตัวประกอบทางอุณหภูมิในแหล่งจ่ายกระแส
4. เนื่องจากไดโอดแสดงคุณลักษณะที่ด้านลอการิทึมได้ไม่ดี จึงควรใช้ไบโพลาร์ไดโอด นั่นก็คือไบโพลาร์ทรานซิสเตอร์
5. ตัวอย่างหนึ่งในวงจรของ Adams สามารถควบคุมค่าแอมพลิฟายด์ได้โดยการปรับค่ากระแสไบอัสผ่านไดโอดแบบกลับค่าลอการิทึม ดังนั้นนอกจากค่าความถี่คัตออฟแล้วค่าอัตราขยาย DC ของตัวกรองแบบ Log-domain สามารถควบคุมได้ทางอิเล็กทรอนิกส์อีกด้วย

Adams ได้พัฒนาและประยุกต์ใช้แนวคิดเกี่ยวกับ Log-domain จนได้วงจรที่มีความซับซ้อนมากมาย หนึ่งในวงจรของเขาก็คือวงจร Sallen-Key ซึ่งแสดงในรูปที่ 2.10(ก) หลักการของเขาเกี่ยวกับการออกแบบตัวกรองได้กล่าวไว้ดังนี้

1. แทนที่ตัวต้านทานแต่ละตัวในวงจรด้วยไดโอดที่ไบอัสด้วยกระแส
2. เพิ่ม วงจรเลื่อนระดับเพื่อชดเชยให้กับสำหรับแรงดันตกคร่อมไดโอดแต่ละตัว
3. ทำการประกบคู่ชุดวงจร Log-domain ระหว่างตัวแปลงลอการิทึม และตัวแปลงกลับค่าลอการิทึม เพื่อให้ได้ระบบมีความเป็นเชิงเส้น

ผลการดำเนินการในตัวกรอง Sallen-Key แบบ Log-domain แสดงในรูปที่ 2.10(ข) อย่างไรก็ตาม เมื่อทำการแตกสมการดิฟเฟอเรนเชียลโดยตรงจากวงจรพบเทอมที่มีค่าความผิดพลาด อีกนัยหนึ่งอาจกล่าวได้ว่าตัวกรอง Log-domain ที่ออกแบบยังไม่มีความแม่นยำ เทอมที่เป็นค่าความผิดพลาดเป็นสาเหตุให้วงจรเกิดค่าความผิดพลาดด้านฮาร์มอนิกสภายได้เงื่อนไขความเป็นอุดมคติแม้ว่าวงจรดังกล่าวสามารถทำงานได้อย่างสมบูรณ์สำหรับวงจร RC อันดับที่หนึ่ง แต่ไม่สามารถนำไปปรับใช้งานทั่วไปได้กับโครงสร้างของตัวกรองแบบอื่นๆ ข้อเสียสำคัญคือขาดเทคนิคการสังเคราะห์วงจรที่ปราศจากความผิดพลาด



รูปที่ 2.10 (ก) วงจรกรองเชิงเส้นแบบ Sallen-Key  
(ข) ตัวกรอง Log-domain แบบ Sallen-Key

### 2.3.2 การพัฒนาการและวิธีการ

เทคนิค Log-domain ไม่เป็นที่แพร่หลายนักจนกระทั่งในปี 1993 เมื่อ Frey ได้เสนอวิธีการออกแบบตัวกรอง Log-domain ที่เป็นที่รู้จักกันในชื่อ Exponential-state-space synthesis [2] ซึ่งเกี่ยวข้องกับการเปลี่ยนตัวแปรในสมการปริภูมิสถานะ (State-space) ด้วยฟังก์ชันเอ็กโพเนนเชียล เนื่องจากการเชื่อมโยงมีลักษณะคล้ายกับลักษณะเฉพาะของฟังก์ชันเอ็กโพเนนเชียล  $I-V$  ในไบโพลาร์ทรานซิสเตอร์ ผลของสมการเอ็กโพเนนเชียลปริภูมิสถานะ สามารถอธิบายสมการวงจรถ้วยลักษณะทางกายภาพของกระแส และ แรงดัน ยกตัวอย่างเช่นไบโพลาร์ทรานซิสเตอร์และตัวเก็บประจุที่ถูกใช้วิเคราะห์ในการแปลงรูปของสมการ state-space แบบเทอมต่อเทอม วิธีการของ Frey ประสบความสำเร็จในการนำเสนอการออกแบบตัวกรองไบควอดเรติกแบบ Log-domain และ ตัวกรองเซปีเชพอน์ดที่เจ็ดซึ่งเป็นการต่อคาสเคสของไบควอดเรติกหลายๆตัว นอกจากนั้นผลต่างๆอ้างอิงจากการค้นคว้าในบทความอ้างอิงภายใต้ที่พิมพ์ [10],[22]-[26] ต่อมาวงจรไบควอดเรติก Log-domain แบบความเร็วสูงที่สร้างโดยใช้ไบโพลาร์ทรานซิสเตอร์แบบ *npn* ได้ถูกพัฒนาขึ้น และนำเสนอใน [27]

การสังเคราะห์ตัวกรองอย่างง่าย และ เสนอวิธีการต่างๆ Perry และ Roberts ได้พัฒนาวิธีการที่เรียกว่า Log-domain Signal-flow-graph (SFG) [28]-[29] เป็นวิธีการสังเคราะห์ตัวกรองที่รู้จักกันอย่างกว้างขวาง มีรูปแบบคล้ายกับวิธีการจำลองการทำงานของรูปแบบ LC Ladder เดิม นำไปสู่การสังเคราะห์ตัวกรองอันดับสูงแบบแอกทีฟ RC, MOS-C หรือ ตัวกรองในรูปวงจรรวมชนิด gm-C ต่างๆ ประกอบกันเป็นตัวกรอง ผลก็คือตัวกรอง Log-domain โดยยังคงรักษาคุณสมบัติความไวต่ำ และ สัญญาณรบกวนต่ำของรูปแบบ LC เดิมไว้ ซึ่งผลพลอยได้ที่สำคัญคือการสร้างระบบที่เป็นเชิงเส้นจากอุปกรณ์ไม่เป็นเชิงเส้นในวงจรต่ำมากได้ ในเบื้องต้นได้มีการพัฒนาตัวกรองอันดับสูงๆตัว

กรองแบบโพลที่ทั้งหมดตัวกรอง Log-domain แบบความถี่ต่ำผ่าน และ ยืนยันผ่านผลการทดลอง ภายหลังวิธีการนี้สามารถหาตัวกรองแบบความถี่ต้องการผ่านได้ [30] เมื่อไม่นานมานี้ฟังก์ชันการ กรองตามอำเภอใจ (Arbitrary) เช่นตัวกรองอีลิปติกถูกนำเสนอ โดยใช้หลักการของ State-space Formulation [31]-[32] ด้วยเช่นกัน

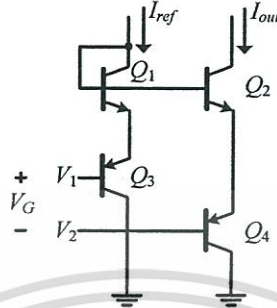
### 2.3.3 การประมวลผลสัญญาณแบบไม่เป็นเชิงเส้นใน Log-domain

สำหรับระบบในทางปฏิบัติมีความต้องการอินพุท และ เอาต์พุทที่มีความเป็นเชิงเส้น แต่ อย่างไรก็ตามระบบที่เป็นเชิงเส้นไม่จำเป็นต้องสร้างจากอุปกรณ์ที่เป็นเชิงเส้นเสมอไป อย่างที่ทราบกัน ดีว่าโดยธรรมชาติทรานซิสเตอร์เป็นอุปกรณ์ที่ไม่เป็นเชิงเส้น เช่นไบโพลาร์ทรานซิสเตอร์มีคุณสมบัติ เป็นเอ็กโพเนนเชียล ในกรณีที่คล้ายๆ กันมอสทรานซิสเตอร์ถูกควบคุมโดยกฎกำลังสอง จนปัจจุบันยัง มีความพยายามอย่างมากในการทำให้มีความเป็นเชิงเส้นจากอุปกรณ์ที่ไม่เป็นเชิงเส้น โดยออกแบบให้ วงจรที่มีความซับซ้อน ใช้กำลังงานเพิ่มขึ้น การลดความเร็วในการประมวลผล และ ลดช่วงการแกว่ง ของระดับสัญญาณให้น้อยลง โดยเทคนิคต่างๆ เทคนิคของการป้อนกลับแบบลบเป็นตัวอย่างที่ดี มี ความเป็นไปได้ในการใช้งานไบโพลาร์ทรานซิสเตอร์จากพฤติกรรมที่ซ่อนอยู่ภายในต่างๆ เพื่อที่รักษา ความเป็นเชิงเส้นไว้อาจได้รับผลดีตามมาไม่ว่าจะเป็นในรูปของความเร็ว ความผิดพลาด กำลังงาน และ วงจรที่ไม่มีความสลับซับซ้อน

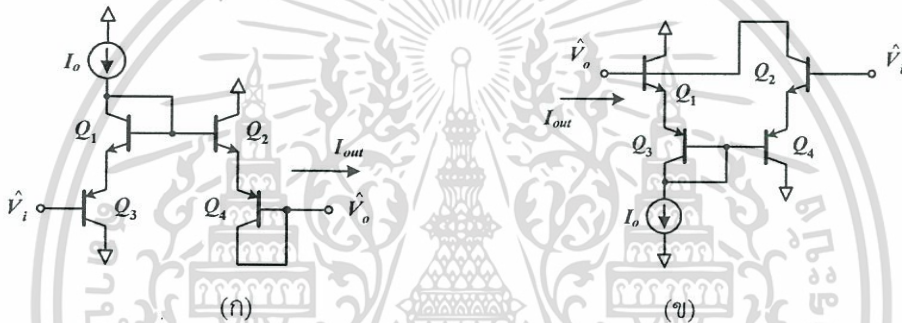


2.4 การวิเคราะห์ Log-domain เซล

วงจรอินทิเกรเตอร์แบบ Log-domain อย่างง่ายนั้นใช้ไบโพลาร์ทรานซิสเตอร์ 8 ตัวและตัวเก็บประจุอีกหนึ่งตัวเท่านั้น วงจรเหล่านี้มีความเรียบง่ายและมีคุณสมบัติในเทอมของการดำเนินการที่มีความเร็วสูงและใช้พลังงานต่ำ



รูปที่ 2.11 วงจรสะท้อนกระแสที่ปรับด้วยแรงดัน



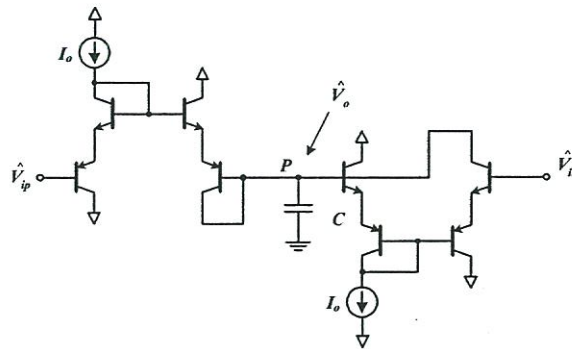
รูปที่ 2.12 เซลล์ Log-domain กับเซลล์ที่มีลักษณะชั่วคราวข้ามกับเซลล์ Log-domain

วงจรอินทิเกรเตอร์แบบ Log-domain เป็นหัวใจของเทคนิคการกรองใน Log-domain โดยเริ่มต้นนั้น วงจรสะท้อนกระแสที่ปรับด้วยแรงดันในรูปที่ 2.11 ร่วมกับคู่อินเวอร์สของมันมีรูปแบบเป็นดังรูปที่ 2.12 ในบทความเกี่ยวกับ Log-domain นั้น พวกมันถูกเรียกว่า “เซลล์ Log-domain” โดยการเขียนสมการ KVL วนรอบ  $Q_1-Q_4$  ในทรานซิสเตอร์รูป ซึ่งเขียนสมการของ Log-domain แบบพื้นฐานได้เป็นดังนี้

$$I_{out} = I_o e^{\frac{V_i - V_o}{2V_T}} \tag{2.48}$$

เมื่อนำเซลล์ Log-domain ทั้งสองในรูป 2.11 มารวมกัน และเพิ่มตัวเก็บประจุหนึ่งตัว ซึ่งวงจรอินทิเกรเตอร์แบบ Log-domain [30] ถูกสร้างขึ้นดังแสดงในรูปที่ 2.13 ใช้ KCL ที่โหนด P สามารถเขียนสมการได้ดังนี้

$$C \cdot \frac{dV_o}{dt} = I_o e^{\frac{V_{ip} - V_o}{2V_T}} - I_o e^{\frac{V_i - V_o}{2V_T}} \tag{2.49}$$



รูปที่ 2.13 วงจรอินทิเกรเตอร์แบบ Log-domain แบบบวกและลบ

โดยที่  $\hat{V}_{ip}$ ,  $\hat{V}_{in}$  และ  $\hat{V}_o$  แทนอินพุททางบวก อินพุททางลบ และ เอาต์พุทของ Log-domain ตามลำดับคูณตลอดด้วย  $\exp(\hat{V}_o/2V_T)$  และใช้กฎลูกโซ่จะได้ผลลัพธ์คือ

$$\frac{2V_T}{I_o} \cdot C \cdot \frac{d}{dt} \left\{ I_o e^{\frac{\hat{V}_o}{2V_T}} - I_o \right\} = \left\{ I_o e^{\frac{\hat{V}_{ip}}{2V_T}} - I_o \right\} - \left\{ I_o e^{\frac{\hat{V}_{in}}{2V_T}} - I_o \right\} \quad (2.50)$$

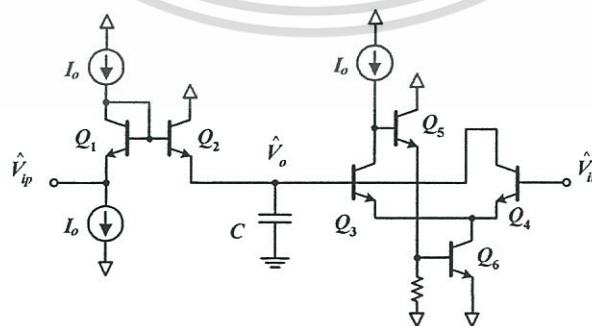
ถ้ากำหนดการจับคู่ของอินเวิร์สลอการิทึม และ เอ็กโพเนนเชียลเขียนสมการใหม่ได้เป็น

$$\text{LOG}(x) = 2V_T \ln \left( \frac{I_o + x}{I_o} \right) \quad \text{EXP}(x) = I_o e^{\frac{x}{2V_T}} - I_o \quad (2.51)$$

สามารถเขียน (2.50) ใหม่ได้เป็น

$$\text{EXP}(\hat{V}_o) = \frac{I_o}{2V_T} \cdot \frac{1}{C} \cdot \int \{ \text{EXP}(\hat{V}_{ip}) - \text{EXP}(\hat{V}_{in}) \} dt \quad (2.52)$$

วงจรเหล่านี้ทั้งหมดใช้หลักการที่คล้ายกันมาก ซึ่งในความเป็นจริงที่สังเกตได้มีสำคัญมากกว่าทุกๆ วงจรนั้นมีรูปแบบคล้ายกับสมการที่ (2.49) และ ในทำนองเดียวกันมีคุณสมบัติในการทำหน้าทีเป็นวงจรรวมอินทิเกรเตอร์แบบ Log-domain



รูปที่ 2.14 วงจรอินทิเกรเตอร์ลอการิทึมที่ต่อดัวยทรานซิสเตอร์แบบ npn ทั้งหมด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กระบวนการทำงานของไบโพลาร์ทั้งแบบ  $nnp$  และ  $pnp$  ที่ความเร็วสูงนั้นสามารถทำได้ แต่ที่มีราคาแพง โดยเฉพาะทรานซิสเตอร์  $pnp$  เป็นอุปกรณ์ที่มีข้อจำกัดในการใช้งานย่านความถี่สูง วงจรอินทิเกรเตอร์ Log-domain แบบที่ใช้  $nnp$  ทั้งหมดจึงมีความจำเป็นในการออกแบบเพื่อศักยภาพด้านความเร็วสูงได้พัฒนาขึ้นด้วยเทคโนโลยีสมัยใหม่สามารถทำได้ดังรูปที่ 2.14 วงจรย่อย  $Q_1-Q_2$  ในด้านซ้าย และ ชุดไบอัสตัวเอง เป็นเซลล์มาตรฐานที่พบในตัวกรอง Log-domain ทั่วไป [9], [33], [34] และ [35] โดยทรานซิสเตอร์ 2 ตัวแรกนี้ จัดอยู่ในรูปของทรานสลิเนียร์รูป ส่วนวงจรที่เหลือคือ เซลล์เอ็กโพเนนเชียลทรานสคอนดักแตนซ์แบบลบ ที่เคยนำเสนอไว้ในบทความ [9] ไบโพลาร์ทรานซิสเตอร์  $Q_3$  และ  $Q_4$  สร้างเป็นทรานสลิเนียร์รูปชุดหนึ่ง ขณะที่  $Q_5, Q_6$  และความต้านทานทำหน้าที่เป็นชุดไบอัส ไบโพลาร์ทรานซิสเตอร์ 2 คู่ คือ  $Q_1-Q_2$  และ  $Q_3-Q_4$  สร้างฟังก์ชันของ Log-domain ทางบวกและทางลบตามลำดับ ซึ่งคล้ายกับวงจรของรูปที่ 12.1 กระแสสองกระแสถูกสร้างที่คอลเลคเตอร์ของ  $Q_2$  และ  $Q_4$

$$I_{C2} = I_o e^{\frac{V_p - V_o}{V_T}} \quad I_{C4} = I_o e^{\frac{V_m - V_o}{V_T}} \quad (2.53)$$

สังเกตความคล้ายกันระหว่างสมการที่ (2.53) และ (2.48) เพื่อทำวงจรรวมอินทิเกรเตอร์ Log-domain ความแตกต่างของกระแสไหลเข้าสู่ตัวเก็บประจุ เขียนสมการ KCL ที่โหนดตัวเก็บประจุได้

$$C \cdot \frac{d\hat{V}_o}{dt} = I_o e^{\frac{V_p - V_o}{V_T}} - I_o e^{\frac{V_m - V_o}{V_T}} \quad (2.54)$$

เห็นได้ชัดว่า สมการนี้มีรูปแบบเหมือนกับสมการที่ (2.49) มาก แต่แตกต่างกันในส่วนที่เป็นขนาดในอาร์กิวเมนต์ของเอ็กโพเนนเชียลเท่านั้น ถัดมาทำการปรับสมการให้เหมาะสมคล้ายสมการที่ (2.49) ถึง (2.52) และ นิยามการจับคู่ของ ลอการิทึม/เอ็กโพเนนเชียล ที่สมบูรณ์ใหม่ได้คือ

$$\text{LOG}(x) = V_T \ln\left(\frac{I_o + x}{I_o}\right) \quad \text{EXP}(x) = I_o e^{\frac{x}{V_T}} - I_o \quad (2.55)$$

เขียนสมการ Log-domain ในรูปอินทิกรัลได้

$$\text{EXP}(\hat{V}_o) = \frac{I_o}{V_T} \cdot \frac{1}{C} \cdot \int \{ \text{EXP}(\hat{V}_p) - \text{EXP}(\hat{V}_m) \} dt \quad (2.56)$$

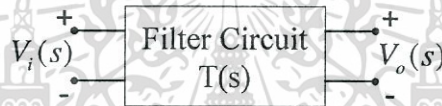
จากรูปแบบที่คล้ายกันของสมการ ยืนยันว่าซึ่งเป็นคุณสมบัติของวงจรรวมอินทิเกรเตอร์ Log-domain ดังที่เคยกล่าวไว้ก่อนหน้านี้ เมื่อพิจารณาสัญญาณที่เข้ามาในวงจรที่ประกอบด้วยทรานซิสเตอร์ชนิด  $nnp$  ทั้งหมด วงจรรวมอินทิเกรเตอร์สามารถทำงานที่ความถี่สูงกว่าหนึ่งร้อย MHz [9], [33] ซึ่งเหมาะสำหรับการประยุกต์ใช้งานที่ความถี่สูงมาก

### บทที่ 3

## ทฤษฎีวงจรตัวกรองความถี่และงานวิจัยที่เกี่ยวข้อง

### 3.1 วงจรตัวกรองความถี่ (Filter)

วงจรตัวกรองความถี่เป็นวงจรที่มีสำคัญวงจรมุ่งที่ใช้งานในด้านโทรคมนาคมในปัจจุบัน โดยมากใช้ในวงจรกรองความถี่ วงจรกรองความถี่แบบอนาล็อกมีการพัฒนาทั้งด้านเทคนิคและการสร้างมาอย่างต่อเนื่องตั้งแต่จากอดีต ซึ่งปัจจัยหลักที่ต้องการก็คือ สามารถทำงานงานในย่านความถี่สูงได้ดี และมีราคาถูก โดยวงจรกรองความถี่ส่วนมากจะสร้างจาก ออปแอมป์ (Operational Amplifier) แต่มีข้อจำกัดคือไม่สามารถทำงานในย่านความถี่สูงได้ ภายหลังจึงมีการคิดค้นการสร้างวงจรกรองความถี่ด้วยอุปกรณ์ที่เรียกว่า โอทีเอ (Operational Transconductance Amplifier : OTA) ซึ่งสามารถทำให้วงจรกรองความถี่ทำงานได้ในความถี่สูงได้ อัตราขยายเป็นตัวแปรสำคัญที่ใช้ในวงจรกรองความถี่ ซึ่งตัวกำหนดอัตราขยายของวงจรกรองความถี่นั้นๆคือ ออปแอมป์หรือโอทีเอนั่นเอง การเลือกใช้อุปกรณ์ในการสร้างวงจรกรองความถี่ไม่ควรมีอุปกรณ์พาสซีฟ (Passive Component) หรือควรมีให้น้อยที่สุดถ้าจำเป็นเพื่อเพิ่มความยืดหยุ่นในการทำงานของวงจรตัวกรองความถี่



รูปที่ 3.1 วงจรตัวกรองความถี่ในรูปของ Two-Port Network

จากรูปที่ 3.1 สามารถเขียนสมการได้เป็น

$$T(s) \equiv \frac{V_o(s)}{V_i(s)} \quad (3.1)$$

ให้ค่า  $s = j\omega$  สามารถเขียนสมการให้อยู่ในรูป Magnitude-phase ได้เป็น

$$T(j\omega) = |T(j\omega)| e^{j\phi(\omega)} \quad (3.2)$$

เมื่อแปลงสมการให้อยู่ในรูปของค่าอัตราขยายที่มีหน่วยเป็นเดซิเบล (db) ได้

$$A(\omega) \equiv 20 \log |T(j\omega)| \quad (3.3)$$

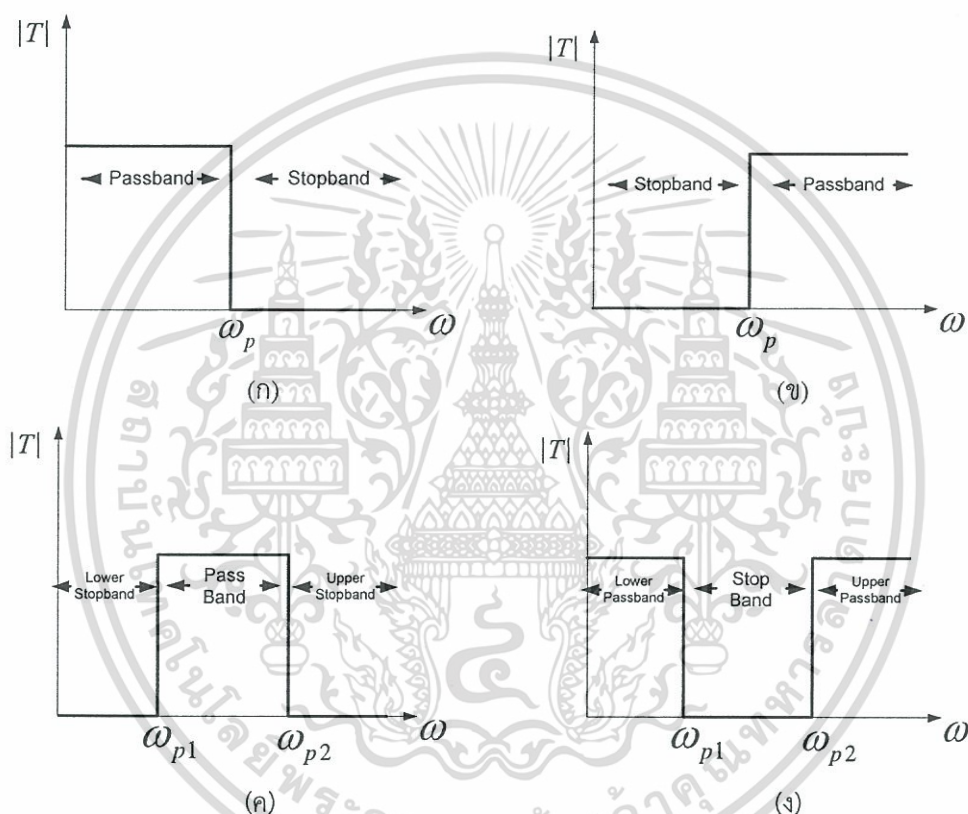
เมื่อนำสัญญาณอินพุตมาผ่านวงจรตัวกรองความถี่จะได้เป็น

$$|V_o(j\omega)| = |T(j\omega)| |V_i(j\omega)| \quad (3.4)$$

จากคุณสมบัติของวงจรตัวกรองความถี่ ค่าความถี่สัญญาณเอาต์พุตต้องอยู่ในช่วงที่กำหนดไว้ในวงจรตัวกรองความถี่ ส่วนค่าความถี่ที่เหลือสัญญาณต้องถูกกีด ซึ่งย่านความถี่ที่สามารถผ่านวงจรตัวกรองความถี่ได้ถูกเรียกว่า Pass Band ส่วนย่านความถี่สัญญาณที่ถูกกีดถูกเรียกว่า Stop Band ประเภทของวงจรตัวกรองความถี่สามารถแบ่งได้เป็น 4 ประเภทหลักๆคือ

1. ตัวกรองความถี่ต่ำผ่าน (Low Pass Filter )
2. ตัวกรองความถี่สูงผ่าน (High Pass Filter)
3. ตัวกรองความถี่ต้องการผ่าน (Band Pass Filter)
4. ตัวกรองความถี่ต้องการออก (Band Reject Filter)

วงจรตัวกรองความถี่แต่ละประเภท มีลักษณะการทำงานที่แตกต่างกันออกไป ดังแสดงในรูป



รูปที่ 3.2 คุณสมบัติของตัวกรองความถี่ในอุดมคติทั้ง 4 ประเภท

- |                               |                              |
|-------------------------------|------------------------------|
| (ก) ตัวกรองความถี่ต่ำผ่าน     | (ข) ตัวกรองความถี่สูงผ่าน    |
| (ค) ตัวกรองความถี่ต้องการผ่าน | (ง) ตัวกรองความถี่ต้องการออก |

### 3.1.1 ตัวกรองความถี่ต่ำผ่าน

ในการวิเคราะห์โครงข่าย ส่วนที่ต้องให้ความสำคัญในการวิเคราะห์คือ เฟส (Phase) และ ขนาด (Magnitude) เทียบกับความถี่ ซึ่งทำได้โดยการพล็อตกราฟ โดยฟังก์ชันโครงข่ายสามารถเขียน ได้ดังสมการ

$$H(s) = \frac{N(s)}{D(s)} = k \frac{\prod_{i=1}^n (s - z_i)}{\prod_{i=1}^m (s - p_i)} \quad (3.5)$$

โดยที่ค่าของโพลและซีโรว์สามารถเป็นได้ทั้งค่าจำนวนจริง หรือ เชิงซ้อนจึงต้องเขียนสมการให้ อยู่ในรูปของขนาด  $H(j\omega)$  ในรูปของเดซิเบล (Decibel) ได้เป็น

$$\text{Magnitude} = 20 \log_{10} |H(j\omega)| \quad (3.6)$$

$$\text{Magniitude} = 20 \log_{10} |k| + \sum_{i=1}^n 20 \log_{10} |j\omega - z_i| - \sum_{i=1}^m 20 \log_{10} |j\omega - p_i| \quad (3.7)$$

และ เฟสในรูปขององศาหรือ เรเดียน (Radians) สามารถเขียนได้เป็น

$$\text{Phase} = \tan^{-1} \frac{I_m H(j\omega)}{R_e H(j\omega)} \quad (3.8)$$

$$= \sum_{i=1}^n \tan^{-1} \left( \frac{I_m(j\omega - z_i)}{R_e(j\omega - z_i)} \right) - \sum_{i=1}^m \tan^{-1} \left( \frac{I_m(j\omega - p_i)}{R_e(j\omega - p_i)} \right) \quad (3.9)$$

การคำนวณแบบละเอียดทำให้เห็นว่ามีความยุ่งยาก ซึ่งโดยส่วนมากแล้วใช้การประมาณการ เพื่อนำมาพล็อตกราฟซึ่งสามารถใช้ได้เช่นกัน ในการประมาณการพล็อตกราฟในลักษณะของฟังก์ชัน ขนาด และ เฟสจะเรียกกันว่าการพล็อต Bode (Bode Plot) ซึ่งเป็นวิธีการที่ไม่ยุ่งยากมากนัก

ในตัวประกอบของรูปแบบ  $N(s)$  หรือ  $D(s)$  สามารถแยกเป็น 4 แบบได้ดังนี้

1. เป็นค่าคงที่  $k$
2. มีตัวประกอบ  $s$  แทนในรากที่จุดกำเนิด
3. ตัวประกอบ  $s + \alpha$  แทนในรากจริง
4. ตัวประกอบ  $s^2 + as + b$  แทนในรากเชิงซ้อนสังยุค

ในงานวิจัยนี้ใช้การวิเคราะห์ตัวประกอบแบบ 3 เป็นหลักเนื่องจากใช้โครงข่ายการส่งผ่าน ลำดับที่หนึ่งโดยวิเคราะห์ตัวประกอบ  $s + \alpha$

ถ้าฟังก์ชัน  $H(s) = s + \alpha$  สามารถนำมาหาค่าขนาด และ เฟสได้โดย

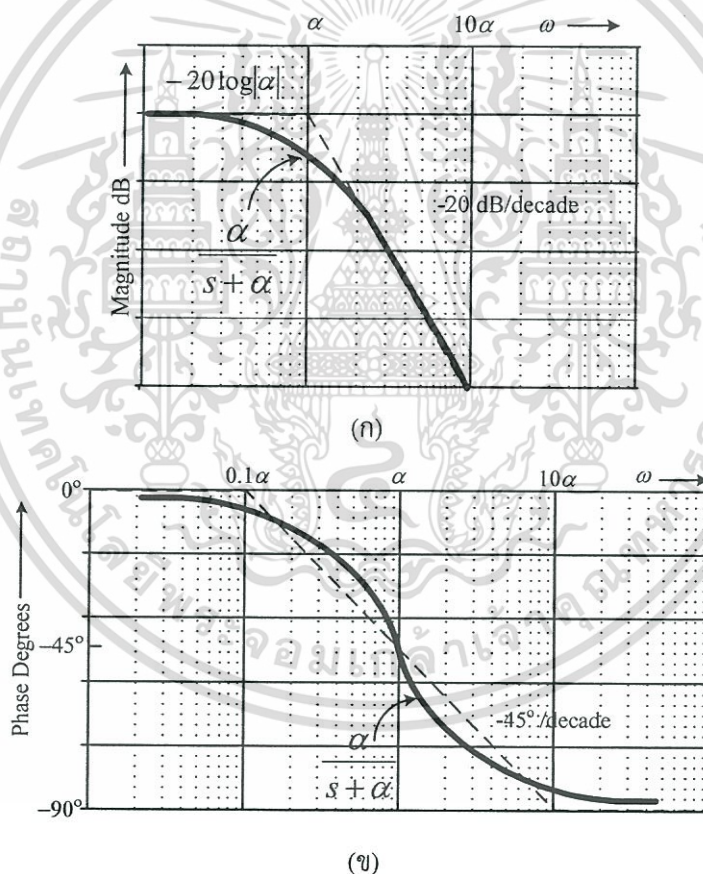
$$\text{Magnitude} = 20 \log_{10} |j\omega + \alpha| = 20 \log_{10} (\omega^2 + \alpha^2)^{\frac{1}{2}} \quad (3.10)$$

$$\text{Phase} = \tan^{-1} \left( \frac{\omega}{\alpha} \right) \quad (3.11)$$

ใช้การวิเคราะห์ด้วยส่วนกลับของตัวประกอบกรณี 3. ซึ่งตรงกับสมการส่งผ่านของวงจรกรองความถี่ต่ำผ่านลำดับที่หนึ่งโดยพล็อตขนาด และ เฟสพล็อตของ  $\frac{\alpha}{s + \alpha}$

จากสมการที่ (3.11) ณ เส้นกราฟแสดงเฟสจากความถี่  $0^\circ$  ไปจนถึงความถี่สูงที่  $90^\circ$  ที่เป็นจริงแสดงไว้ดังรูปที่ 3.3 (ข) เป็นเส้นทึบและเส้นประ เป็นเส้นที่ประมาณค่าซึ่งประมาณ  $45^\circ/\text{decade}$  ปรากฏว่าที่ความถี่  $\omega = \alpha$  เฟสเลื่อนไป  $45^\circ$

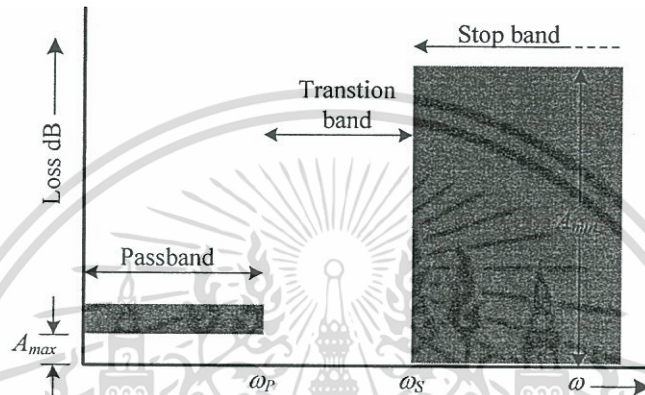
ส่วนขนาด และ เฟสของกรณีโพลเป็น  $s = -\alpha$  โดยแทนสมการด้วย  $\frac{\alpha}{s + \alpha}$  จะแสดงไว้ดังรูปที่ 3.3 (ก) และ (ข) ตามลำดับ



รูปที่ 3.3 (ก) พล็อตขนาดของ  $\frac{\alpha}{s + \alpha}$

(ข) เฟสพล็อตของ  $\frac{\alpha}{s + \alpha}$

ฟังก์ชันพื้นฐานของตัวกรองความถี่ต่ำผ่าน ยอมให้ความถี่ต่ำผ่านได้โดยมีค่าการสูญเสีย (Loss) ต่ำมากแต่ที่ความถี่สูงนั้นทำหน้าที่เป็นตัวลดทอนสัญญาณ (Attenuator) คุณสมบัติทั่วไปของตัวกรองความถี่ต่ำผ่านถูกแสดงในรูปที่ 3.4 ตัวกรองตัวกรองความถี่ต่ำผ่านทำหน้าที่ผ่านสัญญาณตั้งแต่ย่าน DC ไปจนถึงจุดความถี่ตัด (Cut-Off) ( $\omega_p$ ) มีการลดทอนเท่ากับ  $A_{max}$  (dB) ถูกเรียกว่าแถบความถี่ผ่าน (Pass Band) และ เมื่อความถี่สูงกว่า  $\omega_s$  มีการลดทอนเท่ากับ  $A_{min}$  (dB) ย่านความถี่จาก  $\omega_s$  ไปจนถึงความถี่อื่นันต์ถูกเรียกว่าแถบความถี่หยุด (Stop Band) และ  $\omega_s$  เรียกว่าขอบความถี่หยุด ช่วงความถี่ระหว่าง  $\omega_p$  ไปจนถึง  $\omega_s$  ถูกเรียกว่าแถบเปลี่ยนผ่านความถี่ (Transition Band)



รูปที่ 3.4 คุณสมบัติของตัวกรองความถี่ต่ำผ่าน (LPF)

### 3.2 สมการการส่งผ่าน

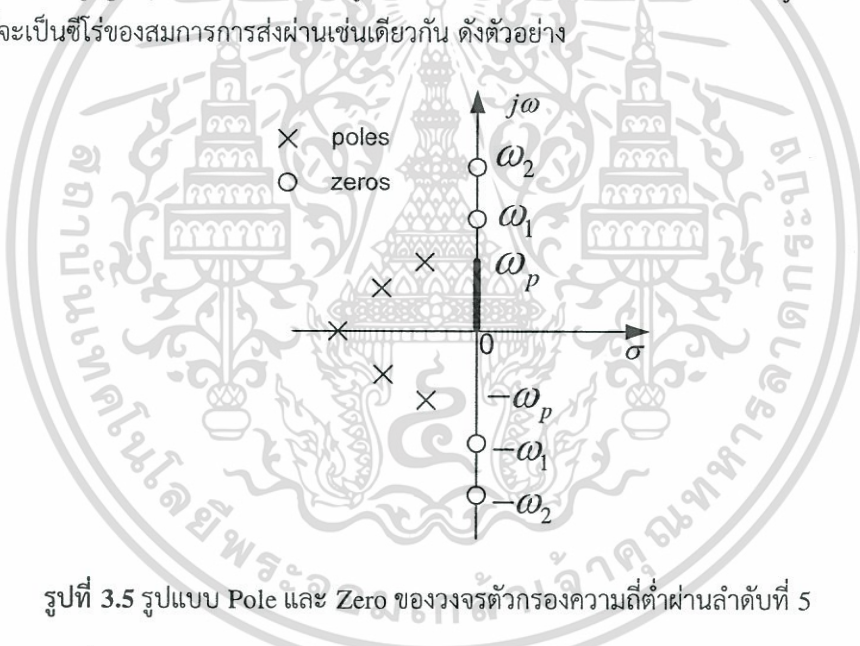
สมการการส่งผ่านของวงจรกรองความถี่ สามารถเขียนให้อยู่ในรูปของสมการโพลิโนเมียล (Polynomials) ได้ดังสมการที่ (3.5)

$$T(s) = \frac{a_M s^M + a_{M-1} s^{M-1} + \dots + a_0}{s^N + b_{N-1} s^{N-1} + \dots + b_0} \quad (3.12)$$

โดยที่  $N$  จะเป็นตัวกำหนดลำดับของตัวกรองความถี่ (Filter Order) และค่าของ  $M$  จะน้อยกว่าหรือเท่ากับค่า  $N$  จากสมการที่ (3.5) เราสามารถแยกตัวประกอบได้เป็น

$$T(s) = \frac{a_M (s - z_1)(s - z_2) \dots (s - z_M)}{(s - p_1)(s - p_2) \dots (s - p_N)} \quad (3.13)$$

เราจะเรียกค่า  $z_1, z_2, \dots, z_M$  ว่าค่าซีโร (Zero) และเรียกค่า  $p_1, p_2, \dots, p_N$  ว่าค่าโพล (Pole) โดยที่ค่าโพลและซีโร สามารถเป็นได้ทั้งจำนวนเต็มและจำนวนจินตภาพ แต่จะอยู่ในรูปของคู่คอนจูเกต (Conjugate) ตัวอย่างเช่น  $1 + 2j$  เป็นซีโรของสมการการส่งผ่าน ค่า  $1 - 2j$  ซึ่งเป็นคู่คอนจูเกต ก็จะเป็นซีโรของสมการการส่งผ่านเช่นเดียวกัน ดังตัวอย่าง



รูปที่ 3.5 รูปแบบ Pole และ Zero ของวงจรตัวกรองความถี่ต่ำผ่านลำดับที่ 5

จากรูปที่ 3.5 จะเห็นได้ว่า ในย่านความถี่ Stop Band ค่าซีโรจะอยู่บนแกน  $j\omega$  เสมอ จะได้ค่าเศษของสมการที่ (10) เป็น  $(s + j\omega_1)(s - j\omega_1)(s + j\omega_2)(s - j\omega_2)$  ซึ่งอาจเขียนให้อยู่ในรูป  $(s^2 + \omega_1^2)(s^2 + \omega_2^2)$  และเมื่อแทนค่า  $s = j\omega$  จะได้เป็น  $(-\omega^2 + \omega_1^2)(-\omega^2 + \omega_2^2)$  ส่วนค่าโพล จะสังเกตได้ว่าจะอยู่ทางซ้ายของ  $s$ -plane เสมอ ซึ่งหมายถึงค่าโพลจะมีค่าเป็นจำนวนจริงติดลบเสมอ นั่นเอง จากนั้นทำค่าที่ได้มาแทนในสมการที่ (3.6) จะได้เป็น

$$T(s) = \frac{a_4 (s^2 + \omega_1^2)(s^2 + \omega_2^2)}{s^2 + b_4 s^4 + b_3 s^3 + b_2 s^2 + b_1 s^1 + b_0} \quad (3.14)$$

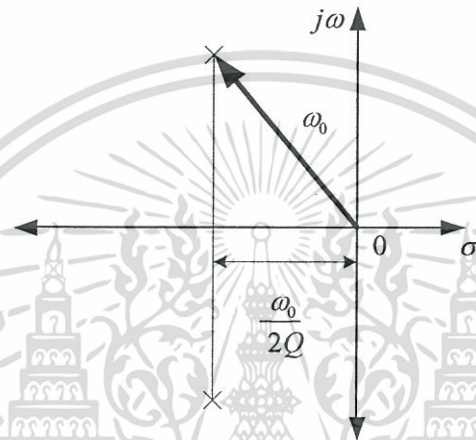
### 3.3 ฟังก์ชันตัวกรองความถี่ลำดับที่ 2 (Second-Order Filter Function)

รูปแบบทั่วไปของฟังก์ชันตัวกรองความถี่ลำดับที่ 2 ในรูปของสมการโพลีโนเมียลเป็นดังสมการ

$$T(s) = \frac{a_2 s^2 + a_1 s + a_0}{s^2 + s\left(\frac{\omega_0}{Q}\right) + \omega_0^2} \quad (3.15)$$

ได้

$$p_1, p_2 = -\frac{\omega_0}{2Q} \pm j\omega_0 \sqrt{1 - (1/4Q^2)} \quad (3.16)$$



รูปที่ 3.6 ค่าโพลของตัวกรองความถี่ลำดับที่ 2

ส่วนค่าที่จะเป็นตัวบอกว่าเป็นตัวกรองความถี่ประเภทใด คือค่าสัมประสิทธิ์  $a_0$ ,  $a_1$  และ  $a_2$  ซึ่งตัวกรองความถี่แต่ละชนิด จะมีสมการการส่งผ่านที่แตกต่างกันไป ดังสมการ

$$T_{BR} = \frac{s^2 + \omega^2}{s^2 + s\frac{\omega}{Q} + \omega^2} \quad (3.17)$$

$$T_{BP} = \frac{s\frac{\omega}{Q}}{s^2 + s\frac{\omega}{Q} + \omega^2} \quad (3.18)$$

$$T_{LP} = \frac{\omega^2}{s^2 + s\frac{\omega}{Q} + \omega^2} \quad (3.19)$$

และ

$$T_{HP} = \frac{s^2}{s^2 + s\frac{\omega}{Q} + \omega^2} \quad (3.20)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตัวกรองความถี่สามารถทำงานได้ทั้งในโหมดแรงดันและในโหมดกระแส โดยเอาต์พุตที่ออกมาจะเป็นแรงดันและกระแสตามลำดับ โดยในงานวิจัยนี้เลือกเอาตัวกรองความถี่ที่ทำงานในโหมดกระแสมาใช้ เนื่องจาก ไม่ว่า supply จะมีค่าน้อยหรือมาก ก็จะไม่มีผลต่อกระแสเอาต์พุตเลย ซึ่งต่างจากตัวกรองความถี่ที่ทำงานในโหมดแรงดันที่แรงดันเอาต์พุตจะแกว่งได้สูงสุดตาม supply และข้อดีอีกหนึ่งอย่างของการทำงานในโหมดกระแสคือ โหลดของวงจรมีผลต่อกระแสเอาต์พุตน้อย

### 3.4 ค่าความไวต่อวงจร (Sensitivity) [40]

วิธีหนึ่งที่ใช้ในการบอกว่าตัวกรองที่ออกแบบมานั้น มีประสิทธิภาพดีหรือไม่นั้นก็คืออุปกรณ์ (Components) ที่ใช้ในวงจร ซึ่งอุปกรณ์ที่ใช้ในตัวกรองนั้น โดยปกติแล้วจะมีความผิดพลาดเปลี่ยนแปลงตามองค์ประกอบต่างๆ เช่น อุณหภูมิ ความชื้น หรือความผิดพลาดของอุปกรณ์เอง ซึ่งการออกแบบนั้น ถ้าต้องการให้วงจรมีประสิทธิภาพสูง องค์ประกอบของวงจรจะต้องไม่เปลี่ยนแปลงเลย แต่ในทางปฏิบัติไม่เป็นเช่นนั้น จะเกิดความเปลี่ยนแปลงเสมอ ซึ่งเราจำเป็นต้องรู้ถึงค่าความเปลี่ยนแปลงที่มีผลต่อวงจร ซึ่งเราจะเรียกวิธีนี้ว่า การวิเคราะห์ค่าความไว ซึ่งถ้าใช้การออกแบบที่ดีแล้วจะสามารถประหยัดวงจรได้มากที่สุด เนื่องจากไม่จำเป็นต้องใช้อุปกรณ์ที่แพงเกินความจำเป็นนั่นเอง

#### 3.4.1 ความไวของ $\omega$ และ $Q$

ความไวของโครงข่าย เป็นการวัดค่าความเปลี่ยนแปลงของประสิทธิภาพของโครงข่าย เนื่องมาจากการเปลี่ยนแปลงของตัวอุปกรณ์ในโครงข่ายดังที่กล่าวไว้ในบทที่ 2 ตัวกรองชนิดฟังก์ชันไบควอดเรติกสามารถเขียนให้อยู่ในรูปมาตรฐานได้ดังนี้

$$T(s) = k \frac{s^2 + \frac{\omega_z}{Q_z} s + \omega_z^2}{s^2 + \frac{\omega_p}{Q_p} s + \omega_p^2} \quad (3.21)$$

ความไวตัวแรกที่เราจะพิจารณา คือ ความไวของความถี่โพล  $\omega_p$  เปลี่ยนไป เมื่อค่าความต้านทาน  $R$  เปลี่ยนไป โดยความเปลี่ยนแปลงของความถี่โพลต่อหน่วย  $\frac{\Delta\omega_p}{\omega_p}$  ต่อการเปลี่ยนแปลงต่อหน่วย  $\frac{\Delta R}{R}$  ในรูปคณิตศาสตร์ เขียนได้เป็น

$$S_R^{\omega_p} = \lim_{\Delta R \rightarrow 0} \frac{\frac{\Delta\omega_p}{\omega_p}}{\frac{\Delta R}{R}} \quad (3.22)$$

$$= \frac{R}{\omega_p} \frac{\partial \omega_p}{\partial R} \quad (3.23)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ซึ่งมีความหมายเดียวกันกับ

$$S_R^{\omega_p} = \frac{\partial(\ln \omega_p)}{\partial(\ln R)} \quad (3.24)$$

เมื่อทราบดีแล้วว่าราคาของการผลิตอุปกรณ์ขึ้นอยู่กับเปอร์เซ็นต์ (%) ของความผิดพลาดเปลี่ยนแปลง  $100 \times \frac{\Delta R}{R}$  ซึ่งเราสามารถหาได้จากสมการที่ (3.22) ส่วนในกรณีของความไวของตัวแปรอื่น เช่น  $\omega_z$ ,  $Q_p$ ,  $Q_z$  และ  $k$  ต่ออุปกรณ์อื่นๆ ของโครงข่ายก็คิดโดยวิธีเดียวกันเช่น

$$S_c^{\omega_p} = \frac{c}{\omega_p} \frac{\partial \omega_p}{\partial c} \quad S_R^{Q_p} = \frac{R}{\omega_p} \frac{\partial Q_p}{\partial R} \quad S_R^k = \frac{R}{k} \frac{\partial k}{\partial R} \quad (3.25)$$

ดังนั้นจากสมการที่ (3.24) เราจึงสามารถสรุปเป็นสมการที่เป็นมาตรฐาน โดยใช้ตัวแปรความไว  $p$  ต่ออุปกรณ์  $x$  ได้เป็น

$$S_x^p = \frac{x}{p} \frac{\partial p}{\partial x} = \frac{\partial(\ln p)}{\partial(\ln x)} \quad (3.26)$$

ถ้า  $p$  ไม่เป็นฟังก์ชันของ  $x$  (เช่น  $p = \text{ค่าคงที่}$ ) ดังนั้น

$$S_x^p = 0 \quad (3.27)$$

ถ้า  $p = cx$  โดยที่  $c$  เป็นค่าคงที่

$$S_x^{cx} = \frac{\partial(\ln cx)}{\partial(\ln x)} = \frac{\partial(\ln c)}{\partial(\ln x)} + \frac{\partial(\ln x)}{\partial(\ln x)} = 1 \quad (3.28)$$

และความสัมพันธ์อื่นๆ ที่ควรรู้เช่น

$$S_x^p = -S_x^{1/p} \quad (3.29)$$

ซึ่งถ้าพิจารณาจากสมการที่ (3.24) ก็พิจารณาได้เช่นกัน คือ

$$-S_x^{1/p} = -\frac{\partial(\ln 1/p)}{\partial(\ln x)} = -\frac{\partial(-\ln p)}{\partial(\ln x)} = S_x^p \quad (3.30)$$

และในลักษณะเดียวกัน

$$S_x^p = -S_x^{1/x}$$

ความสัมพันธ์อื่นๆ อีกที่น่าสนใจ และพิสูจน์ได้เช่น

$$S_x^{p_1 p_2} = S_x^{p_1} + S_x^{p_2} \quad (3.31 \text{ ก})$$

$$S_x^{p_1/p_2} = S_x^{p_1} - S_x^{p_2} \quad (3.31 \text{ ข})$$

$$S_x^p = \frac{1}{n} S_x^p \quad (3.31 \text{ ค})$$

$$S_x^{p^n} = n S_x^p \quad (3.31 \text{ ง})$$

$$S_x^{p_1+p_2} = \frac{p_1 S_x^{p_1} + p_2 S_x^{p_2}}{p_1 + p_2} \quad (3.31 \text{ จ})$$

$$S_x^{cf(x)} = S_x^{f(x)} \quad (3.31 \text{ ฉ})$$

โดยที่  $c$  เป็นตัวแปรอิสระของ  $x$  และ  $f(x)$  เป็นฟังก์ชันของ  $x$

### 3.5 ตัวกรองแบบที่ใช้วงจรขยายหลายตัว [40]

เทคโนโลยีด้านอุปกรณ์แอกทีฟ ได้ก้าวหน้ามาถึงจุดหนึ่ง หลักการต่างๆ ก็ไม่มีผลอีกต่อไป เช่น การลดจำนวนของอุปกรณ์แอกทีฟ ซึ่งก็เป็นแนวทางตรงกันข้ามกับทฤษฎีในบทก่อนๆ ซึ่งกล่าวถึงตัวกรองที่ใช้วงจรขยายเพียงตัวเดียว (Single Amplifier) ในด้านการออกแบบวงจรรวมสมัยใหม่ก็จะมีผลคืออย่างเดียวกันก็คือการใช้อุปกรณ์น้อย แต่เมื่อใช้วงจรขยายหลายตัว (Multiple Amplifier) ในการสร้างก็จะทำให้ได้ประสิทธิภาพที่สูงกว่าหลายๆ อย่าง โดยมีโครงสร้างการต่อในลักษณะไล่ลำดับ (Cascade) ซึ่งจะต่อกันถึงต่อไปในบทนี้

#### 3.5.1 ตัวกรอง State-Variable หรือ KHN

การสังเคราะห์ตัวกรอง State-variable เรียกอีกชื่อหนึ่งว่า วงจร KHN (Kerwin-Huelsman-Newcomb) ซึ่งมาจากชื่อของผู้ริเริ่ม [2] โดยมีความยืดหยุ่นสูง ประสิทธิภาพดี และ มีความไวต่ำ คุณสมบัตินี้ทำให้ตัวกรองทำงานได้อย่างดี สามารถสร้างเป็นตัวกรองในเชิงพาณิชย์ได้

##### 3.5.1.1 ทฤษฎีของตัวกรอง State-variable

คำว่า State-variable มาจากการหาค่าตัวแปร State ประกอบด้วยตัวสมการดิฟเฟอเรนเชียล สามารถนำมาสร้างเป็นวงจรจริงได้ ซึ่งเริ่มต้นจากการพิจารณาฟังก์ชันถ่ายโอนของตัวกรอง ความถี่ที่ต้องการผ่านแบบกลับเฟสอันดับสองดังสมการที่ (3.32)

$$\frac{V_2(s)}{V_1(s)} = \frac{-|H|s}{s^2 + a_1s + a_0} \quad (3.32)$$

จากสมการข้างต้น เป็นสมการเชิงความถี่ (Frequency Domain) โดยทำการคูณสมการที่ (3.32) ด้วยตัวแปร  $\frac{X(s)}{s^2}$  ได้เป็น

$$\frac{V_2(s)}{V_1(s)} = \frac{-|H| \frac{X(s)}{s}}{X(s) + \frac{a_1 X(s)}{s} + \frac{a_0 X(s)}{s^2}} \quad (3.33)$$

แยกสมการโดยแบ่งเศษ และ ส่วนเป็น 2 สมการจะได้ดังนี้

$$X(s) = V_1(s) - \frac{a_1 X(s)}{s} - \frac{a_0 X(s)}{s^2} \quad (3.34ก)$$

$$V_2(s) = -|H| \frac{X(s)}{s} \quad (3.34ข)$$

ทำการแปลงกลับลาปลาซเข้าไปทั้งสองข้าง ในสมการที่ (3.34) เราจะได้ สมการเชิงเวลา (Time Domain) ในรูปอินทิกรัล

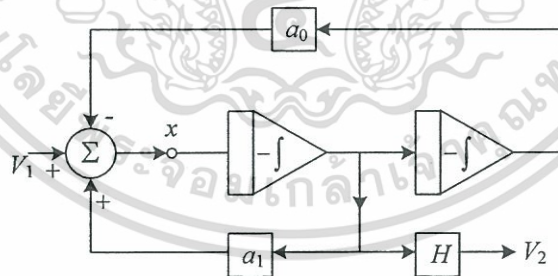
$$x(t) = v_1(t) - a_1 \int x(t) dt - a_0 \int \left[ \int x(t) dt \right] dt \quad (3.35ก)$$

$$v_2(t) = -|H| \int x(t) dt \quad (3.35ข)$$

โดยที่  $x(t) = \mathcal{L}^{-1}[X(s)]$  ซึ่งตัวแปรเหล่านี้ได้แก่  $x(t)$ ,  $\int x(t) dt$  และ  $\int \left[ \int x(t) dt \right] dt$  เรียกว่าตัวแปร State (State-variable) สำหรับการคำนวณออกแบบตัวกรองต่อไป ส่วนรูปบล็อกไดอะแกรมของสมการที่ (3.35) แสดงให้เห็นในรูปที่ 3.7

### 3.5.1.2 การสร้างตัวกรอง State-variable

บล็อกไดอะแกรมตามรูปที่ 3.7 เป็นสร้างตัวกรองขึ้นอินทิเกรเตอร์แบบกลับเฟส และ วงจรจริงได้แสดงไว้ในรูป 3.8 โดยสร้างขึ้นจากออปแอมป์ โดยฟังก์ชันแถบความถี่ผ่านของวงจรจะเป็นไปตามสมการที่ (3.36)



รูปที่ 3.7 โครงสร้างทั่วไปของตัวกรอง State-variable

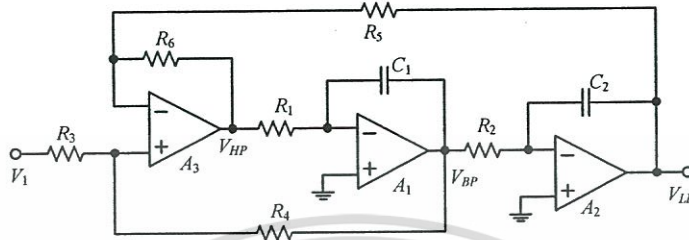
$$V_{LP}(s) = \frac{V_{BP}(s)}{sR_2C_2} \quad V_{BP}(s) = \frac{V_{HP}(s)}{sR_1C_1} \quad (3.36)$$

โดยที่  $V_{LP}(s)$ ,  $V_{BP}(s)$ , และ  $V_{HP}(s)$  คือเอาต์พุตของ LPF, BPF และ HPF ตามลำดับโดยสมการ HPF จะมีค่าเท่ากับ

$$V_{HP}(s) = -\frac{R_6}{R_5} V_{LP}(s) + \left( \frac{R_4}{R_3 + R_4} \right) \left( \frac{R_5 + R_6}{R_5} \right) V_1(s) + \left( \frac{R_3}{R_3 + R_4} \right) \left( \frac{R_5 + R_6}{R_5} \right) V_{BP}(s) \quad (3.37)$$

ใช้สมการ (3.36) แทนค่า  $V_{LP}(s)$  และ  $V_{HP}(s)$  จะได้

$$V_{BP}(s) = -\frac{1}{sR_1C_1} \left[ \frac{R_6}{R_5} \frac{V_{BP}(s)}{sR_2C_2} + \frac{1+R_6/R_5}{1+R_3/R_4} V_1(s) + \frac{1+R_6/R_5}{1+R_3/R_4} V_{BP}(s) \right] \quad (3.38)$$



รูปที่ 3.8 วงจรกรองความถี่แบบ State-variable

สำหรับการหาค่า  $\frac{V_{BP}(s)}{V_1(s)}$  โดยใช้สมการที่ (3.36) เราสามารถหาค่าสมการถ่ายโอนของ BPF, LPF และ HPF ดังนี้

$$\frac{V_{BP}(s)}{V_1(s)} = \frac{-(1+R_6/R_5) s}{(1+R_3/R_4) R_1 C_1} \quad (3.39ก)$$

$$\frac{V_{LP}(s)}{V_1(s)} = \frac{1+R_6/R_5}{1+R_3/R_4} \frac{1}{R_1 C_1 R_2 C_2} \quad (3.39ข)$$

$$\frac{V_{HP}(s)}{V_1(s)} = \frac{1+R_6/R_5}{1+R_3/R_4} s^2 \quad (3.39ค)$$

$$D(s) = s^2 + \frac{s}{R_1 C_1} \frac{1+R_6/R_5}{1+R_3/R_4} + \frac{R_6/R_5}{R_1 R_2 C_1 C_2} \quad (3.39ง)$$

จากสมการข้างต้นพบว่าตัวกรอง LPF และ HPF จะเป็นแบบไม่กลับเฟส ส่วน BPF จะเป็นแบบกลับเฟส ค่าของ  $\omega_n$  และ  $Q$  จะหาได้จาก

$$\omega_0 = \sqrt{\frac{R_6/R_5}{R_1 C_1 R_2 C_2}} \quad (3.40ก)$$

$$\frac{1}{Q} = \frac{1+R_6/R_5}{1+R_3/R_4} \sqrt{\frac{R_2 R_5 C_2}{R_1 R_6 C_1}} \quad (3.40ข)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ค่าของ  $H_0$  จะแตกต่างกันไปสำหรับ LPF, HPF และ BPF ซึ่งมีค่าเท่ากับ

$$\text{Low-pass: } H_0 = \frac{1+R_5/R_6}{1+R_3/R_4} \quad (3.41\text{ก})$$

$$\text{Band-pass: } H_0 = -\frac{R_4}{R_3} \quad (3.41\text{ข})$$

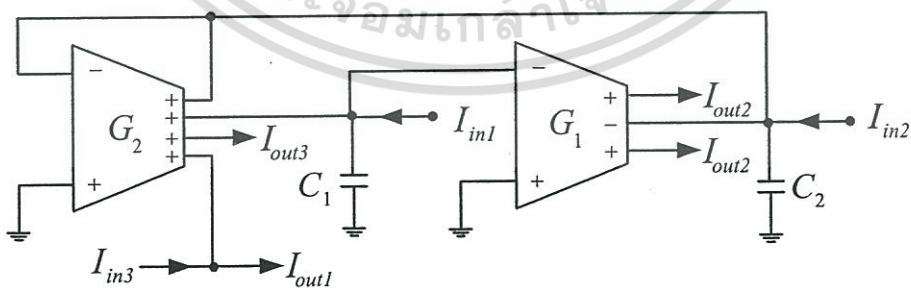
$$\text{High-pass } H_0 = \frac{1+R_6/R_5}{1+R_3/R_4} \quad (3.41\text{ค})$$

สำหรับกรณีของตัวกรอง LPF ค่า  $H_0$  คือ อัตราขยายไฟตรง สำหรับกรณีของ BPF ค่า  $H_0$  อัตราขยายที่ความถี่เรโซแนนซ์ และ สำหรับกรณีของ HPF ค่า  $H_0$  คืออัตราขยายความถี่สูงมาก

### 3.6 งานวิจัยที่เกี่ยวข้อง

การทำงานของวงจรในรูปแบบกระแส เป็นที่ทราบกันเป็นอย่างดีว่ามีข้อดีกว่าวงจรที่ทำงานในรูปแบบแรงดัน โดยงานวิจัยที่มีก่อนหน้าได้ออกแบบวงจรกรองความถี่ให้ทำงานในรูปแบบกระแส โดยใช้อุปกรณ์แอกทีฟไว้หลายชนิด เช่น วงจรตามกระแส [36] (Current Follower : CF) วงจรสายพานกระแส [37] (CCII) และวงจรขยายความนำ [16-18] , [38-39] (Operational Transconductance Amplifier : OTA) เป็นต้น โดยสมการการส่งผ่านแบบไบควอดเทรตริก นับว่าเป็นหลักการที่นิยมกันอย่างกว้างขวาง และนำมาสังเคราะห์เป็นวงจรกรองความถี่ได้อย่างมีประสิทธิภาพ ด้วยหลักการนี้เอง ยังสามารถสร้างเป็นตัวกรองความถี่ได้หลายรูปแบบ [13] ซึ่งเป็นที่พบเห็นกันมายาวนาน เมื่อพิจารณาวงจรกรองความถี่รูปแบบกระแสที่นำเสนอไว้โดยใช้ OTA 2-3 ตัว [16-17] จะพบว่าสามารถปรับค่า  $\omega_p$  และค่า  $Q_p$  ได้ด้วยวิธีอิเล็กทรอนิกส์ แต่การปรับค่า  $Q_p$  จะมีผลต่อการปรับค่า  $\omega_p$  โดยในบทนี้ เราจะกล่าวถึงงานวิจัยของ C. Chang ที่ตีพิมพ์ในปี 2000 และ ปี 2003 อย่างสั้นๆ ซึ่งเป็นแนวคิดที่ทำให้เกิดงานวิจัยนี้ขึ้น

งานวิจัยของ C. Chang “Universal current-mode OTA-C biquad with the minimum components”, Aug. 2000 [17] งานวิจัยนี้เป็นการสังเคราะห์วงจรกรองความถี่รูปแบบกระแส ซึ่งวงจรที่ออกแบบเป็นไปตามรูปที่ 3.9



รูปที่ 3.9 วงจรกรองความถี่รูปแบบกระแสของ C. Chang [17]

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากวงจรในรูปที่ 3.9 จะสามารถหาค่าของสัญญาณเอาต์พุตได้ดังนี้

$$I_{out1} = \frac{[s^2 C_1 C_2 I_{in3} + s C_1 g_2 (I_{in3} - I_{in2}) + g_1 g_2 (I_{in3} - I_{in1})]}{\Delta} \quad (3.21 ก)$$

$$I_{out2} = \frac{[-s C_2 g_1 I_{in1} - g_1 g_2 (I_{in1} - I_{in2})]}{\Delta} \quad (3.21 ข)$$

$$I_{out3} = \frac{[s C_1 g_2 I_{in2} + g_1 g_2 I_{in1}]}{\Delta} \quad (3.21 ค)$$

โดยที่  $\Delta = s^2 C_1 C_2 + s C_1 g_2 + g_1 g_2$

สามารถสร้าง ฟังก์ชันมาตรฐาน 5 แบบโดยกำหนดเงื่อนไขดังต่อไปนี้

- (1) HP สามารถสร้างได้, เมื่อกำหนด  $I_{in1} = I_{in2} = I_{in3} = I_{in}$
- (2) BP สามารถสร้างได้, เมื่อกำหนด  $I_{in1} = I_{in3} = 0$  และ  $I_{in2} = I_{in}$
- (3) LP สามารถสร้างได้, เมื่อกำหนด  $I_{in2} = I_{in3} = 0$  และ  $I_{in1} = I_{in}$
- (4) BR สามารถสร้างได้, เมื่อกำหนด  $I_{in1} = 0$  และ  $I_{in2} = I_{in3} = I_{in}$
- (5) AP สามารถสร้างได้, เมื่อกำหนด  $I_{in1} = 0, I_{in2} = 2I_{in3}$  และ  $I_{in3} = I_{in}$

จากวงจรที่แสดงดังรูปที่ 3.9 จะสามารถหาค่า  $\omega_p$  และ  $Q_p$  ได้ดังสมการ

$$\omega_p = \sqrt{\frac{G_1 G_2}{C_1 C_2}} \quad (3.22)$$

$$Q_p = \frac{C_2}{G_2} \sqrt{\frac{G_1 G_2}{C_1 C_2}} \quad (3.23)$$

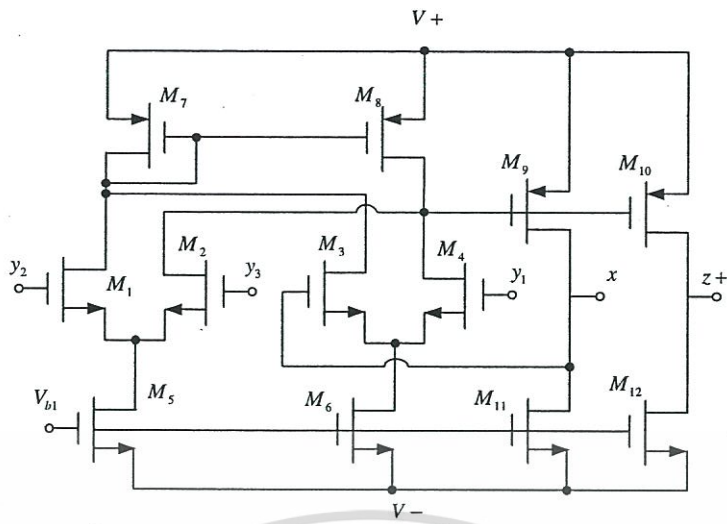
เมื่อพิจารณาความไวของ  $\omega_p$  และ  $Q_p$  จากสมการ (3.22) และ (3.23) จะได้เป็นตารางดังนี้

$x$	$S_x^{\omega_p}$	$S_x^{Q_p}$
$C_1$	-0.5	0.5
$C_2$	-0.5	-0.5
$G_1$	0.5	0.5
$G_2$	0.5	-0.5

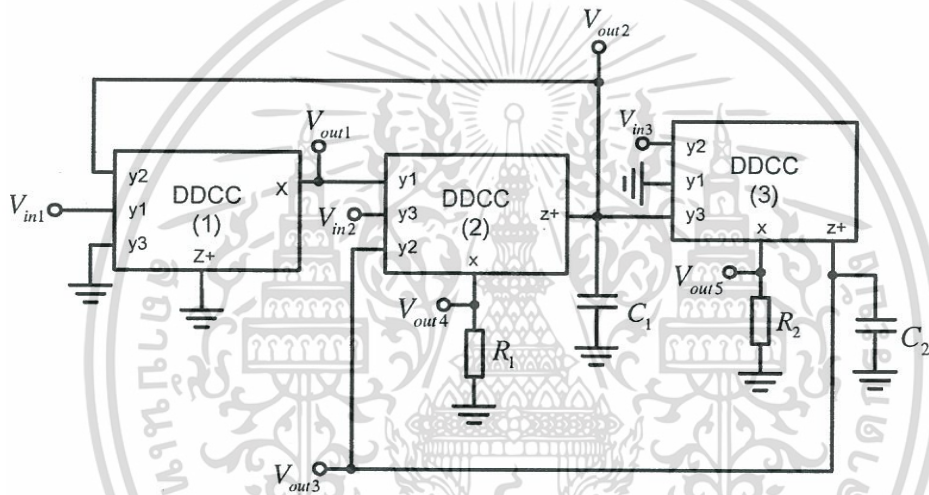
ตารางที่ 3.1 ค่าความไวของ  $\omega_p$  และ  $Q_p$  ของวงจรกรองความถี่รูปแบบกระแสของ C. Chang [17]

จากสมการที่ (3.22), (3.23) และตารางค่าความไวของวงจรที่ 3.1 จะเห็นว่า ค่า  $\omega_p$  และ  $Q_p$  ไม่เป็นอิสระต่อกัน

จากนั้น ได้ทำการศึกษางานวิจัยของ Juin-Wei Horng [20] โดยใช้ DDCC ที่มีคุณสมบัติคือมีแบนด์วิดท์กว้าง มีความเป็นเชิงเส้นสูง มีช่วงปฏิบัติการทางอินพุตกว้าง อุปกรณ์ที่ใช้ในวงจรประกอบไปด้วย DDCC ที่สร้างมาจาก CMOS จะมีองค์ประกอบดังรูป 3.10 จำนวน 3 ตัว ตัวต้านทานเชื่อมต่อลงกราวด์ 2 ตัวและ ตัวเก็บประจุเชื่อมต่อลงกราวด์ 2 ตัว ซึ่งวงจรที่ได้ออกแบบเป็นไปตามรูปที่ 3.9



รูปที่ 3.10 องค์ประกอบของ DDCC ที่ถูกสร้างมาจาก CMOS



รูปที่ 3.11 วงจรกรองความถี่รูปแบบแรงดันของ Juin-Wei Horng [20]

จากวงจรในรูปที่ 3.11 จะสามารถหาค่าของสัญญาณเอาต์พุตได้ดังนี้

$$V_{out1} = \frac{(s^2 C_1 C_2 + G_1 G_2) V_{in1} - s C_2 G_1 V_{in2} - G_1 G_2 V_{in3}}{s^2 C_1 C_2 + s C_2 G_1 + G_1 G_2} \quad (3.24 ก)$$

$$V_{out2} = \frac{s C_2 G_1 V_{in1} + s C_2 G_1 V_{in2} + G_1 G_2 V_{in3}}{s^2 C_1 C_2 + s C_2 G_1 + G_1 G_2} \quad (3.24 ข)$$

$$V_{out3} = \frac{G_1 G_2 V_{in1} + G_1 G_2 V_{in2} - (s C_1 G_2 + G_1 G_2) V_{in3}}{s^2 C_1 C_2 + s C_2 G_1 + G_1 G_2} \quad (3.24 ค)$$

$$V_{out4} = \frac{s^2 C_1 C_2 V_{in1} + s^2 C_1 C_2 V_{in2} + s C_1 G_2 V_{in3}}{s^2 C_1 C_2 + s C_2 G_1 + G_1 G_2} \quad (3.24 ง)$$

$$V_{out5} = \frac{s C_2 G_1 V_{in1} + s C_2 G_1 V_{in2} - (s^2 C_1 C_2 + s C_2 G_1) V_{in3}}{s^2 C_1 C_2 + s C_2 G_1 + G_1 G_2} \quad (3.24 จ)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เงื่อนไขการสร้างวงจรกรองความถี่	$V_{out1}$	$V_{out2}$	$V_{out3}$	$V_{out4}$	$V_{out5}$
$V_{in2} = V_{in3} = 0, V_{in1} = V_{in}$	BR	BP	LP	HP	BP
$V_{in1} = V_{in3} = 0, V_{in2} = V_{in}$	BP	BP	LP	HP	BP
$V_{in1} = V_{in2} = 0, V_{in3} = V_{in}$	LP	LP		BP	
$V_{in3} = 0, V_{in1} = V_{in2} = V_{in}$	AP	BP	LP	HP	BP
$V_{in2} = 0, V_{in1} = V_{in3} = V_{in}$	HP		BP		HP
$V_{in1} = 0, V_{in2} = V_{in3} = V_{in}$			BP		HP

ตารางที่ 3.2 เงื่อนไขการสร้างตัวกรองของวงจรกรองความถี่รูปแบบแรงดันของ Juin-Wei Horng [20]

จากวงจรที่แสดงดังรูปที่ 3.11 จะสามารถหาค่า  $\omega_p$  และ  $Q_p$  ได้ดังสมการ

$$\omega_p = \sqrt{\frac{G_1 G_2 \alpha_{22} \alpha_{23} \beta_2 \beta_3}{C_1 C_2}} \quad (3.25)$$

$$Q_p = \frac{1}{\alpha_{12} \alpha_{21}} \sqrt{\frac{C_1 G_2 \alpha_{22} \alpha_{33} \beta_3}{C_2 G_1 \beta_2}} \quad (3.26)$$

เมื่อพิจารณาความไวของ  $\omega_p$  และ  $Q_p$  จากสมการ (3.25) และ (3.26) จะได้เป็นตารางดังนี้

$x$	$S_x^{\omega_p}$	$S_x^{Q_p}$
$C_1$	-0.5	0.5
$C_2$	-0.5	-0.5
$G_1$	0.5	0.5
$G_2$	0.5	-0.5
$\alpha_{12}$	0	-1
$\alpha_{21}$	0	-1
$\alpha_{22}$	0.5	0
$\alpha_{23}$	0.5	0
$\alpha_{33}$	0	0.5
$\beta_2$	0.5	-0.5
$\beta_3$	0.5	0.5

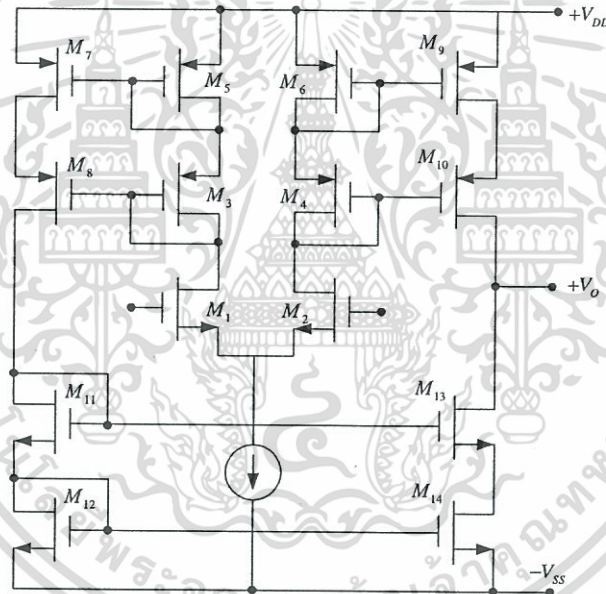
ตารางที่ 3.3 ค่าความไวของ  $\omega_p$  และ  $Q_p$  ของวงจรกรองความถี่รูปแบบแรงดันของ Juin-Wei Horng [20]

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

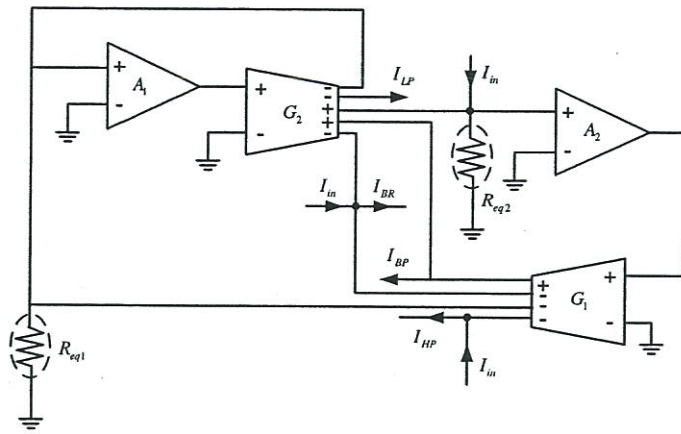
จากผลการทดลองจะการตอบสนองของเฟสแบบ Non-ideal ที่ย่านความถี่ต่ำ เมื่อพิจารณาสมการที่ (3.25) และ (3.26) จะเห็นได้ว่า  $\omega_p$  และ  $Q_p$  ไม่เป็นอิสระต่อกันได้ทั้งทางอิเล็กทรอนิกส์ และเมื่อพิจารณาค่าความไวจากตารางที่ 3.3 จะเห็นได้ว่ามีองค์ประกอบที่จะทำให้เกิดค่าความผิดพลาดต่อความถี่ตอบสนองและองค์ประกอบคุณภาพ โดยเฉพาะค่า  $\alpha_{12}$  และ  $\alpha_{21}$  จะมีผลผกผันต่อค่า  $Q_p$  โดยตรง (100%) จำนวนมากซึ่งไม่สามารถปรับแต่งค่าทางอิเล็กทรอนิกส์ และจากจำนวน CMOS ที่นำมาสร้างวงจรของความถี่ที่ใช้มีจำนวนมาก จึงไม่เหมาะสมในการสร้างวงจรรวม

ต่อมาได้พิจารณางานวิจัยของพิพัฒน์และคณะ [21] โดยงานวิจัยนี้ ได้นำอุปกรณ์แอกทีฟที่เป็นองค์ประกอบคือ OP-AMP, OTA และ MOS ข้อดีของงานวิจัยนี้คือ มีเอาท์พุทอิมพีแดนซ์สูง และไม่มีการเชื่อมต่อกับอุปกรณ์พาสซีฟภายนอก และองค์ประกอบของ OTA ที่ถูกสร้างมาจาก CMOS ได้แสดงในรูป 3.12

โดยงานวิจัยนี้ได้นำเสนอวงจรของความถี่ผ่านแบบหลายหน้าที่สองวงจรร่วมกันคือ วงจรของความถี่หลายหน้าที่ ซึ่งถูกสร้างมาจาก OP-AMP สองตัว OTA สองตัว และ MOS ทรานซิสเตอร์สี่ตัว ดังรูปที่ 3.13 ซึ่งคุณสมบัติของวงจรของความถี่ทั้งสองคือมีเอาท์พุทอิมพีแดนซ์สูง จึงนำมาเชื่อมต่อกับแบบคลาสแคดได้ง่าย



รูปที่ 3.12 องค์ประกอบของ OTA ที่ถูกสร้างมาจาก CMOS



รูปที่ 3.13 วงจรกรองความถี่หลายหน้าที่โดยใช้อุปกรณ์แอกทีฟเป็นองค์ประกอบ [21]

จากวงจรในรูปที่ 3.13 จะสามารถหาค่าของสัญญาณเอาต์พุตได้ดังนี้

$$T_{LP} = \frac{R_{eq1} R_{eq2} B_1 B_2 g_1 g_2}{D(s)} \quad (3.27 \text{ ก})$$

$$T_{BP} = \frac{s R_{eq1} B_1 g_2}{D(s)} \quad (3.27 \text{ ข})$$

$$T_{HP} = \frac{s^2}{D(s)} \quad (3.27 \text{ ค})$$

$$T_{BR} = \frac{s^2 + R_{eq1} R_{eq2} B_1 B_2 g_1 g_2}{D(s)} \quad (3.27 \text{ ง})$$

โดยที่  $D(s) = s^2 + s R_{eq1} B_1 g_2 + R_{eq1} R_{eq2} B_1 B_2 g_1 g_2$

จากวงจรที่แสดงดังรูปที่ 3.13 จะสามารถหาค่า  $\omega_p$  และ  $Q_p$  ได้ดังสมการ

$$\omega_p = \sqrt{R_{eq1} R_{eq2} B_1 B_2 g_1 g_2} \quad (3.28)$$

$$Q_p = \sqrt{\frac{R_{eq2} B_2 g_1}{R_{eq1} B_1 g_2}} \quad (3.29)$$

เมื่อพิจารณาความไวของ  $\omega_p$  และ  $Q_p$  จากสมการ (3.28) และ (3.29) จะได้เป็นตารางดังนี้

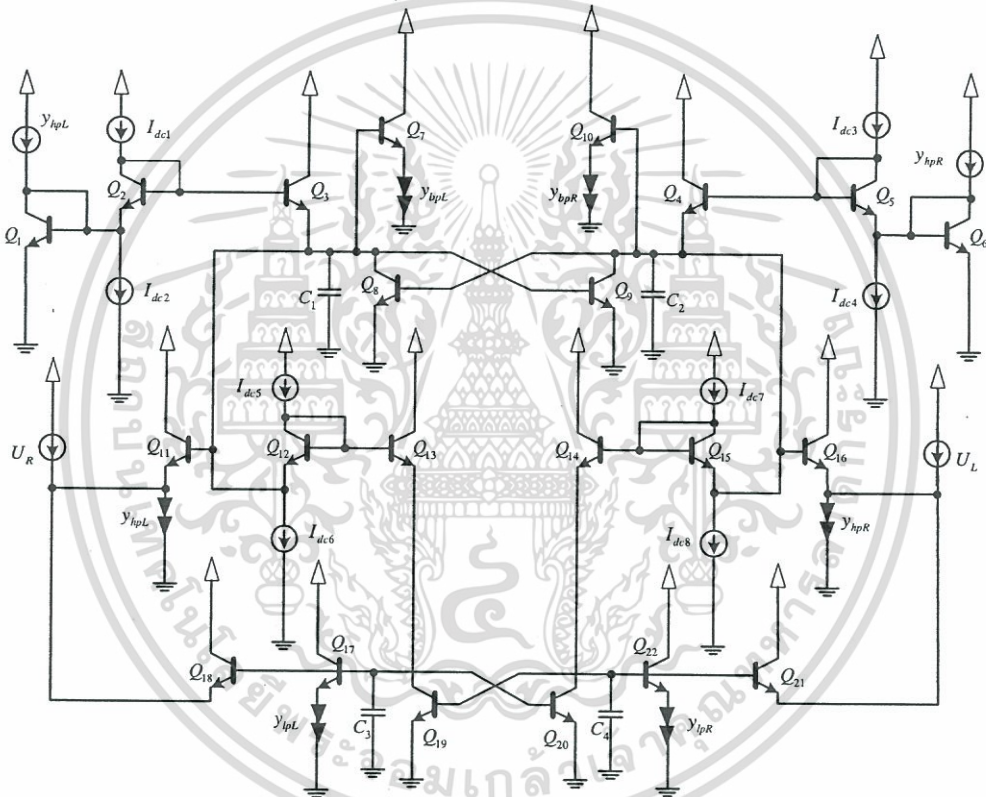
$x$	$S_x^{\omega_p}$	$S_x^{Q_p}$
$R_{eq1}$	0.5	-0.5
$R_{eq2}$	0.5	0.5
$B_1$	0.5	-0.5
$B_2$	0.5	0.5
$g_1$	0.5	0.5
$g_2$	0.5	-0.5

ตารางที่ 3.4 ค่าความไวของ  $\omega_p$  และ  $Q_p$  ของวงจรกรองความถี่หลายหน้าที่โดยใช้อุปกรณ์แอกทีฟเป็นองค์ประกอบ [21]

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการที่ (3.28) และ (3.29) จะเห็นได้ว่าทั้งสองวงจรถ้า  $\omega_p$  และ  $Q_p$  ไม่เป็นอิสระต่อกัน ได้ทั้งทางอิเล็กทรอนิกส์ จากตารางที่ 3.3 จะเห็นได้ว่ามีองค์ประกอบที่จะทำให้เกิดค่าความผิดพลาดจำนวนมาก เช่น ค่า  $R_{eq1}$ ,  $B_1$  และ  $g_2$  จะผลโดยตรงต่อค่า  $\omega_p$  และเนื่องด้วยคุณสมบัติของตัวกรองจะขึ้นอยู่กับค่าพารามิเตอร์  $g_1$  และ  $g_2$  มีความอ่อนไหวสูงในการปรับแต่งค่า จากคุณสมบัติของตัวกรองแบบ MOS-C ให้ค่าความเพี้ยนต่ำแต่ไม่เหมาะสำหรับการใช้งานที่ความเร็วสูงเนื่องจากเป็นข้อจำกัดของอุปกรณ์แอกทีฟที่นำมาใช้ และ จำนวน CMOS ที่นำมาสร้างวงจรความถี่ที่ใช้มีจำนวนมาก จึงไม่เหมาะสมในการสร้างวงจรรวม

ต่อมาได้พิจารณางานวิจัยของ Abdullah T. Tola และคณะ [41] โดยงานวิจัยนี้ได้ทำการวิจัย วงจรกรองความถี่หลายหน้าที่แบบ Log-Domain เช่นกันซึ่งวงจรได้นำทรานซิสเตอร์และตัวเก็บประจุ ต่อลงกราวด์เป็นองค์ประกอบในวงจร ดังรูปที่ 3.14



รูปที่ 3.14 วงจรกรองความถี่หลายหน้าที่แบบ Log-domain ของ A. T. Tola [41]

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากวงจรในรูปที่ 3.14 จะสามารถหาค่าของสัญญาณเอาต์พุตได้ดังนี้

$$Y_{hp} = \frac{s^2}{s^2 + \left(\frac{\omega_o}{Q}\right)s + \omega_o^2} U \quad (3.30 ก)$$

$$Y_{bp} = -\frac{\omega_o}{Qs} Y_{hp} = -\frac{\omega_o / Qs}{s^2 + \left(\frac{\omega_o}{Q}\right)s + \omega_o^2} U \quad (3.30 ข)$$

$$Y_{lp} = -\frac{\omega_o Q}{s} Y_{bp} = -\frac{\omega_o^2}{s^2 + \left(\frac{\omega_o}{Q}\right)s + \omega_o^2} U \quad (3.30 ค)$$

$$Y_{lp} = -\frac{\omega_o Q}{s} Y_{bp} = -\frac{\omega_o^2}{s^2 + \left(\frac{\omega_o}{Q}\right)s + \omega_o^2} U \quad (3.30 ง)$$

$$Y_{n,lpn,hpn} = -\frac{s^2 + \omega_n^2}{s^2 + \left(\frac{\omega_o}{Q}\right)s + \omega_o^2} U \quad (3.30 จ)$$

โดยที่  $\omega_n = \omega_o \longrightarrow Y_n$

$\omega_n < \omega_o \longrightarrow Y_{lpn}$

$\omega_n > \omega_o \longrightarrow Y_{hpn}$

$$Y_{ap} = \frac{s^2 - \left(\frac{\omega_o}{Q}\right)s + \omega_o^2}{s^2 + \left(\frac{\omega_o}{Q}\right)s + \omega_o^2} U \quad (3.30 ฉ)$$

จากวงจรของงานวิจัยนี้ในรูปที่ 3.14 จะเห็นได้ว่า โครงสร้างของวงจรมีความซับซ้อนโดยมีจำนวนทรานซิสเตอร์ 20 ตัว ตัวเก็บประจุต่อลงกราวด์จำนวน 4 ตัว ในให้สัญญาณอินพุตจะต้องใช้วงจรแยกสัญญาณซ้ายและขวา (Current splitter) ซึ่งจะต้องเพิ่มจำนวนทรานซิสเตอร์ในวงจรรวมไม่น้อยกว่าสิบตัว และการนำสัญญาณกระแสเอาต์พุตออกไปใช้งานทำได้ยาก ทำให้ต้องมีการเพิ่มวงจรภายนอกเพื่อนำกระแสเอาต์พุตไปใช้งาน จึงไม่เหมาะสมในการสร้างวงจรรวม

## บทที่ 4

# วงจรรองความถี่หลายหน้าที่รูปแบบกระแสปรับค่าได้แบบ Log-domain

### 4.1 บทนำ

หลักการ log-domain ได้ถูกนำมาใช้ประโยชน์อย่างกว้างขวางในระบบประมวลผลทางสัญญาณอนาล็อกโหมดกระแสที่มีความถี่สูง ในปี 1979 Adam นำเสนอผลงานเกี่ยวกับตัวกรองสัญญาณต่อเนื่องเรียกว่า ตัวกรอง log-domain ซึ่งภาพรวมระบบจะเป็นเชิงเส้น ส่วนภายในไม่เป็นระบบเชิงเส้น [1] โดยมีแนวคิดมาจาก หลักการบีบอัด และ ขยายสัญญาณ โดยอินพุทกระแสแบบเส้นตรงถูกเปลี่ยนให้เป็นแรงดันที่ถูกบีบอัดที่ไม่เป็นเชิงเส้น แรงดันที่ถูกบีบอัดแล้วจะถูกประมวลผลแรงดันบีบอัดที่ผ่านการประมวลผลแล้วจะถูกขยายกลับให้เป็นกระแสอีกครั้ง การบีบอัดและขยายของสัญญาณที่เกี่ยวข้องขึ้นอยู่กับคุณสมบัติ ล็อกการิทึม/เอ็กโปเนนเชียล ของไบโพลารานซิสเตอร์

ในปี 1993 Frey ได้นำเสนอเกี่ยวกับการออกแบบตัวกรองสัญญาณ log-domain โดยใช้หลักการ state-space [2], [3] วิธีการสร้างตัวกรองสัญญาณอีกหลากหลายโดยใช้บล็อกพื้นฐาน ซึ่งประกอบไปด้วย วงจรสะท้อนกระแสแบบไบโพลาร์ควบคุมการไบอัสที่ซามีเตอร์ การทำงานตัวกรองสัญญาณ log-domain โดยใช้การบีบอัดและขยายสัญญาณอย่างรวดเร็ว [4]-[7] ซึ่งตรงนี้เองทำให้เป็นที่น่าสนใจ เพราะว่าจะให้ผลตอบสนองทางความถี่ที่สูง ย่านการปฏิบัติงานกว้าง พร้อมทั้งมีความสามารถในการปรับค่าได้ และ ใช้ไฟเลี้ยงต่ำ [8]-[12]

วงจรรองความถี่หลายหน้าที่มีพื้นฐานมาจาก วงจรใช้อินทิเกรเตอร์รูป [13] ปัจจุบันนี้ได้มีการนำเอา OTA (SO-OTA) มาใช้ ซึ่งใช้พื้นฐานมาจากโครงสร้างของอินทิเกรเตอร์รูป [14] ข้อดีของวงจรมีคือโครงสร้างมีความซับซ้อนรวมถึงการใช้ โอทีเอ และ ตัวเก็บประจุต่อลงกราวด์จำนวนมาก [15] นอกจากนั้นยังมีการนำเสนอตัวกรองสัญญาณที่มีพื้นฐานจาก OTA ที่มีหลายเอาต์พุท และ ตัวเก็บประจุที่ต่อลงกราวด์ ตัวกรองสัญญาณรูปแบบกระแสที่มีโครงสร้างของอินทิเกรเตอร์ชนิดสูญเสีย และไม่สูญเสีย ได้ถูกนำเสนอ [16], [17] หลักการลดจำนวนอุปกรณ์แอคทีฟได้ถูกนำเสนอ อย่างไรก็ตามหลักการนี้ไม่สามารถปรับค่าตัวประกอบคุณภาพ และ ค่าผลตอบสนองทางด้านความถี่ได้อย่างอิสระ [18] ซึ่งตัวกรองความถี่ทั้งหลาย [13-18] เหมาะสมในย่านความถี่ไม่กี่เมกะเฮิรตซ์ วิทยานิพนธ์นี้นำเสนอ การสร้างวงจรรองความถี่หลายหน้าที่แบบ log-domain คุณสมบัติของวงจรมีที่น่าสนใจประกอบด้วย

- 1) ตัวโครงสร้างที่ไม่ซับซ้อน ใช้อุปกรณ์แบบแอคทีฟจำนวนน้อย
- 2) ใช้ตัวเก็บประจุต่อลงกราวด์เหมาะกับการสร้างวงจรรวม
- 3) ผลตอบสนองทางด้านความถี่ และ ตัวประกอบคุณภาพ สามารถปรับค่าทางอิเล็กทรอนิกส์ได้ อย่างเป็นอิสระต่อกัน
- 4) การปรับค่าทำได้กว้าง และ มีการตอบสนองทางความถี่สูงดี และ ใช้ไฟเลี้ยงต่ำ
- 5) มีอิมพีแดนซ์ทางฝั่งเอาต์พุทสูง ซึ่งสามารถเชื่อมต่อกับวงจรรูปแบบกระแสได้ส่วนถัดไปได้

## 4.2 หลักการโครงสร้างตัวกรองความถี่ต่ำผ่านไบควอด

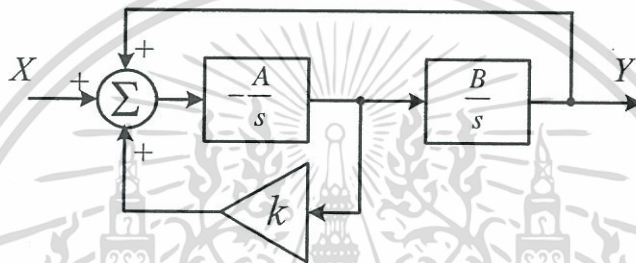
หลักการของฟังก์ชันตัวกรองความถี่ต่ำผ่าน (LP) ไบควอดเดรติก แบบกลับเฟสในระบบ สามารถแสดงได้ในสมการที่ (4.1)

$$\frac{Y(s)}{X(s)} = \frac{-AB}{s^2 + skA + AB} \quad (4.1)$$

ฟังก์ชันถ่ายโอนในสมการที่ (1) สามารถเขียนใหม่ในเทอมของอินทิเกรเตอร์ชนิดไม่สูญเสียได้ เป็น

$$Y(s) = (X(s) + Y(s)) \left( \frac{B}{s} \right) \left( \frac{-A}{s} \right) + kY(s) \left( \frac{-A}{s} \right) \quad (4.2)$$

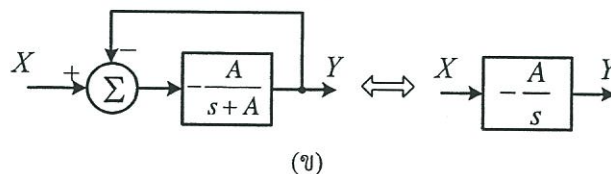
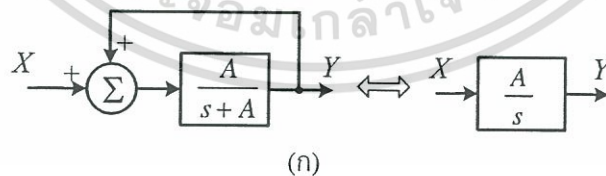
จากสมการที่ (4.2) สามารถเขียนเป็นบล็อกไดอะแกรมประกอบด้วยอินทิเกรเตอร์ชนิดไม่สูญเสียสองตัวต่อแบบลูกับ วงจรขยาย ( $k$ ) ได้ดังรูปที่ 4.1



รูปที่ 4.1 บล็อกไดอะแกรมของ LP โดยใช้อินทิเกรเตอร์ลูกันสองตัว

## 4.3 หลักการของอินทิเกรเตอร์ชนิดไม่สูญเสียที่สร้างจากอินทิเกรเตอร์ชนิดสูญเสีย

อินทิเกรเตอร์ชนิดไม่สูญเสีย และ อินทิเกรเตอร์ชนิดสูญเสียทำงานเสมือนเป็นบล็อกฟังก์ชันที่มีความสัมพันธ์กันในรูปของความถี่ ต่างกันเล็กน้อยที่อินทิเกรเตอร์ชนิดสูญเสีย ทำงานเสมือนเป็นตัวกรองความถี่ต่ำผ่านอันดับหนึ่ง อินทิเกรเตอร์ทั้งสองชนิดสามารถแปลงกลับไปกลับมากันได้ โดยอินทิเกรเตอร์ชนิดสูญเสีย สามารถแปลงได้โดยใช้อินทิเกรเตอร์ชนิดไม่สูญเสีย [13], [14] งานวิจัยนี้ใช้การแปลงอินทิเกรเตอร์ชนิดไม่สูญเสียจากอินทิเกรเตอร์ชนิดสูญเสีย ทำได้ทั้งในแบบไม่กลับเฟสและกลับเฟส ดังแสดงในรูปที่ 4.2 (ก) และ (ข) ตามลำดับ



รูปที่ 4.2 อินทิเกรเตอร์ชนิดไม่สูญเสียสร้างจากอินทิเกรเตอร์ชนิดสูญเสีย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

#### 4.4 อินทิเกรเตอร์ชนิดสูญเสียแบบ Log-domain โดยใช้โครงสร้างทรานส์ลิเนียร์รูป

รูปที่ 4.3(ก) แสดงอินทิเกรเตอร์ชนิดสูญเสียแบบ log-domain โดยใช้โครงสร้างทรานส์ลิเนียร์แบบ B (Balance) ในการวิเคราะห์เราจะสมมติให้ทรานซิสเตอร์ทุกตัวเป็นอุดมคติทางเอ็กโปเนนเชียล ใช้กฎของ Kirchoff (KVL) ในการหาแรงดันได้เป็น

$$V_{be1} + V_{be2} - V_{be3} - V_{be4} = 0 \quad (4.3)$$

กระแสที่ขาคอลเลคเตอร์ของทรานซิสเตอร์สามารถหาได้จาก

$$I_c = I_s \exp\left(\frac{V_{be}}{V_T}\right) \quad (4.4)$$

ใช้หลักการของทรานส์ลิเนียร์ (TLP) [19] วิเคราะห์ที่  $Q_1-Q_4$  โดยกำหนดให้  $I_1=I_{in}$  และ  $I_4=I_{out}$  ได้สมการเป็น

$$I_{in} I_2 = I_{C3} I_{out} \quad (4.5)$$

กระแสที่ขาคอลเลคเตอร์ของ  $Q_3$  จะมีค่าเท่ากับ

$$I_{C3} = I_3 + C_1 \dot{V}_{C1} \quad (4.6)$$

แรงดันอนุพันธ์ที่ตกคร่อม ตัวเก็บประจุ  $C_1$  คือ

$$\dot{V}_{C1} = \frac{dV_{C1}}{dt} = \frac{V_T}{I_{out}} \frac{dI_{out}}{dt} = \frac{V_T I_{out}}{I_{out}} \quad (4.7)$$

กระแสเอาต์พุตอนุพันธ์ จากสมการที่ (4.4) สามารถเขียนได้เป็น

$$\dot{I}_{out} = \frac{dI_{out}}{dt} = \frac{I_s}{V_T} \exp\left(\frac{V_{C1}}{V_T}\right) \frac{dV_{C1}}{dt} = \frac{I_{out}}{V_T} \dot{V}_{C1} \quad (4.8)$$

แทนสมการที่ (4.6), (4.7) และ (4.8) ลงในสมการที่ (4.5) จะกลายเป็น

$$I_{in} I_2 = \left( I_3 + \frac{C_1 I_{out} V_T}{I_{out}} \right) I_{out} \quad (4.9)$$

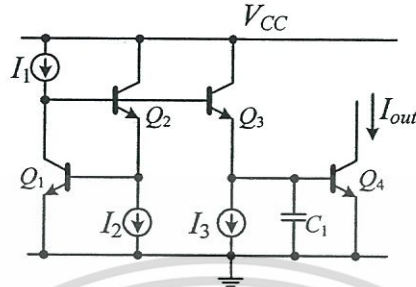
สมมติให้กระแส  $I_2=I_3=I$  สมการที่ (4.9) จะมีค่าเท่ากับ

$$I_{in} = I_{out} + \frac{C_1 I_{out} V_T}{I} \quad (4.10)$$

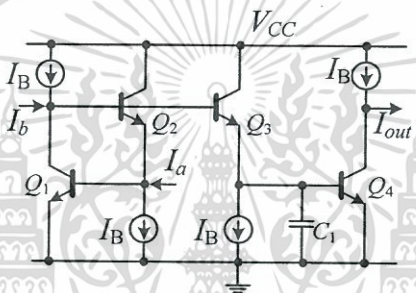
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แปลงสมการที่ (4.10) ทั้งสองข้างให้อยู่ในรูปแบบของลาปลาซ จัดรูปสมการใหม่ ค่าฟังก์ชันถ่ายโอนของวงจรในรูปที่ 4.3(ก) จะมีค่าเท่ากับ

$$H(s) = \frac{I_{out}(s)}{I_{in}(s)} = \frac{1}{s(C_1 V_T / I) + 1} \quad (4.11)$$



(ก)



(ข)

รูปที่ 4.3 อินทิเกรเตอร์ชนิดสูญเสียแบบ Log-domain

อีกกรณีหนึ่งเมื่อป้อนกระแส  $I_2 = I_{in}$  ให้กับอินทิเกรเตอร์ชนิดสูญเสียในรูปที่ 4.3(ก) แล้ววิเคราะห์สมการในลักษณะเดียวกัน สมการที่ (4.9) สามารถเขียนใหม่ได้เป็น

$$I_1 I_{in} = \left( I_3 + \frac{C_1 I_{out} V_T}{I_{out}} \right) I_{out} \quad (4.12)$$

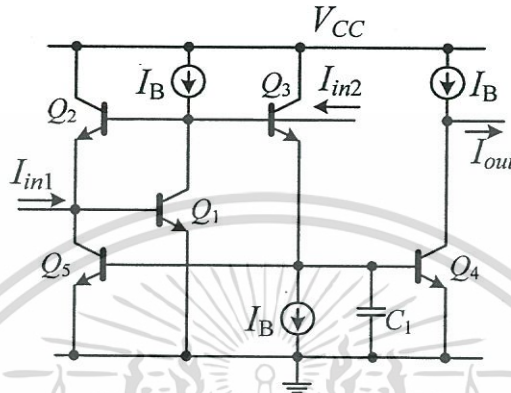
กำหนดให้  $I_1 = I_3 = I$ , ฟังก์ชันถ่ายโอนในรูปแบบของ s-domain คือ

$$H(s) = \frac{I_{out}(s)}{I_{in}(s)} = \frac{1}{s(C_1 V_T / I) + 1} \quad (4.13)$$

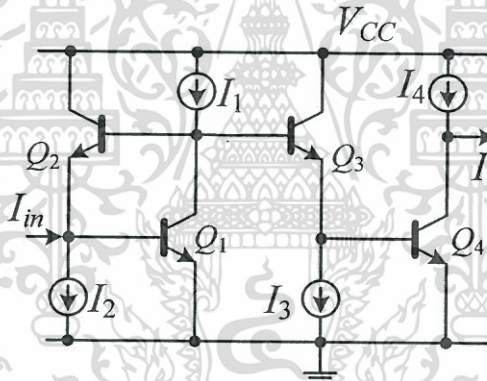
จากสมการที่ (4.11) และ (4.13) จะได้ค่าของอินทิเกรเตอร์ชนิดสูญเสียตามต้องการ และค่าความถี่ธรรมชาติสามารถควบคุมได้โดยกระแสไบอัส ( $I$ ) เช่นเดียวกัน แต่เมื่อพิจารณาทิศทางของกระแสอินพุตและเอาต์พุตจากรูปที่ 4.3(ก) ด้วยสมการที่ (4.11) และ (4.13) จะเห็นได้ว่าโครงสร้างนี้

สามารถสร้างฟังก์ชันอินทิเกรเตอร์ชนิดสูญเสียแบบไม่กลับเฟส และ กลับเฟสได้โดยง่าย พิจารณา กระแสคงที่  $I_1$  และ  $I_3$  ถูกแทนด้วย  $I_B$ , และ ป้อนกระแส  $I_B$  ที่เอาต์พุตดังรูปที่ 4.3(ข) กระแสเอาต์พุตสุดท้ายของวงจรอินทิเกรเตอร์ชนิดสูญเสียแบบ log-domain ที่สมบูรณ์สามารถเขียนได้ในรูปแบบ ฟังก์ชันของ s-domain ดังนี้

$$I_{out}(s) = \frac{I_a(s) - I_b(s)}{s(C_1 V_T / I_B) + 1} \quad (4.14)$$



รูปที่ 4.4 อินทิเกรเตอร์ชนิดไม่สูญเสียแบบ log-domain ที่สร้างโดยอินทิเกรเตอร์ชนิดสูญเสีย



รูปที่ 4.5 วงจรขยายกระแสปรับค่าได้โดยใช้โครงสร้างทรานซิสเตอร์รูป

จากหัวข้อ 4.3 อินทิเกรเตอร์ชนิดไม่สูญเสีย สามารถสามารถได้จากอินทิเกรเตอร์ชนิดสูญเสีย โดยการลูปกลับของกระแสเอาต์พุต  $I_{out}$  ไปยังกระแสอินพุต  $I_a$  โดยการใช้ทรานซิสเตอร์  $Q_5$  อินทิเกรเตอร์ชนิดไม่สูญเสียแบบไม่กลับเฟสและกลับเฟสถูกแสดงในรูปที่ 4 สมการและฟังก์ชันการถ่ายโอน ถูกแสดงในสมการที่ (4.15) และ (4.16) ตามลำดับ

$$\frac{I_{out}(s)}{I_{in1}(s)} = \frac{I_B}{sC_1 V_T} \quad (4.15)$$

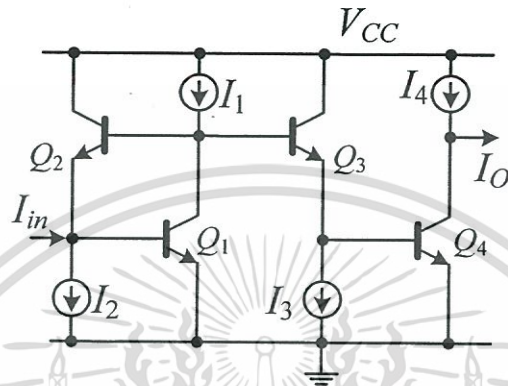
$$\frac{I_{out}(s)}{I_{in2}(s)} = -\frac{I_B}{sC_1 V_T} \quad (4.16)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

#### 4.5 วงจรขยายกระแสโดยใช้โครงสร้างทรานสลิเนียร์รูป

วงจรถ่ายกระแสในงานวิจัยนี้มาจากการใช้หลักการทรานสลิเนียร์รูปในรูปที่ 4.6 ซึ่งจะให้กระแสเอาต์พุตในรูปแบบของ ฟังก์ชันการคูณ และหาร จากสมการที่ (4.5) เมื่อใช้หลักการของทรานสลิเนียร์แล้ว ค่าฟังก์ชันของกระแสเอาต์พุตจะมีค่าเป็น

$$kI_{in} = I_o \quad (4.17)$$



รูปที่ 4.6 วงจรถ่ายกระแสปรับค่าได้โดยใช้โครงสร้างทรานสลิเนียร์รูป

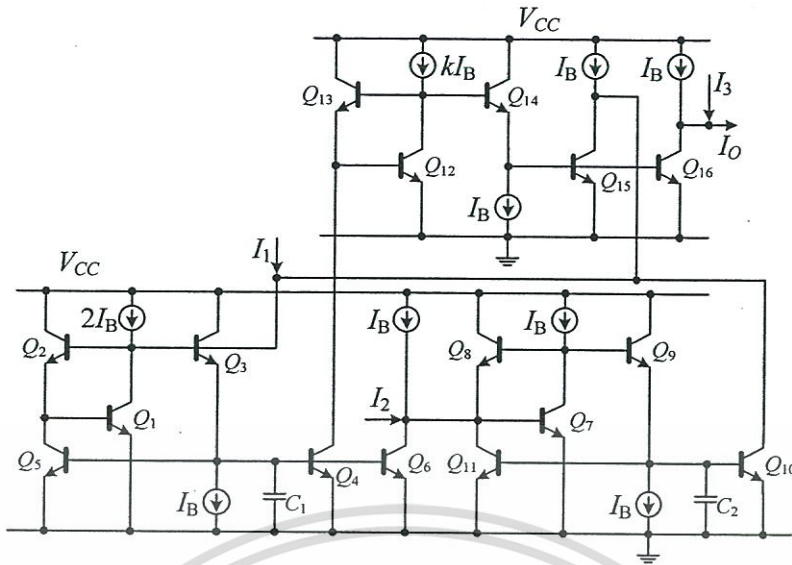
#### 4.6 วงจรกรองความถี่รูปแบบกระแสแบบ Log-Domain

ตัวกรองสัญญาณที่ได้นำเสนอดังแสดงในรูปที่ 4.7 ได้ถูกสร้างขึ้นโดยใช้หลักการของอินทิเกรเตอร์สองตัวต่อกัน โดยสามารถปรับค่า  $Q_0$  ได้โดยการปรับอัตราขยาย ( $k$ ) โดยกระแสเอาต์พุตสามารถหาได้โดยใช้หลักการ KCL ดังสมการที่ (18)

$$I_o = \frac{-s(kI_B/C_1V_T)I_1 - (I_B^2/C_1C_2V_T^2)I_2 + D(s)I_3}{D(s)} \quad (4.18)$$

โดยที่  $D(s) = s^2 + s(kI_B/C_1V_T) + I_B^2/C_1C_2V_T^2$  จะเห็นได้ว่าตัวกรองสัญญาณที่นำเสนอมาสามารถสร้าง ฟังก์ชันมาตรฐาน 5 แบบโดยกำหนดเงื่อนไขดังต่อไปนี้

- (1) LP สามารถสร้างได้, เมื่อกำหนด  $I_1 = I_3 = 0$  และ  $I_2 = I_{in}$
- (2) HP สามารถสร้างได้, เมื่อกำหนด  $I_1 = I_2 = I_3 = I_{in}$
- (3) BP สามารถสร้างได้, เมื่อกำหนด  $I_2 = I_3 = 0$  และ  $I_1 = I_{in}$
- (4) BR สามารถสร้างได้, เมื่อกำหนด  $I_2 = 0$  และ  $I_1 = I_3 = I_{in}$
- (5) AP สามารถสร้างได้, เมื่อกำหนด  $I_2 = 0$  และ  $I_1/2 = I_3 = I_{in}$



รูปที่ 4.7 ตัวกรองความถี่รูปแบบกระแสแบบ Log-domain

ผลตอบสนองทางด้านความถี่ ( $\omega_0$ ) และค่าตัวประกอบคุณภาพ ( $Q_0$ ) สามารถแสดงได้ดังนี้

$$\omega_0 = \frac{I_B}{V_T \sqrt{C_1 C_2}} \quad (4.19)$$

และ 
$$Q_0 = \frac{1}{k} \sqrt{\frac{C_1}{C_2}} \quad (4.20)$$

ค่าพารามิเตอร์  $I_B$ ,  $V_T$  และ  $k$  หมายถึงค่ากระแสไบอัส, ค่าแรงดันที่อุณหภูมิห้อง ( $\approx 26\text{mV}$  ที่อุณหภูมิห้อง) และ ค่าอัตราขยายกระแสตามลำดับ เมื่อพิจารณาความไวจากองค์ประกอบของ  $\omega_0$  และ  $Q_0$  จะสามารถหาค่าได้ดังตารางที่ 1

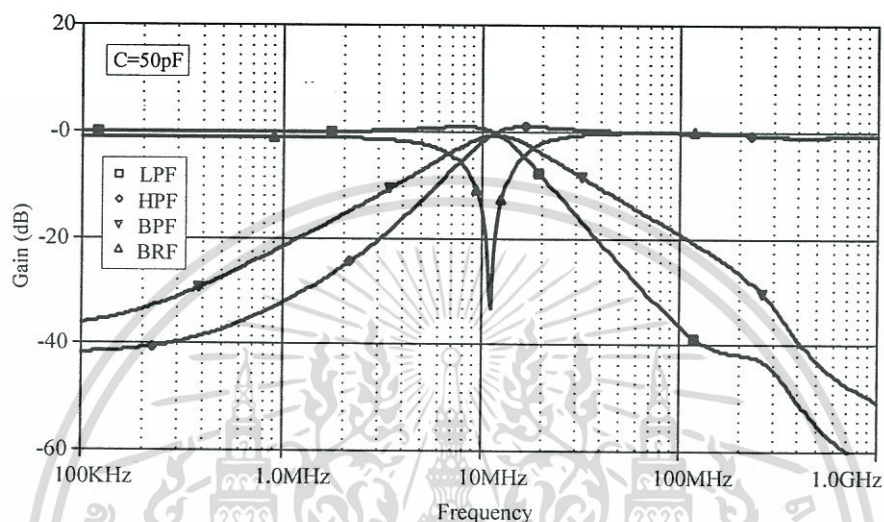
$x$	$S_x^{\omega_0}$	$S_x^{Q_0}$
$C_1$	-0.5	0.5
$C_2$	-0.5	-0.5
$I_B$	1	0
$V_T$	-1	0

ตารางที่ 4.1 ค่าความไวของ  $\omega_0$  และ  $Q_0$ 

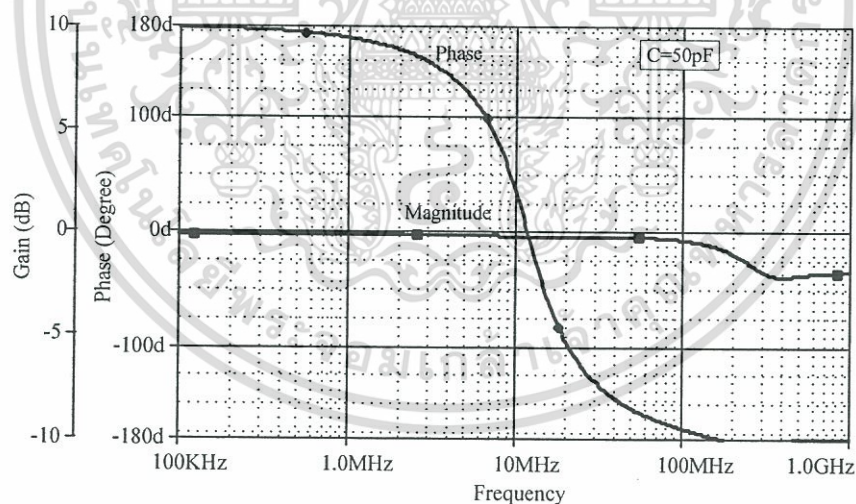
จากตารางที่ 4.1 จะเห็นได้ว่า ค่าที่ไม่สามารถปรับได้ทางอิเล็กทรอนิกส์และมีผลต่อค่า  $\omega_0$  คือ  $I_B$  และ  $V_T$  แต่ ค่า  $V_T$  จะสามารถชดเชยได้จากค่า  $I_B$  เพื่อไม่เห็นมีผลกระทบต่อความผิดพลาดของความไวได้ จากสมการที่ (4.19) และ (4.20) ค่า  $\omega_0$  สามารถปรับอย่างเป็นเชิงเส้นได้โดยการปรับกระแสไบอัส ( $I_B$ ) ค่า  $Q_0$  สามารถปรับค่าได้ โดยการปรับอัตราขยายกระแสซึ่งเป็นอิสระจากค่า  $\omega_0$  จึงทำให้เห็นได้ว่าวงจรกรองความถี่หลายหน้าที่รูปแบบกระแสปรับค่าได้แบบ Log-domain ที่จะนำไปประยุกต์ใช้งานได้อย่างเหมาะสม

#### 4.7 ผลการจำลองการทำงานของวงจร

เพื่อยืนยันการทำงานทางทฤษฎีของตัวกรองความถี่ในรูปที่ 4.7 อินพุต สามค่าและเอาต์พุตหหนึ่งค่าจึงถูกจำลองขึ้นมา โดยกำหนดแรงดันของตัวจ่ายไฟ  $V_{CC}=2.5V$  และกระแสไบอัส  $I_B$  ถูกปรับค่าจาก  $0.1\mu A$  ถึง  $1000\mu A$  โดยใช้  $C_1=C_2=50pF$  กระแสเอาต์พุตต่อกับความต้านทานโหลด  $1\Omega$  กับแรงดันไฟเลี้ยง ทราานซิสเตอร์โมเดลที่ใช้ในการจำลองการทำงานเป็นแบบอาเรียรี่ที่ความถี่สูง เบอร์ HFA3046 ของ Intersil



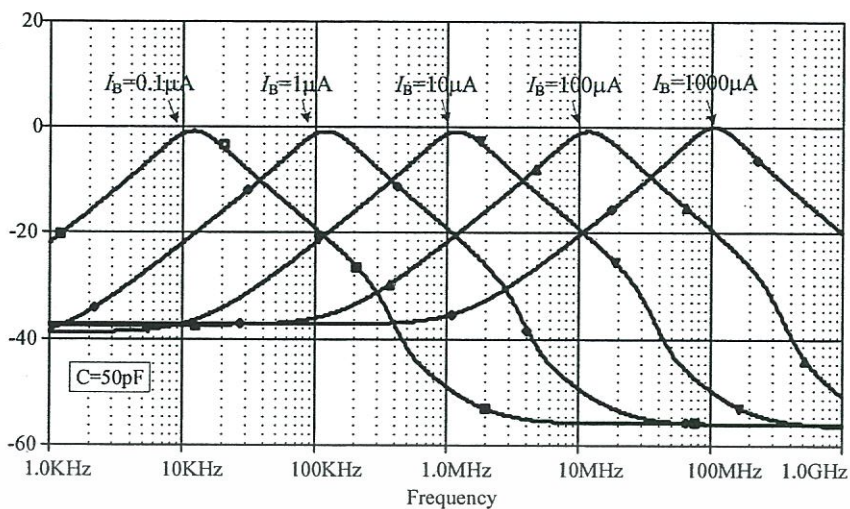
รูปที่ 4.8 คุณสมบัติตัวกรอง LP, HP, BP and BR



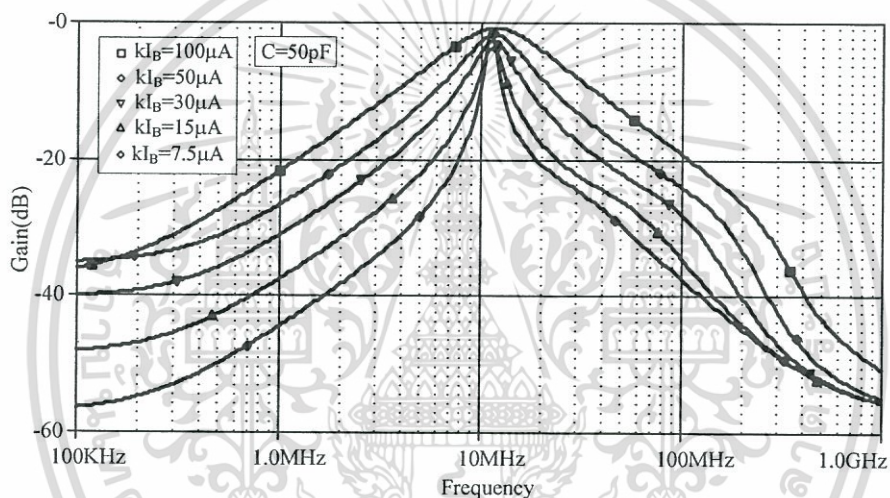
รูปที่ 4.9 คุณสมบัติตัวกรอง AP

รูปที่ 4.8 แสดงการจำลอง ผลตอบสนองทางแอมพลิจูดของวงจรซึ่งมีค่าประมาณ 10MHz สำหรับตัวกรองสัญญาณแบบ BR, LP, BP, และ HP จากวงจรรูปที่ 4.6 โดยกำหนด  $I_B=100\mu A$  และ  $C_1=C_2=50pF$  ส่วนรูปที่ 4.9 แสดงผลตอบสนองทางแอมพลิจูดสำหรับตัวกรองสัญญาณแบบ AP ที่ความถี่เดียวกัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.10 การปรับค่าความถี่ตอบสนอง BPF โดยการปรับค่ากระแสไบอัส



รูปที่ 4.11 การปรับค่าตัวประกอบคุณภาพ

รูปที่ 4.10 แสดงผลตอบสนองทางความถี่ที่สามารถปรับค่าได้ของตัวกรองสัญญาณแบบ BP โดยการปรับค่ากระแสไบอัส ( $I_B$ ) จาก  $0.1\mu\text{A}$  ถึง  $1000\mu\text{A}$  ผลตอบสนองทางความถี่สามารถใช้ได้ในแถบความถี่กว้างจาก  $1\text{kHz}$  ถึง  $100\text{MHz}$  การปรับค่าตัวประกอบคุณภาพ ( $Q_0$ ) ทำได้อย่างเป็นอิสระ โดยใช้กระแสไบอัสเป็น  $I_B=100\mu\text{A}$  และ ปรับ  $kI_B$  จาก  $7.5\mu\text{A}$  ถึง  $100\mu\text{A}$  ซึ่งแสดงในรูปที่ 4.11

## บทที่ 5

# บทสรุปและข้อเสนอแนะ

### 5.1 บทสรุปการวิจัย

วิทยานิพนธ์นี้นำเสนอวงจรกรองความถี่หลายหน้าที่แรงดันต่ำรูปแบบกระแส โดยใช้อินทิเกรเตอร์ชนิดไม่สูญเสียแบบ log-domain รูปแบบใหม่ได้ถูกนำเสนอ โดยอินทิเกรเตอร์ชนิดไม่สูญเสียแต่ละตัวถูกสร้างขึ้นโดยอินทิเกรเตอร์ ชนิดสูญเสีย ซึ่งประกอบไปด้วยทรานซิสเตอร์ห้าตัวและตัวเก็บประจุต่อลงกราวด์หนึ่งตัว อินทิเกรเตอร์ชนิดไม่สูญเสียแบบกลับเฟส และ แบบไม่กลับเฟสสามารถสร้างได้ง่ายจากโครงสร้างเดียวกัน ตัวกรองสัญญาณที่นำเสนอมานี้ประกอบไปด้วย ทรานซิสเตอร์ 16 ตัว และ ตัวเก็บประจุต่อลงกราวด์ 2 ตัว กระแสเอาต์พุตที่มีฟังก์ชันตัวกรองมาตรฐาน 5 แบบ มีเอาต์พุตที่แบนด์สูง ใช้แหล่งจ่ายไฟเลี้ยง 2.5V ผลตอบสนองทางความถี่แถบกว้างสามารถปรับค่าได้จาก 10kHz ถึง 100MHz โดยการปรับค่า  $I_B$  จาก 0.1 $\mu$ A ถึง 1000 $\mu$ A ค่าตัวประกอบคุณภาพสามารถปรับค่าได้อย่างอิสระจากผลตอบสนองทางความถี่

### 5.2 ข้อเสนอแนะ

จากการศึกษา ออกแบบ และวิจัยวิทยานิพนธ์นี้พบข้อเสียคือ ใช้แหล่งจ่ายกระแสจำนวนมาก อาจทำให้กระแสแต่ละแหล่งมีความคลาดเคลื่อนกันเล็กน้อย ซึ่งมีผลทำให้วงจรทำงานคลาดเคลื่อนไปด้วย แนวทางการแก้ปัญหานี้คือ การใช้วงจรสะท้อนกระแสที่มีความเที่ยงตรงสูงแต่ทำให้วงจรใช้ไฟเลี้ยงสูงขึ้นด้วย ข้อเสียอีกส่วนหนึ่งคือวงจรมีผลกระทบโดยตรงจากอุณหภูมิ ซึ่งเป็นข้อเสียของวงจรแบบ Log-Domain สามารถแก้ไขได้โดยชดเชยจากแหล่งจ่ายกระแสไบอัส

เนื่องจากโมเดลของไบโพลาร์ทรานซิสเตอร์ที่ใช้จำลองการทำงานของวงจรที่นำเสนอเป็นโมเดลแบบดีสครีทไม่ใช้แบบวงจรรวมทำให้ทำงานได้ในช่วงความถี่ที่ต่ำกว่า 100 MHz ถ้าต้องการให้วงจรทำงานในช่วงความถี่สูงขึ้นจำเป็นต้องใช้โมเดลที่เป็นแบบวงจรรวมและทำงานที่ความถี่สูง

## เอกสารอ้างอิง

- [1] R. W. Adams, "Filtering in the log domain," in 63rd AES Conv., Los Angeles, CA, preprint 1470, May 1979.
- [2] D. R. Frey, "Log-domain filtering: An approach to current-mode filtering," Proc. IEE, part-G, vol. 140, no. 6, pp. 406–416, 1993.
- [3] D. R. Frey, "Exponential state-space filters: a generic current mode design strategy," IEEE Trans Circuits Systems-I, vol.43, pp.34–42, 1996.
- [4] E. Seevinck, "Companding Current-mode Integrator: A new circuit principle for continuous-time monolithic filters," Electron. Lett., vol. 26, no. 24, pp. 2046–2047, 1990.
- [5] Y. Tividis, "On linear integrators and differentiators using instantaneous companding," IEEE Trans. Circuits Syst. II, vol.42, pp.561–564, Aug.1995.
- [6] Y. Tividis, "General approach to signal processors employing companding," Electron. Lett., vol.31, no.18, pp.1549–1550, 1995.
- [7] Y. Tividis, "Instantaneously companding integrators," in Proc. IEEE Int. Symp. Circuits Syst. (ISCAS'97), Hong-Kong, vol.1, pp.477–480, 1997.
- [8] D. R. Frey, "A 3.3 V electronically tuneable active filter useable to beyond 1 GHz," Proc. IEEE Int. Symp. Circuits Syst. (ISCAS'94), London, U.K., vol.5, pp. 493–496, 1994.
- [9] D. R. Frey, "On log-domain filtering for RF applications," IEEE J.Solid-State Circuits, vol.31, pp.1468–1475, Oct. 1996.
- [10] D. R. Frey, "An adaptive analog notch filter using log-filtering," Proc. IEEE Int. Symp. Circuits Syst. (ISCAS'96), Atlanta, GA, vol.1, pp.297–300, 1996.
- [11] Kircay and U. Cam, "A Novel Log-Domain First-Order Multifunction Filter," ETRI Journal, Vol.28, No.3, June 2006.
- [12] E. M. Drakakis, A. J. Payne and C. Toumazou, "Log-Domain Filtering and the Bernoulli Cell," IEEE Trans. Circuits Syst. I, vol.46, No.5, pp. 559–571, May.1999
- [13] W. J. Kerwin, L. P. Huelsman and R. W. Newcomb, "State-variable synthesis for insensitive integrated circuit transfer function", IEEE Trans. Solid-State Circuits, SC-2, pp.87-92, 1967.
- [14] E. Sanchez-sinencio, R. L. Geiger and H.Nevarez-Lozano, "Generation of Continuous-Time Two Integrator Loop OTA filter structures", IEEE Trans. Circuits and Syst., 35, pp. 936-946, 1988.
- [15] J. Wu and C. Xie, "New multifunction active filter", Int. J. Electron., 74, pp. 235-239, 1993.
- [16] C. Chang, "New multifunction OTA-C biquads", IEEE Trans. Circuits and Syst., 46, pp. 820-824, 1999.
- [17] C. Chang and S. Pai, "Universal current-mode OTA-C biquad with the minimum components," IEEE Trans. Circuits and Syst., 47, pp.1235-1238, 2000.
- [18] C. Chang, B. M. Al-Hashimi and J. N. Ross, "Unified active filter biquad structure," IEE Proc. (part G), 151, pp.273-277, 2004.
- [19] B. Gilbert, "Translinear circuits: an historical overview", Analog Integrated Circuits and Signal Processing, vol. 9, no. 2, pp. 95-118, March, 1996.
- [20] J.W. Horng, "High Input Impedance Voltage-Mode Universal Biquadratic Filter with Three Inputs Using DDCCs", Circuits Syst Signal Process (2008) 27: pp.553–562, 2008.
- [21] P. Prommee, M. Kumngern and K. Dejhan, "Current-mode Active-only Universal Filter", Circuits and Systems, 2006. APCCAS 2006. IEEE Asia Pacific Conference on, pp. 898-901, 2006.
- [22] D. R. Frey, "A general class of current mode filters," Proc. IEEE Int. Symp. On Circuits & Systems, pp. 1435-1438, May 1993.

- [23] D. R. Frey, "Current mode class AB second order filter," *Electronics Letters*, vol.30, no. 3, pp. 205-206, Feb. 1994.
- [24] D. R. Frey, "A 3.3 Volt electronically tunable active filter usable to beyond 1GHz," *Proc. IEEE Int. Symp. on Circuits & Systems*, pp. 493-496, May-June 1994.
- [25] D. R. Frey, "Exponential state space filters: A generic current mode design strategy," *IEEE Trans. Circuits and Systems I*, vol. 43, no. 1 pp. 34-42, Jan. 1996.
- [26] D. R. Frey, "Log filtering using gyrators", *Electronics Letters*, vol. 32, no. 1, pp.26-28, Jan. 1996.
- [27] D. R. Frey, "Log-domain filtering for RF applications," *IEEE J. of Solid-State Circuits*, vol. 31, no. 10, pp. 1468-1475, Oct. 1996.
- [28] D. Perry and G. W. Roberts, "Log-domain filters based on LC ladder synthesis," *Proc. IEEE Int. Symp. on Circuits & Systems*, pp. 311-314, May 1995.
- [29] D. Perry and G. W. Roberts, "Design of log-domain filters based on the operational simulation of LC ladders," *IEEE Trans. on Circuits & Systems II*, vol. 43, no. 11, pp. 763-773, Nov. 1996.
- [30] M. El-Gamal and G. W. Roberts, "LC ladder-based synthesis of log-domain bandpass filters," *Proc. IEEE Int. Symp. Circuits & Systems*, pp. 105-108, June 1997.
- [31] A. Hematy and G. Roberts, "A fully-programmable analog log-domain filter circuit," *Proc. 2nd IEEE-CAS Region 8 Workshop on Analog and Mixed IC Design, Baveno, Italy, Sep. 1997.*
- [32] A. Hematy and G. Roberts, "A fully-programmable analog log-domain filter circuit," *Proc. IEEE Int. Symp. of Circuits & Systems*, pp. 309-312, May 1998.
- [33] M. El-Gamal, V. Leung and G. W. Roberts, "Balanced log-domain filters for VHF applications," *Proc. IEEE Int. Symp. on Circuits & Systems*, pp.493-496, June 1997.
- [34] E. M. Drakakis, A. J. Payne and C. Toumazou, "Log-domain filters, translinear circuits, and the Bernoulli cell," *Proc. IEEE Int. Symp. Circuits & Systems*, pp.501-504, June 1997.
- [35] F. Yang, C. Enz and G. Ruymbeke, "Design of low-power and low voltage log-domain filters," *Proc. IEEE Int. Symp. Circuits Syst. (ISCAS'96)*, Atlanta, GA, vol.1, pp.117-120, 1996.
- [36] S. I. Liu, J. J. Chen and Y. S. Hwang, "New Current mode Biquad filters using current follower," *IEEE Trans. Circuits Syst.*, vol. 42, pp.380-383, July 1995.
- [37] E. O. Gunes, A. Toker and S. Ozoguz, "Insensitive currentmode universal filter with minimum component using dualoutput current conveyors," *Electron. Lett.*, vol. 35, pp.524-525, April 1999.
- [38] J. Wu, "Current-mode high-order OTA-C filter," *Int. J. Electron.*, vol. 76, pp.1115-1120, 1994.
- [39] M. T. Abuelma'atti and A. Bentrchia, "New universal currentmode multiple-input multipleoutput OTA-C filter," *Proc. Of APCCAS*, pp.1037-1039, Dec. 2004
- [40] พิพัฒน์ พรหมมี, "หลักการตัวกรองความถี่อนาล็อก", คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยี พระจอมเกล้าเจ้าคุณทหารลาดกระบัง, 2553
- [41] A. T. Tolaa, R. Arslanalpa and S. S. Yilmazb, "Current mode high-frequency KHN filter employing differential class AB log domain integrator", *Int. J. Electron. Commun. (AEU)* 63 (2009) 600 – 608, 2009.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# โปรแกรม PSpice สำหรับวิเคราะห์วงจรกรองความถี่หลายหน้าที่รูปแบบกระแสปรับค่า

## ได้แบบ Log-domain

Log-domain universal filter

```
VCC 1 0 dc 2
Q1 2 3 0 NUHFARRY
Q2 1 2 3 NUHFARRY
Q3 1 2 4 NUHFARRY
Q4 8 4 0 NUHFARRY
Q5 3 4 0 NUHFARRY
Q6 5 4 0 NUHFARRY
Q7 6 5 0 NUHFARRY
Q8 1 6 5 NUHFARRY
Q9 1 6 7 NUHFARRY
Q10 2 7 0 NUHFARRY
Q11 5 7 0 NUHFARRY
Q12 9 8 0 NUHFARRY
Q13 1 9 8 NUHFARRY
Q14 1 9 10 NUHFARRY
Q15 2 10 0 NUHFARRY
Q16 11 10 0 NUHFARRY
```

```
C1 4 0 50p
C2 7 0 50p
F1 1 2 Vx 3
F2 4 0 Vx 1
F3 1 5 Vx 1
F4 1 6 Vx 1
F5 7 0 Vx 1
F6 10 0 Vx 1
*F7 1 2 Vx 1
*F8 1 11 Vx 1
FIB2 1 9 Vx 1
Vx 100 0 dc 0
IB1 1 100 dc 1000u
*IB2 1 9 dc 10u
```

```
*I1 0 4 ac 1
*I2 0 7 ac .1
I3 0 11 ac 0
Io 1 11 1000u
Ro 11 1 1
I1 0 300 sin(0u 100u 1000Meg)
V1 300 0 dc 0
FI1 0 4 V1 1
FI2 0 7 V1 .1
.tran 10n .05u 0 0.00001u
```

\*\*\*\*\*MM3406

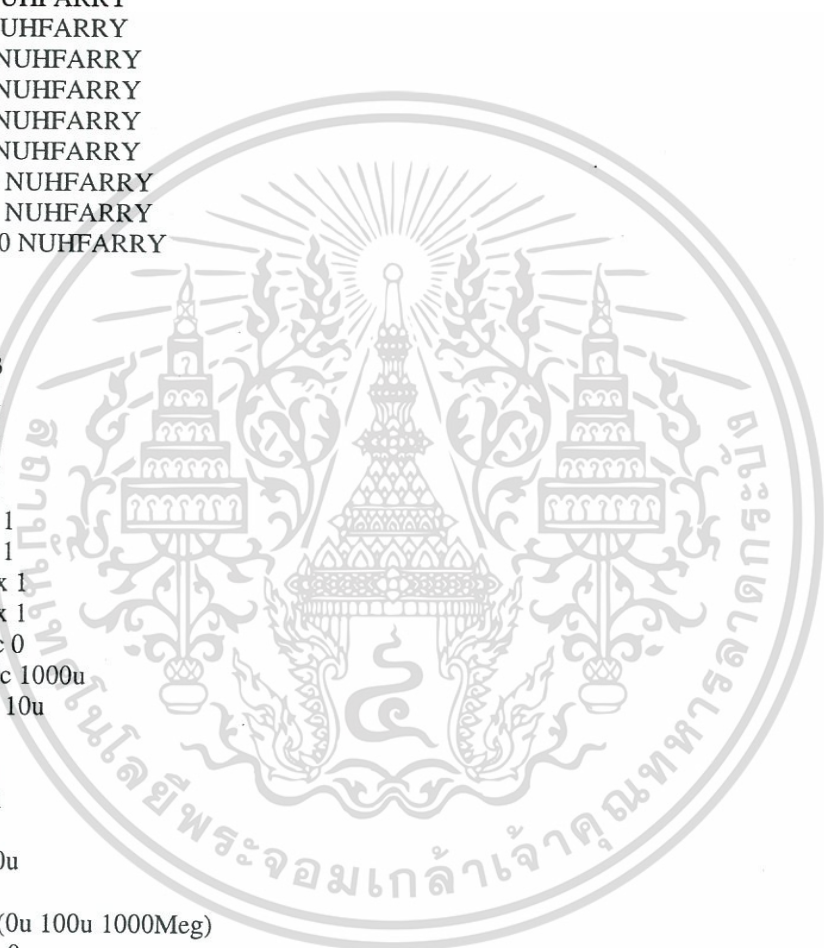
Intersil\*\*\*\*\*

.model NUHFARRY NPN

+ (IS=1.840E-16 XTI=3.000E+00 EG=1.110E+00 VAF=7.200E+01

+ VAR=4.500E+00 BF=1.036E+02 ISE=1.686E-19 NE=1.400E+00

+ IKF=5.400E-02 XTB=0.000E+00 BR=1.000E+01 ISC=1.605E-14



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
+ NC=1.800E+00 IKR=5.400E-02 RC=1.140E+01 CJC=3.980E-13
+ MJC=2.400E-01 VJC=9.700E-01 FC=5.000E-01 CJE=2.400E-13
+ MJE=5.100E-01 VJE=8.690E-01 TR=4.000E-09 TF=10.51E-12
+ ITF=3.500E-02 XTF=2.300E+00 VTF=3.500E+00 PTF=0.000E+00
+ XCJC=9.000E-01 CJS=1.150E-13 VJS=7.500E-01 MJS=0.000E+00
+ RE=1.848E+00 RB=5.007E+01 RBM=1.974E+00 KF=0.000E+00
+ AF=1.000E+00)
```

```
.model PUHFARRY PNP
```

```
+ (IS=1.027E-16 XTI=3.000E+00 EG=1.110E+00 VAF=3.000E+01
+ VAR=4.500E+00 BF=5.228E+01 ISE=9.398E-20 NE=1.400E+00
+ IKF=5.412E-02 XTB=0.000E+00 BR=7.000E+00 ISC=1.027E-14
+ NC=1.800E+00 IKR=5.412E-02 RC=3.420E+01 CJC=4.951E-13
+ MJC=3.000E-01 VJC=1.230E+00 FC=5.000E-01 CJE=2.927E-13
+ MJE=5.700E-01 VJE=8.800E-01 TR=4.000E-09 TF=20.05E-12
+ ITF=2.001E-02 XTF=1.534E+00 VTF=1.800E+00 PTF=0.000E+00
+ XCJC=9.000E-01 CJS=1.150E-13 VJS=7.500E-01 MJS=0.000E+00
+ RE=1.848E+00 RB=3
```

```
*****
*****
```

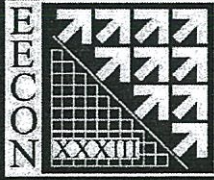
```
*.ac dec 101 1k 10000Meg
*.step IB1 list 1u 10u 100u 1000u
.probe
.end
```



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



# การประชุมวิชาการ ทางวิศวกรรมไฟฟ้า ครั้งที่ ๓๓

## 33<sup>rd</sup> Electrical Engineering Conference (EECON-33)

คำนำ

Keynote Speakers

บทความรับเชิญ

บทความดีเด่น

ดัชนีผู้เขียนบทความ Vol.1 (Author Index Vol.1)

ดัชนีผู้เขียนบทความ Vol.2 (Author Index Vol.2)

ดัชนีคำสำคัญ Vol.1 (Keyword Index Vol.1)

ดัชนีคำสำคัญ Vol.2 (Keyword Index Vol.2)

กำหนดการ

Sponsor

หน้าปก Proceedings

Proceeding Vol.1

Proceeding Vol.2

Abstract Program

บทความทางวิศวกรรมไฟฟ้า

ไฟฟ้ากำลัง (PW)

อิเล็กทรอนิกส์กำลัง (PE)

ไฟฟ้าสื่อสาร (CM)

อิเล็กทรอนิกส์ (EL)

การประมวลผลสัญญาณดิจิทัล (DS)

ระบบควบคุมและการวัดคุม (CT)

งานวิจัยที่เกี่ยวข้องข้องกับวิศวกรรมไฟฟ้า (GN)

ไฟโตนิคส์ (PH)

คอมพิวเตอร์และเทคโนโลยีสารสนเทศ (CP)

วิศวกรรมชีวการแพทย์ (BE)

ร่วมจัดโดย

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

มหาวิทยาลัยเชียงใหม่

มหาวิทยาลัยเทคโนโลยีมหานคร



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### วงจรงอกความถี่หลายหน้าที่รูปแบบกระแสรับค่าได้แบบ Log-domain Tunable Current-mode Log-domain Universal Filter

ฐานันสร เชื้อศิริโรจน์<sup>1</sup> กฤษณ์ อย่างแก้ว<sup>2</sup> และ ศิวัฒน์ พรหมณี<sup>1</sup>

<sup>1</sup>สาขาวิศวกรรมโทรคมนาคม คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง E-mail: pipat@telecom.kmitl.ac.th

<sup>2</sup>ภาควิชาวิศวกรรมเครื่องมี้อและอิเล็กทรอนิกส์ คณะวิศวกรรมศาสตร์ มหาวิทยาลัยเทคโนโลยีพระจอมเกล้าพระนครเหนือ

#### บทคัดย่อ

บทความนี้นำเสนอ การออกแบบวงจรงอกความถี่หลายหน้าที่ โหมดกระแส โดยใช้หลักการกรองสัญญาณของ log-domain วงจรนี้ ถูกสร้างขึ้นจากสมการอนุพันธ์อันดับหนึ่ง เพื่อสร้างเป็นโครงสร้างอุป อินทิเกรเตอร์ไม่สูญเสีย ถูกสร้างขึ้นจากอินทิเกรเตอร์แบบสูญเสีย ตัว กรองสัญญาณที่กล่าวถึงนี้ประกอบด้วยตัวเก็บประจุที่ต่อลงกราวด์ 2 ตัว และทรานซิสเตอร์ 16 ตัว โดยที่ผลตอบสนองทางด้านความถี่สามารถ ควบคุมได้โดยการปรับกระแส ส่วนตัวประกอบคุณภาพ ก็สามารถปรับ ค่าได้อย่างอิสระโดยปรับกระแสอีกตัว ทำงานได้ดีในย่านความถี่สูง ใน การจำลองการทำงานนี้จะใช้แบบจำลองของ BJT ที่เลี้ยงที่ 2.5V และ ผลตอบสนองของทงความถี่ที่แถบกว้าง ถูกปรับโดยการเพิ่มกระแสได้ มากกว่า 5 ดีเคด

คำสำคัญ: การกรองสัญญาณโดยใช้ Log-domain, ความถี่สูง, แวงคั้น ค่า, ปรับค่าทางอิเล็กทรอนิกส์, ตัวกรองความถี่หลายหน้าที่

#### Abstract

This paper describes the design of a current-mode universal filter based on log-domain filtering concept. The circuit is a direct realization of a first-order differential equation for obtaining the two integrators loop structure. Lossless integrators are realized by log-domain lossy integrators. The proposed filter comprises only two grounded capacitors and sixteen transistors. Frequency response of the proposed filter can be instantaneously controlled over a very wide frequency range by controlling current. Quality factor is independently controlled by another current. It can be seen that the proposed circuit suites for high-frequency applications. A validated BJT model that used in simulation is operated by a single power supply as low as 2.5V. The wide-range frequency response is controlled over five decades of current controlled.

Keywords: log-domain filtering, high-frequency, low-voltage, electronic-controlled, universal filter

#### 1. บทนำ

หลักการ log-domain ได้ถูกนำมาใช้ประโยชน์อย่างกว้างขวางใน ระบบประมวลผลทางสัญญาณอนาล็อกโหมดกระแสที่มีความถี่สูง ในปี 1979 Adam นำเสนอผลงานเกี่ยวกับตัวกรองสัญญาณต่อเนื่องเรียกว่า ตัว กรอง log-domain ซึ่งการรวมระบบจะเป็นเชิงเส้น ส่วนภายในไม่เป็น ระบบเชิงเส้น [1] โดยมีแนวคิดมาจาก หลักการนับอัตรา และ ขยาย สัญญาณ โดยอินพุตกระแสแบบเส้นตรงถูกเปลี่ยนให้เป็นแรงดันที่อินพุต อัตราที่ไม่เป็นเชิงเส้น แรงดันที่ถูกอินพุตแล้วจะถูกประมวลผล แรงดันนับ อัตราที่ผ่านการประมวลผลแล้วจะถูกขยายกลับให้เป็นกระแสอีกครั้ง การ

นับอัตราและขยายของสัญญาณที่เกี่ยวข้องขึ้นอยู่กับคุณสมบัติ อีกรการที่ม/ เอ็กไปเนนเซียล ของไบโพลารานซิสเตอร์

ในปี 1993 Frey ได้นำเสนอเกี่ยวกับการออกแบบตัวกรองสัญญาณ log-domain โดยใช้หลักการ state-space [2], [3] วิธีการสร้างตัวกรอง สัญญาณอีกหลายหลายโดยใช้บล็อกพื้นฐาน ซึ่งประกอบไปด้วย วงจร สะท้อนกระแสแบบไบโพลาร์ควบคุมการไบอัสที่จามีเตอร์ การทำงาน ตัวกรองสัญญาณ log-domain โดยใช้การนับอัตราและขยายสัญญาณอย่าง รวดเร็ว [4]-[7] ซึ่งคงมีอยู่ทำให้เป็นที่มาสนใจ เพราะว่าจะให้ ผลตอบสนองทางความถี่ได้สูง ผ่านการปฏิบัติงานงานวงจร หรือทั้งมี ความสามารถในการปรับค่าได้ และ ใช้ไฟเลี้ยงต่ำ [8]-[12]

วงจรงอกความถี่หลายหน้าที่มีพื้นฐานมาจาก วงจรใช้อินทิเกรเตอร์ อุป [13] ปัจจุบันนี้ได้มีการนำเอา OTA (SO-OTA) มาใช้ ซึ่งใช้ พื้นฐานมาจากโครงสร้างของอินทิเกรเตอร์อุป [14] ข้อดีของวงจรนี้ คือ โครงสร้างมีความซับซ้อนรวมถึงการใช้ ไอทีโอ และ ตัวเก็บประจุต่อ ลงกราวด์จำนวนมาก [15] นอกจากนี้ยังมีการนำเสนอตัวกรองสัญญาณ ที่มีพื้นฐานจาก OTA ที่มีเลาเอาท์พุท และ ตัวเก็บประจุที่ต่อลงกราวด์ ตัวกรองสัญญาณรูปแบบกระแสที่มีโครงสร้างของอินทิเกรเตอร์ชนิด สูญเสีย และ ไม่สูญเสีย ได้ถูกนำเสนอ [16], [17] หลักการลดจำนวน อุปุปกรณ์แอคทีฟได้ถูกนำเสนอ อย่างไรก็ตามหลักการนี้ไม่สามารถปรับ ค่าตัวประกอบคุณภาพ และ ค่าผลตอบสนองทางด้านความถี่ได้อย่าง อิสระ [18] ซึ่งตัวกรองความถี่ทั้งหลาย [13-18] เหมาะสมในย่านความถี่ ไม่ถี่มีกกาเร็ริช บทความนี้นำเสนอ การสร้างวงจรงอกความถี่หลาย หน้าที่แบบ log-domain คุณสมบัติของวงจรมีเสนอไปประกอบด้วย

- 1) ตัวโครงสร้างที่ไม่ซับซ้อน ใช้อุปกรณ์แบบแอคทีฟจำนวนน้อย
- 2) ใช้ตัวเก็บประจุต่อลงกราวด์เฉพาะกับการสร้างวงจรววม
- 3) ผลตอบสนองทางด้านความถี่ และ ตัวประกอบคุณภาพ สามารถ ปรับค่าทางอิเล็กทรอนิกส์ได้อย่างเป็นอิสระต่อกัน
- 4) การปรับค่าทำได้กว้าง และ มีการตอบสนองทางความถี่สูง และ ใช้ไฟเลี้ยงต่ำ
- 5) มีอินพุตแชนเนลที่มอเอาท์พุทสูง ซึ่งสามารถเชื่อมต่อกับวงจร รูปแบบกระแสได้ส่วนถัดไปได้

#### 2. ทฤษฎีและหลักการ

##### 2.1 หลักการโครงสร้างตัวกรองความถี่ต่ำผ่านแบบกวอด

หลักการของฟังก์ชันตัวกรองความถี่ต่ำผ่าน (LP) ในคอนสตรัคทีฟ แบบกัลเนฟสในในระบบสามารถแสดงได้ในสมการที่ (1)

$$\frac{Y(s)}{X(s)} = \frac{-AB}{s^2 + skA + AB} \quad (1)$$

EL 016

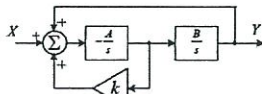


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ฟังก์ชันถ่ายโอนในสมการที่ (1) สามารถเขียนใหม่ในเทอมของอินทิกรัลเชิงอนุพันธ์ได้เป็น

$$Y(s) = (X(s) + Y(s)) \left( \frac{B}{s} \right) \left( \frac{-A}{s} \right) + kY(s) \left( \frac{-A}{s} \right) \quad (2)$$

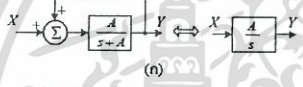
จากสมการที่ (2) สามารถเขียนเป็นบล็อกไดอะแกรมประกอบด้วย อินทิกรัลเชิงอนุพันธ์ไม่สูญเสียสองตัวคือแบบรูปที่ 1 วงจรขยาย (k) ได้ดังรูปที่ 1



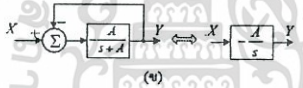
รูปที่ 1 บล็อกไดอะแกรมของ LP โดยใช้อินทิกรัลเชิงอนุพันธ์สองตัว

2.2 หลักการของอินทิกรัลเชิงอนุพันธ์ไม่สูญเสียที่สร้างจากอินทิกรัลเชิงอนุพันธ์สูญเสีย

อินทิกรัลเชิงอนุพันธ์ไม่สูญเสีย และ อินทิกรัลเชิงอนุพันธ์สูญเสียทำงานเสมือนเป็นบล็อกที่กลับกัน ที่มีความสัมพันธ์กันในรูปของความถี่ ต่างกันเล็กน้อยที่อินทิกรัลเชิงอนุพันธ์สูญเสีย ทำงานเสมือนเป็นตัวกรองความถี่ต่ำ ผ่านอันดับหนึ่ง อินทิกรัลเชิงอนุพันธ์สองชนิดสามารถแปลงกลับไปกลับมกันได้ โดยอินทิกรัลเชิงอนุพันธ์สูญเสีย สามารถแปลงได้โดยใช้อินทิกรัลเชิงอนุพันธ์ไม่สูญเสีย [13], [14] งานวิจัยนี้ใช้การแปลงอินทิกรัลเชิงอนุพันธ์ไม่สูญเสียจากอินทิกรัลเชิงอนุพันธ์สูญเสีย ทำให้ทั้งในแบบไม่กลับเฟสและกลับเฟส ดังแสดงในรูปที่ 2 (ก) และ (ข) ตามลำดับ



(ก)



(ข)

รูปที่ 2 อินทิกรัลเชิงอนุพันธ์ไม่สูญเสียสร้างจากอินทิกรัลเชิงอนุพันธ์สูญเสีย

2.3 อินทิกรัลเชิงอนุพันธ์สูญเสียแบบ Log-domain โดยใช้โครงสร้างทราบดีนารีรูป

รูปที่ 3(ก) แสดงอินทิกรัลเชิงอนุพันธ์สูญเสียแบบ log-domain โดยใช้โครงสร้างทราบดีนารีแบบ B (Balance) ในภาวะที่กระแสจะสมดุลที่ทราบดีนารีทุกตัวเป็นอุดมคติทางอีกไปบนเซต ใช้กฎของ Kirchoff (KVL) ในทราบดีนารีดังนี้ได้เป็น

$$V_{be1} + V_{be2} - V_{be3} - V_{be4} = 0 \quad (3)$$

กระแสที่ขาออกแต่ละตัวของทรานซิสเตอร์สามารถหาได้จาก

$$I_e = I_s \exp \left( \frac{V_{be}}{V_T} \right) \quad (4)$$

ใช้หลักการของทรานสิเออร์ (ILP) [19] วิเคราะห์ที่  $Q_1-Q_4$  โดยกำหนดให้  $I_3=I_m$  และ  $I_4=I_{out}$  ได้สมการเป็น

$$I_m I_2 = I_{C3} I_{out} \quad (5)$$

กระแสที่ขาออกแต่ละตัวของ  $Q_3$  จะมีค่าเท่ากับ

$$I_{C3} = I_3 + C_1 \dot{V}_{C1} \quad (6)$$

แรงดันอนุพันธ์ที่คิดก่อน คำนึงกับประจุ  $C_1$  คือ

$$\dot{V}_{C1} = \frac{dV_{C1}}{dt} = \frac{V_T}{I_{out}} \frac{dI_{out}}{dt} = \frac{V_T I_{out}}{I_{out}} \quad (7)$$

กระแสเอาต์พุตอนุพันธ์ จากสมการที่ (4) สามารถเขียนได้เป็น

$$I_{out} = \frac{dI_{out}}{dt} = \frac{I_3}{V_T} \exp \left( \frac{V_{C1}}{V_T} \right) \frac{dV_{C1}}{dt} = \frac{I_{out}}{V_T} \dot{V}_{C1} \quad (8)$$

แทนสมการที่ (6), (7) และ (8) ลงในสมการที่ (5) จะกลายเป็น

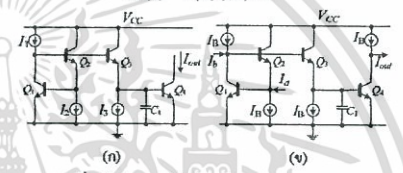
$$I_m I_2 = \left( I_3 + \frac{C_1 I_{out} V_T}{I_{out}} \right) I_{out} \quad (9)$$

สมมูลให้กระแส  $I_2=I_3=I$  สมการที่ (9) จะมีค่าเท่ากับ

$$I_m = I_{out} + \frac{C_1 I_{out} V_T}{I} \quad (10)$$

แปลงสมการที่ (10) ทั้งสองข้างให้อยู่ในรูปแบบของลาปลาซ จัดรูปสมการใหม่ ค่าฟังก์ชันถ่ายโอนของวงจรในรูปที่ 3(ก) จะมีค่าเท่ากับ

$$H(s) = \frac{I_{out}(s)}{I_m(s)} = \frac{1}{s(C_1 V_T / I) + 1} \quad (11)$$



รูปที่ 3 อินทิกรัลเชิงอนุพันธ์สูญเสียแบบ Log-domain

อีกกรณีหนึ่งคือป้อนกระแส  $I_2=I_m$  ให้กับอินทิกรัลเชิงอนุพันธ์สูญเสียในรูปที่ 3(ก) แล้ววิเคราะห์สมการในลักษณะเดียวกัน สมการที่ (9) สามารถเขียนใหม่ได้เป็น

$$I_m I_m = \left( I_3 + \frac{C_1 I_{out} V_T}{I_{out}} \right) I_{out} \quad (12)$$

กำหนดให้  $I_3=I_3=I$  ฟังก์ชันถ่ายโอนในรูปแบบของ s-domain คือ

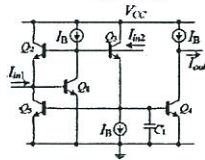
$$H(s) = \frac{I_{out}(s)}{I_m(s)} = \frac{1}{s(C_1 V_T / I) + 1} \quad (13)$$

จากสมการที่ (11) และ (13) จะได้ว่าของอินทิกรัลเชิงอนุพันธ์สูญเสียตามต้องการ และ ค่าความถี่ธรรมชาติสามารถควบคุมได้โดยกระแสไบอัส ( $I$ ) เช่นเดียวกัน แต่เมื่อพิจารณาทิศทางของกระแสอินพุตและเอาต์พุตจากรูปที่ 3(ก) ด้วยสมการที่ (11) และ (13) จะเห็นว่าโครงสร้างนี้สามารถสร้างฟังก์ชันอินทิกรัลเชิงอนุพันธ์สูญเสียแบบไม่กลับเฟส และ กลับเฟสได้โดยง่าย พิจารณากระแสแสดงที่  $I_1$  และ  $I_3$  ถูกแทนด้วย  $I_B$  และ ป้อนกระแส  $I_B$  ที่เอาต์พุตจากรูปที่ 3(ข) กระแสเอาต์พุตสุดท้ายของวงจรอินทิกรัลเชิงอนุพันธ์สูญเสียแบบ log-domain ที่สมมูล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

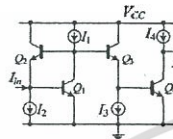
สามารถเขียนได้ในรูปแบบฟังก์ชันของ s-domain ดังนี้

$$I_{out}(s) = \frac{I_a(s) - I_b(s)}{s(C_1 V_T / I_a) + 1} \quad (14)$$



รูปที่ 4 อินทิเกรตอร์ชนิดไม่สูญเสียแบบ log-domain ที่สร้างโดยอินทิ

เกรตอร์ชนิดสูญเสีย



รูปที่ 5 วงจรขยายกระแสปรับค่าได้โดยใช้โครงสร้างทรานซิสเตอร์รูป

จากหัวข้อ 2.2, อินทิเกรตอร์ชนิดไม่สูญเสีย สามารถสร้างได้จาก อินทิเกรตอร์ชนิดสูญเสียโดยการคูณกับกระแสเสถียรที่จุด  $I_{out}$  ไปยัง กระแสอินพุต  $I_a$  โดยการใส่ทรานซิสเตอร์  $Q_2$  อินทิเกรตอร์ชนิดไม่ สูญเสียแบบไม่กลับเฟสและกลับเฟสถูกแสดงในรูปที่ 4 สมการและ ฟังก์ชันการถ่ายโอนถูกแสดงในสมการที่ (15) และ (16) ตามลำดับ

$$\frac{I_{out}(s)}{I_{in}(s)} = \frac{I_a}{sC_1 V_T} \quad (15)$$

$$\frac{I_{out}(s)}{I_{in2}(s)} = -\frac{I_a}{sC_1 V_T} \quad (16)$$

2.4 วงจรขยายกระแสแปรค่าได้ใช้โครงสร้างทรานซิสเตอร์รูป

วงจขยายกระแสแปรค่าได้ในงานวิจัยนี้มาจากการใช้หลักการทรานซิสเตอร์ รูปในรูปที่ 5 ซึ่งจะให้กระแสเสถียรที่จุดในรูปแบบของ ฟังก์ชันการคูณ และหาร จากสมการที่ (5) เมื่อใช้หลักการของทรานซิสเตอร์แล้ว ค่า ฟังก์ชันของกระแสแปรค่าได้ทั้งหมดจะมีค่าเป็น

$$kI_{in} = I_o ; k = I_1 / I_2 \quad (17)$$

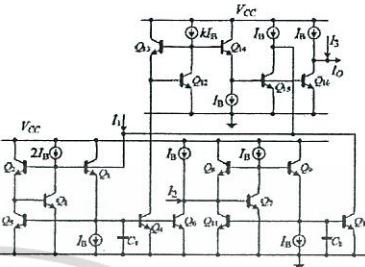
3. วงจรกรองความถี่รูปแบบกระแสแบบ Log-Domain

ตัวกรองสัญญาณที่ได้นำเสนอแสดงในรูปที่ 6 ได้ถูกสร้างขึ้นโดย ใช้หลักการของอินทิเกรตอร์สองตัวต่อกัน โดยสามารถปรับค่า  $Q_0$  ได้โดยการปรับอัตราขยาย (k) โดยกระแสที่จุดสามารถหาได้โดยใช้ หลักการ KCL ดังสมการที่ (18)

$$I_o = \frac{-s(I_{a1}/C_1 V_T)I_1 - (I_{a2}^2/C_1 C_2 V_T^2)I_2 + D(s)I_1}{D(s)} \quad (18)$$

โดยที่  $D(s) = s^2 + s(kI_{a1}/C_1 V_T) + I_{a2}^2/C_1 C_2 V_T^2$  จะเห็นได้ว่าตัว กรองสัญญาณที่นำเสนอสามารถสร้าง ฟังก์ชันมาตรฐาน 5 แบบ โดย กำหนดเงื่อนไขดังต่อไปนี้

- (1) LP สามารถสร้างได้, เมื่อกำหนด  $I_1 = I_2 = 0$  และ  $I_2 = I_{in}$
- (2) HP สามารถสร้างได้, เมื่อกำหนด  $I_1 = I_2 = I_3 = I_{in}$
- (3) BP สามารถสร้างได้, เมื่อกำหนด  $I_2 = I_3 = 0$  และ  $I_1 = I_{in}$
- (4) BR สามารถสร้างได้, เมื่อกำหนด  $I_2 = 0$  และ  $I_1 = I_3 = I_{in}$
- (5) AP สามารถสร้างได้, เมื่อกำหนด  $I_2 = 0$  และ  $I_1/2 = I_3 = I_{in}$



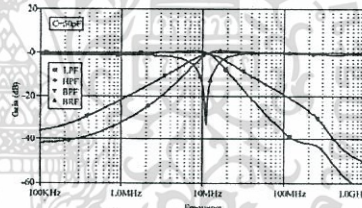
รูปที่ 6 ตัวกรองความถี่รูปแบบกระแสแบบ Log-domain

ทดสอบสนองทางความถี่ ( $\omega_0$ ) และค่าตัวประกอบคุณภาพ ( $Q_0$ ) สามารถแสดงได้ดังนี้

$$\omega_0 = \frac{I_B}{V_T \sqrt{C_1 C_2}} \quad (19)$$

$$Q_0 = \frac{1}{k} \sqrt{\frac{C_1}{C_2}} \quad (20)$$

ค่าพารามิเตอร์  $I_B$ ,  $V_T$  และ  $k$  หมายถึงค่ากระแสไบอัส, ค่าแรงดันที่ อุณหภูมิห้อง ( $\approx 26mV$  ที่อุณหภูมิห้อง) และ ค่าอัตราขยายกระแส เสถียรลำดับ จากสมการที่ (19) และ (20) ค่า สามารถปรับอย่างเป็นเชิง เส้นได้โดยการปรับกระแสไบอัส ( $I_B$ ) ค่า  $Q_0$  สามารถปรับค่าได้ โดยการ ปรับอัตราขยายกระแสเสถียรเป็นอิสระจากค่า  $\omega_0$



รูปที่ 7 คุณสมบัติตัวกรอง LP, HP, BP and BR

4. ผลการจำลองการทำงานของวงจร

เพื่อยืนยันการทำงานทางทฤษฎีของตัวกรองความถี่ในรูปที่ 6 อินพุต สมมติค่าและเอาต์พุตหนึ่งค่าจึงถูกจำลองขึ้นมา โดยกำหนดแรงดันของตัว จ่ายไฟ  $V_{CC} = 2.5V$  และกระแสไบอัส  $I_B$  ถูกปรับค่าจาก  $0.1\mu A$  ถึง  $1000\mu A$  โดยใช้  $C_1 = C_2 = 50pF$  กระแสที่จุดต่อมีความต้านทาน โหลด  $1\Omega$  กับแหล่งต้นไฟเลี้ยง ทรานซิสเตอร์โมเดลที่ใช้ในการจำลอง การทำงานเป็นแบบอนุกรมที่ความถี่สูง เบอร์ HFA3046 ของ Intersil



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

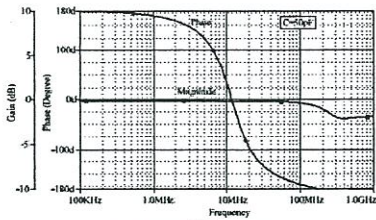
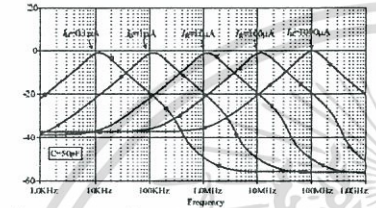
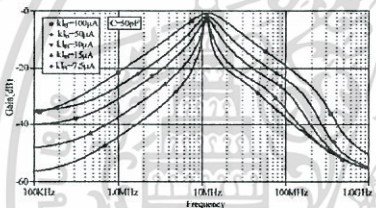


Fig.8 คุณสมบัติตัวกรอง AP

รูปที่ 7 แสดงการจำลอง ผลตอบสนองทางแอมพลิจูดของวงจรซึ่งมีค่าประมาณ 10MHz สำหรับตัวกรองสัญญาณแบบ BR, LP, BP, และ HP จากวงจรรูปที่ 6 โดยกำหนด  $I_B=100\mu A$  และ  $C_1=C_2=50pF$  ส่วนรูปที่ 8 แสดงผลตอบสนองทางแอมพลิจูดสำหรับตัวกรองสัญญาณแบบ AP ที่ความถี่เดียวกัน



รูปที่ 9 การปรับค่าความถี่ของ BPF โดยการปรับค่ากระแสไบอัส



รูปที่ 10 การปรับค่าตัวประกอบคุณภาพ

รูปที่ 9 แสดงผลตอบสนองทางความถี่ที่สามารถปรับค่าได้ของตัวกรองสัญญาณแบบ BP โดยการปรับค่ากระแสไบอัส ( $I_B$ ) จาก  $0.1\mu A$  ถึง  $1000\mu A$  ผลตอบสนองทางความถี่สามารถปรับได้ในแถบความถี่กว้างจาก 1kHz ถึง 100MHz การปรับค่าตัวประกอบคุณภาพ ( $Q_0$ ) ทำได้อย่างมีประสิทธิภาพ โดยใช้กระแสไบอัสเป็น  $I_B=100\mu A$  และปรับ  $I_B$  จาก  $7.5\mu A$  ถึง  $100\mu A$  ซึ่งแสดงในรูปที่ 10

5. บทสรุป

วงจรของความถี่หลายหน้าที่ที่เรซินตัวรูปแบบกะทัดรัด โดยใช้อินทิเกรตอร์ชนิดไม่สูญเสียแบบ log-domain รูปแบบใหม่ได้ถูกนำเสนอโดยอินทิเกรตอร์ชนิดไม่สูญเสียแต่ละตัวถูกสร้างขึ้นโดยอินทิเกรตอร์

ชนิดสูญเสีย ซึ่งประกอบไปด้วยทรานซิสเตอร์ที่ควมและตัวเก็บประจุต่อลงกราวด์หนึ่งตัว อินทิเกรตอร์ชนิดไม่สูญเสียแบบกบกับเฟส และ แบบไม่กบกับเฟสสามารถสร้างได้ง่ายจากโครงสร้างเดียวกัน ตัวกรองสัญญาณที่นำเสนอมีประกอบไปด้วย ทรานซิสเตอร์ 16 ตัว และ ตัวเก็บประจุต่อลงกราวด์ 2 ตัว การแสดงค่าที่อยู่ที่ขึ้นกับตัวกรองมาตรฐาน 5 แบบ มีอยู่ที่คอมพิวเตชันซิง ใช้แหล่งจ่ายไฟเลี้ยง 2.5V ผลตอบสนองทางความถี่แถบกว้างสามารถปรับค่าได้จาก 10kHz ถึง 100MHz โดยการปรับค่า  $I_B$  จาก  $0.1\mu A$  ถึง  $1000\mu A$  ค่าตัวประกอบคุณภาพ สามารถปรับค่าได้อย่างอิสระจากผลตอบสนองทางความถี่

6. เอกสารอ้างอิง

- [1] R. W. Adams, "Filtering in the log domain," in 63rd AES Conv., Los Angeles, CA, May 1979, preprint 1470.
- [2] D. R. Frey, "Log-domain filtering: An approach to current-mode filtering," *Proc. IEE, part-G*, vol. 140, no. 6, pp. 406-416, 1993.
- [3] D. R. Frey, "Exponential state-space filters: a generic current mode design strategy," *IEEE Trans. Circuits Systems-I*, vol. 43, pp. 34-42, 1996.
- [4] E. Seevinck, "Companding Current-mode Integrator: A new circuit principle for continuous-time monolithic filters," *Electron. Lett.*, vol. 26, no. 24, pp. 2046-2047, 1990.
- [5] Y. Tzividis, "On linear integrators and differentiators using instantaneous companding," *IEEE Trans. Circuits Syst. II*, vol. 42, pp. 561-564, Aug. 1995.
- [6] Y. Tzividis, "General approach to signal processors employing companding," *Electron. Lett.*, vol. 31, no. 18, pp. 1549-1550, 1995.
- [7] Y. Tzividis, "Instantaneously companding integrators," in Proc. IEEE Int. Symp. Circuits Syst. (ISCAS'97), Hong-Kong, vol. 1, pp. 477-480, 1997.
- [8] D. R. Frey, "A 3.3 V electronically tuneable active filter useable to beyond 1 GHz," *Proc. IEEE Int. Symp. Circuits Syst. (ISCAS'94)*, London, U.K., vol. 5, pp. 493-496, 1994.
- [9] D. R. Frey, "On log-domain filtering for RF applications," *IEEE J. Solid-State Circuits*, vol. 31, pp. 1468-1475, Oct. 1996.
- [10] D. R. Frey, "An adaptive analog notch filter using log-filtering," *Proc. IEEE Int. Symp. Circuits Syst. (ISCAS'96)*, Atlanta, GA, vol. 1, pp. 297-300, 1996.
- [11] Kircay and U. Cam, "A Novel Log-Domain First-Order Multifunction Filter," *ETRI Journal*, Vol. 28, No. 3, June 2006.
- [12] E. M. Drakakis, A. J. Payne, and C. Toumazou, "Log-Domain Filtering and the Bernoulli Cell," *IEEE Trans. Circuits Syst. I*, vol. 46, No. 5, pp. 559-571, May 1999.
- [13] Kerwin W. J., Huelsman L. P., and Newcomb R. W., "State-variable synthesis for insensitive integrated circuit transfer functions," *IEEE Trans. Solid-state Circuits*, 1967, SC-2, pp. 87-92.
- [14] Sanchez-sinencio E., Geiger R. L. and Nevarez-Lozano H., "Generation of Continuous-Time Two Integrator Loop OTA filter structures," *IEEE Trans. Circuits and Syst.*, 1988, 35, pp. 936-946.
- [15] Wu J. and Xie C., "New multifunction active filter," *Int. J. Electron.*, 1993, 74, pp. 235-239.
- [16] Chang C., "New multifunction OTA-C biquads," *IEEE Trans. Circuits and Syst.*, 1999, 46, pp. 820-824.
- [17] Chang C. and Pai S., "Universal current-mode OTA-C biquad with the minimum components," *IEEE Trans. Circuits and Syst.*, 2000, 47, pp. 1235-1238.
- [18] Chang C., Al-Hashimi B. M. and Ross J. N., "Unified active filter biquad structure," *IEE Proc. (part G)*, 2004, 151, pp. 273-277.
- [19] B. Gilbert, "Translinear circuits: an historical overview," *Analog Integrated Circuits and Signal Processing*, vol. 9, no. 2, pp. 95-118, March, 1996.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ประวัติผู้เขียน

ชื่อ-นามสกุล นายฐานันดร เชื้อศิริโรจน์  
 วัน เดือน ปีเกิด 14 มีนาคม พ.ศ.2527 ที่จังหวัดเพชรบูรณ์  
 ที่อยู่ 328/3 ซ.รัชดา 17 ถ.รัชดาภิเษก แขวงห้วยขวาง เขตห้วยขวาง กรุงเทพฯ 10310  
 ประวัติการศึกษา สำเร็จการศึกษาปริญญาวิศวกรรมศาสตรบัณฑิต สาขาวิศวกรรม  
 โทรคมนาคม คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้า  
 คุณทหารลาดกระบัง ในปีการศึกษา 2549 และเข้าศึกษาต่อในระดับ  
 ปริญญาโท หลักสูตรวิศวกรรมศาสตรมหาบัณฑิต สาขาวิศวกรรม  
 โทรคมนาคม ภาควิชาวิศวกรรมโทรคมนาคม คณะวิศวกรรมศาสตร์  
 สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ในปีการศึกษา  
 2553  
 ประสบการณ์การทำงาน  
 พ.ศ.2549-ปัจจุบัน ตำแหน่ง วิศวกร แผนก Technical support  
 บริษัท หัวเว่ย เทคโนโลยี(ประเทศไทย) จำกัด



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้