

การออกแบบวงจรควอดเรเจอร์ออฟซิลิเลเตอร์บนพื้นฐาน
ใช้อุปกรณ์แอคทีฟตัวเดียว

DESIGN OF QUADRATURE OSCILLATOR BASED ON
A SINGLE ACTIVE DEVICE



วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาด้านหลักสูตรปริญญาวิศวกรรมศาสตรดุษฎีบัณฑิต

สาขาวิชาวิศวกรรมไฟฟ้า

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. 2560

KMITL-2017-EN-D-018-070

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

การออกแบบวงจรควอดเรเตอร์ออสซิลเลเตอร์บนพื้นฐาน
ใช้อุปกรณ์แอคทีฟตัวเดียว
DESIGN OF QUADRATURE OSCILLATOR BASED ON
A SINGLE ACTIVE DEVICE



T148812



คเชนทร์ ขาวงาม
KHACHEN KHAW-NGAM

เลขหมู่.....
เลขทะเบียน 148812
รับเดือน.ปี 23 มี.ย. 2560

ด. 12874462
ล.....

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรดุษฎีบัณฑิต
สาขาวิชาวิศวกรรมไฟฟ้า
คณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
พ.ศ. 2560

KMITL-2017-EN-D-018-070

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DESIGN OF QUADRATURE OSCILLATOR BASED ON
A SINGLE ACTIVE DEVICE



A THESIS SUBMITTED IN PARTIAL FULFILLMENT
OF THE REQUIREMENTS FOR THE DEGREE OF
DOCTOR OF ENGINEERING IN ELECTRICAL ENGINEERING
FACULTY OF ENGINEERING
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

2017

KMITL-2017-EN-D-018-070

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อนำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



COPYRIGHT 2017

FACULTY OF ENGINEERING

KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ใบรับรองวิทยานิพนธ์

หัวข้อวิทยานิพนธ์ การออกแบบวงจรควอดเรเตอร์ออสซิลเลเตอร์บนพื้นฐานใช้อุปกรณ์แอคทีฟตัวเดียว
Thesis Title Design of Quadrature Oscillator Based on a Single Active Device
นักศึกษา นายคเชนทร์ ขาวงาม
รหัสประจำตัว 54610112
ปริญญา วิศวกรรมศาสตรดุษฎีบัณฑิต
สาขาวิชา วิศวกรรมไฟฟ้า
อาจารย์ที่ปรึกษาวิทยานิพนธ์ ผศ.ดร.มนตรี คำเงิน
หมายเลขวิทยานิพนธ์ KMITL-2017-EN-D-018-070

คณะกรรมการสอบวิทยานิพนธ์		ลายมือชื่อ
รศ.ดร.จิระศักดิ์	ชาญุฒิธรรม	
รศ.ดร.พิพัฒน์	พรหมมี	
ผศ.ดร.พิเชฐ	ม่วงนวล	
ผศ.ดร.สิรภพ	ตู้ประกาย	
ผศ.ดร.มนตรี	คำเงิน	

วัน / เดือน / ปี ที่สอบ วันจันทร์ที่ 17 กรกฎาคม พ.ศ. 2560 เวลา 15.00-17.00 น.
สถานที่สอบ ณ อาคาร A ชั้น 5 ห้องประชุม 2

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
KING MONKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

คณะวิศวกรรมศาสตร์ รับรองแล้ว



(รองศาสตราจารย์ ดร. คมสัน มาลีสี)

คณบดี คณะวิศวกรรมศาสตร์

วันที่ 17 กรกฎาคม พ.ศ. 2560

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่ออนุญาตให้เผยแพร่โดยไม่ได้รับอนุญาตด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อวิทยานิพนธ์	การออกแบบวงจรควอดเรเจอร์ออสซิลเลเตอร์บนพื้นฐานใช้อุปกรณ์ แอสซิมเมตริก
นักศึกษา	นายคเชนทร์ ขาวงาม
รหัสประจำตัว	54610112
ปริญญา	วิศวกรรมศาสตรดุษฎีบัณฑิต
สาขาวิชา	วิศวกรรมไฟฟ้า
พ.ศ.	2560
อาจารย์ที่ปรึกษาวิทยานิพนธ์	ผศ.ดร. มนตรี คำเงิน

บทคัดย่อ

วิทยานิพนธ์ฉบับนี้ จะทำการศึกษาวงจรกำเนิดสัญญาณไซน์แบบควอดเรเจอร์ที่ครอบคลุมทั้งแบบ
อันดับสองและอันดับสาม และจะนำเสนอการออกแบบวงจรกำเนิดสัญญาณไซน์แบบควอดเรเจอร์ที่มีการ
เชื่อมต่อกับวงจรโดยใช้พื้นฐานอุปกรณ์แอสซิมเมตริกเพียงตัวเดียวต่อกับอุปกรณ์พาสซีฟตัวเก็บประจุแบบลงกราวด์
วงจรถูกกำเนิดสัญญาณไซน์แบบควอดเรเจอร์ที่ได้จะมีคุณสมบัติดังนี้คือ ค่าเอาต์พุตมีมูฟเฟสต่างกัน 90 องศา ค่า
เงื่อนไขการกำเนิดสัญญาณและค่าความถี่สัญญาณสามารถควบคุมได้แบบเป็นอิสระต่อกันและสามารถปรับค่า
ได้โดยใช้รูปแบบการปรับด้วยวิธีการทางอิเล็กทรอนิกส์ วงจรที่ออกแบบเหมาะสมกับการนำไปใช้สร้างในวงจร
รวม ในรูปแบบวงจรถูกกำเนิดสัญญาณไซน์แบบควอดเรเจอร์อันดับสองการออกแบบจะใช้วงจร MCCCCTA ต่อ
ร่วมกับตัวเก็บประจุสองตัวลงกราวด์ และในรูปแบบวงจรถูกกำเนิดสัญญาณไซน์แบบควอดเรเจอร์อันดับสาม การ
ออกแบบจะใช้วงจร MCCFTA ต่อกับตัวเก็บประจุสามตัวลงกราวด์ ต่อจากนั้นจะทำการวิเคราะห์ด้วย
วิธีการทางคณิตศาสตร์เพื่อแสดงถึงคุณสมบัติการทำงาน คุณสมบัติของสัญญาณเอาต์พุต รวมไปถึงการคิด
วิเคราะห์แบบไม่เป็นอนุกรม โดยในวงจรที่นำเสนอแบบแรก จะให้จำนวนเอาต์พุตกระแสสี่เอาต์พุต ส่วนใน
วงจรที่นำเสนอวงจรที่สอง จะให้จำนวนเอาต์พุตกระแสสี่เอาต์พุตและเอาต์พุตแบบแรงดันอีกสองเอาต์พุต ทั้ง
สองวงจรจะให้ค่าเอาต์พุตในรูปแบบกระแสและจะมีค่าเอาต์พุตอิมพีแดนซ์สูงสามารถนำไปต่ออุปกรณ์อื่นได้
โดยตรงโดยไม่ต้องมีอุปกรณ์บัฟเฟอร์ นอกจากการออกแบบและการวิเคราะห์แล้ว จะทำการจำลองการทำงาน
ของวงจรด้วยโปรแกรม PSPICE โดยใช้เทคโนโลยี CMOS ของ TSMC โมเดลขนาด 0.25 μm นอกจากนั้นยัง
ทำการประกอบวงจรจริงจากอุปกรณ์ที่สามารถหาได้ในท้องตลาดเช่น อุปกรณ์ AD844 และ LM13600 และ
เครื่องมือวัดต่างๆเพื่อทดลองการทำงานของวงจรและวัดผลการทำงานจริง โดยในวงจรถูกกำเนิดสัญญาณไซน์
แบบควอดเรเจอร์แบบที่สองที่ใช้วงจรหลักแบบ MCCFTA นี้ ยังนำเสนอวงจร AGC มาต่อรวมเพื่อให้ได้ผลการ
ทดลองที่มีค่า %THD ที่ดีขึ้น และโดยสรุปแล้ววงจรที่นำเสนอสามารถทำงานได้ตามเงื่อนไข และให้ผล
สัญญาณเป็นไปตามทฤษฎีที่ได้กล่าวไว้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Thesis	Design of Quadrature Oscillator Based on a Single Active Device
Student	Mr. Khachen Khaw-ngam
Student ID.	54610112
Degree	Doctoral of Engineering
Program	Electrical Engineering
Year	2017
Thesis Advisor	Asst. Prof. Dr. Montree Kumngern

ABSTRACT

This thesis proposes the study of the quadrature sinusoidal oscillator (QSO) which cover for second-order and third-order type and will design QSO circuits which using a single active device structure and connect with passive devices grounded capacitors. The designed circuits could provide the property of quadrature signal which have 90 degree phase different of the output signals also have orthogonal controlled of the condition of oscillation and the frequency of oscillation, the possibilities for electrically tunable and suitable for IC fabrication. The design QSO circuit of second-order will use MCCCCTA as a single active device with two grounded capacitors and the design QSO circuit of third-order will use MCCFTA as a single active device with three grounded capacitors. More than that will analysis by mathematic for describe the operational characteristics, the output and the non-ideal characteristic will presented. The first QSO circuit would provide 4 outputs current and the second QSO circuit will provide 4 outputs current and 2 outputs voltage, while both circuits provided high output impedance in term of output current thus able to direct connect to load without buffer circuit. For more verification, will provide the simulation through PSPICE which use CMOS technology from TSMC model 0.25 μm for both QSO circuits and in the third-order QSO will build the real circuit with perform the experimental by use available device in the market such as AD844 and LM13600 also together with testing tools such as spectrum analyzer and oscilloscope for show the performance of circuit. In addition, the second QSO circuit has been added the AGC for the better %THD result, both designed circuits were shown the good work performance with confirm along through the conditionally and the theoretically.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

วิทยานิพนธ์ฉบับนี้สำเร็จลุล่วงไปได้ด้วยดี เพราะได้รับความกรุณาได้รับการสั่งสอน ถ่ายทอดวิชา และความเมตตาอนุเคราะห์ในคำปรึกษาที่ดีมาโดยตลอดจาก รองศาสตราจารย์ ดร. กอบชัย เดชหาญ ผู้ช่วยศาสตราจารย์ ดร. มนต์รี คำเงิน รองศาสตราจารย์ สมยศ จุณณะปิยะ รองศาสตราจารย์ ดร. พิพัฒน์ พรหมมี ผู้ช่วยศาสตราจารย์ ดร. พิเชฐ ม่วงนวล ผู้ช่วยศาสตราจารย์ ดร. สิริภพ ตู้ประกาย และ ดร. ผาณิต ละมุล ตลอดจนอาจารย์ท่านอื่นในภาควิชาวิศวกรรมโทรคมนาคมที่คอยดูแลเอาใจใส่ได้ให้คำชี้แนะและแนะนำทางด้านทักษะความคิด เพื่อการค้นคว้าวิจัย ทั้งยังได้ช่วยเหลือ ช่วยแก้ไขปัญหา ติดตามความก้าวหน้า ทางด้านงานวิทยานิพนธ์ การนำเสนอผลงานทางวิชาการ สนับสนุนด้านต่างๆ ที่เป็นประโยชน์ต่อการทำวิจัย ทำให้วิทยานิพนธ์นี้สำเร็จลุล่วงไปได้ด้วยดี ข้าพเจ้าขอกราบขอบพระคุณเป็นอย่างสูง

ขอขอบคุณเพื่อนร่วมงานในห้องปฏิบัติการภาควิชาวิศวกรรมโทรคมนาคม ที่ได้ช่วยกันทำงาน แนะนำ คอยช่วยเหลือในเรื่องต่าง ๆ เพื่อป้องกันการผิดพลาดในด้านการศึกษา และคอยสนับสนุนทุกสิ่งทุกอย่างแก่ข้าพเจ้า รวมทั้งให้กำลังใจแก่ข้าพเจ้าเสมอมา

สุดท้ายนี้ขอกราบขอบพระคุณบิดา มารดา และครอบครัว ของข้าพเจ้าเป็นอย่างสูง ที่ได้ให้ชีวิต ช่วยเลี้ยงดู อบรม และ สนับสนุนทุกสิ่งทุกอย่าง รวมทั้งให้กำลังใจ ห่วงใย แก่ข้าพเจ้าเสมอมา

คเชนทร์ ขาวงาม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษานี้เท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

	หน้า
บทคัดย่อภาษาไทย.....	I
บทคัดย่อภาษาอังกฤษ.....	II
กิตติกรรมประกาศ.....	III
สารบัญ.....	IV
สารบัญตาราง.....	VIII
สารบัญรูป.....	IX
บทที่ 1 บทนำ.....	1
1.1 ความเป็นมาและความสำคัญของปัญหา.....	1
1.2 วัตถุประสงค์ของการวิจัย.....	6
1.3 ขอบเขตงานวิจัย.....	6
1.4 ส่วนประกอบของวิทยานิพนธ์.....	7
บทที่ 2 อุปกรณ์และวงจรพื้นฐาน.....	9
2.1 บทนำ.....	9
2.2 พื้นฐานของมอสเฟตทรานซิสเตอร์และการทำงานของซีมอสทรานซิสเตอร์.....	9
2.2.1 การทำงานในช่วงไม่อิ่มตัว.....	12
2.2.2 การทำงานในช่วงอิ่มตัว.....	13
2.3 วงจรพื้นฐานที่ประกอบขึ้นมาจากมอสเฟตหรือซีมอสทรานซิสเตอร์.....	16
2.3.1 วงจรสะท้อนกระแส.....	16
2.3.1.1 วงจรสะท้อนกระแสแบบพื้นฐาน.....	16
2.3.1.2 วงจรสะท้อนกระแสของวิลสัน.....	17
2.3.2 วงจรสายพานกระแส.....	20
2.3.2.1 วงจรสายพานกระแสยุคที่ 1.....	20
2.3.2.2 วงจรสายพานกระแสยุคที่ 2.....	22
2.3.3 วงจรขยายความนำถ่ายไอออน.....	24

สารบัญ (ต่อ)

	หน้า
2.4 วงจรประยุกต์ที่ประกอบขึ้นมาจากอุปกรณ์และวงจรพื้นฐาน.....	27
2.4.1 วงจรสายพานกระแสควบคุมด้วยกระแส.....	27
2.4.2 วงจรผลต่างกระแสความนำถ่ายไอออน.....	31
2.4.3 วงจรขยายความนำถ่ายไอออนสายพานกระแส.....	33
2.4.4 วงจรตามกระแสความนำถ่ายไอออน.....	35
2.5 บทสรุป.....	37
บทที่ 3 วงจรกำเนิดสัญญาณไซน์แบบควอดเรเจอร์และตัวอย่างการออกแบบวงจร.....	38
3.1 บทนำ.....	38
3.2 หลักการพื้นฐานวงจรถูกกำเนิดสัญญาณไซน์.....	38
3.3 สมการทางคณิตศาสตร์ของวงจรถูกกำเนิดสัญญาณไซน์.....	41
3.3.1 คุณลักษณะของสมการโพลีโนเมียลอันดับสอง.....	41
3.3.2 คุณลักษณะของสมการโพลีโนเมียลอันดับสาม.....	42
3.4 วงจรถูกกำเนิดสัญญาณไซน์แบบควอดเรเจอร์.....	43
3.5 พื้นฐานการคิดวิเคราะห์ห้วงจรแบบไม่เป็นอุดมคติ.....	45
3.6 ค่าพารามิเตอร์ที่เกี่ยวข้อง.....	47
3.6.1 สัญญาณรบกวนเฟสและค่าผิดพลาดเฟส.....	47
3.6.2 ค่าความเพี้ยนของสัญญาณ.....	49
3.6.3 ค่าความไว.....	51
3.7 ตัวอย่างการออกแบบวงจร.....	52
3.7.1 ตัวอย่างการออกแบบวงจร QSO ที่ใช้วงจรพื้นฐานแบบ CDTA.....	52
3.7.2 ตัวอย่างการออกแบบวงจร QSO ที่ใช้วงจรพื้นฐานแบบ CFTA.....	54
3.7.2 ตัวอย่างการออกแบบวงจร QSO ชนิดวงจรพื้นฐานแบบ CCTA.....	57
3.8 ตัวอย่างรูปแบบวงจร QSO.....	58
3.8.1 ตัวอย่างวงจร QSO แบบวงจรพื้นฐาน CCCII.....	59
3.8.2 ตัวอย่างวงจร QSO แบบวงจรพื้นฐาน OTA.....	60
3.9 บทสรุป.....	62

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และทั้งอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ (ต่อ)

	หน้า
บทที่ 4 การออกแบบวงจรกำเนิดสัญญาณไซน์แบบควอดเรเจอร์อันดับสอง.....	62
4.1 บทนำ.....	62
4.2 วงจรกำเนิดสัญญาณไซน์แบบควอดเรเจอร์ใช้วงจรMCCCCTA เพียงตัวเดียว.....	62
4.3 การออกแบบวงจรและวิเคราะห์วงจร.....	63
4.4 ผลการจำลองการทำงาน.....	71
4.5 บทสรุป.....	75
บทที่ 5 การออกแบบวงจรกำเนิดสัญญาณไซน์แบบควอดเรเจอร์อันดับสาม.....	76
5.1 บทนำ.....	76
5.2 รายละเอียดการพัฒนางจร.....	77
5.3 การวิเคราะห์วงจรแบบไม่เป็นอุดมคติ.....	86
5.4 การจำลองการทำงาน.....	90
5.5 การทดลองวงจรจริง.....	99
5.6 บทสรุป.....	108
บทที่ 6 บทสรุปและข้อเสนอแนะ.....	109
6.1 บทนำ.....	109
6.2 บทสรุป.....	109
6.2.1 การออกแบบวงจร QSO อันดับสอง.....	109
6.2.2 การออกแบบวงจร QSO อันดับสาม.....	110
6.3 ข้อเสนอแนะ.....	111
6.3.1 อุปกรณ์พื้นฐานและวงจรพื้นฐาน.....	111
6.3.2 การจำลองการทำงานและการทดลองวงจรจริง.....	111
เอกสารอ้างอิง.....	112
ภาคผนวก.....	121

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และVLOGอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ (ต่อ)

	หน้า
ภาคผนวก ก พารามิเตอร์ที่ใช้ในการจำลอง.....	122
ภาคผนวก ข ผลงานวิจัยที่ได้รับการตีพิมพ์.....	124
ประวัติผู้เขียน.....	147



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

ตารางที่	หน้า
1.1 การศึกษาบทความทางวิชาการและการสรุปในวงจรพื้นฐานแบบวงจร CDTA.....	2
1.2 การศึกษาบทความทางวิชาการและการสรุปในวงจรพื้นฐานแบบวงจร CFTA.....	3
1.3 การศึกษาบทความทางวิชาการและการสรุป.....	5
3.1 สรุปบทความทางวิชาการของวงจรชนิด CDTA ที่พัฒนาเกี่ยวข้องกับวงจรQSO.....	53
3.2 สรุปวงจร QSO ชนิดใช้วงจรพื้นฐาน CDTA เพียงตัวเดียว.....	54
3.3 คุณสมบัติของวงจรCFTA ตามเอกสารอ้างอิงที่ 21-27, 54, 57.....	55
3.4 สรุปวงจร QSO ชนิดใช้วงจรพื้นฐาน CFTA เพียงตัวเดียว.....	56
3.5 คุณสมบัติของวงจรCCTA และแบบอื่น ๆตามเอกสารอ้างอิงที่ 33-50.....	57
3.6 สรุปวงจร QSO ชนิดใช้วงจรพื้นฐาน CCTA เพียงตัวเดียว.....	58
4.1 แสดงค่า W และ L ที่กำหนดให้ nMOS pMOS เพื่อจำลองในโปรแกรม PSPICE	71
4.2 ค่าพารามิเตอร์ต่างๆ เพื่อประกอบในการจำลองในโปรแกรม PSPICE.....	72
5.1 ค่าพารามิเตอร์ที่ใช้ในการจำลอง MCCFTA	92
5.2. ค่าพารามิเตอร์ของอุปกรณ์ที่ใช้ตามรูปที่ 5.24.....	101
6.1 เปรียบเทียบวงจร QSO อันดับสองที่ออกแบบ และวงจร QSO ที่ศึกษา.....	110
6.2 เปรียบเทียบวงจร QSO อันดับสามที่ออกแบบ และวงจร QSO ที่ศึกษา.....	110

สารบัญญรูป

รูปที่	หน้า
2.1 อุปกรณ์ MOSFET แบบ nMOS	10
2.2 ลักษณะของซีมอสแสดงระยะค่า W และ ค่า L	10
2.3 ลักษณะหน้าตัดของซีมอสแบบ nMOS และ pMOS	11
2.4 สัญลักษณ์ของ nMOS.....	11
2.5 สัญลักษณ์ของ pMOS.....	11
2.6 การต่อวงจรเพื่อศึกษาการทำงานของ nMOS	14
2.7 กราฟคุณลักษณะการทำงานของ nMOS.....	14
2.8 วงจรสะท้อนกระแสแบบพื้นฐาน.....	16
2.9 วงจรสะท้อนกระแสของวิลสัน.....	18
2.10 วงจรสมมูลที่พิจารณาที่ทรานซิสเตอร์ M_2	18
2.11 วงจรสมมูลของทรานซิสเตอร์ M_1 - M_3	19
2.12 วงจรสะท้อนกระแสของวิลสันแบบปรับปรุง.....	19
2.13 สัญลักษณ์ของวงจรสายพานกระแสยุคที่ 1.....	21
2.14 การต่อซีมอสในวงจรสายพานกระแสยุคที่ 1.....	21
2.15 วงจรสายพานกระแสยุคที่ 2 แบบบวก.....	22
2.16 วงจรสายพานกระแสยุคที่ 2 แบบลบ.....	22
2.17 วงจรสายพานกระแสยุคที่ 2 คลาสเอบี	23
2.18 สัญลักษณ์ของวงจร OTA	25
2.19 การต่อวงจร Differential Pair	25
2.20 การต่อวงจร OTA ร่วมกับวงจรสะท้อนกระแส.....	26
2.21 วงจรสายพานกระแสยุคที่ 2 แบบควบคุมด้วยกระแส.....	27
2.22 การต่อภายในวงจรสายพานกระแสยุคที่ 2 แบบควบคุมด้วยกระแส.....	28
2.23 วงจรสายพานกระแสแบบควบคุมด้วยกระแสที่มีทั้งเอาต์พุตบวกและลบ.....	29
2.24 วงจร CDTA ที่ประกอบจากวงจร CCII และวงจร OTA	31
2.25 สัญลักษณ์ของวงจร CDTA	31

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญญรูป (ต่อ)

รูปที่	หน้า
2.26 วงจรสมมูลของวงจร CDTA	31
2.27 การต่อวงจร CDTA โดยใช้อุปกรณ์ซีมอส.....	32
2.28 สัญลักษณ์ของวงจร CCTA.....	33
2.29 วงจรสมมูลของวงจร CCTA	33
2.30 การเชื่อมต่อภายในวงจร CCTA	34
2.31 สัญลักษณ์ของวงจร CFTA	35
2.32 วงจรสมมูลของวงจร CFTA	35
2.33 การเชื่อมต่อภายในวงจร CFTA	36
3.1 วงจรกำเนิดสัญญาณไซน์ที่มีการป้อนกลับแบบบวก.....	39
3.2 ตัวอย่างการต่อระบบกำเนิดสัญญาณไซน์ในรูปแบบอันดับสาม.....	40
3.3 ตัวอย่างวงจรกำเนิดสัญญาณไซน์แบบควอเดรเจอร์อันดับสอง.....	43
3.4 ตัวอย่างวงจรกำเนิดสัญญาณไซน์แบบควอเดรเจอร์อันดับสาม.....	44
3.5 วงจร CDTA คิดแบบไม่เป็นอุดมคติ	45
3.6 วงจร CCTA คิดแบบไม่เป็นอุดมคติ.....	46
3.7 วงจร CFTA คิดแบบไม่เป็นอุดมคติ	47
3.8 สเปกตรัมของสัญญาณ.....	48
3.9 สัญลักษณ์ของกำเนิดสัญญาณไซน์แบบระบบเชิงเส้น.....	48
3.10 วงจร QSO ที่เชื่อมต่อด้วยวงจร Low-pass biquad และวงจร Inverting Integrator	59
3.11 การต่อภายในวงจร QSO ที่ประกอบด้วยวงจร CCCII	59
3.12 ตัวอย่างวงจร QSO ที่ประกอบด้วยวงจร OTA (Lossy & Lossless).....	61
3.13 ตัวอย่างวงจร QSO ที่ประกอบด้วยวงจร OTA.....	61
3.14 การต่อวงจร OTA (ก) แบบ Lossy และวงจร OTA (ข) แบบ Lossless.....	61
4.1 วงจร MCCCCTA ที่ออกแบบ.....	64
4.2 วงจรสมมูลของวงจร MCCCCTA	64
4.3 การเชื่อมต่อภายในของวงจร MCCCCTA	65
4.4 การต่อวงจร MCCCCTA ร่วมกับตัวเก็บประจุสองตัวแบบต่อลงกราวด์.....	67

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปเผยแพร่โดยไม่ได้รับอนุญาต

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญญรูป (ต่อ)

รูปที่	หน้า
4.5 ค่าความต้านทาน R_x เทียบกับค่ากระแสไอบัส I_A	73
4.6 สัญญาณไซน์ควอเดรเจอร์ของกระแสเอาต์พุต I_{o1} - I_{o4}	73
4.7 สัญญาณสเปคตรัมของกระแสเอาต์พุต I_{o1} - I_{o4}	74
4.8 ค่าความถี่เทียบกับค่ากระแสไอบัส I_A	74
4.9 ค่าความเพี้ยนสัญญาณของเอาต์พุตทั้ง 4 ค่าเทียบกับค่าความถี่.....	75
5.1 สัญญลักษณ์วงจร MCCFTA	78
5.2 วงจรสมมูลของวงจร MCCFTA	78
5.3 การเชื่อมต่อภายในวงจร MCCFTA	81
5.4 การเชื่อมต่อวงจร MCCFTA ร่วมกับตัวเก็บประจุ.....	83
5.5 การเชื่อมต่อวงจร MCCFTA ร่วมกับตัวเก็บประจุ ในรูปแบบวงจรสมมูล.....	83
5.6 การเชื่อมต่อแบบกลุ่มฟังก์ชันถ่ายโอนของวงจร MCCFTA	84
5.7 วงจร MCCFTA แบบไม่เป็นอุดมคติ.....	87
5.8 ผลการจำลองการทำงาน ค่าความต้านทาน R_f และกระแสไอบัส I_{b1}	93
5.9 ค่าความนำถ่ายโอน g_m เทียบกับ กระแสไอบัส I_b	93
5.10 สัญญาณรูปคลื่นค่าแรงดันเอาต์พุตทั้ง 2 ค่า.....	94
5.11 สัญญาณรูปคลื่นค่ากระแสเอาต์พุตทั้ง 4 ค่า	94
5.12 ค่าความถี่ที่ปรับตามค่ากระแสไอบัส I_{b1}	95
5.13 ระดับสัญญาณที่เอาต์พุต (ก) แรงดัน (ข) กระแส.....	97
5.14 ค่า THD เทียบกับ ค่าความถี่.....	98
5.15 ค่าความผิดพลาดของเฟส เทียบกับ ความถี่.....	98
5.16 วงจร MCCFTA โดยใช้อุปกรณ์ที่มีวงจรถ่าย (AD844 and LM13600).....	99
5.17 วงจร MCCFTA จริงโดยใช้อุปกรณ์ที่มีวงจรถ่าย (AD844 and LM13600).....	100
5.18 การต่อวงจร Automatic Gain Control : AGC [62].....	100
5.19 การต่อวงจรจริงวงจร AGC (Automatic Gain Control).....	100
5.20 สัญญาณรูปคลื่นของค่า (ก) แรงดันเอาต์พุต, (ข) กระแสเอาต์พุต.....	102
5.21 สัญญาณในรูปแบบแกน X-Y (ก) แรงดันเอาต์พุต (ข) กระแสเอาต์พุต.....	103

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปเผยแพร่ขึ้นด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป (ต่อ)

รูปที่	หน้า
5.22 ค่าความถี่เทียบกับค่าความต้านทานแฝง R_f	104
5.23 ค่าระดับแรงดันเอาต์พุต V_1 และ V_2 เทียบกับความถี่	105
5.24 ค่าระดับกระแสเอาต์พุต I_1, I_2, I_3 และ I_4 เทียบกับความถี่	105
5.25 ค่า THD ของแรงดันเอาต์พุต เทียบกับ ความถี่	106
5.26 ค่า THD ของกระแสเอาต์พุตเทียบกับความถี่	106
5.27 ค่าความผิดพลาดของเฟส เทียบกับความถี่.....	107



บทที่ 1

บทนำ

1.1 ความเป็นมาและความสำคัญของปัญหา

ในปัจจุบัน เทคนิคการทำงานในรูปแบบโหมตกระแสได้รับความสนใจเป็นอย่างมากสำหรับนักวิจัย ในการนำเสนอผลงานในบทความทางวิชาการซึ่งก็มีเหตุผลหลายอย่างเช่น เทคนิคในรูปแบบโหมตกระแสนี้มีหลักการใช้งานที่ง่าย ตัวอย่างเช่นเมื่อทำการบวกเพิ่มสัญญาณ ลบสัญญาณ คูณสัญญาณ หรือแบ่งหารสัญญาณด้วยค่าคงที่ และยังมีศักยภาพในการทำงานที่มีแหล่งจ่ายไฟที่ต่ำได้ เมื่อเทียบกับการทำงานในโหมตแรงดัน ดังมีการนำเสนอในบทความทางวิชาการ [1] ได้นำเสนอรูปแบบการทำงานในโหมตกระแสของวงจรสายพานกระแส (Current Conveyor) วงจรตามกระแส (Current Follower) และวงจรทรานส์ลิเนียร์ คลาส เอบี (Translinear class-AB) นอกจากนี้ ใน [2] ยังได้นำเสนอวงจร CDTA ที่มีทั้งสัญญาณอินพุตและสัญญาณเอาต์พุตเป็นรูปแบบกระแส โดยมีโครงสร้างของวงจรที่ประกอบด้วยอัตราขยายกระแสมีค่าเท่ากับ 1 ที่มีการควบคุมด้วยค่าความแตกต่างของกระแสที่อินพุต และค่าเอาต์พุตจะสามารถปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์ผ่านการปรับค่าความนำถ่ายโอน (Transconductance: g_m) ดังนั้นวงจร CDTA จะมีความเหมาะสมที่จะนำเสนอการประมวลสัญญาณในรูปแบบโหมตกระแส และนอกจากนั้นแล้ววงจรมีช่วยลดจำนวนอุปกรณ์พาสซีฟแบบที่เป็นตัวต้านทานด้วย

วงจรถักกำเนิดสัญญาณไซน์แบบควอดเรเจอร์นั้น ปกติจะให้สัญญาณในรูปแบบสัญญาณไซน์ที่มีค่าเฟสที่มีองศาต่างกัน 90 องศา ที่มีการนำไปใช้อย่างแพร่หลายในระบบการสื่อสาร และในระบบเครื่องมือวัด เช่นเป็นตัวรวมสัญญาณไซน์แบบควอดเรเจอร์ ตัวกำเนิดสัญญาณแบบแบนเดี่ยว ในระบบการสื่อสารที่ได้นำเสนอจาก [3] นอกจากนี้แล้ว ยังมีการนำเสนอดำเนินการและตัวโวลท์มิเตอร์แบบเลือกค่าได้ในระบบเครื่องมือวัดที่ได้นำเสนอไว้ในบทความทางวิชาการ [4] มีการสร้างวงจรถักกำเนิดสัญญาณไซน์แบบควอดเรเจอร์โดยใช้วงจร CDTA เป็นวงจรแอกทีฟมากมาย ตามบทความทางวิชาการที่ [5]-[13] แต่อย่างไรก็ตามในบางโครงสร้างของวงจรมีไม่สามารถให้การทำงานที่เต็มประสิทธิภาพ ซึ่งโดยปกติแล้ว จะมีหนึ่ง หรือสองจุดสัญญาณที่อินพุตของวงจร CDTA ลอยตัว หรือ ไม่ได้ถูกใช้ ดังแสดงใน [8]-[13] แต่อย่างไรก็ตาม การปล่อยจุดเชื่อมตัวให้ลอยไว้จะเป็นการเปลืองพื้นที่บนชิปเมื่อนำวงจร CDTA ไปเป็นส่วนประกอบในวงจรรวม และก็อาจจะเป็นตัวที่ก่อให้เกิดสัญญาณรบกวน (Noise) เพิ่มเข้ามาในระบบด้วย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 1.1 การศึกษาบทความทางวิชาการและการสรุปในวงจรพื้นฐานแบบวงจร CDTA

เอกสารอ้างอิง	จำนวน/ชนิดอุปกรณ์แอคทีฟ	จำนวนอุปกรณ์ R-C	ค่า %THD	ค่าความถี่ของสัญญาณที่ได้ kHz	ควบคุมด้วยวิธีทางอิเล็กทรอนิกส์	ชนิดเอาต์พุต
5	2-CDTA	4-R + 2-C	1	1000	ใช่	กระแส
6	2-CDTA	1-R + 2-C	-	985.6	ใช่	กระแสแรงดัน
7	1-ZC-CDTA	2-R + 2-C	1.17	53.89	ใช่	กระแส
8	1-CDTA	1-R + 2-C	3.45	140.03	ใช่	กระแส
9	1-CDTA	1-R + 2-C	0.16	1257	ใช่	กระแส
10	2-CCCDTA	2-C	2.8	10400	ใช่	กระแส
	2-CCCDTA	3-C			ใช่	กระแส
11	2-CDTA	1-R + 2-C	1.1	103	ใช่	กระแสแรงดัน
12	2-CCCDTA	2-C	1.14	2650	ใช่	กระแส
13	1-CDTA	1-R + 2-C	3	1730	ใช่	กระแส

จากบทความทางวิชาการที่นำเสนอ มีหลักการใหม่ของวงจบบนแอคทีฟในถูกนำเสนอโดยที่มี อินพุตแบบกระแสเพียงค่าเดียว และมีค่าเอาต์พุตกระแสสองค่า โดยมีชื่อเรียกว่า วงจรขยายกระแสความนำถ่ายโอนแบบตามกระแส (Current follower transconductance amplifier; CFTA) ได้ถูกนำเสนอไว้ในบทความทางวิชาการ [14] ซึ่งวงจรนี้ได้ถูกปรับปรุงมาจากวงจรพื้นฐานแบบ CDTA โดยการเอาจุดเชื่อมต่อแบบลบบอก ซึ่งเมื่อทำการเอากระแสลบบอกจากอินพุต จะทำให้วงจร CFTA ดูเป็นวงจรพื้นฐาน และเมื่อเทียบกับวงจร CDTA แล้วจะพบว่า จำนวนทรานซิสเตอร์ในวงจร CFTA มีจำนวนที่น้อยกว่า ดังนั้นจึงมีการนำเสนองจรในรูปแบบวงจร CFTA ดังแสดงไว้ในบทความทางวิชาการ [15]-[20] ซึ่งได้มีการนำเสนองจร CFTA ที่ใช้ในการทำวงจรถ่ายสัญญาณไซน์แบบควอเทรเจอร์ดังแสดงไว้ในบทความทางวิชาการ [21]-[27]

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 1.2 การศึกษาบทความทางวิชาการและการสรุปในวงจรพื้นฐานแบบวงจร CFTA

เอกสารอ้างอิง	จำนวน/ชนิดอุปกรณ์แอคทีฟ	จำนวนอุปกรณ์ R-C	ค่า %THD	ค่าความถี่ของสัญญาณที่ได้ kHz	ควบคุมด้วยวิธีทางอิเล็กทรอนิกส์	ชนิดเอาต์พุต
21	1-GCFTA+ 1-UGVF	2-R + 2-C	1.67	15.92	ใช่	แรงดัน
22	4-ZC-CFTA	2-C	2.13	153	ใช่	กระแสแรงดัน
23	2-CG-CFTA	2-C	1.75	348	ใช่	กระแส
24	2-CCCFTA	2-C	1.0	1350	ใช่	กระแส
25	2-CFTA	1-R + 2-C	4.57%	150	ใช่	กระแส
26	3-CFTA	2-C	1.4%	648.40	ใช่	กระแส
27	1-CCCFTA	1-R + 2-C	2.7%	1140	ใช่	กระแส

ซึ่งจากที่มีจุดเชื่อมต่อแบบนี้ จะมีความสามารถที่จะเป็นตัวช่วยลดจำนวนส่วนประกอบให้น้อยลงได้ แต่อย่างไรก็ตาม ตามที่ได้นำเสนอไว้นั้นจะเป็นรูปแบบวงจรกำเนิดสัญญาณไซน์แบบควอเดรเจอร์อันดับสอง ซึ่งในวิทยานิพนธ์เล่มนี้ จะนำเสนอวงจรกำเนิดสัญญาณไซน์แบบควอเดรเจอร์อันดับสาม ซึ่งจะมีความสามารถในการปรับค่าการควบคุมเงื่อนไขการกำเนิดสัญญาณ และค่าความถี่สัญญาณ ให้มีค่าเป็นอิสระต่อกัน และสามารถปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์ นอกจากนั้นแล้ว ยังมีการนำเสนอรูปแบบการต่อตัวเก็บประจุลงกราวด์ และการลดจำนวนอุปกรณ์แอคทีฟ

เนื่องจากการทำงานของวงจรถูกกำเนิดสัญญาณในลำดับที่สูงขึ้น จะให้การตอบสนองของความถี่ที่ดีขึ้น และเป็นวงจรที่มีคุณภาพดีขึ้นเมื่อเทียบกับวงจรที่ทำงานที่ลำดับที่ต่ำกว่าดังได้กล่าวไว้ในบทความทางวิชาการที่ [28] ซึ่งได้มีการนำเสนอใน [29] มีการแสดงการวิเคราะห์ด้วยสมการทางคณิตศาสตร์ และได้แนะนำเสนอกระบวนการลดสัญญาณรบกวนเฟส (Phase noise reduction) มีการนำเสนอการเปรียบเทียบระหว่างวงจรถูกกำเนิดสัญญาณอันดับสอง และอันดับสาม พบว่า ในวงจรถูกกำเนิดสัญญาณอันดับสามให้ค่าสัญญาณรบกวนที่น้อยกว่า [30] และจากผลการศึกษาในบทความทางวิชาการที่ [31]-[53] ดังแสดงไว้ในตารางที่ 3 โดยใน [31] ได้มีการนำเสนอการศึกษาวงจรถูกกำเนิดสัญญาณไซน์แบบควอเดรเจอร์อันดับสามโดยใช้วงจร OTA ซึ่งมีคุณสมบัติที่สามารถปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์ แต่ค่าความถี่สัญญาณต้องทำการปรับที่ค่า g_{m1} และ g_{m2} ให้สัญญาณเอาต์พุตในรูปแบบแรงดันเป็นแบบหลายเฟสโดยมีขนาดของสัญญาณที่ไม่เท่ากันมากนัก และใน [32] ก็มีการนำเสนอในรูปแบบการใช้วงจร OTA เช่นกันแต่มีสัญญาณเป็นแรงดันเอาต์พุตสองค่า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ได้มีการนำเสนอวงจรกำเนิดสัญญาณไซน์แบบควอเดรเจอร์ที่ใช้วงจรสายพานกระแสะยุคที่สอง ใน [33]-[35] พบว่ามีการต่อกับอุปกรณ์พาสซีฟ เช่นตัวต้านทาน และตัวเก็บประจุอยู่เป็นจำนวนมาก ใน [36] มีการนำเสนอโดยใช้วงจร VDCC ถึงสามตัว และยังใช้อุปกรณ์พาสซีฟอีกเป็นจำนวนมาก ต่อมาใน [37], [38], [51] มีการนำเสนอการใช้วงจร OTRA โดยมีการใช้อุปกรณ์ทั้งแอกทีฟและพาสซีฟต่อเป็นวงจรเป็นจำนวนมาก ซึ่งสามารถควบคุมค่าเงื่อนไขกำเนิดสัญญาณและค่าความถี่สัญญาณได้อย่างอิสระ แต่จะมีข้อด้อยในส่วนของ การปรับค่าด้วยวิธีการทางอิเล็กทรอนิกส์

เมื่อศึกษาบทความทางวิชาการที่มีรูปแบบการควบคุมด้วยวิธีการทางอิเล็กทรอนิกส์ในการควบคุมวงจรกิจกำเนิดสัญญาณไซน์แบบควอเดรเจอร์อันดับสาม เช่นใน [39]-[40] มีการใช้วงจร CCCII ซึ่งก็ยิ่งพบว่า มีการต่อวงจรโดยใช้จำนวนอุปกรณ์แอกทีฟและพาสซีฟเป็นจำนวนมาก ซึ่งใน [41]-[42] ก็มีการใช้วงจร CDTA และมีจำนวนอุปกรณ์ที่ต่อเป็นจำนวนมากเช่นกัน ใน [43] มีการนำเสนอรูปแบบวงจร CCCDTA ต่อร่วมกับวงจร OTA อีก ใน [44] มีการนำเสนอวงจร CCCCTA โดยที่สองตัวต่อกับตัวเก็บประจุอีกสามตัว ใน [45] นำเสนอวงจร CCCCTA ต่อร่วมกับวงจร OTA และต่อกับตัวเก็บประจุอีกสามตัวเช่นกัน ใน [46]-[48] ก็มีรูปแบบการนำเสนอที่หลากหลายและมีการใช้อุปกรณ์แอกทีฟและพาสซีฟอยู่เป็นจำนวนมาก แต่ก็มีรูปแบบที่สามารถควบคุมได้ด้วยวิธีการทางอิเล็กทรอนิกส์

โดยในบทความทางวิชาการที่ [49] ได้นำเสนอการสร้างวงจร กำเนิดสัญญาณไซน์แบบควอเดรเจอร์อันดับสาม ด้วยเทคนิคแบบ ล็อกโดเมน (Log Domain) ซึ่งเทคนิคนี้จะเหมาะสำหรับทรานซิสเตอร์ชนิดที่เป็นไบโพลาร์ (Bipolar Transistor) ใน [50] ได้นำเสนอวงจร MCCCCTA ที่มีข้อดีของทั้งจากวงจร CCCCTA และวงจร MCDTA แต่วงจรยังไม่สามารถทำงานได้อย่างเต็มประสิทธิภาพเมื่อจุด Y ไม่ได้ถูกต่อใช้ หรือต่อลงกราวด์ ต่อมาใน [52]-[53] ได้นำเสนอวงจร VDTA ที่มีการใช้จำนวนอุปกรณ์แอกทีฟและพาสซีฟที่เท่ากัน ต่อวงจรแตกต่างกัน และให้ค่าเอาต์พุตที่ต่างกัน และจากที่กล่าวมาจะขอสรุปในตารางที่

1.3

ตารางที่ 1.3 การศึกษาบทความทางวิชาการและการสรุป

เอกสารอ้างอิง	จำนวน/ชนิดอุปกรณ์แอททิฟ	จำนวนอุปกรณ์ R-C	ค่า %THD	ค่าความถี่ของสัญญาณที่ได้ kHz	ควบคุมด้วยวิธีการอิเล็กทรอนิกส์	ชนิดเอททิฟ
31	3-OTA	3-C	-	4.7	ใช่	แรงดัน
32	3-OpAmp	5-R + 3-C	-	31.8	ไม่ใช่	แรงดัน
33	3-CCIIIs	5-R + 3-C	1.17	370.3	ไม่ใช่	แรงดัน
34	2-CCIIIs	3-R + 3-C	2.95	211	ไม่ใช่	กระแสแรงดัน
35	2-CCIIIs+UVC	3-R + 3-C	0.86	1437	ใช่	กระแสแรงดัน
36	3-DVCC	3-R + 3-C	1.82	7960	ไม่ใช่	กระแสแรงดัน
37	3-OTRA	5-R + 3-C	0.7	159	ไม่ใช่	แรงดัน
38	3-OTRA	5-R + 3-C	4.82	315	ไม่ใช่	แรงดัน
39	3-CCCIIIs	3-C	1	1140	ใช่	กระแส
40	3-CCCIIIs	3-C	1.92	4000	ใช่	กระแสแรงดัน
43	CCCCTA+OTA	3-C	1.8	1220	ใช่	กระแสแรงดัน
44	2-CCCCTA	3-C	1.106	466.93	ใช่	กระแส
45	CCCCTA+OTA	3-C	1.09	1102	ใช่	กระแส
46	2-OTRA	3-C+4-R	6.3	159	ไม่ใช่	แรงดัน
47	VDTA+DDCC	3-C+1-R	2.95	1000	ไม่ใช่	กระแส
48	2-DVCCTA	3-C+2-R	< 2	1590	ใช่	กระแสแรงดัน
49	2-Lossy+ 1-Lossless	3-C	0.79	11500	ใช่	กระแส
50	MCCCCTA	3-C	0.8-5.53	9450	ใช่	กระแสแรงดัน
51	OTRA	3-C+3-R	1.54	15.92	ไม่ใช่	แรงดัน
54	1-MCCCCTA	3-C	0.8-5.5	9450	ใช่	กระแสแรงดัน

จากที่ได้ศึกษาบทความทางวิชาการตามที่ได้นำเสนอไว้ตามตารางข้างต้นนี้ พอจะชี้ให้เห็นถึงปัญหาของแต่ละวงจรที่ได้นำเสนอไว้ในแต่ละบทความทางวิชาการ [45], [27], [21] ซึ่งผู้เขียนจะขอสรุปปัญหาที่พบเป็นหัวข้อได้โดยมีรายละเอียดสำคัญ ๆ ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- ก. สัญญาณเอาท์พุทมีรูปแบบคลื่นไซน์แบบควอเตรเจอร์ที่มีขนาดสัญญาณไม่เท่ากัน
- ข. เงื่อนไขการกำเนิดสัญญาณและค่าความถี่ไม่สามารถแยกการควบคุมได้อย่างอิสระ
- ค. ค่าความต้านทานแฝงหรือค่าความนำถ่ายโอนไม่สามารถควบคุมได้ด้วยกระแสไบอัส
- ง. ใช้จำนวนอุปกรณ์แอกทีฟและพาสซีฟเป็นจำนวนมาก และไม่เป็นแบบต่อลงกราวน์
- จ. มีค่าความไวทั้งแบบแอกทีฟ และ พาสซีฟ สูงกว่า 1
- ฉ. ให้จำนวนสัญญาณเอาท์พุท รูปแบบเดียว เช่นรูปแบบกระแส หรือ แรงดัน
- ช. ให้ค่าความเพี้ยนของสัญญาณเอาท์พุทสูง
- ซ. ให้ค่าคลาดเคลื่อนของเฟสของสัญญาณเอาท์พุทสูง
- ณ. วงจรมีค่าเอาท์พุทอิมพีแดนซ์ไม่สูง จำเป็นต้องมีอุปกรณ์บัฟเฟอร์เพื่อต่อโหลด

1.2 วัตถุประสงค์ของการวิจัย

วิทยานิพนธ์เล่มนี้นำเสนอการออกแบบสองวงจร คือวงจรถักกำเนิดสัญญาณไซน์แบบควอเตรเจอร์ อันดับสอง แบบโหมตกระแสโดยใช่วงจร MCCCCTA เพียงตัวเดียวต่อกับตัวเก็บประจุสองตัวลงกราวน์ และวงจรถักกำเนิดสัญญาณไซน์แบบควอเตรเจอร์อันดับสาม แบบโหมตรวมโดยใช่วงจร MCCFTA เพียงตัวเดียวต่อกับ ตัวเก็บประจุสามตัวลงกราวน์ ในการนำเสนอเนื้อหาภายในวิทยานิพนธ์เล่มนี้ ผู้เขียนจะขอ นำเสนอวัตถุประสงค์ของการศึกษาพัฒนาวงจร โดยมีรายละเอียดดังนี้

- ก. เพื่อศึกษาการออกแบบวงจรถักกำเนิดสัญญาณไซน์แบบควอเตรเจอร์ โดยเริ่มจากการ นำเสนอพื้นฐานอุปกรณ์และพื้นฐานวงจรเพื่อที่จะทำการออกแบบวิเคราะห์และทดลอง ทดลองหาความสามารถของวงจร
- ข. วิเคราะห์วงจรด้วยสมการทางคณิตศาสตร์เพื่อพิสูจน์ให้เห็นว่าวงจรสามารถทำงานได้ จริงและทำงานสอดคล้องเป็นไปตามทฤษฎี
- ค. เพื่อทำการทดลองวงจรที่นำเสนอด้วยการจำลองผ่านโปรแกรม PSPICEว่าสามารถ ทำงานได้และให้ผลการทดลองสอดคล้องเป็นไปตามทฤษฎี
- ง. เพื่อทำการทดลองวงจรที่นำเสนอด้วยการการสร้างวงจรจริงด้วยอุปกรณ์ไอซีที่มีขายใน ท้องตลาดว่าสามารถทำงานได้และให้ผลการทดลองสอดคล้องเป็นไปตามทฤษฎี

1.3 ขอบเขตงานวิจัย

ขอบเขตของงานวิจัยจะเริ่มด้วยการศึกษาบทความทางวิชาการ การออกแบบวงจรถักกำเนิด สัญญาณไซน์แบบควอเตรเจอร์อันดับสอง แบบโหมตกระแสโดยใช่วงจร MCCCCTA เพียงตัวเดียว โดยต่อ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กับอุปกรณ์คาปาซิเตอร์แบบลงกราว์สองตัว และการออกแบบวงจรกำเนิดสัญญาณไซน์แบบควอเตรเจอร์อันดับสาม แบบโหมตรวม โดยใช้วงจร MCCFTA เพียงตัวเดียว โดยต่อกับอุปกรณ์คาปาซิเตอร์แบบลงกราว์สามตัว จะเริ่มต้นด้วยการศึกษาผลการค้นคว้า จากนักวิจัยที่ได้ทำการตีพิมพ์ผลงาน และทำการศึกษารูปแบบของวงจรกำเนิดสัญญาณที่มีนักวิจัยท่านอื่นทั้งในประเทศ และต่างประเทศที่ได้นำเสนอและคิดค้นไว้ ทำการสรุปผลการศึกษาพัฒนาของแต่ละบทความทางวิชาการที่ได้ศึกษา จากนั้นจะนำเสนอผลงานที่ได้ทำการศึกษาไว้รวมไปถึงกระบวนการวิเคราะห์หาสมการทางคณิตศาสตร์ของวงจร และทำการพิสูจน์เพื่อหาตัวแปรต่าง ๆ ที่มีผลต่อการแสดงคุณลักษณะของวงจร และการเปลี่ยนแปลงของวงจรที่สามารถชี้ให้เห็นได้ด้วยทางคณิตศาสตร์ รวมถึงการจำลองการทำงานด้วยการใช้โปรแกรม PSPICE และการทดลองด้วยวงจรจริง เพื่อพิสูจน์ให้เห็นว่า วงจรที่นำเสนอในวิทยานิพนธ์มีประสิทธิภาพ และการทำงาน เป็นไปตามทฤษฎีที่ได้กล่าวไว้

1.4 ส่วนประกอบของวิทยานิพนธ์

วิทยานิพนธ์เล่มนี้ได้ทำการศึกษาดังพื้นฐานอุปกรณ์ที่ใช้ประกอบในวงจร พื้นฐานของวงจรกำเนิดสัญญาณไซน์แบบควอเตรเจอร์ บทความทางวิชาการที่ใช้ในการอ้างอิง และนำเสนองานวิจัยวงจรกำเนิดสัญญาณไซน์แบบควอเตรเจอร์อันดับสอง แบบโหมตรวม โดยใช้วงจร MCCFTA และวงจรกำเนิดสัญญาณไซน์แบบควอเตรเจอร์อันดับสาม แบบโหมตรวม โดยใช้วงจร MCCFTA โดยเนื้อหาจะแบ่งออกเป็น 6 บท และภาคผนวก ซึ่งมีรายละเอียดดังนี้

บทที่ 1 เป็นบทนำของวิทยานิพนธ์ เพื่อให้ผู้อ่านได้ทราบถึงพื้นฐานการศึกษาวางบทความทางวิชาการและความเป็นมาของปัญหา วัตถุประสงค์ ส่วนประกอบของวิทยานิพนธ์ และขอบเขตของวิทยานิพนธ์

บทที่ 2 กล่าวถึงอุปกรณ์พื้นฐาน เช่น เทคโนโลยีซีมอส ซึ่งเป็นอุปกรณ์หลักที่ใช้ในวิทยานิพนธ์ เพื่อได้ทราบถึงการทำงาน และการประกอบเป็นวงจรพื้นฐาน เช่น วงจรสะท้อนกระแส วงจรสายพานกระแส

บทที่ 3 กล่าวถึงวงจรกำเนิดสัญญาณไซน์แบบควอเตรเจอร์ พื้นฐานของวงจรกำเนิดสัญญาณไซน์แบบควอเตรเจอร์อันดับสองและอันดับสาม รวมไปถึงค่าปัจจัยที่เกี่ยวข้อง และตัวอย่างการออกแบบวงจรกำเนิดสัญญาณไซน์แบบควอเตรเจอร์

บทที่ 4 การออกแบบวงจรกำเนิดสัญญาณไซน์แบบควอเตรเจอร์อันดับสอง แบบโหมตรวม โดยใช้วงจร MCCFTA เพียงตัวเดียว และจำลองการทำงานของวงจรด้วยโปรแกรม PSPICE

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5 การออกแบบวงจรถ่ายทอดสัญญาณไซน์แบบควอดเรเจอร์อันดับสาม กล่าวถึงวงจรที่นำเสนอในวิทยานิพนธ์ หลักการทำงานของวงจรถ่ายทอดสัญญาณไซน์แบบควอดเรเจอร์อันดับสามแบบโหมตรวม โดยใช้วงจร MCCFTA เพียงตัวเดียว ต่อกับตัวเก็บประจุสามตัวแบบต่อลงกราวด์ จากนั้นจำลองการทำงานของวงจรด้วยโปรแกรม PSPICE ทำการทดลองด้วยการประกอบเป็นวงจรจริง และการวัดผลการทำงานของวงจร

บทที่ 6 กล่าวถึงบทสรุปและข้อเสนอแนะ

ในที่สุดท้ายของวิทยานิพนธ์นี้จะเป็นส่วนของเอกสารอ้างอิง และภาคผนวก เช่นค่าโมเดลพารามิเตอร์ของอุปกรณ์ซีมอส ผลงานที่ได้รับการตีพิมพ์ ตลอดจนประวัติของผู้เขียนวิทยานิพนธ์มีรายละเอียดดังนี้

ภาคผนวก ก แสดงโมเดลของอุปกรณ์ซีมอสที่ใช้ในการจำลองด้วยโปรแกรม PSPICE

ภาคผนวก ข แสดงบทความที่ได้รับการพิจารณาตีพิมพ์ในวารสารต่างประเทศ

ภาคผนวก ค ประวัติของผู้เขียนวิทยานิพนธ์



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2

อุปกรณ์และวงจรพื้นฐาน

2.1 บทนำ

ในบทนี้ จะขอแนะนำเกี่ยวกับอุปกรณ์ทางไฟฟ้าที่มีใช้ในการวิจัย เช่น อุปกรณ์เซมิคอนดักเตอร์มอสเฟส (MOSFET) หรือซีมอสทรานซิสเตอร์ (CMOS Transistor) โดยจะได้อธิบายถึงคุณลักษณะของอุปกรณ์เซมิคอนดักเตอร์ มอสเฟสและ ซีมอส ที่มีค่าพารามิเตอร์ต่าง ๆ ที่แสดงถึงลักษณะการทำงาน และจะอธิบายถึงการพัฒนาโดยการนำมาต่อรวมกันเป็นวงจรแอกทีฟเพื่อให้สามารถพิจารณาคุณสมบัติ และลักษณะการทำงานที่ง่ายต่อการนำเสนอ โดยในที่นี้จะมีการนำเสนอในรูปแบบต่าง ๆ เช่น วงจรสะท้อนกระแส (CM), วงจรความนำถ่ายโอน (OTA), และวงจรสายพานกระแสแบบควบคุมด้วยกระแส (CCCI)

จากที่ได้กล่าวไว้ข้างต้นนั้นในบทนี้ จะขอแนะนำเกี่ยวกับพื้นฐานอุปกรณ์ต่าง ๆ เพื่อเป็นการอธิบายถึงพื้นฐานของแต่ละส่วนของอุปกรณ์ และ คุณสมบัติหลังจากที่นำมาต่อเป็นอุปกรณ์แอกทีฟ โดยจะขอแนะนำในส่วนของอุปกรณ์ CMOS และ อุปกรณ์แอกทีฟต่างๆ เช่น วงจร CM, วงจร OTA, และวงจร CCCII ดังต่อไปนี้

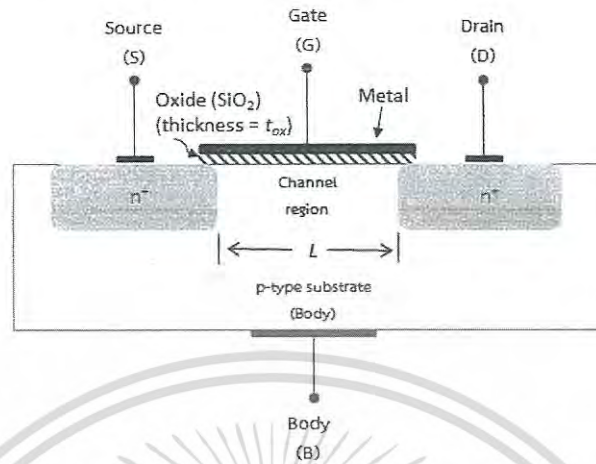
2.2 พื้นฐานของมอสเฟททรานซิสเตอร์และการทำงานของซีมอสทรานซิสเตอร์

ในปัจจุบันมีอุปกรณ์เซมิคอนดักเตอร์ที่ใช้อยู่เป็นอุปกรณ์หลัก ๆ ที่มีลักษณะเป็นอุปกรณ์เซมิคอนดักเตอร์ที่มีจุดเชื่อมต่อ 3 จุด อยู่ 2 ชนิดคือ มอสเฟท (Metal-Oxide-Semiconductor Field-Effect Transistor: MOSFET) และ ไบโพลาร์จังก์ชันทรานซิสเตอร์ (Bipolar Junction Transistor: BJT) โดย MOSFET ได้ถูกใช้อย่างแพร่หลายในอุปกรณ์อิเล็กทรอนิกส์ ด้วยคุณสมบัติที่เหมาะสมที่จะนำไปออกแบบเข้ากับวงจรรวม (Integrated circuits: IC) ได้ดี โดยเมื่อเทียบกับ BJT ขนาดของ MOSFET จะมีขนาดที่เล็กกว่ามาก ในกระบวนการผลิตก็สามารถผลิตได้ง่ายกว่า และในการนำไปใช้งาน MOSFET ใช้พลังงานจากแหล่งจ่ายน้อยกว่า ด้วยเหตุผลดังที่กล่าวข้างต้น จึงสามารถบอกได้ว่าทรานซิสเตอร์แบบ MOSFET เป็นที่นิยมแพร่หลายกว่าทรานซิสเตอร์แบบ BJT

จากที่ได้กล่าวไว้ข้างต้นและจาก [65] อุปกรณ์เซมิคอนดักเตอร์ MOSFET ดังแสดงไว้ในรูปที่ 2.1 จะมีจุดเชื่อมต่อ 3 จุด (ต่อไปจะเรียกจุดแต่ละจุดว่า ขา) โดยได้มีการกำหนดชื่อแต่ละจุดเชื่อมต่อ ดังนี้ ขา เกท (Gate: G) ขาซอส (Source: S) และ ขาเดรน (Drain: D) โดยปกติ การทำงานของ MOSFET จะมีการจ่ายแรงดันไฟฟ้าเข้าที่ขา เกท (G) เพื่อที่จะควบคุมการไหลของกระแสไฟฟ้าระหว่างขาซอส และขาเดรน และจากรูปที่ 2.1 จะพบว่า มีส่วนที่เรียกว่า p-type substrate หรือ เป็นจะเรียกว่า ขาบอดี้ (Body) ซึ่งจากความสัมพันธ์ระหว่าง pn junction ระหว่างขาซอส และ ขา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เดรน จะพบว่า ส่วนที่เป็น p-type substrate จะไม่มีผลกระทบทกับการทำงานของอุปกรณ์ ดังนั้น อุปกรณ์เซมิคอนดักเตอร์ MOSFET จึงพิจารณาได้จาก 3 ขาเท่านั้น



รูปที่ 2.1 อุปกรณ์ MOSFET แบบ nMOS

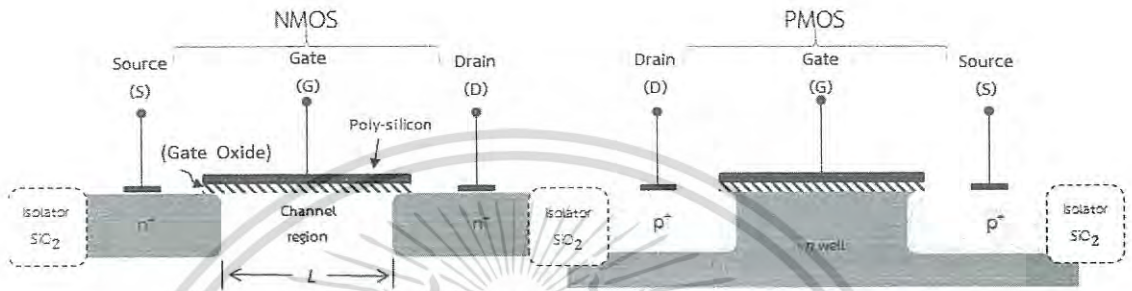


รูปที่ 2.2 ลักษณะของซีมอสแสดงระยะค่า W และ ค่า L

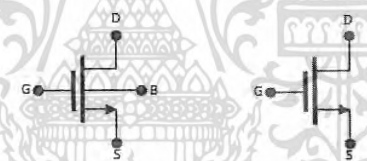
จากรูปที่ 2.2 จะเห็นว่ามีค่า W และ ค่า L ซึ่งทั้งสองค่านี้เป็นพารามิเตอร์ที่สำคัญสำหรับ MOSFET โดยปกติค่า W จะมีค่าระหว่าง $0.2 \mu\text{m}$ ถึง $100 \mu\text{m}$ และ ค่า L จะมีค่าระหว่าง $0.1 \mu\text{m}$ ถึง $3 \mu\text{m}$ จากการทำงานของกระแสที่ไหลจากขาเดรน ไปขาซอส บน n^+ regions หรือเรียกว่า channel ในที่นี้ จะเรียกว่า n-channel MOSFET หรือเรียกว่า ทรานซิสเตอร์ nMOS

ในอีกทางหนึ่ง ถ้าเป็นการใช้ n-type substrate และมี ขั้ว p^+ regions และกระแสจะไหลจาก เอกสารเข้าขาเดรน ไปขาซอส เราจะได้อุปกรณ์เซมิคอนดักเตอร์ที่เรียกว่า p-channel MOSFET หรือเรียกกว่าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

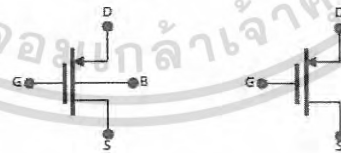
ทรานซิสเตอร์ pMOS โดยที่อุปกรณ์มีการทำงานที่คล้ายกัน ยกเว้น ค่า V_{GS} และค่า V_{DS} จะมีค่าเป็นลบ ในทางปฏิบัติ nMOS จะทำงานได้เร็ว ต้องการค่าแหล่งจ่ายแรงดันที่น้อยกว่า และมีขนาดเล็กกว่า pMOS แต่อย่างไรก็ตาม ในวงจรที่เป็นลักษณะวงจรตีสกรีท (Discrete) ยังจำเป็นต้องใช้ pMOS และในปัจจุบันได้มีการจัดการทั้งสองรูปแบบ ของ pMOS และ nMOS ให้อยู่รวมในรูปลักษณะเดียวกันซึ่งต่อไปจะเรียกว่า ซีมอส CMOS (Complementary MOS)



รูปที่ 2.3 ลักษณะหน้าตัดของซีมอสแบบ nMOS และ pMOS



รูปที่ 2.4 สัญลักษณ์ของ nMOS



รูปที่ 2.5 สัญลักษณ์ของ pMOS

จากที่ได้กล่าวไว้ข้างต้น การทำงานของมอสเฟส ทั้งแบบ nMOS และ แบบ pMOS จะมีช่วงที่ทำงานและนำมาใช้พิจารณาอยู่ 2 ช่วงด้วยกันคือ ช่วงไม่อิ่มตัว หรือเรียกว่าช่วงไตรโอด (Non-Saturation region or Triode region) และ ช่วงอิ่มตัว (Saturation region) โดยสามารถสรุปได้ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2.1 การทำงานในช่วงไม่อิ่มตัว

การทำงานในช่วงไม่อิ่มตัวนี้ การทำงานของทรานซิสเตอร์ nMOS จะมีเงื่อนไขว่าแรงดันโอเวอร์ไดรฟ์ (Overdrive Voltage) มีค่าเท่ากับ

$$v_{OV} = v_{GS} - V_t \quad (2.1)$$

เงื่อนไขในช่วงไม่อิ่มตัว

$$v_{GS} \geq V_t \Leftrightarrow v_{OV} \geq 0 \quad (2.2)$$

$$v_{GD} \geq V_t \Leftrightarrow v_{DS} \leq v_{GS} - V_t \Leftrightarrow v_{DS} \leq v_{OV} \quad (2.3)$$

จากเงื่อนไขการทำงานข้างต้นนี้ สามารถแสดงค่าคุณลักษณะทางกระแส และ แรงดันได้ดังนี้

$$i_D = \mu_n C_{ox} \frac{W}{L} \left[(v_{GS} - V_t) v_{DS} - \frac{1}{2} v_{DS}^2 \right] \quad (2.4)$$

และค่าความต้านทานมีค่าเท่ากับ

$$r_{DS} \equiv \frac{v_{DS}}{i_D} = \frac{1}{\mu_n C_{ox} \frac{W}{L} (v_{GS} - V_t)} \quad (2.5)$$

จากที่กล่าวข้างต้น ถ้าเป็นการทำงานของ pMOS จะมีคุณลักษณะที่เหมือนกัน เพียงแค่เปลี่ยนค่า μ_n เป็น μ_p และเปลี่ยนแปลงเงื่อนไขในการทำงานดังนี้

$$v_{GS} \leq V_t \Leftrightarrow v_{OV} \leq 0 \Leftrightarrow v_{SG} \geq |V_t| \quad (2.6)$$

$$v_{DG} \geq |V_t| \Leftrightarrow v_{DS} \geq v_{GS} - V_t \Leftrightarrow v_{SD} \geq |v_{OV}| \quad (2.7)$$

จากเงื่อนไขการทำงานข้างต้นนี้ สามารถแสดงค่าคุณลักษณะทางกระแสและแรงดันได้ดังนี้

$$i_D = \mu_p C_{ox} \frac{W}{L} \left[(v_{GS} - V_t) v_{DS} - \frac{1}{2} v_{DS}^2 \right] \quad (2.8)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานใน การศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$r_{DS} \equiv \frac{v_{DS}}{i_D} = \frac{1}{\mu_p C_{ox} \frac{W}{L} (v_{GS} - V_t)} \quad (2.9)$$

2.2.2 การทำงานในช่วงอิมิตัว

การทำงานในช่วงนี้ ที่ทรานซิสเตอร์ nMOS จะมีเงื่อนไขว่า

$$v_{GS} \geq V_t \Leftrightarrow v_{OV} \geq 0 \quad (2.10)$$

$$v_{GD} \leq V_t \Leftrightarrow v_{DS} \geq v_{GS} - V_t \Leftrightarrow v_{DS} \geq v_{OV} \quad (2.11)$$

จากเงื่อนไขการทำงานข้างต้นนี้ สามารถแสดงค่าคุณลักษณะทางกระแส และ แรงดันได้ดังนี้

$$i_D = \frac{1}{2} \mu_n C_{ox} \frac{W}{L} (v_{GS} - V_t)^2 (1 + \lambda v_{DS}) \quad (2.12)$$

$$r_o = \left[\lambda \frac{1}{2} \mu_n C_{ox} \frac{W}{L} (v_{GS} - V_t)^2 \right]^{-1} = \frac{V_A}{I_D} \quad (2.13)$$

$$I_D = \frac{1}{2} \mu_n C_{ox} \frac{W}{L} (V_{GS} - V_t)^2 \quad (2.14)$$

$$V_t = V_{t0} + \gamma (\sqrt{2\phi_f + |V_{SB}|} - \sqrt{2\phi_f}) \quad (2.15)$$

จากที่กล่าวข้างต้น ถ้าเป็นการทำงานของ pMOS จะมีคุณลักษณะที่เหมือนกัน เพียงแค่เปลี่ยนค่า μ_n เป็น μ_p และเปลี่ยนแปลงเงื่อนไขในการทำงานดังนี้

$$v_{GS} \leq V_t \Leftrightarrow v_{OV} \leq 0 \Leftrightarrow v_{SG} \geq |V_t| \quad (2.16)$$

$$v_{DG} \leq |V_t| \Leftrightarrow v_{DS} \leq v_{GS} - V_t \Leftrightarrow v_{SD} \geq |v_{OV}| \quad (2.17)$$

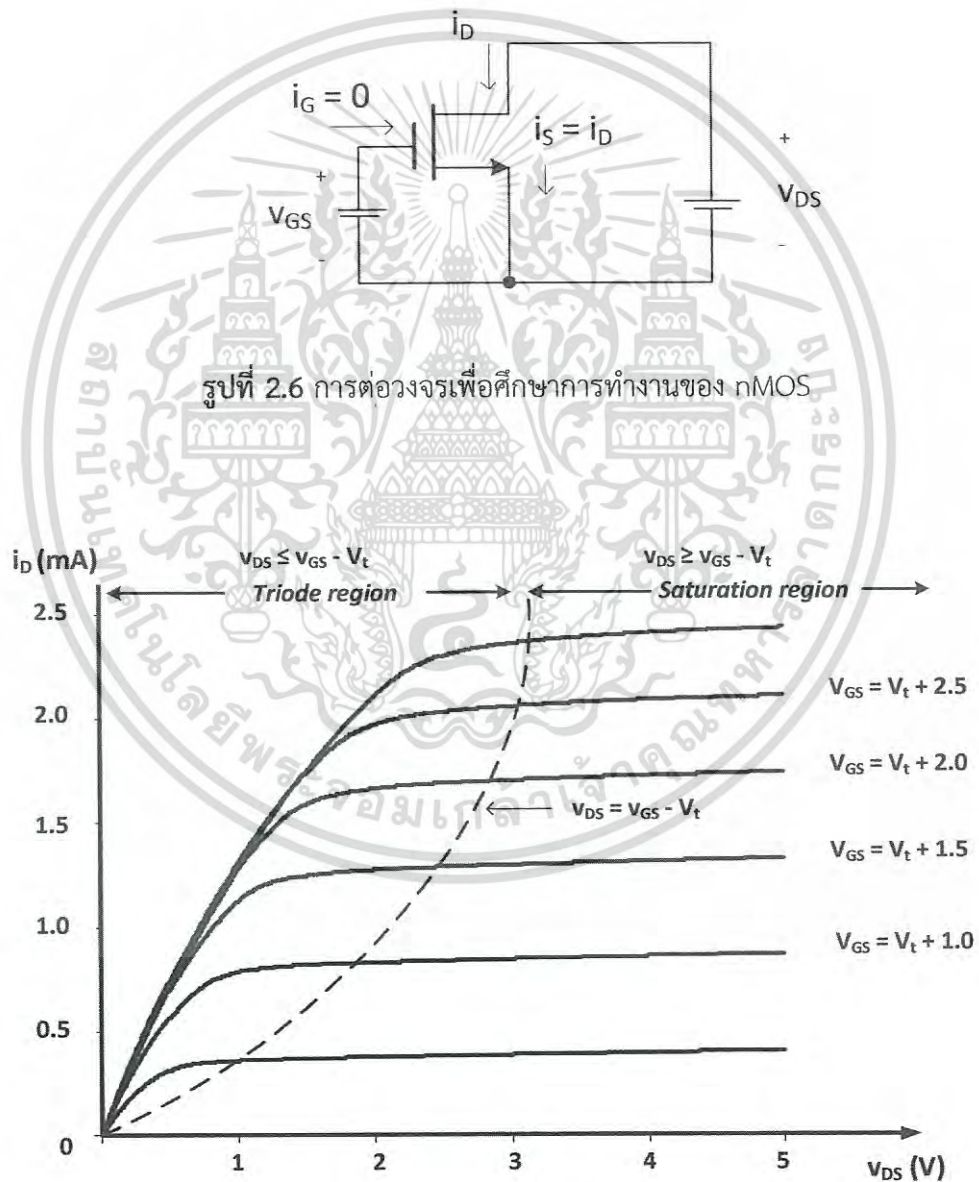
จากเงื่อนไขการทำงานข้างต้นนี้ สามารถแสดงค่าคุณลักษณะทางกระแส และ แรงดันได้ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$r_o = \left[\lambda \left| \frac{1}{2} \mu_p C_{ox} \frac{W}{L} (v_{SG} - |V_t|)^2 \right. \right]^{-1} = \frac{|V_A|}{I_D} \quad (2.18)$$

$$I_D = \frac{1}{2} \mu_p C_{ox} \frac{W}{L} (V_{SG} - |V_t|)^2 \quad (2.19)$$

จากที่ได้แสดงสมการไว้ข้างต้น จะขอนำเสนอรูปภาพคุณลักษณะของการทำงานของมอสเฟสในช่วงต่าง ๆ ที่ได้กล่าวไว้ เพื่อใช้ประกอบการอธิบายสมการ ดังรูปด้านล่างนี้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อนำมาใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากกราฟแสดงคุณลักษณะการทำงานของ nMOS ตามรูปที่ 2.7 สามารถอธิบายการทำงาน และ สมการของคุณลักษณะของกระแสได้ว่าการไบอัสด้วยไฟกระแสตรง จะได้ว่าค่า $\lambda = 0$ โดยจะกำหนดให้ค่า $k' = \mu C_{ox}$

สมการของค่ากระแสเดรนของ nMOS จะแสดงได้ดังนี้

$$I_D = \frac{1}{2} k'_n \frac{W}{L} (v_{GS} - V_t)^2 \quad (2.20)$$

วิเคราะห์แบบวงจรสมมูลขนาดเล็กได้ว่า

$$v_{GS} = V_{GS} + v_{gs} \quad (2.21)$$

แทนค่าในสมการที่ (2.21) ในสมการที่ (2.20) จะได้ว่า

$$i_D = \frac{1}{2} k'_n \frac{W}{L} (V_{GS} + v_{gs} - V_t)^2 \quad (2.22)$$

$$i_D = \frac{1}{2} k'_n \frac{W}{L} (V_{GS} - V_t)^2 + k'_n \frac{W}{L} (V_{GS} - V_t) v_{gs} + \frac{1}{2} k'_n \frac{W}{L} v_{gs}^2 \quad (2.23)$$

$$\frac{1}{2} k'_n \frac{W}{L} v_{gs}^2 \ll k'_n \frac{W}{L} (V_{GS} - V_t) v_{gs} \quad (2.24)$$

$$i_D = I_D + i_d \quad (2.25)$$

พิจารณาค่า i_d

$$i_d = k'_n \frac{W}{L} (V_{GS} - V_t) v_{gs} \quad (2.26)$$

ค่าสัดส่วนระหว่าง i_d และ v_{gs} จะเรียกว่า ค่าความนำถ่ายโอน (Transconductance)

$$g_m \equiv \frac{i_d}{v_{gs}} = k'_n \frac{W}{L} (V_{GS} - V_t) \quad (2.27)$$

จากการแทนค่า $(V_{GS} - V_t)$ ในสมการที่ (2.20) จะได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$g_m = \sqrt{2k'_n \frac{W}{L} I_D} = \sqrt{2\mu C_{ox} \frac{W}{L} I_D} \quad (2.28)$$

จากที่กล่าวมาข้างต้น จะเป็นคุณลักษณะของอุปกรณ์มอสทรานซิสเตอร์ และคุณลักษณะการทำงานที่มีค่าพารามิเตอร์ต่าง ๆ ที่เกี่ยวข้อง ซึ่งต่อไปจะเป็นส่วนประกอบหลักที่จะนำมาใช้เพื่อออกแบบเป็นวงจรแอกทิฟ ต่าง ๆ เช่น CCII, CCCII, OTA และวงจรอื่นๆ ต่อไป

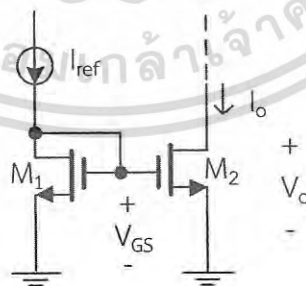
2.3 วงจรพื้นฐานที่ประกอบขึ้นมาจากมอสเฟต

ตามที่ได้อธิบายถึงซีมอสข้างต้นแล้วนั้น ในวิทยานิพนธ์เล่มนี้จะขอนำเสนอวงจรที่ใช้ทรานซิสเตอร์มอสเฟส หรือ ซีมอส ต่อเป็นวงจรย่อย เช่น วงจรสะท้อนกระแส (Current Mirror) วงจรสายพานกระแส (Current conveyor) โดยวงจรย่อยเหล่านี้มีส่วนในการนำเสนอโดยจะเป็นส่วนประกอบในวงจรที่ใช้ในวิทยานิพนธ์เล่มนี้ และจะเป็นประโยชน์เพื่อใช้ในการพัฒนาออกแบบวงจรกำเนิดสัญญาณไซน์แบบควอดเรเจอร์ โดยจะขอนำเสนอวงจรพื้นฐานดังต่อไปนี้

2.3.1 วงจรสะท้อนกระแส

วงจรสะท้อนกระแสเป็นวงจรที่ถูกนำเสนอขึ้นมา และมีการพัฒนาขึ้นมาอย่างต่อเนื่อง ในที่นี้จะขอนำเสนอวงจรสะท้อนกระแสแบบพื้นฐาน (Simple current mirror) และ วงจรสะท้อนกระแสแบบวิลสัน (Wilson current mirror) โดยทั้งสองวงจร จะมีความสำคัญมากเมื่อนำไปใช้ในการสร้างวงจรอื่นๆ และเป็นส่วนสำคัญในงานวิจัยที่จะนำเสนอในวิทยานิพนธ์เล่มนี้ต่อไป

2.3.1.1 วงจรสะท้อนกระแสแบบพื้นฐาน



รูปที่ 2.8 วงจรสะท้อนกระแสแบบพื้นฐาน

จากรูปที่ 2.8 เป็นวงจรสะท้อนกระแสแบบพื้นฐาน ซึ่งประกอบด้วยมอสเฟส MOSFET ตัว M_1 และ M_2 และจากการทำงานที่จุดอิมิตัว จะได้ค่ากระแสของทรานซิสเตอร์ M_1 จะมีสมการดังเอกสารนี้ สมการที่ (2.20) โดยจะเขียนค่ากระแส I_o ของทั้งสองทรานซิสเตอร์ได้ดังนี้
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$I_{D1} = \frac{1}{2} k'_n \left(\frac{W}{L} \right)_1 (V_{GS} - V_t)^2 \quad (2.29)$$

$$I_{D1} = I_{ref} = \frac{V_{DD} - V_{GS}}{R} \quad (2.30)$$

$$I_O = I_{D2} = \frac{1}{2} k'_n \left(\frac{W}{L} \right)_2 (V_{GS} - V_t)^2 \quad (2.31)$$

$$\frac{I_{D2}}{I_{D1}} = \frac{I_O}{I_{REF}} = \frac{(W/L)_2}{(W/L)_1} \quad (2.32)$$

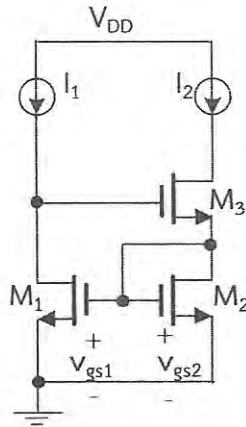
และจากรูปจะได้ค่าความต้านทานที่ทรานซิสเตอร์ M_2 เป็นทางด้านเอ๊าท์พุท มีสมการเป็น

$$R_{out} \equiv \frac{\Delta V_O}{\Delta I_O} = r_{o2} = \frac{V_{A2}}{I_O} \quad (2.33)$$

โดยค่าอัตราส่วนระหว่าง I_{D2} และ I_{D1} เราจะเรียกว่าอัตราขยายกระแส (Current gain, A_i) และจากสมการที่ได้แสดงไว้นี้ จะพบว่า ค่าอัตราส่วนของอัตราขยายกระแส จะมีค่าขึ้นอยู่กับขนาดของ W/L ของทรานซิสเตอร์ และโดยทั่วไป ในการออกแบบวงจร มักจะกำหนดให้ค่า W/L ของทรานซิสเตอร์มีค่าเท่ากัน ดังนั้นจะทำให้ค่าอัตราขยายมีค่าเท่ากับ 1 และ ค่ากระแสของ I_{D2} และ I_{D1} มีค่าเท่ากันนั่นเอง หรือ ค่ากระแสที่อินพุท ถูกสะท้อนไปเป็นกระแสที่เอ๊าท์พุท

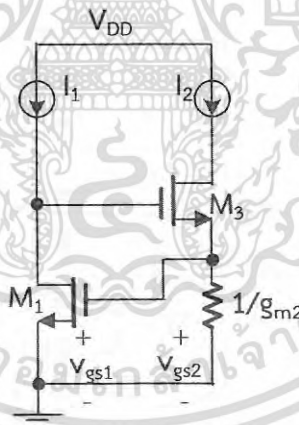
2.3.1.2 วงจรสะท้อนกระแสของวิลสัน

ในปัจจุบันวงจรสะท้อนกระแสที่มีความนิยมมาก ได้ถูกพัฒนาโดย วิลสัน ซึ่งคุณสมบัติของวงจรสะท้อนกระแสที่สำคัญคือ มีค่ากระแสที่อินพุท เท่ากับ กระแสที่เอ๊าท์พุท โดยได้ถูกนำไปใช้เป็นวงจรย่อยต่างๆ และได้ถูกนำไปพัฒนาเป็นวงจรอื่น ๆ อีกด้วย นอกจากนี้ วงจรสะท้อนกระแสยังมีค่าความต้านทานอินพุทที่ต่ำ และค่าความต้านทานเอ๊าท์พุทที่สูง รูปที่ 2.9 แสดงรูปวงจรถ่วงกระแสของวิลสัน



รูปที่ 2.9 วงจรสะท้อนกระแสของวิลสัน

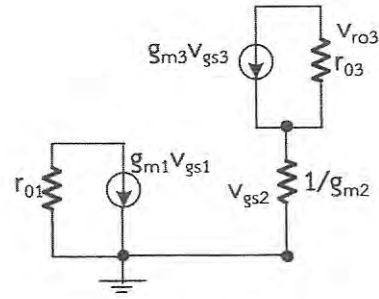
จากรูปที่ 2.9 จะพบว่า ค่า $V_{GS1} = V_{GS2}$ และการสะท้อนกระแสของ วงจรจาก M_1 ไปยัง M_2 ยังเป็นแบบวงจรสะท้อนกระแสแบบพื้นฐาน และ ยังเพิ่ม M_3 เข้ามาในวงจรเพื่อทำให้ค่าความต้านทานที่เอาต์พุตมีค่าสูงขึ้นด้วย โดยจะสามารถวิเคราะห์หาค่าความต้านทานที่เอาต์พุตของวงจรสะท้อนกระแสแบบวิลสันได้โดยแสดงดังรูปด้านล่างนี้



รูปที่ 2.10 วงจรสมมูลที่พิจารณาที่ทรานซิสเตอร์ M_2

จากรูปที่ 2.10 ค่าความต้านทาน ที่ M_2 จะสามารถแสดงได้ด้วย $1/g_{m2}$ และจากรูปวงจรรวิเคราะห์สัญญาณขนาดเล็ก จะเขียนวงจรสมมูลของทั้งสามทรานซิสเตอร์ได้ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.11 วงจรสมมูลของทรานซิสเตอร์ M_1 - M_3

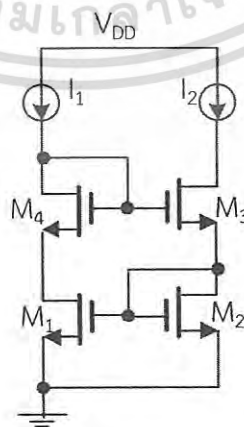
จากรูปที่ 2.11 ค่าความต้านทานที่เอาท์พุท จะให้ค่า $g_{m2} = g_{m3}$ ดังนั้น จะสามารถหาค่าความต้านทานที่เอาท์พุทได้โดยมีค่าเท่ากับ

$$R_{out} \cong g_{m1} r_{o3} r_{o1} \quad (2.34)$$

ในวงจรสะท้อนกระแสของวิลสันที่กล่าวมา ได้มีการปรับปรุงวงจร เพื่อที่จะทำสมดุล ให้กับสองแกนหลักที่ทำหน้าที่สะท้อนกระแส และเพื่อไม่ให้เกิดค่ากระแสที่คาดเคลื่อนโดยระบบที่เกิดจากค่าความแตกต่างที่ M_1 และ M_2 จะทำได้โดยมีการเพิ่ม ทรานซิสเตอร์ M_4 เข้ามาในวงจร โดยออกแบบให้ความสัมพันธ์กันกับ ทรานซิสเตอร์ M_3 โดยได้ให้ความสัมพันธ์ของทั้งสองทรานซิสเตอร์ไว้โดย

$$V_{GS3} \cong V_{GS4} \quad (2.35)$$

$$V_{DS1} \cong V_{DS2} \quad (2.36)$$



รูปที่ 2.12 วงจรสะท้อนกระแสของวิลสันแบบปรับปรุง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การวิเคราะห์หาค่าความต้านทานที่เอาท์พุทของวงจรมี จะสามารถแสดงได้เช่นเดียวกันกับ วงจรสะท้อนกระแสของวิลสันที่ได้กล่าวไว้แล้วข้างต้น โดยจะมีค่าประมาณเท่ากับ

$$R_{out} \cong g_{m1} \left(\frac{g_{m3}}{g_{m2}} \right) r_{o3} r_{o1} \quad (2.37)$$

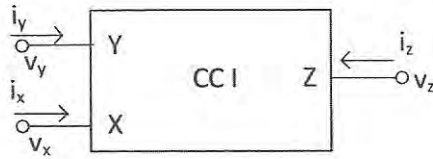
2.3.2 วงจรสายพานกระแส

จากที่กล่าวมาข้างต้น จากอุปกรณ์มอสเฟส และ ซีมอสทรานซิสเตอร์ จนมาถึงวงจรสะท้อนกระแส ต่อไปนี้จะเริ่มนำเสนอการต่ออุปกรณ์ซีมอสทรานซิสเตอร์ โดยจะต่อเป็นวงจรใหม่ที่ได้รับ ความนิยมนำมาประยุกต์ใช้งาน โดยมีลักษณะการทำงานที่มีรูปแบบเป็นการส่งค่ากระแสต่อออกไป เป็นจุดต่อกระแสใหม่ ที่ให้ค่ากระแสเอาท์พุท เทียบกับจุดเชื่อมต่อเดิม โดยเรียกวงจรนี้ว่า วงจรสายพานกระแส (Current Conveyor) วงจรนี้ได้ถูกคิดเริ่มต้นพัฒนาโดย Adel S. Sedra และ Kenneth C. Smith [1]-[3] โดยได้มีการพัฒนาวงจรสายพานกระแสยุคที่ 1 (Current Conveyor I; CCI) วงจรสายพานกระแสยุคที่ 2 (Current Conveyor II; CCI) ตามลำดับ โดยจะขอแนะนำเสนอตามลำดับ ดังนี้

2.3.2.1 วงจรสายพานกระแสยุคที่ 1

จากวงจรสายพานกระแส ได้ถูกคิดค้นพัฒนาโดย ซีดรา และ สมิท ในปี ค.ศ. 1968 โดยได้ทำวงจรสายพานกระแสที่มีข้อได้เปรียบจากอุปกรณ์เดิมที่ถูกวางเป็นอุปกรณ์พื้นฐานใน ไอซี เช่น ออปแอมป์ ซึ่งข้อได้เปรียบของวงจรสายพานกระแสนี้ มีค่า อัตราขยายแบนด์วิดท์ (Gain bandwidth product) ที่ดีกว่า เมื่อเทียบกับออปแอมป์ และยังมีขนาดที่เล็กกว่าด้วย รวมไปถึงค่า เงื่อนไขของสัญญาณที่สามารถแยกเงื่อนไขได้ดีกว่าด้วย ตัวอย่างเช่น ในอุปกรณ์ที่เป็นเครื่องมือวัดสัญญาณ ภาคขยายของเครื่องมือวัด จะขึ้นกับค่าอัตราขยายของผลสัญญาณที่ได้จากวงจร โดยที่ไม่ได้ ขึ้นกับค่าอัตราขยายที่ใช้ต่อกับอุปกรณ์ภายนอก โดยวงจรสายพานกระแสนี้ มีที่มาจาก [76] วงจรขยายสัญญาณกระแสแบบแบนด์กว้าง (wideband amplification of current signal) ซึ่งได้ คิดค้นโดย บาร์รี กิลล์เบิร์ต (Barrie Gilbert) และ [75] วงจรสะท้อนกระแส (Wilson Current Mirror) ซึ่งคิดค้นโดย จอร์จ วิลสัน (Gorge Wilson)

คุณลักษณะของวงจรสายพานกระแสรุ่นที่ 1 จากรูปจะพบว่า มีขาสัญญาณ สามขา คือ X, Y, Z และ โครงสร้างภายในที่ได้นำเสนอด้วยอุปกรณ์ซีมอส ต่อเป็นโครงข่ายที่แสดงได้ดังรูปที่ 2.13



รูปที่ 2.13 สัญลักษณ์ของวงจรสายพานกระแสยุคที่ 1

สามารถเขียนออกมาเป็นสมการทางคณิตศาสตร์ เมทริกซ์ได้ดังนี้

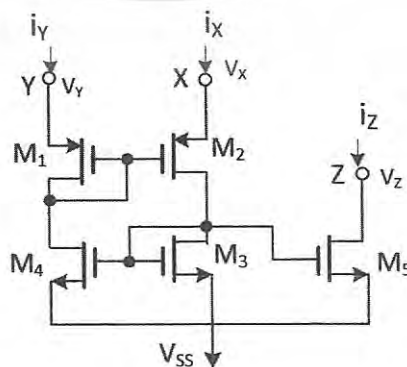
$$\begin{bmatrix} i_Y \\ v_X \\ i_Z \end{bmatrix} = \begin{bmatrix} 0 & 1 & 0 \\ 1 & 0 & 0 \\ 0 & 1 & 0 \end{bmatrix} \begin{bmatrix} v_Y \\ i_X \\ v_Z \end{bmatrix}$$

จากการออกแบบและจากเมทริกซ์ จะอธิบายการทำงานได้ดังนี้ แรงดันที่ป้อนเข้าขา Y จะมีค่าแรงดันเท่ากับที่ป้อนเข้าขา X ซึ่งจากวงจรสะท้อนกระแสของวิลสัน จะมีผลทำให้ กระแสที่ไหลผ่านขา X มีค่าเท่ากับกระแสที่ไหลผ่านขา Y ซึ่งจากคุณสมบัติของวงจรสะท้อนกระแส จะทำให้กระแส ที่วิ่งผ่านขา X จะถูกส่งต่อออกไปยังขา Z โดยที่ค่ากระแสของขา Z จะเท่ากับค่ากระแสจากขา X โดยสามารถเขียนความสัมพันธ์ได้ดังสมการต่อไปนี้

$$i_Y = i_X \quad (2.38)$$

$$v_X = v_Y \quad (2.39)$$

$$i_Z = i_X \quad (2.40)$$



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับรูปที่ 2.14 การต่อซิมอสในวงจรสายพานกระแสยุคที่ 1 ใช้ประโยชน์ด้านการคำนวณว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3.2.2 วงจรสายพานกระแสยุคที่ 2

จากวงจรสายพานกระแสยุคที่ 1 ได้มีการพัฒนางจรเป็นสายพานกระแสยุคที่ 2 โดยมีการกำหนดให้ ไม่มีกระแสไหลผ่านที่ขา Y ซึ่งจะสามารถอธิบายทางสมการคณิตศาสตร์ โดยความสัมพันธ์แบบเมทริกซ์ได้ดังนี้

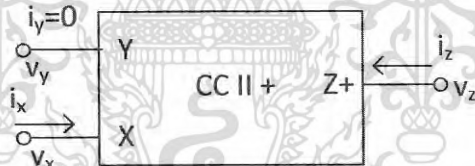
$$\begin{bmatrix} i_y \\ v_x \\ i_z \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 \\ 1 & 0 & 0 \\ 0 & \pm 1 & 0 \end{bmatrix} \begin{bmatrix} v_y \\ i_x \\ v_z \end{bmatrix}$$

$$i_y = 0 \tag{2.41}$$

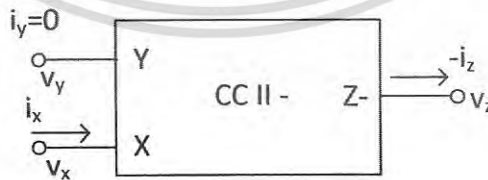
$$v_x = v_y \tag{2.42}$$

$$i_z = \pm i_x \tag{2.43}$$

และจากสัญลักษณ์ของรูปวงจร สายพานกระแสรุ่นที่ 2 สามารถเขียนได้ใหม่ ดังนี้



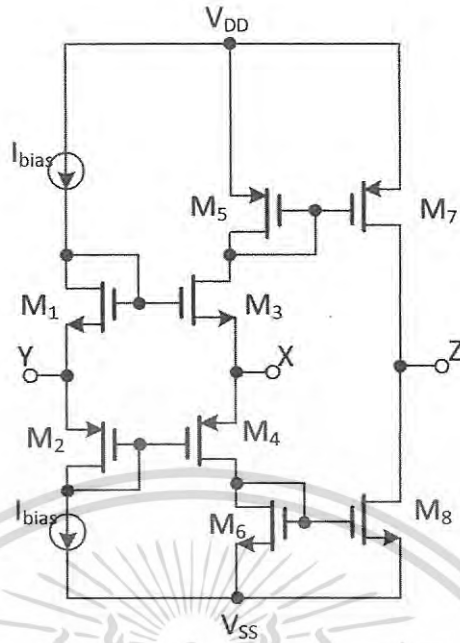
รูปที่ 2.15 วงจรสายพานกระแสยุคที่ 2 แบบบวก



รูปที่ 2.16 วงจรสายพานกระแสยุคที่ 2 แบบลบ

จากวงจรในรูปที่ 2.15 และ รูปที่ 2.16 จะพบว่า มี 2 รูปแบบที่นำเสนอคือ แบบบวก และแบบลบ ต่างกันที่ทิศทางของกระแสของกระแสอินพุต และกระแสเอาต์พุต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.17 วงจรสายพานกระแสยุคที่ 2 คลาสเอบี

ในวงจรสายพานกระแสยุคที่ 2 นี้เอง ได้มีการศึกษาคุณลักษณะไว้ โดยมีการหาค่าความต้านทานแฝง (Intrinsic resistance; r_x) ที่เกิดขึ้นภายใน โดยสามารถวิเคราะห์ได้จากวงจรสายพานกระแสยุคที่ 2 จากรูปที่ 2.17 เมื่อพิจารณาตาม เอกสารอ้างอิงที่ [70] จะพบว่าค่ากระแสไบอัส มีค่าเท่ากัน ที่ขา Y ค่าแรงดันอินพุท v_y จะถูกส่งไปยังขา X และให้ค่าแรงดันเอาต์พุทที่ขา X v_x ซึ่งจะให้เป็นในทางอุดมคติ คือให้มีค่าอัตราขยายแรงดันเป็น 1 สามารถแสดงได้ดังสมการด้านล่างนี้

$$A_v = \frac{v_y}{v_x} = 1 + \frac{1}{(g_{m3} + g_{m4})(r_{o3}r_{o4})} \cong 1 \quad (2.44)$$

ค่ากระแส ที่ M_6 - M_8 และ M_5 - M_7 จะส่งผ่านกระแสจากวงจรสายพานกระแส ขา X ไปยังขา Z ซึ่งในที่นี้ เราจะจัดให้ค่า $g_{m6} = g_{m8}$ และ $g_{m5} = g_{m7}$ และให้เป็นในทางอุดมคติ จะทำให้ได้ค่าอัตราขยายกระแสเป็น 1

$$A_i = \frac{i_z}{i_x} \cong \frac{g_{m3}g_{m6}g_{m7} + g_{m8}g_{m4}g_{m5}}{g_{m5}g_{m7}(g_{m3} + g_{m4})} = 1 \quad (2.45)$$

หรือเขียนในเชิงของค่า W/L ได้ว่า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$A_1 = \frac{i_z}{i_x} = \frac{\left(\frac{W}{L}\right)_5}{\left(\frac{W}{L}\right)_6} = \frac{\left(\frac{W}{L}\right)_7}{\left(\frac{W}{L}\right)_8} \quad (2.46)$$

เมื่อค่าอัตราขยายกระแส มีค่าเป็น 1 แล้ว จะทำให้วงจรทำงานแบบวงจรกระแสตาม (current follower) ซึ่งจะได้ว่า ค่าความต้านทานแผลงมีค่าเป็น r_x

$$r_x = \frac{1}{g_{m3}} + \frac{1}{g_{m4}} \quad (2.47)$$

จากค่า g_m ที่ได้แสดงไว้ของแต่ละทรานซิสเตอร์ มีค่าเท่ากับ

$$g_m = \sqrt{2\mu C_{ox} \frac{W}{L} I_D} \quad (2.48)$$

กำหนดให้ค่า $g_{m3} = g_{m4}$ จะได้ค่าความต้านทาน จากสมการที่ (2.47) สามารถเขียนสมการได้ใหม่ตั้งสมการที่ (2.49)

$$r_x = \frac{1}{2g_m} \quad (2.49)$$

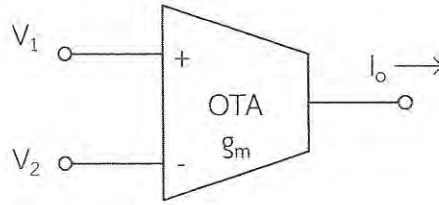
กระแสทราน I_D จะเท่ากับ กระแสไบอัส I_b

$$r_x = \frac{1}{\sqrt{8\mu C_{ox} \frac{W}{L} I_b}} \quad (2.50)$$

2.3.3 วงจรขยายความนำถ่ายโอน

วงจรขยายความนำถ่ายโอนหรือวงจร OTA (Operational Transconductance Amplifier) โดยต่อไปจะเรียกวงจรนี้ว่า วงจร OTA จากคุณลักษณะดังกล่าว สามารถที่จะมองชนิดของวงจร OTA นี้ เป็นวงจรควบคุมแรงดันเพื่อผลิตกระแส (Voltage Controlled Current Source : VCCS) ซึ่งโดยปกติแล้ว วงจร OTA จะคล้ายกับวงจรขยายสัญญาณเชิงดำเนินการ (Operational Amplifier: Op Amp) แบบมาตรฐานทั่วไป โดยสามารถแสดงสัญลักษณ์ของวงจร OTA ได้ดังรูปข้างล่างนี้

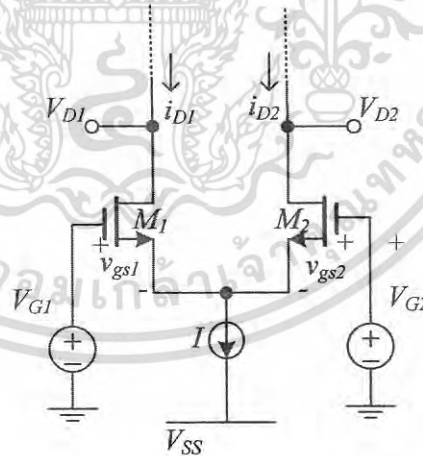
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.18 สัญลักษณ์ของวงจร OTA

วงจร OTA อาจจะได้ถูกนำไปใช้อย่างแพร่หลายแบบออปแอมป์ เพราะว่าค่าสัญญาณเอาต์พุตที่ได้ จะเป็นในรูปแบบสัญญาณกระแส แต่ถึงอย่างไรก็ตาม ก็ไม่นำไปใช้ โดยหลัก ๆ จะนำไปใช้ในวงจรที่ใช้การควบคุมด้วยวิธีการทางไฟฟ้า (Electrically controlled) เช่น วงจรกำเนิดความถี่แบบเปลี่ยนแปลงค่าได้ หรือนำไปใช้ในวงจรกรองความถี่ และเป็นวงจรที่ควบคุมอัตรากำลังขยาย ซึ่งจะเป็นวงจรในส่วนที่จะเอาอุปกรณ์ออปแอมป์ไปออกแบบได้ยาก

จากที่ได้กล่าวมาข้างต้นนั้น วงจร OTA เป็นวงจรขยายสัญญาณชนิดหนึ่ง ที่มีที่มาจาก การนำทรานซิสเตอร์มาจัดลักษณะวงจรที่มีรูปแบบการทำงานแบบเป็นคู่กัน (Pairing Transistor) มีหลักการโดยสามารถสรุปได้อย่างสั้นๆว่า เป็นวงจรที่ใช้ความแตกต่าง (Differential pair) ของแรงดันอินพุต จากคู่ทรานซิสเตอร์ เพื่อผลิตสัญญาณกระแสเอาต์พุต โดยสามารถแสดงการต่อวงจรได้ดังรูปที่ 2.19 และสามารถแสดงสมการคุณลักษณะการทำงานของวงจร และค่ากระแสที่ได้จากวงจรดังนี้



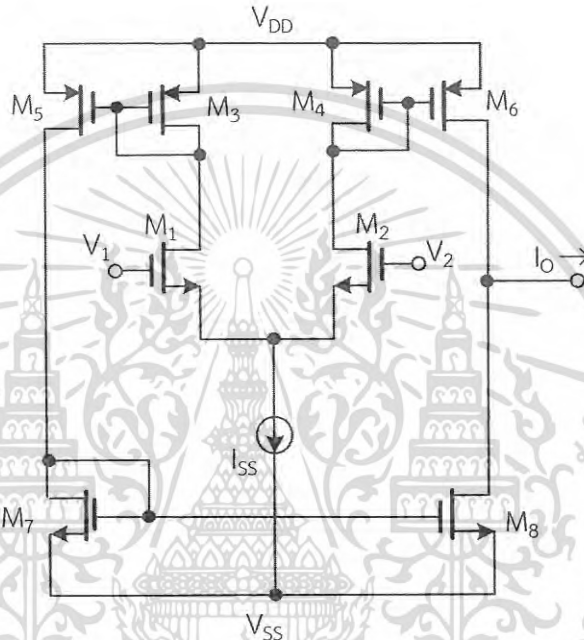
รูปที่ 2.19 การต่อวงจร Differential Pair

จากวงจรรูปที่ 2.19 จะกำหนดให้วงจรดิฟเฟอเรนเชียลแพร์ ทำงานในช่วง Common-mode input voltage และจาก [80] สามารถให้สมการค่าอัตราขยายความนำถ่ายโอนได้ว่า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$g_m = \sqrt{I \mu C_{ox} \frac{W}{L}} \quad (2.51)$$

จากสมการจะพบว่า ค่าความนำถ่ายโอนของวงจร OTA ขึ้นอยู่กับค่ากระแสที่ไบอัสนั่นเอง จาก [31] จะพบว่า มีการนำวงจร OTA ไปประยุกต์ใช้ ประกอบชิมอสเป็นวงจร OTA นั้น สามารถแสดงได้ดังรูปด้านล่างนี้



รูปที่ 2.20 การต่อวงจร OTA ร่วมกับวงจรสะท้อนกระแส

จากรูปที่ 2.20 จะสามารถสรุปค่าความนำถ่ายโอนของวงจร OTA คือมีค่า g_m สัมพันธ์กันกับค่า I_{SS} โดยสามารถแสดงได้ดังสมการที่ (2.52) และสามารถหาค่ากระแสเอาท์พุทจากสมการที่ (2.53)

$$g_m = \sqrt{(\mu C_{ox} \frac{W}{L}) I_{SS}} \quad (2.52)$$

$$I_O = g_m (V_1 - V_2) \quad (2.53)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยที่

I_{SS} เป็นกระแสไบอัสที่ไบอัสให้กับวงจร

μ คือค่าความคล่องตัวของโฮลหรืออิเล็กตรอน

C_{ox} คือค่าความจุต่อพื้นที่ของเกตออกไซด์

W, L คือค่าความกว้างและความยาวของแชนเนลของมอสทรานซิสเตอร์ตามลำดับ

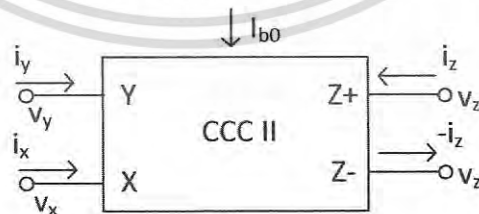
I_o เป็นกระแสเอาต์พุตของวงจร

2.4 วงจรประยุกต์ที่ประกอบขึ้นมาจากอุปกรณ์และวงจรพื้นฐาน

จากวงจรสายพานกระแสที่ได้กล่าวไว้ข้างต้นนั้น การทำงานของวงจรจะมี สองโหมดคือ โหมดแรงดันและโหมดกระแส และเนื่องจากการทำงานในรูปแบบโหมดกระแสจะมีข้อดีหลายอย่าง ดังนั้นในการพัฒนางจร จะเน้นการทำงานของวงจรสายพานกระแสในโหมดกระแส เช่น วงจร CCCII และยังมีวงจรที่ได้ออกรวมเอาวงจรสายพานกระแสและวงจร OTA เข้าด้วยกัน เพื่อนำเสนอการทำงานในรูปแบบวงจรประยุกต์ต่าง ๆ เช่น วงจรกรองสัญญาณ วงจรกำเนิดสัญญาณ โดยในที่นี้ จะขอนำเสนอ วงจร CCCII, วงจร CDTA และวงจร CFTA

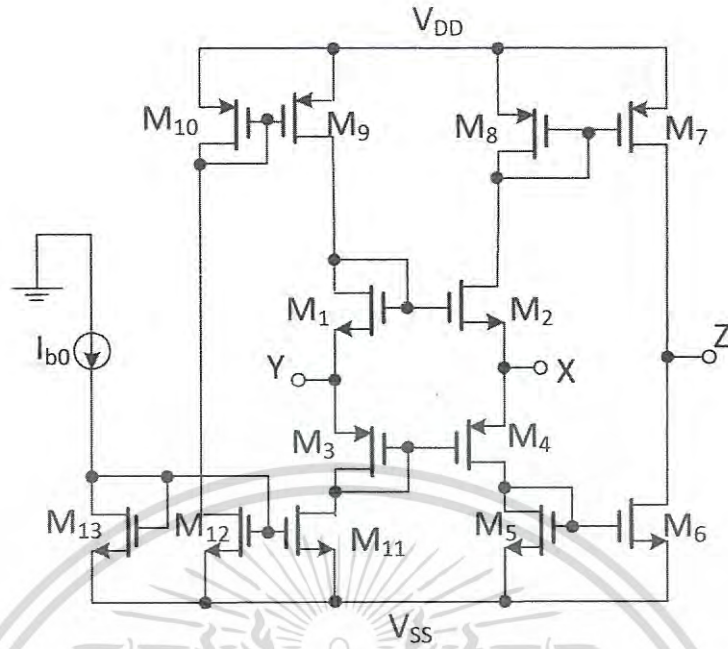
2.4.1 วงจรสายพานกระแสแบบควบคุมด้วยกระแส

จากข้อดีของการทำงานของวงจรในโหมดกระแสนั้น เมื่อนำมาใช้ร่วมกันกับวงจรสายพานกระแสยุคที่ 2 จะเรียกว่า วงจรสายพานกระแสยุคที่สองแบบควบคุมด้วยกระแส จะให้ค่าแบนด์วิดท์ที่กว้างกว่า ความเป็นเชิงเส้นที่ดีกว่า มีขนาดขอบเขตที่ปรับได้กว้างขึ้น มีรูปแบบการต่อวงจรที่ง่าย ใช้พลังงานต่ำกว่า และใช้พื้นที่ในการสร้างในวงจรรวม (IC) น้อยกว่า โดยสามารถเขียนสัญลักษณ์การทำงานได้ดังรูปที่ 2.21 โดยจาก เมื่อพิจารณาเข้าไปถึงการต่อวงจรแล้ว จะมีลักษณะการต่อในรูปแบบ วงจรทรานส์ลิเนียน์รูป (Translinear loop) [77] โดยสามารถแสดงรูปการต่อวงจรด้วยอุปกรณ์ต่างๆ ได้ดังรูปที่ 2.22



รูปที่ 2.21 วงจรสายพานกระแสยุคที่ 2 แบบควบคุมด้วยกระแส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.22 การต่อภายในวงจรสายพานกระแสยุคที่ 2 แบบควบคุมด้วยกระแส
จากรูปด้านบน สามารถเขียนเป็นความสัมพันธ์แบบเมทริกซ์ได้ดังนี้

$$\begin{bmatrix} i_y \\ v_x \\ i_z \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 \\ 1 & R_x & 0 \\ 0 & \pm 1 & 0 \end{bmatrix} \begin{bmatrix} v_y \\ i_x \\ v_z \end{bmatrix}$$

โดยจากเมทริกซ์นี้ สามารถอธิบายได้ดังนี้
ค่ากระแส ที่ขา Y มีค่าเป็นศูนย์

$$i_y = 0 \tag{2.54}$$

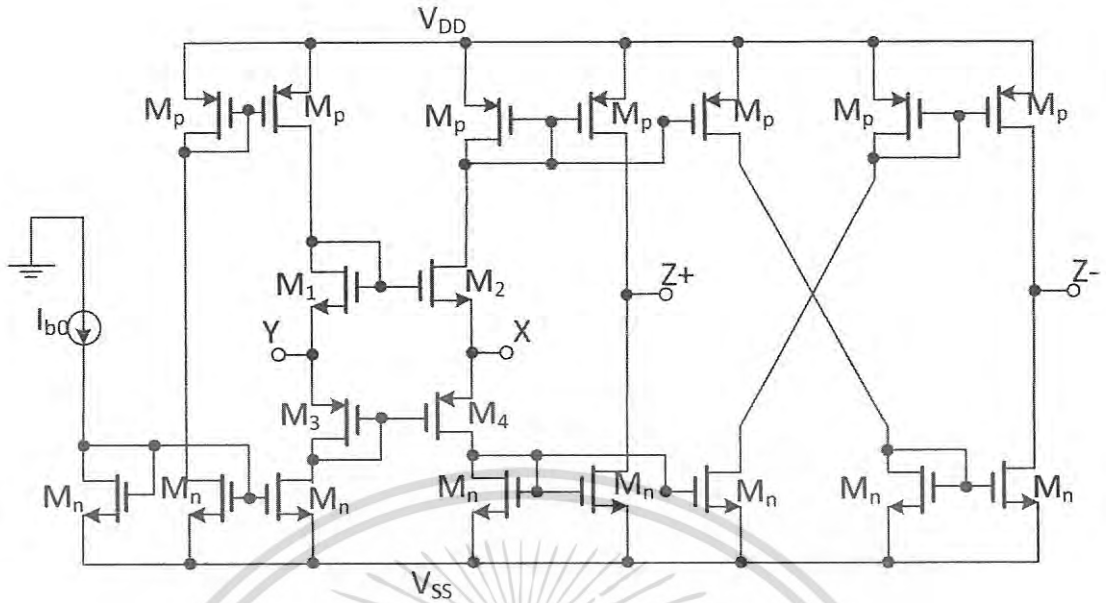
ค่าแรงดันที่ขา X เท่ากับแรงดันที่ขา Y รวมกับกระแสที่ผ่านขั้ว X ที่มีค่าความต้านทานแฝง R_x

$$v_x = v_y + i_x R_x \tag{2.55}$$

$$i_{z^+} = i_x \tag{2.56}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษานั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$i_{z^-} = -i_x \tag{2.57}$$



รูปที่ 2.23 วงจรสายพานกระแสแบบควบคุมด้วยกระแสที่มีทั้งเอาต์พุตบวกและลบ

จากรูปที่ 2.23 จะพบว่ามี การต่อเป็นวงจรรวมกันของ nMOS และ pMOS ประกอบรวมกันเป็นวงจรสายพานกระแสยุคที่ 2 โดยจากรูปและตามคุณลักษณะของวงจรแบบทรานสิเนียน์รูปสามารถเขียนความสัมพันธ์ของ กระแสเดรน ของ M_1 - M_4 ได้ดังสมการ

$$\sqrt{\frac{I_{D1}}{\beta_n}} + \sqrt{\frac{I_{D3}}{\beta_p}} = \sqrt{\frac{I_{D2}}{\beta_n}} + \sqrt{\frac{I_{D4}}{\beta_p}} \tag{2.58}$$

ในที่นี้ จะกำหนดให้ $\beta_n = \beta_p$ และ $\beta = \mu C_{ox} \frac{W}{L}$ ที่ M_1, M_3 จะมีค่ากระแสที่ถูกไปอัสเท่ากัน ดังนั้นจะได้

$$2\sqrt{I_O} = \sqrt{I_{D2}} + \sqrt{I_{D4}} \tag{2.59}$$

จากสมการที่ (2.55) สามารถเขียนค่าความต้านทานใหม่ เมื่อ v_y มีค่าเท่ากับ 0

$$R_x = \frac{v_x}{i_x} \tag{2.60}$$

โดยที่ $i_x = I_{D2} + I_{D4}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$R_x = \frac{v_x}{I_{D2} + I_{D4}} \quad (2.61)$$

จะได้ว่า

$$R_x = \frac{v_x}{I_{D2}} + \frac{v_x}{I_{D4}} \quad (2.62)$$

จากความสัมพันธ์ $R = \frac{V}{I} = \frac{1}{g_m}$ จะได้

$$R_x = \frac{1}{g_{m2} + g_{m4}} \quad (2.63)$$

$$g_m = \sqrt{2\mu C_{ox} \frac{W}{L} I_D} \quad (2.64)$$

ให้ค่า $g_{m2} = g_{m4}$

$$\frac{1}{2g_m} = \frac{1}{2\sqrt{2\mu C_{ox} \frac{W}{L} I_D}} \quad (2.65)$$

ดังนั้น ค่าความต้านทานแผลงที่ขา X มีค่าเท่ากับ $R_x = \frac{1}{2g_m}$

$$R_x = \frac{1}{\sqrt{8\mu C_{ox} \frac{W}{L} I_D}} \quad (2.66)$$

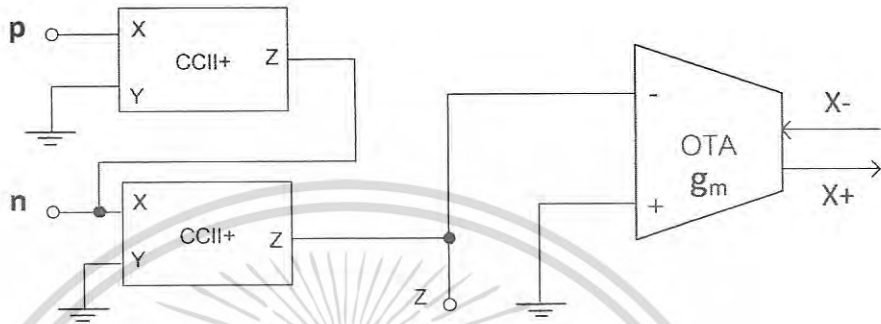
ค่ากระแสเดรน มีค่าเท่ากับกระแสที่ใช้ในการไบอัส ดังนั้นจะได้ค่าความต้านทานเป็น

$$R_x = \frac{1}{\sqrt{8\mu C_{ox} \frac{W}{L} I_{b0}}} \quad (2.67)$$

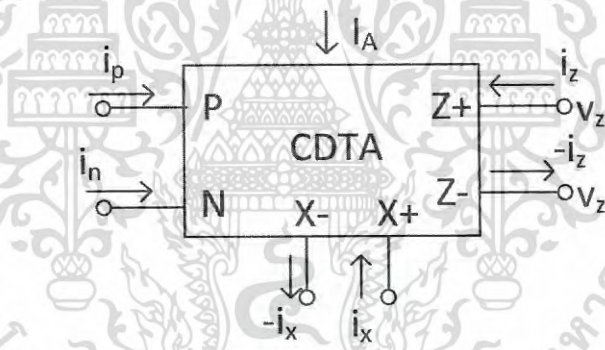
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.4.2 วงจรผลต่างกระแสความนำถ่ายโอน

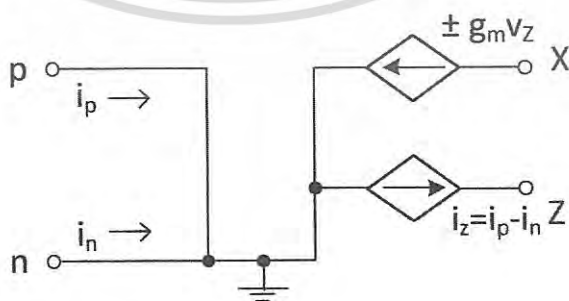
ในการนำเสนอ [2] ได้นำเสนออุปกรณ์แอกทีฟชนิดหนึ่ง โดยมีชื่อเรียกว่าวงจร CDTA ที่พัฒนามาจากวงจรสายพานกระแส โดยมีการต่อวงจรภายในที่ประกอบด้วยวงจร CCII สองตัว และวงจร OTA หนึ่งตัวโดยสามารถแสดงได้ดังรูปที่ 2.24



รูปที่ 2.24 วงจร CDTA ที่ประกอบจากวงจร CCII และวงจร OTA



รูปที่ 2.25 สัญลักษณ์ของวงจร CDTA



รูปที่ 2.26 วงจรสมมูลของวงจร CDTA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และจะสามารถเขียนเป็นเมทริกซ์ได้ดังนี้

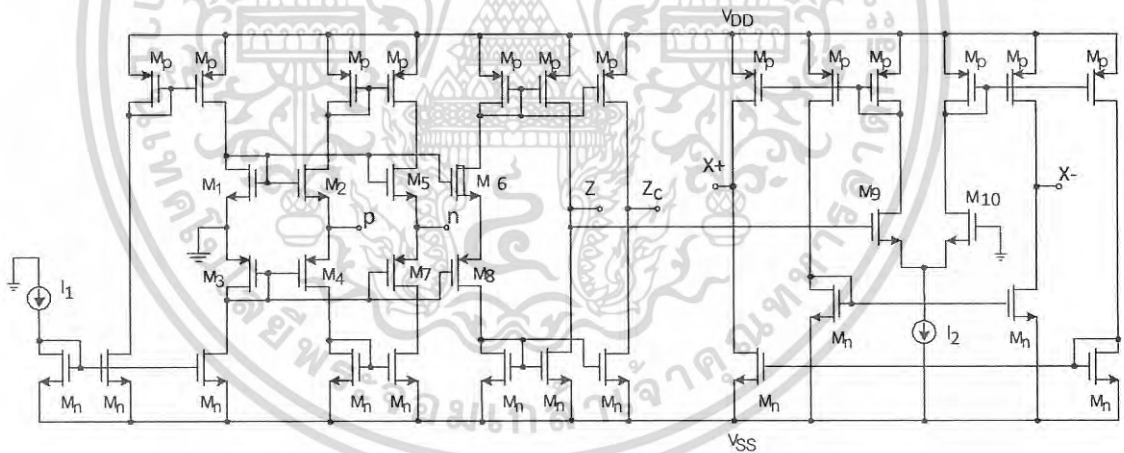
$$\begin{pmatrix} V_p \\ V_n \\ I_z \\ I_x \end{pmatrix} = \begin{pmatrix} 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ 1 & -1 & 0 & 0 \\ 0 & 0 & 0 & \pm g_m \end{pmatrix} \begin{pmatrix} I_p \\ I_n \\ V_x \\ V_z \end{pmatrix}$$

จากเมทริกซ์จะสามารถสรุปได้เป็นสมการดังนี้

$$I_z = I_p - I_n \quad (2.68)$$

$$I_x = \pm g_m V_z \quad (2.69)$$

จากพื้นฐานตามที่กล่าวไว้ข้างต้น วงจร CDTA [11] สามารถแสดงการเชื่อมต่อวงจรได้โดยใช้ อุปกรณ์ CMOS ดังแสดงได้ดังนี้



รูปที่ 2.27 การต่อวงจร CDTA โดยใช้อุปกรณ์ซีมอส

จากรูปที่ 2.27 สามารถสรุปค่าพารามิเตอร์ที่สำคัญของวงจร CDTA ซึ่งประกอบด้วยค่าความต้านทานแผ่นที่ขั้ว n และ p ได้ดังสมการที่ (2.70) และค่าความนำถ่ายไอออนมีค่าดังสมการที่ (2.71)

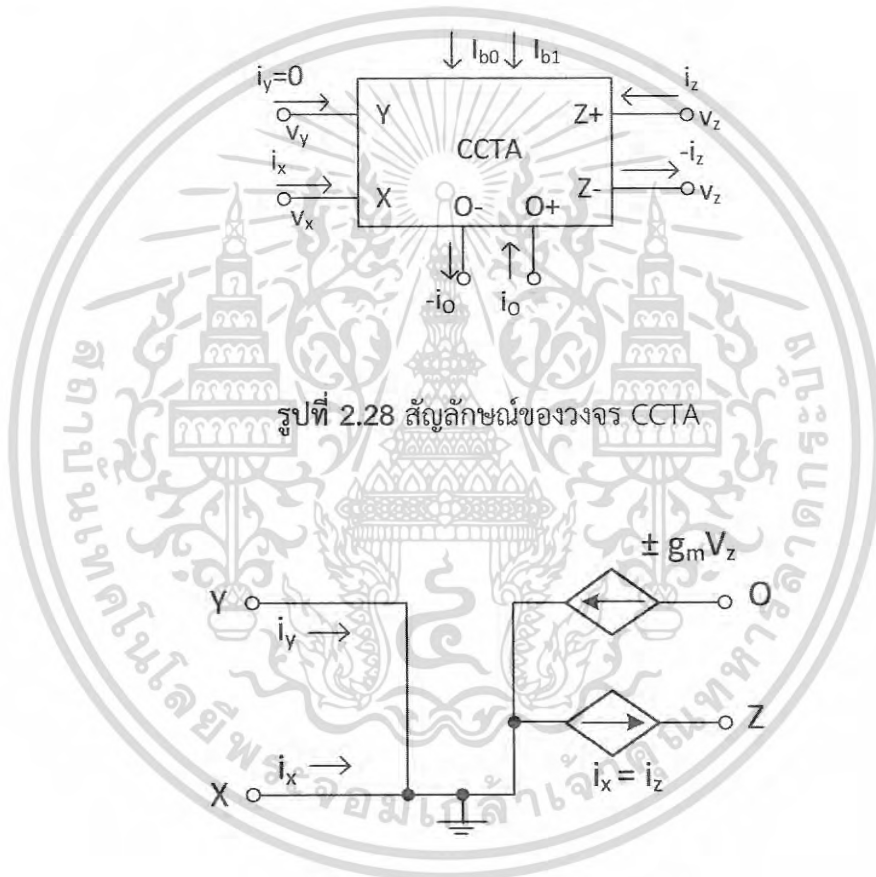
$$R_p = R_n = \frac{1}{\sqrt{8\mu C_{ox} \frac{W}{L} I_1}} \quad (2.70)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$g_m = \sqrt{2\mu C_{ox} \frac{W}{L} I_2} \quad (2.71)$$

2.4.3 วงจรสายพานกระแสความนำถ่ายโอน

วงจรสายพานกระแสความนำถ่ายโอนนี้ได้ถูกพัฒนาขึ้นมาจากวงจรรสายพานกระแสยุคที่ 2 เป็นวงจรร CCCII แบบควบคุมด้วยกระแส ต่อรวมกันกับวงจรรความนำถ่ายโอนหรือที่เรียกว่า วงจรร OTA โดยสามารถแสดงสัญลักษณ์ของวงจรรได้ดังรูปที่ 2.28 และ วงจรรสมมูลของวงจรร CCTA สามารถแสดงได้ดังรูปที่ 2.29



รูปที่ 2.28 สัญลักษณ์ของวงจรร CCTA

รูปที่ 2.29 วงจรรสมมูลของวงจรร CCTA

จากรูปที่ 2.29 วงจรรสมมูลของวงจรร CCTA จะพบว่าค่าสมการที่ได้จากวงจรรนี้ จะไม่ต่างไปจากวงจรร CCCII มากนัก โดยจะมีในส่วนของ ขา O (OTA Output) ที่เพิ่มขึ้นมาจากการต่อวงจรร CCCII เข้ากับวงจรร OTA โดยในที่นี้ จะมีค่ากระแสที่ไหลออกมีค่าเป็นความนำถ่ายโอนของวงจรร OTA คูณกับค่าแรงดันที่ขา Z โดยจะสรุปได้ตามสมการดังต่อไปนี้

$$i_y = 0 \quad (2.72)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$V_x = i_x R_x + V_y \quad (2.73)$$

$$i_z = i_x \quad (2.74)$$

$$i_o = \pm g_m V_z \quad (2.75)$$

$$R_x = \frac{1}{\sqrt{8\mu C_{ox} (W/L)_{2,4} I_{b1}}} \quad (2.76)$$

$$g_m = \sqrt{\mu C_{ox} (W/L)_{5,6} I_{b2}} \quad (2.77)$$

โดยที่

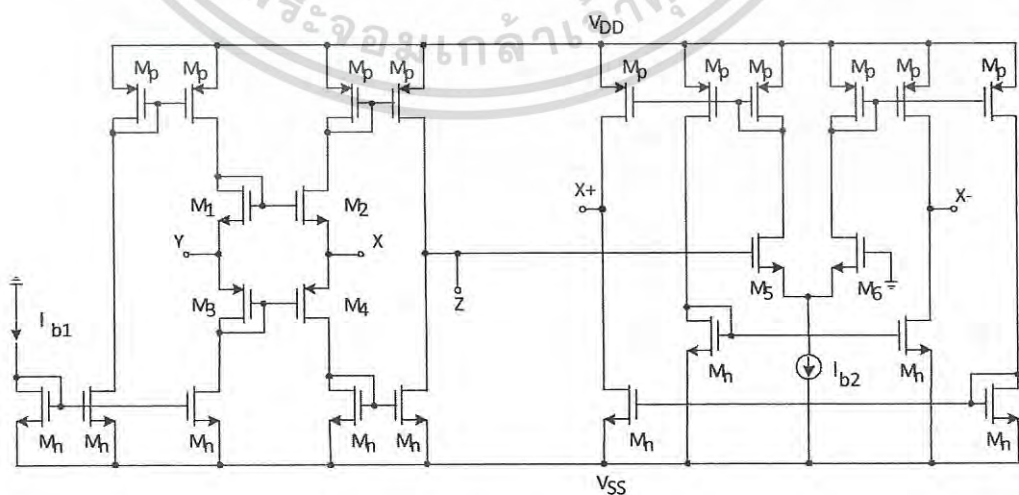
ค่า $(W/L)_{2,4}$ คือค่าความกว้างและค่าความยาวของแซแนลของมอสทรานซิสเตอร์ตัวที่ 2 และตัวที่ 4

ค่า $(W/L)_{5,6}$ คือค่าความกว้างและค่าความยาวของแซแนลของมอสทรานซิสเตอร์ตัวที่ 5 และตัวที่ 6

ค่า I_{b1} คือค่ากระแสไบอัส ที่เป็นการป้อนสัญญาณกระแสเพื่อเลี้ยงให้กับวงจร CCTA

ค่า I_{b2} คือค่ากระแสไบอัส ที่เป็นการป้อนสัญญาณกระแสเพื่อเลี้ยงให้กับวงจร OTA

การพัฒนาและวิจัยในปัจจุบันนี้ มีการนำเสนอส่วนของวงจรที่ใช้รูปแบบวงจรสายพานกระแส ยุคที่ 2 เป็นแบบควบคุมด้วยกระแส โดยมีหลักการพื้นฐานของวงจรดังรูปด้านล่างนี้ ซึ่งการนำไปประยุกต์ใช้งาน ก็จะขึ้นกับการต่อวงจรแบบลูปปิดหรือขึ้นอยู่กับการทำงานต่อกับวงจรอื่น หรือขึ้นอยู่กับนำไปออกแบบลงบนวงจรรวม



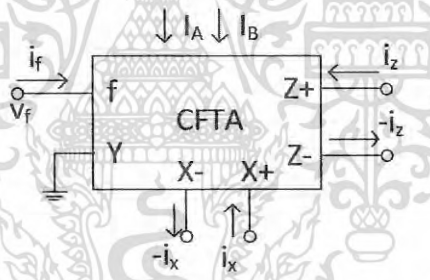
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับ **รูปที่ 2.30** การเชื่อมต่อภายในวงจร CCTA ไปใช้ประโยชน์ด้านการคำนวณที่แม่นยำยิ่งขึ้น อย่างไรก็ตามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 2.30 จะพบว่า มีการใช้กระแสในการควบคุมวงจร โดยผ่านกระแส I_{b1} โดยการ ทำงานของวงจรนี้ จะมีความสัมพันธ์ที่เกี่ยวข้อง โดยค่ากระแส I_{b1} ที่ใช้ควบคุมนี้ จะเป็นตัวกำหนดค่า ความต้านทานแฝงภายในวงจร ซึ่งเมื่อถูกนำไปใช้ในวงจรกำเนิดความถี่ [75]–[76] จะมีผลกับการ กำหนดให้ค่าความถี่ แต่ไม่มีผลกับเงื่อนไขการกำเนิดความถี่

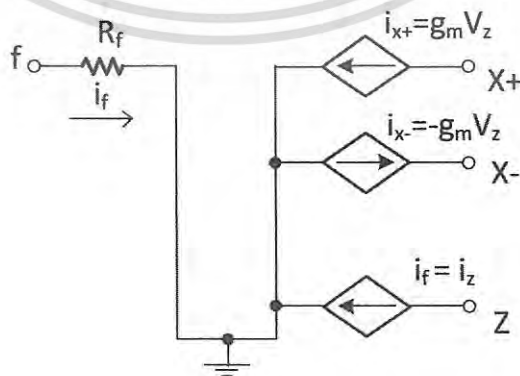
และจากวงจร CCTA เมื่อนำไปประยุกต์ใช้งานโดยใช้หลักการสะท้อนกระแส หรือเรียกง่าย ๆ ว่า การเพิ่มขา Z หรือขา O ก็จะสามารถให้ค่ากระแสที่เป็นผลจากการสะท้อนกระแสได้ โดยมี ค่ากระแสที่คงที่และเท่ากัน

2.4.4 วงจรตามกระแสความนำถ่ายโอน

จากวงจร CCTA ที่ได้กล่าวไว้ข้างต้นนั้น และใน [25] เมื่อเราปรับปรุงวงจรโดยการต่อขา Y ลง กราวด์ และขยายขา X และ ขา Z โดยการเพิ่มการสะท้อนกระแสออกไป จะทำให้ได้วงจรใหม่ที่มีชื่อ ว่า วงจรตามกระแสความนำถ่ายโอน (Current Follower Transconductance Amplifiers) หรือ จะเรียกย่อๆ ว่า วงจร CFTA โดยสามารถแสดงสัญลักษณ์ของวงจรได้ดังรูปที่ 2.31 และวงจรสมมูล ของวงจร CFTA ได้ดังรูปที่ 2.32



รูปที่ 2.31 สัญลักษณ์ของวงจร CFTA



รูปที่ 2.32 วงจรสมมูลของวงจร CFTA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

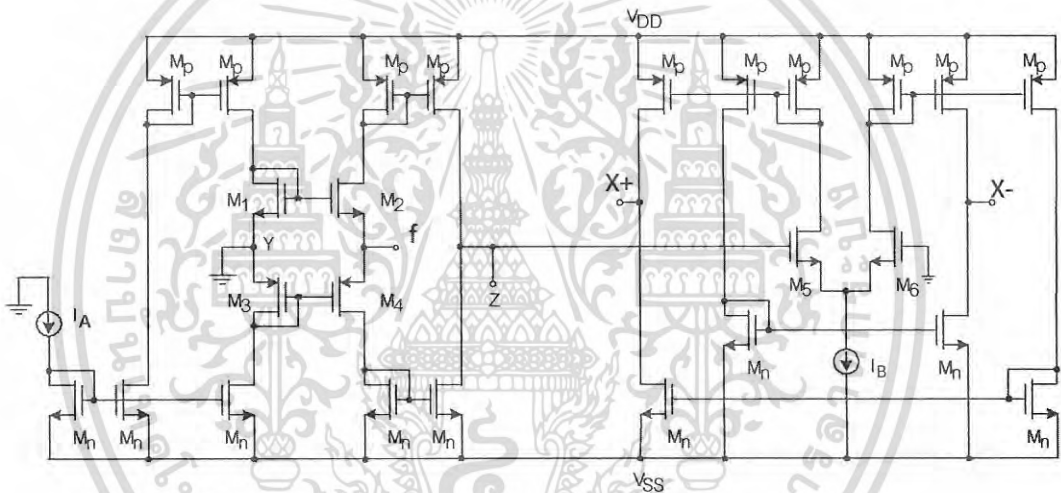
จากวงจรสมมูลของวงจร CFTA จะสามารถเขียนเป็นสมการได้ดังนี้

$$V_f = I_f R_f \quad (2.78)$$

$$I_f = I_z \quad (2.79)$$

$$I_{x\pm} = \pm g_m V_z \quad (2.80)$$

ใน [25] ได้นำเสนอรูปแบบการเชื่อมต่อภายในของ วงจร CCCFTA ซึ่งสามารถอธิบายได้ว่า วงจร CFTA ที่มีการควบคุมด้วยกระแส จะมีพื้นฐานการประกอบวงจรด้วยซีมอส แสดงได้ดังรูปที่ 2.33



รูปที่ 2.33 การเชื่อมต่อภายในวงจร CFTA

จากรูปที่ 2.33 สามารถหาค่าความต้านทานแฝงที่ขา f หรือ R_f ได้เช่นเดียวกับการหาค่าความต้านทานแฝงของวงจร CCTA ที่ขา X และในทำนองเดียวกัน ค่าความนำถ่ายไออนที่วงจร OTA หรือค่า g_m จะสามารถแสดงได้ดังสมการที่ (2.81) และ (2.82) ตามลำดับ

$$R_f = \frac{1}{\sqrt{8\mu C_{ox} (W/L)_{2,4} I_A}} \quad (2.81)$$

$$g_m = \sqrt{\mu C_{ox} (W/L)_{5,6} I_B} \quad (2.82)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยที่

ค่า $(W/L)_{2,4}$ คือค่าความกว้างและค่าความยาวของแชนแนลของมอสทรานซิสเตอร์ตัวที่ 2 และตัวที่ 4

ค่า $(W/L)_{5,6}$ คือค่าความกว้างและค่าความยาวของแชนแนลของมอสทรานซิสเตอร์ตัวที่ 5 และตัวที่ 6

ค่า I_A คือค่ากระแสไบอัส ที่เป็นการป้อนสัญญาณกระแสเพื่อเลี้ยงให้กับวงจร CFTA

ค่า I_B คือค่ากระแสไบอัส ที่เป็นการป้อนสัญญาณกระแสเพื่อเลี้ยงให้กับวงจร OTA

2.5 บทสรุป

โดยสรุปแล้ว จากที่ได้นำเสนออุปกรณ์พื้นฐานและวงจรพื้นฐาน พร้อมทั้งค่าคุณลักษณะของแต่ละวงจรมานั้น จะเป็นการสร้างพื้นฐานความเข้าใจเบื้องต้น สำหรับนำไปใช้ในการวิเคราะห์วงจร เมื่อมีการนำวงจรมานั้น ๆ ไปต่อร่วมกับอุปกรณ์พาสซีฟ เช่น ตัวต้านทาน หรือ ตัวเก็บประจุ โดยนอกจากจะช่วยให้สามารถวิเคราะห์วงจรได้ง่ายแล้ว ยังสามารถนำไปใช้ในการจำลองด้วยโปรแกรม PSPICE เพื่อหาผลการจำลองการทำงานของวงจรได้

นอกจากวงจรพื้นฐานที่ได้กล่าวไว้ข้างต้นแล้ว ทางผู้เขียนวิทยานิพนธ์ยังศึกษาวงจรพื้นฐานอื่น ๆ ด้วยเช่น วงจร OTRA [37]-[38],[46] ซึ่งมีพื้นฐานคล้ายกับวงจร OTA ซึ่งเมื่อนำมาต่อเชื่อมเป็นวงจร ก็สามารถวิเคราะห์ได้คล้ายกับการวิเคราะห์วงจร OTA ด้วยเช่นกัน

บทที่ 3

วงจรกำเนิดสัญญาณไซน์แบบควอดเรเจอร์ และตัวอย่างการออกแบบวงจร

3.1 บทนำ

ในบทนี้ จะนำเสนอเกี่ยวกับหลักการพื้นฐานวงจรกิจกำเนิดสัญญาณไซน์แบบควอดเรเจอร์ และจากการศึกษาบทความทางวิชาการที่มีการนำเสนอการพัฒนาวงจรกิจกำเนิดสัญญาณไซน์แบบควอดเรเจอร์ โดยใช้วงจรแบบ CDTA, วงจรแบบ CCTA และวงจรแบบ CFTA เป็นส่วนประกอบพื้นฐานที่เป็นพื้นฐานในการพัฒนาวงจรในวิทยานิพนธ์เล่มนี้ และจะยกตัวอย่างการออกแบบวงจร QSO ซึ่งจะเป็นตัวอย่างการประกอบหรือการสร้างวงจรกิจกำเนิดสัญญาณไซน์แบบควอดเรเจอร์ที่ให้เอาต์พุตทั้งในโหมดกระแสและโหมดแรงดัน นอกจากนี้จะมีการแสดงค่าที่ใช้ในการวัดให้เห็นถึงประสิทธิภาพของวงจร และจะแสดงถึงผลลัพธ์จากสมการที่แสดงให้เห็น เงื่อนไขของการกำเนิดสัญญาณ และค่าความถี่ของสัญญาณที่ได้จากวงจร นอกจากนี้แล้วจะทำการยกตัวอย่างจากผลงานในบทความทางวิชาการที่ได้ศึกษา เพื่อเป็นการชี้ให้เห็นถึงแนวทางการพัฒนาวงจรที่เป็นแบบควอดเรเจอร์

3.2 หลักการพื้นฐานวงจรกิจกำเนิดสัญญาณไซน์

ในวงจรกิจกำเนิดสัญญาณนั้น อาจจะแบ่งเป็นกลุ่มได้ 2 กลุ่มใหญ่ ๆ [65] กลุ่มแรกคือ วงจรกิจกำเนิดสัญญาณแบบไซน์ (Sinusoidal Oscillator) และกลุ่มที่สองคือ วงจรกิจกำเนิดสัญญาณแบบผ่อนคลาย (Relaxation Oscillator) โดยกลุ่มแรกนี้ จะเป็นวงจรกิจกำเนิดสัญญาณไซน์นั้น จะประกอบด้วยวงจรขยาย และ ต่อร่วมกันกับอุปกรณ์พาสซีฟ เช่น ตัวต้านทาน (R) ตัวเก็บประจุ (C) และตัวเหนี่ยวนำ (L) โดยอาจจะมีการใช้ในรูปแบบที่เป็นแบบ RC หรือ LC เป็นวงจรกิจกำเนิดสัญญาณกำเนิดสัญญาณ โดยที่วงจรจะมีความสามารถในการกำหนดค่าเงื่อนไขการกำเนิดสัญญาณ และสามารถปรับค่าความถี่ได้ หรือถ้าเป็นในรูปแบบของคริสตัล (Crystal) ก็จะเป็นแบบค่าความถี่ตายตัว (Fixed oscillation) และวงจรกิจกำเนิดสัญญาณแบบผ่อนคลาย เป็นวงจรกิจกำเนิดสัญญาณแบบ รูปสามเหลี่ยม รูปฟันเลื่อย รูปสี่เหลี่ยม พัลส์ หรือรูปเอกโพเนนเชียล โดยเนื้อหาของส่วนวงจรกิจกำเนิดสัญญาณแบบทั้งสองนี้จะไม่ขอกล่าวในวิทยานิพนธ์เล่มนี้

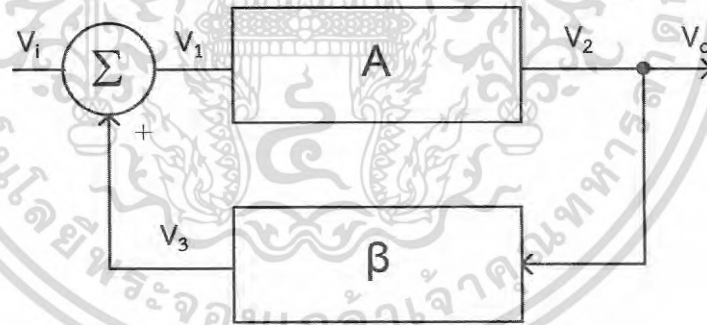
วงจรกิจกำเนิดสัญญาณไซน์ มีความสำคัญและมีความจำเป็นสำหรับวงจรไฟฟ้าที่มีการนำไปประยุกต์ใช้ในด้านเครื่องมือวัด หรือ เป็นส่วนประกอบในอุปกรณ์สื่อสารโทรคมนาคม หรือ นำไปใช้เป็นส่วนประกอบในด้านวงจรอิเล็กทรอนิกส์อื่น ๆ โดยในส่วนนี้ จะขอแนะนำพื้นฐานที่มาของวงจรกิจกำเนิดสัญญาณไซน์ และการพัฒนาของวงจรไปเป็นวงจรกิจกำเนิดสัญญาณไซน์แบบควอดเรเจอร์

เอกสารนี้ (Quadrature Sinusoidal Oscillator; QSO) สมการของสัญญาณไซน์ที่ได้ สามารถแสดงได้ดังนี้
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$V_{out}(t) = V_0 \sin[\omega_0 t + \phi] \quad (3.1)$$

จากสมการที่ (3.1) ค่าสมการของสัญญาณที่ได้จะประกอบด้วยขนาดของสัญญาณ V_0 และลักษณะการเคลื่อนที่เชิงมุมของสัญญาณที่มีการปรับเปลี่ยนไปตาม $\sin[\omega_0 t + \phi]$ ซึ่งประกอบด้วยค่าความถี่ $\omega_0 = 2\pi f_0$ และค่าสัญญาณรบกวนทางเฟส (Phase Noise) ϕ ในการวิเคราะห์ในช่วงแรกจะนำเสนอแบบการกำเนิดสัญญาณความถี่แบบอุดมคติก่อน ซึ่งก็คือจะพิจารณา $\phi = 0$ คือยังไม่คิดสัญญาณรบกวนทางเฟส ในการเขียนเริ่มต้นจะเลือกใช้เป็น sine หรือ cosine ก็ได้ ซึ่งอาจจะพบในบางตำราใช้ cosine เป็นค่าเริ่มต้น [72]

วงจรกำเนิดสัญญาณไซน์ จะทำการกำเนิดสัญญาณได้ ในส่วนของวงจรจะมีพื้นฐานที่ประกอบด้วย วงจรขยายสัญญาณ A และมีอัตราการป้อนกลับของสัญญาณ β ต่อวงนลูปมารวมกันกับขาอินพุตที่วงจรขยายนั้น แสดงได้ดังรูปที่ 3.1 โดยการป้อนกลับจะเป็นสัญญาณป้อนกลับแบบบวก (Positive feedback) และทำให้ได้ลูปเกนมีค่าเท่ากับ 1 หรือกล่าวได้อีกทางหนึ่งว่าวงจรกำเนิดสัญญาณไซน์ ไม่จำเป็นต้องมีสัญญาณอินพุต เพียงแต่ใช้สัญญาณที่อาจจะมาจากสัญญาณรบกวนในระบบที่ได้ ป้อนกลับป้อนกลับมารวมกันเข้าในวงจรขยายหลัก จนก่อให้เกิดสัญญาณและเมื่อผ่านไประยะหนึ่ง วงจรก็จะทำงานได้โดยมีคุณสมบัติทางความถี่ที่ได้เป็นไปตามกำหนดค่าพารามิเตอร์ที่ตั้งประกอบไว้ในวงจรขยายนั่นๆ [65], [72]



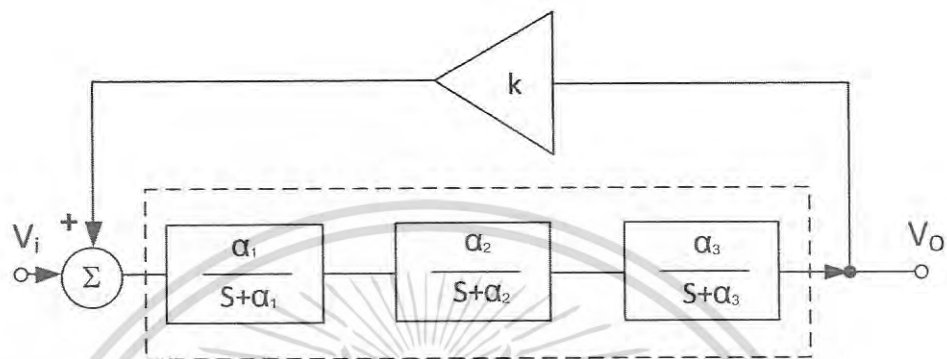
รูปที่ 3.1 วงจรกำเนิดสัญญาณไซน์ที่มีการป้อนกลับแบบบวก

โดยรูปที่ 3.1 และจากข้อกำหนดของบาคเฮาเซน (Barkhausen Criterion) ค่าลูปเกนที่จะทำให้วงจรกำเนิดสัญญาณไซน์ทำงานได้อย่างคงที่ จะต้องมามีค่าลูปเกน (Loop Gain: LG) เท่ากับ 1 ซึ่งนั่นคือ $1 - A(s)\beta(s) = 0$ จะได้ว่าค่าลูปเกน $A(s)\beta(s) = 1$ จากข้อกำหนดนี้ วงจรจะสามารถทำงานได้อย่างคงที่และอย่างไม่มีที่สิ้นสุด (Infinity) สามารถเขียนเป็นสมการได้ดังสมการที่ (3.2)

$$\frac{V_o}{V_i} = \frac{A(s)}{1 - A(s)\beta(s)} = \frac{A(j\omega)}{1 - A(j\omega)\beta(j\omega)} \quad (3.2)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อได้ข้อกำหนดในสมการที่จะให้กำเนิดสัญญาณไซน์แล้ว ก็จะทำกรวิเคราะห์ระบบเพื่อหาค่าเงื่อนไขการกำเนิดสัญญาณ และค่าความถี่สัญญาณ ซึ่งจะหาได้โดยการวิเคราะห์ระบบด้วยวิธีการทางคณิตศาสตร์ ซึ่งจะขอยกตัวอย่างการทำงานของระบบกำเนิดสัญญาณไซน์ [31] สามารถแสดงรูปแบบการต่อระบบ ได้ดังรูปที่ 3.2



รูปที่ 3.2 ตัวอย่างการต่อระบบกำเนิดสัญญาณไซน์ในรูปแบบอันดับสาม

จากตัวอย่างในรูปที่ 3.2 และจากข้อกำหนดของบาคัสเซน ค่าลูบเกนของตัวอย่างในรูปที่ 3.2 จะเขียนเป็นสมการได้ดังสมการที่ (3.3)

$$LG = \frac{k\alpha_1\alpha_2\alpha_3}{s^3 + s^2(\alpha_1 + \alpha_2 + \alpha_3) + s(\alpha_1\alpha_2 + \alpha_2\alpha_3 + \alpha_1\alpha_3) + \alpha_1\alpha_2\alpha_3} \quad (3.3)$$

และเมื่อทำการวิเคราะห์สมการแบบโพลีโนเมียลอันดับสาม จะสามารถหาค่าเงื่อนไขการกำเนิดสัญญาณ และค่าความถี่สัญญาณ ได้ดังนี้

ค่าเงื่อนไขการกำเนิดสัญญาณ (C.O.)

$$k = -\left(\frac{\alpha_1}{\alpha_3} + \frac{\alpha_1}{\alpha_2} + \frac{\alpha_2}{\alpha_3} + \frac{\alpha_2}{\alpha_1} + \frac{\alpha_3}{\alpha_1} + \frac{\alpha_3}{\alpha_2} + 2\right) \quad (3.4)$$

กำหนดให้ $\alpha_1, \alpha_2, \alpha_3 = \alpha_a$ จะสามารถหาค่าความถี่สัญญาณ (F.O.) ได้จากสมการที่ (3.5)

$$\omega = \sqrt{3\alpha_a} \quad (3.5)$$

จากสมการโพลีโนเมียลอันดับสาม สมการที่ (3.3) เมื่อให้ค่าลูบเกนมีค่าเท่ากับ 1 จะสามารถหาค่าเงื่อนไขการกำเนิดสัญญาณและค่าความถี่ แสดงได้ดังสมการที่ (3.4) และ (3.5) ตามลำดับ เอกสารนี้เป็นเอกสารที่จัดทำขึ้นเพื่อใช้ในการศึกษาเท่านั้น ไม่ใช่ว่าการนี้ใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.3 สมการทางคณิตศาสตร์ของวงจรถ้ากำเนิดสัญญาณไซน์

จากที่นำเสนอวงจรถ้าพื้นฐานในแบบต่าง ๆ ที่ได้กล่าวไว้ในบทที่ 2 และจากตัวอย่างวงจรถ้ากำเนิดสัญญาณไซน์ที่กล่าวในหัวข้อข้างต้นนี้ ในปัจจุบันได้มีการนำมาพัฒนาและประยุกต์เชื่อมต่อกับอุปกรณ์พาสซีฟอื่น ๆ เช่น ตัวต้านทานและตัวเก็บประจุนั้น โดยมีรูปแบบที่มีผลต่อการวิเคราะห์ที่แตกต่างกัน จำนวนของอุปกรณ์ที่นำมาเชื่อมต่อ และ รูปแบบการต่อวงจร ก็ส่งผลให้เมื่อทำการวิเคราะห์ในทางคณิตศาสตร์ โดยจากรูปที่ 3.3 และ 3.4 สามารถแก้สมการเพื่อหาค่าตัวแปรต่าง ๆ เช่น เงื่อนไขการกำเนิดสัญญาณ หรือ ความถี่สัญญาณ โดยมีรูปแบบที่สามารถใช้สมการโพลีโนเมียลอันดับสอง และอันดับสาม ช่วยในการแก้สมการ ซึ่งสามารถสรุปได้ดังนี้คือ

3.3.1 คุณลักษณะของสมการโพลีโนเมียลอันดับสอง

จากสมการโพลีโนเมียลอันดับสอง มีสมการคุณลักษณะดังนี้

$$a_0s^2 + a_1s + a_2 = 0 \quad (3.6)$$

แทนค่า $s = j\omega$

$$-a_0\omega^2 + j\omega a_1 + a_2 = 0 \quad (3.7)$$

$$j\omega a_1 = 0 \quad (3.8)$$

$$a_2 - a_0\omega^2 = 0 \quad (3.9)$$

จากสมการข้างต้นจะสามารถหาค่าเงื่อนไขการกำเนิดความถี่ และ ค่าความถี่พื้นฐานได้โดยค่าเงื่อนไขการกำเนิดความถี่ (Condition of Oscillation: C.O.) มีเงื่อนไขดังนี้ [95]-[96]

$$a_1 = 0 \quad (3.10)$$

ค่าความถี่ (Frequency of Oscillation: F.O.) มีค่าเท่ากับ

$$\omega = \sqrt{\frac{a_2}{a_0}} \quad (3.11)$$

เอกสารนี้โดยที่ $\omega = 2\pi f$ ไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ดังนั้นจะหาค่าความถี่ได้จากสมการ

$$f = \frac{1}{2\pi} \sqrt{\frac{a_2}{a_0}} \quad (3.12)$$

จากสมการโพลีโนเมียลอันดับสอง ในสมการที่ (3.6) จะสามารถวิเคราะห์สมการเพื่อหาค่าเงื่อนไขการกำเนิดสัญญาณไซน์ และค่าความถี่สัญญาณได้ตั้งสมการที่ (3.10) และ (3.12)

3.3.2 คุณสมบัติของสมการโพลีโนเมียลอันดับสาม

จากสมการโพลีโนเมียลอันดับสาม [31], [96] มีสมการคุณลักษณะดังนี้

$$a_0 s^3 + a_1 s^2 + a_2 s + a_3 = 0 \quad (3.13)$$

แทนค่า $s = j\omega$

$$-ja_0 \omega^3 - a_1 \omega^2 + a_2 j\omega + a_3 = 0 \quad (3.14)$$

จะได้ค่าสัมประสิทธิ์จากสมการกำลังสามได้ดังนี้

$$j\omega(a_2 - a_0 \omega^2) = 0 \quad (3.15)$$

$$(a_2 - a_0 \omega^2) = 0 \quad (3.16)$$

และ

$$a_3 - a_1 \omega^2 = 0 \quad (3.17)$$

จากสมการข้างต้น ค่าเงื่อนไขการกำเนิดความถี่ และ ค่าความถี่พื้นฐานได้ว่า ค่าเงื่อนไขการกำเนิดความถี่ (Condition of Oscillation: C.O.) มีค่าเท่ากับ

$$a_0 a_3 - a_1 a_2 = 0 \quad (3.18)$$

เอกสารนี้ ค่าความถี่ (Frequency of Oscillation: F.O.) มีค่าเท่ากับ โดยที่ $\omega = 2\pi f$ ใช้ประโยชน์ด้านการคำนวณว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

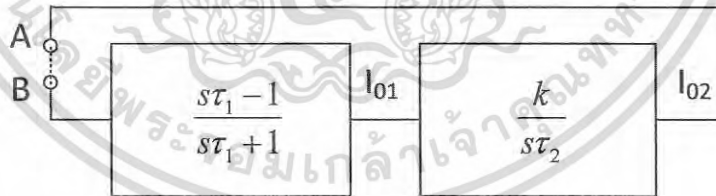
$$\omega^2 = \frac{a_3}{a_1} = \frac{a_2}{a_0} \quad (3.19)$$

$$f = \frac{1}{2\pi} \sqrt{\frac{a_3}{a_1}} = \frac{1}{2\pi} \sqrt{\frac{a_2}{a_0}} \quad (3.20)$$

จากการนำเสนอทั้งสองรูปแบบที่ได้แสดงไว้ตั้งสมการข้างบนนี้ จะเป็นที่นักวิจัยและพัฒนาหลาย ๆ ท่านได้นำไปประยุกต์ใช้กับวงจรที่ได้ออกแบบไว้ เพื่อหาค่าผลลัพธ์ที่เป็นค่าเงื่อนไขการกำเนิดความถี่ และค่าความถี่ของวงจร และจากการศึกษาจะพบว่า วงจรกำเนิดสัญญาณไซน์ที่เป็นแบบสมการอันดับสาม จะมีค่าความถี่ของสัญญาณที่ต่ำกว่า วงจรกำเนิดสัญญาณไซน์ที่เป็นแบบสมการอันดับสอง [39].

3.4 วงจรกำเนิดสัญญาณไซน์แบบควอดเรเจอร์

จากที่ได้กล่าวไว้ในหัวข้อที่แล้ว เป็นเรื่องของวงจรถูกกำเนิดสัญญาณไซน์ และได้กล่าวถึงวงจรถูกกำเนิดสัญญาณไซน์แบบเลื่อนเฟสโดยวงจรถูกกำเนิดสัญญาณไซน์แบบควอดเรเจอร์ (Quadrature Sinusoidal Oscillator) ต่อไปจะขอเรียกสั้น ๆ ว่า วงจร QSO วงจรถูกกำเนิดสัญญาณไซน์แบบควอดเรเจอร์นี้ มีคุณลักษณะคือ มีค่าสัญญาณเอาต์พุตอย่างน้อยสองสัญญาณที่ให้ค่าเฟสแตกต่างกัน 90 องศา ซึ่งสามารถแสดงรูปแบบของสัญญาณไซน์แบบควอดเรเจอร์ที่มีสองสัญญาณต่อกันเป็นวงจรถูกกำเนิดสัญญาณไซน์แบบควอดเรเจอร์ที่มีลักษณะการวนลูปแบบบวก ดังรูปที่ 3.3 [9]



รูปที่ 3.3 ตัวอย่างวงจรถูกกำเนิดสัญญาณไซน์แบบควอดเรเจอร์อันดับสอง

จากรูปที่ 3.3 เป็นการแสดงการเชื่อมต่อวงจรที่มีการวนลูปแบบบวก ของวงจรถูกกำเนิดสัญญาณไซน์แบบควอดเรเจอร์อันดับสอง โดยจะสามารถเขียนสมการคุณลักษณะของวงจรถูกกำเนิดสัญญาณไซน์แบบควอดเรเจอร์อันดับสอง ได้ดังนี้

$$s^2\tau_1\tau_2 + s(\tau_2 - \tau_1k) + k = 0 \quad (3.21)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ค่าเงื่อนไขการกำเนิดสัญญาณ (C.O.)

$$k\tau_1 = \tau_2 \quad (3.22)$$

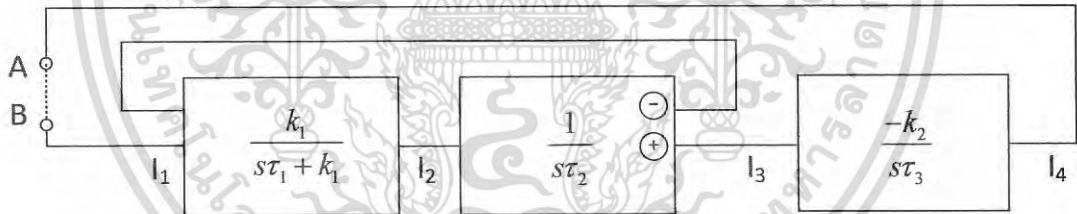
ค่าความถี่สัญญาณ (F.O.)

$$\omega = \sqrt{\frac{k}{\tau_1\tau_2}} \quad (3.23)$$

โดยค่า τ_1, τ_2 เป็นค่าเวลาคงที่ ของวงจรที่ 1 และวงจรที่ 2 ตามลำดับ

จากรูปที่ 3.3 จะพบว่าค่าเฟสของสัญญาณเมื่อเทียบระหว่างกระแส I_{02} / I_{01} มีค่าองศาต่างกัน 90 องศา โดยทำการแทนค่า $s = j\omega$ จากสมการนี้เองจะช่วยให้การยืนยันถึงสัญญาณเอาร์ทพุทที่ได้จากวงจรกำเนิดสัญญาณไซน์แบบควอเดรเจอร์ว่าคุณสมบัติแบบควอเดรเจอร์

นอกจากจะยกตัวอย่างในวงจร QSO อันดับสองแล้ว จะขอยกตัวอย่างวงจร QSO อันดับสามประกอบด้วย โดยแสดงได้ดังรูปที่ 3.4 [31]



รูปที่ 3.4 ตัวอย่างวงจรกำเนิดสัญญาณไซน์แบบควอเดรเจอร์อันดับสาม

จากรูปที่ 3.4 เป็นการแสดงการเชื่อมต่อวงจรที่มีการวนลูปแบบบวก ของวงจรกำเนิดสัญญาณไซน์แบบควอเดรเจอร์อันดับสาม โดยจะสามารถเขียนสมการคุณลักษณะของวงจร QSO อันดับสาม ได้ดังนี้

$$s^3\tau_1\tau_2\tau_3 + s^2\tau_2\tau_3k_1 + s\tau_3k_1 + k_1k_2 = 0 \quad (3.24)$$

ค่าเงื่อนไขการกำเนิดสัญญาณ (C.O.)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$k_2 = \frac{k_1 \tau_3}{\tau_1} \quad (3.25)$$

ค่าความถี่สัญญาณ (F.O.)

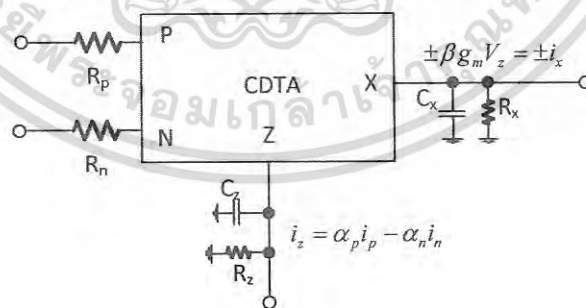
$$\omega = \sqrt{\frac{k_1}{\tau_1 \tau_2}} \quad (3.26)$$

โดยค่า τ_1, τ_2, τ_3 เป็นค่าเวลาคงที่ ของวงจรที่ 1 วงจรที่ 2 และวงจรที่ 3 ตามลำดับ

จากรูปที่ 3.4 จะพบว่าค่าเฟสของสัญญาณเมื่อเทียบระหว่างกระแส $I_2/I_1, I_3/I_2$ และ I_4/I_3 มีค่าองศาต่างกัน 90 องศา โดยทำการแทนค่า $s = j\omega$ จากสมการนี้เองจะช่วยในการยืนยันถึงสัญญาณเอาต์พุตที่ได้จากวงจรกำเนิดสัญญาณไซน์แบบควอเดรเจอร์ว่าคุณสมบัติแบบควอเดรเจอร์

3.5 พื้นฐานการคิดวิเคราะห์วงจรแบบไม่เป็นอุดมคติ

จากรูปแบบการวิเคราะห์วงจรของวงจรกำเนิดสัญญาณไซน์ที่ได้กล่าวไว้เบื้องต้น จะเริ่มต้นด้วยการคิดคำนวณแบบเป็นอุดมคติ คือ ไม่มีค่าความต้านทานแฝง และค่าตัวเก็บประจุแฝงที่แต่ละขั้วของวงจรแอกทีฟเหล่านั้น แต่ในทางความเป็นจริงแล้ว อุปกรณ์แอกทีฟแต่ละตัว จะมีค่าความต้านทานแฝง และค่าตัวเก็บประจุแฝง ในแต่ละขั้วหรือจุดเชื่อมต่อที่มี โดยจะขอแสดงได้ดังรูปด้านล่างต่อไปนี้



รูปที่ 3.5 วงจร CDTA คิดแบบไม่เป็นอุดมคติ

จากรูปที่ 3.5 แสดงค่าความต้านทานแฝง และค่าตัวเก็บประจุแฝง จะมีที่จุดเชื่อมต่อ ที่ได้ นำเสนอใน [11] และจากรูปจะพบว่าตัวต้านทานแฝงและตัวเก็บประจุแฝงจะต่อขนานกันซึ่งสามารถวิเคราะห์เป็นสมการได้ โดยเพิ่มค่าความต้านทานแฝงและค่าตัวเก็บประจุแฝงเข้าไป ซึ่งใน [40] จะเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ทางการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

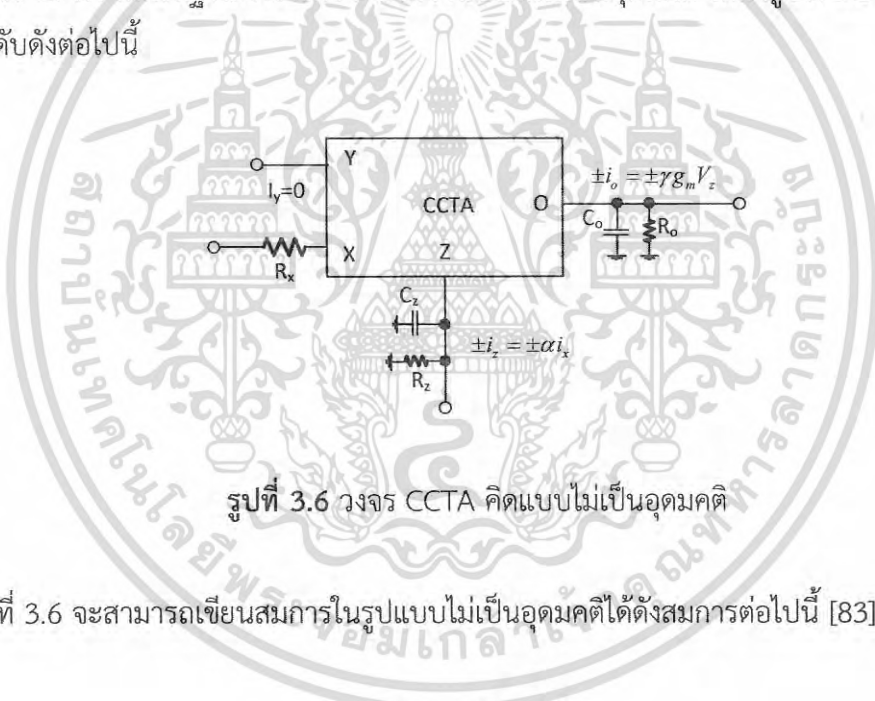
เน้นพิจารณาไปที่ค่าตัวเก็บประจุแฝงเป็นหลัก ในการพิจารณาแบบไม่เป็นอุดมคตินี้ และจากรูปที่ 3.5 สามารถเขียนสมการคุณลักษณะได้เป็น

$$i_z = \alpha_p i_p - \alpha_n i_n \quad (3.27)$$

$$i_x = \beta g_m V_z \quad (3.28)$$

จากสมการที่ (3.27) ถึงสมการที่ (3.28) จะสามารถอธิบายค่าสัมประสิทธิ์ที่มีในสมการ ในรูปแบบไม่เป็นอุดมคติได้ดังต่อไปนี้ จากสมการของวงจรถะพบว่ามีการกระแสที่ผิดพลาด ที่ส่งผ่านจากขั้วอินพุท p หรือ n ไปยังขั้วเอาต์พุท Z ใน [41] (Current tracking error; α) และพิจารณาค่าความนำถ่ายโอนที่ผิดพลาดระหว่างการส่งผ่าน (Transconductance tracking error; β)

นอกจากวงจร CDTA ที่ได้ยกตัวอย่างไว้ตามสมการข้างต้นแล้วนั้น จะขอสรุปวงจร CCTA และวงจร CFTA ที่มีพื้นฐานการวิเคราะห์วงจรแบบที่ไม่เป็นอุดมคติ ได้ดังรูปที่ 3.6 และรูปที่ 3.7 ตามลำดับดังต่อไปนี้



รูปที่ 3.6 วงจร CCTA คัดแบบไม่เป็นอุดมคติ

จากรูปที่ 3.6 จะสามารถเขียนสมการในรูปแบบไม่เป็นอุดมคติได้ดังสมการต่อไปนี้ [83], [92]

$$V_x = i_x R_x + \beta V_y \quad (3.29)$$

$$I_z = \pm \alpha I_x \quad (3.30)$$

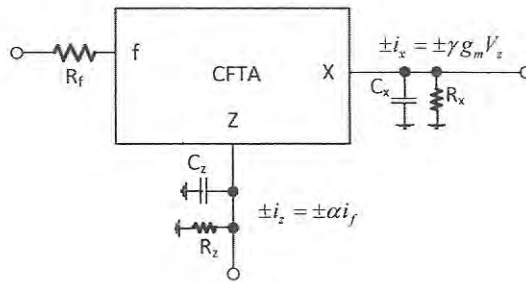
$$I_o = \pm \gamma g_m V_z \quad (3.31)$$

จากสมการที่ (3.29) ถึงสมการที่ (3.31) จะสามารถอธิบายค่าสัมประสิทธิ์ที่มีในสมการ ในรูปแบบไม่เป็นอุดมคติได้ดังต่อไปนี้

ค่ากระแสที่ผิดพลาดระหว่างการส่งผ่าน (Current tracking error; α) ให้นำไปใช้ประโยชน์ด้านการคำนวณการวิเคราะห์และออกแบบวงจรแบบไม่เป็นอุดมคติได้เป็นอย่างดี เมื่อผู้เขียนได้นำไปใช้ประโยชน์ด้านการคำนวณการวิเคราะห์และออกแบบวงจรแบบไม่เป็นอุดมคติได้เป็นอย่างดี เมื่อผู้เขียนได้นำไปใช้ประโยชน์ด้านการคำนวณการวิเคราะห์และออกแบบวงจรแบบไม่เป็นอุดมคติได้เป็นอย่างดี เมื่อผู้เขียนได้นำไปใช้ประโยชน์ด้านการคำนวณการวิเคราะห์และออกแบบวงจรแบบไม่เป็นอุดมคติได้เป็นอย่างดี

ค่าความนำถ่ายโอนที่ผิดพลาดระหว่างการส่งผ่าน (Transconductance tracking error; γ)

ค่าแรงดันผิดพลาดระหว่างการส่งผ่าน แฉงที่ขั้ว Y (Voltage tracking error; β)



รูปที่ 3.7 วงจร CFTA คิดแบบไม่เป็นอุดมคติ

จากรูปที่ 3.7 จะสามารถเขียนสมการในรูปแบบไม่เป็นอุดมคติได้ดังสมการต่อไปนี้ [24], [21]

$$V_f = i_f R_f \quad (3.32)$$

$$I_z = \alpha I_f \quad (3.33)$$

$$I_x = \pm \gamma g_m V_z \quad (3.34)$$

จากสมการที่ (3.32) ถึงสมการที่ (3.34) จะสามารถอธิบายค่าสัมประสิทธิ์ที่มีในสมการ ในรูปแบบไม่เป็นอุดมคติได้ดังต่อไปนี้

ค่ากระแสที่ผิดพลาดระหว่างการส่งผ่าน (Current tracking error; α)

ค่าความนำถ่ายโอนผิดพลาดระหว่างการส่งผ่าน (Transconductance tracking error; γ)

3.6 ค่าพารามิเตอร์ที่เกี่ยวข้อง

ในส่วนนี้จะขอนำเสนอค่าพารามิเตอร์ต่างๆ ที่เป็นตัวแปรในการใช้วัดถึงคุณภาพของสัญญาณ เช่น ค่าความเพี้ยนของสัญญาณรวม (THD) ค่าความไว (S) ค่าสัญญาณรบกวนเฟสและค่าผิดพลาดเฟส (Phase noise and Phase error)

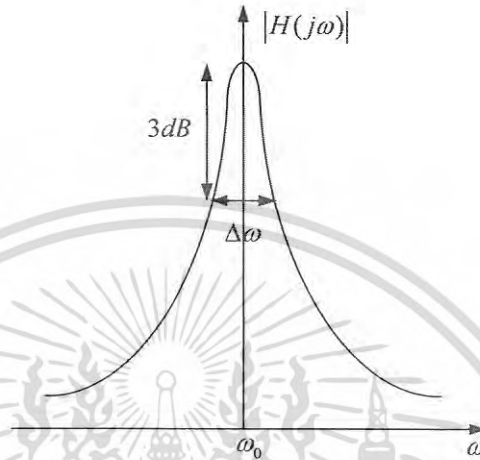
3.6.1 สัญญาณรบกวนเฟสและค่าผิดพลาดเฟส

จากที่ได้นำเสนอวงจรกำเนิดความถี่แบบควอเตรเจอร์ และได้นำเสนอสมการของสัญญาณไซน์ แล้วนั้น ในลักษณะของสัญญาณที่ได้กำเนิดออกมาเป็นจริงแล้ว ตัวอุปกรณ์และวงจรจะมีส่วนที่ทำให้เกิดผลที่ได้แฉงมากับการทำงานโดยไม่เป็นที่พึงประสงค์ติดมากับสัญญาณด้วย โดยในที่นี้จะ

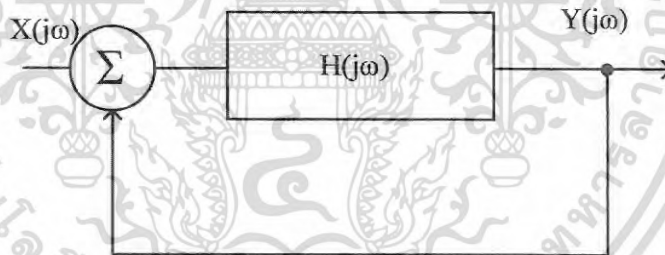
เรียกว่าสัญญาณรบกวนเฟส (Phase Noise) โดยใน [30], [93] ได้มีการนำเสนอรูปแบบที่เห็นในเอกสารนี้เป็นอีกส่วนหนึ่งสำหรับที่ไว้ใช้งานเพื่อการศึกษาเท่านั้น เมื่อผู้ใดเห็นเป็นประโยชน์ในการที่ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปคลื่นสเปกตรัมของสัญญาณที่แสดงในรูปที่ 3.8 และรูปแบบระบบกำเนิดสัญญาณไซน์แบบเชิงเส้นในรูปที่ 3.9

โดยจะสรุปการทำงานของวงจรกำเนิดสัญญาณไซน์ที่มีลักษณะของสัญญาณรบกวนทั้งในรูปของขนาดและรูปแบบเฟสที่เลื่อนไปได้โดยสามารถเขียนใหม่ในรูปแบบสเปกตรัมของสัญญาณได้ดังนี้



รูปที่ 3.8 สเปกตรัมของสัญญาณ



รูปที่ 3.9 สัญลักษณ์ของกำเนิดสัญญาณไซน์แบบระบบเชิงเส้น

จากรูปที่ 3.9 จะได้สมการฟังก์ชันถ่ายโอนมีค่าเท่ากับ

$$\frac{Y}{X} j(\omega_0) = \frac{H(j\omega)}{1 + H(j\omega)} \quad (3.35)$$

และมีค่ากำลังสัญญาณรบกวนในรูปของสเปกตรัมความหนาแน่น เท่ากับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\left| \frac{Y}{X} [j(\omega_0 + \Delta\omega)] \right|^2 = \frac{1}{(\Delta\omega)^2 \left| \frac{dH}{d\omega} \right|^2} \quad (3.36)$$

โดยที่ ค่า $\omega = \omega_0 + \Delta\omega$

$$H(j\omega) = A(\omega) \exp[j\phi(\omega)] \quad (3.37)$$

$$\frac{dH}{d\omega} = \left(\frac{dA}{d\omega} + jA \frac{d\phi}{d\omega} \right) \exp[j\phi(\omega)] \quad (3.38)$$

โดยที่ค่า $\omega \approx \omega_0$ และ $A \approx 1$

$$\left| \frac{Y}{X} [j(\omega_0 + \Delta\omega)] \right|^2 = \frac{1}{(\Delta\omega)^2 \left[\left(\frac{dA}{d\omega} \right)^2 + \left(\frac{d\phi}{d\omega} \right)^2 \right]} \quad (3.39)$$

และใน [93] ค่าผิดพลาดเฟส (Phase error ϕ) จะหาได้จากสมการต่อไปนี้

$$V_1(t) = V_0(1) \sin(\omega t + \theta(1)) \quad (3.40)$$

$$V_2(t) = V_0(2) \sin(\omega t + \theta(2)) \quad (3.41)$$

$$\theta(2) - \theta(1) = \frac{\pi}{2} + \phi \quad (3.42)$$

จากสมการที่ (3.36) จะพบว่า ค่าผิดพลาดของเฟสสามารถวัดได้จากค่าที่เกินจากค่ามาตรฐานของสัญญาณที่ปกติจะห่างกันที่ 90 องศาออกไป ซึ่งในเครื่องมือวัดสามารถวัดค่าองศาของสัญญาณได้

3.6.2 ค่าความเพี้ยนของสัญญาณ

จากการที่ได้พัฒนาวงจรกำเนิดสัญญาณไซน์ที่ได้กล่าวไว้ข้างต้นนั้น ในทางทฤษฎีของการทำงานผ่านกระบวนการวนลูบจะทำให้ได้สัญญาณความถี่มูลฐาน (Fundamental Frequency) ตามค่าที่ได้ทำการกำหนดพารามิเตอร์ต่าง ๆ ไว้ที่อุปกรณ์แอกทีฟและอุปกรณ์พาสซีฟ และตามแต่ละวิธีการออกแบบวงจรไว้นั้น ในขณะเดียวกัน นอกจากวงจรจะสร้างสัญญาณตามค่าความถี่มูลฐานที่กำหนดไว้ ก็ยังจะทำให้เกิดค่าความถี่ที่เป็นผลคูณจากสัญญาณความถี่มูลฐาน ขึ้นมาด้วย โดยเรียกเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญาณความถี่ที่เกิดเพิ่มขึ้นมานี้ว่า สัญญาณฮาร์โมนิก (Harmonic) และค่าสัญญาณฮาร์โมนิก นี้สามารถมีค่า เป็นจำนวนที่ได้จากค่าจำนวนนับ คูณกับค่าความถี่มูลฐาน โดยสามารถหาได้จากสมการข้างล่างนี้

$$f_{\text{harmonic}} = n \times f_{\text{fundamental}} \quad (3.43)$$

n คือจำนวนนับ (Integer) มีค่าระหว่าง 2 ถึง 50

ยกตัวอย่างเช่น ที่ความถี่มูลฐาน 50 Hz (ฮาร์โมนิกที่ 1) จะมีความถี่ฮาร์โมนิกที่ 2 เป็น 100 Hz, ฮาร์โมนิกที่ 3 เป็น 150 Hz และนอกจากนั้นแล้ว ฮาร์โมนิกยังสามารถแสดงคุณลักษณะได้จากทั้งค่ากระแส และค่าแรงดันจากเอาต์พุตที่ได้ จากค่าฮาร์โมนิกของสัญญาณ จะมีการกำหนดเป็นค่าความเพี้ยนและจะมีการรวบรวมผลของค่าความเพี้ยนของสัญญาณของทุก ๆ ฮาร์โมนิกได้เป็น ค่าผลรวมความเพี้ยนของสัญญาณทั้งหมด (Total Harmonic Distortion: THD) เพื่อเป็นตัวชี้วัดว่าวงจรกำเนิดความถี่นั้น มีคุณภาพ หรือ มีค่าความเพี้ยนที่ได้ออกมาจากวงจรเหล่านั้นมากน้อยเพียงใด ซึ่งจะสามารถหาค่าความเพี้ยนของสัญญาณได้จากค่า THD โดยมีสมการดังนี้
ค่า THD ของกระแส จะสามารถหาได้จาก

$$THD_I = \frac{\sqrt{I_1^2 + I_2^2 + I_3^2 + \dots + I_{50}^2}}{I_0} \quad (3.44)$$

$I_1, I_2, I_3, \dots, I_{50}$ คือขนาดของสัญญาณกระแสที่ฮาร์โมนิกที่ 1, 2, 3, ..., 50

I_0 คือขนาดของสัญญาณเอาต์พุตกระแสที่ความถี่มูลฐาน

ค่า THD ของแรงดัน จะสามารถหาได้จาก

$$THD_V = \frac{\sqrt{V_1^2 + V_2^2 + V_3^2 + \dots + V_{50}^2}}{V_0} \quad (3.45)$$

$V_1, V_2, V_3, \dots, V_{50}$ คือขนาดของสัญญาณแรงดันที่ฮาร์โมนิกที่ 1, 2, 3, ..., 50

V_0 คือขนาดของสัญญาณเอาต์พุตแรงดันที่ความถี่มูลฐาน

และในทางการวัดค่าของ THD ที่ได้ จะมีทำให้เป็นในรูปของเปอร์เซ็นต์ ซึ่งก็คือ จะคูณด้วย 100% ค่าที่ได้ก็จะ มีหน่วยเป็นเปอร์เซ็นต์ % THD

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\%THD_I = \frac{\sqrt{(I_1^2 + I_2^2 + I_3^2 + \dots + I_{50}^2)}}{I_0} \cdot 100\% \quad (3.46)$$

$$\%THD_V = \frac{\sqrt{(V_1^2 + V_2^2 + V_3^2 + \dots + V_{50}^2)}}{V_0} \cdot 100\% \quad (3.47)$$

ข้อสำคัญในการออกแบบวงจรนั้น จะออกแบบวงจรเพื่อให้ได้ค่า THD ที่มีค่าน้อยที่สุด

3.6.3 ค่าความไว

ปัจจัยหนึ่งที่เกิดจากการออกแบบวงจรไฟฟ้าก็คือค่าเบี่ยงเบนที่ไม่เป็นไปตามทฤษฎี ซึ่งผลกระทบอาจเกิดจากปัจจัยหลายๆอย่าง เช่น การเปลี่ยนแปลงของอุณหภูมิ ความชื้น และอุปกรณ์ ภายในที่ถูกใช้งานเป็นเวลานาน รวมถึงการปรับตั้งค่าอุปกรณ์ที่ไม่แม่นยำ เป็นต้น โดยมีค่าหนึ่งที่ยังชี้ถึงคุณสมบัติของวงจรที่เปลี่ยนแปลงไปตามตัวแปร ในที่นี้จะเรียกว่า ค่าความไว (Sensitivity, S) เป็นค่าที่บอกถึงค่าความไวของตัวแปรแบบพาสซีฟเทียบกับความถี่เอาต์พุต และค่าความไวของตัวแปรแอคทีฟเทียบกับความถี่เอาต์พุต โดยทั่วไปหากพิจารณาความไวของพารามิเตอร์ Y ต่อการเปลี่ยนแปลงค่าองค์ประกอบ X สามารถกำหนดได้จากนิยามความสัมพันธ์ ดังนี้

$$\frac{\%change\ in\ Y}{\%change\ in\ X} = \frac{(\Delta Y / Y) \times 100\%}{(\Delta x / x) \times 100\%} \quad (3.48)$$

จากนิยามความสัมพันธ์ข้างต้น จะพบว่าคุณสมบัติที่ดีของวงจร หรือระบบที่เราสนใจนั้น จะต้องมียุทธศาสตร์การเปลี่ยนแปลงค่าพารามิเตอร์ที่เราสนใจต่ออัตราการเปลี่ยนแปลงค่าองค์ประกอบ ในวงจร หรือค่าความไวต้องมีค่าต่ำๆ หรือโดยทั่วไปมีค่าน้อยกว่าหนึ่ง หรือมีค่าต่ำกว่า 100% นั้นเอง เมื่อกำหนดให้ S_x^Y แทนถึงค่าความไวของพารามิเตอร์ Y ต่อการเปลี่ยนแปลงค่าองค์ประกอบ X ดังนั้นสมการจะเขียนใหม่ได้เป็น [51]

$$S_x^Y = \frac{\Delta Y / Y}{\Delta x / x} = \frac{x}{Y} \frac{\partial Y}{\partial x} \quad (3.49)$$

ตัวอย่างเช่น วงจรมีค่าความถี่มูลฐานที่ f_0

$$f_0 = \frac{1}{2\pi} \sqrt{\frac{\alpha\beta g_{m1}}{C_1}} \quad (3.50)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ต้องการหาค่าความไวของความถี่ เทียบกับค่า α จะสามารถหาได้ดังสมการที่ (3.51) ในขณะเดียวกันถ้าหาค่าความไวของความถี่ เทียบกับค่า C_1 จะสามารถหาได้ดังสมการที่ (3.52)

$$S_{\alpha}^{f_0} = \frac{1}{2} \quad (3.51)$$

$$S_{C_1}^{f_0} = -\frac{1}{2} \quad (3.52)$$

3.7 ตัวอย่างการออกแบบวงจร

จากการศึกษาในบทความทางวิชาการที่ได้แสดงไว้ในเอกสารอ้างอิง ที่เกี่ยวข้องกัวงจร QSO และที่เกี่ยวข้องกับงานวิจัยสามารถสรุปโดยแบ่งตามรูปแบบพื้นฐานของวงจรได้ดังนี้

3.7.1 ตัวอย่างการออกแบบวงจร QSO ที่ใช้วงจรพื้นฐานแบบ CDTA

ในปัจจุบันมีการวิจัยและพัฒนาเกี่ยวกับวงจรกิจต์สัญญาณไซน์แบบควอดเรเจอร์มาอย่างต่อเนื่อง และได้มีการยกข้อดี มีการชี้แจงถึงข้อที่เป็นประโยชน์ และมีประสิทธิภาพสูงขึ้น เช่น การใช้เทคนิคในรูปแบบโหมดกระแสที่เป็นที่น่าสนใจ เพราะมีหลักการการทำงานที่ง่าย เหมาะแก่การที่จะเพิ่มหรือลดจำนวนสัญญาณหรือจะนำไปประยุกต์ใช้เพื่อเป็นวงจรคูณหรือวงจรถหาร ที่เป็นในรูปแบบจำนวนเต็ม และยังมีศักยภาพที่จะทำงานได้ในสภาวะแหล่งจ่ายที่มีแรงดันต่ำ ๆ ได้ เมื่อเทียบกับวงจรในรูปแบบโหมดแรงดัน

จากเอกสารบทความทางวิชาการอ้างอิงที่ [5]-[13] ได้มีการนำเสนอวงจร QSO 2-order ที่มีการต่อวงจรโดยมีพื้นฐานเป็นวงจร CDTA โดยส่วนใหญ่จะทำการวิจัยและพัฒนาทั้งในรูปแบบโหมดกระแส (Current-mode) และโหมดแรงดัน (Voltage mode) เพื่อให้ง่ายต่อการติดตามจะขอสรุปในส่วนที่แตกต่างกันโดยจะชี้ให้เห็นถึงจำนวนอุปกรณ์แอกทีฟ จำนวนอุปกรณ์พาสซีฟที่ใช้ ความสามารถของวงจรเช่น มีการควบคุมได้อย่างอิสระของเงื่อนไขค่าเนดสัญญาณและความถี่ของสัญญาณ ค่าความเพี้ยนของสัญญาณ การปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์ ค่าความถี่ที่ได้จากการออกแบบจำนวนสัญญาณเอาต์พุทของวงจร โดยสามารถสรุปได้ตามตารางที่ 3.1 ดังนี้

ตารางที่ 3.1 สรุปบทความทางวิชาการของวงจรชนิด CDTA ที่พัฒนาเกี่ยวข้องกับวงจร QSO

เอกสารอ้างอิง	จำนวน/ชนิดอุปกรณ์แอคทีฟ	จำนวนอุปกรณ์ R-C	ค่า THD %	ความถี่ของสัญญาณที่ได้ kHz	ชนิดและจำนวนเอาต์พุต
5	2-CDTA	4-R + 2-C	1	1000	2-I _o
6	2-CDTA	1-R + 2-C	-	985.6	2-V _o + 2-I _o
7	1-ZC-CDTA	2-R + 2-C	1.17	53.89	2-I _o
8	1-CDTA	1-R + 2-C	3.45	140.03	2-I _o
10	2-CCCDTA	2-C			2-I _o
	2-CCCDTA	3-C	2.8	10400	2-I _o
11	2-CDTA	1-R + 2-C	1.1	103	2-V _o + 4-I _o
12	2-CCCDTA	2-C	1.14	2650	4-I _o
13	1-CDTA	1-R + 2-C	3	1730	2-I _o
41	3-CDTAs	3-C	2.57	7.3	2-I _o
42	3-CDTAs	3-C	10.39	410	2-I _o
43	CCCDTA +OTA	3-C	1.8	1220	2-V _o + 2-I _o

จากการศึกษารายละเอียดการออกแบบจากบทความทางวิชาการดังที่ได้แสดงในตารางที่ 3.1 จะพบว่าเป็นการนำเสนอวงจรควอดเรเจอร์กำเนิดสัญญาณไซน์แบบอันดับสองและอันดับสาม โดยในอันดับสองนั้น มีการใช้อุปกรณ์แอคทีฟในจำนวนที่ไม่มาก จึงจะขอแยกส่วนการพิจารณาออกเป็นสองส่วน คือ กลุ่มวงจรที่ใช้วงจรพื้นฐานเพียงตัวเดียว และ กลุ่มวงจรที่ใช้วงจรพื้นฐานหลายตัว

กลุ่มที่มีการใช้วงจรพื้นฐานเพียงตัวเดียว จะเป็นกลุ่มที่ทางผู้เขียนให้ความสนใจในการที่จะนำเสนอเพื่อเป็นหลักการพื้นฐานในการออกแบบต่อไป โดยในส่วนที่จะทำการพิจารณาต่อไปก็คือ ส่วนประกอบของอุปกรณ์พาสซีฟ เช่นตัวต้านทาน หรือ ตัวเก็บประจุ จะต้องทำการต่อแบบลงกราวด์ ซึ่งจะเป็นข้อดีในการนำไปพัฒนาสร้างบวงจรรวม และนอกจากนั้น จะพิจารณาในส่วนของการควบคุมวงจร ทั้งในส่วนของคุณค่าเงื่อนไขการกำเนิดสัญญาณ และค่าความถี่สัญญาณ ซึ่งจะต้องมีค่าที่เป็นอิสระต่อกัน และ ยังสามารถปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์

ใน [7] มีการเชื่อมต่อวงจรที่ไม่ซับซ้อน มีการต่อร่วมกับตัวต้านทานแบบลอยตัวสองตัว และ ตัวเก็บประจุแบบลงกราวด์ อีกสองตัว นอกจากนั้นแล้ว ยังมีการเปรียบเทียบค่าตัวเก็บประจุและค่า

THD อีกด้วย คือเมื่อค่าตัวเก็บประจุมีค่าเพิ่มขึ้น ค่าความถี่จะลดลง และค่า THD ก็ลดลงด้วย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปเผยแพร่บนสื่อออนไลน์ใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในขณะที่ [8]-[9], [13] มีการเชื่อมต่อวงจรที่ง่ายและมีความแตกต่างกันเล็กน้อย มีค่าเงื่อนไขกำเนิดสัญญาณและค่าความถี่สัญญาณที่เหมือนกัน แต่จากการวัดค่า THD จะพบว่าใน [9] มีค่า THD ที่ต่ำกว่ามากคือ 0.16% ซึ่งมีการอธิบายว่าถ้ามีการเพิ่มค่าความต้านทาน R จะทำให้ค่า THD เพิ่มขึ้น และจากการพิจารณาในการต่อเชื่อมวงจรแล้วจะพบว่า มีจำนวนจุดเชื่อมต่อที่น้อยกว่าเช่นที่ขั้ว X และเลือกใช้ CMOS เป็นอุปกรณ์หลัก ใน [8] มีข้อแตกต่างจาก [9] คือมีการใช้เทคนิค z-copy เพื่อเพิ่มจุดเชื่อมต่อที่ขั้ว X และนอกจากนี้แล้วยังเลือกใช้อุปกรณ์ BJT เป็นอุปกรณ์หลัก และเมื่อพิจารณา [13] จะพบว่ามิลักษณะการเชื่อมต่อคล้ายกันกับ [8] แต่มีการสลับขั้วที่เชื่อมต่อคือจากขั้ว n มาเป็นขั้ว p และใช้อุปกรณ์ CMOS โดยมีการเลือกใช้ขนาดตัวเก็บประจุที่ต่างกัน

จากที่กล่าวมาเป็นการนำเสนอของวงจร QSO อันดับสอง และมีวงจร QSO อันดับสาม [43] ที่สามารถนำมาพิจารณาได้คือมีลักษณะการเชื่อมต่อวงจรที่ไม่ต่างกับ [7] มากนัก และมีจำนวนการต่อตัวเก็บประจุแบบลงกราว์นสามตัวซึ่งให้ค่า THD ที่ดี โดยจะขอสรุปเป็นตารางได้ดังตารางที่ 3.2 ดังนี้

ตารางที่ 3.2 สรุปวงจร QSO ชนิดใช้วงจรพื้นฐาน CDTA เพียงตัวเดียว

เอกสารอ้างอิง	จำนวนอุปกรณ์แอกทีฟ	จำนวนอุปกรณ์ R-C	ขนาดของตัวเก็บประจุ	ค่าความเพี้ยนสัญญาณ THD %	ความถี่ควบคุมโดย	อุปกรณ์ที่ใช้ BJT/CMOS	ขนาดสัญญาณเอาต์พุต
7	1-ZC-CDTA	2-R + 2-C	1nF	1.17	R or C	CMOS 0.7	172 μ A
8	1-CDTA	1-R + 2-C	1nF	3.45	R	BJT AT&T	60 μ A
9	1-CDTA	1-R + 2-C	150pF	0.16	R	CMOS 0.7	75 μ A
13	1-CDTA	1-R + 2-C	9pF	3.45	I_b	CMOS	400 μ A
43	CCCDTA+OT A	3-C	100pF	1.8	I_b	CMOS 0.25	60 μ A

จากการพิจารณาวงจรใน [7]-[9], [13] พบว่ามีการต่อวงจรในรูปแบบการต่อกับตัวต้านทานหรือต่อตัวเก็บประจุแบบลอยตัว ซึ่งไม่เหมาะสมจะนำไปใช้ประกอบเป็นวงจรรวม ซึ่งต้องการการต่อแบบลงกราว์น ใน [43] มีรูปแบบการต่อแบบลงกราว์น ซึ่งเป็นเหตุผลที่ดีที่จะนำไปใช้ในการประกอบเป็นวงจรรวม นอกจากนั้นแล้ว ยังได้จำนวนเอาต์พุตทั้งแบบแรงดันและกระแสอีกด้วย

3.7.2 ตัวอย่างการออกแบบวงจร QSO ที่ใช้วงจรพื้นฐานแบบ CFTA

จากที่ได้นำเสนอวงจรพื้นฐานแบบวงจร CFTA ในบทที่ 2 ไว้แล้วนั้น ในบทนี้จะขอแนะนำเสนอการศึกษาจากบทความทางวิชาการที่มีการนำวงจรพื้นฐานแบบวงจร CFTA มาใช้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในส่วนนี้ จะขอนำเสนอบทสรุปเอกสารทางวิชาการที่ได้ทำการศึกษาเพิ่มเติมไว้ในส่วนที่เป็นรูปแบบวงจร CFTA จะขอสรุปเป็นตารางไว้ดังต่อไปนี้

ตารางที่ 3.3 คุณสมบัติของวงจร CFTA ตามเอกสารอ้างอิงที่ 21-27, 54, 57

เอกสารอ้างอิง	จำนวน/ชนิดอุปกรณ์แยกที่ฟ	จำนวนอุปกรณ์ R-C	ค่า THD %	ความถี่ของสัญญาณที่ได้ kHz	ชนิดและจำนวนเอาต์พุต
21	GCFTA+UGV F	2-R + 2-C	1.67%	15.92	2-V _o
22	4-ZC-CFTA	2-C	2.13%	153	2-V _o + 2-I _o
23	2-CG-CFTA	2-C	1.75%	348	2-I _o
24	2-CCCFTA	2-C	1.07%	1350	2-I _o
25	2-CFTA	1-R + 2-C	4.57%	150	2-I _o
26	3-CFTA	2-C	1.4%	648.40	2-I _o
27	1-CCCFTA	1-R + 2-C	2.7%	1140	2-I _o
54	2-CCCFTA	2-C	2.63%	1000	2-I _o
57	1-MCCCFTA	3-C	1-4.5%	9550	4-I _o

จากตารางที่ 3.3 มีการพัฒนาและนำเสนอวงจรกำเนิดสัญญาณไซน์แบบควอดเรเจอร์อันดับสองและอันดับสาม โดยมีการนำเสนอในวิธีต่าง ๆ ดังเช่นใน [21] มีการนำเสนอสองวงจรที่ต่างกันต่อรวมกันคือวงจร GCFTA และวงจร UGVF ต่อร่วมกับตัวต้านทานและตัวเก็บประจุ โดยมีตัวต้านทานหนึ่งตัวมีรูปแบบลอยตัว วงจรนี้ให้ค่าเอาต์พุตสองค่าแรงดัน ใน[22] ใช้วงจร CFTA ถึงสี่ตัวต่อกันโดยสามารถประยุกต์เป็นได้ทั้งวงจรกรองสัญญาณและวงจรกำเนิดสัญญาณไซน์ และให้ทั้งค่าเอาต์พุตทั้งแบบแรงดันและแบบกระแส มีการต่อกับตัวเก็บประจุแบบลงกราวด์ เนื่องจากมีการประกอบกันถึงสี่วงจร CFTA ดังนั้นการควบคุมจึงจำเป็นต้องคำนึงถึงค่าที่เป็นค่าไบอัสของแต่ละวงจรด้วย ซึ่งก็จะมีจำนวนเท่ากับวงจรที่ใช้ประกอบกันขึ้นมานั่นเอง

ใน [23]-[25] มีการใช้วงจร CFTA สองวงจร โดยใน [23] จะมีส่วนที่ควบคุมความถี่โดยใช้ค่าอัตราขยายกระแส หรือค่าความนำถ่ายโอน ซึ่งมีความซับซ้อน ส่วนใน [24] มีรูปแบบการเชื่อมต่อวงจรที่เข้าใจง่าย วงจรทำงานให้ค่า THD ที่ต่ำ และมีรูปแบบการต่อตัวเก็บประจุลงกราวด์ซึ่งเหมาะแก่การนำไปประกอบในวงจรรวม ใน [25] มีการเชื่อมต่อกับตัวเก็บประจุลงกราวด์ และต่อกับตัวต้านทานแบบลอยตัว ซึ่งไม่เหมาะแก่ที่จะประกอบในวงจรรวม นอกจากนั้นแล้วยังมีค่า THD ที่สูงอีกด้วย จากผลการทดลองยังมีการระบุค่าผิดพลาดของเฟสของสัญญาณเอาต์พุตกระแสทั้งสองค่าด้วย เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ใน [26] มีการนำเสนอการต่อวงจร CFTA ที่ต่อร่วมกันสามตัว และต่อกับตัวเก็บประจุแบบลงกราวน์ ผลการทำงานของวงจรให้ค่า THD ไม่มาก และมีค่าผิดพลาดของเฟสไม่เกิน 1% ใน [27] มีการใช้วงจร CFTA เพียงตัวเดียว ต่อร่วมกับตัวเก็บประจุสองตัวและตัวต้านทานอีกหนึ่งตัวแบบลงกราวน์ ในการจำลองการทำงานเลือกใช้อุปกรณ์แบบ BJT เป็นอุปกรณ์หลัก ผลที่ได้ยังมีค่า THD ที่สูงอยู่ใน [54] มีการประยุกต์จากวงจรกรองสัญญาณมาเป็นวงจรกำเนิดสัญญาณโดยการเพิ่มวงจร CFTA เข้าไปโดยวงจรจะต่อกับตัวเก็บประจุแบบลงกราวน์ ซึ่งเหมาะสมที่จะประกอบเป็นวงจรรวมต่อไป และใน [57] เป็นวงจร QSO อันดับสาม มีการนำเสนอวงจร CFTA เพียงตัวเดียวต่อกับตัวเก็บประจุสามตัวแบบลงกราวน์ มีการใช้เทคนิค z-copy เพื่อเพิ่มขีดต่อ การควบคุมสามารถทำได้ด้วยการปรับค่ากระแสไบอัส ค่า THD มีค่าตั้งแต่ 1-4% ซึ่งยังมองได้ว่า สามารถพิจารณาส่วนประกอบอื่น ๆ ที่สามารถให้ผลของค่า THD ที่ดีขึ้นได้

จากที่ได้ศึกษาการออกแบบวงจรของบทความทางวิชาการที่กล่าวไว้ข้างต้นนี้ ทางผู้เขียนวิทยานิพนธ์ จะขอสรุปในส่วนที่น่าสนใจ และสรุปให้เห็นถึงประเด็นต่างๆที่สามารถนำมาปรับปรุงได้ และจะนำมาใช้เป็นพื้นฐานในการออกแบบวงจรต่อไป โดยจะขอสรุปไว้ในตารางที่ 3.4 ดังนี้

ตารางที่ 3.4 สรุปวงจร QSO ชนิดใช้วงจรพื้นฐาน CFTA เพียงตัวเดียว

เอกสารอ้างอิง	จำนวนอุปกรณ์แอกทีฟ	จำนวนอุปกรณ์ R-C	ขนาดของตัวเก็บประจุ	ค่าความเพี้ยนสัญญาณ THD %	ความถี่ควบคุมโดย	อุปกรณ์ที่ใช้ BJT/CMOS	ขนาดสัญญาณเอาต์พุต
21	GCFTA+UGV F	2-R + 2-C	10nF	1.67	R_2	BJT	60 mV
27	1-CCCFTA	1-R + 2-C	0.2nF	2.7	I_b	BJT	60 μ A
57	1-MCCCFTA	3-C	5pF	1- 4.5	I_b	CMOS 0.25	140 mA

จากตารางที่ 3.4 เป็นส่วนที่มีการใช้งานด้วยวงจรพื้นฐานแบบ CFTA เพียงตัวเดียว ใน [21] การควบคุมค่าความถี่จะต้องใช้เทคนิคที่เรียกว่าใช้ค่าความต้านทานตัวเดียวควบคุมวงจร QSO SRCO (Single resistance controlled oscillator) ซึ่งในวงจรนี้ ยังมีส่วนที่เป็นรูปแบบการต่อแบบลอยตัว ใน [27], [57] ใช้ค่ากระแสไบอัสในการควบคุมค่าความถี่ และทั้งสองยังมีการต่ออุปกรณ์พาสซีฟแบบลงกราวน์

เมื่อพิจารณาที่ [27] ลักษณะการต่อเชื่อมวงจรมีลักษณะที่ง่ายต่อการวิเคราะห์ และเมื่อวิเคราะห์สมการได้จะมีค่าเงื่อนไขกำเนิดสัญญาณและค่าความถี่สัญญาณที่แยกการควบคุมกันได้อย่างเป็นอิสระ และจากค่า THD ที่ได้มีค่าค่อนข้างสูงนี้ หากมีการเปลี่ยนแปลงการใช้อุปกรณ์เป็นซีมอส ก็อาจจะทำให้ค่า THD มีค่าที่ดีขึ้นได้ และใน [57] ก็มีลักษณะการต่อเชื่อมวงจรที่ง่ายต่อการวิเคราะห์ โดยมีการต่อกับตัวเก็บประจุสามตัวแบบลงกราวน์ เหมาะสมที่จะนำไปประกอบในวงจรรวม และจาก

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์การใช้งานเพื่อการศึกษาค้นคว้าเท่านั้น เมื่อผู้ใดเห็นประโยชน์ในการนำ
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ค่า THD ที่ได้จากพบว่า มีค่าระหว่าง 1-4.5 % นั้น จะเป็นค่าที่ได้จากค่าเอาต์พุตกระแสที่มีสี่ค่า โดยค่า I_{o1} และค่า I_{o3} มีค่า THD ที่ค่อนข้างสูง ในขณะที่ I_{o2} และ I_{o4} มีค่า THD ค่อนข้างต่ำ นอกจากนั้นเมื่อดูจากค่าในผลการทดลองเมื่อทำการเพิ่มค่ากระแสไบอัส จะได้ค่าความถี่ที่สูงขึ้น และมีผลการทดลองที่บอกได้อีกว่า ค่า THD จะมีค่าลดลงเมื่อมีค่าความถี่เพิ่มขึ้น จึงสามารถที่จะกล่าวได้ว่า หากมีการปรับค่าพารามิเตอร์บางส่วนเพื่อให้ได้ค่าความถี่ที่สูงขึ้น คืออาจจะเป็นการเพิ่มค่ากระแสไบอัสหรือค่าพารามิเตอร์อื่น ก็อาจจะทำให้ค่า THD ตีขึ้นได้

3.7.3 ตัวอย่างการออกแบบวงจร QSO ชนิดวงจรพื้นฐานแบบ CCTA

จากที่ได้กล่าวมาทั้งสองวงจรพื้นฐานหลัก ในส่วนนี้จะขอนำเสนอวงจรพื้นฐาน CCTA และจะขอนำเสนอวงจรพื้นฐานแบบ CCII, CCCII ร่วมด้วย โดยสรุปได้ดังตารางที่ 3.5 นี้

ตารางที่ 3.5 คุณสมบัติของวงจร CCTA และแบบอื่น ๆ ตามเอกสารอ้างอิงที่ 33-50

เอกสารอ้างอิง	จำนวน/ชนิดอุปกรณ์แอคทีฟ	จำนวนอุปกรณ์ R-C	ค่า THD %	ความถี่ของสัญญาณที่ได้ kHz	ชนิดและจำนวนเอาต์พุต
33	3-CCIIs	5-R + 3-C	1.17	370.3	2- V_o
34	2-CCIIs	3-R + 3-C	2.95	211	2- V_o + 2- I_o
35	2-CCIIs+UVC	3-R + 3-C	0.86	1437	4- V_o + 2- I_o
39	3-CCCIIs	3-C	1	1140	4- I_o
40	3-CCCIIs	3-C	1.92	4000	2- V_o + 4- I_o
44	2-CCCCTA	3-C	1.106	466.93	2- I_o
45	CCCCTA +OTA	3-C	1.09	1102	2- I_o
50	MCCCCTA	3-C	0.8-5.53	9450	2- V_o + 4- I_o

จากตารางที่ 3.5 จะพบว่า ใน [33]-[35], [39]-[40] มีการนำเสนอวงจรที่มีส่วนประกอบของวงจร CCTA, วงจร CCII และ วงจร CCCII พื้นฐานที่มากกว่าหนึ่งตัว ใน [33]-[35] มีการนำเสนอวงจรที่มีส่วนประกอบที่เชื่อมต่อกับอุปกรณ์พาสซีฟทั้งตัวต้านทาน และ ตัวเก็บประจุ ซึ่งเมื่อมีการนำจำนวนวงจรพื้นฐานหลายวงจรมาประกอบกัน และต่อร่วมกับอุปกรณ์พาสซีฟอีกหลายตัว ทำให้การวิเคราะห์วงจรมีความซับซ้อน และมีจำนวนตัวแปรที่เกี่ยวข้องมากตามไปด้วย ค่าเอาต์พุตที่ได้ ก็มีค่าที่ไม่ดีมากนัก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ใน [39]-[40], [44]-[45] เป็นการนำเสนอการเชื่อมต่ออุปกรณ์แอกทีฟที่มากกว่าหนึ่งตัว และต่อเชื่อมกับตัวเก็บประจุแบบลงกราวน์ โดยรูปแบบที่เป็นการต่อแบบตัวเก็บประจุแบบลงกราวน์นี้ จะเหมาะสมเมื่อนำไปประกอบในวงจรรวม อย่างไรก็ตาม เมื่อมีจำนวนอุปกรณ์แอกทีฟที่เยอะ ก็จะทำให้การวิเคราะห์ห้วงจร มีความซับซ้อน มีจำนวนตัวแปรที่เกี่ยวข้องมากตามมา ทั้งนี้ในภาคส่วนที่ใช้เพื่อการควบคุมวงจร ก็จะมีเพิ่มตามขึ้นมาอีกทางหนึ่งด้วย จากผลการจำลองการทำงาน ผลที่ได้มีค่าเอ๊าท์พุทที่ดี มีค่าTHD ที่ไม่สูงมากนัก

ใน [50] มีการนำเสนอการใช้วงจรเพียงวงจรเดียว เชื่อมต่อกับอุปกรณ์พาสซีฟที่เป็นตัวเก็บประจุอย่างเดียวยังอีกสามตัวแบบลงกราวน์ และจากรูปแบบการเชื่อมต่อวงจรในลักษณะรูปแบบนี้ จึงเป็นการง่ายในการพิจารณาวิเคราะห์ห้วงจรรวมไปถึงการควบคุมค่าพารามิเตอร์ต่างๆที่ใช้เพื่อการควบคุม นอกจากนั้นแล้วเมื่อทำการจำลองการทำงานของวงจร วงจรสามารถให้ค่าเอ๊าท์พุททั้งในรูปของแรงดัน และกระแส โดยให้สองค่าเอ๊าท์พุทแบบแรงดัน (V_{o1} , V_{o2}) และสี่ค่าเอ๊าท์พุทแบบกระแส (I_{o1} - I_{o4}) ในค่าเอ๊าท์พุทส่วนมากมีค่า THD ที่ดี แต่ก็มีบางส่วนของค่าเอ๊าท์พุทที่ให้ค่า THD ที่สูงเกินไป (I_{o1} , I_{o3}) โดยจะขอสรุปในส่วนของวงจรมีไว้ในตารางเพื่อเป็นประโยชน์ในการพิจารณาต่อไป

ตารางที่ 3.6 สรุปวงจร QSO ชนิดใช้วงจรพื้นฐาน CCTA เพียงตัวเดียว

เอกสารอ้างอิง	จำนวน/ชนิดอุปกรณ์แอกทีฟ	จำนวนอุปกรณ์ R-C	ขนาดของตัวเก็บประจุ	ค่า THD %	ความถี่ควบคุมโดย	อุปกรณ์ที่ใช้	ขนาดสัญญาณเอ๊าท์พุท
50	MCCCCTA	3-C	5pF	0.8-5.5	I_{b1}	CMOS 0.25	150 μ A /440mV

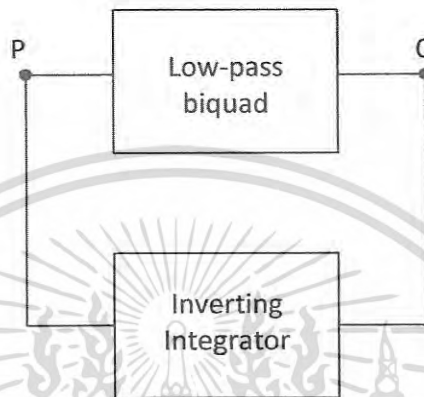
3.8 ตัวอย่างรูปแบบวงจร QSO

จากที่ได้กล่าวมาในหัวข้อก่อนหน้านี้ จะยังไม่มีกรนำเสนอรูปแบบการเชื่อมต่อวงจร โดยจะเป็นการอธิบายในเชิงจำนวนและแสดงตัวเลขเปรียบเทียบในรูปแบบตาราง ในส่วนนี้จะขอแนะนำเสนอรูปแบบของวงจร QSO ของแต่ละวงจรพื้นฐานที่ได้กล่าวไว้ข้างต้น โดยจะนำเสนอในรูปแบบที่ง่ายต่อการทำความเข้าใจ นอกจากนั้นจะนำเสนอสมการที่ได้จากการวิเคราะห์ห้วงจร และองค์ประกอบที่ได้จากการวิเคราะห์สมการ คือเงื่อนไขการกำเนิดสัญญาณและค่าความถี่สัญญาณด้วย

ในการนำเสนอวงจรพื้นฐานแบบวงจร CCC II จะขอยกตัวอย่างโดยนำวงจรจากบทความทางวิชาการลำดับที่ 94 มาใช้เพื่อยกเป็นตัวอย่าง ในวงจรพื้นฐานแบบวงจร OTA จะขอยกตัวอย่างโดยนำวงจรจากบทความทางวิชาการลำดับที่ 31 มาใช้เพื่อยกเป็นตัวอย่าง

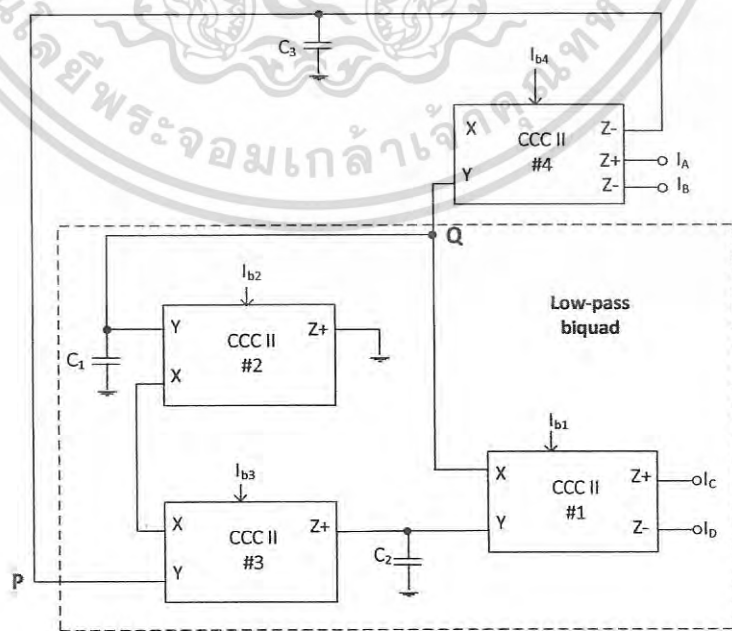
3.8.1 ตัวอย่างวงจร QSO แบบวงจรพื้นฐาน CCCII

ใน [39] ได้นำเสนอการออกแบบวงจรโดยได้นำเสนอบล็อกสัญญาณของวงจรเป็นจุดเริ่มต้น และนำวงจรพื้นฐานแบบวงจร CCC II มาใช้เพื่อประกอบการอธิบายและยกตัวอย่างรูปแบบการต่อเชื่อมวงจร รวมถึงแสดงสมการที่ใช้ประกอบในการอธิบายด้วย ดังแสดงได้ดังรูปที่ 3.10



รูปที่ 3.10 วงจร QSO ที่เชื่อมต่อกับวงจร Low-pass biquad และวงจร Inverting Integrator

ในที่นี้จะใช้วงจร CCC II เป็นวงจรพื้นฐานภายในจากรูปที่ 3.10 สามารถแสดงการเชื่อมต่อได้ดังรูปที่ 3.11



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
รูปที่ 3.11 การต่อภายในวงจร QSO ที่ประกอบด้วยวงจร CCCII
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการหาสมการคุณลักษณะของวงจรดังรูปที่ 3.11 ได้ โดยมีค่าเท่ากับ

$$a_0 s^3 + a_1 s^2 + a_2 s + a_3 = 0 \quad (3.53)$$

โดยสามารถแสดงสัมประสิทธิ์ได้ดังนี้

$$a_0 = R_{x1} R_{x4} R_{xs} C_1 C_2 C_3$$

$$a_1 = R_{x4} R_{xs} C_2 C_3$$

$$a_2 = R_{x4} C_3$$

$$a_3 = 1$$

โดยที่ ($R_{xs} = R_{x2} + R_{x3}$)

ค่าเงื่อนไขการกำเนิดสัญญาณ C.O.

$$R_{x1} C_1 = C_3 R_{x4} \quad (3.54)$$

ค่าความถี่สัญญาณ F.O.

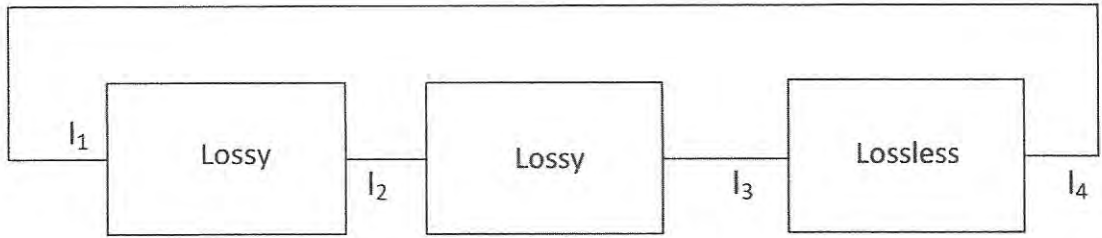
$$\omega_0 = \sqrt{\frac{1}{R_{x4} R_{xs} C_2 C_3}} \quad (3.55)$$

จากผลลัพธ์ที่ได้ จะสังเกตได้ว่า ค่าเงื่อนไขการกำเนิดสัญญาณและ ค่าความถี่สัญญาณมีค่าเป็นอิสระต่อการปรับค่าความถี่ จะขึ้นกับค่าความต้านทาน R_{xs} ซึ่งไม่เป็นค่าที่ขึ้นกับค่าเงื่อนไขการกำเนิดสัญญาณ

3.8.2 ตัวอย่างวงจร QSO แบบวงจรพื้นฐาน OTA

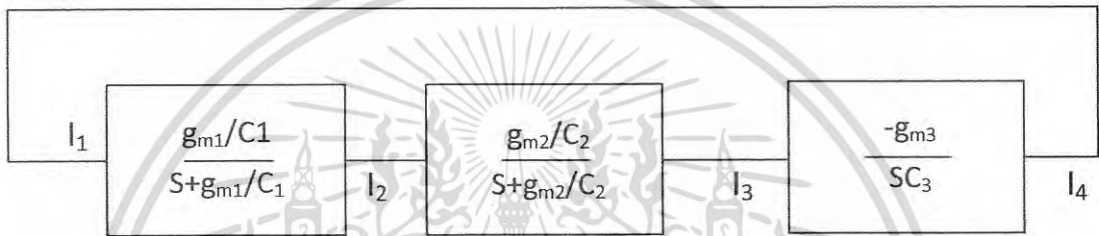
ใน [31] ได้นำเสนอการออกแบบวงจร QSO อันดับสาม โดยใช้วงจร OTA เป็นวงจรพื้นฐาน ซึ่งมีการแบ่งลักษณะของวงจรออกเป็นสองรูปแบบคือ วงจร Lossy Integrator และ วงจร Lossless integrator โดยได้มีการนำเสนอแสดงในรูปที่ 3.12

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

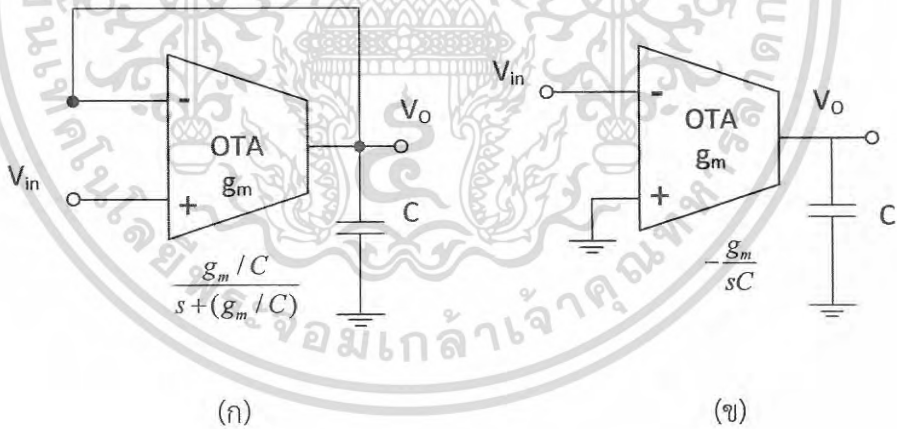


รูปที่ 3.12 ตัวอย่างวงจร QSO ที่ประกอบด้วยวงจร OTA (Lossy & Lossless)

และเมื่อทำการใส่ฟังก์ชันที่แต่ละรูปแบบเข้าไป จะสามารถแสดงได้ดังรูปที่ 3.13



รูปที่ 3.13 ตัวอย่างวงจร QSO ที่ประกอบด้วยวงจร OTA



รูปที่ 3.14 การต่อวงจร OTA (ก) แบบ Lossy และวงจร OTA (ข) แบบ Lossless

จากรูปที่ 3.13 จะสามารถแสดงสมการคุณลักษณะของวงจรได้ดังสมการที่ (3.56)

$$s^3 + s^2 \left(\frac{g_{m1}}{C_1} + \frac{g_{m2}}{C_2} \right) + s \frac{g_{m1}g_{m2}}{C_1C_2} + \frac{g_{m1}g_{m2}g_{m3}}{C_1C_2C_3} = 0 \tag{3.56}$$

$$\frac{g_{m3}}{C_3} = \frac{g_{m1}}{C_1} + \frac{g_{m2}}{C_2} \quad (3.57)$$

ค่าความถี่สัญญาณ

$$\omega_0 = \sqrt{\frac{g_{m1}g_{m2}}{C_1C_2}} \quad (3.58)$$

จากผลลัพธ์ที่ได้ จะสังเกตได้ว่า เมื่อให้ค่า $g_m = g_{m1} = g_{m2}$ แล้ว จะได้ว่า ค่า g_{m3} มีค่าเป็นสองเท่าของค่า g_m ดังนั้นการปรับค่า g_{m3} ให้มีค่าเป็นสองเท่าของ g_m จะเข้าเงื่อนไขการกำเนิดสัญญาณ และ เมื่อกำหนดให้ค่า $C = C_1 = C_2 = C_3$ ค่าความถี่สัญญาณ จะสามารถหาได้จากค่า g_m / C มีค่าเป็นอิสระต่อกันกับค่าเงื่อนไขการกำเนิดสัญญาณ

3.9 บทสรุป

จากการนำเสนอที่ได้กล่าวมาแล้วข้างต้น จะเป็นการอธิบายให้ทราบถึง ที่มาของวงจรถ่ายสัญญาณไซน์แบบควอดเรเจอร์ รวมถึงสมการทางคณิตศาสตร์ รวมถึงวิธีการแก้สมการทางคณิตศาสตร์ เพื่อหาค่าตัวแปร และพารามิเตอร์ที่สำคัญ ที่จะใช้อธิบายการกำเนิดสัญญาณ เช่น เงื่อนไขการกำเนิดสัญญาณ ความถี่สัญญาณ รวมไปถึงค่าพารามิเตอร์อื่น ๆ ที่ใช้ประกอบเพื่อบอกถึงคุณภาพของสัญญาณ เช่น ค่า THD นอกจากนี้ ยังได้ยกตัวอย่างวงจรถ่ายสัญญาณไซน์แบบควอดเรเจอร์ ไว้ในตอนท้าย เพื่อแสดงให้เห็นถึงหลักการในการออกแบบวงจร OSO

บทที่ 4

การออกแบบวงจรกำเนิดสัญญาณไซน์แบบ

ควอเตรเจอร์อันดับสอง

4.1 บทนำ

ในบทนี้ จะขอเสนอตัวอย่างวงจรที่ได้เคยออกแบบไว้และได้รับการตีพิมพ์ โดยเป็นพื้นฐานของวงจรที่ได้นำเสนอในวิทยานิพนธ์เล่มนี้ วงจรตัวอย่างนี้จะเป็นรูปแบบของวงจรกำเนิดสัญญาณไซน์แบบควอเตรเจอร์อันดับสองโดยออกแบบให้มีค่าเอาต์พุตแบบกระแส 4 ค่า เป็นวงจรที่มีโครงสร้างวงจรที่ประกอบด้วยวงจรพื้นฐานชนิดวงจรถ่ายโอน CCCCTA และวงจร OTA โดยมีการต่อขยายจุดเชื่อมต่อแบบ z-copy ซึ่งจะทำได้จุดเชื่อมต่อที่มีค่าการสะท้อนกระแสที่เท่ากันเพื่อการต่อเป็นวงจร โดยวงจรที่จะนำเสนอเป็นตัวอย่างนี้ จะเป็นวงจรถ่ายโอนสัญญาณไซน์แบบควอเตรเจอร์อันดับสอง โดยจะมีการต่อกับตัวเก็บประจุสองตัว แบบต่อลงกราวด์ ซึ่งจะเป็รูปแบบที่เหมาะสมเมื่อนำไปเป็นส่วนหนึ่งของวงจรรวม นอกจากนั้นแล้วจะทำการจำลองการทำงานของวงจรด้วยโปรแกรม PSPICE เพื่อแสดงให้เห็นว่า การทำงานของวงจรที่ออกแบบไว้นั้น ทำงานเป็นไปตามทฤษฎี

4.2 วงจรกำเนิดสัญญาณไซน์แบบควอเตรเจอร์ใช้วงจร MCCCCTA เพียงตัวเดียว

ในปัจจุบันวงจรถ่ายโอนสัญญาณแบบควอเตรเจอร์มีความสำคัญในการนำไปประยุกต์ใช้อุปกรณ์อิเล็กทรอนิกส์ โดยเฉพาะอย่างยิ่งในวงจรที่ใช้ในอุปกรณ์สื่อสารและวงจรที่ใช้ในอุปกรณ์เครื่องมือวัดต่างๆ และในขณะเดียวกัน ทางผู้เขียนก็ได้ศึกษาบทความทางวิชาการที่มีผู้สนใจคิดค้นพัฒนางจรกำเนิดสัญญาณควอเตรเจอร์ไว้อยู่มากพอสมควร ซึ่งจากบทความที่ได้ศึกษาไว้นั้น ก็มีผู้คิดค้นวิจัยพัฒนางจรกำเนิดสัญญาณความถี่ไว้หลายรูปแบบและมีการนำเสนอที่แตกต่างกัน มีนักวิจัยหลายท่านได้นำเสนอวงจรที่หลากหลาย เช่น วงจร CDDBA, วงจร CCTA, วงจร FDCCII, วงจร CDTA และวงจร MCDTA มาประยุกต์ใช้ ซึ่งนอกจากจะใช้วงจรแอกทีฟเหล่านี้แล้ว ยังมีการต่อวงจรร่วมกับอุปกรณ์พาสซีฟด้วยคือ ต่อร่วมกับตัวต้านทาน และ ต่อร่วมกับตัวเก็บประจุ ซึ่งก็จะมีจำนวนของอุปกรณ์พาสซีฟที่แตกต่างออกไป และโดยแต่ละการออกแบบก็จะมีจุดหมายที่จะใช้อุปกรณ์ทั้งแอกทีฟ และพาสซีฟ ให้มีจำนวนน้อยที่สุด เพื่อเป็นการประหยัดเนื้อที่ในการนำไปวางในวงจรรวม

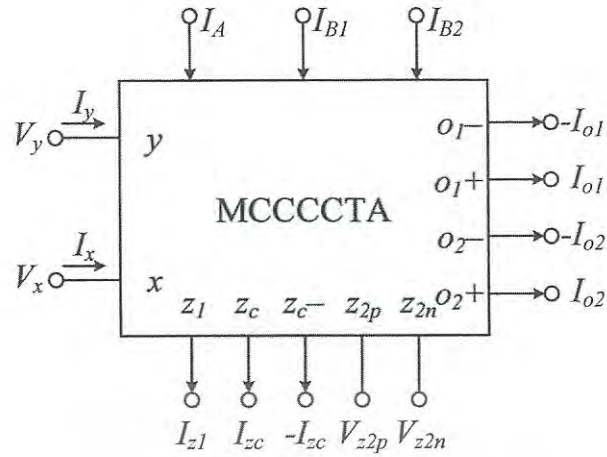
จากการศึกษาในบทความทางวิชาการพบว่า [74]-[75] มีการนำเสนอการออกแบบวงจรด้วยวงจร CCII โดยทั้งสองวงจรมีจำนวนอุปกรณ์แอกทีฟและพาสซีฟจำนวนมาก และรูปแบบการต่อวงจรมีการเชื่อมต่อกันมากทำให้ยากต่อการวิเคราะห์ ใน [73] ก็มีการใช้วงจร DVCC หลายตัวเช่นกัน ใน [76] มีการนำเสนอวงจร DDCC ที่มีการใช้ค่าความต้านทานตัวหนึ่งควบคุมความถี่ และ ใช้ตัวต้านทานเอกสารนี้ อีกตัวหนึ่ง ควบคุมเงื่อนไขการกำเนิดความถี่ ใน [77]-[78] มีการนำเสนอวงจร CDDBA โดยใน มีรูปแบบไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การนำเสนอโดยใช้ตัวต้านทาน เป็นตัวควบคุมการทำงานเช่นกัน ใน [79]-[81], [86]-[87] มีการนำเสนอวงจร CDTA สร้างวงจร QSO โดยใน [80] ออกแบบวงจรโดยใช้วงจร CDTA สองวงจรต่อร่วมกับอุปกรณ์พาสซีฟเพียงสามตัว สามารถให้ค่าเอาต์พุตกระแส สี่เอาต์พุต ใน [84] ได้นำเสนอวงจร FDCCII โดยมีการทำงานในรูปแบบโหมดแรงดันและโหมดกระแส

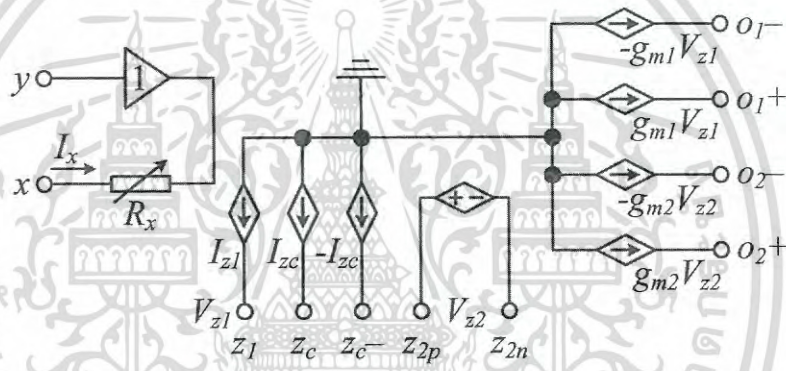
และใน [83], [88]-[91] มีการนำเสนอวงจร CCTA ในการสร้างวงจร QSO โดยการทำงานในรูปแบบโหมดแรงดันจำเป็นต้องใช้วงจรบัฟเฟอร์แรงดัน เพื่อที่จะได้ค่าเอาต์พุต และยังพบว่าข้อดีของการทำงานในรูปแบบโหมดกระแส จะทำให้ได้ค่าแบนวิธที่กว้าง มีค่าอัตราสลูว์สูง (slew rate) และใช้กำลังงานไฟฟ้าต่ำ ดังนั้นจึงเป็นเหตุผลที่ทำให้การพัฒนาส่วนมาก เน้นไปในทางโหมดกระแส นอกจากนั้นแล้ว ในบทความทางวิชาการบางฉบับ ยังพบว่ามีการใช้งานโดยการต่อกับตัวเก็บประจุแบบลอยในวงจร ซึ่งไม่ได้เป็นแบบลงกราวด์ ซึ่งไม่เหมาะกับการนำมาประกอบเข้าใช้งานในรูปแบบวงจรรวม (IC) โดยจากที่กล่าวมา ยังเป็นปัจจัยที่สามารถเลือกกำหนดได้จากภายนอก ที่สะท้อนไปถึงการทำงานของวงจร และนอกจากนี้แล้ว จะมีการพิจารณาถึงเมื่อต่อเป็นวงจรถ่ายโอนสัญญาณแล้ว จะมีการวิเคราะห์วงจรด้วยวิธีทางคณิตศาสตร์ เพื่อจะหาค่าเงื่อนไขการกำเนิดสัญญาณความถี่ และค่าความถี่ ที่ได้จากวงจรด้วย ซึ่งในการออกแบบจะมีจุดประสงค์คือ ค่าเงื่อนไขการกำเนิดสัญญาณและค่าความถี่สัญญาณจะต้องสามารถควบคุมได้อย่างเป็นอิสระต่อกัน

4.3 การออกแบบวงจรและวิเคราะห์วงจร

จากเหตุผลและการศึกษาบทความทางวิชาการที่กล่าวมาข้างต้น จะขอนำเสนอวงจรที่ได้ทำการพัฒนา และได้นำเสนอวงจรใหม่ โดยมีชื่อว่าวงจร MCCCCTA (Modified Current Controlled Current Conveyor Transconductance Amplifier) โดยในการพัฒนางานนี้มีหลักการพัฒนามาจากวงจร CCCCTA ต่อร่วมกับวงจร OTA โดยมีการใช้เทคนิคการทำ z-copy ที่วงจร CCCCTA ซึ่งจุดนี้ จะมีข้อที่แตกต่างไปจากบทความทางวิชาการบางฉบับที่เคยนำเสนอวงจรที่มีชื่อใกล้เคียงกันเช่น วงจร MO-CCCCTA และในส่วนของวงจรที่พัฒนาและนำเสนอจะจะมีวัตถุประสงค์ที่จะทำวงจรให้ทำงานได้โดยมีการต่ออุปกรณ์พาสซีฟน้อยลง และมีค่าสัญญาณเอาต์พุตที่ดีขึ้น โดยจะขอนำเสนอรูปแบบวงจรที่มีส่วนประกอบหลักของวงจรดังรูปด้านล่างนี้



รูปที่ 4.1 วงจร MCCCCTA ที่ออกแบบ



รูปที่ 4.2 วงจรสมมูลของวงจร MCCCCTA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 4.1 แสดงสัญลักษณ์และจุดเชื่อมต่อที่กำหนดขึ้นของวงจร MCCCCTA จะทำการเขียนรูปแบบวงจรให้อยู่ในรูปแบบวงจรสมมูล ดังแสดงในรูปที่ 4.2 และสามารถแสดงการเชื่อมต่อภายในของวงจร MCCCCTA ได้ดังรูปที่ 4.3 ในทางการวิเคราะห์ห้วงจร พบว่าวงจร MCCCCTA ประกอบด้วยวงจร CCCCTA หนึ่งวงจร และวงจร OTA อีกหนึ่งวงจรต่อเชื่อมกัน โดยทั้งวงจร CCCCTA และวงจร OTA มีการทำ z-copy เพื่อให้ได้จุดเชื่อมต่อที่มากขึ้นโดยที่คุณสมบัติของค่ากระแสที่ได้จากการทำ z-copy มีค่าที่เหมือนกัน

และจากวงจรสมมูลดังรูปที่ 4.2 แสดงสมการคุณลักษณะของวงจร ได้ดังสมการต่อไปนี้

$$I_y = 0 \quad (4.1)$$

$$V_x = I_x R_x + V_y \quad (4.2)$$

$$I_{z1} = I_{zc} = -I_{zc-} = I_x \quad (4.3)$$

$$I_{o1} = \pm g_{m1} V_{z1} \quad (4.4)$$

$$I_{o2} = \pm g_{m2} V_{z2} \quad (4.5)$$

จากวงจรสมมูลของวงจร MCCCCTA ดังแสดงในรูปที่ 4.2 และจากสมการคุณลักษณะของวงจร MCCCCTA ตามสมการที่ (4.1)-(4.5) จะขอนำเสนอคุณสมบัติที่เกี่ยวข้องอื่น ๆ เช่น ความต้านทานแฝงของวงจร MCCCCTA ที่มีค่า R_x และค่าความนำถ่ายโอนของวงจรมีสองค่าคือ g_{m1} และ g_{m2} โดยสามารถแสดงสมการได้ดังนี้

$$R_x = 1/\sqrt{8\mu C_{ox}(W/L) I_A} \quad (4.6)$$

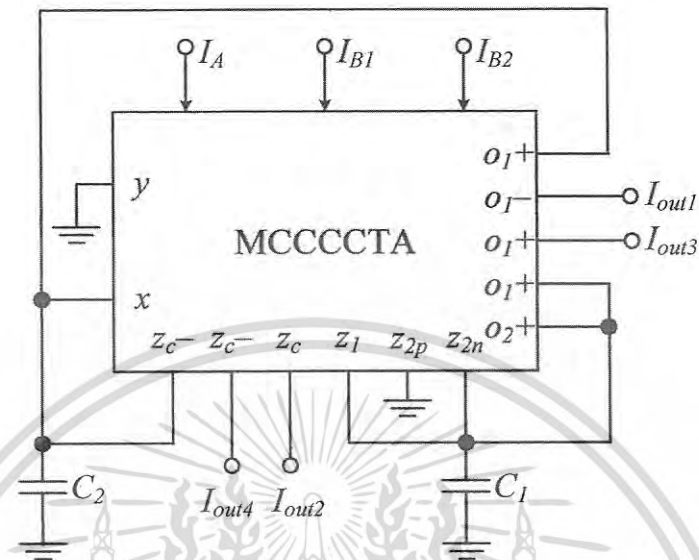
$$g_{m1} = \sqrt{\mu C_{ox}(W/L) I_{B1}} \quad (4.7)$$

$$g_{m2} = \sqrt{\mu C_{ox}(W/L) I_{B2}} \quad (4.8)$$

ตามที่ได้แสดงวงจร MCCCCTA และสมการที่เกี่ยวข้องที่ได้กล่าวในข้างต้นนั้น วงจรกำเนิดเอกสารนี้ สัญญาณจะต้องมีการต่อวงจรให้เป็นในรูปแบบการวนลูปแบบบวก ตามทฤษฎีที่ได้กล่าวไว้ในบทที่ 3 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยจะทำการเชื่อมต่อวงจรร่วมกับตัวเก็บประจุเพียงสองตัวแบบลงกราวด์
สัญญาณแบบควอดเรเจอร์ แสดงดังรูปข้างล่างนี้

เพื่อเป็นวงจรกำเนิด



รูปที่ 4.4 การต่อวงจร MCCCCTA ร่วมกับตัวเก็บประจุสองตัวแบบต่อลงกราวด์

จากสมการโพลีโนเมียลอันดับสอง มีสมการคุณลักษณะดังนี้

$$a_0s^2 + a_1s + a_2 = 0 \quad (4.9)$$

แทนค่า $s = j\omega$

$$-a_0\omega^2 + j\omega a_1 + a_2 = 0 \quad (4.10)$$

$$j\omega a_1 = 0 \quad (4.11)$$

$$a_2 - a_0\omega^2 = 0 \quad (4.12)$$

จากสมการข้างต้นจะสามารถหาค่าเงื่อนไขการกำเนิดความถี่ และ ค่าความถี่พื้นฐานได้โดย
ค่าเงื่อนไขการกำเนิดความถี่ (Condition of Oscillation: C.O.) มีเงื่อนไขดังนี้

$$a_1 = 0 \quad (4.13)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ค่าความถี่ (Frequency of Oscillation: F.O.) มีค่าเท่ากับ

$$\omega = \sqrt{\frac{a_2}{a_0}} \quad (4.14)$$

โดยที่ $\omega = 2\pi f$

ดังนั้นจะ หาค่าความถี่ได้จากสมการที่ (4.14)

$$f = \frac{1}{2\pi} \sqrt{\frac{a_2}{a_0}} \quad (4.15)$$

จากรูปที่ 4.4 เป็นการต่อวงจรกำเนิดสัญญาณควอเดรเจอร์แบบใช้วงจร MCCCCTA เพียงตัวเดียวร่วมกับตัวเก็บประจุอีกสองตัวต่อลงกราวด์ สามารถเขียนเป็นสมการทางคณิตศาสตร์ได้ดังสมการข้างล่างนี้

$$s^2 + \frac{s}{C_1} (g_{m2} - g_{m1}) + \frac{g_{m1}}{C_1 C_2 R_x} = 0 \quad (4.9)$$

และจากสมการข้างต้นนี้ สามารถวิเคราะห์หาค่า เงื่อนไขการกำเนิดความถี่ และ ค่าความถี่ได้ดังนี้

$$g_{m1} \geq g_{m2} \quad (4.10)$$

$$f = \frac{1}{2\pi} \sqrt{\frac{g_{m1}}{C_1 C_2 R_x}} \quad (4.11)$$

จากสมการที่ได้จะพบว่า ค่าเงื่อนไขการกำเนิดความถี่ และ ค่าความถี่ มีค่าเป็นอิสระต่อกัน โดยที่ค่าเงื่อนไขกำเนิดความถี่นั้น ขึ้นกับค่าอัตราขยายความนำถ่ายโอนของ g_{m2} ซึ่งมีเงื่อนไขว่า ค่าอัตราขยายความนำถ่ายโอนของ วงจร OTA ตัวที่หนึ่ง จะต้องมามีค่า มากกว่าหรือเท่ากับ ค่าอัตราขยายความนำถ่ายโอนของ วงจร OTA ตัวที่สอง และค่าอัตราขยายความนำถ่ายโอนของทั้งสองวงจร ก็ขึ้นกับค่า กระแสไบอัส I_{B1} และ กระแสไบอัส I_{B2} ตามลำดับ ส่วนค่าความถี่นั้นสามารถกำหนดได้โดยผ่านทางค่าพารามิเตอร์ R_x โดยผ่านทาง การปรับค่ากระแสไบอัส I_A

การเปรียบเทียบสมการ สามารถหาค่าของกระแสเอ๊าท์พุท โดยมีการเปรียบเทียบค่าระหว่างค่ากระแสเอ๊าท์พุท เพื่อแสดงว่ากระแสเอ๊าท์พุทที่ได้ มีคุณสมบัติแบบควอเดรเจอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$I_{o1} = sC_2 R_x I_{o2} \quad (4.12)$$

$$I_{o3} = -I_{o1} \quad (4.13)$$

$$I_{o4} = -I_{o2} \quad (4.14)$$

$$\frac{I_{o1}(j\omega_o)}{I_{o2}(j\omega_o)} = \frac{I_{o3}(j\omega_o)}{I_{o4}(j\omega_o)} = \omega_o C_2 R_x e^{90^\circ} \quad (4.15)$$

โดยจากสมการที่ได้ตามข้างบนนี้ จะพบว่า ค่ากระแสเอาต์พุต ที่ 1 และค่ากระแสเอาต์พุตที่ 2 นี้ มีเฟสต่างกัน 90 องศา และค่ากระแสเอาต์พุตที่ 3 และค่ากระแสเอาต์พุตที่ 4 มีค่าเฟสต่างกัน 90 องศา และจากสมการข้างต้น จะบอกได้อีกอย่างว่า ขนาดของสัญญาณเอาต์พุตกระแสทั้ง 4 ค่ามีขนาดที่ไม่เท่ากัน ซึ่งจะต้องมีวงจรขยายเข้ามาช่วยเสริมเพื่อให้ค่าขนาดของสัญญาณมีค่าที่เท่ากัน

จากที่กล่าวมาข้างต้น เป็นการคิดวิเคราะห์เชิงที่เป็นอุดมคติ ต่อไปจะเป็นการวิเคราะห์เชิงไม่เป็นอุดมคติ ซึ่งจากสมการที่ (4.1)-(4.5) สามารถเขียนใหม่ได้เป็น

$$I_y = 0 \quad (4.16)$$

$$V_x = I_x R_x + \alpha V_y \quad (4.17)$$

$$I_{z1} = I_{zc} = -I_{zc-} = \beta I_x \quad (4.18)$$

$$I_{o1} = \pm \gamma_1 g_{m1} V_{z1} \quad (4.19)$$

$$I_{o2} = \pm \gamma_2 g_{m2} V_{z2} \quad (4.20)$$

โดยที่

α คือค่าอัตราแปรผันแรงดัน ที่เป็นค่าจากจุด Y ไปยังจุด X

β คือค่าอัตราแปรผันกระแส ที่เป็นค่าจากจุด X ไปยังจุด Z_1 , Z_c , Z_{c-}

γ_1 คือค่าสัมประสิทธิ์การถ่ายโอนที่ไม่แม่นยำจากจุด Z_1 ไปยังจุด O_1

γ_2 คือค่าสัมประสิทธิ์การถ่ายโอนที่ไม่แม่นยำจากจุด Z_2 ไปยังจุด O_2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในการพิจารณาวิเคราะห์วงจรจำเป็นต้องวิเคราะห์ในเชิงที่ไม่เป็นอุดมคติด้วย เพราะอาจจะมีค่ามีผลต่างจากค่าที่เป็นอุดมคติอยู่มาก และจากสมการที่ (4.16)-(4.20) สามารถนำไปเขียนสมการคุณลักษณะของวงจรถ้าเนตสัญญาณ 4.9 ได้ใหม่โดยมีสมการดังนี้

$$s^2 + \frac{s}{C_1}(\gamma_2 g_{m2} - \gamma_1 g_{m1}) + \frac{\beta \gamma_1 g_{m1}}{C_1 C_2 R_x} = 0 \quad (4.21)$$

สามารถแสดงค่าเงื่อนไขการกำเนิดสัญญาณ และค่าความถี่สัญญาณได้ดังสมการข้างล่างนี้

$$\gamma_1 g_{m1} \geq \gamma_2 g_{m2} \quad (4.22)$$

$$f = \frac{1}{2\pi} \sqrt{\frac{\beta \gamma_1 g_{m1}}{C_1 C_2 R_x}} \quad (4.23)$$

พิจารณาสมการทั้งสอง จะพบว่าค่าเงื่อนไขการกำเนิดสัญญาณและค่าความถี่สัญญาณมีค่าเปลี่ยนแปลงจากที่เป็นอุดมคติเล็กน้อย แต่อย่างไรก็ตาม ก็ยังมีคุณสมบัติที่ควบคุมได้อย่างมีอิสระต่อกัน

จากสมการค่าความถี่ f ที่ได้จะสามารถนำมาพิจารณาค่าความไว S (Sensitivity) ของอุปกรณ์ทั้งแบบแอกทิฟและพาสซีฟได้โดยมีค่าความไวดังนี้

$$S_{\beta, \gamma_1, g_{m1}}^{f_0} = \frac{1}{2} \quad (4.24)$$

$$S_{C_1, C_2, R_x}^{f_0} = -\frac{1}{2} \quad (4.25)$$

$$S_{\alpha, \gamma_2, g_{m2}}^{f_0} = 0 \quad (4.26)$$

ในที่นี้ค่าที่ได้จากทั้ง 3 สมการ (4.24)-(4.26) แสดงให้เห็นว่าค่าขนาดของความไวของค่าความถี่ที่ได้ มีค่าน้อยกว่าหนึ่ง ซึ่งเป็นค่าที่ดี เหมาะสำหรับวงจรถ้าเนตสัญญาณความถี่แบบควอเดรเจอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.4 ผลการจำลองการทำงาน

ต่อไปจะทำการแสดงการต่อวงจรร่วมกับตัวเก็บประจุนั้น จะทำการจำลองด้วยโปรแกรม PSPICE เพื่อหาผลลัพธ์ที่แสดงจากวงจร ทั้งที่รูปคลื่นของกระแสเอาต์พุต และค่าความถี่ของเอาต์พุต เพื่อยืนยันการทำงานของวงจรที่ได้ออกแบบไว้ เป็นไปตามทฤษฎี โดยจะมีการจำลองด้วยโปรแกรม PSPICE โดยจะมีการกำหนดค่าอุปกรณ์ต่าง ๆ ดังต่อไปนี้

กำหนดให้ค่าตัวเก็บประจุ $C_1 = C_2 = 50$ pF กำหนดให้มีแหล่งจ่ายแรงดันไฟตรงโดยมีค่า $V_{DD} = -V_{SS} = 1.5$ V อุปกรณ์ CMOS ของ TSMC โดยประกอบด้วย pMOS และ nMOS ที่มีขนาด 0.25 ไมโครเมตร โดยมีการกำหนดค่า W และ L ดังแสดงในตารางต่อไปนี้

ตารางที่ 4.1 ค่า W และ L ที่กำหนดให้ nMOS และ pMOS เพื่อจำลองในโปรแกรม PSPICE

MOS transistors	W (μm)	L (μm)
M ₁ , M ₂	2	0.5
M ₃ , M ₄	7	0.5
M ₅ , M ₈	5	0.5
M _n (All NMOS in current mirror)	5	0.5
M _p (All PMOS in current mirror)	15	0.5

โดยจากค่าพารามิเตอร์ที่กำหนดไว้ตามข้างต้นนี้ จะมีการปรับค่า กระแสไบอัส I_A ที่ วงจร MCCCCTA ให้ I_A มีค่าระหว่าง 1 μA to 200 μA เพื่อที่จะได้ค่าความต้านทานแฝง R_x มีค่าระหว่าง 13.38 k Ω ถึง 1.52k Ω และนอกจากค่าความต้านทานที่แสดงนี้ จะขอแนะนำเสนอค่าพารามิเตอร์ที่ได้จากการทำการจำลองการทำงานด้วยโปรแกรม PSPICE ซึ่งจะอธิบายถึงคุณลักษณะของวงจรได้ดังตารางที่ 4.2

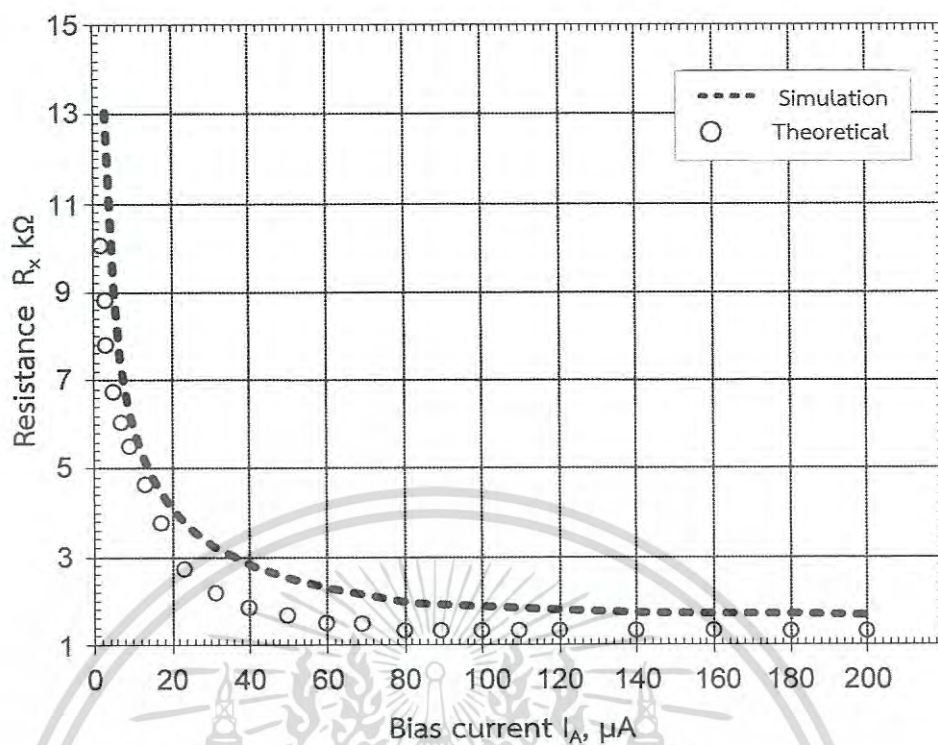
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.2 ค่าพารามิเตอร์ต่างๆ เพื่อประกอบในการจำลองในโปรแกรม PSPICE

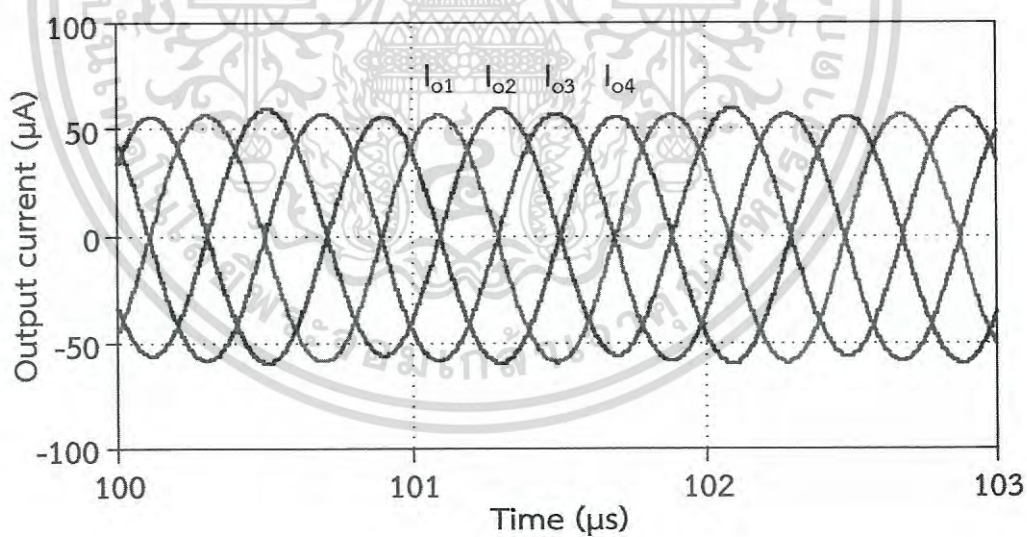
พารามิเตอร์	ค่า
เทคโนโลยีที่ใช้	0.25 μm CMOS
แหล่งจ่ายไฟ	± 1.5 v
R_x ($I_A = 1\text{-}200 \mu\text{A}$)	13.38 to 1.52 k Ω
g_{m1} (I_{B1} @ 100 μA)	415 $\mu\text{A/V}$
ขอบเขตค่าอินพุตและเอาต์พุต ($I_A = 5\text{-}150 \mu\text{A}$)	0.36 – 118 μA
แบนด์วิธ (-3dB) $I_{B1} = 100 \mu\text{A}$, $I_{B2} = 110 \mu\text{A}$ $I_A = 35 \mu\text{A}$ ค่า I_z / I_x ค่า I_o / I_x	557.527 MHz 424.16 MHz
ค่าอัตราสะท้อนกระแส @ $I_A = 35 \mu\text{A}$, $I_{B1} = 100 \mu\text{A}$, $I_{B2} = 110 \mu\text{A}$ - I_z / I_x	1.028
พารามิเตอร์แฝง @ $I_A = 35 \mu\text{A}$, $I_{B1} = 100 \mu\text{A}$, $I_{B2} = 110 \mu\text{A}$ - R_z , C_z - R_o , C_o	526 k Ω , 2.9 pF 480 k Ω , 0.3 pF
กำลังงานไฟฟ้า @ $I_A = 35 \mu\text{A}$, $I_{B1} = 100 \mu\text{A}$, $I_{B2} = 110 \mu\text{A}$	6.31 mW

นอกจากจะได้ค่าพารามิเตอร์ตามตารางที่ 4.2 แล้วจะทำการจำลองการทำงานของวงจรโดยต่อวงจรดังรูปที่ 4.4 โดยจะสามารถแสดงผลของการจำลองการทำงานได้ โดยจะนำเสนอกราฟของค่าความต้านทานแสดงได้ดังรูปที่ 4.5 และค่าเอาต์พุตที่ได้จะแสดงรูปคลื่นกระแสเอาต์พุต ที่ I_{o1} , I_{o2} , I_{o3} และ I_{o4} ได้ดังรูปที่ 4.6

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



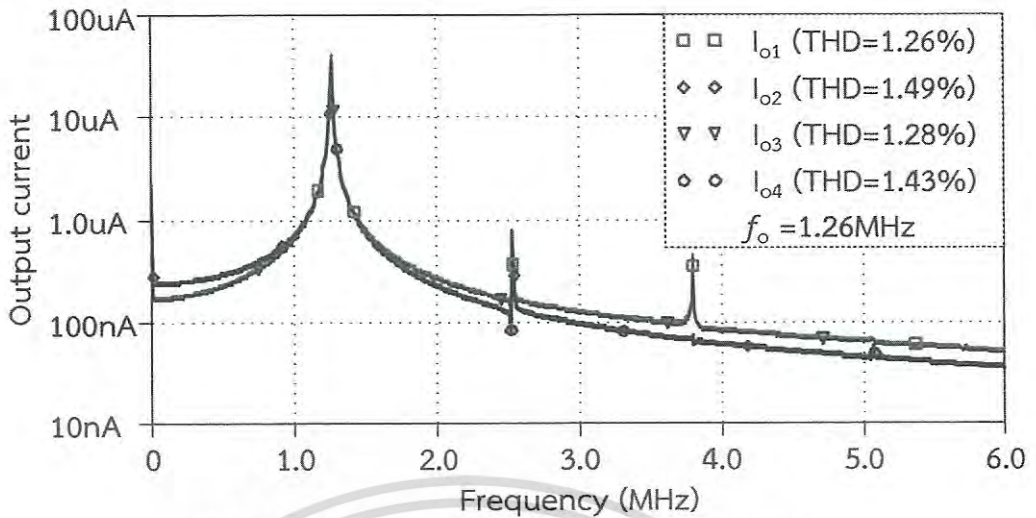
รูปที่ 4.5 ค่าความต้านทาน R_x เทียบกับค่ากระแสไบอัส I_A



รูปที่ 4.6 สัญญาณควอเดรเจอร์ของกระแสเอาต์พุต I_{o1} - I_{o4}

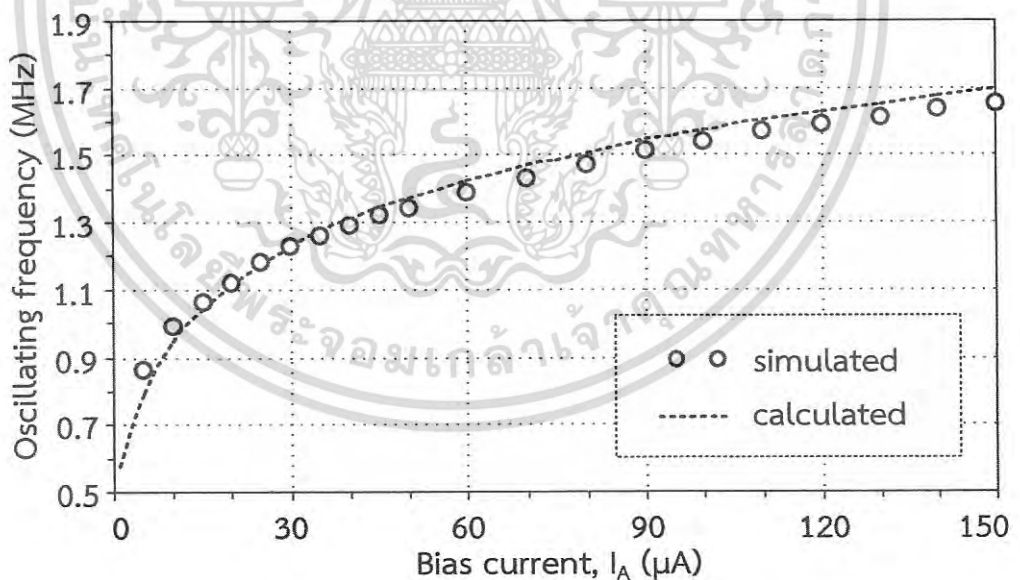
จากรูปที่ 4.6 แสดงรูปคลื่นของกระแสเอาต์พุตทั้ง 4 ค่า โดยมีค่ากระแสที่คงที่และแสดงถึงคุณลักษณะเป็นแบบควอเดรเจอร์มีเฟสต่างกัน 90 องศา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.7 สัญญาณสเปกตรัมของกระแสเอาต์พุต I_{o1} - I_{o4}

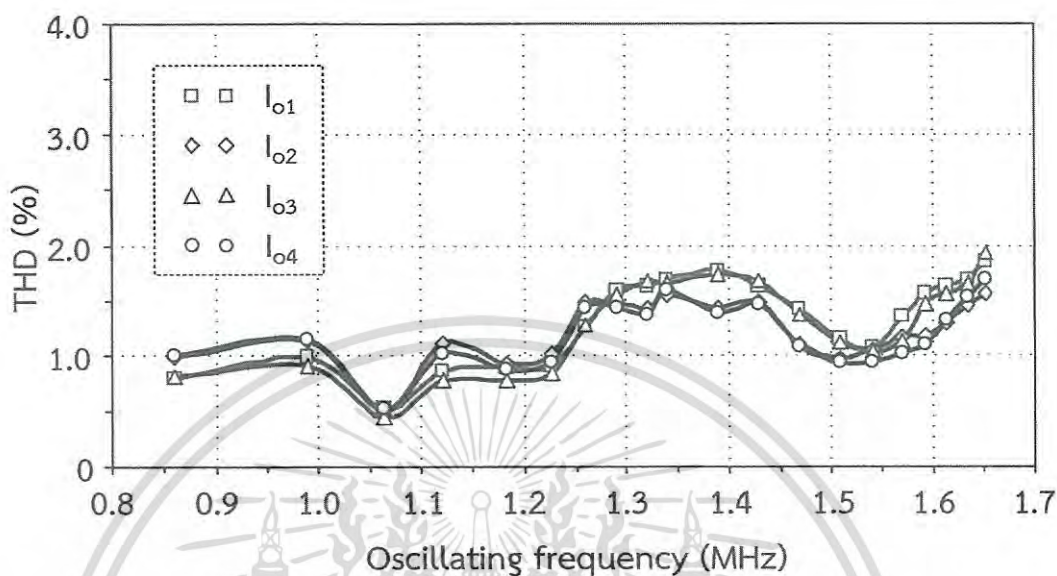
จากรูปที่ 4.7 แสดงค่าสเปกตรัมของสัญญาณเอาต์พุตกระแส ทั้ง 4 ค่า และค่าความเพี้ยนของสัญญาณเอาต์พุตกระแสทั้ง 4 ค่า จากการทำการจำลองสามารถวัดที่ค่าความถี่ได้เท่ากับ 1.26 MHz ในที่นี้จะพบว่าค่าความถี่ที่ได้จากการคำนวณตามสมการนั้นจะมีค่าเท่ากับ 1.27 MHz ซึ่งมีค่าผิดพลาดไปเพียง 1.021 % จากค่าที่ทำการจำลองด้วยโปรแกรม PSPICE



รูปที่ 4.8 ค่าความถี่เทียบกับค่ากระแสไบอัส I_A

จากรูปที่ 4.8 เป็นการแสดงการปรับค่ากระแสไบอัส I_A เพื่อให้มีผลกับค่า R_x ซึ่งเป็นตัวแปรที่ใช้ในการกำหนดค่าความถี่ของวงจรนี้ โดยจะทำการปรับค่า I_A ให้อยู่ระหว่าง 5 μA ถึง 150 μA และเอกสารนี้ได้ค่าความถี่อยู่ระหว่าง 863.3 kHz to 1.652 MHz ซึ่งจากการจำลองการทำงาน และจากการคำนวณไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตามทฤษฎีแล้ว จะได้ค่าที่ใกล้เคียงกันแสดงให้เห็นว่าวงจรที่ได้ออกแบบการทำงานเป็นไปตามทฤษฎีที่ได้วิเคราะห์ไว้ตามสมการข้างต้น



รูปที่ 4.9 ค่าความเพี้ยนสัญญาณของเอาต์พุตทั้ง 4 ค่าเทียบกับค่าความถี่

จากรูปที่ 4.9 จะทำการบันทึกค่าความเพี้ยนของสัญญาณ (THD) ซึ่งได้ทำการบันทึกค่าความเพี้ยนของสัญญาณในแต่ละค่าความถี่ที่ได้ทำการปรับค่า วัดจากค่าความถี่ระหว่าง 863.3 kHz ถึง 1.652 MHz และโดยสรุปแล้วค่าความเพี้ยนที่ได้จากวงจรนี้ จะมีค่าไม่เกิน 2%

4.5 บทสรุป

โดยสรุปแล้วการออกแบบวงจรกำเนิดสัญญาณแบบควอดเรเจอร์โดยใช้วงจร MCCCCTA ที่ได้ทำการออกแบบและวิเคราะห์ด้วยสมการทางคณิตศาสตร์ รวมไปถึงการจำลองการทำงานนั้น สามารถแสดงผลการจำลองเป็นไปตามทฤษฎีโดยวงจรที่ออกแบบสามารถทำงานเป็นวงจรกำเนิดสัญญาณแบบควอดเรเจอร์ได้ ในการออกแบบได้ทำการกำหนดค่ากระแสเอาต์พุตจากวงจรไว้ที่ 4 ค่า ซึ่งจากสมการจะพบว่า ค่าเงื่อนไขการกำเนิดสัญญาณและค่าความถี่สัญญาณเป็นอิสระต่อกัน ค่าความถี่สามารถควบคุมได้ด้วยกระแสไบอัส วงจรที่ได้มีค่าความไวที่ต่ำและค่า THD ที่ได้จากการจำลองการทำงานมีค่าที่ต่ำนอกจากนั้นแล้วยังใช้วงจร MCCCCTA เพียงตัวเดียว ต่อกับอุปกรณ์พาสซีฟ ที่มีตัวเก็บประจุเพียงสองตัวที่ต่อแบบลงกราวด์ สร้างเป็นวงจรกำเนิดความถี่แบบควอดเรเจอร์ และรูปแบบการต่อแบบลงกราวด์เหมาะสำหรับใช้ในการผลิตในรูปแบบเป็นวงจรรวม(IC)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

การออกแบบวงจรกำเนิดสัญญาณไซน์แบบ ควอเตรเจอร์อันดับสาม

5.1 บทนำ

ในบทนี้จะกล่าวถึงการนำเสนอวงจรใหม่ โดยมีพื้นฐานการพัฒนามาจากวงจรที่ได้กล่าวมาในบทก่อนหน้านี้ วงจรกำเนิดสัญญาณไซน์แบบควอเตรเจอร์อันดับสาม ซึ่งเป็นวงจรสำคัญวงจรหนึ่ง ที่ถูกนำไปใช้งานในระบบการประมวลสัญญาณโดยเฉพาะอย่างยิ่งในระบบการสื่อสารโทรคมนาคมเช่น วงจรกำเนิดสัญญาณ และจากการศึกษาบทความทางวิชาการพบว่า มีการนำเสนอวงจรแอกทีฟหลากหลายชนิดมาพัฒนาเพื่อสร้างเป็นวงจรถูกกำเนิดสัญญาณไซน์แบบควอเตรเจอร์เช่น วงจร CCCII, วงจร CFTA, วงจร CDTA, วงจร CCTA และวงจรอื่นๆ

โดยในบทที่ 3 ผู้เขียนได้ทำสรุปไว้ในรูปแบบตาราง และได้ทำการสรุปถึงลักษณะการประกอบวงจร ค่าความถี่ที่ได้จากวงจร รวมไปถึงค่าปัจจัยเช่น ค่า THD ของแต่ละวงจร และในบทที่ 4 ได้ยกตัวอย่างวงจรถูกกำเนิดสัญญาณไซน์แบบควอเตรเจอร์อันดับสอง ที่ประกอบด้วยวงจรแอกทีฟเพียงตัวเดียว ต่อกับตัวเก็บประจุอีกสองตัวแบบลงกราวน์ รวมไปถึงการแสดงจำนวนเอทพุทของวงจร และจำลองค่าต่าง ๆ เพื่อแสดงให้เห็นว่า มีการทำงานสอดคล้องเป็นไปตามทฤษฎี และสามารถนำมาพิจารณา และปรับปรุงในการสร้างวงจรใหม่ในอันดับที่สูงขึ้น ให้สามารถทำงานได้อย่างมีประสิทธิภาพมากขึ้น โดยในบทนี้ จะขอนำเสนอการออกแบบที่จะประกอบด้วยอุปกรณ์แอกทีฟเพียงตัวเดียว จะต่อกับขั้วปอร์ตพาสซีฟคือตัวเก็บประจุแบบต่อลงกราวน์ และทำการจำลองการทำงานด้วยโปรแกรม PSPICE และสร้างวงจรจริง เพื่อยืนยันการทำงาน และจะมีรูปแบบการพัฒนาวงจรโดยจะมีวัตถุประสงค์เพื่อให้วงจรมีคุณสมบัติที่ดีขึ้น โดยมีรายละเอียดดังนี้

- ก. วงจรมีลักษณะ สัญญาณเอทพุทที่เป็นรูปแบบคลื่นไซน์แบบควอเตรเจอร์
- ข. เงื่อนไขการกำเนิดสัญญาณ และ ค่าความถี่ที่แยกควบคุมได้อย่างอิสระต่อกัน
- ค. ความต้านทานแฝง และค่าความนำถ่ายไอออน สามารถควบคุมได้ด้วย กระแสไบอัส
- ง. ใช้จำนวนอุปกรณ์แอกทีฟและพาสซีฟน้อยลง และเป็นแบบต่อลงกราวน์
- จ. มีค่าความไวทั้งแบบแอกทีฟ และ พาสซีฟ น้อยกว่า 1
- ฉ. ให้สัญญาณเอทพุท ทั้งรูปแบบกระแส และ แรงดัน
- ช. ให้ค่าความเพี้ยนน้อยลง
- ซ. ให้ค่าคลาดเคลื่อนของเฟสน้อยลง
- ณ. วงจรมีค่าเอทพุทอิมพีแดนซ์ที่สูง สามารถต่อโหลดได้โดยตรง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

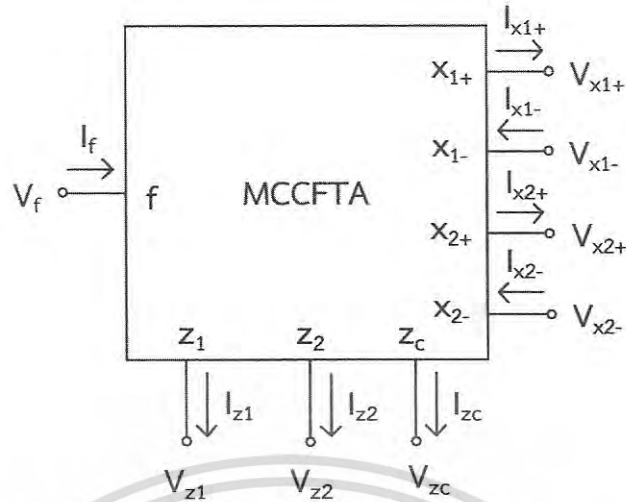
5.2 รายละเอียดการพัฒนาวงจร

วงจรที่จะนำเสนอในวิทยานิพนธ์เล่มนี้ จะนำเสนอเกี่ยวกับวงจรรูปแบบใหม่คือ วงจรกำเนิดสัญญาณไซน์แบบควอดเรเจอร์อันดับสาม แบบโหมตรวม ซึ่งประกอบด้วย วงจร MCCFTA เพียงตัวเดียว ต่อร่วมกับตัวเก็บประจุที่ต่อแบบลงกราวด์สามตัว วงจร MCCFTA เป็นวงจรที่ได้ทำการพัฒนาปรับปรุงเพื่อให้มีความสามารถที่ดีขึ้น และมีประสิทธิภาพที่ดีขึ้น โดยจะมีจำนวนเอาต์พุตในรูปแบบกระแส จำนวน 4 ค่า และมีค่าเอาต์พุตในรูปแบบแรงดันอีก 2 ค่า มีการใช้เทคนิคการควบคุมกระแสไบอัสที่ป้อนเข้าระบบเพื่อการควบคุมในแต่ละส่วน เช่น ค่าความต้านทานแฝงภายในวงจร ค่าความถี่และค่าเงื่อนไขการกำเนิดความถี่ โดยการควบคุมค่าที่กล่าวมาจะเป็นอิสระต่อกัน โดยนอกเหนือจากนั้นแล้ว วงจรยังสามารถให้ค่าความถี่เป็นไปตามทฤษฎี วงจร MCCFTA ที่นำเสนอสามารถแสดงได้ดังรูปที่ 5.1 และรูปวงจรสมมูลของวงจร MCCFTA สามารถแสดงได้ดังรูปที่ 5.2

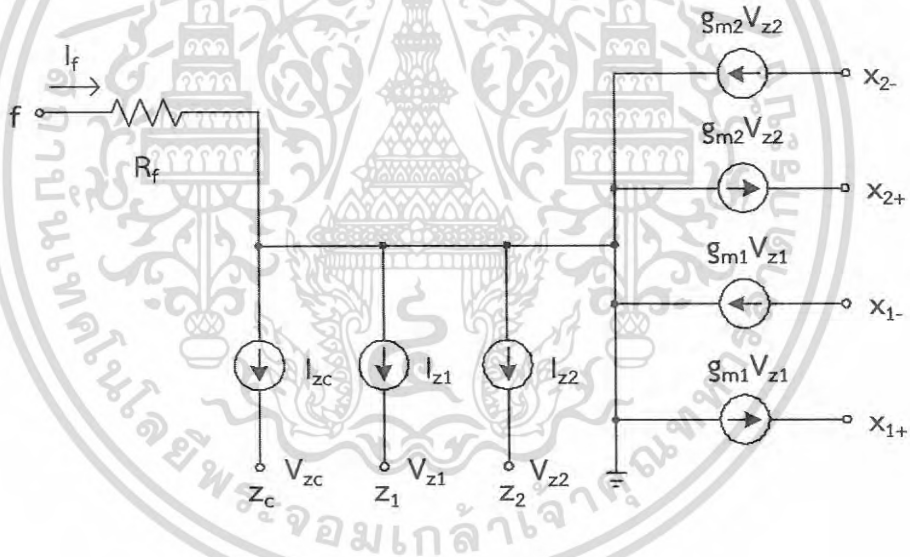
โดยวงจร MCCFTA มีพื้นฐานมาจากวงจร CFTA และวงจร OTA ซึ่งมีที่มาจากการพัฒนาจากวงจรขยายกระแสความนำถ่ายโอนแบบตามกระแส (CFTA) [14], [21-27] โดยวงจรนี้จะสามารถควบคุมค่าความต้านทานแฝง R_f ได้โดยสามารถควบคุมได้จากกระแสไบอัส [54] ที่ป้อนเข้าในส่วนแรก และจากที่มีการทำจุดเชื่อมต่อเพิ่มออกไป หรือที่เรียกว่า z-copy [55]-[56] ก็สามารถจัดการได้ด้วยวิธีการสะท้อนกระแส และในขณะเดียวกันการเชื่อมต่อแบบนี้ สามารถทำได้กับวงจรความนำถ่ายโอน สามารถใช้รูปแบบการต่อแบบขนานเป็นการสะท้อนกระแสออกไป ซึ่งการพัฒนาวงจรออกมาในรูปแบบนี้ จะเรียกว่า วงจรขยายกระแสความนำถ่ายโอนชนิดตามกระแสแบบปรับปรุง (Modified Current Controlled Current Follower Transconductance Amplifier; MCCFTA)

วงจร MCCFTA เป็นวงจรแอกทีฟตัวหนึ่ง ที่เมื่อมองคุณสมบัติของวงจรจากที่ได้นำเสนอไว้ในบทที่ 2-3 มาแล้วนั้น ก็เป็นที่เข้าใจได้ว่าคุณสมบัติที่แสดงให้เห็นว่า ค่าเอาต์พุตอิมพีแดนซ์มีค่าสูงสามารถที่จะนำไปต่อใช้งานกับวงจรอื่น ๆ ได้โดยตรง โดยที่ค่าความต้านทานทางอินพุต และค่าความนำถ่ายโอนก็สามารถควบคุมได้โดยวิธีการทางอิเล็กทรอนิกส์ ผ่านทางกระแสไบอัส

จากคุณสมบัติ ของวงจร CFTA [14], [15-27] จะอธิบายถึงวงจร CFTA พื้นฐาน รวมไปถึงรูปแบบที่มีการปรับเปลี่ยนในบางส่วน เพื่อให้มีคุณสมบัติตามที่ต้องการ ยกตัวอย่างเช่น การสะท้อนกระแสค่าเอาต์พุต Z เพิ่มขึ้น โดยเรียกว่า Z_C ซึ่ง Z_C ที่ได้ทำเพิ่มด้วยวิธีการสะท้อนกระแสนี้ จะมีคุณลักษณะที่เหมือนกับค่าเอาต์พุต Z ทุกประการ อีกรูปแบบหนึ่ง ที่สามารถสะท้อนกระแส ให้มีค่าเป็นไปในทิศทางตรงกันข้าม โดยการสลับขั้ว ซึ่งจะให้ค่า Z_C ดังในรูปที่ 3 และ ในทำนองเดียวกัน จะทำการ สะท้อนกระแสที่เอาต์พุตของ OTA ด้วยเช่นเดียวกัน ซึ่งจะได้ค่า X_{1+} , X_{2+} 2 ค่าเอาต์พุต และค่า X_{1-} , X_{2-} 2 ค่าเอาต์พุต



รูปที่ 5.1 สัญลักษณ์วงจร MCCFTA



รูปที่ 5.2 วงจรสมมูลของวงจร MCCFTA

นอกจากรูปแบบสัญลักษณ์ของวงจร และวงจรสมมูลของวงจร MCCFTA ที่แสดงในรูปที่ 5.1 และรูปที่ 5.2 ยังสามารถแสดงรูปแบบการเชื่อมต่อภายในของซีมอสเป็นวงจร MCCFTA ที่แสดงในรูปที่ 5.3 จะสามารถแสดงความสัมพันธ์ของแต่ละพอร์ตแบบอุดมคติได้ด้วยเมทริกซ์ข้างล่างนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\begin{pmatrix} I_{z1} \\ I_{z2} \\ I_{zc} \\ V_f \\ I_{x1} \\ I_{x2} \end{pmatrix} = \begin{pmatrix} 1 & 0 & 0 & 0 & 0 & 0 \\ 1 & 0 & 0 & 0 & 0 & 0 \\ 1 & 0 & 0 & 0 & 0 & 0 \\ R_f & 0 & 0 & 0 & 0 & 0 \\ 0 & \pm g_{m1} & 0 & 0 & 0 & 0 \\ 0 & 0 & \pm g_{m2} & 0 & 0 & 0 \end{pmatrix} \begin{pmatrix} I_f \\ V_{z1} \\ V_{z2} \\ V_{zc} \\ V_{x1} \\ V_{x2} \end{pmatrix} \quad (5.1)$$

โดยค่า R_f คือค่าความต้านทานแฝงที่จุด f และค่าความนำถ่ายโอนตัวที่ 1 (g_{m1}) และ ค่าความนำถ่ายโอนตัวที่ 2 (g_{m2}) เป็นของวงจรขยายความนำถ่ายโอนตัวที่ 1 (OTA#1) และตัวที่ 2 (OTA#2) ตามลำดับ โดยจากค่าที่จุด Z_1 , X_1 และ ที่ g_{m1} เป็นค่าพื้นฐานที่มีอยู่ในวงจร CCFTA อยู่แล้ว ค่าที่เพิ่มขึ้นมา เช่นค่าที่จุดเชื่อม Z_2 และ Z_c เป็นค่าที่ได้จากการเพิ่มส่วนที่สะท้อนเอาท์พุท กระแสออกมาในรูปแบบขนานกับส่วนที่เป็นส่วนที่ให้ค่าเอาท์พุทกระแสเดิม หรือที่เรียกว่า z-copy จากวงจร CCFTA และในทำนองเดียวกันกับจุด X_2 ซึ่งในรูปแบบนี้เอง เราจะเรียกววงจรที่ได้ทำการปรับปรุงขึ้นมาว่าวงจร MCCFTA

จากการเชื่อมต่อกันของซิมอส เป็นวงจร MCCFTA ในรูปที่ 5.3 นั้น จะกำหนดให้ซิมอสตัวที่ 2 และ ตัวที่ 4 มีความสอดคล้องกันและมีการทำงานที่จุดอิ่มตัว จะทำให้ได้ค่าความต้านทานแฝง (R_f)ที่ได้จากจุด f สามารถเขียนได้เป็นสมการข้างล่างนี้

$$R_f \cong \frac{1}{\sqrt{8\mu C_{ox} \left(\frac{W}{L}\right) I_{b1}}} \quad (5.2)$$

โดยที่ค่า

μ คือค่า carrier mobility ของซิมอส

C_{ox} คือค่า gate oxide capacitance ต่อพื้นที่ 1หน่วย ของซิมอส

ค่า W และ L คือค่าช่องขนาดความกว้าง และความยาว (channel width and length) ของทรานซิสเตอร์ซิมอส ดังแสดงไว้ในบทที่ 2

จากสมการที่ (5.2) จะพบว่าค่าความต้านทานแฝง R_f สามารถควบคุมได้โดยการปรับค่าการไบอัสของกระแส I_{b1} ซึ่งจากคุณสมบัตินี้ทำให้วงจรที่ปรับปรุงใหม่มีความแตกต่างไปจากวงจร CFTA แบบธรรมดา ค่าความนำถ่ายโอน ของ g_{m1} และ g_{m2} สามารถที่จะหาค่าได้โดยกำหนดให้ซิมอส ตัวที่ 5 ตัวที่ 6 และ ตัวที่ 7 ตัวที่ 8 มีการทำงานที่สอดคล้องกันและทำงานที่ย่านจุดอิ่มตัว และค่าความนำถ่ายโอน ของ g_{m1} และ g_{m2} สามารถแสดงเป็นสมการได้ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$g_{m1} = \sqrt{\mu C_{ox} \left(\frac{W}{L} \right) I_{b2}} \quad (5.3)$$

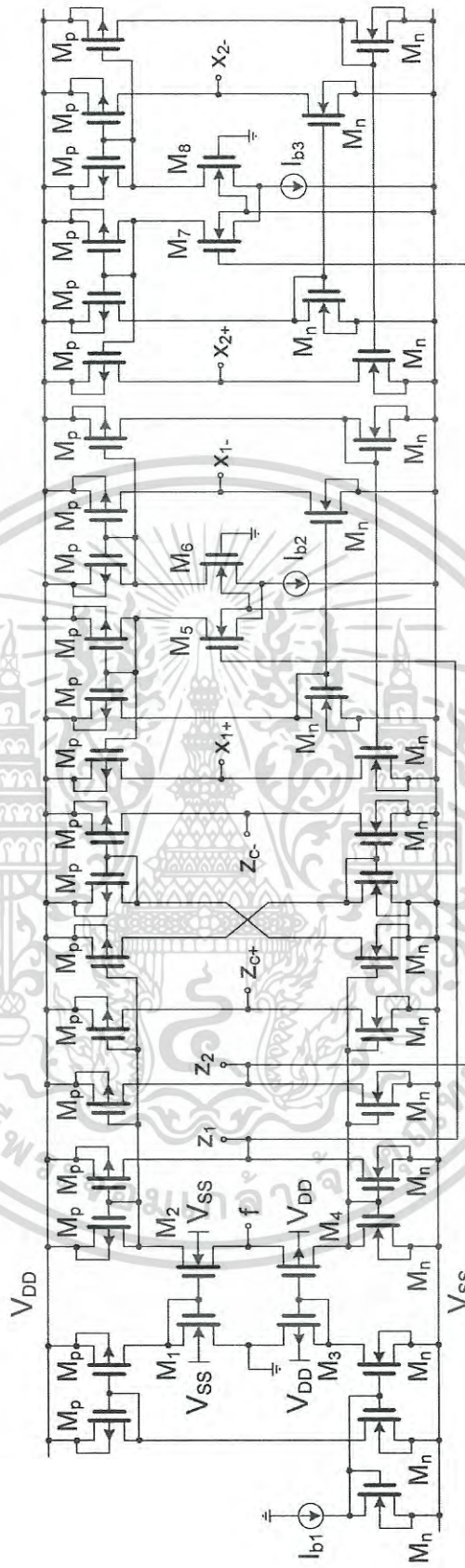
และ

$$g_{m2} = \sqrt{\mu C_{ox} \left(\frac{W}{L} \right) I_{b3}} \quad (5.4)$$

จากสมการที่ (5.3) และสมการที่ (5.4) ค่าความนำถ่ายโอนของ g_{m1} และ g_{m2} สามารถควบคุมได้ด้วยวิธีการทางอิเล็กทรอนิกส์คือ ใช้การปรับค่าไบอัสกระแส I_{b2} และ I_{b3} ตามลำดับ ส่วนค่าที่จุด Z_{c+} และค่า Z_{c-} ที่ได้มาจากการทำ z-copy วงจร CFTA สามารถทำได้ด้วยการเพิ่มส่วนการสะท้อนกระแส และการเพิ่มส่วนการสะท้อนกระแสแบบสลับขั้วดังแสดงในรูปที่ 5.3



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.3 การเชื่อมต่อภายในของวงจร MCCFTA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากบทที่ 3 สมการของวงจรถูกกำเนิดสัญญาณไซน์แบบควอดเรเจอร์อันดับสาม สามารถแสดงการวิเคราะห์ได้ด้วยสมการโพลีโนเมียลอันดับสาม ได้ดังสมการข้างล่างนี้

$$N(s) = a_0s^3 + a_1s^2 + a_2s + a_3 \quad (5.5)$$

เงื่อนไขของวงจรถูกกำเนิดสัญญาณ จะกำหนดให้ค่า $N(s) = 0$ และ $s = j\omega$, ดังนั้นจากสมการที่ (5.5) จะสามารถแสดงคุณลักษณะของวงจรถูกกำเนิดสัญญาณอันดับสาม ได้ดังนี้

$$0 = -j\omega^3 a_0 - \omega^2 a_1 + j\omega a_2 + a_3 \quad (5.6)$$

จากสมการข้างบน จะสามารถพิจารณาหาค่าสัมประสิทธิ์ที่เป็นจำนวนจริง และจำนวนจินตภาพได้ดังนี้

$$a_3 - \omega^2 a_1 = 0 \quad (5.7)$$

$$\omega a_2 - \omega^3 a_0 = 0 \quad (5.8)$$

จากสมการที่ (5.7) และ สมการที่ (5.8) ข้างต้น ค่าเงื่อนไขการกำเนิดสัญญาณ และค่าความถี่ของสัญญาณ สามารถแสดงได้ตามลำดับดังนี้

ค่าเงื่อนไขการกำเนิดสัญญาณ (C.O.)

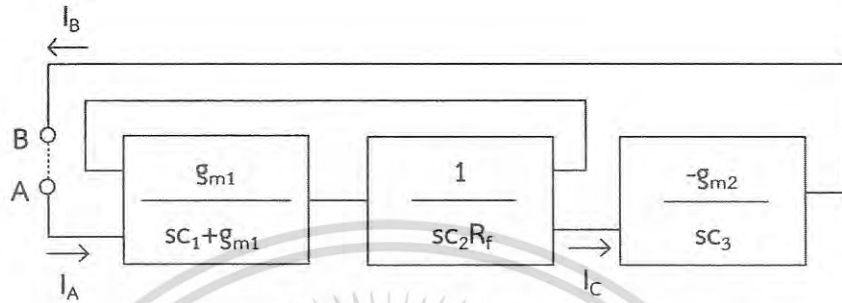
$$a_0 a_3 = a_1 a_2 \quad (5.9)$$

ค่าความถี่ของสัญญาณ (F.O.)

$$\omega = \sqrt{\frac{a_3}{a_1}} = \sqrt{\frac{a_2}{a_0}} \quad (5.10)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากการพิจารณาวงจรดังรูปที่ 5.6 จะแสดงการวิเคราะห์ห้วงจรแบบวงจรร้อยยที่มีค่าแสดงเป็นฟังก์ชันของแต่ละส่วนในวงจร MCCFTA ที่ใช้นาเสนอในวิทยานิพนธ์เล่มนี้ ซึ่งสามารถมองวงจรและสรุปเป็นกลุ่มของวงจรมีค่าฟังก์ชันถ่ายโอนที่แสดงได้ดังรูปด้านล่างนี้



รูปที่ 5.6 การเชื่อมต่อแบบกลุ่มฟังก์ชันถ่ายโอนของวงจร MCCFTA

โดยจากรูปด้านบนจะสามารถพิจารณาค่าฟังก์ชันการถ่ายโอนของกระแส I_A และกระแส I_C ได้โดยมีความสัมพันธ์ดังสมการข้างล่างนี้

$$\frac{I_C}{I_A} = \frac{g_{m1}}{s^2 C_1 C_2 R_f + s C_2 g_{m1} R_f + g_{m1}} \quad (5.38)$$

และเมื่อพิจารณาในส่วนของค่าฟังก์ชันการถ่ายโอนของกระแส I_B และ I_A สามารถแสดงได้ดังสมการข้างล่างนี้

$$\frac{I_B}{I_A} = \frac{-g_{m1} g_{m2}}{s^3 C_1 C_2 C_3 R_f + s^2 C_2 C_3 g_{m1} R_f + s C_3 g_{m1}} \quad (5.39)$$

กำหนดให้ $I_B / I_A = 1$ (มีการปิดลู่ระหว่างจุด A และ จุดB) จะสามารถแสดงสมการของวงจรกำเนิดสัญญาณไซน์แบบควอเดรเจอร์โดยใช้วงจร MCCFTA เพียงตัวเดียว ต่อกับตัวเก็บประจุแบบลงกราวนอีก 3 ตัว ได้ดังสมการที่ (5.40)

$$s^3 + \frac{g_{m1}}{C_1} s^2 + s \frac{g_{m1}}{C_1 C_2 R_f} + \frac{g_{m1} g_{m2}}{C_1 C_2 C_3 R_f} = 0 \quad (5.40)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการข้างต้น จะสามารถหาค่าสัมประสิทธิ์ได้ดังนี้

$$a_0 = 1 \quad (5.41)$$

$$a_1 = \frac{g_{m1}}{C_1} \quad (5.42)$$

$$a_2 = \frac{g_{m1}}{C_1 C_2 R_f} \quad (5.43)$$

$$a_3 = \frac{g_{m1} g_{m2}}{C_1 C_2 C_3 R_f} \quad (5.44)$$

จากค่าสัมประสิทธิ์ จะหาค่าเงื่อนไขการกำเนิดสัญญาณ (condition of oscillation: C.O.) และค่าความถี่สัญญาณ (Frequency of oscillation: F.O.) ได้ดังสมการข้างล่างตามลำดับ ดังนี้

$$g_{m2} = \frac{g_{m1} C_3}{C_1} \quad (5.45)$$

$$\omega_o = \sqrt{\frac{g_{m1}}{C_1 C_2 R_f}} \quad (5.46)$$

สมการที่ (5.45) จะพบว่า ค่าเงื่อนไขการกำเนิดสัญญาณสามารถควบคุมได้ด้วยค่า g_{m2} โดยการกำหนดให้ค่า $C_1 = C_3$ และให้ค่า g_{m1} มีค่าเป็นค่าคงที่ ในทำนองเดียวกัน ค่าความถี่สัญญาณสามารถควบคุมได้ด้วย R_f โดยจะให้ค่า $C_1 = C_2$ หรือในที่นี้ จะมีค่า $C_1 = C_2 = C_3$ และค่า g_{m1} มีค่าคงที่ ดังนั้นจึงสามารถสรุปได้ว่า ค่าเงื่อนไขการกำเนิดสัญญาณ และค่าความถี่สัญญาณสามารถแยกควบคุมได้อย่างอิสระต่อกัน

ความสัมพันธ์ระหว่าง I_1 และ I_2 สามารถแสดงได้โดยสมการที่ (5.47)

$$\frac{I_2}{I_1} = \frac{1}{s C_2 R_f} \quad (5.47)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในขณะที่ความสัมพันธ์ระหว่างแรงดัน V_1 และ V_2 สามารถแสดงได้ดังสมการข้างล่างนี้

$$\frac{V_2}{V_1} = \frac{1}{sC_3g_{m2}} \quad (5.48)$$

เมื่อทำการเทียบกับทฤษฎีที่ได้กล่าวไว้ในบทที่ 2 และ 3 จะได้ค่าความแตกต่างของเฟส มีค่าเท่ากับ $\phi = \pi/2$ ซึ่งจะสามารถแสดงได้ว่ามีคุณลักษณะเป็นวงจรถูกกำเนิดสัญญาณไซน์แบบควอดเรเจอร์ และจากสมการที่ (5.47) และ (5.48) สามารถที่จะให้ค่าเอาต์พุตของกระแส I_1 และ I_2 มีลักษณะเป็นรูปแบบควอดเรเจอร์ ซึ่งค่าเอาต์พุตของแรงดัน V_1 และ V_2 ก็จะมีลักษณะเป็นรูปแบบควอดเรเจอร์ เช่นเดียวกัน ในรูปแบบของการมีหลายค่าเอาต์พุตของวงจรถูก MCCFTA นี้ วงจรถูก MCCFTA จะให้ค่าเอาต์พุตของกระแสจะมีค่าตรงข้ามกัน เช่น ค่าของกระแสเอาต์พุต $I_3 = -I_1$ และ $I_4 = -I_2$ นอกจากนี้แล้วค่าเอาต์พุตอิมพีแดนซ์ของวงจรถูก MCCFTA ยังมีค่าอิมพีแดนซ์ที่สูงซึ่งจะเป็นข้อดีที่ไม่จำเป็นต้องมีวงจรถูกหรืออุปกรณ์เสริมมาก่อนต่อกับโหลดแต่อย่างไรก็ตามหากเป็นค่าเอาต์พุตแรงดัน V_1 และ V_2 เมื่อจะต่อกับโหลด จะไม่สามารถต่อได้โดยตรง ยังมีความจำเป็นที่จะต้องมีวงจรถูกบัฟเฟอร์ (buffer circuit) ซึ่งปัญหานี้ จะสามารถแก้ไขได้โดยใช้วงจรถูกแรงดันตาม (voltage follower circuit)

5.3 การวิเคราะห์วงจรถูกแบบไม่เป็นอุดมคติ

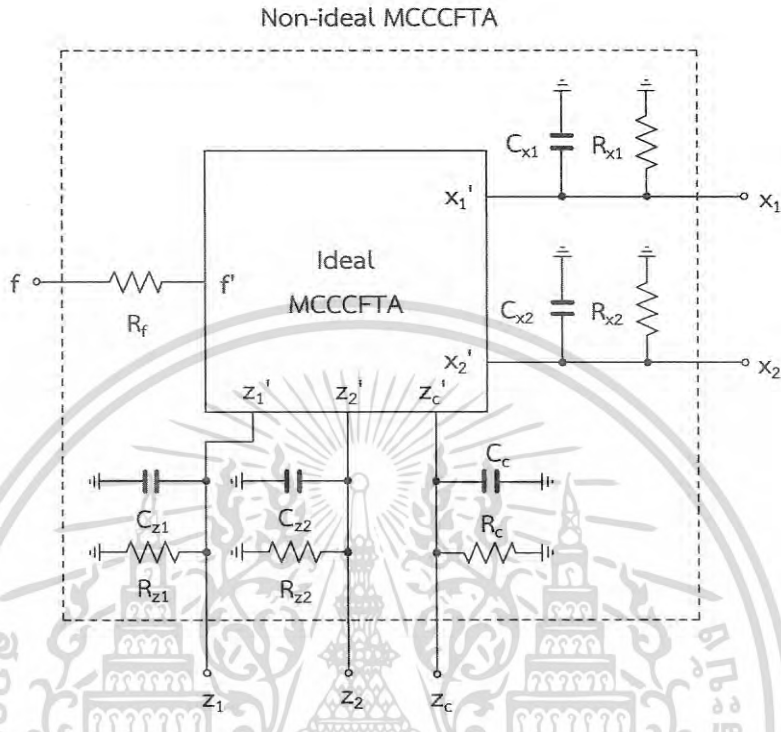
จากที่ได้นำเสนอไว้ข้างต้น เป็นการวิเคราะห์วงจรถูกในเชิงอุดมคติ โดยในวงจรถูก MCCFTA นี้ จะมีการวิเคราะห์ที่ไม่เป็นไปตามอุดมคติ โดยสามารถเขียนสมการแมทริกซ์ใหม่ได้ดังนี้

$$\begin{pmatrix} I_{z1} \\ I_{z2} \\ I_{zc} \\ V_f \\ I_{x1} \\ I_{x2} \end{pmatrix} = \begin{pmatrix} \alpha_1 & 0 & 0 & 0 & 0 & 0 \\ \alpha_2 & 0 & 0 & 0 & 0 & 0 \\ \alpha_c & 0 & 0 & 0 & 0 & 0 \\ R_f & 0 & 0 & 0 & 0 & 0 \\ 0 & \pm g_{m1} & 0 & 0 & 0 & 0 \\ 0 & 0 & \pm g_{m2} & 0 & 0 & 0 \end{pmatrix} \begin{pmatrix} I_f \\ V_{z1} \\ V_{z2} \\ V_{zc} \\ V_{x1} \\ V_{x2} \end{pmatrix} \quad (5.49)$$

โดยที่ค่า $\alpha_1 = 1 - \varepsilon_{i1}$ และ $\varepsilon_{i1} (\varepsilon_{i1} \ll 1)$ คือค่ากระแสที่ผิดพลาด (current tracking error) จากจุด f ไปยังจุด z_1 ค่า $\alpha_2 = 1 - \varepsilon_{i2}$ และ $\varepsilon_{i2} (\varepsilon_{i2} \ll 1)$ คือค่ากระแสที่ผิดพลาด จากจุด f ไปยังจุด z_2 และค่า $\alpha_c = 1 - \varepsilon_{ic}$ และ $\varepsilon_{ic} (\varepsilon_{ic} \ll 1)$ คือค่ากระแสที่ผิดพลาด จากจุด f ไปยังจุด z_c ค่า R_f เป็นค่าความต้านทานแฝงที่ จุด f

ในการทำงานในย่านความถี่สูงค่าจะสามารถแสดงรูปของวงจรถูก MCCFTA แบบไม่เป็นอุดมคติ ได้ดังรูปที่ 5.11 ค่า R_{z1} , R_{z2} และ R_{zc} เป็นค่าความต้านทานแฝงที่จุด z_1 , z_2 , และ z_c ตามลำดับ ค่า R_{x1} , R_{x2} เป็นค่าความต้านทานแฝงที่จุด x_1 และจุด x_2 ตามลำดับ ค่า C_{z1} , C_{z2} และ C_{zc} เป็นค่าไม่วางกรณิใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ค่าตัวเก็บประจุแฝง ที่จุด z_{1-} , z_{2-} และ z_{c-} ตามลำดับ ค่า C_{x1} และ C_{x2} เป็นค่าตัวเก็บประจุแฝงที่จุด x_{1-} และจุด x_{2-} ตามลำดับ



รูปที่ 5.7 วงจร MCCCFTA แบบไม่เป็นอุดมคติ

เมื่อทำการวิเคราะห์วงจรแบบไม่เป็นอุดมคติ จะสามารถแสดงรูปแบบที่รวมเข้ากับค่าความต้านทานแฝง และค่าตัวเก็บประจุแฝง และรวมเป็นอิมพีแดนซ์ Z_1 , Z_2 และ Z_3 ตามลำดับ โดยแสดงได้ดังสมการต่อไปนี้

ค่าอิมพีแดนซ์ Z_1 คิดมาจากตัวต้านทาน และ ตัวเก็บประจุต่อขนานกัน มีค่าเท่ากับ

$$Z_1 = \frac{R_{p1}}{sC'_1 R_{p1} + 1} \tag{5.50}$$

โดยที่

$$C'_1 = C_1 \parallel C_{x1-} \parallel C_{x2+} \parallel C_{z1}$$

$$R_{p1} = R_{x1-} \parallel R_{x2+} \parallel R_{z1}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ค่าอิมพีแดนซ์ Z_2 คิดมาจากตัวต้านทาน และ ตัวเก็บประจุต่อขนานกัน มีค่าเท่ากับ

$$Z_2 = \frac{R_{p2}}{sC_2' R_{p2} + 1} \quad (5.51)$$

โดยที่

$$C_2' = C_2 \parallel C_{x1+} \parallel C_{zc-}$$

$$R_{p2} = R_{x1+} \parallel R_{zc-}$$

ค่าอิมพีแดนซ์ Z_3 คิดมาจากตัวต้านทาน และ ตัวเก็บประจุต่อขนานกัน มีค่าเท่ากับ

$$Z_3 = \frac{R_{p3}}{sC_3' R_{p3} + 1} \quad (5.52)$$

โดยที่

$$C_3' = C_3 \parallel C_{z2}$$

$$R_{p3} = R_{z2}$$

จากรูปที่ 5.11 นำเสนองจร MCCFTA แบบที่ไม่เป็นอุดมคติ ซึ่งมีการแสดงให้เห็นว่ามีค่าความต้านทานแฝงและค่าตัวเก็บประจุแฝงที่เพิ่มเข้ามาในแต่ละจุดเชื่อมต่อซึ่งจะสามารถหาค่าฟังก์ชันการโอนถ่ายของกระแส I_A และ I_B โดยสามารถเขียนใหม่จากสมการแบบอุดมคติได้ดังสมการข้างล่างนี้

$$\frac{I_B}{I_A} = \frac{-Z_1 Z_2 Z_3 g_{m1} g_{m2} \alpha_1 \alpha_2 \alpha_c}{\left(\begin{array}{l} Z_1 Z_2 g_{m1} + Z_1 R_f g_{m1} + Z_2 + R_f \\ + Z_1 Z_2 g_{m1} \alpha_1 \alpha_c - Z_1 Z_2 g_{m1} \alpha_1 - Z_2 \alpha_1 \end{array} \right)} \quad (5.53)$$

โดยมีส่วนประกอบดังนี้

$$Z_1 = \frac{R_{p1}}{sC_1' R_{p1} + 1} \quad (5.54)$$

$$Z_2 = \frac{R_{p2}}{sC_2' R_{p2} + 1} \quad (5.55)$$

$$Z_3 = \frac{R_{p3}}{sC_3' R_{p3} + 1} \quad (5.56)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยที่มีการรวมค่าตัวต้านทานแฝง และตัวเก็บประจุแฝงที่ต่อขนานกันดังนี้

$$C'_1 = C_1 \parallel C_{x1-} \parallel C_{x2+} \parallel C_z$$

$$C'_2 = C_2 \parallel C_{x1+} \parallel C_{zc-}$$

$$C'_3 = C_3 \parallel C_{z2}$$

$$R_{p1} = R_{x1-} \parallel R_{x2+} \parallel R_z$$

$$R_{p2} = R_{x1+} \parallel R_{zc-}$$

$$R_{p3} = R_{z2}$$

จากสมการโพลีโนเมียลอันดับสาม ของวงจรถอเตรเจอร์แบบอุดมคติ จะสามารถเขียนสมการใหม่ ในรูปแบบของวงจรถอเตรเจอร์แบบไม่เป็นอุดมคติ จะได้สมการใหม่ดังสมการต่อไปนี้

$$\begin{aligned}
 & s^3 + s^2 \frac{g_{m1}}{C'_1} \left(1 + \frac{1}{g_{m1}R_f} + \frac{1}{g_{m1}R_{p2}} + \frac{1}{g_{m1}R_{p1}} \right) \\
 & + \frac{C'_1}{C'_3 g_{m1} R_{p3}} \frac{\alpha_1}{g_{m1} R_f} \\
 & + s \frac{g_{m1}}{C'_1 C'_2 R_f} \left(1 + \alpha_1 \alpha_c + \frac{1}{g_{m1} R_{p1}} + \frac{R_f}{R_{p2}} + \frac{C'_2 R_f}{C'_3 R_{p3}} \right) \\
 & + \frac{C'_1}{C'_3 g_{m1} R_{p3}} + \frac{R_f}{g_{m1} R_{p1} R_{p2}} + \frac{C'_1 R_f}{C'_3 g_{m1} R_{p2} R_{p3}} \\
 & + \frac{C'_2 R_f}{C'_3 g_{m1} R_{p1} R_{p3}} \frac{\alpha_1}{g_{m1} R_{p1}} - \frac{\alpha_1}{g_{m1} R_{p1}} - \alpha_1 \\
 & + \frac{g_{m1} g_{m2} \alpha_1 \alpha_2 \alpha_c}{C'_1 C'_2 C'_3 R_f} \left(1 + \frac{1}{g_{m1} g_{m2} R_{p1} R_{p3} \alpha_1 \alpha_2 \alpha_c} + \frac{1}{g_{m2} R_{p3} \alpha_2} \right) \\
 & + \frac{1}{g_{m2} R_{p3} \alpha_1 \alpha_2 \alpha_c} + \frac{R_f}{g_{m2} R_{p2} R_{p3} \alpha_1 \alpha_2 \alpha_c} \\
 & + \frac{R_f}{g_{m1} g_{m2} R_{p1} R_{p2} R_{p3} \alpha_1 \alpha_2 \alpha_c} \\
 & - \frac{1}{g_{m1} g_{m2} R_{p1} R_{p3} \alpha_2 \alpha_c} - \frac{1}{g_{m2} R_{p3} \alpha_2 \alpha_c}
 \end{aligned} \tag{5.57}$$

โดยกำหนดให้ ค่าความต้านทานแฝง R_z , R_c , R_x มีค่าที่สูงมาก C_z , C_c , C_x และค่าตัวเก็บ
 เอกสารนี้ ประจุแฝง มีค่าที่ต่ำมาก จะสามารถเขียนสมการข้างต้นใหม่ได้ดังสมการข้างล่างนี้ ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$s^3 + s^2 \frac{g_{m1}}{C_1'} + s \frac{g_{m1}}{C_1' C_2' R_f} + \frac{g_{m1} g_{m2} \alpha_1 \alpha_2 \alpha_c}{C_1' C_2' C_3' R_f} = 0 \quad (5.58)$$

ซึ่งในกรณีนี้ จะสามารถหาค่าใหม่ของค่าเงื่อนไขการกำเนิดสัญญาณ และค่าความถี่สัญญาณได้โดยมีสมการตามลำดับดังนี้

$$g_{m2} = \frac{g_{m1} C_3'}{C_1'} \alpha_1 \alpha_2 \alpha_c \quad (5.59)$$

$$\omega_o = \sqrt{\frac{g_{m1} g_{m2} \alpha_1 \alpha_2 \alpha_c}{C_1' C_2' C_3' R_f}} \quad (5.60)$$

ค่าความไวของอุปกรณ์พาสซีฟต่างๆ ของวงจรกำเนิดสัญญาณไซน์แบบควอดเรเจอร์ จะสามารถหาได้ดังต่อไปนี้

$$\left. \begin{aligned} S_{g_{m1}}^{\omega_o} = S_{g_{m2}}^{\omega_o} = S_{\alpha_1}^{\omega_o} = S_{\alpha_2}^{\omega_o} = S_{\alpha_3}^{\omega_o} = 0.5 \\ S_{R_f}^{\omega_o} = S_{C_1'}^{\omega_o} = S_{C_2'}^{\omega_o} = S_{C_3'}^{\omega_o} = -0.5 \end{aligned} \right\} \quad (5.61)$$

5.4 การจำลองการทำงาน

จากสมการข้างต้นจะพบว่า วงจรที่นำเสนอจะมีค่าความไวที่ต่ำ ทั้งในส่วนของอุปกรณ์พาสซีฟและที่เป็นอุปกรณ์แอกทีฟ เพื่อที่จะทำการพิสูจน์ให้ได้ตามที่ได้ตั้งสมมติฐานตามทฤษฎีไว้ ของวงจรที่นำเสนอมงจรกำเนิดสัญญาณไซน์แบบควอดเรเจอร์อันดับสาม ที่ได้นำเสนอไว้ข้างต้นนั้น จะทำการจำลองโดยใช้โปรแกรม PSPICE โดยจะนำวงจรที่แสดงดังรูปที่ 5.3 มาใช้สร้างวงจร และจะมีการเลือกใช้ค่าพารามิเตอร์ของ อุปกรณ์ ทรานซิสเตอร์ nMOS และ ทรานซิสเตอร์ pMOS จะเลือกใช้โมเดลขนาด 0.25 μm โดยเลือกจากอุปกรณ์ซิมอสของใต้หัวเข็มคอนดักเตอร์ (TSMC)

ในการจำลองการทำงานโดยโปรแกรม PSPICE จะกำหนดให้ใช้กำลังงานไฟฟ้า ที่ ± 1 V และจากรูปที่ 5.3 ค่ากระแส I_{b1} จะกำหนดให้มีค่าจากการออกแบบเบื้องต้นไว้ที่ 100 μA ในขณะที่ค่ากระแส I_{b2} และ I_{b3} จะกำหนดให้มีค่าจากการออกแบบเบื้องต้นไว้ที่ 150 μA

ในส่วนของทรานซิสเตอร์ จะกำหนดทรานซิสเตอร์ที่อยู่รอบ ๆ วงรูปทรานซิสลีนีเยอร์ (M_1 ถึง M_4) จะออกแบบให้มีค่าความนำถ่ายโอน $g_m(\text{nMOS})$ มีค่าเท่ากับ $g_m(\text{pMOS})$ และในส่วนของทรานซิสเตอร์คู่ M_5 - M_6 และ M_7 - M_8 จะออกแบบให้มีค่าความนำถ่ายโอน ของแต่ละคู่ โดยที่คู่ของ M_5 - M_6 เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

M_6 จะมีค่าความนำถ่ายไอออนเป็น $g_{m(\text{total})} = (g_{m(M5)} + g_{m(M6)})/2$ และที่คู่ของ M_7 - M_8 จะมีค่าความนำถ่ายไอออน เป็น $g_{m(\text{total})} = (g_{m(M7)} + g_{m(M8)})/2$

โดยเมื่อเราเลือกใช้โมเดลของซีมอสขนาด $0.25 \mu\text{m}$ จะสามารถกำหนดค่าได้โดยในที่นี้ ที่ทรานซิสเตอร์ pMOS จะมีค่าสัมประสิทธิ์เป็น $(\mu_0 C_{\text{ox}})_{\text{pMOS}} = 242.2 \mu\text{A/V}^2$ และที่ทรานซิสเตอร์ nMOS จะมีค่าสัมประสิทธิ์เป็น $(\mu_0 C_{\text{ox}})_{\text{nMOS}} = 51.8 \mu\text{A/V}^2$ และจะมีค่าแรงดันเทรชโฮลที่ nMOS เท่ากับ $V_{\text{th0(nMOS)}} = 0.37 \text{ V}$ และมีค่าแรงดันเทรชโฮลที่ pMOS เท่ากับ $V_{\text{th0(pMOS)}} = -0.49 \text{ V}$

จากที่กล่าวมาข้างต้นจะทำการกำหนดค่าอัตราส่วนของ W/L ของทรานซิสเตอร์ซีมอสในวงจร MCCFTA ได้ดังนี้

W/L = $5 \mu\text{m}/0.5 \mu\text{m}$ สำหรับ ทรานซิสเตอร์ซีมอส M_1 - M_2

W/L = $15 \mu\text{m}/0.5 \mu\text{m}$ สำหรับ ทรานซิสเตอร์ซีมอส M_3 - M_4

W/L = $5 \mu\text{m}/0.5 \mu\text{m}$ สำหรับ ทรานซิสเตอร์ซีมอส M_5 - M_8

W/L = $5 \mu\text{m}/0.5 \mu\text{m}$ สำหรับ ทรานซิสเตอร์ซีมอส M_n ที่เหลือทุกตัว

W/L = $15 \mu\text{m}/0.5 \mu\text{m}$ สำหรับ ทรานซิสเตอร์ซีมอส M_p ที่เหลือทุกตัว

จากที่ได้ชี้แจงในส่วนของการพารามิเตอร์ไว้ข้างต้น ต่อไปจะใช้โปรแกรม PSPICE ในการจำลองการทำงาน เพื่อพิสูจน์การทำงานของวงจร โดยจะเริ่มจากการป้อนกระแส I_{b1} จาก 1 ถึง 100 μA ซึ่งจะได้ค่า ความต้านทานแฝง R_f ในช่วงระหว่าง 12 ถึง 2.19 $\text{k}\Omega$ ดังแสดงได้ดังรูปที่ 5.13

และในทำนองเดียวกันจะทำการป้อนกระแส I_{b2} และ I_{b3} ในช่วงระหว่าง 5 ถึง 150 μA จะได้ค่าความนำถ่ายไอออนที่ g_{m1} และ g_{m2} มีค่าความนำถ่ายไอออนระหว่าง 107 ถึง 472 $\mu\text{A/V}$ ซึ่งได้แสดงในรูปที่ 5.14 โดยจากที่ได้ จำลองค่าความต้านทานแฝง และค่าความนำถ่ายไอออน โดยจะสามารถสรุปค่าต่างๆ ที่แสดงถึงประสิทธิภาพของวงจร MCCFTA ได้ดังแสดงในตารางที่ 5.1

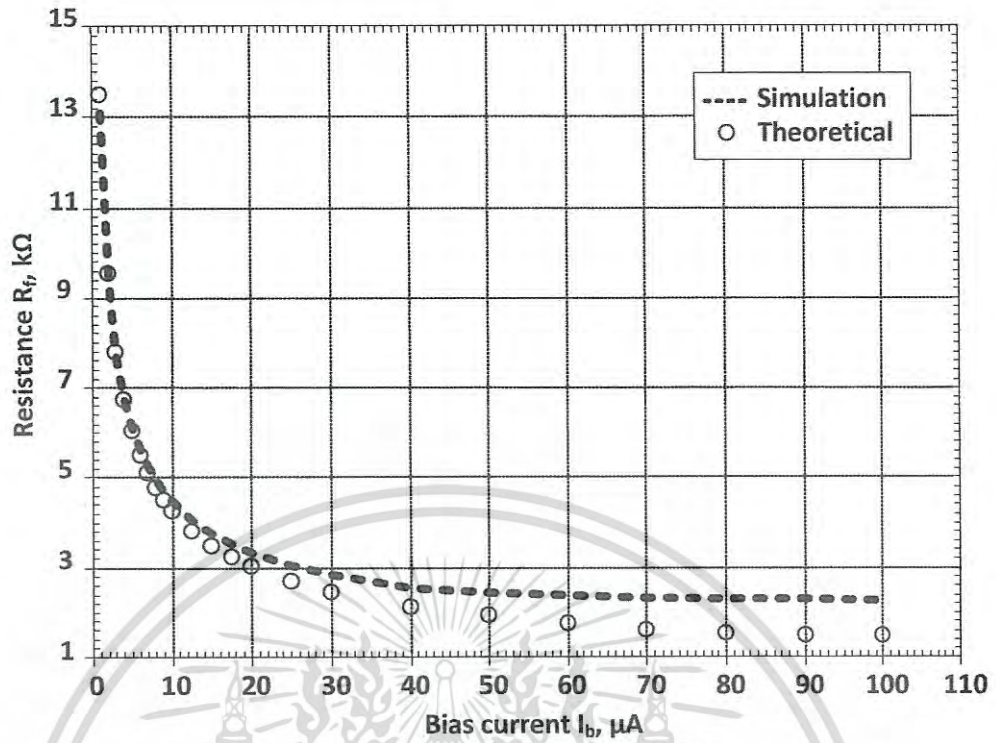
ในกรณีนี้จะพบว่าหากค่า $R_f \approx 1/g_{m1}$ ค่ากระแสเอาต์พุตและแรงดันเอาต์พุต จะมีค่าขนาดของสัญญาณที่ใกล้เคียงกัน โดยจะพบว่า หากขนาดของสัญญาณค่ากระแสเอาต์พุต และ แรงดันเอาต์พุต มีขนาดของสัญญาณที่ไม่ใกล้เคียงกัน ก็ต่อเมื่อ ค่าความต้านทานแฝง $R_f \neq 1/g_{m1}$ สำหรับการใช้งานในบางงานที่ต้องการ ความเท่ากันของขนาดสัญญาณควอเดรเจอร์นั้น จะต้องทำการเพิ่มในส่วนของวงจรขยายเข้าไปในวงจรด้วย

ตารางที่ 5.1 ค่าพารามิเตอร์ที่ใช้ในการจำลองวงจร MCCFTA

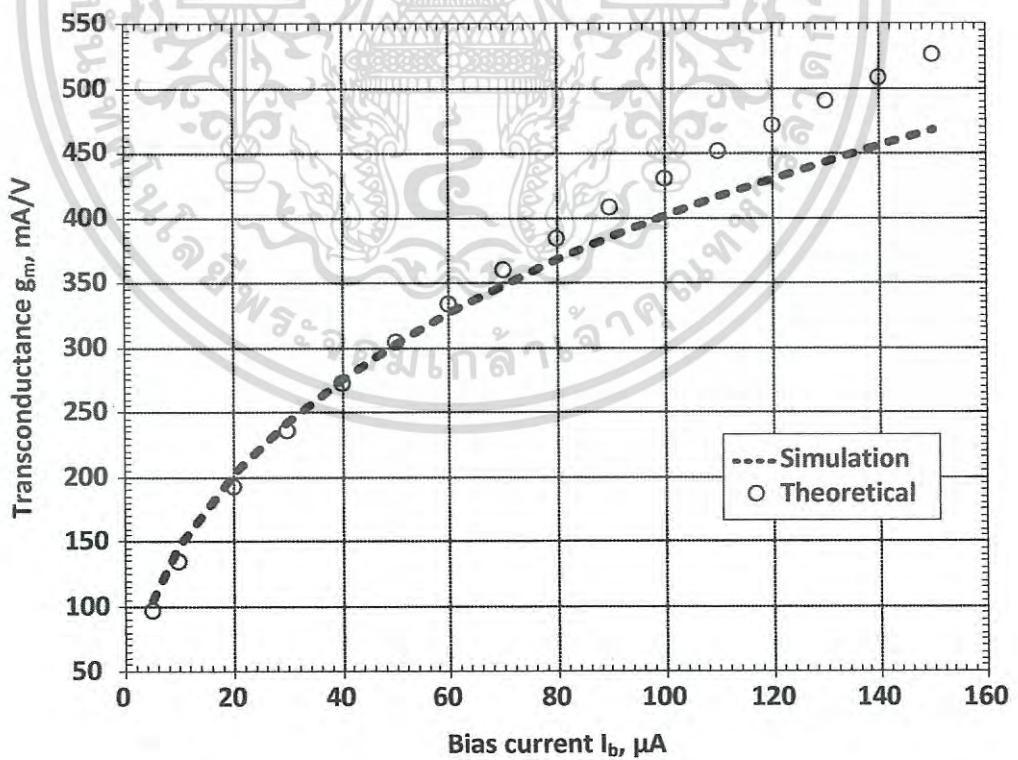
พารามิเตอร์	ค่าที่ได้
เทคโนโลยีที่ใช้	0.25 μm CMOS
แหล่งจ่ายไฟ	± 1 V
R_f ($I_B = 1\text{-}100 \mu\text{A}$)	12 to 2.19 k Ω
g_m ($I_B = 5\text{-}150 \mu\text{A}$)	107 to 472 $\mu\text{A/V}$
ขอบเขตค่าอินพุตและเอาต์พุต ($I_B = 5\text{-}150 \mu\text{A}$)	± 40 to ± 250 mV
แบนด์วิธ (-3dB) @ $I_{B1} = 50 \mu\text{A}$, $I_{B2} = I_{B3} = 100 \mu\text{A}$ ค่าตามกระแส (I_z / I_f)	42.84 MHz
ค่าตามกระแส (I_x / I_f) ($R_z = 2.23$ k Ω)	39.9 MHz
ค่าอัตราสะท้อนกระแส @ $I_{B1} = 50 \mu\text{A}$, $I_{B2} = I_{B3} = 100 \mu\text{A}$ $- I_z / I_f$	1.034
พารามิเตอร์แฝง @ $I_{B1} = 50 \mu\text{A}$, $I_{B2} = I_{B3} = 100 \mu\text{A}$ $- R_z, C_z$	116 k Ω , 25 fF
$- R_x, C_x$	96 k Ω , 25 fF
กำลังงานไฟฟ้า @ $I_{B1} = 50 \mu\text{A}$, $I_{B2} = I_{B3} = 100 \mu\text{A}$	2.12 mW

จากการจำลองการทำงานของวงจร MCCFTA โดยมีการกำหนดค่าพารามิเตอร์ต่าง ตามที่ได้เสนอไว้ข้างต้นนั้น ต่อไปจะทำการกำหนดค่า ตัวเก็บประจุ $C_1=C_2=C_3=20$ pF และกำหนดค่ากระแสไบอัส $I_{B1}=20 \mu\text{A}$ ค่ากระแสไบอัส $I_{B2}= 80 \mu\text{A}$ และค่ากระแสไบอัส $I_{B3}= 75 \mu\text{A}$ ค่ากระแสไบอัส I_{B3} นี้จะใช้เพื่อการปรับค่าในส่วนของค่าความนำถ่ายไอออนตัวที่ 2 g_{m2} เพื่อที่จะให้เป็นไปตามทฤษฎีและพิสูจน์ว่าเข้าตามเงื่อนไขการกำเนิดสัญญาณ และผลจากการจำลองวงจรโดยโปรแกรม PSPICE สามารถให้ผลการจำลองของค่าแรงดันเอาต์พุตทั้ง 2 ค่า และ ค่ากระแสเอาต์พุตทั้ง 4 ค่า โดยสามารถแสดงได้ดังรูปที่ 5.15 และ รูปที่ 5.16 ตามลำดับดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

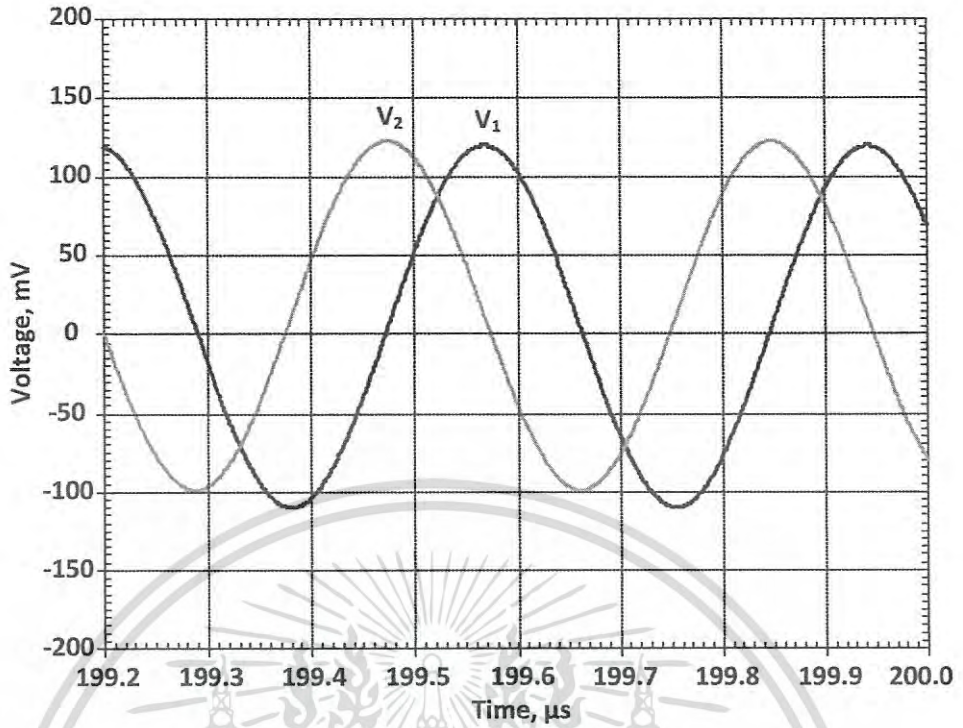


รูปที่ 5.8 ผลการจำลองการทำงาน ค่าความต้านทาน R_f และกระแสไบอัส I_{b1}

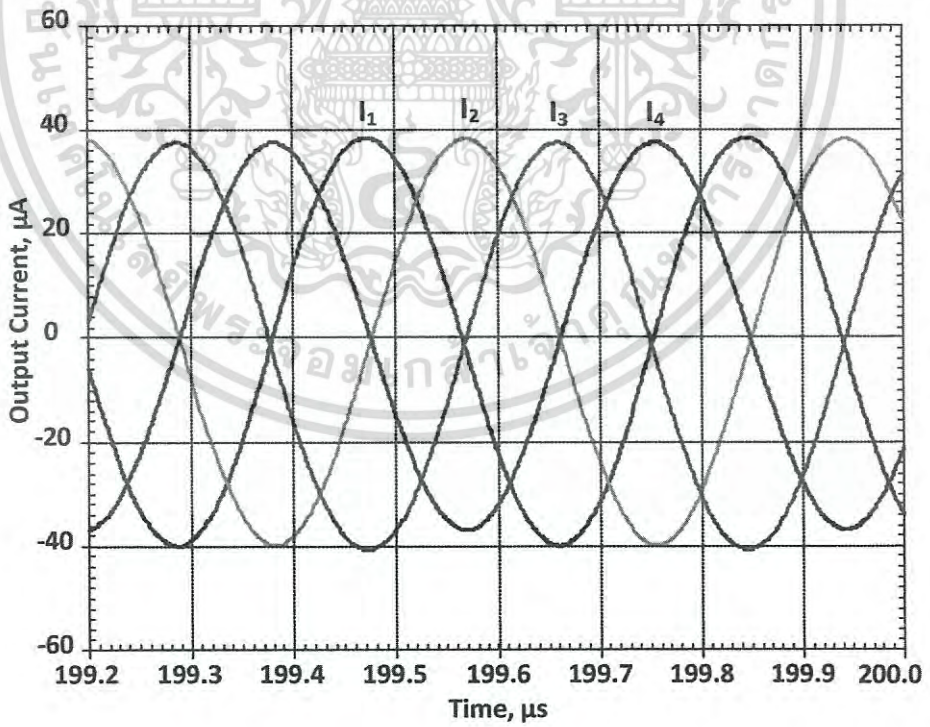


รูปที่ 5.9 ค่าความนำถ่ายไอออน g_m เทียบกับ กระแสไบอัส I_b

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.10 สัญญาณรูปคลื่นค่าแรงดันเอาต์พุตทั้ง 2 ค่า

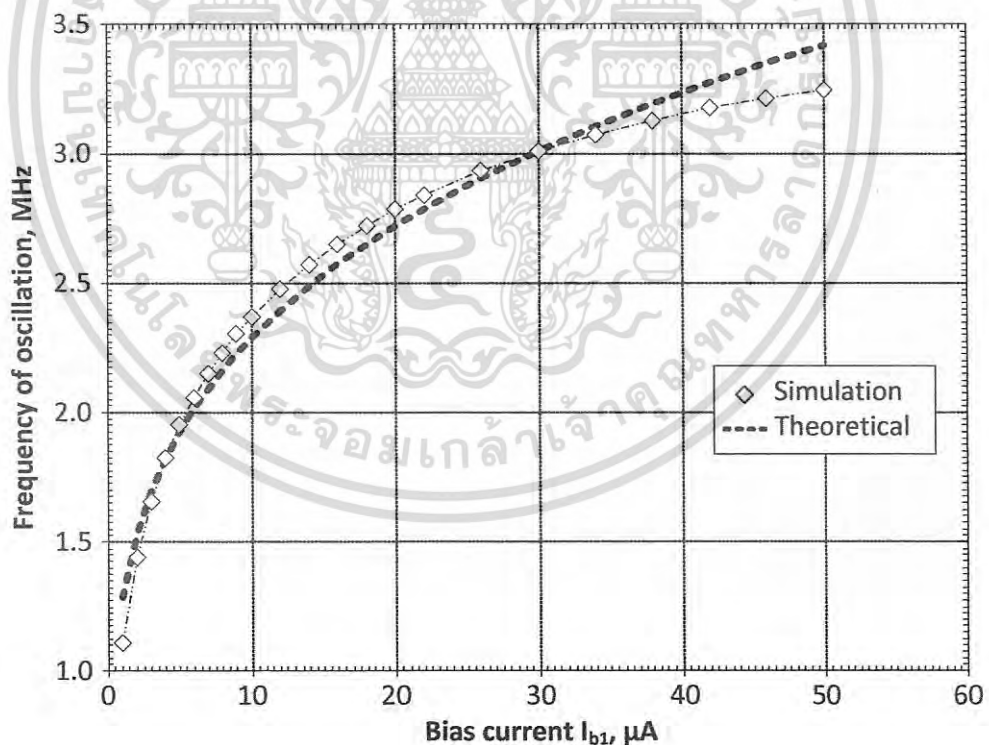


รูปที่ 5.11 สัญญาณรูปคลื่นค่ากระแสเอาต์พุตทั้ง 4 ค่า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากผลการจำลองการทำงาน ในรูปที่ 5.15 จะเป็นการนำเสนอค่าแรงดันเอาต์พุตทั้งสองค่า V_1 และ V_2 และมีค่าค่าความเพี้ยนรวม หรือ ค่า THD ของ ค่าแรงดันเอาต์พุต $V_1 = 0.26\%$ และ แรงดันเอาต์พุต $V_2 = 0.17\%$ โดยทำการวัดที่ความถี่มีค่าเท่ากับ 2.7 MHz และจากผลการจำลองการทำงานจะสามารถแสดงค่ากระแสเอาต์พุตทั้งสี่ค่าได้ดังรูปที่ 5.16 โดยได้ทำการวัดที่ค่าความถี่ 2.7 MHz เช่นเดียวกัน และจากค่ากระแสเอาต์พุตเหล่านี้มีค่าความเพี้ยนรวม (THD) ที่ได้จากการจำลองของแต่ละกระแสเอาต์พุต ดังนี้ $I_1 = 0.56\%$, $I_2 = 0.37\%$, $I_3 = 0.85\%$, $I_4 = 0.38\%$ และมีค่าการใช้กำลังงานรวม ประมาณ 1.43 mW

จากผลการจำลองการทำงานจะพบว่า ค่าความเพี้ยนจะมีค่าต่ำ เมื่อค่าขนาดของสัญญาณมีค่าใกล้เคียงกัน โดยจากการพิจารณาค่าเอาต์พุตของสัญญาณที่ $V_1 = 204\text{ mV}_{p-p}$, $V_2 = 198\text{ mV}_{p-p}$, $I_1 = 70\text{ }\mu\text{A}_{p-p}$, $I_2 = 70\text{ }\mu\text{A}_{p-p}$, $I_3 = 70\text{ }\mu\text{A}_{p-p}$, $I_4 = 66\text{ }\mu\text{A}_{p-p}$ ค่าความเพี้ยน THD จะมีค่าสูงขึ้น หากขนาดของสัญญาณมีค่าแตกต่างกันหรือเพิ่มมากขึ้น ซึ่งสามารถพบได้เมื่อมีการเพิ่มเงื่อนไขการกำเนิดสัญญาณ แต่อย่างไรก็ตามการเพิ่มค่าเงื่อนไขการกำเนิดสัญญาณนั้น จะมีผลกระทบต่อค่าความไม่เป็นเชิงเส้นของระบบ ซึ่งจะส่งผลไปถึงค่าความเพี้ยนที่จะสูงขึ้นตามมาด้วย นี่จึงเป็นข้อควรระวังสำหรับผู้ออกแบบวงจร



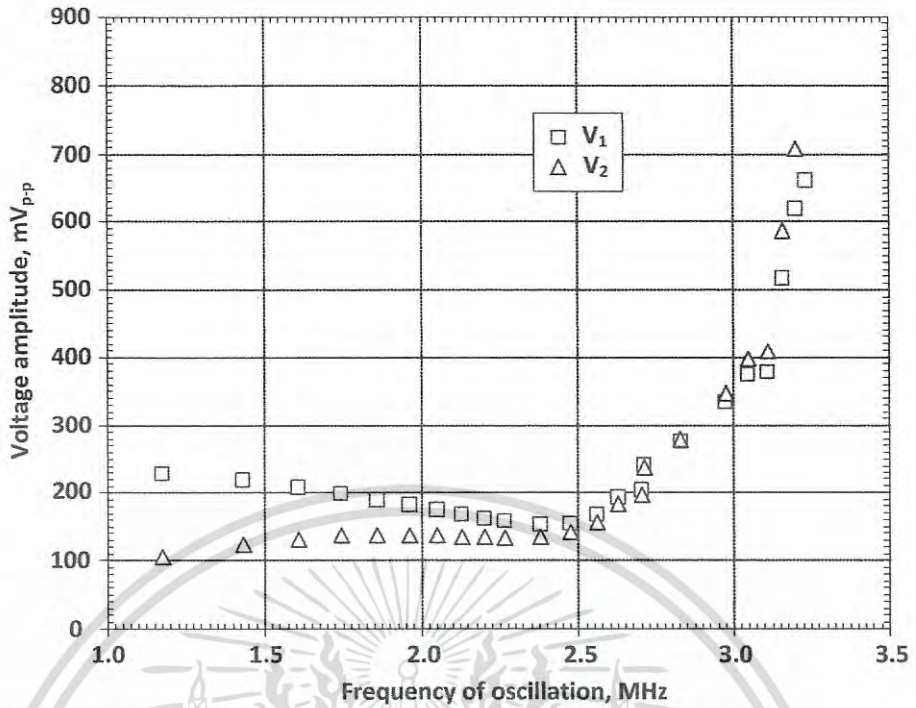
รูปที่ 5.12 ค่าความถี่ที่ปรับตามค่ากระแสไบอัส I_{b1}

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

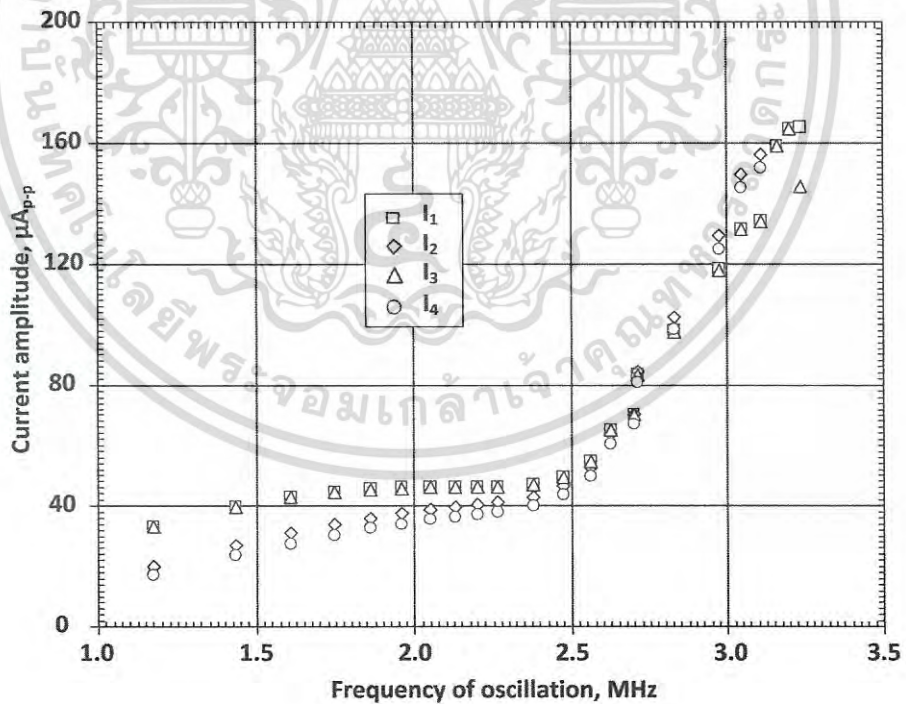
ในการปรับค่าความถี่ของวงจรถ่ายทอดสัญญาณด้วยวิธีการทางอิเล็กทรอนิกส์ ที่ได้แสดงไว้ในรูปที่ 5.17 นั้น จากการจำลองการทำงาน จะได้ผลค่าความถี่ โดยสามารถทำการปรับค่าความถี่จากความถี่ 1.1 MHz ไปถึง 3.25 MHz โดยที่ค่า กระแสไบอัส I_{b1} มีค่าระหว่าง 1-50 μA ค่าความถี่สามารถที่จะกำเนิดขึ้นมาได้โดยที่ไม่มีผลกับค่าเงื่อนไขการกำเนิดสัญญาณ สามารถที่จะจำลองค่าขึ้นมาได้ซึ่งก็เป็นไปตามค่าที่คำนวณได้จากทฤษฎี ที่ค่า $I_{b1} = 50 \mu\text{A}$ ค่าความผิดพลาดระหว่างค่าที่ได้จากการจำลอง และค่าที่ได้จากการคำนวณ จะมีค่าห่างกันประมาณ 4.9 %. ค่ากระแสไบอัส I_{b1} สามารถที่จะปรับขึ้นไปได้ถึง 100 μA แต่ค่าความนำถ่ายโอนที่ g_{m2} ต้องทำการปรับค่ากระแสไบอัส I_{b3} ให้สอดคล้องกับค่าเงื่อนไขการกำเนิดสัญญาณ (C.O.) ด้วย

อย่างไรก็ตาม จากการจำลองยังพบว่า ยังมีข้อที่ทำให้มีผลลัพธ์ที่ยังมีข้อแตกต่าง หรือมีความห่างกันระหว่างทฤษฎี และ จากการจำลอง โดยเมื่อค่ากระแสไบอัส มีค่าที่สูงขึ้นโดยเมื่อมีขนาดที่สูงกว่า 50 μA ซึ่งจะสังเกตได้จากรูปที่ 5.17 ค่าเอาต์พุตในรูปของระดับสัญญาณ ของ $V_1, V_2, I_1, I_2, I_3, I_4$ เทียบกับ f_0 จะนำมาแสดงได้ในรูปที่ 5.18ก. และ 5.18ข. จะสามารถสังเกตได้ว่า ค่าเอาต์พุตของสัญญาณจะยังไม่เท่ากันหรือมีค่าคงที่ เมื่อมีการปรับค่ากระแสไบอัส I_{b1} . ซึ่งจากปัญหานี้ เราสามารถที่จะแก้ได้ด้วยการนำวงจรถ่ายทอดแบบอัตโนมัติ AGC (Automatic gain control) มาช่วย ซึ่งกรณีของวงจรถ่ายทอดที่มีการต่อร่วมกับ AGC นี้ มีอยู่ในบทความทางวิชาการที่ [59]-[62] โดยเทคนิคของการใช้วงจร AGC จะทำการต่อเข้ากับวงจรที่มีระบบแบบวนลูบ เพื่อที่จะควบคุมขนาดของสัญญาณ

โดยปกติแล้ว วงจรถ่ายทอดแบบอัตโนมัติ AGC เหมาะสมสำหรับที่จะนำไปประยุกต์ใช้งานกับออสซิลเลเตอร์แบบควบคุมความถี่สัญญาณกำเนิดสัญญาณและความถี่สัญญาณแบบเชิงเส้น แต่ถ้าเป็นแบบไม่เป็นเชิงเส้น เช่นในวงจรที่ทำการจำลองนี้ (สังเกตได้จากที่มีการปรับค่าเงื่อนไขการกำเนิดสัญญาณ และค่าความถี่สัญญาณ ภายใต้โดเมนของรากลที่สอง) หรือที่เรียกว่า วงจรถ่ายทอดกำลังสอง (current squaring circuits) ตามเอกสารอ้างอิงที่ [63] และ ตามเอกสารอ้างอิงที่ [64] ในทั้งสองบทความยังต้องการ การชดเชยภายใต้รากลที่สอง เพื่อเปลี่ยนให้เป็นรูปแบบการควบคุมกระแสเชิงเส้นสำหรับค่าเงื่อนไขการกำเนิดสัญญาณและค่าความถี่สัญญาณ



(ก) ระดับสัญญาณของแรงดันเอาต์พุต เทียบกับความถี่

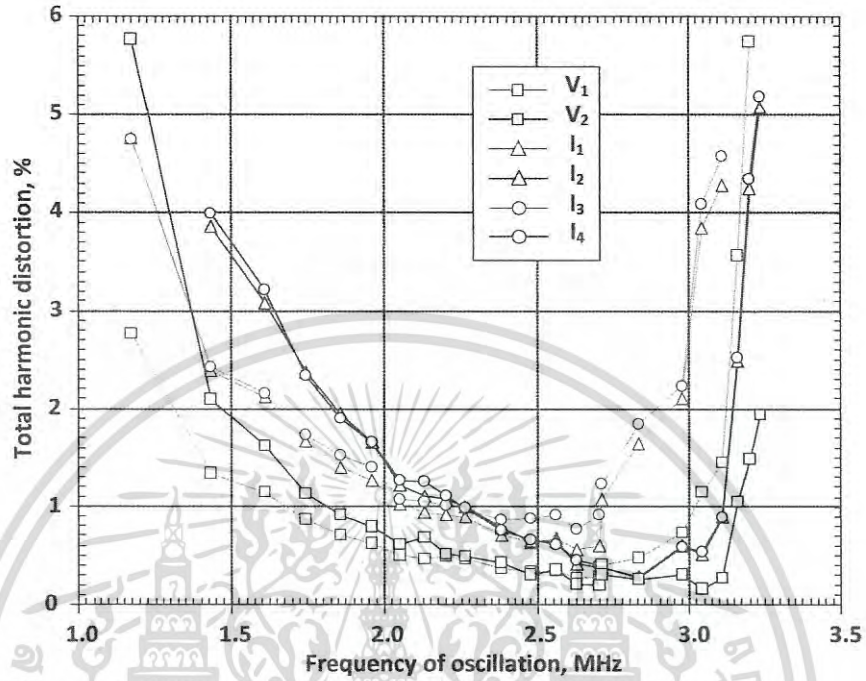


(ข) ระดับสัญญาณของกระแสเอาต์พุต เทียบกับความถี่

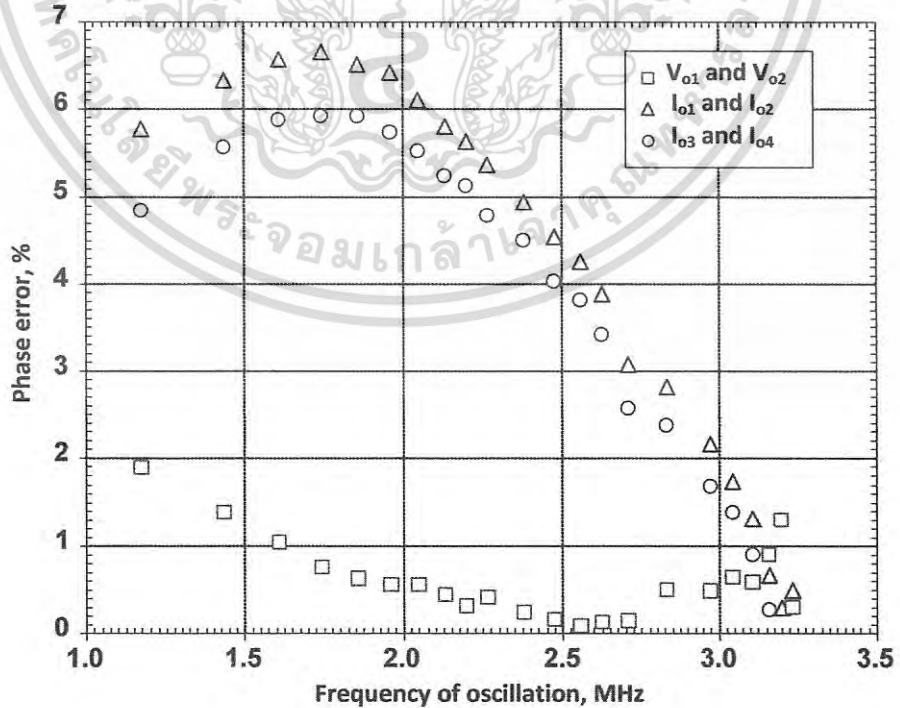
รูปที่ 5.13 ระดับสัญญาณที่เอาต์พุต (ก) แรงดัน (ข) กระแส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ค่า THD และค่าความผิดพลาดของเฟส ได้แสดงไว้ที่รูปที่ 5.19 และรูปที่ 5.20 ตามลำดับ โดยทั้งสองรูปจะทำการวัดค่าเทียบกับการปรับค่ากระแสไบอัส $I_{b1}(R_f)$ ซึ่งจะเทียบได้กับการเปลี่ยนความถี่



รูปที่ 5.14 ค่า THD เทียบกับ ค่าความถี่



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับรูปที่ 5.15 ค่าความผิดพลาดของเฟส เทียบกับ ความถี่ ใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

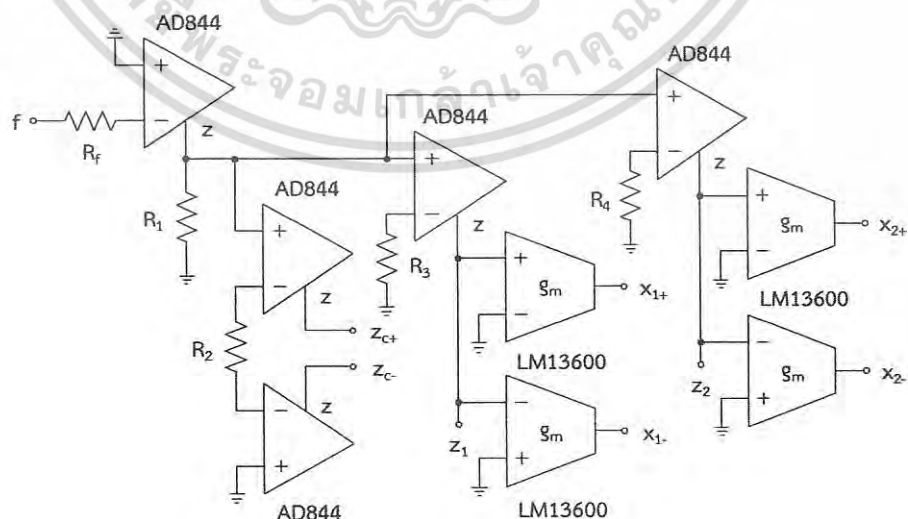
5.5 การทดลองวงจรจริง

จากวงจรกำเนิดสัญญาณไซน์แบบควอดเรเจอร์วงจร MCCFTA ที่นำเสนอนี้จะทำการนำมาสร้างวงจรจริงและทดสอบฟังก์ชันการทำงานโดยมีการแบ่งวางวงจรตามลักษณะการทำงานการ โดยรูปแบบของวงจร CFOA จะใช้อุปกรณ์ AD844 และในส่วนของวงจร OTA จะใช้อุปกรณ์ LM13600 ดังแสดงในรูปที่ 5.21. วงจรนี้จะใช้แหล่งจ่ายแรงดันขนาด 10 โวลต์ ในการสร้างวงจรเพื่อทำการทดลองนี้ จะออกแบบให้มีการเชื่อมต่อที่เป็นไปตามวงจรที่ได้ออกแบบไว้ตามการจำลอง แต่จะมีการเพิ่มในส่วนของอุปกรณ์บางตัวเข้าไปในวงจรเพื่อให้สะดวกต่อการวัดค่าระดับสัญญาณจากการทดลองป้อนไฟจริง เช่น ค่ากระแสเอาท์พุท I_1, I_2, I_3, I_4 จะทำการต่อวงจรเข้ากับตัวต้านทานภายนอกวงจรเพื่อวัดค่าแรงดันที่ตกคร่อมตัวต้านทานเหล่านั้น และจะนำไปไว้คำนวณหาค่ากระแสในภายหลัง โดยในที่นี้จะใช้ตัวต้านทาน ที่มีค่าความต้านทาน 50 k Ω โดยในการทดลองนี้ จะมีเครื่องมือวัดสัญญาณดังนี้

ก. อุปกรณ์ออสซิลโลสโคป ยี่ห้อ Tektronix รุ่น MSO 4034

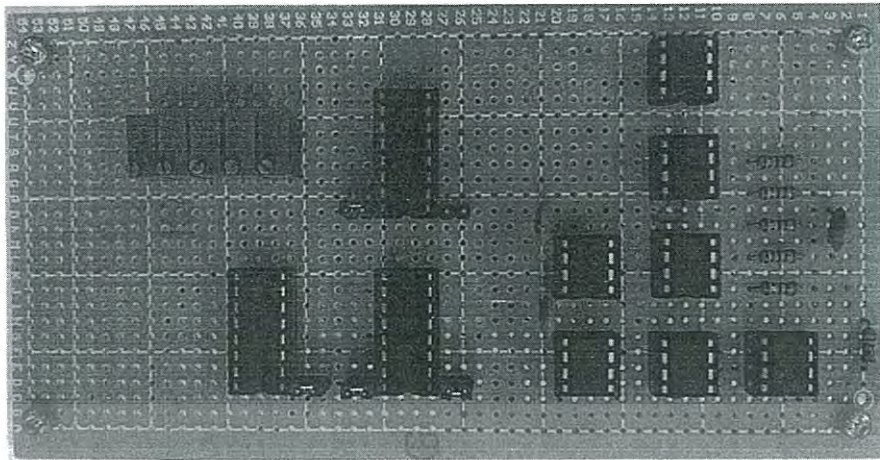
ข. อุปกรณ์วิเคราะห์สัญญาณเชิงความถี่ Keysight N9030A (spectrum analyzer)

ในวงจร MCCFTA ที่จะทำการทดลองนี้ จะเลือกใช้ตัวเก็บประจุมีค่าเท่ากันทั้งสามตัว โดยจะออกแบบให้มีค่าเท่ากับ $C_1 = C_2 = C_3 = 5$ nF และตัวต้านทานที่ทำการต่อไว้ดังรูปที่ 5.21 มีตัวต้านทานดังนี้ R_1, R_2, R_3, R_4 ซึ่งได้เลือกค่าที่จะใช้ไว้คือ ทุกตัวมีค่าเท่ากับ 1 k Ω . นอกจากนั้นยังจำเป็นที่จะต้องเลือกใช้ตัวต้านทานแบบปรับค่าได้เพื่อใช้สำหรับปรับค่าความต้านทานแฝง R_f และค่าความนำถ้ายอน g_m ให้เป็นไปตามขอบเขตที่จะทำการทดลอง

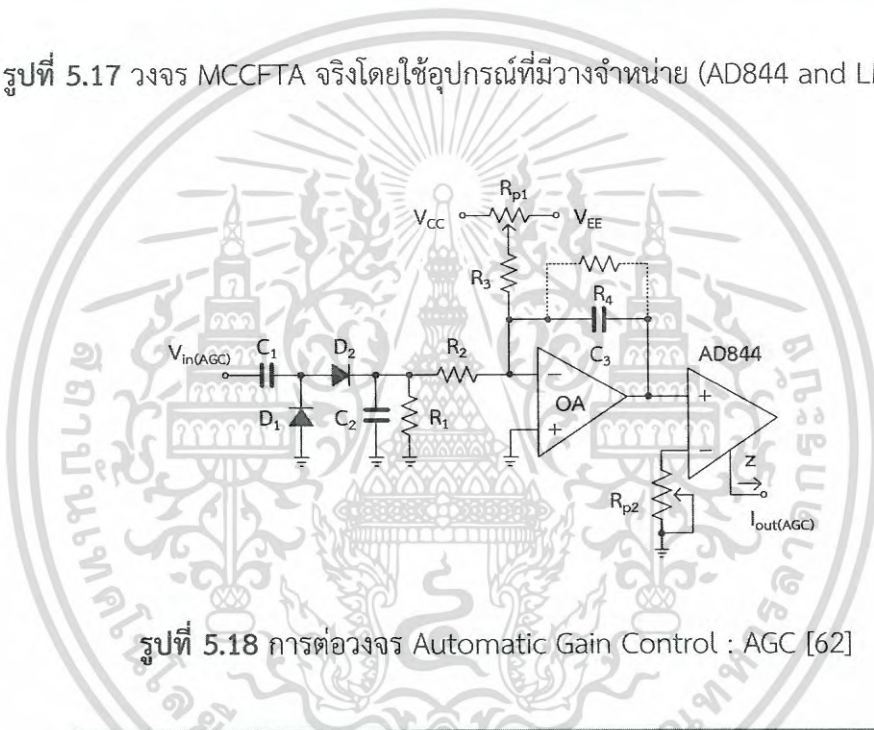


รูปที่ 5.16 วงจร MCCFTA โดยใช้อุปกรณ์ที่มีวางจำหน่าย (AD844 and LM13600)

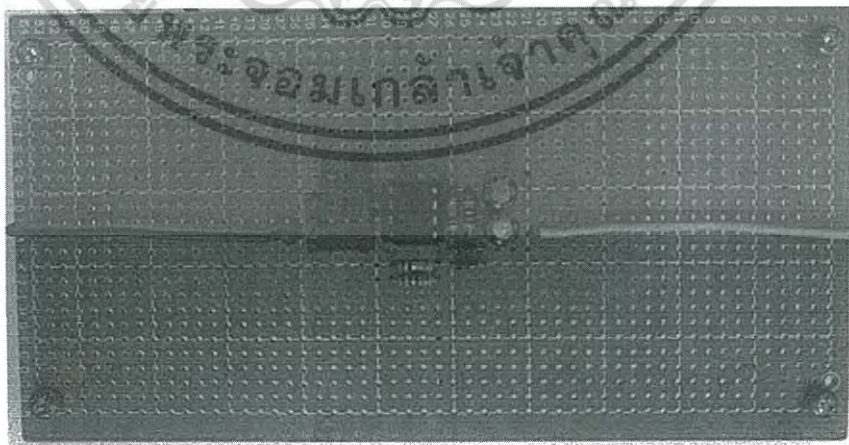
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.17 วงจร MCCFTA จริงโดยใช้อุปกรณ์ที่มีวางจำหน่าย (AD844 and LM13600)



รูปที่ 5.18 การต่อวงจร Automatic Gain Control : AGC [62]



รูปที่ 5.19 การต่อวงจรจริงวงจร AGC (Automatic Gain Control)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากผลการทดลอง เพื่อที่จะควบคุมขนาดของสัญญาณเอาต์พุตให้มีค่าคงที่เท่ากัน เราจะทำการต่อเชื่อมกับวงจร AGC ดังที่แสดงไว้ดังรูปที่ 5.23 โดยวงจรมีได้ถูกพัฒนามาจากวงจรตามบทความทางวิชาการที่ [62].

จากผลการวัดค่าที่ได้จากวงจรที่นำเสนอ จะสังเกตพบว่า ค่า V_1 (I_1 และ I_3) มีค่าแปรผันตามการปรับค่าความถี่ (F.O.) ดังนั้น ค่า V_1 จะเอาไปใช้เป็นค่าอินพุตสำหรับวงจร AGC $V_{in(AGC)}$ วงจร CFOA ที่ใช้อุปกรณ์ AD844 และ อุปกรณ์ R_{p2} จะใช้ทำหน้าที่เป็นวงจรแปลงแรงดันเป็นกระแส (V-I converter) ค่ากระแสเอาต์พุตของวงจร AGC จะถูกนำเข้าไปต่อเพิ่มเข้าไปในส่วนของกระแสไบอัสที่ 3 I_{b3} เพื่อที่จะสามารถชดเชยให้กับค่าเงื่อนไขการกำเนิดสัญญาณ ค่าพารามิเตอร์ต่าง ๆ ของทั้งอุปกรณ์ที่เป็นส่วนแอกทีฟและพาสซีฟ ที่ใช้ในรูปวงจร ตามรูปที่ 5.24 จะแสดงค่าไว้ในตารางที่ 2

ตารางที่ 5.2. ค่าพารามิเตอร์ของอุปกรณ์ที่ใช้ตามรูปที่ 5.24

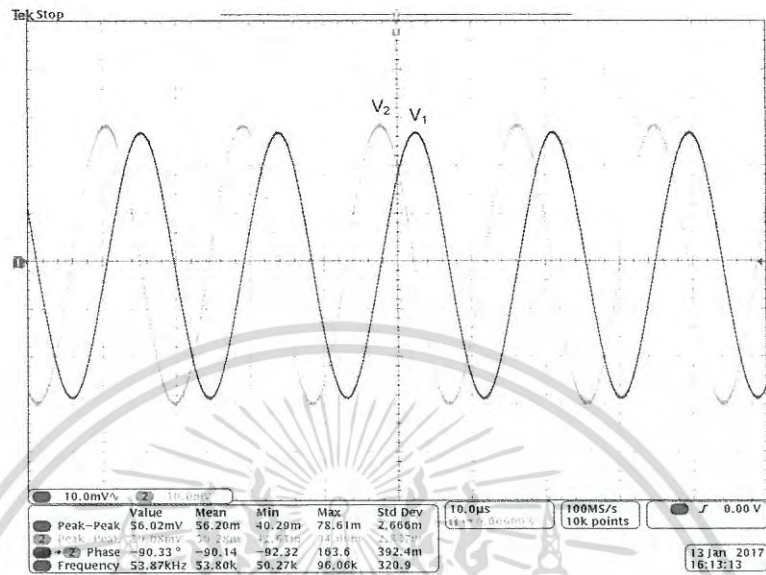
อุปกรณ์	ค่าพารามิเตอร์
OA	OPA2650
D_1, D_2	2xBAT42
C_1, C_2	1 μ F
C_3	10 nF
R_1, R_4	1 M Ω
R_2, R_3	100 k Ω
R_5	200 Ω
R_{p1} and R_{p2}	100 k Ω (variable resistor)

จากการจำลองวงจร MCCFTA เพื่อให้ได้สัญญาณเอาต์พุตแบบสัญญาณไซน์ควอดเรเจอร์ ทั้งในรูปของทั้งที่เป็นเอาต์พุตแรงดัน และ เอาต์พุตกระแส โดยเลือกวัตต์ที่ค่าหนึ่ง ที่มีขนาดของ ความต้านทานแฝง $R_f = 500 \Omega$ ค่ากระแสไบอัส $I_{b2} = 50 \mu A$ ($g_{m2} = 1 \text{ mA/V}$) และ ค่ากระแสไบอัส $I_{b3} = 61.8 \mu A$ สามารถแสดงได้ดังรูปที่ 5.25 (ก) และ (ข) ตามลำดับ

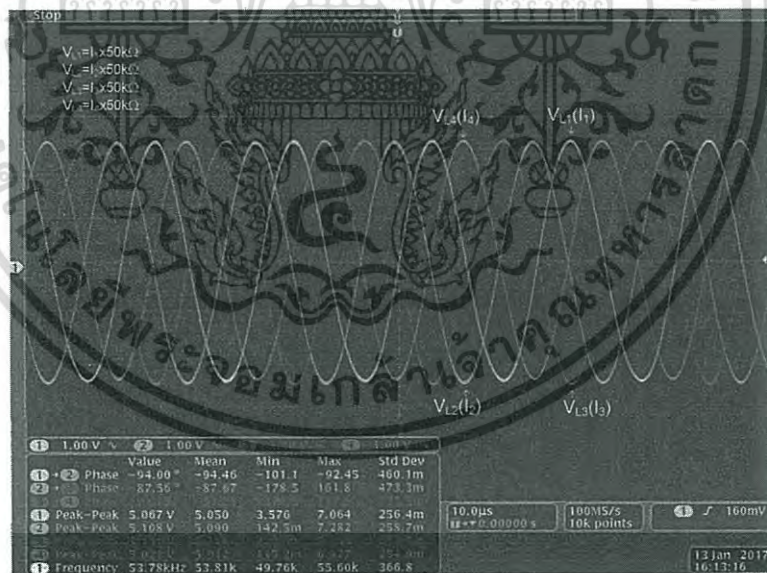
จากการทดลองวงจร MCCFTA ค่าระดับสัญญาณที่ได้เป็นในรูปแบบสัญญาณไซน์แบบควอดเรเจอร์ ที่มีขนาดของสัญญาณเกือบจะเท่ากันทั้งหมด ในการทดลองจริงโดยใช้ค่ากระแสไบอัสตามที่ป้อนไว้ข้างบนนี้ จะได้ค่าความถี่ที่ 53 kHz ดังแสดงได้ดังรูปที่ 5.25 และมีค่าความเพี้ยนของสัญญาณแต่ละค่าสัญญาณดังนี้ ที่สัญญาณเอาต์พุตแรงดันที่ 1 ค่า V_1 , มีค่าความเพี้ยนรวม 1.2 % ที่สัญญาณเอาต์พุตแรงดันที่ 2 ค่า V_2 , มีค่าความเพี้ยนรวม 0.9 % ที่สัญญาณเอาต์พุตกระแส I_1, I_2, I_3 และ I_4 จะ มีค่าความเพี้ยนรวม เท่ากับ 1.2, 1.1, 1.3 และ 1.1 % ตามลำดับ. นอกจากรูปที่ 5.25 แล้วยังสามารถแสดงการพิสูจน์ เพื่อหาความสัมพันธ์ของสัญญาณว่าเป็นไปในรูปแบบควอดเรเจอร์ได้โดยการแสดงในเอกสารนี้

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้สำหรับใช้ในวงจำกัดเท่านั้น เมื่อผู้จัดทำเห็นประโยชน์อันดีจากการศึกษาเอกสารนี้โดยไม่หวังกำไร ขอสงวนสิทธิ์ในสิ่งที่ปรากฏไว้ ไม่สามารถรับผิดชอบต่อความเสียหายใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปแบบแกน X-Y ของสัญญาณเอาร์ทพุทสองตัวที่มีความสัมพันธ์กัน ที่ได้จากรูปที่ 5.25 จะสามารถแสดงความสัมพันธ์ โดยแสดงได้ดังรูปที่ 5.26 (ก) และ (ข) ตามลำดับ



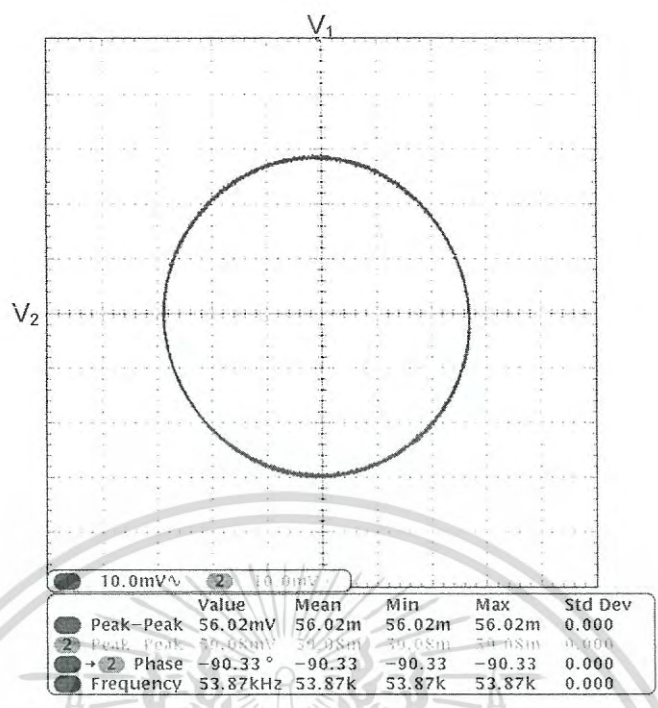
(ก) แรงดันเอาร์ทพุท



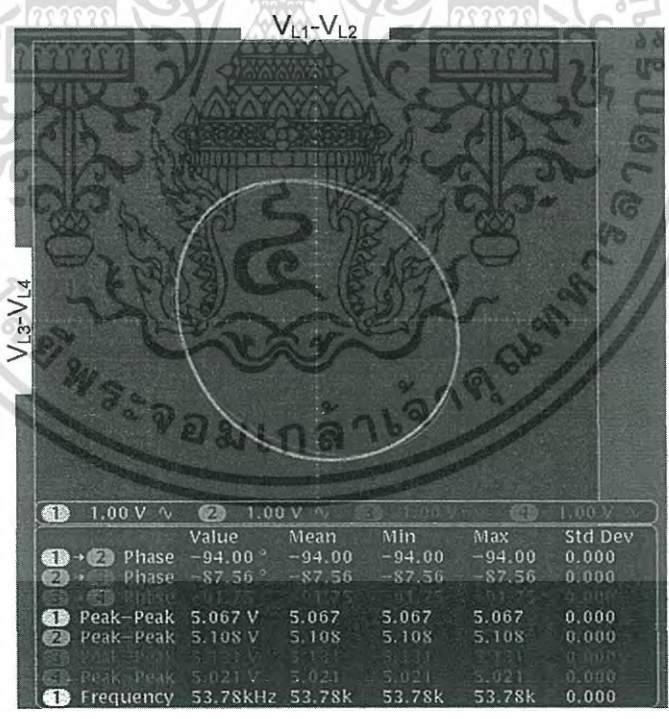
(ข) กระแสเอาร์ทพุท

รูปที่ 5.20 สัญญาณรูปคลื่นของค่า (ก) แรงดันเอาร์ทพุท, (ข) กระแสเอาร์ทพุท

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับกรใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



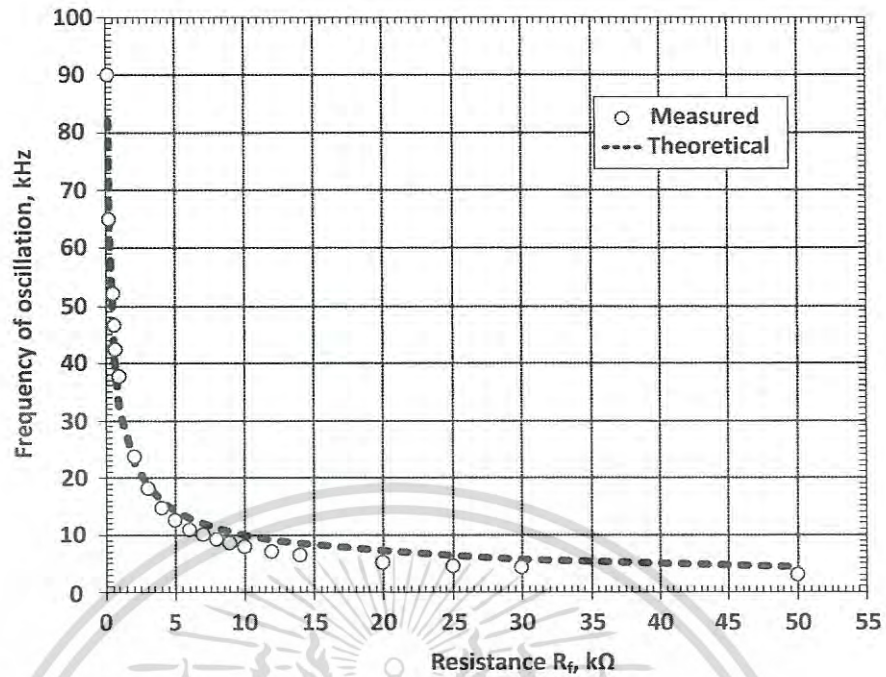
(ก) แรงดันเอาต์พุต



(ข) กระแสเอาต์พุต

รูปที่ 5.21 สัญญาณในรูปแบบแกน X-Y (ก) แรงดันเอาต์พุต (ข) กระแสเอาต์พุต

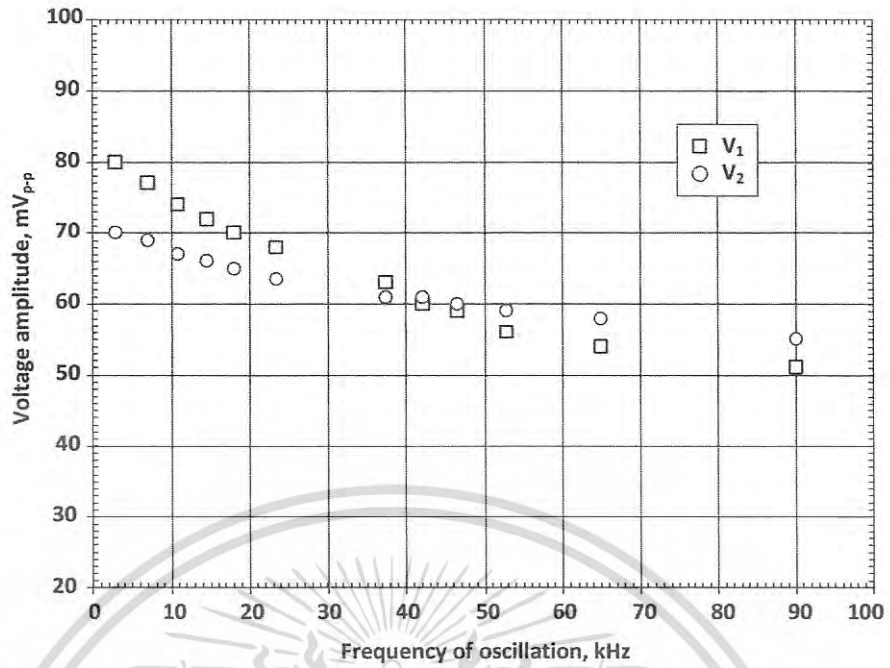
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



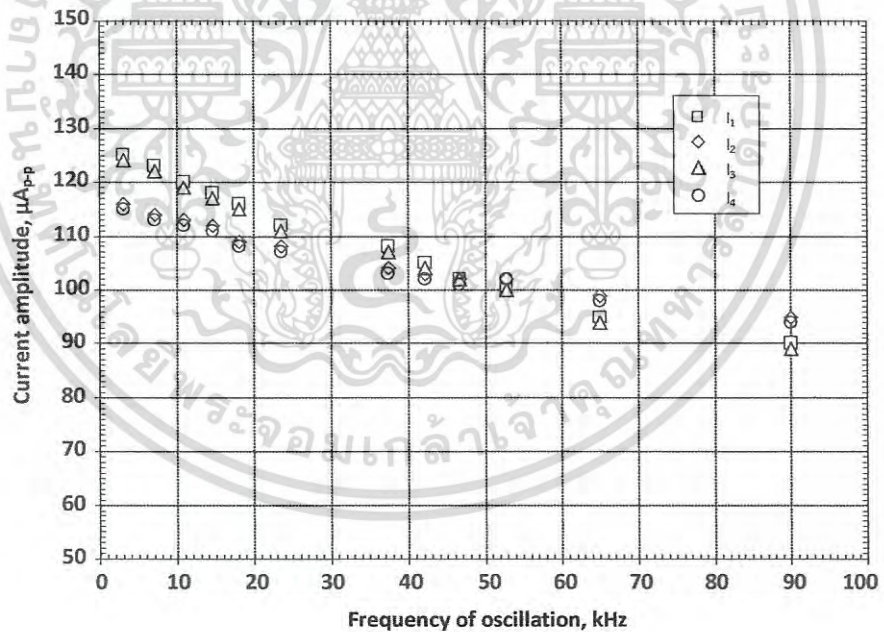
รูปที่ 5.22 ค่าความถี่เทียบกับค่าความต้านทานแฝง R_f

ในรูปที่ 5.22 แสดงผลการทดลองวงจร MCCFTA โดยแสดงค่าความถี่ที่เปลี่ยนแปลงไปตามการปรับเปลี่ยนค่า R_f โดยในที่นี้ ค่าตัวเก็บประจุ $C_1 = C_2 = C_3 = 5$ nF ค่ากระแสไบอัส $I_{b1} = 50$ μ A และค่ากระแสไบอัส $I_{b3} = 61.8$ μ A จากการปรับเลี่ยนค่าเพื่อหาค่าความถี่ จะพบว่า ได้ค่าความถี่ในช่วง 2.9 ถึง 90 kHz เมื่อทำการปรับเปลี่ยนค่าความต้านทานแฝง R_f โดยได้ทำการลดค่าจาก 50 ถึง 0.15 k Ω ซึ่งในกรณีนี้ค่าความถี่ที่ได้ เกิดจากการปรับค่าเงื่อนไขการกำเนิดสัญญาณ (C.O.) โดยทำผ่านวงจร AGC ซึ่งจากผลการทดลองที่ได้ จะทำการพิจารณาผลที่ได้กับรูปแบบของกราฟที่คำนวณจากทฤษฎีเพื่อเป็นการเปรียบเทียบกัน

จากการทดลองวัดค่าระดับสัญญาณเอาต์พุตจะสามารถแสดงค่าระดับสัญญาณเอาต์พุตที่ V_1 และระดับสัญญาณเอาต์พุตที่ V_2 เมื่อเทียบกับค่าความถี่ f_0 และค่าขนาดของกระแสเอาต์พุตทั้งสี่ตัว I_1, I_2, I_3, I_4 เทียบกับค่าความถี่ f_0 สามารถแสดงได้ในรูปที่ 5.28 และ รูปที่ 5.29 ตามลำดับ



รูปที่ 5.23 ค่าระดับแรงดันเอาต์พุต V_1 และ V_2 เทียบกับความถี่

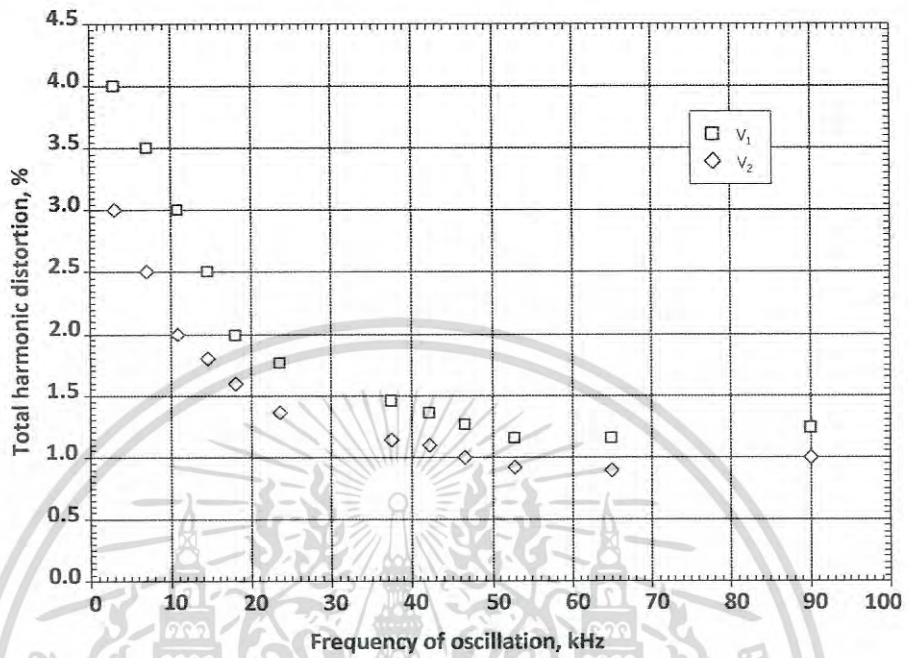


รูปที่ 5.24 ค่าระดับกระแสเอาต์พุต I_1 , I_2 , I_3 และ I_4 เทียบกับความถี่

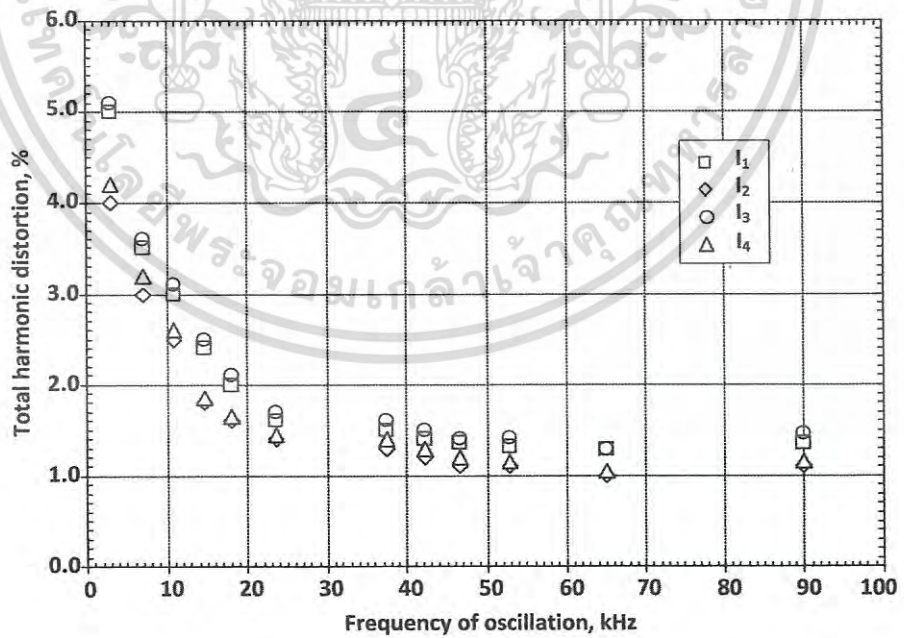
จากการทดลองนี้ จะพบว่าค่าขนาดของสัญญาณไม่ได้มีการแกว่งขึ้น ๆ ลง ๆ ของสัญญาณ ซึ่งก็เป็นผลมาจากการใช้วงจร AGC เข้ามาช่วย นอกจากนี้ ค่าความเพี้ยนของสัญญาณที่แรงดันเอาต์พุต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และ ค่าความเพี้ยนของสัญญาณที่กระแสเอาต์พุต เมื่อเทียบกับ ค่าความถี่ f_0 แล้ว สามารถวัดค่าได้ และได้แสดงไว้ดังรูปที่ 5.30 และ รูปที่ 5.31



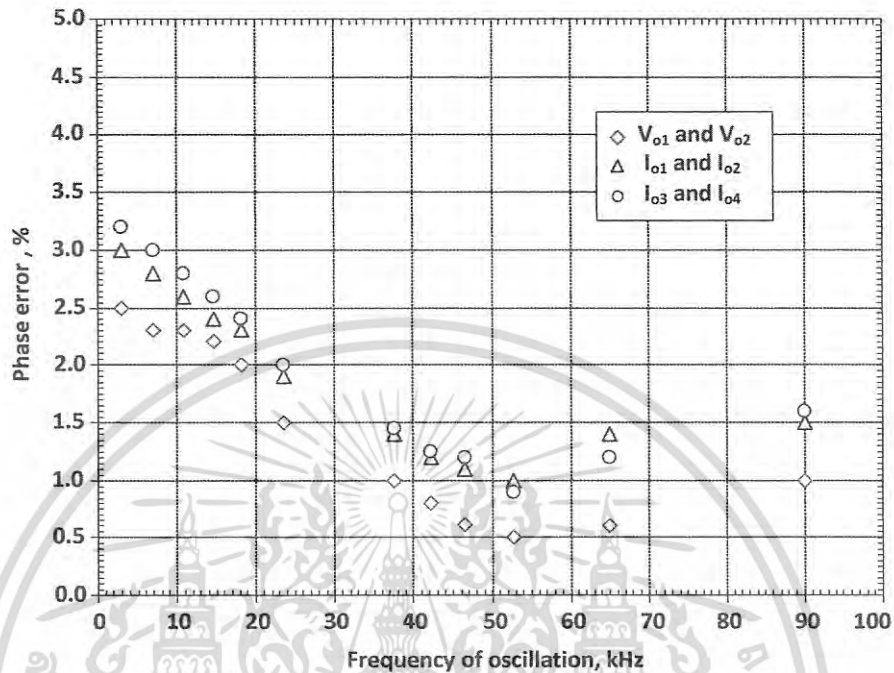
รูปที่ 5.25 ค่า THD ของแรงดันเอาต์พุต เทียบกับ ความถี่



รูปที่ 5.26 ค่า THD ของกระแสเอาต์พุตเทียบกับความถี่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในสุดท้ายนี้การทดลองวัดค่าความผิดพลาดของเฟสนั้น ได้ทำการแสดงผลของการผิดพลาดของเฟส เทียบกับค่าความถี่ f_0 และผลของการทำงานของวงจร สามารถแสดงได้ดังรูปที่ 5.32



รูปที่ 5.27 ค่าความผิดพลาดของเฟส เทียบกับค่าความถี่

ในการที่จะทำการเปรียบเทียบระหว่างผลการจำลองการทำงานของวงจร MCCFTA ด้วยโปรแกรม PSPICE และ จากการทดลองจริงด้วยวงจรที่สร้างขึ้นมานั้น ผลการทดลองที่ได้จะมีค่าความถี่ของวงจรและค่าตัวเก็บประจุที่เลือกใช้สำหรับวงจรที่ทำการจำลองด้วยโปรแกรม PSPICE และจากวงจรที่สร้างขึ้นมาเพื่อใช้ทดลองจริง จะมีค่าที่แตกต่างกัน ซึ่งเนื่องจากค่าของอุปกรณ์ที่หาซื้อได้ในท้องตลาด มีค่าที่ไม่ตรงกับค่าที่ใช้ในโปรแกรม PSPICE ที่ใช้จำลองการทำงาน ดังนั้นจะพบว่า ค่าผลการจำลองจากโปรแกรม PSPICE และ ค่าจากผลการทดลองด้วยวงจรจริง โดยใช้อุปกรณ์ที่มีค่าพารามิเตอร์ที่ต่างกัน แต่ให้ผลการทำงานที่เป็นไปในทำนองเดียวกัน และเป็นไปตามทฤษฎีที่ได้กล่าวไว้ ซึ่งในความเป็นจริงแล้ว ในการจำลองการทำงาน และจากการสร้างวงจร เพื่อทดสอบจริงจะมุ่งเน้นไปที่การกำเนิดสัญญาณแบบควอดเรเจอร์ ที่มีรูปแบบที่เหมาะสมสำหรับนำไปผลิตเป็นวงจรรวม (IC)

อย่างไรก็ตาม อุปสรรคที่จะเป็นปัญหาต่อการสร้างวงจรรวม นั้นคือปัจจัยทางด้านราคา ในขณะเดียวกัน ที่ความถี่สูง วงจรที่สร้างนี้สามารถที่จะทำการทดลองที่ความถี่สูงได้เช่นกัน แต่จากวงจรที่สร้างเพื่อการทดลองนี้ ได้สร้างบนแผ่นวงจรสำเร็จรูปออนกประสงค์ ซึ่งถ้าได้ทำการสร้างด้วยแผ่น

พิมพ์วงจร และใช้อุปกรณ์ชนิดที่มีคุณภาพดี จะสามารถเพิ่มขอบเขตการทำงานของวงจรที่ทำการ

ทดลองได้ดังได้มีแสดงไว้ใน [60]-[62] ดังนั้นผลการทดลองที่ได้จะใช้สำหรับเพื่อยืนยันการทำงานของวงจรว่ามีความสามารถทำงานได้ ตามโครงสร้างของวงจรที่ได้นำเสนอ

5.6 บทสรุป

การนำเสนอในบทนี้ จะทำการนำเสนอและวิเคราะห์วงจรใหม่ วงจร QSO อันดับสาม ที่มีการใช้งานวงจร MCCFTA เพียงตัวเดียว และเชื่อมต่อกับตัวเก็บประจุอีก 3 ตัวแบบต่อลงกราวด์ โดยวงจรจะให้ค่าเอาต์พุตทั้งแบบกระแส และ แรงดัน โดยมีเอาต์พุตแบบกระแส 4 เอาต์พุต และเอาต์พุตแบบแรงดัน 2 เอาต์พุต วงจร MCCFTA ที่ทำการต่อตัวเก็บประจุลงกราวด์ จะออกแบบให้สามารถหาค่าเงื่อนไขของการกำเนิดสัญญาณ (C.O.) และ ค่าความถี่กำเนิดสัญญาณ (F.O.) โดยที่ค่าทั้งสองนี้ มีสามารถควบคุมได้ในทางอิเล็กทรอนิกส์ และควบคุมได้อย่างอิสระต่อกัน

นอกจากนี้ ได้ทำการวิเคราะห์สมการในทางอุดมคติก่อน แล้วทำการวิเคราะห์ในทางที่ไม่เป็นอุดมคติด้วย โดยสามารถแสดงสมการให้เห็นได้ และยังสามารถจัดให้เห็นในรูปแบบที่สอดคล้องกันกับรูปแบบที่เป็นอุดมคติ

จากการจำลองการทำงาน และการสร้างวงจรเพื่อทดลองจริง คุณลักษณะภายในตัวอุปกรณ์ทรานซิสเตอร์ เมื่อออกแบบวงจรแล้ว ได้จำลองการทำงานผ่านโปรแกรม PSPICE และผลการจำลองเป็นที่สอดคล้องตามทฤษฎี และได้ทดลองโดยทำแผ่นวงจรจริง โดยมีส่วนประกอบหลัก ๆ ประกอบด้วย AD844 และ LM13600 ค่าเอาต์พุตที่ได้จากวงจร เป็นไปตามทฤษฎีด้วยเช่นกัน โดยในรูปแบบของวงจรที่ต่อขึ้นมา นี้ จะมีวงจรช่วยในการควบคุมอัตราขยายขนาดอัตโนมัติ ประกอบเข้ากับวงจรด้วย เพื่อรักษาระดับสัญญาณเอาต์พุตให้มีขนาดที่เท่ากัน โดยผลการทดลอง ให้ค่าเอาต์พุตเป็นไปตามทฤษฎี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 6

สรุปและข้อเสนอแนะ

6.1 บทนำ

ในบทนี้จะขอทำการสรุปการนำเสนอวิทยานิพนธ์ที่ได้จัดทำขึ้นมา โดยมีเนื้อหาตามที่ได้แสดงไว้ในแต่ละบทโดยเริ่มตั้งแต่บทที่ 1 ที่ได้นำเสนอในส่วนของวัตถุประสงค์ของเนื้อหาที่จะนำเสนอ รวมไปถึงขอบเขตการนำเสนอ ในการสรุปและเสนอแนะในบทแรกนี้ จะขอเข้าไปแทรกในแต่ละบท ที่มีส่วนเกี่ยวข้องกับหัวข้อที่ได้เขียนไว้ ในบทที่ 2 จะเป็นในส่วนของพื้นฐานของอุปกรณ์ และวงจรพื้นฐานที่นำเสนอ รวมไปถึง รูปแบบการคิดวิเคราะห์สมการทางคณิตศาสตร์ ในบทที่ 3 จะเป็นพื้นฐานของวงจรกำเนิดความถี่แบบควอเดรเจอร์ที่นำเสนอ บทที่ 4 จะเป็นตัวอย่างการออกแบบวงจรควอเดรเจอร์ลำดับที่สอง ที่ผู้เขียนได้เคยพัฒนาและได้ผ่านการตีพิมพ์ การจำลองการทำงานด้วยโปรแกรม PSPICE ที่ใช้ในการบ่งชี้ถึงคุณสมบัติของวงจรกำเนิดความถี่ไซน์แบบควอเดรเจอร์ ในบทที่ 5 จะเป็นการนำเสนอการออกแบบวงจรควอเดรเจอร์ลำดับที่สามซึ่งเป็นผลงานที่เป็นส่วนสำคัญที่ใช้เป็นเนื้อหาสำคัญ โดยจะมีการจำลองการทำงานของวงจร รวมไปถึงการทดลองวงจรด้วยการสร้างเป็นวงจรจริง จากอุปกรณ์ที่มีในท้องตลาด รวมไปถึงการวัดค่าต่าง ๆ เพื่อยืนยันการทำงานของวงจร และ ในบทที่ 6 นี้ จะขอสรุปและนำเสนอข้อเสนอแนะเป็นลำดับขั้นตอนดังต่อไปนี้

6.2 สรุป

จากการนำเสนอในบทที่ 4 และบทที่ 5 ได้นำเสนอการออกแบบวงจร QSO อันดับสองและอันดับสามตามลำดับนั้น จะขอสรุปโดยแบ่งเป็นสองส่วนได้ดังนี้

6.2.1 การออกแบบวงจร QSO อันดับสอง

จากจุดประสงค์ของการออกแบบวงจร QSO ที่ได้ตั้งไว้และจากการศึกษาความเป็นมาและปัญหาในบทที่ 1 นั้น จะขอ นำจุดประสงค์เหล่านั้นมาเป็นหัวข้อที่จะสรุปเป็นตาราง โดยจะทำการเปรียบเทียบจากการออกแบบวงจร QSO โดยใช้อุปกรณ์แอกทีฟเพียงตัวเดียว ต่อเชื่อมวงจรถับอุปกรณ์พาสซีฟ และพิจารณาถึงค่าพารามิเตอร์ที่สำคัญ ตามที่ได้กล่าวไว้ในบทที่ 1 เช่น ค่า THD จำนวนวงจรแอกทีฟ จำนวนอุปกรณ์พาสซีฟ การต่ออุปกรณ์พาสซีฟแบบลกราวน์ การควบคุมด้วยวิธีการทางอิเล็กทรอนิกส์ จำนวนเอาต์พุตที่ได้ และขนาดของสัญญาณเอาต์พุต เป็นต้น ดังจะแสดงในตารางที่ 6.1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 6.1 เปรียบเทียบวงจร QSO อันดับสองที่ออกแบบ และวงจร QSO ที่ศึกษา

เอกสารอ้างอิง	จำนวนอุปกรณ์แอกทีฟ	จำนวนอุปกรณ์ R-C	R-C ทุกตัวลงกราวด์	ค่าความเพี้ยนสัญญาณ THD %	ความถี่ควบคุมโดย	จำนวนเอาต์พุต	ขนาดสัญญาณเอาต์พุต
Thesis	MCCCCTA	2-C	ใช่	1-2-1.5	I_A	4	100 μ A
7	1-ZC-CDTA	2-R + 2-C	ไม่ใช่	1.17	R or C	1	172 μ A
8	1-CDTA	1-R + 2-C	ไม่ใช่	3.45	R	2	60 μ A
9	1-CDTA	1-R + 2-C	ไม่ใช่	0.16	R	2	75 μ A
13	1-CDTA	1-R + 2-C	ไม่ใช่	3.45	I_b	2	400 μ A
21	GCFTA+UGVF	2-R + 2-C	ไม่ใช่	1.67	R_2	2	60 mV
27	1-CCCFTA	1-R + 2-C	ใช่	2.7	I_b	2	60 μ A

6.2.2 การออกแบบวงจร QSO อันดับสาม

จากจุดประสงค์ของการออกแบบวงจร QSO ที่ได้ตั้งไว้และจากการศึกษาความเป็นมาและปัญหาในบทที่ 1 นั้น จะขอ นำจุดประสงค์เหล่านั้นมาเป็นหัวข้อที่จะสรุปเป็นตาราง โดยจะทำการเปรียบเทียบจากการออกแบบวงจร QSO โดยใช้อุปกรณ์แอกทีฟเพียงตัวเดียวต่อเชื่อมวงจรกับอุปกรณ์พาสซีฟ และในทำนองเดียวกันกับการออกแบบวงจร QSO อันดับสอง จะขอสรุปได้ ดังจะแสดงในตารางที่ 6.2

ตารางที่ 6.2 เปรียบเทียบวงจร QSO อันดับสามที่ออกแบบ และวงจร QSO ที่ศึกษา

เอกสารอ้างอิง	จำนวนอุปกรณ์แอกทีฟ	จำนวนอุปกรณ์ R-C	R-C ทุกตัวลงกราวด์	ค่าความเพี้ยนสัญญาณ THD %	ความถี่ควบคุมโดย	จำนวนเอาต์พุตกระแส+แรงดัน	ขนาดสัญญาณเอาต์พุต
Thesis	MCCFTA	3-C	ใช่	0.3-2.5	I_b	4+2	40 μ A /140mV
50	MCCCCTA	3-C	ใช่	0.8-5.5	I_b	4+2	150 μ A /440mV
45	CCCCTA +OTA	3-C	ใช่	1.09	I_b	2	160 μ A

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6.3 ข้อเสนอแนะ

จากการศึกษาและนำเสนอการออกแบบวงจร QSO อันดับสองและอันดับสามที่กล่าวมานั้น จะขอสรุปถึงข้อสำคัญที่จะเป็นข้อเสนอแนะเพิ่มเติม โดยมีรายละเอียดดังนี้

6.3.1 อุปกรณ์พื้นฐานและวงจรพื้นฐาน

อุปกรณ์ที่ใช้เป็นอุปกรณ์พื้นฐาน ยังมีส่วนสำคัญในการช่วยการออกแบบ เช่น ความเหมาะสมของการเลือกใช้อุปกรณ์ทั้งในส่วนของคุณค่าขนาดของอุปกรณ์เช่น 0.18, 0.25, 0.5 μm รวมไปถึงค่าขนาดภายในอุปกรณ์ เช่นค่า W/L นอกจากนั้น ตัวเก็บประจุ ตัวต้านทาน ก็ควรจะเป็นแบบต่อลงกราวด์ด้วย

วงจรพื้นฐานที่ใช้ในการเชื่อมต่อวงจรพื้นฐาน จำนวนวงจรที่ใช้ รวมถึงการต่อร่วมกับอุปกรณ์พาสซีฟ เพื่อให้ได้ค่าที่ดีที่สุด ควรมีจำนวนวงจรที่เมื่อวิเคราะห์วงจรแล้ว มีส่วนที่ใช้ควบคุมการทำงาน ให้มีจำนวนน้อย เพื่อให้ง่ายต่อการควบคุม และเพื่อใช้พื้นที่ที่น้อยลง และทำให้การใช้กำลังงานไฟฟ้าน้อยลง

6.3.2 การจำลองการทำงานและการทดลองวงจรจริง

เพื่อศึกษาการทำงานและให้ได้ค่าที่ถูกต้อง ควรเลือกใช้อุปกรณ์ แหล่งจ่ายไฟฟ้า และการตั้งค่าเงื่อนไขในการจำลองและทดลองการทำงานที่เหมาะสม เพื่อให้ผลการจำลองและทดลองการทำงาน แสดงค่าที่ดีและเป็นค่าที่ถูกต้อง จากการศึกษา [60]-[62] การเพิ่มวงจร AGC เข้ามาประกอบรวมจะช่วยให้ขนาดของสัญญาณมีค่าที่ใกล้เคียงกันของวงจรที่มีหลายเอาต์พุต และยังช่วยให้ค่าประสิทธิภาพของวงจร เช่นค่า THD มีค่าที่ดีขึ้นด้วย

เอกสารอ้างอิง

- [1] C. Toumazou, F. Lidgey, C. A. Makris “Extending voltage-mode op amps to current-mode performance”, *IEE Proceeding Part-G*, vol. 137, pp. 116-130, 1990.
- [2] D. Biolek, “CDTA-building block for current-mode analog signal processing,” in *Proceedings of European Conference on Circuit Theory and Design (ECCTD)*, Poland, vol. III, pp. 397-400, 2003.
- [3] S. Haykin, M. Moher, **An introduction to analog and digital communications**, John Wiley & Sons, New York, 2007. ISBN-13: 978-0471432227
- [4] W. Bolton, **Measurement and instrumentation systems**, Newnes, Oxford, 1996. ISBN-9780128011324.
- [5] A. U. Keskin , D. Biolek “Current mode quadrature oscillator using current differencing transconductance amplifiers (CDTA)”, *IEE Proceeding of Circuits Devices and Systems*, vol. 153, pp. 214-218, 2006.
- [6] A. Lahiri, “Novel voltage/current-mode quadrature oscillator using current differencing transconductance amplifier”, *Analog Integrated Circuits and Signal Processing*, vol. 61, pp. 199-203, 2009.
- [7] D. Biolek, A. U. Keskin, V. Biolkova “Grounded capacitor current mode single resistance-controlled oscillator using single modified current differencing transconductance amplifier”, *IET Circuits, Devices and Systems*, vol. 4, pp. 496-520, 2009.
- [8] T. Bumrongchoke, D. Duangmalai, W. Jaikla “Current differencing transconductance amplifier based current-mode quadrature oscillator using grounded capacitors”, *Proceedings of 2010 International Communications and Information Technologies (ISCIT)*, Japan, pp. 192-195, 2010.
- [9] W. Jaikla, M. Siripruchyanum, J. Bajer, D. Biole “A simple current-mode quadrature oscillator using single CDTA”, *Radioengineering*, vol. 17, pp. 33-40, 2008.
- [10] A. Lahiri “Novel voltage/current-mode quadrature oscillator using current differencing transconductance amplifier”, *Analog Integrated Circuit Signal Processing*, vol. 61, pp. 199-203, 2009.
- [11] M. Kumngern., P. Lamun, K. Dejhan “Current-mode quadrature oscillator using current differencing transconductance amplifiers”, *International Journal of Electronics*, vol. 99, pp. 971-986, 2012.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- [12] W. Jaikla, A. Lahiri “Resistor-less current-mode four-phase quadrature oscillator using CCCDTAs and grounded capacitors”, **International Journal of Electronics and Communications**, vol. 66, pp. 214-218, 2012.
- [13] J. Jin, C. Wang “Single CDTA-based current-mode quadrature oscillator”, **International Journal of Electronics and Communications**, vol. 66, pp. 933-936, 2012.
- [14] D. Biolek, R. Senani, V. Biolkova, Z. Kolka “Active elements for analog signal processing: classification review and new proposals”, **Radioengineering**, vol. 17, pp. 15-32, 2008.
- [15] N. Herencsar, J. Koton, K. Vrba, A. Lahiri “Floating simulators based on current follower transconductance amplifiers (CFTAs)”, **Proceedings of the European Conference of Circuits Technology and Devices**, pp. 23-26, 2010.
- [16] N. Herencsar, J. Koton, K. Vrba, O. Cicekoglu “New active-C grounded positive inductance simulator based on CFTAs,” **Proceedings of 33rd International Conference On Telecommunications And Signal Processing**, Czech Republic, pp. 35-37, 2010.
- [17] N. Herencsar, J. Koton, K. Vrba, “Realization of current-mode khn-equivalent biquad using current follower transconductance amplifiers (CFTAs),” **IEICE Transactions on Fundamentals of Electronics, Communications and Computer Sciences**, vol. E93, pp. 1816-1819, 2010.
- [18] N. Herencsar, J. Koton, K. Vrba, I. Lattenberg “Current follower transconductance amplifier (CFTA)-a useful building block for analog signal processing”, **Journal of Active and Passive Electronic Devices**, vol. 6, pp. 217-229, 2011.
- [19] K. Intawichai, W. Tangsrirat “Signal flow graph realization of nth-order current-mode allpass filters using CFTAs”, **Proceedings of 2013 10th International Conference on Electrical Engineering/Electronics, Computer, Telecommunications and Information Technology (ECTI-CON)**, Thailand, pp. 1-6, 2013.
- [20] U. Torteanchai, M. Kumngern “First-order allpass network using CFTA”, **Proceedings of 2014 4th Joint International Conference on Information and Communication Technology, Electronic and Electrical Engineering (JICTEE)**, Thailand, pp. 1-4, 2014.
- [21] U. Torteanchai, M. Kumngern “First-order allpass network using CFTA”, **Proceedings of 2014 4th Joint International Conference on Information and Communication Technology, Electronic and Electrical Engineering (JICTEE)**, Thailand, pp. 1-4, 2014.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- [22] N. Herencsar, K. Vrba, J. Koton, A. Lahiri “Realisations of single-resistance-controlled quadrature oscillators using a generalised current follower transconductance amplifier and a unity-gain voltage-follower”, **International Journal of Electronics**, vol. 97, pp. 897-906, 2010.
- [23] W. Tangsrirat, P. Mongkolwai, T. Pukkalanun “Current-mode high-Q bandpass filter and mixed-mode quadrature oscillator using ZC-CFTAs and grounded capacitors”, **Indian Journal of Pure & Applied Physics**, vol. 50, pp. 600-607, 2012.
- [24] D. Prasertsom, W. Tangsrirat “Current gain controlled CFTA and Its application to resistorless quadrature oscillator”, **Proceedings of 2012 9th International Conference on Electrical Engineering/Electronics, Computer, Telecommunications and Information Technology (ECTI-CON) Thailand**, pp. 1-4, 2012.
- [25] P. Lamun, M. Kumngern, U. Torteanchai, K. Sarsitthithum “Tunable current-mode quadrature sinusoidal oscillator using CCCFTAs and grounded capacitors”, **Proceedings of 2013 4th International Conference on Intelligent Systems, Modelling and Simulation (ISMS), Thailand**, pp. 665-668, 2013.
- [26] M. Kumngern, P. Lamun, S. Junnapiya “CFTA-based electronically tunable quadrature sinusoidal oscillator”, **Proceedings of 2014 International Electrical Engineering Congress (iEECON), Thailand**, pp. 1-4, 2014.
- [27] P. Phatsornsiri, P. Lamun “Tunable current-mode quadrature oscillator using CFTAs and grounded capacitors”, **Proceedings of 2015 12th International Conference on Electrical Engineering/Electronics, Computer, Telecommunications and Information Technology (ECTI-CON), Thailand**, pp. 1-4, 2015.
- [28] S. Srisakultiew, M. Siripruchyanun, W. Jaikla “Single-resistance-controlled current-mode quadrature sinusoidal oscillator using single CCCFTA with grounded elements”, **Proceedings of 2013 36th International Conference on Telecommunications and Signal Processing (TSP)**, pp. 436-439, 2013.
- [29] M. E. Van Valkenburg, **Analog Filter Design**, Holt Sounders International Edition, 1987.
- [30] E. Rubiola, **Phase noise and frequency stability in oscillators**, Cambridge University Press, ISBN-13: 9780521153287, 2010.
- [31] B. Razavi, “A study of phase noise in CMOS oscillators”, **IEEE Journal of Solid-State Circuits**, vol. 31, pp. 331-343, 1996.
- [32] P. Prommee, K. Dejhan, “An integrable electronic-controlled quadrature sinusoidal oscillator using CMOS operational transconductance amplifier”, **International Journal of Electronics**, vol. 89, pp. 365-379, 2002.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- [33] J.-W. Horng “Quadrature oscillators using operational amplifiers”, **Active and Passive Electronic Components**, vol. 2011, pp. 1-4, 2011.
- [34] J. W. Horng, C. L. Hou, C.-M. Chang, W. Y. Chung, H. W. Tang, Y. H. Wen, “Quadrature oscillator using CCIs,” **International Journal of Electronics**, vol. 92, pp. 21–31, 2005.
- [35] J.-W. Horng. “Current/voltage-mode third order quadrature oscillator employing two multiple outputs CCIs and grounded capacitors”, **Indian Journal of Pure & Applied Physics**, vol. 49, pp. 494-498, 2011.
- [36] J. Koton, N. Herencsar, K. Vrba, B. Metin, “Current- and voltage-mode third-order quadrature oscillator”, **Proceedings of 2012 13th International Conference on Optimization of Electrical and Electronic Equipment (OPTIM)**, Romania, pp. 1203-1206, 2012.
- [37] B. Chaturvedi, S. Maheshwari, “Third-order quadrature oscillator circuit with current and voltage outputs”, **ISRN Electronics**, vol. 2013, pp. 1-8, 2013.
- [38] R. Pandey, N. Pandey, G. Komanapalli, R. Anurag, “OTRA based voltage mode third order quadrature oscillator”, **ISRN Electronics**, vol. 2014, pp.1-5, 2014.
- [39] M. Kumngern, I. Kansiri, “Single-element control third-order quadrature oscillator using OTRAs”, **Proceedings 2014 12th ICT and Knowledge Engineering (ICT&KE)**, Thailand, pp. 24-27, 2014.
- [40] S. Maheshwari, I. A. Khan. “Current controlled third order quadrature oscillator”, **IEE Proceeding of Circuits Devices and System**, vol. 152, pp.605-607, 2005.
- [41] S. Maheshwari. “Current-mode third-order quadrature oscillator”, **IET Circuits, Devices and Systems**, vol. 4, pp. 188-195, 2010.
- [42] J.-W. Horng. “Current-mode third-order quadrature oscillator using CDTAs”, **Active and Passive Electronic Components**, vol. 2009, pp.1-5, 2009.
- [43] J.-W. Horng, H. Lee, and J.-Y. Wu, “Electronically tunable third-order quadrature oscillator using CDTAs,” **Radioengineering**, vol. 19, pp. 326-330, 2010.
- [44] M. Kumngern., S. Junnapiya, “Current-mode third-order quadrature oscillator using minimum elements”, **Proceedings of International Conference on Electrical Engineering and Informatics (ICEEI)**, Indonesia, pp. 1-4, 2011.
- [45] S. Lawanwisut, M. Siripruchayanun, “High output-impedance current-mode third-order quadrature oscillator based on CCCCTAs”, **Proceedings of 2009 IEEE Region 10 Conference (TENCON)**, Singapore, pp. 1-4, 2009.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- [46] D. Duangmalai, W. Jaikla, "Realization of current-mode quadrature oscillator based on third order technique", *ACEEE International Journal on Electrical and Power Engineering*, vol. 2, pp. 46-49, 2011.
- [47] R. Pandey, N. Pandey, S. K. Paul, "MOS-C third order quadrature oscillator using OTRA," *Proceedings of 2012 Third International Conference on Computer and Communication Technology (ICCCCT)*, India, pp. 77-80, 2012.
- [48] K. Phanruttanachai, W. Jaikla "Third order current-mode quadrature sinusoidal oscillator with high output impedances", *World Academy of Science, Engineering and Technology*, vol. 7, pp. 472-475, 2013.
- [49] N. Pandey, R. Pandey, "Approach for third order quadrature oscillator realization", *IET Circuits, Devices & Systems*, vol. 9, pp. 161-171, 2009.
- [50] P. Prommee, K. Angkeaw, "Log-domain current-mode third-order sinusoidal oscillator", *Proceedings of 2011 IEEE 54th International Midwest Symposium on Circuits and Systems (MWSCAS)*, Korea, pp. 1-4, 2011.
- [51] M. Kumngern., J. Chanwutitum, "Single MCCCCTA-based mixed-mode third-order quadrature oscillator", *Proceedings of Fourth International Conference on Communications and Electronics (ICCE)*, Vietnam, pp. 426-429, 2012.
- [52] R. Pandey, N. Pandey, G. Komanapalli and R. Anurag, "OTRA based voltage mode third order quadrature oscillator," *ISRN Electronics*, vol. 2014, pp.1-5, 2014.
- [53] P. Phatsornsiri, P. Lamun, M. Kumngern, U. Torteanchai, "Current-mode third-order quadrature oscillator using VDTAs and grounded capacitors", *Proceeding of The 4th Joint International Conference on Information and Communication Technology, Electronic and Electrical Engineering (JICTEE)*, Thailand, pp. 1-4, 2014.
- [54] O. Channumsin, A. Jantakun, "Third-order sinusoidal oscillator using VDTAs and grounded capacitors with amplitude controllability", *Proceeding of The 4th Joint International Conference on Information and Communication Technology, Electronic and Electrical Engineering (JICTEE)*, Thailand, pp. 1-4, 2014.
- [55] N. Herencsar, J. Koton, K. Vrba, A. Lahiri, O. Cicekoglu, "Current-controlled CFTA-based current-mode SITO universal filter and quadrature oscillator", *Proceedings of 2010 International Conference on Applied Electronics (AE)*, Czech Republic, pp. 1-4, 2010.
- [56] Y. LI, "A modified CDTA (MCDTA) and its applications: designing current-mode sixth-order elliptic band-pass filter", *Circuits, Systems, and Signal Processing*, vol. 30, pp. 1383-1390, 2011.

- [57] W. Jaikla, M. Siripruchyanun, A. Lahiri, "Resistorless dual-mode quadrature sinusoidal oscillator using a single active building block", *Microelectronics Journal*, vol. 42, pp. 135-104, 2011.
- [58] M. Kumngern, U. Torteanchai, "A current-mode four-phase third-order quadrature oscillator using a MCCCFTA". *Proceedings of 2012 IEEE International Conference on Cyber Technology in Automation, Control, and Intelligent Systems (CYBER), Thailand*, pp. 156-159, 2012.
- [59] M. Bhusan, R. W. Newcomb, "Grounding of capacitors in integrated circuits", *Electronics Letters*, vol. 3, pp. 148-149, 1967.
- [60] B. Biolkova, A. Lahiri, W. Jaikla, M. Siripruchyanun, V. Biolkova, "Realization of electronically tunable voltage-mode/current-mode quadrature sinusoidal oscillator using ZC-CG-CDBA", *Microelectronics Journal*, vol. 42, pp. 1116-1123, 2011.
- [61] R. Sotner, J. Jerabek, N. Herencsar, J. Petrzela, K. Vrba, Z. Kincl, "Linear tunable quadrature oscillator derived from LC Colpitts structure using voltage differencing transconductance amplifier and adjustable current amplifier", *Analog Integrated Circuits and Signal Processing*, vol. 81, pp. 121-136, 2014.
- [62] R. Sotner, Z. Hrubos, N. Herencsar, J. Jerabek, T. Dostal, K. Vrba, "Precise electronically adjustable oscillator suitable for quadrature signal generation employing active elements with current and voltage gain control", *Circuits, Systems, and Signal Processing*, vol. 33, pp. 1-35, 2014.
- [63] R. Sotner, J. Jerabek, L. Langhammer, J. Polak, N. Herencsar, R. Prokop, J. Petrzela, W. Jaikla, "Comparison of two solutions of quadrature oscillators with linear control of frequency of oscillation employing modern commercially available devices", *Circuits, Systems, and Signal Processing*, vol. 34, pp. 3449-3469, 2015.
- [64] K. Bult, H. Wallinga, "A class of analog CMOS circuits based on the square-law characteristic of an MOS transistor in saturation", *IEEE Journal of Solid-State Circuits*, vol. 22, pp. 357-365, 1987.
- [65] M. Kumngern, K. Dejhan, "Versatile dual-mode class-AB four-quadrant analog multiplier", *International Journal of Electrical, Computer, Energetic, Electronic and Communication Engineering*, vol. 2, pp. 215-221, 2008.
- [66] A. S. Sedra, K. G. Smith, *Microelectronic Circuits*, 5th edition, Oxford University Press, New York, 2004.
- [67] D. Johns, K. Matin, *Analog integrated circuit design*, John Wiley & Sons, New York, 1997.

- [68] P. Gray, P. Hurst, S. Lewis, R. Meyer, *Analysis and design of analog integrated circuits*, 4th edition, John Wiley & Sons, New York, 2001.
- [69] P. Allen, D. Holberg, *CMOS analog circuit design*, 2nd edition, Oxford University Press, New York, 2002.
- [70] B. Razavi, *Design of analog CMOS integrated circuits*, McGraw-Hill, New York, 2001.
- [71] วรากร เกษมสุวรรณ. การวิเคราะห์วงจรซีมอสแบบแอนะล็อก. พิมพ์ครั้งที่ 2. กรุงเทพมหานคร : สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง. 2553
- [72] วรากร เกษมสุวรรณ. การวิเคราะห์วงจรซีมอสแบบแอนะล็อก. พิมพ์ครั้งที่ 2. กรุงเทพมหานคร : สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง. 2553
- [73] จิรยุทธ์ มหัทธนกกุล. การออกแบบวงจรรวมแอนะล็อก. พิมพ์ครั้งที่ 3. กรุงเทพมหานคร : มหาวิทยาลัยเทคโนโลยีมหานคร. 2553.
- [74] สิทธิชัย โภโคยอุดม วงจรป้อนกลับแบบลบและออสซิลเลเตอร์ พิมพ์ครั้งที่ 2 กรุงเทพมหานคร : มหาวิทยาลัยเทคโนโลยีมหานคร. 2549.
- [75] J.-W. Horng, "Current-mode quadrature oscillator with grounded capacitors and resistors using two DVCCs", *IEICE Transactions on Fundamentals of Electronics, Communications and Computer Sciences*, vol. E86-A, pp. 2152–2154, 2003.
- [76] J.-W. Horng, C. L. Hou, C.-M. Chang, W. Y. Chung., H. W. Tang, and Y. H. Wen., "Quadrature oscillator using CCIs", *International Journal of Electronics*, vol. 92, pp. 21–31, 2005.
- [77] J.-W. Horng, "Current conveyors based allpass filters and quadrature oscillators employing grounded capacitors and resistors", *Computers and Electrical Engineering*, vol. 31, pp. 81–92, 2005.
- [78] M. Kumngern, K. Dejhan, "DDCC-based quadrature oscillator with grounded capacitors and resistors", *Active and Passive Electronic Components*, vol. 2009.
- [79] A. Keskin, C. Aydin, E. Hancioglu, and C. Acar, "Quadrature oscillator using current differencing buffered amplifiers (CDBA)", *Frequenz*, vol. 60, pp. 21–23, 2006.
- [80] W. Tangsrirat, D. Prasertsom, T. Piyatat, and W. Surakamponorn, "Single resistance-controlled quadrature oscillator using current differencing buffered amplifier", *International Journal of Electronics*, vol. 95, pp. 1119–1126, 2008.
- [81] A. Keskin, B. Biolek, "Current mode quadrature oscillator using current differencing transconductance amplifiers (CDTA) ", *IEE Proceedings Circuits Devices and Systems*, vol. 153, No. 3, pp. 214–218, 2006.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- [82] M. Kumngern, K. Dejhan, “Electronically tunable current-mode quadrature oscillator using current differencing transconductance amplifier”, *Proceedings of 2009 IEEE Region 10 Conference (TENCON 2009)*, Singapore, pp. 1–4, 2009.
- [83] A. Lahiri, “Novel voltage/current-mode quadrature oscillator using current differencing transconductance amplifier”, *Analog Integrated Circuits and Signal Processing*, vol. 61, pp. 199–203, 2009.
- [84] A. Lahiri, W. Jaikla, M. Siripruchyanun, “Voltage-mode quadrature sinusoidal oscillator with current tunable properties”, *Analog Integrated Circuits and Signal Processing*, vol. 65, No. 2, pp. 321–325, 2010.
- [85] R. Sotner, J. Jerabek, R. Prokop, K. Vrba, “Current gain controlled CCTA and its application in quadrature oscillator and direct frequency modulator”, *Radioengineering*, vol. 20, No. 1, pp. 317–326, 2011.
- [86] J.-W. Hong, C. L. Hou, C. M. Chang, H. P. Chou, C. T. Lin, Y. H. Wen, “Quadrature oscillators with grounded capacitors and resistors using FDCCIs”, *ETRI Journal*, vol. 28, No. 4, pp. 486–494, 2006.
- [87] A. Lahiri, “Explicit-current-output quadrature oscillator using second-generation current conveyor transconductance amplifier”, *Radioengineering*, vol. 18, No. 4, pp. 522–526, 2009.
- [88] W. Jaikla, M. Siripruchyanun, J. Bajer and B. Biolek, “A simple current-mode quadrature oscillator using single CDTA”, *Radioengineering*, vol. 17, No. 4, pp. 33–40, 2008.
- [89] Y. Li, “Electronically tunable current-mode quadrature oscillator using single MCDTA”, *Radioengineering*, vol. 19, No. 4, pp. 667–671, 2010.
- [90] R. Prokop, V. Musil, “Modular approach to design of modern circuit blocks for current signal processing and new device CCTA”, *Proceedings of the 7th IASTED International Conference on Signal and Image Processing, Anaheim, USA*, pp. 494–499, 2005.
- [91] M. Siripruchyanun, P. Silapan, W. Jaikla, “Realization of CMOS Current Controlled Current Conveyor Transconductance Amplifier (CCCCTA) and Its Applications”, *Active and Passive Electronic Devices*, vol. 4, No.1-2, pp. 35–53, 2009.
- [92] B. Biolek, R. Senani, V. Biolkova, Z. Kolkv, “Active elements for analog signal processing: classification, review, and new proposals”, *Radioengineering*, vol. 17, No. 4, pp. 15–32, 2008.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- [93] M. Kumngern, “Electronically tunable current-mode multiphase oscillator using current-controlled CCTAs”, *Proceedings of 2010 IEEE International Conference on Electron Devices and Solid-State Circuits (EDSSC'10)*, Hong Kong, pp. 1-4, 2010.
- [94] T. Bumrongchock, W. Jaikla, M. Siripruchyanun, “An Electronic Controllable, Simple Current-mode Oscillator Using Single MO-CCCCTA and Grounded Capacitors”, *Proceedings of The 1st International Conference on Technical Education (ICTE2009)*, Bangkok, pp. 217-220, 2010.
- [95] H. P. CHEN, Y. H. Whang, Y. T. Ku, “Voltage-Mode and Current-Mode Resistorless Third-Order Quadrature oscillator ”, *Applied Sciences*, vol. 137, pp. 1-18, 2017.
- [96] S. Maheshwari, R. Verma, “Electrically Tunable Sinusoidal Oscillator Circuit” *Active and Passive Electronic components*, vol. 2012, pp. 1-6, 2012.
- [97] E. W. Owen “Oscillators with Frequency and Amplitude Outputs for the Measurement of Two Parameters” *IEEE Transaction on Instrumentation and Measurement*, vol. IM-27, No.1, pp. 11-15, 1978.
- [98] พิพัฒน์ พรหมมี. 2545. “การสร้างวงจรประมวณสัญญาณอนาลอก ด้วยมอส ทรานซิสเตอร์” วิทยานิพนธ์วิศวกรรมศาสตรดุษฎีบัณฑิต สาขาวิชา วิศวกรรม ไฟฟ้า บัณฑิตวิทยาลัย, สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง.



ภาคผนวก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ก.

ค่าโมเดลพารามิเตอร์ของซีมอส

ก.1 ค่าโมเดลพารามิเตอร์ของซีมอส

```
.MODEL CMOSPMOS (
+VERSION = 3.1      TNOM = 27      TOX = 5.6E-9
+XJ = 1E-7         NCH = 4.1589E17  VTH0 = -0.4935548
+K1 = 0.6143278   K2 = 6.804492E-4   K3 = 0
+K3B = 5.8844074  W0 = 1E-6      NLX = 6.938169E-9
+DVT0W = 0        DVT1W = 0        DVT2W = 0
+DVT0 = 2.3578746 DVT1 = 0.7014778   DVT2 = -0.1881376
+U0 = 100         UA = 9.119231E-10 UB = 1E-21
+UC = -1E-10      VSAT = 1.782051E5  A0 = 0.9704347
+AGS = 0.1073973  B0 = 2.773991E-7   B1 = 8.423987E-7
+KETA = 0.0104811 A1 = 0.0193128   A2 = 0.3
+RDSW = 694.5830247 PRWG = 0.3169639 PRWB = -0.1958978
+WR = 1           WINT = 0          LINT = 2.971337E-8
+XL = 0           XW = -4E-8        DWG = -2.967296E-8
+DWB = -2.31786E-10 VOFF = -0.1152095 NFACTOR = 1.1064678
+CIT = 0          CDSC = 2.4E-4     CDSCD = 0
+CDSCB = 0        ETA0 = 0.3676411  ETAB = -0.0915241
+DSUB = 1.1089801 PCLM = 1.3226289  PDIBLC1 = 9.913816E-3
+PDIBLC2 = -1.499968E-6 PDIBLCB = -1E-3  DROUT = 0.1276027
+PSCBE1 = 8E10    PSCBE2 = 5.772776E-10 PVAG = 0.0135936
+DELTA = 0.01     RSH = 3          MOBMOD = 1
+PRT = 0          UTE = -1.5        KT1 = -0.11
+KT1L = 0         KT2 = 0.022      UA1 = 4.31E-9
+UB1 = -7.61E-18 UC1 = -5.6E-11   AT = 3.3E4
+WL = 0           WLN = 1          WW = 0
+WWN = 1          WWL = 0          LL = 0
+LLN = 1          LW = 0           LWN = 1
+LWL = 0          CAPMOD = 2        XPART = 0.5
+CGDO = 5.59E-10 CGSO = 5.59E-10  CGBO = 5E-10
+CJ = 1.857995E-3 PB = 0.9771691  MJ = 0.4686434
+CJSW = 3.426642E-10 PBSW = 0.871788  MJSW = 0.3314778
+CJSWG = 2.5E-10  PBSWG = 0.871788  MJSWG = 0.3314778
+CF = 0           PVTH0 = 4.137981E-3 PRDSW = 7.2931065
+PK2 = 2.600307E-3 WKETA = 0.0192532 LKETA = -5.972879E-3 )
```

```
.MODEL CMOSNMOS (
+VERSION = 3.1      TNOM = 27      TOX = 5.6E-9
+XJ = 1E-7         NCH = 2.3549E17  VTH0 = 0.3703728
+K1 = 0.4681093   K2 = 7.541163E-4   K3 = 1E-3
+K3B = 1.6723088  W0 = 1E-7      NLX = 1.586853E-7
+DVT0W = 0        DVT1W = 0        DVT2W = 0
+DVT0 = 0.5681239 DVT1 = 0.6650313   DVT2 = -0.5
+U0 = 284.0529492 UA = -1.538419E-9  UB = 2.706778E-18
+UC = 2.748569E-11 VSAT = 1.293771E5  A0 = 1.5758996
+AGS = 0.2933081  B0 = -5.433191E-9 B1 = -1E-7
+KETA = -4.899001E-3 A1 = 3.196943E-5  A2 = 0.5018403
+RDSW = 126.2217131 PRWG = 0.5      PRWB = -0.2
+WR = 1           WINT = 0          LINT = 1.34656E-9
+XL = 0           XW = -4E-8        DWG = -1.127362E-8
+DWB = -3.779056E-9 VOFF = -0.0891381 NFACTOR = 1.29317
+CIT = 0          CDSC = 2.4E-4     CDSCD = 0
+CDSCB = 0        ETA0 = 6.291887E-3  ETAB = 3.385328E-4
+DSUB = 0.0449797 PCLM = 1.5905872  PDIBLC1 = 1
```

+PDIBLC2 = 2.421388E-3 PDIBLCB = -0.0752287 DROUT = 0.9999731
 +PSCBE1 = 7.947415E10 PSCBE2 = 5.8496E-10 PVAG = 1.01007E-7
 +DELTA = 0.01 RSH = 3.9 MOBMOD = 1
 +PRT = 0 UTE = -1.5 KT1 = -0.11
 +KT1L = 0 KT2 = 0.022 UA1 = 4.31E-9
 +UB1 = -7.61E-18 UC1 = -5.6E-11 AT = 3.3E4
 +WL = 0 WLN = 1 WW = 0
 +WWN = 1 WWL = 0 LL = 0
 +LLN = 1 LW = 0 LWN = 1
 +LWL = 0 CAPMOD = 2 XPART = 0.5
 +CGDO = 4.65E-10 CGSO = 4.65E-10 CGBO = 5E-10
 +CJ = 1.698946E-3 PB = 0.99 MJ = 0.450283
 +CJSW = 3.872151E-10 PBSW = 0.8211413 MJSW = 0.2881135
 +CJSWG = 3.29E-10 PBSWG = 0.8211413 MJSWG = 0.2881135
 +CF = 0 PVTH0 = -9.283858E-3 PRDSW = -10
 +PK2 = 4.074676E-3 WKETA = 7.164908E-3 LKETA = -7.349276E-3)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ข.

ผลงานวิจัยที่ได้รับการตีพิมพ์

1. K. Khaw-ngam, P. Lamun, M. Kumngern, P. Phasukkit, K. Dejhan, “Electronically Tunable Current-mode Quadrature Oscillator Using a Single CCCCTA” International Symposium on Technology for Sustainability, 26-29 January 2012, KMITL, BKK, Thailand.
2. K. Khaw-ngam, P. Lamun, M. Kumngern, P. Phasukkit, K. Dejhan, “Current-mode Four-phase Quadrature Oscillator Using a MCCCCTA and Ground Capacitors” International conference on Electrical Engineering/Electronics, Computer, Telecommunications and Information Technology (ECTI-CON), 16-18 May 2012, Petchaburi, Thailand.
3. K. Khaw-ngam, M. Kumngern, F. Khateb, “Mixed-Mode Third-Order Quadrature Oscillator Based on Single MCCFTA” Radio engineering Journal, June 2017.



Electronically Tunable Current-mode Quadrature Oscillator Using a Single CCCCTA

Khachen Khaw-ngam, Panit Lamun, Montree Kumngern, Pattarapong Phasukkit, Kobchai Dejhan
Faculty of Engineering, King Mongkut's Institute of Technology Ladkrabang,
Bangkok 10520, Thailand
E-mail: kkmontre@kmitl.ac.th

Abstract—This paper proposes a new electronically tunable current-mode quadrature sinusoidal oscillator circuit using current controlled current conveyor transconductance amplifier (CCCCTA) as an active element. The proposed circuit employs only a single CCCCTA, two grounded capacitors and one grounded resistor. The proposed oscillator provides two current outputs with 90° phase difference. The oscillation condition and the oscillation frequency of the proposed oscillator are independently controllable. Non-ideal analysis and sensitivity study of the circuit are carried out. PSPICE simulation results verifying the workability of the proposed circuit are included.

Keywords—quadrature oscillator; current-mode; CCCCTA.

I. INTRODUCTION

Quadrature sinusoidal oscillators have always been an important part of electronic systems. Today, these oscillators play an essential role in most of the existing electronic systems. They are widely used in communications, instrumentations and measurements. Therefore, many quadrature oscillator circuits based on various active components can be found in the technical literature [1–15]. In [1–4], several quadrature oscillator circuits, which use a current conveyor as an active element, have been proposed. Current differencing buffered amplifier (CDBA)-based quadrature oscillators using virtually grounded passive components have been introduced in [5–6]. The quadrature oscillators in [7–9] employ two current differencing transconductance amplifiers (CDTAs) and they provide non-interactive control of the oscillation condition and the oscillation frequency. However, all above reported circuits use too many active and passive components, so they are not oscillators with low component count. Recently, the realized circuits by using minimum active elements are interesting because of their compactness and suitability for integration. Our survey found that the quadrature oscillators using one active element have been reported in [10–15]. The quadrature oscillators described in [10–11] use a single active element and four grounded passive components. Because they are operate in voltage-mode; so the voltage buffers are required to achieve the voltage output signals. It is well known that the advantages of the current-mode operation are wide bandwidth, high slew rate and low power consumption. Thus, several current-mode quadrature oscillators based a single active element are available in the literature [12–15]. The quadrature oscillators based on fully-differential second-generation current conveyor (FDCCII) and current conveyor transconductance amplifier (CCTA) have been presented in [12] and [13], respectively.

These reported circuits suffer from the use of more passive components (four or five passive components). The study in [14] presents CDTA-based current-mode integrator and all-pass section to design a quadrature oscillator. However, this configuration uses floating capacitor, which is not suitable for IC fabrication. Moreover, the oscillation condition and the oscillation frequency cannot be independently controllable. On the other hand, the mixed-mode (voltage and current mode) quadrature oscillator described in [15] uses a single CCCDTA and three grounded passive components. However this configuration does not exploit full capacity of the CCCDTA, since negative input terminal is unconnected.

In this paper, we propose a new electronically tunable quadrature oscillator using a single CCCCTA and three grounded passive components. The proposed circuit provides the attractive feature of independent control of the oscillation condition and the oscillation frequency. The oscillator circuit exhibits low active and passive sensitivities and is very suitable for integration. Simulation results verifying theoretical analysis are also included.

II. CIRCUIT DESCRIPTION

A. Current controlled current conveyor transconductance Amplifier (CCCCTA)

Since the proposed circuit is based on CCCCTA, it will be introduced in this section. Typically, the CCCCTA is a versatile analog building block which is similar to the conventional CCTA [16] except the CCCCTA has a finite input resistance (R_x) at X terminal that is controllable via external bias current. The electrical symbol and the equivalent circuit of the CCCCTA are illustrated in Fig. 1(a) and (b), respectively. The port relations of the CCCCTA can be characterized by the following equations [17]

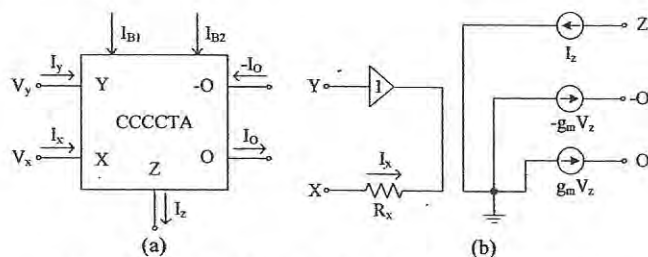


Figure 1. CCCCTA: (a) circuit symbol, (b) equivalent circuit.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$I_y = 0, V_x = I_x R_x + V_y, I_z = I_x, I_o = \pm g_m V_z \quad (1)$$

where $R_x = 1/\sqrt{8\mu C_{ox}(W/L)_{2,4} I_{B1}}$ and g_m is the transconductance gain with the value of $\sqrt{\mu C_{ox}(W/L)_{5,6} I_{B2}}$. I_{B1} and I_{B2} are the DC bias currents, μ is the carrier mobility, C_{ox} is the gate oxide capacitance per unit area, and W and L are the channel width and channel length of MOS transistor, respectively. The detailed CMOS implementation of CCCCTA could be found in [17–18].

B. Proposed quadrature oscillator

The proposed an electronically tunable quadrature sinusoidal oscillator circuit is shown in Fig. 2. It is composed of one CCCCTA, two grounded capacitors and one grounded resistor. Routine circuit analysis of the proposed quadrature oscillator yields the following characteristic equation

$$s^2 + \frac{sg_m}{C_1 R_1} \left(\frac{1}{g_m} - R_1 \right) + \frac{g_m}{C_1 C_2 R_x} = 0 \quad (2)$$

In this case, the oscillation condition and the oscillation frequency are

$$R_1 \geq \frac{1}{g_m}, \quad \omega_o = \sqrt{\frac{g_m}{C_1 C_2 R_x}} \quad (3)$$

It is to be noted that the above inequality (oscillation condition) is required for appropriate start-up of oscillation. From (3), the oscillation condition can be adjusted by varying grounded resistor R_1 and the oscillation frequency can be independently controlled by varying R_x via the bias current I_{B1} of the CCCCTA without disturbing the oscillation condition. This means that the oscillation frequency and the oscillation condition are orthogonally controlled. Moreover, it implies that the proposed circuit can work as a current-controlled oscillator.

From the proposed circuit in Fig. 2, under sinusoidal steady state, the current transfer function from I_{o1} to I_{o2} is

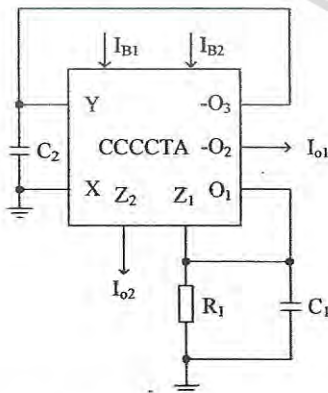


Figure 2. Proposed quadrature oscillator using a single CCCCTA.

$$\frac{I_{o1}(j\omega)}{I_{o2}(j\omega)} = \omega C_2 R_x e^{90^\circ} \quad (4)$$

From (4), the phase difference between I_{o1} and I_{o2} is $\phi = \pi/2$. This guarantees that the currents I_{o1} and I_{o2} are in quadrature. Because the output impedances of the currents I_{o1} and I_{o2} are very high, the two output terminals, I_{o1} and I_{o2} can be directly connected to the next stage without additional buffering devices. It should be noted from (4) that the magnitudes of the quadrature current signals are not same. Thus, for applications requiring equal magnitudes quadrature outputs, other amplifying circuits are needed.

III. NON-IDEAL ANALYSIS AND SENSITIVITY STUDY

Taking the non-idealities of the CCCCTA into account, the relationship of the terminal voltages and currents can be rewritten as

$$I_y = 0, V_x = I_x R_x + \alpha V_y, I_z = \beta I_x, I_o = \pm \gamma g_m V_z \quad (5)$$

where α is the non-ideal voltage transfer gain from Y terminal to X terminal of CCCCTA, β and γ are, respectively, the non-ideal current transfer gains from X terminal to Z terminal and Z terminal to O terminal of CCCCTA. These gains slightly differ from their ideal values of unity by voltage/current tracking errors. In addition, for high frequency operation, the parasitic resistances and capacitances appear between the high-impedance Y, Z and O terminals of CCCCTA and ground. All these non-ideal parameters can seriously influence the circuit behavior. Therefore, it is necessary to consider these effects of the non-idealities on the proposed oscillator performance. Considering them, the modified characteristic equation can be expressed as

$$s^2 + \frac{sg_m}{C'_1 R'_1} \left(\frac{1}{g_m} - \gamma R'_1 \right) + \frac{\alpha \beta \gamma g_m}{C'_1 C'_2 R_x} = 0 \quad (6)$$

where $C'_1 = C_1 + C_{z1} + C_{o1}$, $C'_2 = C_2 + C_y + C_{o3}$ and $R'_1 = R_1 // R_{z1} // R_{o1}$. It should be pointed out that the parasitic capacitances $C_{z1} + C_{o1}$ and $C_y + C_{o3}$ are absorbed into the external capacitances C_1 and C_2 , respectively, as they appear in shunt with them. Since the values of R_{z1} and R_{o1} are extremely high, hence for an external resistor of value R_1 should be connected at this terminal such that, $R_1 // R_{z1} // R_{o1} \approx R_1$. Thus, the oscillation condition and oscillation frequency are modified as

$$\gamma R_1 \geq \frac{1}{g_m}, \quad \omega_o = \sqrt{\frac{\alpha \beta \gamma g_m}{C_1 C_2 R_x}} \quad (7)$$

From (7), we can see that the oscillation condition and the oscillation frequency of the proposed oscillator are slightly changed by the effects of the CCCCTA voltage/current tracking errors. However, they can still be independently controlled.

The active and passive sensitivities of the parameter ω_o derived from (7) are

$$S_{\alpha, \beta, \gamma, g_m}^{\omega_o} = \frac{1}{2}, \quad S_{C_1, C_2, R_x}^{\omega_o} = -\frac{1}{2}. \quad (8)$$

It is clear that all the incremental parametric sensitivities for ω_o are within 0.5 in magnitude. Hence, the proposed circuit exhibits good sensitivity performance.

IV. SIMULATION RESULTS

The proposed oscillator circuit in Fig. 2 has been simulated in PSPICE using the CMOS implementation of CCCCTA as shown in Fig. 3. The PMOS and NMOS transistors have been simulated by using the parameters of a 0.25 μ m TSMC CMOS technology [19]. The aspect ratios of PMOS and NMOS are listed in table 1. The DC supply voltages are selected as: $V_{DD} = -V_{SS} = 1.5V$.

As an example, the proposed circuit in Fig. 2 has been designed with the component values: $C_1 = C_2 = 100pF$, $I_{B1} = 40\mu A$, $I_{B2} = 100\mu A$ ($g_m = 415.6\mu A/V$) and $R_1 = 2.52k\Omega$, where R_1 is designed slightly larger than $1/g_m$ to ensure the start-up of

oscillation. The simulated waveforms of the quadrature current outputs I_{o1} and I_{o2} in transient and steady state are shown in Fig. 4. The simulated frequency of 646.6kHz is very close to the theoretical value of 648.3kHz.

TABLE I. TRANSISTORS ASPECT RATIO OF CCCCTA

MOS transistors	W (μm)	L (μm)
$M_1 - M_2$	2	0.5
M_3, M_4	7	0.5
M_5, M_6	5	0.5
M_n (All NMOS in current mirror)	5	0.5
M_p (All PMOS in current mirror)	15	0.5

The simulated frequency spectrums (FFT) of the current outputs are shown in Fig. 5. The total harmonic distortions for current outputs I_{o1} and I_{o2} are less than 1.5%. The quadrature relationship between the generated waveforms has been verified using X-Y pattern and shown in Fig. 6. The quadrature phase error of the current output is less than 1%. The electronic tuning of the oscillator is shown in Fig. 7 that gives a variation of oscillation frequency from 343.3kHz to 760kHz with I_{B1} in the range $1\mu A$ to $100\mu A$, respectively.

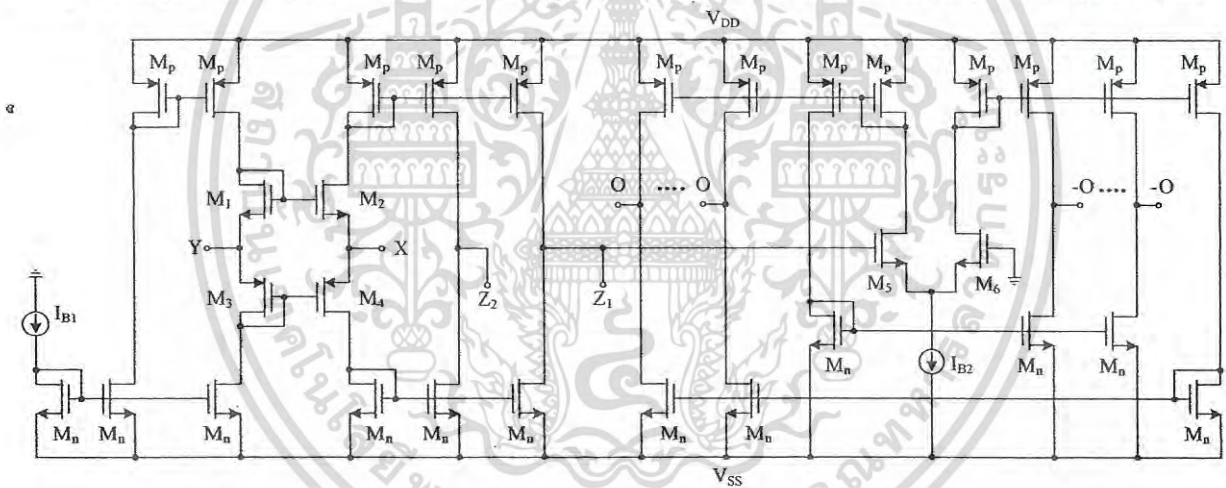


Figure 3. CMOS current-controlled current conveyor transconductance amplifier (CCCCTA).

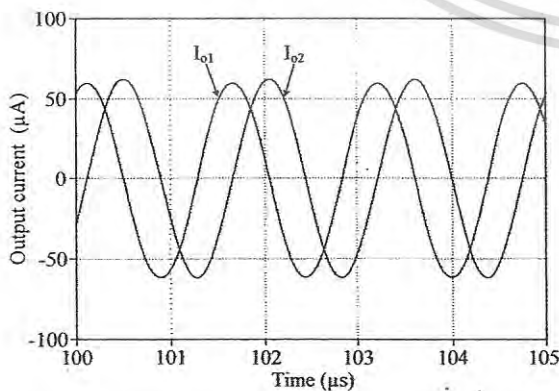


Figure 4. Simulated quadrature waveforms of the I_{o1} and I_{o2} .

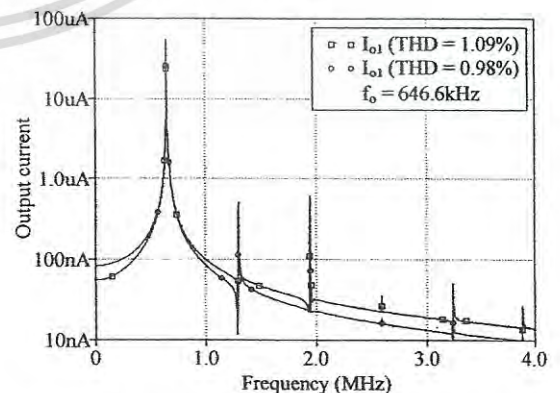


Figure 5. Simulated frequency spectrums of the I_{o1} and I_{o2} .

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

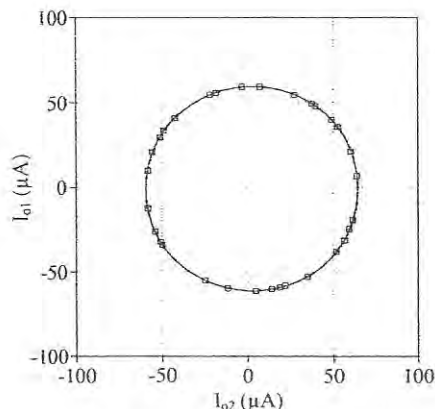


Figure 6. X-Y pattern showing 90° phase shift.

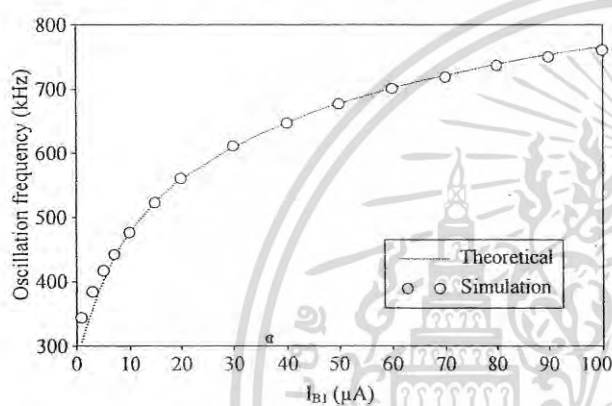


Figure 7. Electronic frequency tuning with bias current I_{B1} .

V. CONCLUSIONS

In this paper, we present a new electronically tunable quadrature oscillation using a single CCCCTA. This circuit is attractive, because: (i) only one active element is needed to realize this oscillator circuit, (ii) it provides non-interactive control of the oscillation condition and the oscillation frequency, and low incremental active and passive sensitivities, (iii) the oscillation frequency of this configuration can be tuned by using external bias current, (iv) it has only grounded passive elements, which is advantageous from integrated circuit manufacturing point of view, and (v) the circuit can be directly connected to loads without any impedance matching requirement. With all the above stated advantages, the proposed circuit shows good performance.

REFERENCES

[1] J.-W. Horng, "Current-mode quadrature oscillator with grounded capacitors and resistors using two DVCCs," *IEICE Transactions on Fundamentals of Electronics, Communications and Computer Sciences*, vol. E86-A, pp. 2152–2154, 2003.

- [2] J.-W. Horng, C.-L. Hou, C.-M. Chang, W.-Y. Chung, H.-W. Tang, and Y.-H. Wen, "Quadrature oscillator using CCHs," *International Journal of Electronics*, vol. 92, pp. 21–31, 2005.
- [3] J.-W. Horng, "Current conveyors based allpass filters and quadrature oscillators employing grounded capacitors and resistors," *Computers and Electrical Engineering*, vol. 31, pp. 81–92, 2005.
- [4] M. Kumngern, and K. Dejhan, "DDCC-based quadrature oscillator with grounded capacitors and resistors," *Active and Passive Electronic Components*, vol. 2009, doi: 10.
- [5] A. U. Keskin, C. Aydin, E. Hancioglu, and C. Acar, "Quadrature oscillator using current differencing buffered amplifiers (CDBA)," *Frequenz*, vol. 60, 3–4, pp. 21–23, 2006.
- [6] W. Tangsrirat, D. Prasertsom, T. Piyat, and W. Surakampon, "Single resistance-controlled quadrature oscillator using current differencing buffered amplifier," *International Journal of Electronics*, vol. 95, pp. 1119–1126, 2008.
- [7] A. Ü. Keskin and D. Biolek, "Current mode quadrature oscillator using current differencing transconductance amplifiers (CDTA)," *IEE Proceedings Circuits Devices and Systems*, vol. 153, No. 3, pp. 214–218, 2006.
- [8] M. Kumngern, and K. Dejhan, "Electronically tunable current-mode quadrature oscillator using current differencing transconductance amplifier," 2009 IEEE Region 10 Conference (TENCON 2009), Singapore, pp. 1–4, 2009.
- [9] A. Lahiri, "Novel voltage/current-mode quadrature oscillator using current differencing transconductance amplifier," *Analog Integrated Circuits and Signal Processing*, vol. 61, pp. 199–203, 2009.
- [10] A. Lahiri, W. Jaikla, and M. Siriruchyanun, "Voltage-mode quadrature sinusoidal oscillator with current tunable properties," *Analog Integrated Circuits and Signal Processing*, vol. 65, No. 2, pp. 321–325, 2010.
- [11] R. Sotner, J. Jerabek, R. Prokop, and K. Vrba, "Current gain controlled CCTA and its application in quadrature oscillator and direct frequency modulator," *Radioengineering*, vol. 20, No. 1, pp. 317–326, 2011.
- [12] J.-W. Horng, C.-L. Hou, C.-M. Chang, H.-P. Chou, C.-T. Lin, and Y.-H. Wen, "Quadrature oscillators with grounded capacitors and resistors using FDCCHs," *ETRI Journal*, vol. 28, No. 4, pp. 486–494, 2006.
- [13] A. Lahiri, "Explicit-current-output quadrature oscillator using second-generation current conveyor transconductance amplifier," *Radioengineering*, vol. 18, No. 4, pp. 522–526, 2011.
- [14] W. Jaikla, M. Siriruchyanun, J. Bajer and D. Biolek, "A simple current-mode quadrature oscillator using single CDTA," *Radioengineering*, vol. 17, No. 4, pp. 33–40, 2008.
- [15] P. Lamun, P. Phasukkit, M. Kumngern, and K. Dejhan, "A new mixed-mode quadrature oscillator using a single CCCDTA," *Proc. of The 8th International Conference on Electrical Engineering/Electronics Computer Telecommunications and Information Technology (ECTI-CON 2011)*, Thailand, pp. 141–144, 2011.
- [16] R. Prokop, and V. Musil, "Modular approach to design of modern circuit blocks for current signal processing and new device CCTA," *Proc. of the 7th IASTED International Conference on Signal and Image Processing*, Anaheim, USA, pp. 494–499, 2005.
- [17] M. Siriruchyanun, P. Silapan, and W. Jaikla, "Realization of CMOS Current Controlled Current Conveyor Transconductance Amplifier (CCCCTA) and Its Applications," *Active and Passive Electronic Devices*, vol. 4, No.1-2, pp. 35–53, 2009.
- [18] M. Kumngern, P. Lamun, and K. Dejhan, "Current-Mode Quadrature Oscillator using Minimum Elements," in *54th IEEE International Midwest Symposium on Circuits and Systems (IEEE MWSCAS)*, 2011.
- [19] P. Prommee and M. Somdunyanok, "CMOS-based current-controlled DDCC and its applications to capacitance multiplier and universal filter," *International Journal of Electronics and Communications*: doi:10.1016/j.aeeu.2009.12.002.

Current-mode Four-phase Quadrature Oscillator Using a MCCCCTA and Grounded Capacitors

Khachen Khaw-ngam, Panit Lamun, Montree Kumngern, Pattarapong Phasukkit, Kobchai Dejhan
Faculty of Engineering, King Mongkut's Institute of Technology Ladkrabang, Bangkok 10520, Thailand
E-mails: khachen@gmail.com, panitlamun@hotmail.com,

Abstract—A new current-mode four-phase quadrature oscillator circuit using a single modified current controlled current conveyor transconductance amplifier (MCCCCTA) and two grounded capacitors is presented. The oscillator provides four current outputs with 90° phase difference from high output impedance terminals. The condition of oscillation and the frequency of oscillation can be electronically and orthogonally tuned by adjusting bias currents of MCCCCTA. Non-ideal analysis and sensitivity study of the circuit are carried out. The results of circuit simulations are fully in agreement with the theoretical.

Keywords—quadrature oscillator; current-mode; MCCCCTA.

I. INTRODUCTION

Quadrature sinusoidal oscillators have always been an important part of electronic systems. Today, these oscillators play an essential role in most of the existing electronic systems. They are widely used in communications, instrumentations and measurements. Therefore, many quadrature oscillator circuits based on various active components can be found in the technical literature [1–15]. In [1–4], several quadrature oscillator circuits, which use a current conveyor as an active element, have been proposed. Current differencing buffered amplifier (CDBA)-based quadrature oscillators using virtually grounded passive components have been introduced in [5–6]. The quadrature oscillators in [7–9] employ two current differencing transconductance amplifiers (CDTAs) and they provide non-interactive control of the condition of oscillation (CO) and the frequency of oscillation (FO). However, all above reported circuits use too many active and passive components, so they are not oscillators with low component count. Recently, the realized circuits by using minimum active elements are interesting because of their compactness and suitability for integration. Our survey found that the quadrature oscillators using a single active element have been reported in [10–15]. The quadrature oscillators described in [10–11] use a single active element and four grounded passive components. Because they are operate in voltage-mode; so the voltage buffers are required to achieve the voltage output signals. It is well known that the advantages of the current-mode operation are wide bandwidth, high slew rate and low power consumption. Thus, several current-mode quadrature oscillators based a single active element are available in the literature [12–15]. The quadrature oscillators based on fully-differential second-generation current conveyor (FDCCII) and current conveyor transconductance amplifier (CCTA) have been

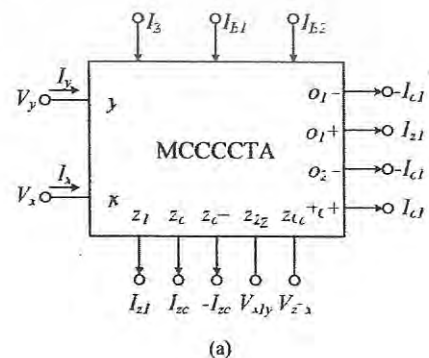
presented in [12] and [13], respectively. These reported circuits suffer from the use of more passive components (four or five passive components). The study in [14] presents CDTA-based current-mode integrator and all-pass section to design a simple quadrature oscillator. However, this configuration uses floating capacitor, which is not suitable for IC fabrication. Moreover, the CO and the FO cannot be independently controlled. Although the current-mode quadrature oscillator described in [15] uses a single modified CDTA (MCDTA) and only two grounded capacitors, this configuration still not provides independent tuning of the CO and the FO.

In this paper, a new current-mode four-phase quadrature oscillator using a single MCCCCTA and two grounded capacitors is presented. The proposed circuit provides the attractive feature of orthogonal control of the CO and the FO. Also the FO and CO can be electronically controlled. The oscillator circuit exhibits low active and passive sensitivities and very suitable for integration. Simulation results verifying theoretical analysis are also included.

II. CIRCUIT DESCRIPTION

A. Modified current controlled current conveyor transconductance Amplifier (MCCCCTA)

The MCCCCTA is applied from two mutually independent building blocks namely Z-copy CCCCTA and OTA. It is different from CCTA, CCCCTA, and MO-CCCCTA [16–18]. The electrical symbol and the equivalent circuit of the MCCCCTA are illustrated in Fig. 1(a) and (b), respectively. The port relations of the MCCCCTA can be characterized by the following set of equations



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

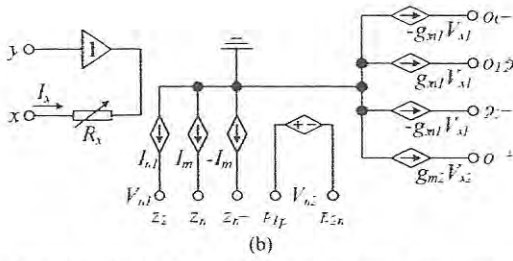


Figure 1. MCCCCTA: (a) symbol, (b) equivalent circuit.

$$\begin{aligned} I_y &= 0, V_x = I_x R_x + V_y, I_{z1} = I_{z2} = -I_{z3} = I_x, \\ I_{o1} &= \pm g_{m1} V_{z1}, I_{o2} = \pm g_{m2} V_{z2}, \end{aligned} \quad (1)$$

where R_x is the inner resistance at x terminal, g_{m1} and g_{m2} are the transconductance gains of MCCCCTA. A possible CMOS-based MCCCCTA circuit realization is given in Fig. 2. Assume MOS transistors M_1 to M_8 are matched and operated in saturation regions, so R_x , g_{m1} and g_{m2} can be expressed, respectively, as

$$\begin{aligned} R_x &= 1/\sqrt{8\mu C_{ox}(W/L)I_A}, g_{m1} = \sqrt{\mu C_{ox}(W/L)I_{B1}}, \\ g_{m2} &= \sqrt{\mu C_{ox}(W/L)I_{B2}}, \end{aligned} \quad (2)$$

where I_A , I_{B1} and I_{B2} are the bias currents of MCCCCTA, μ is the carrier mobility, C_{ox} is the gate oxide capacitance per unit area, W and L are the channel width and channel length of MOS transistor, respectively.

B. Proposed quadrature oscillator

The proposed current-mode four-phase quadrature oscillator circuit is shown in Fig. 3. It is composed of one MCCCCTA and two grounded capacitors. Routine circuit analysis of the proposed oscillator yields the following characteristic equation

$$s^2 + \frac{s}{C_1}(g_{m2} - g_{m1}) + \frac{g_{m1}}{C_1 C_2 R_x} = 0. \quad (3)$$

In this case, the CO and the FO are

$$\text{CO: } g_{m1} \geq g_{m2} \quad (4)$$

$$\text{FO: } f_o = \frac{1}{2\pi} \sqrt{\frac{g_{m1}}{C_1 C_2 R_x}} \quad (5)$$

From (4) and (5), it clearly shows that the CO can be electronically controlled by varying g_{m2} through the bias current I_{B2} and also the FO can be electronically tuned by varying R_x via the bias current I_A of the MCCCCTA without disturbing the CO. This means that the CO and the FO are orthogonally controllable. Moreover, it implies that the proposed circuit can work as a current control oscillator.

From the proposed configuration in Fig. 3, the quadrature current outputs are related as

$$I_{o1} = sC_2 R_x I_{o2}, I_{o3} = -I_{o1}, I_{o4} = -I_{o2}. \quad (6)$$

From (6), under the sinusoidal steady state, the current transfer functions from I_{o1} to I_{o2} and I_{o3} to I_{o4} can be expressed as

$$\frac{I_{o1}(j\omega_0)}{I_{o2}(j\omega_0)} = \frac{I_{o3}(j\omega_0)}{I_{o4}(j\omega_0)} = \omega_0 C_2 R_x e^{90^\circ}. \quad (7)$$

It is evident from (7) that the phase differences between I_{o1} and I_{o2} , I_{o3} and I_{o4} , are $\varphi=90^\circ$. This guarantees that the proposed circuit provides the quadrature output currents. Because the output impedances of the currents I_{o1} , I_{o2} , I_{o3} and I_{o4} are very high, all the output terminals can be directly connected to the loads without additional buffering devices. It should be noted from (7) that the magnitudes of the quadrature current signals are not same. Thus, for applications requiring equal magnitudes quadrature outputs, other amplifying circuits are needed.

III. NON-IDEAL ANALYSIS AND SENSITIVITY STUDY

Taking the non-idealities of the MCCCCTA into account, the relationship of the terminal voltages and currents given in (1) can be rewritten as

$$\begin{aligned} I_y &= 0, V_x = I_x R_x + \alpha V_y, I_{z1} = I_{z2} = -I_{z3} = \beta I_x, \\ I_{o1} &= \pm \gamma_1 g_{m1} V_{z1}, I_{o2} = \pm \gamma_2 g_{m2} V_{z2}, \end{aligned} \quad (8)$$

where α is the non-ideal voltage transfer gain from y terminal to x terminal of MCCCCTA, β is the non-ideal current transfer gain from x terminal to z_1 , z_2 and z_3 terminals of MCCCCTA, γ_1 and γ_2 are, respectively, the transconductance inaccuracy factor from z_1 terminal to o_1 terminals and z_2 (z_{2p} and z_{2n}) terminals to o_2 terminals of MCCCCTA. These gains slightly differ from their ideal values of unity by voltage/current tracking errors. Therefore, it is necessary to consider these effects of the non-idealities on the proposed oscillator performance. Under these conditions, the modified characteristic equation can be expressed as

$$s^2 + \frac{s}{C_1}(\gamma_2 g_{m2} - \gamma_1 g_{m1}) + \frac{\beta \gamma_1 g_{m1}}{C_1 C_2 R_x} = 0. \quad (9)$$

In this case, the CO and the FO of the proposed oscillator in Fig. 3 are changed as

$$\text{CO: } \gamma_1 g_{m1} \geq \gamma_2 g_{m2} \quad (10)$$

$$\text{FO: } f_o = \frac{1}{2\pi} \sqrt{\frac{\beta \gamma_1 g_{m1}}{C_1 C_2 R_x}} \quad (11)$$

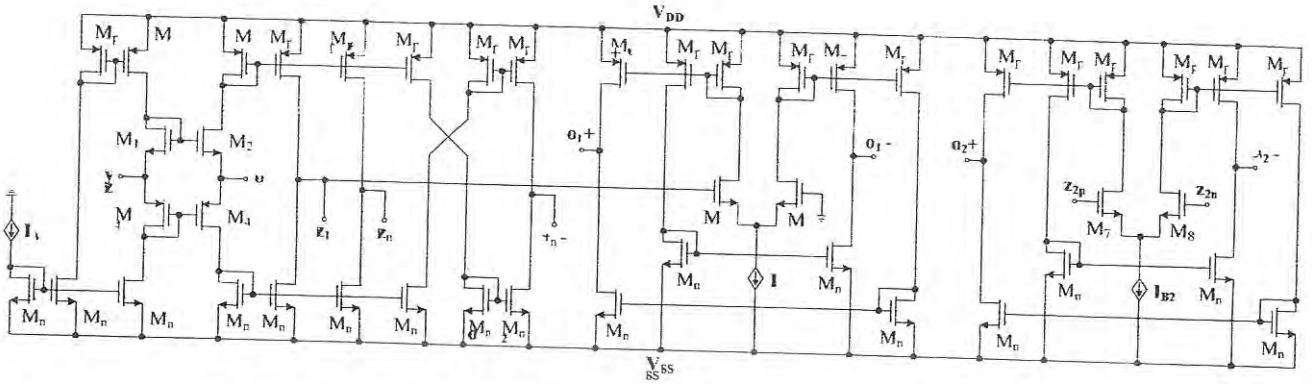


Figure 2. CMOS modified current-controlled current conveyor transconductance amplifier (MCCCCTA).

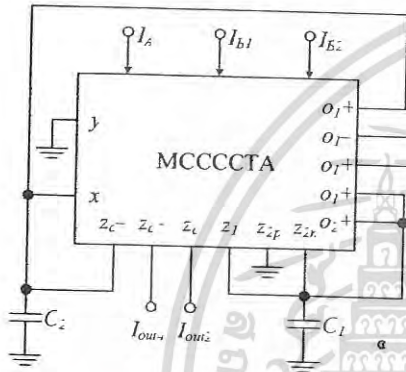


Figure 3. Proposed current-mode four-phase quadrature oscillator.

From (10) and (11), we can see that the CO and the FO of the proposed oscillator are slightly changed by the effects of the MCCCCTA voltage/current tracking errors. However, they can still be independently controlled.

The active and passive sensitivities of the parameter f_o derived from (11) are

$$S_{\beta, \gamma, g_{m1}}^{f_o} = \frac{1}{2}, S_{C_1, C_2, R_x}^{f_o} = -\frac{1}{2}, S_{\alpha, \gamma_2, g_{m2}}^{f_o} = 0 \quad (12)$$

It is clear from (12) that the magnitude values of all f_o sensitivities are less than unity and hence the proposed quadrature oscillator circuit exhibits an attractive sensitivity performance.

IV. SIMULATION RESULTS

The proposed oscillator circuit in Fig. 3 has been simulated in PSPICE using the CMOS implementation of MCCCCTA as shown in Fig. 2. The PMOS and NMOS transistors have been simulated by using the parameters of a 0.25 μ m TSMC CMOS technology. The aspect ratios of PMOS and NMOS are listed in Table 1 [19]. The DC supply voltages are selected as: $V_{DD} = V_{SS} = 1.5V$. PSPICE simulations have been verified that when I_A increasing from 1 μ A to 200 μ A, achieved resistances R_x is decreasing from 13.38k Ω to 1.52k Ω .

TABLE I. TRANSISTORS ASPECT RATIO OF MCCCCTA.

MOS transistors	W (μ m)	L (μ m)
$M_1 - M_2$	2	0.5
$M_3 - M_4$	7	0.5
$M_5 - M_8$	5	0.5
M_n (All NMOS in current mirror)	5	0.5
M_p (All PMOS in current mirror)	15	0.5

As an example, the proposed oscillator circuit was designed with the following component values: $C_1 = C_2 = 50pF$, $I_A = 35\mu A$, $I_{B1} = 100\mu A$ ($g_m = 415 \mu A/V$) and the value of I_{B2} is varied to satisfy the condition of oscillation in (4). The simulated waveforms of the quadrature current outputs in steady state are shown in Fig. 4. The simulated frequency of oscillations achieved was 1.26MHz against the calculated value of 1.27MHz having frequency error of 1.021%.

The simulated frequency spectrums of the current outputs are shown in Fig. 5. The total harmonic distortions (THD) for current outputs I_{o1} , I_{o2} , I_{o3} and I_{o4} are 1.26%, 1.49%, 1.28% and 1.43%, respectively. The electronic tuning of the oscillator is shown in Fig. 6 that gives a variation of oscillation frequency from 863.3kHz to 1.652MHz with I_A in the range 5 μ A to 150 μ A, respectively. It may be observed from Fig. 6 that the deviation between the simulated and theoretical frequency of oscillation is low. Finally, the THD values of current signals are shown in Fig. 7. It can be seen that the THD values of output currents are less than 2.0%.

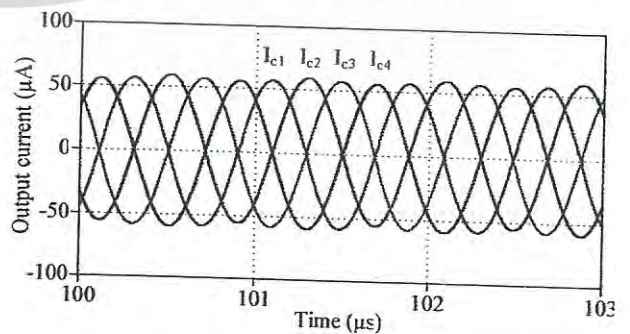


Figure 4. Simulated waveforms of the quadrature current outputs.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

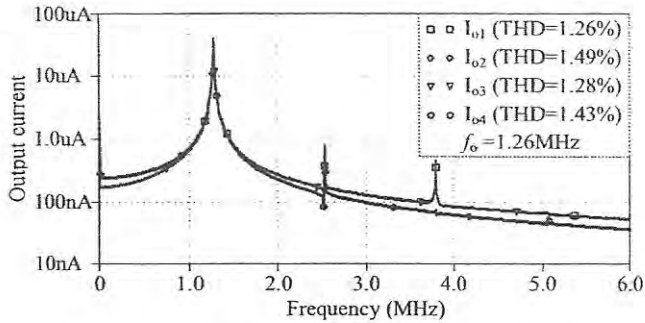


Figure 5. Simulated frequency spectrums of the current outputs.

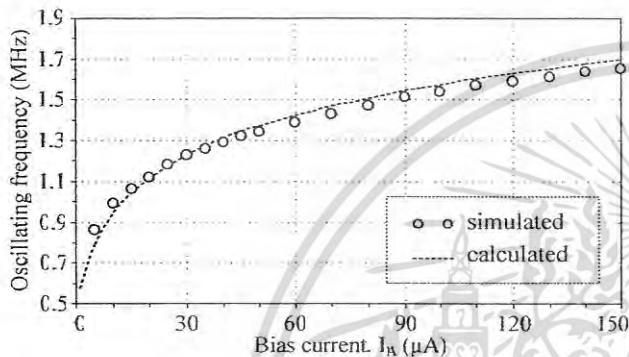


Figure 6. Electronic frequency tuning with bias current I_A .

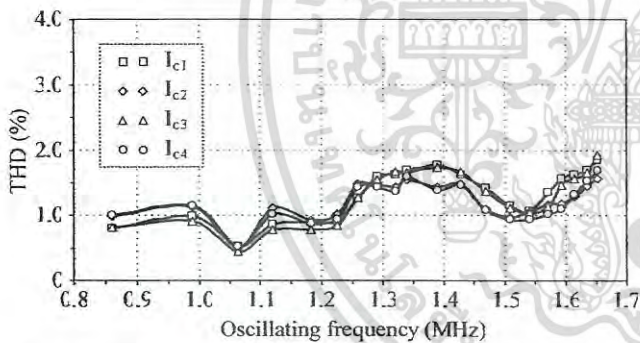


Figure 7. Total harmonic distortion as a function of oscillating frequency.

V. CONCLUSIONS

In this paper, a new current-mode four-phase quadrature oscillator based on MCCCCTA has been proposed. This circuit is attractive, because: (i) only one active element is needed to realize the oscillator circuit, (ii) the condition of oscillation and the frequency of oscillation of this configuration can be controlled orthogonally and electronically, (iii) it uses grounded capacitors, which is advantageous from integrated circuit manufacturing point of view, (iv) the active and passive sensitivities are less than unity in magnitude, and (v) the circuit can be directly connected to the loads without any impedance matching requirements. With all the above stated advantages, the proposed circuit shows good performance.

REFERENCES

- [1] J.-W. Horng, "Current-mode quadrature oscillator with grounded capacitors and resistors using two DVCCs," *IEICE Transactions on Fundamentals of Electronics, Communications and Computer Sciences*, vol. E86-A, pp. 2152–2154, 2003.
- [2] J.-W. Horng, C.-L. Hou, C.-M. Chang, W.-Y. Chung, H.-W. Tang, and Y.-H. Wen, "Quadrature oscillator using CCIs," *International Journal of Electronics*, vol. 92, pp. 21–31, 2005.
- [3] J.-W. Horng, "Current conveyors based allpass filters and quadrature oscillators employing grounded capacitors and resistors," *Computers and Electrical Engineering*, vol. 31, pp. 81–92, 2005.
- [4] M. Kunnigern, and K. Dejhan, "DDCC-based quadrature oscillator with grounded capacitors and resistors," *Active and Passive Electronic Components*, vol. 2009, doi: 10.1155/2009/987304.
- [5] A. U. Keskin, C. Aydin, E. Hancioglu, and C. Acar, "Quadrature oscillator using current differencing buffered amplifiers (CDBA)," *Frequenz*, vol. 60, 3–4, pp. 21–23, 2006.
- [6] W. Tangsrirat, D. Prasertsom, T. Piyatat, and W. Surakamponorn, "Single resistance-controlled quadrature oscillator using current differencing buffered amplifier," *International Journal of Electronics*, vol. 95, pp. 1119–1126, 2008.
- [7] A. Ü. Keskin and D. Biölek, "Current mode quadrature oscillator using current differencing transconductance amplifiers (CDTA)," *IEE Proceedings Circuits Devices and Systems*, vol. 153, No. 3, pp. 214–218, 2006.
- [8] M. Kunnigern, and K. Dejhan, "Electronically tunable current-mode quadrature oscillator using current differencing transconductance amplifier," in *Proceedings of 2009 IEEE Region 10 Conference (TENCON 2009)*, Singapore, pp. 1–4, 2009.
- [9] A. Lahiri, "Novel voltage/current-mode quadrature oscillator using current differencing transconductance amplifier," *Analog Integrated Circuits and Signal Processing*, vol. 61, pp. 199–203, 2009.
- [10] A. Lahiri, W. Jaikla, and M. Siripruchyanun, "Voltage-mode quadrature sinusoidal oscillator with current tunable properties," *Analog Integrated Circuits and Signal Processing*, vol. 65, No. 2, pp. 321–325, 2010.
- [11] R. Somer, J. Jerabek, R. Prokop, and K. Vrba, "Current gain controlled CCTA and its application in quadrature oscillator and direct frequency modulator," *Radioengineering*, vol. 20, No. 1, pp. 317–326, 2011.
- [12] J.-W. Horng, C.-L. Hou, C.-M. Chang, H.-P. Chou, C.-T. Lin, and Y.-H. Wen, "Quadrature oscillators with grounded capacitors and resistors using FDCCIs," *ETRI Journal*, vol. 28, No. 4, pp. 486–494, 2006.
- [13] A. Lahiri, "Explicit-current-output quadrature oscillator using second-generation current conveyor transconductance amplifier," *Radioengineering*, vol. 18, No. 4, pp. 522–526, 2009.
- [14] W. Jaikla, M. Siripruchyanun, J. Bajer and D. Biölek, "A simple current-mode quadrature oscillator using single CDTA," *Radioengineering*, vol. 17, No. 4, pp. 33–40, 2008.
- [15] Y. Li, "Electronically tunable current-mode quadrature oscillator using single MCDTA," *Radioengineering*, vol. 19, No. 4, pp. 667–671, 2010.
- [16] R. Prokop, and V. Musil, "Modular approach to design of modern circuit blocks for current signal processing and new device CCTA," in *Proceedings of the 7th IASTED International Conference on Signal and Image Processing*, Anaheim, USA, pp. 494–499, 2005.
- [17] M. Siripruchyanun, P. Silapan, and W. Jaikla, "Realization of CMOS Current Controlled Current Conveyor Transconductance Amplifier (CCCCTA) and Its Applications," *Active and Passive Electronic Devices*, vol. 4, No.1-2, pp. 35–53, 2009.
- [18] D. Biölek, R. Senani, V. Biolkova, and Z. Kolkv, "Active elements for analog signal processing: classification, review, and new proposals," *Radioengineering*, vol. 17, No. 4, pp. 15–32, 2008.
- [19] M. Kunnigern, "Electronically tunable current-mode multiphase oscillator using current-controlled CCTAs," in *Proceedings of 2010 IEEE International Conference on Electron Devices and Solid-State Circuits (EDSSC'10)*, Hong Kong, 2010, pp. 1–4.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Mixed-Mode Third-Order Quadrature Oscillator Based on Single MCCFTA

Khachen KHAW-NGAM¹, Montree KUMNGERN¹, Fabian KHATEB^{2,3}

¹ Faculty of Engineering, King Mongkut's Institute of Technology Ladkrabang, Bangkok 10520, Thailand

² Department of Microelectronics, Brno University of Technology, Technická 10, Brno, Czech Republic

³ Faculty of Biomedical Engineering, Czech Technical University in Prague, nám. Sítňá 3105, Kladno, Czech Republic

kkmontre@gmail.com, khateb@feec.vutbr.cz

Submitted September 25, 2016 / Accepted February 21, 2017

Abstract. This paper presents a new mixed-mode third-order quadrature oscillator based on new modified current-controlled current follower transconductance amplifier (MCCFTA). The proposed circuit employs one MCCFTA as active element and three grounded capacitors as passive components which is highly suitable for integrated circuit implementation. The condition and frequency of oscillations can be controlled orthogonally and electronically by adjusting the bias currents of the active device. The circuit provides four quadrature current outputs and two quadrature voltage outputs into one single topology, which can be classified as mixed-mode oscillator. In addition, four quadrature current output terminals possess high-impedance level which can be directly connected to the next stage without additional buffer circuits. The performance of the proposed structure has been verified through PSPICE simulators using 0.25 μm CMOS process from TSMC and experimental results are also investigated.

Keywords

Third-order quadrature oscillator, mixed-mode oscillator, modified current-controlled current follower transconductance amplifier (MCCFTA)

1. Introduction

At present, current-mode technique is very interesting approach due to the fact that it is easy as operating of arithmetic such as addition and subtraction signals, multiplication and division signals by a constant signal and potential to operate at lower supply voltage compared their voltage-mode circuits [1]. Regarding to a current-mode building block, the current differencing transconductance amplifier (CDTA) [2] is a really current-mode active building block, due to its input and output signals are current forms. The structure of this device is consisted of a unity-gain current source controlled by the difference of two inputs and an output transconductance amplifier providing electronic tuning capability through its transconductance gain (g_m). Therefore, CDTA is highly suitable for

realizing current-mode analog signal processing and CDTA-based circuits can also reduce number of passive resistors.

A quadrature oscillator (QO) usually provides sinusoids having a phase difference of 90° that is useful in communication and measurement systems such as quadrature mixers and single sideband generators for communication system [3], vector generators and selective voltmeters for measurements system [4]. Several QOs using CDAs as active element have been proposed in the literature; see, for example [5–12]. However, some structures do not exploit the full capability of the CDTA where typically one of two input terminals of the CDTA is floated and not used [8–12]. Unfortunately, floating terminal may increase the area of chip when these CDTA-based QOs build as IC's forms and also may cause some noise injection into the monolithic circuit.

Recently, a new concept of active building block with one current input and two kinds of current outputs, the so-called "current follower transconductance amplifier (CFTA)", has been introduced [13]. This device is modified from an original CDTA by removing the negative terminal. When subtraction current circuit as input stage is absent, the structure of CFTA is simple. Compared with CDTA, the number of transistor used for CFTA is lesser. Therefore, several CFTA-based analog signal processing circuits are reported [14–19]. The CFTA has been already used to realize QOs [20–26]. They, in conjunction, exhibit high potential for bring down the number of components. However, all structures are second-order QOs. This work focuses on the third-order QOs, which enjoys the requirement of QOs such as orthogonal adjustability and electronic tunability of the condition of oscillation (CO) and frequency of oscillation (FO), and uses grounded capacitors and minimum number of active elements. Because of high-order network the circuit provides better frequency response and quality, compared with lower-order network [27]. This mention has been expressed in [28] by mathematical formulation, especially, to confirm phase noise reduction. Compared with a second-order oscillator, the third-order oscillator (three-stage oscillator) also offers lower phase noise [29]. As a result, a number of third-order

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปเผยแพร่โดยไม่ได้รับอนุญาต

DOI: 10.13164/re.2017.0522

QOs based on different active building blocks have been proposed [30–52]. The early system using operational transconductance amplifier (OTA) [30] enjoys electronic tuning capability, but its CO and FO are not decoupled and difficult to control. The QOs using active building blocks such as operational amplifier [31], second-generation current conveyor (CCII) [32–34], differential voltage current conveyor (DVCC) [35], operational transresistance amplifier (OTRA) [36], [37], [50], offer orthogonal control of CO and FO, but these structures lack the electronic tuning capability. A number of electronic-controlled third-order QOs have been reported using active building blocks such as current-controlled CCII (CCCII) [38], [39], current difference transconductance amplifier (CDTA) [40], [41], current-controlled CDTA (CCDTA) [42], current-controlled current conveyor transconductance amplifier (CCCTA) [43], [44], OTRA and MOS-C [45], DDCC and VDTA [46], [51], [52], differential voltage current conveyor transconductance amplifier (DVCCTA) [47]. They exhibit high potential for enjoying up the electronic tunability. However, they require an excessive number of active components and the structures are not compact. The third-order oscillator QO based on log-domain technique is proposed in [48]. However, this structure is suitable only in bipolar technology. The structure in [49] proposed third-order QO using a single current-controlled current conveyor transconductance amplifier (CCCCTA), but the circuit does not exploit the full capability of the CCTA when y-terminal of CCTA is not used and attached to ground. Until now, there is no CCCFTA-third-order QO available in open literature.

Therefore, this paper presents a new mixed-mode third-order QO employing a modified current-controlled current follower transconductance amplifier (MCCFTA) and three grounded capacitors. The concept of MCCFTA is similar to conventional CFTA [13], except *f*-terminal provides parasitic resistance R_f that can be controlled by the bias current [53]. Identical *z*-copy terminal can be obtained using current-mirrors [13] and connecting transconductance amplifiers in parallel connection are available [54], [55]. Thus, MCCFTA is an active building block that provides the possibility for utilizing its resistance simulating element and its transconductance gains that can be electronically controlled through adjusting the bias currents. Therefore we have input parasitic resistance and transconductance gains (TAs) into a single MCCFTA for realizing a third-order QO with orthogonal control of the CO and FO. The proposed structure provides four quadrature current outputs and two quadrature voltage outputs. PSPICE simulation results are given to confirm the performance of the proposed structure. The comparison between the proposed third-order QO and previously third-order QOs is expressed as Tab. 1.

2. Proposed Circuit

The circuit symbol and the equivalent circuit of the MCCFTA are shown in Fig. 1 and CMOS implementation

of MCCFTA is shown Fig. 2. The ideal port relations of Fig. 1 can be expressed by

$$\begin{pmatrix} I_{z1} \\ I_{z2} \\ I_{zc} \\ V_f \\ I_{x1} \\ I_{x2} \end{pmatrix} = \begin{pmatrix} 1 & 0 & 0 & 0 & 0 & 0 \\ 1 & 0 & 0 & 0 & 0 & 0 \\ 1 & 0 & 0 & 0 & 0 & 0 \\ R_f & 0 & 0 & 0 & 0 & 0 \\ 0 & \pm g_{m1} & 0 & 0 & 0 & 0 \\ 0 & 0 & \pm g_{m2} & 0 & 0 & 0 \end{pmatrix} \begin{pmatrix} I_f \\ V_{z1} \\ V_{z2} \\ V_{zc} \\ V_{x1} \\ V_{x2} \end{pmatrix} \quad (1)$$

where R_f is the parasitic resistance at *f*-terminal and g_{m1} and g_{m2} are two TAs. The z_1 -, x_1 -terminals and g_{m1} are existing terminals and TA of conventional CCFTA [50]. The z_2 - and z_c -terminals are the *z*-copy terminals [13] of CCFTA that can be obtained by adding current mirrors in conventional CCFTA. By cascading g_{m2} in parallel connection, x_2 -terminal in CCFTA can be obtained and hence the name MCCFTA. It should be noted that connecting n TAs in parallel connection of MCCFTA is also possible. From the CMOS implementation of MCCFTA in Fig. 2, assuming that transistors M_1 to M_4 are matched and operated in saturation regions, the parasitic resistance at *f*-terminal (R_f) can be given as

$$R_f \cong \frac{1}{\sqrt{8\mu C_{ox} \left(\frac{W}{L}\right) I_{b1}}} \quad (2)$$

where μ is the carrier mobility, C_{ox} is the gate oxide capacitance per unit area, W and L are the channel width and length, respectively, of MOS transistor. From (2) and Fig. 2, the parasitic resistance R_f can be controlled by adjusting the bias current I_{b1} . This property makes it different from a conventional CFTA [13].

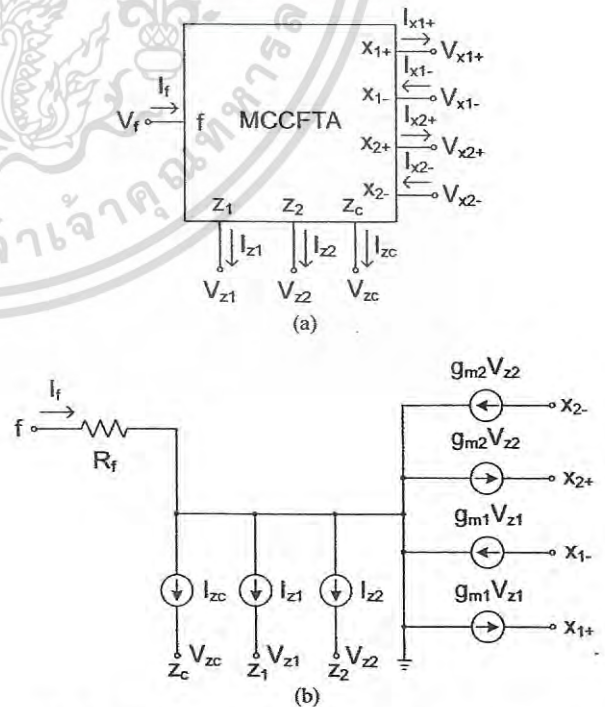


Fig. 1. MCCFTA: (a) electrical symbol, (b) equivalent circuit.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

	Number of active elements	Number of resistor (R) & capacitor (C)	All-grounded passive element	Orthogonal control of CO and FO	Offer current and voltage outputs	Offer electronically tunable	Multi-phase generation	Type of dependence of FO on control/bias current/voltage	Availability of constant of output waveforms in dep. On tuning of FO	Range of output voltage/current (peak-to-peak) (Voltage) (Current)	Phased error of generate waveform (%) (Voltage) (Current)
Proposed QO	1-MCCFTA	3-C	Yes	Yes	Yes	Yes	Yes	Nonlinear	No	106-700 mV 20-160 μ A	0.3-1.89 0.5-5.78
Ref. [30] in 2002	3-OTA	3-C	Yes	Yes	No	Yes	Yes	Nonlinear	No	-	-
Ref. [31] in 2011	3-op-amp	3-C, 5-R	No	Yes	No	No	No	Nonlinear	No	-	-
Ref. [32] in 2005	3-CCII	3-C, 5-R	Yes	Yes	No	No	No	Nonlinear	No	-	-
Ref. [33] in 2011	2-CCII	3-C, 3-R	No	Yes	Yes	No	No	Nonlinear	No	-	-
Ref. [34] in 2012	2-CCII, 1-UVC	3-C, 3-R	Yes	Yes	Yes	No	Yes	Nonlinear	No	-	-
Ref. [35] in 2013	3-DVCC	3-C, 3-R	No	Yes	Yes	No	Yes	Nonlinear	No	-	-
Ref. [36] in 2014	3-OTRA	3-C, 5-R	No	Yes	No	No	No	Nonlinear	No	-	-
Ref. [37] in 2014	3-OTRA	3-C, 5-R	No	Yes	No	No	No	Nonlinear	No	-	-
Ref. [38] in 2005	4-CCII	3-C	Yes	Yes	No	Yes	Yes	Nonlinear	No	-	-
Ref. [39] in 2010	3-CCII	3-C	Yes	Yes	Yes	Yes	Yes	Nonlinear	No	-	-
Ref. [40] in 2009	3-CDTA	3-C	Yes	Yes	No	Yes	No	Nonlinear	No	-	-
Ref. [41] in 2010	3-CDTA	3-C	Yes	Yes	Yes	Yes	No	Nonlinear	No	-	-
Ref. [42] in 2011	1-CCCDTA, 1-OTA	3-C	Yes	Yes	Yes	Yes	No	Nonlinear	No	-	-
Ref. [43] in 2009	2-CCCCTA	3-C	Yes	Yes	No	Yes	No	Nonlinear	No	-	-
Ref. [44] in 2011	1-CCCCTA, 1-OTA	3-C	Yes	Yes	No	Yes	No	Nonlinear	No	-	-
Ref. [45] in 2012	2-OTRA	3-C, 4-R	No	No	No	Yes	No	Nonlinear	No	-	-
Ref. [46] in 2013	1-DDCC, 1-VDTA	3-C, 1-R	Yes	Yes	No	Yes	No	Nonlinear	No	-	-
Ref. [47] in 2015	2-DVCCTA	3-C, 2-R	Yes	Yes	Yes	No	Yes	Nonlinear	No	-	~0-4
Ref. [48] in 2011	18-BJT, 18-current source	3-C	Yes	Yes	No	Yes	Yes	Nonlinear	No	-	-
Ref. [49] in 2012	1 MCCCTA	3-C	Yes	Yes	Yes	Yes	Yes	Nonlinear	No	-	-
Ref. [50] in 2014	3-OTRA	3-C, 4-R	No	Yes	No	No	No	Nonlinear	No	-	-
Ref. [51] in 2014	2-DVTA	3-C	Yes	Yes	No	Yes	No	Nonlinear	No	-	-
Ref. [52] in 2014	2-DVTA	3-C	Yes	Yes	Yes	Yes	No	Nonlinear	No	-	-

Tab. 1. Comparison of the proposed third-order QO with those of previous third-order QOs.

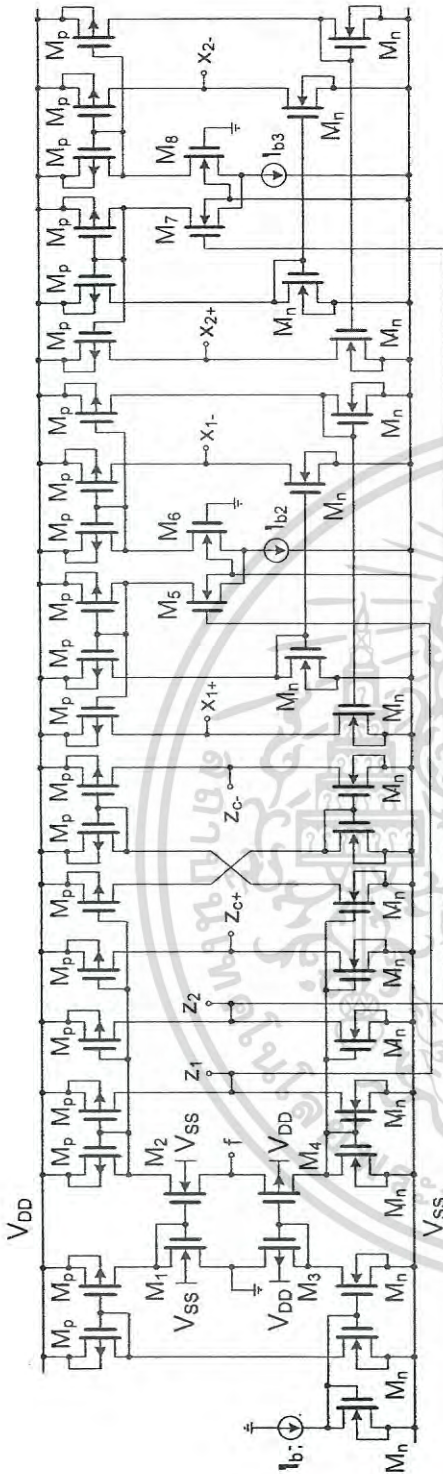


Fig. 2. CMOS implementation for MCCFTA.

The transconductance gains g_{m1} and g_{m2} can be obtained by assuming the transistors M_5 - M_6 and M_7 - M_8 are matched and operated in saturation region, g_{m1} and g_{m2} of MCCFTA can be expressed, respectively, as

$$g_{m1} = \sqrt{\mu C_{ox} \left(\frac{W}{L}\right) I_{b2}} \quad (3)$$

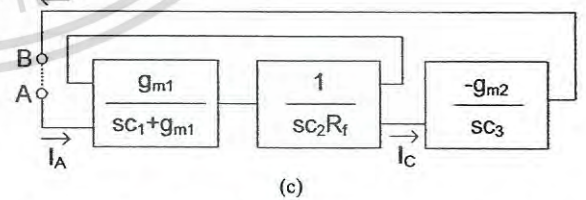
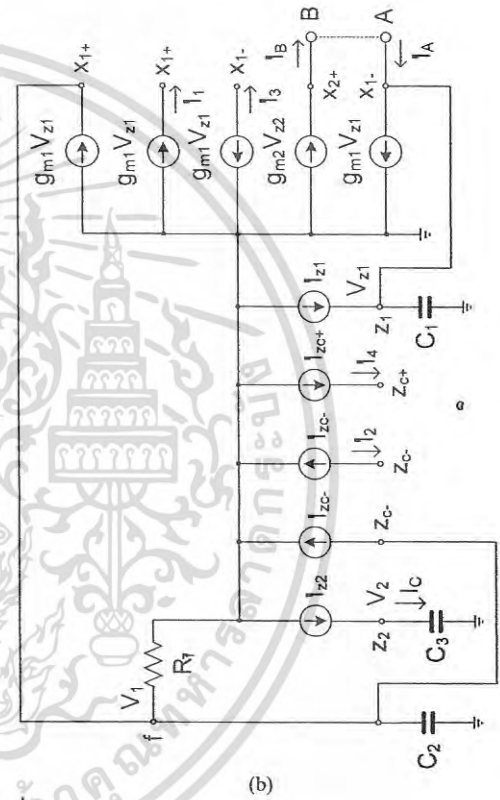
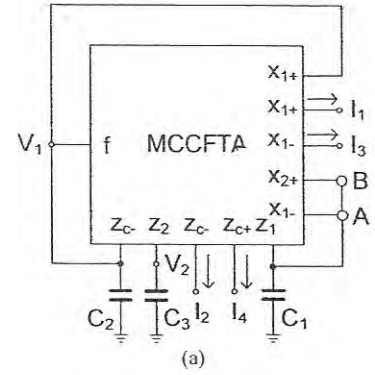


Fig. 3. Proposed third-order QO: (a) circuit symbol, (b) equivalent circuit, (c) block diagram.

$$g_{m2} = \sqrt{\mu C_{ox} \left(\frac{W}{L}\right) I_{b3}} \quad (4)$$

From (3) and (4), transconductance gains g_{m1} and g_{m2} can be controlled by adjusting the bias currents I_{b2} and I_{b3} , respectively. The z_{c+} and z_{c-} -terminals (z -copy CFTA) can be obtained by adding current mirrors and cross couple current mirrors in CCFTA as shown in Fig. 2.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

The third-order oscillator can be realized from the third-order polynomial equation as

$$N(s) = a_0 s^3 + a_1 s^2 + a_2 s + a_3 \quad (5)$$

Letting $N(s) = 0$ and $s = j\omega$, (5) becomes the third-order oscillator characteristic as

$$0 = -j\omega^3 a_0 - \omega^2 a_1 + j\omega a_2 + a_3 \quad (6)$$

Considering the coefficient of real and imaginary parts, we have:

$$a_3 - \omega^2 a_1 = 0, \quad (7)$$

$$\omega a_2 - \omega^3 a_0 = 0. \quad (8)$$

From (7) and (8), the CO and FO can be given respectively [30] by

$$a_0 a_3 = a_1 a_2, \quad (9)$$

$$\omega = \sqrt{\frac{a_3}{a_1}} = \sqrt{\frac{a_2}{a_0}} \quad (10)$$

The proposed mixed-mode third-order QO is shown in Fig. 3. It is continuously developed from the circuit proposed in [56] by expanding text, simulation results and adding experimental results. The circuit is consisted of only one MCCFTA and three grounded capacitors. The use of grounded capacitors makes the proposed circuit ideal for IC implementation [57]. The characteristic equation of proposed circuit can be expressed using Fig. 3(b). To easy following, the proposed QO can be shown as block diagram in Fig. 3(c). Considering currents I_A and I_C , current transfer function between I_C and I_A can be given by

$$\frac{I_C}{I_A} = \frac{g_{m1}}{s^2 C_1 C_2 R_f + s C_2 g_{m1} R_f + g_{m1}} \quad (11)$$

In addition, considering currents I_B and I_A , current transfer function can be given by

$$\frac{I_B}{I_A} = \frac{-g_{m1} g_{m2}}{s^3 C_1 C_2 C_3 R_f + s^2 C_2 C_3 g_{m1} R_f + s C_3 g_{m1}} \quad (12)$$

Letting $I_B/I_A = 1$ (nodes A and B are closed), the characteristic equation of proposed QO in Fig. 3 can be expressed as

$$s^3 + \frac{g_{m1}}{C_1} s^2 + s \frac{g_{m1}}{C_1 C_2 R_f} + \frac{g_{m1} g_{m2}}{C_1 C_2 C_3 R_f} = 0. \quad (13)$$

Compared with (5), the coefficients can be expressed as:

$$a_0 = 1,$$

$$a_1 = \frac{g_{m1}}{C_1},$$

$$a_2 = \frac{g_{m1}}{C_1 C_2 R_f},$$

$$a_3 = \frac{g_{m1} g_{m2}}{C_1 C_2 C_3 R_f}.$$

According to (9) and (10), the CO and FO are obtained, respectively, by

$$g_{m2} = \frac{g_{m1} C_3}{C_1}, \quad (14)$$

$$\omega_o = \sqrt{\frac{g_{m1}}{C_1 C_2 R_f}}. \quad (15)$$

It is evident from (14) and (15) that the CO can be controlled using g_{m2} by keeping $C_1 = C_3$ and g_{m1} constant and the FO can be controlled by R_f by keeping $C_1 = C_2 = C_3$ and g_{m1} constant. Therefore, the CO and FO can be orthogonally controlled. From Fig. 3, the relationship between I_2 and I_1 can be expressed by

$$\frac{I_2}{I_1} = \frac{1}{s C_2 R_f} \quad (16)$$

while the relationship between voltages V_1 and V_2 can be expressed as

$$\frac{V_2}{V_1} = \frac{1}{s C_3 g_{m2}} \quad (17)$$

where the phase difference is $\phi = \pi/2$. This guarantees that the proposed QO provides the quadrature output currents I_1 and I_2 and quadrature output voltages V_1 and V_2 . Also the uses of multiple-output MCCFTA that provides inversion of the output currents, thus it leads to $I_3 = -I_1$ and $I_4 = -I_2$. Moreover, all current output terminals are at high impedance of MCCFTA, thus ensuring insensitive current outputs that require no additional current followers to be sensed. However, if quadrature output voltages V_1 and V_2 are used, loads cannot be connected directly, the buffer circuit is needed. This problem can be solved easily using voltage follower circuit.

3. Non-Ideal Analysis

To consider the non-ideal effect of a MCCFTA by taking the non-idealities of the MCCFTA into account, the relationship of the terminal voltages and currents can be rewritten as

$$\begin{pmatrix} I_{z1} \\ I_{z2} \\ I_{zc} \\ V_f \\ I_{x1} \\ I_{x2} \end{pmatrix} = \begin{pmatrix} \alpha_1 & 0 & 0 & 0 & 0 & 0 \\ \alpha_2 & 0 & 0 & 0 & 0 & 0 \\ \alpha_c & 0 & 0 & 0 & 0 & 0 \\ R_f & 0 & 0 & 0 & 0 & 0 \\ 0 & \pm g_{m1} & 0 & 0 & 0 & 0 \\ 0 & 0 & \pm g_{m2} & 0 & 0 & 0 \end{pmatrix} \begin{pmatrix} I_f \\ V_{z1} \\ V_{z2} \\ V_{zc} \\ V_{x1} \\ V_{x2} \end{pmatrix} \quad (18)$$

where $\alpha_1 = 1 - \varepsilon_{11}$ and $\varepsilon_{11} (\varepsilon_{11} \ll 1)$ is the current tracking error from f-terminal to z_1 -terminal, $\alpha_2 = 1 - \varepsilon_{12}$ and $\varepsilon_{12} (\varepsilon_{12} \ll 1)$ is the current tracking error from f-terminal to z_2 -terminal and $\alpha_c = 1 - \varepsilon_{1c}$ and $\varepsilon_{1c} (\varepsilon_{1c} \ll 1)$ is the current tracking error from f-terminal to z_c -terminal, R_f is the parasitic resistances at f-terminal. At high-frequency operating,

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

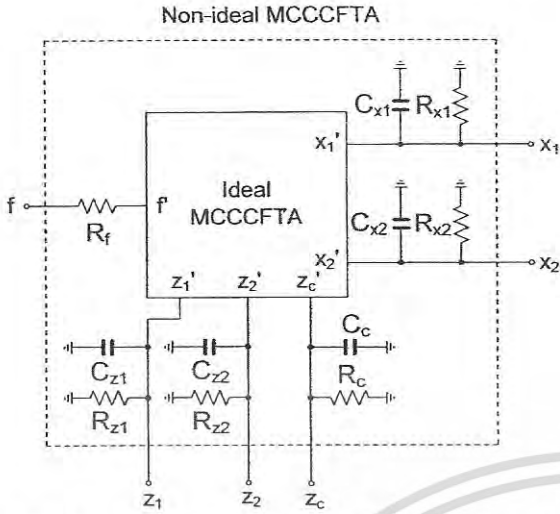


Fig. 4. Non-ideal of MCCCFTA at high operating frequency.

non-ideal model of MCCCFTA can be shown in Fig. 4. R_{z1} , R_{z2} and R_{z3} are respectively the high parasitic resistances at z_1 -, z_2 - and z_c -terminals, R_{x1} and R_{x2} are respectively the high parasitic resistances at x_1 - and x_2 -terminals, C_{z1} , C_{z2} and C_{z3} are respectively the low parasitic capacitances at z_1 -, z_2 - and z_c -terminals and C_{x1} and C_{x2} are respectively the low parasitic capacitances at x_1 - and x_2 -terminals.

Taking into account the non-ideal MCCCFTA characteristics, current transfer function between I_B and I_A can be rewritten as

$$\frac{I_B}{I_A} = \frac{-Z_1 Z_2 Z_3 g_{m1} g_{m2} \alpha_1 \alpha_2 \alpha_c}{(Z_1 Z_2 g_{m1} + Z_1 R_f g_{m1} + Z_2 + R_f + Z_1 Z_2 g_{m1} \alpha_1 \alpha_c - Z_1 Z_2 g_{m1} \alpha_1 - Z_2 \alpha_1)} \quad (19)$$

where

$$\begin{aligned} Z_1 &= \frac{R_{p1}}{sC_1' R_{p1} + 1}, \\ Z_2 &= \frac{R_{p2}}{sC_2' R_{p2} + 1}, \\ Z_3 &= \frac{R_{p3}}{sC_3' R_{p3} + 1}, \\ C_1' &= C_1 \| C_{x1-} \| C_{z2}, \\ C_2' &= C_2 \| C_{x1+} \| C_{z3-}, \\ C_3' &= C_3 \| C_{z2}, \\ R_{p1} &= R_{x1-} \| R_{x2+} \| R_z, \\ R_{p2} &= R_{x1+} \| R_{z3-}, \\ R_{p3} &= R_{z2}. \end{aligned}$$

The modified characteristic equation of Fig. 3 can be rewritten as

$$\begin{aligned} & s^3 + s^2 \frac{g_{m1}}{C_1'} \left(1 + \frac{1}{g_{m1} R_f} + \frac{1}{g_{m1} R_{p2}} + \frac{1}{g_{m1} R_{p1}} \right) \\ & + s \frac{g_{m1}}{C_1' C_2' R_f} \left(1 + \alpha_1 \alpha_c + \frac{1}{g_{m1} R_{p1}} + \frac{R_f}{R_{p2}} + \frac{C_2' R_f}{C_3' R_{p3}} \right) \\ & + \frac{g_{m1} g_{m2} \alpha_1 \alpha_2 \alpha_c}{C_1' C_2' C_3' R_f} \left(1 + \frac{1}{g_{m1} g_{m2} R_{p1} R_{p2} R_{p3} \alpha_1 \alpha_2 \alpha_c} + \frac{1}{g_{m2} R_{p3} \alpha_2} \right. \\ & \left. + \frac{1}{g_{m2} R_{p2} \alpha_1 \alpha_2 \alpha_c} + \frac{R_f}{g_{m2} R_{p2} R_{p3} \alpha_1 \alpha_2 \alpha_c} \right) \\ & + \frac{R_f}{g_{m1} g_{m2} R_{p1} R_{p2} R_{p3} \alpha_1 \alpha_2 \alpha_c} \left. \right) - \alpha_1 \quad (20) \end{aligned}$$

Letting, parasitic parameters R_z , R_c , R_x are very high resistance values and C_z , C_c , C_c are very low capacitance value, (20) can be approximated as

$$s^3 + s^2 \frac{g_{m1}}{C_1'} + s \frac{g_{m1}}{C_1' C_2' R_f} + \frac{g_{m1} g_{m2} \alpha_1 \alpha_2 \alpha_c}{C_1' C_2' C_3' R_f} = 0 \quad (21)$$

In this case, the CO and FO are modified, respectively, as:

$$g_{m2} = \frac{g_{m1} C_3'}{C_1'} \alpha_1 \alpha_2 \alpha_c, \quad (22)$$

$$\omega_o = \sqrt{\frac{g_{m1} g_{m2} \alpha_1 \alpha_2 \alpha_c}{C_1' C_2' C_3' R_f}} \quad (23)$$

The various passive sensitivities of ω_o of the proposed QO can be obtained as

$$\left. \begin{aligned} S_{g_{m1}}^{\omega_o} &= S_{g_{m2}}^{\omega_o} = S_{\alpha_1}^{\omega_o} = S_{\alpha_2}^{\omega_o} = S_{\alpha_3}^{\omega_o} = 0.5 \\ S_{R_f}^{\omega_o} &= S_{C_1'}^{\omega_o} = S_{C_2'}^{\omega_o} = S_{C_3'}^{\omega_o} = -0.5 \end{aligned} \right\} \quad (24)$$

Thus, the proposed QO has low active and passive sensitivities.

4. Simulation Results

To verify the theoretical prediction of the proposed third-order QO, the circuit in Fig. 3 was simulated using PSPICE simulators and the MCCCFTA in Fig. 2 was used. The model parameters for nMOS and pMOS transistors are taken from 0.25 μ m CMOS process from TSMC. The power supply was given as ± 1 V. From Fig. 2, I_{b1} was

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

initially designed for 100 μA while I_{b2} and I_{b3} were initially designed for 150 μA . Transistors around trans-linear loop (M_1 to M_4) were designed to obtain $g_{m(\text{nMOS})} = g_{m(\text{pMOS})}$ and differential transistor pairs (M_5 - M_6 and M_7 - M_8) were designed to obtain $g_{m(\text{total})} = (g_{m(M5)} + g_{m(M6)})/2$ or $g_{m(\text{total})} = (g_{m(M7)} + g_{m(M8)})/2$. For 0.25 μm CMOS process used in this case, $(\mu_o C_{ox})_{\text{nMOS}} = 242.2 \mu\text{A}/\text{V}^2$ and $(\mu_o C_{ox})_{\text{pMOS}} = 51.8 \mu\text{A}/\text{V}^2$, $V_{th0(\text{nMOS})} = 0.37 \text{ V}$ and $V_{th0(\text{pMOS})} = -0.49 \text{ V}$ were given. Therefore, the aspect ratios of MOS transistors for MCCFTA in Fig. 3 were $W/L = 5 \mu\text{m}/0.5 \mu\text{m}$ for M_1 - M_2 , $W/L = 15 \mu\text{m}/0.5 \mu\text{m}$ for M_3 - M_4 , $W/L = 5 \mu\text{m}/0.5 \mu\text{m}$ for M_5 - M_8 , $W/L = 5 \mu\text{m}/0.5 \mu\text{m}$ for all M_n transistors and $W/L = 15 \mu\text{m}/0.5 \mu\text{m}$ for all M_p transistors. PSPICE simulations have verified that when I_{b1} was varied from 1 to 100 μA , achieved R_f was in the range of 12 to 2.19 $\text{k}\Omega$ as shown in Fig. 5 whereas I_{b2} and I_{b3} were varied from 5 to 150 μA , achieved g_{m1} and g_{m2} were in the range of 107 to 472 $\mu\text{A}/\text{V}$ as shown in Fig. 6. Both simulated R_f - and g_m - value were compared with (2) and (3), respectively. Simulated performances of MCCFTA were summarized in Tab. 2.

The voltage outputs and current outputs were shown respectively in Figs. 7 and 8, when Fig. 3 was designed with the following values: $C_1 = C_2 = C_3 = 20 \text{ pF}$, $I_{b1} = 20 \mu\text{A}$, $I_{b2} = 80 \mu\text{A}$ and $I_{b3} = 75 \mu\text{A}$. The I_{b3} -value was varied for g_{m2} so as to satisfy the CO in (14). In this case, ($R_f \approx 1/g_{m1}$), each current output and each voltage output were almost equal of magnitude. The magnitudes of the quadrature signals will not be equaled in case of R_f was varied ($R_f \neq 1/g_{m1}$) in (15). For applications requiring equal magnitude quadrature outputs, additional amplifying circuits were needed. From Fig. 7, the simulated THD of V_1 and V_2 were about 0.26 % and 0.17 %, respectively, the FO was 2.7 MHz. From Fig. 8, the simulated the FO was found to be 2.7 MHz, the results of the I_1, I_2, I_3 and I_4 total harmonic distortion (THD) analysis were obtained as 0.56 %, 0.37 %, 0.85 % and 0.38 %, respectively, and the power consumption was about 1.43 mW. This low THD was obtained for the output signals V_1, V_2, I_1, I_2, I_3 and I_4 of 204 mV_{P-P}, 198 mV_{P-P}, 70 μA_{P-P} , 70 μA_{P-P} , 70 μA_{P-P} and

Parameters	Value
Technology	0.25 μm CMOS
Power supply	$\pm 1 \text{ V}$
R_f ($I_b = 1$ -100 μA)	12 to 2.19 $\text{k}\Omega$
g_m ($I_b = 5$ -150 μA)	107 to 472 $\mu\text{A}/\text{V}$
Input and output range ($I_b = 5$ -150 μA)	± 40 to $\pm 250 \text{ mV}$
Bandwidth (-3dB) @ $I_{b1} = 50 \mu\text{A}$, $I_{b2} = I_{b3} = 100 \mu\text{A}$	
Current follower (I_2/I_1)	42.84 MHz
Current follower (I_3/I_1) ($R_z = 2.23 \text{ k}\Omega$)	39.9 MHz
Current gain @ $I_{b1} = 50 \mu\text{A}$, $I_{b2} = I_{b3} = 100 \mu\text{A}$ $- I_2/I_1$	1.034
Parasitic parameters @ $I_{b1} = 50 \mu\text{A}$, $I_{b2} = I_{b3} = 100 \mu\text{A}$	
- R_{z2}, C_z	116 $\text{k}\Omega$, 25 fF
- R_{z3}, C_x	96 $\text{k}\Omega$, 25 fF
Power consumption @ $I_{b1} = 50 \mu\text{A}$, $I_{b2} = I_{b3} = 100 \mu\text{A}$	2.12 mW

Tab. 2. Simulated specifications of MCCFTA.

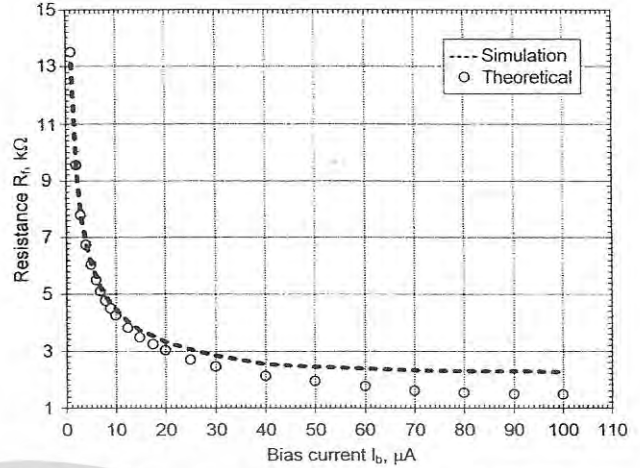


Fig. 5. Simulated resistance R_f when bias current is varied.

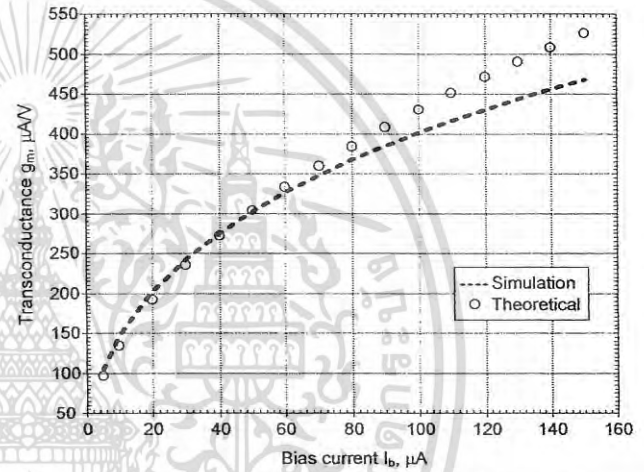


Fig. 6. Simulated transconductance g_m when bias current is varied.

66 μA_{P-P} , respectively. THD will be increased if output signal level was increased which can be obtained by increased CO. However, increasing CO may be increased nonlinear behavior of the system which results in high THD output signal that should be avoided.

The electronic tuning of the oscillator was shown in Fig. 9. The result gives a variation of the FO from 1.1 to 3.25 MHz with I_{b1} in the range of 1 to 50 μA that was confirmed by (15). This FO was achieved without adjusting the CO. It shows that the simulated FO was consistent with the theoretical values. At $I_{b1} = 50 \mu\text{A}$, the error of FO between the simulated and theoretical values was 4.9 %. The bias current I_{b1} can be continuously varied high up to 100 μA , but the g_{m2} must be adjusted via I_{b3} to satisfy the CO. However, it was also found that there was a deviation between the theoretical and simulated values in large bias current value region over the value of 50 μA . From Fig. 9, output signal levels of V_1, V_2, I_1, I_2, I_3 , and I_4 versus f_o have been obtained as shown in Fig. 10. It should be noted that the output signal level is not equal and constant when I_{b1} was varied. This problem can be solved by using automatic gain control (AGC) circuit. There are oscillators with AGC available in literature [58–61]. These techniques use AGC

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

circuit including into the loop of the system for controlling the amplitude of signal. Usually, AGC is suitable for applying to linear control of CO and FO oscillator, if nonlinear control of CO and FO such as this work (adjusting CO and FO in square-root domain), current squaring circuits [62], [63] are required to compensate the square-root form to obtain linear current control of CO and FO.

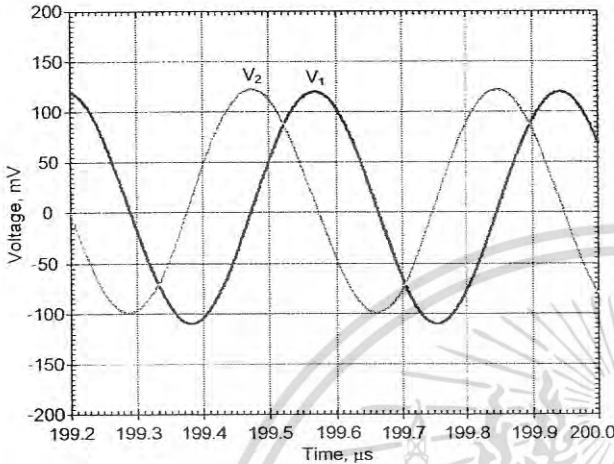


Fig. 7. Simulated two voltage output waveforms.

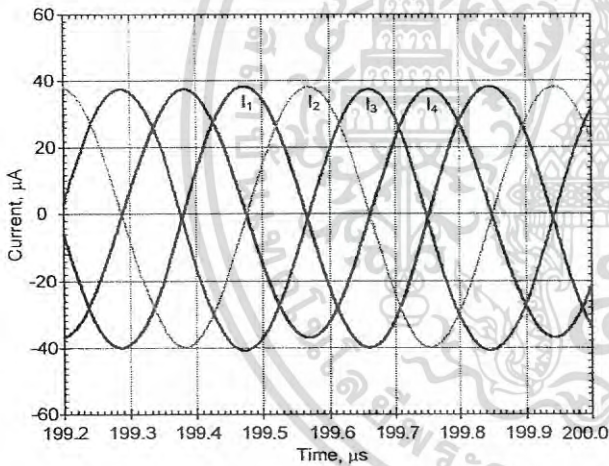


Fig. 8. Simulated four current output waveforms.

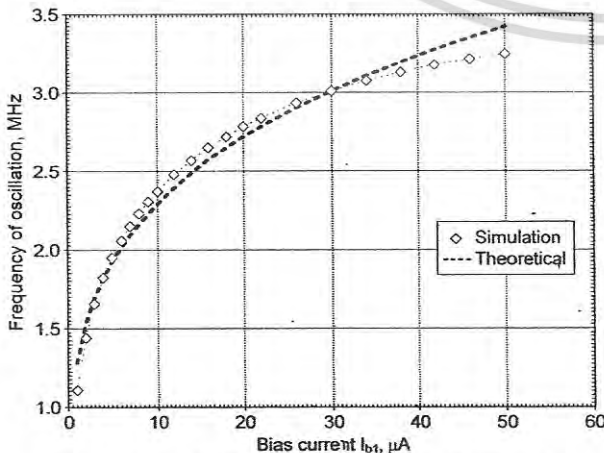


Fig. 9. Electronic frequency tuning with the bias current I_{b1} .

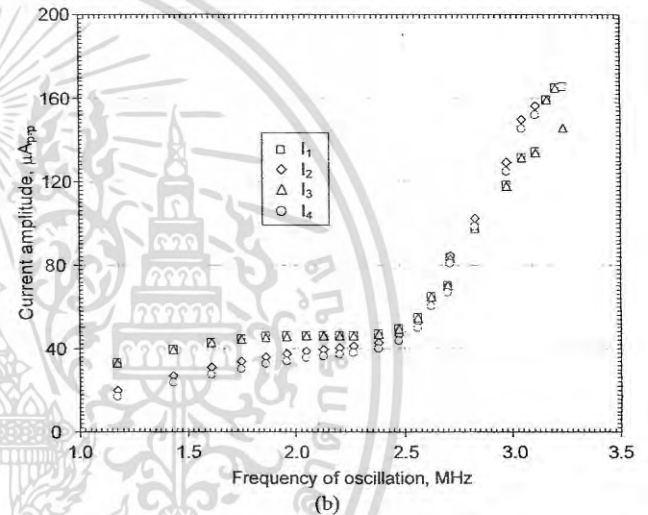
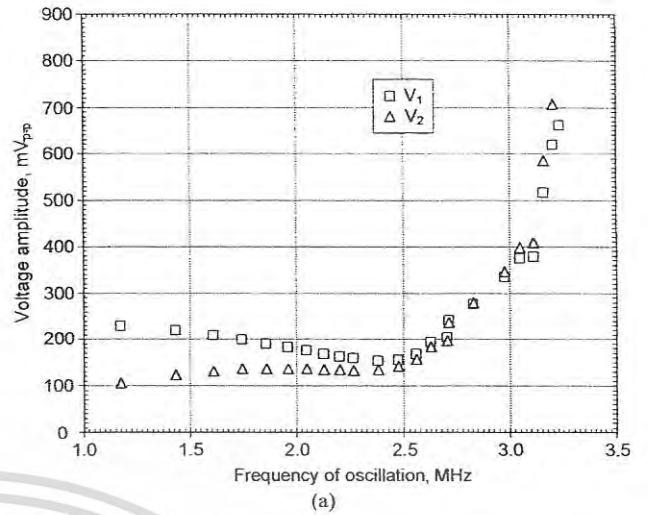


Fig. 10. Output level versus f_o : (a) V_1 and V_2 , (b) I_1 , I_2 , I_3 and I_4 .

Total harmonic distortion (THD) and phase error were shown in Figs 11 and 12, respectively. From Fig. 11, THD was increased when I_{b1} (R_f) was varied far from satisfying condition.

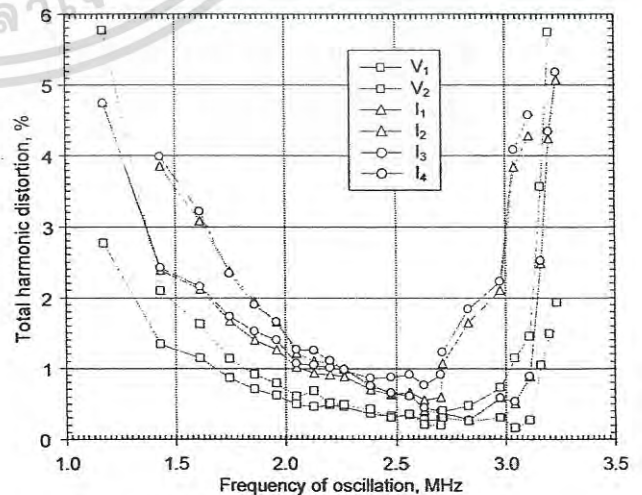


Fig. 11. Simulated THD versus f_o .

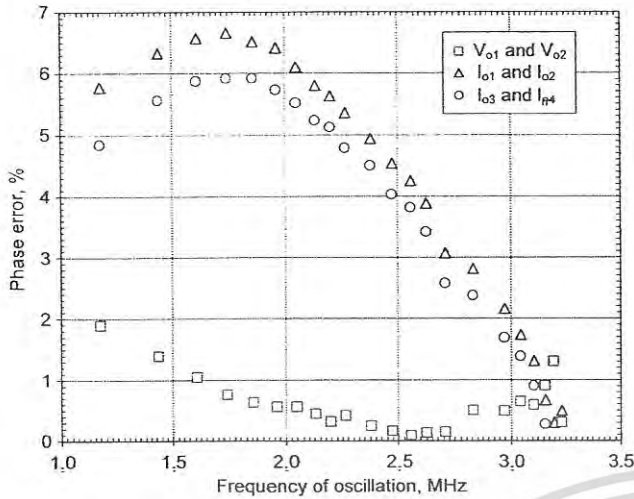


Fig. 12. Simulated phase error versus f_o .

5. Experimental Results

The proposed oscillator was experimentally tested wherein the functionality of the MCCFTA was implemented using CFOA AD844 and OTA LM13600 as shown in Fig. 13. The supply voltage ± 10 V was used. The non-instrument of oscilloscope as measurable currents is available to the authors. However, for sake of experimental results, the current outputs, I_1, I_2, I_3 and I_4 , can be obtained by connecting the external resistors. In this experiment, current outputs I_1, I_2, I_3 and I_4 were connected to the resistors $50\text{ k}\Omega$ and voltage across these resistors will be measured. To obtain the experimental results, Tektronix MSO

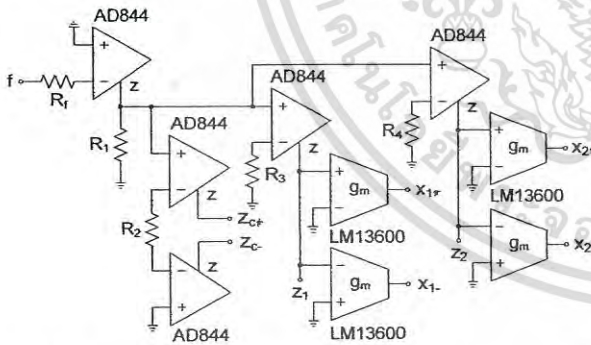


Fig. 13. Possible realization of the MCCFTA using commercial active devices (AD844 and LM13600).

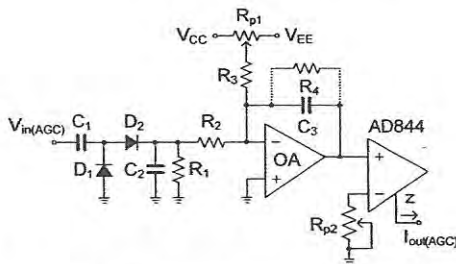
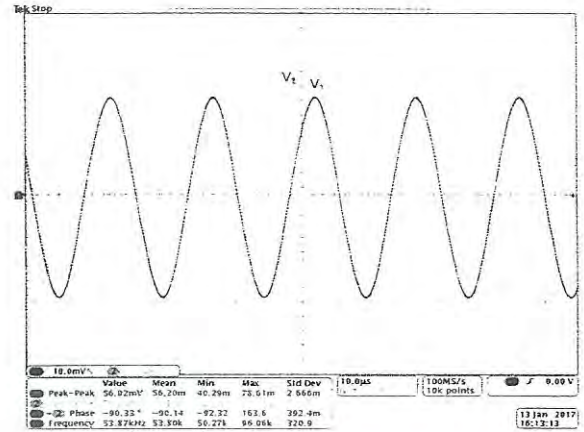
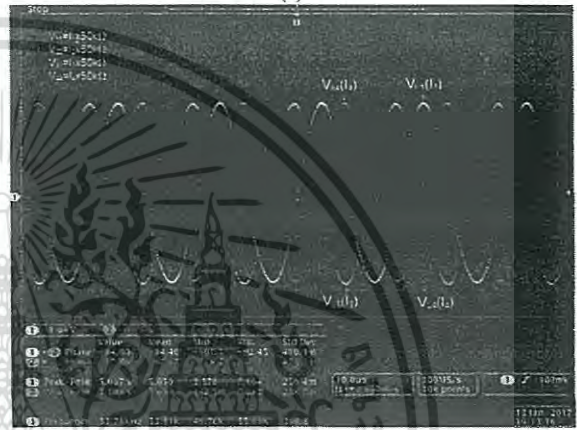


Fig. 14. Amplitude-automatic gain control circuit [61].



(a)



(b)

Fig. 15. Measured waveforms for: (a) voltage outputs, (b) current outputs.

4034 oscilloscope and Keysight N9030A spectrum analyzer were used. The capacitors were designed with $C_1 = C_2 = C_3 = 5\text{ nF}$. The resistors R_1, R_2, R_3 and R_4 in Fig. 13 were given as $1\text{ k}\Omega$. The variable resistor was used to obtain the effect of variable g_m and R_f .

To control the output amplitude of signals to be constant, the amplitude-automatic gain control (AGC) circuit in Fig. 14 was used. This circuit was adopted from [61]. From our pretest on the proposed circuit, it was found that V_1 (I_1 and I_3) was dependent on tuning of FO, thus V_1 will be used for the input of AGC circuit ($V_{in(AGC)}$). CFOA AD844 and R_{p2} were used to work as voltage-to-current converter (V-I converter). The current output $I_{out(AGC)}$ of AGC circuit will be supplied additionally to bias current I_{b3} for compensating CO. The active device and passive-value used in Fig. 14 were tabulated in Tab. 3.

The quadrature sinusoidal voltage and current output waveforms with resistor $R_f = 500\ \Omega$, bias currents $I_{b2} = 50\ \mu\text{A}$ ($g_{m2} = 1\ \text{mA/V}$) and $I_{b3} = 61.8\ \mu\text{A}$ were shown in Fig. 15, (a) and (b), respectively. It should be noted that the quadrature sinusoidal signal was almost equal of amplitude. The FO was found as $53\ \text{kHz}$. From Fig. 15, the THDs for V_1, V_2, I_1, I_2, I_3 and I_4 were about 1.2, 0.9, 1.2, 1.1, 1.3 and 1.1 %, respectively. The quadrature relationship was further verified through the X-Y plots of the two output forms in Fig. 15 as shown in Fig. 16, (a) and (b), respectively.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

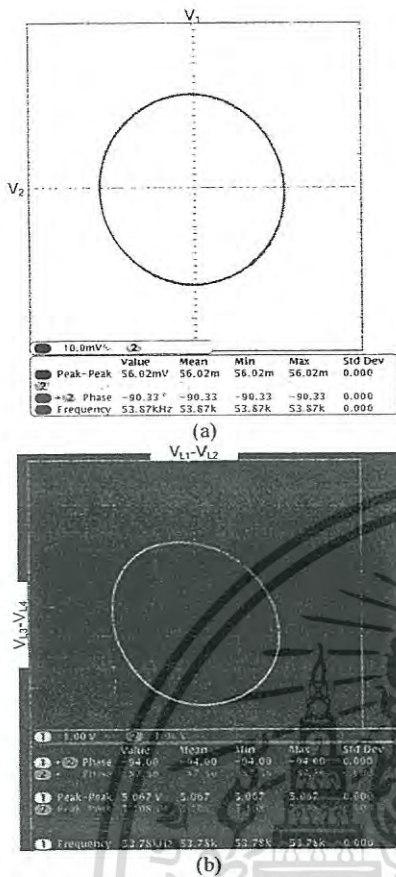


Fig. 16. X-Y plots for: (a) voltage output, (b) current output.

Device	Value
OA	OPA2650
D ₁ , D ₂	2xBAT42
C ₁ , C ₂	1 μF
C ₃	10 nF
R ₁ , R ₄	1 MΩ
R ₂ , R ₃	100 kΩ
R ₅	200 Ω
R _{p1} and R _{p2}	100 kΩ (variable resistor)

Tab. 3. Active and passive components used in Fig. 14.

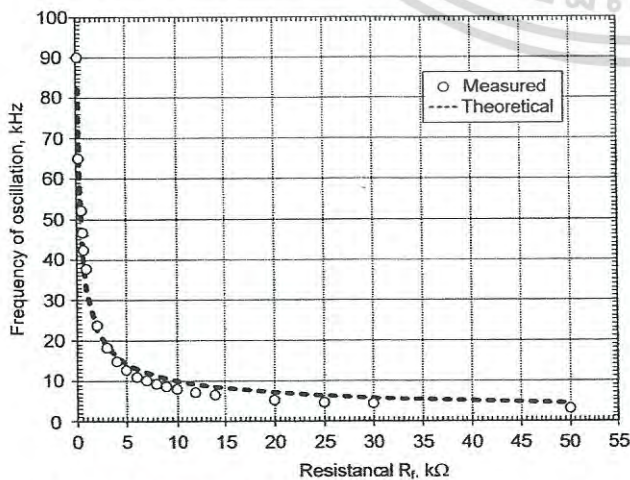


Fig. 17. FO tuning with R_f.

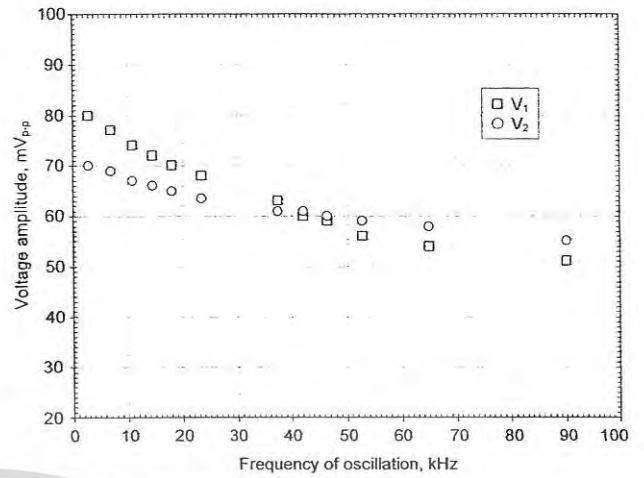


Fig. 18. Output level of V₁ and V₂ versus f₀.

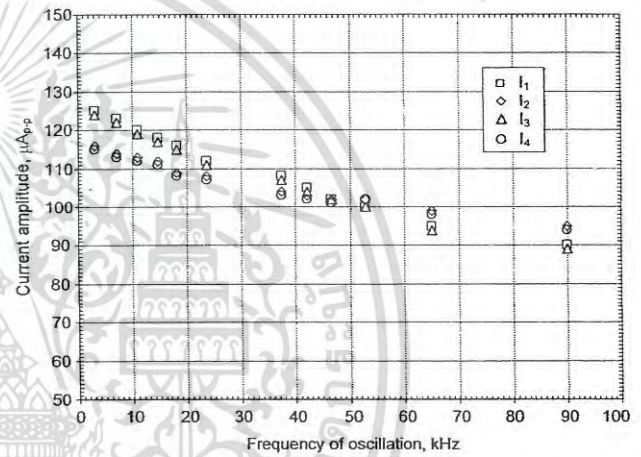


Fig. 19. Output level of I₁, I₂, I₃ and I₄ versus f₀.

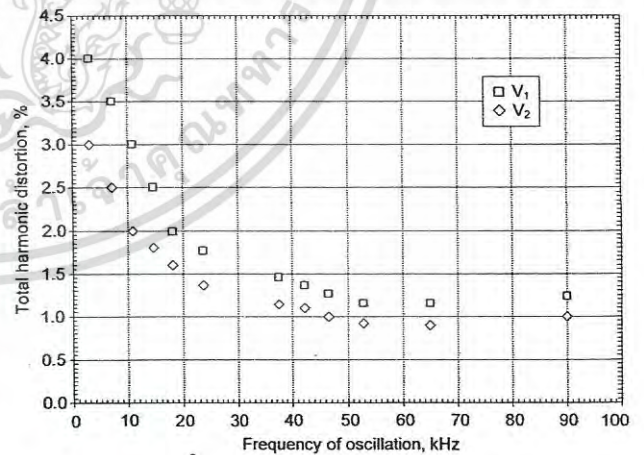


Fig. 20. Measured THD of voltage outputs versus f₀.

Figure 17 shows the experimental results of the FO by changing the value of the resistor R_f with C₁ = C₂ = C₃ = 5 nF, I_{b1} = 50 μA and I_{b3} = 61.8 μA. The tuning of the oscillator gives a variation of the FO from 2.9 to 90 kHz when R_f-value was decreased from 50 to 0.15 kΩ. In this case, FO was obtained by adjusting CO via AGC. The plots for theoretical value were also included for comparison.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

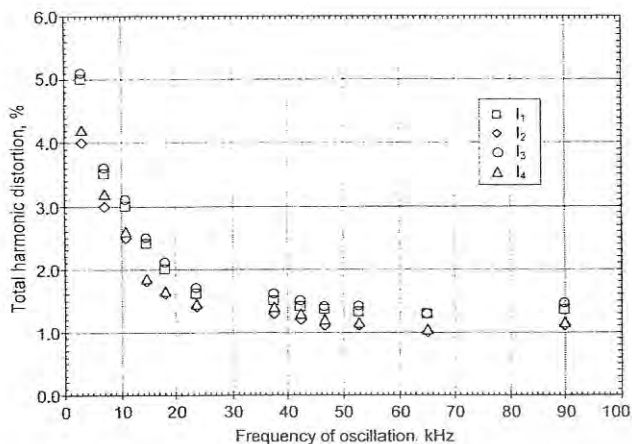


Fig. 21. Measured THD of current outputs versus f_0 .

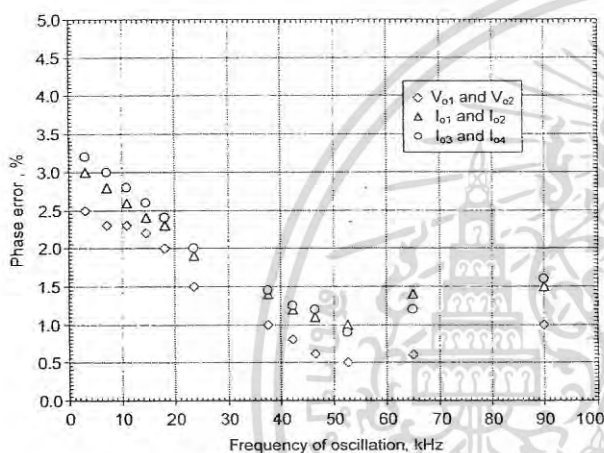


Fig. 22. Measured phase error versus f_0 .

From Fig. 17, output signal level of V_1 and V_2 versus f_0 and output signal level of I_1 , I_2 , I_3 and I_4 versus f_0 were shown in Fig. 18 and 19, respectively. It should be noted that the amplitude was not fluctuated; thanks to AGC for obtaining this result. THDs for voltage outputs and current outputs versus f_0 were measured and shown in Figs. 20 and 21. Finally, phase errors versus f_0 were also measured and shown in Fig. 22.

Compared between the simulation and experimental results, setting of FO-value and working capacitor-value were different. Actually, this work focuses on the QO which should be implemented as IC form. Unfortunately, the obstruction for fabricating was the cost. Although, higher FO for experimental results was possible, but our test was investigated the circuit which builds on perboard. Using printed circuit board and high quality active devices the operation band of the circuit [59–61] will be increased. Therefore, this experimental result was used only to confirm the workability of the proposed structure.

6. Conclusions

In this paper, a mixed-mode third-order QO based on new MCCFTA has been presented. The proposed circuit

uses only one MCCFTA and three grounded capacitors. The use of grounded capacitors is ideally interesting from an integration point of view. The proposed structure provides four high output impedance current sources with 90° phase difference, thus these output terminals can be directly connected to the loads without additional follower circuits. In addition, voltage with 90° phase difference can be obtained without changing any topology. Also the CO and FO can be controlled orthogonally and electronically by adjusting the bias currents of MCCFTA. The active and passive sensitivities are no more than unity of magnitude. Simulation and experimental results, which confirm the theoretical analysis, are included.

Acknowledgments

The authors would like to express sincere appreciation to the anonymous reviewers and editor for their valuable comments. The research described in this paper was financed by the Czech Ministry of Education in frame of the National Sustainability Program under grant LO1401 and by the Czech Science Foundation under grant No. P102-15-21942S. For research, infrastructure of the SIX Center was used.

References

- [1] TOUMAZOU, C., LIDGEY, F., MAKRIS, C. A. Extending voltage-mode op amps to current-mode performance, *IEE Proceeding Part-G*, 1990, vol. 137, p. 116–130. DOI: 10.1049/ip-g-2.1990.0020
- [2] BIOLEK, D. CDTA-building block for current-mode analog signal processing, In *Proceedings of European Conference on Circuit Theory and Design (ECCTD)*, Poland, 2003, p. 397–400, vol. III.
- [3] HAYKIN, S., MOHER, M. *An Introduction to Analog and Digital Communications*, New York: John Wiley & Sons, 2007. ISBN-13: 978-0471432227
- [4] BOLTON, W. *Measurement and Instrumentation Systems*. Oxford: Newnes, 1996. ISBN-9780128011324
- [5] KESKIN, A. U., BIOLEK, D. Current mode quadrature oscillator using current differencing transconductance amplifiers (CDTA). *IEE Proceeding of Circuits Devices and Systems*, 2006, vol. 153, p. 214–218. DOI: 10.1049/ip-cds:20050304
- [6] LAHIRI, A. Novel voltage/current-mode quadrature oscillator using current differencing transconductance amplifier. *Analog Integrated Circuits and Signal Processing*, 2009, vol. 61, p. 199 to 203. DOI: 10.1007/s10470-009-9291-0
- [7] BIOLEK, D., KESKIN, A. U., BIOLKOVA, V. Grounded capacitor current mode single resistance-controlled oscillator using single modified current differencing transconductance amplifier. *IET Circuits, Devices and Systems*, 2009, vol. 4, p. 496–520. DOI: 10.1049/iet-cds.2009.0330
- [8] BUMRONGCHOKE, T., DUANGMALAI, D., JAIKLA, W. Current differencing transconductance amplifier based current-mode quadrature oscillator using grounded capacitors. In *Proceedings of 2010 International Communications and Information Technologies (ISCIIT)*, Japan, 2010, p. 192–195. DOI: 10.1109/ISCIIT.2010.5664834
- [9] JAIKLA, W., SIRIPRUCHYANUN, M., BAJER, J., BIOLEK, D.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- A simple current-mode quadrature oscillator using single CDTA. *Radioengineering*, 2008, vol. 17, no. 4, p. 33–40.
- [10] KUMNGERN, M., LAMUN, P., DEJHAN, K. Current-mode quadrature oscillator using current differencing transconductance amplifiers. *International Journal of Electronics*, 2012, vol. 99, p. 971–986. DOI: 10.1080/00207217.2011.651693
- [11] JAIKLA, W., LAHIRI, A. Resistor-less current-mode four-phase quadrature oscillator using CCCDTAs and grounded capacitors. *International Journal of Electronics and Communications*, 2012, vol. 66, p. 214–218. DOI: 10.1016/j.aecue.2011.07.001
- [12] JIN, J., WANG, C. Single CDTA-based current-mode quadrature oscillator. *International Journal of Electronics and Communications*, 2012, vol. 66, p. 933–936. DOI: 10.1016/j.aecue.2012.03.018
- [13] BIOLEK, D., SENANI, R., BIOLKOVA, V., KOLKA, Z. Active elements for analog signal processing: classification: Review and new proposals. *Radioengineering*, 2008, vol. 17, no. 4, p. 15–32.
- [14] HERENC SAR, N., KOTON, J., VRBA, K., LAHIRI, A. Floating simulators based on current follower transconductance amplifiers (CFTAs). In *Proceedings of the European Conference of Circuits Technology and Devices*. Tenerife (Spain), 2010, p. 23–26.
- [15] HERENC SAR, N., KOTON, J., VRBA, K., CICEKOGLU, O. New active-C grounded positive inductance simulator based on CFTAs. In *Proceedings of 33rd International Conference on Telecommunications and Signal Processing*. Czech Republic, 2010, p. 35–37.
- [16] HERENC SAR, N., KOTON, J., VRBA, K. Realization of current-mode KHN-equivalent biquad using current follower transconductance amplifiers (CFTAs). *IEICE Transactions on Fundamentals of Electronics, Communications and Computer Sciences*, 2010, vol. E93.A, p. 1816–1819. DOI: 10.1587/transfun.E93.A.1816
- [17] HERENC SAR, N., KOTON, J., VRBA, K., LATTENBERG, I. Current follower transconductance amplifier (CFTA)-a useful building block for analog signal processing. *Journal of Active and Passive Electronic Devices*, 2011, vol. 6, p. 217–229.
- [18] INTAWICHAI, K., TANGSRIRAT, W. Signal flow graph realization of nth-order current-mode allpass filters using CFTAs. In *Proceedings of 2013 10th International Conference on Electrical Engineering/Electronics, Computer, Telecommunications and Information Technology (ECTI-CON)*. Thailand, 2013, p. 1–6. DOI: 10.1109/ECTICon.2013.6559519
- [19] TORTEANCHAI, U., KUMNGERN, M. First-order allpass network using CFTA. In *Proceedings of 2014 4th Joint International Conference on Information and Communication Technology, Electronic and Electrical Engineering (JICTEE)*. Thailand, 2014, p. 1–4. DOI: 10.1109/JICTEE.2014.6804120
- [20] HERENC SAR, N., VRBA, K., KOTON, J., LAHIRI, A. Realizations of single-resistance-controlled quadrature oscillators using a generalised current follower transconductance amplifier and a unity-gain voltage-follower. *International Journal of Electronics*, 2010, vol. 97, p. 897–906. DOI: 10.1080/00207211003733320
- [21] TANGSRIRAT, W., MONGKOLWAI, P., PUKKALANUN, T. Current-mode high-Q bandpass filter and mixed-mode quadrature oscillator using ZC-CFTAs and grounded capacitors. *Indian Journal of Pure & Applied Physics*, 2012, vol. 50, p. 600–607. URI: <http://hdl.handle.net/123456789/14480>
- [22] PRASERTSOM, D., TANGSRIRAT, W. Current gain controlled CFTA and its application to resistorless quadrature oscillator. In *Proceedings of 2012 9th International Conference on Electrical Engineering/Electronics, Computer, Telecommunications and Information Technology (ECTI-CON)*. Thailand, 2012, p. 1–4. DOI: 10.1109/ECTICon.2012.6254271
- [23] LAMUN, P., KUMNGERN, M., TORTEANCHAI, U., SARSITTHITHUM, K. Tunable current-mode quadrature sinusoidal oscillator using CCCFTAs and grounded capacitors. In *Proceedings of 2013 4th International Conference on Intelligent Systems, Modelling and Simulation (ISMS)*. Thailand, 2013, p. 665–668. DOI: 10.1109/ISMS.2013.138
- [24] KUMNGERN, M., LAMUN, P., JUNNAPIYA, S. CFTA-based electronically tunable quadrature sinusoidal oscillator. In *Proceedings of 2014 International Electrical Engineering Congress (iEECON)*. Thailand, 2014, p. 1–4. DOI: 10.1109/IEEECON.2014.6925891
- [25] PHATSORNSIRI, P., LAMUN, P. Tunable current-mode quadrature oscillator using CFTAs and grounded capacitors. In *Proceedings of 2015 12th International Conference on Electrical Engineering/Electronics, Computer, Telecommunications and Information Technology (ECTI-CON)*. Thailand, 2015, p. 1–4. DOI: 10.1109/ECTICon.2015.7207104
- [26] SRISAKULTIEW, S., SIRIPRUCHYANUN, M., JAIKLA, W. Single-resistance-controlled current-mode quadrature sinusoidal oscillator using single CCCFTA with grounded elements. In *Proceedings of 2013 36th International Conference on Telecommunications and Signal Processing (TSP)*. Rome (Italy), 2013, p. 436–439. DOI: 10.1109/TSP.2013.6613969
- [27] VAN VALKENBURG, M. E. *Analog Filter Design*. Holt Saunders International Edition, 1987.
- [28] RUBIOLA, E. *Phase Noise and Frequency Stability in Oscillators*. Cambridge University Press, 2010. ISBN-13: 9780521153287
- [29] RAZAVI, B. A study of phase noise in CMOS oscillators. *IEEE Journal of Solid-State Circuits*, 1996, vol. 31, p. 331–343. DOI: 10.1109/9780470545492.ch19
- [30] PROMMEE, P., DEJHAN, K. An integrable electronic-controlled quadrature sinusoidal oscillator using CMOS operational transconductance amplifier. *International Journal of Electronics*, 2002, vol. 89, p. 365–379. DOI: 10.1080/713810385
- [31] HORNG, J.-W. Quadrature oscillators using operational amplifiers. *Active and Passive Electronic Components*, vol. 2011, Article ID 320367. DOI: 10.1155/2011/320367
- [32] HORNG, J.-W., HOU, C.-L., CHANG, C.-M., CHUNG, W.-Y., TANG, H.-I., WEN, Y.-I. Quadrature oscillator using CCII. *International Journal of Electronics*, 2005, vol. 92, p. 21–31. DOI: 10.1080/00207210412331332899
- [33] HORNG, J.-W. Current/voltage-mode third order quadrature oscillator employing two multiple outputs CCII and grounded capacitors. *Indian Journal of Pure & Applied Physics*, 2011, vol. 49, p. 494–498. URI: <http://hdl.handle.net/123456789/12012>
- [34] KOTON, J., HERENC SAR, N., VRBA, K., METIN, B. Current- and voltage-mode third-order quadrature oscillator. In *Proceedings of 2012 13th International Conference on Optimization of Electrical and Electronic Equipment (OPTIM)*. Romania, 2012, p. 1203–1206. DOI: 10.1109/OPTIM.2012.6231795
- [35] CHATURVEDI, B., MAHESHWARI, S. Third-order quadrature oscillator circuit with current and voltage outputs. *ISRN Electronics*, vol. 2013, Article ID 385062, DOI: 10.1155/2013/385062
- [36] PANDEY, R., PANDEY, N., KOMANAPALLI, G., ANURAG, R. OTRA based voltage mode third order quadrature oscillator. *ISRN Electronics*, vol. 2014, Article ID: 126471, p. 1–5. DOI: 10.1155/2014/126471
- [37] KUMNGERN, M., KANSIRI, I. Single-element control third-order quadrature oscillator using OTRAs. In *Proceedings 2014 12th ICT and Knowledge Engineering (ICT&KE)*. Thailand, 2014, p. 24–27. DOI: 10.1109/ICTKE.2014.7001529
- [38] MAHESHWARI, S., KHAN, I. A. Current controlled third order quadrature oscillator. *IEE Proceeding of Circuits Devices and System*, 2005, vol. 152, p. 605–607. DOI: 10.1049/p-cds.20045185

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- [39] MAHESHWARI, S. Current-mode third-order quadrature oscillator. *IET Circuits, Devices and Systems*, 2010, vol. 4, p. 188 to 195. DOI: 10.1049/iet-cds.2009.0259
- [40] HORNG, J.-W. Current-mode third-order quadrature oscillator using CDTAs. *Active and Passive Electronic Components*, vol. 2009, Article ID 789171. DOI: 10.1155/2009/789171
- [41] HORNG, J.-W., LEE, H., WU, J.-Y. Electronically tunable third-order quadrature oscillator using CDTAs. *Radioengineering*, 2010, vol. 19, p. 326–330.
- [42] KUMNGERN, M., JUNNAPIYA, S. Current-mode third-order quadrature oscillator using minimum elements. In *Proceedings of International Conference on Electrical Engineering and Informatics (ICEEI)*, Indonesia, 2011, p. 1–4. DOI: 10.1109/ICEEI.2011.6021799
- [43] LAWANWISUT, S., SIRIPRUCHAYANUN, M. High output-impedance current-mode third-order quadrature oscillator based on CCCCTAs. In *Proceedings of 2009 IEEE Region 10 Conference (TENCON)*, Singapore, 2009, p. 1–4. DOI: 10.1109/TENCON.2009.5395961
- [44] DUANGMALAI, D., JAIKLA, W. Realization of current-mode quadrature oscillator based on third order technique. *ACEEE International Journal on Electrical and Power Engineering*, 2011, vol. 2, p. 46–49. Available at: <http://agritech.pcu.ac.th/new/doc/3rd%20oscillator-20120222-093615.pdf>
- [45] PANDEY, R., PANDEY, N., PAUL, S. K. MOS-C third order quadrature oscillator using OTRA. In *Proceedings of 2012 Third International Conference on Computer and Communication Technology (ICCCCT)*, India, 2012, p. 77–80. DOI: 10.1109/ICCCCT.2012.24
- [46] PHANRUTTANACHAI, K., JAIKLA, W. Third order current-mode quadrature sinusoidal oscillator with high output impedances. *World Academy of Science, Engineering and Technology*, 2013, vol. 7, p. 472–475.
- [47] PANDEY, N., PANDEY, R. Approach for third order quadrature oscillator realization. *IET Circuits, Devices & Systems*, 2015, vol. 9, p. 161–171. DOI: 10.1049/iet-cds.2014.0170
- [48] PROMMEE, P., ANGKEAW, K. Log-domain current-mode third-order sinusoidal oscillator. In *Proceedings of 2011 IEEE 54th International Midwest Symposium on Circuits and Systems (MWSCAS)*, Korea, 2011, p. 1–4.
- [49] KUMNGERN, M., CHANWUTITUM, J. Single MCCCCTA-based mixed-mode third-order quadrature oscillator. In *Proceedings of Fourth International Conference on Communications and Electronics (ICCE)*, Vietnam, 2012, p. 426 to 429. DOI: 10.1109/ICCE.2012.6315943
- [50] PANDEY, R., PANDEY, N., KOMANAPALLI, G., ANURAG, R. OTRA based voltage mode third order quadrature oscillator. *ISRN Electronics*, vol. 2014, Article ID 126471.
- [51] PHATSORNSIRI, P., LAMUN, P., KUMNGERN, M., TORTEANCHAI, U. Current-mode third-order quadrature oscillator using VDTAs and grounded capacitors. In *Proceeding of The 4th Joint International Conference on Information and Communication Technology, Electronic and Electrical Engineering (JICTEE)*, Thailand, 2014, p. 1–4. DOI: 10.1109/JICTEE.2014.6804103
- [52] CHANNUMSIN, O., JANTAKUN, A. Third-order sinusoidal oscillator using VDTAs and grounded capacitors with amplitude controllability. In *Proceeding of The 4th Joint International Conference on Information and Communication Technology, Electronic and Electrical Engineering (JICTEE)*, Thailand, 2014, p. 1–4. DOI: 10.1109/JICTEE.2014.6804103
- [53] HERENC SAR, N., KOTON, J., VRBA, K., LAHIRI, A., CICEKOGLU, O. Current-controlled CFTA-based current-mode SITO universal filter and quadrature oscillator. In *Proceedings of 2010 International Conference on Applied Electronics (AE)*, Czech Republic, 2010, p. 1–4.
- [54] LI, Y. A modified CDTA (MCDTA) and its applications: designing current-mode sixth-order elliptic band-pass filter. *Circuits, Systems, and Signal Processing*, 2011, vol. 30, p. 1383 to 1390. DOI: 10.1007/s00034-011-9329-2
- [55] JAIKLA, W., SIRIPRUCHYANUN, M., LAHIRI, A. Resistorless dual-mode quadrature sinusoidal oscillator using a single active building block. *Microelectronics Journal*, 2011, vol. 42, p. 135 to 104. DOI: 10.1016/j.mejo.2010.08.017
- [56] KUMNGERN, M., TORTEANCHAI, U. A current-mode four-phase third-order quadrature oscillator using a MCCCFTA. In *Proceedings of 2012 IEEE International Conference on Cyber Technology in Automation, Control, and Intelligent Systems (CYBER)*, Thailand, 2012, p. 156–159. DOI: 10.1109/CYBER.2012.6392545
- [57] BHUSAN, M., NEWCOMB, R. W. Grounding of capacitors in integrated circuits. *Electronics Letters*, 1967, vol. 3, p. 148–149. DOI: 10.1049/el.19670114
- [58] BIOLEK, B., LAHIRI, A., JAIKLA, W., SIRIPRUCHYANUN, M., BÍOLKOVA, V. Realization of electronically tunable voltage-mode/current-mode quadrature sinusoidal oscillator using ZC-CG-CDBA. *Microelectronics Journal*, 2011, vol. 42, p. 1116–1123. DOI: 10.1016/j.mejo.2011.07.004
- [59] SOTNER, R., JERABEK, J., HERENC SAR, N., PETRZELA, J., VRBA, K., KINCL, Z. Linear tunable quadrature oscillator derived from LC Colpitts structure using voltage differencing transconductance amplifier and adjustable current amplifier. *Analog Integrated Circuits and Signal Processing*, 2014, vol. 81, p. 121–136. DOI: 10.1007/s10470-014-0353-6
- [60] SOTNER, R., HRUBOS, Z., HERENC SAR, N., JERABEK, J., DOSTAL, T., VRBA, K. Precise electronically adjustable oscillator suitable for quadrature signal generation employing active elements with current and voltage gain control. *Circuits, Systems, and Signal Processing*, 2014, vol. 33, p. 1–35. DOI: 10.1007/s00034-013-9623-2
- [61] SOTNER, R., JERABEK, J., LANGHAMMER, L., POLAK, J., HERENC SAR, N., PROKOP, R., PETRZELA, J., JAIKLA, W. Comparison of two solutions of quadrature oscillators with linear control of frequency of oscillation employing modern commercially available devices. *Circuits, Systems, and Signal Processing*, 2015, vol. 34, p. 3449–3469. DOI: 10.1007/s00034-015-0015-7
- [62] BULT, K., WALLINGA, H. A class of analog CMOS circuits based on the square-law characteristic of an MOS transistor in saturation. *IEEE Journal of Solid-State Circuits*, 1987, vol. 22, p. 357–365. DOI: 10.1109/JSSC.1987.1052733
- [63] KUMNGERN, M., DEJHAN, K. Versatile dual-mode class-AB four-quadrant analog multiplier. *International Journal of Electrical, Computer, Energetic, Electronic and Communication Engineering*, 2008, vol. 2, p. 215–221. Available at: www.waset.org/publications/401

About the Authors ...

Khachen KHAW-NGAM was born in Surin, Thailand. He received his B.Eng. from Suranaree University of Technology, Nakornratchasima, Thailand, in 1996, and the M.Eng. from King Mongkut's Institute of Technology Ladkrabang (KMUTL), Bangkok, Thailand in 2006. He is now pursuing a doctoral degree in Electrical Engineering, KMUTL. His research interests include analog signal processing circuit design.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Montree KUMNGERN received the B.S.Ind.Ed. degree from King Mongkut's University of Technology Thonburi (KMUTT), Bangkok, Thailand, in 1998, the M.Eng. and D.Eng. degrees from King Mongkut's Institute of Technology Ladkrabang (KMITL), Bangkok, Thailand, in 2002 and 2006, respectively, all in major of electrical engineering. He is currently an Assistant Professor at Faculty of Engineering, KMITL. His research interests include analog electronics, analog and digital VLSI circuits and nonlinear electronic circuits. He is author or co-author of more than 150 publications in journals and proceedings of international conferences.

Fabian KHATEB was born in 1976. He received the Ing. and Ph.D. degrees in Electrical Engineering and Communication and also in Business and Management from Brno University of Technology (BUT), Czech Republic in 2002,

2005, 2003 and 2007, respectively. He is currently working as an Associate Professor at the Dept. of Microelectronics BUT and also at the Czech Technical University in Prague. Faculty of Biomedical Engineering, Joint Centre for Biomedical Engineering of the Czech Technical University and Charles University in Prague. He has expertise in new principles of designing low-voltage low-power analog circuits, particularly biomedical applications. He has acted as a reviewer for numerous scientific international journals. He is an author or co-author of more than 100 publications in journals and proceedings of international conferences. He is an Associate Editor for Circuits, Systems and Signal Processing and International Journal of Electronics. He is a member of the Editorial Board of IET Circuits, Devices & Systems and Microelectronics Journal. He holds four Czech national patents.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ประวัติผู้เขียน

ชื่อ-นามสกุล	นาย คชนนท์ ขาวงาม
วัน เดือน ปีเกิด	16 เมษายน พ.ศ. 2519
ที่อยู่	333/198 ฉลองกรุง 44 แขวง ลำปลาทิว เขต ลาดกระบัง จังหวัด กรุงเทพมหานคร 10520
ประวัติการศึกษา	2539 วิศวกรรมศาสตรบัณฑิต สาขาวิศวกรรมโทรคมนาคม มหาวิทยาลัยเทคโนโลยีสุรนารี 2549 วิศวกรรมศาสตรมหาบัณฑิต สาขาวิศวกรรมโทรคมนาคม สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ความชำนาญเฉพาะด้าน	1.) ระบบสื่อสารโทรคมนาคม ไมโครเวฟ และ ไฟเบอร์ออปติก
ประสบการณ์การทำงานและผลงานวิจัย	
พ.ศ.2540-2545	วิศวกร แผนกสื่อสัญญาณ (Transmission) บริษัท ซีเมนส์ จำกัด
พ.ศ.2545-2546	วิศวกร แผนกสื่อสัญญาณ (Transmission) บริษัท เทลแลปส์ จำกัด
พ.ศ.2546-2549	หัวหน้าโครงการงานสื่อสัญญาณ บริษัท มายคอม อินเทอร์เน็ตเซ็นแนล จำกัด
พ.ศ.2549-2550	หัวหน้าส่วนงานบริการโครงข่ายมือถือ บริษัท อริคสัน จำกัด (กัมพูชา)
พ.ศ.2550-2551	หัวหน้าทีมสื่อสัญญาณโครงการเอไอเอสภาคตะวันออกเฉียงเหนือ บริษัท ซีเมนส์ จำกัด
พ.ศ.2551-2553	หัวหน้าแผนก สื่อสัญญาณ (Transmission) บริษัท โมบิเทล จำกัด (กัมพูชา)
พ.ศ.2553-2555	อาจารย์ประจำภาควิชาวิศวกรรมโทรคมนาคม มหาวิทยาลัยเทคโนโลยีสุรนารี
พ.ศ.2555-2557	ผู้จัดการโครงการ (ประจำประเทศไทย) บริษัท ทรานสโหมต จำกัด (สวีเดน)
พ.ศ.2557-2558	ผู้จัดการโครงการ บริษัท ออปเน็ต (ประเทศไทย) จำกัด (ไต้หวัน)
พ.ศ.2558-2559	ผู้จัดการ บริษัท เอ็มเคเอสเอส จำกัด
พ.ศ.2560-ปัจจุบัน	กรรมการผู้จัดการ บริษัท เอ็มเคเอสเอส (ประเทศไทย) จำกัด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้