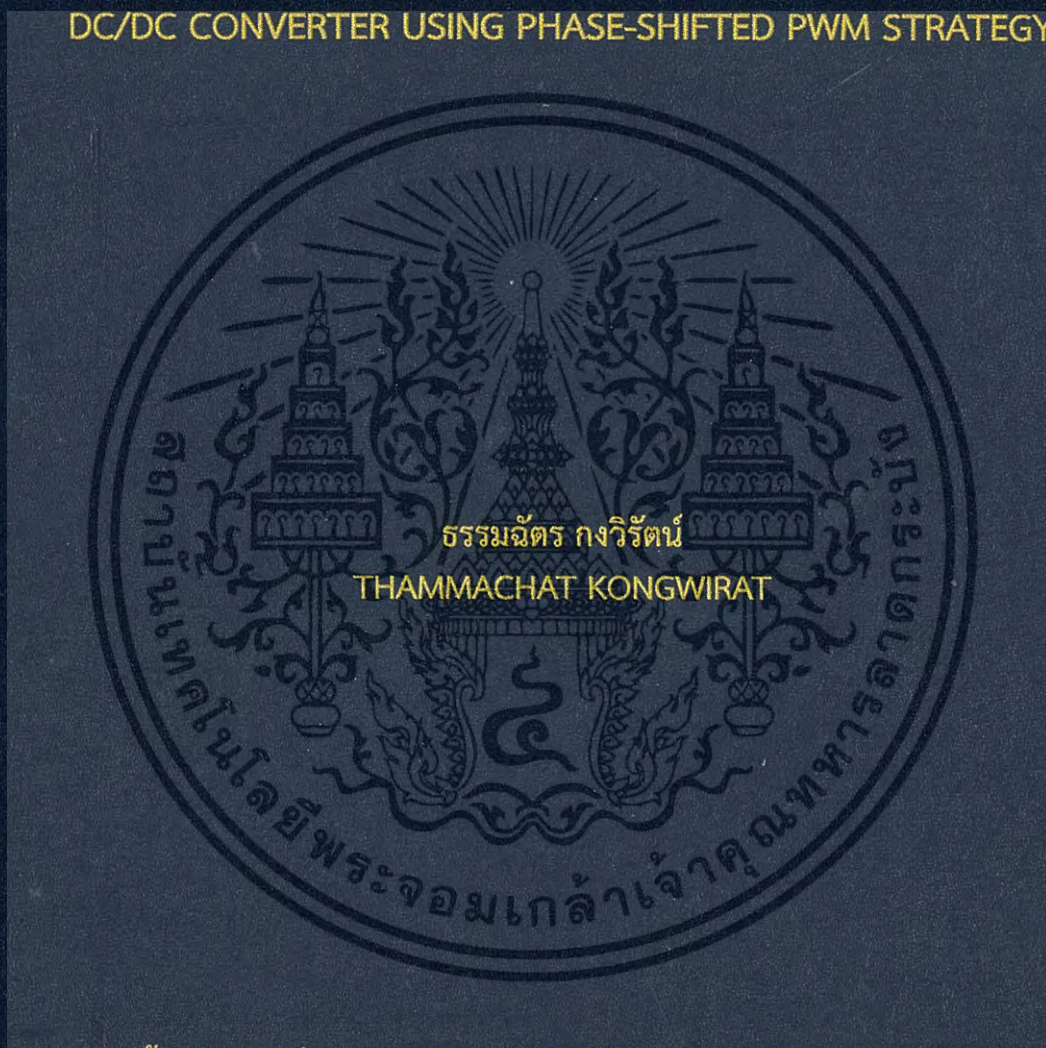


การประเมินสมรรถนะของวงจรตีซี-ตีซีคอนเวอร์เตอร์แบบสามเฟสสามระดับ  
ขนาด 5.7 กิโลวัตต์ ที่มีการสวิตช์ด้วยแรงดันศูนย์กระแสศูนย์  
โดยใช้เทคนิคการเลื่อนเฟสพีดับบลิวเอ็ม

PERFORMANCE EVALUATION OF A 5.7 KW 3-PHASE 3-LEVEL ZVZCS  
DC/DC CONVERTER USING PHASE-SHIFTED PWM STRATEGY



วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรดุษฎีบัณฑิต

สาขาวิชาวิศวกรรมไฟฟ้า

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. 2560

KMITL-2017-EN-D-018-045

# สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

การประเมินสมรรถนะของวงจรดีซี-ดีซีคอนเวอร์เตอร์แบบสามเฟสสามระดับ  
ขนาด 5.7 กิโลวัตต์ ที่มีการสวิตช์ด้วยแรงดันศูนย์กระแสศูนย์  
โดยใช้เทคนิคการเลื่อนเฟสพีดับบลิวเอ็ม

PERFORMANCE EVALUATION OF A 5.7 KW 3-PHASE 3-LEVEL ZVZCS  
DC/DC CONVERTER USING PHASE-SHIFTED PWM STRATEGY



เลขหมู่ 148705  
เลขทะเบียน  
รับเดือนปี 14 11 2560

b. 00265040  
l.

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรดุษฎีบัณฑิต  
สาขาวิชาวิศวกรรมไฟฟ้า  
คณะวิศวกรรมศาสตร์  
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง  
พ.ศ.2560  
KMITL-2017-EN-D-018-045

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PERFORMANCE EVALUATION OF A 5.7 kW 3-PHASE 3-LEVEL ZVZCS  
DC/DC CONVERTER USING PHASE-SHIFTED PWM STRATEGY



A THESIS SUBMITTED IN PARTIAL FULFILLMENT  
OF THE REQUIREMENT FOR THE DEGREE OF  
DOCTOR OF ENGINEERING IN ELECTRICAL ENGINEERING  
FACULTY OF ENGINEERING  
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG  
2017

KMITL-2017-EN-D-018-045

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



COPYRIGHT 2017

FACULTY OF ENGINEERING

KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**คณะวิศวกรรมศาสตร์**  
**สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง**  
**ใบรับรองวิทยานิพนธ์**

หัวข้อวิทยานิพนธ์    การประเมินสมรรถนะของวงจรดีซี-ดีซีคอนเวอร์เตอร์แบบสามเฟสสามระดับขนาด 5.7 กิโลวัตต์ ที่มีการสวิตช์ด้วยแรงดันศูนย์กระแสศูนย์โดยใช้เทคนิคการเลื่อนเฟสที่ดับลิฟต์เอ็ม

Thesis Title        Performance Evaluation of A 5.7 kW 3-Phase 3-Level ZVZCS DC/DC Converter using Phase-Shifted PWM Strategy

นักศึกษา                นายธรรมฉัตร กงวิรัตน์


รหัสประจำตัว        54610102

ปริญญา                วิศวกรรมศาสตรดุษฎีบัณฑิต

สาขาวิชา            วิศวกรรมไฟฟ้า

อาจารย์ที่ปรึกษาวิทยานิพนธ์    รศ.ดร.อนุวัฒน์ จางวนิชเลิศ

หมายเลขวิทยานิพนธ์                KMITL-2017-EN-D-018-045

คณะกรรมการสอบวิทยานิพนธ์		ลายมือชื่อ
ผศ.ดร.สลิทธิพิทย์	สินธุสนธิชาติ	
รศ.ดร.วิจิตร	กิมเรศ	
ดร.ภพ	จันทร์เจริญสุข	
ผศ.ดร.ชัยยันต์	เจตนาเสน	
รศ.ดร.อนุวัฒน์	จางวนิชเลิศ	

วัน / เดือน/ ปี ที่สอบ วันพุธที่ 12 กรกฎาคม พ.ศ. 2560 เวลา 09.00-11.00 น.  
สถานที่สอบ ณ อาคารเฉลิมพระเกียรติ ห้อง HM-304

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง  
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

คณะวิศวกรรมศาสตร์ รับรองแล้ว



(รองศาสตราจารย์ ดร. คณสัน มาลีสี)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้  
วันที่ 12 กรกฎาคม พ.ศ. 2560

หัวข้อวิทยานิพนธ์	การประเมินสมรรถนะของวงจรตีซี-ตีซีคอนเวอร์เตอร์แบบสามเฟสสามระดับขนาด 5.7 กิโลวัตต์ ที่มีการสวิตช์ด้วยแรงดันศูนย์กระแสศูนย์ โดยใช้เทคนิคการเลื่อนเฟสที่ดับลิ่วเอ็ม
นักศึกษา	นายธรรมฉัตร กงวิรัตน์
รหัสประจำตัว	54610102
ปริญญา	วิศวกรรมศาสตรดุษฎีบัณฑิต
สาขาวิชา	วิศวกรรมไฟฟ้า
พ.ศ.	2560
อาจารย์ที่ปรึกษาวิทยานิพนธ์	รศ.ดร.อนุวัฒน์ จางวนิชเลิศ

### บทคัดย่อ

วิทยานิพนธ์ฉบับนี้ได้นำเสนอการประเมินสมรรถนะของวงจรตีซี-ตีซีคอนเวอร์เตอร์สามเฟสสามระดับซึ่งสวิตช์ภายในวงจรทั้งหมดนั้นสามารถทำงานภายใต้สภาวะชอพต์สวิตซ์ซึ่งได้ โดยอาศัยเทคนิคการเลื่อนเฟสแบบที่ดับลิ่วเอ็มในการปรับกำลังไฟฟ้าด้านเอาต์พุท ในการวิเคราะห์วงจรสามารถแบ่งโหมดการทำงานของวงจรออกได้เป็น 2 กรณี คือ กรณีที่มุมเลื่อนเฟสน้อยกว่า 120 องศา และ ในกรณีที่มุมเลื่อนเฟสมากกว่า 120 องศา ซึ่งสวิตซ์วงนอกจะทำงานภายใต้สภาวะแรงดันศูนย์และสวิตซ์วงในจะทำงานภายใต้สภาวะแรงดันศูนย์และกระแสศูนย์ ในการทำงานภายใต้สภาวะกระแสศูนย์ของสวิตซ์วงในนั้น การปรับลดค่าบล็อกกิ้งคาปาซิเตอร์จะส่งผลทำให้กระแสลดลงอย่างรวดเร็วและในทางกลับกันค่าแรงดันตกคร่อมบล็อกกิ้งคาปาซิเตอร์จะมีค่าที่สูงขึ้นด้วยเช่นกัน วงจรตีซี-ตีซีคอนเวอร์เตอร์สามเฟสสามระดับนี้มีแรงดันตีซีด้านอินพุทอินเวอร์เตอร์ 540 โวลต์, แรงดันตีซีด้านเอาต์พุทที่โหลด 110 โวลต์, ความถี่ที่ใช้ในการสวิตซ์ 50 กิโลเฮิร์ตซ์, พิกัดกำลังไฟฟ้า 5.7 กิโลวัตต์ และให้ประสิทธิภาพสูงสุดที่ 93.5% โดยผลที่ได้จากการทดลองจริงจะนำมาเปรียบเทียบกับผลที่ได้จากการจำลองโดยใช้โปรแกรมเมทแลบเพื่อยืนยันความถูกต้องของข้อมูลที่น่าเสนอในท้ายที่สุด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Thesis	Performance Evaluation of A 5.7 kW 3-Phase 3-Level ZVZCS DC/DC Converter Using Phase-Shifted PWM Strategy
Student	Mr.Thammachat Kongwirat
Student ID.	54610102
Degree	Doctor of Engineering
Program	Electrical Engineering
Year	2017
Thesis Advisor	Assoc.Prof.Dr.Anuwat Jangwanitlert

### ABSTRACT

This paper presents the performance evaluation of a three-phase three-level DC-DC converter which achieves the soft switching condition for all switches in the circuit and uses the phase-shift PWM strategy to adjust electric power at the output side. According to the analysis, the operation modes can be categorized into two cases: in the first case, where the phase shift angle is less than 120 degrees and in the second case, where the phase shift angle is more than 120 degrees. The outer switches of the circuit operate under ZVS condition and the inner switches operate under ZVZCS condition. It has been discovered that under ZCS condition of the inner switches, when the blocking capacitors decrease, they make the voltage across the blocking capacitor higher so the current reduce rapidly. A three-phase three-level DC-DC converter has inverter input voltage at 540 V, output voltage at 110V, switching frequency of 50 kHz and a maximum efficiency of 93.5% when its load is of 5.7 kW. The results from the experiment have been compared to the results obtained by the MATLAB<sup>®</sup> simulator in order to confirm the validity of the proposed converter.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## กิตติกรรมประกาศ

วิทยานิพนธ์ฉบับนี้สามารถประสบความสำเร็จและลุล่วงไปได้ด้วยดี ด้วยคำแนะนำทั้งทางด้านทฤษฎีและปฏิบัติ ตลอดจนคำปรึกษาในด้านต่างๆที่เกี่ยวข้องกับการดำเนินการ ทางผู้จัดทำขอขอบพระคุณท่านอาจารย์ที่ปรึกษา รศ.ดร.อนุวัฒน์ จางวนิชเลิศ ที่ได้ให้ความช่วยเหลือ ข้อเสนอแนะและข้อคิดเห็นต่างๆ ที่เป็นประโยชน์ต่องานวิจัยด้วยดีโดยตลอดและได้กรุณาตรวจแก้ไข วิทยานิพนธ์จนสำเร็จเรียบร้อยเป็นอย่างดี

ขอขอบพระคุณ คุณวาทัญญู มีศรีสุข (อาจารย์ประจำมหาวิทยาลัยราชภัฏนครปฐม) และ ผศ.ดร.ยงยุทธ นาราชกูร์ (อาจารย์ประจำวิทยาลัยสยาม) ที่ให้คำชี้แนะต่างๆ ตลอดจนคอยให้คำปรึกษาในทุกๆเรื่องจนทำให้ผู้จัดทำสามารถก้าวผ่านปัญหาต่างไปได้ด้วยดี

และสุดท้ายนี้ ผู้จัดทำขอกราบขอบพระคุณ บิดา มารดา และครอบครัวซึ่งให้การสนับสนุนในด้านการเรียนและให้กำลังใจ ตลอดจนครูอาจารย์ที่รักและเคารพทุกท่านที่ได้ประสิทธิประสาทถ่ายทอดวิชาความรู้และประสบการณ์ให้กับผู้จัดทำจนประสบความสำเร็จการศึกษา ทางผู้จัดทำจึงขอขอบพระคุณไว้ ณ ที่นี้ด้วย

สำหรับคุณงามความดีอันพึงมีจากวิทยานิพนธ์เล่มนี้ ข้าพเจ้าขอมอบคุณค่าต่างๆเหล่านี้แด่ผู้มีพระคุณทุกท่าน ข้าพเจ้าหวังเป็นอย่างยิ่งว่าวิทยานิพนธ์เล่มนี้จะเป็นประโยชน์แก่ผู้ที่ได้ทำการศึกษาเพื่อที่จะนำไปประยุกต์ใช้ในงานวิจัยด้านต่างๆและสามารถนำไปพัฒนาประเทศชาติได้ต่อไป

ธรรมฉัตร กงวิรัตน์

# สารบัญ

	หน้า
บทคัดย่อภาษาไทย.....	I
บทคัดย่อภาษาอังกฤษ.....	II
กิตติกรรมประกาศ.....	III
สารบัญ.....	IV
สารบัญตาราง.....	VII
สารบัญรูป.....	VIII
บทที่ 1 บทนำ.....	1
1.1 ความเป็นมาและความสำคัญของปัญหา.....	1
1.2 ความมุ่งหมายและวัตถุประสงค์ของการวิจัย.....	2
1.3 สมมติฐานของการศึกษา.....	2
1.4 ทฤษฎีหรือแนวคิดที่ใช้ในงานวิจัย.....	2
1.5 ขอบเขตการวิจัย.....	3
1.6 ขั้นตอนการศึกษา.....	4
บทที่ 2 ทฤษฎีที่เกี่ยวข้องกับวงจรดีซี-ดีซีคอนเวอร์เตอร์ที่มีการสวิตช์ด้วยแรงดันศูนย์กระแสศูนย์.....	5
2.1 วงจรอินเวอร์เตอร์ที่มีแรงดันด้านเอาต์พุตแบบสองระดับและสามระดับ.....	5
2.2 การสวิตช์แบบแรงดันศูนย์ (ZVS) การสวิตช์แบบกระแสศูนย์ (ZCS) และการสวิตช์แบบแรงดันศูนย์กระแสศูนย์ (ZVZCS) .....	7
2.2.1 การสวิตช์แบบแรงดันศูนย์ (Zero-voltage switching: ZVS) .....	8
2.2.2 การสวิตช์แบบกระแสศูนย์ (Zero-current switching: ZCS) .....	8
2.2.3 การสวิตช์แบบแรงดันศูนย์กระแสศูนย์ (Zero-voltage zero-current switching: ZVZCS) .....	9
2.3 เทคนิคการทำให้เกิดสภาวะการทำงานของการสวิตช์แบบแรงดันศูนย์กระแสศูนย์.....	9
ในวงจรดีซี-ดีซีคอนเวอร์เตอร์	
2.3.1 วงจรดีซี-ดีซีคอนเวอร์เตอร์แบบกึ่งบริดจ์ที่ใช้เทคนิควงจรช่วย (Auxiliary circuit) .....	10
2.3.2 วงจรดีซี-ดีซีคอนเวอร์เตอร์แบบกึ่งบริดจ์ที่ใช้เทคนิค Passive clamping.....	11
2.3.3 วงจรดีซี-ดีซีคอนเวอร์เตอร์แบบกึ่งบริดจ์ที่ใช้เทคนิค บล็อกกิ้งคาปาซิเตอร์.....	12

## สารบัญ(ต่อ)

	หน้า
2.4 เทคนิคการควบคุมกำลังไฟฟ้า.....	14
2.5 หม้อแปลงไฟฟ้าความถี่สูงและตัวเหนี่ยวนำ.....	15
2.5.1 หม้อแปลงไฟฟ้าความถี่สูง.....	15
2.5.2 ตัวเหนี่ยวนำ.....	16
2.6 วงจรกรอง LC ฟิลเตอร์.....	16
2.7 สรุป.....	16
<b>บทที่ 3 หลักการทำงานของวงจรดีซี-ดีซีคอนเวอร์เตอร์แบบสามเฟสสามระดับ</b> <b>ที่สวิตช์ด้วยแรงดันศูนย์กระแสศูนย์.....</b>	<b>17</b>
3.1 บทนำ.....	17
3.2 โครงสร้างของวงจร.....	17
3.3 โหมดการทำงาน.....	18
3.3.1 โหมดการทำงานของวงจรในกรณีที่มุมเลื่อนเฟส ของสวิตช์วงในน้อยกว่า 120 องศา.....	19
3.3.2 โหมดการทำงานของวงจรในกรณีที่มุมเลื่อนเฟส ของสวิตช์วงในมากกว่า 120 องศา.....	30
3.4 โครงสร้างของชุดทดลอง.....	41
3.4.1 แรงดันดีซีตรงเรียบและคาปาซิเตอร์แบ่งแรงดัน.....	41
3.4.2 วงจรอินเวอร์เตอร์.....	42
3.4.3 บล็อกกิ้งคาปาซิเตอร์.....	42
3.4.4 หม้อแปลงไฟฟ้าความถี่สูง.....	44
3.4.5 การเปลี่ยน AC เป็น DC ด้านเอาต์พุต.....	44
3.4.6 วงจร LC ฟิลเตอร์.....	44
3.4.7 วงจรขับเคลื่อนและไมโครคอนโทรลเลอร์.....	45
3.5 สรุป.....	46
<b>บทที่ 4 ผลการทดลอง.....</b>	<b>47</b>
4.1 บทนำ.....	47
4.2 การเปรียบเทียบกันระหว่างผลการทดลองจริงกับผลที่ได้จากการจำลอง.....	47

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญ(ต่อ)

หน้า

4.2.1 การเปรียบเทียบผลการทดลองจริงและผลการจำลองของแรงดันตกคร่อมสวิตช์และกระแสที่ไหลผ่านสวิตช์ในกรณีที่มุมเลื่อนเฟสของสัญญาณระหว่างสวิตช์วงนอกและวงในน้อยกว่า 120 องศา.....	48
4.2.2 การเปรียบเทียบผลการทดลองจริงและผลการจำลองของแรงดันตกคร่อมสวิตช์และกระแสที่ไหลผ่านสวิตช์ในกรณีที่มุมเลื่อนเฟสของสัญญาณระหว่างสวิตช์วงนอกและวงในมากกว่า 120 องศา.....	48
4.2.3 การเปรียบเทียบผลการทดลองจริงและผลการจำลองของแรงดันและกระแสเฟส (เฟส A).....	50
4.2.4 การเปรียบเทียบผลการทดลองจริงและผลการจำลองของแรงดันไลน์ AB และกระแสเฟส (เฟส A).....	51
4.2.5 การเปรียบเทียบผลการทดลองจริงและผลการจำลองในการปรับกำลังไฟฟ้าด้านเอาต์พุตอินเวอร์เตอร์.....	52
4.2.6 การเปรียบเทียบผลการทดลองจริงและผลการจำลองของแรงดันและกระแสด้านเอาต์พุต.....	53
4.3 การหาลำดับกำลังไฟฟ้าทางด้านเอาต์พุตของอินเวอร์เตอร์.....	53
4.4 ประสิทธิภาพการทำงานของวงจร.....	54
4.5 ความสัมพันธ์ระหว่างบล็อกกิ้งคาปาซิเตอร์และเวลารีเซต.....	55
4.6 สรุป.....	57
บทที่ 5 สรุปผลการวิจัยและข้อเสนอแนะ.....	59
5.1 สรุปผลการวิจัย.....	59
5.2 ข้อเสนอแนะ.....	59
เอกสารอ้างอิง.....	61
ภาคผนวก .....	65
ภาคผนวก ก. ....	65
ภาคผนวก ข.....	93
ภาคผนวก ค.....	98
ภาคผนวก ง.....	102
ประวัติผู้เขียน.....	107

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญตาราง

ตารางที่	หน้า
2.1 การเปรียบเทียบคุณสมบัติของวงจรรีเลย์อินเวอร์เตอร์แบบสองระดับและสามระดับ.....	7
3.1 อุปกรณ์ในวงจรรีเลย์อินเวอร์เตอร์สามเฟส.....	42
4.1 การเกิด ZVS ของสวิตช์วงนอกและการเกิด ZVZCS ของสวิตช์วงใน.....	50
4.2 ความสัมพันธ์ระหว่างบล็อกกิ้งคาปาซิเตอร์ เวลารีเซต และแรงดันตกคร่อมบล็อกกิ้งคาปาซิเตอร์..	56



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญรูป

รูปที่	หน้า
1.1 วงจรดีซี-ดีซีอินเวอร์เตอร์สามเฟสสามระดับ.....	3
1.2 การจำลองวงจรดีซี-ดีซีอินเวอร์เตอร์สามเฟสสามระดับโดยใช้โปรแกรมแมทแล็บ.....	4
2.1 วงจรอินเวอร์เตอร์กึ่งบริดจ์แบบสองระดับ.....	6
2.2 วงจรอินเวอร์เตอร์กึ่งบริดจ์แบบสามระดับ.....	6
2.3 วงจรอินเวอร์เตอร์เต็มบริดจ์แบบสามระดับ.....	6
2.4 วงจรอินเวอร์เตอร์สามเฟสแบบสามระดับ.....	7
2.5 การสวิตช์แบบฮาร์ดสวิตช์.....	8
2.6 การสวิตช์แบบแรงดันศูนย์.....	8
2.7 การสวิตช์แบบกระแสศูนย์.....	9
2.8 การสวิตช์แบบแรงดันศูนย์กระแสศูนย์.....	9
2.9 วงจรดีซี-ดีซีคอนเวอร์เตอร์แบบกึ่งบริดจ์ที่ใช้เทคนิควงจรถ่วย.....	10
2.10 รูปคลื่นของวงจรดีซี-ดีซีคอนเวอร์เตอร์แบบกึ่งบริดจ์ที่ใช้เทคนิควงจรถ่วย.....	10
2.11 วงจรดีซี-ดีซีคอนเวอร์เตอร์แบบกึ่งบริดจ์ที่ใช้เทคนิค Passive clamping.....	11
2.12 รูปคลื่นของวงจรดีซี-ดีซีคอนเวอร์เตอร์แบบกึ่งบริดจ์ที่ใช้เทคนิค Passive clamping.....	12
2.13 วงจรดีซี-ดีซีคอนเวอร์เตอร์แบบกึ่งบริดจ์ที่ใช้เทคนิคบล็อกกิ้งคาปาซิเตอร์.....	12
2.14 รูปคลื่นของวงจรดีซี-ดีซีคอนเวอร์เตอร์แบบกึ่งบริดจ์ที่ใช้เทคนิคบล็อกกิ้งคาปาซิเตอร์.....	13
2.15 รูปคลื่นแรงดันเอาต์พุตเมื่อมีการปรับมุมเลื่อนเฟส.....	15
2.16 หม้อแปลงไฟฟ้าความถี่สูง.....	15
2.17 วงจร LC ฟิลเตอร์.....	16
3.1 หลักการทำงานของวงจร.....	17
3.2 วงจรดีซี-ดีซีคอนเวอร์เตอร์แบบสามเฟสสามระดับสวิตช์ด้วยแรงดันศูนย์กระแสศูนย์.....	18
3.3 ไดอะแกรมเวลาโหมดการทำงานของวงจรในกรณีที่มุมเลื่อนเฟสของสวิตช์น้อยกว่า 120 องศา.....	19
3.4 โหมด 1 – 12 ในกรณีที่มุมเลื่อนเฟสของสวิตช์วงในน้อยกว่า 120 องศา.....	23
3.5 ไดอะแกรมเวลาโหมดการทำงานของวงจรในกรณีที่มุมเลื่อนเฟสของสวิตช์มากกว่า 120 องศา.....	30
3.6 โหมด 1 – 15 ในกรณีที่มุมเลื่อนเฟสของสวิตช์วงในมากกว่า 120 องศา.....	34
3.7 โครงสร้างชุดทดลองจริงที่ใช้ในงานวิจัย.....	41
3.8 วงจรแรงดันดีซีตรงเรียบและคาปาซิเตอร์แบ่งแรงดัน.....	41
3.9 วงจรอินเวอร์เตอร์สามเฟสสามระดับ.....	42
3.10 ความสัมพันธ์ของช่วงเวลารีเซตกับแรงดันตกคร่อมบล็อกกิ้งคาปาซิเตอร์ที่เฟส A.....	43
3.11 หม้อแปลงไฟฟ้าความถี่สูงสามเฟสต่อแบบ Y-Y.....	44

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญรูป(ต่อ)

รูปที่	หน้า
3.12 วงจรเรียงกระแสสามเฟส.....	44
3.13 วงจร LC ฟิลเตอร์.....	44
3.14 วงจรขับเกตและไมโครคอนโทรลเลอร์.....	45
3.15 ไมโครคอนโทรลเลอร์ dsPIC33ep512mu810.....	45
4.1 การเปรียบเทียบกันระหว่างผลที่ได้จากการจำลองโดยอาศัยโปรแกรมแมทแลบกับผลการทดลองจริง.....	47
4.2 รูปคลื่นแรงดันและกระแสของสวิตช์ $S_1$ (สวิตช์วงนอก) ในกรณีที่มุมเลื่อนเฟสของสัญญาณระหว่างสวิตช์วงนอกและวงในน้อยกว่า 120 องศา (ก) ผลการจำลอง (ข) การทดลองจริง.....	48
4.3 รูปคลื่นแรงดันและกระแสของสวิตช์ $S_2$ (สวิตช์วงใน) ในกรณีที่มุมเลื่อนเฟสของสัญญาณระหว่างสวิตช์วงนอกและวงในน้อยกว่า 120 องศา (ก) ผลการจำลอง (ข) การทดลองจริง.....	48
4.4 รูปคลื่นแรงดันและกระแสของสวิตช์ $S_1$ (สวิตช์วงนอก) ในกรณีที่มุมเลื่อนเฟสของสัญญาณระหว่างสวิตช์วงนอกและวงในมากกว่า 120 องศา (ก) ผลการจำลอง (ข) การทดลองจริง.....	49
4.5 รูปคลื่นแรงดันและกระแสของสวิตช์ $S_2$ (สวิตช์วงใน) ในกรณีที่มุมเลื่อนเฟสของสัญญาณระหว่างสวิตช์วงนอกและวงในมากกว่า 120 องศา (ก) ผลการจำลอง (ข) การทดลองจริง.....	49
4.6 รูปคลื่นแรงดันและกระแสเฟส A ในกรณีที่มุมเลื่อนเฟสของสัญญาณระหว่างสวิตช์วงนอกและวงในน้อยกว่า 120 องศา (ก) ผลการจำลอง (ข) การทดลองจริง.....	50
4.7 รูปคลื่นแรงดันและกระแสเฟส A ในกรณีที่มุมเลื่อนเฟสของสัญญาณระหว่างสวิตช์วงนอกและวงในมากกว่า 120 องศา (ก) ผลการจำลอง (ข) การทดลองจริง.....	51
4.8 รูปคลื่นแรงดันไลน์ AB และกระแสไลน์ A ในกรณีที่มุมเลื่อนเฟสของสัญญาณระหว่างสวิตช์วงนอกและวงในน้อยกว่า 120 องศา (ก) ผลการจำลอง (ข) การทดลองจริง.....	51
4.9 รูปคลื่นแรงดันไลน์ AB และกระแสไลน์ A ในกรณีที่มุมเลื่อนเฟสของสัญญาณระหว่างสวิตช์วงนอกและวงในมากกว่า 120 องศา (ก) ผลการจำลอง (ข) การทดลองจริง.....	51
4.10 รูปคลื่นแรงดันและกระแสเฟส A ที่มุมเลื่อนเฟสของสัญญาณระหว่างสวิตช์ $S_1$ และ $S_2$ มุม 100 องศา (ก) ผลการจำลอง (ข) การทดลองจริง.....	52
4.11 รูปคลื่นแรงดันและกระแสเฟส A ที่มุมเลื่อนเฟสของสัญญาณระหว่างสวิตช์ $S_1$ และ $S_2$ มุม 120 องศา (ก) ผลการจำลอง (ข) การทดลองจริง.....	52
4.12 รูปคลื่นแรงดันและกระแสเฟส A ที่มุมเลื่อนเฟสของสัญญาณระหว่างสวิตช์ $S_1$ และ $S_2$ มุม 150 องศา (ก) ผลการจำลอง (ข) การทดลองจริง.....	52
4.13 รูปคลื่นแรงดันและกระแสด้านเอาต์พุต (ก) ผลการจำลอง (ข) การทดลองจริง.....	53
4.14 กราฟความสัมพันธ์ระหว่างกำลังไฟฟ้าด้านเอาต์พุตของวงจรอินเวอร์เตอร์กับมุมเลื่อนเฟส.....	53
4.15 กราฟความสัมพันธ์ระหว่างค่าประสิทธิภาพกับกระแสโหลด.....	54
4.16 รูปคลื่นแรงดันและกระแสเฟส A ที่ค่าบล็อกกิ้งคาปาซิเตอร์เท่ากับ $1.5 \mu F$ (ก) ผลการจำลอง (ข) การทดลองจริง.....	55
4.17 รูปคลื่นแรงดันและกระแสเฟส A ที่ค่าบล็อกกิ้งคาปาซิเตอร์เท่ากับ $0.5 \mu F$ (ก) ผลการจำลอง (ข) การทดลองจริง.....	55

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# บทที่ 1

## บทนำ

### 1.1 ความเป็นมาและความสำคัญของปัญหา

ในปัจจุบันวงจรดีซี-ดีซีคอนเวอร์เตอร์แบบฮาร์ดสวิตชิง (Hard switching) ได้ถูกนำมาใช้งานอย่างแพร่หลายในอุตสาหกรรมและวงจรดีซี-ดีซีคอนเวอร์เตอร์ความถี่สูงนั้นสามารถลดขนาดและน้ำหนักของวงจรลงได้ อย่างไรก็ตาม การทำงานของวงจรที่ความถี่สูงนั้นจะส่งผลทำให้เกิดความสูญเสียเนื่องจากการสวิตชิงเพิ่มขึ้นด้วยเช่นกัน ซึ่งเป็นการสูญเสียหลักในวงจรดีซี-ดีซีคอนเวอร์เตอร์ เพื่อเป็นการเพิ่มประสิทธิภาพและลดการสูญเสียในวงจร การสวิตชิงแบบซอฟต์สวิตชิง (Soft switching) จึงถูกนำมาใช้กับวงจร โดยอุปกรณ์สวิตชิงในวงจรจะทำงานภายใต้สภาวะการสวิตช์แบบแรงดันศูนย์และกระแสศูนย์ (Zero – voltage zero – current switching : ZVZCS) [1]-[4] ในกรณีที่อุปกรณ์สวิตชิงทำงานภายใต้สภาวะการสวิตช์แบบแรงดันศูนย์ (Zero – voltage switching : ZVS) [5]-[8] หมายถึงสภาวะที่แรงดันตกคร่อมสวิตช์ลดลงเป็นศูนย์ก่อนที่กระแสจะเริ่มไหลผ่านสวิตช์ ทำให้ลดการสูญเสียในช่วงของการเริ่มนำกระแส (Turn - on) ได้ และกรณีที่อุปกรณ์สวิตชิงทำงานภายใต้สภาวะการสวิตช์แบบกระแสศูนย์ (Zero – current switching : ZCS) [9] หมายถึงสภาวะที่กระแสไหลผ่านสวิตช์ลดลงเป็นศูนย์ก่อนที่จะเกิดแรงดันตกคร่อมสวิตช์ ทำให้ลดการสูญเสียในช่วงของการหยุดนำกระแส (Turn - off) ได้โดยได้มีการนำเทคนิค ZVZCS มาใช้กับวงจรดีซี-ดีซีคอนเวอร์เตอร์ประเภทกึ่งบริดจ์และเต็มบริดจ์ การทำให้เกิดสภาวะ ZVZCS ในวงจรดีซี-ดีซีคอนเวอร์เตอร์สามารถแบ่งออกเป็น 2 ประเภท คือ การใช้วงจรช่วย (Auxiliary circuit) [10]-[13] และการใช้บล็อกกิ้งคาปาซิเตอร์ (Blocking capacitor) [14]-[20] ในการใช้วงจรช่วยนั้นพบว่า มีความจำเป็นที่จะต้องใช้อุปกรณ์และวงจรอื่นๆ เข้ามาประกอบในวงจรดีซี-ดีซีคอนเวอร์เตอร์ ซึ่งจะส่งผลทำให้มีค่าใช้จ่ายที่สูงขึ้นและสูญเสียความเชื่อมั่นในวงจรไป ดังนั้น ในวิทยานิพนธ์เล่มนี้ จึงตัดสินใจเลือกใช้บล็อกกิ้งคาปาซิเตอร์เพื่อทำให้เกิดสภาวะ ZVZCS ในวงจร ซึ่งบล็อกกิ้งคาปาซิเตอร์นี้สะดวกและง่ายในการออกแบบ รวมไปถึงการเปลี่ยนแปลงค่าใช้จ่ายที่น้อยกว่าแบบการใช้วงจรช่วย อย่างไรก็ตาม การใช้บล็อกกิ้งคาปาซิเตอร์จำเป็นจะต้องคำนึงถึงแรงดันที่ตกคร่อมบล็อกกิ้งคาปาซิเตอร์ไม่ให้เกินแรงดันพิกัดของบล็อกกิ้งคาปาซิเตอร์ซึ่งในวิทยานิพนธ์เล่มนี้จะกล่าวถึงการออกแบบ เวลารีเซ็ทและค่าแรงดันตกคร่อมบล็อกกิ้งคาปาซิเตอร์ไว้ในบทต่อไป ในวงจรดีซี-ดีซีคอนเวอร์เตอร์แบบซิงเกิลเฟสนั้น ได้ถูกนำมาใช้อย่างแพร่หลาย อย่างไรก็ตาม ในวงจรที่ต้องการกำลังไฟฟ้าและพิกัดสูงยกตัวอย่างเช่น แบตเตอรี่ชาร์จเจอร์ (Battery charger) พลังงานกักเก็บ [21]-[26] และ สวิตชิงเพาเวอร์ซัพพลาย (switching power supply) นั้น ยังไม่มีการวิจัยที่มากนัก รวมไปถึงการนำไอจีบีที (Insulated gate bipolar transistor : IGBT) มาใช้ที่ความถี่สูงทดแทนการใช้มอสเฟต (Metal-oxide-semiconductor field-effect transistor : MOSFET) ดังนั้น วงจรดีซี-ดีซี คอนเวอร์เตอร์แบบสามเฟสสามระดับ [27]-[29] จึงได้ถูกนำเสนอในวิทยานิพนธ์เล่มนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 1.2 ความมุ่งหมายและวัตถุประสงค์ของการวิจัย

1.2.1 เพื่อศึกษาและวิเคราะห์การทำงานของวงจรดีซี-ดีซีคอนเวอร์เตอร์สามเฟสสามระดับที่อุปกรณ์สวิตซ์ซึ่งทำงานภายใต้สภาวะแรงดันศูนย์กระแสศูนย์

1.2.2 สามารถคัดเลือกอุปกรณ์ที่จะนำมาสร้างวงจรดีซี-ดีซีคอนเวอร์เตอร์สามเฟสสามระดับได้อย่างเหมาะสม

1.2.3 เพื่อศึกษาวิธีการปรับกำลังไฟฟ้าด้วยวิธีการปรับมุมเลื่อนเฟสของสัญญาณควบคุมพีดับบลิวเอ็ม ทั้งในกรณีที่มุมเลื่อนเฟสของสัญญาณน้อยกว่า 120 องศา และกรณีที่มุมเลื่อนเฟสของสัญญาณมากกว่า 120 องศา โดยที่อุปกรณ์สวิตซ์ยังทำงานภายใต้สภาวะแรงดันศูนย์กระแสศูนย์

1.2.4 เพื่อศึกษาช่วงเวลารีเซ็ทของกระแสด้านปฐมภูมิของหม้อแปลงไฟฟ้าความถี่สูงเมื่อมีการเปลี่ยนแปลงค่าของบล็อกกิ้งคาปาซิเตอร์

1.2.5 เพื่อหาค่ากำลังไฟฟ้าและประสิทธิภาพการทำงานของชุดทดลอง

## 1.3 สมมติฐานของการศึกษา

1.3.1 สามารถเข้าใจถึงหลักการการทำงานของอุปกรณ์สวิตซ์ซึ่งทำงานภายใต้สภาวะการทำงานแบบแรงดันศูนย์ได้โดยอาศัยหลักการการขนถ่ายประจุระหว่างสวิตซ์วงนอกในแต่ละกึ่งให้แล้วเสร็จก่อนที่จะมีการ Turn-on ของสวิตซ์ และภายใต้สภาวะการทำงานแบบกระแสศูนย์โดยใช้หลักการความสมดุลของหม้อแปลงไฟฟ้าความถี่สูงสามเฟสและแรงดันตกคร่อมบล็อกกิ้งคาปาซิเตอร์ซึ่งกระแสจะต้องลดลงเป็นศูนย์ก่อนที่จะเกิดแรงดันตกคร่อมสวิตซ์ในช่วงของการ Turn-off ของสวิตซ์

1.3.2 สามารถเลือกใช้อุปกรณ์ในการสร้างวงจรดีซี-ดีซีคอนเวอร์เตอร์สามเฟสสามระดับได้อย่างเหมาะสมกับพิกัดการทำงานของวงจร

1.3.3 สามารถเข้าใจและอธิบายได้ถึงการปรับกำลังไฟฟ้าด้วยการปรับมุมเลื่อนเฟสของสัญญาณพีดับบลิวเอ็ม ทั้งในกรณีที่มุมเลื่อนเฟสของสัญญาณน้อยกว่า 120 องศา และกรณีที่มุมเลื่อนเฟสของสัญญาณมากกว่า 120 องศา โดยมุมเลื่อนเฟสมีผลโดยตรงต่อการเปลี่ยนแปลงของขนาดแรงดันและกระแสด้านเอาต์พุตของวงจร

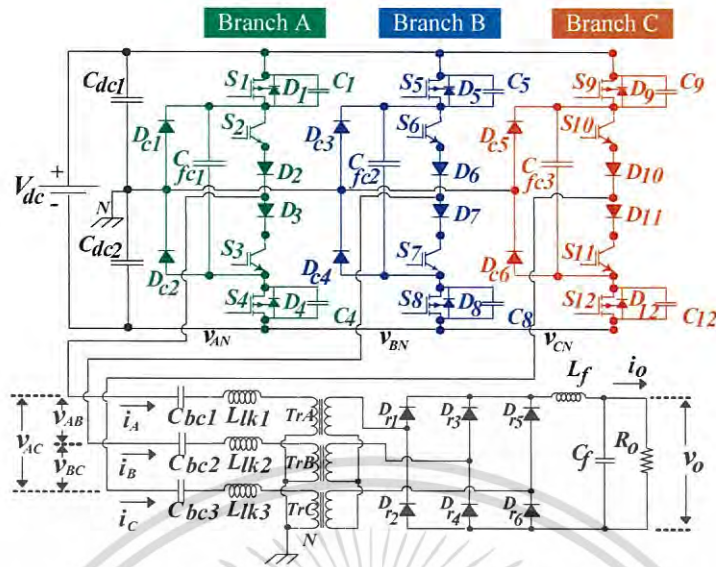
1.3.4 สามารถเข้าใจและอธิบายได้ถึงความสัมพันธ์ระหว่างช่วงเวลารีเซ็ท บล็อกกิ้งคาปาซิเตอร์ และแรงดันตกคร่อมบล็อกกิ้งคาปาซิเตอร์

1.3.5 สามารถหาค่าประสิทธิภาพสูงสุดของวงจรได้โดยประสิทธิภาพของวงจรดีซี-ดีซีคอนเวอร์เตอร์สามเฟสสามระดับจะต้องไม่น้อยกว่า 90 %

## 1.4 ทฤษฎีหรือแนวคิดที่ใช้ในงานวิจัย

การสร้างวงจรดีซี-ดีซี คอนเวอร์เตอร์โดยการนำวงจรอินเวอร์เตอร์กึ่งบริดจ์ ซึ่งเป็นอินเวอร์เตอร์แบบสามระดับจำนวน 3 กิ่ง มาต่อขนานกันเป็นวงจรอินเวอร์เตอร์แบบสามเฟสสามระดับดังรูปที่ 1.1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 1.1 วงจรดีซี-ดีซีอินเวอร์เตอร์สามเฟสสามระดับ

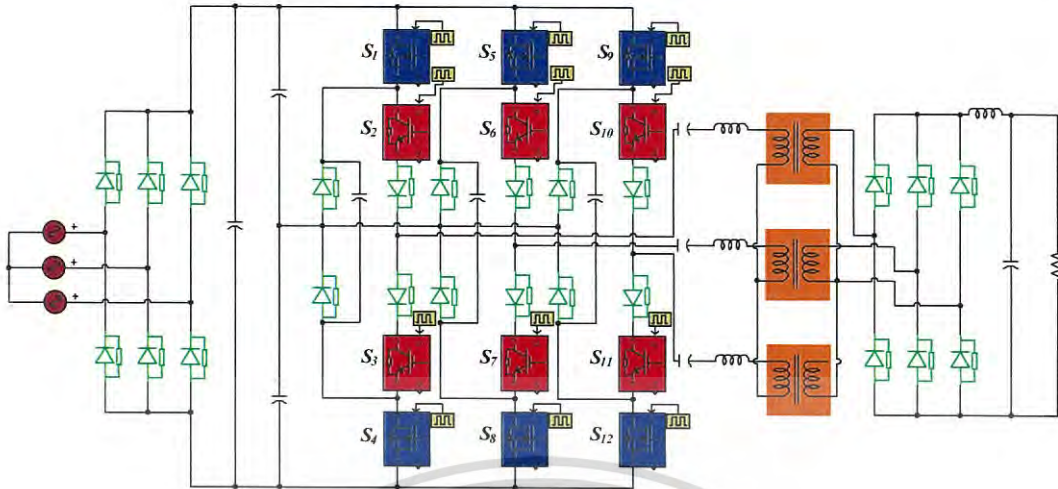
ด้านเอาต์พุตจากวงจรในรูป 1.1 หม้อแปลงไฟฟ้าความถี่สูงสามเฟสจะทำหน้าที่ลดแรงดันและเพิ่มกระแส หลังจากนั้นจะทำการแปลงให้เป็นไฟฟ้ากระแสตรงผ่านวงจรเรียงกระแสสามเฟสเพื่อส่งต่อไปที่โหลด ซึ่งบล็อกกึ่งคาบาคิเตอร์จะเป็นตัวช่วยเร่งให้เกิดการรีเซ็ตของกระแสด้านปฐมภูมิของหม้อแปลงไฟฟ้าความถี่สูงสามเฟส

การทำงานของสวิตช์ทั้งหมดจะใช้สัญญาณพีดับลิวิตเอ็มเป็นตัวควบคุม โดยจะมีการเลื่อนเฟสระหว่างสัญญาณสวิตช์วงนอกและวงใน ในส่วนของสวิตช์วงนอกนั้นจะอาศัยการขนถ่ายประจุในแต่ละกึ่งให้แล้วเสร็จก่อนที่จะเกิดกระแสไหลผ่านสวิตช์ วิธีการนี้จะทำให้สวิตช์สามารถทำงานภายใต้สถานะแรงดันศูนย์ได้ ทางด้านของสวิตช์วงในนั้นจะสามารถทำงานภายใต้สถานะแรงดันศูนย์และกระแสศูนย์ได้ โดยอาศัยหลักการความสมดุลของหม้อแปลงไฟฟ้าความถี่สูง

### 1.5 ขอบเขตการวิจัย

การวิจัยของวิทยานิพนธ์นี้จะทำงานจำลองผลการทดลองโดยใช้โปรแกรมแมทแลป (MATLAB<sup>®</sup>) เพื่อศึกษาการทำงานของวงจรและความเป็นไปได้ในการสร้างชุดทดลองของวงจร ดังรูปที่ 1.2 และสร้างชุดทดลองเพื่อทดสอบการทำงานของวงจร ชุดทดลองนี้มีพิกัดกำลังไฟฟ้าที่ 5.7 กิโลวัตต์ แรงดันอินพุต 540 โวลต์ แรงดันเอาต์พุต 110 โวลต์ ที่ความถี่ของสวิตช์ 50 กิโลเฮิรตซ์ ในส่วนการปรับกำลังไฟฟ้านั้น จะใช้วิธีการเลื่อนเฟสของสัญญาณระหว่างสวิตช์วงในและสวิตช์วงนอกแบบพีดับลิวิตเอ็ม ซึ่งจะทดสอบทั้งในกรณีที่มุมเลื่อนเฟสของสัญญาณน้อยกว่า 120 องศา และกรณีที่มุมเลื่อนเฟสของสัญญาณมากกว่า 120 องศา หลังจากนั้น จะดำเนินการเก็บบันทึกผลการทดลองคำนวณหาประสิทธิภาพของวงจร รวมไปถึงการสรุปผลและข้อเสนอแนะอื่นๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 1.2 การจำลองวงจรดีซี-ดีซีอินเวอร์เตอร์สามเฟสสามระดับโดยใช้โปรแกรมแมทแล็บ

## 1.6 ขั้นตอนการศึกษา

1. ค้นคว้าผลงานวิจัยที่เกี่ยวข้องกับวงจรดีซี-ดีซีอินเวอร์เตอร์สามเฟสสามระดับซึ่งใช้เทคนิคการสวิตช์ด้วยแรงดันศูนย์และกระแสศูนย์ จากฐานข้อมูลทั้งในประเทศและต่างประเทศ
2. ศึกษาทฤษฎีและงานวิจัยที่สนใจ โดยได้รับความเห็นชอบและข้อเสนอแนะจากอาจารย์ที่ปรึกษาเพื่อนำไปสู่การวางแผนงานและจัดทำขอบเขตระยะเวลาการดำเนินการ
3. ดำเนินการจำลอง (Simulate) วงจรโดยใช้โปรแกรมแมทแล็บเพื่อศึกษาความเป็นไปได้ในการทำงานวิจัย
4. เลือกใช้ไมโครคอนโทรลเลอร์ dsPIC33ep512mu810 (Microship) ที่มีพอร์ต จำนวน 12 พอร์ต ซึ่งจะเท่ากับจำนวนสวิตช์ที่ใช้ในการสวิตช์และดำเนินการเขียนโปรแกรมด้วยภาษาซี
5. ดำเนินการจัดหาอุปกรณ์ต่างๆมาประกอบขึ้นเป็นวงจรกำลังและวงจรควบคุม
6. ทดสอบการทำงานของฮาร์ดแวร์ ทั้งในส่วนของวงจรกำลังและวงจรควบคุมที่สร้างขึ้น
7. ทดลองและเก็บบันทึกผลการทดลอง โดยทำการเปรียบเทียบผลการจำลองโดยใช้โปรแกรมแมทแล็บเปรียบเทียบกับผลการทดลองจริง รวมไปถึงวิเคราะห์ผลการทดลองและสรุปผลการทดลองรวมทั้งข้อเสนอแนะต่างๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ทฤษฎีที่เกี่ยวข้องกับวงจรตีซี-ตีซีคอนเวอร์เตอร์ ที่มีการสวิตช์ด้วยแรงดันศูนย์กระแสศูนย์

ในบทนี้จะกล่าวถึงหลักการพื้นฐานและทฤษฎีต่างๆของวงจรตีซี-ตีซีคอนเวอร์เตอร์ที่มีการสวิตช์ด้วยแรงดันศูนย์กระแสศูนย์ ซึ่งในปัจจุบันนี้ในวงการอุตสาหกรรมได้มีการนำวงจรตีซี-ตีซีคอนเวอร์เตอร์แบบฮาร์ดสวิตชิง (Hard switching) มาใช้อย่างแพร่หลาย รวมไปถึงการเพิ่มความถี่ของการทำงานของสวิตช์สามารถทำให้ขนาดและน้ำหนักของอุปกรณ์ลดลงได้ อย่างไรก็ตาม การเพิ่มความถี่ของการทำงานของสวิตช์จะส่งผลทำให้เกิดการสูญเสียภายในสวิตช์ ซึ่งการสูญเสียดังกล่าวนี้ เป็นการสูญเสียหลักที่เกิดขึ้นภายในวงจรและยังส่งผลทำให้ประสิทธิภาพของวงจรต่ำด้วยเช่นกัน วงจรตีซี-ตีซีคอนเวอร์เตอร์ที่มีการสวิตช์ด้วยแรงดันศูนย์กระแสศูนย์นี้ สามารถลดการสูญเสียที่เกิดขึ้นภายในสวิตช์ได้ในการศึกษาวงจรตีซี-ตีซีคอนเวอร์เตอร์ดังกล่าวนี้ จะต้องใช้หลักการและทฤษฎีต่างๆของวิชาอิเล็กทรอนิกส์กำลังและศาสตร์หลากหลายๆด้านประกอบเข้าด้วยกันเพื่อนำมาประยุกต์ใช้กับวงจรที่จะทำการศึกษายกตัวอย่างเช่น วงจรอินเวอร์เตอร์แบบสองและสามระดับ วงจรตีซี-ตีซีคอนเวอร์เตอร์ที่มีการสวิตช์ด้วยแรงดันศูนย์กระแสศูนย์ในรูปแบบต่างๆ เทคนิคการปรับกำลังไฟฟ้าด้านเอาต์พุต (Output) ของวงจรโดยอาศัยหลักการปรับมุมเลื่อนเฟสของสัญญาณที่ดับบลิวเอ็ม (PWM) หม้อแปลงไฟฟ้าความถี่สูง และวงจร LC ฟิลเตอร์ (Filter) ซึ่งหลักการและทฤษฎีต่างๆเหล่านี้มีความสำคัญเป็นอย่างมากในการศึกษา ออกแบบและสร้างวงจรในวิทยานิพนธ์เล่มนี้

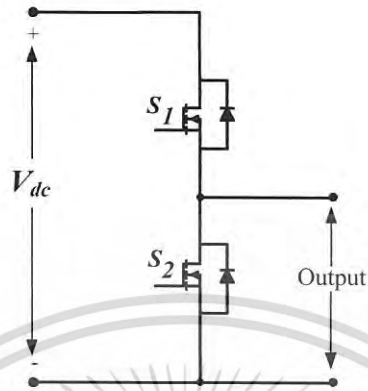
### 2.1 วงจรอินเวอร์เตอร์ที่มีแรงดันด้านเอาต์พุตแบบสองระดับและสามระดับ

วงจรอินเวอร์เตอร์ที่จะทำการศึกษาในวิทยานิพนธ์เล่มนี้ สามารถแบ่งออกได้เป็น 3 วงจรหลักๆ ดังนี้

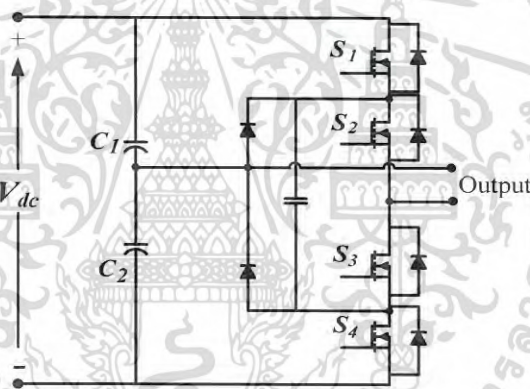
- 1) วงจรอินเวอร์เตอร์แบบกึ่งบริดจ์ (Half-bridge inverter)
- 2) วงจรอินเวอร์เตอร์แบบเต็มบริดจ์ (Full-bridge inverter)
- 3) วงจรอินเวอร์เตอร์แบบสามเฟส (Three-bridge inverter)

ในกรณีของความแตกต่างระหว่างวงจรอินเวอร์เตอร์ที่มีแรงดันด้านเอาต์พุตแบบสองระดับและสามระดับนั้น วงจรอินเวอร์เตอร์แบบกึ่งบริดจ์สองระดับนั้นจะประกอบไปด้วยสวิตช์ 2 สวิตช์ ดังรูปที่ 2.1 และวงจรอินเวอร์เตอร์แบบกึ่งบริดจ์สามระดับจะประกอบไปด้วยสวิตช์ 4 สวิตช์ ดังรูปที่ 2.2 ในกรณีที่ต้องการเพิ่มกำลังไฟฟ้าให้มากขึ้นเป็น 2 เท่า วงจรอินเวอร์เตอร์แบบเต็มบริดจ์ จึงได้ถูกนำมาใช้ทดแทนวงจรอินเวอร์เตอร์แบบกึ่งบริดจ์ วงจรอินเวอร์เตอร์แบบเต็มบริดจ์สามระดับจะประกอบไปด้วยสวิตช์ 8 สวิตช์ ดังรูปที่ 2.3 อย่างไรก็ตาม ในงานที่ต้องการกำลังไฟฟ้าสูง เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

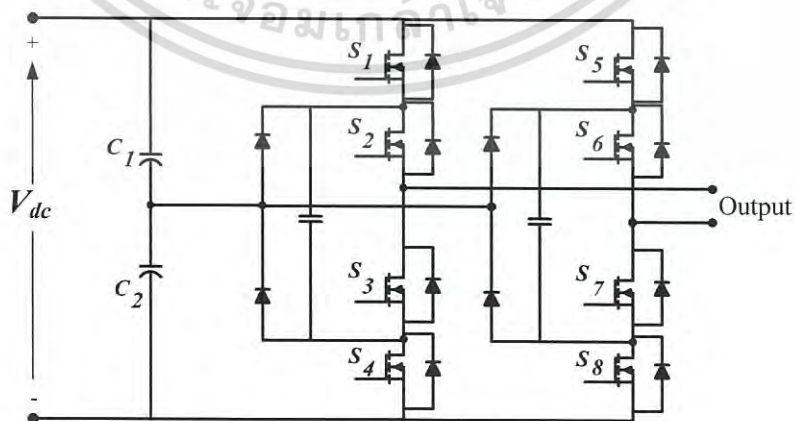
วงจรอินเวอร์เตอร์แบบสามเฟสสามระดับจึงได้ถูกนำมาประยุกต์ใช้ ดังรูปที่ 2.4 โดยในวิทยานิพนธ์เล่มนี้ได้ดำเนินการเปรียบเทียบคุณสมบัติของวงจรอินเวอร์เตอร์แบบสองระดับและสามระดับเพื่อชี้ให้เห็นถึงข้อดีและข้อเสียของทั้ง 2 แบบ ดังตารางที่ 2.1



รูปที่ 2.1 วงจรอินเวอร์เตอร์แบบกึ่งบริดจ์สองระดับ

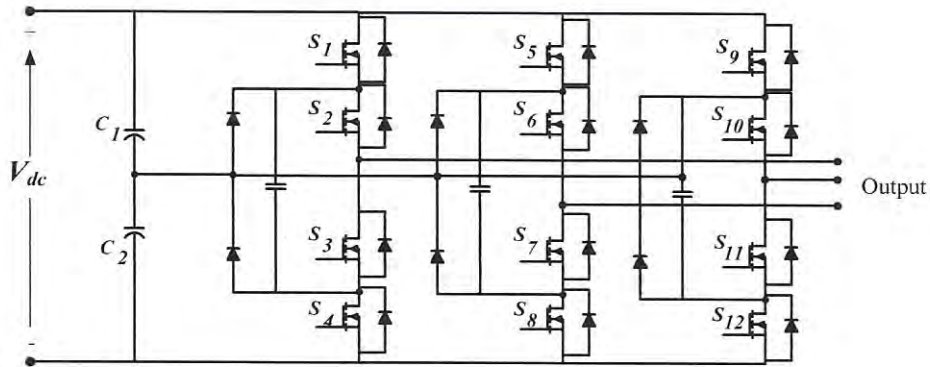


รูปที่ 2.2 วงจรอินเวอร์เตอร์แบบกึ่งบริดจ์สามระดับ



รูปที่ 2.3 วงจรอินเวอร์เตอร์เต็มบริดจ์สามระดับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.4 วงจรอินเวอร์เตอร์สามเฟสสามระดับ

ตารางที่ 2.1 การเปรียบเทียบคุณสมบัติของวงจรอินเวอร์เตอร์แบบสองระดับและสามระดับ

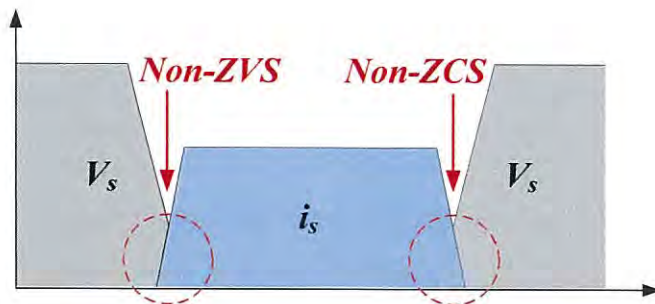
คุณลักษณะ	วงจรอินเวอร์เตอร์สองระดับ	วงจรอินเวอร์เตอร์สามระดับ
1. แรงดันตกคร่อมสวิตช์	แรงดันไฟฟ้าตกคร่อมสวิตช์เท่ากับแรงดันดีซีตรงเรียง	แรงดันไฟฟ้าตกคร่อมสวิตช์เท่ากับ $1/2$ ของแรงดันดีซีตรงเรียง
2. รูปคลื่นแรงดันด้านเอาต์พุต	แรงดันเอาต์พุตมีสองระดับ ( $V_{dc}$ , $-V_{dc}$ ) และ %THD <sub>v</sub> มีค่าเท่ากับ 48.3%	แรงดันเอาต์พุตมีสามระดับ ( $V_{dc}/2$ , $-V_{dc}/2$ , $0$ ) และ %THD <sub>v</sub> มีค่าเท่ากับ 30%
3. จำนวนสวิตช์ที่ใช้ในวงจร	2 สวิตช์	4 สวิตช์
4. ความสูญเสียกำลังไฟฟ้า (เปรียบเทียบที่พิกัดกำลังไฟฟ้าเท่ากัน)	สูญเสียกำลังไฟฟ้าน้อยกว่า เนื่องจากจำนวนสวิตช์น้อยกว่า	สูญเสียกำลังไฟฟ้ามากกว่า เนื่องจากจำนวนสวิตช์มากกว่า

จากตารางที่ 2.1 ในวิทยานิพนธ์เล่มนี้ เลือกที่จะทำการศึกษาในส่วนของวงจรอินเวอร์เตอร์สามเฟสสามระดับ เนื่องจากต้องการศึกษาวงจรอินเวอร์เตอร์ที่มีพิกัดกำลังไฟฟ้าสูง รวมไปถึงการลดแรงดันตกคร่อมสวิตช์ให้มีค่าเท่ากับ  $1/2$  ของแรงดันดีซีตรงเรียง เพื่อป้องกันความเสียหายที่อาจจะเกิดขึ้นกับอุปกรณ์สวิตช์ซึ่ง.

## 2.2 การสวิตช์แบบแรงดันศูนย์ (ZVS) การสวิตช์แบบกระแสศูนย์ (ZCS) และการสวิตช์แบบแรงดันศูนย์กระแสศูนย์ (ZVZCS)

ในปัจจุบันมีหลากหลายวิธีการในการเพิ่มประสิทธิภาพให้กับวงจรดีซี-ดีซีคอนเวอร์เตอร์เนื่องด้วยวงจรคอนเวอร์เตอร์ส่วนใหญ่ขึ้นและโดยเฉพาะอย่างยิ่งวงจรดีซี-ดีซีคอนเวอร์เตอร์ที่มีพิกัดกำลังไฟฟ้าสูงมักจะเกิดการสูญเสียกำลังไฟฟ้าในช่วงการสวิตช์ (Switching Losses) โดยเรียกการสวิตช์ซึ่งลักษณะนี้ว่าการสวิตช์แบบฮาร์ดสวิตช์ ดังรูปที่ 2.5

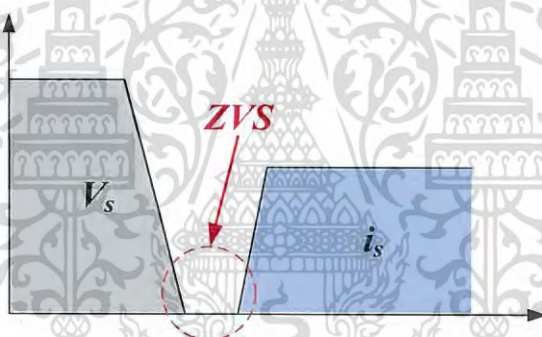
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.5 การสวิตช์แบบฮาร์ดสวิตช์

ดังนั้น เพื่อเป็นการลดความสูญเสียที่จะเกิดขึ้นในช่วงการสวิตช์และเพิ่มประสิทธิภาพของ วงจรคอนเวอร์เตอร์ให้มีความสูงขึ้นจึงได้มีการพัฒนาเทคนิคการสวิตช์แบบซอฟต์สวิตช์ (Soft switching) เกิดขึ้น โดยสามารถแบ่งการสวิตช์ออกเป็น 2 ลักษณะได้ดังนี้

### 2.2.1 การสวิตช์แบบแรงดันศูนย์ (Zero-voltage switching: ZVS)



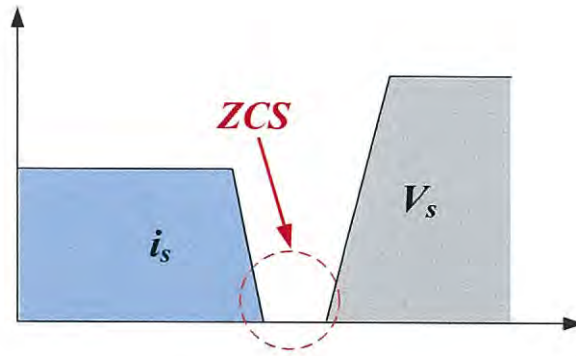
รูปที่ 2.6 การสวิตช์แบบแรงดันศูนย์

การสวิตช์แบบแรงดันศูนย์สามารถพิจารณาได้จากแรงดันตกคร่อมสวิตช์และกระแสที่ไหล ผ่านสวิตช์ในช่วงระหว่างการนำกระแส Turn-on จากรูปพบว่าแรงดัน  $V_s$  จะลดระดับลงจนเท่ากับ ศูนย์ ก่อนที่จะมีการนำกระแส  $i_s$  ลักษณะนี้จะไม่เกิดการช้อนทับของแรงดัน  $V_s$  และกระแส  $i_s$  จึงไม่ทำให้เกิดการสูญเสียกำลังไฟฟ้าในช่วงนำกระแส

### 2.2.2 การสวิตช์แบบกระแสศูนย์ (Zero-current switching: ZCS)

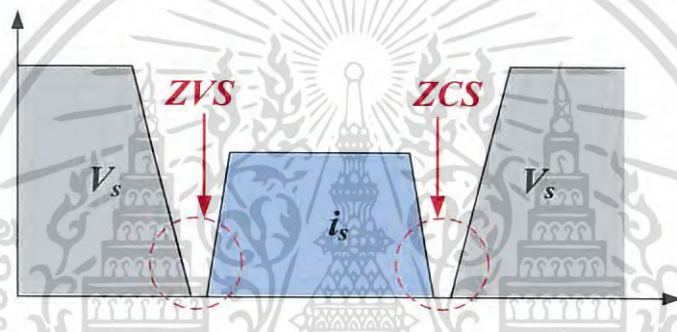
การสวิตช์แบบกระแสศูนย์สามารถพิจารณาได้จากแรงดันตกคร่อมสวิตช์และกระแสที่ไหล ผ่านสวิตช์ในช่วงระหว่างการหยุดนำกระแส Turn-off จากรูปพบว่ากระแส  $i_s$  จะลดระดับลงจน เท่ากับศูนย์ ก่อนที่จะเกิดแรงดัน  $V_s$  ที่ตกคร่อมสวิตช์ ลักษณะนี้จะไม่เกิดการช้อนทับของแรงดัน  $V_s$  และกระแส  $i_s$  จึงไม่ทำให้เกิดการสูญเสียกำลังไฟฟ้าในช่วงหยุดนำกระแส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.7 การสวิตช์แบบกระแสศูนย์

### 2.2.3 การสวิตช์แบบแรงดันศูนย์กระแสศูนย์ (Zero-voltage zero-current switching: ZVZCS)



รูปที่ 2.8 การสวิตช์แบบแรงดันศูนย์กระแสศูนย์

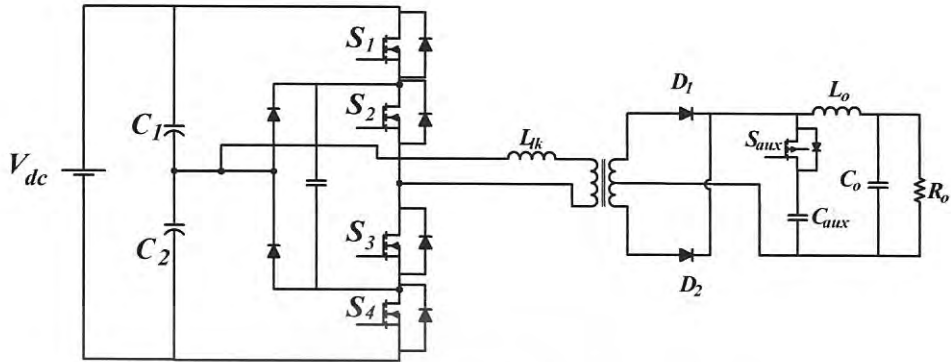
การสวิตช์แบบแรงดันศูนย์กระแสศูนย์สามารถพิจารณาได้จากการนำเอาข้อดีในหัวข้อที่ 2.2.1 และ 2.2.2 มารวมกัน ลักษณะนี้จะไม่เกิดการช้อนทับของแรงดัน  $V_s$  และกระแส  $i_s$  ทั้งในช่วงของ Turn-off และ Turn-on จึงไม่ทำให้เกิดการสูญเสียกำลังไฟฟ้าในช่วงนำกระแสและหยุดนำกระแส ดังรูปที่ 2.8

## 2.3 เทคนิคการทำให้เกิดสภาวะการทำงานของสวิตช์แบบแรงดันศูนย์กระแสศูนย์ในวงจรดีซี-ดีซีคอนเวอร์เตอร์

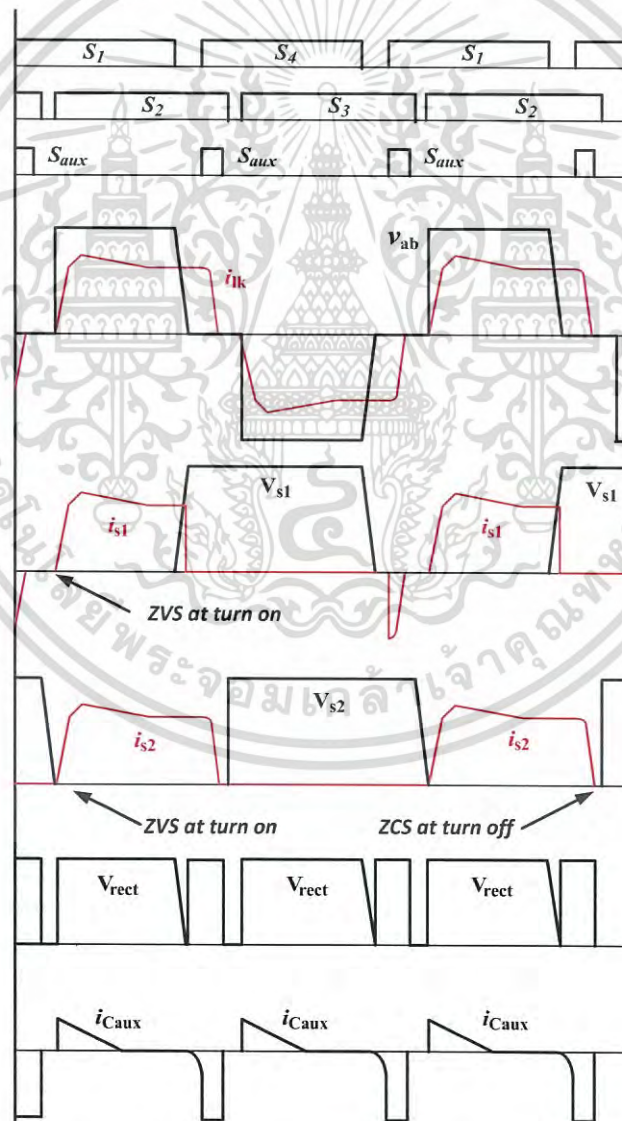
วงจรดีซี-ดีซีคอนเวอร์เตอร์สามเฟสสามระดับที่มีการสวิตช์ด้วยแรงดันศูนย์กระแสศูนย์ที่จะทำการศึกษาในวิทยานิพนธ์เล่มนี้ มีพื้นฐานมาจากวงจรดีซี-ดีซีคอนเวอร์เตอร์แบบกึ่งบริดจ์สามระดับ ดังนั้น การศึกษาเทคนิคการทำให้เกิดสภาวะการทำงานของสวิตช์แบบแรงดันศูนย์กระแสศูนย์ในวงจรดีซี-ดีซีคอนเวอร์เตอร์ในหัวข้อนี้ จึงจะนำเสนอเฉพาะเทคนิคการทำให้เกิดสภาวะการทำงานของสวิตช์แบบแรงดันศูนย์กระแสศูนย์ในวงจรดีซี-ดีซีคอนเวอร์เตอร์แบบกึ่งบริดจ์สามระดับซึ่งสามารถแบ่งออกเป็น 3 วงจร หลักๆได้ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3.1 วงจรดีซี-ดีซีคอนเวอร์เตอร์แบบกึ่งบริดจ์ที่ใช้เทคนิควงจรช่วย (Auxiliary circuit)



รูปที่ 2.9 วงจรดีซี-ดีซีคอนเวอร์เตอร์แบบกึ่งบริดจ์ที่ใช้เทคนิควงจรช่วย



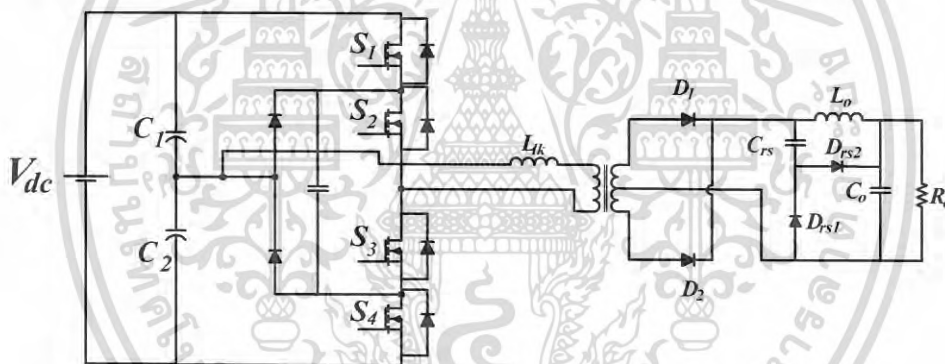
รูปที่ 2.10 รูปคลื่นของวงจรดีซี-ดีซีคอนเวอร์เตอร์แบบกึ่งบริดจ์ที่ใช้เทคนิควงจรช่วย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 2.9 ด้านทุติยภูมิของหม้อแปลงไฟฟ้าความถี่สูง วงจรช่วยซึ่งประกอบไปด้วยสวิตช์  $S_{aux}$  และคาปาซิเตอร์  $C_{aux}$  ซึ่งสามารถเรียกเทคนิควงจรช่วยนี้ได้อีกแบบคือ เทคนิค active clamping ในกรณีที่ต่อวงจรช่วยเข้าไปในวงจรตีซี-ตีซีคอนเวอร์เตอร์แบบกึ่งบริดจ์สามระดับนี้ จะทำให้สวิตช์  $S_2$  และ  $S_3$  สามารถทำงานภายใต้สภาวะการทำงานของสวิตช์แบบกระแสศูนย์ได้ เนื่องจากในช่วงของโหมดไหลวนของกระแสต้านปฐมภูมิของหม้อแปลงไฟฟ้าความถี่สูง เมื่อสวิตช์  $S_{aux}$  มีสัญญาณ ON แรงดันที่ตกคร่อมคาปาซิเตอร์  $C_{aux}$  จะส่งผลโดยตรงกับตัวเหนี่ยวนำรั่วไหล  $L_{lk}$  ที่หม้อแปลงไฟฟ้าความถี่สูง ทำให้กระแสต้านปฐมภูมิของหม้อแปลงไฟฟ้าความถี่สูงลดลงอย่างรวดเร็วในช่วง Turn-off ของสวิตช์วงใน ดังรูปที่ 2.10 ซึ่งเทคนิคนี้จะสามารถลดความสูญเสียเนื่องจากกระแสไหลวนและการสูญเสียในสวิตช์  $S_2$  และ  $S_3$  ในช่วง Turn-off ได้

อย่างไรก็ตาม วงจรตีซี-ตีซีคอนเวอร์เตอร์นี้ มีความจำเป็นที่จะต้องเพิ่มวงจรช่วยทางด้านทุติยภูมิของหม้อแปลงไฟฟ้าความถี่สูง ซึ่งจะเป็นการเพิ่มค่าใช้จ่ายในการเพิ่มสวิตช์ คาปาซิเตอร์ และวงจรควบคุมสวิตช์ของวงจรช่วย ส่งผลให้มีค่าใช้จ่ายในการสร้างชุดทดลองสูงขึ้น

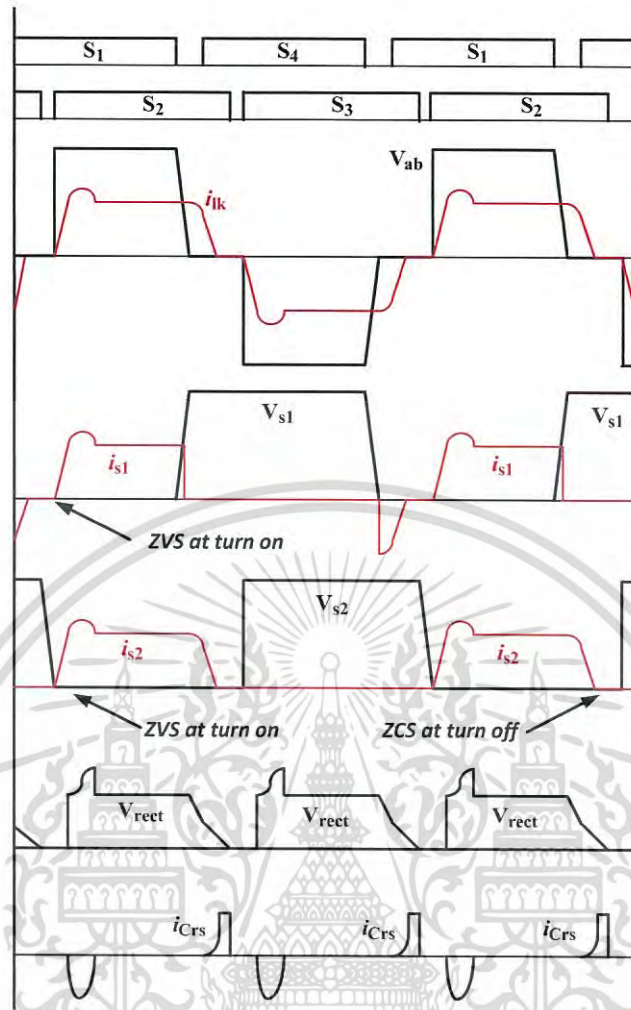
### 2.3.2 วงจรตีซี-ตีซีคอนเวอร์เตอร์แบบกึ่งบริดจ์ที่ใช้เทคนิค Passive clamping



รูปที่ 2.11 วงจรตีซี-ตีซีคอนเวอร์เตอร์แบบกึ่งบริดจ์ที่ใช้เทคนิค Passive clamping

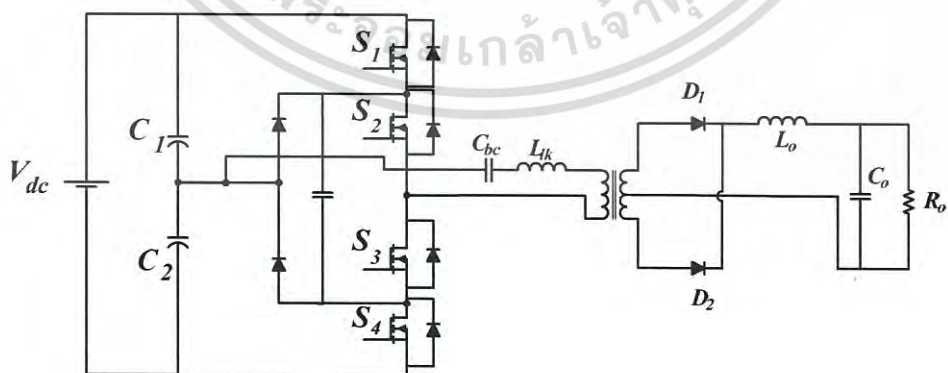
จากรูปที่ 2.11 ด้านทุติยภูมิของหม้อแปลงไฟฟ้าความถี่สูง เทคนิค Passive clamping นี้ จะประกอบไปด้วยคาปาซิเตอร์  $C_{cs}$  และ  $C_o$  รวมไปถึงไดโอด  $D_{rs1}$  และ  $D_{rs2}$  ซึ่งการทำงานของวงจรมัน ไดโอด  $D_{rs1}$  จะถูกไบอัสในช่วงโหมดกระแสไหลวน ทำให้แรงดันที่คาปาซิเตอร์  $C_{cs}$  มีผลโดยตรงกับตัวเหนี่ยวนำรั่วไหล  $L_{lk}$  ซึ่งจะทำให้เกิดความแตกต่างของแรงดันระหว่างด้านปฐมภูมิและด้านทุติยภูมิของหม้อแปลงไฟฟ้าความถี่สูง เทคนิคนี้จะทำให้กระแสในช่วง Turn-off ของสวิตช์วงในด้านปฐมภูมิของหม้อแปลงไฟฟ้าความถี่สูงลดลงโดยทันที ดังรูปที่ 2.12

อย่างไรก็ตาม วงจรตีซี-ตีซีคอนเวอร์เตอร์นี้ มีความจำเป็นที่จะต้องเพิ่มวงจร Passive clamping ทางด้านทุติยภูมิของหม้อแปลงไฟฟ้าความถี่สูง ซึ่งจะเป็นการเพิ่มค่าใช้จ่ายในการเพิ่มไดโอดและคาปาซิเตอร์ ส่งผลให้มีค่าใช้จ่ายในการสร้างชุดทดลองสูงขึ้นด้วยเช่นกัน



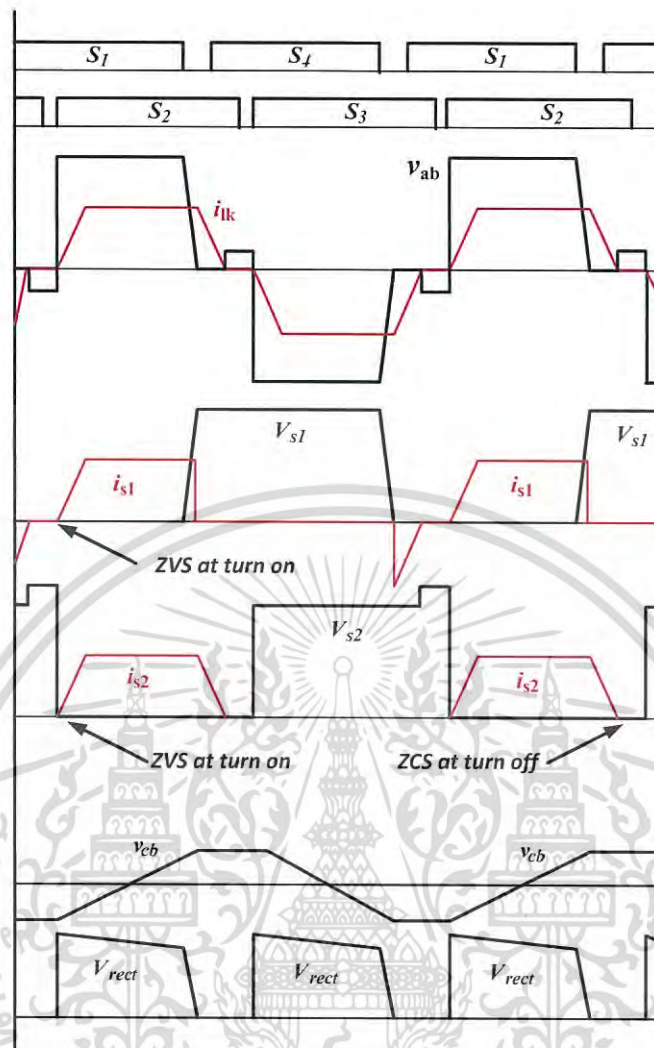
รูปที่ 2.12 รูปคลื่นของวงจรดีซี-ดีซีคอนเวอร์เตอร์แบบกึ่งบริดจ์ที่ใช้เทคนิค Passive clamping

### 2.3.3 วงจรดีซี-ดีซีคอนเวอร์เตอร์แบบกึ่งบริดจ์ที่ใช้เทคนิคบล็อกกิ้งคาปาซิเตอร์



รูปที่ 2.13 วงจรดีซี-ดีซีคอนเวอร์เตอร์แบบกึ่งบริดจ์ที่ใช้เทคนิคบล็อกกิ้งคาปาซิเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.14 รูปคลื่นของวงจรดีซี-ดีซีคอนเวอร์เตอร์แบบกึ่งบริดจ์ที่ใช้เทคนิคบล็อกกิ้งคาปาซิเตอร์

จากรูปที่ 2.13 เทคนิคบล็อกกิ้งคาปาซิเตอร์นี้ จะต้องมีการต่ออนุกรมบล็อกกิ้งคาปาซิเตอร์  $C_{bc}$  เข้าไปที่ด้านปฐมภูมิของหม้อแปลงไฟฟ้าความถี่สูง ซึ่งการทำงานของวงจรนี้ บล็อกกิ้งคาปาซิเตอร์  $C_{bc}$  จะมีผลโดยตรงกับตัวเหนี่ยวนำรั่วไหล  $L_{lk}$  ในช่วงโหมดกระแสไหลวน เทคนิคนี้จะทำให้กระแสในช่วง Turn-off ของสวิตช์ช่วงใน  $S_2$  และ  $S_3$  ด้านปฐมภูมิของหม้อแปลงไฟฟ้าความถี่สูงลดลงอย่างรวดเร็ว ดังรูปที่ 2.14 เทคนิคนี้จึงเป็นเทคนิคที่สะดวกและง่ายในการนำไปประยุกต์ใช้งาน

เนื่องจากการต่ออนุกรมบล็อกกิ้งคาปาซิเตอร์  $C_{bc}$  เข้าไปที่ด้านปฐมภูมิของหม้อแปลงไฟฟ้าความถี่สูง จะเกิดแรงดันตกคร่อมที่บล็อกกิ้งคาปาซิเตอร์  $C_{bc}$  ซึ่งจะส่งผลทำให้แรงดันด้านปฐมภูมิของหม้อแปลงไฟฟ้าความถี่สูงลดลง รวมไปถึงเกิดการสูญเสียที่บล็อกกิ้งคาปาซิเตอร์  $C_{bc}$  ด้วยเช่นกัน

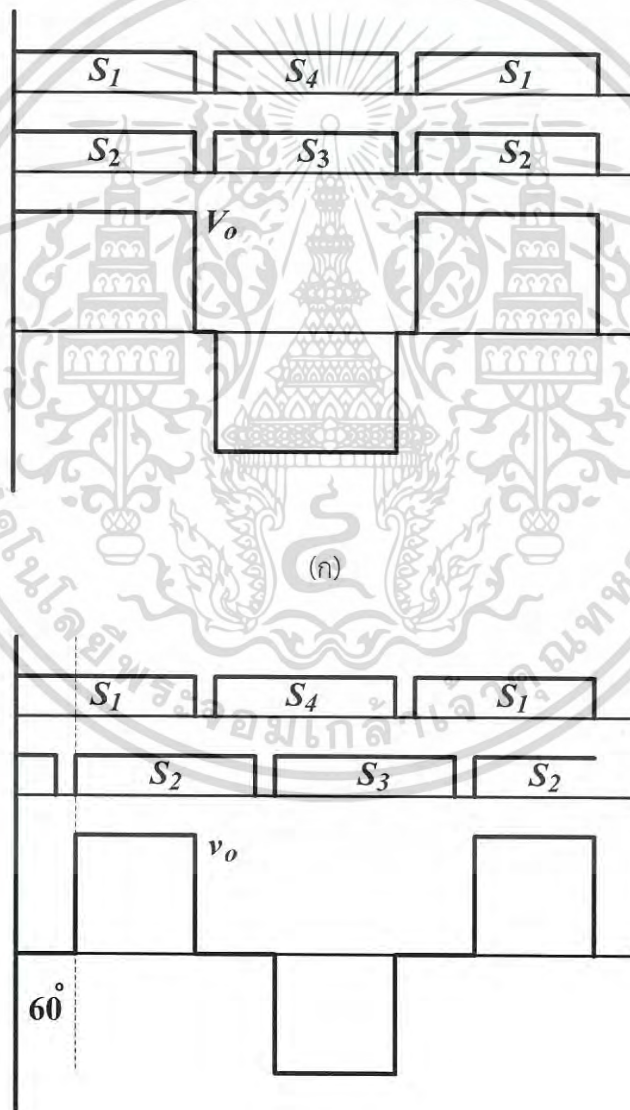
ในวิทยานิพนธ์เล่มนี้ได้นำวงจรดีซี-ดีซีคอนเวอร์เตอร์แบบกึ่งบริดจ์ มาประยุกต์ใช้เป็นวงจรดีซี-ดีซีคอนเวอร์เตอร์แบบสามเฟส ทั้งนี้ เพื่อเพิ่มพิกัดกำลังในการจ่ายโหลด และเลือกใช้เทคนิคบล็อกกิ้ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

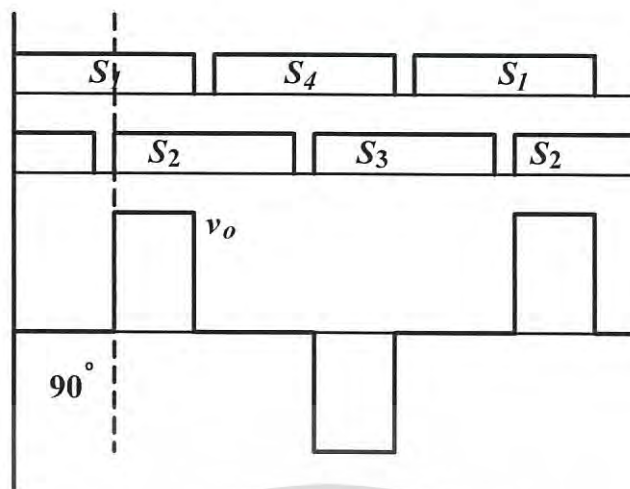
คาปาซิเตอร์ในการทำให้สวิตช์วงในของวงจรเกิดสภาวะการทำงานของสวิตช์แบบแรงดันศูนย์ กระแสศูนย์ ซึ่งง่ายและสะดวกในการดำเนินการ

## 2.4 เทคนิคการควบคุมกำลังไฟฟ้า

มีหลากหลายวิธีในการควบคุมกำลังไฟฟ้าด้านเอาต์พุตของวงจรดีซี-ดีซีคอนเวอร์เตอร์สามเฟสสามระดับ เพื่อลดความซับซ้อนและง่ายในการควบคุม วิทยานิพนธ์เล่มนี้จึงเลือกวิธีการควบคุมกำลังไฟฟ้าด้านเอาต์พุตของวงจรโดยใช้เทคนิคการเลื่อนเฟสของสัญญาณพีดับลิวิตเอ็มระหว่างสวิตช์วงในและสวิตช์วงนอก ผลที่ได้จะทำให้แรงดันและกำลังไฟฟ้าด้านเอาต์พุตของวงจรมีการเปลี่ยนแปลงตามมุมการเลื่อนเฟส โดยกำลังไฟฟ้าด้านเอาต์พุตจะมีค่าสูงสุดเมื่อมุมเลื่อนเฟสเท่ากับศูนย์และจะมีกำลังไฟฟ้าที่ลดลงเมื่อมุมเลื่อนเฟสมีค่ามากขึ้น



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

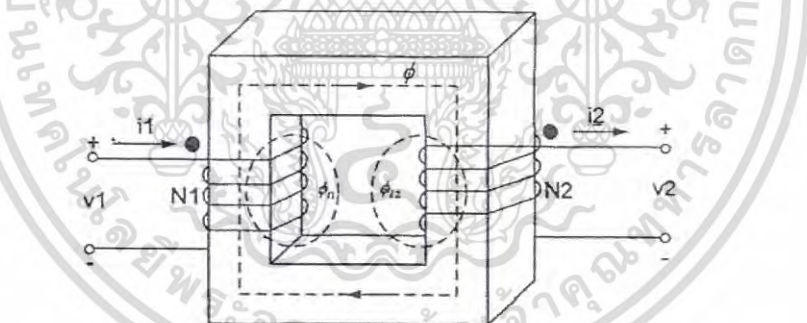


(ค)

รูปที่ 2.15 รูปคลื่นแรงดันเอาต์พุตเมื่อมีการปรับมุมเลื่อนเฟส (ก) กรณีที่มุมเลื่อนเฟสเท่ากับ 0 องศา (ข) กรณีที่มุมเลื่อนเฟสเท่ากับ 60 องศา (ค) กรณีที่มุมเลื่อนเฟสเท่ากับ 90 องศา

## 2.5 หม้อแปลงไฟฟ้าความถี่สูงและตัวเหนี่ยวนำ

### 2.5.1 หม้อแปลงไฟฟ้าความถี่สูง



รูปที่ 2.16 หม้อแปลงไฟฟ้าความถี่สูง

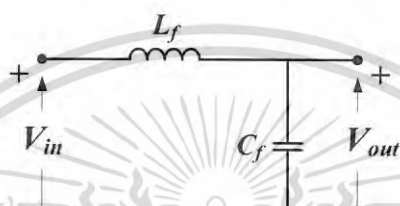
หม้อแปลงไฟฟ้าความถี่สูงเป็นอุปกรณ์แม่เหล็กที่เป็นตัวกลางในการแปรผันกำลังไฟฟ้า โดยจะทำหน้าที่ลดหรือเพิ่มแรงดันและกระแส หรือทำหน้าที่แยกโดดระหว่างด้านปฐมภูมิและทุติยภูมิ หม้อแปลงไฟฟ้าความถี่สูงนี้จะต้องมีคุณสมบัติคือ จะต้องมีการสูญเสียกำลังไฟฟ้าต่ำ ค่าความซึมซาบแม่เหล็กสูง และค่าเส้นแรงแม่เหล็กรั่วไหลต่ำ โดยจะเป็นไปตามกราฟความสัมพันธ์ระหว่างความหนาแน่นเส้นแรงแม่เหล็กกับความเข้มสนามแม่เหล็ก (B-H Curve) โดยในวิทยานิพนธ์เล่มนี้ได้ใช้หม้อแปลงไฟฟ้าความถี่สูงแบบซิงเกิ้ลเฟสมาต่อกันแบบ Y-Y เพื่อให้เป็นหม้อแปลงไฟฟ้าสามเฟสทางด้านเอาต์พุตของวงจรอินเวอร์เตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 2.5.2 ตัวเหนี่ยวนำ

ตัวเหนี่ยวนำจะทำหน้าที่สะสมพลังงานไฟฟ้า ในทางอุดมคตินั้นกราฟคุณสมบัติของตัวเหนี่ยวนำควรมีลักษณะเป็นเชิงเส้น แต่ในความเป็นจริงแล้วสารเฟอร์โรแมกเนติกจะมีคุณสมบัติไม่เป็นเชิงเส้น การแก้ไขปัญหาดังกล่าวสามารถทำได้โดยการเพิ่มช่องอากาศในแกนแม่เหล็ก ซึ่งจะส่งผลทำให้สารเฟอร์โรแมกเนติกให้ค่าความซึมซาบได้ที่สูง ในขณะที่ช่องอากาศจะมีผลทำให้ค่าความซึมซาบมีค่าคงที่ในท้ายที่สุด

## 2.6 วงจรกรอง LC ฟิลเตอร์



รูปที่ 2.17 วงจร LC ฟิลเตอร์

$$f_c = \frac{1}{2\pi \cdot \sqrt{L_f \cdot C_f}} \quad (2.1)$$

กำหนดให้

- $f_c$  คือ ความถี่คutoff
- $L_f$  คือ ค่าความเหนี่ยวนำของตัวเหนี่ยวนำฟิลเตอร์
- $C_f$  คือ ค่าความจุของตัวเก็บประจุฟิลเตอร์

ในการแปลงจากไฟฟ้ากระแสสลับมาเป็นไฟฟ้ากระแสตรง แรงดันที่ผ่านวงจรเรียงกระแส นั้นจะมีลักษณะกระเพื่อม ซึ่งวงจรฟิลเตอร์นี้จะต่อคาปาซิเตอร์แบบขนานไว้ ทำให้แรงดันที่ได้ด้านเอาต์พุตของวงจรมีลักษณะรูปคลื่นที่เรียบและการต่อตัวเหนี่ยวนำจะเป็นการป้องกันการเปลี่ยนแปลงของกระแสที่ไหลผ่านไปยังด้านเอาต์พุตให้มีระดับที่คงที่มากขึ้น

## 2.7 สรุป

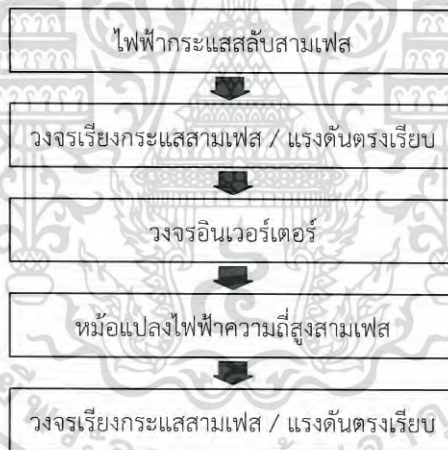
ในบทที่ 2 ได้กล่าวถึงทฤษฎีที่เกี่ยวข้องกับวงจรดีซี-ดีซีคอนเวอร์เตอร์ที่มีการสวิตช์ด้วยแรงดันศูนย์กระแสศูนย์ โดยได้เปรียบเทียบกับระหว่างข้อดีและข้อเสียของวงจรอินเวอร์เตอร์แบบสองและสามระดับ การเลือกใช้เทคนิคบล็อกกิ้งคาปาซิเตอร์เพื่อให้วงจรทำงานภายใต้สภาวะการสวิตช์ด้วยแรงดันศูนย์กระแสศูนย์ รวมไปถึงหม้อแปลงไฟฟ้าความถี่สูง ตัวเหนี่ยวนำและวงจรฟิลเตอร์

บทที่ 3

หลักการทำงานของวงจรดีซี-ดีซีคอนเวอร์เตอร์  
แบบสามเฟสสามระดับที่สวิตช์ด้วยแรงดันศูนย์กระแสศูนย์

3.1 บทนำ

วงจรดีซี-ดีซีคอนเวอร์เตอร์แบบสามเฟสสามระดับที่สวิตช์ด้วยแรงดันศูนย์กระแสศูนย์ ในวิทยานิพนธ์เล่มนี้ จะประกอบไปด้วยวงจรดีซี-ดีซีคอนเวอร์เตอร์ที่สวิตช์ด้วยแรงดันศูนย์กระแสศูนย์ แบบกึ่งบริดจ์นำมาต่อรวมกันเป็นจำนวน 3 กิ่ง ซึ่งวงจรนี้จะได้รับแรงดันดีซีตรงเรียบจาก  $V_{dc}$  ผ่าน คาปาซิเตอร์  $C_{dc1}$  และ  $C_{dc2}$  เพื่อแบ่งแรงดันเป็น  $V_{dc}/2$  ทำให้แรงดันตกคร่อมสวิตช์ในแต่ละสวิตช์ มีค่าลดลงครึ่งหนึ่งด้วยเช่นกัน แรงดันดีซีตรงเรียบดังกล่าวนี้จะถูกเปลี่ยนสัญญาณไฟฟ้าให้เป็นไฟฟ้า กระแสสลับด้วยวงจรอินเวอร์เตอร์แบบสามเฟสสามระดับและถูกลดทอนระดับของแรงดันลงด้วย หม้อแปลงไฟฟ้าความถี่สูงสามเฟส หลังจากนั้นจะถูกแปลงสัญญาณไฟฟ้าให้เป็นไฟฟ้ากระแสตรงโดย วงจรเรียงกระแสแบบสามเฟสและกรองโดยผ่าน LC ฟิวเตอร์ เพื่อทำการจ่ายโหลดต่อไป

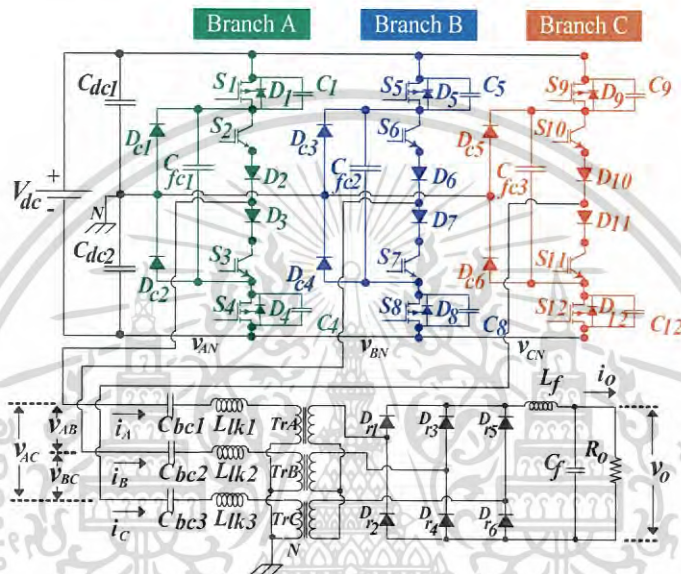


รูปที่ 3.1 หลักการทำงานของวงจร

3.2 โครงสร้างของวงจร

วงจรดีซี-ดีซีคอนเวอร์เตอร์แบบสามเฟสสามระดับที่สวิตช์ด้วยแรงดันศูนย์กระแสศูนย์นี้ กำหนดให้สวิตช์  $S_1, S_4, S_5, S_8, S_9$  และ  $S_{12}$  คือสวิตช์วงนอก ใช้มอสเฟต (MOSFET) เป็นอุปกรณ์ในการสวิตช์ซิงและสวิตช์  $S_2, S_3, S_6, S_7, S_{10}$  และ  $S_{11}$  คือสวิตช์วงใน ใช้ไอจีบีที (IGBT) เป็นอุปกรณ์ในการสวิตช์ซิง ในแต่ละกิ่งนั้นจะประกอบไปด้วยแคลมป์ไดโอด (Clamping diode)  $D_{c1}-D_{c6}$  เพื่อใช้ใน ช่วงกระแสไหลวน (Freewheeling mode) ในส่วนของไดโอด  $D_2, D_3, D_6, D_7, D_{10}$  และ  $D_{11}$  จะถูกใช้ในการ ป้องกันไอจีบีทีในช่วงแรงดันย้อนกลับ (Reverse bias voltage) ฟลายอิงคาปาซิเตอร์ (Flying capacitor)

$C_{fc1}-C_{fc3}$  จะเป็นทางผ่านของกระแสระหว่างสวิตช์วงนอกและสวิตช์วงใน ในสภาวะการสวิตช์ด้วยแรงดันศูนย์ (Zero Voltage Switching : ZVS) ทางด้านเอาต์พุตของวงจรนั้นจะประกอบไปด้วยบล็อกกิ้งคาปาซิเตอร์  $C_{bc1}-C_{bc3}$  ซึ่งจะถูกต่ออนุกรมกับตัวเหนี่ยวนำรั่วไหล (Leakage inductance)  $L_{lk1}-L_{lk3}$  ผ่านหม้อแปลงไฟฟ้าความถี่สูงแบบซิงเกิ้ลเฟส  $T_{rA}$ ,  $T_{rB}$  และ  $T_{rC}$  นำมาต่อเป็นหม้อแปลงไฟฟ้าความถี่สูง 3 เฟส แบบ Y-Y วงจรดีซี-ดีซีคอนเวอร์เตอร์แบบสามเฟสสามระดับนี้ จะถูกเปลี่ยนจากไฟฟ้ากระแสสลับความถี่สูงมาเป็นไฟฟ้ากระแสตรงผ่านทางไดโอด  $D_{r1}-D_{r6}$  ผ่าน วงจรฟิลเตอร์  $C_f$  และ  $L_f$  เพื่อกรองความถี่สูง และต่อไปยังโหลด  $R_o$  ในท้ายที่สุด



รูปที่ 3.2 วงจรดีซี-ดีซีคอนเวอร์เตอร์แบบสามเฟสสามระดับสวิตช์ด้วยแรงดันศูนย์กระแสศูนย์

### 3.3 โหมดการทำงานของวงจร

ในการปรับกำลังไฟฟ้าทางด้านเอาต์พุตของอินเวอร์เตอร์นั้นสามารถทำได้หลายวิธี โดยในวิทยานิพนธ์เล่มนี้เลือกใช้การปรับกำลังไฟฟ้าโดยใช้หลักการการเลื่อนเฟสที่สวิตช์วงใน ซึ่งง่ายและสะดวกในการดำเนินการ โดยกำหนดให้

1. สวิตช์วงนอกซึ่งใช้มอสเฟต กำหนดให้มีตัวเก็บประจุแฝงโดยจะใช้ในการวิเคราะห์สภาวะการสวิตช์ด้วยแรงดันศูนย์

2. คาปาซิเตอร์และตัวเหนี่ยวนำทั้งหมดเป็นอุดมคติ

3. คาปาซิเตอร์  $C_{dc1}$  และ  $C_{dc2}$  มีขนาดพิกัด  $\mu F$  พอที่จะรักษาระดับแรงดัน  $V_{dc} / 2$  ไว้ได้

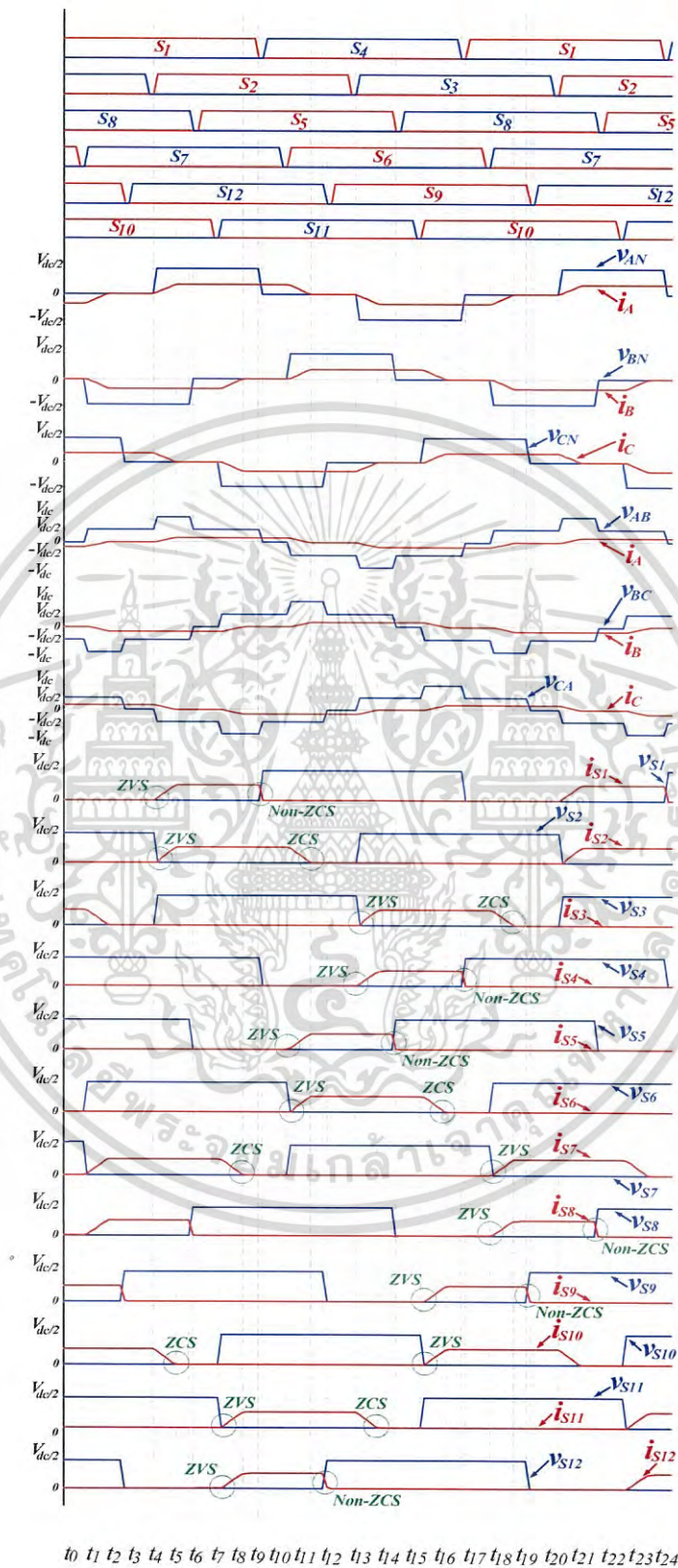
4. คาปาซิเตอร์  $C_{fc1} - C_{fc3}$  มีขนาดพิกัด  $\mu F$  พอที่จะรักษาระดับแรงดันไว้ที่  $V_{dc} / 2$  ไว้ได้

5. ตัวเหนี่ยวนำแมกนีไทซ์ซึ่งในหม้อแปลงความถี่สูงสามเฟสจะไม่ถูกนำมาพิจารณา โดยจะพิจารณาเฉพาะค่าตัวเหนี่ยวนำรั่วไหล

โดยโหมดการทำงานของวงจรสามารถแบ่งออกเป็น 2 กรณี ดังนี้

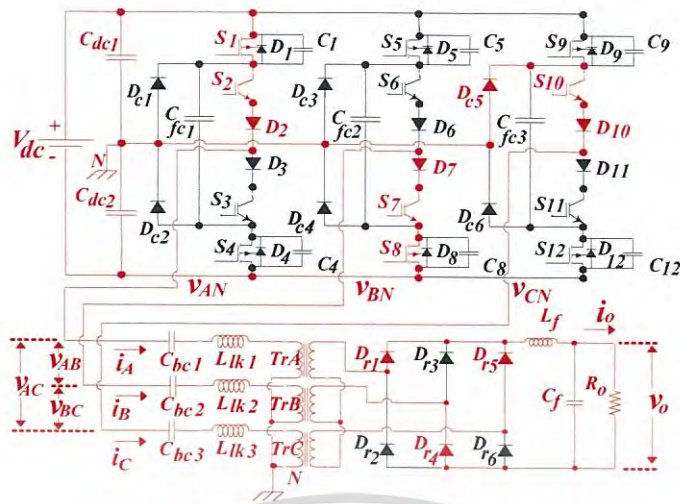
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.3.1 โหมดการทำงานของวงจรในกรณีที่มีมุมเลื่อนเฟสของสวิตซ์ช่วงในน้อยกว่า 120 องศา

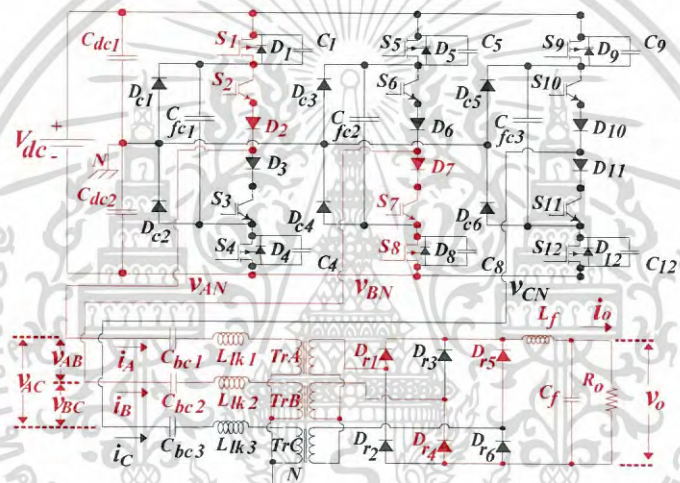


รูปที่ 3.3 ไดอะแกรมเวลาโหมดการทำงานของวงจรในกรณีที่มีมุมเลื่อนเฟสของสวิตซ์ช่วงในน้อยกว่า 120 องศา

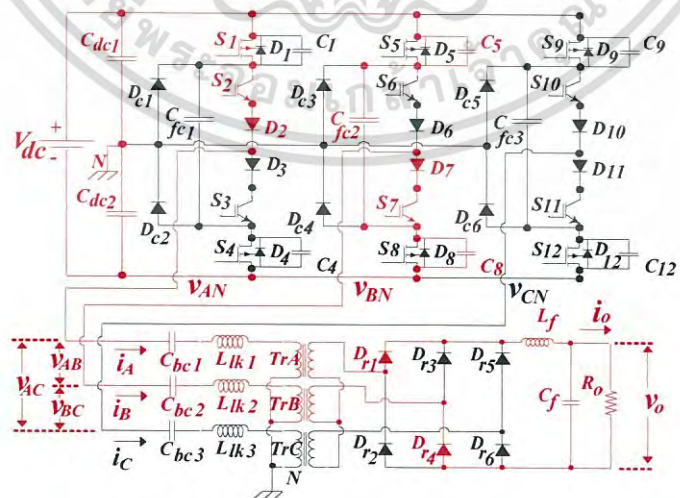
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ก) โหมด 1 ( $t_0 - t_1$ )

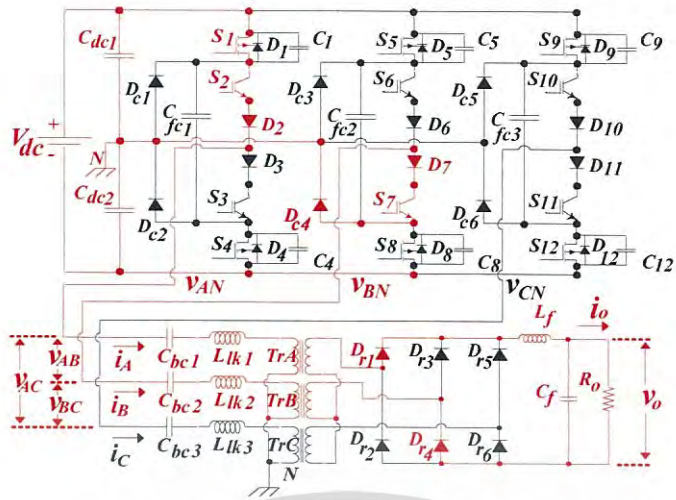


(ข) โหมด 2 ( $t_1 - t_2$ )

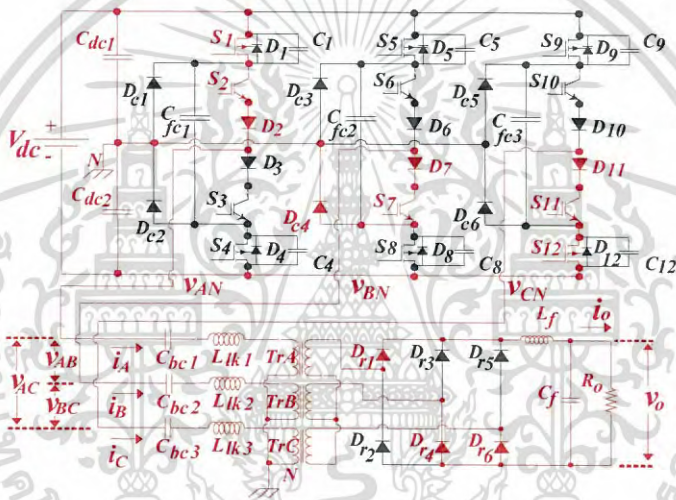


(ค) โหมด 3 ( $t_2 - t_3$ )

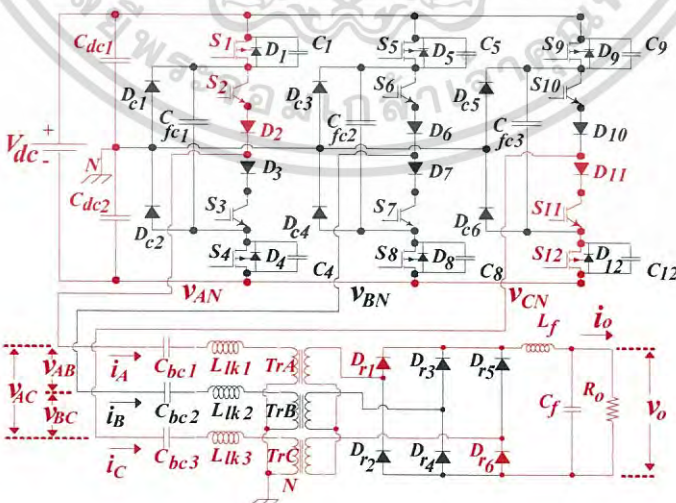
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ง) โหมด 4 ( $t_3 - t_4$ )

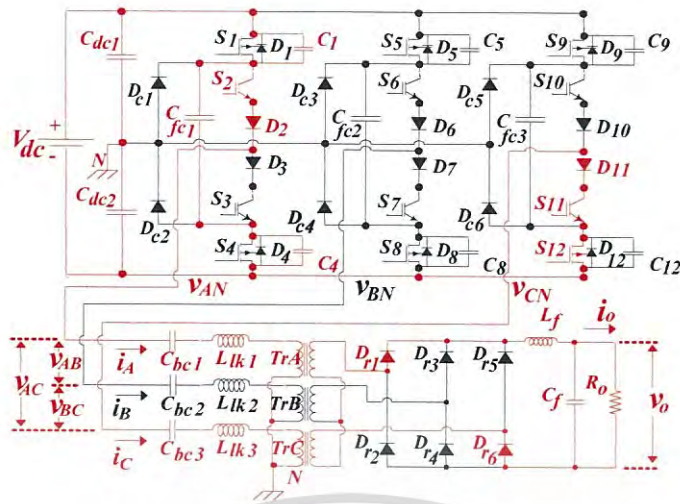


(จ) โหมด 5 ( $t_4 - t_5$ )

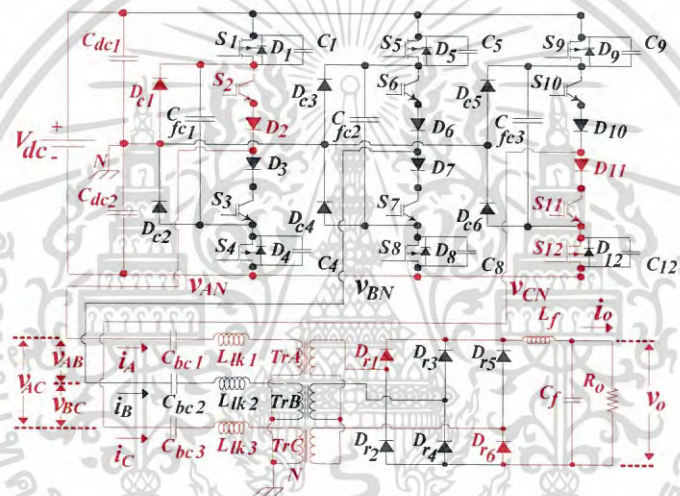


(ฉ) โหมด 6 ( $t_5 - t_6$ )

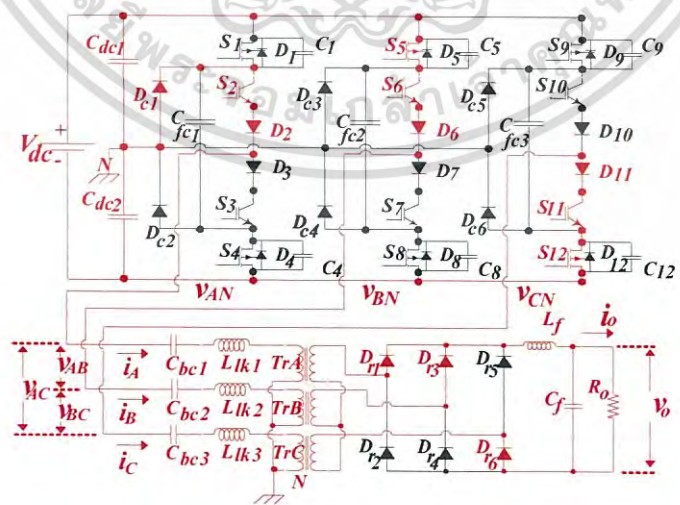
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(จ) โหมด 7 ( $t_6 - t_7$ )

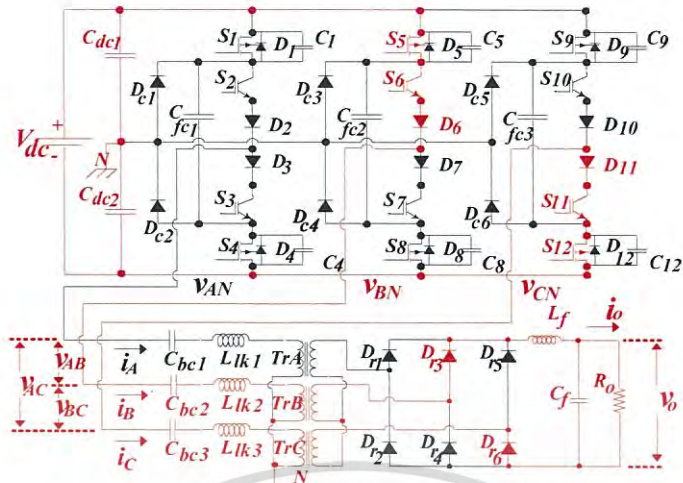


(ข) โหมด 8 ( $t_7 - t_8$ )

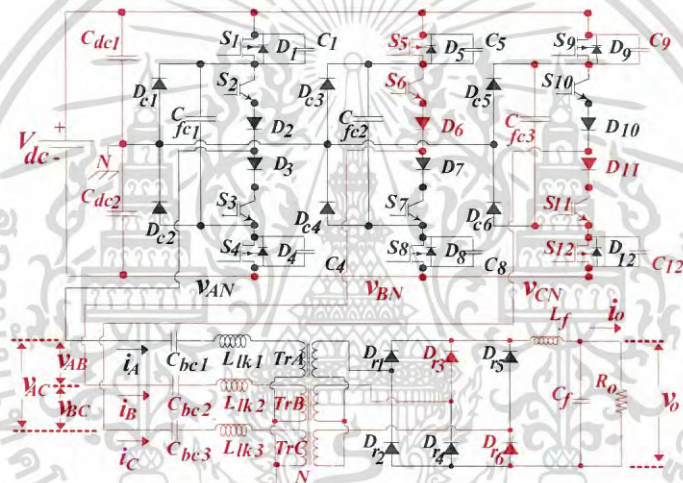


(ค) โหมด 9 ( $t_8 - t_9$ )

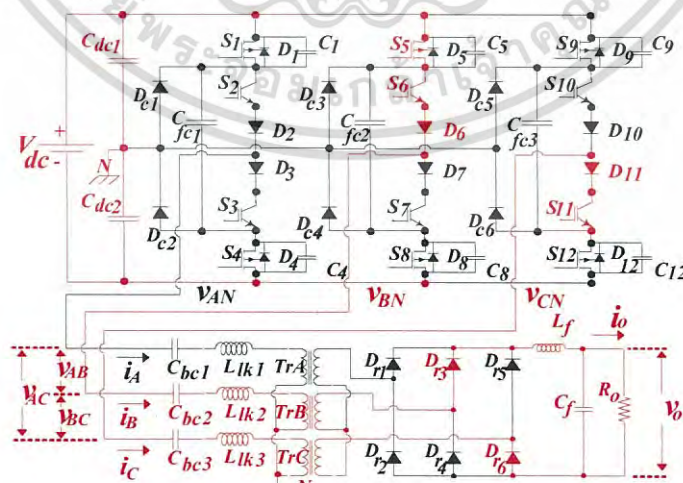
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ข) โหมด 10 ( $t_9 - t_{10}$ )



(ค) โหมด 11 ( $t_{10} - t_{11}$ )



(ง) โหมด 12 ( $t_{11} - t_{12}$ )

รูปที่ 3.4 โหมด 1 - 12 ในกรณีที่มุมเลื่อนเฟสของสวิตซ์ช่วงไม่น้อยกว่า 120 องศา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### โหมด 1 ( $t_0 - t_1$ )

ที่  $t_0$  สวิตช์  $S_1, S_7, S_8$  และ  $S_{10}$  อยู่ในสถานะ ON และที่เวลา  $t_0$  นี้ สวิตช์  $S_2$  จะได้รับสัญญาณ ON กระแส  $i_A$  จะไหลผ่านสวิตช์  $S_1, S_2$  และหม้อแปลงไฟฟ้าความถี่สูง  $T_{rA}$  ดังสมการที่ (3.1) และ ชาร์จบล็อกกิ้งคาปาซิเตอร์  $C_{bc1}$  โดยสามารถพิจารณาได้ว่า  $S_1$  และ  $S_2$  นำกระแสภายใต้เงื่อนไขแรงดันเป็นศูนย์ (ZVS) ซึ่งเป็นผลมาจากตัวเหนี่ยวนำรั่วไหล ( $L_{lk1}$ ) ที่หม้อแปลงไฟฟ้าความถี่สูง  $T_{rA}$  กระแส  $i_A$  จะเริ่มไหลผ่านสวิตช์ และในทางกลับกันกระแส  $i_C$  จะเริ่มมีขนาดลดลง ซึ่งจะไหลผ่านทาง แคล้มป์ไดโอด  $D_{c5}$  และสวิตช์  $S_{10}$  ซึ่งสามารถอธิบายได้ตามหลักความสมดุลของหม้อแปลงไฟฟ้าสามเฟส ผลรวมของกระแสในวาล์วมีค่าเป็นศูนย์  $i_N = 0$  ดังสมการที่ (3.2) โหมดนี้จะสิ้นสุดลงเมื่อ กระแส  $i_C$  เป็นศูนย์ตามสมการที่ (3.3) ซึ่งจะเรียกช่วงเวลาที่กระแสเริ่มลดลงจนเป็นศูนย์นี้ว่า “เวลารีเซ็ต (Reset Time)” ดังสมการที่ (3.4) นอกจากนี้ยังพบว่าแรงดันตกคร่อมบล็อกกิ้งคาปาซิเตอร์จะส่งผลต่อช่วงเวลารีเซ็ตของกระแส  $i_C$  ไดโอดเรียงกระแสสามเฟส  $D_{11}, D_{14}$  และ  $D_{15}$  จะนำกระแสด้านทุติยภูมิไปยังโหลด

$$i_A = \left[ \frac{V_{dc} + 2v_{cbp}}{2 \cdot L_{lk}} \right] (t - t_0) \quad (3.1)$$

$$i_N = i_A + i_B + i_C = 0 \quad (3.2)$$

เมื่อ  $i_B = -i_{Peak}$  นำสมการที่ (3.1) แทนค่าใน (3.2)

$$i_C = i_{Peak} - \left[ \frac{V_{dc} + 4 \cdot v_{cbp}}{4 \cdot L_{lk}} \right] (t - t_0) \quad (3.3)$$

$$T_{reset} = \frac{4 \cdot L_{lk} \cdot i_{Peak}}{V_{dc} + 4 \cdot v_{cbp}} \quad (3.4)$$

เมื่อ  $L_{lk1} = L_{lk2} = L_{lk3} = L_{lk}$

และ  $v_{cbp}$  คือแรงดันตกคร่อมบล็อกกิ้งคาปาซิเตอร์ที่ค่าสูงสุด

### โหมด 2 ( $t_1 - t_2$ )

ที่  $t_1$  กระแส  $i_A$  มีค่าเท่ากับกระแสสูงสุด และกระแส  $i_C$  มีค่าเป็นศูนย์ ดังนั้น สวิตช์  $S_{10}$  จึงสามารถหยุดนำกระแสได้ภายใต้เงื่อนไขกระแสเป็นศูนย์ (ZCS) แรงดันเฟส  $V_{AN}, V_{BN}$  และ  $V_{CN}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ยังมีค่าเหมือนกับโหมด 1 ด้านทุติยภูมิของหม้อแปลงไฟฟ้าความถี่สูง ไดโอดเรียงกระแส  $D_{r1}$  และ  $D_{r4}$  จะนำกระแสทุติยภูมิไปยังโหลด

$$v_{AN} = -v_{BN} = \frac{V_{dc}}{2} \quad (3.5)$$

$$v_{CN} = 0 \quad (3.6)$$

### โหมด 3 ( $t_2 - t_3$ )

ที่  $t_2$  สวิตช์  $S_8$  ได้รับสัญญาณ OFF กระแส  $i_B$  จะชาร์จคาปาซิเตอร์  $C_8$  ในสวิตช์  $S_8$  และคายประจุคาปาซิเตอร์  $C_5$  ในสวิตช์  $S_5$  ผ่านฟลายอิงคาปาซิเตอร์  $C_{fc2}$  ส่งผลทำให้แรงดันตกคร่อมคาปาซิเตอร์  $C_8$  เพิ่มขึ้นในแบบเชิงเส้นตามสมการที่ (3.7) และแรงดันตกคร่อมคาปาซิเตอร์  $C_5$  จะลดลงแบบเชิงเส้นตามสมการที่ (3.8) ในขณะที่แรงดันเฟส  $v_B$  จะลดขนาดลงอย่างเป็นเส้นตรง ด้านแรงดันเฟส  $v_{AN}$  และ  $v_{CN}$  ยังคงมีสถานะเหมือนกับโหมดที่ 2 กระแส  $i_A$  และ  $i_B$  ยังคงไหลในทิศทางเดิม โหมดนี้จะสิ้นสุดเมื่อ  $v_{BN}$  มีค่าเท่ากับ 0 ด้านทุติยภูมิของหม้อแปลง ไดโอด  $D_{r1}$  และ  $D_{r4}$  ยังคงนำกระแสไปยังโหลด

$$v_{C8} = \frac{i_{Peak}}{2 \cdot C_r} (t - t_2) \quad (3.7)$$

$$v_{C5} = \frac{V_{dc}}{2} - \frac{i_{Peak}}{2 \cdot C_r} (t - t_2) \quad (3.8)$$

เมื่อ  $C_5 = C_8 = C_r$

### โหมด 4 ( $t_3 - t_4$ )

ที่  $t_3$  เมื่อการขนถ่ายประจุแล้วเสร็จ ไม่มีแรงดันตกคร่อมที่สวิตช์  $S_5$  ทำให้สวิตช์  $S_5$  จะสามารถนำกระแสภายใต้เงื่อนไขแรงดันเป็นศูนย์ (ZVS) ได้หลังจากนี้ แรงดันเฟส  $v_{BN}$  จะมีค่าเท่ากับ 0 แรงดันตกคร่อมบล็อกกิ้งคาปาซิเตอร์  $C_{bc2}$  จะถูกกระแส  $i_B$  ชาร์จจนมีค่าสูงสุดเท่ากับ  $-v_{CbP}$  กระแส  $i_B$  จะไหลผ่านทางแคลัมป์ไดโอด  $D_{c4}$  และสวิตช์  $S_7$  ส่วนด้านทุติยภูมิของหม้อแปลงไฟฟ้าความถี่สูง ไดโอด  $D_1$  และ  $D_4$  ยังคงนำกระแสเหมือนกันกับโหมด 3 โดยในโหมดนี้แรงดันไลน์  $v_{AB}$  จะมีค่าตามสมการที่ (3.9)

$$v_{AB} = \frac{V_{dc}}{2} \quad (3.9)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### โหมด 5 ( $t_4 - t_5$ )

ที่  $t_4$  สวิตช์  $S_{11}$  ได้รับสัญญาณ ON กระแส  $i_C$  เริ่มไหลผ่านสวิตช์  $S_{11}$  และ  $S_{12}$  ในทิศไหลออกจากหม้อแปลงไฟฟ้าความถี่สูง  $T_{rC}$  ตามสมการที่ (3.10) และซาร์จบล็อกรีกิ่งคาปาซิเตอร์  $C_{bc3}$  โดยสามารถพิจารณาได้ว่า  $S_{11}$  และ  $S_2$  เริ่มนำกระแสได้ภายใต้เงื่อนไขแรงดันเป็นศูนย์ (ZVS) เนื่องจากตัวเหนี่ยวนำรั่วไหล  $L_{lk3}$  ของหม้อแปลงไฟฟ้าความถี่สูง  $T_{rC}$  และในช่วงเวลาดังกล่าวนี้ กระแส  $i_C$  จะเริ่มไหลผ่านสวิตช์ และในทางกลับกันกระแส  $i_B$  จะเริ่มมีขนาดเพิ่มขึ้นโดยไหลผ่านทางแคสึมป์ไดโอด  $D_{c4}$  และสวิตช์  $S_7$  โดยผลรวมของกระแสนิวทรัลเป็นไปตามสมการที่ (3.11) โหมดนี้จะสิ้นสุดลงเมื่อกระแส  $i_B$  มีขนาดเป็นศูนย์ดังสมการที่ (3.12) และช่วงเวลารีเซ็ตซึ่งจะเป็นไปตามสมการที่ (3.13) แรงดันตกคร่อมบล็อกรีกิ่งคาปาซิเตอร์ จะส่งผลต่อช่วงเวลารีเซ็ตของกระแส  $i_B$  ด้านทุติยภูมิของหม้อแปลงไฟฟ้าความถี่สูง ไดโอดเรียงกระแสสามเฟส  $D_{r1}$ ,  $D_{r4}$  และ  $D_{r6}$  จะนำกระแสด้านทุติยภูมิไปยังโหลด

$$i_C = -\left[ \frac{V_{dc} + 2v_{cbp}}{2 \cdot L_{lk}} \right] (t - t_4) \quad (3.10)$$

$$i_N = i_A + i_B + i_C = 0 \quad (3.11)$$

เมื่อ  $i_A = i_{peak}$  นำสมการที่ (3.10) แทนค่าใน (3.11)

$$i_B = -i_{peak} + \left[ \frac{V_{dc} + 4 \cdot v_{cbp}}{4 \cdot L_{lk}} \right] (t - t_4) \quad (3.12)$$

$$T_{reset} = \frac{4 \cdot L_{lk} \cdot i_{peak}}{V_{dc} + 4 \cdot v_{cbp}} \quad (3.13)$$

เมื่อ  $L_{lk1} = L_{lk2} = L_{lk3} = L_{lk}$

และ  $v_{cbp}$  คือแรงดันตกคร่อมบล็อกรีกิ่งคาปาซิเตอร์ที่ค่าสูงสุด

### โหมด 6 ( $t_5 - t_6$ )

ที่  $t_5$  กระแส  $i_C$  มีขนาดเท่ากับกระแสสูงสุดในขณะที่กระแส  $i_B$  มีค่าเป็นศูนย์ ดังนั้น สวิตช์  $S_7$  สามารถหยุดนำกระแสได้ภายใต้เงื่อนไขกระแสเป็นศูนย์ (ZCS) ได้ภายหลังจากนี้ แรงดันเฟส  $V_{AN}$ ,  $V_{BN}$  และ  $V_{CN}$  มีค่าเหมือนกันกับโหมด 5 ด้านทุติยภูมิของหม้อแปลงไฟฟ้าความถี่สูง ไดโอดเรียงกระแส  $D_{r1}$  และ  $D_{r6}$  จะนำกระแสทุติยภูมิไปยังโหลด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$v_{AN} = -v_{CN} = \frac{V_{dc}}{2} \quad (3.14)$$

$$v_{BN} = 0 \quad (3.15)$$

### โหมด 7 ( $t_6 - t_7$ )

ที่  $t_6$  สวิตช์  $S_1$  ได้รับสัญญาณ OFF กระแส  $i_A$  จะซาร์จคาปาซิเตอร์  $C_1$  ในสวิตช์  $S_1$  และคายประจุคาปาซิเตอร์  $C_4$  ในสวิตช์  $S_4$  ผ่านทางฟลายอิงคาปาซิเตอร์  $C_{fc1}$  ส่งผลทำให้แรงดันตกคร่อมคาปาซิเตอร์  $C_1$  เพิ่มขึ้นตามสมการที่ (3.16) และแรงดันตกคร่อมคาปาซิเตอร์  $C_4$  จะลดลงตามสมการที่ (3.17) แรงดันเฟส  $v_{AN}$  จะลดขนาดลงอย่างเป็นเส้นตรง ส่วนแรงดันเฟส  $v_{BN}$  และ  $v_{CN}$  ยังคงมีขนาดเท่ากับโหมดก่อนหน้านี้ กระแส  $i_A$  และ  $i_C$  ยังคงไหลในทิศทางเดิม โหมดนี้จะสิ้นสุดลงเมื่อ  $v_{AN}$  มีค่าเท่ากับ 0 ด้านทุติยภูมิของหม้อแปลง ไดโอด  $D_{r1}$  และ  $D_{r6}$  ยังคงนำกระแสเช่นเดียวกับในโหมดก่อนหน้านี้

$$v_{C1} = \frac{i_{peak}}{2 \cdot C_r} (t - t_6) \quad (3.16)$$

$$v_{C4} = \frac{V_{dc}}{2} - \frac{i_{peak}}{2 \cdot C_r} (t - t_6) \quad (3.17)$$

เมื่อ  $C_1 = C_4 = C_r$

### โหมด 8 ( $t_7 - t_8$ )

เมื่อการขนถ่ายประจุแล้วเสร็จสวิตช์  $S_4$  จะไม่มีแรงดันตกคร่อมสวิตช์ ดังนั้น สวิตช์  $S_4$  จึงสามารถนำกระแสภายใต้เงื่อนไขแรงดันเป็นศูนย์ (ZVS) ได้ภายหลังจากนี้ แรงดันเฟส  $v_{AN}$  จะมีค่าเป็น 0 แรงดันตกคร่อมบล็อกกิ้งคาปาซิเตอร์  $C_{bc1}$  จะถูกกระแส  $i_A$  ซาร์จจนมีค่าสูงสุดเท่ากับ  $V_{cbp}$  ภายในโหมดดังกล่าวนี้ กระแส  $i_A$  จะไหลผ่านทางแคลมป์ไดโอด  $D_{c1}$  และสวิตช์  $S_2$  ด้านทุติยภูมิของหม้อแปลงไฟฟ้าความถี่สูง ไดโอด  $D_{r1}$  และ  $D_{r6}$  ยังคงนำกระแสไปยังโหลด โดยในโหมดนี้แรงดันไลน์  $v_{AB}$  จะมีค่าดังสมการที่ (3.18)

$$v_{AB} = -\frac{V_{dc}}{2} \quad (3.18)$$

### โหมด 9 ( $t_8 - t_9$ )

ที่  $t_8$  สวิตช์  $S_6$  จะได้รับสัญญาณ ON กระแส  $i_B$  จะไหลผ่านสวิตช์  $S_5$  และ  $S_6$  เข้าสู่หม้อแปลงไฟฟ้าความถี่สูง  $T_{rB}$  ตามสมการที่ (3.19) และซาร์จบล็อกกิ้งคาปาซิเตอร์  $C_{bc2}$  โดยสามารถพิจารณาได้ว่า สวิตช์  $S_5$  และ  $S_6$  จะเริ่มนำกระแสได้ภายใต้เงื่อนไขแรงดันเป็นศูนย์ (ZVS) ได้ เนื่องจากตัวเหนี่ยวนำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รั่วไหล  $L_{lk2}$  ของหม้อแปลงไฟฟ้าความถี่สูง  $T_{IB}$  และในช่วงเวลาดังกล่าว กระแส  $i_B$  เริ่มไหลผ่านสวิตช์ ในทางกลับกัน กระแส  $i_A$  จะมีขนาดลดลงโดยไหลผ่านทางแคสึมป์ไดโอด  $D_{C1}$  และสวิตช์  $S_2$  โดยผลรวมของกระแสนิวทรัลเป็นไปตามสมการที่ (3.20) โหมดนี้จะสิ้นสุดเมื่อกระแส  $i_A$  มีขนาดลดลงจนเป็นศูนย์ ดังสมการที่ (3.21) และช่วงเวลารีเซ็ตตามสมการที่ (3.22) แรงดันตกคร่อมบล็อกกิ้งคาปาซิเตอร์ จะส่งผลต่อช่วงเวลารีเซ็ตของกระแส  $i_A$  ด้านทุติยภูมิของหม้อแปลงไฟฟ้าความถี่สูง ไดโอดเรียงกระแส สามเฟส  $D_{r1}$ ,  $D_{r3}$  และ  $D_{r6}$  จะนำกระแสด้านทุติยภูมิไปยังโหลด

$$i_B = \left[ \frac{V_{dc} + 2v_{cbp}}{2 \cdot L_{lk}} \right] (t - t_8) \quad (3.19)$$

$$i_N = i_A + i_B + i_C = 0 \quad (3.20)$$

เมื่อ  $i_C = -i_{peak}$  นำสมการที่ (3.19) แทนใน (3.20)

$$i_A = i_{peak} - \left[ \frac{V_{dc} + 4 \cdot v_{cbp}}{4 \cdot L_{lk}} \right] (t - t_8) \quad (3.21)$$

$$T_{reset} = \frac{4 \cdot L_{lk} \cdot i_{peak}}{V_{dc} + 4 \cdot v_{cbp}} \quad (3.22)$$

เมื่อ  $L_{lk1} = L_{lk2} = L_{lk3} = L_{lk}$

และ  $v_{cbp}$  คือแรงดันตกคร่อมบล็อกกิ้งคาปาซิเตอร์ที่ค่าสูงสุด

โหมด 10 ( $t_9 - t_{10}$ )

ที่  $t_9$  กระแส  $i_B$  จะมีค่าเท่ากับกระแสสูงสุด ในขณะที่กระแส  $i_A$  จะมีค่าเท่ากับ 0 ดังนั้น สวิตช์  $S_2$  จึงสามารถหยุดนำกระแสได้ภายใต้เงื่อนไขกระแสเป็นศูนย์ (ZCS) ได้ภายหลังจากนี้ แรงดันเฟส  $V_{AN}$ ,  $V_{BN}$  และ  $V_{CN}$  มีค่าเหมือนกันกับโหมด 9 ด้านทุติยภูมิของหม้อแปลงไฟฟ้าความถี่สูง ไดโอดเรียงกระแส  $D_{r3}$  และ  $D_{r6}$  จะนำกระแสทุติยภูมิไปยังโหลด

$$v_{BN} = -v_{CN} = \frac{V_{dc}}{2} \quad (3.23)$$

$$v_{AN} = 0 \quad (3.24)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### โหมด 11 ( $t_{10} - t_{11}$ )

ที่  $t_{10}$  สวิตช์  $S_{12}$  ได้รับสัญญาณ OFF กระแส  $i_C$  จะชาร์จประจุคาปาซิเตอร์  $C_{12}$  ในสวิตช์  $S_{12}$  และทำการคายประจุคาปาซิเตอร์  $C_9$  ในสวิตช์  $S_9$  ผ่านทางฟลายอิงคาปาซิเตอร์  $C_{fC3}$  ทำให้แรงดันตกคร่อมคาปาซิเตอร์  $C_{12}$  เพิ่มขึ้นตามสมการที่ (3.25) และแรงดันตกคร่อมคาปาซิเตอร์  $C_9$  ลดลงแบบตามสมการที่ (3.26) แรงดันเฟส  $v_{CN}$  จะลดขนาดลงอย่างเป็นเส้นตรงในโหมดนี้ แรงดันเฟส  $v_{AN}$  และ  $v_{BN}$  ยังคงมีขนาดเท่ากับโหมด 10 กระแส  $i_B$  และ  $i_C$  ยังคงไหลในทิศทางเดิม โหมดนี้จะสิ้นสุดลงเมื่อ  $v_{CN}$  มีค่าเท่ากับ 0 ด้านทุติยภูมิของหม้อแปลง ไดโอด  $D_{r3}$  และ  $D_{r6}$  ยังคงนำกระแสเช่นเดียวกันกับโหมดก่อนหน้านี้

$$v_{C12} = \frac{i_{Peak}}{2 \cdot C_r} (t - t_{10}) \quad (3.25)$$

$$v_{C9} = \frac{V_{dc}}{2} - \frac{i_{Peak}}{2 \cdot C_r} (t - t_{10}) \quad (3.26)$$

เมื่อ  $C_9 = C_{12} = C_r$

### โหมด 12 ( $t_{11} - t_{12}$ )

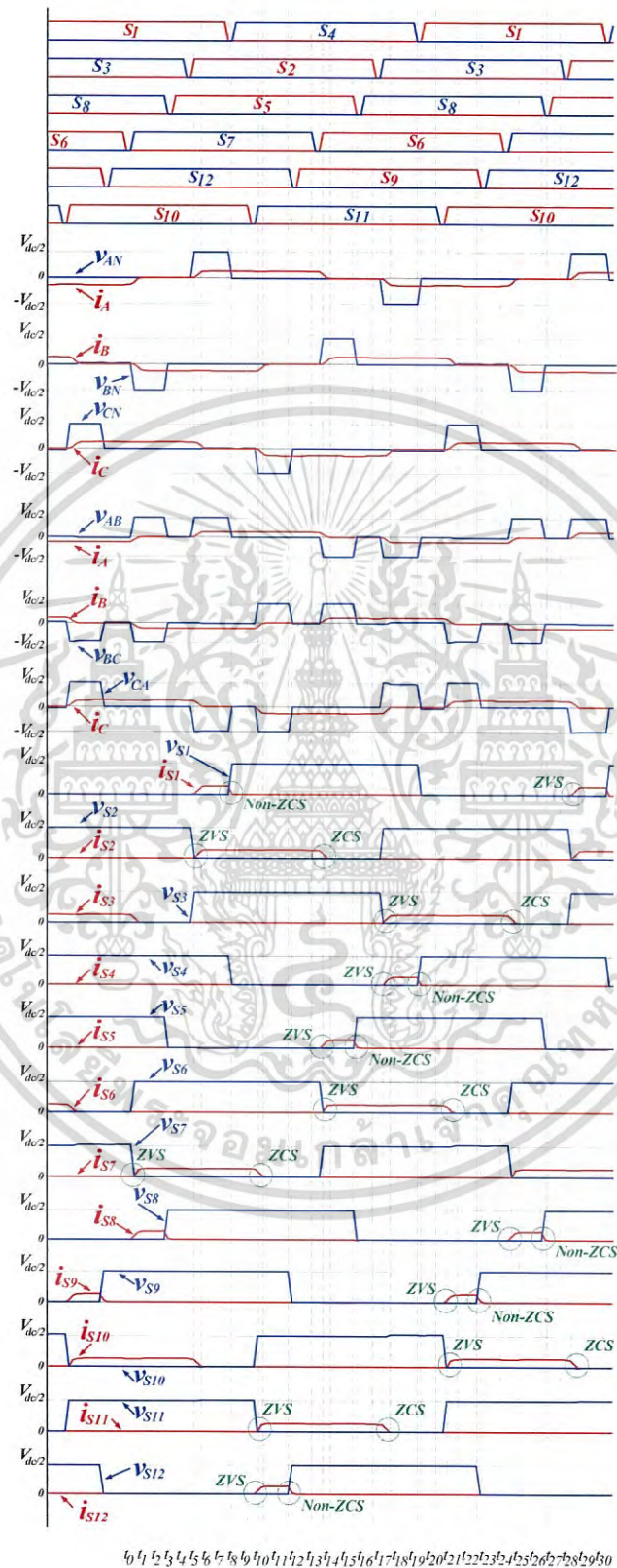
เมื่อการขนถ่ายประจุแล้วเสร็จ  $S_9$  จะไม่มีแรงดันตกคร่อมสวิตช์ ดังนั้น สวิตช์  $S_9$  จึงสามารถนำกระแสภายใต้เงื่อนไขแรงดันเป็นศูนย์ (ZVS) ภายหลังจากนี้ ในโหมดการทำงานนี้แรงดันเฟส  $v_{CN}$  จะมีค่าเป็น 0 แรงดันตกคร่อมบล็อกกิ่งคาปาซิเตอร์  $C_{bc3}$  จะถูกกระแส  $i_C$  ชาร์จจนมีค่าสูงสุดเท่ากับ  $-V_{cbP}$  กระแส  $i_C$  จะไหลผ่านทางแคสึมป์ไดโอด  $D_{c6}$  และสวิตช์  $S_{11}$  ทางด้านทุติยภูมิของหม้อแปลงไฟฟ้าความถี่สูง ไดโอด  $D_{r3}$  และ  $D_{r6}$  ยังคงนำกระแสเช่นเดียวกันกับในโหมดที่ 11 โดยในโหมดนี้แรงดันไลน์  $v_{AB}$  มีค่าเท่ากับสมการที่ (3.27)

$$v_{AB} = -V_{dc} \quad (3.27)$$

ในโหมด 13 - 24 กระแส  $i_A$ ,  $i_B$ ,  $i_C$  จะไหลสวนทิศทางกันกับโหมดการทำงานที่ 1 - 12 และจะมีลักษณะการทำงานคล้ายกับที่กล่าวมา กระแส  $i_A$ ,  $i_B$ ,  $i_C$  จะมีมุมเฟสต่างกัน 120 องศา เช่นเดียวกับกับแรงดันเฟส  $v_{AN}$ ,  $v_{BN}$ ,  $v_{CN}$  และแรงดันไลน์  $v_{AB}$ ,  $v_{BC}$ ,  $v_{CA}$

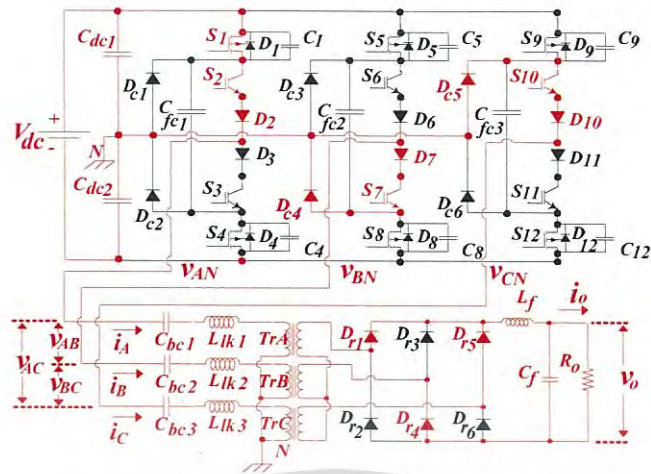
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 3.3.2 โหมดการทำงานของวงจรในกรณีที่มีมุมเลื่อนเฟสของสวิตช์ช่วงในมากกว่า 120 องศา

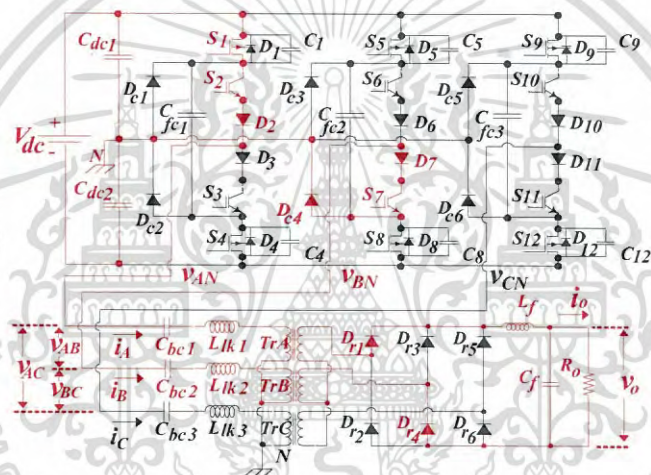


รูปที่ 3.5 ไดอะแกรมเวลาโหมดการทำงานของวงจรในกรณีที่มีมุมเลื่อนเฟสของสวิตช์ช่วงในมากกว่า 120 องศา

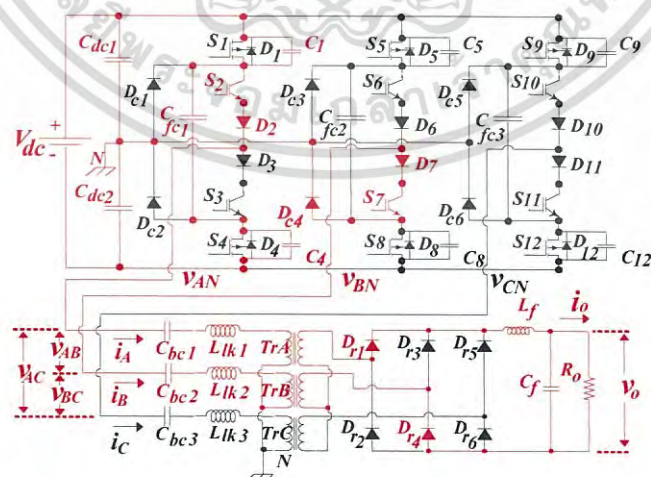
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ก) โหมด 1 ( $t_0 - t_1$ )

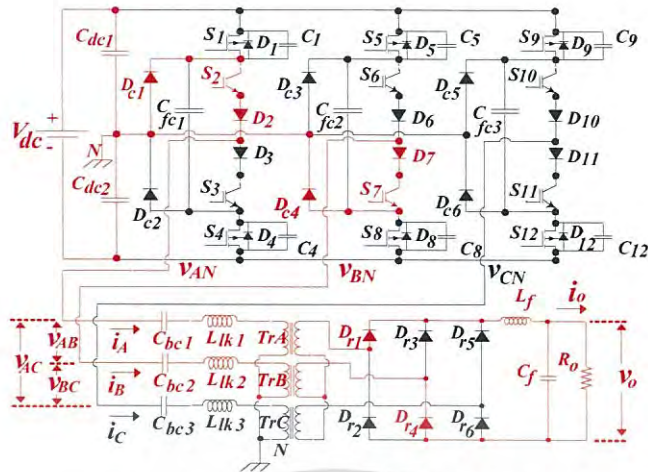


(ข) โหมด 2 ( $t_1 - t_2$ )

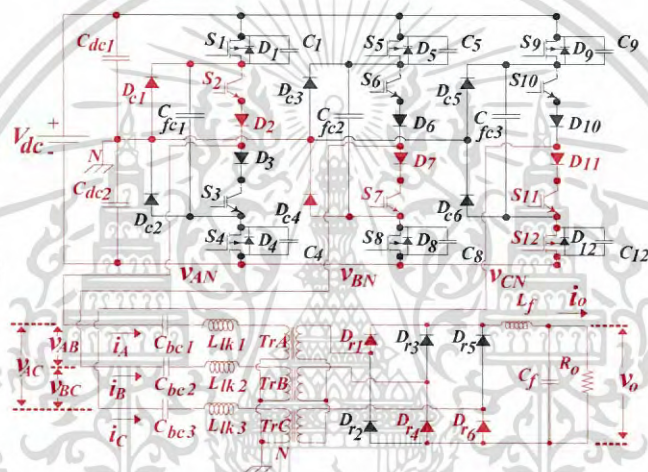


(ค) โหมด 3 ( $t_2 - t_3$ )

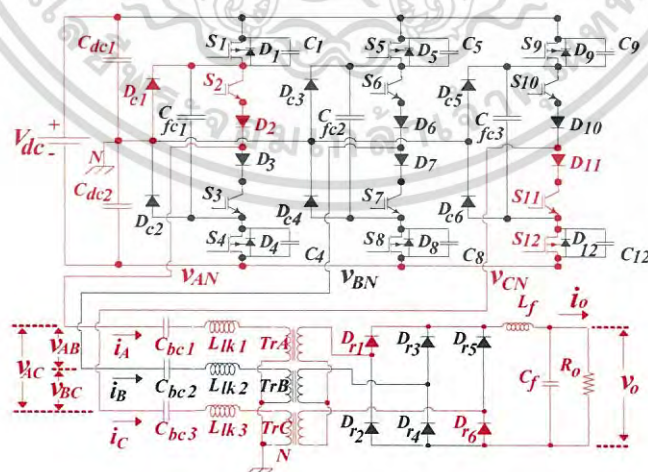
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ง) โหมด 4 ( $t_3 - t_4$ ) และ โหมด 5 ( $t_4 - t_5$ )

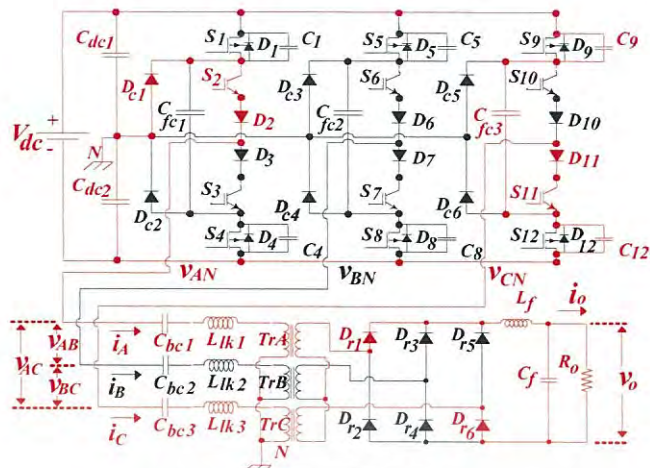


(จ) โหมด 6 ( $t_5 - t_6$ )

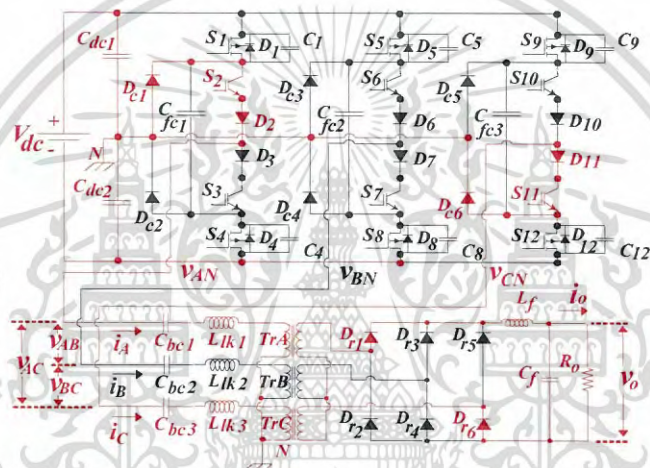


(ฉ) โหมด 7 ( $t_6 - t_7$ )

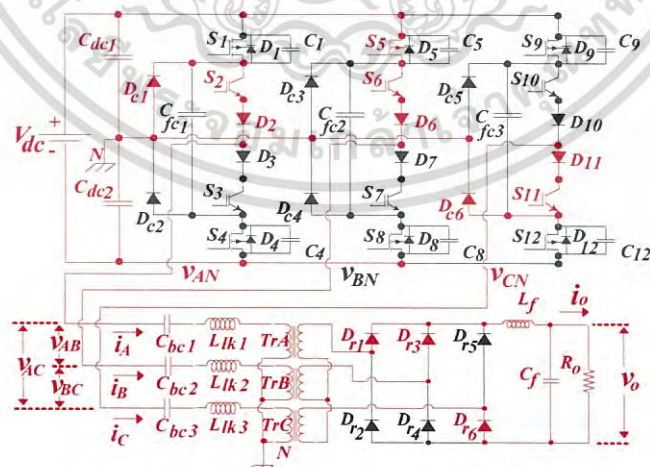
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ข) โหมด 8 ( $t_7 - t_8$ )

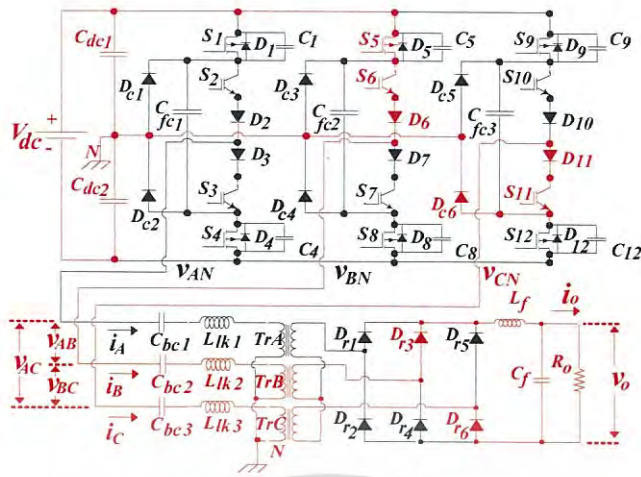


(ข) โหมด 9 ( $t_8 - t_9$ ) และ โหมด 10 ( $t_9 - t_{10}$ )

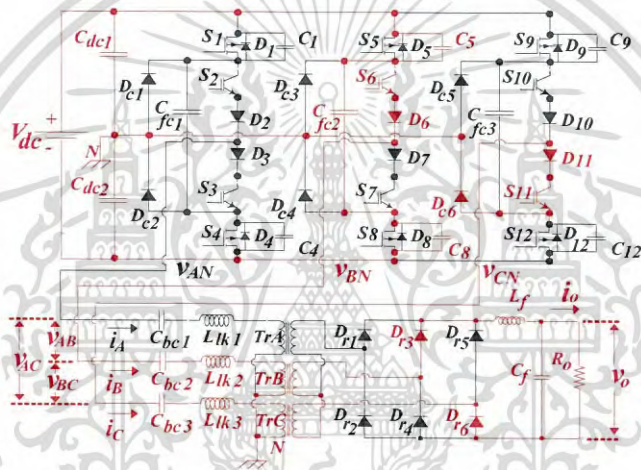


(ค) โหมด 11 ( $t_{10} - t_{11}$ )

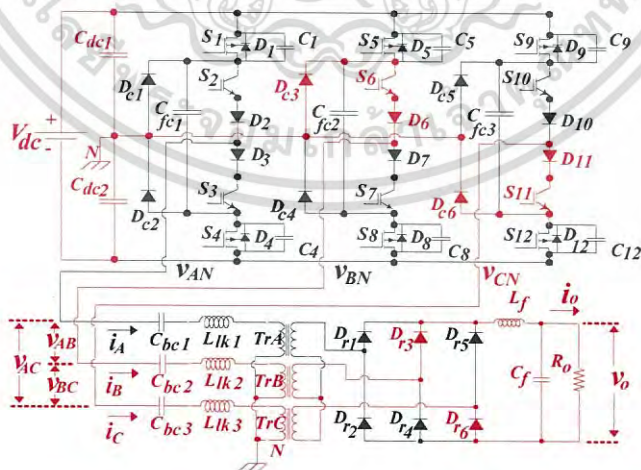
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ญ) โหมด 12 ( $t_{11} - t_{12}$ )



(ฎ) โหมด 13 ( $t_{12} - t_{13}$ )



(ฏ) โหมด 14 ( $t_{13} - t_{14}$ ) และ โหมด 15 ( $t_{14} - t_{15}$ )

รูปที่ 3.6 โหมด 1 - 15 ในกรณีที่มุมเลื่อนเฟสของสวิตซ์ช่วงในมากกว่า 120 องศา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### โหมด 1 ( $t_0 - t_1$ )

ที่  $t_0$  สวิตช์  $S_1$ ,  $S_7$  และ  $S_{10}$  อยู่ในสถานะ ON และที่เวลา  $t_0$  นี้ สวิตช์  $S_2$  จะได้รับสัญญาณ ON กระแส  $i_A$  จะเริ่มไหลผ่านสวิตช์  $S_1$  และ  $S_2$  ผ่านหม้อแปลงไฟฟ้าความถี่สูง  $T_{rA}$  ดังสมการที่ (3.28) และซาร์จบล็อกกิ้งคาปาซิเตอร์  $C_{bc1}$  ในช่วงเวลาดังกล่าว สามารถพิจารณาได้ว่า  $S_1$  และ  $S_2$  สามารถนำกระแสภายใต้เงื่อนไขแรงดันเป็นศูนย์ (ZVS) อันเนื่องมาจากตัวเหนี่ยวนำรั่วไหล ( $L_{lk1}$ ) หม้อแปลงไฟฟ้าความถี่สูง  $T_{rA}$  เมื่อกระแส  $i_A$  เริ่มไหลผ่านสวิตช์ ในทางกลับกัน จะส่งผลให้กระแส  $i_C$  เริ่มมีขนาดลดลงโดยไหลผ่านทางแคลัมป์ไดโอด  $D_{c5}$  และสวิตช์  $S_{10}$  ซึ่งสามารถอธิบายได้ตามหลักความสมดุลของหม้อแปลงไฟฟ้าสามเฟส ผลรวมของกระแสนิวทรัลมีค่าเป็นศูนย์  $i_N = 0$  ดังสมการที่ (3.29) โหมดนี้จะสิ้นสุดเมื่อกระแส  $i_C$  ลดลงจนเป็นศูนย์ ดังสมการที่ (3.30) ซึ่งจะเรียกช่วงเวลาที่กระแสเริ่มลดลงจนเป็นศูนย์นี้ว่า “เวลารีเซ็ต (Reset Time)” ตามสมการที่ (3.31) โดยแรงดันตกคร่อมบล็อกกิ้งคาปาซิเตอร์จะส่งผลโดยตรงต่อช่วงเวลารีเซ็ตของกระแส  $i_C$  ในด้านพฤติกรรมของหม้อแปลงไฟฟ้าความถี่สูงนั้น ไดโอดเรียงกระแสสามเฟส  $D_{r1}, D_{r4}$  และ  $D_{r5}$  จะนำกระแสด้านพฤติกรรมไปยังโหลด

$$i_A = \left[ \frac{V_{dc} + 2v_{cbp}}{2 \cdot L_{lk}} \right] (t - t_0) \quad (3.28)$$

$$i_N = i_A + i_B + i_C = 0 \quad (3.29)$$

เมื่อ  $i_B = -i_{peak}$  นำสมการที่ (3.28) แทนใน (3.29)

$$i_C = i_{peak} - \left[ \frac{V_{dc} + 4 \cdot v_{cbp}}{4 \cdot L_{lk}} \right] (t - t_0) \quad (3.30)$$

$$T_{reset} = \frac{4 \cdot L_{lk} \cdot i_{peak}}{V_{dc} + 4 \cdot v_{cbp}} \quad (3.31)$$

เมื่อ  $L_{lk1} = L_{lk2} = L_{lk3} = L_{lk}$

และ  $v_{cbp}$  คือแรงดันตกคร่อมบล็อกกิ้งคาปาซิเตอร์ที่ค่าสูงสุด

### โหมด 2 ( $t_1 - t_2$ )

ที่  $t_1$  กระแส  $i_A$  จะมีค่าเท่ากับกระแสสูงสุด ในขณะที่กระแส  $i_C$  มีค่าเป็นศูนย์ ดังนั้น สวิตช์  $S_{10}$  สามารถหยุดนำกระแสได้ภายใต้เงื่อนไขกระแสเป็นศูนย์ (ZCS) ในขณะที่แรงดันเฟส  $v_{AN}$  ยังมีค่า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เหมือนกับโหมด 1 โดยแรงดันเฟส  $v_{BN}$  และ  $v_{CN}$  มีค่าเท่ากับ 0 ทางด้านทุติยภูมิของหม้อแปลงไฟฟ้า ความถี่สูง ไดโอดเรียงกระแส  $D_{r1}$  และ  $D_{r4}$  จะนำกระแสทุติยภูมิไปยังโหลด

$$v_{AN} = \frac{V_{dc}}{2} \quad (3.32)$$

$$v_{BN} = v_{CN} = 0 \quad (3.33)$$

### โหมด 3 ( $t_2 - t_3$ )

ที่  $t_2$  สวิตช์  $S_1$  ได้รับสัญญาณ OFF กระแส  $i_A$  จะซาร์จประจุคาปาซิเตอร์  $C_1$  ในสวิตช์  $S_1$  และคายประจุคาปาซิเตอร์  $C_4$  ในสวิตช์  $S_4$  ผ่านฟลายอิงคาปาซิเตอร์  $C_{fc1}$  แรงดันตกคร่อมคาปาซิเตอร์  $C_1$  เป็นไปตามสมการที่ (3.34) และแรงดันตกคร่อมคาปาซิเตอร์  $C_4$  จะลดลงตามสมการที่ (3.35) ในขณะที่แรงดันเฟส  $v_{AN}$  จะลดขนาดลงอย่างเป็นเส้นตรง ด้านแรงดันเฟส  $v_{BN}$  และ  $v_{CN}$  ยังคงมีสถานะเหมือนกันกับโหมดที่ 2 กระแส  $i_A$  ยังคงไหลในทิศทางเดิม โหมดนี้จะสิ้นสุดลงเมื่อ  $v_{AN}$  มีค่าเท่ากับ 0 ด้านทุติยภูมิของหม้อแปลง ไดโอด  $D_{r1}$  และ  $D_{r4}$  ยังคงนำกระแสเช่นเดียวกันกับในโหมด 2

$$v_{C1} = \frac{i_{Peak}}{2 \cdot C_r} (t - t_2) \quad (3.34)$$

$$v_{C4} = \frac{V_{dc}}{2} - \frac{i_{Peak}}{2 \cdot C_r} (t - t_2) \quad (3.35)$$

เมื่อ  $C_1 = C_4 = C_r$

### โหมด 4 ( $t_3 - t_4$ ) และ โหมด 5 ( $t_4 - t_5$ )

ที่  $t_3$  ในโหมด 4 เมื่อการขนถ่ายประจุแล้วเสร็จ จะไม่มีแรงดันตกคร่อมที่สวิตช์  $S_4$  ซึ่งจะทำให้สวิตช์  $S_4$  จะสามารถนำกระแสภายใต้เงื่อนไขแรงดันเป็นศูนย์ (ZVS) ได้หลังจากนี้ แรงดันเฟส  $v_{AB}$ ,  $v_{BC}$  และ  $v_{CA}$  จะมีค่าเท่ากับ 0 โดยแรงดันตกคร่อมบล็อกกิ้งคาปาซิเตอร์  $C_{bc2}$  จะถูกกระแส  $i_B$  ซาร์จจนมีค่าเท่ากับ  $-v_{cbp}$  ด้านกระแส  $i_B$  จะไหลผ่านทางแค้มป์ไดโอด  $D_{c4}$  และสวิตช์  $S_7$  ในโหมดนี้ด้านทุติยภูมิของหม้อแปลงไฟฟ้าความถี่สูง ไดโอด  $D_1$  และ  $D_4$  ยังคงนำกระแสเช่นเดียวกันกับในโหมด 3

ที่  $t_4$  ในโหมด 5 สวิตช์  $S_{10}$  ได้รับสัญญาณ OFF และสวิตช์  $S_{11}$  อยู่ในสภาวะพร้อมที่จะ ON ด้านทุติยภูมิของหม้อแปลงไฟฟ้าความถี่สูง ไดโอด  $D_1$  และ  $D_4$  ยังคงนำกระแสเช่นเดียวกันกับในโหมด 3

$$v_{AB} = v_{BC} = v_{CA} = 0 \quad (3.36)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### โหมด 6 ( $t_5 - t_6$ )

ที่  $t_5$  สวิตช์  $S_{11}$  จะได้รับสัญญาณ ON กระแส  $i_C$  จะเริ่มไหลผ่านสวิตช์  $S_{11}$  และ  $S_{12}$  ผ่านหม้อแปลงไฟฟ้าความถี่สูง  $T_{rC}$  ตามสมการที่ (3.37) และซาร์จบล็อกกิ้งคาปาซิเตอร์  $C_{bc3}$  ในช่วงเวลานี้สามารถพิจารณาได้ว่า  $S_{11}$  และ  $S_{12}$  นำกระแสภายใต้เงื่อนไขแรงดันเป็นศูนย์ (ZVS) อันเนื่องมาจากตัวเหนี่ยวนำรั่วไหล ( $L_{lk3}$ ) ของหม้อแปลงไฟฟ้าความถี่สูง  $T_{rC}$  ในช่วงเวลาเดียวกันนี้ เมื่อกระแส  $i_C$  เริ่มไหลผ่านสวิตช์ จะส่งผลให้กระแส  $i_B$  เริ่มมีขนาดเพิ่มขึ้นโดยไหลผ่านทางแคสึมป์ไดโอด  $D_{c4}$  และสวิตช์  $S_7$  ดังสมการที่ (3.38) โดยสามารถอธิบายได้ตามหลักความสมดุลของหม้อแปลงไฟฟ้าสามเฟส ผลรวมของกระแสนิวทรัลมีค่าเป็นศูนย์ ตามสมการที่ (3.39) โหมดนี้จะสิ้นสุดลงเมื่อกระแส  $i_B$  มีค่าเป็นศูนย์ ซึ่งช่วงเวลาที่กระแสเริ่มลดลงจนเป็นศูนย์นี้จะเป็นไปดังสมการที่ (3.40) และ ยังพบว่าแรงดันตกคร่อมบล็อกกิ้งคาปาซิเตอร์จะส่งผลโดยตรงต่อช่วงเวลารีเซ็ตของกระแส  $i_B$  ไดโอดเรียงกระแสสามเฟส  $D_{r1}, D_{r4}$  และ  $D_{r6}$  จะนำกระแสด้านทุติยภูมิไปยังโหลด

$$i_C = \left[ \frac{V_{dc} + 2v_{chP}}{2 \cdot L_{lk}} \right] (t - t_5) \quad (3.37)$$

$$i_N = i_A + i_B + i_C = 0 \quad (3.38)$$

เมื่อ  $i_A = i_{peak}$  นำสมการที่ (3.37) แทนใน (3.38)

$$i_B = i_{peak} - \left[ \frac{V_{dc} + 4 \cdot v_{chP}}{4 \cdot L_{lk}} \right] (t - t_5) \quad (3.39)$$

$$T_{reset} = \frac{4 \cdot L_{lk} \cdot i_{peak}}{V_{dc} + 4 \cdot v_{chP}} \quad (3.40)$$

เมื่อ  $L_{lk1} = L_{lk2} = L_{lk3} = L_{lk}$

และ  $v_{chP}$  คือแรงดันตกคร่อมบล็อกกิ้งคาปาซิเตอร์ที่ค่าสูงสุด

### โหมด 7 ( $t_6 - t_7$ )

ที่  $t_6$  กระแส  $i_B$  มีค่าเป็นศูนย์ ดังนั้น สวิตช์  $S_7$  จึงสามารถหยุดนำกระแสได้ภายใต้เงื่อนไขกระแสเป็นศูนย์ (ZCS) ในขณะที่แรงดันเฟส  $v_{CN}$  มีค่าเหมือนกับโหมดก่อนหน้านี้นี้ โดยแรงดันเฟส  $v_{AN}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และ  $v_{BN}$  มีค่าเท่ากับ 0 ทางด้านทฤษฎีของหม้อแปลงไฟฟ้าความถี่สูง ไดโอดเรียงกระแส  $D_{r1}$  และ  $D_{r6}$  จะนำกระแสทฤษฎีไปยังโหลด

$$v_{CN} = \frac{V_{dc}}{2} \quad (3.41)$$

$$v_{AN} = v_{BN} = 0 \quad (3.42)$$

### โหมด 8 ( $t_7 - t_8$ )

ที่  $t_7$  สวิตช์  $S_{12}$  ได้รับสัญญาณ OFF กระแส  $i_C$  จะชาร์จประจุคาปาซิเตอร์  $C_{12}$  ในสวิตช์  $S_{12}$  และทำการคายประจุคาปาซิเตอร์  $C_9$  ในสวิตช์  $S_9$  ผ่านฟลายอิงคาปาซิเตอร์  $C_{fc3}$  แรงดันตกคร่อมคาปาซิเตอร์  $C_{12}$  จะเป็นไปตามสมการที่ (3.43) และแรงดันตกคร่อมคาปาซิเตอร์  $C_9$  จะลดลงตามสมการที่ (3.44) ในขณะที่แรงดันเฟส  $v_{CN}$  จะเพิ่มขึ้นอย่างเป็นเส้นตรง ด้านแรงดันเฟส  $v_{AN}$  และ  $v_{BN}$  ยังคงมีสถานะเหมือนกันกับโหมด 7 กระแส  $i_A$  ยังคงไหลในทิศทางเดิม โหมดนี้จะสิ้นสุดลงเมื่อ  $v_{CN}$  มีค่าเท่ากับ 0 ด้านทฤษฎีของหม้อแปลงไดโอด  $D_{r1}$  และ  $D_{r6}$  ยังคงนำกระแสเช่นเดียวกันกับโหมดก่อนหน้า

$$v_{C12} = \frac{i_{peak}}{2 \cdot C_r} (t - t_7) \quad (3.43)$$

$$v_{C9} = \frac{V_{dc}}{2} - \frac{i_{peak}}{2 \cdot C_r} (t - t_7) \quad (3.44)$$

เมื่อ  $C_9 = C_{12} = C_r$

### โหมด 9 ( $t_8 - t_9$ ) และ โหมด 10 ( $t_9 - t_{10}$ )

ที่  $t_8$  ในโหมด 9 เมื่อการขนถ่ายประจุแล้วเสร็จ จะไม่มีแรงดันตกคร่อมที่สวิตช์  $S_9$  ซึ่งจะทำให้สวิตช์  $S_9$  จะสามารถนำกระแสภายใต้เงื่อนไขแรงดันเป็นศูนย์ (ZVS) ได้ แรงดันเฟส  $v_{AB}$ ,  $v_{BC}$  และ  $v_{CA}$  จะมีค่าเท่ากับ 0 โดยแรงดันตกคร่อมบล็อกกึ่งคาปาซิเตอร์  $C_{bc3}$  จะถูกกระแส  $i_C$  ชาร์จจนมีค่าเท่ากับ  $-v_{cbp}$  ด้านกระแส  $i_C$  จะไหลผ่านทางแคลิมป์ไดโอด  $D_{c6}$  และสวิตช์  $S_{11}$  ทางด้านทฤษฎีของหม้อแปลงไฟฟ้าความถี่สูง ไดโอด  $D_1$  และ  $D_6$  ยังคงนำกระแสเช่นเดียวกันกับในโหมดที่ 8

ที่  $t_9$  ในโหมด 10 สวิตช์  $S_7$  ได้รับสัญญาณ OFF และสวิตช์  $S_6$  อยู่ในสภาวะพร้อมที่จะ ON ด้านทฤษฎีของหม้อแปลงไฟฟ้าความถี่สูง ไดโอด  $D_1$  และ  $D_6$  ยังคงนำกระแสเช่นเดียวกันกับในโหมด 9

$$v_{AB} = v_{BC} = v_{CA} = 0 \quad (3.45)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### โหมด 11 ( $t_{10} - t_{11}$ )

ที่  $t_{10}$  สวิตช์  $S_6$  จะได้รับสัญญาณ ON กระแส  $i_B$  จะเริ่มไหลผ่านสวิตช์  $S_5$  และ  $S_6$  ผ่านหม้อแปลงไฟฟ้าความถี่สูง  $T_{rB}$  ตามสมการที่ (3.46) และซาร์จบล็อกกิ่งคาปาซิเตอร์  $C_{bc2}$  ในช่วงเวลานี้สามารถพิจารณาได้ว่า  $S_5$  และ  $S_6$  นำกระแสภายใต้เงื่อนไขแรงดันเป็นศูนย์ (ZVS) อันเนื่องมาจากตัวเหนี่ยวนำรั่วไหล ( $L_{lk2}$ ) ของหม้อแปลงไฟฟ้าความถี่สูง  $T_{rB}$  ในช่วงเวลาดังกล่าว เมื่อกระแส  $i_B$  เริ่มไหลผ่านสวิตช์ จะส่งผลให้กระแส  $i_A$  เริ่มลดลงโดยไหลผ่านทางแค้มป์ไดโอด  $D_{c1}$  และสวิตช์  $S_2$  ผลรวมของกระแสในสายนิวทรัลมีค่าเป็นศูนย์ดังสมการที่ (3.47) ซึ่งโหมดนี้จะสิ้นสุดลงเมื่อกระแส  $i_A$  มีค่าเท่ากับศูนย์ตามสมการที่ (3.48) และเวลารีเซ็ตจะเป็นไปตามสมการที่ (3.49) นอกจากนี้ยังพบว่าแรงดันตกคร่อมบล็อกกิ่งคาปาซิเตอร์จะมีผลต่อช่วงเวลารีเซ็ตของกระแส  $i_A$  ในด้านพฤติกรรมของหม้อแปลงไฟฟ้าความถี่สูงนั้น ไดโอดเรียงกระแสสามเฟส  $D_{r1}, D_{r3}$  และ  $D_{r6}$  จะนำกระแสด้านพฤติกรรมไปยังโหลด

$$i_B = \left[ \frac{V_{dc} + 2v_{cbP}}{2 \cdot L_{lk}} \right] (t - t_{10}) \quad (3.46)$$

$$i_N = i_A + i_B + i_C = 0 \quad (3.47)$$

เมื่อ  $i_A = i_{Peak}$  นำสมการที่ (3.46) แทนใน (3.47)

$$i_A = i_{Peak} - \left[ \frac{V_{dc} + 4 \cdot v_{cbP}}{4 \cdot L_{lk}} \right] (t - t_{10}) \quad (3.48)$$

$$T_{reset} = \frac{4 \cdot L_{lk} \cdot i_{Peak}}{V_{dc} + 4 \cdot v_{cbP}} \quad (3.49)$$

เมื่อ  $L_{lk1} = L_{lk2} = L_{lk3} = L_{lk}$

และ  $v_{cbP}$  คือแรงดันตกคร่อมบล็อกกิ่งคาปาซิเตอร์ที่ค่าสูงสุด

### โหมด 12 ( $t_{11} - t_{12}$ )

ที่  $t_{11}$  กระแส  $i_A$  มีค่าเป็นศูนย์ ดังนั้นสวิตช์  $S_2$  จึงสามารถหยุดนำกระแสได้ภายใต้เงื่อนไขกระแสเป็นศูนย์ (ZCS) ในขณะที่แรงดันเฟส  $v_{BN}$  ยังมีค่าเหมือนกับโหมด 11 โดยแรงดันเฟส  $v_{AN}$  และ  $v_{CN}$  มีค่าเท่ากับ 0 ทางด้านพฤติกรรมของหม้อแปลงไฟฟ้าความถี่สูง ไดโอดเรียงกระแส  $D_{r3}$  และ  $D_{r6}$  จะนำกระแสพฤติกรรมไปยังโหลด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$v_{BN} = \frac{V_{dc}}{2} \quad (3.50)$$

$$v_{AN} = v_{CN} = 0 \quad (3.51)$$

### โหมด 13 ( $t_{12} - t_{13}$ )

ที่  $t_{12}$  สวิตช์  $S_5$  ได้รับสัญญาณ OFF กระแส  $i_B$  จะซาร์จประจุคาปาซิเตอร์  $C_5$  ในสวิตช์  $S_5$  และคายประจุคาปาซิเตอร์  $C_8$  ในสวิตช์  $S_8$  ผ่านฟลายอิงคาปาซิเตอร์  $C_{fc2}$  แรงดันตกคร่อม  $C_5$  เป็นไปตามสมการที่ (3.52) และแรงดันตกคร่อม  $C_8$  จะลดลงตามสมการที่ (3.52) ในขณะที่แรงดันเฟส  $v_{BN}$  จะเพิ่มขึ้นอย่างเป็นเส้นตรง ด้านแรงดันเฟส  $v_{AN}$  และ  $v_{CN}$  ยังคงมีสถานะเหมือนกันกับโหมดที่ 12 กระแส  $i_C$  ยังคงไหลในทิศทางเดิม โหมดนี้จะสิ้นสุดลงเมื่อ  $v_{BN}$  มีค่าเท่ากับ 0 ด้านหุติยภูมิของหม้อแปลง ไดโอด  $D_{r3}$  และ  $D_{r6}$  ยังคงนำกระแสเช่นเดียวกันกับในโหมดที่ 12

$$v_{C5} = \frac{i_{peak}}{2 \cdot C_r} (t - t_{12}) \quad (3.52)$$

$$v_{C8} = \frac{V_{dc}}{2} - \frac{i_{peak}}{2 \cdot C_r} (t - t_{12}) \quad (3.53)$$

เมื่อ  $C_5 = C_8 = C_r$

### โหมด 14 ( $t_{13} - t_{14}$ ) และ โหมด 15 ( $t_{14} - t_{15}$ )

ที่  $t_{13}$  ในโหมด 14 เมื่อการขนถ่ายประจุแล้วเสร็จ จะไม่มีแรงดันตกคร่อมที่สวิตช์  $S_8$  ซึ่งจะทำให้สวิตช์  $S_8$  จะสามารถนำกระแสภายใต้เงื่อนไขแรงดันเป็นศูนย์ (ZVS) แรงดันเฟส  $v_{AB}$ ,  $v_{BC}$  และ  $v_{CA}$  จะมีค่าเท่ากับ 0 โดยแรงดันตกคร่อมบล็อกกิ่งคาปาซิเตอร์  $C_{bc2}$  จะถูกกระแส  $i_B$  ซาร์จจนมีค่าเท่ากับ  $v_{cbp}$  ด้านกระแส  $i_B$  จะไหลผ่านทางแค้มป์ไดโอด  $D_{c3}$  และสวิตช์  $S_6$  ส่วนด้านหุติยภูมิของหม้อแปลงไฟฟ้าความถี่สูง ไดโอด  $D_3$  และ  $D_6$  ยังคงนำกระแสเช่นเดียวกันกับในโหมดที่ 13

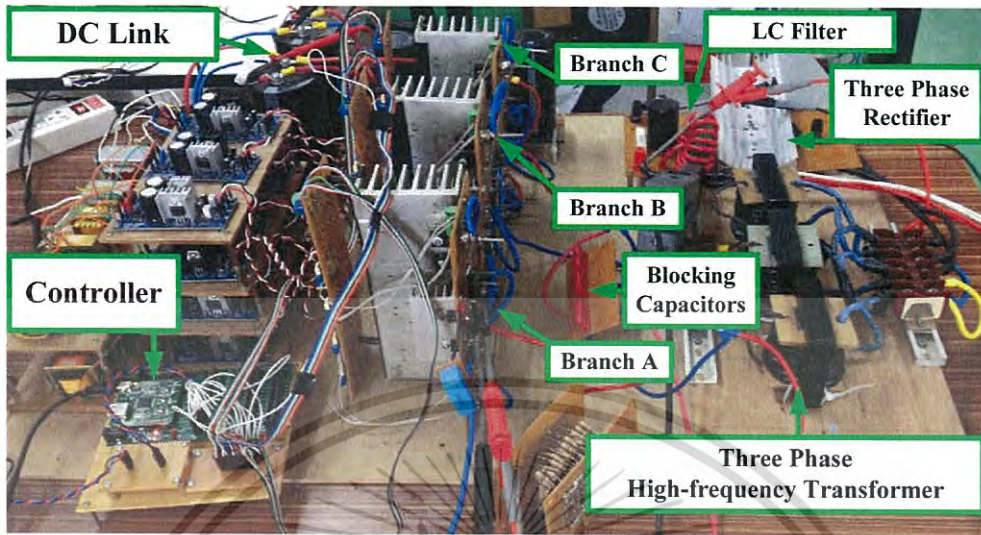
ที่เวลา  $t_{14}$  ในโหมด 15 สวิตช์  $S_2$  ได้รับสัญญาณ OFF และสวิตช์  $S_3$  อยู่ในสภาวะพร้อมที่จะ ON ด้านหุติยภูมิของหม้อแปลงไฟฟ้าความถี่สูง ไดโอด  $D_3$  และ  $D_6$  ยังคงนำกระแสเช่นเดียวกันกับในโหมด 14

$$v_{AB} = v_{BC} = v_{CA} = 0 \quad (3.54)$$

ในโหมด 16 – 30 กระแส  $i_A$ ,  $i_B$ ,  $i_C$  จะไหลสวนทิศทางกันกับโหมดการทำงานที่ 1 - 15 และจะมีลักษณะการทำงานคล้ายกับที่กล่าวมา กระแส  $i_A$ ,  $i_B$ ,  $i_C$  จะมีมุมเฟสต่างกัน 120 องศา เช่นเดียวกันกับแรงดันเฟส  $v_{AN}$ ,  $v_{BN}$ ,  $v_{CN}$  และแรงดันไลน์  $v_{AB}$ ,  $v_{BC}$ ,  $v_{CA}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 3.4 โครงสร้างของชุดทดลอง

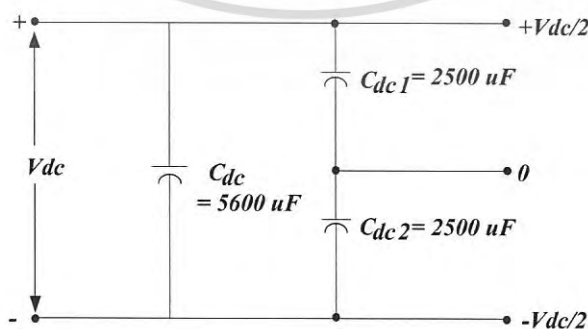


รูปที่ 3.7 โครงสร้างชุดทดลองจริงที่ใช้ในงานวิจัย

ในหัวข้อนี้จะกล่าวถึงการออกแบบและโครงสร้างของชุดทดลองจริงที่ใช้ในงานวิจัยนี้ จากรูปที่ 3.7 จะมีส่วนประกอบหลักของวงจรดังนี้

1. แรงดันดีซีตรงเรียบและคาปาซิเตอร์แบ่งแรงดัน
2. วงจรอินเวอร์เตอร์สามเฟส
3. บล็อกกิ้งคาปาซิเตอร์
4. หม้อแปลงไฟฟ้าความถี่สูง
5. การเปลี่ยน AC เป็น DC ด้านเอาต์พุต
6. วงจร LC ฟิลเตอร์
7. วงจรขับเคลื่อนและไมโครคอนโทรลเลอร์

#### 3.4.1 แรงดันดีซีตรงเรียบและคาปาซิเตอร์แบ่งแรงดัน

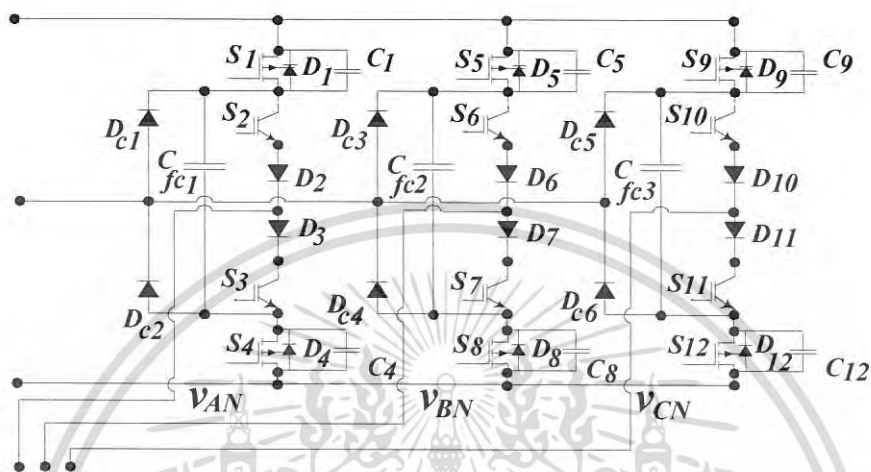


รูปที่ 3.8 วงจรแรงดันดีซีตรงเรียบและคาปาซิเตอร์แบ่งแรงดัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แรงดันดีซีตรงเรียบนี้จะได้รับไฟกระแสตรงจากการแปลงแรงดันไฟฟ้าเข้า 380 V ผ่านวงจรเรียงกระแสสามเฟสและทำให้ได้ไฟตรงเรียบด้วยคาปาซิเตอร์  $C_{dc}$  เพื่อเป็นอินพุทของวงจรอินเวอร์เตอร์ หลังจากนั้นจะแบ่งแรงดันด้วย  $C_{dc1}$  และ  $C_{dc2}$  ดังรูปที่ 3.8

### 3.4.2 วงจรอินเวอร์เตอร์สามเฟสสามระดับ



รูปที่ 3.9 วงจรอินเวอร์เตอร์สามเฟสสามระดับ

วงจรอินเวอร์เตอร์สามเฟสนี้จะทำหน้าที่เปลี่ยนแรงดันไฟฟ้ากระแสตรงให้เป็นแรงดันไฟฟ้ากระแสสลับความถี่สูงสามระดับ โดยในวงจรอินเวอร์เตอร์สามเฟสนี้จะประกอบไปด้วยอุปกรณ์ต่างๆ ดังตารางที่ 3.1

ตารางที่ 3.1 อุปกรณ์ในวงจรอินเวอร์เตอร์สามเฟส

อุปกรณ์	สัญลักษณ์	อุปกรณ์, รุ่นและขนาดที่ใช้งาน
1. สวิตช์วงนอก	$S_1, S_4, S_5, S_8, S_9$ และ $S_{12}$	MOSFET (SPW47N60C3)
2. สวิตช์วงใน	$S_2, S_3, S_6, S_7, S_{10}$ และ $S_{11}$	IGBT (IRG4PC50U)
3. ฟลายอิงคาปาซิเตอร์	$C_{fc1}, C_{fc2}$ และ $C_{fc3}$	10 $\mu F$
4. แคล้มป์ไดโอด	$D_{c1}, D_{c2}, D_{c3}, D_{c4}, D_{c5}$ และ $D_{c6}$	DIODE (MUR1560)
5. บล็อกกิ้งไดโอด	$D_2, D_3, D_6, D_7, D_{10}$ และ $D_{11}$	DIODE (MUR1560)

### 3.4.3 บล็อกกิ้งคาปาซิเตอร์

วิทยานิพนธ์เล่มนี้ได้เลือกเทคนิคการใช้บล็อกกิ้งคาปาซิเตอร์ในการทำให้เกิดการสวิตช์ด้วยกระแสศูนย์ (ZCS) ในวงจร รูปที่ 3.10 แสดงถึงความสัมพันธ์ระหว่างบล็อกกิ้งคาปาซิเตอร์กับเวลารีเซต โดยช่วงระยะเวลารีเซต ( $T_{reset}$ ) จะต้องมีค่าน้อยกว่าช่วงเวลาเลื่อนเฟส ( $T_{shift}$ ) เสมอ ทั้งนี้เนื่องจากกระแสจะต้องลดลงเป็นศูนย์ก่อนที่แรงดันเฟสจะปรากฏ ซึ่งสามารถคำนวณหาขนาดบล็อกกิ้งคาปาซิเตอร์ เวลารีเซต โดยจะยกตัวอย่างจากเฟส A ได้ดังสามารถ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สมการแรงดันตกคร่อมบล็อกกิ้งคาปาซิเตอร์  $V_{cb1}$

$$v_{cb1}(t) = \left[ \frac{i_{peak}}{2C_{b1}} \right] \left( \frac{T}{2} - T_{shift} \right) \quad (3.55)$$

สมการเวลารีเซ็ต  $T_{reset}$

$$T_{reset} = \frac{4 \cdot L_{lk} \cdot i_{peak}}{V_{dc} + 4 \cdot v_{cb1}} \quad (3.56)$$

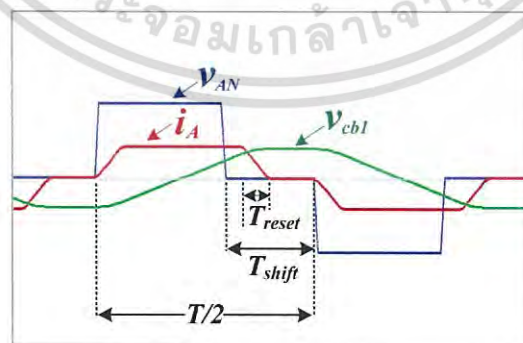
เมื่อนำสมการที่ (3.55) ไปแทนค่าในสมการที่ (3.56)

$$T_{reset} = \frac{4 \cdot L_{lk} \cdot i_{peak}}{V_{dc} + 4 \cdot \left[ \left( \frac{i_{peak}}{2 \cdot C_{b1}} \right) \cdot \left( \frac{T}{2} - T_{shift} \right) \right]} \quad (3.57)$$

ย้ายข้างสมการเพื่อหาค่าบล็อกกิ้งคาปาซิเตอร์  $C_{b1}$

$$C_{b1} = \frac{i_{peak} \left( \frac{T}{2} - T_{shift} \right)}{2 \left( \frac{2L_{lk} \cdot i_{peak}}{T_{reset}} - \frac{V_{dc}}{2} \right)} \quad (3.58)$$

บล็อกกิ้งคาปาซิเตอร์  $C_{b1}$  นี้จะส่งผลโดยตรงกับช่วงเวลารีเซ็ตของกระแส กล่าวคือ เมื่อทำการลดค่าบล็อกกิ้งคาปาซิเตอร์ลงจะส่งผลทำให้ช่วงเวลารีเซ็ตของกระแสรวดเร็วขึ้น อย่างไรก็ตาม การลดค่าของบล็อกกิ้งคาปาซิเตอร์นั้น ในทางกลับกัน แรงดันที่ตกคร่อมบล็อกกิ้งคาปาซิเตอร์ก็จะมีค่าที่สูงขึ้นด้วยเช่นกัน ซึ่งจะส่งผลทำให้เกิดการสูญเสียที่บล็อกกิ้งคาปาซิเตอร์มากขึ้น ดังนั้น จึงควรพิจารณาค่าบล็อกกิ้งคาปาซิเตอร์ที่เหมาะสมในการใช้งาน

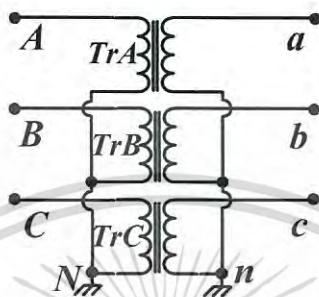


รูปที่ 3.10 ความสัมพันธ์ของช่วงเวลารีเซ็ตกับแรงดันตกคร่อมบล็อกกิ้งคาปาซิเตอร์ที่เฟส A

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 3.4.4 หม้อแปลงไฟฟ้าความถี่สูง

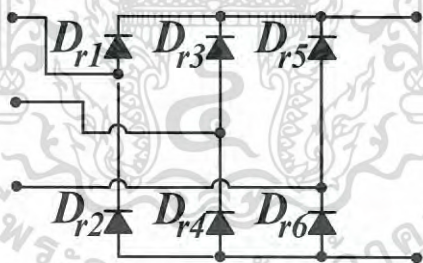
หม้อแปลงไฟฟ้าความถี่สูงนั้น จะใช้หม้อแปลงไฟฟ้าความถี่สูงแบบซิงเกิ้ลเฟส มาต่อเป็นหม้อแปลงไฟฟ้าสามเฟสแบบ Y-Y ตามรูปที่ 3.11 ซึ่งมีรายละเอียดการออกแบบหม้อแปลงไฟฟ้าดังกล่าว



รูปที่ 3.11 หม้อแปลงไฟฟ้าความถี่สูงสามเฟสต่อแบบ Y-Y

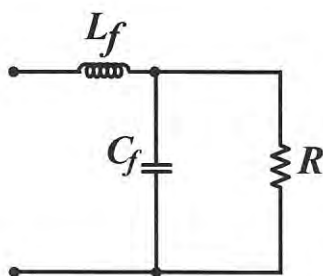
### 3.4.5 การเปลี่ยน AC เป็น DC ด้านเอาต์พุต

การเปลี่ยน AC เป็น DC ด้านเอาต์พุตของวงจรสามารถทำได้โดยการใช้วงจรเรียงกระแสสามเฟส โดยในวิทยานิพนธ์เล่มนี้จะใช้ไดโอดชนิด Fast recovery diode (RURG8060) ทั้งหมด 6 ไดโอด ต่อทางด้านเอาต์พุตของหม้อแปลงไฟฟ้าความถี่สูง ดังรูปที่ 3.12



รูปที่ 3.12 วงจรเรียงกระแสสามเฟส

### 3.4.6 วงจร LC ฟิลเตอร์

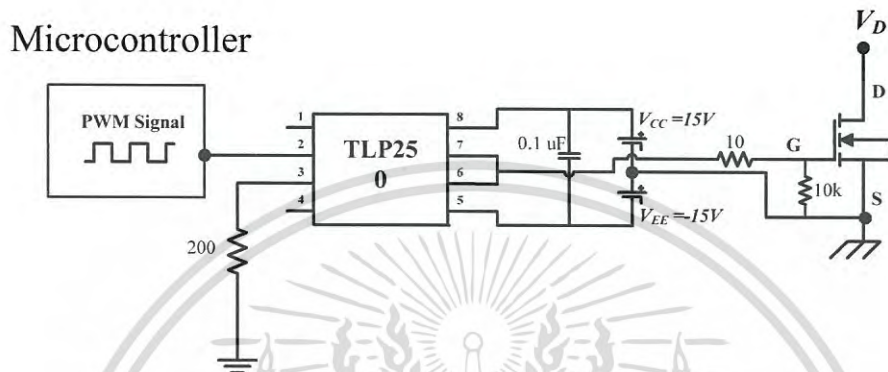


รูปที่ 3.13 วงจร LC ฟิลเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในส่วนของวงจร LC ฟิลเตอร์ตามรูปที่ 3.13 นั้น ประกอบไปด้วยตัวเหนี่ยวนำฟิลเตอร์ ( $L_f$ ) มีค่าเท่ากับ  $20 \mu H$  คาปาซิเตอร์ฟิลเตอร์ ( $C_f$ ) มีค่าเท่ากับ  $680 \mu F$  และตัวต้านทานโหลด ( $R_o$ )

### 3.4.7 วงจรขับเคลื่อนและไมโครคอนโทรลเลอร์



รูปที่ 3.14 วงจรขับเคลื่อนและไมโครคอนโทรลเลอร์

จากรูปที่ 3.14 จะสร้างสัญญาณขับเคลื่อนพัลส์วิดท์ด้วยไมโครคอนโทรลเลอร์ dsPIC33ep512u810 จำนวน 12 สัญญาณ และต่อเข้ากับขาที่ 2 ของวงจรถักด้วยแสงไอซีเบอร์ TLP250 จำนวน 12 ชุด และจะใช้ขาที่ 6 ของ TLP250 เพื่อนำไปต่อเข้ากับขาเกตของมอสเฟตและไอจีบีที



รูปที่ 3.15 ไมโครคอนโทรลเลอร์ dsPIC33ep512mu810

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 3.5 สรุป

ในบทนี้ได้กล่าวถึงหลักการทำงานและการวิเคราะห์โหมดการทำงานของวงจรถิซี-ดีซีคอนเวอร์เตอร์แบบสามเฟสสามระดับสวิตช์ด้วยแรงดันศูนย์กระแสศูนย์ โดยสวิตช์วงในจะทำงานภายใต้สภาวะแรงดันศูนย์กระแสศูนย์และสวิตช์วงนอกจะทำงานภายใต้สภาวะแรงดันศูนย์ตามไดอะแกรมเวลาโหมดการทำงานของวงจรทั้งในกรณีที่มุมเลื่อนเฟสของสวิตช์วงในมากกว่า 120 องศา และน้อยกว่า 120 องศา รวมไปถึงได้กล่าวถึงการออกแบบหม้อแปลงไฟฟ้าความถี่สูง โครงสร้างหลักของชุดทดลองและอุปกรณ์ที่ได้เลือกนำมาใช้ในวงจรทั้งหมด



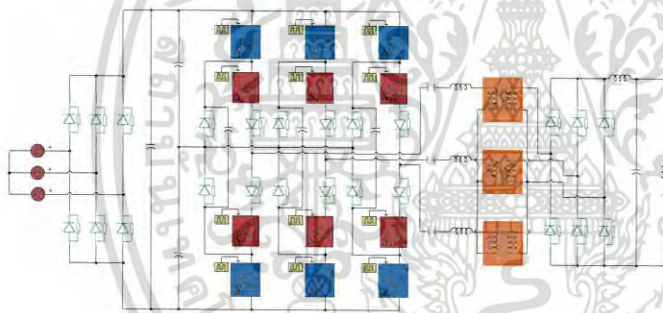
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 4

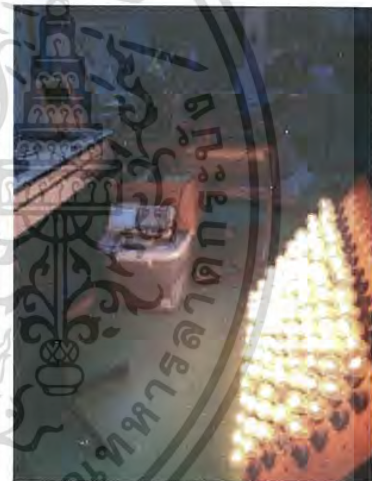
### ผลการทดลอง

#### 4.1 บทนำ

ในบทนี้จะกล่าวถึงการเปรียบเทียบกันระหว่างผลการทดลองจริงกับผลที่ได้จากการจำลอง โดยอาศัยโปรแกรมแมทแลปของวงจรดีซี-ดีซีคอนเวอร์เตอร์สามเฟสสามระดับที่อุปกรณ์สวิตซ์ทำงานภายใต้สภาวะแรงดันศูนย์กระแสศูนย์ ทั้งในกรณีที่มุมเลื่อนเฟสของสัญญาณระหว่างสวิตซ์วงนอกและวงในน้อยกว่า 120 องศา และมากกว่า 120 องศา ซึ่งในบทนี้ได้แสดงถึงแรงดันตกคร่อมสวิตซ์และกระแสที่ไหลผ่านสวิตซ์ แรงดันและกระแสเฟส แรงดันและกระแสไลน์ การปรับเปลี่ยนค่าบล็อกกิ้งคาปาซิเตอร์ซึ่งมีผลต่อเวลารีเซต การปรับกำลังไฟฟ้านเอาท์พุทของวงจร กราฟแสดงความสัมพันธ์ระหว่างกำลังไฟฟ้านเอาท์พุทและการปรับมุมเลื่อนเฟส และกราฟที่แสดงถึงประสิทธิภาพโดยรวมของวงจร



การจำลองด้วยโปรแกรมแมทแลป



ผลการทดลองจริง

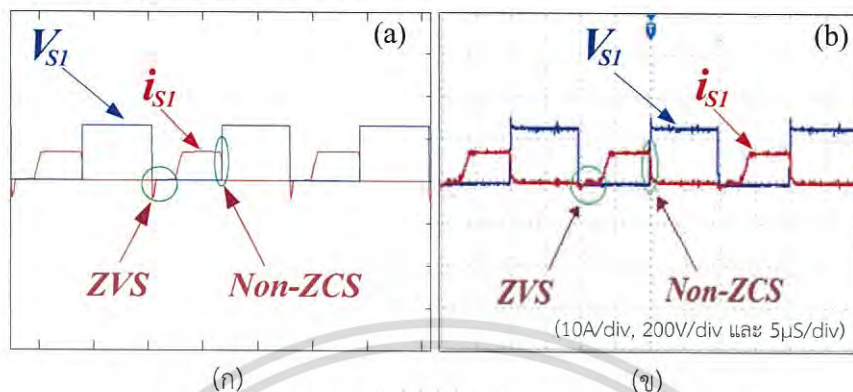
รูปที่ 4.1 การเปรียบเทียบกันระหว่างผลที่ได้จากการจำลองโดยอาศัยโปรแกรมแมทแลปกับผลการทดลองจริง

#### 4.2 การเปรียบเทียบกันระหว่างผลการทดลองจริงกับผลที่ได้จากการจำลอง

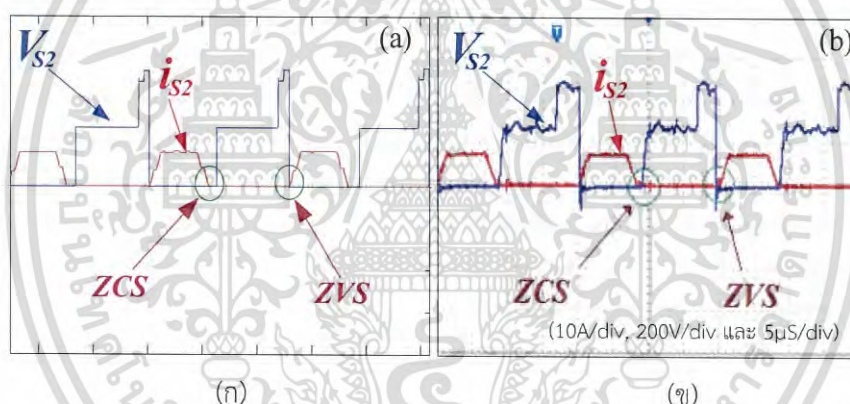
เพื่อเป็นการยืนยันความถูกต้องและตรงตามวัตถุประสงค์ที่ได้ตั้งเอาไว้ในบทที่ 1 ในหัวข้อนี้ จึงได้แสดงการเปรียบเทียบกันระหว่างผลการทดลองจริงกับผลที่ได้จากการจำลองว่าสวิตซ์  $S_1$  ซึ่งเป็นสวิตซ์วงนอก ใช้มอสเฟต (MOSFET) เป็นอุปกรณ์ในการสวิตซ์ซึ่งจะต้องทำงานได้ภายใต้สภาวะแรงดันศูนย์ (ZVS) ได้ และสวิตซ์  $S_2$  ซึ่งเป็นสวิตซ์วงใน ใช้ไอจีบีที (IGBT) เป็นอุปกรณ์ในการสวิตซ์ซึ่งจะต้องทำงานภายใต้สภาวะแรงดันศูนย์กระแสศูนย์ (ZVZCS) ได้ ทั้งในกรณีที่มุมเลื่อนเฟสของสัญญาณระหว่างสวิตซ์วงนอกและวงในน้อยกว่า 120 องศาและมากกว่า 120 องศา และได้แสดงตารางสรุปการทำงานของสวิตซ์วงนอกและวงในไว้ดังตารางที่ 4.1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2.1 การเปรียบเทียบผลการทดลองจริงและผลการจำลอง ของแรงดันตกคร่อมสวิตช์และกระแสที่ไหลผ่านสวิตช์ ในกรณีที่มุมเลื่อนเฟสของสัญญาณระหว่างสวิตช์วงนอกและวงในน้อยกว่า 120 องศา (ทดสอบที่มุมเลื่อนเฟส 35 องศา)



รูปที่ 4.2 รูปคลื่นแรงดันและกระแสของสวิตช์  $S_1$  (สวิตช์วงนอก) ในกรณีที่มุมเลื่อนเฟสของสัญญาณระหว่างสวิตช์วงนอกและวงในน้อยกว่า 120 องศา (ก) ผลการจำลอง (ข) การทดลองจริง

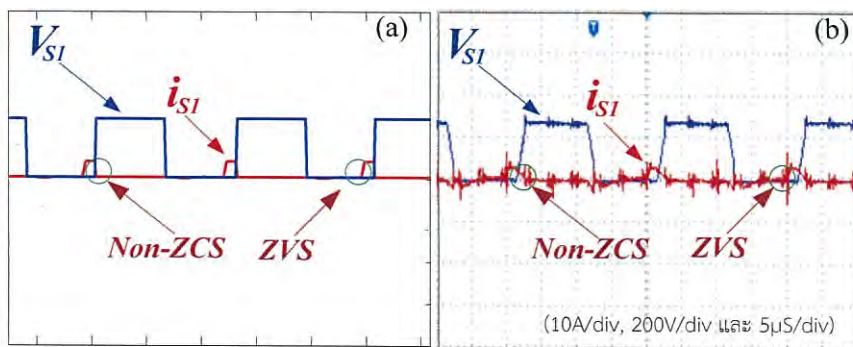


รูปที่ 4.3 รูปคลื่นแรงดันและกระแสของสวิตช์  $S_2$  (สวิตช์วงใน) ในกรณีที่มุมเลื่อนเฟสของสัญญาณระหว่างสวิตช์วงนอกและวงในน้อยกว่า 120 องศา (ก) ผลการจำลอง (ข) การทดลองจริง

จากรูปที่ 4.2 จะพบว่าที่มุมเลื่อนเฟสระหว่างสวิตช์วงนอกและวงในที่มีมุม 35 องศา สวิตช์  $S_1$  จะทำงานภายใต้สภาวะแรงดันคืนศูนย์ (ZVS) ซึ่งเป็นผลจากการขนถ่ายประจุระหว่างสวิตช์วงนอกบน (สวิตช์  $S_1$ ) และสวิตช์วงนอกล่าง (สวิตช์  $S_4$ ) แล้วเสร็จ ก่อนที่สวิตช์  $S_1$  จะ Turn-on และจากรูปที่ 4.3 สวิตช์  $S_2$  จะทำงานภายใต้สภาวะแรงดันคืนศูนย์กระแสคืนศูนย์ (ZVZCS) ซึ่งการทำงานภายใต้สภาวะกระแสคืนศูนย์ (ZCS) ในช่วง Turn-off ของสวิตช์นั้น เป็นไปตามหลักความสมดุลของหม้อแปลงไฟฟ้าสามเฟส ผลรวมของกระแสในวาล์วมีค่าเป็นศูนย์  $i_N = 0$  และการลดลงของกระแสในช่วง Turn-off จะเร็วหรือช้าขึ้นจะขึ้นอยู่กับค่าของบลิคกิ้งคาปาซิเตอร์ ซึ่งจะกล่าวถึงในหัวข้อต่อไปหลังจากนี้

4.2.2 การเปรียบเทียบผลการทดลองจริงและผลการจำลอง ของแรงดันตกคร่อมสวิตช์และกระแสที่ไหลผ่านสวิตช์ในกรณีที่มุมเลื่อนเฟสของสัญญาณระหว่างสวิตช์วงนอกและวงในมากกว่า 120 องศา (ทดสอบที่มุมเลื่อนเฟส 135 องศา)

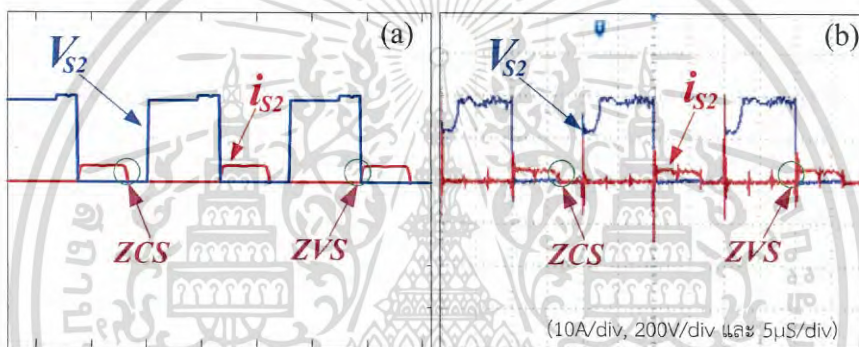
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ก)

(ข)

รูปที่ 4.4 รูปคลื่นแรงดันและกระแสของสวิตช์  $S_1$  (สวิตช์วงนอก) ในกรณีที่มุมเลื่อนเฟสของสัญญาณระหว่างสวิตช์วงนอกและวงในมากกว่า 120 องศา (ก) ผลการจำลอง (ข) การทดลองจริง



(ก)

(ข)

รูปที่ 4.5 รูปคลื่นแรงดันและกระแสของสวิตช์  $S_2$  (สวิตช์วงใน) ในกรณีที่มุมเลื่อนเฟสของสัญญาณระหว่างสวิตช์วงนอกและวงในมากกว่า 120 องศา (ก) ผลการจำลอง (ข) การทดลองจริง

จากรูปที่ 4.4 จะพบว่าที่มุมเลื่อนเฟสระหว่างสวิตช์วงนอกและวงในที่มีมุม 135 องศา สวิตช์  $S_1$  จะทำงานภายใต้สภาวะแรงดันศูนย์ (ZVS) ซึ่งเป็นผลจากการขนถ่ายประจุระหว่างสวิตช์วงนอกบน (สวิตช์  $S_1$ ) และสวิตช์วงนอกล่าง (สวิตช์  $S_4$ ) แล้วเสีจก่อนที่สวิตช์  $S_1$  จะ Turn-on และจากรูปที่ 4.5 สวิตช์  $S_2$  จะทำงานภายใต้สภาวะแรงดันศูนย์กระแสศูนย์ (ZVZCS) ซึ่งการทำงานภายใต้สภาวะกระแสศูนย์ (ZCS) ในช่วง Turn-off ของสวิตช์นั้นเป็นไปตามหลักความสมดุลของหม้อแปลงไฟฟ้าสามเฟส ผลรวมของกระแสในทุวลมีค่าเป็นศูนย์  $i_N = 0$  และการลดลงของกระแสจะเร็วหรือช้าขึ้นจะขึ้นอยู่กับค่าของบล็อกกิ้งคาปาซิเตอร์ ซึ่งผลที่ได้มีค่าเหมือนกันกับกรณีที่มุมเลื่อนเฟสระหว่างสวิตช์วงนอกและวงในน้อยกว่า 120 องศา ตามหัวข้อที่ 4.2.2 ดังนั้น สามารถสรุปผลการทำงานของสวิตช์ทั้งหมดในวงจรทั้งในกรณีที่มุมเลื่อนเฟสของสัญญาณระหว่างสวิตช์วงนอกและวงในน้อยกว่า 120 องศาและมากกว่า 120 องศา ได้ดังตารางที่ 4.1

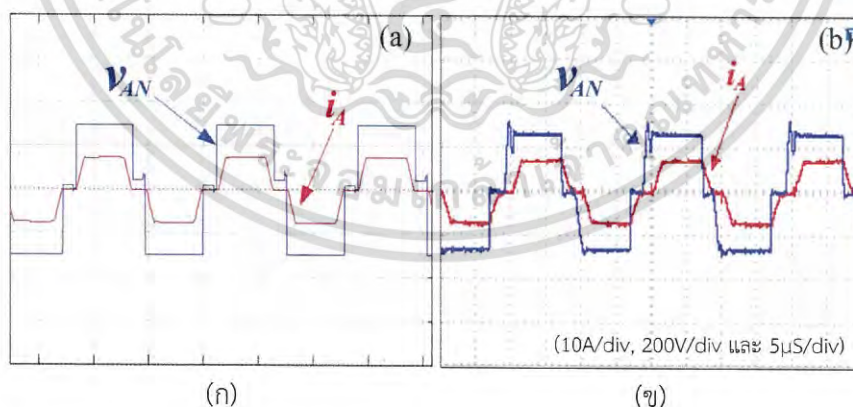
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.1 การเกิด ZVS ของสวิตช์วงนอกและการเกิด ZVZCS ของสวิตช์วงใน

สวิตช์วงนอก	ZVS ในช่วง Turn-on	ZCS ในช่วง Turn-off
$S_1$	/	-
$S_4$	/	-
$S_5$	/	-
$S_8$	/	-
$S_9$	/	-
$S_{12}$	/	-
สวิตช์วงใน	ZVS ในช่วง Turn-on	ZCS ในช่วง Turn-off
$S_2$	/	/
$S_3$	/	/
$S_6$	/	/
$S_7$	/	/
$S_{10}$	/	/
$S_{11}$	/	/

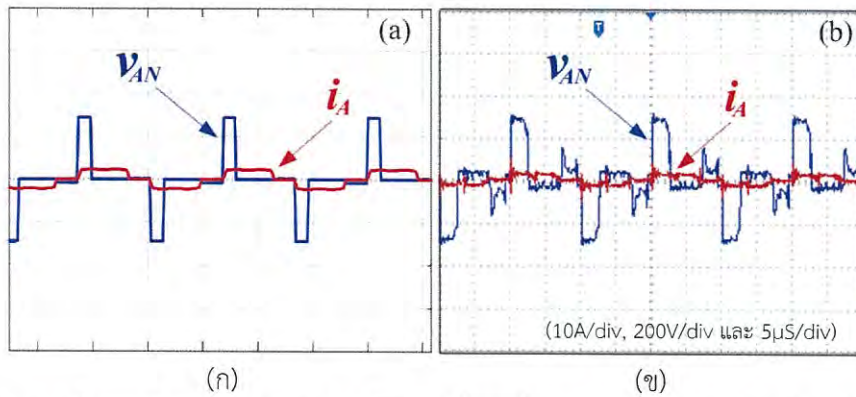
#### 4.2.3 การเปรียบเทียบผลการทดลองจริงและผลการจำลองของแรงดันและกระแสเฟส (เฟส A)

จากรูปที่ 4.6 และ 4.7 จะพบว่าในกรณีที่มีการปรับเพิ่มมุมเลื่อนเฟสระหว่างสวิตช์วงนอกและวงในจะส่งผลทำให้แรงดันเฟสด้านเอาต์พุตของวงจรอินเวอร์เตอร์มีขนาดที่ลดลง ซึ่งการเปลี่ยนแปลงนี้จะทำให้กระแสเฟสมีขนาดลดลงตามแรงดันเฟสด้วยเช่นกัน โดยผลที่ได้จากการจำลองโดยโปรแกรมแมทแล็บมีผลที่ได้ใกล้เคียงกับผลที่ได้จากการทดลองจริง



รูปที่ 4.6 รูปคลื่นแรงดันและกระแสเฟส A ในกรณีที่มีมุมเลื่อนเฟสของสัญญาณระหว่างสวิตช์วงนอกและวงในน้อยกว่า 120 องศา (ก) ผลการจำลอง (ข) การทดลองจริง

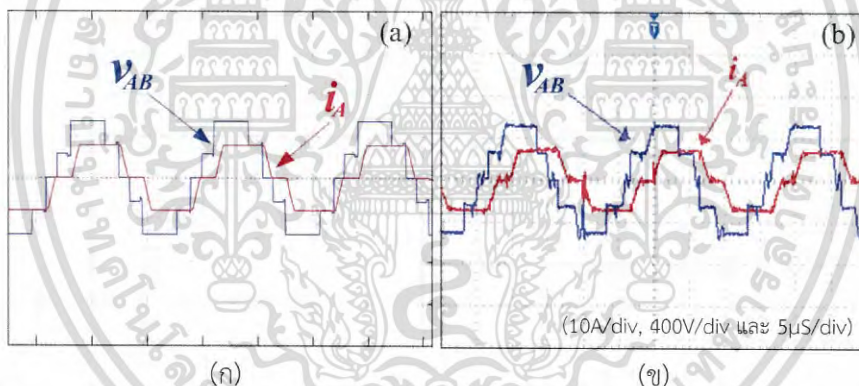
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



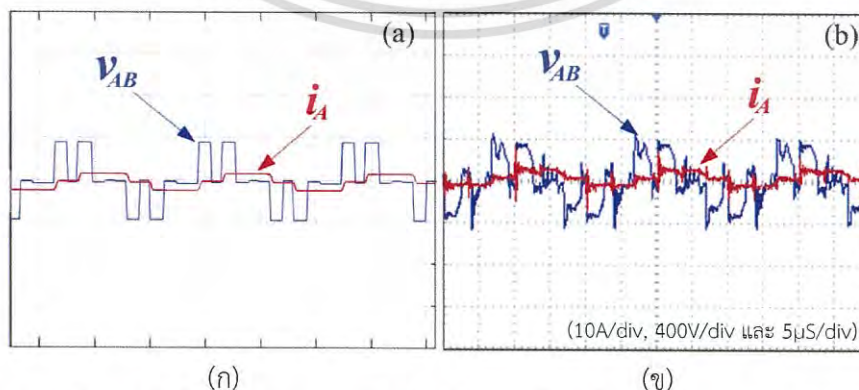
รูปที่ 4.7 รูปคลื่นแรงดันและกระแสเฟส A ในกรณีที่มุมเลื่อนเฟสของสัญญาณระหว่างสวิทช์วงนอก และวงในมากกว่า 120 องศา (ก) ผลการจำลอง (ข) การทดลองจริง

#### 4.2.4 การเปรียบเทียบผลการทดลองจริงและผลการจำลองของแรงดันไลน์ AB และกระแสไลน์ A

จากรูปที่ 4.8 และ 4.9 จะพบว่าในกรณีที่มีการปรับเพิ่มมุมเลื่อนเฟสระหว่างสวิทช์วงนอกและวงในจะส่งผลทำให้แรงดันไลน์ด้านเอาต์พุตของวงจรอินเวอร์เตอร์มีขนาดที่ลดลง ซึ่งการเปลี่ยนแปลงนี้จะทำให้กระแสไลน์มีขนาดลดลงตามแรงดันไลน์ด้วยเช่นกัน โดยผลที่ได้จากการจำลองโดยโปรแกรมแมทแลบมีผลที่ได้ใกล้เคียงกับผลที่ได้จากการทดลองจริง



รูปที่ 4.8 รูปคลื่นแรงดันไลน์ AB และกระแสไลน์ A ในกรณีที่มุมเลื่อนเฟสของสัญญาณระหว่างสวิทช์วงนอกและวงในน้อยกว่า 120 องศา (ก) ผลการจำลอง (ข) การทดลองจริง

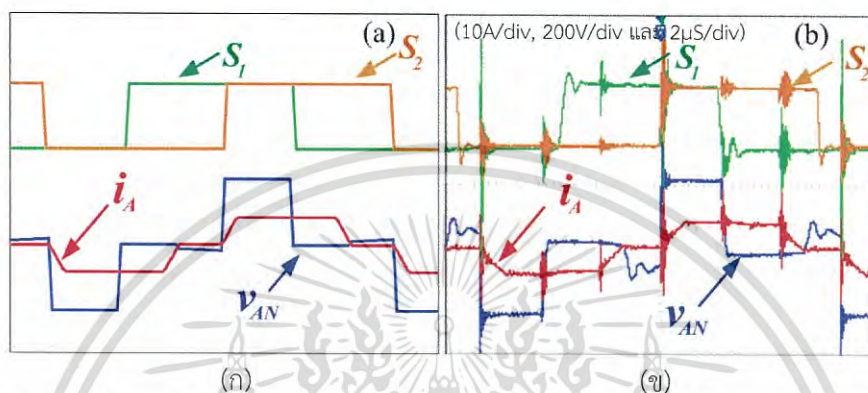


รูปที่ 4.9 รูปคลื่นแรงดันไลน์ AB และกระแสไลน์ A ในกรณีที่มุมเลื่อนเฟสของสัญญาณระหว่างสวิทช์วงนอกและวงในมากกว่า 120 องศา (ก) ผลการจำลอง (ข) การทดลองจริง

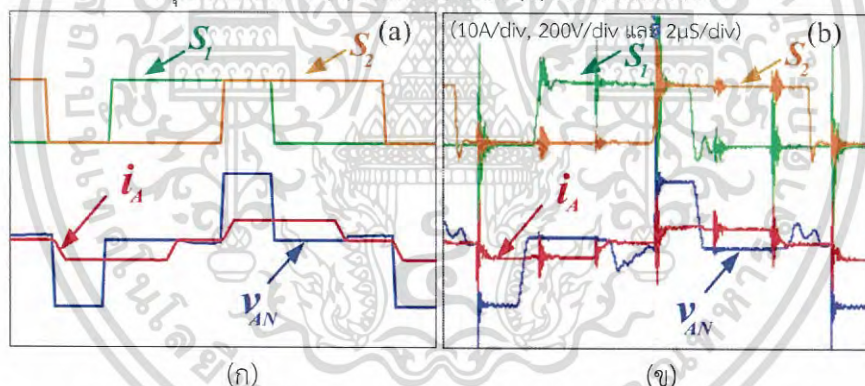
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

#### 4.2.5 การเปรียบเทียบผลการทดลองจริงและผลการจำลองในการปรับกำลังไฟฟ้าด้านเอาต์พุตอินเวอร์เตอร์

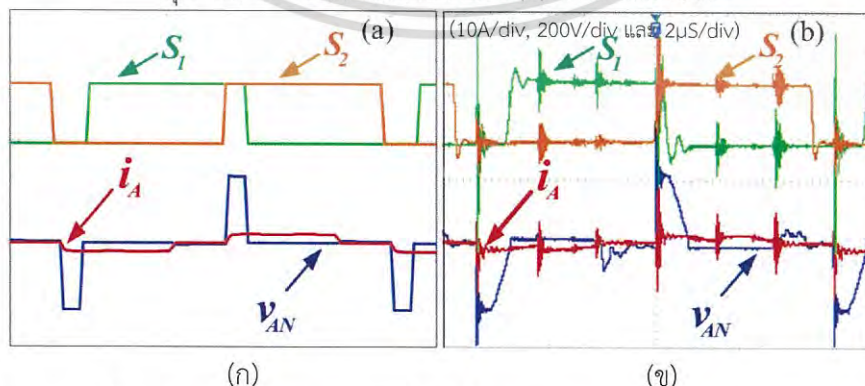
จากรูปที่ 4.10, 4.11 และ 4.12 จะพบว่าในกรณีที่มีการปรับเพิ่มมุมเลื่อนเฟสระหว่างสวิตช์วงนอกและวงในจะส่งผลทำให้แรงดันเฟสด้านเอาต์พุตของวงจรอินเวอร์เตอร์มีขนาดที่ลดลง ซึ่งการเปลี่ยนแปลงนี้จะทำให้กระแสเฟสมีขนาดลดลงตามแรงดันเฟสด้วยเช่นกัน และจะทำให้กำลังไฟฟ้าด้านเอาต์พุตมีค่าที่ลดลงในท้ายที่สุด



รูปที่ 4.10 รูปคลื่นแรงดันและกระแสเฟส A ที่มุมเลื่อนเฟสของสัญญาณระหว่างสวิตช์  $S_1$  และ  $S_2$  มุม 100 องศา (ก) ผลการจำลอง (ข) การทดลองจริง



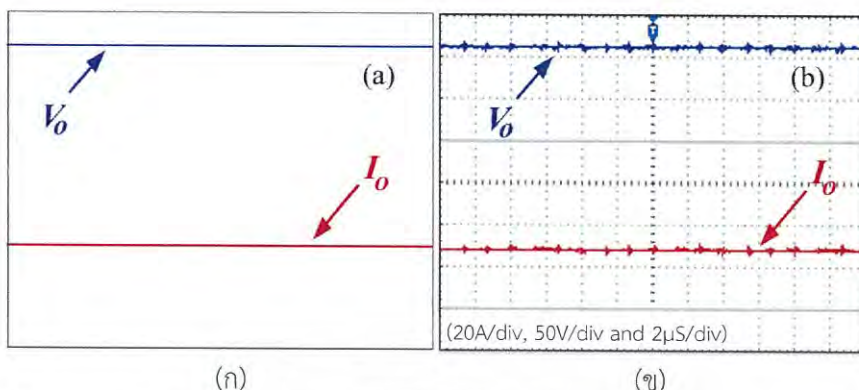
รูปที่ 4.11 รูปคลื่นแรงดันและกระแสเฟส A ที่มุมเลื่อนเฟสของสัญญาณระหว่างสวิตช์  $S_1$  และ  $S_2$  มุม 120 องศา (ก) ผลการจำลอง (ข) การทดลองจริง



รูปที่ 4.12 รูปคลื่นแรงดันและกระแสเฟส A ที่มุมเลื่อนเฟสของสัญญาณระหว่างสวิตช์  $S_1$  และ  $S_2$  มุม 150 องศา (ก) ผลการจำลอง (ข) การทดลองจริง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2.6 การเปรียบเทียบผลการทดลองจริงและผลการจำลองของแรงดันและกระแสด้านเอาต์พุท



รูปที่ 4.13 รูปคลื่นแรงดันและกระแสด้านเอาต์พุท (ก) ผลการจำลอง (ข) การทดลองจริง

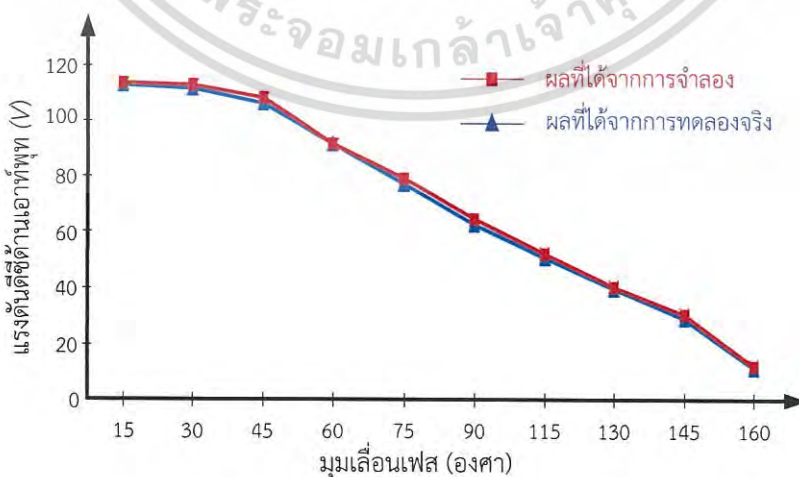
4.3 การหาค่าลึงไฟฟ้าทางด้านเอาต์พุทของอินเวอร์เตอร์

เมื่อมีการปรับเพิ่มมุมเลื่อนเฟสของสัญญาณระหว่างสวิตช์ช่วงนอกและวงใน จะส่งผลทำให้แรงดันด้านเอาต์พุทของวงจรอินเวอร์เตอร์มีขนาดลดลงดังสมการที่ 4.1

$$V_{out} = \frac{6}{T_s} \cdot \left[ \frac{V_{dc}}{n} \cdot \left( \frac{T_s}{4} - \frac{\phi}{2} - \frac{t_d}{2} \right) \right] \tag{4.1}$$

- กำหนดให้
- $\phi$  คือ มุมเลื่อนเฟสของสัญญาณระหว่างสวิตช์ช่วงนอกและวงใน
  - $t_d$  คือ ช่วงเวลาเดดไทม์
  - $n$  คือ อัตราส่วนหม้อแปลงไฟฟ้าความถี่สูง
  - $T_s$  คือ คาบเวลา

ซึ่งความสัมพันธ์ระหว่างแรงดันด้านเอาต์พุท  $V_o$  กับมุมเลื่อนเฟส  $\phi$  จะเป็นไปตามรูปที่ 4.14



รูปที่ 4.14 กราฟความสัมพันธ์ระหว่างแรงดันด้านเอาต์พุท  $V_o$  กับมุมเลื่อนเฟส  $\phi$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

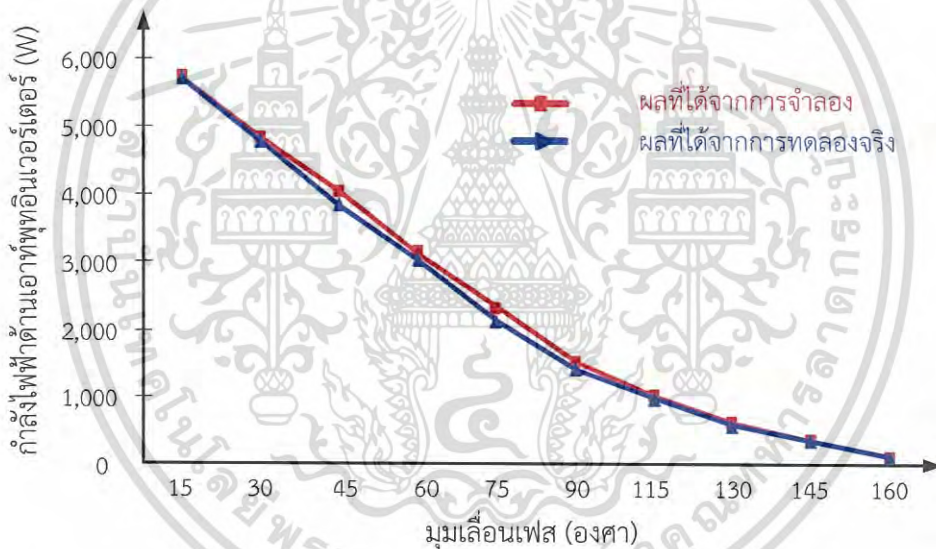
จากรูปที่ 1.1 กำหนดให้  $R_o$  คือค่าความต้านทานของโหลด จึงสามารถหาค่ากำลังไฟฟ้าด้านเอาต์พุตของวงจรอินเวอร์เตอร์ได้ดังสมการที่ 4.2

$$P_{out} = \frac{V_{out}^2}{R_o} \quad (4.2)$$

นำสมการที่ 4.1 มาแทนค่าในสมการที่ 4.2

$$P_{out} = \frac{\left[ \frac{6}{T_s} \cdot \left[ \frac{V_{dc}}{n} \cdot \left( \frac{T_s}{4} - \frac{\phi}{2} - \frac{t_d}{2} \right) \right] \right]^2}{R_o} \quad (4.3)$$

นำไปสู่การหาค่ากำลังไฟฟ้าด้านเอาต์พุตของวงจรอินเวอร์เตอร์เมื่อมีการเพิ่มมุมเลื่อนเฟส ซึ่งได้นำทั้งผลการจำลองมาเปรียบเทียบกับผลการทดลองจริง ดังรูปที่ 4.15



รูปที่ 4.15 กราฟความสัมพันธ์ระหว่างกำลังไฟฟ้านิวตันวัตต์ด้านเอาต์พุตของวงจรอินเวอร์เตอร์กับมุมเลื่อนเฟส

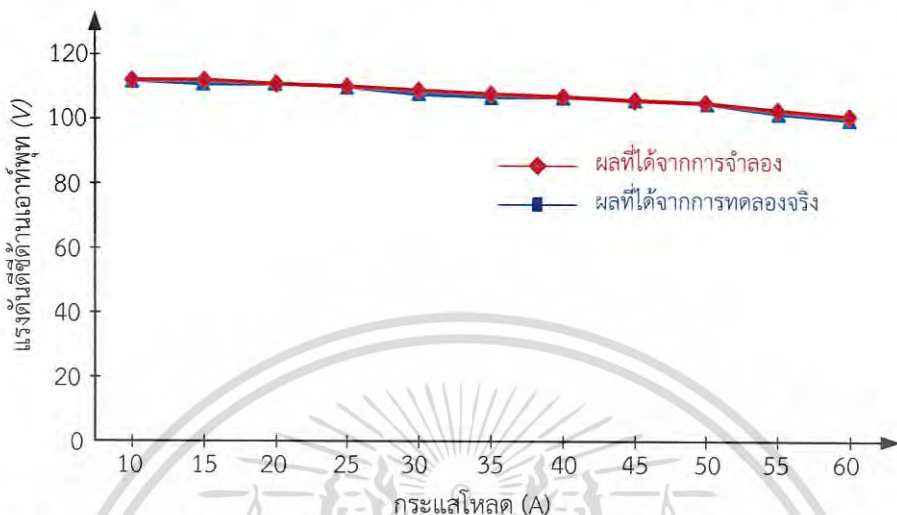
#### 4.4 ประสิทธิภาพการทำงานของวงจร

การทดสอบหาประสิทธิภาพการทำงานของวงจรดีซี-ดีซีคอนเวอร์เตอร์นั้น สามารถทำได้โดยการเพิ่มโหลดให้กับวงจรดีซี-ดีซีคอนเวอร์เตอร์ทีละสเต็ป และทำการวัดค่าแรงดันและกระแส ทั้งด้านอินพุตและเอาต์พุตของวงจร เพื่อคำนวณหาค่ากำลังไฟฟ้าทั้งด้านอินพุตและเอาต์พุต นำไปสู่การหาค่าประสิทธิภาพการทำงานของวงจรดีซี-ดีซีคอนเวอร์เตอร์ดังสมการที่ 4.4 ในท้ายที่สุด

$$\varepsilon = \frac{P_{out}}{P_m} = \frac{V_{out} \cdot I_{out}}{V_m \cdot I_m} \quad (4.4)$$

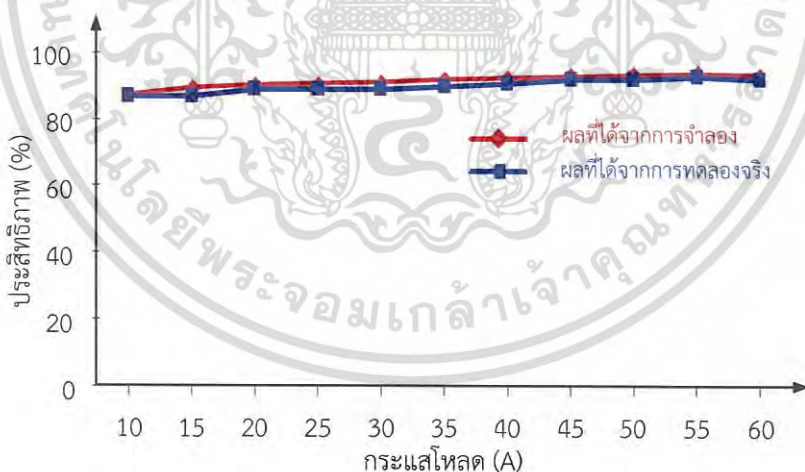
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อกำหนดให้มุมเลี้ยวเฟสมีค่าคงที่ที่มุม 30 องศาและดำเนินการเพิ่มโหลดให้กับวงจรดีซี-ดีซีคอนเวอร์เตอร์ที่ละสเต็ป จะได้ความสัมพันธ์ระหว่างแรงดันดีซีด้านเอาต์พุต  $V_o$  กับมุมเลี้ยวเฟสที่มุม 30 องศา ตามรูปที่ 4.16 ซึ่งพบว่าเมื่อกระแสโหลดเพิ่มขึ้นจะส่งผลทำให้แรงดันดีซีด้านเอาต์พุตลดลง



รูปที่ 4.16 กราฟความสัมพันธ์ระหว่างแรงดันดีซีด้านเอาต์พุต  $V_o$  ที่มุมเลี้ยวเฟสคงที่ที่มุม 30 องศา เมื่อมีการเพิ่มโหลดทางด้านเอาต์พุต

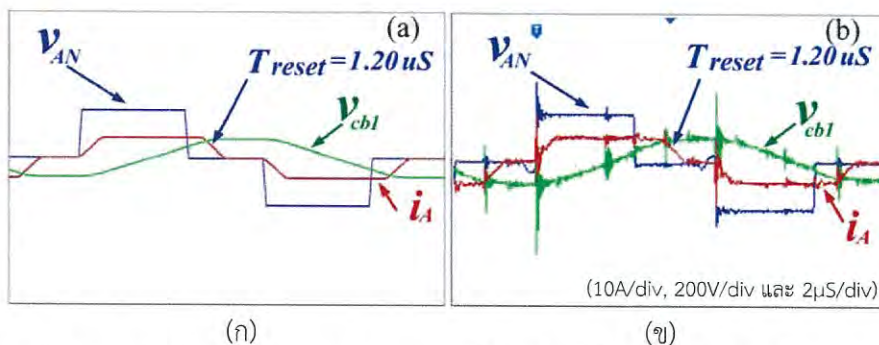
จากผลการทดลองวงจรดีซี-ดีซีคอนเวอร์เตอร์และนำมาแทนค่าในสมการที่ 4.4 สามารถนำข้อมูลกำลังไฟฟ้าทั้งด้านอินพุตและเอาต์พุต มาพล็อตกราฟแสดงความสัมพันธ์ระหว่างค่าประสิทธิภาพของวงจรกับกระแสโหลดดังรูปที่ 4.17 ซึ่งวงจรให้ค่าประสิทธิภาพสูงสุดที่ 93.5%



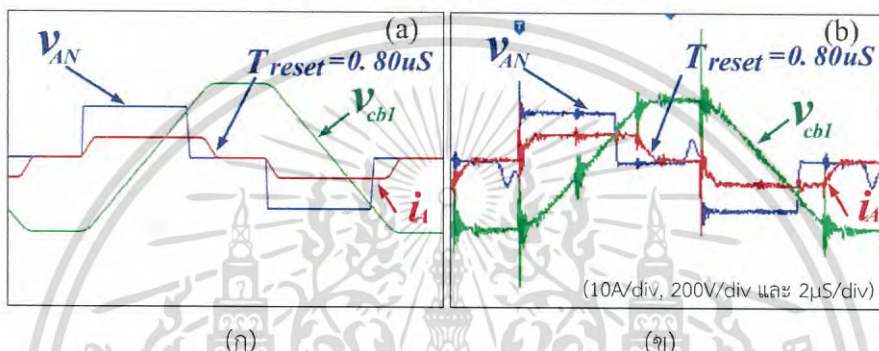
รูปที่ 4.17 กราฟความสัมพันธ์ระหว่างค่าประสิทธิภาพกับกระแสโหลด

#### 4.5 ความสัมพันธ์ระหว่างบล็อกกิ้งคาปาซิเตอร์และเวลารีเซต

จากที่ได้กล่าวมาแล้วในบทที่ 3 ในหัวข้อ 3.4.3 นั้น บล็อกกิ้งคาปาซิเตอร์  $C_b$  จะมีผลโดยตรงกับช่วงเวลารีเซตของกระแส เมื่อทำการลดค่าบล็อกกิ้งคาปาซิเตอร์ลงจะส่งผลทำให้ช่วงเวลารีเซตของกระแสรวดเร็วขึ้น ดังรูปที่ 4.18 และ 4.19 นำข้อมูลที่ได้จากการทดสอบมาบันทึกลงในตารางที่ 4.2 เพื่อหาความสัมพันธ์ระหว่างบล็อกกิ้งคาปาซิเตอร์ เวลารีเซต และแรงดันตกคร่อมบล็อกกิ้งคาปาซิเตอร์ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.18 รูปคลื่นแรงดันและกระแสเฟส A ที่ค่าบล็อกรังคคาปาซิเตอร์เท่ากับ 1.5 μF  
(ก) ผลการจำลอง (ข) การทดลองจริง



รูปที่ 4.19 รูปคลื่นแรงดันและกระแสเฟส A ที่ค่าบล็อกรังคคาปาซิเตอร์เท่ากับ 0.5 μF  
(ก) ผลการจำลอง (ข) การทดลองจริง

ตารางที่ 4.2 ความสัมพันธ์ระหว่างบล็อกรังคคาปาซิเตอร์ เวลารีเซ็ต และ แรงดันตกคร่อม บล็อกรังคคาปาซิเตอร์

บล็อกรังคคาปาซิเตอร์ (μF)	เวลารีเซ็ต (μS)	แรงดันตกคร่อม บล็อกรังคคาปาซิเตอร์ (V)
1.50 μF	1.20 μS	16 V
1.25 μF	1.18 μS	20 V
1.00 μF	1.16 μS	24 V
0.75 μF	1.13 μS	32 V
0.50 μF	0.80 μS	48 V

ตัวอย่างการคำนวณหาค่า  $T_{reset}$  กรณีที่ค่าบล็อกรังคคาปาซิเตอร์เท่ากับ 1.5 μF จากสมการที่ (4.5) สมการการหาค่าแรงดันตกคร่อมบล็อกรังคคาปาซิเตอร์  $V_{cb1}$

$$v_{cb1}(t) = \left[ \frac{i_{peak}}{2C_{bl}} \right] \left( \frac{T}{2} - T_{shift} \right) \tag{4.5}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อกำหนดให้

$$\begin{aligned} i_{Peak} &= 6.4 \text{ A} \\ T &= 20 \mu\text{s} \\ T_{shift} &= 2.5 \mu\text{s} \\ C_{b1} &= 1.5 \mu\text{F} \end{aligned}$$

$$v_{cb1}(t) = \left[ \frac{6.4}{2 \times 1.5 \times 10^{-6}} \right] \times \left( \frac{20 \times 10^{-6}}{2} - 2.5 \times 10^{-6} \right) = 16 \text{ V}$$

แทนค่าในสมการที่ (4.6) เพื่อหาเวลารีเซ็ต  $T_{reset}$

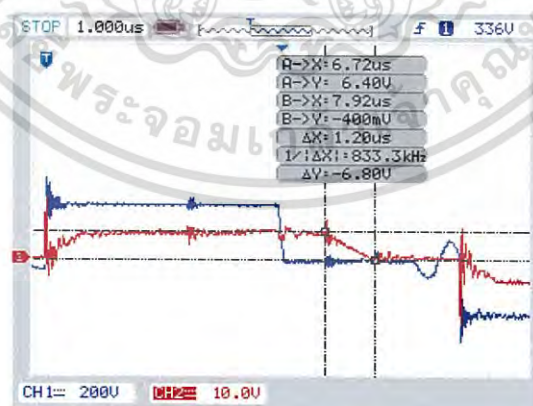
$$T_{reset} = \frac{4 \cdot L_{lk} \cdot i_{Peak}}{V_{dc} + 4 \cdot v_{cb1}} \quad (4.6)$$

เมื่อกำหนดให้

$$\begin{aligned} L_{lk} &= 26.51 \mu\text{H} \\ V_{dc} &= 530 \text{ V} \end{aligned}$$

$$T_{reset} = \frac{4 \times 26.51 \times 10^{-6} \times 6.4}{530 + (4 \times 16)} = 1.14 \mu\text{s}$$

จากรูปที่ 4.20 จะพบว่าผลที่ได้จากการทดลองจริง  $T_{reset} = 1.20 \mu\text{s}$  ซึ่งเมื่อได้ทำการเปรียบเทียบกับผลที่ได้จากทางทฤษฎี  $T_{reset} = 1.14 \mu\text{s}$  ปรากฏว่าผลที่ได้มีค่าที่ได้ใกล้เคียงกัน ซึ่งสามารถนำค่าที่ได้จากการทดลองจริงบันทึกลงในตารางที่ 4.2



รูปที่ 4.20 รูปคลื่นแรงดันและกระแสเฟส A ที่ค่าบล็อกรังคาปาซิเตอร์เท่ากับ  $1.5 \mu\text{F}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

#### 4.6 สรุป

ในบทนี้กล่าวถึงการเปรียบเทียบผลการทดสอบจริงกับผลการจำลองด้วยโปรแกรมแม่ทแยงของวงจรดีซี-ดีซีคอนเวอร์เตอร์สามเฟสสามระดับที่อุปกรณ์สวิตซ์ทำงานภายใต้สถานะแรงดันศูนย์ กระแสศูนย์ ทั้งในกรณีที่มีมมเลือนเฟสของสัญญาณระหว่างสวิตซ์วงนอกและวงในน้อยกว่า 120 องศา และมากกว่า 120 องศา ซึ่งผลที่ได้นั้นมีค่าที่ใกล้เคียงกันมาก หลังจากนั้นได้ทำการทดสอบการปรับเลือนมมเฟสของสัญญาณระหว่างสวิตซ์วงนอกและวงในเพื่อหากำลังไฟฟ้าด้านเอาต์พุตของวงจร พบว่าในกรณีที่ปรับเพิ่มมมเลือนเฟสให้มีความมากขึ้นจะส่งผลทำให้กำลังไฟฟ้าด้านเอาต์พุตมีค่าลดลง และได้ทำการทดสอบเพื่อหาประสิทธิภาพของวงจร โดยค่าประสิทธิภาพสูงสุดของวงจรอยู่ที่ 93.5% รวมไปถึงการศึกษาความสัมพันธ์ระหว่างบล็อกกิ้งคาปาซิเตอร์ซึ่งมีผลโดยตรงกับช่วงเวลารีเซ็ท เมื่อมีการปรับลดค่าบล็อกกิ้งคาปาซิเตอร์จะส่งผลทำให้ช่วงเวลารีเซ็ทของกระแสรวดเร็วขึ้นและในทางกลับกัน แรงดันที่ตกคร่อมบล็อกกิ้งคาปาซิเตอร์ก็จะมีค่าที่สูงขึ้นด้วยเช่นกัน



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สรุปผลการวิจัยและข้อเสนอแนะ

### 5.1 สรุปผลการวิจัย

ในวิทยานิพนธ์เล่มนี้ได้ดำเนินการประเมินสมรรถนะวงจรดีซี-ดีซีคอนเวอร์เตอร์สามเฟสสามระดับซึ่งสวิตช์วงนอกทั้งหมดจะทำงานภายใต้สภาวะแรงดันศูนย์ (ZVS) และสวิตช์วงในทั้งหมดจะทำงานภายใต้สภาวะแรงดันศูนย์และกระแสศูนย์ (ZVZCS) ในการทำงานของสวิตช์ภายใต้สภาวะแรงดันศูนย์นั้น แรงดันตกคร่อมสวิตช์จะต้องลดลงเป็นศูนย์ก่อนที่จะเกิดการไหลของกระแสเกิดขึ้น โดยอาศัยการขนถ่ายประจุระหว่างสวิตช์วงนอกในแต่ละกิ่งจะต้องแล้วเสร็จก่อนที่สวิตช์จะอยู่ในสถานะ ON และ ในการทำงานของสวิตช์ภายใต้สภาวะกระแสศูนย์นั้น กระแสที่ไหลผ่านสวิตช์จะต้องลดลงเป็นศูนย์ก่อนที่จะเกิดแรงดันตกคร่อมสวิตช์เกิดขึ้น โดยอาศัยหลักการความสมดุลของหม้อแปลงไฟฟ้าสามเฟสและบล็อกกิ้งคาปาซิเตอร์ นอกจากนี้แล้ว ยังสามารถลดช่วงเวลารีเซตให้สั้นลงได้โดยการลดค่าบล็อกกิ้งคาปาซิเตอร์ ซึ่งจะมีผลโดยตรงกับช่วงเวลารีเซต แต่ในทางกลับกัน การลดค่าบล็อกกิ้งคาปาซิเตอร์จะส่งผลทำให้แรงดันตกคร่อมที่บล็อกกิ้งคาปาซิเตอร์มีค่าที่เพิ่มสูงขึ้นด้วยเช่นกัน การลดค่าบล็อกกิ้งคาปาซิเตอร์จึงต้องคำนึงถึงพิกัดแรงดันของบล็อกกิ้งคาปาซิเตอร์ที่สามารถทนได้ และในวงจรยังได้เลือกใช้ไอจีบีทีเป็นอุปกรณ์สวิตช์ของสวิตช์วงใน เนื่องจาก ไอจีบีทีมีค่าความต้านภายในน้อยกว่ามอสเฟส ทำให้ค่าการสูญเสียในขณะที่นำกระแสที่น้อยกว่ามอสเฟตและไอจีบีทีที่สวิตช์วงในนี้ยังสามารถทำงานที่ความถี่สูงได้ เนื่องจากสวิตช์วงในทำงานภายใต้สภาวะแรงดันศูนย์และกระแสศูนย์ วงจรนี้สามารถปรับกำลังไฟฟ้าด้านเอาท์พุทของวงจรโดยอาศัยเทคนิคการเลื่อนเฟสของสัญญาณสวิตช์ระหว่างสวิตช์วงนอกและวงใน รวมไปถึงได้ทำการวิเคราะห์โหมดการทำงานของวงจรทั้งในกรณีที่มมูเลชั่นเฟสของสัญญาณน้อยกว่า 120 องศา และกรณีที่มมูเลชั่นเฟสของสัญญาณมากกว่า 120 องศา ซึ่งครอบคลุมย่านการทำงานทั้งหมดของวงจร วงจรนี้มีประสิทธิภาพสูงสุดอยู่ที่ 93.5% และให้กำลังไฟฟ้าสูงสุดที่ 5.7 kW ผลที่ได้จากการทดลองเมื่อนำมาเปรียบเทียบกับผลที่ได้จากการจำลองด้วยโปรแกรมแมทแล็บพบว่า ผลที่ได้มีค่าที่ใกล้เคียงกันมาก

### 5.2 ข้อเสนอแนะ

1) งานวิจัยนี้ได้มีการต่ออุปกรณ์สารกึ่งตัวนำบล็อกกิ้งไดโอดเข้าไปในวงจร เพื่อป้องกันความเสียหายที่อาจจะเกิดขึ้นกับไอจีบีทีเนื่องจากแรงดันย้อนกลับ จึงส่งผลทำให้มีค่าการสูญเสียในวงจรเพิ่มสูงขึ้น ซึ่งในอนาคตหากมีการผลิตไอจีบีทีที่สามารถทนแรงดันย้อนกลับที่พิกัดสูงได้ จะสามารถนำมาใช้ทดแทนไอจีบีทีเดิมและลดจำนวนอุปกรณ์สารกึ่งตัวนำในวงจรนี้ลงได้

2) การเพิ่มพิกัดกำลังไฟฟ้าให้สูงขึ้นนั้น จะส่งผลทำให้เกิดการสูญเสียเนื่องจากการนำกระแสของทั้งอุปกรณ์สวิตซ์และอุปกรณ์สารกึ่งตัวนำต่างๆ เนื่องจากวงจรดีซี-ดีซีคอนเวอร์เตอร์สามเฟสสามระดับนี้มีอุปกรณ์สารกึ่งตัวนำต่ออยู่ด้วยจำนวนมาก จึงส่งผลทำให้ค่าประสิทธิภาพรวมของวงจรมีค่าที่ลดต่ำลงในกรณีที่จ่ายโหลดสูง

3) งานวิจัยนี้ยังอยู่ในระยะเริ่มแรกในการทดลองและทดสอบวงจร จึงยังไม่ได้มีการนำไปประยุกต์ใช้กับโหลดต่างๆยกตัวอย่างเช่นแบตเตอรี่ชาร์จเจอร์ (Battery charger) หรือ แหล่งจ่ายกำลังไฟฟ้าแบบสวิตซ์ (Switching power supply) อื่นๆ ดังนั้น เพื่อความสมบูรณ์ในงานวิจัยหลังจากที่ได้มีการทดสอบวงจรครอบคลุมในทุกๆย่านของการจ่ายโหลด โดยที่อุปกรณ์ไม่เกิดความเสียหาย ดังนั้น จึงควรต่อยอดงานวิจัยนี้ให้มีความสมบูรณ์ยิ่งขึ้นด้วยการนำไปประยุกต์กับโหลดจริงที่ใช้ในวงการอุตสาหกรรมต่อไป



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## เอกสารอ้างอิง

- [1] Ryu, Seung-Hee; Ahn, Jung-Hoon; Cho, Kwang-Seung; Lee, Byoung-Kuk, "Single-Switch ZVZCS Quasi-Resonant CLL Isolated DC-DC Converter for 32" LCD TV," Journal of Electrical Engineering and Technology, Vol. 10, No. 4, pp. 1646-1654, July 2015.
- [2] Fuxin Liu, Jijia Yan, and Xinbo Ruan, "Zero-Voltage and Zero-Current-Switching PWM Combined Three-Level DC/DC Converter," IEEE Transactions on Industrial Electronics, Vol. 57, Issue: 5, pp. 1644-1654, May 2010.
- [3] X. Wu, X. Xie, Z. Qian, and R. Zhao, "Low voltage and current stress ZVZCS full bridge DC-DC converter using center tapped rectifier reset," IEEE Trans. Ind. Electron., Vol. 55, No. 3, pp. 1470-1477, March 2008.
- [4] Karim Soltanzadeh, Majid Dehghani and Hosein Khalilian, "Analysis, Design and Implementation of an Improved ZVZCS-PWM Forward converter," Journal of Electrical Engineering and Technology, Vol. 9, No.1, pp.197-204, January 2014.
- [5] Bor-Ren Lin, and Jia-Sheng Chen, "Hybrid ZVS Converter with a Wide ZVS Range and a Low Circulating Current," Journal of Power Electronics, Vol. 15, No. 3, pp. 652-659, May 2015.
- [6] Bor-Ren Lin, and Jeng-Yu Chen, "Analysis of a New Parallel Three-Level Zero-Voltage Switching DC Converter," Journal of Electrical Engineering and Technology, Vol. 10, No.1, pp.128-137, January 2015.
- [7] Il-Oun Lee, "A Hybrid PWM-Resonant DC-DC Converter for Electric Vehicle Battery Charger Applications," Journal of Power Electronics, Vol. 15, No. 5, pp. 1158-1167, September 2015.
- [8] Yong Shi, "Full ZVS Load Range Diode Clamped Three-level DC-DC Converter with Secondary Modulation," Journal of Power Electronics, Vol. 16, No. 1, pp. 93-101, January 2016.
- [9] Zhijian Yin, Jiefeng Hu, Henry Shu-hung Chung, and Adrian Ioinovici, "A ZCS-PWM Voltage-Driven Three-Level Converter With a Secondary-Side Simple Soft-Switching Snubber," IEEE Transactions on Industrial Electronics, Volume: 63, Issue: 12, pp: 7542 - 7552, December 2016.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- [10] J. W. Baek, C. Y. Jung, J. G. Cho, D. W. Yoo, and G. H. Rim, "Novel zero-voltage and zero-current-switching (ZVZCS) full bridge PWM converter with low output current ripple," Telecommunications Energy Conference, pp. 257 – 262, October 1997.
- [11] Tiecheng Sun, Jianhui Guo, Rui Li, and Lei Fu, "ZVZCS Three-Level DC-DC Converter Using Passive Clamping Circuit," IEEE Vehicle Power and Propulsion Conference (VPPC), pp. 1 – 4, September 2008.
- [12] Hang-Seok Choi, Jung-Won Kim, and Bo Hyung Cho, "Novel Zero-Voltage and Zero-Current-Switching (ZVZCS) Full-Bridge PWM Converter Using Coupled Output Inductor," IEEE Transactions on Power Electronics, Vol.17, pp. 641 – 648, September 2002.
- [13] Hang-Seok Choi, J. H. Lee, B. H. Cho, and J. W. Kim, "Analysis and design considerations of zero-voltage and zero-current-switching (ZVZCS) full-bridge PWM converters," Annual IEEE Power Electronics Specialists Conference, Vol. 4, pp. 1835 – 1840, June 2002.
- [14] Thammachat Kongwirat, and Anuwat Jangwanitlert, "A Novel Three - Phase Three - Level ZVZCS DC-DC Converter Using Phase-Shift PWM Strategy," International Conference on Electrical Engineering/ Electronics, Computer, Telecommunications and Information Technology (ECTI-CON), pp. 1-4, May.2014.
- [15] Joseph Alexander Carr, Brian Rowden, and Juan Carlos Balda, "A Three-Level Full-Bridge Zero-Voltage Zero-Current Switching Converter With a Simplified Switching Scheme," IEEE Transactions on Power Electronics, Vol.24, pp. 329–338, February 2009.
- [16] F. Canales, P. Barbosa, and F. C. Lee, "A Zero-Voltage and Zero-Current Switching Three-Level DC/DC Converter," IEEE Transactions on Power Electronics, Vol. 6, pp. 898–904, January 2003.
- [17] Byeong-Mun Song, R. McDowell, A. Bushnell, and J. Ennis, "A three-level DC-DC converter with wide-input voltage operations for ship-electric-power-distribution systems," IEEE Transactions on Plasma Science, Vol.32, pp. 1856 – 1863, October 2004.
- [18] Byeong-Mun Song, R. McDowell, and A. Bushnell, "A three-level DC-DC converter with wide-input voltage operations for ship-electric-power-distribution systems," Pulsed Power Conference-2003, Vol. 2, pp. 1309-1312, June 2003.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- [19] Yanbo Che, Yage Ma, Shaoyun Ge, and Dong Zhu, "Digital Control of Secondary Active Clamp Phase-Shifted Full-Bridge Converters," *Journal of Power Electronics*, Vol. 14, No. 3, pp. 421-431, May 2014.
- [20] Yong-Chul Lee, Hong-Kwon Kim, Jin-Ho Kim, and Sung-Soo Hong, "A Study on Implementing a Phase-Shift Full-Bridge Converter Employing an Asynchronous Active Clamp Circuit," *Journal of Power Electronics*, Vol. 14, No. 3, pp. 413-420, May 2014.
- [21] Xiu-Xing Yin, Yong-Gang Lin, Wei Li, Hong-Wei Liu, and Ya-Jing Gu, "Fuzzy-Logic Sliding-Mode Control Strategy for Extracting Maximum Wind Power," *IEEE Transactions on Energy Conversion*, Vol. 30, No. 4, pp. 1267 - 1278, December 2015.
- [22] Xiu-xing Yin, Yong-gang Lin, Wei Li, Ya-jing Gu, Peng-fei Lei, and Hong-wei Liu, "Adaptive back-stepping pitch angle control for wind turbine based on a new electro-hydraulic pitch system," *International Journal of Control*, Vol. 88, No. 11, pp. 2316-2326, November 2015.
- [23] Xiu-Xing Yin, Yong-Gang Lin, and Wei Li, "Operating Modes and Control Strategy for Megawatt-Scale Hydro-Viscous Transmission-Based Continuously Variable Speed Wind Turbines," *IEEE Transactions on Sustainable Energy*, Vol. 6, No. 4, pp. 1553-1564, October 2015.
- [24] Xiu-xing Yin, Yong-gang Lin, and Wei Li, "Predictive pitch control of an electro-hydraulic digital pitch system for wind turbines based on the extreme learning machine" *Transactions of the Institute of Measurement and Control*, Vol. 38, No. 11, pp. 1392-1400, November 2016.
- [25] Xiu-xing Yin, Yong-gang Lin, Wei Li, and Hai-gang Gu, "Hydro-viscous transmission based maximum power extraction control for continuously variable speed wind turbine with enhanced efficiency," *Journal of Renewable Energy*, Vol. 87, pp. 646-655, March 2016.
- [26] Xiu-xing Yin, Yong-gang Lin, Wei Li, Hang-ye Ye, Ya-jing Gu, and Hong-wei Liu, "Reproduction of five degree-of-freedom loads for wind turbine using equispaced electro-hydraulic actuators," *Journal of Renewable Energy*, Vol. 83, pp. 626-637, November 2015.
- [27] D. V. Ghodke, B. G. F. Fernandes, and K. Chatargee, "Three-Phase/Level, Zero Voltage and Zero Current, Phase Shift PWM DC-DC Converter for High Power Application," *Power Electronics Specialists Conference*, pp. 368 – 374, June 2005.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- [28] Bor-Ren Lin, and Chih-Chieh Chen, “New Three-Level PWM DC/DC Converter – Analysis, Design and Experiments,” *Journal of Power Electronics*, Vol. 14, No. 1, pp. 30-39, January 2014.
- [29] Jilong Liu, Fei Xiao, Weiming Ma, Xuexin Fan, and Wei Chen, “PWM-Based Sliding Mode Controller for Three-Level Full-Bridge DC-DC Converter that Eliminates Static Output Voltage Error,” *Journal of Power Electronics*, Vol. 15, No. 2, pp. 378-388, March 2015.
- [30] Taizhi Zhang, Junyu Fu, Qinsong Qian, Weifeng Sun, and Shengli Lu, “Dead-Time for Zero-Voltage-Switching in Battery Chargers with the Phase-Shifted Full-Bridge Topology: Comprehensive Theoretical Analysis and Experimental Verification,” *Journal of Power Electronics*, Vol. 16, No. 2, pp. 425-435, March 2016.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### ภาคผนวก ก.

#### บทความทางวิชาการที่ได้รับการตีพิมพ์


1. Thammachat Kongwirat and Anuwat Jangwanitlert, "A Novel Three - Phase Three - Level ZVZCS DC-DC Converter Using Phase-Shift PWM Strategy" International Conference on Electrical Engineering/ Electronics, Computer, Telecommunications and Information Technology (ECTI-CON), pp. 1-4, May 2014. (Best paper award of power electronics)
2. Thammachat Kongwirat and Anuwat Jangwanitlert, "Analysis of reset time for a novel three-phase three-level ZVZCS DC-DC converter using phase-shift PWM strategy" TENCON 2014, pp. 1-6, October 2014.
3. Thammachat Kongwirat and Anuwat Jangwanitlert, "Evaluation of a Three-Phase Three-Level ZVZCS DC-DC Converter Using Phase-Shift PWM Strategy" Vol.12, No.5, pp.1921-1934, September 2017.



# ECTI-CON 2014

## Nakhon Ratchasima, Thailand May 14-17, 2014

ECTI-CON 2014 is the eleventh annual international conference organized by Electrical Engineering/Electronics, Computer, Telecommunications and Information Technology (ECTI) Association, Thailand. The conference aims to provide an international platform to present technological advances, launch new ideas and showcase research work in the field of electrical engineering, electronics, computer, telecommunications and information technology. Accepted papers will be published in the Proceedings of ECTI-CON 2014 and will be available via IEEE Xplore. Acceptance will be based on quality, relevance and originality.



**Committee ECTI-CON 2014**  
**Advisory Committee**  
 Nongl Kraikul (KMUTL)  
 Prathas Chongvatana (CU)  
 Rangsan Wongsan (SUT)



**Steering Committee**  
 Tomoaki Sato (Hiroaki U, Japan)  
 Yoshihiro Matsui (TNCT, Japan)  
 Kou Yamada (Gumei U, Japan)  
 Prayoot Akkarakichain (KMUTNB)  
 Narumon Wattanasongkorn (KMUTT)  
 Tudlim Angkiew (CU)  
 Koshin Channongthai (KMUTT)



**General Chairs**  
 Prayoot Akkarakichain (KMUTNB)  
 Chulima Proomrak (SUT)



**General Co-Chair**  
 Somsak Vant-Anurachai (SUT)



**General Secretary**  
 Wipooe Hatjagan (SUT)



**Special session Chairs**  
 Yoshihiro Matsui (TNCT, Japan)  
 Thanatchai Kulworawongchong (SUT)



**Exhibition and Sponsor Chairs**  
 Rangsan Tongta (SUT)  
 Charitchai Thongsosa (SUT)  
 Prayoth Kuntzaw (SUT)

**Publicity Chairs**  
 Kou Yamada (Gumei U, Japan)  
 Kongkol Arerak (SUT)  
 Kongkan Arerak (SUT)

**TPC Chair**  
 David Banyerdpongchai (CU)

**TPC Co-chairs**  
 Kamol Kaemarungsri (NECTEC)  
 Boon Hee Soong (NTU, Singapore)

**International Technical Committee**  
 Uew Soung Yuo (UTAR, Malaysia)  
 Achiwail Sali (UPM, Malaysia)  
 Jiehua Chen (Selmans, China)  
 Tomoki Watanabe (TIT, Japan)  
 Kazuaki Nakano (UEC, Japan)  
 Lin Liu (UNISA, Australia)  
 Hok-Shun Antony Lui (UQ, Australia)  
 Konstanty Bilkowski (UQ, Australia)  
 Kesom Weaver (U of Southampton, UK)  
 Dan Jianxi (Cambridge Consultants, UK)  
 Sarah Lee (Mango Solutions, UK)  
 Woon Hui Chin ( Toshiba Lab, UK)  
 Kennedy Allie Greyson (DIT, Tanzania)  
 Xiaobing Hou (CCSU, USA)  
 Shujie Wu (CCSU, USA)  
 Chabree Sangsoochatphanak (NetApp, USA)

### Call for Papers:

The program of ECTI-CON 2014 will consist of regular technical sessions and special sessions. Topics of interest for submission include, but are not restricted to:

- Area 1) Device, Circuits and Systems:** Semiconductor Devices, Analog Circuits, Digital Circuits, Mixed Signal Circuits, Nonlinear Circuits and Systems, Sensing and Sensor Networks, Filters and Data Conversion Circuits, RF and Wireless Circuits, Photonic and Optoelectronic Circuits, Low Power Design and VLSI, Physical Design, Biomedical Circuits, Assembly and Packaging Technologies, Test and Reliability, Advanced Technologies (i.e. MEMS and Nano-electronic Devices, Metamaterials), Agrivronics, Embedded Systems;
- Area 2) Computers:** Computer Architecture, Computational Biology and Bioinformatics, Knowledge and Data Engineering, Learning Technologies, Multimedia Services and Technologies, Mobile Computing, Parallel/Distributed Computing and Grid Computing, Pattern Analysis and Machine Intelligence, Software Engineering, Visualization and Computer Graphics;
- Area 3) Information Technology: IT Bio/Medical Engineering, Bioinformatics and Applications, Ontology, Business and Information Systems, Information Security and Forensics, Information Retrieval, Data Mining, Knowledge Management, Electronic Commerce, Health and Medical Informatics, Hybrid Information Technology**
- Area 4) Communication Systems:** Communication Theory and Information Theory, Antenna and Propagation, Microwave Theory and Techniques, Modulation, Coding, Channel Analysis, Network Design, Network Protocols, Networks Management, Optical Communications, Wireless/Mobile Communications & Technologies, Green Wireless Networks, Green Radio;
- Area 5) Controls:** Control Theory and Applications, Adaptive and Learning Control Systems, Fuzzy and Neural Control, Mechatronics, Manufacturing Control Systems and Applications, Process Control Systems, Robotics and Automation;
- Area 6) Electrical Power Systems:** Power Engineering and Power Systems, Electromagnetic Compatibility, Energy Conversion, High Voltage Engineering and Insulation, Power Delivery, Illumination, Renewable/Alternative Energy, Energy Policy and Planning;
- Area 7) Power Electronics:** Power devices and components, Power Quality Control, Harmonic Analysis and Compensation, Switching Circuits and Power Converters, Motors and Drives, Smart Grid, Distribution Generation and Electrical Vehicles, Photovoltaic Materials and Solar Cells;
- Area 8) Signal Processing:** Signal Processing Theory, Digital Signal Processing Algorithms, Digital Filter Design & Implementation, Array Processing, Adaptive Signal Processing, Audio, Speech and Language Processing, Image and Video Processing, Medical Signal Processing, Medical Imaging;

#### Special sessions:

The aim of special sessions is to provide researchers with an opportunity to present their latest, cutting-edge research within specific fields relevant to the theme of the conference. Prospective organizers should submit proposals to the Special Session Chairs, Prof. Yoshihiro Matsui via email matsui@tokyoc.ac.jp or Dr. Thanatchai Kulworawongchong via email thanatchai@sut.ac.th, by September 30, 2013. (Please see details of the proposal preparation at <http://www.edicon2014.org>)

**Paper Submission:** The review process of ECTI-CON2014 is "double-blind". Therefore, papers must be submitted without author's names and affiliations appearing in the manuscript submitted for review. Prospective authors are invited to submit original full papers without author's names and affiliations, in English, of four to six (4-6) pages in standard IEEE two-column format only, reporting their original work and results, applications and/or implementation in one or more of the listed topics. Paper format (Doc/LaTeX) can be downloaded at <http://www.edicon2014.org>.

#### Important dates

- Special session proposal due date: September 30, 2013
- Special session notification: October 15, 2013
- Full paper submission due date: January 5, 2014
- Notification of acceptance: March 5, 2014
- Camera-ready paper submission: April 1, 2014
- Authors and Earlybird registration: April 1, 2014

**Website:** <http://www.edicon2014.org>,  
<http://www.facebook.com/EdiCon2014>

**Contacts Address:**  
 School of Telecommunication Engineering  
 Suranaree University of Technology  
 Nakhon Ratchasima, Thailand 30000  
 Tel: +66 4422 4382, Fax: +66 44 22 460 3



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# A Novel Three - Phase Three - Level ZVZCS DC-DC Converter Using Phase-Shift PWM Strategy

Thammachat Kongwirat

Department of Electrical Engineering,  
Faculty of Engineering, King Mongkut's Institute of  
Technology Ladkrabang, Bangkok, Thailand  
Email: thammachat.k@egat.co.th

Anuwat Jangwanitlert

Department of Electrical Engineering,  
Faculty of Engineering, King Mongkut's Institute of  
Technology Ladkrabang, Bangkok, Thailand  
Email: kjanuwat@kmitl.ac.th

**Abstract**— A 3-Phase 3-Level DC-DC Converter is used for high electric applications. In this paper, all power semiconductor switches are operated under Soft-Switching conditions. The outer-switches are operated within ZVS conditions by using charge transfer through flying capacitors, while the inner-switches are operated within ZVZCS conditions by using leakage inductances and blocking capacitors. Also, this paper describes the operation modes under ZVS and ZCS conditions. In addition, the simulation and experimental results are compared. The practical test is at 5.5 kW rated power and efficiency of 93.40%.

**Keywords**—Soft-Switching, 3-Phase 3-Level, Blocking capacitors

## I. INTRODUCTION

Recently, DC-DC Converter is applied in various industries by using semiconductor devices, such as MOSFET and IGBT to solve problems. To make these devices operate in high electric applications and increase efficiency of the circuits by reduction of loss in switches is provided. This paper presents the Zero- Voltage Zero-Current Switching (ZVZCS) [1], [2]. For example, a half bridge DC-DC Converter [3] and a full bridge DC-DC Converter [4], [5] by using blocking capacitors to achieve ZVZCS condition were presented. According to the example mentioned, notice that it is unable to use the circuit in high electric applications under the load condition requiring high electrical power due to the limitation of voltage and current of semiconductor devices. Thus, this paper presents operation modes and ZVZCS by using blocking capacitors in a Three - Phase Three - Level ZVZCS DC-DC converter [6] using phase-shift PWM (Pulse Width Modulation) strategy.

## II. A THREE - PHASE THREE - LEVEL ZVZCS DC-DC CONVERTER

A Three - Phase Three - Level ZVZCS DC-DC converter is the circuit converting direct current electrical power into direct current electricity. It consists of a three - phase inverter with three - branch switches; for example, the first branch comprises 4 switches including upper outer switch  $S_1$  and lower outer switch  $S_4$  using MOSFETs as switching devices, upper inner switch  $S_2$  and lower inner switch  $S_3$  using IGBTs as switching devices as well, 2 clamping diodes  $D_{c1}$  and  $D_{c2}$ , 2 Rectifiers  $D_2$  and  $D_3$ , 1 flying capacitor  $C_{fc1}$  which obtains voltage  $V_{dc}$ , through capacitor  $C_{dc1}$  and  $C_{dc3}$ , as shown in Fig. 1. In addition, the primary side of transformers consists of blocking capacitors ( $C_{bc1-3}$ ), leakage inductances ( $L_{lk1-3}$ ). The secondary side of

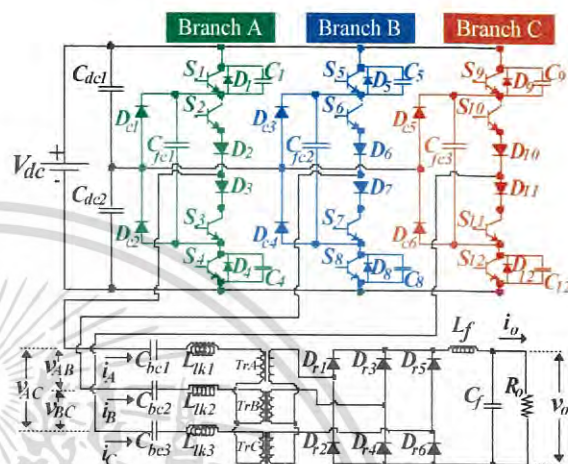


Fig. 1. Three - Phase Three - Level ZVZCS DC-DC Converter. the transformers consists of Rectifiers ( $D_{r1-6}$ ), LC filters ( $L_f$ ) and ( $C_f$ ) by using resistance ( $R_l$ ), as a load of the output side.

## III. THE ANALYSIS OF OPERATION MODES OF THE CIRCUIT UNDER ZVZCS CONDITIONS

The operation modes of Three - Phase Three - Level DC-DC Converter can be divided into 24 modes per cycle as shown in Fig.2. The analysis of ZVZCS conditions in this paper will be presented only the mode to achieve ZVZCS condition in  $S_1$  and  $S_2$  because other switches have similar way to be under ZVZCS condition.

### A. The Operation Modes Under ZVS Condition

According to Fig.3., the operation of the circuit under Zero-Voltage Switching (ZVS) condition of switch  $S_1$  can be analyzed by the principle of electric charge transfer from capacitor  $C_1$  of  $S_1$  to capacitor  $C_4$  of  $S_4$  in branch A, as depicted in Fig.3(a), which has to complete transferring before  $S_1$  operate at  $t_0$ . When  $S_1$  is ordered to be OFF at  $t_{21}$ , electric charge in  $C_1$  of  $S_1$  will start transferring the charge to  $C_4$  of  $S_4$  through flying capacitor  $C_{fc1}$ . The current  $i_A$  and the voltage  $V_{AN}$  will decrease as shown in Fig 3(d), until  $i_A$  reaches 0 as shown in Fig 3(c). Then,  $S_1$  will be ready to conduct the current under ZVS condition. That is to say, charge transfer from  $C_1$  to  $C_4$  must be completed before switch signal of  $S_1$  comes to be ON. Therefore, in mode 1 ( $t_0 - t_1$ ),  $S_1$  can be achieved under ZVS condition.

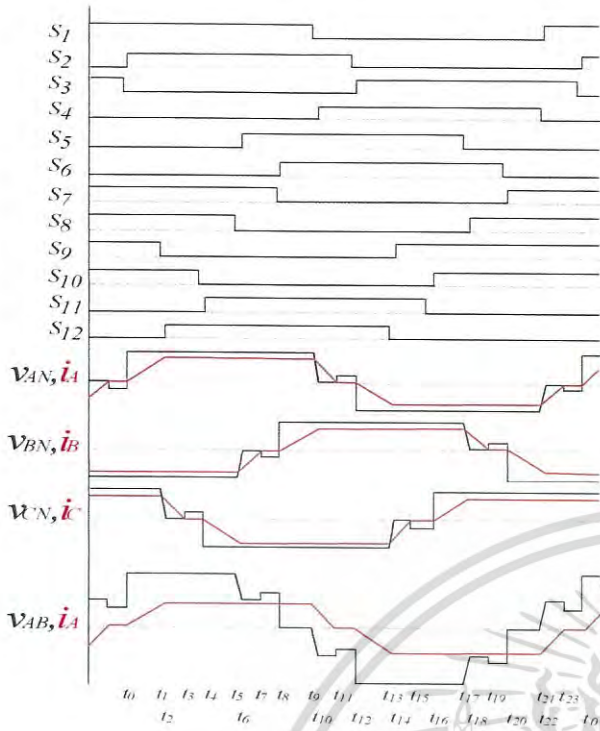


Fig.2. Time diagram of operation modes.

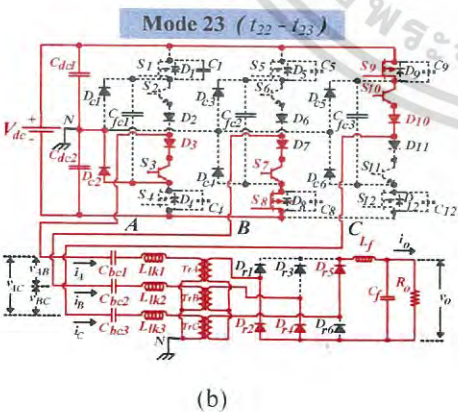
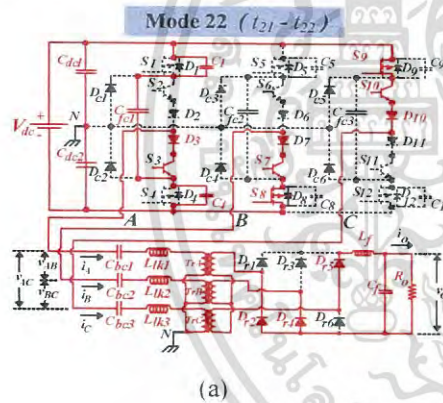
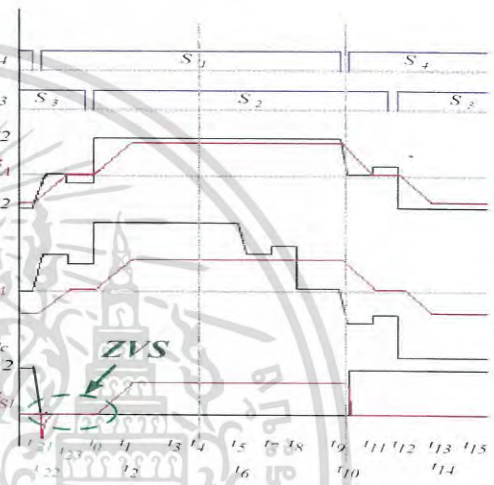
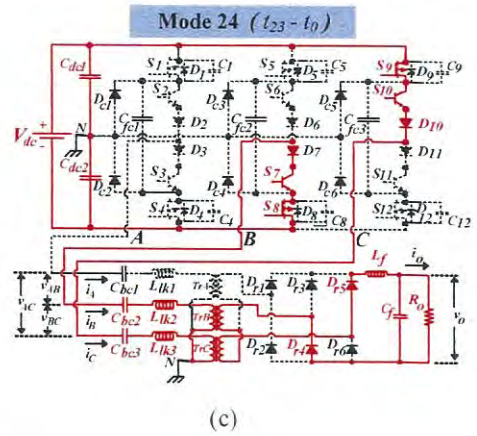


Fig.3 (a) Mode 22, (b) Mode 23, (c) Mode 24 and (d) Timing diagram of operation mode under ZVS condition in  $S_1$ .

B. The Operation Mode of The Circuit Under ZCS Condition

According to Fig.4., the Zero-Current Switching (ZCS) condition in  $S_2$  can be analyzed by starting at mode 10, as shown in Fig.4(a). At the time  $t_9$ ,  $S_1$  gets the signal to OFF. The current  $i_A$  and voltage  $V_{AN}$  will decrease until  $V_{AN}$  reaches to 0 at the time  $t_{10}$ . The voltage across the blocking capacitor  $C_{bc1}$  will affect the current  $i_A$  to decrease linearly by freewheeling through the diode  $D_{c1}$ , as depicted in Fig.4 (b) until it reaches to 0 at the time  $t_{11}$ . This achieves ZCS condition in  $S_2$ . That is to say, the voltage across the blocking capacitor will affect the current  $i_A$  to decrease and reach to 0 before  $S_2$  gets the signal to OFF. Moreover,  $S_2$  can be obtained to ZVS condition during the beginning of current conduction because of leakage inductances  $L_{lk-l}$  which makes the current cannot flow through the switch immediately after the switch is turned ON [7].

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

IV. EXPERIMENTAL RESULTS

The proposed converter is simulated by MATLAB<sup>R</sup> Simulink software and is tested for the operation of the circuit. The results from simulation and experiment are compared each other as shown in Figs. 5, 6, 7 and 8. The results reveal that the waveforms of voltage and current from the experiment are similar to those from the simulation. It indicates that  $S_1$  is obviously operated under Zero-Voltage Switching condition. That means the voltage across  $S_1$  reaches 0 before  $i_{S1}$  current flows the switch, as shown in Fig.5. This prevents losses in circuit during the beginning of current conduction. This process will occur in switches  $S_1, S_4, S_5, S_8, S_9$  and  $S_{12}$ . The switch  $S_2$  is achieved under ZCS condition. That is to say, the current  $i_{S2}$  reaches 0 before voltage across switch  $S_2$ , as shown in Fig.6. This is due to the voltage from blocking capacitors which prevents losses during the end of current conduction. Moreover, there is also ZVS condition occurred at the beginning of current conduction due to leakage inductances. This process can be found at switches  $S_2, S_3, S_6, S_7, S_{10}$  and  $S_{11}$ . Fig.7, shows the waveforms of phase voltage  $V_{AN}$  and phase current  $i_A$  and Fig.8. shows the waveforms of line to line voltage  $V_{AB}$  and line current  $i_A$  from the test by using  $540 V_{dc}$  input voltage,  $110 V_{dc}$  output voltage, 50 A average output current at the switch frequency of 50 kHz. Found that, the converter has maximum efficiency of 93.40 % (5.5 kW rated power). Moreover, it is able to adjust electric power of the converter by adjusting the angle of phase shift whose results shown in Fig.9. When increasing phase shift angle of PWM signal, average input and output electric power of the converter will decline because when phase shift angle increases, output voltage of Three-Phase converter decline. This causes average output voltage and average output current decline and is the reason why average output electric power declines when phase shift angle increases.

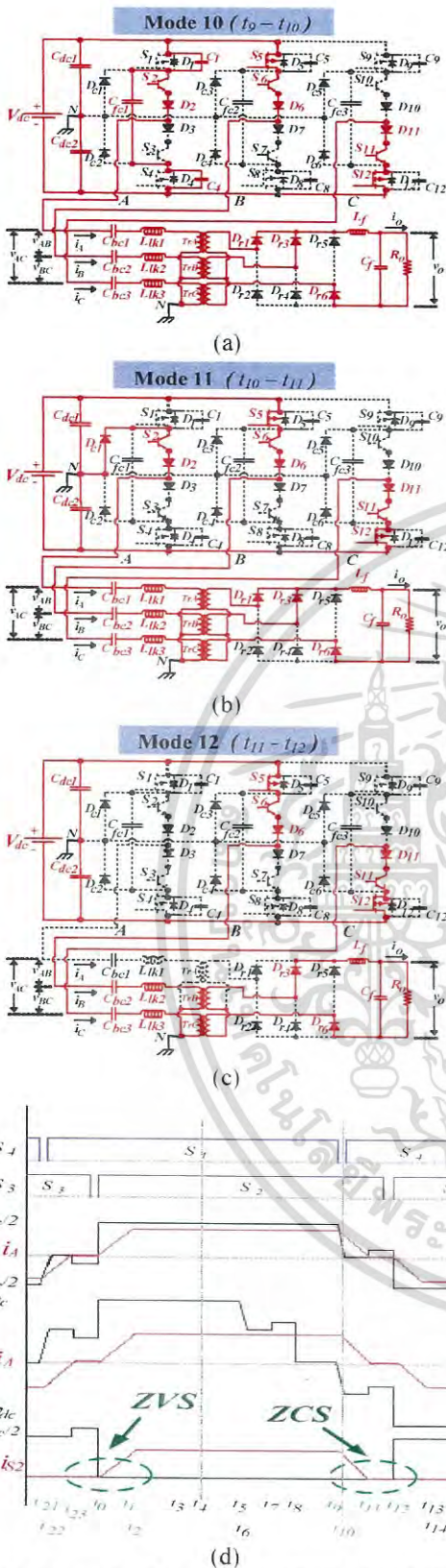


Fig.4 (a) Mode 10, (b) Mode 11, (c) Mode 12 and (d) Timing diagram of the operation mode under ZCS condition in  $S_2$ .

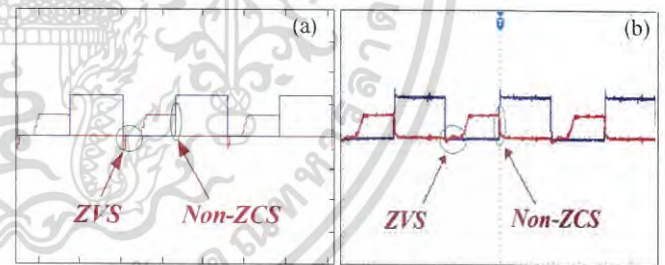


Fig.5 (a) Voltage and current waveform of  $S_1$  (simulation), (b) Voltage and current waveform of  $S_1$  (experiment).

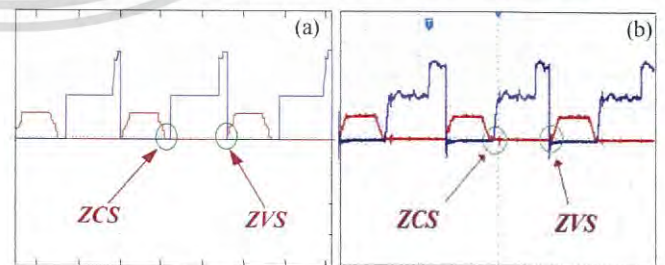


Fig.6 (a) Voltage and current waveform of  $S_2$  (simulation), (b) Voltage and current waveform of  $S_2$  (experiment).

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

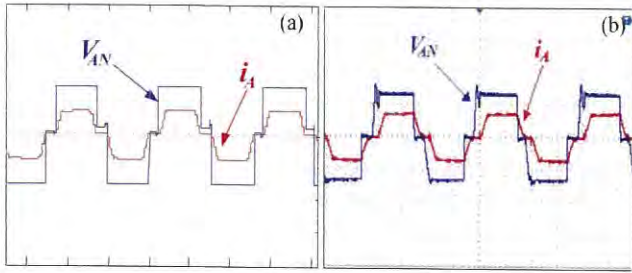


Fig.7 (a) Waveforms voltage phase  $V_{AN}$  and current phase  $i_A$  (simulation), (b) Waveforms of voltage phase  $V_{AN}$  and current phase  $i_A$  (experiment).

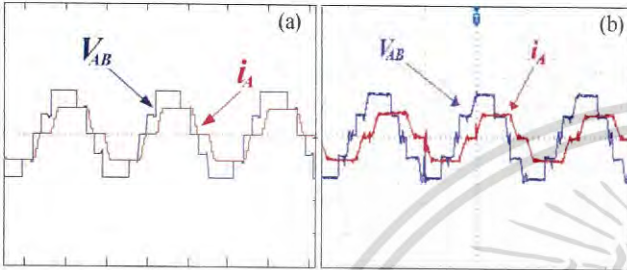


Fig.8 (a) Waveforms of voltage line  $V_{AB}$  and current line  $i_A$  (experiment), (b) Waveforms of voltage line  $V_{AB}$  and current line  $i_A$  (simulation).

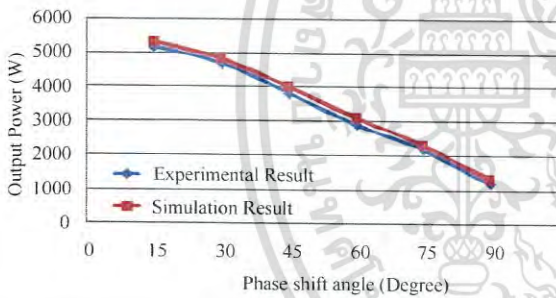


Fig.9. Output power vs. phase shift angle.

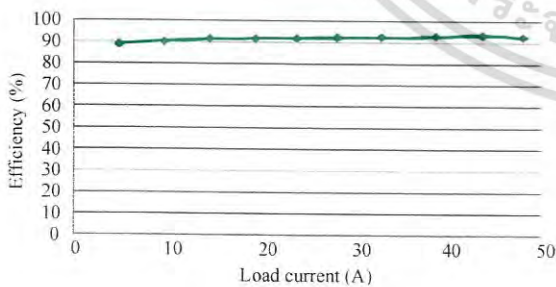


Fig.10. Efficiency versus load current.

Table I: Parameters and devices used in the circuit

AC Input Line Voltage ( $V_{ac}$ )	380 V
Input voltage ( $V_{dc}$ )	540 V
Capacitor (DC Link ( $C_{dc1}$ and $C_{dc2}$ ))	4,700 $\mu F$
$S_1, S_4, S_5, S_8, S_9$ and $S_{12}$	MOSFETs
$S_2, S_3, S_6, S_7, S_{10}$ and $S_{11}$	IGBTs
Flying Capacitor ( $C_{fc}$ )	10 $\mu F$
Leakage inductance ( $L_{lk}$ )	4 $\mu F$
Blocking Capacitor ( $C_{bc}$ )	1.5 $\mu F$
Transformer Cores, Turn ratio( $n$ )	EE80, 5:1
Capacitor Filter ( $C_f$ )	680 $\mu F$
Inductance Filter ( $L_f$ )	30 $\mu H$
Switching Frequency ( $f$ )	50 kHz

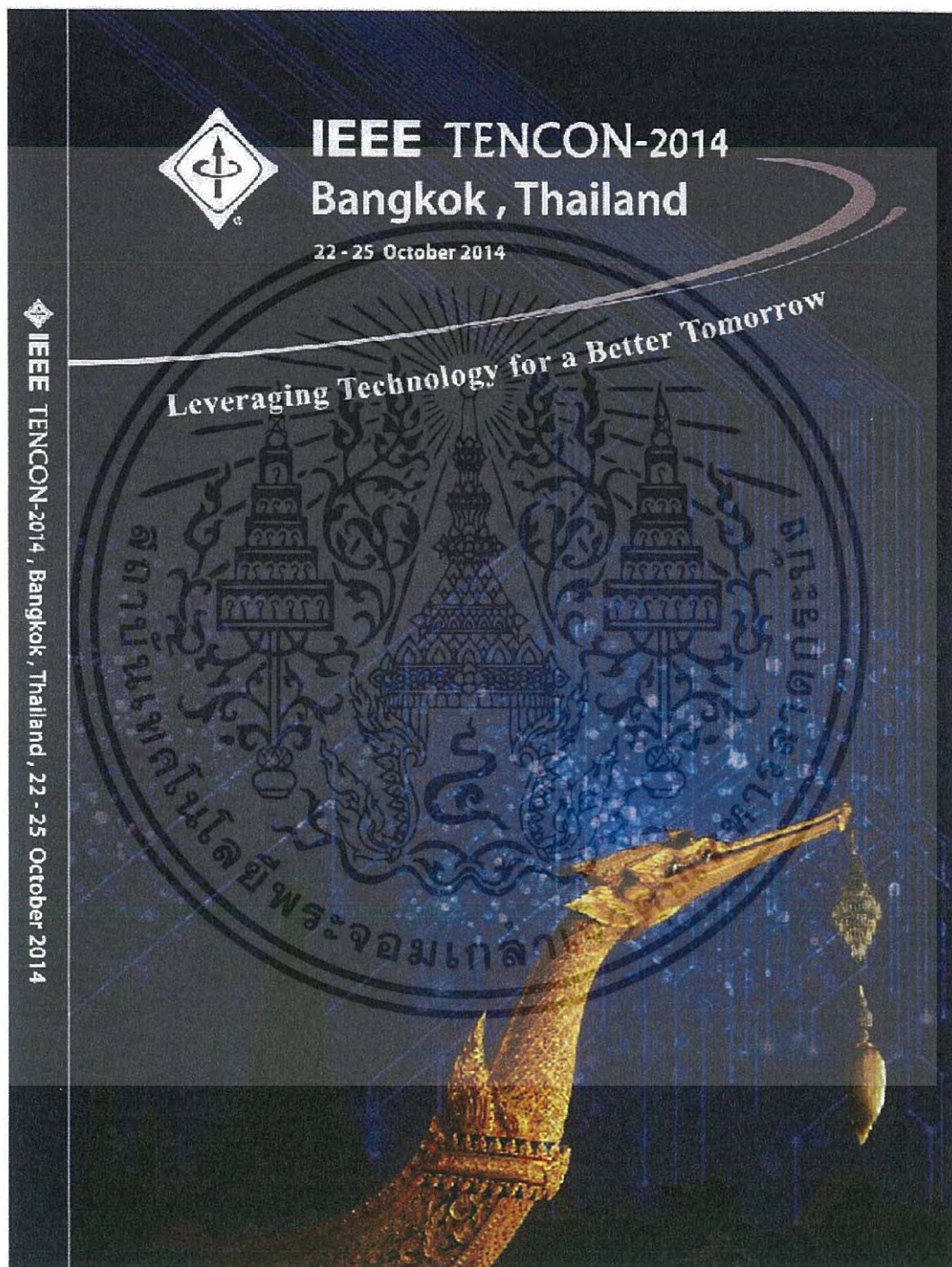
## V. CONCLUSION

A Three-Phase Three-Level DC-DC Converter by using soft-switching used in the circuit is described. The outer-switches are operated under Zero-Voltage Switching condition (ZVS) by using charge transfer through flying capacitors and inner-switches are operated under Zero-Voltage Zero-Current Switching conditions (ZVZCS) by using leakage inductances and voltage across blocking capacitor. The results show losses in the circuit to be reduced and the converter has efficiency of 93.40%. Moreover, it is able to adjust electric power of the converter by using Phase Shifted PWM Strategy. The experimental results are compared to simulation results, which are very similar to each other and simulation results are simulated by program MATLAB<sup>R</sup> Simulink software.

## REFERENCE

- [1] W. Xin, X. Yibo, and F. Huajing, "Study on an Improved dc-dc converter based on ZVZCS PWM three-level," Proc. IEEE EBISS, 2010, pp. 1-3.
- [2] A. Jangwanitert, K. J. Olejniczak, J. C. Balda "An improved zero-voltage and zero-current-switching PWM full-bridge DC-DC Converter", Proc. IEEE IEECON, 2003, Vol.2, pp. 1685–1690.
- [3] X. Ruan and Y. Yan, "Soft-Switching Techniques for PWM Three-Level Converters," Power Electronics and Motion Control Conference, 2000, vol. 1, pp. 417–423.
- [4] J. X. Carr, B. Rowden and J. C. Balda "A Three-Level Full-Bridge Zero-Voltage Zero-Current Switching Converter with a Simplified Switching Scheme", IEEE Transaction on Power Electronics, no. 2, vol. 24, pp.329-338, February 2009.
- [5] X. Ruan, Z. Chen, and W. Chen, "Zero-voltage-switching PWM hybrid full-bridge three-level converter," IEEE Trans. Power Electron., vol. 20, no. 2, pp. 395–404, Mar. 2005.
- [6] D. V. Ghodke, K. Chatterjee, and B. G. Fernandes, "Three-phase three-level, soft switched, phase shifted PWM dc-dc converter for high power applications," IEEE Trans. Power Electron., vol. 23, no. 3, pp. 1214–1227, May 2008.
- [7] X. Ruan and B. Li, "Zero-voltage and zero-current-switching PWM hybrid full-bridge three-level converter," IEEE Trans. Ind. Electron., vol. 52, no. 2, pp. 213–220, Feb. 2005.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# Analysis of Reset Time for A Novel Three-Phase Three-Level ZVZCS DC-DC Converter Using Phase-Shift PWM Strategy

Thammachat Kongwirat

Department of Electrical Engineering, Faculty of Engineering,  
King Mongkut's Institute of Technology Ladkrabang, Thailand  
thammachat.k@egat.co.th

Anuwat Jangwanitlert

Department of Electrical Engineering, Faculty of Engineering,  
King Mongkut's Institute of Technology Ladkrabang, Thailand  
kjanuwat@kmitl.ac.th

**Abstract**— The paper presents an analysis about the reset time of the primary current for a novel three-phase three-level ZVZCS DC-DC converter using phase-shift PWM strategy. The analysis shows the presence of the ZVS turn-on condition at outer switches of Branches A, B and C, ZVZCS turn-on and turn-off conditions at inner switches of the branches. For ZCS turn-off conditions at inner switches, DC blocking capacitors also affects resetting of the primary current directly and validates the consistency between simulation results using MATLAB<sup>R</sup> and experimental results, which exhibits good agreement. The converter has maximum efficiency of 93.50% at 5.6 kW.

**Keywords**—ZVZCS, DC-DC converter, blocking capacitors, three-phase three-level converter, reset time

## I. INTRODUCTION

Nowadays, three-phase three-level ZVZCS DC-DC converter [1] is used in power conversion systems because it has low switching losses [2]-[4] and high efficiency to increase rated voltage, current and power of the converter [5]. The ZCS condition of the proposed converter can be described by using the balanced current's principle of three-phase transformer and voltage drop of DC blocking capacitors to decrease the primary currents to be zero. Thus, the inner switches can operate under zero-current condition (ZCS). The interval time of the primary currents begins decreasing to zero, defined as "Reset time" [6]. In addition, the value of blocking capacitors also affect the reset time if they are varied.

## II. THE POWER CIRCUIT

All the components in the converter obtain DC voltage at the input side from DC link ( $V_{dc}$ ) at which DC voltage is equally divided by two capacitors  $C_{dc1}$  and  $C_{dc2}$ . The gate signals for the outer switches  $S_1$ ,  $S_5$  and  $S_9$  are phase shifted by  $0^\circ$ ,  $120^\circ$  and  $240^\circ$ , respectively, with  $S_4$ ,  $S_8$  and  $S_{12}$  as their respective out of phase. The output power of the converter is varied using the phase shifted strategy by shifting the PWM [7] control signals of the aforesaid outer switches using MOSFETs (i.e.  $S_1$ ,  $S_4$ ,  $S_5$ ,  $S_8$ ,  $S_9$ ,  $S_{12}$ ) and the inner switches using IGBTs  $S_2$ ,  $S_3$ ,  $S_6$ ,  $S_7$ ,  $S_{10}$  and  $S_{11}$ , as illustrated in Fig. 1., 6 clamping diodes  $D_{c1}$ - $D_{c6}$ , 6 Rectifiers  $D_2$ ,  $D_3$ ,  $D_6$ ,  $D_7$ ,  $D_{10}$  and  $D_{11}$ , 3 flying capacitor  $C_{fc1}$ - $C_{fc3}$ . Then, the primary sides of three high frequency single-phase transformers ( $T_{rA}$ ,  $T_{rB}$ ,  $T_{rC}$ ) each are connected in series, respectively, with 3 blocking capacitors ( $C_{bc1}$ - $C_{bc3}$ ) and 3 inductors ( $L_{lk1}$ - $L_{lk3}$ ). The primary and

secondary sides of the transformers are star-connected. In addition, the 6 diode rectifiers ( $D_{r1}$ - $D_{r6}$ ) on the secondary sides of the transformers are connected in series with the output inductor ( $L_f$ ) and in parallel with the output capacitor ( $C_f$ ) and with load ( $R_o$ ).

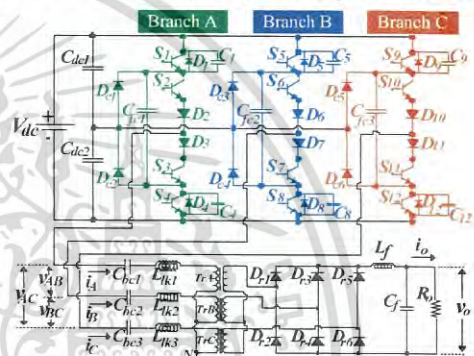


Fig. 1. A Three-Phase Three-Level ZVZCS DC-DC Converter

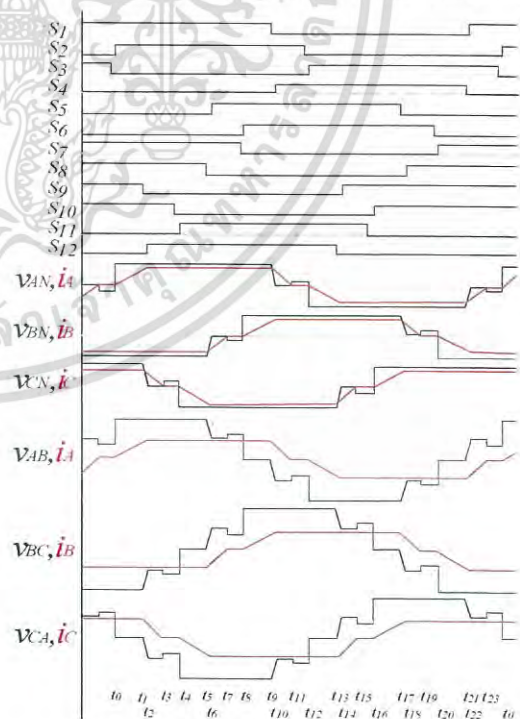


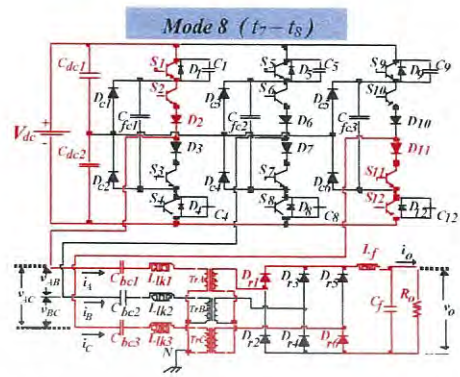
Fig. 2. The operation modes of the proposed converter

### III. THE ANALYSIS OF OPERATION MODES OF THE CIRCUIT UNDER ZVS AND ZCS CONDITIONS

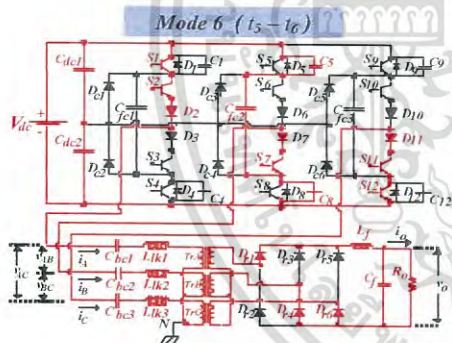
A Novel Three - Phase Three – Level DC-DC Converter can be separated into 24 modes per cycle as indicated in Fig.2. The analysis of ZVZCS conditions in this paper will be shown only the mode causing ZVS condition in  $S_5$  and ZCS condition in  $S_2$  since other switches can be under ZVZCS condition in the same way.

#### A. The Operation Modes Under ZVS Condition

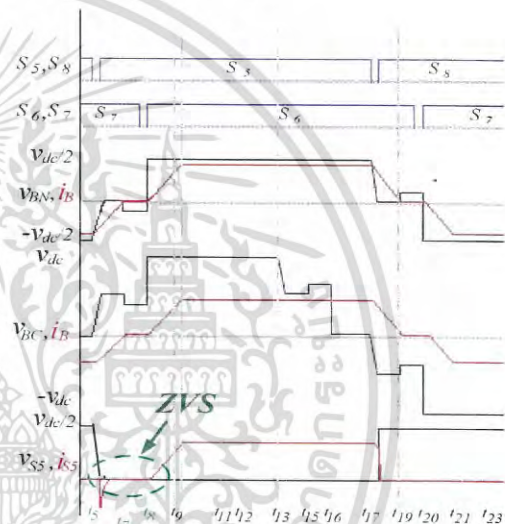
Referring to Fig.3., the occurrence of electric charge transfer from capacitor  $C_5$  of  $S_5$  to capacitor  $C_8$  of  $S_8$  in branch B will be described the operation of the circuit under Zero-Voltage Switching (ZVS) condition of switch  $S_5$ , as follows in Fig.3(a), which must finish transferring by the time  $S_5$  operate at  $t_5$ . When  $S_8$  is commanded to be OFF at  $t_5$ , electric charge in  $C_5$  of  $S_5$  will transfer to  $C_8$  of  $S_8$  via flying capacitor  $C_{fc2}$ . The current  $i_B$  and the voltage  $V_{BN}$  will reduce as indicated in Fig 3(d), until  $i_B$  reaches 0 as shown Fig 3(c). After that,  $S_5$  can be ready to conduct the current under ZVS condition. In the other words, the charge transfer from  $C_5$  to  $C_8$  must be finished before the switch signal of  $S_5$  comes to be ON. As a result, in the operation mode 6 ( $t_5 - t_6$ ),  $S_5$  can be achieved under ZVS condition.



(c)



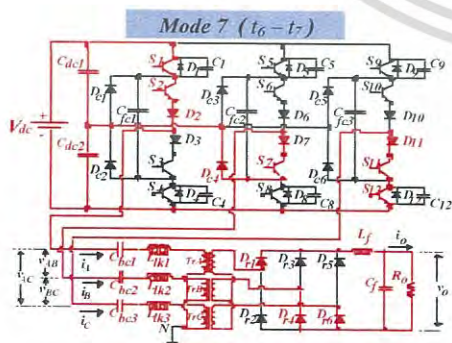
(a)



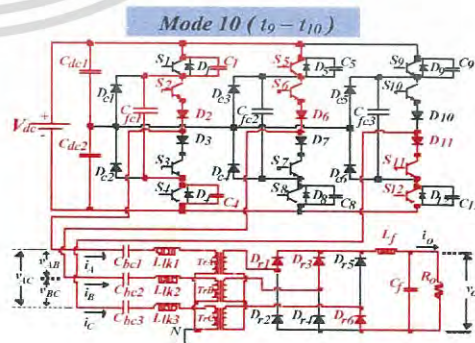
(d)

Fig.3 (a) Mode 6, (b) Mode 7, (c) Mode 8 and (d) Timing diagram of operation mode under ZVS condition in  $S_5$

#### B. The Operation Mode of The Circuit Under ZCS Condition

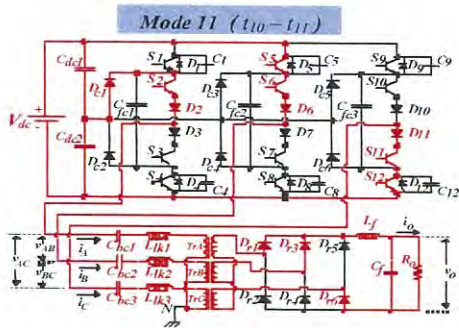


(b)

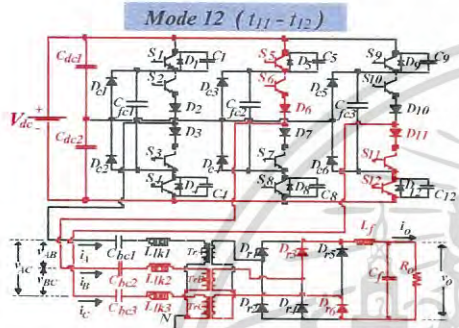


(a)

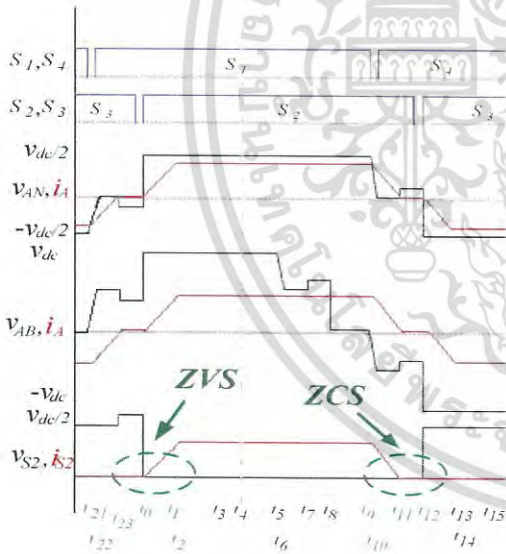
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(b)



(c)



(d)

Fig.4 (a) Mode 10, (b) Mode 11, (c) Mode 12 and (d) Timing diagram of the operation mode under ZCS condition in  $S_2$

Referring to Fig.4., the Zero-Current Switching (ZCS) condition in  $S_2$  will be described by starting at mode 10, as follows in Fig.4(a). At  $t_9$ ,  $S_1$  achieves the signal to be OFF. The current  $i_A$  and voltage  $V_{AN}$  will be reduced until  $V_{AN}$  reaches to 0 at  $t_{10}$ . The voltage across the blocking capacitor  $C_{bc1}$  will affect the current  $i_A$  to reduce linearly by freewheeling via the diode  $D_{c1}$ , as shown in Fig.4 (b) until it reaches to 0 at  $t_{11}$ .

This achieves ZCS condition in  $S_2$ . In the other words, the voltage across the blocking capacitor will affect the current  $i_A$  to be reduce and hit 0 before  $S_2$  achieves the signal to be OFF. Furthermore,  $S_2$  can be achieved to ZVS condition during the beginning of current conduction by leakage inductances  $L_{lk-1}$  which makes the current cannot flow through the switch immediately after the switch is turned ON.

IV. DESIGN CONSIDERATION FOR THE RESET TIME

The outer switches ( $S_1, S_4, S_5, S_8, S_9$  and  $S_{12}$ ) operate under zero-voltage switching condition (ZVS) by transferring charges via the flying capacitors while the inner switches ( $S_2, S_3, S_6, S_7, S_{10}$  and  $S_{11}$ ) operate under zero-voltage zero-current switching condition (ZVZCS) by using the balanced current's principle of three-phase transformer and voltage drop of DC blocking capacitors. This paper presents the results of the changes of the primary current waveforms and the reset time in case of having DC blocking capacitors, as the following:

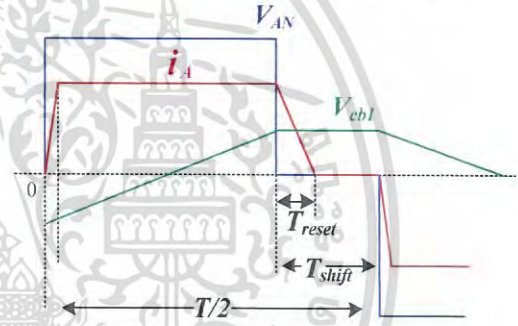


Fig.5. The reset time ( $T_{reset}$ )

According to Fig.5., The inner switches can operate under ZCS condition if the reset time ( $T_{reset}$ ) is less than the shifted time ( $T_{shift}$ ), where  $T_{shift}$  is interval time between  $S_1$  and  $S_2$ .

The voltage drop of DC blocking capacitors is given by:

$$V_{cb1}(t) = \left[ \frac{i_{po}}{2C_{b1}} \right] \left( \frac{T}{2} - T_{shift} \right) \tag{1}$$

According to (1),  $C_{b1}$  can be derived as:

$$C_{b1} = \frac{i_{peak} \left( \frac{T}{2} - T_{shift} \right)}{2 \left( \frac{2L_{lk} \cdot i_{peak}}{T_{reset}} - \frac{V_{dc}}{2} \right)} \tag{2}$$

From Fig.5., it can be concluded as follows:

- 1). If  $T_{reset} > T_{shift}$  then the switches cannot achieve ZCS condition.
- 2). If  $T_{reset} < T_{shift}$  then the switches can achieve ZCS condition.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Input voltage ( $V_{dc}$ )	540 V
Capacitor ( $C_{dc1}$ and $C_{dc2}$ )	4,700 $\mu F$
$S_1, S_4, S_5, S_8, S_9$ and $S_{12}$	MOSFETs
$S_2, S_3, S_6, S_7, S_{10}$ and $S_{11}$	IGBTs
Flying Capacitor ( $C_{fc}$ )	1.2 $\mu F$
Leakage inductance ( $L_{lk}$ )	10 $\mu H$
Blocking Capacitor ( $C_{bc}$ )	0.5-1.5 $\mu F$
Turn ratio ( $n$ )	5 : 1
Capacitor Filter ( $C_f$ )	680 $\mu F$
Inductance Filter ( $L_f$ )	30 $\mu H$
Output Resistance ( $R_o$ )	22 $\Omega$
Switching Frequency ( $f$ )	50 kHz

Fig.6. Simulink model of proposed converter

V. EXPERIMENTAL RESULTS

Figs. 6 shows the simulation model of the proposed converter. The simulation and experimental results are quite similar. However, these results will also be compared each other. Fig. 7 from the simulation and Fig. 8 from the experiment show the phase voltage ( $V_{an}$ ) and the phase current ( $i_a$ ) waveforms of the proposed converter. For the example, in case of choosing DC blocking capacitors of 1.50  $\mu F$ , it is also found that an inner switch can operate under ZCS condition and the reset time is 1.20  $\mu s$ . Finally, Fig.9 from the simulation and Fig. 10 from the experiment show the phase voltage ( $V_{an}$ ) and the phase current ( $i_a$ ) waveform. In case of selecting DC blocking capacitors of 0.50  $\mu F$ , it is concluded that an inner switch can operate under ZCS condition and the reset time is very short which just equals to 0.80  $\mu s$ .

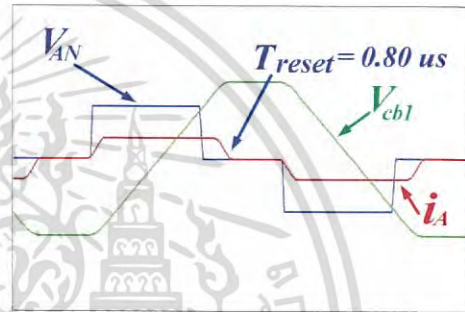


Fig.9. Phase voltage  $V_{AN}$  and phase current  $i_A$  from simulation at  $C_{b1} = 0.50 \mu F$

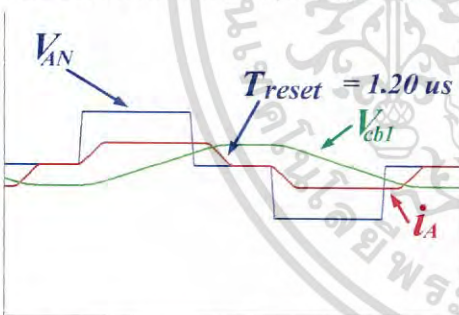


Fig.7. Phase voltage  $V_{AN}$  and phase current  $i_A$  from simulation at  $C_{b1} = 1.50 \mu F$

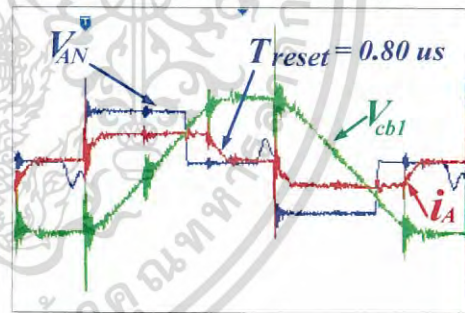


Fig.10. Phase voltage  $V_{AN}$  and phase current  $i_A$  from experiment at  $C_{b1} = 0.50 \mu F$

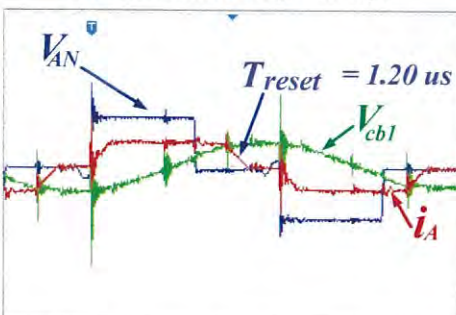


Fig.8. Phase voltage  $V_{AN}$  and phase current  $i_A$  from experiment at  $C_{b1} = 1.50 \mu F$

Table1 The value of DC blocking capacitors vs. the reset time.

The value of DC blocking capacitors	Reset time	Blocking capacitors voltage
1.50 $\mu F$	1.20 $\mu s$	16 V
1.25 $\mu F$	1.00 $\mu s$	20 V
1.00 $\mu F$	1.16 $\mu s$	24 V
0.75 $\mu F$	1.13 $\mu s$	32 V
0.50 $\mu F$	0.80 $\mu s$	48 V

Table1 illustrates the changing of reset time and blocking capacitor voltage at each of value of DC blocking capacitors. If the value of DC blocking capacitors is less, it will make the reset time be shorter accordingly.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

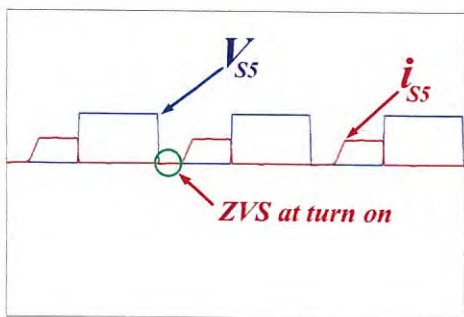


Fig.11. Voltage and current waveform of  $S_5$  (simulation)

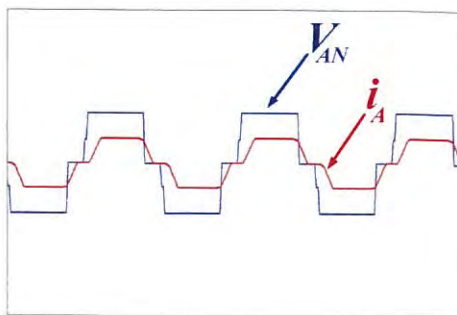


Fig.15. Waveforms voltage phase  $V_{AN}$  and current phase  $i_A$  (simulation)

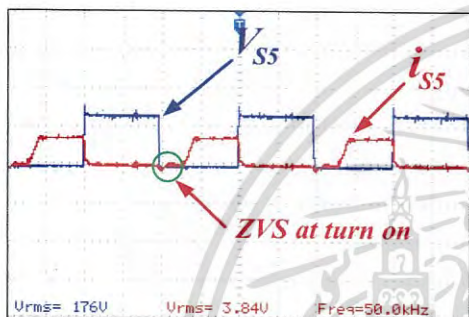


Fig.12. Voltage and current waveform of  $S_5$  (experiment)

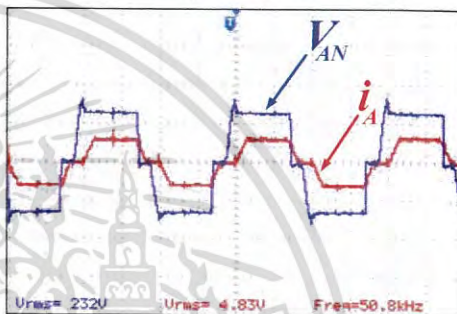


Fig.16. Waveforms of voltage phase  $V_{AN}$  and current phase  $i_A$  (experiment).

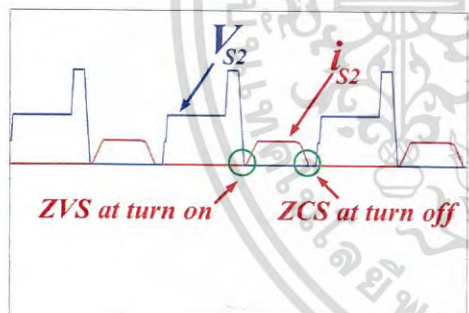


Fig.13. Voltage and current waveform of  $S_2$  (simulation)

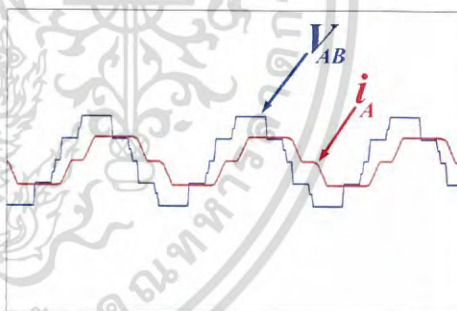


Fig.17. Waveforms of voltage line  $V_{AB}$  and current line  $i_A$  (simulation).

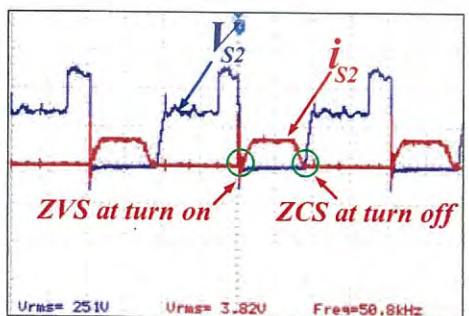


Fig.14. Voltage and current waveform of  $S_2$  (experiment).

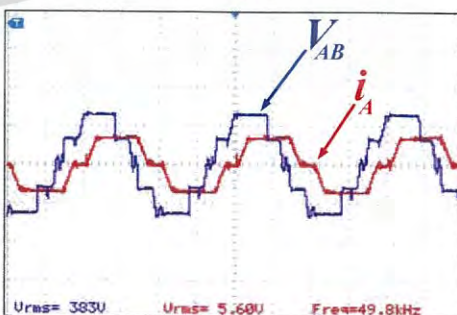


Fig.18. Waveforms of voltage line  $V_{AB}$  and current line  $i_A$  (experiment).

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

The MATLAB<sup>®</sup> Simulink software program is used to create a simulation model, i.e. the Simulink model and all parameters as shown in Fig. 6. The Comparison results between simulation and experimental can be demonstrated as shown in Figs. 11, 12, 13, 14, 15, 16, 17 and 18. Both results are very consistent. From Figs. 11 and 12,  $S_5$  is clearly operated under Zero-Voltage Switching turn-on condition. Therefore, the voltage across  $S_5$  will be equal to 0 before current  $i_{S5}$  flows the switch. This process will be shown at outer switches of Branches A, B and C ( $S_1, S_4, S_8, S_9$  and  $S_{12}$ ). From Figs. 13 and 14, the switch  $S_2$  is obviously operated under Zero-Current Switching turn-off condition. That is to say, the current  $i_{S2}$  will be equal to 0 before voltage across switch  $S_2$ . This is due to the voltage from blocking capacitors which prevents losses during the end of current conduction. Furthermore, there is also ZVS condition occurring at turn-on condition by leakage inductances. This process can be found ZVZCS turn-on and turn-off conditions at inner switches ( $S_3, S_6, S_7, S_{10}$  and  $S_{11}$ ) of the branches. The waveforms of phase voltage  $V_{AN}$  and phase current  $i_A$  can be shown in Fig.15 and16. Next, the waveforms of line to line voltage  $V_{AB}$  and line current  $i_A$  can be shown in Fig.17 and 18. All these simulation results are also verified by experimental ones, using the prototype test-set of 5.6 kW (Fig.19) by using 540  $V_{dc}$  input voltage, 110  $V_{dc}$  output voltage, the switch frequency of 50 kHz. This test-set has maximum efficiency at 93.50 %. Also, the efficiency versus load current can be shown in Fig.20.

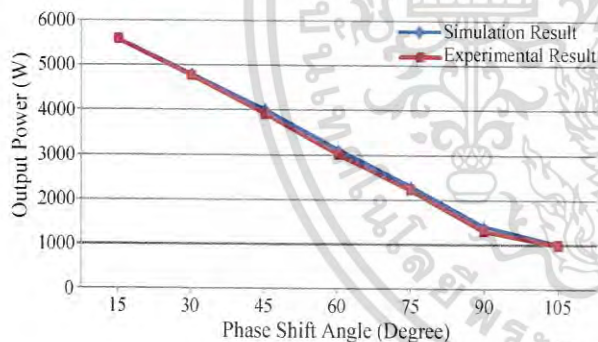


Fig.19. Output power vs phase shift angle.

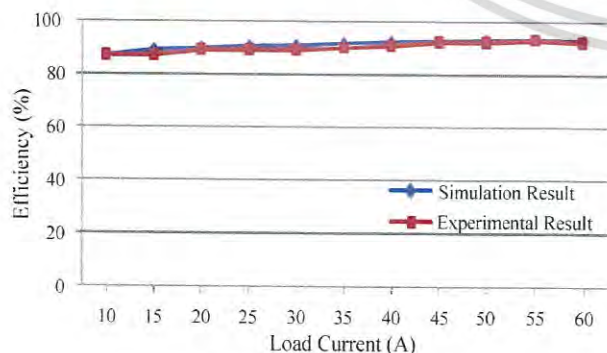


Fig.20. Efficiency versus load current.

Furthermore, the output power of the proposed converter is varied by the phase shifted pulse-width modulation (PWM) strategy. In case of increasing phase shift angle of PWM signal, the electric power of the converter will be reduced because when phase shift angle increases, output voltage of converter declines, as the results shown in Fig.19.

## VI. CONCLUSION

The proposed converter can operate under soft switching conditions. That is to say, the outer switches of the branches can achieve ZVS turn-on condition and ZVZCS turn-on and turn-off conditions at inner switches. This paper also describes the operation under ZCS condition by using the balanced current's principle of three-phase transformer. Therefore, the sum of current in neutral line has to be zero. So, the changing of the phase current will affect to reset current another phase, that can provide the inner switches operating under ZCS condition. The voltage drop of DC blocking capacitors will help acceleration to reduce the primary current to be zero. In addition, it is able to adjust the reset time by varying the value of DC blocking capacitors, when the value of DC blocking capacitors is decreased, the reset time of the primary current will decline accordingly. Using DC blocking capacitors has an advantage as reducing the eddy currents of the transformer. However, it has some drawbacks such as power losses before transferring to the transformer because of the voltage across DC blocking capacitors.

## REFERENCES

- [1] T. Kongwirat and A. Jangwanitlert, "A novel three-phase three-level ZVZCS DC-DC converter using phase-shift PWM strategy," in Proc. IEEE 10th ECTI, Nakornratchasima, Thailand, 2014
- [2] X. Ruan and B. Li, "Zero-voltage and zero-current-switching PWM hybrid full-bridge three-level converter," IEEE Trans. Ind. Electron., vol. 52, no. 2, pp. 213-220, Feb. 2005
- [3] X. Ruan and Y. Yan, "Soft-Switching Techniques for PWM Three-Level Converters," Power Electronics and Motion Control Conference, 2000, vol. 1, pp. 417 - 423.
- [4] J. X. Carr, B. Rowden and J. C. Balda "A Three-Level Full-Bridge Zero-Voltage Zero-Current Switching Converter with a Simplified Switching Scheme", IEEE Transaction on Power Electronics, no. 2, vol. 24, pp.329-338, February 2009.
- [5] Byeong-Mun Song, Robert McDowell, Andrew Bushnell and Joel Ennis "A Three-Level DC-DC Converter With Wide-Input Voltage Operations for Ship-Electric-Power-Distribution Systems", IEEE Transactions on Plasma Science, vol. 32, no. 5, pp. 1856-1863, October 2004
- [6] J.Songboonkaew and A.Jangwanitlert, "Analysis of three-level full-bridge ZVZCS PWM converter with simple auxiliary circuit" Electrical Engineering/Electronics, Computer, Telecommunications and Information Technology (ECTI-CON), 2012 9th International Conference, pp 1 - 4.
- [7] A.Jangwanitlert and J.Songboonkaew, "A Comparison of Zero-Voltage and Zero-Current Switching Phase-Shifted PWM DC-DC Converters" Power Electronics and Drives Systems, 2005. PEDS 2005. International Conference on Volume: 1, pp. 95 - 100.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



KIEE

**THE KOREAN INSTITUTE OF ELECTRICAL ENGINEERS**

RM 901 Science & Technology Center 635-4, Yeoksam-dong,  
Gangnam-gu, SEOUL, 135-703, KOREA  
Phone : +82-2-553-0151 Fax : +82-2-566-9957  
E-mail : jeet@kiee.or.kr http://www.kiee.or.kr

June 5, 2017

## Certificate of Paper Publication

Paper No.	J-17-02-048
Paper Title	Evaluation of a Three-Phase Three-Level ZVZCS DC-DC Converter Using Phase-Shift PWM Strategy
Author(s)	Thammachat Kongwirat (King Mongkut's Institute of Technology Ladkrabang, Thailand.) Anuwat Jangwanitlert (King Mongkut's Institute of Technology Ladkrabang, Thailand. )
Accepted Date	May 28, 2017

This is to certify that this paper will be published in Journal of Electrical Engineering & Technology, Vol. 12 , No. 5 (September 1 ,2017/ ISSN:1975-0102).

Byong Jun Lee

Editor-In-Chief

Journal of Electrical Engineering &amp; Technology

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# Evaluation of a Three-Phase Three-Level ZVZCS DC-DC Converter Using Phase-Shift PWM Strategy

Thammachat Kongwirat<sup>†</sup> and Anuwat Jangwanitlert<sup>\*</sup>

**Abstract** – This paper presents the evaluation of a three-phase three-level DC-DC converter which achieves the soft switching condition for all switches in the circuit and uses the phase-shift PWM strategy to adjust electric power at the output side. According to the analysis, the operation modes can be categorized into two cases: in the first case, where the phase shift angle is less than 120 degrees and in the second case, where the phase shift angle is more than 120 degrees. The outer switches of the circuit operate under ZVS condition and the inner switches operate under ZVZCS condition. It has been discovered that under ZCS condition of the inner switches, when the blocking capacitors decrease, they make the voltage across the blocking capacitor higher so the current reduce rapidly. A three-phase three-level DC-DC converter has a maximum efficiency of 93.5% when its load is of 5.7 kW. The results from the experiment have been compared to the results obtained by the MATLAB<sup>®</sup> simulator in order to confirm the validity of the proposed converter.

**Keywords:** Three-phase three-level, ZVZCS, Blocking capacitor

## 1. Introduction

Recently, hard switching DC-DC converters have been widely used in many industries. The high-frequency operation requires a reduction in the size and weight of the converter. However, an increase in the operating frequency causes an increase in the switching loss as well as switching stress. The main effect of the switching loss is in the total converter loss. Therefore, the efficiency of hard switching DC-DC converters is low because the total power is being lost in terms of switching loss. In order to increase efficiency and reduce switching loss including switching stress on DC-DC converters, it is recommended that soft-switching be utilized to improve all of the problems in hard switching DC-DC converters. Soft switching in this paper means zero-voltage and zero-current switching (ZVZCS) [1]-[4] operation in DC-DC converters. The ZVZCS is a combined operation of zero-voltage switching (ZVS) [5]-[8] and zero-current switching (ZCS) [9]. The ZVS refers to the condition where the voltage across the switch reaches zero before the current flows through the switch. This condition can reduce the turn-on switching loss. In this paper, the ZCS condition denotes that the current reaches zero before the voltage crosses the switch. This condition can reduce the turn-off switching loss as well. Therefore, the ZVZCS can solve this major problem presented in DC-DC converters. The ZVZCS condition in the circuit can be applied by using an auxiliary circuit [10]-[13] or a blocking capacitor [14], [15]. Nevertheless,

the auxiliary circuit needs added components and devices which lead to incurring additional costs while losing system reliability. Consequently, it has been decided to use the blocking capacitor to operate the devices in soft switching mode. The blocking capacitor is a simply designed, low cost option. However, it should be noted that voltage across the blocking capacitor decreases primary voltage of a high-frequency transformer. As a result, changes in the blocking capacitor value either increases or reduces the reset time and changes the blocking capacitor voltage levels in the circuit. The single phase of pulse-width modulation (PWM) DC-DC converters can be divided into 2 circuits: half-bridge (HB) [16]-[18] and full-bridge (FB) [19], [20] topologies as applied in the industry. More applications require high power and high input voltage such as battery chargers, wind turbine [21]-[26], switching power supplies, electrical vehicles, etc. With the need for increased power density, power conversion at a lower cost, insulated gate bipolar transistors (IGBTs) in high-frequency high-power applications are required as power devices instead of metal-oxide-semiconductor field-effect transistors (MOSFETs). IGBTs have a higher power density and lower cost compared to MOSFETs. Moreover, the operating frequency of IGBTs is much lower than MOSFETs due to a higher switching loss, which increases from the current during the turn-off period. Using IGBTs at higher switching frequencies reduces the turn-off switching loss under the ZVZCS condition. In the circuit, the combination of MOSFETs and IGBTs is employed to reduce some conduction and switching losses. At the present, not a great deal of researches on three-phase three-level DC-DC converter papers has been found. This paper demonstrates the flexibility of three-phase [27] three-level [28], [29] zero-voltage and zero-current (ZVZCS) DC-DC converters by using

<sup>†</sup> Corresponding Author: Dept. of Electrical Engineering, Faculty of Engineering, King Mongkut's Institute of Technology Ladkrabang, Thailand. (Thammachat.k@egat.co.th)

<sup>\*</sup> Dept. of Electrical Engineering, Faculty of Engineering, King Mongkut's Institute of Technology Ladkrabang, Thailand. (kjanuwat@kmitl.ac.th)  
Received: February 04, 2017; Accepted: May 28, 2017

half-bridge circuits for each branch of the three-phase inverter. This circuit can be operated under ZVZCS condition without an auxiliary circuit by using blocking capacitors connected to the output side of the inverter. For adjustment of electric power at the output side, the phase-shift [30] PWM strategy is used to shift the phase angle of switches in each branch. This makes it easy and convenient to control the electric power as well as gives a wide load range of adjustment. As described, this paper focuses on two cases of operation modes where the angle phase shift is less than 120 degrees or one where the angle phase shift device is more than 120 degrees. Therefore, all the mentioned information covers every operation range for a DC-DC converter.

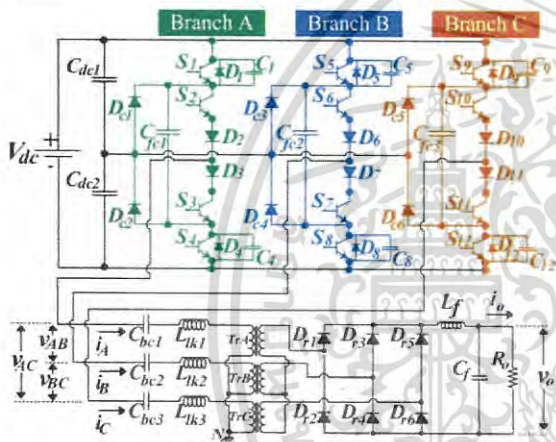


Fig.1. Three-Phase Three-Level ZVZCS DC-DC Converter.

As shown in Fig.1, a DC Link ( $V_{dc}$ ) supplies a three-phase three-level DC-DC converter with DC voltage. The capacitors ( $C_{dc1}$  and  $C_{dc2}$ ) are used to divide the voltage into  $V_{dc}/2$ . This causes the voltage across the switching device to result in half of  $V_{dc}$  as well. The switches ( $S_1, S_4, S_5, S_8, S_9$  and  $S_{12}$ ), called outer switches, use MOSFETs. The switches ( $S_2, S_3, S_6, S_7, S_{10}$  and  $S_{11}$ ), called inner switches, use IGBTs. In addition, each branch of the inverter consists of clamping diodes ( $D_{c1}-D_{c6}$ ) functioning as paths of current in freewheeling mode. The diodes ( $D_2, D_3, D_6, D_7, D_{10}$  and  $D_{11}$ ) are used to prevent IGBTs from the reverse bias voltage. The flying capacitors ( $C_{fc1}-C_{fc3}$ ) function as the path of current in each branch between the upper and lower switches in order to reach ZVS condition. The blocking capacitors ( $C_{bc1}-C_{bc3}$ ) are connected in a series with leakage inductances ( $L_{lk1}-L_{lk3}$ ). High-frequency transformers ( $T_{rA}, T_{rB}$  and  $T_{rC}$ ) are used to reach ZCS condition in the circuit. By using single-phase high-frequency transformers to make three-phase transformer (Y-Y type) on the output side of inverter, a three-phase rectifier converts high-frequency AC voltage into DC voltage through the diode rectifiers

( $D_{r1}-D_{r6}$ ) and use the LC filter ( $C_f$  and  $L_f$ ) as a low pass circuit to achieve smooth DC output voltages. The resistor ( $R_o$ ) is connected to the output side of the circuit to act as load.

## 2. A Three-Phase Three-Level ZVZCS DC-DC Converter Using Phase-Shift PWM Strategy

There are many ways to adjust electric power in the output side of DC-DC converters. However, to make three levels of voltage condition easily control the electric power, this research employs a phase shift strategy at the inner switches of the circuit. The operation modes of the circuit can be divided into 2 cases as follows:

### 2.1 Operation mode in the case where the angle phase shift is less than 120 degrees.

Fig.2 shows that the theoretical waveforms of operation mode in the case that the angle phase shift is less than 120 degrees can be divided into 24 modes, only half of which are mentioned in this paper (12 modes).

#### Mode I ( $t_0 - t_1$ )

Switches  $S_1, S_7, S_8$  and  $S_{10}$ , are still in the ON position. Then, at  $t_0$ , the switch  $S_2$  receives an ON gate signal. The current  $i_A$  flows to the high-frequency transformer  $Tr_A$  through switches  $S_1$  and  $S_2$  as in (1) and charges the blocking capacitor  $C_{bc1}$  as shown in Fig.2. At this time, it is considered that switches  $S_1$  and  $S_2$  are performing under ZVS condition and the current flows through the diode  $D_2$ , the leakage inductance  $L_{lk1}$  and the high-frequency transformer  $Tr_A$ . At the same time, when the current  $i_A$  increases linearly through the switches, the current  $i_C$  decreases linearly by flowing through the clamping diode  $D_{c3}$  and switch  $S_{10}$ . This can be explained by the balance principle of the three-phase transformer of which the sum of the current in the neutral line is zero  $i_N = 0$ , as in (2). This mode ends when the current  $i_C$  decreases to zero followed by (3). The reset time, as illustrated (4), shows that the voltage across the blocking capacitor effects the reset time of the current  $i_C$ . As for the secondary side of the high-frequency transformer, diodes  $D_{r1}, D_{r4}$  and  $D_{r5}$  conduct the current to the load.

$$i_A = \left[ \frac{V_{dc} + 2v_{cbp}}{2 \cdot L_{lk}} \right] (t - t_0) \quad (1)$$

$$i_N = i_A + i_B + i_C = 0 \quad (2)$$

if  $i_B = -j_{Peak}$  and (1) represents (2).

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$i_c = i_{peak} - \left[ \frac{V_{dc} + 4 \cdot v_{cbp}}{4 \cdot L_{lk}} \right] (t - t_0) \quad (3)$$

$$T_{reset} = \frac{4 \cdot L_{lk} \cdot i_{peak}}{V_{dc} + 4 \cdot v_{cbp}} \quad (4)$$

where  $L_{lk1} = L_{lk2} = L_{lk3} = L_{lk}$

and  $v_{cbp}$  is the peak of the capacitor blocking voltage.

#### Mode 2 ( $t_1 - t_2$ )

At  $t_1$ , the current  $i_c$  reaches zero and causes the switch  $S_{10}$  to stop conducting the current under the ZCS condition as shown in Fig.2. The voltage  $v_{CN}$  is zero as illustrated in (5). However, voltages  $v_{AN}$  and  $v_{BN}$  in (6) remain the same. Furthermore, currents  $i_A$  and  $i_B$  continue to flow in the same direction. On the secondary side of the high-frequency transformer, the diode  $D_{r5}$  stops conducting the current because there is no the current  $i_c$  passing through. Diodes  $D_{r1}$  and  $D_{r4}$  still conduct the current to the load.

$$v_{CN} = 0 \quad (5)$$

$$v_{AN} = -v_{BN} = \frac{V_{dc}}{2} \quad (6)$$

#### Mode 3 ( $t_2 - t_3$ )

At  $t_2$ , the switch  $S_N$  is turned OFF. The current  $i_B$  transfers the electric charge from capacitor  $C_5$  to  $C_8$  through the flying capacitor  $C_{fc2}$  as shown in Fig.2. Therefore, the voltage  $v_{C5}$  is followed by (7) and the voltage  $v_{C8}$  is defined by (8). The current  $i_B$  still flows in the same direction. Voltages  $v_{AN}$  and  $v_{CN}$  remain the same as in Mode 2. During this time, the voltage  $v_{BN}$  increases linearly. This mode ends when the voltage  $v_{BN}$  is equal to zero. On the secondary side of the high-frequency transformer, diodes  $D_{r1}$  and  $D_{r4}$  still conduct the current as in Mode 2.

$$v_{C5} = \frac{V_{dc}}{2} - \frac{i_{peak}}{2 \cdot C_r} (t - t_2) \quad (7)$$

$$v_{C8} = \frac{i_{peak}}{2 \cdot C_r} (t - t_2) \quad (8)$$

where  $C_5 = C_8 = C_r$ .

#### Mode 4 ( $t_3 - t_4$ )

After transferring the electric charge, there is no voltage across the switch  $S_5$ . At  $t_3$ , the switch  $S_5$  will be ready to be operated under ZVS condition. In Mode 4, the voltage  $v_{BN}$  is zero. The current  $i_B$  charges the blocking capacitor  $C_{bc2}$  until the capacitor voltage goes to  $-v_{cbp}$ . The voltage  $v_{BC}$  is zero as illustrated in (9). However, voltages  $v_{AB}$  and  $v_{CA}$  are followed by (10). The current  $i_B$  flows to the switch  $S_7$  and the clamping diode  $D_{c4}$ . Diodes  $D_{r1}$  and  $D_{r4}$  still conduct the current to the load as shown in Fig.2.

$$v_{BC} = 0 \quad (9)$$

$$v_{AB} = -v_{CA} = \frac{V_{dc}}{2} \quad (10)$$

#### Mode 5 ( $t_4 - t_5$ )

At  $t_4$ , the switch  $S_{11}$  receives an ON gate signal. The current  $i_c$  flows to the high-frequency transformer  $Tr_c$  through switches  $S_{11}$  and  $S_{12}$  as in (11) and the charge blocking capacitor  $C_{bc3}$ . At this time, it is considered that switches  $S_{11}$  and  $S_{12}$  are performing under ZVS condition and the current flows through the diode  $D_{11}$ , the leakage inductance  $L_{lk3}$  and the high-frequency transformer  $Tr_c$ . At the same time, when the current  $i_c$  decreases linearly through the switches, the current  $i_B$  increases linearly by flowing through the clamping diode  $D_{c4}$  and the switch  $S_7$ . This can be explained by the balance principle of the three-phase transformer of which the sum of the current in the neutral line is zero  $i_N = 0$ , as in (2). This mode ends when the current  $i_B$  decreases to zero, followed by (12). As illustrated (4), the reset time shows that the voltage across the blocking capacitor affects the reset time of the current  $i_B$ . As for the secondary side of the high-frequency transformer, diodes  $D_{r1}$ ,  $D_{r4}$  and  $D_{r6}$  conduct the current to the load as shown in Fig.2.

$$i_c = \left[ \frac{V_{dc} + 2v_{cbp}}{2 \cdot L_{lk}} \right] (t - t_4) \quad (11)$$

if  $i_A = -i_{peak}$  and (11) represents (2).

$$i_B = i_{peak} - \left[ \frac{V_{dc} + 4 \cdot v_{cbp}}{4 \cdot L_{lk}} \right] (t - t_4) \quad (12)$$

#### Mode 6 ( $t_5 - t_6$ )

At  $t_5$ , the current  $i_B$  reaches zero and causes the switch  $S_7$  to stop conducting the current under the ZCS condition. The voltage  $v_{BN}$  is zero as in (13). However, voltages  $v_{AN}$  and  $v_{CN}$  in (14) remain the same. Moreover, the current  $i_A$  still flows in the same direction. At the secondary side of the high-frequency transformer, diodes  $D_{r1}$  and  $D_{r6}$  still conduct current to the load as shown in Fig.2.

$$v_{BN} = 0 \quad (13)$$

$$v_{AN} = -v_{CN} = \frac{V_{dc}}{2} \quad (14)$$

#### Mode 7 ( $t_6 - t_7$ )

At  $t_6$ , the switch  $S_I$  is turned OFF. The current  $i_A$  transfers the electric charge from capacitor  $C_4$  to  $C_1$  through the flying capacitor  $C_{fc1}$  as shown in Fig.2. Therefore, the voltage  $v_{C1}$  is followed by (15) and the voltage  $v_{C4}$  is defined by (16). Currents  $i_A$  and  $i_c$  still flows in the same direction. Voltages  $v_{BN}$  and  $v_{CN}$  remain the same as in Mode 6. During this time, the voltage  $v_{AN}$  decreases linearly. This mode

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ends when the voltage  $v_{AN}$  is equal to zero. On the secondary side of the high-frequency transformer, diodes  $D_{r1}$  and  $D_{r6}$  still conduct current as in Mode 6.

$$v_{C1} = \frac{i_{peak}}{2 \cdot C_r} (t - t_6) \quad (15)$$

$$v_{C4} = \frac{V_{dc}}{2} - \frac{i_{peak}}{2 \cdot C_r} (t - t_6) \quad (16)$$

where  $C_1 = C_4 = C_r$ .

#### Mode 8 ( $t_7 - t_8$ )

After transferring the electric charge, there is no voltage across the switch  $S_4$ . At  $t_7$ , the switch  $S_4$  is ready to be operated under ZVS condition. In Mode 8, the voltage  $v_{AN}$  is zero. The current  $i_A$  charges the blocking capacitor  $C_{bc1}$  until the capacitor voltage goes to  $v_{chp}$ . The voltage  $v_{AB}$  is zero as illustrated in (17). However, the voltages  $v_{AB}$  and  $v_{CA}$  are followed by (18). The current  $i_A$  flows to the clamping diode  $D_{C1}$ , the switch  $S_2$  and the diode  $D_2$ . Diodes  $D_{r1}$  and  $D_{r6}$  still conduct the current to the load as shown in Fig.2.

$$v_{AB} = 0 \quad (17)$$

$$v_{BC} = -v_{CA} = \frac{V_{dc}}{2} \quad (18)$$

#### Mode 9 ( $t_8 - t_9$ )

At  $t_8$ , the switch  $S_6$  receives an ON gate signal. The current  $i_B$  flows to the high-frequency transformer  $Tr_B$  through switches  $S_5$  and  $S_6$  as in (19) and charge the blocking capacitor  $C_{bc2}$ . At this time, it is considered that switches  $S_5$  and  $S_6$  are performing under ZVS condition and the current flows through the diode  $D_6$ , the leakage inductance  $L_{lk2}$  and the high-frequency transformer  $Tr_B$ . At the same time, when the current  $i_B$  increases linearly through the switches, the current  $i_A$  decreases linearly by flowing through the clamping diode  $D_{C1}$  and the switch  $S_2$ . This can be explained by the balance principle of the three-phase transformer of which the sum of the current in the neutral line is zero  $i_N = 0$ , as in (2). This mode ends when the current  $i_A$  decreases to zero as illustrated in (20). The reset time, as illustrated (4), shows that the voltage across the blocking capacitor affects the reset time of current  $i_A$ . For the secondary side of the high-frequency transformer, diodes  $D_{r1}$ ,  $D_{r3}$  and  $D_{r6}$  conduct the current to the load as shown in Fig.2.

$$i_B = \left[ \frac{\frac{V_{dc}}{2} + 2v_{chp}}{2 \cdot L_{lk}} \right] (t - t_8) \quad (19)$$

if  $i_C = -i_{peak}$  and (19) represents (2).

$$i_A = i_{peak} - \left[ \frac{V_{dc} + 4 \cdot v_{chp}}{4 \cdot L_{lk}} \right] (t - t_8) \quad (20)$$

#### Mode 10 ( $t_9 - t_{10}$ )

At  $t_9$ , the current  $i_A$  reaches zero and causes the switch  $S_2$  to stop conducting the current under the ZCS condition. The voltage  $v_{AN}$  is zero as in (21). However, voltages  $v_{BN}$  and  $v_{CN}$  in (22) are still the same. Moreover, the current  $i_B$  still flows in the same direction. At the secondary side of the high-frequency transformer, diodes  $D_{r3}$  and  $D_{r6}$  still conduct the current to the load as shown in Fig.2.

$$v_{AN} = 0 \quad (21)$$

$$v_{BN} = -v_{CN} = \frac{V_{dc}}{2} \quad (22)$$

#### Mode 11 ( $t_{10} - t_{11}$ )

At  $t_{10}$ , the switch  $S_{12}$  is turned OFF. The current  $i_C$  transfers the electric charge from capacitor  $C_9$  to  $C_{12}$  through the flying capacitor  $C_{fc3}$  as shown in Fig.2. Therefore, the voltage  $v_{C9}$  is followed by (23) and the voltage  $v_{C12}$  is defined by (24). Currents  $i_B$  and  $i_C$  still flows in the same direction. Voltages  $v_{AN}$  and  $v_{BN}$  remain the same as in Mode 10. During this time, the voltage  $v_{CN}$  increases linearly. This mode ends when the voltage  $v_{CN}$  is equal to zero. On the secondary side of the high-frequency transformer, diodes  $D_{r3}$  and  $D_{r6}$  still conduct the current as in Mode 10.

$$v_{C9} = \frac{V_{dc}}{2} - \frac{i_{peak}}{2 \cdot C_r} (t - t_{10}) \quad (23)$$

$$v_{C12} = \frac{i_{peak}}{2 \cdot C_r} (t - t_{10}) \quad (24)$$

where  $C_9 = C_{12} = C_r$ .

#### Mode 12 ( $t_{11} - t_{12}$ )

After transferring the electric charge, there is no voltage across the switch  $S_9$ . At  $t_{11}$ , the switch  $S_9$  is ready to be operated under ZVS condition. In Mode 12, the voltage  $v_{CN}$  is zero. The current  $i_C$  charges the blocking capacitor  $C_{bc3}$  until the capacitor voltage goes to  $-v_{chp}$ . The voltage  $v_{CA}$  is zero as illustrated in (25). Voltages  $v_{AB}$  and  $v_{BC}$  are followed by (26). The current  $i_C$  flows to the diode  $D_{11}$ , the switch  $S_{11}$  and the clamping diode  $D_{C6}$ . Diodes  $D_{r3}$  and  $D_{r6}$  still conduct the current to the load as shown in Fig.2.

$$v_{CA} = 0 \quad (25)$$

$$-v_{AB} = v_{BC} = \frac{V_{dc}}{2} \quad (26)$$

Modes 13–24 are similar to Modes 1–12 except for the reversal of the voltage and the current si

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

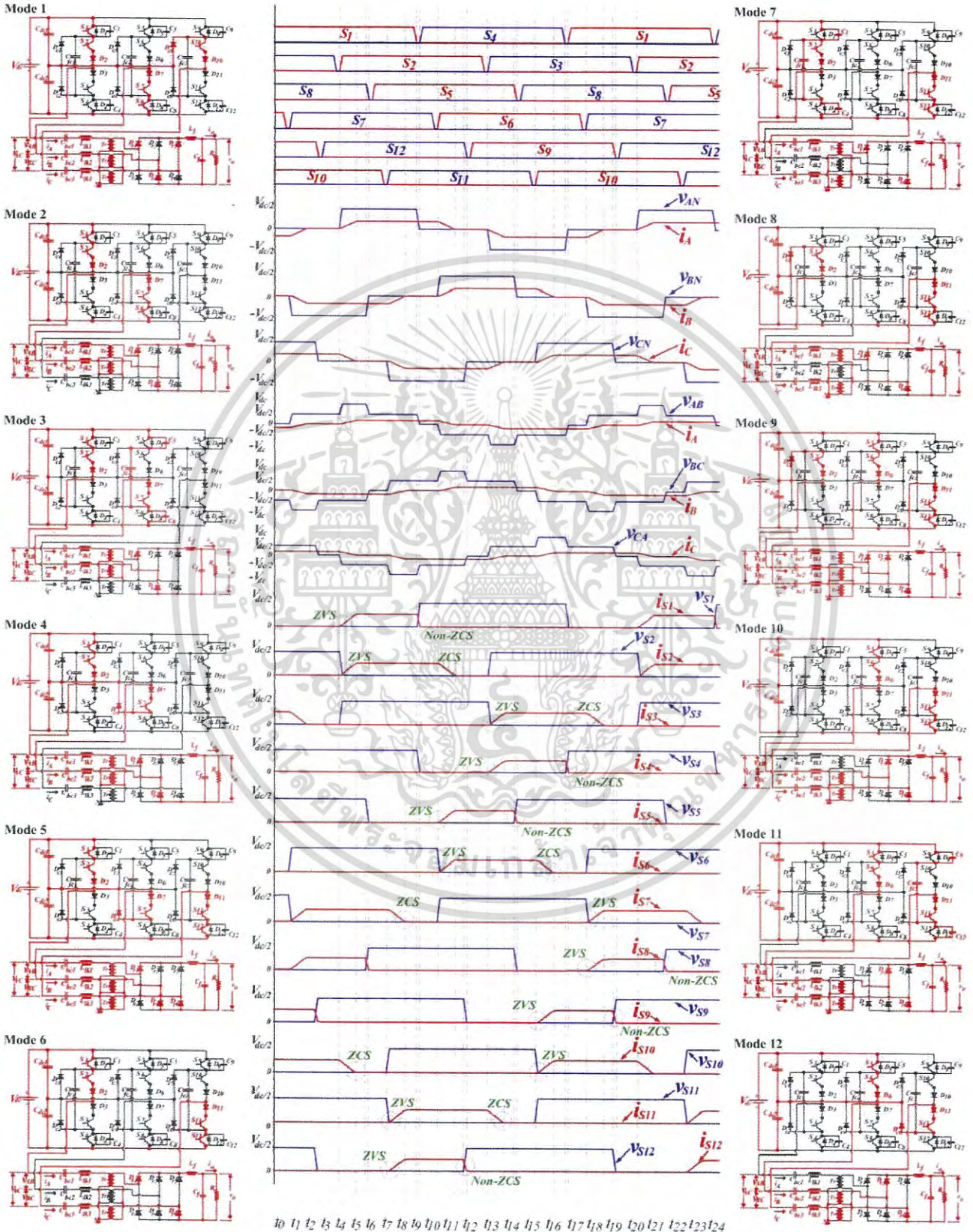


Fig.2. The theoretical waveforms and operation modes in the case where the angle phase shift is less than 120 degrees. เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นับญาติหน้าไปใช้ประโยชน์ด้านการศึกษาไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 2.2 Operation mode in the case where the angle phase shift is more than 120 degrees.

Fig. 3 shows a full switching period which typically consists of 30 operation modes. For the sake of simplicity, this research examines the half switching period which comprises 15 operation modes as follows:

### Mode 1 ( $t_0 - t_1$ )

Switches  $S_1$ ,  $S_7$  and  $S_{10}$ , are still in the ON position. Then, at  $t_0$ , the switch  $S_2$  receives an ON gate signal. The current  $i_A$  flows to the high-frequency transformer  $Tr_A$  through switches  $S_1$  and  $S_2$  as in (27) and charges the blocking capacitor  $C_{bc1}$ . At that time, it is considered that switches  $S_1$  and  $S_2$  are performing under ZVS condition and the current flows through the diode  $D_2$ , the leakage inductance  $L_{lk1}$  and the high-frequency transformer  $Tr_A$ . At the same time, when the current  $i_A$  increases linearly through the switches, the current  $i_C$  decreases linearly by flowing through the clamping diode  $D_{cs}$  and the switch  $S_{10}$ . This can be explained by the balance principle of the three-phase transformer of which the sum of current in the neutral line is zero  $i_N = 0$ , as in (28). This mode ends when the current  $i_C$  decreases to zero, followed by (29). The reset time, which is as illustrated (30), shows that the voltage across the blocking capacitor affects the reset time of current  $i_C$ . As for the secondary side of the high-frequency transformer, diodes  $D_{r1}$ ,  $D_{r4}$  and  $D_{r5}$  conduct the current to the load as shown in Fig.3.

$$i_A = \left[ \frac{V_{dc} + 2v_{cbp}}{2 \cdot L_{lk}} \right] (t - t_0) \quad (27)$$

$$i_N = i_A + i_B + i_C = 0 \quad (28)$$

if  $i_B = -i_{peak}$  and (27) represents (28).

$$i_C = i_{peak} - \left[ \frac{V_{dc} + 4 \cdot v_{cbp}}{4 \cdot L_{lk}} \right] (t - t_0) \quad (29)$$

$$T_{reset} = \frac{4 \cdot L_{lk} \cdot i_{peak}}{V_{dc} + 4 \cdot v_{cbp}} \quad (30)$$

where  $L_{lk1} = L_{lk2} = L_{lk3} = L_{lk}$

and  $v_{cbp}$  is peak of the capacitor blocking voltage.

### Mode 2 ( $t_1 - t_2$ )

At  $t_1$ , the current  $i_C$  reaches zero and causes the switch  $S_{10}$  to stop conducting current under ZCS condition. The voltage  $v_{AN}$  in (31) remains the same. However, voltages  $v_{BN}$  and  $v_{CN}$  are zero as illustrated in (32). Furthermore, currents  $i_A$  and  $i_B$  continue to flow in the same direction. On the secondary side of the high-frequency transformer, the diode  $D_{r5}$  stops

conducting the current because there is no current  $i_C$  passing through. Diodes  $D_{r1}$  and  $D_{r4}$  still conduct the current to the load as shown in Fig.3.

$$v_{AN} = \frac{V_{dc}}{2} \quad (31)$$

$$v_{BN} = v_{CN} = 0 \quad (32)$$

### Mode 3 ( $t_2 - t_3$ )

At  $t_2$ , the switch  $S_1$  is turned OFF. The current  $i_A$  transfers the electric charge from capacitor  $C_4$  to  $C_1$  through the flying capacitor  $C_{fc1}$  as shown in Fig.3. Therefore, the voltage  $v_{C1}$  is followed by (33) and the voltage  $v_{C4}$  is defined by (34). The current  $i_A$  still flows in the same direction. Voltages  $v_{BN}$  and  $v_{CN}$  remain the same as in Mode 2. During this time, the voltage  $v_{AN}$  decreases linearly. This mode ends when the voltage  $v_{AN}$  is equal to zero. On the secondary side of the high-frequency transformer, diodes  $D_{r1}$  and  $D_{r4}$  still conduct the current as in Mode 2.

$$v_{C1} = \frac{i_{peak}}{2 \cdot C_r} (t - t_2) \quad (33)$$

$$v_{C4} = \frac{V_{dc}}{2} - \frac{i_{peak}}{2 \cdot C_r} (t - t_2) \quad (34)$$

where  $C_1 = C_4 = C_r$

### Mode 4 ( $t_3 - t_4$ ) and Mode 5 ( $t_4 - t_5$ )

After transferring the electric charge, there is no voltage across the switch  $S_1$ . At  $t_3$ , the switch  $S_1$  is ready to be operated under ZVS condition. In Mode 4, voltages  $v_{AB}$ ,  $v_{BC}$  and  $v_{CA}$  are zero as illustrated in (35). The current  $i_B$  charges the blocking capacitor  $C_{bc2}$  until the capacitor voltage goes to  $-v_{cbp}$ . The current  $i_B$  flows to the switch  $S_7$  and the clamping diode  $D_{c1}$ . Diodes  $D_{r1}$  and  $D_{r4}$  still conduct the current to the load as shown in Fig.3.

At  $t_4$  in Mode 5, the switch  $S_{10}$  is turned OFF at the moment that switch  $S_{11}$  is ready to turn ON. For the secondary side of the high-frequency transformer, diodes  $D_{r1}$  and  $D_{r4}$  still conduct the current in the same direction as in Mode 4.

$$v_{AB} = v_{BC} = v_{CA} = 0 \quad (35)$$

### Mode 6 ( $t_5 - t_6$ )

At  $t_5$ , switch  $S_{11}$  receives an ON gate signal. The current  $i_C$  flows to the high-frequency transformer  $Tr_C$  through switches  $S_{11}$  and  $S_{12}$  as in (36) and charges the blocking capacitor  $C_{bc3}$ . At this time, it is considered that switches  $S_{11}$  and  $S_{12}$  are performing under ZVS condition and the current flows through diode  $D_{11}$ , leakage inductance  $L_{lk3}$  and high-frequency transformer  $Tr_C$ . At the same time, when the current  $i_C$  decreases linearly through switches, the current  $i_B$  increases linearly by flowing through the clamping diode  $D_{c4}$  and switch  $S_7$ . This can be explained by the balance principle of the three-phase transformer of which the sum of current in the neutral line is zero  $i_N = 0$ .

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

as in (28). This mode ends when the current  $i_B$  decreases to zero, followed by (37). As illustrated (30), the reset time shows that the voltage across the blocking capacitor affects the reset time of current  $i_B$ . As for the secondary side of the high-frequency transformer, the diodes  $D_{r1}$ ,  $D_{r4}$  and  $D_{r6}$  will conduct the current to the load as shown in Fig.3.

$$i_C = - \left[ \frac{V_{dc} + 2v_{cbp}}{2 \cdot L_{lk}} \right] (t - t_5) \quad (36)$$

if  $i_A = i_{peak}$  and (36) represents in (28).

$$i_B = i_{peak} - \left[ \frac{V_{dc} + 4 \cdot v_{cbp}}{4 \cdot L_{lk}} \right] (t - t_5) \quad (37)$$

#### Mode 7 ( $t_6 - t_7$ )

At  $t_6$ , the current  $i_B$  reaches zero and causes the switch  $S_5$  to stop conducting the current under the ZCS condition. The voltage  $v_{CN}$  in (38) remains the same. However, the voltages  $v_{AN}$  and  $v_{BN}$  are zero as illustrated in (39). Furthermore, the currents  $i_A$  and  $i_C$  continue to flow in the same direction. At the secondary side of the high-frequency transformer, the diode  $D_{r4}$  stops conducting the current because there is no the current  $i_B$  passing through. The diodes  $D_{r1}$  and  $D_{r6}$  still conduct the current to the load as shown in Fig.3.

$$v_{CN} = - \frac{V_{dc}}{2} \quad (38)$$

$$v_{AN} = v_{BN} = 0 \quad (39)$$

#### Mode 8 ( $t_7 - t_8$ )

At  $t_7$ , switch  $S_{12}$  is turned OFF. The current  $i_C$  transfers the electric charge from  $C_9$  to  $C_{12}$  through the flying capacitor  $C_{fc3}$  as shown in Fig.3. Therefore, the voltage  $v_{C9}$  is followed by (40) and the voltage  $v_{C12}$  is defined by (41). The current  $i_A$  still flows in the same direction. The voltages  $v_{AN}$  and  $v_{BN}$  remain the same as in Mode 7. During this time, voltage  $v_{CN}$  increases linearly. This mode ends when  $v_{CN}$  is equal to zero. On the secondary side of the high-frequency transformer, the diodes  $D_{r1}$  and  $D_{r6}$  still conduct the current as in Mode 7.

$$v_{C9} = \frac{V_{dc}}{2} - \frac{i_{peak}}{2 \cdot C_r} (t - t_7) \quad (40)$$

$$v_{C12} = \frac{i_{peak}}{2 \cdot C_r} (t - t_7) \quad (41)$$

where  $C_9 = C_{12} = C_r$

#### Mode 9 ( $t_8 - t_9$ ) and Mode 10 ( $t_9 - t_{10}$ )

After transferring the electric charge, there is no voltage across the switch  $S_9$ . At  $t_8$ , the switch  $S_9$  is ready to be operated under ZVS condition. In Mode 9, the voltages  $v_{AB}$ ,  $v_{BC}$  and  $v_{CA}$  are zero as illustrated in (35). The current  $i_C$  charges

the blocking capacitor  $C_{bc3}$  until the capacitor voltage goes to  $-v_{cbp}$ . The current  $i_C$  flows to switch  $S_{11}$  and clamping diode  $D_{C6}$ . The diodes  $D_{r1}$  and  $D_{r6}$  still conduct current to the load as shown in Fig.3.

At  $t_9$  in Mode 10, switch  $S_7$  is turned OFF in the moment that switch  $S_6$  is ready to turn ON. For the secondary side of the high-frequency transformer, the diodes  $D_{r1}$  and  $D_{r6}$  still conduct the current to go in the same direction as in the Mode 9.

#### Mode 11 ( $t_{10} - t_{11}$ )

At  $t_{10}$ , switch  $S_6$  receives an ON gate signal. The current  $i_B$  flows to the high-frequency transformer  $Tr_B$  through switches  $S_5$  and  $S_6$  as in (42) and charges the blocking capacitor  $C_{bc2}$ . At this time, it is considered that switches  $S_5$  and  $S_6$  are performing under ZVS condition and the current flows through diode  $D_6$ , leakage inductance  $L_{lk2}$  and high-frequency transformer  $Tr_B$ . At the same time, when the current  $i_B$  increases linearly through switches, the current  $i_A$  decreases linearly by flowing through clamping diode  $D_{C1}$  and switch  $S_2$ . This can be explained by the balance principle of the three-phase transformer of which the sum of current in the neutral line is zero  $i_N = 0$ , as in (28). This mode ends when the current  $i_A$  decreases to zero followed by (43). The reset time, which is as illustrated (30), shows that the voltage across the blocking capacitor affects the reset time of current  $i_B$ . As for the secondary side of the high-frequency transformer, the diodes  $D_{r1}$ ,  $D_{r3}$  and  $D_{r6}$  conduct the current to the load as shown in Fig.3.

$$i_B = - \left[ \frac{V_{dc} + 2v_{cbp}}{2 \cdot L_{lk}} \right] (t - t_{10}) \quad (42)$$

if  $i_B = i_{peak}$  and (42) represents in (28).

$$i_A = i_{peak} - \left[ \frac{V_{dc} + 4 \cdot v_{cbp}}{4 \cdot L_{lk}} \right] (t - t_{10}) \quad (43)$$

#### Mode 12 ( $t_{11} - t_{12}$ )

At  $t_{11}$ , the current  $i_A$  reaches zero and causes the switch  $S_2$  to stop conducting the current under the ZCS condition. The voltage  $v_{BN}$  in (44) remains the same. However, the voltages  $v_{AN}$  and  $v_{CN}$  are zero as illustrated in (45). Furthermore, the currents  $i_B$  and  $i_C$  continue to flow in the same direction. At the secondary side of the high-frequency transformer, the diode  $D_{r1}$  stops conducting the current because there is no the current  $i_A$  passing through. The diodes  $D_{r3}$  and  $D_{r6}$  still conduct the current to the load as shown in Fig.3.

$$v_{BN} = \frac{V_{dc}}{2} \quad (44)$$

$$v_{AN} = v_{CN} = 0 \quad (45)$$

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

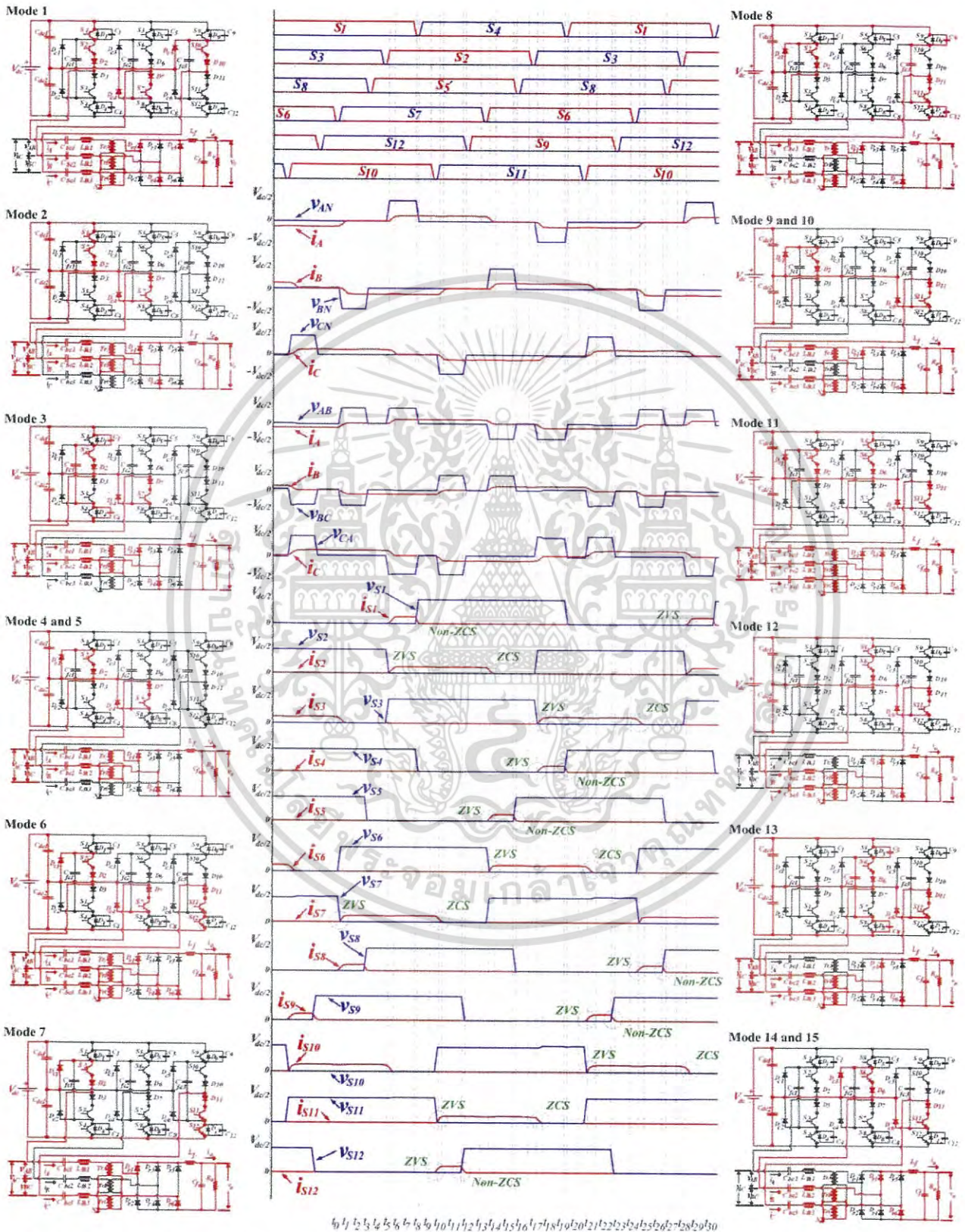


Fig.3. The theoretical waveforms and operation modes in the case where the angle phase shift is more than 120 degrees.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### Mode 13 ( $t_{12} - t_{13}$ )

At  $t_{12}$ , switch  $S_5$  is turned OFF. The current  $i_B$  transfers the electric charge from  $C_8$  to  $C_5$  through the flying capacitor  $C_{fc2}$  as shown in Fig.3. Therefore, the voltage  $v_{C5}$  is followed by (46) and voltage  $v_{C8}$  is defined by (47). The current  $i_C$  still flows in the same direction. The voltages  $v_{AN}$  and  $v_{CN}$  remain the same as in Mode 12. During this time, voltage  $v_{BN}$  decreases linearly. This mode ends when  $v_{BN}$  is equal to zero. On the secondary side of the high-frequency transformer, the diodes  $D_{r3}$  and  $D_{r6}$  still conduct the current as in Mode 12.

$$v_{C5} = \frac{i_{peak}}{2 \cdot C_r} (t - t_{12}) \quad (46)$$

$$v_{C8} = \frac{V_{dc}}{2} - \frac{i_{peak}}{2 \cdot C_r} (t - t_{12}) \quad (47)$$

where  $C_5 = C_8 = C_r$

### Mode 14 ( $t_{13} - t_{14}$ ) and Mode 15 ( $t_{14} - t_{15}$ )

After transferring the electric charge, there is no voltage across the switch  $S_8$ . At  $t_{13}$ , switch  $S_8$  is ready to be operated under ZVS condition. In Mode 14, the voltages  $v_{AB}$ ,  $v_{BC}$  and  $v_{CA}$  are zero as illustrated in (35). The current  $i_B$  charges the blocking capacitor  $C_{bc2}$  until the capacitor voltage goes to  $v_{cb1}$ . The current  $i_B$  flows to switch  $S_6$  and clamping diode  $D_{C3}$ . The diodes  $D_{r3}$  and  $D_{r6}$  still conduct the current to the load as shown in Fig.3.

At  $t_{14}$  in Mode 15, switch  $S_5$  is turned OFF in the moment that switch  $S_3$  is ready to turn ON. For the secondary side of the high-frequency transformer, the diodes  $D_{r3}$  and  $D_{r6}$  still conduct the current to go in the same direction as in the Mode 14.

Modes 16–30 are similar to Modes 1–15 except for the reversals of the voltage and the current sign.

## 3. A Reset Time

The outer switches of a three-phase three-level DC-DC converter, including  $S_1$ ,  $S_4$ ,  $S_5$ ,  $S_8$ ,  $S_9$  and  $S_{12}$ , operate under ZVS conditions by the electric charge transferring between the upper and lower switches in each branch while the inner switches including  $S_2$ ,  $S_3$ ,  $S_6$ ,  $S_7$ ,  $S_{10}$  and  $S_{11}$  operate under ZVZCS condition with the balance of the current in the high-frequency, three-phase transformer and blocking capacitors. The voltage across the blocking capacitor influences the reset time directly as in Fig.4. To force the inner switches to stop conducting the current under ZCS condition, the period of the reset time ( $T_{reset}$ ) must always be less than the phase-shift time ( $T_{shift}$ ) because current  $i_A$  must be reduced to zero before the voltage  $v_{AN}$  occurs. In order to reduce the current  $i_A$  to zero rapidly, the voltage across the blocking capacitor is used to adjust the reset time.

The voltage across the blocking capacitor means the current  $i_A$  decreases rapidly. The equation (48) for the voltage drop at blocking capacitor in phase A is as follows:

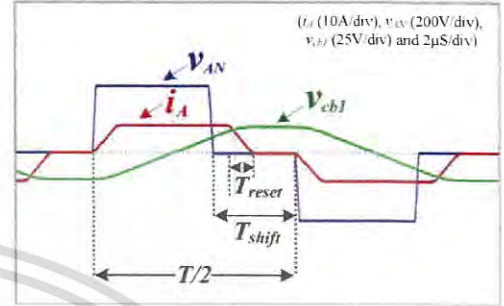


Fig.4. A reset time at Phase A.

$$v_{cb1}(t) = \left[ \frac{i_{peak}}{2C_{b1}} \right] \left( \frac{T}{2} - T_{shift} \right) \quad (48)$$

$$T_{reset} = \frac{4 \cdot L_{lk} \cdot i_{peak}}{V_{dc} + 4 \cdot v_{cb1}} \quad (49)$$

$v_{cb1}$  represented in equation (49).

$$T_{reset} = \frac{4 \cdot L_{lk} \cdot i_{peak}}{V_{dc} + 4 \cdot \left[ \frac{i_{peak}}{2 \cdot C_{bc1}} \right] \cdot \left( \frac{T}{2} - T_{shift} \right)} \quad (50)$$

From (50), the blocking capacitor is calculated using the following equation:

$$C_{b1} = \frac{i_{peak} \left( \frac{T}{2} - T_{shift} \right)}{2 \left( \frac{2L_{lk} i_{peak}}{T_{reset}} - \frac{V_{dc}}{2} \right)} \quad (51)$$

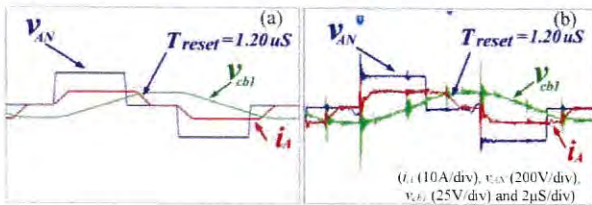
Fig.5 shows the phase voltage  $v_{AN}$ , the current  $i_A$  and the voltage across the blocking capacitor. In the case where blocking capacitor  $C_b$  is equal to  $1.50 \mu F$ , a reset time of current  $i_A$  is  $1.20 \mu S$ . Compared with Fig.6, it shows that when the blocking capacitor is adjusted at  $C_b = 0.50 \mu F$ , the voltage across the blocking capacitor increases and the reset time of the current  $i_A$  will be at  $0.80 \mu S$ . The relationship between the blocking capacitor, the voltage across the blocking capacitor and the reset time is shown in the Table 1.

Table 1. The value of DC blocking capacitors vs the reset time.

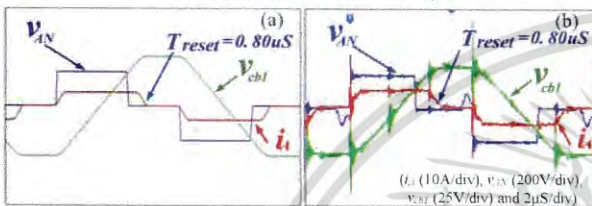
The value of DC blocking capacitors ( $\mu F$ )	Reset time ( $\mu S$ )	Blocking capacitors voltage (V)
1.50 $\mu F$	1.20 $\mu S$	16 V
1.25 $\mu F$	1.18 $\mu S$	20 V
1.00 $\mu F$	1.16 $\mu S$	24 V
0.75 $\mu F$	1.13 $\mu S$	32 V
0.50 $\mu F$	0.80 $\mu S$	48 V

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่ออนุญาตให้เผยแพร่โดยอิสระขอสงวนค่าลิขสิทธิ์

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



**Fig.5.** (a) The phase voltage ( $v_{AN}$ ) and phase current ( $i_A$ ) from simulation at  $C_{b1} = 1.50 \mu F$ ,  
(b) The phase voltage ( $v_{AN}$ ) and phase current ( $i_A$ ) from the experiment at  $C_{b1} = 1.50 \mu F$ .



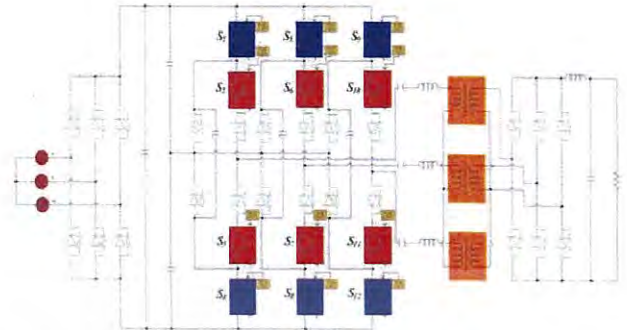
**Fig.6.** (a) The phase voltage ( $v_{AN}$ ) and phase current ( $i_A$ ) from simulation at  $C_{b1} = 0.50 \mu F$ ,  
(b) The phase voltage ( $v_{AN}$ ) and phase current ( $i_A$ ) from the experiment at  $C_{b1} = 0.50 \mu F$ .

#### 4. Experiment

To verify that the analysis presented in this paper is correct, the results from simulation program MATLAB<sup>®</sup> are compared to the results from the actual experiment as in Fig.7 by using the parameters and devices as shown in Table 2. The two results are almost the same as illustrated in the following diagram:

**Table 2.** Parameters and devices used in the circuit.

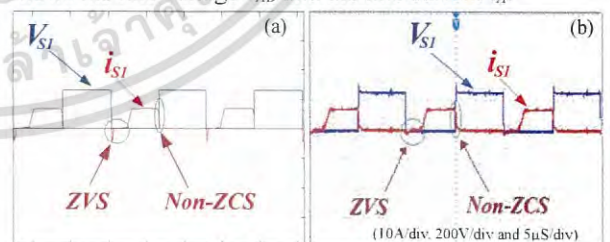
AC Input Line Voltage ( $v_{ac}$ )	380 V
Input Voltage ( $V_{dc}$ )	540 V
Capacitor (DC Link ( $C_{dc1}$ and $C_{dc2}$ ))	4,700 $\mu F$
$S_1, S_4, S_5, S_8, S_9$ and $S_{12}$	MOSFETs
$S_2, S_3, S_6, S_7, S_{10}$ and $S_{11}$	IGBTs
Flying Capacitor ( $C_{fc}$ )	10 $\mu F$
Leakage Inductance ( $L_{lk}$ )	4 $\mu H$
Blocking Capacitor ( $C_{bc}$ )	1.5 $\mu F$
Drain-to-Source Capacitor ( $C_r$ )	870 pF
Transformer Cores and Turn Ratio( $n$ )	EE80, 5:1
Capacitor Filter ( $C_f$ )	680 $\mu F$
Inductance Filter ( $L_f$ )	30 $\mu H$
Switching Frequency ( $f$ )	50 kHz



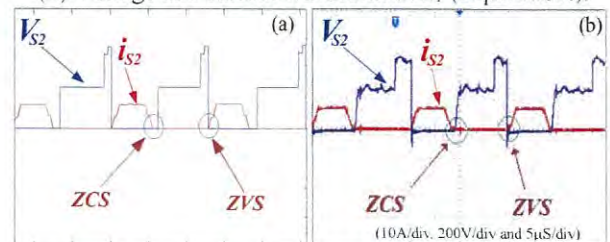
**Fig.7.** Simulation model of proposed converter.

4.1 In the case where the angle phase shift is less than 120 degree.

Figs.8 and 9 indicate the voltages across and the current flow through switches  $S_1$  and  $S_2$  respectively. The angle of the phase-shift equals 30 degrees, the switch  $S_1$  operating under ZVS condition considering the voltage across the switch decreases to zero before the current flows through switch  $S_1$ . However, the switch  $S_1$  is turned OFF. The phase current  $i_A$  continues to flow in the same direction (Fig.2). As a result, the switch  $S_1$  cannot operate under ZCS condition as shown in Fig.8. Moreover, the outer switches, including  $S_4, S_5, S_8, S_9$  and  $S_{12}$  operate under ZVS conditions as switch  $S_1$ . Fig. 9 shows that  $S_2$  operates under ZVZCS conditions, considered by the turn-on where the voltage across the switch is reduced to zero before the current flows through it and in the turn-off, the current flow through switch  $S_2$  is reduced to zero before the voltage across at switch  $S_2$  is increased. The other outer switches ( $S_3, S_6, S_7, S_{10}$  and  $S_{11}$ ) that are operated under ZVZCS seem to be the same as switch  $S_2$ . Fig.10 shows the phase voltage  $v_{AN}$  and the phase current  $i_A$ . Fig.11 shows the line voltage  $v_{AB}$  and the line current  $i_A$ .



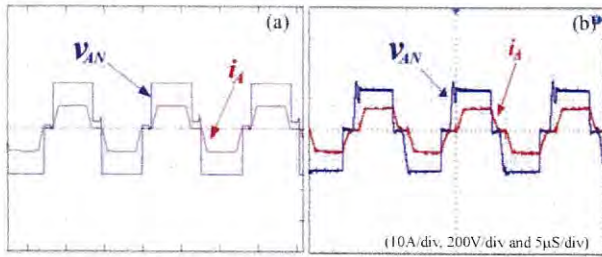
**Fig.8.** (a) Voltage and current waveform of  $S_1$  (simulation),  
(b) Voltage and current waveform of  $S_1$  (experiment).



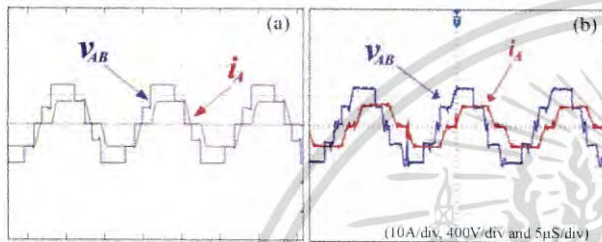
**Fig. 9.** (a) Voltage and current waveform of  $S_2$  (simulation),  
(b) Voltage and current waveform of  $S_2$  (experiment).

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่ควรเผยแพร่โดยไม่ได้รับอนุญาต

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



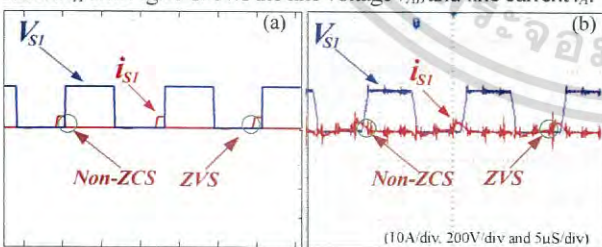
**Fig.10.** (a) Waveforms of phase voltage ( $v_{AN}$ ) and phase current ( $i_A$ ) (simulation), (b) Waveforms of phase voltage ( $v_{AN}$ ) and phase current ( $i_A$ ) (experiment).



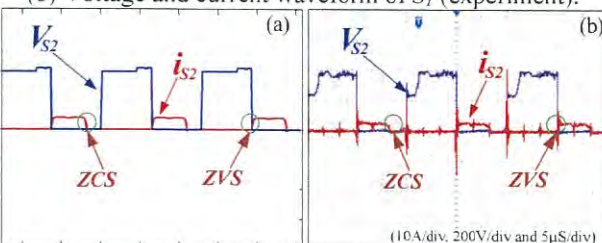
**Fig.11.** (a) Waveforms of line voltage ( $v_{AB}$ ) and line current ( $i_A$ ) (simulation), (b) Waveforms of line voltage ( $v_{AB}$ ) and line current ( $i_A$ ) (experiment).

**4.2 In the case where the angle phase shift is more than 120 degrees.**

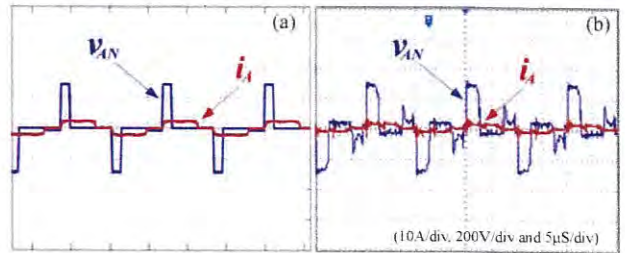
When the angle phase shift equals 135 degrees, Figs.12 and 13 indicate the voltage across the switch and the current flow through switches  $S_1$  and  $S_2$  respectively while the switch  $S_1$  is still operating under ZVS condition. However, the switch  $S_2$  is turned OFF. The phase current  $i_A$  continues to flow in the same direction (Fig.3). As a result, the switch  $S_1$  cannot operate under ZCS condition as shown in Fig.12. The switch  $S_2$  is still operating under ZVZCS condition as in the case that the angle phase shift is less than 120 degrees. Fig.14 shows the phase voltage  $v_{AN}$  and phase current  $i_A$  and Fig.15 shows the line voltage  $v_{AB}$  and line current  $i_A$ .



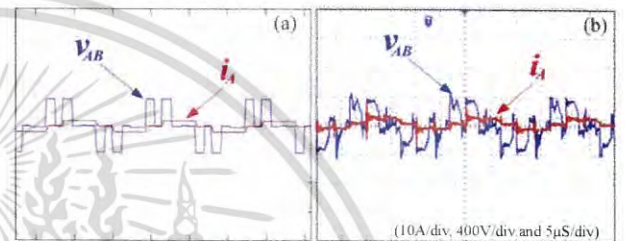
**Fig.12.** (a) Voltage and current wave form of  $S_1$  (simulation), (b) Voltage and current waveform of  $S_1$  (experiment).



**Fig.13.** (a) Voltage and current wave form of  $S_2$  (simulation), (b) Voltage and current waveform of  $S_2$  (experiment).

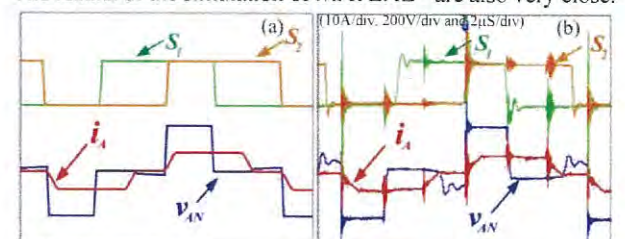


**Fig.14.** (a) Waveforms of phase voltage ( $v_{AN}$ ) and phase current ( $i_A$ ) (simulation), (b) Wave forms of phase voltage ( $v_{AN}$ ) and phase current ( $i_A$ ) (experiment).



**Fig.15.** (a) Waveforms of line voltage ( $v_{AB}$ ) and line current ( $i_A$ ) (simulation), (b) Waveforms of line voltage ( $v_{AB}$ ) and line current ( $i_A$ ) (experiment).

To demonstrate that the experiment can be applied to the electric power over a wide range, Figs. 16, 17 and 18 show the angle phase-shift between switches  $S_1$  and  $S_2$  to adjust the electric power, noticed by the phase voltage  $v_{AN}$  and the phase current  $i_A$  at the phase-shift angles of 100, 120 and 150 degrees respectively. In addition, Fig. 19 shows the waveforms of the voltage across capacitor  $C_{K1}$  ( $V_{C_{K1}} = V_{dc}/2$ ) and compares signals of outer switches ( $S_1$  and  $S_4$ ). Fig. 20 shows the voltage  $V_o$  and current  $I_o$  at the phase-shift angle of 45 degrees. This paper gamers the result by comparing the real experiment to the simulation of MATLAB<sup>®</sup> by shifting the phase angle from 15 degrees to 160 degrees (at certain load) to adjust the electric power on the load side. The graph indicates the relationship between output power and phase-shift angle as in the Fig.21. Furthermore, changing the load by using certain phase-shift angle at 30 degrees leads to the graph indicating the relationship between efficiency and load current (Compare the difference between ZVZCS, ZVS and hard-switching) in Fig.22. The prototype photograph is shown in Fig.23. According to the experiment of the three-phase three-level DC-DC converter, the maximum efficiency of the circuit is at 93.5% with a load of 5.7 kW. The results of the simulation of MATLAB<sup>®</sup> are also very close.



**Fig.16.** At angle 100 degrees between  $S_1$  and  $S_2$  (a) Phase voltage and current of  $S_1$  (simulation), (b) Experiment.

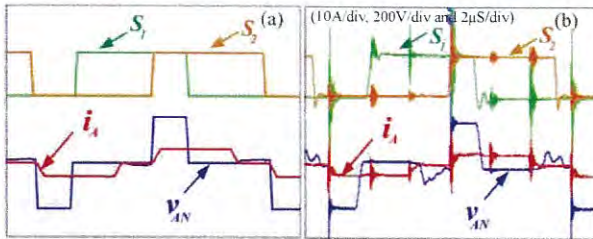


Fig.17. At angle 120 degrees between  $S_1$  and  $S_2$  (a) Phase voltage and current of  $S_1$  (simulation), (b) Experiment.

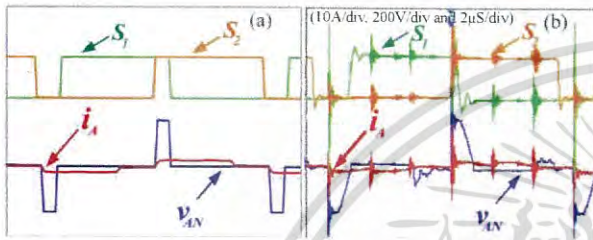


Fig.18. At angle 150 degrees between  $S_1$  and  $S_2$  (a) Phase voltage and current of  $S_1$  (simulation), (b) Experiment.

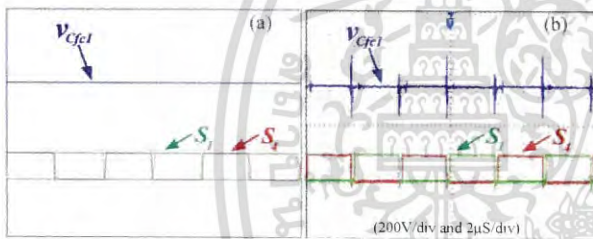


Fig.19. At angle 15 degrees between  $S_1$  and  $S_1$  (a) voltage across flying capacitor  $C_{fcl}$  waveform (simulation), (b) Experiment.

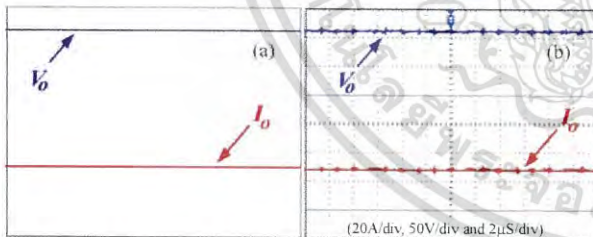


Fig.20. At angle 45 degrees (a) Output voltage and current waveform of load (simulation), (b) Output voltage and current waveform of load (experiment).

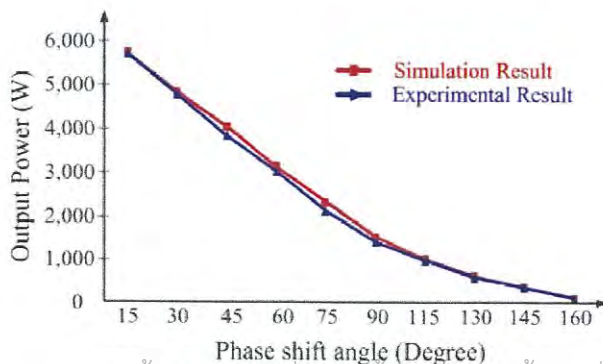


Fig.21. Output power vs phase shift angle.

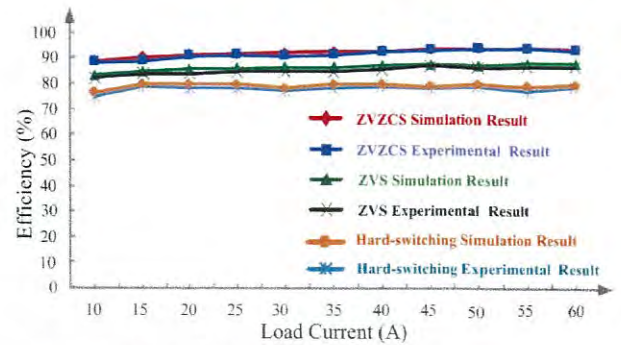


Fig.22. Efficiency versus load current.

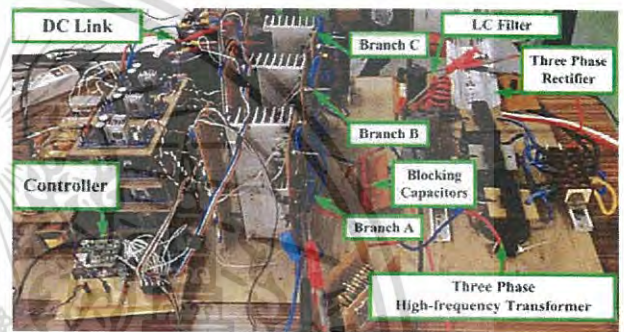


Fig.23. Prototype photograph.

### 5. Conclusion

In accordance with the analysis presented above, this paper makes the following conclusions:

1. The operation modes of the three-phase three-level DC-DC converter in both cases describes where the phase-shift angle is less than 120 degrees or more than 120 degrees with the outer switches operating under ZVS condition by employing the electric charge transferred between the upper and lower switches through flying capacitors in each branch and with the inner switches operating under ZVZCS condition by the balance of current in three-phase high-frequency transformer and blocking capacitor.

2. A reset time must always be less than the phase-shift period to generate ZCS condition in the inner switches of the circuit. This enables the reset time to be reduced in order to decrease the current in the freewheeling period by decreasing the value of the blocking capacitor making the voltage across the blocking capacitor stronger so the phase current can be reduced rapidly.

3. For implementation, this research is being applied to supply DC voltage for important or emergency equipment in industrial facilities. It will be applied by adjusting the load in a wide range from zero to maximum load and optimized for all DC loads.

เอกสารนี้เป็นลิขสิทธิ์งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## References

- [1] Ryu, Seung-Hee; Ahn, Jung-Hoon; Cho, Kwang-Seung; Lee, Byoung-Kuk, "Single-Switch ZVZCS Quasi-Resonant CLL Isolated DC-DC Converter for 32" LCD TV," *Journal of Electrical Engineering and Technology*, Vol. 10, No. 4, pp. 1646-1654, July 2015.
- [2] Fuxin Liu, Jiajia Yan, and Xinbo Ruan, "Zero-Voltage and Zero-Current-Switching PWM Combined Three-Level DC/DC Converter," *IEEE Transactions on Industrial Electronics*, Vol. 57, Issue: 5, pp. 1644-1654, May 2010.
- [3] X. Wu, X. Xie, Z. Qian, and R. Zhao, "Low voltage and current stress ZVZCS full bridge DC-DC converter using center tapped rectifier reset," *IEEE Trans. Ind. Electron.*, Vol. 55, No. 3, pp. 1470-1477, March 2008.
- [4] Karim Soltanzadeh, Majid Dehghani and Hosein Khalilian, "Analysis, Design and Implementation of an Improved ZVZCS-PWM Forward converter," *Journal of Electrical Engineering and Technology*, Vol. 9, No.1, pp.197-204, January 2014.
- [5] Bor-Ren Lin, and Jia-Sheng Chen, "Hybrid ZVS Converter with a Wide ZVS Range and a Low Circulating Current," *Journal of Power Electronics*, Vol. 15, No. 3, pp. 652-659, May 2015.
- [6] Bor-Ren Lin, and Jeng-Yu Chen, "Analysis of a New Parallel Three-Level Zero-Voltage Switching DC Converter," *Journal of Electrical Engineering and Technology*, Vol. 10, No.1, pp.128-137, January 2015.
- [7] Il-Oun Lee, "A Hybrid PWM-Resonant DC-DC Converter for Electric Vehicle Battery Charger Applications," *Journal of Power Electronics*, Vol. 15, No. 5, pp. 1158-1167, September 2015.
- [8] Yong Shi, "Full ZVS Load Range Diode Clamped Three-level DC-DC Converter with Secondary Modulation," *Journal of Power Electronics*, Vol. 16, No. 1, pp. 93-101, January 2016.
- [9] Zhijian Yin, Jiefeng Hu, Henry Shu-hung Chung, and Adrian Ioinovici, "A ZCS-PWM Voltage-Driven Three-Level Converter With a Secondary-Side Simple Soft-Switching Snubber," *IEEE Transactions on Industrial Electronics*, Volume: 63, Issue: 12, pp: 7542 - 7552, December 2016.
- [10] J. W. Baek, C. Y. Jung, J. G. Cho, D. W. Yoo, and G. H. Rim, "Novel zero-voltage and zero-current-switching (ZVZCS) full bridge PWM converter with low output current ripple," *Telecommunications Energy Conference*, pp. 257 - 262, October 1997.
- [11] Tiecheng Sun, Jianhui Guo, Rui Li, and Lei Fu, "ZVZCS Three-Level DC-DC Converter Using Passive Clamping Circuit," *IEEE Vehicle Power and Propulsion Conference (VPPC)*, pp. 1 - 4, September 2008.
- [12] Hang-Seok Choi, Jung-Won Kim, and Bo Hyung Cho, "Novel Zero-Voltage and Zero-Current-Switching (ZVZCS) Full-Bridge PWM Converter Using Coupled Output Inductor," *IEEE Transactions on Power Electronics*, Vol.17, pp. 641 - 648, September 2002.
- [13] Hang-Seok Choi, J. H. Lee, B. H. Cho, and J. W. Kim, "Analysis and design considerations of zero-voltage and zero-current-switching (ZVZCS) full-bridge PWM converters," *Annual IEEE Power Electronics Specialists Conference*, Vol. 4, pp. 1835 - 1840, June 2002.
- [14] Thammachat Kongwirat, and Anuwat Jangwanitlert, "A Novel Three - Phase Three - Level ZVZCS DC-DC Converter Using Phase-Shift PWM Strategy," *International Conference on Electrical Engineering/ Electronics, Computer, Telecommunications and Information Technology (ECTI-CON)*, pp. 1-4, May 2014.
- [15] Joseph Alexander Carr, Brian Rowden, and Juan Carlos Balda, "A Three-Level Full-Bridge Zero-Voltage Zero-Current Switching Converter With a Simplified Switching Scheme," *IEEE Transactions on Power Electronics*, Vol.24, pp. 329-338, February 2009.
- [16] F. Canales, P. Barbosa, and F. C. Lee, "A Zero-Voltage and Zero-Current Switching Three-Level DC/DC Converter," *IEEE Transactions on Power Electronics*, Vol. 6, pp. 898-904, January 2003.
- [17] Byeong-Mun Song, R. McDowell, A. Bushnell, and J. Ennis, "A three-level DC-DC converter with wide-input voltage operations for ship-electric-power-distribution systems," *IEEE Transactions on Plasma Science*, Vol.32, pp. 1856 - 1863, October 2004.
- [18] Byeong-Mun Song, R. McDowell, and A. Bushnell, "A three-level DC-DC converter with wide-input voltage operations for ship-electric-power-distribution systems," *Pulsed Power Conference-2003*, Vol. 2, pp. 1309-1312, June 2003.
- [19] Yanbo Che, Yage Ma, Shaoyun Ge, and Dong Zhu, "Digital Control of Secondary Active Clamp Phase-Shifted Full-Bridge Converters," *Journal of Power Electronics*, Vol. 14, No. 3, pp. 421-431, May 2014.
- [20] Yong-Chul Lee, Hong-Kwon Kim, Jin-Ho Kim, and Sung-Soo Hong, "A Study on Implementing a Phase-Shift Full-Bridge Converter Employing an Asynchronous Active Clamp Circuit," *Journal of Power Electronics*, Vol. 14, No. 3, pp. 413-420, May 2014.
- [21] Xiu-Xing Yin, Yong-Gang Lin, Wei Li, Hong-Wei Liu, and Ya-Jing Gu, "Fuzzy-Logic Sliding-Mode Control Strategy for Extracting Maximum Wind Power," *IEEE Transactions on Energy Conversion*, Vol. 30, No. 4, pp. 1267 - 1278, December 2015.
- [22] Xiu-xing Yin, Yong-gang Lin, Wei Li, Ya-jing Gu, Peng-fei Lei, and Hong-wei Liu, "Adaptive back-stepping pitch angle control for wind turbine based on a new electro-hydraulic pitch system," *International Journal of Control*, Vol. 88, No. 11, pp. 2316-2326, November 2015.
- [23] Xiu-Xing Yin, Yong-Gang Lin, and Wei Li, "Operating Modes and Control Strategy for Megawatt-Scale Hydro-Viscous Transmission-Based Continuously Variable Speed Wind Turbines," *IEEE Transactions on Sustainable Energy*, Vol. 6, No. 4, pp. 1553-1564, October 2015.
- [24] Xiu-xing Yin, Yong-gang Lin, and Wei Li, "Predictive pitch control of an electro-hydraulic digital pitch system for wind turbines based on the extreme learning machine," *Transactions of the Institute of*

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สงวนลิขสิทธิ์ การศึกษาเท่านั้น เมื่อผู้ใดเห็นใบนี้ขอสงวนสิทธิ์ในกา

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- Measurement and Control*, Vol. 38, No. 11, pp. 1392-1400, November 2016.
- [25] Xiu-xing Yin, Yong-gang Lin, Wei Li, and Hai-gang Gu, "Hydro-viscous transmission based maximum power extraction control for continuously variable speed wind turbine with enhanced efficiency," *Journal of Renewable Energy*, Vol. 87, pp. 646-655, March 2016.
- [26] Xiu-xing Yin, Yong-gang Lin, Wei Li, Hang-ye Ye, Ya-jing Gu, and Hong-wei Liu, "Reproduction of five degree-of-freedom loads for wind turbine using equispaced electro-hydraulic actuators," *Journal of Renewable Energy*, Vol. 83, pp. 626-637, November 2015.
- [27] D. V. Ghodke, B. G. F. Fernandes, and K. Chatargee, "Three-Phase/Level, Zero Voltage and Zero Current, Phase Shift PWM DC-DC Converter for High Power Application," *Power Electronics Specialists Conference*, pp. 368 – 374, June 2005.
- [28] Bor-Ren Lin, and Chih-Chieh Chen, "New Three-Level PWM DC/DC Converter – Analysis, Design and Experiments," *Journal of Power Electronics*, Vol. 14, No. 1, pp. 30-39, January 2014.
- [29] Jilong Liu, Fei Xiao, Weiming Ma, Xuexin Fan, and Wei Chen, "PWM-Based Sliding Mode Controller for Three-Level Full-Bridge DC-DC Converter that Eliminates Static Output Voltage Error," *Journal of Power Electronics*, Vol. 15, No. 2, pp.378-388, March 2015.
- [30] Taizhi Zhang, Junyu Fu, Qinsong Qian, Weifeng Sun, and Shengli Lu, "Dead-Time for Zero-Voltage-Switching in Battery Chargers with the Phase-Shifted Full-Bridge Topology: Comprehensive Theoretical Analysis and Experimental Verification," *Journal of Power Electronics*, Vol. 16, No. 2, pp. 425-435, March 2016.



#### **Thammachat Kongwirat**

He received B.Eng and M.Eng in electrical engineering from King Mongkut's Institute of Technology Ladkrabang, Bangkok, Thailand, in 2005 and 2007 respectively. His

research interests are DC-DC converter and induction heating.



#### **Anuwat Jangwanitlert**

He received B.Eng in electrical engineering from King Mongkut's Institute of Technology Ladkrabang, Bangkok, Thailand, in 1991, M.Eng in electrical engineering from Chulalongkorn

University, Bangkok, Thailand, in 1995 and Ph.D in electrical engineering from University of Arkansas, USA., in 2004. He is an associate professor at King Mongkut's Institute of Technology Ladkrabang, Bangkok, Thailand. His current research interests switching power supply, induction heating and applications of power electronics.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

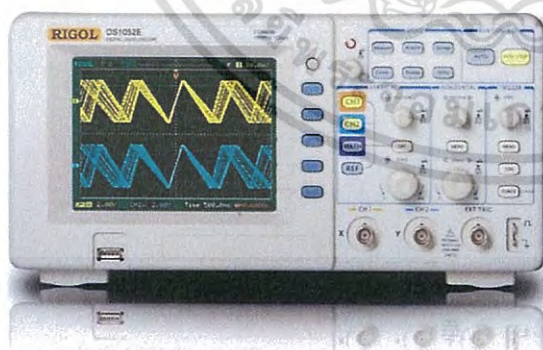


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ข้อมูลอุปกรณ์การวัด



Digital Oscilloscope  
YOKOGAWA: DL1620



Digital Oscilloscope  
Rigol: DS1052E

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Current Probe  
FLUKE: 80i-110s AC/DC



Digital Multi Meter  
Hewlett Packard: 973A

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## โปรแกรมที่ใช้ในการควบคุมการทำงานของอินเวอร์เตอร์

```

/* Signal Control for A Three Phase Three level DC-DC Converter */
#include <p30f4011.h>

//-----:Config fuses
_FOSC(CSW_FSCM_OFF & XT_PLL16); // Sw Disabled, Mon Disabled, XT w/PLL 16x
_FWDT(WDT_OFF); // Watchdog timer off
//_FBORPOR (PBOR_OFF & PWRT_64 & MCLR_EN);
//_FGS (CODE_PROT_OFF);
#define F_OSC (7.3728*1000000)*(8)
#define F_MCY F_OSC/4
#define TRUE 1

//-----:Global variables
//-----:Delay uS

// Delay 1 us (XT w/PLL 4x)
void Delay_uS()
{
Nop(); // delay 1 mch cycle
Nop();
Nop();
Nop();
Nop();
}

// Delay 0.33 us (XT w/PLL 4x)
void Delay_uS2()
{
Nop(); // delay 1 mch cycle
}

//-----:main programm

int main (void)
{
TRISE = 0x0000 ;
TRISB = 0x0000 ;
//LATD = 0x0000 ;

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

//LATB = 0x0000 ;
while (1)
{
    LATB=0x002A ;
    LATE=0x0038 ;
    Delay_uS();
Delay_uS();
Delay_uS();
Delay_uS();
LATB=0x002A ;
    LATE=0x0028 ;
    Delay_uS2();
    Delay_uS2();
    LATB=0x0022 ;
    LATE=0x0028 ;
    Delay_uS2();
    LATB=0x0022 ;
    LATE=0x002A ;
    Delay_uS2();
    Delay_uS2();
    LATB=0x0062 ;
    LATE=0x002A ;
    Delay_uS();
Delay_uS();
Delay_uS();
Delay_uS();
LATB=0x0062 ;
    LATE=0x0022 ;
    Delay_uS2();
    Delay_uS2();
    LATB=0x0042 ;
    LATE=0x0022 ;
    Delay_uS2();

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

LATB=0x0042 ;
LATE=0x0122 ;
Delay_uS2();
Delay_uS2();
LATB=0x0046 ;
LATE=0x0122 ;
Delay_uS();
Delay_uS();
Delay_uS();
Delay_uS();
LATB=0x0046 ;
LATE=0x0102 ;
Delay_uS2();
Delay_uS2();
LATB=0x0044 ;
LATE=0x0102 ;
Delay_uS2();
LATB=0x0044 ;
LATE=0x0106 ;
Delay_uS2();
Delay_uS2();
LATB=0x0054 ;
LATE=0x0106 ;
Delay_uS();
Delay_uS();
Delay_uS();
Delay_uS();
LATB=0x0054 ;
LATE=0x0104 ;
Delay_uS2();
Delay_uS2();
LATB=0x0014 ;
LATE=0x0104 ;

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

Delay_uS2();
LATB=0x0014 ;
LATE=0x0114 ;
Delay_uS2();
Delay_uS2();
LATB=0x001C ;
LATE=0x0114 ;
Delay_uS();
Delay_uS();
Delay_uS();
LATB=0x001C ;
LATE=0x0014 ;
Delay_uS2();
Delay_uS2();
LATB=0x0018 ;
LATE=0x0014 ;
Delay_uS2();
LATB=0x0018 ;
LATE=0x001C ;
Delay_uS2();
Delay_uS2();
LATB=0x0038 ;
LATE=0x001C ;
Delay_uS();
Delay_uS();
Delay_uS();
LATB=0x0038 ;
LATE=0x0018 ;
Delay_uS2();
Delay_uS2();
LATB=0x0028 ;

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
LATE=0x0018 ;  
Delay_uS2();  
LATB=0x0028 ;  
LATE=0x0038 ;  
Delay_uS2();  
Delay_uS2();  
}  
return 0 ;  
}
```



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

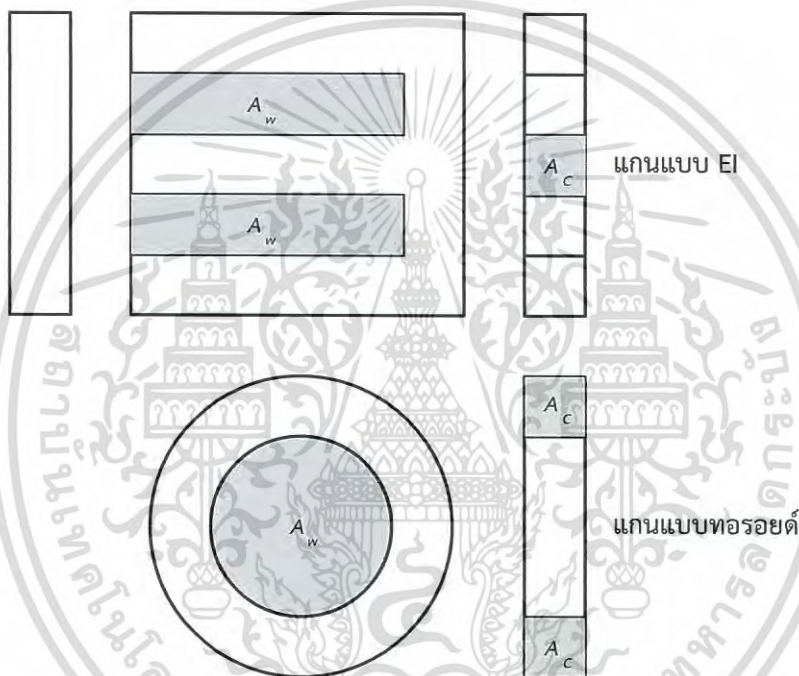
การออกแบบหม้อแปลงไฟฟ้าความถี่สูงซึ่งในวิทยานิพนธ์เล่มนี้ใช้เทคนิคการออกแบบหม้อแปลงไฟฟ้าความถี่สูงแบบผลคูณพื้นที่ ดังสมการ

$$A_p = A_c \times A_w$$

โดยกำหนดให้  $A_p$  คือ Area product

$A_c$  คือ Core area

$A_w$  คือ Window area



พื้นที่  $A_c$  และ  $A_w$  แกนแม่เหล็กแบบ EI และแบบทอรอยด์

จากสมการแรงดันเหนี่ยวนำย้อนกลับของหม้อแปลงไฟฟ้า

$$E_{rms} = K_f \cdot E_{av} = 4K_f \cdot f \cdot B_m \cdot A_c$$

กำหนดให้  $K_f$  มีค่าเท่ากับ 1 เมื่อรูปคลื่นแรงดันเป็นลักษณะสี่เหลี่ยม หรือมีค่าเท่ากับ 1.1

เมื่อรูปคลื่นแรงดันเป็นไซน์

$N$  คือ จำนวนรอบของขดลวด

$f$  คือ ความถี่ (Hz)

$B_m$  คือ ความหนาแน่นเส้นแรงแม่เหล็กสูงสุด ( $wb/m^2$ )

$A_c$  คือ พื้นที่หน้าตัดของแกน ( $m^2$ )

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

นำไปสู่การหาค่าจำนวนรอบทั้งทางด้านปฐมภูมิและทุติยภูมิดังสมการ

$$N_1 = \frac{E_1}{4K_f \cdot A_c \cdot B_m \cdot f}$$

$$N_2 = \frac{E_2}{4K_f \cdot A_c \cdot B_m \cdot f}$$

เมื่อกำหนดให้กระแสไฟฟ้าที่ไหลผ่านขดลวดมีค่าดังสมการ

$$I = J \cdot a_{wire}$$

กำหนดให้  $J$  คือ ความหนาแน่นกระแส ( $A/m^2$ )

$a_{wire}$  คือ พื้นที่หน้าตัดที่กระแสไหลผ่าน ( $m^2$ )

$$K_w \cdot A_w = N_1 \cdot a_1 + N_2 \cdot a_2$$

กำหนดให้  $N_1$  คือ ขดลวดตัวนำด้านปฐมภูมิ

$N_2$  คือ ขดลวดตัวนำด้านทุติยภูมิ

$a_1$  คือ พื้นที่หน้าตัดของตัวนำด้านปฐมภูมิ

$a_2$  คือ พื้นที่หน้าตัดของตัวนำด้านทุติยภูมิ

แทนค่าสมการ

$$K_w \cdot A_w \cdot J = N_1 \cdot I_1 + N_2 \cdot I_2$$

กำหนดให้  $I_1$  คือ ค่ารากของกำลังสองเฉลี่ยของกระแสปฐมภูมิ (A)

$I_2$  คือ ค่ารากของกำลังสองเฉลี่ยของกระแสทุติยภูมิ (A)

$N_1$  คือ ขดลวดตัวนำด้านปฐมภูมิ

$N_2$  คือ ขดลวดตัวนำด้านทุติยภูมิ

แทนค่า  $N_1$  และ  $N_2$  ในสมการจะได้

$$K_w \cdot A_w \cdot J = \frac{E_1 \cdot I_1 + E_2 \cdot I_2}{4K_f \cdot A_c \cdot B_m \cdot f}$$

$$A_p = A_c \cdot A_w = \frac{E_1 \cdot I_1 + E_2 \cdot I_2}{4K_f \cdot K_w \cdot J \cdot B_m \cdot f}$$

กำหนดให้  $K_f$  มีค่าเท่ากับ 1 เมื่อรูปคลื่นแรงดันเป็นลักษณะสี่เหลี่ยม หรือมีค่าเท่ากับ 1.1

เมื่อรูปคลื่นแรงดันเป็นไซน์

$K_w$  คือ Window utilization factor

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในทางปฏิบัติแล้วจะกำหนดให้  $K_w$  มีค่าโดยประมาณอยู่ที่ 0.3-0.4 และค่าความหนาแน่นกระแส ( $J$ ) จะมีค่าโดยประมาณอยู่ที่ 3 - 5 A/mm<sup>2</sup> และในการเลือกแกนเหล็กนั้น จะทำได้โดยการคำนวณหาค่า  $A_p$  หลังจากนั้นทำการเปรียบเทียบกับค่า  $A_p$  ที่กำหนดโดยบริษัทผู้ผลิตแกนและเลือกแกนเหล็กขนาดที่มีค่า  $A_p$  มากกว่า  $A_p$  ที่ได้จากการคำนวณ

การออกแบบหม้อแปลงไฟฟ้าความถี่สูง

เทคนิคการออกแบบหม้อแปลงไฟฟ้าความถี่สูงในวิทยานิพนธ์เล่มนี้ได้เลือกใช้เทคนิคการออกแบบหม้อแปลงไฟฟ้าความถี่สูงแบบผลคูณพื้นที่โดยกำหนดให้

แรงดันด้านปฐมภูมิเท่ากับ 300 V

แรงดันด้านทุติยภูมิเท่ากับ 75 V

ความถี่ที่ใช้ในการสวิตซ์เท่ากับ 50 kHz

ความหนาแน่นเส้นแรงแม่เหล็กเท่ากับ 0.3 Tesla

Window utilization factor เท่ากับ 0.4

กระแสด้านปฐมภูมิเท่ากับ 10 A

กระแสด้านทุติยภูมิเท่ากับ 40 A

ค่าความหนาแน่นกระแสเท่ากับ 4 A/mm<sup>2</sup>

แทนค่าในสมการเพื่อหาค่า  $A_p$

$$A_p = A_c \cdot A_w = \frac{E_1 \cdot I_1 + E_2 \cdot I_2}{4K_f \cdot K_w \cdot J \cdot B_m \cdot f} = \frac{(300 \times 10) + (75 \times 40)}{(4 \times 0.3 \times 4 \times 10^6 \times 0.3 \times 50 \times 10^3)} = 8.33 \times 10^{-8} \text{ m}^4$$

จากตารางข้อมูลผู้ผลิตเมื่อเปรียบเทียบกับค่า  $A_p$  ที่คำนวณได้จึงเลือกใช้แกน EE80 นำมาแทนค่าในสมการ

$$A_p = A_c \cdot A_w = (400 \times 10^{-6})(1100 \times 10^{-6}) = 44 \times 10^{-8} \text{ m}^4$$

ค่าที่คำนวณได้มีค่าที่มากกว่า จึงสามารถใช้แกน EE80 ได้

$$N_1 = \frac{E_1}{4K_f \cdot A_c \cdot B_m \cdot f} = \frac{300}{4 \times 400 \times 10^{-6} \times 0.3 \times 50 \times 10^3} = 12.5 \text{ รอบ}$$

$$N_2 = \frac{E_2}{4K_f \cdot A_c \cdot B_m \cdot f} = \frac{75}{4 \times 400 \times 10^{-6} \times 0.3 \times 50 \times 10^3} = 3.125 \text{ รอบ}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อัตราส่วนหม้อแปลงไฟฟ้าเท่ากับ 4 จึงเลือกใช้จำนวนรอบ  $N_1$  เท่ากับ 28 รอบ และ  $N_2$  เท่ากับ 7 รอบ  
พื้นที่หน้าตัดของขดลวดสามารถหาค่าได้จากสมการที่ 2.5 โดยกำหนดให้  $J = 4 \text{ A/mm}^2$

$$a_1 = \frac{10}{4 \times 10^6} = 2.5 \times 10^{-6} \text{ m}^2 \text{ และ } a_2 = \frac{40}{4 \times 10^6} = 10 \times 10^{-6} \text{ m}^2$$

เลือกใช้ขดลวดเบอร์ SWG28 ขนาด  $0.1134 \text{ mm}^2$  ดังนั้น ด้านปฐมภูมิใช้ขดลวดตีเกลียวจำนวน 23 เส้น  
และด้านทุติยภูมิใช้ขดลวดตีเกลียวจำนวน 89 เส้น ในท้ายที่สุด เมื่อพินแล้วเสร็จจึงนำหม้อแปลง  
ไฟฟ้าแบบซิงเกิลเฟส มาต่อเป็นหม้อแปลงไฟฟ้าสามเฟสแบบ Y-Y



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ประวัติผู้ทำวิจัย



ชื่อ - นามสกุล	นาย ธรรมฉัตร กงวิรัตน์
วัน เดือน ปีเกิด	10 ธันวาคม 2524
ที่อยู่	156/57 ถ.บางกรวย-ไทรน้อย ม.6 ต.บางกรวย อ.บางกรวย จ.นนทบุรี 11130
ประวัติการศึกษา	<ul style="list-style-type: none"> <li>- 2545 สำเร็จการศึกษาในระดับประกาศนียบัตรวิชาชีพชั้นสูง ปวส.ไฟฟ้ากำลัง หลักสูตร 4 ปี จากแผนกไฟฟ้า สถาบันเทคโนโลยีราชมงคลวิทยาเขตนนทบุรี</li> <li>- 2548 สำเร็จการศึกษาในระดับปริญญาตรี วิศวกรรมศาสตรบัณฑิต (วศ.บ.วิศวกรรมไฟฟ้า หลักสูตรต่อเนื่อง 3 ปี) จากภาควิชาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง</li> <li>- 2550 สำเร็จการศึกษาในระดับปริญญาโท วิศวกรรมศาสตรมหาบัณฑิต (วศ.ม.วิศวกรรมไฟฟ้า) จากภาควิชาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง</li> <li>- 2554 เข้าศึกษาต่อในระดับปริญญาเอก วิศวกรรมศาสตรดุษฎีบัณฑิต (วศ.ด.วิศวกรรมไฟฟ้า) สาขาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง</li> </ul>
ประวัติการทำงาน	<ul style="list-style-type: none"> <li>- 2548 เข้าทำงานในตำแหน่งวิศวกรเทคนิค ฝ่ายขายในประเทศ บริษัทเอกรัฐวิศวกรรมจำกัด (มหาชน) (เอกรัฐหม้อแปลง)</li> <li>- 2550 เข้าทำงานในตำแหน่งวิศวกรไฟฟ้า ฝ่ายประสิทธิภาพการผลิต ปัจจุบัน ผ่ากรการบังคับบัญชาที่โครงการเดินเครื่องและบำรุงรักษาโรงไฟฟ้า บริษัทราชบุรีเพาเวอร์จำกัด ในตำแหน่ง วิศวกรงานบำรุงรักษาโรงไฟฟ้า หมวดปฏิบัติการบำรุงรักษา หน่วยวิศวกรรมและบำรุงรักษา</li> </ul>
ความชำนาญ	<ul style="list-style-type: none"> <li>- งานขาย ออกแบบ ติดตั้งหม้อแปลงไฟฟ้า และงานไฟฟ้าแรงสูง</li> <li>- งานบริหารสัญญาโครงการเดินเครื่องและบำรุงรักษาโรงไฟฟ้า งานสัญญาซื้อขายไฟฟ้า และงานบำรุงรักษาอุปกรณ์ไฟฟ้าภายในโรงไฟฟ้า</li> <li>- สามัญวิศวกร (สพก.5418) วิศวกรรมควบคุมสาขาไฟฟ้า (งานไฟฟ้ากำลัง)</li> <li>- อุปกรณ์ให้ความร้อนด้วยการเหนี่ยวนำความถี่สูงและวงจรถิซ-ดีซีคอนเวอร์เตอร์</li> </ul>

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้