



รายงานการวิจัยฉบับสมบูรณ์

การออกแบบวงจรกรองความถี่หลายหน้าที่โหมดแรงดันที่มีความต้านทานอินพุต
สูงและความต้านทานเอาต์พุตต่ำสำหรับย่านความถี่กลาง
Design of High-Input Low-Output Impedance Voltage-Mode
Multifunction Filter for Medium Frequency

นายวินัย ใจกล้า

ได้รับทุนสนับสนุนงานวิจัยจากเงินงบประมาณเงินรายได้ ประจำปีงบประมาณ 2558

คณะครุศาสตร์อุตสาหกรรม

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รายงานการวิจัยฉบับสมบูรณ์

การออกแบบวงจรกรองความถี่หลายหน้าที่โหมดแรงดันที่มีความต้านทานอินพุต
สูงและความต้านทานเอาต์พุตต่ำสำหรับย่านความถี่กลาง
Design of High-Input Low-Output Impedance Voltage-Mode
Multifunction Filter for Medium Frequency

นายวินัย ใจกล้า

เลขหมู่.....
เลขทะเบียน 149099
วันเดือนปี..... - 4 ต.ค. 2561

ได้รับทุนสนับสนุนงานวิจัยจากเงินงบประมาณเงินรายได้ ประจำปีงบประมาณ 2558
คณะครุศาสตร์อุตสาหกรรม
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ชื่อโครงการ (ภาษาไทย) การออกแบบวงจรกรองความถี่หลายหน้าที่โหมดแรงดันที่มีความต้านทานอินพุตสูงและความต้านทานเอาต์พุตต่ำสำหรับย่านความถี่กลาง

แหล่งเงิน เงินรายได้คณะครุศาสตร์อุตสาหกรรม

ประจำปีงบประมาณ 2558 จำนวนเงินที่ได้รับการสนับสนุน 100,000 บาท

ระยะเวลาทำการวิจัย 1 ปี ตั้งแต่ 1 ต.ค. 2557 ถึง 30 ก.ย. 2558

ชื่อ-สกุล หัวหน้าโครงการ และผู้ร่วมโครงการวิจัย พร้อมระบุ หน่วยงานต้นสังกัด

นายวินัย ไจกล้ำ สาขาวิชาครุศาสตร์วิศวกรรม คณะครุศาสตร์อุตสาหกรรม

บทคัดย่อ

งานวิจัยนี้นำเสนอการสังเคราะห์และออกแบบวงจรกรองความถี่หลายหน้าที่โหมดแรงดันสามอินพุต-หนึ่งเอาต์พุตจำนวนสองวงจรถบายด้วยวงจรขยายกันชนผลต่างแรงดันอินพุต (voltage differencing differential input buffered amplifier: VD-DIBA) เป็นอุปกรณ์แอกทีฟ วงจรกรองถี่ที่นำเสนอประกอบไปด้วย VD-DIBA จำนวนสองวงจรถบายและตัวเก็บประจุที่ต่อลงกราวด์อีกสองตัว โดยที่ไม่ต้องใช้ตัวต้านทานภายนอก ด้วยคุณสมบัติดังกล่าววงจรที่นำเสนอจึงเหมาะที่จะนำไปสร้างเป็นวงจรรวม วงจรกรองความถี่สามารถให้ฟังก์ชันทางเอาต์พุตครบทั้งห้าฟังก์ชัน ได้แก่ ฟังก์ชันกรองผ่านความถี่ต่ำ ฟังก์ชันกรองผ่านความถี่สูง ฟังก์ชันกรองแถบความถี่ผ่าน ฟังก์ชันกรองหยุดแถบความถี่และฟังก์ชันกรองผ่านทุกความถี่ ความถี่ธรรมชาติและควอลิตี้แฟกเตอร์สามารถควบคุมได้แบบอิเล็กทรอนิกส์ การเลือกฟังก์ชันทางเอาต์พุตสามารถทำได้ด้วยวิธีดิจิทัลโดยไม่ต้องการแมตซิง (Matching) กันของอุปกรณ์ โครงสร้างภายในของอุปกรณ์แอกทีฟ VD-DIBA สามารถสร้างมาจากไอซีที่มีในเชิงพาณิชย์ นอกจากนี้ โนตอินพุตทั้งสามมีความต้านทานสูง ในขณะที่โนตเอาต์พุตมีความต้านทานต่ำ วงจรที่นำเสนอจึงสามารถต่อคาสเคดหรือขับโหลดได้โดยไม่ต้องใช้วงจรกันชน สมรรถนะของวงจรกรองความถี่ที่นำเสนอถูกทดสอบผ่านการจำลองผลการทำงานด้วยโปรแกรม PSpice และการทดลองต่อวงจรจริง โดยใช้ไอซีเบอร์ LT1228 และ AD830 เป็นโครงสร้างวงจรภายในของ VD-DIBA พบว่า การทำงานของวงจรกรองความถี่ที่นำเสนอมีความสอดคล้องกับที่คาดการณ์ไว้ในทางทฤษฎี

คำสำคัญ : วงจรกรองความถี่ วงจรขยายกันชนผลต่างแรงดันอินพุต วงจรรวม วงจรแอนะล็อก โหมดแรงดัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Research Title: Synthesis and Design of Voltage-Mode Universal Filter with Electronic Controllability

Researcher: Mr. Winai Jaikla

Faculty: Industrial Education **Department:** Engineering Education

ABSTRACT

In this research, a the synthesis and design of three-input single-output voltage-mode biquadratic filters employing voltage differencing differential input buffered amplifier (VD-DIBA) is presented. The proposed filters use two VD-DIBAs and two grounded capacitors without any external resistors, which is well suited for integrated circuit implementation. The circuits provide five standard transfer functions, namely, low pass, high pass, band pass, notch and all pass filters with electronic control of quality factor and natural frequency. Each transfer function can be selected by suitably selecting input signals via digital method. The internal construction of VD-DIBA is implemented from commercially available ICs. Moreover, the circuits possess high input and low output impedances and thus they enable simple voltage-mode cascading without the use of voltage buffer. The PSPICE simulation and also experimental results using commercially available ICs, LT1228 and AD830 are included, verifying the workability of the proposed filters. The given results agree well with the theoretical anticipation

Keywords : Filter, VD-DIBA, Integrated circuit, Analog circuit, Voltage-mode

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

รายงานการวิจัยเรื่องการออกแบบวงจรรองความถี่หลายหน้าที่โหมดแรงดันที่มีความต้านทานอินพุตสูงและความต้านทานเอาต์พุตต่ำสำหรับย่านความถี่กลาง สำเร็จได้เนื่องจากบุคคลหลายท่านได้กรุณาช่วยเหลือให้ข้อมูลข้อเสนอแนะ คำปรึกษาแนะนำ ความคิดเห็น และกำลังใจแก่ผู้วิจัยๆ ขอขอบคุณอาจารย์ทุกท่านของคณะครุศาสตร์อุตสาหกรรม ที่ได้ให้คำแนะนำและกำลังใจในการทำงาน การวิจัยครั้งนี้ได้รับทุนสนับสนุนการวิจัยจากสถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง จากแหล่งทุน เงินรายได้คณะครุศาสตร์อุตสาหกรรม ประจำปีงบประมาณ พ.ศ.2558

นายวินัย ใจกล้า



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

	หน้า
บทคัดย่อภาษาไทย.....	ก
บทคัดย่อภาษาอังกฤษ.....	ข
กิตติกรรมประกาศ.....	ค
สารบัญ.....	ง
สารบัญตาราง.....	ฉ
สารบัญภาพ.....	ช
บทที่ 1 บทนำ.....	1
1.1 ความเป็นมาและความสำคัญของปัญหา.....	1
1.2 วัตถุประสงค์ของการวิจัย.....	1
1.3 ขอบเขตของการวิจัย.....	2
1.4 วิธีดำเนินการวิจัย.....	3
1.5 ประโยชน์ที่คาดว่าจะได้รับ.....	3
บทที่ 2 ทฤษฎีและงานวิจัยที่เกี่ยวข้อง.....	4
2.1 ทฤษฎีเบื้องต้นของวงจรขยายกันชนผลต่างแรงดันอินพุต.....	4
2.2 งานวิจัยที่เกี่ยวข้อง.....	5
บทที่ 3 วิธีดำเนินการวิจัย.....	21
3.1 การสังเคราะห์และออกแบบวงจรรองความถี่หลายหน้าที่แบบที่ 1.....	21
3.2 การวิเคราะห์สมรรถนะของวงจรรองความถี่หลายหน้าที่แบบที่ 1 ในทางอุดมคติ.....	24
3.3 การวิเคราะห์ผลกระทบเนื่องจากความผิดพลาดในการส่งผ่านแรงดันและกระแสจากอินพุตไป ยังเอาต์พุตของ VD-DIBA ที่มีต่อวงจรในภาพที่ 3.3.....	25
3.4 การวิเคราะห์ผลกระทบจากความต้านทานและความจุแฝงของ VD-DIBA ที่มีต่อวงจรในภาพ ที่ 3.3.....	27
3.5 การสังเคราะห์และออกแบบวงจรรองความถี่หลายหน้าที่แบบที่ 2.....	31
3.6 การวิเคราะห์สมรรถนะของวงจรรองความถี่หลายหน้าที่แบบที่ 2 ในทางอุดมคติ.....	33
3.7 การวิเคราะห์ผลกระทบเนื่องจากความผิดพลาดในการส่งผ่านแรงดันและกระแสจากอินพุตไป ยังเอาต์พุตของ VD-DIBA ที่มีต่อวงจรในภาพที่ 3.8.....	34
3.8 การวิเคราะห์ผลกระทบจากความต้านทานและความจุแฝงของ VD-DIBA ที่มีต่อวงจรในภาพ ที่ 3.8.....	35
บทที่ 4 ผลการวิจัย.....	39
4.1 ผลการจำลองวงจรรองความถี่หลายหน้าที่ในภาพที่ 3.3.....	39
4.2 ผลการทดลองวงจรรองความถี่หลายหน้าที่ในภาพที่ 3.3 ด้วยการต่อวงจรจริง.....	43
4.3 ผลการจำลองวงจรรองความถี่หลายหน้าที่ในภาพที่ 3.8.....	50
4.4 ผลการทดลองวงจรรองความถี่หลายหน้าที่ในภาพที่ 3.8 ด้วยการต่อวงจรจริง.....	54
บทที่ 5 สรุปผลการวิจัยและข้อเสนอแนะ.....	61
5.1 สรุปและอภิปรายผล.....	61

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ (ต่อ)

หน้า

5.2 ข้อเสนอแนะ.....	63
บรรณานุกรม.....	64
ประวัตินักวิจัย.....	67



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

ตารางที่	หน้า
1.1 วิธีดำเนินการวิจัย.....	3
5.1 การเปรียบเทียบคุณสมบัติของวงจรรองความถี่ที่นำเสนอกับวงจรที่เคยมีผู้นำเสนอมาแล้ว.....	62



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญญภาพ

ภาพที่	หน้า
2.1 วงจรขยายกันชนผลต่างแรงดันอินพุต (ก) สัญลักษณ์ (ข) วงจรเทียบเคียง.....	4
2.2 โครงสร้างวงจรขยายกันชนผลต่างแรงดันอินพุตใช้วงจรรวมเบอร์ LT1228 และ AD830.....	5
2.3 วงจรรองความถี่หลายหน้าที่สามอินพุต-หนึ่งเอาต์พุตที่ใช้ DDCC.....	6
2.4 วงจรรองความถี่หลายหน้าที่สามอินพุต-หนึ่งเอาต์พุตที่ใช้ FDCCII.....	7
2.5 วงจรรองความถี่หลายหน้าที่สี่อินพุต-หนึ่งเอาต์พุตที่ใช้ CCTA.....	9
2.6 วงจรรองความถี่หลายหน้าที่สามอินพุต-หนึ่งเอาต์พุตที่ใช้ CFTA.....	10
2.7 วงจรรองความถี่หลายหน้าที่สามอินพุต-หนึ่งเอาต์พุตที่ใช้ DXCCII.....	11
2.8 วงจรรองความถี่หลายหน้าที่สี่อินพุต-หนึ่งเอาต์พุตที่ใช้ CCCII.....	13
2.9 วงจรรองความถี่หลายหน้าที่สามอินพุต-หนึ่งเอาต์พุตที่ใช้ DVCC.....	14
2.10 วงจรรองความถี่หลายหน้าที่สามอินพุต-หนึ่งเอาต์พุตที่ใช้ DDCC และ DVCC.....	15
2.11 วงจรรองความถี่หลายหน้าที่สามอินพุต-หนึ่งเอาต์พุตที่ใช้ VDTA.....	17
2.12 วงจรรองความถี่หลายหน้าที่สามอินพุต-หนึ่งเอาต์พุตที่ใช้ DVCC.....	18
2.13 วงจรรองความถี่หลายหน้าที่สามอินพุต-หนึ่งเอาต์พุตที่ใช้ VD-DIBA.....	20
3.1 บล็อกไดอะแกรมสำหรับการสังเคราะห์และออกแบบวงจรรองความถี่แบบที่ 1.....	21
3.2 การสังเคราะห์และออกแบบวงจรตามหลักการในภาพที่ 3.1 โดยใช้ VD-DIBA.....	23
3.3 วงจรรองความถี่หลายหน้าที่ที่สังเคราะห์และออกแบบตามบล็อกไดอะแกรมในภาพที่ 3.1.....	23
3.4 วงจรเทียบเคียงของ VD-DIBA เมื่อคำนึงถึงตัวเก็บประจุและตัวต้านทานแฝง.....	27
3.5 วงจรรองความถี่ในภาพที่ 3.3 เมื่อคำนึงถึงตัวเก็บประจุและตัวต้านทานแฝง.....	28
3.6 บล็อกไดอะแกรมสำหรับการสังเคราะห์และออกแบบวงจรรองความถี่แบบที่ 2.....	31
3.7 การสังเคราะห์และออกแบบวงจรตามหลักการในภาพที่ 3.6 โดยใช้ VD-DIBA.....	32
3.8 วงจรรองความถี่หลายหน้าที่ที่สังเคราะห์และออกแบบตามบล็อกไดอะแกรมในภาพที่ 3.6.....	33
3.9 วงจรรองความถี่ในภาพที่ 3.8 เมื่อคำนึงถึงตัวเก็บประจุและตัวต้านทานแฝง.....	35
4.1 ผลตอบสนองทางขนาดและเฟสของฟังก์ชันกรองผ่านความถี่ต่ำ.....	39
4.2 ผลตอบสนองทางขนาดและเฟสของฟังก์ชันกรองผ่านความถี่สูง.....	40
4.3 ผลตอบสนองทางขนาดและเฟสของฟังก์ชันกรองผ่านแถบความถี่.....	40
4.4 ผลตอบสนองทางขนาดและเฟสของฟังก์ชันกรองผ่านหยุดแถบความถี่.....	41
4.5 ผลตอบสนองทางขนาดและเฟสของฟังก์ชันกรองผ่านทุกความถี่.....	41
4.6 ผลตอบสนองทางขนาดของฟังก์ชันกรองผ่านแถบความถี่เมื่อปรับค่ากระแส I_B	42
4.7 ขนาดของแรงดันเอาต์พุตเทียบกับขนาดของแรงดันอินพุต.....	42
4.8 ความผิดเพี้ยนทางฮาร์มอนิกสรูมของแต่ละฟังก์ชันเทียบกับขนาดของแรงดันอินพุต.....	43
4.9 ผลตอบสนองทางขนาดของวงจรรองความถี่ที่ในภาพที่ 3.3 ได้จากการทดลองจริง.....	44
4.10 ผลตอบสนองทางขนาดและเฟสของฟังก์ชันกรองผ่านทุกความถี่สำหรับวงจรรองความถี่ ในภาพที่ 3.3 ได้จากการทดลองจริง.....	44
4.11 สัญญาณอินพุตกับเอาต์พุตของฟังก์ชันกรองผ่านความถี่ต่ำของวงจรรองความถี่ในภาพที่ 3.3.....	45
4.12 สัญญาณอินพุตกับเอาต์พุตของฟังก์ชันกรองผ่านความถี่สูงของวงจรรองความถี่ในภาพที่ 3.3.....	46

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญญภาพ (ต่อ)

ภาพที่	หน้า
4.13 สัญญาณอินพุตกับเอาต์พุตของฟังก์ชันกรองผ่านแถบความถี่ของวงจรรองความถี่ในภาพที่ 3.3.....	47
4.14 สัญญาณอินพุตกับเอาต์พุตของฟังก์ชันกรองหยุดแถบความถี่ของวงจรรองความถี่ในภาพที่ 3.3.....	48
4.15 สัญญาณอินพุตกับเอาต์พุตของฟังก์ชันกรองผ่านทุกความถี่ของวงจรรองความถี่ในภาพที่ 3.3.....	49
4.16 ผลตอบสนองทางขนาดและเฟสของฟังก์ชันกรองผ่านความถี่ต่ำวงจรรในภาพที่ 3.8.....	50
4.17 ผลตอบสนองทางขนาดและเฟสของฟังก์ชันกรองผ่านความถี่สูงวงจรรในภาพที่ 3.8.....	51
4.18 ผลตอบสนองทางขนาดและเฟสของฟังก์ชันกรองผ่านแถบความถี่วงจรรในภาพที่ 3.8.....	51
4.19 ผลตอบสนองทางขนาดและเฟสของฟังก์ชันกรองผ่านหยุดแถบความถี่วงจรรในภาพที่ 3.8.....	52
4.20 ผลตอบสนองทางขนาดและเฟสของฟังก์ชันกรองผ่านทุกความถี่วงจรรในภาพที่ 3.8.....	52
4.21 ผลตอบสนองทางขนาดของฟังก์ชันกรองผ่านแถบความถี่เมื่อปรับ I_b ของวงจรรในภาพที่ 3.8.....	52
4.22 ขนาดแรงดันเอาต์พุตเทียบกับขนาดแรงดันอินพุตของวงจรรในภาพที่ 3.8.....	54
4.23 ความผิดเพี้ยนทางฮาร์โมนิกส์รวมแต่ละฟังก์ชันเทียบกับขนาดแรงดันอินพุตของวงจรรในภาพที่ 3.8.....	55
4.24 ผลตอบสนองทางขนาดของวงจรรองความถี่ที่ในภาพที่ 3.8 ได้จากการทดลองจริง.....	55
4.25 ผลตอบสนองทางขนาดและเฟสของฟังก์ชันกรองผ่านทุกความถี่สำหรับวงจรรองความถี่ที่ในภาพที่ 3.8 ได้จากการทดลองจริง.....	55
4.26 สัญญาณอินพุตกับเอาต์พุตของฟังก์ชันกรองผ่านความถี่ต่ำของวงจรรองความถี่ในภาพที่ 3.8.....	56
4.27 สัญญาณอินพุตกับเอาต์พุตของฟังก์ชันกรองผ่านความถี่สูงของวงจรรองความถี่ในภาพที่ 3.8.....	57
4.28 สัญญาณอินพุตกับเอาต์พุตของฟังก์ชันกรองผ่านแถบความถี่ของวงจรรองความถี่ในภาพที่ 3.8.....	58
4.29 สัญญาณอินพุตกับเอาต์พุตของฟังก์ชันกรองหยุดแถบความถี่ของวงจรรองความถี่ในภาพที่ 3.8.....	59
4.30 สัญญาณอินพุตกับเอาต์พุตของฟังก์ชันกรองผ่านทุกความถี่ของวงจรรองความถี่ในภาพที่ 3.8.....	60

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1

บทนำ

1.1 ความเป็นมาและความสำคัญของปัญหา

ในระบบประมวลผลสัญญาณแอนะล็อก วงจรกรองความถี่ถือว่าเป็นวงจรที่มีความสำคัญมาก ซึ่งวงจรกรองความถี่ใช้ถูกนำไปใช้ในการส่งผ่านสัญญาณที่ต้องการจากอินพุตไปยังเอาต์พุตแล้วก็นำสัญญาณที่ไม่ต้องการไม่ให้ออกไปที่เอาต์พุต โดยเฉพาะอย่างยิ่งเครื่องรับสัญญาณในระบบสื่อสารที่ต้องการรับสัญญาณข้อมูลข่าวสารที่ถูกผสมสัญญาณเข้ากับสัญญาณพาห้ (Carrier signal) หรือที่เรียกว่าการมอดูเลชัน (Modulation) จำเป็นต้องใช้วงจรกรองความถี่เป็นส่วนประกอบของเครื่องรับเพื่อแยกเอาเฉพาะสัญญาณข่าวสารที่ต้องการออกทางเอาต์พุต [1-2] นอกจากนี้ในระบบประมวลผลสัญญาณอื่นๆ เช่น ในระบบเสียงก็ต้องการวงจรกรองความถี่มาแยกสัญญาณเสียงสูง ต่ำหรือกลางออกจากกัน ซึ่งวงจรกรองความถี่แบบนี้จะรับอินพุตมาจุดเดียวแล้วแยกเอาต์พุตออกเป็นสามจุด โดยวงจรกรองความถี่ที่มีคุณสมบัติดังกล่าวจะรู้จักกันดีว่าเป็นวงจรกรองความถี่แบบหลายหน้าที่ (Multifunction filter) เนื่องจากในวงจรเดียวสามารถให้ได้หลายฟังก์ชันโดยที่ไม่ต้องเปลี่ยนแปลงโครงสร้างวงจร [3-5] วงจรกรองความถี่หลายหน้าที่ที่ป้อนอินพุตหลายจุดแล้วให้เอาต์พุตเพียงจุดเดียว (Multiple inputs single output multifunction filter) เป็นอีกวงจรที่ได้รับความนิยมในการออกแบบ โดยการเลือกฟังก์ชันทางเอาต์พุตของวงจรนี้สามารถทำได้โดยเลือกสวิตซ์สัญญาณอินพุตเข้าไปในจุดอินพุตที่เหมาะสมก็จะได้ฟังก์ชันเอาต์พุตที่ต้องการโดยไม่ต้องเปลี่ยนแปลงโครงสร้างวงจร ซึ่งส่วนการการสวิตซ์สัญญาณอินพุตนั้นจะควบคุมได้แบบดิจิทัลหรือวิธีทางอิเล็กทรอนิกส์ จึงสะดวกต่อการควบคุมด้วยไมโครคอมพิวเตอร์หรือไมโครโปรเซสเซอร์ นอกจากนี้แล้วในการออกแบบวงจรกรองความถี่ในโหมดแรงดันควรจะให้ลักษณะเด่นของวงจรดังนี้ คือ มีความต้านทานด้านอินพุตสูง (High input impedances) และความต้านทานด้านเอาต์พุตต่ำ (Low output impedances) ซึ่งทำให้วงจรที่ออกแบบสะดวกในการนำไปต่อาสเกตเพื่อให้ได้วงจรกรองอันดับสูงหรือต่อร่วมกับวงจรภาคอื่นๆ ได้โดยไม่ต้องใช้อุปกรณ์กันชน (Buffer) เพื่อให้วงจรกรองความถี่มีคุณสมบัติตามที่ได้กล่าวมาข้างต้น จึงนิยมนำอุปกรณ์แอกทีฟสำเร็จรูป (Active Building Block: ABB) มาใช้ในการออกแบบวงจร ซึ่งการออกแบบวงจรโดยใช้อุปกรณ์สำเร็จรูปนอกจากจะให้ข้อดีดังกล่าวข้างต้น ยังให้ความสะดวกและความยืดหยุ่นในการออกแบบวงจร รวมทั้งการสังเคราะห์และออกแบบวงจรโดยใช้อุปกรณ์แอกทีฟสำเร็จรูปจะใช้อุปกรณ์พาสซีฟมาต่อรวมด้วยไม่มาก [6]

จากการศึกษางานวิจัยที่ได้มีการนำเสนอวงจรกรองความถี่แบบหลายอินพุตหนึ่งเอาต์พุตโดยใช้ อุปกรณ์แอกทีฟสำเร็จรูป เช่น current conveyor (CCII) [7-8, 10, 12, 14, 16, 19-20], current controlled CCII (CCCII) [26, 33], operational transconductance amplifier (OTA) [16, 28], current differencing buffered amplifier (CDBA) [37], current feedback amplifier (CFA) [11, 13, 15, 21-22, 26], voltage follower (VF) [7, 13], differential difference current conveyor (DDCC) [17, 24], four terminal floating nullor (FTFN) [22], fully differential current conveyor (FDCCII) [23, 27, 29], operational transresistance amplifier (OTRA) [25], current conveyor transconductance amplifier (CCTA) [30], current follower transconductance amplifier [31], dual-X second-generation current conveyor (DXCCII) [32], differential voltage current conveyor (DVCC) [34-35], voltage differencing transconductance amplifier (VDTA) [36] และ VD-DIBA [38] พบว่า วงจรกรองความถี่เหล่านั้นยังมีข้อจำกัดดังต่อไปนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- ไม่สามารถควบคุมความถี่โพลและควอลิตี้แฟกเตอร์ได้ด้วยวิธีทางอิเล็กทรอนิกส์ [7-15, 17, 19-15, 27, 29, 32, 35, 37]
- ใช้อุปกรณ์พาสซีฟจำนวนมากโดยเฉพาะตัวต้านทาน [7-15, 17, 19, 20-27, 29-32, 34-35, 37, 38]
- ใช้อุปกรณ์แอกทีฟมากกว่าสองตัว [7, 9, 14, 16, 19, 24, 25, 38]
- ใช้อุปกรณ์พาสซีฟแบบลอยซึ่งไม่เหมาะสมที่จะสร้างเป็นวงจรรวม [7-8, 10-16, 18-23, 25-26, 30-34, 37-38]
- ความต้านทานที่อินพุตไม่สูงซึ่งไม่เหมาะสมที่จะนำไปต่อคาสเคดในโหมดแรงดัน [7-13, 15, 17-18, 20-23, 25-26, 30-34, 36-38]
- ความต้านทานที่เอาต์พุตไม่ต่ำซึ่งไม่เหมาะสมที่จะนำไปต่อคาสเคดในโหมดแรงดัน [8, 10-12, 14-16, 18-21, 23, 28, 30-31, 33-36, 38]
- การเลือกฟังก์ชันทางเอาต์พุตต้องการแมตชิ่ง (Matching) กันของอุปกรณ์ของอุปกรณ์ [7-10, 13-16, 18-21, 23, 31-34]

จากปัญหาที่ได้นำเสนอหลักการข้างต้น ในงานวิจัยนี้จึงมีวัตถุประสงค์ เพื่อสังเคราะห์และออกแบบวงจรองความถี่หลายหน้าที่โหมดแรงดันหลายอินพุต-หนึ่งเอาต์พุตที่สามารถควบคุมความถี่ธรรมชาติและควอลิตี้แฟกเตอร์ได้แบบอิเล็กทรอนิกส์โดยใช้อุปกรณ์วงจรรขยายกันชนผลต่างแรงดันอินพุต (Voltage differencing differential input buffered amplifier: VD-DIBA) เพื่อให้วงจรที่นำเสนอสามารถต่อคาสเคดหรือขับโหลดได้โดยไม่ต้องใช้วงจรกันชน ดังนั้นจึงเน้นที่จะสังเคราะห์และออกแบบให้วงจรมีความต้านทานที่จุดอินพุตสูงและความต้านทานที่จุดเอาต์พุตต่ำ

1.2 วัตถุประสงค์ของการวิจัย

1.2.1 เพื่อสังเคราะห์และออกแบบวงจรองความถี่หลายหน้าที่โหมดแรงดันที่มีความต้านทานที่อินพุตสูงและความต้านทานที่เอาต์พุตต่ำ

1.2.2 เพื่อทดสอบสมรรถนะของวงจรองความถี่หลายหน้าที่โหมดแรงดันที่ได้สังเคราะห์และออกแบบไว้ในทางทฤษฎีกับการจำลองด้วยโปรแกรม PSPICE และการทดลองจริง

1.2.3 เพื่อผลิตบทความวิจัยที่มีคุณภาพสามารถตีพิมพ์ในวารสารนานาชาติที่อยู่ในฐานข้อมูล SCOPUS หรือ ISI

1.2.4 เพื่อยกระดับ Ranking ของสถาบันให้สอดคล้องกับภาวะการวิจัยทางเทคโนโลยีอุตสาหกรรมที่ยั่งยืนอย่างแท้จริง

1.3 ขอบเขตของการวิจัย

1.3.1 วงจรองความถี่โหมดแรงดันใช้อุปกรณ์แอกทีฟไม่เกิน 2 ตัว

1.3.2 วงจรไม่ต้องใช้ตัวต้านทานภายนอก

1.3.3 สามารถควบคุมความถี่โพลและควอลิตี้แฟกเตอร์ได้แบบวิธีทางอิเล็กทรอนิกส์

1.3.4 สามารถทำงานได้ในย่านความถี่สูงถึงระดับเมกะเฮิรซ์ (MHz)

1.3.5 วงจรที่สร้างขึ้นใช้ตัวเก็บประจุแบบต่อลงกราวด์ทั้งหมด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.4 วิธีดำเนินการวิจัย

ในงานวิจัยนี้มีวิธีดำเนินการวิจัยดังตารางที่ 1.1

ตารางที่ 1.1 วิธีดำเนินการวิจัย

กิจกรรม	รูปแบบดำเนินการ	ผลลัพธ์
ศึกษาข้อมูลพื้นฐานและงานวิจัยที่เกี่ยวข้อง	ศึกษาข้อมูลจาก วารสาร/เอกสาร/ตำรา/งานวิจัย/เว็บไซต์ ในหัวข้อดังต่อไปนี้ 1. การทำงานและจุดเด่นของอุปกรณ์แอกทีฟที่จะใช้ 2. หลักการของวงจรกรองความถี่ 3. งานวิจัยที่เกี่ยวข้อง	ได้ข้อมูลพื้นฐานในการพัฒนางจร
สังเคราะห์และออกแบบวงจรกรองความถี่	1. กำหนดสมรรถนะของวงจร 2. ศึกษาหลักการของวงจรที่จะสังเคราะห์และออกแบบ 3. สังเคราะห์และออกแบบวงจร 4. วิเคราะห์สมรรถนะของวงจรที่ได้สังเคราะห์และออกแบบไว้	ได้โครงสร้างวงจรกรองความถี่ที่มีสมรรถนะตามที่ต้องการ
จำลองการทำงานและอภิปรายผลการจำลอง	1. จำลองการทำงานของวงจรด้วยโปรแกรม PSPICE 2. วิเคราะห์และเก็บผลการจำลองที่ได้จากโปรแกรม PSPICE 2. เปรียบเทียบผลการจำลองกับทางทฤษฎี 3. อภิปรายผลการจำลอง	ได้ผลการจำลองการทำงานและวงจรกรองความถี่ที่ผ่านการจำลองสมรรถนะ
ทดสอบวงจรด้วยการต่อวงจรจริงอภิปรายผลการทดสอบ	1. ออกแบบแผ่นวงจรพิมพ์โดยใช้โปรแกรมสำเร็จรูป 2. สร้างแผ่นวงจรพิมพ์และนำอุปกรณ์ลงแผ่นวงจร 3. ทดสอบ วิเคราะห์และเก็บผลการทดลองวงจร 4. เปรียบเทียบผลการทดสอบกับทางทฤษฎี	ได้ผลทดสอบการทำงานและวงจรกรองความถี่ที่ผ่านการทดสอบสมรรถนะ
เปรียบเทียบคุณสมบัติของวงจรที่ได้สังเคราะห์และออกแบบไว้กับวงจรที่ได้มีผู้นำเสนอมาแล้ว	1. เปรียบเทียบคุณสมบัติของวงจร 2. อภิปรายผลการเปรียบเทียบ 3. หากวงจรมีคุณสมบัติด้อยกว่าวงจรที่ได้มีผู้นำเสนอมาแล้วต้องวิเคราะห์หาเหตุผลเพิ่มเติม	ได้ผลเปรียบเทียบคุณสมบัติของวงจร
6. สรุปผล เตรียมต้นฉบับเพื่อส่งตีพิมพ์	จัดพิมพ์ต้นฉบับเพื่อตีพิมพ์และรายงานวิจัย	ได้งานวิจัยที่ได้รับการตีพิมพ์และรายงานวิจัย

1.5 ประโยชน์ที่คาดว่าจะได้รับของโครงการวิจัย

1.5.1 ได้วงจรกรองความถี่ที่มีโครงสร้างไม่ซับซ้อนทำให้สะดวกต่อการนำไปสร้างเป็นวงจรรวมและต่อใช้งานจริงโดยใช้ไอซีที่มีขายตามท้องตลาด

1.5.2 นำผลงานวิจัยที่ได้ไปประยุกต์ใช้ในการเรียนการสอน

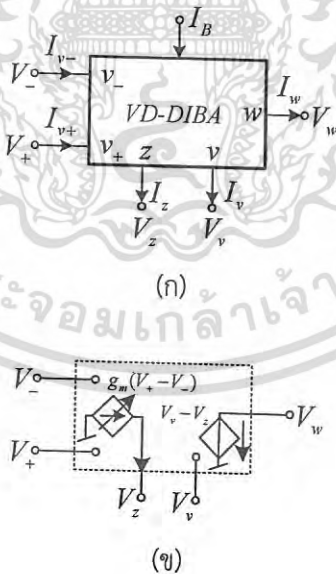
1.5.3 นำผลงานวิจัยที่ได้ไปตีพิมพ์ในวารสารวิชาการระดับนานาชาติที่อยู่ในฐานข้อมูล Scopus หรือ ISI เพื่อยกระดับ Ranking ของมหาวิทยาลัย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2 ทฤษฎีและงานวิจัยที่เกี่ยวข้อง

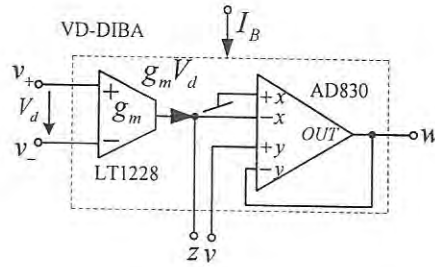
2.1 ทฤษฎีเบื้องต้นของวงจรรขยายกันชนผลต่างแรงดันอินพุต

อุปกรณ์แอกทีฟสำเร็จรูปที่ถูกนำมาใช้ในการออกแบบวงจรรองความถี่ในงานวิจัยนี้ถูกเรียกว่า วงจรรขยายกันชนผลต่างแรงดันอินพุต (Voltage differencing differential input buffered amplifier: VD-DIBA) ซึ่งจะเรียกสั้นว่า VD-DIBA [39] โดยอุปกรณ์แอกทีฟนี้มีอินพุตเป็นแรงดัน ส่วนภาคเอาต์พุตมีทั้งกระแสและแรงดัน โดยจะใช้สัญลักษณ์ตามภาพที่ 2.1(ก) จากภาพแรงดันอินพุตผลต่างมีชื่อขั้วว่า v_+ และ v_- ซึ่งในอุดมคติที่ขั้วทั้งสองนี้จะมีความต้านทานสูงมาก ดังนั้นกระแสที่ไหลเข้าขั้วอินพุตทั้งสองจะเท่ากับศูนย์ ขั้วกระแสเอาต์พุตที่มีความต้านทานสูงถูกเรียกว่าขั้ว z โดยกระแสที่ขั้ว z จะเป็นผลคูณระหว่างค่าความนำถ่ายโอน (Transconductanc: g_m) กับแรงดันผลต่างที่ขั้ว v_+ กับ v_- โดยค่า g_m จะสามารถควบคุมได้แบบอิเล็กทรอนิกส์ด้วยกระแสไบอัส (Bias current: I_B) ในขณะที่ขั้ว v จะเป็นขั้วแรงดันอินพุตที่มีความต้านทานสูง ส่วนขั้วแรงดันเอาต์พุต w จะเป็นขั้วที่มีความต้านทานต่ำ ซึ่งแรงดันที่ขั้วเอาต์พุต w จะเป็นผลต่างของแรงดันที่ขั้ว z กับขั้ว v ภาพที่ 2.1 (ข) เป็นวงจรถียบเคียง จากคุณสมบัติที่กล่าวมาจะพบว่า VD-DIBA จะเป็นการต่อร่วมกันระหว่างวงจรรขยายความนำถ่ายโอน (Operational transconductance amplifier: OTA) และวงจรรขยายผลต่างแรงดันที่มีอัตราขยายเท่ากับหนึ่ง โดยวงจรร OTA จะเป็นภาคอินพุต ส่วนที่ภาคเอาต์พุตจะเป็นวงจรรขยายผลต่างแรงดัน โดย VD-DIBA สามารถสร้างได้จากไอซีที่หาได้ในเชิงพาณิชย์ดังภาพที่ 2.2 โดยประกอบไปด้วยไอซีเบอร์ LT1228 [40] และไอซีเบอร์ AD830 [41] ส่วนคุณสมบัติทางไฟฟ้าในอุดมคติของ VD-DIBA สามารถแสดงได้ดังสมการที่ (2.1)



ภาพที่ 2.1 วงจรรขยายกันชนผลต่างแรงดันอินพุต (ก) สัญลักษณ์ (ข) วงจรถียบเคียง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาพที่ 2.2 โครงสร้างวงจรขยายกันชนผลต่างแรงดันอินพุตใช้วงจรรวมเบอร์ LT1228 และ AD830

$$\begin{pmatrix} I_{v+} \\ I_{v-} \\ I_z \\ I_v \\ I_w \end{pmatrix} = \begin{pmatrix} 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 \\ g_m & -g_m & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & -1 & 1 & 0 \end{pmatrix} \begin{pmatrix} V_+ \\ V_- \\ V_z \\ V_v \\ I_w \end{pmatrix} \quad (2.1)$$

โดย g_m ของ VD-DIBA ที่ถูกสร้างมาจากไอซีเบอร์ LT1228 สามารถแสดงเป็นสมการได้ดังนี้

$$g_m = 10I_B \quad (2.2)$$

2.2 งานวิจัยที่เกี่ยวข้อง

ในหัวข้อนี้จะนำเสนอผลการศึกษางานวิจัยที่เกี่ยวข้องกับวงจรรองความถี่หลายหน้าที่โหมดแรงดันหลายอินพุตหนึ่งเอาต์พุตที่ใช้อุปกรณ์แอกทีฟสำเร็จรูปในการสังเคราะห์และออกแบบวงจรดังมีรายละเอียดต่อไปนี้

2.2.1 วงจรรองความถี่หลายหน้าที่สามอินพุต-หนึ่งเอาต์พุตที่ใช้ DDCC

วงจรรองความถี่หลายหน้าที่โหมดแรงดันที่ใช้ Differential difference current conveyor (DDCC) เป็นอุปกรณ์แอกทีฟแสดงดังภาพที่ 2.3 [24] วงจรมีโหนดป้อนแรงดันอินพุตสามจุดและมีเอาต์พุตที่เป็นแรงดันหนึ่งจุด โดยวงจรประกอบไปด้วย DDCC จำนวนสามวงจร ต่อกับตัวต้านทานและตัวเก็บประจุอีกอย่างละสองตัว จุดป้อนอินพุตทั้งสามมีความต้านทานสูงและจุดเอาต์พุตมีความต้านทานต่ำ จากวงจรสามารถเขียนสมการแรงดันเอาต์พุตได้ดังนี้

$$V_{out} = \frac{s^2 V_{in3} - s \frac{G_2}{C_2} V_{in2} + \frac{G_1 G_2}{C_1 C_2} V_{in1}}{s^2 + s \frac{G_2}{C_2} + \frac{G_1 G_2}{C_1 C_2}} \quad (2.3)$$

เมื่อ $R_1=1/G_1$ และ $R_2=1/G_2$ จากสมการที่ (2.3) จะได้ความถี่ธรรมชาติ (ω_0) และควอลิตี้แฟกเตอร์ (Q) ของวงจรดังนี้

$$\omega_0 = \sqrt{\frac{G_1 G_2}{C_1 C_2}} \quad (2.4)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และ

$$Q = \sqrt{\frac{G_1 C_2}{C_1 G_2}} \quad (2.5)$$

เมื่อพิจารณาสมการที่ (2.3) สามารถกำหนดให้แรงดันเอาต์พุตได้ฟังก์ชันกรงความถี่แบบต่างๆ ได้โดยเลือกการป้อนอินพุต (V_{in}) เข้าไปที่โนดอินพุตอินพุตทั้งสามและให้โนดอินพุตบางโนดต่อลงกราวด์ ซึ่งมีรายละเอียดดังนี้

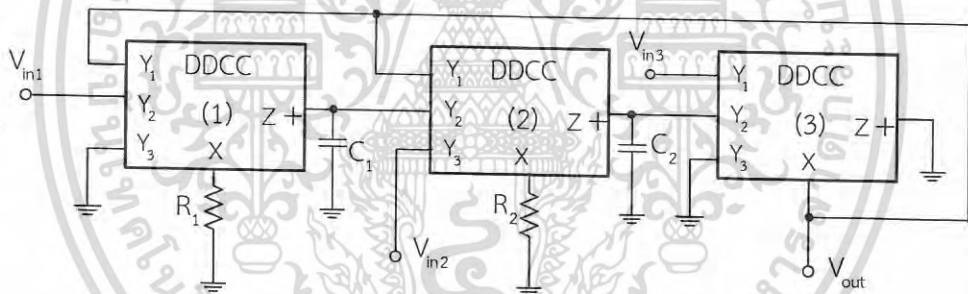
ต่อโนด V_{in2} และ V_{in3} ลงกราวด์ แล้วป้อนแรงดันอินพุตเข้าที่โนด V_{in1} วงจรจะให้ฟังก์ชันกรงผ่านความถี่ต่ำแบบไม่กลับเฟส

ต่อโนด V_{in1} และ V_{in2} ลงกราวด์ แล้วป้อนแรงดันอินพุตเข้าที่โนด V_{in3} วงจรจะให้ฟังก์ชันกรงผ่านความถี่สูงแบบไม่กลับเฟส

ต่อโนด V_{in1} และ V_{in3} ลงกราวด์ แล้วป้อนแรงดันอินพุตเข้าที่โนด V_{in2} วงจรจะให้ฟังก์ชันกรงผ่านแถบความถี่แบบกลับเฟส

ต่อโนด V_{in2} ลงกราวด์ แล้วป้อนแรงดันอินพุตเข้าที่โนด V_{in1} และ V_{in3} วงจรจะให้ฟังก์ชันกรงหยุดแถบความถี่แบบไม่กลับเฟส

ป้อนแรงดันอินพุตเข้าที่โนด V_{in1} , V_{in2} และ V_{in3} วงจรจะให้ฟังก์ชันกรงผ่านทุกความถี่ความถี่แบบไม่กลับเฟส



ภาพที่ 2.3 วงจรกรงความถี่หลายหน้าที่สามอินพุต-หนึ่งเอาต์พุตที่ใช้ DDCC

จุดเด่นของวงจรกรงความถี่หลายหน้าที่สามอินพุต-หนึ่งเอาต์พุตในภาพที่ 2.3 คือ วงจรสามารถให้ฟังก์ชันกรงความถี่ได้ครบทุกฟังก์ชัน การเลือกฟังก์ชันทางเอาต์พุตสามารถทำได้โดยไม่ต้องการแมตชิ่งกันของอุปกรณ์ ความต้านทานอินพุตมีความต้านทานสูง ความต้านทานที่เอาต์พุตต่ำ การเลือกฟังก์ชันกรงผ่านทุกความถี่ไม่ต้องการวงจรกลับสัญญาณและไม่ต้องการวงจรขยายที่มีอัตราขยายสองเท่าเพิ่มเติม วงจรใช้อุปกรณ์พาสซีฟต่อลงกราวด์ทั้งหมด อย่างไรก็ตาม วงจรยังมีจุดด้อย คือ ไม่สามารถควบคุมความถี่ธรรมชาติและควอลิตี้แฟกเตอร์ได้ด้วยวิธีทางอิเล็กทรอนิกส์และวงจรต้องใช้อุปกรณ์แอคทีฟถึงสามวงจร

2.2.2 วงจรกรงความถี่หลายหน้าที่สามอินพุต-หนึ่งเอาต์พุตที่ใช้ FDCCII

วงจรกรงความถี่หลายหน้าที่โหมดแรงดันที่ใช้ Fully differential current conveyor (FDCCII) เป็นอุปกรณ์แอคทีฟแสดงดังภาพที่ 2.4 [29] วงจรมีโนดป้อนแรงดันอินพุตสามจุดและมีเอาต์พุต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ที่เป็นแรงดันหนึ่งจุด โดยวงจรประกอบไปด้วย FDCCII จำนวนสองวงจร ต่อร่วมกับตัวต้านทานและตัวเก็บประจุอีกอย่างละสองตัว จุดป้อนอินพุตทั้งสามมีความต้านทานสูง จากวงจรสามารถเขียนสมการแรงดันเอาต์พุตได้ดังนี้

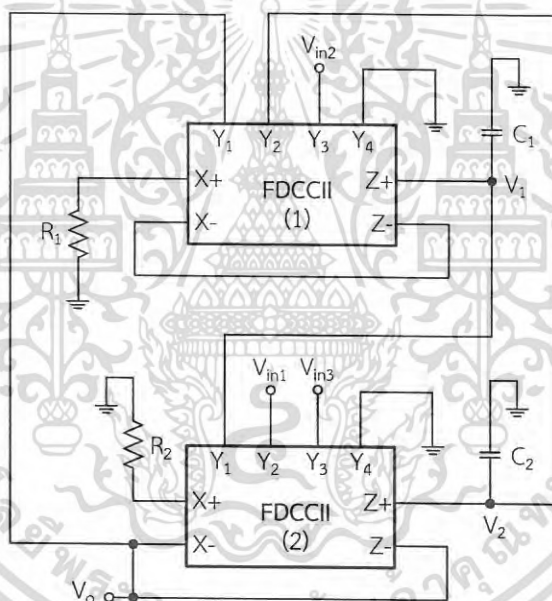
$$V_o = \frac{s^2 C_1 C_2 V_{in1} - s C_2 G_1 V_{in2} + G_1 G_2 V_{in3}}{s^2 C_1 C_2 + s C_2 G_1 + G_1 G_2} \quad (2.6)$$

จากสมการที่ (2.6) จะได้ความถี่ธรรมชาติ (ω_0) และควอลิตี้แฟกเตอร์ (Q) ของวงจรดังนี้

$$\omega_0 = \sqrt{\frac{G_1 G_2}{C_1 C_2}} \quad (2.7)$$

และ

$$Q = \sqrt{\frac{G_1 C_2}{C_1 G_2}} \quad (2.8)$$



ภาพที่ 2.4 วงจรกรองความถี่หลายหน้าที่สามอินพุต-หนึ่งเอาต์พุตที่ใช้ FDCCII

เมื่อพิจารณาสมการที่ (2.6) สามารถกำหนดให้แรงดันเอาต์พุตได้ฟังก์ชันกรองความถี่แบบต่างๆ ได้โดยเลือกการป้อนอินพุต (V_{in}) เข้าไปที่โนดอินพุตอินพุตทั้งสามและให้โนดอินพุตบางโนดต่อลงกราวด์ ซึ่งมีรายละเอียดดังนี้

ต่อโนด V_{in1} และ V_{in2} ลงกราวด์ แล้วป้อนแรงดันอินพุตเข้าที่โนด V_{in3} วงจรจะให้ฟังก์ชันกรองผ่านความถี่ต่ำแบบไม่กลับเฟส

ต่อโนด V_{in2} และ V_{in3} ลงกราวด์ แล้วป้อนแรงดันอินพุตเข้าที่โนด V_{in1} วงจรจะให้ฟังก์ชันกรองผ่านความถี่สูงแบบไม่กลับเฟส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ต่อโหนด V_{in1} และ V_{in3} ลงกราวนด์ แล้วป้อนแรงดันอินพุตเข้าที่โหนด V_{in2} วงจรจะให้ฟังก์ชันกรองผ่านแถบความถี่แบบกลับเฟส

ต่อโหนด V_{in2} ลงกราวนด์ แล้วป้อนแรงดันอินพุตเข้าที่โหนด V_{in1} และ V_{in3} วงจรจะให้ฟังก์ชันกรองหยุดแถบความถี่แบบไม่กลับเฟส

ป้อนแรงดันอินพุตเข้าที่โหนด V_{in1} , V_{in2} และ V_{in3} วงจรจะให้ฟังก์ชันกรองผ่านทุกความถี่แบบไม่กลับเฟส

จุดเด่นของวงจรกรองความถี่หลายหน้าที่สามอินพุต-หนึ่งเอาต์พุตในภาพที่ 2.4 คือ วงจรสามารถให้ฟังก์ชันกรองความถี่ได้ครบทุกฟังก์ชัน การเลือกฟังก์ชันทางเอาต์พุตสามารถทำได้โดยไม่ต้องการแมตชิ่งกันของอุปกรณ์ ความต้านทานอินพุตมีความต้านทานสูง การเลือกฟังก์ชันกรองผ่านทุกความถี่ไม่ต้องการวงจรกลับสัญญาณและไม่ต้องการวงจรขยายที่มีอัตราขยายสองเท่าเพิ่มเติม วงจรใช้อุปกรณ์พาสซีฟต่อลงกราวนด์ทั้งหมด อย่างไรก็ตามก็ยังมีจุดด้อย คือ ไม่สามารถควบคุมความถี่ธรรมชาติและควอลิตี้แฟกเตอร์ได้ด้วยวิธีทางอิเล็กทรอนิกส์และความต้านทานที่เอาต์พุตไม่ต่ำ

2.2.3 วงจรกรองความถี่หลายหน้าที่สี่อินพุต-หนึ่งเอาต์พุตที่ใช้ CCTA

วงจรกรองความถี่หลายหน้าที่โหมดแรงดันที่ใช้ Current conveyor transconductance amplifier (CCTA) เป็นอุปกรณ์แอกทีฟแสดงดังภาพที่ 2.5 [30] วงจรมีโหนดป้อนแรงดันอินพุตสี่จุดและมีเอาต์พุตที่เป็นแรงดันหนึ่งจุด โดยวงจรประกอบไปด้วย CCTA จำนวนหนึ่งวงจร ต่อร่วมกับตัวต้านทานและตัวเก็บประจุอีกอย่างละสองตัว จากวงจรสามารถเขียนสมการแรงดันเอาต์พุตได้ดังนี้

$$V_{out} = \frac{s^2 V_{in1} + s \frac{G_1}{C_1} V_{in2} + \frac{G_2 g_m}{C_1 C_2} V_{in3} - s \frac{g_m}{C_1} V_{in4}}{s^2 + s \frac{G_1}{C_1} + \frac{G_2 g_m}{C_1 C_2}} \quad (2.9)$$

จากสมการที่ (2.9) จะได้ความถี่ธรรมชาติ (ω_0) และควอลิตี้แฟกเตอร์ (Q) ของวงจรดังนี้

$$\omega_0 = \sqrt{\frac{G_2 g_m}{C_1 C_2}} \quad (2.10)$$

และ

$$Q = \frac{1}{G_1} \sqrt{\frac{C_1 G_2 g_m}{C_2}} \quad (2.11)$$

เมื่อพิจารณาสมการที่ (2.9) สามารถกำหนดให้แรงดันเอาต์พุตได้ฟังก์ชันกรองความถี่แบบต่างๆ ได้โดยเลือกการป้อนอินพุต (V_{in}) เข้าไปที่โหนดอินพุตอินพุตทั้งสี่และให้โหนดอินพุตบางโหนดต่อลงกราวนด์ ซึ่งมีรายละเอียดดังนี้

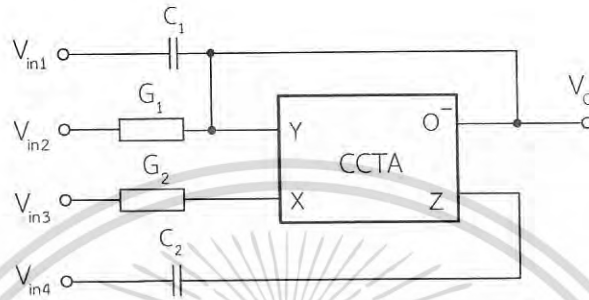
ต่อโหนด V_{in1} , V_{in2} และ V_{in4} ลงกราวนด์ แล้วป้อนแรงดันอินพุตเข้าที่โหนด V_{in3} วงจรจะให้ฟังก์ชันกรองผ่านความถี่ต่ำแบบไม่กลับเฟส

ต่อโหนด V_{in1} และ V_{in2} ลงกราวนด์ แล้วป้อนแรงดันอินพุตเข้าที่โหนด V_{in1} วงจรจะให้ฟังก์ชันกรองผ่านความถี่สูงแบบไม่กลับเฟส

ต่อโหนด V_{in1} , V_{in3} และ V_{in4} ลงกราวนด์ แล้วป้อนแรงดันอินพุตเข้าที่โหนด V_{in2} วงจรจะให้ฟังก์ชันกรองผ่านแถบความถี่แบบไม่กลับเฟส

ต่อโหนด V_{in2} และ V_{in4} ลงกราวนด์ แล้วป้อนแรงดันอินพุตเข้าที่โหนด V_{in1} และ V_{in3} วงจรจะให้ฟังก์ชันกรองหยุดแถบความถี่แบบไม่กลับเฟส

ต่อโหนด V_{in2} ลงกราวนด์ ป้อนแรงดันอินพุตเข้าที่โหนด V_{in1} , V_{in3} และ V_{in4} แล้วต้องควบคุมให้ $G_1 = g_m$ วงจรจะให้ฟังก์ชันกรองผ่านทุกความถี่แบบไม่กลับเฟส



ภาพที่ 2.5 วงจรกรองความถี่หลายหน้าที่สี่อินพุต-หนึ่งเอาต์พุตที่ใช้ CCTA

จุดเด่นของวงจรกรองความถี่หลายหน้าที่สี่อินพุต-หนึ่งเอาต์พุตในภาพที่ 2.5 คือ วงจรใช้อุปกรณ์แอคทีฟเพียงหนึ่งวงจร สามารถให้ฟังก์ชันกรองความถี่ได้ครบทุกฟังก์ชัน ความถี่ธรรมชาติและควอลิตี้แฟกเตอร์สามารถควบคุมได้ด้วยวิธีทางอิเล็กทรอนิกส์ การเลือกฟังก์ชันกรองผ่านทุกความถี่ไม่ต้องการวงจรกลับสัญญาณและไม่ต้องการวงจรขยายที่มีอัตราขยายสองเท่าเพิ่มเติม ใดๆ ก็ดี วงจรยังมีจุดด้อย คือ การเลือกฟังก์ชันกรองผ่านทุกความถี่ต้องการแมตชิ่งกันของอุปกรณ์ ความต้านทานอินพุตไม่สูงและความต้านทานที่เอาต์พุตไม่ต่ำ

2.2.4 วงจรกรองความถี่หลายหน้าที่สามอินพุต-หนึ่งเอาต์พุตที่ใช้ CFTA

วงจรกรองความถี่หลายหน้าที่โหมดแรงดันที่ใช้ Current follower transconductance amplifier (CFTA) เป็นอุปกรณ์แอคทีฟแสดงดังภาพที่ 2.6 [34] วงจรมีโหนดป้อนแรงดันอินพุตสามจุดและมีเอาต์พุตที่เป็นแรงดันหนึ่งจุด โดยวงจรประกอบไปด้วย CFTA จำนวนหนึ่งวงจร ต่อร่วมกับตัวต้านทานและตัวเก็บประจุอีกอย่างละสองตัว จากวงจรสามารถเขียนสมการแรงดันเอาต์พุตได้ดังนี้

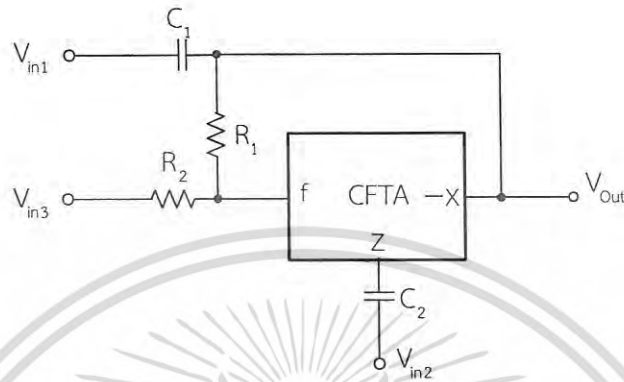
$$V_{out} = \frac{s^2 V_{in1} - \frac{g_m}{C_1} V_{in2} - \frac{g_m}{C_1 C_2 R_2} V_{in3}}{s^2 + \frac{s}{R_1 C_1} + \frac{g_m}{R_1 C_1 C_2}} \quad (2.12)$$

จากสมการที่ (2.12) จะได้ความถี่ธรรมชาติ (ω_0) และควอลิตี้แฟกเตอร์ (Q) ของวงจรดังนี้

$$\omega_o = \sqrt{\frac{g_m}{R_1 C_1 C_2}} \quad (2.13)$$

และ

$$Q = \sqrt{\frac{C_1 R_1 g_m}{C_2}} \quad (2.14)$$



ภาพที่ 2.6 วงจรกรองความถี่หลายหน้าที่สามอินพุต-หนึ่งเอาต์พุตที่ใช้ CFTA

เมื่อพิจารณาสมการที่ (2.11) สามารถกำหนดให้แรงดันเอาต์พุตได้ฟังก์ชันกรองความถี่แบบต่างๆ ได้โดยเลือกการป้อนอินพุต (V_{in}) เข้าไปที่โนดอินพุตอินพุตทั้งสี่และให้โนดอินพุตบางโนดต่อลงกราวด์ ซึ่งมีรายละเอียดดังนี้

ต่อโนด V_{in1} และ V_{in2} ลงกราวด์ แล้วป้อนแรงดันอินพุตเข้าที่โนด V_{in3} วงจรจะให้ฟังก์ชันกรองผ่านความถี่ต่ำแบบกลับเฟสที่มีอัตราขยายไม่เท่ากับหนึ่ง

ต่อโนด V_{in2} และ V_{in3} ลงกราวด์ แล้วป้อนแรงดันอินพุตเข้าที่โนด V_{in1} วงจรจะให้ฟังก์ชันกรองผ่านความถี่สูงแบบไม่กลับเฟส

ต่อโนด V_{in1} และ V_{in3} ลงกราวด์ แล้วป้อนแรงดันอินพุตเข้าที่โนด V_{in2} วงจรจะให้ฟังก์ชันกรองผ่านแถบความถี่แบบกลับเฟสอัตราขยายไม่เท่ากับหนึ่ง

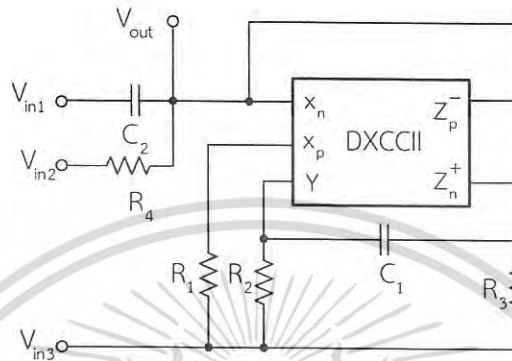
ต่อโนด V_{in2} ลงกราวด์ แล้วป้อนแรงดันอินพุตเข้าที่โนด V_{in1} และป้อนแรงดันอินพุตที่กลับเฟสเข้าที่โนด V_{in3} แล้วต้องควบคุมให้ $R_1=R_2$ วงจรจะให้ฟังก์ชันกรองหยุดแถบความถี่แบบไม่กลับเฟส

ป้อนแรงดันอินพุตเข้าที่โนด V_{in1} และ V_{in2} และป้อนแรงดันอินพุตที่กลับเฟสเข้าที่โนด V_{in3} แล้วต้องควบคุมให้ $R_1=R_2 = 1/g_m$ วงจรจะให้ฟังก์ชันกรองผ่านทุกความถี่ความถี่แบบไม่กลับเฟส

จุดเด่นของวงจรกรองความถี่หลายหน้าที่สามอินพุต-หนึ่งเอาต์พุตในภาพที่ 2.6 คือ วงจรใช้อุปกรณ์แอกทีฟเพียงหนึ่งวงจร สามารถให้ฟังก์ชันกรองความถี่ได้ครบทุกฟังก์ชัน ความถี่ธรรมชาติและควอลิตี้แฟกเตอร์สามารถควบคุมได้ด้วยวิธีทางอิเล็กทรอนิกส์ การเลือกฟังก์ชันกรองผ่านทุกความถี่ไม่ต้องการวงจรขยายที่มีอัตราขยายสองเท่าเพิ่มเติม อย่างไรก็ตาม ยังมีจุดด้อย คือ การเลือกฟังก์ชันกรองหยุดแถบความถี่และฟังก์ชันกรองผ่านทุกความถี่ต้องการแมตชิ่งกันของอุปกรณ์ ความต้านทานอินพุตไม่สูงและความต้านทานที่เอาต์พุตไม่ต่ำ วงจรต้องการวงจรกลับสัญญาณอินพุตสำหรับฟังก์ชันกรองหยุดแถบความถี่และฟังก์ชันกรองผ่านทุกความถี่

2.2.5 วงจรกรองความถี่หลายหน้าที่สามอินพุต-หนึ่งเอาต์พุตที่ใช้ DXCCII

วงจรกรองความถี่หลายหน้าที่โหมดแรงดันที่ใช้ dual-X second-generation current conveyor (DXCCII) เป็นอุปกรณ์แอกทีฟแสดงดังภาพที่ 2.7 [32] วงจรมีโนดป้อนแรงดันอินพุตสามจุด และมีเอาต์พุตที่เป็นแรงดันหนึ่งจุด โดยวงจรประกอบไปด้วย DXCCII จำนวนหนึ่งวงจร ต่อร่วมกับตัวต้านทานจำนวนสี่ตัวและตัวเก็บประจุอีกสองตัว จากวงจรสามารถเขียนสมการแรงดันเอาต์พุตได้ดังนี้



ภาพที่ 2.7 วงจรกรองความถี่หลายหน้าที่สามอินพุต-หนึ่งเอาต์พุตที่ใช้ DXCCII

$$V_{out} = \frac{s^2 V_{in1} + \frac{1}{C_2 R_4} s V_{in2} - \frac{1}{C_1 C_2 R_2 R_3} V_{in3}}{s^2 + \frac{1}{C_2 R_4} s + \frac{1}{C_1 C_2 R_2 R_3}} \quad (2.15)$$

จากสมการที่ (2.15) จะได้ความถี่ธรรมชาติ (ω_0) และควอลิตี้แฟกเตอร์ (Q) ของวงจรดังนี้

$$\omega_0 = \frac{1}{\sqrt{C_1 C_2 R_2 R_3}} \quad (2.16)$$

และ

$$Q = R_4 \sqrt{\frac{C_2}{C_1 R_2 R_3}} \quad (2.17)$$

เมื่อพิจารณาสมการที่ (2.15) สามารถกำหนดให้แรงดันเอาต์พุตได้ฟังก์ชันกรองความถี่แบบต่างๆ โดยเลือกป้อนอินพุต (V_{in}) เข้าไปที่โนดอินพุตอินพุตทั้งสามและให้โนดอินพุตบางโนดต่อลงกราวด์ ซึ่งมีรายละเอียดดังนี้

ต่อโนด V_{in1} และ V_{in2} ลงกราวด์ แล้วป้อนแรงดันอินพุตเข้าที่โนด V_{in3} วงจรจะให้ฟังก์ชันกรองผ่านความถี่ต่ำแบบไม่กลับเฟส

ต่อโนด V_{in2} และ V_{in3} ลงกราวด์ แล้วป้อนแรงดันอินพุตเข้าที่โนด V_{in1} วงจรจะให้ฟังก์ชันกรองผ่านความถี่สูงแบบกลับเฟส

ต่อโหนด V_{in1} และ V_{in3} ลงกราวนด์ แล้วป้อนแรงดันอินพุตเข้าที่โหนด V_{in2} วงจรจะให้ฟังก์ชันกรองผ่านแถบความถี่แบบไม่กลับเฟส

ต่อโหนด V_{in2} ลงกราวนด์ แล้วป้อนแรงดันอินพุตเข้าที่โหนด V_{in1} และป้อนแรงดันอินพุตแบบกลับเฟสเข้าที่โหนด V_{in3} วงจรจะให้ฟังก์ชันกรองหยุดแถบความถี่แบบไม่กลับเฟส

ป้อนแรงดันอินพุตเข้าที่โหนด V_{in1} แล้วป้อนแรงดันอินพุตแบบกลับเฟสเข้าที่โหนด V_{in2} และ V_{in3} วงจรจะให้ฟังก์ชันกรองผ่านทุกความถี่แบบไม่กลับเฟส

จุดเด่นของวงจรกรองความถี่หลายหน้าที่สามอินพุต-หนึ่งเอาต์พุตในภาพที่ 2.7 คือ วงจรใช้อุปกรณ์แอคทีฟเพียงหนึ่งวงจร สามารถให้ฟังก์ชันกรองความถี่ได้ครบทุกฟังก์ชัน การเลือกฟังก์ชันทางเอาต์พุตไม่ต้องการแมตซิงกันของอุปกรณ์ อีกทั้งการเลือกฟังก์ชันกรองผ่านทุกความถี่ไม่ต้องการวางจรรยาที่มีอัตราขยายสองเท่าเพิ่มเติม ความถี่ธรรมชาติและควอลิตี้แฟกเตอร์สามารถควบคุมได้อย่างอิสระจากกัน อย่างไรก็ตาม วงจรยังมีจุดด้อย คือ ความถี่ธรรมชาติและควอลิตี้แฟกเตอร์ไม่สามารถควบคุมได้ด้วยวิธีทางอิเล็กทรอนิกส์ ความต้านทานอินพุตไม่สูงและความต้านทานที่เอาต์พุตไม่ต่ำ วงจรต้องการวงจรกลับสัญญาณอินพุตสำหรับฟังก์ชันกรองหยุดแถบความถี่และฟังก์ชันกรองผ่านทุกความถี่

2.2.6 วงจรกรองความถี่หลายหน้าที่สี่อินพุต-หนึ่งเอาต์พุตที่ใช้ CCCII

วงจรกรองความถี่หลายหน้าที่โหมดแรงดันที่ใช้ Current controlled current conveyor (CCCII) เป็นอุปกรณ์แอคทีฟแสดงดังภาพที่ 2.8 [33] วงจรมีโหนดป้อนแรงดันอินพุตสี่จุดและมีเอาต์พุตที่เป็นแรงดันหนึ่งจุด โดยวงจรประกอบไปด้วย CCCII จำนวนสองวงจร ตัวเก็บประจุอีกสองตัว จากวงจรสามารถเขียนสมการแรงดันเอาต์พุตได้ดังนี้

$$V_{out} = \frac{\frac{1}{C^2 R_{x1} R_{x2}} V_{in1} + s \frac{1}{C R_{x2}} V_{in2} - s \frac{1}{C R_{x2}} V_{in3} + \left(s^2 + s \frac{1}{C R_{x2}} \right) V_{in4}}{s^2 + s \frac{1}{C R_{x2}} + \frac{1}{C^2 R_{x1} R_{x2}}} \quad (2.18)$$

จากสมการที่ (2.15) จะได้ความถี่ธรรมชาติ (ω_0) และควอลิตี้แฟกเตอร์ (Q) ของวงจรดังนี้

$$\omega_0 = \frac{1}{C} \sqrt{\frac{1}{R_{x1} R_{x2}}} \quad (2.19)$$

และ

$$Q = \sqrt{\frac{R_{x2}}{R_{x1}}} \quad (2.20)$$

เมื่อพิจารณาสมการที่ (2.18) สามารถกำหนดให้แรงดันเอาต์พุตได้ฟังก์ชันกรองความถี่แบบต่างๆ โดยเลือกป้อนอินพุต (V_{in}) เข้าไปที่โหนดอินพุตอินพุตทั้งสี่และให้โหนดอินพุตบางโหนดต่อลงกราวนด์ ซึ่งมีรายละเอียดดังนี้

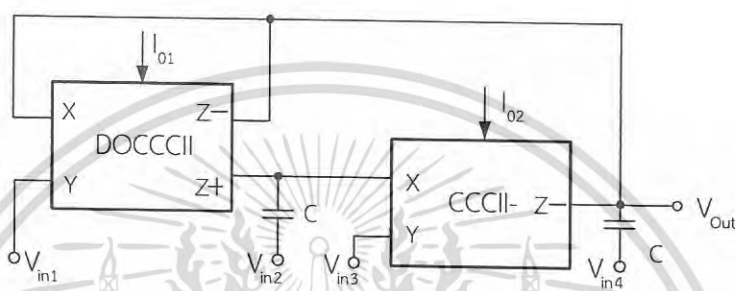
ต่อโหนด V_{in2} , V_{in3} และ V_{in4} ลงกราวนด์ แล้วป้อนแรงดันอินพุตเข้าที่โหนด V_{in1} วงจรจะให้ฟังก์ชันกรองผ่านความถี่ต่ำแบบไม่กลับเฟส

ต่อโหนด V_{in1} และ V_{in2} ลงกราวนด์ แล้วป้อนแรงดันอินพุตเข้าที่โหนด V_{in3} และ V_{in4} วงจรจะให้ฟังก์ชันกรองผ่านความถี่สูงแบบไม่กลับเฟส

ต่อโหนด V_{in1} , V_{in3} และ V_{in4} ลงกราวนด์ แล้วป้อนแรงดันอินพุตเข้าที่โหนด V_{in2} วงจรจะให้ฟังก์ชันกรองผ่านแถบความถี่แบบไม่กลับเฟส

ต่อโหนด V_{in2} ลงกราวนด์ แล้วป้อนแรงดันอินพุตเข้าที่โหนด V_{in1} , V_{in3} และ V_{in4} วงจรจะให้ฟังก์ชันกรองหยุดแถบความถี่แบบไม่กลับเฟส

ป้อนแรงดันอินพุตเข้าที่โหนด V_{in1} , V_{in3} และ V_{in4} แล้วป้อนแรงดันอินพุตแบบกลับเฟสเข้าที่โหนด V_{in2} วงจรจะให้ฟังก์ชันกรองผ่านทุกความถี่ความถี่แบบไม่กลับเฟส



ภาพที่ 2.8 วงจรกรองความถี่หลายหน้าที่สี่อินพุต-หนึ่งเอาต์พุตที่ใช้ CCCII

จุดเด่นของวงจรกรองความถี่หลายหน้าที่สี่อินพุต-หนึ่งเอาต์พุตในภาพที่ 2.8 คือ วงจรไม่ต้องใช้ตัวต้านทาน สามารถให้ฟังก์ชันกรองความถี่ได้ครบทุกฟังก์ชัน อีกทั้งการเลือกฟังก์ชันกรองผ่านทุกความถี่ไม่ต้องการวงจรขยายที่มีอัตราขยายสองเท่าเพิ่มเติม ความถี่ธรรมชาติและควอลิตี้แฟกเตอร์สามารถควบคุมได้แบบอิเล็กทรอนิกส์ อย่างไรก็ตาม วงจรยังมีจุดด้อย คือ ความต้านทานอินพุตไม่สูงและความต้านทานที่เอาต์พุตไม่ต่ำ วงจรต้องการวงจรกลับสัญญาณอินพุตสำหรับฟังก์ชันกรองผ่านทุกความถี่ การเลือกฟังก์ชันทางเอาต์พุตต้องการแมตซิงกันของอุปกรณ์

2.2.7 วงจรกรองความถี่หลายหน้าที่สามอินพุต-หนึ่งเอาต์พุตที่ใช้ DVCC

วงจรกรองความถี่หลายหน้าที่โหมดแรงดันที่ใช้ Differential voltage current conveyor (DVCC) เป็นอุปกรณ์แอกทีฟแสดงดังภาพที่ 2.9 [34] วงจรมีโหนดป้อนแรงดันอินพุตสามจุดและมีเอาต์พุตที่เป็นแรงดันหนึ่งจุด โดยวงจรประกอบไปด้วย DVCC จำนวนหนึ่งวงจร ต่อกับตัวต้านทานและตัวเก็บประจุอีกอย่างละสองตัว จากวงจรสามารถเขียนสมการแรงดันเอาต์พุตได้ดังนี้

$$V_{out} = \frac{\left(s^2 + \frac{s}{R_2 C_2} - \frac{s}{R_2 C_1}\right) V_{in1} + \left(\frac{s}{R_2 C_1}\right) V_{in2} + \left(\frac{s}{R_1 C_1} + \frac{1}{R_1 R_2 C_1 C_2}\right) V_{in3}}{s^2 + \left(\frac{1}{R_1 C_1} + \frac{1}{R_2 C_2}\right) s + \frac{1}{R_1 R_2 C_1 C_2}} \quad (2.21)$$

จากสมการที่ (2.21) จะได้ความถี่ธรรมชาติ (ω_0) และควอลิตี้แฟกเตอร์ (Q) ของวงจรดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\omega_o = \frac{1}{\sqrt{R_1 R_2 C_1 C_2}} \quad (2.22)$$

และ

$$Q = \frac{\sqrt{R_1 R_2 C_1 C_2}}{R_1 C_1 + R_2 C_2} \quad (2.23)$$

เมื่อพิจารณาสมการที่ (2.21) สามารถกำหนดให้แรงดันเอาต์พุตได้ฟังก์ชันกรองความถี่แบบต่างๆ ได้โดยเลือกการป้อนอินพุต (V_{in}) เข้าไปที่โหนดอินพุตอินพุตทั้งสามและให้โหนดอินพุตบางโหนดต่อลงกราวด์ ซึ่งมีรายละเอียดดังนี้

ต่อโหนด V_{in1} ลงกราวด์ แล้วป้อนแรงดันอินพุตเข้าที่โหนด V_{in3} และป้อนแรงดันอินพุตกลับเฟสเข้าที่โหนด V_{in2} แล้วต้องควบคุมให้ $R_1=R_2$ วงจรจะให้ฟังก์ชันกรองผ่านความถี่ต่ำแบบไม่กลับเฟส

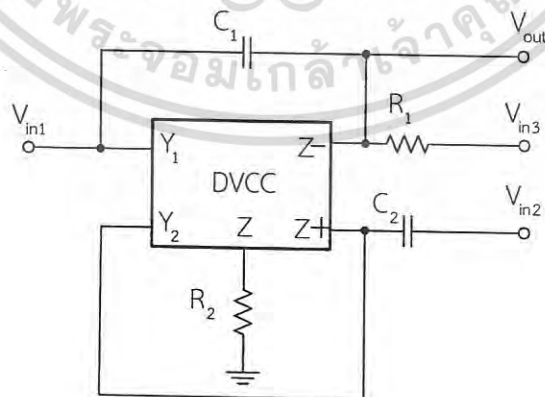
ต่อโหนด V_{in2} และ V_{in3} ลงกราวด์ แล้วป้อนแรงดันอินพุตเข้าที่โหนด V_{in1} แล้วต้องควบคุมให้ $C_1=C_2$ วงจรจะให้ฟังก์ชันกรองผ่านความถี่สูงแบบไม่กลับเฟส

ต่อโหนด V_{in1} และ V_{in3} ลงกราวด์ แล้วป้อนแรงดันอินพุตเข้าที่โหนด V_{in2} วงจรจะให้ฟังก์ชันกรองผ่านแถบความถี่แบบไม่กลับเฟสแบบอัตรายายไม่เท่ากันหนึ่ง

ต่อโหนด V_{in2} ลงกราวด์ แล้วป้อนแรงดันอินพุตเข้าที่โหนด V_{in1} และ V_{in3} วงจรจะให้ฟังก์ชันกรองหยุดแถบความถี่แบบไม่กลับเฟส

ป้อนแรงดันอินพุตเข้าที่โหนด V_{in1} และ V_{in3} แล้วป้อนแรงดันอินพุตกลับเฟสเข้าที่โหนด V_{in2} พร้อมทั้งต้องควบคุมให้ $R_1=R_2$ และ $C_1=C_2$ วงจรจะให้ฟังก์ชันกรองผ่านทุกความถี่ความถี่แบบไม่กลับเฟส

จุดเด่นของวงจรกรองความถี่หลายหน้าที่สามอินพุต-หนึ่งเอาต์พุตในภาพที่ 2.7 คือ วงจรใช้อุปกรณ์แอกทีฟเพียงหนึ่งวงจร สามารถให้ฟังก์ชันกรองความถี่ได้ครบทุกฟังก์ชัน การเลือกฟังก์ชันกรองผ่านทุกความถี่ไม่ต้องการวงจรขยายที่มีอัตรายายสองเท่าเพิ่มเติม อย่างไรก็ตาม วงจรยังมีจุดด้อย คือ ความถี่ธรรมชาติและควอลิตี้แฟกเตอร์ไม่สามารถควบคุมได้ด้วยวิธีการอิเล็กทรอนิกส์ ความต้านทานอินพุตไม่สูงและความต้านทานที่เอาต์พุตไม่ต่ำ ต้องการวงจรกลับสัญญาณอินพุตสำหรับฟังก์ชันกรองหยุดแถบความถี่และฟังก์ชันกรองผ่านทุกความถี่ การเลือกฟังก์ชันทางเอาต์พุตต้องการแมตชิ่งกันของอุปกรณ์

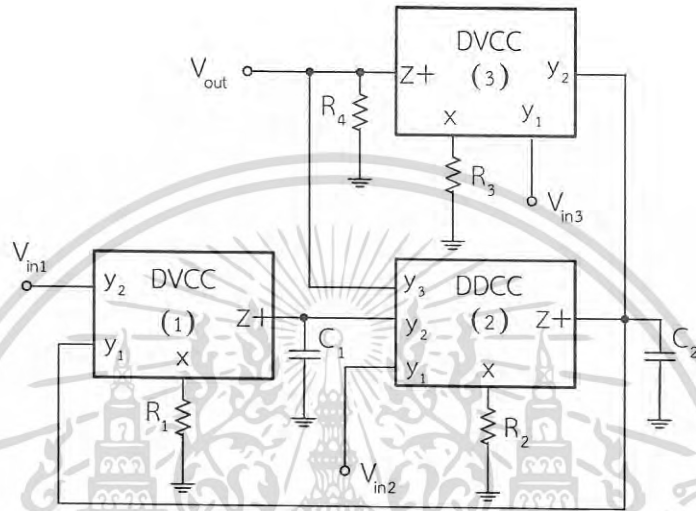


ภาพที่ 2.9 วงจรกรองความถี่หลายหน้าที่สามอินพุต-หนึ่งเอาต์พุตที่ใช้ DVCC

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2.8 วงจรกรองความถี่หลายหน้าที่สามอินพุต-หนึ่งเอาต์พุตที่ใช้ DDCC และ DVCC

วงจรกรองความถี่หลายหน้าที่โหมดแรงดันที่ใช้ DDCC และ DVCC เป็นอุปกรณ์แอกทีฟแสดงดังภาพที่ 2.10 [35] วงจรมีโนดป้อนแรงดันอินพุตสามจุดและมีเอาต์พุตที่เป็นแรงดันหนึ่งจุด โดยวงจรประกอบไปด้วย DVCC จำนวนสองวงจร DDCC จำนวนหนึ่งวงจร ต่อร่วมกับตัวต้านทานจำนวนสี่ตัวและตัวเก็บประจุอีกสองตัว จุดป้อนอินพุตทั้งสามมีความต้านทานสูง จากวงจรสามารถเขียนสมการแรงดันเอาต์พุตได้ดังนี้



ภาพที่ 2.10 วงจรกรองความถี่หลายหน้าที่สามอินพุต-หนึ่งเอาต์พุตที่ใช้ DDCC และ DVCC

$$V_{out} = \frac{\left(s^2 \frac{G_3}{G_4} + \frac{G_1 G_2 G_3}{C_1 C_2 G_4} \right) V_{in3} - s \frac{G_2 G_3}{C_2 G_4} V_{in2} - \frac{G_1 G_2 G_3}{C_1 C_2 G_4} V_{in1}}{s^2 + s \frac{G_2 G_3}{C_2 G_4} + \frac{G_1 G_2}{C_1 C_2}} \quad (2.24)$$

จากสมการที่ (2.24) จะได้ความถี่ธรรมชาติ (ω_0) และควอลิตี้แฟกเตอร์ (Q) ของวงจрдังนี้

$$\omega_0 = \sqrt{\frac{G_1 G_2}{C_1 C_2}} \quad (2.25)$$

และ

$$Q = \frac{G_4}{G_3} \sqrt{\frac{C_2 G_1}{C_1 G_2}} \quad (2.26)$$

เมื่อพิจารณาสมการที่ (2.24) สามารถกำหนดให้แรงดันเอาต์พุตได้ฟังก์ชันกรองความถี่แบบต่างๆ โดยเลือกป้อนอินพุต (V_{in}) เข้าไปที่โนดอินพุตอินพุตทั้งสามและให้โนดอินพุตบางโนดต่อลงกราวนด์ ซึ่งมีรายละเอียดดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ต่อโหนด V_{in2} และ V_{in3} ลงกราวนด์ แล้วป้อนแรงดันอินพุตเข้าที่โหนด V_{in3} วงจรจะให้ฟังก์ชันกรองผ่านความถี่ต่ำแบบกลับเฟส

ต่อโหนด V_{in2} ลงกราวนด์ แล้วป้อนแรงดันอินพุตเข้าที่โหนด V_{in1} และ V_{in3} วงจรจะให้ฟังก์ชันกรองผ่านความถี่สูงแบบไม่กลับเฟส

ต่อโหนด V_{in1} และ V_{in2} ลงกราวนด์ แล้วป้อนแรงดันอินพุตเข้าที่โหนด V_{in3} วงจรจะให้ฟังก์ชันกรองผ่านแถบความถี่แบบกลับเฟส

ต่อโหนด V_{in2} และ V_{in3} ลงกราวนด์ แล้วป้อนแรงดันอินพุตเข้าที่โหนด V_{in1} วงจรจะให้ฟังก์ชันกรองหยุดแถบความถี่แบบไม่กลับเฟส

ต่อโหนด V_{in1} ลงกราวนด์ แล้วป้อนแรงดันอินพุตเข้าที่โหนด V_{in2} และ V_{in3} วงจรจะให้ฟังก์ชันกรองผ่านทุกความถี่แบบไม่กลับเฟส

จุดเด่นของวงจรกรองความถี่หลายหน้าที่สามอินพุต-หนึ่งเอาต์พุตในภาพที่ 2.10 คือ สามารถให้ฟังก์ชันกรองความถี่ได้ครบทุกฟังก์ชัน การเลือกฟังก์ชันทางเอาต์พุตไม่ต้องการแมตชิ่งกันของอุปกรณ์ อีกทั้งการเลือกฟังก์ชันกรองผ่านทุกความถี่ไม่ต้องการวงจรกลับเฟสสัญญาณและวงจรขยายที่มีอัตราขยายสองเท่าเพิ่มเติม ความถี่ธรรมชาติและควอลิตี้แฟกเตอร์สามารถควบคุมได้อย่างอิสระจากกัน อย่างไรก็ตาม วงจรยังมีจุดด้อย คือ ความถี่ธรรมชาติและควอลิตี้แฟกเตอร์ไม่สามารถควบคุมได้ด้วยวิธีทางอิเล็กทรอนิกส์ ความต้านทานที่เอาต์พุตไม่ต่ำ

2.2.9 วงจรกรองความถี่หลายหน้าที่สามอินพุต-หนึ่งเอาต์พุตที่ใช้ VDTA

วงจรกรองความถี่หลายหน้าที่โหมดแรงดันที่ใช้ Voltage differencing transconductance amplifier (VDTA) เป็นอุปกรณ์แอกทีฟแสดงดังภาพที่ 2.11 [36] วงจรมีโหนดป้อนแรงดันอินพุตสามจุดและมีเอาต์พุตที่เป็นแรงดันหนึ่งจุด โดยวงจรประกอบไปด้วย VDTA ต่อร่วมกับตัวเก็บประจุอีกสองตัว จากวงจรสามารถเขียนสมการแรงดันเอาต์พุตได้ดังนี้

$$V_{out} = \frac{s^2 V_{in3} - \frac{g_{mS}}{C_2} s V_{in2} + \left[\left(\frac{g_{mF}}{C_2} \right) s + \frac{g_{mF} g_{mS}}{C_1 C_2} \right] V_{in1}}{s^2 + \frac{g_{mS}}{C_2} s + \frac{g_{mF} g_{mS}}{C_1 C_2}} \quad (2.27)$$

จากสมการที่ (2.27) จะได้ความถี่ธรรมชาติ (ω_o) และควอลิตี้แฟกเตอร์ (Q) ของวงจรดังนี้

$$\omega_o = \sqrt{\frac{g_{mF} g_{mS}}{C_1 C_2}} \quad (2.28)$$

และ

$$Q = \sqrt{\frac{C_2 g_{mS}}{C_1 g_{mF}}} \quad (2.29)$$

เมื่อพิจารณาสมการที่ (2.27) สามารถกำหนดให้แรงดันเอาต์พุตได้ฟังก์ชันกรองความถี่แบบต่างๆ ได้โดยเลือกการป้อนอินพุต (V_{in}) เข้าไปที่โหนดอินพุตอินพุตทั้งสี่และให้โหนดอินพุตบางโหนดต่อลงกราวนด์ ซึ่งมีรายละเอียดดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ต่อโหนด V_{in3} ลงกราวนด์ แล้วป้อนแรงดันอินพุตเข้าที่โหนด V_{in1} และ V_{in2} แล้วต้องควบคุมให้ $g_{ms}=g_{mf}$ วงจรจะให้ฟังก์ชันกรองผ่านความถี่ต่ำแบบไม่กลับเฟส

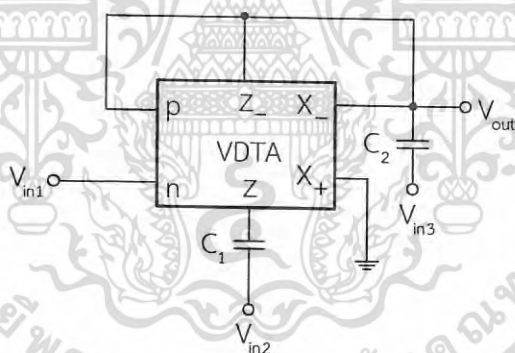
ต่อโหนด V_{in1} และ V_{in2} ลงกราวนด์ แล้วป้อนแรงดันอินพุตเข้าที่โหนด V_{in3} วงจรจะให้ฟังก์ชันกรองผ่านความถี่สูงแบบไม่กลับเฟส

ต่อโหนด V_{in1} และ V_{in3} ลงกราวนด์ แล้วป้อนแรงดันอินพุตเข้าที่โหนด V_{in2} วงจรจะให้ฟังก์ชันกรองผ่านแถบความถี่แบบกลับเฟส

ป้อนแรงดันอินพุตเข้าที่โหนด V_{in1} , V_{in2} และ V_{in3} แล้วต้องควบคุมให้ $g_{ms}=g_{mf}$ วงจรจะให้ฟังก์ชันกรองหยุดแถบความถี่แบบไม่กลับเฟส

ป้อนแรงดันอินพุตเข้าที่โหนด V_{in1} และ V_{in3} และป้อนแรงดันอินพุตที่มีขนาดสองเท่าของแรงดันอินพุตที่โหนด V_{in2} แล้วต้องควบคุมให้ $g_{ms}=g_{mf}$ วงจรจะให้ฟังก์ชันกรองผ่านทุกความถี่ความถี่แบบไม่กลับเฟส

จุดเด่นของวงจรกรองความถี่หลายหน้าที่สามอินพุต-หนึ่งเอาต์พุตในภาพที่ 2.11 คือ วงจรใช้อุปกรณ์แอกทีฟเพียงหนึ่งวงจร สามารถให้ฟังก์ชันกรองความถี่ได้ครบทุกฟังก์ชัน ความถี่ธรรมชาติและควอลิตี้แฟกเตอร์สามารถควบคุมได้ด้วยวิธีทางอิเล็กทรอนิกส์ อย่างไรก็ตาม วงจรยังมีจุดด้อย คือ การเลือกฟังก์ชันกรองผ่านความถี่ต่ำผ่าน กรองหยุดแถบความถี่และฟังก์ชันกรองผ่านทุกความถี่ต้องการเมตซิงกันของอุปกรณ์ ความต้านทานอินพุตไม่สูงทุกจุดและความต้านทานที่เอาต์พุตไม่ต่ำ การเลือกฟังก์ชันกรองผ่านทุกความถี่ต้องการวงจรขยายที่มีอัตราขยายสองเท่าเพิ่มเติม

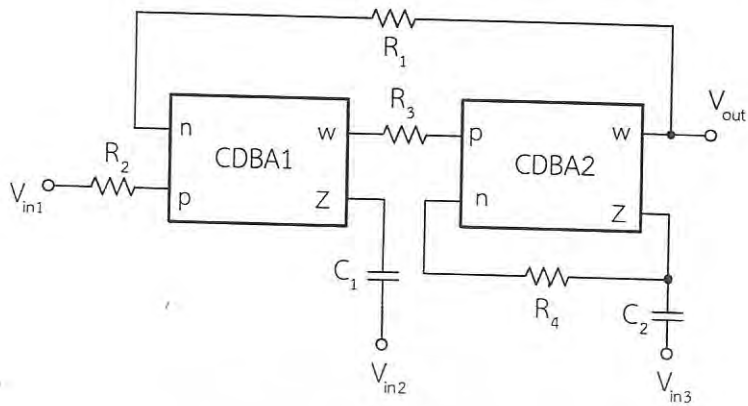


ภาพที่ 2.11 วงจรกรองความถี่หลายหน้าที่สามอินพุต-หนึ่งเอาต์พุตที่ใช้ VDTA

2.2.10 วงจรกรองความถี่หลายหน้าที่สามอินพุต-หนึ่งเอาต์พุตที่ใช้ DVCC

วงจรกรองความถี่หลายหน้าที่โหมดแรงดันที่ใช้ Current differencing buffer amplifier (CDBA) เป็นอุปกรณ์แอกทีฟแสดงดังภาพที่ 2.12 [37] วงจรมีโหนดป้อนแรงดันอินพุตสามจุดและมีเอาต์พุตที่เป็นแรงดันหนึ่งจุด โดยวงจรประกอบไปด้วย CDBA จำนวนสองวงจร ต่อร่วมกับตัวต้านทานสี่ตัวและตัวเก็บประจุอีกสองตัว จากวงจรสามารถเขียนสมการแรงดันเอาต์พุตได้ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาพที่ 2.12 วงจรกรองความถี่หลายหน้าที่สามอินพุต-หนึ่งเอาต์พุตที่ใช้ DVCC

$$V_{out} = \frac{s^2 V_{in3} - \frac{sV_{in2}}{C_1 R_3} + \frac{V_{in1}}{C_1 C_2 R_2 R_3}}{s^2 + \frac{2s}{C_1 R_4} + \frac{1}{C_1 C_2 R_1 R_3}} \quad (2.30)$$

จากสมการที่ (2.30) จะได้ความถี่ธรรมชาติ (ω_o) และควอลิตี้แฟกเตอร์ (Q) ของวงจรดังนี้

$$\omega_o = \sqrt{\frac{1}{C_1 C_2 R_1 R_3}} \quad (2.31)$$

และ

$$Q = \frac{R_4}{2} \sqrt{\frac{C_1}{C_2 R_1 R_3}} \quad (2.32)$$

เมื่อพิจารณาสมการที่ (2.31) สามารถกำหนดให้แรงดันเอาต์พุตได้ฟังก์ชันกรองความถี่แบบต่างๆ โดยเลือกป้อนอินพุต (V_{in}) เข้าไปที่โหนดอินพุตอินพุตทั้งสามและให้โหนดอินพุตบางโหนดต่อลงกราวด์ ซึ่งมีรายละเอียดดังนี้

ต่อโหนด V_{in2} และ V_{in3} ลงกราวด์ แล้วป้อนแรงดันอินพุตเข้าที่โหนด V_{in3} วงจรจะให้ฟังก์ชันกรองผ่านความถี่ต่ำแบบไม่กลับเฟส

ต่อโหนด V_{in1} และ V_{in2} ลงกราวด์ แล้วป้อนแรงดันอินพุตเข้าที่โหนด V_{in3} วงจรจะให้ฟังก์ชันกรองผ่านความถี่สูงแบบไม่กลับเฟส

ต่อโหนด V_{in1} และ V_{in3} ลงกราวด์ แล้วป้อนแรงดันอินพุตเข้าที่โหนด V_{in2} วงจรจะให้ฟังก์ชันกรองผ่านแถบความถี่แบบกลับเฟสที่มีอัตราขยายไม่เท่ากับหนึ่ง

ต่อโหนด V_{in1} และ V_{in3} ลงกราวด์ แล้วป้อนแรงดันอินพุตเข้าที่โหนด V_{in2} แล้วต้องควบคุมให้ $\tau R_1 = R_2$ วงจรจะให้ฟังก์ชันกรองหยุดแถบความถี่แบบไม่กลับเฟส

ป้อนแรงดันอินพุตเข้าที่โหนด V_{in1} , V_{in2} และ V_{in3} แล้วต้องควบคุมให้ $R_1 = R_2$ และ $R_3 = R_4/2$ วงจรจะให้ฟังก์ชันกรองผ่านทุกความถี่แบบไม่กลับเฟส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จุดเด่นของวงจรรองความถี่หลายหน้าที่สามอินพุต-หนึ่งเอาต์พุตในภาพที่ 2.10 คือ สามารถให้ฟังก์ชันกรองความถี่ได้ครบทุกฟังก์ชัน ความต้านทานที่เอาต์พุตต่ำ อีกทั้งการเลือกฟังก์ชันกรองผ่านทุกความถี่ไม่ต้องการวงจรกลับเฟสสัญญาณและวงจรขยายที่มีอัตราขยายสองเท่าเพิ่มเติม ความถี่ธรรมชาติและควอลิตี้แฟกเตอร์สามารถควบคุมได้อย่างอิสระจากกัน อย่างไรก็ตามที่ วงจรยังมีจุดด้อย คือ ความถี่ธรรมชาติและควอลิตี้แฟกเตอร์ไม่สามารถควบคุมได้ด้วยวิธีทางอิเล็กทรอนิกส์ ต้องการแมตชิ่งกันของอุปกรณ์ในการเลือกฟังก์ชันทางเอาต์พุต

2.2.11 วงจรรองความถี่หลายหน้าที่สามอินพุต-หนึ่งเอาต์พุตที่ใช้ VD-DIBA

วงจรรองความถี่หลายหน้าที่โหมดแรงดันที่ใช้ VD-DIBA เป็นอุปกรณ์แอกทีฟแสดงดังภาพที่ 2.13 [38] วงจรมีโนดป้อนแรงดันอินพุตสามจุดและมีเอาต์พุตที่เป็นแรงดันหนึ่งจุด โดยวงจรประกอบไปด้วย VD-DIBA จำนวนหนึ่งวงจร ต่อร่วมกับตัวต้านทานหนึ่งตัวและตัวเก็บประจุอีกสองตัว จากวงจรสามารถเขียนสมการแรงดันเอาต์พุตได้ดังนี้

$$V_{out} = \frac{s^2 V_{in1} - \left(\frac{1}{R_o C_2}\right) s V_{in3} + \left(\frac{g_m}{R_o C_1 C_2}\right) V_{in2}}{s^2 + \left(\frac{1}{R_o C_2}\right) s + \frac{g_m}{R_o C_1 C_2}} \quad (2.33)$$

จากสมการที่ (2.33) จะได้ความถี่ธรรมชาติ (ω_o) และควอลิตี้แฟกเตอร์ (Q) ของวงจรดังนี้

$$\omega_o = \sqrt{\frac{g_m}{R_o C_1 C_2}} \quad (2.34)$$

และ

$$Q = \sqrt{\frac{g_m R_o C_2}{C_1}} \quad (2.35)$$

เมื่อพิจารณาสมการที่ (2.33) สามารถกำหนดให้แรงดันเอาต์พุตได้ฟังก์ชันกรองความถี่แบบต่างๆ ได้โดยเลือกการป้อนอินพุต (V_{in}) เข้าไปที่โนดอินพุตอินพุตทั้งสี่และให้โนดอินพุตบางโนดต่อลงกราวนด์ ซึ่งมีรายละเอียดดังนี้

ต่อโนด V_{in1} และ V_{in3} ลงกราวนด์ แล้วป้อนแรงดันอินพุตเข้าที่โนด V_{in2} วงจรจะให้ฟังก์ชันกรองผ่านความถี่ต่ำแบบไม่กลับเฟส

ต่อโนด V_{in2} และ V_{in3} ลงกราวนด์ แล้วป้อนแรงดันอินพุตเข้าที่โนด V_{in1} วงจรจะให้ฟังก์ชันกรองผ่านความถี่สูงแบบไม่กลับเฟส

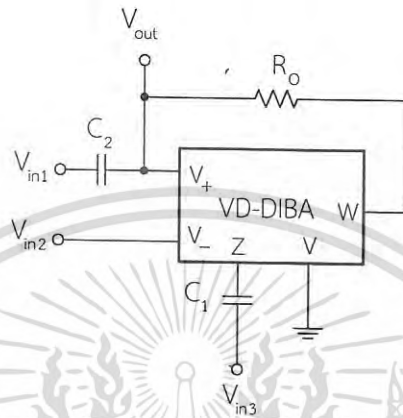
ต่อโนด V_{in1} และ V_{in3} ลงกราวนด์ แล้วป้อนแรงดันอินพุตเข้าที่โนด V_{in2} วงจรจะให้ฟังก์ชันกรองผ่านแถบความถี่แบบกลับเฟส

ต่อโนด V_{in2} ลงกราวนด์ ป้อนแรงดันอินพุตเข้าที่โนด V_{in1} และ V_{in3} วงจรจะให้ฟังก์ชันกรองหยุดแถบความถี่แบบไม่กลับเฟส

ป้อนแรงดันอินพุตเข้าที่โนด V_{in1} , V_{in2} และ V_{in3} วงจรจะให้ฟังก์ชันกรองผ่านทุกความถี่แบบไม่กลับเฟส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จุดเด่นของวงจรรองความถี่หลายหน้าที่สามอินพุต-หนึ่งเอาต์พุตในภาพที่ 2.11 คือ วงจรใช้อุปกรณ์แอกทีฟเพียงหนึ่งวงจร สามารถให้ฟังก์ชันรองความถี่ได้ครบทุกฟังก์ชัน ความถี่ธรรมชาติและความถี่แพ็คเกจสามารถควบคุมได้ด้วยวิธีทางอิเล็กทรอนิกส์ การเลือกฟังก์ชันทางเอาต์พุตสามารถทำได้โดยปราศจากเงื่อนไขแมตชิ่งของอุปกรณ์แอกทีฟและปราศจากการใช้วงจรกลับเฟสสัญญาณเพิ่มเติม อย่างไรก็ตาม วงจรยังมีจุดด้อย คือ ความต้านทานอินพุตไม่สูงทุกจุดและความต้านทานที่เอาต์พุตไม่ต่ำ



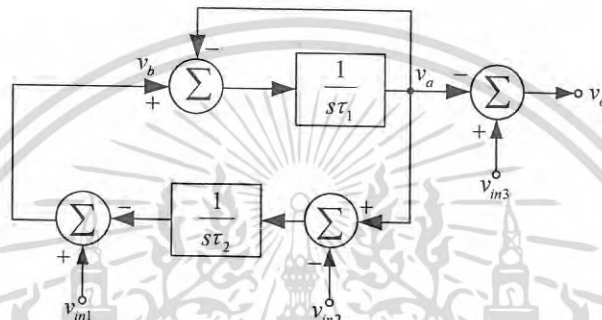
ภาพที่ 2.13 วงจรรองความถี่หลายหน้าที่สามอินพุต-หนึ่งเอาต์พุตที่ใช้ VD-DIBA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3 วิธีดำเนินการวิจัย

3.1 การสังเคราะห์และออกแบบวงจรกรองความถี่หลายหน้าที่แบบที่ 1

เทคนิคในการสังเคราะห์วงจรกรองความถี่หลายหน้าที่สามอินพุต-หนึ่งเอาต์พุตแบบที่ 1 จะอาศัยบล็อกไดอะแกรมในภาพที่ 3.1 ซึ่งประกอบไปด้วยวงจรรวมอินทิเกรเตอร์แบบไม่สูญเสีย (Lossless integrator) จำนวนสองวงจรและวงจรวก-ลบสัญญาณสี่วงจรรวม เมื่อค่าคงตัวทางเวลา (Time constant) ของวงจรรวมอินทิเกรเตอร์ตัวที่หนึ่งและตัวที่สองแทนด้วยตัวแปร τ_1 และ τ_2 ตามลำดับ



ภาพที่ 3.1 บล็อกไดอะแกรมสำหรับการสังเคราะห์และออกแบบวงจรกรองความถี่แบบที่ 1

จากบล็อกไดอะแกรมในภาพที่ 3.1 สามารถหาสมการแรงดันเอาต์พุต (v_o) ได้ดังนี้

$$v_o = v_{in3} - v_a \quad (3.1)$$

เมื่อ v_a คือ แรงดันเอาต์พุตของวงจรรวมอินทิเกรเตอร์ชุดที่หนึ่งซึ่งสามารถเขียนสมการแรงดันเอาต์พุตได้เป็น

$$v_a = \frac{1}{s\tau_1} (v_b - v_a) \quad (3.2)$$

จากสมการที่ (3.2) จะได้

$$v_a = \frac{v_b}{s\tau_1 + 1} \quad (3.3)$$

เมื่อ v_b คือ แรงดันเอาต์พุตของวงจรรวมสัญญาณด้านขวามือซึ่งสามารถเขียนสมการแรงดันเอาต์พุตได้เป็น

$$v_b = v_{in1} - \frac{(v_a - v_{in2})}{s\tau_2} \quad (3.4)$$

แทนสมการที่ (3.4) ลงใน (3.3) จะได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$v_a = \frac{1}{s\tau_1 + 1} \left[v_{in1} - \frac{(v_a - v_{in2})}{s\tau_2} \right] \quad (3.5)$$

จากสมการที่ (3.5) จะได้

$$v_a = \frac{s\tau_2 v_{in1} + v_{in2}}{s^2 \tau_1 \tau_2 + s\tau_2 + 1} \quad (3.6)$$

แทนสมการที่ (3.6) ลงในสมการที่ (3.1) จะได้ฟังก์ชันแรงดันเอาต์พุตดังนี้

$$v_o = \frac{-s\tau_2 v_{in1} - v_{in2} + (s^2 \tau_1 \tau_2 + s\tau_2 + 1) v_{in3}}{s^2 \tau_1 \tau_2 + s\tau_2 + 1} \quad (3.7)$$

จัดสมการที่ (3.7) ให้อยู่ในรูปแบบสมการมาตรฐานได้ดังนี้

$$v_o = \frac{-\left(\frac{s}{\tau_1}\right) v_{in1} - \left(\frac{1}{\tau_1 \tau_2}\right) v_{in2} + \left(s^2 + \frac{1}{\tau_1} s + \frac{1}{\tau_1 \tau_2}\right) v_{in3}}{s^2 + \frac{1}{\tau_1} s + \frac{1}{\tau_1 \tau_2}} \quad (3.8)$$

จากสมการที่ (3.8) พบว่า ความถี่ธรรมชาติ (Natural Frequency) สามารถแสดงได้ดังนี้

$$\omega_0 = \sqrt{\frac{1}{\tau_1 \tau_2}} \quad (3.9)$$

หรือ

$$f_0 = \frac{1}{2\pi} \sqrt{\frac{1}{\tau_1 \tau_2}} \quad (3.10)$$

ส่วนควอลิตี้แฟกเตอร์เท่ากับ

$$Q = \sqrt{\frac{\tau_1}{\tau_2}} \quad (3.11)$$

จากสมการที่ (3.10) และ (3.11) พบว่าความถี่ธรรมชาติและควอลิตี้แฟกเตอร์สามารถปรับได้ปรับได้ที่พารามิเตอร์ τ_1 กับ τ_2

เมื่อพิจารณาสมการที่ (3.8) สามารถกำหนดให้แรงดันเอาต์พุตได้ฟังก์ชันกรองความถี่แบบต่างๆ ได้โดยเลือกการป้อนอินพุต (v_{in}) เข้าไปที่โนดอินพุตอินพุตทั้งสามและให้โนดอินพุตบางโนดต่อลงกราวนด์ ซึ่งมีรายละเอียดดังนี้

ต่อโนด v_{in1} และ v_{in3} ลงกราวนด์ แล้วป้อนแรงดันอินพุตเข้าที่โนด v_{in2} วงจรจะให้ฟังก์ชันกรองผ่านความถี่ต่ำแบบกลับเฟส

ป้อนแรงดันอินพุตเข้าที่โนด v_{in1} , v_{in2} และ v_{in3} วงจรจะให้ฟังก์ชันกรองผ่านความถี่สูงแบบไม่กลับเฟส

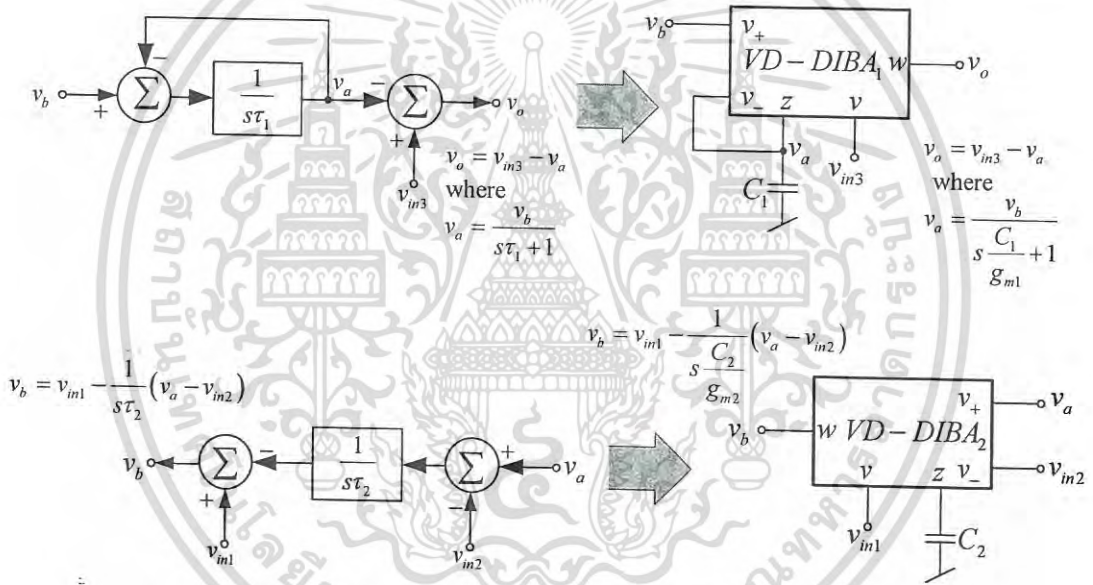
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ต่อโหนด v_{in2} และ v_{in3} ลงกราวนด์ แล้วป้อนแรงดันอินพุตเข้าที่โหนด v_{in1} วงจรจะให้ฟังก์ชันกรองผ่านแถบความถี่แบบกลับเฟส

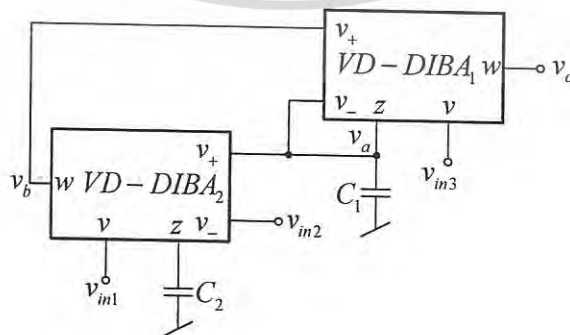
ต่อโหนด v_{in1} ลงกราวนด์ แล้วป้อนแรงดันอินพุตเข้าที่โหนด v_{in2} และ v_{in3} วงจรจะให้ฟังก์ชันกรองหยุดแถบความถี่แบบไม่กลับเฟส

ต่อโหนด v_{in2} ลงกราวนด์ แล้วป้อนแรงดันอินพุตเข้าที่โหนด v_{in3} และป้อนแรงดันอินพุตที่มีขนาดสองเท่าเข้าที่โหนด v_{in1} วงจรจะให้ฟังก์ชันกรองผ่านทุกความถี่แบบไม่กลับเฟส

อาศัยบล็อกไดอะแกรมในภาพที่ 3.1 สามารถสังเคราะห์และออกแบบวงจรกรองความถี่โหมดแรงดันหลายหน้าที่สามอินพุต-หนึ่งเอาต์พุต โดยใช้ VD-DIBA ได้ดังนี้ วงจรอินทิเกรเตอร์ชุดที่ 1 ร่วมกับวงจรบวก-ลบสัญญาณสามารถสังเคราะห์ได้โดยใช้ VD-DIBA จำนวนหนึ่งวงจรและตัวเก็บประจุหนึ่งตัวดังภาพที่ 3.2 ด้านบน ส่วนการสังเคราะห์และออกแบบวงจรอินทิเกรเตอร์ชุดที่ 2 ร่วมกับวงจรบวก-ลบสัญญาณโดยใช้ VD-DIBA จำนวนหนึ่งวงจรและตัวเก็บประจุหนึ่งตัวดังภาพที่ 3.2 ด้านล่าง เมื่อนำวงจรทั้งสองมาต่อร่วมกันดังหลักการในภาพที่ 3.1 จะได้วงจรกรองความถี่สามอินพุต-หนึ่งเอาต์พุตดังภาพที่ 3.3



ภาพที่ 3.2 การสังเคราะห์และออกแบบวงจรตามหลักการในภาพที่ 3.1 โดยใช้ VD-DIBA



ภาพที่ 3.3 วงจรกรองความถี่หลายหน้าที่ที่สังเคราะห์และออกแบบตามบล็อกไดอะแกรมในภาพที่ 3.1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2 การวิเคราะห์สมรรถนะของวงจรกรองความถี่หลายหน้าที่แบบที่ 1 ในทางอุดมคติ

จากวงจรในภาพที่ 3.2 ด้านบน เมื่อพิจารณาโดยใช้คุณสมบัติในทางอุดมคติของ VD-DIBA พบว่า จุดของแรงดันเอาต์พุตอยู่ที่ขั้ว w ซึ่งจะมีความต้านทานต่ำทำให้สามารถต่อไปยังจรรยาภาอื่นหรือขับโหลดได้โดยไม่ต้องใช้วงจรกันชนแรงดัน ในขณะที่จุดป้อนอินพุต v_{in3} ถูกป้อนเข้าที่ขั้ว v ซึ่งมีความต้านทานสูงด้วย โดยสามารถเขียนสมการแรงดันเอาต์พุตได้เป็น

$$v_o = v_{in3} - v_a \quad (3.12)$$

เมื่อ v_a เท่ากับ

$$v_a = \frac{v_b}{s \frac{C_1}{g_{m1}} + 1} \quad (3.13)$$

จากวงจรในภาพที่ 3.2 ด้านล่าง พบว่า จุดป้อนอินพุต v_{in1} และ v_{in2} ถูกป้อนเข้าที่ขั้ว v และ v ซึ่งมีความต้านทานสูงด้วย สามารถเขียนสมการแรงดัน v_b ได้เป็น

$$v_b = v_{in1} \frac{(v_a - v_{in2})}{s \frac{C_2}{g_{m2}}} \quad (3.14)$$

แทนสมการที่ (3.14) ลงในสมการที่ (3.13) จะได้

$$v_a = \frac{s \frac{C_2}{g_{m2}} v_{in1} + v_{in2}}{s^2 \frac{C_1 C_2}{g_{m1} g_{m2}} + s \frac{C_2}{g_{m2}} + 1} \quad (3.15)$$

แทนสมการที่ (3.15) ลงในสมการที่ (3.12) จะได้

$$v_o = \frac{-\left(\frac{g_{m1} s}{C_1}\right) v_{in1} - \left(\frac{g_{m1} g_{m2}}{C_1 C_2}\right) v_{in2} + \left(s^2 + \frac{g_{m1}}{C_1} s + \frac{g_{m1} g_{m2}}{C_1 C_2}\right) v_{in3}}{s^2 + \frac{g_{m1}}{C_1} s + \frac{g_{m1} g_{m2}}{C_1 C_2}} \quad (3.16)$$

จากสมการที่ (3.16) พบว่า ความถี่ธรรมชาติ (Natural Frequency) สามารถแสดงได้ดังนี้

$$\omega_0 = \sqrt{\frac{g_{m1} g_{m2}}{C_1 C_2}} \quad (3.17)$$

หรือ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$f_0 = \frac{1}{2\pi} \sqrt{\frac{g_{m1}g_{m2}}{C_1C_2}} \quad (3.18)$$

ส่วนควอลิตี้แฟกเตอร์เท่ากับ

$$Q = \sqrt{\frac{g_{m2}C_1}{g_{m1}C_2}} \quad (3.19)$$

แทนค่า g_m ของไอซีเบอร์ LT1228 ตามที่ได้แสดงไว้ในสมการที่ (2.2) ลงในสมการที่ (3.18) และ (3.19) จะได้

$$f_0 = \frac{5}{\pi} \sqrt{\frac{I_{B1}I_{B2}}{C_1C_2}} \quad (3.20)$$

ส่วนควอลิตี้แฟกเตอร์เท่ากับ

$$Q = \sqrt{\frac{I_{B2}C_1}{I_{B1}C_2}} \quad (3.21)$$

จากสมการที่ (3.20) และ (3.21) พบว่าความถี่ธรรมชาติและควอลิตี้แฟกเตอร์สามารถปรับได้ด้วยวิธีทางอิเล็กทรอนิกส์ นอกจากนี้จะพบว่า เมื่อ $I_{B1}=I_{B2}=I_B$ โดยในทางปฏิบัติสามารถทำได้โดยปรับกระแสไบอัสของ VD-DIBA ของแต่ละตัวให้มีค่าเท่ากัน จะได้สมการความถี่ธรรมชาติและควอลิตี้แฟกเตอร์ใหม่ดังนี้

$$f_0 = \frac{5I_B}{\pi} \sqrt{\frac{1}{C_1C_2}} \quad (3.22)$$

ส่วนควอลิตี้แฟกเตอร์เท่ากับ

$$Q = \sqrt{\frac{C_1}{C_2}} \quad (3.23)$$

จากสมการที่ (3.22) และ (3.23) พบว่าปรับความถี่ธรรมชาติได้อย่างอิสระจากควอลิตี้แฟกเตอร์ได้ด้วยวิธีทางอิเล็กทรอนิกส์ที่ g_m

3.3 การวิเคราะห์ผลกระทบเนื่องจากความผิดพลาดในการส่งผ่านแรงดันและกระแสจากอินพุตไปยังเอาต์พุตของ VD-DIBA ที่มีต่อวงจรในภาพที่ 3.3

ในกรณีที่ VD-DIBA ที่ใช้ในวงจรมีคุณสมบัติไม่เป็นไปตามอุดมคติสามารถที่จะแสดงคุณสมบัติของ VD-DIBA ได้ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\begin{pmatrix} I_{v+} \\ I_{v-} \\ I_z \\ I_v \\ V_w \end{pmatrix} = \begin{pmatrix} 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 \\ g_m & -g_m & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & -\beta_z & \beta_v & 0 \end{pmatrix} \begin{pmatrix} V_+ \\ V_- \\ V_z \\ V_v \\ I_w \end{pmatrix} \quad (3.24)$$

เมื่อ β_z และ β_v คือ ค่าผิดพลาดในการส่งผ่านแรงดัน (Voltage tracking error) จากขั้ว z และขั้ว v ไปยังขั้ว w เมื่อพิจารณาผลของความไม่เป็นอุดมคติของวงจร VD-DIBA สามารถเขียนสมการแรงดันที่ขั้ว w ของ VD-DIBA₁ ได้เป็น

$$v_o = \beta_{v1} v_{in3} - \beta_{z1} v_a \quad (3.25)$$

เมื่อ v_a เท่ากับ

$$v_a = \frac{v_b}{s \frac{C_1}{g_{m1}} + 1} \quad (3.26)$$

จากวงจรในภาพที่ 3.4 พบว่าสามารถเขียนสมการแรงดัน v_b ได้เป็น

$$v_b = \beta_{v2} v_{in1} - \frac{\beta_{z2} (v_a - v_{in2})}{s \frac{C_2}{g_{m2}}} \quad (3.27)$$

แทนสมการที่ (3.27) ลงในสมการที่ (3.28) จะได้

$$v_a = \frac{\beta_{v2} s \frac{C_2}{g_{m2}} v_{in1} + \beta_{z2} v_{in2}}{s^2 \frac{C_1 C_2}{g_{m1} g_{m2}} + s \frac{C_2}{g_{m2}} + \beta_{z2}} \quad (3.29)$$

แทนสมการที่ (3.29) ลงในสมการที่ (3.25) จะได้

$$v_o = \beta_{v1} v_{in3} - \beta_{z1} \left(\frac{\beta_{v2} s \frac{C_2}{g_{m2}} v_{in1} + \beta_{z2} v_{in2}}{s^2 \frac{C_1 C_2}{g_{m1} g_{m2}} + s \frac{C_2}{g_{m2}} + \beta_{z2}} \right) \quad (3.30)$$

จัดรูปแบบสมการที่ (3.30) จะได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$v_o = \frac{-\left(\beta_{v2}\beta_{z1} \frac{g_{m1}s}{C_1}\right)v_{in1} - \left(\beta_{z2}\beta_{z1} \frac{g_{m1}g_{m2}}{C_1C_2}\right)v_{in2} + \beta_{v1}\left(s^2 + \frac{g_{m1}}{C_1}s + \frac{g_{m1}g_{m2}}{C_1C_2}\right)v_{in3}}{s^2 + \frac{g_{m1}}{C_1}s + \frac{\beta_{z2}g_{m1}g_{m2}}{C_1C_2}} \quad (3.31)$$

จากสมการที่ (3.31) พบว่า ความถี่ธรรมชาติ (Natural Frequency) สามารถแสดงได้ดังนี้

$$\omega_0 = \sqrt{\frac{\beta_{z2}g_{m1}g_{m2}}{C_1C_2}} \quad (3.32)$$

หรือ

$$f_0 = \frac{1}{2\pi} \sqrt{\frac{\beta_{z2}g_{m1}g_{m2}}{C_1C_2}} \quad (3.33)$$

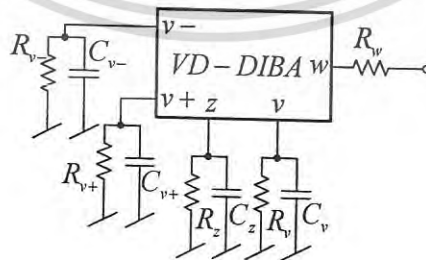
ส่วนควอลิตี้แฟกเตอร์เท่ากับ

$$Q = \sqrt{\frac{\beta_{z2}g_{m2}C_1}{g_{m1}C_2}} \quad (3.34)$$

จากสมการที่ (3.33) และ (3.34) พบว่าค่าผิดพลาดในการส่งผ่านแรงดันจากอินพุตไปยังเอาต์พุตส่งผลกระทบต่อขนาดของสัญญาณเอาต์พุตแต่ละฟังก์ชัน ความถี่ธรรมชาติและควอลิตี้แฟกเตอร์

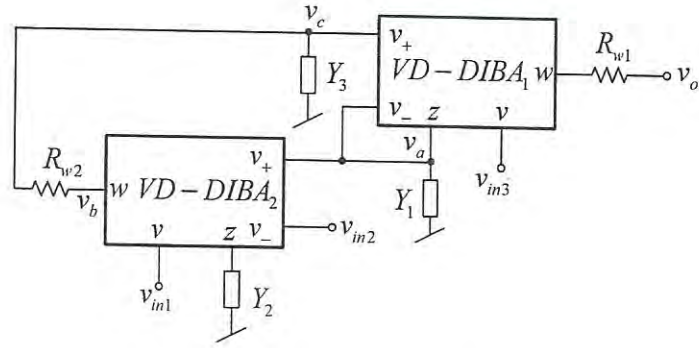
3.4 การวิเคราะห์ผลกระทบจากความต้านทานและความจุแฝงของ VD-DIBA ที่มีต่อวงจรในภาพที่ 3.3

นอกความผิดพลาดในการส่งผ่านแรงดันและกระแสจากอินพุตไปยังเอาต์พุตแล้วจะพบว่าค่าความต้านทานและค่าความจุแฝงในตัวอุปกรณ์ VD-DIBA จะส่งผลกระทบต่อสมรรถนะของวงจรกรองความถี่ที่ได้ออกแบบไว้ เมื่อคำนึงถึงค่าอุปกรณ์เหล่านั้นสามารถเขียนวงจรเทียบเคียงของ VD-DIBA ดังภาพที่ 3.4



ภาพที่ 3.4 วงจรเทียบเคียงของ VD-DIBA เมื่อคำนึงถึงตัวเก็บประจุและตัวต้านทานแฝง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาพที่ 3.5 วงจรกรองความถี่ในภาพที่ 3.3 เมื่อคำนึงถึงตัวเก็บประจุและตัวต้านทานแฝง

จากวงจรกรองความถี่ในภาพที่ 3.2 เมื่อพิจารณาถึงผลกระทบของตัวต้านทานและตัวเก็บประจุแฝงในตัว VD-DIBA สามารถเขียนวงจรได้ใหม่ดังภาพที่ 3.5 โดย

$$Y_1 = sC_1^* + G_1^* \tag{3.35}$$

$$Y_2 = sC_2^* + G_{z2} \tag{3.36}$$

$$Y_3 = sC_{v1+} + G_{v1+} \tag{3.37}$$

$$C_1^* = C_1 + C_{z1} + C_{v1-} \tag{3.38}$$

$$G_1^* = G_{z1} + G_{v1-} \tag{3.39}$$

$$C_2^* = C_2 + C_{z2} \tag{3.40}$$

พิจารณาวจรในภาพที่ 3.5 สามารถเขียนสมการแรงดัน v_o เมื่อไม่มีโหลดต่อ ได้ดังนี้

$$v_o = v_{in3} - v_a \tag{3.41}$$

เมื่อ v_a เท่ากับ

$$v_a = \frac{v_c}{\frac{Y_1}{g_{m1}} + 1} \tag{3.42}$$

จากวงจรในภาพที่ 3.5 สามารถเขียนสมการแรงดัน v_b ได้เป็น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$v_b = v_{in1} - \frac{(v_a - v_{in2})}{\frac{Y_2}{g_{m2}}} \quad (3.43)$$

จากวงจรในภาพที่ 3.5 สามารถเขียนสมการแรงดัน v_b ได้เป็น

$$v_c = \frac{1}{R_{w2}Y_3 + 1} v_b \quad (3.44)$$

แทนสมการที่ (3.43) ลงในสมการที่ (3.44) จะได้

$$v_c = \frac{1}{R_{w2}Y_3 + 1} \left[v_{in1} - \frac{(v_a - v_{in2})}{\frac{Y_2}{g_{m2}}} \right] \quad (3.45)$$

แทนสมการที่ (3.45) ลงในสมการที่ (3.42) จะได้

$$v_a = \left(\frac{1}{\frac{Y_1}{g_{m1}} + 1} \right) \left(\frac{1}{R_{w2}Y_3 + 1} \right) \left[v_{in1} - \frac{(v_a - v_{in2})}{\frac{Y_2}{g_{m2}}} \right] \quad (3.46)$$

จากสมการที่ (3.46) จะได้

$$v_a = \frac{\frac{Y_2}{g_{m2}} v_{in1} + v_{in2}}{(R_{w2}Y_3 + 1) \left(\frac{Y_1Y_2}{g_{m1}g_{m2}} + \frac{Y_2}{g_{m2}} + 1 \right)} \quad (3.47)$$

แทนสมการที่ (3.47) ลงในสมการที่ (3.41) จะได้

$$v_o = \frac{-\frac{Y_2}{g_{m2}} v_{in1} - v_{in2} + \left[(R_{w2}Y_3 + 1) \left(\frac{Y_1Y_2}{g_{m1}g_{m2}} + \frac{Y_2}{g_{m2}} + 1 \right) \right] v_{in3}}{(R_{w2}Y_3 + 1) \left(\frac{Y_1Y_2}{g_{m1}g_{m2}} + \frac{Y_2}{g_{m2}} + 1 \right)} \quad (3.48)$$

เมื่อความถี่ใช้งาน (Operational frequency) $f_{op} \ll \frac{G_{v1+}}{C_{v1+}}$ และ R_{w2} มีค่าน้อยมาก จากสมการที่ (3.48)

สามารถประมาณได้ว่า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$v_o = \frac{-g_{m1}Y_2v_{in1} - g_{m1}g_{m2}v_{in2} + (Y_1Y_2 + g_{m1}Y_2 + g_{m1}g_{m2})v_{in3}}{Y_1Y_2 + g_{m1}Y_2 + g_{m1}g_{m2}} \quad (3.48)$$

แทนสมการที่ (3.35) และ (3.36) ลงในสมการที่ (3.48) จะได้

$$v_o = \frac{-g_{m1} \left(s \frac{1}{C_1^*} + \frac{G_{z2}}{C_1^*C_2^*} \right) v_{in1} - \frac{g_{m1}g_{m2}}{C_1^*C_2^*} v_{in2} + \left[s^2 + s \left(\frac{G_{z2}}{C_2^*} + \frac{G_1^*}{C_1^*} + \frac{g_{m1}}{C_1^*} \right) + \frac{G_{z2}G_1^* + g_{m1}G_{z2} + g_{m1}g_{m2}}{C_1^*C_2^*} \right] v_{in3}}{s^2 + s \left(\frac{G_{z2}}{C_2^*} + \frac{G_1^*}{C_1^*} + \frac{g_{m1}}{C_1^*} \right) + \frac{G_{z2}G_1^* + g_{m1}G_{z2} + g_{m1}g_{m2}}{C_1^*C_2^*}} \quad (3.49)$$

จากสมการที่ (3.49) พบว่า ความถี่ธรรมชาติสามารถแสดงได้ดังนี้

$$\omega_0 = \sqrt{\frac{G_1^*G_{z2} + g_{m1}G_{z2} + g_{m1}g_{m2}}{C_1^*C_2^*}} \quad (3.50)$$

หรือ

$$f_0 = \frac{1}{2\pi} \sqrt{\frac{G_1^*G_{z2} + g_{m1}G_{z2} + g_{m1}g_{m2}}{C_1^*C_2^*}} \quad (3.51)$$

ส่วนควอลิตี้แฟกเตอร์เท่ากับ

$$Q = \frac{1}{C_1^*G_{z2} + C_2^*G_1^* + C_2^*g_{m1}} \sqrt{C_1^*C_2^* (G_1^*G_{z2} + G_{z2}g_{m1} + g_{m1}g_{m2})} \quad (3.52)$$

แทนสมการที่ (3.38) ถึง (3.40) ลงในสมการที่ (3.51) และ (3.52) จะได้

$$f_0 = \frac{1}{2\pi} \sqrt{\frac{(G_{z1} + G_{v1-})G_{z2} + g_{m1}G_{z2} + g_{m1}g_{m2}}{(C_1 + C_{z1} + C_{v1-})(C_2 + C_{z2})}} \quad (3.53)$$

และ

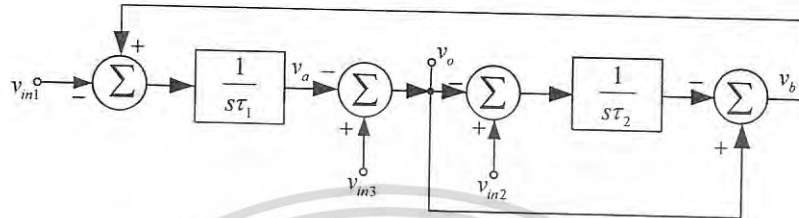
$$Q = \frac{1}{\left[\frac{(C_1 + C_{z1} + C_{v1-})G_{z2} + (C_2 + C_{z2})g_{m1}}{(C_2 + C_{z2})(G_{z1} + G_{v1-})} \right]} \sqrt{(C_1 + C_{z1} + C_{v1-})(C_2 + C_{z2}) \left[\frac{(G_{z1} + G_{v1-})G_{z2} + g_{m1}g_{m2}}{G_{z2}g_{m1} + g_{m1}g_{m2}} \right]} \quad (3.54)$$

จากสมการที่ (3.53) และ (3.54) พบว่าความต้านทานและความจุแฝงจะส่งผลกระทบต่อขนาดสัญญาณเอาต์พุตแต่ละฟังก์ชัน ความถี่ธรรมชาติและควอลิตี้แฟกเตอร์ ดังนั้นเพื่อลดผลกระทบของความจุแฝงควรใช้ค่าตัวเก็บประจุภายนอกให้มีค่ามากกว่าความจุแฝงมากๆ แต่ก็จะทำให้ความถี่ธรรมชาติของวงจรต่ำลงไปด้วย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.5 การสังเคราะห์และออกแบบวงจรรองความถี่หลายหน้าที่แบบที่ 2

เทคนิคในการสังเคราะห์วงจรรองความถี่หลายหน้าที่สามอินพุต-หนึ่งเอาต์พุตแบบที่ 2 จะอาศัยบล็อกไดอะแกรมในภาพที่ 3.6 ซึ่งประกอบไปด้วยวงจรรวมสัญญาณแบบไม่สูญเสีย (Lossless integrator) จำนวนสองวงจรและวงจรรวม-ลบสัญญาณสิ่งจรรยา เมื่อค่าคงตัวทางเวลา (Time constant) ของวงจรรวมสัญญาณตัวที่หนึ่งและตัวที่สองแทนด้วยตัวแปร τ_1 และ τ_2 ตามลำดับ



ภาพที่ 3.6 บล็อกไดอะแกรมสำหรับการสังเคราะห์และออกแบบวงจรรองความถี่แบบที่ 2

จากบล็อกไดอะแกรมในภาพที่ 3.6 สามารถหาสมการแรงดันเอาต์พุต (v_o) ได้ดังนี้

$$v_o = v_{in3} - v_a \quad (3.55)$$

เมื่อ v_a คือ แรงดันเอาต์พุตของวงจรรวมสัญญาณตัวที่หนึ่งซึ่งสามารถเขียนสมการแรงดันเอาต์พุตได้เป็น

$$v_a = \frac{1}{s\tau_1} (v_b - v_{in1}) \quad (3.56)$$

เมื่อ v_b คือ แรงดันเอาต์พุตของวงจรรวมสัญญาณตัวที่สองซึ่งสามารถเขียนสมการแรงดันเอาต์พุตได้เป็น

$$v_b = v_o - \frac{(v_{in2} - v_o)}{s\tau_2} \quad (3.57)$$

แทนสมการที่ (3.57) ลงใน (3.56) จะได้

$$v_a = \frac{1}{s\tau_1} \left[v_o - \frac{(v_{in2} - v_o)}{s\tau_2} - v_{in1} \right] \quad (3.58)$$

แทนสมการที่ (3.58) ลงในสมการที่ (3.55) จะได้ฟังก์ชันแรงดันเอาต์พุตดังนี้

$$v_o = v_{in3} - \frac{1}{s\tau_1} \left[v_o - \frac{(v_{in2} - v_o)}{s\tau_2} - v_{in1} \right] \quad (3.59)$$

จัดสมการที่ (3.59) ให้อยู่ในรูปแบบสมการมาตรฐานได้ดังนี้

$$v_o = \frac{\left(\frac{s}{\tau_1}\right)v_{in1} + \left(\frac{1}{\tau_1\tau_2}\right)v_{in2} + s^2v_{in3}}{s^2 + \frac{1}{\tau_1}s + \frac{1}{\tau_1\tau_2}} \quad (3.58)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการที่ (3.58) พบว่า ความถี่ธรรมชาติ (Natural Frequency) และส่วนควอลิตี้แฟกเตอร์จะเหมือนกับสมการที่ (3.10) และ (3.11)

เมื่อพิจารณาสมการที่ (3.58) สามารถกำหนดให้แรงดันเอาต์พุตได้ฟังก์ชันกรองความถี่แบบต่างๆ ได้โดยเลือกการป้อนอินพุต (v_{in}) เข้าไปที่โหนดอินพุตอินพุตทั้งสามและให้โหนดอินพุตบางโหนดต่อลงกราวด์ ซึ่งมีรายละเอียดดังนี้

ต่อโหนด v_{in1} และ v_{in3} ลงกราวด์ แล้วป้อนแรงดันอินพุตเข้าที่โหนด v_{in2} วงจรจะให้ฟังก์ชันกรองผ่านความถี่ต่ำแบบไม่กลับเฟส

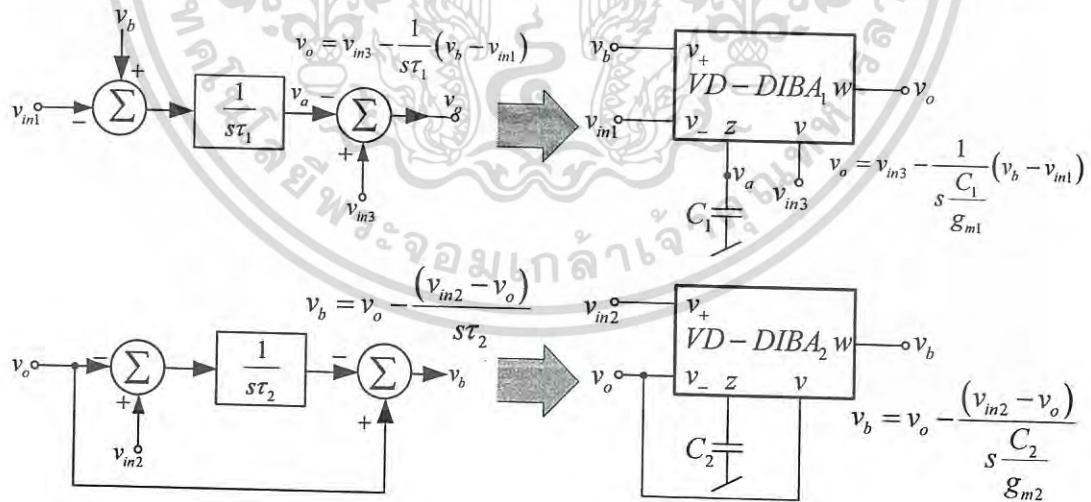
ต่อโหนด v_{in1} และ v_{in2} ลงกราวด์ แล้วป้อนแรงดันอินพุตเข้าที่โหนด v_{in3} วงจรจะให้ฟังก์ชันกรองผ่านความถี่สูงแบบไม่กลับเฟส

ต่อโหนด v_{in2} และ v_{in3} ลงกราวด์ แล้วป้อนแรงดันอินพุตเข้าที่โหนด v_{in1} วงจรจะให้ฟังก์ชันกรองผ่านแถบความถี่แบบไม่กลับเฟส

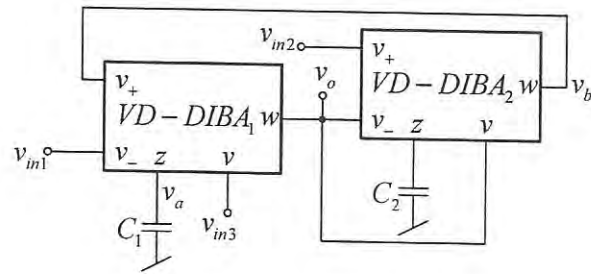
ต่อโหนด v_{in1} ลงกราวด์ แล้วป้อนแรงดันอินพุตเข้าที่โหนด v_{in2} และ v_{in3} วงจรจะให้ฟังก์ชันกรองหยุดแถบความถี่แบบไม่กลับเฟส

ป้อนแรงดันอินพุตเข้าที่โหนด v_{in2} และ v_{in3} แล้วป้อนแรงดันอินพุตแบบกลับเฟสเข้าที่โหนด v_{in1} วงจรจะให้ฟังก์ชันกรองผ่านทุกความถี่ความถี่แบบไม่กลับเฟส

อาศัยบล็อกไดอะแกรมในภาพที่ 3.6 สามารถสังเคราะห์และออกแบบวงจรกรองความถี่โหมดแรงดันหลายหน้าที่สามอินพุต-หนึ่งเอาต์พุต โดยใช้ VD-DIBA ได้ดังนี้ วงจรอินทิเกรเตอร์ชุดที่ 1 ร่วมกับวงจรบวก-ลบสัญญาณสามารถสังเคราะห์ได้โดยใช้ VD-DIBA จำนวนหนึ่งวงจรและตัวเก็บประจุหนึ่งตัวดังภาพที่ 3.7 ด้านบน ส่วนการสังเคราะห์และออกแบบวงจรอินทิเกรเตอร์ชุดที่ 2 ร่วมกับวงจรบวก-ลบสัญญาณโดยใช้ VD-DIBA จำนวนหนึ่งวงจรและตัวเก็บประจุหนึ่งตัวดังภาพที่ 3.7 ด้านล่าง เมื่อนำวงจรทั้งสองมาต่อร่วมกันดังหลักการในภาพที่ 3.6 จะได้วงจรกรองความถี่สามอินพุต-หนึ่งเอาต์พุตดังภาพที่ 3.8



ภาพที่ 3.7 การสังเคราะห์และออกแบบวงจรตามหลักการในภาพที่ 3.6 โดยใช้ VD-DIBA



ภาพที่ 3.8 วงจรกรองความถี่หลายหน้าที่ที่สี่ขั้วและออกแบบตามบล็อกไดอะแกรมในภาพที่ 3.6

3.6 การวิเคราะห์สมรรถนะของวงจรกรองความถี่หลายหน้าที่แบบที่ 2 ในทางอุดมคติ

จากวงจรในภาพที่ 3.7 ด้านบน เมื่อพิจารณาโดยใช้คุณสมบัติในทางอุดมคติของ VD-DIBA พบว่า จุดของแรงดันเอาต์พุตอยู่ที่ขั้ว v ซึ่งจะมีความต้านทานต่ำทำให้สามารถต่อไปยังจรภาคอื่นหรือขับโหลดได้โดยไม่ต้องใช้วงจรกันชนแรงดัน ในขณะที่จุดป้อนอินพุต v_{in3} ถูกป้อนเข้าที่ขั้ว v ซึ่งมีความต้านทานสูงด้วย โดยสามารถเขียนสมการแรงดันเอาต์พุตได้เป็น

$$v_o = v_{in3} - v_a \quad (3.59)$$

เมื่อ v_a คือ แรงดันเอาต์พุตของวงจรรวมสัญญาณอินทิเกรเตอร์ชุดที่หนึ่งซึ่งสามารถเขียนสมการแรงดันเอาต์พุตได้เป็น

$$v_a = \frac{1}{s \frac{C_1}{g_{m1}}} (v_b - v_{in1}) \quad (3.60)$$

เมื่อ v_b คือ แรงดันเอาต์พุตของวงจรรวมสัญญาณต้านขวามือซึ่งสามารถเขียนสมการแรงดันเอาต์พุตได้เป็น

$$v_b = v_o - \frac{(v_{in2} - v_o)}{s \frac{C_2}{g_{m2}}} \quad (3.61)$$

แทนสมการที่ (3.61) ลงใน (3.60) จะได้

$$v_a = \frac{1}{s \frac{C_1}{g_{m1}}} \left[v_o - \frac{(v_{in2} - v_o)}{s \frac{C_2}{g_{m2}}} - v_{in1} \right] \quad (3.62)$$

แทนสมการที่ (3.62) ลงในสมการที่ (3.59) จะได้แรงดันเอาต์พุตดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$v_o = \frac{\left(\frac{g_{m1}}{C_1} s\right) v_{in1} + \left(\frac{g_{m1} g_{m2}}{C_1 C_2}\right) v_{in2} + s^2 v_{in3}}{s^2 + \frac{g_{m1}}{C_1} s + \frac{g_{m1} g_{m2}}{C_1 C_2}} \quad (3.63)$$

จากสมการที่ (3.63) จะได้ความถี่ธรรมชาติและควอลิตี้แฟกเตอร์เท่ากับสมการที่ (3.20) และ (3.21)

3.7 การวิเคราะห์ผลกระทบเนื่องจากความผิดพลาดในการส่งผ่านแรงดันและกระแสจากอินพุตไปยังเอาต์พุตของ VD-DIBA ที่มีต่อวงจรในภาพที่ 3.8

ในกรณีที่ VD-DIBA ที่ใช้ในวงจรมีคุณสมบัติไม่เป็นไปตามอุดมคติสามารถที่จะแสดงคุณสมบัติของ VD-DIBA ได้ตามสมการที่ (3.22) เมื่อ β_z และ β_v คือ ค่าผิดพลาดในการส่งผ่านแรงดัน (Voltage tracking error) จากขั้ว z และขั้ว v ไปยังขั้ว w เมื่อพิจารณาผลของความไม่เป็นอุดมคติของวงจร VD-DIBA สามารถเขียนสมการแรงดันที่ขั้ว w ของ VD-DIBA₁ ได้เป็น

$$v_o = \beta_v v_{in3} - \beta_{z1} v_a \quad (3.64)$$

เมื่อ v_a เท่ากับ

$$v_a = \frac{1}{s \frac{C_1}{g_{m1}}} (v_b - v_{in1}) \quad (3.65)$$

เมื่อ v_b เท่ากับ

$$v_b = \beta_{v2} v_o - \frac{\beta_{z2} (v_{in2} - v_o)}{s \frac{C_2}{g_{m2}}} \quad (3.66)$$

แทนสมการที่ (3.66) ลงในสมการที่ (3.65) จะได้

$$v_a = \frac{1}{s \frac{C_1}{g_{m1}}} \left[\beta_{v2} v_o - \frac{\beta_{z2} (v_{in2} - v_o)}{s \frac{C_2}{g_{m2}}} - v_{in1} \right] \quad (3.67)$$

แทนสมการที่ (3.67) ลงในสมการที่ (3.64) จะได้แรงดันเอาต์พุตดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$v_o = \frac{\left(\frac{g_{m1}}{C_1} s\right) v_{in1} + \beta_{z1} \beta_{z2} \left(\frac{g_{m1} g_{m2}}{C_1 C_2}\right) v_{in2} + \beta_{v1} s^2 v_{in3}}{s^2 + \frac{\beta_{z1} \beta_{v2} g_{m1}}{C_1} s + \frac{\beta_{z1} \beta_{z2} g_{m1} g_{m2}}{C_1 C_2}} \quad (3.68)$$

จากสมการที่ (3.32) พบว่า ความถี่ธรรมชาติ (Natural Frequency) สามารถแสดงได้ดังนี้

$$\omega_0 = \sqrt{\frac{\beta_{z1} \beta_{z2} g_{m1} g_{m2}}{C_1 C_2}} \quad (3.69)$$

หรือ

$$f_0 = \frac{1}{2\pi} \sqrt{\frac{\beta_{z1} \beta_{z2} g_{m1} g_{m2}}{C_1 C_2}} \quad (3.70)$$

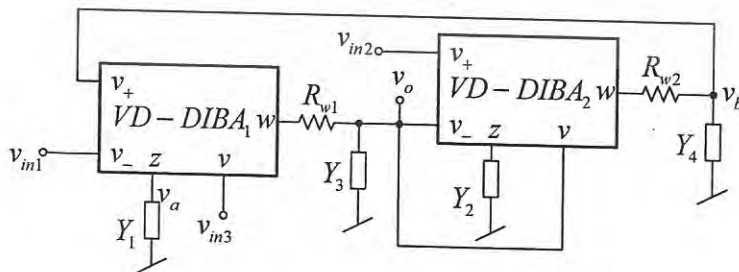
ส่วนควอลิตี้แฟกเตอร์เท่ากับ

$$Q = \frac{1}{\beta_{v2}} \sqrt{\frac{\beta_{z2} g_{m2} C_1}{\beta_{z1} g_{m1} C_2}} \quad (3.71)$$

จากสมการที่ (3.70) และ (3.71) พบว่าค่าผิดพลาดในการส่งผ่านแรงดันจากอินพุตไปยังเอาต์พุตส่งผลกระทบต่อขนาดของสัญญาณเอาต์พุตแต่ละฟังก์ชัน ความถี่ธรรมชาติและควอลิตี้แฟกเตอร์

3.8 การวิเคราะห์ผลกระทบจากความต้านทานและความจุแฝงของ VD-DIBA ที่มีต่อวงจรในภาพที่ 3.8

นอกความผิดพลาดในการส่งผ่านแรงดันและกระแสจากอินพุตไปยังเอาต์พุตแล้วจะพบว่าค่าความต้านทานและค่าความจุแฝงในตัวอุปกรณ์ VD-DIBA จะส่งผลกระทบต่อสมรรถนะของวงจรองความถี่ที่ได้ออกแบบไว้ เมื่อคำนึงถึงค่าอุปกรณ์แฝงเหล่านั้นสามารถเขียนวงจรเทียบเคียงของ VD-DIBA ดังที่แสดงไว้ในภาพที่ 3.4 จากวงจรกรองความถี่ในภาพที่ 3.8 เมื่อพิจารณาถึงผลกระทบของตัวต้านทานและตัวเก็บประจุแฝงในตัว VD-DIBA สามารถเขียนวงจรได้ใหม่ดังภาพที่ 3.9 โดย



ภาพที่ 3.9 วงจรกรองความถี่ในภาพที่ 3.8 เมื่อคำนึงถึงตัวเก็บประจุและตัวต้านทานแฝง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$Y_1 = sC_1^* + G_{z1} \quad (3.72)$$

$$Y_2 = sC_2^* + G_{z2} \quad (3.73)$$

$$Y_3 = s(C_{v2-} + C_{v2}) + G_{v2-} + G_{v2} \quad (3.74)$$

และ

$$Y_4 = sC_{v1+} + G_{v1+} \quad (3.75)$$

เมื่อ

$$C_1^* = C_1 + C_{z1} \quad (3.76)$$

$$C_2^* = C_2 + C_{z2} \quad (3.77)$$

พิจารณาวงจรในภาพที่ 3.9

$$v_o = \frac{1}{Y_3 R_{v1} + 1} (v_{in3} - v_a) \quad (3.78)$$

เมื่อ v_a เท่ากับ

$$v_a = \frac{(v_b - v_{in1})}{\frac{Y_1}{g_{m1}}} \quad (3.79)$$

จากวงจรในภาพที่ 3.9 สามารถเขียนสมการแรงดัน v_b ได้เป็น

$$v_b = \left(\frac{1}{Y_4 R_{w2} + 1} \right) \left[v_o - \frac{(v_{in2} - v_o)}{\frac{Y_2}{g_{m2}}} \right] \quad (3.80)$$

แทนสมการที่ (3.80) ลงในสมการที่ (3.79)

$$v_a = \frac{1}{Y_1} \left\{ \left(\frac{1}{Y_4 R_{w2} + 1} \right) \left[v_o - \frac{(v_{in2} - v_o)}{\frac{Y_2}{g_{m2}}} \right] - v_{in1} \right\} \quad (3.81)$$

แทนสมการที่ (3.81) ลงในสมการที่ (3.78) จะได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$v_o = \frac{1}{Y_3 R_{w1} + 1} \left(v_{in3} - \frac{1}{\frac{Y_1}{g_{m1}}} \left\{ \left(\frac{1}{Y_4 R_{w2} + 1} \right) \left[v_o - \frac{(v_{in2} - v_o)}{\frac{Y_2}{g_{m2}}} \right] - v_{in1} \right\} \right) \quad (3.82)$$

จากสมการที่ (3.82) จะได้

$$v_o = \frac{(Y_4 R_{w2} + 1) \frac{Y_2}{g_{m2}} v_{in1} + v_{in2} + (Y_4 R_{w2} + 1) \frac{Y_1 Y_2}{g_{m1} g_{m2}} v_{in3}}{\left[(Y_3 R_{w1} + 1)(Y_4 R_{w2} + 1) \left(\frac{Y_1 Y_2}{g_{m1} g_{m2}} \right) \right] + \frac{Y_2}{g_{m2}} + 1} \quad (3.83)$$

เมื่อความถี่ใช้งาน (Operational frequency) $f_{op} \ll \left(\frac{G_{v2-} + G_{v2}}{C_{v2-} + C_{v2}} \right)$ และ $f_{op} \ll \frac{G_{v1+}}{C_{v1+}}$ อีกทั้ง R_{w1} และ R_{w2} มีค่าน้อยมาก จากสมการที่ (3.83) สามารถประมาณได้ว่า

$$v_o = \frac{\frac{Y_2}{g_{m2}} v_{in1} + v_{in2} + \frac{Y_1 Y_2}{g_{m1} g_{m2}} v_{in3}}{\frac{Y_1 Y_2}{g_{m1} g_{m2}} + \frac{Y_2}{g_{m2}} + 1} \quad (3.84)$$

แทนสมการที่ (3.72) และ (3.73) ลงในสมการที่ (3.84) จะได้

$$v_o = \frac{\left(\frac{g_{m1}}{C_1^*} s + \frac{g_{m1} G_{z2}}{C_1^* C_2^*} \right) v_{in1} + \frac{g_{m1} g_{m2}}{C_1^* C_2^*} v_{in2} + \left[s^2 + s \left(\frac{G_{z2}}{C_2^*} + s \frac{G_{z1}}{C_1^*} + \frac{g_{m1}}{C_1^*} \right) + \frac{G_{z1} G_{z2}}{C_1^* C_2^*} \right] v_{in3}}{s^2 + s \left(\frac{G_{z2}}{C_2^*} + \frac{G_{z1}}{C_1^*} + \frac{g_{m1}}{C_1^*} \right) + \frac{G_{z1} G_{z2} + G_{z2} g_{m1} + g_{m1} g_{m2}}{C_1^* C_2^*}} \quad (3.85)$$

จากสมการที่ (3.85) พบว่า ความถี่ธรรมชาติสามารถแสดงได้ดังนี้

$$\omega_0 = \sqrt{\frac{G_{z1} G_{z2} + G_{z2} g_{m1} + g_{m1} g_{m2}}{C_1^* C_2^*}} \quad (3.86)$$

หรือ

$$f_0 = \frac{1}{2\pi} \sqrt{\frac{G_{z1} G_{z2} + G_{z2} g_{m1} + g_{m1} g_{m2}}{C_1^* C_2^*}} \quad (3.87)$$

ส่วนควอลิตี้แฟกเตอร์เท่ากับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$Q = \frac{1}{C_1^* G_{z2} + C_2^* G_{z1} + C_2^* g_{m1}} \sqrt{C_1^* C_2^* (G_{z1} G_{z2} + G_{z2} g_{m1} + g_{m1} g_{m2})} \quad (3.88)$$

แทนสมการที่ (3.39) และ (3.40) ลงในสมการที่ (3.51) และ (3.52) จะได้

$$f_0 = \frac{1}{2\pi} \sqrt{\frac{G_{z1} G_{z2} + G_{z2} g_{m1} + g_{m1} g_{m2}}{(C_1 + C_{z1})(C_2 + C_{z2})}} \quad (3.89)$$

และ

$$Q = \frac{1}{(C_1 + C_{z1}) G_{z2} + (C_2 + C_{z2}) (G_{z1} + g_{m1})} \sqrt{(C_1 + C_{z1})(C_2 + C_{z2})(G_{z1} G_{z2} + G_{z2} g_{m1} + g_{m1} g_{m2})} \quad (3.90)$$

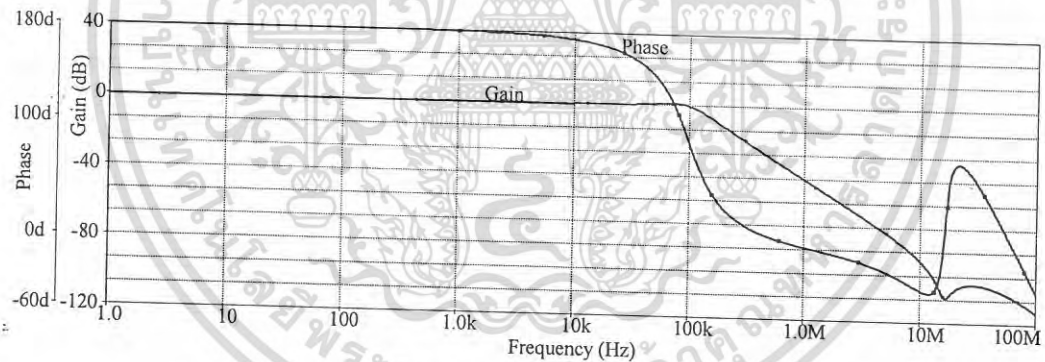
จากสมการที่ (3.89) และ (3.90) พบว่าความต้านทานและความจุแฝงจะส่งผลกระทบต่อขนาดสัญญาณเอาต์พุตแต่ละฟังก์ชัน ความถี่ธรรมชาติและควอลิตี้แฟกเตอร์ ดังนั้นเพื่อลดผลกระทบของความจุแฝงควรใช้ค่าตัวเก็บประจุภายนอกให้มีความมากกว่าความจุแฝงมากๆ แต่ก็จะทำให้ความถี่ธรรมชาติของวงจรต่ำลงไปด้วย



บทที่ 4 ผลการวิจัย

4.1 ผลการจำลองวงจรกรองความถี่หลายหน้าที่ในภาพที่ 3.3

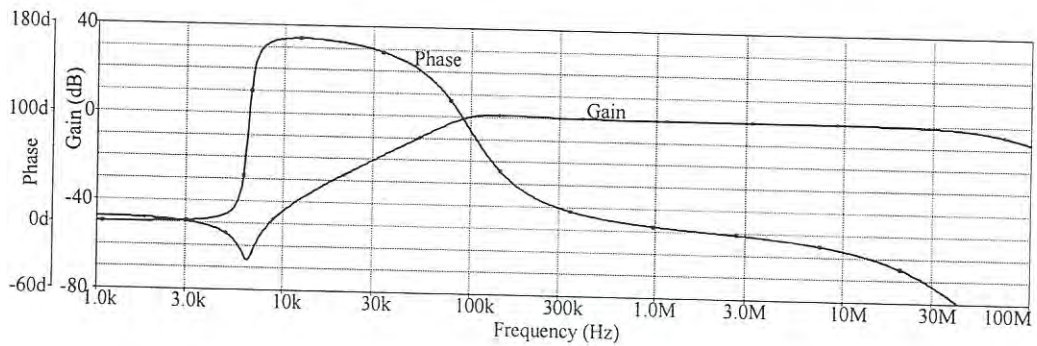
เพื่อยืนยันสมรรถนะของวงจรกรองความถี่หลายหน้าที่สามอินพุต-หนึ่งเอาต์พุตที่ได้สังเคราะห์และออกแบบไว้ในภาพที่ 3.3 ว่ามีคุณสมบัติตามที่วิเคราะห์ไว้หรือไม่ ในหัวข้อนี้จะนำเสนอผลการทดสอบด้วยโปรแกรม PSpice โครงสร้างภายในของ VD-DIBA จะสร้างมาจากไอซีที่มีในทางพาณิชย์ ได้แก่ ไอซีเบอร์ LT1228 [40] ซึ่งเป็นวงจรขยายความนำถ่ายโอน (OTA) และ AD830 [41] ซึ่งเป็นวงจรบวก-ลบสัญญาณ ดังที่ได้แสดงไว้ในภาพที่ 2.2 วงจรถูกป้อนด้วยแหล่งจ่ายไฟตรง ± 5 โวลต์ ต้องการออกแบบให้ได้ความถี่ธรรมชาติ $f_0=100\text{kHz}$ และ $Q=1$ โดยใช้ตัวเก็บประจุ C_1 และ C_2 เท่ากับ 1nF เมื่อใช้สมการความถี่ธรรมชาติและควอลิตี้แฟกเตอร์ตามสมการที่ (3.20) และสมการที่ (3.21) มาใช้ในการออกแบบจะได้กระแสไบอัส I_{B1} และ I_{B2} เท่ากับ $62.83 \mu\text{A}$ ผลตอบสนองทางความถี่ของฟังก์ชันกรองผ่านความถี่ต่ำเมื่อต่อโหนด V_{in1} และ V_{in3} ลงกราวด์ แล้วป้อนแรงดันอินพุตเข้าที่โหนด V_{in2} จะได้ผลตอบสนองทางขนาดและเฟสดังภาพที่ 4.1 จากผลการจำลองพบว่าเมื่อป้อนแรงดันอินพุตให้ได้ผลตอบสนองเป็นฟังก์ชันกรองผ่านความถี่ต่ำจะได้ความถี่ธรรมชาติเท่ากับ $f_0=97.43\text{kHz}$ ซึ่งเบี่ยงเบนไปจากค่าทางทฤษฎีที่ได้วิเคราะห์ไว้ในสมการที่ (3.20) ประมาณ 2.57% และด้วยค่าอุปกรณ์ดังกล่าวจะพบว่า ในกรณีที่วงจรทำหน้าที่เป็นวงจรกรองผ่านความถี่ต่ำวงจรจะทำงานได้ดีในช่วงตั้งแต่ความถี่ต่ำถึงประมาณ 3.31MHz ซึ่งจะพบว่าความจุแฝงในตัว VD-DIBA จะส่งผลกระทบต่อการทำงานของวงจรที่ความถี่สูงดังที่ได้วิเคราะห์ไว้ในบทที่ 3



ภาพที่ 4.1 ผลตอบสนองทางขนาดและเฟสของฟังก์ชันกรองผ่านความถี่ต่ำ

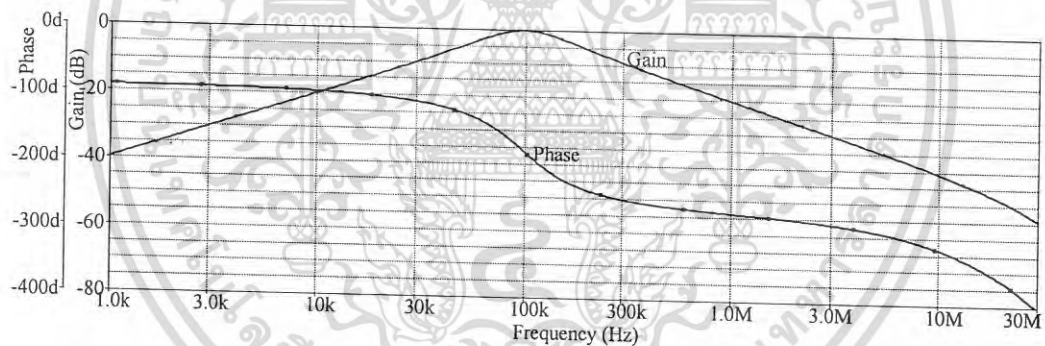
ผลตอบสนองทางความถี่ของฟังก์ชันกรองผ่านความถี่สูงเมื่อป้อนแรงดันอินพุตเข้าที่โหนด V_{in1} , V_{in2} และ V_{in3} จะได้ผลตอบสนองทางขนาดและเฟสดังภาพที่ 4.2 จากผลการจำลองพบว่าเมื่อป้อนแรงดันอินพุตให้ได้ผลตอบสนองเป็นฟังก์ชันกรองผ่านความถี่สูงจะได้ความถี่ธรรมชาติเท่ากับ $f_0=99.34\text{kHz}$ ซึ่งเบี่ยงเบนไปจากค่าทางทฤษฎีที่ได้วิเคราะห์ไว้ในสมการที่ (3.20) ประมาณ 0.66% และด้วยค่าอุปกรณ์ดังกล่าวจะพบว่า ในกรณีที่วงจรทำหน้าที่เป็นวงจรกรองผ่านความถี่สูงวงจรจะทำงานได้ดีในช่วงความถี่ 8.75kHz ถึงประมาณ 5MHz ซึ่งจะพบว่าความจุแฝงและความต้านทานแฝงในตัว VD-DIBA จะส่งผลกระทบต่อการทำงานของวงจรที่ความถี่สูงต่ำและความถี่สูงดังที่ได้วิเคราะห์ไว้ในบทที่ 3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



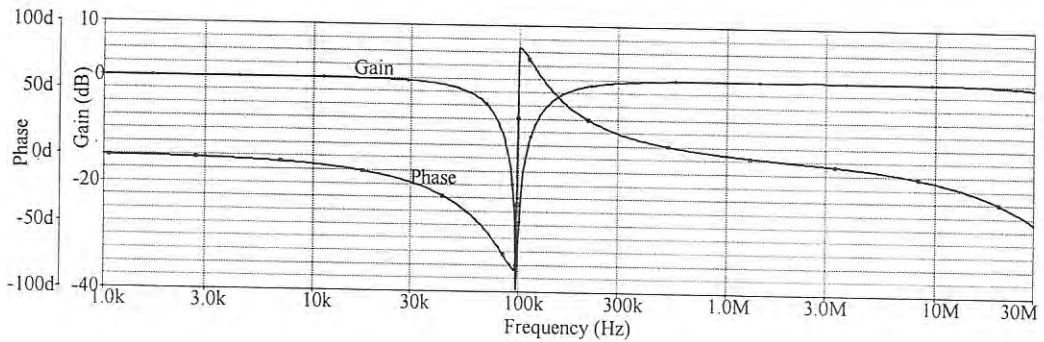
ภาพที่ 4.2 ผลตอบสนองทางขนาดและเฟสของฟังก์ชันกรองผ่านความถี่สูง

ผลตอบสนองทางความถี่ของฟังก์ชันกรองผ่านแถบความถี่เมื่อต่อโหนด v_{in2} และ v_{in3} ลงกราวนด์ แล้วป้อนแรงดันอินพุตเข้าที่โหนด v_{in1} จะได้ผลตอบสนองทางขนาดและเฟสดังภาพที่ 4.3 จากผลการจำลองพบว่าเมื่อป้อนแรงดันอินพุตให้ได้ผลตอบสนองเป็นฟังก์ชันกรองผ่านแถบความถี่จะได้ความถี่ธรรมชาติเท่ากับ $f_0=97.72\text{kHz}$ ซึ่งเบี่ยงเบนไปจากค่าทางทฤษฎีที่ได้วิเคราะห์ไว้ในสมการที่ (3.20) ประมาณ 2.28% และด้วยค่าอุปกรณ์ดังกล่าวจะพบว่า ในกรณีที่วงจรถ้าหน้าที่เป็นวงจรถองผ่านแถบความถี่วงจรถองทำงานได้ดีในช่วงตั้งแต่ความถี่ต่ำถึงประมาณ 3.78MHz ซึ่งจะพบว่าความจุแฝงในตัว VD-DIBA จะส่งผลกระทบต่อการทำงานของวงจรถองที่ความถี่สูงดังที่ได้วิเคราะห์ไว้ในบทที่ 3



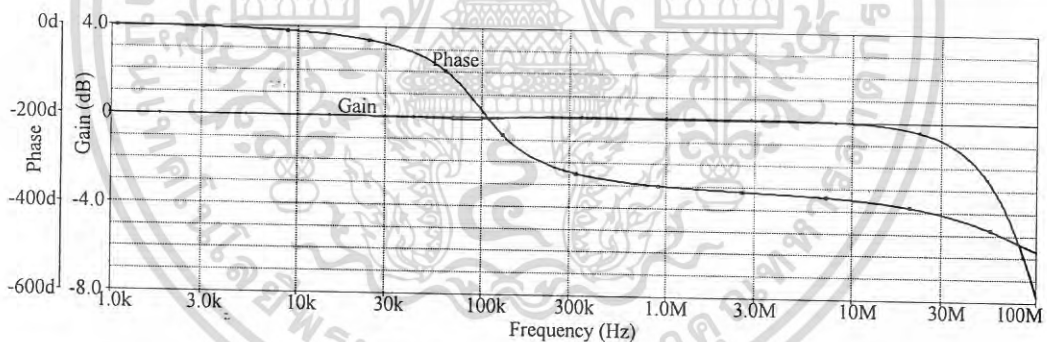
ภาพที่ 4.3 ผลตอบสนองทางขนาดและเฟสของฟังก์ชันกรองผ่านแถบความถี่

ผลตอบสนองทางความถี่ของฟังก์ชันกรองหยุดแถบความถี่เมื่อต่อโหนด v_{in1} ลงกราวนด์ แล้วป้อนแรงดันอินพุตเข้าที่โหนด v_{in2} และ v_{in3} จะได้ผลตอบสนองทางขนาดและเฟสดังภาพที่ 4.4 จากผลการจำลองพบว่าเมื่อป้อนแรงดันอินพุตให้ได้ผลตอบสนองเป็นฟังก์ชันกรองหยุดแถบความถี่จะได้ความถี่ธรรมชาติเท่ากับ $f_0=97.72\text{kHz}$ ซึ่งเบี่ยงเบนไปจากค่าทางทฤษฎีที่ได้วิเคราะห์ไว้ในสมการที่ (3.20) ประมาณ 2.28% และด้วยค่าอุปกรณ์ดังกล่าวจะพบว่า ในกรณีที่วงจรถ้าหน้าที่เป็นวงจรถองหยุดแถบความถี่วงจรถองทำงานได้ดีในช่วงตั้งแต่ความถี่ต่ำถึงประมาณ 15.15 MHz ซึ่งจะพบว่าความจุแฝงในตัว VD-DIBA จะส่งผลกระทบต่อการทำงานของวงจรถองที่ความถี่สูงดังที่ได้วิเคราะห์ไว้ในบทที่ 3



ภาพที่ 4.4 ผลตอบสนองทางขนาดและเฟสของฟังก์ชันกรองผ่านหยุดแถบความถี่

ผลตอบสนองทางความถี่ของฟังก์ชันกรองผ่านทุกความถี่เมื่อต่อโนต v_{in2} ลงกราวนด์ แล้วป้อนแรงดันอินพุตเข้าที่โนต v_{in3} และป้อนแรงดันอินพุตที่มีขนาดสองเท่าเข้าที่โนต v_{in1} จะได้ผลตอบสนองทางขนาดและเฟสดังภาพที่ 4.5 จากผลการจำลองพบว่าเมื่อป้อนแรงดันอินพุตให้ได้ผลตอบสนองเป็นฟังก์ชันกรองผ่านทุกความถี่จะให้ความถี่ธรรมชาติเท่ากับ $f_0=98.11\text{kHz}$ ซึ่งเบี่ยงเบนไปจากค่าทางทฤษฎีที่ได้วิเคราะห์ไว้ในสมการที่ (3.20) ประมาณ 1.89% และด้วยค่าอุปกรณ์ดังกล่าวจะพบว่า ในกรณีที่วงจรทำหน้าที่เป็นวงจรกรองผ่านทุกความถี่จะทำงานได้ดีในช่วงตั้งแต่ความถี่ต่ำถึงประมาณ 4.26 MHz ซึ่งจะพบว่าความจุแฝงในตัว VD-DIBA จะส่งผลกระทบต่อการทำงานของวงจรที่ความถี่สูงดังที่ได้วิเคราะห์ไว้ในบทที่ 3

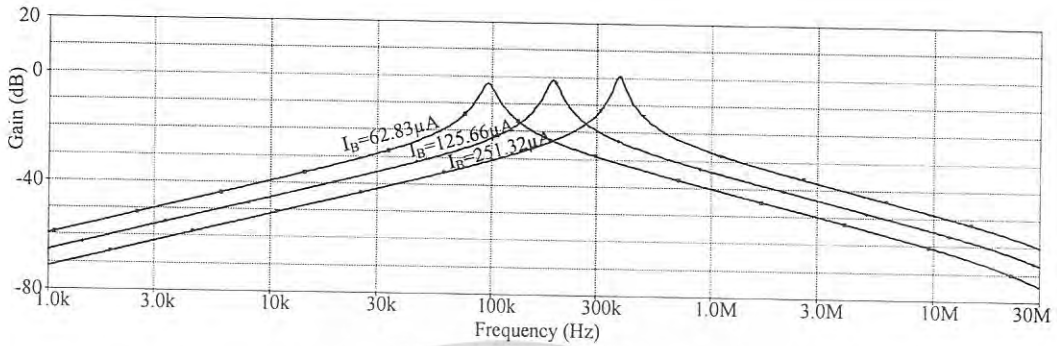


ภาพที่ 4.5 ผลตอบสนองทางขนาดและเฟสของฟังก์ชันกรองผ่านทุกความถี่

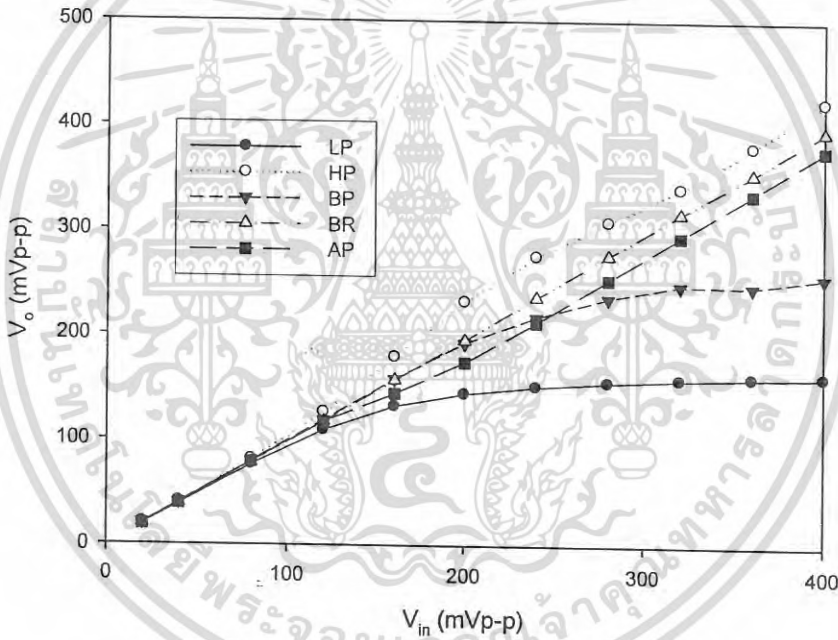
ในการปรับความถี่ธรรมชาติโดยไม่ส่งผลกระทบต่อควอลิตี้แฟกเตอร์สามารถทำได้ตามหลักการที่ได้วิเคราะห์ไว้ในสมการที่ (3.22) และ (3.23) ในบทที่ 3 คือ ปรับกระแสไบอัสทั้งสองให้เท่ากันและปรับไปพร้อมกันโดยจะยืนยันผลการทดสอบตามหลักการข้างต้นดังภาพที่ 4.6 ซึ่งเป็นผลตอบสนองของฟังก์ชันกรองผ่านแถบความถี่เมื่อปรับ $I_{B2} = I_{B2} = I_B$ จำนวนสามค่าได้แก่ $62.83 \mu\text{A}$, $125.66 \mu\text{A}$ และ $251.32 \mu\text{A}$ โดยตัวเก็บประจุทั้งสองใช้ค่าดังนี้ $C_1 = 10\text{nF}$ และ $C_2 = 0.1 \text{ nF}$ ด้วยค่าอุปกรณ์ดังกล่าวจะได้ค่าความถี่ธรรมชาติเท่ากับ 100kHz, 200kHz, 400kHz และ $Q = 10$ จากผลการการจำลองในภาพที่ 4.6 ยืนยันได้ว่าสามารถปรับความถี่ธรรมชาติได้ด้วยวิธีทางอิเล็กทรอนิกส์โดยไม่ส่งผลกระทบต่อควอลิตี้แฟกเตอร์ตามที่ได้วิเคราะห์ไว้ในสมการที่ (3.22) และ (3.23) ซึ่งจากผลการจำลอง เมื่อปรับกระแสไบอัส I_B เป็น 62.83

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

μA , $125.66 \mu\text{A}$ และ $251.32 \mu\text{A}$ จะได้ความถี่ธรรมชาติตามลำดับดังนี้ คือ 95.45 kHz , 190.54 kHz และ 380.19 kHz ตามลำดับ



ภาพที่ 4.6 ผลตอบสนองทางขนาดของฟังก์ชันกรองผ่านแถบความถี่เมื่อปรับค่ากระแส I_B

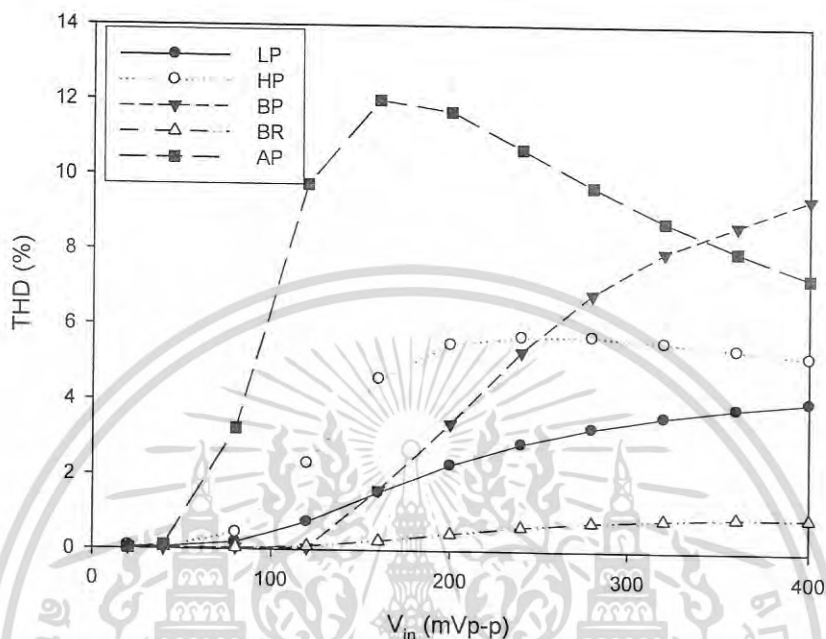


ภาพที่ 4.7 ขนาดของแรงดันเอาต์พุตเทียบกับขนาดของแรงดันอินพุต

ในกาทดสอบความเป็นเชิงเส้นของวงจรกรองความถี่จะป้อนแรงดันอินพุตเป็นสัญญาณไซน์ขนาดความถี่ 100 kHz ซึ่งเป็นช่วงความถี่ผ่านของฟังก์ชันกรองผ่านความถี่ต่ำ กรองผ่านความถี่สูง กรองแถบความถี่ผ่านและกรองผ่านทุกความถี่ ส่วนฟังก์ชันกรองหยุดแถบความถี่จะป้อนอินพุตมีความถี่ 500 kHz แล้วปรับขนาดของสัญญาณอินพุตตั้งแต่ 10 mV_{p-p} จนถึง 400 mV_{p-p} โดย $C_1 = C_2 = 1 \text{ nF}$, $I_{B1} = 62.83 \mu\text{A}$ และ $I_{B2} = 62.83 \mu\text{A}$ ตามลำดับ ผลการจำลองการทำงานแสดงในภาพที่ 4.5 เป็นขนาดของแรงดันเอาต์พุตเทียบกับแรงดันอินพุต ซึ่งพบว่าเมื่อขนาดของแรงดันอินพุตมีค่ามากกว่า 120 mV_{p-p} จะทำให้ฟังก์ชันกรองผ่านความถี่ต่ำ กรองผ่านความถี่สูง กรองแถบความถี่ผ่านและกรองหยุดแถบความถี่ไม่เป็นเชิงเส้น เช่นเดียวกันผลการจำลองในภาพที่ 4.8 จะพบว่า เมื่อขนาดของแรงดันอินพุตสูงกว่า 120 mV_{p-p}

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จะทำให้สัญญาณเอาต์พุตที่มีค่าความผิดเพี้ยนทางฮาร์โมนิกส์สูงขึ้นอย่างเห็นได้ชัดโดยเฉพาะฟังก์ชันกรองผ่านทุกความถี่ ดังนั้นเมื่อนำวงจรกรองความถี่ที่นำเสนอไปใช้งานไม่ควรป้อนแรงดันอินพุตให้สูงกว่า 120 mV_{p-p}

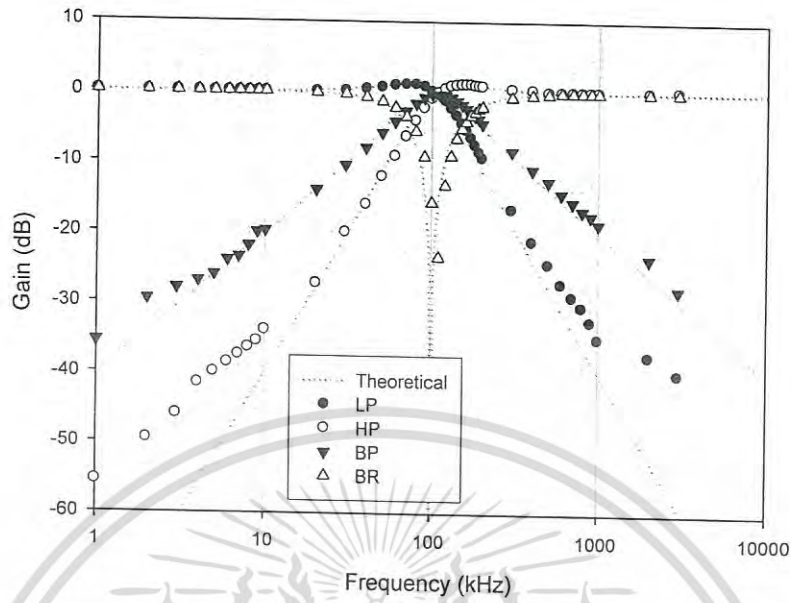


ภาพที่ 4.8 ความผิดเพี้ยนทางฮาร์โมนิกส์รวมของแต่ละฟังก์ชันเทียบกับขนาดของแรงดันอินพุต

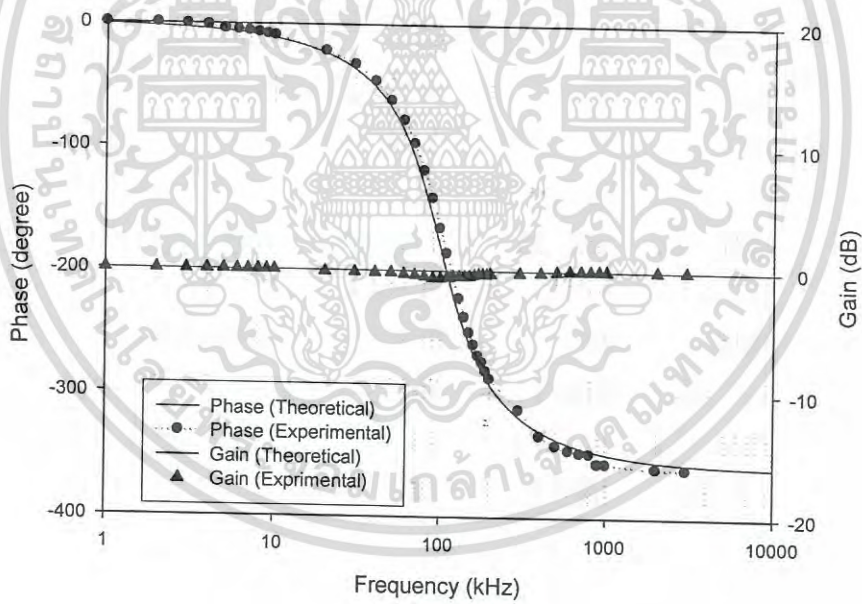
4.2 ผลการทดลองวงจรกรองความถี่หลายหน้าที่ในภาพที่ 3.3 ด้วยการต่อวงจรจริง

วงจรกรองความถี่ในภาพที่ 3.3 ถูกทดสอบการทำงานด้วยการต่อวงจรจริง โครงสร้างภายในของ VD-DIBA จะสร้างมาจากไอซีที่มีในทางพาณิชย์ ได้แก่ ไอซีเบอร์ไอซีเบอร์ LT1228 [40] ซึ่งเป็นวงจรขยายความนำถ่ายโอน (OTA) และ AD830 [41] ซึ่งเป็นวงจรบวก-ลบสัญญาณ ดังที่ได้แสดงไว้ในภาพที่ 2.2 วงจรถูกป้อนด้วยแหล่งจ่ายไฟตรง ± 5 โวลต์ ในการทดลองจริงได้ออกแบบให้ความถี่ธรรมชาติ $f_0=100\text{kHz}$ และ $Q=1$ โดยใช้ตัวเก็บประจุ C_1 และ C_2 เท่ากับ 1nF เมื่อใช้สมการความถี่ธรรมชาติและควอลิตี้แฟกเตอร์ตามสมการที่ (3.20) และสมการที่ (3.21) มาใช้ในการออกแบบจะได้กระแสไบอัส I_{b1} และ I_{b2} เท่ากับ $62.83 \mu\text{A}$ เมื่อป้อนสัญญาณอินพุตให้ได้ฟังก์ชันทางเอาต์พุตแบบต่างๆ ตามที่ได้นำเสนอไว้ในบทที่ 3 จะได้ผลตอบสนองทางความถี่ของฟังก์ชัน กรองผ่านความถี่ต่ำ กรองผ่านความถี่สูง กรองผ่านแถบความถี่และกรองหยุดแถบความถี่ดังภาพที่ 4.9 จากผลการทดสอบจะพบว่าผลตอบสนองทางขนาดทั้ง 4 ฟังก์ชัน มีความสอดคล้องกับที่ได้คาดการณ์ไว้ในทางทฤษฎี อย่างไรก็ตามจะพบว่าที่ความถี่ต่ำกับความถี่สูง ผลตอบสนองในการทดลองจะเบี่ยงเบนจากในทางทฤษฎีบ้าง ซึ่งเป็นผลกระทบจากความต้านทานแฝงและความจุแฝงในตัว VD-DIBA ดังที่ได้วิเคราะห์ไว้ในบทที่ 3 ภาพที่ 4.10 เป็นผลตอบสนองทางขนาดและเฟสของวงจรกรองผ่านทุกความถี่ ซึ่งจะพบว่าผลตอบสนองทางขนาดจะลดลงเล็กน้อยเมื่อความถี่เข้าใกล้ความถี่ธรรมชาติ ในขณะที่วงจรสามารถเลื่อนเฟสสัญญาณได้จาก 0 องศาถึง 360 องศา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาพที่ 4.9 ผลตอบสนองทางขนาดของวงจรกรองความถี่ที่ได้จากการทดลองจริง

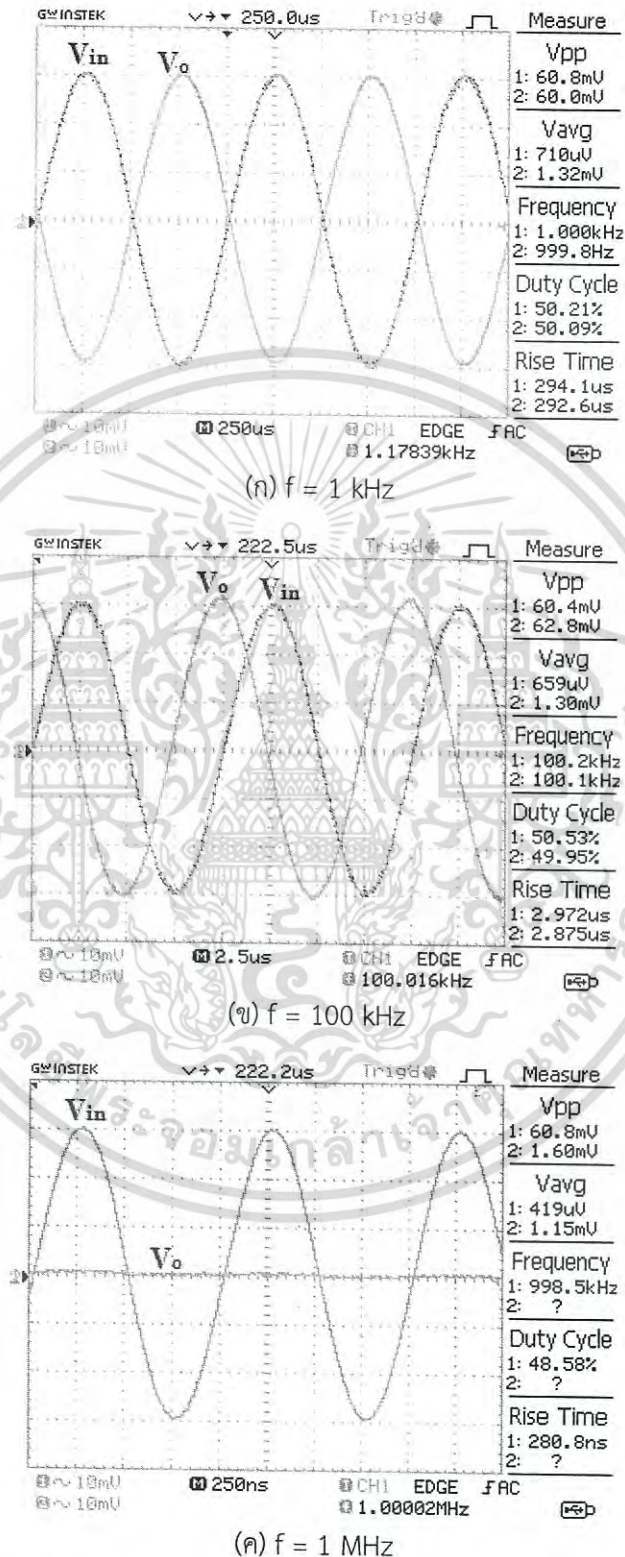


ภาพที่ 4.10 ผลตอบสนองทางขนาดและเฟสของฟังก์ชันกรองผ่านทุกความถี่สำหรับวงจรกรองความถี่ในภาพที่ 3.3 ได้จากการทดลองจริง

ผลการทดลองในภาพที่ 4.10-4.15 เป็นการวัดสัญญาณแรงดันอินพุตเทียบกับเอาต์พุตของฟังก์ชันกรองผ่านความถี่ต่ำ กรองผ่านความถี่สูง กรองผ่านแถบความถี่ กรองหยุดแถบความถี่และกรองผ่านทุกความถี่ ตามลำดับ ในการทดลองจะป้อนอินพุตเป็นสัญญาณไซน์มีขนาด 60 mV_{p-p} ที่ความถี่ของสัญญาณอินพุตจำนวน 3 ค่า ได้แก่ 1 kHz, 100 kHz และ 1 MHz ซึ่งที่ความถี่ 1 kHz จะเป็นความถี่ที่ต่ำกว่าความถี่ธรรมชาติ ส่วนที่ความถี่ 100 kHz จะเป็นความถี่ธรรมชาติและที่ความถี่ 1 MHz จะเป็นความถี่

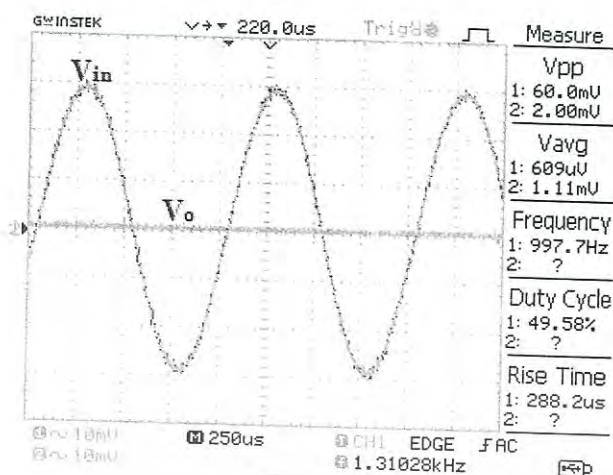
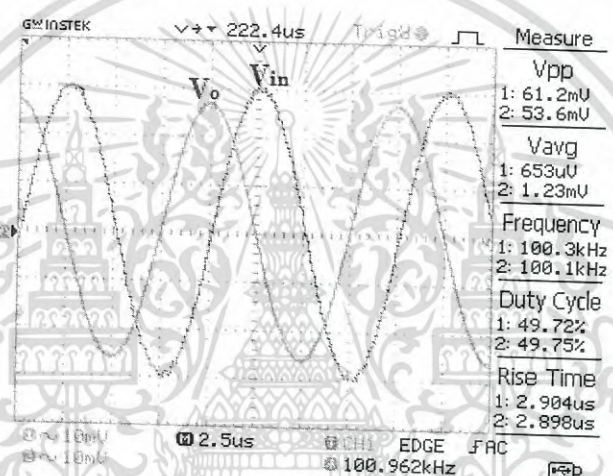
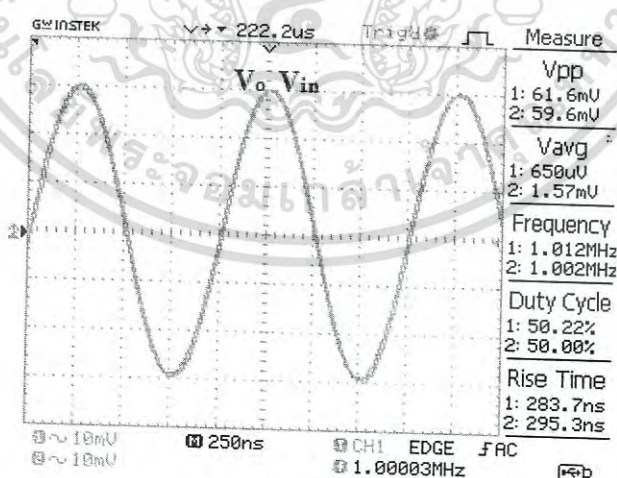
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ที่สูงกว่าความถี่ธรรมชาติ จากผลการทดลองจะพบว่าขนาดและเฟสของสัญญาณเอาต์พุตทั้งห้าฟังก์ชันจะมีขนาดแรงดันและเฟสสอดคล้องกับในทางทฤษฎี



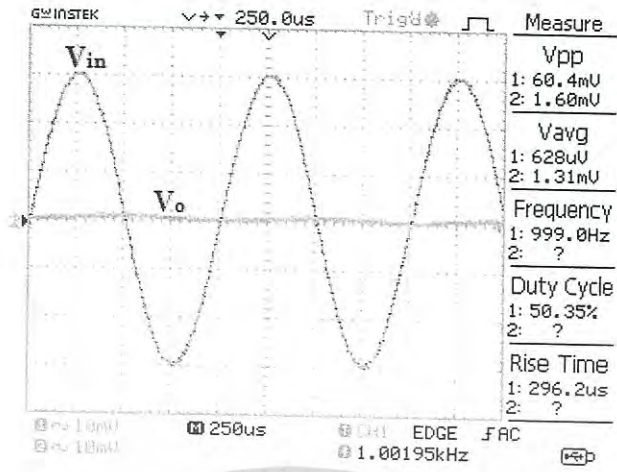
ภาพที่ 4.11 สัญญาณอินพุตกับเอาต์พุตของฟังก์ชันกรองผ่านความถี่ต่ำของวงจรกรองความถี่ในภาพที่ 3.3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

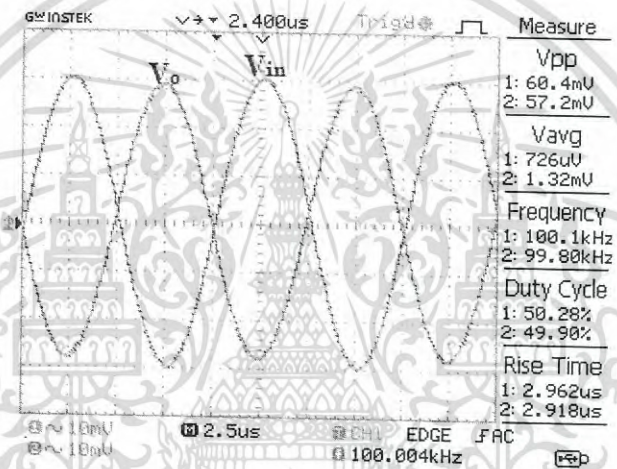
(ก) $f = 1 \text{ kHz}$ (ข) $f = 100 \text{ kHz}$ (ค) $f = 1 \text{ MHz}$

ภาพที่ 4.12 สัญญาณอินพุตกับเอาต์พุตของฟังก์ชันกรองผ่านความถี่สูงของวงจรกรองความถี่ในภาพที่ 3.3

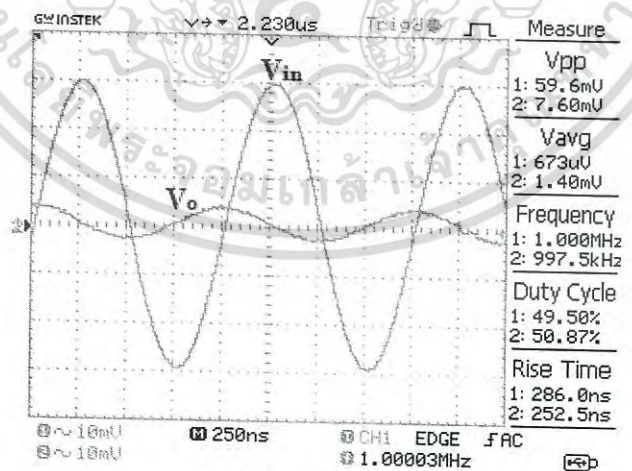
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ก) $f = 1 \text{ kHz}$



(ข) $f = 100 \text{ kHz}$

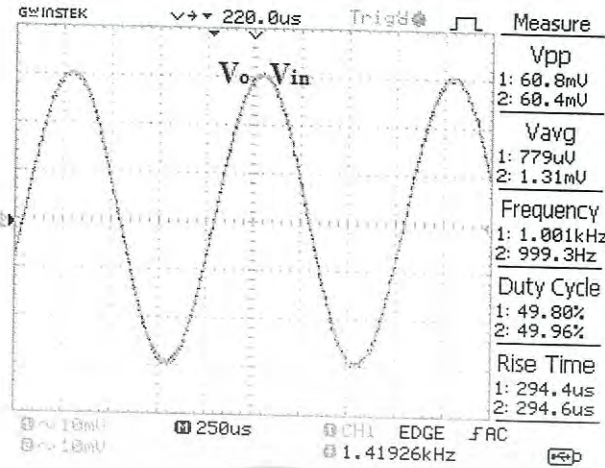


(ค) $f = 1 \text{ MHz}$

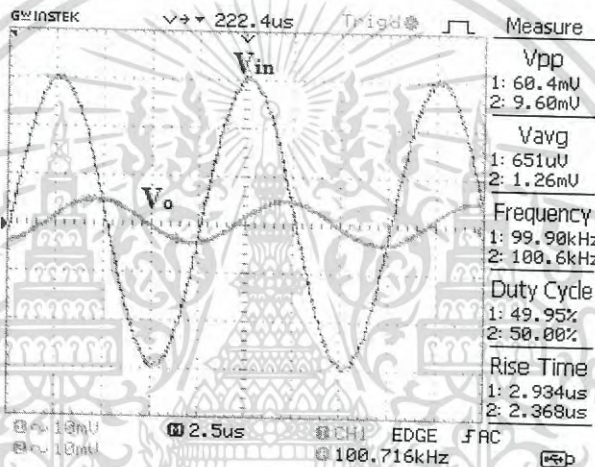
ภาพที่ 4.13 สัญญาณอินพุตกับเอาต์พุตของฟังก์ชันกรองผ่านแถบความถี่ของวงจรกรองความถี่ในภาพที่

3.3

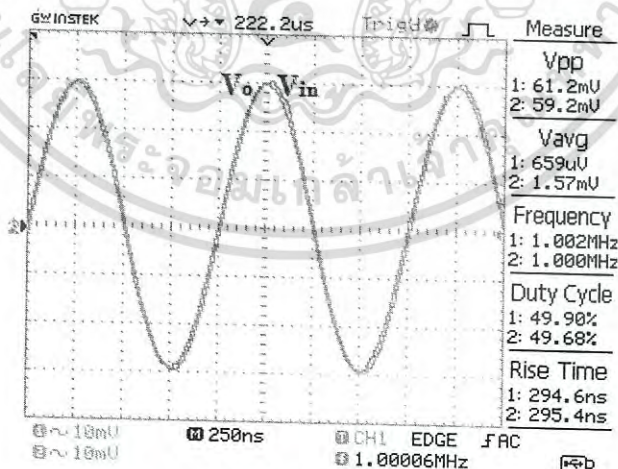
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ก) $f = 1 \text{ kHz}$



(ข) $f = 100 \text{ kHz}$

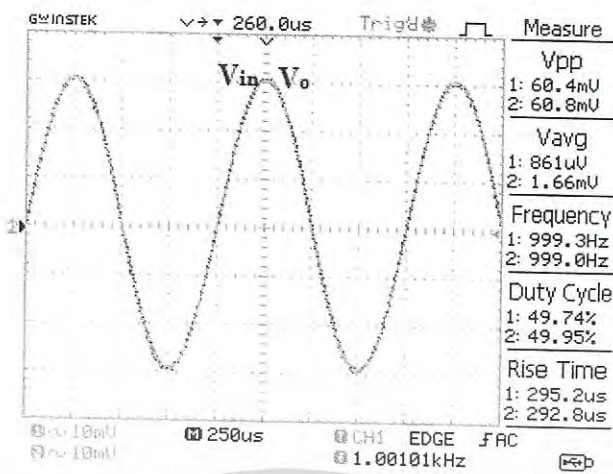


(ค) $f = 1 \text{ MHz}$

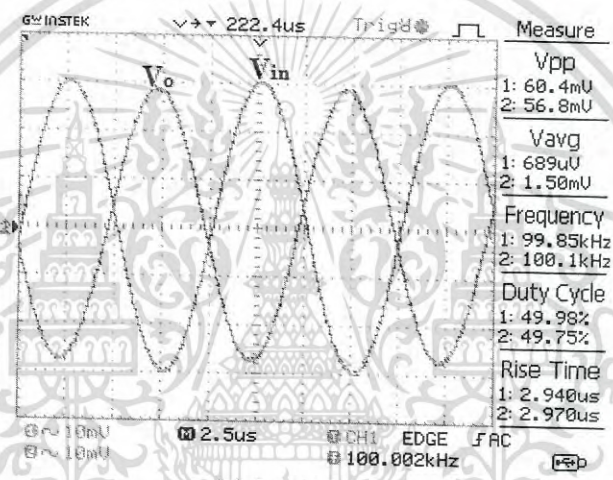
ภาพที่ 4.14 สัญญาณอินพุตกับเอาต์พุตของฟังก์ชันกรองหยุดแถบความถี่ของวงจรกรองความถี่ในภาพที่

3.3

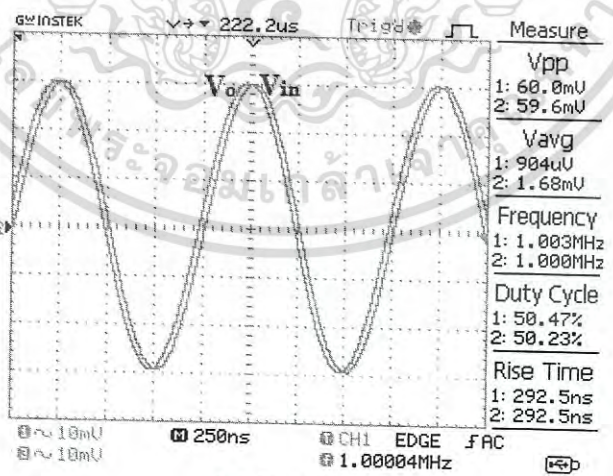
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ก) $f = 1 \text{ kHz}$



(ข) $f = 100 \text{ kHz}$



(ค) $f = 1 \text{ MHz}$

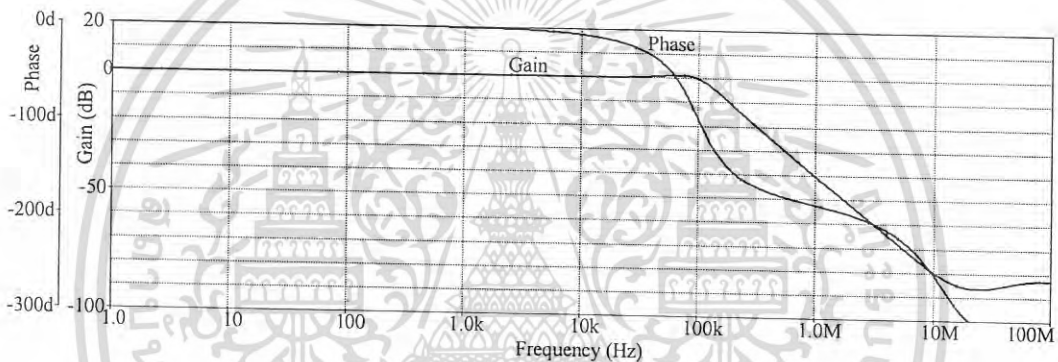
ภาพที่ 4.15 สัญญาณอินพุตกับเอาต์พุตของฟังก์ชันกรองผ่านทุกความถี่ของวงจรกรองความถี่ในภาพที่

3.3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

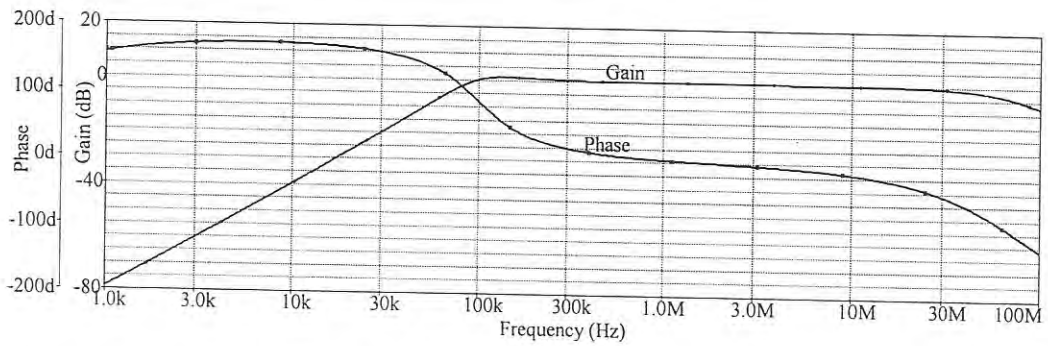
4.3 ผลการจำลองวงจรกรองความถี่หลายหน้าที่ในภาพที่ 3.8

วงจรกรองความถี่หลายหน้าที่สามอินพุต-หนึ่งเอาต์พุตที่ได้สังเคราะห์และออกแบบไว้ในภาพที่ 3.8 ถูกนำมาทดสอบด้วยโปรแกรม PSpice โดยป้อนแหล่งจ่ายไฟตรง ± 5 โวลต์ ออกแบบวงจรให้มีความถี่ธรรมชาติ $f_0=100\text{kHz}$ และ $Q=1$ โดยใช้ตัวเก็บประจุ C_1 และ C_2 เท่ากับ 1nF เมื่อใช้สมการความถี่ธรรมชาติและควอลิตี้แฟกเตอร์ตามสมการที่ (3.20) และสมการที่ (3.21) มาใช้ในการออกแบบจะได้กระแสไบอัส I_{B1} และ I_{B2} เท่ากับ $62.83\ \mu\text{A}$ ผลตอบสนองทางความถี่ของฟังก์ชันกรองผ่านความถี่ต่ำเมื่อต่อโนด V_{in1} และ V_{in3} ลงกราวด์ แล้วป้อนแรงดันอินพุตเข้าที่โนด V_{in1} จะได้ผลตอบสนองทางขนาดและเฟสดังภาพที่ 4.16 จากผลการจำลองพบว่าเมื่อป้อนแรงดันอินพุตให้ได้ผลตอบสนองเป็นฟังก์ชันกรองผ่านความถี่ต่ำจะได้ความถี่ธรรมชาติเท่ากับ $f_0=98.35\text{kHz}$ ซึ่งเบี่ยงเบนไปจากค่าทางทฤษฎีที่ได้วิเคราะห์ไว้ในสมการที่ (3.20) ประมาณ 1.65% และด้วยค่าอุปกรณ์ดังกล่าวจะพบว่า ในกรณีที่วงจรทำหน้าที่เป็นวงจรกรองผ่านความถี่ต่ำวงจรจะทำงานได้ดีในช่วงตั้งแต่ความถี่ต่ำถึงประมาณ 3.43MHz ซึ่งจะพบว่าความจุแฝงในตัว VD-DIBA จะส่งผลกระทบต่อการทำงานของวงจรที่ความถี่สูงดังที่ได้วิเคราะห์ไว้ในบทที่ 3



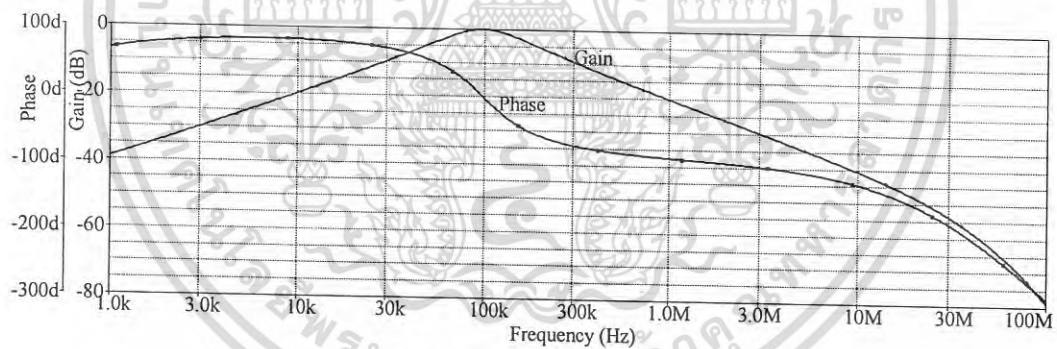
ภาพที่ 4.16 ผลตอบสนองทางขนาดและเฟสของฟังก์ชันกรองผ่านความถี่ต่ำวงจรในภาพที่ 3.8

ผลตอบสนองทางความถี่ของฟังก์ชันกรองผ่านความถี่สูงเมื่อต่อโนด V_{in1} และ V_{in2} ลงกราวด์ แล้วป้อนแรงดันอินพุตเข้าที่โนด V_{in3} จะได้ผลตอบสนองทางขนาดและเฟสดังภาพที่ 4.17 จากผลการจำลองพบว่าเมื่อป้อนแรงดันอินพุตให้ได้ผลตอบสนองเป็นฟังก์ชันกรองผ่านความถี่สูงจะได้ความถี่ธรรมชาติเท่ากับ $f_0=97.26\text{kHz}$ ซึ่งเบี่ยงเบนไปจากค่าทางทฤษฎีที่ได้วิเคราะห์ไว้ในสมการที่ (3.20) ประมาณ 2.74% และด้วยค่าอุปกรณ์ดังกล่าวจะพบว่า ในกรณีที่วงจรทำหน้าที่เป็นวงจรกรองผ่านความถี่สูงวงจรจะทำงานได้ดีในช่วงความถี่ 1kHz ถึงประมาณ 5MHz ซึ่งจะพบว่าความจุแฝงและความต้านทานแฝงในตัว VD-DIBA จะส่งผลกระทบต่อการทำงานของวงจรที่ความถี่สูงต่ำและความถี่สูงดังที่ได้วิเคราะห์ไว้ในบทที่ 3 จากผลการจำลองเผยให้เห็นว่าฟังก์ชันกรองผ่านความถี่สูงของวงจรในภาพที่ 3.8 จะให้สมรรถนะที่ดีกว่าวงจรในภาพที่ 3.3 ทั้งนี้จะเกิดจากฟังก์ชันกรองผ่านความถี่สูงในภาพที่ 3.3 จะต้องป้อนอินพุตเข้าไปในวงจรถึงสามจุดด้วยกันอาจทำให้เกิดการไม่แมตซิงกัน (Matching) ของอุปกรณ์ภายในวงจร



ภาพที่ 4.17 ผลตอบสนองทางขนาดและเฟสของฟังก์ชันกรองผ่านความถี่สูงวงจรในภาพที่ 3.8

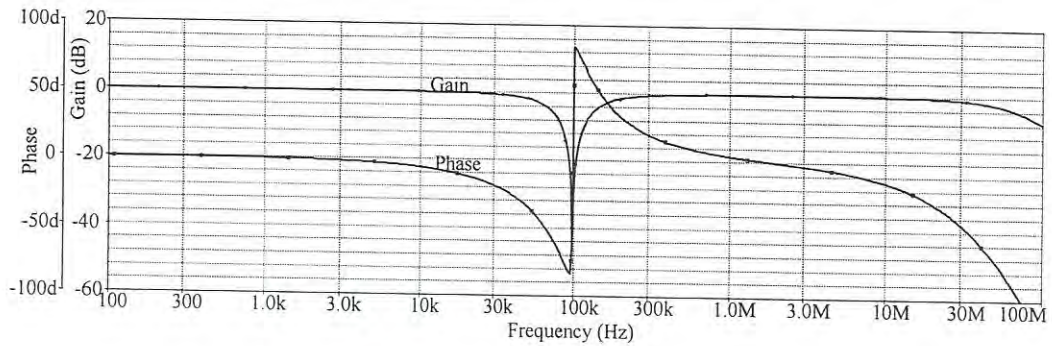
ผลตอบสนองทางความถี่ของฟังก์ชันกรองผ่านแถบความถี่เมื่อต่อโนด v_{in2} และ v_{in3} ลงกราวนด์ แล้วป้อนแรงดันอินพุตเข้าที่โนด v_{in1} จะได้ผลตอบสนองทางขนาดและเฟสดังภาพที่ 4.3 จากผลการจำลอง พบว่าเมื่อป้อนแรงดันอินพุตให้ได้ผลตอบสนองเป็นฟังก์ชันกรองผ่านแถบความถี่จะได้ความถี่ธรรมชาติเท่ากับ $f_0=97.72\text{kHz}$ ซึ่งเท่ากับผลตอบสนองของวงจรในภาพที่ 3.3 โดยการเบี่ยงเบนไปจากค่าทางทฤษฎีที่ได้วิเคราะห์ไว้ในสมการที่ (3.20) ประมาณ 2.28% และด้วยค่าอุปกรณ์ดังกล่าวจะพบว่า ในกรณีที่วงจรทำหน้าที่เป็นวงจรกรองผ่านแถบความถี่วงจรจะทำงานได้ดีในช่วงตั้งแต่ความถี่ต่ำถึงประมาณ 3.21MHz ซึ่งจะพบว่าความจุแฝงในตัว VD-DIBA จะส่งผลกระทบต่อการทำงานของวงจรที่ความถี่สูงดังที่ได้วิเคราะห์ไว้ในบทที่ 3



ภาพที่ 4.18 ผลตอบสนองทางขนาดและเฟสของฟังก์ชันกรองผ่านแถบความถี่วงจรในภาพที่ 3.8

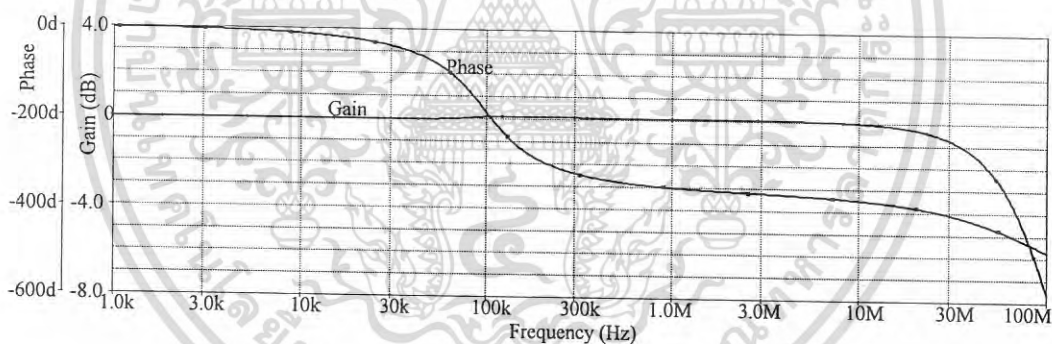
ผลตอบสนองทางความถี่ของฟังก์ชันกรองหยุดแถบความถี่เมื่อต่อโนด v_{in1} ลงกราวนด์ แล้วป้อนแรงดันอินพุตเข้าที่โนด v_{in2} และ v_{in3} จะได้ผลตอบสนองทางขนาดและเฟสดังภาพที่ 4.19 จากผลการจำลองพบว่าเมื่อป้อนแรงดันอินพุตให้ได้ผลตอบสนองเป็นฟังก์ชันกรองหยุดแถบความถี่จะได้ความถี่ธรรมชาติเท่ากับ $f_0=97.63\text{kHz}$ ซึ่งเบี่ยงเบนไปจากค่าทางทฤษฎีที่ได้วิเคราะห์ไว้ในสมการที่ (3.20) ประมาณ 2.37% และด้วยค่าอุปกรณ์ดังกล่าวจะพบว่า ในกรณีที่วงจรทำหน้าที่เป็นวงจรกรองหยุดแถบความถี่วงจรจะทำงานได้ดีในช่วงตั้งแต่ความถี่ต่ำถึงประมาณ 13.68 MHz ซึ่งจะพบว่าความจุแฝงในตัว VD-DIBA จะส่งผลกระทบต่อการทำงานของวงจรที่ความถี่สูงดังที่ได้วิเคราะห์ไว้ในบทที่ 3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาพที่ 4.19 ผลตอบสนองทางขนาดและเฟสของฟังก์ชันกรองผ่านหยุดแถบความถี่จรรยาในภาพที่ 3.8

ผลตอบสนองทางความถี่ของฟังก์ชันกรองผ่านทุกความถี่เมื่อป้อนแรงดันอินพุตเข้าที่โหนด V_{in2} และ V_{in3} แล้วป้อนแรงดันอินพุตแบบกลับเฟสเข้าที่โหนด V_{in1} จะได้ผลตอบสนองทางขนาดและเฟสดังภาพที่ 4.5 จากผลการจำลองพบว่าเมื่อป้อนแรงดันอินพุตให้ได้ผลตอบสนองเป็นฟังก์ชันกรองผ่านทุกความถี่จะได้ความถี่ธรรมชาติเท่ากับ $f_0 = 97.77 \text{ kHz}$ ซึ่งเบี่ยงเบนไปจากค่าทางทฤษฎีที่ได้วิเคราะห์ไว้ในสมการที่ (3.20) ประมาณ 2.23% และด้วยค่าอุปกรณ์ดังกล่าวจะพบว่า ในกรณีที่วงจรทำหน้าที่เป็นวงจรกรองผ่านทุกความถี่จะทำงานได้ดีในช่วงตั้งแต่ความถี่ต่ำถึงประมาณ 4.21 MHz ซึ่งจะพบว่าความจุแฝงในตัว VD-DIBA จะส่งผลกระทบต่อการทำงานของวงจรที่ความถี่สูงดังที่ได้วิเคราะห์ไว้ในบทที่ 3

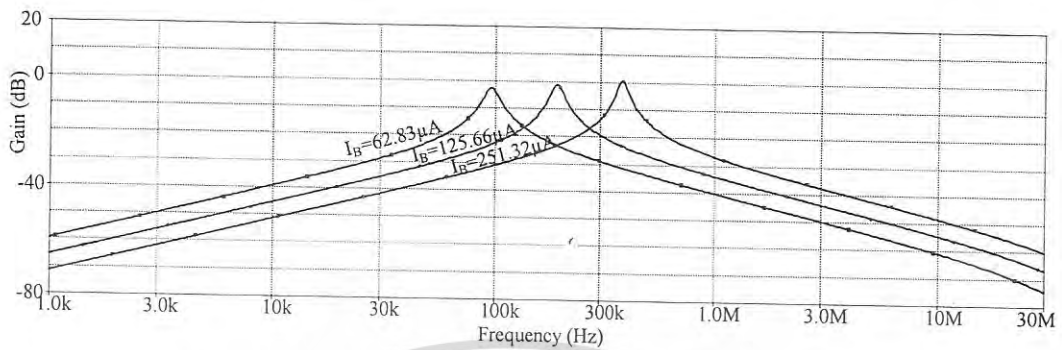


ภาพที่ 4.20 ผลตอบสนองทางขนาดและเฟสของฟังก์ชันกรองผ่านทุกความถี่จรรยาในภาพที่ 3.8

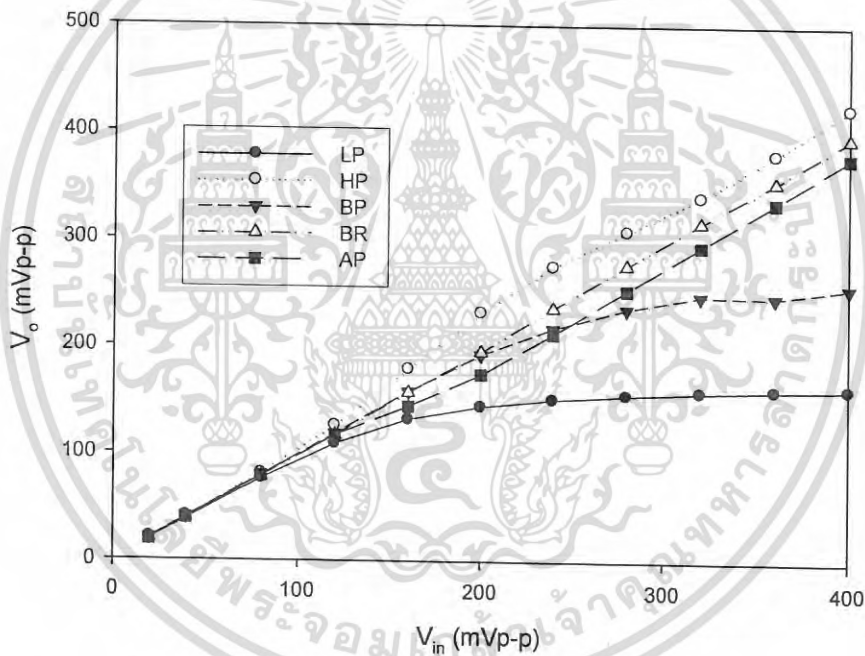
ในการปรับความถี่ธรรมชาติโดยไม่ส่งผลกระทบต่อควอลิตี้แฟกเตอร์สามารถทำได้ตามหลักการที่ได้วิเคราะห์ไว้ในสมการที่ (3.22) และ (3.23) ในบทที่ 3 คือ ปรับกระแสไบอัสทั้งสองให้เท่ากันและปรับไปพร้อมกันโดยจะยืนยันผลการทดสอบตามหลักการข้างต้นดังภาพที่ 4.21 ซึ่งเป็นผลตอบสนองของฟังก์ชันกรองผ่านแถบความถี่เมื่อปรับ $I_{B2} = I_{B1} = I_B$ จำนวนสามค่าได้แก่ $62.83 \mu\text{A}$, $125.66 \mu\text{A}$ และ $251.32 \mu\text{A}$ โดยตัวเก็บประจุทั้งสองใช้ค่าดังนี้ $C_1 = 10 \text{ nF}$ และ $C_2 = 0.1 \text{ nF}$ ด้วยค่าอุปกรณ์ดังกล่าวจะได้ค่าความถี่ธรรมชาติเท่ากับ 100kHz, 200kHz, 400kHz และ $Q = 10$ จากผลการจำลองในภาพที่ 4.21 ยืนยันได้ว่าสามารถปรับความถี่ธรรมชาติได้ด้วยวิธีทางอิเล็กทรอนิกส์โดยไม่ส่งผลกระทบต่อควอลิตี้แฟกเตอร์ตามที่วิเคราะห์ไว้ในสมการที่ (3.22) และ (3.23) ซึ่งจากผลการจำลอง เมื่อปรับกระแสไบอัส I_B

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เป็น 62.83 μA , 125.66 μA และ 251.32 μA จะได้ความถี่ธรรมชาติตามลำดับดังนี้ คือ 95.45 kHz, 190.54 kHz และ 380.19 kHz ตามลำดับ



ภาพที่ 4.21 ผลตอบสนองทางขนาดของฟังก์ชันกรองผ่านแถบความถี่เมื่อปรับ I_B ของวงจรในภาพที่ 3.8

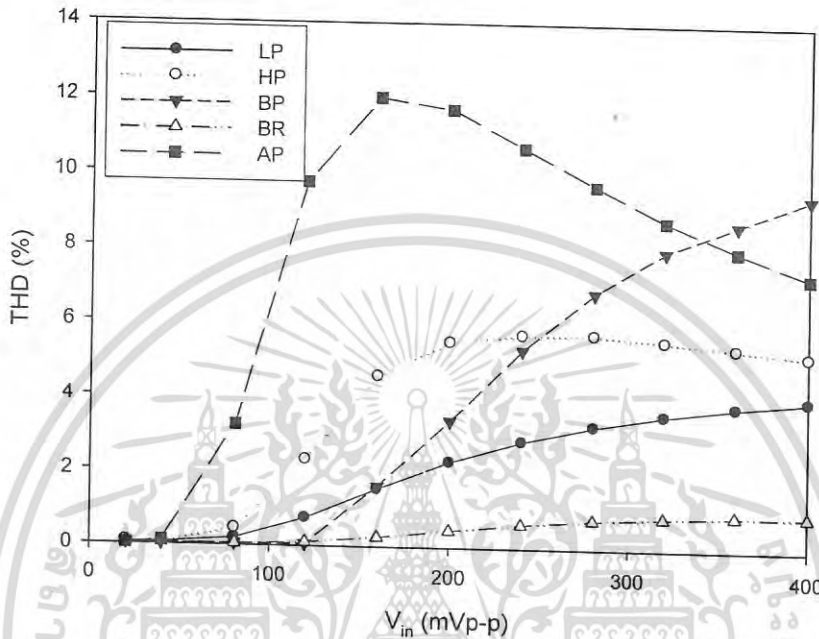


ภาพที่ 4.22 ขนาดแรงดันเอาต์พุตเทียบกับขนาดแรงดันอินพุตของวงจรในภาพที่ 3.8

ในกาทดสอบความเป็นเชิงเส้นของวงจรกรองความถี่จะป้อนแรงดันอินพุตเป็นสัญญาณไซน์ขนาดความถี่ 100 kHz ซึ่งเป็นช่วงความถี่ผ่านของฟังก์ชันกรองผ่านความถี่ต่ำ กรองผ่านความถี่สูง กรองแถบความถี่ผ่านและกรองผ่านทุกความถี่ ส่วนฟังก์ชันกรองหยุดแถบความถี่จะป้อนอินพุตมีความถี่ 500 kHz แล้วปรับขนาดของสัญญาณอินพุตตั้งแต่ 10 $\text{mV}_{\text{p-p}}$ จนถึง 400 $\text{mV}_{\text{p-p}}$ โดย $C_1 = C_2 = 1 \text{ nF}$, $I_{B1} = 62.83 \mu\text{A}$ และ $I_{B2} = 62.83 \mu\text{A}$ ตามลำดับ ผลการจำลองการทำงานแสดงในภาพที่ 4.22 เป็นขนาดของแรงดันเอาต์พุตเทียบกับแรงดันอินพุต ซึ่งพบว่าเมื่อขนาดของแรงดันอินพุตมีค่ามากกว่า 120 $\text{mV}_{\text{p-p}}$ จะทำให้ฟังก์ชันกรองผ่านความถี่ต่ำ กรองผ่านความถี่สูง กรองแถบความถี่ผ่านและกรองหยุดแถบความถี่ไม่เป็น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เชิงเส้น เช่นเดียวกันผลการจำลองในภาพที่ 4.23 จะพบว่า เมื่อขนาดของแรงดันอินพุตสูงกว่า 120 mV_{p-p} จะทำให้สัญญาณเอาต์พุตมีค่าความผิดเพี้ยนทางฮาร์มอนิกที่สูงขึ้นอย่างเห็นได้ชัดโดยเฉพาะฟังก์ชันกรองผ่านทุกความถี่ ดังนั้นเมื่อนำวงจรกรองความถี่ที่นำเสนอไปใช้งานไม่ควรป้อนแรงดันอินพุตให้สูงกว่า 120 mV_{p-p}

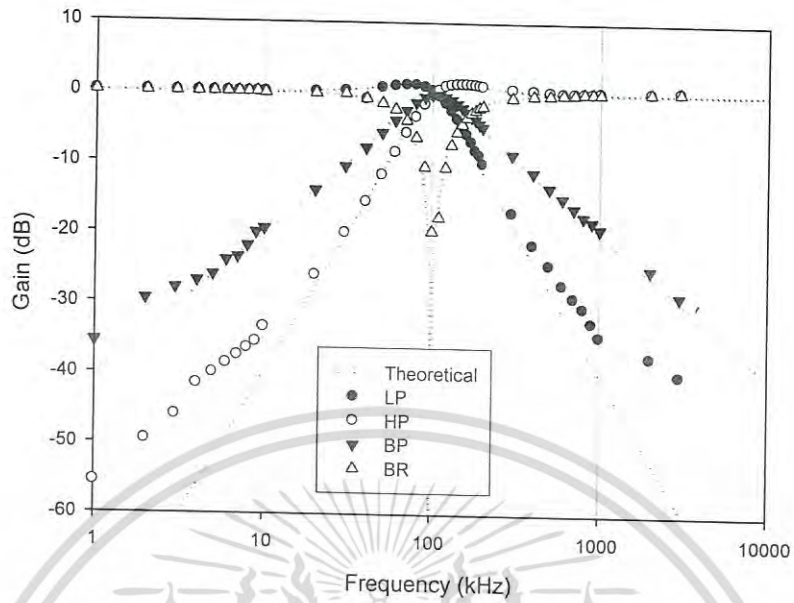


ภาพที่ 4.23 ความผิดเพี้ยนทางฮาร์มอนิกสรรวมแต่ละฟังก์ชันเทียบกับขนาดแรงดันอินพุตของวงจรในภาพที่ 3.8

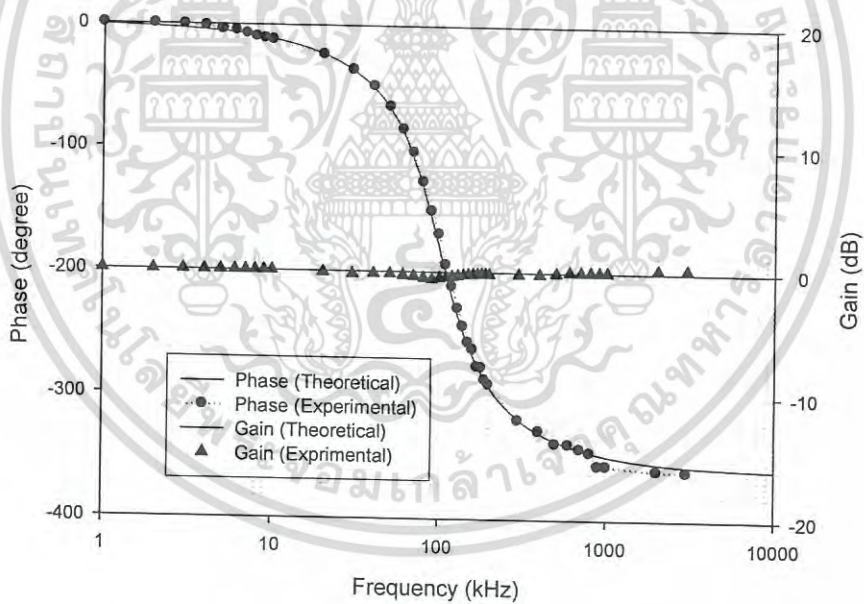
4.4 ผลการทดลองวงจรกรองความถี่หลายหน้าที่ในภาพที่ 3.8 ด้วยการต่อวงจรจริง

วงจรกรองความถี่ในภาพที่ 3.8 ถูกทดสอบการทำงานด้วยการต่อวงจรจริง โครงสร้างภายในของ VD-DIBA จะสร้างมาจากไอซีที่มีในทางพาณิชย์ ได้แก่ ไอซีเบอร์ไอซีเบอร์ LT1228 [40] ซึ่งเป็นวงจรขยายความนำถ่ายโอน (OTA) และ AD830 [41] ซึ่งเป็นวงจรบวก-ลบสัญญาณ ดังที่ได้แสดงไว้ในภาพที่ 2.2 วงจรกรองความถี่ในภาพที่ 3.8 ถูกป้อนด้วยแหล่งจ่ายไฟตรง ±5 โวลต์ ในการทดลองได้ออกแบบให้ความถี่ธรรมชาติ $f_0=100\text{kHz}$ และ $Q=1$ โดยใช้ตัวเก็บประจุ C_1 และ C_2 เท่ากับ 1nF เมื่อใช้สมการความถี่ธรรมชาติและควอลิตี้แฟกเตอร์ตามสมการที่ (3.20) และสมการที่ (3.21) มาใช้ในการออกแบบจะได้กระแสไบอัส I_{b1} และ I_{b2} เท่ากับ 62.83 μA เมื่อป้อนสัญญาณอินพุตให้ได้ฟังก์ชันทางเอาต์พุตแบบต่างๆ ตามที่ได้นำเสนอไว้ในบทที่ 3 จะได้ผลตอบสนองทางความถี่ของฟังก์ชัน กรองผ่านความถี่ต่ำ กรองผ่านความถี่สูง กรองผ่านแถบความถี่และกรองหยุดแถบความถี่ดังภาพที่ 4.24 จากผลการทดสอบจะพบว่าผลตอบสนองทางขนาดทั้ง 4 ฟังก์ชัน มีความสอดคล้องกับที่ได้คาดการณ์ไว้ในทางทฤษฎี อย่างไรก็ตามจะพบว่าที่ความถี่ต่ำกับความถี่สูงผลตอบสนองในการทดลองจะเบี่ยงเบนจากในทางทฤษฎีบ้าง ซึ่งเป็นผลกระทบจากความต้านทานแฝงและความจุแฝงในตัว VD-DIBA ดังที่ได้วิเคราะห์ไว้ในบทที่ 3 ภาพที่ 4.25 เป็นผลตอบสนองทางขนาดและเฟสของวงจรกรองผ่านทุกความถี่ ซึ่งจะพบว่าผลตอบสนองทางขนาดจะลดลงเล็กน้อยเมื่อความถี่เข้าใกล้ความถี่ธรรมชาติ ในขณะที่วงจรสามารถเลื่อนเฟสสัญญาณได้จาก 0 องศาถึง 360 องศา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อนุญาตให้นำไปเผยแพร่บนงานวิชาการใดๆ ไม่ว่ากรรมใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาพที่ 4.24 ผลตอบสนองทางขนาดของวงจรรองความถี่ที่ในภาพที่ 3.8 ได้จากการทดลองจริง

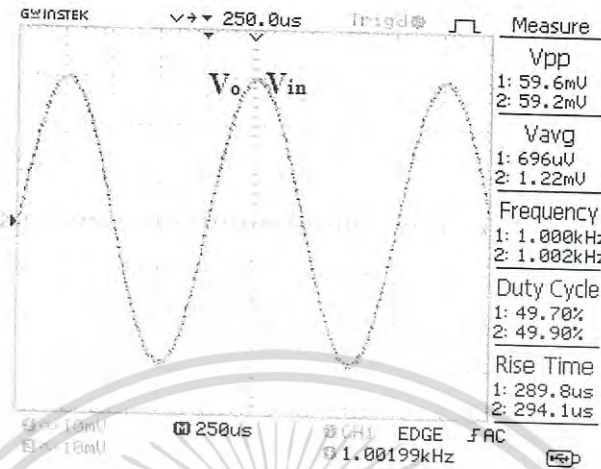


ภาพที่ 4.25 ผลตอบสนองทางขนาดและเฟสของฟังก์ชันกรองผ่านทุกความถี่สำหรับวงจรรองความถี่ที่ในภาพที่ 3.8 ได้จากการทดลองจริง

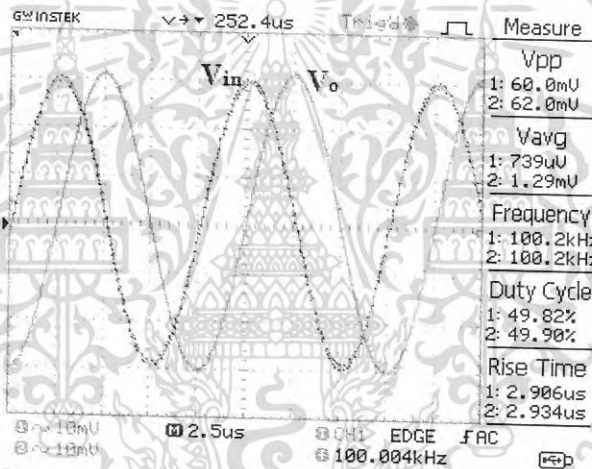
ผลการทดลองในภาพที่ 4.26-4.30 เป็นการวัดสัญญาณแรงดันอินพุตเทียบกับเอาต์พุตของฟังก์ชันกรองผ่านความถี่ต่ำ กรองผ่านความถี่สูง กรองผ่านแถบความถี่ กรองหยุดแถบความถี่และกรองผ่านทุกความถี่ ตามลำดับ ในการทดลองจะป้อนอินพุตเป็นสัญญาณไซน์มีขนาด 60 mV_{p-p} ที่ความถี่ของสัญญาณอินพุตจำนวน 3 ค่า ได้แก่ 1 kHz, 100 kHz และ 1 MHz ซึ่งที่ความถี่ 1 kHz จะเป็นความถี่ที่ต่ำกว่าความถี่ธรรมชาติ ส่วนที่ความถี่ 100 kHz จะเป็นความถี่ธรรมชาติและที่ความถี่ 1 MHz จะเป็นความถี่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

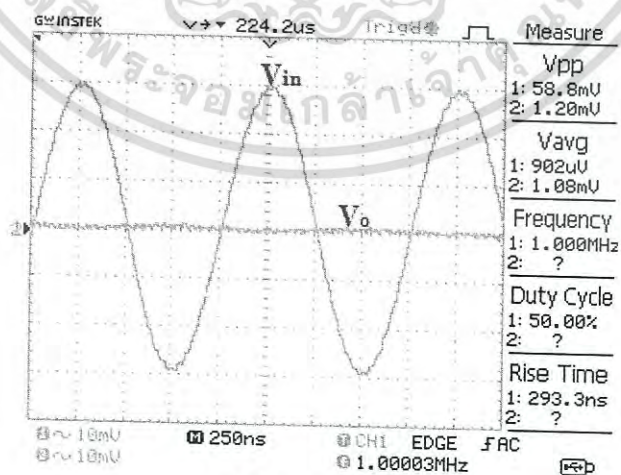
ที่สูงกว่าความถี่ธรรมชาติ จากผลการทดลองจะพบว่าขนาดและเฟสของสัญญาณเอาต์พุตทั้งห้าฟังก์ชันจะมีขนาดแรงดันและเฟสสอดคล้องกับในทางทฤษฎี



(ก) $f = 1 \text{ kHz}$



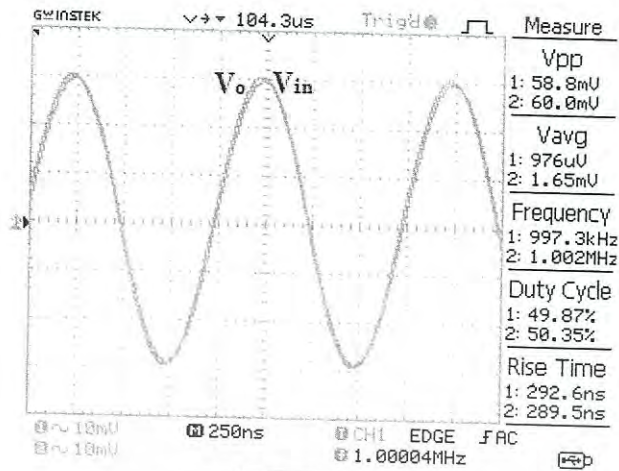
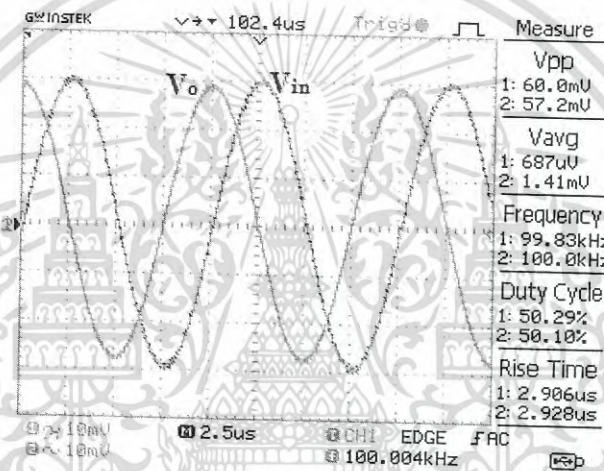
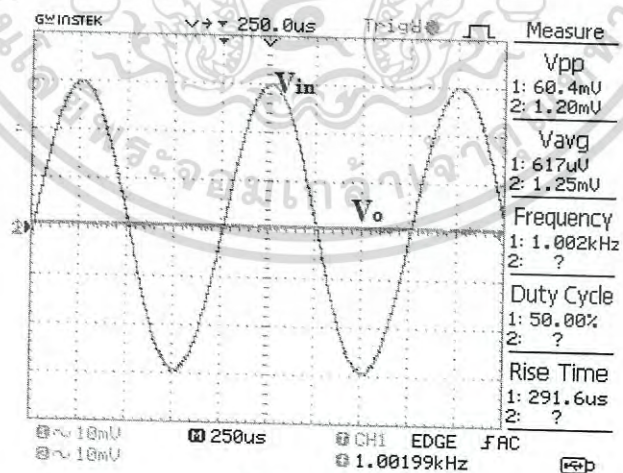
(ข) $f = 100 \text{ kHz}$



(ค) $f = 1 \text{ MHz}$

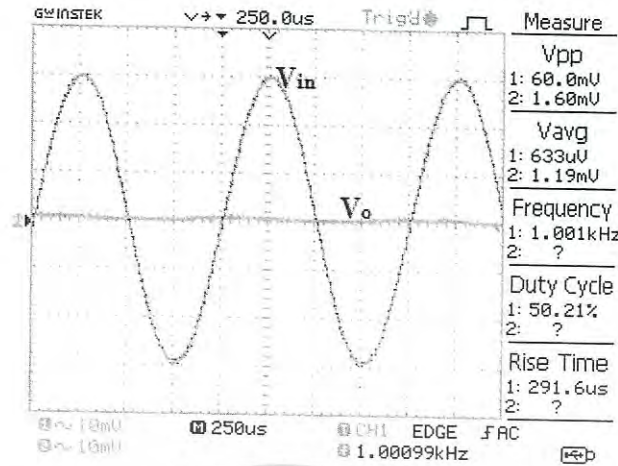
ภาพที่ 4.26 สัญญาณอินพุตกับเอาต์พุตของฟังก์ชันกรองผ่านความถี่ต่ำของวงจรกรองความถี่ในภาพที่ 3.8

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

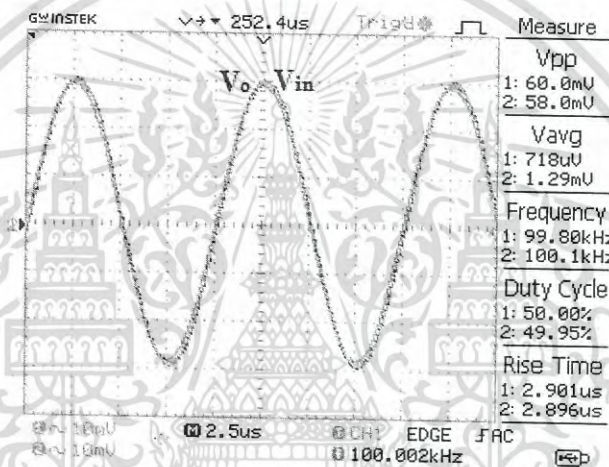
(n) $f = 1 \text{ kHz}$ (ข) $f = 100 \text{ kHz}$ (ค) $f = 1 \text{ MHz}$

ภาพที่ 4.27 สัญญาณอินพุตกับเอาต์พุตของฟังก์ชันกรองผ่านความถี่สูงของวงจรรองความถี่ในภาพที่ 3.8

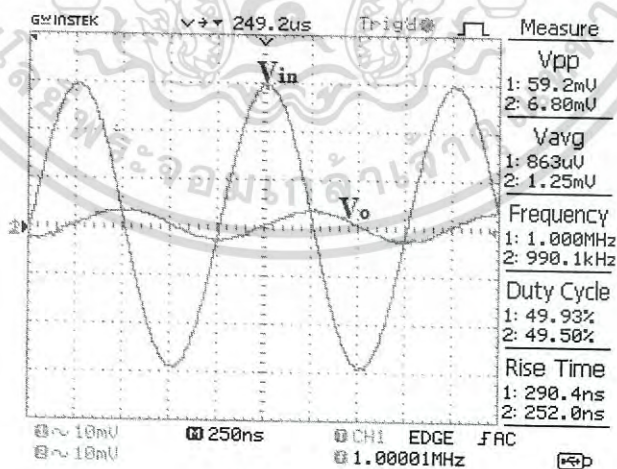
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ก) $f = 1 \text{ kHz}$



(ข) $f = 100 \text{ kHz}$

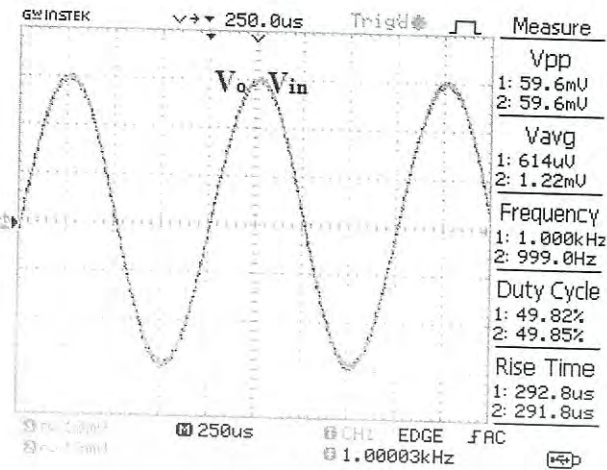
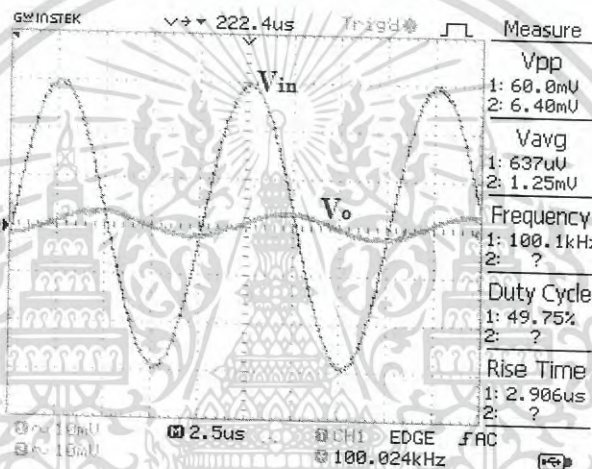
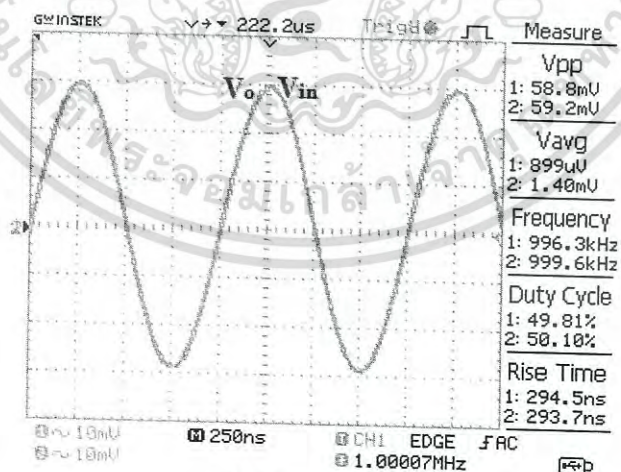


(ค) $f = 1 \text{ MHz}$

ภาพที่ 4.28 สัญญาณอินพุตกับเอาต์พุตของฟังก์ชันกรองผ่านแถบความถี่ของวงจรกรองความถี่ในภาพที่

3.8

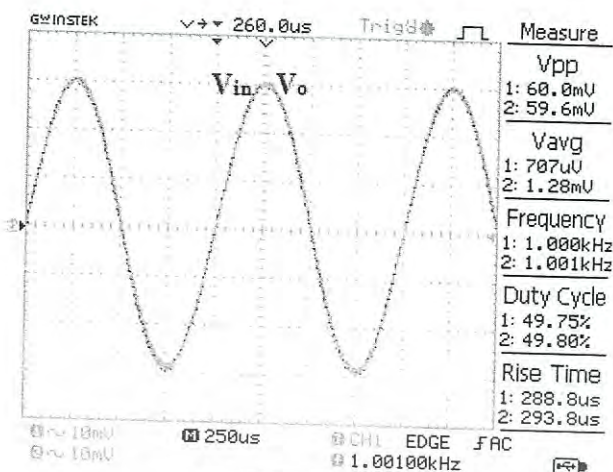
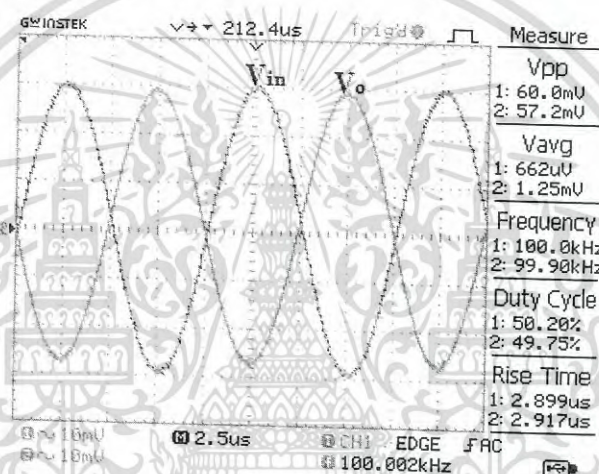
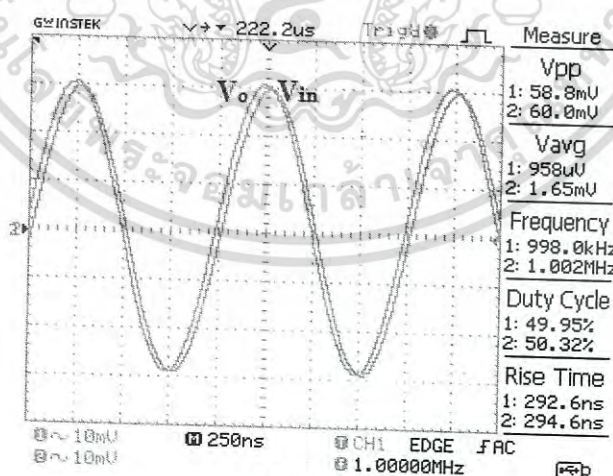
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

(n) $f = 1 \text{ kHz}$ (ข) $f = 100 \text{ kHz}$ (ค) $f = 1 \text{ MHz}$

ภาพที่ 4.29 สัญญาณอินพุตกับเอาต์พุตของฟังก์ชันกรองหยุดแถบความถี่ของวงจรกรองความถี่ในภาพที่

3.8

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

(ก) $f = 1 \text{ kHz}$ (ข) $f = 100 \text{ kHz}$ (ค) $f = 1 \text{ MHz}$

ภาพที่ 4.30 สัญญาณอินพุตกับเอาต์พุตของฟังก์ชันกรองผ่านทุกความถี่ของวงจรกรองความถี่ในภาพที่

3.8

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

สรุปผลการวิจัยและข้อเสนอแนะ

5.1 สรุปและอภิปรายผล

งานวิจัยนี้นำเสนอการสังเคราะห์และการออกแบบเปลี่ยนแบบวงจรกรองความถี่โหมดแรงดันหลายหน้าที่สามอินพุตหนึ่งเอาต์พุตโดยใช้ VD-DIBA ซึ่งเป็นอุปกรณ์แอกทีฟที่สร้างได้จากไอซีที่มีในเชิงพาณิชย์ วงจรกรองความถี่ที่สังเคราะห์มีทั้งหมดสองวงจร ซึ่งทั้งสองวงจรมีคุณสมบัติเหมือนกันยกเว้นเพียงการป้อนอินพุตทั้งสามเพื่อให้ได้ฟังก์ชันทางเอาต์พุตที่ต้องการ โครงสร้างของวงจรกรองความถี่ทั้งสองมีโครงสร้างไม่ซับซ้อนประกอบไปด้วย VD-DIBA จำนวนสองวงจรต่อร่วมกับตัวเก็บประจุที่ต่อลงกราวด์อีกสองตัว วงจรกรองความถี่ที่นำเสนอสามารถเลือกฟังก์ชันทางเอาต์พุตด้วยการป้อนสัญญาณอินพุตเข้าไปในโนดอินพุตที่เหมาะสมโดยไม่ต้องการแมตชิ่งกันของอุปกรณ์ วงจรกรองความถี่ที่นำเสนอสามารถให้ผลตอบสนองการทำงานได้ห้าฟังก์ชัน ได้แก่ ฟังก์ชันกรองผ่านความถี่สูง กรองผ่านความถี่ต่ำ กรองผ่านแถบความถี่ กรองหยุดแถบความถี่และกรองผ่านทุกความถี่ ความต้านทานที่โนดอินพุตทั้งสามมีค่าสูงและความต้านทานที่โนดเอาต์พุตมีค่าต่ำจึงสะดวกในการนำไปต่อคาสเคดโดยไม่ต้องใช้วงจรกันชนภายนอก ความถี่ธรรมชาติและควอลิตี้แฟกเตอร์สามารถปรับได้แบบอิเล็กทรอนิกส์ด้วยการควบคุมกระแสไบอัสของ VD-DIBA ดังนั้นวงจรกรองความถี่ที่นำเสนอจึงสะดวกในการนำไปใช้ในระบบที่ควบคุมด้วยไมโครคอมพิวเตอร์หรือไมโครโปรเซสเซอร์ เมื่อสังเคราะห์และออกแบบจนได้โครงสร้างวงจรแล้วก็ทำการวิเคราะห์หาสมรรถนะของวงจรกรองความถี่ทั้งในกรณีที่ใช้ VD-DIBA ทำงานในกรณีที่เป็นอุดมคติและไม่เป็นอุดมคติ แล้วจึงนำวงจรที่ได้ไปทดสอบสมรรถนะผ่านการจำลองการทำงานด้วยโปรแกรม PSPICE และการทดลองต่อวงจรจริงโดยใช้ไอซีเบอร์ LT1228 และ AD830 ต่อร่วมกันเป็นอุปกรณ์ VD-DIBA ผลที่ได้จากการทดสอบนำมาเปรียบเทียบกับผลในทางทฤษฎีที่ได้วิเคราะห์ไว้ จากนั้นจึงนำโครงสร้างของวงจรกรองความถี่ที่ได้มาเปรียบเทียบกับคุณสมบัติกับวงจรกรองความถี่ที่ได้มีผู้เสนอไว้แล้ว

การจำลองการทำงานของวงจรเปลี่ยนแบบตัวเหนี่ยวนำทั้งสามวงจรที่ได้สังเคราะห์ไว้ในบทที่ 3 ด้วยโปรแกรม PSpice โดยป้อนแหล่งจ่ายไฟตรงเลี้ยงวงจรเท่ากับ $\pm 5V$ ในการจำลองได้ออกแบบให้ได้ความถี่ธรรมชาติ $f_0=100kHz$ และ $Q=1$ โดยใช้ตัวเก็บประจุ C_1 และ C_2 เท่ากับ $1nF$ เมื่อใช้สมการความถี่ธรรมชาติและควอลิตี้แฟกเตอร์ตามสมการที่ (3.20) และสมการที่ (3.21) มาใช้ในการออกแบบจะได้กระแสไบอัส I_{B1} และ I_{B2} เท่ากับ $62.83 \mu A$ ผลการจำลองพบว่าวงจรกรองความถี่ทั้งสองสามารถให้ผลตอบสนองการทำงานได้ห้าฟังก์ชัน ได้แก่ ฟังก์ชันกรองผ่านความถี่สูง กรองผ่านความถี่ต่ำ กรองผ่านแถบความถี่ กรองหยุดแถบความถี่และกรองผ่านทุกความถี่ ขึ้นอยู่กับการเลือกป้อนสัญญาณอินพุตเข้าที่โนดอินพุตทั้งสาม ส่วนค่าความถี่ธรรมชาติที่ได้จากการคำนวณและการจำลองจะเบี่ยงเบนเล็กน้อย ทั้งนี้เกิดจากค่าความต้านทานและความจุแฝงในตัว VD-DIBA โดยวงจรกรองความถี่ที่นำเสนอสามารถตอบสนองความถี่ได้ถึงย่านเมกะเฮิรต ส่วนช่วงความเป็นเชิงเส้นของวงจรรออยู่ในช่วงที่ขนาดของแรงดันอินพุตมีค่าไม่เกิน $160mV_{p-p}$ สำหรับวงจรกรองในภาพที่ 3.3 และมีค่าไม่เกิน 120 สำหรับวงจรกรองในภาพที่ 3.8 นอกจากนี้แล้วยังพบอีกว่า เมื่อปรับ I_{B1} เท่ากับ I_{B2} (ปรับไปพร้อมกัน) จะทำให้สามารถควบคุมความถี่ธรรมชาติได้อย่างอิสระจากควอลิตี้แฟกเตอร์ได้ด้วยวิธีทางอิเล็กทรอนิกส์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ผลการทดสอบการทำงานด้วยการต่อวงจรจริง โครงสร้างภายในของ VD-DIBA จะสร้างมาจากไอซีที่มีในทางพาณิชย์ ได้แก่ ไอซีเบอร์ไอซีเบอร์ LT1228 [41] ซึ่งเป็นวงจรขยายความนำถ่ายโอน (OTA) และ AD830 [42] ซึ่งเป็นวงจรบวก-ลบสัญญาณ วงจรถูกป้อนด้วยแหล่งจ่ายไฟตรง ± 5 โวลต์ ใช้ค่าตัวเก็บประจุ C_1 และ C_2 เท่ากับ 1 nF และป้อนกระแสไบอัส I_{b1} และ I_{b2} เท่ากับ $62.83\ \mu\text{A}$ เพื่อให้ได้ ความถี่ธรรมชาติ $f_0=100\text{ kHz}$ และ $Q=1$ จากผลการทดลองจะได้ผลตอบสนองทางขนาดของแต่ละฟังก์ชันสอดคล้องกับผลตอบสนองในทางทฤษฎี อย่างไรก็ตามจะพบว่าที่ความถี่ต่ำกับความถี่สูงผลตอบสนองในการทดลองจะเบี่ยงเบนจากในทางทฤษฎี ซึ่งเป็นผลกระทบจากความต้านทานแฝงและความจุแฝงในตัว VD-DIBA ซึ่งได้วิเคราะห์ไว้ในบทที่ 3 ในส่วนของคุณสมบัติของวงจรกรองความถี่ที่นำเสนอที่ใช้ VD-DIBA เปรียบเทียบกับวงจรกรองความถี่หลายหน้าที่ที่เคยนำเสนอมาก่อนหน้านี้ที่ใช้อุปกรณ์แอกทีฟสำเร็จรูปสามารถสรุปได้ดังตารางที่ 5.1

ตารางที่ 5.1 การเปรียบเทียบคุณสมบัติของวงจรกรองความถี่ที่นำเสนอกับวงจรที่เคยมีผู้นำมาเสนอมาแล้ว

Ref	Year	ABB	No. of ABB	No. of R+C	Electronic Tune	High input impedances	Low output impedance	No need of matching condition	No need of inverting input	Grounded C only
[7]	1994	CCII&VF	4	3+2	X	X	√	√	X	X
[8]	1996	CCII	2	3+2	X	X	X	√	X	X
[9]	1997	CCII	3	5+2	X	X	√	√	X	√
[10]	1997	CCII	2	2+2	X	X	X	√	X	X
[11]	1999	CFA	1	3+2	X	X	X	√	√	X
[12]	1999	CCII	2	3+2	X	X	X	X	√	X
[13]	2001	CFA&VF	2	3+2	X	X	√	√	X	X
[14]	2001	CCII	3	2+2	X	√	X	√	X	X
[15]	2002	CFA	1	3+2	X	X	X	X	X	X
[16]	2003	OTA&CCII	3	0+2	√	√	X	√	X	X
[17]	2003	DDCC	2	2+2	X	X	√	√	√	√
[18]	2003	OTA	2	0+2	√	X	X	√	X	X
[19]	2004	CCII	3	3+3	X	√	X	X	X	X
[20]	2004	CCII	2	2+2	X	X	X	√	X	X
[21]	2005	CFA	1	2+2	X	X	X	√	X	X
[22]	2005	FTFN&CFA	2	3+2	X	X	√	X	√	X
[23]	2005	FDCCII	1	3+2	X	X	X	√	X	X
[24]	2007	DDCC	3	2+2	X	√	√	√	√	√
[25]	2007	OTRA	1	4+4	X	X	√	X	√	√
[26]	2007	CCCI	1	1+2	√	X	X	X	√	X
		CFA	1	2+2	X	X	√	X	√	X
[27]	2008	FDCCII	2	2+2	X	√	√	√	√	√
[28]	2008	OTA	6	0+2	√	√	X	√	√	√
[29]	2008	FDCCII	2	2+2	X	√	√	√	√	√
[30]	2009	CCTA	1	2+2	√	X	X	√	√	X
[31]	2010	CFTA	1	2+2	√	X	X	X	X	X
[32]	2011	DXCCII	1	4+2	X	X	√	X	X	X
[33]	2011	CCCI	2	0+2	√	X	X	√	X	X
[34]	2011	DVCC	1	2+2	√	X	X	X	X	X
[35]	2011	DVCC	3	4+2	X	√	X	X	√	√
[36]	2012	VDTA	1	0+2	√	X	X	X	√	√
[37]	2013	CDDBA	2	4+2	X	X	√	√	√	X
[38]	2013	VD-DIBA	1	1+2	√	X	X	√	√	X
This work	2013	VD-DIBA	2	0+2	√	√	√	√	√	√

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.2 ข้อเสนอแนะ

ควรพัฒนาให้วงจรรองรับความถี่สามารถปรับความถี่โพลและควอลิตี้แฟคเตอร์ให้เป็นอิสระจากกันได้ และให้วงจรสามารถเลือกฟังก์ชันทางเอาต์พุตได้โดยไม่ต้องใช้วงจรกลับสัญญาณหรือวงจรขยายสองเท่า หรือพัฒนาโครงสร้างของวงจรให้สามารถตอบสนองความถี่ได้สูงขึ้น โดยอาจใช้ VD-DIBA ที่มีโครงสร้างเป็น เทคโนโลยีซีมอส เมื่อนำไปสร้างเป็นวงจรรวมจะทำให้ชิปมีขนาดเล็กลง และสมรรถนะต่อสัญญาณรบกวนก็จะ ดีขึ้นอีกด้วย



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บรรณานุกรม

- [1] A.S. Sedra, K.C. Smith, Microelectronic circuits, 3rd ed., Florida: Holt, Rinehart and Winston, (1991).
- [2] S. Minaei, Electronically tunable current-mode universal biquad filter using dual-X current conveyors. *Journal of Circuits, Systems, and Computers (JCSC)* 18 (2009) 665-680.
- [3] M. A. Ibrahim, S. Minaei, H. Kuntman, A 22.5 MHz current-mode KHN-biquad using differential voltage current conveyor and grounded passive elements. *AEU - International Journal of Electronics and Communications* 59 (2005) 311-318.
- [4] I. Myderrizi, S. Minaei, E. Yüce, An electronically fine-tunable multi-input-single-output universal filter. *IEEE Trans. on Circuits and Systems* 58-II(6) (2011) 356-360.
- [5] J.-W. Horng, High output impedance current-mode universal biquadratic filters with five inputs using multi-output CCII's. *Microelectronics Journal* 42 (5) (2011) 693-700.
- [6] D. Biolek, R. Senani, V. Biolkova, Z. Kolka, Active elements for analog signal processing, classification, review and new proposals. *Radioengineering* 17 (4) (2008) 15-32.
- [7] C. Chang, M. S. Lee, Universal voltage-mode filter with three inputs and one output using three current conveyors and one voltage follower, *Electronics Letters* 30 (25) (1994) 2112-2113.
- [8] J.W. Horng, C.C. Tsai, M.H. Lee, Novel universal voltage-mode biquad filter with three inputs and one output using only two current conveyors, *International Journal of Electronics* 80 (4) (1996) 543-546.
- [9] C.M. Chang, Multifunction biquadratic filters using current conveyors, *IEEE Transactions on Circuits and Systems II* 44 (11) (1997) 956-958.
- [10] J.W. Horng, M.H. Lee, H.C. Cheng, C.W. Chang, New CCII-based voltage-mode universal biquadratic filter, *International Journal of Electronics* 82 (2) (1997) 151-155.
- [11] C. L. Hou, C. C. Huang, Y. S. Lan, J. J. Shaw, C. M. Chang, Current mode and voltage mode universal biquads using a single current feedback amplifier, *International Journal of Electronics* 86 (8) (1999) 929-932.
- [12] C.M. Chang, S.H. Tu, Universal voltage-mode filter with four inputs and one output using two CCII's, *International Journal of Electronics* 86 (3) (1999) 305-309.
- [13] J. W. Horng, Voltage-mode multifunction filter using one current feedback amplifier and one voltage follower, *International Journal of Electronics* 88 (2) (2001) 153-157.
- [14] J.W. Horng, High-input impedance voltage-mode universal biquadratic filter using three plus- type CCII's, *IEEE Transactions on Circuits and Systems II* 48 (10) (2001) 996-997.
- [15] J.W. Horng, C.K. Chang, J.M. Chu, Voltage-mode universal biquadratic filter using single current-feedback amplifier, *IEICE Transactions on Fundamentals* 85 (2002) 1970-1973.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- [16] J. W. Horng, High input impedance voltage-mode universal biquadratic filter using two OTAs and one CCII, *International Journal of Electronics* 90 (3) (2003) 153-157.
- [17] C.M. Chang and H.P. Chen, Universal capacitor-grounded voltage-mode filter with three inputs and a single output, *International Journal of Electronics* 90 (6) (2003) 401-406.
- [18] J.W. Horng, Voltage-mode universal biquadratic filter using two OTAs and two capacitors, *IEICE Transactions on Fundamentals* 86A (2) (2003) 411-413.
- [19] J. W., Horng, High input impedance voltage-mode universal biquadratic filters with three inputs using plus-type CCII, *International Journal of Electronics* 91 (8) (2004) 465-475.
- [20] J.W. Horng, Voltage-mode universal biquadratic filters using CCII, *IEICE Transactions on Fundamentals* 87A, 406-409 (2004).
- [21] N.A. Shah, M.F. Rather, S.Z. Iqbal, A novel voltage-mode universal filter using a single CFA, *Active and Passive Electronic Devices* 1 (2005) 183-188.
- [22] N.A. Shah M.A. Malik, Voltage/current-mode universal filter using FTFN and CFA, *Analog Integrated Circuits and Signal Processing* 45 (2005) 197-203.
- [23] C.M. Chang, H.P. Chen, Single FDCCII-based tunable universal voltage-mode filter, *Circuits Systems and Signal Processing* 24 (2) (2005) 221-227.
- [24] J.W. Horng, High-input and low-output impedance voltage-mode universal biquadratic filter using DDCCs, *IEEE Transactions on Circuits and Systems II* 54 (8) (2007) 649-652.
- [25] S. Kılınc, A.Ü. Keskin, U. Çam, Cascadable voltage-mode multifunction biquad employing single OTRA, *Frequenz* 61 (2007) 84-86.
- [26] M. Sagbas, M. Koksak, Voltage mode three input single output multifunction filters employing minimum number of components, *Frequenz* 61 (2007) 87-93.
- [27] H.P. Chen, Y.Z. Liao, High-input and low-output impedance voltage-mode universal biquadratic filter using FDCCII, *9th International Conference on Solid-State and Integrated-Circuit Technology* (2008).
- [28] M. Kumngern, M. Somdunyanok, P. Prommee, High-input impedance voltage-mode multifunction filter with three-input single-output based on simple CMOS OTAs, *International Symposium on Communications and Information Technologies* (2008) 426-431.
- [29] H.P. Chen, Voltage-mode FDCCII-based universal filters, *International Journal of Electronics and Communication (AEU)* 63 (9) (2009) 320-323.
- [30] N. Herencsar, J. Koton, K. Vrba, Single CCTA-based universal biquadratic filters employing minimum components, *International Journal of Computer and Electrical Engineering* 1 (3) (2009) 309-312.
- [31] W. Tangsirat, Novel current-mode and voltage-mode universal biquad filters using single CFTA, *Indian Journal of Engineering and Materials Sciences* 17 (2) (2010) 99-104.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- [32] I. Myderrizi, S. Minaei, E. Yüce, DXCCII-based grounded inductance simulators and filter applications, *Microelectronics Journal* 42 (9) (2011) 1074-1081.
- [33] A. Ranjan, S.K. Paul, Voltage mode universal biquad using CCCII, *Active and Passive Electronic Components* (2011) Article ID 439052.
- [34] W. Tangsrirat, O. Channumsin, Voltage-mode multifunctional biquadratic filter using single DVCC and minimum number of passive elements, *Indian Journal of Pure & Applied Physics* 49 (2011) 703-707.
- [35] J.W. Horng, C.H. Hsu, C.Y. Tseng, High input impedance voltage-mode universal biquadratic filters with three inputs using three CCs and grounding capacitors, *Radioengineering* 21 (1) (2012) 290-296.
- [36] J. Satansup, W. Tangsrirat, Single VDTA-based voltage-mode electronically tunable universal filter, *The 27th International Technical Conference on Circuits Systems, Computers and Communications* (2012).
- [37] J.K. Pathak, A.K. Singh, R. Senani, New voltage mode universal filters using only two CDBAs, *ISRN Electronics* (2013), Article ID 987867.
- [38] K. L. Pushkar, D. R. Bhaskar, D. Prasad, A new MISO-type voltage-mode universal biquad using single VD-DIBA, *ISRN Electronics* (2013), Article ID 478213.
- [39] D. Bielek, V. Biolkova, First-order voltage-mode all-pass filter employing one active element and one grounded capacitor. *Analog Integrated Circuits and Signal Processing* 65 (1) (2009) 123-129.
- [40] LT1228 - 100MHz Current Feedback Amplifier with DC Gain Control, Linear Technology Corporation, www.linear.com.
- [41] AD830 - High Speed, Video Difference Amplifier - Analog Devices, www.analog.com.

ข้อมูลประวัติคณะผู้วิจัย

ประวัติส่วนตัว

ชื่อ-สกุล นายวินัย ใจกล้า

ตำแหน่งปัจจุบัน ผู้ช่วยศาสตราจารย์ ประจำสาขาสาขาวิชาครุศาสตร์วิศวกรรม คณะครุศาสตร์
อุตสาหกรรม สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง เลขที่ 1 ซอยฉลองกรุง 1 แขวง
ลาดกระบัง เขตลาดกระบัง กรุงเทพมหานคร 10520 โทรศัพท์ 0-2329-8443 โทรสาร 0-2329-8443 E-
mail winai.ja@kmitl.ac.th

ปีที่จบ การศึกษา	ระดับปริญญา (ตรี/โท/เอก)	อักษรย่อปริญญา และชื่อเต็ม	สาขาวิชา/วิชาเอก	ชื่อสถาบันการศึกษา และประเทศ
พ.ศ. 2545	ปริญญาตรี	ค.อ.บ. ครุศาสตร์อุตสาหกรรมบัณฑิต	วิศวกรรม โทรคมนาคม	สถาบันเทคโนโลยีพระจอมเกล้า เจ้าคุณทหารลาดกระบัง ประเทศไทย
พ.ศ. 2547	ปริญญาโท	ค.อ.ม. ครุศาสตร์อุตสาหกรรม มหาบัณฑิต	เทคโนโลยีไฟฟ้า	สถาบันเทคโนโลยีพระจอมเกล้า เจ้าคุณทหารลาดกระบัง ประเทศไทย
พ.ศ. 2553	ปริญญาเอก	ปร.ด. ปรัชญาดุษฎีบัณฑิต	ไฟฟ้าศึกษา	มหาวิทยาลัยเทคโนโลยีพระจอมเกล้า เจ้าพระนครเหนือ ประเทศไทย

สาขาวิชาการที่มีความชำนาญพิเศษ

- ไฟฟ้าศึกษา
- อิเล็กทรอนิกส์และโทรคมนาคม

งานวิจัยที่สำเร็จแล้ว

โครงการวิจัย	ปีที่ พิมพ์	การเผยแพร่	แหล่งทุน	สถานภาพการ ทำการวิจัย
วงจรเรียงสัญญาณเต็มคลื่นโหมดกระแส แบบแม่นยำโดยใช้วงจรสายพาดกระแส และ OTA	2549	วารสารวิศวกรรมสาร มหาวิทยาลัยขอนแก่น, ปีที่ 33, ฉบับที่ 3 หน้า 287-298	มหาวิทยาลัยราช ภัฏสวนสุนันทา	หัวหน้า โครงการ 100%
โครงข่ายกรองความถี่โหมดกระแสแบบ หลายหน้าที่และการประยุกต์ใช้งาน	2550	วิศวกรรมสารมหาวิทยาลัยขอนแก่น, ปีที่ 34, ฉบับที่ 2 หน้า 151-162	มหาวิทยาลัยราช ภัฏสวนสุนันทา	หัวหน้า โครงการ 100%
วงจรกำเนิดสัญญาณแบบควอดเรเจอร์ และวงจรกรองความถี่โหมดกระแสหลาย หน้าที่โดยใช้ CCCDBA	2548	การประชุมทางวิชาการระดับนานาชาติ ECTI-CON 2006	มหาวิทยาลัยราช ภัฏสวนสุนันทา	หัวหน้า โครงการ 100%
การออกแบบ CDTA ที่สามารถควบคุม ด้วยกระแสโดยใช้เทคโนโลยี CMOS และการประยุกต์ใช้งาน	2551	วารสาร International Journal of Electronics and Communications, Vol. 62, No. 4, pp. 277-287	มหาวิทยาลัยราช ภัฏสวนสุนันทา	หัวหน้า โครงการ 100%
Electronically Controllable Current-Mode Universal Biquad	2551	วารสาร Circuits Systems and Signal Processing, Vol. 27, No. 1, pp. 113-	ส่วนตัว	ผู้ร่วมวิจัย 50%

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Filter Using Single DO-CCCDTA		122		
วงจรรวม/หารสัญญาณแอนะล็อกโหมดกระแสโดยใช้ CCCDTA	2551	วารสาร International Journal of Electronics and Communications, Vol. 62, No. 3, pp. 223-227	มหาวิทยาลัยราชภัฏสวนสุนันทา	หัวหน้าโครงการ 100%
Current Controlled Current Conveyor Transconductance Amplifier (CCCCTA): A Building Block for Analog Signal Processing	2551	วารสาร Electrical Engineering, Vol. 90, No. 6, pp. 443-453	ส่วนตัว	ผู้ร่วมวิจัย 50%
Low-offset BiCMOS Current Controlled Current Differencing Buffered Amplifier (CC-CDBA) and Applications	2551	วารสาร The ECTI Transactions on Electrical Eng., Electronics, and Communications (ECTI-EEC), Vol. 6, No. 1, pp. 81-90	ส่วนตัว	ผู้ร่วมวิจัย 33%
BiCMOS Current-Controlled Current Feedback Amplifier (CC-CFA) and Its Applications	2551	วารสาร WSEAS Transactions on Electronics, Vol. 5, No. 6, pp. 203-219	ส่วนตัว	ผู้ร่วมวิจัย 25%
A Simple Current-Mode Quadrature Oscillator Using Single CDTA	2551	Radioengineering, Vol. 17, No. 4, pp. 33-40	ส่วนตัว	หัวหน้าโครงการ 25%
วงจรรองความถี่โหมดกระแสหลายหน้าที่หนึ่งเอาต์พุตที่ควบคุมได้ด้วยระบบดิจิทัล	2549	การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 29 (EECON-29)	มหาวิทยาลัยราชภัฏสวนสุนันทา	หัวหน้าโครงการ 100%
วงจรรองความถี่โหมดคู่หลายหน้าที่อุปกรณ์น้อยที่ควบคุมได้ด้วยวิธีทางอิเล็กทรอนิกส์โดยใช้ DO-CCCIIs	2550	วารสาร Active and Passive Electronic Components	มหาวิทยาลัยราชภัฏสวนสุนันทา	หัวหน้าโครงการ 100%
วงจรรกำเนิดสัญญาณแบบควอดเรเจอร์และวงจรรองความถี่โหมดกระแสหลายหน้าที่ที่ต่อคาสเคดได้โดยใช้ DO-CCCII และ OTA	2552	วารสาร Circuits Systems and Signal Processing, Vol. 28, No. 1, pp. 99-110	มหาวิทยาลัยราชภัฏสวนสุนันทา	หัวหน้าโครงการ 100%
การวิจัยและพัฒนาต้นแบบชุดสาธิตการออกแบบวงจรรีเลย์ทรอนิกส์โหมดกระแส	2552	รายงานวิจัยฉบับสมบูรณ์	สำนักงานคณะกรรมการวิจัยแห่งชาติ	ผู้ร่วมวิจัย 30%
การสังเคราะห์และออกแบบวงจรรกำเนิดสัญญาณชานน์แบบควอดเรเจอร์โหมดกระแสโดยใช้ CC-CDTA และการประยุกต์ใช้งานกับการศึกษาด้านการออกแบบวงจรรีเลย์ทรอนิกส์	2553	การประชุมวิชาการวิจัยรำไพพรรณี	มหาวิทยาลัยราชภัฏสวนสุนันทา	หัวหน้าโครงการ 100%
Current-mode Biquadratic Filter Using DO-CCCDTAs	2553	วารสาร International Journal of Circuit Theory and Applications, Vol. 38, No. 3, pp. 321-330	ส่วนตัว	ผู้ร่วมวิจัย 50%
การสังเคราะห์และออกแบบวงจรรเลียนแบบอุปกรณ์โดยใช้ CCCCTA	2553	การประชุมวิชาการและแสดงผลงานวิจัยระดับชาติ มหาวิทยาลัยราชภัฏสวนสุนันทา ปี 2554	มหาวิทยาลัยราชภัฏสวนสุนันทา	หัวหน้าโครงการ 100%

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

High-output-impedance current-mode multiphase sinusoidal oscillator employing current differencing transconductance amplifier-based allpass filters	2553	วารสาร International Journal of Electronics, Vol. 97, No. 7, pp. 811-826	ส่วนตัว	หัวหน้าโครงการ 25%
Voltage-mode quadrature sinusoidal oscillator with current tunable properties	2553	วารสาร Analog Integrated Circuits and Signal Processing, vol. 65, no. 2. pp. 321-325	ส่วนตัว	ผู้ร่วมวิจัย 33%
Resistorless dual-mode quadrature sinusoidal oscillator using a single active building block	2554	วารสาร Microelectronics Journal, Vol. 42, Issue 1, pp. 135-140	ส่วนตัว	หัวหน้าโครงการ 33%
Explicit-current-output second-order sinusoidal oscillators using two CFOAs and grounded capacitors	2554	วารสาร AEU-International Journal of Electronics and Communications, Vol. 65, Issue 7, pp. 669-672	ส่วนตัว	หัวหน้าโครงการ 33%
Realization of electronically tunable voltage-mode/current-mode quadrature sinusoidal oscillator using ZC-CG-CDBA	2554	วารสาร Microelectronics Journal, Vol. 42 Issue 10, pp. 1116-1123	ส่วนตัว	ผู้ร่วมวิจัย 25%
A Resistor-less Current-mode Quadrature Sinusoidal Oscillator Employing Single CCCDTA and Grounded Capacitors	2554	วารสาร Przegląd Elektrotechniczny" (Electrical Review), vol. 8, pp. 138-141	ส่วนตัว	ผู้ร่วมวิจัย 50%
การสังเคราะห์และออกแบบวงจรอินทิเกรเตอร์โหมดกระแสและการประยุกต์ใช้งาน	2554	วารสาร Radioengineering, vol. 20, no. 4, pp. 890-897	มหาวิทยาลัยราชภัฏสวนสุนันทา	หัวหน้าโครงการ 100%
การสังเคราะห์และออกแบบวงจรกำเนิดสัญญาณชาน์หลายเฟสโหมดกระแสที่ควบคุมได้ด้วยวิธีทางอิเล็กทรอนิกส์โดยใช้ CCCDTA และอุปกรณ์ที่ต่อลงกราวด์	2554	วารสาร Radioengineering, Vol. 30, No. 3, pp. 594-599	มหาวิทยาลัยราชภัฏสวนสุนันทา	หัวหน้าโครงการ 100%
Resistor-less current-mode four-phase quadrature oscillator using CCCDTAs and grounded capacitors	2555	วารสาร AEU - International Journal of Electronics and Communications, vol. 66, pp. 214-218	ทุนส่วนตัว	หัวหน้าโครงการ 50%
New gain controllable resistor-less current-mode first order allpass filter and its application	2556	วารสาร Radioengineering, vol. 21, no. 1, pp. 312-316,	ทุนส่วนตัว	หัวหน้าโครงการ 33%

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้