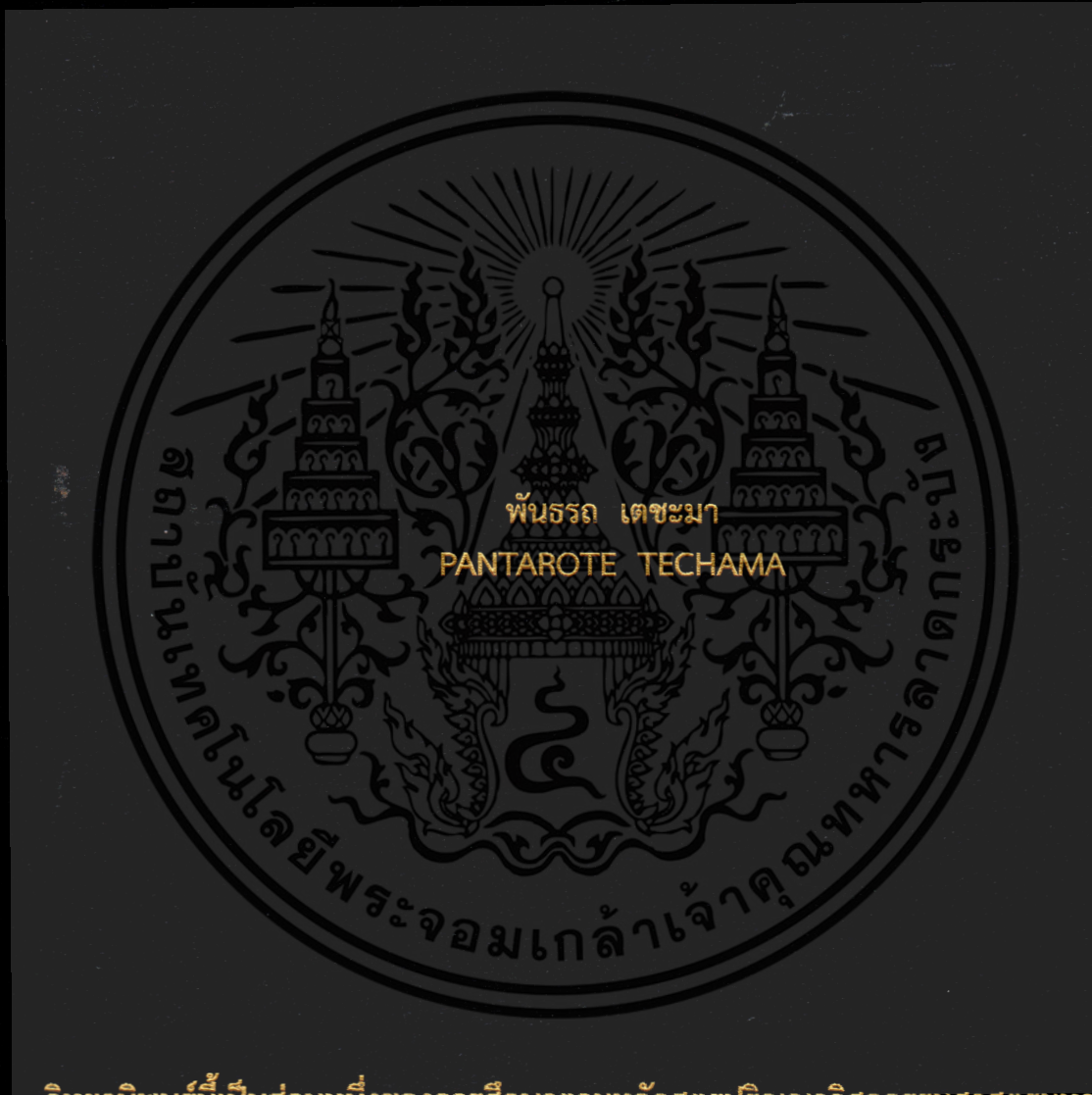


อุปกรณ์จำกัดกระแสลัดวงจรแบบหลายเซลล์ชนิดโซลิดสเตทซึ่งไม่ใช่หม้อแปลง
สำหรับใช้งานในระดับแรงดันปานกลาง

A TRANSFORMERLESS MULTI-CELL SOLID-STATE FAULT CURRENT LIMITER
FOR MEDIUM VOLTAGE POWER SYSTEM



วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชาวิศวกรรมไฟฟ้า
คณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
พ.ศ. 2561
KMITL-2018-EN-M-020-100

อุปกรณ์จำกัดกระแสลัดวงจรแบบหลายเซลล์ชนิดโซลิดสเตทซึ่งไม่ใช่หม้อแปลง
สำหรับใช้งานในระดับแรงดันปานกลาง

A TRANSFORMERLESS MULTI-CELL SOLID-STATE FAULT CURRENT LIMITER
FOR MEDIUM VOLTAGE POWER SYSTEM



วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชาวิศวกรรมไฟฟ้า

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ.2561

KMITL-2018-EN-M-020-100

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

A TRANSFORMERLESS MULTI-CELL SOLID-STATE FAULT CURRENT LIMITER
FOR MEDIUM VOLTAGE POWER SYSTEM



A THESIS SUBMITTED IN PARTIAL FULFILLMENT
OF THE REQUIREMENT FOR THE DEGREE OF
MASTER OF ENGINEERING IN ELECTRICAL ENGINEERING
FACULTY OF ENGINEERING
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

2018

KMITL-2018-EN-M-020-100

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



COPYRIGHT 2018

FACULTY OF ENGINEERING

KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ใบรับรองวิทยานิพนธ์

หัวข้อวิทยานิพนธ์ อุปกรณ์จำกัดกระแสลัดวงจรแบบหลายเซลล์ชนิดโพลีดีสเททซึ่งไม่ใช่หม้อแปลงสำหรับใช้
งานในระดับแรงดันปานกลาง

Thesis Title A Transformerless Multi-cell Solid-State Fault Current Limiter for Medium
Voltage Power System

นักศึกษา นายพันธธร เตชะมา

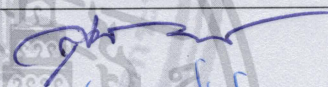
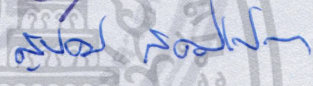
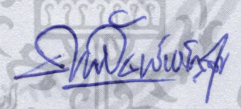
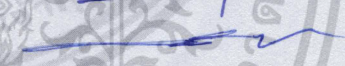
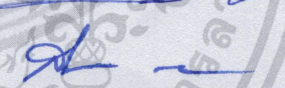
รหัสประจำตัว 60601145

ปริญญา วิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชา วิศวกรรมไฟฟ้า

อาจารย์ที่ปรึกษาวิทยานิพนธ์ ดร.สมภพ ผลไม้

หมายเลขวิทยานิพนธ์ KMITL-2018-EN-M-020-100

คณะกรรมการสอบวิทยานิพนธ์		ลายมือชื่อ
ผศ.ดร.สุเมธ	เนติลัดदानนท์	
รศ.ดร.สุพัฒน์	กิตติรัตน์สัจจา	
ดร.ภพ	จันทร์เจริญสุข	
ผศ.ดร.วรชาติ	สุวรรณงาม	
ดร.สมภพ	ผลไม้	

วัน / เดือน / ปี ที่สอบ วันจันทร์ที่ 9 กรกฎาคม พ.ศ. 2561 เวลา 11.00-13.00 น.
สถานที่สอบ ณ ห้อง HM-305 อาคารเฉลิมพระเกียรติ

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

คณะวิศวกรรมศาสตร์ รับรองแล้ว



(รองศาสตราจารย์ ดร. คมสัน มาลีสี)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ฉบับนี้ คณะวิศวกรรมศาสตร์
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้
วันที่ 9 กรกฎาคม พ.ศ. 2561

หัวข้อวิทยานิพนธ์	อุปกรณ์จำกัดกระแสลัดวงจรแบบหลายเซลล์ชนิดโซลิตสเตทซึ่งไม่ใช้หม้อแปลงสำหรับใช้งานในระดับแรงดันปานกลาง
นักศึกษา	นายพันธธร เตชะมา
รหัสประจำตัว	60601145
ปริญญา	วิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชา	วิศวกรรมไฟฟ้า
พ.ศ.	2561
อาจารย์ที่ปรึกษาวิทยานิพนธ์	ดร.สมภพ ผลไม้

บทคัดย่อ

วิทยานิพนธ์นี้นำเสนออุปกรณ์จำกัดกระแสลัดวงจรชนิดโซลิตสเตทสวิตช์ อุปกรณ์จำกัดกระแสลัดวงจรนี้ประกอบด้วยเซลล์ของวงจรเรียงกระแสชนิดควบคุมเฟสแบบบริดจ์หนึ่งเฟสกับรีแอคเตอร์ดีซีหลายเซลล์ต่อกัน ซึ่งมีรีแอคเตอร์เอซีต่อขนานกับวงจรเรียงกระแสทำหน้าที่จำกัดกระแสลัดวงจร อุปกรณ์จำกัดกระแสลัดวงจรนี้สามารถนำไปใช้งานในระดับแรงดันปานกลางโดยไม่ต้องใช้หม้อแปลงไฟฟ้ากำลัง ทำให้อุปกรณ์มีขนาดเล็ก รวมทั้งมีการออกแบบในลักษณะโมดูลาร์ทำให้การสร้างและซ่อมบำรุงทำได้ง่ายขึ้น นอกจากนี้เพื่อแก้ปัญหาแรงดันผิดเพี้ยนเนื่องจากความสูญเสียในวงจรเรียงกระแสและรีแอคเตอร์ดีซี วงจรซาร์จที่ประกอบด้วยวงจรเรียงกระแสแบบควบคุมเฟสและหม้อแปลงเอซีขนาดเล็กได้ถูกนำมาใช้ ในวิทยานิพนธ์นี้ได้แสดงการออกแบบอุปกรณ์จำกัดกระแสลัดวงจรสำหรับ VSPP ที่ระดับ 24kV 10MVA และได้จำลองการทำงานด้วยโปรแกรมคอมพิวเตอร์ ผลการจำลองพบว่าสามารถจำกัดกระแสลัดวงจรได้ตามที่ออกแบบ จากนั้นได้ออกแบบเครื่องต้นแบบที่ระดับแรงดัน 220V เพื่อการทดสอบในห้องปฏิบัติการ จากผลการทดลองแสดงให้เห็นว่ากระแสลัดวงจรถูกจำกัดไว้ตรงตามที่ออกแบบ โดยระดับกระแสลัดวงจรลดลงจาก 75A เมื่อปราศจากอุปกรณ์จำกัดกระแสลัดวงจร เหลือ 20A เมื่อมีอุปกรณ์จำกัดกระแสลัดวงจร ส่วนการแก้ปัญหาแรงดันขาออกผิดเพี้ยนก็ได้รับการยืนยันจากผลการทดลองที่ใช้วงจรซาร์จที่สร้างขึ้น

Thesis	A TRANSFORMERLESS MULTI-CELL SOLID-STATE FAULT CURRENT LIMITER FOR MEDIUM VOLTAGE POWER SYSTEM
Student	Mr.Pantarote Techama
Student ID.	60601145
Degree	Master of Engineering
Program	Electrical Engineering
Year	2018
Thesis Advisor	Dr.Sompob Polmai

ABSTRACT

This thesis proposes a multi-cell solid-state fault current limiter (MC-SSB FCL) composed of multiple cells of single-phase bridge controlled rectifier with DC reactor and an AC reactor connected in parallel with cascaded rectifier cells performing current limiting in steady state. The proposed fault current limiter can be used in medium voltage power system without power transformer, so the system was more compact. With modular design of each rectifier cell, the construction and maintenance of the system could also be simplified. Moreover, to mitigate voltage distortion due to power loss in the rectifier and the DC reactor, a charging circuit using a controlled rectifier and a small size AC transformer is adopted. In this thesis, the MC-SSB FCL design for 24kV, 10MVA VSP is presented, firstly, the simulation results show that the fault current is effectively limited to the designed value. Next, the MC-SSB FCL prototype is designed and built for 220V laboratory test system. The experimental results show that the limited fault current agrees well with the designed value; the fault current decreases from 75A without FCL to 20A with the FCL. The mitigation of the output voltage distortion is also confirmed by the experimental results using the charging circuit.

กิตติกรรมประกาศ

วิทยานิพนธ์ฉบับนี้สำเร็จได้ด้วยดี ด้วยคำแนะนำ และคำปรึกษาจาก ดร.สมภพ ผลไม้ ซึ่งเป็นอาจารย์ที่ปรึกษาของวิทยานิพนธ์นี้ ที่ได้ให้คำแนะนำ ตรวจสอบ และแก้ไขจนสำเร็จเรียบร้อย ขอกราบขอบพระคุณเป็นอย่างสูงไว้ ณ ที่นี้

ขอขอบพระคุณคณาจารย์ทุกท่านในภาควิชาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ที่ได้ให้ความรู้แก่ข้าพเจ้า

ขอขอบคุณเพื่อน พี่ น้อง ในห้องวิจัย Power application and energy conversion research (PEARL lab) ห้อง ECC407 ภาควิชาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ที่ให้คำแนะนำ และให้กำลังใจมาโดยตลอด

สุดท้ายนี้ข้าพเจ้าขอขอบพระคุณบิดามารดา ที่เป็นกำลังใจ และสนับสนุน จนทำให้ข้าพเจ้าสามารถทำวิทยานิพนธ์ฉบับนี้สำเร็จได้ด้วยดี

คุณค่าและประโยชน์อันพึงมาจากวิทยานิพนธ์ฉบับนี้ ข้าพเจ้าขอบแต่ผู้มีพระคุณทุกท่าน

โครงการนี้ได้รับการสนับสนุนทุนวิจัยจากโครงการ MEIDENSHA CORPORATION ENDOWED COURSE IN KMITL

พันธรรณ เตชะมา

สารบัญ

	หน้า
บทคัดย่อภาษาไทย.....	I
บทคัดย่อภาษาอังกฤษ.....	II
กิตติกรรมประกาศ.....	III
สารบัญ.....	IV
สารบัญตาราง.....	VII
สารบัญรูป.....	VIII
บทที่ 1 บทนำ.....	1
1.1 ความเป็นมาและความสำคัญของปัญหา.....	1
1.2 ความมุ่งหมายและวัตถุประสงค์ของการศึกษา.....	2
1.3 สมมุติฐานของการศึกษา.....	2
1.4 ทฤษฎีหรือแนวคิดที่ใช้ในการวิจัย.....	2
1.5 ขอบเขตการวิจัย.....	2
1.6 ประโยชน์ที่ได้รับจากการวิจัย.....	3
1.7 โครงสร้างวิทยานิพนธ์.....	3
บทที่ 2 ทฤษฎีที่เกี่ยวข้อง.....	4
2.1 ที่มาของอุปกรณ์จำกัดกระแสลัดวงจร.....	4
2.2 อุปกรณ์จำกัดกระแสลัดวงจรแบบสวิตช์อนุกรม (Series Switch-Type FCL).....	6
2.3 อุปกรณ์จำกัดกระแสลัดวงจรแบบรีโซแนนท์ (Resonance-Type FCL).....	7
2.4 อุปกรณ์จำกัดกระแสลัดวงจรแบบบริดจ์ (Bridge-Type FCL).....	8
2.4.1 อุปกรณ์จำกัดกระแสลัดวงจรแบบบริดจ์ชนิดรีแอคเตอร์เดี่ยว (Single-Reactor Rectifier Bridge FCL).....	9
2.4.2 อุปกรณ์จำกัดกระแสลัดวงจรแบบบริดจ์ชนิดสองรีแอคเตอร์ (Two-Reactor SCR Bridge FCL).....	10
2.4.3 ความสูญเสียในทางปฏิบัติสำหรับอุปกรณ์จำกัดกระแสลัดวงจรบริดจ์.....	14

สารบัญ (ต่อ)

	หน้า
2.5 อุปกรณ์จำกัดกระแสแบบบริดจ์ชนิดรีแอคเตอร์เดี่ยวและวงจรถาร์จ	15
2.6 การควบคุมอุปกรณ์จำกัดกระแสแบบบริดจ์หลายเซลล์	16
2.6.1 อุปกรณ์จำกัดกระแสแบบบริดจ์หลายเซลล์	16
2.6.2 อุปกรณ์จำกัดกระแสแบบบริดจ์หลายเซลล์และวงจรถาร์จ	18
บทที่ 3 การออกแบบอุปกรณ์จำกัดกระแสลัดวงจรสำหรับระบบแรงดันระดับปานกลาง	21
3.1 การพิจารณาอุปกรณ์จำกัดกระแสลัดวงจรสำหรับใช้งานในระดับแรงดันปานกลาง	21
3.1.1 การออกแบบรีแอคเตอร์เอซี (L_a)	23
3.1.2 การออกแบบรีแอคเตอร์ดีซี (L_d)	24
3.1.3 การกำหนดความต้านทานลัดวงจร (R_f)	24
3.1.4 การกำหนดโหลดของระบบ (Z_{load})	25
3.2 แบบจำลองและผลการจำลองที่ระดับแรงดัน 24kV ด้วยโปรแกรม PSIM	26
บทที่ 4 การออกแบบอุปกรณ์จำกัดกระแสลัดวงจร ชนิดวงจรบริดจ์แบบหลายเซลล์ สำหรับ เครื่องต้นแบบ	33
4.1 การออกแบบค่าพารามิเตอร์เพื่อใช้ในการสร้างเครื่องต้นแบบ	33
4.1.1 การออกแบบรีแอคเตอร์เอซี (L_a)	33
4.1.2 การออกแบบรีแอคเตอร์ดีซี (L_d)	33
4.2 แบบจำลองการทำงานด้วยโปรแกรม PSIM และโครงสร้างเครื่องต้นแบบ	34
4.2.1 วงจรบริดจ์ไทรสเตอร์	36
4.2.2 รีแอคเตอร์ดีซี	36
4.2.3 รีแอคเตอร์เอซี	37
4.2.4 วงจรนำขั้วเกท	37
4.2.5 วงจรไฟเลี้ยงไทรสเตอร์	38
4.2.6 วงจรตรวจจับผ่านศูนย์	39

สารบัญ (ต่อ)

	หน้า
4.2.7 ชุดวงจรสร้างการลัดวงจร.....	40
4.2.8 โหลดของระบบ.....	41
4.2.9 ตัวประมวลผลสัญญาณ Arduino Mega2560	42
4.2.10 วงจรชาร์จและความต้านทาน R_b	43
4.3 ขั้นตอนการทำงานในเครื่องต้นแบบอุปกรณ์จำกัดกระแส.....	44
บทที่ 5 ผลการจำลองและผลจากการทดลอง.....	45
5.2 ผลการจำลองและผลการทดลองเมื่อมีวงจรชาร์จ.....	47
5.2.1 กระแสในสายและแรงดันรีแอคเตอร์เอซี.....	47
5.2.2 กระแสรีแอคเตอร์ดีซี, รีแอคเตอร์เอซี และสัญญาณเกท.....	49
5.2.3 กระแสและแรงดันของไดโอดและไทรสเตอร์ในวงจรชาร์จ.....	52
5.2.4 แรงดันตกคร่อมไทรสเตอร์ในแต่ละบริดจ์เซลล์.....	53
5.2.5 กระแสในสาย, กระแสรีแอคเตอร์ดีซี และแรงดันขาออกในสภาวะปกติ.....	54
บทที่ 6 สรุปผลการวิจัยและข้อเสนอแนะ.....	56
เอกสารอ้างอิง.....	58
ภาคผนวก ก. เครื่องต้นแบบอุปกรณ์จำกัดกระแสลัดวงจร.....	60
ภาคผนวก ข. เครื่องมือที่ใช้ในวิทยานิพนธ์.....	63
ภาคผนวก ค. บทความทางวิชาการ.....	68
ประวัติผู้เขียน.....	76

สารบัญตาราง

ตารางที่	หน้า
2.1 สรุปลักษณะจำกัดกระแสแบบบริดจ์ชนิดต่างๆ	19
3.1 ค่าพารามิเตอร์ที่ใช้ในการจำลองการทำงานที่ระดับแรงดันปานกลาง 24kV.....	27
4.1 ค่าพารามิเตอร์ที่ใช้ในการจำลองการทำงานในเครื่องต้นแบบ.....	34



สารบัญรูป

รูปที่	หน้า
2.1 ตำแหน่งการติดตั้งอุปกรณ์จำกัดกระแสลัดวงจรในระบบไฟฟ้า	4
2.2 อุปกรณ์จำกัดกระแสลัดวงจรประเภทต่างๆ	6
2.3 โครงสร้างของอุปกรณ์จำกัดกระแสแบบสวิตช์อนุกรม	6
2.4 โครงสร้างของอุปกรณ์จำกัดกระแสแบบรีโซแนนท์	7
2.5 โครงสร้างอุปกรณ์จำกัดกระแสลัดวงจรแบบบริดจ์	8
2.6 การทำงานของอุปกรณ์จำกัดกระแสแบบบริดจ์ในสภาวะปกติและลัดวงจร	9
2.7 โครงสร้างอุปกรณ์จำกัดกระแสลัดวงจรแบบบริดจ์ชนิดรีแอคเตอร์เดี่ยว	9
2.8 อุปกรณ์จำกัดกระแสลัดวงจรแบบบริดจ์ชนิดรีแอคเตอร์เดี่ยว ในสภาวะลัดวงจร	10
2.9 โครงสร้างของอุปกรณ์จำกัดกระแสลัดวงจรแบบบริดจ์ชนิดสองรีแอคเตอร์	10
2.10 อุปกรณ์จำกัดกระแสลัดวงจรแบบบริดจ์ชนิดสองรีแอคเตอร์ ต่อผ่านหม้อแปลงระบบหนึ่งเฟส	12
2.11 อุปกรณ์จำกัดกระแสลัดวงจรแบบบริดจ์ชนิดสองรีแอคเตอร์ ต่อผ่านหม้อแปลงระบบสามเฟส	12
2.12 กระแสในสาย (I _{line}) และกระแสรีแอคเตอร์ดีซี (I _{dc}) ของอุปกรณ์จำกัดกระแสแบบวงจรบริดจ์	15
2.13 โครงสร้างอุปกรณ์จำกัดกระแสแบบบริดจ์ชนิดรีแอคเตอร์เดี่ยวและวงจรชาร์จ	15
2.14 อุปกรณ์จำกัดกระแสลัดวงจรแบบบริดจ์หลายเซลล์ ในสภาวะปกติ	17
2.15 แผนภาพหลักการทำงานของอุปกรณ์จำกัดกระแส	17
2.16 อุปกรณ์จำกัดกระแสลัดวงจรแบบบริดจ์หลายเซลล์ ในสภาวะลัดวงจร	18
2.17 รูปคลื่นกระแสรีแอคเตอร์ดีซี, กระแสในสาย และแรงดันขาออกเมื่อติดตั้งอุปกรณ์จำกัดกระแสโดยไม่มีวงจรชาร์จ ในสภาวะปกติ	18
2.18 อุปกรณ์จำกัดกระแสลัดวงจรแบบบริดจ์หลายเซลล์ เมื่อมีวงจรชาร์จ	19
3.1 โมเดลสำหรับจำลองการทำงานของอุปกรณ์จำกัดกระแส	21
3.2 การติดตั้งอุปกรณ์จำกัดกระแสลัดวงจรแบบบริดจ์หลายเซลล์ในระบบสามเฟส	22
3.3 อุปกรณ์จำกัดกระแสแบบบริดจ์หนึ่งเฟส	22
3.4 อุปกรณ์จำกัดกระแสแบบบริดจ์หลายเซลล์	23
3.5 โครงสร้างอุปกรณ์จำกัดกระแสที่ใช้ในการจำลอง	26
3.6 แบบจำลองอุปกรณ์จำกัดกระแสใน PSIM	27

สารบัญรูป (ต่อ)

รูปที่	หน้า
3.7 รูปคลื่นกระแสวิตซ์บายพาส, กระแสรีแอคเตอร์ดีซีและกระแสรีแอคเตอร์เอซีในสภาวะชาร์จ.....	28
3.8 รูปคลื่นแรงดันรีแอคเตอร์เอซีในสภาวะลัดวงจร.....	29
3.9 รูปคลื่นแรงดันไทรสเตอร์ในสภาวะลัดวงจร.....	29
3.10 รูปคลื่นแรงดันรีแอคเตอร์ดีซีของแต่ละบริดจ์เซลล์.....	30
3.11 รูปคลื่นกระแสรีแอคเตอร์ดีซีในสภาวะลัดวงจร.....	30
3.12 รูปคลื่นกระแสรีแอคเตอร์เอซีและดีซีในสภาวะลัดวงจร.....	31
3.13 รูปคลื่นกระแสในสายเมื่อติดตั้งและไม่ได้ติดตั้งอุปกรณ์จำกัดกระแส.....	31
4.1 แบบจำลองอุปกรณ์จำกัดกระแสแบบบริดจ์หลายเซลล์ด้วย PSIM.....	35
4.2 โครงสร้างอุปกรณ์จำกัดกระแสแบบบริดจ์หลายเซลล์.....	35
4.3 วงจรบริดจ์ไทรสเตอร์ที่สร้างขึ้นในเครื่องต้นแบบ.....	36
4.4 รีแอคเตอร์ดีซี.....	36
4.5 รีแอคเตอร์เอซี.....	37
4.6 วงจรนำขั้วเกท.....	37
4.7 วงจรนำขั้วเกทในเครื่องต้นแบบ.....	38
4.8 วงจรไฟเลี้ยงไทรสเตอร์.....	38
4.9 ชุดวงจรไฟเลี้ยงไทรสเตอร์ในเครื่องต้นแบบ.....	39
4.10 วงจรตรวจจับผ่านศูนย์.....	39
4.11 ชุดวงจรตรวจจับผ่านศูนย์ในเครื่องต้นแบบ.....	40
4.12 ชุดวงจรสร้างการลัดวงจร.....	40
4.13 ความต้านทานลัดวงจร (R_f).....	41
4.14 โหลดความต้านทาน.....	41
4.15 โหลดตัวเหนี่ยวนำ.....	42
4.16 ตัวประมวลผลสัญญาณ Arduino Mega2560.....	42
4.17 วงจรชาร์จและความต้านทาน R_b	43
4.18 ไดอะแกรมการทำงานอุปกรณ์จำกัดกระแส.....	44

สารบัญรูป (ต่อ)

รูปที่	หน้า
5.1 รูปคลื่นกระแสรีแอกเตอร์ดีซี, กระแสในสาย(บน) และแรงดันขาออก(ล่าง) เมื่อไม่มีวงจรรักษาจากการทดลอง.....	45
5.2 รูปคลื่นแรงดันรีแอกเตอร์เอซี(บน) และกระแสในสาย(ล่าง) เมื่อไม่มีวงจรรักษาจากการทดลอง.....	46
5.3 รูปคลื่นกระแสรีแอกเตอร์ดีซี เมื่อไม่มีวงจรรักษาจากการทดลอง.....	46
5.4 รูปคลื่นแรงดันตกคร่อมไทรสเตอร์ในแต่ละบริดจ์เซลล์ เมื่อไม่มีวงจรรักษาจากการทดลอง.....	47
5.5 รูปคลื่นกระแสในสายเมื่อติดตั้งและไม่ได้ติดตั้งอุปกรณ์จำกัดกระแสจาก PSIM.....	47
5.6 รูปคลื่นแรงดันรีแอกเตอร์เอซีจาก PSIM.....	48
5.7 รูปคลื่นแรงดันรีแอกเตอร์เอซี(บน) และกระแสในสาย(ล่าง) จากการทดลอง.....	48
5.8 รูปคลื่นสัญญาณเกทควบคุมแต่ละไทรสเตอร์จาก PSIM.....	50
5.9 รูปคลื่นกระแสรีแอกเตอร์ดีซีจาก PSIM.....	50
5.10 รูปคลื่นกระแสรีแอกเตอร์เอซีจาก PSIM.....	51
5.11 รูปคลื่นกระแสรีแอกเตอร์ดีซี(บน) และกระแสรีแอกเตอร์เอซี(ล่าง) จากการทดลอง.....	51
5.12 รูปคลื่นแรงดันไดโอดและไทรสเตอร์ในวงจรรักษาจาก PSIM.....	52
5.13 รูปคลื่นกระแสไดโอดและไทรสเตอร์ในวงจรรักษาจาก PSIM.....	52
5.14 รูปคลื่นแรงดันตกคร่อมไทรสเตอร์ในแต่ละบริดจ์เซลล์จาก PSIM.....	53
5.15 รูปคลื่นแรงดันตกคร่อมไทรสเตอร์ในแต่ละบริดจ์เซลล์จากการทดลอง.....	54
5.16 รูปคลื่นกระแสรีแอกเตอร์ดีซี, กระแสในสาย(บน) และแรงดันขาออก(ล่าง) เมื่อมีวงจรรักษาจากการทดลอง.....	55

บทที่ 1

บทนำ

1.1 ความเป็นมาและความสำคัญของปัญหา

ปัจจุบันมีความต้องการใช้ไฟฟ้าสูงขึ้นอย่างต่อเนื่อง และมีการเพิ่มขึ้นของผู้ผลิตไฟฟ้าขนาดเล็กมาก (Very small power producer : vspp) ซึ่งผลิตไฟฟ้าจากพลังงานทดแทน เช่น การผลิตไฟฟ้าจากพลังงานแสงอาทิตย์ จากพลังงานลม จากโรงไฟฟ้าชีวมวลและขยะ ส่งผลให้โครงข่ายไฟฟ้ามีขนาดใหญ่ขึ้น เพื่อรองรับการเชื่อมต่อของระบบส่งจ่ายไฟฟ้า ทำให้ค่ากระแสลัดวงจรในระบบมีค่าสูงขึ้น หากระดับกระแสลัดวงจรที่เกิดขึ้นเกินพิกัดของเซอร์กิตเบรกเกอร์และฟิวส์ที่ถูกออกแบบและถูกติดตั้งไว้ จะทำให้อุปกรณ์ต่างๆที่เชื่อมต่ออยู่กับระบบไฟฟ้าเกิดความเสียหาย การเปลี่ยนอุปกรณ์ป้องกันกระแสลัดวงจรใหม่นั้นมีค่าใช้จ่ายสูง และมีความยุ่งยากในการปรับตั้งอุปกรณ์ของระบบป้องกันให้ทำงานร่วมกันใหม่ เทคโนโลยีของอุปกรณ์จำกัดกระแสจึงถูกนำมาใช้ในการแก้ปัญหาเหล่านี้

อุปกรณ์จำกัดกระแสลัดวงจรชนิดโซลิตสเตทสวิตช์นั้น ได้ถูกนำมาประยุกต์ใช้ในระดับแรงดันปานกลางถึงสูง เนื่องจากโซลิตสเตทสวิตช์สามารถควบคุมการทำงานได้ง่าย สามารถต่ออุปกรณ์แบบอนุกรมกันเพื่อให้ทนแรงดันได้สูงขึ้นและควบคุมความร้อนได้ง่าย ทำให้ลดค่าใช้จ่ายสำหรับระบบควบคุมความร้อน อีกทั้งยังมีความน่าเชื่อถือสูง มีหลายงานวิจัยที่ได้ศึกษาและออกแบบอุปกรณ์จำกัดกระแสโดยใช้โซลิตสเตทสวิตช์แบบต่างๆ เช่น แบบวงจรบริดจ์ (Bridge type FCL), แบบวงจรรีโซแนนซ์ (Resonance type FCL) และแบบสวิตช์อนุกรม (Series Switch type FCL) [1]

อุปกรณ์จำกัดกระแสแบบวงจรรีโซแนนซ์ ในสภาวะปกติจะใช้หลักการรีโซแนนซ์ $X_L = X_C$ ในสภาวะลัดวงจรจะใช้สวิตช์โซลิตสเตทในการควบคุมเพื่อจำกัดกระแสลัดวงจร อุปกรณ์จำกัดกระแสแบบสวิตช์อนุกรม ในสภาวะปกติ กระแสจะไหลผ่านสวิตช์เพื่อให้เกิดความสูญเสียต่ำ ในสภาวะลัดวงจรจะแทรกอิมพีแดนซ์เข้ามาจำกัดกระแสลัดวงจร อุปกรณ์จำกัดกระแสลัดวงจรชนิดโซลิตสเตทสวิตช์แบบวงจรบริดจ์ชนิดรีแอคเตอร์เดี่ยว ในสภาวะปกติ วงจรบริดจ์จะมีอิมพีแดนซ์เข้าใกล้ศูนย์ ในสภาวะลัดวงจรกระแสลัดวงจรจะถูกจำกัดโดยรีแอคเตอร์ดีซีไม่ให้เป็นขึ้นอย่างทันทีทันใด เมื่อฟอลต์ถูกกำจัดออกจากระบบจะดีสชาร์จรีแอคเตอร์ดีซีอย่างช้าๆ [1]

ต่อมามีการพัฒนาอุปกรณ์จำกัดกระแสลัดวงจรเป็นแบบวงจรบริดจ์ซึ่งใช้สองรีแอคเตอร์ โดยในสภาวะปกติ วงจรบริดจ์ไทรสเตอร์จะนำกระแสเต็มคลื่น ในสภาวะลัดวงจร วงจรบริดจ์ไทรสเตอร์จะถูกปลดออกจากระบบ ต่อมาไทรสเตอร์จะถูกควบคุมมุนนำกระแสเพื่อดีสชาร์จพลังงานที่เกิดขึ้นในรีแอคเตอร์ดีซี ในช่วงสภาวะลัดวงจร กระแสลัดวงจรจะถูกจำกัดโดยรีแอคเตอร์เอชไอเท่านั้น หากต้องการนำ

อุปกรณ์จำกัดกระแสแบบบริดจ์ไปใช้ในระดับแรงดันปานกลางถึงสูง จะต้องมีการออกแบบโดยต่ออุปกรณ์จำกัดกระแสผ่านหม้อแปลงไฟฟ้ากำลังเพื่อใช้ในระดับแรงดันที่สูงขึ้น แต่ข้อเสียคือในสภาวะปกติ กระแสจะไหลผ่านหม้อแปลงไฟฟ้ากำลัง ทำให้หม้อแปลงไฟฟ้ากำลังที่นำมาใช้ มีขนาดใหญ่ ใช้พื้นที่ในการติดตั้งมากและราคาแพง [2] ในวิทยานิพนธ์นี้จึงเลือกที่จะออกแบบอุปกรณ์ในลักษณะโมดูลาร์ ซึ่งต่ออนุกรมกันเพื่อให้ทนแรงดันได้สูงขึ้นโดยไม่ใช้หม้อแปลงไฟฟ้ากำลัง

ในทางปฏิบัติ หากนำอุปกรณ์จำกัดกระแสแบบวงจรบริดจ์มาใช้งาน จะเกิดความผิดพลาดบริเวณยอดของแรงดันขาออกเนื่องจากความต้านทานภายในของอุปกรณ์ ในวิทยานิพนธ์นี้จึงมีการศึกษาและออกแบบวงจรชาร์จเพื่อใช้ในการชดเชยความสูญเสียที่เกิดขึ้นในอุปกรณ์จำกัดกระแส

1.2 ความมุ่งหมายและวัตถุประสงค์ของการศึกษา

วิทยานิพนธ์นี้มีวัตถุประสงค์เพื่อศึกษาอุปกรณ์จำกัดกระแสวงจรถนิตโซลิตสเททสวิทช์แบบบริดจ์หลายเซลล์ซึ่งใช้รีแอคเตอร์เอซีในการจำกัดกระแส ซึ่งโดยทั่วไปแล้วการนำโซลิตสเททสวิทช์มาประยุกต์ใช้กับอุปกรณ์จำกัดกระแสนั้น ไม่สามารถใช้งานในระดับแรงดันปานกลางถึงสูงได้ ดังนั้นจึงจำเป็นต้องมีการต่อในลักษณะอนุกรมเพื่อให้สามารถทนแรงดันได้มากขึ้น

1.3 สมมุติฐานของการศึกษา

หากออกแบบอุปกรณ์จำกัดกระแสลัตววงจรชนิดโซลิตสเททสวิทช์แบบวงจรบริดจ์ในลักษณะการต่อแบบบริดจ์อนุกรมกัน จะทำให้แรงดันแต่ละบริดจ์เซลล์ถูกแบ่งออกด้วยขนาดแรงดันที่เท่ากัน จึงสามารถนำอุปกรณ์จำกัดกระแสนี้ไปประยุกต์ใช้ในระดับแรงดันที่สูงขึ้นได้

1.4 ทฤษฎีหรือแนวคิดที่ใช้ในการวิจัย

เป็นการศึกษาอุปกรณ์จำกัดกระแสลัตววงจรชนิดโซลิตสเททสวิทช์แบบวงจรบริดจ์หลายเซลล์ซึ่งใช้รีแอคเตอร์เอซีในการจำกัดกระแส โดยใช้วงจรบริดจ์ต่อแบบอนุกรมกันเพื่อให้สามารถทนระดับแรงดันไฟฟ้าได้สูงขึ้น ซึ่งไม่ต้องต่อผ่านหม้อแปลงไฟฟ้ากำลังเพื่อลดระดับแรงดัน

1.5 ขอบเขตการวิจัย

1. ศึกษาการควบคุมและการทำงานอุปกรณ์จำกัดกระแสลัตววงจรชนิดโซลิตสเททสวิทช์แบบวงจรบริดจ์หลายเซลล์

2. สร้างแบบจำลองอุปกรณ์จำกัดกระแสลัดวงจรชนิดโซลิตสเตทสวิทช์แบบวงจรบริดจ์หลายเซลล์ เพื่อยืนยันการทำงานของอุปกรณ์ โดยใช้โปรแกรมคอมพิวเตอร์ PSIM

3. สร้างเครื่องต้นแบบและทดสอบการทำงานอุปกรณ์จำกัดกระแสลัดวงจรชนิดโซลิตสเตทสวิทช์แบบวงจรบริดจ์หลายเซลล์ สำหรับทดลองที่พิกัดแรงดัน 220V

1.6 ประโยชน์ที่ได้รับจากการวิจัย

เข้าใจหลักการทำงานและสามารถออกแบบอุปกรณ์จำกัดกระแสลัดวงจรชนิดโซลิตสเตทสวิทช์แบบบริดจ์หลายเซลล์

1.7 โครงสร้างวิทยานิพนธ์

โครงสร้างวิทยานิพนธ์ฉบับนี้แบ่งออกเป็น 6 บท ได้แก่

บทที่ 1 ความเป็นมาและความสำคัญของปัญหา ความมุ่งหมายและวัตถุประสงค์ของการศึกษา สมมุติฐานของการศึกษา ทฤษฎีหรือแนวคิดที่ใช้ในการวิจัย ขอบเขตการวิจัย ประโยชน์ที่ได้รับจากการวิจัย

บทที่ 2 อุปกรณ์จำกัดกระแสลัดวงจรชนิดต่างๆ และหลักการทำงานของอุปกรณ์จำกัดกระแสลัดวงจรชนิดโซลิตสเตทสวิทช์แบบวงจรบริดจ์หลายเซลล์

บทที่ 3 การออกแบบอุปกรณ์จำกัดกระแสลัดวงจรชนิดโซลิตสเตทสวิทช์แบบบริดจ์หลายเซลล์ และจำลองการทำงานที่ระดับแรงดันปานกลางด้วยโปรแกรม PSIM

บทที่ 4 การออกแบบอุปกรณ์จำกัดกระแสลัดวงจรชนิดโซลิตสเตทสวิทช์แบบบริดจ์หลายเซลล์ และสร้างเครื่องต้นแบบเพื่อทดลองที่ระดับแรงดัน 220V

บทที่ 5 ผลการจำลองด้วยโปรแกรมและผลการทดลองอุปกรณ์จำกัดกระแสลัดวงจรชนิดโซลิตสเตทสวิทช์แบบบริดจ์หลายเซลล์ที่ระดับแรงดัน 220V

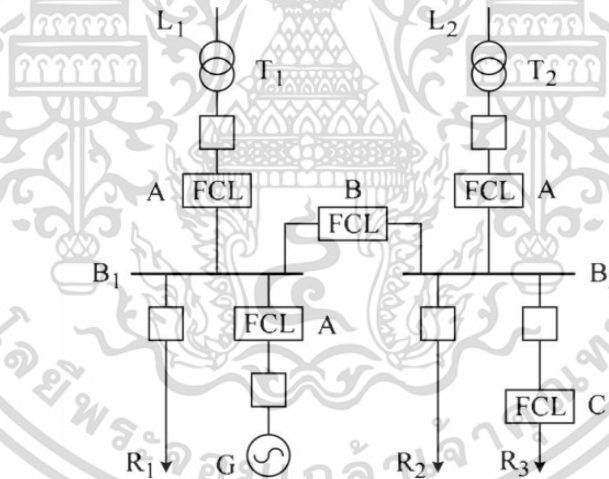
บทที่ 6 สรุปผลการทดลองและข้อเสนอแนะ

บทที่ 2

ทฤษฎีที่เกี่ยวข้อง

2.1 ที่มาของอุปกรณ์จำกัดกระแสลัดวงจร

อุปกรณ์จำกัดกระแสลัดวงจรถูกสร้างขึ้นเพื่อลดระดับของกระแสลัดวงจร ในสภาวะปกติอุปกรณ์จำกัดกระแสจะมีค่าอิมพีแดนซ์ที่ต่ำ ทำให้กำลังไฟฟ้าไหลผ่านอุปกรณ์ได้โดยไม่มีผลกระทบต่อระบบไฟฟ้า ในสภาวะลัดวงจร อุปกรณ์แทรกอิมพีแดนซ์เข้ามาและลดขนาดของระดับกระแสลัดวงจรให้อยู่ในระดับที่ยอมรับได้ซึ่งอยู่ที่ประมาณ 3-5 เท่าของระดับกระแสในสภาวะปกติ ทำให้เซอร์กิตเบรกเกอร์สามารถตัดวงจรได้อย่างปลอดภัย หากกระแสลัดวงจรมีค่าสูงมากก็อาจสร้างความเสียหายให้แก่อุปกรณ์ป้องกันได้ ซึ่งการติดตั้งอุปกรณ์จำกัดกระแสลัดวงจรในระบบส่งจ่ายไฟฟ้าจะช่วยลดค่าใช้จ่ายในการบำรุงรักษาอุปกรณ์รวมทั้งป้องกันความเสียหายของระบบไฟฟ้าที่เกิดจากกระแสลัดวงจร [1]



รูปที่ 2.1 ตำแหน่งการติดตั้งอุปกรณ์จำกัดกระแสลัดวงจรในระบบไฟฟ้า

จากรูปที่ 2.1 แสดงตำแหน่งการติดตั้งอุปกรณ์จำกัดกระแสในระบบไฟฟ้า โดยอุปกรณ์จำกัดกระแสสามารถติดตั้งได้ 3 ตำแหน่ง

1. ตำแหน่ง A : ช่วยลดกระแสลัดวงจร ป้องกันความเสียหายที่อาจเกิดขึ้นกับหม้อแปลง ลดสถานะแรงดันตกในบัสด้านแรงดันสูงขณะเกิดการลัดวงจรบนบัสแรงดันปานกลาง รวมทั้ง

หากต้องการเพิ่มขนาดกำลังไฟฟ้า ก็สามารถนำหม้อแปลงที่มีขนาดใหญ่กว่าเดิมและมีอิมพีแดนซ์ต่ำเข้ามาใช้ได้เลยโดยไม่ต้องเปลี่ยนเซอร์กิตเบรกเกอร์

2. ตำแหน่ง B : อุปกรณ์จะติดตั้งระหว่างบัส ในสภาวะลัดวงจร อุปกรณ์สามารถช่วยรักษาระดับแรงดันในบัสที่ไม่ได้เกิดการลัดวงจรได้ ในสภาวะปกติ หม้อแปลงที่ถูกต้องขนานอยู่จะมีอิมพีแดนซ์ที่ต่ำกว่าและระดับแรงดันที่ต่ำกว่าอุปกรณ์ ทำให้ไม่ต้องมีการปรับแรงดันหม้อแปลงกำลังการผลิตส่วนเกินของแต่ละบัสนั้นสามารถนำไปใช้ได้ทั้งสองบัส ส่งผลให้ใช้หม้อแปลงได้อย่างคุ้มค่าขึ้น
3. ตำแหน่ง C : ตำแหน่งที่ฟีดเดอร์ อุปกรณ์ที่ติดตั้งในตำแหน่งนี้จะมีขนาดเล็กกว่าและราคาไม่แพง ช่วยป้องกันอุปกรณ์เดิม, อุปกรณ์ที่รับภาระมาก หรืออุปกรณ์ที่ยากต่อการเปลี่ยนใหม่ เช่น สายไฟใต้ดิน หรือหม้อแปลงไฟฟ้าที่อยู่ห้องใต้ดิน

คุณสมบัติของอุปกรณ์จำกัดกระแสลัดวงจร

1. ในสภาวะปกติ อุปกรณ์จะมีค่าอิมพีแดนซ์ต่ำ (กำลังสูญเสียต่ำ) ส่วนในสภาวะลัดวงจร อุปกรณ์จะมีอิมพีแดนซ์สูงขึ้น
2. สามารถลดระดับของกระแสลัดวงจร ให้อยู่ในระดับที่อุปกรณ์ป้องกันสามารถทนได้
3. เมื่อเกิดการลัดวงจร กระแสลัดวงจรจะถูกจำกัดอย่างรวดเร็ว
4. ไม่มีผลกระทบต่ออุปกรณ์อื่นในระบบไฟฟ้า เช่น ระบบรีเลย์ป้องกัน

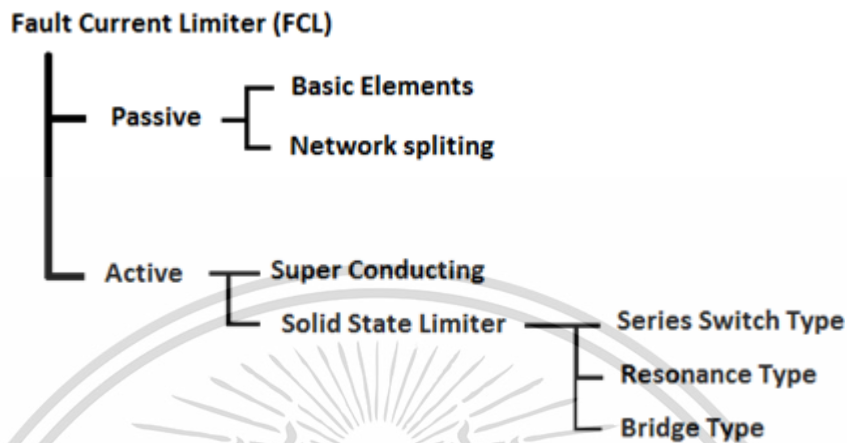
ประโยชน์ของอุปกรณ์จำกัดกระแส

1. เพิ่มความปลอดภัย ความน่าเชื่อถือ และเสถียรภาพให้กับระบบไฟฟ้า
2. ลดเหตุการณ์ไฟฟ้าดับในพื้นที่ต่างๆ
3. ลดค่าใช้จ่ายในการเปลี่ยนอุปกรณ์ป้องกันที่ใช้งานได้ครั้งเดียว เช่น ฟิวส์
4. เพิ่มความน่าเชื่อถือ หากนำไปใช้งานกับผู้ผลิตไฟฟ้าขนาดเล็ก
5. บรรเทาสภาวะแรงดันตกในบัส

จากรูปที่ 2.2 แสดงอุปกรณ์จำกัดกระแสลัดวงจรประเภทต่างๆ ปัจจุบันได้มีการศึกษา ออกแบบและพัฒนาอุปกรณ์จำกัดกระแสลัดวงจร ประเภทแรก แบบ Passive จะเป็นการเพิ่มอิมพีแดนซ์ให้กับระบบอย่างถาวร เช่นวิธี Basic Element, Network splitting ส่วนประเภทที่สองแบบ Active จะเป็นการเพิ่มอิมพีแดนซ์ให้กับระบบเมื่อเกิดการลัดวงจรขึ้น วิธี Super conducting นั้นมีงานการใช้งานอยู่ที่ 145kV ส่วนวิธีแบบใช้โซลิตสเตทสวิทช์นั้น ในปัจจุบันพิกัดแรงดันจะยังไม่สูงมากนัก ทำให้นิยมใช้งานใน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

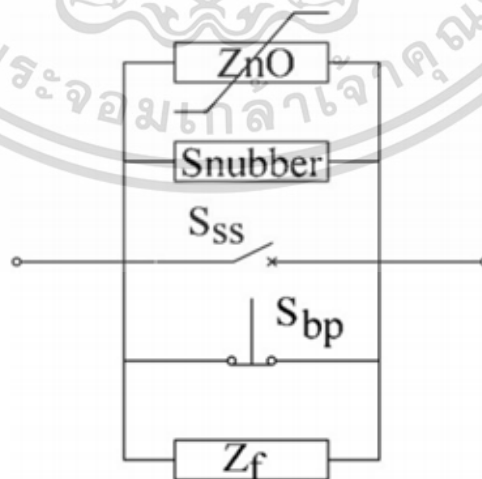
ระดับแรงดันต่ำถึงปานกลาง หากต้องการใช้งานในระดับแรงดันที่สูงขึ้นก็สามารถนำมาต่ออนุกรมกันเพื่อใช้ในระดับแรงดันที่สูงขึ้นได้ [3]



รูปที่ 2.2 อุปกรณ์จำกัดกระแสลัดวงจรประเภทต่างๆ

2.2 อุปกรณ์จำกัดกระแสลัดวงจรแบบสวิตช์อนุกรม (Series Switch-Type FCL)

โครงสร้างของอุปกรณ์จำกัดกระแสลัดวงจรแบบสวิตช์อนุกรมแสดงดังรูปที่ 2.3 ประกอบไปด้วย สวิตช์กึ่งตัวนำสองทิศทาง (S_{ss}) และบายพาสต่างๆที่ต่อขนานกัน ในสภาวะปกติจะให้กระแสไหลผ่าน บายพาส (S_{bp}) ส่วนในสภาวะลัดวงจรจะปิดการทำงานของ S_{bp} และให้กระแสไหลผ่าน Z_f มีการใช้ ZnO ในการป้องกันแรงดันเกินและสแน็บเบอร์เพื่อรักษาระดับแรงดันไม่ให้เพิ่มขึ้นทันทีทันใด (dv/dt) โดยทั่วไปแล้วในสภาวะปกติจะใช้สวิตช์ในการบายพาสเพื่อให้ความต้านทานต่ำขณะกระแสไหลผ่านรวมทั้งลด ความสูญเสียกำลังและความผิดเพี้ยนของลูกคลื่นในสภาวะปกติ



รูปที่ 2.3 โครงสร้างของอุปกรณ์จำกัดกระแสแบบสวิตช์อนุกรม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บายพาสลัดวงจร (Z_f) ถูกใช้ในการจำกัดกระแสลัดวงจรแบบไม่ตัดวงจร ทำให้อุปกรณ์ป้องกันทำงานได้อย่างเหมาะสม บายพาสลัดวงจรสามารถใช้ได้ทั้งตัวต้านทานและตัวเหนี่ยวนำ แต่การใช้ตัวเหนี่ยวนำเป็นบายพาสจะมีข้อดีคือใช้ระบบการจัดการความร้อนที่น้อยกว่า ในสภาวะปกติจะไม่มีการทำงานในส่วนของบายพาสลัดวงจร ส่วนอุปกรณ์จำกัดกระแสลัดวงจรแบบตัดวงจรโดยที่ไม่ต้องมีบายพาสลัดวงจรนั้น จะใช้การหยุดการทำงานสวิตช์เพื่อตัดวงจร ซึ่งต้องมีการออกแบบเพื่อปรับมุมจุดชนวนและรักษาระดับของกระแสลัดวงจรให้อยู่ในระดับที่ยอมรับได้

สวิตช์อนุกรมนั้นจำเป็นต้องติดตั้งบายพาสป้องกันแรงดันเกิน (ZnO ; วาริสเตอร์) ซึ่งโดยทั่วไปแล้วจะใช้ในไฟฟ้าแรงดันสูงและกำลังสูง วาริสเตอร์จะเหมือนกับสวิตช์คือเป็นเส้นทางเดินกระแส วาริสเตอร์ที่ต่อคร่อมกับสวิตช์จะทำหน้าที่รักษาระดับแรงดันและจำกัดแรงดันที่ตกคร่อมสวิตช์ รวมทั้งดูดซับพลังงานที่สะสมในสายที่มีลักษณะเป็นตัวเหนี่ยวนำ

อุปกรณ์จำกัดกระแสลัดวงจรแบบสวิตช์อนุกรมนั้นมีการนำอุปกรณ์สวิตช์กึ่งตัวนำประเภทต่างๆ มาใช้ เช่น การใช้ SCR, ETO, GTO, IGBT

2.3 อุปกรณ์จำกัดกระแสลัดวงจรแบบรีโซแนนท์ (Resonance-Type FCL)

อุปกรณ์จำกัดกระแสลัดวงจรแบบรีโซแนนท์นั้น จะใช้หลักการรีโซแนนท์เพื่อให้ในสภาวะปกติมีอิมพีแดนซ์อนุกรมเข้าใกล้ศูนย์ อุปกรณ์นี้จะเป็นการจำกัดกระแสลัดวงจร ไม่ใช่การตัดวงจร



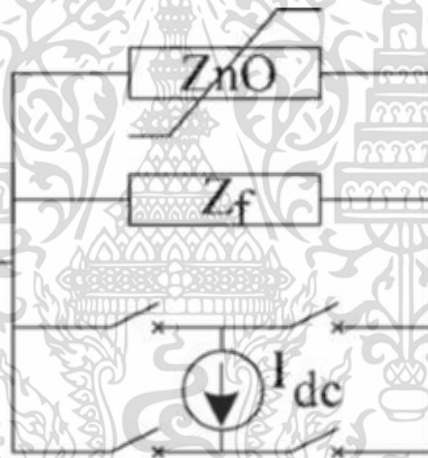
รูปที่ 2.4 โครงสร้างของอุปกรณ์จำกัดกระแสแบบรีโซแนนท์

โครงสร้างของอุปกรณ์จำกัดกระแสแบบรีโซแนนท์แสดงดังรูปที่ 2.4 ใช้ตัวเหนี่ยวนำและตัวเก็บประจุขนาดใหญ่ต่ออนุกรมกัน แล้วใช้สวิตช์ต่อขนานกับตัวเก็บประจุเพื่อควบคุมการทำงานขณะเกิดการลัดวงจร โดยในสภาวะปกติจะออกแบบให้รีแอคแตนซ์ของตัวเก็บประจุและตัวเหนี่ยวนำมีค่าเท่ากัน ทำให้กระแสไหลผ่านและเกิดกำลังสูญเสียน้อย เมื่อเกิดการลัดวงจรขึ้น สวิตช์ที่ต่อขนานกับตัวเก็บประจุจะเปิดการทำงานเพื่อปลดตัวเก็บประจุออกจากระบบ ทำให้รีแอคเตอร์ทำหน้าที่จำกัดกระแสลัดวงจร

ข้อดีของอุปกรณ์จำกัดกระแสแบบรีโซแนนท์ คือมีประสิทธิภาพและความน่าเชื่อถือสูง ต้องการระบบการจัดการความร้อนน้อย แต่มีข้อเสียคือเกิดแรงดันที่มีค่ายอดสูง, ตัวเก็บประจุที่จะนำมาใช้นั้นมีขนาดใหญ่และราคาแพง, ต้องปรับค่าได้อย่างแม่นยำในขณะที่เกิดการลัดวงจรนั้น, สวิตช์จะต้องรับกระแสลัดวงจรทั้งหมด ทำให้ต้องใช้สวิตช์ที่มีพิกัดกระแสสูง ในปัจจุบันมีการออกแบบและทดสอบอุปกรณ์แล้วขนาด 23kV/400A กับระบบจำหน่าย ซึ่งสามารถจำกัดกระแสลัดวงจรได้ แต่เกิดเฟโอโรโรโซแนนท์ขึ้นที่รีแอคเตอร์ รวมทั้งความผิดปกติของลูกคลื่นในสภาวะปกติ [1] , [4] , [5]

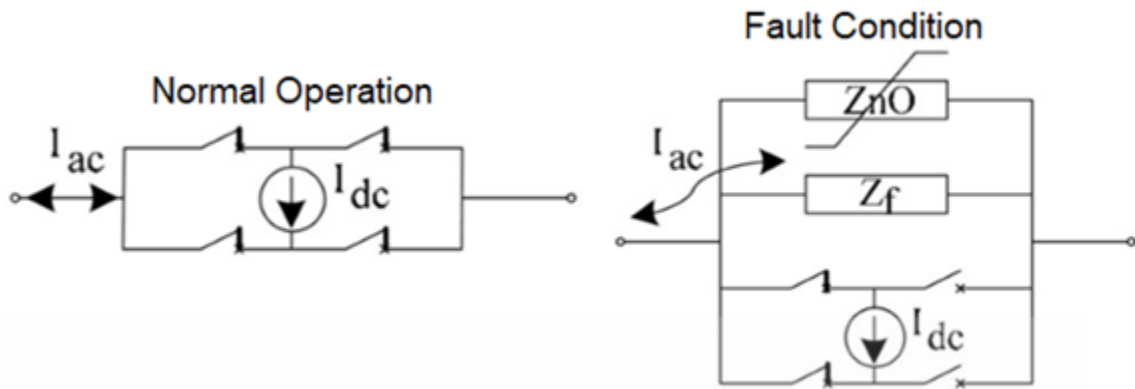
2.4 อุปกรณ์จำกัดกระแสลัดวงจรแบบบริดจ์ (Bridge-Type FCL)

จากรูปที่ 2.5 แสดงโครงสร้างอุปกรณ์จำกัดกระแสลัดวงจรแบบบริดจ์ จะใช้ไดโอดหรือไทรสเตอร์ต่อในลักษณะบริดจ์แล้วต่อรีแอคเตอร์อนุกรมเข้ากับระบบ ซึ่งอุปกรณ์แบบบริดจ์นี้จะไม่มีการสัมผัสสำหรับสภาวะปกติ มีหรือไม่มีบาสพาสลัดวงจรก็ได้ และมีบาสพาสป้องกันแรงดันเกิน [1]



รูปที่ 2.5 โครงสร้างอุปกรณ์จำกัดกระแสลัดวงจรแบบบริดจ์

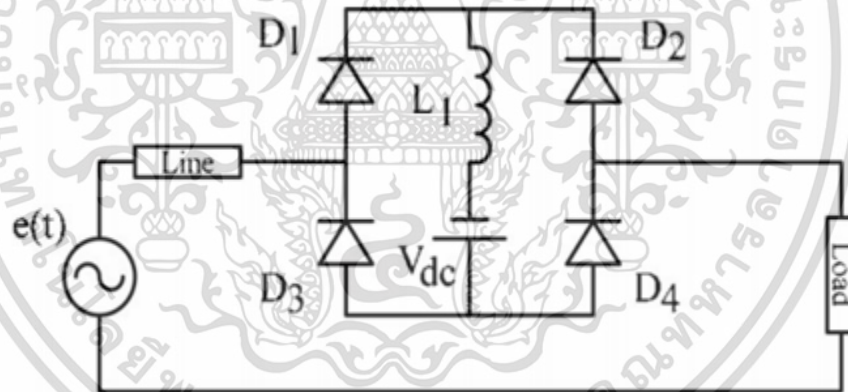
การทำงานของอุปกรณ์จำกัดกระแสแบบบริดจ์แสดงดังรูปที่ 2.6 ในสภาวะปกตินั้นสวิตช์ทุกตัวที่ต่อแบบบริดจ์อยู่จะนำกระแสเพื่อให้ทางเดินกระแสสำหรับกระแสโหลด หลักการทำงานของอุปกรณ์นี้จะเหมือนกับการแทรกกรีแอคเตอร์ดีซีแบบอนุกรมเข้าไปในระบบ ซึ่งในทางปฏิบัติแล้วจะใช้รีแอคเตอร์ในการเลียนแบบการทำงานของแหล่งจ่ายกระแส จากรูปจะเห็นว่าในสภาวะลัดวงจร จะใช้ไทรสเตอร์หรือสวิตช์กึ่งตัวนำในการควบคุมเพื่อเปลี่ยนเส้นทางเดินกระแสไปยังบายพาสลัดวงจร



รูปที่ 2.6 การทำงานของอุปกรณ์จำกัดกระแสแบบบริดจ์ในสภาวะปกติและลัดวงจร

2.4.1 อุปกรณ์จำกัดกระแสลัดวงจรแบบบริดจ์ชนิดรีแอคเตอร์เดี่ยว (Single-Reactoer Rectifier Bridge FCL)

จากรูปที่ 2.7 แสดงโครงสร้างอุปกรณ์จำกัดกระแสลัดวงจรแบบบริดจ์ชนิดรีแอคเตอร์เดี่ยว ซึ่งจะประกอบไปด้วยไดโอดบริดจ์ D1-D4, รีแอคเตอร์ L1 และแหล่งจ่ายแรงดันกระแสตรง Vdc [6]

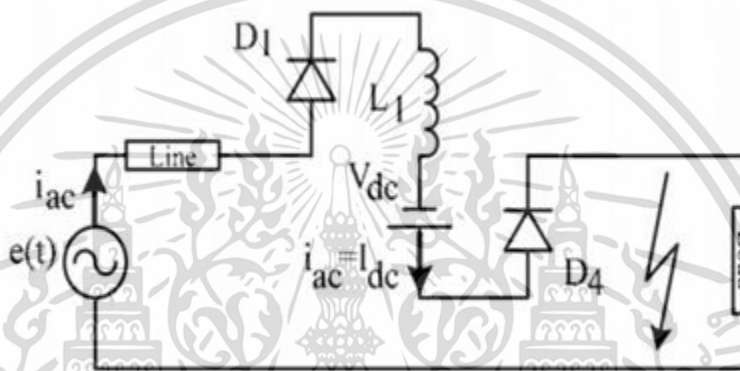


รูปที่ 2.7 โครงสร้างอุปกรณ์จำกัดกระแสลัดวงจรแบบบริดจ์ชนิดรีแอคเตอร์เดี่ยว

ก่อนเริ่มการทำงานของอุปกรณ์ แหล่งจ่ายแรงดันกระแสตรง Vdc ที่ต่ออนุกรมกับรีแอคเตอร์ L1 จะทำการชาร์จรีแอคเตอร์เพื่อให้กระแส มีค่าสูงกว่าค่ายอดของกระแสไหลดในระบบ ในสภาวะปกตินั้น จะเหมือนเป็นการแทรกอุปกรณ์ที่มีอิมพีแดนซ์ต่ำเข้ากับระบบคือ บริดจ์ไดโอดจะนำกระแสเต็มคลื่น รวมทั้งมีกระแสไหลวนอิสระในรีแอคเตอร์โดยกระแสไหลดจะแบ่งไหลในขาของบริดจ์ทั้งสองข้างเท่าๆกัน

จากรูปที่ 2.8 แสดงทิศทางของกระแสเอชี่ของอุปกรณ์จำกัดกระแสลัดวงจรแบบบริดจ์ในสภาวะลัดวงจร เมื่อเกิดการลัดวงจรขึ้น กระแสลัดวงจรที่ไหลผ่านรีแอคเตอร์จะมีค่าสูงกว่ากระแสที่ชาร์จจาก

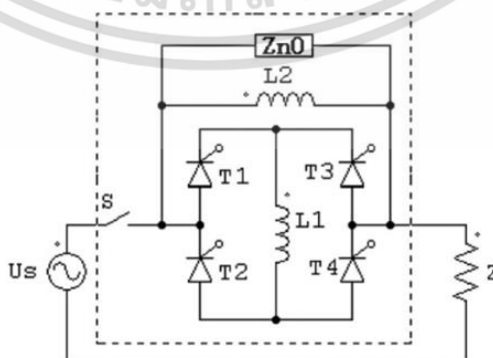
แหล่งจ่ายไฟฟ้ากระแสตรง โดยในครึ่งไซเคิลแรกของการลัดวงจรนั้น รีแอคเตอร์จะเข้ามาจำกัดกระแสลัดวงจรในทันทีโดยอัตโนมัติ ข้อดีของอุปกรณ์จำกัดกระแสชนิดรีแอคเตอร์เดี่ยวคือไม่จำเป็นต้องมีวงจรสำหรับควบคุมสวิตช์เพราะใช้บริดจ์ไดโอด และไม่ต้องมีวงจรตรวจจับกระแสลัดวงจร แต่ข้อเสียคือรีแอคเตอร์จะเกิดความร้อนสูงในสภาวะการลัดวงจรเนื่องจากต้องรับกระแสลัดวงจรตลอดเวลาจนกว่ากระแสลัดวงจรจะถูกกำจัดออกจากระบบ อีกทั้งหากอุปกรณ์เข้าสู่สภาวะการทำงานปกติ แล้วเกิดการลัดวงจรซ้ำอีกครั้ง รีแอคเตอร์อาจเสียหายได้ เพราะพลังงานที่สะสมในรีแอคเตอร์จากการลัดวงจรครั้งก่อนจะยังคงมีอยู่ ทำให้รีแอคเตอร์ไม่พร้อมที่จะรับการลัดวงจรซ้ำอีกครั้ง



รูปที่ 2.8 อุปกรณ์จำกัดกระแสลัดวงจรแบบบริดจ์ชนิดรีแอคเตอร์เดี่ยว ในสภาวะลัดวงจร

2.4.2 อุปกรณ์จำกัดกระแสลัดวงจรแบบบริดจ์ชนิดสองรีแอคเตอร์ (Two-Reactor SCR Bridge FCL)

จากรูปที่ 2.9 แสดงโครงสร้างของอุปกรณ์จำกัดกระแสลัดวงจรแบบบริดจ์ชนิดสองรีแอคเตอร์ ซึ่งจะประกอบไปด้วยบริดจ์ไทรสเตอร์ T1-T4, รีแอคเตอร์ดีซี L1, รีแอคเตอร์เอซี L2 และมีวาริสเตอร์ Z_nO ต่อขนาน [7]



รูปที่ 2.9 โครงสร้างของอุปกรณ์จำกัดกระแสลัดวงจรแบบบริดจ์ชนิดสองรีแอคเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ก่อนเริ่มการทำงานของอุปกรณ์ จะชาร์จรีแอกเตอร์ดีซี โดยใช้แหล่งจ่ายแรงดันไฟฟ้ากระแสตรงที่ต่อขนานกับรีแอกเตอร์ดีซีเพื่อให้กระแสในรีแอกเตอร์ดีซีมีค่าสูงกว่าค่ายอดของกระแสไหล

ในสภาวะปกติจะควบคุมให้บริดจ์ไทรสเตอร์นำกระแสเต็มคลื่นเพื่อเป็นเส้นทางเดินกระแสให้กระแสไหลส่วนใหญ่ไหลผ่านรีแอกเตอร์ดีซี แต่จะมีกระแสบางส่วนที่ไหลผ่านรีแอกเตอร์เอซี

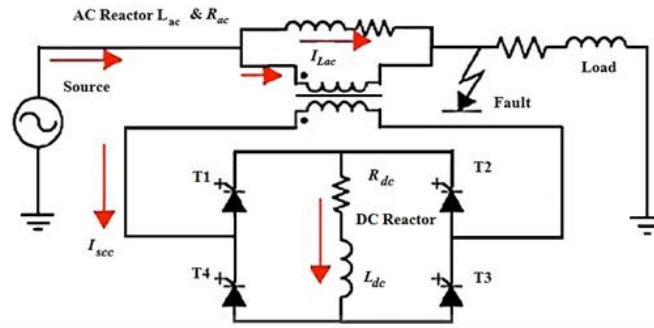
เมื่อการลัดวงจรเกิดขึ้น บริดจ์ไทรสเตอร์จะถูกควบคุมให้เปลี่ยนมุมนำกระแส ในที่นี้จะใช้การควบคุมแบบไหลวนอิสระ จะเป็นการปลดรีแอกเตอร์ดีซีออกจากระบบ ควบคุมโดยหยุดการทำงานของไทรสเตอร์ T1,T2 ทำให้กระแสลัดวงจรที่เคยไหลผ่านรีแอกเตอร์ดีซี ถูกบังคับให้ไปไหลผ่านรีแอกเตอร์เอซีทั้งหมด ทำให้กระแสลัดวงจรถูกจำกัดด้วยรีแอกเตอร์เอซีเท่านั้น และนำกระแสไทรสเตอร์ T3,T4 เพื่อดีสชาร์จกระแสภายในรีแอกเตอร์ดีซีที่ได้รับมาในช่วงครึ่งไซเคิลแรกของกระแสลัดวงจรด้วยการไหลวนอิสระ

เมื่อกระแสลัดวงจรถูกกำจัดออกไปจากระบบ จะควบคุมโดยให้ไทรสเตอร์ T1-T4 กลับมานำกระแสเต็มคลื่นอีกครั้งและเข้าสู่สภาวะการทำงานปกติ

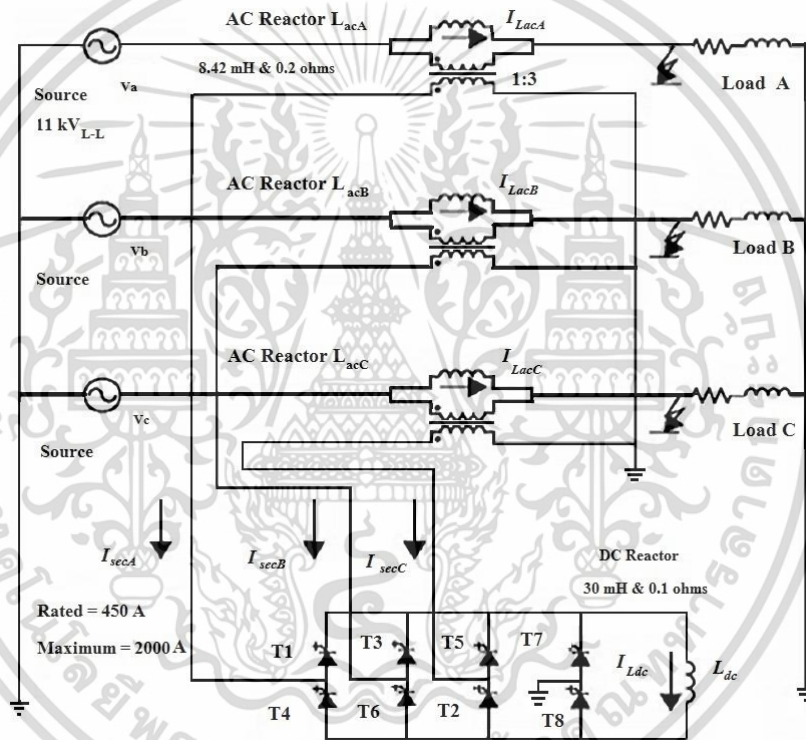
ข้อดีของอุปกรณ์จำกัดกระแสแบบบริดจ์ชนิดสองรีแอกเตอร์คือ

1. รีแอกเตอร์ดีซีจะได้รับกระแสลัดวงจรเพียงแค่ครึ่งไซเคิลแรก ความเครียดของกระแสน้อยจึงเกิดความร้อนน้อย
2. เนื่องจากกระแสลัดวงจรจะไหลผ่านรีแอกเตอร์เอซี อุปกรณ์จะสามารถทนต่อสภาวะลัดวงจรได้นาน และทำให้รีแอกเตอร์เอซีที่ใช้ในอุปกรณ์นี้สามารถออกแบบให้มีขนาดเล็กได้
3. เมื่อเกิดการลัดวงจร รีแอกเตอร์เอซีจะรับกระแสลัดวงจรไม่กี่วินาที แล้วเซอร์กิตเบรกเกอร์ก็จะทำการตัดวงจร
4. ไม่ต้องใช้ระบบหล่อเย็น
5. คาดว่าราคาต้นทุนและค่าบำรุงรักษาของอุปกรณ์จำกัดกระแสต่ำ

ข้อจำกัดของอุปกรณ์จำกัดกระแสแบบบริดจ์ชนิดสองรีแอกเตอร์คือ พิกัดแรงดันของสวิตช์ไทรสเตอร์ หากต้องการใช้อุปกรณ์นี้ในระดับแรงดันปานกลางถึงแรงดันสูงจะต้องออกแบบและพัฒนาใหม่ ในลักษณะการต่อผ่านหม้อแปลงเพื่อลดระดับแรงดันให้สามารถใช้อุปกรณ์สวิตช์ ที่มีจำหน่ายในเชิงพาณิชย์ ปัจจุบันได้ แสดงดังรูปที่ 2.10 และรูปที่ 2.11 [8]



รูปที่ 2.10 อุปกรณ์จำกัดกระแสลัดวงจรแบบบริดจ์ชนิดสองรีแอคเตอร์ ต่อผ่านหม้อแปลงระบบหนึ่งเฟส



รูปที่ 2.11 อุปกรณ์จำกัดกระแสลัดวงจรแบบบริดจ์ชนิดสองรีแอคเตอร์ ต่อผ่านหม้อแปลงระบบสามเฟส

ขนาดของรีแอคเตอร์เอซีสามารถคำนวณได้จากสมการที่ 2.1 ซึ่งขนาดของรีแอคเตอร์เอซีจะขึ้นอยู่กับระดับของกระแสลัดวงจรที่ยอมให้ไหลผ่านรีแอคเตอร์เอซีได้

$$L_a = \frac{U_n}{\omega I_{sc}} \quad (2.1)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- เมื่อ U_n คือ ค่าแรงดันไลน์-นิวตรอนของระบบไฟฟ้า (rms)
 L_d คือ ค่าอินดักแตนซ์ของรีแอกเตอร์เอซี
 I_{sc} คือ ระดับของกระแสลัดวงจรที่ยอมให้ไหลผ่านอุปกรณ์ได้
 ω คือ ความถี่เชิงมุมของระบบไฟฟ้า

หากพิจารณาถึงระดับกระแสรีแอกเตอร์ดีซีที่เพิ่มสูงขึ้นในสภาวะลัดวงจร กระแสลัดวงจรจะไหลผ่านรีแอกเตอร์ดีซีเป็นเวลา $\frac{1}{2}$ ไซเคิล ระดับกระแสรีแอกเตอร์ดีซีที่เพิ่มขึ้นสามารถคำนวณได้จากสมการที่ 2.2

$$\Delta i_m = \frac{1}{L_d} \int_0^{T/2} U_{lm} \sin \omega t dt = \frac{2U_{lm}}{\omega L_d} \quad (2.2)$$

- เมื่อ U_{lm} คือ ค่ายอดแรงดันไลน์-นิวตรอนของระบบไฟฟ้า (peak)
 Δi_m คือ ระดับกระแสรีแอกเตอร์ดีซีที่เพิ่มขึ้นในสภาวะลัดวงจร

หากต้องการให้ค่าของรีแอกเตอร์ดีซีน้อยที่สุดจะต้องออกแบบให้มีพลังงานสะสมในตัวน้อยที่สุด โดยพลังงานที่สะสมในรีแอกเตอร์ดีซีขณะเกิดสภาวะลัดวงจรสามารถคำนวณได้จากสมการที่ 2.3

$$E = \frac{1}{2} L_d [I_m + \Delta i_m]^2 \quad (2.3)$$

- เมื่อ E คือ พลังงานที่สะสมในรีแอกเตอร์ดีซีในสภาวะลัดวงจร
 I_m คือ ระดับกระแสรีแอกเตอร์ดีซีในสภาวะปกติ

เมื่อจัดรูปสมการที่ 2.2 และ 2.3 แล้วทำการหาอนุพันธ์ เพื่อหาค่าวิกฤติที่มีค่าต่ำสุดจะได้ค่ารีแอกเตอร์ดีซีที่มีพลังงานสะสมในตัวน้อยที่สุด และมีขนาดเล็กที่สุดดังสมการที่ 2.4

$$E = \frac{1}{2} L_d \left[I_m + \frac{2U_{lm}}{\omega L_d} \right]^2$$

$$E = \frac{1}{2}L_d I_m^2 + \frac{2I_m U_{lm}}{\omega} + \frac{4U_{lm}^2}{\omega^2 L_d}$$

$$\frac{dE}{dt} = \frac{1}{2}I_m^2 + \frac{2U_{lm}^2}{\omega^2} \frac{d\left(\frac{1}{L_d}\right)}{dL_d}$$

$$0 = \frac{1}{2}I_m^2 - \frac{2U_{lm}^2}{\omega^2 L_d^2}$$

$$L_d = \frac{2U_{lm}}{\omega I_m} \quad (2.4)$$

จากสมการที่ 2.4 จึงสามารถสรุปได้ว่า ในสภาวะลัดวงจร กระแสลัดวงจรที่ไหลผ่านรีแอกเตอร์ดีซีภายในระยะเวลา $\frac{1}{2}$ ไซเคิล จะเพิ่มขึ้นเป็นสองเท่าของสภาวะปกติ และกระแสลัดวงจรที่ยอมให้ไหลผ่านอุปกรณ์ไม่ได้ขึ้นอยู่กับขนาดของรีแอกเตอร์ดีซี แต่จะขึ้นอยู่กับขนาดของรีแอกเตอร์เอซี

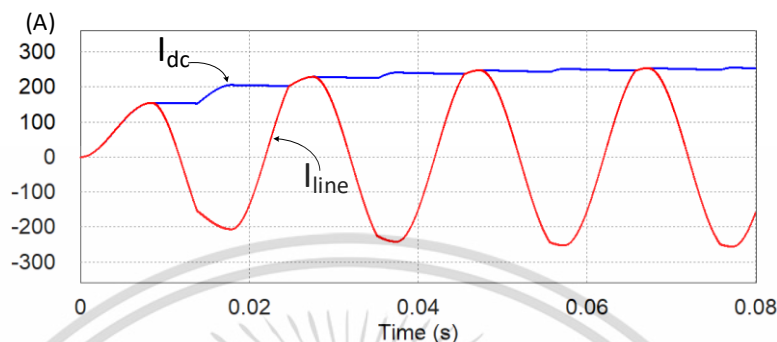
2.4.3 ความสูญเสียในทางปฏิบัติสำหรับอุปกรณ์จำกัดกระแสชนิดวงจรบริดจ์

ในทางปฏิบัติ เนื่องจากอุปกรณ์จำกัดกระแสลัดวงจรชนิดวงจรบริดจ์จะมีความต้านทานสมมูล r_{dc} และ r_{ac} รวมอยู่ด้วย รวมทั้งมีแรงดันตกคร่อมวงจรบริดจ์อีกด้วย ทำให้เกิดความสูญเสียกำลังขึ้น โดย r_{ac} จะก่อให้เกิดความสูญเสียกำลังในช่วงระหว่างการเกิดลัดวงจร ส่วน r_{dc} จะก่อให้เกิดความสูญเสียกำลังทั้งในสภาวะปกติและสภาวะลัดวงจร

ในสภาวะการทำงานปกติ เนื่องจากแรงดันตกคร่อมความต้านทานภายในและแรงดันตกคร่อมวงจรบริดจ์ ทำให้ระดับกระแสรีแอกเตอร์ดีซีต่ำกว่าค่ายอดของกระแสในสาย จึงเกิดความผิดเพี้ยนขึ้นที่บริเวณยอดของแรงดันขาออก วิธีการแก้ปัญหาคือชาร์จรีแอกเตอร์ดีซีเพื่อชดเชยกระแสที่สูญเสียไป การใช้แหล่งจ่ายแรงดันกระแสตรงในการชาร์จค่อนข้างยาก โดยทั่วไปจึงเลือกใช้วิธีการชาร์จด้วยตัวเอง (self-charging) เมื่อกระแสในทรานซิสเตอร์คู่หนึ่งหยุดลง รีแอกเตอร์ดีซีจะถูกแทรกเข้าไปเพื่อทำการชาร์จ เหตุการณ์นี้จะเกิดขึ้นบริเวณด้านของแรงดันแหล่งจ่าย ทำให้เกิดแรงดันตกคร่อมรีแอกเตอร์ดีซีอย่างทันทีทันใดก่อให้เกิดความผิดเพี้ยนของลูกคลื่น การใช้รีแอกเตอร์ดีซีที่มีค่าสูงจะช่วยลดกระแสลัดวงจรได้อย่างมีประสิทธิภาพแต่จะมาพร้อมกับความผิดเพี้ยนที่สูงขึ้นเช่นกัน ยิ่งไปกว่านั้น รีแอกเตอร์ดีซีที่มีค่าสูงจะทำให้ยากต่อการเพิ่มโหลดอย่างรวดเร็วในระบบ

รูปที่ 2.12 แสดงกระแสในสายและกระแสรีแอกเตอร์ดีซีของอุปกรณ์จำกัดกระแสแบบบริดจ์ในสภาวะเริ่มต้นการทำงานของอุปกรณ์ จำลองด้วยโปรแกรม PSIM กระแสโหลด 190A, แรงดันไลน์ 24kV, รีแอกเตอร์ดีซี 364mH โดยมีความต้านทานภายในรีแอกเตอร์ดีซี 0.8Ω การชาร์จของรีแอกเตอร์ดีซีทำให้เกิดความผิดเพี้ยนขึ้น หากต้องการให้อุปกรณ์ทำงานในสภาวะปกติมีคุณภาพของกำลังไฟฟ้าสูงและมี

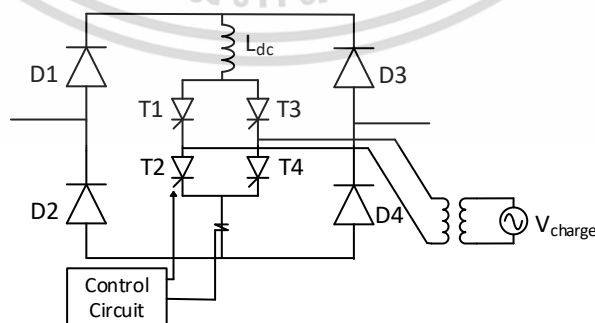
ประสิทธิภาพในจำกัดกระแสลัดวงจรในสภาวะลัดวงจร จะต้องมียรีแอกเตอร์เอชซีซึ่งทำให้ขนาดของรีแอกเตอร์ดีซีมีขนาดเล็กลงได้



รูปที่ 2.12 กระแสในสาย (I_{line}) และกระแสรีแอกเตอร์ดีซี (I_{dc}) ของอุปกรณ์จำกัดกระแสแบบวงจรบริดจ์

2.5 อุปกรณ์จำกัดกระแสแบบบริดจ์ชนิดรีแอกเตอร์เดี่ยวและวงจรชาร์จ

การกำจัดความผิดปกติเกินบริเวณยอดของแรงดันขาออกสามารถทำได้โดยการนำวงจรชาร์จเข้ามาช่วย อุปกรณ์จำกัดกระแสดังรูปที่ 2.13 จะประกอบไปด้วย 2 ส่วน ในส่วนของวงจรจำกัดกระแสลัดวงจรจะประกอบไปด้วยบริดจ์ไดโอดและรีแอกเตอร์ดีซี ส่วนวงจรชาร์จที่ต่ออนุกรมกับรีแอกเตอร์ดีซีอยู่จะประกอบไปด้วยบริดจ์ไทรสเตอร์ หม้อแปลงไฟฟ้าลัดระดับแรงดัน และแหล่งจ่ายไฟฟ้ากระแสสลับ หลักการทำงานของวงจรหลักจะยังคงเหมือนเดิมคือเมื่อเกิดการลัดวงจรขึ้น กระแสลัดวงจรจะถูกจำกัดโดยรีแอกเตอร์ดีซีจึงต้องมีการดิสชาร์จกระแสที่สะสมในรีแอกเตอร์ดีซี ในส่วนของวงจรชาร์จ หลักการทำงานคือจะรักษาระดับกระแสรีแอกเตอร์ดีซีให้สูงกว่าค่ายอดของกระแสในสายโดยการควบคุมมุนำกระแสของไทรสเตอร์ แต่อุปกรณ์จำกัดกระแสแบบรีแอกเตอร์เดี่ยวนั้นมีข้อเสียคือไม่สามารถกำหนดระดับกระแสลัดวงจรที่ยอมให้ไหลผ่านอุปกรณ์ได้ [10]



รูปที่ 2.13 โครงสร้างอุปกรณ์จำกัดกระแสแบบบริดจ์ชนิดรีแอกเตอร์เดี่ยวและวงจรชาร์จ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.6 การควบคุมอุปกรณ์จำกัดกระแสแบบบริดจ์หลายเซลล์

2.6.1 อุปกรณ์จำกัดกระแสแบบบริดจ์หลายเซลล์

สถานะชาร์จ (charging state) : สำหรับการควบคุมอย่างง่าย รีแอกเตอร์ดีซีจะถูกชาร์จด้วยแรงดันของแหล่งจ่ายจนวนระดับของกระแสรีแอกเตอร์ดีซีสูงกว่าค่ายอดของกระแสในสาย (i_{ac}) เล็กน้อยภายในระยะเวลาหลายไซเคิล ซึ่งควบคุมโดยให้ไทรสเตอร์ T1-T4 นำกระแสเต็มคลื่นที่มุม 0° ในทางปฏิบัติ จะมีการนำจนวนชาร์จมาใช้เพื่อชาร์จรีแอกเตอร์ดีซีก่อนที่จะแทรกอุปกรณ์จำกัดกระแสเข้าไปในระบบไฟฟ้า

สถานะปกติ (normal operation) : เมื่อระดับของกระแสรีแอกเตอร์ดีซีเข้าสู่สภาวะคงตัว กระแสในสายส่วนใหญ่จะไหลผ่านรีแอกเตอร์ดีซี และกระแสส่วนน้อยไหลผ่านรีแอกเตอร์เอซีเนื่องจากมีแรงดันตกคร่อมจนวนบริดจ์และความต้านทานภายในรีแอกเตอร์ดีซี รูปที่ 2.14 แสดงทิศทางการไหลของกระแสในสายโดยจะมี 2 กรณี

1. $i_{ac} > 0$ (ไซเคิลบวก) กระแส $i_{T1}, i_{T4} = i_{ac}$ และจะมีกระแสไหลวน $i_{T2}, i_{T3} = i_{dc} - |i_{ac}|$
2. $i_{ac} < 0$ (ไซเคิลลบ) กระแส $i_{T2}, i_{T3} = i_{ac}$ และจะมีกระแสไหลวน $i_{T1}, i_{T4} = i_{dc} - |i_{ac}|$

สถานะลัดวงจร (fault condition) : รูปที่ 2.15 แสดงแผนภาพการควบคุมการทำงานของอุปกรณ์จำกัดกระแสเมื่อเกิดการลัดวงจร รูปที่ 2.16 แสดงทิศทางการไหลของกระแสลัดวงจรในสภาวะลัดวงจร เมื่อเกิดการลัดวงจรขึ้น ในช่วงแรกกระแสลัดวงจรจะไหลผ่านทั้งรีแอกเตอร์ดีซีและเอซี เมื่อกระแสรีแอกเตอร์ดีซีเพิ่มขึ้นจนถึงค่าสูงสุดตามทีออกแบบไว้ภายในครึ่งไซเคิล บริดจ์เซลล์จะถูกปลดออกจากระบบโดยควบคุมกึ่งไทรสเตอร์ T1, T2 ให้หยุดนำกระแส กระแสรีแอกเตอร์ดีซีจะไหลวนอิสระ (freewheeling) ผ่านกึ่งไทรสเตอร์ T3, T4 ทำให้กระแสลัดวงจรทั้งหมดไหลผ่านรีแอกเตอร์เอซีและถูกจำกัดโดยรีแอกแตนซ์ของรีแอกเตอร์เอซีเท่านั้น ในการลดอุณหภูมิที่เพิ่มขึ้นของรีแอกเตอร์ดีซีเนื่องจากกระแสรีแอกเตอร์ดีซีมีค่ามากนั้น ทำได้โดยการเชื่อมต่อบริดจ์เซลล์กลับเข้าไปในระบบอีกครั้งด้วยการควบคุมแบบคืนพลังงานกลับสู่ระบบ (inversion control) ซึ่งจะควบคุมโดยนำกระแสไทรสเตอร์ T1, T4 ที่มุม 120° ทำให้กระแสรีแอกเตอร์ดีซีถูกดีสชาร์จกลับคืนสู่ระบบอย่างรวดเร็ว เมื่อระดับกระแสรีแอกเตอร์ดีซีสูงกว่าค่ายอดของกระแสในสายเล็กน้อย บริดจ์เซลล์ก็จะเข้าสู่การควบคุมแบบไหลวนอิสระอีกครั้งเพื่อรักษาระดับของกระแสรีแอกเตอร์ดีซี

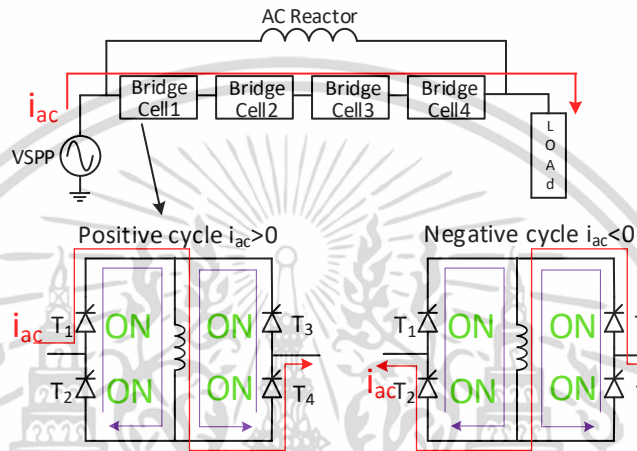
สถานะหลังเกิดการลัดวงจร (after fault) : เมื่อการลัดวงจรถูกกำจัดออกจากระบบแล้ว บริดจ์เซลล์ก็จะเข้าสู่สถานะชาร์จและสถานะปกติตามลำดับ

ในการดีสชาร์จรีแอกเตอร์ดีซีเพื่อลดระดับของกระแสรีแอกเตอร์ดีซีนี้นมี 2 วิธี ได้แก่

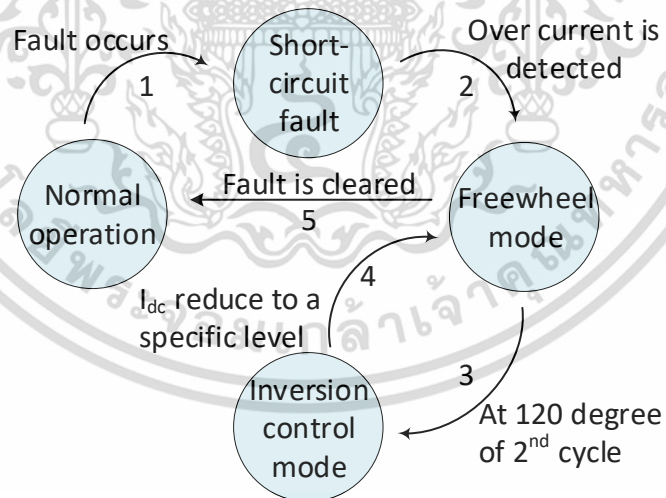
1. การไหลวนอิสระ (freewheeling) : การควบคุมแบบไหลวนอิสระ จะหยุดนำกระแสไทรสเตอร์ T1, T2 และนำกระแสไทรสเตอร์ T3, T4 เพื่อให้กระแสรีแอกเตอร์ดีซีไหลวนผ่านไทรสเตอร์ T3,

T4 ในการควบคุมนี้ ระดับกระแสรีแอคเตอร์ดีซีจะถูกดิซชาร์จอย่างช้าๆ ด้วยความต้านทานภายในรีแอคเตอร์ดีซี (r_{dc})

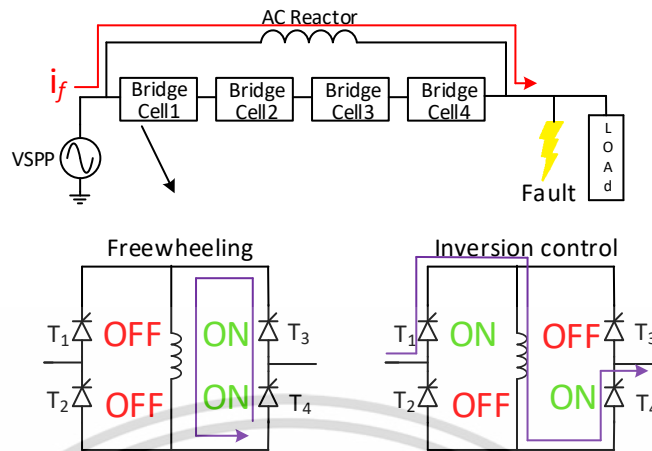
2. การคืนพลังงานกลับสู่ระบบ (inversion control) : จะเป็นการดิซชาร์จระดับกระแสรีแอคเตอร์ดีซีอย่างรวดเร็วช่วยให้ไม่เกิดความร้อนสะสมในรีแอคเตอร์ดีซี อีกทั้งหากเกิดการลัดวงจรขึ้นซ้ำอีกครั้ง อุปกรณ์จำกัดกระแสก็สามารถทำงานได้อีกครั้งในทันที [9]



รูปที่ 2.14 อุปกรณ์จำกัดกระแสลัดวงจรแบบบริดจ์หลายเซลล์ ในสภาวะปกติ



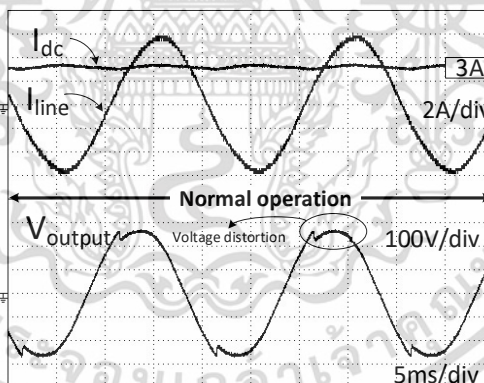
รูปที่ 2.15 แผนภาพหลักการทำงานของอุปกรณ์จำกัดกระแส



รูปที่ 2.16 อุปกรณ์จำกัดกระแสลัดวงจรแบบบริดจ์หลายเซลล์ ในสภาวะลัดวงจร

2.6.2 อุปกรณ์จำกัดกระแสแบบบริดจ์หลายเซลล์และวงจรชาร์จ

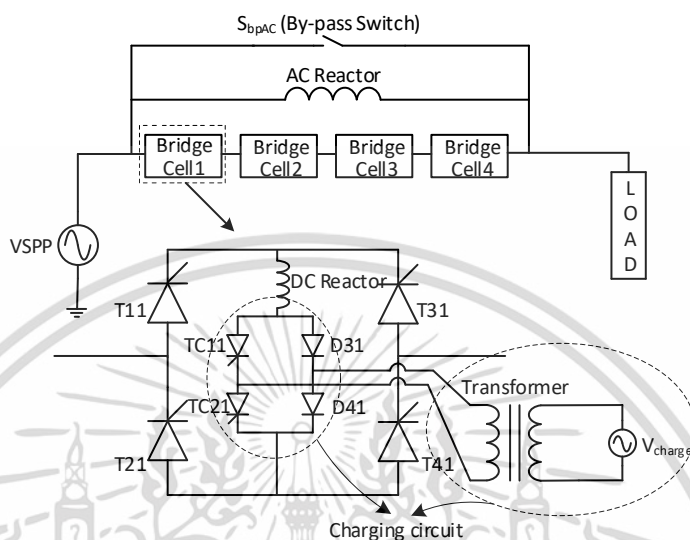
ในทางปฏิบัติ เมื่อทำการติดตั้งอุปกรณ์จำกัดกระแสเข้าไปในระบบไฟฟ้าโดยไม่ได้ชาร์จรีแอคเตอร์ดีซี จะทำให้เกิดความผิดปกติที่บริเวณยอดของแรงดันขาออกดังรูปที่ 2.17 เนื่องจากความต้านทานภายในของรีแอคเตอร์ดีซีและแรงดันตกคร่อมไทรสเตอร์ จึงมีการนำวงจรชาร์จมาใช้



รูปที่ 2.17 รูปคลื่นกระแสรีแอคเตอร์ดีซี, กระแสในสาย และแรงดันขาออกเมื่อติดตั้งอุปกรณ์จำกัดกระแสโดยไม่มีวงจรชาร์จ ในสภาวะปกติ

วงจรชาร์จประกอบไปด้วยกึ่งไดโอด, กึ่งไทรสเตอร์และหม้อแปลงไฟฟ้า ถูกต่ออนุกรมเข้ากับรีแอคเตอร์ดีซีในทุกๆบริดจ์เซลล์ดังรูปที่ 2.18 และมีบายพาสสวิตช์ (S_{bpAC}) ซึ่งต่อขนานกับรีแอคเตอร์เอซีช่วยในสภาวะชาร์จเพื่อช่วยในการแทรกอุปกรณ์จำกัดกระแสเข้าไปในระบบโดยที่ไม่ส่งผลกระทบต่อระบบไฟฟ้า ในสภาวะปกติ วงจรชาร์จจะช่วยรักษาระดับกระแสรีแอคเตอร์ดีซีให้สูงกว่าค่ายอดกระแสใน

สาย ทำให้แรงดันตกคร่อมในทุกบริดจ์เซลล์มีค่าเข้าใกล้ศูนย์ ทำให้ไม่มีกระแสไหลผ่านรีแอคเตอร์เอซีและ ไม่เกิดความผิดพลาดที่ด้านยอดของแรงดันขาออกในสภาวะปกติ



รูปที่ 2.18 อุปกรณ์จำกัดกระแสลัดวงจรแบบบริดจ์หลายเซลล์ เมื่อมีวงจรชาร์จ

หลักการทำงานก่อนสภาวะชาร์จ (pre-charge state) : ก่อนเข้าสู่สภาวะชาร์จจะให้ S_{bpAC} นำกระแส ทำให้กระแสในสายทั้งหมดจะไหลผ่าน S_{bpAC} ต่อมาจะเข้าสู่สภาวะชาร์จโดยไทรสเตอร์ T1, T2, TC1, TC2 นำกระแสเต็มคลื่นเพื่อชาร์จระดับกระแสรีแอคเตอร์ดีซีอย่างรวดเร็ว เมื่อระดับกระแสรีแอคเตอร์ดีซีสูงกว่าค่ายอดกระแสในสาย ไทรสเตอร์ TC1, TC2 จะถูกเปลี่ยนมุมนำกระแสเพื่อรักษาระดับกระแสรีแอคเตอร์ดีซี โดยควบคุมไทรสเตอร์ T3, T4 ให้นำกระแสเต็มคลื่นและหยุดนำกระแส S_{bpAC} ทำให้กระแสในสายทั้งหมดไหลผ่านบริดจ์เซลล์แล้วจึงเข้าสู่สภาวะปกติ

ตารางที่ 2.1 สรุปอุปกรณ์จำกัดกระแสแบบบริดจ์ชนิดต่างๆ

ลักษณะ	อุปกรณ์จำกัดกระแสชนิดรีแอคเตอร์ดีซีและมิงจอร์ชาร์จ	อุปกรณ์จำกัดกระแสชนิดรีแอคเตอร์ดีซีและเอซีแบบหลายเซลล์
โครงสร้างอุปกรณ์	รูปที่ 2.13	รูปที่ 2.18
การออกแบบในลักษณะโมดูล	-	ใช่
ระดับกระแสลัดวงจร	-	ถูกออกแบบด้วยรีแอคเตอร์เอซี
กระแสลัดวงจรในช่วงแรกถูกจำกัดด้วย	รีแอคเตอร์ดีซี	รีแอคเตอร์ดีซีและเอซี

กระแสลัดวงจรในในสภาวะคง ตัวถูกจำกัดด้วย	รีแอกเตอร์ดีซี	รีแอกเตอร์เอซี
กระแสรีแอกเตอร์ดีซีสูงสุด	ระดับกระแสลัดวงจร	2 เท่าของกระแสรีแอกเตอร์ดีซี ในสภาวะปกติ
ความเร็วดีสชาร์จรีแอกเตอร์ดีซี	เร็ว	เร็ว
ขนาดของรีแอกเตอร์ดีซี	ใหญ่	เล็ก
พิกัดกระแสอุปกรณ์กึ่งตัวนำ	สูง	2 เท่าของกระแสรีแอกเตอร์ดีซี ในสภาวะปกติ
ขนาดหม้อแปลงชาร์จ : capacityของระบบไฟฟ้า	1 : 6	(1 : 100) x4

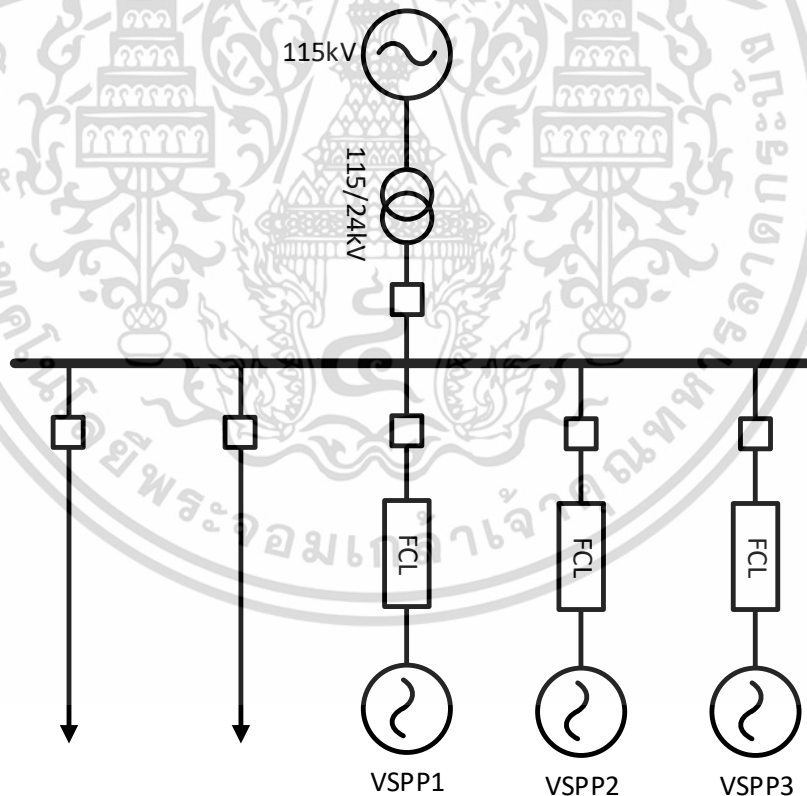
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3

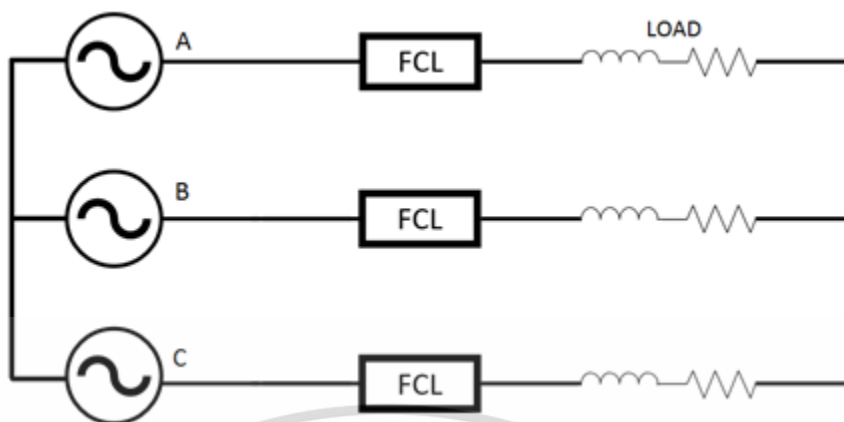
การออกแบบอุปกรณ์จำกัดกระแสลัดวงจรสำหรับระบบแรงดัน ระดับปานกลาง

3.1 การพิจารณาอุปกรณ์จำกัดกระแสลัดวงจรสำหรับใช้งานในระดับแรงดันปานกลาง

การไฟฟ้าได้กำหนดให้ผู้ผลิตไฟฟ้าขนาดเล็กมาก (Vspp) ผลิตกำลังไฟฟ้าได้สูงสุดไม่เกิน 10MVA, แรงดัน 11-33kV [11] โดยในการจำลองนี้เลือกที่จะจำลองการทำงานของอุปกรณ์จำกัดกระแสที่ระดับแรงดัน 24kV, กำลังไฟฟ้า 10MVA, กระแส 240A โดยวิธีการติดตั้งอุปกรณ์จำกัดกระแส นั้น จะนำอุปกรณ์จำกัดกระแสต่ออนุกรมกับฟิวเตอร์ดังรูปที่ 3.1 การติดตั้งอุปกรณ์จำกัดกระแสในระบบสามเฟส แสดงดังรูปที่ 3.2

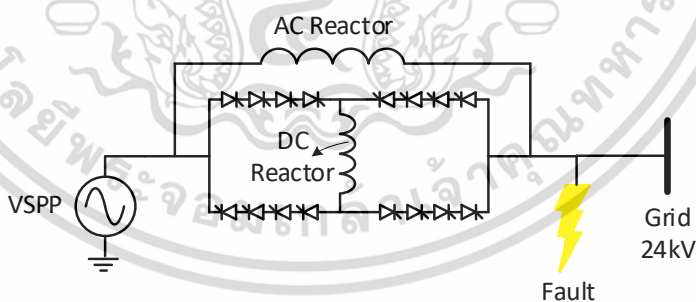


รูปที่ 3.1 โมเดลสำหรับจำลองการทำงานของอุปกรณ์จำกัดกระแส

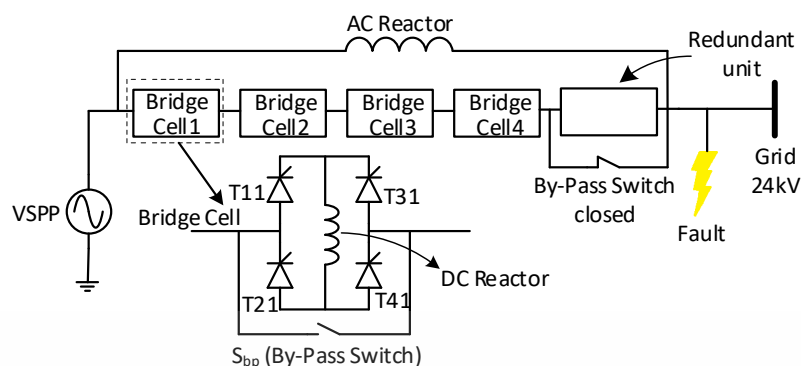


รูปที่ 3.2 การติดตั้งอุปกรณ์จำกัดกระแสลัดวงจรแบบบริดจ์หลายเซลล์ในระบบสามเฟส

หากต้องการนำไปประยุกต์ใช้ในฟีดเตอร์ของ vspp ที่ระดับแรงดัน 24kV, กำลังไฟฟ้า 10MVA โดยไม่ต้องการใช้หม้อแปลงไฟฟ้ากำลังลดระดับแรงดันเพื่อประหยัดค่าใช้จ่ายและลดพื้นที่ติดตั้ง จำเป็นต้องนำไทรสเตอร์มาต่ออนุกรมกันเพื่อให้สามารถใช้งานในระบบไฟฟ้า 24kV ซึ่งจะมีแรงดันสูงสุดตกคร่อมอุปกรณ์จำกัดกระแสอยู่ที่ 19.59 kV หากพิจารณาจากพิกัดไทรสเตอร์ที่มีจำหน่ายในปัจจุบันที่มีพิกัดแรงดันสูงสุดอยู่ที่ 6.5kV และพิกัดกระแส 1,100A [12] จึงจำเป็นต้องใช้ไทรสเตอร์จำนวน 4 ตัวต่ออนุกรมกันดังรูปที่ 3.3 หรือสามารถนำไทรสเตอร์พิกัดเดียวกันนี้มาสร้างเป็นบริดจ์เซลล์ซึ่งประกอบไปด้วยไทรสเตอร์ 4 ตัว และรีแอคเตอร์ดีซี 1 ตัว จำนวน 4 บริดจ์เซลล์มาต่ออนุกรมกันดังรูปที่ 3.4



รูปที่ 3.3 อุปกรณ์จำกัดกระแสแบบบริดจ์หนึ่งเฟส



รูปที่ 3.4 อุปกรณ์จำกัดกระแสแบบบริดจ์หลายเซลล์

การใช้บริดจ์เซลล์มีข้อดีคือ ในแต่ละเซลล์มีการออกแบบที่เหมือนกัน หากมีเซลล์ใดเสียก็สามารถนำเซลล์สำรองมาแทนที่ได้ทันที ทำให้ง่ายต่อการบำรุงรักษาและลดต้นทุน นอกจากนี้ยังสามารถเพิ่มบริดจ์เซลล์เพื่อใช้แทนบริดจ์เซลล์ที่เสียหาย เพื่อให้อุปกรณ์ทำงานได้อย่างมีความน่าเชื่อถือสูง

โดยจำนวนบริดจ์เซลล์ n อาจคำนวณได้จาก

$$n > \frac{U_{lm}}{V_{RRM}}$$

$$\frac{U_{lm}}{V_{RRM}} = \frac{24,000\sqrt{2}}{\sqrt{3} \cdot 6.5k} = \frac{19.59k}{6.5k} = 3.02$$

$$n = 4$$

เมื่อ U_{lm} คือ ค่ายอดของแรงดันไลน์-นิวตรอนของระบบไฟฟ้า (peak)

V_{RRM} คือ ค่าพิคัดแรงดันสูงสุดที่ไทรสเตอร์สามารถทนได้

n คือ จำนวนบริดจ์เซลล์

3.1.1 การออกแบบรีแอคเตอร์เอซี (L_a)

ค่าของรีแอคเตอร์เอซีสามารถคำนวณได้จากการนำค่าพารามิเตอร์ต่างๆที่กำหนดไว้ แทนลงในสมการที่ 2.1 โดยกำหนดค่าพารามิเตอร์ต่างๆดังนี้ I_{sc} กำหนดที่ 5 เท่าของพิคัดกระแสในสายส่ง มีค่าเท่ากับ 1,200A, U_n มีค่าเท่ากับ $24/\sqrt{3}$ kV และ ω คือความถี่เชิงมุมของระบบไฟฟ้า มีค่าเท่ากับ $2\pi f$ โดย f มีค่าเท่ากับ 50Hz

$$L_a = \frac{U_n}{\omega I_{sc}}$$

$$L_a = \frac{24 * 10^3}{2 * \pi * 50 * 1200} = 37 \text{ mH}$$

เมื่อ L_a คือ ค่าอินดักแตนซ์ของรีแอกเตอร์เอซี

I_{sc} คือ ขนาดของกระแสลัดวงจรที่ยอมให้ไหลผ่านอุปกรณ์ได้

U_n คือ ค่าแรงดันไลน์-นิวตรอนของระบบไฟฟ้า (rms)

f คือ ค่าความถี่ของระบบไฟฟ้า

3.1.2 การออกแบบรีแอกเตอร์ดีซี (L_d)

ค่าของรีแอกเตอร์ดีซีสามารถคำนวณได้จากการนำค่าพารามิเตอร์ต่างๆที่กำหนดไว้ แทนลงในสมการที่ 2.4 โดยกำหนดค่าพารามิเตอร์ต่างๆดังนี้ U_{lm} มีค่าเท่ากับ $24\sqrt{2}/\sqrt{3}$ kV, I_m มีค่าเท่ากับ $240\sqrt{2}$ A และ f มีค่าเท่ากับ 50Hz โดยในการออกแบบนี้เลือกที่จะแบ่งออกเป็น 4 บริดจ์เซลล์

$$L_d(total) = \frac{2U_{lm}}{\omega I_m}$$

$$L_d(total) = \frac{2 * \left(\frac{\sqrt{2} * 24 * 10^3}{\sqrt{3}} \right)}{2 * \pi * 50 * (240\sqrt{2})} = 367 \text{ mH}$$

$$L_d = \frac{367 \text{ mH}}{4} = 91 \text{ mH}$$

เมื่อ $L_d(total)$ คือ ค่าอินดักแตนซ์รวมของรีแอกเตอร์ดีซี

L_d คือ ค่าอินดักแตนซ์ของรีแอกเตอร์ดีซี ต่อ 1 วงจรบริดจ์

I_m คือ กระแสของรีแอกเตอร์ดีซีในสภาวะคงตัว

3.1.3 การกำหนดความต้านทานลัดวงจร (R_f)

ค่าของความต้านทานลัดวงจรสามารถคำนวณได้จากการนำค่าพารามิเตอร์ต่างๆที่กำหนดไว้ แทนลงในสมการที่ 3.1 โดยกำหนดค่าพารามิเตอร์ต่างๆดังนี้ I_f กำหนดที่ 20 เท่าของกระแสพิกค์ มีค่าเท่ากับ 4800A, U_n มีค่าเท่ากับ $24/\sqrt{3}$ kV โดยกำหนดให้เกิดการลัดวงจรเป็นเวลา 5 ไมโครวินาที เนื่องจากโดยทั่วไปแล้วเซอร์กิตเบรกเกอร์จะตัดวงจรเมื่อเกิดการลัดวงจรไปแล้วประมาณ 5 ไมโครวินาที [9]

$$R_f = \frac{U_n}{I_f} \quad (3.1)$$

$$R_f = \frac{24 * 10^3}{\frac{\sqrt{3}}{4800}} = 2.88 \Omega$$

- เมื่อ R_f คือ ค่าความต้านทานลัดวงจร
 I_f คือ ขนาดของกระแสลัดวงจร
 U_{lm} คือ ค่ายอดของแรงดันไลน์-นิวตรอนของระบบไฟฟ้า
 I_m คือ กระแสของรีแอกเตอร์ดีซีในสภาวะคงตัว

3.1.4 การกำหนดโหลดของระบบ (Z_{load})

ค่าโหลดของระบบสามารถคำนวณได้จากการนำค่าพารามิเตอร์ต่างๆที่กำหนดไว้ แทนลงในสมการที่ 3.2 - 3.5 โดยกำหนดค่าพารามิเตอร์ต่างๆดังนี้ กำหนดให้เป็นรีแอกทีฟโหลด ($R - L$) ที่มีค่าตัวประกอบกำลังเท่ากับ 0.8, I_{load} กำหนดที่ 80% ของกระแสพิกัด มีค่าเท่ากับ 190A, U_n มีค่าเท่ากับ $24/\sqrt{3}$ kV

$$Z_{load} = \frac{U_n}{I_{load}} \quad (3.2)$$

$$R_{load} = Z_{load} * \cos \theta = Z_{load} * \cos(\cos^{-1}(PF)) \quad (3.3)$$

$$X_{L-load} = Z_{load} * \sin \theta = Z_{load} * \sin(\cos^{-1}(PF)) \quad (3.4)$$

$$L_{load} = \frac{X_{L-load}}{\omega} = \frac{X_{L-load}}{2\pi f} \quad (3.5)$$

- เมื่อ Z_{load} คือ ค่าอิมพีแดนซ์รวมของโหลดในระบบ
 I_{load} คือ กระแสโหลดของระบบ
 R_{load} คือ ค่าความต้านทานของโหลด
 X_{L-load} คือ ค่ารีแอกแตนซ์ของโหลด
 L_{load} คือ ค่าอินดักแตนซ์ของโหลด
 PF คือ ค่าตัวประกอบกำลังของโหลด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$Z_{load} = \frac{24 * 10^3}{\frac{\sqrt{3}}{190}} = 72.92\Omega$$

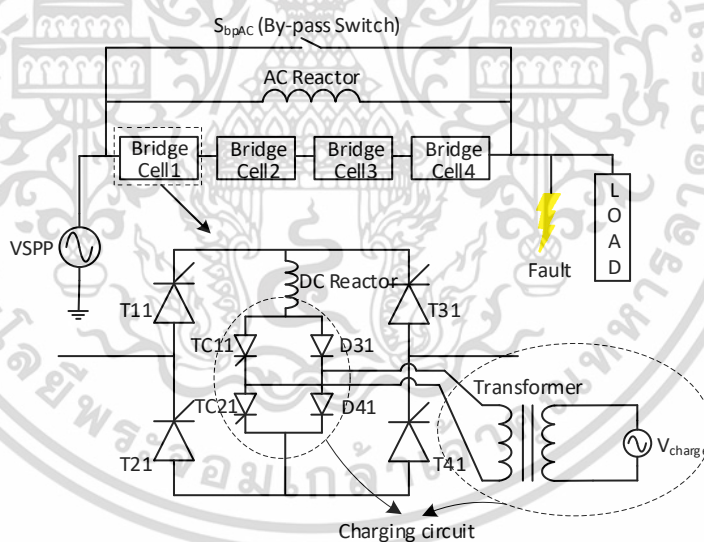
$$R_{load} = Z_{load} * \cos \theta = 72.92 * \cos(\cos^{-1}(0.8)) = 58.3\Omega$$

$$X_{L-load} = Z_{load} * \sin \theta = 72.92 * \sin(\cos^{-1}(0.8)) = 43.7\Omega$$

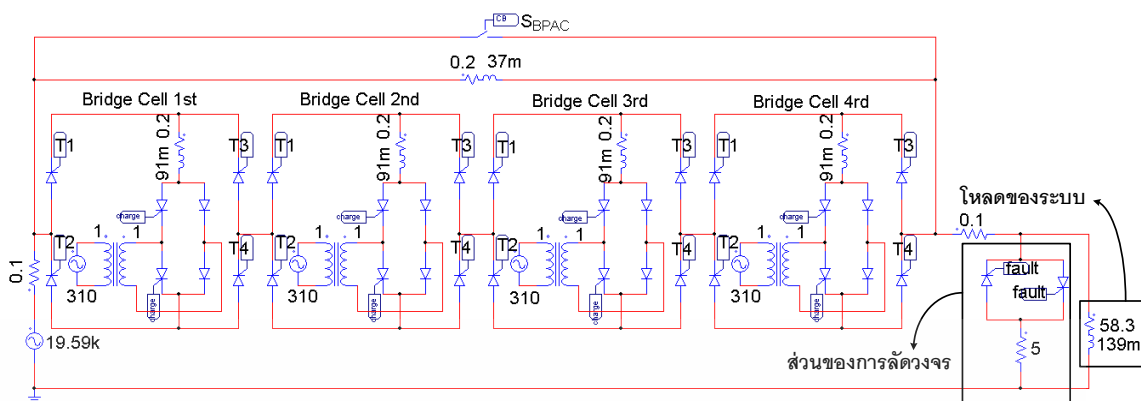
$$L_{load} = \frac{X_{L-load}}{\omega} = \frac{43.7}{2 * \pi * 50} = 139mH$$

3.2 แบบจำลองและผลการจำลองที่ระดับแรงดัน 24kV ด้วยโปรแกรม PSIM

โครงสร้างและแบบจำลองอุปกรณ์จำกัดกระแสแสดงดังรูปที่ 3.5 และรูปที่ 3.6 ซึ่งประกอบไปด้วยรีแอคเตอร์เอซี บายพาสสวิทช์และบริดจ์เซลล์จำนวน 4 บริดจ์เซลล์ต่ออนุกรมกัน ในแต่ละบริดจ์เซลล์จะประกอบไปด้วยบริดจ์ไทรสเตอร์, รีแอคเตอร์ดีซี และวงจรรชาร์จซึ่งต่ออนุกรมกับรีแอคเตอร์ดีซี



รูปที่ 3.5 โครงสร้างอุปกรณ์จำกัดกระแสที่ใช้ในการจำลอง



รูปที่ 3.6 แบบจำลองอุปกรณ์จำกัดกระแสใน PSIM

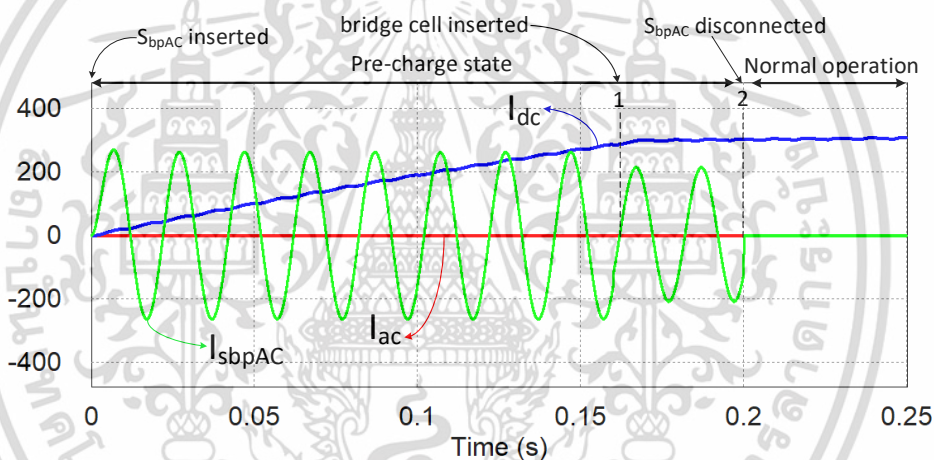
เพื่อศึกษาการทำงานของอุปกรณ์จำกัดกระแส จึงมีการจำลองด้วยโปรแกรม PSIM โดยค่าพารามิเตอร์ที่ใช้ในการจำลองการทำงานของอุปกรณ์จำกัดกระแสแสดงดังตารางที่ 3.1

ตารางที่ 3.1 ค่าพารามิเตอร์ที่ใช้ในการจำลองการทำงานที่ระดับแรงดันปานกลาง 24kV

สัญลักษณ์	ความหมาย	ขนาด
V_s	แรงดันแหล่งจ่าย (ไลน์-ไลน์) (rms)	24 kV
f	ความถี่ของระบบไฟฟ้า	50 Hz
r_s	ความต้านทานของแหล่งจ่าย	0.1 Ω
r_l	ความต้านทานภายในสาย	0.1 Ω
V_T	แรงดันตกคร่อมไทรสเตอร์	1.1 V
V_D	แรงดันตกคร่อมไดโอด	1.1 V
I_{load}	กระแสโหลด (rms)	190 A
L_d	อินดักแตนซ์ของรีแอคเตอร์ดีซี ต่อ 1 วงจรบริดจ์	91 mH
r_d	ความต้านทานภายในของรีแอคเตอร์ดีซี	0.2 Ω
L_{ac}	อินดักแตนซ์ของรีแอคเตอร์เอซี	37 mH
r_a	ความต้านทานภายในของรีแอคเตอร์เอซี	0.2 Ω
Z_{load}	อิมพีแดนซ์โหลด	58.3 + j43.7 Ω
R_f	ความต้านทานลัดวงจร	3 Ω
V_{charge}	แรงดันชาร์จ (rms)	220 V

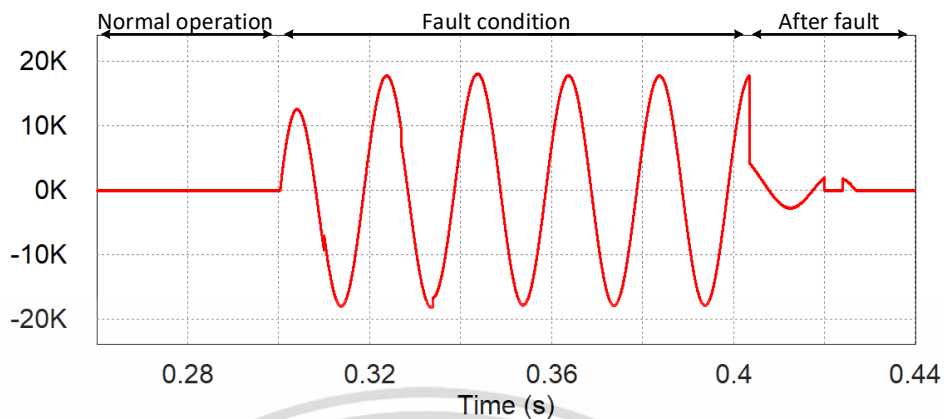
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หากไม่ต้องการให้หยุดการเชื่อมต่อระบบไฟฟ้าขณะแทรกอุปกรณ์เข้าไปในระบบ จะต้องมีการนำบายพาสสวิตช์ S_{bpAC} เข้ามาใช้ งาน ในรูปที่ 3.7 แสดงกระแสแอกเตอร์ดีซีและเอซีในช่วงก่อนแทรกอุปกรณ์เข้าไปในระบบ ก่อนที่อุปกรณ์เริ่มทำงาน (pre-charge state) จะเปิดการทำงาน S_{bpAC} ทำให้กระแสในสายทั้งหมดไหลผ่าน S_{bpAC} ต่อมาจะเข้าสู่สภาวะชาร์จ (charging state) โดยเริ่มทำการชาร์จรีแอกเตอร์ดีซีด้วยวงจรชาร์จโดยให้ไทรสเตอร์ TC1, TC2 นำกระแสเต็มคลื่น ทำให้ในช่วงเริ่มการทำงานของอุปกรณ์ไม่เกิดความผิดปกติขึ้นเนื่องจากกระแสในสายไม่ได้ผ่านรีแอกเตอร์ดีซีและเอซี เมื่อกระแสแอกเตอร์ดีซีสูงกว่าค่ายอดของกระแสในสายที่ตำแหน่งหมายเลข 1 ก็จะเปลี่ยนมุมนำกระแสของไทรสเตอร์ TC1, TC2 เพื่อรักษาระดับกระแสแอกเตอร์ดีซี รวมทั้งควบคุมให้แต่ละบริดจ์เซลล์นำกระแสเต็มคลื่น ทำให้กระแสในสายบางส่วน ไหลผ่านบริดจ์เซลล์ ต่อมาที่ตำแหน่งหมายเลข 2 เพื่อเข้าสู่สภาวะปกติ ก็จะหยุดการทำงาน S_{bpAC} เพื่อให้กระแสในสายทั้งหมดไหลผ่านบริดจ์เซลล์

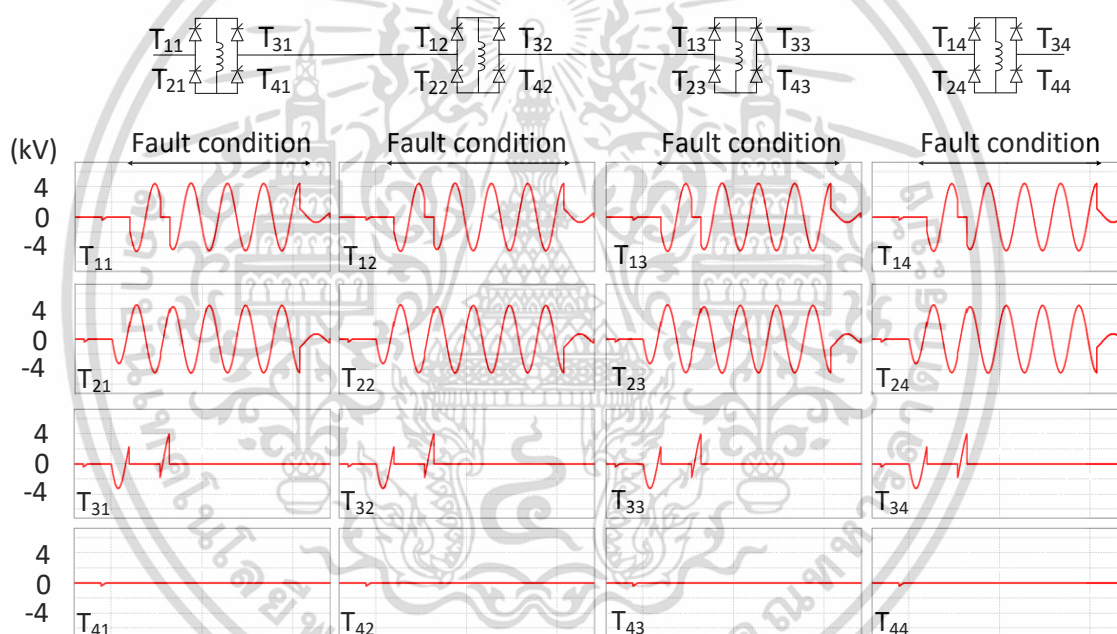


รูปที่ 3.7 รูปคลื่นกระแสสวิตช์บายพาส, กระแสรีแอกเตอร์ดีซีและกระแสแอกเตอร์เอซีในสภาวะชาร์จ

ในสภาวะลัดวงจร กระแสลัดวงจรจะถูกจำกัดโดยรีแอกเตอร์เอซีเท่านั้น ทำให้แรงดันแหล่งจ่ายตกคร่อมรีแอกเตอร์เอซีดังรูปที่ 3.8 ดังนั้นจึงเกิดแรงดันตกคร่อมไทรสเตอร์และรีแอกเตอร์ดีซีดังรูปที่ 3.9 และรูปที่ 3.10 ซึ่งจะเห็นได้ว่าการแบ่งเป็น 4 บริดจ์เซลล์ทำให้แรงดันตกคร่อมไทรสเตอร์และรีแอกเตอร์ดีซีจะถูกแบ่งเท่าๆกัน เหลือเพียง $\frac{1}{4}$ เท่าของแรงดันรีแอกเตอร์เอซี

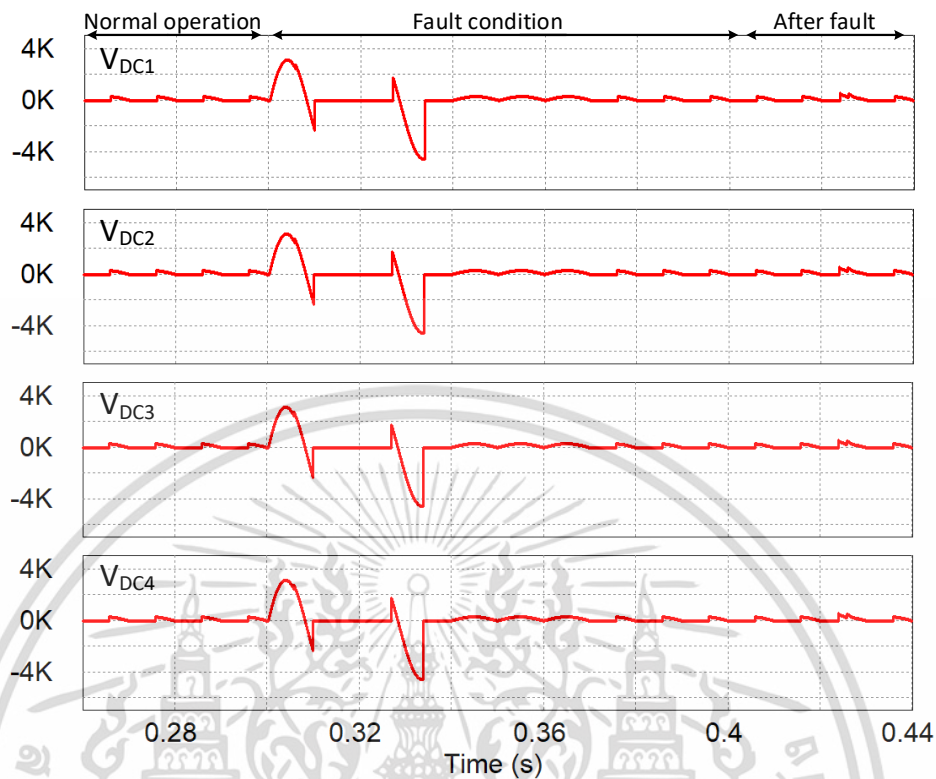


รูปที่ 3.8 รูปคลื่นแรงดันรีแอกเตอร์เอซีในสภาวะลัดวงจร

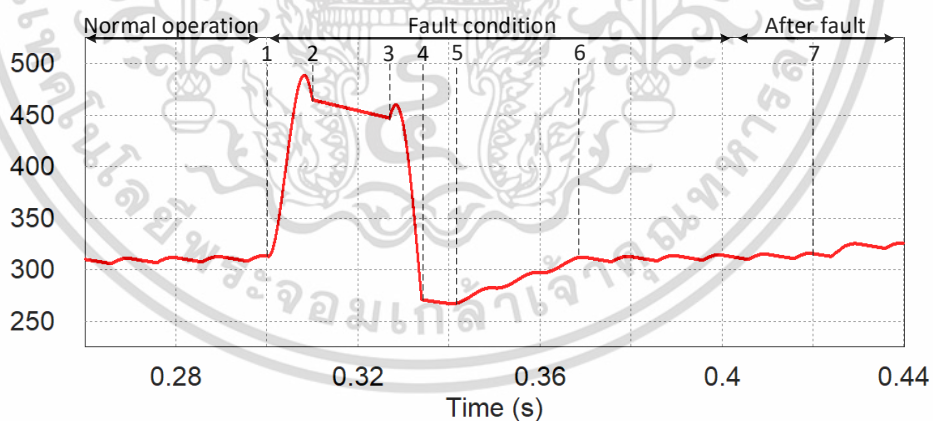


รูปที่ 3.9 รูปคลื่นแรงดันไทรสเตอร์ในสภาวะลัดวงจร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



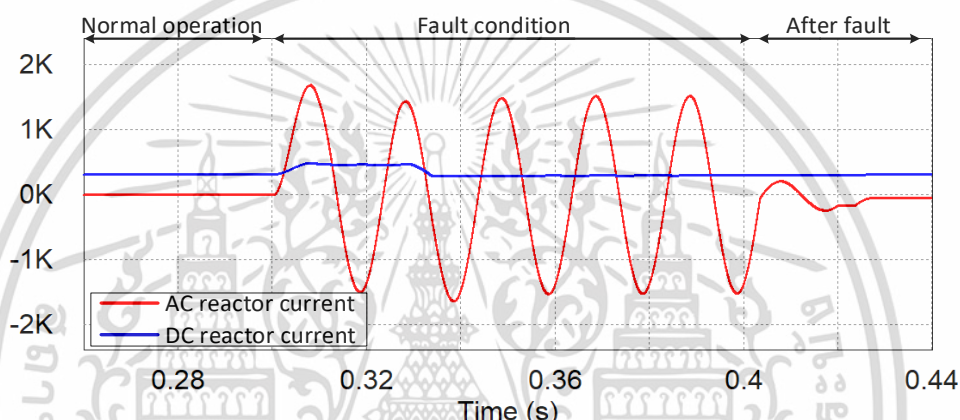
รูปที่ 3.10 รูปคลื่นแรงดันรีแอคเตอร์ดีซีของแต่ละบริดจ์เซลล์



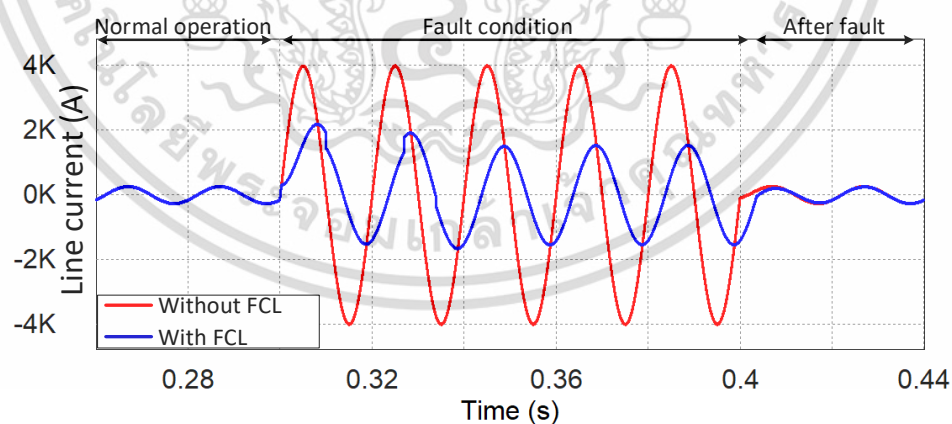
รูปที่ 3.11 รูปคลื่นกระแสรีแอคเตอร์ดีซีในสภาวะลัดวงจร

รูปที่ 3.11 แสดงกระแสรีแอคเตอร์ดีซีในสภาวะลัดวงจร เมื่อเกิดลัดวงจรขึ้น (หมายเลข 1) กระแสรีแอคเตอร์ดีซีจะเพิ่มสูงขึ้นถึงประมาณ 2 เท่าของกระแสปกติ ในขณะที่เกิดการลัดวงจรขึ้นจะเข้าสู่การควบคุมแบบไหลวนอิสระ (หมายเลข 2) โดยหยุดนำกระแสไทรสเตอร์ T1, T2, TC1, TC2 ทำให้กระแสที่

ไหลผ่านหม้อแปลงในวงจรขาร์จสูงแค่ครึ่งไซเคิลแรกของการลัดวงจร แล้วควบคุมด้วยการคืนพลังงานกลับสู่ระบบ (หมายเลข 3) โดยเปลี่ยนมุมนำกระแส T1, T4 ที่มุม 120° ต่อมาจะควบคุมด้วยการไหลวนอิสระอีกครั้ง (หมายเลข 4) ในรูปคลื่นจะเห็นได้ว่าระดับกระแสแอกเตอร์ดีซีอยู่ต่ำกว่าในสภาวะปกติ จึงควบคุมไทรสเตอร์ TC1, TC2 ให้นำกระแสเต็มคลื่น (หมายเลข 5) เพื่อยกระดับกระแสแอกเตอร์ดีซีจนเมื่อกระแสแอกเตอร์ดีซีสูงใกล้เคียงกับในสภาวะปกติ (หมายเลข 6) จึงเปลี่ยนมุมนำกระแสของไทรสเตอร์ TC1, TC2 เพื่อรักษาระดับกระแสแอกเตอร์ดีซีต่อมาเมื่อการลัดวงจรถูกกำจัดออกจากระบบแล้ว (หมายเลข 7) ก็เข้าสู่สภาวะปกติอีกครั้ง



รูปที่ 3.12 รูปคลื่นกระแสแอกเตอร์เอซีและดีซีในสภาวะลัดวงจร



รูปที่ 3.13 รูปคลื่นกระแสในสายเมื่อติดตั้งและไม่ได้ติดตั้งอุปกรณ์จำกัดกระแส

ดังรูปที่ 3.12 ในช่วงครึ่งไซเคิลแรกของการลัดวงจร ทั้งรีแอคเตอร์ดีซีและเอซีจะทำหน้าที่จำกัดกระแสลัดวงจร ทำให้กระแสในรีแอคเตอร์ดีซีและเอซีมีค่าเพิ่มสูงขึ้น ในครึ่งไซเคิลถัดมาจะทำการปลดบริดจ์เซลล์ออกจากระบบ ทำให้กระแสลัดวงจรทั้งหมดถูกจำกัดโดยรีแอคเตอร์เอซีเท่านั้น

รูปคลื่นกระแสในสายแสดงดังรูปที่ 3.13 เมื่อติดตั้งอุปกรณ์จำกัดกระแสแล้ว ขนาดของกระแสลัดวงจรจะลดลงจาก 2,800A เหลือ 1,100A



บทที่ 4

การออกแบบอุปกรณ์จำกัดกระแสลัดวงจร

ชนิดวงจรบริดจ์แบบหลายเซลล์ สำหรับเครื่องต้นแบบ

เครื่องต้นแบบอุปกรณ์จำกัดกระแสลัดวงจรชนิดวงจรบริดจ์แบบหลายเซลล์ ถูกสร้างขึ้นเพื่อศึกษา ทดสอบและควบคุมการทำงาน ว่าอุปกรณ์จำกัดกระแสสามารถทำงานได้ตามที่จำลองไว้ โดยจำลองการทำงานด้วยโปรแกรมคอมพิวเตอร์ PSIM

เนื่องจากข้อจำกัดของห้องปฏิบัติการ ทำให้ไม่สามารถทดลองได้ในระดับแรงดันปานกลาง 24kV จึงทำการสร้างเครื่องต้นแบบและทดลองที่ระดับแรงดัน 220V แต่ยังคงจำนวนบริดจ์เซลล์ไว้ที่ 4 เซลล์ เพื่อทดลองและยืนยันการทำงานว่าสามารถทำงานได้

เนื่องจากผลการทดลองที่ผ่านมา รีแอกเตอร์ดีซีที่นำมาใช้มีความต้านทานภายในอีกทั้งมีแรงดันตกคร่อมไทรซิสเตอร์ ทำให้เกิดความผิดปกติขึ้นบริเวณยอดของแรงดันขาออกในสภาวะการทำงานปกติ ดังนั้นวิทยานิพนธ์เล่มนี้จึงเลือกใช้วงจรชาร์จแบบต่ออนุกรมเข้ากับรีแอกเตอร์ดีซีเพื่อแก้ไขปัญหา

4.1 การออกแบบค่าพารามิเตอร์เพื่อใช้ในการสร้างเครื่องต้นแบบ

4.1.1 การออกแบบรีแอกเตอร์เอซี (L_a)

ค่าของรีแอกเตอร์เอซีสามารถคำนวณได้จากการนำค่าพารามิเตอร์ต่างๆที่กำหนดไว้ แทนลงในสมการที่ 2.1 โดยกำหนดค่าพารามิเตอร์ต่างๆดังนี้ I_{sc} มีค่าเท่ากับ 20, U_n มีค่าเท่ากับ 220V และ f มีค่าเท่ากับ 50Hz

$$L_a = \frac{220}{2 * \pi * 50 * 20} = 35mH$$

4.1.2 การออกแบบรีแอกเตอร์ดีซี (L_d)

ค่าของรีแอกเตอร์ดีซีสามารถคำนวณได้จากการนำค่าพารามิเตอร์ต่างๆที่กำหนดไว้ แทนลงในสมการที่ 2.4 โดยกำหนดค่าพารามิเตอร์ต่างๆดังนี้ U_{im} มีค่าเท่ากับ $220\sqrt{2}V$, I_m มีค่าเท่ากับ $5\sqrt{2}A$ และ f มีค่าเท่ากับ 50Hz โดยค่าของรีแอกเตอร์ดีซีจะถูกแบ่งเป็น 4 ส่วน เนื่องจากออกแบบในลักษณะ 4 โมดูลต่ออนุกรมกัน

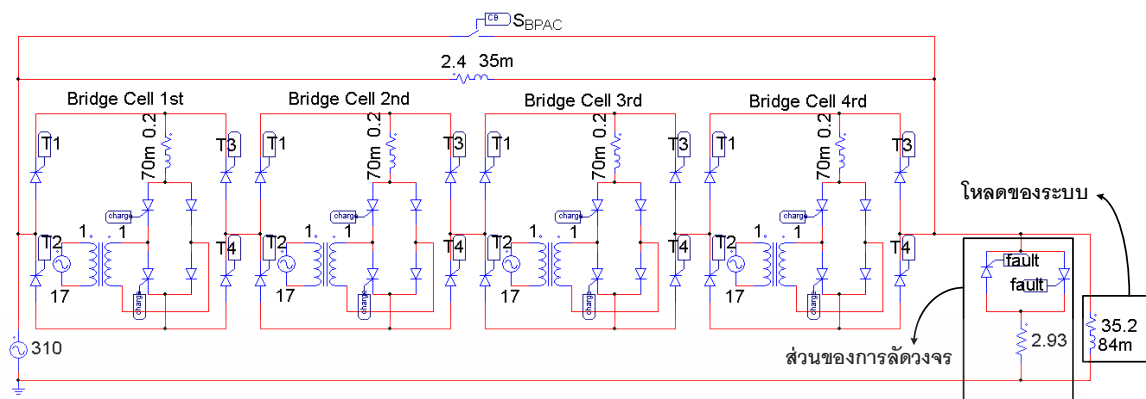
$$L_d = \frac{2 * \frac{220\sqrt{2}}{4}}{2 * \pi * 50 * 5\sqrt{2}} = 70mH$$

4.2 แบบจำลองการทำงานด้วยโปรแกรม PSIM และโครงสร้างเครื่องต้นแบบ

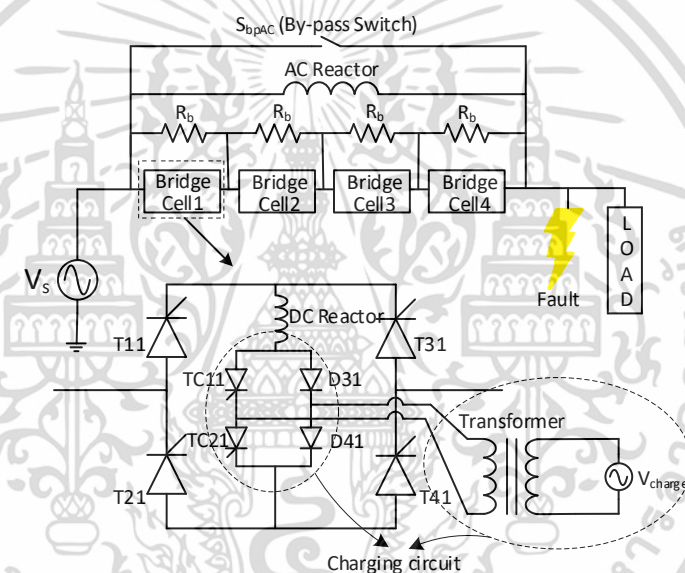
ในการจำลองการทำงาน จะเลือกใช้พารามิเตอร์ดังตารางที่ 4.1 และโครงสร้างอุปกรณ์ที่ใช้ในการจำลองแสดงดังรูปที่ 4.1 โดยในการจำลองนี้เลือกที่จะนำวงจรชาร์จเข้ามาใช้ในแต่ละเซลล์ด้วย

ตารางที่ 4.1 ค่าพารามิเตอร์ที่ใช้ในการจำลองการทำงานในเครื่องต้นแบบ

สัญลักษณ์	ความหมาย	ขนาด
V_s	แรงดันแหล่งจ่าย (ไลน์-นิวตรอน) (rms)	220 V
f	ความถี่ของระบบไฟฟ้า	50 Hz
V_T	แรงดันตกคร่อมไทรสเตอร์	0.8 V
V_D	แรงดันตกคร่อมไดโอด	0.8 V
I_{load}	กระแสโหลด (rms)	5 A
L_d	อินดักแตนซ์ของรีแอคเตอร์ดีซี ต่อ 1 วงจรบริดจ์	70 mH
r_d	ความต้านทานภายในของรีแอคเตอร์ดีซี	0.2 Ω
L_a	อินดักแตนซ์ของรีแอคเตอร์เอซี	35 mH
r_a	ความต้านทานภายในของรีแอคเตอร์เอซี	2.4 Ω
Z_{load}	อิมพีแดนซ์โหลด	35.2 + j26.4 Ω
R_f	ความต้านทานลัดวงจร	2.93 Ω
V_{charge}	แรงดันชาร์จ (rms)	12 V



รูปที่ 4.1 แบบจำลองอุปกรณ์จำกัดกระแสแบบบริดจ์หลายเซลล์ด้วย PSIM



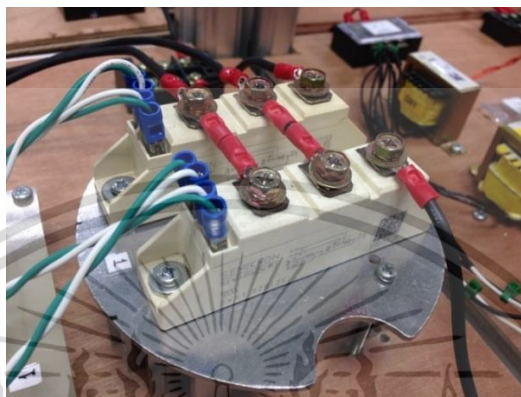
รูปที่ 4.2 โครงสร้างอุปกรณ์จำกัดกระแสแบบบริดจ์หลายเซลล์

จากรูปที่ 4.2 แสดงโครงสร้างของเครื่องต้นแบบอุปกรณ์จำกัดกระแส ซึ่งประกอบไปด้วยรีแอคเตอร์เอซีใช้ในการจำกัดกระแสลัดวงจร บริดจ์เซลล์จำนวน 4 บริดจ์เซลล์ที่ออกแบบในลักษณะโมดูลต่ออนุกรมกันเพื่อให้ทนแรงดันได้สูงขึ้นเพื่อจำลองการใช้งานที่ระดับแรงดันปานกลาง และตัวต้านทานต่อขนานในแต่ละบริดจ์เซลล์ เนื่องจากในการทดลองก่อนหน้านี้ แรงดันที่ตกคร่อมในแต่ละเซลล์มีค่าไม่เท่ากัน จึงต้องใช้ตัวต้านทานเพื่อแบ่งแรงดันให้แต่ละเซลล์มีแรงดันตกคร่อมเท่ากัน โดยในแต่ละบริดจ์เซลล์จะประกอบไปด้วย 2 ส่วน ในส่วนของวงจรหลักจะประกอบไปด้วยบริดจ์ไทรสเตอร์ และรีแอคเตอร์ดีซี ส่วนวงจรชาร์จซึ่งประกอบด้วยกึ่งไดโอด กึ่งไทรสเตอร์และหม้อแปลงไฟฟ้า จะถูกต่ออนุกรมเข้ากับรีแอคเตอร์ดีซีในทุกๆบริดจ์เซลล์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2.1 วงจรบริดจ์ไทรสเตอร์

วงจรบริดจ์ไทรสเตอร์ดังรูปที่ 4.3 ประกอบด้วยไทรสเตอร์หนึ่งกิ่ง เบอร์ SKKT92B/12E จำนวน 2 ตัวต่อหนึ่งบริดจ์เซลล์ มีพิกัดกระแส 95A และพิกัดแรงดัน 1200V



รูปที่ 4.3 วงจรบริดจ์ไทรสเตอร์ที่สร้างขึ้นในเครื่องต้นแบบ

4.2.2 รีแอกเตอร์ดีซี

รีแอกเตอร์ดีซีแสดงดังรูปที่ 4.4 ในสภาวะปกติ กระแสจะไหลผ่านรีแอกเตอร์ดีซี เมื่อเกิดการลัดวงจร บริดจ์ไทรสเตอร์จะถูกควบคุมด้วยการไหลวนอิสระและการคืนพลังงานกลับสู่ระบบ ทำให้รีแอกเตอร์ดีซีดิสชาร์จกระแสที่สะสมภายใน ในเครื่องต้นแบบเลือกใช้ค่ารีแอกเตอร์ดีซีเท่ากับ 70mH

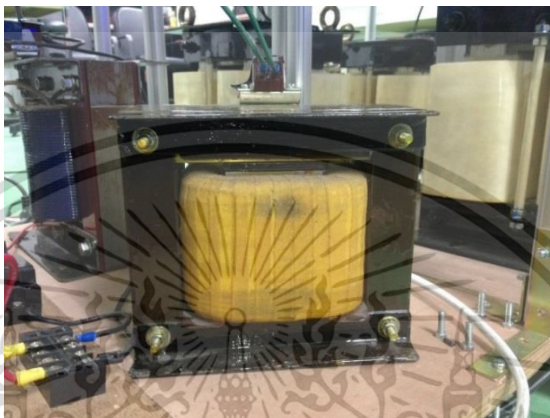


รูปที่ 4.4 รีแอกเตอร์ดีซี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2.3 รีแอกเตอร์เอซี

รีแอกเตอร์เอซีแสดงดังรูปที่ 4.5 ในสภาวะปกติ กระแสบางส่วนจะไหลผ่านรีแอกเตอร์เอซี ในสภาวะลัดวงจร รีแอกเตอร์เอซีจะจำกัดกระแสลัดวงจรทำให้กระแสลัดวงจรไหลผ่านรีแอกเตอร์เอซี โดยเลือกใช้ค่ารีแอกเตอร์เอซีเท่ากับ 35mH



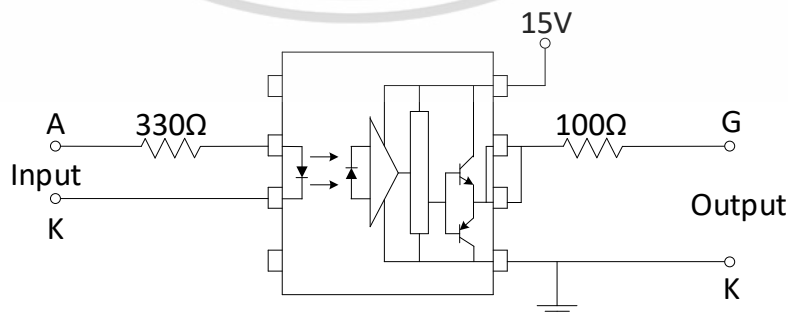
รูปที่ 4.5 รีแอกเตอร์เอซี

4.2.4 วงจรนำขั้วเกท

วงจรรนำขั้วเกทดังรูปที่ 4.6 และรูปที่ 4.7 ประกอบไปด้วยไอซีเบอร์ TLP250 โดยในการสร้างเครื่องต้นแบบนั้น เพื่อใช้สำหรับขับบริดจ์ไทรสเตอร์ในวงจรบริดจ์, ขับกึ่งไทรสเตอร์ในวงจรชาร์จและขับกึ่งไทรสเตอร์ในชุดสร้างการลัดวงจร

ที่ขา 2 ของ TLP250 นั้นต้องการให้กระแสไหลผ่าน 10mA และมีแรงดันตกคร่อมภายใน 1.6V ความต้านทาน $\frac{5-1.6}{10 \times 10^{-3}} = 340\Omega$ เลือกใช้ความต้านทาน 330 Ω

ที่ขา 6, 7 ใช้ในการส่งสัญญาณขั้วเกทไทรสเตอร์ ต้องการให้กระแสไหลผ่าน 150mA จึงเลือกใช้ความต้านทาน $\frac{15}{150 \times 10^{-3}} = 100\Omega$



รูปที่ 4.6 วงจรรนำขั้วเกท

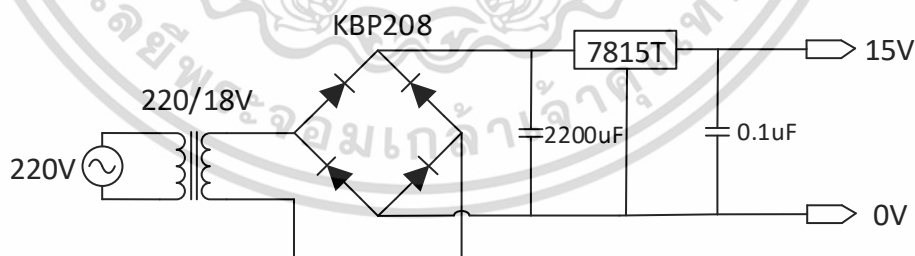
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



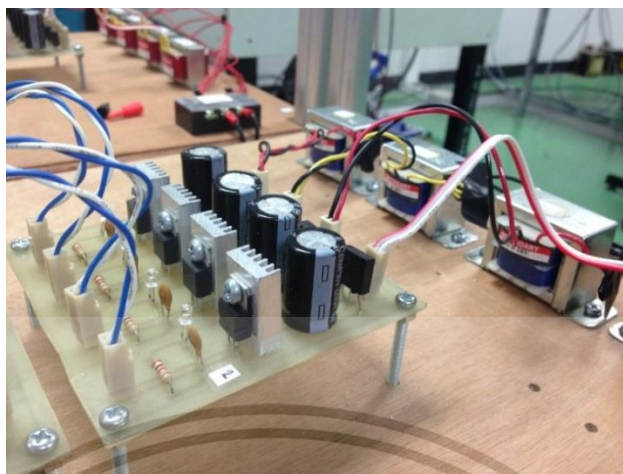
รูปที่ 4.7 วงจรนำขั้วเกทในเครื่องต้นแบบ

4.2.5 วงจรไฟเลี้ยงไทรสเตอร์

วงจรไฟเลี้ยงไทรสเตอร์ในเครื่องต้นแบบดังรูปที่ 4.8 และรูปที่ 4.9 ถูกสร้างขึ้นเพื่อนำไปใช้ขับเกทไทรสเตอร์ ซึ่งวงจรสร้างแหล่งจ่ายไฟดีซีประกอบไปด้วย หม้อแปลงแยกกราวด์ลดระดับแรงดัน 220/18V, วงจรเรียงกระแสบริดจ์ไดโอด ใช้ไอซีเบอร์ KBP 208 ซึ่งทำหน้าที่เปลี่ยนแรงดันไฟฟ้ากระแสสลับให้กลายเป็นแรงดันไฟฟ้ากระแสตรง, ตัวเก็บประจุขนาด 2,200 μ F เพื่อกำจัดริปเปิ้ล, ไอซีเบอร์ 7815 เพื่อเปลี่ยนให้แรงดันขาออกมีค่าเป็น 15Vdc และใช้ตัวเก็บประจุขนาด 0.1 μ F เพื่อกรองสัญญาณรบกวน



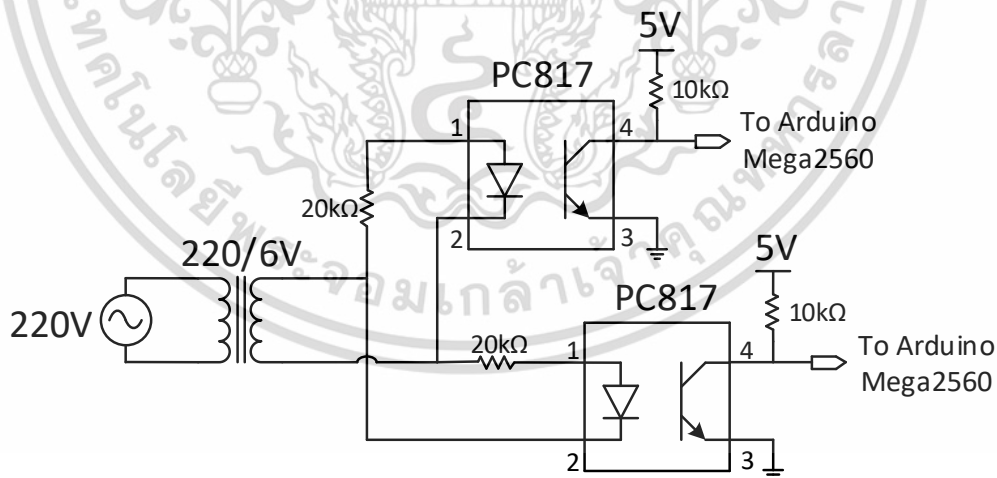
รูปที่ 4.8 วงจรไฟเลี้ยงไทรสเตอร์



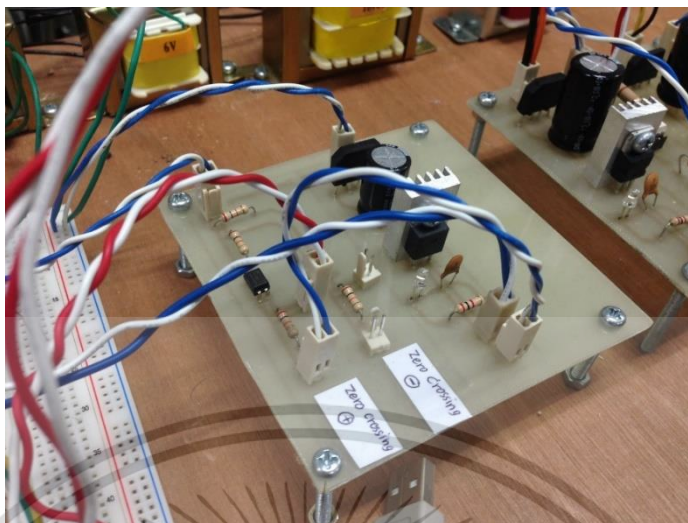
รูปที่ 4.9 ชุดวงจรไฟเลี้ยงไทรสเตอร์ในเครื่องต้นแบบ

4.2.6 วงจรตรวจจับผ่านศูนย์

วงจรตรวจจับผ่านศูนย์ดังรูปที่ 4.10 และรูปที่ 4.11 เป็นวงจรตรวจจับและส่งสัญญาณ เมื่อสัญญาณแรงดันแหล่งจ่ายรูปคลื่นไซน์ผ่านจุดศูนย์ ไอซี PC817 จะส่งสัญญาณไปยัง Arduino Mega2560 แล้วนำไปประมวลผล โดยการนำสัญญาณขาออกที่ขา 3, 4 มาเป็นตัวอ้างอิง โดยใช้ไอซี จำนวน 2 ตัวเพื่อใช้ตรวจจับสัญญาณทั้งด้านซีกบวกและซีกลบของแรงดันแหล่งจ่าย



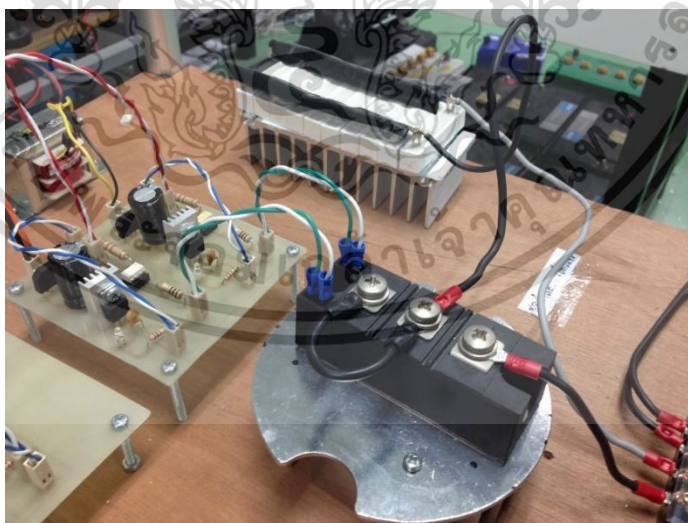
รูปที่ 4.10 วงจรตรวจจับผ่านศูนย์



รูปที่ 4.11 ชุดวงจรตรวจจับผ่านศูนย์ในเครื่องต้นแบบ

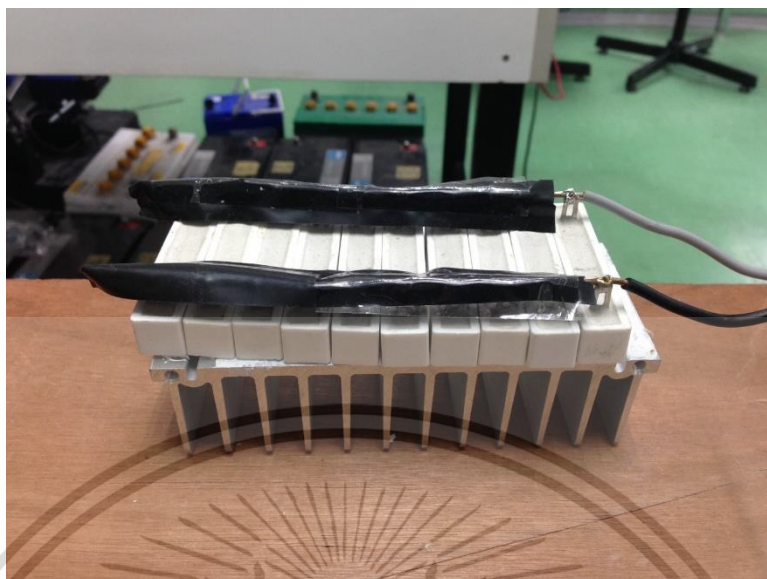
4.2.7 ชุดวงจรสร้างการลัดวงจร

ชุดจำลองการลัดวงจรในเครื่องต้นดังรูปที่ 4.12 และรูปที่ 4.13 เลือกใช้ไทรสเตอร์เบอร์ VSKT162/12PBF และวงจรขั้วเกท 2 ชุดในการจำลองการลัดวงจร เมื่อ Arduino mega 2560 ส่งสัญญาณลัดวงจรมา จะทำให้วงจรขั้วเกทจะทำหน้าที่ส่งสัญญาณให้ไทรสเตอร์ ทำให้กระแสในสายไหลผ่านความต้านทานลัดวงจรที่มีค่า 2.93Ω , 200watt จึงเสมือนเป็นการเกิดลัดวงจรขึ้น



รูปที่ 4.12 ชุดวงจรสร้างการลัดวงจร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.13 ความต้านทานลัดวงจร (R_f)

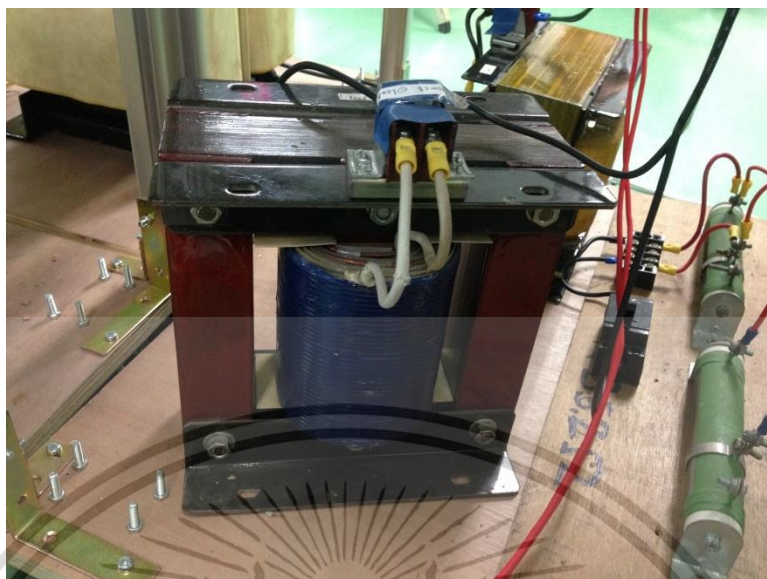
4.2.8 โหลดของระบบ

โหลดที่ใช้ในเครื่องต้นแบบดังรูปที่ 4.14 และรูปที่ 4.15 เลือกใช้โหลด R - L ที่มีค่าเท่ากับ $35.2 + j26.4\Omega$ เพื่อให้ได้ขนาดของกระแสโหลด 5A และมี PF เท่ากับ 0.8



รูปที่ 4.14 โหลดความต้านทาน

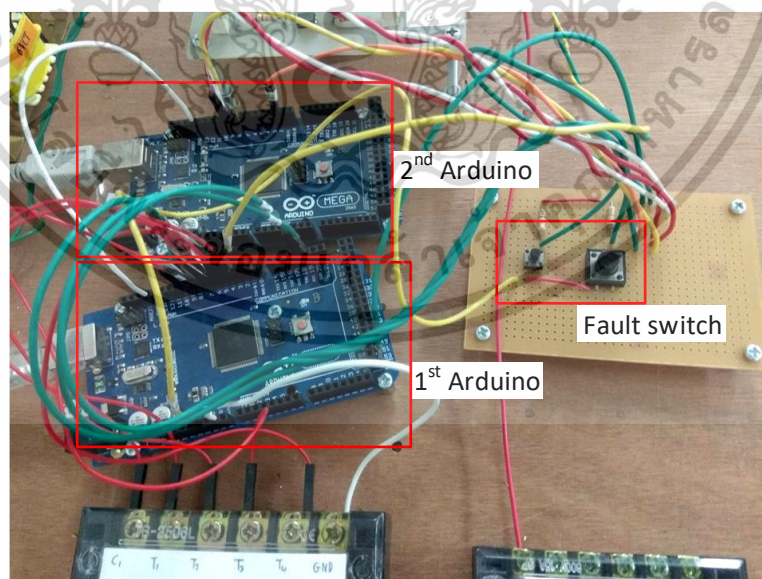
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.15 โหลดตัวเหนี่ยวนำ

4.2.9 ตัวประมวลผลสัญญาณ Arduino Mega2560

ตัวประมวลผลสัญญาณที่ใช้ในเครื่องต้นแบบดังรูปที่ 4.16 เลือกใช้ Arduino Mega2560 ในการควบคุมการทำงานของอุปกรณ์และจำลองการสร้างการลัดวงจร โดยจะมีหน้าที่ในการสร้างสัญญาณขับเกตให้กับไทรสเตอร์ และจะรับสัญญาณจากวงจรตรวจจับผ่านศูนย์



รูปที่ 4.16 ตัวประมวลผลสัญญาณ Arduino Mega2560

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

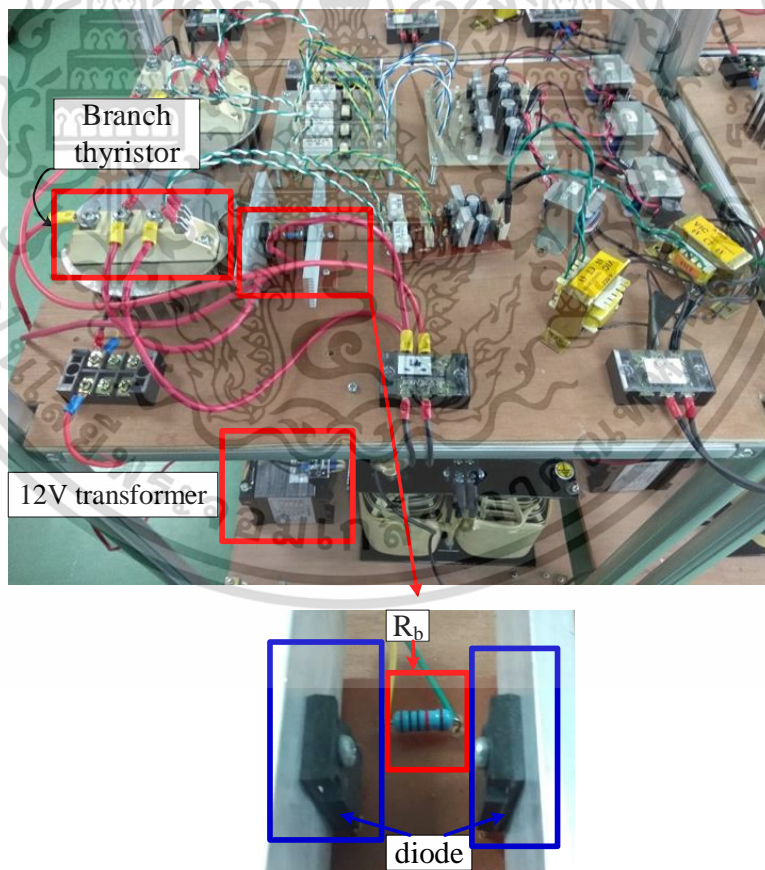
4.2.10 วงจรชาร์จและความต้านทาน R_b

วงจรชาร์จในเครื่องต้นแบบดังรูปที่ 4.17 ประกอบไปด้วยกิ่งไทรสเตอร์ กิ่งไดโอด และหม้อแปลง 12V วงจรชาร์จมีหน้าที่ชดเชยระดับกระแสรีแอกเตอร์ดีซีให้สูงกว่ากระแสในสายตลอดเวลาเพื่อกำจัดดิสทอร์ชันที่ด้านยอดของแรงดันขาออก

สำหรับการทดลองในเครื่องต้นแบบก่อนหน้านี้ หากไม่มีการต่อความต้านทาน R_b ขนานในแต่ละบริดจ์เซลล์ จะทำให้บริดจ์ไทรสเตอร์ในสภาวะลัดวงจรถูกแบ่งด้วยแรงดันที่ไม่เท่ากัน ดังนั้น ความต้านทาน R_b จึงถูกนำมาใช้ในการแบ่งแรงดันแบบ static

กำหนดให้ความต้านทาน R_b มีค่าเท่ากับ $10k\Omega$ และกำหนดแรงดันตกคร่อมความต้านทานทั้งหมดเป็นแรงดันของระบบ 220V ดังนั้น ความสูญเสียที่ความต้านทาน R_b ในแต่ละบริดจ์เซลล์ทำได้

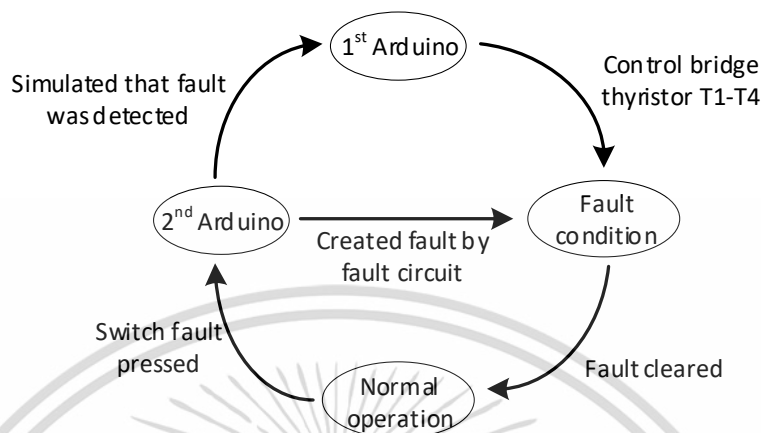
จาก $P_{Rb} = \frac{\left(\frac{220}{4}\right)^2}{10k} = 0.3 \text{ watt}$ ต่อ 1 เซลล์ หรือ $P_{4Rb} = \frac{(220)^2}{40k} = 1.2 \text{ watt}$ สำหรับ 4 เซลล์ สำหรับการทดลองได้เลือกใช้ตัวต้านทาน R_b แบบ metal film ขนาด $10k\Omega$, 1watt



รูปที่ 4.17 วงจรชาร์จและความต้านทาน R_b

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.3 ขั้นตอนการทำงานในเครื่องต้นแบบอุปกรณ์จำกัดกระแส



รูปที่ 4.18 ไดอะแกรมการทำงานอุปกรณ์จำกัดกระแส

การทดสอบเครื่องต้นแบบอุปกรณ์จำกัดกระแสมีลำดับการทำงานดังรูปที่ 4.18 โดย 1st Arduino ทำหน้าที่ควบคุมบริดจ์ไทรสเตอร์ T1-T4 รวมทั้งควบคุมกึ่งไทรสเตอร์ในวงจรชาร์จ TC1, TC2 2nd Arduino ทำหน้าที่ควบคุมกึ่งไทรสเตอร์ที่สร้างการลัดวงจร และเสมือนทำหน้าที่เป็นวงจรตรวจจับกระแสลัดวงจร

ในสภาวะการทำงานปกติ 1st Arduino จะส่งสัญญาณควบคุมบริดจ์ไทรสเตอร์ให้นำกระแสเต็มคลื่น รวมทั้งควบคุมกึ่งไทรสเตอร์ในวงจรชาร์จให้รักษาระดับกระแสรีแอคเตอร์ดีซี เมื่อสวิตช์พอลต์ถูกกด 2nd Arduino จะส่งสัญญาณให้วงจรสร้างการลัดวงจร เพื่อสร้างกระแสลัดวงจรขึ้นเป็นเวลา 5 ไมโครวินาที ในเวลาเดียวกันนี้ 2nd Arduino ก็จะส่งสัญญาณไปหา 1st Arduino ด้วยว่ากระแสลัดวงจรถูกตรวจจับแล้ว ทำให้ 1st Arduino ควบคุมอุปกรณ์จำกัดกระแสตามที่ออกแบบไว้ เมื่อ 2nd Arduino หยุดส่งสัญญาณการลัดวงจรแล้ว ก็จะเข้าสู่การทำงานปกติอีกครั้ง

สำหรับการควบคุมวงจรชาร์จนั้น ในสภาวะปกติจะค่อยๆ เปลี่ยนมุมนำกระแสของกึ่งไทรสเตอร์ TC1, TC2 จนกระทั่ง ระดับกระแสรีแอคเตอร์ดีซีสูงกว่าค่ายอดของกระแสในสาย ในการทดลองนี้เลือกที่จะนำกระแสกึ่งไทรสเตอร์ TC1, TC2 ที่มุม 90 องศา ซึ่งเป็นมุมที่สามารถรักษาระดับกระแสรีแอคเตอร์ดีซีให้สูงกว่าค่ายอดกระแสในสายตลอดเวลา และในสภาวะลัดวงจร หลังจากการคืนพลังงานกลับสู่ระบบแล้ว ระดับกระแสรีแอคเตอร์ดีซีในขณะนั้นจะต่ำกว่าระดับกระแสรีแอคเตอร์ดีซีในสภาวะคงตัว ก็จะใช้ควบคุมกึ่งไทรสเตอร์ TC1, TC2 ให้นำกระแสเต็มคลื่นที่มุม 0 องศา ต่อมาจะควบคุมที่มุม 90 องศาเมื่อระดับกระแสรีแอคเตอร์ดีซีสูงในขณะนั้นสูงเท่ากับระดับกระแสรีแอคเตอร์ดีซีในสภาวะคงตัว

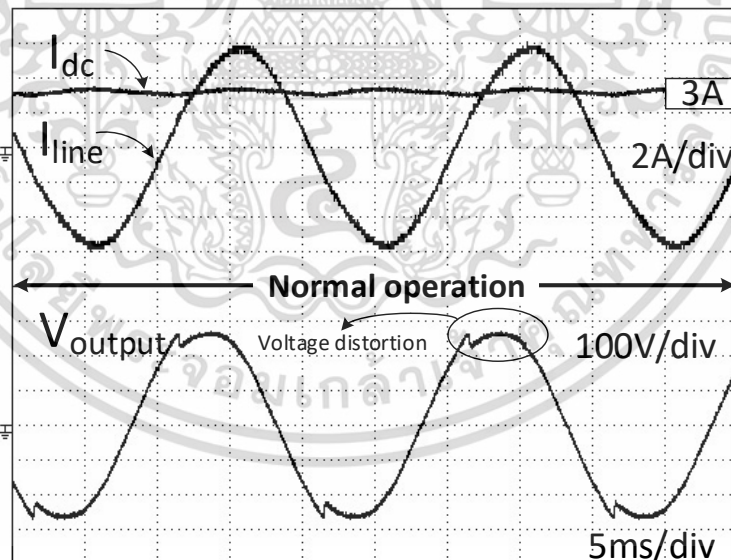
บทที่ 5

ผลการจำลองและผลจากการทดลอง

เครื่องต้นแบบอุปกรณ์จำกัดกระแสและวงจรถาร์จถูกสร้างขึ้นเพื่อทดสอบการทำงานที่ระดับแรงดัน 220V เปรียบเทียบระหว่างผลการจำลองการทำงานด้วยโปรแกรม PSIM กับผลการทดลองทั้งในสภาวะการทำงานปกติ สภาวะลัดวงจร และสภาวะหลังเกิดการลัดวงจร ว่าสามารถทำงานได้ตามที่ออกแบบไว้ อีกทั้งเปรียบเทียบระดับกระแสลัดวงจรที่เกิดขึ้นระหว่างติดตั้งและไม่ได้ติดตั้งอุปกรณ์จำกัดกระแส

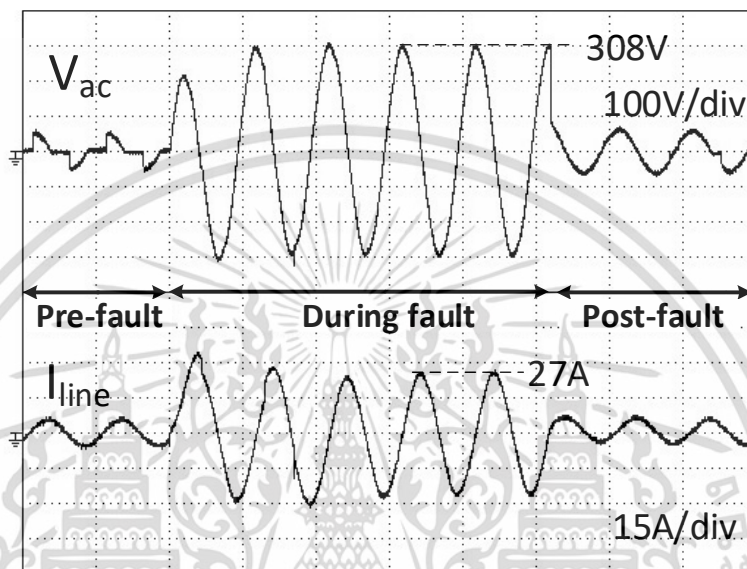
5.1 ผลการจำลองและผลการทดลองเมื่อไม่มีวงจรถาร์จ

อุปกรณ์จำกัดกระแสแบบบริดจ์หลายเซลล์แบบไม่มีวงจรถาร์จได้ถูกสร้างขึ้นและทดสอบการทำงาน จะเห็นได้ว่าหากไม่ได้นำวงจรถาร์จเข้ามาช่วยชดเชยระดับกระแสรีแอกเตอร์ดีซี จะเกิดความผิดเพี้ยนที่ด้านยอดของแรงดันขาออกดังรูปที่ 5.1



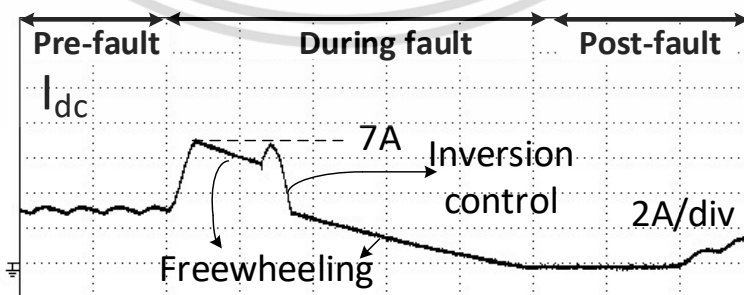
รูปที่ 5.1 รูปคลื่นกระแสรีแอกเตอร์ดีซี, กระแสในสาย(บน) และแรงดันขาออก(ล่าง) เมื่อไม่มีวงจรถาร์จจากการทดลอง

รูปที่ 5.2 แสดงแรงดันรีแอคเตอร์เอซีและกระแสในสายทั้งในสภาวะปกติและสภาวะลัดวงจร จะเห็นว่าในสภาวะปกติจะเกิดความสูญเสียของอุปกรณ์เนื่องจากมีแรงดันบางส่วนตกคร่อมรีแอคเตอร์ ส่วนในสภาวะลัดวงจร ก็จะมีแรงดันตกคร่อมรีแอคเตอร์เอซีซึ่งทำหน้าที่จำกัดกระแสลัดวงจร รวมทั้งระดับกระแสลัดวงจรก็เป็นไปตามที่ออกแบบไว้



รูปที่ 5.2 รูปคลื่นแรงดันรีแอคเตอร์เอซี(บน) และกระแสในสาย(ล่าง) เมื่อไม่มีวงจรถาร์จจากการทดลอง

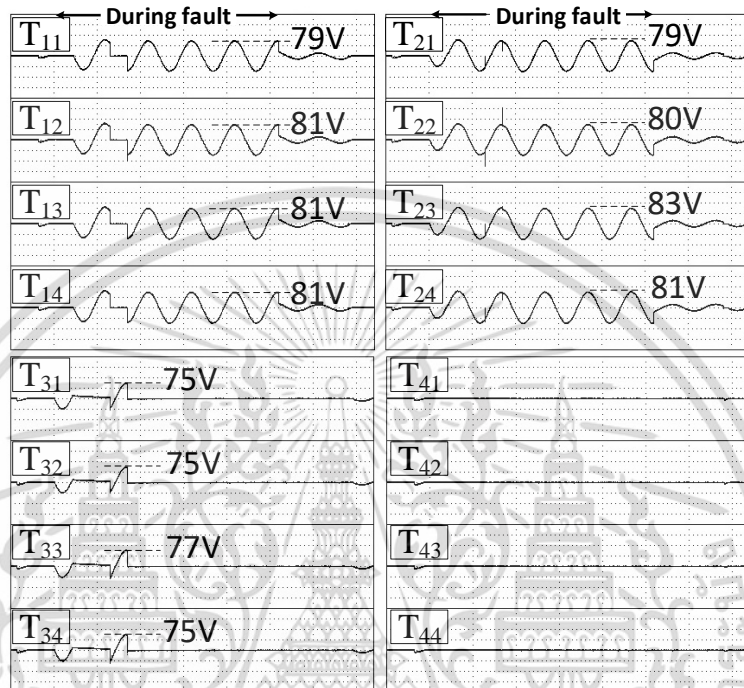
รูปที่ 5.3 แสดงกระแสรีแอคเตอร์ดีซีในสภาวะลัดวงจร กระแสรีแอคเตอร์ดีซีจะถูกควบคุมตามที่ออกแบบไว้คือไม่เกิน 2 เท่าของกระแสปกติ รวมทั้งควบคุมด้วยการไหลวนอิสระและคืนพลังงานกลับสู่ระบบ แต่หากไม่มีวงจรถาร์จระดับกระแสรีแอคเตอร์ดีซีจะถูกดีสชาร์จออกจนหมดทำให้ต้องชาร์จใหม่ก่อนเข้าสู่สภาวะปกติอีกครั้ง



รูปที่ 5.3 รูปคลื่นกระแสรีแอคเตอร์ดีซี เมื่อไม่มีวงจรถาร์จจากการทดลอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

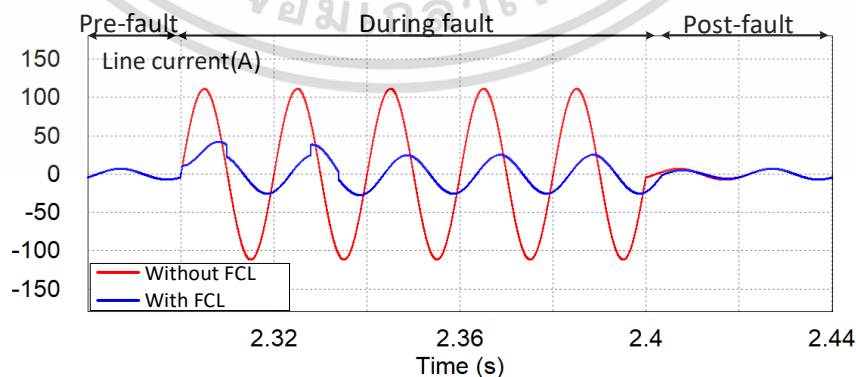
รูปที่ 5.4 แสดงแรงดันตกคร่อมไทรสเตอร์ในแต่ละบริดจ์เซลล์ในสภาวะลัดวงจร สำหรับการทดลองนี้ได้ใช้ความต้านทาน R_b 10k Ω ขนานในแต่ละเซลล์ด้วย โดยในสภาวะลัดวงจร แรงดันไทรสเตอร์จะถูกแบ่งออกด้วยแรงดันที่เท่าๆกันประมาณ 77 V แต่ยังคงเกิด voltage spike ที่ไทรสเตอร์บางตัว



รูปที่ 5.4 รูปคลื่นแรงดันตกคร่อมไทรสเตอร์ในแต่ละบริดจ์เซลล์ เมื่อไม่มีวงจรชาร์จจากการทดลอง

5.2 ผลการจำลองและผลการทดลองเมื่อมีวงจรชาร์จ

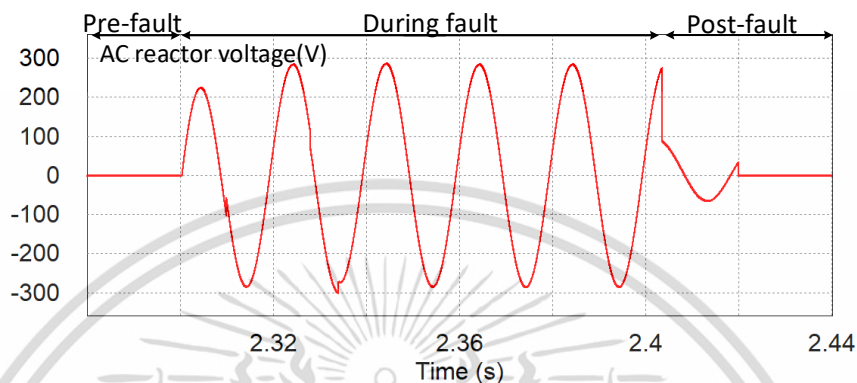
5.2.1 กระแสในสายและแรงดันรีแอคเตอร์เอชซี



รูปที่ 5.5 รูปคลื่นกระแสในสายเมื่อติดตั้งและไม่ได้ติดตั้งอุปกรณ์จำกัดกระแสจาก PSIM

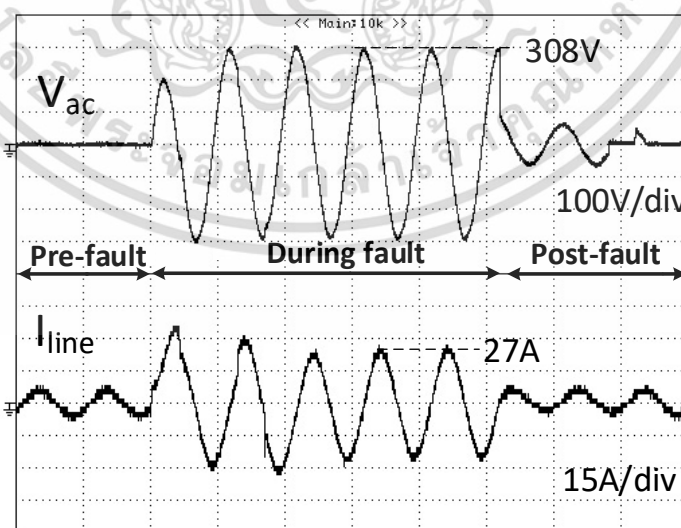
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในการจำลองและทดลองการทำงานอุปกรณ์จำกัดกระแสลัดวงจร กำหนดระยะเวลาการเกิดลัดวงจรไว้ประมาณ 100ms จากรูปที่ 5.5 แสดงรูปคลื่นกระแสในสายในสภาวะลัดวงจร จะเห็นว่าเมื่อติดตั้งอุปกรณ์จำกัดกระแส ขนาดของกระแสลัดวงจรจะลดลงจาก 110Apeak เหลือ 28Apeak



รูปที่ 5.6 รูปคลื่นแรงดันรีแอคเตอร์เอซีจาก PSIM

จากรูปที่ 5.6 จะเห็นว่าเมื่ออุปกรณ์จำกัดกระแสมีการติดตั้งวงจรชาร์จเข้ามาเพื่อชดเชยแรงดันที่ตกคร่อมแต่ละบริดจ์เซลล์แล้ว ในสภาวะปกติ จะไม่เกิดแรงดันตกคร่อมรีแอคเตอร์เอซี ทำให้กระแสทั้งหมดไหลผ่านบริดจ์เซลล์ จึงไม่เกิดความผิดเพี้ยนขึ้นที่บริเวณด้านยอดของแรงดันขาออก ในสภาวะลัดวงจร อุปกรณ์จะถูกควบคุมให้รีแอคเตอร์เอซีจำกัดกระแสเท่านั้น ทำให้เกิดแรงดันตกคร่อมรีแอคเตอร์เอซี



รูปที่ 5.7 รูปคลื่นแรงดันรีแอคเตอร์เอซี(บน) และกระแสในสาย(ล่าง) จากการทดลอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

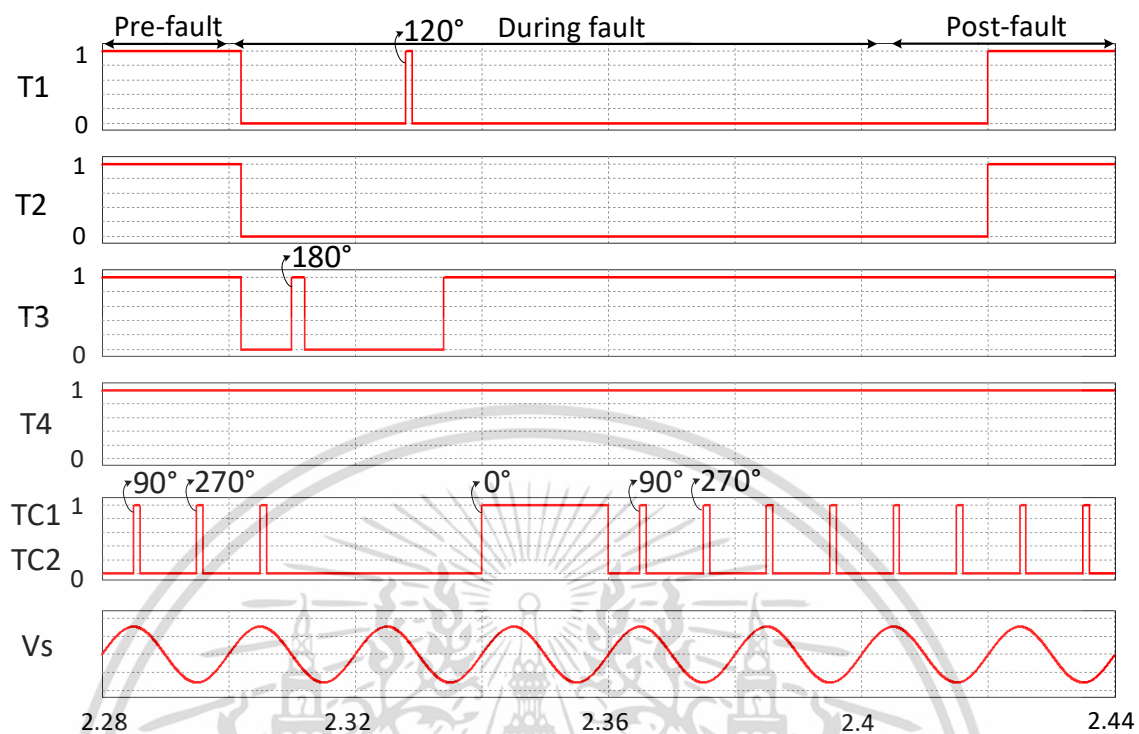
จากผลการทดลองดังรูปที่ 5.7 จะเห็นได้ว่า ในสภาวะปกติ จะไม่เกิดแรงดันตกคร่อมแรงดันรีแอคเตอร์เอซี และในสภาวะลัดวงจร จะเกิดแรงดันตกคร่อมรีแอคเตอร์เอซีทำให้กระแสลัดวงจรถูกจำกัดด้วยรีแอคเตอร์เอซีให้มีค่าประมาณ 20A ซึ่งเป็นไปตามที่ออกแบบไว้

5.2.2 กระแสรีแอคเตอร์ดีซี, รีแอคเตอร์เอซี และสัญญาณเกท

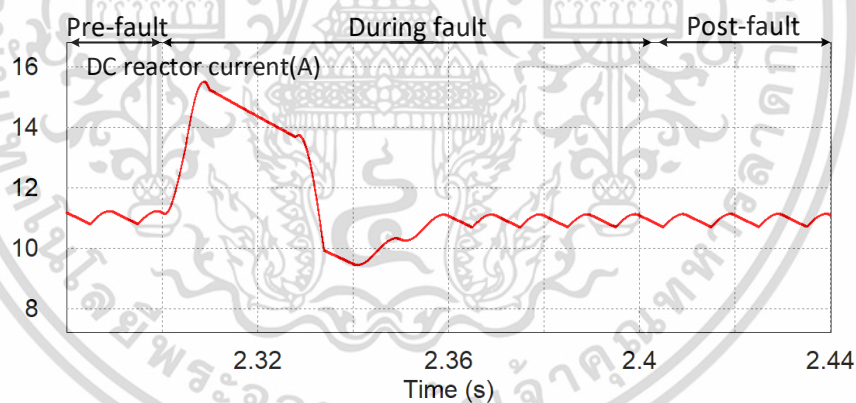
การควบคุมบริดจ์ไทรสเตอร์กึ่งไทรสเตอร์ในวงจรซาร์จ ใช้สัญญาณเกทควบคุมดังรูปที่ 5.8 ส่วนรูปที่ 5.9 แสดงรูปคลื่นกระแสรีแอคเตอร์ดีซี ในสภาวะปกติ กระแสรีแอคเตอร์ดีซีจะถูกซาร์จตลอดเวลาทำได้โดยการควบคุมมุนำกระแสไทรสเตอร์ TC1, TC2 ที่มุม 90 องศา ทำให้ไม่มีกระแสไหลผ่านรีแอคเตอร์เอซี

ในสภาวะลัดวงจร ช่วง $\frac{1}{2}$ ไซเคิลแรก กระแสลัดวงจรจะไหลผ่านทั้งรีแอคเตอร์ดีซีและเอซี ทำให้กระแสในรีแอคเตอร์ดีซีเพิ่มสูงขึ้น หลังจากนั้นจะควบคุมด้วยการไหลวนอิสระเพื่อรีแอคเตอร์ดีซีเพิ่มขึ้นเป็น 2 เท่าของกระแสรีแอคเตอร์ดีซีในสภาวะปกติ ควบคุมโดยนำกระแสไทรสเตอร์ T3, T4 และหยุดนำกระแส T1, T2 ที่มุม 180 องศา ทำให้กระแสลัดวงจรทั้งหมดไหลผ่านรีแอคเตอร์เอซีเท่านั้น ทำให้เกิดแรงดันตกคร่อมรีแอคเตอร์เอซีดังรูปที่ 5.10 หลังจากนั้นจะควบคุมด้วยการคืนพลังงานกลับสู่ระบบเพื่อดีสซาร์จกระแสรีแอคเตอร์ดีซีอย่างรวดเร็ว ข้อดีคือจะไม่เกิดความร้อนสะสมขึ้นที่รีแอคเตอร์ดีซี ควบคุมโดยนำกระแสไทรสเตอร์ T1, T4 และหยุดนำกระแส T2, T3 ที่มุม 120 องศา ต่อมาจะควบคุมด้วยการไหลวนอิสระอีกครั้ง เพื่อรักษาระดับกระแสรีแอคเตอร์ดีซีไม่ให้ลดลงมากเกินไป ควบคุมโดยนำกระแส T3, T4 และหยุดนำกระแส T1, T2 ที่มุม 250 องศา

โดยในการจำลองนี้ หลังการควบคุมแบบคืนพลังงานกลับสู่ระบบ ระดับกระแสรีแอคเตอร์ดีซีในขณะนั้นจะมีค่าต่ำกว่าระดับกระแสรีแอคเตอร์ดีซีในสภาวะปกติ จึงซาร์จระดับกระแสรีแอคเตอร์ดีซีโดยควบคุม TC1, TC2 ให้นำกระแสเต็มคลื่นที่มุม 0 องศา เพื่อเพิ่มระดับกระแสรีแอคเตอร์ดีซีอย่างรวดเร็ว หลังจากนั้นจึงเปลี่ยนมุนำกระแสเพื่อรักษาระดับกระแสรีแอคเตอร์ดีซี เมื่อการลัดวงจรถูกกำจัดออกจากระบบแล้วจึงแทรกบริดจ์เซลล์เข้ามาอีกครั้ง

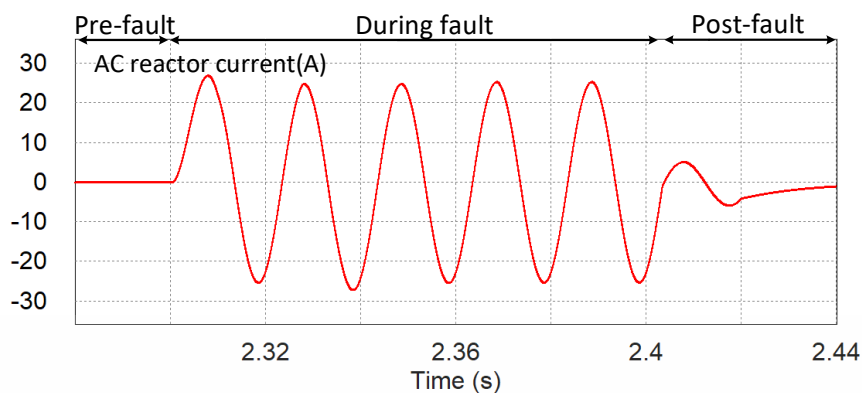


รูปที่ 5.8 รูปคลื่นสัญญาณเกตควบคุมแต่ละไทรสเตอร์จาก PSIM



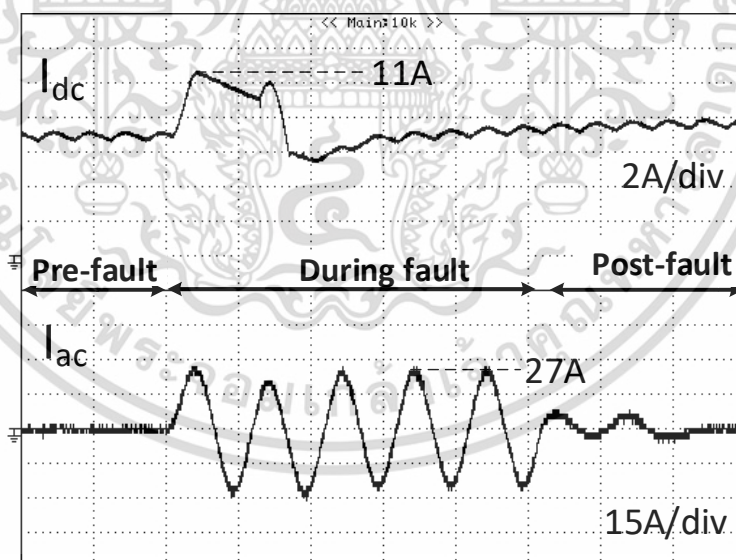
รูปที่ 5.9 รูปคลื่นกระแสรีแอกเตอร์ดีซีจาก PSIM

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



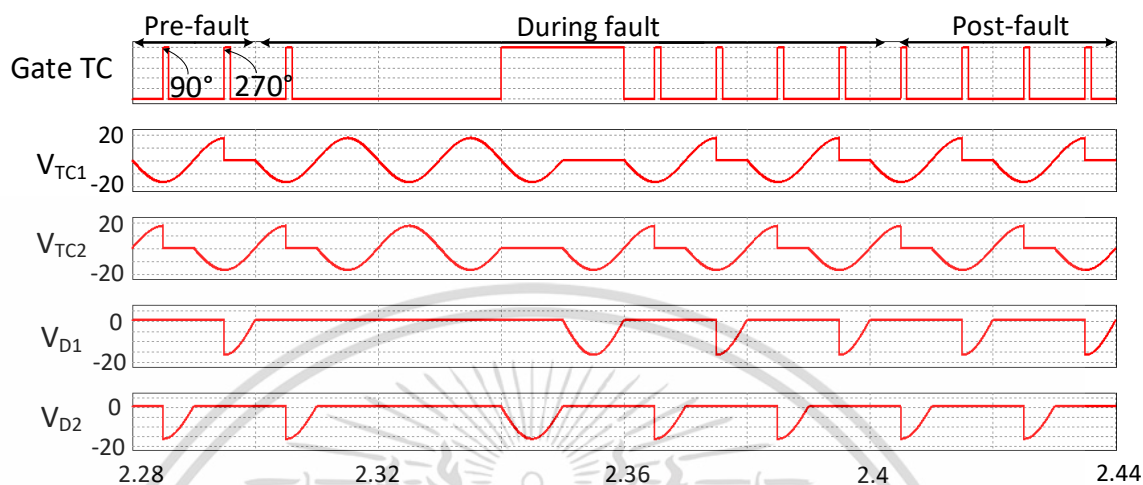
รูปที่ 5.10 รูปคลื่นกระแสรีแอกเตอร์เอซีจาก PSIM

จากรูปที่ 5.11 จะเห็นได้ว่ากระแสรีแอกเตอร์ดีซีในสภาวะลัดวงจร มีลักษณะรูปคลื่นเป็นไปตามที่ออกไว้คือกระแสรีแอกเตอร์ดีซีในสภาวะลัดวงจรสูงขึ้นไม่เกิน 2 เท่าในสภาวะปกติ และสามารถควบคุมด้วยการคืนพลังงานกลับสู่ระบบได้ อีกทั้งยังสามารถชาร์จเพื่อรักษาระดับกระแสรีแอกเตอร์ดีซีได้ ส่วนกระแสที่ไหลผ่านรีแอกเตอร์เอซียังเป็นไปตามที่ออกแบบไว้คือ ในสภาวะปกติจะไม่มีกระแสไหลผ่านรีแอกเตอร์เอซี ส่วนในสภาวะลัดวงจร ขนาดกระแสที่ไหลผ่านมีค่าอยู่ที่ประมาณ 20A

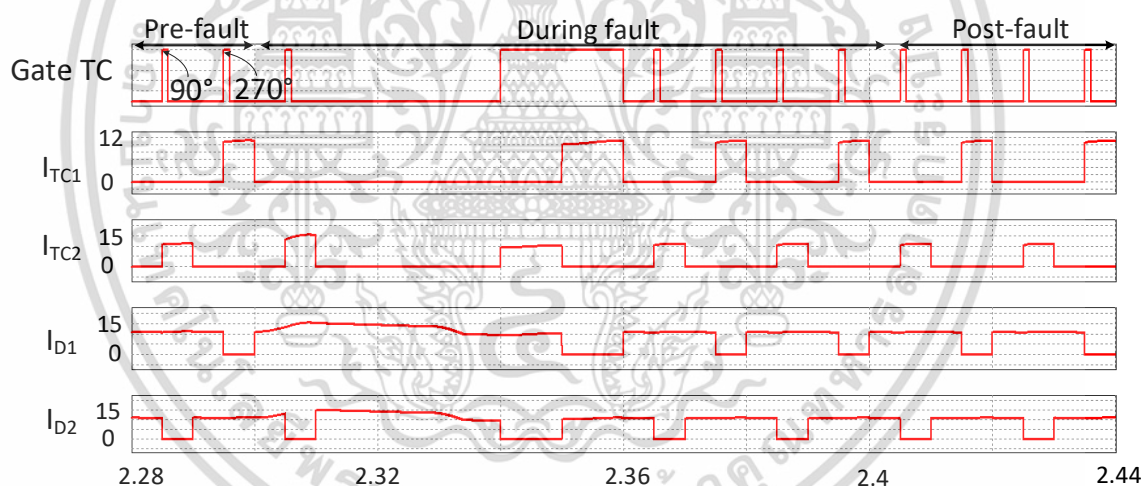


รูปที่ 5.11 รูปคลื่นกระแสรีแอกเตอร์ดีซี(บน) และกระแสรีแอกเตอร์เอซี(ล่าง) จากการทดลอง

5.2.3 กระแสและแรงดันของไดโอดและทรินสเตอร์ในวงจรขาร์จ



รูปที่ 5.12 รูปคลื่นแรงดันไดโอดและทรินสเตอร์ในวงจรขาร์จจาก PSIM



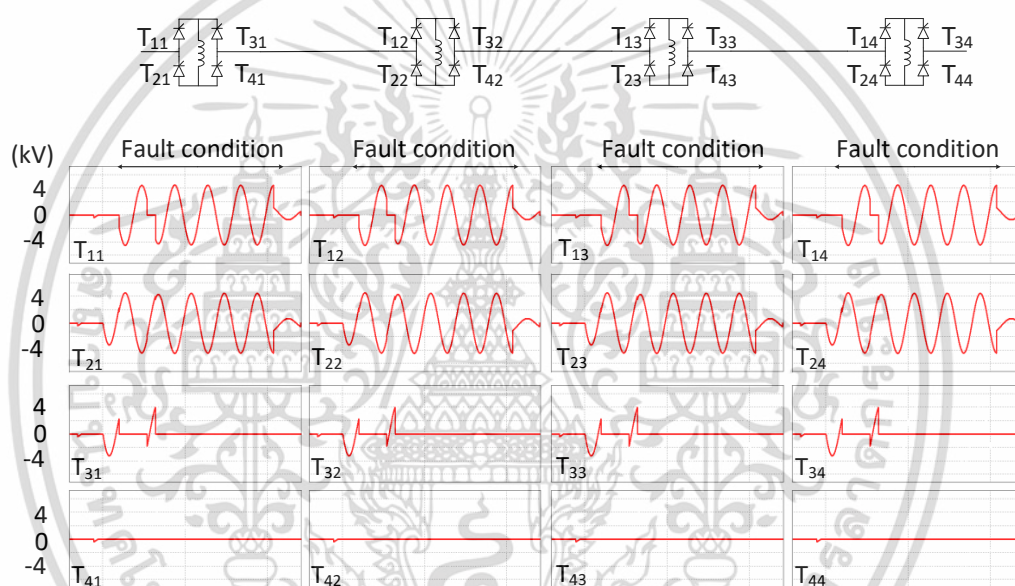
รูปที่ 5.13 รูปคลื่นกระแสไดโอดและทรินสเตอร์ในวงจรขาร์จจาก PSIM

รูปที่ 5.12 แสดงสัญญาณเกททรินสเตอร์ Gate TC, แรงดันทรินสเตอร์ VTC1, VTC2 และแรงดันไดโอด VD1, VD2 ในวงจรขาร์จ ส่วนรูปที่ 5.13 แสดงกระแสไดโอดและทรินสเตอร์ในวงจรขาร์จ ในสภาวะปกติ ทรินสเตอร์ TC1, TC2 จะถูกควบคุมให้นำกระแสที่มุม 90 องศาเพื่อรักษาระดับกระแสรีแอคเตอร์ดีซี ดังนั้นที่มุม 90 องศา กระแสในวงจรขาร์จจะไหลผ่านทรินสเตอร์ TC2 และไดโอด D1 จึงไม่เกิดแรงดันตกคร่อมที่ทรินสเตอร์ TC2 และไดโอด D2 เมื่อถึงมุม 180 องศา ทรินสเตอร์ TC2 จะหยุดนำกระแส

ทำให้กระแสไหลวนอิสระผ่านไดโอด D1, D2 ในสภาวะลัดวงจรช่วงครึ่งไซเคิลแรก กระแสลัดวงจรจะไหลผ่านวงจรชาร์จ

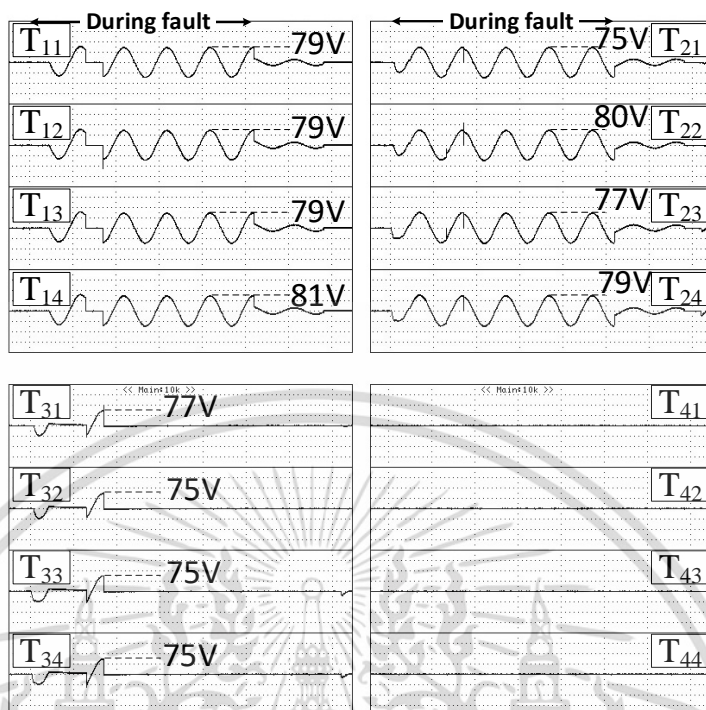
5.2.4 แรงดันตกคร่อมไทรสเตอร์ในแต่ละบริดจ์เซลล์

ในทางทฤษฎีนั้น การออกแบบในลักษณะโมดูลโดยต่ออนุกรมกัน เพื่อให้จะให้อุปกรณ์จำกัดกระแสสามารถทนแรงดันได้สูงขึ้น โดยแรงดันตกคร่อมในแต่ละเซลล์จะถูกแบ่งด้วยขนาดแรงดันที่เท่ากัน จากผลการจำลองดังรูปที่ 5.14 จึงเห็นได้ว่าแรงดันตกคร่อมไทรสเตอร์ในแต่ละบริดจ์เซลล์มีค่าเท่ากัน แรงดันตกคร่อมสูงสุดของไทรสเตอร์แต่ละตัวมีค่าไม่เกิน 77V



รูปที่ 5.14 รูปคลื่นแรงดันตกคร่อมไทรสเตอร์ในแต่ละบริดจ์เซลล์จาก PSIM

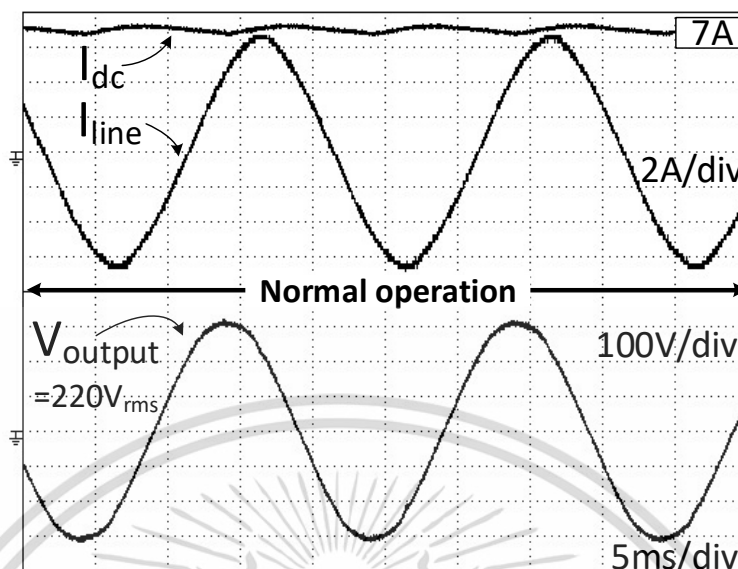
ในการทดลองนี้ได้มีการนำความต้านทาน R_0 เข้ามาต่อขนานกับแต่ละบริดจ์เซลล์เพื่อแบ่งแรงดันให้เท่ากัน แต่ยังคงเกิดปัญหา voltage spike อยู่ดังรูปที่ 5.15



รูปที่ 5.15 รูปคลื่นแรงดันตกคร่อมไทรสเตอร์ในแต่ละบริดจ์เซลล์จากการทดลอง

5.2.5 กระแสในสาย, กระแสรีแอคเตอร์ดีซี และแรงดันขาออกในสภาวะปกติ

จากรูปที่ 5.1 ในสภาวะปกติ จะเห็นได้ว่าเมื่ออุปกรณ์จำกัดกระแสถูกติดตั้งเข้าสู่ระบบไฟฟ้าโดยไม่มีวงจรรชาร์จ จะเกิดความผิดเพี้ยนขึ้นที่บริเวณยอดของแรงดันขาออก เนื่องจากระดับกระแสรีแอคเตอร์ดีซีต่ำกว่าค่ายอดของกระแสในสาย ดังนั้นจึงมีการนำวงจรรชาร์จเข้ามาใช้เพื่อชดเชยแรงดันที่ด้านยอดของแรงดันขาออกดังรูปที่ 5.16 ทำได้โดยรักษาระดับของกระแสรีแอคเตอร์ดีซีให้สูงกว่าค่ายอดของกระแสในสายตลอดเวลา



รูปที่ 5.16 รูปคลื่นกระแสแอมเตอร์ดีซี, กระแสในสาย(บน) และแรงดันขาออก(ล่าง) เมื่อมีวงจรชาร์จจากการทดลอง

บทที่ 6

สรุปผลการวิจัยและข้อเสนอแนะ

ปัจจุบันมีความต้องการใช้ไฟฟ้าสูงขึ้นอย่างต่อเนื่อง ทำให้มีการส่งเสริมการผลิตไฟฟ้าจากพลังงานทดแทน เช่น การผลิตไฟฟ้าจากพลังงานแสงอาทิตย์ พลังงานลม ชีวมวลและขยะ ส่งผลให้โครงข่ายไฟฟ้ามีขนาดใหญ่ขึ้นเพื่อรองรับการเชื่อมต่อของระบบส่งจ่ายไฟฟ้า ทำให้ค่ากระแสลัดวงจรในระบบมีค่าสูงขึ้น หากระดับกระแสลัดวงจรที่เกิดขึ้นเกินพิกัดของเซอร์กิตเบรกเกอร์และฟิวส์ที่ถูกออกแบบและถูกติดตั้งไว้ จะทำให้อุปกรณ์ต่างๆที่เชื่อมต่ออยู่กับระบบไฟฟ้าเกิดความเสียหาย การเปลี่ยนอุปกรณ์ป้องกันกระแสลัดวงจรใหม่นั้นมีค่าใช้จ่ายสูง และมีความยุ่งยากในการปรับตั้งอุปกรณ์ของระบบป้องกันให้ทำงานร่วมกันใหม่ เทคโนโลยีของอุปกรณ์จำกัดกระแสจึงถูกนำมาใช้ในการแก้ปัญหาเหล่านี้

วิทยานิพนธ์นี้ได้นำเสนอโครงสร้างอุปกรณ์จำกัดกระแสวงจรลัดชนิดโซลิดสเตทสวิตช์แบบบริดจ์หลายเซลล์ซึ่งใช้รีแอคเตอร์เอซีในการจำกัดกระแสโดยไม่ใช้หม้อแปลงไฟฟ้ากำลังซึ่งมีขนาดใหญ่ ราคาแพงและใช้พื้นที่ในการติดตั้งมาก โครงสร้างของอุปกรณ์จำกัดกระแสประกอบไปด้วยโมดูลวงจรบริดจ์จำนวน 4 เซลล์ แต่ละเซลล์สามารถทนแรงดันได้ 6kV ทำให้อุปกรณ์ที่ออกแบบสามารถใช้งานได้ ในระดับแรงดัน 24kV โดยไม่ต้องใช้หม้อแปลงไฟฟ้ากำลัง วิทยานิพนธ์นี้ได้ทำการออกแบบอุปกรณ์จำกัดกระแสในระดับแรงดัน 24kV พิกัด 8MVA และจำลองการทำงานของระบบในโปรแกรมคอมพิวเตอร์ PSIM โดยแบ่งการควบคุมออกเป็น 3 ขั้นตอนคือ การบายพาสด้วยการนำกระแสเต็มคลื่นของวงจรบริดจ์ในสภาวะปกติ การทำงานในโหมดไหลวนอิสระของวงจรบริดจ์เมื่อตรวจจับกระแสลัดวงจรได้เพื่อแยกวงจรบริดจ์จากระบบไฟฟ้า ทำให้รีแอคเตอร์เอซีทำหน้าที่จำกัดกระแสลัดวงจร หลังจากนั้นจะทำงานในโหมดคืนพลังงาน เพื่อลดระดับของกระแสรีแอคเตอร์ดีซีลงจนถึงระดับที่ต้องการ แล้วจึงเปลี่ยนกลับไปสู่วิธีการไหลวนอิสระอีกครั้ง พร้อมทั้งควบคุมมุมนำกระแสของไทรสเตอร์ในวงจรชาร์จเพื่อรักษาระดับกระแสรีแอคเตอร์ดีซีเพื่อรอกกลับไปทำงานในโหมดปกติต่อไป ผลการจำลองพบว่าอุปกรณ์สามารถทำงานได้ตามที่ออกแบบ และสามารถจำกัดกระแสลัดวงจรลงจาก 2,800A เหลือ 1,100A ซึ่งมีค่าเป็น 5 เท่าของกระแสของวงจรที่พิกัด

จากนั้นได้ทำการออกแบบแบบอุปกรณ์จำกัดกระแสที่ระดับแรงดัน 220V เพื่อทดสอบการทำงานจริงของอุปกรณ์ ค่าพารามิเตอร์ของอุปกรณ์ถูกตรวจสอบจากการจำลองในโปรแกรมคอมพิวเตอร์เพื่อยืนยันผลก่อนนำไปสร้างเครื่องต้นแบบ ผลการทดลองจากเครื่องต้นแบบพบว่าสามารถจำกัดกระแสลัดวงจรให้อยู่ในระดับที่ออกแบบไว้แต่พบปัญหาการแบ่งแรงดันของไทรสเตอร์ที่ไม่เท่ากันและความ

ผิดเพี้ยนที่บริเวณยอดของแรงดันด้านโหลด จึงได้แก้ปัญหาโดยการต่อตัวต้านทานเพื่อแบ่งแรงดันขนานเข้ากับวงจรบริดจ์ทั้งสี่ ผลการทดลองพบว่าสามารถสมดุลแรงดันที่ทรานซิสเตอร์ได้ และได้นำวงจรซาร์จเข้ามาใช้ในวงจรบริดจ์เซลล์เพื่อชดเชยแรงดันตกคร่อมทรานซิสเตอร์และรีแอคเตอร์ดีซี



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารอ้างอิง

- [1] Alexander Abramovitz and Keuye Ma Smedley, "Survey of Solid State Fault Current Limiters" **IEEE Transactions on Power Electronics.**, Vol. 27. no.6, June 2012. pp. 2770-2782.
- [2] Gang Chen, Daozhuo Jiang, Zhengyu and Zhaolin Wu, "A New Proposal for Solid State Fault Current Limiter and Its Control Strategies," **IEEE Power Engineering Society General Meeting**, Vol.2. pp. 1468-1473, June 2004.
- [3] นรากร สามวัง, "อุปกรณ์จำกัดกระแสลัดวงจรชนิดวงจรบริดจ์แบบหลายเซลล์ซึ่งใช้รีแอคเตอร์เอซีในการจำกัดกระแส," **วิทยานิพนธ์วิศวกรรมศาสตรมหาบัณฑิต**, สาขาวิชาวิศวกรรมไฟฟ้า, สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง, 2559.
- [4] Karady G.G. "Principle of Fault Current Limitation by a Resonant LC Circuit" **Generation, Transmission and Distribution Proceedings of the IEC C.**, Vol.139. no. 1, Jan. 1992. pp. 1-6.
- [5] H.G. Sarmiento, "A fault current limiter based on an LC resonant circuit: Design, scale model and prototype field tests," **Proc. IREP Symp.- Bulk Power Syst. Dyn. Control – VII, Revitalizing Oper. Rel.**, Aug. 19-24, 2007, pp. 1-5.
- [6] H. J. Boenig and D. A. Paice. "Fault current limiter using a superconducting coil" **IEEE Trans. Magn.**, vol. 19, no.3, May 1983. pp. 1051-1053.
- [7] Z. Lu, D. Jiang, and Z. Wu, "A new topology of fault-current limiter and its parameters optimization," in **Proc. IEEE Power Electronics Specialist Conf.** 2003, pp. 462-465.
- [8] V. K. Sood and S. Alam. "3-phase fault current limiter for distribution systems" **Proc. Int. Conf. Power Electronics, Drive and Energy Systems**, 2006, pp. 2-6.
- [9] นพดล สัจจาพันธ์, "อุปกรณ์จำกัดกระแสลัดวงจรชนิดโซลิตสเททแบบบริดจ์สำหรับหนึ่งเฟสซึ่งใช้รีแอคเตอร์เอซีในการจำกัดกระแส," **วิทยานิพนธ์วิศวกรรมศาสตรมหาบัณฑิต**, สาขาวิชาวิศวกรรมไฟฟ้า, สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง, 2553.
- [10] Noboru Sato and Junichi Arai, "An Advanced Fault Current Limiter of Rectifier Type in Distribution Network," **IEEJ-EIT Joint Symposium on Advanced Technology in Power Systems**, pp. 103-106, November 2009.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

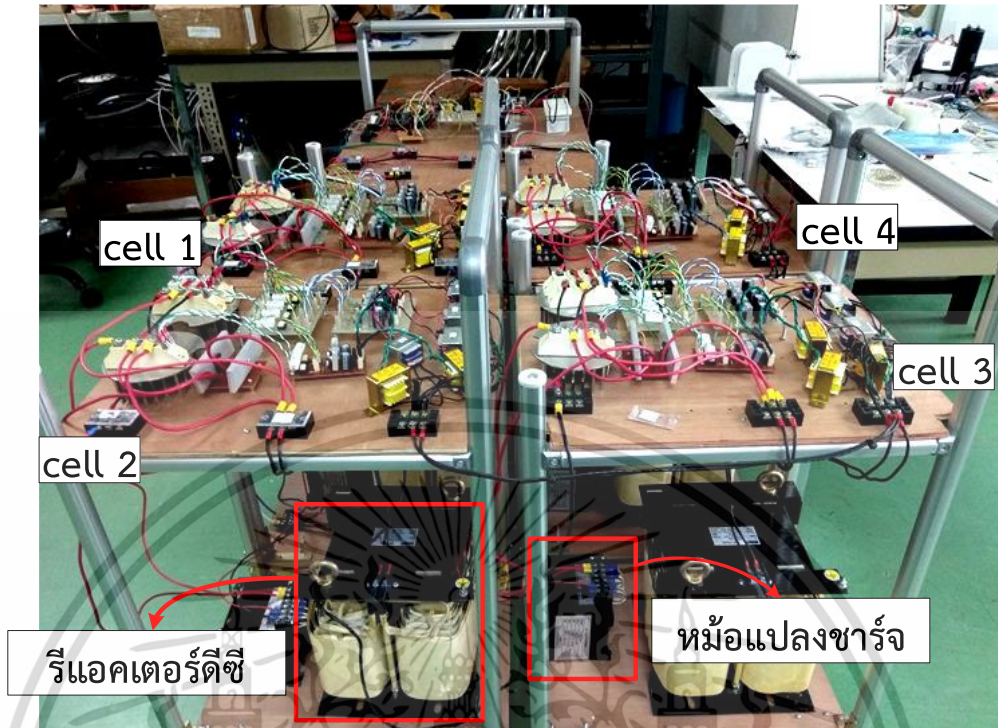
- [11] สำนักงานโครงการรับซื้อไฟฟ้า จากแหล่งผลิตไฟฟ้าขนาดเล็ก การไฟฟ้าส่วนภูมิภาค. 2016. **คู่มือการของจำหน่ายไฟฟ้ากับการไฟฟ้าส่วนภูมิภาค.** [Online]. Available : <http://www.effe.or.th/pdf/PEA-VSPP.pdf>.
- [12] Powerex. 2015. **Discrete Thyristor.** [Online]. Available : <http://www.pwr.com/Product/TAKC651103DH>.



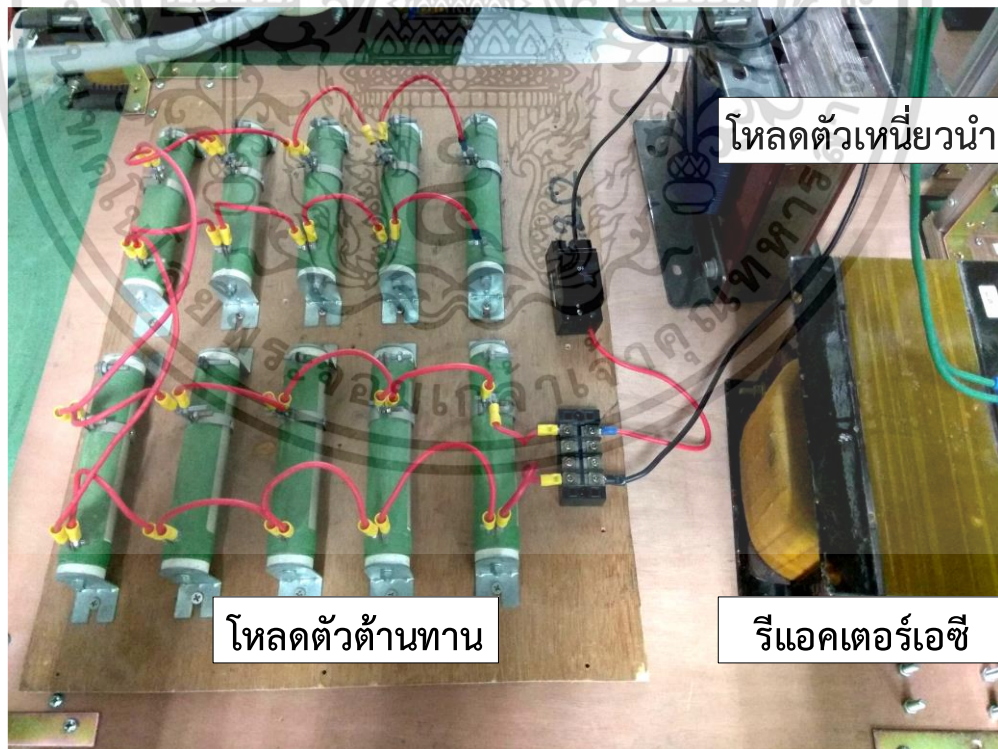
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

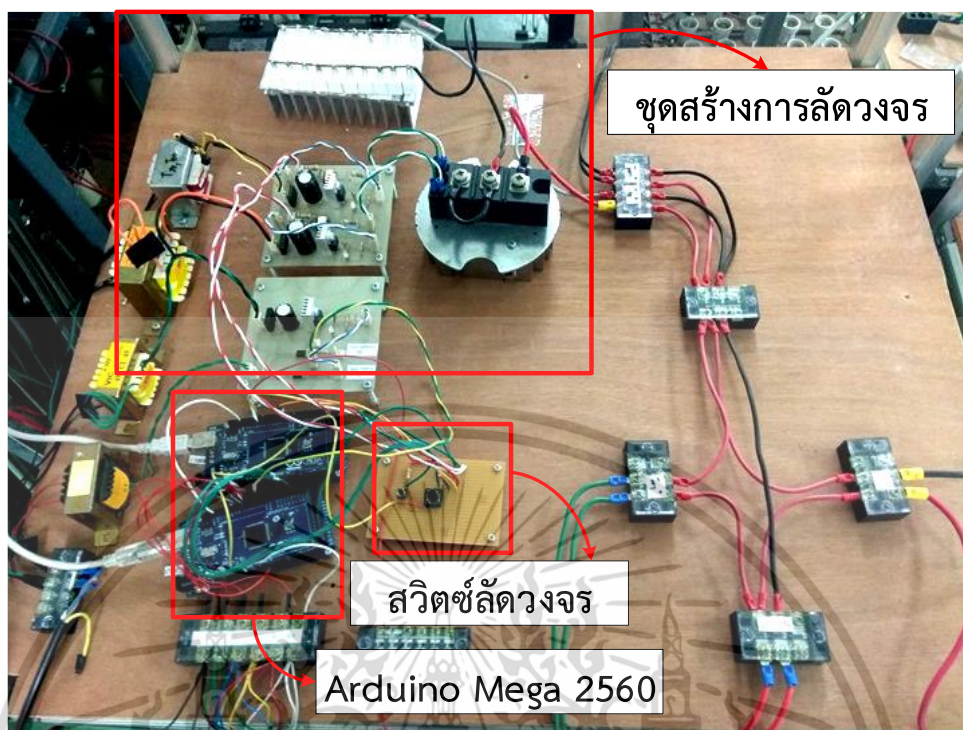


รูปที่ ก.1 เครื่องต้นแบบอุปกรณ์จำกัดกระแสลัดวงจร

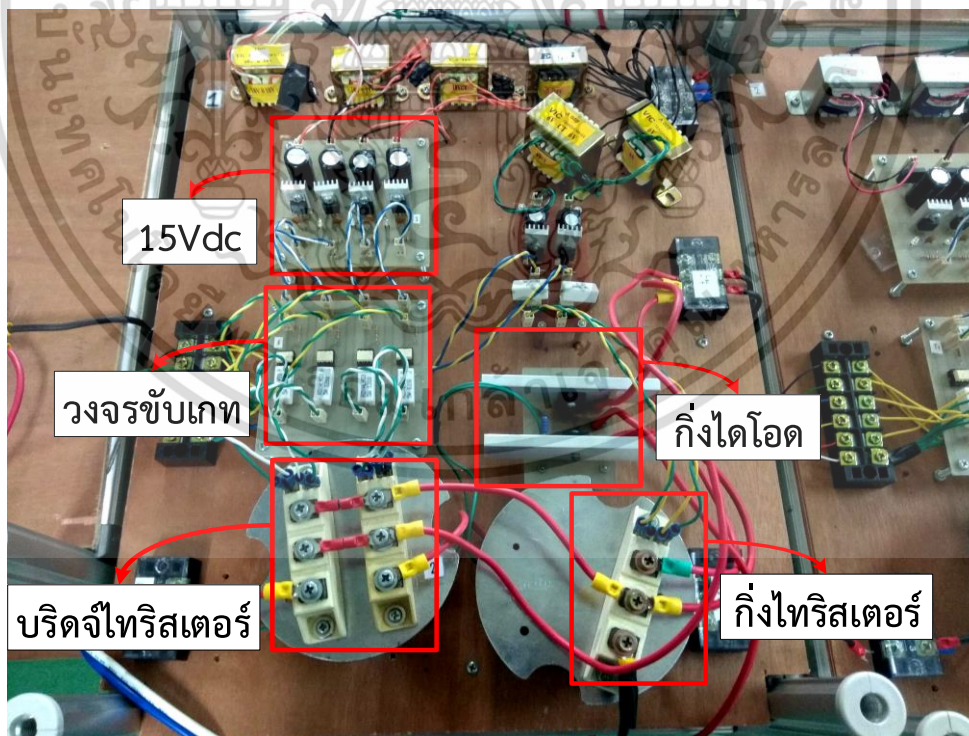


รูปที่ ก.2 โพลิตัวในระบบและรีแอกเตอร์เอซี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ ก.3 ชุดควบคุมอุปกรณ์และชุดสร้างการลัดวงจร

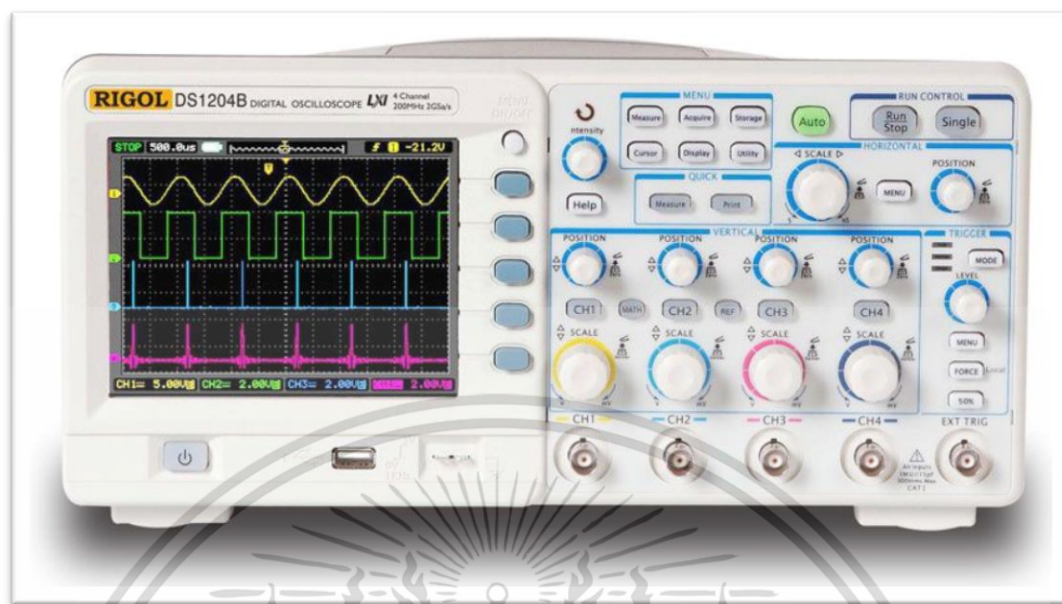


รูปที่ ก.4 อุปกรณ์ในแต่ละบริดจ์เซลล์

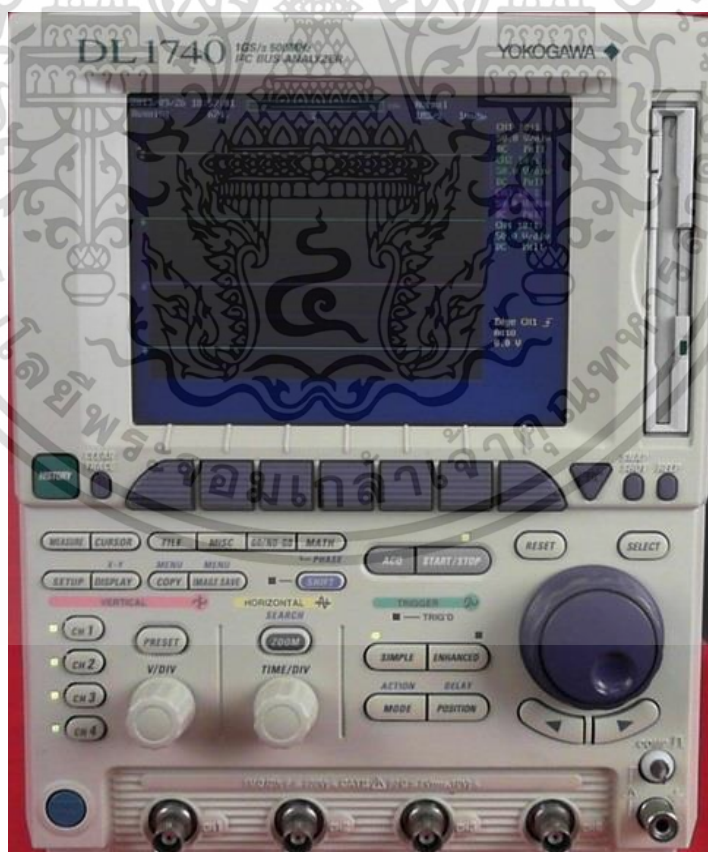
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ ข.1 Digital Oscilloscope RIGOL รุ่น DS1204B



รูปที่ ข.2 Digital Oscilloscope YOKOGAWA รุ่น DL1740

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ ข.3 Current Probe FRUKE รุ่น 80i-110s



รูปที่ ข.4 Current Probe HAMEG รุ่น HZO50

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ ข.5 Differential Probe Sapphire รุ่น SI-9110



รูปที่ ข.6 Differential Probe YOKOGAWA รุ่น 700625

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ ข.7 Digital Meter HIOKI รุ่น 3287

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

IPEC 2018 ECCE ASIA

Niigata

May 20- 24, 2018

TOKI MESSE Niigata Convention Center

Sponsored by IEEJ Industry Applications Society

FINAL PROGRAM

ECCE Asia Cooperation

IEEJ Industry Applications Society



The Korean Institute of Power Electronics (KIPE)



China Electrotechnical Society (CES)



Co-Sponsorship

IEEE Power Electronics Society (IEEE-PELS)



IEEE Industry Applications Society (IEEE-IAS)



In Cooperation with

European Power Electronics and Drives Association (EPE)



Power Electronics for Sustainable Society



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่สามารถนำไปใช้ประโยชน์อื่นใดได้ ทั้งนี้ อีกร่างห้วมมีให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเอกสารที่ต้นทางมาใช้

A Transformerless Multi-Cell Solid-State Fault Current Limiter for Medium Voltage Power System

Pantarote Techama¹, Sompob Polmai², Chanin Bunlaksanusorn³

Faculty of Engineering, King Mongkut's Institute of Technology Ladkrabang, Bangkok, Thailand

¹E-mail: pantarote.techama@gmail.com, ²E-mail: sompob.po@kmitl.ac.th, ³E-mail: chanin.bu@kmitl.ac.th

Abstract—This paper proposes a transformerless solid-state fault current limiter composed of multiple cells of single-phase bridge controlled rectifier with DC reactor and an AC reactor connected in parallel with cascaded rectifier cells performing current limiting in steady state. The proposed fault current limiter can be used in medium-voltage power system without power transformer so the system is more compact. With modular design of each rectifier cell, the construction and maintenance of the system could also be simplified. In this paper, the circuit designs, the computer simulation and the construction of the solid-state fault current limiter prototype are presented. The simulation and experimental results show that the proposed fault current limiter can operate properly.

Keywords—solid-state fault current limiter, fault, distribution system, bridge-type FCL

I. INTRODUCTION

At the present, the demand of using electricity is increased and the government promote electrical generation from renewable energy, e.g., PV, wind turbine, and biomass. The expansion of the electrical grid by new installations or interconnections and the proliferation of renewable energy resources increase the fault current level in the power system. Changing new protection devices to cope with the increased fault current level is expensive and complicates the setting for protection coordination. Fault current limiter (FCL) can help solve this problem because it is transparent (zero impedance) during normal operation of the power system. During fault the FCL's impedance increases, the fault current is limited to the safety operating range of the installed protection devices.

Several types of FCL have been proposed such as resonance-type, series switch-type and bridge-type [1-5]. The solid-state switch FCL has been applied to medium and high voltage power system because the solid-state switch has higher voltage and current rating, is simple to control, has high reliability and doesn't need thermal management that reduce cost to thermal management system [1]. At high voltage level, transformer is needed. However, at medium voltage level, transformer-less FCL is considered possible used in the distribution feeders.

The solid-state bridge FCL with DC and AC reactors has been proposed and studied [1-4]. When fault occurred, both reactors will automatically limit fault current at the first peak without delay. After a short period, the DC

reactor is bypassed and only the AC reactor limits the fault current. Having the AC reactor helps reduce the heat and size of the DC reactor.

When applying the FCL in medium or high voltage system, FCL with transformer has been used [4]. The disadvantages of using transformer are high volume, weight, and cost [4]. In this paper, a transformerless multi-cell solid-state bridge FCL (MC-SSB FCL) is proposed and developed. Each bridge cell is modular or has the same design and specifications. The proposed transformerless MC-SSB FCL would be more compact, simple to build, easy to maintenance and high reliability.

In this paper, the circuit designs, the computer simulation and the construction of the solid-state fault current limiter prototype are presented. The simulation and experimental results will be discussed.

II. CONSIDERATION AND PRINCIPLE OF OPERATION

A. FCL configuration for medium voltage system

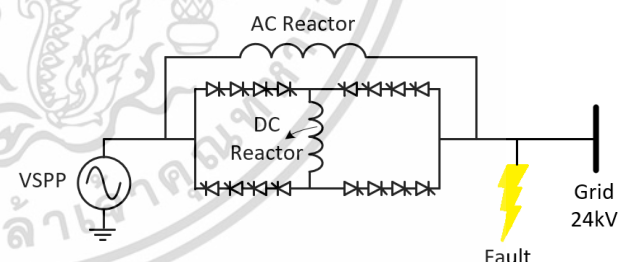


Fig. 1. Single-phase solid-state bridge fault current limiter

Fig. 1 shows the construction of a single-phase SSB FCL. The proposed SSB FCL is expected to be used in very small power producer (VSPP) feeder that has 24kV voltage rating and 10 MVA power capacity. The step-down transformer is not used to reduce the cost and installation space. The SSB thyristors must withstand the system voltage up to 19.59kV, this result in using four 6.5kV-rating thyristors connecting in series or sixteen thyristors per phase in total. In this case only one large DC reactor is used. An alternative approach is to use four bridge cells connecting in series. Each cell has four 6.5kV-rating thyristors and a quarter size DC reactor. This is called multi-cell solid-state bridge fault current limiter (MC-SSB FCL) in this paper. These cells are identical,

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

and the MC-SSB FCL shares the concept of modular design for construction, control and maintenance. The proposed MC-SSB FCL is shown in Fig. 2, to increase the reliability, another cell is added to the system, and each cell also have one by-pass switch. If one cell fails, it can be bypassed and the redundant cell can be activated.

B. Operation principles

The FCL have three modes of operation; charging mode, normal operation mode, and fault condition mode. *Charging mode:* For simplicity, in this study, the DC reactor will be naturally charged by the system voltage to the peak value of the line current within a several cycles. In practical, an auxiliary power supply can be used to pre-charge the dc reactor before inserting the FCL into the feeder. The auxiliary power supply also compensates for conduction loss in thyristor and DC reactor to avoid line voltage distortion. *Normal operation mode:* When the DC reactor current reaches steady state, the reactance of the DC reactor disappears, almost the line current passes through the DC reactor. The forward voltage of the thyristors and resistance of the DC reactor cause a small voltage drop across the AC reactor resulting in a small line current pass through the AC reactor. *Fault condition mode:* When fault occurs, the fault current rises above the DC reactor current, the fault current will pass through both DC and AC reactors. The DC reactor current reaches its maximum designed value within the first half cycle and all of bridge cells will be disconnected from the system by turning off one arm of the bridge thyristors. The DC reactor current freewheels through another arm of the bridge thyristors. All of the fault current flows through the AC reactor and is limited only by AC reactor impedance. To suppress temperature rising in the DC reactor due to high current, the bridge cells are reconnected to the system again by entering the inversion control. The DC reactor current is discharged into the system. When the DC current level was a little above the normal peak line current, the bridge cells enter the freewheeling again for maintaining the current level.

After fault is cleared, the bridge cells enter the charging and normal operation, respectively. Fig. 3 shows the state diagram of the operation of the FCL.

The value of AC reactor is determined by the fault current level that allow pass through the system I_{sc} as described by (1), where ω is angular frequency of the

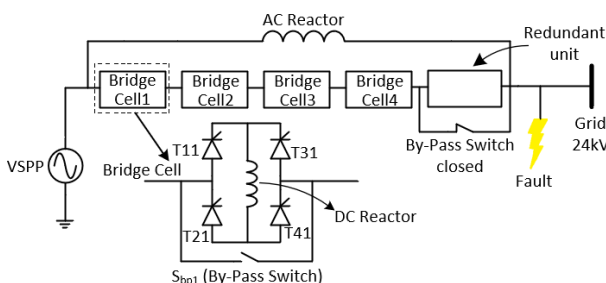


Fig. 2. Multi-cell solid-state bridge fault current limiter

system and U_n is the system voltage.

$$L_a = \frac{U_n}{\omega I_{sc}} \tag{1}$$

The optimal value of each DC reactor is determined in (2) [2].

$$L_d = \frac{1}{4} \frac{2U_{Im}}{\omega I_m} \tag{2}$$

where I_m is the DC reactor current in steady state. U_{Im} is the peak voltage of DC reactor. The DC reactor current within a half cycle of fault condition does not exceed two times the normal DC reactor current.

C. Compensation for voltage distortion during normal operation

In practical, internal resistance of DC reactor r_{dc} and voltage drop across thyristor V_T represent power losses and lower power quality in the system during normal operation. So, charging circuits are used to solve this problem. In normal operation mode, the DC reactor current is discharged via internal resistance of DC reactor and thyristors that cause the DC reactor current level lower than the line peak current. So, the voltage distortion of the load side is noticeable. The role of charging circuit, which is a controllable DC voltage source, is to compensate for voltage drop across the thyristors and DC reactor and also to maintain the DC reactor current level above the peak line current to avoid voltage distortion during rapid line current raise.

III. SIMULATION RESULTS

A. Simulation results without charging circuit in 24kV

In this section, the simulation of MC-SSB FCL is discussed. The important parameters for the simulation are shown in Table 1 for 24kV system. The system configuration is shown in Fig. 4.

The waveforms of fault current with and without FCL are compared in Fig. 5. The fault current is limited to

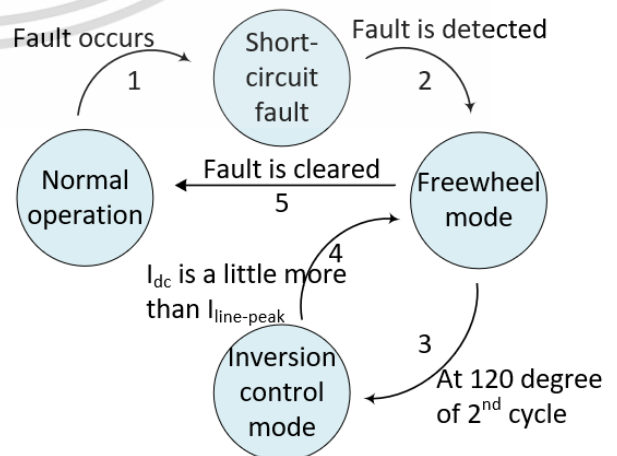


Fig. 3. State diagram of the operation of the FCL

the designed value in steady-state. The DC reactor current waveform is shown in Fig. 6. The DC reactor current reaches its maximum value about twice the normal value at the first half cycle. The current stops increasing due to the bridge cells enter the freewheeling mode. About one cycle later, the bridge cells enter inversion mode, the DC reactor current decreases rapidly. A little later, the bridge cells enter the freewheeling mode again the DC reactor current gradually decreases. Fig. 7 shows the voltage across the AC reactor. There is small voltage drop across the AC reactor at normal operation due to thyristor forward voltage and DC reactor resistance. During fault, nearly all the system voltage drops across the AC reactor and the fault current is limited by the AC reactor impedance.

Fig. 8 and Fig. 9 show the voltage drop across each thyristor in each bridge cell. An equal voltage sharing between the cells is obtained.

TABLE I. SIMULATION PARAMETERS AT 24KV

Symbol	Meaning	Value
V_s	Source voltage (line-line) (rms)	24 kV
f	Power system frequency	50 Hz
r_s	Source resistance	0.1 Ω
r_L	Line resistance	0.1 Ω
V_T	Voltage drop across thyristor	1.1 V
V_D	Voltage drop across diode	0.8 V
L_{dc}	DC reactor inductance (per cell)	91 mH
r_{dc}	DC reactor resistance (per cell)	0.2 Ω
L_{ac}	AC reactor inductance	37 mH
r_{ac}	AC reactor resistance	0.2 Ω
r_{load}	Load resistance	58.3 Ω
L_{load}	Load inductance	139 mH
r_f	Fault resistance	5 Ω
V_{charge}	Charging voltage (rms)	220 V

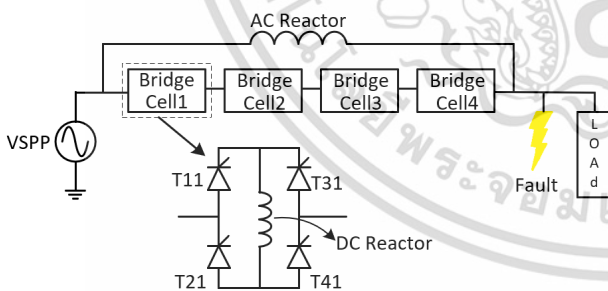


Fig. 4. Solid-state bridge FCL configuration without charging

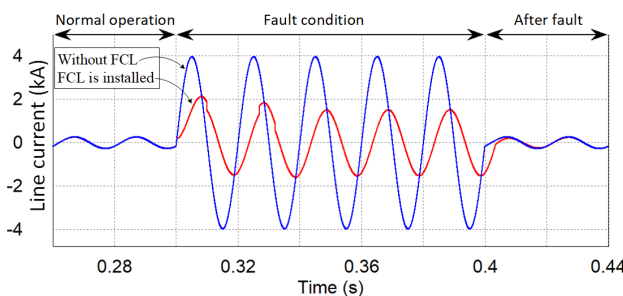


Fig. 5. Comparing line current between FCL is installed and without FCL in normal operation, fault condition and after fault

B. Simulation results with charging circuit in 24kV

In this section, we add the charging circuits in each cell and bypass switch S_{bpAC} . The charging circuit parameters that consist of voltage drop across diode and V_{charge} are shown in Table I. The system configuration is shown in Fig. 10. In Fig. 11 shows the comparing DC reactor current with and without charging circuits. If the charging

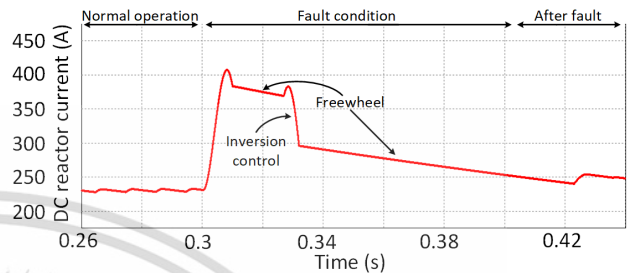


Fig. 6. DC reactor current in first bridge cell in normal operation, fault condition and after fault

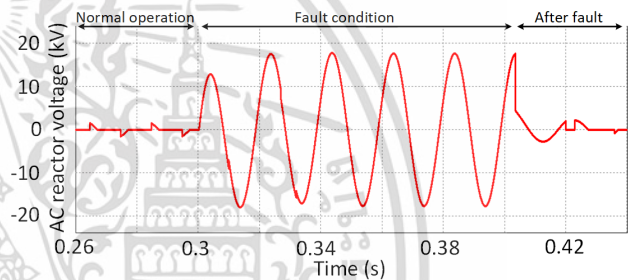


Fig. 7. AC reactor voltage in normal operation, fault condition and after fault

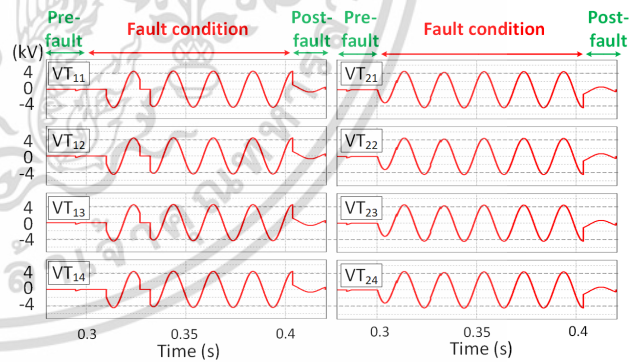


Fig. 8. Voltage drop across thyristors T1 and T2 in every bridge cell

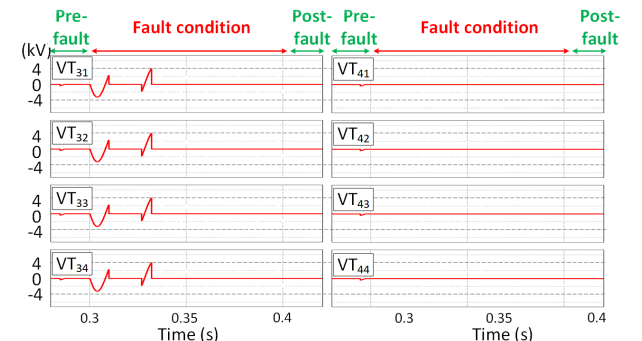


Fig. 9. Voltage drop across thyristors T3 and T4 in every bridge cell

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

circuits are not installed, the DC reactor current level is below the peak line current, So the distortion at the peak load voltage is noticeable as shown in Fig. 12.

In the case of using charging circuits in the bridge cell, the by-pass switch S_{bpAC} is inserted in parallel with AC reactor during DC reactors charging state.

operation principle: Pre-charge state, the S_{bpAC} will be closed to conduct all of the line current. In charge state, T1, T2, TC1 and TC2 in every bridge cell is full conduction to charge the DC reactor current level. When the DC reactor current level is above the peak

line current, the TC1 and TC2 will be controlled with some firing angle to maintain the DC reactor current level. Subsequently, T3 and T4 will be in full conduction and the line current will pass through bridge cell. The next, S_{bpAC} will be opened to change the conduction path to the bridge cell and enter the normal operation. When the charging circuits are installed in every bridge cell and DC reactor current level is maintained above the peak line current, the voltage drop across all bridge cell is almost to zero and no current flow through AC reactor and there is no distortion on load voltage side.

IV. EXPERIMENTAL RESULTS

A. Experimental results without charging circuit

Due to various limitations, a prototype of MC-SSB FCL has been built for a single-phase 220 V system to verify the operations. The picture of the system is shown in Fig. 13. The important parameters of the prototype are shown in Table II. The charging circuit is not used.

Fig. 14 shows AC reactor voltage and line current. In fault condition, the line current is limited to the designed level around 20Arms in steady-state. The voltage across the AC reactor during normal condition is easily observed owing to operation at low voltage system. Fig. 15 shows the DC reactor current and AC reactor current. Under freewheeling and inversion control the DC reactor current decreases faster compared to the simulation results due to lower time constant of the prototype system. The

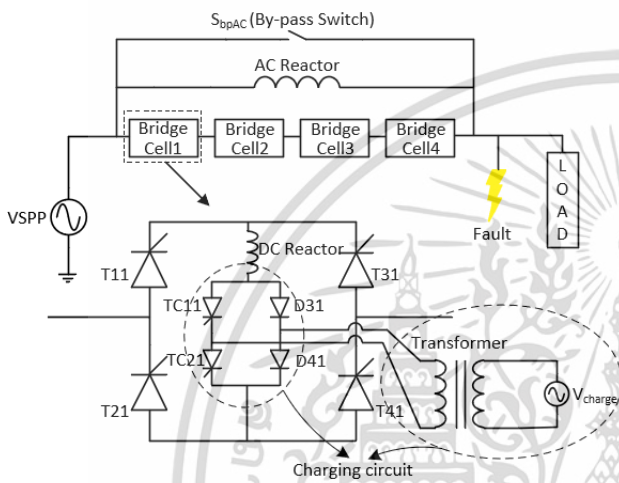


Fig. 10. Solid-state bridge FCL configuration with charging circuits in simulation

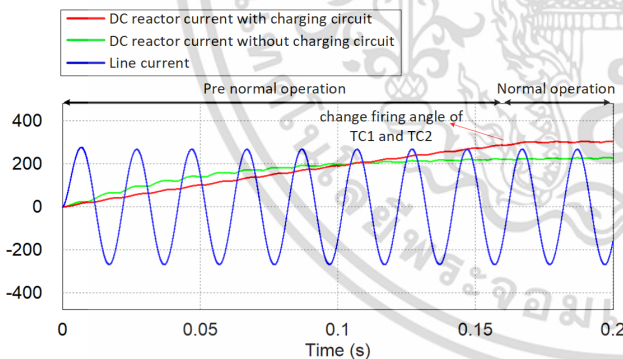


Fig. 11. Comparing between DC reactor current with and without charging circuits

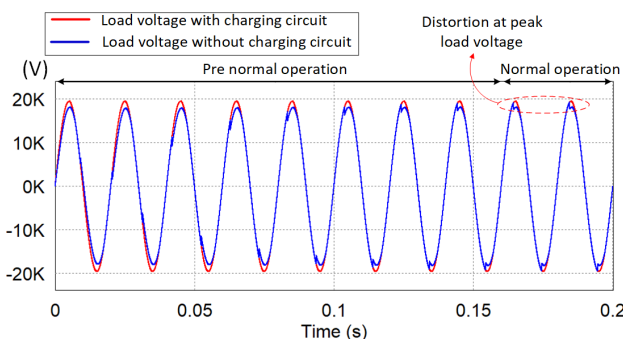


Fig. 12. Comparing load voltage with and without charging circuits

TABLE II. EXPERIMENTAL PARAMETERS AT 220V

Symbol	Meaning	Value
V_s	Source voltage (line-neutral) (rms)	220 V
f	Power system frequency	50 Hz
L_{dc}	DC reactor inductance (per cell)	70 mH
r_{dc}	DC reactor resistance (per cell)	0.2 Ω
L_{ac}	AC reactor inductance	35 mH
r_{ac}	AC reactor resistance	2.4 Ω
r_{load}	Load resistance	35.2 Ω
L_{load}	Load inductance	84 mH
r_f	Fault resistance	2.93 Ω
V_{charge}	Charging voltage (rms)	12 V

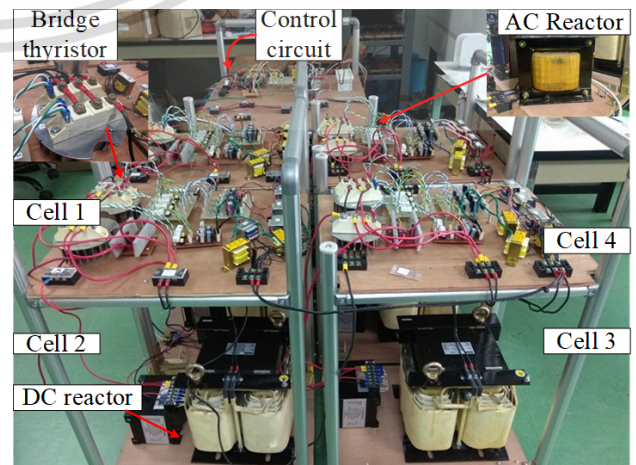


Fig. 13. FCL prototype in laboratory operating at 220V

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้เฉพาะในห้องเรียนเท่านั้น ไม่สามารถนำไปเผยแพร่ในที่สาธารณะได้โดยไม่ได้รับอนุญาต
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

operation of the bridge cells is in accordant with those of the simulations.

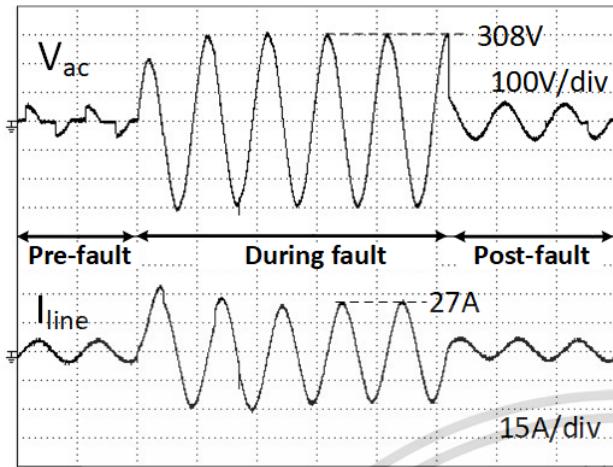


Fig. 14. AC reactor voltage and line current (voltage/division = 100V, current/division = 15A, time/division = 20ms)

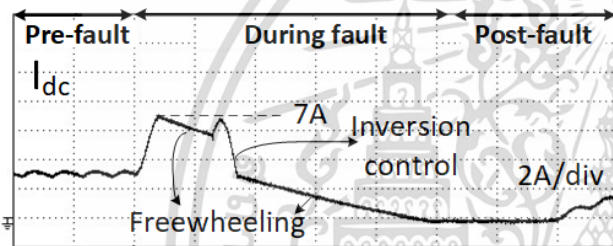


Fig. 15. DC reactor current in first bridge cell (current/division = 2A, time/division = 20ms)

Fig. 16 shows the voltage drop across each thyristor in each bridge cell. Almost equal voltage sharing between each cell is obtained. The waveforms are quite identical to those of the simulations on 24kV system. Fig. 17 shows the DC reactor current, line current and output voltage in normal operation. The distortion is noticeable when the DC reactor current is below the load peak current.

B. Experimental results with charging circuit

In this experiment, the charging circuits, which includes 12V isolation transformer, two thyristors and two diodes, are added to each cell. Fig. 18 shows AC reactor voltage and line current. The waveforms in fault condition are similar to those of the experiments without charging circuits. However, the AC reactor voltage in normal operation is nearly zero so that no distortion occurs on the output voltage. Fig. 19 shows DC reactor current and AC reactor current in fault condition. After inversion control was applied, the DC reactor current dropped below the line peak current. The DC reactor was recharged by controlling TC1 and TC2 in full conduction, after reaching the required level they were controlled with some firing angle to maintain the DC reactor current level.

Fig. 20 shows the voltage drop across each thyristor in each cell. Equal voltage sharing between each cell is obtained.

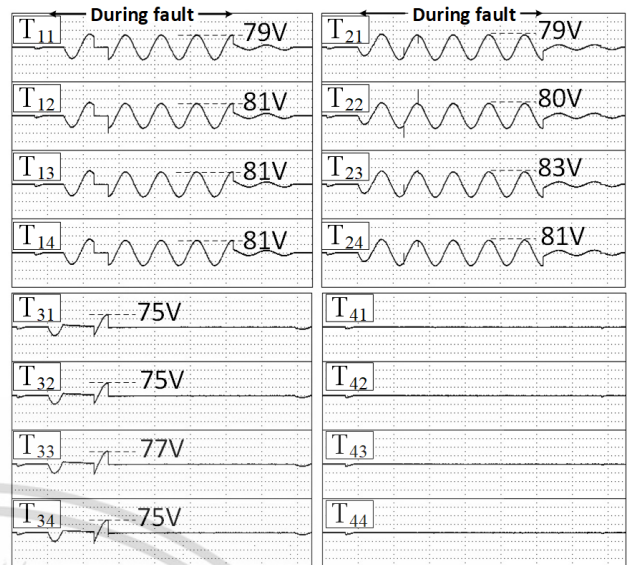


Fig. 16. Voltage drop across thyristors in every bridge cell (voltage/division = 50V, time/division = 20ms)

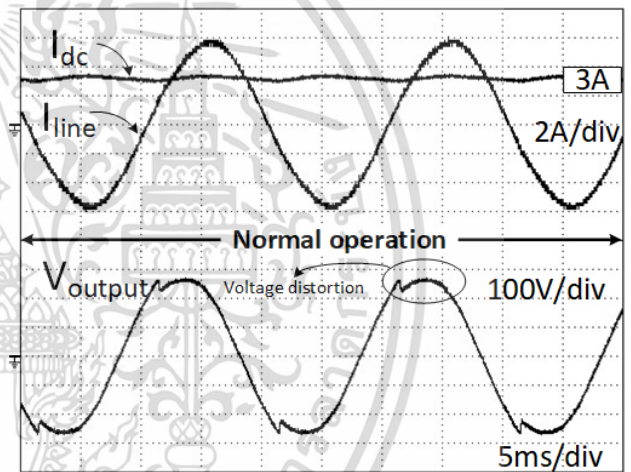


Fig. 17. DC reactor current, line peak current, output voltage (voltage/division = 50V, time/division = 5ms)

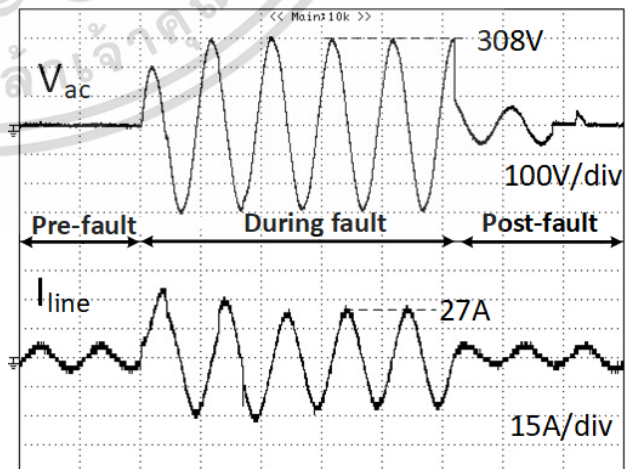


Fig. 18. AC reactor voltage, line current with charging circuit (voltage/division = 100V, current/division = 15A, time/division = 20ms)

เอกสารนี้เป็นเอกสารที่ลงวันเวลาสำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

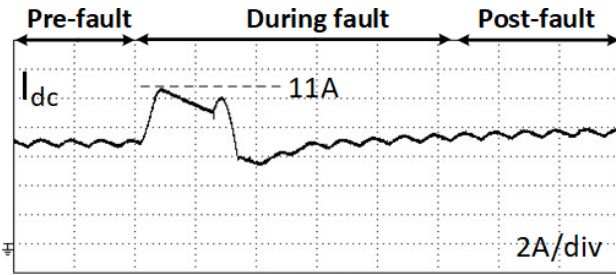


Fig. 19. DC reactor current with charging circuit (current/division = 2A, time/division = 20ms)

The output voltage distortion disappears when the DC reactor current level is maintained above the line peak current. This can be confirmed in Fig. 21.

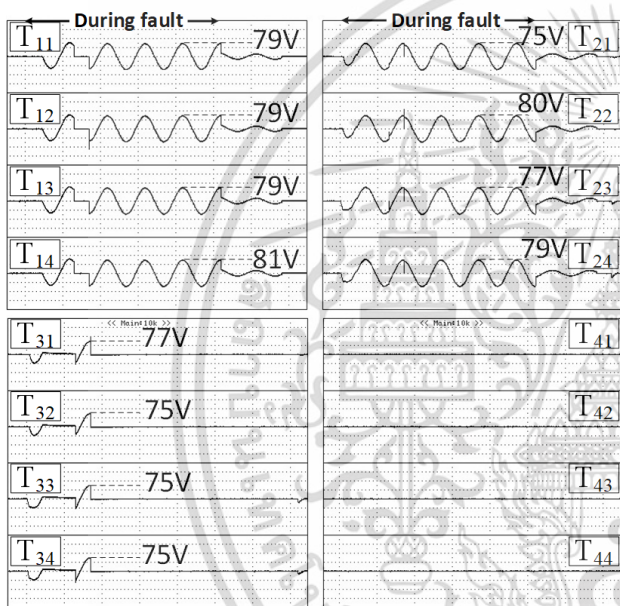


Fig. 20. Voltage drop across thyristors in every bridge cell with charging circuit (voltage/division = 50V, time/division = 20ms)

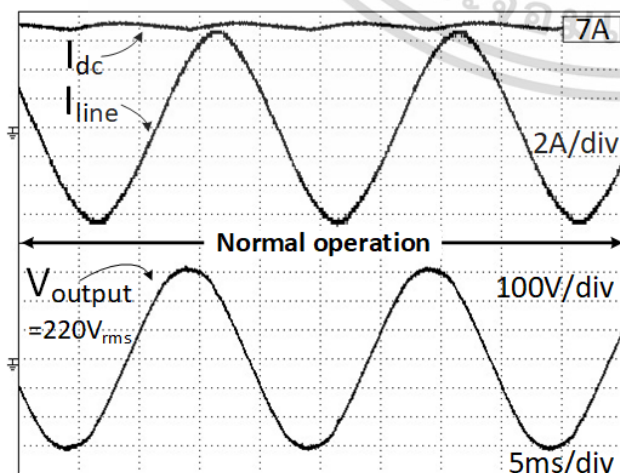


Fig. 21. DC reactor current, line peak current, output voltage with charging circuit (voltage/division = 50V, time/division = 5ms)

V. CONCLUSION

A transformerless MC-SSB FCL has been proposed and the operation principle has been explained. The simulation results for the 24kV system has been carried out. The simulation results confirm the principle of operation. A 220V prototype single-phase FCL has been built to validate to validity of the proposed control method. The experimental results show that the prototype FCL operates as expected. The line current is limited to the designed value. The voltage sharing between each bridge cell is acceptable. The voltage across AC reactor during normal operation can be mitigated using auxiliary power supply for each bridge cell.

REFERENCES

- [1] Alexander Abramovitz and Keuye Ma Smedley, Survey of Solid State Fault Current Limiters IEEE Transactions on Power Electronics., Vol. 27, no.6, June 2012. pp. 2770-2782.
- [2] Z. Lu, D. Jiang, and Z. Wu. A new topology of fault-current limiter and its parameters optimization Proc. IEEE Power Electronics Specialist Conf. 2003, pp. 462465.
- [3] H. J. Boenig and D. A. Paice. Fault current limiter using a superconducting coil IEEE Trans. Magn., vol. 19, no.3, May 1983. pp. 1051-1053.
- [4] GangChen, Daozhuo Jiang, Zhengyu Lu and Zhaolin Wu. A New Proposal for Solid State Fault Current Limiter and Its Control Strategies IEEE Power Engineering Society General Meeting. 2004, Vol. 2, June 2004. pp.1468-1473.
- [5] H. Radmanesh, S.H. Fathi, and G.B. Gharehpetian, Novel high performance DC reactor type fault current limiter, Electric Power Systems Research, vol. 122, pp. 198-207, 2015.

เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ประวัติผู้เขียน



ชื่อ-นามสกุล นายพันธรรถ เตชะมา
 วัน เดือน ปีเกิด 30 พฤษภาคม 2538 ที่กรุงเทพฯ
 ที่อยู่ 79/37 หมู่บ้านมณีแก้ว ถนนแสนสุข ตำบลแสนสุข อำเภอเมืองชลบุรี
 จังหวัดชลบุรี 20130
 ประวัติการศึกษา 2559 วิศวกรรมศาสตรบัณฑิต สาขาวิชาวิศวกรรมไฟฟ้า (เกียรตินิยมอันดับ2)
 สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ผลงานทางวิชาการ

1. Pantarote Techama, Sompob Polmai and Chanin Bunlaksananusorn, “A Transformerless Multi-Cell Solid-State Fault Current Limiter for Medium Voltage Power System,” IEEJ The 2018 International Power Electronics Conference, pp. 2490-2495, May 2018.