

วงจรรองความถี่หลายหน้าที่อันดับสองรูปแบบแรงดัน
โดยใช้วงจรขยายอินพุตผลต่าง

VOLTAGE-MODE SECOND ORDER MULTIFUNCTION FILTERS
USING DIFFERENTIAL DIFFERENCE AMPLIFIER



วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรดุษฎีบัณฑิต
สาขาวิชาวิศวกรรมไฟฟ้า
คณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
พ.ศ. 2561
KMITL-2018-EN-D-018-052

วงจรรองความถี่หลายหน้าที่อันดับสองรูปแบบแรงดัน
โดยใช้วงจรถยายอินพุตผลต่าง

VOLTAGE-MODE SECOND ORDER MULTIFUNCTION FILTERS
USING DIFFERENTIAL DIFFERENCE AMPLIFIER



วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรดุษฎีบัณฑิต

สาขาวิชาวิศวกรรมไฟฟ้า

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ.2561

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่ออนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

KMITL-2018-EN-D-018-052

VOLTAGE-MODE SECOND ORDER MULTIFUNCTION FILTERS
USING DIFFERENTIAL DIFFERENCE AMPLIFIER



A THESIS SUBMITTED IN PARTIAL FULFILLMENT
OF THE REQUIREMENTS FOR THE DEGREE OF
DOCTOR OF ENGINEERING IN ELECTRICAL ENGINEERING
FACULTY OF ENGINEERING
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG
2018

KMITL-2018-EN-D-018-052

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



COPYRIGHT 2018

FACULTY OF ENGINEERING


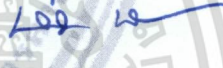

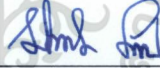
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ใบรับรองวิทยานิพนธ์


หัวข้อวิทยานิพนธ์ วงจรกรองความถี่หลายหน้าที่อันดับสองรูปแบบแรงดันโดยใช้วงจรขยายอินพุตผลต่าง
Thesis Title Voltage-mode Second Order Multifunction Filters using Differential Difference Amplifier
นักศึกษา นายปิยะ ศุภวราสุวัฒน์
รหัสประจำตัว 56601031
ปริญญา วิศวกรรมศาสตรดุษฎีบัณฑิต
สาขาวิชา วิศวกรรมไฟฟ้า
อาจารย์ที่ปรึกษาวิทยานิพนธ์ รศ.ดร.มนตรี คำเงิน
หมายเลขวิทยานิพนธ์ KMITL-2018-EN-D-018-052

คณะกรรมการสอบวิทยานิพนธ์	ลายมือชื่อ
รศ.ดร.มนตรี ศิริปรัชญานันท์	
รศ.ดร.พิพัฒน์ พรหมมี	
ผศ.ดร.สมเกียรติ ฤกษ์วีระบุญ	
ผศ.ดร.สิรภาพ ตู้ประกาย	
รศ.ดร.มนตรี คำเงิน	

วัน / เดือน / ปี ที่สอบ วันจันทร์ที่ 16 กรกฎาคม พ.ศ. 2561 เวลา 13.00-15.00 น.
สถานที่สอบ ณ ห้อง HM-302 อาคารเฉลิมพระเกียรติ

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

คณะวิศวกรรมศาสตร์ รับรองแล้ว



(รองศาสตราจารย์ ดร. คมสัน มาลีสี)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
วันที่ 16 กรกฎาคม พ.ศ. 2561
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งหากมีการนำไปใช้

หัวข้อวิทยานิพนธ์	วงจรรองความถี่หลายหน้าที่อันดับสองรูปแบบแรงดันโดยใช้ วงจรรขยายอินพุตแตกต่างกัน
นักศึกษา	นายปิยะ ศุภวาราสวัสดิ์
รหัสประจำตัว	56601031
ปริญญา	วิศวกรรมศาสตรดุษฎีบัณฑิต
สาขาวิชา	วิศวกรรมไฟฟ้า
พ.ศ.	2561
อาจารย์ที่ปรึกษาวิทยานิพนธ์	รศ.ดร.มนตรี คำเงิน

บทคัดย่อ

วิทยานิพนธ์ฉบับนี้นำเสนอการสังเคราะห์และออกแบบวงจรรองความถี่หลายหน้าที่อันดับสองรูปแบบแรงดัน โดยใช้วงจรรขยายอินพุตผลต่าง วงจรที่นำเสนอมีสองวงจร ได้แก่ (1) วงจรรองความถี่หลายหน้าที่อันดับสองรูปแบบแรงดัน โดยใช้ Differential Difference Current Conveyer Transconductance Amplifier (DDCCTA) เป็นอุปกรณ์แอกทิฟ การสังเคราะห์วงจรรองนี้อาศัยหลักการของวงจรมานตัวต้านทาน ตัวเหนี่ยวนำและตัวเก็บประจุ เมื่อสังเคราะห์วงจรมตามหลักการดังกล่าวจะได้โครงสร้างวงจรรองความถี่ที่ประกอบไปด้วย DDCCTA จำนวนหนึ่งวงจร ตัวต้านทานหนึ่งตัวและตัวเก็บประจุอีกสองตัว วงจรสามารถให้ผลตอบสนองทางเอาต์พุตครบทั้งห้าฟังก์ชันโดยไม่ต้องเปลี่ยนแปลงโครงสร้างวงจร ได้แก่ กรองผ่านความถี่ต่ำ กรองผ่านความถี่สูง กรองผ่านแถบความถี่ กรองหยุดแถบความถี่ และกรองผ่านทุกความถี่ การเลือกฟังก์ชันทางเอาต์พุตสามารถทำได้โดยไม่ต้องการแมตซิงกันของอุปกรณ์ในวงจร การควบคุมค่าความถี่ธรรมชาติและค่าปัจจัยคุณภาพสามารถทำได้แบบอิเล็กทรอนิกส์ การทดสอบสมรรถนะของวงจรที่นำเสนอผ่านการจำลองโปรแกรม PSpice โดยใช้ DDCCTA ที่มีโครงสร้างเป็นมอสทรานซิสเตอร์เทคโนโลยี TSMC 0.25 μm พบว่าผลการจำลองสมรรถนะของวงจรสอดคล้องที่ได้คาดการณ์ไว้ในทางทฤษฎี (2) วงจรรองความถี่หลายหน้าที่อันดับสองรูปแบบแรงดัน โดยใช้ Voltage Differencing Differential Difference Amplifier (VDDDA) เป็นอุปกรณ์แอกทิฟ การสังเคราะห์วงจรรองนี้มาจากวงจรรวมอินทิเกรเตอร์ต่อร่วมกับวงจรมวนกลับสัญญาณและวงจรรขยายสัญญาณ เมื่อสังเคราะห์วงจรมตามหลักการดังกล่าวจะได้โครงสร้างวงจรรองความถี่ที่ประกอบไปด้วย VDDDA จำนวนสามวงจร ตัวต้านทานหนึ่งตัวและตัวเก็บประจุที่ต่อลงกราวด์อีกสองตัว จุดบ่อนสัญญาณอินพุตทั้งห้าจุดมีอิมพีแดนซ์สูง จุดสัญญาณเอาต์พุตมีอิมพีแดนซ์ต่ำจึงสะดวกต่อการต่อคาสเคดหรือขับโหลดได้โดยไม่ต้องใช้วงจรกันชนแรงดัน วงจรสามารถให้ฟังก์ชันกรองความถี่อันดับสองแบบไม่กลับเฟสห้าฟังก์ชัน ได้แก่ กรองผ่านความถี่ต่ำ กรองผ่านความถี่สูง กรองผ่านแถบความถี่ กรองหยุดแถบความถี่และกรองผ่านทุกความถี่ อีกทั้งให้ฟังก์ชันแบบกลับเฟสอีกสองฟังก์ชัน ได้แก่ กรองผ่านความถี่สูง กรองผ่านแถบความถี่ การเลือกฟังก์ชันกรอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความถี่ทางเอาต์พุตทำได้โดยไม่ต้องการแมตชิ่งกันของอุปกรณ์ในวงจร รวมถึงไม่ต้องการวงจรขยาย
สองเท่าและวงจรกลับสัญญาณอินพุตเพิ่มเติม ค่าปัจจัยคุณภาพสามารถปรับได้แบบอิเล็กทรอนิกส์
โดยไม่กระทบต่อค่าความถี่ธรรมชาติผ่านการป้อนกระแสไบอัสให้กับวงจร การใช้เพียงอุปกรณ์พาส
ซีฟที่ต่อลงกราวด์ ทำให้วงจรที่นำเสนอมีความเหมาะสมที่จะสร้างเป็นวงจรรวม การทดสอบ
สมรรถนะของวงจรที่นำเสนอผ่านการจำลองด้วยโปรแกรม PSPICE และการทดสอบด้วยการต่อวงจร
จริง โดยใช้ VDDDA ที่สร้างมาจากไอซีที่หาได้ในเชิงพาณิชย์เบอร์ LT1228 และ AD830 พบว่า ผล
การจำลองและทดสอบสมรรถนะของวงจรสอดคล้องที่ได้คาดการณ์ไว้ในทางทฤษฎี



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Thesis	Voltage-Mode Second Order Multifunction Filters using Differential Difference Amplifier
Student	Mr.Piya Supavarasuwat
Student ID.	56601031
Degree	Doctor of Engineering
Program	Electrical Engineering
Year	2018
Thesis Advisor	Assoc.Prof.Dr.Montree Kumngern

ABSTRACT

In this thesis, the voltage-mode second order multifunction filters using differential difference amplifier are proposed. The proposed filters contain (1) the voltage-mode second order multifunction filter with configuration employs differential difference current conveyer transconductance amplifier (DDCCTA) as active building block. The synthesis of this filter is based on the paralleled RLC circuit. Based on this principle, the proposed filter consists of single DDCCTA, single resistor and two capacitors. The proposed filter provides five second order filter responses, namely, lowpass (LP), bandpass (BP), highpass (HP), bandstop (BS) and allpass (AP) functions. The selection of each output response can be done without matching condition. The quality factor and natural frequency can be tuned electronically. The performances of the proposed filter are verified by PSPICE simulator using 0.25 μm TSMC CMOS technology parameters. The simulation results agree well with theoretical expectations. (2) The voltage-mode second order multifunction filter with configuration employs voltage differencing differential difference amplifier (VDDDA) as active building block. The synthesis of this circuit is based on two integrators with addition-subtraction circuits and a voltage amplifier. Based on this principle, the proposed filter consists of three VDDDA, two grounded capacitors and single grounded resistor. The proposed filter realizes five non-inverting filter functions, namely, bandpass (BP), lowpass (LP), highpass (HP), bandstop (BS) and allpass (AP) filtering responses and two inverting filter functions, namely highpass and banpass filtering responses, without changing the circuit topology. All input voltage nodes exhibit high impedance and the output voltage node is low impedance which is completely cascaded without the use of any

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และห้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

external voltage buffer. The filter response can be selected by appropriately applying input voltage without the requirement of the matching condition, inverting circuit and double gain amplifier. The control of natural frequency and quality factor can be done electronically and independently. The performances of the proposed filters using Pspice simulation and experimental test are included, verifying the key characteristics of the presented filters. The given results agree well with the theoretical presumptions.



กิตติกรรมประกาศ

วิทยานิพนธ์ฉบับนี้ได้รับความกรุณาให้การช่วยเหลือ ข้อเสนอแนะ คำแนะนำ การสนับสนุน และให้กำลังใจผู้เขียน เป็นอย่างดีมาโดยตลอด จากบุคคลหลายท่าน จึงทำให้สำเร็จลุล่วงไปได้ด้วยดี

ผู้เขียนขอกราบขอบพระคุณ รศ.ดร.มนตรี คำเงิน อาจารย์ที่ปรึกษาวิทยานิพนธ์ ที่ได้ให้ความกรุณาให้คำแนะนำ คำปรึกษา ข้อเสนอแนะ และแนวทางการแก้ไขปัญหาในการทำวิทยานิพนธ์ตลอดช่วงเวลาของการศึกษา ขอขอบพระคุณ รศ.ดร.พิพัฒน์ พรหมมี สำหรับการบรรยายที่ดีในการเรียน การสอน คำปรึกษา และคำแนะนำต่างๆ ขอขอบพระคุณ รศ.ดร.พีระวุฒิ สุวรรณจันทร์ ที่ได้ช่วยให้ คำปรึกษา คำแนะนำ ส่งเสริม และสนับสนุน ในด้านการเรียน ขอขอบพระคุณ ผศ.ดร.วินัย ใจกล้า ที่ได้กรุณาถ่ายทอดความรู้ ประสบการณ์ คำแนะนำ คำปรึกษา ข้อเสนอแนะ ตลอดจนคอยผลักดันและให้กำลังใจผู้เขียนเสมอมา ขอขอบคุณคณะกรรมการสอบวิทยานิพนธ์ทุกท่านที่ได้ให้ข้อเสนอแนะ ข้อควรพัฒนา ตลอดจนคำแนะนำต่างๆ ที่เป็นประโยชน์เพื่อทำให้วิทยานิพนธ์มีความสมบูรณ์มากยิ่งขึ้น ผู้เขียนรู้สึกซาบซึ้งในความอนุเคราะห์จากท่านเป็นอย่างสูง

ผู้เขียนขอขอบคุณสถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบังที่สนับสนุนให้ทุน ยกเว้นค่าธรรมเนียมการศึกษาตลอดหลักสูตร ขอขอบคุณคณะวิศวกรรมศาสตร์ และคณะครุศาสตร์ อดุสากรรมและเทคโนโลยี สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ที่ให้การสนับสนุนเครื่องมือ อุปกรณ์ ในการทดลอง และให้ใช้สถานที่

ขอกราบขอบพระคุณครูบาอาจารย์ทุกท่านที่ได้ประสิทธิ์ประสาทวิชาให้ผู้เขียนมาตั้งแต่อดีต จนถึงปัจจุบัน

ขอกราบขอบพระคุณบิดา มารดา ครอบครัวของผู้เขียน และ ดร.สุธาสินี บุรีคำพันธ์ ภรรยา ของผู้เขียนที่ให้ความห่วงใย เอาใจใส่ ให้การสนับสนุน ให้คำปรึกษา และเป็นกำลังใจให้กับผู้เขียนมาโดยตลอด

สุดท้ายนี้ขอขอบพระคุณ บุคคลทุกคนที่มีได้เอ่ยนามมา ณ ที่นี้ ที่ได้ให้การสนับสนุนและเป็นกำลังใจให้ผู้เขียนตลอดมา คุณค่าและประโยชน์ที่ได้จากวิทยานิพนธ์ฉบับนี้ ผู้เขียนขอมอบแด่ผู้มีพระคุณทุกท่าน

ปิยะ ศุภวาราสวัสดิ์

สารบัญ

	หน้า
บทคัดย่อภาษาไทย.....	I
บทคัดย่อภาษาอังกฤษ.....	III
กิตติกรรมประกาศ.....	V
สารบัญ.....	VI
สารบัญตาราง.....	IX
สารบัญรูป.....	X
บทที่ 1 บทนำ.....	1
1.1 ความเป็นมาและความสำคัญของปัญหา.....	1
1.2 วัตถุประสงค์ของการวิจัย.....	2
1.3 ขอบเขตของวิทยานิพนธ์.....	2
1.4 รายละเอียดของวิทยานิพนธ์.....	3
บทที่ 2 ทฤษฎีและงานวิจัยที่เกี่ยวข้อง.....	4
2.1 วงจร OTA.....	4
2.2 วงจร DDCC และวงจร DVCC.....	6
2.3 วงจร CDBA.....	9
2.4 วงจร CCTA.....	10
2.5 วงจร VDTA.....	11
2.6 วงจร VD-DIBA.....	12
2.7 หลักการของวงจรกรองความถี่.....	13
2.7.1 ทฤษฎีพื้นฐานวงจรกรองความถี่.....	13
2.7.2 รูปแบบของวงจรกรองความถี่.....	15
2.8 วงจรกรองความถี่อันดับสอง.....	18
2.9 หลักการสังเคราะห์วงจรกรองความถี่หลายหน้าที่อันดับสองรูปแบบแรงดัน.....	23
2.9.1 วงจรกรองความถี่ KHN.....	24
2.9.2 วงจรกรองความถี่ KHN ที่มีวงจรขยาย.....	25
2.9.3 วงจรกรองความถี่ Tow Thomas.....	26
2.9.4 วงจรกรองความถี่สามอินพุตหนึ่งเอาต์พุต.....	27

สารบัญ (ต่อ)

	หน้า
2.9.5 วงจรกรองความถี่สามอินพุตหนึ่งเอาต์พุตที่มีวงจรถยาย.....	28
2.9.6 วงจรกรองความถี่สี่อินพุตหนึ่งเอาต์พุต.....	29
2.10 งานวิจัยที่เกี่ยวข้อง.....	30
2.10.1 วงจรกรองความถี่หลายหน้าที่ใช้ DVCC นำเสนอโดย J. W. Horng และคณะ.....	30
2.10.2 วงจรกรองความถี่หลายหน้าที่ใช้ VDTA นำเสนอโดย J. Satansup และคณะ.....	32
2.10.3 วงจรกรองความถี่หลายหน้าที่ใช้ CDBA นำเสนอโดย J. K. Pathak และคณะ.....	33
2.10.4 วงจรกรองความถี่หลายหน้าที่ใช้ VD-DIBA นำเสนอโดย K.L. Pushkar และคณะ.....	35
2.10.5 วงจรกรองความถี่หลายหน้าที่ใช้ VD-DIBA นำเสนอโดย W. Ninsraku และคณะ.....	37
2.10.6 วงจรกรองความถี่หลายหน้าที่ใช้ MCCTA นำเสนอโดย V. S. Singh และคณะ.....	38
2.10.7 วงจรกรองความถี่หลายหน้าที่ใช้ VDDDA นำเสนอโดย J. Koton และคณะ.....	40
2.10.8 วงจรกรองความถี่หลายหน้าที่ใช้ VDDDA นำเสนอโดย S. Siripongdee และคณะ.....	41
2.10.9 วงจรกรองความถี่หลายหน้าที่ใช้ VDDDA นำเสนอโดย A. Chaichana และคณะ.....	43
2.10.10 วงจรกรองความถี่หลายหน้าที่ใช้ VDDDA นำเสนอโดย S. Sangyaem และคณะ.....	44
บทที่ 3 วงจรกรองความถี่หลายหน้าที่อันดับสองรูปแบบแรงดันโดยใช้วงจร DDCCTA.....	47
3.1 บทนำ.....	47
3.2 หลักการทำงานของวงจรถยายความนำถ่ายไอออนสายพานกระแสชนิดมีอินพุต แรงดันความแตกต่าง.....	47

สารบัญ (ต่อ)

	หน้า
3.3 การสังเคราะห์วงจรกรองความถี่หลายหน้าที่อับดับสองรูปแบบแรงดัน สามอินพุตหนึ่งเอาต์พุต.....	49
3.4 การวิเคราะห์สมรรถนะของวงจรกรองความถี่ที่นำเสนอ.....	53
3.4.1 การวิเคราะห์สมรรถนะของวงจรกรองความถี่ในอุดมคติ.....	53
3.4.2 การวิเคราะห์กระทบต่อวงจรกรองความถี่กรณีไม่เป็นไปตามอุดมคติ.....	56
3.4.3 การวิเคราะห์หาค่าความไว.....	64
3.5 ผลการทดสอบสมรรถนะของวงจร.....	64
3.6 บทสรุป.....	68
บทที่ 4 วงจรกรองความถี่หลายหน้าที่อับดับสองรูปแบบแรงดันโดยใช้วงจร VDDDA.....	69
4.1 บทนำ.....	69
4.2 หลักการทำงานของวงจรมายผลต่างแรงดันเอาต์พุต.....	69
4.3 การสังเคราะห์วงจรกรองความถี่หลายหน้าที่รูปแบบแรงดันห้าอินพุตหนึ่งเอาต์พุต....	71
4.4 การวิเคราะห์สมรรถนะของวงจรกรองความถี่ที่นำเสนอ.....	78
4.4.1 การวิเคราะห์สมรรถนะของวงจรกรองความถี่ในอุดมคติ.....	78
4.4.2 การวิเคราะห์กระทบต่อวงจรกรองความถี่กรณีไม่เป็นไปตามอุดมคติ.....	82
4.4.3 การวิเคราะห์หาค่าความไว.....	93
4.5 ผลการทดสอบสมรรถนะของวงจร.....	93
4.5.1 ผลการทดสอบสมรรถนะของวงจรกรองความถี่ที่นำเสนอด้วย โปรแกรม PSPICE.....	93
4.5.2 ผลการทดสอบสมรรถนะของวงจรกรองความถี่ที่นำเสนอด้วย การต่อวงจรจริง.....	98
4.6 บทสรุป.....	108
บทที่ 5 บทสรุป.....	109
5.1 บทสรุป.....	109
5.2 ข้อเสนอแนะ.....	112

สารบัญ (ต่อ)

	หน้า
เอกสารอ้างอิง.....	113
ภาคผนวก.....	117
ภาคผนวก ก ผลงานวิจัยที่ได้ตีพิมพ์.....	118
ประวัติผู้เขียน.....	140



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และให้อ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

ตารางที่	หน้า
2.1 การกำหนดแรงดันอินพุตของวงจรรองความถี่หลายหน้าที่โดยใช้ DVCC 1 ตัว.....	31
2.2 การกำหนดแรงดันอินพุตของวงจรรองความถี่หลายหน้าที่โดยใช้ VDTA 1 ตัว.....	33
2.3 การกำหนดแรงดันอินพุตของวงจรรองความถี่หลายหน้าที่โดยใช้ CDBA 2 ตัว.....	35
2.4 การกำหนดแรงดันอินพุตของวงจรรองความถี่หลายหน้าที่โดยใช้ VD-DIBA 1 ตัว.....	36
2.5 การกำหนดแรงดันอินพุตของวงจรรองความถี่หลายหน้าที่โดยใช้ VD-DIBA 2 ตัว.....	38
2.6 การกำหนดแรงดันอินพุตของวงจรรองความถี่หลายหน้าที่โดยใช้ MCCTA 1 ตัว.....	39
2.7 การกำหนดแรงดันอินพุตของวงจรรองความถี่หลายหน้าที่โดยใช้ VDDDA 3 ตัว.....	41
2.8 การกำหนดแรงดันอินพุตของวงจรรองความถี่หลายหน้าที่โดยใช้ VDDDA 1 ตัว.....	42
2.9 การกำหนดแรงดันอินพุตของวงจรรองความถี่หลายหน้าที่โดยใช้ VDDDA 1 ตัว.....	44
2.10 การกำหนดแรงดันอินพุตของวงจรรองความถี่หลายหน้าที่โดยใช้ VDDDA 2 ตัว.....	45
3.1 การกำหนดแรงดันอินพุตเพื่อให้วงจรตอบสนองฟังก์ชันกรองความถี่.....	50
3.2 อัตราส่วนของมอสทรานซิสเตอร์ ที่นำมาสร้างเป็น DDCCTA.....	65
3.3 พารามิเตอร์ของมอสทรานซิสเตอร์ที่ใช้ในการจำลอง.....	65
3.4 พารามิเตอร์ที่ได้จากการจำลองสมรรถนะของวงจร DDCCTA.....	66
4.1 การกำหนดแรงดันอินพุตเพื่อให้วงจรตอบสนองฟังก์ชันกรองความถี่.....	73
5.1 การเปรียบเทียบคุณสมบัติของวงจรรองความถี่หลายหน้าที่รูปแบบแรงดันที่ตีพิมพ์ ก่อนหน้ากับวงจรที่ผู้วิจัยนำเสนอ.....	111

สารบัญรูป

รูปที่	หน้า
2.1	สัญลักษณ์ของวงจร OTA..... 4
2.2	โครงสร้างภายในของวงจร OTA แบบสมมาตร..... 5
2.3	สัญลักษณ์ของวงจร DDCC..... 7
2.4	โครงสร้างวงจร DDCC ที่สร้างขึ้นจากมอสทรานซิสเตอร์..... 7
2.5	สัญลักษณ์ของวงจร DVCC..... 8
2.6	โครงสร้างวงจร DVCC ที่สร้างขึ้นจากมอสทรานซิสเตอร์..... 9
2.7	สัญลักษณ์และวงจรสมมูลของ CDBA..... 9
2.8	สัญลักษณ์และวงจรสมมูลของ CCTA..... 10
2.9	สัญลักษณ์และวงจรสมมูลของ VDTA..... 11
2.10	สัญลักษณ์และวงจรสมมูลของ VD-DIBA..... 12
2.11	โครงสร้าง VD-DIBA ใช้วงจรรวมเบอร์ LT1228 และ AD830..... 13
2.12	วงจรกรองความถี่แบบ 2 ขั้ว..... 14
2.13	ผลตอบสนองทางความถี่ของวงจรกรองผ่านความถี่ต่ำ..... 15
2.14	ผลตอบสนองทางความถี่ของวงจรกรองผ่านความถี่สูง..... 16
2.15	ผลตอบสนองทางความถี่ของวงจรกรองผ่านแถบความถี่..... 16
2.16	ผลตอบสนองทางความถี่ของวงจรกรองหยุดแถบความถี่..... 17
2.17	ผลตอบสนองทางความถี่ของวงจรกรองผ่านทุกความถี่..... 17
2.18	ตำแหน่งโพลและซีโรบนระนาบ s ของฟังก์ชันกรองความถี่สูงอันดับสอง..... 18
2.19	ผลตอบสนองทางขนาดเชิงความถี่ของฟังก์ชันกรองผ่านความถี่สูงอันดับสอง..... 19
2.20	ตำแหน่งโพลและซีโรบนระนาบ s ของฟังก์ชันกรองความถี่ต่ำอันดับสอง..... 19
2.21	ผลตอบสนองทางขนาดเชิงความถี่ของฟังก์ชันกรองผ่านความถี่ต่ำอันดับสอง..... 20
2.22	ตำแหน่งโพลและซีโรบนระนาบ s ของฟังก์ชันกรองผ่านแถบความถี่อันดับสอง..... 20
2.23	ผลตอบสนองทางขนาดเชิงความถี่ของฟังก์ชันกรองผ่านแถบความถี่อันดับสอง..... 21
2.24	ตำแหน่งโพลและซีโรบนระนาบ s ของฟังก์ชันกรองหยุดแถบความถี่อันดับสอง..... 21
2.25	ผลตอบสนองทางขนาดเชิงความถี่ของฟังก์ชันกรองหยุดแถบความถี่อันดับสอง..... 22
2.26	ตำแหน่งโพลและซีโรบนระนาบ s ของฟังก์ชันกรองผ่านทุกความถี่อันดับสอง..... 22
2.27	ผลตอบสนองทางขนาดเชิงความถี่ของฟังก์ชันกรองผ่านทุกความถี่อันดับสอง..... 23
2.28	ผลตอบสนองทางเฟสเชิงความถี่ของฟังก์ชันกรองผ่านทุกความถี่อันดับสอง..... 23
2.29	องค์ประกอบพื้นฐานของวงจรกรองความถี่ KHN..... 24

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป (ต่อ)

รูปที่	หน้า
2.30 องค์ประกอบพื้นฐานของวงจรรองความถี่ KHN ที่มีวงจรถยาย.....	25
2.31 องค์ประกอบพื้นฐานของวงจรรองความถี่ Tow Thomas.....	26
2.32 องค์ประกอบพื้นฐานของวงจรรองความถี่สามอินพุตหนึ่งเอาต์พุต.....	27
2.33 องค์ประกอบพื้นฐานของวงจรรองความถี่สามอินพุตหนึ่งเอาต์พุตที่มีวงจรถยาย.....	28
2.34 องค์ประกอบพื้นฐานของวงจรรองความถี่สี่อินพุตหนึ่งเอาต์พุต.....	29
2.35 วงจรรองความถี่หลายหน้าที่โดยใช้ DVCC 3 ตัว.....	31
2.36 วงจรรองความถี่หลายหน้าที่โดยใช้ VDTA.....	32
2.37 วงจรรองความถี่หลายหน้าที่โดยใช้ CDDBA 2 ตัว.....	34
2.38 วงจรรองความถี่หลายหน้าที่โดยใช้ VD-DIBA 1 ตัว.....	35
2.39 วงจรรองความถี่หลายหน้าที่โดยใช้ VD-DIBA 2 ตัว.....	37
2.40 วงจรรองความถี่หลายหน้าที่โดยใช้ MCCTA 1 ตัว.....	38
2.41 วงจรรองความถี่หลายหน้าที่โดยใช้ VDDDA 3 ตัว.....	40
2.42 วงจรรองความถี่หลายหน้าที่โดยใช้ VDDDA 1 ตัว.....	42
2.43 วงจรรองความถี่หลายหน้าที่โดยใช้ VDDDA 1 ตัว.....	43
2.44 วงจรรองความถี่หลายหน้าที่โดยใช้ VDDDA 2 ตัว.....	44
3.1 สัญลักษณ์ของวงจรถยายความนำถ่ายโอนสายพานกระแสชนิดมีอินพุตแรงดัน ความแตกต่าง.....	48
3.2 โครงสร้างภายในของ DDCCTA ที่สร้างจากมอสทรานซิสเตอร์.....	48
3.3 วงจรในการสังเคราะห์และออกแบบวงจรรองความถี่.....	49
3.4 การสังเคราะห์วงจรถยายความต้านทานขนานตัวเหนี่ยวนำ โดยใช้อุปกรณ์ DDCCTA.....	52
3.5 วงจรรองความถี่หลายหน้าที่อันดับสองรูปแบบแรงดันโดยใช้ DDCCTA ที่ได้สังเคราะห์ วงจรถตามกรอบแนวคิดในรูปที่ 3.3.....	53
3.6 ค่าความต้านทานและค่าความจุแฝงที่ขั้วของ DDCCTA.....	60
3.7 วงจรรองความถี่ที่นำเสนอกรณีพิจารณาผลกระทบจากค่าอุปกรณ์แฝงที่ขั้วต่างๆ.....	60
3.8 ผลตอบสนองความถี่ของ LP, HP, BP และ BS.....	67
3.9 ผลตอบสนองความถี่ของวงจรรองผ่านทุกความถี่.....	67
3.10 ผลตอบสนองด้านทรานสเซียนซ์ของวงจรรองผ่านแถบความถี่.....	67
4.1 สัญลักษณ์และวงจรถวมของ VDDDA.....	70
4.2 โครงสร้างของวงจรถยายผลต่างแรงดันเอาต์พุตที่สร้างมาจากไอซีที่มีในเชิงพาณิชย์.....	70

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และขิงอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป (ต่อ)

รูปที่	หน้า
4.3 บล็อกไดโอดแกรมในการสังเคราะห์และออกแบบวงจรกรองความถี่ รูปแบบแรงดันห้าอินพุตหนึ่งเอาต์พุต	71
4.4 วงจรอินทิเกรเตอร์และวงจรรวมสัญญาณชุดที่หนึ่งและวงจรที่สังเคราะห์ได้ โดยใช้อุปกรณ์ VDDDA.....	75
4.5 วงจรอินทิเกรเตอร์และวงจรรวมสัญญาณชุดที่สองและวงจรที่สังเคราะห์ได้ โดยใช้อุปกรณ์ VDDDA.....	76
4.6 วงจรขยายสัญญาณและวงจรรวมสัญญาณชุดที่สามและวงจรที่สังเคราะห์ได้ โดยใช้อุปกรณ์ VDDDA.....	77
4.7 วงจรกรองความถี่หลายหน้าที่อันดับสองรูปแบบแรงดันโดยใช้ VDDDA ที่ได้สังเคราะห์วงจรตามกรอบแนวคิดในรูปที่ 4.3.....	78
4.8 ค่าความต้านทานและค่าความจุแฝงที่ขั้วของ VDDDA.....	87
4.9 วงจรกรองความถี่ที่นำเสนอกรณีพิจารณาผลกระทบจากคาอูปรณ์แฝงที่ขั้วต่างๆ	88
4.10 วงจรกรองความถี่ที่นำเสนอทดสอบสมรรถนะการทำงานโดยใช้โปรแกรม PSPICE.....	94
4.11 ผลตอบสนองการทำงานของฟังก์ชันกรองผ่านความถี่ต่ำ กรองผ่านความถี่สูง กรองผ่านแถบความถี่ และกรองหยุดแถบความถี่แบบไม่กลับเฟส.....	95
4.12 ผลตอบสนองทางความถี่และเฟสของฟังก์ชันกรองผ่านทุกความถี่แบบไม่กลับเฟส	95
4.13 เปรียบเทียบผลตอบสนองทางเวลา สัญญาณอินพุตและเอาต์พุตของ ฟังก์ชันกรองผ่านแถบความถี่แบบกลับเฟสที่ความถี่ f_0	96
4.14 ผลตอบสนองของฟังก์ชันกรองผ่านแถบความถี่แบบไม่กลับเฟส เมื่อปรับค่า I_{B1} และ I_{B2} โดยไม่ส่งผลต่อค่าปัจจัยคุณภาพ.....	96
4.15 ผลตอบสนองของฟังก์ชันกรองผ่านแถบความถี่แบบไม่กลับเฟส เมื่อปรับค่า I_{B3} โดยไม่ส่งผลต่อค่าความถี่.....	97
4.16 ความผิดเพี้ยนทางฮาร์โมนิกของฟังก์ชัน LP, HP และ BP แบบไม่กลับเฟส.....	97
4.17 ผลตอบสนองความถี่ของวงจรกรองความถี่ที่นำเสนอจากการต่อวงจรจริง.....	99
4.18 ผลตอบสนองทางเฟสของฟังก์ชันกรองผ่านทุกความถี่แบบไม่กลับเฟส จากการต่อวงจรจริง.....	99
4.19 ผลการวัดสัญญาณ V_{in} และ V_o ของวงจรกรองผ่านความถี่ต่ำแบบไม่กลับเฟส สำหรับ (ก) $f = 50$ kHz, (ข) $f = 100$ kHz และ (ค) $f = 300$ kHz.....	100

สารบัญรูป (ต่อ)

รูปที่	หน้า
4.20 ผลการวัดสัญญาณ V_{in} และ V_o ของวงจรกรองผ่านความถี่สูงแบบไม่กลับเฟส สำหรับ (ก) $f = 50$ kHz, (ข) $f = 100$ kHz และ (ค) $f = 300$ kHz.....	101
4.21 ผลการวัดสัญญาณ V_{in} และ V_o ของวงจรกรองผ่านความถี่สูงแบบกลับเฟส สำหรับ (ก) $f = 50$ kHz, (ข) $f = 100$ kHz และ (ค) $f = 300$ kHz.....	102
4.22 ผลการวัดสัญญาณ V_{in} และ V_o ของวงจรกรองผ่านแถบความถี่แบบไม่กลับเฟส สำหรับ (ก) $f = 50$ kHz, (ข) $f = 100$ kHz และ (ค) $f = 300$ kHz.....	103
4.23 ผลการวัดสัญญาณ V_{in} และ V_o ของวงจรกรองผ่านแถบความถี่แบบกลับเฟส สำหรับ (ก) $f = 50$ kHz, (ข) $f = 100$ kHz และ (ค) $f = 300$ kHz.....	104
4.24 ผลการวัดสัญญาณ V_{in} และ V_o ของวงจรกรองหยุดแถบความถี่แบบไม่กลับเฟส สำหรับ (ก) $f = 50$ kHz, (ข) $f = 100$ kHz และ (ค) $f = 300$ kHz.....	105
4.25 ผลการวัดสัญญาณ V_{in} และ V_o ของวงจรกรองผ่านทุกความถี่แบบไม่กลับเฟส สำหรับ (ก) $f = 50$ kHz, (ข) $f = 100$ kHz และ (ค) $f = 300$ kHz.....	106
4.26 ผลตอบสนองความถี่ฟังก์ชันกรองผ่านแถบความถี่แบบไม่กลับเฟส เมื่อปรับค่า I_B ทดสอบโดยการต่อวงจรจริง.....	107
4.27 ผลตอบสนองความถี่ฟังก์ชันกรองผ่านแถบความถี่แบบไม่กลับเฟส เมื่อปรับค่า I_{B3} ทดสอบโดยการต่อวงจรจริง.....	107

บทที่ 1

บทนำ

1.1 ความเป็นมาและความสำคัญของปัญหา

วงจรกรองความถี่ถือว่าเป็นวงจรที่มีความสำคัญ ในระบบการประมวลผลสัญญาณแอนะล็อก ซึ่งถูกนำมาใช้อย่างแพร่หลายในหลายสาขางาน เช่น งานอิเล็กทรอนิกส์ ระบบสื่อสาร ระบบควบคุม และเครื่องมือวัด เป็นต้น [1] โดยมากแล้ววงจรกรองความถี่มักจะถูกพัฒนาให้เป็นวงจรกรองความถี่หลายฟังก์ชัน (Universal Filter) เนื่องจากสามารถให้ฟังก์ชันการทำงานได้หลายรูปแบบภายใน โครงสร้างวงจรเดียวกัน เมื่อพิจารณาถึงจำนวนอินพุตและเอาต์พุตของวงจรกรองความถี่หลายฟังก์ชัน วงจรที่ได้รับความนิยมมาก ได้แก่ วงจรกรองความถี่แบบหลายอินพุต-หนึ่งเอาต์พุต (MISO) [2] ซึ่งสามารถเลือกฟังก์ชันการทำงาน ได้จากการควบคุมการเปิดหรือปิดการจ่ายสัญญาณอินพุตของวงจร หรือวิธีการแบบดิจิทัล จึงสามารถนำไปประยุกต์ใช้งานร่วมกับไมโครคอนโทรลเลอร์เพื่อควบคุมการเลือกฟังก์ชันการทำงานได้ง่าย

วงจรรวมสำเร็จรูป (Active Building Block : ABB) มีบทบาทสำคัญในการออกแบบวงจรประมวลผลสัญญาณแอนะล็อก [3-5] เนื่องจากสะดวกในการออกแบบ โครงสร้างของวงจรไม่ซับซ้อน และสามารถควบคุมการทำงานได้ด้วยวิธีทางอิเล็กทรอนิกส์ นอกจากนี้วงจรรวมสำเร็จรูปยังสะดวกต่อการนำไปต่อภาคเป็นวงจรกรองความถี่อันดับสูงหรือต่อร่วมกับวงจรภาคอื่นๆ ได้โดยไม่ต้องใช้ วงจรกันชนแรงดัน [6-7] ปัจจุบันได้มีผลงานวิจัยนำเสนอวงจรรวมสำเร็จรูปคือ วงจรขยายความนำ ถ่ายโอนสายพานกระแสชนิดมีอินพุตแรงดันความแตกต่าง (Differential Difference Current Conveyor Transconductance Amplifier : DDCCTA) [8] ซึ่งเป็นอุปกรณ์อิเล็กทรอนิกส์แบบแอคทีฟหลายขั้ว โครงสร้างภายในประกอบไปด้วยวงจรขยายความนำถ่ายโอน (OTA) ทำหน้าที่รับสัญญาณอินพุตในโหมดของแรงดันและให้เอาต์พุตในโหมดกระแส และวงจรสายพานกระแสชนิดมีอินพุตแรงดันความแตกต่าง (DDCC) ที่มีคุณสมบัติ คือ มีแบนด์วิดท์กว้าง มีความเป็นเชิงเส้นสูงและอินพุตอิมพีแดนซ์มีค่าสูงมาก ดังนั้นวงจร DDCCTA นี้มีคุณลักษณะการทำงานที่น่าสนใจ คือ สามารถทำงานได้ทั้งในโหมดแรงดันและกระแส มีวงจรบวก-ลบสัญญาณอยู่ภายใน มีอินพุตอิมพีแดนซ์สูง โดยเฉพาะอย่างยิ่งสามารถควบคุมการทำงานด้วยการควบคุมกระแสไบอัส (I_b) จากภายนอก และเมื่อเร็วๆ นี้ ได้มีผู้นำเสนอแนวคิดของอุปกรณ์แอคทีฟสำเร็จรูป ทำงานในโหมดแรงดันและโหมดกระแส เรียกว่า วงจรขยายผลต่างแรงดันเอาต์พุต (Voltage Differential Differencing Different Amplifier : VDDDA) [9] โครงสร้างประกอบด้วยวงจรขยายความนำถ่ายโอน (OTA) ต่อร่วมกับวงจรขยายผลต่างแรงดัน (VDDDU) อุปกรณ์นี้มีคุณสมบัติที่น่าสนใจ คือ มีหกขั้ว ประกอบด้วยขั้วแรงดันขาเข้าสี่ขั้ว คือ V_+ , V_- , N และ P มีค่าอิมพีแดนซ์สูง ขั้วกระแสขาออก คือ Z มีค่า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อิมพีแดนซ์สูง ขั้วแรงดันขาออก คือ W มีค่าอิมพีแดนซ์ต่ำ และโดยเฉพาะอย่างยิ่งสามารถควบคุมการทำงานได้ด้วยวิธีทางอิเล็กทรอนิกส์ โดยการควบคุมกระแสไบอัสจากภายนอก ด้วยคุณสมบัติของวงจร DDCCTA และ VDDDA จึงทำให้สะดวกต่อการนำไปสังเคราะห์และออกแบบวงจรรองความถี่ที่ทำงานในโหมดแรงดัน และสามารถควบคุมได้ด้วยวิธีทางอิเล็กทรอนิกส์

จากการศึกษาเกี่ยวกับการสังเคราะห์และออกแบบวงจรรองความถี่หลายหน้าที่อันดับสองรูปแบบแรงดัน โดยใช้อุปกรณ์แอกทีฟที่ได้มีผู้นำเสนอใน [10-19] โดยวงจรรองความถี่เหล่านี้บางวงจรยังมีข้อจำกัดดังนี้ (1) ไม่สามารถควบคุมค่าความถี่ธรรมชาติและค่าปัจจัยคุณภาพได้อิสระต่อกัน [10-15], [17-19] (2) ต้องใช้วงจรกลับสัญญาณอินพุตเพื่อให้ได้ฟังก์ชันตอบสนองทางเอาต์พุตที่หลากหลาย [17] (3) ต้องการการแมตชิ่งกันของอุปกรณ์ [10-11], [15-16] (4) ต้องการสัญญาณอินพุตแบบสองเท่า [11], [17-18] และ (5) มีการใช้จำนวนอุปกรณ์แอกทีฟหรืออุปกรณ์พาสซีฟจำนวนมาก [10], [12], [15] และ [18]

ในวิทยานิพนธ์นี้ จะนำเสนอวงจรรองความถี่หลายฟังก์ชันอันดับที่สองโหมดแรงดัน โดยใช้ อุปกรณ์แอกทีฟ DDCCTA ต่อร่วมกับอุปกรณ์พาสซีฟ 1 วงจร และอุปกรณ์แอกทีฟ VDDDA ต่อร่วมกับอุปกรณ์พาสซีฟ 1 วงจร ทั้งสองวงจรสามารถให้ฟังก์ชันตอบสนองทางเอาต์พุตแบบ LP, HP, BP, BS และ AP โดยไม่มีการเปลี่ยนแปลงโครงสร้างวงจร ไม่ต้องใช้วงจรกลับสัญญาณอินพุต สามารถปรับค่าความถี่ธรรมชาติและค่าปัจจัยคุณภาพได้ด้วยวิธีทางอิเล็กทรอนิกส์ วงจรที่นำเสนอถูกทดสอบการทำงานด้วยโปรแกรม PSPICE เพื่อยืนยันสมรรถนะการทำงานของวงจรตามที่ได้คาดการณ์ไว้ในทางทฤษฎี

1.2 วัตถุประสงค์ของการวิจัย

1.2.1 เพื่อสังเคราะห์และออกแบบวงจรรองความถี่หลายหน้าที่อันดับสองรูปแบบแรงดัน โดยใช้วงจรขยายอินพุตผลต่าง

1.2.2 เพื่อวิเคราะห์หาสมรรถนะของวงจรรองความถี่หลายหน้าที่อันดับสองรูปแบบแรงดัน โดยใช้วงจรขยายอินพุตผลต่าง ที่ได้สังเคราะห์และออกแบบไว้

1.2.3 เพื่อทดสอบสมรรถนะของวงจรรองความถี่หลายหน้าที่อันดับสองรูปแบบแรงดัน โดยใช้วงจรขยายอินพุตผลต่าง ที่ได้สังเคราะห์และออกแบบไว้

1.3 ขอบเขตของวิทยานิพนธ์

วิทยานิพนธ์ฉบับนี้อยู่ภายใต้ขอบเขตการศึกษาอุปกรณ์แอกทีฟสองวงจร คือ วงจร DDCCTA และวงจร VDDDA เพื่อนำมาประยุกต์ใช้งานในการออกแบบเป็นวงจรรองความถี่หลายหน้าที่อันดับสองรูปแบบแรงดัน โดยใช้วงจรขยายอินพุตผลต่าง ซึ่งวงจรที่นำเสนอสามารถให้ผลตอบสนองทางเอาต์พุตได้ครบ 5 ฟังก์ชันมาตรฐาน ได้แก่ กรองผ่านความถี่ต่ำ กรองผ่านความถี่สูง กรองผ่านแถบเอกซาร์นี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ในทางอื่นไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความถี่ กรองหยุดแถบความถี่ และกรองผ่านทุกความถี่ โดยไม่มีการเปลี่ยนแปลงโครงสร้างวงจร สามารถปรับค่าความถี่ธรรมชาติและค่าปัจจัยคุณภาพด้วยวิธีทางอิเล็กทรอนิกส์

1.4 รายละเอียดของวิทยานิพนธ์

ในวิทยานิพนธ์ฉบับนี้แบ่งเนื้อหาออกเป็น 5 บท ในแต่ละบทมีเนื้อหาโดยสังเขปต่อไปนี้

บทที่ 1 กล่าวถึงความเป็นมาและความสำคัญของปัญหา วัตถุประสงค์ของการวิจัย ขอบเขตในการทำวิทยานิพนธ์ และรายละเอียดของวิทยานิพนธ์ในแต่ละบท

บทที่ 2 กล่าวถึงเอกสารและงานวิจัยที่เกี่ยวข้อง โดยจะมีรายละเอียดเกี่ยวกับอุปกรณ์แอกทีฟแบบต่างๆ วงจรกรองความถี่ หลักการสังเคราะห์วงจรกรองความถี่ รวมถึงงานวิจัยที่เกี่ยวข้องซึ่งจะศึกษาถึงจุดเด่นและข้อจำกัดของงานวิจัยที่ผ่านมา

บทที่ 3 กล่าวถึงวงจรกรองความถี่หลายหน้าที่อันดับสองรูปแบบแรงดัน โดยใช้วงจร DDCCTA นำเสนอหลักการของอุปกรณ์แอกทีฟ DDCCTA การสังเคราะห์และออกแบบ การวิเคราะห์วงจรที่นำเสนอในแบบอุดมคติและไม่อุดมคติ และผลการทดสอบสมรรถนะของวงจร

บทที่ 4 กล่าวถึงวงจรกรองความถี่หลายหน้าที่อันดับสองรูปแบบแรงดัน โดยใช้วงจร VDDDA นำเสนอหลักการของอุปกรณ์แอกทีฟ VDDDA การสังเคราะห์และออกแบบ การวิเคราะห์วงจรที่นำเสนอในแบบอุดมคติและไม่อุดมคติ ผลการทดสอบสมรรถนะของวงจรด้วยการจำลองการทำงาน และผลการต่อวงจรจริงโดยใช้ไอซีสำเร็จรูป

บทที่ 5 กล่าวถึงการสรุปผลการวิจัยและข้อเสนอแนะ ซึ่งประกอบไปด้วย สรุปผลการวิจัยที่ได้นำเสนอไว้ในวิทยานิพนธ์ และข้อเสนอแนะเพื่อเป็นแนวทางในการพัฒนาต่อไป
ภาคผนวก ก ผลงานวิจัยที่ได้ตีพิมพ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2

ทฤษฎีและงานวิจัยที่เกี่ยวข้อง

ในบทนี้จะกล่าวถึงหลักการของอุปกรณ์แอกทิฟ วงจรกรองความถี่ วงจรกรองความถี่อันดับสอง หลักการสังเคราะห์วงจรกรองความถี่อันดับสองหลายหน้าที่รูปแบบแรงดัน รวมถึงงานวิจัยที่เกี่ยวข้องซึ่งจะศึกษาถึงจุดเด่นและข้อจำกัดของงานวิจัยที่ผ่านมา โดยมีรายละเอียดดังนี้

2.1 วงจร OTA

วงจรรขยายความนำถ่ายโอน (Operational Transconductance Amplifier : OTA) เป็นอุปกรณ์แอกทิฟ ที่มีการทำงานในลักษณะวงจรรขยายที่ทำหน้าที่เปลี่ยนสัญญาณแรงดันเป็นสัญญาณกระแส ในรูปแบบของสัญญาณแรงดันควบคุมแหล่งจ่ายกระแส (Voltage Control Current Source : VCCS) โดยอัตราการเปลี่ยนจากสัญญาณแรงดันเป็นสัญญาณกระแส คือ ค่าความนำถ่ายโอน (Transconductance : g_m) ซึ่งสามารถปรับค่าความนำถ่ายโอนได้จากกระแสไบอัส โดยวงจร OTA จะสร้างขึ้นจากสารกึ่งตัวนำที่อยู่ในรูปแบบของวงจรรวม ทำให้วงจร OTA มีคุณสมบัติพื้นฐานคือ มีค่าอินพุตอิมพีแดนซ์และเอาต์พุตอิมพีแดนซ์สูง ทำให้ไม่จำเป็นต้องอาศัยตัวต้านทานจากภายนอก และสามารถปรับค่าความนำถ่ายโอนด้วยกระแสไบอัสจากภายนอก โดยสัญลักษณ์ของวงจร OTA แสดงดังรูปที่ 2.1 ทั้งนี้การสร้างวงจร OTA สามารถสร้างด้วยไบโพลาร์ทรานซิสเตอร์และมอสทรานซิสเตอร์ ในวิทยานิพนธ์ฉบับนี้กล่าวถึงวงจร OTA ที่มีโครงสร้างแบบสมมาตร (Balanced OTA) สร้างขึ้นจากมอสทรานซิสเตอร์ [20-21] แสดงดังรูปที่ 2.2



รูปที่ 2.1 สัญลักษณ์ของวงจร OTA

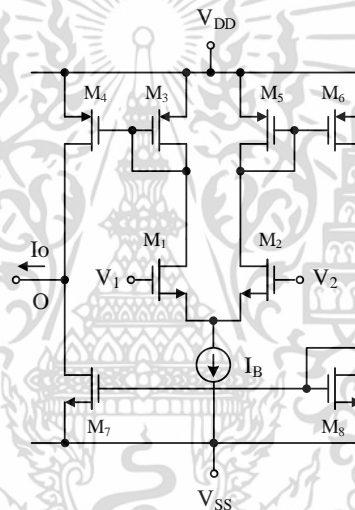
โดยในรูปที่ 2.2 เป็นวงจร OTA แบบสมมาตรที่สร้างขึ้นจากมอสทรานซิสเตอร์ ประกอบด้วยวงจรรขยายผลต่าง (Differential Amplifier) และวงจรรสะท้อนกระแส (Current Mirror) โดยวงจรรขยายผลต่างประกอบด้วยมอสทรานซิสเตอร์ M_1 และ M_2 จะทำการส่งกระแสไปที่วงจรรสะท้อนกระแสประกอบด้วย M_3 ถึง M_8 ทำให้การส่งผ่านกระแสเอาต์พุตมีขนาดเท่ากับกระแสเดรนของ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

มอสทรานซิสเตอร์ M_1 และ M_2 เมื่อมอสทรานซิสเตอร์ในวงจร OTA แบบสมมาตรทำงานในย่านอิมิต์ และมีคุณสมบัติเหมือนกันทุกประการ จะทำให้กระแสเดรนของมอสทรานซิสเตอร์ I_D ถูกกำหนดคุณสมบัติด้วยแบบจำลองกำลังสองดังสมการ

$$I_D = K(V_{GS} - V_T)^2 \quad \text{เมื่อ } V_{GS} > V_T \quad (2.1)$$

จากสมการที่ (2.1) ในกรณีที่ $V_{GS} > V_T$ และ $I_D = 0$ ในกรณีที่ $V_{GS} \leq V_T$ กำหนดให้ค่า K คือ พารามิเตอร์ของค่าความนำ $K = \mu C_{OX} (W/2L)$ โดยค่า μ คือ ความคล่องตัวของพาหะ ค่า C_{OX} คือ ค่าตัวเก็บประจุที่ขาเกตต่อหนึ่งหน่วยพื้นที่ ค่า W คือ ความกว้างของช่องนำกระแส ค่า L คือ ความยาวของช่องนำกระแส ค่า V_{GS} คือ แรงดันระหว่างเกตกับซอร์ส และค่า V_T คือ แรงดันเทรชโฮล ตามลำดับ



รูปที่ 2.2 โครงสร้างภายในของวงจร OTA แบบสมมาตร

โดยแรงดันอินพุต V_{in} เป็นผลต่างแรงดันอินพุต $V_{in} = V_1 - V_2 = V_{GS1} - V_{GS2}$ และค่า I_o คือ กระแสเอาต์พุต และค่า I_B คือ กระแสไบอัส ซึ่งสมมติว่ามอสทรานซิสเตอร์ M_1 และ M_2 มีความสมพงษ์ทุกประการ ทำในพารามิเตอร์ $K_1 = K_2 = K$ และวงจรสะท้อนกระแสจากมอสทรานซิสเตอร์ M_3 และ M_4 มีอัตราขยายกระแสหนึ่งเท่า ทำให้กระแสไบอัสมีขนาดเท่ากับผลรวมกระแสของอินพุต $I_B = I_1 + I_2$ จากสมการที่ (2.1) สามารถคำนวณผลต่างกระแสเอาต์พุตของวงจรในรูปที่ 2.2 ได้ดังนี้

$$I_o = I_2 - I_1 \quad (2.2)$$

จากความสัมพันธ์ดังกล่าว สามารถคำนวณกระแสเอาต์พุต [21] ได้ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$I_O = \sqrt{2I_B KV_{in}} \sqrt{1 - \frac{KV_{in}^2}{2I_B}} \quad \text{เมื่อ } -\sqrt{\frac{I_B}{K}} \leq V_{in} \leq \sqrt{\frac{I_B}{K}} \quad (2.3)$$

อัตราขยายความนำ (g_m) ของวงจรขยายผลต่าง OTA คำนวณได้จากการอนุพันธ์ระหว่างกระแสเอาต์พุตในจากสมการที่ (2.3) กับแรงดันอินพุต ดังสมการ

$$g_m = \left. \frac{dI_O}{dV_{in}} \right|_{V_{in}=0} = \sqrt{2I_B K} \quad \text{เมื่อ } -\sqrt{\frac{I_B}{K}} \leq V_{in} \leq \sqrt{\frac{I_B}{K}} \quad (2.4)$$

จากสมการที่ (2.3) สามารถคำนวณค่ากระแสเอาต์พุตได้ดังสมการ

$$I_O = g_m V_{in} = \sqrt{2I_B KV_{in}} \quad (2.5)$$

จากสมการที่ (2.5) พบว่าอัตราขยายความนำของวงจร OTA สามารถปรับค่าได้ด้วยกระแสไบอัสที่อยู่ในรูปแบบฟังก์ชันรากที่สอง นอกจากนี้การทำงานช่วงการผิดเพี้ยนของสัญญาณต่ำ เมื่อทรานซิสเตอร์ทั้งหมดทำงานในย่านอิมิตัว โดยแรงดันอินพุตอยู่ในช่วง $V_{in} \leq \sqrt{I_B/K}$ [21] โดยในการปฏิบัติงานในช่วงที่เป็นเชิงเส้น เมื่อสัญญาณอินพุตมีขนาดสูงกว่าค่าดังกล่าว ทำให้มอสทรานซิสเตอร์ที่เป็นโครงสร้างของวงจร OTA ทำงานอยู่ในช่วงอิมิตัว ทำให้กระแสเอาต์พุตมีขนาดเท่ากับกระแสไบอัสอินพุต (I_B) ส่วนทิศทางของกระแสเอาต์พุตขึ้นอยู่กับขั้วผลต่างของแรงดันอินพุต จากคุณสมบัติเหล่านี้ทำให้วงจร OTA เป็นที่นิยมในการนำมาพัฒนาเป็นอุปกรณ์แอมพลิฟ และการนำไปสร้างเป็นวงจรประมวลสัญญาณ วงจรกรองความถี่ และวงจรออสซิลเลเตอร์ เป็นต้น

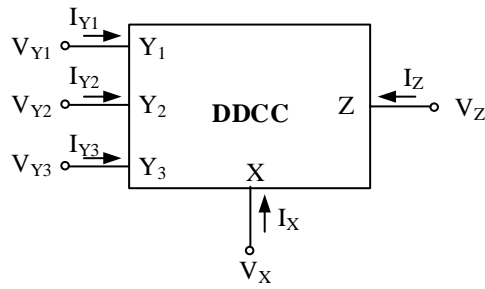
2.2 วงจร DDCC และวงจร DVCC

วงจรสายพานกระแส (Differential Difference Current Conveyor : DDCC) เป็นอุปกรณ์แอมพลิฟที่เกิดขึ้นในปี ค.ศ. 1996 นำเสนอโดย W. Chiu และคณะ [22-23] โดยวงจร DDCC ประกอบด้วยขั้วอินพุตจำนวน 3 ขั้ว คือ Y_1 , Y_2 และ Y_3 ซึ่งมีค่าอิมพีแดนซ์สูงมาก ทำให้กระแสที่เกิดขึ้นที่ขั้ว Y มีค่าเป็นศูนย์ กล่าวคือ $I_{Y1} = 0$, $I_{Y2} = 0$ และ $I_{Y3} = 0$ ในขณะที่ขั้ว X จะมีค่าอิมพีแดนซ์ต่ำ ส่วนที่ขั้ว Z จะเป็นเอาต์พุตกระแสที่มีค่าอิมพีแดนซ์สูง กระแสเอาต์พุต I_Z จะเท่ากับกระแสอินพุตที่ขั้ว X ($I_Z = \pm I_X$) โดยแรงดันที่ขั้ว X มีความสัมพันธ์กับแรงดันอินพุตทั้งสามคือ ($V_X = V_{Y1} - V_{Y2} + V_{Y3}$) เนื่องจากวงจร DDCC พัฒนาขึ้นจากวงจรสายพานกระแสรุ่นที่สอง โดยการเพิ่มขั้ว Y จากสองขั้วเป็นสามขั้วร่วมกับการนำหลักการของวงจร DDA (Differential Difference Amplifier) โดยสัญลักษณ์ของวงจร DDCC และโครงสร้างของวงจร DDCC ที่สร้างด้วย

มอสทรานซิสเตอร์แสดงดังรูปที่ 2.3 และรูปที่ 2.4

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ การเผยแพร่ในที่สาธารณะโดยไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



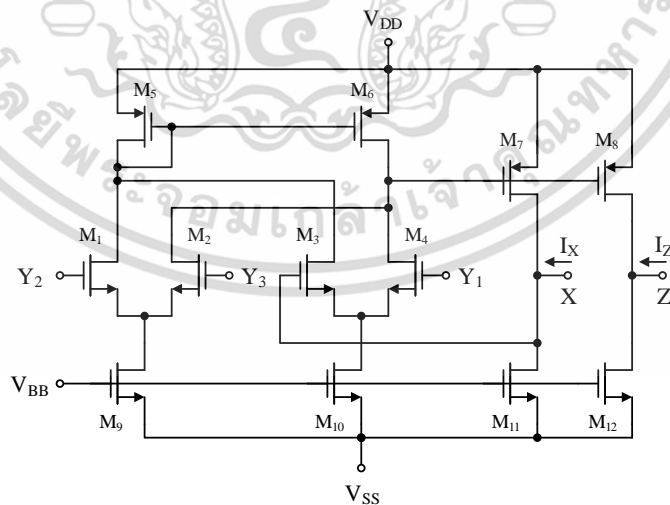
รูปที่ 2.3 สัญลักษณ์ของวงจร DDCC

จากรูปที่ 2.4 พบว่าสถานะของวงจรผลต่างทั้งสองประกอบด้วยทรานซิสเตอร์ $M_1 - M_2$ และ $M_3 - M_4$ ต่อร่วมกับวงจรสะท้อนกระแสคือ $M_5 - M_6$ ทำหน้าที่ในการกลับขั้ววงจรผลต่างทั้งสองทำให้กระแสเอาต์พุตที่เกิดขึ้นกับมอสทรานซิสเตอร์ M_7 สามารถคำนวณได้ดังสมการ

$$V_X = A_o [(V_{Y1} - V_{Y2}) - (V_{G3} - V_{Y3})] \quad (2.6)$$

โดยที่ A_o คือ อัตราขยายลูปเปิด และ V_{G3} คือ แรงดันขาคเกตของมอสทรานซิสเตอร์ M_3 และความสัมพันธ์ของแรงดันสามารถคำนวณได้จากสมการ

$$V_X = \frac{A_o}{A_o + 1} (V_{Y1} - V_{Y2} + V_{Y3}) \quad (2.7)$$



รูปที่ 2.4 โครงสร้างวงจร DDCC ที่สร้างขึ้นจากมอสทรานซิสเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการพบว่ากระแสที่ขั้ว X และขั้ว Z มีค่าเท่ากัน โดยวงจร DDCC แบบบวกทิศทางการไหลของกระแสที่ขั้ว X และขั้ว Z จะมีทิศทางเดียวกัน ส่วนวงจร DDCC แบบลบทิศทางการไหลของกระแสที่ขั้ว X และขั้ว Z จะมีทิศทางตรงข้ามกัน ซึ่งไม่มีผลกระทบจากตัวต้านทานดังนี้

$$V_x = V_{Y1} - V_{Y2} + V_{Y3} \quad (2.8)$$

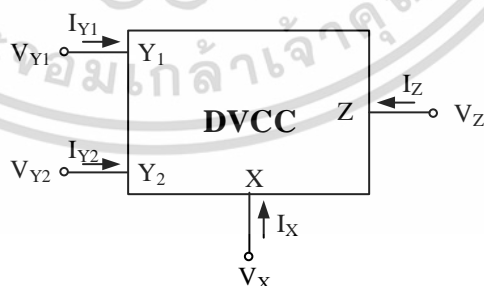
จากสมการที่ (2.8) สรุปลักษณะของวงจร DDCC คือ ขั้ว Y เป็นขั้วแรงดันอินพุตที่มีอิมพีแดนซ์สูงและขั้ว X เป็นขั้วกระแสอินพุตที่มีอิมพีแดนซ์ต่ำ และที่ขั้ว Z เป็นขั้วกระแสเอาต์พุตที่มีอิมพีแดนซ์สูง จะได้ความสัมพันธ์ของแรงดันกับกระแสของวงจร DDCC เป็นดังสมการ

$$I_{Y1} = I_{Y2} = I_{Y3} = 0 \quad (2.9)$$

$$V_x = V_{Y1} - V_{Y2} + V_{Y3} \quad (2.10)$$

$$I_z = \pm I_x \quad (2.11)$$

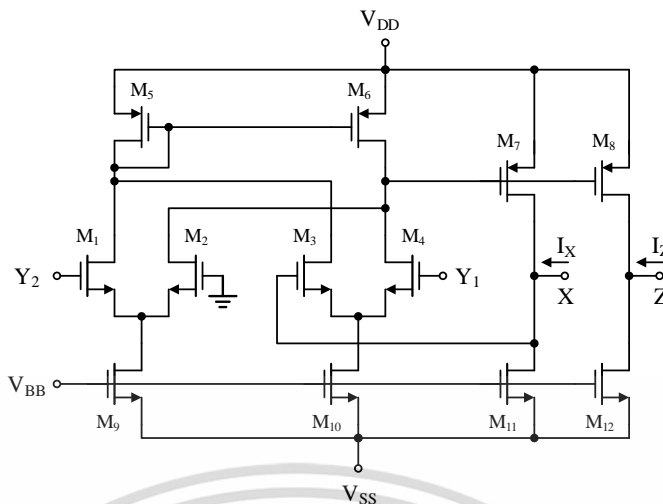
ต่อมาในปี ค.ศ. 1997 H. O. Elwan และ A. M. Soliman [24] ได้นำเสนอวงจรสายพานกระแสอีกชนิดหนึ่งมีชื่อว่าวงจร DVCC (Differential Voltage Current Conveyor) โดยมีคุณสมบัติเช่นเดียวกับวงจร DDCC แตกต่างกันที่ขั้วอินพุต Y3 จะต่อลงกราวด์ ทำให้แรงดันที่ขั้วเอาต์พุต X ของวงจร DVCC จะเกิดจากผลต่างแรงดันระหว่างขั้ว Y1 และ Y2 ดังสมการที่ 2.12 ส่วนขั้วอื่นๆ เหมือนกับวงจร DDCC ในรูปที่ 2.5 แสดงสัญลักษณ์ของวงจร DVCC และในรูปที่ 2.6 แสดงโครงสร้างวงจร DVCC ที่สร้างขึ้นจากมอสทรานซิสเตอร์



รูปที่ 2.5 สัญลักษณ์ของวงจร DVCC

$$V_x = V_{Y1} - V_{Y2} \quad (2.12)$$

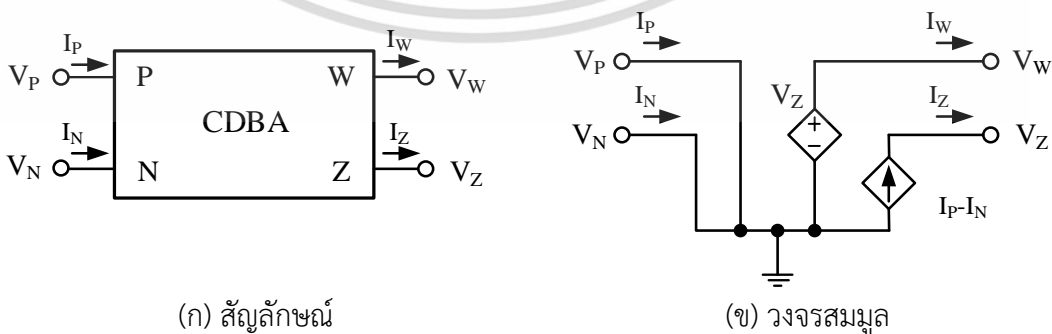
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.6 โครงสร้างวงจร DVCC ที่สร้างขึ้นจากมอสทรานซิสเตอร์

2.3 วงจร CDDBA

วงจรถ่ายความนำจากผลต่างกระแส (Current Differencing Buffered Amplifier : CDDBA) เป็นอุปกรณ์ที่ได้นำเสนอขึ้นเป็นครั้งแรกในปี ค.ศ. 1999 โดย C. Acar และ S. Ozoguz [25] โดยวงจร CDDBA เป็นอุปกรณ์แอคทีฟแบบหลายขั้ว สัญลักษณ์ของวงจร CDDBA แสดงดังรูปที่ 2.7 (ก) ซึ่งประกอบด้วยขั้วทั้งหมด 4 ขั้ว แบ่งออกเป็นขั้วอินพุตจำนวน 2 ขั้ว ได้แก่ ขั้ว P และ N และขั้วเอาต์พุตจำนวน 2 ขั้ว ได้แก่ ขั้ว Z และ W วงจรสมมูลของ CDDBA แสดงดังรูปที่ 2.7 (ข) เป็นแบบจำลองแหล่งจ่ายแรงดันและกระแสแบบพึ่งพิง โดยวงจร CDDBA ได้พัฒนามาจากวงจรถ่ายกระแสแบบป้อนกลับ (Current Feedback Amplifier : CFA) ซึ่งได้รับความนิยมในการนำมาสร้างฟังก์ชันส่งผ่านแรงดันอันดับสูงให้วงจร CDDBA สามารถนำไปสร้างเป็นอุปกรณ์พื้นฐานสำหรับการพัฒนางจรประมวลสัญญาณในวงจรกรองความถี่ ทั้งนี้วงจร CDDBA จะทำหน้าที่สังเคราะห์วงจรในการสร้างฟังก์ชันถ่ายโอนแรงดันอันดับที่ n ซึ่งความสัมพันธ์ระหว่างแรงดันและกระแสของ CDDBA แสดงดังสมการ (2.13)



(ก) สัญลักษณ์

(ข) วงจรสมมูล

รูปที่ 2.7 สัญลักษณ์และวงจรสมมูลของ CDDBA

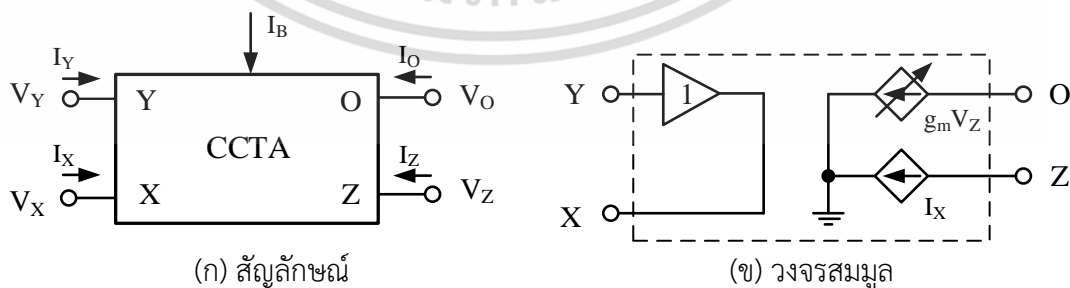
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\begin{pmatrix} I_Z \\ V_W \\ V_P \\ V_N \end{pmatrix} = \begin{pmatrix} 0 & 0 & 1 & -1 \\ 1 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \end{pmatrix} \begin{pmatrix} V_Z \\ I_W \\ I_P \\ I_N \end{pmatrix} \quad (2.13)$$

จากสมการที่ (2.13) และวงจรสมมูลวงจร CDBA พบว่า กระแสที่ไหลผ่านขั้ว Z จะเป็นผลต่างกระแสระหว่างขั้ว P และ N จึงกำหนดให้ขั้ว Z เป็นกระแสเอาต์พุต เมื่อขั้ว P เป็นอินพุต ขั้วบวก และขั้ว N เป็นอินพุตขั้วลบ และแรงดันเอาต์พุตที่ขั้ว W เท่ากับแรงดันที่ขั้ว Z จึงกำหนดให้ขั้ว W เป็นแรงดันเอาต์พุต

2.4 วงจร CCTA

วงจรสายพานกระแสส่งผ่านความนำ (Current Conveyor Transconductance Amplifier : CCTA) เป็นอุปกรณ์แอกทีฟที่ถูกนำเสนอเมื่อปี ค.ศ. 2005 โดย R. Prokop และ V. Musil [26] โดยวงจร CCTA ได้พัฒนามาจากการนำวงจรสายพานกระแส (CCII) กับวงจรขยายความนำถ่ายโอน (OTA) มาต่อรวมกันสามารถทำงานได้ในรูปแบบแรงดันและรูปแบบกระแส สัญลักษณ์ของวงจร CCTA แสดงดังรูปที่ 2.8 (ก) ซึ่งประกอบด้วยขั้วทั้งหมด 4 ขั้ว แบ่งออกเป็นขั้วอินพุตจำนวน 2 ขั้ว ได้แก่ ขั้ว Y และ X และขั้วเอาต์พุตจำนวน 2 ขั้ว ได้แก่ ขั้ว Z และ O วงจรสมมูลของ CCTA แสดงดังรูปที่ 2.8 (ข) ที่ขั้วอินพุตที่ขา Y จะมีอินพุตอิมพีแดนซ์สูงและเป็นวงจรกันชนแรงดัน (Buffer) สามารถรับสัญญาณที่เป็นแรงดันได้ และที่ขา X จะมีอินพุตอิมพีแดนซ์ต่ำ กระแสสามารถไหลผ่านได้ ส่วนที่ขั้วเอาต์พุตขา Z จะสะท้อนกระแสมีค่าเท่ากับกระแสที่ไหลผ่านขา X ส่วนที่ขา O จะให้เอาต์พุตเป็นกระแสโดยส่งผ่านความนำ (g_m) แรงดันที่ตกคร่อมที่ขา Z ความสัมพันธ์ระหว่างแรงดันและกระแสของ CCTA แสดงดังสมการ (2.14) ซึ่งค่าความนำถ่ายโอน (g_m) สามารถควบคุมได้ด้วยกระแสไบอัสดังสมการ (2.15)



รูปที่ 2.8 สัญลักษณ์และวงจรสมมูลของวงจร CCTA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

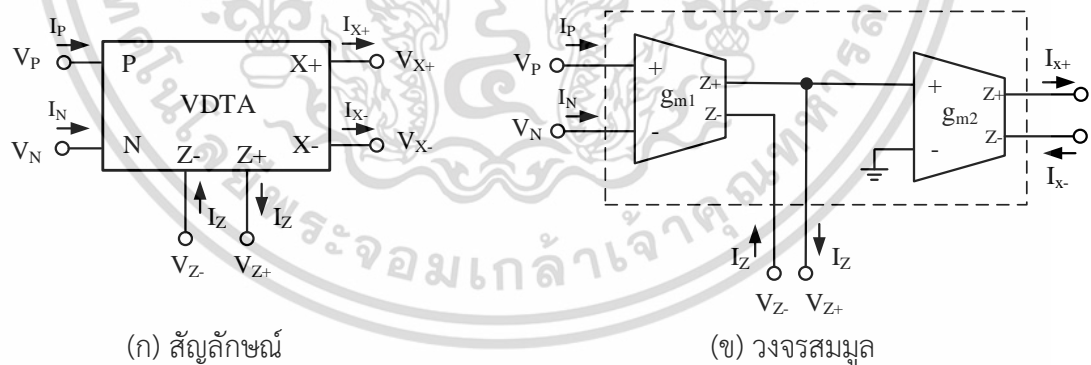
$$\begin{pmatrix} I_Y \\ V_X \\ I_Z \\ I_O \end{pmatrix} = \begin{pmatrix} 0 & 0 & 0 & 0 \\ 0 & 1 & 0 & 0 \\ 1 & 0 & 0 & 0 \\ 0 & 0 & \pm g_m & 0 \end{pmatrix} \begin{pmatrix} I_X \\ V_Y \\ V_X \\ V_O \end{pmatrix} \tag{2.14}$$

$$g_m = \frac{I_B}{2V_T} \tag{2.15}$$

2.5 วงจร VDTA

วงจรรขยายความนำผลต่างแรงดัน (Voltage Differencing Transconductance Amplifier : VDTA) เป็นอุปกรณ์แอคทีฟที่มีการนำเสนอโดย A. Yesil และคณะ [27] มีลักษณะเด่นของตัวอุปกรณ์คือ ความแตกต่างของแรงดันที่ขาอินพุตขั้ว P และขั้ว N จะส่งผ่านกระแสที่ขา Z โดยอัตราการส่งผ่านความนำกระแสด้วยค่าความนำกระแสตัวแรก และแรงดันตกคร่อมที่ Z ยังทำให้ส่งผ่านกระแสไปยังขา X+ และ X- ด้วยค่าความนำกระแสตัวที่สอง อีกทั้งค่าความนำกระแสยังสามารถควบคุมได้ด้วยวิธีทางอิเล็กทรอนิกส์จากกระแสไบอัสจากภายนอก จึงทำให้มีการนำเอาอุปกรณ์นี้ไปประยุกต์ใช้งานเป็นวงจรต่างๆ มากมายเช่น วงจรกำเนิดสัญญาณ วงจรรองความถี่ เป็นต้น

สัญลักษณ์ของวงจร VDTA แสดงดังรูปที่ 2.9 มีขาแรงดันอินพุต 2 ขา คือ P และ N มีเอาต์พุตคือ ขา Z และ X+, X- ที่มีอิมพีแดนซ์สูงทุกขา ความสัมพันธ์ของกระแสและแรงดันของ VDTA แสดงดังสมการ (2.16)



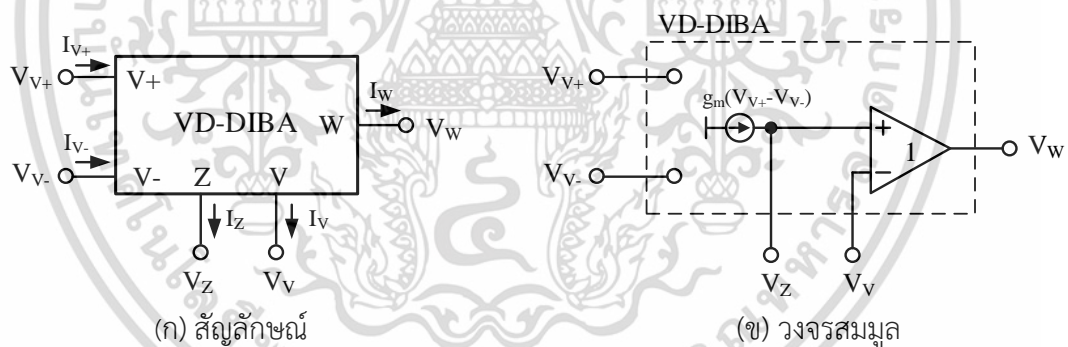
รูปที่ 2.9 สัญลักษณ์และวงจรสมมูลของ VDTA

$$\begin{pmatrix} I_Z \\ I_{X+} \\ I_{X-} \end{pmatrix} = \begin{pmatrix} g_{m1} & -g_{m1} & 0 \\ 0 & 0 & g_{m2} \\ 0 & 0 & -g_{m2} \end{pmatrix} \begin{pmatrix} V_P \\ V_N \\ V_Z \end{pmatrix} \tag{2.16}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.6 วงจร VD-DIBA

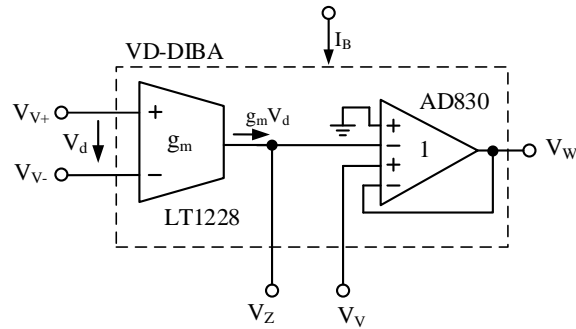
วงจรรขยายกันชนผลต่างแรงดันอินพุต (Voltage Differencing Differential Input Buffered Amplifier : VD-DIBA) [28] โดยวงจร VD-DIBA เป็นอุปกรณ์แอกทิฟที่มีอินพุตเป็นแรงดันและเอาต์พุตมีทั้งกระแสและแรงดัน สัญลักษณ์ของวงจร VD-DIBA แสดงดังรูปที่ 2.10 (ก) จากรูปแรงดันอินพุตผลต่างมีชื่อขั้วว่า V_+ และ V_- ซึ่งในอุดมคติที่ขั้วทั้งสองนี้จะมีมีความต้านทานสูงมาก ดังนั้นกระแสที่ไหลเข้าขั้วอินพุตทั้งสองจะเท่ากับศูนย์ ขั้วกระแสเอาต์พุตที่มีความต้านทานสูงถูกเรียกว่าขั้ว Z โดยกระแสที่ขั้ว Z จะเป็นผลคูณระหว่างค่าความนำถ่ายโอน (g_m) กับแรงดันผลต่างที่ขั้ว V_+ กับ V_- โดยค่า g_m จะสามารถควบคุมได้แบบอิเล็กทรอนิกส์ด้วยกระแสไบอัส (I_B) ในขณะที่ขั้ว V จะเป็นขั้วแรงดันอินพุตที่มีความต้านทานสูง ส่วนขั้วแรงดันเอาต์พุต W จะเป็นขั้วที่มีความต้านทานต่ำ ซึ่งแรงดันที่ขั้วเอาต์พุต W จะเป็นผลต่างของแรงดันที่ขั้ว Z กับขั้ว V วงจรสมมูลของ VD-DIBA แสดงดังรูปที่ 2.10 (ข) ความสัมพันธ์ของแรงดันกับกระแสของ VD-DIBA สามารถแสดงได้ดังสมการ (2.17) จากคุณสมบัติที่กล่าวมาจะพบว่า VD-DIBA จะเป็นการต่อร่วมกันระหว่างวงจรรขยายความนำถ่ายโอน (OTA) และวงจรรขยายผลต่างแรงดันที่มีอัตราขยายเท่ากับหนึ่ง โดยวงจร OTA จะเป็นภาคอินพุต ส่วนที่ภาคเอาต์พุตจะเป็นวงจรรขยายผลต่างแรงดัน โดย VD-DIBA สามารถสร้างได้จากไอซีที่ทำได้ในเชิงพาณิชย์ดังรูปที่ 2.11 โดยประกอบไปด้วยไอซีเบอร์ LT1228 [29] และไอซีเบอร์ AD830 [30]



รูปที่ 2.10 สัญลักษณ์และวงจรสมมูลของ VD-DIBA

$$\begin{pmatrix} I_{v+} \\ I_{v-} \\ I_z \\ I_v \\ V_w \end{pmatrix} = \begin{pmatrix} 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 \\ g_m & -g_m & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & -1 & 1 & 0 \end{pmatrix} \begin{pmatrix} V_+ \\ V_- \\ V_z \\ V_v \\ I_w \end{pmatrix} \quad (2.17)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.11 โครงสร้าง VD-DIBA ใช้วงจรรวมเบอร์ LT1228 และ AD830

โดย g_m ของ VD-DIBA ที่ถูกสร้างมาจากไอซีเบอร์ LT1228 สามารถแสดงเป็นสมการได้ดังนี้

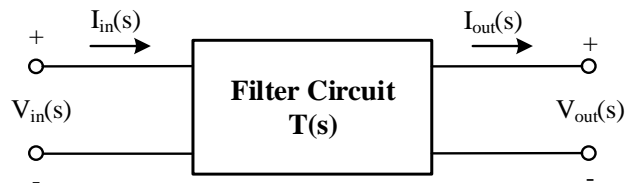
$$g_m = 10I_B \quad (2.18)$$

2.7 หลักการของวงจรกรองความถี่

จิรสุดา โกเชียภรณ์ ได้ให้นิยามของวงจรกรองความถี่ [31] ไว้ดังนี้ วงจรกรองความถี่นั้นเป็นวงจรหนึ่งที่น่าจะเป็นหัวใจสำคัญในระบบอิเล็กทรอนิกส์ โดยหลักการพื้นฐานแล้ววงจรจะยอมให้สัญญาณที่มีความถี่เฉพาะบางช่วงผ่านไปได้ จึงเสมือนเป็นกรองสัญญาณให้ผ่านหากความถี่ของสัญญาณอยู่ในช่วงดังกล่าวหรือไม่ให้ผ่านหากความถี่ของสัญญาณอยู่นอกช่วงความถี่นั้น วงจรกรองความถี่สามารถแบ่งออกเป็น 2 ประเภทใหญ่ๆ คือ ประเภทพาสซีฟ (Passive Filter) ซึ่งจะใช้อุปกรณ์ประเภทตัวต้านทาน ตัวเก็บประจุ และตัวเหนี่ยวนำเป็นหลัก และอีกประเภทหนึ่งคือ ประเภทแอกทีฟ (Active Filter) ซึ่งโดยทั่วไปจะใช้โอปแอมป์ร่วมกับตัวต้านทานและตัวเก็บประจุ โดยจะไม่ใช่ตัวเหนี่ยวนำเพื่อหลีกเลี่ยงปัญหาของขนาดวงจรที่ใหญ่

2.7.1 ทฤษฎีพื้นฐานวงจรกรองความถี่

วงจรกรองความถี่จัดเป็นวงจรแบบ 2 ขั้ว ที่ทำให้ลักษณะของสเปกตรัมของสัญญาณอินพุตก่อนรูป (Shape) เป็นสเปกตรัมของสัญญาณเอาต์พุตที่มีความถี่ตามที่ต้องการ หรืออาจกล่าวได้ว่าวงจรกรองความถี่จะทำหน้าที่แยกสัญญาณที่ไม่ต้องการออกจากสัญญาณที่ต้องการ ในการศึกษาคูณสมบัติของวงจรกรองความถี่นั้น จะพิจารณาในลักษณะของความสัมพันธ์ระหว่างสัญญาณอินพุตและสัญญาณเอาต์พุตของวงจรเป็นหลัก นอกจากนี้การวิเคราะห์วงจรยังให้ความสนใจพฤติกรรมของวงจรตลอดย่านความถี่มากกว่าการพิจารณาเพียงความถี่เดียว



รูปที่ 2.12 วงจรกรองความถี่แบบ 2 ขั้ว

ซึ่งการพิจารณาในลักษณะนี้เรียกว่าการพิจารณาในโดเมนความถี่ (Frequency Domain) และเรียกผลการตอบสนองของวงจรจากการพิจารณาในโดเมนความถี่ว่าผลตอบสนองเชิงความถี่ (Frequency Response) แทนสัญลักษณ์ด้วย $T(s)$ โดยทั่วไปแสดงในรูปของฟังก์ชันถ่ายโอน ซึ่งเป็นอัตราส่วนปริมาณระหว่างเอาต์พุตต่ออินพุต ซึ่งเป็นได้ทั้งกระแสและแรงดัน [32]

จากรูปที่ 2.12 สมการถ่ายโอน (Transfer Function) หรือ $T(s)$ เป็นอัตราส่วนระหว่างเอาต์พุตต่ออินพุตของโดเมนความถี่ หรือ $V_{out}(s)/V_{in}(s)$ โดยลักษณะของเครือข่ายฟังก์ชันถ่ายโอนที่ได้ เป็นอัตราส่วนของสัญญาณเอาต์พุตต่อสัญญาณอินพุต สามารถทำได้ดังสมการต่อไปนี้

$$T(s) = \frac{V_{out}(s)}{V_{in}(s)} \quad (2.19)$$

ดังนั้น

$$V_{out}(s) = T(s)V_{in}(s) \quad (2.20)$$

เนื่องจาก s มีค่าเท่ากับ $\sigma + j\omega$ เมื่อวิเคราะห์วงจรภายใต้สถานะคงตัว ที่อินพุตเป็นคลื่นไซน์ σ จะมีค่าเท่ากับศูนย์ดังนั้น $s = j\omega$ จะสามารถเขียนสมการในรูปส่วนประกอบของขนาด และเฟสได้ดังนี้

$$|V_{out}(j\omega)| = |T(j\omega)||V_{in}(j\omega)| \quad (2.21)$$

เมื่อ $\phi_{out(j\omega)}$, $\phi_{T(j\omega)}$ และ $\phi_{in(j\omega)}$ คือ ค่าเฟสของ $V_{out}(j\omega)$, $T(j\omega)$ และ $V_{in}(j\omega)$ ตามลำดับเมื่อพิจารณาความสัมพันธ์ระหว่างกันแล้วจะได้

$$\phi_{out(j\omega)} = \phi_{T(j\omega)} + \phi_{in(j\omega)} \quad (2.22)$$

จากสมการที่ (2.22) พิจารณาขนาดของสัญญาณเอาต์พุตจะได้เท่ากับผลคูณขนาดของสัญญาณอินพุตกับขนาดของผลตอบสนองความถี่ของวงจร ถ้ากำหนดให้ฟังก์ชันขนาดของผลตอบสนองเชิงความถี่ $|T(j\omega)|$ เท่ากับศูนย์ (ในทางอุดมคติ) ดังนั้นในช่วงความถี่ตั้งแต่ ω_1 ถึง ω_2

ขนาดของสัญญาณทางด้านเอาต์พุต $|V_{out}(j\omega)|$ จะเท่ากับศูนย์ เรียกว่า ช่วงหยุดความถี่ (Stop Band) เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

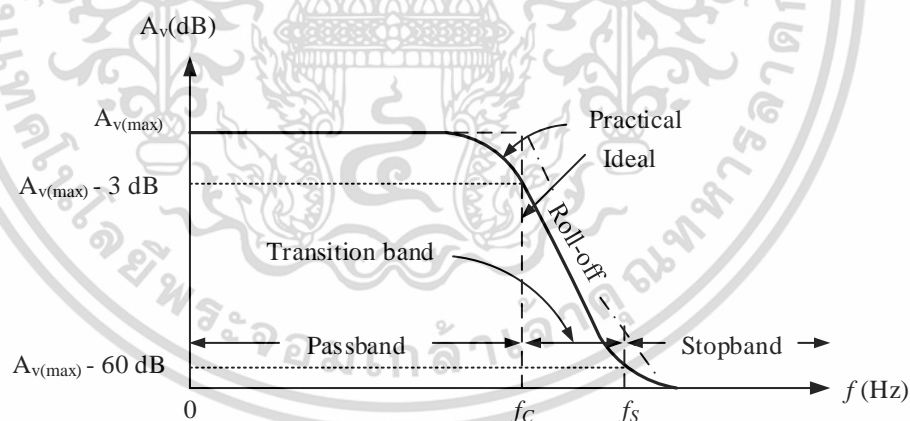
ของวงจรกรองความถี่ ในลักษณะเดียวกันถ้ากำหนดให้ฟังก์ชันขนาดของผลตอบสนองเชิงความถี่ $|T(j\omega)|$ เท่ากับหนึ่ง (ในทางอุดมคติ) ในช่วงความถี่ตั้งแต่ ω_1 ถึง ω_2 ขนาดของสัญญาณเอาต์พุต $|V_{out}(j\omega)|$ จะมีค่าเท่ากับหนึ่งเป็นไปตามสมการ (2.22) เรียกว่า ช่วงผ่านความถี่ (Pass Band) ของวงจรกรองความถี่

2.7.2 รูปแบบของวงจรกรองความถี่

วงจรกรองความถี่สามารถแบ่งออกได้เป็น 5 รูปแบบพื้นฐาน ดังนี้

1. วงจรกรองผ่านความถี่ต่ำ (Low-pass Filter)

วงจรแบบกรองผ่านความถี่ต่ำจะยอมให้ความถี่ผ่านได้ในช่วงตั้งแต่สัญญาณที่เป็นแรงดัน กระแสตรงไปจนถึงความถี่คutoff (Cut-off Frequency) แทนด้วยสัญลักษณ์ f_c คือ ค่าความถี่ที่ อัตราขยายลดลงจากขนาดสูงสุด 3 dB ดังแสดงในรูปที่ 2.13 เส้นทึบแสดงถึงผลตอบสนองในทางปฏิบัติจะค่อยๆ ลดลง (Roll-Off) ไม่ได้มีลักษณะเปลี่ยนระดับอย่างทันทีทันใดเหมือนกับกรณีในทาง อุดมคติซึ่งแสดงด้วยเส้นประ เส้นประแสดงถึงผลตอบสนองของวงจรในทางอุดมคติ ในช่วงความถี่ $0 - f_c$ Hz คือ ช่วงที่ยอมให้ความถี่ผ่านได้เราเรียกว่า ช่วงผ่านความถี่ (Passband Frequency) ในช่วง $f_s - \infty$ Hz คือ ช่วงที่ไม่ยอมให้ความถี่ผ่านเรียกว่า ช่วงหยุดความถี่ (Stopband Frequency) ซึ่ง f_s คือ ค่าความถี่ที่อัตราขยายลดลงจากขนาดสูงสุด 60 dB และในช่วงความถี่ $f_c - f_s$ Hz คือ ช่วงความถี่เปลี่ยนผ่าน (Transition Frequency) จากช่วงผ่านความถี่เป็นช่วงหยุดความถี่



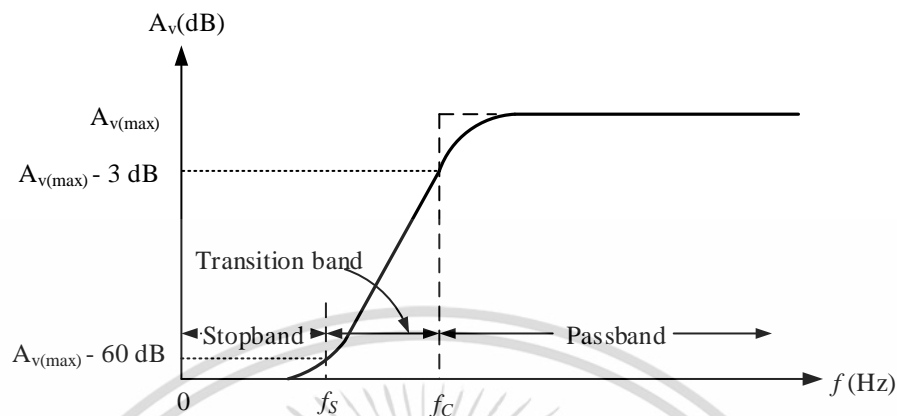
รูปที่ 2.13 ผลตอบสนองทางความถี่ของวงจรกรองผ่านความถี่ต่ำ

2. วงจรกรองผ่านความถี่สูง (High-pass Filter)

วงจรกรองผ่านความถี่สูง จะทำการลดทอนสัญญาณในช่วงที่มีความถี่ต่ำและยอมให้ผ่านได้ เฉพาะสัญญาณในช่วงความถี่ที่สูงกว่าความถี่คutoff f_c โดยในช่วงความถี่สูงนั้นจะมีอัตราการ ตอบสนองความถี่คงที่ ถ้ามีความถี่ที่ต่ำกว่า f_c ผ่านวงจร จะถูกลดทอนขนาดของสัญญาณความถี่นั้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

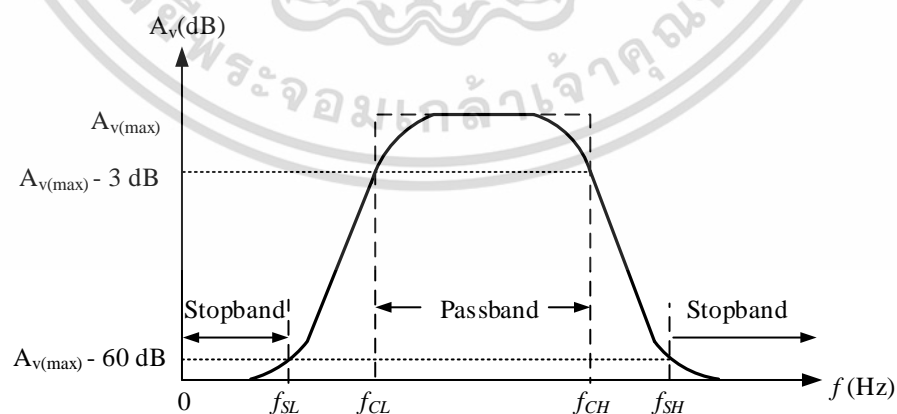
จนมีค่าน้อยมาก แสดงในรูปที่ 2.14 เส้นทึบจะแสดงถึงผลในทางปฏิบัติในช่วงที่ยอมให้ความถี่ผ่านได้ และช่วงที่หยุดความถี่ ส่วนเส้นประจะแสดงถึงผลของวงจรในทางอุดมคติ



รูปที่ 2.14 ผลตอบสนองทางความถี่ของวงจรกรองผ่านความถี่สูง

3. วงจรกรองผ่านแถบความถี่ (Band-pass Filter)

วงจรกรองผ่านแถบความถี่ เป็นวงจรที่ยอมให้แถบความถี่ผ่านได้เฉพาะบางช่วงเท่านั้น วงจรแบบนี้จะรวมเอาคุณสมบัติของวงจรกรองความถี่ต่ำผ่านกับวงจรกรองความถี่สูงผ่านทำงานร่วมกัน โดยจะมีช่วงย่านความถี่ต่ำสุดถึงความถี่สูงสุดที่ผ่านไปได้เรียกว่าช่วงผ่านแถบความถี่ ซึ่งเริ่มตั้งแต่ช่วงผ่านแถบความถี่ด้านความถี่ต่ำสุดที่ผ่านได้ f_{CL} ถึงช่วงผ่านแถบความถี่ด้านความถี่สูงสุดที่ผ่านได้ f_{CH} ดังนั้นอัตราการขยายของสัญญาณทางด้านเอาต์พุตมีค่าเท่ากับหนึ่ง (ตามอุดมคติ) เรียกว่า ช่วงผ่านแถบความถี่ ดังแสดงในรูปที่ 2.15

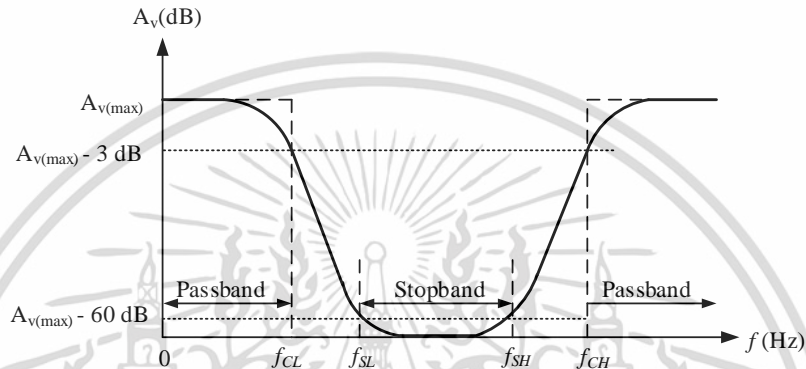


รูปที่ 2.15 ผลตอบสนองทางความถี่ของวงจรกรองผ่านแถบความถี่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4. วงจรกรองหยุดแถบความถี่ (Band-stop Filter)

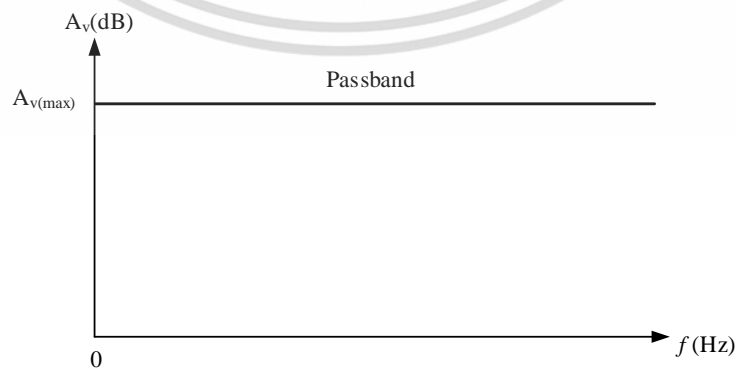
วงจรกรองหยุดแถบความถี่ เป็นวงจรที่ไม่ยอมให้แถบความถี่ผ่านได้เฉพาะบางช่วงเท่านั้น วงจรนี้จะมีลักษณะการทำงานในทิศทางตรงข้ามกับวงจรกรองผ่านแถบความถี่ คือ จำกัดไม่ให้สัญญาณผ่านในบางช่วงของความถี่ โดยสัญญาณความถี่ทางด้านเอาต์พุตช่วง f_{CL} ถึง f_{CH} จะเป็นช่วงย่านความถี่ต่ำสุดถึงความถี่สูงสุดที่ไม่สามารถผ่านได้ ดังนั้นอัตราการขยายของสัญญาณทางด้านเอาต์พุตจะมีค่าเท่ากับศูนย์ เรียกว่า ช่วงหยุดแถบความถี่ ดังแสดงในรูปที่ 2.16



รูปที่ 2.16 ผลตอบสนองทางความถี่ของวงจรกรองหยุดแถบความถี่

5. วงจรกรองผ่านทุกความถี่ (All-pass Filter)

วงจรกรองผ่านทุกความถี่ เป็นวงจรที่ยอมให้สัญญาณทุกความถี่สามารถผ่านไปได้ โดยการตอบสนองทางขนาดจะมีค่าคงที่ตลอดไม่ขึ้นกับค่าความถี่ แต่สิ่งที่น่าสนใจ คือ ผลตอบสนองทางเฟสของวงจร เป็นฟังก์ชันของความถี่ ซึ่งวงจรกรองสัญญาณผ่านทุกความถี่นั้น มีประโยชน์ในการนำมาใช้เป็นวงจรเลื่อนเฟส ให้สัญญาณเอาต์พุตมีเฟสสัญญาณที่แตกต่างจากอินพุต ซึ่งกราฟแสดงผลตอบสนองความถี่แสดงในรูปที่ 2.17 [33]



รูปที่ 2.17 ผลตอบสนองทางความถี่ของวงจรกรองผ่านทุกความถี่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.8 วงจรกรองความถี่อันดับสอง

อัจฉรวรรณ เนื่องนิตย์ [34] ได้กล่าวไว้ว่า วงจรกรองความถี่หลายหน้าที่ (Multifunction Filter) หมายถึง วงจรกรองความถี่ที่สามารถให้ฟังก์ชันการทำงานได้หลายรูปแบบในวงจรเดียว เช่น สามารถทำงานเป็นวงจรกรองผ่านความถี่ต่ำ กรองผ่านความถี่สูง และกรองผ่านแถบความถี่ จากโครงสร้างวงจรเดียวกัน เป็นต้น โดยมีรูปแบบสมการฟังก์ชันถ่ายโอนเป็นฟังก์ชันไบควอดราติก (Biquadratic Function) หรือเรียกสั้นๆ ว่า ไบควอด ซึ่งมีรูปแบบมาตรฐานดังต่อไปนี้

$$T(s) = \frac{a_2 s^2 + a_1 s + a_0}{s^2 + \frac{\omega_0}{Q} s + \omega_0^2} \quad (2.23)$$

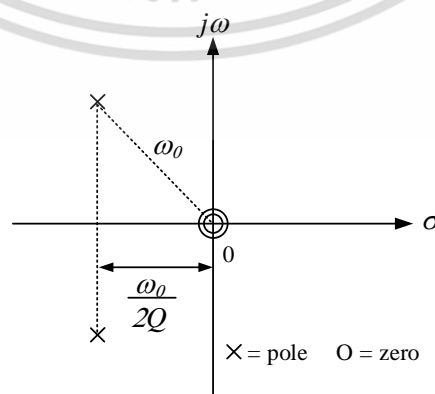
โดยที่ ω_0 คือ ค่าความถี่ธรรมชาติ (Natural Frequency)
 a_0, a_1, a_2 คือ สัมประสิทธิ์ของจำนวนเศษ
 Q คือ ค่าปัจจัยคุณภาพ (Quality Factor)

พิจารณาสมการ (2.23) พบว่าสามารถหาค่าซีโร (Zero) ของฟังก์ชันการถ่ายโอนอันดับสองได้จากค่าสัมประสิทธิ์ของจำนวนเศษ ซึ่งจะช่วยให้ทราบถึงชนิดของวงจรกรองความถี่ได้ดังรายละเอียดที่จะกล่าวถึงต่อไปนี้

1. กรณีค่าซีโรของทั้งสองของสมการมีตำแหน่งบนระนาบ s (s-plane) ที่ $s=0$ ดังรูปที่ 2.11 จากสมการ (2.23) จะได้ฟังก์ชันถ่ายโอนกรองผ่านความถี่สูงอันดับสองโดยมีรูปแบบสมการดังนี้

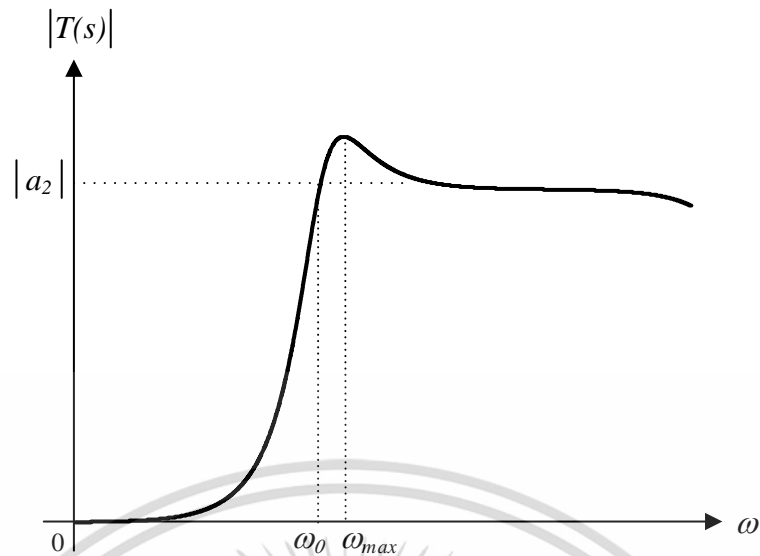
$$T(s) = \frac{a_2 s^2}{s^2 + \frac{\omega_0}{Q} s + \omega_0^2} \quad (2.24)$$

เมื่อกำหนดให้ a_2 คือ อัตราขยายความถี่สูง (High-frequency Gain) และ ω_0 คือ ค่าความถี่ธรรมชาติ จะได้ผลตอบสนองทางขนาดเชิงความถี่ของวงจรแสดงในรูปที่ 2.19



รูปที่ 2.18 ตำแหน่งโพลและซีโรบนระนาบ s ของฟังก์ชันกรองความถี่สูงอันดับสอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

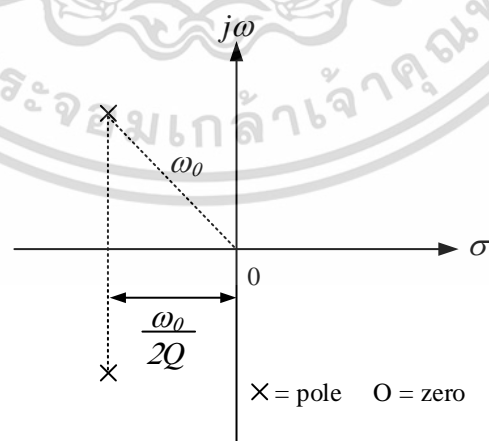


รูปที่ 2.19 ผลตอบสนองทางขนาดเชิงความถี่ของฟังก์ชันกรองผ่านความถี่สูงอันดับสอง

2. กรณีที่ค่าซีโรทั้งสองของสมการมีตำแหน่งบนระนาบ s ที่ $s = \infty$ ดังแสดงในรูปที่ 2.20 จากสมการ (2.23) จะได้ฟังก์ชันถ่ายโอนกรองผ่านความถี่ต่ำอันดับสองโดยมีรูปแบบสมการดังนี้

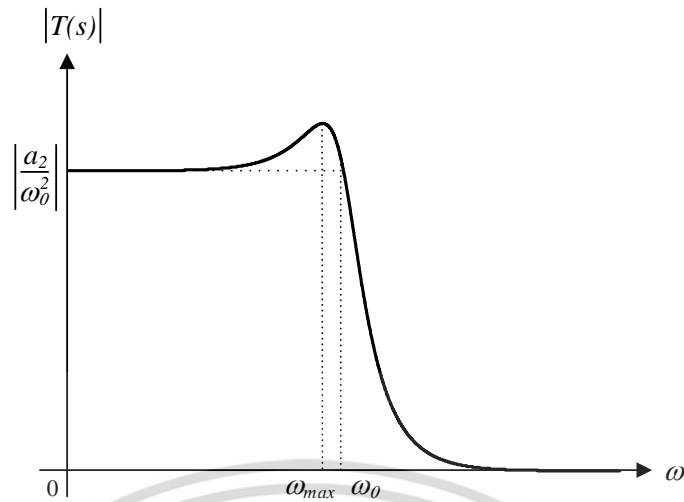
$$T(s) = \frac{a_0}{s^2 + \frac{\omega_0}{Q}s + \omega_0^2} \quad (2.25)$$

จากสมการที่ (2.25) เมื่อกำหนดให้ $a_0 = a_2 \omega_0^2$ จะได้ค่าอัตราขยายไฟตรง (DC Gain) คือ a_0 / ω_0^2 โดยกราฟตอบสนองเชิงความถี่ของวงจรมีลักษณะดังรูปที่ 2.21



รูปที่ 2.20 ตำแหน่งโพลและซีโรบนระนาบ s ของฟังก์ชันกรองความถี่ต่ำอันดับสอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

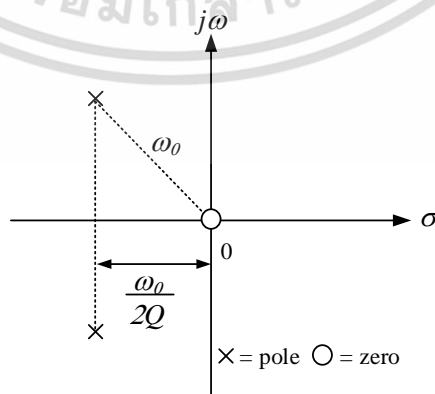


รูปที่ 2.21 ผลตอบสนองทางขนาดเชิงความถี่ของฟังก์ชันกรองผ่านความถี่ต่ำอันดับสอง

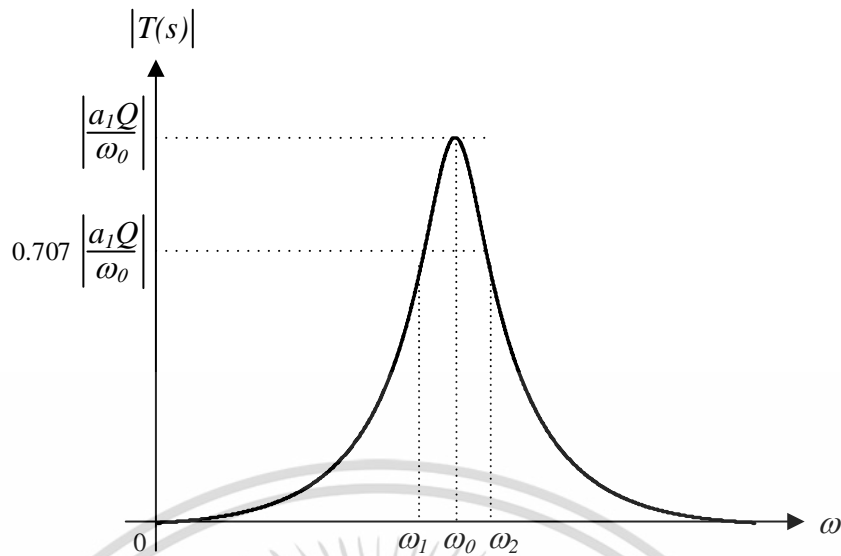
3. ในกรณีที่ค่าซีโรของสมการมีตำแหน่งบนระนาบ s ที่ตำแหน่งหนึ่ง $s=0$ และอีกด้านหนึ่ง ที่ตำแหน่ง $s=\infty$ ดังแสดงในรูปที่ 2.22 จากสมการ (2.23) จะได้ฟังก์ชันถ่ายโอนกรองผ่านแถบความถี่อันดับสองโดยมีรูปแบบสมการดังนี้

$$T(s) = \frac{a_1 s}{s^2 + \frac{\omega_0}{Q} s + \omega_0^2} \quad (2.26)$$

จากสมการที่ (2.26) เมื่อกำหนดให้ $a_1 = a_2 \omega_0 / Q$ จะได้ $a_1 Q / \omega_0$ เป็นอัตราขยายความถี่ ศูนย์กลาง (Center Frequency Gain) ให้ผลตอบสนองทางขนาดเชิงความถี่มีค่าสูงสุด (Peak) ที่ $\omega = \omega_0$ หรือ ค่าความถี่ศูนย์กลางของวงจรมีค่าเท่ากับความถี่ธรรมชาติของสมการ กราฟตอบสนองเชิงความถี่ของวงจรมีลักษณะดังรูปที่ 2.23



รูปที่ 2.22 ตำแหน่งโพลและซีโรบนระนาบ s ของฟังก์ชันกรองผ่านแถบความถี่อันดับสอง
เอกสารนี้เป็นเอกสารลิขสิทธิ์สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่ออนุญาตให้เผยแพร่ไปยังผู้อื่นเป็นการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

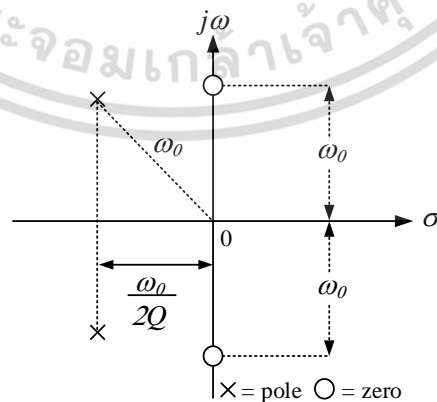


รูปที่ 2.23 ผลตอบสนองทางขนาดเชิงความถี่ของฟังก์ชันกรองผ่านแถบความถี่อันดับสอง

4. กรณีที่ค่าซีโรของสมการมีตำแหน่งอยู่บนแกน $j\omega$ ของระนาบ s รูปที่ 2.24 จากสมการ (2.23) จะได้ฟังก์ชันถ่ายโอนกรองหยุดแถบความถี่อันดับสอง โดยมีรูปแบบสมการดังนี้

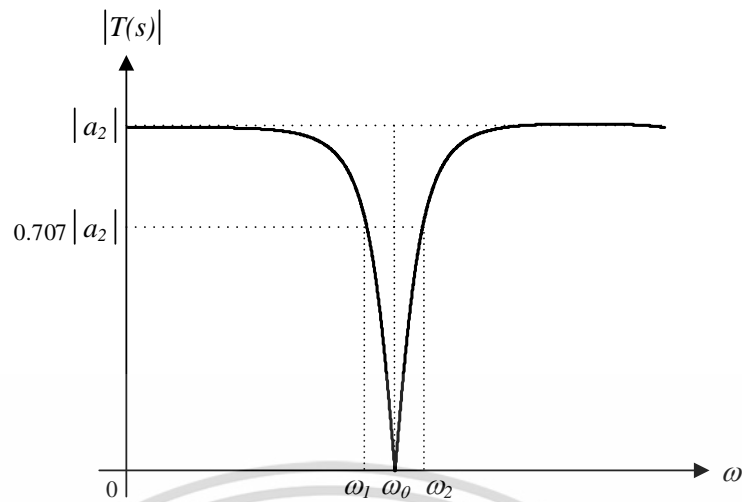
$$T(s) = \frac{a_2 s^2 + a_0}{s^2 + \frac{\omega_0}{Q} s + \omega_0^2} \quad (2.27)$$

จากสมการที่ (2.27) เมื่อกำหนดให้ $a_0 = a_2 \omega_0^2$ จะได้ค่าอัตราขยายความถี่สูงของวงจรมีค่าเท่ากับ $|a_2|$ กราฟตอบสนองทางขนาดเชิงความถี่ของวงจรมีลักษณะดังรูปที่ 2.25 และค่า ω_0 นี้เป็นที่รู้จักกันอีกชื่อหนึ่งว่าความถี่นอตช์ (Notch Frequency)



รูปที่ 2.24 ตำแหน่งโพลและซีโรบนระนาบ s ของฟังก์ชันกรองหยุดแถบความถี่อันดับสอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

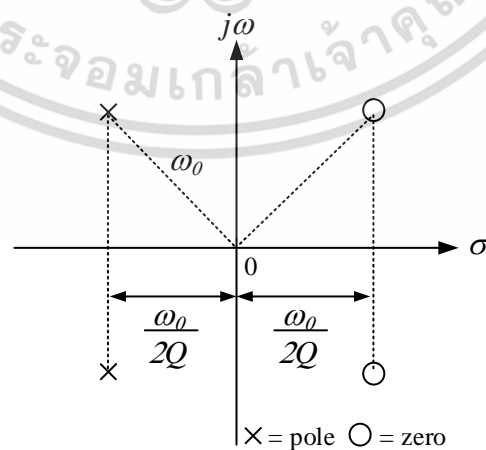


รูปที่ 2.25 ผลตอบสนองทางขนาดเชิงความถี่ของฟังก์ชันกรองหยุดแถบความถี่อันดับสอง

5. กรณีที่ค่าซีโรของสมการทั้งสองค่า มีตำแหน่งอยู่ทางด้านขวาของระนาบ s โดยมีความสมมาตรกับโพล ดังแสดงในรูปที่ 2.26 จากสมการ (2.28) จะได้ฟังก์ชันถ่ายโอนกรองผ่านทุกความถี่อันดับสองโดยมีรูปแบบสมการดังนี้

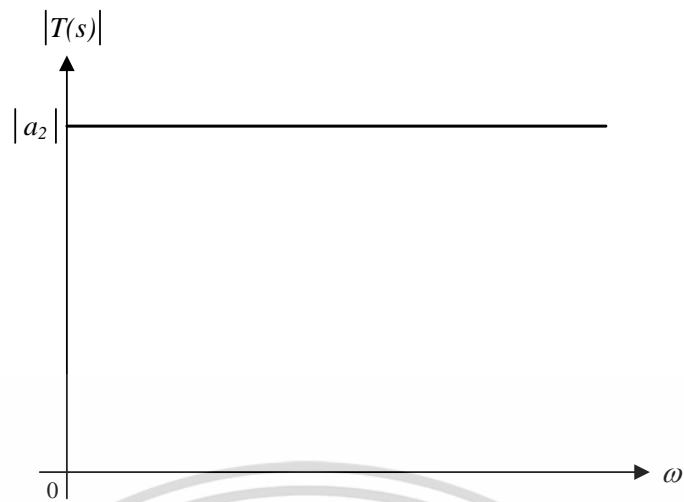
$$T(s) = \frac{a_2 s^2 - a_1 s + a_0}{s^2 + \frac{\omega_0}{Q} s + \omega_0^2} \quad (2.28)$$

จากสมการที่ (2.28) เมื่อกำหนดให้ $a_0 = a_2 \omega_0^2$ และ $a_1 = a_2 \omega_0 / Q$ จะได้ $|a_2|$ คือ ค่าอัตราขยายแบนราบ (Flat Gain) ของวงจร จะมีกราฟการตอบสนองทางขนาด และเฟสเชิงความถี่ของวงจรมีลักษณะดังรูปที่ 2.27 และ รูปที่ 2.28 ตามลำดับ

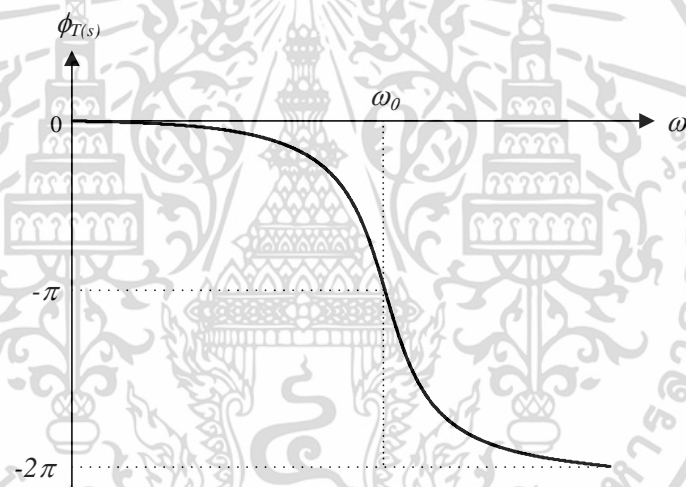


รูปที่ 2.26 ตำแหน่งโพลและซีโรบนระนาบ s ของฟังก์ชันกรองผ่านทุกความถี่อันดับสอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.27 ผลตอบสนองทางขนาดเชิงความถี่ของฟังก์ชันกรองผ่านทุกความถี่อันดับสอง



รูปที่ 2.28 ผลตอบสนองทางเฟสเชิงความถี่ของฟังก์ชันกรองผ่านทุกความถี่อันดับสอง

2.9 หลักการสังเคราะห์วงจรกรองความถี่อันดับสองหลายฟังก์ชันรูปแบบแรงดัน

สุรพงษ์ สิริพงษ์ดี และสันติ ตันตระกูล ได้นำเสนอหลักการสังเคราะห์วงจรกรองความถี่ [35] จากการศึกษางานวิจัยที่เกี่ยวข้องกับการสังเคราะห์วงจรกรองความถี่หลายหน้าที่อันดับสอง พบว่าสามารถสรุปเป็นหลักการได้ 6 วิธี คือ

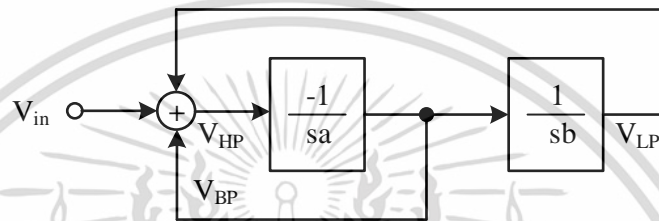
1. วงจรกรองความถี่ KHN
2. วงจรกรองความถี่ KHN ที่มีวงจรถยาย
3. วงจรกรองความถี่ Tow Thomas
4. วงจรกรองความถี่แบบสามอินพุตหนึ่งเอาต์พุต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5. วงจรกรองความถี่แบบสามอินพุตหนึ่งเอาต์พุตที่มีวงจรถยาย
6. วงจรกรองความถี่แบบสี่อินพุตหนึ่งเอาต์พุต

ในการสังเคราะห์วงจรแต่ละวิธีจะใช้เทคนิคที่แตกต่างกันไป วิธีการทั้งหมดนี้สามารถใช้อุปกรณ์แอกทิฟแบบใดก็ได้ทำให้ง่ายต่อการสังเคราะห์วงจร ในหัวข้อนี้จะนำเสนอการเปรียบเทียบองค์ประกอบพื้นฐาน (Basic Configuration) ฟังก์ชันส่งผ่าน สมการเอาต์พุต ค่าความถี่ธรรมชาติและค่าปัจจัยคุณภาพของแต่ละเทคนิคที่แตกต่างกันไป

2.9.1 วงจรกรองความถี่ KHN



รูปที่ 2.29 องค์ประกอบพื้นฐานของวงจรกรองความถี่ KHN

เมื่อวิเคราะห์วงจรในรูปที่ 2.29 จะได้ฟังก์ชันส่งผ่านแรงดันเอาต์พุตแบบกรองผ่านความถี่ต่ำ กรองผ่านความถี่สูง และกรองผ่านแถบความถี่ดังสมการที่ (2.29), (2.30) และ (2.31) ตามลำดับ

$$\frac{V_{LP}}{V_{in}} = -\frac{1}{ab} \frac{1}{D(s)} \quad (2.29)$$

$$\frac{V_{HP}}{V_{in}} = \frac{s^2}{D(s)} \quad (2.30)$$

$$\frac{V_{BP}}{V_{in}} = -\frac{s \frac{1}{a}}{D(s)} \quad (2.31)$$

เมื่อ $D(s) = s^2 + s \frac{1}{a} + \frac{1}{ab}$ จะได้สมการค่าความถี่ธรรมชาติและค่าปัจจัยคุณภาพดังสมการที่ (2.32) และ (2.33)

$$\omega_0 = \sqrt{\frac{1}{ab}} \quad (2.32)$$

และ

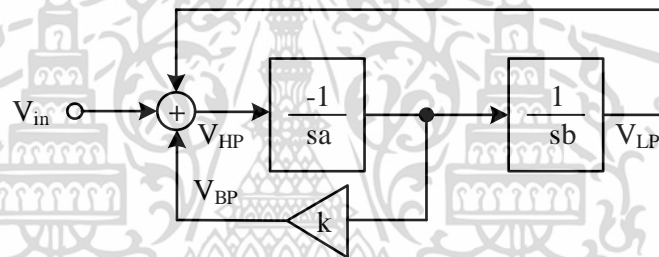
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$Q = \sqrt{\frac{a}{b}} \quad (2.32)$$

จากสมการที่ (2.29) ถึง (2.32) สามารถสรุปได้ว่าวงจรกรองความถี่ KHN การปรับค่าความถี่ธรรมชาติและค่าปัจจัยคุณภาพปรับได้ไม่อิสระจากกันและมีลักษณะสมบัติดังนี้

1. โครงสร้างประกอบไปด้วยวงจรอินทิเกรเตอร์แบบไม่สูญเสียยกกลับเฟส 1 ชุด วงจรอินทิเกรเตอร์แบบไม่สูญเสียไม่กลับเฟส 1 ชุด และวงจรรวมสัญญาณ 1 ชุด
2. มีอินพุต 1 จุดและสามารถให้ฟังก์ชันทางเอาต์พุตได้ 3 ฟังก์ชันพร้อมกัน ได้แก่ กรองผ่านความถี่ต่ำ กรองผ่านความถี่สูง และกรองผ่านแถบความถี่
3. ปรับค่าความถี่ธรรมชาติและค่าปัจจัยคุณภาพได้ไม่อิสระจากกัน
4. ไม่สามารถให้ฟังก์ชันทางเอาต์พุตได้ครบทั้ง 5 ฟังก์ชัน

2.9.2 วงจรกรองความถี่ KHN ที่มีวงจรถยาย



รูปที่ 2.30 องค์ประกอบพื้นฐานของวงจรกรองความถี่ KHN ที่มีวงจรถยาย

เมื่อวิเคราะห์วงจรในรูปที่ 2.30 จะได้ฟังก์ชันส่งผ่านแรงดันเอาต์พุตแบบกรองผ่านความถี่ต่ำ กรองผ่านความถี่สูง และกรองผ่านแถบความถี่ดังสมการที่ (2.33), (2.34) และ (2.35) ตามลำดับ

$$\frac{V_{LP}}{V_{in}} = -\frac{1}{ab} \frac{1}{D(s)} \quad (2.33)$$

$$\frac{V_{HP}}{V_{in}} = \frac{s^2}{D(s)} \quad (2.34)$$

$$\frac{V_{BP}}{V_{in}} = -\frac{s}{a} \frac{k}{D(s)} \quad (2.35)$$

เมื่อ $D(s) = s^2 + s\frac{1}{a} + \frac{1}{ab}$ จะได้สมการค่าความถี่ธรรมชาติและค่าปัจจัยคุณภาพดัง

เอกสารนี้เป็นเอกสารที่โรงเรียนวิศวกรรมไฟฟ้าใช้ในการเรียนการสอนเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\omega_0 = \sqrt{\frac{1}{ab}} \quad (2.36)$$

และ

$$Q = \frac{1}{k} \sqrt{\frac{a}{b}} \quad (2.37)$$

จากสมการที่ (2.33) ถึง (2.37) สามารถสรุปได้ว่าวงจรกรองความถี่ KHN ที่มีวงจรรขยาย การปรับค่าความถี่ธรรมชาติและค่าปัจจัยคุณภาพปรับได้อิสระจากกันและมีลักษณะสมบัติดังนี้

1. โครงสร้างประกอบด้วยวงจรรอินทิเกรเตอร์แบบไม่สูญเสียกลับเฟส 1 ชุด วงจรรอินทิเกรเตอร์แบบไม่สูญเสียไม่กลับเฟส 1 ชุด วงจรรวมสัญญาณ 1 ชุด และวงจรรขยาย 1 ชุด
2. มีอินพุต 1 จุดและสามารถให้ฟังก์ชันทางเอาต์พุตได้ 3 ฟังก์ชันพร้อมกัน ได้แก่ กรองผ่านความถี่ต่ำ กรองผ่านความถี่สูง และกรองผ่านแถบความถี่
3. ปรับค่าปัจจัยคุณภาพได้อย่างอิสระจากค่าความถี่ธรรมชาติที่อัตราขยาย k ส่วนค่าความถี่ธรรมชาติปรับได้ที่ค่าพารามิเตอร์ a และ b
4. ไม่สามารถให้ฟังก์ชันทางเอาต์พุตได้ครบทั้ง 5 ฟังก์ชัน

2.9.3 วงจรกรองความถี่ Tow Thomas



รูปที่ 2.31 องค์ประกอบพื้นฐานของวงจรกรองความถี่ Tow Thomas

เมื่อวิเคราะห์วงจรในรูปที่ 2.31 จะได้ฟังก์ชันส่งผ่านแรงดันเอาต์พุตแบบกรองผ่านความถี่ต่ำ และกรองผ่านแถบความถี่ดังสมการที่ (2.38) และ (2.39) ตามลำดับ

$$\frac{V_{LP}}{V_{in}} = -\frac{1}{D(s)} \quad (2.38)$$

$$\frac{V_{BP}}{V_{in}} = -\frac{s}{D(s)} \quad (2.39)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อ $D(s) = s^2 + s\frac{1}{a} + \frac{1}{ab}$ จะได้สมการค่าความถี่ธรรมชาติและค่าปัจจัยคุณภาพดังสมการที่ (2.40) และ (2.41)

$$\omega_0 = \sqrt{\frac{1}{ab}} \quad (2.40)$$

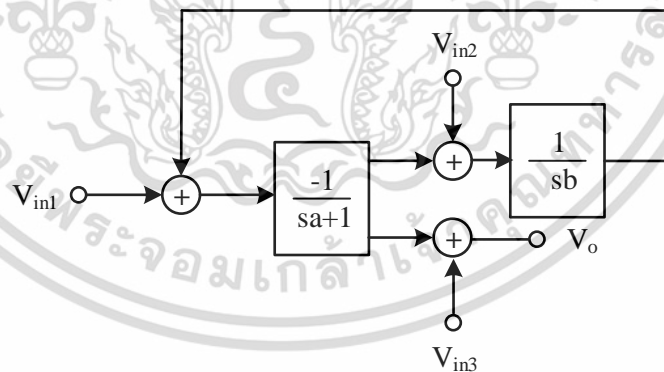
และ

$$Q = \sqrt{\frac{a}{b}} \quad (2.41)$$

จากสมการที่ (2.38) ถึง (2.41) สามารถสรุปได้ว่าวงจรกรองความถี่ Tow Thomas การปรับค่าความถี่ธรรมชาติและค่าปัจจัยคุณภาพปรับได้ไม่อิสระจากกันและมีลักษณะสมบัติดังนี้

1. โครงสร้างประกอบไปด้วยวงจรอินทิเกรเตอร์แบบไม่สูญเสียกลับเฟส 1 ชุด วงจรอินทิเกรเตอร์แบบสูญเสียไม่กลับเฟส 1 ชุด และวงจรรวมสัญญาณ 1 ชุด
2. มีอินพุต 1 จุดและสามารถให้ฟังก์ชันทางเอาต์พุตได้ 2 ฟังก์ชันพร้อมกันได้แก่ กรองผ่านความถี่ต่ำ และกรองผ่านแถบความถี่
3. ปรับค่าความถี่ธรรมชาติและค่าปัจจัยคุณภาพได้ไม่อิสระจากกัน
4. ไม่สามารถให้ฟังก์ชันทางเอาต์พุตได้ครบทั้ง 5 ฟังก์ชัน

2.9.4 วงจรกรองความถี่แบบสามอินพุตหนึ่งเอาต์พุต



รูปที่ 2.32 องค์ประกอบพื้นฐานของวงจรกรองความถี่แบบสามอินพุตหนึ่งเอาต์พุต

เมื่อวิเคราะห์วงจรในรูปที่ 2.32 จะได้ฟังก์ชันส่งผ่านแรงดันเอาต์พุต (V_o) ดังสมการที่ (2.42)

$$V_o = \frac{V_{in3}s^2 + (V_{in3} - V_{in1})s\frac{1}{a} + (V_{in3} - V_{in2})\frac{1}{ab}}{s^2 + s\frac{1}{a} + \frac{1}{ab}} \quad (2.42)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จะได้สมการค่าความถี่ธรรมชาติและค่าปัจจัยคุณภาพดังสมการที่ (2.43) และ (2.44)

$$\omega_0 = \sqrt{\frac{1}{ab}} \quad (2.43)$$

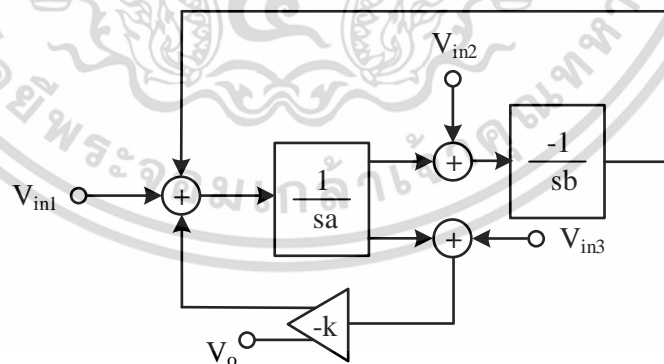
และ

$$Q = \sqrt{\frac{a}{b}} \quad (2.44)$$

จากสมการที่ (2.42) ถึง (2.44) สามารถสรุปได้ว่าวงจรกรองความถี่แบบสามอินพุตหนึ่งเอาต์พุต การปรับค่าความถี่ธรรมชาติและค่าปัจจัยคุณภาพปรับได้ไม่อิสระจากกันและมีลักษณะสมบัติดังนี้

1. โครงสร้างประกอบไปด้วยวงจรอินทิเกรเตอร์แบบไม่สูญเสียไม่กลับเฟส 1 ชุด วงจรอินทิเกรเตอร์แบบสูญเสียกลับเฟส 1 ชุด และวงจรรวมสัญญาณ 3 ชุด
2. มีอินพุต 3 จุดและเอาต์พุต 1 จุด สามารถให้ฟังก์ชันทางเอาต์พุตได้ 5 ฟังก์ชันขึ้นอยู่กับ การป้อนแรงดันอินพุต คือ กรองผ่านความถี่ต่ำ กรองผ่านความถี่สูง กรองผ่านแถบความถี่ กรองหยุด แถบความถี่ และกรองผ่านทุกความถี่
3. ปรับค่าความถี่ธรรมชาติและค่าปัจจัยคุณภาพได้ไม่อิสระจากกัน
4. สำหรับฟังก์ชันกรองผ่านทุกความถี่อาจต้องเพิ่มวงจรขยายเพื่อทำให้ V_{in1} มีขนาดเป็นสองเท่าของ V_{in2}

2.9.5 วงจรกรองความถี่แบบสามอินพุต-หนึ่งเอาต์พุตที่มีวงจรขยาย



รูปที่ 2.33 องค์ประกอบพื้นฐานของวงจรกรองความถี่แบบสามอินพุตหนึ่งเอาต์พุตที่มีวงจรขยาย

เมื่อวิเคราะห์วงจรในรูปที่ 2.33 จะได้ฟังก์ชันส่งผ่านแรงดันเอาต์พุต (V_o) ดังสมการที่ (2.45)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$V_o = \frac{k \left[- \left(s^2 + \frac{1}{ab} \right) V_{in3} - s \frac{1}{a} V_{in1} + \frac{1}{ab} V_{in2} \right]}{s^2 + sk \frac{1}{a} + \frac{1}{ab}} \quad (2.45)$$

จะได้สมการค่าความถี่ธรรมชาติและค่าปัจจัยคุณภาพดังสมการที่ (2.46) และ (2.47)

$$\omega_0 = \sqrt{\frac{1}{ab}} \quad (2.46)$$

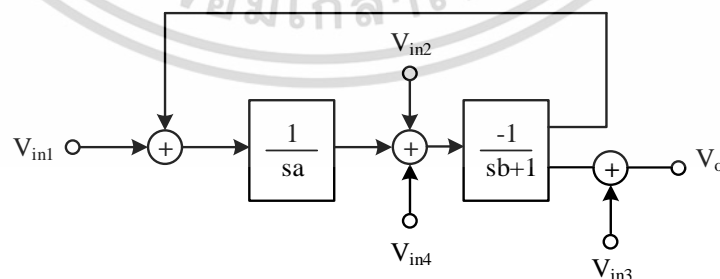
และ

$$Q = \frac{1}{k} \sqrt{\frac{a}{b}} \quad (2.47)$$

จากสมการที่ (2.45) ถึง (2.47) สามารถสรุปได้ว่าวงจรกรองความถี่แบบสามอินพุตหนึ่งเอาต์พุตที่มีวงจรถยาย การปรับค่าความถี่ธรรมชาติและค่าปัจจัยคุณภาพปรับได้อิสระจากกันและมีลักษณะสมบัติดังนี้

1. โครงสร้างประกอบไปด้วยวงจรถยายอินทิเกรเตอร์แบบไม่สูญเสียไม่กลับเฟส 1 ชุด วงจรถยายอินทิเกรเตอร์แบบสูญเสียกลับเฟส 1 ชุด วงจรรวมสัญญาณ 3 ชุด และวงจรถยายอีกหนึ่งชุด
2. มีอินพุต 3 จุดและเอาต์พุต 1 จุด สามารถให้ฟังก์ชันทางเอาต์พุตได้ 5 ฟังก์ชันขึ้นอยู่กับ การป้อนแรงดันอินพุต คือ กรองผ่านความถี่ต่ำ กรองผ่านความถี่สูง กรองผ่านแถบความถี่ กรองหยุดแถบความถี่ และกรองผ่านทุกความถี่
3. ปรับค่าปัจจัยคุณภาพได้อย่างอิสระจากค่าความถี่ธรรมชาติที่อัตราขยาย k ส่วนค่าความถี่ธรรมชาติปรับได้ที่ค่าพารามิเตอร์ a และ b
4. สำหรับฟังก์ชันกรองผ่านทุกความถี่อาจต้องเพิ่มวงจรถยายกลับเฟสเพื่อทำให้ V_{in3} เป็นลบ

2.9.6 วงจรกรองความถี่แบบสี่อินพุตหนึ่งเอาต์พุต



รูปที่ 2.34 องค์ประกอบพื้นฐานของวงจรกรองความถี่สี่อินพุตหนึ่งเอาต์พุต

เมื่อวิเคราะห์วงจรในรูปที่ 2.34 จะได้ฟังก์ชันส่งผ่านแรงดันเอาต์พุต (V_o) ดังสมการที่ (2.48) เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$V_o = \frac{\left(s^2 + s\frac{1}{b} + \frac{1}{ab}\right)V_{in3} - s\frac{1}{b}(V_{in2} + V_{in4}) - \frac{1}{ab}V_{in1}}{s^2 + s\frac{1}{b} + \frac{1}{ab}} \quad (2.48)$$

จะได้สมการค่าความถี่ธรรมชาติและค่าปัจจัยคุณภาพดังสมการที่ (2.49) และ (2.50)

$$\omega_0 = \sqrt{\frac{1}{ab}} \quad (2.49)$$

และ

$$Q = \sqrt{\frac{b}{a}} \quad (2.50)$$

จากสมการที่ (2.48) ถึง (2.50) สามารถสรุปได้ว่าวงจรกรองความถี่แบบสี่อินพุตหนึ่งเอาต์พุต การปรับค่าความถี่ธรรมชาติและค่าปัจจัยคุณภาพปรับได้ไม่อิสระจากกันและมีลักษณะสมบัติดังนี้

1. โครงสร้างประกอบไปด้วยวงจรอินทิเกรเตอร์แบบไม่สูญเสียไม่กลับเฟส 1 ชุด วงจรอินทิเกรเตอร์แบบสูญเสียกลับเฟส 1 ชุด และวงจรรวมสัญญาณ 3 ชุด
2. มีอินพุต 4 จุดและเอาต์พุต 1 จุด สามารถให้ฟังก์ชันทางเอาต์พุตได้ 5 ฟังก์ชัน ขึ้นอยู่กับการป้อนแรงดันอินพุต คือ กรองผ่านความถี่ต่ำ กรองผ่านความถี่สูง กรองผ่านแถบความถี่ กรองหยุดแถบความถี่ และกรองผ่านทุกความถี่
3. ปรับค่าความถี่ธรรมชาติและค่าปัจจัยคุณภาพได้ไม่อิสระจากกัน
4. สำหรับฟังก์ชันกรองผ่านทุกความถี่ไม่ต้องเพิ่มวงจรขยายและวงจรกลับสัญญาณ

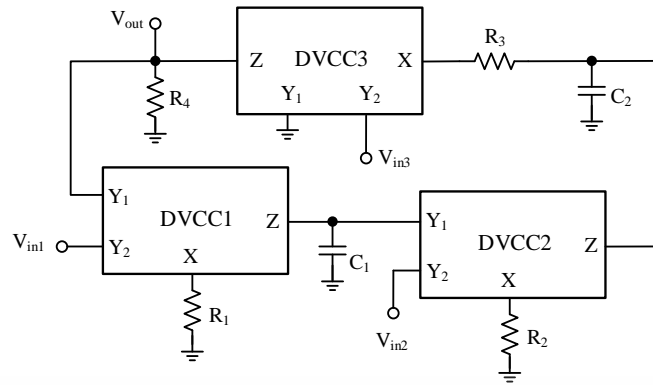
2.10 งานวิจัยที่เกี่ยวข้อง

ในอดีตที่ผ่านมาได้มีการนำเสนอบทความวิจัยเกี่ยวกับวงจรกรองความถี่หลายหน้าที่รูปแบบแรงดันแบบหลายอินพุตหนึ่งเอาต์พุตกันอย่างต่อเนื่อง โดยเฉพาะวงจรที่ใช้อุปกรณ์แอกทีฟเป็นหลัก ผู้วิจัยได้ศึกษาและวิเคราะห์วงจรจากบทความวิจัยที่ได้นำเสนอมาแล้ว โดยเปรียบเทียบในด้านของฟังก์ชันการทำงาน จำนวนของอุปกรณ์แอกทีฟ การต่ออุปกรณ์พาสซีฟ การปรับค่าความถี่ธรรมชาติและค่าปัจจัยคุณภาพ เป็นต้น โดยมีรายละเอียดดังต่อไปนี้

2.10.1 วงจรกรองความถี่หลายหน้าที่ใช้ DVCC นำเสนอโดย J. W. Horng และคณะ

ในปี ค.ศ. 2011 J. W. Horng และคณะ [10] ได้นำเสนอวงจรกรองความถี่หลายหน้าที่รูปแบบแรงดันสามอินพุตหนึ่งเอาต์พุตโดยใช้ DVCC จำนวน 3 ตัว ต่อใช้งานร่วมกับตัวเก็บประจุ 2 ตัว และตัวต้านทาน 4 ตัว ดังแสดงในรูปที่ 2.35

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.35 วงจรกรองความถี่หลายหน้าที่โดยใช้ DVCC 3 ตัว

จากวงจรในรูปที่ 2.35 สามารถเขียนสมการแรงดันเอาต์พุตได้ดังนี้

$$V_{out} = \frac{s^2 C_1 C_2 G_3 V_{in3} - s C_1 G_2 G_3 V_{in2} + G_1 G_2 G_3 V_{in1}}{s^2 C_1 C_2 G_4 + s C_1 G_3 G_4 + G_1 G_2 G_3} \quad (2.51)$$

จากสมการที่ (2.51) จะได้ค่าความถี่ธรรมชาติและค่าปัจจัยคุณภาพดังนี้

$$\omega_o = \sqrt{\frac{G_1 G_2 G_3}{C_1 C_2 G_4}} \quad (2.52)$$

และ

$$Q = \sqrt{\frac{C_2 G_1 G_2}{C_1 G_3 G_4}} \quad (2.53)$$

จากสมการที่ (2.51) เมื่อกำหนดการจ่ายสัญญาณอินพุตโดยที่ 1 คือ ต่อสัญญาณ V_{in1} ให้เข้าอินพุตของวงจร และ 0 คือ ต่อขั้วอินพุตของวงจรลงกราวด์ จะได้ฟังก์ชันกรองความถี่ดังตารางที่ 2.1

ตารางที่ 2.1 การกำหนดแรงดันอินพุตของวงจรกรองความถี่หลายหน้าที่โดยใช้ DVCC 1 ตัว

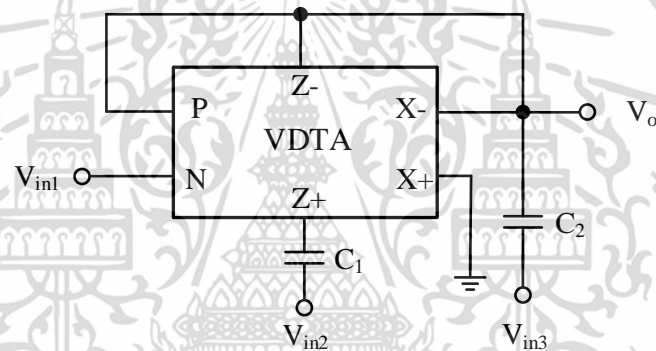
ผลตอบสนองฟังก์ชันกรองความถี่	กำหนดป้อนแรงดันอินพุต		
	V_{in1}	V_{in2}	V_{in3}
V_o			
ฟังก์ชันกรองผ่านความถี่ต่ำแบบไม่กลับเฟส	1	0	0
ฟังก์ชันกรองผ่านความถี่สูงแบบไม่กลับเฟส	0	0	1
ฟังก์ชันกรองผ่านแถบความถี่แบบกลับเฟส	0	1	0
ฟังก์ชันกรองหยุดแถบความถี่แบบไม่กลับเฟส	1	0	1
ฟังก์ชันกรองผ่านทุกความถี่แบบไม่กลับเฟส	1	1	1
	และ $R_2 = R_3 = R_4$		

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการ (2.51) ถึง (2.53) พบว่า วงจรกรองความถี่ในรูปที่ 2.35 ให้ผลตอบสนองทางเอาต์พุตได้ครบทั้ง 5 พังค์ชัน คือ กรองผ่านความถี่ต่ำ กรองผ่านความถี่สูง กรองผ่านแถบความถี่กรองหยุดแถบความถี่ และกรองผ่านทุกความถี่ วงจรมีอินพุตอิมพีแดนซ์สูง การเลือกผลตอบสนองทางเอาต์พุตไม่ต้องใช้วงจรกลับสัญญาณอินพุตหรือวงจรเพิ่มแรงดันเพิ่มเติม แต่อย่างไรก็ตามพบว่า วงจรมีข้อจำกัด คือ เอาต์พุตอิมพีแดนซ์ไม่ต่ำ ต้องการการแมตชิ่งกันของอุปกรณ์ ไม่สามารถควบคุมค่าความถี่ธรรมชาติและค่าปัจจัยคุณภาพได้ด้วยวิธีทางอิเล็กทรอนิกส์ และไม่สามารถปรับค่าความถี่ธรรมชาติและค่าปัจจัยคุณภาพได้อิสระจากกัน

2.10.2 วงจรกรองความถี่หลายหน้าที่ใช้ VDTA นำเสนอโดย J. Satansup และคณะ

ในปี ค.ศ. 2012 J. Satansup และคณะ [11] ได้นำเสนอวงจรกรองความถี่หลายหน้าที่รูปแบบแรงดันสามอินพุตหนึ่งเอาต์พุตโดยใช้ VDTA จำนวน 1 ตัว ต่อใช้งานร่วมกับตัวเก็บประจุ 2 ตัว ดังแสดงในรูปที่ 2.36



รูปที่ 2.36 วงจรกรองความถี่หลายหน้าที่โดยใช้ VDTA

จากวงจรในรูปที่ 2.36 สามารถเขียนสมการแรงดันเอาต์พุตได้ดังนี้

$$V_o = \frac{s^2 V_{in3} - \left(\frac{g_{mS}}{C_2}\right) s V_{in2} + \left[\left(\frac{g_{mF}}{C_2}\right) s + \frac{g_{mF} g_{mS}}{C_1 C_2}\right] V_{in1}}{s^2 + \left(\frac{g_{mF}}{C_2}\right) s + \left(\frac{g_{mF} g_{mS}}{C_1 C_2}\right)} \quad (2.54)$$

จากสมการที่ (2.54) จะได้ค่าความถี่ธรรมชาติและค่าปัจจัยคุณภาพดังนี้

$$\omega_o = \sqrt{\frac{g_{mF} g_{mS}}{C_1 C_2}} \quad (2.55)$$

และ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$Q = \sqrt{\frac{C_2 g_{mS}}{C_1 g_{mF}}} \quad (2.56)$$

จากสมการที่ (2.54) เมื่อกำหนดการจ่ายสัญญาณอินพุตโดยที่ 1 คือ ต่อสัญญาณ V_{in} ให้ขั้วอินพุตของวงจร และ 0 คือ ต่อขั้วอินพุตของวงจรลงกราวด์ จะได้ฟังก์ชันกรองความถี่ดังตารางที่ 2.2

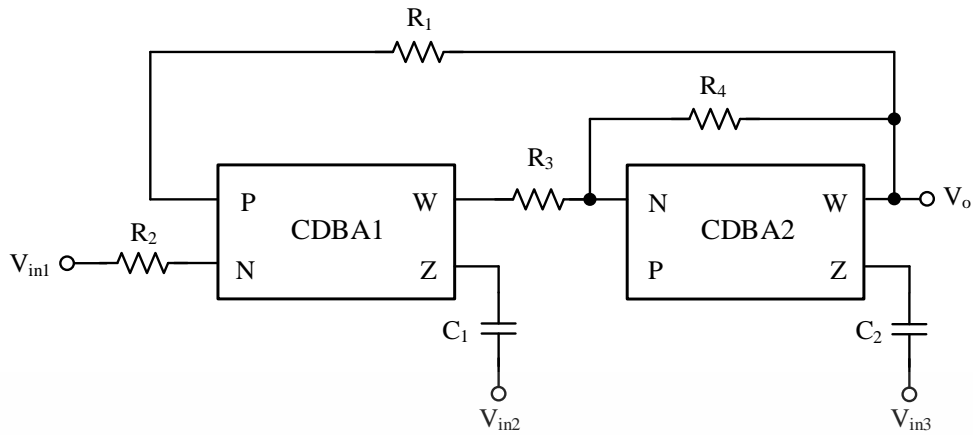
ตารางที่ 2.2 การกำหนดแรงดันอินพุตของวงจรกรองความถี่หลายหน้าที่โดยใช้ VDTA 1 ตัว

ผลตอบสนองฟังก์ชันกรองความถี่	กำหนดป้อนแรงดันอินพุต		
	V_{in1}	V_{in2}	V_{in3}
V_o			
ฟังก์ชันกรองผ่านความถี่ต่ำแบบไม่กลับเฟส	1	1	0
	และ $g_{mF} = g_{mS}$		
ฟังก์ชันกรองผ่านความถี่สูงแบบไม่กลับเฟส	0	0	1
ฟังก์ชันกรองผ่านแถบความถี่แบบกลับเฟส	0	1	0
	และ $g_{mF} = g_{mS}$		
ฟังก์ชันกรองหยุดแถบความถี่แบบไม่กลับเฟส	1	1	1
	และ $g_{mF} = g_{mS}$		
ฟังก์ชันกรองผ่านทุกความถี่แบบไม่กลับเฟส	1	2	1
	และ $g_{mF} = g_{mS}$		

จากสมการ (2.54) ถึง (2.56) พบว่า วงจรกรองความถี่ในรูปที่ 2.36 ให้ผลตอบสนองทางเอาต์พุตได้ครบทั้ง 5 ฟังก์ชัน คือ กรองผ่านความถี่ต่ำ กรองผ่านความถี่สูง กรองผ่านแถบความถี่ กรองหยุดแถบความถี่ และกรองผ่านทุกความถี่ สามารถควบคุมค่าความถี่ธรรมชาติและค่าปัจจัยคุณภาพได้ด้วยวิธีทางอิเล็กทรอนิกส์ การเลือกผลตอบสนองทางเอาต์พุตไม่ต้องใช้วงจรกลับสัญญาณอินพุตแต่อย่างไรก็ตามพบว่าวงจรมีข้อจำกัด คือ อินพุตอิมพีแดนซ์ไม่สูง เอาต์พุตอิมพีแดนซ์ไม่ต่ำ ต้องการการแมตซิ่งกันของอุปกรณ์ ฟังก์ชันกรองผ่านทุกความถี่จะต้องใช้วงจรเพิ่มแรงดัน 2 เท่าเพิ่มเติม ไม่สามารถปรับค่าความถี่ธรรมชาติและค่าปัจจัยคุณภาพได้อิสระจากกัน

2.10.3 วงจรกรองความถี่หลายหน้าที่ใช้ CDBA นำเสนอโดย J. K. Pathak และคณะ

ในปี ค.ศ. 2013 J. K. Pathak และคณะ [12] ได้นำเสนอวงจรกรองความถี่หลายหน้าที่รูปแบบแรงดันสามอินพุตหนึ่งเอาต์พุตโดยใช้ CDBA จำนวน 2 ตัว ต่อใช้งานร่วมกับตัวเก็บประจุ 2 ตัว และตัวต้านทาน 4 ตัว ดังแสดงในรูปที่ 2.37



รูปที่ 2.37 วงจรกรองความถี่หลายหน้าที่โดยใช้ CDBA 2 ตัว

จากวงจรในรูปที่ 2.37 สามารถเขียนสมการแรงดันเอาต์พุตได้ดังนี้

$$V_o = \frac{s^2 V_{in3} - \frac{s}{C_1 R_3} V_{in2} + \frac{1}{C_1 C_2 R_2 R_3} V_{in1}}{s^2 + \frac{s}{C_1 R_3} + \frac{1}{C_1 C_2 R_1 R_2}} \quad (2.57)$$

จากสมการที่ (2.57) จะได้ค่าความถี่ธรรมชาติและค่าปัจจัยคุณภาพดังนี้

$$\omega_o = \frac{1}{\sqrt{C_1 C_2 R_1 R_3}} \quad (2.58)$$

และ

$$Q = R_4 \sqrt{\frac{C_1}{C_2 R_1 R_3}} \quad (2.59)$$

จากสมการที่ (2.57) เมื่อกำหนดการจ่ายสัญญาณอินพุตโดยที่ 1 คือ ต่อสัญญาณ V_{in} ให้ชั่วอินพุตของวงจร และ 0 คือ ต่อชั่วอินพุตของวงจรลงกราวด์ จะได้ฟังก์ชันกรองความถี่ดังตารางที่ 2.3

จากสมการ (2.57) ถึง (2.59) พบว่า วงจรกรองความถี่ในรูปที่ 2.37 ให้ผลตอบสนองทางเอาต์พุตได้ครบทั้ง 5 ฟังก์ชัน คือ กรองผ่านความถี่ต่ำ กรองผ่านความถี่สูง กรองผ่านแถบความถี่ กรองหยุดแถบความถี่ และกรองผ่านทุกความถี่ ที่จุดเอาต์พุตมีอิมพีแดนซ์ต่ำ การเลือกผลตอบสนองทางเอาต์พุตไม่ต้องใช้วงจรกลับสัญญาณอินพุตหรือวงจรเพิ่มแรงดันเพิ่มเติม แต่อย่างไรก็ตามพบว่าวงจรมีข้อจำกัด คือ ที่จุดอินพุตอิมพีแดนซ์ไม่สูง ไม่สามารถควบคุมค่าความถี่ธรรมชาติและค่าปัจจัยคุณภาพได้ด้วยวิธีทางอิเล็กทรอนิกส์ และในการเลือกผลตอบสนองทางเอาต์พุตต้องการแมตชิ่งกันของอุปกรณ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

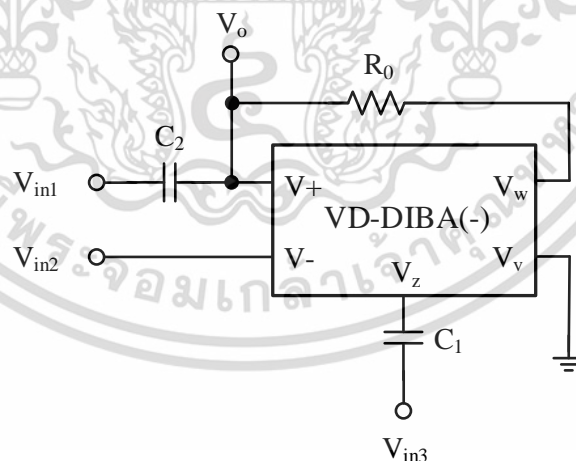
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 2.3 การกำหนดแรงดันอินพุตของวงจรกรองความถี่หลายหน้าที่โดยใช้ CDDBA 2 ตัว

ผลตอบสนองฟังก์ชันกรองความถี่	กำหนดป้อนแรงดันอินพุต		
	V_{in1}	V_{in2}	V_{in3}
ฟังก์ชันกรองผ่านความถี่ต่ำแบบไม่กลับเฟส	0	1	0
	และ $R_1 = R_2$		
ฟังก์ชันกรองผ่านความถี่สูงแบบไม่กลับเฟส	1	0	0
ฟังก์ชันกรองผ่านแถบความถี่แบบกลับเฟส	0	0	1
	และ $R_3 = R_4$		
ฟังก์ชันกรองหยุดแถบความถี่แบบไม่กลับเฟส	1	1	0
	และ $R_1 = R_2$		
ฟังก์ชันกรองผ่านทุกความถี่แบบไม่กลับเฟส	1	1	1
	และ $R_1 = R_2, R_3 = R_4$		

2.10.4 วงจรกรองความถี่หลายหน้าที่ใช้ VD-DIBA นำเสนอโดย K.L. Pushkar และคณะ

ในปี ค.ศ. 2013 K. L. Pushkar และคณะ [13] ได้นำเสนอวงจรกรองความถี่หลายหน้าที่รูปแบบแรงดันสามอินพุตหนึ่งเอาต์พุตโดยใช้ VD-DIBA จำนวน 1 ตัว ต่อใช้งานร่วมกับตัวเก็บประจุ 2 ตัว และตัวต้านทาน 1 ตัว ดังแสดงในรูปที่ 2.38



รูปที่ 2.38 วงจรกรองความถี่หลายหน้าที่โดยใช้ VD-DIBA 1 ตัว

จากวงจรในรูปที่ 2.38 สามารถเขียนสมการแรงดันเอาต์พุตได้ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$V_o = \frac{s^2 V_{in1} - s \left(\frac{1}{R_o C_2} \right) V_{in3} + \left(\frac{g_m}{R_o C_1 C_2} \right) V_{in2}}{s^2 + s \left(\frac{1}{R_o C_2} \right) + \frac{g_m}{R_o C_1 C_2}} \quad (2.60)$$

จากสมการที่ (2.60) จะได้ค่าความถี่ธรรมชาติและค่าปัจจัยคุณภาพดังนี้

$$\omega_0 = \sqrt{\frac{g_m}{R_o C_1 C_2}} \quad (2.61)$$

และ

$$Q = \sqrt{\frac{g_m R_o C_2}{C_1}} \quad (2.62)$$

จากสมการที่ (2.60) เมื่อกำหนดการจ่ายสัญญาณอินพุตโดยที่ 1 คือ ต่อสัญญาณ V_{in} ให้เข้าอินพุตของวงจร และ 0 คือ ต่อขั้วอินพุตของวงจรงกราวด์ จะได้ฟังก์ชันกรองความถี่ดังตารางที่ 2.4

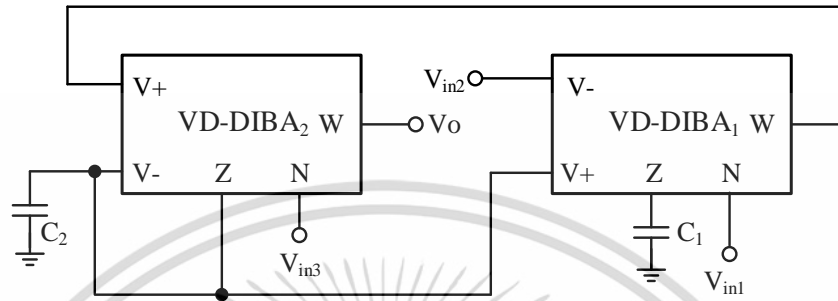
ตารางที่ 2.4 การกำหนดแรงดันอินพุตของวงจรงกรองความถี่หลายหน้าที่โดยใช้ VD-DIBA 1 ตัว

ผลตอบสนองฟังก์ชันกรองความถี่	กำหนดป้อนแรงดันอินพุต		
	V_{in1}	V_{in2}	V_{in3}
V_o			
ฟังก์ชันกรองผ่านความถี่ต่ำแบบไม่กลับเฟส	0	1	0
ฟังก์ชันกรองผ่านความถี่สูงแบบไม่กลับเฟส	1	0	0
ฟังก์ชันกรองผ่านแถบความถี่แบบกลับเฟส	0	1	
ฟังก์ชันกรองหยุดแถบความถี่แบบไม่กลับเฟส	1	1	0
ฟังก์ชันกรองผ่านทุกความถี่แบบไม่กลับเฟส	1	1	1

จากสมการ (2.60) ถึง (2.62) พบว่า วงจรงกรองความถี่ในรูปที่ 2.38 ให้ผลตอบสนองทางเอาต์พุตได้ครบทั้ง 5 ฟังก์ชัน คือ กรองผ่านความถี่ต่ำ กรองผ่านความถี่สูง กรองผ่านแถบความถี่ กรองหยุดแถบความถี่ และกรองผ่านทุกความถี่ วงจรใช้อุปกรณ์แอคทีฟสำเร็จรูปเพียงตัวเดียวสามารถควบคุมค่าความถี่ธรรมชาติและค่าปัจจัยคุณภาพได้ด้วยวิธีการอิเล็กทรอนิกส์ การเลือกผลตอบสนองทางเอาต์พุตไม่ต้องการการแมตชิ่งกันของอุปกรณ์และไม่ต้องใช้วงจรกลับสัญญาณอินพุตหรือวงจรมีแรงดันเพิ่มเติม แต่อย่างไรก็ตามพบว่าวงจรมีข้อจำกัด คือ อินพุตอิมพีแดนซ์บางขั้วไม่สูง เอาต์พุตอิมพีแดนซ์ไม่ต่ำ ตัวเก็บประจุไม่ต่อลงกราวด์ และไม่สามารถปรับค่าความถี่ธรรมชาติและค่าปัจจัยคุณภาพได้อิสระจากกัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.10.5 วงจรกรองความถี่หลายหน้าที่ใช้ VD-DIBA นำเสนอโดย W. Ninsraku และคณะ ในปี ค.ศ. 2014 W. Ninsraku และคณะ [14] ได้นำเสนอวงจรกรองความถี่หลายหน้าที่รูปแบบแรงดันสามอินพุต-หนึ่งเอาต์พุตโดยใช้ VD-DIBA จำนวน 2 ตัว ต่อใช้งานร่วมกับตัวเก็บประจุ 2 ตัว ดังแสดงในรูปที่ 2.39



รูปที่ 2.39 วงจรกรองความถี่หลายหน้าที่โดยใช้ VD-DIBA 2 ตัว

จากวงจรในรูปที่ 2.39 สามารถเขียนสมการแรงดันเอาต์พุตได้ดังนี้

$$V_o = \frac{\left(s^2 + \frac{g_{m2}}{C_2} s + \frac{g_{m1}g_{m2}}{C_1C_2}\right) V_{in3} - \frac{g_{m2}}{C_2} s V_{in1} - \frac{g_{m1}g_{m2}}{C_1C_2} V_{in2}}{s^2 + \frac{g_{m2}}{C_2} s + \frac{g_{m1}g_{m2}}{C_1C_2}} \quad (2.63)$$

จากสมการที่ (2.63) จะได้ค่าความถี่ธรรมชาติและค่าปัจจัยคุณภาพดังนี้

$$\omega_0 = \sqrt{\frac{g_{m1}g_{m2}}{C_1C_2}} \quad (2.64)$$

และ

$$Q = \sqrt{\frac{C_1g_{m1}}{C_2g_{m2}}} \quad (2.65)$$

จากสมการที่ (2.63) เมื่อกำหนดการจ่ายสัญญาณอินพุตโดยที่ 1 คือ ต่อสัญญาณ V_{in} ให้ขั้วอินพุตของวงจร และ 0 คือ ต่อขั้วอินพุตของวงจรลงกราวด์ จะได้ฟังก์ชันกรองความถี่ดังตารางที่ 2.5

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

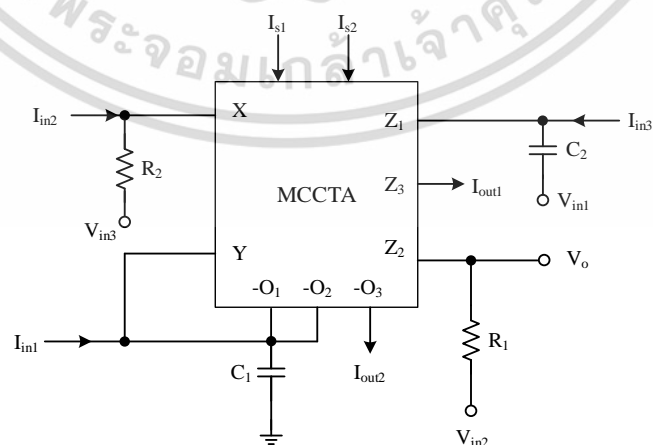
ตารางที่ 2.5 การกำหนดแรงดันอินพุตของวงจรกรองความถี่หลายหน้าที่โดยใช้ VD-DIBA 2 ตัว

ผลตอบสนองฟังก์ชันกรองความถี่	กำหนดป้อนแรงดันอินพุต		
	V_{in1}	V_{in2}	V_{in3}
V_o			
ฟังก์ชันกรองผ่านความถี่ต่ำแบบกลับเฟส	0	1	0
ฟังก์ชันกรองผ่านความถี่สูงแบบไม่กลับเฟส	1	1	1
ฟังก์ชันกรองผ่านแถบความถี่แบบกลับเฟส	1	0	0
ฟังก์ชันกรองหยุดแถบความถี่แบบไม่กลับเฟส	1	0	1
ฟังก์ชันกรองผ่านทุกความถี่แบบไม่กลับเฟส	1	0	2

จากสมการ (2.63) ถึง (2.65) พบว่า วงจรกรองความถี่ในรูปที่ 2.39 ให้ผลตอบสนองทางเอาต์พุตได้ครบทั้ง 5 ฟังก์ชัน คือ กรองผ่านความถี่ต่ำ กรองผ่านความถี่สูง กรองผ่านแถบความถี่ กรองหยุดแถบความถี่ และกรองผ่านทุกความถี่ สามารถควบคุมค่าความถี่ธรรมชาติและค่าปัจจัยคุณภาพได้ด้วยวิธีทางอิเล็กทรอนิกส์ ไม่ใช่ตัวต้านทานจากภายนอก มีอินพุตอิมพีแดนซ์สูง เอาต์พุตอิมพีแดนซ์ต่ำ การเลือกผลตอบสนองทางเอาต์พุตไม่ต้องการการแมตชิ่งกันของอุปกรณ์ ไม่ต้องใช้วงจรกลับเฟสสัญญาณอินพุตเพิ่มเติม และตัวเก็บประจุที่ใช้ต่อลงกราวด์ แต่อย่างไรก็ตามพบว่าวงจรมีข้อจำกัด คือ การเลือกผลตอบสนองทางเอาต์พุตแบบกรองผ่านทุกความถี่ต้องใช้วงจรเพิ่มแรงดันอินพุตสองเท่าเพิ่มเติม และไม่สามารถปรับค่าความถี่ธรรมชาติและค่าปัจจัยคุณภาพได้อิสระจากกัน

2.10.6 วงจรกรองความถี่หลายหน้าที่ใช้ MCCTA นำเสนอโดย V. S. Singh และคณะ

ในปี ค.ศ. 2016 V. S. Singh และคณะ [15] ได้นำเสนอวงจรกรองความถี่หลายหน้าที่รูปแบบแรงดันสามอินพุต-หนึ่งเอาต์พุตโดยใช้ MCCTA จำนวน 1 ตัว ต่อใช้งานร่วมกับตัวเก็บประจุ 2 ตัว และตัวต้านทาน 2 ตัว ดังแสดงในรูปที่ 2.40



รูปที่ 2.40 วงจรกรองความถี่หลายหน้าที่โดยใช้ MCCTA 1 ตัว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากวงจรในรูปที่ 2.40 สามารถเขียนสมการแรงดันเอาต์พุตได้ดังนี้

$$V_o = \frac{V_{in2} \frac{(s^2 C_1 C_2 R_2 + s g_{m2} R_1 C_2 + g_{m1})}{C_1 C_2 R_2} - V_{in1} \frac{s g_{m1} R_1}{C_1 R_2} - V_{in3} \frac{s^2 R_1}{R_2}}{s^2 + \frac{s g_{m2} R_1}{C_1 R_2} + \frac{g_{m1}}{C_1 C_2 R_2}} \quad (2.66)$$

จากสมการที่ (2.66) จะได้ค่าความถี่ธรรมชาติและค่าปัจจัยคุณภาพดังนี้

$$\omega_0 = \sqrt{\frac{g_{m1}}{C_1 C_2 R_2}} \quad (2.67)$$

และ

$$Q = \frac{1}{R_1 g_{m2}} \sqrt{\frac{C_1 R_2 g_{m1}}{C_2}} \quad (2.68)$$

จากสมการที่ (2.66) เมื่อกำหนดการป้อนสัญญาณอินพุตโดยที่ 1 คือ ต่อสัญญาณ V_{in} ให้เข้าอินพุตของวงจร และ 0 คือ ต่ออินพุตของวงจรลงกราวด์ จะได้ฟังก์ชันกรองความถี่ดังตารางที่ 2.6

ตารางที่ 2.6 การกำหนดแรงดันอินพุตของวงจรกรองความถี่หลายหน้าที่โดยใช้ MCCTA 1 ตัว

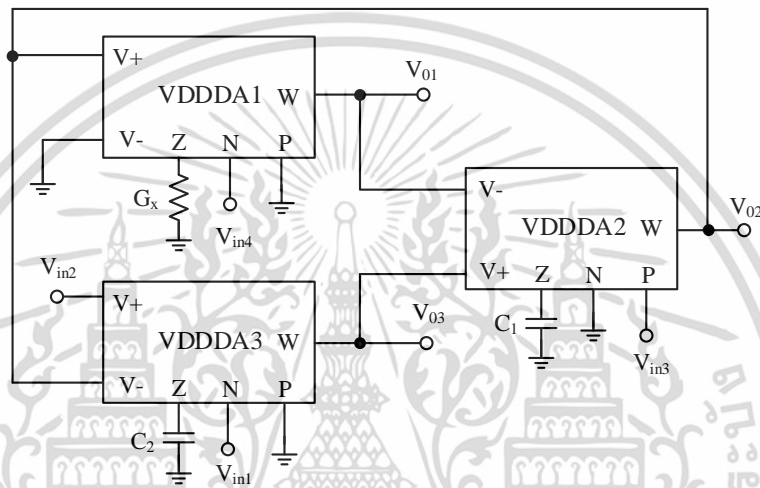
ผลตอบสนองฟังก์ชันกรองความถี่	กำหนดป้อนแรงดันอินพุต		
	V_{in1}	V_{in2}	V_{in3}
V_o			
ฟังก์ชันกรองผ่านความถี่ต่ำแบบไม่กลับเฟส	0	1	1
	และ $R_1 = R_2$		
ฟังก์ชันกรองผ่านความถี่สูงแบบกลับเฟส	0	0	1
ฟังก์ชันกรองผ่านแถบความถี่แบบกลับเฟส	1	0	0
ฟังก์ชันกรองหยุดแถบความถี่แบบไม่กลับเฟส	0	1	0
	1	1	0
ฟังก์ชันกรองผ่านทุกความถี่แบบไม่กลับเฟส	และ $g_{m1} = g_{m2}$		

จากสมการ (2.66) ถึง (2.68) พบว่า วงจรกรองความถี่ในรูปที่ 2.40 ให้ผลตอบสนองทางเอาต์พุตได้ครบทั้ง 5 ฟังก์ชัน คือ กรองผ่านความถี่ต่ำ กรองผ่านความถี่สูง กรองผ่านแถบความถี่ กรองหยุดแถบความถี่ และกรองผ่านทุกความถี่ วงจรใช้อุปกรณ์แอคทีฟสำเร็จรูปเพียงตัวเดียว สามารถควบคุมค่าความถี่ธรรมชาติและค่าปัจจัยคุณภาพได้ด้วยวิธีทางอิเล็กทรอนิกส์ การเลือกผลตอบสนองทางเอาต์พุตไม่ต้องใช้วงจรกลับสัญญาณอินพุตและวงจรเพิ่มแรงดันอินพุตสองเท่า เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เพิ่มเติม แต่อย่างไรก็ตามพบว่าวงจรมีข้อจำกัด คือ อินพุตอิมพีแดนซ์ไม่สูง เอาต์พุตอิมพีแดนซ์ไม่ต่ำ ตัวเก็บประจุไม่ต่อลงกราวด์ และการเลือกผลตอบสนองทางเอาต์พุตแบบกรองความถี่ต่ำผ่านต้องการการแมตซ์ชิ่งกันของอุปกรณ์

2.10.7 วงจรกรองความถี่หลายหน้าที่ใช้ VDDDA นำเสนอโดย J. Koton และคณะ

ในปี ค.ศ. 2014 J. Koton และคณะ [16] ได้นำเสนอวงจรกรองความถี่อันดับสองหลายหน้าที่รูปแบบแรงดันสี่อินพุต-สามเอาต์พุตโดยใช้ VDDDA จำนวน 3 ตัว ต่อใช้งานร่วมกับตัวเก็บประจุ 2 ตัว และตัวต้านทาน 1 ตัว ดังแสดงในรูปที่ 2.41



รูปที่ 2.41 วงจรกรองความถี่หลายหน้าที่โดยใช้ VDDDA 3 ตัว

จากวงจรในรูปที่ 2.41 สามารถเขียนสมการแรงดันเอาต์พุตได้ดังนี้

$$V_{01} = \frac{s^2 C_1 C_2 g_{m1} V_{in3} - s g_{m1} g_{m2} C_2 V_{in1} + g_{m1} g_{m2} g_{m3} V_{in2}}{s^2 C_1 C_2 G_x + s g_{m1} g_{m2} C_2 + g_{m2} g_{m3} G_x} \quad (2.69)$$

$$V_{02} = \frac{s^2 C_1 C_2 G_x V_{in3} - s g_{m2} G_x C_2 V_{in1} + g_{m2} g_{m3} G_x V_{in2}}{s^2 C_1 C_2 G_x + s g_{m1} g_{m2} C_2 + g_{m2} g_{m3} G_x} \quad (2.70)$$

$$V_{03} = \frac{-s C_1 g_{m3} G_x V_{in3} + g_{m2} g_{m3} G_x V_{in4}}{s^2 C_1 C_2 G_x + s g_{m1} g_{m2} C_2 + g_{m2} g_{m3} G_x} \quad (2.71)$$

จากสมการที่ (2.69) ถึง (2.71) จะได้ค่าความถี่ธรรมชาติและค่าปัจจัยคุณภาพดังนี้

$$\omega_0 = \sqrt{\frac{g_{m2} g_{m3}}{C_1 C_2}} \quad (2.72)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และ

$$Q = \frac{G_x}{g_{m1}} \sqrt{\frac{C_1 g_{m3}}{C_2 g_{m2}}} \quad (2.73)$$

จากสมการที่ (2.69) ถึง (2.71) เมื่อกำหนดการป้อนสัญญาณอินพุตโดยที่ 1 คือ ต่อสัญญาณ V_{in} ให้ขั้วอินพุตของวงจรถ และ 0 คือ ต่อขั้วอินพุตของวงจรถลงกราวด์ จะได้ฟังก์ชันกรองความถี่ดังตารางที่ 2.7

ตารางที่ 2.7 การกำหนดแรงดันอินพุตของวงจรถรองความถี่หลายหน้าที่โดยใช้ VDDDA 3 ตัว

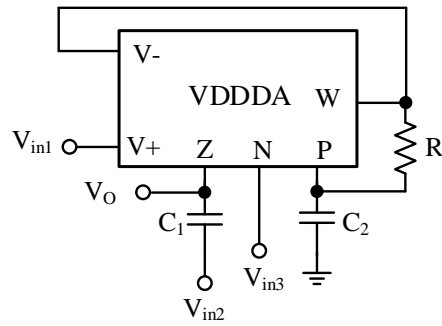
ผลตอบสนองฟังก์ชันกรองความถี่	กำหนดป้อนแรงดันอินพุต			
	V_{in1}	V_{in2}	V_{in3}	V_{in4}
V_o				
ฟังก์ชันกรองผ่านความถี่ต่ำแบบไม่กลับเฟส (V_{O1}, V_{O2})	0	1	0	-
ฟังก์ชันกรองผ่านความถี่สูงแบบไม่กลับเฟส (V_{O1}, V_{O2})	0	0	1	-
ฟังก์ชันกรองผ่านแถบความถี่แบบกลับเฟส (V_{O1}, V_{O2})	1	0	0	-
ฟังก์ชันกรองหยุดแถบความถี่แบบไม่กลับเฟส (V_{O1}, V_{O2})	0	1	1	-
ฟังก์ชันกรองผ่านทุกความถี่แบบไม่กลับเฟส (V_{O1}, V_{O2})	1	1	1	-
ฟังก์ชันกรองผ่านแถบความถี่แบบกลับเฟส (V_{O3})	-	-	1	0
ฟังก์ชันกรองผ่านความถี่ต่ำแบบไม่กลับเฟส (V_{O3})	-	-	0	1

จากสมการ (2.69) ถึง (2.73) พบว่า วงจรถรองความถี่ในรูปที่ 2.41 ให้ผลตอบสนองทางเอาต์พุตได้ครบทั้ง 5 ฟังก์ชัน คือ กรองผ่านความถี่ต่ำ กรองผ่านความถี่สูง กรองผ่านแถบความถี่ กรองหยุดแถบความถี่ และกรองผ่านทุกความถี่ สามารถควบคุมค่าความถี่ธรรมชาติและค่าปัจจัยคุณภาพได้ด้วยวิธีทางอิเล็กทรอนิกส์ การเลือกผลตอบสนองทางเอาต์พุตไม่ต้องใช้วงจรเพิ่มแรงดันอินพุตสองเท่า และไม่ต้องใช้วงจรกลับเฟสสัญญาณอินพุตเพิ่มเติม แต่อย่างไรก็ตามพบว่าวงจรมีข้อจำกัด คือ การเลือกผลตอบสนองทางเอาต์พุตต้องการการการแมตซิงกันของอุปกรณ์ ในวงจรมีจุดเอาต์พุตหลายจุดทำให้ยากในการต่อใช้งาน

2.10.8 วงจรถรองความถี่หลายหน้าที่ใช้ VDDDA นำเสนอโดย S.Siripongdee และคณะ

ในปี ค.ศ. 2015 S. Siripongdee และ W. Jaikla [17] ได้นำเสนอวงจรถรองความถี่อันดับสองหลายหน้าที่รูปแบบแรงดันสามอินพุต-หนึ่งเอาต์พุตโดยใช้ VDDDA จำนวน 1 ตัว ต่อใช้งานร่วมกับตัวเก็บประจุ 2 ตัว และตัวต้านทาน 1 ตัว ดังแสดงในรูปที่ 2.42

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.42 วงจรกรองความถี่หลายหน้าที่โดยใช้ VDDDA 1 ตัว

จากวงจรในรูปที่ 2.42 สามารถเขียนสมการแรงดันเอาต์พุตได้ดังนี้

$$V_o = \frac{s^2 V_{in2} + s \frac{g_m}{C_2} V_{in1} + \left(s \frac{g_m}{C_2} + \frac{g_m}{C_1 C_2 R} \right) V_{in3}}{s^2 + s \frac{g_m}{C_2} + \frac{g_m}{C_1 C_2 R}} \quad (2.74)$$

จากสมการที่ (2.74) จะได้ค่าความถี่ธรรมชาติและค่าปัจจัยคุณภาพดังนี้

$$\omega_0 = \sqrt{\frac{g_m}{C_1 C_2 R}} \quad (2.75)$$

และ

$$Q = \sqrt{\frac{C_2}{C_1 g_m R}} \quad (2.76)$$

จากสมการที่ (2.74) เมื่อกำหนดการป้อนสัญญาณอินพุตโดยที่ 1 คือ ต่อสัญญาณ V_{in} ให้เข้าอินพุตของวงจร และ 0 คือ ต่อขั้วอินพุตของวงจรลงกราวด์ จะได้ฟังก์ชันกรองความถี่ดังตารางที่ 2.8

ตารางที่ 2.8 การกำหนดแรงดันอินพุตของวงจรกรองความถี่หลายหน้าที่โดยใช้ VDDDA 1 ตัว

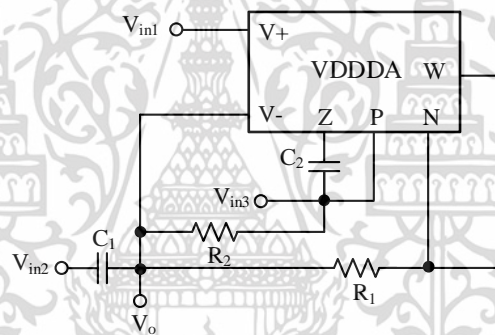
ผลตอบสนองฟังก์ชันกรองความถี่	กำหนดป้อนแรงดันอินพุต		
	V_{in1}	V_{in2}	V_{in3}
ฟังก์ชันกรองผ่านความถี่ต่ำแบบไม่กลับเฟส	-1	0	1
ฟังก์ชันกรองผ่านความถี่สูงแบบไม่กลับเฟส	0	1	0
ฟังก์ชันกรองผ่านแถบความถี่แบบไม่กลับเฟส	1	0	0
ฟังก์ชันกรองหยุดแถบความถี่แบบไม่กลับเฟส	-1	1	1
ฟังก์ชันกรองผ่านทุกความถี่แบบไม่กลับเฟส	-2	1	1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการ (2.74) ถึง (2.76) พบว่า วงจรกรองความถี่ในรูปที่ 2.42 ให้ผลตอบสนองทางเอาต์พุตได้ครบทั้ง 5 พังก์ชัน คือ กรองผ่านความถี่ต่ำ กรองผ่านความถี่สูง กรองผ่านแถบความถี่ กรองหยุดแถบความถี่ และกรองผ่านทุกความถี่ วงจรใช้อุปกรณ์แอคทีฟสำเร็จรูปเพียงตัวเดียว สามารถควบคุมค่าความถี่ธรรมชาติและค่าปัจจัยคุณภาพได้ด้วยวิธีทางอิเล็กทรอนิกส์ การเลือกผลตอบสนองทางเอาต์พุตไม่ต้องการการการแมตชิ่งกันของอุปกรณ์ แต่อย่างไรก็ตามพบว่าวงจรมีข้อจำกัด คือ อินพุตอิมพีแดนซ์ไม่สูง เอาต์พุตอิมพีแดนซ์ไม่ต่ำ ตัวเก็บประจุไม่ต่อลงกราวด์ และการเลือกผลตอบสนองทางเอาต์พุตแบบกรองผ่านความถี่ต่ำ กรองหยุดแถบความถี่ต้องใช้วงจรกลับเฟส สัญญาณอินพุต และกรองผ่านทุกความถี่ต้องใช้วงจรเพิ่มแรงดันอินพุตสองเท่าเพิ่มเติม

2.10.9 วงจรกรองความถี่หลายหน้าที่ใช้ VDDDA นำเสนอโดย A. Chaichana และคณะ

ในปี ค.ศ. 2016 A. Chaichana และคณะ [18] ได้นำเสนอวงจรกรองความถี่อันดับสองหลายหน้าที่รูปแบบแรงดันสามอินพุต-หนึ่งเอาต์พุตโดยใช้ VDDDA จำนวน 1 ตัว ต่อใช้งานร่วมกับตัวเก็บประจุ 2 ตัว และตัวต้านทาน 2 ตัว ดังแสดงในรูปที่ 2.43



รูปที่ 2.43 วงจรกรองความถี่หลายหน้าที่โดยใช้ VDDDA 1 ตัว

จากวงจรในรูปที่ 2.36 สามารถเขียนสมการแรงดันเอาต์พุตได้ดังนี้

$$V_o = \frac{s^2 V_{in2} + s \frac{1}{C_1 R_1} \left(1 + \frac{R_1}{R_2} \right) V_{in3} + \frac{g_m}{2C_1 C_2 R_1} V_{in1}}{s^2 + s \frac{1}{C_1 R_1} \left(1 + \frac{R_1}{R_2} \right) + \frac{g_m}{2C_1 C_2 R_1}} \quad (2.77)$$

จากสมการที่ (2.77) จะได้ค่าความถี่ธรรมชาติและค่าปัจจัยคุณภาพดังนี้

$$\omega_0 = \sqrt{\frac{g_m}{2C_1 C_2 R_1}} \quad (2.78)$$

และ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$Q = \frac{1}{1 + \frac{R_1}{R_2}} \sqrt{\frac{g_m C_1 R_1}{2C_2}} \quad (2.79)$$

จากสมการที่ (2.77) เมื่อกำหนดการป้อนสัญญาณอินพุตโดยที่ 1 คือ ต่อสัญญาณ V_{in} ให้ขั้วอินพุตของวงจรร และ 0 คือ ต่อขั้วอินพุตของวงจรรลงกราวด์ จะได้ฟังก์ชันกรองความถี่ดังตารางที่ 2.9

ตารางที่ 2.9 การกำหนดแรงดันอินพุตของวงจรรองความถี่หลายหน้าที่โดยใช้ VDDDA 1 ตัว

ผลตอบสนองฟังก์ชันกรองความถี่	กำหนดป้อนแรงดันอินพุต		
V_o	V_{in1}	V_{in2}	V_{in3}
ฟังก์ชันกรองผ่านความถี่ต่ำแบบไม่กลับเฟส	1	0	0
ฟังก์ชันกรองผ่านความถี่สูงแบบไม่กลับเฟส	0	1	0
ฟังก์ชันกรองผ่านแถบความถี่แบบไม่กลับเฟส	0	0	1
ฟังก์ชันกรองหยุดแถบความถี่แบบไม่กลับเฟส	1	1	0
ฟังก์ชันกรองผ่านทุกความถี่แบบไม่กลับเฟส	1	1	-1

จากสมการ (2.77) ถึง (2.79) พบว่า วงจรรองความถี่ในรูปที่ 2.43 ให้ผลตอบสนองทางเอาต์พุตได้ครบทั้ง 5 ฟังก์ชัน คือ กรองผ่านความถี่ต่ำ กรองผ่านความถี่สูง กรองผ่านแถบความถี่ กรองหยุดแถบความถี่ และกรองผ่านทุกความถี่ วงจรรใช้อุปกรณ์แอกทีฟสำเร็จรูปเพียงตัวเดียวสามารถควบคุมค่าความถี่ธรรมชาติและค่าปัจจัยคุณภาพได้ด้วยวิธีทางอิเล็กทรอนิกส์ การเลือกผลตอบสนองทางเอาต์พุตไม่ต้องการการการแมตชิ่งกันของอุปกรณ์ และไม่ต้องใช้วงจรเพิ่มแรงดันอินพุตสองเท่าเพิ่มเติม แต่อย่างไรก็ตามพบว่าวงจรมีข้อจำกัด คือ อินพุตอิมพีแดนซ์ไม่สูง เอาต์พุตอิมพีแดนซ์ไม่ต่ำ ตัวเก็บประจุไม่ต่อลงกราวด์ และการเลือกผลตอบสนองทางเอาต์พุตแบบกรองผ่านทุกความถี่ต้องใช้วงจรกลับเฟสสัญญาณอินพุต

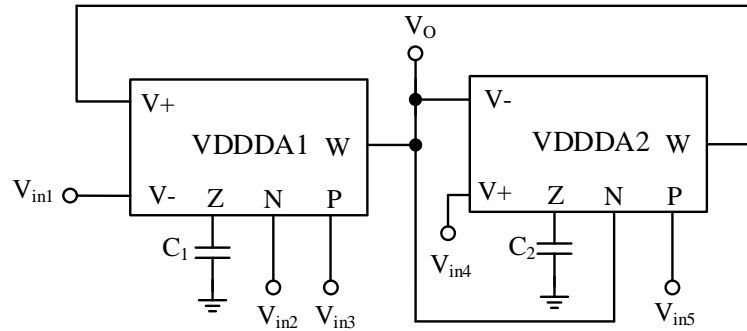
2.10.10 วงจรรองความถี่หลายหน้าที่ใช้ VDDDA นำเสนอโดย S.Sangyaem และคณะ

ในปี ค.ศ. 2017 S. Sangyaem และคณะ [19] ได้นำเสนอวงจรรองความถี่อันดับสองหลายหน้าที่รูปแบบแรงดันห้ำอินพุต-หนึ่งเอาต์พุตโดยใช้ VDDDA จำนวน 2 ตัว ต่อใช้งานร่วมกับตัวเก็บประจุ 2 ตัว ดังแสดงในรูปที่ 2.44

จากวงจรรูปที่ 2.44 สามารถเขียนสมการแรงดันเอาต์พุตได้ดังนี้

$$V_o = \frac{s^2 V_{in3} - s^2 V_{in2} + s \frac{g_{m1}}{C_1} V_{in5} - s \frac{g_{m1}}{C_1} V_{in1} + \frac{g_{m1} g_{m2}}{C_1 C_2} V_{in4}}{s^2 + s \frac{g_{m1}}{C_1} + \frac{g_{m1} g_{m2}}{C_1 C_2}} \quad (2.80)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.44 วงจรกรองความถี่หลายหน้าที่โดยใช้ VDDDA 2 ตัว

จากสมการที่ (2.80) จะได้ค่าความถี่ธรรมชาติและค่าปัจจัยคุณภาพดังนี้

$$\omega_0 = \sqrt{\frac{g_{m1}g_{m2}}{C_1C_2}} \tag{2.81}$$

และ

$$Q = \sqrt{\frac{C_1g_{m2}}{C_2g_{m1}}} \tag{2.82}$$

จากสมการที่ (2.80) เมื่อกำหนดการป้อนสัญญาณอินพุตโดยที่ 1 คือ ต่อสัญญาณ V_{in} ให้เข้าอินพุตของวงจร และ 0 คือ ต่อขั้วอินพุตของวงจรลงกราวด์ จะได้ฟังก์ชันกรองความถี่ดังตารางที่ 2.10

ตารางที่ 2.10 การกำหนดแรงดันอินพุตของวงจรกรองความถี่หลายหน้าที่โดยใช้ VDDDA 2 ตัว

ผลตอบสนองฟังก์ชันกรองความถี่	กำหนดป้อนแรงดันอินพุต				
	V_{in1}	V_{in2}	V_{in3}	V_{in4}	V_{in5}
ฟังก์ชันกรองผ่านความถี่ต่ำแบบไม่กลับเฟส	0	0	0	1	0
ฟังก์ชันกรองผ่านความถี่สูงแบบไม่กลับเฟส	0	0	1	0	0
ฟังก์ชันกรองผ่านความถี่สูงแบบกลับเฟส	0	1	0	0	0
ฟังก์ชันกรองผ่านแถบความถี่แบบไม่กลับเฟส	0	0	0	0	1
ฟังก์ชันกรองผ่านแถบความถี่แบบกลับเฟส	1	0	0	0	0
ฟังก์ชันกรองหยุดแถบความถี่แบบไม่กลับเฟส	0	0	1	1	0
ฟังก์ชันกรองผ่านทุกความถี่แบบไม่กลับเฟส	1	0	1	1	0

จากสมการ (2.80) ถึง (2.82) พบว่า วงจรกรองความถี่ในรูปที่ 2.44 ให้ผลตอบสนองทางเอาต์พุตได้ครบทั้ง 5 ฟังก์ชัน คือ กรองผ่านความถี่ต่ำ กรองผ่านความถี่สูง กรองผ่านแถบความถี่ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กรองหยุดแถบความถี่ และกรองผ่านทุกความถี่ สามารถควบคุมค่าความถี่ธรรมชาติและค่าปัจจัยคุณภาพได้ด้วยวิธีทางอิเล็กทรอนิกส์ การเลือกผลตอบสนองทางเอาต์พุตไม่ต้องการการแมตชิงกันของอุปกรณ์ และไม่ต้องใช้วงจรเพิ่มแรงดันอินพุตสองเท่าเพิ่มเติม แต่อย่างไรก็ตามพบว่าวงจรมีข้อจำกัดคือ ไม่สามารถปรับค่าความถี่ธรรมชาติและค่าปัจจัยคุณภาพได้อิสระต่อกัน



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3

วงจรรองความถี่หลายหน้าที่อันดับสองรูปแบบแรงดัน โดยใช้วงจร DDCCTA

3.1 บทนำ

วงจร DDCCTA ได้รับการออกแบบบนพื้นฐานของการรวมกันของวงจร DDCC และ OTA โดยมีวงจร DDCC ทำหน้าที่เป็นส่วนอินพุต และวงจร OTA ทำหน้าที่เป็นส่วนเอาต์พุตของวงจร ทั้งนี้ วงจร DDCCTA ได้ใช้ข้อดีของวงจร DDCC คือ ขั้วอินพุตมีค่าอิมพีแดนซ์สูง ข้อดีของวงจร OTA คือ ขั้วเอาต์พุตมีอิมพีแดนซ์สูง สามารถปรับค่าความนำได้ด้วยการปรับกระแสไบอัส ทำให้เหมาะกับการนำไปสร้างเป็นวงจรรวม ผู้วิจัยจึงนำเสนอวงจรรองความถี่หลายหน้าที่อันดับสองรูปแบบแรงดัน โดยใช้วงจร DDCCTA ที่ออกแบบจากมอสทรานซิสเตอร์ขนาด $0.25\ \mu\text{m}$ จากเทคโนโลยี TSMC มีโครงสร้างแบบสามอินพุตหนึ่งเอาต์พุต สามารถให้ผลตอบสนองฟังก์ชันการกรองความถี่ตามมาตรฐานได้ครบทั้ง 5 แบบ ปราศจากการแมตชิ่งกันของอุปกรณ์ และสามารถควบคุมค่าความถี่ธรรมชาติและค่าปัจจัยคุณภาพได้ด้วยวิธีทางอิเล็กทรอนิกส์ วงจรรองความถี่อันดับสองได้จำลองการทำงานเพื่อเปรียบเทียบสมรรถนะการทำงานด้วยโปรแกรม PSPICE

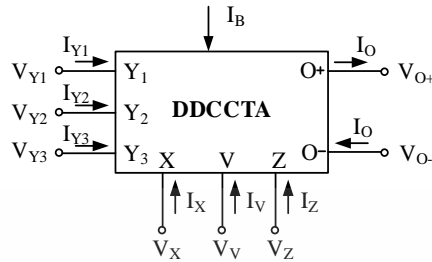
3.2 หลักการทำงานของวงจรรขยายความนำถ่ายโอนสายพานกระแสชนิดมีอินพุตแรงดันความแตกต่าง

วงจรรขยายความนำถ่ายโอนสายพานกระแสชนิดมีอินพุตแรงดันความแตกต่าง (Differential Difference Current Conveyer Transconductance Amplifier : DDCCTA) เป็นอุปกรณ์แอกทีฟที่นำเสนอโดย N. Pandey และ S. K. Paul [8] ได้รับการออกแบบบนพื้นฐานของการรวมกันของวงจร DDCC และ OTA เป็นวงจรรที่สามารถทำงานได้ในรูปแบบแรงดันและกระแส อีกทั้งยังสามารถปรับค่าอัตราขยายความนำถ่ายโอน (Transconductance : g_m) ด้วยวิธีการปรับกระแสไบอัสจากภายนอก (I_B) ทำให้สะดวกในการนำมาสังเคราะห์และออกแบบวงจรรให้สามารถควบคุมได้ด้วยวิธีทางอิเล็กทรอนิกส์ โครงสร้างภายในของ DDCCTA ประกอบไปด้วยวงจรรขยายความนำถ่ายโอนทำหน้าที่รับสัญญาณอินพุตในโหมดของแรงดันและให้เอาต์พุตในรูปแบบกระแส และวงจรรสายพานกระแสชนิดมีอินพุตแรงดันความแตกต่าง โดยมีคุณสมบัติ คือ มีแบนด์วิดท์กว้าง มีความเป็นเชิงเส้นสูง มีช่วงปฏิบัติการทางอินพุตกว้างและอินพุตอิมพีแดนซ์มีค่าสูงมาก

สัญลักษณ์ของวงจรร DDCCTA แสดงดังรูปที่ 3.1 จากรูปจะเห็นได้ว่าวงจรร DDCCTA ประกอบด้วยกัน 8 ขั้ว โดยมีขั้วอินพุตแรงดันสี่ขั้ว คือ Y_1 , Y_2 , Y_3 และ V มีอิมพีแดนซ์สูง มีอินพุต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

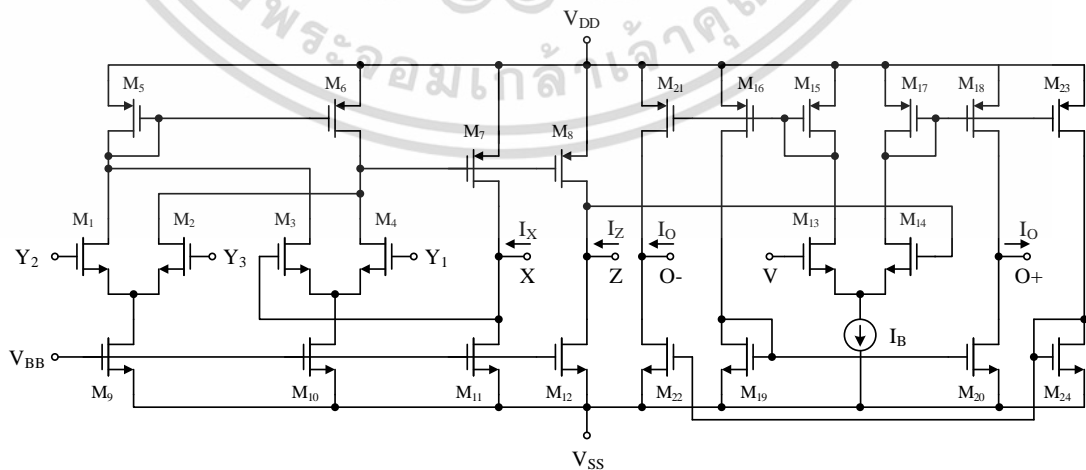
กระแสหนึ่งขั้ว คือ X มีอิมพีแดนซ์ต่ำ และมีเอาต์พุตสามขั้ว คือ $O+$, $O-$ และ Z ที่มีอิมพีแดนซ์สูง ความสัมพันธ์ระหว่างกระแสและแรงดันของ DDCCTA อธิบายในสมการ (3.1)



รูปที่ 3.1 สัญลักษณ์ของวงจรรขยายความนำถ่ายโอนสายพานกระแสชนิดมีอินพุตแรงดัน ความแตกต่าง

$$\begin{aligned}
 I_{Y1} &= I_{Y2} = I_{Y3} = 0, \\
 V_X &= V_{Y1} - V_{Y2} + V_{Y3}, \\
 I_Z &= I_X, \\
 I_O &= g_m (V_Z - V_V)
 \end{aligned}
 \tag{3.1}$$

โครงสร้างภายในของ DDCCTA ที่สร้างมาจากมอสทรานซิสเตอร์ แสดงดังรูปที่ 3.2 ประกอบด้วยมอสทรานซิสเตอร์ 24 ตัว โดยมีมอสทรานซิสเตอร์ $M_1 - M_{12}$ ทำหน้าที่เป็นวงจร DDCC และมอสทรานซิสเตอร์ $M_{13} - M_{24}$ ทำหน้าที่เป็น OTA หาก M_{13} และ M_{14} มีคุณสมบัติเหมือนกันทุกประการ และทำงานในช่วงอิมิตัว ค่าอัตราขยายความนำถ่ายโอนของวงจรร DDCCTA สามารถเขียนได้ดังสมการที่ (3.2) โดยที่โครงสร้างของ DDCCTA นี้ ผู้วิจัยได้ใช้งานขั้ว V เพิ่มในส่วนอินพุตของวงจรรขยายความนำถ่ายโอน



รูปที่ 3.2 โครงสร้างภายในของ DDCCTA ที่สร้างจากมอสทรานซิสเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$g_m = \sqrt{\mu C_{ox} \frac{W}{L} I_B} \quad (3.2)$$

โดยที่ I_B คือ กระแสไบอัส

μ คือ ค่าความคล่องตัวของอิเล็กตรอน

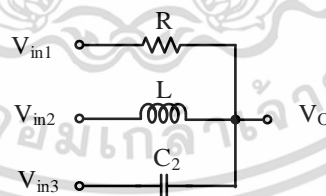
C_{ox} คือ ค่าความจุไฟฟ้าต่อหน่วยพื้นที่ของเกตออกไซด์

W และ L คือ ค่าความกว้างและความยาวของแชนแนล ตามลำดับ

จากสมการที่ (3.2) จะเห็นได้ว่าค่าอัตราขยายความนำถ่ายโอน (g_m) สามารถปรับค่าได้ด้วย กระแสไบอัส I_B โดยมีความสัมพันธ์กันในแบบรากที่สอง

3.3 การสังเคราะห์วงจรกรองความถี่หลายหน้าที่อันดับสองรูปแบบแรงดัน

การสังเคราะห์ และออกแบบวงจรกรองความถี่หลายหน้าที่อันดับสองรูปแบบแรงดัน ประกอบด้วยตัวต้านทาน ตัวเก็บประจุ และตัวเหนี่ยวนำต่อขนานกัน เพื่อให้ได้สมการลักษณะ คุณสมบัติของวงจรกรองความถี่หลายหน้าที่อันดับที่สอง พร้อมทั้งให้ผลตอบสนองความถี่ทางเอาต์พุต ประกอบด้วย ฟังก์ชันกรองผ่านความถี่สูง ฟังก์ชันกรองผ่านความถี่ต่ำ ฟังก์ชันกรองผ่านแถบความถี่ ฟังก์ชันกรองหยุดแถบความถี่ และฟังก์ชันกรองผ่านทุกความถี่ โดยงานวิจัยนี้นำพื้นฐานจากกรอบแนวคิดดังแสดงในรูปที่ 3.3 ในวงจรจะมีจุดป้อนแรงดันอินพุต 3 จุด โดย V_{in1} ป้อนเข้าที่ตัวต้านทาน V_{in2} ป้อนเข้าที่ตัวเหนี่ยวนำ V_{in3} ป้อนเข้าที่ตัวเก็บประจุ และมีจุดแรงดันเอาต์พุตหนึ่งจุด คือ V_o โดยมีรายละเอียดการหาสมการแรงดันเอาต์พุตดังนี้



รูปที่ 3.3 วงจรในการสังเคราะห์และออกแบบวงจรกรองความถี่

จากรูปเมื่อพิจารณาที่จุด V_o จะได้สมการดังนี้

$$\frac{V_o}{sL} - \frac{V_{in2}}{sL} + \frac{V_o}{R} - \frac{V_{in1}}{R} + V_o sC_2 - V_{in3} sC_2 = 0 \quad (3.3)$$

คูณด้วย sLR ในสมการที่ (3.3) ทั้งสองข้างจะได้ดังสมการที่ (3.4)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$V_o(R + sL + s^2C_2LR) = RV_{in2} + sLV_{in1} + s^2C_2LRV_{in3} \quad (3.4)$$

จัดรูปสมการใหม่เพื่อหา V_o จะได้ตั้งสมการที่ (3.5)

$$V_o = \frac{s^2V_{in3} + \frac{s}{C_2R}V_{in1} + \frac{1}{C_2L}V_{in2}}{s^2 + \frac{s}{C_2R} + \frac{1}{C_2L}} \quad (3.5)$$

พิจารณาจากสมการที่ (3.5) เป็นสมการแรงดันเอาต์พุตของฟังก์ชันกรองผ่านความถี่หลายหน้าที่อันดับที่สองสามารถกำหนดฟังก์ชันการทำงานได้จากการต่อสัญญาณอินพุต (V_{in}) เข้าที่ขั้วอินพุตของวงจรหรือต่อลงกราวด์ (0) ตามตารางที่ 3.1 เพื่อที่จะได้ฟังก์ชันถ่ายโอนแต่ละแบบ ดังรายละเอียดต่อไปนี้

ตารางที่ 3.1 การกำหนดแรงดันอินพุตเพื่อให้วงจรตอบสนองฟังก์ชันกรองความถี่

ผลตอบสนองฟังก์ชันกรองความถี่	กำหนดบ่อนแรงดันอินพุต		
	V_{in1}	V_{in2}	V_{in3}
V_o			
ฟังก์ชันกรองผ่านความถี่ต่ำ	0	1	0
ฟังก์ชันกรองผ่านความถี่สูง	0	0	1
ฟังก์ชันกรองผ่านแถบความถี่	1	0	0
ฟังก์ชันกรองผ่านแถบความถี่	0	1	1
ฟังก์ชันกรองผ่านทุกความถี่	-1	1	1

เมื่อกำหนดให้ $V_{in2} = V_{in}$ และ $V_{in1} = V_{in3} = 0$ จะได้ฟังก์ชันถ่ายโอนกรองผ่านความถี่ต่ำดังสมการที่ (3.6)

$$\frac{V_o}{V_{in}} = \frac{1}{s^2 + \frac{s}{C_2R} + \frac{1}{C_2L}} \quad (3.6)$$

เมื่อกำหนดให้ $V_{in3} = V_{in}$ และ $V_{in1} = V_{in2} = 0$ จะได้ฟังก์ชันถ่ายโอนกรองผ่านความถี่สูงดังสมการที่ (3.7)

$$\frac{V_o}{V_{in}} = \frac{s^2}{s^2 + \frac{s}{C_2R} + \frac{1}{C_2L}} \quad (3.7)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อกำหนดให้ $V_{in1} = V_{in}$ และ $V_{in2} = V_{in3} = 0$ จะได้ฟังก์ชันถ่ายโอนกรองผ่านแถบความถี่ตั้ง
สมการที่ (3.8)

$$\frac{V_o}{V_{in}} = \frac{\frac{s}{C_2 R}}{s^2 + \frac{s}{C_2 R} + \frac{1}{C_2 L}} \quad (3.8)$$

เมื่อกำหนดให้ $V_{in2} = V_{in3} = V_{in}$ และ $V_{in1} = 0$ จะได้ฟังก์ชันถ่ายโอนกรองหยุดแถบความถี่ตั้ง
สมการที่ (3.9)

$$\frac{V_o}{V_{in}} = \frac{s^2 + \frac{1}{C_2 L}}{s^2 + \frac{s}{C_2 R} + \frac{1}{C_2 L}} \quad (3.9)$$

เมื่อกำหนดให้ $V_{in2} = V_{in3} = V_{in}$ และ $V_{in1} = -V_{in}$ จะได้ฟังก์ชันถ่ายโอนกรองผ่านทุกความถี่
ตั้งสมการที่ (3.10)

$$\frac{V_o}{V_{in}} = \frac{s^2 - \frac{s}{C_2 R} + \frac{1}{C_2 L}}{s^2 + \frac{s}{C_2 R} + \frac{1}{C_2 L}} \quad (3.10)$$

จากสมการที่ (3.6)-(3.10) จะเห็นว่าวงจรในรูปที่ 3.3 สามารถให้ผลตอบสนองทางเอาต์พุต
แบบไม่กลับเฟสได้ครบ 5 ฟังก์ชัน ขึ้นอยู่กับการป้อนแรงดันอินพุตเข้าที่อินพุตทั้งสาม ซึ่งจะได้สมการ
ค่าความถี่ธรรมชาติและค่าปัจจัยคุณภาพตั้งสมการที่ (3.11) และ (3.12)

$$\omega_0 = \sqrt{\frac{1}{C_2 L}} \quad (3.11)$$

และ

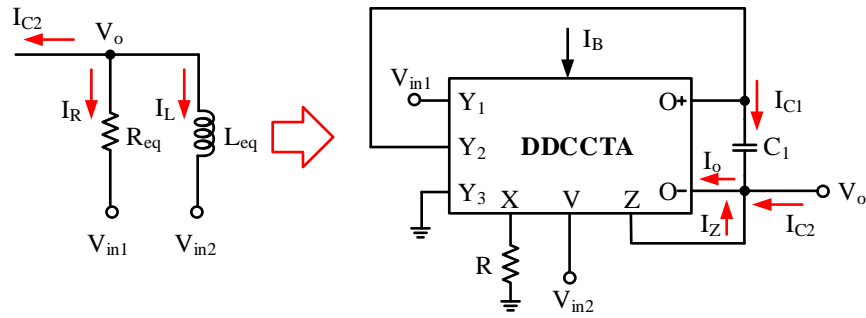
$$Q = R \sqrt{\frac{C_2}{L}} \quad (3.12)$$

จากสมการที่ (3.11) และ (3.12) จะพบว่าสามารถปรับค่าความถี่ธรรมชาติและค่าปัจจัย
คุณภาพได้ด้วยพารามิเตอร์ C_2 และ L และสามารถปรับค่าปัจจัยคุณภาพได้อิสระจากค่าความถี่
ธรรมชาติได้โดยปรับที่ R

จากวงจรในรูปที่ 3.3 ผู้วิจัยสังเคราะห์วงจรโดยใช้อุปกรณ์แอคทีฟ DDCCTA ต่อเป็นวงจร

เลียนแบบความต้านทานขนานกับตัวเหนี่ยวนำดังรูปที่ 3.4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.4 การสังเคราะห์วงจรความต้านทานขนานตัวเหนี่ยวนำ โดยใช้อุปกรณ์ DDCCTA

ในรูปที่ 3.4 ด้านซ้ายมือเป็นวงจรตัวต้านทานขนานกับตัวเหนี่ยวนำ สามารถวิเคราะห์หาสมการกระแสได้ดังสมการที่ 3.13

$$I_{C2} + \frac{(V_o - V_{in2})}{sL_{eq}} + \frac{V_o - V_{in1}}{R_{eq}} = 0 \quad (3.13)$$

จากรูปที่ 3.4 ในส่วนของวงจรที่สร้างจาก DDCCTA สามารถวิเคราะห์สมการเอาต์พุตได้ดังนี้ พิจารณาที่โหนด V_o จะได้สมการ

$$I_{C2} + I_Z + I_{C1} = I_O \quad (3.14)$$

$$I_{C2} - \frac{V_{in1} - V_{y2}}{R} + (V_{y2} - V_o) sC_1 = (V_o - V_{in2}) g_m \quad (3.15)$$

พิจารณาที่โหนด V_{y2} จะได้สมการ

$$V_{y2} = \frac{(V_o - V_{in2}) g_m}{sC_1} + V_o \quad (3.16)$$

แทน (3.16) ลงใน (3.15) จะได้สมการ (3.17)

$$I_{C2} - \frac{V_{in1}}{R} - \frac{(V_o - V_{in2}) g_m}{sC_1 R} + \frac{V_o}{R} + \left(\frac{(V_o - V_{in2}) g_m}{sC_1} + V_o - V_o \right) sC_1 = (V_o - V_{in2}) g_m \quad (3.17)$$

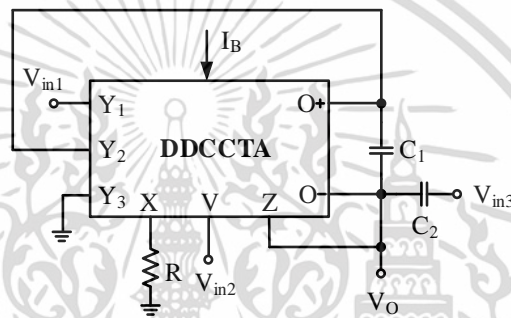
จัดรูปสมการ (3.17) ใหม่จะได้สมการ (3.18)

$$I_{C2} + \frac{(V_o - V_{in2}) g_m}{sC_1 R} + \frac{V_o - V_{in1}}{R} = 0 \quad (3.18)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เทียบสัมประสิทธิ์ของสมการที่ (3.13) กับ (3.18) จะได้ค่า R_{eq} เท่ากับ R และ $L_{eq} = \frac{C_1 R}{g_m}$

เป็นการยืนยันว่าวงจรที่สร้างจากอุปกรณ์แอกทีฟ DDCCTA ทำงานเหมือนกับวงจรความต้านทานขนานตัวเหนี่ยวนำ จากการสังเคราะห์วงจรโดยใช้อุปกรณ์ DDCCTA ในรูปที่ 3.4 เพื่อให้วงจรที่ออกแบบสอดคล้องกับแนวคิดที่ได้นำเสนอในรูปที่ 3.3 จึงนำตัวเก็บประจุ C_2 ไปต่อที่ขั้ว V_o และป้อนแรงดัน V_{in3} เข้าอีกด้านของตัวเก็บประจุ C_2 จะได้วงจรกรองความถี่หลายหน้าที่อันดับสองรูปแบบแรงดันโดยใช้ DDCCTA ดังรูปที่ 3.5 จะพบว่าวงจรที่นำเสนอประกอบด้วย DDCCTA เป็นอุปกรณ์แอกทีฟเพียง 1 ตัว วงจรสามารถให้ผลตอบสนองทางเอาต์พุตครบทั้ง 5 พิงก์ชัน โดยไม่ต้องการแมตซ์ชิงของอุปกรณ์ การควบคุมค่าความถี่ธรรมชาติและค่าปัจจัยคุณภาพสามารถปรับได้แบบอิเล็กทรอนิกส์



รูปที่ 3.5 วงจรกรองความถี่หลายหน้าที่อันดับสองรูปแบบแรงดัน โดยใช้ DDCCTA ที่ได้สังเคราะห์วงจรตามกรอบแนวคิดในรูปที่ 3.3

3.4 การวิเคราะห์สมรรถนะของวงจรกรองความถี่ที่นำเสนอ

วงจรกรองความถี่หลายหน้าที่รูปแบบแรงดันที่ได้จากการสังเคราะห์โดยใช้อุปกรณ์ DDCCTA เป็นอุปกรณ์แอกทีฟดังแสดงในรูปที่ 3.5 สามารถวิเคราะห์หาสมรรถนะของวงจรโดยแบ่งเป็น 2 กรณี คือ การวิเคราะห์สมรรถนะของวงจรในอุดมคติ และการวิเคราะห์สมรรถนะของวงจรในทางไม่เป็นไปตามอุดมคติ โดยจะแยกวิเคราะห์ตามรายละเอียดดังนี้

3.4.1 การวิเคราะห์สมรรถนะของวงจรกรองความถี่ในอุดมคติ

การวิเคราะห์ห้วงจรกรองความถี่หลายหน้าที่รูปแบบแรงดันในอุดมคติ จะใช้สมการคุณสมบัติของอุปกรณ์ DDCCTA ตามสมการที่ (3.1) โดยสามารถวิเคราะห์หาสมรรถนะของวงจรได้ดังนี้

จากวงจรรูปที่ 3.5 จะพิจารณาร่วมกับสมการที่ (3.1) เพื่อหาสมการแรงดันเอาต์พุตของวงจรเมื่อพิจารณาที่จุด V_o จะได้สมการดังนี้

ใช้ KCL เขียนสมการกระแสที่โหนด Y_2 จะได้สมการดังนี้

$$I_{C1} = I_{O+} \quad (3.19)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$(V_{y2} - V_o) sC_1 = g_m (V_o - V_{in2}) \quad (3.20)$$

จัดรูปสมการเพื่อหา V_{y2} จะได้

$$V_{y2} sC_1 - V_o sC_1 = g_m V_o - g_m V_{in2} \quad (3.21)$$

$$V_{y2} = \frac{g_m V_o + sC_1 V_o - g_m V_{in2}}{sC_1} \quad (3.22)$$

ใช้ KCL เขียนสมการกระแสที่โหนด V_o จะได้สมการดังนี้

$$I_{c1} + I_{c2} = I_{o-} + I_z \quad (3.23)$$

จากสมการคุณสมบัติของ DDCCTA

$$I_{o+} = I_{o-} = g_m (V_o - V_{in2}) \quad (3.24)$$

$$I_z = I_x = \frac{V_x}{R} = \frac{V_{in1} - V_{y2}}{R} \quad (3.25)$$

แทนสมการที่ (3.24) และ (3.25) ลงในสมการ (3.23) จะได้

$$-(V_{in3} - V_o) sC_2 R = V_{in1} - V_{y2} \quad (3.26)$$

แทนสมการที่ (3.22) ลงในสมการ (3.26) จะได้

$$-(V_{in3} - V_o) sC_2 R = V_{in1} - \frac{g_m V_o + sC_1 V_o - g_m V_{in2}}{sC_1} \quad (3.27)$$

จัดรูปแบบสมการเพื่อหาสมการเอาต์พุต V_o จะได้สมการ (3.28)

$$V_o (s^2 C_1 C_2 R + sC_1 + g_m) = V_{in3} s^2 C_1 C_2 R + V_{in1} sC_1 + V_{in2} g_m \quad (3.28)$$

จะได้สมการแรงดันเอาต์พุต V_o ดังสมการ (3.29)

$$V_o = \frac{s^2 V_{in3} + \frac{s}{C_2 R} V_{in1} + \frac{g_m}{C_1 C_2 R} V_{in2}}{s^2 + \frac{s}{C_2 R} + \frac{g_m}{C_1 C_2 R}} \quad (3.29)$$

จากสมการที่ (3.29) จะพบว่า การเลือกฟังก์ชันกรองความถี่ตามที่ต้องการ สามารถทำได้โดย

การเลือกป้อนสัญญาณที่จุดอินพุต ได้ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อกำหนดให้ $V_{in2} = V_{in}$ และ $V_{in1} = V_{in3} = 0$ จะได้ฟังก์ชันถ่ายโอนกรองผ่านความถี่ต่ำดังสมการที่ (3.30)

$$\frac{V_o}{V_{in}} = \frac{\frac{g_m}{C_1 C_2 R}}{s^2 + \frac{s}{C_2 R} + \frac{g_m}{C_1 C_2 R}} \quad (3.30)$$

เมื่อกำหนดให้ $V_{in3} = V_{in}$ และ $V_{in1} = V_{in2} = 0$ จะได้ฟังก์ชันถ่ายโอนกรองผ่านความถี่สูงดังสมการที่ (3.31)

$$\frac{V_o}{V_{in}} = \frac{s^2}{s^2 + \frac{s}{C_2 R} + \frac{g_m}{C_1 C_2 R}} \quad (3.31)$$

เมื่อกำหนดให้ $V_{in1} = V_{in}$ และ $V_{in2} = V_{in3} = 0$ จะได้ฟังก์ชันถ่ายโอนกรองผ่านแถบความถี่ตั้งสมการที่ (3.32)

$$\frac{V_o}{V_{in}} = \frac{\frac{s}{C_2 R}}{s^2 + \frac{s}{C_2 R} + \frac{g_m}{C_1 C_2 R}} \quad (3.32)$$

เมื่อกำหนดให้ $V_{in2} = V_{in3} = V_{in}$ และ $V_{in1} = 0$ จะได้ฟังก์ชันถ่ายโอนกรองหยุดแถบความถี่ตั้งสมการที่ (3.33)

$$\frac{V_o}{V_{in}} = \frac{s^2 + \frac{g_m}{C_1 C_2 R}}{s^2 + \frac{s}{C_2 R} + \frac{g_m}{C_1 C_2 R}} \quad (3.33)$$

เมื่อกำหนดให้ $V_{in2} = V_{in3} = V_{in}$ และ $V_{in1} = -V_{in}$ จะได้ฟังก์ชันถ่ายโอนกรองผ่านทุกความถี่ดังสมการที่ (3.34)

$$\frac{V_o}{V_{in}} = \frac{s^2 - \frac{s}{C_2 R} + \frac{g_m}{C_1 C_2 R}}{s^2 + \frac{s}{C_2 R} + \frac{g_m}{C_1 C_2 R}} \quad (3.34)$$

จากสมการที่ (3.30) - (3.34) จะได้สมการค่าความถี่ธรรมชาติและค่าปัจจัยคุณภาพดังสมการที่ (3.35) และ (3.36)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\omega_0 = \sqrt{\frac{g_m}{C_1 C_2 R}} \quad (3.35)$$

และ

$$Q = \sqrt{\frac{C_2 R g_m}{C_1}} \quad (3.36)$$

จากสมการที่ (3.35) และ (3.36) จะพบว่าค่าความถี่ธรรมชาติและค่าปัจจัยคุณภาพสามารถปรับได้ด้วยวิธีทางอิเล็กทรอนิกส์ โดยปรับที่ค่า g_m ผ่านการปรับค่ากระแส I_B

3.4.2 การวิเคราะห์ผลกระทบต่อวงจรรองความถี่ที่ไม่เป็นไปตามอุดมคติ

การวิเคราะห์ผลกระทบต่อวงจรรองความถี่ในกรณีที่ DDCCTA ทำงานไม่เป็นไปตามอุดมคติ มีปัจจัยที่ส่งผลกระทบต่อการทำงานของวงจรเป็นไปได้ 2 กรณี คือ ผลกระทบที่เกิดจากความผิดพลาดของอัตราการส่งผ่านแรงดันจากอินพุตไปยังเอาต์พุต และผลกระทบที่เกิดจากอุปกรณ์แฝงในตัว DDCCTA สามารถอธิบายได้ดังนี้

1) การวิเคราะห์ผลกระทบต่อวงจรรองความถี่เนื่องจากความผิดพลาดของอัตราการส่งผ่านแรงดันอินพุตไปยังเอาต์พุต

เมื่อวิเคราะห์จากโครงสร้างภายในของ DDCCTA ที่แสดงความสัมพันธ์ของแรงดันระหว่างขั้วต่างๆ ในกรณีทำงานไม่เป็นไปตามอุดมคติ ซึ่งมีผลกระทบที่เกิดจากความผิดพลาดในการส่งผ่านแรงดัน สามารถวิเคราะห์หาสมการคุณลักษณะสมบัติระหว่างอินพุตและเอาต์พุตของ DDCCTA ได้ดังนี้

$$\begin{aligned} I_{y1} &= I_{y2} = I_{y3} = 0 \\ V_x &= \beta_1 V_{y1} - \beta_2 V_{y2} + \beta_3 V_{y3} \\ I_z &= \alpha I_x \\ I_o &= g_m (V_z - V_v) \end{aligned} \quad (3.37)$$

เมื่อ $\beta_1(s) = \beta_1 = 1 - \varepsilon_{1v}$ และ $\varepsilon_{1v} = (|\varepsilon_{1v}| \ll 1)$ คือ ค่าผิดพลาดในการส่งผ่านแรงดัน (Voltage tracking error) จาก V_{y1} ไปยัง V_x ในขณะที่ $\beta_2(s) = \beta_2 = 1 - \varepsilon_{2v}$ และ $\varepsilon_{2v} = (|\varepsilon_{2v}| \ll 1)$ คือ ค่าผิดพลาดในการส่งผ่านแรงดันจาก V_{y2} ไปยัง V_x ส่วน $\beta_3(s) = \beta_3 = 1 - \varepsilon_{3v}$ และ $\varepsilon_{3v} = (|\varepsilon_{3v}| \ll 1)$ คือ ค่าผิดพลาดในการส่งผ่านแรงดันจาก V_{y3} ไปยัง V_x และค่า α คือ ค่าความผิดพลาดในการส่งผ่านกระแสจาก I_x และ I_z เมื่อคำนึงถึงผลกระทบเหล่านั้นสามารถวิเคราะห์หาสมรรถนะของวงจรในกรณีทำงานไม่เป็นไปตามอุดมคติซึ่งเป็นผลมาจากค่าความผิดพลาดภายในวงจรของ DDCCTA ได้ดังต่อไปนี้

จากวงจรรูปที่ 3.5 จะพิจารณาร่วมกับสมการที่ (3.37) เพื่อหาสมการแรงดันเอาต์พุตของวงจร เมื่อพิจารณาที่จุด V_o จะได้สมการดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ใช้ KCL เขียนสมการกระแสที่โหนด Y_2 ได้ดังนี้

$$I_{C1} = I_{O+} \quad (3.38)$$

$$(V_{y2} - V_o) sC_1 = g_m (V_o - V_{in2}) \quad (3.39)$$

จัดรูปสมการเพื่อหา V_{y2} จะได้

$$V_{y2} sC_1 - V_o sC_1 = g_m V_o - g_m V_{in2} \quad (3.40)$$

$$V_{y2} = \frac{g_m V_o + sC_1 V_o - g_m V_{in2}}{sC_1} \quad (3.41)$$

ใช้ KCL เขียนสมการกระแสที่โหนด V_o ได้ดังนี้

$$I_{C1} + I_{C2} = I_{O-} + I_z \quad (3.42)$$

จากสมการคุณสมบัติของ DDCCTA

$$I_{O+} = I_{O-} = g_m (V_o - V_{in2}) \quad (3.43)$$

$$I_z = \alpha I_x = -\alpha \frac{V_x}{R} \quad (3.44)$$

แทนสมการที่ (3.43) และ (3.44) ลงในสมการ (3.42) จะได้

$$(V_{in3} - V_o) sC_2 + \alpha \frac{V_x}{R} = 0 \quad (3.45)$$

จัดรูปสมการหาค่า V_x จะได้

$$V_x = \frac{-(V_{in3} - V_o) sC_2 R}{\alpha} \quad (3.46)$$

แทนค่า $V_x = \beta_1 V_{in1} - \beta_2 V_{y2}$ จะได้

$$\beta_1 V_{in1} - \beta_2 V_{y2} = \frac{-(V_{in3} - V_o) sC_2 R}{\alpha} \quad (3.47)$$

แทนสมการที่ (3.41) ลงในสมการ (3.47) จะได้

$$\beta_1 V_{in1} - \frac{\beta_2 (g_m V_o + sC_1 V_o - g_m V_{in2})}{sC_1} = \frac{-(V_{in3} - V_o) sC_2 R}{\alpha} \quad (3.48)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จัดรูปแบบสมการเพื่อหาสมการเอาต์พุต V_o จะได้

$$V_o = \frac{s^2 V_{in3} + \frac{\alpha\beta_1 s}{C_2 R} V_{in1} + \frac{\alpha\beta_2 g_m}{C_1 C_2 R} V_{in2}}{s^2 + \frac{\alpha\beta_2 s}{C_2 R} + \frac{\alpha\beta_2 g_m}{C_1 C_2 R}} \quad (3.49)$$

จากสมการที่ (3.49) จะพบว่าการเลือกฟังก์ชันกรองความถี่ตามที่ต้องการ สามารถทำได้โดยการเลือกป้อนสัญญาณที่จุดอินพุต ได้ดังนี้

เมื่อกำหนดให้ $V_{in2} = V_{in}$ และ $V_{in1} = V_{in3} = 0$ จะได้ฟังก์ชันถ่ายโอนกรองผ่านความถี่ต่ำดังสมการที่ (3.50)

$$\frac{V_o}{V_{in}} = \frac{\frac{\alpha\beta_2 g_m}{C_1 C_2 R}}{s^2 + \frac{\alpha\beta_2 s}{C_2 R} + \frac{\alpha\beta_2 g_m}{C_1 C_2 R}} \quad (3.50)$$

เมื่อกำหนดให้ $V_{in3} = V_{in}$ และ $V_{in1} = V_{in2} = 0$ จะได้ฟังก์ชันถ่ายโอนกรองผ่านความถี่สูงดังสมการที่ (3.51)

$$\frac{V_o}{V_{in}} = \frac{s^2}{s^2 + \frac{\alpha\beta_2 s}{C_2 R} + \frac{\alpha\beta_2 g_m}{C_1 C_2 R}} \quad (3.51)$$

เมื่อกำหนดให้ $V_{in1} = V_{in}$ และ $V_{in2} = V_{in3} = 0$ จะได้ฟังก์ชันถ่ายโอนกรองผ่านแถบความถี่ดังสมการที่ (3.52)

$$\frac{V_o}{V_{in}} = \frac{\frac{\alpha\beta_1 s}{C_2 R}}{s^2 + \frac{\alpha\beta_2 s}{C_2 R} + \frac{\alpha\beta_2 g_m}{C_1 C_2 R}} \quad (3.52)$$

เมื่อกำหนดให้ $V_{in2} = V_{in3} = V_{in}$ และ $V_{in1} = 0$ จะได้ฟังก์ชันถ่ายโอนกรองหยุดแถบความถี่ดังสมการที่ (3.53)

$$\frac{V_o}{V_{in}} = \frac{s^2 + \frac{\alpha\beta_2 g_m}{C_1 C_2 R}}{s^2 + \frac{\alpha\beta_2 s}{C_2 R} + \frac{\alpha\beta_2 g_m}{C_1 C_2 R}} \quad (3.53)$$

เมื่อกำหนดให้ $V_{in2} = V_{in3} = V_{in}$ และ $V_{in1} = -V_{in}$ จะได้ฟังก์ชันถ่ายโอนกรองผ่านทุกความถี่ดังสมการที่ (3.54)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\frac{V_o}{V_m} = \frac{s^2 - \frac{\alpha\beta_1 s}{C_2 R} + \frac{\alpha\beta_2 g_m}{C_1 C_2 R}}{s^2 + \frac{\alpha\beta_2 s}{C_2 R} + \frac{\alpha\beta_2 g_m}{C_1 C_2 R}} \quad (3.54)$$

จากสมการที่ (3.50) - (3.54) จะได้สมการค่าความถี่ธรรมชาติและค่าปัจจัยคุณภาพดังสมการที่ (3.55) และ (3.56)

$$\omega_0 = \sqrt{\frac{\alpha\beta_2 g_m}{C_1 C_2 R}} \quad (3.55)$$

และ

$$Q = \sqrt{\frac{C_2 R g_m}{\alpha\beta_2 C_1}} \quad (3.56)$$

เมื่อพิจารณาคูณสมบัติฟังก์ชันถ่ายโอนของวงจรกรองความถี่หลายหน้าที่รูปแบบแรงดันแต่ละฟังก์ชัน สมการค่าความถี่ธรรมชาติและค่าปัจจัยคุณภาพที่ได้ทำการวิเคราะห์ พบว่าตัวแปรค่าความผิดพลาด β_1 และ β_2 ที่เพิ่มเข้ามาในสมการแรงดันของ VDDDA ตัวแปรนี้เป็นอัตราค่าความผิดพลาดในการทำงานของวงจรในทางปฏิบัติจริง ซึ่งจะส่งผลต่อรูปแบบการทำงานของฟังก์ชันกรองความถี่แต่ละแบบ และจะส่งผลทำให้ค่าความถี่ธรรมชาติและค่าปัจจัยคุณภาพมีค่าเบี่ยงเบนไปจากค่าในอุดมคติ

2) การวิเคราะห์ผลกระทบต่อวงจรเนื่องจากอุปกรณ์แฝงภายในตัว DDCCTA

ผลกระทบอีกอย่างหนึ่งที่มีผลต่อวงจรที่ออกแบบ คือ ค่าความต้านทานแฝงและค่าความจุแฝงที่ขั้วต่างๆ ของ DDCCTA ซึ่งเป็นปัจจัยที่ส่งผลกระทบต่อสมรรถนะการทำงานของวงจร เป็นผลให้การทำงานคลาดเคลื่อนไปจากอุดมคติ โดยสามารถพิจารณาค่าความต้านทานแฝงและค่าความจุแฝงที่เกิดขึ้นที่ขั้วต่างๆ ดังแสดงในรูปที่ 3.6

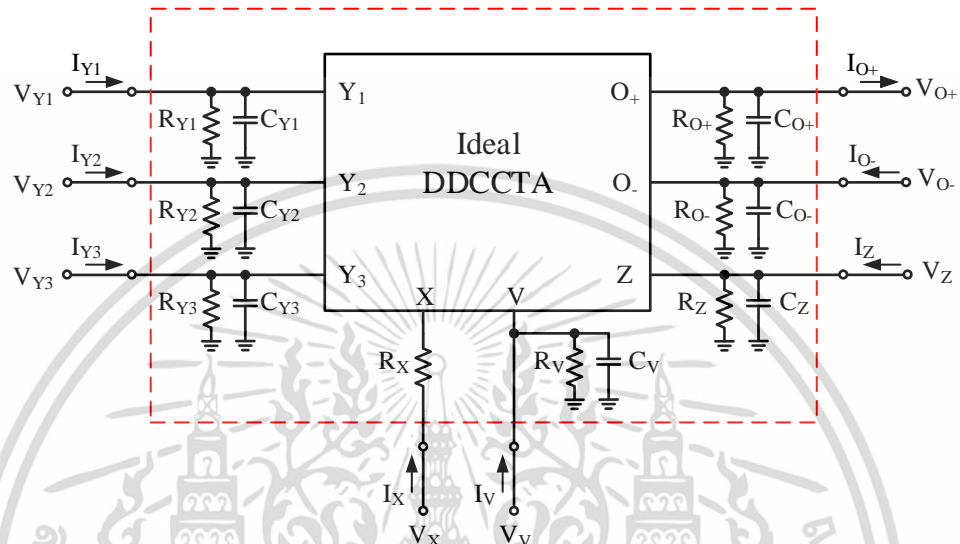
จากรูปที่ 3.6 พิจารณาลักษณะอุปกรณ์แฝงที่ขั้วของ DDCCTA ในสภาวะปกติขั้วที่มีอิมพีแดนซ์สูงของอุปกรณ์จะมีค่าความต้านทานแฝงและค่าความจุแฝงอยู่ เกิดจากปัจจัยทางกายภาพและปัจจัยการผลิตของอุปกรณ์ ซึ่งจะส่งผลกระทบต่อการทำงานของวงจร ในการพิจารณาจะพิจารณาขั้วที่มีอิมพีแดนซ์สูงและต่อใช้งานร่วมกับอุปกรณ์อื่น ส่วนในขั้วที่มีอิมพีแดนซ์ต่ำจะไม่นำมาพิจารณา อุปกรณ์ DDCCTA ที่นำเสนอในวิทยานิพนธ์นี้ จะมีค่าความต้านทานแฝงและค่าความจุแฝงที่ส่งผลกระทบต่อกรณิวงจรทำงานที่ความถี่สูงและความถี่ต่ำดังนี้

ที่ขั้ว Y_1 , Y_2 , Y_3 และขั้ว V เป็นขั้วอินพุตของวงจรที่มีอิมพีแดนซ์สูงจะมีค่าความต้านทานแฝงและค่าความจุแฝงเกิดขึ้นที่ขั้ว Y_1 คือ R_{y1} และ C_{y1} ที่ขั้ว Y_2 คือ R_{y2} และ C_{y2} ที่ขั้ว Y_3 คือ R_{y3} และ C_{y3} และที่ขั้ว V คือ R_v และ C_v

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

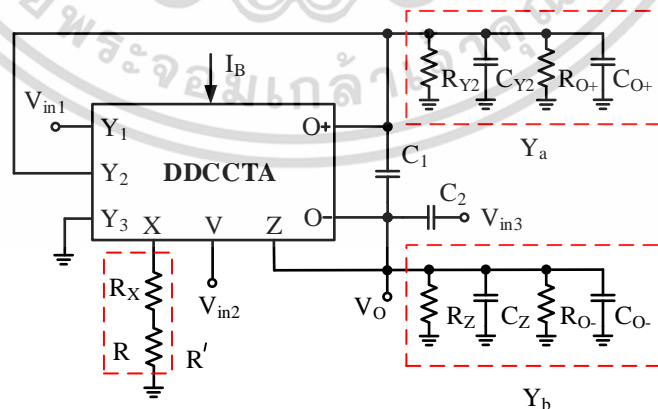
ที่ขั้ว $O+$, $O-$ และ Z เป็นขั้วเอาต์พุตของ DDCCTA เป็นขั้วที่มีอิมพีแดนซ์สูงจะเกิดค่าความต้านทานแฝงและค่าความจุแฝงเกิดขึ้นที่ขั้ว $O+$ คือ R_{o+} และ C_{o+} ที่ขั้ว $O-$ คือ R_{o-} และ C_{o-} และที่ขั้ว Z คือ R_z และ C_z

ที่ขั้ว X เป็นขั้วอินพุตกระแสมีอิมพีแดนซ์ต่ำ จะมีความต้านทานแฝงเกิดขึ้นที่ขั้ว คือ R_x



รูปที่ 3.6 ค่าความต้านทานแฝงและค่าความจุแฝงที่ขั้วของ DDCCTA

วงจรกรองความถี่หลายหน้าที่อันดับสองรูปแบบแรงดันโดยใช้ DDCCTA ที่นำเสนอ จากรูปที่ 3.5 เมื่อพิจารณาผลกระทบจากอุปกรณ์แฝงที่เกิดขึ้นที่จุดต่างๆ ซึ่งสามารถแสดงการเชื่อมต่ออุปกรณ์ทั้งหมด ได้ดังรูปที่ 3.7



รูปที่ 3.7 วงจรกรองความถี่ที่นำเสนอกรณีพิจารณาผลกระทบจากค่าอุปกรณ์แฝงที่ขั้วต่างๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในทางปฏิบัติอุปกรณ์ DDCCTA ที่ใช้มีค่าความต้านทานแฝงและค่าความจุแฝงที่ขั้วอินพุตของ DDCCTA ซึ่งมีอิมพีแดนซ์สูง ดังนั้นเมื่อวงจรกรองความถี่ทำงานค่าความต้านทานแฝงและค่าความจุแฝงที่อินพุตของ DDCCTA จะส่งผลกระทบต่อการทำงานของวงจรกรองความถี่ที่นำเสนอ ส่วนขั้วอินพุตที่ต่อกับสัญญาณอินพุตโดยตรงจะไม่นำค่าอุปกรณ์แฝงมาพิจารณา เนื่องจากขั้วที่ต่อกับสัญญาณอินพุต ที่ขั้วอินพุตนั้นมีอิมพีแดนซ์ต่ำมากเป็นผลให้ปัจจัยค่าอุปกรณ์แฝงภายในวงจรส่งผลกระทบต่อขั้วน้อยมาก

จากวงจรรูปที่ 3.7 พิจารณาค่าความต้านทานแฝงและค่าความจุแฝงของวงจร เพื่อให้ง่ายต่อการพิจารณากำหนดให้ Y_a และ Y_b เป็นส่วนกลับความต้านทานแฝงรวมที่เกิดจากตัวเก็บประจุแฝงและตัวความต้านทานแฝงรวมในกรณีทำงานที่ความถี่สูง โดยมีรายละเอียดดังนี้

เมื่อพิจารณาที่จุด Y_a จะได้ตั้งสมการที่ (3.57)

$$Y_a = s(C_{y2} + C_{o+}) + G_{y2} + G_{o+} \quad (3.57)$$

กำหนดให้ $C_{T1} = C_{y2} + C_{o+}$ และ $G_{T1} = G_{y2} + G_{o+}$ สามารถเขียนสมการ Y_a ได้ดังนี้

$$Y_a = sC_{T1} + G_{T1} \quad (3.58)$$

พิจารณาที่จุด Y_b จะได้ตั้งสมการที่ (3.59)

$$Y_b = s(C_z + C_{o-}) + G_z + G_{o-} \quad (3.59)$$

กำหนดให้ $C_{T2} = C_z + C_{o-}$ และ $G_{T2} = G_z + G_{o-}$ สามารถเขียนสมการ Y_a ได้ดังนี้

$$Y_b = sC_{T2} + G_{T2} \quad (3.60)$$

ใช้ KCL เขียนสมการกระแสที่โหนด Y_2 ได้ดังนี้

$$(V_{y2} - V_o)sC_1 + V_{y2}Y_a = g_m(V_o - V_{in2}) \quad (3.61)$$

จัดรูปสมการเพื่อหา V_{y2} จะได้

$$V_{y2} = \frac{sC_1V_o + g_mV_o - g_mV_{in2}}{sC_1 + Y_a} \quad (3.62)$$

ใช้ KCL เขียนสมการกระแสที่โหนด V_o ได้ดังนี้

$$(V_{in3} - V_o)sC_2 = V_{y2}Y_a + V_oY_b - \frac{V_x}{R'} \quad (3.63)$$

จัดรูปสมการเพื่อหา V_{y2} จะได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$V_{y2} = \frac{(V_{in3} - V_o) s C_2 R' - V_o Y_b R' + V_{in1}}{(Y_a R' + 1)} \quad (3.64)$$

แทนค่าสมการ (3.62) ลงใน (3.64) จะได้

$$\frac{s C_1 V_o + g_m V_o - g_m V_{in2}}{(s C_1 + Y_a)} = \frac{(V_{in3} - V_o) s C_2 R' - V_o Y_b R' + V_{in1}}{(Y_a R' + 1)} \quad (3.65)$$

จัดรูปสมการเพื่อหา V_o จะได้

$$V_o = \frac{(s C_1 + Y_a) V_{in1} + g_m (Y_a R' + 1) V_{in2} + s C_2 R' (s C_1 + Y_a) V_{in3}}{(s C_1 + g_m) (Y_a R' + 1) + (s C_2 R' + Y_b R') (s C_1 + Y_a)} \quad (3.66)$$

แทนค่า $Y_a = s C_{T1} + G_{T1}$ และ $Y_b = s C_{T2} + G_{T2}$ ลงในสมการ (3.66) จะได้

$$V_o = \frac{\left\{ \begin{array}{l} (s^2 C_1 C_2 R' + s^2 C_2 C_{T1} R' + s C_2 R' G_{T1}) V_{in3} + \\ (s C_1 + s C_{T1} + G_{T1}) V_{in1} + g_m (s C_{T1} R' + R' G_{T1} + 1) V_{in2} \end{array} \right\}}{\left\{ \begin{array}{l} s^2 (C_1 C_{T1} R' + C_1 C_2 R' + C_2 C_{T1} R' + C_1 C_{T2} R' + C_{T1} C_{T2} R') + \\ s (C_1 R' G_{T1} + C_1 + C_{T1} R' g_m + C_2 R' G_{T1} + C_{T2} R' G_{T1} + C_1 R' G_{T2} + C_{T1} R' G_{T2}) + \\ g_m + g_m G_{T1} + R' G_{T1} G_{T2} \end{array} \right\}} \quad (3.67)$$

จากสมการที่ (3.67) ผลของค่าอุปกรณ์แฝงที่ซ้ำต่างๆ ของ DDCCTA จะทำให้ฟังก์ชันกรองความถี่เปลี่ยนไปจากอุดมคติ โดยมีผลตามการเลือกป้อนสัญญาณที่จุดอินพุต ดังนี้

เมื่อกำหนดให้ $V_{in2} = V_{in}$ และ $V_{in1} = V_{in3} = 0$ จะได้ฟังก์ชันถ่ายโอนกรองผ่านความถี่ต่ำดังสมการที่ (3.68)

$$\frac{V_o}{V_{in}} = \frac{g_m (s C_{T1} R' + R' G_{T1} + 1)}{\left\{ \begin{array}{l} s^2 (C_1 C_{T1} R' + C_1 C_2 R' + C_2 C_{T1} R' + C_1 C_{T2} R' + C_{T1} C_{T2} R') + \\ s (C_1 R' G_{T1} + C_1 + C_{T1} R' g_m + C_2 R' G_{T1} + C_{T2} R' G_{T1} + C_1 R' G_{T2} + C_{T1} R' G_{T2}) + \\ g_m + g_m G_{T1} + R' G_{T1} G_{T2} \end{array} \right\}} \quad (3.68)$$

เมื่อกำหนดให้ $V_{in3} = V_{in}$ และ $V_{in1} = V_{in2} = 0$ จะได้ฟังก์ชันถ่ายโอนกรองผ่านความถี่สูงดังสมการที่ (3.69)

$$\frac{V_o}{V_{in}} = \frac{s^2 C_1 C_2 R' + s^2 C_2 C_{T1} R' + s C_2 R' G_{T1}}{\left\{ \begin{array}{l} s^2 (C_1 C_{T1} R' + C_1 C_2 R' + C_2 C_{T1} R' + C_1 C_{T2} R' + C_{T1} C_{T2} R') + \\ s (C_1 R' G_{T1} + C_1 + C_{T1} R' g_m + C_2 R' G_{T1} + C_{T2} R' G_{T1} + C_1 R' G_{T2} + C_{T1} R' G_{T2}) + \\ g_m + g_m G_{T1} + R' G_{T1} G_{T2} \end{array} \right\}} \quad (3.69)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อกำหนดให้ $V_{in1} = V_{in}$ และ $V_{in2} = V_{in3} = 0$ จะได้ฟังก์ชันถ่ายโอนกรองผ่านแถบความถี่ตั้ง
สมการที่ (3.70)

$$\frac{V_o}{V_{in}} = \frac{sC_1 + sC_{T1} + G_{T1}}{\left\{ \begin{aligned} & s^2 (C_1 C_{T1} R' + C_1 C_2 R' + C_2 C_{T1} R' + C_1 C_{T2} R' + C_{T1} C_{T2} R') + \\ & s (C_1 R' G_{T1} + C_1 + C_{T1} R' g_m + C_2 R' G_{T1} + C_{T2} R' G_{T1} + C_1 R' G_{T2} + C_{T1} R' G_{T2}) + \\ & g_m + g_m G_{T1} + R' G_{T1} G_{T2} \end{aligned} \right\}} \quad (3.70)$$

เมื่อกำหนดให้ $V_{in2} = V_{in3} = V_{in}$ และ $V_{in1} = 0$ จะได้ฟังก์ชันถ่ายโอนกรองหยุดแถบความถี่ตั้ง
สมการที่ (3.71)

$$\frac{V_o}{V_{in}} = \frac{(s^2 C_1 C_2 R' + s^2 C_2 C_{T1} R' + s C_2 R' G_{T1}) + g_m (s C_{T1} R' + R' G_{T1} + 1)}{\left\{ \begin{aligned} & s^2 (C_1 C_{T1} R' + C_1 C_2 R' + C_2 C_{T1} R' + C_1 C_{T2} R' + C_{T1} C_{T2} R') + \\ & s (C_1 R' G_{T1} + C_1 + C_{T1} R' g_m + C_2 R' G_{T1} + C_{T2} R' G_{T1} + C_1 R' G_{T2} + C_{T1} R' G_{T2}) + \\ & g_m + g_m G_{T1} + R' G_{T1} G_{T2} \end{aligned} \right\}} \quad (3.71)$$

เมื่อกำหนดให้ $V_{in2} = V_{in3} = V_{in}$ และ $V_{in1} = -V_{in}$ จะได้ฟังก์ชันถ่ายโอนกรองผ่านทุกความถี่
ตั้งสมการที่ (3.72)

$$\frac{V_o}{V_{in}} = \frac{\left\{ \begin{aligned} & (s^2 C_1 C_2 R' + s^2 C_2 C_{T1} R' + s C_2 R' G_{T1}) - \\ & (s C_1 + s C_{T1} + G_{T1}) + g_m (s C_{T1} R' + R' G_{T1} + 1) \end{aligned} \right\}}{\left\{ \begin{aligned} & s^2 (C_1 C_{T1} R' + C_1 C_2 R' + C_2 C_{T1} R' + C_1 C_{T2} R' + C_{T1} C_{T2} R') + \\ & s (C_1 R' G_{T1} + C_1 + C_{T1} R' g_m + C_2 R' G_{T1} + C_{T2} R' G_{T1} + C_1 R' G_{T2} + C_{T1} R' G_{T2}) + \\ & g_m + g_m G_{T1} + R' G_{T1} G_{T2} \end{aligned} \right\}} \quad (3.72)$$

จากสมการที่ (3.68) - (3.72) จะได้สมการค่าความถี่ธรรมชาติและค่าปัจจัยคุณภาพตั้ง
สมการที่ (3.73) และ (3.74)

$$\omega_0 = \sqrt{\frac{g_m + g_m G_{T1} + R' G_{T1} G_{T2}}{C_1 C_{T1} R' + C_1 C_2 R' + C_2 C_{T1} R' + C_1 C_{T2} R' + C_{T1} C_{T2} R'}} \quad (3.73)$$

และ

$$Q = \frac{\left\{ \begin{aligned} & C_1 C_{T1} R' + C_1 C_2 R' + C_2 C_{T1} R' + \\ & C_1 C_{T2} R' + C_{T1} C_{T2} R' \end{aligned} \right\}}{\left\{ \begin{aligned} & C_1 R' G_{T1} + C_1 + C_{T1} R' g_m + C_2 R' G_{T1} + \\ & C_{T2} R' G_{T1} + C_1 R' G_{T2} + C_{T1} R' G_{T2} \end{aligned} \right\}} \sqrt{\frac{g_m + g_m G_{T1} + R' G_{T1} G_{T2}}{\left\{ \begin{aligned} & C_1 C_{T1} R' + C_1 C_2 R' + C_2 C_{T1} R' + \\ & C_1 C_{T2} R' + C_{T1} C_{T2} R' \end{aligned} \right\}}} \quad (3.74)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการที่ (3.68) ถึง (3.74) จะพบว่าค่าความต้านทานแฝงและค่าความจุแฝงจะส่งผลกระทบต่อรูปแบบผลตอบสนองของแต่ละฟังก์ชัน ค่าความถี่ธรรมชาติและค่าปัจจัยคุณภาพ ดังนั้นเพื่อลดผลกระทบดังกล่าว ในการออกแบบวงจรจะเลือกใช้ตัวต้านทานและตัวเก็บประจุที่มีค่าสูงกว่าค่าความต้านทานแฝงและค่าความจุแฝงมากๆ

3.4.3 การวิเคราะห์หาค่าความไว

ในการออกแบบวงจรกรองความถี่การวิเคราะห์หาค่าความไวของอุปกรณ์ (Sensitivity) คือ การหาค่าความเปลี่ยนแปลงที่เกิดขึ้นต่อคุณสมบัติของวงจร เมื่อค่าของอุปกรณ์ที่ใช้ในวงจรจริงมีความคลาดเคลื่อนไปจากค่าที่ได้จากการออกแบบไว้ ทั้งนี้วงจรกรองความถี่ที่ดีควรจะเป็นวงจรที่มีความไวต่ำ เพราะการเปลี่ยนแปลงของค่าอุปกรณ์จะไม่ส่งผลกระทบต่อคุณสมบัติของวงจร การวิเคราะห์หาค่าความไวของวงจรกรองความถี่หลายหน้าที่อันดับสองรูปแบบแรงดันโดยใช้ DDCCTA ที่นำเสนอจะเป็นการพิจารณาหาความไวของตัวแปรอุปกรณ์ที่ใช้ ที่ส่งผลต่อค่าความถี่ธรรมชาติและค่าปัจจัยคุณภาพจากสมการที่ (3.35) และสมการที่ (3.36) พิจารณาเมื่อวงจรทำงานในอุดมคติตัวแปรอุปกรณ์ แอคทีฟและอุปกรณ์พาสซีฟ คือ g_m , C_1 , C_2 และ R ส่งผลต่อค่าความถี่ธรรมชาติและค่าปัจจัยคุณภาพดังนี้

$$S_{g_m}^{\omega_o} = -S_{C_1}^{\omega_o} = -S_{C_2}^{\omega_o} = -S_R^{\omega_o} = \frac{1}{2} \quad (3.75)$$

$$S_{g_m}^Q = S_{C_2}^Q = S_R^Q = -S_{C_1}^Q = \frac{1}{2} \quad (3.76)$$

3.5 ผลการทดสอบสมรรถนะของวงจร

เพื่อเป็นการยืนยันสมรรถนะการทำงานของวงจรกรองความถี่หลายหน้าที่อันดับสองรูปแบบแรงดันที่ผู้วิจัยได้นำเสนอในรูปที่ 3.5 จะแสดงผลการจำลองการทำงานด้วยโปรแกรม PSPICE โดยวงจร DDCCTA ได้จำลองการทำงานโดยใช้เทคโนโลยี TSMC ที่ 0.25 μm มอสทรานซิสเตอร์ชนิด nMOS และ pMOS มีอัตราส่วนความกว้างและความยาวของช่องนำกระแส (W/L) ดังแสดงในตารางที่ 3.2 [36] พารามิเตอร์ของมอสทรานซิสเตอร์ที่ใช้ในการจำลอง แสดงดังตารางที่ 3.3

กำหนดให้แหล่งจ่ายแรงดัน $V_{DD} = -V_{SS} = 1.25 \text{ V}$ แรงดันไบอัส $V_{BB} = -0.8 \text{ V}$ โดยกำหนดกระแสไบอัสตั้งแต่ $I_B = 30 \mu\text{A}$ ถึง $460 \mu\text{A}$ ซึ่งทำให้อัตราขยายความนำ $g_m = 569.44 \mu\text{A/V}$ ถึง 1.395 mA/V และกำหนดพารามิเตอร์ในการจำลองผลการทำงานของวงจรที่ได้นำเสนอในวิทยานิพนธ์จากโปรแกรม PSPICE ดังตารางที่ 3.4

ตารางที่ 3.2 อัตราส่วนของมอสทรานซิสเตอร์ ที่นำมาสร้างเป็น DDCCTA

มอสทรานซิสเตอร์	W (μm)	L (μm)
$M_1 - M_4$	10	0.5
$M_5 - M_6$	5	0.5
$M_7 - M_8$	8.5	0.5
$M_9 - M_{10}$	27.25	0.5
$M_{11} - M_{12}$	44	0.5
$M_{13} - M_{14}$	27	0.5
$M_{15} - M_{24}$	5	0.5

ตารางที่ 3.3 พารามิเตอร์ของมอสทรานซิสเตอร์ที่ใช้ในการจำลอง

0.25um TSMC CMOS Parameters					
MODEL NT NMOS (LEVEL = 3					
+ TOX	= 5.7E-9	NSUB	= 1E17	GAMMA	= 0.4317311
+ PHI	= 0.7	VTO	= 0.4238252	DELTA	= 0
+ UO	= 425.6466519	ETA	= 0	THETA	= 0.1754054
+ KP	= 2.501048E-4	VMAX	= 8.287851E4	KAPPA	= 0.1686779
+ RSH	= 4.062439E-3	NFS	= 1E12	TPG	= 1
+ XJ	= 3E-7	LD	= 3.162278E-11	WD	= 1.232881E-8
+ CGDO	= 6.2E-10	CGSO	= 6.2E-10	CGBO	= 1E-10
+ CJ	= 1.81211E-3	PB	= 0.5	MJ	= 0.3282553
+ CJSW	= 5.341337E-10	MJSW	= 0.5)	
.MODEL PT PMOS (LEVEL = 3					
+ TOX	= 5.7E-9	NSUB	= 1E17	GAMMA	= 0.6348369
+ PHI	= 0.7	VTO	= -0.5536085	DELTA	= 0
+ UO	= 250	ETA	= 0	THETA	= 0.1573195
+ KP	= 5.194153E-5	VMAX	= 2.295325E5	KAPPA	= 0.7448494
+ RSH	= 30.0776952	NFS	= 1E12	TPG	= -1
+ XJ	= 2E-7	LD	= 9.968346E-13	WD	= 5.475113E-9
+ CGDO	= 6.66E-10	CGSO	= 6.66E-10	CGBO	= 1E-10
+ CJ	= 1.893569E-3	PB	= 0.9906013	MJ	= 0.4664287
+ CJSW	= 3.625544E-10	MJSW	= 0.5)	

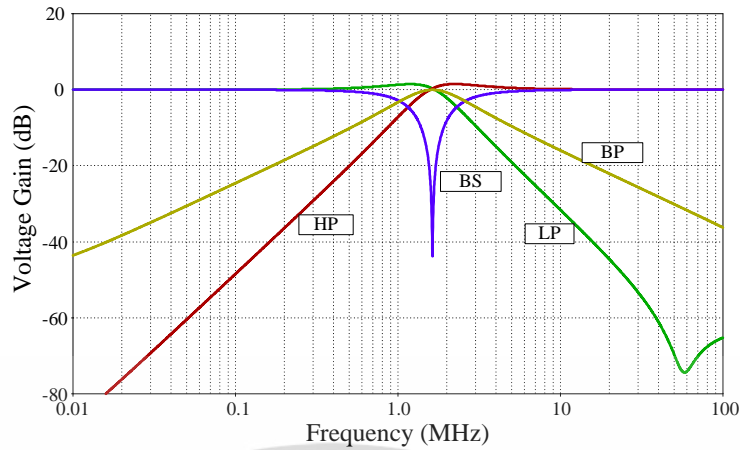
สำหรับตัวอย่างการออกแบบวงจรด้วยการกำหนดค่าอุปกรณ์ที่นำมาใช้ ในวงจรกรองความถี่ โดยกำหนดให้ $I_b = 100 \mu\text{A}$ กำหนดค่าตัวเก็บประจุ C_1 และ C_2 เท่ากับ 100 pF และความต้านทาน R เท่ากับ $1 \text{ k}\Omega$ ออกแบบให้เป็นวงจรกรองความถี่ต่ำ กรองความถี่สูง กรองผ่านแถบความถี่ กรองหยุดแถบความถี่ และกรองผ่านทุกความถี่ โดยให้ทำงานที่ $f_o \cong 1.63 \text{ MHz}$ และ $Q=1$ ผลตอบสนองทางความถี่ของวงจรกรองความถี่ต่ำ กรองความถี่สูง กรองผ่านแถบความถี่ กรองหยุดแถบความถี่ แสดงดังรูปที่ 3.8

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

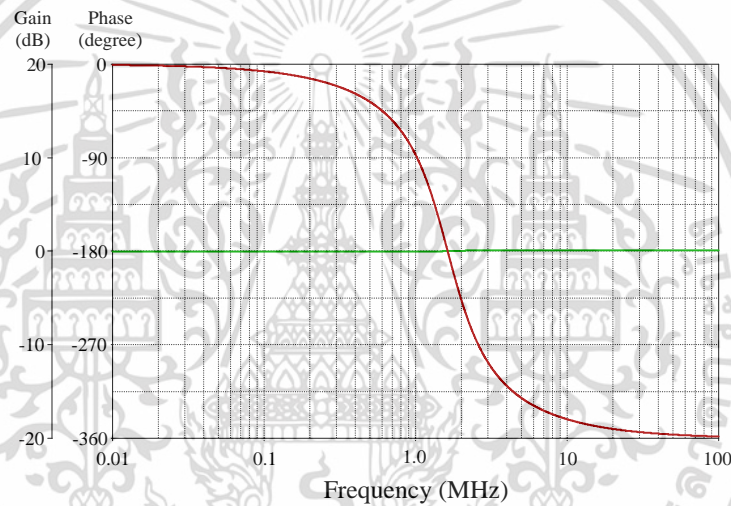
ตารางที่ 3.4 พารามิเตอร์ที่ได้จากการจำลองสมรรถนะของวงจร DDCCTA

พารามิเตอร์ในโปรแกรม PSPICE	ค่าที่กำหนด
อัตราขยายแรงดัน (V_X / V_{Y1}), (V_X / V_{Y2}), (V_X / V_{Y3})	0.9998, 0.9999, 0.9998
อัตราขยายกระแส (I_Z / I_X)	0.9953
ช่วงการทำงานของแรงดัน DC เมื่อต่อ Y_1 โดยไม่มีโหลด	-0.85 V ถึง 0.85 V
ช่วงการทำงานของแรงดัน DC เมื่อต่อ Y_2 โดยไม่มีโหลด	-0.18 V ถึง 0.18 V
ช่วงการทำงานของแรงดัน DC เมื่อต่อ Y_3 โดยไม่มีโหลด	-0.3 V ถึง 0.3 V
ช่วงการทำงานของกระแส DC โดยไม่มีโหลด	-80 μ A ถึง 80 μ A
V_X / V_{Y1} ขณะที่มีโหลด 1 k Ω (ที่แบนด์วิดท์ -3 dB)	357.55 MHz
V_X / V_{Y2} ขณะที่มีโหลด 1 k Ω (ที่แบนด์วิดท์ -3 dB)	370.68 MHz
V_X / V_{Y3} ขณะที่มีโหลด 1 k Ω (ที่แบนด์วิดท์ -3 dB)	367.78 MHz
I_Z / I_X (ที่แบนด์วิดท์ -3 dB)	1.019 GHz
I_{O+} / V_Z (ที่แบนด์วิดท์ -3 dB)	428.54 MHz
I_{O-} / V_Z (ที่แบนด์วิดท์ -3 dB)	419.76 MHz
$R_{Y1} // C_{Y1}$	179.8 G Ω // 0.8834 pF
$R_{Y2} // C_{Y2}$	8.21 T Ω // 19.645 fF
$R_{Y3} // C_{Y3}$	179.8 G Ω // 0.8834 pF
ความต้านทานที่ขั้ว X	23.163 Ω
$R_Z // C_Z$	215.64 k Ω // 0.149 pF
$R_{O+} // C_{O+}$	306.49 k Ω // 14.12 fF
$R_{O-} // C_{O-}$	306.31 k Ω // 13.91 fF
$R_V // C_V$	2.614 T Ω // 0.104 pF
อัตราการใช้พลังงาน ($I_B = 100 \mu$ A, VDD = 2.5 V และ VBB = -0.8 V)	1.43 mW

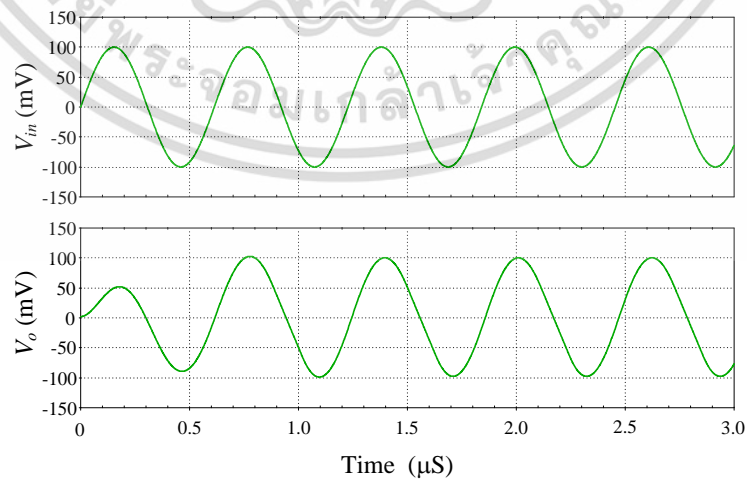
ในรูปที่ 3.9 แสดงผลการจำลองของผลตอบสนองทางความถี่ของขนาดและลักษณะเฟสของวงจรกรองผ่านทุกความถี่ ซึ่งผลการจำลองการทำงานในรูปที่ 3.8 และรูปที่ 3.9 ยืนยันได้ว่าวงจรกรองความถี่ในรูปที่ 3.5 สามารถให้ฟังก์ชันตอบสนองของวงจรกรองความถี่มาตรฐานทั้ง 5 แบบได้โดยใช้โครงสร้างของอุปกรณ์แอกทีฟเพียง 1 ตัว ผลตอบสนองทางเวลา (Transient) ของฟังก์ชันกรองผ่านแถบความถี่แสดงดังรูปที่ 3.10 แสดงให้เห็นถึงช่วงไดนามิกเรนจ์ของวงจรกรองความถี่ พบว่า เมื่อป้อนอินพุตเป็นสัญญาณไซน์ความถี่ 1 MHz ขนาด 100 mVp ซึ่งจะได้ค่าความผิดเพี้ยนทางฮาร์โมนิกรวม (THD) ของสัญญาณเอาต์พุตที่ 3.48%



รูปที่ 3.8 ผลตอบสนองความถี่ของ LP, HP, BP และ BS



รูปที่ 3.9 ผลตอบสนองความถี่ของวงจรกรองผ่านทุกความถี่



รูปที่ 3.10 ผลตอบสนองด้านทรานส์เซียนซ์ของวงจรกรองผ่านแถบความถี่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.6 บทสรุป

วงจรรองความถี่หลายหน้าที่อันดับสองรูปแบบแรงดันโดยใช้อุปกรณ์แอกทีฟ DDCCTA จำนวน 1 ตัว และอุปกรณ์พาสซีฟได้แก่ ตัวเก็บประจุ 2 ตัว ตัวต้านทาน 1 ตัว จุดเด่นของวงจรถิ่นำเสนอ คือ วงจรรองความถี่ใช้อุปกรณ์แอกทีฟเพียงตัวเดียว วงจรถิ่นำเสนอให้ฟังก์ชันผลตอบสนองทางความถี่ที่ประกอบด้วย กรองผ่านความถี่สูง กรองผ่านความถี่ต่ำ กรองผ่านแถบความถี่ กรองหยุดแถบความถี่ และกรองผ่านทุกความถี่ ในโครงสร้างเดียวกัน โดยไม่มีการปรับเปลี่ยนโครงสร้างของวงจรถิ่นำเสนอ ไม่ต้องป้อนแรงดันอินพุตเป็นสองเท่า ค่าความถี่ธรรมชาติและค่าปัจจัยคุณภาพของวงจรรองความถี่สามารถควบคุมได้จากการปรับกระแส I_B

อย่างไรก็ตามวงจรถิ่นำเสนอมีข้อด้อย คือ ไม่สามารถปรับค่าปัจจัยคุณภาพได้อิสระจากค่าความถี่ธรรมชาติ อินพุตมีค่าอิมพีแดนซ์ไม่สูง เอาต์พุตมีค่าอิมพีแดนซ์ไม่ต่ำ โดยจะนำข้อด้อยทั้งหมดมาพิจารณาและออกแบบใหม่ โดยนำเสนอบทต่อไป



บทที่ 4

วงจรรองความถี่หลายหน้าที่อันดับสองรูปแบบแรงดัน

โดยใช้วงจร VDDDA

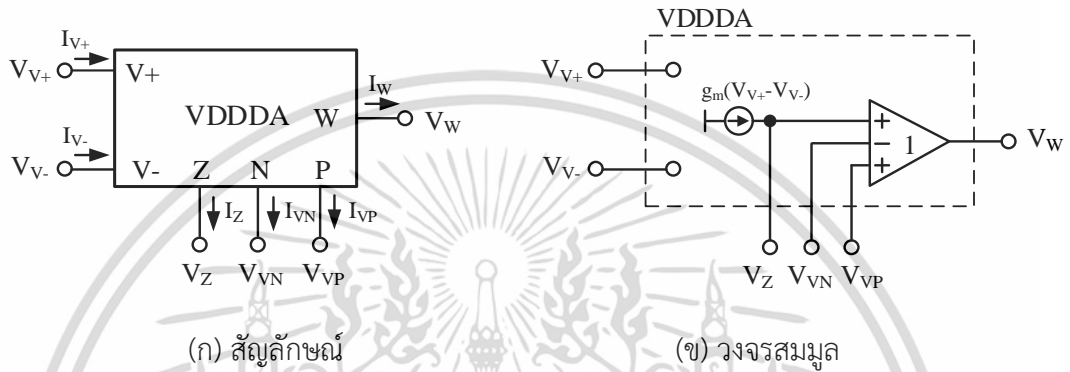
4.1 บทนำ

วงจร VDDDA ถูกพัฒนาขึ้นจากการนำวงจร OTA มาต่อร่วมกับวงจรวกกลับสัญญาณ โดยให้วงจร OTA เป็นภาคอินพุต และวงจรวกกลับสัญญาณเป็นภาคเอาต์พุตได้นำวงจร DDCC มาประยุกต์ใช้ ข้อดีของวงจร OTA คือ สามารถปรับค่าความนำได้ด้วยการปรับกระแสไบอัส ส่วนข้อดีของวงจร DDCC คือ มีอินพุตอิมพีแดนซ์สูง เอาต์พุตอิมพีแดนซ์ต่ำ มีแบนด์วิดท์กว้าง มีความเป็นเชิงเส้นสูง ดังนั้นวงจร VDDDA จึงรวมคุณสมบัติเด่นดังกล่าว อีกทั้งยังสะดวกต่อการนำไปสร้างเป็นวงจรประมวลผลสัญญาณได้ ผู้วิจัยจึงนำเสนอวงจรรองความถี่หลายหน้าที่อันดับสองรูปแบบแรงดัน โดยใช้วงจร VDDDA โดยใช้โครงสร้างแบบห้าอินพุต หนึ่งเอาต์พุต สามารถให้ผลตอบสนองฟังก์ชันการกรองความถี่มาตรฐานได้ครบทั้ง 5 แบบ ไม่ต้องการการแมตชิ่งกันของอุปกรณ์ และสามารถควบคุมค่าความถี่ธรรมชาติและค่าปัจจัยคุณภาพได้ด้วยวิธีทางอิเล็กทรอนิกส์ วงจรรองความถี่อันดับที่สองที่ออกแบบได้จำลองการทำงานด้วยโปรแกรม PSPICE และต่อวงจรจริงในการทดสอบโดยใช้ไอซีที่มีอยู่ในเชิงพาณิชย์ได้แก่ LT1228 ต่อร่วมกับ AD830

4.2 หลักการทำงานของวงจรรขยายผลต่างแรงดันเอาต์พุต

อุปกรณ์ที่ใช้ในการสังเคราะห์และออกแบบวงจรรองความถี่หลายฟังก์ชันในบทนี้ คือ วงจรรขยายผลต่างแรงดันเอาต์พุต (Voltage Differential Differencing Different Amplifier : VDDDA) [9] เป็นอุปกรณ์แอกทีฟสำเร็จรูปทำงานในรูปแบบแรงดันและรูปแบบกระแส อีกทั้งยังสามารถปรับค่าอัตราขยายความนำถ่ายโอน (Transconductance : g_m) ได้ด้วยวิธีทางอิเล็กทรอนิกส์ โดยการควบคุมกระแสไบอัสจากภายนอก (I_B) โครงสร้างของอุปกรณ์ประกอบด้วยวงจรรขยายความนำถ่ายโอน (Operational Transconductance Amplifier : OTA) ต่อร่วมกับวงจรรขยายผลต่างแรงดัน อุปกรณ์นี้มีหกขั้ว ประกอบด้วย ขั้วแรงดันขาเข้าสี่ขั้ว คือ V_+ , V_- , N และ P มีค่าอิมพีแดนซ์สูง ขั้วกระแสขาออก คือ Z มีค่าอิมพีแดนซ์สูง และขั้วแรงดันขาออก คือ W มีค่าอิมพีแดนซ์ต่ำ ซึ่งความสัมพันธ์ระหว่างกระแสและแรงดันของ VDDDA อธิบายในสมการที่ (4.1) สัญลักษณ์ของ VDDDA และวงจรสมมูลของวงจรแสดงดังรูปที่ 4.1 โครงสร้างของวงจรรขยายผลต่างแรงดันเอาต์พุตที่สร้างมาจากไอซีที่มีในเชิงพาณิชย์แสดงดังรูปที่ 4.2

$$\begin{pmatrix} I_{V+} \\ I_{V-} \\ I_Z \\ I_N \\ I_P \\ V_W \end{pmatrix} = \begin{pmatrix} 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 \\ g_m & -g_m & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 1 & -1 & 1 & 0 \end{pmatrix} \begin{pmatrix} V_+ \\ V_- \\ V_Z \\ V_N \\ V_P \\ I_W \end{pmatrix} \quad (4.1)$$

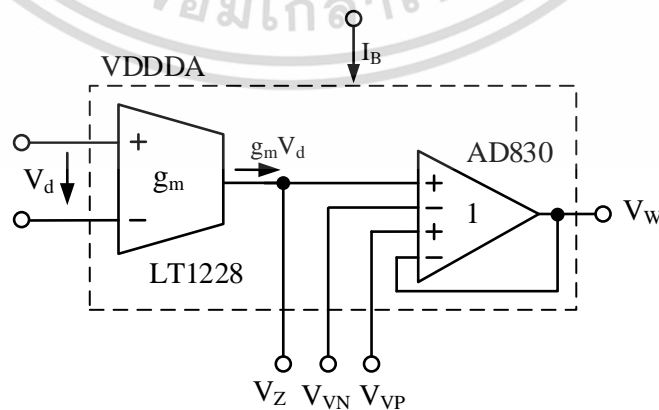


รูปที่ 4.1 สัญลักษณ์และวงจรสมมูลของ VDDDA

วงจรขยายผลต่างแรงดันเอาต์พุตสามารถสร้างได้จากมอสทรานซิสเตอร์ หรือสร้างจากไอซีที่มีอยู่ในเชิงพาณิชย์ ในรูปที่ 4.2 เป็นโครงสร้างของวงจรขยายผลต่างแรงดันเอาต์พุตที่สร้างมาจากไอซีที่มีในเชิงพาณิชย์ [29-30] โดยค่าอัตราขยายความนำถ่ายโอน (g_m) แสดงดังสมการที่ (4.2)

$$g_m = 10I_B \quad (4.2)$$

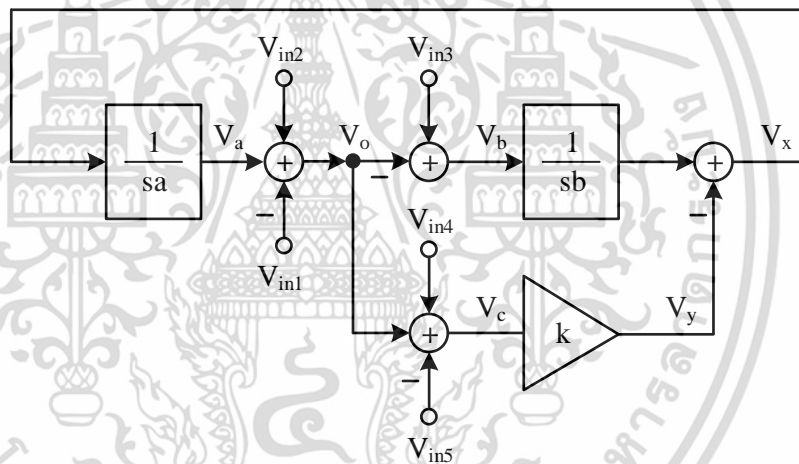
โดยที่ I_B เป็นค่ากระแสไบอัส



รูปที่ 4.2 โครงสร้างของวงจรขยายผลต่างแรงดันเอาต์พุตที่สร้างมาจากไอซีที่มีในเชิงพาณิชย์ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.3 การสังเคราะห์วงจรกรองความถี่หลายหน้าที่อันดับสองรูปแบบแรงดัน

การสังเคราะห์และออกแบบวงจรกรองความถี่หลายหน้าที่อันดับสองรูปแบบแรงดัน ประกอบด้วยวงจรอินทิเกรเตอร์แบบไม่มีการสูญเสีย (Lossless Integrator) จำนวน 2 ชุด ต่อร่วมกับ วงจรรวมสัญญาณ จำนวน 4 ชุด และวงจรขยายสัญญาณ (Amplifier) จำนวน 1 ชุด โดยการจัด บล็อกไดอะแกรมในลักษณะคาสเคดกัน เพื่อให้ได้สมการลักษณะคุณสมบัติของวงจรกรองความถี่ หลายฟังก์ชันอันดับที่สอง พร้อมทั้งให้ผลตอบสนองความถี่ทางเอาต์พุตประกอบด้วย ฟังก์ชันกรอง ผ่านความถี่สูง ฟังก์ชันกรองผ่านความถี่ต่ำ ฟังก์ชันกรองผ่านแถบความถี่ ฟังก์ชันกรองหยุดแถบ ความถี่ และฟังก์ชันกรองผ่านทุกความถี่ โดยงานวิจัยนี้นำพื้นฐานจากกรอบแนวคิดดังแสดงในรูปที่ 4.3 ประยุกต์สร้างเป็นวงจรกรองความถี่หลายหน้าที่อันดับสองรูปแบบแรงดัน สามารถควบคุม ค่าความถี่ธรรมชาติและค่าปัจจัยคุณภาพได้ด้วยวิธีทางอิเล็กทรอนิกส์ วงจรมีอินพุตอิมพีแดนซ์สูง-เอาต์พุตอิมพีแดนซ์ต่ำโดยมีรายละเอียดการหาสมการแรงดันเอาต์พุตดังนี้



รูปที่ 4.3 บล็อกไดอะแกรมในการสังเคราะห์และออกแบบวงจรกรองความถี่รูปแบบแรงดันห้าอินพุตหนึ่งเอาต์พุต

จากรูปเมื่อพิจารณาที่จุด V_o จะได้สมการดังนี้

$$V_o = V_{in2} - V_{in1} + \frac{V_a}{sa} \quad (4.3)$$

เมื่อพิจารณาที่จุด V_b จะได้สมการที่ (4.4)

$$V_b = V_{in3} - V_o \quad (4.4)$$

เมื่อพิจารณาที่จุด V_c จะได้สมการที่ (4.5)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$V_c = V_o + V_{in5} - V_{in4} \quad (4.5)$$

เมื่อพิจารณาที่จุด V_x จะได้ดังสมการที่ (4.6)

$$V_x = \frac{V_b}{sb} - V_y \quad (4.6)$$

เมื่อพิจารณาที่จุด V_y จะได้ดังสมการที่ (4.7)

$$V_y = kV_c \quad (4.7)$$

แทนค่าสมการที่ (4.5) ลงในสมการที่ (4.7) จะได้ดังสมการที่ (4.8)

$$V_y = k(V_o + V_{in4} - V_{in5}) \quad (4.8)$$

แทนค่าสมการที่ (4.4) และสมการที่ (4.8) ลงในสมการที่ (4.6) จะได้ดังสมการที่ (4.9)

$$V_x = \frac{V_{in3} - V_o}{sb} - k(V_o + V_{in4} - V_{in5}) \quad (4.9)$$

เมื่อพิจารณาที่จุด V_a จะได้ดังสมการที่ (4.7)

$$V_a = V_x \quad (4.10)$$

แทนค่าสมการที่ (4.9) ลงในสมการที่ (4.3) จะได้ดังสมการที่ (4.11)

$$V_o = V_{in2} - V_{in1} + \frac{V_{in3} - V_o}{s^2 ab} - \frac{k(V_o + V_{in4} - V_{in5})}{sa} \quad (4.11)$$

คูณด้วย $s^2 ab$ ในสมการที่ (4.11) ทั้งสองข้างจะได้ดังสมการที่ (4.12)

$$s^2 ab V_o = s^2 ab V_{in2} - s^2 ab V_{in1} + V_{in3} - V_o - ksb(V_o + V_{in4} - V_{in5}) \quad (4.12)$$

จัดรูปสมการใหม่เพื่อหา V_o จะได้ดังสมการที่ (4.13)

$$s^2 ab V_o + ksb V_o + V_o = s^2 ab V_{in2} - s^2 ab V_{in1} + V_{in3} - ksb V_{in4} + ksb V_{in5}$$

$$V_o (s^2 ab + ksb + 1) = s^2 ab V_{in2} - s^2 ab V_{in1} + V_{in3} - ksb V_{in4} + ksb V_{in5} \quad (4.13)$$

หารด้วย ab ในสมการที่ (4.13) ทั้งสองข้างจะได้ดังสมการที่ (4.14)

$$V_o \left(s^2 + \frac{sk}{a} + \frac{1}{ab} \right) = s^2 V_{in2} - s^2 V_{in1} - \frac{sk}{a} V_{in4} + \frac{sk}{a} V_{in5} + \frac{V_{in3}}{ab} \quad (4.14)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ดังนั้นจะได้สมการ V_o ดังสมการที่ (4.15)

$$V_o = \frac{s^2 V_{in2} - s^2 V_{in1} - \frac{sk}{a} V_{in4} + \frac{sk}{a} V_{in5} + \frac{V_{in3}}{ab}}{s^2 + \frac{sk}{a} + \frac{1}{ab}} \quad (4.15)$$

พิจารณาจากสมการที่ (4.15) เป็นสมการแรงดันเอาต์พุตของฟังก์ชันกรองผ่านความถี่หลายหน้าที่ยอดที่สอง สามารถกำหนดฟังก์ชันการทำงานได้โดยการต่อสัญญาณ (V_{in}) หรือกราวด์ (0) เข้าที่ขั้วอินพุตของวงจรตามตารางที่ 4.1 เพื่อที่จะได้ฟังก์ชันถ่ายโอนแต่ละแบบ

ตารางที่ 4.1 การกำหนดแรงดันอินพุตเพื่อให้วงจรตอบสนองฟังก์ชันกรองความถี่

ผลตอบสนองฟังก์ชันกรองความถี่	กำหนดบ่อนแรงดันอินพุต				
	V_{in1}	V_{in2}	V_{in3}	V_{in4}	V_{in5}
V_o					
ฟังก์ชันกรองผ่านความถี่ต่ำแบบไม่กลับเฟส	0	0	1	0	0
ฟังก์ชันกรองผ่านความถี่สูงแบบไม่กลับเฟส	0	1	0	0	0
ฟังก์ชันกรองผ่านความถี่สูงแบบกลับเฟส	1	0	0	0	0
ฟังก์ชันกรองผ่านแถบความถี่แบบไม่กลับเฟส	0	0	0	0	1
ฟังก์ชันกรองผ่านแถบความถี่แบบกลับเฟส	0	0	0	1	0
ฟังก์ชันกรองหยุดแถบความถี่แบบไม่กลับเฟส	0	1	1	0	0
ฟังก์ชันกรองผ่านทุกความถี่แบบไม่กลับเฟส	0	1	1	1	0

เมื่อกำหนดให้ $V_{in3} = V_{in}$ และ $V_{in1} = V_{in2} = V_{in4} = V_{in5} = 0$ จะได้ฟังก์ชันถ่ายโอนกรองผ่านความถี่ต่ำแบบไม่กลับเฟสดังสมการที่ (4.16)

$$\frac{V_o}{V_{in}} = \frac{1}{s^2 + \frac{sk}{a} + \frac{1}{ab}} \quad (4.16)$$

เมื่อกำหนดให้ $V_{in2} = V_{in}$ และ $V_{in1} = V_{in3} = V_{in4} = V_{in5} = 0$ จะได้ฟังก์ชันถ่ายโอนกรองผ่านความถี่สูงแบบไม่กลับเฟสดังสมการที่ (4.17)

$$\frac{V_o}{V_{in}} = \frac{s^2}{s^2 + \frac{sk}{a} + \frac{1}{ab}} \quad (4.17)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อกำหนดให้ $V_{in1} = V_{in}$ และ $V_{in2} = V_{in3} = V_{in4} = V_{in5} = 0$ จะได้ฟังก์ชันถ่ายโอนกรองผ่านความถี่สูงแบบกลับเฟสดังสมการที่ (4.18)

$$\frac{V_o}{V_{in}} = \frac{-s^2}{s^2 + \frac{sk}{a} + \frac{1}{ab}} \quad (4.18)$$

เมื่อกำหนดให้ $V_{in5} = V_{in}$ และ $V_{in1} = V_{in2} = V_{in3} = V_{in4} = 0$ จะได้ฟังก์ชันถ่ายโอนกรองผ่านแถบความถี่แบบไม่กลับเฟสดังสมการที่ (4.19)

$$\frac{V_o}{V_{in}} = \frac{\frac{sk}{a}}{s^2 + \frac{sk}{a} + \frac{1}{ab}} \quad (4.19)$$

เมื่อกำหนดให้ $V_{in4} = V_{in}$ และ $V_{in1} = V_{in2} = V_{in3} = V_{in5} = 0$ จะได้ฟังก์ชันถ่ายโอนกรองผ่านแถบความถี่แบบกลับเฟสดังสมการที่ (4.20)

$$\frac{V_o}{V_{in}} = \frac{-\frac{sk}{a}}{s^2 + \frac{sk}{a} + \frac{1}{ab}} \quad (4.20)$$

เมื่อกำหนดให้ $V_{in2} = V_{in3} = V_{in}$ และ $V_{in1} = V_{in4} = V_{in5} = 0$ จะได้ฟังก์ชันถ่ายโอนกรองหยุดแถบความถี่แบบไม่กลับเฟสดังสมการที่ (4.21)

$$\frac{V_o}{V_{in}} = \frac{s^2 + \frac{1}{ab}}{s^2 + \frac{sk}{a} + \frac{1}{ab}} \quad (4.21)$$

เมื่อกำหนดให้ $V_{in2} = V_{in3} = V_{in4} = V_{in}$ และ $V_{in1} = V_{in5} = 0$ จะได้ฟังก์ชันถ่ายโอนกรองผ่านทุกความถี่แบบไม่กลับเฟสดังสมการที่ (4.22)

$$\frac{V_o}{V_{in}} = \frac{s^2 - \frac{sk}{a} + \frac{1}{ab}}{s^2 + \frac{sk}{a} + \frac{1}{ab}} \quad (4.22)$$

จากสมการที่ (4.16)-(4.22) จะได้สมการค่าความถี่ธรรมชาติและค่าปัจจัยคุณภาพดังสมการที่ (4.23) และ (4.24)

$$\omega_0 = \sqrt{\frac{1}{ab}} \quad (4.23)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

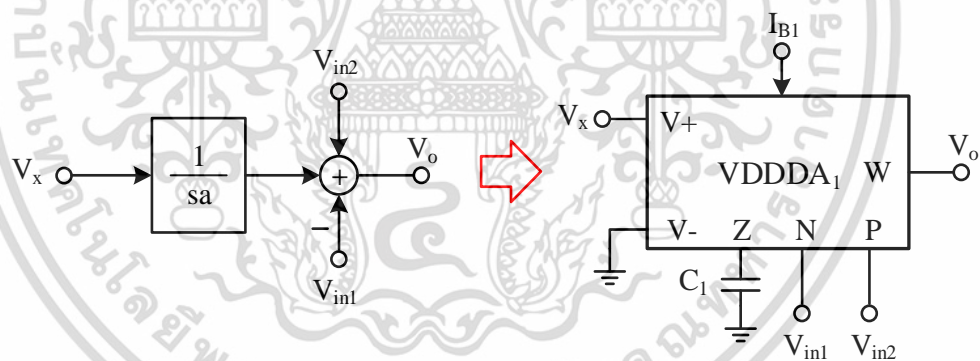
และ

$$Q = \frac{1}{k} \sqrt{\frac{a}{b}} \quad (4.24)$$

จากสมการที่ (4.23) และ (4.24) จะพบได้ว่าจะสามารถปรับค่าความถี่ธรรมชาติและค่าปัจจัยคุณภาพได้ด้วยพารามิเตอร์ a และ b และสามารถปรับค่าปัจจัยคุณภาพได้อิสระจากค่าความถี่ธรรมชาติ โดยปรับที่ k นอกจากนี้จะพบว่าการกำหนดแรงดันอินพุตเพื่อให้ได้ฟังก์ชันถ่ายโอนแต่ละแบบสามารถทำได้โดยไม่ต้องการแมตช์ซิ่ง (Matching) กันของอุปกรณ์ในวงจร อีกทั้งวงจรไม่ต้องป้อนอินพุตแบบลบและอินพุตที่มีขนาดเป็นสองเท่า ทำให้สะดวกที่จะใช้สวิตช์ที่ควบคุมได้แบบดิจิทัลหรือควบคุมด้วยไมโครคอนโทรลเลอร์

จากบล็อกไดอะแกรมในรูปที่ 4.3 ผู้วิจัยจะแสดงวิธีการสังเคราะห์วงจรโดยใช้อุปกรณ์ VDDDA เมื่อพิจารณาจากบล็อกไดอะแกรมจะพบว่าวงจรพื้นฐานในบล็อกไดอะแกรมจะประกอบด้วย วงจรอินทิเกรเตอร์ 2 ชุด วงจรรวมสัญญาณ 4 ชุด และวงจรขยายสัญญาณ 1 ชุด

วงจรอินทิเกรเตอร์และวงจรรวมสัญญาณชุดที่หนึ่งสามารถสังเคราะห์วงจรโดยใช้อุปกรณ์ VDDDA เป็นอุปกรณ์แอกทีฟได้ดังรูปที่ 4.4



รูปที่ 4.4 วงจรอินทิเกรเตอร์และวงจรรวมสัญญาณชุดที่หนึ่งและวงจรที่สังเคราะห์ได้โดยใช้อุปกรณ์ VDDDA

จากรูปที่ 4.4 สามารถวิเคราะห์สมการเอาต์พุตได้ดังนี้

$$V_a = \frac{V_x}{sa} \quad (4.25)$$

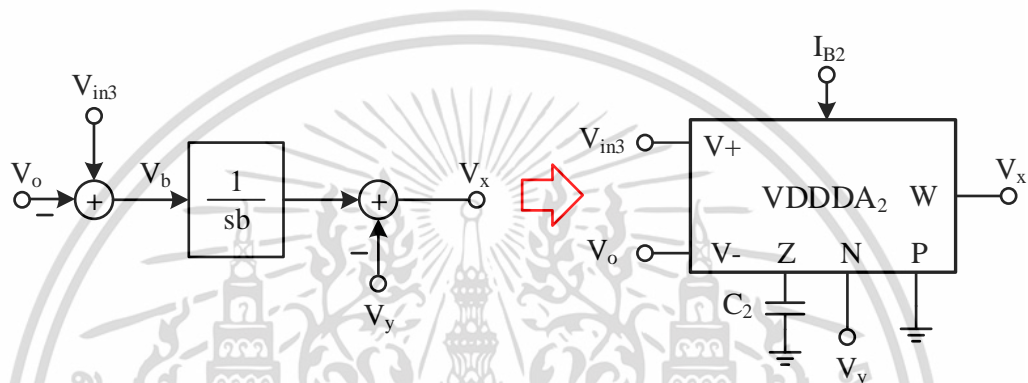
$$V_o = \frac{V_x}{sa} + V_{in2} - V_{in1} \quad (4.26)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยค่าพารามิเตอร์ a ที่อยู่ในสมการที่ (4.26) เมื่อออกแบบโดยใช้อุปกรณ์ VDDDA คือ $\frac{C_1}{g_{m1}}$ ดังสมการที่ (4.27)

$$V_o = \frac{V_x g_{m1}}{sC_1} + V_{in2} - V_{in1} \quad (4.27)$$

วงจรรินดิเกรเตอร์และวงจรรวมสัญญาณชุดที่สองสามารถสังเคราะห์วงจรโดยใช้อุปกรณ์ VDDDA เป็นอุปกรณ์แอคทีฟได้ดังรูปที่ 4.5



รูปที่ 4.5 วงจรรินดิเกรเตอร์และวงจรรวมสัญญาณชุดที่สองและวงจรรที่สังเคราะห์ได้ โดยใช้อุปกรณ์ VDDDA

จากรูปที่ 4.5 สามารถวิเคราะห์สมการเอาต์พุตได้ดังนี้

$$V_b = V_{in3} - V_o \quad (4.28)$$

$$V_x = \frac{V_b}{sb} - V_y \quad (4.29)$$

แทนค่าสมการที่ (4.28) ลงในสมการที่ (4.29) จะได้ดังสมการที่ (4.30)

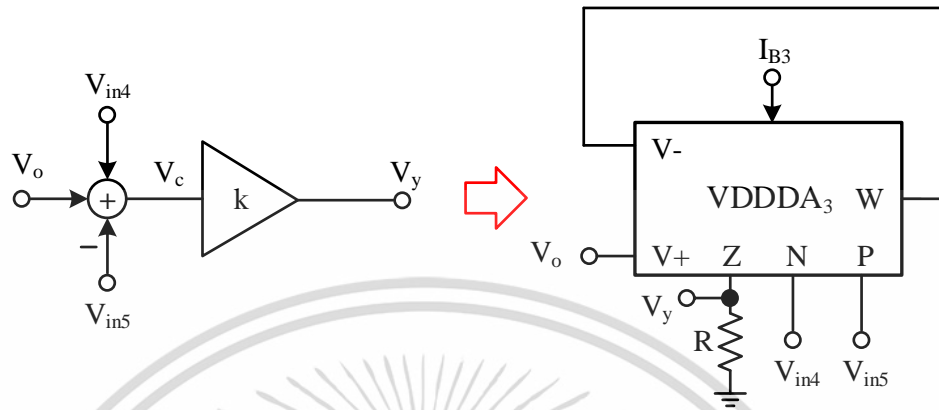
$$V_x = \frac{V_{in3} - V_o}{sb} - V_y \quad (4.30)$$

โดยค่าพารามิเตอร์ b ที่อยู่ในสมการที่ (4.30) เมื่อออกแบบโดยใช้อุปกรณ์ VDDDA คือ $\frac{C_2}{g_{m2}}$ ดังสมการที่ (4.31)

$$V_x = \frac{(V_{in3} - V_o) g_{m2}}{sC_2} - V_y \quad (4.31)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรรขยายสัญญาณและวงจรรวมสัญญาณชุดที่สามารถสังเคราะห์วงจรโดยใช้อุปกรณ์ VDDDA เป็นอุปกรณ์แอกทีฟได้ดังรูปที่ 4.6



รูปที่ 4.6 วงจรรขยายสัญญาณและวงจรรวมสัญญาณชุดที่สามารถสังเคราะห์ได้โดยใช้อุปกรณ์ VDDDA

จากรูปที่ 4.6 สามารถวิเคราะห์สมการเอาต์พุตได้ดังนี้

$$V_c = V_o - V_{in5} + V_{in4} \tag{4.32}$$

$$V_y = kV_c \tag{4.33}$$

แทนค่าสมการที่ (4.32) ลงในสมการที่ (4.33) จะได้ดังสมการที่ (4.34)

$$V_y = k(V_o - V_{in5} + V_{in4}) \tag{4.34}$$

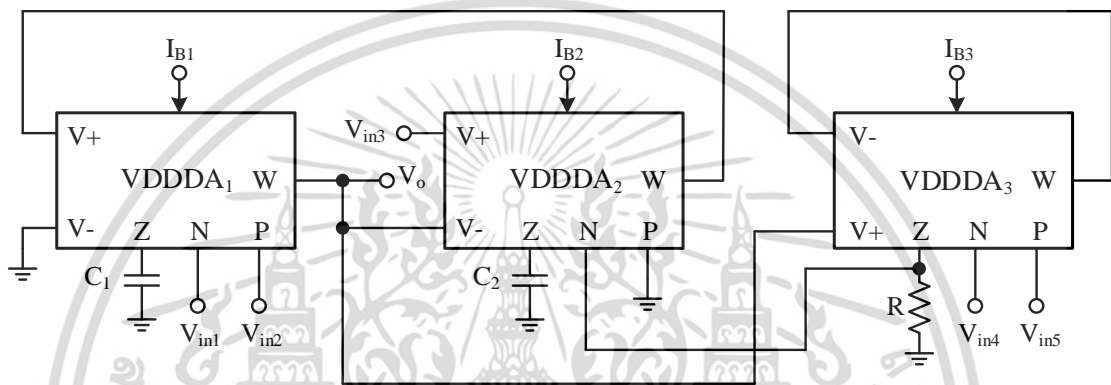
โดยจะพบว่าค่า k ที่อยู่ในสมการที่ (4.34) เมื่อออกแบบโดยใช้อุปกรณ์ VDDDA จะได้เป็น

$$\frac{g_{m3}R}{g_{m3}R + 1} \text{ ดังสมการที่ (4.35)}$$

$$V_y = \frac{g_{m3}R}{g_{m3}R + 1} (V_o - V_{in5} + V_{in4}) \tag{4.35}$$

จากการสังเคราะห์บล็อกไดอะแกรมวงจรรองความถี่รูปแบบแรงดันห้าอินพุตหนึ่งเอาต์พุต ซึ่งประกอบด้วยวงจรรวมสัญญาณแบบไม่มีการสูญเสีย 2 ชุดต่อร่วมกับวงจรรวมสัญญาณ 4 ชุด และวงจรรขยายสัญญาณ 1 ชุด จะได้วงจรรองความถี่หลายหน้าที่อันดับสองรูปแบบแรงดันซึ่งเป็นแนวความคิดในงานวิจัยครั้งนี้ จากนั้นทำการสังเคราะห์วงจรรองความถี่ที่นำเสนอโดยพิจารณาเลือกใช้อุปกรณ์ VDDDA เป็นอุปกรณ์แอกทีฟจำนวน 3 วงจร ต่อร่วมกับตัวเก็บประจุแบบต่อลงเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กราวด์ 2 ตัว และตัวต้านทานแบบต่อลงกราวด์ 1 ตัว ทำงานในรูปแบบแรงดัน จึงได้วงจรกรองความถี่หลายหน้าที่อันดับสองรูปแบบแรงดัน โดยใช้ VDDDA แสดงดังรูปที่ 4.7 และจากสมการที่ (4.15) จะพบว่าวงจรสามารถกำหนดแรงดันที่อินพุตเพื่อให้ได้ฟังก์ชันกรองความถี่ทำงานได้ 5 ฟังก์ชัน มีฟังก์ชันที่ไม่กลับเฟส คือ กรองผ่านความถี่ต่ำ กรองผ่านความถี่สูง กรองผ่านแถบความถี่ กรองหยุดแถบความถี่ และกรองผ่านทุกความถี่ และฟังก์ชันที่กลับเฟส คือ กรองผ่านความถี่สูง และกรองผ่านแถบความถี่ สามารถควบคุมค่าความถี่ธรรมชาติและค่าปัจจัยคุณภาพได้ด้วยวิธีอิเล็กทรอนิกส์ วงจรมีอินพุตอิมพีแดนซ์สูง เอาต์พุตอิมพีแดนซ์ต่ำ



รูปที่ 4.7 วงจรกรองความถี่หลายหน้าที่อันดับสองรูปแบบแรงดันโดยใช้ VDDDA ที่ได้สังเคราะห์วงจรตามกรอบแนวคิดในรูปที่ 4.3

4.4 การวิเคราะห์สมรรถนะวงจรกรองความถี่ที่นำเสนอ

จากวงจรกรองความถี่หลายหน้าที่อันดับสองรูปแบบแรงดัน ที่ได้จากการสังเคราะห์โดยใช้อุปกรณ์ VDDDA เป็นอุปกรณ์แอคทีฟ ดังแสดงในรูปที่ 4.7 สามารถวิเคราะห์หาสมรรถนะของวงจรโดยแบ่งเป็น 2 กรณี คือ การวิเคราะห์สมรรถนะของวงจรในอุดมคติ และการวิเคราะห์สมรรถนะของวงจรในทางไม่เป็นไปตามอุดมคติ โดยจะแยกวิเคราะห์ตามรายละเอียดดังนี้

4.4.1 การวิเคราะห์สมรรถนะของวงจรกรองความถี่ในอุดมคติ

การวิเคราะห์ห้วงจรกรองความถี่หลายฟังก์ชันรูปแบบแรงดันในอุดมคติ จะใช้สมการคุณสมบัติของอุปกรณ์ VDDDA ตามสมการที่ (4.1) โดยสามารถวิเคราะห์หาสมรรถนะของวงจรได้ดังนี้

จากวงจรรูปที่ 4.7 จะพิจารณาร่วมกับสมการที่ (4.1) เพื่อหาสมการแรงดันเอาต์พุตของวงจรเมื่อพิจารณาที่จุด V_o จะได้สมการดังนี้

พิจารณาแรงดันเอาต์พุตที่ขั้ว W ของ VDDDA1 จะได้สมการ V_o ดังนี้

$$V_o = V_{z1} - V_{in1} + V_{in2} \quad (4.36)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

พิจารณาแรงดันตกคร่อม C_1 ที่ขั้ว Z_1 โดยใช้กฎของโอห์ม โดยนำกระแสที่ไหลผ่าน C_1 ซึ่งก็คือ $I_{z1} = g_{m1}V_{w2}$ คูณกับอิมพีแดนซ์ของ C_1 ได้ดังสมการ (4.37)

$$V_o = \frac{g_{m1}V_{w2}}{sC_1} - V_{in1} + V_{in2} \quad (4.37)$$

พิจารณาแรงดันเอาต์พุตที่ขั้ว W ของ VDDDA2 จะได้ดังสมการ (4.38)

$$V_{w2} = V_{z2} - V_{z3} \quad (4.38)$$

พิจารณาแรงดันตกคร่อม C_2 ที่ขั้ว Z_2 โดยใช้กฎของโอห์ม โดยนำกระแสที่ไหลผ่าน C_2 ซึ่งก็คือ $I_{z2} = g_{m2}(V_{in3} - V_o)$ คูณกับอิมพีแดนซ์ของ C_2 ได้ดังสมการ (4.39)

$$V_{w2} = \frac{g_{m2}(V_{in3} - V_o)}{sC_2} - V_{z3} \quad (4.39)$$

พิจารณาแรงดันเอาต์พุตที่ขั้ว W ของ VDDDA3 จะได้ดังสมการ (4.40)

$$V_{w3} = V_{z3} - V_{in4} + V_{in5} \quad (4.40)$$

พิจารณาแรงดันตกคร่อม R ที่ขั้ว Z_3 โดยใช้กฎของโอห์ม โดยนำกระแสที่ไหลผ่าน R ซึ่งก็คือ $I_{z3} = g_{m3}(V_o - V_{w3})$ คูณกับอิมพีแดนซ์ของ R เพื่อหา V_{z3} จะได้ดังสมการ (4.41)

$$V_{z3} = Rg_{m3}(V_o - V_{w3}) \quad (4.41)$$

แทนค่าสมการ (4.40) ลงในสมการ (4.41) จะได้ดังสมการ (4.42)

$$V_{z3} = \frac{Rg_{m3}}{Rg_{m3} + 1}(V_o + V_{in4} - V_{in5}) \quad (4.42)$$

แทนค่าสมการ (4.42) ลงในสมการ (4.39) จะได้ดังสมการ (4.43)

$$V_{w2} = \frac{g_{m2}(V_{in3} - V_o)}{sC_2} - \frac{Rg_{m3}}{Rg_{m3} + 1}(V_o + V_{in4} - V_{in5}) \quad (4.43)$$

แทนค่าสมการ (4.43) ลงในสมการ (4.37) จะได้ดังสมการ (4.44)

$$V_o = \frac{g_{m1}g_{m2}(V_{in3} - V_o)}{s^2C_1C_2} - \frac{Rg_{m1}g_{m3}}{sC_1(Rg_{m3} + 1)}(V_o + V_{in4} - V_{in5}) - V_{in1} + V_{in2} \quad (4.44)$$

คูณด้วย $s^2C_1C_2$ ในสมการ (4.44) จะได้สมการ (4.45)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$s^2 C_1 C_2 V_o = \begin{pmatrix} g_{m1} g_{m2} (V_{in3} - V_o) - \frac{s C_2 R g_{m1} g_{m3}}{(R g_{m3} + 1)} (V_o + V_{in4} - V_{in5}) \\ -s^2 C_1 C_2 V_{in1} + s^2 C_1 C_2 V_{in2} \end{pmatrix} \quad (4.45)$$

จัดรูปแบบสมการเพื่อหาสมการเอาต์พุต V_o จะได้สมการ (4.46)

$$V_o \left(s^2 C_1 C_2 + \frac{s C_2 R g_{m1} g_{m3}}{(R g_{m3} + 1)} + g_{m1} g_{m2} \right) = \begin{pmatrix} s^2 C_1 C_2 V_{in2} - s^2 C_1 C_2 V_{in1} \\ + g_{m1} g_{m2} V_{in3} - \frac{s C_2 R g_{m1} g_{m3}}{(R g_{m3} + 1)} (V_{in4} - V_{in5}) \end{pmatrix} \quad (4.46)$$

จะได้สมการแรงดันเอาต์พุต V_o ดังสมการ (4.47)

$$V_o = \frac{s^2 V_{in2} - s^2 V_{in1} - \frac{s R g_{m1} g_{m3}}{C_1 (R g_{m3} + 1)} (V_{in4} - V_{in5}) + \frac{g_{m1} g_{m2}}{C_1 C_2} V_{in3}}{s^2 + \frac{s R g_{m1} g_{m3}}{C_1 (R g_{m3} + 1)} + \frac{g_{m1} g_{m2}}{C_1 C_2}} \quad (4.47)$$

จากสมการที่ (4.47) จะพบว่าการเลือกฟังก์ชันกรองความถี่ตามที่ต้องการ สามารถทำได้โดยการเลือกขั้วอินพุตที่จุดอินพุต ได้ดังนี้

เมื่อกำหนดให้ $V_{in3} = V_{in}$ และ $V_{in1} = V_{in2} = V_{in4} = V_{in5} = 0$ จะได้ฟังก์ชันถ่ายโอนกรองผ่านความถี่ต่ำแบบไม่กลับเฟสดังสมการที่ (4.48)

$$\frac{V_o}{V_{in}} = \frac{\frac{g_{m1} g_{m2}}{C_1 C_2}}{s^2 + \frac{s R g_{m1} g_{m3}}{C_1 (R g_{m3} + 1)} + \frac{g_{m1} g_{m2}}{C_1 C_2}} \quad (4.48)$$

เมื่อกำหนดให้ $V_{in2} = V_{in}$ และ $V_{in1} = V_{in3} = V_{in4} = V_{in5} = 0$ จะได้ฟังก์ชันถ่ายโอนกรองผ่านความถี่สูงแบบไม่กลับเฟสดังสมการที่ (4.49)

$$\frac{V_o}{V_{in}} = \frac{s^2}{s^2 + \frac{s R g_{m1} g_{m3}}{C_1 (R g_{m3} + 1)} + \frac{g_{m1} g_{m2}}{C_1 C_2}} \quad (4.49)$$

เมื่อกำหนดให้ $V_{in1} = V_{in}$ และ $V_{in2} = V_{in3} = V_{in4} = V_{in5} = 0$ จะได้ฟังก์ชันถ่ายโอนกรองผ่านความถี่สูงแบบกลับเฟสดังสมการที่ (4.50)

$$\frac{V_o}{V_{in}} = \frac{-s^2}{s^2 + \frac{s R g_{m1} g_{m3}}{C_1 (R g_{m3} + 1)} + \frac{g_{m1} g_{m2}}{C_1 C_2}} \quad (4.50)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อกำหนดให้ $V_{in5} = V_{in}$ และ $V_{in1} = V_{in2} = V_{in3} = V_{in4} = 0$ จะได้ฟังก์ชันถ่ายโอนกรองผ่านแถบความถี่แบบไม่กลับเฟสดังสมการที่ (4.51)

$$\frac{V_o}{V_{in}} = \frac{\frac{sRg_{m1}g_{m3}}{C_1(Rg_{m3}+1)}}{s^2 + \frac{sRg_{m1}g_{m3}}{C_1(Rg_{m3}+1)} + \frac{g_{m1}g_{m2}}{C_1C_2}} \quad (4.51)$$

เมื่อกำหนดให้ $V_{in4} = V_{in}$ และ $V_{in1} = V_{in2} = V_{in3} = V_{in5} = 0$ จะได้ฟังก์ชันถ่ายโอนกรองผ่านแถบความถี่แบบกลับเฟสดังสมการที่ (4.52)

$$\frac{V_o}{V_{in}} = \frac{-\frac{sRg_{m1}g_{m3}}{C_1(Rg_{m3}+1)}}{s^2 + \frac{sRg_{m1}g_{m3}}{C_1(Rg_{m3}+1)} + \frac{g_{m1}g_{m2}}{C_1C_2}} \quad (4.52)$$

เมื่อกำหนดให้ $V_{in2} = V_{in3} = V_{in}$ และ $V_{in1} = V_{in4} = V_{in5} = 0$ จะได้ฟังก์ชันถ่ายโอนกรองหยุดแถบความถี่แบบไม่กลับเฟสดังสมการที่ (4.53)

$$\frac{V_o}{V_{in}} = \frac{s^2 + \frac{g_{m1}g_{m2}}{C_1C_2}}{s^2 + \frac{sRg_{m1}g_{m3}}{C_1(Rg_{m3}+1)} + \frac{g_{m1}g_{m2}}{C_1C_2}} \quad (4.53)$$

เมื่อกำหนดให้ $V_{in2} = V_{in3} = V_{in4} = V_{in}$ และ $V_{in1} = V_{in5} = 0$ จะได้ฟังก์ชันถ่ายโอนกรองผ่านทุกความถี่แบบไม่กลับเฟสดังสมการที่ (4.54)

$$\frac{V_o}{V_{in}} = \frac{s^2 - \frac{sRg_{m1}g_{m3}}{C_1(Rg_{m3}+1)} + \frac{g_{m1}g_{m2}}{C_1C_2}}{s^2 + \frac{sRg_{m1}g_{m3}}{C_1(Rg_{m3}+1)} + \frac{g_{m1}g_{m2}}{C_1C_2}} \quad (4.54)$$

จากสมการที่ (4.48) - (4.54) จะได้สมการค่าความถี่ธรรมชาติและค่าปัจจัยคุณภาพดังสมการที่ (4.55) และ (4.56)

$$\omega_0 = \sqrt{\frac{g_{m1}g_{m2}}{C_1C_2}} \quad (4.55)$$

และ

$$Q = \frac{g_{m3}R+1}{g_{m3}R} \sqrt{\frac{g_{m2}C_1}{g_{m1}C_2}} \quad (4.56)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อ $g_{m3}R$ ที่ $\sqrt{\frac{g_{m2}C_1}{g_{m1}C_2}}$ ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการที่ (4.55) และ (4.56) จะพบว่าค่าความถี่ธรรมชาติและค่าปัจจัยคุณภาพสามารถปรับได้อย่างอิสระจากกัน ซึ่งสามารถปรับค่าปัจจัยคุณภาพได้โดยปรับที่ค่า g_{m3} ผ่านการปรับค่ากระแส I_{B3} โดยจะไม่ทำให้ค่าความถี่ธรรมชาติเปลี่ยนแปลง

ถ้ากำหนดให้ค่า $g_m = g_{m1} = g_{m2}$ สามารถเขียนสมการค่าความถี่ธรรมชาติ (4.55) และสมการค่าปัจจัยคุณภาพ (4.56) ได้ใหม่ดังสมการที่ (4.57) และ (4.58) ตามลำดับ

$$\omega_0 = g_m \sqrt{\frac{1}{C_1 C_2}} \quad (4.57)$$

และ

$$Q = \frac{g_{m3} R + 1}{g_{m3} R} \sqrt{\frac{C_1}{C_2}} \quad (4.58)$$

จากสมการที่ (4.57) จะพบว่าเมื่อกำหนดให้ g_m มีค่าเท่ากันจะสามารถควบคุมค่าความถี่ธรรมชาติ ได้โดยการปรับที่ค่า g_m ผ่านการปรับค่ากระแส I_{B1} และ I_{B2} พร้อมกันโดยปรับให้มีค่ากระแสเท่ากัน และจากสมการที่ (4.58) จะสามารถควบคุมค่าปัจจัยคุณภาพได้อิสระจากค่าความถี่ธรรมชาติ ได้ที่ค่า g_{m3} ผ่านการปรับค่ากระแส I_{B3} โดยจะไม่ทำให้ค่าความถี่ธรรมชาติเปลี่ยนแปลง

4.4.2 การวิเคราะห์ผลกระทบต่อวงจรรองความถี่กรณีที่ไม่เป็นไปตามอุดมคติ

การวิเคราะห์ผลกระทบต่อวงจรรองความถี่ในกรณี VDDDA ทำงานไม่เป็นไปตามอุดมคติ มีปัจจัยที่ส่งผลกระทบต่อการทำงานของวงจรเป็นไปได้ 2 กรณี คือ ผลกระทบที่เกิดจากความผิดพลาดของอัตรากระแสผ่านแรงดันจากอินพุตไปยังเอาต์พุต และผลกระทบที่เกิดจากอุปกรณ์แฝงในตัว VDDDA สามารถอธิบายได้ดังนี้

1) การวิเคราะห์ผลกระทบต่อวงจรรองความถี่เนื่องจากความผิดพลาดของอัตรากระแสผ่านแรงดันอินพุตไปยังเอาต์พุต

เมื่อวิเคราะห์จากโครงสร้างภายในของ VDDDA ที่แสดงความสัมพันธ์ของแรงดันระหว่างขั้วต่างๆ ในกรณีทำงานไม่เป็นไปตามอุดมคติ ซึ่งมีผลกระทบที่เกิดจากความผิดพลาดในการส่งผ่านแรงดัน สามารถวิเคราะห์หาสมการคุณลักษณะสมบัติระหว่างอินพุตและเอาต์พุตของ VDDDA ได้ดังนี้

$$\begin{pmatrix} I_{V+} \\ I_{V-} \\ I_Z \\ I_N \\ I_P \\ V_W \end{pmatrix} = \begin{pmatrix} 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 \\ g_m & -g_m & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & \beta_z & -\beta_n & \beta_p & 0 \end{pmatrix} \begin{pmatrix} V_+ \\ V_- \\ V_Z \\ V_N \\ V_P \\ I_W \end{pmatrix} \quad (4.59)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการที่ (4.59) กำหนดให้ β_z , β_n และ β_p เป็นค่าความผิดพลาดในการส่งผ่านจาก ขั้ว V_z , V_n และ V_p ไปยังขั้ว V_w ซึ่งเป็นผลมาจากความผิดพลาดในการทำงานภายในโครงสร้าง วงจรของ VDDDA ที่ใช้ในการออกแบบวงจรรองความถี่ สามารถวิเคราะห์หาสมรรถนะของวงจรใน กรณีทำงานไม่เป็นอุดมคติซึ่งเป็นผลมาจากค่าความผิดพลาดในการส่งผ่านแรงดันภายในวงจรของ VDDDA ได้ดังต่อไปนี้

จากวงจรรูปที่ 4.7 จะพิจารณาร่วมกับสมการที่ (4.59) เพื่อหาสมการแรงดันเอาต์พุตของ วงจร เมื่อพิจารณาแรงดันเอาต์พุตที่ขั้ว w ของ VDDDA1 จะได้สมการ V_o ดังนี้

$$V_o = \beta_{z1}V_{z1} - \beta_{n1}V_{in1} + \beta_{p1}V_{in2} \quad (4.60)$$

พิจารณาแรงดันตกคร่อม C_1 ที่ขั้ว z_1 โดยใช้กฎของโอห์ม โดยนำกระแสที่ไหลผ่าน C_1 ซึ่งก็คือ $I_{z1} = g_{m1}V_{w2}$ คูณกับอิมพีแดนซ์ของ C_1 ได้ดังสมการ (4.61)

$$V_o = \beta_{z1} \frac{g_{m1}V_{w2}}{sC_1} - \beta_{n1}V_{in1} + \beta_{p1}V_{in2} \quad (4.61)$$

พิจารณาแรงดันเอาต์พุตที่ขั้ว w ของ VDDDA2 จะได้ดังสมการ (4.62)

$$V_{w2} = \beta_{z2}V_{z2} - \beta_{n2}V_{n2} \quad (4.62)$$

พิจารณาแรงดันตกคร่อม C_2 ที่ขั้ว z_2 โดยใช้กฎของโอห์ม โดยนำกระแสที่ไหลผ่าน C_2 ซึ่งก็คือ $I_{z2} = g_{m2}(V_{in3} - V_o)$ คูณกับอิมพีแดนซ์ของ C_2 ได้ดังสมการ (4.63)

$$V_{w2} = \frac{g_{m2}\beta_{z2}}{sC_2}(V_{in3} - V_o) - \beta_{n2}V_{n2} \quad (4.63)$$

พิจารณาแรงดันเอาต์พุตที่ขั้ว w ของ VDDDA3 จะได้ดังสมการ (4.64)

$$V_{w3} = \beta_{z3}V_{z3} - \beta_{n3}V_{in4} + \beta_{p3}V_{in5} \quad (4.64)$$

พิจารณาแรงดันตกคร่อม R ที่ขั้ว z_3 โดยใช้กฎของโอห์ม โดยนำกระแสที่ไหลผ่าน R ซึ่งก็คือ $I_{z3} = g_{m3}(V_o - V_{w3})$ คูณกับอิมพีแดนซ์ของ R เพื่อหา V_{z3} จะได้ดังสมการ (4.65)

$$V_{z3} = Rg_{m3}(V_o - V_{w3}) \quad (4.65)$$

แทนค่าสมการ (4.64) ลงในสมการ (4.65) จะได้ดังสมการ (4.66)

$$V_{z3} = Rg_{m3}(V_o - \beta_{z3}V_{z3} + \beta_{n3}V_{in4} - \beta_{p3}V_{in5}) \quad (4.66)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$V_{z3}(\beta_{z3}Rg_{m3}+1)=Rg_{m3}(V_o+\beta_{n3}V_{in4}-\beta_{p3}V_{in5}) \quad (4.67)$$

$$V_{z3}=\frac{Rg_{m3}}{\beta_{z3}Rg_{m3}+1}(V_o+\beta_{n3}V_{in4}-\beta_{p3}V_{in5}) \quad (4.68)$$

จากวงจร $V_{n2}=V_{z3}$ แทนค่าสมการ (4.68) ลงในสมการ (4.63) จะได้ตั้งสมการ (4.69)

$$V_{w2}=\frac{g_{m2}\beta_{z2}}{sC_2}(V_{in3}-V_o)-\frac{\beta_{n2}Rg_{m3}}{\beta_{z3}Rg_{m3}+1}(V_o+\beta_{n3}V_{in4}-\beta_{p3}V_{in5}) \quad (4.69)$$

แทนค่าสมการ (4.69) ลงในสมการ (4.61) จะได้ตั้งสมการ (4.70)

$$V_o=\left(\frac{\frac{g_{m1}g_{m2}\beta_{z1}\beta_{z2}}{s^2C_1C_2}V_{in3}-\frac{g_{m1}g_{m2}\beta_{z1}\beta_{z2}}{s^2C_1C_2}V_o-\frac{\beta_{z1}\beta_{n2}Rg_{m1}g_{m3}}{sC_1(\beta_{z3}Rg_{m3}+1)}V_o-}{\frac{\beta_{z1}\beta_{n2}Rg_{m1}g_{m3}}{sC_1(\beta_{z3}Rg_{m3}+1)}(\beta_{n3}V_{in4}-\beta_{p3}V_{in5})-\beta_{n1}V_{in1}+\beta_{p1}V_{in2}}\right) \quad (4.70)$$

คูณด้วย $s^2C_1C_2$ ในสมการ (4.70) จะได้สมการ (4.71)

$$s^2C_1C_2V_o=\left(\frac{\frac{g_{m1}g_{m2}\beta_{z1}\beta_{z2}}{s^2C_1C_2}V_{in3}-g_{m1}g_{m2}\beta_{z1}\beta_{z2}V_o-\frac{sC_2\beta_{z1}\beta_{n2}Rg_{m1}g_{m3}}{\beta_{z3}Rg_{m3}+1}V_o-}{\frac{sC_2\beta_{z1}\beta_{n2}Rg_{m1}g_{m3}}{\beta_{z3}Rg_{m3}+1}(\beta_{n3}V_{in4}-\beta_{p3}V_{in5})-\beta_{n1}V_{in1}+\beta_{p1}V_{in2}}\right) \quad (4.71)$$

จัดรูปแบบสมการเพื่อหาสมการเอาต์พุต V_o จะได้สมการ (4.72)

$$V_o\left(\frac{s^2C_1C_2+g_{m1}g_{m2}\beta_{z1}\beta_{z2}+}{\frac{sC_2\beta_{z1}\beta_{n2}Rg_{m1}g_{m3}}{\beta_{z3}Rg_{m3}+1}}\right)=\left(\frac{s^2C_1C_2\beta_{n1}V_{in2}-s^2C_1C_2\beta_{p1}V_{in1}-}{\frac{sC_2\beta_{z1}\beta_{n2}\beta_{n3}Rg_{m1}g_{m3}}{\beta_{z3}Rg_{m3}+1}V_{in4}+}{\frac{sC_2\beta_{z1}\beta_{n2}\beta_{p3}Rg_{m1}g_{m3}}{\beta_{z3}Rg_{m1}+1}V_{in5}+g_{m1}g_{m2}\beta_{z1}\beta_{z2}V_{in3}}\right) \quad (4.72)$$

จะได้สมการแรงดันเอาต์พุต V_o ตั้งสมการ (4.73)

$$V_o=\frac{\left(\frac{s^2\beta_{p1}V_{in2}-s^2\beta_{n1}V_{in1}+\frac{sg_{m1}g_{m3}R\beta_{z1}\beta_{n2}\beta_{p3}}{C_1(\beta_{z3}g_{m3}R+1)}V_{in5}-\frac{sg_{m1}g_{m3}R\beta_{z1}\beta_{n2}\beta_{n3}}{C_1(\beta_{z3}g_{m3}R+1)}V_{in4}+\frac{g_{m1}g_{m2}\beta_{z1}\beta_{z2}}{C_1C_2}V_{in3}\right)}{s^2+\frac{sg_{m1}g_{m3}R\beta_{z1}\beta_{n2}}{C_1(\beta_{z3}g_{m3}R+1)}+\frac{g_{m1}g_{m2}\beta_{z1}\beta_{z2}}{C_1C_2}} \quad (4.73)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการที่ (4.73) จะพบว่า การเลือกฟังก์ชันกรองความถี่ตามที่ต้องการ สามารถทำได้โดยการเลือกป้อนสัญญาณที่จุดอินพุต ได้ดังนี้

เมื่อกำหนดให้ $V_{in3} = V_{in}$ และ $V_{in1} = V_{in2} = V_{in4} = V_{in5} = 0$ จะได้ฟังก์ชันถ่ายโอนกรองผ่านความถี่ต่ำแบบไม่กลับเฟสดังสมการที่ (4.74)

$$\frac{V_o}{V_{in}} = \frac{\frac{g_{m1}g_{m2}\beta_{z1}\beta_{z2}}{C_1C_2}}{s^2 + \frac{sg_{m1}g_{m3}R\beta_{z1}\beta_{n2}}{C_1(\beta_{z3}g_{m3}R+1)} + \frac{g_{m1}g_{m2}\beta_{z1}\beta_{z2}}{C_1C_2}} \quad (4.74)$$

เมื่อกำหนดให้ $V_{in2} = V_{in}$ และ $V_{in1} = V_{in3} = V_{in4} = V_{in5} = 0$ จะได้ฟังก์ชันถ่ายโอนกรองผ่านความถี่สูงแบบไม่กลับเฟสดังสมการที่ (4.75)

$$\frac{V_o}{V_{in}} = \frac{s^2\beta_{p1}}{s^2 + \frac{sg_{m1}g_{m3}R\beta_{z1}\beta_{n2}}{C_1(\beta_{z3}g_{m3}R+1)} + \frac{g_{m1}g_{m2}\beta_{z1}\beta_{z2}}{C_1C_2}} \quad (4.75)$$

เมื่อกำหนดให้ $V_{in1} = V_{in}$ และ $V_{in2} = V_{in3} = V_{in4} = V_{in5} = 0$ จะได้ฟังก์ชันถ่ายโอนกรองผ่านความถี่สูงแบบกลับเฟสดังสมการที่ (4.76)

$$\frac{V_o}{V_{in}} = \frac{-s^2\beta_{n1}}{s^2 + \frac{sg_{m1}g_{m3}R\beta_{z1}\beta_{n2}}{C_1(\beta_{z3}g_{m3}R+1)} + \frac{g_{m1}g_{m2}\beta_{z1}\beta_{z2}}{C_1C_2}} \quad (4.76)$$

เมื่อกำหนดให้ $V_{in5} = V_{in}$ และ $V_{in1} = V_{in2} = V_{in3} = V_{in4} = 0$ จะได้ฟังก์ชันถ่ายโอนกรองผ่านแถบความถี่แบบไม่กลับเฟสดังสมการที่ (4.77)

$$\frac{V_o}{V_{in}} = \frac{\frac{sg_{m1}g_{m3}R\beta_{z1}\beta_{n2}\beta_{p3}}{C_1(\beta_{z3}g_{m3}R+1)}}{s^2 + \frac{sg_{m1}g_{m3}R\beta_{z1}\beta_{n2}}{C_1(\beta_{z3}g_{m3}R+1)} + \frac{g_{m1}g_{m2}\beta_{z1}\beta_{z2}}{C_1C_2}} \quad (4.77)$$

เมื่อกำหนดให้ $V_{in4} = V_{in}$ และ $V_{in1} = V_{in2} = V_{in3} = V_{in5} = 0$ จะได้ฟังก์ชันถ่ายโอนกรองผ่านแถบความถี่แบบกลับเฟสดังสมการที่ (4.78)

$$\frac{V_o}{V_{in}} = \frac{\frac{-sg_{m1}g_{m3}R\beta_{z1}\beta_{n2}\beta_{n3}}{C_1(\beta_{z3}g_{m3}R+1)}}{s^2 + \frac{sg_{m1}g_{m3}R\beta_{z1}\beta_{n2}}{C_1(\beta_{z3}g_{m3}R+1)} + \frac{g_{m1}g_{m2}\beta_{z1}\beta_{z2}}{C_1C_2}} \quad (4.78)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อกำหนดให้ $V_{in2} = V_{in3} = V_{in}$ และ $V_{in1} = V_{in4} = V_{in5} = 0$ จะได้ฟังก์ชันถ่ายโอนกรงหยุด แลบทความถี่แบบไม่กลับเฟสดังสมการที่ (4.79)

$$\frac{V_o}{V_{in}} = \frac{s^2 \beta_{p1} + \frac{g_{m1} g_{m2} \beta_{z1} \beta_{z2}}{C_1 C_2}}{s^2 + \frac{sg_{m1} g_{m3} R \beta_{z1} \beta_{n2}}{C_1 (\beta_{z3} g_{m3} R + 1)} + \frac{g_{m1} g_{m2} \beta_{z1} \beta_{z2}}{C_1 C_2}} \quad (4.79)$$

เมื่อกำหนดให้ $V_{in2} = V_{in3} = V_{in4} = V_{in}$ และ $V_{in1} = V_{in5} = 0$ จะได้ฟังก์ชันถ่ายโอนกรงผ่าน ทุกความถี่แบบไม่กลับเฟสดังสมการที่ (4.80)

$$\frac{V_o}{V_{in}} = \frac{s^2 \beta_{p1} - \frac{sg_{m1} g_{m3} R \beta_{z1} \beta_{n2} \beta_{n3}}{C_1 (\beta_{z3} g_{m3} R + 1)} + \frac{g_{m1} g_{m2} \beta_{z1} \beta_{z2}}{C_1 C_2}}{s^2 + \frac{sg_{m1} g_{m3} R \beta_{z1} \beta_{n2}}{C_1 (\beta_{z3} g_{m3} R + 1)} + \frac{g_{m1} g_{m2} \beta_{z1} \beta_{z2}}{C_1 C_2}} \quad (4.80)$$

จากสมการที่ (4.74) - (4.80) เมื่อพิจารณาผลกระทบจากความผิดพลาดในการส่งผ่านแรงดัน ของ VDDDA ที่ส่งผลกระทบต่อค่าความถี่ธรรมชาติและค่าปัจจัยคุณภาพดังสมการที่ (4.81) และ (4.82)

$$\omega_0 = \sqrt{\frac{g_{m1} g_{m2} \beta_{z1} \beta_{z2}}{C_1 C_2}} \quad (4.81)$$

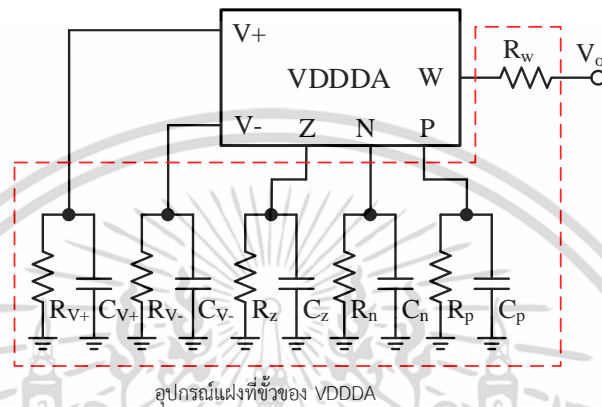
และ

$$Q = \frac{\beta_{z3} g_{m3} R + 1}{\beta_{n2} g_{m3} R} \sqrt{\frac{g_{m2} C_1 \beta_{z2}}{g_{m1} C_2 \beta_{z1}}} \quad (4.82)$$

เมื่อพิจารณาคูณสมบัติฟังก์ชันถ่ายโอนวงจรกรงความถี่รูปแบบแรงดันหลายหน้าที่แต่ละ ฟังก์ชัน สมการค่าความถี่ธรรมชาติ และค่าปัจจัยคุณภาพที่ได้ทำการวิเคราะห์ พบว่าตัวแปรความ ผิดพลาด β_z, β_n และ β_p ที่เพิ่มเข้ามาในสมการการส่งผ่านแรงดันของ VDDDA ตัวแปรนี้เป็นอัตราค่า ความผิดพลาดในการทำงานของวงจรในทางปฏิบัติจริง ซึ่งจะทำให้ผลการทำงานของวงจรที่ได้ เบี่ยงเบนไปจากอุดมคติ

2) การวิเคราะห์ผลกระทบต่อวงจรเนื่องจากอุปกรณ์แฝงภายในตัว VDDDA

ผลกระทบอีกอย่างหนึ่งที่มีผลต่อวงจรที่ออกแบบ คือ ความต้านทานและค่าความจุแฝงที่ขั้วต่างๆ ของ VDDDA ซึ่งเป็นปัจจัยส่งผลกระทบต่อสมรรถนะการทำงานของวงจร เป็นผลให้การทำงานคลาดเคลื่อนไปจากอุดมคติ โดยสามารถพิจารณาความต้านทานแฝงและค่าความจุแฝงที่เกิดขึ้นที่ขั้วต่างๆ ดังแสดงในรูปที่ 4.8



รูปที่ 4.8 ค่าความต้านทานและค่าความจุแฝงที่ขั้วของ VDDDA

จากรูปที่ 4.8 พิจารณาลักษณะอุปกรณ์แฝงที่ขั้วของ VDDDA ในสภาวะปกติขั้วที่มีอิมพีแดนซ์สูงของอุปกรณ์จะมีความต้านทานแฝงและค่าความจุแฝงอยู่ เกิดจากปัจจัยทางกายภาพและปัจจัยการผลิตของอุปกรณ์ ซึ่งจะส่งผลกระทบต่อการทำงานของวงจร ในการพิจารณาจะพิจารณาขั้วที่มีอิมพีแดนซ์สูงและต่อใช้งานร่วมกับอุปกรณ์อื่น ส่วนในขั้วที่มีอิมพีแดนซ์ต่ำจะไม่นำมาพิจารณาเพราะค่าความต้านทานที่เกิดขึ้นส่งผลกระทบต่อการทำงานของวงจรมากน้อยมาก อุปกรณ์ VDDDA ที่นำเสนอในวิทยานิพนธ์นี้ จะมีความต้านทานแฝงและความจุแฝงที่ส่งผลกระทบต่อกรณีวงจรทำงานที่ความถี่สูงและความถี่ต่ำดังนี้

ที่ขั้ว V_+ และขั้ว V_- เป็นขั้วอินพุตของวงจรขยายผลต่างแรงดันที่สามารถควบคุมอัตราขยายด้วยการปรับค่าความนำถ่ายโอน (g_m) เป็นขั้วที่มีอิมพีแดนซ์สูงจะมีความต้านทานและความจุแฝงเกิดขึ้นที่ขั้ว V_+ คือ R_{V+} และ C_{V+} ส่วนที่ขั้ว V_- คือ R_{V-} และ C_{V-}

ที่ขั้ว Z , N และขั้ว P เป็นอินพุตของวงจรผลต่างแรงดัน เป็นขั้วที่มีอิมพีแดนซ์สูงจะเกิดความต้านทานและความจุแฝงเกิดขึ้นที่ขั้ว Z คือ R_z และ C_z ที่ขั้ว N คือ R_n และ C_n และที่ขั้ว P คือ R_p และ C_p

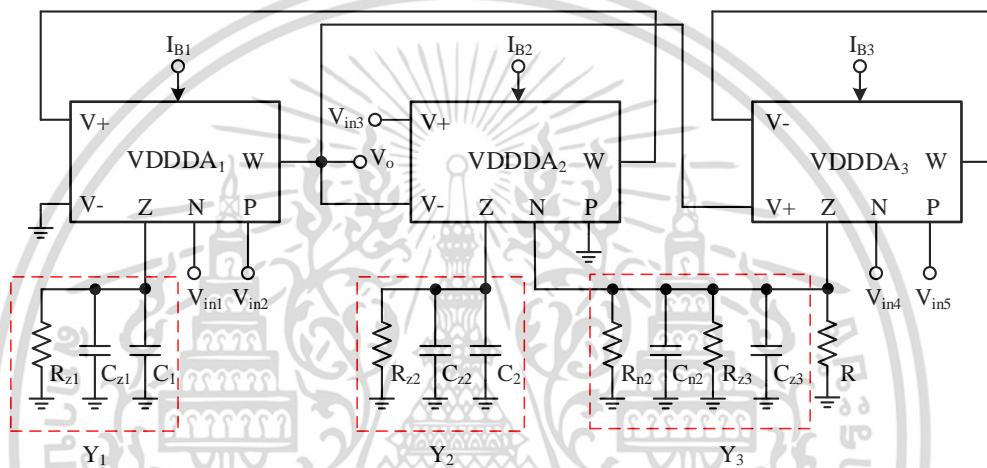
ที่ขั้ว W เป็นขั้วเอาต์พุตของ VDDDA โดยจะมีความต้านทานแฝงเกิดขึ้นที่ขั้ว W คือ R_w ซึ่งเป็นขั้วที่มีอิมพีแดนซ์ของวงจรต่ำมากเป็นผลให้ปัจจัยค่าอุปกรณ์แฝงภายในวงจรส่งผลกระทบต่อ

วงจรมากจึงไม่นำมาพิจารณาค่าความต้านทาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทำงานของวงจรรองความถี่หลายหน้าที่อันดับสองรูปแบบแรงดันที่นำเสนอ ในทางปฏิบัติอุปกรณ์ VDDDA ที่ใช้มีความต้านทานแฝงและค่าความจุแฝงที่ขั้วอินพุตของ VDDDA ซึ่งมีอิมพีแดนซ์สูง ดังนั้นเมื่อวงจรรองความถี่ทำงานความต้านทานแฝงและค่าความจุแฝงที่อินพุตของ VDDDA จะส่งผลกระทบต่อการทำงานของวงจรรองความถี่ที่นำเสนอ ส่วนขั้วเอาต์พุตที่มีอิมพีแดนซ์ต่ำและขั้วที่ต่อกับสัญญาณอินพุตจะไม่นำมาพิจารณาค่าอุปกรณ์แฝง เนื่องจากขั้วที่ต่อกับสัญญาณอินพุต ที่ขั้วอินพุตนั้นมีอิมพีแดนซ์ต่ำมากเป็นผลให้ปัจจัยค่าอุปกรณ์แฝงภายในวงจรส่งผลกระทบต่อ น้อยมาก จากรูปที่ 4.7 จะพิจารณาผลกระทบค่าอุปกรณ์แฝงที่เกิดขึ้นที่จุดต่างๆ ซึ่งสามารถแสดงการเชื่อมต่ออุปกรณ์ทั้งหมด ได้ดังรูปที่ 4.9



รูปที่ 4.9 วงจรรองความถี่ที่นำเสนอกรณีพิจารณาผลกระทบจากค่าอุปกรณ์แฝงที่ขั้วต่างๆ

จากวงจรรูปที่ 4.9 พิจารณาค่าความต้านทานแฝงและค่าความจุแฝงของวงจร เพื่อให้ง่ายต่อการพิจารณากำหนดให้ Y_1 , Y_2 และ Y_3 เป็นส่วนกลับค่าความต้านทานแฝงรวมที่เกิดจากตัวเก็บประจุแฝงและตัวความต้านทานแฝงรวม ในกรณีทำงานที่ความถี่สูง โดยมีรายละเอียดดังนี้

เมื่อพิจารณาที่จุด Y_1 จะได้ตั้งสมการที่ (4.83)

$$Y_1 = s(C_1 + C_{z1}) + G_{z1} \quad (4.83)$$

กำหนดให้ $C_{T1} = C_{z1} + C_1$ สามารถเขียนสมการ Y_1 ได้ตั้งสมการที่ (4.84)

$$Y_1 = sC_{T1} + G_{z1} \quad (4.84)$$

พิจารณาที่จุด Y_2 จะได้ตั้งสมการที่ (4.85)

$$Y_2 = s(C_2 + C_{z2}) + G_{z2} \quad (4.85)$$

กำหนดให้ $C_{T2} = C_{z2} + C_2$ สามารถเขียนสมการ Y_2 ได้ตั้งสมการที่ (4.86)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$Y_2 = sC_{T2} + G_{z2} \quad (4.86)$$

พิจารณาที่จุด Y_3 จะได้ตั้งสมการที่ (4.87)

$$Y_3 = s(C_{n2} + C_{z3}) + G_{n2} + G_{z3} \quad (4.87)$$

กำหนดให้ $C_{T3} = C_{n2} + C_{z3}$ และ $G_{T3} = G_{n2} + G_{z3}$ สามารถเขียนสมการ Y_3 ได้ตั้งสมการที่ (4.88)

$$Y_3 = sC_{T3} + G_{T3} \quad (4.88)$$

พิจารณาที่จุด V_o จะได้ตั้งสมการ (4.89)

$$V_o = V_{z1} - V_{in1} + V_{in2} \quad (4.89)$$

พิจารณาแรงดันตกคร่อม Y_1 ที่ขั้ว Z_1 โดยใช้กฎของโอห์ม โดยนำกระแสที่ไหลผ่าน Y_1 ซึ่งก็คือ $I_{z1} = g_{m1}V_{w2}$ หาด้วยแอดมิตแตนซ์ของ Y_1 ได้ตั้งสมการ (4.90)

$$V_{z1} = \frac{I_{z1}}{Y_1} = \frac{g_{m1}V_{w2}}{Y_1} \quad (4.90)$$

พิจารณาแรงดันเอาต์พุตที่ขั้ว W ของ VDDDA2 จะได้ตั้งสมการ (4.91)

$$V_{w2} = V_{z2} - V_{n2} \quad (4.91)$$

พิจารณาแรงดันตกคร่อม Y_2 ที่ขั้ว Z_2 โดยใช้กฎของโอห์ม โดยนำกระแสที่ไหลผ่าน Y_2 ซึ่งก็คือ $I_{z2} = g_{m2}(V_{in3} - V_o)$ หาด้วยแอดมิตแตนซ์ของ Y_2 ได้ตั้งสมการ (4.92)

$$V_{z2} = \frac{I_{z2}}{Y_2} = \frac{g_{m2}(V_{in3} - V_o)}{Y_2} - V_{n2} \quad (4.92)$$

พิจารณาแรงดันเอาต์พุตที่ขั้ว W ของ VDDDA3 จะได้ตั้งสมการ (4.93)

$$V_{w3} = V_{z3} - V_{in4} + V_{in5} \quad (4.93)$$

พิจารณาแรงดันตกคร่อม R และ Y_3 ที่ขั้ว Z_3 โดยใช้กฎของโอห์ม โดยนำกระแสที่ไหลผ่าน $R // \frac{1}{Y_3}$ ซึ่งก็คือ $I_{z3} = g_{m3}(V_o - V_{w3})$ คูณกับอิมพีแดนซ์ของ $R // \frac{1}{Y_3}$ เพื่อหา V_{z3} จะได้ตั้งสมการ (4.94)

$$V_{z3} = \frac{R}{Y_3 R + 1} I_{z3} = \frac{R g_{m3} (V_o - V_{w3})}{Y_3 R + 1} \quad (4.94)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แทนค่าสมการ (4.93) ลงในสมการ (4.94) จะได้ตั้งสมการ (4.95)

$$V_{z3} = \frac{Rg_{m3}(V_o - V_{z3} + V_{in4} - V_{in5})}{Y_3R + 1} \quad (4.95)$$

$$V_{z3}(Y_3R + 1 + Rg_{m3}) = Rg_{m3}(V_o + V_{in4} - V_{in5}) \quad (4.96)$$

$$V_{z3} = \frac{Rg_{m3}}{(Y_3R + Rg_{m3} + 1)}(V_o + V_{in4} - V_{in5}) \quad (4.97)$$

กำหนดให้ $k = \frac{Rg_{m3}}{(Y_3R + Rg_{m3} + 1)}$ แทนลงใน (4.97) จะได้ตั้งสมการ (4.98)

$$V_{z3} = k(V_o + V_{in4} - V_{in5}) \quad (4.98)$$

จากวงจร $V_{n2} = V_{z3}$ แทนค่าสมการ (4.98) ลงในสมการ (4.91) จะได้ตั้งสมการ (4.99)

$$V_{w2} = \frac{g_{m2}(V_{in3} - V_o)}{Y_2} - k(V_o + V_{in4} - V_{in5}) \quad (4.99)$$

แทนค่าสมการ (4.99) ลงในสมการ (4.90) จะได้สมการ (4.100)

$$V_{z1} = \frac{g_{m1}g_{m2}(V_{in3} - V_o)}{Y_1Y_2} - \frac{kg_{m1}(V_o + V_{in4} - V_{in5})}{Y_1} \quad (4.100)$$

แทนค่าสมการ (4.100) ลงในสมการ (4.89) จะได้สมการ (4.101)

$$V_o = \frac{g_{m1}g_{m2}(V_{in3} - V_o)}{Y_1Y_2} - \frac{kg_{m1}(V_o + V_{in4} - V_{in5})}{Y_1} + V_{in2} - V_{in1} \quad (4.101)$$

คูณด้วย Y_1Y_2 ในสมการ (4.101) จะได้สมการ (4.102)

$$V_o(Y_1Y_2 + g_{m1}g_{m2} + kg_{m1}Y_2) = \left(\frac{g_{m1}g_{m2}V_{in3} - kg_{m1}Y_2V_{in4} + kg_{m1}Y_2V_{in5} +}{V_{in2}Y_1Y_2 - V_{in1}Y_1Y_2} \right) \quad (4.102)$$

แทนค่า $Y_1 = sC_{T1} + G_{z1}$ และ $Y_2 = sC_{T2} + G_{z2}$ ลงในสมการ (4.102) จะได้สมการ (4.103)

$$V_o \left[(sC_{T1} + G_{z1})(sC_{T2} + G_{z2}) + \right] = \left[\begin{array}{l} g_{m1}g_{m2}V_{in3} - kg_{m1}(sC_{T2} + G_{z2})V_{in4} + \\ kg_{m1}(sC_{T2} + G_{z2})V_{in5} + \\ V_{in2}(sC_{T1} + G_{z1})(sC_{T2} + G_{z2}) - \\ V_{in1}(sC_{T1} + G_{z1})(sC_{T2} + G_{z2}) \end{array} \right] \quad (4.103)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จัดรูปแบบสมการเพื่อหา V_o จะได้สมการ (4.104)

$$V_o = \frac{\left[\begin{aligned} & \left[s^2 + s \left(\frac{G_{z2}}{C_{T2}} + \frac{G_{z1}}{C_{T1}} \right) + \frac{G_{z1}G_{z2}}{C_{T1}C_{T2}} \right] V_{in2} - \left[s^2 + s \left(\frac{G_{z2}}{C_{T2}} + \frac{G_{z1}}{C_{T1}} \right) + \frac{G_{z1}G_{z2}}{C_{T1}C_{T2}} \right] V_{in1} \\ & + kg_{m1} \left(\frac{s}{C_{T1}} + \frac{G_{z2}}{C_{T1}C_{T2}} \right) V_{in5} - kg_{m1} \left(\frac{s}{C_{T1}} + \frac{G_{z2}}{C_{T1}C_{T2}} \right) V_{in4} + \frac{g_{m1}g_{m2}}{C_{T1}C_{T2}} V_{in3} \end{aligned} \right]}{s^2 + s \left(\frac{G_{z2}}{C_{T2}} + \frac{G_{z1}}{C_{T1}} + \frac{g_{m1}k}{C_{T1}} \right) + \frac{g_{m1}g_{m2} + G_{z1}G_{z2} + G_{z2}g_{m1}k}{C_{T1}C_{T2}}} \quad (4.104)$$

จากสมการที่ (4.104) ถ้าความถี่ใช้งานของวงจร $f_{op} \ll \frac{1}{2\pi(C_{n2} + C_{z3})(R_{n2} // R_{z3})}$ จะเปรียบเสมือน $Y_3 = 0$ ดังนั้นจากสมการ $k = \frac{Rg_{m3}}{(Y_3R + Rg_{m3} + 1)}$ จะได้เป็น $k = \frac{Rg_{m3}}{Rg_{m3} + 1}$ การเลือก

ฟังก์ชันกรองความถี่ตามที่ต้องการ สามารถทำได้โดยการเลือกป้อนสัญญาณที่จุดอินพุต ได้ดังนี้

เมื่อกำหนดให้ $V_{in3} = V_{in}$ และ $V_{in1} = V_{in2} = V_{in4} = V_{in5} = 0$ จะได้ฟังก์ชันถ่ายโอนกรองผ่านความถี่ต่ำแบบไม่กลับเฟสดังสมการที่ (4.105)

$$\frac{V_o}{V_{in}} = \frac{\frac{g_{m1}g_{m2}}{C_{T1}C_{T2}}}{s^2 + s \left(\frac{G_{z2}}{C_{T2}} + \frac{G_{z1}}{C_{T1}} + \frac{g_{m1}k}{C_{T1}} \right) + \frac{g_{m1}g_{m2} + G_{z1}G_{z2} + G_{z2}g_{m1}k}{C_{T1}C_{T2}}} \quad (4.105)$$

เมื่อกำหนดให้ $V_{in2} = V_{in}$ และ $V_{in1} = V_{in3} = V_{in4} = V_{in5} = 0$ จะได้ฟังก์ชันถ่ายโอนกรองผ่านความถี่สูงแบบไม่กลับเฟสดังสมการที่ (4.106)

$$\frac{V_o}{V_{in}} = \frac{s^2 + s \left(\frac{G_{z2}}{C_{T2}} + \frac{G_{z1}}{C_{T1}} \right) + \frac{G_{z1}G_{z2}}{C_{T1}C_{T2}}}{s^2 + s \left(\frac{G_{z2}}{C_{T2}} + \frac{G_{z1}}{C_{T1}} + \frac{g_{m1}k}{C_{T1}} \right) + \frac{g_{m1}g_{m2} + G_{z1}G_{z2} + G_{z2}g_{m1}k}{C_{T1}C_{T2}}} \quad (4.106)$$

เมื่อกำหนดให้ $V_{in1} = V_{in}$ และ $V_{in2} = V_{in3} = V_{in4} = V_{in5} = 0$ จะได้ฟังก์ชันถ่ายโอนกรองผ่านความถี่สูงแบบกลับเฟสดังสมการที่ (4.107)

$$\frac{V_o}{V_{in}} = \frac{-s^2 - s \left(\frac{G_{z2}}{C_{T2}} + \frac{G_{z1}}{C_{T1}} \right) - \frac{G_{z1}G_{z2}}{C_{T1}C_{T2}}}{s^2 + s \left(\frac{G_{z2}}{C_{T2}} + \frac{G_{z1}}{C_{T1}} + \frac{g_{m1}k}{C_{T1}} \right) + \frac{g_{m1}g_{m2} + G_{z1}G_{z2} + G_{z2}g_{m1}k}{C_{T1}C_{T2}}} \quad (4.107)$$

เมื่อกำหนดให้ $V_{in5} = V_{in}$ และ $V_{in1} = V_{in2} = V_{in3} = V_{in4} = 0$ จะได้ฟังก์ชันถ่ายโอนกรองผ่านแถบความถี่แบบไม่กลับเฟสดังสมการที่ (4.108)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\frac{V_o}{V_{in}} = \frac{kg_{m1} \left(\frac{s}{C_{T1}} + \frac{G_{z2}}{C_{T1}C_{T2}} \right)}{s^2 + s \left(\frac{G_{z2}}{C_{T2}} + \frac{G_{z1}}{C_{T1}} + \frac{g_{m1}k}{C_{T1}} \right) + \frac{g_{m1}g_{m2} + G_{z1}G_{z2} + G_{z2}g_{m1}k}{C_{T1}C_{T2}}} \quad (4.108)$$

เมื่อกำหนดให้ $V_{in4} = V_{in}$ และ $V_{in1} = V_{in2} = V_{in3} = V_{in5} = 0$ จะได้ฟังก์ชันถ่ายโอนกรองผ่านแถบความถี่แบบกลับเฟสดังสมการที่ (4.109)

$$\frac{V_o}{V_{in}} = \frac{-kg_{m1} \left(\frac{s}{C_{T1}} + \frac{G_{z2}}{C_{T1}C_{T2}} \right)}{s^2 + s \left(\frac{G_{z2}}{C_{T2}} + \frac{G_{z1}}{C_{T1}} + \frac{g_{m1}k}{C_{T1}} \right) + \frac{g_{m1}g_{m2} + G_{z1}G_{z2} + G_{z2}g_{m1}k}{C_{T1}C_{T2}}} \quad (4.109)$$

เมื่อกำหนดให้ $V_{in2} = V_{in3} = V_{in}$ และ $V_{in1} = V_{in4} = V_{in5} = 0$ จะได้ฟังก์ชันถ่ายโอนกรองหยุดแถบความถี่แบบไม่กลับเฟสดังสมการที่ (4.110)

$$\frac{V_o}{V_{in}} = \frac{s^2 + s \left(\frac{G_{z2}}{C_{T2}} + \frac{G_{z1}}{C_{T1}} \right) + \frac{G_{z1}G_{z2}}{C_{T1}C_{T2}} + \frac{g_{m1}g_{m2}}{C_{T1}C_{T2}}}{s^2 + s \left(\frac{G_{z2}}{C_{T2}} + \frac{G_{z1}}{C_{T1}} + \frac{g_{m1}k}{C_{T1}} \right) + \frac{g_{m1}g_{m2} + G_{z1}G_{z2} + G_{z2}g_{m1}k}{C_{T1}C_{T2}}} \quad (4.110)$$

เมื่อกำหนดให้ $V_{in2} = V_{in3} = V_{in4} = V_{in}$ และ $V_{in1} = V_{in5} = 0$ จะได้ฟังก์ชันถ่ายโอนกรองผ่านทุกความถี่แบบไม่กลับเฟสดังสมการที่ (4.111)

$$\frac{V_o}{V_{in}} = \frac{s^2 + s \left(\frac{G_{z2}}{C_{T2}} + \frac{G_{z1}}{C_{T1}} \right) + \frac{G_{z1}G_{z2}}{C_{T1}C_{T2}} - kg_{m1} \left(\frac{s}{C_{T1}} + \frac{G_{z2}}{C_{T1}C_{T2}} \right) + \frac{g_{m1}g_{m2}}{C_{T1}C_{T2}}}{s^2 + s \left(\frac{G_{z2}}{C_{T2}} + \frac{G_{z1}}{C_{T1}} + \frac{g_{m1}k}{C_{T1}} \right) + \frac{g_{m1}g_{m2} + G_{z1}G_{z2} + G_{z2}g_{m1}k}{C_{T1}C_{T2}}} \quad (4.111)$$

จากสมการที่ (4.105) - (4.111) สามารถพิจารณาผลกระทบจากตัวเก็บประจุและตัวความต้านทานแฝงจากขั้วของ VDDDA ที่ส่งผลต่อค่าความถี่ธรรมชาติและค่าปัจจัยคุณภาพได้ดังสมการ

$$\omega_0 = \sqrt{\frac{g_{m1}g_{m2} + G_{z1}G_{z2} + G_{z2}g_{m1}k}{(C_1 + C_{z1})(C_2 + C_{z2})}} \quad (4.112)$$

และ

$$Q = \frac{(C_1 + C_{z1})(C_2 + C_{z2})}{(C_1 + C_{z1})G_{z2} + (C_2 + C_{z2})G_{z1} + (C_2 + C_{z2})g_{m1}k} \sqrt{\frac{g_{m1}g_{m2} + G_{z1}G_{z2} + G_{z2}g_{m1}k}{(C_1 + C_{z1})(C_2 + C_{z2})}} \quad (4.113)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากการวิเคราะห์สมการที่ (4.112) และ (4.113) เมื่อนำความต้านทานและความจุแฝงของ VDDDA มาพิจารณาร่วมกันในเทอมของสมการฟังก์ชันถ่ายโอนของวงจรรองความถี่หลายฟังก์ชันรูปแบบแรงดัน จะได้สมการค่าความถี่ธรรมชาติและค่าปัจจัยคุณภาพที่มีค่าตัวแปรเหล่านั้นร่วมด้วย ซึ่งค่าตัวแปรดังกล่าวนี้ เกิดขึ้นได้จากค่าความต้านทานและค่าความจุแฝงในโครงสร้างภายในของ VDDDA และส่งผลต่อการทำงานของวงจรในทางปฏิบัติ ทำให้ได้ค่าที่ความคลาดเคลื่อนไปจากค่าในอุดมคติ ซึ่งจะมากหรือน้อยขึ้นอยู่กับค่าความต้านทานและความจุแฝงดังกล่าว

4.4.3 การวิเคราะห์หาค่าความไว

ในการออกแบบวงจรรองความถี่การวิเคราะห์หาค่าความไวของอุปกรณ์ (Sensitivity) คือ การหาค่าความเปลี่ยนแปลงที่เกิดขึ้นต่อคุณสมบัติของวงจร เมื่อค่าของอุปกรณ์ที่ใช้ในวงจรจริงมีความคลาดเคลื่อนไปจากค่าที่ได้จากการออกแบบไว้ ทั้งนี้วงจรรองความถี่ที่ดีควรจะเป็นวงจรที่มีความไวต่ำ เพราะการเปลี่ยนแปลงของค่าอุปกรณ์จะไม่ส่งผลต่อคุณสมบัติของวงจร การวิเคราะห์ค่าความไวของวงจรรองความถี่หลายฟังก์ชันโดยใช้ VDDDA ที่นำเสนอจะเป็นการพิจารณาหาความไวของตัวแปรอุปกรณ์ที่ใช้ ที่ส่งผลต่อค่าความถี่ธรรมชาติและค่าปัจจัยคุณภาพจากสมการที่ (4.55) และสมการที่ (4.56) พิจารณาเมื่อวงจรทำงานในอุดมคติตัวแปรอุปกรณ์แอกทีฟและอุปกรณ์พาสซีฟ คือ g_{m1} , g_{m2} , C_1 , C_2 , g_{m3} และ R ส่งผลต่อค่าความถี่ธรรมชาติและค่าปัจจัยคุณภาพดังนี้

$$S_{g_{m1}}^{a_0} = S_{g_{m2}}^{a_0} = S_{C_1}^Q = S_{g_{m2}}^Q = \frac{1}{2} \quad (4.114)$$

$$S_{C_1}^{a_0} = S_{C_2}^{a_0} = S_{g_{m1}}^Q = S_{C_2}^Q = -\frac{1}{2} \quad (4.115)$$

$$S_R^Q = S_{g_{m3}}^Q = -\frac{1}{g_{m3}R + 1} \quad (4.116)$$

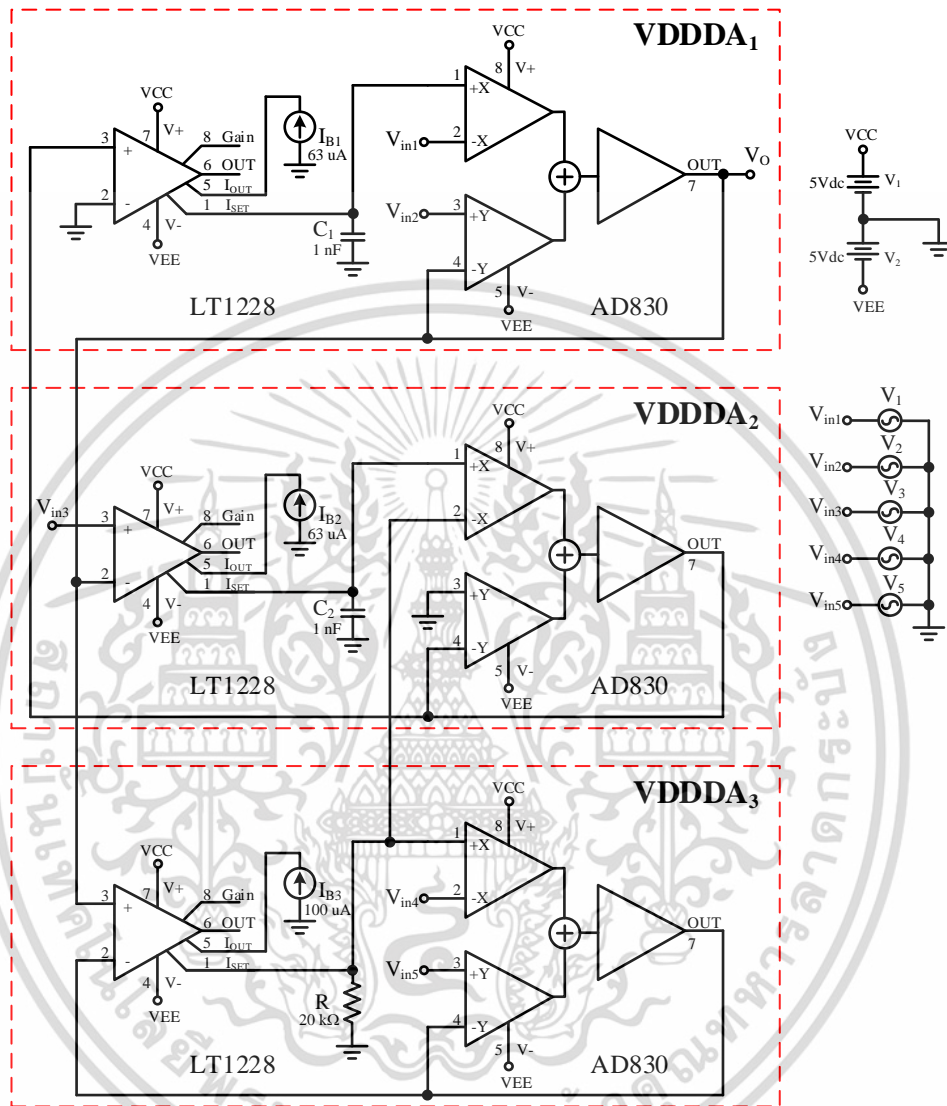
4.5 ผลการทดสอบสมรรถนะของวงจร

เพื่อเป็นการยืนยันสมรรถนะของวงจรรองความถี่หลายหน้าที่อันดับสองรูปแบบแรงดัน ที่มีอินพุตอิมพีแดนซ์สูง และเอาต์พุตอิมพีแดนซ์ต่ำ ว่ามีคุณสมบัติเป็นไปตามวัตถุประสงค์ และเป็นไปตามหลักการที่ได้สังเคราะห์ และวิเคราะห์ จะนำเสนอผลการทดสอบสมรรถนะของวงจรรองความถี่ที่นำเสนอด้วยโปรแกรม PSPICE และผลการทดสอบสมรรถนะของวงจรรองความถี่ที่นำเสนอด้วยการต่อวงจรจริง ซึ่งมีรายละเอียดดังต่อไปนี้

4.5.1 ผลการทดสอบสมรรถนะของวงจรรองความถี่ที่นำเสนอด้วยโปรแกรม PSPICE

การทดสอบสมรรถนะของวงจรรองความถี่ที่นำเสนอในรูปที่ 4.7 โครงสร้างของ VDDDA ใช้ไอซีเบอร์ LT1228 ทำหน้าที่เป็นวงจรขยายความนำถ่ายโอน และไอซีเบอร์ AD830 ทำหน้าที่เป็นวงจรผลต่างแรงดันแสดงวงจรดังรูปที่ 4.10 เพื่อยืนยันผลการทดสอบสมรรถนะของวงจรรองความถี่ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ที่นำเสนอด้วยโปรแกรม PSPICE ทดสอบวงจรโดยใช้แหล่งจ่ายแรงดันไฟฟ้ากระแสตรง $\pm 5V$ กำหนดให้ $C_1 = C_2 = 1 \text{ nF}$, $R = 20 \text{ k}\Omega$, $I_{B1} = I_{B2} = 63 \text{ }\mu\text{A}$ และ $I_{B3} = 100 \text{ }\mu\text{A}$

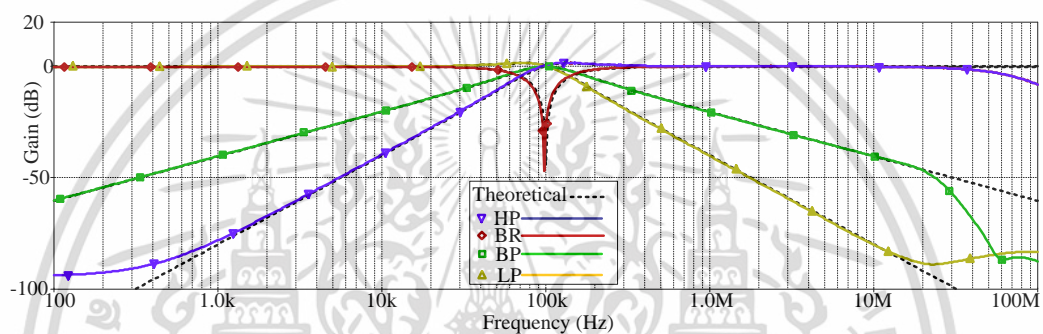


รูปที่ 4.10 วงจรกรองความถี่ที่นำเสนอทดสอบสมรรถนะการทำงานโดยใช้โปรแกรม PSPICE

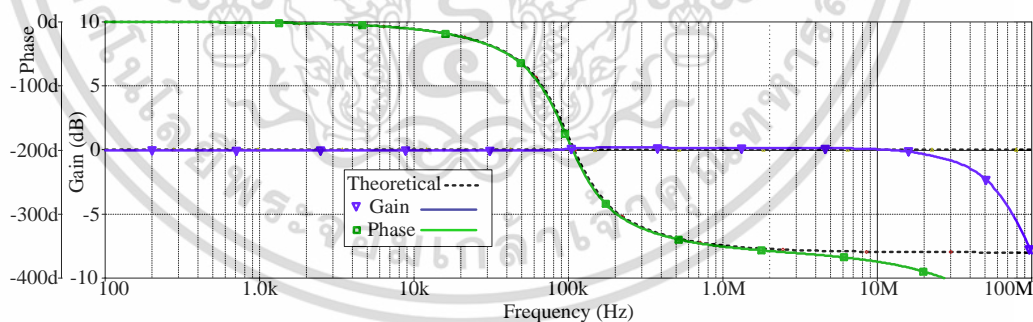
การทดสอบผลการตอบสนองทางความถี่โดยป้อนอินพุตเป็นสัญญาณไซน์ เพื่อให้วงจรตอบสนองฟังก์ชันการทำงานตามตารางที่ 4.1 พบว่าวงจรสามารถตอบสนองฟังก์ชันกรองความถี่ได้ 5 ฟังก์ชัน โดยมีฟังก์ชันที่ไม่กลับเฟส 5 ฟังก์ชัน คือ กรองผ่านความถี่ต่ำ กรองผ่านความถี่สูง กรองผ่านแถบความถี่ กรองหยุดแถบความถี่ และกรองผ่านทุกความถี่ และฟังก์ชันที่กลับเฟสอีก 2 ฟังก์ชัน คือ กรองผ่านความถี่สูง และกรองผ่านแถบความถี่ โดยเลือกฟังก์ชันการทำงานด้วยวิธีควบคุมการจ่ายสัญญาณที่อินพุตของวงจร ตามที่ได้วิเคราะห์ไว้ในสมการที่ (4.48) - (4.54) ผลตอบสนองทางความถี่

ของวงจรกรองผ่านความถี่ต่ำ กรองผ่านความถี่สูง กรองผ่านแถบความถี่ และกรองหยุดแถบความถี่ เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้สำหรับการใช้งานเฉพาะเท่านั้น เมื่ออนุญาตให้เผยแพร่โดยไม่ระบุชื่อผู้จัดทำ ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แสดงดังรูปที่ 4.11 ผลตอบสนองทางความถี่ของขนาดและเฟสของวงจรกรองผ่านทุกความถี่ แสดงดังรูปที่ 4.12 โดยผลตอบสนองที่ได้จากรูปที่ 4.11 และ 4.12 เป็นค่าที่น่าพึงพอใจ โดยผลการจำลองได้ค่าความถี่ธรรมชาติเท่ากับ 98.4 kHz และค่าปัจจัยคุณภาพเท่ากับ 1.05 เมื่อคำนวณค่าจากทฤษฎีในสมการที่ (4.57) และ (4.58) ได้ค่าความถี่ธรรมชาติเท่ากับ 100.3 kHz และค่าปัจจัยคุณภาพเท่ากับ 1 ค่าที่ได้จากการจำลองเบี่ยงเบนไปจากการคำนวณในทางทฤษฎี 1.89% สาเหตุมาจากกรณีที่วงจรทำงานไม่เป็นไปตามอุดมคติ มีผลกระทบจากความผิดพลาดในการส่งผ่านแรงดันจากอินพุตไปยังเอาต์พุตของ VDDDA ซึ่งได้วิเคราะห์ไว้ในสมการที่ (4.74) - (4.80) และผลกระทบเนื่องจากความต้านทานและความจุแฝงในตัว VDDDA ดังที่ได้วิเคราะห์ไว้ในสมการที่ (4.105) - (4.111)



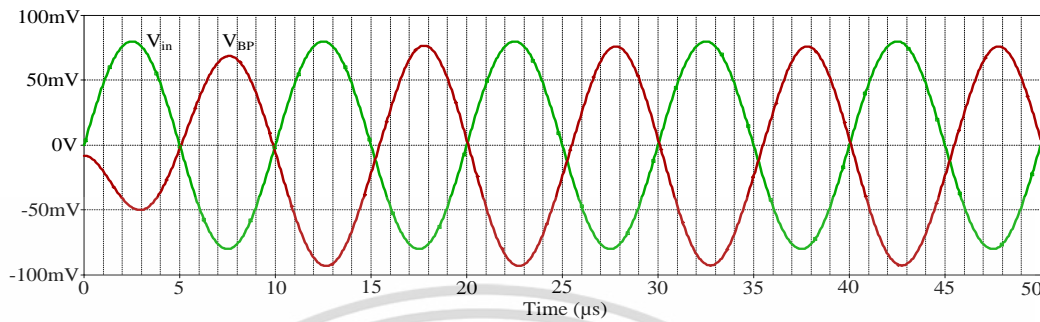
รูปที่ 4.11 ผลตอบสนองการทำงานของฟังก์ชันกรองผ่านความถี่ต่ำ กรองผ่านความถี่สูง กรองผ่านแถบความถี่ และกรองหยุดแถบความถี่แบบไม่กลับเฟส



รูปที่ 4.12 ผลตอบสนองทางความถี่และเฟสของฟังก์ชันกรองผ่านทุกความถี่แบบไม่กลับเฟส

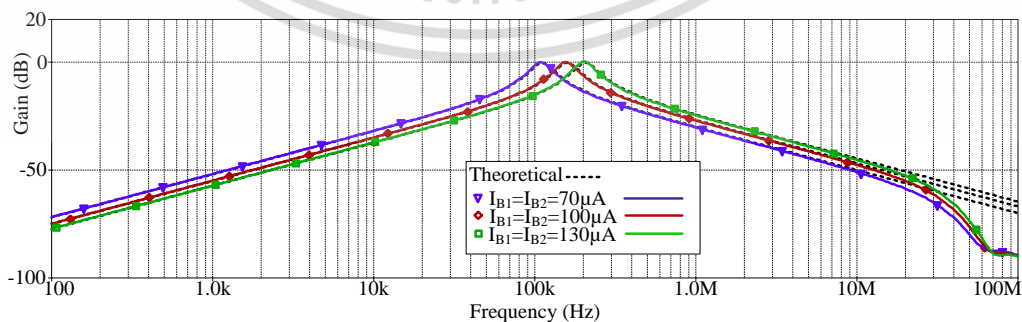
เมื่อป้อนแรงดันอินพุตสัญญาณไซน์ 160 mVp-p ความถี่ $f_0 = 100\text{kHz}$ เข้าที่อินพุต V_{in4} ให้กับวงจรกรองความถี่ที่น่าเสนอ เพื่อทดสอบผลตอบสนองทางเวลา (Transient) ในสภาวะชั่วขณะของรูปคลื่นจากช่วงเริ่มต้นการทำงานจนถึงสภาวะเสถียร เปรียบเทียบความสัมพันธ์แรงดันสัญญาณอินพุต และสัญญาณเอาต์พุตของฟังก์ชันกรองผ่านแถบความถี่แบบกลับเฟส พบว่าการตอบสนองทางเวลาจากสภาวะการทำงานของวงจรตั้งแต่เริ่มต้นจนเข้าสู่สภาวะเสถียร ค่าแรงดันเอาต์พุตมีความเอกสการนี้เป็นเอกสการที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สอดคล้องกับทฤษฎีที่ได้วิเคราะห์ไว้ ซึ่งสัญญาณเอาต์พุตมีขนาดใกล้เคียงกับสัญญาณอินพุต ดังรูปที่ 4.13



รูปที่ 4.13 เปรียบเทียบผลตอบสนองทางเวลา สัญญาณอินพุตและเอาต์พุตของ ฟังก์ชันกรองผ่านแถบความถี่แบบกลับเฟสที่ความถี่ f_0

การทดสอบสมรรถนะการควบคุมความถี่ด้วยวิธีทางอิเล็กทรอนิกส์ จำลองการทำงานของ วงจรกรองความถี่ที่นำเสนอด้วยการปรับค่ากระแส I_{B1} และ I_{B2} โดยไม่มีการปรับค่าปัจจัยคุณภาพ เพื่อปรับเปลี่ยนความถี่ f_0 โดยทดสอบที่ฟังก์ชันกรองผ่านแถบความถี่แบบไม่กลับเฟส จากสมการที่ (4.57)-(4.58) กำหนดให้ $C_1 = C_2 = 1 \text{ nF}$, $R = 500 \text{ } \Omega$, $I_{B3} = 80 \text{ } \mu\text{A}$ และปรับค่ากระแส $I_{B1} = I_{B2} = 70 \text{ } \mu\text{A}$, $100 \text{ } \mu\text{A}$ และ $130 \text{ } \mu\text{A}$ ตามลำดับ ผลการทดสอบการทำงานของวงจรพบว่าการตอบสนอง ฟังก์ชันกรองผ่านแถบความถี่แบบไม่กลับเฟส ด้วยการปรับค่ากระแสส่งผลให้ค่าความถี่ธรรมชาติ เปลี่ยนแปลงไปเป็น 109.1 kHz, 155.9 kHz และ 202.7 kHz ตามลำดับ ดังแสดงในรูปที่ 4.14 เมื่อ แทนค่ากระแส I_{B1} และ I_{B2} ลงในสมการที่ (4.57) ทำให้ได้ค่าความถี่ธรรมชาติจากการคำนวณ คือ 111.4 kHz, 159.2 kHz และ 206.9 kHz ตามลำดับ ซึ่งค่าความถี่ที่ได้จากการคำนวณและการ จำลองการทำงานมีค่าแตกต่างกัน 2.06%, 2.07% และ 2.02% ตามลำดับ

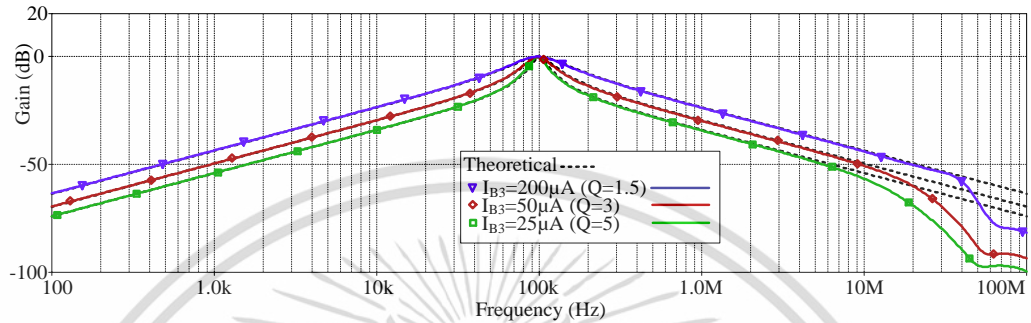


รูปที่ 4.14 ผลตอบสนองของฟังก์ชันกรองผ่านแถบความถี่แบบไม่กลับเฟส

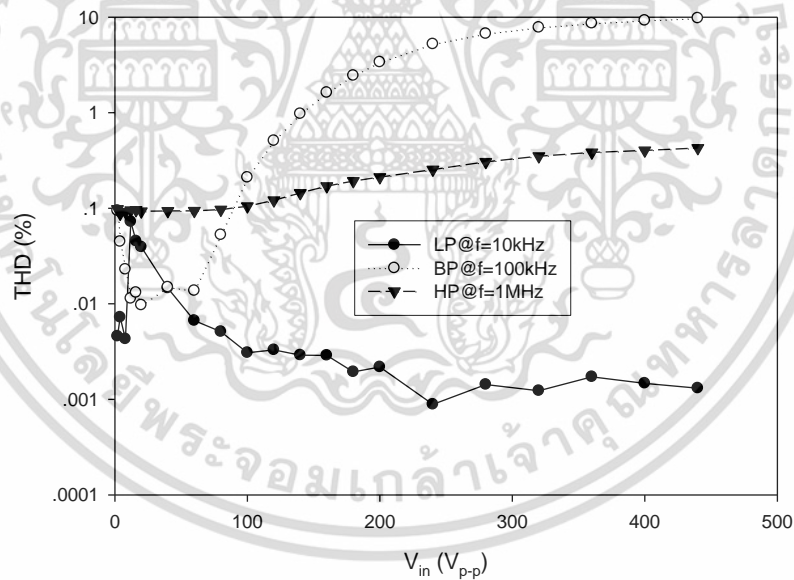
เมื่อปรับค่า I_{B1} และ I_{B2} โดยไม่ส่งผลต่อค่าปัจจัยคุณภาพ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ผลการทดสอบในรูปที่ 4.15 แสดงให้เห็นถึงการปรับค่าความถี่ธรรมชาติและค่าปัจจัยคุณภาพได้อย่างอิสระ ให้ค่าผลตอบสนองฟังก์ชันกรองผ่านแถบความถี่แบบไม่กลับเฟสคงที่ โดยกำหนดให้ตัวเก็บประจุ $C_1 = C_2 = 1 \text{ nF}$, $R = 1 \text{ k}\Omega$, $I_{B1} = I_{B2} = 63 \text{ }\mu\text{A}$ และปรับค่ากระแส $I_{B3} = 25 \text{ }\mu\text{A}$, $50 \text{ }\mu\text{A}$ และ $200 \text{ }\mu\text{A}$ ตามลำดับ



รูปที่ 4.15 ผลตอบสนองของฟังก์ชันกรองผ่านแถบความถี่แบบไม่กลับเฟส เมื่อปรับค่า I_{B3} โดยไม่ส่งผลต่อค่าความถี่



รูปที่ 4.16 ความผิดเพี้ยนทางฮาร์โมนิกของฟังก์ชัน LP, HP และ BP แบบไม่กลับเฟส

การทดสอบย่านการรับระดับแรงดันสัญญาณอินพุต (Input Dynamic Range) โดยป้อนสัญญาณไซน์ที่ชั่ววินาทีของวงจร กำหนดค่าความถี่ใช้งานเป็น 10 kHz, 100 kHz และ 1 MHz ตามลำดับ โดยป้อนให้กับวงจรกรองผ่านความถี่ต่ำแบบไม่กลับเฟส กรองผ่านความถี่สูงแบบไม่กลับเฟส และกรองผ่านแถบความถี่แบบไม่กลับเฟส ตามลำดับ เพื่อหาค่าความผิดเพี้ยนทางฮาร์โมนิก เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

(Total Harmonic Distortion : THD) ผลการจำลองการทำงานแสดงดังรูปที่ 4.16 พบว่าสัญญาณเอาต์พุตของวงจรกรองผ่านแถบความถี่แบบไม่กลับเฟสจะมีค่าไม่เป็นเชิงเส้นเมื่อสัญญาณอินพุตมีขนาดมากกว่า 140 mVp-p โดยมีค่าความผิดเพี้ยนทางฮาร์โมนิกเกิน 1% และเมื่อค่าแรงดันอินพุตที่ป้อนสูงขึ้นจะส่งผลให้ค่าความเพี้ยนทางฮาร์โมนิกสูงขึ้นตามไปด้วย

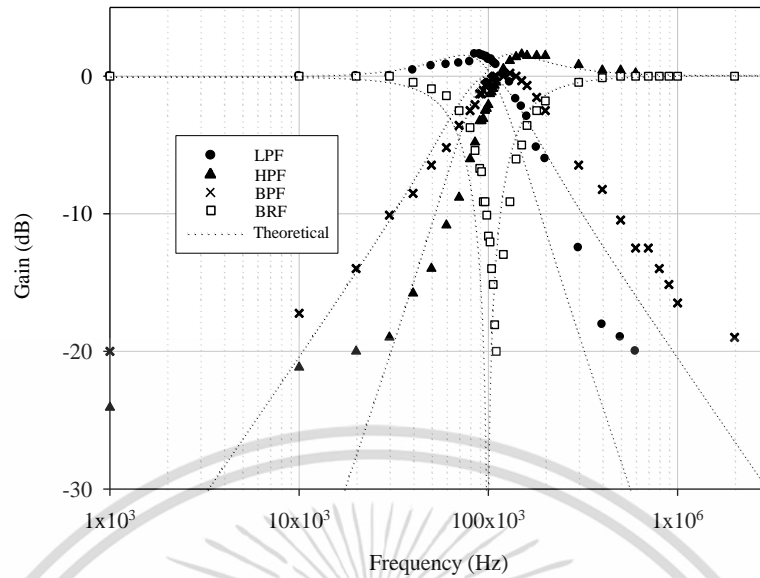
4.5.2 ผลการทดสอบสมรรถนะของวงจรกรองความถี่ที่นำเสนอด้วยการต่อวงจรจริง

เพื่อเป็นการแสดงถึงความสามารถในการทำงานของวงจรกรองความถี่ที่นำเสนอด้วยการต่อวงจรจริง การทดสอบวงจรจะใช้ไอซีสำเร็จรูปที่มีในเชิงพาณิชย์เบอร์ LT1228 ทำหน้าที่เป็นวงจรขยายความนำถ่ายโอน และไอซีเบอร์ AD830 ทำหน้าที่เป็นวงจรผลต่างแรงดัน โดยมีเครื่องมือที่ใช้ในการทดสอบดังนี้

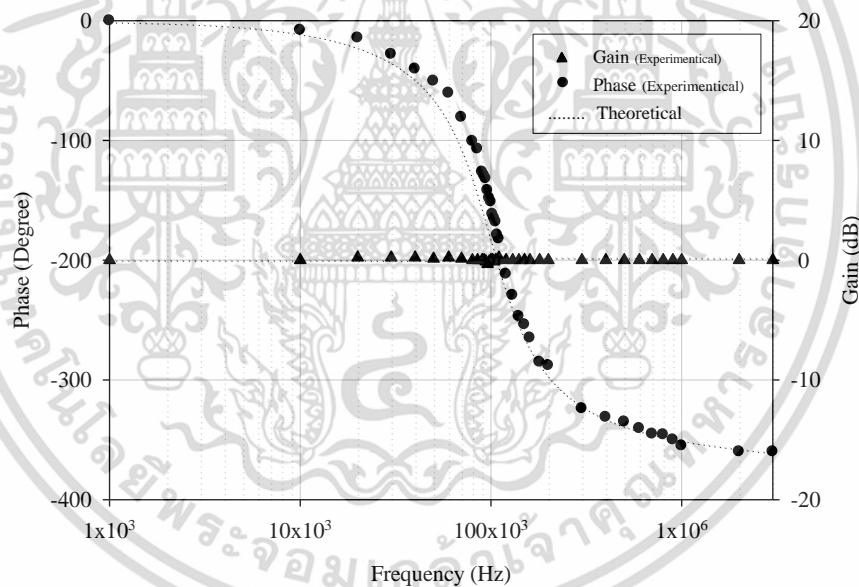
1. แหล่งจ่ายไฟฟ้ากระแสตรงยี่ห้อ GW INSTEK รุ่น GPS-3303
2. เครื่องวัดสัญญาณทางไฟฟ้าดิจิตอลออสซิลโลสโคปยี่ห้อ GW INSTEK รุ่น GDS-1072-U
3. เครื่องกำเนิดสัญญาณยี่ห้อ GW INSTEK รุ่น SFG-1003
4. ดิจิตอลมัลติมิเตอร์ยี่ห้อ FLUKE รุ่น 115

ในการทดสอบใช้แรงดันไฟฟ้ากระแสตรง $\pm 5V$ ตัวเก็บประจุ $C_1 = C_2 = 1 \text{ nF}$, $R = 20 \text{ k}\Omega$, $I_{B1} = I_{B2} = 63 \text{ }\mu\text{A}$ และ $I_{B3} = 100 \text{ }\mu\text{A}$ ป้อนสัญญาณอินพุตเป็นสัญญาณไซน์ขนาด 80 mVp-p ปรับค่าความถี่ของสัญญาณไซน์ที่ 1 kHz – 3 MHz และวัดค่าสัญญาณแรงดันเอาต์พุตเปรียบเทียบกับสัญญาณแรงดันอินพุตของวงจร หาค่าการตอบสนองของความถี่ของสัญญาณแรงดันเอาต์พุตของวงจรในแต่ละช่วงความถี่

จากการทดสอบและบันทึกผลสมรรถนะของวงจรกรองความถี่ที่ได้จากการต่อวงจรจริงในรูปแบบอัตราส่วนเอาต์พุตต่ออินพุตของแต่ละช่วงความถี่ ฟังก์ชันกรองผ่านความถี่ต่ำแบบไม่กลับเฟส กรองผ่านความถี่สูงแบบไม่กลับเฟส กรองผ่านแถบความถี่แบบไม่กลับเฟส กรองหยุดแถบความถี่แบบไม่กลับเฟส และกรองผ่านทุกความถี่แบบไม่กลับเฟส หาค่าการตอบสนองของความถี่ของสัญญาณแรงดันเอาต์พุตต่ออินพุตได้จาก $20\log(V_o/V_{in})$ มีหน่วยเป็นเดซิเบล (dB) ได้ค่าความถี่ธรรมชาติเท่ากับ 97 kHz ค่าปัจจัยคุณภาพเท่ากับ 1.5 โดยค่าความถี่ที่ได้จากการคำนวณมีค่าเท่ากับ 100.3 kHz พบว่าผลการทดสอบสมรรถนะของวงจรกรองความถี่ที่ได้จากการต่อวงจรจริงเบี่ยงเบนไปจากการคำนวณในทางทฤษฎี 3.29% โดยค่าที่เบี่ยงเบนเกิดขึ้นจากความผิดพลาดของอัตราการส่งผ่านแรงดันอินพุตไปยังเอาต์พุต และค่าอุปกรณ์แฝงภายในตัว VDDDA ตามที่ได้นำเสนอไปในหัวข้อ 4.4.2 ผลตอบสนองความถี่ของวงจรกรองความถี่แสดงในรูปที่ 4.17 และผลตอบสนองทางขนาดและเฟสของฟังก์ชันกรองผ่านทุกความถี่แบบไม่กลับเฟส แสดงในรูปที่ 4.18



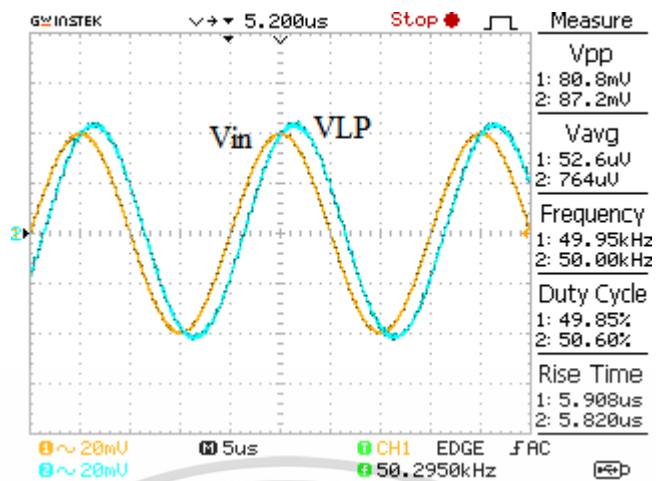
รูปที่ 4.17 ผลตอบสนองความถี่ของวงจรกรองความถี่ที่นำเสนอจากการต่อวงจรจริง



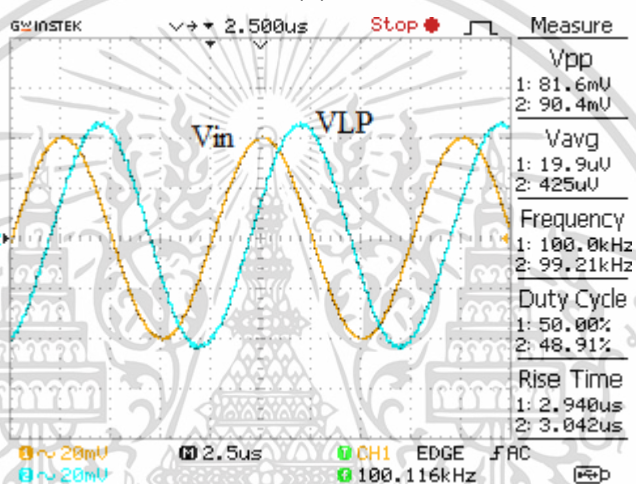
รูปที่ 4.18 ผลตอบสนองทางเฟสของฟังก์ชันกรองผ่านทุกความถี่แบบไม่กลับเฟสจากการต่อวงจรจริง

ผลการวัดสัญญาณเอาต์พุตของวงจรกรองความถี่ทุกฟังก์ชันที่นำเสนอแสดงดังรูปที่ 4.19 ถึง 4.25 โดยป้อนสัญญาณอินพุตเป็นสัญญาณไซน์ขนาด 80 mVp-p ที่ความถี่ 50 kHz , 100 kHz และ 300 kHz ตามลำดับ

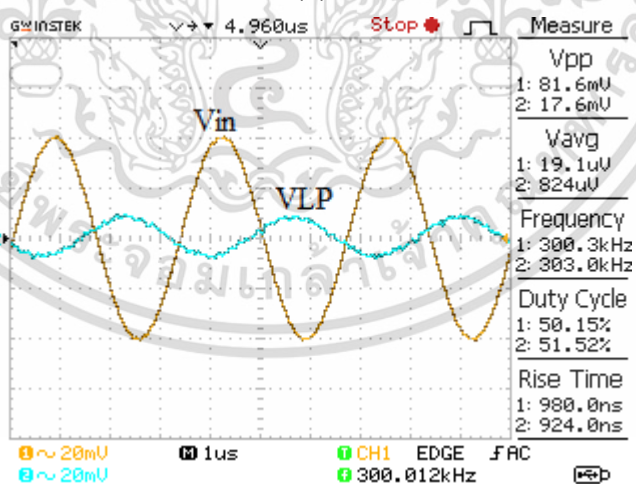
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ก)



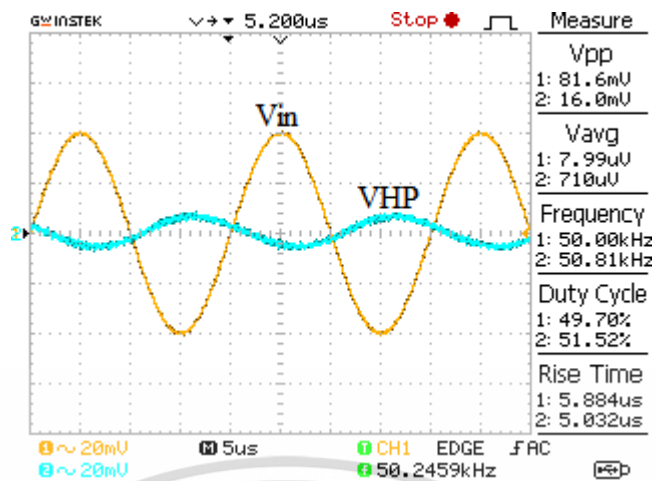
(ข)



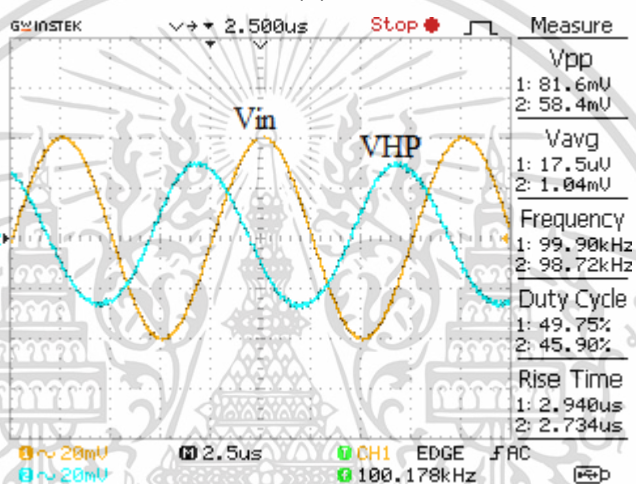
(ค)

รูปที่ 4.19 ผลการวัดสัญญาณ V_{in} และ V_o ของวงจรกรองผ่านความถี่ต่ำแบบไม่กลับเฟส สำหรับ (ก) $f = 50$ kHz, (ข) $f = 100$ kHz และ (ค) $f = 300$ kHz

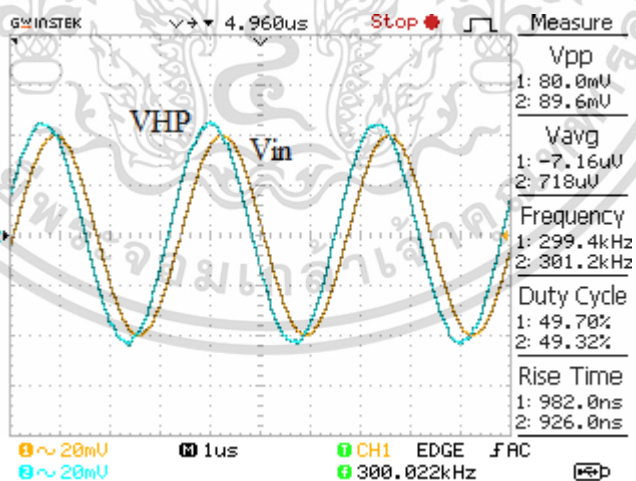
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ก)



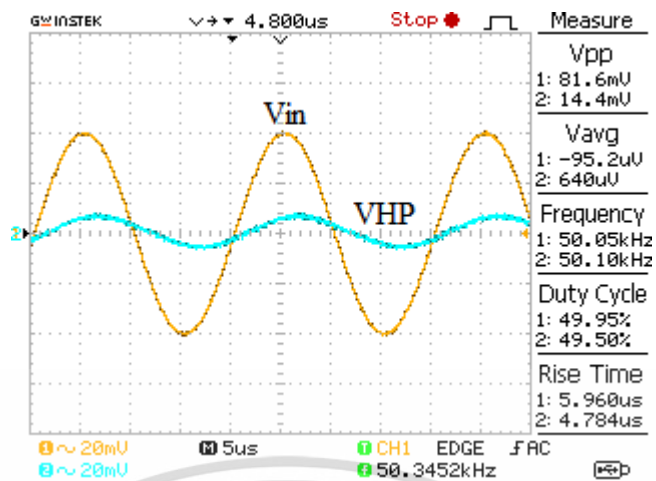
(ข)



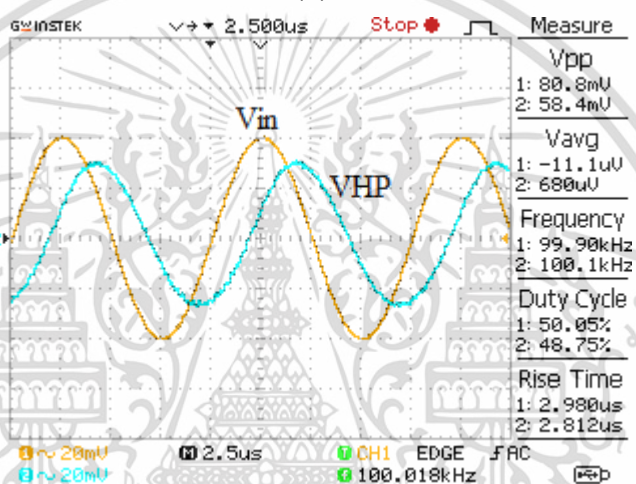
(ค)

รูปที่ 4.20 ผลการวัดสัญญาณ V_{in} และ V_o ของวงจรกรองผ่านความถี่สูงแบบไม่กลับเฟส สำหรับ (ก) $f = 50$ kHz, (ข) $f = 100$ kHz และ (ค) $f = 300$ kHz

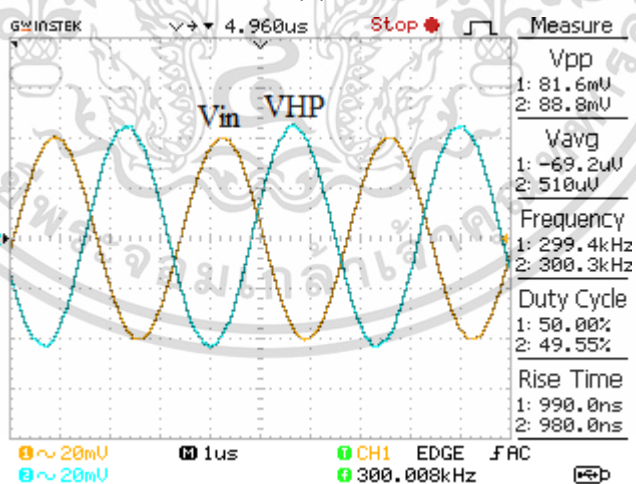
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ก)



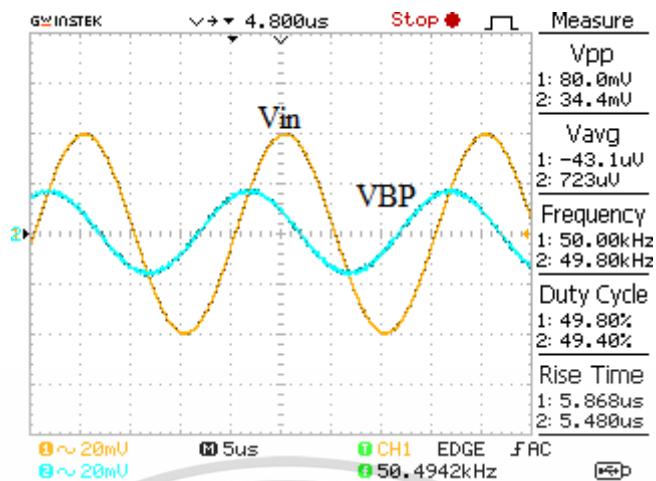
(ข)



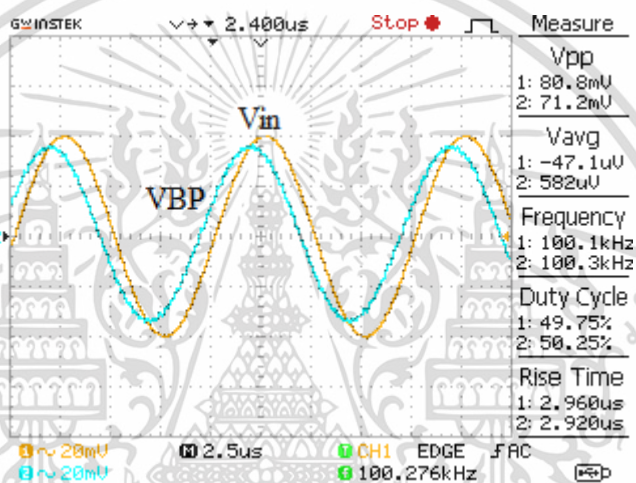
(ค)

รูปที่ 4.21 ผลการวัดสัญญาณ V_{in} และ V_o ของวงจรกรองผ่านความถี่สูงแบบกลับเฟส สำหรับ (ก) $f = 50$ kHz, (ข) $f = 100$ kHz และ (ค) $f = 300$ kHz

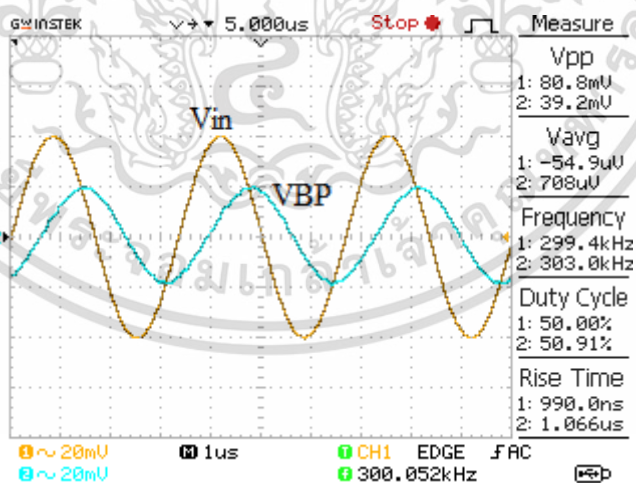
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ก)



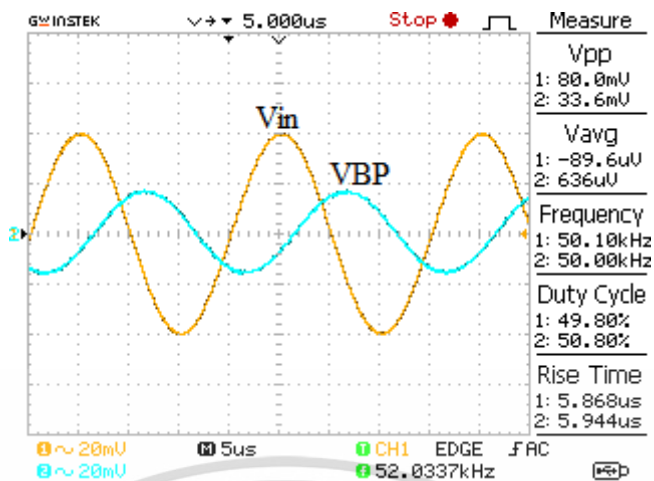
(ข)



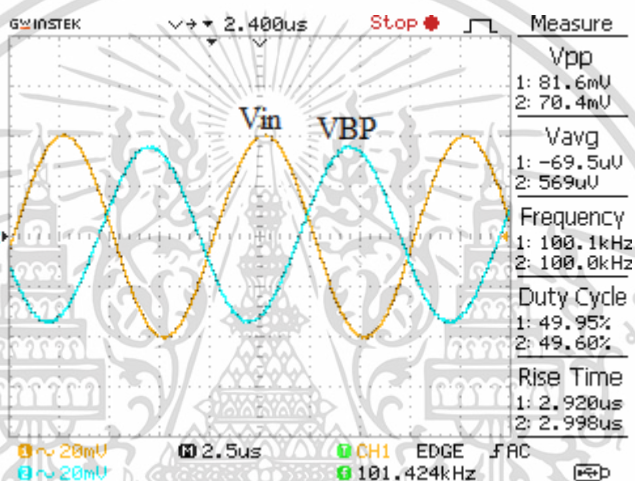
(ค)

รูปที่ 4.22 ผลการวัดสัญญาณ V_{in} และ V_o ของวงจรกรองผ่านแถบความถี่แบบไม่กลับเฟส สำหรับ (ก) $f = 50 \text{ kHz}$, (ข) $f = 100 \text{ kHz}$ และ (ค) $f = 300 \text{ kHz}$

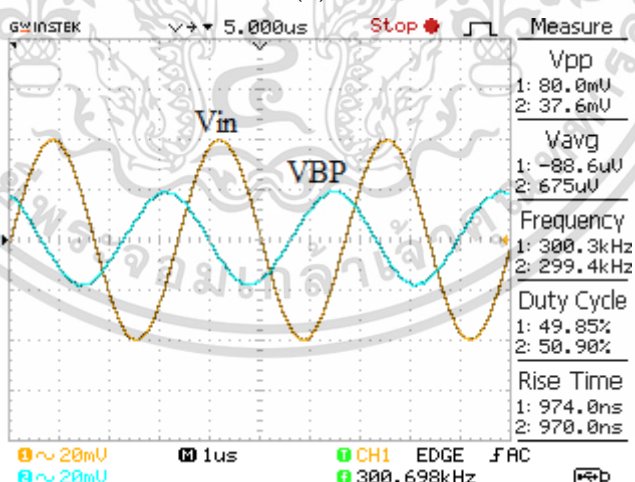
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ก)



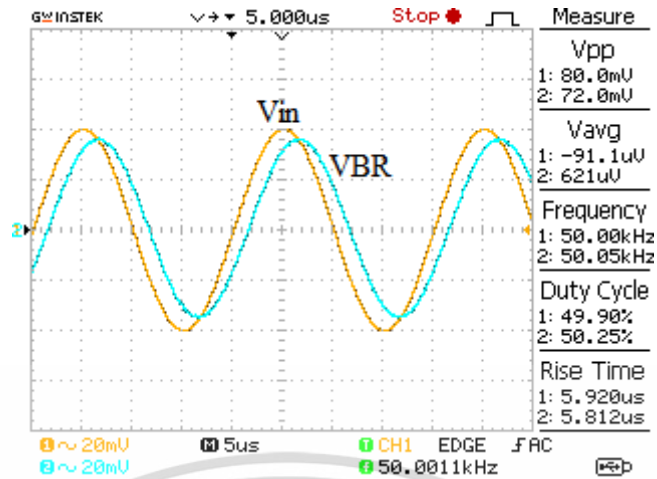
(ข)



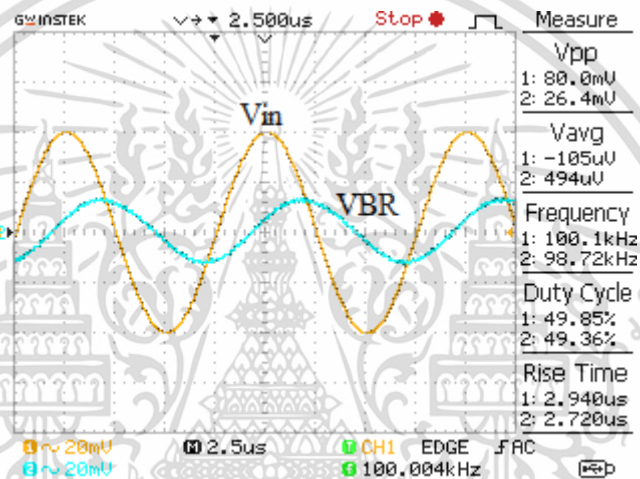
(ค)

รูปที่ 4.23 ผลการวัดสัญญาณ V_{in} และ V_o ของวงจรกรองผ่านแถบความถี่แบบกลับเฟส สำหรับ (ก) $f = 50 \text{ kHz}$, (ข) $f = 100 \text{ kHz}$ และ (ค) $f = 300 \text{ kHz}$

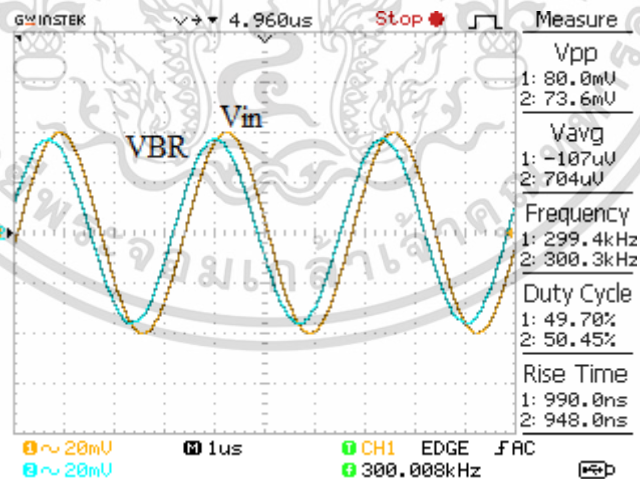
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ก)



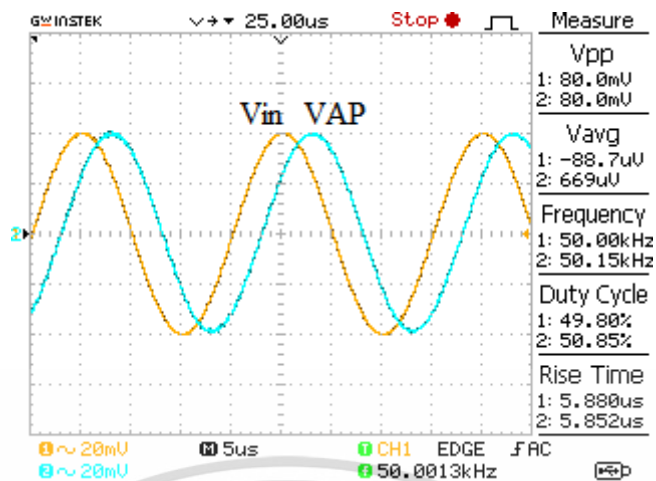
(ข)



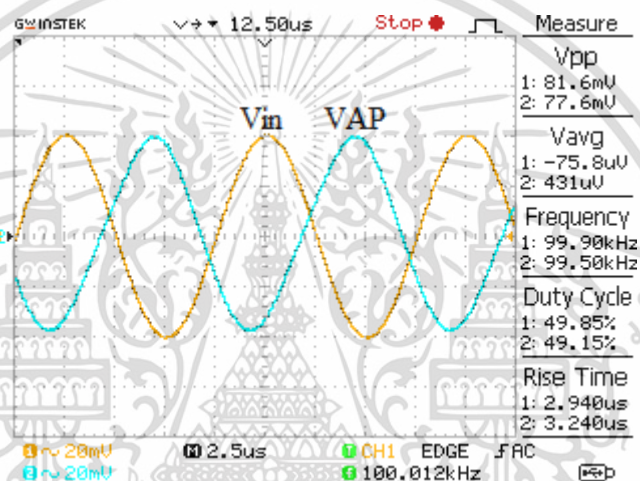
(ค)

รูปที่ 4.24 ผลการวัดสัญญาณ V_{in} และ V_o ของวงจรกรองหยุดแถบความถี่แบบไม่กลับเฟส สำหรับ (ก) $f = 50$ kHz, (ข) $f = 100$ kHz และ (ค) $f = 300$ kHz

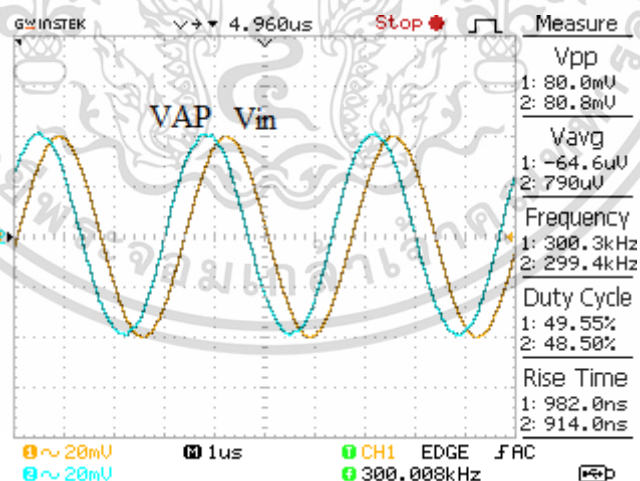
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ก)



(ข)

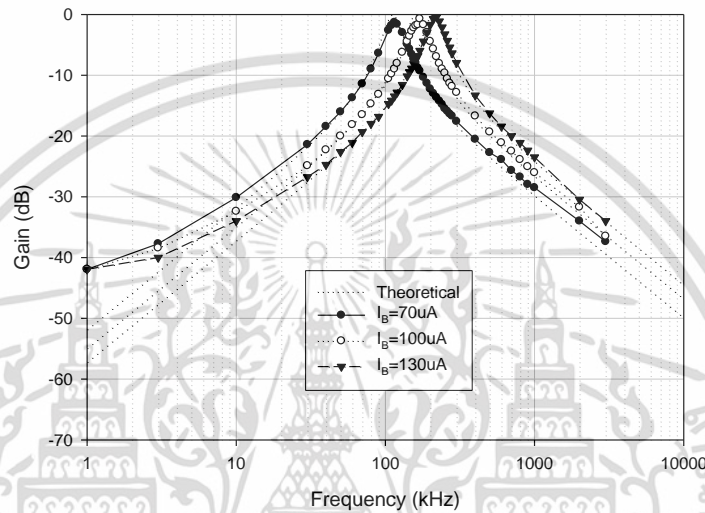


(ค)

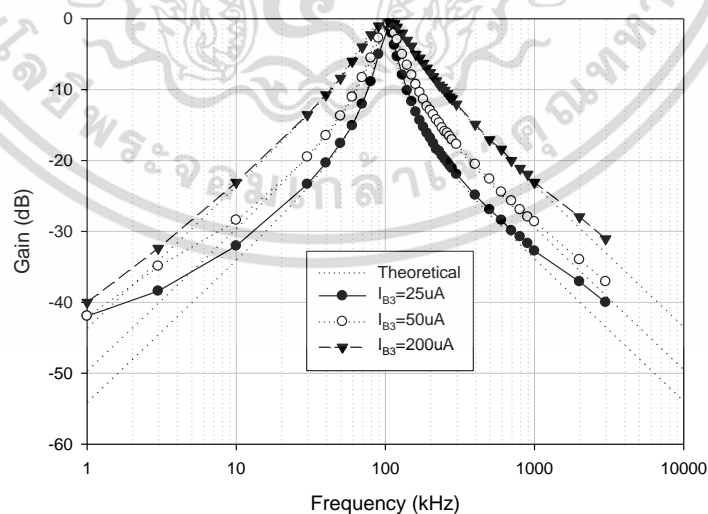
รูปที่ 4.25 ผลการวัดสัญญาณ V_{in} และ V_o ของวงจรกรองผ่านทุกความถี่แบบไม่กลับเฟส สำหรับ (ก) $f = 50$ kHz, (ข) $f = 100$ kHz และ (ค) $f = 300$ kHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เพื่อยืนยันว่าวงจรรองความถี่ที่นำเสนอสามารถควบคุมการตอบสนองความถี่ได้ด้วยวิธีทางอิเล็กทรอนิกส์ จึงทำการทดสอบด้วยการป้อนแรงดันอินพุตสัญญาณไซน์ขนาด 80 mVp-p และปรับค่ากระแส $I_{B1} = I_{B2}$ ที่จ่ายให้วงจรเป็น 70 μA , 100 μA และ 130 μA ตามลำดับ ผลการทดสอบผลตอบสนองความถี่ของฟังก์ชันกรองผ่านแถบความถี่แบบไม่กลับเฟส แสดงดังรูปที่ 4.26 ซึ่งผลที่ได้เป็นการยืนยันได้ว่าวงจรรองความถี่ที่นำเสนอสามารถปรับค่าความถี่ f_0 ได้ด้วยวิธีทางอิเล็กทรอนิกส์โดยการปรับค่ากระแสไบอัส I_B ให้กับวงจร



รูปที่ 4.26 ผลตอบสนองความถี่ฟังก์ชันกรองผ่านแถบความถี่แบบไม่กลับเฟส เมื่อปรับค่า I_B ทดสอบโดยการต่อวงจรจริง



รูปที่ 4.27 ผลตอบสนองความถี่ฟังก์ชันกรองผ่านแถบความถี่แบบไม่กลับเฟส เมื่อปรับค่า I_{B3} ทดสอบโดยการต่อวงจรจริง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ผลการทดสอบในรูปที่ 4.27 แสดงให้เห็นถึงการปรับค่าความถี่ธรรมชาติ และค่าปัจจัยคุณภาพได้อย่างอิสระ ให้ค่าผลตอบสนองฟังก์ชันกรองผ่านแถบความถี่แบบไม่กลับเฟสคงที่ โดยกำหนดให้ $C_1 = C_2 = 1 \text{ nF}$, $R = 1 \text{ k}\Omega$, $I_{B1} = I_{B2} = 63 \text{ }\mu\text{A}$ และปรับค่ากระแส $I_{B3} = 25 \text{ }\mu\text{A}$, $50 \text{ }\mu\text{A}$ และ $200 \text{ }\mu\text{A}$ ตามลำดับ

4.6 บทสรุป

วงจรกรองความถี่หลายหน้าที่อันดับสองรูปแบบแรงดัน โดยใช้วงจร VDDDA ที่ได้นำเสนอ ประกอบด้วยอุปกรณ์ VDDDA จำนวน 3 ตัว ต่อกับตัวเก็บประจุแบบต่อลงกราวด์จำนวน 2 ตัว และตัวต้านทานแบบต่อลงกราวด์จำนวน 1 ตัว วงจรที่นำเสนอที่ขั้วอินพุตแรงดันทุกขั้วจะมีอินพุตอิมพีแดนซ์สูงและเอาต์พุตอิมพีแดนซ์ต่ำ สามารถต่อคาสเคดกันได้ง่ายโดยไม่ต้องการแมตชิง (Matching) กันของอุปกรณ์ในวงจร อีกทั้งวงจรไม่ต้องป้อนอินพุตแบบลบและอินพุตที่มีขนาดเป็นสองเท่า จากผลการทดสอบการทำงานทั้งการจำลองการทำงานและการต่อวงจรจริงด้วยอุปกรณ์ในเชิงพาณิชย์ที่ใช้ไอซี LT1228 และ AD830 มาต่อเป็น VDDDA พบว่าผลการทำงานเป็นไปตามวัตถุประสงค์ วงจรสามารถกำหนดแรงดันที่อินพุตเพื่อให้ได้ฟังก์ชันกรองความถี่ทำงานได้ 5 ฟังก์ชัน ได้แก่ กรองความถี่ต่ำผ่าน กรองความถี่สูงผ่าน กรองแถบความถี่ผ่าน กรองหยุดแถบความถี่ และกรองผ่านทุกความถี่ สามารถเลือกฟังก์ชันได้ด้วยวิธีทางอิเล็กทรอนิกส์โดยใช้สวิตช์ที่ควบคุมได้แบบดิจิทัล หรือควบคุมด้วยไมโครคอนโทรลเลอร์ สามารถควบคุมค่าความถี่ธรรมชาติและค่าปัจจัยคุณภาพได้ด้วยวิธีทางอิเล็กทรอนิกส์และเป็นอิสระจากกัน

บทที่ 5

บทสรุป

5.1 บทสรุป

วิทยานิพนธ์ฉบับนี้นำเสนอการสังเคราะห์และออกแบบวงจรรองความถี่หลายหน้าที่อันดับสองรูปแบบแรงดัน โดยใช้วงจรรขยายอินพุตผลต่าง วงจรที่นำเสนอมีสองวงจร ได้แก่ (1) วงจรรองความถี่หลายหน้าที่อันดับสองรูปแบบแรงดัน โดยใช้อุปกรณ์ DDCCTA เป็นอุปกรณ์แอกทีฟ การสังเคราะห์วงจรรองนี้อาศัยหลักการของวงจรมานตัวต้านทาน ตัวเหนี่ยวนำและตัวเก็บประจุ เมื่อสังเคราะห์วงจรมตามหลักการดังกล่าวจะได้โครงสร้างวงจรรองความถี่ที่ประกอบไปด้วย DDCCTA จำนวนหนึ่งวงจร ตัวต้านทานหนึ่งตัวและตัวเก็บประจุอีกสองตัว วงจรสามารถให้ผลตอบสนองทางเอาต์พุตครบทั้งห้าฟังก์ชันโดยไม่ต้องเปลี่ยนแปลงโครงสร้างวงจร ได้แก่ กรองผ่านความถี่ต่ำ กรองผ่านความถี่สูง กรองผ่านแถบความถี่ กรองหยุดแถบความถี่ และกรองผ่านทุกความถี่ การเลือกฟังก์ชันทางเอาต์พุตสามารถทำได้โดยไม่ต้องการแมตซ์ชิ่งกันของอุปกรณ์ในวงจร การควบคุมค่าความถี่ธรรมชาติและค่าปัจจัยคุณภาพสามารถทำได้แบบอิเล็กทรอนิกส์ การทดสอบสมรรถนะของวงจรที่นำเสนอผ่านการจำลองโปรแกรม PSPICE โดยใช้ DDCCTA ที่มีโครงสร้างเป็นมอสทรานซิสเตอร์เทคโนโลยี TSMC 0.25 μm พบว่า ผลการจำลองสมรรถนะของวงจรสอดคล้องที่ได้คาดการณ์ไว้ในทางทฤษฎี อย่างไรก็ตามวงจรที่นำเสนอยังมีอินพุตมีอิมพีแดนซ์ไม่สูง เอาต์พุตมีอิมพีแดนซ์ไม่ต่ำ และไม่สามารถควบคุมค่าความถี่ธรรมชาติและค่าปัจจัยคุณภาพได้อิสระจากกัน

เนื่องจากวงจรรองความถี่ที่ได้นำเสนอ (1) ไม่สามารถควบคุมค่าความถี่ธรรมชาติและค่าปัจจัยคุณภาพได้อิสระจากกัน ผู้วิจัยได้นำเสนอวงจรที่ (2) ซึ่งเป็นวงจรรองความถี่หลายหน้าที่อันดับสองรูปแบบแรงดัน โดยใช้ VDDDA เป็นอุปกรณ์แอกทีฟ การสังเคราะห์วงจรรองนี้มาจากวงจรรวมอินทิเกรเตอร์ต่อร่วมกับวงจรวกกลับสัญญาณ และวงจรรขยายสัญญาณ เมื่อสังเคราะห์วงจรมตามหลักการดังกล่าวจะได้โครงสร้างวงจรรองความถี่ที่ประกอบไปด้วย VDDDA จำนวนสามวงจร ตัวต้านทานหนึ่งตัวและตัวเก็บประจุที่ต่อลงกราวด์อีกสองตัว จุดบ่อนสัญญาณอินพุตทั้งห้าจุดมีอิมพีแดนซ์สูง จุดสัญญาณเอาต์พุตมีอิมพีแดนซ์ต่ำ จึงสะดวกต่อการต่อкасцепกันโดยไม่ต้องใช้วงจรรกันชนแรงดัน วงจรสามารถให้ฟังก์ชันกรองความถี่อันดับสองแบบไม่กลับเฟสห้าฟังก์ชัน ได้แก่ กรองผ่านความถี่ต่ำ กรองผ่านความถี่สูง กรองผ่านแถบความถี่ กรองหยุดแถบความถี่และกรองผ่านทุกความถี่ อีกทั้งให้ฟังก์ชันแบบกลับเฟสอีกสองฟังก์ชัน ได้แก่ กรองผ่านความถี่สูง กรองผ่านแถบความถี่ การเลือกฟังก์ชันกรองความถี่ทางเอาต์พุตทำได้โดยไม่ต้องการแมตซ์ชิ่งกันของอุปกรณ์ในวงจร รวมถึงไม่ต้องการวงจรรขยายสองเท่าและวงจรวกกลับสัญญาณอินพุตเพิ่มเติม ค่าปัจจัยคุณภาพสามารถปรับได้แบบอิเล็กทรอนิกส์โดยไม่กระทบต่อค่าความถี่ธรรมชาติผ่านการป้อนกระแสไบอัสให้กับวงจร การใช้เพียง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อุปกรณ์พาสซีฟที่ต่อลงกราวด์ ทำให้วงจรที่นำเสนอมีความเหมาะสมที่จะสร้างเป็นวงจรรวม การทดสอบสมรรถนะของวงจรที่นำเสนอผ่านการจำลองด้วยโปรแกรม PSPICE และการทดสอบด้วยการต่อวงจรจริง โดยใช้ VDDDA ที่สร้างมาจากไอซีที่หาได้ในเชิงพาณิชย์เบอร์ LT1228 และ AD830 พบว่า ผลการจำลองและทดสอบสมรรถนะของวงจรสอดคล้องที่ได้คาดการณ์ไว้ในทางทฤษฎี

การเปรียบเทียบคุณสมบัติของวงจรกรองความถี่ที่ผู้วิจัยได้นำเสนอทั้งสองวงจร กับวงจรกรองความถี่หลายหน้าที่อันดับสองรูปแบบแรงดันที่ได้มีผู้เสนอไว้แล้วก่อนหน้านี้ แสดงในตารางที่ 5.1

จากวงจรที่ผู้วิจัยนำเสนอวงจรที่ 1 โดยใช้ DDCCTA เป็นอุปกรณ์แอกทีฟ เมื่อเปรียบเทียบคุณสมบัติของวงจรกับงานวิจัยที่ได้นำเสนอมาแล้วใน [10], [12], [14], [16] และ [19] จะพบว่าวงจรเหล่านั้นจะใช้อุปกรณ์แอกทีฟมากกว่าหนึ่งตัว วงจรกรองความถี่หลายอินพุตหนึ่งเอาต์พุตใน [10], [11], [15] และ [16] ต้องการเงื่อนไขการแมตซ์ของอุปกรณ์เพื่อทำให้วงจรสามารถให้ผลตอบสนองทางความเอาต์พุตครบทั้งห้าฟังก์ชัน วงจรกรองความถี่ใน [11], [17] และ [18] ต้องการสัญญาณอินพุตบางจุดที่มีขนาดเป็นสองเท่าซึ่งทำให้ต้องใช้วงจรขยายที่มีอัตราขยายสองเท่าเพิ่มเติม วงจรกรองความถี่ใน [17] ต้องการสัญญาณอินพุตบางจุดแบบกลับเฟสซึ่งทำให้ต้องใช้วงจรกลับสัญญาณเพิ่มเติม อย่างไรก็ตาม วงจรกรองความถี่ที่นำเสนอในวงจรที่ 1 ก็ยังมีข้อด้อยอยู่หลายประการ เช่น ไม่สามารถควบคุมค่าปัจจัยคุณภาพได้อย่างอิสระจากค่าความถี่ธรรมชาติ อินพุตอิมพีแดนซ์ไม่สูงทุกจุดและเอาต์พุตอิมพีแดนซ์ไม่ต่ำทำให้ต้องใช้วงจรบัฟเฟอร์เพิ่มเติมเมื่อต้องต่อวงจรกรองความถี่ที่นำเสนอร่วมกับวงจรภาคอื่นๆ อีกทั้งอุปกรณ์พาสซีฟที่ใช้ในวงจรไม่ต่อลงกราวด์ทุกตัว

เนื่องจากวงจรที่นำเสนอวงจรแรกยังมีข้อด้อยหลายประการ จึงได้นำเสนอวงจรกรองความถี่ที่ 2 โดยใช้ VDDDA เป็นอุปกรณ์แอกทีฟเพื่อแก้จุดด้อยดังกล่าว คุณสมบัติของวงจรกับงานวิจัยที่ได้นำเสนอมาแล้วใน [10-15] และ [17-19] จะพบว่าไม่สามารถควบคุมค่าปัจจัยคุณภาพได้อย่างอิสระจากค่าความถี่ธรรมชาติ วงจรกรองความถี่ใน [10-13], [15] และ [17-18] มีอินพุตอิมพีแดนซ์ไม่สูงทุกจุดและเอาต์พุตอิมพีแดนซ์ไม่ต่ำทำให้ต้องใช้วงจรบัฟเฟอร์เพิ่มเติมเมื่อต้องต่อวงจรกรองความถี่ที่นำเสนอร่วมกับวงจรภาคอื่นๆ วงจรกรองความถี่หลายอินพุตหนึ่งเอาต์พุตใน [10], [11], [15] และ [16] ต้องการเงื่อนไขการแมตซ์ของอุปกรณ์เพื่อทำให้วงจรสามารถให้ผลตอบสนองทางความเอาต์พุตครบทั้งห้าฟังก์ชัน วงจรกรองความถี่ใน [11], [17] และ [18] ต้องการสัญญาณอินพุตบางจุดที่มีขนาดเป็นสองเท่าซึ่งทำให้ต้องใช้วงจรขยายที่มีอัตราขยายสองเท่าเพิ่มเติม วงจรกรองความถี่ใน [17] ต้องการสัญญาณอินพุตบางจุดแบบกลับเฟสซึ่งทำให้ต้องใช้วงจรกลับสัญญาณเพิ่มเติม ส่วนวงจรกรองความถี่ใน [10-13] และ [17-18] ใช้อุปกรณ์พาสซีฟที่ไม่ต่อลงกราวด์ทั้งหมดทำให้ไม่เหมาะสมที่จะนำไปสร้างเป็นวงจรรวม อย่างไรก็ตาม วงจรกรองความถี่ที่นำเสนอในวงจรที่ 2 นั้นต้องใช้ใช้อุปกรณ์แอกทีฟถึงสามวงจร

ตารางที่ 5.1 การเปรียบเทียบคุณสมบัติของวงจรกรองความถี่หลายฟังก์ชันรูปแบบแรงดันที่ตีพิมพ์ ก่อนหน้านี้กับวงจรที่ผู้วิจัยนำเสนอ

วงจรกรองความถี่	จำนวนอุปกรณ์แอคทีฟ	จำนวนอุปกรณ์พาสซีฟ	แหล่งจ่าย	ควบคุม Q โดยไม่ส่งผลต่อ ω_0	อินพุตอิมพีแดนซ์สูงทุกจุดและเอาต์พุตอิมพีแดนซ์ต่ำ	ไม่ต้องการเงื่อนไขการแมตชิ่งของอุปกรณ์	ไม่ต้องการอินพุตสองเท่า	ไม่ต้องการอินพุตกลับเฟส	อุปกรณ์พาสซีฟทั้งหมดต่อลงกราวด์
[10]	3 DVCC	4R+2C	$\pm 1.25V$	ไม่ใช่	ไม่ใช่	ไม่ใช่	ใช่	ใช่	ไม่ใช่
[11]	1 VDTA	2C	$\pm 2V$	ไม่ใช่	ไม่ใช่	ไม่ใช่	ไม่ใช่	ใช่	ไม่ใช่
[12]	2 CDBA	4R+2C	$\pm 12V$	ใช่	ไม่ใช่	ใช่	ใช่	ใช่	ไม่ใช่
[13]	1 VD-DBIA	1R+2C	$\pm 2V$	ไม่ใช่	ไม่ใช่	ใช่	ใช่	ใช่	ไม่ใช่
[14]	2 VD-DBIA	2C	\pm	ไม่ใช่	ใช่	ใช่	ใช่	ใช่	ใช่
[15]	1 MCCTA	2R+2C	$\pm 1.25V$	ไม่ใช่	ไม่ใช่	ไม่ใช่	ใช่	ใช่	ใช่
[16]	3 VDDDA	1R+2C	$\pm 0.9V$	ใช่	ใช่	ไม่ใช่	ใช่	ใช่	ใช่
[17]	1 VDDDA	1R+2C	$\pm 1.25V$	ไม่ใช่	ไม่ใช่	ใช่	ไม่ใช่	ไม่ใช่	ไม่ใช่
[18]	1 VDDDA	2R+2C	$\pm 1.25V$	ไม่ใช่	ไม่ใช่	ใช่	ไม่ใช่	ใช่	ไม่ใช่
[19]	2 VDDDA	2C	$\pm 5V$	ไม่ใช่	ใช่	ใช่	ใช่	ใช่	ใช่
วงจรถ่ายเสนอ 1	1 DDCCTA	1R+2C	$\pm 1.25V$	ไม่ใช่	ไม่ใช่	ใช่	ใช่	ใช่	ไม่ใช่
วงจรถ่ายเสนอ 2	3 VDDDA	1R+2C	$\pm 5V$	ใช่	ใช่	ใช่	ใช่	ใช่	ใช่

5.2 ข้อเสนอแนะ

ในกรณีที่การปรับค่า g_{m1} เท่ากับ g_{m2} เพื่อให้สามารถปรับค่าความถี่ธรรมชาติแบบอิเล็กทรอนิกส์ได้อย่างอิสระจากค่าปัจจัยคุณภาพ จะทำให้ได้ค่าปัจจัยคุณภาพมีค่าต่ำสุดเท่ากับหนึ่ง ในขณะที่หากต้องการค่าปัจจัยคุณภาพมีค่าสูงๆ ค่า $g_{m3}R$ จะต้องมีค่าต่ำมากๆ ในกรณีนี้จะทำให้เกิดความไม่สะดวกในการออกแบบ จุดด้อยในส่วนนี้เนื่องมาจากวงจรรขยายที่ใช้ในวงจรไม่สามารถควบคุมอัตราขยายให้มากกว่าหนึ่งได้ ดังนั้น ควรปรับปรุงวงจรรขยายให้มีสมรรถนะที่สูงขึ้น



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารอ้างอิง

- [1] M. Kumngern, and S. Junnapiya, "Tunable voltage-mode multifunction biquadratic filter with three inputs single output employing three single-ended OTAs and two capacitor," in *Proceeding of the 4th International Conference on Intelligent System, Modeling and Simulation*, 2013, pp. 642-645.
- [2] M. T. Abuelma'atti, and N. A. Tasadduq, "A novel three inputs and one output universal current-mode filter using plus-type CCII," *Microelectronics Journal*, vol.30, no.3, pp. 287-292, 1999.
- [3] D. Biolek, R. Senani, V. Biolkova, and Z. Kolka, "Active elements for analog signal processing : Classification, review, and new proposals," *Radioengineering*, vol. 17, no. 4, pp. 15-32, 2008.
- [4] M. A. Ibrahim, E. Yuce, and S. Minaei, "A new DVCC-based fully cascable voltage-mode full-wave rectifier," *Journal of Computational Electronics*, vol. 15, pp. 1440-1449, 2016.
- [5] M. Sagbas, S. Minaei, and U. E. Ayten, "Component reduced current-mode full-wave rectifier circuits using single active component," *IET Circuits, Devices and Systems*, vol. 10, pp. 1-11, 2016.
- [6] H. P. Chen, Y. S. Hwang, and Y. T. Ku, "A systematic realization of third-order quadrature oscillator with controllable amplitude," *AEU - International Journal of Electronics and Communications*, vol. 79, pp. 64-73, 2017.
- [7] S. Maheshwari and D. Agrawal, "Cascable and Tunable Analog Building Blocks Using EX-CCII," *Journal of Circuits, Systems and Computers*, vol. 26, 2017.
- [8] N. Pandey and S. K. Paul, "Differential difference current conveyor tranconductance amplifier : A new analog building block for signal processing," *Journal of Electrical and Computer Engineering*, 2011, pp. 1-10.
- [9] N. Herencsar, R. Sotner, B. Metin, J. Koton, and K. Vrba, "VDDDA - New 'voltage differencing' device for analog signal processing," in *ELECO 2013 - 8th International Conference on Electrical and Electronics Engineering*, 2013, pp. 17-20.
- [10] J. W. Horng, C. H. Hsu, and C.Y. Tseng, "High input impedance voltage-mode universal biquadratic filters with three inputs using three CCs and grounding capacitors," *Radioengineering*, vol. 21, no. 1, pp. 290-296, 2012.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- [11] J. Satansup, and W. Tangsrirat, "Single VDTA-based voltage-mode electronically tunable universal filter," in *Proceedings of the 27th International Technical Conference on Circuits Systems, Computers and Communications*, Sapporo, Japan, July 2012.
- [12] J. K. Pathak, A. K. Singh, and R. Senani, "New voltage mode universal filters using only two CDBAs," *ISRN Electronics*, 2013.
- [13] K. L. Pushkar, D. R. Bhaskar, and D. Prasad, "A new MISO-type voltage-mode universal biquad using single VD-DIBA," *ISRN Electronics*, 2013.
- [14] W. Ninsraku, D. Birolek, W. Jaikla, and S. Siripongdee, "Electronically Controlled high input and low output impedance voltage mode multifunction filter with grounded capacitors." *AEU - International Journal of Electronics and Communications*, vol. 68, pp. 1239-1246, 2014.
- [15] V. S. Singh, S. R. Tomar, and S.D. Chauhan, "A new electronically tunable universal mixed-mode biquad filter" *Journal of Engineering Research*. Vol. 4, no. 2, pp. 44-64, 2016.
- [16] J. Koton, N. Herencsar, K. Vrba, and B. Metin, "Voltage-mode multifunction filter with mutually independent Q and ω_0 control feature using VDDAs," *Analog Integrated Circuits and Signal Processing*, vol. 81, pp. 53-60, 2014.
- [17] S. Siripongdee, and W. Jaikla, "Single VDDA-based voltage-mode multifunction second order filter for analog signal processing," in *Proceedings of International Conference on Intelligent Informatics and Biomedical Sciences (ICIIBMS)*, pp. 39-42, 2015.
- [18] A. Chaichana, S. Sangyaem, and W. Jaikla, "Multifunction voltage-mode filter using single voltage differencing differential difference amplifier," in *Proceeding of 3rd International Conference on Mechatronics and Mechanical Engineering*, pp. 1-4, 2016.
- [19] S. Sangyaem, S. Siripongdee, W. Jaikla, and F. Khateb, "Five-inputs single-output voltage mode universal filter with high input and low output impedance using VDDAs," *International Journal for Light and Electron Optics*, vol. 128, pp. 14-25, 2017.

- [20] E. Sanchez-Sinencio, R. L. Geiger, and H. Nevarez-Lozano, "Generation of continuous-time two integrator loop OTA filter structures," *IEEE Transactions on Circuits and Systems*, vol. 35, pp. 936-946, 1988.
- [21] K. Kaewdang and W. Surakamponorn, "On the realization of electronically current-tunable CMOS OTA," *AEU - International Journal of Electronics and Communications*, vol. 61, pp. 300-306, 2007.
- [22] W. Chiu, S. I. Liu, H. W. Tsao, and J. J. Chen, "CMOS differential difference current conveyors and their applications," *IEE Proceedings - Circuits, Devices and Systems*, vol. 143, pp. 91-96, 1996.
- [23] W. Chiu and J. W. Horng, "High-Input and Low-Output Impedance Voltage-Mode Universal Biquadratic Filter Using DDCCs," *IEEE Transactions on Circuits and Systems II: Express Briefs*, vol. 54, pp. 649-652, 2007.
- [24] H. O. Elwan and A. M. Soliman, "Novel CMOS differential voltage current conveyor and its applications," *IEE Proceedings - Circuits, Devices and Systems*, vol. 144, pp. 195-200, 1997.
- [25] C. Acar and S. Ozoguz, "A new versatile building block: current differencing buffered amplifier suitable for analog signal-processing filters," *Microelectronics Journal*, vol. 30, no. 2, pp. 157-160, 1999.
- [26] R. Prokop and V. Musil. "New modern circuit block CCTA and some its application," in *Proceeding of the 14th International Scientific and Applied Science Conference Electronics (ET2005)*, 2005, pp. 93-98.
- [27] A. Yesil, F. Kacar and H. Kuntman, "New Simple CMOS Realization of Voltage Differencing Transconductance Amplifier and Its RF Filter Application," *Radioengineering*, vol. 20, no. 3, pp. 632-637, 2011.
- [28] D. Biolkova, and V. Biolkova, "First-order voltage-mode all-pass filter employing one active element and one grounded capacitor," *Analog Integrated Circuits and Signal Processing*, vol. 65, pp. 123-129, 2009.
- [29] LT1228 – 100 MHz Current Feedback Amplifier with DC Gain Control, Linear Technology Corporation, www.linear.com
- [30] AD830 – High Speed, Video Difference Amplifier – Analog Devices, Inc. www.analog.com

- [31] จีรสุตา โกษียาภรณ์. 2551. วิศวกรรมอิเล็กทรอนิกส์. กรุงเทพฯ : สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง.
- [32] ศุภชัย คลังทอง. 2554 “วงจรรองความถี่หลายหน้าที่โหมดแรงดัน โดยใช่วงจรขยายความนำถ่ายโอนและยูนิฟอร์มดิสทริบิวอาร์ซี” วิศวกรรมศาสตรมหาบัณฑิต สาขาวิชาวิศวกรรมไฟฟ้า. คณะวิศวกรรมศาสตร์, มหาวิทยาลัยเทคโนโลยีราชมงคลธัญบุรี.
- [33] วิลาส นิลสระคู. 2557. “การสังเคราะห์และออกแบบวงจรรองความถี่หลายหน้าที่อันดับสอง โหมดแรงดันหลายอินพุต-หนึ่งเอาต์พุตที่ควบคุมได้ด้วยวิธีทางอิเล็กทรอนิกส์” ครุศาสตร์อุตสาหกรรมมหาบัณฑิต สาขาวิชาวิศวกรรมไฟฟ้าสื่อสาร. คณะครุศาสตร์อุตสาหกรรม, สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง.
- [34] อัจฉรวรรณ เนื่องนิตย์. 2546. “วงจรรองความถี่หลายหน้าที่โหมดกระแสที่มีสามอินพุตหนึ่งเอาต์พุตโดยใช้ CCII’s” วิศวกรรมศาสตรมหาบัณฑิต สาขาวิชาวิศวกรรมไฟฟ้า. คณะวิศวกรรมศาสตร์, สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง.
- [35] สุรพงษ์ สิริพงษ์ดี และสันติ ต้นตระกูล. 2555. “เทคนิคการสังเคราะห์วงจรรองความถี่โหมดกระแสหลายหน้าที่ลำดับสอง.” *วารสารครุศาสตร์อุตสาหกรรม*. ปีที่ 11, ฉบับที่ 1, หน้า 251-259.
- [36] N. Pandey, R. Pandey, and S.K. Paul, “Novel single input five output voltage mode universal filter based on DDCCTA,” *IEEE Computer and Communication Technology*, pp. 46 – 51, 2012.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาคผนวก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ก
บทความวิจัยที่ได้รับการตีพิมพ์

- [1] P. Supavarasuwat and M. Kumngern, "Simple Voltage-Mode Multifunction Filter Using Single DDCCTA," in **Proceedings of International Symposium on Multimedia and Communication Technology**, Thailand, pp. 30-33, 2015,
- [2] P. Supavarasuwat, M. Kumngern, and W. Jaikla, "Transconductance-Mode Gain Controllable First Order Allpass Filter" in **Proceedings of the 4th IIAE International Conference on Industrial Application Engineering**, Japan, pp. 100-103, 2016.
- [3] P. Supavarasuwat, M. Kumngern, S. Sangyaem, W. Jaikla, and F. Khateb, "Cascadable independently and electronically tunable voltage-mode universal filter with grounded passive components," **AEU-International Journal of Electronics and Communications**, vol. 84, pp. 290-299, 2018.



Proceedings of ISMAC 2015



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Simple Voltage-Mode Multifunction Filter Using Single DDCCTA

Piya Supavarasuwat

Department of Telecommunications Engineering
 Faculty of Engineering, King Mongkut's Institute of
 Technology Ladkrabang
 Bangkok 10520, Thailand
 Email : kspiya@kmitl.ac.th

Montree Kumngern

Department of Telecommunications Engineering
 Faculty of Engineering, King Mongkut's Institute of
 Technology Ladkrabang
 Bangkok 10520, Thailand
 Email : kkmontre@kmitl.ac.th

Abstract— The design of electronic circuit using minimum number of active element can reduce the cost and chip area. In this paper, the voltage-mode multifunction biquadratic filter with three-inputs single-output configuration employing differential difference current conveyer transconductance amplifier (DDCCTA) is proposed. The features of the circuit are that: (i) employs single DDCCTA as active element with two capacitors and single grounded resistor, (ii) availability of lowpass (LP), bandpass (BP), highpass (HP), bandstop (BS) and allpass (AP) responses, (iii) un-requirement of component matching conditions, (iv) the quality factor and nature angular frequency can be tuned electronically. Additionally, each function response can be selected by suitably selecting input signals with digital method. The theoretical results are verified by PSPICE simulator using 0.25 μm TSMC CMOS technology parameters.

Keywords—Voltage-mode circuit; Biquadratic filter; Differential difference current conveyer transconductance amplifier (DDCCTA)

I. INTRODUCTION

“In analog signal processing, active filters belong to most significant circuits. They are generally used in many fields, such as communications, measurement and instrumentation, and control systems [1-2]. Especially, the filters, providing various responses in the same topology, also called universal or multifunction filters, have been receiving considerable attention. Considering the number of input and output ports, these filters can be classified into three categories: single-input multiple-output (SIMO) [3], multiple-input single-output (MISO) [4], and multiple-input multiple-output (MIMO) types [5]. The multiple-input single-output (MISO) biquadratic filter belongs to most popular analog voltage-mode filters. Various filter functions can be realized simply by different combinations of switching on or off the input voltages where the selection can be done digitally using a microcontroller or microcomputer.” [5]

“The synthesis and design of analog filters using modern electronically controllable active building blocks (ABBs) provide flexibility and convenience for designer. These filters can be easily controlled by microcomputer or microcontroller.

Also some filter circuits, employing active building blocks, can avoid the use of external resistors.” [5] The differential difference current conveyer transconductance amplifier (DDCCTA) was introduced [6]. “This active building block (ABB) with three voltage inputs and two kinds of output current is constructed from the well-known advantages of the differential difference current conveyer (DDCC) and the operational transconductance amplifier (OTA). It provides the facility for the implementation of voltage and current mode signal processing. Moreover, its transconductance gain (g_m) can be electronically tuned which is easy to use in the modern microcontroller or microprocessor based electronic systems.” [7].

In this paper, the three-inputs single-output voltage-mode biquadratic filter using DDCCTA as active element is presented. The proposed filter offers the following advantageous features. It can provide LP, HP, BP, BS and AP filtering responses from the same circuit configuration. The quality factor (Q) and the nature frequency (ω_0) are electronically adjusted via the bias current. It has low sensitivity performance. The functionality of the proposed circuit has been verified through PSPICE simulations using 0.25 μm TSMC CMOS technology.

II. CIRCUIT DESCRIPTION

A. Differential difference current conveyer transconductance amplifier

Figure 1 shows the circuit symbol of the DDCCTA. The internal construction of CMOS DDCCTA is illustrated in Fig. 2. The terminal relations of an ideal DDCCTA can be described by the following expressions:

$$\left. \begin{aligned} I_{y1} &= I_{y2} = I_{y3} = 0 \\ V_x &= V_{y1} - V_{y2} + V_{y3} \\ I_z &= I_x \\ I_o &= g_m (V_z - V_V) \end{aligned} \right\} \quad (1)$$

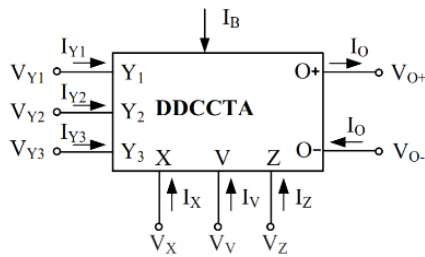


Fig. 1. Circuit symbol of the DDCCTA.

For CMOS DDCCTA, the g_m is given as

$$g_m = \sqrt{\mu C_{ox} \frac{W}{L} I_B} \quad (2)$$

where μ is the mobility of the carrier for NMOS transistors (M_{13} and M_{14} in Fig. 2), C_{ox} is the gate oxide capacitance per unit area, W and L are the channel width and channel length, respectively.

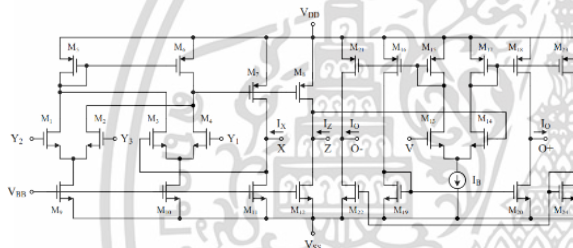


Fig. 2. Internal structure of the DDCCTA using MOS transistors.

B. Proposed filter configuration

The proposed multifunction filter is shown in Fig. 3. It consists of one DDCCTA, two capacitors and single grounded resistor which is attractive to fabricate in monolithic chip. The filter has single output voltage (V_o) and there are three input voltages V_1 , V_2 and V_3 . Moreover, the proposed filter has the high input impedances at input voltage node V_1 and V_2 . However, the output voltage node is not low impedance which limits the highest frequency and cause in loading effect. So, the voltage buffer is required for directly driving external load or connecting to other circuit.

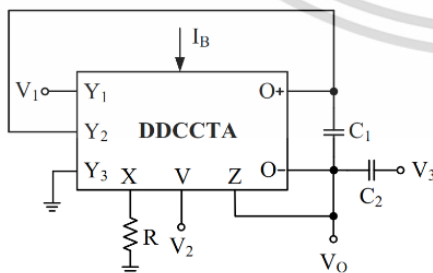


Fig. 3. Proposed filter configuration.

Using Eq. (1) and nodal analysis, the output voltage of the proposed multifunction filter can be expressed as

$$V_o = \frac{V_3 s^2 C_1 C_2 R + V_1 s C_1 + V_2 g_m}{s^2 C_1 C_2 R + s C_1 + g_m} \quad (3)$$

From Eq. (3), the filtering functions can be obtained following condition as

- LP : $V_1 = V_3 = 0$ (grounded) and $V_2 = V_{in}$;
- HP : $V_1 = V_2 = 0$ (grounded) and $V_3 = V_{in}$;
- BP : $V_2 = V_3 = 0$ (grounded) and $V_1 = V_{in}$;
- BS : $V_2 = V_3 = V_{in}$ and $V_1 = 0$ (grounded);
- AP : $V_2 = V_3 = V_{in}$ and $V_1 = -V_{in}$.

From above detail, it is found that the proposed filter doesn't require any component matching condition. The natural frequency and the quality factor are found as

$$\omega_0 = \sqrt{\frac{g_m}{C_1 C_2 R}} \quad (4)$$

$$Q = \sqrt{\frac{g_m C_2 R}{C_1}} \quad (5)$$

It is evident that the natural frequency and quality factor can be electronically controlled via g_m . From Eqs. (4) and (5), the sensitivities of the proposed multifunction filter are written as

$$S_{g_m}^{\omega_0} = -S_{C_1}^{\omega_0} = -S_{C_2}^{\omega_0} = -S_R^{\omega_0} = \frac{1}{2} \quad (6)$$

$$S_{g_m}^Q = S_{C_2}^Q = S_R^Q = -S_{C_1}^Q = \frac{1}{2} \quad (7)$$

III. NON-IDEAL ANALYSIS AND SENSITIVITY STUDY

Taking into consideration the DDCCTA non-idealities, the relationship of the terminals given in (1) can be rewritten as:

$$\left. \begin{aligned} I_{y1} = I_{y2} = I_{y3} &= 0 \\ V_x &= \beta_1 V_{y1} - \beta_2 V_{y2} + \beta_3 V_{y3} \\ I_z &= \alpha I_x \\ I_o &= g_m (V_z - V_v) \end{aligned} \right\} \quad (8)$$

where β_1 , β_2 and β_3 are, respectively, the non-ideal voltage transfer gains between Y_1 - X , Y_2 - X and Y_3 - X terminals and α is the non-ideal current transfer gain between X - Z terminals of



the DDCCTA. These non-ideal gains slightly differ from unity by voltage- and current-tracking errors of the DDCCTA. Thus, the output voltage of the proposed filter in Fig. 3 are rewritten as:

$$V_o = \frac{V_3 s^2 C_1 C_2 R + \alpha \beta_1 V_1 s C_1 + \alpha \beta_2 V_2 g_m}{s^2 C_1 C_2 R + \alpha \beta_2 s C_1 + \alpha \beta_2 g_m} \quad (9)$$

The natural frequency and the quality factor are found as

$$\omega_0 = \sqrt{\frac{\alpha \beta_2 g_m}{C_1 C_2 R}} \quad (10)$$

$$Q = \sqrt{\frac{g_m C_2 R}{\alpha \beta_2 C_1}} \quad (11)$$

It is found from Eqs. (10) and (11) that the non-ideal parameters affect both natural frequency and quality factor. Also, the sensitivities of the proposed multifunction filter are written as

$$S_{\alpha}^{\omega_0} = S_{\beta_2}^{\omega_0} = S_{g_m}^{\omega_0} = -S_{C_1}^{\omega_0} = -S_{C_2}^{\omega_0} = -S_R^{\omega_0} = \frac{1}{2} \quad (12)$$

$$S_{g_m}^Q = S_{C_2}^Q = S_R^Q = -S_{\alpha}^Q = -S_{\beta_2}^Q = -S_{C_1}^Q = \frac{1}{2} \quad (13)$$

$$S_{\beta_1}^Q = S_{\beta_2}^Q = 0 \quad (14)$$

IV. SIMULATION RESULTS

To verify the theoretical analysis, the proposed voltage-mode multifunction filter in Fig. 3, was simulated with PSPICE simulation using CMOS schematic of DDCCTA as given in Fig. 2. The PMOS and NMOS transistors have been simulated by respectively using the parameter of a 0.25 μm TSMC CMOS technology [8-9]. The optimal aspect ratios of PMOS and NMOS transistor are listed in Table I. The circuit was biased with $\pm 1.25\text{V}$ and $V_{BB} = -0.8\text{V}$. The active and passive components are chosen as: $I_B = 100\ \mu\text{A}$, $R = 1\ \text{k}\Omega$ and $C_1 = C_2 = 100\ \text{pF}$. With this condition, the power consumption is about 1.44 mW. The simulated natural frequency f_o is about 1.63 MHz and $Q = 1$. The gain responses of LP, HP, BS and BP filters are shown in Fig. 4. Fig. 5 is the gain and phase responses of AP filter. It is confirmed that the proposed filter can be provided five filter responses as described in Section II. The transient response of the proposed filter from BP filter is illustrated in Fig. 6. The measured waveforms for sinusoidal 100mV_p/1.63 MHz signal are shown. The total harmonics distortion (THD) is 3.48%.

TABLE I. TRANSISTOR ASPECT RATION OF DDCCTA [8]

MOS Transistors	W (μm)	L (μm)
M ₁ -M ₄	10	0.5
M ₅ -M ₆	5	0.5
M ₇ -M ₈	8.5	0.5
M ₉ -M ₁₀	27.25	0.5
M ₁₁ -M ₁₂	44	0.5
M ₁₃ -M ₁₄	27	0.5
M ₁₅ -M ₂₄	5	0.5

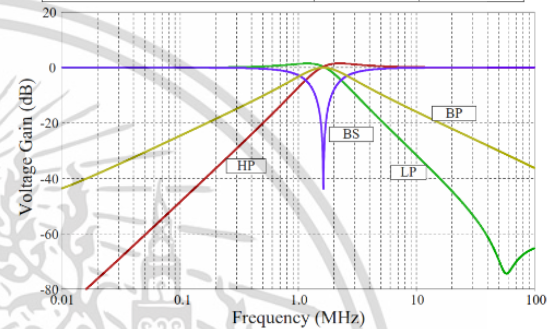


Fig. 4. Frequency response of LP, HP, BP and BS for the proposed in Fig. 3.

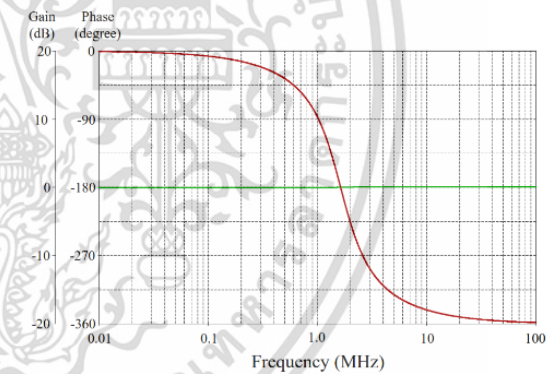


Fig. 5. Frequency responses of the proposed AP filter.

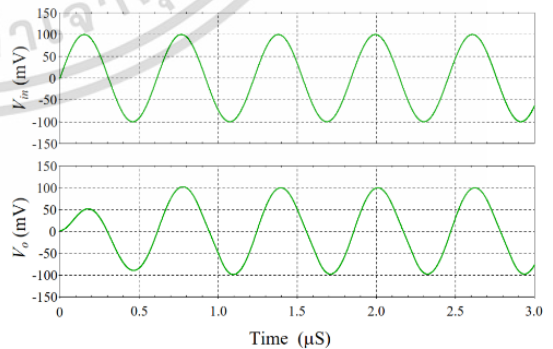


Fig. 6. Input and output waveforms of the BP response for a 1.63 MHz sinusoidal input voltage of 100 mV (peak)



V. CONCLUSION

The voltage-mode multifunction biquadratic filter with a three-inputs single-output has been presented. The proposed filter uses one DDCCTA and two capacitors. The filter can provide LP, HP, BP, BS and AP voltage responses from the same circuit structure without component matching conditions. It has high-input impedance for input voltage node V_1 and V_2 , and exhibits electronic controllability of both ω_0 and Q through the bias current of the DDCCTA. The simulations obtained by PSPICE show good functionality of the proposed circuit.

REFERENCES

- [1] A.S. Sedra, K.C. Smith, *Microelectronic circuits*, 3rd ed., Florida: Holt, Rinehart and Winston, 1991.
- [2] S. Minaei, "Electronically tunable current-mode universal biquad filter using dual-X current conveyors," *Journal of Circuits, Systems, and Computers*, 2009, vol. 18, pp. 665-680.
- [3] M.A. Ibrahim, S. Minaei, and H. Kuntman, "A 22.5 MHz current-mode KHN-biquad using differential voltage current conveyor and grounded passive elements," *AEU - International Journal of Electronics and Communications*, 2005, vol. 59, pp. 311-318.
- [4] I. Myderrizi, S. Minaei, and E. Yüce, "An electronically fine-tunable multi-input-single-output universal filter," *IEEE Trans. on Circuits and Systems*, 2011, vol. 58-II, no. 6, pp. 356-360.
- [5] W. Ninsraku, D. Biolek, W. Jaikla, S. Sriripongdee, and P. Suwanjan, "Electronically controlled high input and low output impedance voltage mode multifunction filter with grounded capacitors," *AEU - International Journal of Electronics and Communications*, 2014, vol. 68, no. 2, pp. 1145-1264.
- [6] N. Pandey and S.K. Paul, "Differential difference current conveyor transconductance amplifier : A new analog building block for signal processing," *Journal of Electrical and Computer Engineering*, 2011, pp. 1-10.
- [7] P. Maneechang, W. Jaikla, and P. Suwanjan, "High input impedance three-inputs single-output voltage-mode multifunction biquadratic filter with independent tuning using DDCCTAs," 6th International Science, Social Sciences, Engineering and Energy Conference, 2014.
- [8] N. Pandey, R. Pandey, S.K. Paul. Novel single input five output voltage mode universal filter based on DDCCTA. *IEEE Computer and Communication Technology*, 2012, pp. 46 – 51.
- [9] P. Prommee, K. Angkeaw, M. Somdunyanok, and K. Dejhan, "CMOS-based near zero-offset multiple inputs max-min circuits and its applications," *Analog Integrated Circuits and Signal Processing*, 2009, vol. 61, pp. 93-105.

Proceedings of The 4th IIAE International Conference on Industrial Application
Engineering 2016

ICIAE2016

B-Con Plaza, Beppu, Japan
March 26-30, 2016
ISBN:987-4-907220-09-9

Committee
Keynote Speech
Time Table
Program



Proceedings of ICIAE2016 Publisher

Published by



Supported by



IEEE

SICE

GIC



Copyright(c) ICIAE2016 All Rights Reserved.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Transconductance-Mode Gain Controllable First Order Allpass Filter

Piya Supavarasuwat^{a,*}, Montree Kumngern^a, Winai Jaikla^b

^aDepartment of Telecommunications Engineering Faculty of Engineering,
King Mongkut's Institute of Technology Ladkrabang Bangkok 10520, Thailand

^bDepartment of Engineering Education Faculty of Industrial Education,
King Mongkut's Institute of Technology Ladkrabang Bangkok 10520, Thailand

*Corresponding Author: piya.su@kmitl.ac.th

Abstract

New first order allpass filter (APF) in transconductance mode, constructed from 1 DDCCTA, 1 resistor and grounded capacitor, is presented. The transconductance gain and phase shift can be independently controlled. High input and high output impedances are achieved which make the circuit to be easily cascaded without additional buffers. The magnitude of output current can be electronically adjusted. The operation of the proposed filter has been verified through simulation results using 0.5 μ m MIETEC CMOS technology which confirm the theoretical analysis.

Keywords: Transconductance-mode, Allpass filter, Differential difference current conveyor transconductance amplifier (DDCCTA).

1. Introduction

"A first order all-pass filter or phase shifter is a very useful function blocks of many analog signal processing applications. It is frequently used in many active circuits such as, phase shifters, oscillators and high-Q band-pass filters⁽¹⁾. The first order all-pass filter with gain controllability is very useful for design in many analog circuits to avoid the use of external amplifiers, for examples quadrature oscillator⁽²⁾ and multiphase sinusoidal oscillator⁽³⁾ with non-interactive control for oscillation condition and oscillation frequency."⁽⁴⁾

"The synthesis and design of analog filters using modern electronically controllable active building blocks (ABBs) provide flexibility and convenience for designer. These filters can be easily controlled by microcomputer or microcontroller. Also some filter circuits, employing active

building blocks, can avoid the use of external resistors."⁽⁵⁾ The differential difference current conveyor transconductance amplifier (DDCCTA) was introduced⁽⁶⁾. "This active building block (ABB) with three voltage inputs and two kinds of output current is constructed from the well-known advantages of the differential difference current conveyor (DDCC) and the operational transconductance amplifier (OTA). It provides the facility for the implementation of voltage and current mode signal processing. Moreover, its transconductance gain (gm) can be electronically tuned which is easy to use in the modern microcontroller or microprocessor based electronic systems."⁽⁷⁾

In this paper, the transconductance mode first order allpass filter using DDCCTA as active element is presented. The proposed filter offers the following advantageous features. The proposed APF also exhibits high output input impedances, which is easy cascading in the transconductance-mode operation. The performances of the proposed circuit are illustrated by PSpice simulations, they show good agreement with the calculation.

2. Circuit Description

2.1 Differential difference current conveyor transconductance amplifier

Fig. 1. shows the circuit symbol of the DDCCTA. The internal construction of CMOS DDCCTA is illustrated in Fig. 2. The terminal relations of an ideal DDCCTA can be described by the following expressions:

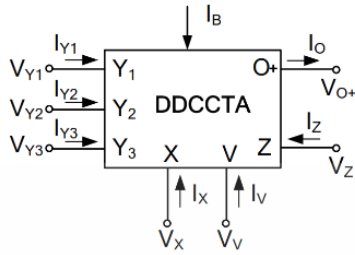


Fig. 1. Circuit symbol of the DDCCTA.

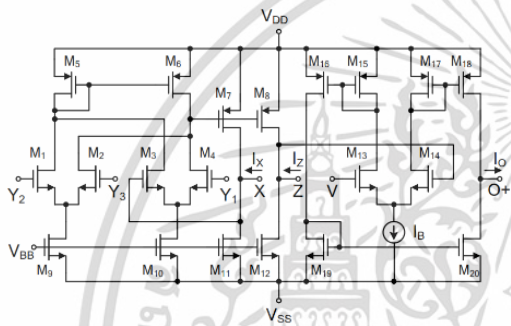


Fig. 2. Internal construction.

$$\begin{aligned} I_{y1} = I_{y2} = I_{y3} &= 0; \\ V_x &= V_{y1} - V_{y2} + V_{y3}; \\ I_z &= I_x; \\ I_o &= g_m(V_z - V_v). \end{aligned} \quad (1)$$

For CMOS DDCCTA, the g_m is given as

$$g_m = \sqrt{\mu C_{ox} \frac{W}{L} I_B}. \quad (2)$$

where μ is the mobility of the carrier for NMOS transistors (M13 and M14 in Fig. 2), C_{ox} is the gate oxide capacitance per unit area, W and L are the channel width and channel length, respectively.

2.2 Proposed filter configuration

The proposed transconductance mode first order allpass filter is shown in Fig. 3.

It consists of one DDCCTA, single resistor and single grounded capacitor which is attractive to fabricate in monolithic chip. The proposed filter has voltage as input and current as output. The high input and output impedances are achieved. So, it can directly drive external load or connect to other circuit without any external buffer devices. The admittance transfer function is as follows:

$$\frac{I_{out}}{V_{in}} = g_m \left(\frac{SCR - 1}{SCR + 1} \right). \quad (3)$$

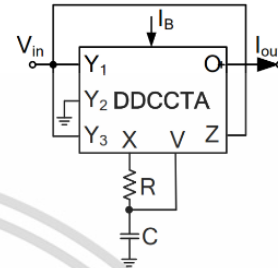


Fig. 3. Proposed filter configuration.

From Eq3, the phase response, gain response and natural frequency are written as

$$\phi = \pi - 2 \tan^{-1}(\omega CR), \quad (4)$$

$$G(j\omega) = g_m \quad (5)$$

$$\omega_0 = \frac{1}{CR}. \quad (6)$$

It is found from Eq. 4 - Eq. 6 that the gain and phase responses can be independently controlled. Also, the gain response can be electronically tuned.

2.3 Non-idea case

Taking into consideration the DDCCTA non-idealities, the relationship of the terminals given in Eq. 1 can be rewritten as.

$$\begin{aligned} I_{y1} = I_{y2} = I_{y3} &= 0; \\ V_x &= \beta_1 V_{y1} - \beta_2 V_{y2} + \beta_3 V_{y3}; \\ I_z &= \alpha I_x; \\ I_o &= g_m(V_z - V_v) \end{aligned} \quad (7)$$

where β_1 , β_2 and β_3 are, respectively, the non-ideal voltage transfer gains between Y1-X, Y2-X and Y3-X terminals and α is the non-ideal current transfer gain between X-Z terminals of the DDCCTA. These non-ideal gains slightly differ from unity by voltage-tracking error and current-tracking errors of the DDCCTA. Thus, the admittance transfer function of the proposed filter in Fig. 3 is rewritten as:

$$\frac{I_{out}}{V_{in}} = g_m \left(\frac{sCR + 1 - \beta_1 - \beta_3}{sCR + 1} \right). \quad (8)$$

The phase response, gain response and natural frequency are written as

$$\phi = \pi - \tan^{-1}\left(\frac{\omega CR}{\beta_1 + \beta_3 - 1}\right) - \tan^{-1}(\omega CR), \quad (9)$$

$$G(j\omega) = g_m \sqrt{\frac{(\omega CR)^2 + (1 - \beta_1 - \beta_3)^2}{(\omega CR)^2 + 1}} \quad (10)$$

$$\omega_0 = \frac{1}{CR}. \quad (11)$$

3. Simulation Results

To verify the theoretical analysis, the proposed transconductance mode first order allpass filter in Fig. 3, was simulated with PSPICE simulation using CMOS schematic of DDCCTA as given in Fig. 2. The PMOS and NMOS transistors have been simulated by respectively using the parameter of a 0.5 μm MIETEC CMOS technology⁽⁸⁾. The optimal aspect ratios of PMOS and NMOS transistor are listed in Table 1. The circuit was biased with $\pm 2\text{V}$ and $V_{\text{BB}} = -1\text{V}$. The active and passive components are chosen as: $I_B = 100\ \mu\text{A}$, $R = 10\ \text{k}\Omega$ and $C = 10\ \text{pF}$. With this condition, the power consumption is about 3.71 mW. The simulated natural frequency is about 1.57 MHz. The simulated gain and phase responses of the filter are given in Fig. 4.

Table 1. Transistor aspect ratio of DDCCTA.

MOS Transistors	W (μm)	L (μm)
M ₁ -M ₄	1.8	0.7
M ₅ -M ₆	20	0.7
M ₇ -M ₈	20	0.7
M ₉ -M ₁₀	5.2	0.7
M ₁₁ -M ₁₂	58	1.0
M ₁₃ -M ₁₄	58	0.7
M ₁₅ -M ₂₀	5	0.7

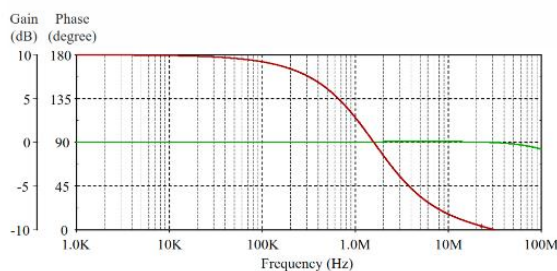


Fig. 4. Gain and phase response.

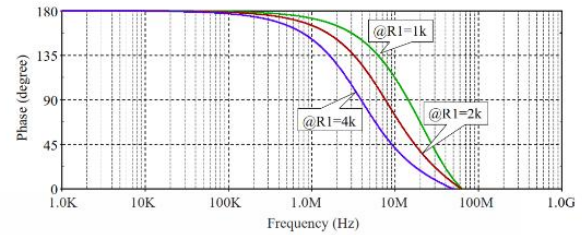


Fig. 5. phase response for different value of R.

It can be found that the simulated gain and phase responses are slightly deviated from ideal responses due to the error terms as expressed in Eq. 9. Phase response for different value of R is shown in Fig. 5. This result confirms that the phase response can be tuned by R as shown in Eq. 4.

The time-domain response of the proposed filter is shown in Fig. 6 where a sine wave voltage of 500mVp-p amplitude and 1.5MHz is applied as the input to the filter and the output currents for different values of I_B are shown. It is seen that the output current can be electronically/independently adjusted from its phase shift as expressed in Eq. 5. The output current in time domain for different value of R is shown in Fig. 7. In this result, the value of R is changed to 1k Ω , 3k Ω and 5k Ω and the phase of the output current is respectively shifted to 168.1 $^\circ$, 146.4 $^\circ$ and 126.9 $^\circ$. It is found that the phase response can be tuned by R as shown in Eq. 4. The dependence of the output harmonic distortion of output current on input voltage amplitude is shown in Fig. 8. It can obtain from Fig. 8, that the THD is about 5.79 % when the input signal is increased to 500 mV (peak).

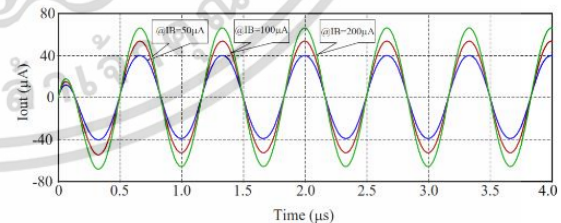


Fig. 6. Output current for different value of I_B .

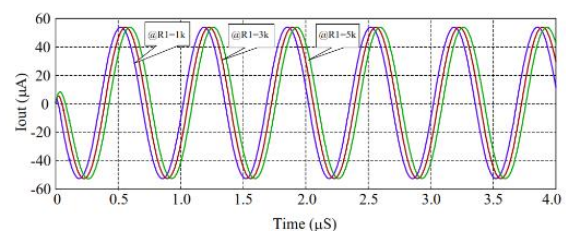


Fig. 7. output current for different value of R.

4. Conclusions

An electronically tunable transconductance-mode first-order allpass filter with gain controllability has been introduced via this paper. It consists of 1 DDCCTA, 1 resistor and 1 grounded capacitor. So it is easy to fabricate in IC form to use in battery-powered or portable electronic equipments such as wireless communication devices. The PSpice simulation results were depicted, and agree well with the theoretical anticipation.

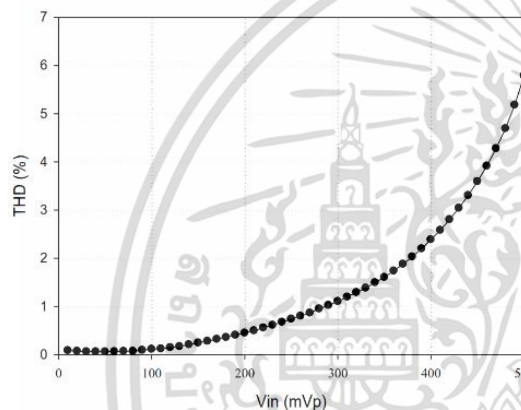


Fig. 8. Dependence of the output harmonic distortion of output current on input voltage amplitude

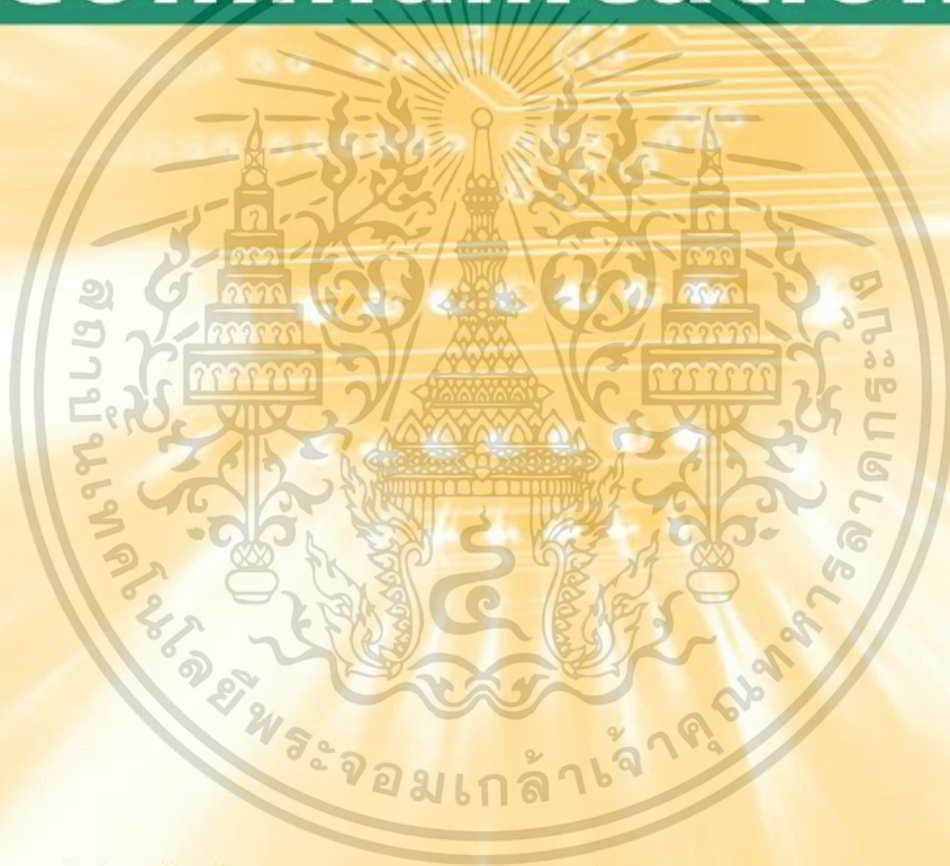
References

- (1) R. Schauman, and E. Valkenburg. "Design of analog filters". Oxford University Press. New York, 2001
- (2) A.U. Keskin, and D. Biolek. "Current mode quadrature oscillator using current differencing transconductance amplifiers (CDTA)". IEE Proc.-Circuits Devices Syst., vol. 153, No. 3, pp. 214-218, 2006
- (3) W. Jaikla, and P. Prommee. "Electronically tunable current-mode multiphase sinusoidal oscillator employing CCCDTA-based allpass filters with only grounded passive elements", Radioengineering, , vol. 20, No. 3, pp. 594-599, 2011
- (4) W. Jaikla, A. Noppakarn, and S. Lawanwisut. "New Gain Controllable Resistor-less Current-mode First Order Allpass Filter and its Application", Radioengineering, vol. 21, No. 1, pp. 312-316, 2012
- (5) W. Ninsraku, D. Biolek, W. Jaikla, S. Sriripongdee, and P. Suwanjan. "Electronically controlled high input and low output impedance voltage mode multifunction filter with grounded capacitors", AEU - International Journal of Electronics and Communications, vol. 68, No. 2, pp. 1145-1264, 2014
- (6) N. Pandey and S.K. Paul. "Differential difference current conveyor transconductance amplifier : A new analog building block for signal processing", Journal of Electrical and Computer Engineering, pp. 1-10, 2011
- (7) P. Maneechang, W. Jaikla, and P. Suwanjan. "High input impedance three-inputs single-output voltage-mode multifunction biquadratic filter with independent tuning using DDCCTAs", 6th International Science, Social Sciences, Engineering and Energy Conference, 2014.
- (8) O. Channumsin and W. Tangsrirat. "Single-input four-output voltage-mode universal filter using single DDCCTA", Microelectronics Journal, vol. 44, No. 12, pp. 1084–1091, 2013



AEU

International Journal of **Electronics and Communications**



◆ www.elsevier.com/locate/aeue

ISSN 1434-8411
Int. J. Electron. Commun. (AEU)
90(2018) · pp. 1–174

06/2018
Volume 90

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Contents lists available at ScienceDirect

Int. J. Electron. Commun. (AEÜ)

journal homepage: www.elsevier.com/locate/aeue

Regular paper

Cascadable independently and electronically tunable voltage-mode universal filter with grounded passive components

Piya Supavarasuwat^a, Montree Kumngern^a, Surasak Sangyaem^b, Winai Jaikla^{b,*}, Fabian Khatib^{c,d}^a Department of Telecommunications Engineering, Faculty of Engineering, King Mongkut's Institute of Technology Ladkrabang, Bangkok 10520, Thailand^b Department of Engineering Education, Faculty of Industrial Education and Technology, King Mongkut's Institute of Technology Ladkrabang, Bangkok 10520, Thailand^c Department of Microelectronics, Brno University of Technology, Technická 10, Brno, Czech Republic^d Faculty of Biomedical Engineering, Czech Technical University in Prague, nám. Sítná 3105, Kladno, Czech Republic

ARTICLE INFO

ABSTRACT

Keywords:

Voltage-mode circuit

Biquadratic filter

Voltage differencing differential difference amplifier (VDDDA)

In this paper, the voltage-mode universal filter employing the active building block, called voltage differencing differential difference amplifier (VDDDA) is introduced. The proposed circuit configuration has single output voltage node and five input voltage nodes. All input voltage nodes exhibit high impedance with low output impedance of the output voltage node, which is completely cascaded without the use of any external voltage buffer. The proposed filter realizes bandpass (BP), lowpass (LP), highpass (HP), allpass (AP) and bandstop (BS) filtering functions with using the same circuit topology. The output filtering response function can be obtained by appropriately applying input voltage without any matching condition. The control of the natural frequency and the quality factor can be done electronically and independently. The proposed circuit comprises three VDDDA, two grounded capacitors and single grounded resistor. The workability of the proposed filter is investigated via PSpice simulation program and experimental results. The results agree well with theoretical anticipations.

1. Introduction

The filters are modules that commonly used in many applications. These applications include signal processing, communication, control system, measurement system, biomedical system, sound system [1–3] etc. The universal or multifunction filter has been received considerable attention because of the fact that the universal filter can provide more than one filter responses in the same circuit topology which is considered as versatile circuit. Besides, the multiple-inputs single-output (MISO) universal filter has seen a significant number of developments. Since its output filtering response functions can be selected by switching on or off the input signals to input node of the filter and this selection is mostly done digitally using a microcontroller or micro-computer [4].

Active building blocks play a significant function in the design of analog signal processing circuits [5–7]. Especially, the active building blocks with electronic controllability have been the popular choices for synthesizing the electronic circuits since these circuits can be easily controlled by microcontroller or microprocessor [8,9]. Moreover, the active building block-based circuits are able to be cascaded without the use of external buffer devices. The voltage differencing differential

difference amplifier (VDDDA) is a proposed active building block, particularly suitable for the design of class of analog signal processing due to its capability of electronic controllability [10]. The electronic circuits using VDDDA as active building block such as, first order all-pass filter [10], sinusoidal oscillator [10–12], multiphase sinusoidal oscillator [13], inductance simulator [14], etc., have been found in the literature.

The VDDDA based voltage-mode universal filters have been proposed in [12,15–20]. The filters proposed in [12,15,16] with single-input multiple-outputs (SIMO) voltage are not offered low impedance for all output nodes. In [12], the matching condition is needed for obtaining allpass filtering response function. The quality factor and the natural frequency of the proposed filter in [15] cannot be independently tuned while the circuits proposed in [15,16] cannot be provided five standard filter responses. In [17], the multiple-inputs multiple-outputs (MIMO) multifunction filter with low output and high input impedances consists of three VDDDA, two grounded capacitors and a grounded resistor. This filter can be considered as MISO filter which contains five standard filter responses at output voltage V_{o1} or V_{o2} . However, the matching condition ($g_{m1} = G_x$) is needed for allpass response. In [18,19], a VDDDA-based MISO has been proposed,

* Corresponding author.

E-mail addresses: piya.su@kmitl.ac.th (P. Supavarasuwat), kkmontre@kmitl.ac.th (M. Kumngern), kim.surasak@outlook.com (S. Sangyaem), winai.ja@kmitl.ac.th (W. Jaikla), khatib@feec.vutbr.cz (F. Khatib).<https://doi.org/10.1016/j.aeue.2017.12.002>

Received 22 June 2017; Accepted 1 December 2017

1434-8411/© 2017 Elsevier GmbH. All rights reserved.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Table 1
Comparison with previously published MSO circuits.

Ref	Filter sort	No. of VDDDA	No. of R + C	Five standard filter responses	Independent tune of ω_0 and Q	High input impedances	Low output impedances	No need of matching condition	No need of inverting input	No need of double input	All grounded passive element	Experimental Results
[12]	SIMO	3	1 + 2	Yes	Yes	Yes	No	Yes	Yes	Yes	Yes	Yes
[15]	SIMO	2	0 + 2	No	No	Yes	No	Yes	Yes	Yes	Yes	No
[16]	SIMO	2	2 + 2	No	Yes	Yes	No	Yes	Yes	Yes	No	No
[17]	MIMO	3	1 + 2	Yes	Yes	Yes	Yes	No	Yes	Yes	Yes	No
[18]	MISO	1	1 + 2	Yes	No	No	No	Yes	No	No	No	No
[19]	MISO	1	2 + 2	Yes	No	No	No	Yes	No	Yes	No	No
[20]	MISO	2	0 + 2	Yes	No	Yes	Yes	Yes	Yes	Yes	Yes	Yes
This work	MISO	2	0 + 2	Yes	Yes	Yes	Yes	Yes	Yes	Yes	Yes	Yes

whereas it does not have the property of high input impedance for all input nodes and low output impedance. The quality factor and the natural frequency of the five-input single-output voltage-mode multi-function filter in [20] are not independently controlled. Table 1 lists the characteristic comparison of the proposed circuit and the previous VDDDA based voltage-mode universal filters [12,15–20].

The aim of this work is to develop the multiple-input single-output voltage-mode universal filtering circuit by focusing on the use of VDDDA as active building block. The tunable functions of the quality factor and the natural frequency can be done electronically and independently. All input nodes are high impedance and the output node is low impedance which is desirable for cascability in voltage-mode circuit. The passive elements used in this design are grounded which is desirable for integrated circuit implementation. A series of simulation and experiment results are included to investigate correct function of the proposed filter.

2. Circuit description

2.1. Description of used active elements

The VDDDA whose electrical symbol and its equivalent circuit are ideally given in Fig. 1, is the electronically controllable active building block. The terminals, v_+ , v_- , z , n and p are high impedance terminals while w terminal is low impedance. The terminal relations of the VDDDA can be characterized by the hybrid matrix form as follows:

$$\begin{pmatrix} I_{v_+} \\ I_{v_-} \\ I_z \\ I_{v_n} \\ I_{v_p} \\ I_w \end{pmatrix} = \begin{pmatrix} 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 \\ g_m & -g_m & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 1 & -1 & 1 & 0 \end{pmatrix} \begin{pmatrix} V_{v_+} \\ V_{v_-} \\ V_z \\ V_n \\ V_p \\ I_w \end{pmatrix} \tag{1}$$

The internal construction of VDDDA can be implemented by using

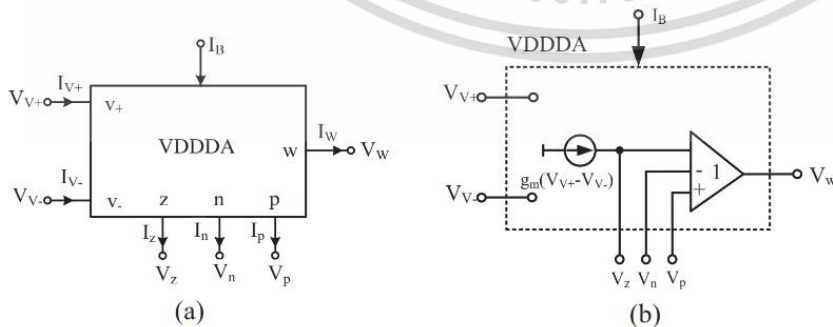


Fig. 1. (a) Electrical symbol of the VDDDA (b) Its equivalent circuit.

MOS technology [10] or commercially available ICs [20]. In order to enable experimental measurements of the proposed circuit, the VDDDA is constructed from commercially available ICs as proposed in [20]. With this structure, the transconductance (g_m) is given as

$$g_m = 10I_B \tag{2}$$

where I_B is the DC bias current. The VDDDA can be constructed from commercially available ICs as shown in Fig. 2.

2.2. Proposed filter

The complete schematic of the proposed voltage-mode universal filtering circuit is illustrated in Fig. 3. It is composed of three VDDDAs, a grounded resistor and two grounded capacitors. Using grounded capacitor can compensate for the parasitic capacitance at its node and is desirable from the point of view of integrated circuit implementation [21]. The proposed circuit has five input voltages and single output voltage. All input voltages, V_{in1} , V_{in2} , V_{in3} , V_{in4} and V_{in5} are applied to high impedance input ports of VDDDA and the output voltage (V_o) node has low impedance level which is fully cascable without the use of any buffer device. Circuit analysis yields the following output voltage;

$$V_o = \frac{s^2 V_{in2} - s^2 V_{in1} + \frac{s g_{m1}}{C_1} V_{in5} - \frac{s k g_{m1}}{C_1} V_{in4} + \frac{g_{m1} s m_2}{C_1 C_2} V_{in3}}{s^2 + \frac{s k g_{m1}}{C_1} + \frac{g_{m1} s m_2}{C_1 C_2}} \tag{3}$$

where

$$k = \frac{g_{m3} R}{g_{m3} R + 1} \tag{4}$$

Considering Eq. (3), it is clear that the proposed filter can provide five non-inverting types and two inverting types of the standard second-order filter, which their filters can be summarized in Table 2.

Therefore, the proposed filter is able to realize the second order filter responses in the same circuit configuration. Moreover, the matching condition, double input voltage and minus input voltage are

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

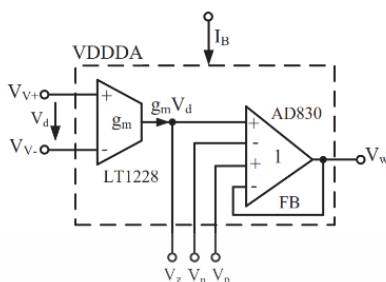


Fig. 2. Schematic diagram of VDDDA based on commercially available ICs.

absent which these features the proposed filter is convenient to be controlled with microcontroller or microcomputer. However, these features can be obtained similar to FISO-type universal VM biquad filter using VDDDA published recently in [20], orthogonal control of the quality factor and the natural frequency cannot be achieved from structure in [20].

The natural frequency (ω_0) and quality factor (Q) of the proposed filter configuration are respectively given by

$$\omega_0 = \sqrt{\frac{g_{m1}g_{m2}}{C_1C_2}} \tag{5}$$

and

$$Q = \frac{g_{m3}R + 1}{g_{m3}R} \sqrt{\frac{g_{m2}C_1}{g_{m1}C_2}} \tag{6}$$

As it is seen from Eq. (6) the Q can be electronically and independently adjusted via g_{m3} through I_{B3} without disturbing the ω_0 . If compared the proposed filter with similar five input voltages and single output voltage filter using VDDDA as active element in [20], the parameters ω_0 and Q of filter in [20] can be electronically controlled but the feature of independent control of Q without disturbing ω_0 cannot be achieved. In addition, if g_{m1} and g_{m2} are equal and simultaneously adjustable (i.e. $g_{m1} = g_{m2}$), the parameters ω_0 and Q in Eqs. (5) and (6) can be rewritten as

$$\omega_0 = g_m \sqrt{\frac{1}{C_1C_2}} \tag{7}$$

and

$$Q = \frac{g_{m3}R + 1}{g_{m3}R} \sqrt{\frac{C_1}{C_2}} \tag{8}$$

It is found that the parameters ω_0 and Q can be electronically and independently adjusted. Additionally, if g_m is equal to Eq. (2), the parameters ω_0 is linearly tuned via DC bias current.

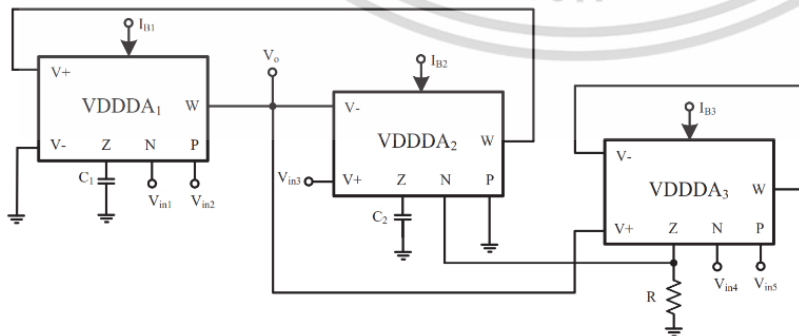


Fig. 3. The proposed VDDDA based voltage-mode filter.

Table 2
The selection of output filter responses.

Output response	V_{in1}	V_{in2}	V_{in3}	V_{in4}	V_{in5}
Non-inverting low-pass	0	0	1	0	0
Non-inverting high-pass	0	1	0	0	0
Inverting high-pass	1	0	0	0	0
Non-inverting band-pass	0	0	0	0	1
Inverting band-pass	0	0	0	1	0
Non-inverting band-reject	0	1	1	0	0
Non-inverting all-pass	0	1	1	1	0

2.3. Circuit sensitivities

The passive and active sensitivities of natural frequency and quality factor parameters are expressed as

$$S_{g_{m1}}^{\omega_0} = S_{g_{m2}}^{\omega_0} = \frac{1}{2}; S_{C_1}^{\omega_0} = S_{C_2}^{\omega_0} = -\frac{1}{2} \tag{9}$$

and

$$S_{C_1}^Q = S_{g_{m2}}^Q = \frac{1}{2}; S_{C_2}^Q = S_{g_{m1}}^Q = -\frac{1}{2}; S_{R, g_{m3}}^Q = -\frac{1}{g_{m3}R + 1} \tag{10}$$

2.4. Analysis of non-ideal case

Taking the non-ideal characteristics of the VDDDA into account, the port relationship of the voltage and current terminals can be expressed as

$$V_w = \beta_z V_z - \beta_n V_n + \beta_p V_p \tag{11}$$

where β_z , β_n and β_p signify the voltage transfer gain errors from z , n and p terminals to w terminals, respectively. Under non ideal conditions, the output voltage of proposed filter in Fig. 3 can be given by

$$V_o = \frac{s^2 \beta_{p1} V_{in2} - s^2 \beta_{n1} V_{in1} + \frac{g_{m1} g_{m3} \beta_{z1} \beta_{n3}}{(\beta_{z3} g_{m3} R + 1) C_1} V_{in5} - \frac{g_{m1} g_{m3} \beta_{z1} \beta_{p3}}{(\beta_{z3} g_{m3} R + 1) C_1} V_{in4} + \frac{g_{m1} g_{m2} \beta_{z1} \beta_{z2}}{C_1 C_2} V_{in3}}{s^2 + \frac{g_{m1} g_{m3} \beta_{z1} \beta_{z2}}{(\beta_{z3} g_{m3} R + 1) C_1} + \frac{g_{m1} g_{m2} \beta_{z1} \beta_{z2}}{C_1 C_2}} \tag{12}$$

Therefore, the ω_0 and the Q can be expressed as

$$\omega_0 = \sqrt{\frac{g_{m1} g_{m2} \beta_{z1} \beta_{z2}}{C_1 C_2}} \tag{13}$$

and

$$Q = \frac{\beta_{z3} g_{m3} R + 1}{g_{m3} R} \sqrt{\frac{\beta_{z2} g_{m2} C_1}{\beta_{z1} g_{m1} C_2}} \tag{14}$$

It is found that the performances of the proposed filter in terms of the voltage gain, the filter response, the ω_0 and the Q are affected from

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

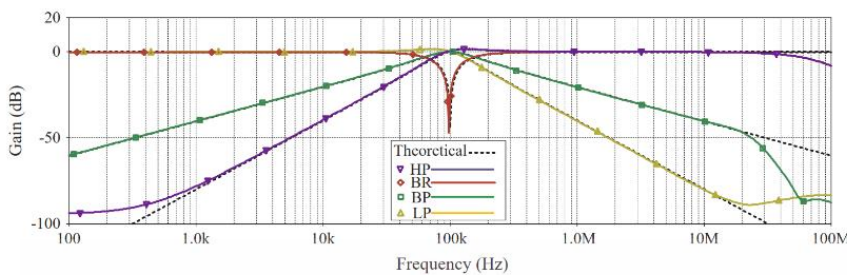


Fig. 4. Simulated frequency response for LP, HP, PB and BR of the proposed filter.

the voltage tracking errors as analyzed in Eqs. (12)–(14).

To evaluate the high frequency performance, the proposed filter is investigated under the influence of VDDDA's parasitic elements. The parallel of parasitic resistance and capacitance will appeared at the high impedance ports v_+ , v_- , z , n and p . If, it is assumed that the resistance at w port and the resistance of the input voltage sources are low, then the expression of non ideal output voltage of proposed configuration is found to be

$$V_o = \frac{\begin{pmatrix} V_{in2} \left[s^2 + s \left(\frac{G_{c2}}{C_{T2}} + \frac{G_{c1}}{C_{T1}} \right) + \frac{G_{c1}G_{c2}}{C_{T1}C_{T2}} \right] \\ -V_{in1} \left[s^2 + s \left(\frac{G_{c2}}{C_{T2}} + \frac{G_{c1}}{C_{T1}} \right) + \frac{G_{c1}G_{c2}}{C_{T1}C_{T2}} \right] + \\ V_{in5} s \frac{g_{m1}g_{m3}}{[g_{m3} + (sC_{T3} + G_{T3} + G)]C_{T1}} - V_{in4} s \frac{g_{m1}g_{m3}}{[g_{m3} + (sC_{T3} + G_{T3} + G)]C_{T1}} \\ + V_{in3} \frac{g_{m1}g_{m2}}{C_{T1}C_{T2}} \end{pmatrix}}{s^2 + s \frac{g_{m1}g_{m3}}{[g_{m3} + (sC_{T3} + G_{T3} + G)]C_{T1}} + \frac{g_{m1}g_{m2} + g_{m1}G_{c2} + G_{c1}G_{c2}}{C_{T1}C_{T2}}} \quad (15)$$

where $C_{T1} = C_1 + C_{z1}$, $C_{T2} = C_2 + C_{z2}$, $C_{T3} = C_{z3} + C_{n2}$ and $G_{T3} = G_{z3} + G_{n2}$. If the operational frequency $f_{op} \ll 1/[(C_{z3} + C_{n2})(R_{z3} || R_{n2})]$, the output voltage in Eq. (15) becomes

$$V_o = \frac{\begin{pmatrix} V_{in2} \left[s^2 + s \left(\frac{G_{c2}}{C_{T2}} + \frac{G_{c1}}{C_{T1}} \right) + \frac{G_{c1}G_{c2}}{C_{T1}C_{T2}} \right] \\ -V_{in1} \left[s^2 + s \left(\frac{G_{c2}}{C_{T2}} + \frac{G_{c1}}{C_{T1}} \right) + \frac{G_{c1}G_{c2}}{C_{T1}C_{T2}} \right] + \\ V_{in5} s \frac{g_{m1}g_{m3}R}{(g_{m3}R + 1)C_{T1}} - V_{in4} s \frac{g_{m1}g_{m3}R}{(g_{m3}R + 1)C_{T1}} + V_{in3} \frac{g_{m1}g_{m2}}{C_{T1}C_{T2}} \end{pmatrix}}{s^2 + s \frac{g_{m1}g_{m3}R}{(g_{m3}R + 1)C_{T1}} + \frac{g_{m1}g_{m2} + g_{m1}G_{c2} + G_{c1}G_{c2}}{C_{T1}C_{T2}}} \quad (16)$$

Therefore, the ω_0 and the Q can be expressed as

$$\omega_0 = \sqrt{\frac{g_{m1}g_{m2} + g_{m1}G_{c2} + G_{c1}G_{c2}}{(C_1 + C_{z1})(C_2 + C_{z2})}} \quad (17)$$

$$Q = \frac{(g_{m3}R + 1)(C_1 + C_{z1})}{g_{m1}g_{m3}R} \sqrt{\frac{g_{m1}g_{m2} + g_{m1}G_{c2} + G_{c1}G_{c2}}{(C_1 + C_{z1})(C_2 + C_{z2})}} \quad (18)$$

It is found from the nominator in Eq. (12), the parasitic capacitance and resistance will affect the gain, the filter response, the ω_0 and the Q. However, the parasitic capacitances C_{z1} and C_{z2} at z_1 and z_2 ports can be

absorbed by the C_1 and C_2 .

3. Simulation results

The commercially available ICs implementation of the VDDDA shown in Fig. 2 using LT1228 from Linear Technology Inc. [22] and AD830 from Analog Device Inc. [23] has been used to investigate the workability of the proposed circuit. The advantage features of LT1228 are low THD (0.2% at 30 mV_{RMS}) input, wide bias current range (1 μ A to 1 mA) and very fast transconductance amplifier etc. [22]. Also the advantage features of AD830 are wide common-mode voltage range (+12.8 V, -12 V), high CMRR (60 dB @ 4 MHz) and low THD (-72 dB @ 4 MHz) etc. [23]. The PSpice macro models of LT1228 and AD830 are used. The employed power supply voltage is ± 5 supply voltages. The simulation conducted with $C_1 = C_2 = 1$ nF, $R = 20$ k Ω , $I_{B1} = I_{B2} = 63$ μ A and $I_{B3} = 100$ μ A. The frequency response of the proposed filter for lowpass, bandpass, highpass and bandstop filtering is shown in Fig. 4. Phase and gain responses of the allpass filtering function are given in Fig. 5. The results in Figs. 4 and 5 are providing satisfactory responses. The simulated f_0 and Q are 98.4 kHz and 1.05, respectively. Substituting the above values into Eq. (5), it yields the theoretical natural frequency $f_0 = 100.3$ kHz. The deviation of calculated and simulated value is about 1.89%. The difference between the calculation and simulation is from the non-ideal effects by voltage/current tracking errors and parasitic elements.

The simulated bandpass output and input voltage waveform are shown in Fig. 6 where a 100 kHz sinusoidal input voltage of 160 mV (peak to peak) is applied at input node V_{in4} . By simultaneously varying I_{B1} and I_{B2} , the natural frequency can be controlled without disturbing parameter Q. The bandpass responses with the different natural frequency without disturbing parameter Q is shown in Fig. 7. By using $C_1 = C_2 = 1$ nF, $R = 500$ Ω , $I_{B3} = 80$ μ A and simultaneously setting $I_{B1} = I_{B2}$ for different values of 70 μ A, 100 μ A and 130 μ A, the simulated natural frequencies are 109.1 kHz, 155.9 kHz and 202.7 kHz, respectively. Substituting the above values of I_{B1} and I_{B2} into Eq. (7), the theoretical natural frequencies are 111.4 kHz, 159.2 kHz, 206.9 kHz, respectively. It is found that the deviations of theoretical and simulated values are about 2.06%, 2.07%, and 2.02%, respectively. The results in Fig. 8 clearly show the independent f_0 and Q tuning with constant gain

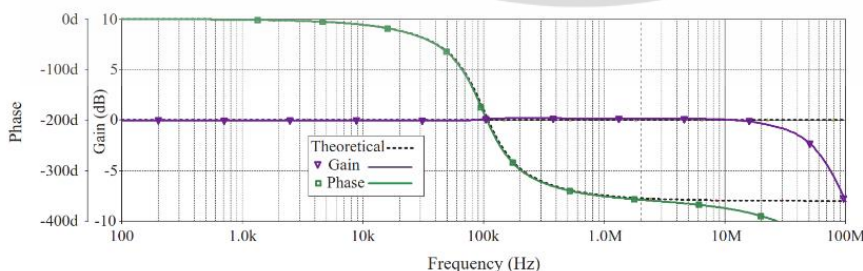


Fig. 5. Gain and phase response for AP function.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

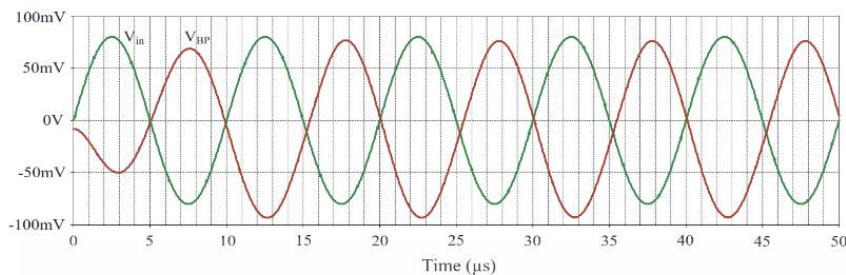


Fig. 6. Transient response for BP function.

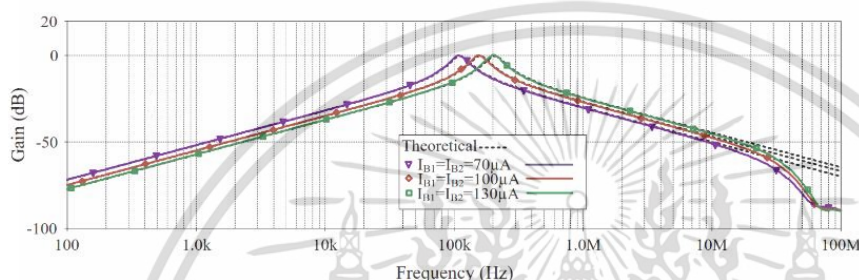


Fig. 7. Amplitude–frequency responses of the bandpass filter when I_{B1} and I_{B2} are simultaneously varied without disturbing Q .

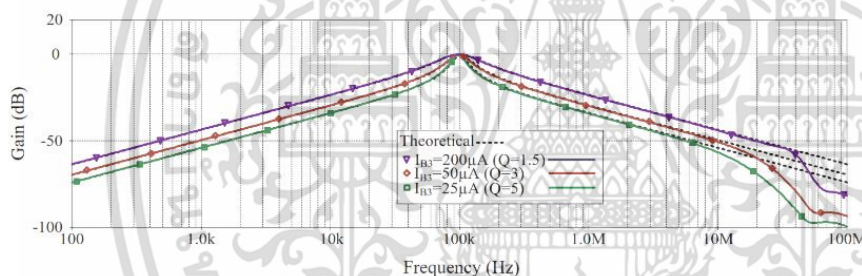


Fig. 8. Amplitude–frequency responses of the bandpass filter when I_{B3} is varied without disturbing f_0 .

of the bandpass response. By using $C_1 = C_2 = 1$ nF, $R = 1$ k Ω , $I_{B1} = I_{B2} = 63$ μ A, and varying I_{B3} with different values of 25 μ A, 50 μ A, 200 μ A. Dependence of the THD of LP, BP and HP filters on magnitude of input voltage is shown in Fig. 9. The sinusoidal input voltage signal with 10 kHz, 100 kHz and 1 MHz in-band frequency is applied into the proposed filtering circuit for LP, BP and HP filters, respectively. It is found that the un-linear of output filter for BP is occurred when the input signal is over 140 mV_{p-p} where the THD is more than 1%.

4. Experimental results

Also, the proposed filter of Fig. 3 has been experimentally tested. The VDDDA device implementation in hardware had been obtained using the LT1228 chip along with a differencing amplifier AD830. The circuit operates at ± 5 V power supply voltages. Fig. 10 shows the measured gain responses of proposed filter with $C_1 = C_2 = 1$ nF, $R = 20$ k Ω , $I_{B1} = I_{B2} = 63$ μ A and $I_{B3} = 100$ μ A. It is found that the proposed circuit realizes all five filtering functions, bandpass, highpass, lowpass, bandreject and allpass responses. The experimental natural frequency and quality factor are 97 kHz and 1.5, respectively. Calculated value of the natural frequency for these chosen values is 100.3 kHz. The deviation of calculated and measured value is around 3.29%. This deviation stems from the voltage transfer gain errors and parasitic elements in active building block as analyzed in Section 2.4.

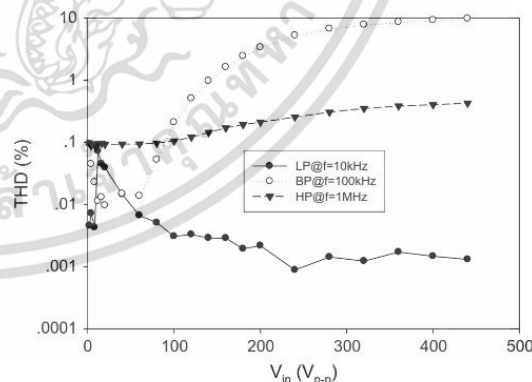


Fig. 9. Dependence of harmonic distortion on the input voltage.

The experimental and theoretical phase responses of all pass are shown in Fig. 11. The measurement of output voltage for each function is shown in Figs. 12–18 where the input voltage is 80 mV_{p-p} sinusoidal signal with three frequencies, 50 kHz, 100 kHz, and 300 kHz. The experimental bandpass responses with the different natural frequency

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

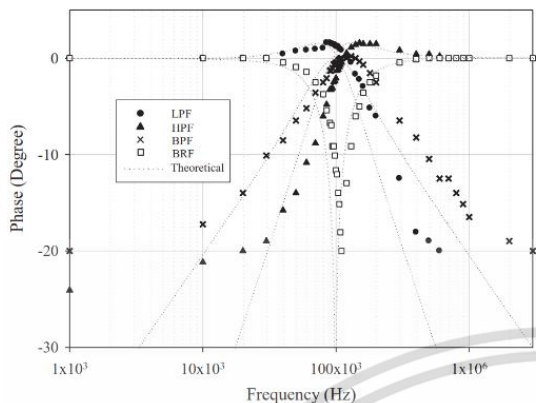


Fig. 10. Theoretical results LP, HP, BP, BR and AP filter characteristics of the proposed filter in Fig. 3.

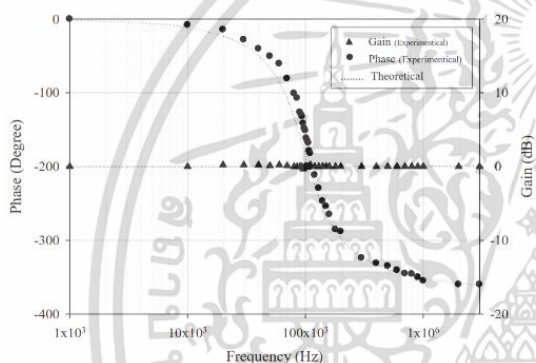
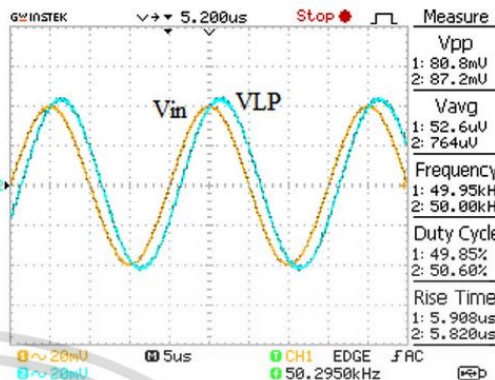


Fig. 11. Experimental phase characteristics of the AP filter.

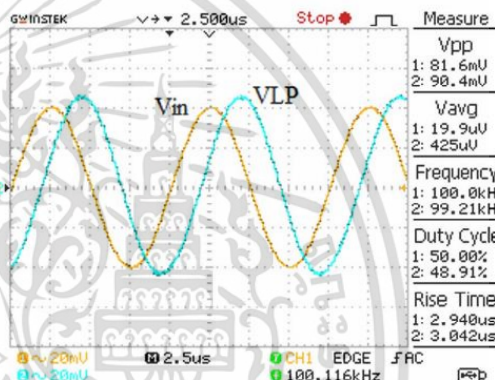
without disturbing parameter Q is shown in Fig. 19. By using $C_1 = C_2 = 1 \text{ nF}$, $R = 500 \Omega$, $I_{B3} = 80 \mu\text{A}$ and simultaneously varying $I_{B1} = I_{B2}$ with different values of $70 \mu\text{A}$, $100 \mu\text{A}$ and $130 \mu\text{A}$. The results in Fig. 20 clearly show the independent f_0 and Q tuning with constant gain of the bandpass response. By using $C_1 = C_2 = 1 \text{ nF}$, $R = 1 \text{ k}\Omega$, $I_{B1} = I_{B2} = 63 \mu\text{A}$, and varying I_{B3} with different values of $25 \mu\text{A}$, $50 \mu\text{A}$, $200 \mu\text{A}$.

5. Concluding remarks

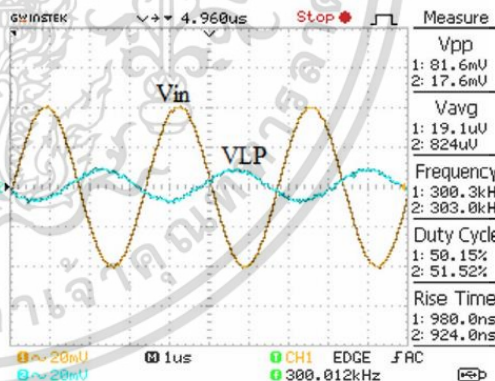
In this paper, new electronically controllable voltage-mode universal filter using the VDDDA as active building block is presented. The proposed filter employs three VDDDAs along with two grounded capacitors and a single grounded resistor as preferred for IC implementation. The proposed circuit has high input impedance for all input voltage nodes and low output impedance for output voltage node; resulting in easy cascading with other voltage mode circuits. It requires no any active and passive component matching conditions for realize filter responses. Also, the double and inverting input voltages are not required which is very convenient to control with digital method using microcontroller or microcomputer. Additionally, it offers electronic and independent tune of quality factor and natural frequency which is more attractive than the MISO universal filter in [20]. The



(a)



(b)



(c)

Fig. 12. Measured waveforms of Non-Inverting V_{LP} and V_m for (a) $f = 50 \text{ kHz}$, (b) $f = 100 \text{ kHz}$ and (c) $f = 300 \text{ kHz}$.

provided simulation and experimental results, where LT1228 and AD830 discrete IC components are used as VDDDAs, confirm the correct operation of the proposed filter.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

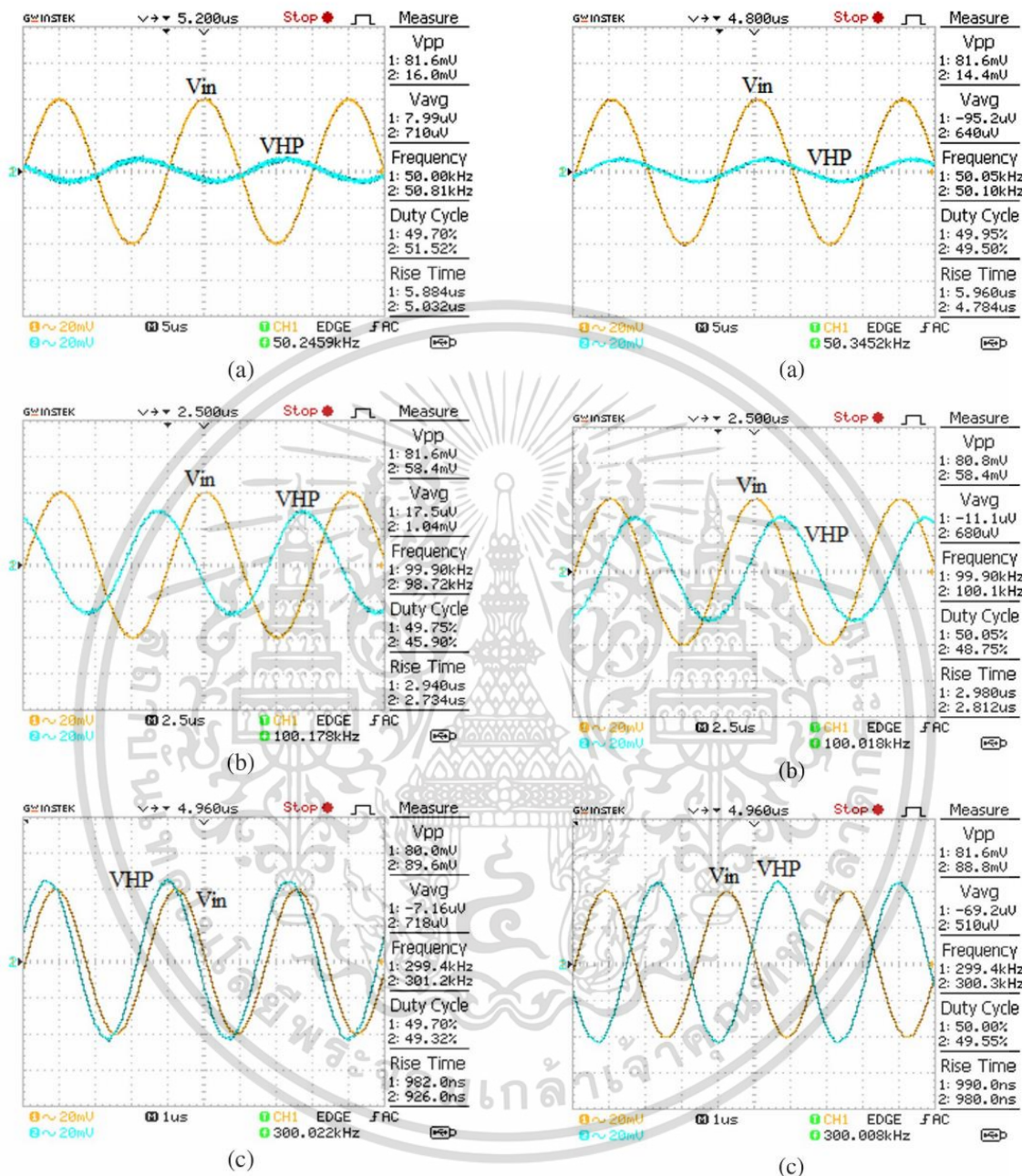
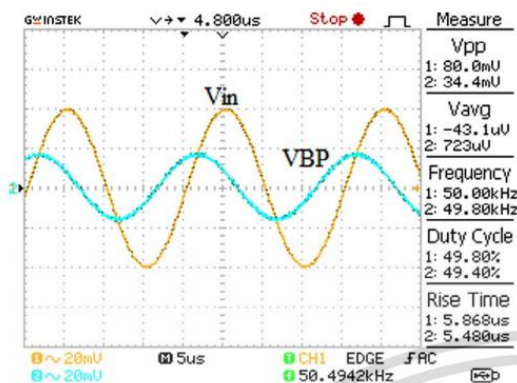


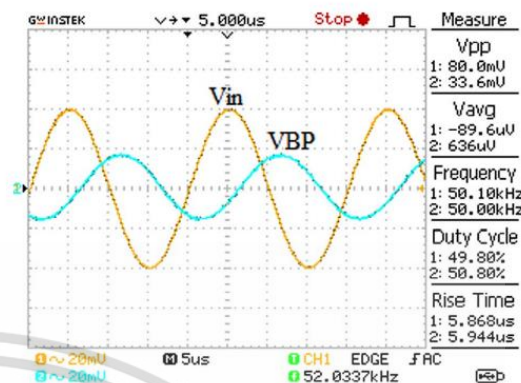
Fig. 13. Measured waveforms of Non-Inverting V_{HP} and V_{in} for (a) $f = 50$ kHz, (b) $f = 100$ kHz and (c) $f = 300$ kHz.

Fig. 14. Measured waveforms of Inverting V_{HP} and V_{in} for (a) $f = 50$ kHz, (b) $f = 100$ kHz and (c) $f = 300$ kHz.

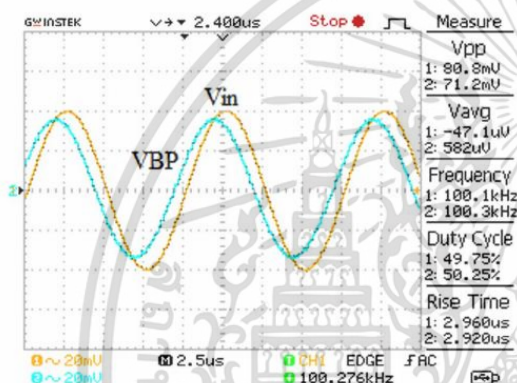
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



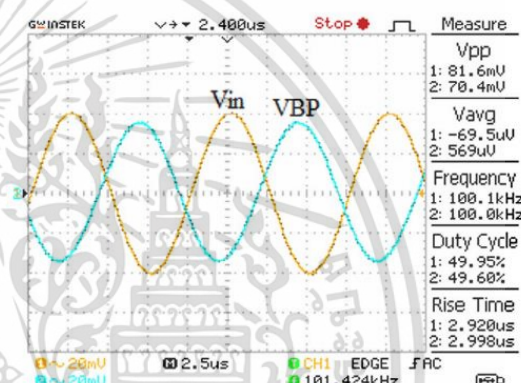
(a)



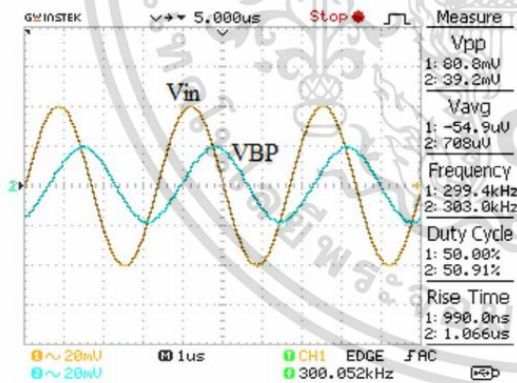
(a)



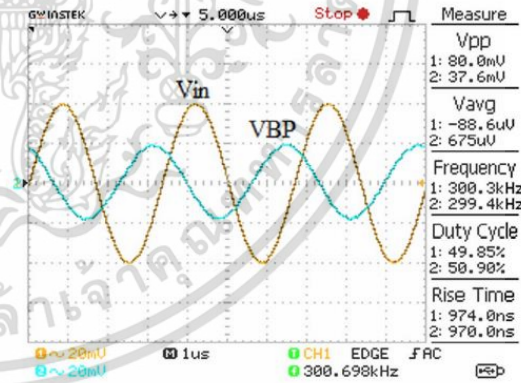
(b)



(b)



(c)



(c)

Fig. 15. Measured waveforms of Non-Inverting V_{BP} and V_{in} for (a) $f = 50$ kHz, (b) $f = 100$ kHz and (c) $f = 300$ kHz.

Fig. 16. Measured waveforms of Inverting V_{BP} and V_{in} for (a) $f = 50$ kHz, (b) $f = 100$ kHz and (c) $f = 300$ kHz.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

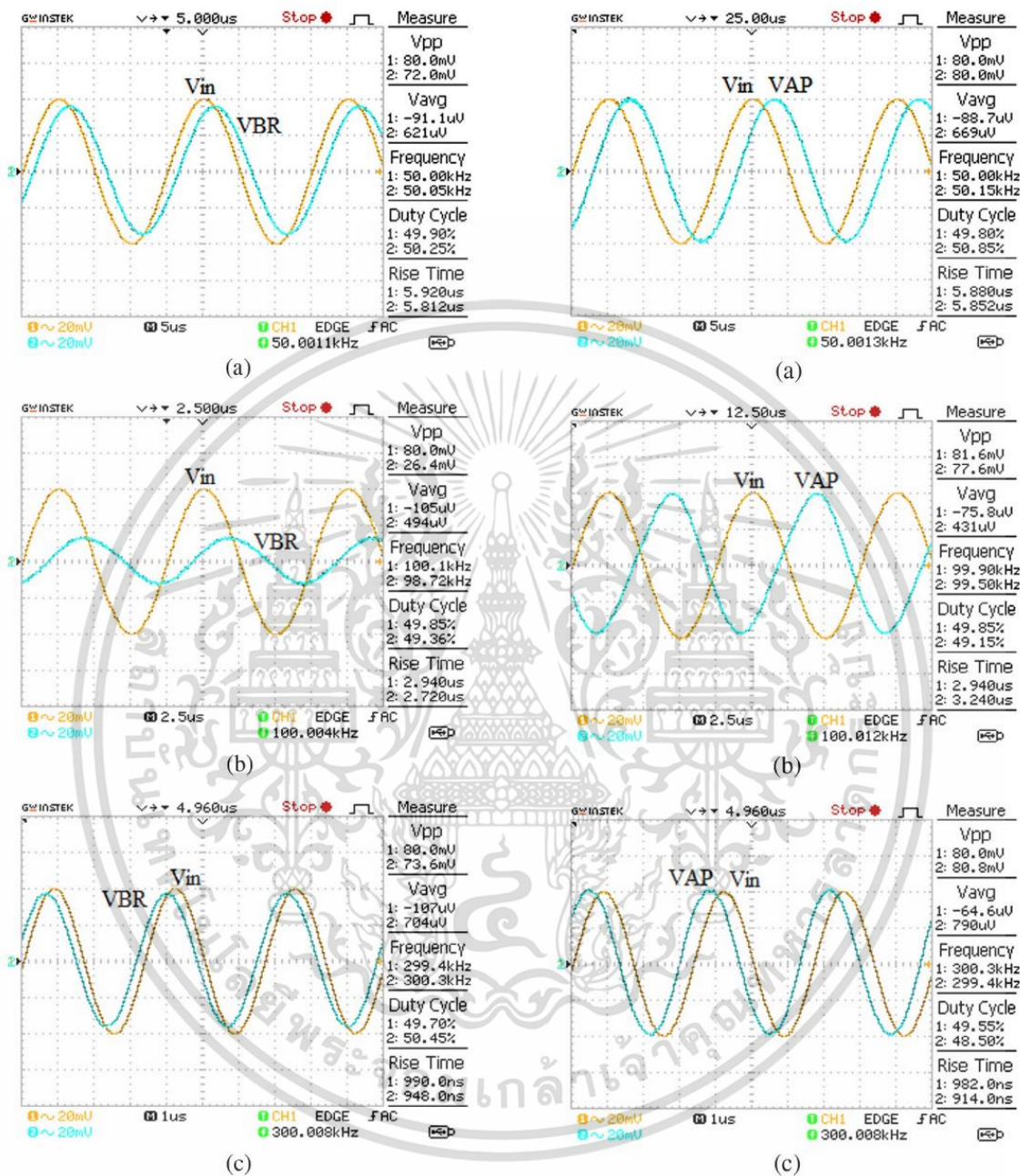


Fig. 17. Measured waveforms of Non-Inverting V_{BR} and V_{in} for (a) $f = 50$ kHz, (b) $f = 100$ kHz and (c) $f = 300$ kHz.

Fig. 18. Measured waveforms of Non-Inverting V_{AP} and V_{in} for (a) $f = 50$ kHz, (b) $f = 100$ kHz and (c) $f = 300$ kHz.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

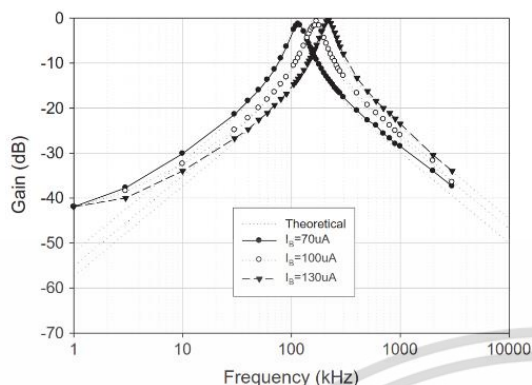


Fig. 19. The experimental bandpass response when I_{B1} and I_{B2} are simultaneously varied.

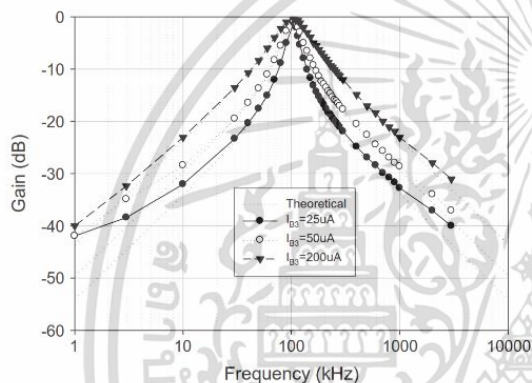


Fig. 20. The experimental bandpass response when I_{B3} is varied.

Acknowledgements

The authors would like to thank the anonymous reviewers for providing valuable comments which helped improve the paper substantially. Research described in this paper was financially supported by King Mongkut's Institute of Technology Ladkrabang (KMUTL).

References

- [1] Sedra AS, Smith KC. Microelectronic circuits. 3rd ed. Florida: Holt, Rinehart and

Winston; 1991.

- [2] Yesila A, Kacar F, Minaei S. New differential difference stage and its application to band-pass filter at 10.7 MHz with high quality factor. *AEU – Int J Electron Commun* 2017;79:74–82.
- [3] Abaci A, Yuce E. A new DVCC+ based second-order current-mode universal filter consisting of only grounded capacitors. *J Circ, Syst Comp* 2017;26(9). [Article number 1750130].
- [4] Jaikla W, Siripongdee S, Suwanjan W. MISO current-mode biquad filter with independent control of pole frequency and quality factor. *Radioengineering* 2012;21(3):886–91.
- [5] Birolek D, Senani R, Biolkova V, Kolka Z. Active elements for analog signal processing, classification, review and new proposals. *Radioengineering* 2008;17(4):15–32.
- [6] Ibrahim MA, Yuce E, Minaei S. A new DVCC-based fully cascadable voltage-mode full-wave rectifier. *J Comput Electron* 2016;15(4):1440–9.
- [7] Sagbas M, Minaei S, Ayten UE. Component reduced current-mode full-wave rectifier circuits using single active component. *IET Circ Dev Syst* 2016;10(1):1–11.
- [8] Chen H-P, Hwang Y-S, Ku Y-T. A systematic realization of third-order quadrature oscillator with controllable amplitude. *AEU – Int J Electron Commun* 2017;79:64–73.
- [9] Maheshwari S, Agrawal D. Cascadable and tunable analog building blocks using EX-GCCII. *J Circ, Syst Comp* 2017;26(6). Article number 1750093.
- [10] Herensar N, Sotner R, Metin B, Koton J, Vrba K. VDDDA – New 'voltage differencing' device for analog signal processing. In: *The 8th international conference on electrical and electronics engineering*. Bursa, Turkey; 2013. p. 17–20.
- [11] Chaichana A, Jaikla W, Suwanjan P, Tuntrakool S. A new quadrature sinusoidal oscillator for telecommunication system using VDDDA. In: *2015 international conference on intelligent informatics and biomedical sciences (ICIIBMS)*; 2015. p. 79–82.
- [12] Tuntrakool S, Kumngern M, Sotner R, Herensar N, Suwanjan P, Jaikla W. High input impedance voltage-mode universal filter and its modification as quadrature oscillator using VDDDA. *Indian J Pure Appl Phys* 2017;55(5):324–32.
- [13] Tuntrakool S, Kumngern M, Jaikla W. VDDDA-based voltage-mode multiphase sinusoidal oscillator. In: *The 4th IIAE international conference on industrial application engineering*; 2016. p. 104–8.
- [14] Auttaphut P. Active parallel-resistor-inductor with electronic controllability for analog signal processing. *Far East J Electron Commun* 2015;14(2):93–103.
- [15] Chaimongkol S, Jaikla W. A voltage-mode VDDDA-based universal filter. In: *International symposium on multimedia and communication technology*; 2015.
- [16] Soisang S, Jirasereemomkul K, Jaikla W, Higuchi K. Voltage – mode multifunctional biquadratic filter using VDDDA. *Appl Mech Mater* 2015;781:155–9.
- [17] Koton J, Herensar N, Vrba K, Metin B. Voltage-mode multifunction filter with mutually independent Q and ω_0 control feature using VDDDA. *Analog Integr Circ Sig Process* 2014;81:53–60.
- [18] Siripongdee S, Jaikla W. Single VDDDA-based voltage-mode multifunction second order filter for analog signal processing. In: *2015 international conference on intelligent informatics and biomedical sciences (ICIIBMS)*; 2015. p. 39–42.
- [19] Chaichana A, Sangyaem S, Jaikla W. Multifunction voltage-mode filter using single voltage differencing differential difference amplifier. In: *3rd international conference on mechatronics and mechanical engineering*; 2016. p. 1–4.
- [20] Sangyaem S, Siripongdee S, Jaikla W, Khateb F. Five-inputs single-output voltage mode universal filter with high input and low output impedance using VDDDA. *Optik* 2017;128:14–25.
- [21] Bhushan M, Newcomb RW. Grounding of capacitors in integrated circuits. *Electron Lett* 1967;3(4):148–9.
- [22] LT1228 – 100 MHz Current Feedback Amplifier with DC Gain Control, Linear Technology Corporation, www.linear.com.
- [23] AD830 – High Speed, Video Difference Amplifier – Analog Devices, Inc. www.analog.com.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ประวัติผู้เขียน

ชื่อ-นามสกุล	นายปิยะ ศุภวาราสวัฒน์
วัน เดือน ปีเกิด	23 ตุลาคม 2517
ที่อยู่	23/35 หมู่บ้านดีดีเฮ้าส์ ซอยอโยธยา 5 แขวงกระทุ่มราย เขตหนองจอก กรุงเทพมหานคร 10530
ประวัติการศึกษา	พ.ศ. 2539 ครุศาสตร์อุตสาหกรรมบัณฑิต สาขาวิชาวิศวกรรมโทรคมนาคม (เกียรตินิยมอันดับ 1) สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง พ.ศ. 2546 วิศวกรรมศาสตรมหาบัณฑิต สาขาวิชาวิศวกรรมไฟฟ้า สถาบันเทคโนโลยีพระจอมเกล้าพระนครเหนือ
ความชำนาญเฉพาะด้าน	1) เทคโนโลยีโทรคมนาคม 2) การออกแบบวงจรความถี่สูง 3) เทคโนโลยีอิเล็กทรอนิกส์
ประสบการณ์การทำงาน	พ.ศ. 2539 - 2551 อาจารย์ประจำภาควิชาครุศาสตร์วิศวกรรม คณะครุศาสตร์อุตสาหกรรม สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง พ.ศ. 2552 - 2555 ผู้ช่วยศาสตราจารย์ประจำภาควิชาครุศาสตร์วิศวกรรม คณะครุศาสตร์อุตสาหกรรม สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง พ.ศ. 2555 - ปัจจุบัน รองศาสตราจารย์ประจำภาควิชาครุศาสตร์วิศวกรรม คณะครุศาสตร์อุตสาหกรรมและเทคโนโลยี สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้