



รายงานสหกิจศึกษาฉบับสมบูรณ์

การลดเวลาการผลิตโดยการตัดทอนขั้นตอนการตรวจสอบชิ้นงานออก

Cold and Hot Test Elimination

นายจิณณวัตร ปรีดายนต์

ภาควิชาอิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2559



รายงานสหกิจศึกษาฉบับสมบูรณ์

การลดเวลาการผลิตโดยการตัดทอนขั้นตอนการตรวจสอบชิ้นงานออก

Cold and Hot Test Elimination

นายฉัตรวัตร ปรีดาพันธ์

ส.พ.
จ389ก

เลขหมู่ 2559
เลขทะเบียน 148640
รับเดือน.ปี. = 6 พ.ย. 2560

b. 10871369
i.

ภาควิชา อิเล็กทรอนิกส์
คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2559

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ชื่อโครงการสหกิจศึกษา	การลดเวลาการผลิตโดยการตัดทอนขั้นตอนการตรวจสอบ ชิ้นงานออก		
ชื่อ-สกุล นักศึกษา	นายจิณณวัตร ปรีดายนต์	รหัสนักศึกษา	56010173
คณะ	วิศวกรรมศาสตร์	ภาควิชา	อิเล็กทรอนิกส์
ชื่อ-สกุล อาจารย์นิเทศ	อาจารย์ เฉลิมพันธ์ หวังวัฒนา และ ผศ. ดร. กิตติพล ชิตสกุล		
ชื่อ-สกุล ผู้นิเทศงาน	คุณวันวิสาข์ สรสมุทธร		
สถานประกอบการ	บริษัท ไมโครชิพ เทคโนโลยี (ไทยแลนด์) จำกัด		

บทคัดย่อ

บริษัท ไมโครชิพ เทคโนโลยี (ไทยแลนด์) เป็นหนึ่งในผู้ให้บริการผลิตภัณฑ์เทคโนโลยีทางอิเล็กทรอนิกส์ชั้นนำเช่นไมโครคอนโทรลเลอร์ต่างๆ มีการผลิตงานอิเล็กทรอนิกส์ออกมาจำหน่ายสู่ท้องตลาด ซึ่งในการผลิตชิ้นงานขึ้นมาก่อนทำการส่งออกจำหน่ายสู่ท้องตลาดจะต้องมีการทดสอบคุณภาพของชิ้นงานก่อนเสมอๆ ซึ่งจะใช้งบประมาณค่าหนึ่งและเวลาจำนวนหนึ่งในการทดสอบชิ้นงาน ถ้าหากเราต้องการที่จะลดเวลาในการทดสอบชิ้นงานลง วิธีหนึ่งในการลดเวลาลงก็คือการตัดทอนขั้นตอนการทดสอบชิ้นงานออกบางขั้นตอน ซึ่งการที่จะสามารถตัดทอนขั้นตอนออกได้ ชิ้นงานจะต้องผ่านเงื่อนไขที่ตั้งไว้ ดังนั้นเพื่อที่จะลดเวลาและงบประมาณในการทดสอบชิ้นงานจึงได้ทำโครงการสหกิจศึกษานี้ขึ้นมาเพื่อศึกษาวิธีการทำให้ชิ้นงานสามารถผ่านเงื่อนไขการลดทอนขั้นตอนได้

คำสำคัญ : Test Elimination, PIC, IC, HTE, CTE

Cooperative Title	Cold and Hot Test Elimination		
Student Intern Name	Mr. Jinnawat Preedayant	Student ID	56010173
Faculty	Engineering	Department	Electronics
Advisor name	Mr. Chaloephan Wangwiwattana and Asst.Prof. Kitiphol Chitsakul		
Mentor name	Mrs. Wanvisa Sornsamut		
Company	Microchip Technology (Thailand) co., ltd		

ABSTRACT

Microchip Technology (Thailand) is a provider of electronics technology product such as Microcontroller electronics products into the marketplace. All products need to be testing the quality before releasing. That will use some budgets and time for testing. If the company wants to reduce the product test time, one solution is to reduce steps of testing. And if the company wants to reduce steps of testing, product must be pass through a set of conditions. Therefore, in order to reduce budgets and time of testing the product, this project was made up to studying how to pass through the conditions of reducing the step of testing.

Keywords: Test Elimination, PIC, IC, HTE, CTE

กิตติกรรมประกาศ

จากการที่ข้าพเจ้าได้เข้าปฏิบัติงานสหกิจศึกษาที่บริษัท ไมโครชิพ เทคโนโลยี (ไทยแลนด์) เมื่อวันที่ 8 สิงหาคม พ.ศ.2559 จนถึงวันสุดท้ายวันที่ 25 พฤศจิกายน พ.ศ.2559 การปฏิบัติงานและการทำโครงการสหกิจศึกษานี้คงไม่สามารถผ่านไปได้ด้วยดีถ้าหากไม่ได้รับความช่วยเหลือและการอบรมให้คำปรึกษา คำแนะนำจากคุณ Sakrapee R. (MCU08 Engineering Manager) และพี่วิศวกรที่ดูแล คุณ Wanvisa S. คุณ Sathaporn K. (MCU08 Product Engineer) และพี่วิศวกรคนอื่นๆที่ไม่ได้กล่าวนามทุกท่านที่คอยดูแล สอนให้รู้จักการทำงานในองค์กร ทำให้ได้รับประสบการณ์ในการทำงานที่ดีและสามารถนำไปใช้ต่อในอนาคตการทำงานได้ ขอขอบคุณอาจารย์ที่ปรึกษาโครงการสหกิจศึกษา อาจารย์ผู้สอนภาควิชาวิศวกรรมอิเล็กทรอนิกส์ทุกท่านที่ให้คำปรึกษาในการทำงาน อบรมสั่งสอนวิชาการต่างๆให้ข้าพเจ้าได้นำไปใช้ในการทำงานสหกิจศึกษาในครั้งนี้ ถ้าหากขาดบุคคลเหล่านี้โครงการนี้คงไม่อาจสำเร็จลุล่วงไปได้ด้วยดี จึงขอขอบพระคุณเป็นอย่างสูงมา ณ ที่นี้

นายฉัตรฉัตร ปรียาพันธ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

	หน้า
บทคัดย่อภาษาไทย	I
บทคัดย่อภาษาอังกฤษ	II
กิตติกรรมประกาศ	III
สารบัญ	IV
สารบัญตาราง	VI
สารบัญภาพ	VII
บทที่ 1 บทนำ	1
1.1 ความเป็นมาและความสำคัญ	1
1.2 วัตถุประสงค์ของการดำเนินงาน	2
1.3 ขอบเขตของการดำเนินงาน	2
1.4 วิธีการดำเนินงาน	2
1.5 ประโยชน์ที่คาดว่าจะได้รับ	3
บทที่ 2 แนวคิด ทฤษฎีและงานวิจัยที่เกี่ยวข้อง	4
2.1 PIC Microcontroller	4
2.2 Supply Current Test (IDD Dynamic)	9
2.3 Six Sigma	10
บทที่ 3 วิธีดำเนินการ	18
3.1 ศึกษางานที่ได้รับมอบหมาย.....	18
3.2 เจ็อนใจของการทำ HTE&CTE	20
3.3 การเก็บข้อมูลและทำผลรวม Part per million	20
3.4 การคำนวณค่า KUPD	21
บทที่ 4 ผลการดำเนินงาน	22
4.1 ตารางแสดงผลการทดสอบชิ้นงานก่อนทำการแก้ไขโปรแกรมการทดสอบ	22
4.2 การแก้ไขปัญหาของชิ้นงานที่ไม่ผ่านการทดสอบ	26
4.3 ตารางแสดงผลการทดสอบชิ้นงานหลังจากทำการแก้ไขโปรแกรมการทดสอบ	28

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ(ต่อ)

	หน้า
บทที่ 5 สรุปผลการดำเนินงานและข้อเสนอแนะ	32
5.1 สรุปผลการดำเนินงาน	32
5.2 ข้อเสนอแนะ	34

เอกสารอ้างอิง

ภาคผนวก

ภาคผนวก ก. Datasheet PIC16(L)F1777/8/9

ประวัติผู้จัดทำ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษานั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

ตารางที่	หน้า
4.1 ตารางแสดงค่า PPM ของ Final Test @ 85C ก่อนทำการแก้ไขโปรแกรมการทดสอบ	23
4.2 ตารางแสดงค่า PPM ของ Final Test @ 125C ก่อนทำการแก้ไขโปรแกรมการทดสอบ	24
4.3 ตารางแสดงค่า PPM ของ Final Test @ -40C ก่อนทำการแก้ไขโปรแกรมการทดสอบ	25
4.4 ตารางแสดงค่า PPM ของ Final Test @ 85C หลังจากทำการแก้ไขโปรแกรมการทดสอบ	29
4.5 ตารางแสดงค่า PPM ของ Final Test @ 125C หลังจากทำการแก้ไขโปรแกรมการทดสอบ	30
4.6 ตารางแสดงค่า PPM ของ Final Test @ -40C หลังจากทำการแก้ไขโปรแกรมการทดสอบ	31
5.1 ตารางสรุปผลการดำเนินงาน	32
5.2 ตารางแสดงผลของการตัดทอนขั้นตอนการตรวจสอบชิ้นงานลง	33



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญภาพ

ภาพที่	หน้า
2.1 PIC Microcontroller PIC16F1779-E/P	5
2.2 คอมพิวเตอร์สถาปัตยกรรมแบบฮาร์วาร์ด	5
2.3 แสดงสถาปัตยกรรมของไมโครคอนโทรลเลอร์แบบฮาร์วาร์ด	6
2.4 แสดงโครงสร้างเบื้องต้นของไมโครคอนโทรลเลอร์	6
2.5 แสดงการไหลของกระแส IDD	9
2.6 สัญลักษณ์ Six Sigma	10
2.7 แสดงกลไกการแก้ปัญหา DMAIC	14
3.1 Final Test Flow FFQFQ	18
3.2 Final Test Flow FQQ (ATO)	20
4.1 Data log แสดงการไม่ผ่านการทดสอบ i_ecm_4mhz_3p0v	26
4.2 Data log แสดงการไม่ผ่านการทดสอบ i_hs_32mhz_5p0v	27
4.3 Histogram แสดงการกระจายของผลการวัดกระแส i_hs_32mhz_5p0v	27

บทที่ 1

บทนำ

1.1 ความเป็นมาและความสำคัญ

ในปัจจุบันอุปกรณ์อิเล็กทรอนิกส์สามารถพบเห็นได้ทั่วไป มีการนำมาใช้ในชีวิตประจำวันในหลายๆทาง ไม่ว่าจะเป็นทางด้านการศึกษา อุตสาหกรรม เกษตรกรรม การสื่อสาร เครื่องใช้ไฟฟ้า และในทางด้านอื่นๆอีกมากมาย ซึ่งโดยหลักๆแล้ว อุปกรณ์อิเล็กทรอนิกส์มีบทบาทต่อชีวิตประจำวันของมนุษย์คือเพื่ออำนวยความสะดวกต่อการดำรงชีวิตให้มีความสะดวกสบาย และเพิ่มคุณภาพชีวิตให้ดียิ่งขึ้น

ทุกวันนี้เทคโนโลยีทางด้านอิเล็กทรอนิกส์มีการเจริญเติบโตอย่างรวดเร็วภายในระยะเวลาอันสั้น มีอุปกรณ์เครื่องมือทางอิเล็กทรอนิกส์มากมายถูกคิดค้นและผลิตขึ้นมาในแต่ละวันเพื่อตอบสนองต่อความต้องการของผู้ใช้งานที่ต้องการจะใช้งานเทคโนโลยีใหม่ๆ ซึ่งอุปกรณ์ทางอิเล็กทรอนิกส์อย่างเครื่องใช้ไฟฟ้าต่างๆส่วนใหญ่ จะมีส่วนประกอบหนึ่งในนั้นเป็นวงจรรวม (IC: Integrated Circuit) วงจรรวมหรือ IC คืออุปกรณ์ทางอิเล็กทรอนิกส์อย่างหนึ่งที่รวมวงจรต่างๆไว้ด้วยกันภายในอุปกรณ์เดียว IC มีหลายประเภท ไม่ว่าจะเป็น Analog IC อย่างเช่น Op-Amp หรือเป็น Digital IC ไมโครคอนโทรลเลอร์ (Microcontroller) ที่ใช้ในการประมวลผล ควบคุมวงจรต่างๆให้ทำงานร่วมกันตามคำสั่งที่กำหนดไว้ ในการผลิต IC ขึ้นมาเพื่อตอบสนองต่อตลาดของผู้ใช้งานที่มีมากขึ้นเรื่อยๆ ทำให้ผู้ผลิตไม่สามารถผลิต IC ได้ทันความต้องการของผู้ใช้งาน ทางด้านผู้ผลิตจึงต้องมีการวางแผนการดำเนินงานการผลิตเพื่อที่จะทำการผลิตสินค้าออกมาจำหน่ายสู่ท้องตลาดให้ได้มากที่สุดภายในระยะเวลาที่สั้นที่สุด แต่การที่จะเพิ่มการผลิตได้นั้นก็มีหลายปัจจัยในการดำเนินงาน ซึ่งสิ่งที่สามารถปรับปรุงเพื่อการผลิตที่รวดเร็วได้ทางหนึ่งคือการลดเวลาการตรวจสอบชิ้นงานลง การทดสอบ IC เพื่อคัดแยกชิ้นงานที่ไม่ผ่านเกณฑ์ออก ก่อนที่จะส่งชิ้นงานที่ผ่านการทดสอบออกจำหน่ายให้ผู้ใช้งานนั้นมีอยู่หลายขั้นตอน และใช้เวลาค่อนข้างมากที่จะทำการทดสอบให้ครบทุกชิ้นงาน ซึ่งถ้าหากเราสามารถลดเวลาการทดสอบตรงนี้ลงได้ จะทำให้บริษัทผู้ผลิตสามารถผลิตชิ้นงานขึ้นมาได้มากขึ้นภายในเวลาที่เท่าเดิมและยังสามารถลดต้นทุนของบริษัทผู้ผลิตในการการทดสอบชิ้นงานลงได้อีกด้วย จากเหตุผลข้างต้น ทางผู้จัดทำจึงประสงค์ที่จะจัดทำโครงการนี้ขึ้นมา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แนวคิดของโครงการนี้คือการลดขั้นตอนการทดสอบชิ้นงาน 1-2 ขั้นตอนจากทั้งหมด 5 ขั้นตอน โดยที่จะไม่ทำให้คุณภาพของการทดสอบชิ้นงานลดลงและชิ้นงานทุกชิ้นจะยังคงทำงานได้ตรงตามรายละเอียดที่กำหนดไว้ใน Datasheet ซึ่งทำได้โดยการแก้ไขและออกแบบโปรแกรมที่ใช้ทดสอบชิ้นงานให้ดีขึ้นและต้องอยู่ภายในขอบเขตของรายละเอียดที่กำหนดไว้ เพื่อให้ผลการทดสอบชิ้นงานได้ตามเงื่อนไขที่จะสามารถตัดขั้นตอนการทดสอบนั้นๆออกไปได้

1.2 วัตถุประสงค์ของการดำเนินงาน

1. เพื่อศึกษากระบวนการผลิตและทดสอบชิ้นงาน PIC Microcontroller ของบริษัท Microchip Technology (Thailand) Co., Ltd
2. เพื่อลดเวลาการผลิตและทดสอบชิ้นงาน PIC Microcontroller ลง เพื่อเพิ่มอัตราการผลิตต่อหนึ่งวัน (KUPD: Kilo Unit Per Day)
3. เพื่อนำความรู้ที่ได้จากการเรียนมาประยุกต์ใช้ในการปฏิบัติงานจริง

1.3 ขอบเขตของการดำเนินงาน

1. ศึกษาข้อมูลรายละเอียดของ PIC Microcontroller
2. ศึกษาวิธีการใช้งานโปรแกรมทดสอบชิ้นงาน และการใช้เครื่องทดสอบชิ้นงาน
3. แก้ไขโปรแกรมการทดสอบชิ้นงานให้สามารถลดขั้นตอนการทดสอบได้
4. วัดค่าปริมาณผลผลิตที่ได้หลังจากการลดขั้นตอนการทดสอบออกในหน่วย KUPD ได้

1.4 วิธีการดำเนินงาน

1. ศึกษาและทำความเข้าใจโครงการที่ได้รับมอบหมาย
2. เก็บข้อมูลผลการทดลองของชิ้นงานในแต่ละ lot แล้วนำมาทำ Reject PPM Table
3. วิเคราะห์เพื่อหาสาเหตุที่ทดสอบชิ้นงานไม่ผ่านในปัญหาต่างๆ
4. แก้ไขโปรแกรมการทดสอบชิ้นงานตามที่ได้วิเคราะห์มาเพื่อให้ชิ้นงานผ่านการทดสอบโดยที่ผลการทดสอบจะต้องอยู่ในขอบเขตที่ตั้งไว้
5. คำนวณ KUPD ใหม่ที่ได้จากการแก้ไขโปรแกรม

1.5 ประโยชน์ที่คาดว่าจะได้รับ

1. สามารถลดเวลาในการทดสอบชิ้นงานลง
2. สามารถเพิ่มอัตราการผลิตชิ้นงานต่อวัน (KUPD) ขึ้น
3. สามารถลดต้นทุนการผลิตลงได้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2

แนวคิด ทฤษฎีและงานวิจัยที่เกี่ยวข้อง

ในการศึกษาโครงการลดเวลาการผลิตโดยการตัดทอนขั้นตอนการตรวจสอบชิ้นงานออก ผู้วิจัยได้รวบรวมแนวคิด ทฤษฎีและงานวิจัยที่เกี่ยวข้องที่ได้ศึกษาเพื่อจัดทำโครงการนี้ขึ้นมาซึ่งมีเนื้อหาดังต่อไปนี้

1. PIC Microcontroller
2. Supply Current Test (IDD Dynamic)
3. Six Sigma

2.1 PIC Microcontroller

2.1.1 ความหมายของไมโครคอนโทรลเลอร์

ไมโครคอนโทรลเลอร์ (Microcontroller) คือชิปอุปกรณ์อิเล็กทรอนิกส์ประมวลผลอย่างหนึ่ง ทำหน้าที่ประมวลผลตามโปรแกรมหรือชุดคำสั่ง โครงสร้างภายในเป็นวงจรรวมขนาดใหญ่ประกอบไปด้วย หน่วยคำนวณทางคณิตศาสตร์และลอจิก บัสต่าง ๆ พอร์ต รีจิสเตอร์ หน่วยความจำ วงจรนับ และวงจรจับเวลา รวมกันอยู่ภายในชิป ไมโครคอนโทรลเลอร์ถูกออกแบบมาเพื่อใช้ในงานควบคุม สามารถติดต่อกับอุปกรณ์อินพุตและเอาต์พุตได้สะดวกใช้งานง่าย สามารถทำงานได้โดยใช้ชิปเดียว สามารถเข้าถึงข้อมูลระดับบิตได้ โปรแกรมควบคุมไมโครคอนโทรลเลอร์ มีภาษาที่ใช้ระดับสูงหลายภาษา ทำให้ง่ายต่อการศึกษาเรียนรู้ออกแบบวงจรพัฒนาระบบ

ปัจจุบันเทคโนโลยีไมโครคอนโทรลเลอร์ได้มีการพัฒนาให้มีความสามารถในการประมวลผลข้อมูลได้รวดเร็วและมีราคาไม่แพง ง่ายต่อการศึกษาและออกแบบ สามารถเขียนโปรแกรมชุดคำสั่งได้หลายภาษา ตลอดจนมีโปรแกรมช่วยสนับสนุนจำนวนมากเพื่อช่วยในการออกแบบพัฒนาระบบ จึงทำให้ไมโครคอนโทรลเลอร์ มีการนำมาใช้งานอย่างแพร่หลายในวงจรรวมอิเล็กทรอนิกส์ต่างๆ

ข้อแตกต่างระหว่างไมโครโพรเซสเซอร์กับไมโครคอนโทรลเลอร์คือ ไมโครคอนโทรลเลอร์สามารถติดต่อกับอุปกรณ์อินพุตและเอาต์พุตได้สะดวกกว่า สามารถเข้าถึงข้อมูลระดับบิต และมีภาษาควบคุมระดับสูงหลายภาษาทำให้ง่ายต่อการศึกษาเรียนรู้

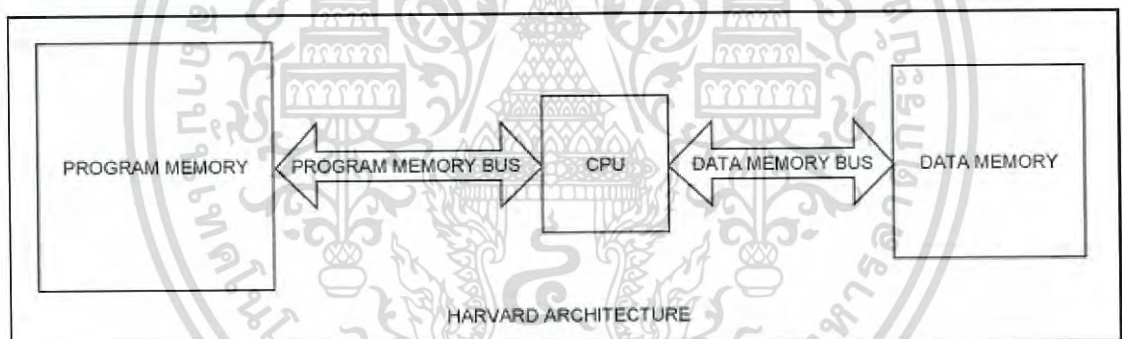
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาพที่ 2.1 PIC Microcontroller PIC16F1779-E/P

2.1.2 สถาปัตยกรรมไมโครคอนโทรลเลอร์

สถาปัตยกรรมคอมพิวเตอร์จะมีอยู่ 2 แบบคือ แบบฟอนนิวแมน (Von Neuman) และแบบฮาร์วาร์ด (Harvard Architecture) ซึ่งไมโครคอนโทรลเลอร์ จะมีสถาปัตยกรรมแบบฮาร์วาร์ด

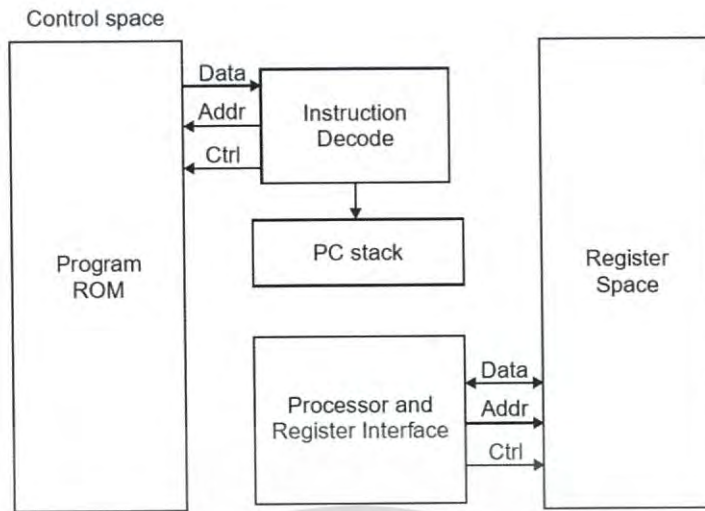


ภาพที่ 2.2 คอมพิวเตอร์สถาปัตยกรรมแบบฮาร์วาร์ด

สถาปัตยกรรมแบบฮาร์วาร์ดจากภาพที่ 2.2 จะแยกหน่วยความจำโปรแกรมและหน่วยความจำข้อมูลออกจากกัน ทำให้กระบวนการทำคำสั่งการทำงานลดลง เนื่องจากสามารถติดต่อหน่วยความจำโปรแกรมและหน่วยความจำข้อมูลได้เร็วกว่า โดยที่ซีพียูกำลังทำงานคำสั่งในปัจจุบันอยู่สามารถที่จะเรียกคำสั่งออกจากหน่วยความจำโปรแกรมถัดไปได้ ทำให้ทำงานเร็วขึ้น

ไมโครคอนโทรลเลอร์ตระกูล PIC จะมีสถาปัตยกรรมแบบฮาร์วาร์ด จัดอยู่ในกลุ่มของไมโครโปรเซสเซอร์ RISC (Reduced Instruction Set Computer) กล่าวคือไมโครคอนโทรลเลอร์ตระกูลนี้จะมีชุดคำสั่งน้อยเพียง 35 คำสั่งพื้นฐานเท่านั้นและทุกคำสั่งสามารถทำงานให้เสร็จสิ้นได้ด้วยการใช้สัญญาณนาฬิกาเพียงลูกเดียว

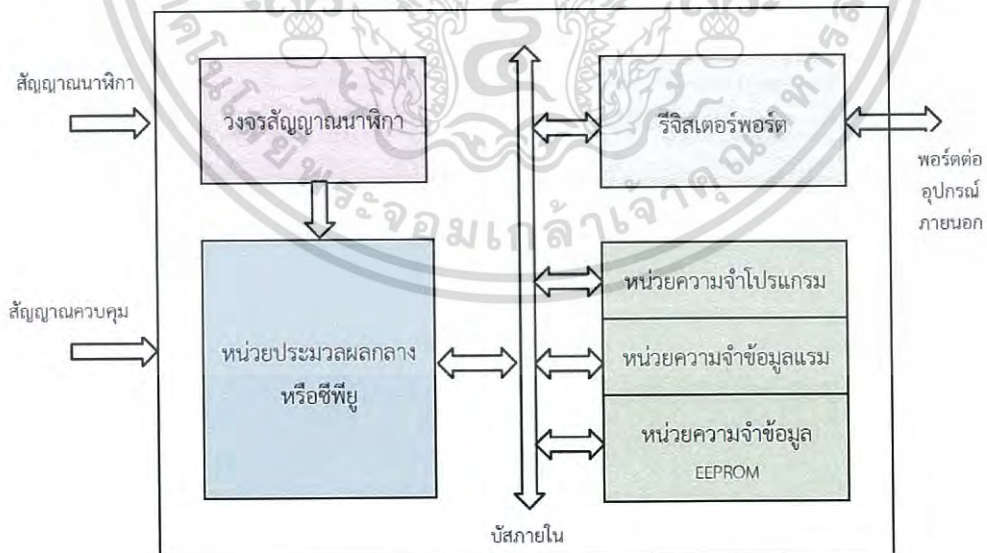
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาพที่ 2.3 แสดงสถาปัตยกรรมของไมโครคอนโทรลเลอร์แบบฮาร์วาร์ด

จากภาพที่ 2.3 ส่วนถอดรหัสคำสั่ง (Instruction Decode) ทำหน้าที่ถอดรหัสคำสั่งโปรแกรมเพื่อให้ซีพียูเข้าใจและสามารถทำงานได้ พิวส์แตก (PC Stack) เป็นหน่วยความจำ ทำหน้าที่เก็บข้อมูลของรีจิสเตอร์ การเก็บข้อมูลของสแต็กจะมีลักษณะเป็นชั้นแบบ FILO (First In Last Out) ข้อมูลที่เก็บเข้าที่เก็บเข้ามาก่อนจะต้องอ่านออกทีหลัง

2.1.3 โครงสร้างและการทำงานของไมโครคอนโทรลเลอร์



ภาพที่ 2.4 แสดงโครงสร้างเบื้องต้นของไมโครคอนโทรลเลอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โครงสร้างเบื้องต้นของไมโครคอนโทรลเลอร์ บล็อกไดอะแกรมภาพที่ 2.4 ประกอบไปด้วย ส่วนประกอบหลักต่าง ๆ ดังนี้

1. หน่วยประมวลผลกลางหรือซีพียู (CPU: Central Processing Unit) ทำหน้าที่ประมวลผล ข้อมูลตามคำสั่งโปรแกรม ส่วนรีจิสเตอร์จะเก็บข้อมูลและกำหนดการทำงานของไมโครคอนโทรลเลอร์ การทำงานของซีพียูมี 2 จังหวะคือ เฟตช์ (Fetch) และ เอ็กซีคิวต์ (Executed) เริ่มจากการเฟตช์ คือ การอ่านคำสั่งแล้วทำการถอดรหัสคำสั่งเป็นภาษาเครื่อง จากนั้นจังหวะเอ็กซีคิวต์ กระทำตามคำสั่ง โปรแกรมจนเสร็จ

2. หน่วยความจำโปรแกรม (Program Memory) ทำหน้าที่เก็บโปรแกรมเพื่อส่งให้กับซีพียู ทำการประมวลผล ที่นิยมจะมี 3 แบบคือ

2.1 แบบอีพรอม (EPROM : Erasable Programmable Read Only Memory) มีแบบโปรแกรมได้ครั้งเดียว และแบบโปรแกรมได้หลายครั้ง การลบต้องใช้แสงอุลตราไวโอเล็ต ถ้าแบบโปรแกรมได้ครั้งเดียวจะไม่สามารถลบและโปรแกรมใหม่ได้

2.2 แบบอีอีพรอม (EEPROM : Electrically Erasable Programmable Read Only Memory) เป็นหน่วยความจำที่ลบและเขียนใหม่ได้ด้วยไฟฟ้า ปัจจุบันไม่นิยม เพราะมีราคาแพง

2.3 แบบแฟลช (Flash) หน่วยความจำชนิดนี้สามารถลบและเขียนใหม่ได้ด้วยสัญญาณไฟฟ้าเป็นที่นิยมมากเพราะราคาไม่แพง

3. หน่วยความจำข้อมูลแรม (Data Memory) ทำหน้าที่เก็บข้อมูลจากการประมวลผลของ ซีพียู

4. หน่วยความจำข้อมูล EEPROM เป็นหน่วยความจำที่มีในไมโครคอนโทรลเลอร์บางรุ่นทำหน้าที่เก็บข้อมูลไว้แม้ไม่มีไฟเลี้ยง การอ่านและเขียนจะใช้สัญญาณไฟฟ้า

5. รีจิสเตอร์พอร์ต (Register Space) เป็นหน่วยความจำพิเศษสามารถอ่านเขียนได้ตลอดเวลาทำหน้าที่เก็บข้อมูลในการทำงานของไมโครคอนโทรลเลอร์ แสดงสถานะของการทำงาน กำหนดการทำงานของไมโครคอนโทรลเลอร์ เป็นขาพอร์ตติดต่อสื่อสารข้อมูลที่รับเข้ามาทางขาอินพุตและส่งข้อมูลออกทางเอาต์พุตไปยังอุปกรณ์ภายนอก

6. วงจรสัญญาณนาฬิกา ทำหน้าที่ควบคุมจังหวะการทำงานของไมโครคอนโทรลเลอร์

2.1.4 ไมโครคอนโทรลเลอร์ตระกูล PIC

PIC คือไมโครคอนโทรลเลอร์ อีกตระกูลหนึ่ง ย่อมาจากคำว่า Peripheral Interface Controller เป็นผลิตภัณฑ์ที่ผลิตมาจากบริษัท Microchip Technology ซึ่ง concept ของไมโครคอนโทรลเลอร์ตระกูลนี้ก็คือ รวมเอาทุกอย่างเอาไว้ในตัวไม่ว่าจะเป็น Program Memory, RAM, EEPROM, SERIAL, I2C, PWM, ADC ฯลฯ โดยไม่จำเป็นต้องต่ออุปกรณ์เสริมจากภายนอก

คุณลักษณะทั่วไปของไมโครคอนโทรลเลอร์ตระกูล PIC

- ชนิดของหน่วยความจำ
 - หน่วยความจำแบบแฟลช โปรแกรมและลบได้หลายครั้ง
 - หน่วยความจำแบบโปรแกรมได้ครั้งเดียว OTP (One Time Programmable)
 - หน่วยความจำ ROM (Read Only Memory) โปรแกรมและลบได้หลายครั้ง วิธีลบโดยใช้แสงอัลตราไวโอเล็ต
- จำนวนขาอินพุต - เอาต์พุต
 - มีจำนวนขาตั้งแต่ 4 ขา จนถึงมากกว่า 120 ขา
- คุณสมบัติอื่น ๆ
 - ซีพียูเป็นแบบ RISC มีคำสั่งใช้งานประมาณ 35 คำสั่ง
 - ความถี่สัญญาณนาฬิกา ตั้งแต่ไฟตรงถึงสูงสุด 80MHz
 - ดิจิตอล I/O พอร์ต
 - มีช่องอนาล็อกอินพุต
 - มีโมดูลเปรียบเทียบแรงดันอนาล็อก
 - มีไทมเมอร์ภายใน
 - กระแสซอร์สและกระแสซิงค์สูง
 - ตอบสนองแหล่งกำเนิดการอินเทอร์รัพท์ทั้งภายในและภายนอก
 - มีวงจรเพาเวอร์ออนรีเซต (POR)
 - เพาเวอร์อัฟไทมเมอร์ (PWRT)
 - มีโหมดประหยัดพลังงานหรือสแตนด์บาย
 - มีวอตช์ด็อกไทมเมอร์ (WDT)
 - มีวงจร USB เชื่อมต่ออุปกรณ์ภายนอก
 - สามารถเลือกป้องกันข้อมูลทั้งในหน่วยความจำโปรแกรมและหน่วยความจำข้อมูล

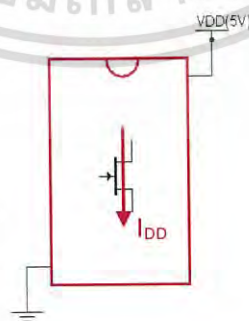
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- สามารถเลือกใช้วงจรกำเนิดสัญญาณนาฬิกาได้
 1. EC ใช้สัญญาณนาฬิกาจากภายนอก
 2. ER ใช้ตัวต้านทาน
 3. INTRC ใช้ตัวต้านทานและคาปาซิเตอร์ร่วมกับสัญญาณนาฬิกาภายใน PIC เอง
 4. LP ใช้คริสตอลพลังงานต่ำ ความถี่สูงสุดไม่เกิน 200 KHz
 5. XT ใช้คริสตอล ความถี่ตั้งแต่ 100 KHz – สูงสุดไม่เกิน 4 MHz
 6. HS ใช้คริสตอลความถี่สูงสุด
- ไฟเลี้ยง +3V. ถึง +5.5V.
- มีโมดูล PWM (Pulse Width Modulated)
- มีโมดูลสื่อสารข้อมูลอนุกรม USART

2.2 Supply Current Test (IDD Dynamic)

กระแสไดนามิก IDD คือกระแสที่ตัวอุปกรณ์ใช้ เมื่ออยู่ในสถานะที่ทำงาน ณ ที่ความถี่ต่างๆ ของสัญญาณนาฬิกา ยิ่งวงจรใช้สัญญาณนาฬิกาที่มีความถี่สูงมาก วงจรก็จะทำงานได้เร็วขึ้น แต่จะทำให้ตัวอุปกรณ์นั้นใช้กระแสเพิ่มขึ้นด้วย

การทดสอบกระแสไดนามิกนั้นจะวัดกระแสที่ตัวอุปกรณ์ใช้ที่ความถี่สูงสุดของค่าสัญญาณนาฬิกานั้นๆ ทำเพื่อทดสอบให้ทราบว่าชิ้นงานที่ถูกทำการทดสอบจะไม่มีการใช้กระแสที่มีค่าสูงเกินกว่าที่ได้กำหนดไว้ใน Datasheet ซึ่งสามารถวัดได้โดยวัดค่ากระแสที่ไหลเข้า Supply pin หรือไหลออกจาก Ground pin ของตัวอุปกรณ์



ภาพที่ 2.5 แสดงการไหลของกระแส I_{DD}

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3 Six Sigma



ภาพที่ 2.6 สัญลักษณ์ Six Sigma

Six sigma เป็นการบริหารที่เกิดขึ้นปี พ.ศ. 2533 โดยกลุ่มวิศวกรของบริษัท Motorola ภายใต้การนำของ Dr.Mikel Harry ซึ่งได้เป็นผู้ริเริ่มแนวคิดนี้ และนำมาใช้กับการออกแบบผลิตภัณฑ์ของบริษัทจนประสบความสำเร็จอย่างสูง ต่อมาบริษัทต่าง ๆ ในสหรัฐอเมริกาจึงได้นำแนวคิดการบริหารจัดการแบบ Six sigma เข้ามาใช้ และประสบความสำเร็จสามารถลดค่าใช้จ่ายของบริษัทได้อย่างมาก

2.3.1 Six sigma คืออะไร

Six sigma เป็นการบริหารที่มุ่งเน้นในการลดความผิดพลาด ลดความสูญเปล่า และลดการแก้ไขตัวชิ้นงาน และสอนให้พนักงานรู้แนวทางในการทำธุรกิจอย่างมีหลักการ และจะไม่พยายามจัดการกับปัญหาแต่จะพยายามกำจัดปัญหาทิ้ง

Six sigma จะดีที่สุดในเมื่อทุกคนในองค์กรร่วมมือกันตั้งแต่ CEO ไปจนถึงบุคลากรทั่วไปในองค์กร ซึ่ง Six sigma เป็นการรวมกันระหว่างอำนาจแห่งคน (Power of people) และอำนาจแห่งกระบวนการ (Process Power) ซึ่งถ้าตัว Six sigma มีค่าสูงหรือมีความผันแปรมากขึ้นเท่าไร ก็เปรียบเสมือนมีการทำข้อผิดพลาดมากขึ้นเท่านั้น ซึ่งโอกาสที่จะเกิดข้อผิดพลาดตัวนี้เรียกว่า DPMO (Defects per Million Opportunities)

Six sigma จึงถูกนำมาใช้เป็นชื่อเรียกของวิธีการปรับปรุงประสิทธิภาพในกระบวนการใด ๆ โดยมุ่งเน้นการลดความไม่แน่นอน หรือ Variation และการปรับปรุงขีดความสามารถในการทำงานให้ได้ตามเป้าหมายที่กำหนด เพื่อนำมาซึ่งความพอใจของลูกค้า และผลที่ได้รับสามารถวัดเป็นจำนวนเงินได้อย่างชัดเจน ไม่ว่าจะเป็นการเพิ่มรายได้ หรือลดรายจ่ายก็ตาม

2.3.2 แนวคิดพื้นฐานของ Six sigma

การพัฒนาองค์กรแบบ six sigma เป็นการพัฒนาที่มุ่งเน้นความเป็นเลิศ ซึ่งได้มีการกำหนดแนวทางในด้านต่าง ๆ ได้แก่ ด้านการสื่อสาร การสร้างกลยุทธ์ และนโยบาย การกระจายนโยบาย การจูงใจ และการจัดสรรทรัพยากรในองค์กรให้เหมาะสม เพื่อให้การปรับปรุงองค์กรเป็นไปอย่างต่อเนื่องและเป็นระบบ โดยเน้นการมีส่วนร่วมของพนักงานที่มีความสามารถ มีความตั้งใจที่จะปรับปรุง ต้องได้รับความรู้ที่เพียงพอต่อการปรับปรุง รวมทั้งมีทีมที่มีความสามารถและมีความตั้งใจที่จะปรับปรุง มีทีมที่ปรึกษาที่มีความเชี่ยวชาญและมีประสบการณ์สูงคอยให้ความช่วยเหลือสนับสนุน เพื่อให้ความผิดพลาดในการผลิตและการบริการมีน้อยที่สุด แนวความคิดการบริหารปรับปรุงองค์กรแบบ six sigma มีความแตกต่างจากแนวความคิดในการบริหารแบบเดิม ที่เน้นการปรับปรุงการทำงานโดยเริ่มจากผู้บริหาร แล้วจึงกระจายให้หน่วยงานต่าง ๆ ในองค์กรปรับปรุง โดยขาดระบบการให้คำปรึกษาแนะนำและการช่วยเหลือที่เหมาะสม

2.3.3 หลักการของ Six Sigma

ซึ่งหลักการของ Six Sigma ตามแนวความคิดของเพนดิ (Pande, 2002 อ้างถึงใน สิทธิศักดิ์ พฤษชัยติกุล, 2546: 18-20)

1. การยึดผู้รับบริการเป็นจุดศูนย์กลาง
2. การบริหารจัดการโดยใช้ข้อมูลจริง
3. การมุ่งเน้นกระบวนการ
4. เน้นการจัดการเชิงรุก
5. เน้นการแก้ปัญหาแบบไร้พรมแดน โดยจะยึดปัญหาเป็นตัวตั้ง
6. เน้นภาวะผู้นำและมีส่วนร่วมของฝ่ายบริหาร
7. การมุ่งเน้นนวัตกรรมและความคิดสร้างสรรค์ การสร้างความพึงพอใจ
8. การมุ่งสู่ความเป็นเลิศ

2.3.4 6 ประเด็นหลักสำคัญของ Six Sigma

หลักสำคัญของ Six Sigma นั้นสามารถจัดส่วนต่าง ๆ ที่สำคัญได้เป็น 6 ประเด็น โดยที่หลักการเหล่านี้จะถูกสนับสนุนโดยเครื่องมือและวิธีการของ Six Sigma คือ

1. การมุ่งเน้นไปที่ผู้รับบริการอย่างแท้จริง ๆ ใน Six Sigma การมุ่งเน้นไปที่ผู้รับบริการนั้นจะมีลำดับความสำคัญสูงสุด เช่น การวัดผลของ Six Sigma จะเริ่มต้นจากผู้รับบริการ, การปรับปรุงส่วนต่าง ๆ ของ Six Sigma นั้นจะนิยามขึ้นจากผลกระทบของการบริหารที่ขึ้นอยู่กับความพึงพอใจของผู้รับบริการและคุณค่าที่จะเกิดขึ้น

2. เป็นการจัดการที่ใช้ข้อมูลและข้อเท็จจริงเป็นตัวหลักต้น Six Sigma ใช้แนวคิดของการจัดการโดยใช้ข้อเท็จจริงไปสู่ระดับของการจัดการที่มีประสิทธิภาพเพิ่มมากขึ้นโดยการปรับปรุงระบบสารสนเทศ การจัดการด้านองค์ความรู้และอื่น ๆ การประยุกต์ใช้ Six Sigma จะเริ่มต้นโดยการทำความเข้าใจให้กระจ่างชัดว่าอะไรคือตัวชี้วัดที่สำคัญของสมรรถนะขององค์การ จากนั้นจะทำการเก็บรวบรวมข้อมูล และวิเคราะห์ผลของตัวแปรหลักเหล่านั้น ต่อจากนั้นปัญหาจะสามารถถูกกำหนด วิเคราะห์ และได้รับการแก้ไขได้อย่างมีประสิทธิภาพมากขึ้น

3. กระบวนการในเชิงการปฏิบัติต่าง ๆ จะเกิดขึ้นทันที ไม่ว่าจะมุ่งเน้นไปที่การออกแบบผลิตภัณฑ์ การบริการ การวัดสมรรถนะ การปรับปรุงประสิทธิภาพและความพึงพอใจของผู้รับบริการ หรือสิ่งใดก็ตามที่มีส่วนช่วยในการพัฒนาผลดำเนินงานขององค์กร Six Sigma จะมองว่ากระบวนการเป็นกุญแจสำคัญที่จะนำไปสู่ความสำเร็จ โดยกระบวนการที่ดีจะเป็นแนวทางในการสร้างข้อได้เปรียบคู่แข่งโดยยึดแนวคิดของการมอบสิ่งที่มีคุณค่าให้กับผู้รับบริการ

4. การจัดการแบบเชิงรุก โดยหมายถึง การลงมือกระทำก่อนที่เหตุการณ์ใดเหตุการณ์หนึ่งจะเกิดขึ้นมา แทนที่จะเป็นการตอบโต้กลับไป การจัดการเชิงรุกจะหมายถึงการสร้างให้เกิดความเคยชินในการกำหนดเป้าหมาย การพิจารณาถึงผลการดำเนินงานอย่างสม่ำเสมอ การสร้างระดับความสำคัญของสิ่งต่าง ๆ ที่ชัดเจน การมุ่งเน้นไปที่การป้องกันปัญหามากกว่าการแก้ไขปัญหา และการตั้งคำถามว่าทำไมเราถึงต้องทำสิ่งนี้แทนที่จะตอบโต้ไปอย่างไม่ลืมหูลืมตา การป้องกันเชิงรุกจะเป็นจุดเริ่มต้นสำหรับการสร้างสรรค์และการเปลี่ยนแปลงอย่างมีประสิทธิภาพ Six Sigma จะรวมเอาเครื่องมือและหลังการต่าง ๆ ที่จะเข้ามาแทนที่ความเคยชินที่มุ่งจะตอบโต้ต่อปัญหาที่เกิดขึ้น ด้วยลักษณะของการจัดการแบบเชิงรุก

5. การร่วมมือกันโดยปราศจากขอบเขต การปราศจากขอบเขต (Boundary Lessens) เป็นส่วนประกอบที่สำคัญของความสำเร็จ พยายามที่จะร่วมกันขจัดอุปสรรคต่าง ๆ และปรับปรุงการทำงานเป็นทีมทั่วทั้งโครงสร้างขององค์กรในทุก ๆ โอกาส เพื่อสร้างคุณค่าให้เกิดขึ้นให้มากที่สุด ทั้งนี้เพื่อตอบสนองต่อความพึงพอใจของผู้รับบริการ

6. การผลักดันไปสู่ความสมบูรณ์แบบหรือการทนต่อความล้มเหลว จะทำอย่างไรให้บรรลุถึงระดับของการทำงานที่ปราศจากความบกพร่อง หรือทนต่อความล้มเหลวที่เกิดขึ้นได้ ซึ่งทั้งสองแนวคิดนั้นเป็นส่วนที่ต้องประกอบเข้าด้วยกันไม่มีองค์การใดที่จะเข้าใกล้ระดับของ Six Sigma ได้ โดยปราศจากการสร้างแนวความคิดและแนวทางใหม่ๆ ซึ่งจะต้องรวมความเสี่ยงต่าง ๆ ที่เกิดขึ้นเข้าไปด้วย ดังนั้นผู้บริหารจะต้องมีวิธีการบริหารความเสี่ยงให้อยู่ในขอบเขตที่จำกัด

2.3.5 กระบวนการแก้ไขปัญหาของทีม Six Sigma

ทีมงานการพัฒนา การแก้ไขปัญหา และการออกแบบกระบวนการประมาณทีมละ 5-6 คน ที่เป็นตัวแทนส่วนงานต่าง ๆ ในกระบวนการทำงานจะเข้ามาร่วมกันทำงานเป็นทีม โดยกระบวนการจะมีขั้นตอนดังต่อไปนี้

ขั้นที่ 1 การบ่งชี้และเลือกโครงการ การเลือกโครงการควรอยู่บนพื้นฐานของ 2M คือ การมีความหมาย (Meaningful) และมีความสามารถในการจัดการได้ (Management Able) โครงการจะต้องมีประโยชน์อย่างแท้จริงต่อองค์กรและผู้รับบริการ และเป็นสิ่งที่ทีมจะสามารถทำให้สำเร็จได้

ขั้นที่ 2 การสร้างทีม เมื่อทราบถึงปัญหาแล้ว ขั้นตอนต่อไปจะเป็นการเลือกทีมและผู้นำทีม โดยต้องเลือกสมาชิกที่มีความรู้และความสามารถในการทำงานที่สอดคล้องกับสถานการณ์ที่เกี่ยวข้องนั้น ๆ

ขั้นที่ 3 การพัฒนาชาร์เตอร์ (Charter) ซึ่งเป็นเอกสารสำคัญที่เป็นลายลักษณ์อักษรในการบอกแนวทางให้กับปัญหาหรือโครงการ โดยจะรวมถึงเหตุผลสำหรับการดำเนินการตามโครงการ วัตถุประสงค์ แผนการทำงาน กิจกรรมต่าง ๆ ขอบเขตและข้อพิจารณาอื่น ๆ การทบทวน บทบาทและความรับผิดชอบของทีม

ขั้นที่ 4 การฝึกอบรม การฝึกอบรมถือเป็นสิ่งสำคัญอันดับต้นๆ ของ Six Sigma โดยจะเน้นถึงกระบวนการDMAIC และเครื่องมือต่าง ๆ ที่ใช้ โดยทั่วไปจะใช้เวลาประมาณ 1-4 สัปดาห์

ขั้นที่ 5 การทำ DMAIC จะรับผิดชอบต่อการปฏิบัติการแก้ไขปัญหาของทีม ไม่ได้มองถึงปัญหาที่เกี่ยวข้องกับกลุ่มอื่น ทีมต้องทำการพัฒนาแผนของโครงการ การฝึกอบรม การทำการ นำร่อง และดำเนินการตามแนวทางแก้ไขปัญหาของทีม แล้วค่อยตรวจสอบผลลัพธ์ที่เกิดขึ้น

ขั้นที่ 6 ส่งผลของการแก้ปัญหา เมื่อเสร็จสิ้นภารกิจและสมาชิกจะกลับไปสู่การทำงานตามปกติหรือทำโครงการถัดไป โดยปกติจะมีการจัดพิธีการอย่างเป็นทางการ ซึ่งเจ้าของกระบวนการจะรับผิดชอบในการคงไว้ของวิธีการที่ประสบความสำเร็จ

2.3.6 แบบจำลองการแก้ไขปัญหา DMAIC



ภาพที่ 2.7 แสดงกลไกการแก้ไขปัญหา DMAIC

แบบจำลองการแก้ไขปัญหาของ Six Sigma จะประกอบด้วยวัฏจักรอยู่ 5 ขั้นตอน คือ

ขั้นที่ 1 การกำหนดปัญหา (D : Define) จะเป็นการกำหนดขั้นตอนสำหรับโครงการ ถือได้ว่าเป็นความท้าทายที่ยากที่สุดของทีม ต้องคิดคำถามต่าง ๆ เช่น เราทำงานเกี่ยวกับอะไร ทำไมเราจึงทำงานเกี่ยวกับปัญหานี้ ใครคือผู้รับบริการ อะไรคือความต้องการของผู้รับบริการ ตอนนี้นงานถูกทำอย่างไร และอะไรคือประโยชน์ของการทำการพัฒนา โดยหลังจากวิเคราะห์ปัญหาอย่างนี้แล้ว Charter ของทีมจะถูกกำหนดขึ้นได้

ขั้นที่ 2 การจัด (M : Measurement) การจัดเป็นสิ่งที่ตามมาเป็นตรรกะ (Logic) เพื่อกำหนดและเป็นสะพานไปสู่ขั้นตอนต่อไป คือ การวิเคราะห์ โดยการวัดจะมีวัตถุประสงค์หลักอยู่ 2 ประการ คือ

1. รวบรวมข้อมูลเพื่อสามารถนำมาใช้ตรวจสอบ (Validate) และวัดปริมาณ (Quantify) ของปัญหาหรือโอกาส ปกติสิ่งนี้ คือข้อมูลที่สำคัญต่อการปรับปรุงและทำให้ Charter ของโครงการเสร็จสมบูรณ์

2. เริ่มแยกแยะข้อเท็จจริงและตัวเลข ซึ่งอาจจะให้ข้อสันนิษฐานเกี่ยวกับสาเหตุของปัญหาได้อย่างถูกต้อง

ขั้นที่ 3 วิเคราะห์ (A : Analysis) ในขั้นนี้ทีมจะลงลึกในรายละเอียดและขยายความเข้าใจเกี่ยวกับกระบวนการและปัญหา ทั้งนี้จะวิเคราะห์ครอบคลุมถึงสิ่งต่าง ๆ ต่อไปนี้

1. วิธีการ (Method) : กระบวนการหรือเทคนิคที่ใช้ในการทำงาน
2. เครื่องจักร (Machines) : เทคโนโลยีต่าง ๆ เช่น คอมพิวเตอร์ เครื่องถ่ายเอกสารหรือเครื่องมือที่ใช้ในการผลิตที่ถูกใช้ในกระบวนการ
3. วัตถุดิบ (Materials) : ข้อมูล วิธีการทำ จำนวนข้อเท็จจริง แบบฟอร์ม และ

แฟ้มข้อมูล เอกสารที่เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4. การวัด (Measures) : ข้อมูลที่คลาดเคลื่อนจะเกิดจากการวัดกระบวนการ หรือ การเปลี่ยนการกระทำของบุคคลโดยมีอคติเกี่ยวกับสิ่งที่วัดสูง รวมถึงวิธีการที่ใช้ในการนั้น ๆ

5. คน (People) : ภาวะที่หลากหลายในวิธีการที่องค์ประกอบอื่น ๆ จะผสมผสาน เพื่อให้เกิดผลลัพธ์ขององค์กร

ขั้นที่ 4 การปรับปรุง : (I : Improve) การนำไปปรับปรุง ปฏิบัติจริงจะต้องได้รับการ บริหารอย่างรอบคอบและได้รับการตรวจสอบ โดยจะต้องมีการทำโครงการนำร่อง ทีมจะดำเนินการ วิเคราะห์ปัญหาอย่างระมัดระวังเพื่อพิจารณาว่าสิ่งใดอาจเกิดความผิดพลาด และเตรียมที่จะป้องกัน หรือจัดการกับความยุ่งยากที่อาจเกิดขึ้น

ขั้นที่ 5 การควบคุม (C : Control) งานที่เกี่ยวกับการควบคุมที่ Black Belt และที่ จะต้องทำให้สำเร็จ คือ

1. พัฒนาระบบการติดตามเพื่อรักษาการเปลี่ยนแปลงที่ดำเนินการไว้ให้คงอยู่
2. สร้างแผนการตอบสนองสำหรับรายละเอียดเกี่ยวกับปัญหาที่อาจจะเกิดขึ้น
3. ทำการช่วยให้ฝ่ายบริหารสนใจตัวชี้วัดที่สำคัญจำนวนหนึ่งซึ่งจะทำให้พวกเขา ได้รับข้อมูลเกี่ยวกับผลลัพธ์ของโครงการ และการวัดปัจจัยของกระบวนการ
4. ถ่ายทอดโครงการโดยการนำเสนอผลงานและการสาธิต
5. ส่งมอบความรับผิดชอบในโครงการให้กับคนที่ทำงานตามปกติ
6. ทำให้มั่นใจว่าจะมีการสนับสนุนจากฝ่ายบริหารสำหรับวัตถุประสงค์ระยะยาวของโครงการ

2.3.7 องค์ประกอบสำคัญที่มีบทบาทต่อ Six Sigma

โครงสร้างและหน้าที่รับผิดชอบ ของ Six sigma ประกอบด้วย

1. Champion เป็นชื่อเรียกผู้ที่มีความรับผิดชอบสูงสุดต่อผลสำเร็จในงาน หรือ ผู้บริหารระดับสูง (Executive-Level Management) สนับสนุนให้เป้าหมายของงานสำคัญประสบความสำเร็จ ธารรงค์และผลักตันให้เกิดองค์การ six sigma และเกิดกระบวนการปรับปรุงองค์การ อย่างต่อเนื่อง ขจัดอุปสรรค ให้รางวัลหรือค่าตอบแทน ตอบปัญหา อนุมัติโครงการ กำหนดวิสัยทัศน์ โครงการ สนับสนุนทรัพยากรในด้านบุคลากร งบประมาณ เวลา สถานที่ กำลังใจ และความชัดเจนในหน้าที่ ผลักดันให้มีจำนวน Black Belt และ Green Belt ที่เหมาะสมในองค์การ มีหน้าที่ติดตาม ความก้าวหน้าของโครงการปรับปรุง ให้สอดคล้องกับเป้าหมายขององค์การ ส่งเสริมและสนับสนุนการ สร้างวัฒนธรรมในการปรับปรุงให้เกิดขึ้นในองค์การ โดยอาศัยการสื่อสาร การตั้งคำถามเพื่อย้ำให้เกิด แนวความคิดแบบ six sigma มีการชมเชยและการให้ประกาศนียบัตรแก่พนักงานในองค์การ มีการ คัดเลือกโครงการปรับปรุงที่ดีเยี่ยมและการให้รางวัลเมื่อพนักงานปฏิบัติงานมีประสิทธิภาพ

2. Six sigma Director มีหน้าที่นำและบริหารองค์การให้สำเร็จบรรลุแนวทาง six sigma ภายในหน่วยงานทางธุรกิจตนเอง เป็นผู้กำหนดแนวทางในการปฏิบัติและนโยบายการดำเนินงานของ six sigma สนับสนุนกิจกรรมต่าง ๆ ที่สำคัญในการกระจายนโยบายให้เป็นไปอย่างต่อเนื่อง

3. Master Black Belt คือ ผู้ชำนาญการด้านเทคนิค และเครื่องมือสถิติ เป็นผู้มีความรู้และความเชี่ยวชาญในการทำงานเป็นอย่างดี และสามารถถ่ายทอดและให้การอบรมเพื่อสร้างทีม Black Belt และ Green Belt ตลอดการปรับปรุงได้ เป็นผู้ช่วยเลือกโครงการปรับปรุงให้แก่ Champion และเป็นผู้มีความคิดสร้างสรรค์ในการคัดเลือกโครงการปรับปรุง โดยมองในภาพรวมใหญ่ขององค์การ ได้แก่ การปรับปรุงโครงสร้างพื้นฐาน และการเสนอโครงการปรับปรุงที่เชื่อมโยงกันระหว่างหน่วยงานต่าง เป็นต้น

4. Black belt คือ ผู้บริหารโครงการ (Project Manager) และผู้ประสานงาน (Facilitator) ได้รับการรับรองว่าเป็นสายดำขั้นครุ Black belt เป็นการบ่งบอกถึงระดับความสามารถสูงสุดของนักกีฬายูโด จะทำหน้าที่เป็นหัวหน้าโครงการ บริหารลูกทีมที่มีลักษณะข้ามสายงาน ซึ่งในการบริหาร six sigma จะประกอบไปด้วยการทำโครงการย่อยที่คัดเลือกจากปัญหาที่มีอยู่ในกระบวนการต่าง ๆ ขององค์การ กระจายกลยุทธ์และนโยบายของบริษัทไปยังระดับปฏิบัติการ ผลักดันความคิดของ Champion ให้เกิดขึ้นและให้ความช่วยเหลือ Master Black Belt Six sigma Director และ Champion นอกจากนี้ยังเป็นผู้ค้นหาปัญหาและอุปสรรคที่อยู่ในองค์การ และวิเคราะห์หาปัจจัยที่มีความจำเป็นในการทำให้องค์การบรรลุความพึงพอใจของลูกค้า เป็นผู้บริหารโครงการในแต่ละขั้นตอนตามแนวทาง six sigma ประกอบด้วย กระบวนการวัด การวิเคราะห์ การปรับปรุง และการควบคุม โดยให้เกิดการกระจายผลการปรับปรุงไปสู่การปฏิบัติ รายงานความก้าวหน้าของโครงการให้ผู้บริหารระดับสูงทราบ Black Belt จะต้องทำหน้าที่ในการโน้มน้าวทีมงานได้อย่างมีประสิทธิภาพ คัดเลือกเครื่องมือที่จะนำมาใช้ในการปรับปรุงได้อย่างเหมาะสม เก็บรวบรวมปัจจัยที่เกี่ยวข้องกับโครงการปรับปรุงจากแหล่งข้อมูลต่าง ๆ ภายในองค์การ ทั้งจากพนักงานจนถึงระดับผู้จัดการ สร้างความมั่นใจว่าผลลัพธ์ที่ได้จากการปรับปรุงสามารถคงอยู่ได้ตลอดไป Black Belt ต้องได้รับการฝึกอบรมเพื่อให้มีความรู้ที่สำคัญในการปรับปรุงการทำงาน ซึ่งความรู้หลัก ๆ ของ Black Belt เพื่อการทำโครงการปรับปรุงที่จะได้รับประกอบด้วย

4.1 ความรู้ทางสถิติ

4.2 ความรู้ทางด้านการบริหารโครงการ

4.3 ความรู้ทางด้านการสื่อสารและการเป็นผู้นำโครงการ

4.4 ความรู้เพื่อการปรับปรุงคุณภาพอื่น ๆ

5. Green belt คือพนักงานที่ทำหน้าที่โครงการ เป็นผู้ที่ได้รับการรับรองว่ามีความสามารถเทียบเท่านักกีฬาโยโดในระดับสายเขียว ซึ่งในการบริหาร six sigma นั้น ผู้ที่ทำหน้าที่เป็น Green belt จะเป็นผู้ช่วยของ Black beltในการทำงาน ทำหน้าที่ในการปรับปรุงโดยใช้เวลาส่วนหนึ่งของการทำงานปกติ นำวิธีการปรับปรุงตามแนวทาง six sigma ไปใช้ในโครงการได้ สามารถนำเอาแนวความคิดและวิธีการปรับปรุงไปขยายผลต่อในหน่วยงานของตนเองได้

6. Team Member ในโครงการทุกโครงการจะต้องมีสมาชิกทำงาน 4-6 คน โดยเป็นตัวแทนของคนที่ทำงานในกระบวนการที่อยู่ในขอบข่ายของโครงการส่วนสำคัญที่สุดในการทำ Six sigma คือ โปรเจ็กต์ แคมเปียน ซึ่งจะมีหน้าที่ในการดูแลให้การสนับสนุน และจัดหางบประมาณที่เพียงพอให้แก่แต่ละ Six sigma และยังคงสนับสนุน แบล็กเบลต์

2.3.8 ประโยชน์ในการนำ Six Sigma ไปใช้ในองค์กร

1. สามารถแก้ไขปัญหาอย่างเป็นระบบ และเสริมสร้างกลยุทธ์ใหม่ให้ธุรกิจ
2. บริหารจัดการและพัฒนาองค์กรโดยใช้ข้อมูลจริง และใช้หลักการทางสถิติซึ่งเป็นที่ยอมรับในระดับสากล
3. สร้างทีมงานในองค์กรให้แข็งแกร่ง โดยประสานความร่วมมือของพนักงานแต่ละส่วน ซึ่งมีผลการปฏิบัติงานโดดเด่น และสามารถวัดผลได้
4. เพิ่มผลประกอบการด้านการเงินจากโครงการประหยัดต้นทุน เพิ่มผลกำไรจากการพัฒนาผลิตภัณฑ์และขยายการค้าดำเนินงานเพื่อเพิ่มผลกำไร พร้อมทั้งมุ่งเน้นการตอบสนองความพึงพอใจของลูกค้า
5. พัฒนาบุคลากรให้มีศักยภาพสูงขึ้น และปรับองค์กรให้เป็นองค์กรแห่งการเรียนรู้

148640

บทที่ 3

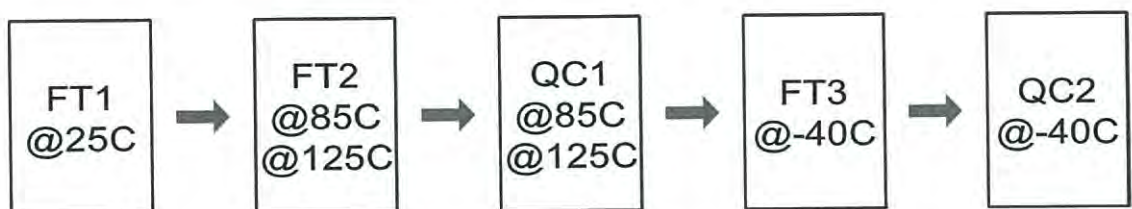
วิธีดำเนินการ

3.1 ศึกษางานที่ได้รับมอบหมาย

งานที่ได้รับมอบหมายคือการลดเวลาการผลิตโดยการตัดทอนขั้นตอนการตรวจสอบชิ้นงาน ออก ของ ผลิตภัณฑ์ LEDC1 LF Part (Product Name: PIC16LF1777, PIC16LF1778, PIC16LF1779) ซึ่งในการตรวจสอบชิ้นงานหลังจากที่ผ่านกระบวนการผลิตจากเริ่มต้นที่เป็น Wafer Die แล้วนำมา Saw จากนั้นนำมา Assembly ขึ้นมาเป็น Package ต่างๆแล้ว จะเข้าสู่การทดสอบสุดท้ายก่อนที่จะนำไปจำหน่ายออกสู่ท้องตลาดได้ การทดสอบสุดท้ายนี้เรียกว่า Final Test ซึ่ง Final Test Flow ของอุปกรณ์ LEDC1 LF Part จะมีด้วยกัน 5 ขั้นตอน (FFQFQ) ดังนี้

1. Final Test at 25 degree Celsius FT1@25C
2. Final Test at Hot Temperature FT2@85C, FT2@125C
3. QC Sampling Test at Hot Temperature QC1@85C, QC1@125C
4. Final Test at Cold Temperature FT3@-40C
5. QC Sampling Test at Cold Temperature QC2@-40C

ในขั้นตอนที่ FT2 และ QC1 อุปกรณ์จะถูกทดสอบที่อุณหภูมิใดๆ ขึ้นอยู่กับว่าอุปกรณ์ที่ผลิตออกมาจะถูกรับรองเป็นประเภทใด ถ้าเป็น Industrial Grade จะรองรับอุณหภูมิที่สามารถทำงานได้โดยไม่เสียหายอยู่ที่ -40°C ถึง 85°C ก็จะถูกทดสอบ FT2 และ QC1 ที่อุณหภูมิ 85°C หรือถ้าเป็น Extended Grade จะสามารถรองรับอุณหภูมิที่สามารถทำงานได้โดยไม่เสียหายอยู่ที่ -40°C ถึง 125°C ก็จะทดสอบ FT2 และ QC1 ที่อุณหภูมิ 125°C



ภาพที่ 3.1 Final Test Flow FFQFQ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

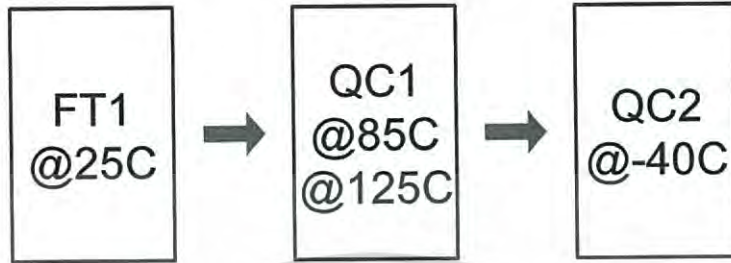
ซึ่งในการทดสอบผลิตภัณฑ์ก่อนที่จะส่งออกจำหน่ายสู่ท้องตลาดจนถึงมือลูกค้าได้ จะต้องมีการใช้งบประมาณค่าหนึ่งและเวลาจำนวนหนึ่งในการทดสอบผลิตภัณฑ์แต่ละ lot ซึ่งงานหนึ่ง lot อาจมีถึงประมาณ 1 แสนตัว ซึ่งจะใช้เวลาในการทดสอบผลิตภัณฑ์ให้ครบทุกตัวนานมาก

หากเราสามารถลดเวลาในการทดสอบงานลง ก็จะสามารถเพิ่มอัตราการทดสอบชิ้นงานต่อวันได้มากขึ้นและส่งออกจำหน่ายให้ลูกค้าได้มากขึ้นภายในเวลาที่น้อยลงทำให้บริษัทได้ผลกำไรมากขึ้นตามไปด้วย

จากการศึกษา Final Test Flow ของ LEDC1 LF Part มานั้น จะพบว่าเมื่อทำ Final Test ที่อุณหภูมิร้อน และที่อุณหภูมิเย็น จะต้องผ่านทั้ง Final Test และ QC Sampling Test ซึ่งการทดสอบ 2 แบบนี้ แตกต่างกันตรงที่ Final Test จะทดสอบอุปกรณ์ทุกตัวใน lot นั้นๆ หากมีงานใดที่ทดสอบไม่ผ่านก็ส่งให้วิศวกรนำไปตรวจสอบเหตุการณ์การทดสอบ จากนั้นงานที่ทดสอบผ่านไปทำ QC Sampling Test จะทำการสุ่มอุปกรณ์ส่วนหนึ่งใน lot นั้นๆ ที่ผ่าน Final Test ก่อนหน้ามาแล้ว มาทดสอบใหม่อีกรอบหนึ่งเพื่อให้สามารถมั่นใจได้ว่างานที่ทดสอบนั้นมีประสิทธิภาพจริงๆ ถ้าหากมีงานที่ไม่ผ่านการทดสอบเพียง 1 ตัว จะทำการหยุด (Hold) lot นั้นไว้ให้วิศวกรนำไปตรวจสอบหาสาเหตุว่าทำไมถึงผ่านการทดสอบที่ Final Test ไม่ได้แต่ไม่ผ่านที่ QC Sampling Test ซึ่งทำการทดสอบเหมือนกันทุกอย่างเพียงแค่เป็นการสุ่มชิ้นงานมาทดสอบเท่านั้น

จะเห็นได้ว่าการทดสอบที่ Final Test นั้นจะต้องทดสอบชิ้นงานทุกชิ้นเพื่อให้มั่นใจว่างานมีประสิทธิภาพจริงๆ ในทุกๆ lot แล้วจึงไปทดสอบซ้ำที่ขั้นตอน QC Sampling Test ต่อไป ซึ่งถ้าหากว่ามีการไม่ผ่านการทดสอบเมื่อใด วิศวกรที่รับผิดชอบงาน Mask นั้นๆ ก็จะต้องทำการแก้ไขโปรแกรมการทดสอบและวิเคราะห์ถึงความผิดพลาดที่เกิดขึ้นอยู่เสมอๆ ว่างานที่ทดสอบไม่ผ่านนั้นอาจเกิดจากความผิดพลาดของเครื่องมือที่ใช้ทดสอบหรือโปรแกรมที่ใช้ในการทดสอบนั้นมีปัญหาหรือไม่ หรือว่าตัวงานนั้นไม่ผ่านคุณสมบัติจริงๆ ซึ่งโดยส่วนใหญ่แล้วตัวงานที่ไม่ผ่านการทดสอบจะเกิดขึ้นจากความผิดพลาดของเครื่องมือที่ใช้ทดสอบไม่ค่อยมีตัวงานที่ไม่ผ่านคุณสมบัติจริงๆ แล้วเมื่อมีชิ้นงานที่ไม่ผ่านโปรแกรมก็จะถูกแก้ไขงาน lot ต่อๆ ไปสามารถทดสอบจนผ่านได้หมดทุกตัว ทำให้เห็นว่า เราจะสามารถตัดทอนขั้นตอนการทดสอบ Final Test ออกได้เมื่อมีงานหลายๆ lot ทดสอบผ่านได้ทั้งหมดติดต่อกัน ทำให้เราได้ Final Test Flow ใหม่ที่มีขั้นตอนลดลงจากเดิม FFQFQ เป็น FQQ (ATO: Ambient Test Only) ดังนี้

- | | |
|---|-------------------|
| 1. Final Test at 25 Degree Celsius | FT1@25C |
| 2. QC Sampling Test at Hot Temperature | QC1@85C, QC1@125C |
| 3. QC Sampling Test at Cold Temperature | QC2@-40C |



ภาพที่ 3.2 Final Test Flow FQQ (ATO)

ซึ่งการตัดทอนขั้นตอน FT2@85C, FT2@125C ออกเรียกว่า Hot Test Elimination (HTE) และการตัดทอนขั้นตอน FT3@-40C ออกเรียกว่า Cold Test Elimination (CTE)

3.2 เงื่อนไขของการทำ HTE&CTE

1. ต้องมี Device ที่ผ่านการทดสอบ มากกว่า 50,000 ตัว (อาจจะมากหรือน้อยกว่านี้ขึ้นอยู่กับพิจารณาตามสมควร)
2. Device ที่ผลิตมาต้องผลิตจาก Wafer Lot ที่แตกต่างกันอย่างน้อย 3 Wafer lot
3. Reject PPM ต้องต่ำกว่า 300 PPM

3.3 การเก็บข้อมูลและทำผลรวม Part per million

การเก็บข้อมูลการทดสอบเป็นการนำข้อมูลมาดูค่าในการทดสอบของขั้นตอนต่าง ๆ เพื่อตรวจสอบดูการทำงานของโปรแกรมที่ใช้ทดสอบงานของเรา ว่าที่ขั้นตอนต่างๆ มีงานที่มีปัญหาในจำนวนมากน้อยเท่าไร ที่อุณหภูมิ 85, 125 และ -40 องศาเซลเซียส

เมื่อเก็บข้อมูลครบแล้วก็จะนำมาทำผลรวมเพื่อให้ได้ค่าออกมาเป็นตัวเลขและเปรียบเทียบกับเงื่อนไขเพื่อเป็นเกณฑ์ในการตัดสินใจขั้นที่จะทำการตัดขั้นตอนการทดสอบออก โดยค่าที่ได้เรียกว่า PPM (Part per million หนึ่งในล้านส่วน) การคำนวณค่า PPM มีสมการดังนี้

$$PPM = \frac{R}{S} \times 1,000,000 \dots\dots (1)$$

เมื่อ R คือ Reject จำนวนตัวงานที่ไม่ผ่านการทดสอบ

S คือ Sample จำนวนตัวงานทั้งหมดที่นำมาทดสอบ

3.4 การคำนวณค่า KUPD

KUPD หรือ Kilo Units per Day คือค่าที่วัดอัตราชิ้นงานที่ผลิตได้ใน 1 วัน เราสามารถทำการทดสอบได้จำนวนเท่าใดโดยที่ 1 วัน มีการทำงาน 24 ชั่วโมง 1,440 นาที 86,400 วินาที มีสูตรการคำนวณดังนี้

$$KUPD = \frac{86,400}{Sample \times 1000} \dots\dots (2)$$



บทที่ 4

ผลการดำเนินงาน

จากการนำชิ้นงานที่ไม่ผ่านการทดสอบมาทดสอบซ้ำอีกรอบด้วยวิธี Hand Test คือการนำชิ้นงานใส่ Manual แล้วทำการทดสอบวัดผลทีละตัว ซึ่งก่อนหน้านี้อาจจะทดสอบชิ้นงานโดยเครื่องจักรอัตโนมัติ (Handler) ซึ่งอาจเป็นผลให้เกิดข้อผิดพลาดได้

4.1 ตารางแสดงผลการทดสอบชิ้นงานก่อนทำการแก้ไขโปรแกรมการทดสอบ

จะแสดงจำนวนของชิ้นงานที่ได้ทดสอบโดย Handler ทั้งหมดว่ามาจาก lot ไหน มีจำนวนเท่าไร ผ่านการทดสอบเท่าไร ไม่ผ่านการทดสอบที่ใดบ้าง อย่างละกี่ตัว ทำมาจาก Wafer lot ใด มีด้วยกัน 3 ตารางคือที่ FTHot@85C, FTHot@125C และ FTCold@-40C ดังนี้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.1 ตารางแสดงค่า PPM ของ Final Test @ 85C ก่อนทำการแก้ไขโปรแกรมการทดสอบ

23

Item #	Lot Number	Die Rev	Orig QTY IN	Orig QTY OUT	PA	FU	OS	VM + Loss	Rejects before rescreen	Adj QTY IN	Adj QTY OUT	Yield	f_tmr4_ism_max, #3737	m_tm_rd_testcode_old_nrg_max, #3854	f_sram_max, #4071	i_ecm_4mhz_3p0v, #809	i_hs_32mhz_5p0v, #812	i_ipd_nrg_1p8v, #923	i_ipd_nrg_3p0v, #924	c_cont_vss_ppum, #12	TOTAL	Recovered Parts with LEDCL_cte_hfe .XLS	Recovered Parts with LEDCL_A4 .XLS	Recovered Parts with LEDCL_A4_eng_v1 .XLS	Package	MPC	Wafer#	
16LF1777																												
1	MTAI163102750.000	A0	344	342	2				2	344	342	99.42%									0				44L TQFP	LEDC17T4XALX	GRSM416150918.130	
2	NSEB163100758.000	A0	289	286	1	2			3	289	288	99.65%	0					0			0	2			40L UQFN_5x5	LEDC17S5XALX	GRSM416150918.200	
3	MMT-163100854.000	A0	285	285					0	285	285	100.00%									0				40L PDIP	LEDC17S2XALX	GRSM416150918.221	
4	MTAI164101690.000	A1	197	197					0	197	197	100.00%									0				44L TQFP	LEDC17T4XALX	GRSM416191678.110	
5	NSEB164600825.000	A0	1835	1835					0	1835	1835	100.00%									0				40L UQFN_5x5	LEDC17S5XALX	GRSM416150918.210	
6	MTAI171500439.000	A1	6007	5449	556			2	556	6005	5449	90.74%	0			556					556				44L TQFP	LEDC17T4XALX	GRSM416421578.300	
7	MTAI171500440.000	A1	3612	3033	573			7	573	3605	3033	84.13%				2	570				572				44L TQFP	LEDC17T4XALX	GRSM416421578.300	
16LF1778																												
1	NSEB163100632.000	A0	294	294					0	294	294	100.00%									0				28L UQFN_6x6	LEDC17MQXBLX	GRSM416150918.100	
2	MTAI163102789.000	A0	180	179	1				1	180	180	100.00%						0			0	1			28L SOIC	LEDC17N3XBLX	GRSM416150918.220	
3	MTAI164101393.000	A1	182	182					0	182	182	100.00%									0				28L SSOP	LEDC17N2XBLX	GRSM416191678.120	
4	MTAI171403328.000	A1	4856	4841	14	1			15	4856	4841	99.69%			1	13	1				15				28L SOIC	LEDC17N3XBLX	GRSM416482714.200	
5	MTAI171403329.000	A1	4677	4674			1	2	1	4675	4675	100.00%									0	1			28L SSOP	LEDC17N2XBLX	GRSM416513234.100	
16LF1779																												
1	MTAI163102751.000	A0	383	379	4				4	383	379	98.96%									0				44L TQFP	LEDC17T4XCLX	GRSM416150918.130	
2	NSEB163100759.000	A0	293	292	1				1	293	292	99.66%						0			0				40L UQFN_5x5	LEDC17S5XCLX	GRSM416150918.200	
3	MTAI171500354.000	A1	5946	5945	1				1	5946	5945	99.98%					1				1				44L TQFP	LEDC17T4XCLX	GRSM416303416.C00	
4	MTAI171500355.000	A1	3841	3838	1			2	1	3839	3838	99.97%					1				1				44L TQFP	LEDC17T4XCLX	GRSM416303416.C00	
Total										1158	33208	32055		0	0	1	15	1129	0	0	0	1145	3	1	0			
PPM											34480			0	0	30.11	451.7	33998	0	0	0	34480						

4.2 การแก้ไขปัญหของชิ้นงานที่ไม่ผ่านการทดสอบ

ชิ้นงานส่วนใหญ่เมื่อนำมาทดสอบอีกรอบด้วย Hand Test แล้วพบว่าชิ้นงานสามารถผ่านการทดสอบได้ตามปกติแต่จะมีชิ้นงานบางส่วนที่ไม่ผ่านการทดสอบจริงๆคือชิ้นงานที่ไม่ผ่านในการทดสอบดังนี้

- i_ecm_4mhz_3p0v,#809
- i_hs_32mhz_5p0v,#812

ทั้ง 2 ปัญหาล้วนเป็นปัญหาเกี่ยวกับ I_{DD} (Dynamic Drive Current) ทั้งคู่ คืออุปกรณ์ใช้กระแสมากเกินไปจนขอบเขตที่ตั้งไว้ในโปรแกรมการทดสอบและเป็นการทดสอบที่มีใน Final Test at Hot Temperature ทั้ง 2 อุณหภูมิ

ในส่วนของ Final Test at Cold Temperature สามารถทดสอบได้ผ่านเกือบหมดทุกชิ้นงาน แต่พบว่ามีชิ้นงานที่ไม่ผ่านการทดสอบจริงๆเพียง 4 ตัว ซึ่งสามารถยอมรับได้เพราะค่า PPM ยังสามารถผ่านเงื่อนไขได้

4.2.1 i_ecm_4mhz_3p0v,#809

External Clock Middle Power Mode คือค่ากระแสที่อุปกรณ์ใช้เมื่อใช้สัญญาณนาฬิกาจากภายนอกเท่ากับ 4 MHz

Number	Site	Result	Test Name	Pin	Channel	Low	Measured	High	Force	Loc
80901	1	FAIL	i_ecm_4mhz_3p0v	vdd	0	0.0000 A	457.4861 uA	450.0000 uA	3.0400 V	0

ภาพที่ 4.1 Data log แสดงการไม่ผ่านการทดสอบ i_ecm_4mhz_3p0v

วิธีการแก้ไขทำได้โดยการเปลี่ยนสเกลในการวัดกระแสใหม่ ให้มีช่วงแคบลง ค่าจึงมีความละเอียดมากขึ้นทำให้ค่าลิมิต มีการเปลี่ยนแปลงออกไปกว้างขึ้น เพิ่มเป็น 497 uA ทำให้ชิ้นงานสามารถทดสอบผ่านได้ ซึ่งค่าลิมิตที่เปลี่ยนแปลงเกิดจากการคำนวณโดยสมการ

$$\text{High Limit } I_{ecm} - (mgb * \text{Tester Guard Band}) = 497 \mu A \dots (3)$$

เมื่อ High Limit I_{ecm} มีค่าเท่ากับ 500 uA

mgb คือตัวคูณของ Final Test มีค่าเท่ากับ 2

Tester Guard Band คือค่าคลาดเคลื่อนของ Tester (เครื่องมือวัด) มีค่าเท่ากับ 1.5 uA

ทำให้ลิมิตของกระแสที่ใช้ในการทดสอบนั้นมีขอบเขตขยายออกไปเป็น 497 uA ซึ่งยังคงเป็นค่าที่อยู่ในข้อกำหนดตามที่ใน Datasheet ได้กำหนดไว้และเมื่อนำอุปกรณ์ที่ไม่ผ่านการทดสอบนี้มาลองทดสอบใหม่พบว่าสามารถทดสอบผ่านได้หมดทุกตัว

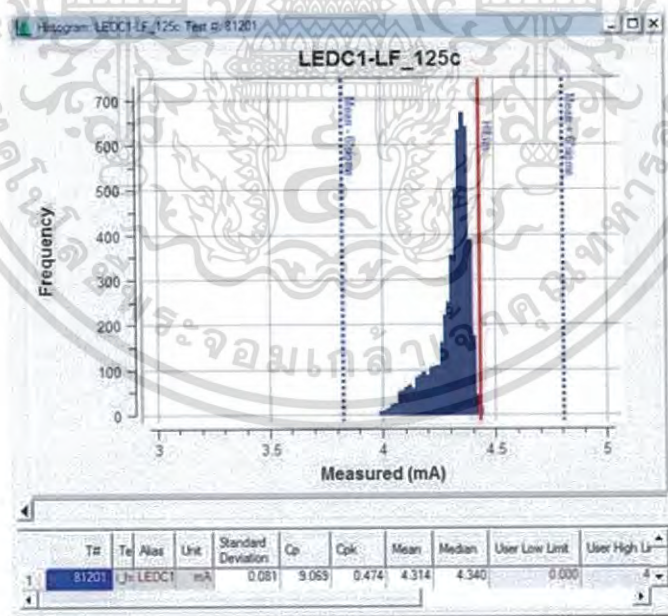
4.2.2 i_hs_32mhz_5p0v,#812

High Speed Current คือค่ากระแสที่ใช้งานเมื่อใช้สัญญาณนาฬิกาจาก Crystal ที่ความถี่ 8 mhz แล้วมาเข้าตัวคูณในไมโครคอนโทรลเลอร์เป็น 32 mhz

Number	Site	Result	Test Name	Pin	Channel	Low	Measured	High	Force	Loc
81201	1	FAIL	i_hs_32mhz_5p0v	vdd	0	0.0000 A	4.4794 mA	4.4300 mA	3.6389 V	0

ภาพที่ 4.2 Data log แสดงการไม่ผ่านการทดสอบ i_hs_32mhz_5p0v

วิธีแก้ไขคือวิเคราะห์ผลการทดสอบกระแสจากชิ้นงานที่ไม่ผ่านการทดสอบ พบว่ามีการกระจายตัวตาม Histogram ตามที่เห็นคือชิ้นงานที่ไม่ผ่านการทดสอบส่วนใหญ่มีค่ากระแสที่ใกล้เคียงกับขอบเขตสูงสุดของการทดสอบ ซึ่งเราสามารถเลื่อนขอบเขตด้านสูงออกไปได้อีกโดยที่ยังไม่เกินข้อกำหนดสูงสุดของอุปกรณ์ที่กำหนดไว้ใน Datasheet



ภาพที่ 4.3 Histogram แสดงการกระจายของผลการวัดกระแส i_hs_32mhz_5p0v

ค่าลิมิตสูงสุดที่เปลี่ยนแปลงไปคำนวณได้จากสมการนี้

$$\text{High Limit } I_{hs} - (\text{mgb} * \text{Tester Guard Band}) = 4.63 \text{ mA} \dots (4)$$

เมื่อ High Limit I_{hs} มีค่าเท่ากับ 4.7 mA

mgb คือตัวคูณของ Final Test มีค่าเท่ากับ 2

Tester Guard Band คือค่าคลาดเคลื่อนของ Tester (เครื่องมือวัด) มีค่าเท่ากับ 35 uA

ทำให้ลิมิตของกระแสที่ใช้ในการทดสอบนั้นมีขอบเขตขยายออกไปเป็น 4.63 mA ซึ่งยังคงเป็นค่าที่อยู่ในข้อกำหนดตามที่ใน Datasheet ได้กำหนดไว้และเมื่อนำอุปกรณ์ที่ไม่ผ่านการทดสอบนี้ มาลองทดสอบใหม่พบว่าสามารถทดสอบผ่านได้หมดทุกตัว

4.3 ตารางแสดงผลการทดสอบชิ้นงานหลังจากทำการแก้ไขโปรแกรมการทดสอบ

เมื่อได้แก้ไขโปรแกรมการทดสอบแล้ว ชิ้นงานที่ไม่ผ่านการทดสอบในข้อต่างๆกลับไปทดสอบใหม่ด้วยโปรแกรมการทดสอบใหม่ ได้ผลการทดลองดังนี้



ตารางที่ 4.4 ตารางแสดงค่า PPM ของ Final Test @ 85C หลังจากทำการแก้ไขโปรแกรมการทดสอบ

Item #	Lot Number	Die Rev	Orig QTY IN	Orig QTY OUT	PA	FU	OS	VM+Loss	Rejects before rescreen	Adj QTY IN	Adj QTY OUT	Yield	f_tmr4_ism_max, #3737	m_tm_rd_testcode_old_nrg_max, #3854	f_stam_max, #4071	i_ecm_4mhz_3p0v, #809	i_hs_32mhz_5p0v, #812	i_lpd_nrg_1p8v, #923	i_lpd_nrg_3p0v, #924	c_cont_vss_ppum, #12	TOTAL	Recovered Parts with LEDC1_cite_hite .XLS	Recovered Parts with LEDC1_A4 .XLS	Recovered Parts with LEDC1_A4_eng_v1 .XLS	Package	MPC	Wafer#
16LF1777																											
1	MTAI163102750.000	A0	344	342	2				2	344	342	99.42%								0	0	2		44L TQFP	LEDC17T4XALX	GRSM416150918.130	
2	NSEB163100758.000	A0	289	286	1	2			3	289	288	99.65%	0							0	0			40L UQFN 5x5	LEDC17S5XALX	GRSM416150918.200	
3	MMT-163100854.000	A0	285	285					0	285	285	100.00%								0	0			40L PDIP	LEDC17S2XALX	GRSM416150918.221	
4	MTAI164101690.000	A1	197	197					0	197	197	100.00%								0	0			44L TQFP	LEDC17T4XALX	GRSM416191678.110	
5	NSEB164600825.000	A0	1835	1835					0	1835	1835	100.00%								0	0			40L UQFN 5x5	LEDC17S5XALX	GRSM416150918.210	
6	MTAI171500439.000	A1	6007	5449	556			2	556	6005	6005	100.00%		0						0	0		556	44L TQFP	LEDC17T4XALX	GRSM416421578.300	
7	MTAI171500440.000	A1	3612	3033	573			7	573	3605	3605	100.00%				0				0	0		572	44L TQFP	LEDC17T4XALX	GRSM416421578.300	
16LF1778																											
1	NSEB163100632.000	A0	294	294					0	294	294	100.00%								0	0			28L UQFN 6x6	LEDC17MQXBLX	GRSM416150918.100	
2	MTAI163102789.000	A0	180	179	1				1	180	180	100.00%								0	0	1		28L SOIC	LEDC17N3XBLX	GRSM416150918.220	
3	MTAI164101393.000	A1	182	182					0	182	182	100.00%								0	0			28L SSOP	LEDC17N2XBLX	GRSM416191678.120	
4	MTAI171403328.000	A1	4856	4841	14	1			15	4856	4856	100.00%			0	0				0	0		15	28L SOIC	LEDC17N3XBLX	GRSM416482714.200	
5	MTAI171403329.000	A1	4677	4674			1	2	1	4675	4675	100.00%								0	0		1	28L SSOP	LEDC17N2XBLX	GRSM416513234.100	
16LF1779																											
1	MTAI163102751.000	A0	383	379	4				4	383	379	98.96%								0	0			44L TQFP	LEDC17T4XCLX	GRSM416150918.130	
2	NSEB163100759.000	A0	293	292	1				1	293	292	99.66%								0	0			40L UQFN 5x5	LEDC17S5XCLX	GRSM416150918.200	
3	MTAI171500354.000	A1	5946	5945	1				1	5946	5946	100.00%								0	0		1	44L TQFP	LEDC17T4XCLX	GRSM416303416.C00	
4	MTAI171500355.000	A1	3841	3838	1			2	1	3839	3839	100.00%								0	0		1	44L TQFP	LEDC17T4XCLX	GRSM416303416.C00	
Total									1158	33208	33200		0	0	0	0	0	0	0	0	0	3	1	1145			
PPM										0			0	0	0	0	0	0	0	0	0						

บทที่ 5

สรุปผลการดำเนินงานและข้อเสนอแนะ

5.1 สรุปผลการดำเนินงาน

ตารางที่ 5.1 ตารางสรุปผลการดำเนินงาน

Step	Reject (PPM)	Target (PPM)
FTHot @ 85°C	0	< 300
FTHot @ 125°C	50.363	< 300
FTCold @ -40°C	161.93	< 300

จากการศึกษาการลดเวลาการผลิตโดยการตัดทอนขั้นตอนการตรวจสอบชิ้นงานออกจนได้ลงมือทำและแก้ไขปัญหา ทำให้สามารถลดขั้นตอนของการตรวจสอบชิ้นงานลงได้สำเร็จ ข้อสรุปจากผลการวิจัยสรุปได้ว่า

1. ที่ Final Test at Hot Temperature (85°C) เมื่อแก้ไขปัญหาที่เกิดขึ้นแล้ว ชิ้นงานที่ทดสอบไม่ผ่านในตอนแรกสามารถทดสอบได้ผ่านหมดทุกตัวหลังจากที่ทำการแก้ไขโปรแกรมแล้ว Reject PPM = 0 ซึ่งมีค่าน้อยกว่า 300 PPM ทำให้สามารถตัดทอนขั้นตอน FTHot@85°C ออกได้
2. ที่ Final Test at Hot Temperature (125°C) เมื่อแก้ไขปัญหาที่เกิดขึ้นแล้ว ชิ้นงานที่ทดสอบไม่ผ่านในตอนแรกสามารถทดสอบผ่านหลังจากที่ทำการแก้ไขโปรแกรมแล้วคงเหลือ Reject PPM = 50.363 ซึ่งมีค่าน้อยกว่า 300 PPM ทำให้สามารถตัดทอนขั้นตอน FTHot@125°C ออกได้
3. ที่ Final Test at Cold Temperature (-40°C) เมื่อแก้ไขปัญหาที่เกิดขึ้นแล้ว ชิ้นงานที่ทดสอบไม่ผ่านในตอนแรกสามารถทดสอบผ่านหลังจากที่ทำการแก้ไขโปรแกรมแล้วคงเหลือ Reject PPM = 161.93 ซึ่งมีค่าน้อยกว่า 300 PPM ทำให้สามารถตัดทอนขั้นตอน FTCold@-40°C ออกได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เพราะฉะนั้น Final Test Flow ของผลิตภัณฑ์ LEDC1 LF Part จะเปลี่ยนแปลงไปจากเดิมมี Final Test Flow เป็น FFQFQ เปลี่ยนเป็น FQQ แทน

จากนั้นทำการสรุปผลที่ได้หลังจากเปลี่ยนแปลง Final Test Flow แล้ว ได้ตารางสรุปผลการผลิตของผลิตภัณฑ์ LEDC1 LF Part มาดังนี้

ตารางที่ 5.2 ตารางแสดงผลของการตัดทอนขั้นตอนการตรวจสอบชิ้นงานลง

MPC	Pkg	TESTPLAN		DRR_QOP	KUPD		REQ_QOP		%Diff	INT Saving
		Old	New		Old	New	Old	New		
LEDC14M3XBLX	28SPDIP	FFQFQ	FQQ	0.01	5.40	9.90	0.00	0.00	83%	0.00
LEDC14MQXBLX	28UQFN	FFQFQ	FQQ		6.35	10.86			71%	
LEDC14N2XBLX	28SSOP	FFQFQ	FQQ	0.04	6.21	10.54	0.01	0.00	70%	0.00
LEDC14N3XBLX	28SOIC	FFQFQ	FQQ	0.03	7.01	11.34	0.00	0.00	62%	0.00
LEDC14S2XALX	40PDIP	FFQFQ	FQQ	0.03	3.91	7.05	0.01	0.00	80%	0.00
LEDC14S2XCLX	40PDIP	FFQFQ	FQQ	0.03	3.93	7.05	0.01	0.00	79%	0.00
LEDC14S5XALX	40UQFN	FFQFQ	FQQ		5.87	9.49			62%	
LEDC14S5XCLX	40UQFN	FFQFQ	FQQ	0.03	5.90	9.49	0.00	0.00	61%	0.00
LEDC14T3XALX	44QFN	FFQFQ	FQQ	0.03	5.87	9.49	0.00	0.00	62%	0.00
LEDC14T3XCLX	44QFN	FFQFQ	FQQ	0.02	5.90	9.49	0.00	0.00	61%	0.00
LEDC14T4XALX	44TQFP	FFQFQ	FQQ	0.01	5.39	8.95	0.00	0.00	66%	0.00
LEDC14T4XCLX	44TQFP	FFQFQ	FQQ	0.01	5.43	8.95	0.00	0.00	65%	0.00
LEDC17M3XBLX	28SPDIP	FFQFQ	FQQ		5.55	9.90			78%	
LEDC17MQXBLX	28UQFN	FFQFQ	FQQ		6.56	10.86			66%	
LEDC17N2XBLX	28SSOP	FFQFQ	FQQ		6.42	10.54			64%	
LEDC17N3XBLX	28SOIC	FFQFQ	FQQ	0.01	7.26	11.34	0.00	0.00	56%	0.00
LEDC17S2XALX	40PDIP	FFQFQ	FQQ	0.01	4.00	7.05	0.00	0.00	76%	0.00
LEDC17S2XCLX	40PDIP	FFQFQ	FQQ	0.03	4.02	7.05	0.01	0.00	75%	0.00
LEDC17S5XALX	40UQFN	FFQFQ	FQQ	0.03	6.03	9.49	0.00	0.00	57%	0.00
LEDC17S5XCLX	40UQFN	FFQFQ	FQQ	0.03	6.06	9.49	0.00	0.00	57%	0.00
LEDC17T3XALX	44QFN	FFQFQ	FQQ	0.02	6.03	9.49	0.00	0.00	57%	0.00
LEDC17T3XCLX	44QFN	FFQFQ	FQQ	0.02	6.06	9.49	0.00	0.00	57%	0.00
LEDC17T4XALX	44TQFP	FFQFQ	FQQ		5.54	8.95			62%	
LEDC17T4XCLX	44TQFP	FFQFQ	FQQ	0.02	5.57	8.95	0.00	0.00	61%	0.00
LEDC17TMQXBLX	28UQFN	FFQFQ	FQQ		6.56	10.86			66%	
LEDC17TN2XBLX	28SSOP	FFQFQ	FQQ	0.03	6.42	10.54	0.00	0.00	64%	0.00
LEDC17TN3XBLX	28SOIC	FFQFQ	FQQ	0.03	7.26	11.34	0.00	0.00	56%	0.00
LEDC17TS5XALX	40UQFN	FFQFQ	FQQ		6.03	9.49			57%	
LEDC17TS5XCLX	40UQFN	FFQFQ	FQQ		6.06	9.49			57%	
LEDC17TT3XALX	44QFN	FFQFQ	FQQ	0.03	6.03	9.49	0.00	0.00	57%	0.00
LEDC17TT3XCLX	44QFN	FFQFQ	FQQ	0.03	6.06	9.49	0.00	0.00	57%	0.00
LEDC17TT4XALX	44TQFP	FFQFQ	FQQ	0.03	5.54	8.95	0.00	0.00	62%	0.00
LEDC17TT4XCLX	44TQFP	FFQFQ	FQQ	0.03	5.57	8.95	0.00	0.00	61%	0.00
Total				0.55	5.55	9.15	0.10	0.06	65%	0.04

จากผลการดำเนินงานผ่านมาสรุปลงได้ว่า มีความต้องการในการจัดหาเครื่องใหม่น้อยลงเหลือเพียง 55% ค่า Kilo Unit Per Day (KUPD) เพิ่มขึ้นจาก 5.55% เป็น 9.15% ความต้องการที่จะใช้เครื่องในการทดสอบลดลงจากเดิม 10% เป็น 6% สามารถประหยัดเครื่อง Tester ไป 4% และเปอร์เซ็นต์การเปรียบเทียบระหว่าง KUPD เก่ากับ KUPD ใหม่เป็น 65% หมายความว่าบริษัทจะสามารถผลิตชิ้นงานออกจำหน่ายได้มากขึ้นภายในเวลาเท่าเดิมโดยที่งานยังคงมีคุณภาพเดิม ส่งผลให้บริษัทได้รับผลกำไรเพิ่มขึ้นตามไปด้วย

5.2 ข้อเสนอแนะ

1. ในการทำงานใดๆ ควรมีการวางแผนและศึกษาวิธีการให้ดีกว่าก่อนเริ่มทำงานนั้นๆ เพื่อเป็นการลดโอกาสการเกิดปัญหาต่างๆที่จะตามมาได้
2. เมื่อได้รับมอบหมายงานใดๆแล้ว ควรที่จะสอบถามและทำความเข้าใจงานที่ได้รับมาจากผู้ที่มีมอบหมายให้เข้าใจก่อนที่จะลงมือทำ

เอกสารอ้างอิง

- [1] Microchip Technology Inc. PIC16F1777. สืบค้นวันที่ 22 สิงหาคม 2559, เข้าถึงได้จาก : <http://www.microchip.com/wwwproducts/en/PIC16F1777>
- [2] นายสันทนา สงครินทร์. เอกสารประกอบการสอนวิชาช่างไมโครคอนโทรลเลอร์. สืบค้นวันที่ 29 พฤศจิกายน 2559, เข้าถึงได้จาก : <http://www.sunthana.com/microcontroller>
- [3] pic-arduino. PIC คืออะไร. สืบค้นวันที่ 29 พฤศจิกายน 2559, เข้าถึงได้จาก : <http://pic-arduino.blogspot.com/2015/08/pic.html>
- [4] Fundamental of testing on ATE. *Basic of ATE Test*. สืบค้นวันที่ 2 ธันวาคม 2559, เข้าถึงได้จาก : http://www.ictest8.com/a/Principle/test_base/2014/01/Fundamental%20Of%20Testing%20On%20ATE.pdf
- [5] club.sanook.com. *Six sigma คืออะไร*. สืบค้นวันที่ 6 ธันวาคม 2559, เข้าถึงได้จาก : <http://club.sanook.com/28455/six-sigma-คืออะไร-การนำ-six-sigma-ไปใช้/>
- [6] wikipedia.org. *ซิกส์ซิกมา*. สืบค้นวันที่ 6 ธันวาคม 2559, เข้าถึงได้จาก : <https://th.wikipedia.org/wiki/ซิกส์ซิกมา>

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ก. Datasheet PIC16(L)F1777/8/9



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



PIC16(L)F1777/8/9

28/40/44-Pin, 8-Bit Flash Microcontroller

Description

PIC16(L)F1777/8/9 microcontrollers feature a high level of integration of intelligent analog and digital peripherals for a wide range of applications, such as lighting, power supplies, battery charging, motor control and other general purpose applications. These devices deliver multiple op amps, 5-/10-bit DACs, high-speed comparators, 10-bit ADC, 10-/16-bit PWMs, programmable ramp generator (PRG) and other peripherals that can be connected internally to create closed-loop systems without using pins or the printed circuit board (PCB) area. The 10-/16-bit PWMs, digital signal modulators and tri-state output op amp can be used together to create a LED dimming engine for lighting applications. The peripheral pin select (PPS) functionality provides flexibility, eases PCB layout and peripheral utilization by allowing digital peripheral pin mapping to an I/O.

Core Features

- C Compiler Optimized RISC Architecture
- Only 49 Instructions
- Operating Speed:
 - DC – 32 MHz clock input
 - 125 ns minimum instruction cycle
- Interrupt Capability
- 16-Level Deep Hardware Stack
- Five 8-Bit Timers
- Three 16-Bit Timers
- Low-Current Power-on Reset (POR)
- Configurable Power-up Timer (PWRT)
- Brown-out Reset (BOR) with Selectable Trip Point
- Extended Watchdog Timer (EWDT):
 - Low-power 31 kHz WDT
 - Software selectable prescaler
 - Software selectable enable

Memory

- Up to 28 Kbytes Program Flash Memory (PFM)
- Up to 2 Kbytes Data RAM
- Direct, Indirect and Relative Addressing modes
- High-Endurance Flash (HEF):
 - 128B of nonvolatile data storage
 - 100K Erase/Write cycles

Operating Characteristics

- Operating Voltage Range:
 - 1.8V to 3.6V (PIC16LF1777/8/9)
 - 2.3V to 5.5V (PIC16F1777/8/9)
- Temperature Range:
 - Industrial: -40°C to 85°C
 - Extended: -40°C to 125°C

eXtreme Low-Power (XLP) Features

- Sleep mode: 50 nA @ 1.8V, typical
- Watchdog Timer: 500 nA @ 1.8V, typical
- Secondary Oscillator: 500 nA @ 32 kHz
- Operating Current:
 - 8 uA @ 31 kHz, 1.8V, typical
 - 32 uA/MHz @ 1.8V, typical

Intelligent Analog Peripherals

- 10-Bit Analog-to-Digital Converter (ADC):
 - Up to 28 external channels
 - Conversion available during Sleep
- Four Operational Amplifiers (OPA):
 - Selectable internal and external channels
 - Tri-state output
 - Part of LED dimming engine
 - Selectable internal and external channels
- Eight High-Speed Comparators (HS Comp):
 - Up to nine external inverting inputs
 - Up to 12 external non-inverting inputs
 - Fixed Voltage Reference at inverting and non-inverting input(s)
 - Comparator outputs externally accessible
- Digital-to-Analog Converters (DAC):
 - Four 10-bit resolution DACs
 - 10-bit resolution, rail-to-rail
 - Conversion during Sleep
 - Internal connections to ADCs and HS Comparators
- Voltage Reference:
 - Fixed Voltage Reference (FVR)
 - 1.024V, 2.048V and 4.096V output levels
- Zero-Cross Detector (ZCD):
 - Detect high-voltage AC signal
- Four Programmable Ramp Generators (PRG):
 - Slope compensation
 - Ramp generation
- High-Current Drive I/Os:
 - Up to 100 mA sink or source @ 5V

PIC16(L)F1777/8/9

Digital Peripherals

- Four Configurable Logic Cells (CLC):
 - Integrated combinational and state logic
- Four Complementary Output Generators (COG):
 - Push-pull, Full-Bridge and Steering modes
- Four Capture/Compare/PWM (CCP) Modules
- Pulse-Width Modulator (PWM):
 - Four 16-bit PWMs
 - Independent timers
 - Multiple output modes (Edge-, Center-Aligned, set and toggle on register match)
 - User settings for phase, duty cycle, period, offset and polarity
 - 16-bit timer capability
 - Three 10-bit PWMs
- Digital Signal Modulator (DSM):
 - Modulates a carrier signal with a digital data to create custom carrier synchronized output waveforms
 - Part of LED dimming engine
- Peripheral Pin Select (PPS):

- I/O remapping of digital peripherals
- Serial Communications:
 - Enhanced USART (EUSART)
 - SPI, I²C, RS-232, RS-485, LIN compatible
 - Auto-Baud Detect, auto-wake-up on start
- Up to 25 I/O Pins:
 - Individually programmable pull-ups
 - Slew rate control
 - Interrupt-on-change with edge-select

Clocking Structure

- Precision Internal Oscillator:
 - ±1% at calibration
 - Selectable frequency range 32 MHz to 31 kHz
- 31 kHz Low-Power Internal Oscillator
- 4x Phase-Locked Loop (PLL) for up to 32 MHz Internal Operation
- External Oscillator Block with Three External Clock modes up to 32 MHz

TABLE 1: PIC16(L)F1773/6/7/8/9 FAMILY TYPES

Device	Data Sheet Index	Program Flash Memory (bytes)	Program Flash Memory (word)	High Endurance Flash (B)	Data SRAM (Bytes)	I/O Pins ⁽¹⁾	8-Bit/16-Bit Timers	High-Speed Comparator	10-bit ADC (ch)	5/10-bit DAC	CCP	COG	CLC	Op Amp	Zero Cross Detect	Programmable Ramp Gen	High-Current I/Os	Peripheral Pin Select	EUSART	I ² C/SPI	Debug ⁽²⁾	
PIC16(L)F1773	(A)	7K	4K	128	512	25	5/3	6	17	3/3	3	3/3	3	4	3	1	3	2	Y	1	1	I
PIC16(L)F1776	(A)	14K	8K	128	1K	25	5/3	6	17	3/3	3	3/3	3	4	3	1	3	2	Y	1	1	I
PIC16(L)F1777	(B)	14K	8K	128	1K	36	5/3	8	28	4/4	4	4/4	4	4	4	1	4	2	Y	1	1	I
PIC16(L)F1778	(B)	28K	16K	128	2K	25	5/3	6	17	3/3	3	3/3	3	4	3	1	3	2	Y	1	1	I
PIC16(L)F1779	(B)	28K	16K	128	2K	36	5/3	8	28	4/4	4	4/4	4	4	4	1	4	2	Y	1	1	I

Note 1: One pin is input-only.

Note 2: I – Debugging integrated on chip.

Data Sheet Index:

- A: DS40001810 PIC16(L)F1773/6 Data Sheet, 28-Pin, 8-bit Flash Microcontrollers
 B: DS40001819 PIC16(L)F1777/8/9 Data Sheet, 28/40/44-Pin, 8-bit Flash Microcontrollers

Note: For other small form-factor package availability and marking information, please visit <http://www.microchip.com/packaging> or contact your local sales office.

5.0 OSCILLATOR MODULE (WITH FAIL-SAFE CLOCK MONITOR)

5.1 Overview

The oscillator module has a wide variety of clock sources and selection features that allow it to be used in a wide range of applications while maximizing performance and minimizing power consumption. Figure 5-1 illustrates a block diagram of the oscillator module.

Clock sources can be supplied from external oscillators, quartz crystal resonators, ceramic resonators and Resistor-Capacitor (RC) circuits. In addition, the system clock source can be supplied from one of two internal oscillators and PLL circuits, with a choice of speeds selectable via software. Additional clock features include:

- Selectable system clock source between external or internal sources via software.
- Two-Speed Start-up mode, which minimizes latency between external oscillator start-up and code execution.
- Fail-Safe Clock Monitor (FSCM) designed to detect a failure of the external clock source (LP, XT, HS, ECH, ECM, ECL or EXTRC modes) and switch automatically to the internal oscillator.
- Oscillator Start-up Timer (OST) ensures stability of crystal oscillator sources.

The oscillator module can be configured in one of the following clock modes.

1. ECL – External Clock Low-Power mode (0 MHz to 0.5 MHz)
2. ECM – External Clock Medium Power mode (0.5 MHz to 4 MHz)
3. ECH – External Clock High-Power mode (4 MHz to 32 MHz)
4. LP – 32 kHz Low-Power Crystal mode.
5. XT – Medium Gain Crystal or Ceramic Resonator Oscillator mode (up to 4 MHz)
6. HS – High Gain Crystal or Ceramic Resonator mode (4 MHz to 20 MHz)
7. EXTRC – External Resistor-Capacitor
8. INTOSC – Internal oscillator (31 kHz to 32 MHz)

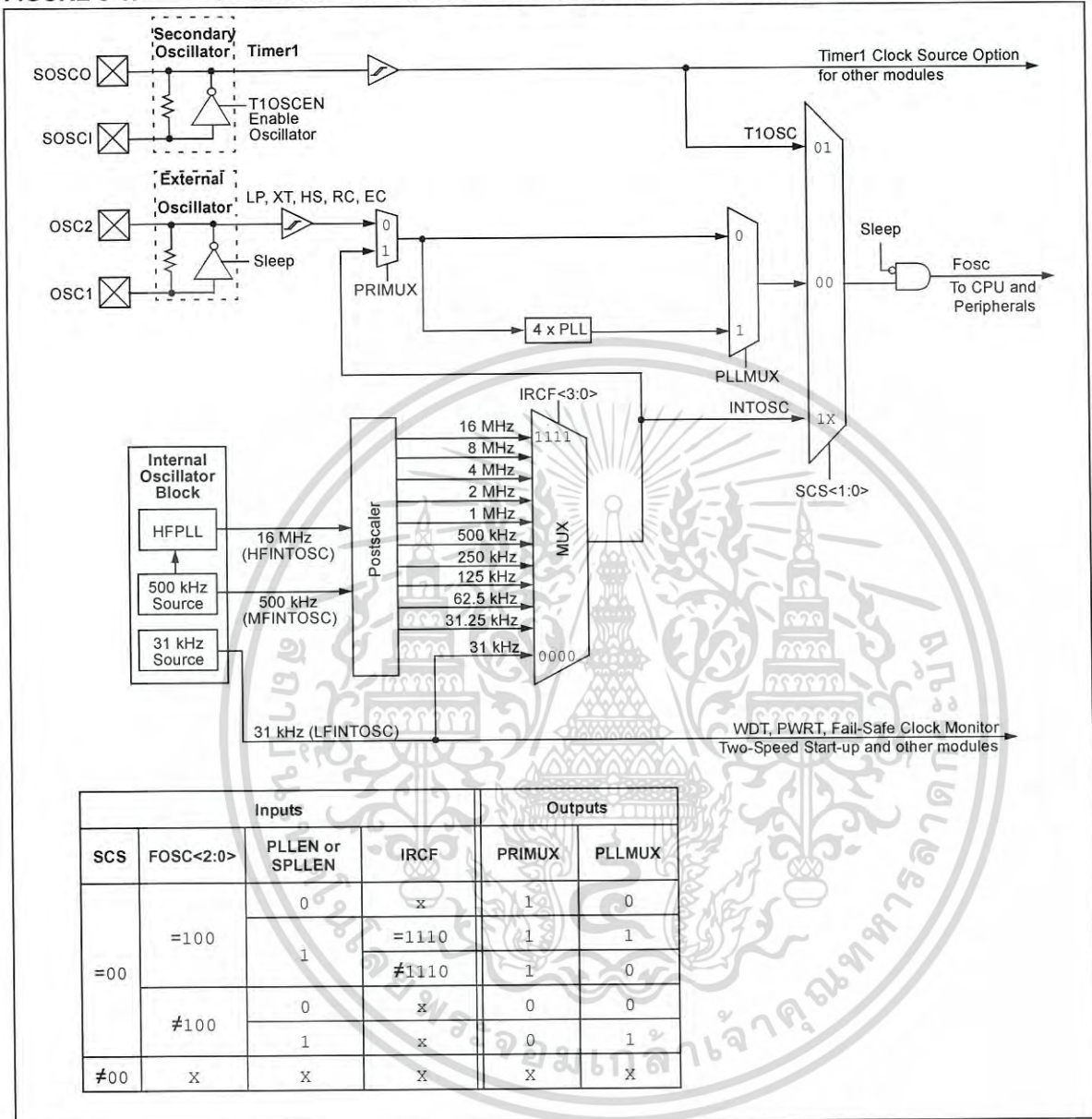
Clock Source modes are selected by the FOSC<2:0> bits in the Configuration Words. The FOSC bits determine the type of oscillator that will be used when the device is first powered.

The ECH, ECM, and ECL clock modes rely on an external logic level signal as the device clock source. The LP, XT, and HS clock modes require an external crystal or resonator to be connected to the device. Each mode is optimized for a different frequency range. The EXTRC clock mode requires an external resistor and capacitor to set the oscillator frequency.

The INTOSC internal oscillator block produces low, medium, and high-frequency clock sources, designated LFINTOSC, MFINTOSC and HFINTOSC. (see Internal Oscillator Block, Figure 5-1). A wide selection of device clock frequencies may be derived from these three clock sources.

PIC16(L)F1777/8/9

FIGURE 5-1: SIMPLIFIED PIC® MCU CLOCK SOURCE BLOCK DIAGRAM



PIC16(L)F1777/8/9

5.2 Clock Source Types

Clock sources can be classified as external or internal.

External clock sources rely on external circuitry for the clock source to function. Examples are: oscillator modules (ECH, ECM, ECL mode), quartz crystal resonators or ceramic resonators (LP, XT and HS modes) and Resistor-Capacitor (EXTRC) mode circuits.

Internal clock sources are contained within the oscillator module. The internal oscillator block has two internal oscillators and a dedicated Phase Lock Loop (HFPLL) that are used to generate three internal system clock sources: the 16 MHz High-Frequency Internal Oscillator (HFINTOSC), 500 kHz (MFINTOSC) and the 31 kHz Low-Frequency Internal Oscillator (LFINTOSC).

The system clock can be selected between external or internal clock sources via the System Clock Select (SCS) bits in the OSCCON register. See Section 5.3 “Clock Switching” for additional information.

5.2.1 EXTERNAL CLOCK SOURCES

An external clock source can be used as the device system clock by performing one of the following actions:

- Program the FOSC<2:0> bits in the Configuration Words to select an external clock source that will be used as the default system clock upon a device Reset.
- Write the SCS<1:0> bits in the OSCCON register to switch the system clock source to:
 - Secondary oscillator during run-time, or
 - An external clock source determined by the value of the FOSC bits.

See Section 5.3 “Clock Switching” for more information.

5.2.1.1 EC Mode

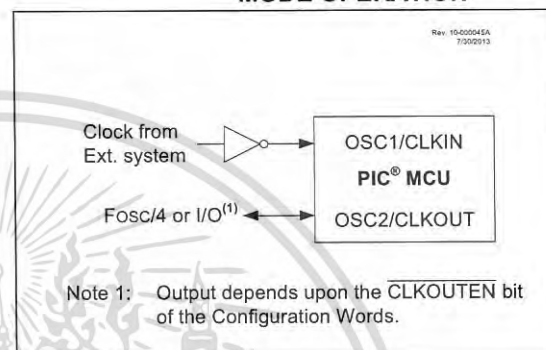
The External Clock (EC) mode allows an externally generated logic level signal to be the system clock source. When operating in this mode, an external clock source is connected to the OSC1 input. OSC2/CLKOUT is available for general purpose I/O or CLKOUT. Figure 5-2 shows the pin connections for EC mode.

EC mode has three power modes to select from through Configuration Words:

- ECH – High power, 4-32 MHz
- ECM – Medium power, 0.5-4 MHz
- ECL – Low power, 0-0.5 MHz

The Oscillator Start-up Timer (OST) is disabled when EC mode is selected. Therefore, there is no delay in operation after a Power-on Reset (POR) or wake-up from Sleep. Because the PIC[®] MCU design is fully static, stopping the external clock input will have the effect of halting the device while leaving all data intact. Upon restarting the external clock, the device will resume operation as if no time had elapsed.

FIGURE 5-2: EXTERNAL CLOCK (EC) MODE OPERATION



5.2.1.2 LP, XT, HS Modes

The LP, XT and HS modes support the use of quartz crystal resonators or ceramic resonators connected to OSC1 and OSC2 (Figure 5-3). The three modes select a low, medium or high gain setting of the internal inverter-amplifier to support various resonator types and speed.

LP Oscillator mode selects the lowest gain setting of the internal inverter-amplifier. LP mode current consumption is the least of the three modes. This mode is designed to drive only 32.768 kHz tuning-fork type crystals (watch crystals).

XT Oscillator mode selects the intermediate gain setting of the internal inverter-amplifier. XT mode current consumption is the medium of the three modes. This mode is best suited to drive resonators with a medium drive level specification.

HS Oscillator mode selects the highest gain setting of the internal inverter-amplifier. HS mode current consumption is the highest of the three modes. This mode is best suited for resonators that require a high drive setting.

Figure 5-3 and Figure 5-4 show typical circuits for quartz crystal and ceramic resonators, respectively.

PIC16(L)F1777/8/9

FIGURE 5-3: QUARTZ CRYSTAL OPERATION (LP, XT OR HS MODE)

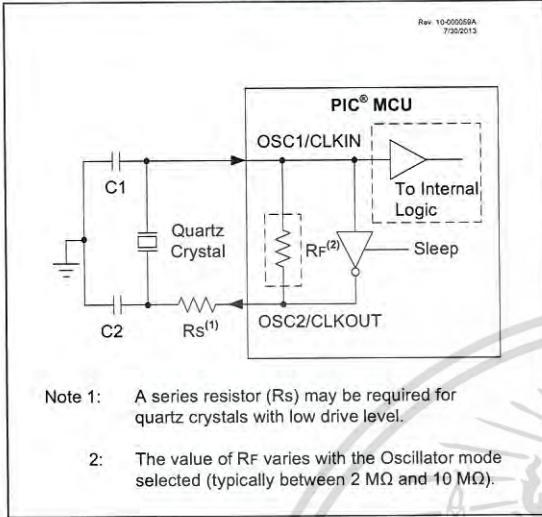
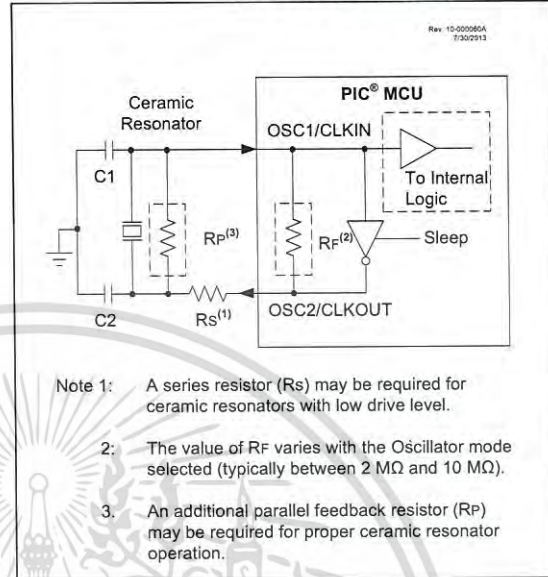


FIGURE 5-4: CERAMIC RESONATOR OPERATION (XT OR HS MODE)



Note 1: Quartz crystal characteristics vary according to type, package and manufacturer. The user should consult the manufacturer data sheets for specifications and recommended application.

2: Always verify oscillator performance over the VDD and temperature range that is expected for the application.

3: For oscillator design assistance, reference the following Microchip Application Notes:

- AN826, "Crystal Oscillator Basics and Crystal Selection for rPIC[®] and PIC[®] Devices" (DS00826)
- AN849, "Basic PIC[®] Oscillator Design" (DS00849)
- AN943, "Practical PIC[®] Oscillator Analysis and Design" (DS00943)
- AN949, "Making Your Oscillator Work" (DS00949)

5.2.1.3 Oscillator Start-up Timer (OST)

If the oscillator module is configured for LP, XT or HS modes, the Oscillator Start-up Timer (OST) counts 1024 oscillations from OSC1. This occurs following a Power-on Reset (POR) and when the Power-up Timer (PWRT) has expired (if configured), or a wake-up from Sleep. During this time, the program counter does not increment and program execution is suspended, unless either FSCM or Two-Speed Start-Up are enabled. In this case, code will continue to execute at the selected INTOSC frequency while the OST is counting. The OST ensures that the oscillator circuit, using a quartz crystal resonator or ceramic resonator, has started and is providing a stable system clock to the oscillator module.

In order to minimize latency between external oscillator start-up and code execution, the Two-Speed Clock Start-up mode can be selected (see Section 5.4 "Two-Speed Clock Start-up Mode").

5.2.1.4 4x PLL

The oscillator module contains a 4x PLL that can be used with both external and internal clock sources to provide a system clock source. The input frequency for the 4x PLL must fall within specifications. See the PLL Clock Timing Specifications in Table 36-9.

The 4x PLL may be enabled for use by one of two methods:

1. Program the PLEN bit in Configuration Words to a '1'.
2. Write the SPLLEN bit in the OSCCON register to a '1'. If the PLEN bit in Configuration Words is programmed to a '1', then the value of SPLLEN is ignored.

5.2.1.5 Secondary Oscillator

The secondary oscillator is a separate crystal oscillator that is associated with the Timer1 peripheral. It is optimized for timekeeping operations with a 32.768 kHz crystal connected between the SOSCO and SOSCI device pins.

The secondary oscillator can be used as an alternate system clock source and can be selected during run-time using clock switching. Refer to Section 5.3 "Clock Switching" for more information.

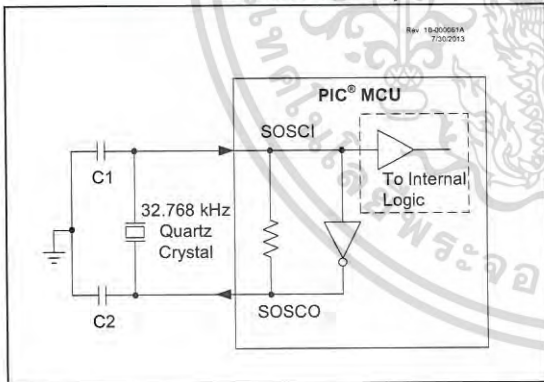
Note 1: Quartz crystal characteristics vary according to type, package and manufacturer. The user should consult the manufacturer data sheets for specifications and recommended application.

2: Always verify oscillator performance over the VDD and temperature range that is expected for the application.

3: For oscillator design assistance, reference the following Microchip Application Notes:

- AN826, "Crystal Oscillator Basics and Crystal Selection for rPIC® and PIC® Devices" (DS00826)
- AN849, "Basic PIC® Oscillator Design" (DS00849)
- AN943, "Practical PIC® Oscillator Analysis and Design" (DS00943)
- AN949, "Making Your Oscillator Work" (DS00949)
- TB097, "Interfacing a Micro Crystal MS1V-T1K 32.768 kHz Tuning Fork Crystal to a PIC16F690/SS" (DS91097)
- AN1288, "Design Practices for Low-Power External Oscillators" (DS01288)

FIGURE 5-5: QUARTZ CRYSTAL OPERATION (SECONDARY OSCILLATOR)



PIC16(L)F1777/8/9

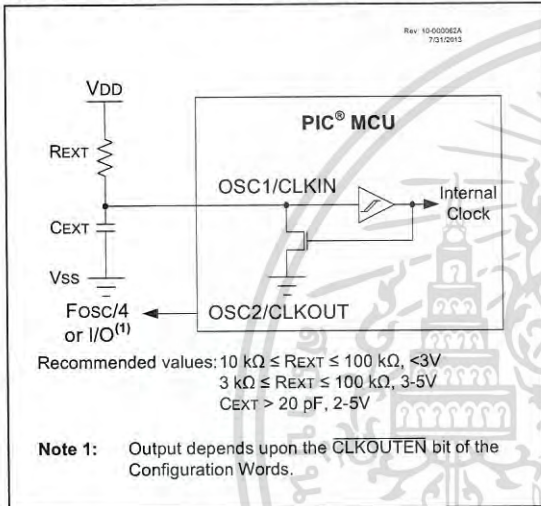
5.2.1.6 External RC Mode

The external Resistor-Capacitor (EXTRC) mode supports the use of an external RC circuit. This allows the designer maximum flexibility in frequency choice while keeping costs to a minimum when clock accuracy is not required.

The RC circuit connects to OSC1. OSC2/CLKOUT is available for general purpose I/O or CLKOUT. The function of the OSC2/CLKOUT pin is determined by the CLKOUTEN bit in Configuration Words.

Figure 5-6 shows the external RC mode connections.

FIGURE 5-6: EXTERNAL RC MODES



The RC oscillator frequency is a function of the supply voltage, the resistor (REXT) and capacitor (CEXT) values and the operating temperature. Other factors affecting the oscillator frequency are:

- threshold voltage variation
- component tolerances
- packaging variations in capacitance

The user also needs to take into account variation due to tolerance of external RC components used.

5.2.2 INTERNAL CLOCK SOURCES

The device may be configured to use the internal oscillator block as the system clock by performing one of the following actions:

- Program the FOSC<2:0> bits in Configuration Words to select the INTOSC clock source, which will be used as the default system clock upon a device Reset.
- Write the SCS<1:0> bits in the OSCCON register to switch the system clock source to the internal oscillator during run-time. See Section 5.3 “Clock Switching” for more information.

In INTOSC mode, OSC1/CLKIN is available for general purpose I/O. OSC2/CLKOUT is available for general purpose I/O or CLKOUT.

The function of the OSC2/CLKOUT pin is determined by the CLKOUTEN bit in Configuration Words.

The internal oscillator block has two independent oscillators and a dedicated Phase Lock Loop, HFPLL, that can produce one of three internal system clock sources.

1. The **HFINTOSC** (High-Frequency Internal Oscillator) is factory calibrated and operates at 16 MHz. The HFINTOSC source is generated from the 500 kHz MFINTOSC source and the dedicated Phase Lock Loop, HFPLL. The frequency of the HFINTOSC can be user-adjusted via software using the OSCTUNE register (Register 5-3).
2. The **MFINTOSC** (Medium-Frequency Internal Oscillator) is factory calibrated and operates at 500 kHz. The frequency of the MFINTOSC can be user-adjusted via software using the OSCTUNE register (Register 5-3).
3. The **LFINTOSC** (Low-Frequency Internal Oscillator) is uncalibrated and operates at 31 kHz.

5.2.2.1 HFINTOSC

The High-Frequency Internal Oscillator (HFINTOSC) is a factory calibrated 16 MHz internal clock source. The frequency of the HFINTOSC can be altered via software using the OSCTUNE register (Register 5-3).

The output of the HFINTOSC connects to a postscaler and multiplexer (see Figure 5-1). One of multiple frequencies derived from the HFINTOSC can be selected via software using the IRCF<3:0> bits of the OSCCON register. See Section 5.2.2.7 “Internal Oscillator Clock Switch Timing” for more information.

The HFINTOSC is enabled by:

- Configure the IRCF<3:0> bits of the OSCCON register for the desired HF frequency, and
- FOSC<2:0> = 100, or
- Set the System Clock Source (SCS) bits of the OSCCON register to '1x'.

A fast start-up oscillator allows internal circuits to power up and stabilize before switching to HFINTOSC.

The High-Frequency Internal Oscillator Ready bit (HFIOFR) of the OSCSTAT register indicates when the HFINTOSC is running.

The High-Frequency Internal Oscillator Status Locked bit (HFIOFL) of the OSCSTAT register indicates when the HFINTOSC is running within 2% of its final value.

The High-Frequency Internal Oscillator Stable bit (HFIOFS) of the OSCSTAT register indicates when the HFINTOSC is running within 0.5% of its final value.

5.2.2.2 MFINTOSC

The Medium-Frequency Internal Oscillator (MFINTOSC) is a factory calibrated 500 kHz internal clock source. The frequency of the MFINTOSC can be altered via software using the OSCTUNE register (Register 5-3).

The output of the MFINTOSC connects to a postscaler and multiplexer (see Figure 5-1). One of nine frequencies derived from the MFINTOSC can be selected via software using the IRCF<3:0> bits of the OSCCON register. See Section 5.2.2.7 “Internal Oscillator Clock Switch Timing” for more information.

The MFINTOSC is enabled by:

- Configure the IRCF<3:0> bits of the OSCCON register for the desired HF frequency, and
- FOSC<2:0> = 100, or
- Set the System Clock Source (SCS) bits of the OSCCON register to '1x'.

The Medium-Frequency Internal Oscillator Ready bit (MFIOFR) of the OSCSTAT register indicates when the MFINTOSC is running.

5.2.2.3 Internal Oscillator Frequency Adjustment

The 500 kHz internal oscillator is factory calibrated. This internal oscillator can be adjusted in software by writing to the OSCTUNE register (Register 5-3). Since the HFINTOSC and MFINTOSC clock sources are derived from the 500 kHz internal oscillator, a change in the OSCTUNE register value will apply to both.

The default value of the OSCTUNE register is '0'. The value is a 6-bit two's complement number. A value of 1Fh will provide an adjustment to the maximum frequency. A value of 20h will provide an adjustment to the minimum frequency.

When the OSCTUNE register is modified, the oscillator frequency will begin shifting to the new frequency. Code execution continues during this shift. There is no indication that the shift has occurred.

OSCTUNE does not affect the LFINTOSC frequency. Operation of features that depend on the LFINTOSC clock source frequency, such as the Power-up Timer (PWRT), Watchdog Timer (WDT), Fail-Safe Clock Monitor (FSCM) and peripherals, are *not* affected by the change in frequency.

5.2.2.4 LFINTOSC

The Low-Frequency Internal Oscillator (LFINTOSC) is an uncalibrated 31 kHz internal clock source.

The output of the LFINTOSC connects to a multiplexer (see Figure 5-1). Select 31 kHz, via software, using the IRCF<3:0> bits of the OSCCON register. See Section 5.2.2.7 “Internal Oscillator Clock Switch Timing” for more information. The LFINTOSC is also the frequency for the Power-up Timer (PWRT), Watchdog Timer (WDT) and Fail-Safe Clock Monitor (FSCM).

The LFINTOSC is enabled by selecting 31 kHz (IRCF<3:0> bits of the OSCCON register = 000) as the system clock source (SCS bits of the OSCCON register = 1x), or when any of the following are enabled:

- Configure the IRCF<3:0> bits of the OSCCON register for the desired LF frequency, and
- FOSC<2:0> = 100, or
- Set the System Clock Source (SCS) bits of the OSCCON register to '1x'.

Peripherals that use the LFINTOSC are:

- Power-up Timer (PWRT)
- Watchdog Timer (WDT)
- Fail-Safe Clock Monitor (FSCM)

The Low-Frequency Internal Oscillator Ready bit (LFIOFR) of the OSCSTAT register indicates when the LFINTOSC is running.

PIC16(L)F1777/8/9

5.2.2.5 Internal Oscillator Frequency Selection

The system clock speed can be selected via software using the Internal Oscillator Frequency Select bits IRCF<3:0> of the OSCCON register.

The postscaled output of the 16 MHz HFINTOSC, 500 kHz MFINTOSC, and 31 kHz LFINTOSC connect to a multiplexer (see Figure 5-1). The Internal Oscillator Frequency Select bits IRCF<3:0> of the OSCCON register select the frequency output of the internal oscillators. One of the following frequencies can be selected via software:

- 32 MHz (requires 4x PLL)
- 16 MHz
- 8 MHz
- 4 MHz
- 2 MHz
- 1 MHz
- 500 kHz (default after Reset)
- 250 kHz
- 125 kHz
- 62.5 kHz
- 31.25 kHz
- 31 kHz (LFINTOSC)

Note: Following any Reset, the IRCF<3:0> bits of the OSCCON register are set to '0111' and the frequency selection is set to 500 kHz. The user can modify the IRCF bits to select a different frequency.

The IRCF<3:0> bits of the OSCCON register allow duplicate selections for some frequencies. These duplicate choices can offer system design trade-offs. Lower power consumption can be obtained when changing oscillator sources for a given frequency. Faster transition times can be obtained between frequency changes that use the same oscillator source.

5.2.2.6 32 MHz Internal Oscillator Frequency Selection

The Internal Oscillator Block can be used with the 4x PLL associated with the External Oscillator Block to produce a 32 MHz internal system clock source. The following settings are required to use the 32 MHz internal clock source:

- The FOSC bits in Configuration Words must be set to use the INTOSC source as the device system clock (FOSC<2:0> = 100).
- The SCS bits in the OSCCON register must be cleared to use the clock determined by FOSC<2:0> in Configuration Words (SCS<1:0> = 00).
- The IRCF bits in the OSCCON register must be set to the 8 MHz HFINTOSC set to use (IRCF<3:0> = 1110).
- The SPLLEN bit in the OSCCON register must be set to enable the 4x PLL, or the PLEN bit of the Configuration Words must be programmed to a '1'.

Note: When using the PLEN bit of the Configuration Words, the 4x PLL cannot be disabled by software and the SPLLEN option will not be available.

The 4x PLL is not available for use with the internal oscillator when the SCS bits of the OSCCON register are set to '1x'. The SCS bits must be set to '00' to use the 4x PLL with the internal oscillator.

5.2.2.7 Internal Oscillator Clock Switch Timing

When switching between the HFINTOSC, MFINTOSC and the LFINTOSC, the new oscillator may already be shut down to save power (see Figure 5-7). If this is the case, there is a delay after the IRCF<3:0> bits of the OSCCON register are modified before the frequency selection takes place. The OSCSTAT register will reflect the current active status of the HFINTOSC, MFINTOSC and LFINTOSC oscillators. The sequence of a frequency selection is as follows:

1. IRCF<3:0> bits of the OSCCON register are modified.
2. If the new clock is shut down, a clock start-up delay is started.
3. Clock switch circuitry waits for a falling edge of the current clock.
4. The current clock is held low and the clock switch circuitry waits for a rising edge in the new clock.
5. The new clock is now active.
6. The OSCSTAT register is updated as required.
7. Clock switch is complete.

See Figure 5-7 for more details.

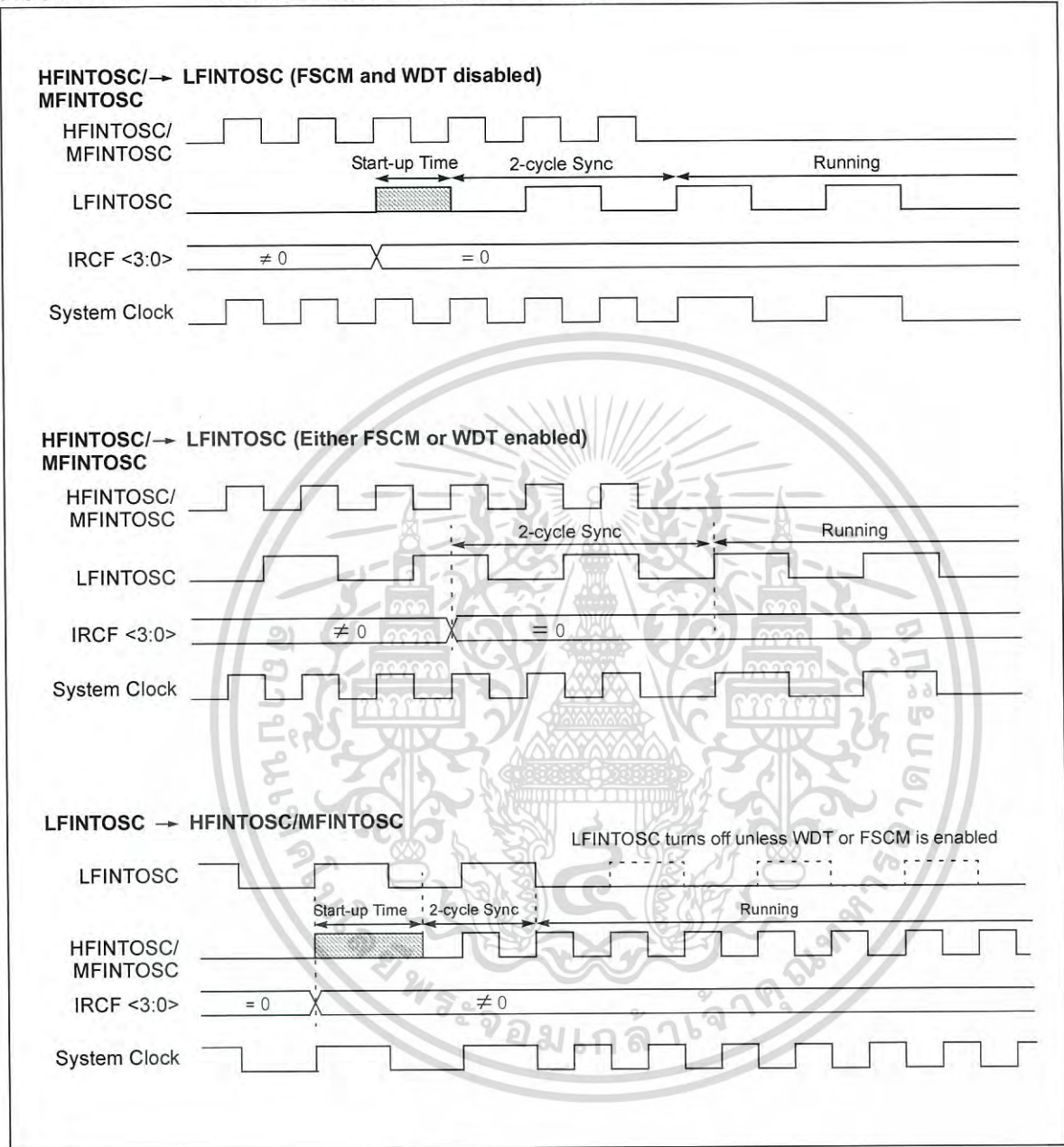
If the internal oscillator speed is switched between two clocks of the same source, there is no start-up delay before the new frequency is selected. Clock switching time delays are shown in Table 5-1.

Start-up delay specifications are located in the oscillator tables of Section 36.0 “Electrical Specifications”.



PIC16(L)F1777/8/9

FIGURE 5-7: INTERNAL OSCILLATOR SWITCH TIMING



PIC16(L)F1777/8/9

36.0 ELECTRICAL SPECIFICATIONS

36.1 Absolute Maximum Ratings^(†)

Ambient temperature under bias	-40°C to +125°C
Storage temperature	-65°C to +150°C
Voltage on pins with respect to V _{SS}	
on V _{DD} pin	
PIC16F1777/8/9	-0.3V to +6.5V
PIC16LF1777/8/9	-0.3V to +4.0V
on $\overline{\text{MCLR}}$ pin	-0.3V to +9.0V
on all other pins	-0.3V to (V _{DD} + 0.3V)
Maximum current	
on V _{SS} pin ⁽¹⁾	
-40°C ≤ T _A ≤ +85°C	350 mA
-40°C ≤ T _A ≤ +125°C	120 mA
on V _{DD} pin ⁽¹⁾ PIC16(L)F1778 only	
-40°C ≤ T _A ≤ +85°C	250 mA
-40°C ≤ T _A ≤ +125°C	85 mA
on V _{DD} pin ⁽¹⁾ PIC16(L)F1777/9 only	
-40°C ≤ T _A ≤ +85°C	350 mA
-40°C ≤ T _A ≤ +125°C	120 mA
Sunk by any standard I/O pin	50 mA
Sourced by any standard I/O pin	50 mA
Sunk by any High Current I/O pin	100 mA
Sourced by any High Current I/O pin	100 mA
Sourced by any Op Amp output pin	100 mA
Clamp current, I _K (V _{PI} < 0 or V _{PI} > V _{DD})	±20 mA
Total power dissipation ⁽²⁾	800 mW

Note 1: Maximum current rating requires even load distribution across I/O pins. Maximum current rating may be limited by the device package power dissipation characterizations, see Table 36-6: Thermal Characteristics to calculate device specifications.

2: Power dissipation is calculated as follows:

$$P_{dis} = V_{DD} * \{I_{dd} - \Sigma I_{oh}\} + \Sigma \{V_{DD} - V_{oh}\} * I_{oh} + \Sigma \{V_{ol}\} * I_{ol}$$

† NOTICE: Stresses above those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress rating only and functional operation of the device at those or any other conditions above those indicated in the operation listings of this specification is not implied. Exposure above maximum rating conditions for extended periods may affect device reliability.

PIC16(L)F1777/8/9

36.2 Standard Operating Conditions

The standard operating conditions for any device are defined as:

Operating Voltage: $V_{DDMIN} \leq V_{DD} \leq V_{DDMAX}$

Operating Temperature: $T_{A_MIN} \leq T_A \leq T_{A_MAX}$

V_{DD} — Operating Supply Voltage⁽¹⁾

PIC16LF1777/8/9

V_{DDMIN} (Fosc ≤ 16 MHz) +1.8V

V_{DDMIN} (Fosc > 16 MHz) +2.5V

V_{DDMAX} +3.6V

PIC16F1777/8/9

V_{DDMIN} (Fosc ≤ 16 MHz) +2.3V

V_{DDMIN} (Fosc > 16 MHz) +2.5V

V_{DDMAX} +5.5V

T_A — Operating Ambient Temperature Range

Industrial Temperature

T_{A_MIN} -40°C

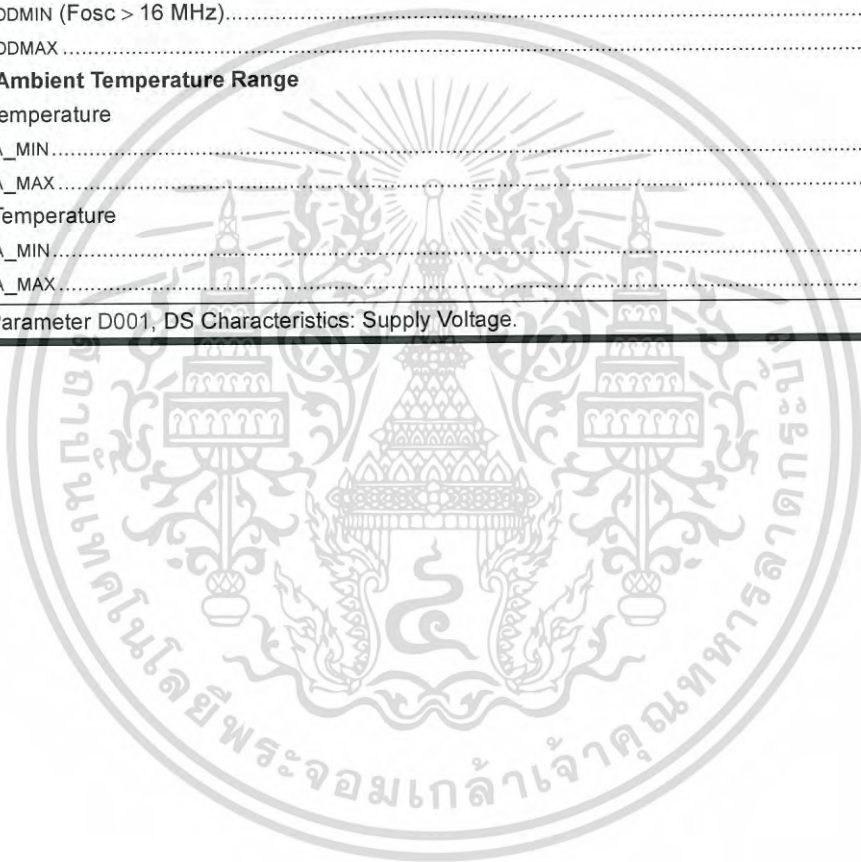
T_{A_MAX} +85°C

Extended Temperature

T_{A_MIN} -40°C

T_{A_MAX} +125°C

Note 1: See Parameter D001, DS Characteristics: Supply Voltage.



PIC16(L)F1777/8/9

FIGURE 36-1: VOLTAGE FREQUENCY GRAPH, $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$, PIC16F1777/8/9 ONLY

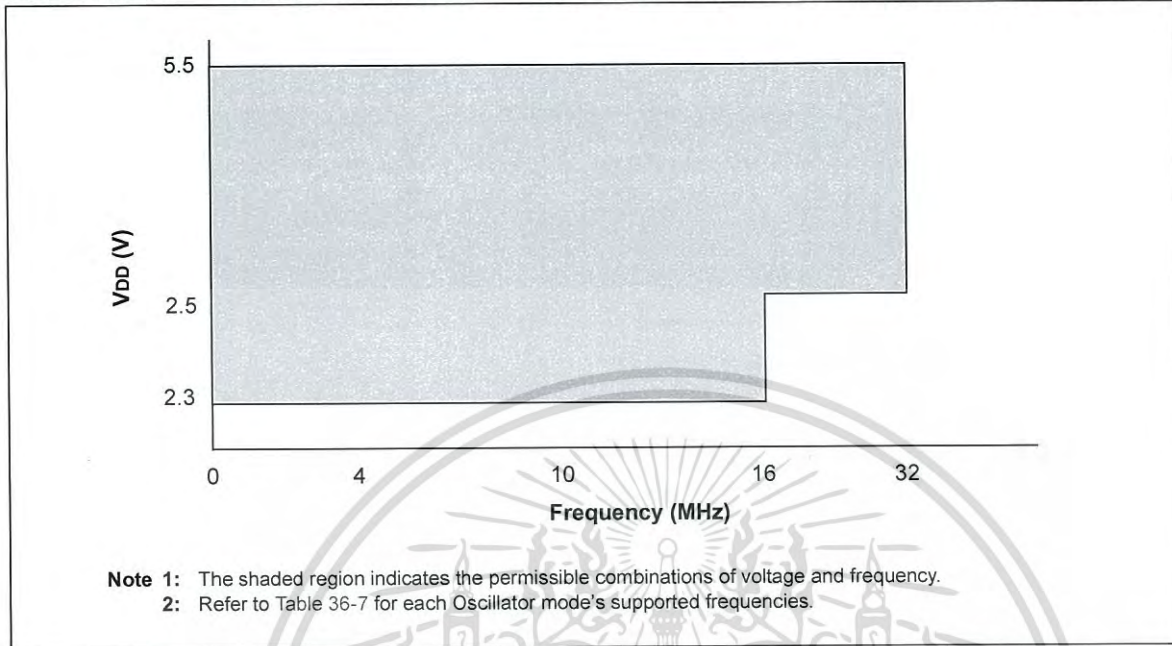
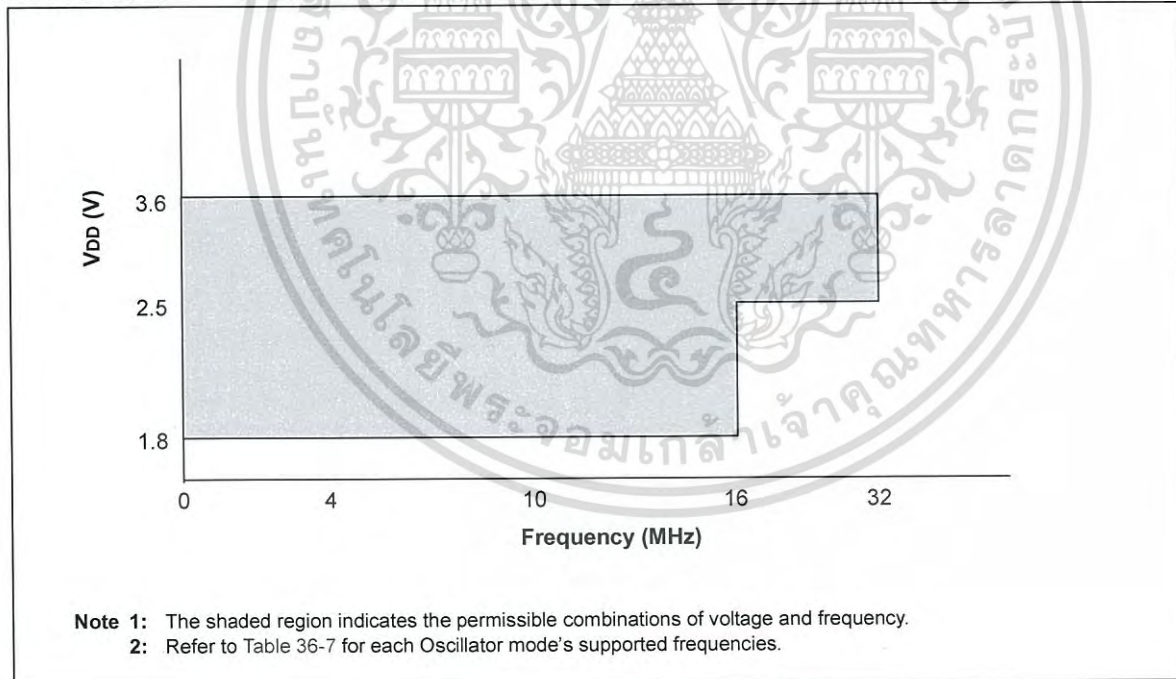


FIGURE 36-2: VOLTAGE FREQUENCY GRAPH, $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$, PIC16LF1777/8/9 ONLY



PIC16(L)F1777/8/9

36.3 DC Characteristics

TABLE 36-1: SUPPLY VOLTAGE

PIC16LF1777/8/9		Standard Operating Conditions (unless otherwise stated)					
PIC16F1777/8/9							
Param. No.	Sym.	Characteristic	Min.	Typ†	Max.	Units	Conditions
D001	VDD	Supply Voltage	VDDMIN	—	VDDMAX		
			1.8	—	3.6	V	FOSC ≤ 16 MHz
			2.5	—	3.6	V	FOSC ≤ 32 MHz
D001		PIC16F1777/8/9	2.3	—	5.5	V	FOSC ≤ 16 MHz
			2.5	—	5.5	V	FOSC ≤ 32 MHz
D002*	VDR	RAM Data Retention Voltage ⁽¹⁾	1.5	—	—	V	Device in Sleep mode
			1.7	—	—	V	Device in Sleep mode
D002A*	VPOR	Power-on Reset Release Voltage	—	1.6	—	V	
			—	1.6	—	V	
D002B*	VPORR*	Power-on Reset Rearm Voltage ⁽²⁾	—	0.8	—	V	
			—	1.5	—	V	
D003	VFVR	Fixed Voltage Reference Voltage ⁽³⁾	-4	—	+4	%	1x gain, 1.024, VDD ≥ 2.5V, -40°C to +85°C
			-4	—	+4	%	2x gain, 2.048, VDD ≥ 2.5V, -40°C to +85°C
			-7	—	+7	%	4x gain, 4.096, VDD ≥ 4.5V, -40°C to +85°C
D004*	SVDD	VDD Rise Rate	0.05	—	—	V/ms	Ensures that the Power-on Reset signal is released properly.

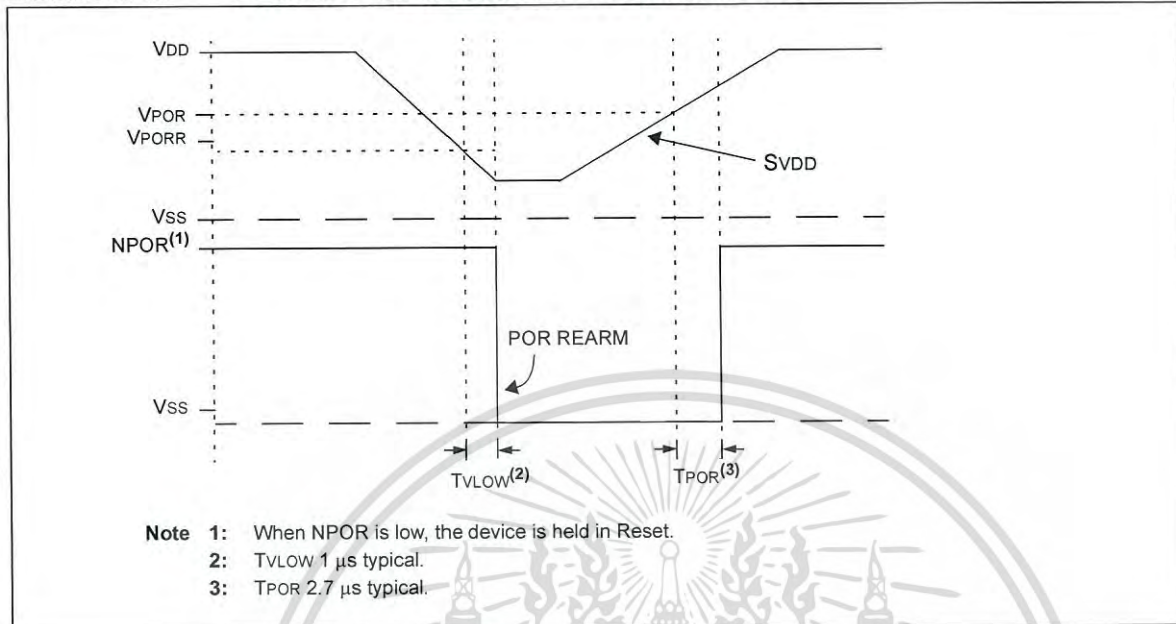
* These parameters are characterized but not tested.

† Data in "Typ" column is at 3.0V, 25°C unless otherwise stated. These parameters are for design guidance only and are not tested.

- Note** 1: This is the limit to which VDD can be lowered in Sleep mode without losing RAM data.
 2: See Figure 36-3: POR and POR Rearm with Slow Rising VDD.
 3: Industrial temperature range only.

PIC16(L)F1777/8/9

FIGURE 36-3: POR AND POR REARM WITH SLOW RISING VDD



PIC16(L)F1777/8/9

TABLE 36-2: SUPPLY CURRENT (IDD)^(1,2)

PIC16LF1777/8/9		Standard Operating Conditions (unless otherwise stated)					
PIC16F1777/8/9							
Param No.	Device Characteristics	Min.	Typ†	Max.	Units	Conditions	
						VDD	Note
D009	LDO Regulator	—	75	—	μA	—	High-Power mode, normal operation
		—	15	—	μA	—	Sleep, VREGCON<1> = 0
		—	0.3	—	μA	—	Sleep, VREGCON<1> = 1
D010		—	8	25	μA	1.8	Fosc = 32 kHz, LP Oscillator mode (Note 4), -40°C ≤ TA ≤ +85°C
		—	12	30	μA	3.0	
D010		—	21	30	μA	2.3	Fosc = 32 kHz, LP Oscillator mode (Note 4,5) -40°C ≤ TA ≤ +85°C
		—	25	34	μA	3.0	
		—	26	35	μA	5.0	
D012		—	210	440	μA	1.8	Fosc = 4 MHz, XT Oscillator mode
		—	390	620	μA	3.0	
D012		—	320	530	μA	2.3	Fosc = 4 MHz, XT Oscillator mode (Note 5)
		—	430	680	μA	3.0	
		—	530	790	μA	5.0	
D014		—	170	380	μA	1.8	Fosc = 4 MHz, External Clock (ECM), Medium Power mode
		—	320	550	μA	3.0	
D014		—	250	513	μA	2.3	Fosc = 4 MHz, External Clock (ECM), Medium Power mode
		—	360	645	μA	3.0	
		—	430	735	μA	5.0	
D015		—	2.5	3.8	mA	3.0	Fosc = 32 MHz, External Clock (ECH), High-Power mode (Note 5)
		—	3.1	4.0	mA	3.6	
D015		—	2.5	4.3	mA	3.0	Fosc = 32 MHz, External Clock (ECH), High-Power mode (Note 5)
		—	2.7	4.6	mA	5.0	

† Data in "Typ" column is at 3.0V, 25°C unless otherwise stated. These parameters are for design guidance only and are not tested.

- Note 1:** The test conditions for all IDD measurements in active operation mode are: OSC1 = external square wave, from rail-to-rail; all I/O pins tri-stated, pulled to VDD; MCLR = VDD; WDT disabled.
- Note 2:** The supply current is mainly a function of the operating voltage and frequency. Other factors, such as I/O pin loading and switching rate, oscillator type, internal code execution pattern and temperature, also have an impact on the current consumption.
- Note 3:** For EXTRC oscillator configurations, current through REXT is not included. The current through the resistor can be extended by the formula $I_R = V_{DD}/2R_{EXT}$ (mA) with REXT in kΩ.
- Note 4:** FVR and BOR are disabled.
- Note 5:** 8 MHz crystal/oscillator with 4x PLL enabled.

PIC16(L)F1777/8/9

TABLE 36-2: SUPPLY CURRENT (I_{DD})^(1,2) (CONTINUED)

PIC16LF1777/8/9		Standard Operating Conditions (unless otherwise stated)					
PIC16F1777/8/9							
Param No.	Device Characteristics	Min.	Typ†	Max.	Units	Conditions	
						V _{DD}	Note
D017		—	115	190	μA	1.8	Fosc = 500 kHz, MFINTOSC mode
		—	145	320	μA	3.0	
D017		—	160	215	μA	2.3	Fosc = 500 kHz, MFINTOSC mode
		—	180	340	μA	3.0	
		—	230	420	μA	5.0	
D019		—	0.9	1.5	mA	1.8	Fosc = 16 MHz, HFINTOSC mode
		—	1.5	2.3	mA	3.0	
D019		—	1.2	2.0	mA	2.3	Fosc = 16 MHz, HFINTOSC mode
		—	1.5	2.5	mA	3.0	
		—	1.7	2.6	mA	5.0	
D020		—	2.9	4.2	mA	3.0	Fosc = 32 MHz, HFINTOSC mode (Note 5)
		—	3.5	4.3	mA	3.6	
D020		—	2.9	4.2	mA	3.0	Fosc = 32 MHz, HFINTOSC mode (Note 5)
		—	3.0	5.0	mA	5.0	
D022		—	2.8	4	mA	3.0	Fosc = 32 MHz, HS Oscillator mode (Note 5)
		—	3.4	4.7	mA	3.6	
D022		—	2.9	4	mA	3.0	Fosc = 32 MHz, HS Oscillator mode (Note 5)
		—	3.1	4.5	mA	5.0	

† Data in "Typ" column is at 3.0V, 25°C unless otherwise stated. These parameters are for design guidance only and are not tested.

- Note 1:** The test conditions for all I_{DD} measurements in active operation mode are: OSC1 = external square wave, from rail-to-rail; all I/O pins tri-stated, pulled to V_{DD}; MCLR = V_{DD}; WDT disabled.
- 2:** The supply current is mainly a function of the operating voltage and frequency. Other factors, such as I/O pin loading and switching rate, oscillator type, internal code execution pattern and temperature, also have an impact on the current consumption.
- 3:** For EXTRC oscillator configurations, current through REXT is not included. The current through the resistor can be extended by the formula $I_R = V_{DD}/2R_{EXT}$ (mA) with REXT in kΩ.
- 4:** FVR and BOR are disabled.
- 5:** 8 MHz crystal/oscillator with 4x PLL enabled.

PIC16(L)F1777/8/9

TABLE 36-3: POWER-DOWN CURRENTS (IPD)^(1,2)

PIC16LF1777/8/9		Operating Conditions: (unless otherwise stated) Low-Power Sleep Mode						
PIC16F1777/8/9		Low-Power Sleep Mode, VREGPM = 1						
Param No.	Device Characteristics	Min.	Typ†	Max. +85°C	Max. +125°C	Units	Conditions	
							VDD	Note
D023	Base IPD	—	0.05	1.0	8.0	μA	1.8	WDT, BOR, FVR, and SOSC disabled, all Peripherals Inactive
		—	0.08	2.0	9.0	μA	3.0	
D023	Base IPD	—	0.3	2.4	10	μA	2.3	WDT, BOR, FVR, and SOSC disabled, all Peripherals Inactive, Low-Power Sleep mode
		—	0.4	4	12	μA	3.0	
		—	0.5	6	15	μA	5.0	
D023A	Base IPD	—	9.8	17	28	μA	2.3	WDT, BOR, FVR and SOSC disabled, all Peripherals inactive, Normal Power Sleep mode VREGPM = 0
		—	10.3	20	40	μA	3.0	
		—	11.5	22	44	μA	5.0	
D024		—	0.5	6	14	μA	1.8	WDT Current
		—	0.8	7	17	μA	3.0	
D024		—	0.8	6	15	μA	2.3	WDT Current
		—	0.9	7	20	μA	3.0	
		—	1.0	8	22	μA	5.0	
D025		—	15	28	30	μA	1.8	FVR Current (ADC)
		—	24	35	38	μA	3.0	
D025		—	18	33	35	μA	2.3	FVR Current (ADC)
		—	24	35	40	μA	3.0	
		—	26	37	44	μA	5.0	
D025A		—	25	50	55	μA	1.8	FVR Current (DAC)
		—	30	65	70	μA	3.0	
D025A		—	30	55	66	μA	2.3	FVR Current (DAC)
		—	32	68	82	μA	3.0	
		—	35	77	90	μA	5.0	
D026		—	7.5	25	28	μA	3.0	BOR Current
D026		—	10	25	28	μA	3.0	BOR Current
		—	12	28	31	μA	5.0	
D027		—	0.5	4	10	μA	3.0	LPBOR Current
D027		—	0.8	6	15	μA	3.0	LPBOR Current
		—	1	8	17	μA	5.0	
D028		—	0.5	5	9	μA	1.8	SOSC Current
		—	0.8	8.5	12	μA	3.0	
D028		—	1.1	6	10	μA	2.3	SOSC Current
		—	1.3	8.5	20	μA	3.0	
		—	1.4	10	25	μA	5.0	

* These parameters are characterized but not tested.

† Data in "Typ" column is at 3.0V, 25°C unless otherwise stated. These parameters are for design guidance only and are not tested.

Note 1: The peripheral current is the sum of the base IPD and the additional current consumed when this peripheral is enabled. The peripheral Δ current can be determined by subtracting the base IDD or IPD current from this limit. Max values should be used when calculating total current consumption.

2: The power-down current in Sleep mode does not depend on the oscillator type. Power-down current is measured with the part in Sleep mode, with all I/O pins in high-impedance state and tied to Vss.

3: ADC clock source is FRC.

PIC16(L)F1777/8/9

TABLE 36-3: POWER-DOWN CURRENTS (IPD)^(1,2) (CONTINUED)

PIC16LF1777/8/9		Operating Conditions: (unless otherwise stated) Low-Power Sleep Mode						
PIC16F1777/8/9		Low-Power Sleep Mode, VREGPM = 1						
Param No.	Device Characteristics	Min.	Typ†	Max. +85°C	Max. +125°C	Units	Conditions	
							VDD	Note
D029		—	0.05	2	9	μA	1.8	ADC Current (Note 3), no conversion in progress
		—	0.08	3	10	μA	3.0	
D029		—	0.3	4	12	μA	2.3	ADC Current (Note 3), no conversion in progress
		—	0.4	5	13	μA	3.0	
		—	0.5	7	16	μA	5.0	
D030		—	250	—	—	μA	1.8	ADC Current (Note 3), conversion in progress
		—	250	—	—	μA	3.0	
D030		—	280	—	—	μA	2.3	ADC Current (Note 3), conversion in progress
		—	280	—	—	μA	3.0	
		—	280	—	—	μA	5.0	
D031		—	250	650	—	μA	3.0	Op Amp (High power)
D031		—	250	650	—	μA	3.0	Op Amp (High power)
		—	350	850	—	μA	5.0	
D032		—	250	600	—	μA	1.8	Comparator, CxSP = 0
		—	300	650	—	μA	3.0	
D032		—	280	600	—	μA	2.3	Comparator, CxSP = 0 VREGPM = 0
		—	300	650	—	μA	3.0	
		—	310	650	—	μA	5.0	

* These parameters are characterized but not tested.

† Data in "Typ" column is at 3.0V, 25°C unless otherwise stated. These parameters are for design guidance only and are not tested.

- Note 1:** The peripheral current is the sum of the base IPD and the additional current consumed when this peripheral is enabled. The peripheral Δ current can be determined by subtracting the base IDD or IPD current from this limit. Max values should be used when calculating total current consumption.
- 2:** The power-down current in Sleep mode does not depend on the oscillator type. Power-down current is measured with the part in Sleep mode, with all I/O pins in high-impedance state and tied to VSS.
- 3:** ADC clock source is FRC.

PIC16(L)F1777/8/9

TABLE 36-4: I/O PORTS

Standard Operating Conditions (unless otherwise stated)							
Param No.	Sym.	Characteristic	Min.	Typ†	Max.	Units	Conditions
	VIL	Input Low Voltage					
D034		I/O PORT:					
D034A		with TTL buffer	—	—	0.8	V	$4.5V \leq V_{DD} \leq 5.5V$
D035		with Schmitt Trigger buffer	—	—	$0.15 V_{DD}$	V	$1.8V \leq V_{DD} \leq 4.5V$
		with I ² C levels	—	—	$0.2 V_{DD}$	V	$2.0V \leq V_{DD} \leq 5.5V$
		with SMBus levels	—	—	0.8	V	$2.7V \leq V_{DD} \leq 5.5V$
D036		MCLR, OSC1 (EXTRC mode)	—	—	$0.2 V_{DD}$	V	(Note 1)
D036A		OSC1 (HS mode)	—	—	$0.3 V_{DD}$	V	
	VIH	Input High Voltage					
		I/O ports:					
D040		with TTL buffer	2.0	—	—	V	$4.5V \leq V_{DD} \leq 5.5V$
D040A			$0.25 V_{DD} + 0.8$	—	—	V	$1.8V \leq V_{DD} \leq 4.5V$
D041		with Schmitt Trigger buffer	$0.8 V_{DD}$	—	—	V	$2.0V \leq V_{DD} \leq 5.5V$
		with I ² C levels	$0.7 V_{DD}$	—	—	V	
		with SMBus levels	2.1	—	—	V	$2.7V \leq V_{DD} \leq 5.5V$
D042		MCLR	$0.8 V_{DD}$	—	—	V	
D043A		OSC1 (HS mode)	$0.7 V_{DD}$	—	—	V	
D043B		OSC1 (EXTRC oscillator)	$0.9 V_{DD}$	—	—	V	$V_{DD} > 2.0V$ (Note 1)
	IIL	Input Leakage Current⁽²⁾					
D060		I/O Ports	—	± 5	± 125	nA	$V_{SS} \leq V_{PIN} \leq V_{DD}$, Pin at high-impedance, 85°C
D061		MCLR ⁽³⁾	—	± 5	± 1000	nA	$V_{SS} \leq V_{PIN} \leq V_{DD}$, Pin at high-impedance, 125°C
			—	± 5	± 200	nA	$V_{SS} \leq V_{PIN} \leq V_{DD}$, Pin at high-impedance, 85°C
	IPUR	Weak Pull-up Current					
D070*			25	100	200	μA	$V_{DD} = 3.3V, V_{PIN} = V_{SS}$
	VOL	Output Low Voltage⁽⁴⁾					
D080		Standard I/O ports	—	—	0.6	V	$I_{OH} = 8mA, V_{DD} = 5V$ $I_{OH} = 6mA, V_{DD} = 3.3V$ $I_{OH} = 1.8mA, V_{DD} = 1.8V$
D080A		High Drive I/O ports	—	—	0.6	V	$I_{OH} = 10mA, V_{DD} = 2.3V, H_{IDC} = 1$ $I_{OH} = 32mA, V_{DD} = 3.0V, H_{IDC} = 1$ $I_{OH} = 51mA, V_{DD} = 5.0V, H_{IDC} = 1$
			—	0.6	—	V	
			—	0.6	—	V	
	VOH	Output High Voltage⁽⁴⁾					
D090		Standard I/O ports	$V_{DD} - 0.7$	—	—	V	$I_{OH} = 3.5mA, V_{DD} = 5V$ $I_{OH} = 3mA, V_{DD} = 3.3V$ $I_{OH} = 1mA, V_{DD} = 1.8V$
D090A		High Drive I/O ports	$V_{DD} - 0.7$	—	—	V	$I_{OH} = 10mA, V_{DD} = 2.3V, H_{IDC} = 1$ $I_{OH} = 37mA, V_{DD} = 3.0V, H_{IDC} = 1$ $I_{OH} = 54mA, V_{DD} = 5.0V, H_{IDC} = 1$
			—	$V_{DD} - 0.7$	—	V	
			—	$V_{DD} - 0.7$	—	V	

* These parameters are characterized but not tested.

† Data in "Typ" column is at 3.0V, 25°C unless otherwise stated. These parameters are for design guidance only and are not tested.

Note 1: In EXTRC oscillator configuration, the OSC1/CLKIN pin is a Schmitt Trigger input. It is not recommended to use an external clock in EXTRC mode.

2: Negative current is defined as current sourced by the pin.

3: The leakage current on the MCLR pin is strongly dependent on the applied voltage level. The specified levels represent normal operating conditions. Higher leakage current may be measured at different input voltages.

4: Including OSC2 in CLKOUT mode.

PIC16(L)F1777/8/9

TABLE 36-4: I/O PORTS (CONTINUED) (CONTINUED)

Standard Operating Conditions (unless otherwise stated)							
Param No.	Sym.	Characteristic	Min.	Typ†	Max.	Units	Conditions
Capacitive Loading Specs on Output Pins							
D101*	COSC2	OSC2 pin	—	—	15	pF	In XT, HS and LP modes when external clock is used to drive OSC1
D101A*	CIO	All I/O pins	—	—	50	pF	

* These parameters are characterized but not tested.

† Data in "Typ" column is at 3.0V, 25°C unless otherwise stated. These parameters are for design guidance only and are not tested.

- Note 1:** In EXTRC oscillator configuration, the OSC1/CLKIN pin is a Schmitt Trigger input. It is not recommended to use an external clock in EXTRC mode.
- 2:** Negative current is defined as current sourced by the pin.
- 3:** The leakage current on the MCLR pin is strongly dependent on the applied voltage level. The specified levels represent normal operating conditions. Higher leakage current may be measured at different input voltages.
- 4:** Including OSC2 in CLKOUT mode.



PIC16(L)F1777/8/9

TABLE 36-5: MEMORY PROGRAMMING SPECIFICATIONS

Standard Operating Conditions (unless otherwise stated)							
Param No.	Sym.	Characteristic	Min.	Typ†	Max.	Units	Conditions
Program Memory Programming Specifications							
D110	V _{IHH}	Voltage on MCLR/VPP pin	8.0	—	9.0	V	(Note 2, Note 3)
D111	I _{DDP}	Supply Current during Programming	—	—	10	mA	
D112	V _{BE}	VDD for Bulk Erase	2.7	—	V _{DDMAX}	V	
D113	V _{PEW}	VDD for Write or Row Erase	V _{DDMIN}	—	V _{DDMAX}	V	
D114	I _{PPGM}	Current on MCLR/VPP during Erase/Write	—	1.0	—	mA	
D115	I _{DDPGM}	Current on VDD during Erase/Write	—	5.0	—	mA	
Program Flash Memory							
D121	EP	Cell Endurance	10K	—	—	E/W	-40°C ≤ T _A ≤ +85°C (Note 1)
D122	V _{PRW}	VDD for Read/Write	V _{DDMIN}	—	V _{DDMAX}	V	
D123	T _{IW}	Self-timed Write Cycle Time	—	2	2.5	ms	Provided no other specifications are violated
D124	T _{RETD}	Characteristic Retention	—	40	—	Year	
D125	EHEFC	High-Endurance Flash Cell	100K	—	—	E/W	-0°C ≤ T _A ≤ +60°C, Lower byte last 128 addresses

† Data in "Typ" column is at 3.0V, 25°C unless otherwise stated. These parameters are for design guidance only and are not tested.

Note 1: Self-write and Block Erase.

2: Required only if single-supply programming is disabled.

3: The MPLAB ICD 2 does not support variable VPP output. Circuitry to limit the ICD 2 VPP voltage must be placed between the ICD 2 and target system when programming or debugging with the ICD 2.

PIC16(L)F1777/8/9

TABLE 36-6: THERMAL CHARACTERISTICS

Standard Operating Conditions (unless otherwise stated)					
Param No.	Sym.	Characteristic	Typ.	Units	Conditions
TH01	θJA	Thermal Resistance Junction to Ambient	60.0	°C/W	28-pin SPDIP package
			80.0	°C/W	28-pin SOIC package
			90.0	°C/W	28-pin SSOP package
			48	°C/W	28-pin UQFN 4x4mm package
			47.2	°C/W	40-pin PDIP package
			46.0	°C/W	44-pin TQFP package
			41.0	°C/W	40-pin UQFN 5x5mm package
TH02	θJC	Thermal Resistance Junction to Case	31.4	°C/W	28-pin SPDIP package
			24	°C/W	28-pin SOIC package
			24	°C/W	28-pin SSOP package
			12	°C/W	28-pin UQFN 4x4mm package
			24.70	°C/W	40-pin PDIP package
			14.5	°C/W	44-pin TQFP package
			5.5	°C/W	40-pin UQFN 5x5mm package
TH03	TJMAX	Maximum Junction Temperature	150	°C	
TH04	PD	Power Dissipation	—	W	PD = PINTERNAL + PI/O
TH05	PINTERNAL	Internal Power Dissipation	—	W	PINTERNAL = IDD x VDD ⁽¹⁾
TH06	PI/O	I/O Power Dissipation	—	W	PI/O = Σ (IOL * VOL) + Σ (IOH * (VDD - VOH))
TH07	PDER	Derated Power	—	W	PDER = PDMAX (TJ - TA)/θJA ⁽²⁾

Note 1: IDD is current to run the chip alone without driving any load on the output pins.

Note 2: TA = Ambient Temperature, TJ = Junction Temperature

ประวัติผู้จัดทำ

หัวข้อโครงการ การลดเวลาการผลิตโดยการตัดทอนขั้นตอนการตรวจสอบชิ้นงานออก

ชื่อ นายจิณณวัตร ปรีดายนต์

คณะ วิศวกรรมศาสตร์

ภาควิชา วิศวกรรมอิเล็กทรอนิกส์

ประวัติ

ประวัติส่วนตัว

เกิดวันอาทิตย์ที่ 2 เดือน ตุลาคม ปีพ.ศ. 2537

ที่อยู่ 685 ซ.พัฒนาการ 29 ถ.พัฒนาการ แขวงสวนหลวง เขตสวนหลวง กรุงเทพมหานคร 10250

ประวัติการศึกษา

ระดับประถมศึกษา โรงเรียนจินดาพงศ์

ระดับมัธยมศึกษาตอนต้น โรงเรียนสาธิตมหาวิทยาลัยรามคำแหง

ระดับมัธยมศึกษาตอนปลาย โรงเรียนสาธิตมหาวิทยาลัยรามคำแหง (แผนการเรียนวิทย์-คณิต)

ระดับอุดมศึกษา (กำลังศึกษาอยู่ที่) สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง คณะ วิศวกรรมศาสตร์ ภาควิชา อิเล็กทรอนิกส์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้