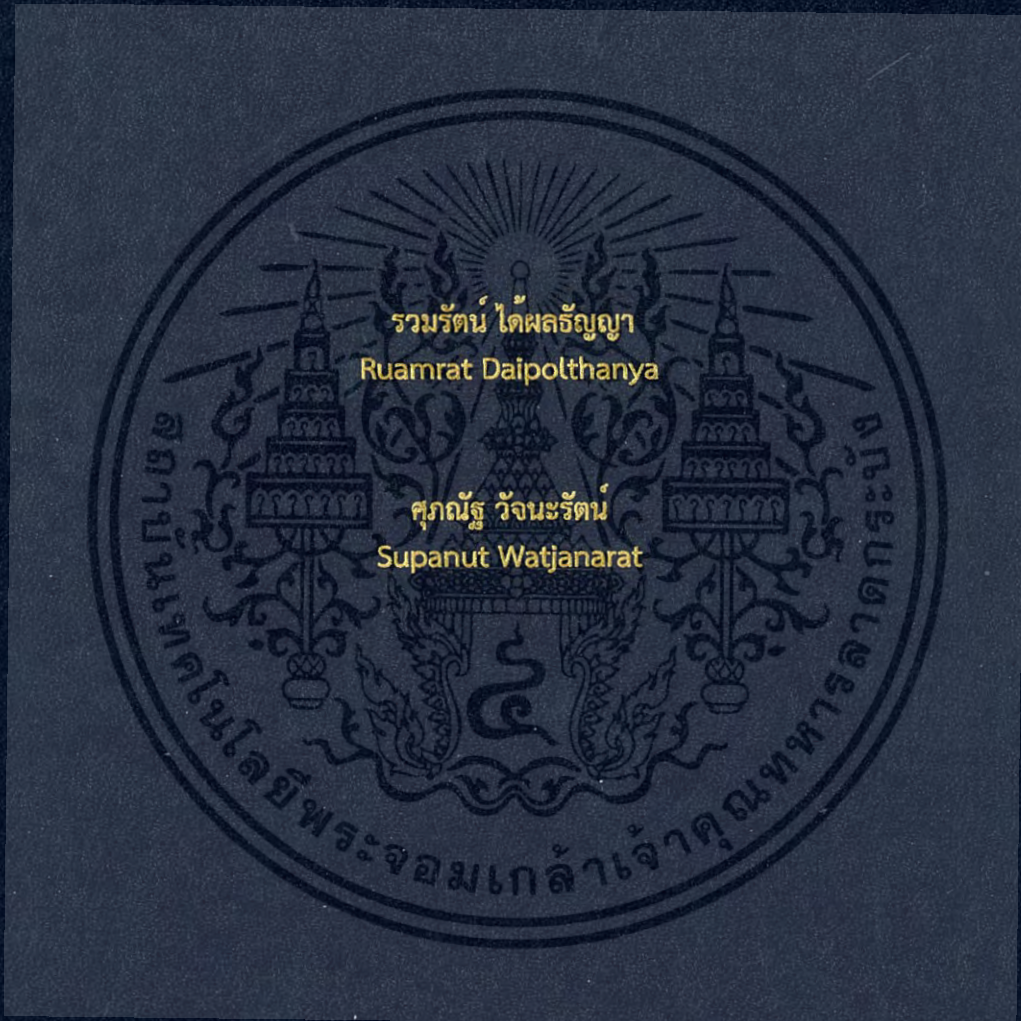


วงจรรวมสำหรับระบบส่งยาผ่านผิวหนัง  
INTEGRATED CIRCUITS FOR TRANSDERMAL DRUG DELIVERY SYSTEM



ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต  
สาขาวิชาวิศวกรรมอิเล็กทรอนิกส์  
คณะวิศวกรรมศาสตร์  
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง  
พ.ศ.2560

# วงจรรวมสำหรับระบบส่งยาผ่านผิวหนัง

## INTEGRATED CIRCUITS FOR TRANSDERMAL DRUG DELIVERY SYSTEM



ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต  
สาขาวิชาวิศวกรรมอิเล็กทรอนิกส์  
คณะวิศวกรรมศาสตร์  
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง  
พ.ศ. 2560

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญาานิพนธ์ ปีการศึกษา 2560

สาขาวิชา วิศวกรรมอิเล็กทรอนิกส์

คณะ วิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง วงจรรวมสำหรับระบบส่งยาผ่านผิวหนัง

Integrated circuits for Transdermal drug delivery system

ผู้จัดทำ นายรอมรัตน์ ได้ผลชัยญา รหัสประจำตัว 57011047

นายศุภณัฐ วิจารณ์รัตน์ รหัสประจำตัว 57011266

ปริญญาานิพนธ์นี้ผ่านการตรวจสอบโดยอาจารย์ที่ปรึกษาแล้ว



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อปริญญาานิพนธ์	วงจรรวมสำหรับระบบส่งยาผ่านผิวหนัง	
นักศึกษา	นายรวมรัตน์ ใต้ผลธัญญา	รหัสประจำตัว 57011047
	นายศุภณัฐ วัจนะรัตน์	รหัสประจำตัว 57011266
ปริญญา	วิศวกรรมศาสตรบัณฑิต	
สาขาวิชา	วิศวกรรมอิเล็กทรอนิกส์	
ปีการศึกษา	2560	
อาจารย์ที่ปรึกษาปริญญาานิพนธ์	รศ.ดร.อภิรักษ์ ธนชยานนท์	

### บทคัดย่อ

ปริญญาานิพนธ์เล่มนี้ จัดทำขึ้นเพื่อศึกษาการทำงานและออกแบบวงจรรวมสำหรับระบบส่งยาเข้าสู่ร่างกายผ่านผิวหนัง โดยใช้เทคโนโลยีซีมอส 0.35 ไมครอน เพื่อใช้ในการควบคุมกระแสไฟฟ้าให้น้ำยาหรือสารเคมีเข้าสู่ร่างกายผ่านทางผิวหนัง ตัวชิ้นงานนี้แบ่งออกเป็น 2 ส่วนหลักๆ คือ ส่วนของการออกแบบวงจร (วงจรแหล่งจ่ายไฟกระแสกระตุ้น และวงจรตรวจจัดการเปลี่ยนแปลงอิมพีแดนซ์สองโหมต) และส่วนการออกแบบผังภูมิวงจร โดยมีหลักการทำงานคือ วงจรแหล่งจ่ายไฟกระแสกระตุ้น (ISFE) สามารถควบคุมกระแสกระตุ้นในย่าน 62 – 570  $\mu\text{A}$  สำหรับควบคุมปริมาณในการส่งยาเข้าสู่ร่างกายผ่านผิวหนัง เพื่อป้องกันอันตรายที่เกิดจากการใช้งานอุปกรณ์เนื่องจากกระแสเกินและการอิมพัลส์ของแรงดัน, วงจรตรวจจัดการเปลี่ยนแปลงอิมพีแดนซ์สองโหมต (DMIS) เป็นวงจรที่สามารถเปลี่ยนโหมตการตรวจจัดการเปลี่ยนแปลงอิมพีแดนซ์ได้สองโหมต คือ อิมพีแดนซ์ของโหลดและอิมพีแดนซ์ของผิวหนัง สำหรับการตรวจจัดการเปลี่ยนแปลงอิมพีแดนซ์ของโหลด เพื่อใช้ในการกำหนดค่าตัวแปรของส่วนวงจรแหล่งจ่ายไฟกระแสกระตุ้น (ISFE) โดยจากคุณสมบัติที่ว่าเมื่อมีตัวยายาเข้าไปสะสมในผิวหนังมากขึ้น จะทำให้ปริมาณอิมพีแดนซ์ของผิวหนังลดลง ซึ่งสามารถใช้คุณสมบัตินี้ในการตรวจวัดปริมาณยาที่เข้าไปสู่ร่างกาย ทำให้สามารถควบคุมปริมาณของยาที่จะเข้าสู่ร่างกายได้เพื่อไม่ให้เกิดผลข้างเคียงจากการใช้ยาเกินขนาด และวงจรรวมที่ออกแบบนี้ สามารถควบคุมอัตราขยายและปริมาณกระแสที่จ่ายเข้าสู่ผิวหนังให้มีการกินกำลังงานน้อยที่สุดได้โดยอัตโนมัติ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Thesis Title	Integrated circuits for Transdermal drug delivery system
Student	Mr.Ruamrat Daipolthanya Student ID 57011047 Mr.Supanut Watjanarat Student ID 57011266
Degree	Beachelor of Engineering
Program	Electronics Engineering
Year	2017
Thesis Advisor	Assoc. Prof. Dr. Apinunt Thanachayanont

## Abstract

This thesis has proposed to design drug delivery Integrated Circuit (IC) by 0.35 MOSFET technology for control injection current that injects to the epidermis in drug delivery operation. This IC has 2 important parts are Iontophoresis Simulation Front-End (ISFE) and Dual Mode Impedance Sensor (DMIS). The ISFE part can control range of stimulation current 62 - 570  $\mu\text{A}$  amplitude for control drug dosage that pass to the epidermis and for preventing overcurrent and stimulation voltage saturation. The DMIS part is a circuit that can switch impedance measurement mode are load impedance mode and tissue impedance mode to setting ISFE parameters, During the iontophoresis treatment, drug ions are accumulated in tissue, and this drug ion accumulation will decreases the tissue impedance. Consequently, the measurement of decreased tissue impedance can be used as the indicator of the delivered drug dosage for controllable drug delivery. In the DMIS, the gain of a programmable gain amplifier (PGA) and the injected current level of a chopper-modulated current source (AC Current Injector) are automatically controlled to minimize power consumption.

## กิตติกรรมประกาศ

ปริญญานิพนธ์ “วจรรวมสำหรับระบบส่งยาผ่านผิวหนัง” สำเร็จลุล่วงด้วยดีได้ด้วยความกรุณาของบุคคลหลายท่านที่คอยช่วยเหลือและให้คำปรึกษา รวมทั้งข้อเสนอแนะที่เป็นประโยชน์ต่อปริญญานิพนธ์ ทางคณะผู้จัดทำใคร่ขอแสดงความขอบพระคุณผู้มีส่วนเกี่ยวข้องทุกท่าน ซึ่งบุคคลเหล่านั้นประกอบด้วย รศ.ดร.อภิวัฒน์ ธนยานนท์ อาจารย์ที่ปรึกษาโครงการผู้เปิดโอกาสให้คณะผู้จัดทำได้เรียนรู้การทำงานในการทำปริญญานิพนธ์นี้ และเป็นผู้ประสิทธิประสาทวิชาความรู้รวมทั้งให้คำปรึกษา การแก้ปัญหาที่เกิดในการดำเนินงาน และคำแนะนำอันเป็นประโยชน์ยิ่ง และ

ขอขอบคุณคณาจารย์ทุกท่านที่เกี่ยวข้องในการให้ความรู้แก่คณะผู้จัดทำและได้นำความรู้นั้นมาใช้ประโยชน์ในการพัฒนาโครงการ เพื่อนๆ วิศวกรรมอิเล็กทรอนิกส์ทุกท่านสำหรับความช่วยเหลือที่ดีทุกด้าน ตลอดจนกำลังใจที่มอบให้แก่คณะผู้จัดทำตลอดมา และขอขอบพระคุณคณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ที่ได้สนับสนุนอุปกรณ์และโปรแกรมสำหรับทำโครงการ

สุดท้ายนี้ขอกราบขอบพระคุณบิดาและมารดาซึ่งเป็นผู้ให้โอกาสทางการศึกษาและคอยสนับสนุน รวมทั้งกำลังใจที่คอยมอบให้ตลอดมาอย่างหาที่เปรียบมิได้ คณะผู้จัดทำหวังว่าปริญญานิพนธ์นี้จะประโยชน์สำหรับผู้สนใจ และผู้นำผลงานนี้ไปศึกษาพัฒนาต่อยอดต่อไป

รวมรัตน์ ได้ผลัณญา  
ศุภณัฐ วิจารณ์

# สารบัญ

	หน้า
บทคัดย่อภาษาไทย.....	i
บทคัดย่อภาษาอังกฤษ.....	ii
กิตติกรรมประกาศ.....	iii
สารบัญ.....	iv
สารบัญตาราง.....	vii
สารบัญรูป.....	viii
บทที่ 1 บทนำ.....	1
1.1 ความเป็นมาและความสำคัญของปัญหา.....	1
1.2 จุดมุ่งหมายและวัตถุประสงค์ของการศึกษา.....	1
1.3 สมมติฐานของการศึกษา.....	2
1.4 ขอบเขตของการศึกษา.....	2
1.5 ประโยชน์ที่คาดว่าจะได้รับ.....	2
1.6 แผนการดำเนินงาน.....	3
บทที่ 2 ทฤษฎีที่เกี่ยวข้อง.....	5
2.1 ไอออนโตโฟเรซิส (Iontophoresis).....	5
2.2 เทคโนโลยีวงจรรวม.....	6
2.2.1 เทคโนโลยีวงจรรวมซีมอส.....	7
2.2.2 ประเภทของวงจรรวม.....	7
2.2.3 การออกแบบวงจรรวม.....	8
2.2.4 อุปกรณ์อื่นในเทคโนโลยีซีมอส.....	9
2.3 มอสเฟต.....	11
2.3.1 โครงสร้างของมอสเฟต.....	11
2.3.2 สัญลักษณ์ของมอสเฟต.....	14
2.3.3 สมการกระแสในย่านต่างๆ ของมอสเฟต.....	15
2.3.4 ผลการเปลี่ยนแปลงความยาวช่องนำกระแส.....	16
2.3.5 ผลของความยาวช่องนำกระแสสั้น.....	17
2.3.6 ผลของบอดี้.....	18

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญ (ต่อ)

	หน้า
2.4 วงจรกรองความถี่.....	19
2.4.1 วงจรกรองความถี่ต่ำผ่าน.....	19
2.4.2 วงจรกรองความถี่สูงผ่าน.....	20
2.4.3 วงจรกรองสัญญาณช่วงความถี่.....	21
2.5 วงจรขยายสัญญาณ.....	24
2.5.1 คุณสมบัติพื้นฐานของวงจรขยาย.....	24
2.5.2 วงจรขยายผลต่าง.....	25
2.5.3 วงจรขยายคาสโคด.....	26
2.6 วงจรขยายทรานส์คอนดักเตอร์เชิงเส้น.....	26
2.6.1 วงจรทรานส์คอนดักเตอร์พื้นฐาน.....	27
2.6.2 วิธีการสร้างวงจรทรานส์คอนดักเตอร์เชิงเส้น.....	28
2.7 วงจรแหล่งจ่ายกระแส.....	29
2.7.1 แหล่งจ่ายกระแสพื้นฐาน.....	29
2.7.2 วงจรสะท้อนกระแส.....	30
2.8 วงจรเปรียบเทียบสัญญาณ.....	31
2.8.1 พื้นฐานของออปแอมป์.....	31
2.8.2 วงจรเปรียบเทียบแรงดัน.....	32
2.9 ดิจิตอล.....	32
2.9.1 ลอจิกเกตพื้นฐาน.....	32
2.9.2 ค่าคงที่ลอจิกและตัวแปรลอจิก.....	33
2.9.3 การกระทำทางลอจิกพื้นฐาน.....	33
2.9.4 วงจรซีควนเชียล.....	34
2.9.5 ฟลิปฟลอป.....	35
บทที่ 3 การดำเนินการและการออกแบบ.....	36
3.1 วงจรรวมสำหรับระบบส่งยาผ่านผิวหนัง.....	36
3.2 วงจรแหล่งจ่ายไฟกระแสสลับ (AC Current Injector).....	37
3.2.1 วงจรสร้างแรงดันอ้างอิง (Voltage reference).....	39

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญ (ต่อ)

	หน้า
3.3 วงจรตรวจจับอิมพีแดนซ์สองโหมด (Dual-Mode Impedance Sensor: DMIS).....	40
3.3.1 วงจรขยายอินสตรูเมนต์ (Instrumentation Amplifier: IA).....	40
3.3.2 วงจรขยายที่สามารถปรับอัตราขยายได้.....	42
(Programmable Gain Amplifier: PGA)	
3.3.3 วงจรควบคุม (Adaptive Control).....	45
3.4 วงจรแหล่งจ่ายไฟกระแสกระตุ้น (Iontophoresis Stimulator Front-End: ISFE).....	58
3.4.1 วงจรแปลงสัญญาณดิจิทัลเป็นแอนะล็อก.....	58
(Current steering Digital to Analog Converter)	
3.4.2 วงจรแหล่งจ่ายไฟกระแสกระตุ้น.....	62
(Iontophoresis Stimulator Front-End: ISFE)	
บทที่ 4 ผลการทดลอง.....	63
4.1 ทดสอบการทดสอบของวงจรแหล่งจ่ายกระแสไฟสลับ (AC Current Injector).....	63
4.2 ทดสอบการทดสอบของวงจรตรวจจับอิมพีแดนซ์สองโหมด.....	64
(Dual-Mode Impedance Sensor: DMIS)	
4.2.1 ผลการทดสอบการทำงานของวงจขยายอินสตรูเมนต์.....	64
(Instrumentation Amplifier: IA)	
4.2.2 ผลการทดสอบการทำงานของวงจขยายที่สามารถปรับอัตราขยายได้.....	65
(Programmable Gain Amplifier: PGA)	
4.2.3 ผลการทดสอบการทำงานของวงจควบคุม (Adaptive Control).....	66
4.3 ทดสอบการทดสอบของวงจรแหล่งจ่ายไฟกระแสกระตุ้น.....	70
(Iontophoresis Stimulation Front-End: ISFE)	
บทที่ 5 สรุปผลการทดลองและข้อเสนอแนะ.....	71
5.1 สรุปผลการทดลอง.....	71
5.2 ข้อเสนอแนะ.....	72
เอกสารอ้างอิง.....	73

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# สารบัญรูป

รูปที่	หน้า
2.1	กระบวนการไอออนโตโพเรซิส.....5
2.2	วงจรรวม.....6
2.3	ขั้นตอนการออกแบบวงจรรวม.....8
2.4	(ก) ตัวต้านทานที่สร้างด้วยชั้นสาร (ข) สัญลักษณ์ของตัวต้านทาน.....9
2.5	(ก) ตัวเก็บประจุที่สร้างด้วยชั้นสาร (ข) สัญลักษณ์ของตัวเก็บประจุ.....10
2.6	โครงสร้างของมอส (Metal-Oxide Semiconductor: MOS).....11
2.7	โครงสร้างของมอสเฟต (Metal-Oxide Semiconductor FET: MOSFET).....12
2.8	โครงสร้างของมอสทรานซิสเตอร์แบบเอ็นฮานซ์เมนต์ชนิดเอ็น.....12
2.9	โครงสร้างของเทคโนโลยีซีมอส.....13
2.10	ความสัมพันธ์ระหว่างกระแสเดรน และแรงดันที่ขาเดรนกับซอร์ส.....16
2.11	ผลการเปลี่ยนแปลงความยาวช่องนำกระแส.....17
2.12	การเปลี่ยนแปลงของประจุในเขตปลอดหาคะ (ก) เมื่อ $V_{SB} = 0$ และ (ข) เมื่อ $V_{SB} > 0$ .....18
2.13	วงจรรองความถี่ต่ำผ่าน.....19
2.14	กราฟแสดงความสัมพันธ์ระหว่างความต่างศักย์กับลำดับการลดทอนความถี่ ในวงจรรองความถี่ต่ำผ่าน.....19
2.15	วงจรรองความถี่สูงผ่าน.....20
2.16	กราฟแสดงความสัมพันธ์ระหว่างความต่างศักย์กับลำดับการลดทอนความถี่ ในวงจรรองความถี่สูงผ่าน.....21
2.17	วงจรรองสัญญาณช่วงความถี่.....21
2.18	กราฟแสดงความสัมพันธ์ระหว่างความต่างศักย์กับความถี่ในวงจรรองสัญญาณช่วงความถี่.....22
2.19	กราฟแสดงความสัมพันธ์ระหว่างความต่างศักย์กับความถี่.....23 ในวงจรรองความถี่เฉพาะช่วงความถี่ช่วงแคบ
2.20	กราฟแสดงความสัมพันธ์ระหว่างความต่างศักย์กับความถี่.....24 ในวงจรรองความถี่เฉพาะช่วงความถี่ช่วงกว้าง
2.21	แบบจำลองของวงจรขยายทั้ง 4 ประเภท.....25
2.22	วงจรขยายผลต่าง.....25
2.23	วงจรขยายคาสโคดที่ใช้โหลดแหล่งจ่ายกระแส.....26
2.24	สัญลักษณ์ของทรานส์คอนดักเตอร์ (ก) แบบเอพท์พุตข้างเดียว และ.....27 (ข) แบบเอพท์พุตผลต่าง

## สารบัญญรูป (ต่อ)

รูปที่	หน้า
2.25	27
2.26	28
2.27 (ก)	29
2.28	30
2.29	31
2.30	32
2.31	33
2.32	34
2.33	34
2.34	35
3.1	37
3.2	38
3.3	39
3.4	40
3.5	41
3.6	42
3.7	42
3.8	43
3.9	43
3.10	44
3.11	45
3.12	46
3.13	47
3.14	48
3.15	49
3.16	49
3.17	50
3.18	51

แบบ negative edge triggered ที่ทำการออกแบบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และคัดลอกอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญรูป (ต่อ)

รูปที่	หน้า
3.19 วงจร Ring Oscillator ที่ใช้เป็นแหล่งกำเนิดสัญญาณรูปสี่เหลี่ยมที่ทำการออกแบบ.....	51
3.20 วงจรเปรียบเทียบสัญญาณที่ทำการออกแบบ.....	52
3.21 วงจรถอดรหัส 1 ที่ทำการออกแบบ.....	54
3.22 วงจรถอดรหัส 2 ที่ทำการออกแบบ.....	55
3.23 วงจรถอดรหัส 3 ที่ทำการออกแบบ.....	57
3.24 วงจรควบคุมของวงจรรวมที่ทำการออกแบบ.....	57
3.25 วงจรแหล่งจ่ายไฟกระแสกระตุ้น (ISFE).....	58
3.26 วงจรสะท้อนกระแสแบบอ้างอิงกับแรงดันขีดเริ่ม.....	59
3.27 วงจรสะท้อนกระแสแคสโคดที่ใช้แรงดันไฟเลี้ยงต่ำ.....	60
3.28 วงจร Current Steering DAC.....	61
3.29 วงจรแปลงสัญญาณดิจิทัลเป็นแอนะล็อก (DAC).....	61
3.30 วงจรแหล่งจ่ายไฟกระแสกระตุ้น (ISFE) ที่ทำการออกแบบ.....	62
4.1 สัญญาณเอาต์พุตของวงจรแหล่งจ่ายไฟกระแสสลับ (AC Current Injector)..... (กรณีเมื่อทำการป้อนระดับแรงดันอ้างอิง 1.8 V. ได้ปริมาณกระแส $20 \mu A_{p-p}$ ในขณะที่โหลดมีค่า 1 k $\Omega$ )	63
4.2 ผลที่ได้จากการออกแบบวงจร Counter ขนาด 2 บิต จากวงจร Master-Slave..... D Flip-Flop negative edge triggered	66
4.3 ผลที่ได้จากการออกแบบวงจร Ring Oscillator.....	67
4.4 สัญญาณเอาต์พุตของวงจรแหล่งจ่ายไฟกระแสกระตุ้น (ISFE)..... (กรณีเมื่อทำการป้อนระดับแรงดันอ้างอิง 0.759 V ได้ปริมาณกระแส 570 $\mu A$ ในขณะที่โหลดมีค่า 1 k $\Omega$ )	70

## สารบัญตาราง

ตารางที่	หน้า
1.1 แผนการดำเนินปริญญานิพนธ์ ภาคเรียนที่ 1/2560.....	3
1.2 แผนการดำเนินปริญญานิพนธ์ ภาคเรียนที่ 2/2560.....	4
2.1 สัญลักษณ์ของมอสเฟตชนิด (Enhancement) และมอสเฟตชนิด (Depletion).....	14
2.2 คุณสมบัติพื้นฐานของวงจรรขยาย 4 ประเภทในอุดมคติ.....	25
3.1 ขนาดแรงดันอ้างอิงที่ต้องใช้ ณ ระดับของกระแสไฟสลับแต่ละระดับ.....	39
3.2 ค่าความต้านและสัญญาณควบคุมที่ใช้ในวงจรรขยายที่สามารถปรับอัตราขยายได้ (PGA).....	44
3.3 ตารางค่าความจริงของวงจรร Master-Slave D Flip Flop แบบ negative edge triggered...50	
3.4 ตารางค่าความจริงของวงจรรถอตรหัส 1.....	53
3.5 แสดงสัญญาณลอจิกที่อัตราขยายค่าต่างๆ ของวงจรรขยายที่สามารถปรับอัตราขยายได้ (PGA).54	
3.6 แสดงสัญญาณอินพุตของวงจรรถอตรหัส 2 ที่ได้รับมาจากวงจรร Counter.....	55
3.7 แสดงความสัมพันธ์ระหว่างค่าลอจิกกับปริมาณกระแสของ.....	56
วงจรรแหล่งจ่ายไฟกระแสสลับ (AC Current Injector)	
3.8 แสดงสัญญาณอินพุตของวงจรรถอตรหัส 3 ที่ได้รับมาจากวงจรร Counter.....	56
3.9 แสดงความสัมพันธ์ระหว่างค่าลอจิกกับปริมาณกระแสของ.....	62
วงจรรแหล่งจ่ายไฟกระแสกระตุ้น (ISFE)	
4.1 ความสัมพันธ์ระหว่างระดับแรงดันอ้างอิงกับปริมาณกระแสของวงจรรแหล่งจ่ายไฟ.....	63
กระแสสลับ (AC Current Injector)	
4.2 คุณสมบัติของวงจรรขยายอินสตรูเมนต์.....	64
4.3 คุณสมบัติของวงจรรขยายที่สามารถปรับอัตราขยายได้.....	65
4.4 เปรียบเทียบค่าความต้านระหว่างค่าที่ได้จากการคำนวณ.....	66
กับค่าที่ได้จากการจำลองการทำงาน	
4.5 ความสัมพันธ์ระหว่างระดับแรงดันอ้างอิงกับปริมาณกระแสของวงจรรแหล่งจ่ายไฟ.....	70
กระแสกระตุ้น (ISFE)	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และข้ออ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# บทที่ 1

## บทนำ

### 1.1 ความเป็นมาและความสำคัญของปัญหา

ปริญญานิพนธ์นี้ได้ทำการศึกษาและออกแบบวงจรรวมสำหรับใช้ควบคุมกระแสไฟฟ้าให้น้ำยาหรือสารเคมีเข้าสู่ร่างกายผ่านทางผิวหนัง เนื่องจากการให้ยาผ่านทางปากหรือการใช้เข็มฉีดยา มีผลกระทบข้างเคียง เช่น ผลกระทบต่อดับ การติดเชื้อ และความเจ็บปวด เพื่อหลีกเลี่ยงผลกระทบข้างเคียงที่อาจเกิดขึ้น จึงได้มีการนำเทคนิคไอออนโทไฟเรซิสมาประยุกต์ใช้เพื่อนำยาเข้าสู่ร่างกายผ่านทางผิวหนัง โดยปริญญานิพนธ์นี้ ใช้เทคโนโลยีซีมอส  $0.35\ \mu\text{m}$  และทำการออกแบบวงจรส่วนแหล่งจ่ายไฟกระแสกระตุ้น (ISFE) และส่วนตรวจจับการเปลี่ยนแปลงอิมพีแดนซ์สองโหมต (DMIS) ที่ใช้สำหรับควบคุมกระแสกระตุ้นได้โดยอัตโนมัติจากค่าอิมพีแดนซ์ของผิวหนังที่เปลี่ยนแปลงไป เพื่อควบคุมปริมาณยาที่ส่งเข้าสู่ร่างกายผ่านทางผิวหนังให้มีความเหมาะสม และลดกำลังงานสูญเสียของวงจรให้เหลือน้อยที่สุด

### 1.2 จุดมุ่งหมายและวัตถุประสงค์ของการศึกษา

1. เพื่อศึกษาเกี่ยวกับวงจรรวม ทั้งในส่วนของการออกแบบวงจร และการออกแบบผังภูมิวงจร
2. ศึกษาความรู้เพิ่มเติมในเรื่องต่างๆ ที่เกี่ยวข้องในการทำงาน เช่น ศึกษาการทำงานของวงจรต่างๆ ที่เกี่ยวข้อง ทั้งในด้านแอนะล็อกและดิจิทัล ผลที่เกิดจากการปรับค่าตัวแปรต่างๆ ของมอสเฟตและการเลือกใช้ค่าตัวแปรต่างๆ ให้เหมาะสมกับงานที่ต้องการ
3. เพื่อออกแบบวงจรรวมที่สามารถใช้งานได้ตามประสิทธิภาพที่ต้องการ และสามารถนำไปเข้ากระบวนการผลิตเพื่อทำเป็นชิ้นงานได้
4. ศึกษาและใช้งานโปรแกรมเพื่อจำลองการทำงานของวงจรรวมที่ทำการออกแบบได้
5. ศึกษาความรู้ด้วยตนเองได้อย่างมีประสิทธิภาพ และสามารถนำความรู้ที่ได้จากการศึกษาในภาคทฤษฎีจากวิชาต่างๆ มาปฏิบัติ และประยุกต์ใช้ในการออกแบบวงจรรวมได้
6. ฝึกการทำงานอย่างเป็นระบบ การบริหารจัดการเวลาในการทำงาน และการทำงานเป็นทีม
7. สามารถวิเคราะห์หาจุดบกพร่อง สาเหตุของการเกิดปัญหา และสามารถแก้ไขปัญหที่เกิดขึ้นในการทำงานได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 1.3 สมมติฐานของการศึกษา

1. วงจรรวมที่ทำการออกแบบ ใช้เทคโนโลยีซีมอส 0.35  $\mu\text{m}$  แรงดันไฟเลี้ยง 3.3 V
2. สามารถควบคุมกระแสกระตุ้นในย่าน 62 – 570  $\mu\text{A}$
3. สามารถตรวจจับการเปลี่ยนอิมพีแดนซ์ได้สองโหมดคือ อิมพีแดนซ์ของโหนดและอิมพีแดนซ์ของผิวหน้า โดยกำหนดค่าอิมพีแดนซ์ของโหนดและอิมพีแดนซ์ของผิวหน้าให้อยู่ในช่วง 5 – 50 k $\Omega$  และ 5  $\Omega$  - 1 k $\Omega$  ตามลำดับ
4. วงจรรวมที่ทำการออกแบบ มีกำลังงานสูญเสียน้อยที่สุด
5. สามารถออกแบบวงจรรวมให้สามารถทำงาน และมีประสิทธิภาพตามที่ต้องการได้
6. วงจรรวมที่ได้ทำการออกแบบ สามารถนำไปเข้ากระบวนการผลิตเพื่อใช้งานได้

### 1.4 ขอบเขตของการศึกษา

ออกแบบวงจรรวมสำหรับใช้ในการควบคุมกระแสไฟฟ้าให้นำยาหรือสารเคมีเข้าสู่ร่างกายผ่านทางผิวหน้า โดยใช้เทคโนโลยีซีมอส 0.35  $\mu\text{m}$  แรงดันไฟเลี้ยง 3.3 V และสามารถควบคุมกระแสกระตุ้นได้โดยอัตโนมัติจากค่าอิมพีแดนซ์ของผิวหน้าที่เปลี่ยนแปลงไป เพื่อควบคุมปริมาณยาที่ส่งเข้าสู่ร่างกายผ่านทางผิวหน้า โดยทำการออกแบบวงจรส่วนแหล่งจ่ายไฟกระแสกระตุ้น (ISFE) เพื่อควบคุมกระแสกระตุ้นในย่านที่กำหนด และส่วนตรวจจับการเปลี่ยนแปลงอิมพีแดนซ์สองโหมด (DMIS) ที่สามารถวัดการเปลี่ยนแปลงของอิมพีแดนซ์ได้สองโหมดคือ อิมพีแดนซ์ของโหนดและอิมพีแดนซ์ของผิวหน้า เพื่อควบคุมค่าตัวแปรต่างๆ ของวงจร

### 1.5 ประโยชน์ที่คาดว่าจะได้รับ

1. ได้รับความรู้ ความเข้าใจในด้านต่างๆ เกี่ยวกับการออกแบบวงจรรวม
2. สามารถออกแบบวงจรรวมได้ทั้งด้านแอนะล็อกและดิจิทัล
3. ได้รับทักษะในการทำงาน การบริหารจัดการเวลา การวางแผนการดำเนินงาน และฝึกการทำงานนอกเหนือจากการเรียนในภาคทฤษฎี
4. ฝึกการประสานงาน และการทำงานเป็นทีม
5. สามารถเผยแพร่ความรู้ที่ได้รับให้กับบุคคลทั่วไป หรือผู้ที่สนใจศึกษาเกี่ยวกับการออกแบบวงจรรวมได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 1.6 แผนการดำเนินงาน

ตารางที่ 1.1 แผนการดำเนินปริญญานิพนธ์ ภาคเรียนที่ 1/2560

ขั้นตอนการดำเนินงาน	ระยะเวลา	ภาคเรียนที่ 1/2560			
		ส.ค.	ก.ย.	ต.ค.	พ.ย.
1. ศึกษาและกำหนดหัวข้อปริญญานิพนธ์ที่สนใจ		↔			
2. วางแผนในการดำเนินงาน		↔			
3. ศึกษาขั้นตอนและการออกแบบวงจรรวม ศึกษางานวิจัยและหลักการทำงานของวงจรที่ เกี่ยวข้อง		↔			
4. ใช้โปรแกรมจำลองการทำงานของวงจร ส่วนตรวจจับการเปลี่ยนแปลงอิมพีแดนซ์สองโหมด (DMIS) ที่ทำการออกแบบ			↔		
5. ทดสอบการทำงานของวงจรส่วนตรวจจับการ เปลี่ยนแปลงอิมพีแดนซ์สองโหมด (DMIS) ที่ทำการ ออกแบบ			↔		
6. ปรับปรุงแก้ไขและหาสาเหตุของปัญหาที่ เกิดขึ้น			↔		
7. สรุปผลการทำงาน ข้อเสนอแนะ ปัญหาที่ เกิดในการทำงาน รวบรวมและบันทึกผลที่ได้จาก การทดลอง				↔	
8. จัดทำรูปเล่มรายงาน และเตรียมการ นำเสนอ (ภาคเรียนที่ 1/2560)					↔

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 1.2 แผนการดำเนินงานปริญญานิพนธ์ ภาคเรียนที่ 2/2560

ขั้นตอนการดำเนินงาน	ระยะเวลา	ภาคเรียนที่ 2/2560			
		ม.ค.	ก.พ.	มี.ค.	เม.ย
1. ปรับปรุงและแก้ไขวงจรส่วน DMIS	↔				
2. ศึกษาการทำงานและการออกแบบวงจรในส่วนแหล่งจ่ายไฟกระแสสลับ (AC Current Injector) และส่วนแหล่งจ่ายไฟกระแสกระตุ้น (ISFE)	↔				
3. ออกแบบวงจรส่วนแหล่งจ่ายไฟกระแสสลับ (AC Current Injector) และส่วนแหล่งจ่ายไฟกระแสกระตุ้น (ISFE)	↔				
4. ใช้โปรแกรมจำลองการทำงานของวงจรส่วนแหล่งจ่ายไฟกระแสสลับ (AC Current Injector) และส่วนแหล่งจ่ายไฟกระแสกระตุ้น (ISFE) ที่ทำการออกแบบ	↔				
5. ทดสอบการทำงานของวงจรส่วนแหล่งจ่ายไฟกระแสสลับ (AC Current Injector) และส่วนแหล่งจ่ายไฟกระแสกระตุ้น (ISFE) ที่ทำการออกแบบ	↔				
6. ออกแบบผังภูมิวงจรของวงจรรวมทุกส่วน	↔				
7. ปรับปรุงแก้ไขและหาสาเหตุของปัญหาที่เกิดขึ้น	↔				
8. สรุปผลการทำงาน ข้อเสนอแนะ ปัญหาที่เกิดขึ้นในการทำงาน รวบรวมและบันทึกผลที่ได้จากการทดลอง				↔	
9. จัดทำรูปเล่มรายงาน และเตรียมการนำเสนอ (ภาคเรียนที่ 2/2560)					↔

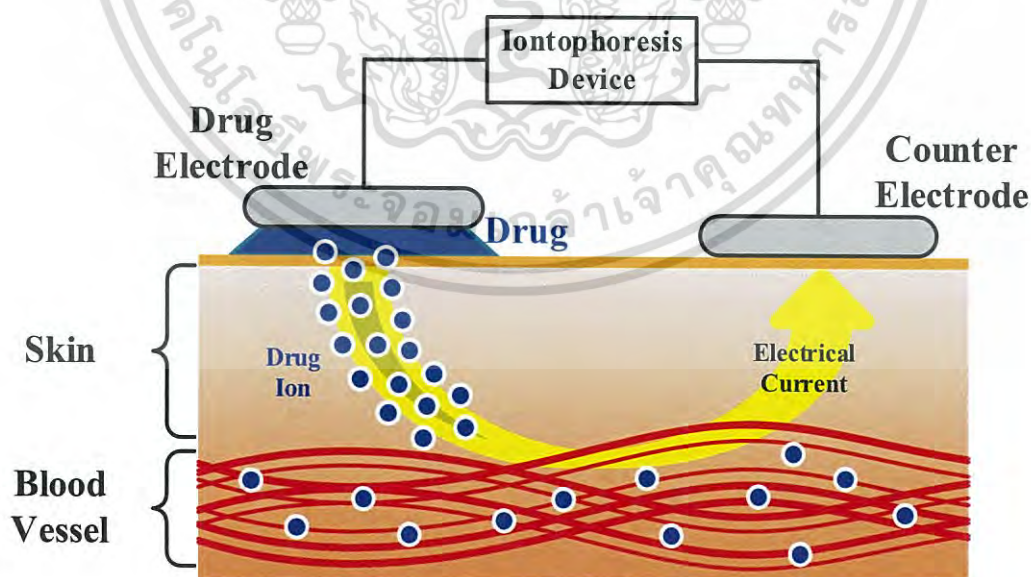
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 2 ทฤษฎีที่เกี่ยวข้อง

การออกแบบวงจรรวมสำหรับใช้ควบคุมกระแสไฟฟ้าให้นำยาหรือสารเคมีเข้าสู่ร่างกายผ่านทางผิวหนังได้โดยอัตโนมัติ จะต้องมีความรู้และความเข้าใจเกี่ยวกับกระบวนการไอออนโตโฟเรซิส เทคโนโลยีวงจรรวม การทำงานของมอสเฟตและอุปกรณ์อื่นๆ ที่เกี่ยวข้อง เข้าใจหลักการการทำงานและการออกแบบวงจรต่างๆ ที่นำมาประยุกต์ใช้ในการออกแบบวงจรรวมนี้ เช่น วงจรกรองความถี่, วงจรขยายสัญญาณ, วงจรขยายทรานส์คอนดักเตอร์เชิงเส้น, วงจรกำเนิดสัญญาณ, วงจรแหล่งจ่ายกระแส, วงจรเปรียบเทียบสัญญาณ และวงจรดิจิทัลต่างๆ ที่เกี่ยวข้อง

### 2.1 ไอออนโตโฟเรซิส (Iontophoresis)

ไอออนโตโฟเรซิส (Iontophoresis) คือการใช้กระแสไฟฟ้านำยาหรือสารเคมีที่มีคุณสมบัติแตกตัวเป็นประจุได้เมื่ออยู่ในสารละลายเข้าสู่ผิวหนัง โดยใช้หลักการประจุไฟฟ้าที่เหมือนกันจะผลักกัน เช่น บวกผลักบวก ลบผลักลบ หลักการนี้จะคล้ายกับแม่เหล็ก โดยอาศัยความต่างศักย์ไฟฟ้า สารละลายที่มีประจุบวกจะถูกผลักเข้าสู่ผิวหนังด้วยกระแสไฟฟ้าความถี่ต่ำที่มีขั้วบวก ถ้าสารละลายที่มีประจุลบ ก็ต้องใช้กระแสไฟฟ้าความถี่ต่ำที่มีขั้วเป็นลบ เพื่อผลักสารละลายเข้าสู่ผิวหนัง [1]

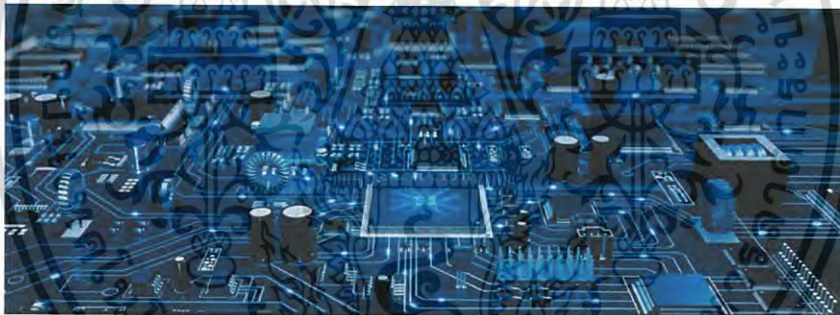


รูปที่ 2.1 กระบวนการไอออนโตโฟเรซิส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 2.2 เทคโนโลยีวงจรรวม

ไมโครอิเล็กทรอนิกส์ (microelectronics) หรือวงจรรวม (integrated circuits) เป็นหนึ่งในเทคโนโลยีที่มีบทบาทสำคัญในการปฏิวัติและเปลี่ยนแปลงวิถีการดำรงชีวิตของมนุษย์ ทำให้เกิดการประดิษฐ์และพัฒนาอุปกรณ์ไฟฟ้าและอิเล็กทรอนิกส์ต่างๆ มากมายที่ทำให้การดำรงชีวิตของมนุษย์มีความสะดวกสบายและมีคุณภาพดียิ่งขึ้น เช่น โทรศัพท์มือถือ เครื่องคอมพิวเตอร์พกพา กล้องถ่ายภาพดิจิทัล ตลอดจนกระทั่งยังเป็นหัวใจที่สำคัญที่แฝงอยู่ในผลิตภัณฑ์อีกหลายประเภท เช่น ตู้เย็น ไมโครเวฟ รถยนต์ ดังนั้น การพัฒนาอย่างรวดเร็วของเทคโนโลยีการออกแบบและผลิตวงจรรวม เป็นปัจจัยสำคัญอย่างยิ่งต่อการขับเคลื่อนและพัฒนาอุตสาหกรรมหลายๆ ประเภท เช่น อุตสาหกรรมคอมพิวเตอร์ อุตสาหกรรมการสื่อสารและโทรคมนาคม อุตสาหกรรมอิเล็กทรอนิกส์ผู้บริโภค อุตสาหกรรมยานยนต์ การคมนาคม ตลอดจนการแพทย์และสาธารณสุข และในปัจจุบัน ถึงแม้ว่าระบบและวงจรรวมอิเล็กทรอนิกส์ส่วนใหญ่จะมีส่วนวงจรควบคุมและประมวลผลแบบดิจิทัลเป็นหัวใจสำคัญ แต่ก็ยังคงต้องมีส่วนวงจรแอนะล็อก ซึ่งโดยทั่วไปทำหน้าที่เชื่อมต่อสัญญาณระหว่างโลกกายภาพและโลกของการประมวลผลแบบดิจิทัล อันเป็นบทบาทที่สำคัญไม่ยิ่งหย่อนไปกว่ากัน [2]



รูปที่ 2.2 วงจรรวม

(ที่มา: <http://www.moc.go.th/index.php/flower-service-all-13/item/42-281-copy-copy.html>)

วงจรรวม (Integrated Circuit) หรือไอซี (IC) เป็นสิ่งประดิษฐ์สารกึ่งตัวนำที่ถูกพัฒนาขึ้นมาด้วยเทคโนโลยีที่ทันสมัย ช่วยทำให้อุปกรณ์สารกึ่งตัวนำเปลี่ยนรูปแบบไป ตลอดจนทำให้ขนาดของอุปกรณ์สารกึ่งตัวนำเล็กลง เพิ่มคุณภาพและประสิทธิภาพในการใช้งานได้มากขึ้น ไอซีจึงเป็นสิ่งประดิษฐ์สารกึ่งตัวนำที่รวมเอาชิ้นส่วนของอุปกรณ์สารกึ่งตัวนำหลายชนิดไว้ในตัวพร้อมกับการต่อวงจรตามต้องการ สามารถบรรจุองค์ประกอบวงจรได้เป็นจำนวนมาก โดยอุปกรณ์และวงจรจะถูกสร้างขึ้นบนฐานของสารกึ่งตัวนำชนิดเดียวกัน ภายในส่วนประกอบของไอซีจะประกอบด้วยอุปกรณ์สารกึ่งตัวนำที่เป็นทั้งตัวต้านทาน ตัวเก็บประจุ ตัวไดโอด ตัวทรานซิสเตอร์ ตัวเพด และอื่นๆ อีกมากมาย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 2.2.1 เทคโนโลยีวงจรรวมซีมอส

เทคโนโลยีวงจรรวมซีมอส (Complementary MOS: CMOS) เป็นเทคโนโลยีวงจรรวมที่มีความสำคัญอย่างยิ่งต่อการพัฒนาอุตสาหกรรมไมโครอิเล็กทรอนิกส์ ซึ่งมีจุดกำเนิดเป็นครั้งแรกในปี ค.ศ. 1960 เมื่อ ดาวัน คาง (Dawon Kahng) และ มาร์ติน แอตตะลา (Martin Atalla) นักวิจัยจากห้องปฏิบัติการวิจัยทรานซิสต์เบลล์ ได้คิดค้นและประดิษฐ์ทรานซิสเตอร์มอสเตอร์ (Metal-Oxide-Semiconductor Field-Effect Transistor: MOSFET) ที่สามารถทำงานได้จริงเป็นครั้งแรกของโลก เป็นการคิดค้นที่นำไปสู่การพัฒนาเทคโนโลยีมอสเฟตสำหรับการผลิตวงจรรวมมวลมากเชิงพาณิชย์ ในปี ค.ศ. 1963 แฟรงค์ วานลาส (Frank Wanlass) และ ชีตัง ซาห์ (Chih-Tang Sah) นักวิจัยจากบริษัท FS ได้คิดค้นและนำเสนอวงจรดิจิทัลลอจิกที่ใช้มอสเฟตชนิด n และชนิด p บนฐานรองเดียวกัน และให้ชื่อว่า ซีมอส (CMOS) ซึ่งเป็นจุดกำเนิดของเทคโนโลยีวงจรรวมแบบซีมอส อันเป็นเทคโนโลยีวงจรรวมที่มีบทบาทสำคัญที่สุดต่อการพัฒนาและเจริญเติบโตของอุตสาหกรรมไมโครอิเล็กทรอนิกส์ตลอด 50 กว่าปีที่ผ่านมา [2]

### 2.2.2 ประเภทของวงจรรวม

วงจรรวมสามารถแบ่งออกได้เป็น 2 ประเภท ตามลักษณะของการประมวลสัญญาณ ได้แก่ 1) วงจรรวมเชิงอุปมาน หรือวงจรรวมแอนะล็อก (analog integrated circuits) และ 2) วงจรรวมเชิงเลข หรือวงจรรวมดิจิทัล (digital integrated circuits) โดยวงจรรวมแอนะล็อกจะประมวลสัญญาณแอนะล็อก และวงจรรวมดิจิทัลจะประมวลสัญญาณดิจิทัล

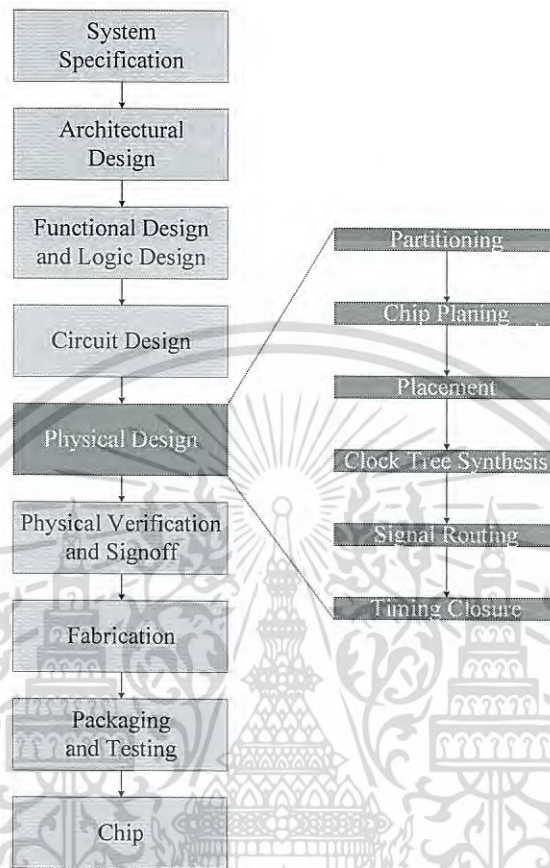
#### 2.2.2.1 วงจรรวมแอนะล็อก

ไอซีแบบแอนะล็อก (analog IC) หรือเรียกว่า ไอซีเชิงเส้น (linear IC) เป็นไอซีที่ทำหน้าที่ในการขยายสัญญาณและควบคุมแรงดันไฟฟ้า ชนิดของไอซีที่ทำหน้าที่ขยายสัญญาณ เรียกว่า ออปแอมป์ (OP-Amp ซึ่งย่อมาจาก Operation Amplifier) เป็นวงจรรวมที่ประกอบขึ้นด้วยทรานซิสเตอร์หลายๆ ตัวรวมอยู่ภายในไอซีตัวเดียว จึงทำให้ไอซีออปแอมป์มีอัตราขยายสูงมาก

#### 2.2.2.2 วงจรรวมดิจิทัล

ไอซีแบบดิจิทัล (digital IC) เป็นไอซีที่ทำหน้าที่ในการสวิตช์ทางดิจิทัล และไมโครโพรเซสเซอร์ เพื่อใช้ในการคำนวณหรือทำเป็นเครื่องประมวลผลต่างๆ โครงสร้างภายในเป็นวงจรรวมทรานซิสเตอร์

### 2.2.3 การออกแบบวงจรรวม



รูปที่ 2.3 ขั้นตอนการออกแบบวงจรรวม

การออกแบบวงจรรวมประกอบด้วย 4 ขั้นตอนใหญ่ ได้แก่ 1) การออกแบบเชิงไฟฟ้า (electrical design) 2) การออกแบบเชิงกายภาพ (physical design) 3) การเจือสารสร้างวงจรรวม (fabrication) และ 4) การทดสอบและพัฒนาผลิตภัณฑ์วงจรรวม (IC testing and product development) ดังแสดงในรูปที่ 2.3 โดยวิศวกรออกแบบจะมีส่วนเกี่ยวข้องในทุกขั้นตอน ยกเว้นการเจือสารสร้างวงจรรวม [2]

การออกแบบเชิงไฟฟ้า ประกอบด้วย การกำหนดแนวคิด (conception) และข้อกำหนดเชิงเทคนิค (technical specifications) ของวงจรรวม ซึ่งเป็นขั้นตอนสำคัญในการกำหนดคุณลักษณะและฟังก์ชันการทำงานของวงจรรวม เมื่อได้ข้อกำหนดต่างๆ แล้ว จะเข้าสู่ขั้นตอนของการออกแบบและจำลองการทำงานวงจรรวมด้วยโปรแกรมคอมพิวเตอร์ (computer aided design tools) เพื่อทำนายสมรรถนะการทำงานของวงจรรวม และเมื่อได้สมรรถนะตามข้อกำหนดแล้ว ถัดไปจะเข้าสู่ขั้นตอนการออกแบบเชิงกายภาพ ซึ่งเป็นการออกแบบและตรวจสอบผังภูมิกายภาพ (physical layout and verification)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ให้ตรงกับวงจรที่ได้ออกแบบไว้ ถัดไปจะเป็นการสกัดวงจรจากผังภูมิ (layout extraction) เพื่อจำลอง และตรวจสอบสมรรถนะการทำงานของวงจรที่รวมอุปกรณ์ผลิตจากผังภูมิ ซึ่งหากไม่เป็นไปตามข้อกำหนด จะต้องมีการแก้ไข ปรับปรุง ออกแบบ และจำลองการทำงานของวงจรซ้ำจนได้สมรรถนะการทำงานตามข้อกำหนด และเมื่อได้ตามข้อกำหนดแล้ว ก็จะส่งแบบวงจรไปให้โรงงานผลิตเพื่อเจือสารสร้างวงจรรวม และเมื่อเจือสารผลิตวงจรรวมเสร็จแล้ว ก็จะเป็นขั้นตอนการทดสอบวงจร ซึ่งหากได้สมรรถนะการทำงานตามข้อกำหนด ก็สามารถออกเป็นผลิตภัณฑ์ได้ต่อไป หากไม่ได้ตามข้อกำหนดก็อาจต้องมีการแก้ไข ปรับปรุง ออกแบบ และสร้างวงจรใหม่อีกครั้ง

## 2.2.4 อุปกรณ์อื่นในเทคโนโลยีซีมอส

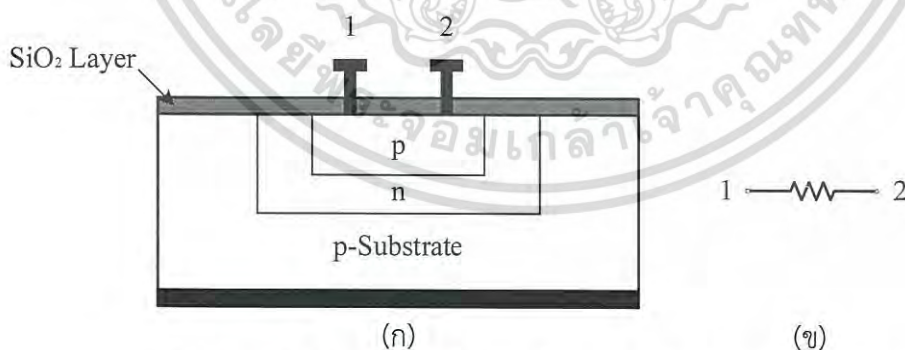
โดยทั่วไป ในกระบวนการผลิตวงจรรวมด้วยเทคโนโลยีซีมอส นอกจากมอสเฟตแล้วยังสามารถสร้างอุปกรณ์อื่นๆ ที่จำเป็นสำหรับวงจรรวม ได้แก่ ไดโอด ทรานซิสเตอร์รอยต่อไบโพลาร์แวนอน ตัวต้านทาน ตัวเก็บประจุ และตัวเหนี่ยวนำ เป็นต้น [2]

### 2.2.4.1 ตัวต้านทาน

ตัวต้านทานในเทคโนโลยีซีมอส สามารถถูกสร้างได้ด้วยชั้นสารต่างๆ รูปที่ 2.4 แสดงชั้นสารใดๆ ที่มีความยาว  $L$  ความกว้าง  $W$  และความหนา  $h$  ซึ่งจะมีความต้านทานเป็น

$$R = \rho \frac{L}{A} = \left(\frac{\rho}{h}\right) \left(\frac{L}{W}\right) = R_{\square} \left(\frac{L}{W}\right) \quad (2.1)$$

โดยที่  $\rho$  คือ สภาพต้านทาน (resistivity) ของชั้นสาร และโดยปกติ ความหนาของชั้นสาร ( $h$ ) จะมีค่าคงที่ ซึ่งถูกกำหนดด้วยกระบวนการผลิต ทำให้  $R_{\square} = \frac{\rho}{h}$  เป็นค่าคงที่ของชั้นสาร เรียกว่า ความต้านทานแผ่น (sheet resistance)



รูปที่ 2.4 (ก) ตัวต้านทานที่สร้างด้วยชั้นสาร (ข) สัญลักษณ์ของตัวต้านทาน

โดยทั่วไป ชั้นสารที่นิยมใช้ ได้แก่ 1) ชั้นโพลีซิลิคอน (polysilicon resistor) 2) ชั้นแพร่  $n^+$  หรือ  $p^+$  (diffusion resistor) ที่ใช้เป็นซอร์สและเดรนของมอสเฟต และ 3) ชั้นบ่อ  $n$  หรือ  $p$  (well resistor)

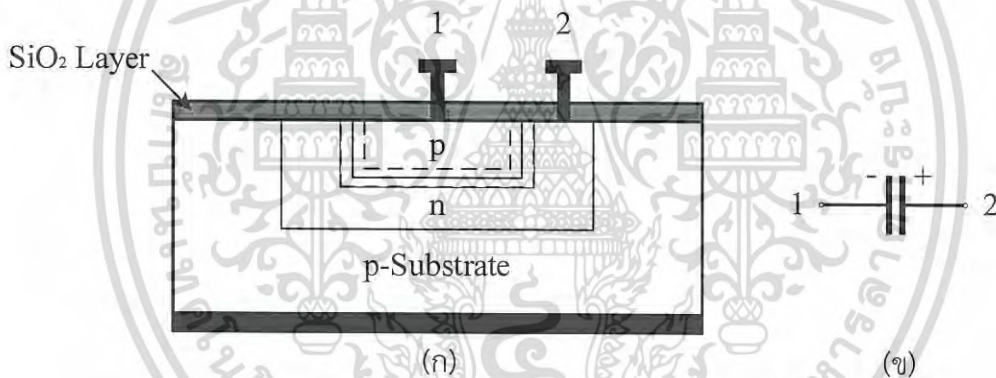
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 2.2.4.2 ตัวเก็บประจุ

ตัวเก็บประจุเป็นอุปกรณ์ที่สำคัญสำหรับวงจรแอนะล็อกหลายประเภท เช่น วงจรขยาย วงจรกรอง วงจรแปลงแอนะล็อกเป็นดิจิทัล การสร้างตัวเก็บประจุในเทคโนโลยีซีมอส สามารถทำได้โดยใช้โครงสร้างตัวเก็บประจุแบบแผ่นคู่ขนาน (parallel plate capacitor) ของชั้นสารต่างๆ และมีชั้นซิลิคอนไดออกไซด์เป็นชั้นไดอิเล็กทริก (dielectric) ดังในรูปที่ 2.5 โดยจะได้ค่าความจุไฟฟ้าเป็น

$$C = \left( \frac{\epsilon_{ox}}{t_{ox}} \right) A = C_{ox}(W/L) \quad (2.2)$$

โดยที่  $\epsilon_{ox} = 3.9\epsilon_0$  คือ สภาพทางยอมไฟฟ้า (permittivity) ของซิลิคอนไดออกไซด์  $\epsilon_0 = 8.854 \times 10^{-14}$  F/cm คือสภาพยอมทางไฟฟ้าของสุญญากาศ (permittivity of vacuum)  $T_{ox}$  คือ ความหนาของชั้นซิลิคอนไดออกไซด์ และ  $C_{ox} = (\epsilon_{ox}/t_{ox})$  คือ ค่าความจุไฟฟ้าของชั้นออกไซด์ต่อพื้นที่หนึ่งหน่วย ( $W/L = 1$ ) โดยทั่วไป คุณลักษณะที่สำคัญของตัวเก็บประจุในเทคโนโลยีวงจรรวม ได้แก่ ค่าความจุไฟฟ้าต่อพื้นที่ การผันแปรของค่าความจุไฟฟ้ากับแรงดันและอุณหภูมิ และความแม่นยำของค่าความจุ



รูปที่ 2.5 (ก) ตัวเก็บประจุที่สร้างด้วยชั้นสาร (ข) สัญลักษณ์ของตัวเก็บประจุ

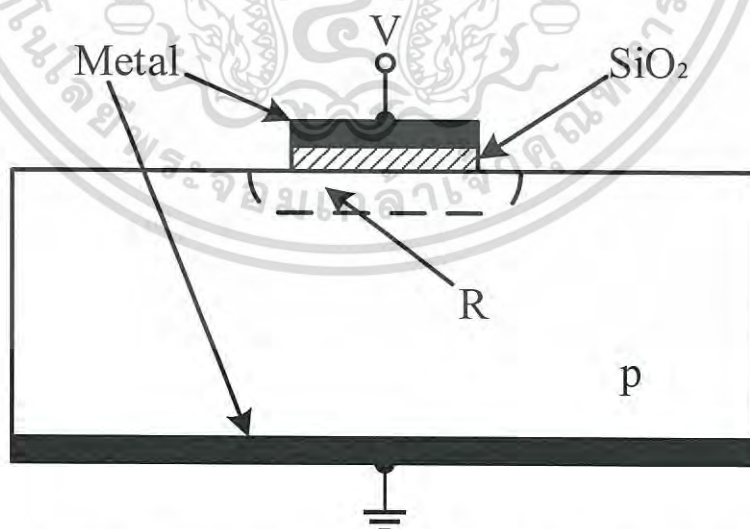
ตัวเก็บประจุที่นิยมใช้ในเทคโนโลยีซีมอส ได้แก่ 1) ตัวเก็บประจุโพลี-ฉนวน-โพลี (poly-insulator-poly capacitor: PiP cap) 2) ตัวเก็บประจุโลหะ-ฉนวน-โลหะ (metal-insulator-metal capacitor: MiM cap) และ 3) ตัวเก็บประจุโพลี-ชั้นแพร่ (poly-diffusion capacitor)

## 2.3 มอสเฟต

มอสเฟต (Metal-Oxide Semiconductor Field Effect Transistor: MOSFET) เป็นทรานซิสเตอร์ที่สร้างขึ้นในช่วงทศวรรษ 1970s ซึ่งเป็นทรานซิสเตอร์ในยุคที่สองหลังจากที่ได้มีการสร้างทรานซิสเตอร์ไบโพลาร์ (BJT) มาก่อนหน้านี้แล้ว มอสเฟตเป็นทรานซิสเตอร์ที่มีคุณสมบัติดีกว่าทรานซิสเตอร์ BJT ที่สามารถสร้างได้ง่ายกว่า BJT มาก และยังสามารถลดขนาดให้เล็กลงได้ จึงทำให้สามารถสร้างเป็นวงจรรวมได้ นอกจากนี้การสร้างวงจรโดยใช้มอสเฟตไม่จำเป็นต้องใช้ตัวต้านทานหรือไดโอด ช่วยในการไป้อสวิงจรเหมือนกับทรานซิสเตอร์ BJT เนื่องจากมอสเฟตสามารถทำงานได้โดยใช้แรงดันไฟฟ้าในการไป้อิส ซึ่งต่างจากทรานซิสเตอร์ BJT ที่ต้องใช้กระแส (การป้อนกระแส ซึ่งจะก่อให้เกิดกระแสเบส  $I_b$  และกระแสคอลเลคเตอร์  $I_c$  ตามลำดับ) ทำให้วงจรมอสเฟตมีขนาดเล็กกว่าวงจรมอสเฟต BJT ในการทำงานของมอสเฟต กระแสจะถูกควบคุมโดยการป้อนสนามไฟฟ้าเข้าที่บริเวณพื้นผิวของสารกึ่งตัวนำทั้งสองฝั่ง ปรากฏการณ์ที่ผ่านมามาก่อนเคยใช้ในการมอดูเลตตัวเก็บประจุของสารกึ่งตัวนำ หรือการควบคุมกระแสในสารกึ่งตัวนำ โดยในการที่ป้อนสนามไฟฟ้าตั้งฉากกับพื้นผิวนั้นจะถูกรเรียกว่า field effect [3]

### 2.3.1 โครงสร้างของมอสเฟต

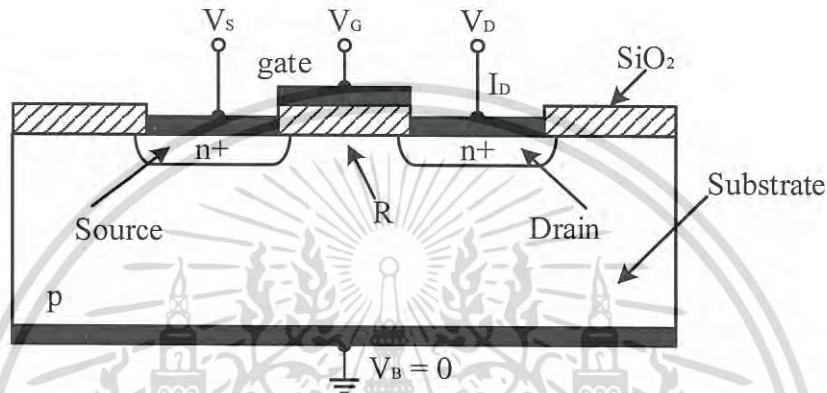
รูปที่ 2.6 เป็นการประกอบของชั้นต่างๆ ของโครงสร้างแบบมอส ประกอบด้วยโลหะชั้นบน ซิลิกอนไดออกไซด์ ( $\text{SiO}_2$ ) ซึ่งเป็นฉนวนที่สมบูรณ์ ซิลิกอนชนิดพี และโลหะชั้นล่างที่ซึ่งต่อกับกราวด์ (ground) [3]



รูปที่ 2.6 โครงสร้างของมอส (Metal-Oxide Semiconductor: MOS)

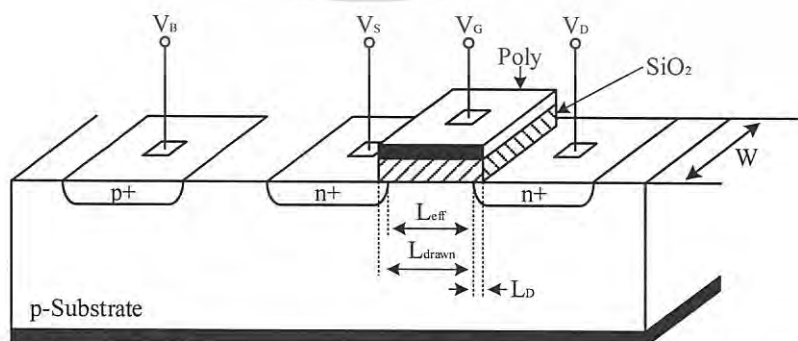
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 2.7 แสดงถึงรายละเอียดของมอสเฟต ซึ่งจะเห็น  $n^+$  Region (การโดปสารชนิด n) อยู่ 2 ตัวในสารกึ่งตัวนำชนิดพี ในด้านซ้ายจะเรียกว่าซอร์ส (source) ซึ่งแรงดันที่ต่ออยู่ คือ  $V_S$  ในด้านขวาจะเรียกว่า เดรน (drain) ซึ่งแรงดันที่ต่ออยู่ คือ  $V_D$  โลหะที่ทำอิเล็กโทรด (electrode) จะเรียกว่าเกต ซึ่งแรงดันที่ต่ออยู่ คือ  $V_G$  และตัวถังของอุปกรณ์ตัวนี้จะเรียกว่าฐานรอง (substrate) หรือบัค (bulk) ซึ่งแรงดันที่ต่ออยู่จะเรียกว่า  $V_B$



รูปที่ 2.7 โครงสร้างของมอสเฟต (Metal-Oxide Semiconductor FET: MOSFET)

NMOS ประกอบด้วย ส่วนฐานรอง (substrate) ที่เป็นสารกึ่งตัวนำชนิดพี (P-Type) ซึ่งมีสารกึ่งตัวนำชนิดเอ็น 2 ชุด ถูกแพร่ลงบนฐานรอง สารกึ่งตัวนำนี้เรียกว่า ซอร์ส (source) และเดรน (drain) บนผิวหน้าระหว่างซอร์สกับเดรนจะมีแผ่นฟิล์มบางของซิลิกอนไดออกไซด์ ( $\text{SiO}_2$ ) ส่วนบนของซิลิกอนไดออกไซด์ จะมีโพลีซิลิกอนซึ่งทำหน้าที่เรียกว่า เกต (gate) ถ้าส่วนของฐานรองทำด้วยสารกึ่งตัวนำชนิดเอ็น และสารกึ่งตัวนำชนิดพีถูกแพร่ลงบนฐานรอง โครงสร้างชนิดนี้เรียกว่า PMOS ระยะห่างระหว่างสารกึ่งตัวนำที่เป็นซอร์สและเดรน เรียกว่าความยาวแชนแนล (channel length:  $L$ ) และความกว้างของช่องระหว่างซอร์สและเดรน เรียกว่า ความกว้างแชนแนล (channel width:  $W$ )

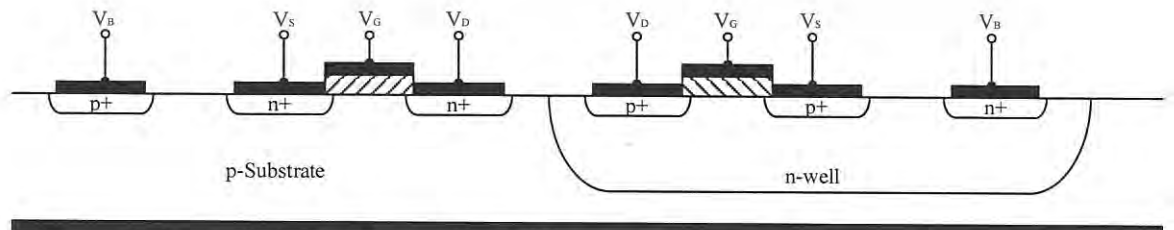


รูปที่ 2.8 โครงสร้างของมอสทรานซิสเตอร์แบบเอ็นฮานซ์เมนต์ชนิดเอ็น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 2.8 โครงสร้างของมอสทรานซิสเตอร์แบบเอ็นฮานซ์เมนต์ชนิดเอ็น (NMOS) ขั้วซอร์ส (source) และขั้วเดรน (drain) ถูกสร้างขึ้นโดยการแพร่อะตอมสารเจือชนิดเอ็นที่มีความหนาแน่นมาก (heavily doped N-Type region) เข้าไปในฐานรอง (bulk region or substrate) ของสารกึ่งตัวนำชนิดพี ซึ่งเป็นผลึกซิลิกอนรูปเดี่ยว (single crystal) ที่มีความหนาแน่นน้อย (lightly doped P-Type substrate) ขั้วเกตจะเป็นส่วนของโลหะ (metal) หรือชั้นของโพลีซิลิกอน (poly silicon) ซ้อนอยู่บนชั้นของออกไซด์ระหว่างขั้วเดรนและซอร์ส ซึ่งวิธีการในการสร้างชั้นโพลีซิลิกอน สร้างด้วยเทคนิค (Chemical Vapor Deposition: CVD) จากก๊าซสารประกอบของซิลิกอน เช่น ก๊าซไซเลน (silane) ชั้นของซิลิกอนที่สร้างจะถูกเติมด้วยอะตอมสารเจืออย่างเข้มข้นเพื่อให้มีความนำไฟฟ้าสูง นำไฟฟ้าได้ดีเหมือนตัวนำ ลดค่าแรงดันขีดเริ่ม ทำงานได้ดีที่ความถี่สูง และมีคุณสมบัติเป็นผลึกหรือโพลีซิลิกอน (poly silicon) นอกจากนี้แล้ว เกตที่ทำจากซิลิกอนมีความทนทานต่ออุณหภูมิที่สูงกว่าอะลูมิเนียม ทำให้ไม่มีปัญหาในการสร้างที่ต้องใช้อุณหภูมิสูง ระยะห่างระหว่างขั้วซอร์สและขั้วเดรน เป็นความยาวของมอสทรานซิสเตอร์ (channel length:  $L$ ) และมีระยะทางด้านข้าง (side wall) เป็นความกว้างของมอสทรานซิสเตอร์ (channel width:  $W$ ) จากรูปที่ 2.8 จะเห็นได้ว่า ในเทอมของ  $L$  ประกอบด้วย  $L_{eff}$  คือ ความยาวจริง (effective length),  $L_{drawn}$  คือ ค่าความยาวที่ผังภูมิ (layout) เพื่อวาดทรานซิสเตอร์ และ  $L_D$  คือ ความยาวที่เกิดจากการแพร่สารที่เจือแล้วกินความยาวเข้าไป (diffusion length) โครงสร้างของมอสทรานซิสเตอร์แบบเอ็นฮานซ์เมนต์ชนิดพี (PMOS) ลักษณะคล้ายคลึงกับมอสทรานซิสเตอร์แบบเอ็นฮานซ์เมนต์ชนิดเอ็น (NMOS) แต่จะสลับกัน คือ มอสทรานซิสเตอร์ชนิดพีจะประกอบด้วยผลึกฐานรองชนิดเอ็น (N-Type substrate) ที่มีความหนาแน่นน้อย และมีการแพร่อะตอมสารเจือชนิดพีที่มีความหนาแน่นมากเข้าไปในฐานรองเพื่อเป็นขั้วซอร์สและเดรน

เทคโนโลยีซีมอส (Complementary MOS: CMOS) เป็นการสร้างมอสทรานซิสเตอร์ชนิดเอ็น (NMOS) และมอสทรานซิสเตอร์ชนิดพี (PMOS) บนผลึกแผ่นสารตัวนำเดียวกันมอสทรานซิสเตอร์ชนิดหนึ่งจะถูกสร้างอยู่ในบ่อฐานรอง (well) โดยทั่วไปแล้วจะนิยมสร้างมอสทรานซิสเตอร์ชนิดพี ในบ่อฐานรองชนิดเอ็น (N-Well) ดังรูปที่ 2.9









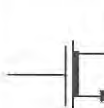

รูปที่ 2.9 โครงสร้างของเทคโนโลยีซีมอส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3.2 สัญลักษณ์ของมอสเฟต

สัญลักษณ์ของมอสเฟตสามารถบอกได้ว่าเป็น มอสเฟตชนิดเอ็นหรือพี โดยดูที่หัวของลูกศรที่ขาซอร์ส ถ้าหัวลูกศรหันเข้าหาเกตแสดงว่าเป็น PMOS แต่ถ้าหัวลูกศรหันออกจากเกตแสดงว่าเป็น NMOS หรือดูที่ทิศทางของหัวลูกศรที่ขาบอดี (body) หรือฐานรอง (substrate) หรือบางที่อาจเรียกว่า Bulk โดยถ้าหัวลูกศรหันเข้าหาเกตแสดงว่าเป็น NMOS แต่ถ้าหัวลูกศรหันออกจากเกตแสดงว่าเป็น PMOS และสัญลักษณ์ยังสามารถบอกได้อีกว่ามอสเฟตเป็นแบบเอ็นฮานเมนต์ หรือดีพลีชันอีกด้วย แสดงได้ตามตารางที่ 2.1 มอสเฟตแบ่งตามชนิดการทำงานได้ 2 ชนิด คือ ชนิดเอ็นฮานเมนต์มอส (Enhancement MOSFET) และชนิดดีพลีชันมอส (Depletion MOSFET) ซึ่งแต่ละชนิดจะแบ่งออกได้อีกเป็น (N-Channel) หรือ NMOS และ (P-Channel) หรือ PMOS ซึ่งโครงสร้างของ NMOS และ PMOS จะมีโครงสร้างตรงข้ามกัน โครงสร้างของ PMOS และ NMOS แสดงไว้ในตารางที่ 2.1 [3]

ตารางที่ 2.1 สัญลักษณ์ของมอสเฟตชนิด (Enhancement) และมอสเฟตชนิด (Depletion)

NMOS	PMOS	MODE
 (ก)	 (ข)	Enhancement
 (ค)	 (ง)	Depletion
 (จ)	 (ฉ)	Enhancement
 (ช)	 (ซ)	Depletion

จากตารางที่ 2.1 สัญลักษณ์ของมอสเฟตชนิดต่างๆ ทั้ง 2 ชนิด แสดงสัญลักษณ์ในภาพ (ก) คือ (Enhancement NMOS) เมื่อแรงดันระหว่างบอดีและซอร์ส  $V_{BS} \neq 0$  ในภาพ (ข) คือ (Enhancement PMOS) เมื่อ  $V_{BS} \neq 0$  ในภาพ (ค) และ (ง) คือ (Depletion PMOS) เมื่อ  $V_{BS} \neq 0$  สัญลักษณ์ในภาพ (ก) และ (ข) กับภาพ (จ) และ (ฉ) แตกต่างกันที่  $V_{BS} \neq 0$  และ  $V_{BS} = 0$  ตามลำดับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 2.3.3 สมการกระแสในย่านต่างๆ ของมอสเฟต

จากการทำงานของมอสเฟต สามารถแบ่งย่านการนำกระแสของมอสเฟตได้ 3 ย่าน คือ ย่านไม่นำกระแส (cut-off region) ย่านไม้อิมิตัว (triode region) และย่านอิมิตัว (saturation region) โดยแต่ละช่วงการทำงานจะขึ้นอยู่กับค่า  $V_{GS} - V_T$  และค่าของ  $V_{DS}$  [3]

#### 2.3.3.1 ย่านไม่นำกระแส (cut-off region)

ถ้าค่า  $V_{GS} - V_T$  เป็นศูนย์หรือเป็นค่าลบ เป็นช่วงที่มอสเฟตไม่ทำงาน ไม่มีช่องทางเดินกระแส มอสเฟตจะทำตัวเหมือนวงจรเปิด จึงทำให้มอสเฟตไม่สามารถนำกระแสเดรน  $I_D$  ได้มอสเฟตจะอยู่ในช่วงไม่นำกระแส (cut-off region) ตามสมการ

$$I_D = 0 ; |V_{GS}| - |V_T| < 0 \quad (2.3)$$

#### 2.3.3.2 ย่านไม้อิมิตัว (triode region หรือ ohmic region)

ถ้าค่า  $|V_{GS}| - |V_T| > 0$  และ  $0 < |V_{DS}| < |V_{GS}| - |V_T|$  แล้ว เป็นย่านที่แรงดันไบอัสที่ขาเกตและขาซอร์สมีค่ามากกว่าแรงดันขีดเริ่ม  $V_{GS} > V_T$  และแรงดันระหว่างขาเดรนกับขาซอร์ส  $V_{DS}$  มีค่าน้อยกว่า  $V_{GS} - V_T$  แล้วมอสเฟตจะอยู่ในย่านไม้อิมิตัว (triode region หรือ ohmic region) สามารถหากระแสเดรน  $I_D$  ได้ตามสมการ

$$I_D = \mu C_{ox} \frac{W}{L} [(V_{GS} - V_T)V_{DS} - \frac{V_{DS}^2}{2}] \quad (2.4)$$

สำหรับในกรณีที่แรงดันระหว่างขาเดรนและขาซอร์ส  $V_{DS}$  มีค่าน้อยมาก เทอมของ  $\frac{V_{DS}^2}{2}$  ใน (2.4) สามารถตัดทิ้งได้ กระแสเดรน  $I_D$  จะมีลักษณะเป็นเชิงเส้น โดยขึ้นอยู่กับแรงดันระหว่างขาเดรนและขาซอร์ส  $V_{DS}$  กรณีนี้ มอสเฟตจะประพฤติตัวเสมือนตัวต้านทาน โดยมีค่าความต้านทาน  $R_{eq}$  ได้ตามสมการ

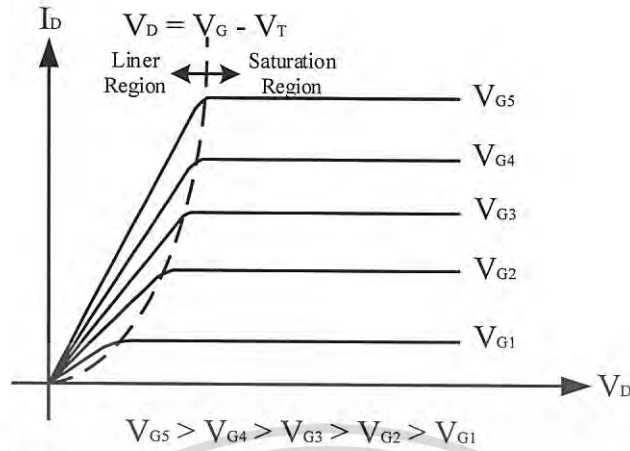
$$R_{eq} = \frac{V_{DS}}{I_D} = \frac{1}{\mu C_{ox} \frac{W}{L} (V_{GS} - V_T)} \quad (2.5)$$

#### 2.3.3.3 ย่านอิมิตัว (saturation region)

ถ้าค่า  $|V_{GS}| - |V_T| > 0$  และ  $|V_{DS}| > |V_{GS}| - |V_T|$  แล้วเป็นย่านที่แรงดันที่ขาเกตและขาซอร์สมีค่ามากกว่าแรงดันขีดเริ่ม  $V_{GS} > V_T$  และแรงดันระหว่างขาเดรนและขาซอร์ส  $V_{DS}$  มีค่ามากกว่าหรือเท่ากับ  $V_{GS} - V_T$  แล้ว มอสเฟตจะทำงานอยู่ในย่านอิมิตัว (saturation region) สามารถหาค่ากระแสเดรน  $I_D$  ได้ตามสมการ

$$I_D = \frac{\mu C_{ox} W}{2 L} (V_{GS} - V_T)^2 (1 + \lambda V_{DS}) \quad (2.6)$$

โดยที่  $\lambda$  คือ แชนแนล เลนจ์ มอดูเลชัน (Channel Length Modulation) มีหน่วยเป็น  $(V^{-1})$



รูปที่ 2.10 ความสัมพันธ์ระหว่างกระแสเดรน และแรงดันที่ขาเดรกับขอร์ส

2.3.4 ผลการเปลี่ยนแปลงความยาวช่องนำกระแส

ความสัมพันธ์ของ  $I_D$  ของมอสเฟตในย่านอิมิตัวในสมการ  $I_D = \frac{\mu C_{ox} W}{2 L'} (V_{GS} - V_T)^2$  ได้ละเลยการลดลงของความยาวช่องนำกระแสประสิทธิผล และสมมติให้  $L' \approx L$  ทำให้  $I_D$  มีค่าเป็นอิสระจาก  $V_{DS}$  แต่ในทางปฏิบัตินั้น เมื่อมอสเฟตมี  $V_{DS}$  เพิ่มขึ้น ทำให้  $L'$  มีค่าลดลง และส่งผลให้มอสเฟตมี  $I_D$  เพิ่มขึ้น โดยสามารถอธิบายได้ดังต่อไปนี้ [2]

เมื่อมอสเฟตมี  $V_{DS} \geq V_{GS} - V_T$  ทำให้ช่องนำกระแสขาดตอน และมีความยาวช่องนำกระแสลดลงเป็น

$$L' = L - X_d \tag{2.7}$$

โดยที่  $X_d$  คือ ความกว้างของเขตปลอดพาหะระหว่างปลายช่องนำกระแสและเดรน และเมื่อ  $V_{DS}$  มีค่าเพิ่มมากขึ้น ทำให้  $L'$  มีค่าน้อยลง และ  $I_D$  เพิ่มขึ้นตามสมการ  $I_D = \frac{\mu C_{ox} W}{2 L'} (V_{GS} - V_T)^2$  ซึ่งเรียกว่า ผลการเปลี่ยนแปลงความยาวช่องนำกระแส (channel-length modulation effect) สามารถแสดงกระแสเดรนของมอสเฟตในย่านอิมิตัวได้เป็น

$$I_D = \frac{\mu C_{ox} W}{2 L} (V_{GS} - V_T)^2 [1 + \lambda(V_{DS} - V_{DS}(sat))] \tag{2.8}$$

และ 
$$\lambda \approx \frac{1}{I_D} \left( \frac{\partial I_D}{\partial V_{DS}} \right) = \frac{1}{L} \left( \frac{\partial X_d}{\partial V_{DS}} \right) \tag{2.9}$$

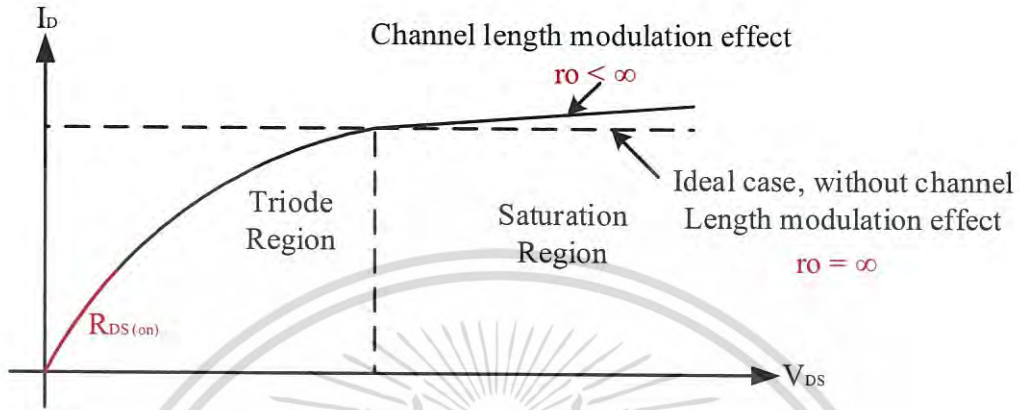
โดย (2.9) แสดงว่า  $\lambda$  มีค่าแปรผกผันกับความยาวช่องนำกระแส หรือ  $\lambda \propto 1/L$  และโดยทั่วไป  $\lambda$  จะมีค่าประมาณ  $0.05 \text{ V}^{-1}$  ถึง  $0.005 \text{ V}^{-1}$

รูปที่ 2.11 แสดงกราฟ  $I_D$  กับ  $V_{DS}$  ของมอสเฟตที่แสดงถึงผลการเปลี่ยนแปลงความยาวช่องนำกระแส โดยในย่านอิมิตัว เมื่อ  $V_{DS}$  เพิ่มขึ้น  $I_D$  จะมีค่าเพิ่มขึ้นเป็นลักษณะเชิงเส้น และมีค่าความชันที่คำนวณได้จาก (2.8) เป็น

$$\frac{\partial I_D}{\partial V_{DS}} = \lambda \left[ \frac{\mu C_{ox} W}{2 L} (V_{GS} - V_T)^2 \right] = \lambda I_{D0} \tag{2.10}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ซึ่งแสดงว่า  $\frac{\partial I_D}{\partial V_{DS}}$  มีค่าแปรผันตรงกับ  $\lambda$  ใน (2.9) ที่แสดงว่า  $\lambda$  มีค่าแปรผกผันกับ  $L$  ดังนั้น ค่าความชัน  $\frac{\partial I_D}{\partial V_{DS}}$  จะแปรผกผันกับ  $L$  ดังรูปที่ 2.11



รูปที่ 2.11 ผลการเปลี่ยนแปลงความยาวช่องนำกระแส

และสามารถสังเกตได้ว่า ถึงแม้ว่ามอสเฟตจะมี  $(W/L)$  เท่ากันหมด แต่เมื่อ  $L$  มีค่าน้อยลง จะทำให้  $I_D$  มีค่าลดลงอย่างมาก ซึ่งเป็นผลกระทบจากความยาวช่องนำกระแสสั้นลง (short-channel effect) ทำให้มอสเฟตมีคุณลักษณะเปลี่ยนแปลงไป

### 2.3.5 ผลของความยาวช่องนำกระแสสั้น

ด้วยเทคโนโลยีซีมอสมีการย่อขนาดลงอย่างต่อเนื่อง ทำให้มอสเฟตในเทคโนโลยีซีมอสสมัยใหม่ หรือเทคโนโลยีซีมอสแบบซับไมครอน (submicron CMOS technology) ที่มีขนาด  $L$  ที่เล็กกว่าหนึ่งไมโครเมตรมากๆ มีคุณลักษณะที่ผิดเพี้ยนและแตกต่างจากคุณลักษณะเดิมทั่วไป โดยผลกระทบที่สำคัญของความยาวช่องนำกระแสสั้น (short-channel effects) ต่อคุณลักษณะของมอสเฟตประกอบด้วย

1) ความเร็วของพาหะในช่องนำกระแสเกิดการอิ่มตัว 2) ค่าความคล่องตัวของพาหะลดลง 3) ความต้านทานเอ๊าท์พุทระหว่างเดรน-ซอร์สลดลง และ 4) ผลของพาหะร้อน (hot-carrier effects) [2]

#### 2.3.5.1 ความเร็วพาหะอิ่มตัว

ผลกระทบของความยาวช่องนำกระแสสั้นที่สำคัญมากที่สุด เกิดจากความเร็วในการเคลื่อนที่ของพาหะนำไฟฟ้าในช่องนำกระแสมีการอิ่มตัว (velocity saturation) โดยผลของความเร็วพาหะอิ่มตัวจะทำให้  $I_D$  มีค่าลดลง นอกจากนี้ ผลของความเร็วพาหะอิ่มตัว จะทำให้มอสเฟตเข้าสู่ย่านอิ่มตัวเร็วขึ้น หรือทำให้  $V_{DS(sat)}$  มีค่าลดลง

### 2.3.5.2 ความคล่องตัวพาหะนำไฟฟ้าลดลง

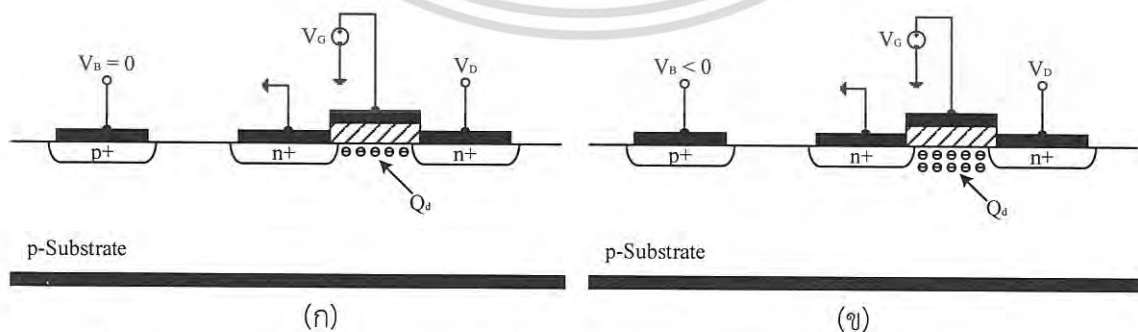
เมื่อเทคโนโลยีซีมอสถูกลดขนาดลง มอสเฟตจะมีความหนาของชั้นออกไซด์เกต ( $t_{ox}$ ) ลดลง ทำให้สนามไฟฟ้าแนวตั้งฉากกับช่องนำกระแสมีค่ามากขึ้น ซึ่งดึงดูดให้พาหะนำไฟฟ้าเคลื่อนที่อยู่ใกล้พื้นผิวรอยต่อระหว่างชั้นออกไซด์เกตกับช่องนำกระแสมากขึ้น และเนื่องจากความไม่สมบูรณ์ของรอยต่อ ทำให้พาหะนำไฟฟ้าไม่สามารถเคลื่อนที่ได้อย่างสะดวกและคล่องตัว และส่งผลทำให้ความคล่องตัวของพาหะนำไฟฟ้ามีค่าลดลง

### 2.3.6 ผลของบอดี้

NMOS ที่มีการป้อนแรงดันไบอัสบอดี้ ถ้าสมมติให้  $V_{GS} < V_T$  และ  $V_{SB} = 0$  NMOS จะมีเขตปลอดพาหะอยู่ในบริเวณใต้เกต และไม่มีชั้นผันกลับ ดังรูปที่ 2.12 (ก) และถ้าสมมติให้  $V_B$  มีค่าลดลง หรือ  $V_{SB} > 0$  โหมดจะถูกดึงดูดไปยังบอดี้มากขึ้น และเขตปลอดพาหะที่อยู่ใต้เกตจะมีความกว้างมากขึ้น ดังรูปที่ 2.12 (ข) ทำให้มอสเฟตต้องใช้สนามไฟฟ้าแนวตั้งมากขึ้น (หรือ  $V_{GS}$  มากขึ้น) เพื่อดึงดูดอิเล็กตรอนอิสระขึ้นมาสะสมและสร้างชั้นผันกลับในบริเวณใต้เกต ส่งผลให้ค่า  $V_{GS}$  ที่น้อยที่สุด ที่ทำให้เกิดช่องทางนำกระแส หรือแรงดันขีดเริ่มของมอสเฟตจะมีค่าเพิ่มขึ้น ดังนั้น เมื่อ NMOS มี  $V_{SB} > 0$  จะทำให้  $V_T$  มีค่ามากขึ้น และในทางกลับกันเมื่อ  $V_{SB} < 0$  จะทำให้  $V_T$  มีค่าลดลง โดยเรียกปรากฏการณ์นี้ว่า ผลของบอดี้ (body effect) และแสดงแรงดันขีดเริ่มของมอสเฟตได้เป็น

$$V_T = V_{T0} + \gamma(\sqrt{|2\phi_F| + V_{SB}} - \sqrt{|2\phi_F|}) \quad (2.11)$$

โดยที่  $V_{T0}$  คือ  $V_T$  เมื่อ  $V_{SB} = 0$  และ  $\phi_F = (kT/q)\ln(N_{sub}/n_i)$  คือ ศักย์ไฟฟ้าเฟอร์มิ (fermi potential) ของฐานรองหรือบอดี้ของมอสเฟต  $\gamma = \sqrt{2qN_{sub}\epsilon_{Si}}/C_{ox}$  คือ สัมประสิทธิ์ของผลของบอดี้ และ  $\epsilon_{Si} = 11.8\epsilon_0$  คือ สภาพยอมทางไฟฟ้าของซิลิคอน  $\epsilon_0 = 8.854 \times 10^{-12} \text{ F/m}$  คือ สภาพยอมทางไฟฟ้าของอากาศว่าง (free-space permittivity)  $N_{sub}$  คือ ความเข้มข้นสารเจือในฐานรอง โดยทั่วไป  $\gamma$  จะมีค่าประมาณ  $0.3 - 0.4 \text{ V}^{1/2}$  [2]



รูปที่ 2.12 การเปลี่ยนแปลงของประจุในเขตปลอดพาหะ (ก) เมื่อ  $V_{SB} = 0$  และ (ข) เมื่อ  $V_{SB} > 0$

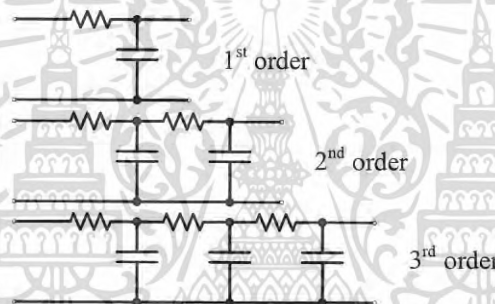
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 2.4 วงจรกรองความถี่

วงจรกรองความถี่เป็นวงจรที่ยอมให้ความถี่ของสัญญาณไฟฟ้าผ่านได้บางช่วงเท่านั้น โดยที่ความถี่อื่นๆ จะถูกลดทอน หรือตัดออกไปเพื่อให้ได้ความถี่ที่ต้องการเท่านั้น โดยวงจรกรองความถี่นั้น แบ่งออกเป็น 4 ประเภท คือ วงจรกรองความถี่ต่ำผ่าน (low pass filter circuit, LPF), วงจรกรองความถี่สูงผ่าน (high pass filter circuit, HPF), วงจรกรองสัญญาณช่วงความถี่ (band pass filter circuit, BPF) และวงจรลดทอนสัญญาณช่วงความถี่ (band reject filter circuit, BRF) [4]

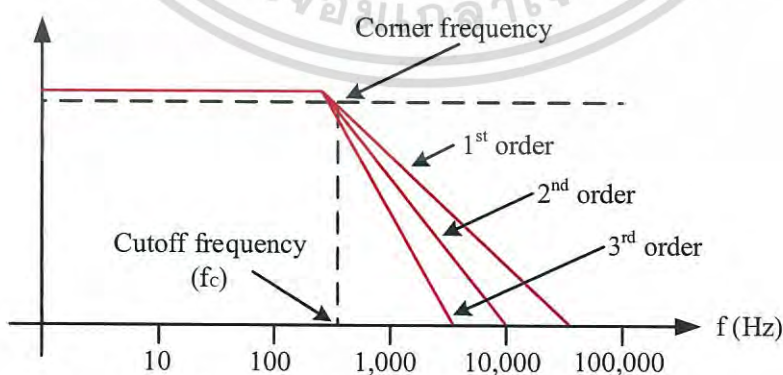
### 2.4.1 วงจรกรองความถี่ต่ำผ่าน

วงจรกรองความถี่ต่ำผ่าน เป็นวงจรที่ยอมให้สัญญาณความถี่ตั้งแต่ 0 Hz จนถึงความถี่ที่กำหนดผ่านไปได้ โดยที่ความถี่ที่สูงกว่านั้นจะถูกลดทอนไปตามลำดับ สามารถทำได้โดยการต่อตัวต้านทาน และตัวเก็บประจุ ดังรูปที่ 2.13



รูปที่ 2.13 วงจรกรองความถี่ต่ำผ่าน

จากรูปที่ 2.13 สัญญาณไฟฟ้าที่เกิดขึ้นสามารถนำมาเขียนกราฟความสัมพันธ์ระหว่างความต่างศักย์กับความถี่ของสัญญาณไฟฟ้าได้ดังรูปที่ 2.14



รูปที่ 2.14 กราฟแสดงความสัมพันธ์ระหว่างความต่างศักย์กับลำดับการลดทอนความถี่ในวงจรกรองความถี่ต่ำผ่าน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การคำนวณหาค่าความถี่ตัด (cutoff frequency) ในวงจรกรองความถี่ต่ำผ่าน (low pass filter, LPF) สามารถทำได้โดยใช้ (2.12)

$$\omega_c = \frac{1}{RC} = 2\pi f_c \quad (2.12)$$

โดย  $\omega_c$  คือ ความถี่ตัดเชิงมุม มีหน่วยเป็น เรเดียน/วินาที (rad/s)

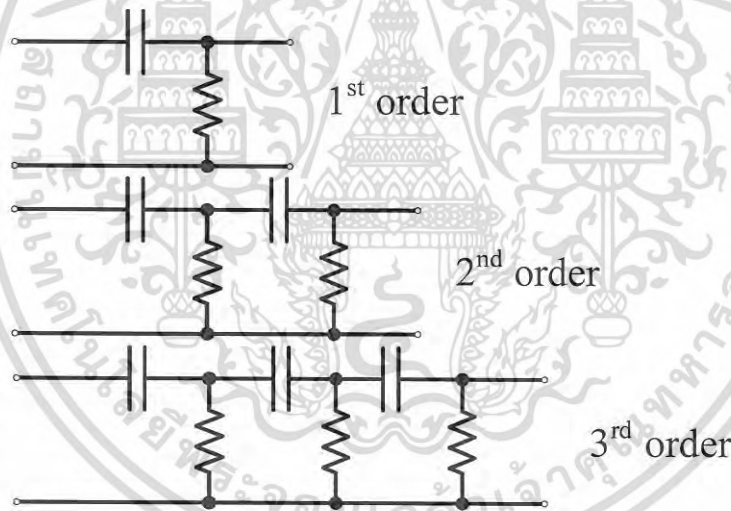
$f_c$  คือ ความถี่ตัดเชิงเส้น มีหน่วยเป็น เฮิรตซ์ (Hz)

R คือ ความต้านทานไฟฟ้า มีหน่วยเป็น โอห์ม ( $\Omega$ )

C คือ ความจุของตัวเก็บประจุ มีหน่วยเป็น ฟารัด (F)

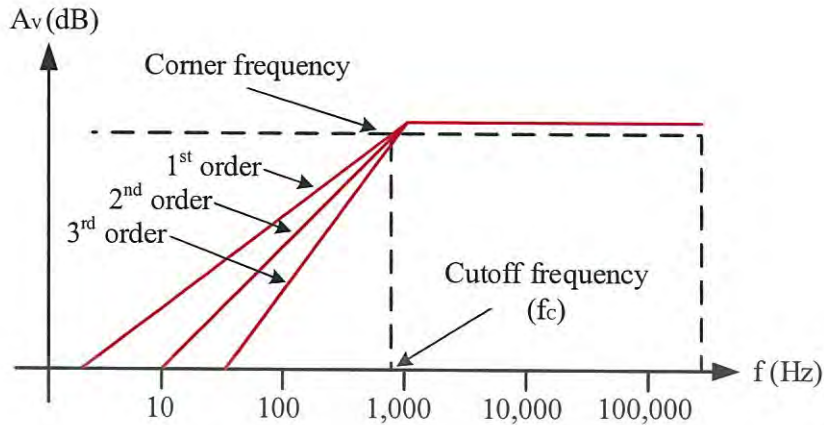
#### 2.4.2 วงจรกรองความถี่สูงผ่าน

วงจรกรองความถี่สูงผ่าน เป็นวงจรที่ยอมให้สัญญาณความถี่สูงกว่าความถี่ที่กำหนดผ่านไปได้ โดยที่ความถี่ที่ต่ำกว่านั้นจะถูกลดทอนไปตามลำดับ สามารถทำได้โดยการต่อตัวต้านทาน และตัวเก็บประจุ ดังรูปที่ 2.15



รูปที่ 2.15 วงจรกรองความถี่สูงผ่าน

จากรูปที่ 2.15 สัญญาณไฟฟ้าที่เกิดขึ้นสามารถนำมาเขียนกราฟความสัมพันธ์ระหว่างความต่างศักย์กับความถี่ของสัญญาณไฟฟ้าได้ดังรูปที่ 2.16

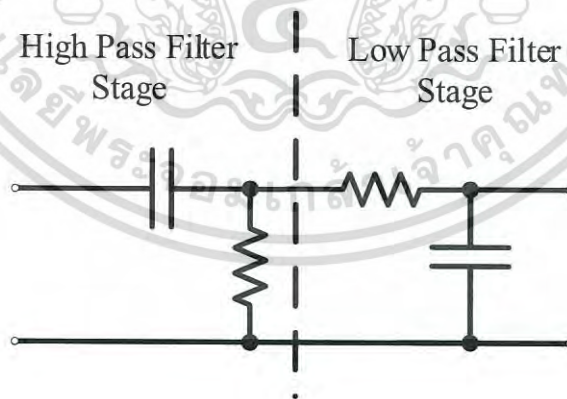


รูปที่ 2.16 กราฟแสดงความสัมพันธ์ระหว่างความถี่กับความถี่กับลำดับการลดทอนความถี่ในวงจรกรองความถี่สูงผ่าน

การคำนวณหาความถี่ตัด (cutoff frequency) ในวงจรกรองความถี่สูงผ่าน (high pass filter, HPF) สามารถทำได้โดยใช้หลักการเดียวกับวงจรกรองความถี่ต่ำผ่าน นั่นคือคำนวณได้โดยใช้ (2.12)

#### 2.4.3 วงจรกรองสัญญาณช่วงความถี่

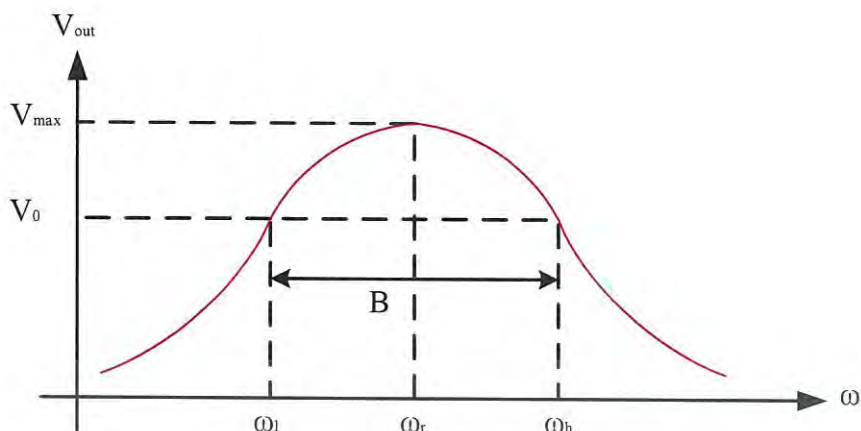
วงจรกรองสัญญาณช่วงความถี่ เป็นวงจรที่ยอมให้ช่วงสัญญาณความถี่ที่กำหนดผ่านไปได้ โดยความถี่ที่ไม่ได้อยู่ในช่วงที่กำหนดจะถูกลดทอนจนหมดไป ซึ่งเหมือนกับการนำวงจรกรองความถี่ต่ำผ่าน และวงจรกรองความถี่สูงผ่าน มาต่อรวมกันนั่นเอง



รูปที่ 2.17 วงจรกรองสัญญาณช่วงความถี่

จากรูปที่ 2.17 สัญญาณไฟฟ้าที่เกิดขึ้นสามารถนำมาเขียนกราฟความสัมพันธ์ระหว่างความถี่กับความถี่ของสัญญาณไฟฟ้าได้ดังรูปที่ 2.18

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.18 กราฟแสดงความสัมพันธ์ระหว่างความถี่กับความถี่ในวงจรกรองสัญญาณช่วงความถี่

จากรูปที่ 2.18 ค่าแรงดันไฟฟ้าสูงสุด ( $V_{max}$ ) จะเกิดขึ้นเฉพาะช่วงความถี่เท่านั้น เรียกว่า ความถี่เรโซแนนซ์ (resonant frequency,  $\omega_r$ ) ส่วนตำแหน่งที่มีแรงดันไฟฟ้าลดลง ( $V_0$ ) มี 2 ความถี่ คือ ความถี่ที่สูงกว่าความถี่เรโซแนนซ์ เรียกว่า higher cutoff frequency ใช้สัญลักษณ์  $\omega_h$  และความถี่ที่ต่ำกว่าความถี่เรโซแนนซ์ เรียกว่า lower cutoff frequency ใช้สัญลักษณ์  $\omega_l$  ซึ่งช่วงผลต่างระหว่าง  $\omega_h$  และ  $\omega_l$  เรียกว่า แบนด์วิธ (bandwidth, B) โดย  $B = \omega_h - \omega_l$

นอกจากนั้นอัตราส่วนระหว่างความถี่เรโซแนนซ์กับแบนด์วิธ เรียกว่า ตัวประกอบคุณภาพ (quality factor, Q) บางครั้ง นิยมเรียกสั้นๆ ว่า Q factor ซึ่งใช้เป็นตัวบ่งชี้ให้เห็นถึงความสามารถในการเลือกความถี่ ค่าตัวประกอบคุณภาพนี้ไม่มีหน่วย โดยยิ่งค่าตัวประกอบคุณภาพมีค่าสูง วงจรจะสามารถเลือกความถี่ได้ดีมากยิ่งขึ้น ดังนี้

ความถี่ช่วงแคบ (narrow band) จะมีค่า  $B < 0.01$  และ  $Q > 10$

ความถี่ช่วงกว้าง (wide band) จะมีค่า  $B > 0.01$  และ  $Q < 10$

ในวงจรกรองสัญญาณช่วงความถี่สามารถคำนวณหาค่าตัวประกอบคุณภาพ (Q factor) ของวงจรได้จากค่าแบนด์วิธของวงจรมานั้นๆ ดังสมการต่อไปนี้

$$Q = \frac{\omega_r}{B} \quad (2.13)$$

#### 2.4.3.1 วงจรกรองความถี่เฉพาะความถี่ช่วงแคบ

การออกแบบวงจรกรองสัญญาณช่วงความถี่ โดยถ้าต้องการเฉพาะความถี่ช่วงแคบ (narrow band) สามารถทำได้โดยการต่อวงจรตามรูปที่ 2.17 แต่จะต้องกำหนดค่าแบนด์วิธ (B) ที่ต้องการ รวมถึงค่าตัวประกอบคุณภาพ (Q factor) จาก (2.13) จากนั้นคำนวณหาค่าอุปกรณ์อื่นๆ เพื่อให้ง่ายต่อการพิจารณาจะกำหนดให้  $C_1 = C_2 = C$  ให้มีค่าที่เหมาะสม และคำนวณหาค่าความต้านทานต่างๆ ในวงจรได้จากสมการต่อไปนี้

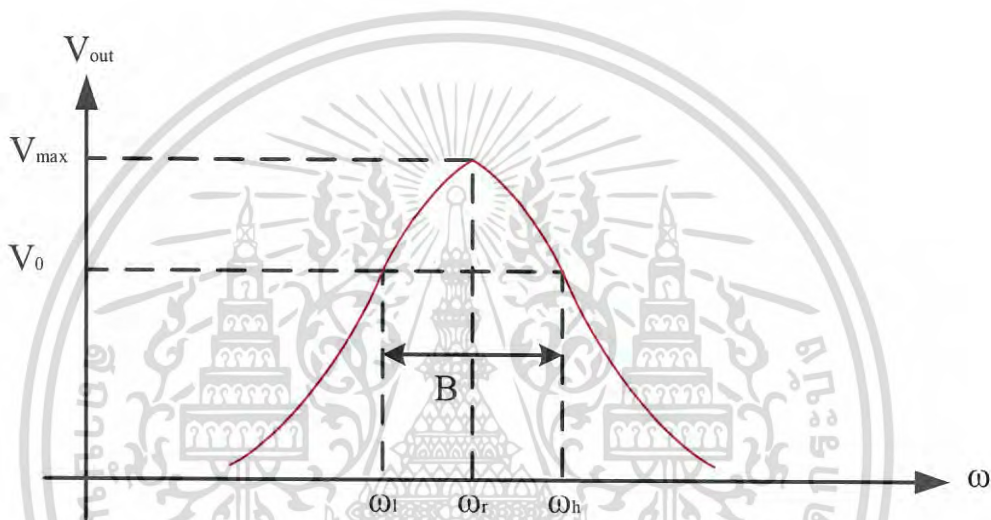
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$R_2 = \frac{2}{BC} \quad (2.14)$$

$$R_1 = \frac{R_2}{2} \quad (2.15)$$

$$R_3 = \frac{R_2}{4Q^2} \quad (2.16)$$

สัญญาณที่ออกมาจากวงจรกรองความถี่เฉพาะความถี่ช่วงแคบนี้ สามารถนำมาเขียนแสดงด้วยกราฟความสัมพันธ์ระหว่างค่าแรงดันไฟฟ้าและความถี่ ดังนี้

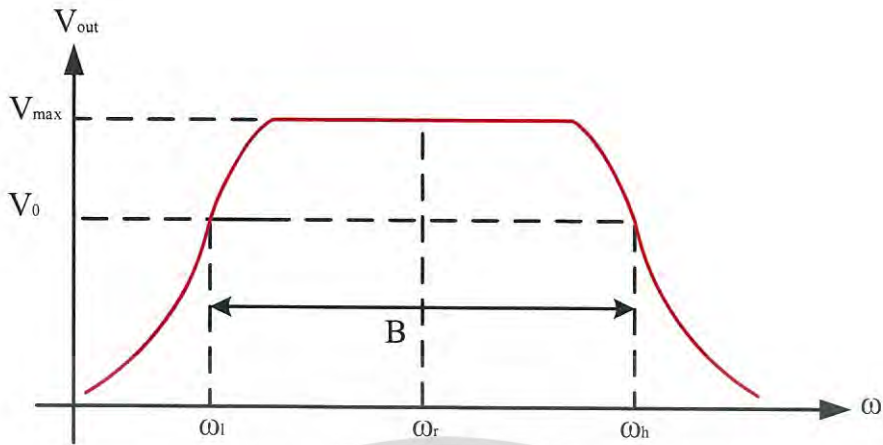


รูปที่ 2.19 กราฟแสดงความสัมพันธ์ระหว่างความต่างศักย์กับความถี่ในวงจรกรองความถี่เฉพาะช่วงความถี่ช่วงแคบ

#### 2.4.3.2 วงจรกรองความถี่เฉพาะความถี่ช่วงกว้าง

การออกแบบวงจรกรองสัญญาณช่วงความถี่ โดยถ้าต้องการเฉพาะความถี่ช่วงกว้าง (wide band) สามารถทำได้โดยการต่อวงจรตามรูปที่ 2.17 เช่นเดียวกับวงจรกรองความถี่เฉพาะความถี่ช่วงแคบ แต่จะเลือกให้ตัวประกอบคุณภาพ (Q factor) มีค่าน้อยกว่า 10 โดยการออกแบบนอกจากนั้นจะเหมือนกับวงจรกรองความถี่เฉพาะความถี่ช่วงแคบทุกประการ

สัญญาณที่ออกมาจากวงจรกรองความถี่เฉพาะความถี่ช่วงกว้างนี้ สามารถนำมาเขียนแสดงด้วยกราฟความสัมพันธ์ระหว่างค่าแรงดันไฟฟ้าและความถี่ ดังรูปที่ 2.20



รูปที่ 2.20 กราฟแสดงความสัมพันธ์ระหว่างความถี่กับความถี่ในวงจรกรองความถี่เฉพาะช่วงความถี่ช่วงกว้าง

## 2.5 วงจรขยายสัญญาณ

วงจรขยายสัญญาณ (amplifier) เป็นส่วนสำคัญในวงจรและระบบอิเล็กทรอนิกส์ที่ประมวลผลสัญญาณแอนะล็อก โดยทั่วไป สัญญาณแอนะล็อกมักมีขนาดเล็ก จึงจำเป็นต้องมีการขยายสัญญาณก่อนที่จะส่งไปยังวงจรส่วนอื่นๆ ต่อไป [2]

### 2.5.1 คุณสมบัติพื้นฐานของวงจรขยาย

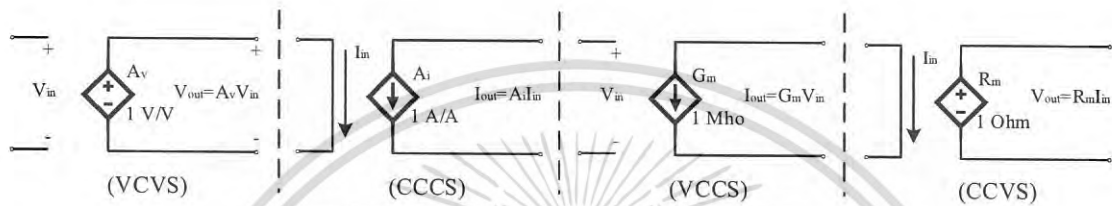
วงจรขยายสัญญาณทางไฟฟ้า สามารถแบ่งออกได้เป็น 4 ประเภท ตามลักษณะของสัญญาณอินพุตและเอาต์พุต ได้แก่ 1) วงจรขยายแรงดัน (voltage amplifier) 2) วงจรขยายกระแส (current amplifier) 3) วงจรขยายทรานส์คอนดักแตนซ์ (transconductance amplifier) และ 4) วงจรขยายทรานส์รีซิสแตนซ์ (transresistance amplifier) โดยวงจรขยายทั้ง 4 ประเภท สามารถแสดงได้ด้วยแบบจำลองในรูปที่ 2.21 ซึ่งในอุดมคติ วงจรขยายแต่ละประเภท มีอัตราขยายความต้านทานอินพุต และความต้านทานเอาต์พุตดังต่อไปนี้

1) วงจรขยายแรงดัน มีอินพุต ( $V_{in}$ ) และเอาต์พุต ( $V_{out}$ ) เป็นแรงดัน มีอัตราขยายแรงดันเท่ากับ  $A_v = V_{out}/V_{in}$  มีความต้านทานอินพุตเป็นอนันต์ ( $R_{in} = \infty$ ) และความต้านทานเอาต์พุตเป็นศูนย์ ( $R_{out} = 0$ ) โดยในทางปฏิบัติ  $R_{in}$  ควรมีค่ามาก และ  $R_{out}$  ควรมีค่าน้อย

2) วงจรขยายกระแส มีอินพุต ( $I_{in}$ ) และเอาต์พุต ( $I_{out}$ ) เป็นกระแส มีอัตราขยายกระแสเท่ากับ  $A_i = I_{out}/I_{in}$  มีความต้านทานอินพุตเป็นศูนย์ ( $R_{in} = 0$ ) และความต้านทานเอาต์พุตเป็นอนันต์ ( $R_{out} = \infty$ ) โดยในทางปฏิบัติ  $R_{in}$  ควรมีค่าน้อย และ  $R_{out}$  ควรมีค่ามาก

3) วงจรขยายทรานส์คอนดักแตนซ์ มีอินพุตเป็นแรงดัน ( $V_{in}$ ) และเอาต์พุตเป็นกระแส ( $I_{out}$ ) มีอัตราขยาย ทรานส์คอนดักแตนซ์เท่ากับ  $G_m = I_{out}/V_{in}$  มีความต้านทานอินพุตเป็นอนันต์ ( $R_{in} = \infty$ ) และความต้านทานเอาต์พุตเป็นอนันต์ ( $R_{out} = \infty$ ) โดยในทางปฏิบัติ  $R_{in}$  และ  $R_{out}$  ควรมีค่ามาก

4) วงจรขยายทรานส์รีซิสแตนซ์ มีอินพุตเป็นกระแส ( $I_{in}$ ) และเอาต์พุตเป็นแรงดัน ( $V_{out}$ ) มีอัตราขยายทรานส์รีซิสแตนซ์เท่ากับ  $R_m = V_{out}/I_{in}$  มีความต้านทานอินพุตเป็นศูนย์ ( $R_{in} = 0$ ) และความต้านทานเอาต์พุตเป็นศูนย์ ( $R_{out} = 0$ ) โดยในทางปฏิบัติ  $R_{in}$  และ  $R_{out}$  ควรมีค่าน้อย



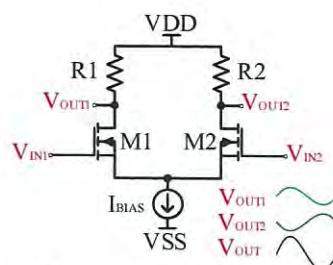
รูปที่ 2.21 แบบจำลองของวงจรขยายทั้ง 4 ประเภท

ตารางที่ 2.2 คุณสมบัติพื้นฐานของวงจรขยาย 4 ประเภทในอุดมคติ

ประเภทของวงจรขยาย	อินพุต	เอาต์พุต	อัตราขยาย	Rin	Rout
วงจรขยายแรงดัน	$V_{in}$	$V_{out}$	$A_v = V_{out}/V_{in}$	$\infty$	0
วงจรขยายกระแส	$I_{in}$	$I_{out}$	$A_i = I_{out}/I_{in}$	0	$\infty$
วงจรขยายทรานส์คอนดักแตนซ์	$V_{in}$	$I_{out}$	$G_m = I_{out}/V_{in}$	$\infty$	$\infty$
วงจรขยายทรานส์รีซิสแตนซ์	$I_{in}$	$V_{out}$	$R_m = V_{out}/I_{in}$	0	0

2.5.2 วงจรขยายผลต่าง

วงจรขยายผลต่าง (differential amplifier) เป็นหนึ่งในวงจรที่สำคัญมากในระบบและวงจรแอนะล็อก เพราะมีคุณสมบัติที่สำคัญหลายประการ เช่น มีช่วงการแกว่งสัญญาณมากขึ้น กำจัดหรือลดทอนผลของสัญญาณรบกวนรบกวนโหมมคร่อมได้ และสามารถลดความเพี้ยนของสัญญาณที่เกิดขึ้นได้ [2]



รูปที่ 2.22 วงจรขยายผลต่าง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 2.5.3 วงจรขยายคาสโคด

รูปที่ 2.23 แสดงวงจรขยายคาสโคด (cascode amplifier) ประกอบด้วยการต่อเรียงกันของ ทรานซิสเตอร์ร่วม (M<sub>1</sub>) และทรานซิสเตอร์ร่วม (M<sub>2</sub>) โดย M<sub>1</sub> ทำหน้าที่แปลง v<sub>in</sub> เป็นกระแส i<sub>d1</sub> และ M<sub>2</sub> ทำงานเป็นบัฟเฟอร์กระแส ส่งผ่าน i<sub>d1</sub> ไปยังโหลด (i<sub>d2</sub> = i<sub>d1</sub>) เพื่อสร้าง v<sub>out</sub> โดยวงจรควรมี M<sub>1</sub> และ M<sub>2</sub> ทำงานในย่านอิมิตัว

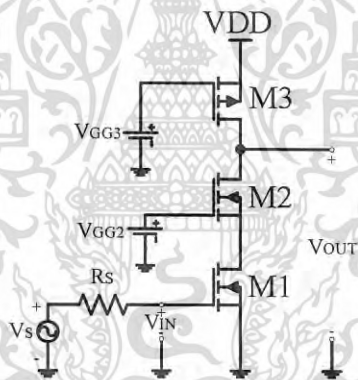
$$M_1 \text{ จะอยู่ในย่านอิมิตัวเมื่อ } V_{GG2} - V_{GS2} \geq V_{GS1} - V_{T1} \longrightarrow V_{in} \leq V_{GG2} - V_{GS2} + V_{T1}$$

$$M_2 \text{ จะอยู่ในย่านอิมิตัวเมื่อ } V_{DS2} \geq V_{GS2} - V_{T2} \longrightarrow V_{out} \geq V_{GG2} + V_{T2}$$

จะได้ว่า แรงดันเอาต์พุตแวงได้สูงสุด  $V_{out(max)} = V_{DD} - V_{SD3(sat)}$

$$\text{แรงดันเอาต์พุตแวงได้ต่ำสุด } V_{out(min)} = V_{DS1(sat)} + V_{DS2(sat)}$$

ซึ่งเมื่อเปรียบเทียบกับวงจรขยายทรานซิสเตอร์ร่วม แสดงว่าวงจรขยายคาสโคดมีแรงดันเอาต์พุตต่ำสุดเพิ่มขึ้น และมีช่วงการแวงแรงดันเอาต์พุตลดลง โดยคาสโคดทรานซิสเตอร์ (M<sub>2</sub>) จะเพิ่มความต้านทานเอาต์พุต และถ้าใช้โหลดความต้านทานสูง จะทำให้อัตราขยายของวงจรมีค่าสูงขึ้น [2]



รูปที่ 2.23 วงจรขยายคาสโคดที่ใช้โหลดแหล่งจ่ายกระแส

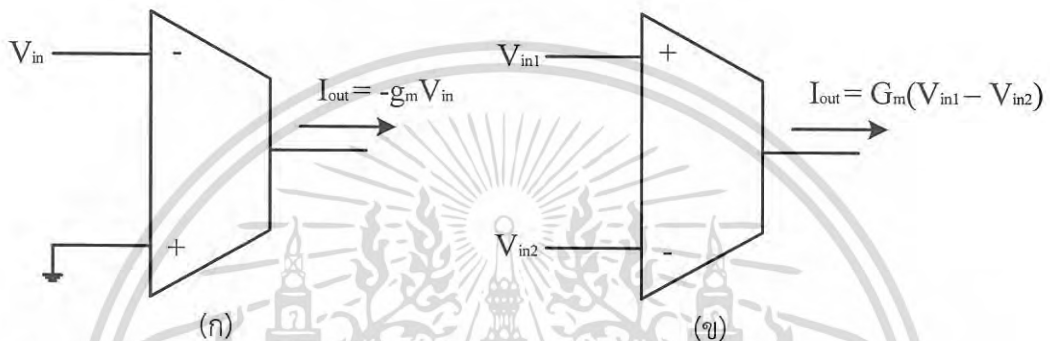
### 2.6 วงจรขยายทรานส์คอนดักเตอร์เชิงเส้น

วงจรถานส์คอนดักเตอร์เชิงเส้น (linear transconductor) ซึ่งเป็นวงจรถานส์คอนดักเตอร์แบบหนึ่ง ที่มีอินพุตเป็นแรงดัน (V<sub>in</sub>) และมีเอาต์พุตเป็นกระแส (I<sub>out</sub>) โดยมีคุณลักษณะการแปลงแรงดันเป็นกระแสที่เป็นเชิงเส้น (linear) และมีค่าทรานส์คอนดักเตอร์เป็น  $G_m = I_{out}/V_{in}$  วงจรถานส์คอนดักเตอร์เชิงเส้นเป็นส่วนประกอบที่สำคัญของวงจรและระบบอิเล็กทรอนิกส์หลายประเภท เช่น วงจรกรองสัญญาณ (filter) วงจรขยายที่ปรับอัตราขยายได้ (variable gain amplifier) [2]

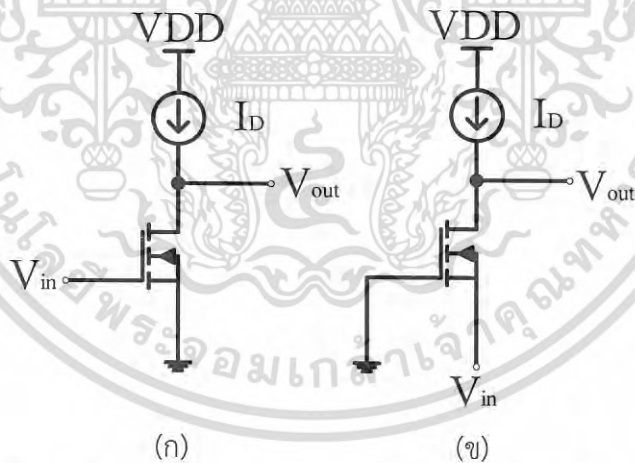
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.6.1 วงจรทรานส์คอนดักเตอร์พื้นฐาน

รูปที่ 2.24 แสดงสัญลักษณ์ของวงจรทรานส์คอนดักเตอร์แบบข้างเดียว (single-ended) และแบบผลต่าง (fully-differential) โดยวงจรทรานส์คอนดักเตอร์ในอุดมคติจะมีค่า  $G_m$  ที่ไม่แปรผันตามขนาดของ  $V_{in}$  และมีความต้านทานอินพุตและเอาต์พุตเป็นอนันต์ ในทางปฏิบัติ วงจรทรานส์คอนดักเตอร์ที่ดี ควรมีความต้านทานอินพุตและเอาต์พุตสูง มีความเป็นเชิงเส้นสูง มีแบนด์วิดท์เพียงพอกับการประยุกต์ใช้งาน และสามารถปรับค่า  $G_m$  ได้ด้วยแรงดันหรือกระแส



รูปที่ 2.24 สัญลักษณ์ของทรานส์คอนดักเตอร์ (ก) แบบเอาต์พุตข้างเดียว และ (ข) แบบเอาต์พุตผลต่าง



รูปที่ 2.25 ทรานส์คอนดักเตอร์ด้วยมอสเฟต (ก) แบบซอร์สรวม และ (ข) แบบเกตร่วม

วงจรทรานส์คอนดักเตอร์พื้นฐานที่ง่ายที่สุด คือมอสเฟตที่ต่อแบบซอร์สรวมหรือแบบเกตร่วม ดังรูปที่ 2.25 (ก) และ 2.25 (ข) ตามลำดับ โดยถ้าสมมติให้มอสเฟตทำงานในย่านอิมิตัว และละเลยผลการเปลี่ยนความยาวช่องนำกระแส ( $\lambda = 0$ ) วงจรในรูปที่ 2.25 (ก) จะมีกระแสเอาต์พุตเป็น

$$i_{OUT} = -i_D = -\frac{\mu_n C_{ox}}{2} \left(\frac{W}{L}\right) (V_{IN} - V_T)^2 \tag{2.17}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และวงจรถ่ายในรูปที่ 2.25 (ข) จะมีกระแสเอาต์พุตเป็น

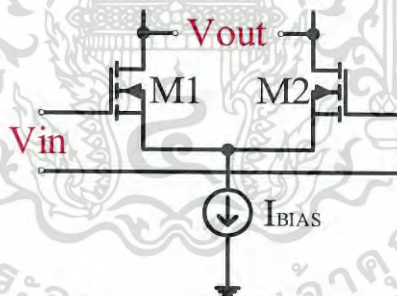
$$i_{OUT} = -i_D = -\frac{\mu_n C_{ox}}{2} \left(\frac{W}{L}\right) (V_G - v_{IN} - V_T)^2 \quad (2.18)$$

ซึ่งแสดงว่า  $i_{OUT}$  เป็นฟังก์ชันกำลังสองของ  $v_{IN}$  และวงจรถ่ายในรูปที่ 2.25 (ก) และ (ข) เป็นวงจรถ่ายทรานส์คอนดักเตอร์แบบไม่เป็นเชิงเส้น แต่ถ้าสมมติให้  $v_{in}$  มีการแกว่งสัญญาณขนาดเล็ก (small-signal) หรือ  $|v_{in}| \ll 2V_{DS(sat)}$  มอสเฟตที่ทำงานในย่านอิมิตัว จะมีคุณลักษณะเป็นทรานส์คอนดักเตอร์เชิงเส้น (แบบสัญญาณขนาดเล็ก) แต่มีช่วงอินพุตเชิงเส้นน้อย

รูปที่ 2.26 แสดงวงจรถ่ายทรานส์คอนดักเตอร์เอาต์พุตผลต่างอย่างง่าย โดยใช้วงจรถ่ายคู่ผลต่าง ถ้าสมมติให้ M1 และ M2 มีขนาดเท่ากัน และทำงานในย่านอิมิตัว วงจรถ่ายจะมีกระแสเอาต์พุตผลต่างเป็น

$$i_{od} = i_{D1} - i_{D2} = \frac{1}{2} \mu_n C_{ox} \left(\frac{W}{L}\right) v_{id} \sqrt{\frac{4I_{SS}}{\mu_n C_{ox} \left(\frac{W}{L}\right)} - v_{id}^2} \quad (2.19)$$

โดย  $v_{id} = v_{IN1} - v_{IN2}$  คือแรงดันอินพุตผลต่าง และจาก (2.19) แสดงว่า  $i_{od}$  เป็นฟังก์ชันที่ไม่เป็นเชิงเส้นของ  $v_{id}$  หรือวงจรถ่ายคู่ผลต่างเป็นวงจรถ่ายทรานส์คอนดักเตอร์แบบไม่เป็นเชิงเส้น แต่ถ้าสมมติให้  $v_{id}$  เป็นสัญญาณขนาดเล็ก หรือ  $|v_{id}| \ll 2\sqrt{I_{SS}/\mu_n C_{ox} \left(\frac{W}{L}\right)} = 2V_{DS1,2(sat)}$  กระแสเอาต์พุตผลต่าง  $i_{od}$  จะสามารถประมาณเป็นฟังก์ชันเชิงเส้นของ  $v_{id}$  ได้ ทำให้วงจรถ่ายคู่ผลต่างมีคุณลักษณะเป็นวงจรถ่ายทรานส์คอนดักเตอร์เชิงเส้นได้ มีช่วงอินพุตเชิงเส้นเล็กน้อย



รูปที่ 2.26 วงจรถ่ายทรานส์คอนดักเตอร์เอาต์พุตผลต่างอย่างง่าย โดยใช้วงจรถ่ายคู่ผลต่าง

### 2.6.2 วิธีการสร้างวงจรถ่ายทรานส์คอนดักเตอร์เชิงเส้น

วงจรถ่ายทรานส์คอนดักเตอร์พื้นฐาน มีช่วงอินพุตที่มีความเป็นเชิงเส้นน้อยมาก และไม่สามารถนำไปใช้งานหลายประเภทที่ต้องการความเป็นเชิงเส้นสูงได้ ในหัวข้อนี้จะกล่าวถึงวิธีการและเทคนิคต่างๆ ในการสร้างวงจรถ่ายทรานส์คอนดักเตอร์เชิงเส้น ซึ่งอาจแบ่งได้เป็น 3 ประเภทใหญ่ ได้แก่ 1) วิธีลดทอนสัญญาณอินพุต (input signal attenuation) 2) วิธีหักล้างความไม่เป็นเชิงเส้น (non-linearity cancellation) และ 3) วิธีถดถอยซอร์ส (source degeneration) โดยอาจใช้วิธีต่างๆ ผสมผสานกันเพื่อสร้างวงจรถ่ายทรานส์คอนดักเตอร์ที่มีความเป็นเชิงเส้นสูง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

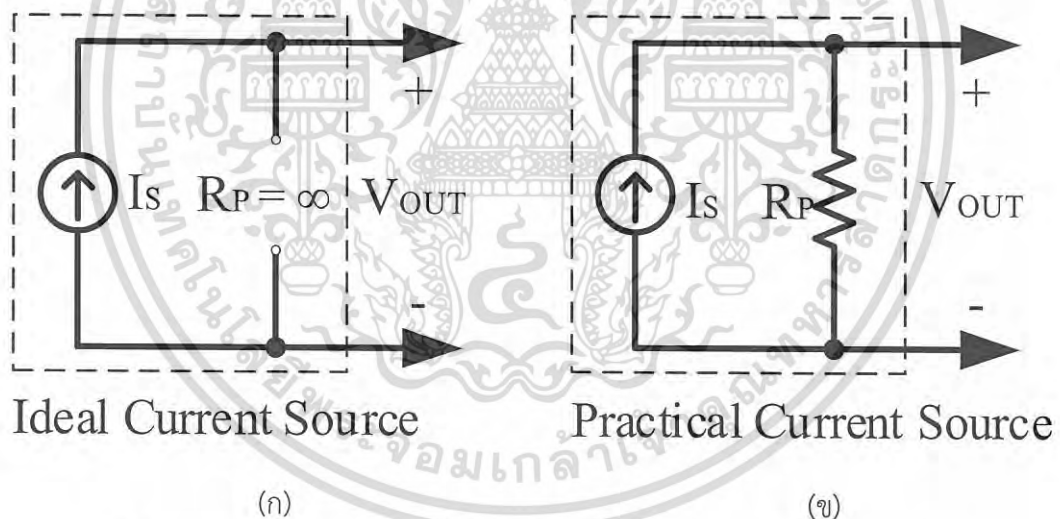
### 2.6.2.1 วิธีถดถอยซอร์ส

จากวงจรทรานส์คอนดักเตอร์พื้นฐาน แสดงว่า มอสเฟตเป็นทรานส์คอนดักเตอร์ที่แปลง  $V_{in}$  เป็น  $i_{out}$  ด้วยความสัมพันธ์ของ  $i_D$  และ  $V_{GS}$  ซึ่งเป็นฟังก์ชันยกกำลังสอง ทำให้มีความไม่เป็นเชิงเส้นสูง วิธีถดถอยซอร์สเป็นการป้อนกลับแบบลบ เพื่อลดบทบาทของมอสเฟตในการแปลง  $V_{in}$  ให้เป็น  $i_{out}$  และใช้ตัวต้านทานแทน ทำให้ทรานส์คอนดักเตอร์เป็นเชิงเส้นมากขึ้น

## 2.7 วงจรแหล่งจ่ายกระแส

### 2.7.1 แหล่งจ่ายกระแสพื้นฐาน

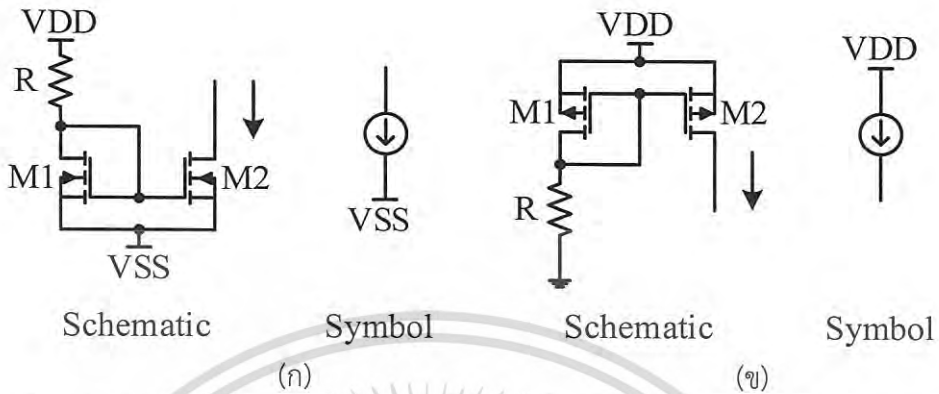
รูปที่ 2.27 แสดงแหล่งจ่ายกระแสในอุดมคติและในทางปฏิบัติ ในทางอุดมคติ แหล่งจ่ายกระแสจะจ่ายกระแสคงที่โดยไม่ผันแปรตามแรงดันตกคร่อม ซึ่งแสดงว่าแหล่งจ่ายกระแสในอุดมคติมีความต้านทานเอาต์พุตเป็นอนันต์ แต่ในทางปฏิบัติ แหล่งจ่ายกระแสจะมีความต้านทานเอาต์พุตที่จำกัด และต่อมการแรงดันตกคร่อมน้อยที่สุดเท่ากับ  $V_{min}$  เพื่อให้จ่ายกระแสได้คงที่ [2]



รูปที่ 2.27 (ก) แหล่งจ่ายกระแสในอุดมคติ (ข) แหล่งจ่ายกระแสในทางปฏิบัติ

สามารถสร้างแหล่งจ่ายกระแสอย่างง่ายด้วยมอสเฟตในย่านอิมิตัว โดยถ้าใช้ NMOS ในย่านอิมิตัวจะเป็นแหล่งจ่ายกระแสแบบดึงเข้า (current sink) และถ้าใช้ PMOS ในย่านอิมิตัวจะเป็นแหล่งจ่ายกระแสแบบจ่ายออก (current source)

## 2.7.2 วงจรสะท้อนกระแส



รูปที่ 2.28 วงจรสะท้อนกระแสพื้นฐาน (ก) แบบดึงกระแส (ข) แบบจ่ายกระแส

วงจรสะท้อนกระแส (current mirror) เป็นส่วนสำคัญในการจ่ายกระแสจากแหล่งจ่ายกระแสไปยังส่วนวงจรต่างๆ โดยวงจรสะท้อนกระแสรับกระแสอินพุตและให้กระแสเอาต์พุตที่มีค่าเท่ากัน หรือเป็นจำนวนเท่าของกระแสอินพุต และอาศัยหลักการพื้นฐานที่ใช้มอสเฟต 2 ตัว (หรือมากกว่า) ที่มีแรงดันเกต-ซอร์สเท่ากัน เพื่อให้กระแสเดรนมีค่าเท่ากัน หรือเป็นไปตามอัตราส่วนขนาดของมอสเฟตทั้ง 2 ตัว (หรือมากกว่า) [2]

รูปที่ 2.28 แสดงวงจรสะท้อนกระแสพื้นฐานแบบดึงกระแสที่ใช้ NMOS และแบบจ่ายกระแสที่ใช้ PMOS โดยประกอบด้วย มอสเฟตอินพุต  $M_1$  ที่มีเกตต่อกับเดรน (หรือต่อแบบไดโอด) ทำหน้าที่รับกระแสอินพุต และมอสเฟตเอาต์พุต  $M_2$  ทำหน้าที่สะท้อนกระแสอินพุตและให้กระแสเอาต์พุต โดยมอสเฟตทั้งสองตัวทำงานในย่านอิมิตัว เมื่อวิเคราะห์วงจรในรูปที่ 2.28 (ก) ซึ่งมี  $M_1$  และ  $M_2$  ทำงานในย่านอิมิตัว และมี  $V_{GS1} = V_{GS2}$  จะได้  $r_{in} = 1/g_{m1}$   $r_{out} = r_{ds2} = 1/\lambda_{D2}$  และ  $V_{min} = V_{DS2(sat)}$  และ

$$\frac{I_{out}}{I_{in}} = \frac{(\mu_n C_{ox})_2 (W/L)_2 (V_{GS} - V_{T2})^2 (1 - \lambda V_{DS2})}{(\mu_n C_{ox})_1 (W/L)_1 (V_{GS} - V_{T1})^2 (1 - \lambda V_{DS1})} \quad (2.20)$$

โดยทั่วไป ถ้าสมมติให้  $M_1$  และ  $M_2$  มีคุณสมบัติทางกายภาพเหมือนกัน หรือ  $(\mu_n C_{ox})_1 = (\mu_n C_{ox})_2$  และ  $V_{T1} = V_{T2}$  จะได้

$$\frac{I_{out}}{I_{in}} = \frac{(W/L)_2 (1 + \lambda V_{DS2})}{(W/L)_1 (1 + \lambda V_{DS1})} \quad (2.21)$$

และถ้าสมมติให้  $V_{DS1} = V_{DS2}$  จะได้

$$\frac{I_{out}}{I_{in}} = \frac{(W/L)_2}{(W/L)_1} \quad (2.22)$$

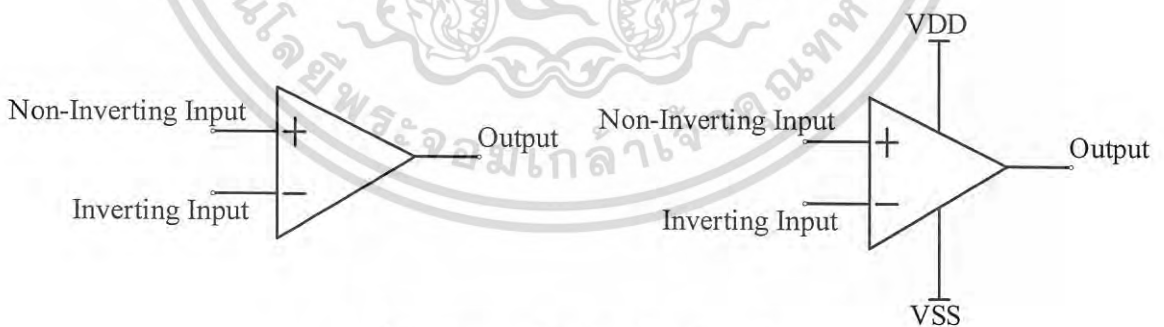
ดังนั้น อัตราส่วนสะท้อนกระแส ( $I_{out}/I_{in}$ ) จะเป็นฟังก์ชันของอัตราส่วนขนาดทางกายภาพ ( $W/L$ ) ของมอสเฟต ซึ่งสามารถกำหนดได้ตามความต้องการ

จาก (2.20) แสดงว่ามี 3 ปัจจัยที่ทำให้อัตราส่วนการสะท้อนกระแสผิวดันไปจากในกรณีอุดมคติใน (2.22) ได้แก่ (1) ผลการเปลี่ยนแปลงความยาวช่องนำกระแส (หรือผลของ  $\lambda$ ) (2) ผลการผันแปรของตัวแปรในกระบวนการสร้าง  $\mu_n C_{ox}$  และ  $V_T$  และ (3) ผลของความไม่สมพงษ์ของขนาดกายภาพ  $W$  และ  $L$  ของมอสเฟต

## 2.8 วงจรเปรียบเทียบสัญญาณ

### 2.8.1 พื้นฐานของออปแอมป์

ออปแอมป์ (Op-Amp) เป็นชื่อย่อสำหรับเรียกวงจรรขยายที่มาจาก Operating Amplifier เป็นวงจรรขยายแบบต่อตรง (direct coupled amplifier) ที่มีอัตราขยายสูงมาก ใช้การป้อนกลับแบบลบไปควบคุมลักษณะการทำงาน ทำให้ผลการทำงานของวงจรไม่ขึ้นกับตัวแปรภายในของออปแอมป์ วงจรภายในประกอบด้วยวงจรรขยายที่ต่ออนุกรมกันหลายภาค คือวงจรรขยายดิฟเฟอเรนเชียลด้านทางเข้า วงจรรขยายดิฟเฟอเรนเชียลภาคที่สอง วงจรเลื่อนระดับและวงจรรขยายกำลังด้านทางออก สัญญาณที่ใช้แทนออปแอมป์จะเป็นรูปสามเหลี่ยม ไอซีออปแอมป์เป็นไอซีที่แตกต่างไปจากลิเนียร์ไอซีอื่นๆ ไป คือไอซีออปแอมป์มีขาอินพุท 2 ขา เรียกว่าขาเข้าไม่กลับเฟส (non-inverting Input) หรือขาบวก และขาเข้ากลับเฟส (inverting Input) หรือขาลบ ส่วนทางออกมีเพียงขาเดียว เมื่อสัญญาณป้อนเข้าขาไม่กลับเฟส สัญญาณทางด้านออกจะมีเฟสตรงกับทางด้านเข้า แต่ถ้าป้อนสัญญาณเข้าที่ขาเข้ากลับเฟส สัญญาณทางด้านออกจะมีเฟสต่างไป 180 องศา จากสัญญาณทางด้านเข้า สัญญาณออปแอมป์จะแสดงดังรูปที่ 2.29 [5]

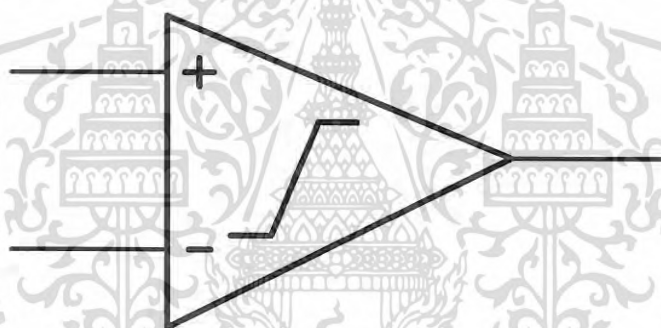


รูปที่ 2.29 แสดงสัญลักษณ์ออปแอมป์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 2.8.2 วงจรเปรียบเทียบแรงดัน

ออปแอมป์ สามารถนำไปใช้งานในการสร้างเป็นวงจรเปรียบเทียบแรงดันได้ คือการเปรียบเทียบสัญญาณสองสัญญาณโดยใช้วงจรออปแอมป์ ดังนั้นวงจรออปแอมป์เปรียบเทียบแรงดันจึงต้องมีอินพุต 2 อินพุต อินพุตหนึ่งสำหรับรับค่าแรงดันอ้างอิง (reference voltage,  $V_{ref}$ ) แรงดันอ้างอิง หมายถึง แรงดันที่ตั้งค่าไว้คงที่ ส่วนอีกขาหนึ่งสำหรับรับสัญญาณอินพุต (input voltage,  $V_{in}$ ) สัญญาณอินพุต คือ สัญญาณใดๆ ที่ต้องการนำมาเปรียบเทียบกับค่าแรงดันอ้างอิง หากแรงดันอินพุตป้อนเข้าขาบวก (+) เรียกว่าวงจรเปรียบเทียบแรงดันแบบไม่กลับเฟส และถ้าแรงดันอินพุตป้อนเข้าขาลบ (-) เรียกว่าวงจรเปรียบเทียบแรงดันแบบกลับเฟส ส่วนแรงดันอ้างอิงนั้นมี 3 ลักษณะคือ แรงดันอ้างอิงเป็นบวก แรงดันอ้างอิงเป็นลบ และแรงดันอ้างอิงเป็นศูนย์ ผังการแบ่งชนิดของวงจรเปรียบเทียบแรงดันที่ใช้ ออปแอมป์แสดงในรูปที่ 2.30 และระดับแรงดันของเอาต์พุตจะถูกจำกัดอยู่ที่แรงดันที่ป้อนให้กับออปแอมป์ ( $+V_{DD}$  และ  $-V_{SS}$ ) โดยสามารถเขียนวงจร และสัญลักษณ์ได้ดังรูปที่ 2.31 [6]



รูปที่ 2.30 แสดงสัญลักษณ์ของวงจรเปรียบเทียบแรงดัน

## 2.9 วงจรดิจิทัล

### 2.9.1 ลอจิกเกตพื้นฐาน

เครื่องคอมพิวเตอร์ เครื่องคำนวณเลข และอุปกรณ์ทางดิจิทัลมากมายที่สามารถทำงานให้กับมนุษย์ได้อย่างน่าอัศจรรย์นั้น ล้วนประกอบขึ้นจากอุปกรณ์และวงจรทางดิจิทัล ที่มีการทำงานในลักษณะของลอจิก และวงจรดิจิทัลนั้น จะมีส่วนประกอบพื้นฐาน คือ ลอจิกเกต (logic gate) ซึ่งจะมีการทำงานเหมือนระบบเลขไบนารี (มีเลข 0 กับเลข 1) ดังนั้น บุคคลที่ต้องทำงานหรือเกี่ยวข้องกับระบบดิจิทัล อิเล็กทรอนิกส์ จำเป็นอย่างยิ่งที่จะต้องเข้าใจและใช้งานได้อย่างถูกต้องเกี่ยวกับการทำงานแบบไบนารีของลอจิกเกต (logic gate) การทำงานของลอจิกเกตพื้นฐาน เช่น AND, OR, NOT, NOR และ NAND เพื่อเป็นพื้นฐานในการสร้างวงจรลอจิกที่ซับซ้อนต่อไป [7]

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

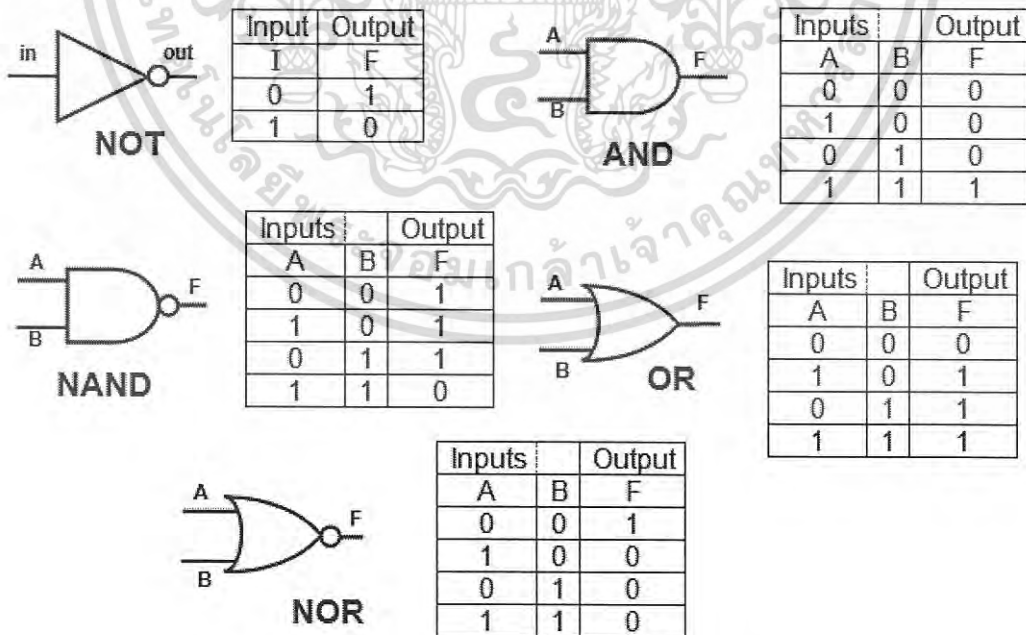
## 2.9.2 ค่าคงที่ลอจิกและตัวแปรลอจิก

พีชคณิตทางลอจิก ใช้สำหรับหาข้อเท็จจริงต่างๆ เกี่ยวกับการกระทำทางลอจิก ซึ่งจะแตกต่างกับพีชคณิต ทั่วๆ ไป ตรงที่พีชคณิตทางลอจิกประกอบด้วยชุดของตัวคงที่และตัวแปรที่มีค่าได้เพียง 2 ค่าเท่านั้น คือ 0 และ 1 ตัวแปรนี้จะเรียกว่า ตัวแปรลอจิก (logic variables) อาจแทนด้วยตัวอักษร เช่น A, B, C, a, b, c,... ฯลฯ สำหรับค่าของตัวแปรลอจิกที่มีค่าเป็น 0 หรือ 1 ที่เวลาต่างๆ กันนั้น เราจะเรียกว่า ระดับลอจิก (logic level) ดังนั้น ค่าระดับแรงดันไฟฟ้าของวงจรดิจิทัลที่ขั้วอินพุตและเอาต์พุตของวงจรสามารถแทนได้ด้วยระดับลอจิก เช่น ระดับแรงดันจาก 2 - 5 โวลต์ ให้มีค่าเป็นลอจิก 1 ดังนั้นค่าแรงดันในวงจรดิจิทัลจะมีระดับลอจิกเป็น 0 หรือ 1 ก็ขึ้นอยู่กับค่าจริงของการทำงานของวงจร [7]

## 2.9.3 การกระทำทางลอจิกพื้นฐาน

สำหรับตัวแปรลอจิกดังที่ได้กล่าวมาแล้ว สามารถนำมากระทำกันด้วยตัวกระทำทางลอจิกพื้นฐาน มี 3 แบบ [7] คือ

1. การคูณทางลอจิก เรียกว่า การคูณแบบ AND หรือ การกระทำ AND มีสัญลักษณ์ คือ เครื่องหมายคูณแบบจุด (.)
2. การบวกทางลอจิก เรียกว่า การบวกแบบ OR หรือ การกระทำ OR มีสัญลักษณ์ คือ เครื่องหมายบวก (+)
3. การคอมพลิเมนต์ทางลอจิก หรือการกลับค่า เรียกว่า การกระทำ NOT มีสัญลักษณ์คือขีดบน (-)



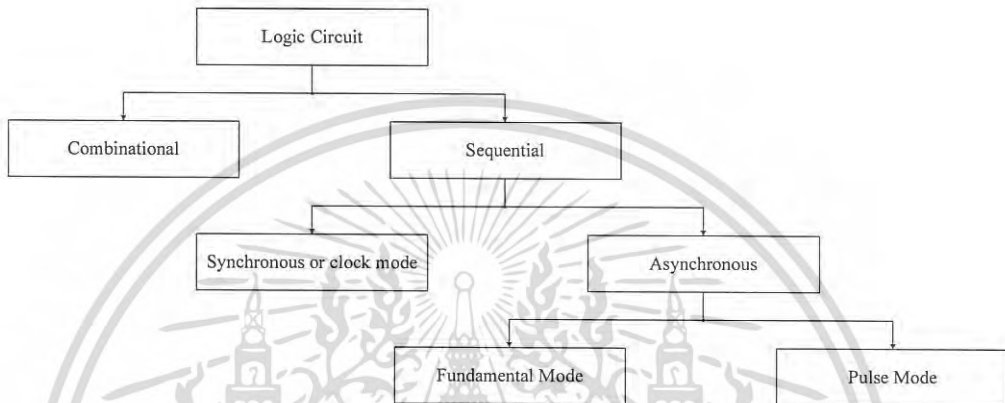
รูปที่ 2.31 แสดงตารางค่าความจริงและบูลีนของลอจิกเกต

(ที่มา: [http://www.schoolphysics.co.uk/age14-16/Electronics/text/Logic\\_gates/index.html](http://www.schoolphysics.co.uk/age14-16/Electronics/text/Logic_gates/index.html))

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

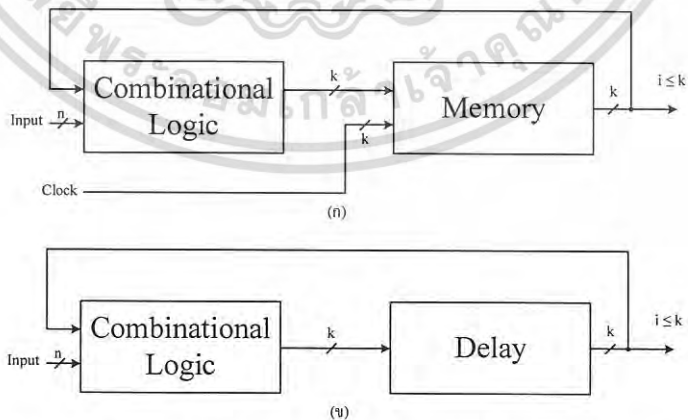
2.9.4 วงจรซีควนเชียล (Sequential Logic Circuit)

วงจรลอจิกทั้งหมดสามารถจะจัดแบ่งได้เป็น 2 ประเภท คือ วงจรคอมไบเนชันนอล และวงจรซีควนเชียลตามรูปที่ 2.33 ลักษณะของวงจรคอมไบเนชันนอลนั้นสัญญาณเอาต์พุตจะขึ้นอยู่กับสัญญาณอินพุตเพียงอย่างเดียว แต่ลักษณะของวงจรซีควนเชียลสัญญาณเอาต์พุตจะขึ้นอยู่กับสัญญาณอินพุตและค่าสัญญาณเอาต์พุตเดิม ในส่วนของวงจรซีควนเชียลนี้ [8]



รูปที่ 2.32 แสดงการจำแนกวงจรลอจิก

วงจรลอจิกแบบซีควนเชียลแบ่งออกเป็น 2 แบบ คือซิงโครนัสและอะซิงโครนัส โดยมีแผนผังบล็อกตามรูปที่ 2.34 จะเห็นได้ว่าสัญญาณเอาต์พุตจะเกิดจากสัญญาณอินพุตจากภายนอกกับสัญญาณเอาต์พุต เดิมที่ป้อนกลับมาในกรณีของวงจรแบบซิงโครนัสจะมีสัญญาณควบคุม(สัญญาณนาฬิกา) เป็นส่วนควบคุม อุปกรณ์ความจำให้ทำไปพร้อมๆกัน ส่วนวงจรแบบอะซิงโครนัสจะไม่ต้องใช้สัญญาณนาฬิกา



รูปที่ 2.33 แผนผังบล็อกของวงจรซีควนเชียล (ก) แบบซิงโครนัส (ข) แบบอะซิงโครนัส

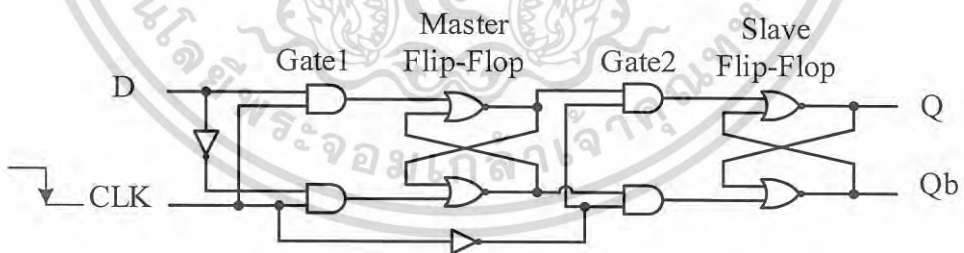
### 2.9.5 ฟลิปฟลอป (Flip-Flop)

อุปกรณ์ความจำ หรืออุปกรณ์ที่สามารถเก็บสถานะทางลอจิกได้ เป็นอุปกรณ์พื้นฐานสำหรับ วงจรซีควนเชียล อุปกรณ์พื้นฐานตัวนี้มีสถานะเพียง 2 สถานะ ทั่วๆ ไปเรียกว่า “bistable หรือ Flip Flop” [8]

#### 2.9.5.1 Master-Slave Flip-Flop

เป็นฟลิปฟลอปที่ประกอบขึ้นจากฟลิปฟลอป 2 ตัวต่อเรียงกัน โดยฟลิปฟลอปตัวแรก จะรับอินพุตที่เข้ามาและทำงานตามค่าอินพุตที่เข้ามานั้น แล้วส่งผลออกไปที่เอาต์พุตของตัวมันที่ต่อเข้ากับฟลิปฟลอปตัวที่สอง โดยฟลิปฟลอปตัวที่สองจะทำงานเป็น D Flip-Flop ที่รับค่าที่ออกมาจากฟลิปฟลอปตัวแรกและถ่ายทอดออกไปที่เอาต์พุตของมันซึ่งเป็นเอาต์พุตของวงจร ในการทำงานนั้นจะควบคุมการทำงานของฟลิปฟลอปทั้งสองตัวให้ทำงานไม่พร้อมกัน ให้ฟลิปฟลอปตัวแรกทำงานก่อนที่สัญญาณขึ้นของ Clock เพื่อสร้างเอาต์พุตที่ต้องการ ตัวที่สองทำงานทีหลังที่ขาลงของสัญญาณ Clock เพื่อส่งเอาต์พุตที่ออกมาจากตัวที่ 1 ไปที่เอาต์พุต โดยที่ที่ขาขึ้นของ Clock ฟลิปฟลอปแรกทำงาน ตัวที่สองจะไม่ทำงาน เอาต์พุตของตัวที่ 1 ที่เกิดขึ้นจะรอที่อินพุตของตัวที่สอง และเมื่อถึงขาลงของ Clock ฟลิปฟลอปตัวแรกจะไม่ทำงาน แต่ตัวที่ 2 ทำงาน ทำให้ค่าเอาต์พุตที่ต่อกับอินพุตของตัวที่สอง (D Flip-Flop) ถูกส่งออกไปที่เอาต์พุต

สรุปการทำงานของ Master-Slave Flip-Flop จะให้ผลเหมือนกับมีฟลิปฟลอปตัวเดียว แต่ค่าเอาต์พุตของวงจรจะเกิดขึ้นเมื่อขาลงของสัญญาณ Clock ทำให้สามารถควบคุมเวลาการเกิดเอาต์พุตได้



รูปที่ 2.34 ฟลิปฟลอปแบบ Master-Slave D Flip-Flop แบบ negative edge-triggered

## บทที่ 3

### การดำเนินการและการออกแบบ

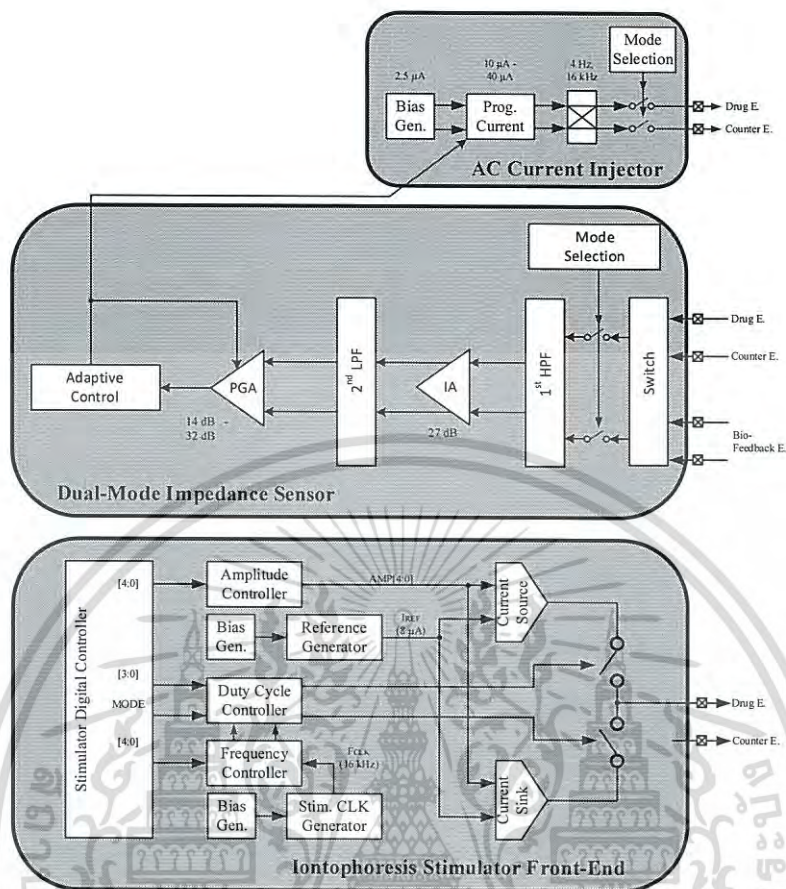
#### 3.1 วงจรรวมสำหรับระบบส่งยาผ่านผิวหนัง

การออกแบบวงจรรวมสำหรับระบบส่งยาผ่านผิวหนังนี้ ใช้เทคโนโลยีซีมอส  $0.35\ \mu\text{m}$  แรงดันไฟเลี้ยงวงจร  $3.3\ \text{V}$  วงจรสามารถควบคุมตัวแปรต่างๆ ให้มีความเหมาะสมกับการทำงานของอุปกรณ์ได้โดยอัตโนมัติ โดยในปฏิญานพจน์เล่มนี้ ได้ทำการศึกษาและออกแบบวงจรส่วนสำคัญซึ่งแบ่งออกได้เป็น 3 ส่วนดังนี้

1. วงจรแหล่งจ่ายไฟกระแสสลับ (AC Current Injector) สามารถจ่ายไฟกระแสสลับ  $10 - 40\ \mu\text{A}_{\text{p-p}}$  ความถี่  $16\ \text{kHz}$  เพื่อให้วงจรส่วนตรวจจับการเปลี่ยนแปลงอิมพีแดนซ์สองโหมด (DMIS) สามารถตรวจจับการเปลี่ยนแปลงอิมพีแดนซ์ของโหนดและผิวหนังได้ โดยวงจรสามารถปรับปริมาณกระแสไฟสลับที่จ่ายเข้าสู่ผิวหนังได้ เพื่อให้วงจรมีกำลังงานสูญเสียที่น้อยที่สุด

2. วงจรตรวจจับการเปลี่ยนแปลงอิมพีแดนซ์สองโหมด (Dual-Mode Impedance Sensor:DMIS) สามารถตรวจจับการเปลี่ยนแปลงอิมพีแดนซ์ของโหนดและผิวหนังในย่าน  $5 - 50\ \text{k}\Omega$  และ  $5\ \Omega - 1\ \text{k}\Omega$  ตามลำดับ ในส่วนวงจรตรวจจับการเปลี่ยนแปลงอิมพีแดนซ์สองโหมด (DMIS) อัตรขยายของวงจร Programmable Gain Amplifier (PGA) และกระแสของวงจรแหล่งจ่ายไฟกระแสสลับ (AC Current Injector) จะถูกควบคุมให้มีการสูญเสียกำลังน้อยที่สุด

3. วงจรแหล่งจ่ายไฟกระแสกระตุ้น (Iontophoresis Stimulator Front-End: ISFE) สามารถปรับกระแสกระตุ้นในย่าน  $62 - 570\ \mu\text{A}$  เพื่อควบคุมปริมาณยาที่เข้าสู่ร่างกายผ่านทางผิวหนังได้โดยอัตโนมัติ



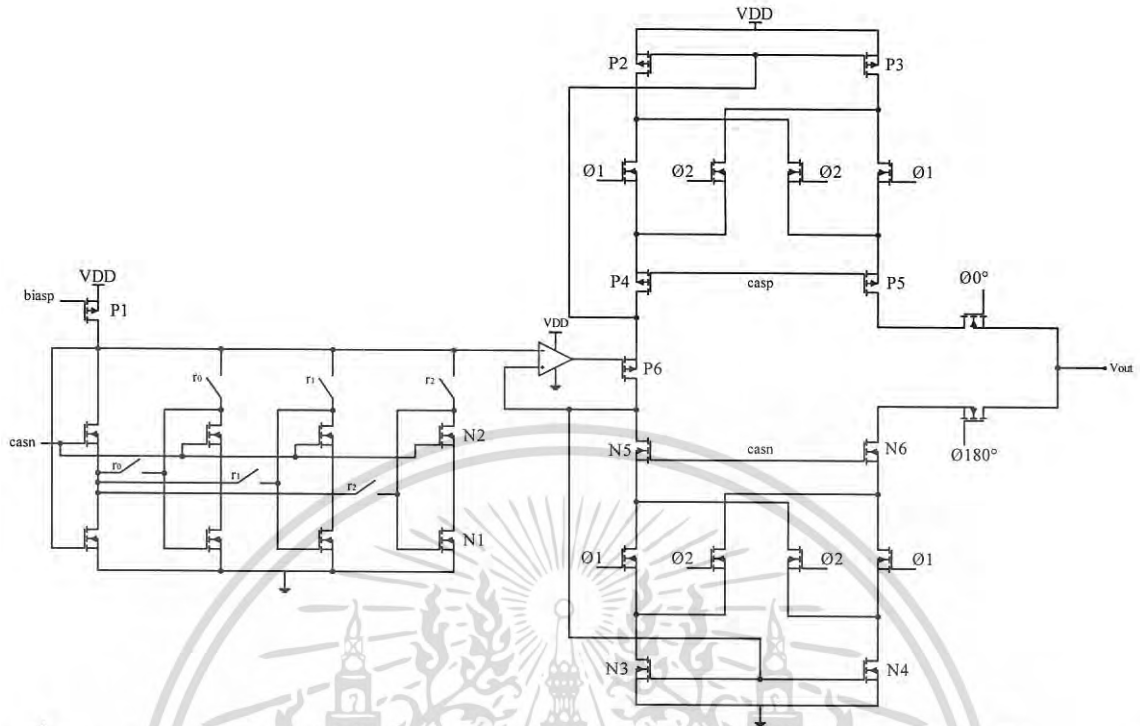
รูปที่ 3.1 บล็อกโคโตะแกรมของวงจรรวมสำหรับระบบส่งยาผ่านผิวหนัง

### 3.2 วงจรแหล่งจ่ายไฟกระแสสลับ (AC Current Injector)

วงจรแหล่งจ่ายไฟกระแสสลับที่มีขนาด  $10 - 40 \mu\text{A}_{\text{p-p}}$  ความถี่  $16 \text{ kHz}$  ทำการออกแบบโดยที่ไฟฟ้ากระแสตรงถูกสร้างจากส่วนไบอัส โดยวงจรในส่วนนี้จะมีค่าขึ้นกับส่วนอ้างอิงแบนด์เกรป และส่วนไฟฟ้ากระแสสลับถูกสร้างโดยการผสมระหว่างแหล่งจ่ายไฟกระแสตรง คือแหล่งจ่ายกระแสตึง (DC Current Source) และแหล่งจ่ายกระแสตูด (DC Current Sink) ที่ความถี่เดียวกัน ซึ่งก็คือชอปเปอร์ มอดูเลเตอร์ (chopper modulators)

ในการออกแบบวงจร ส่วนประกอบทางไฟฟ้ากระแสตรงของแหล่งจ่ายกระแสสลับจะต้องถูกกำจัดออกให้มากที่สุดเท่าที่เป็นไปได้ และเนื่องจากการชอปป์ (chopping) ในระบบที่มีความกว้างแบนด์วิธที่จำกัด อาจส่งผลให้เกิดฮาร์โมนิกที่สูง ดังนั้น เพื่อป้องกันการเกิดฮาร์โมนิกที่สอง ควรจะต้องออกแบบให้วงจรแหล่งจ่ายกระแสตึงและตูดมีความสมพงษ์กัน ซึ่งสามารถทำได้โดยการใช้วิธีการทำเสถียรภาพแบบชอปเปอร์ (chopper stabilizing) สะท้อนกระแส  $P_1, P_2$  และ  $N_1, N_2$  ทั้งหมด 4 ครั้ง ณ ความถี่ทำงานของการชอปเปอร์ มอดูเลเตอร์ โดยในการออกแบบวงจรมีต้องการความถี่ของกระแสที่ฉีดเข้าสู่ผิวหนัง คือ  $16 \text{ kHz}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

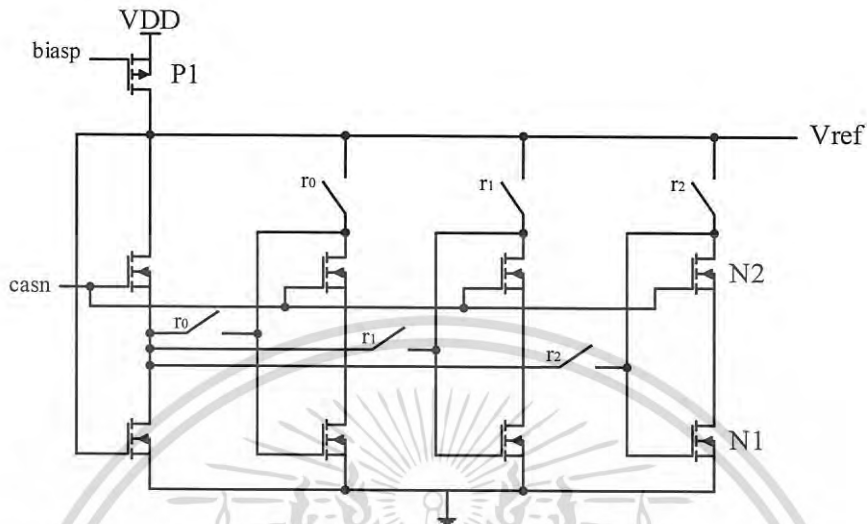


รูปที่ 3.2 วงจรแหล่งจ่ายไฟกระแสสลับ เสถียรภาพแบบชอปเปอร์ (chopper-stabilized AC current source) ที่ทำการออกแบบ

ในส่วนของวงจรแหล่งจ่ายไฟกระแสสลับ เสถียรภาพแบบชอปเปอร์ สัญญาณที่ควบคุมสวิตช์  $\phi_1$ ,  $\phi_2$  จะสลับกันทำงาน โดยใช้หลักการเหมือนวงจรผสมสัญญาณ (mixer circuit) ที่จะเป็นการผสมรวมสัญญาณด้วยกัน โดยในการออกแบบนี้ ก็คือการผสมสัญญาณระหว่างแหล่งจ่ายไฟกระแสตรง (แหล่งจ่ายกระแสตึงและแหล่งจ่ายกระแสตูด) ที่ความถี่เดียวกันซึ่งก็คือชอปเปอร์ มอดูเลเตอร์ ในขณะที่ทางออกของวงจรจะต้องให้สัญญาณควบคุมสวิตช์ที่กลับเฟสกัน 180 องศา เพื่อให้วงจรทำงานในลักษณะของแหล่งจ่ายกระแสตึงและแหล่งจ่ายกระแสตูด โดยในขณะที่สวิตช์  $\phi_0$  ได้รับลอจิกสูง จะมีกระแสไหลจาก VDD ผ่าน P3, P5 และสวิตช์  $\phi_0$  ไหลเข้าสู่โหนด ในขณะที่เมื่อสวิตช์  $\phi_0$  ได้รับลอจิกสูง กระแสที่สะสมที่โหนดจะถูกดูดผ่านสวิตช์  $\phi_{180}$ , N6, N4 ลงสู่กราวด์

สัญญาณนี้จะเป็นสัญญาณที่กำหนดความถี่ของสัญญาณกระแสที่ต้องการ โดยการออกแบบสัญญาณควบคุมสวิตช์ จะสามารถกำหนดความถี่และดิวตี้ ไซเคิล (duty cycle) ของสัญญาณไฟกระแสสลับได้ ซึ่งก็คือความถี่ 16 kHz

### 3.2.1 วงจรสร้างแรงดันอ้างอิง (Voltage reference)



รูปที่ 3.3 วงจรสร้างแรงดันอ้างอิง

วงจรสร้างแรงดันอ้างอิงที่ทำการออกแบบ จะสร้างแรงดันอ้างอิง 4 ระดับ โดยรับสัญญาณควบคุมสวิตช์ ( $r_0, r_1, r_2$ ) จากส่วนวงจรควบคุม (adaptive control) เพื่อนำไปใช้ปรับขนาดของกระแสไฟสลับจากวงจรเสถียรภาพแบบชอปเปอร์ให้ได้ 4 ระดับ คือ  $10 - 40 \mu A_{p-p}$  ความถี่  $16 \text{ kHz}$  โดยการออกแบบจะใช้หลักการว่าวงจรทั้ง 4 กิ่ง เปรียบเสมือนตัวต้านทานที่ต่อขนานกัน หากต้องการระดับแรงดันที่น้อย จะต้องใช้ตัวต้านทานต่อขนานกัน เพื่อลดค่าความต้านทานลง ซึ่งจะทำให้แรงดันอ้างอิงที่ตกคร่อม ( $V_{ref}$ ) มีค่าลดลง โดยจากการออกแบบวงจรเสถียรภาพแบบชอปเปอร์ จะได้ว่า ณ ระดับของกระแสไฟสลับแต่ละระดับ จะต้องใช้แรงดันอ้างอิง ดังตารางที่ 3.1

ตารางที่ 3.1 ขนาดแรงดันอ้างอิงที่ต้องใช้ ณ ระดับของกระแสไฟสลับแต่ละระดับ

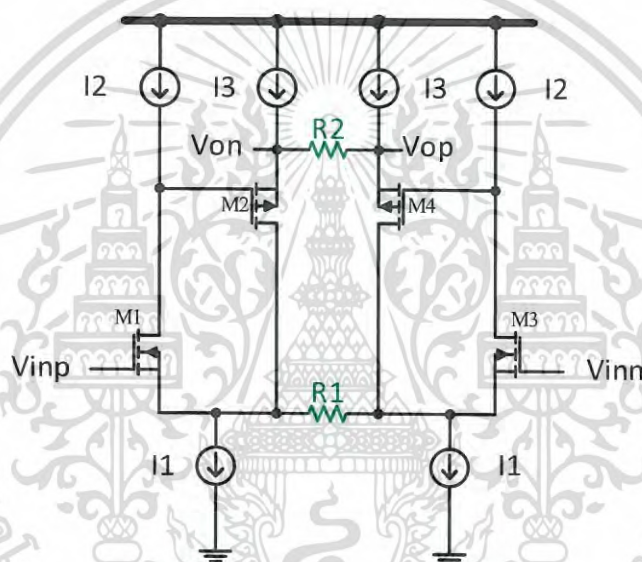
ระดับกระแสไฟสลับ ( $\mu A_{p-p}$ )	ระดับแรงดันอ้างอิง (V)
10	1.00
20	1.20
30	1.54
40	1.80

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 3.3 วงจรตรวจจับสนิมพีแดนซ์สองโหมด Dual-Mode Impedance Sensor (DMIS)

#### 3.3.1 วงจรขยายอินสตรูเมนต์ (Instrumentation Amplifier: IA)

การออกแบบวงจร ทำการออกแบบวงจรขยายอินสตรูเมนต์ (IA) แบบ Current Feedback IA โดยเป็นวงจรที่มีเพียง 4 กิ่งขนานกัน ซึ่งไม่จำเป็นต้องใช้อุปแอมป์ ทำให้สามารถลดขนาดของวงจรรวมและกำลังสูญเสียที่เกิดขึ้นได้ โดยกระแส  $I_1$  จะถูกใช้ร่วมกันโดยแหล่งจ่ายกระแส  $I_2$  และ  $I_3$  จะได้ว่า อัตราขยายแรงดันของวงจรสามารถคำนวณได้จากการวิเคราะห์วงจรเสมือนความถี่ต่ำของครึ่งวงจร จากวงจรในรูปที่ 3.4 โดยการสมมติว่า  $R_{ds1}$  และ  $R_{ds2}$  มีค่าเยอะกว่า  $R_1$  และ  $R_2$  มากๆ จะสามารถวิเคราะห์อัตราขยายแรงดันได้ดัง (3.1)



รูปที่ 3.4 วงจรขยายอินสตรูเมนต์

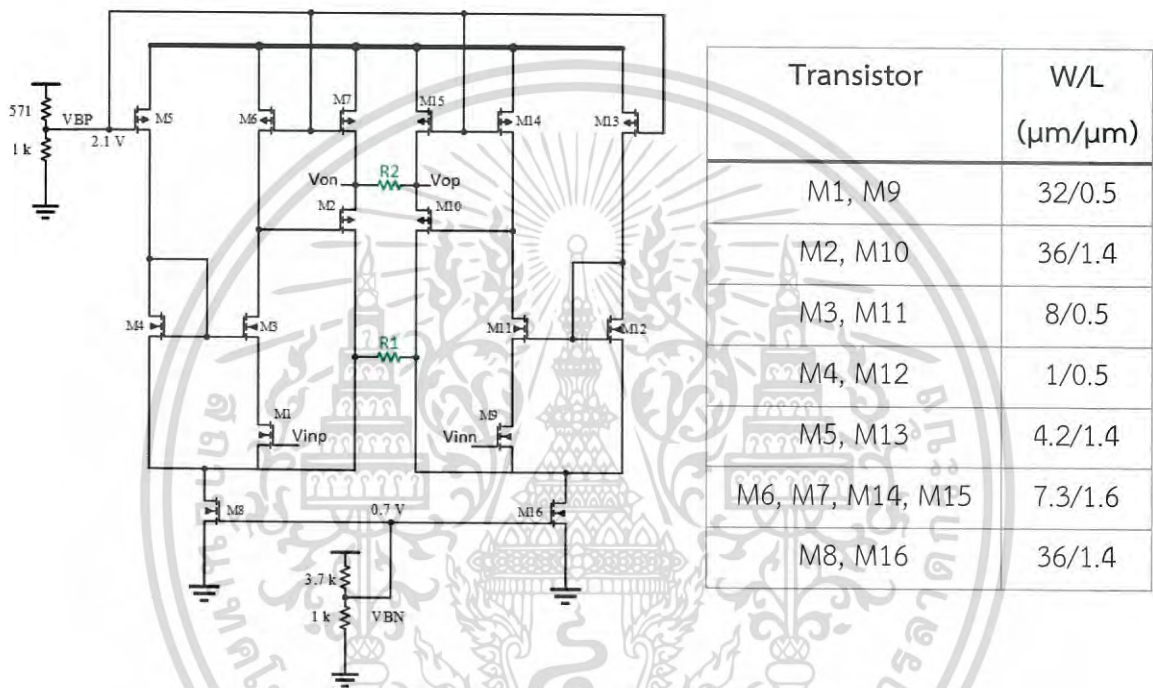
$$\frac{V_{out,half}}{V_{in,half}} = -\frac{R_2}{R_1} \frac{1}{1 + (\alpha R_2 / R_{out,eq})} \quad (3.1)$$

$$\alpha = \left(1 + \frac{1}{g_{mM1} R_1}\right) \left(1 + \frac{1}{g_{mM2} R_2}\right) \quad (3.2)$$

จาก (3.1) หาก  $\alpha R_2 \ll R_{out,eq}$  จะได้ว่า เอาท์พุตผลอัตราขยายแรงดันผลต่างของวงจร IA จะมีค่าขึ้นกับอัตราส่วนระหว่างค่าความต้านทานเพียง 2 ตัว ซึ่งแสดงว่าอัตราขยายของวงจร สามารถกำหนดได้ด้วยตัวต้านทาน  $R_1$ ,  $R_2$  และทรานส์คอนดักแตนซ์ของ  $M_1$  และ  $M_2$  ซึ่งจะสามารถออกแบบวงจรขยายอินสตรูเมนต์ได้ ดังรูปที่ 3.5

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

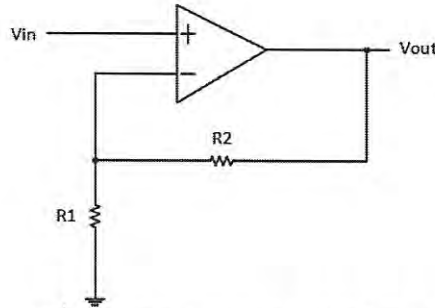
โดยในการออกแบบได้ทำการออกแบบค่าความต้านทานโดยวิธีการคำนวณ จะได้ค่าความต้านทาน  $R_1 = 500 \Omega$  และ  $R_2 = 12 \text{ k}\Omega$  ซึ่งจะได้อัตราขยายแรงดันตามทฤษฎีเท่ากับ 24 เท่า (27.6 dB) แต่ในการจำลองผลการทำงาน พบว่าจะได้อัตราขยายแรงดันประมาณ 16.9 เท่า (24.54 dB) ซึ่งมีความคลาดเคลื่อนที่เกิดจากการออกแบบที่มีความคลาดเคลื่อนจากทฤษฎี การออกแบบค่าตัวต้านทาน  $R_1$ ,  $R_2$  และทรานส์คอนดักแตนซ์ของ  $M_1$  และ  $M_2$  ยังไม่ดีพอ ดังนั้น จึงทำการปรับให้ค่าความต้านทาน  $R_2 = 18 \text{ k}\Omega$  ซึ่งจะทำให้ได้อัตราขยายแรงดันประมาณ 22.9 เท่า (27.19 dB) เท่าที่ต้องการ



รูปที่ 3.5 วงจรขยายอินสตรูเมนต์ที่ทำการออกแบบ

### 3.3.2 วงจรขยายที่สามารถปรับอัตราขยายได้ (Programmable Gain Amplifier: PGA)

การออกแบบวงจร จะออกแบบโดยใช้โอบแอมป์ที่มีการป้อนกลับแบบลบ (negative feedback) ที่ทำเป็นวงจรขยายแบบไม่กลับเฟส (non-inverting amplifier) ดังแสดงในรูปที่ 3.6 และทำการออกแบบสวิตช์เพื่อปรับค่าอัตราขยายของวงจร PGA จากค่าความต้านทานป้อนกลับที่เปลี่ยนแปลงไป โดยใช้สัญญาณที่ได้จากวงจรควบคุม (adaptive control)



รูปที่ 3.6 วงจรขยายแบบไม่กลับเฟส

จากรูปที่ 3.6 จะได้ว่าอัตราขยายแรงดันของวงจรขยายแบบไม่กลับเฟส จะเป็นไปตาม (3.3)

$$A_v = 1 + \frac{R_2}{R_1} \tag{3.3}$$

ซึ่งในการออกแบบ จะแบ่งเป็นการออกแบบวงจรรวมแอมป์ และการออกแบบสวิตช์ปรับอัตราขยายโดยการเลือกใช้ค่าความต้านทานที่เหมาะสม

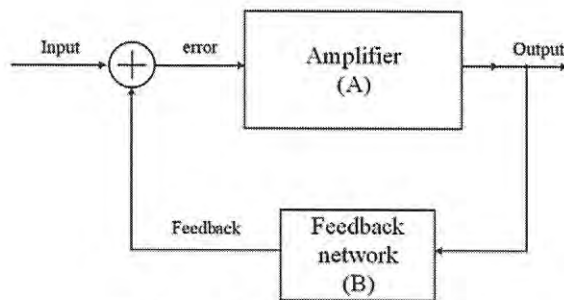
### 3.3.2.1 วงจรขยายเชิงดำเนินการ (Operation Amplifier: Op-Amp)

ในการออกแบบวงจรขยายเชิงดำเนินการ (op-amp) เพื่อนำไปใช้สร้างวงจรขยายแบบไม่กลับเฟส เพื่อนำไปประยุกต์ใช้เป็น PGA จากวงจรในรูปที่ 3.7 แสดงวงจรป้อนกลับ และจาก (3.4) สมการอัตราขยายของการป้อนกลับแบบลบแบบลูปปิด แสดงว่า หากต้องการให้อัตราขยายลูปปิดมีค่าขึ้นกับโครงข่ายป้อนกลับ (F) จะต้องออกแบบให้วงจรขยายเชิงดำเนินการ มีค่าอัตราขยายลูป (loop gain)  $A_o F \gg 1$  จะได้ว่าอัตราขยายลูปปิดจะมีค่าขึ้นกับโครงข่ายป้อนกลับเท่านั้น ดัง (3.5)

$$A_{cl} = \frac{A_o}{1 + A_o F} \tag{3.4}$$

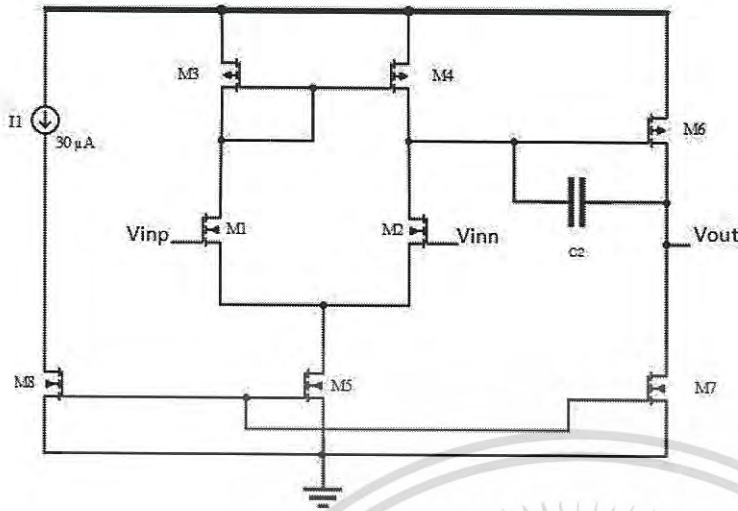
$$A_{cl} = \frac{1}{F} \tag{3.5}$$

ซึ่งวงจรขยายเชิงดำเนินการที่ได้ทำการออกแบบ สามารถออกแบบวงจรให้อัตราขยายลูปเปิด ( $A_o$ ) ได้ประมาณ 43,767.4 เท่า เพื่อให้มีความคลาดเคลื่อนไม่เกิน 1 % ตามที่ทำการออกแบบไว้ วงจรที่ใช้ในการออกแบบ ดังแสดงในรูปที่ 3.8



รูปที่ 3.7 โครงข่ายการป้อนกลับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

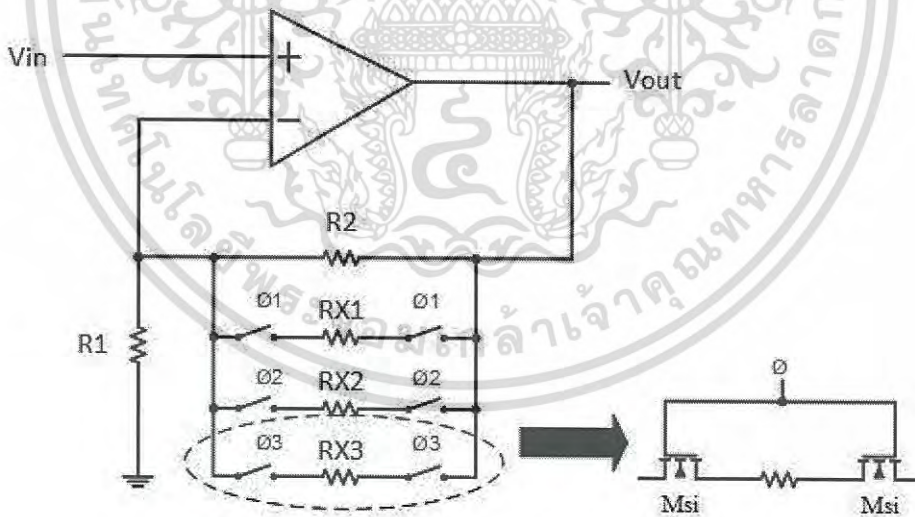


Transistor	W/L ( $\mu\text{m}/\mu\text{m}$ )
M1, M2	100/1.4
M3, M4	0.7/0.35
M5	4.9/0.35
M6	17.5/0.35
M7	78.4/0.35
M8	4.9/0.35

รูปที่ 3.8 วงจรขยายเชิงดำเนินการ ที่ทำการออกแบบ

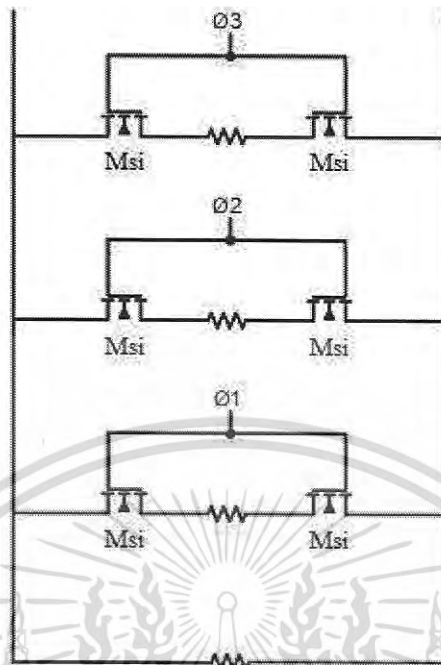
3.3.2.2 สวิตช์ปรับอัตราขยาย

การออกแบบสวิตช์ ออกแบบโดยใช้ NMOS 2 ตัว ต่ออนุกรมक्रमตัวต้านทาน เพื่อลดผลที่เกิดจาก Charge Injection ดังแสดงในรูปที่ 3.9



รูปที่ 3.9 สวิตช์โครงข่ายความต้านทานที่ปรับค่าได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.10 สวิตช์โครงข่ายความต้านทานที่ปรับค่าได้ที่ทำการออกแบบ

ดังนั้น อัตราขยายแรงดันของวงจรขยายแบบไม่กลับเฟสจะสามารถออกแบบได้ โดยการปรับค่าความต้านทานและสัญญาณควบคุม ดังตารางที่ 3.2 ซึ่งจะสังเกตได้ว่าเมื่อนำค่าความต้านทานที่คำนวณได้จาก (3.3) ไปจำลองการทำงาน พบว่า อัตราขยายลูปปิดที่ได้จากการจำลองการทำงาน มีความคลาดเคลื่อนไปจากการคำนวณ เนื่องมาจากในการคำนวณได้ผลที่เกิดจากการสร้างสวิตช์มอสเฟต ซึ่งจะมีความต้านทานแฝงที่เกิดจากการสร้างสวิตช์ ทำให้ค่าความต้านทานเกิดการเปลี่ยนแปลงได้

ตารางที่ 3.2 ค่าความต้านและสัญญาณควบคุมที่ใช้ในวงจรขยายที่สามารถปรับอัตราขยายได้ (PGA)

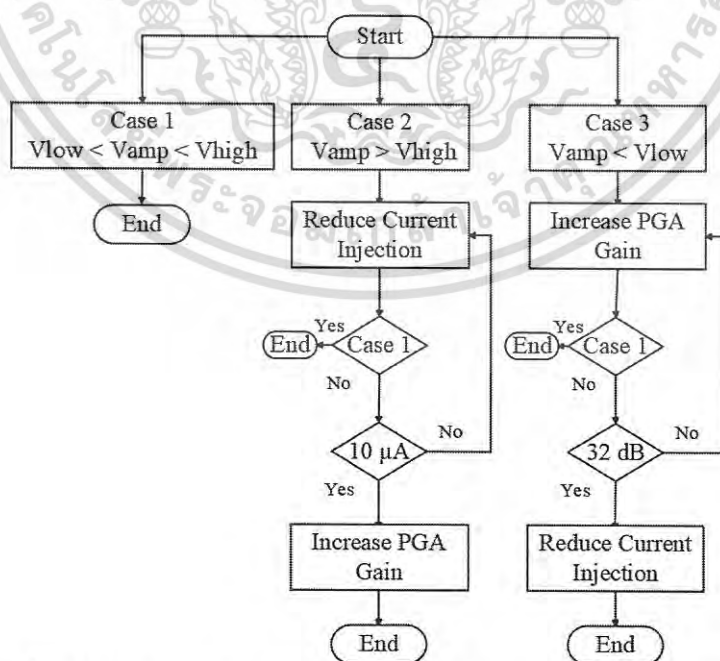
$R_1$ ( $\Omega$ )	$R_2$ ( $\Omega$ ) (คำนวณ)	$R_2$ ( $\Omega$ ) (จำลองการทำงาน)	$\text{Ø1}$ (195 k $\Omega$ )	$\text{Ø2}$ (65 k $\Omega$ )	$\text{Ø3}$ (25 k $\Omega$ )	$A_{cl}$	ความคลาด เคลื่อน (%)
5 k	195 k	205 k	0	0	0	40	5.1282
5 k	95 k	205 k // 195 k $\approx$ 100 k	1	0	0	20.4	5.2631
5 k	45 k	205 k // 65 k $\approx$ 50 k	0	1	0	10.8	11.1111
5 k	20 k	205 k // 25 k $\approx$ 22 k	0	0	1	5	10

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 3.3.3 วงจรควบคุม (Adaptive Control)

#### 3.3.3.1 ความสำคัญและหลักการทำงาน

เป็นส่วนที่มีหน้าที่ในการควบคุมอัตราขยายที่ถูกขยายจากวงจรขยายที่สามารถปรับอัตราขยายได้ (PGA) โดยใช้วงจรดิจิตอลเข้ามาเป็นส่วนควบคุมอัตราขยายของวงจรขยายที่สามารถปรับอัตราขยายได้ (PGA) และควบคุมปริมาณกระแสที่จ่ายเข้าสู่ผิวหนึ่งจากส่วนวงจรแหล่งจ่ายไฟกระแสสลับ (AC Current Injector) เพื่อให้ส่วนของวงจรแหล่งจ่ายไฟกระแสสลับที่ทำหน้าที่เป็นแหล่งจ่ายกระแสเข้าสู่ผิวหนึ่ง เพื่อทำการตรวจจับการเปลี่ยนแปลงอิมพีแดนซ์ มีการกินกำลังงานต่ำที่สุด โดยแบ่งการควบคุมเป็น 3 กรณี 1) กรณีที่แรงดันที่เข้ามาอยู่ในช่วงที่กำหนดไว้ วงจรดิจิตอลที่ใช้ควบคุมจะไม่ทำงาน และจะคงค่าของอัตราขยายและปริมาณกระแสที่จ่ายเข้าสู่ผิวหนึ่งไว้เท่าเดิม 2) กรณีที่แรงดันที่เข้ามาสูงเกินกว่าค่าที่กำหนดไว้ วงจรดิจิตอลจะทำการสั่งให้ลดกระแสที่จ่ายเข้าสู่ผิวหนึ่งก่อน หากกระแสลดลงจนมีค่าต่ำสุดที่แล้ว ค่าของแรงดันยังไม่เข้าสู่ช่วงที่กำหนดไว้ จะทำการลดอัตราขยายของวงจรขยายที่สามารถปรับอัตราขยายได้ (PGA) ลงในลำดับต่อไป จนแรงดันเข้าสู่ช่วงของกรณีที่ 1 แล้วจึงหยุดการทำงาน และคงค่าของปริมาณกระแส และอัตราขยายไว้ 3) กรณีที่แรงดันที่เข้ามาต่ำเกินไป วงจรจะทำการเพิ่มอัตราขยายของวงจรขยายที่สามารถปรับอัตราขยายได้ (PGA) ก่อน หากว่าอัตราขยายของวงจรขยายที่สามารถปรับอัตราขยายได้ (PGA) อยู่ที่ค่าสูงสุดแล้ว แรงดันยังไม่เข้าสู่ช่วงที่ได้กำหนดค่าไว้ จะทำการเพิ่มกระแสเป็นลำดับต่อไป เพื่อให้แรงดันมีค่าอยู่ในช่วงที่กำหนดไว้ สามารถเขียนแผนผังการทำงานของวงจรได้ดังรูปที่ 3.11



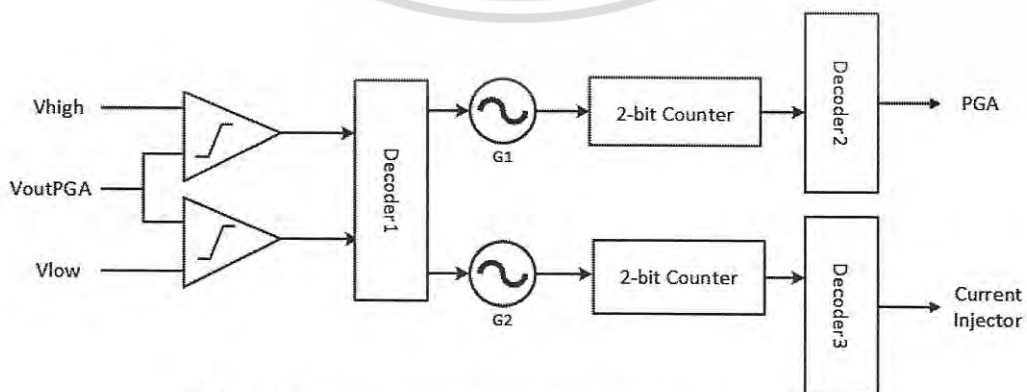
รูปที่ 3.11 แผนผังการทำงานของวงจรควบคุม (Adaptive Control)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 3.3.3.2 แนวคิดของวงจร

ส่วนวงจรควบคุม (adaptive control) ที่ทำการออกแบบ เป็นวงจรที่ใช้ในการควบคุม วงจร 2 ส่วน คือ วงจรขยายที่สามารถปรับอัตราขยายได้ (PGA) และวงจรแหล่งจ่ายไฟกระแสสลับ (AC Current Injector) ซึ่งการทำงานของทั้งสองวงจรจะต้องมีความสัมพันธ์กันไปตามกรณีจาก 3.2.3.1 ในที่นี้จะใช้วงจรเปรียบเทียบสัญญาณ (comparator) ในการเปรียบเทียบสัญญาณแรงดันที่ได้จาก วงจรขยายที่สามารถปรับอัตราขยายได้ (PGA) กับแรงดันอ้างอิงที่กำหนดไว้ ซึ่งวงจรเปรียบเทียบสัญญาณ จะให้เอาต์พุตลอจิกตามการแบ่งของการควบคุม 3 กรณี ดังรูปที่ 3.11 โดยหากเปรียบเทียบสัญญาณแล้ว เป็นไปตามกรณีที่ 2 จาก 3.2.3.1 วงจรควบคุมจะสั่งให้วงจรแหล่งจ่ายไฟกระแสสลับ (AC Current Injector) ทำการปรับปริมาณกระแสที่จ่ายเข้าสู่ผิวหนึ่งให้ลดลง โดยในขณะที่กำลังปรับปริมาณกระแสให้ ลดลง หากค่าแรงดันที่เข้ามาอยู่ในช่วงที่กำหนด วงจรก็จะสั่งให้หยุดการปรับกระแส และทำการคงค่าของ กระแสในขณะที่แรงดันอยู่ในช่วงที่กำหนดนั้นไว้ โดยการทำให้วงจรกำเนิดความถี่ (oscillator) หยุด กำเนิดสัญญาณพัลส์ (pulse) ที่เป็นสัญญาณ Clock ของวงจรซีควเินเชียล (sequential circuit) ที่ใช้ในการ ควบคุมการปรับกระแส จนกระทั่งกระแสที่จ่ายเข้าสู่ผิวหนึ่งมีค่าต่ำที่สุดแล้ว จะทำการส่งสัญญาณ กลับ (feedback) เพื่อบอกว่ากระแสมีค่าต่ำที่สุดแล้ว และถ้าหากแรงดันยังไม่อยู่ในช่วงที่ได้กำหนดไว้ จะ ทำการคงค่ากระแสต่ำสุดไว้ และทำการส่งสัญญาณให้มีการปรับอัตราขยายของวงจรขยายที่สามารถปรับ อัตราขยายได้ (PGA) ให้มีค่าลดลง ในทางกลับกันหาเปรียบเทียบสัญญาณแล้วเป็นไปตามกรณีที่ 3 จาก 3.2.3.1 วงจรจะทำการปรับเพิ่มอัตราขยายก่อนแล้ว หากอัตราขยายมีค่าสูงสุดแล้วแรงดันยังไม่เข้าสู่ช่วง ที่กำหนดไว้ จะทำการส่งสัญญาณให้มีการปรับปริมาณกระแสเพิ่มขึ้น โดยการปรับอัตราขยายและปริมาณ กระแสของวงจรขยายที่สามารถปรับอัตราขยายได้ (PGA) และวงจรแหล่งจ่ายไฟกระแสสลับ (AC Current Injector)

ที่ได้กล่าวมาทั้งหมดเป็นกรณีต่างๆ นั้น จะดำเนินการโดยอัตโนมัติเมื่อมีสัญญาณเข้ามา ที่ส่วนวงจรควบคุมนี้



รูปที่ 3.12 การทำงานของวงจรควบคุม (Adaptive Control)

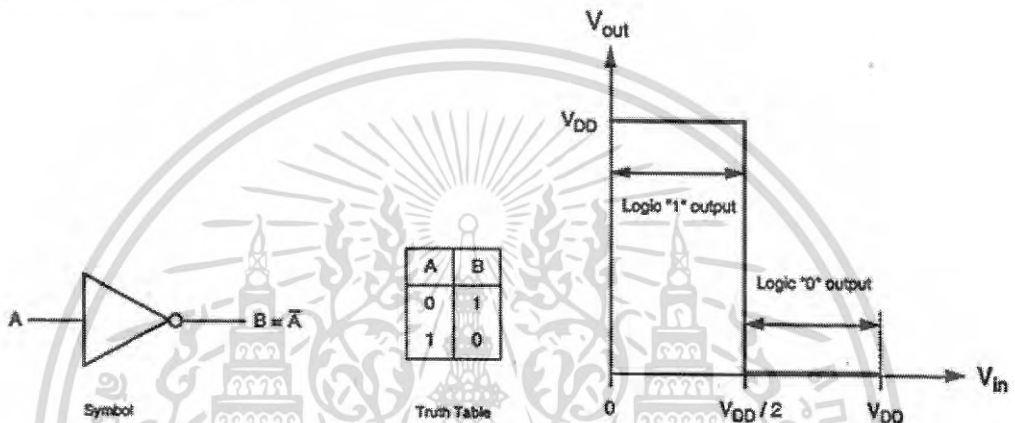
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.3.3.3 ดิจิตอลลอจิกเกต

การออกแบบวงจรรวมแบบดิจิตอลนั้น จำเป็นที่จะต้องมีส่วนประกอบของลอจิกเกตต่างๆ ซึ่งแต่ละตัวก็จะมีกรออกแบบที่ต่างกันดังนี้

1. วงจรอินเวอร์เตอร์ (NOT Gate)

อินเวอร์เตอร์ (inverter) เป็นวงจรที่ใช้ในการกลับค่าลอจิกของสัญญาณให้เป็นสัญญาณที่มีลอจิกตรงกันข้าม ซึ่งวงจรอินเวอร์เตอร์ในอุดมคติ จะแสดงกราฟความสัมพันธ์ระหว่างอินพุตกับเอาต์พุตของอินเวอร์เตอร์ ดังรูปที่ 3.13



รูปที่ 3.13 กราฟความสัมพันธ์ระหว่างอินพุตกับเอาต์พุตของอินเวอร์เตอร์

ซึ่งการที่จะทำให้การเปลี่ยนลอจิกที่  $V_{DD}/2$  นั้น จะต้องออกแบบให้  $R_{eqp} = R_{eqn}$  โดยค่าความต้านทานของมอสเฟตจะขึ้นอยู่กับขนาดของ  $W/L$  ของตัวมอสเฟต โดยค่าของ  $L$  จะมีค่าคงที่เท่ากันทั้งวงจร ดังนั้นจึงต้องทำการออกแบบค่าของ  $W$  ให้มีค่าที่เหมาะสม จากความสัมพันธ์

$$R \propto \frac{1}{I_D} \tag{3.6}$$

$$R_p = \frac{1}{\mu_p C_{ox} \frac{W_p}{L} [(|V_{GSP}| - |V_{TP}|) |V_{DSP}| - \frac{V_{DSP}^2}{2}]} \tag{3.7}$$

$$R_n = \frac{1}{\mu_n C_{ox} \frac{W_n}{L} [(V_{GSN} - V_{TN}) V_{DSN} - \frac{V_{DSN}^2}{2}]} \tag{3.8}$$

โดยเมื่อกำหนดให้  $V_{in} = \frac{V_{DD}}{2}$  จะทำให้  $V_{GSN} = |V_{GSP}|$

และเมื่อใช้  $L$  ขนาดเท่ากัน จะทำให้  $C_{ox}$  เท่ากันด้วย

และเมื่อ  $R_p = R_n$  จะทำให้  $V_{DSN} = |V_{DSP}|$

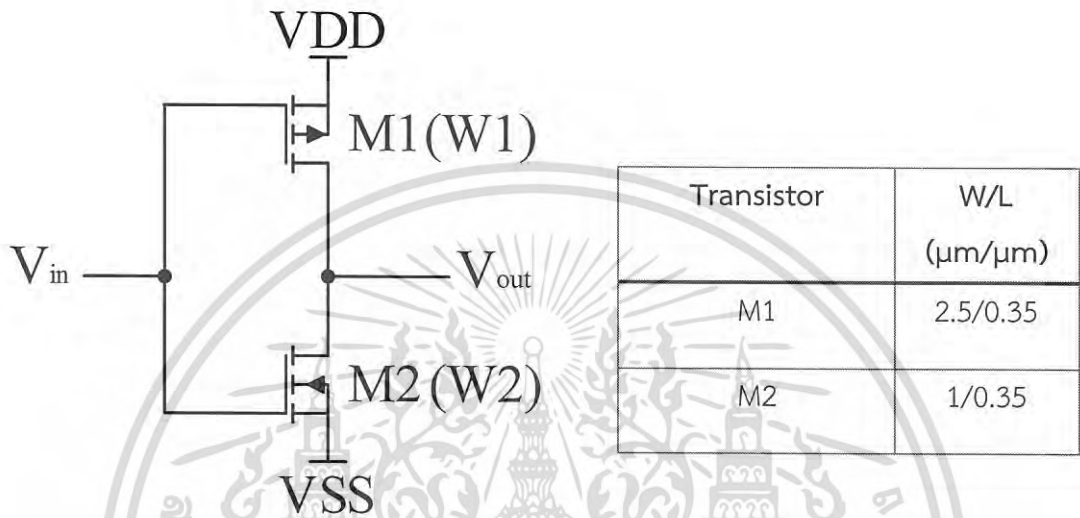
ทำให้  $\frac{R_p}{R_n} = \frac{\mu_p W_p}{\mu_n W_n} = 1$

โดยที่  $\mu_n = 2\mu_p$  (ค่า mobility ของอิเล็กตรอนมีค่ามากกว่าโปรตรอน 2 เท่า)

ทำให้  $W_p \approx 2W_n$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ดังนั้น จึงใช้หลักการนี้ในการออกแบบวงจรอินเวอร์เตอร์ และลอจิกเกตอื่นๆ โดยซีมอสอินเวอร์เตอร์ (CMOS Inverter) เป็นวงจรอินเวอร์เตอร์ที่นิยมกันมากที่สุดในปัจจุบัน เนื่องจากให้คุณสมบัติใกล้เคียงกับอินเวอร์เตอร์ในอุดมคติมากที่สุด ดังนั้นจึงทำการออกแบบวงจรอินเวอร์เตอร์ แบบซีมอสเป็น NOT Gate ได้ดังรูปที่ 3.14

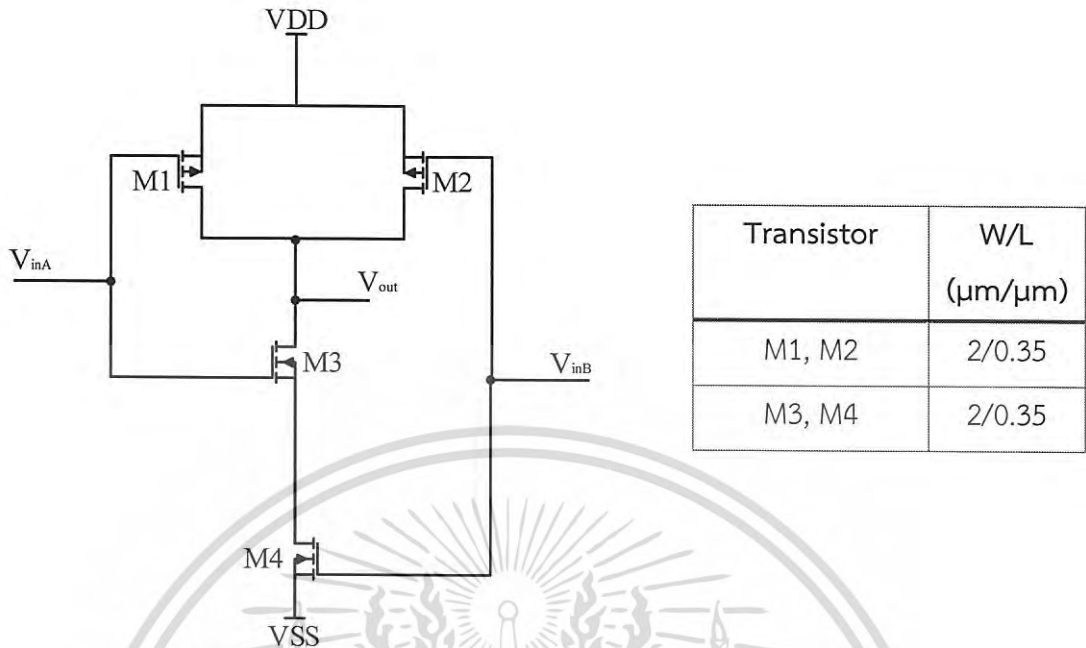


รูปที่ 3.14 วงจร CMOS Inverter ที่ทำการออกแบบ

## 2. NAND Gate

NAND Gate แบบ CMOS NAND Gate ทำการออกแบบให้มีผลรวมของขนาด W ของมอสมีผลรวมเท่ากับ CMOS Inverter โดยที่ผลรวมความกว้าง (W) ของ NMOS จะต้องมีความกว้างเท่ากับ W ซึ่งมีค่าน้อยกว่าผลรวมความกว้าง (W) ของ PMOS ครึ่งหนึ่ง โดยที่หากนำมอสชนิดเดียวกันมาทำการต่อแบบอนุกรม ผลรวมความกว้าง (W) ของมอสชนิดนั้นจะมีค่าเท่ากับ การนำ W ของมอสแต่ละตัวมารวมกันแบบขนาน เช่นเดียวกับการขนานกันของความต้านทาน แต่ถ้าหากนำมอสชนิดเดียวกันมาทำการต่อแบบขนาน ผลรวมความกว้าง (W) ของมอสจะมีค่าเท่ากับ การนำ W ของแต่ละตัวมาบวกกัน เช่นเดียวกับการนำตัวต้านทานมาอนุกรมกัน

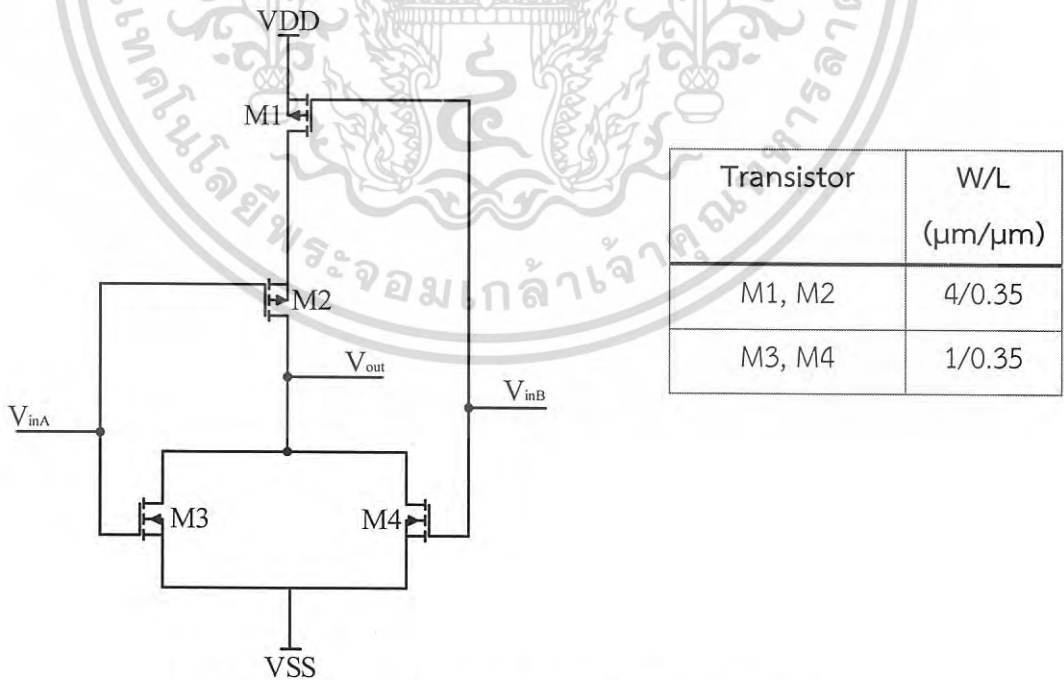
แต่ในกรณีของมอสเฟตที่ต่อขนานกันนั้น จะกำหนดให้ขนาด W ของมอสเฟตเท่ากันทั้งหมด เนื่องจากหากมีมอสเฟตตัวใดตัวหนึ่งไม่ทำงาน วงจรก็ยังสามารถทำงานได้อย่างปกติ เป็นการป้องกันกรณีการทำงานที่แย่มากที่สุด ซึ่งจะสามารถออกแบบวงจรได้ดังรูปที่ 3.15



รูปที่ 3.15 วงจร CMOS NAND Gate ที่ทำการออกแบบ

3. NOR Gate

NOR Gate แบบ CMOS ก็ใช้หลักการออกแบบเหมือนกับ NAND Gate เช่นเดียวกัน

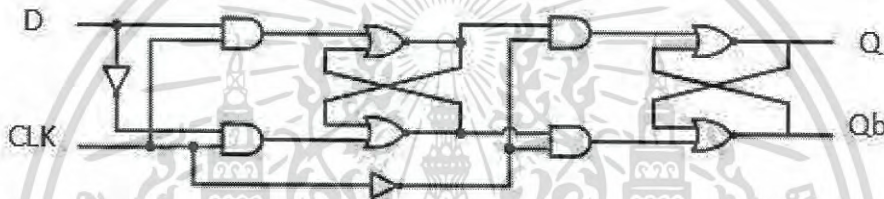


รูปที่ 3.16 วงจร CMOS NOR Gate ที่ทำการออกแบบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 3.3.3.4 วงจรซีควเอนเชียล (Sequential Circuit)

เป็นวงจรที่จะทำการส่งสัญญาณควบคุม 2 บิต ไปควบคุมสวิสช์ที่ทำหน้าที่ในการปรับอัตราขยายของวงจรขยายที่สามารถปรับอัตราขยายได้ (PGA) และสวิสช์ที่ควบคุมปริมาณการจ่ายกระแสของวงจรแหล่งจ่ายไฟกระแสสลับ (AC Current Injector) โดยจะเป็นวงจรที่ทำการเปลี่ยนลอจิกไปตามลำดับ หรือเรียกว่า Counter แล้วจึงนำลอจิกนั้นไปทำการถอดรหัส (Decoder) เป็นลอจิกที่ควบคุมสวิสช์แต่ละตัว โดยทั้งวงจรขยายที่สามารถปรับอัตราขยายได้ (PGA) และวงจรแหล่งจ่ายไฟกระแสสลับ (AC Current Injector) นั้นสามารถปรับอัตราขยาย และปริมาณการจ่ายกระแสตามลำดับ ได้ 4 ระดับ โดยวงจรซีควเอนเชียลที่ทำการออกแบบ จะออกแบบโดยใช้วงจร Master-Slave D Flip Flop นำมาต่อกันเป็นวงจร Counter ขนาด 2 บิตดังรูปที่ 3.18

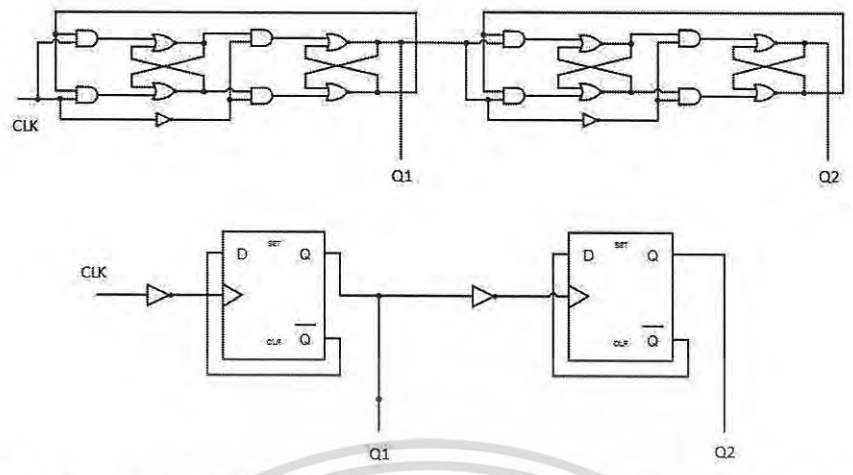


รูปที่ 3.17 วงจร Master-Slave D Flip Flop แบบ negative edge triggered ที่ทำการออกแบบ

ตารางที่ 3.3 ตารางค่าความจริงของวงจร Master-Slave D Flip Flop แบบ negative edge triggered

CLK	D	Q
0	X	X
1	1	0
1	0	1

หลักการทำงานของวงจร Master-Slave D Flip Flop แบบ negative edge triggered นั้น จะทำงานโดยการเปลี่ยนเอาต์พุตไปตามค่าของอินพุต ดังตารางที่ 3.3 ตารางค่าความจริง โดยเอาต์พุตที่ออกมาจากวงจรมัน จะออกมาทุกๆ ช่วงเวลาที่ สัญญาณ CLK เป็นขอบขางลง และช่วงเวลาอื่นๆ วงจรจะทำการคงค่าลอจิกเดิมที่ขอบขาลงล่าสุดไว้ จึงนับว่าวงจรมันเป็นอุปกรณ์ความจำชนิดหนึ่ง ดังนั้นในการออกแบบจึงได้ใช้คุณสมบัตินี้ในการคงค่าของอัตราขยายและปริมาณกระแสเอาไว้เมื่อแรงดันที่เข้ามามีเงื่อนไขดังที่กำหนดไว้

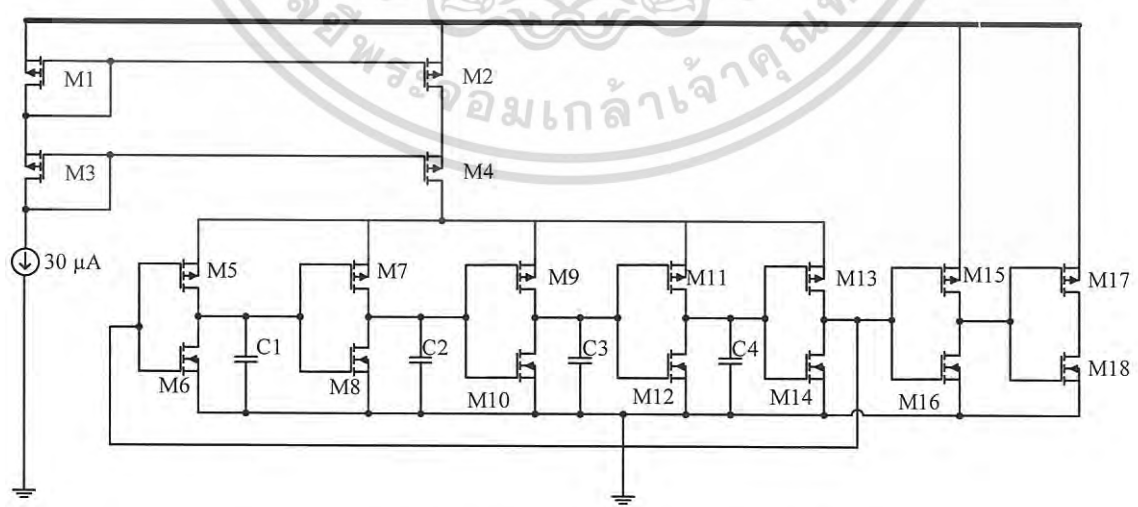


รูปที่ 3.18 วงจร Counter ขนาด 2 บิต จากวงจร Master-Slave D Flip Flop แบบ negative edge triggered ที่ทำการออกแบบ

3.3.3.5 วงจรกำเนิดสัญญาณ (Oscillator)

เป็นวงจรที่ทำหน้าที่เป็นแหล่งกำเนิดสัญญาณที่มีความถี่ต่างๆ ในที่นี้ใช้เป็นแหล่งกำเนิดสัญญาณรูปสี่เหลี่ยม (pulse generator) โดยใช้วงจร Ring Oscillator ที่สร้างจากวงจรรีจิสเตอร์แบบซีมอส ที่จะทำหน้าที่ให้กำเนิดสัญญาณรูปสี่เหลี่ยมที่มีความถี่ประมาณ 200 kHz ที่ Duty cycle 40% เพื่อไปเป็นสัญญาณนาฬิกาควบคุม (clock) ให้กับวงจรซีควเอนเชียล

ทำการออกแบบวงจรมกำเนิดสัญญาณ โดยใช้วงจรรีจิสเตอร์แบบซีมอสต่อกัน และใช้ตัวเก็บประจุ (C) ในการทำให้อินเวอร์เตอร์แต่ละตัวเกิดการหน่วง (delay) เพื่อกำหนดความถี่ของสัญญาณ ซึ่งเมื่อทำการออกแบบวงจรแล้ว จะได้วงจรมกำเนิดสัญญาณดังรูปที่ 3.19



รูปที่ 3.19 วงจร Ring Oscillator ที่ใช้เป็นแหล่งกำเนิดสัญญาณรูปสี่เหลี่ยมที่ทำการออกแบบ

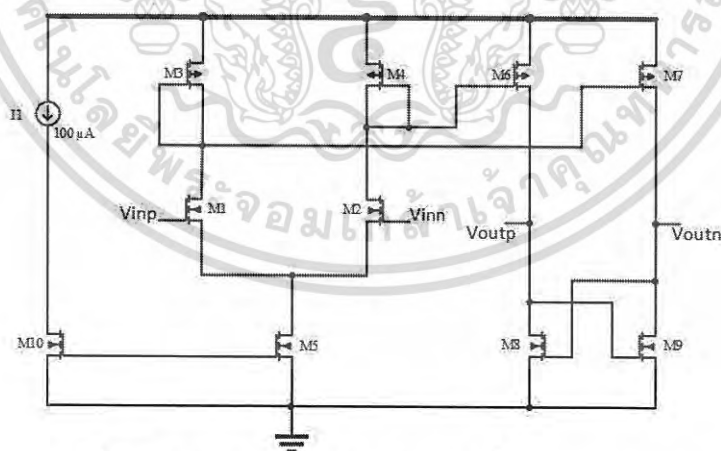
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Transistor	W/L ( $\mu\text{m}/\mu\text{m}$ )
M1, M3	5/1.4
M2, M4	20/1.4
M5, M7, M9, M11, M13, M15, M17	25/1.5
M6, M8, M10, M12, M14, M16, M18	10/1.5

และ C1, C2, C3, C4 = 130 pF

### 3.3.3.6 วงจรเปรียบเทียบสัญญาณ (Comparator)

เป็นวงจรที่ทำหน้าที่เปรียบเทียบสัญญาณแรงดัน โดยเป็นอุปกรณ์ที่มี 3 ขา คือ ขาอินพุต 2 ขา และขาเอาต์พุต 1 ขา โดยขาของอินพุตจะประกอบด้วย ขาอินพุตบวกและลบ โดยหากว่าแรงดันที่ขาบวกมีค่าสูงกว่าแรงดันที่ขาลบ วงจรเปรียบเทียบสัญญาณจะให้เอาต์พุตที่เป็นลอจิก High ซึ่งมีความหมายเท่ากับแรงดันไฟเลี้ยงของอุปกรณ์ และหากแรงดันที่ขาลบมีค่าสูงกว่าแรงดันที่ขาบวก วงจรเปรียบเทียบสัญญาณจะให้เอาต์พุตที่เป็นลอจิก Low โดยในที่นี้คือแรงดันเท่ากับ 0 V หรือกราวด์ของวงจร โดยวงจรเปรียบเทียบสัญญาณที่ใช้ในที่นี้ เป็นแบบพื้นฐานที่ใช้งานกันทั่วไป ซึ่งมีความเร็วและความไว และประสิทธิภาพเพียงพอต่อความต้องการในการออกแบบวงจรรวมนี้ ซึ่งสามารถออกแบบวงจรได้ดังรูปที่ 3.20



รูปที่ 3.20 วงจรเปรียบเทียบสัญญาณที่ทำการออกแบบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 3.3.3.7 วงจรถอดรหัส (Decoder)

วงจรถอดรหัส (decoder) เป็นวงจรที่ทำการถอดรหัสที่ได้รับมา แล้วส่งสัญญาณลอจิกไปควบคุมการทำงานในวงจร โดยส่วนมากคือ สวิตช์ต่างๆ ภายในวงจร ดังนั้นจึงทำการออกแบบวงจรถอดรหัสโดยอาศัยหลักการนี้ ในการควบคุมการทำงานของสวิตช์ เพื่อเปิด-เปิดสวิตช์นั้นๆ ตามสัญญาณลอจิกที่ได้ส่งมาจากส่วนอื่นๆ โดยการออกแบบวงจรถอดรหัส จะเป็นการใช้ลอจิกเกตมารวมกัน (combination circuit) เพื่อให้เอาท์พุทที่ออกมามีความสัมพันธ์กับอินพุท ที่เป็นสัญญาณที่ถูกส่งมาจากส่วนอื่นๆ ของวงจร และนำสัญญาณเอาท์พุทนี้ ไปควบคุมการทำงานของวงจรส่วนอื่นๆ ต่อไป

#### 3.3.3.7.1 การออกแบบวงจรถอดรหัส 1

วงจรถอดรหัส 1 ใช้ในการควบคุม Oscillator ที่ไปเป็นสัญญาณ CLK ของวงจรซีเควนเฉียง โดยหากว่าสัญญาณจาก Oscillator ถูกปิดตัวลง วงจร Master-Slave D Flip Flop แบบ negative edge triggered จะทำการคงค่าลอจิกเอาท์พุทที่เป็นอินพุทของวงจรถอดรหัส 2 ที่ทำหน้าที่ควบคุมอัตราขยายของวงจรขยายที่สามารถปรับอัตราขยายได้ (PGA) และควบคุมปริมาณกระแสของวงจรแหล่งจ่ายไฟกระแสสลับ (AC Current Injector) และ D1 และ D2 เป็นสัญญาณที่ถูกส่งกลับมาจากวงจรถอดรหัส 2 และวงจรถอดรหัส 3 เมื่ออัตราขยายเป็น 32 dB และปริมาณกระแสเป็น 10  $\mu A_{pp}$  ตามลำดับ โดยจะออกแบบได้จากตารางค่าความจริงดังต่อไปนี้

ตารางที่ 3.4 ตารางค่าความจริงของวงจรถอดรหัส 1

Current INJ.	PGA	D1	D2	OSC1	OSC2
1	1	0	0	0	0
1	1	0	1	0	0
1	1	1	0	0	0
1	1	1	1	0	0
0	1	0	0	1	0
0	1	0	1	1	0
0	1	1	0	0	1
0	1	1	1	0	1
1	0	0	0	1	0
1	0	0	1	1	0
1	0	1	0	0	1
1	0	1	1	0	1

ในกรณีนี้คือ กรณีที่สัญญาณอินพุทมีขนาดใหญ่กว่าที่กำหนด อันดับแรกจึงทำการลดปริมาณกระแส และหากว่าปริมาณกระแสมีค่าต่ำสุดคือ 10  $\mu A_{pp}$  แล้ว ยังไม่ได้ขนาดของสัญญาณที่กำหนด D2 จะส่งสัญญาณกลับมาเพื่อให้ OSC1 ทำงาน และจะทำการเพิ่มอัตราขยายโดยไม่สนใจ D1 (สัญญาณที่เป็นลอจิก high เมื่ออัตราขยายเป็น 32 dB) ว่าจะมีค่าเป็นลอจิกใด

ในกรณีนี้คือกรณีที่สัญญาณมาขนาดเล็กกว่าที่กำหนด จึงทำการเพิ่มอัตราขยายของ PGA ให้สัญญาณมีขนาดใหญ่ขึ้นและหากว่าอัตราขยายของ PGA มีค่าสูงสุดแล้วยังไม่ได้ขนาดของสัญญาณที่กำหนด D1 จะส่งสัญญาณกลับมาเพื่อให้ OSC2 ทำงานปรับปริมาณกระแสโดยไม่สนใจสัญญาณ D2 (สัญญาณที่เป็นลอจิก high เมื่อปริมาณกระแสเป็น 10 ไมโครแอมป์) ว่าจะมีค่าเป็นลอจิกใด

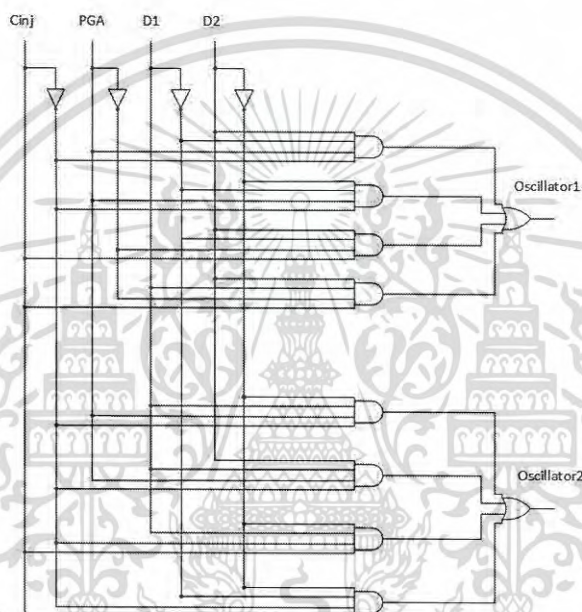
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ซึ่งจะออกแบบวงจรได้จากสมการบูลีน

$$\text{OSC1} = \overline{\text{Cinj}} \cdot \text{PGA} \cdot \overline{\text{D1}} \cdot \overline{\text{D2}} + \overline{\text{Cinj}} \cdot \text{PGA} \cdot \overline{\text{D1}} \cdot \text{D2} + \text{Cinj} \cdot \overline{\text{PGA}} \cdot \overline{\text{D1}} \cdot \overline{\text{D2}} + \text{Cinj} \cdot \overline{\text{PGA}} \cdot \overline{\text{D1}} \cdot \text{D2} \quad (3.11)$$

$$\text{OSC2} = \overline{\text{Cinj}} \cdot \text{PGA} \cdot \text{D1} \cdot \overline{\text{D2}} + \overline{\text{Cinj}} \cdot \text{PGA} \cdot \text{D1} \cdot \text{D2} + \text{Cinj} \cdot \overline{\text{PGA}} \cdot \text{D1} \cdot \overline{\text{D2}} + \text{Cinj} \cdot \overline{\text{PGA}} \cdot \text{D1} \cdot \text{D2} \quad (3.12)$$

จะออกแบบวงจรลอตรหัส 1 ได้ดังรูปที่ 3.21



รูปที่ 3.21 วงจรลอตรหัส 1 ที่ทำการออกแบบ

### 3.3.3.7.2 การออกแบบวงจรลอตรหัส 2

ตารางที่ 3.5 แสดงสัญญาณลอจิกที่อัตราขยายค่าต่างๆ ของวงจรขยายที่สามารถปรับอัตราขยายได้

(PGA)

อัตราขยายของวงจรขยายที่สามารถปรับอัตราขยายได้ (PGA)	T0	T1	T2	D1
14 dB	1	0	0	0
20 dB	0	1	0	0
26 dB	0	0	1	0
32 dB	0	0	0	1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรถอดรหัส 2 ที่ใช้ในวงจรมัน จะส่งสัญญาณไปควบคุมอัตราขยายของ วงจรขยายที่สามารถปรับอัตราขยายได้ (PGA) โดยจะไปควบคุมสวิสซ์ที่ต่ออยู่กับความต้านทานค่าต่างๆ เพื่อปรับค่าอัตราขยายของวงจรขยายที่สามารถปรับอัตราขยายได้ (PGA) โดยความสัมพันธ์ระหว่าง อัตราขยายของวงจรขยายที่สามารถปรับอัตราขยายได้ (PGA) และเอาต์พุตของวงจรถอดรหัส 1 เป็น ตารางที่ 3.3

ตารางที่ 3.6 แสดงสัญญาณอินพุตของวงจรถอดรหัส 2 ที่ได้รับมาจากวงจร Counter

Q1	Q2	T0	T1	T2	D1
0	0	1	0	0	0
0	1	0	1	0	0
1	0	0	0	1	0
1	1	0	0	0	1

โดยสามารถออกแบบได้โดยใช้สมการบูลีน

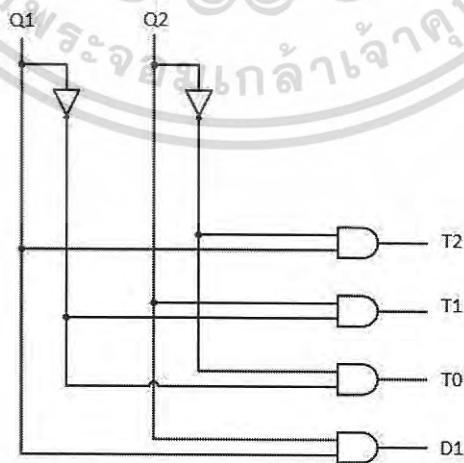
$$T0 = \overline{Q1} \cdot Q2 \quad (3.13)$$

$$T1 = Q1 \cdot \overline{Q2} \quad (3.14)$$

$$T2 = Q1 \cdot Q2 \quad (3.15)$$

$$D1 = Q1 \cdot Q2 \quad (3.16)$$

จะออกแบบวงจรถอดรหัส 2 ได้ดังรูปที่ 3.22



รูปที่ 3.22 วงจรถอดรหัส 2 ที่ทำการออกแบบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 3.3.3.7.3 การออกแบบวงจรถอดรหัส 3

เป็นวงจรถอดรหัส ใช้ในการควบคุมสวิสซ์ที่ใช้ในการควบคุมปริมาณกระแสของวงจรแหล่งจ่ายไฟกระแสสลับ (AC Current Injector) โดยจะมีความสัมพันธ์ระหว่างค่าลอจิกกับปริมาณกระแสดังตารางที่ 3.7

ตารางที่ 3.7 แสดงความสัมพันธ์ระหว่างค่าลอจิกกับปริมาณกระแสของวงจรแหล่งจ่ายไฟกระแสสลับ (AC Current Injector)

ไฟกระแสสลับ ( $\mu A_{p-p}$ )	C0	C1	C2	D2
10	0	0	0	1
20	1	0	0	0
30	1	1	0	0
40	1	1	1	0

ตารางที่ 3.8 แสดงสัญญาณอินพุตของวงจรถอดรหัส 3 ที่ได้รับมาจากวงจร Counter

Q1	Q2	C0	C1	C2	D2
0	0	1	1	1	0
0	1	0	1	1	0
1	0	0	0	1	0
1	1	0	0	0	1

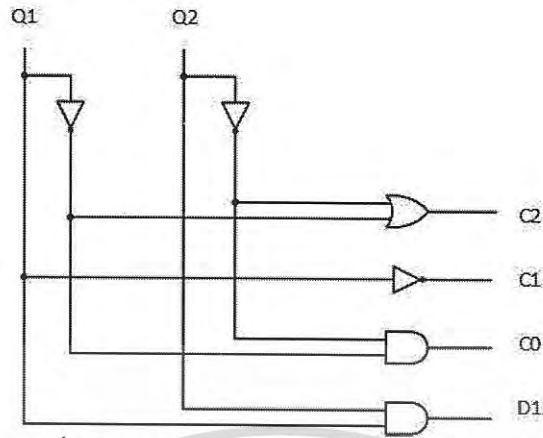
โดยสามารถออกแบบได้โดยใช้สมการบูลีน

$$C0 = \overline{Q1} \cdot \overline{Q2} \quad (3.17)$$

$$C1 = \overline{Q1} \cdot \overline{Q2} + \overline{Q1} \cdot Q2 = \overline{Q1} \quad (3.18)$$

$$C2 = \overline{Q1} \cdot \overline{Q2} + \overline{Q1} \cdot Q2 + Q1 \cdot \overline{Q2} = \overline{Q1} + \overline{Q2} \quad (3.19)$$

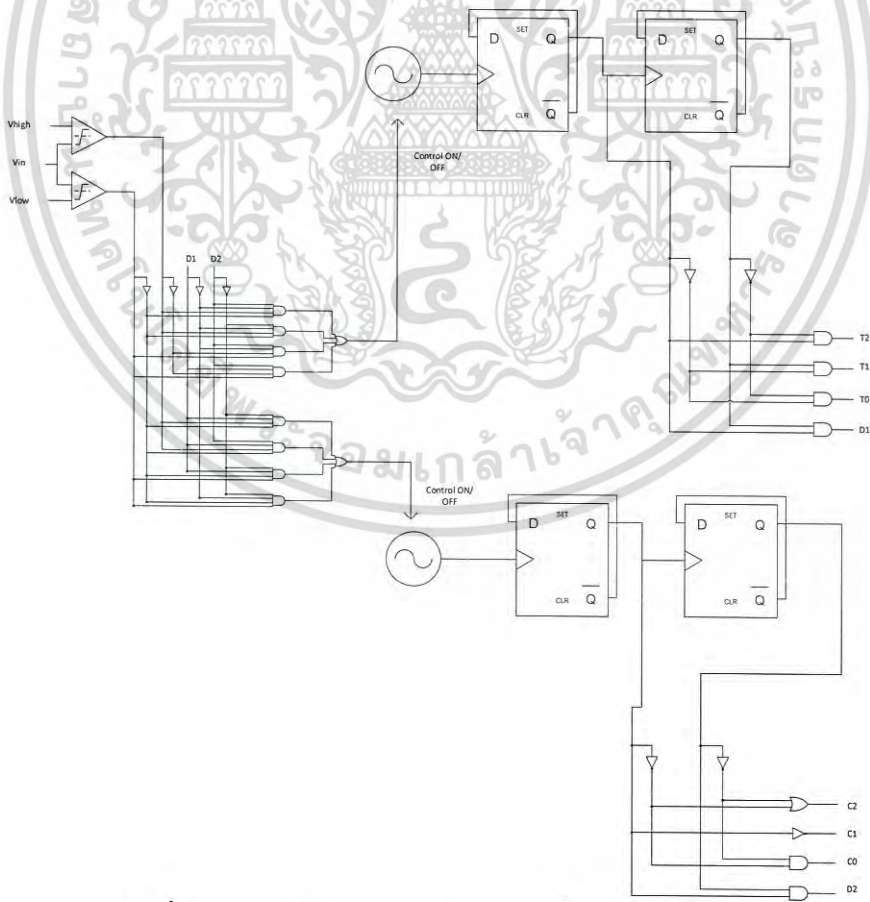
จะออกแบบวงจรถอดรหัส 3 ได้ดังรูปที่ 3.23



รูปที่ 3.23 วงจรถอดรหัส 3 ที่ทำการออกแบบ

3.3.3.8 วงจรควบคุม (Adaptive Controller)

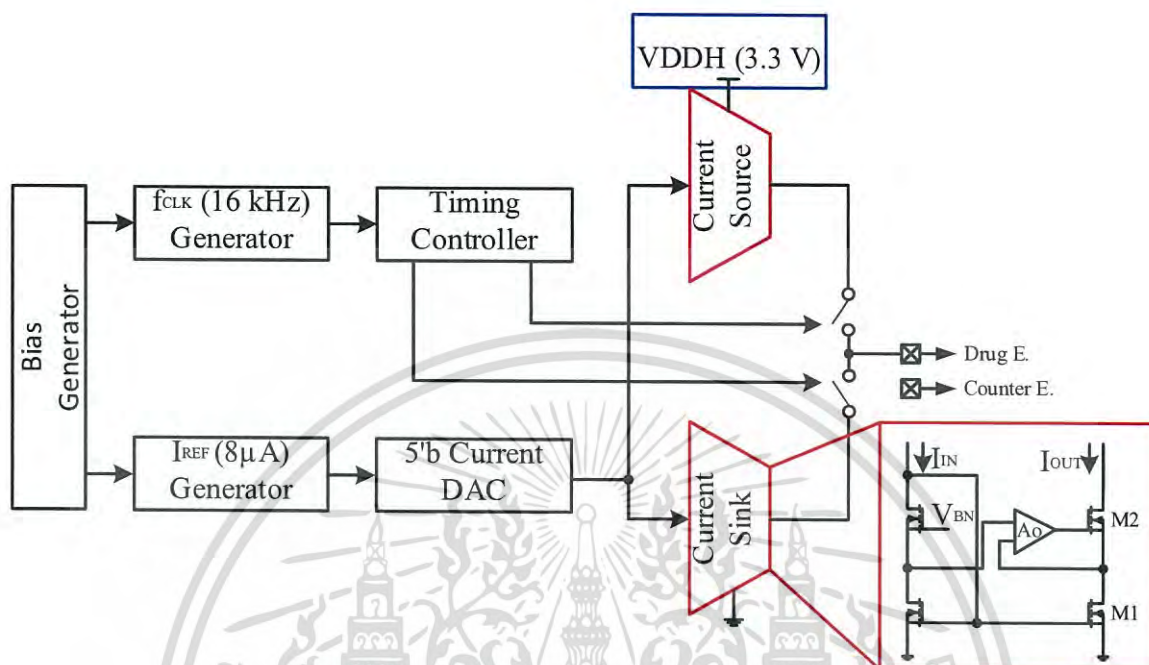
เมื่อนำวงจรที่ได้ออกแบบทั้งหมดมารวมกันตามบล็อกไดอะแกรม ใน 3.2.3.2 จะสามารถแสดงวงจรควบคุมได้ดังรูปที่ 3.24



รูปที่ 3.24 วงจรควบคุมของวงจรรวมที่ทำการออกแบบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 3.4 วงจรแหล่งจ่ายไฟกระแสกระตุ้น (Iontophoresis Stimulator Front-End: ISFE)

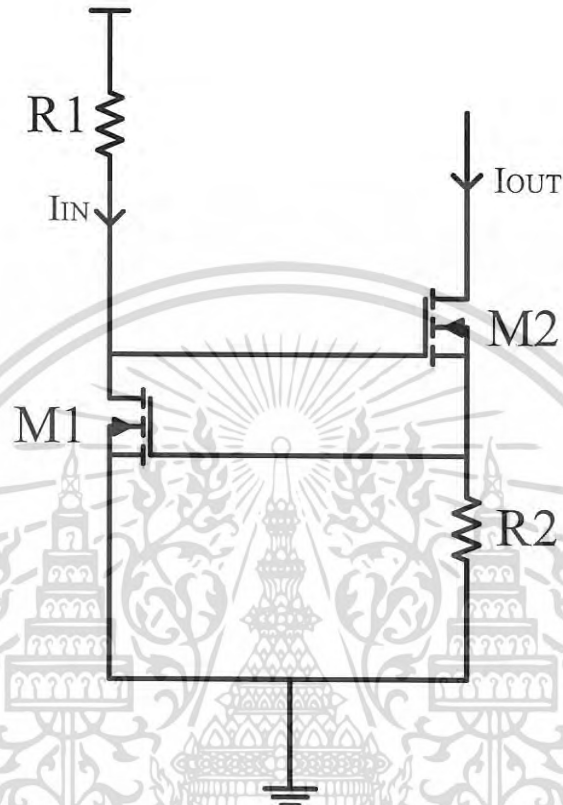


รูปที่ 3.25 วงจรแหล่งจ่ายไฟกระแสกระตุ้น (ISFE)

#### 3.4.1 วงจรแปลงสัญญาณดิจิทัลเป็นแอนะล็อก (Current steering Digital to Analog Converter)

ออกแบบโดยใช้หลักการวงจรสะท้อนกระแส แต่เนื่องจากการใช้วงจรสะท้อนกระแสแบบทั่วไป จะให้การสะท้อนกระแสที่ไม่มีประสิทธิภาพที่เพียงพอเท่าที่ต้องการและยังมีความคลาดเคลื่อนสูง โดยเนื่องจากวงจรในส่วนนี้จะทำหน้าที่สร้างแรงดันไปทำการควบคุมวงจรที่ทำหน้าที่จ่ายกระแสไฟสลับ (AC current injector) เข้าสู่ผิวหนัง จึงต้องทำการออกแบบให้มีความแม่นยำในการสะท้อนกระแสที่มากที่สุดเท่าที่เป็นไปได้

### 3.4.1.1 วงจรสะท้อนกระแสแบบอ้างอิงกับแรงดันขีดเริ่ม (Threshold Referenced Current Source)



รูปที่ 3.26 วงจรสะท้อนกระแสแบบอ้างอิงกับแรงดันขีดเริ่ม

สามารถสร้างแหล่งจ่ายกระแสอ้างอิงที่มีความไวต่อแรงดันไฟเลี้ยงต่ำได้โดยอาศัยแรงดันขีดเริ่มของมอสเฟต โดยจากรูปที่ 3.26 สามารถแสดงเป็นสมการได้ว่า

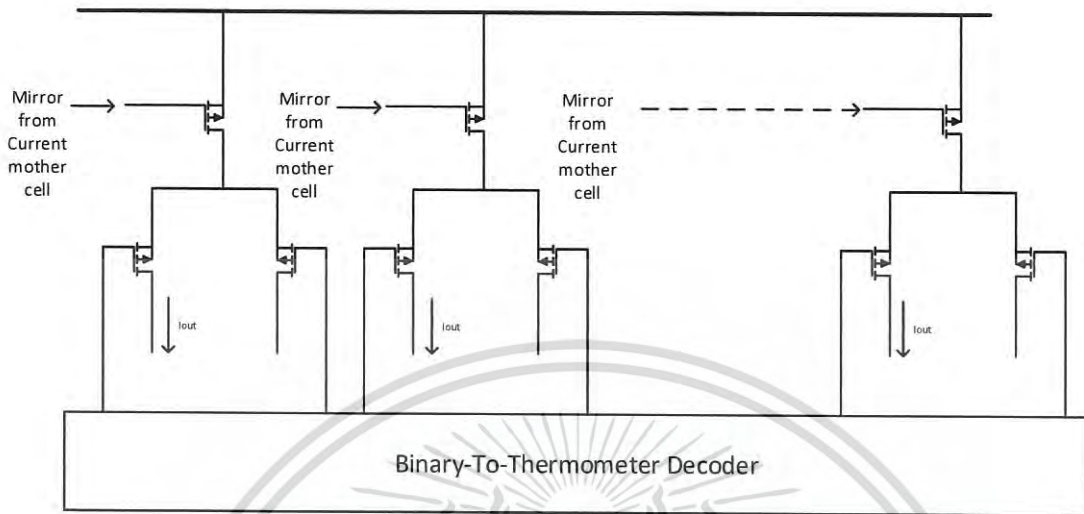
$$I_{out} = \frac{V_{GS1}}{R_2} = \frac{1}{R_2} \times \left( V_T + \sqrt{\frac{2I_{IN}}{K_n(W/L)_1}} \right) \quad (3.20)$$

ถ้าสมมติให้  $\sqrt{\frac{2I_{IN}}{K_n(W/L)_1}} \ll V_T$  โดยเลือกให้  $I_{IN}$  มีค่าน้อย และ  $W/L$  มีค่ามาก จะได้ว่า

$$I_{out} \approx \frac{V_T}{R_2} \text{ ซึ่งมีค่าเป็นอิสระกับ } V_{DD}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

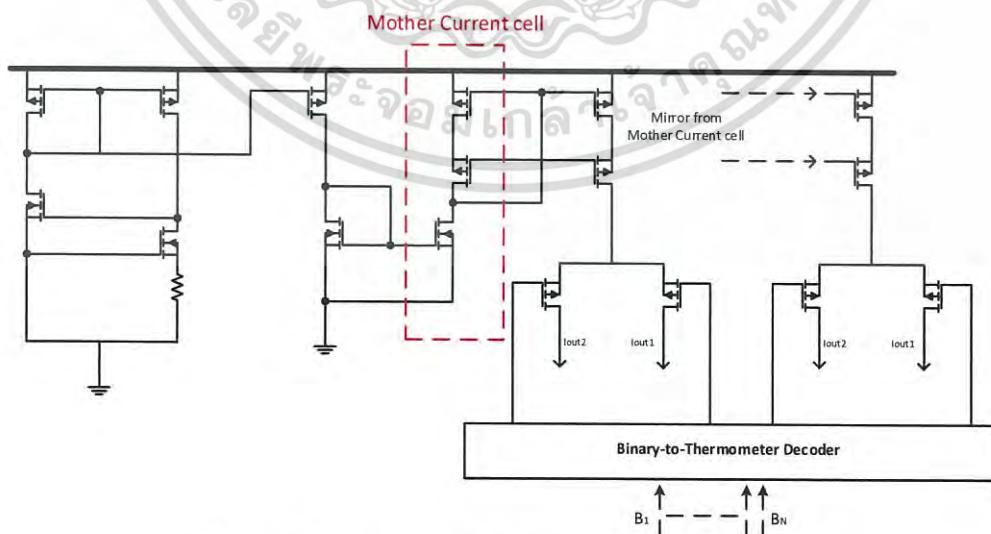
3.4.1.3 วงจรแปลงสัญญาณดิจิทัลเป็นแอนะล็อก



รูปที่ 3.28 วงจร Current Steering DAC

ทำการสร้างวงจรแปลงสัญญาณดิจิทัลเป็นแอนะล็อก (DAC) โดยอาศัยหลักการการใช้มอสเฟตให้ทำหน้าที่เป็นสวิตช์ปิด-เปิดกระแสจากนั้นจึงนำกระแสที่จ่ายให้กับโหลด เพื่อสร้างระดับแรงดันหลายๆ ระดับตามจำนวนบิตของวงจร โดยที่สัญญาณดิจิทัลที่ใช้ควบคุมจะป้อนเข้าไปที่ขาเกตของมอสเฟตเพื่อทำการปิด-เปิดกระแสที่จ่ายให้กับโหลด

ในการออกแบบจะใช้วงจรทั้งหมดที่กล่าวมาต่อรวมกัน จึงได้เป็นวงจรแปลงสัญญาณดิจิทัลเป็นแอนะล็อกดังรูปที่ 3.29



รูปที่ 3.29 วงจรแปลงสัญญาณดิจิทัลเป็นแอนะล็อก (DAC)

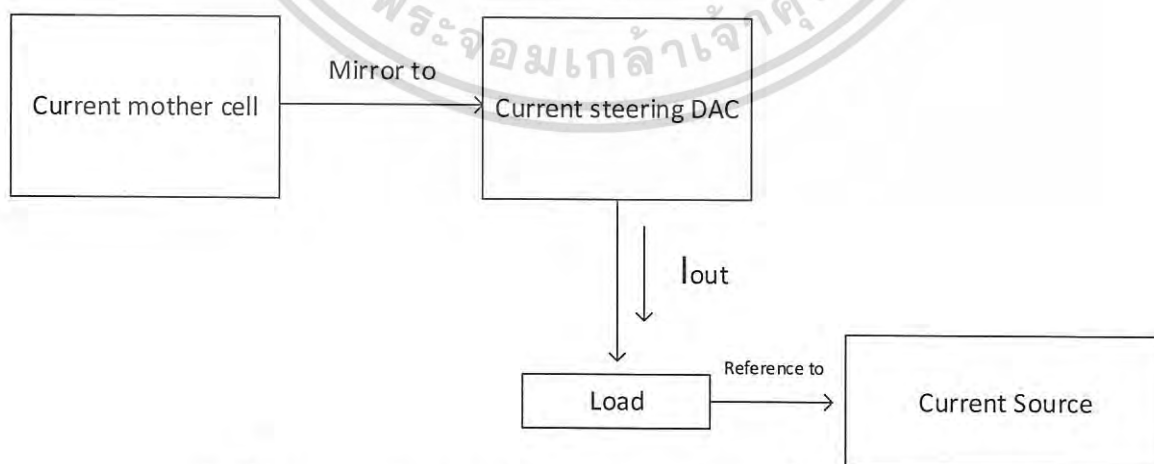
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 3.4.2 วงจร Iontophoresis Stimulation Front-End (ISFE)

ออกแบบโดยการใช้วงจรแหล่งจ่ายกระแสคงที่จาก 3.3.1 เพื่อเป็นแหล่งจ่ายกระแสคงที่ ที่ทำการสะท้อนกระแสไปยังแต่ละเซลล์ของวงจรแปลงสัญญาณดิจิทัลเป็นแอนะล็อก เพื่อทำการสร้าง แรงดันอ้างอิงให้กับวงจรแหล่งจ่ายกระแสคงที่ และทำการต่อเข้ากับสวิตช์เพื่อทำให้เกิดสัญญาณรูป สี่เหลี่ยมที่มีแอมพลิจูดเปลี่ยนแปลงไปตามแรงดันอ้างอิงที่เกิดจากวงจรแปลงสัญญาณดิจิทัลเป็นแอนะล อกที่ถูกควบคุมด้วยสัญญาณดิจิทัล 5 บิต โดยสามารถเปลี่ยนแอมพลิจูดได้ 5 ระดับ ตามค่าพารามิเตอร์ ที่ถูกส่งมาจากส่วน DMIS มายังวงจรแปลงสัญญาณดิจิทัลเป็นแอนะล็อก โดยวงจรในส่วน ISFE จะถูก ควบคุมด้วยดิจิทัลบิตแบบ Thermometer code โดยทำการออกแบบให้มีระดับกระแสตามตารางที่ 3.9

ตารางที่ 3.9 แสดงความสัมพันธ์ระหว่างค่าลอจิกกับปริมาณกระแสของวงจรแหล่งจ่ายไฟกระแสกระตุ้น (ISFE)

ปริมาณกระแส ของ ISFE ( $\mu\text{A}$ )	B0	B1	B2	B3	B4
62	1	0	0	0	0
170	0	1	0	0	0
370	0	0	1	0	0
470	0	0	0	1	0
570	0	0	0	0	1



รูปที่ 3.30 วงจรแหล่งจ่ายไฟกระแสกระตุ้น (ISFE) ที่ทำการออกแบบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

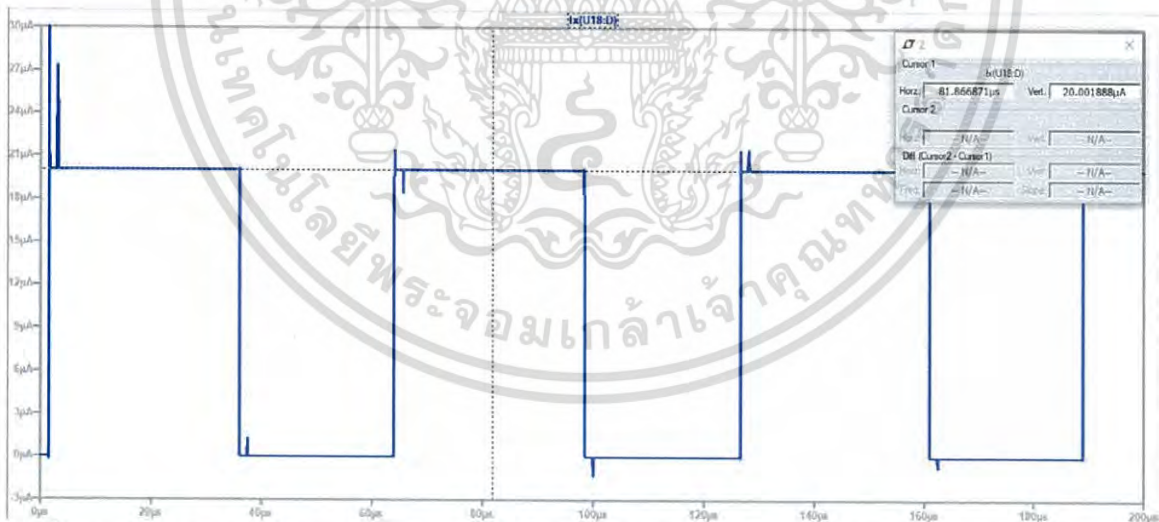
## บทที่ 4

### ผลการทดลอง

#### 4.1 ทดสอบการทดสอบของวงจรแหล่งจ่ายไฟกระแสสลับ (AC Current Injector)

ตารางที่ 4.1 ความสัมพันธ์ระหว่างระดับแรงดันอ้างอิงกับปริมาณกระแสของวงจรแหล่งจ่ายไฟกระแสสลับ (AC Current Injector)

ปริมาณไฟกระแสสลับ ที่ทำการออกแบบ ( $\mu A_{p-p}$ )	ปริมาณไฟกระแสสลับ ที่ได้จากผลการจำลอง การทำงาน ( $\mu A_{p-p}$ )	ระดับแรงดันอ้างอิง (V)	ความคลาดเคลื่อน (%)
5	5.4381	1.00	0.088
10	10.112	1.20	0.011
15	17.357	1.54	0.157
20	20.002	1.80	0.010



รูปที่ 4.1 สัญญาณเอาต์พุตของวงจรแหล่งจ่ายไฟกระแสสลับ (AC Current Injector) (กรณีเมื่อทำการป้อนระดับแรงดันอ้างอิง 1.8 V ได้ปริมาณกระแส 20  $\mu A_{p-p}$  ในขณะที่โหลดมีค่า 1 k $\Omega$ )

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 4.2 ทดสอบการทดสอบของวงจรตรวจจับอิมพีแดนซ์อิมพีแดนซ์สองโหมด (Dual-Mode Impedance Sensor: DMIS)

### 4.2.1 ผลการทดสอบการทำงานของวงจรรขยายอินสตรูเมนต์ (Instrumentation Amplifier: IA)

ตารางที่ 4.2 คุณสมบัติของวงจรรขยายอินสตรูเมนต์

คุณสมบัติ	ค่าที่ได้จากผลจำลองการทำงาน
แรงดันไฟเลี้ยง (Supply Voltage)	3.3 V
แรงดันอินพุตโหมดรวม (Input Common Mode Voltage)	1.65 V
อัตราขยายแรงดัน (Voltage Gain)	27 dB
อัตราส่วนการกำจัดสัญญาณโหมดรวม (Common Mode Rejection Ratio: CMRR)	50 dB
แบนวิธด์ (Bandwidth: BW)	20 MHz
การสูญเสียกำลัง (Power Dissipation)	40 mW

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

#### 4.2.2 ผลการทดสอบการทำงานของวงจรรขยายที่สามารถปรับอัตราขยายได้ (Programmable Gain Amplifier: PGA)

ตารางที่ 4.3 คุณสมบัติของวงจรรขยายที่สามารถปรับอัตราขยายได้

คุณสมบัติ	ค่าที่ได้จากผลจำลองการทำงาน
แรงดันไฟเลี้ยง (Supply Voltage)	3.3 V
แรงดันอินพุตโหมดร่วม (Input Common Mode Voltage)	1.65 V
อัตราขยายแรงดันลูปเปิด (Open Voltage Gain)	43,767.4
อัตราขยายแรงดัน (Voltage Gain)	14, 20, 26, 32 dB
ส่วนเฟื่อเฟส (Phase Margin)	47.97 degree
ส่วนเฟื่ออัตราขยาย (Gain Margin)	27.91 dB
อัตราส่วนการกำจัดสัญญาณโหมดร่วม (Common Mode Rejection Ratio: CMRR)	98.19 dB
อัตราส่วนการกำจัดสัญญาณไฟเลี้ยง (Power Supply Rejection Ratio: PSRR)	189.2 dB
แบนวิธด์ (Bandwidth: BW (-3 dB))	20 kHz
ความถี่ที่อัตราขยายเป็น 1 (0 dB) (Unity Gain Bandwidth: UBW)	195 MHz
ช่วงโหมดร่วม (Common Mode Range: CMR)	$0.78 < CMR < 2.55$
การสูญเสียกำลัง (Power Dissipation)	0.65 mW

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.4 เปรียบเทียบค่าความต้านระหว่างค่าที่ได้จากการคำนวณกับค่าที่ได้จากการจำลองการทำงาน

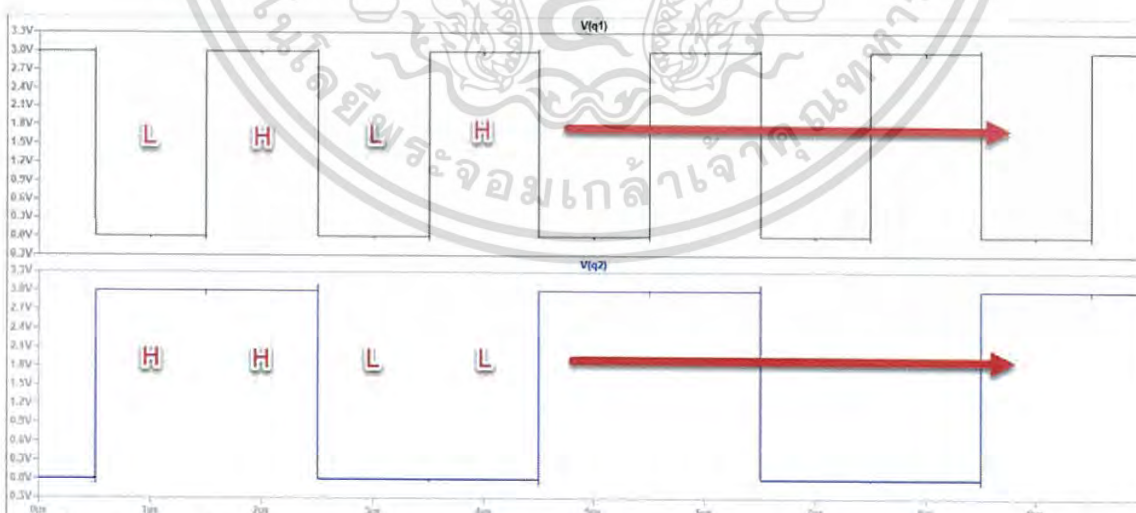
อัตราขยาย (dB)	ค่าที่ได้จากการคำนวณ		ค่าที่ได้จากผลจำลองการทำงาน		ความคลาดเคลื่อน (%)	
	R1 ( $\Omega$ )	R2 ( $\Omega$ )	R1 ( $\Omega$ )	R2 ( $\Omega$ )	R1	R2
14	5 k	20 k	5 k	22 k	0	10
20	5 k	45 k	5 k	49 k	0	8.889
26	5 k	95 k	5 k	100 k	0	5.263
32	5 k	195 k	5 k	205 k	0	5.128

จากตารางที่ 4.3 จะสังเกตได้ว่า ค่าที่ได้จากผลจำลองการทำงานมีความคลาดเคลื่อนไปจากค่าที่ได้จากการคำนวณ เนื่องจากค่าที่ได้จากการคำนวณยังไม่ได้คิดผลของความต้านทานแฝงอื่นๆ ในวงจร ที่มีในสวิตช์ (มอสเฟต)

#### 4.2.3 ผลการทดสอบการทำงานของวงจรควบคุม (Adaptive Control)

##### 4.2.3.1 ผลการทดลอง วงจรซีเควนเซียล

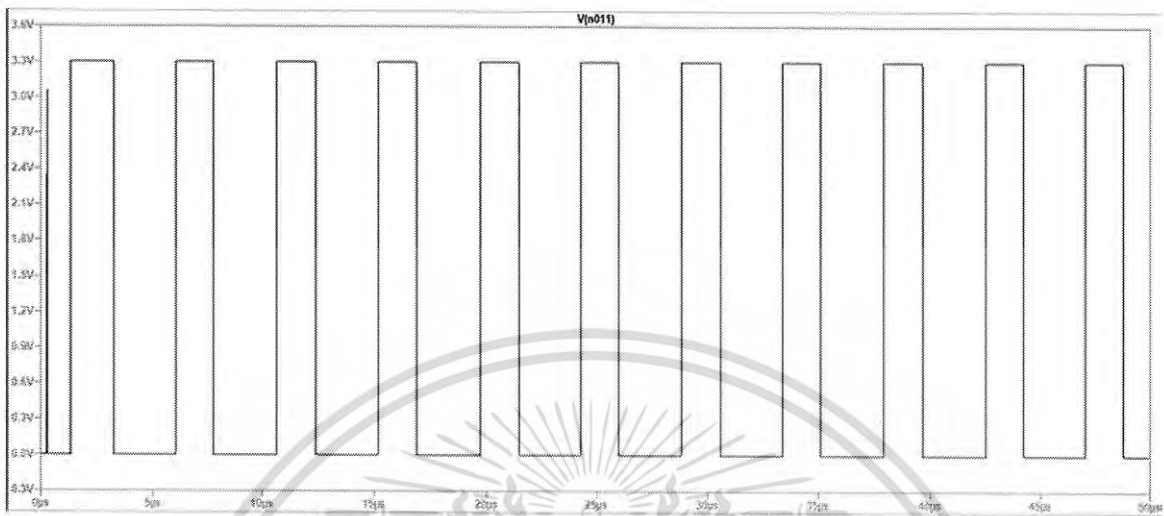
วงจร Counter 2 bit ที่สร้างจากวงจร Negative Edge Triggered D FlipFlop จะให้ลอจิก 01 11 00 และ 10 ตามภาพและจะวนค่าลอจิกนี้ไปเรื่อยๆ และจะคงค่าสุดท้ายไว้เมื่อสัญญาณCLK ของวงจรคงที่



รูปที่ 4.2 ผลที่ได้จากการออกแบบวงจร Counter ขนาด 2 บิต จากวงจร Master-Slave D Flip-Flop negative edge triggered

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า, ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 4.2.3.2 ผลการทดลอง วงจร Oscillator



รูปที่ 4.3 ผลที่ได้จากการออกแบบวงจร Ring Oscillator

ในการออกแบบวงจร Oscillator ให้ได้ความถี่ตามที่ต้องการคือ 20kHz โดยใช้ inverter ทั้งหมด 5 สเตจ จะได้สมการ

$$f_{out} = \frac{1}{NT_d}$$

$$200 \text{ kHz} = \frac{1}{5 \times T_d}$$

$$T_d = 1 \mu\text{s}$$

ดังนั้นจึงออกแบบวงจรอินเวอร์เตอร์ให้มีดีเลย์สเตจละ 1 ไมโครวินาที โดยการเพิ่มค่าของตัวเก็บประจุที่ขาออกของอินเวอร์เตอร์ โดยค่าของ  $C_{load}$  จะมีค่าแปรผันตรงกับค่าดีเลย์ ทำการวัดความถี่โดยการวัดเวลาที่สัญญาณใช้ในหนึ่งคาบ แล้วคำนวณความถี่ออกมาตามสมการข้างต้น

### 4.2.3.3 ผลการทดลอง วงจรถอดรหัส 1 (ยกตัวอย่าง 5 กรณี)

กรณีที่ 1 เมื่อ  $C_{inj} = 1$ ,  $PGA = 1$ ,  $D1 = 0$ ,  $D2 = 0$

กรณีที่ 1 คือ การที่สัญญาณที่เข้ามาทางวงจรเปรียบเทียบกับแรงดันมีขนาดที่พอดีกับช่วงที่ได้กำหนดไว้ ทำให้วงจรกำเนิดสัญญาณรูปสี่เหลี่ยมไม่มีการทำงานเกิดขึ้น เพื่อคงค่าอัตราขยายและปริมาณกระแสไว้ที่ค่าเดิม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กรณีที่ 2 เมื่อ  $C_{inj} = 0$ ,  $PGA = 1$ ,  $D1 = 0$ ,  $D2 = 0$

กรณีที่ 2 คือ กรณีที่สัญญาณที่เข้ามาทางวงจรเปรียบเทียบแรงดันมีขนาดเล็กกว่าช่วงที่กำหนดไว้ วงจรจึงทำการเปิดวงจรถ่ายสัญญาณรูปสี่เหลี่ยมตัวที่ 1 เพื่อให้วงจรถ่ายเปลี่ยนอัตราขยายให้สัญญาณมีขนาดใหญ่ขึ้น

กรณีที่ 3 เมื่อ  $C_{inj} = 0$ ,  $PGA = 1$ ,  $D1 = 1$ ,  $D2 = 0$

กรณีที่ 3 คือ กรณีที่สัญญาณที่เข้ามาทางวงจรเปรียบเทียบแรงดันมีขนาดเล็กกว่าช่วงที่กำหนดแล้ว และวงจรได้ทำการเปลี่ยนอัตราขยายจนมีค่าสูงที่สุดแล้ว แต่สัญญาณนั้นยังไม่เข้าสู่ช่วงที่กำหนด ทำให้วงจรถ่ายปิดการทำงานของวงจรถ่ายสัญญาณรูปสี่เหลี่ยมตัวที่ 1 เพื่อคงค่าอัตราขยายสูงสุดเอาไว้แล้วจึงเปิดการทำงานของวงจรถ่ายสัญญาณรูปสี่เหลี่ยมตัวที่ 2 เพื่อเพิ่มปริมาณกระแส

กรณีที่ 4 เมื่อ  $C_{inj} = 1$ ,  $PGA = 0$ ,  $D1 = 0$ ,  $D2 = 0$

กรณีที่ 4 คือ กรณีที่สัญญาณที่เข้ามาทางวงจรเปรียบเทียบแรงดันมีขนาดใหญ่กว่าช่วงที่ได้กำหนดไว้ วงจรจึงทำการเปิดการทำงานของวงจรถ่ายสัญญาณรูปสี่เหลี่ยมตัวที่ 2 เพื่อทำการลดปริมาณกระแสลงจนสัญญาณที่เข้ามาอยู่ในช่วงที่ได้กำหนดไว้

กรณีที่ 5 เมื่อ  $C_{inj} = 1$ ,  $PGA = 0$ ,  $D1 = 0$ ,  $D2 = 1$

กรณีที่ 5 คือ กรณีที่สัญญาณที่เข้ามาทางวงจรเปรียบเทียบแรงดันมีขนาดใหญ่กว่าช่วงที่ได้กำหนดไว้ แล้ววงจรได้ทำการลดปริมาณกระแสจนมีค่าต่ำที่สุดแล้ว แต่สัญญาณที่เข้ามายังไม่เข้าสู่ช่วงที่กำหนดไว้ ทำให้วงจรถ่ายปิดการทำงานของวงจรถ่ายสัญญาณรูปสี่เหลี่ยมตัวที่ 2 เพื่อทำการคงปริมาณกระแสต่ำสุดเอาไว้ แล้วทำการเปิดวงจรถ่ายสัญญาณรูปสี่เหลี่ยมตัวที่ 1 เพื่อทำการลดอัตราขยายจนสัญญาณที่เข้ามาอยู่ในช่วงที่กำหนดไว้

#### 4.2.3.4 ผลการทดลอง วงจรถอดรหัส 2

กรณีที่ 1 เมื่อ  $Q1 = 0$ ,  $Q2 = 0$

กรณีที่ 1 คือ กรณีที่วงจรมอบให้ลอจิกเอาต์พุตมาควบคุมอัตราขยายให้มีค่า 14 dB และสัญญาณ D1 ซึ่งเป็นสัญญาณที่ใช้ในการควบคุมวงจรถ่ายสัญญาณรูปสี่เหลี่ยมตัวที่ 1 มีค่าลอจิกเป็น 0 เนื่องจากอัตราขยายยังไม่มีค่าสูงที่สุด

กรณีที่ 2 เมื่อ  $Q1 = 0$ ,  $Q2 = 1$

กรณีที่ 2 คือ กรณีที่วงจรมอบให้ลอจิกเอาต์พุตมาควบคุมอัตราขยายให้มีค่า 20 dB และสัญญาณ D1 ซึ่งเป็นสัญญาณที่ใช้ในการควบคุมวงจรถ่ายสัญญาณรูปสี่เหลี่ยมตัวที่ 1 มีค่าลอจิกเป็น 0 เนื่องจากอัตราขยายยังไม่มีค่าสูงที่สุด

กรณีที่ 3 เมื่อ  $Q1 = 1, Q2 = 0$

กรณีที่ 3 คือ กรณีที่วงจรมอบให้ลอจิกเอาต์พุตมาควบคุมอัตราขยายให้มีค่า 26 dB และสัญญาณ D1 ซึ่งเป็นสัญญาณที่ใช้ในการควบคุมวงจรมอบให้สัญญาณรูปสี่เหลี่ยมตัวที่ 1 มีค่าลอจิกเป็น 0 เนื่องจากอัตราขยายยังไม่มีค่าสูงที่สุด

กรณีที่ 4 เมื่อ  $Q1 = 1, Q2 = 1$

กรณีที่ 4 คือ กรณีที่วงจรมอบให้ลอจิกเอาต์พุตมาควบคุมอัตราขยายให้มีค่า 32 dB และสัญญาณ D1 ซึ่งเป็นสัญญาณที่ใช้ในการควบคุมวงจรมอบให้สัญญาณรูปสี่เหลี่ยมตัวที่ 1 มีค่าลอจิกเป็น 1 เนื่องจากอัตราขยายมีค่าสูงที่สุดแล้ว

#### 4.2.3.5 ผลการทดลอง วงจรถอดรหัส 3

กรณีที่ 1 เมื่อ  $Q1 = 0, Q2 = 0$

กรณีที่ 1 คือ กรณีที่วงจรมอบให้ลอจิกเอาต์พุตมาควบคุมปริมาณกระแสให้มีค่า 40  $\mu\text{A}$  และสัญญาณ D2 ซึ่งเป็นสัญญาณที่ใช้ในการควบคุมวงจรมอบให้สัญญาณรูปสี่เหลี่ยมตัวที่ 2 มีค่าลอจิกเป็น 0 เนื่องจากปริมาณกระแสยังคงไม่ใช่ค่าที่ต่ำที่สุด

กรณีที่ 2 เมื่อ  $Q1 = 0, Q2 = 1$

กรณีที่ 2 คือ กรณีที่วงจรมอบให้ลอจิกเอาต์พุตมาควบคุมปริมาณกระแสให้มีค่า 30  $\mu\text{A}$  และสัญญาณ D2 ซึ่งเป็นสัญญาณที่ใช้ในการควบคุมวงจรมอบให้สัญญาณรูปสี่เหลี่ยมตัวที่ 2 มีค่าลอจิกเป็น 0 เนื่องจากปริมาณกระแสยังคงไม่ใช่ค่าที่ต่ำที่สุด

กรณีที่ 3 เมื่อ  $Q1 = 1, Q2 = 0$

กรณีที่ 3 คือ กรณีที่วงจรมอบให้ลอจิกเอาต์พุตมาควบคุมปริมาณกระแสให้มีค่า 20  $\mu\text{A}$  และสัญญาณ D2 ซึ่งเป็นสัญญาณที่ใช้ในการควบคุมวงจรมอบให้สัญญาณรูปสี่เหลี่ยมตัวที่ 2 มีค่าลอจิกเป็น 0 เนื่องจากปริมาณกระแสยังคงไม่ใช่ค่าที่ต่ำที่สุด

กรณีที่ 4 เมื่อ  $Q1 = 1, Q2 = 1$

กรณีที่ 4 คือกรณีที่วงจรมอบให้ลอจิกเอาต์พุตมาควบคุมปริมาณกระแสให้มีค่า 10  $\mu\text{A}$  และสัญญาณ D2 ซึ่งเป็นสัญญาณที่ใช้ในการควบคุมวงจรมอบให้สัญญาณรูปสี่เหลี่ยมตัวที่ 2 มีค่าลอจิกเป็น 1 เนื่องจากปริมาณกระแสมีค่าต่ำที่สุดแล้ว

#### 4.2.3.6 ผลการทดลอง วงจรเปรียบเทียบสัญญาณ

กรณีที่ 1 เมื่อสัญญาณอินพุตที่เข้ามา มีขนาดใหญ่กว่าช่วงที่ได้กำหนดไว้

กรณีที่ 1 สัญญาณที่เข้ามาสู่วงจรถือเปรียบเทียบแรงดันมีขนาดใหญ่เกินไป วงจรจะให้ลอจิก  $PGA = 0$  และ  $C_{inj} = 1$  และการทำงานจะเป็นไปตามตารางที่ 3.3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กรณีที่ 2 เมื่อสัญญาณที่เข้ามา มีขนาดเล็กกว่าช่วงที่ได้กำหนดไว้

กรณีที่ 2 สัญญาณที่เข้ามาสู่วงจรเปรียบเทียบกับแรงดันมีขนาดเล็กเกินไป วงจรจะให้ลอจิก  $PGA = 1$  และ  $C_{inj} = 0$  และการทำงานจะเป็นไปตามตารางที่ 3.3

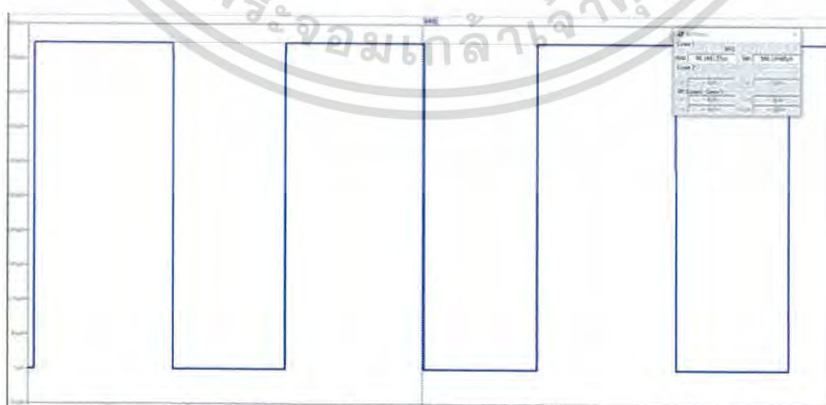
กรณีที่ 3 เมื่อสัญญาณที่เข้ามา มีขนาดอยู่ในช่วงที่กำหนด

กรณีที่ 3 สัญญาณที่เข้ามาสู่วงจรเปรียบเทียบกับแรงดันมีขนาดอยู่ในช่วงที่กำหนด วงจรจะให้ลอจิก  $PGA = 1$  และ  $C_{inj} = 1$  และวงจรจะทำงานตามตารางที่ 3.3

### 4.3 ทดสอบการทดสอบของวงจรแหล่งจ่ายไฟกระแสกระตุ้น (Iontophoresis Stimulation Front-End: ISFE)

ตารางที่ 4.5 ความสัมพันธ์ระหว่างระดับแรงดันอ้างอิงกับปริมาณกระแสของวงจรแหล่งจ่ายไฟกระแสกระตุ้น (ISFE)

ปริมาณกระแสที่ทำการ ออกแบบ ( $\mu A$ )	ปริมาณกระแสที่ได้จาก ผลการจำลองการ ทำงาน ( $\mu A$ )	ระดับแรงดันอ้างอิง (V)	ความผิดพลาด(%)
62	62.9	0.543	1.45
170	173.65	0.597	2.15
370	368.26	0.651	0.47
470	476.68	0.678	1.42
570	568.14	0.759	0.33



รูปที่ 4.4 สัญญาณเอาต์พุตของวงจรแหล่งจ่ายไฟกระแสกระตุ้น (ISFE) (กรณีเมื่อทำการป้อนระดับแรงดันอ้างอิง 0.759 V ได้ปริมาณกระแส 570  $\mu A$  ในขณะที่โหลดมีค่า 1 k $\Omega$ )

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 5

# สรุปผลการทดลองและข้อเสนอแนะ

### 5.1 สรุปผลการทดลอง

ปริญญานิพนธ์นี้ได้นำเสนอการออกแบบวงจรรวมที่ใช้ในทางการแพทย์ ซึ่งได้รวมเอาวงจรต่างๆ มาทำงานร่วมกัน ทั้งวงจรในส่วนที่เป็นแอนะล็อก ได้แก่ วงจรขยายอินสตรูเมนต์ วงจรขยายเชิงปฏิบัติการ และวงจรกรองสัญญาณ ส่วนที่เป็นดิจิทัล ได้แก่ วงจรฟลิปฟล็อป วงจรกำเนิดสัญญาณรูปสี่เหลี่ยม และวงจรถอดรหัสต่างๆ ทั้งยังมีส่วนที่เป็นวงจรแบบสัญญาณผสม คือ วงจรเปรียบเทียบสัญญาณแรงดัน ซึ่งผลการออกแบบวงจรที่ออกมานั้นเป็นไปตามที่ได้คาดหวังไว้ และได้คุณสมบัติของวงจรต่างๆ ที่สามารถใช้งานได้ ในการนำมาใช้ในการออกแบบวงจรรวมสำหรับระบบส่งยาเข้าสู่ร่างกายผ่านทางผิวหนัง ซึ่งจะเป็นประโยชน์อย่างยิ่งในการให้ยาแก่ผู้ป่วยโดยไม่ต้องมีบาดแผลจากการให้ยา ไม่มีความเจ็บปวด ไม่ส่งผลกระทบต่อตับ ลดโอกาสติดเชื้อ และทำให้ยาออกฤทธิ์ได้เร็วขึ้น ซึ่งวงจรส่วนที่ทำการออกแบบมา เป็นวงจรที่ใช้ตรวจจัดการเปลี่ยนแปลงอิมพีแดนซ์ของผิวหนังโดยการป้อนกระแสเข้าไปในผิวหนัง และวงจรส่วนที่ใช้ผลักดันยาเข้าสู่ร่างกายผ่านทางผิวหนัง โดยวงจรสามารถปรับอัตราขยายและปริมาณกระแสที่จ่ายเข้าสู่ผิวหนังให้มีความเหมาะสมได้โดยอัตโนมัติ

จากผลการทดสอบการทำงานของวงจรที่ได้ทำการออกแบบ พบว่าในส่วนของวงจรแหล่งจ่ายไฟกระแสสลับ (AC Current Injector) สามารถออกมาให้ได้ค่ากระแสที่ได้ทำการกำหนดไว้ ซึ่งในด้านของความไวพบว่าวงจรยังมีความไวของยอดสัญญาณต่อโหลดที่สูงที่ยังคงต้องทำการแก้ไขเพื่อให้สามารถทำงานร่วมกับวงจรตรวจจัดการเปลี่ยนแปลงอิมพีแดนซ์สองโหมด (DMIS) ได้อย่างลงตัวมากยิ่งขึ้น ทั้งนี้ยังคงต้องคำนึงถึงผลกระทบที่มาจากตัววงจรตรวจจับอิมพีแดนซ์สองโหมด ที่ถึงแม้วงจรจะสามารถทำงานได้อัตราขยายและลอจิกที่ต้องการแล้ว แต่ความซ้ำในการประมวลผลของตัววงจรอาจมีผลกระทบต่อวงจรถัดไป ในส่วนของวงจรแหล่งจ่ายไฟกระแสกระตุ้น (ISFE) การจ่ายยาเข้าสู่ร่างกายผ่านทางผิวหนังนั้น ต้องทำการจ่ายกระแสที่มีสัญญาณเป็นรูปสี่เหลี่ยมได้อย่างแม่นยำและมีเสถียรภาพ แต่ยังคงมีความผิดพลาดของค่ากระแสอันเนื่องมาจากความไวของขนาดสัญญาณที่มีต่อโหลดถึงแม้ว่าจะมีการใช้หลักการสะท้อนกระแสเข้ามาช่วยลดความไวแล้วก็ตาม ซึ่งกระแสในส่วนนี้เป็นกระแสที่จะทำหน้าที่ในกระบวนการไอออนโตโฟเรซิส ซึ่งความผิดพลาดที่เกิดขึ้นอาจจะส่งผลต่อปริมาณยาที่ต้องการจ่ายเข้าสู่ร่างกาย แต่ทั้งนี้การทำงานของแต่ละวงจรโดยภาพรวมสามารถทำงานได้อย่างมีประสิทธิภาพและเป็นที่น่าพอใจ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 5.2 ข้อเสนอแนะ

ควรศึกษาการออกแบบวงจรรวมเพิ่มเติมในส่วนต่างๆ เพื่อช่วยในการแก้ไขปัญหาทั้งหมดที่ได้กล่าวมาในหัวข้อข้างต้น และช่วยเพิ่มประสิทธิภาพในด้านต่างๆ ทั้งในส่วนของแอนะล็อกที่ยังมีข้อจำกัดต่างๆ ให้มีความยืดหยุ่นและใช้งานได้กว้างขวางขึ้น และในส่วนดิจิทัลที่อาจเกิดความผิดพลาดจากความเพี้ยนของสัญญาณ ทำให้มีความแม่นยำมากขึ้น ทั้งหมดนี้ยังต้องคำนึงถึงความเหมาะสมของพื้นที่และกำลังงานที่ใช้ เพื่อให้อุปกรณ์ที่ออกมามีขนาดเล็กที่สุดแต่ยังทำงานได้อย่างมีประสิทธิภาพเหมาะสม



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## เอกสารอ้างอิง

- [1] Prodermaclinics. 2560. ไอออนโตโฟเรซิส Iontophoresis. [Online]  
แหล่งที่มา: <http://www.prodermaclinics.com/service/iontophoresis/>
- [2] อภินันท์ ธนชยานนท์. 2559. วงจรรวมแอนะล็อกซีมอส CMOS Analog Integrated Circuits. :  
ห้างหุ้นส่วนจำกัด มิน เซอร์วิส ซัพพลาย
- [3] มนตรี สมดุลยกร, ปิติกันต์ รักราชกร. 2557. การวิเคราะห์และการออกแบบวงจรความ  
ต้านทานแบบต่อกราวด์ปรับค่า ได้ด้วยแรงดันโดยใช้ซีมอส.  
แหล่งที่มา: [http://www.research-system.siam.edu/2013-12-20-03-57-52/  
149-2013-12-20-05-58-62](http://www.research-system.siam.edu/2013-12-20-03-57-52/149-2013-12-20-05-58-62)
- [4] WordPress. 2554. วงจรกรองความถี่ (Filter Circuit). [Online]  
แหล่งที่มา: <https://navapadol.files.wordpress.com/2015/09/e0b89ae0b897e0b897e0b8b5e0b988-6.pdf>
- [5] รจนา พันธว. 2558. ออปแอมป์. [Online]  
แหล่งที่มา: <https://sites.google.com/site/xupkxniklekthrxnikslaeawngcr/home/bth-thi-8>
- [6] อิเล็กทรอนิกส์วิศวกรรม. 2558. วงจรออปแอมป์เปรียบเทียบแรงดัน. [Online]  
แหล่งที่มา: <http://eng.rmutsb.ac.th/events/admin2/data/e-book/%E0%B8%9A%E0%B8%97%E0%B8%97%E0%B8%B5%E0%B9%88%206%20%20%E0%B8%AD%E0%B8%AD%E0%B8%9B%E0%B9%81%E0%B8%AD%E0%B8%A1%E0%B8%9B%E0%B98C%E0%B9%80%E0%B8%9B%E0%B8%A3%E0%B8%B5%E0%B8%A2%E0%B8%9A%E0%B9%80%E0%B8%97%E0%B8%B5%E0%B8%A2%E0%B8%9A/files/publication.pdf>
- [7] ฟิสิกส์ราชมงคล. 2553. ลอจิกเกตพื้นฐาน. [Online]  
แหล่งที่มา: <http://www.atom.rmutphysics.com/charud/oldnews/182/digital/Logic1.htm>
- [8] รัชชัย เลื่อนฉวี. 2543. วงจรซีควนเชียล (Sequential Logic Circuit). [Online]  
แหล่งที่มา: [http://www.thaiall.com/digitallogic/sequential\\_logic\\_ch07.pdf](http://www.thaiall.com/digitallogic/sequential_logic_ch07.pdf)
- [9] Behzad Razavi. 2001. Design of Analog CMOS integrated circuits: McGeaw-Hill

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## เอกสารอ้างอิง (ต่อ)

- [10] Milos Ercegovac, Tomás Lang, Jaime H. Moreno. 1998. Introduction to Digital Systems: Wiley
- [11] K. Song, U. Ha, J. Lee, K. Bong, and H. J. Yoo,  
“An 87-mA-min Iontophoresis Controller IC with Dual-Mode Impedance Sensor for Patch-Type Transdermal Drug Delivery System,”  
*IEEE J. Solid-State Circuits* 2014, 49, 167-178
- [12] S. Kim, R. F. Yazicioglu, T. Torfs, D. Buxi, J. Penders, and C. V. Hoof,  
“A 2.4 mA continuous-time electrode-skin impedance measurement circuit for motion artifact monitoring in ECG acquisition systems,”  
*Proc. Symp. VLSI Circuits, May 2010, pp. 219-220.*



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้