

การชดเชยอุณหภูมิสำหรับหม้อแปลงผลต่างความเหนี่ยวนำแบบเชิงเส้น
โดยใช้วิธีการป้อนกลับทางอ้อม

TEMPERATURE COMPENSATION FOR LINEAR VARIABLE DIFFERENTIAL
TRANSFORMER USING INDIRECT FEEDBACK TECHNIQUE



วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรดุษฎีบัณฑิต

สาขาวิชาวิศวกรรมไฟฟ้า

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. 2561

KMITL-2018-EN-D-018-037

การชดเชยอุณหภูมิสำหรับหม้อแปลงผลต่างความเหนี่ยวนำแบบเชิงเส้น
โดยใช้วิธีการป้อนกลับทางอ้อม

TEMPERATURE COMPENSATION FOR LINEAR VARIABLE DIFFERENTIAL
TRANSFORMER USING INDIRECT FEEDBACK TECHNIQUE



วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรดุษฎีบัณฑิต
สาขาวิชาวิศวกรรมไฟฟ้า
คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ.2561

KMITL-2018-EN-D-018-037

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TEMPERATURE COMPENSATION FOR LINEAR VARIABLE DIFFERENTIAL
TRANSFORMER USING INDIRECT FEEDBACK TECHNIQUE



A THESIS SUBMITTED IN PARTIAL FULFILLMENT
OF THE REQUIREMENTS FOR THE DEGREE OF
DOCTOR OF ENGINEERING IN ELECTRICAL ENGINEERING
FACULTY OF ENGINEERING
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG
2018
KMITL-2018-EN-D-018-037

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



COPYRIGHT 2018
FACULTY OF ENGINEERING
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ใบรับรองวิทยานิพนธ์

หัวข้อวิทยานิพนธ์ การชดเชยอุณหภูมิสำหรับหม้อแปลงผลต่างความเหนี่ยวนำแบบเชิงเส้นโดยใช้วิธีการป้อนกลับทางอ้อม

Thesis Title Temperature Compensation for Linear Variable Differential Transformer using Indirect Feedback Technique

นักศึกษา นางพิชญ์สินี มะโน






รหัสประจำตัว 55610120

ปริญญา วิศวกรรมศาสตรดุษฎีบัณฑิต

สาขาวิชา วิศวกรรมไฟฟ้า

อาจารย์ที่ปรึกษาวิทยานิพนธ์ ศ.ดร.วันชัย ธีรรัฐจา

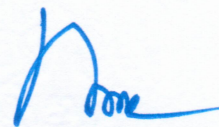
หมายเลขวิทยานิพนธ์ KMITL-2018-EN-D-018-037

คณะกรรมการสอบวิทยานิพนธ์		ลายมือชื่อ
รศ.ดร.อนุชา	แก้วพลสุข	
ผศ.ดร.วรรณดี	เพชรณิลล้าคา	
ดร.อภิไญย	ฤกษ์รัตน์	
ผศ.ดร.สิริชัย	ธรรมารักษ์วัฒนะ	
ศ.ดร.วันชัย	ธีรรัฐจา	

วัน / เดือน / ปี ที่สอบ วันจันทร์ที่ 9 กรกฎาคม พ.ศ. 2561 เวลา 15.00-17.00 น.
สถานที่สอบ ณ ห้อง HM-302 อาคารเฉลิมพระเกียรติ

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

คณะวิศวกรรมศาสตร์ รับรองแล้ว



(รองศาสตราจารย์ ดร. คมสัน มาลีสี)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่สามารถนำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และข้อมูลอ้างอิงถึงชื่อของเอกสารทุกครั้งที่มีการนำไปใช้
วันที่ 9 กรกฎาคม พ.ศ. 2561

หัวข้อวิทยานิพนธ์	การชดเชยอุณหภูมิสำหรับหม้อแปลงผลต่างความเหนี่ยวนำแบบเชิงเส้นโดยใช้วิธีการป้อนกลับทางอ้อม
นักศึกษา	นางพิชญ์สินี มะโน
รหัสประจำตัว	55610120
ปริญญา	วิศวกรรมศาสตรดุษฎีบัณฑิต
สาขาวิชา	วิศวกรรมไฟฟ้า
พ.ศ.	2561
อาจารย์ที่ปรึกษาวิทยานิพนธ์	ศ.ดร.วันชัย รั้วรุจา

บทคัดย่อ

วิทยานิพนธ์นี้นำเสนอการตีความอุณหภูมิของสวิตช์โดยใช้อุณหภูมิควบคุมวงจรหม้อแปลงและคางค่าจากเฟสล็อกกลุ่มที่มีอิเล็กทรอนิกส์เฟสเป็นตัวตรวจจับเฟสที่เลื่อนไป 90 องศา ระหว่างสัญญาณกระตุ้นและสัญญาณเอาต์พุต ซึ่งจะใช้เป็นตัวจัดการเวลาสำหรับควบคุมช่วงการสุ่มของวงจรหม้อแปลงและคางค่าให้ตรงกับตำแหน่งขนาดสูงสุดของสัญญาณรีโซลเวอร์ นอกจากนี้ได้นำเสนอการตีความอุณหภูมิหม้อแปลงผลต่างความเหนี่ยวนำแบบเชิงเส้นโดยใช้ตัวตรวจจับขนาดสัญญาณ ซึ่งประกอบด้วยวงจรเปรียบเทียบแรงดัน วงจรหาตำแหน่งยอด วงจรสุ่มและคางค่า และวงจรขยายผลบวก โดยวงจรหาตำแหน่งคางค่าที่สร้างจากวงจรความถี่สองเท่าที่ได้จากเฟสล็อกกลุ่มและวงจรป้อนกลับหารสอง จะสร้างสัญญาณควบคุมให้วงจรสุ่มและคางค่าเพื่อสุ่มสัญญาณ LVDT ที่ตำแหน่งยอด ผลการทดสอบพบว่าสัญญาณจากวงจรสุ่มและคางค่ามีความแม่นยำ และเป็นสัดส่วนที่เป็นเชิงเส้นกับการเคลื่อนที่ของแกนของ LVDT ซึ่งเทคนิคนี้พิจารณาสัญญาณ LVDT ที่เวลาช่วงหนึ่งในสี่แรก ของสัญญาณกระตุ้น ทำให้เวลาการตอบสนองรวดเร็ว และได้นำเสนอการชดเชยอุณหภูมิของหม้อแปลงผลต่างความเหนี่ยวนำแบบเชิงเส้นโดยใช้เทคนิคการป้อนกลับทางอ้อม โดยไม่สูญเสียความไว โดยเทคนิคการป้อนกลับนี้ใช้วงจรขยายควบคุมแรงดันปรับขนาดของสัญญาณกระตุ้นเพื่อการชดเชยอุณหภูมิ และใช้การควบคุมป้อนกลับแบบสัดส่วนบวกอินทิกรัลเพื่อลดข้อผิดพลาดที่เกิดจากการเปลี่ยนแปลงอุณหภูมิให้เหลือน้อยที่สุด โดยค่าขนาดสูงสุดของสัญญาณ LVDT จะถูกสุ่มโดยวงจรสุ่มและคางค่าสองวงจร เพื่อเป็นสัญญาณป้อนกลับและสัญญาณระยะการเคลื่อนที่ของแกน LVDT โดยสัญญาณควบคุมการสุ่ม สำหรับวงจรสุ่มและคางค่าได้มาจากสัญญาณเอาต์พุตของวงจรหาตำแหน่งคางค่า ยอด ผลการทดสอบ พบว่าค่าความผิดพลาดสูงสุดของการเคลื่อนที่ของสัญญาณตำแหน่งแกนลดลงจาก 6.52% ขณะไม่มีการชดเชยอุณหภูมิ เหลือเพียง 0.098% ขณะมีการชดเชยอุณหภูมิ ที่อุณหภูมิ 70°C ซึ่งทั้งสามวงจรที่นำเสนอมีข้อเด่นในเรื่องวงจรถ่าย ราคาถูก และผลการทดสอบโดยใช้อุปกรณ์ที่มีจำหน่ายทั่วไป สามารถยืนยันประสิทธิภาพของทั้งสามวงจร เป็นไปตามทฤษฎีที่คาดไว้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Thesis	Temperature compensation for linear variable differential Transformer using indirect feedback technique
Student	Mrs.Pitsini Mano
Student ID.	55610120
Degree	Doctor of Engineering
Program	Electrical Engineering
Year	2018
Thesis Advisor	Prof.Dr.Vanchai Riewruja

ABSTRACT

This thesis proposed a method to implement a demodulator for resolver signal. The demodulation technique is based on the use of sample and hold (S/H). The control signal for S/H is achieved by phase locked loop (PLL) with EX-OR gate as the phase detector. The behavior of PLL with EX-OR gate as phase detector provides 90° phase shift between the output signal and the excitation signal, which is used to generate timing for controlling the sample state of S/H to be at the peak amplitude of resolver signal. This thesis also proposed a circuit technique to demodulate a signal from a linear variable differential transducer (LVDT) based on amplitude detector. The LVDT demodulator consists of the comparator, the peak amplitude-finder, the sample and hold circuit (SHC) and the summing amplifier. The peak amplitude finder is obtained by the phase-locked loop (PLL) and divider feedback to generate the frequency doubler. This peak amplitude finder generates the control signal for the SHC to sample the LVDT signal at the peak position. As a result, the output signal from the SHC is accurately achieved and linearly proportional to the movement of the core of LVDT. This technique determines the LVDT signal at one-fourth period of the excitation signal. Therefore, the response time of the proposed circuit is provided in a quarter of the excitation signal. Finally, a feedback technique to compensate for the temperature effect on the output signal of the LVDT without losing the sensitivity is presented in this thesis. The proposed technique is based on the use of a voltage-controlled amplifier to scale the amplitude of the excitation signal for the temperature compensation. The proposed feedback technique provides both the proportional and integral control action to minimize the error caused by the temperature variation. The

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

sample-and-hold circuit (SHC) is used to obtain the feedback signal and displacement signal, where the control signal of SHC is provided from the LVDT output of the peak amplitude finder. The maximum relative error of the core displacement signal can be reduced from 6.52% for the uncompensated scheme to 0.098% for the compensated scheme at the ambient temperature of 70°C. All three circuits configuration of the proposed scheme are simple and inexpensive. The performance of the proposed techniques are confirmed by experimental implementation using commercially available devices. Experimental results confirmed that the performance of three proposed circuits agreed with the theoretical analysis.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และที่ ^{III} ย่างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

วิทยานิพนธ์ฉบับนี้ได้รับความกรุณาให้การช่วยเหลือ ข้อเสนอแนะ คำแนะนำ การสนับสนุน และให้กำลังใจผู้เขียน เป็นอย่างดีมาโดยตลอด จากบุคคลหลายท่าน จึงทำให้สำเร็จลุล่วงไปได้ด้วยดี

ผู้เขียนขอกราบขอบพระคุณ ศาสตราจารย์ ดร.วันชัย ธีรรัฐจา อาจารย์ที่ปรึกษาวิทยานิพนธ์ ที่ได้ให้ความกรุณาให้คำปรึกษา ข้อเสนอแนะ แนวความคิดการวิจัยและตลอดจนการแก้ไข วิทยานิพนธ์ ตลอดช่วงเวลาของการศึกษาด้วยความเอาใจใส่อย่างดียิ่ง ผู้เขียนรู้สึกซาบซึ้งในความกรุณาจากท่านเป็นอย่างสูง

และขอขอบคุณผู้ช่วยศาสตราจารย์ ดร.วรรณดี เพชรมณีล้ำค่า ดร.อภินิย ฤกษ์รัตน์ ที่ได้กรุณาให้คำแนะนำ ข้อเสนอแนะที่เป็นประโยชน์อย่างยิ่ง รวมทั้งการดูแลเอาใจใส่ในเรื่องต่างๆตลอดระยะเวลาที่ทำการศึกษา ผู้เขียนรู้สึกซาบซึ้งในความอนุเคราะห์จากท่านเป็นอย่างยิ่ง และขอขอบคุณ คณะกรรมการสอบวิทยานิพนธ์ทุกท่านที่ให้คำแนะนำที่เป็นประโยชน์ทำให้วิทยานิพนธ์ฉบับนี้มีความสมบูรณ์มากยิ่งขึ้น และขอขอบคุณพี่ๆน้องๆ ห้องปฏิบัติการ CS-LAB ที่ให้ความช่วยเหลือเสมอมา

นอกจากนี้ ผู้เขียนขอขอบคุณ คณะวิศวกรรมศาสตร์ คณะครุศาสตร์อุตสาหกรรมและเทคโนโลยี ภาควิชาครุศาสตร์วิศวกรรม สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ที่ให้การสนับสนุนทั้งเครื่องมือ อุปกรณ์ และสถานที่ในการทำวิทยานิพนธ์นี้

สุดท้ายนี้ ขอกราบขอบพระคุณบิดา มารดา พี่ๆน้องๆในครอบครัววีระวินชกุล ครอบครัว มงคลขจิต ครอบครัวมะโน ผู้มีพระคุณทุกท่าน รวมทั้ง รศ.ดร.กิติพงศ์ มะโน และนายภูมิปรินทร์ มะโน สามีและลูกที่สนับสนุน ช่วยเหลือและคอยให้กำลังใจผู้เขียนด้วยดีตลอดมา

พิชญ์สินี มะโน

บทที่ 1

บทนำ

1.1 ความเป็นมาและความสำคัญของปัญหา

รีโซลเวอร์ (resolver) และหม้อแปลงผลต่างความเหนี่ยวนำแบบเชิงเส้น (linear variable differential transformer, LVDT) เป็นทรานสดิวเซอร์ที่มีความสำคัญและมีการใช้งานอย่างแพร่หลายในการวัดการเคลื่อนที่ การวัดการเคลื่อนที่เชิงมุม การวัดระยะ การวัดตำแหน่ง และความเร็ว ซึ่งทรานสดิวเซอร์ชนิดนี้มีชื่อเสียงในด้าน การวัดตำแหน่งที่แน่นอน ความน่าเชื่อถือสูง มีความแข็งแรงทนทาน ความละเอียดสูง ความเที่ยงตรงสูง ความไวสูง และสามารถทำงานในสภาพแวดล้อมอุตสาหกรรมได้ดี [1]-[10] ทรานสดิวเซอร์ในกลุ่มนี้ มีการนำไปประยุกต์ใช้งานอย่างหลากหลาย ทั้งในหุ่นยนต์ อุปกรณ์ทางทหาร อุปกรณ์ทางวิทยาศาสตร์ อุปกรณ์ทางการแพทย์ ยานพาหนะไฟฟ้า อวกาศ เรดาร์ นอกจากนี้ยังมีการประยุกต์ใช้งานในการแสดงผลการขึ้นลงของปีกเครื่องบิน การใช้งานใต้ทะเล วาล์วไอน้ำอุณหภูมิสูง และรวมถึงการติดตั้งในโรงไฟฟ้า [1]-[10]

รีโซลเวอร์เป็นทรานสดิวเซอร์ที่วัดตำแหน่งมุมของเพลลาที่ติดอยู่ มีโครงสร้างประกอบด้วย ขดลวดปฐมภูมิที่ติดกับโรเตอร์ 1 ชุด และมีขดลวดทุติยภูมิซึ่งเป็นขดสเตเตอร์ 2 ชุด วางในตำแหน่งที่ทำมุมตั้งฉากกัน ซึ่งเรียกว่าขดลวดไซน์และโคไซน์ โดยที่ขดลวดปฐมภูมิจะได้รับสัญญาณกระตุ้นที่อยู่ในรูปสัญญาณไซน์ และทำให้เกิดสัญญาณเอาต์พุตที่ขดลวดทุติยภูมิทั้งสองของรีโซลเวอร์ ซึ่งเป็นสัญญาณมอดูเลตเชิงขนาดแบบสมดุล (balanced modulation) โดยการจะได้ตำแหน่งมุม ต้องทำการดีมอดูเลตสัญญาณรีโซลเวอร์ ซึ่งหลักการเดิมของการดีมอดูเลตสัญญาณรีโซลเวอร์ ใช้หลักการดีมอดูเลตแบบซิงโครนัส (synchronous demodulation) เพื่อหาค่าตำแหน่งมุมของเพลลา [11]-[12] ซึ่งต้องการอุปกรณ์ที่ขึ้นกับเวลา สัญญาณดีมอดูเลตที่ได้จากขดลวดทุติยภูมิจะอยู่ในรูปสัญญาณไซน์และโคไซน์ ในทางปฏิบัติต้องเลือกอุปกรณ์ที่ขึ้นกับเวลาที่มีความเข้ากันได้อย่างสมบูรณ์เพื่อหลีกเลี่ยงความผิดพลาดจากการเลื่อนเฟสของสัญญาณเอาต์พุต อย่างไรก็ตามการเลือกอุปกรณ์ที่ขึ้นกับเวลาให้มีความเข้ากันได้เป็นอย่างดีนั้นเป็นเรื่องที่ทำได้ยาก ทำให้เกิดความผิดพลาดในการหาตำแหน่งมุมของเพลลา มีการนำเสนอการดีมอดูเลตสัญญาณรีโซลเวอร์โดยใช้เทคนิคต่างๆ [13]-[15] ซึ่งวงจรมีขนาดใหญ่ และจำเป็นต้องใช้อุปกรณ์เฉพาะ

LVDT มีโครงสร้างเหมือนหม้อแปลง ที่มีขดลวดปฐมภูมิหนึ่งขด และขดลวดทุติยภูมิสองขด ที่ทำงานโดยมีแกนแม่เหล็กเคลื่อนที่อย่างเชิงเส้นภายในหม้อแปลง การทำงานโดยการป้อนสัญญาณกระตุ้นซึ่งเป็นแรงดันไฟสลับที่ขดลวดปฐมภูมิ จะเหนี่ยวนำให้เกิดแรงดันที่ขดลวดทุติยภูมิ ซึ่งการเปลี่ยนแปลงแรงดันจะขึ้นกับตำแหน่งของแกนแม่เหล็กที่เคลื่อนที่ไป ถ้าแกนแม่เหล็กอยู่ที่ตำแหน่งกลางระหว่างขดลวดทุติยภูมิทั้งสอง แรงดันที่ขดลวดทุติยภูมิทั้งสองจะเท่ากันแต่ตรงข้ามกัน ดังนั้นผลต่างของแรงดันเหนี่ยวนำจะเป็นศูนย์ ถ้าแกนเคลื่อนที่ออกจากตำแหน่งกึ่งกลาง แรงดันของขดลวด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หตุยภูมิด้านที่แกนเคลื่อนที่ไปจะเพิ่มขึ้น และแรงดันขดลวดหตุยภูมิด้านตรงข้ามจะลดลง โดยปกติ LVDT จะพันขดลวดหตุยภูมิอนุกรมกันแต่มีทิศทางตรงข้ามกัน ซึ่งออกแบบให้มีเอาต์พุตที่เป็นเชิงเส้น สัญญาณเอาต์พุต LVDT นั้นเป็นสัญญาณมอดูเลตเชิงขนาดแบบสมดุค ดังนั้นต้องติมอดูเลตเพื่อนำสัญญาณมาหาตำแหน่งการเคลื่อนที่ของแกน [6]-[9] ซึ่งในอดีตมีการนำหลักการตรวจจับสัญญาณตำแหน่งของแกน โดยใช้ในการติมอดูเลตแบบความไวต่อเฟส โดยใช้วงจรเรียงกระแสแบบครึ่งคลื่น หรือ วงจรเรียงกระแสแบบเต็มคลื่น [1]-[2] โดยทั่วไปใช้ไดโอดเป็นส่วนประกอบในวงจรเพื่อการติมอดูเลตสัญญาณ หลักการเหล่านี้ทำให้เกิดข้อผิดพลาด เนื่องจากแรงดันขิตเริ่มเปลี่ยนของไดโอด ดังนั้นเพื่อหลีกเลี่ยงข้อผิดพลาดนี้ จึงมีการใช้ตัวติมอดูเลตแบบซิงโครนัส โดยใช้พื้นฐานของตัวคูณแอนะล็อก ซึ่งนำเสนอใน [1],[3],[6] อย่างไรก็ตามวิธีการดังกล่าวนี้ต้องใช้ตัวกรองความถี่ต่ำผ่านเพื่อตัดองค์ประกอบความถี่สูง ข้อเสียของวิธีนี้คือตัวติมอดูเลตมีโพลหลักที่เกิดจากตัวกรองความถี่ต่ำ ที่มีค่าคงตัวเวลาสูง ดังนั้นการประยุกต์ใช้งาน LVDT โดยใช้ตัวติมอดูเลตแบบซิงโครนัส จะมีผลต่อปัญหาด้านเสถียรภาพ นอกจากนี้ยังมีการเลื่อนเฟสระหว่างสัญญาณกระตุ้นกับสัญญาณเอาต์พุต LVDT เนื่องจากคุณลักษณะของ LVDT เอง ทำให้เกิดความผิดพลาดขึ้นในสัญญาณที่ติมอดูเลตหรือสัญญาณของตำแหน่งของระยะแกน [1] เมื่อเร็ว ๆ นี้ มีการนำเสนอตัวติมอดูเลตสัญญาณเอาต์พุตของ LVDT โดยใช้วงจรสุ่มและคงค่า (sample and hold circuit, SHC) ซึ่งวิธีการนี้ได้รับความสนใจมากขึ้น [7]-[9] ทั้งนี้เนื่องจากพฤติกรรมของวงจรสุ่มและคงค่าที่อยู่ในรูปของฟังก์ชัน “sinc” สามารถตัดสัญญาณพาร์ออกได้โดยไม่ส่งผลกระทบต่อเฟสของสัญญาณตำแหน่งของแกนที่เคลื่อนไป [9] ซึ่งสัญญาณควบคุมสำหรับวงจรสุ่มและคงค่าได้จากตัวหาตำแหน่งค่ายอด (peak-amplitude finder) [7],[9] ซึ่งใช้พัลส์แคบๆ เพื่อให้สัญญาณควบคุมที่ตำแหน่งสูงสุดของสัญญาณเอาต์พุต LVDT [7],[9] ดังนั้นข้อผิดพลาดเนื่องจากการเลื่อนเฟสดังกล่าวข้างต้นจึงได้รับการแก้ไข โดยตัวหาตำแหน่งค่ายอดจะประกอบด้วยค่าคงตัวเวลาที่เกิดจากตัวต้านทานและตัวเก็บประจุเพื่อสร้างพัลส์แคบๆ ซึ่งมีความซับซ้อนในการกำหนดค่าความต้านทานและตัวเก็บประจุในวงจร

LVDT มีข้อดีอยู่หลายอย่างตามที่กล่าวมาข้างต้น แต่ก็มีข้อเสีย คือ LVDT มีการเลื่อนเฟสเกิดขึ้นระหว่างแรงดันที่ขดลวดปฐมภูมิ และขดลวดหตุยภูมิ ซึ่งขึ้นกับความถี่กระตุ้น ซึ่งการเลื่อนเฟสจะลดลงได้ ต้องมีการออกแบบที่ค่าความถี่กระตุ้นค่าหนึ่งที่จะทำให้ การเลื่อนเฟสเป็นศูนย์ ซึ่งที่ความถี่กระตุ้นนี้ ค่าความไว (sensitivity) จะเริ่มลดลง นอกจากนี้ LVDT ยังมีข้อจำกัดที่สำคัญคือ อุณหภูมิ เนื่องจาก LVDT มีการนำไปใช้งานในสภาพแวดล้อมที่มีการเปลี่ยนแปลงของอุณหภูมิสูง ทั้งนี้เนื่องจากอุณหภูมิจะส่งผลกระทบต่อค่าความต้านทานไฟฟ้าของ LVDT คือถ้าสัญญาณกระตุ้นมีความถี่คงที่ เมื่ออุณหภูมิเพิ่มขึ้น จะส่งผลให้ค่าความต้านทานไฟฟ้าของ LVDT เพิ่มขึ้น ทำให้กระแสของขดลวดปฐมภูมิลดลง ซึ่งจะส่งผลให้สัญญาณเอาต์พุตของ LVDT ถูกรบกวนได้จากการเปลี่ยนแปลงอุณหภูมิจากสภาพแวดล้อม ทำให้ LVDT ไม่สามารถใช้งานได้ดีในที่มีอุณหภูมิสูงๆ ซึ่งได้มีผู้ทำการวิจัยเพื่อแก้ปัญหานี้ เช่นออกแบบให้ LVDT มีขดหตุยภูมิสองชุดเพื่อชดเชยผลกระทบจาก

อุณหภูมิ หรือออกแบบให้ LVDT มีรูปร่างต่างๆ [16]-[21] แต่ก็มีข้อเสียคือต้องออกแบบ LVDT ให้มีโครงสร้างเฉพาะ ซึ่งไม่สามารถใช้งานทั่วไปได้

จากปัญหาดังกล่าวข้างต้น ในวิทยานิพนธ์นี้จึงนำเสนอแนวทางในการแก้ปัญหาต่างๆ ดังนี้ คือ 1. นำเสนอการออกแบบและสังเคราะห์วงจรมอดูเลตสัญญาณรีโซลเวอร์โดยใช้เฟสล็อกกลุ่มเป็นตัวจัดการเวลา 2. นำเสนอการออกแบบและสังเคราะห์วงจรมอดูเลตสัญญาณ LVDT โดยตัวตรวจจับขนาดสัญญาณซึ่งใช้วงจรวีความถี่ด้วยเทคนิคเฟสล็อกกลุ่ม เพื่อสร้างสัญญาณควบคุมการสุ่มให้วงจรมอดูเลตและคงค่า และ 3. เพื่อลดผลกระทบที่เกิดขึ้นกับ LVDT เนื่องจากการเปลี่ยนแปลงอุณหภูมิสภาพแวดล้อม จึงนำเสนอการออกแบบและสังเคราะห์วงจรถดเชยผลกระทบอุณหภูมิ LVDT โดยใช้เทคนิคการป้อนกลับทางอ้อม ซึ่งสัญญาณเอาต์พุตจะไม่สูญเสียความไว เทคนิคนี้ใช้วงจรมอดูเลตควบคุมแรงดันและการป้อนกลับทางอ้อมโดยใช้ตัวควบคุมแบบสัดส่วนบวกอินทิกรัล ซึ่งทั้งสามหลักการที่นำเสนอจะเน้นการออกแบบที่ง่าย ประหยัด โดยประสิทธิภาพของเทคนิคที่นำเสนอนี้สามารถยืนยันได้จากการทดลองจริง โดยใช้อุปกรณ์ที่มีจำหน่ายทั่วไป ซึ่งรายละเอียด ทฤษฎี และงานวิจัยที่เกี่ยวข้องจะได้กล่าวในบทต่อไป

1.2 วัตถุประสงค์ของการวิจัย

- 1.2.1 เพื่อออกแบบและสังเคราะห์วงจรมอดูเลตสัญญาณรีโซลเวอร์โดยใช้เฟสล็อกกลุ่มเป็นตัวจัดการเวลา
- 1.2.2 เพื่อออกแบบและสังเคราะห์วงจรมอดูเลตสัญญาณ LVDT โดยตัวตรวจจับขนาดสัญญาณ
- 1.2.3 เพื่อออกแบบและสังเคราะห์วงจรถดเชยอุณหภูมิ LVDT โดยเทคนิคการป้อนกลับทางอ้อม
- 1.2.4 เพื่อทดสอบสมรรถนะวงจรมอดูเลตสัญญาณรีโซลเวอร์โดยใช้เฟสล็อกกลุ่มเป็นตัวจัดการเวลา ทดสอบสมรรถนะวงจรมอดูเลตสัญญาณ LVDT และทดสอบสมรรถนะวงจรถดเชยอุณหภูมิ LVDT โดยใช้เทคนิคการป้อนกลับทางอ้อมที่ได้สังเคราะห์ขึ้น

1.3 ขอบเขตของวิทยานิพนธ์

วิทยานิพนธ์นี้นำเสนอการมอดูเลตสัญญาณรีโซลเวอร์โดยใช้เฟสล็อกกลุ่มเป็นตัวจัดการเวลา การมอดูเลตสัญญาณ LVDT โดยตัวตรวจจับขนาดสัญญาณ และการชดเชยอุณหภูมิของ LVDT โดยเทคนิคการป้อนกลับทางอ้อม ซึ่งมีขอบเขตของวิทยานิพนธ์ดังนี้

1.3.1 นำเสนอการออกแบบและสังเคราะห์วงจรมอดูเลตสัญญาณรีโซลเวอร์โดยใช้เฟสล็อกกลุ่มเป็นตัวจัดการเวลา

1.3.2 นำเสนอการออกแบบและสังเคราะห์วงจรมอดูเลตสัญญาณ LVDT โดยตัวตรวจจับขนาดสัญญาณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.3.3 นำเสนอการออกแบบและสังเคราะห์วงจรชุดเซย์อุณหภูมิจาก LVDT ใช้เทคนิคการป้อนกลับทางอ้อม เพื่อชดเชยผลกระทบอุณหภูมิของ LVDT โดยที่สัญญาณเอาต์พุตจะไม่สูญเสียความไว

1.3.4 คุณสมบัติทางทฤษฎีและการทำงานของวงจร ยืนยันด้วยการต่อวงจรจริงโดยใช้อุปกรณ์พื้นฐานที่มีจำหน่ายทั่วไป

1.4 รายละเอียดของวิทยานิพนธ์

ในวิทยานิพนธ์ฉบับนี้แบ่งเนื้อหาออกเป็น 6 บท ในแต่ละบทมีเนื้อหาโดยสังเขปต่อไปนี้

บทที่ 1 กล่าวถึงความเป็นมาและความสำคัญของปัญหา วัตถุประสงค์ของการวิจัย ขอบเขตในการทำวิทยานิพนธ์และรายละเอียดของวิทยานิพนธ์ในแต่ละบท

บทที่ 2 กล่าวถึงเอกสารและงานวิจัยที่เกี่ยวข้อง โดยมีรายละเอียดเกี่ยวกับทฤษฎีของทรานสดิวเซอร์ หม้อแปลงผลต่างความเหนี่ยวนำแบบเชิงเส้น (LVDT) รีโซลเวอร์ ระบบควบคุม การติมอดูเลตแบบซิงโครนัส เฟสล็อกกลุ๊ป วงจรตรวจจับขนาดสัญญาณและหาตำแหน่งค่ายอด วงจรสุ่มและคงค่า งานวิจัยที่เกี่ยวข้องที่ผ่านมา

บทที่ 3 นำเสนอการออกแบบและสังเคราะห์วงจรติมอดูเลตสัญญาณรีโซลเวอร์โดยใช้เฟสล็อกกลุ๊ปเป็นตัวจัดการเวลา พร้อมทั้งสมรรถนะของวงจร

บทที่ 4 นำเสนอการออกแบบและสังเคราะห์วงจรติมอดูเลตสัญญาณ LVDT โดยตัวตรวจจับขนาดสัญญาณ พร้อมทั้งสมรรถนะของวงจร

บทที่ 5 นำเสนอการออกแบบและสังเคราะห์วงจรชุดเซย์อุณหภูมิจาก LVDT พร้อมทั้งสมรรถนะของวงจร

บทที่ 6 กล่าวถึงการสรุปผลการวิจัยที่ได้นำเสนอไว้ในวิทยานิพนธ์นี้ และขอเสนอแนะจากการวิจัยเพื่อใช้เป็นแนวทางในการพัฒนาต่อไป

ภาคผนวก

บทที่ 2

ทฤษฎีและงานวิจัยที่เกี่ยวข้อง

ในบทนี้กล่าวถึงทฤษฎีและงานวิจัยที่เกี่ยวข้องกับการตีความสัญญาณรีโซลเวอร์โดยใช้เฟสล็อกเป็นตัวจัดการเวลา การตีความสัญญาณ LVDT โดยตัวตรวจจับขนาดสัญญาณ และการชดเชยอุณหภูมิของ LVDT โดยเทคนิคการป้อนกลับทางอ้อม ซึ่งมีรายละเอียดดังนี้

2.1 ทรานสดิวเซอร์ (transducer)

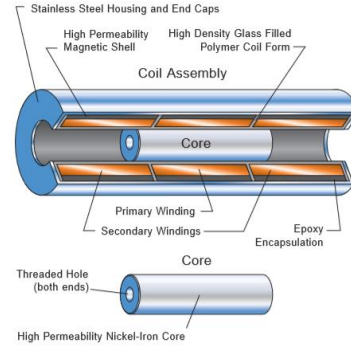
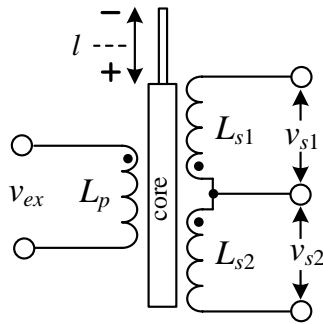
2.1.1 หม้อแปลงผลต่างความเหนี่ยวนำแบบเชิงเส้น

หม้อแปลงชนิดผลต่างความเหนี่ยวนำแบบเชิงเส้น (linear variable differential transformer หรือ linear variable differential transducer (LVDT)) ได้รับการจดสิทธิบัตรโดย G. B. Hoadley ในปี 1940 [1] มีการประยุกต์ใช้ในเครื่องมือวัดและระบบการวัด LVDT มีค่าความละเอียดสูง ค่าความเป็นเชิงเส้นสูง มีความทนทาน โดยส่วนใหญ่จะนำไปใช้ในการวัดระยะ แต่ก็มีการนำ LVDT ไปประยุกต์ใช้ในด้านอื่นๆ มากมาย เช่น ในโรงงานอุตสาหกรรม ทางทหาร ยานยนต์ การติดตามทางด้านสุขภาพ การใช้งานในทางวิทยาศาสตร์ ในอุปกรณ์ทางการแพทย์ เพื่อใช้ในการวัดตำแหน่ง วัดระดับ วัดแรง วัดการไหล วัดความดันและแรงดัน เป็นต้น [1]-[10]

การทำงานของ LVDT

วงจรสมมูลอย่างง่าย และส่วนประกอบภายใน LVDT แสดงดังรูปที่ 2.1 (ก) และ (ข) ตามลำดับ ซึ่งประกอบด้วยขดลวดปฐมภูมิ (L_p) หนึ่งขด และขดลวดทุติยภูมิสองขด (L_{s1} และ L_{s2}) โดยมีแกนเฟอร์ไรต์เคลื่อนที่อยู่ที่ตรงกลาง และหุ้มด้วยวัสดุที่เป็นสแตนเลสเพื่อให้ไม่ไวต่อเคมีไฟฟ้า และการรบกวนจากสนามแม่เหล็ก โดยขดลวดทุติยภูมิทั้งสองมีจำนวนขดที่เท่ากัน ซึ่งจะพันอนุกรมแต่มีทิศทางตรงข้ามกัน จากรูปที่ 2.1 (ก) เมื่อขดลวดปฐมภูมิได้รับการกระตุ้นด้วยแรงดันไฟฟ้ากระแสสลับจากภายนอก ถ้าแกนเคลื่อนที่ไปอยู่ตำแหน่งที่กึ่งกลาง แรงดันไฟฟ้าเหนี่ยวนำที่ขดลวดทุติยภูมิทั้งสองจะเท่ากัน ทำให้แรงดันที่เอาต์พุตของ LVDT มีค่าเป็นศูนย์ เนื่องจากเป็นค่าผลต่างระหว่างแรงดันไฟฟ้าเหนี่ยวนำที่เกิดขึ้นที่ขดลวดทุติยภูมิทั้งสอง และถ้าแกนเคลื่อนที่ไปที่ด้านใดของขดลวดทุติยภูมิ แรงดันไฟฟ้าเหนี่ยวนำในด้านนั้นจะเพิ่มขึ้น ขณะที่อีกด้านจะลดลง ทำให้ค่าแรงดันที่เอาต์พุตของ LVDT มีการเปลี่ยนแปลงตามระยะการเคลื่อนที่ ซึ่งมีความสัมพันธ์กันดังแสดงในรูปที่ 2.2 และการที่ขดลวดทุติยภูมิมีการพันอนุกรมกันในทิศทางตรงข้ามทำให้แรงดันที่เอาต์พุตมีการเปลี่ยนแปลงอย่างเป็นเชิงเส้นดังแสดงในรูปที่ 2.3 ซึ่งการเคลื่อนที่ของแกน LVDT นี้จะนำไปใช้เพื่อตรวจวัดระยะ โดยสัญญาณกระตุ้นที่จ่ายให้ขดลวดปฐมภูมิ เป็นไปตามสมการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ก) วงจรสมมูลอย่างง่ายของ LVDT

(ข) ส่วนประกอบของ LVDT

รูปที่ 2.1 หม้อแปลงผลต่างความเหนี่ยวนำแบบเชิงเส้น

$$v_{ex} = V_x \sin(\omega t) \quad (2.1)$$

ขดลวดทุติยภูมิ L_{S1} และ L_{S2} จะสร้างสัญญาณ v_{S1} และ v_{S2} ที่ขึ้นกับตำแหน่งแกนที่เคลื่อนจากตำแหน่งอ้างอิง ซึ่งสัญญาณ v_{S1} และ v_{S2} เป็นไปตามสมการดังนี้

$$v_{S1} = kV_x(l_{null} - l)[\sin(\omega t - \phi_s)] \quad (2.2)$$

และ

$$v_{S2} = kV_x(l_{null} + l)[\sin(\omega t - \phi_s)] \quad (2.3)$$

เมื่อ V_x เป็นขนาดสูงสุดของสัญญาณกระตุ้น v_{ex}

และ k เป็นค่าความไวของ LVDT

l_{null} เป็นตำแหน่งศูนย์หรือตำแหน่งอ้างอิงของ LVDT

l เป็นตำแหน่งแกนของ LVDT

ϕ_s เป็นเฟสที่เลื่อนไประหว่างขดลวดปฐมภูมิและขดลวดทุติยภูมิ

สัญญาณเอาต์พุต (v_d) ของ LVDT หรือสัญญาณที่แตกต่างของขดลวดทุติยภูมิหาได้จาก

$$v_d = v_{S1} - v_{S2} = 2kV_x l \sin(\omega t - \phi_s) \quad (2.4)$$

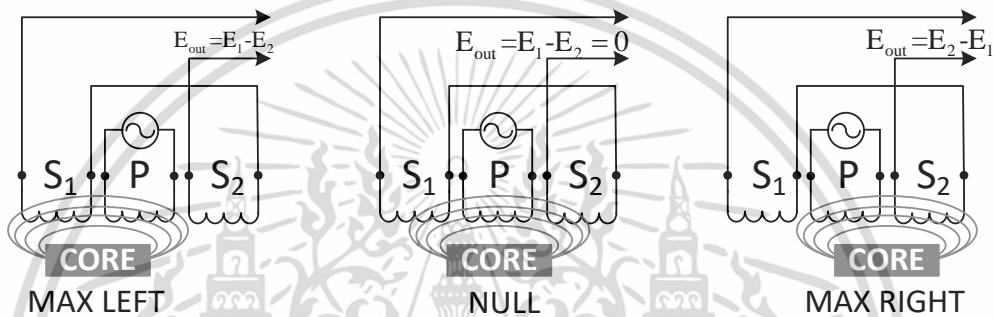
ถ้า k และ V_x เป็นค่าคงที่แล้วขนาดของสัญญาณเอาต์พุต (v_d) ของ LVDT จะเป็นสัดส่วนโดยตรง

กับตำแหน่งแกน l ของ LVDT สัญญาณเอาต์พุต (v_d) ของ LVDT หรือสัญญาณที่แตกต่างของ

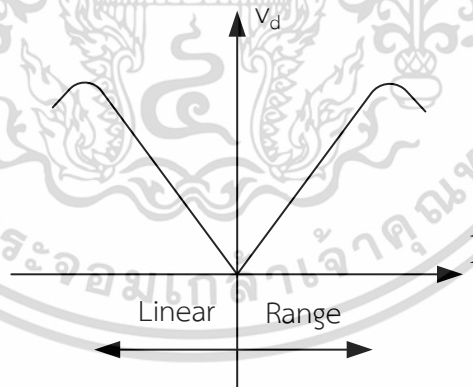
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ขดลวดทุติยภูมิ จะเป็นสัญญาณมอดูเลตเชิงขนาด ดังนั้นการนำ LVDT มาใช้เพื่อหาระยะการเคลื่อนที่ จำเป็นต้องมีการตีมอดูเลต

LVDT มีข้อดีหลายอย่างที่ทำให้เป็นที่นิยมนำไปประยุกต์ใช้งาน คือมีโครงสร้างที่ง่าย มีย่านในการวัดระยะที่เป็นเชิงเส้น มีความละเอียดในการวัดที่สูง ไม่มีแรงเสียดทานเนื่องจากไม่มีการสัมผัสของแกนแม่เหล็กกับขดลวด ทำให้มีอายุการใช้งานที่ยาวนานและมีความน่าเชื่อถือที่สูง แต่ก็มีปัจจัยหลายๆอย่างที่เป็นข้อจำกัดของ LVDT คือค่าความแตกต่างของแรงดันที่ขดลวดทุติยภูมิ เมื่อแกนที่เคลื่อนที่อยู่ที่ตำแหน่งกลางของขดลวดทุติยภูมิทั้งสองไม่เป็นศูนย์แต่จะมีค่าต่ำที่สุด ทั้งนี้เนื่องจากค่าความจุแฝงระหว่างขดลวดปฐมภูมิและขดลวดทุติยภูมิ ซึ่งไม่ขึ้นกับตำแหน่งแกน



รูปที่ 2.2 แรงดันเอาต์พุต เมื่อแกน LVDT อยู่ในตำแหน่งที่แตกต่างกัน [22]



รูปที่ 2.3 แรงดันเอาต์พุตของ LVDT ที่มีการเปลี่ยนแปลงอย่างเชิงเส้น [22]

นอกจากนี้ปัจจัยที่ส่งผลกระทบต่อการทำงานของ LVDT ก็คือการเปลี่ยนแปลงอุณหภูมิ เนื่องจากจะส่งผลกระทบต่อค่าความต้านทานไฟฟ้าของขดลวดปฐมภูมิ นั่นคือเมื่ออุณหภูมิเพิ่มขึ้น ค่าความต้านทานไฟฟ้าจะเพิ่มขึ้น ทำให้กระแสไฟฟ้าที่ขดลวดปฐมภูมิลดลง ซึ่งจะส่งผลกระทบต่อแรงดันเอาต์พุต LVDT [1] ซึ่ง

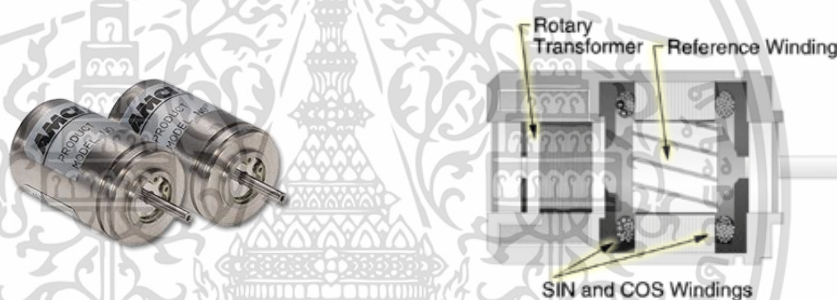
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จำเป็นต้องมีการออกแบบ LVDT หรือวงจรถอดแยกสัญญาณจากอุณหภูมิซึ่งจะได้กล่าวรายละเอียดในบทที่ 5

2.1.2 รีโซลเวอร์

รีโซลเวอร์เป็นทรานสดิวเซอร์ชนิดหนึ่งที่มีการใช้งานอย่างแพร่หลายในการวัดการเคลื่อนที่เชิงมุม วัดตำแหน่ง และวัดความเร็ว ซึ่งรีโซลเวอร์มีชื่อเสียงในเรื่องความน่าเชื่อถือสูง มีความแข็งแรงทนทาน และสามารถทำงานในสภาพแวดล้อมอุตสาหกรรมได้ดี มีการนำรีโซลเวอร์ไปประยุกต์ใช้งานอย่างหลากหลายทั้งในอุตสาหกรรมหุ่นยนต์ ใช้ในอุปกรณ์ในทางทหาร อุปกรณ์ในการแพทย์ ยานพาหนะไฟฟ้า อวกาศ และเรดาร์ [16]-[21]

โดยรีโซลเวอร์จะมีรูปร่างและภาพตัดขวางดังรูปที่ 2.4 (ก) และ (ข) และมีวงจรเสมือนดังรูปที่ 2.5 ซึ่งประกอบไปด้วยขดลวดปฐมภูมิที่ติดกับโรเตอร์ 1 ชุด และขดลวดทุติยภูมิซึ่งเป็นขดสเตเตอร์ 2 ชุด วางในตำแหน่งที่ทำมุมห่างกัน 90 องศา ซึ่งเรียกว่าขดลวดไซน์ (sine) และขดลวดโคไซน์ (cosine) ซึ่งสามารถอธิบายได้ดังนี้



(ก) รูปร่างของรีโซลเวอร์

(ข) ภาพตัดขวางของรีโซลเวอร์

รูปที่ 2.4 รีโซลเวอร์ [23]

เมื่อป้อนสัญญาณแรงดันกระตุ้น (v_{ex}) ที่เป็นสัญญาณไซน์ให้กับขดลวดปฐมภูมิจะทำให้เกิดแรงดัน ดังสมการที่ 1

$$v_{ex} = A_{ex} \sin(\omega t) \quad (2.5)$$

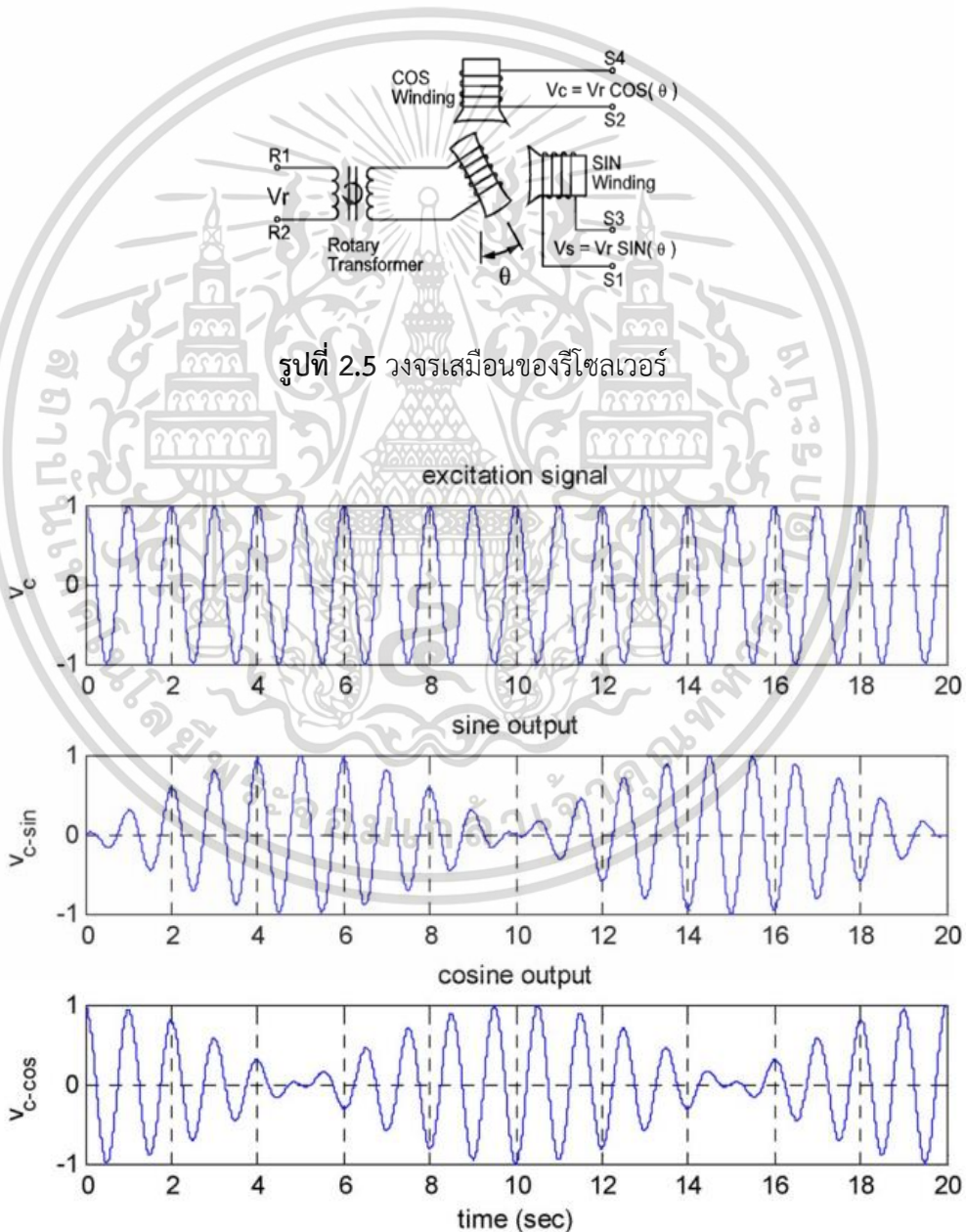
- เมื่อ
- v_{ex} คือ สัญญาณแรงดันกระตุ้น (v)
 - A_{ex} คือ ค่าขนาดของสัญญาณกระตุ้น (v)
 - ω คือ ค่าความถี่เชิงมุมของสัญญาณกระตุ้น (rad / s)
 - t คือ ค่าเวลา (s)

โดยจะได้สัญญาณแรงดันที่ขดลวดสเตเตอร์ทั้งสองมีค่าเป็น
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$v_{s1} = A \sin(\omega t) \sin(\theta) \quad (2.6)$$

$$v_{s2} = A \sin(\omega t) \cos(\theta) \quad (2.7)$$

- เมื่อ v_{s1} คือ สัญญาณแรงดันที่ขดลวดสเตเตอร์ชุดแรก (v)
 v_{s2} คือ สัญญาณแรงดันที่ขดลวดสเตเตอร์ชุดที่สอง (v)
 θ คือ ค่ามุมแกนหมุนของโรลเวอร์ (rad)
 A คือ ค่าคงที่ซึ่งถูกกำหนดโดยขนาดของสัญญาณกระตุ้น A_{ex} และอัตราการส่งผ่าน k ระหว่างขดลวดสเตเตอร์และขดลวดโรเตอร์ โดยที่ $A = kA_{ex}$



รูปที่ 2.6 สัญญาณกระตุ้นและสัญญาณเอาต์พุตของโรลเวอร์

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานเฉพาะเท่านั้น เมื่อผู้ยูทิลิตี้เห็นประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

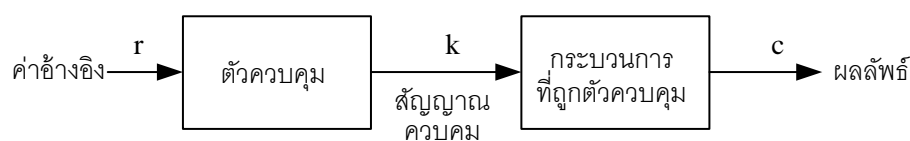
ซึ่งสัญญาณเอาต์พุตทั้งสองจากขดลวดทุติยภูมิของรีโซลเวอร์ เป็นสัญญาณมอดูเลตเชิงขนาด ดังแสดงในรูปที่ 2.6 ดังนั้นต้องทำการดีมอดูเลตเพื่อให้ได้สัญญาณเอาต์พุตที่เป็นสัญญาณไซน์ และโคไซน์เมื่อนำไปหาค่ามุมของแกนเพลลาที่ติดอยู่

2.2 ระบบควบคุม

2.2.1 การควบคุมและระบบควบคุม

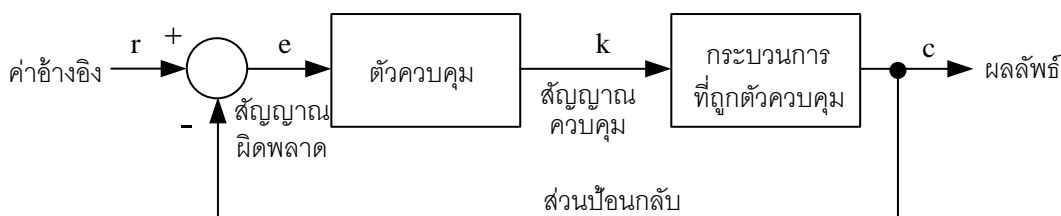
การควบคุมคือ การดำเนินการเพื่อให้ผลลัพธ์ที่ต้องการจากระบบปรับเปลี่ยนตามค่าที่กำหนด หรือค่าอ้างอิง (reference value) โดยแบ่งตามลักษณะการควบคุมได้สองระบบ คือระบบควบคุมด้วยมือ (manual control system) ซึ่งผลลัพธ์ของระบบนี้อาศัยการตัดสินใจของมนุษย์ และระบบควบคุมอัตโนมัติ (automatic control system) ซึ่งผลลัพธ์ของระบบเกิดจากตัดสินใจของระบบเอง ดังนั้นปัจจุบันระบบควบคุมอัตโนมัติจึงได้รับความนิยมนำมาประยุกต์ใช้งานด้านวิศวกรรมและด้านวิทยาศาสตร์เป็นอย่างมาก ได้แก่ ระบบควบคุมอุณหภูมิและความชื้น ระบบหุ่นยนต์ ระบบนำร่องของเครื่องบิน ระบบขับเคลื่อนรถยนต์ เป็นต้น นอกจากนี้ระบบควบคุมอัตโนมัติยังประยุกต์ใช้งานในกระบวนการผลิตของระบบอุตสาหกรรม การแพทย์ เกษตรกรรม รวมทั้งเครื่องใช้ไฟฟ้าและเครื่องอำนวยความสะดวกต่างๆ จำนวนมาก และด้วยความก้าวหน้าด้านเทคโนโลยีอิเล็กทรอนิกส์ จึงมีการนำวงจรอิเล็กทรอนิกส์มาใช้ในการควบคุมส่งผลให้ระบบควบคุมมีความเที่ยงตรง (precision) และมีความแม่นยำสูง (accuracy) และเรียกระบบดังกล่าวว่าระบบควบคุมแบบอิเล็กทรอนิกส์ (electronic control system)

ระบบควบคุมพื้นฐานประกอบด้วยค่าอ้างอิง (reference) r ตัวควบคุม (controller) สัญญาณควบคุม (control signal) k กระบวนการที่ถูกควบคุม (plant) และผลลัพธ์ (output) c สามารถแบ่งได้สองประเภทคือระบบควบคุมพื้นฐานหรือระบบควบคุมแบบวงเปิด (open-loop control system) เป็นระบบที่ไม่ได้นำผลลัพธ์ป้อนกลับไปเปรียบเทียบกับอินพุตดังแสดงในรูปที่ 2.7 ระบบควบคุมแบบวงปิด (closed-loop control system) หรือระบบควบคุมแบบป้อนกลับ (feedback control systems) เป็นระบบที่มีการนำผลลัพธ์ที่ได้ป้อนกลับไปเปรียบเทียบกับค่าอ้างอิงเพื่อปรับปรุงสัญญาณให้เหมาะสมดังแสดงในรูปที่ 2.8 โดยตรวจหาค่าความผิดพลาด (error detector) ทำการเปรียบเทียบหาสัญญาณค่าความผิดพลาด (error) e จากผลต่างของค่าอ้างอิง r และผลลัพธ์ c [24]



รูปที่ 2.7 ระบบควบคุมแบบวงเปิด

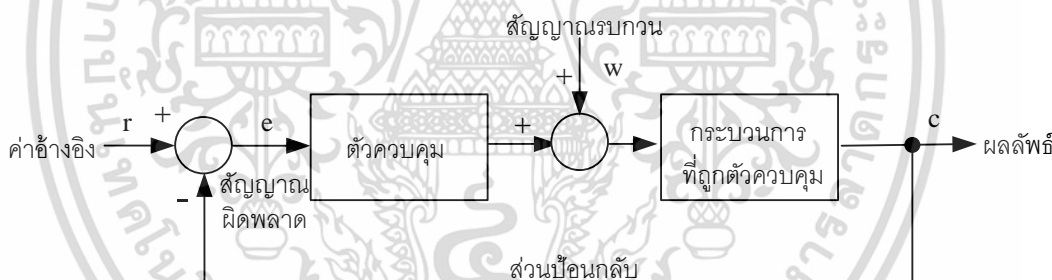
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.8 ระบบควบคุมป้อนกลับ

2.2.2 เสถียรภาพของระบบควบคุม

การควบคุมป้อนกลับจะให้ผลลัพธ์ที่เที่ยงตรงและแม่นยำเมื่อมีการกำหนดค่าตัวแปรต่างๆ ในระบบอย่างเหมาะสม แต่ในการใช้งานในสภาพจริงปัจจัยภายนอกอาจเข้ามารบกวนค่าอ้างอิงหรือผลลัพธ์หรือส่วนอื่นๆ ของระบบได้ดังแสดงในรูปที่ 2.9 ซึ่งเมื่อมีการรบกวนค่าอ้างอิงหรือสัญญาณรบกวน (disturbance) w อาจเกิดปัญหาหาต่อการควบคุมผลลัพธ์ เนื่องจากผลดังกล่าวอาจทำให้เกิดการหน่วงเวลา (time delay) และอาจแฝงอยู่ในแต่ละส่วนของระบบควบคุมซึ่งส่งผลให้เกิดการแกว่งของ



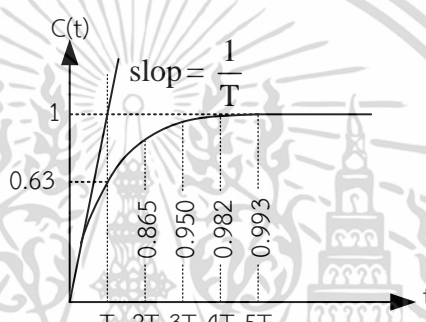
รูปที่ 2.9 ระบบควบคุมป้อนกลับขณะมีสัญญาณรบกวน

ผลลัพธ์และการแกว่งจะสามารถกลับสู่สภาวะปกติตามต้องการได้อย่างไรสามารถพิจารณาได้จากเสถียรภาพ (stability) ของระบบนั้นๆ โดยพิจารณาจากค่าตำแหน่งโพล (pole) ของระบบในระนาบ s โดยถ้าค่าตำแหน่งโพล (pole) ของระบบอยู่ด้านซ้ายของระนาบ s เมื่อเกิดการแกว่งชั่วครู่ขึ้น จะกลับสู่สภาวะปกติเมื่อเวลาผ่านไป และถ้าค่าตำแหน่งโพล (pole) ของระบบอยู่บนแกนจินตภาพของระนาบ s ทำให้เกิดการแกว่งคงที่ และถ้าค่าตำแหน่งโพล (pole) ของระบบอยู่ด้านขวาของระนาบ s ขนาดของการแกว่งจะเพิ่มขึ้นจนไม่สามารถควบคุมได้หรือระบบไม่เสถียร (unstable system) ดังนั้นการออกแบบระบบจึงมีความจำเป็นต้องออกแบบให้มีเสถียรภาพที่ดีที่สุด โดยใช้แบบจำลองทางกายภาพของกระบวนการที่ถูกควบคุมเป็นหลักในการวิเคราะห์และออกแบบให้ตัวแปรที่มีค่าเหมาะสม เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

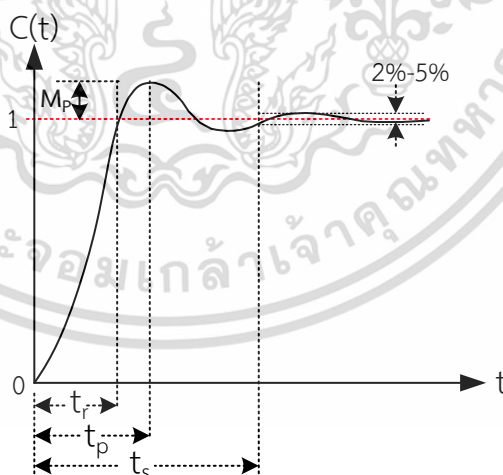
และตัวควบคุมสามารถปรับเปลี่ยนค่าตัวแปรได้สะดวกโดยใช้ตัวควบคุมแบบอิเล็กทรอนิกส์ซึ่งสามารถชดเชยค่าทางเวลาและค่าคงที่ต่างๆในกระบวนการที่ถูกควบคุมให้ระบบโดยรวมมีเสถียรภาพดี ทำงานได้รวดเร็ว เที่ยงตรงและแม่นยำ

2.2.3 ผลตอบสนองทางเวลา

โดยทั่วไปการบ่งบอกค่าคุณสมบัติจำเพาะของอุปกรณ์ของระบบควบคุมนิยมใช้ผลตอบสนองชั่วคราวของระบบเทียบกับการป้อนสัญญาณอินพุตแบบขั้นบันได (unit step) และค่าคุณสมบัติจำเพาะของผลตอบสนองทางเวลาโดยทั่วไปจะในรูปของผลตอบสนองทางเวลาของระบบอันดับหนึ่งและอันดับสอง ดังแสดงในรูปที่ 2.10 และ 2.11 ตามลำดับ



รูปที่ 2.10 ผลตอบสนองทางเวลาของระบบอันดับหนึ่ง [24]



รูปที่ 2.11 ผลตอบสนองทางเวลาของระบบอันดับสอง [24]

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2.4 คุณสมบัติของส่วนประกอบในระบบควบคุม

ส่วนประกอบของระบบควบคุม (control element) คือตัวควบคุมและกระบวนการที่ถูกควบคุม โดยมีคุณสมบัติที่ถูกอ้างอิงสองลักษณะคือคุณสมบัติของขนาดเทียบกับเวลาหรือผลตอบสนองทางเวลาและผลตอบสนองทางความถี่ (ฟังก์ชันถ่ายโอน) โดยปกติผลตอบสนองทางเวลาจะอ้างอิงกับสัญญาณจุดเข้าแบบขั้นบันได เพื่อความสะดวกในการอธิบายผลลัพธ์ได้ชัดเจนจึงนิยมใช้ในภาคอุตสาหกรรม ส่วนผลตอบสนองทางความถี่ (ฟังก์ชันถ่ายโอน) จะใช้ในการวิเคราะห์และออกแบบระบบควบคุมป้อนกลับให้มีประสิทธิภาพสูงสุด อย่างไรก็ตามในระบบควบคุมโดยทั่วไปมีส่วนประกอบและคุณสมบัติแบ่งได้เป็น 4 แบบ ได้แก่ ส่วนประกอบแบบสัดส่วน (proportional element, p) ส่วนประกอบระบบแบบอินทิกรัล (integral element, I) ส่วนประกอบระบบแบบสัดส่วนบวกอินทิกรัล (proportional plus integral element, PI) ส่วนประกอบแบบอนุพันธ์ (derivative element, D) ส่วนประกอบแบบสัดส่วนบวกอนุพันธ์ (proportional plus derivative element, PD) ส่วนประกอบแบบสัดส่วนบวกอินทิกรัลบวกอนุพันธ์ (proportional plus integral plus derivative element, PID) โดยคุณสมบัติของแต่ละส่วนสามารถสรุปได้ดังตารางที่ 2.1

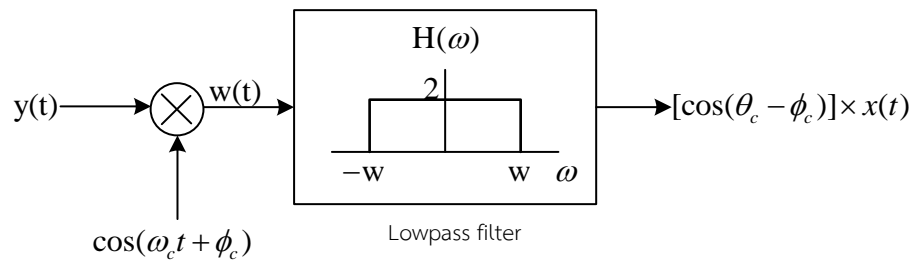
ตารางที่ 2.1 คุณสมบัติของระบบควบคุม

ระบบควบคุม	Rise Time (t_r)	Maximum Overshoot (M_p)	Setting Time (t_s)	Steady State Error (e_{ss})
แบบ P	ลด	เพิ่ม	เปลี่ยนแปลงน้อย	ลด
แบบ I	ลด	เพิ่ม	เพิ่ม	กำจัด
แบบ D	เปลี่ยนแปลงน้อย	ลด	ลด	เปลี่ยนแปลงน้อย

2.3 การตีמודูเลตแบบซิงโครนัส

2.3.1 การตีמודูเลตแบบซิงโครนัส

การตีמודูเลตแบบซิงโครนัส เป็นการทำให้สัญญาณที่ส่งไปกลับคืนมาโดยการคูณสัญญาณความถี่กับสัญญาณขนาดมอดูเลชัน โดยที่จะต้องมีความถี่และเฟสตรงกับสัญญาณขนาดมอดูเลชัน และส่งต่อไปยังวงจรกรองความถี่ต่ำผ่านดังรูปที่ 2.12 ซึ่งสัญญาณคลื่นพาห้โคไซน์ของวงจรมอดูเลตและตีמודูเลตอาจมีความถี่ที่ตรงกันได้แต่เฟสจะต่างกัน ดังนั้นจะแทนสมการเอาต์พุตของวงจรมอดูเลตได้ดังสมการที่ 2.8 และเมื่อนำสัญญาณมาตีמודูเลต จำเป็นต้องป้อนสัญญาณคลื่นพาห้ โคไซน์ที่มีความถี่ที่ตรงกันได้ แต่เฟสจะต่างกัน ดังนั้นจากรูปจะได้สมการเอาต์พุตของวงจรมอดูเลต $w(t)$ ดังสมการที่ 2.9



รูปที่ 2.12 การตีมอดูเลตแบบซิงโครนัส

$$y(t) = x(t) \times (\cos(\omega_c t + \theta_c)) \quad (2.8)$$

$$w(t) = y(t) \times (\cos(\omega_c t + \phi_c)) \quad (2.9)$$

เมื่อแทนเทอม $y(t)$ ด้วย สมการที่ (2.8) ใน (2.9) จะได้

$$w(t) = x(t) \times (\cos(\omega_c t + \theta_c)) \times (\cos(\omega_c t + \phi_c)) \quad (2.10)$$

เมื่อแก้สมการ $w(t)$ จะได้

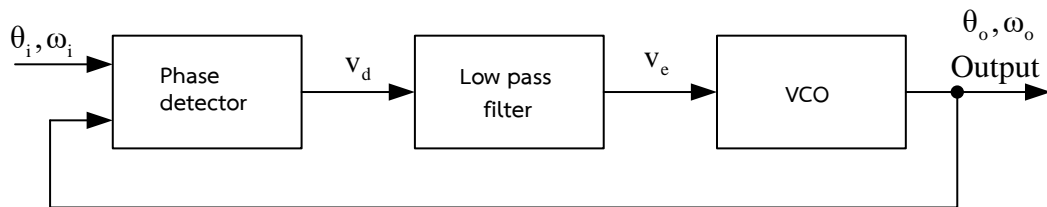
$$w(t) = \frac{1}{2} x(t) \times (\cos(2\omega_c t + \theta_c + \phi_c)) + \frac{1}{2} x(t) \times (\cos(\theta_c + \phi_c)) \quad (2.11)$$

จากสมการที่ 2.11 ทำให้ทราบว่า เอาต์พุต $w(t)$ มีเทอมที่เป็นเทอมความถี่สูง และเทอมที่ต้องการคือเทอมความถี่ต่ำ ดังนั้นจึงใช้วงจรกรองความถี่ต่ำผ่าน ซึ่งการตีมอดูเลตสัญญาณของ LVDT และ รีโซลเวอร์ที่ผ่านมาก็มีการนำหลักการนี้ไปใช้เพื่อหาระยะ หรือหาตำแหน่งมุมของแกน

2.4 วงจรเฟสล็อกกลูบ

วงจรเฟสล็อกกลูบ (phase lock loop circuits) เป็นระบบป้อนกลับเพื่อควบคุมความถี่ โดยใช้วิธีการเปรียบเทียบเฟสหรือความถี่เอาต์พุตกับเฟสหรือความถี่อ้างอิง ที่ป้อนเข้ามาจากภายนอกหรือทางด้านอินพุตของระบบ ซึ่งวงจรเฟสล็อกกลูบ ประกอบด้วยส่วนสำคัญ 3 ส่วน คือ วงจรตรวจจับเฟส (phase detector) วงจรกรองความถี่ต่ำผ่าน (Low-pass filter) และวงจรกำเนิดสัญญาณควบคุมโดยแรงดัน (voltage control oscillator) ดังรูปที่ 2.13

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.13 วงจรเฟสล็อกกลุ่

โดยที่สัญญาณต่างๆ ในวงจรเฟสล็อกกลุ่ มีความหมายดังนี้

ω_i	คือ	ความถี่เชิงมุมของสัญญาณอ้างอิง
ω_o	คือ	ความถี่เชิงมุมของสัญญาณเอาต์พุต
V_d	คือ	แรงดันเอาต์พุตของวงจรตรวจจับเฟส
V_e	คือ	แรงดันเอาต์พุตของวงจรรองความถี่ต่ำผ่าน
θ_i	คือ	เฟสของสัญญาณอินพุต
θ_o	คือ	เฟสของสัญญาณเอาต์พุต

วงจรตรวจจับเฟสทำหน้าที่เปรียบเทียบสัญญาณอ้างอิงกับสัญญาณเอาต์พุตของวงจรถ่ายสัญญาณควบคุมโดยแรงดัน โดยทั่วไปสัญญาณอ้างอิงที่มีเฟส θ_i และความถี่เชิงมุม ω_i กับสัญญาณเอาต์พุตของวงจรถ่ายสัญญาณควบคุมโดยแรงดัน ที่มีเฟส θ_o และความถี่เชิงมุม ω_o เป็นสัญญาณที่เปลี่ยนแปลงสำหรับสัญญาณเอาต์พุต V_d ของวงจรตรวจจับเฟส จะเป็นสัดส่วนโดยตรงกับผลต่างเฟส θ_e ระหว่างสัญญาณอ้างอิง กับสัญญาณเอาต์พุตของวงจรถ่ายสัญญาณควบคุมโดยแรงดัน (VCO) ส่วนวงจรรองความถี่ต่ำจะทำหน้าที่กรองสัญญาณเอาต์พุต V_e ของวงจรถ่ายสัญญาณให้เรียบขึ้น เป็นสัญญาณไฟฟ้ากระแสตรง เพื่อเป็นสัญญาณอินพุตให้กับวงจรถ่ายสัญญาณควบคุมโดยแรงดัน โดยสัญญาณเอาต์พุตของวงจรถ่ายสัญญาณควบคุมโดยแรงดันนี้จะถูกป้อนกลับไปเป็นสัญญาณอินพุตของวงจรตรวจจับเฟส และกำเนิดแรงดันไฟฟ้าคลาดเคลื่อนขึ้น เพื่อใช้ควบคุมการกำเนิดความถี่สัญญาณเอาต์พุตของวงจรถ่ายสัญญาณควบคุมโดยแรงดัน ให้ความคลาดเคลื่อนเฟสของสัญญาณอินพุตทั้งสองมีค่าน้อยที่สุด หรือกล่าวได้ว่าทั้งเฟสและความถี่มีค่าเท่ากัน ($\theta_i = \theta_o$ และ $\omega_i = \omega_o$) โดยเรียกสภาวะนี้ว่า เฟสล็อกกลุ่อยู่ในสภาวะล็อก ดังนั้น เฟสล็อกกลุ่จึงเป็นระบบควบคุมป้อนกลับแบบลบ ที่ทำให้สัญญาณเอาต์พุตกับสัญญาณอ้างอิง มีค่าของความคลาดเคลื่อนเฟสน้อยที่สุดเท่าที่จะเป็นไปได้

โดยทั่วไปแล้วสามารถบอกได้ว่า เฟสล็อกกลุ่ประกอบด้วย 3 ภาวะด้วยกันคือ

1. ภาวะทำงานเป็นอิสระ (Free-Running) ความถี่ของวงจรรอสซิลเลเตอร์ควบคุมด้วย

แรงดันถูกกำหนดจากโครงสร้างวงจรของวงจรรอสซิลเลเตอร์ควบคุมด้วยแรงดันเอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

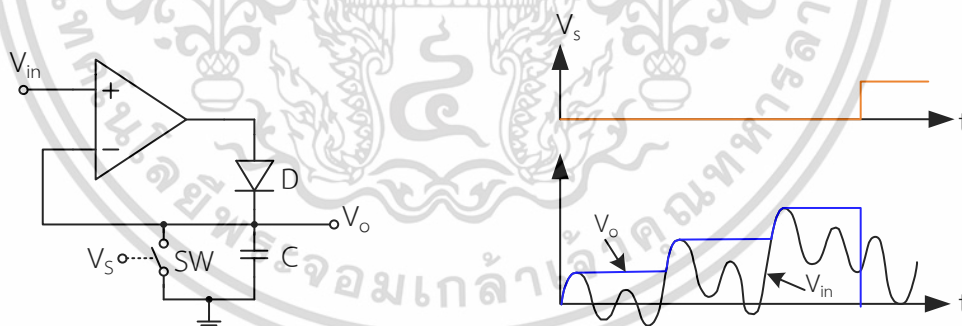
2. ภาวะแคปเจอร์ (Capture) ความถี่ f_o ของวงจรรอสซิลเลเตอร์ควบคุมด้วยแรงดัน กำลังวังเข้าหาความถี่อินพุต f_i

3. ภาวะเฟสล็อก (Phase Locked) ความถี่ f_o ของวงจรรอสซิลเลเตอร์ควบคุมด้วยแรงดัน เท่ากับความถี่ f_i ($f_o = f_i$)

2.5 หลักการวงจรตรวจจับค่ายอดสัญญาณและหาตำแหน่งค่ายอด

2.5.1 วงจรตรวจจับค่ายอดสัญญาณ (Peak Detector)

วงจรตรวจจับค่ายอดสัญญาณ ใช้หาค่าสูงสุดของสัญญาณ โดยทั่วไปใช้อุปกรณ์ต่อรวมกับ ไดโอด ตัวเก็บประจุ และสวิตช์ SW ดังแสดงในรูปที่ 2.14 (ก) ในกรณีที่ สวิตช์ SW มีสถานะเป็น วงจรเปิด (open circuit) หรือสัญญาณควบคุมสวิตช์ SW เท่ากับ “ศูนย์” แรงดันเอาต์พุตมีค่าบวก เพิ่มขึ้นส่งผลให้ไดโอดได้ไบแอสตรง เกิดกระแสไหลผ่านไดโอดและประจุที่ตัวเก็บประจุจนกระทั่ง แรงดันที่ตัวเก็บประจุเท่ากับแรงดันอินพุต และเมื่อแรงดันอินพุตลดลง ไดโอดจะได้รับไบแอสกลับ แต่ แรงดันที่ตัวเก็บประจุยังมีค่าเท่าเดิม และเมื่อสัญญาณอินพุตเพิ่มมากขึ้นการทำงานจะมีลักษณะ เช่นเดียวกันเพียงแต่แรงดันที่ตัวเก็บประจุจะเก็บค่าใหม่เท่ากับแรงดันอินพุต ส่วนในกรณีที่ สวิตช์ SW มีสถานะเป็นวงจรปิด (close circuit) หรือสัญญาณควบคุมสวิตช์ SW เท่ากับ “หนึ่ง” ตัวเก็บประจุ จะคายประจุผ่าน สวิตช์ SW ลงกราวด์ ทำให้แรงดันของตัวเก็บประจุลดลงอย่างรวดเร็วจนเท่ากับ ศูนย์โวลต์ รูปที่ 2.14 (ข) แสดงวงจรและสัญญาณอินพุตและเอาต์พุตของวงจร



(ก) วงจร

(ข) สัญญาณอินพุตและเอาต์พุตของวงจร

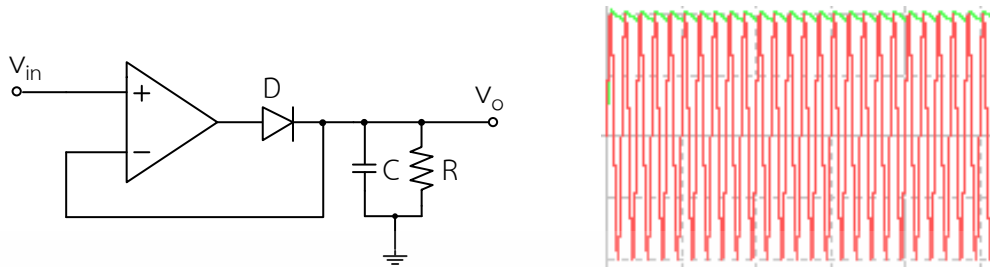
รูปที่ 2.14 วงจรตรวจจับค่ายอดสัญญาณ [25]

2.5.2 วงจรหาตำแหน่งค่ายอด (peak-amplitude finder)

วงจรหาตำแหน่งค่ายอด ใช้หลักการของวงจรเรียงกระแสร่วมกับวงจรกรองความถี่ต่ำ โดย วงจรเรียงกระแสใช้อุปกรณ์ต่อรวมกับไดโอด ดังแสดงในรูปที่ 2.15 (ก) และสัญญาณอินพุตและ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอาต์พุตแสดงในรูปที่ 2.15 (ข) ข้อดีของวงจรมีคือสามารถใช้อินพุตความถี่สูงได้ และมีข้อจำกัดในช่วงเริ่มต้นต้องอาศัยเวลาเพื่อให้เอาต์พุตทำงานได้ถูกต้อง



(ก) วงจร

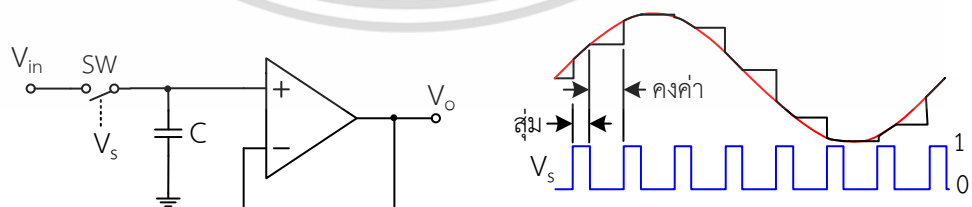
(ข) สัญญาณอินพุตและเอาต์พุตของวงจร

รูปที่ 2.15 วงจรหาค่าเฉลี่ย [25]

นอกจากนี้วงจรหาค่าเฉลี่ยยังใช้หลักการอื่นๆ ด้วย เช่น วงจรหาค่าเฉลี่ยโดยใช้หลักการวงจรรหาค่ารากที่สองของค่าเฉลี่ยกำลังสอง [25] วงจรหาค่าเฉลี่ยโดยใช้หลักการของวงจรเลื่อนเฟส 90 องศา ร่วมกับวงจรควบคุมลอจิกให้กับวงจรสุ่มและคงค่าสัญญาณเป็นต้น

2.6 วงจรสุ่มและคงค่า

วงจรสุ่มและคงค่า โดยทั่วไปประกอบด้วยออปแอมป์ ตัวเก็บประจุและสวิตช์อิเล็กทรอนิกส์ที่ควบคุมการเปิด-ปิดด้วยสัญญาณควบคุม ดังแสดงในรูปที่ 2.16 (ก) วงจรมีการทำงานสองโหมดคือ โหมดการสุ่ม เมื่อวงจรรับสัญญาณควบคุม ($v_s = 1$) ตัวเก็บประจุจะเก็บประจุจนกระทั่งหมดช่วงการสุ่ม ขนาดแรงดันเอาต์พุตจะเท่ากับแรงดันอินพุตต่อเนื่องที่เวลาการสุ่มขณะนั้น และโหมดการคงค่า จะเกิดขึ้นเมื่อวงจรได้รับสัญญาณควบคุม ($v_s = 0$) ในสภาวะนี้ตัวเก็บประจุยังคงรักษาแรงดันสุดท้ายจนกระทั่งได้สัญญาณควบคุม ($v_s = 1$) รูปที่ 2.16 (ข) แสดงสัญญาณอินพุตและเอาต์พุตของวงจร



(ก) วงจร

(ข) สัญญาณอินพุตและเอาต์พุตของวงจร

รูปที่ 2.16 วงจรสุ่มและคงค่าสัญญาณ [26]

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

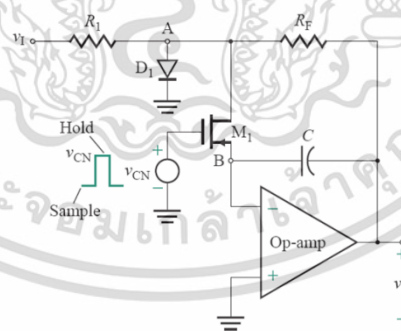
วงจรสุ่มและคงค่า ใช้สวิตช์และออปแอมป์ ซึ่งแสดงในรูปที่ 2.17 จะการทำงานเมื่อสวิตช์ S_1 ปิด แรงดันเอาต์พุต v_o จะมีค่าเท่ากับ

$$v_o(t) = \left(\frac{R_F}{R_1}\right)v_1 \left[1 - e^{\left(\frac{-t}{R_F C}\right)}\right] \quad (2.12)$$

ค่า v_o จะมีค่าเข้าใกล้ค่า v_1 ได้เร็วที่สุด ที่ค่าคงตัวเวลา RC ต้องสั้นกว่าช่วงเวลาการสุ่ม และเมื่อสวิตช์ S_1 เปิด ตัวเก็บประจุ C_1 จะคงค่าแรงดัน v_1 ไว้ ซึ่งช่วงเวลาการเปิดและปิดสวิตช์นั้นจะขึ้นกับชนิดของสวิตช์ คือมีค่าระหว่าง $4\mu s - 20\mu s$ ดังนั้นจึงมีการออกแบบวงจร โดยใช้ทรานซิสเตอร์สนามไฟฟ้าทำหน้าที่เป็นสวิตช์ซึ่งจะสามารถสวิตช์ได้เร็วกว่า ดังแสดงในรูปที่ 2.18



รูปที่ 2.17 วงจรสุ่ม และคงค่าสัญญาณโดยใช้สวิตช์และออปแอมป์ [26]



รูปที่ 2.18 วงจรสุ่มและคงค่าสัญญาณที่ใช้ออปแอมป์โดยมีทรานซิสเตอร์สนามไฟฟ้าเป็นสวิตช์ [26]

การทำงานของวงจรในรูปที่ 2.18 จะแทนสวิตช์ S_1 ด้วย p-channel depletion MOSFET ถ้า v_{CN} ต่ำ ($v_{CN} = 0$) จะทำให้ทรานซิสเตอร์ M_1 นำกระแส ทำให้ตัวเก็บประจุอยู่ในโหมดการสุ่ม โดยจะมีแรงดันตกคร่อมเท่ากับ v_1 และถ้า v_{CN} สูง ($v_{CN} = 5$) จะทำให้ทรานซิสเตอร์ M_1 หยุดนำกระแส ทำให้ตัวเก็บประจุอยู่ในโหมดการคงค่า โดยจะคงค่าแรงดันเท่ากับ v_1 เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.7 งานวิจัยที่เกี่ยวข้อง

เพื่อเป็นแนวทางในการสังเคราะห์และออกแบบวงจรในงานวิจัยนี้จึงได้ศึกษางานวิจัยที่มีผู้นำเสนอไว้ในอดีต ซึ่งจะแบ่งออกเป็น 3 ส่วนคือ 1.การติมอดูเลตสัญญาณรีโซลเวอร์ 2.การติมอดูเลตสัญญาณ LVDT และ 3.การชดเชยอุณหภูมิของ LVDT

2.7.1 การติมอดูเลตสัญญาณรีโซลเวอร์ที่มีผู้วิจัยในอดีต

สัญญาณเอาต์พุตรีโซลเวอร์เป็นสัญญาณไซน์และโคไซน์ ที่มีการมอดูเลตเชิงขนาดแบบกอดสัญญาณพาร์ ดังนั้นเพื่อให้ได้สัญญาณที่แปรผันอย่างเป็นเชิงเส้นกับมุมของเพลลา ต้องใช้ตัวติมอดูเลตเพื่อแปลงค่ามุมจากสัญญาณไซน์และโคไซน์ ซึ่งมีการนำเสนอวิธีการติมอดูเลตหลายวิธี ซึ่งการติมอดูเลตที่รู้จักกันดีคือการติมอดูเลตโดยใช้ตัวคูณแอนะล็อก ร่วมกับวงจรกรองความถี่ต่ำ [1],[2] อย่างไรก็ตามวิธีนี้เกิดเฟสลา้หลังจากเนื่องจากโครงข่าย R-C ที่ใช้ในวงจร นอกจากนี้มีการนำเสนอใน [38] ซึ่งใช้การติมอดูเลตโดยใช้วงจรสุ่มและคงค่าที่ถูกทริกโดยพัลส์ที่ตำแหน่งยอดของสัญญาณรีโซลเวอร์ โดยพัลส์ดังกล่าวได้จากตัวกำเนิดคลื่นสี่เหลี่ยม ที่ใช้วงจรอาร์ซีดีเฟอเรนติเอเตอร์ นอกจากนี้มีการนำเสนอการติมอดูเลตสัญญาณรีโซลเวอร์โดยใช้เจเค-ฟลิปฟลอป [42] เพื่อสร้างสัญญาณควบคุมให้กับวงจรสุ่มและคงค่าเพื่อตรวจจับค่ายอด ร่วมกับตัวขยายที่มีอัตราขยายเท่ากับหนึ่งแบบควบคุมได้ ที่ทำงานร่วมกันเป็นลำดับ เทคนิคนี้ใช้คุณลักษณะของตัวตรวจจับค่าแอมพลิจูดสูงสุด เพื่อการคงค่าของสัญญาณ รีโซลเวอร์ก่อนที่วงจรสุ่มและคงค่าจะทำงาน อย่างไรก็ตามวิธีนี้ต้องใช้เวลาในการตรวจจับถึงสองรอบของคาบเวลาของสัญญาณอินพุตที่ใช้ และใน [43] ได้เสนอตัวกำเนิดสัญญาณควบคุมแบบใหม่สำหรับตัวติมอดูเลตสัญญาณรีโซลเวอร์ซึ่งต้องการเวลาในการตรวจจับเพียงหนึ่งคาบเวลาของสัญญาณอินพุตเท่านั้น นอกจากนี้ได้มีการนำเสนอการแปลงสัญญาณรีโซลเวอร์เป็นสัญญาณดิจิตอล โดยใช้ไมโครคอนโทรลเลอร์ และ การใช้โปรแกรมต่างๆ ดังที่นำเสนอใน [44]-[50] ซึ่งวิธีการเหล่านี้จะทำให้วงจรมีขนาดใหญ่ และมีความซับซ้อน

2.7.2 การติมอดูเลตสัญญาณ LVDT ที่มีผู้วิจัยในอดีต

LVDT ให้เอาต์พุตที่เป็นการมอดูเลตเชิงขนาด ดังนั้นการตรวจจับตำแหน่งระยะการเคลื่อนที่ของแกน ต้องมีการติมอดูเลต ในอดีตมีการติมอดูเลตสัญญาณ LVDT โดยใช้ตัวตรวจจับความไวต่อเฟส โดยนำเอาต์พุตจาก LVDT มาเรียงกระแสโดยวงจรเรียงกระแสแบบครึ่งคลื่น หรือวงจรเรียงกระแสแบบเต็มคลื่น จากนั้นนำมาหาค่าความแตกต่าง ซึ่งเครื่องหมายที่ได้จะบอกทิศทางที่แกนเคลื่อนไป [1]-[3] ซึ่งการใช้ไดโอดในวงจรเรียงกระแสทำให้เกิดข้อผิดพลาดสูง ทั้งนี้เนื่องจากไดโอดจะต้องทำงานที่แรงดันสูงกว่าแรงดันขีดเริ่มเปลี่ยน ดังนั้นเพื่อหลีกเลี่ยงข้อผิดพลาดนี้ จึงมีการใช้ตัวติมอดูเลตแบบซิงโครนัส โดยใช้พื้นฐานของตัวคูณแอนะล็อก ซึ่งนำเสนอใน [1,2,3,6] วิธีการดังกล่าวนี้ต้องใช้ตัวกรองความถี่ต่ำผ่าน เพื่อตัดองค์ประกอบความถี่สูง ข้อเสียของวิธีการนี้คือตัวติมอดูเลตมีโพล หลักที่เกิดจากตัวกรองความถี่ต่ำผ่านซึ่งมีค่าคงตัวเวลาสูงมาก ทำให้เวลาการตอบสนองต่ำ ดังนั้นเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การประยุกต์ใช้งาน LVDT โดยใช้ตัวติมอดูเลตแบบซิงโครนัสเหล่านี้จะมีผลต่อปัญหาด้านเสถียรภาพ นอกจากนี้ยังมีการเลื่อนเฟสระหว่างสัญญาณกระตุ้นหรือสัญญาณพาหะกับสัญญาณเอาต์พุตของ LVDT ซึ่งทำให้เกิดความผิดพลาดในสัญญาณติมอดูเลตหรือสัญญาณตำแหน่งของแกน ดังนั้นจึงมีการนำเสนอตัวติมอดูเลตสัญญาณ LVDT หลากหลาย [6]-[9] และเมื่อเร็ว ๆ นี้มีการนำเสนอตัวติมอดูเลตที่ใช้งานจรู่มและคงค่าเพิ่มมากขึ้น [7]-[9] เนื่องจากพฤติกรรมของวงจรรู่มและคงค่าในรูปของฟังก์ชัน 'sinc' สามารถตัดสัญญาณพาหะออกได้โดยไม่ส่งผลกระทบต่อเฟสของสัญญาณการเคลื่อนที่ของแกน โดยสัญญาณควบคุมสำหรับวงจรรู่มและคงค่าได้จากตัวหาขนาดสัญญาณสูงสุด (peak amplitude finder) ที่ให้สัญญาณควบคุมที่ตำแหน่งสูงสุดของสัญญาณเอาต์พุต LVDT ด้วยความกว้างพัลส์แคบๆ [7]-[9] ดังนั้นค่าผิดพลาดเนื่องจากการเลื่อนเฟสของสัญญาณกระตุ้นกับสัญญาณ LVDT ดังกล่าวข้างต้นจึงได้รับการป้องกัน นอกจากนี้วิธีนี้ยังมีเวลาการตอบสนองที่รวดเร็ว เนื่องจากเทคนิคนี้ตัวติมอดูเลตไม่ต้องใช้ตัวกรองความถี่ต่ำผ่าน โดยปกติตัวหาตำแหน่งสูงสุดของสัญญาณประกอบด้วยค่าคงตัวเวลาที่เกิดจากตัวต้านทานและตัวเก็บประจุเพื่อสร้างความกว้างของพัลส์แคบๆ ซึ่งมีความซับซ้อนในการหาค่าความต้านทานและตัวเก็บประจุ รวมถึงการติมอดูเลตสัญญาณโดยใช้หลักการการประมวลผลสัญญาณดิจิทัล [30]-[33] หรือการใช้โปรแกรม ซึ่งวิธีดังกล่าวมีความซับซ้อน และวงจรมีขนาดใหญ่

2.7.3 การชดเชยอุณหภูมิของ LVDT ที่มีผู้วิจัยในอดีต

จากที่กล่าวมาแล้วว่า สัญญาณเอาต์พุตของ LVDT จะมีการเปลี่ยนแปลงตามอุณหภูมิ ดังนั้นจึงพยายามหลีกเลี่ยงการใช้งาน LVDT ในสภาพแวดล้อมที่มีอุณหภูมิเปลี่ยนแปลง ซึ่งเป็นเรื่องที่ทำได้ยาก อย่างไรก็ตามได้มีการพยายามแก้ไขปัญหาดังกล่าว โดยมีการนำเสนอมติแก้ปัญหาดังกล่าว [11]-[15] โดยออกแบบหม้อแปลงความแตกต่างที่มีโครงสร้างที่ซับซ้อน หรือมีขดลวดทุติยภูมิและแกนที่ใช้ในการพันขดลวดทุติยภูมิสองชุด นำมาต่อкасกับเอาต์พุต LVDT เพื่อลดผลกระทบจากการเปลี่ยนแปลงอุณหภูมิ นอกจากนี้ K. Schenk ได้นำเสนอใน [27] โดยออกแบบให้ LVDT มีสองแกน โดยแกนหนึ่งให้อยู่กับที่ และอีกแกนเคลื่อนที่ โดยให้ทั้งสองแกนต้องทำงานในอุณหภูมิแวดล้อมที่เหมือนกันทุกประการ เพื่อชดเชยอุณหภูมิ K. ARA ได้นำเสนอการชดเชยการเปลี่ยนแปลงความไวอันเป็นผลมาจากการเปลี่ยนแปลงอุณหภูมิแวดล้อมของ LVDT ใน [4] โดยแนวคิดเกิดจากการใช้เอาต์พุตจากขดลวดทุติยภูมิแต่ละขดของ LVDT ให้เป็นทั้งสัญญาณความแตกต่างแรงดันที่เอาต์พุต ($C_d = e_1 - e_2$) และสัญญาณเอาต์พุตอ้างอิง ($C_r = e_1 + e_2$) จากนั้นนำสัญญาณทั้งสองมาหาอัตราส่วน (C_d / C_r) ซึ่งจะเป็นเอาต์พุตที่ไม่ขึ้นกับอุณหภูมิและสัญญาณกระตุ้น ซึ่งวิธีนี้ไม่ต้องออกแบบขดลวดทุติยภูมิสองชุด ต่อจากนั้น C. Suresh และคณะ [5] ได้นำเสนอการชดเชยอุณหภูมิโดยใช้ขดลวดทุติยภูมิสองชุด โดยพันลวดที่ขดลวดทุติยภูมิขนานกัน ซึ่งจะทำให้ได้เอาต์พุตที่ขดลวดทุติยภูมิมีสองขด สองชุด โดยนำเอาต์พุตทั้งสองมาหารกันซึ่งผลลัพธ์ที่ได้จะไม่ขึ้นกับอุณหภูมิ รวมทั้งมีการนำเสนอโดย [28] ซึ่งมีหลักการคล้ายๆ ของ [4] คือนำสัญญาณที่ขดลวดทุติยภูมิทั้งสอง มาผ่านเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรวงและวงจรถบ จากนั้นนำมาหารกัน แต่มีความซับซ้อนกว่าซึ่งประกอบไปด้วย วงจรตีมอดูเลเตอร์ วงจรกรอง วงจรวง วงจรถบ วงจรคูณ วงจรหาร ตัวอินทิเกรเตอร์ วงจรลิมิตเตอร์ และเมื่อไม่นานมานี้ K.V. Santhosh และคณะ [29] ได้นำเสนอเทคนิคการปรับเทียบสำหรับการวัดระยะการเคลื่อนที่โดย LVDT แบบออนไลน์โดยใช้ Artificial Neural Network (ANN) เพื่อให้ได้เอาต์พุตที่ไม่ขึ้นกับการเปลี่ยนแปลงพารามิเตอร์ต่างๆ รวมทั้งอุณหภูมิ ซึ่งหลักการนี้ ค่อนข้างซับซ้อนและจำเป็นต้องใช้ตัวเซนเซอร์อุณหภูมิเพิ่มขึ้นรวมถึง Artificial Neural Network จากตัวอย่างวิธีการชดเชยผลกระทบจากการเปลี่ยนแปลงอุณหภูมิของ LVDT ที่ผ่านมามีพบว่า LVDT ที่ใช้ต้องออกแบบให้มีโครงสร้างเฉพาะ ซึ่งจะไม่สามารถใช้งานในเชิงพาณิชย์ทั่วไปได้ และบางวงจรมีความซับซ้อนมาก รวมถึงต้องเพิ่มตัววัดอุณหภูมิเข้ามาซึ่งก็มีปัญหาในเรื่องเวลาการตอบสนอง และเสถียรภาพของระบบ นอกจากนี้ยังมีความพยายามใช้ระบบออนไลน์โดยใช้ Artificial Neural Network (ANN) ซึ่งวิธีการดังกล่าวมีความซับซ้อน จึงไม่เหมาะสำหรับระบบสมองกลฝังตัว และเซ็นเซอร์อัจฉริยะที่ใช้ในโรงงานอัจฉริยะ เนื่องจากวงจรมีขนาดใหญ่และซับซ้อน ดังนั้นในงานวิจัยนี้จึงได้นำเสนอการสังเคราะห์วงจรถดเชยอุณหภูมิของทรานสดิวเซอร์ชนิด LVDT โดยใช้เทคนิคการป้อนกลับ ซึ่งวงจรมีไม่ซับซ้อน และใช้อุปกรณ์ที่มีจำหน่ายทั่วไป ดังรายละเอียดที่จะได้กล่าวต่อไป

2.8 บทสรุป

ในบทนี้ได้นำเสนอทฤษฎีที่เกี่ยวข้องกับรีโซลเวอร์ LVDT การตีมอดูเลตสัญญาณรีโซลเวอร์ การตีมอดูเลตสัญญาณ LVDT การชดเชยอุณหภูมิของ LVDT รวมถึงงานวิจัยที่มีการนำเสนอไว้ในอดีต ซึ่งจะมีข้อจำกัดในเรื่องความเร็วการตอบสนอง เสถียรภาพของวงจรถดเชย และเรื่องความซับซ้อนของวงจรถดเชย ซึ่งในบทต่อไปจะได้นำเสนอวงจรถดเชยสัญญาณรีโซลเวอร์ การตีมอดูเลตสัญญาณ LVDT และการชดเชยอุณหภูมิของ LVDT ที่ได้ทำการออกแบบและสังเคราะห์ และทดลองต่อวงจรถดเชย โดยวงจรถดเชยจะเป็นวงจรถดเชยที่ง่าย ประหยัด และมีประสิทธิภาพโดยใช้โดยใช้อุปกรณ์ที่มีจำหน่ายทั่วไป

บทที่ 3

การออกแบบและสังเคราะห์

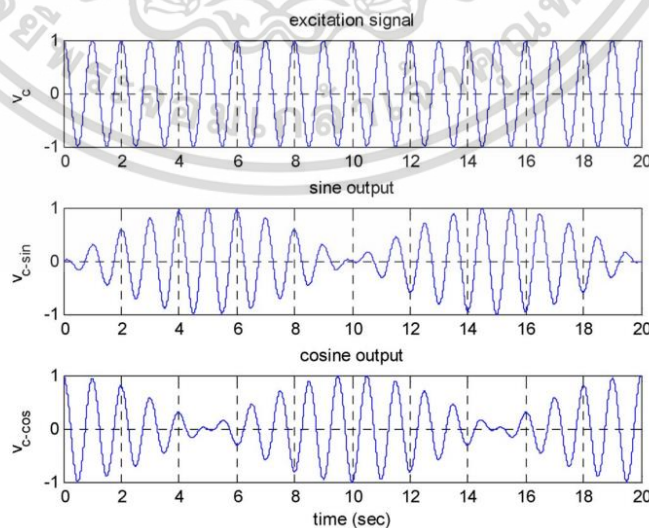
วงจรตีมอดูเลตสัญญาณรีโซลเวอร์โดยใช้เฟสล็อกกลูป

ในบทนี้ได้นำเสนอการออกแบบและสังเคราะห์วงจรตีมอดูเลตสัญญาณรีโซลเวอร์โดยใช้เฟสล็อกกลูปเป็นตัวจัดการเวลาซึ่งมีรายละเอียดดังต่อไปนี้

3.1 หลักการการออกแบบและสังเคราะห์วงจรตีมอดูเลตสัญญาณรีโซลเวอร์โดยใช้เฟสล็อกกลูป

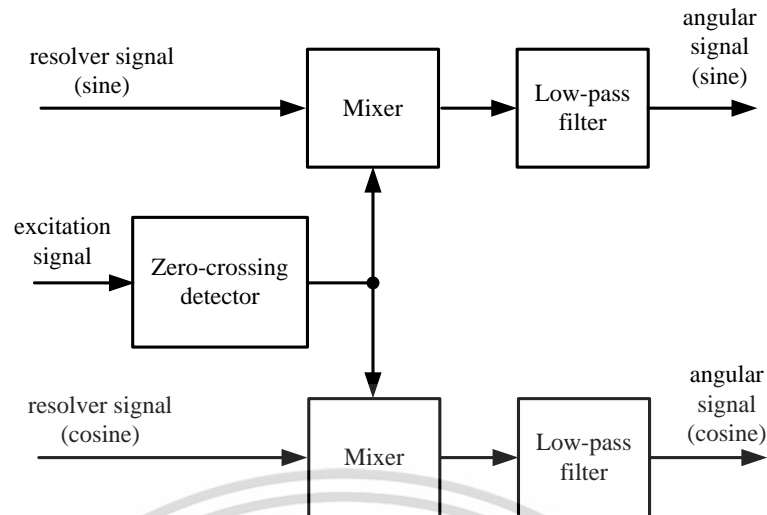
3.1.1 หลักการตีมอดูเลตสัญญาณรีโซลเวอร์โดยทั่วไป

รูปที่ 3.1 แสดงสัญญาณกระตุ้นและสัญญาณเอาต์พุตจากรีโซลเวอร์ จะเห็นว่าสัญญาณที่ขดลวดทุติยภูมิทั้งสองของรีโซลเวอร์จะเป็นการมอดูเลตเชิงขนาดแบบแถบความถี่คู่ซึ่งปราศจากสัญญาณพาห์ ซึ่งโดยทั่วไปการตีมอดูเลตสัญญาณรีโซลเวอร์ จะใช้หลักการตีมอดูเลตแบบซิงโครนัส ดังแสดงในรูปที่ 3.2 เนื่องจากสัญญาณจากขดลวดทุติยภูมิของรีโซลเวอร์เป็นสัญญาณมอดูเลตที่เป็นสัญญาณไซน์ และโคไซน์ ดังนั้นการตีมอดูเลตในส่วนของวงจรผสมและวงจรกรองความถี่ต่ำ ต้องเลือกอุปกรณ์ที่มีความสมพงษ์กัน เพื่อหลีกเลี่ยงความผิดพลาดที่เกิดจากการเลื่อนเฟส ซึ่งการเลือกอุปกรณ์ที่มีความสมพงษ์กันอย่างสมบูรณ์นั้นไม่สามารถทำได้ ดังนั้นสัญญาณตีมอดูเลตที่ได้จึงให้ค่ามุมของรีโซลเวอร์ที่มีความผิดพลาด ซึ่งมีการนำเสนอการตีมอดูเลตสัญญาณรีโซลเวอร์โดยใช้เทคนิคสัญญาณผสม ซึ่งแนวทางเหล่านี้ต้องใช้วงจรที่มีขนาดใหญ่ และ



รูปที่ 3.1 สัญญาณกระตุ้นและสัญญาณเอาต์พุตรีโซลเวอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาค้นคว้าเท่านั้น มิอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

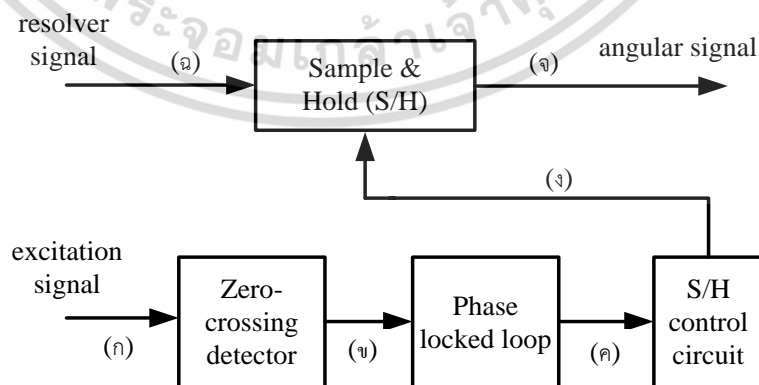


รูปที่ 3.2 หลักการดีมอดูเลตสัญญาณรีโซลเวอร์โดยทั่วไป

ต้องการอุปกรณ์เฉพาะ ดังนั้นในวิทยานิพนธ์นี้จึงนำเสนอการดีมอดูเลตสัญญาณรีโซลเวอร์โดยใช้เฟสล็อกกลุ๊ปในการหามุมของรีโซลเวอร์

3.1.2 หลักการสังเคราะห์วงจรดีมอดูเลตสัญญาณรีโซลเวอร์โดยใช้เฟสล็อกกลุ๊ป

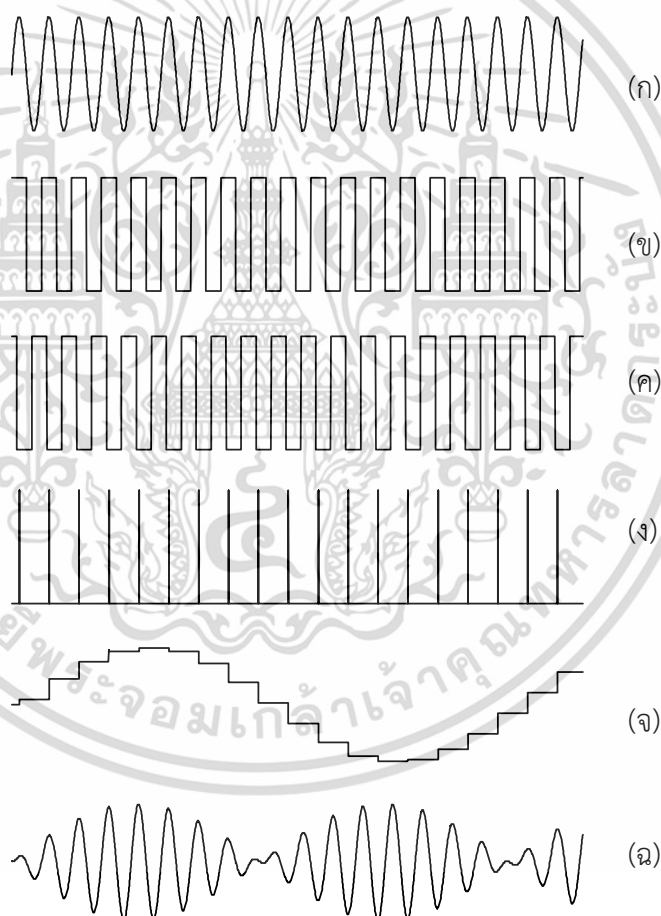
หลักการออกแบบและสังเคราะห์วงจรดีมอดูเลตสัญญาณรีโซลเวอร์โดยใช้เฟสล็อกกลุ๊ปเป็นตัวจัดการเวลา มีองค์ประกอบดังรูปที่ 3.3 ซึ่งประกอบด้วยวงจรสุ่มและคงค่า วงจรควบคุมการสุ่ม วงจรตัดผ่านศูนย์และวงจرفเฟสล็อกกลุ๊ป โดยหลักการนี้ใช้คุณสมบัติของวงจرفเฟสล็อกกลุ๊ปที่มีเอ็็กคลูซีฟเฟอร์เกตเป็นตัวตรวจจับเฟส ซึ่งจะให้คุณสมบัติที่ความถี่อินพุตและเอาต์พุตมีเฟสต่างกัน 90 องศา โดยหลักการและการทำงานของวงจرفดีมอดูเลตสัญญาณรีโซลเวอร์โดยใช้เฟสล็อกกลุ๊ป



รูปที่ 3.3 หลักการดีมอดูเลตสัญญาณรีโซลเวอร์โดยใช้เฟสล็อกกลุ๊ปเป็นตัวจัดการเวลา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เป็นตัวจัดการเวลา จะใช้วงจรตัดผ่านศูนย์เพื่อเปลี่ยนสัญญาณกระตุ้น ดังรูปที่ 3.4 (ก) ให้เป็นสัญญาณสี่เหลี่ยม ดังรูปที่ 3.4 (ข) เพื่อเป็นสัญญาณอินพุตให้วงจรเฟสล็อกกลุ่มที่ใช้เอ็กคลูซีฟออร์เกตเป็นตัวตรวจจับเฟส ทำหน้าที่ให้สัญญาณอินพุตและเอาต์พุตมีเฟสต่างกัน 90 องศา ดังแสดงในรูปที่ 3.4 (ข และ ค) ซึ่งอ้างอิงกับขนาดยอควบคุมของสัญญาณมอดูเลตจากขดลวดทุติยภูมิของรีโซลเวอร์ ดังแสดงในรูปที่ 3.4 (ฉ) โดยขอขาขึ้นของคลื่นสี่เหลี่ยมจากเฟสล็อกกลุ่มใช้สำหรับทริก วงจรโมนอสเตเบิลมีลติไวเบรเตอร์เพื่อสร้างสัญญาณควบคุม การสุ่มให้แก่วงจรสุ่มและคงค่า ดังแสดงในรูปที่ 3.4 (ง) ความกว้างของคาบเวลาที่ได้จากวงจรโมนอสเตเบิลมีลติไวเบรเตอร์ กำหนดให้มีค่าต่ำที่สุดในช่วงเวลากการคงค่าของวงจรสุ่มและคงค่า โดยสัญญาณรีโซลเวอร์จะถูกสุ่มและคงค่าที่ขนาดสูงสุดของสัญญาณ ดังแสดงในรูปที่ 3.4 (จ) ดังนั้นตำแหน่งมุมของเพลาคือสัญญาณในสถานะคงค่า ซึ่งเป็นสัญญาณติมอดูเลตที่ได้จากหลักการติมอดูเลตโดยใช้เฟสล็อกกลุ่มเป็นตัวจัดการเวลา



รูปที่ 3.4 สัญญาณที่จุดต่างๆของการติมอดูเลตสัญญาณรีโซลเวอร์ที่นำเสนอ

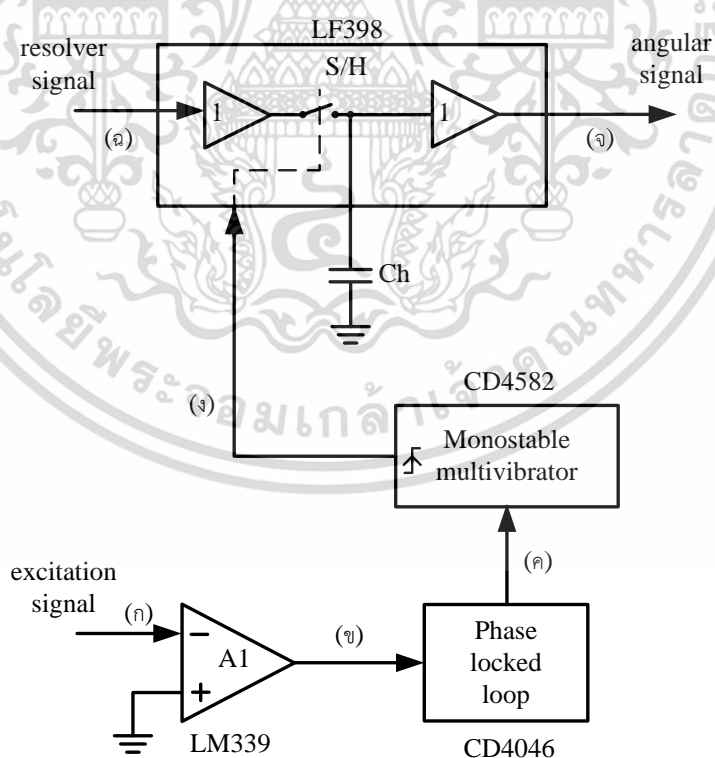
- (ก) สัญญาณกระตุ้น (ข) สัญญาณอินพุตเฟสล็อกกลุ่ม
(ค) สัญญาณเอาต์พุตเฟสล็อกกลุ่ม (ง) สัญญาณการสุ่ม

- (จ) สัญญาณติมอดูเลต (ฉ) สัญญาณจากขดลวดทุติยภูมิของรีโซลเวอร์

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการศึกษานานาชาติเท่านั้น ผู้ใช้ต้องรับผิดชอบต่อการใช้งานที่ไม่ถูกต้องใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

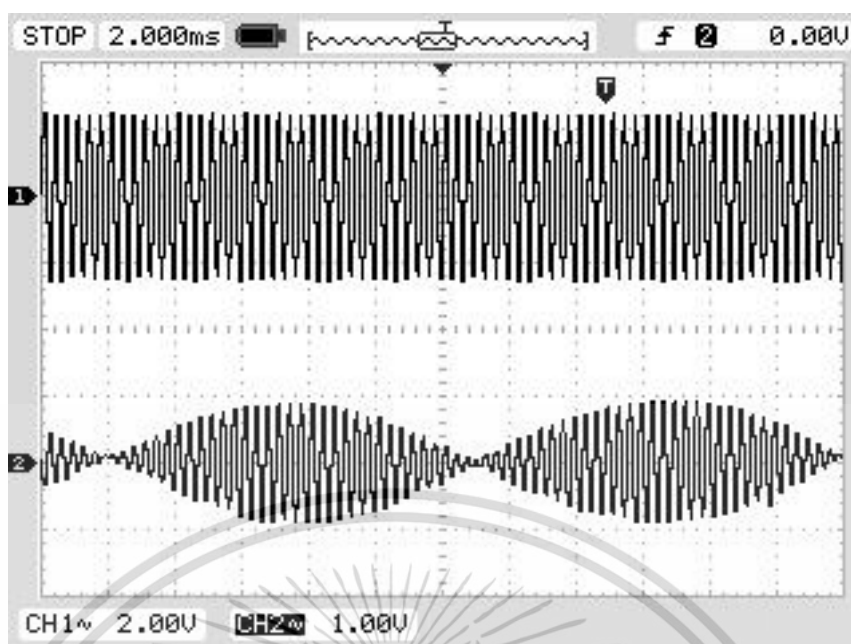
3.2 การออกแบบและสังเคราะห์วงจรตีมอดูเลตสัญญาณรีโซลเวอร์โดยใช้เฟสล็อกกลุเป็นตัวจัดการเวลา

หลักการตีมอดูเลตสัญญาณรีโซลเวอร์โดยใช้เฟสล็อกกลุเป็นตัวจัดการเวลา แสดงในรูปที่ 3.3 และสามารถออกแบบและสังเคราะห์วงจรได้ดังรูปที่ 3.5 ซึ่งประกอบด้วยวงจรเปรียบเทียบแรงดัน วงจรเฟสล็อกกลุ วงจรโมโนสเตเบิลมัลติไวเบรเตอร์ และวงจรสุ่มและคงค่า ซึ่งสามารถอธิบายการทำงานดังนี้ เมื่อป้อนสัญญาณกระตุ้นให้กับวงจรเปรียบเทียบแรงดัน ซึ่งใช้ออปแอมป์ LM339 เพื่อเปลี่ยนสัญญาณไซน์เป็นสัญญาณสี่เหลี่ยม และนำสัญญาณไปเป็นอินพุตให้แก่วงจรเฟสล็อกกลุ ซึ่งใช้ไอซี CD4046 ทำหน้าที่ตรวจจับเฟส โดยกำหนดให้ความถี่กลางของเฟสล็อกกลุเท่ากับสัญญาณกระตุ้น ดังนั้นทำให้สัญญาณเอาต์พุตของเฟสล็อกกลุมีเฟสเลื่อนจากสัญญาณอินพุต 90 องศา ดังแสดงในรูปที่ 3.6 และใช้ไอซีโมโนสเตเบิลมัลติไวเบรเตอร์ CD4528 เพื่อเปลี่ยนสัญญาณสี่เหลี่ยมจากเอาต์พุตของเฟสล็อกกลุเป็นสัญญาณพัลส์แคบๆ เพื่อใช้เป็นสัญญาณควบคุมการสุ่ม ใ้ห้วงจรสุ่มและคงค่า โดยพัลส์ควบคุมจะเกิดขึ้นที่เวลาเดียวกันกับขนาดสูงสุดของสัญญาณรีโซลเวอร์ ดังนั้นวงจรสุ่มและคงค่า จะสุ่มค่ายอดและคงค่าแรงดันไว้จนกระทั่งมีค่ายอดใหม่เกิดขึ้นและจะคงค่าแรงดันยอดใหม่ที่เกิดขึ้นในลักษณะเดียวกัน จึงทำให้ได้สัญญาณเอาต์พุตที่เป็นขอบของสัญญาณรีโซลเวอร์ ดังแสดงในรูป 3.6

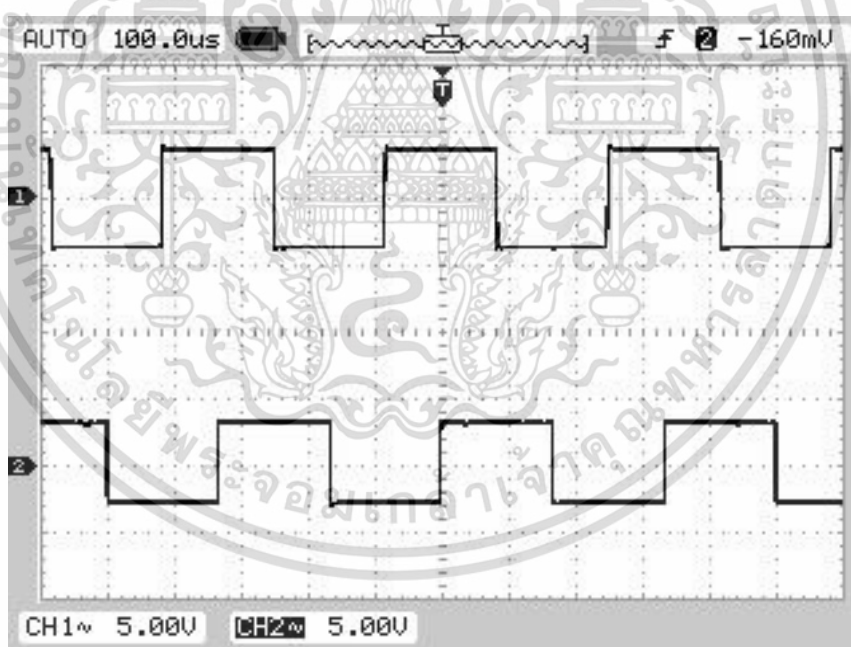


รูปที่ 3.5 วงจรตีมอดูเลตสัญญาณรีโซลเวอร์โดยใช้เฟสล็อกกลุเป็นตัวจัดการเวลา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



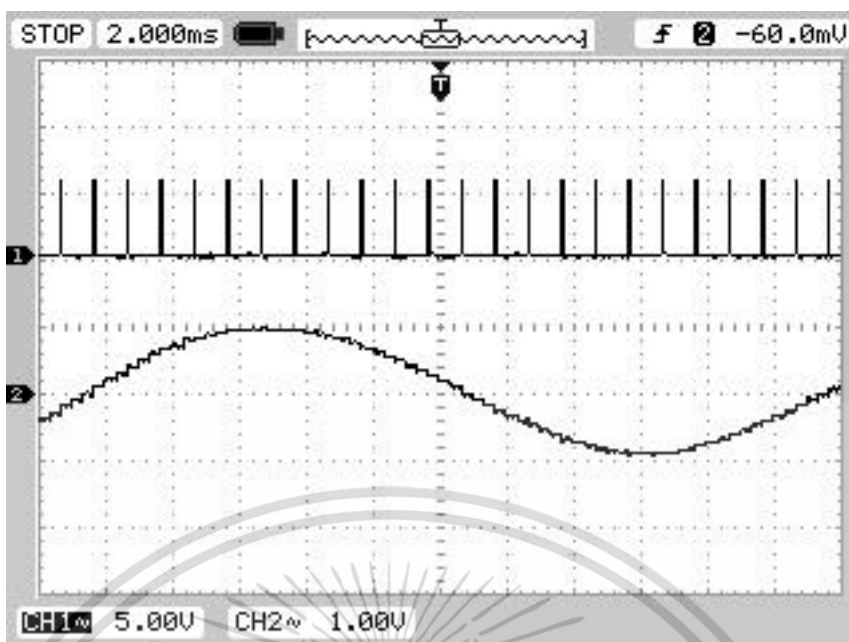
(ก) สัญญาณกระตุ้นและสัญญาณรีโซลเวอร์



(ข) สัญญาณเอาต์พุตของตัวเปรียบเทียบและเฟลล็กกลุ่ม

รูปที่ 3.6 สัญญาณเอาต์พุตที่จุดต่างๆ ของวงจรตีมอดูเลตสัญญาณรีโซลเวอร์ที่นำเสนอ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ค) สัญญาณควบคุมการสูมและสัญญาณเอาต์พุตของวงจรสูมและคงค่า

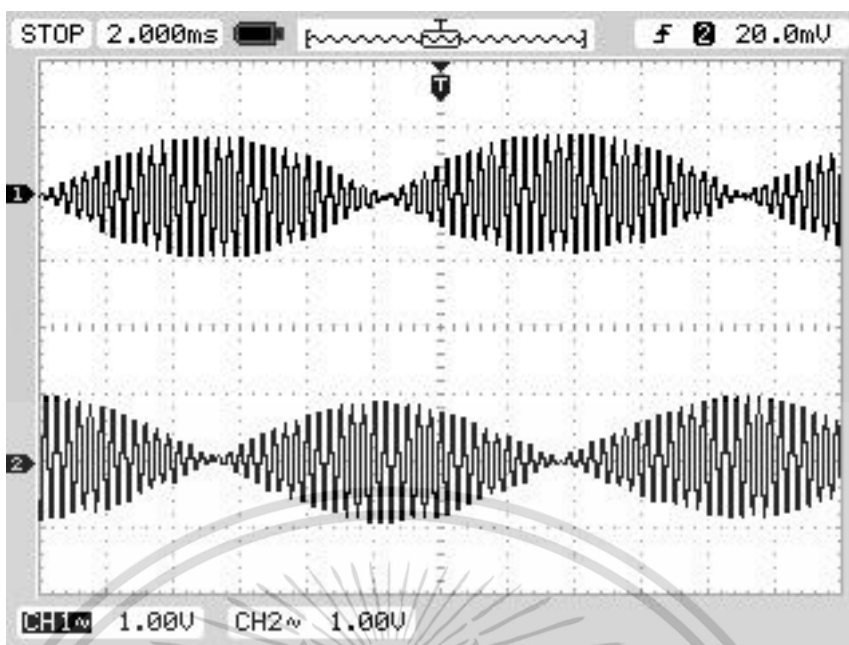
รูปที่ 3.6 สัญญาณเอาต์พุตที่จุดต่างๆ ของวงจรติมอดูเลตสัญญาณรีโซลเวอร์ที่นำเสนอ (ต่อ)

3.3 การทดสอบและผลการทดสอบการทำงานของวงจร

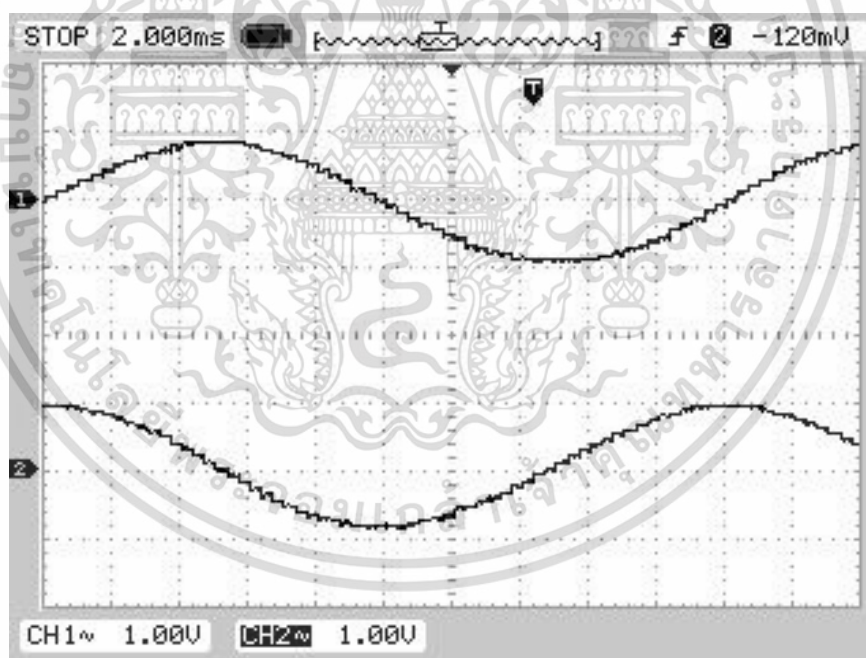
เพื่อยืนยันผลการออกแบบและสังเคราะห์ วงจรติมอดูเลตสัญญาณรีโซลเวอร์โดยใช้เฟสล็อกกลุ่มเป็นตัวจัดการเวลา ได้ทดลองต่อวงจรตามรูปที่ 3.5 และป้อนสัญญาณกระตุ้นด้วยคลื่นไซน์ความถี่ 3kHz ขนาด 5 V_{p-p} ใช้รีโซลเวอร์ยี่ห้อ Sanyo DENKI รุ่น 101-4100 และกำหนดให้สัญญาณพัลส์ที่สร้างจากโมโนสเตเบิลมัลติไวเบรเตอร์มีคาบเวลา 5 μ s โดยรีโซลเวอร์หมุนด้วยความเร็ว 2800 rpm

จากผลการทดสอบการทำงานของวงจร เมื่อป้อนสัญญาณกระตุ้นเข้าที่อินพุตของออปแอมป์ LM339 และป้อนสัญญาณรีโซลเวอร์ที่อินพุตของวงจรสูมและคงค่า โดยสัญญาณกระตุ้นและสัญญาณรีโซลเวอร์แสดงได้ดังรูปที่ 3.6 (ก) และพบว่าที่เอาต์พุตของตัวเปรียบเทียบแรงดันและเอาต์พุตของเฟสล็อกกลุ่มได้สัญญาณพัลส์ที่มีเฟสต่างกัน 90 องศา ดังแสดงในรูปที่ 3.6 (ข) และสัญญาณเอาต์พุตของโมโนสเตเบิลมัลติไวเบรเตอร์ซึ่งใช้เป็นสัญญาณควบคุมให้วงจรสูมและคงค่า ได้สัญญาณเป็นพัลส์แคบๆ ดังแสดงในรูปที่ 3.6 (ค) โดยสัญญาณเอาต์พุตของวงจรสูมและคงค่าจะเป็นสัญญาณติมอดูเลตของรีโซลเวอร์ ดังแสดงในรูปที่ 3.6 (ค) เช่นเดียวกัน ในการทดสอบการทำงานของวงจร เมื่อป้อนสัญญาณรีโซลเวอร์ทั้งสัญญาณไซน์และโคไซน์ ดังแสดงในรูปที่ 3.7 (ก) ให้แก่วงจรติมอดูเลตสัญญาณรีโซลเวอร์โดยใช้เฟสล็อกกลุ่มเป็นตัวจัดการเวลา จะได้สัญญาณเอาต์พุตดังแสดงในรูปที่ 3.7 (ข)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ก) สัญญาณมอดูเลตด้านขดลวดทุติยภูมิทั้งสองของรีโซลเวอร์



(ข) สัญญาณตีมอดูเลตจากวงจรที่นำเสนอ

รูปที่ 3.7 สัญญาณเอาต์พุตของรีโซลเวอร์ที่ความเร็ว 2,800 rpm.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.4 บทสรุป

ในบทนี้ได้นำเสนอหลักการตีมูลค่าสัญญาณรีโซลเวอรีโดยใช้เฟสล็อกูปเป็นตัวจัดการเวลา เพื่อสร้างสัญญาให้เฟสต่างกัน 90 องศา สำหรับควบคุมวงจรสุ่มและคงค่า โดยใช้อุปกรณ์ที่มีจำหน่ายในท้องตลาด ดังนั้นการสร้างวงจรเพื่อใช้งานจึงทำได้ง่ายและราคาประหยัด นอกจากนี้สัญญาที่ได้จากวงจรนี้ไม่จำเป็นต้องใช้วงจรรองความถี่ต่ำผ่านสำหรับเอาต์พุตของรีโซลเวอรีที่เป็นสัญญาณไซน์และโคไซน์ ทำให้ลดปัญหาในเรื่องการหาอุปกรณ์ที่มีความสมพงษ์กันอย่างสมบูรณ์ สำหรับวงจรรองความถี่ต่ำผ่านทั้งสอง และลดปัญหาข้อผิดพลาดที่เกิดจากการเลื่อนเฟส



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

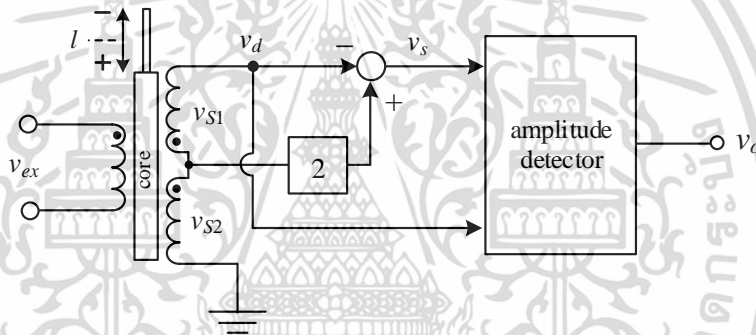
การออกแบบและสังเคราะห์วงจรตีมอดูเลตสัญญาณ LVDT

โดยใช้ตัวตรวจจับขนาดสัญญาณ

ในบทนี้นำเสนอการออกแบบและสังเคราะห์วงจรตีมอดูเลตสัญญาณ LVDT โดยใช้ตัวตรวจจับขนาดสัญญาณ เพื่อหาตำแหน่งการเคลื่อนที่ของแกน LVDT ซึ่งมีรายละเอียดต่อไปนี้

4.1 หลักการตีมอดูเลตสัญญาณ LVDT โดยใช้ตัวตรวจจับขนาดสัญญาณ

LVDT ที่ใช้งานทั่วไปมี สองชนิดคือ แบบสี่สาย และแบบห้าสาย โดยในวิทยานิพนธ์นี้จะใช้ LVDT แบบห้าสาย โดยหลักการตีมอดูเลตสัญญาณ LVDT ที่นำเสนอแสดงด้วยบล็อกไดอะแกรมดังรูปที่ 4.1



รูปที่ 4.1 บล็อกไดอะแกรมหลักการตีมอดูเลตสัญญาณ LVDT โดยใช้ตัวตรวจจับขนาดสัญญาณ

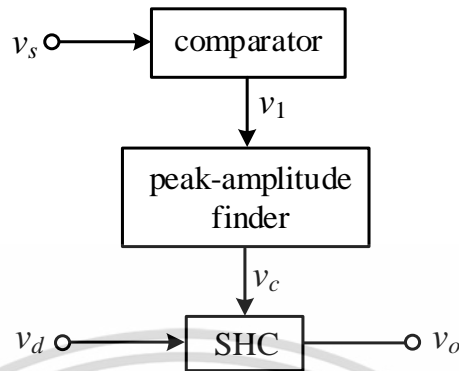
จากรูปที่ 4.1 สัญญาณกระตุ้นจะป้อนเข้าที่ขดลวดปฐมภูมิ และที่ขดลวดทุติยภูมิจะต่อสายด้านหนึ่งกับกราวด์ และนำสัญญาณ v_d ซึ่งเป็นสัญญาณผลต่างของเอาต์พุตจากขดลวดทุติยภูมิทั้งสองของ LVDT รวมกับ $2v_{s2}$ เป็นสัญญาณ v_s ซึ่งสามารถเขียนสมการได้ดังนี้

$$v_s = 2v_{s2} - v_d = 2kV_x l_C \sin(\omega t + \phi_s) \quad (4.1)$$

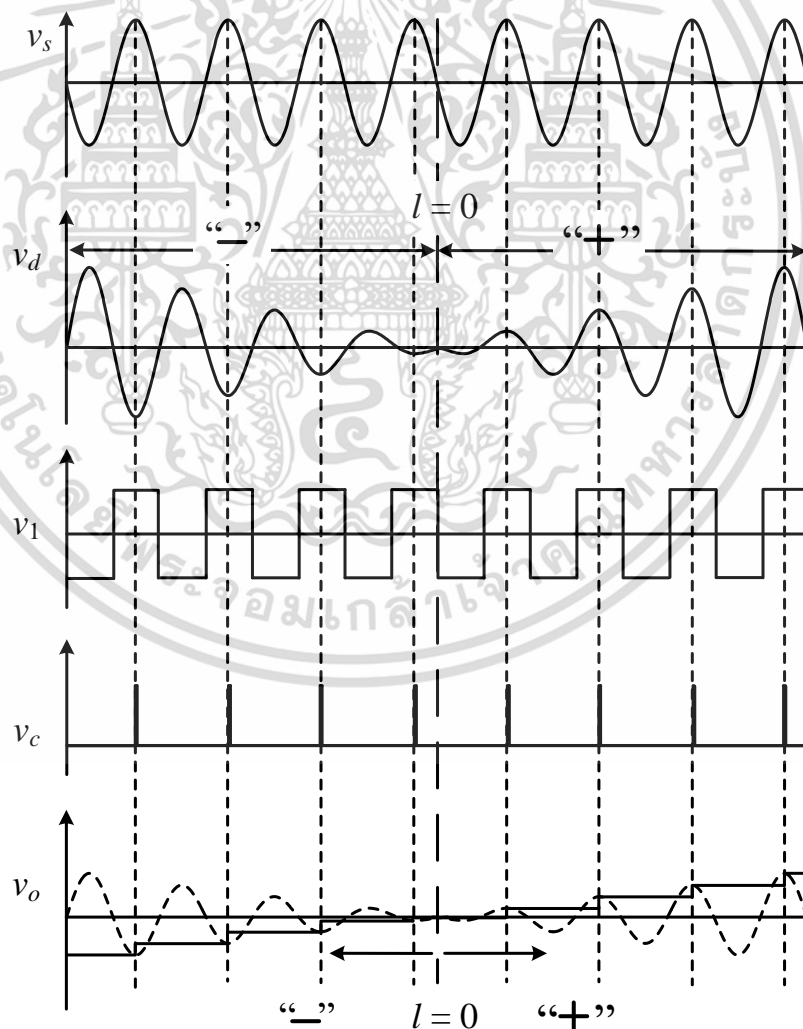
โดยสัญญาณ v_s มีขนาดคงที่ไม่แปรตามการเคลื่อนที่ของแกน LVDT ส่วนขนาดสัญญาณ v_d จะแปรตามการเคลื่อนที่ของแกน LVDT ถ้าแกน LVDT เคลื่อนที่ออกจากศูนย์กลางไปตามแนวแกนลบหรือแนวแกนบวก ดังรูปที่ 4.1 จะทำให้ขนาดสัญญาณ v_d เพิ่มขึ้น โดยสัญญาณ v_d ที่เกิดจากการเลื่อนแกนไปในแนวลบจะมีเฟสตรงกับสัญญาณ v_s แต่กลับกันเมื่อเลื่อนแกนไปในแนวแกนบวกสัญญาณ v_d จะมีเฟสต่างกับสัญญาณ v_s เท่ากับ 180 องศา ดังแสดงในรูปที่ 4.3 และใช้สัญญาณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

v_s และ v_d เป็นอินพุตของตัวตรวจจับขนาด เพื่อตีความคุณลักษณะสัญญาณ LDVT โดยตัวตรวจจับขนาดสัญญาณ ดังแสดงในรูปที่ 4.2



รูปที่ 4.2 บล็อกไดอะแกรมตัวตรวจจับขนาดสัญญาณ



รูปที่ 4.3 สัญญาณที่จุดต่างๆของตัวตีความคุณลักษณะสัญญาณ LDVT โดยใช้ตัวตรวจจับขนาดสัญญาณ

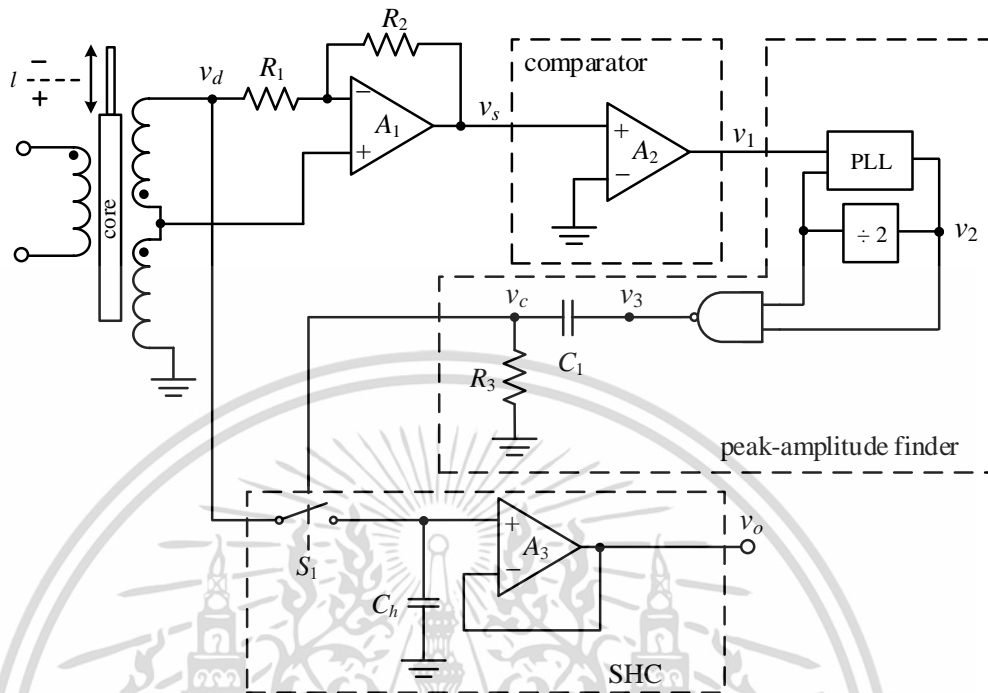
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ซึ่งประกอบด้วยตัวเปรียบเทียบแรงดัน ตัวหาตำแหน่งค่ายอด และตัวสุมและคงค่า จากบล็อกไดอะแกรมอธิบายการทำงานได้ดังนี้ เมื่อป้อนสัญญาณ v_s ให้ตัวเปรียบเทียบแรงดัน ซึ่งใช้หลักการตัดผ่านศูนย์ เพื่อเปลี่ยนสัญญาณ v_s เป็นสัญญาณสี่เหลี่ยม v_1 ดังรูปที่ 4.3 และป้อนสัญญาณ v_1 ไปยังอินพุตของตัวหาตำแหน่งค่ายอด เพื่อสร้างสัญญาณพัลซ์แคบๆ v_c ซึ่งเป็นสัญญาณควบคุมให้วงจรสุมและคงค่า เมื่อ v_c อยู่ที่ตำแหน่งค่ายอด วงจรสุมและคงค่าจะสุมสัญญาณและคงค่าแรงดันไว้ ทำให้ได้สัญญาณเอาต์พุต v_o ดังแสดงในรูปที่ 4.3

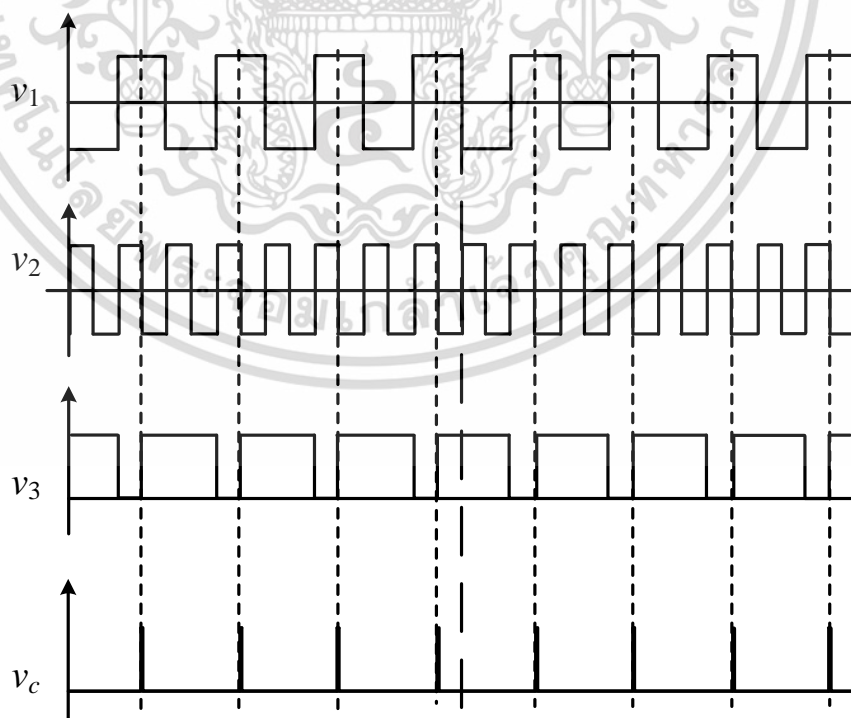
4.2 การออกแบบและสังเคราะห์วงจรตีมอดูเลตสัญญาณ LVDT โดยใช้ตัวตรวจจับขนาดสัญญาณ

จากหลักการตีมอดูเลตสัญญาณ LVDT โดยใช้ตัวตรวจจับขนาดสัญญาณดังรูปที่ 4.2 สามารถออกแบบและสังเคราะห์วงจรได้ดังรูปที่ 4.4 ซึ่งประกอบด้วยออปแอมป์ A_1 และตัวต้านทาน R_1 และ R_2 ทำหน้าที่เป็นวงจรถยายผลรวม โดยมีออปแอมป์ A_2 ทำหน้าที่เป็นวงจรถยายเปรียบเทียบแรงดัน วงจรหาตำแหน่งค่ายอดใช้เฟสล็อกคู่พร้อมกับตัวหารสองป้อนกลับและแนนด์เกต ซึ่งมีเอาต์พุตต่อกับโครงข่าย R_3C_1 ทำหน้าที่สร้างพัลซ์แคบๆ v_c เพื่อเป็นสัญญาณควบคุมให้กับวงจรสุมและคงค่า ซึ่งสามารถอธิบายการทำงานได้ดังนี้ เมื่อป้อนสัญญาณกระตุ้นที่ขดลวดปฐมภูมิ และมีการเลื่อนแกน LVDT ไปจากตำแหน่งศูนย์กลาง ทำให้เกิดสัญญาณผลต่าง v_d ซึ่งเป็นอินพุตของวงจรถยายผลรวม ได้สัญญาณเอาต์พุต v_s ที่มีขนาดคงที่ เพื่อป้อนไปยังอินพุตของตัวเปรียบเทียบ A_2 เพื่อเปลี่ยนสัญญาณไซน์เป็นสัญญาณสี่เหลี่ยม ซึ่งเป็นอินพุตของเฟสล็อกคู่ที่ใช้ตัวหารสองป้อนกลับ เพื่อเพิ่มความถี่สองเท่า และเป็นสัญญาณอินพุตให้แนนด์เกตที่ต่ออยู่กับโครงข่าย R_3C_1 ทำหน้าที่สร้างสัญญาณพัลซ์แคบๆ เพื่อเป็นสัญญาณควบคุม ให้กับวงจรสุมและคงค่า กรณีที่แกน LVDT เลื่อนไปทางแนวบวก สัญญาณ v_d ที่เข้ามายังอินพุตของวงจรสุมและคงค่า จะมีเฟสตรงกับสัญญาณ v_s ซึ่งพัลซ์แคบๆเกิดขึ้นที่เวลาตรงกับยอดบวกของ v_d ทำให้ตัวเก็บประจุในวงจรสุมและคงค่า ประจุแรงดันเท่ากับค่ายอดบวกของ v_d และในช่วงที่ไม่มีสัญญาณพัลซ์ v_c ตัวเก็บประจุจะคายประจุอย่างช้าๆ ทำให้สัญญาณ v_o ยังคงค่าแรงดันไว้ จนกระทั่งสัญญาณพัลซ์ v_c เกิดขึ้นอีกครั้ง ตัวเก็บประจุของวงจรสุมและคงค่าจะประจุแรงดันให้เท่ากับค่ายอดบวกของ v_d ค่าใหม่ ทำให้ได้ค่า v_o เป็นบวก ซึ่งเป็นสัดส่วนกับการเลื่อนแกน LVDT ดังแสดงในรูปที่ 4.5 ในกรณีที่แกน LVDT เลื่อนไปทางแนวลบ สัญญาณ v_d ที่เข้ามายังอินพุตของวงจรสุมและคงค่า จะมีเฟสตรงข้ามกับสัญญาณ v_s ซึ่งพัลซ์แคบๆเกิดขึ้นที่เวลาตรงกับยอดลบของ v_d ทำให้ตัวเก็บประจุในวงจรสุมและคงค่า ประจุแรงดันเท่ากับค่ายอดลบของ v_d และในช่วงที่ไม่มีสัญญาณพัลซ์ v_c ตัวเก็บประจุจะคายประจุอย่างช้าๆ ทำให้สัญญาณ v_o ยังคงค่าแรงดันไว้ จนกระทั่งสัญญาณพัลซ์ v_c เกิดขึ้นอีกครั้ง ตัวเก็บประจุของวงจรสุมและคงค่าจะ

ประจุแรงดันให้เท่ากับค่ายอดลบของ v_d ค่าใหม่ แสดงให้เห็นว่าเมื่อเลื่อนแกน LVDT ไปแนวลบ จะได้ค่า v_o เป็นลบ ที่เป็นสัดส่วนกับการเลื่อนแกน LVDT ดังแสดงในรูปที่ 4.5



รูปที่ 4.4 วงจรตีมอดูเลตสัญญาณ LVDT โดยใช้ตัวตรวจจับขนาดสัญญาณที่นำเสนอ



รูปที่ 4.5 สัญญาณที่จุดต่างๆของวงจรตีมอดูเลตสัญญาณ LVDT ที่นำเสนอ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.3 การทดสอบและผลการทดสอบการทำงานของวงจร

เพื่อยืนยันผลการออกแบบและสังเคราะห์ วงจรตีโมดูลเลตสัญญาณ LVDT โดยใช้ตัวตรวจจับขนาดสัญญาณ ที่นำเสนอในรูปแบบที่ 4.4 จึงสร้างวงจรโดยใช้อุปกรณ์ที่มีจำหน่ายทั่วไปมีรายละเอียดดังแสดงในตารางที่ 4.1 และตารางที่ 4.2 และใช้ LVDT บริษัท Solartron Metrology รุ่น OP/12.5/G ซึ่งมีพิสัยสโตรก ± 12.5 มม. มีความไวที่ 69 mV/mm/V

ตารางที่ 4.1 อุปกรณ์แอกทีฟที่ใช้ในการทดสอบวงจรรูปที่ 4.4

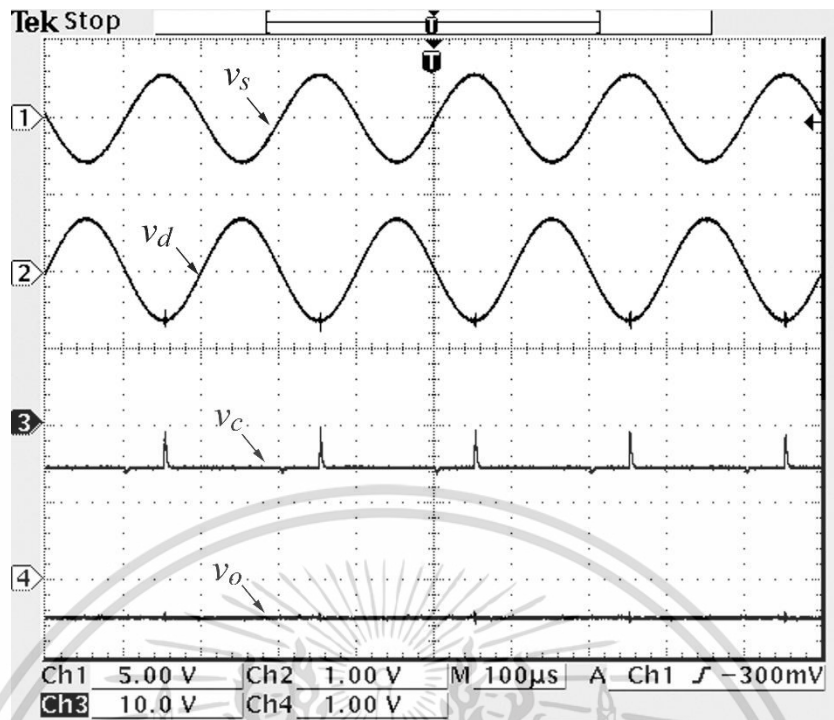
Device	Part Number
Opamp A_1	LF353
Comparator A_2	LM339
PLL	CD4046
Divider	CD4027
NAND gate	CD4011
Analog switch S_1 and SHC	CD4066

ตารางที่ 4.2 ค่าพารามิเตอร์ที่ใช้ในการทดสอบวงจรรูปที่ 4.4

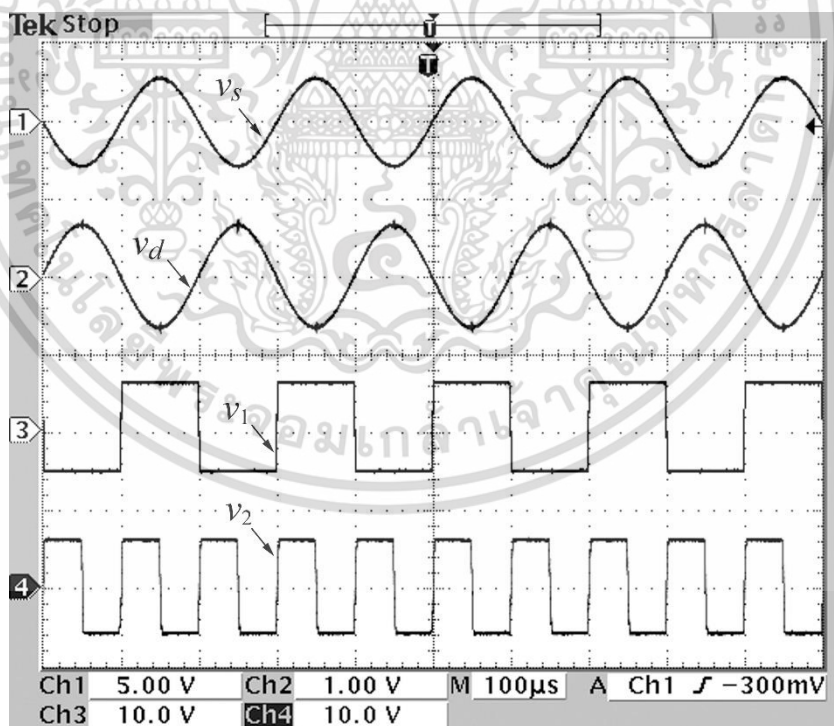
Parameter	Value
R_1, R_2 and R_3	10k Ω
C_1	20nF
C_h	10nF

จากผลการทดสอบการทำงานของวงจร เมื่อป้อนสัญญาณกระตุ้น ซึ่งเป็นสัญญาณไซน์ ความถี่ 5 kHz ขนาด $1 V_{p-p}$ ที่ขดลวดปฐมภูมิของ LVDT จะได้สัญญาณ v_i ที่ขดลวดทุติยภูมิของ LVDT ซึ่งเป็นสัญญาณอินพุตให้แก่วงจรขยายผลรวมที่ใช้โอปแอมป์ A_1 และตัวต้านทาน R_1 และ R_2 เมื่อวัดสัญญาณที่เอาต์พุตของโอปแอมป์ A_1 จะได้สัญญาณ v_1 ดังแสดงในรูปที่ 4.6 (ก) และเมื่อนำสัญญาณ v_1 ป้อนให้กับวงจรเปรียบเทียบแรงดันที่ใช้ โอปแอมป์ A_2 จะได้สัญญาณสี่เหลี่ยม v_2 ดังแสดงในรูปที่ 4.6 (ข) ซึ่งจะเป็นสัญญาณอินพุตให้วงจรหาตำแหน่งค่ายอดที่ใช้เฟสล็อกถูปร่วมกับตัวหารสองป้อนกลับ ซึ่งเอาต์พุตจากวงจรหารสองป้อนกลับที่ต่อกับเฟสล็อกถูปร่วมจะมีความถี่เป็นสองเท่าของความถี่สัญญาณ v_1 ซึ่งจะได้เอาต์พุตเป็นสัญญาณ v_3 ดังแสดงในรูปที่ 4.6 (ข) ซึ่งสัญญาณ v_3 นี้จะป้อนให้กับวงจรเนกเกตและโครนข่าย R_3C_1 ซึ่งจะได้สัญญาณเอาต์พุตเป็นพัลส์แคบๆ v_4 ดังแสดงในรูปที่ 4.6 (ก) ซึ่งสัญญาณ v_4 จะเป็นสัญญาณควบคุม ให้แก่วงจรสุ่มและคงค่า ซึ่งสัญญาณเอาต์พุตของวงจรสุ่มและคงค่า จะเป็นสัญญาณเอาต์พุต v_5 ดังแสดงในรูปที่ 4.6 (ก)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

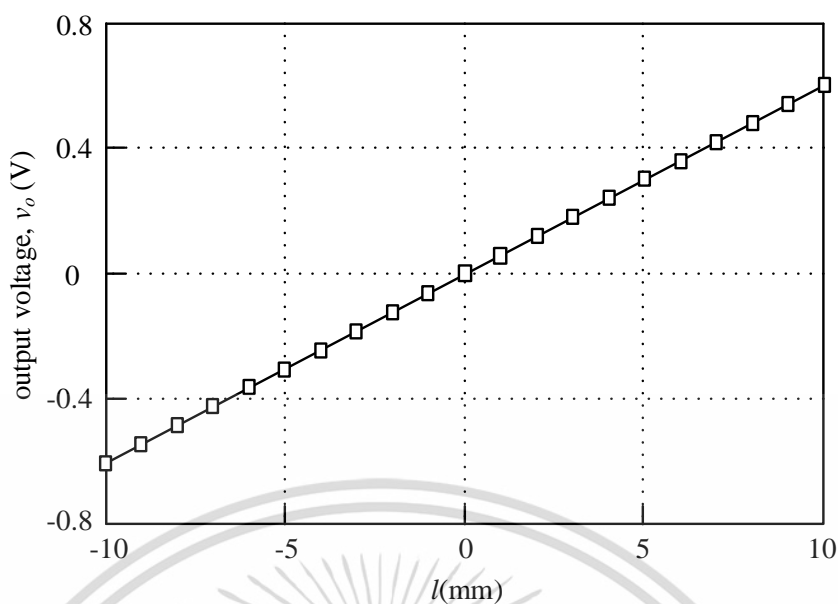


(ก) สัญญาณเอาต์พุตที่จุด v_s, v_d, v_c และ v_o

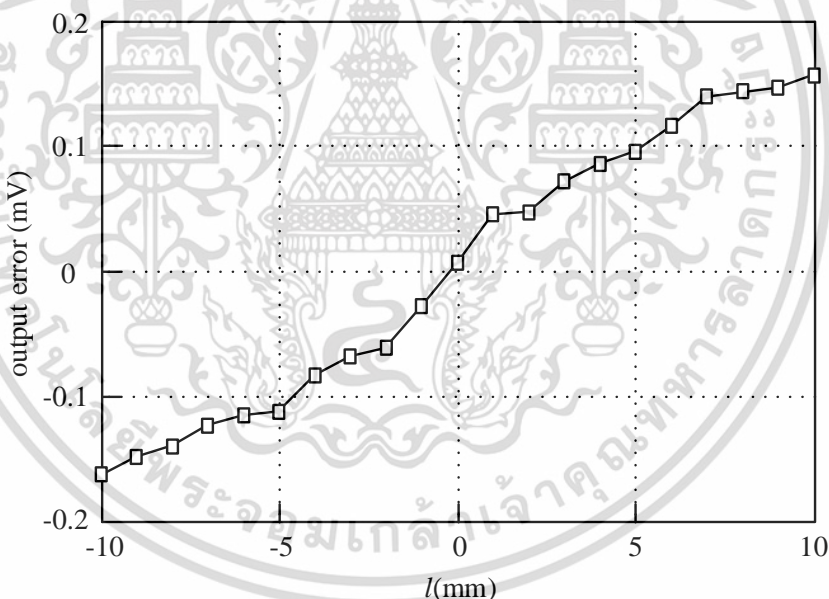


(ข) สัญญาณเอาต์พุตที่จุด v_s, v_d, v_1 และ v_2

รูปที่ 4.6 สัญญาณที่จุดต่างๆจรตีมอดูลสัญญาณ LVDT โดยใช้ตัวตรวจจับขนาดสัญญาณ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.7 แรงดันเอาต์พุต (v_o) เทียบกับระยะแกน LVDT



รูปที่ 4.8 ค่าความผิดพลาดแรงดันเอาต์พุต (v_o) เทียบกับระยะแกน LVDT

เพื่อทดสอบสมรรถนะของวงจรที่สังเคราะห์ ทำการเลื่อนแกน LVDT โดยให้ตำแหน่งแกนเปลี่ยนแปลงจาก -10 มม. ถึง 10 มม. และวัดสัญญาณเอาต์พุต จะพบว่าเมื่อแกน LVDT อยู่ที่ตำแหน่ง 0 มม. แรงดันเอาต์พุต v_o มีค่าเป็นศูนย์โวลต์ และเมื่อเลื่อนแกนไปทางด้านบวกเพิ่มขึ้น แรงดันเอาต์พุต v_o มีค่าเป็นบวกเพิ่มขึ้น แต่เมื่อเลื่อนแกน LVDT ไปทางด้านลบเพิ่มขึ้น แรงดันเอาต์พุต v_o มีค่าเป็นลบ

เพิ่มขึ้น เมื่อตั้งแสดงในรูปที่ 4.7 และเมื่อนำค่าแรงดันเอาต์พุตมาหาค่าผิดพลาดเมื่อเทียบกับระยะ
เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์การใช้งานเพื่อการศึกษาค้นคว้าเท่านั้น เมื่อผู้จัดทำเห็นว่าประโยชน์ของการศึกษา
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การเคลื่อนที่ของแกนพบว่า วงจรติมอดูเลตสัญญาณ LVDT โดยใช้ตัวตรวจจับขนาดสัญญาณที่นำเสนอสามารถให้สัญญาณตำแหน่งของแกน LVDT ที่มีค่าผิดพลาดของสัญญาณเอาต์พุตต่ำมาก ดังแสดงในรูปที่ 4.8

4.4 บทสรุป

ในบทนี้นำเสนอหลักการติมอดูเลตสัญญาณ LVDT ที่ใช้ตัวตรวจจับขนาดสัญญาณ ที่ใช้ตัวหาตำแหน่งค่ายอด ในการสร้างสัญญาณควบคุมให้วงจรสุ่มและคงค่า เพื่อตรวจจับสัญญาณตำแหน่งแกน LVDT ที่เคลื่อนที่ไป ซึ่งตัวหาตำแหน่งค่ายอดที่นำเสนอนี้ ใช้วงจรความถี่สองเท่าที่ใช้เฟสล็อกคู่ร่วมกับการป้อนกลับหารสอง ซึ่งการติมอดูเลตสัญญาณ LVDT วิธีนี้มีค่าความผิดพลาดของแรงดันเอาต์พุตเมื่อเทียบกับระยะการเคลื่อนที่ของแกนน้อย



การออกแบบและสังเคราะห์วงจรชดเชยอุณหภูมิ LVDT

ในบทนี้แนะนำการออกแบบและสังเคราะห์วงจรชดเชยอุณหภูมิ LVDT ที่ไม่สูญเสียความไว โดยใช้เทคนิคการป้อนกลับทางอ้อม เพื่อลดผลกระทบจากอุณหภูมิให้น้อยที่สุด ซึ่งมีรายละเอียดดังนี้

5.1 การสังเคราะห์วงจรชดเชยอุณหภูมิของ LVDT

ปัจจัยสำคัญที่ส่งผลกระทบต่อการทำงานและสัญญาณเอาต์พุตของ LVDT คืออุณหภูมิ เนื่องจาก LVDT มีการใช้งานในโรงงานอุตสาหกรรม หรือในสภาพแวดล้อมที่มีการเปลี่ยนแปลงอุณหภูมิสูง ดังนั้นสัญญาณเอาต์พุตของ LVDT สามารถถูกรบกวนจากการเปลี่ยนแปลงอุณหภูมิได้ ซึ่งก็มีความพยายามแก้ไขปัญหาดังกล่าว โดยการออกแบบ LVDT ให้มีโครงสร้างเฉพาะ หรือใช้การประมวลผลสัญญาณดิจิทัล การใช้ไมโครโพรเซสเซอร์ซึ่งวงจรมีความซับซ้อน ส่งผลให้เกิดปัญหาในเรื่องเวลาการตอบสนอง และเสถียรภาพของระบบ ดังนั้นในวิทยานิพนธ์นี้จึงนำเสนอการออกแบบและสังเคราะห์วงจรชดเชยอุณหภูมิ LVDT โดยใช้เทคนิคการป้อนกลับทางอ้อม ใช้ตัวควบคุมกระบวนการแบบสัดส่วนบวกอินทิกรัล เพื่อลดค่าความผิดพลาดจากการเปลี่ยนแปลงอุณหภูมิแวดล้อม

5.1.1 หลักการสังเคราะห์วงจรชดเชยอุณหภูมิ LVDT ที่นำเสนอ

หลักการสังเคราะห์วงจรชดเชยอุณหภูมิ LVDT โดยใช้เทคนิคการป้อนกลับทางอ้อม แสดงไต่อาแกรมอย่างง่ายดังรูปที่ 5.1 (ก) โดยส่วนของบล็อกไต่อาแกรมที่ล้อมด้วยเส้นประแสดงวงจรมุมูลอย่างง่ายของ LVDT ถ้าสัญญาณ $v_{ex} = V_p \sin \omega_{ex} t$ เป็นสัญญาณกระตุ้นที่ป้อนให้ขดลวดปฐมภูมิของ LVDT โดยที่ $\omega_{ex} = 2\pi f_{ex}$ และ f_{ex} คือความถี่สัญญาณกระตุ้นแล้ว สัญญาณจากขดลวดทุติยภูมิทั้งสองของ LVDT คือ v_{s1} และ v_{s2} สามารถเขียนสมการได้ดังนี้

$$v_{s1} = K_L l_C \left(1 + \frac{l}{l_C} \right) (1 - \alpha \Delta t) V_p \sin(\omega_{ex} t + \phi_S), \quad (5.1ก)$$

$$v_{s2} = K_L l_C \left(1 - \frac{l}{l_C} \right) (1 - \alpha \Delta t) V_p \sin(\omega_{ex} t + \phi_S) \quad (5.1ข)$$

โดยที่

จากบล็อกไดอะแกรมรูปที่ 5.1 (ก) สัญญาณเอาต์พุตของ LVDT (v_d) คือผลต่างของสัญญาณจากขดลวดทุติยภูมิทั้งสองของ LVDT ซึ่งเขียนสมการความสัมพันธ์ได้ดังนี้

$$v_d = v_{s1} - v_{s2} \quad (5.2)$$

แทนสมการ (5.1ก) และ (5.1ข) ในสมการที่ (5.2) จะได้

$$\begin{aligned} v_d &= \left[K_L l_C \left(1 + \frac{l}{l_C} \right) - K_L l_C \left(1 - \frac{l}{l_C} \right) \right] [(1 - \alpha \Delta t) V_p \sin(\omega_{ex} t + \phi_s)] \\ v_d &= K_L l_C + K_L l - K_L l_C + K_L l [(1 - \alpha \Delta t) (V_p \sin(\omega_{ex} t + \phi_s))] \\ v_d &= 2K_L l [(1 - \alpha \Delta t) (V_p \sin(\omega_{ex} t + \phi_s))] \end{aligned} \quad (5.3)$$

จะเห็นว่าขนาดของสัญญาณ v_d ของ LVDT ในสมการที่ (5.3) เป็นสัดส่วนกับตำแหน่งแกน l และการเปลี่ยนแปลงอุณหภูมิแวดล้อม ΔT และจากรูปที่ 5.1(ก) ในส่วนของบล็อกที่ล้อมด้วยเส้นประของตัวขยายผลรวมสามารถเขียนสมการแรงดันผลรวม v_{sum} ได้ดังนี้

$$\begin{aligned} v_{sum} &= -(v_{s1} + v_{s2}) \\ v_{sum} &= - \left[K_L l_C \left(1 + \frac{l}{l_C} \right) + K_L l_C \left(1 - \frac{l}{l_C} \right) \right] [(1 - \alpha \Delta T) V_p \sin(\omega_{ex} t + \phi_s)] \\ v_{sum} &= - [K_L l_C + K_L l + K_L l_C - K_L l] [(1 - \alpha \Delta T) V_p \sin(\omega_{ex} t + \phi_s)] \\ v_{sum} &= -2K_L l_C (1 - \alpha \Delta T) (V_p \sin(\omega_{ex} t + \phi_s)) \end{aligned}$$

เมื่อกำหนดให้ $K_S = 2K_L l_C$ ดังนั้น จะได้

$$v_{sum} = -K_S (1 - \alpha \Delta T) (V_p \sin(\omega_{ex} t + \phi_s)) \quad (5.4)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สังเกตว่าสัญญาณ v_d และ v_{sum} มีเฟสต่างกัน 180° จากสมการที่ (5.4) พบว่า v_{sum} แปรผันตรงกับการเปลี่ยนแปลงอุณหภูมิแวดล้อม ซึ่งไม่แปรผันกับระยะแกน l และเพื่อชดเชยผลกระทบจากอุณหภูมิ ค่าขนาดสูงสุดด้านบวกของสัญญาณ v_{sum} จะถูกเปลี่ยนเป็นแรงดันดิซี v_a เพื่อใช้เปรียบเทียบกับแรงดันอ้างอิง v_{ref} ดังแสดงในรูปที่ 5.1 (ก) การทำงานของเทคนิคที่นำเสนอนี้ ภายใต้สมมติฐาน คาบเวลาของความถี่กระตุ้นจะต้องน้อยกว่าการเปลี่ยนแปลงอุณหภูมิแวดล้อม โดยตัวหาค่าแห่งค่ายอด จะสร้างสัญญาณควบคุมสำหรับวงจรสุ่มและคงค่าทั้งสองวงจร เพื่อสุ่มขนาดยอดสัญญาณด้านบวกของสัญญาณ v_{sum} และสัญญาณ v_d เพื่อนำไปสร้างสัญญาณ v_a และสัญญาณระยะที่แกนเคลื่อนที่ไป v_{dl} โดยที่ค่า v_a จะถูกลดทอนด้วยตัวลดทอน K_f เพื่อสร้างสัญญาณ v_f ซึ่งเป็นสัญญาณป้อนกลับ จากรูปที่ 5.1 (ก) แรงดันอ้างอิง v_{ref} และแรงดัน v_f จะป้อนเข้าที่ตัวหาค่าผลต่างและผลรวมเพื่อสร้างสัญญาณ v_m สำหรับวงจรขยายควบคุมด้วยแรงดัน A_{mul} ในการทำงานที่สถานะคงตัวนั้น แรงดัน v_f จะถูกบังคับให้มีค่าเท่ากับ v_{ref} โดยสัญญาณ v_{sin} ถูกปรับขนาดด้วยสัญญาณ v_m เพื่อสร้างสัญญาณกระตุ้น v_{ex} ให้ LVDT ขณะที่สัญญาณ v_{err} คือผลต่างระหว่างสัญญาณ v_{ref} และ v_f ซึ่งถูกประมวลผลโดยบล็อกไดอะแกรม K_1 เพื่อรวมกับแรงดันอ้างอิง v_{ref} ความสัมพันธ์ของสัญญาณ v_m , v_{ref} และ v_f สามารถเขียนได้ดังนี้

$$v_m = v_{ref} + v_x \quad (5.5 \text{ ก})$$

เมื่อ
$$v_x = K_1 [v_{ref} - v_f] \quad (5.5 \text{ ข})$$

นำสมการ v_x แทนในสมการ v_m จะได้

$$v_m = v_{ref} + K_1 (v_{ref} - v_f) \quad (5.6)$$

สัญญาณ v_{sin} ถูกกำหนดให้มีขนาดและความถี่คงที่ และเมื่อรวมผลกระทบของอุณหภูมิสามารถเขียนให้ง่ายขึ้นดังแสดงในรูปที่ 5.1(ข) โดยที่ K_m คือ อัตราการขยายแรงดันของตัวขยายควบคุมด้วยแรงดัน A_{mul} และ $\alpha_a = \alpha K_s$ เมื่อนำสัญญาณ v_a มาเปรียบเทียบกับแรงดันอ้างอิง v_{ref} และการเปลี่ยนแปลงอุณหภูมิแวดล้อม ΔT ดังนั้นจากรูปที่ 5.1(ข) แล้วสามารถหาความสัมพันธ์ได้ดังนี้

$$v_f = v_a K_f \quad (5.7)$$

โดยที่

$$v_m = v_{ref} + K_1 (v_{ref} - v_f)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ดังนั้น

$$v_{ms} = v_m (K_m K_s) = K_m K_s [v_{ref} + K_1 (v_{ref} - v_f)] \quad (5.8)$$

โดยที่ผลกระทบจากอุณหภูมิ v_{temp} หาได้จาก

$$v_{temp} = -\alpha_a \Delta T \quad (5.9)$$

ดังนั้นสามารถเขียนสมการแรงดัน v_a ได้ดังนี้

$$v_a = v_{ms} + v_{temp} \quad (5.10)$$

นำสมการที่ (5.8) และ (5.9) แทนในสมการ (5.10) จะได้

$$v_a = +K_m K_s [v_{ref} + K_1 (v_{ref} - v_f)] - \alpha_a \Delta T \quad (5.11)$$

และทราบว่า $v_f = K_f v_a$ ดังนั้นจะได้

$$v_a = K_m K_s [v_{ref} + K_1 (v_{ref} - K_f v_a)] - \alpha_a \Delta T \quad (5.12)$$

$$v_a = K_m K_s [v_{ref} + K_1 v_{ref} - K_1 K_f v_a] - \alpha_a \Delta T$$

จัดรูปโดยคูณ $K_m K_s$ ในวงเล็บจะได้

$$v_a = K_m K_s v_{ref} + K_m K_s K_1 v_{ref} - K_m K_s K_1 K_f v_a - \alpha_a \Delta T \quad (5.13)$$

จัดกลุ่มตัวแปรใหม่จะได้

$$v_a (1 + K_m K_s K_1 K_f) = K_m K_s v_{ref} + K_m K_s K_1 v_{ref} - \alpha_a \Delta T \quad (5.14)$$

จัดรูปสมการหาค่า v_a จะได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$v_a = \frac{K_m K_s v_{ref} + K_m K_s K_1 v_{ref}}{1 + K_m K_s K_1 K_f} - \frac{\alpha \Delta T}{1 + K_m K_s K_1 K_f} \quad (5.15)$$

ดังนั้นจะได้ แรงดัน v_a ที่เป็นฟังก์ชันกับ การเปลี่ยนแปลงอุณหภูมิแวดล้อมดังนี้

$$v_a = \frac{K_m K_s v_{ref} (1 + K_1)}{1 + K_1 K_f K_m K_s} - \frac{\alpha_a \Delta T}{1 + K_1 K_f K_m K_s} \quad (5.16)$$

และถ้ากำหนดให้อัตราการขยาย K_f เท่ากับ $\frac{1}{K_m K_s}$ แล้วจะได้

$$v_a = \frac{K_m K_s (1 + K_1)}{1 + K_1 \frac{1}{K_m K_s}} v_{ref} - \frac{\alpha_a \Delta T}{1 + K_1 \frac{1}{K_m K_s}}$$

$$v_a = \frac{K_m K_s (1 + K_1)}{1 + K_1} v_{ref} - \frac{\alpha_a}{1 + K_1} \Delta T$$

$$v_a = K_m K_s v_{ref} - \frac{\alpha_a}{1 + K_1} \Delta T \quad (5.17)$$

ในการออกแบบการป้อนกลับ จะแทนบล็อกไดอะแกรมของ K_1 ด้วยวงจรรขยายอินทิเกรต (integrating amplifier) ดังนั้นสัญญาณ v_{err} ของตัวผลต่างและผลบวกด้วยการกระทำอินทิกรัลสามารถหาได้จากสมการ

$$v_{err} = K_1 (v_{ref} - v_f) + v_{ref} \quad (5.18)$$

เมื่อพิจารณาสัญญาณ v_{err} ในสภาวะคงตัว (steady state) $K_1 = 1/T_I s$ สามารถเขียนสมการใหม่ได้ดังนี้

$$v_{err}(s) = v_{ref}(s) + K_1 (v_{ref}(s) - v_f(s)) \quad (5.19)$$

เมื่อแทนค่า $K_1 = 1/T_I s$ จะได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$v_{err}(s) = v_{ref}(s) + \frac{1}{T_I s} (v_{ref}(s) - v_f(s))$$

ดังนั้น

$$v_{err}(s) = v_{ref}(s) + \frac{v_{ref}(s) - v_f(s)}{T_I s} \quad (5.20)$$

โดย T_I คือค่าเวลาอินทิกรัลของตัวขยายอินทิเกรต เมื่อ $K_I = 1/T_I s$ ดังนั้น แรงดัน v_a ในสมการที่ (5.17) ที่สภาวะคงตัวสามารถเขียนใหม่ได้เป็น

$$v_a(s) = K_m K_s v_{ref}(s) - \frac{\alpha_a}{\left(1 + \frac{1}{T_I s}\right)} \Delta T(s)$$

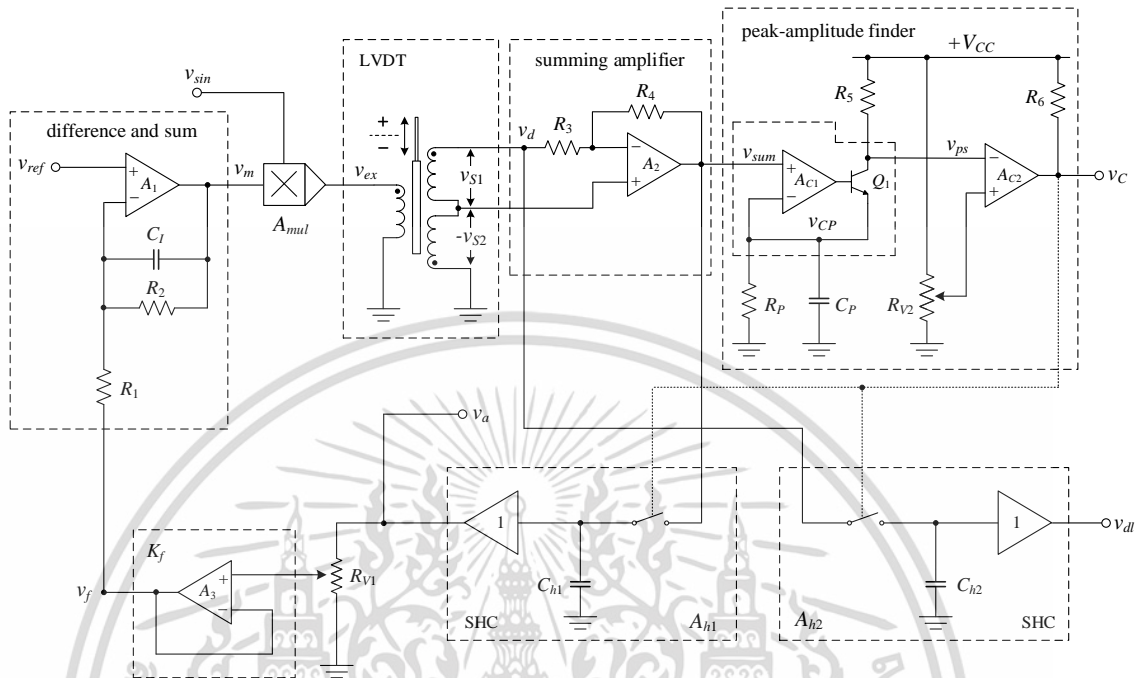
$$v_a(s) = K_m K_s v_{ref}(s) - \frac{\alpha_a T_I s}{1 + T_I s} \Delta T(s) \quad (5.21)$$

5.2 การออกแบบและสร้างวงจรถดเชยอุณหภูมิของ LVDT

จากบล็อกไดอะแกรมในรูปที่ 5.1 (ข) สามารถออกแบบวงจรถดเชยอุณหภูมิ LVDT โดยใช้เทคนิคการป้อนกลับทางอ้อม ดังรูปที่ 5.2 ซึ่งมีการทำงานดังนี้ เมื่อ LVDT ได้รับสัญญาณกระตุ้นที่ขดลวดปฐมภูมิ จะเหนี่ยวนำให้เกิดสัญญาณ v_a ที่ขดลวดทุติยภูมิซึ่งมีขนาดแปรตามการเคลื่อนที่ของแกน LVDT และรวมกับสัญญาณ v_{s2} โดยวงจรถดเชยผลบวกที่สร้างด้วยออปแอมป์ A_2 ร่วมกับตัวต้านทาน R_3 และ R_4 เพื่อสร้างสัญญาณ v_{sum} ให้อิสระจากการเคลื่อนที่ของแกน LVDT และใช้เป็นสัญญาณอินพุตให้วงจรถดเชยตำแหน่งค่ายอดเพื่อสร้างสัญญาณควบคุมให้วงจรถดเชยและคงค่าทั้ง A_{h1} และ A_{h2} โดยเอาต์พุตของวงจรถดเชยและคงค่า A_{h2} ใช้เป็นสัญญาณเอาต์พุต LVDT ส่วนเอาต์พุตของวงจรถดเชยและคงค่า A_{h1} ถูกป้อนกลับไปควบคุมขนาดของสัญญาณกระตุ้นเพื่อชดเชยการเปลี่ยนแปลงขนาดสัญญาณกระตุ้นในสภาวะที่มีการเปลี่ยนแปลงอุณหภูมิแวดล้อมเพิ่มขึ้นจากอุณหภูมิห้อง ซึ่งหลักการที่นำเสนอนี้ทำให้ขนาดสัญญาณที่ขดลวดทุติยภูมิแปรผันตรงกับการเคลื่อนที่ของแกน VLDT ได้อย่างแม่นยำ โดยไม่มีผลกระทบจากการเปลี่ยนแปลงของอุณหภูมิแวดล้อม และสังเกตว่าการป้อนกลับที่นำเสนอไม่นำสัญญาณเอาต์พุตจาก A_{h2} มาป้อนกลับโดยตรงจึงเรียกการป้อนกลับนี้ว่าเทคนิคการป้อนกลับทางอ้อม และจากการใช้วงจรถดเชยผลบวกทำให้สัญญาณ v_{sum} และเอาต์พุตวงจรถดเชยและคงค่า A_{h1} ไม่ขึ้นกับการเคลื่อนที่ของแกน LVDT แต่ขึ้นอยู่กับเปลี่ยนแปลงอุณหภูมิเท่านั้น ดังนั้นจึงนำสัญญาณเอาต์พุต A_{h1} ไปปรับขนาดโดยใช้ออปแอมป์ A_3 และได้สัญญาณ v_f เพื่อเป็นอินพุตให้วงจรถดเชยและผลบวกซึ่งมีคุณสมบัติของการขยายอินทิเกรต ซึ่งจะทำงานร่วมกับสัญญาณอ้างอิง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เพื่อนำเอาต์พุตไปควบคุมวงจรรขยายควบคุมแรงดัน A_{mul} เพื่อให้สัญญาณกระตุ้นมีขนาดคงที่ ทำให้สัญญาณเอาต์พุตของ LVDT ได้รับการชดเชยผลกระทบที่เกิดจากการเปลี่ยนแปลงของอุณหภูมิ



รูปที่ 5.2 วงจรชดเชยอุณหภูมิของ LVDT โดยใช้เทคนิคการป้อนกลับทางอ้อม

ดังนั้นจากวงจรที่ออกแบบในรูปที่ 5.2 สามารถหาความสัมพันธ์ของสัญญาณ v_{sum} โดยใช้หลักการแทนที่ เมื่อให้ $v_{s2} = 0$ จะได้

$$v_{sum1} = \frac{R_4}{R_3} v_d \tag{5.22}$$

โดยที่ $v_d = (v_{s1} - v_{s2})$ ดังนั้น

$$v_{sum1} = \frac{R_4}{R_3} (v_{s1} - v_{s2}) \tag{5.23}$$

และเมื่อให้ $v_d = 0$ จะได้

$$v_{sum2} = \left(1 + \frac{R_4}{R_3}\right) (-v_{s2}) \tag{5.24}$$

จากสมการที่ (5.23) และ (5.24) สามารถหาค่า v_{sum} ได้จาก

$$v_{sum} = v_{sum1} + v_{sum2} \tag{5.25}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แทน (5.22) และ (5.23) ใน (5.25) จะได้

$$v_{sum} = \frac{R_4}{R_3}(v_{s1} - v_{s2}) + \left(1 + \frac{R_4}{R_3}\right)(-v_{s2}) \quad (5.26)$$

เมื่อกำหนดให้ $R_4 = R_3$ จะได้

$$v_{sum} = -v_{s1} + v_{s2} + 2(-v_{s2}) \quad (5.27)$$

ดังนั้น

$$v_{sum} = -(v_{s1} + v_{s2}) \quad (5.28)$$

จากวงจรทราบว่า l คือตำแหน่งแกนที่เคลื่อนออกจากจุดอ้างอิง และ l_c คือตำแหน่งแกนที่ศูนย์กลางของ LVDT ดังนั้นเมื่อนำสัญญาณ v_{s1} และ v_{s2} จากสมการ (5.1ก) และ (5.1ข) แทนในสมการ (5.28) จะได้

$$v_{sum} = -\left(K_L l_c \left(1 + \frac{l}{l_c}\right)(1 - \Delta t)V_p \sin(\omega_{ext} + \phi) + K_L l_c \left(1 - \frac{l}{l_c}\right)(1 - \Delta t)V_p \sin(\omega_{ext} + \phi)\right) \quad (5.29)$$

$$v_{sum} = -\left(\left(K_L l_c + K_L l_c \frac{l}{l_c} + K_L l_c - K_L l_c \frac{l}{l_c}\right)(1 - \Delta t)V_p \sin(\omega_{ext} + \phi_s)\right) \quad (5.30)$$

จัดรูปสมการได้เป็น

$$v_{sum} = -(2K_L l_c)(1 - \Delta t)V_p \sin(\omega_{ext} + \phi_s) \quad (5.31)$$

โดยที่กำหนดให้ $K_s = 2K_L l_c$ ดังนั้น

$$v_{sum} = -K_s(1 - \Delta t)V_p \sin(\omega_{ext} + \phi_s) \quad (5.32)$$

v_{sum} ในสมการที่ (5.32) มีเฟสต่างกับ v_d ในสมการที่ (5.3) 180 องศา โดยขนาดยอดบวกของสัญญาณ v_{sum} สามารถตรวจจับได้โดยวงจรหาตำแหน่งค่ายอด ซึ่งประกอบด้วยตัวเปรียบเทียบสัญญาณ A_{c1} A_{c2} ทรานซิสเตอร์ Q ตัวเก็บประจุ C_p ตัวต้านทานปรับค่าได้ R_{v2} และตัวต้านทาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

R_p , R_s และ R_6 โดยตัวหาค่าแห่งค่ายอดสัญญาณ จะสร้างสัญญาณควบคุม v_c ในลักษณะของพัลส์แคบๆ เพื่อสร้างสัญญาณควบคุมให้วงจรสุ่มและคงค่า ทั้ง A_{h1} และ A_{h2} เพื่อให้ได้ขนาดยอดของสัญญาณ v_{sum} และ v_d คือแรงดัน v_a และ v_{dl} จากนั้นค่ายอดของสัญญาณ v_a จะถูกลดทอนโดยความต้านทานปรับค่าได้ R_{V1} ก่อนป้อนเข้าอินพุตของออปแอมป์ A_3 เพื่อเป็นแรงดันป้อนกลับ $v_f = k_f v_a$ โดยที่อุณหภูมิห้อง (25°C) สัญญาณ v_f จะเท่ากับแรงดันอ้างอิง v_{ref} โดยออปแอมป์ A_1 ตัวเก็บประจุ C_1 และตัวต้านทาน R_1 และ R_2 จะถูกออกแบบเพื่อทำหน้าที่เป็นเป็นตัวขยายผลต่าง และรวมเข้ากับตัวกระทำอินทิกรัล โดยที่ตัวต้านทาน R_2 มีไว้เพื่อป้องกันการดำเนินงานที่ไม่เสถียรภาพของออปแอมป์ A_1 เนื่องจากค่าความจุไฟฟ้าแฝง ซึ่งแรงดันขาออก v_a ของออปแอมป์ A_1 สามารถพิจารณาได้จากวงจรในรูปที่ 5.2 ของบล็อกไดอะแกรมเส้นประในส่วนของภาคขยายผลต่าง และผลรวม โดยแรงดันเอาต์พุตของออปแอมป์ A_1 หาได้ดังนี้ ที่โนดอินพุตกลับเฟส v^- ของออปแอมป์ A_1 ใช้กฎกระแสไฟฟ้าเคอร์ชอฟฟ์ และกำหนดให้กระแสไหลเข้าที่ขา v^- เป็น i_b กระแสไหลเข้าความต้านทาน R_1 เป็น i_{R1} และกระแสไหลเข้าที่ตัวต้านทาน R_2 และ C_1 เป็น i_z ดังนั้นจะได้

$$i_z = i_b + i_{R1} \quad ; i_b \cong 0 \quad (5.33)$$

$$\frac{v_m - v^-}{Z_1} = \frac{v^- - v_f}{R_1} \quad ; Z_1 = \left(\left(\frac{1}{sC_1} \right) // R_2 \right) \quad (5.34)$$

และเนื่องจากแรงดันที่ขา $v^+ = v^-$ ดังนั้น $v_{ref} = v^-$ ที่สภาวะคงตัวจะได้

$$\frac{v_m(s) - v_{ref}(s)}{Z_1(s)} = \frac{v_{ref}(s) - v_f(s)}{R_1} \quad (5.35)$$

$$\frac{v_m(s)}{Z_1(s)} = v_{ref}(s) \left(\frac{1}{R_1} + \frac{1}{Z_1(s)} \right) - \frac{v_f(s)}{R_1} \quad (5.35)$$

จัดรูปเพื่อหา $v_m(s)$ จะได้

$$v_m(s) = Z_1(s) \left(\frac{1}{R_1} + \frac{1}{Z_1(s)} \right) v_{ref}(s) - \frac{Z_1(s)}{R_1} v_f(s) \quad (5.36)$$

และจัดสมการ $Z_1(s)$ ใหม่ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$Z_1(s) = \left(\frac{1}{sC_1} // R_2 \right) = \frac{1}{sC_1} \cdot R_2 \frac{1}{\frac{1}{sC_1} + R_2} \quad (5.37)$$

ดังนั้น

$$Z_1(s) = \frac{R_2}{1 + sC_1R_2} \quad (5.38)$$

นำสมการ (5.38) แทนใน (5.36) จะได้

$$v_m(s) = \frac{R_2}{(1 + sC_1R_2)} \left(\frac{1}{R_1} + \frac{1}{\frac{R_2}{(1 + sC_1R_2)}} \right) v_{ref}(s) - \frac{R_2}{(1 + sC_1R_2)R_1} v_f(s) \quad (5.39)$$

และจัดสมการ $v_m(s)$ ใหม่ดังนี้

$$v_m(s) = \frac{1}{(1 + sC_1R_2)} \left(\frac{R_2 + R_1(1 + sC_1R_2)}{R_1} \right) v_{ref}(s) - \frac{R_2}{(1 + sC_1R_2)R_1} v_f(s) \quad (5.40)$$

$$v_m(s) = \left(\frac{R_2 + R_1(1 + sC_1R_2)}{R_1(1 + sC_1R_2)} \right) v_{ref}(s) - \frac{R_2}{(1 + sC_1R_2)R_1} v_f(s) \quad (5.41)$$

ดังนั้นจะได้สมการ $v_m(s)$ ดังนี้

$$v_m(s) = \frac{(R_1 + R_2)}{R_1} \left(\frac{\frac{R_1R_2}{(R_2 + R_1)} sC_1 + 1}{(1 + sC_1R_2)} \right) v_{ref}(s) - \frac{R_2}{(1 + sC_1R_2)R_1} v_f(s) \quad (5.42)$$

ในทางปฏิบัติ กำหนดให้ค่าความต้านทาน R_2 ให้มีค่ามากกว่า R_1 มากๆ และที่ $\omega > 0$ สามารถประมาณพจน์ $R_1 + R_2 \cong R_2$ และเขียนสมการที่ (5.40) ใหม่ได้เป็น

$$v_m(s) = \frac{R_2}{R_1} \left(\frac{\frac{R_1R_2}{R_2} sC_1 + 1}{R_2C_1s + 1} \right) v_{ref}(s) - \frac{R_2}{R_1(R_2C_1s + 1)} v_f(s) \quad (5.43)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จัดรูป R_2 ใหม่จะได้

$$v_m(s) = \frac{R_2}{R_1} \left(\frac{R_1 C_1 s + 1}{R_2 \left(C_1 s + \frac{1}{R_2} \right)} \right) v_{ref}(s) - \frac{R_2}{R_1 R_2 \left(C_1 s + \frac{1}{R_2} \right)} v_f(s) \quad (5.44)$$

จากสมการ (5.44) เนื่องจาก R_2 มีค่าที่สูงมาก ดังนั้นจะได้

$$v_m(s) = \frac{R_1 C_1 s + 1}{R_1 C_1 s} v_{ref}(s) - \frac{R_2}{R_1 C_1 s} v_f(s) \quad (5.45)$$

กำหนดให้ $T_f = R_1 C_1$ แล้วถ้าป้อนแรงดัน v_m ให้ตัวขยายควบคุมด้วยแรงดัน A_{mul} เพื่อปรับขนาดของสัญญาณ v_{sin} ดังนั้นสัญญาณ v_a สามารถเขียนใหม่ได้เป็น

$$v_a(s) = K_m K_s v_{ref}(s) - \frac{\alpha R_1 C_1 s}{1 + R_1 C_1 s} T(s) \quad (5.46)$$

จากสมการที่ (5.21) และ (5.46) ค่าเวลาอินทิกรัล T_f เท่ากับ $R_1 C_1$ และพจน์แรกด้านขวามือของสมการ (5.46) แสดงค่าความไวของ LVDT ไม่มีผลกับเทคนิคป้อนกลับ แต่เทคนิคการป้อนกลับแบบการกระทำสัดส่วนบวกอินทิกรัล จะมีผลกับพจน์ที่สองเท่านั้น ซึ่งผลกระทบจากการเปลี่ยนแปลงอุณหภูมิแวดล้อม ΔT สามารถถูกกำจัดไปได้ด้วยการกระทำอินทิกรัล นอกจากนี้ตำแหน่งแกน l สามารถหาได้จากขนาดยอดบวกของสัญญาณเอาต์พุต v_d ของ LVDT ในรูปของสัญญาณการเคลื่อนที่ v_{di} โดยใช้วงจรสุ่มและคงค่า A_{h2} ดังนั้นผลกระทบของอุณหภูมิแวดล้อมจะลดลง

5.3 สมรรถนะของวงจร

การวิเคราะห์สมรรถนะของวงจรที่นำเสนอสามารถอธิบายได้ดังนี้ ตัวหาตำแหน่งค่ายอดที่ใช้สร้างสัญญาณควบคุม v_c อาจเกิดความไม่ต่อเนื่องได้หากกำหนดค่าคงตัวเวลา $T_p = R_p C_p$ ไม่เหมาะสม เพื่อป้องกันไม่ให้เกิดความไม่ต่อเนื่องของพัลส์ของสัญญาณควบคุม v_c จะต้องกำหนดค่าคงตัวเวลา T_p เท่ากับ $(T_{ex} - T_q)$ โดยที่ T_{ex} และ T_q คือคาบเวลาของความถี่กระตุ้นและเวลาการรวบรวมของวงจรสุ่มและคงค่าตามลำดับ จากรูปที่ 5.2 ขนาดยอดบวกของแรงดัน v_{sum} เท่ากับ $K_s V_p$ โดยที่แรงดัน v_{cp} จะลดลงเป็น $K_s V_p \sin[(1/2)\pi - (2\pi T_q / T_{ex})]$ ในช่วงคาบเวลา $(T_{ex} - T_q)$ หลังจากตำแหน่งยอดของแรงดัน v_{sum} ดังนั้นสามารถพิจารณาค่าคงตัวเวลาได้จาก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$e^{-\frac{t}{R_p C_p}} = \sin\left(\frac{\pi}{2} - \frac{2\pi T_q}{T_{ex}}\right) \quad (5.47)$$

$$\frac{1}{e^{-\frac{t}{R_p C_p}}} = \sin\left(\frac{\pi}{2} - \frac{2\pi T_q}{T_{ex}}\right)$$

$$\frac{1}{\sin\left(\frac{\pi}{2} - \frac{2\pi T_q}{T_{ex}}\right)} = e^{\frac{t}{R_p C_p}} \quad (5.48)$$

จากสมการ (5.48) สามารถเขียนในรูปแบบลอการิทึมได้ดังนี้

$$\frac{t}{R_p C_p} = \ln \frac{1}{\sin\left(\frac{\pi}{2} - \frac{2\pi T_q}{T_{ex}}\right)} \quad (5.49)$$

โดยที่ $t = T_{ex} - T_q$

$$\frac{T_{ex} - T_q}{R_p C_p} = \ln \frac{1}{\sin\left(\frac{\pi}{2} - \frac{2\pi T_q}{T_{ex}}\right)} \quad (5.50)$$

$$R_p C_p = \frac{T_{ex} - T_q}{\ln \frac{1}{\sin\left(\frac{\pi}{2} - \frac{2\pi T_q}{T_{ex}}\right)}} = \frac{T_{ex} - T_q}{\ln \frac{1}{\sin\left(\frac{\pi T_{ex} - 4\pi T_q}{2T_{ex}}\right)}} \quad (5.51)$$

ดังนั้นค่าคงตัวเวลา T_p สามารถเขียนความสัมพันธ์ได้ดังนี้

$$T_p = R_p C_p = \frac{T_{ex} - T_q}{\ln \frac{1}{\sin\left(\frac{T_{ex} - 4T_q}{2T_{ex}}\right)} \pi} \quad (5.52)$$

เพื่อลดแรงดันกระแสฟีดของเอาต์พุตวงจรสุ่มและคงค่าให้มีค่าต่ำสุด จะต้องตั้งค่าความกว้างของพัลส์ของสัญญาณควบคุม v_c ให้มีค่าเท่ากับเวลาการรวบรวม T_q ของวงจรสุ่มและคงค่า โดยกำหนดค่าคงตัวเวลา $T_w = R_5 C_p$ จากรูปที่ 5.2 ตัวต้านทาน R_5 ใช้ในการแปลงค่ากระแสคอลเล็กเตอร์ i_{c1} ของทรานซิสเตอร์ Q_1 ไปเป็นสัญญาณแรงดัน v_{ps} ส่วนตัวเปรียบเทียบ A_{C2} และตัวต้านทานปรับค่าได้ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาทานาน ไม่อนุญาตให้นำไปเผยแพร่บนสื่อออนไลน์ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

R_{v2} ทำหน้าที่ปรับแต่งสัญญาณ v_{ps} ให้เป็นสัญญาณควบคุม v_c กระแสคอลเล็กเตอร์ i_{C1} ของทรานซิสเตอร์ Q_1 จะไหลผ่านตัวเก็บประจุ C_p และตัวต้านทาน R_p ซึ่งสามารถแสดงความสัมพันธ์ได้ดังนี้

$$i_{C1} = C_p \frac{dv}{dt} = C_p \frac{\Delta v}{\Delta t} \quad (5.53)$$

$$i_{C1} = \frac{V_{OP} \left[1 - \sin \left(\frac{T_{ex} - 4T_q}{2T_{ex}} \right) \pi \right] C_p}{T_q} \quad (5.54)$$

โดยที่ V_{OP} คือขนาดยอดของสัญญาณแรงดัน v_{sum} แรงดันตกคร่อมตัวต้านทาน R_5 เท่ากับ $i_{C1}R_5$

$$i_{C1} R_5 = C_p \frac{V_{OP} \left(1 - \sin \left(\frac{T_{ex} - 4T_q}{2T_{ex}} \right) \pi \right)}{t_q} R_5 \quad (5.55)$$

จากวงจร $i_{C1}R_5$ เท่ากับ $(V_{CC} - V_{OP})$ ดังนั้น สามารถเขียนสมการที่ (5.55) ได้ใหม่ดังนี้

$$V_{CC} - V_{OP} = C_p \frac{V_{OP} \left(1 - \sin \left(\frac{T_{ex} - 4T_q}{2T_{ex}} \right) \pi \right)}{t_q} R_5 \quad (5.56)$$

$$\frac{V_{CC} - V_{OP}}{V_{OP} \left(1 - \sin \left(\frac{T_{ex} - 4T_q}{2T_{ex}} \right) \pi \right)} = C_p R_5 \quad (5.57)$$

ดังนั้นจากสมการที่ (5.57) เขียนความสัมพันธ์ของค่าคงตัวเวลา T_w และ T_q ได้เป็น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$T_W = R_5 C_P = \frac{(V_{CC} - V_{OP}) T_q}{V_{OP} \left[1 - \sin \left(\frac{T_{ex} - 4T_q}{2T_{ex}} \right) \pi \right]} \quad (5.58)$$

ถ้า $T_q = 6.5 \mu s$, $f_{ex} = 5 \text{ kHz}$, $V_{OP} = 2.92 \text{ V}$, $V_{CC} = 12 \text{ V}$ และ $C_P = 0.1 \mu F$ ค่าความต้านทาน R_p และ R_5 จะมีค่าเท่ากับ $92.16 \text{ k}\Omega$ และ $9.7 \text{ k}\Omega$ ตามลำดับ สำหรับการพิจารณาเสถียรภาพของวงจร จะใช้ฟังก์ชันการถ่ายโอน $F_{SH}(s)$ ของวงจรสุ่มและคงค่า โดย

$$F_{SH}(s) = \frac{v_a(s)}{v_{sum}(s)} = \frac{e^{-T_{ex}s}}{(1 + T_{SH}s)} \quad (5.59)$$

จากสมการที่ (5.59) สามารถประมาณโดยใช้การประมาณค่าอันดับหนึ่ง ของ Padé สำหรับช่วงเวลากการสุ่ม T_{ex} จะได้

$$F_{SH}(s) = \frac{\left(-\frac{T_{ex}}{2}s + 1 \right)}{\left(\frac{T_{ex}}{2}s + 1 \right) (T_{SH}s + 1)} \quad (5.60)$$

โดยที่ T_{SH} และ T_{ex} คือช่วงเวลากการตอบสนองของวงจรสุ่มและคงค่า และคาบเวลาของความถี่กระตุ้นตามลำดับ รูปที่ 5.3 แสดงบล็อกไดอะแกรมของรูปที่ 5.2 ซึ่งได้รวมคุณลักษณะความไม่เป็นอุดมคติของอุปกรณ์ไวงานไว้ด้วย จากรูปที่ 5.3 T_{SU} เป็นค่าคงตัวเวลาของออปแอมป์ A_2 ซึ่งมีอัตราขยายเท่ากับหนึ่ง และ T_m เป็นเวลาตอบสนองของตัวขยายแบบควบคุมด้วยแรงดัน A_{mul} ค่าคงตัวเวลา T_{SU} ของออปแอมป์ A_2 มีค่าเท่ากับ $1/GBP$ เมื่อ GBP คือ ผลคูณของอัตราขยายกับแบนด์วิธของออปแอมป์ A_2 ดังนั้นสามารถหาค่าแรงดัน $v_a(s)$ ได้ดังนี้

$$v_a(s) = \Delta T(-\alpha_a) + \left(v_{ref} + (v_{ref} - v_a K_f) \frac{1}{T_I s} \right) \frac{K_m}{(T_m s + 1)} \left(\frac{Ks \left(-\frac{T_{ex}s}{2} + 1 \right)}{(T_{su}s + 1)(T_{SH}s + 1) \left(\frac{T_{ex}}{2}s + 1 \right)} \right) \quad (5.61)$$

$$v_a(s) = \left(v_{ref} + v_{ref} \frac{1}{T_I s} - v_a K_f \frac{1}{T_I s} \right) \frac{K_m}{(T_m s + 1)} \left(\frac{Ks \left(-\frac{T_{ex}s}{2} + 1 \right)}{(T_{su}s + 1)(T_{SH}s + 1) \left(\frac{T_{ex}}{2}s + 1 \right)} \right) - \Delta T \alpha_a \quad (5.62)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$v_a(s) = \left(v_{ref} \left(1 + \frac{1}{T_I s} \right) - v_a K_f \frac{1}{T_I s} \right) \frac{K_m}{(T_m s + 1)} \left(\frac{Ks \left(-\frac{T_{ex} s}{2} + 1 \right)}{(T_{su} s + 1)(T_{SH} s + 1) \left(\frac{T_{ex}}{2} s + 1 \right)} \right) - \Delta T \alpha_a \quad (5.63)$$

ทำการกระจายเทอมทางด้านขวาของสมการที่ 5.3 จะได้

$$v_a(s) = v_{ref} \left(1 + \frac{1}{T_I s} \right) \frac{K_m}{(T_m s + 1)} \left(\frac{Ks \left(-\frac{T_{ex} s}{2} + 1 \right)}{(T_{su} s + 1)(T_{SH} s + 1) \left(\frac{T_{ex}}{2} s + 1 \right)} \right) - v_a K_f \frac{1}{T_I s} \frac{K_m}{(T_m s + 1)} \left(\frac{Ks \left(-\frac{T_{ex} s}{2} + 1 \right)}{(T_{su} s + 1)(T_{SH} s + 1) \left(\frac{T_{ex}}{2} s + 1 \right)} \right) - \Delta T \alpha_a \quad (5.64)$$

จัดรูปสมการที่ 5.64 ใหม่ จะได้

$$v_a(s) + v_a K_f \frac{1}{T_I s} \frac{K_m}{(T_m s + 1)} \left(\frac{Ks \left(-\frac{T_{ex} s}{2} + 1 \right)}{(T_{su} s + 1)(T_{SH} s + 1) \left(\frac{T_{ex}}{2} s + 1 \right)} \right) = v_{ref} \left(1 + \frac{1}{T_I s} \right) \frac{K_m}{(T_m s + 1)} \left(\frac{Ks \left(-\frac{T_{ex} s}{2} + 1 \right)}{(T_{su} s + 1)(T_{SH} s + 1) \left(\frac{T_{ex}}{2} s + 1 \right)} \right) - \Delta T \alpha_a \quad (5.65)$$

$$v_a \left(1 + K_f \frac{1}{T_I s} \frac{K_m}{(T_m s + 1)} \left(\frac{Ks \left(-\frac{T_{ex} s}{2} + 1 \right)}{(T_{su} s + 1)(T_{SH} s + 1) \left(\frac{T_{ex}}{2} s + 1 \right)} \right) \right) = v_{ref} \left(1 + \frac{1}{T_I s} \right) \frac{K_m}{(T_m s + 1)} \left(\frac{Ks \left(-\frac{T_{ex} s}{2} + 1 \right)}{(T_{su} s + 1)(T_{SH} s + 1) \left(\frac{T_{ex}}{2} s + 1 \right)} \right) - \Delta T \alpha_a \quad (5.66)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$v_a = \frac{\left(1 + \frac{1}{T_1 s}\right) \frac{K_m}{(T_m s + 1)} \left(\frac{Ks \left(-\frac{T_{ex} s}{2} + 1\right)}{(T_{su} s + 1)(T_{SH} s + 1) \left(\frac{T_{ex}}{2} s + 1\right)} \right)}{\left(1 + K_f \frac{1}{T_1 s} \frac{K_m}{(T_m s + 1)} \left(\frac{Ks \left(-\frac{T_{ex} s}{2} + 1\right)}{(T_{su} s + 1)(T_{SH} s + 1) \left(\frac{T_{ex}}{2} s + 1\right)} \right)\right)} \Delta T \alpha_a \quad (5.67)$$

ดังนั้นจะได้ v_a มีสมการเป็น

$$v_a = \frac{\left(1 + \frac{1}{T_1 s}\right) \frac{K_m}{(T_m s + 1)} \left(\frac{Ks \left(-\frac{T_{ex} s}{2} + 1\right)}{(T_{su} s + 1)(T_{SH} s + 1) \left(\frac{T_{ex}}{2} s + 1\right)} \right)}{\left(1 + K_f \frac{1}{T_1 s} \frac{K_m}{(T_m s + 1)} \left(\frac{Ks \left(-\frac{T_{ex} s}{2} + 1\right)}{(T_{su} s + 1)(T_{SH} s + 1) \left(\frac{T_{ex}}{2} s + 1\right)} \right)\right)} v_{ref} \quad (5.68)$$

สังเกตว่าค่าคงตัวเวลาของ T_{SU} T_m และ T_{SH} มีค่าน้อยกว่าคาบเวลาของความถี่กระตุ้น ดังนั้นฟังก์ชันการโอนย้ายในรูปที่ 5.3 สามารถประมาณได้เป็น

$$v_a(s) = \frac{\left[\left(T_I - \frac{T_{ex}}{2}\right)s + 1\right] K_m K_S}{\left(T_I - \frac{K_m K_S K_f T_{ex}}{2}\right)s + K_m K_S K_f} v_{ref}(s) - \frac{\alpha_a T_1 s \left[\left(T_m + T_{su} - \frac{T_{ex}}{2}\right)s + 1\right]}{\left(T_I - \frac{K_m K_S K_f T_{ex}}{2}\right)s + K_m K_S K_f} \Delta T(s) \quad (5.69)$$

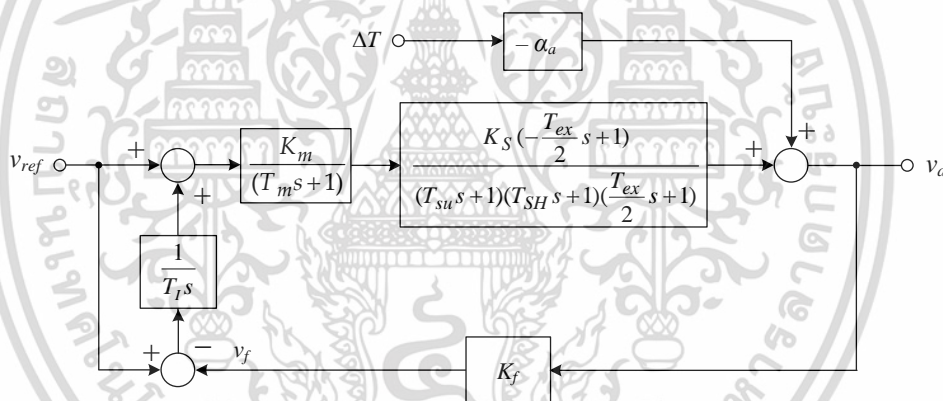
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในทางปฏิบัติอัตราขยายป้อนกลับ K_f กำหนดให้เป็น $1/K_m K_S$ และการเปลี่ยนแปลงอุณหภูมิ แวดล้อมจะช้ากว่าค่าคาบเวลาความถี่กระตุ้น จากสมการที่ 5.69 ซีโร ในพจน์ที่สองทางด้านขวาจะ สอดคล้องกับเงื่อนไขของ $|(T_m + TSU - Tex/2)\omega| \leq 1$ และสมการที่ (5.69) สามารถประมาณดังนี้

$$v_a(s) = \frac{\left[\left(T_I - \frac{T_{ex}}{2} \right) s + 1 \right] K_m K_S}{\left(T_I - \frac{T_{ex}}{2} \right) s + 1} v_{ref}(s) - \frac{\alpha_a T_I s}{\left(T_I - \frac{T_{ex}}{2} \right) s + 1} \Delta T(s) \quad (5.70)$$

จากสมการ (5.70) กำหนดเงื่อนไขให้ $T_I \gg T_{ex}/2$ เพื่อใช้พิจารณาเสถียรภาพในสภาวะคงตัวเมื่อ เทียบกับสัญญาณ v_{ref} สำหรับที่ $K_m = 1$ จะได้ว่า

$$v_a = K_S v_{ref} = 2K_L I_C v_{ref} \quad (5.71)$$



รูปที่ 5.3 บล็อกไดอะแกรมของวงจรถดเซย์อุณหภูมิที่นำเสนอ

จะเห็นได้ว่าขนาดของสัญญาณ v_a จะขึ้นอยู่กับความไวของ LVDT โดยไม่มีผลของอุณหภูมิ ΔT ถ้า พิจารณาการเปลี่ยนแปลงของอุณหภูมิแวดล้อม ΔT แล้ว การเบี่ยงเบนของสัญญาณ v_a เมื่อเทียบกับ อุณหภูมิ ΔT สามารถเขียนเป็น

$$v_a(s) = \frac{\alpha_a T_I s}{\left(T_I - \frac{T_{ex}}{2} \right) s + 1} \Delta T(s) \quad (5.72)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในทางปฏิบัติการเปลี่ยนแปลงอุณหภูมิแวดล้อม ΔT อย่างช้าๆ เมื่อเทียบกับความถี่กระตุ้น และค่าคงตัวเวลา T_f ต้องมีค่ามากกว่าคาบเวลาของ T_{ex} ของความถี่กระตุ้นเพื่อป้องกันการเปลี่ยนเฟสเนื่องจากสัญญาณการสุ่มของวงจรสุ่มและคงค่า ดังนั้นสมการ (5.72) สามารถประมาณได้

$$v_a(s) = \frac{\alpha_a T_f s}{T_f s + 1} \Delta T(s) \quad (5.73)$$

ค่าเวลาอินทิกรัล T_f สามารถกำหนดให้เป็น $T_f \geq 10T_{ex}$ เพื่อความสะดวกในการออกแบบและคำนวณ จากวงจรในรูปที่ 5.2 ค่าเวลาเข้าสู่สภาวะสงบ T_s สำหรับการเปลี่ยนแปลงอุณหภูมิแวดล้อมซึ่ง ΔT สามารถวัดได้จากช่วงเวลาของการเปลี่ยนแปลงสูงสุดของสัญญาณ v_a ถึงค่าลดลงเหลือ 0.1% ของการเปลี่ยนแปลงสูงสุด สามารถหาได้ดังนี้

$$T_s = 6.908T_f \quad (5.74)$$

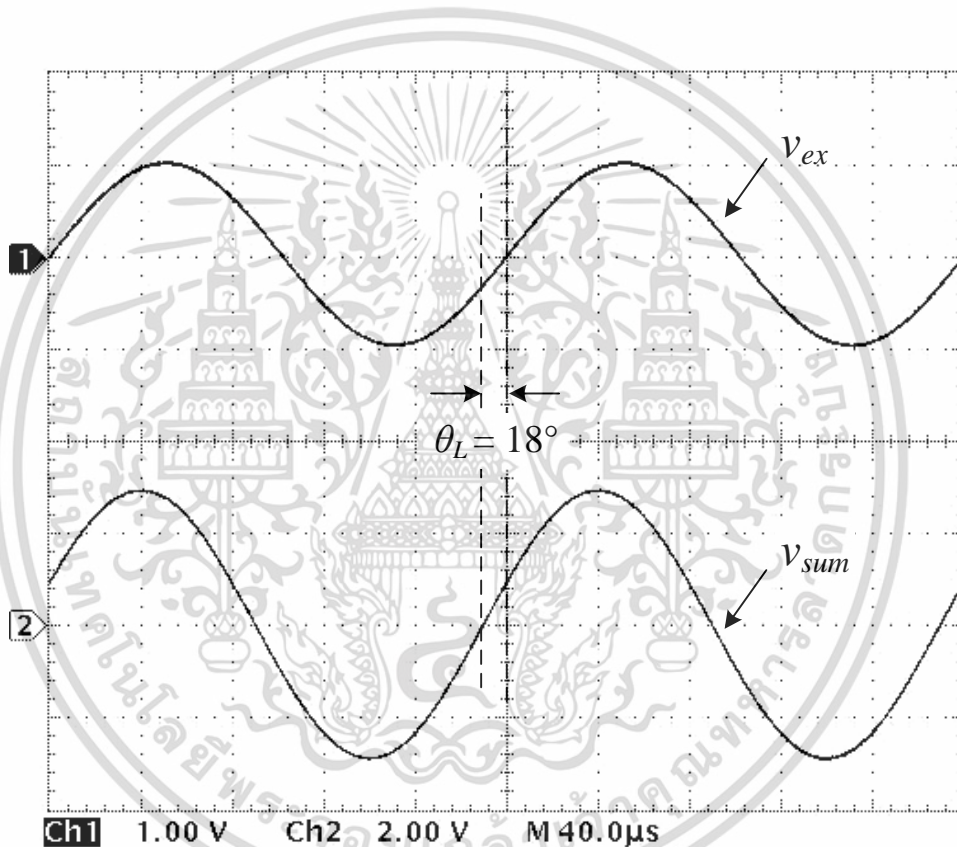
ในทางปฏิบัติค่าเวลาอินทิกรัล T_f กำหนดให้เท่ากับ $10T_{ex}$ สำหรับเวลาตอบสนองที่รวดเร็ว เวลาการแกว่ง T_s จะประมาณเท่ากับ 15.816 ms

5.4 การทดสอบและผลการทดสอบการทำงานของวงจร

วงจรที่นำเสนอในรูปที่ 5.2 นำมาสร้างเพื่อยืนยันประสิทธิภาพของวงจร โดยอุปกรณ์ที่มีจำหน่ายทั่วไปเช่น ออปแอมป์ LF351 ใช้สำหรับวงจรผลต่างและผลบวก A_1 และ วงจรขยายผลบวก A_2 ส่วนตัวขยายควบคุมด้วยแรงดัน A_{mul} สร้างขึ้นโดยใช้ตัวคูณแอนะล็อก AD633 สำหรับวงจรสุ่มและคงค่า A_{h1} และ A_{h2} จะใช้ออปแอมป์ LF398 ส่วน A_{c2} จะเลือกใช้ LM339 และ A_{c1} และทรานซิสเตอร์ Q_1 ซึ่งอยู่ในวงจรชุดเดียวกัน ใช้ LM311 โดยที่ GBP ของออปแอมป์ A_1 และ A_2 มีค่าประมาณ 3 MHz และค่าคงตัวเวลา T_{su} มีค่าประมาณ 53 ns สำหรับ LVDT ที่ใช้ในการทดลองนี้ใช้พิสัยการเลื่อน ในช่วง ± 12.5 มิลลิเมตร และมีความไว 69 mV/mm/V ที่ความถี่ 5 kHz กำหนดอัตราขยายแรงดัน K_m ของตัวขยายที่ควบคุมด้วยแรงดัน A_{mul} เท่ากับหนึ่ง และกำหนดให้ค่าความต้านทาน $R_3 = R_4 = 30k\Omega$ และ $R_{v1} = R_{v2} = 10k\Omega$ ใช้แหล่งจ่ายแรงดันดีซีเท่ากับ $\pm 12\text{V}$ สำหรับสัญญาณกระตุ้น v_{sin} นั้นใช้คลื่นไซน์ความถี่ 5 kHz แรงดัน $2V_{pp}$ โดยที่คาบเวลา T_{ex} ของความถี่กระตุ้นกำหนดให้เท่ากับ และแรงดันไฟฟ้าอ้างอิง v_{ref} มีค่า 1 โวลต์ ตัวเก็บประจุ $C_{h1} = C_{h2} = 0.1\mu F$ ใช้สำหรับวงจรสุ่มและคงค่า ทั้ง A_{h1} และ A_{h2} ซึ่งทำให้เวลาการควมรวมมีค่าประมาณ $T_q = 6.5\mu s$ สำหรับตัวหาตำแหน่งค่ายอดสัญญาณใช้ตัวเก็บประจุ C_p เท่ากับ $0.1\mu F$ ดังนั้นความต้านทาน R_p และ R_s สามารถหาได้จากสมการ (5.47) และ (5.49) มีค่าเท่ากับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

92.16k Ω และ 9.73k Ω ตามลำดับ จากสมการ (5.54) ค่าเวลาอินทิกรัล T_I ถูกกำหนดให้เท่ากับ $10T_{ex}$ หรือ 2ms ดังนั้นจาก $T_I = R_1 C_1$ เมื่อกำหนดให้ตัวเก็บประจุ C_1 เท่ากับ 0.1 μ F ค่าความต้านทาน $R_1 = 20$ k Ω ตัวต้านทาน R_2 กำหนดให้เท่ากับ 300k Ω ตามเงื่อนไข $R_2 \gg R_1$ เพื่อหลีกเลี่ยงการทำงานที่ไม่เสถียรของออปแอมป์ A_1 ตัวต้านทานปรับค่าได้ R_{V1} จะปรับเพื่อให้แรงดัน v_f เท่ากับแรงดันอ้างอิง v_{ref} ที่อุณหภูมิห้อง 25 $^{\circ}$ C รูปที่ 5.4 แสดงรูปคลื่นสัญญาณ v_{ex} และ v_{sum} ของวงจรในรูปที่ 5.2 พบว่าการเลื่อนเฟสระหว่างสัญญาณ v_{ex} และ v_{sum} มีค่าประมาณ 18 $^{\circ}$ แรงดันเอาต์พุต v_a ของวงจรสุ่มและคงค่า A_{h1} มีค่าเท่ากับขนาดยอดของสัญญาณ v_{sum} เพราะสัญญาณสุ่ม v_c เกิดขึ้นที่ตำแหน่งยอดของสัญญาณ v_{sum} และเพื่อเป็นการตรวจสอบประสิทธิภาพ

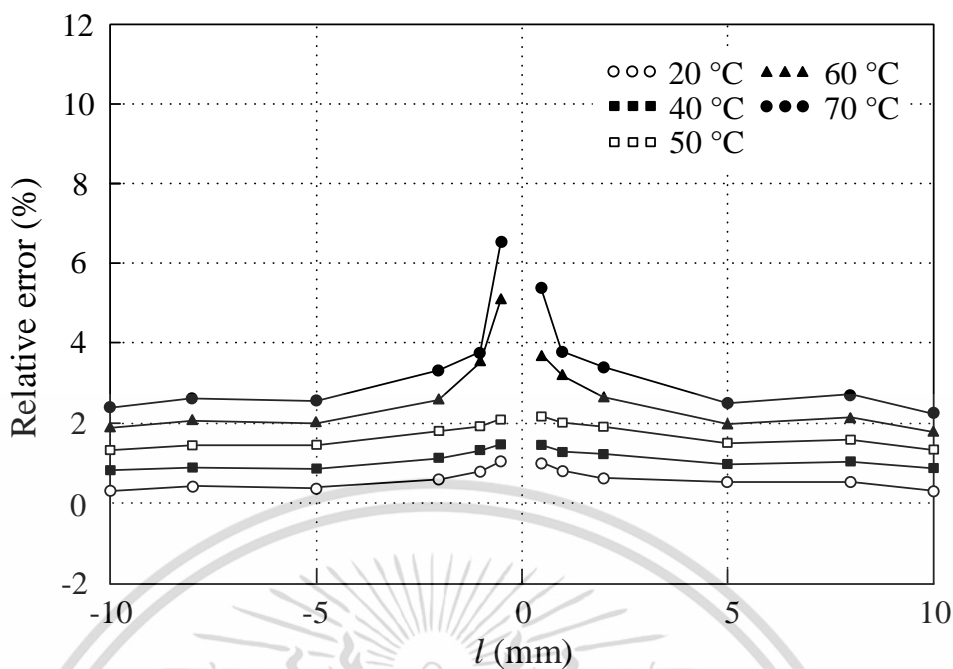


รูปที่ 5.4 แรงดันเอาต์พุต v_{ex} และ v_{sum}

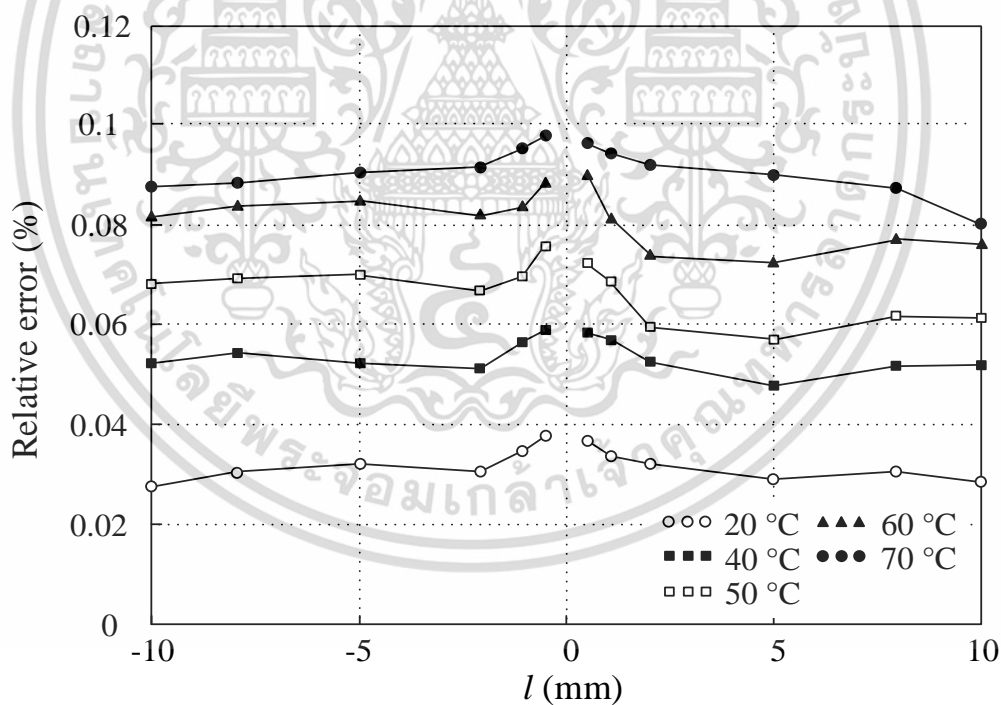
ของวงจรที่น่าเสนอต่อผลกระทบจากอุณหภูมิแวดล้อมของ LVDT จึงทำการทดสอบที่อุณหภูมิแวดล้อมเปลี่ยนแปลงตั้งแต่ 20 ถึง 70 องศาเซลเซียส โดยค่าตำแหน่งแกนของ LVDT เปลี่ยนแปลงตั้งแต่ -10 ถึง 10 มิลลิเมตร ซึ่งสามารถคำนวณค่าความผิดพลาดที่สัมพันธ์กับผลลัพธ์ที่วัดได้จากสมการ

$$\text{relative error (\%)} = \frac{|\Delta l|}{l} \times 100\% \quad (5.75)$$

เอกสารนี้เมื่อ Δl แสดงความผิดพลาดระหว่างค่าที่วัดได้และค่าที่แท้จริง
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ก) ไม่มีการชดเชยอุณหภูมิ

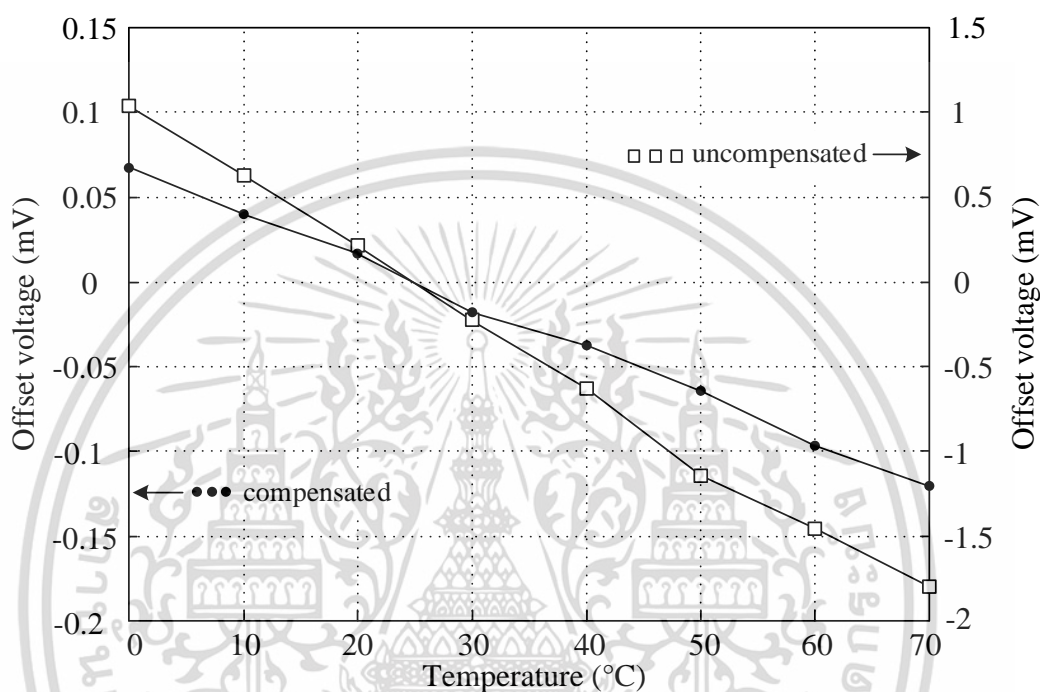


(ข) มีการชดเชยอุณหภูมิ

รูปที่ 5.5 ค่าความผิดพลาดของสัญญาณเอาต์พุตของ LVDT เมื่อมีการเปลี่ยนแปลงอุณหภูมิ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 5.5 (ก) แสดงผลกระทบต่ออุณหภูมิของสัญญาณเอาต์พุตเมื่อไม่มีการชดเชย และรูปที่ 5.5 (ข) แสดงผลกระทบต่ออุณหภูมิของสัญญาณเอาต์พุตเมื่อมีการชดเชย ซึ่งพบว่าเทคนิคที่นำเสนอสามารถลดค่าความผิดพลาดจากค่าสูงสุด 6.52% เป็น 0.098% และรูปที่ 5.6 แสดงการเลื่อนของแรงดันออฟเซตของสัญญาณเอาต์พุต v_{off} กับการเปลี่ยนอุณหภูมิแวดล้อม จาก 0 ถึง 70 องศาเซลเซียส ที่ตำแหน่งแกน 0 มม. ซึ่งจากรูปที่ 5.6 พบว่าแรงดันออฟเซตสูงสุดประมาณ -0.12 mV



รูป 5.6 แรงดันออฟเซตเมื่อมีการเปลี่ยนแปลงอุณหภูมิ

5.5 บทสรุป

ในบทนี้ได้นำเสนอเทคนิคการป้อนกลับที่ใช้ตัวควบคุมแบบสัดส่วนบวกอินทิกรัล โดยมีวงจรขยายควบคุมแรงดันเพื่อปรับขนาดของสัญญาณกระตุ้นเพื่อชดเชยผลกระทบจากอุณหภูมิที่สัญญาณเอาต์พุตของ LVDT โดยไม่สูญเสียความไว โดยขนาดสูงสุดของเอาต์พุตของ LVDT จะถูกสุ่มโดยวงจรสุ่มและคงค่า ขณะที่สัญญาณควบคุมวงจรสุ่มและคงค่าจะได้มาจากเอาต์พุตของ LVDT จากผลการทดลองพบว่าวงจรที่นำเสนอนี้ มีค่าความผิดพลาดของสัญญาณเอาต์พุตลดลงจาก 6.52% เหลือเพียง 0.098% ที่อุณหภูมิ 70 องศาเซลเซียส แสดงให้เห็นว่าวงจรนี้มีประสิทธิภาพเพียงพอสำหรับการใช้งานในสภาพแวดล้อมที่มีการเปลี่ยนแปลงของอุณหภูมิสูง เช่น วาล์วควบคุมไอน้ำ กังหันเครื่องปฏิกรณ์นิวเคลียร์ ระบบควบคุมการบิน ระบบกันสะเทือน เป็นต้น

บทที่ 6

บทสรุปและวิจารณ์

6.1 สรุปผลการวิจัย

วิทยานิพนธ์นี้นำเสนอการติมอดูเลตสัญญาณรีโซลเวอร์โดยใช้เฟสล็อกกลูปเป็นตัวจัดการเวลา และใช้คุณสมบัติของเฟสล็อกกลูปเป็นตัวตรวจจับเฟส เพื่อให้อินพุตและเอาต์พุตมีเฟสต่างกัน 90 องศา และใช้เป็นตัวจัดการเวลา เพื่อควบคุมช่วงการสุ่มและคงค่าที่ขนาดสูงสุดของสัญญาณรีโซลเวอร์ ซึ่งผลการทดสอบพบว่าวงจรที่นำเสนอสามารถติมอดูเลตสัญญาณรีโซลเวอร์ได้อย่างถูกต้อง นอกจากนี้ได้นำเสนอการติมอดูเลตสัญญาณ LVDT โดยใช้ตัวหาตำแหน่งค่ายอดในการสร้างสัญญาณควบคุม ให้วงจรสุ่มและคงค่า เพื่อตรวจจับสัญญาณตำแหน่งแกน LVDT ซึ่งตัวหาตำแหน่งค่ายอดนี้ใช้วงจรความถี่สองเท่าโดยใช้เฟสล็อกกลูปร่วมกับการป้อนกลับหารสอง ซึ่งผลการทดสอบพบว่าวงจรที่นำเสนอสามารถติมอดูเลตสัญญาณ LVDT ได้อย่างถูกต้อง และเนื่องจากการติมอดูเลตสัญญาณทั้งสองวงจรไม่ใช้วงจรกรองความถี่ต่ำผ่าน ทำให้มีเวลาการตอบสนองที่รวดเร็ว และในวิทยานิพนธ์นี้ได้นำเสนอการชดเชยอุณหภูมิของ LVDT โดยใช้เทคนิคการป้อนกลับทางอ้อมที่ใช้ตัวควบคุมแบบสัดส่วนบวกอินทิกรัล ร่วมกับวงจรขยายควบคุมแรงดันเพื่อปรับขนาดของสัญญาณกระตุ้น ให้สามารถชดเชยการเปลี่ยนแปลงขนาดของสัญญาณ LVDT เนื่องจากผลกระทบจากอุณหภูมิโดยไม่สูญเสียความไว ซึ่งผลการทดสอบพบว่าค่าความผิดพลาดสูงสุดของสัญญาณระยะการเคลื่อนที่ของแกนลดลงจาก 6.52% เหลือเพียง 0.098% ที่อุณหภูมิ 70 องศาเซลเซียส

6.2 ข้อเสนอแนะจากการวิจัย

จากหลักการชดเชยอุณหภูมิของ LVDT โดยใช้เทคนิคการป้อนกลับทางอ้อม ที่นำเสนอในวิทยานิพนธ์นี้เป็นเทคนิคที่เหมาะสมสำหรับทรานสดิวเซอร์ที่ใช้งานในสภาพแวดล้อมที่อุณหภูมิสูง ซึ่งให้ค่าความผิดพลาดที่ต่ำ ดังนั้นผู้ที่สนใจทำวิจัยเกี่ยวกับเซนเซอร์ หรือทรานสดิวเซอร์ที่จำเป็นต้องใช้งานในสภาพแวดล้อมที่อุณหภูมิสูงสามารถนำหลักการไปวิจัยต่อ โดยอาจใช้ตัวควบคุมแบบอื่นนอกเหนือจากตัวควบคุมแบบสัดส่วนบวกอินทิกรัล นอกจากนี้หลักการติมอดูเลตสัญญาณ LVDT และรีโซลเวอร์ ที่ใช้ตัวหาตำแหน่งค่ายอด เพื่อสร้างสัญญาณควบคุมให้วงจรสุ่มและคงค่า ก็ให้ผลเป็นที่น่าพอใจ ซึ่งหลักการนี้ยังสามารถนำไปประยุกต์ใช้กับเซนเซอร์ ทรานสดิวเซอร์ หรือวงจรอื่นๆ

สารบัญ

	หน้า
บทคัดย่อภาษาไทย.....	I
บทคัดย่อภาษาอังกฤษ.....	II
กิตติกรรมประกาศ.....	IV
สารบัญ.....	V
สารบัญตาราง.....	VII
สารบัญรูป.....	VIII
บทที่ 1 บทนำ.....	1
1.1 ความเป็นมาและความสำคัญของปัญหา.....	1
1.2 วัตถุประสงค์ของการวิจัย.....	3
1.3 ขอบเขตของวิทยานิพนธ์.....	3
1.4 รายละเอียดของวิทยานิพนธ์.....	4
บทที่ 2 ทฤษฎีและงานวิจัยที่เกี่ยวข้อง.....	5
2.1 ทฤษฎีสถิตวเซอร์.....	5
2.2 ระบบควบคุม.....	10
2.3 การติมอดูเลตแบบซิงโครนัส.....	13
2.4 วงจรเฟสล็อกกลุป.....	14
2.5 วงจรตรวจจับขนาดสัญญาณและหาตำแหน่งค่ายอด.....	16
2.6 วงจรสุ่มและคงค่า.....	17
2.7 งานวิจัยที่เกี่ยวข้อง.....	19
2.8 บทสรุป.....	21
บทที่ 3 การสังเคราะห์วงจรติมอดูเลตสัญญาณรีโซลเวอร์โดยใช้เฟสล็อกกลุป.....	22
3.1 หลักการติมอดูเลตสัญญาณรีโซลเวอร์โดยใช้เฟสล็อกกลุป.....	22
3.2 การออกแบบและสังเคราะห์วงจรติมอดูเลตสัญญาณรีโซลเวอร์ โดยใช้เฟสล็อกกลุป.....	25
3.3 การทดสอบและผลการทดสอบการทำงานของวงจร.....	27
3.4 บทสรุป.....	29
บทที่ 4 การสังเคราะห์วงจรติมอดูเลตสัญญาณ LVDT โดยใช้ตัวตรวจจับขนาดสัญญาณ.....	30
4.1 หลักการติมอดูเลตสัญญาณ LVDT โดยใช้ตัวตรวจจับขนาดสัญญาณ.....	30
4.2 การออกแบบและสังเคราะห์วงจรติมอดูเลตสัญญาณ LVDT โดยใช้ ตัวตรวจจับขนาดสัญญาณ.....	32

สารบัญ (ต่อ)

	หน้า
4.3 การทดสอบและผลการทดสอบการทำงานของวงจร.....	34
4.4 บทสรุป.....	37
บทที่ 5 การสังเคราะห์วงจรชุดเขยอณุมหุมิของ LVDT.....	38
5.1 การสังเคราะห์วงจรชุดเขยอณุมหุมิทรานสดิวเซอร์ชนิด LVDT.....	38
5.2 การออกแบบและสร้างวงจรชุดเขยอณุมหุมิทรานสดิวเซอร์ชนิด LVDT.....	43
5.3 สมรรถนะของวงจร.....	48
5.4 การทดสอบและผลการทดสอบการทำงานของวงจร.....	54
5.5 บทสรุป.....	57
บทที่ 6 บทสรุปและข้อเสนอแนะแนวทางในการทำงานวิจัยต่อ.....	58
6.1 สรุปผลการวิจัย.....	58
6.2 ข้อเสนอแนะแนวทางในการทำวิจัยต่อ.....	58
เอกสารอ้างอิง.....	59
ภาคผนวก บทความวิจัยที่ได้รับการตีพิมพ์.....	63
ประวัติผู้เขียน.....	74

สารบัญตาราง

ตารางที่	หน้า
2.1 คุณสมบัติของระบบควบคุม.....	13
4.1 อุปกรณ์แอกทีฟที่ใช้ในการทดสอบวงจรรูปที่ 4.4.....	34
4.2 ค่าพารามิเตอร์ที่ใช้ในการทดสอบวงจรรูปที่ 4.4.....	34



สารบัญรูป

รูปที่	หน้า
2.1 หม้อแปลงผลต่างความเหนี่ยวนำแบบเชิงเส้น (LVDT).....	6
(ก) วงจรสมมูลอย่างง่ายของ LVDT.....	6
(ข) ส่วนประกอบของ LVDT.....	6
2.2 แรงดันเอาต์พุต เมื่อแกน LVDT อยู่ในตำแหน่งที่แตกต่างกัน.....	7
2.3 แรงดันเอาต์พุตของ LVDT ที่มีการเปลี่ยนแปลงอย่างเชิงเส้น.....	7
2.4 รีโซลเวอร์.....	8
(ก) รูปร่างของรีโซลเวอร์.....	8
(ข) ภาพตัดขวางของรีโซลเวอร์.....	8
2.5 วงจรเสมือนของรีโซลเวอร์.....	9
2.6 สัญญาณอินพุตและเอาต์พุตของรีโซลเวอร์.....	9
2.7 ระบบควบคุมแบบวงเปิด.....	10
2.8 ระบบควบคุมป้อนกลับ.....	11
2.9 ระบบควบคุมป้อนกลับขณะมีสัญญาณรบกวน.....	11
2.10 ผลตอบสนองทางเวลาของระบบอันดับหนึ่ง.....	12
2.11 ผลตอบสนองทางเวลาของระบบอันดับสอง.....	12
2.12 การติมอดูเลตแบบซิงโครนัส.....	14
2.13 วงจรเฟสล็อกกลูบ.....	15
2.14 วงจรตรวจจับค่ายอดสัญญาณ.....	16
(ก) วงจร.....	16
(ข) สัญญาณอินพุตและเอาต์พุตของวงจร.....	16
2.15 วงจรหาตำแหน่งค่ายอด.....	17
(ก) วงจร.....	17
(ข) สัญญาณอินพุตและเอาต์พุตของวงจร.....	17
2.16 วงจรสุ่มและคงค่าสัญญาณ.....	17
(ก) วงจร.....	17
(ข) สัญญาณอินพุตและเอาต์พุตของวงจร.....	17
2.17 วงจรสุ่มและคงค่าสัญญาณโดยใช้สวิตช์และออปแอมป์.....	18
2.18 วงจรสุ่มและคงค่าสัญญาณที่ใช้ออปแอมป์โดยมีทรานซิสเตอร์สนามไฟฟ้าเป็นสวิตช์....	18
3.1 สัญญาณกระตุ้นและสัญญาณเอาต์พุตรีโซลเวอร์.....	22
3.2 หลักการติมอดูเลตสัญญาณรีโซลเวอร์โดยทั่วไป.....	23
3.3 หลักการติมอดูเลตสัญญาณรีโซลเวอร์โดยใช้เฟสล็อกกลูบเป็นตัวจัดการเวลา.....	23
3.4 สัญญาณที่จุดต่างๆของการติมอดูเลตสัญญาณรีโซลเวอร์ที่นำเสนอ.....	24
3.5 วงจรติมอดูเลตสัญญาณรีโซลเวอร์โดยใช้เฟสล็อกกลูบเป็นตัวจัดการเวลา.....	25

สารบัญรูป (ต่อ)

รูปที่	หน้า
3.6 สัญญาณเอาต์พุตที่จุดต่างๆ ของวงจรถิมมอดูเลตสัญญาณรีโซลเวอร์ที่นำเสนอ.....	26
(ก) สัญญาณกระตุ้นและสัญญาณรีโซลเวอร์.....	26
(ข) สัญญาณเอาต์พุตของตัวเปรียบเทียบและเฟสล็อกกลูบ.....	26
(ค) สัญญาณควบคุมการสุมและสัญญาณเอาต์พุตของวงจรสุมและคง.....	26
3.7 สัญญาณเอาต์พุตของรีโซลเวอร์ที่ความเร็ว 2,800 rpm.....	28
(ก) สัญญาณมอดูเลตด้านขดลวดทุติยภูมิทั้งสองของรีโซลเวอร์.....	28
(ข) สัญญาณติมอดูเลตจากวงจรถิมมอดูเลต.....	28
4.1 บล็อกไดอะแกรมหลักการติมอดูเลตสัญญาณ LVDT โดยใช้ตัวตรวจจับขนาดสัญญาณ...	30
4.2 บล็อกไดอะแกรมตัวตรวจจับขนาดสัญญาณ.....	31
4.3 สัญญาณที่จุดต่างๆของตัวติมอดูเลตสัญญาณ LVDT โดยใช้ตัวตรวจจับขนาดสัญญาณ...	31
4.4 วงจรถิมมอดูเลตสัญญาณ LVDT โดยใช้ตัวตรวจจับขนาดสัญญาณที่นำเสนอ.....	33
4.5 สัญญาณที่จุดต่างๆของวงจรถิมมอดูเลตสัญญาณ LVDT ที่นำเสนอ.....	33
4.6 สัญญาณที่จุดต่างๆวงจรถิมมอดูเลตสัญญาณ LVDT โดยใช้ตัวตรวจจับขนาดสัญญาณ.....	35
(ก) สัญญาณเอาต์พุตที่จุด v_s, v_d, v_c และ v_o	35
(ข) สัญญาณเอาต์พุตที่จุด v_s, v_d, v_1 และ v_2	35
4.7 แรงดันเอาต์พุต v_o เทียบกับประยะแกน LVDT.....	36
4.8 ค่าความผิดพลาดแรงดันเอาต์พุต v_o เทียบกับประยะแกน LVDT.....	36
5.1 วงจรชดเชยอุณหภูมิของ LVDT.....	39
(ก) หลักการสังเคราะห์วงจรชดเชยอุณหภูมิ LVDT.....	39
(ข) บล็อกไดอะแกรม.....	39
5.2 วงจรชดเชยอุณหภูมิ LVDT.....	44
5.3 บล็อกไดอะแกรมบล็อกไดอะแกรมของวงจรชดเชยอุณหภูมิที่นำเสนอ.....	53
5.4 แรงดันเอาต์พุต v_{ex} และ v_{sum}	55
5.5 ค่าความผิดพลาดของสัญญาณเอาต์พุตของ LVDT เมื่อมีการเปลี่ยนแปลงอุณหภูมิ.....	56
(ก) เมื่อไม่มีการชดเชยอุณหภูมิ.....	56
(ข) เมื่อมีการชดเชยอุณหภูมิ.....	56
5.6 แรงดันออฟเซตเมื่อมีการเปลี่ยนแปลงอุณหภูมิ.....	57

เอกสารอ้างอิง

- [1] Pallas-Areny, R. and Webster, J. G. 2nd. **Sensor and Signal Condition**. New York : John Wiley and Sons. 2001.
- [2] Webster, J.G. **The Measurement Instrumentation and Sensors Handbook**. New York : CRC Press LLC. 1999.
- [3] Cetinkunt, S. **Mechatronics with Experiment**. New York : John Wiley and Sons. 2015.
- [4] Ara K. “A Differential Transformer with Temperature and Excitation-Independent Output” **IEEE Transaction on Instrument and Measurement**. 1972. 1M-21. pp.249-255.
- [5] Saxena S. C. and Seksen S. B. L. “ A Self-Compensation Smart LVDT Transducer.” **IEEE Transaction on Instrument and Measurement**. 1989. pp.748.
- [6] Drumea A., Vasile A., Comes M. and Blejan M. “ System on Chip Signal Conditioner for LVDT Sensors” **Electronics System integration Technology Conference**, Sep. 2006. pp. 629-634.
- [7] Petchmaneelumka W., Songsuwankit K. and Riewruja V. “Accurate LVDT Signal Converter.” **International Review of Electrical Engineering**, 2016. 11. pp. 340 – 347.
- [8] Petchmaneelumka W., Songsuwankit K., Rerkratn A. and Riewruja V. “Simple LVDT Signal Conditioner.” **The 3rd International Conference on Control. Automation and Robotics (ICCAR)**. April 2017. pp. 758-761.
- [9] Petchmaneelumka W., Songsuwankit K. and Riewruja V., “Simple LVDT Signal to DC Converter.” **The 9th International Conference on Computer and Automation Engineering (ICCAE)**. Feb. 2017. pp. 193-197.
- [10] Chass J. and Park R. **Temperature Compensation Differential Transformer**. U.S. Patent no. 3694785. 1972.
- [11] Gasking J., Agosti, R. Dayton D., Freilich A., Grandner W., Haber F. and Petry J. “Synchro and Resolver Conversion” **Memory Devices Ltd.**, Central Avenue, East Molesey, Surrey, KT8 0SN. United Kingdom, 1980.
- [12] S. Chandra Mohan Reddy and K. Nagabhushan Raju. “Inverse Tangent Based Resolver to Digital Converter – S Software Approach.” **International Journal of Advances in Engineering and Technology**. 2012. pp. 228-235.
- [13] Ben-Brahim L., Benammar M. and Alhamadi M. A. “A Resolver Angle Estimator Based on Its Excitation Signal.” **IEEE Transactions on Industrial Electronics**. vol. 56, no. 2, 2009. pp. 574-580.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- [14] Katakura M., Toda A., Takagi Y., Suzuki N., Kadoyama T. and Kushihara H. “12-Bits Resolver-to-Digital Converter using Complex Twin PLL for Accurate Mechanical Angle Measurement.” **Symposium on VLSI Circuits Digest of Technical Papers**. 2005. pp. 236-239.
- [15] Bergas-Jane J., Ferrater-Simon C., Gross G., Ramirez-Pisco R., Galceran-Arellano S. and Rull-Duran J. “High-Accuracy All-Digital Resolver-to-Digital Conversion.” **IEEE Transaction on Industrial Electronics**. vol. 59, no. 1, 2012. pp. 326-333.
- [16] Attaianesi C. and Tomasso G. “Position Measurement in Industrial Drives by Means of Low-Cost Resolver-to-Digital Converter.” **IEEE Transaction on Instrumentation and Measurement**. vol. 56, no. 6, 2007. pp. 2155 – 2159.
- [17] Redlich W.R. **Displacement Transducer with Opposed Coils for Improved Linearity and Temperature Compensation**. U.S. Patent no 4866378. 1989.
- [18] Kano Y., Hasebe S. and Huang C., “New Type LVDT Position Detector.” **CPEM 88 Digest**. 1988. pp. 95-96.
- [19] Kano Y., Hasebe S. and Miyaj I H. “New Linear Differential Transformer with Square Coil.” **IEEE Transactions on Magnetics**. 1990. pp. 2020-2022.
- [20] Marick S. and Bera S.C. “Study of a Modified Differential Inductance Type Displacement Transducer.” **International Conference on Electronics, Communication and Instrumentation (ICECI)**. 2014. pp. 1-4.
- [21] Yun D., Ham S., Park J. and Yun S. “Analysis and Design of LVDT.” **The 8th International Conference on Ubiquitous Robots and Ambient Intelligence (URAI)**. 2011. pp. 836-837.
- [22] Sinclair A.R. **Sensor and Transducer**. Massachusetts. Butterworth-Heinemann. 2001.
- [23] Moog Component Group. **Synchro and Resolver Engineering Handbook**. Virginia. 2004.
- [24] วันชัย รุ่งรุจา. **วิศวกรรมการควบคุมแบบอิเล็กทรอนิกส์**. กรุงเทพฯ : มิน เซอร์วิส ซัพพลาย. พ.ศ.2553.
- [25] อนุชา แก้วพูลสุข และธวัชชัย คำศรี. **การสังเคราะห์วงจรถ่ายค่าแอมพลิจูดของไซนูซอยด์**. รายงานวิจัยฉบับสมบูรณ์. กรุงเทพฯ. พ.ศ.2554.
- [26] Bakshi A. U. **Linear Integrated Circuits And Applications**. Technical Publications. 2008. pp. 270.
- [27] K. Schenk. **Development of Differential Transformers for Measurement of In-Core Fuel Elongation**. 1967. OECD Halden Reactor Project. Halden, Norway. Rep. HPR 70.
- [28] Smith S.T. **Temperature Compensation Circuit for LVDT and Control System**. U.S. Patent no 5087866, 1992.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- [29] Santhosh K.V. “Online Implementation of and Adaptive Calibration Technique for Displacement Measurement using LVDT.” **Applied Soft Computing**. 2017. pp. 19-26.
- [30] Crescini D., Flammini A., Marioli D. and Taroni A. “Application of an FFT-Based Algorithm to Signal Processing of LVDT Position Sensors” **IEEE Transactions on Instrumentation and Measurement**. vol.47, no.5, 1998. pp. 1119.-1123.
- [31] Ford M.R. and Weissbach R. S. “A Novel DSP-Based LVDT Signal Conditioner.” **IEEE Transaction on Instrument and Measurement**. 2001. pp. 768-773.
- [32] Mishra S.K., Panda G. and Das D.P. “A Novel Method of Extending the Linearity Range of Linear Variable Differential Transformer using Artificial Neural Network.” **IEEE Transaction on Instrument and Measurement**. 2010. pp. 947-953.
- [33] Banerjee K., Dam B. and Majumdar K. “A Novel FPGA-Based LVDT Signal Conditioner.” **IEEE International Symposium on Industrial Electronics (ISIE)**. 2013. pp. 1-6.
- [34] Benammar, M., Ben-brahim, L. and Alhamadi M.A. “A Novel Resolver-to-360° Linearized Converter.” **IEEE Sensors Journal**. 2004. pp. 96–101.
- [35] Benammar M., Ben-brahim L. and Alhamadi M.A. “A High Precision Resolver-to-DC Converter.” **IEEE Transactions on Instrumentation and Measurement**. 2005. pp. 2289 – 2296.
- [36] Riewruja V. and Kaewpoonsuk A. “OTA-Based Sine-to-Triangular Wave Converter.” **Circuits Systems Signal Processing**. 2006. pp. 753–765.
- [37] Attaianese C., and Tomasso G. “Position Measurement in Industrial Drives by Means of Low-Cost Resolver-to-Digital Converter.” **IEEE Transactions on Instrumentation and Measurement**. 2007. pp. 2155-2159.
- [38] Ben-Brahim L., Benammar M., Alhamadi M. A., Al-Emadi N. and Al-Hitmi M. A. “A New Low Cost Linear Resolver Converter”. **IEEE Sensors Journal**. 2008. pp. 1620–1627.
- [39] Ben-Brahim L., Benammar M. and Alhamadi M. A. “A Resolver Angle Estimator Based on Its Excitation Signal” **IEEE Transactions on Industrial**. 2009. pp. 574 – 580.
- [40] Han Z., Zhang H., He, Q. and Shang C. “Resolver-to-Digital Converter Based on Tangent Algorithm.” **Proceedings of IEEE International Symposium on Industrial Electronics**. 2009. pp. 329–332.
- [41] Kaewpoonsuk A., Katman R., Kamsri T., Rerhratn A. and Riewruja V. “A simple Amplitude Detector-Based Demodulator for Resolver Converters.” **The International Conference on Control, Automation, and Systems (ICCAS)**. 2010. pp.370-373.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- [42] Kaewpoonsuk A., Katman R., Rerhratn A. and V. Riewruja, “Resolver-Signal Demodulator Using Phase shifter.” **The International Technical Conference on Circuits Systems, Computers and Communications (ITC-CSCC)**. 2011. pp.995-998.
- [43] G.Serve P. and M. Bogin R. **Programmable Limit Switch System Using A Resolver to Digital Angel Converter**, US patent no. 4511884. 1985.
- [44] G.Serve P. **Microcontroller based resolver-digital converter**. US patent no. 4989001, 1991.
- [45] Taylor D. K., Richard M.J., Russell III and Carl H., **Software Controller Circuit for Resolver Excitation Switching in a Motion Control System**. US patent no. 5198739. 1993.
- [45] Sun W. and J.Li W. “A MEMS High-Speed Angular-Position Sensing System with RF Wireless Transmission” **Proceeding of SPIE**. 2001. pp. 244-251.
- [47] Park S. and Ahn J. “A Novel Encoder for Switching Angle Control of SRM” **IEEE International Conference on Electric Machines and Drives Conference (IEMDC)**. 2003. pp. 1726-1731.
- [48] Ming Z., Jianming W., Ling D., Li Z. and Ruzhen D. “A software Based Robust Resolver-to Digital Conversion Method in Design in Frequency Domain.” **Proceeding of the IEEE International Symposium on Computer Science and Society**. 2011. pp.244-247.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Resolver demodulator using phase locked loop as time management

Wandee Petchmancelumka, Pitsini Mano, Akira Ota,
and Vanchai Riewruja

Faculty of Engineering, King Mongkut's Institute of Technology Ladkrabang
Ladkrabang, Bangkok, 10520, Thailand
E-mail: kpwandee@kmit.ac.th

Abstract—A method to implement a demodulator for resolver signal is proposed in this article. The demodulation technique is based on the use of sample and hold (S/H) instead of the traditional phase sensitive devices in synchronous detector. The control signal for S/H is achieved from phase locked loop (PLL) with EX-OR gate as phase detector where the excitation signal is used as the reference frequency of PLL. The behavior of PLL with EX-OR gate as phase detector provides 90° phase shift between the output signal and the excitation signal, which is used to generate timing for control the sample state of S/H at the peak amplitude of resolver signal. The topology of the proposed demodulator is simple and low cost. In addition, the devices used in the proposed scheme are commercially available. Experimental results demonstrated the performances of the proposed demodulator are included.

Keywords—Resolver; Phase locked loop; Resolver converter; Phase detector

I. INTRODUCTION

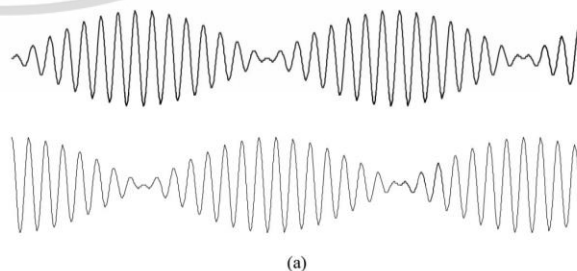
Resolver is a position transducer widely used in measurement and control systems. The advantages of resolver over other position transducer are in the term of high reliability, robustness and maintenance free [1]. Many applications can be found in robot, aircraft, CNC and satellite tracking antenna [2] - [4]. The configuration of resolver comprises rotor winding as primary and two perpendicular stator windings as secondary. The angular of shaft position of rotor is modulated with the carrier or the excitation signal applied to the primary. Signals from secondaries of resolver are in the form of double sideband suppressed carrier. Traditionally, the demodulation to extract the shaft angular position is based on the use of synchronous detector, which requires time dependent devices for remove the carrier signal. The demodulated signals from secondaries are obtained in sine and cosine signals. Practically, the use of the time dependent devices is chosen to perfectly match to avoid the phase shift error in the resulting signals. However, the perfectly match of the time dependent devices are improbable to implement. The determination of the rotor shaft position requires both of the demodulated signals from secondaries [5] - [6]. The phase shifts of the demodulated signals from secondaries are caused the error on the angular determination procedure. Recently, the approaches to demodulate the resolver signal using mixed-signal technique are introduced in literatures [7] - [9]. However, these approaches require large

configuration and specific devices. In this article, the demodulation of the resolver signal using mixed-signal technique is presented. The proposed scheme consists of phase locked loop (PLL), sample and hold (S/H), EX-OR gate and monostable multivibrator. One of the merits of the proposed scheme is that all devices are commercially available. PLL used in the proposed scheme is provided to generate a time sequence signal for control S/H to sampling the resolver signal at peak amplitude of carrier signal and hold. The proposed circuit utilizes the behavior of 90° phase difference between input and output signals of PLL, which employs an EX-OR as phase detector, to generate a time sequence signal for control S/H. S/H will sampling the resolver signal and hold until next cycle of carrier signal. The hold state signal is then the angle signal of the shaft rotor position. Therefore, the low-pass filters in traditional approaches are not needed in this technique. The phase error between demodulated signals is minimized. The performances of the proposed scheme are confirmed by experimentally implementation.

II. CIRCUIT DESCRIPTION

A. Principle of demodulation

The signals from resolver are in the form of double sideband suppressed carrier as shown in Fig. 1(a). Traditional principle of demodulation for resolver signal is based on the use of a synchronous demodulation as shown in Fig. 1(b). The excitation signal is mixed with resolver signal to achieve the angular of shaft position signals via low-pass filter. It can be seen that both low-pass filters require perfectly matched behaviors to avoid the phase error between sin and cosine signals. The perfectly match of low-pass filters is unpractical for implementation.



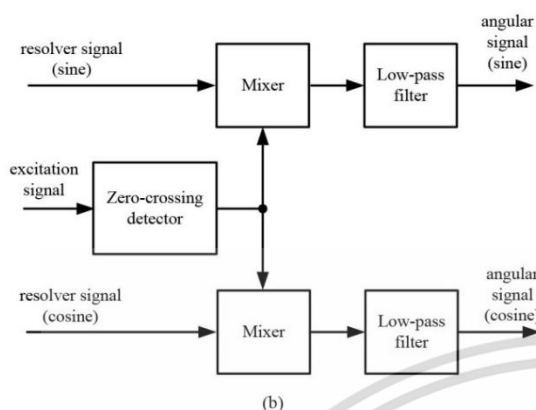


Figure 1. Principle of conventional resolver demodulation.

 (a) Resolver signals
 (b) Demodulation based on synchronous demodulation

A technique to minimize the phase error is shown in literature [2]. The configuration comprises peak detector, all-pass filter, comparator and invert/noninvert controllable amplifier. However, the disadvantages of this technique occur in term of large configuration and specific excitation signal.

B. Proposed demodulator

The block diagram of proposed principle is shown in Fig. 2(a). From Figs 2(a) and 2(b), the excitation signal (curve *i*) is converted to square wave signal. The square wave signal is applied to phase locked loop (PLL) using EX-OR gate as phase detector. The behavior of EX-OR gate as phase detector in PLL provides 90° phase difference between input and output signals (curve *ii* and *iii*), which is referred to the positive peak amplitude of the modulated signal from secondaries of resolver (curve *vi*). The rising edge of square wave from PLL is used to trig the one-shot timer to generate a sampling signal for S/H (curve *iv*). The period of pulse width from one-shot timer is assigned to minimum time requirement between sampling stage to hold stage of S/H. The resolver signal is sampled and held at the peak amplitude of signal (curve *v*). Therefore, the angular of shaft position signal is the signal in the hold stage that is the demodulated signal.

The circuit for the proposed principle is exhibited in Fig. 3. The proposed circuit consists of commercially available devices, i.e. LM339 as comparator, LF398 as S/H, CD4528 as one-shot timer and CD4046 as PLL. EX-OR gate is chosen as phase detector used in PLL. The centre frequency of PLL is set to equal the excitation signal. The excitation signal in the form of sinusoidal wave is converted to square wave by comparator A_1 . The output of comparator A_1 is transferred to input frequency of PLL. The output frequency of PLL is forced to equal the excitation signal with 90° lag. The rising edge of PLL output frequency will trig the one-shot timer to generate the control pulse for S/H. The control pulse is occurred at the time corresponding to the time at peak amplitude of resolver signal. Therefore, the resolver signal is

demodulated to the shaft angular signal. The signals from each device are same as Fig. 2(b).

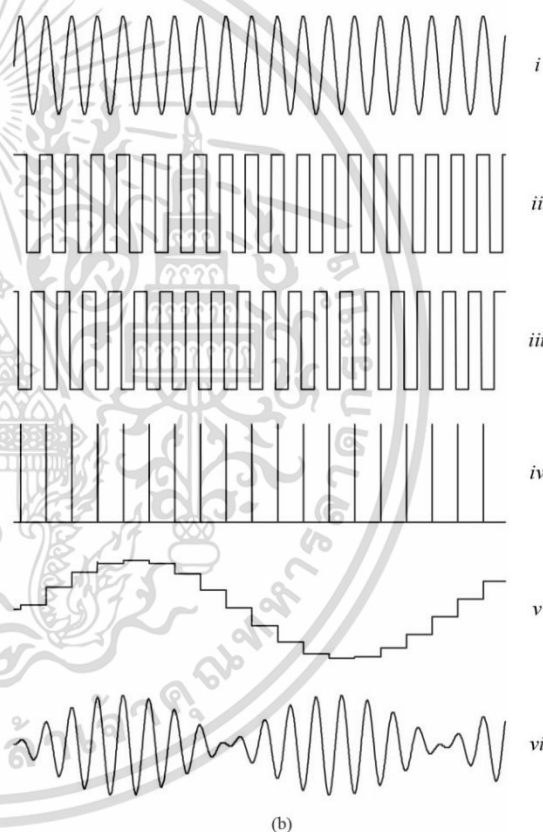
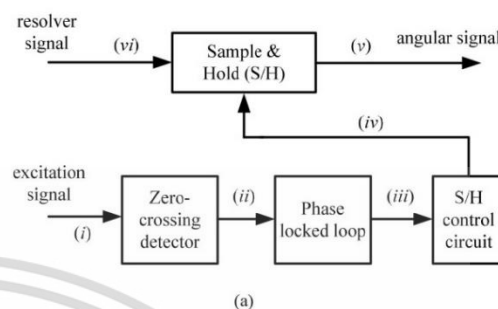


Figure 2. Proposed principle of resolver demodulation.

 (a) Block diagram
 (b) Signals waveform of each point

III. EXPERIMENTAL RESULTS

For experimental purpose, the proposed circuit in Fig. 3 has been constructed on protoboard. The excitation signal is set to 3kHz sinusoidal wave with 5Vpp. The resolver used in this article is SANYO DENKI 101-4100 resolver. The pulse

period generated from one-shot timer is set to $5\mu\text{s}$. The resolver is driven to the speed of 2,800rpm. The measure of the excitation signal and secondaries signal of resolver are shown in Fig. 4(a). The output signals of comparator and PLL are shown in Fig. 4(b). It should be noted that the phase difference between output and input pulse of PLL is 90° . Fig. 4(c) exhibits sampling and output signals of S/H. The demodulation of both signals from secondaries can be obtained as shown in Fig. 5(a). Two demodulated signals achieved from secondaries are shown in Fig. 5(b).

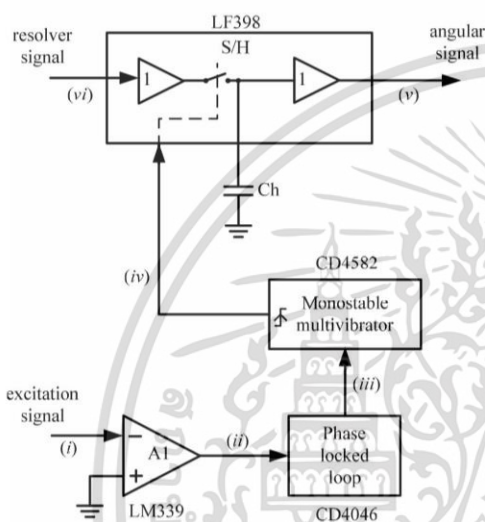
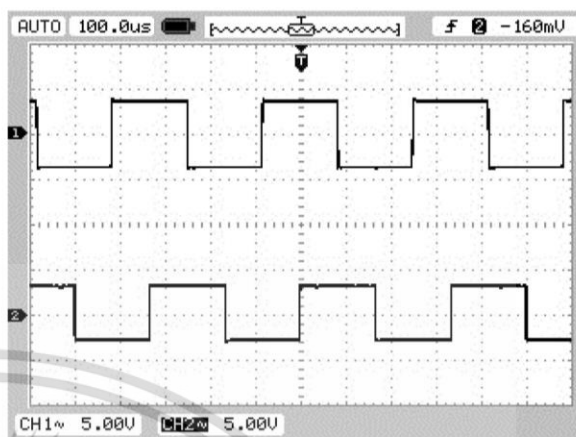
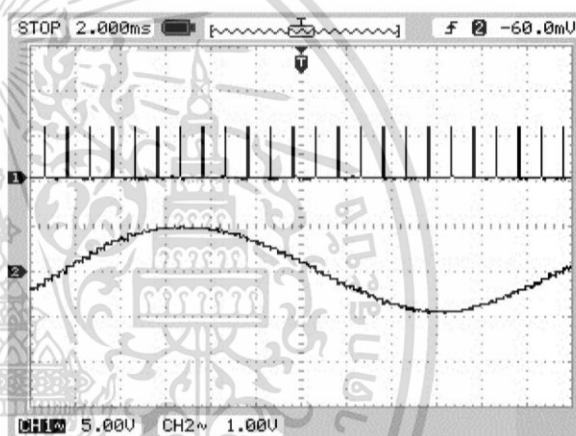


Figure 3. Implementation of the proposed circuit.



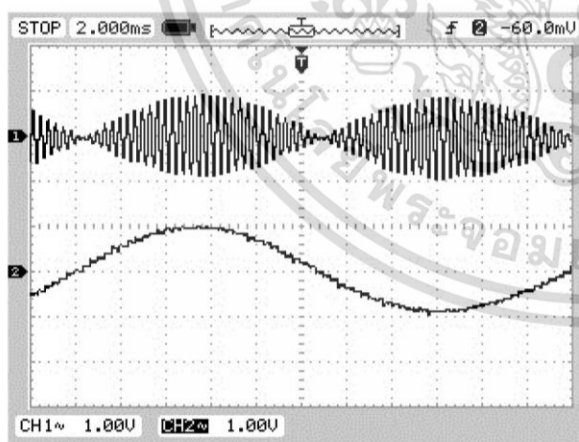
(b)



(c)

Figure 4. Measured results of the proposed demodulator.

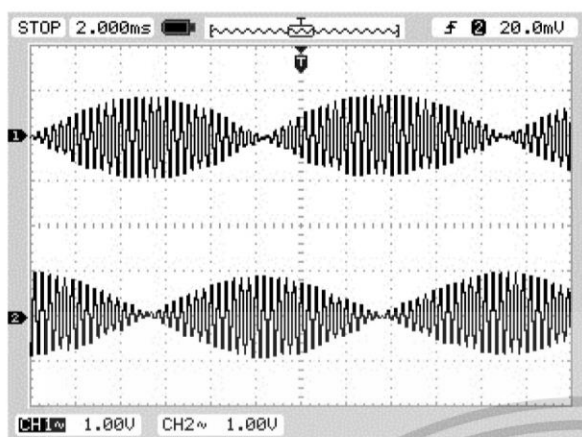
- (a) Excitation signal and signal of resolver
- (b) Output signals of comparator and PLL
- (c) Sampling and output signals of S/H



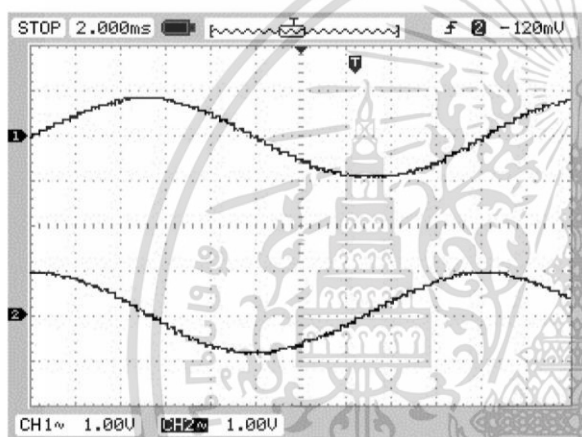
(a)

IV. CONCLUSIONS

A method to demodulate resolver signal has been presented. PLL is used to generate the 90° phase lag signal for control S/H. All components used in the proposed circuit are commercially available. Therefore, the circuit implementation is simple and low cost. Two orthogonal signals, sine and cosine signals, can be simultaneously obtained by including another S/H with same control signal. Experimental results confirmed the proposed circuit performance are agreed with the theoretical expect.



(a)



(b)

Figure 5. Measured results of two signals from resolver driven at 2,800rpm.

- (a) Modulated signals from resolver
 (b) Demodulated signals from proposed demodulator

ACKNOWLEDGEMENT

The authors would like to thank Dr. Apinai Rerkratn at Faculty of Engineering, King Mongkut's Institute of Technology Ladkrabang for the support and for providing the experimental data.

REFERENCES

- [1] John Gasking, Randy Agosti, Dave Dayton, Art Freilich, Wayne Grandner, Fred Haber and John Petry, "Synchro and resolver conversion" Memory Devices Ltd., Central Avenue, East Molesey, Surrey, KT8 0SN. United Kingdom, 1980.
- [2] A. Kaewpoonsuk, R. Katman, A. Rerhratn and V. Riewruja, "Resolver-signal demodulator using phase shifter," ITC-CSCC 2011, Gyeongju, Korea, June 19-22, 2011.

- [3] A. Kaewpoonsuk, R. Katman, T. Kamsri, A. Rerhratn and V. Riewruja, "A simple amplitude detector-based demodulator for resolver," ICCAS 2010, Kintex, gyeonggi-do, Korea, Oct. 27-30, 2010.
- [4] L. Ben-Brahim, M. Benammar, M. A. Alhamadi, N. Alemadi and M. Alhitmi, "A new low cost linear resolver converter," IEEE Sensors J., vol. 8, no. 10, pp. 1620-1627, 2008.
- [5] S. Chandra Mohan Reddy and K. Nagabhushan Raju, "Inverse tangent based resolver to digital converter – a software approach," International Journal of Advances in Engineering & Technology, vol. 4, Issue 2, pp. 228-235, 2012.
- [6] L. Ben-Brahim, M. Benammar and M. A. Alhamadi, "A resolver angle estimator based on its excitation signal," IEEE Trans. Ind. Electron., vol. 56, no. 2, pp. 574-580, 2009.
- [7] Masayuki Katakura, Asako Toda, Yuichi Takagi, Norihito Suzuki, Takahide Kadoyama and Hiroshi Kushihara, "12-bits resolver-to-digital converter using complex twin PLL for accurate mechanical angle measurement" Symposium on VLSI Circuits Digest of Technical Papers, pp. 236-239, 2005.
- [8] Joan Bergas-Jane, Coia Ferrater-Simon, Gabriel Gross, Rodrigo Ramirez-Pisco, Samuel Galceran-Arellano and Joan Rull-Duran, "High-Accuracy All-Digital Resolver-to-Digital Conversion" IEEE Trans. on Industrial electronics, vol. 59, no. 1, Jan 2012.
- [9] Ciro Attaianesi and Giuseppe Tomasso, "Position measurement in industrial drives by means of low-cost resolver-to-digital converter" IEEE Trans. on Instrumentation and measurement, vol. 56, no. 6, Dec 2007.

LVDT Demodulator based on Amplitude Detector

Wandee Petchmaneeumka, Pitsini Mano and Vanchai Riewruja
 Faculty of Engineering, King Mongkut's Institute of Technology Ladkrabang
 Bangkok, Thailand
 e-mail: {wandee.pe, pitsini.ma and vanchai.ri}@kmitl.ac.th

Abstract—A circuit technique to demodulate a signal from a linear variable differential transducer (LVDT) is introduced in this paper. The proposed LVDT demodulator consists of the frequency doubler and the sample and hold circuit (SHC). The sum of two output signals of the LVDT is used as the reference signal instead of the excitation signal used in the traditional synchronous demodulators. The reference frequency is provided for the frequency doubler obtained by the phase-locked loop (PLL) to generate the control signal for the SHC. The frequency doubler generates the control signal for the SHC to sample the LVDT signal at the peak position. As a result, the output signal from the SHC is accurately achieved and linearly proportional to the moving core of the LVDT. The realization technique determines the LVDT signal at one-fourth period of the excitation signal. Therefore, the response time of the proposed circuit provides in a quarter of the excitation signal. The circuit configuration of the proposed scheme is simple and low cost. Performances of the proposed demodulator confirmed by experimental results are also included.

Keywords— linear voltage different transformer; signal conditioner; amplitude detector; sample and hold circuit

I. INTRODUCTION

Linear variable differential transformer (LVDT) is an important devices for measurement of displacement. Applications of LVDT can be found in the field of engineering, industries, military, scientific and medical equipment [1] – [6]. The superior behaviors of LVDT exhibit in terms of infinite resolution and robustness. The LVDT is formed by transformer with one primary winding and two secondary windings. There are two types of LVDT, four wires and five wires. Four-wire LVDT consists of two secondary windings connected in opposite direction while five-wire LVDT provides a wire connected from the conjunction of two secondary windings. The LVDT requires an excitation signal for primary winding and then the output signal of LVDT is the difference of two secondary windings signals. The LVDT output signal is directly proportioned to the core position, which is in the form of amplitude modulation with suppressed carrier. In the past, the phase-sensitive demodulator based on half bridge or full bridge rectifier is used to detect the core-position signal [1]. The use of diode in the signal path provides the large error owing to the threshold voltage of the diode. To avoid this error, the synchronous demodulator based on the analog multiplier is introduced [1] – [3]. The approaches mentioned above require the low-pass filter to remove the high frequency component. The disadvantage of these approaches is that the

dominant pole caused by the low-pass filter provides the large time constant for the demodulator. Therefore, the applications of LVDT using these synchronous demodulator are affected to the stability problem. Moreover, the phase shift between the excitation signal or carrier signal and LVDT output signal is occurred owing to the characteristic of LVDT which caused the error in the demodulated signal or the core displacement signal [1]. Recently, the demodulator based on the use of sample and hold circuit (SHC) is more extended [4] – [6]. This is due to the fact that the behavior of the SHC in term of 'sinc' function can remove the carrier signal without affected to the phase of the core displacement signal [6]. The control signal for the SHC is obtained from the peak-amplitude finder that provides the control signal lay on the peak position of the LVDT output signal with narrow pulse width [6] – [7]. Therefore, the error due to phase shift mentioned above is prevented. In addition, the fast response time of this technique is achieved owing to the demodulator excluded the low-pass filter. Usually, the peak-amplitude finder is consisted of resistor and capacitor time constant to generate the narrow pulse width which is complicated to determine the value of resistance and capacitance. In this paper, a frequency doubler using phase-locked loop (PLL) technique is used to investigate the peak-amplitude position of the LVDT output signal. The merit of the proposed technique in this paper exhibits in simple configuration and low cost. Performance of the proposed technique is confirmed by experimental implementation using commercial available devices.

II. CIRCUIT DESCRIPTION

A. Operation of LVDT

The simplified configuration of LVDT depicted in Fig. 1 can be similarly explained as the transformer. There are one primary winding L_p and two secondary windings L_{s1} and L_{s2} . The excitation signal $v_{ex} = V_s \sin(\omega t)$ is used to apply to the primary winding L_p .

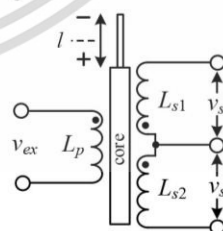


Figure 1. Simplified configuration of LVDT.

It causes that the secondary windings L_{s1} and L_{s2} generate the signals v_{s1} and v_{s2} , respectively, depended on variation of core position from the reference position. The secondary winding signals v_{s1} and v_{s2} can be expressed as

$$v_{s1} = kV_x(l_{null} - l)[\sin(\omega t - \phi_s)] \quad (1a)$$

$$\text{and} \quad v_{s2} = kV_x(l_{null} + l)[\sin(\omega t - \phi_s)] \quad (1b)$$

where V_x is the peak amplitude of the excitation signal v_{ex} , k is the sensitivity of LVDT, l_{null} and l are the null position or the reference position of LVDT and the core position, respectively, ϕ_s is the phase shift between the primary winding and the secondary windings. The output signal of LVDT v_d or the difference of two secondary winding signals can be stated as

$$v_d = v_{s2} - v_{s1} = 2kV_x l \sin(\omega t - \phi_s) \quad (2)$$

If k and V_x are the constant values, the amplitude of the output signal v_d of LDVT is directly proportional to the core position l of LVDT.

B. Proposed LVDT demodulator

Five-wire type of LVDT is employed in this approach. Fig. 2 shows block diagram of the proposed LVDT demodulator. One edge wire of the secondary windings connects to ground. The signal v_s obtained from the summing amplifier is used for generate the control signal for SHC and can be written by

$$v_s = 2v_{s2} - v_d = 2kV_x l_{null} \sin(\omega t - \phi_s) \quad (3)$$

The achieved signals v_s and v_d are fed to the amplitude detector for demodulating LDVT signal. Fig. 3 illustrates the diagram of the proposed amplitude detector. It consists of a comparator, the peak-amplitude finder and the SHC. The signal v_s is converted to square signal v_1 by the comparator. The obtained signal v_1 is applied to the peak-amplitude finder to generate the control signal v_c that provides to detect the peak-amplitude position of the LVDT signal v_d .

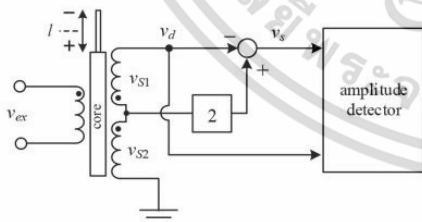


Figure 2. Block diagram of the proposed LVDT demodulator.

Fig. 4 depicts the waveform sketches of the proposed diagram of the amplitude detector in Fig. 3. The circuit diagram of the proposed LVDT demodulator is shown in Fig. 5. Opamp A_1 and the resistors R_1 and R_2 are formed as the summing amplifier. Opamp A_2 functions as the comparator. The peak-amplitude finder consists of the frequency doubler formed by PLL with feedback divider, NAND gate and R-C network for generating a narrow pulse. This article employs PLL with feedback divider instead of PLL using EX-OR gate [8]. This is due to the behavior of EX-OR gate as phase detector in PLL provides 90° phase difference between input and output signals of PLL. Moreover, the locked range of PLL using EX-OR gate is quite narrow. Therefore, the excitation signal frequency of the demodulator is limited. The PLL with divider feedback is based on the edge sensing detector. Thus, the locked range of PLL can be gained. The output signal v_c of the peak-amplitude finder is used to control the SHC for sampling the signal v_d corresponded to the peak position of reference signal or the excitation signal v_{ex} . Therefore, the output signal v_o of the proposed LVDT demodulator is proportional to the core position l of LVDT. The signal sketches of peak-amplitude finder are shown in Fig. 6.

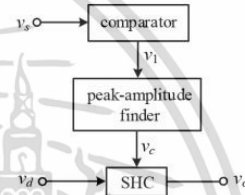


Figure 3. Diagram of the proposed amplitude detector.

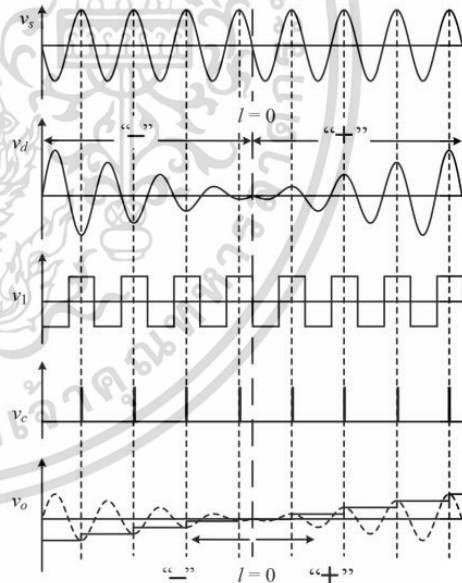


Figure 4. Signal waveforms of the proposed LVDT demodulator.

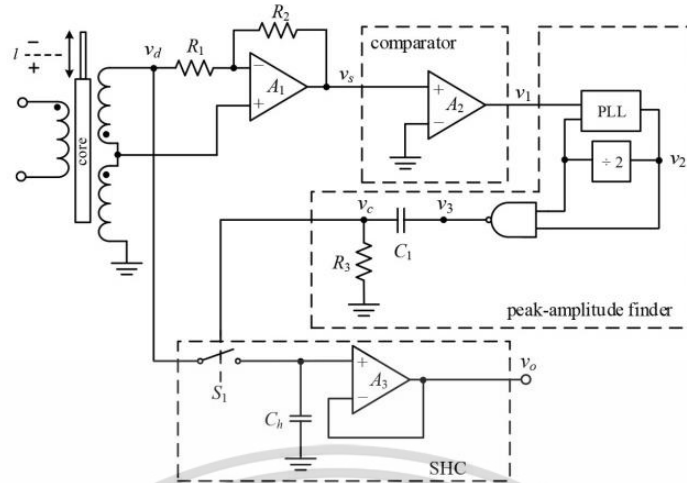


Figure 5. The proposed LVDT demodulator circuit.

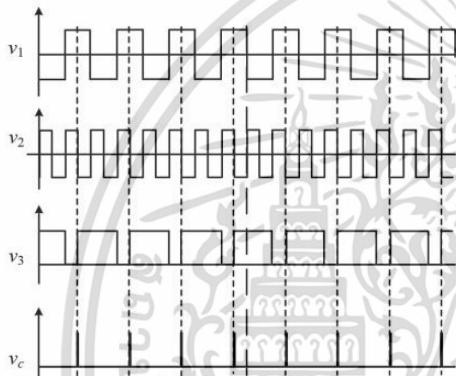


Figure 6. Singal waveforms of the proposed peak-amplitude finder.

TABLE II. PARAMETERS SET IN PRACTICAL REALIZATION

Parameter	Value
R_1, R_2 and R_3	10k Ω
C_1	20nF
C_h	10nF

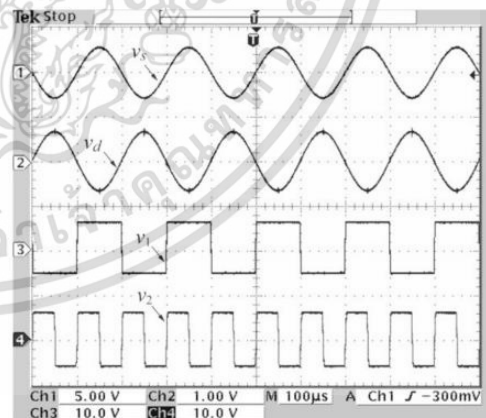
The excitation signal v_{ex} is set to 5kHz of 1V peak amplitude. The LVDT, OP/12.5/G type, used for this paper is ± 12.5 mm stroke range and sensitivity of 69mV/mm/V at 5kHz from Solartron Metrology. Fig. 7 shows the operating curves of the proposed demodulator. The signals (v_s , v_d , v_1 and v_2) and (v_s , v_d , v_c and v_o) are illustrated in Fig. 7(a) and 7(b), respectively. The plots of the measured result of the output signal v_o for the core position varied from -10mm to 10mm is shown in Fig. 8(a). The voltage error of the output signal v_o is depicted in Fig. 8(b). It can be seen that the proposed LVDT demodulator can extract the core position signal l from LVDT.

III. EXPERIMENTAL RESULTS

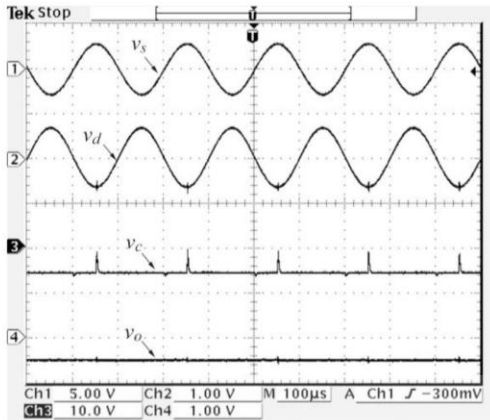
To verify the performance of the LVDT demodulator, the proposed circuit in Fig. 5 was constructed on breadboard using commercial available devices and circuit parameters as summarized in Table 1 and Table 2, respectively.

TABLE I. ACTIVE DEVICES USED FOR IMPLEMENTATION OF THE PROPOSED DEMODULATOR

Device	Part Number
Opamp A_1	LF353
Comparator A_2	LM339
PLL	CD4046
divider	CD4027
NAND gate	CD4011
Analog switch S_1 and SHC	CD4066

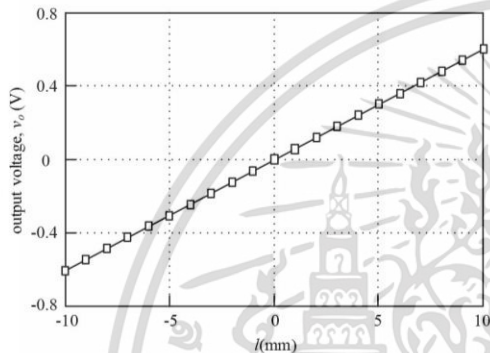


(a)

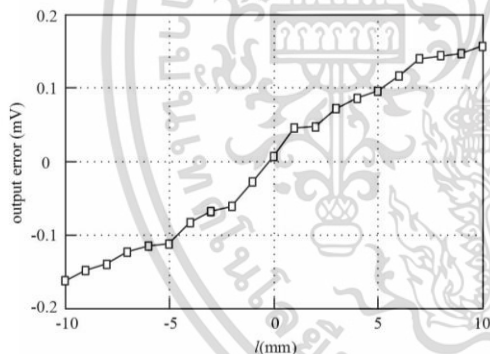


(b)

Figure 7. Operating curves of the proposed demodulator.



(a)



(b)

Figure 8. Dynamic response.

IV. CONCLUSION

LVDT demodulator based on amplitude detector has been introduced in this paper. The technique utilizes the peak-amplitude finder to generate the control signal for SHC to detect the core position signal from LVDT. The proposed peak-amplitude finder is based on the frequency doubler using PLL with divider feedback. The proposed demodulator provides without low-pass filter requirement. Therefore, the behavior of the proposed circuit contains fast response time. Moreover, the proposed technique exhibits in simple configuration and low cost. The circuit performance is confirmed by the experimental implementation.

ACKNOWLEDGMENT

This work was supported by the King Mongkut's Institute of Technology Ladkrabang (KMIL), Thailand under grant KREF115701.

REFERENCES

- [1] R. Pallas-Areny and J. G. Webster, *Sensor and Signal Condition*, John Wiley & Sons, 2001.
- [2] S. Cetinkunt, *Mechatronics*, John Wiley & Sons, 2006.
- [3] A. Drumea, A. Vasile, M. Comes, and M. Blejan, "System on Chip Signal Conditioner for LVDT Sensors," *Electronics System Integration Technology Conference*, Sep. 2006, pp.629-634.
- [4] A. Ota, W. Petchmaneelumka, A. Rerkratn, and V. Riewruja, "Simple resolver demodulation," *JSSST International Conference on Simulation Technology*, Sep. 2013.
- [5] W. Petchmaneelumka, K. Songsuwankit, A. Rerkratn, and V. Riewruja, "Simple LVDT Signal Conditioner," *The 3rd International Conference on Control, Automation and Robotics (ICCAR)*, April 2017.
- [6] W. Petchmaneelumka, K. Songsuwankit, and V. Riewruja, "Accurate LVDT signal converter," *I.R.E.E.*, vol. 11, no. 3pp. 340-347, 2016.
- [7] W. Petchmaneelumka, K. Songsuwankit, and V. Riewruja, "Simple LVDT Signal to DC Converter," *The 9th International Conference on Computer and Automation Engineering (ICCAE)*, Feb. 2017, pp. 193-197.
- [8] W. Petchmaneelumka, P. Mano, A. Ota, and V. Riewruja, "Resolver demodulator using phase locked loop as time management", *International Conference on Engineering, Applied Sciences, and Technology (ICEAST)*, Aug. 2013.

ผลงานวิจัยที่ได้รับการตีพิมพ์

1. Petchmaneelumka W., Mano P., Ota A. and Riewruja V. Resolver Demodulator Using Phase Lock Loop as Time Management. **International Conference on Engineering, Applied Sciences, and Technology (ICEAST2013)**. August 21-24. 2013. pp. 182-185
2. Petchmaneelumka W., Mano P. and Riewruja V. LVDT Demodulator Based on Amplitude Detector, **International Conference on Control and Robotics Engineering (ICCRE2018)**. April 20-23. 2018. pp 218-221.

งานวิจัยที่ได้รับการตอบรับให้ตีพิมพ์

1. Petchmaneelumka W., Mano P. and Riewruja. Linear Variable Differential Temperature Compensation Technique. **Sensors and Materials**. Received November 27, 2017; Accepted March 12, 2018.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ประวัติผู้เขียน

ชื่อ-นามสกุล	นางพิชญ์สินี มะโน
วัน เดือน ปีเกิด	11 ตุลาคม 2509 ที่อำเภอเมือง จังหวัดปราจีนบุรี
ที่อยู่	81/107 หมู่ 9 ถนนสุวินทวงศ์ หมู่บ้านสีลาวดี แขวงลำผักชี เขตหนองจอก กรุงเทพฯ 10530 โทร.081-423-4940
ประวัติการศึกษา	2534 ครุศาสตร์อุตสาหกรรมบัณฑิต สาขาวิชาวิศวกรรมโทรคมนาคม สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง 2542 Master of Science in Electrical Engineering Vanderbilt University, Nashville, Tennessee, USA
ประสบการณ์การทำงาน	
พ.ศ.2532-2551	อาจารย์ประจำภาควิชาครุศาสตร์วิศวกรรม คณะครุศาสตร์อุตสาหกรรม สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
พ.ศ.2552-ปัจจุบัน	ผู้ช่วยศาสตราจารย์ประจำภาควิชาครุศาสตร์วิศวกรรม คณะครุศาสตร์อุตสาหกรรม สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
พ.ศ.2549-2551	หัวหน้าภาควิชาครุศาสตร์วิศวกรรม คณะครุศาสตร์อุตสาหกรรมและเทคโนโลยี สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้