

อุปกรณ์จำกัดกระแสลัดวงจรชนิดวงจรบริดจ์แบบหลายเซลล์

ซึ่งใช้รีแอคเตอร์เอซีในการจำกัดกระแส

MULTI-CELL BRIDGE-TYPE FAULT CURRENT LIMITER
WITH AC LIMITING REACTOR



วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชาวิศวกรรมไฟฟ้า

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. 2559

KMITL-2016-EN-M-020-066

อุปกรณ์จำกัดกระแสลัดวงจรชนิดวงจรบริดจ์แบบหลายเซลล์
ซึ่งใช้รีแอคเตอร์เอซีในการจำกัดกระแส

MULTI-CELL BRIDGE-TYPE FAULT CURRENT LIMITER
WITH AC LIMITING REACTOR



วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชาวิศวกรรมไฟฟ้า
คณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
พ.ศ.2559

KMITL-2016-EN-M-020-066

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MULTI-CELL BRIDGE-TYPE FAULT CURRENT LIMITER
WITH AC LIMITING REACTOR



NARAKORN SAMWANG

A THESIS SUBMITTED IN PARTIAL FULFILLMENT
OF THE REQUIREMENT FOR THE DEGREE OF
MASTER OF ENGINEERING IN ELECTRICAL ENGINEERING
FACULTY OF ENGINEERING
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG
2016

KMITL-2016-EN-M-020-066

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่ออนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



COPYRIGHT 2016

FACULTY OF ENGINEERING

KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ใบรับรองวิทยานิพนธ์

หัวข้อวิทยานิพนธ์ อุปกรณ์จำกัดกระแสลัดวงจรชนิดวงจรบริดจ์แบบหลายเซลล์ซึ่งใช้รีแอคเตอร์เอซี
ในการจำกัดกระแส
Thesis Title Multi-Cell Bridge-Type Fault Current Limiter with AC Limiting Reactor
นักศึกษา นายนรากร สามวัง
รหัสประจำตัว 55610713
ปริญญา วิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชา วิศวกรรมไฟฟ้า
อาจารย์ที่ปรึกษาวิทยานิพนธ์ ดร.สมภพ ผลไม้
หมายเลขวิทยานิพนธ์ KMITL-2016-EN-M-020-066

คณะกรรมการสอบวิทยานิพนธ์	ลายมือชื่อ
รศ.ดร.วิจิตร กิมเรศ	
รศ.ดร.ชนินทร์ บุญลักษณ์านุสรณ์	
ผศ.ดร.สุเมธ เนติสัตตวานนท์	
รศ.ดร.สุพัฒน์ กิตติรัตน์สัจจา	
ดร.สมภพ ผลไม้	

วัน / เดือน / ปี ที่สอบ วันอังคารที่ 24 พฤษภาคม พ.ศ. 2559 เวลา 10.00-12.00 น.
สถานที่สอบ ณ อาคาร A ชั้น 5 ห้องประชุม 3

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

คณะวิศวกรรมศาสตร์ รับรองแล้ว



(รองศาสตราจารย์ ดร. คมสัน มาลีสี)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้เผยแพร่หรือใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงสถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
วันที่ 24 พฤษภาคม พ.ศ. 2559

หัวข้อวิทยานิพนธ์	อุปกรณ์จำกัดกระแสลัดวงจรชนิดวงจรบริดจ์แบบหลายเซลล์ ซึ่งใช้รีแอคเตอร์เอชซีในการจำกัดกระแส
นักศึกษา	นายนรากร สามวัง
ปริญญา	วิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชา	วิศวกรรมไฟฟ้า
พ.ศ.	2559
อาจารย์ที่ปรึกษาวิทยานิพนธ์	ดร.สมภพ ผลไม้

บทคัดย่อ

วิทยานิพนธ์บทความนี้นำเสนออุปกรณ์จำกัดกระแสลัดวงจรชนิดสวิตช์โซลิตสเทท อุปกรณ์จำกัดกระแสนี้ประกอบด้วยเซลล์ของวงจรเรียงกระแสชนิดควบคุมเฟสแบบบริดจ์หนึ่งเฟสและรีแอคเตอร์ดีซีหลายเซลล์ต่อกัน และรีแอคเตอร์เอชซีที่ต่อขนานกับชุดวงจรเรียงกระแส ทำให้สามารถใช้งานได้ในระดับแรงดันปานกลางได้โดยไม่ต้องใช้หม้อแปลงกำลัง ซึ่งจะทำให้ขนาดและราคาของอุปกรณ์ลดลงได้ การออกแบบสร้างและการซ่อมบำรุงทำได้ง่ายขึ้นจากการออกแบบในลักษณะโมดูลาร์ ในบทความนี้ได้แสดงการออกแบบ จำลองการทำงานด้วยโปรแกรม และสร้างอุปกรณ์ต้นแบบขึ้น ผลการจำลองที่ได้แสดงให้เห็นว่าอุปกรณ์จำกัดกระแสลัดวงจรที่นำเสนอสามารถทำงานได้ตามที่ได้ออกแบบไว้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Thesis Title	Multi-cell Bridge-Type Fault Current Limiter with AC Limiting Reactor
Student	Mr. Narakorn Samwang
Student ID	55610713
Degree	Master of Engineering
Program	Electrical Engineering
Year	2016
Thesis Advisor	Dr. Sompob Polmai

ABSTRACT

This thesis proposes a solid-state fault current limiter. The proposed fault current limiter composes of multiple cells of single-phase phase-controlled bridge rectifier and dc reactor connecting in series and an ac reactor connecting in parallel with the cascade rectifiers. This topology enables the direct use of this current limiter in the medium voltage system without power transformers, helps reduce the size and cost of the fault current limiter and with the modular design the construction and maintenance of the system would be simplified. In this thesis the design simulation and construct of the fault current limiter prototype are presented. The simulation results show that the proposed fault current limiter can perform fault current limiting as designed.

กิตติกรรมประกาศ

วิทยานิพนธ์ฉบับนี้สำเร็จลุล่วงไปด้วยดี ด้วยคำแนะนำ และคำปรึกษาจาก ดร.สมภพ ผลไม้ ซึ่งเป็นอาจารย์ผู้ควบคุมวิทยานิพนธ์ ที่ได้ให้คำแนะนำ ตรวจสอบแก้ไขจนวิทยานิพนธ์สำเร็จเรียบร้อย ขอกราบขอบพระคุณเป็นอย่างสูงไว้ ณ ที่นี้

ขอขอบพระคุณคณาจารย์ทุกท่านในภาควิชาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ที่ได้ประสิทธิ์ประสาทวิชาให้แก่ข้าพเจ้า

ขอขอบพระคุณเพื่อนๆ พี่ๆ น้องๆ ในห้องวิจัย Power Applications and Energy Conversion Research (Pearl Lab) Room ECC407 ภาควิชาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ที่คอยแนะนำและให้กำลังใจมาโดยตลอด

สุดท้ายนี้ข้าพเจ้าขอขอบพระคุณ บิดามารดา ที่เป็นกำลังใจ และให้การสนับสนุนทุกเรื่อง จนทำให้ข้าพเจ้าสามารถทำวิทยานิพนธ์ฉบับนี้สำเร็จลุล่วงไปด้วยดี

คุณค่าและประโยชน์อันพึงมาจากวิทยานิพนธ์ฉบับนี้ ข้าพเจ้าขอมอบแด่ผู้มีพระคุณทุกท่าน

นรากร สามวัง

สารบัญ

	หน้า
บทคัดย่อภาษาไทย.....	I
บทคัดย่อภาษาอังกฤษ.....	II
กิตติกรรมประกาศ.....	III
สารบัญ.....	IV
สารบัญตาราง.....	VII
สารบัญรูป.....	VIII
บทที่ 1 บทนำ.....	1
1.1 ความเป็นมาและความสำคัญของปัญหา.....	1
1.2 ความมุ่งหมายและวัตถุประสงค์ของการศึกษา.....	2
1.3 ทฤษฎีหรือแนวคิดที่ใช้ในการวิจัย.....	2
1.4 ขอบเขตงานวิจัย.....	2
1.5 ประโยชน์ที่จะได้รับการวิจัย.....	2
1.6 โครงสร้างวิทยานิพนธ์.....	2
บทที่ 2 ทฤษฎีที่เกี่ยวข้อง.....	3
2.1 ที่มาของอุปกรณ์จำกัดกระแสลัดวงจร.....	3
2.2 อุปกรณ์จำกัดกระแสลัดวงจรแบบสวิตซ์อนุกรม.....	5
2.3 อุปกรณ์จำกัดกระแสลัดวงจรแบบวงจรรีโซแนนท์.....	6
2.4 อุปกรณ์จำกัดกระแสลัดวงจรแบบบริดจ์.....	6
2.4.1 อุปกรณ์จำกัดกระแสลัดวงจรแบบบริดจ์ รีแอกเตอร์เดี่ยว.....	6
2.4.2 อุปกรณ์จำกัดกระแสลัดวงจรแบบบริดจ์ สองรีแอกเตอร์.....	7
2.5 แนวทางควบคุม.....	11
2.5.1 การควบคุมแบบไหลวนอิสระ.....	12
2.5.2 การควบคุมแบบคืนพลังงานกลับสู่ระบบ.....	13
บทที่ 3 การออกแบบอุปกรณ์จำกัดกระแสลัดวงจร สำหรับระบบแรงดันปานกลาง.....	15
3.1 บทนำ.....	15
3.2 การพิจารณาอุปกรณ์จำกัดกระแสลัดวงจรสำหรับระบบแรงดันปานกลาง.....	15
3.2.1 การออกแบบรีแอกเตอร์เอซี (L_d).....	16

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และ IV อ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ (ต่อ)

	หน้า
3.2.2 การออกแบบรีแอคเตอร์ดีซี (L_d)	16
3.2.3 การออกแบบความต้านทานสร้างกระแสลัดวงจร (R_f)	16
3.2.4 การออกแบบโหลดของระบบ.....	17
3.3 แบบจำลองการทำงานด้วยโปรแกรม PSCAD/EMTDC.....	17
3.3.1 Phase-Locked Loop (PLL).....	19
3.3.2 ชุดสร้างสัญญาณควบคุมเกทไทรสเตอร์ในสภาวะปกติและสภาวะลัดวงจร.....	20
3.3.3 ชุดตรวจจับกระแสลัดวงจรและเลือกโหมดการควบคุม.....	20
3.3.4 ชุดจำลองการลัดวงจร.....	21
3.4 ผลการจำลองในระบบไฟฟ้า 3 เฟส แรงดันปานกลาง.....	22
3.4.1 การเกิดลัดวงจรแบบ Single line to ground fault (SLGF).....	22
3.4.2 การเกิดลัดวงจรแบบ Line to Line fault (LLF).....	24
3.4.3 การเกิดลัดวงจรแบบ Double line to ground fault (DLGF).....	26
3.4.4 การเกิดลัดวงจรแบบ Three phase fault to ground.....	28
บทที่ 4 การออกแบบอุปกรณ์จำกัดกระแสลัดวงจรชนิดวงจรบริดจ์แบบหลายเซลล์ สำหรับเครื่องต้นแบบ.....	30
4.1 บทนำ.....	30
4.2 การออกแบบค่าพารามิเตอร์เพื่อใช้ในการจำลองการทำงาน.....	30
4.2.1 การออกแบบรีแอคเตอร์เอซี.....	30
4.2.2 การออกแบบรีแอคเตอร์ดีซี.....	30
4.2.3 การออกแบบความต้านทานสร้างกระแสลัดวงจร.....	31
4.2.4 การออกแบบโหลดของระบบ.....	31
4.3 แบบจำลองการทำงานด้วยโปรแกรม PSCAD/EMTDC.....	32
4.3.1 Voltage Control Oscillator.....	33
4.3.2 ชุดสร้างสัญญาณควบคุมเกทไทรสเตอร์ในสภาวะปกติ.....	33
4.3.3 ชุดสร้างสัญญาณควบคุมเกทไทรสเตอร์ในสภาวะลัดวงจร.....	33
4.3.4 ชุดตรวจจับกระแสลัดวงจรและเลือกโหมดการควบคุม.....	34

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และ Vongอาจอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ (ต่อ)

	หน้า
4.3.5 ชุดจำลองการลัดวงจร.....	35
4.4 โครงสร้างระบบควบคุมอุปกรณ์จำกัดกระแสลัดวงจร.....	36
4.4.1 วงจรปริตจ์.....	37
4.4.2 วงจรนำขั้วเกิด.....	38
4.4.3 วงจรเรียงกระแสสำหรับวงจรมอเตอร์.....	39
4.4.4 วงจรตรวจจับผ่านศูนย์.....	39
4.4.5 วงจรตรวจสัญญาณกระแส.....	40
4.4.6 วงจรสร้างการลัดวงจร.....	41
4.4.7 ตัวประมวลผลสัญญาณดิจิทัล.....	42
บทที่ 5 ผลการจำลองการทำงานด้วยโปรแกรม PSCAD/EMTDC และผลจากการทดลอง.....	43
5.1 บทนำ.....	43
5.2 ผลที่ได้จากการจำลองด้วยโปรแกรมและผลจากการทดลอง.....	44
บทที่ 6 สรุปผลการวิจัยและข้อเสนอแนะ.....	54
เอกสารอ้างอิง.....	55
ภาคผนวก ก เครื่องต้นแบบที่สร้างขึ้นและระบบไฟฟ้าที่ใช้ในการทดลอง.....	58
ภาคผนวก ข เครื่องมือวัดที่ใช้ในวิทยานิพนธ์.....	60
ภาคผนวก ค ผลงานวิจัยที่ได้รับการเผยแพร่ในการประชุมวิชาการ.....	63
ประวัติผู้เขียน.....	69

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และVI.อ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

ตารางที่	หน้า
3.1 ค่าพารามิเตอร์ที่ใช้ในการจำลองการทำงาน.....	17
4.1 ค่าพารามิเตอร์ที่ใช้ในการจำลองการทำงานและสร้างเครื่องต้นแบบ.....	32



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และ VII อ่างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญญรูป

รูปที่	หน้า
2.1 ตำแหน่งการติดตั้งอุปกรณ์จำกัดกระแสลัดวงจรในระบบจำหน่ายไฟฟ้า.....	3
2.2 อุปกรณ์จำกัดกระแสประเภทต่างๆ.....	4
2.3 อุปกรณ์จำกัดกระแสแบบสวิตช์อนุกรม.....	5
2.4 อุปกรณ์จำกัดกระแสแบบวงจรรีโซแนนท์.....	6
2.5 อุปกรณ์จำกัดกระแสลัดวงจรแบบบริดจ์ รีแอกเตอร์เดี่ยว.....	7
2.6 อุปกรณ์จำกัดกระแสลัดวงจรแบบบริดจ์ รีแอกเตอร์เดี่ยว ในสภาวะลัดวงจร.....	7
2.7 อุปกรณ์จำกัดกระแสลัดวงจรแบบบริดจ์ สองรีแอกเตอร์.....	8
2.8 อุปกรณ์จำกัดกระแสลัดวงจรแบบบริดจ์ สองรีแอกเตอร์ ต่อผ่านหม้อแปลง ระบบหนึ่งเฟส.....	9
2.9 อุปกรณ์จำกัดกระแสลัดวงจรแบบบริดจ์ สองรีแอกเตอร์ ต่อผ่านหม้อแปลง ระบบสามเฟส.....	9
2.10 อุปกรณ์จำกัดกระแสลัดวงจรแบบบริดจ์ในสภาวะทำงานปกติ.....	12
2.11 วงจรสมมูลของอุปกรณ์ เมื่อควบคุมแบบไหลวนอิสระ.....	13
2.12 สัญญาณเกทที่ควบคุมไทรสเตอร์ T1-T4 แบบไหลวนอิสระ ในสภาวะลัดวงจร.....	13
2.13 สัญญาณเกทที่ควบคุมไทรสเตอร์ T1-T4 แบบคืนพลังงานกลับสู่ระบบ ในสภาวะลัดวงจร.....	14
3.1 การติดตั้งอุปกรณ์จำกัดกระแส สำหรับผู้ผลิตไฟฟ้าขนาดเล็กมาก (VSP).....	15
3.2 แบบจำลองการทำงานอุปกรณ์จำกัดกระแสลัดวงจรชนิดวงจรบริดจ์ สองรีแอกเตอร์.....	18
3.3 วงจรซาร์จรีแอกเตอร์ดีซี.....	18
3.4 แบบจำลองการทำงานอุปกรณ์จำกัดกระแสลัดวงจรชนิดวงจรบริดจ์แบบหลายเซลล์ สำหรับหนึ่งเฟส.....	19
3.5 แบบจำลองการทำงานอุปกรณ์จำกัดกระแสลัดวงจรชนิดวงจรบริดจ์แบบหลายเซลล์ สำหรับระบบสามเฟส.....	19
3.6 Phase-Locked Loop.....	19
3.7 ชุดสร้างสัญญาณควบคุมเกทไทรสเตอร์.....	20
3.8 ชุดตรวจจับกระแสลัดวงจรและเลือกโหมดการควบคุม.....	21
3.9 ชุดการจำลองการลัดวงจร.....	21
3.10 รูปคลื่นกระแสไลน์ที่ติดตั้งอุปกรณ์จำกัดกระแสและไม่ได้ติดตั้ง เมื่อเกิดลัดวงจรแบบ SLGF.....	22
3.11 รูปคลื่นกระแสไลน์ที่ไหลในรีแอกเตอร์ดีซี และรีแอกเตอร์เอซี เมื่อเกิดลัดวงจรแบบ SLGF.....	22
3.12 รูปคลื่นแรงดันและกระแสในรีแอกเตอร์เอซี เมื่อเกิดลัดวงจรแบบ SLGF.....	23
3.13 รูปคลื่นแรงดันและกระแสในรีแอกเตอร์ดีซีต่อหนึ่งเซลล์ เมื่อเกิดลัดวงจรแบบ SLGF.....	23
3.14 รูปคลื่นแรงดันและกระแสจากแหล่งจ่าย.....	23
3.15 รูปคลื่นกระแสไลน์ที่ติดตั้งอุปกรณ์จำกัดกระแสและไม่ได้ติดตั้ง เมื่อเกิดลัดวงจรแบบ LLF.....	24
3.16 รูปคลื่นกระแสไลน์ที่ไหลในรีแอกเตอร์เอซีและรีแอกเตอร์ดีซี เมื่อเกิดลัดวงจรแบบ LLF.....	24

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และ VIII อ่างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป (ต่อ)

รูปที่	หน้า
3.17 รูปคลื่นแรงดันรีแอกเตอร์เอซี เมื่อเกิดลัดวงจรแบบ LLF.....	25
3.18 รูปคลื่นแรงดันรีแอกเตอร์ดีซีต่อหนึ่งเซลล์ เมื่อเกิดลัดวงจรแบบ LLF.....	25
3.19 รูปคลื่นกระแสไลน์ที่ติดตั้งอุปกรณ์จำกัดกระแสและไม่ได้ติดตั้ง เมื่อเกิดลัดวงจรแบบ DLGF...26	
3.20 รูปคลื่นกระแสไลน์ที่ไหลในรีแอกเตอร์เอซีและรีแอกเตอร์ดีซี เมื่อเกิดลัดวงจรแบบ DLGF.....	26
3.21 รูปคลื่นแรงดันรีแอกเตอร์เอซี เมื่อเกิดลัดวงจรแบบ DLGF.....	27
3.22 รูปคลื่นแรงดันรีแอกเตอร์ดีซีต่อหนึ่งเซลล์ เมื่อเกิดลัดวงจรแบบ DLGF.....	27
3.23 รูปคลื่นกระแสไลน์ที่ติดตั้งอุปกรณ์จำกัดกระแสและไม่ได้ติดตั้ง เมื่อเกิดลัดวงจร แบบ 3-phase to ground.....	28
3.24 รูปคลื่นกระแสไลน์ที่ไหลในรีแอกเตอร์เอซีและรีแอกเตอร์ดีซี เมื่อเกิดลัดวงจรแบบ 3-phase to ground.....	28
3.25 รูปคลื่นแรงดันรีแอกเตอร์เอซี เมื่อเกิดลัดวงจรแบบ 3-phase to ground.....	29
3.26 รูปคลื่นแรงดันรีแอกเตอร์ดีซีต่อหนึ่งเซลล์ เมื่อเกิดลัดวงจรแบบ 3-phase to ground.....	29
4.1 แบบจำลองการทำงานอุปกรณ์จำกัดกระแสลัดวงจรชนิดวงจรบริดจ์แบบหลายเซลล์ด้วย โปรแกรม PSCAD/EMTDC.....	32
4.2 Voltage Control Oscillator.....	33
4.3 ชุดสร้างสัญญาณควบคุมเกทไทรสเตอร์ในสภาวะปกติ.....	33
4.4 ชุดสร้างสัญญาณควบคุมเกทไทรสเตอร์ในสภาวะลัดวงจร.....	34
4.5 ชุดตรวจจับกระแสลัดวงจร.....	34
4.6 ชุดเลือกโหมดควบคุมเกทไทรสเตอร์.....	35
4.7 โมดูลจำลองการลัดวงจร.....	35
4.8 โครงสร้างเครื่องต้นแบบอุปกรณ์จำกัดกระแสลัดวงจรชนิดวงจรบริดจ์แบบหลายเซลล์.....	36
4.9 โครงสร้างของวงจรไทรสเตอร์บริดจ์จำนวนสองเซลล์.....	37
4.10 วงจรไทรสเตอร์บริดจ์จำนวนสองเซลล์ที่สร้างขึ้น.....	37
4.11 วงจรนำขั้วเกต.....	38
4.11 ชุดวงจรนำขั้วเกต.....	38
4.12 วงจรเรียงกระแสสำหรับวงจรมำขั้ว.....	39
4.13 วงจรตรวจจับผ่านศูนย์.....	39
4.14 ชุดวงจรตรวจจับผ่านศูนย์.....	40
4.15 สัญญาณที่ได้จาก ACS754SCB-200.....	40
4.16 ชุดวงจรตรวจสัญญาณกระแส.....	40
4.17 วงจรสร้างการลัดวงจร.....	41

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และ IX อ่างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป (ต่อ)

รูปที่	หน้า
4.18 ชุดวงจรสร้างการลัดวงจร.....	41
4.19 ตัวประมวลผลสัญญาณดิจิทัล ATMEGA8.....	42
4.20 ตัวประมวลผลสัญญาณดิจิทัล ATMEGA64.....	42
5.1 วงจรกำลังของเครื่องต้นแบบสำหรับการทดลอง.....	43
5.2 เครื่องต้นแบบอุปกรณ์จำกัดกระแสชนิดวงจรบริดจ์แบบหลายเซลล์.....	43
5.3 รูปคลื่นกระแสไลน์ในช่วงที่เกิดการลัดวงจรเมื่อไม่ได้ติดตั้ง SSFCL (ซ้าย) และเมื่อติดตั้ง SSFCL (ขวา) จากการจำลองด้วยโปรแกรม PSCAD/EMTDC.....	44
5.4 รูปคลื่นกระแสไลน์ในช่วงที่เกิดการลัดวงจรเมื่อไม่ได้ติดตั้ง SSFCL (ซ้าย) และเมื่อติดตั้ง SSFCL (ขวา) จากการทดลอง.....	44
5.5 รูปคลื่นกระแสที่ไหลในรีแอกเตอร์ดีซี และรีแอกเตอร์เอซี ที่ได้จากการจำลองด้วยโปรแกรมPSCAD/EMTDC.....	45
5.6 รูปคลื่นกระแสที่ไหลในรีแอกเตอร์ดีซี และรีแอกเตอร์เอซี ที่ได้จากการทดลอง.....	45
5.7 รูปคลื่นกระแสที่ไหลในรีแอกเตอร์ดีซี และรีแอกเตอร์เอซี ที่ได้จากการจำลองด้วยโปรแกรมPSCAD/EMTDC.....	45
5.8 รูปคลื่นกระแสที่ไหลในรีแอกเตอร์ดีซี และรีแอกเตอร์เอซี ที่ได้จากการทดลอง.....	46
5.9 รูปคลื่นกระแสตกคร่อมรีแอกเตอร์ดีซี 1 (บน) และรีแอกเตอร์ดีซี 2 (ล่าง) ที่ได้จากการจำลองด้วยโปรแกรม PSCAD/EMTDC (ซ้าย) และที่ได้จากการทดลอง (ขวา)	47
5.10 รูปคลื่นแรงดันตกคร่อมรีแอกเตอร์ดีซี 1 (บน) และรีแอกเตอร์ดีซี 2 (ล่าง) ที่ได้จากการจำลองด้วยโปรแกรม PSCAD/EMTDC (ซ้าย) และที่ได้จากการทดลอง (ขวา).....	47
5.11 รูปคลื่นแรงดันตกคร่อมรีแอกเตอร์เอซี (ซ้าย) และรูปคลื่นกระแสรีแอกเตอร์เอซี (ขวา) ที่ได้จากการจำลองด้วยโปรแกรม PSCAD/EMTDC.....	47
5.12 รูปคลื่นแรงดันตกคร่อมรีแอกเตอร์เอซี (ซ้าย) และรูปคลื่นกระแสรีแอกเตอร์เอซี (ขวา) ที่ได้จากการทดลอง.....	48
5.13 รูปคลื่นแรงดันที่จุด PCC ขณะที่อยู่ปรณณ์จำกัดกระแสทำงานที่ได้จากการจำลองด้วยโปรแกรม PSCAD/EMTDC (ซ้าย) และที่ได้จากการทดลอง (ขวา).....	49
5.14 รูปคลื่นสัญญาณนำขั้วเกทไทรริสเตอร์บริดจ์ ที่ได้จากการจำลองด้วยโปรแกรม PSCAD/EMTDC.....	49
5.15 รูปคลื่นสัญญาณนำขั้วเกทไทรริสเตอร์บริดจ์ ที่ได้จากการทดลอง.....	49
5.16 รูปคลื่นแรงดันตกคร่อมที่เกิดที่ไทรริสเตอร์ T11 (บน) 14 (ล่าง) เมื่อมีการจำกัดกระแส ที่ได้จากการจำลองด้วยโปรแกรมPSCAD/EMTDC (ซ้าย) และที่ได้จากการทดลอง (ขวา).....	50
5.17 รูปคลื่นแรงดันตกคร่อมที่เกิดที่ไทรริสเตอร์ T12 (บน) 13 (ล่าง) เมื่อมีการจำกัดกระแส ที่ได้จากการจำลองด้วยโปรแกรมPSCAD/EMTDC (ซ้าย) และที่ได้จากการทดลอง (ขวา)	50
5.18 รูปคลื่นแรงดันตกคร่อมที่เกิดที่ไทรริสเตอร์ T21 (บน) 24 (ล่าง) เมื่อมีการจำกัดกระแส ที่ได้จากการจำลองด้วยโปรแกรมPSCAD/EMTDC (ซ้าย) และที่ได้จากการทดลอง (ขวา)	50

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับอาจารย์ผู้สอนและผู้ช่วยผู้สอน ไม่สามารถนำออกเผยแพร่โดยไม่ได้รับอนุญาต

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และ X ึ่งอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป (ต่อ)

รูปที่	หน้า
5.19 รูปคลื่นแรงดันตกคร่อมที่เกิดที่ไทรริสเตอร์ T22 (บน) 23 (ล่าง) เมื่อมีการจำกัดกระแส ที่ได้จากการจำลองด้วยโปรแกรมPSCAD/EMTDC (ซ้าย) และที่ได้จากการทดลอง (ขวา).....	51
5.20 รูปคลื่นแรงดันทางด้านโหนดที่ได้จากการทดลอง.....	51
5.21 รูปคลื่นแรงดันทางด้านโหนด เมื่อความถี่สัญญาณขับเคลื่อนเท่ากับ 10kHz.....	52
5.22 รูปคลื่นแรงดันทางด้านโหนด เมื่อความถี่สัญญาณขับเคลื่อนเท่ากับ 1kHz.....	52
5.23 รูปคลื่นแรงดันทางด้านโหนดเมื่อสัญญาณขับเคลื่อนไม่มีความถี่.....	52
5.24 รูปคลื่นแรงดันและกระแสทางด้านขาเข้าอุปกรณ์.....	53
5.25 รูปคลื่นแรงดันและกระแสทางด้านขาออกอุปกรณ์.....	53



บทที่ 1

บทนำ

1.1 ความเป็นมาและความสำคัญของปัญหา

ปัจจุบันมีความต้องการใช้พลังงานไฟฟ้ามากขึ้น ระบบไฟฟ้าจึงขยายตัวตาม รวมไปถึงการเพิ่มขึ้นของผู้ผลิตไฟฟ้าขนาดเล็กมาก (Very Small Power Producer : VSPP) เช่น โรงไฟฟ้าชีวมวล กังหันลม โซลาร์ฟาร์ม เป็นต้น ทำให้ระบบจำหน่ายมีการเชื่อมต่อกันมากขึ้น ส่งผลให้ค่ากระแสลัดวงจรในระบบมีค่าสูงขึ้น เมื่อระดับของกระแสลัดวงจรเกินพิกัดของเซอร์กิตเบรกเกอร์และฟิวส์ ที่ถูกออกแบบและติดตั้งไว้ก่อนหน้านี้ ทำให้เกิดความเสียหายอย่างมากต่อระบบไฟฟ้า และอุปกรณ์ต่างๆที่เชื่อมต่ออยู่เช่น หม้อแปลง การเปลี่ยนเซอร์กิตเบรกเกอร์อาจเป็นทางเลือกที่เสียค่าใช้จ่ายสูง และมีความยุ่งยากในการปรับตั้งอุปกรณ์ของระบบป้องกันให้ทำงานร่วมกันใหม่ ซึ่งเทคโนโลยีของอุปกรณ์จำกัดกระแสสามารถช่วยในการแก้ปัญหานี้ได้

อุปกรณ์จำกัดกระแสลัดวงจรแบบใช้สวิตช์โซลิดสเตท ได้มีการวิจัยและพัฒนาหลากหลายชนิด เป็นเพราะการพัฒนาของเทคโนโลยี อุปกรณ์อิเล็กทรอนิกส์กำลัง ซึ่งมีพิกัดแรงดันและกระแสที่สูงขึ้นเรื่อยๆ จึงมีการนำมาประยุกต์ใช้ในระบบแรงดันปานกลางถึงสูงมาก เนื่องจากเป็นอุปกรณ์ที่สามารถควบคุมการทำงานได้ง่าย สามารถต่อให้สามารถรับพิกัดกระแสหรือแรงดันที่สูงขึ้นได้ การควบคุมความร้อนทำได้ง่ายช่วยให้ลดค่าใช้จ่ายในระบบควบคุมความร้อน อีกทั้งยังมีความน่าเชื่อถือสูง[1]

มีหลายงานวิจัยที่ออกแบบการประยุกต์ใช้สวิตช์โซลิดสเตท ในอุปกรณ์จำกัดกระแสลัดวงจร เช่น อุปกรณ์จำกัดกระแสแบบวงจรรีโซแนนท์ (Resonance-Type FCL) เป็นการนำหลักการวงจรรีโซแนนท์ ในภาวะปกติจะออกแบบให้อิมพีแดนซ์ $X_L = X_C$ อิมพีแดนซ์รวมจึงเป็นศูนย์เพื่อให้กระแสไหลต่อไหลผ่าน เมื่อเกิดลัดวงจร คาปาซิเตอร์จะถูกปลดออกจากวงจรด้วยสวิตช์โซลิดสเตท ทำให้กระแสลัดวงจรถูกจำกัดด้วย รีแอคเตอร์เท่านั้น แต่อุปกรณ์ชนิดนี้จะมีข้อเสีย คือมีการแกว่งของแรงดัน ในสภาวะชั่วคราวเมื่อมีการเปลี่ยนสถานะ [3]

ต่อมาได้มีการพัฒนาใช้สวิตช์โซลิดสเตทต่อแบบบริดจ์ (Bridge-Type FCL) ประกอบด้วยไทริสเตอร์แบบบริดจ์ รีแอคเตอร์ดีซี และรีแอคเตอร์เอซี ในสภาวะปกติไทริสเตอร์จะทำงานเป็นวงจรบริดจ์เรียงกระแสเต็มคลื่น เมื่อเกิดลัดวงจรไทริสเตอร์จะถูกควบคุมม้วนนำกระแสให้เพิ่มขึ้นเพื่อบังคับกระแสลัดให้ไหลผ่านรีแอคเตอร์เอซี ต่อมาได้มีการออกแบบต่อผ่านหม้อแปลงเพื่อใช้ในระบบแรงดันที่สูงขึ้นได้ [4] แต่มีข้อเสียคือกระแสไหลในภาวะปกติจะต้องไหลผ่านหม้อแปลงด้วย ทำให้ต้องใช้หม้อแปลงที่มีขนาดใหญ่ ใช้พื้นที่ติดตั้งมากและราคาแพง

1.2 ความมุ่งหมายและวัตถุประสงค์ของการศึกษา

วิทยานิพนธ์ฉบับนี้มุ่งหวังเพื่อศึกษาและนำเสนอรูปแบบของอุปกรณ์จำกัดกระแสลัดวงจรชนิด วงจรบริดจ์แบบหลายเซลล์ ซึ่งโดยทั่วไปการนำสวิตช์โซลิตสเททประยุกต์ใช้งานในอุปกรณ์จำกัด กระแส สวิตช์โซลิตสเททไม่สามารถทนแรงดันปานกลางและแรงดันสูงได้ จึงจำเป็นต้องมีการต่อใน ลักษณะอนุกรมเพื่อให้สามารถทนแรงดันได้มากขึ้น

1.3 ทฤษฎีหรือแนวคิดที่ใช้ในการวิจัย

วิทยานิพนธ์นี้เป็นการศึกษาอุปกรณ์จำกัดกระแสแบบโซลิตสเททโดย ประยุกต์การใช้วงจร บริดจ์แบบเซลล์มาใช้ เพื่อให้อุปกรณ์สามารถที่จะรองรับการใช้งานในระบบแรงดันที่สูงขึ้นได้โดยไม่ต้อง มีการต่ออุปกรณ์ผ่านหม้อแปลงเพื่อลดแรงดัน

1.4 ขอบเขตการวิจัย

1.4.1 วิทยานิพนธ์ฉบับนี้ได้เริ่มศึกษาตั้งแต่ทฤษฎีการออกแบบรีแอคเตอร์ดีซี และรีแอคเตอร์ เอซีที่ใช้ในการจำกัดกระแสลัดวงจร การทำงาน และการควบคุมการทำงานของอุปกรณ์

1.4.2 สร้างแบบจำลองของอุปกรณ์จำกัดกระแสลัดวงจรชนิดวงจรบริดจ์แบบหลายเซลล์ เพื่อ ศึกษาการทำงานของระบบ โดยใช้โปรแกรม PSCAD/EMTDC

1.4.3 ออกแบบและสร้างต้นแบบอุปกรณ์จำกัดกระแสลัดวงจรชนิดวงจรบริดจ์แบบหลายเซลล์ สำหรับทดลองโดยมีพิกัดแรงดัน 220 V

1.4.4 ทดสอบการทำงานของอุปกรณ์ต้นแบบที่สร้างขึ้นและสรุปผล

1.5 ประโยชน์ที่จะได้รับการวิจัย

1.5.1 เพื่อให้เข้าใจหลักการทำงานและการออกแบบอุปกรณ์จำกัดกระแสชนิดวงจรบริดจ์ซึ่งใช้ รีแอคเตอร์ในการจำกัดกระแส

1.5.2 เข้าใจหลักการควบคุมการทำงานของอุปกรณ์จำกัดกระแสชนิดวงจรบริดจ์ซึ่งใช้รีแอคเตอร์ ในการจำกัดกระแส

1.6 โครงสร้างวิทยานิพนธ์

โครงสร้างวิทยานิพนธ์ฉบับนี้ได้แบ่งออกเป็น 6 บทด้วยกันคือ

บทที่ 1 กล่าวถึงความเป็นมาและความสำคัญของปัญหา ความมุ่งหมายและวัตถุประสงค์ของ การศึกษา ทฤษฎีหรือแนวคิดที่ใช้ในการวิจัย ขอบเขตการวิจัย ประโยชน์ที่จะได้รับการวิจัย

บทที่ 2 กล่าวถึงอุปกรณ์จำกัดกระแสลัดวงจรแบบใช้สวิตช์โซลิตสเททแบบต่างๆ โครงสร้าง หลักการทำงาน และข้อดีข้อเสียของอุปกรณ์ชนิดต่างๆ

บทที่ 3 กล่าวถึงการออกแบบอุปกรณ์จำกัดกระแสเพื่อทำการจำลองการทำงานและการสร้าง เครื่องต้นแบบ

บทที่ 5 กล่าวถึงผลการทดลองที่ได้จากการจำลองผ่านโปรแกรมและจากการทดลอง

บทที่ 6 สรุปผลการทดลอง และข้อเสนอแนะ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

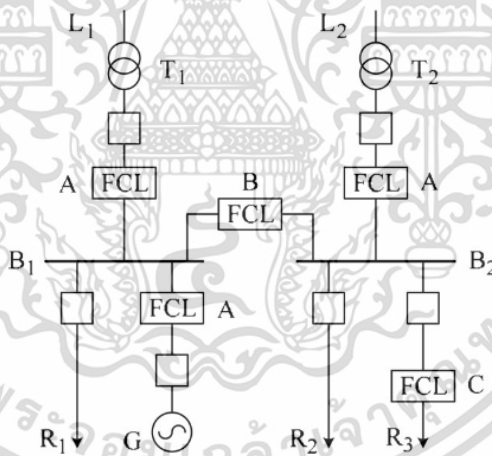
บทที่ 2

ทฤษฎีที่เกี่ยวข้อง

2.1 ที่มาของอุปกรณ์จำกัดกระแส

อุปกรณ์จำกัดกระแสลัดวงจร คือ อุปกรณ์ที่สร้างมาเพื่อแก้ปัญหาระดับของกระแสลัดวงจรที่สูงขึ้นจากการขยายตัวของระบบ โดยสถานะปกติตัวอุปกรณ์จะไม่มีผลกระทบต่อระบบไฟฟ้า แต่เมื่อเกิดการลัดวงจรขึ้น ตัวอุปกรณ์จะแทรกความต้านทานเข้าระบบเพื่อลดและจำกัดระดับของกระแสลัดวงจรให้มีระดับตามที่ต้องการ ซึ่งการติดตั้งอุปกรณ์จำกัดกระแสลัดวงจรในระบบไฟฟ้าจะช่วยลดค่าใช้จ่ายในการบำรุงรักษาอุปกรณ์ และป้องกันความเสียหายที่อาจเกิดขึ้นกับระบบไฟฟ้าจากกระแสลัดวงจรที่มีปริมาณมาก ประโยชน์ของอุปกรณ์จำกัดกระแสลัดวงจรได้แก่[1]

- ช่วยเพิ่มความปลอดภัย ความน่าเชื่อถือ และเสถียรภาพให้กับระบบไฟฟ้า
- ช่วยลดเหตุการณ์ไฟฟ้าดับในพื้นที่ต่างๆ
- ช่วยลดค่าใช้จ่ายในการเปลี่ยนอุปกรณ์ป้องกันที่ใช้งานครั้งเดียวเช่น ฟิวส์
- ช่วยเพิ่มความน่าเชื่อถือ เมื่อเชื่อมต่อกับผู้ผลิตไฟฟ้าขนาดเล็ก
- ช่วยบรรเทาสถานะแรงดันตกในบัส เมื่อเกิดการลัดวงจร

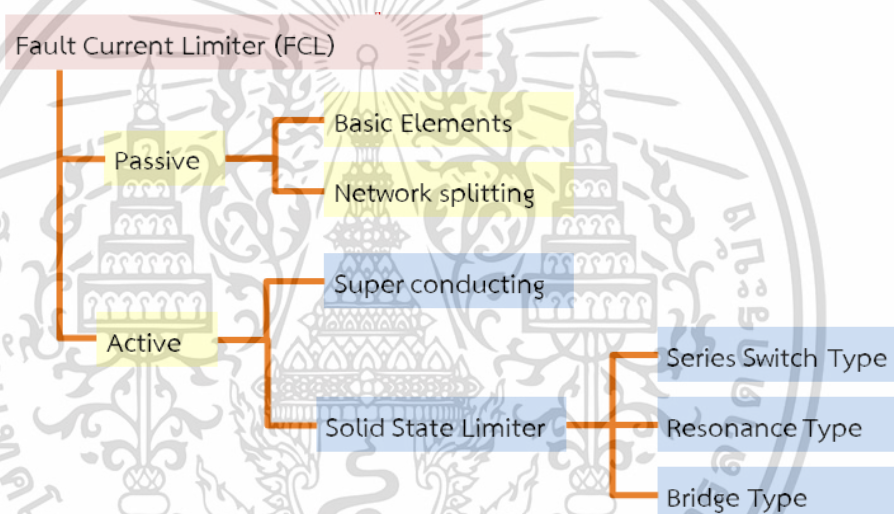


รูปที่ 2.1 ตำแหน่งการติดตั้งอุปกรณ์จำกัดกระแสลัดวงจรในระบบจำหน่ายไฟฟ้า [1]

จากรูปที่ 2.1 แสดงตำแหน่งการติดตั้งอุปกรณ์จำกัดกระแสลัดวงจรในระบบจำหน่ายไฟฟ้า ในตำแหน่ง A จะช่วยลดกระแสลัดวงจรที่จะทำให้เกิดความเสียหายกับหม้อแปลง บรรเทาสถานะแรงดันตกในบัสแรงดันสูงหม้อแปลงสามารถรองรับความต้องการใช้ไฟฟ้าที่เพิ่มขึ้นบนบัสแรงดันปานกลางได้ ในตำแหน่ง B เมื่อเกิดลัดวงจรในบัสใดบัสหนึ่ง จะช่วยคงแรงดันในบัสที่ไม่ได้เกิดลัดวงจร ในตำแหน่ง C ช่วยป้องกันความเสียหายจากกระแสลัดวงจรเพิ่มขึ้น กับอุปกรณ์ที่รับภาระมาก อีกทั้งระบบหรืออุปกรณ์ที่ยากต่อการเปลี่ยนแปลง เช่น สายไฟฟ้าใต้ดิน หรือ หม้อแปลงไฟฟ้าที่อยู่ห้องใต้ดิน เป็นต้น

อุปกรณ์จำกัดกระแสลัดวงจรควรมีคุณสมบัติดังต่อไปนี้[1]

1. มีค่าอิมพีแดนซ์ต่ำหรือเท่ากับศูนย์ระหว่างการทำงานในสภาวะปกติ (มีแรงดันตกคร่อมอุปกรณ์ใกล้เคียงศูนย์)
2. มีกำลังไฟฟ้าสูญเสียต่ำทั้งในสภาวะปกติและในสภาวะจำกัดกระแสลัดวงจร
3. สามารถจำกัดระดับของกระแสลัดวงจรให้สอดคล้องกับค่าที่อุปกรณ์ป้องกันระบบไฟฟ้าสามารถทนได้
4. เปลี่ยนสภาวะการทำงานจากสภาวะปกติสู่สภาวะมีกระแสลัดวงจรได้อย่างรวดเร็ว (สามารถจำกัดกระแสลัดวงจรได้ตั้งแต่ไซเคิลแรกของกระแสลัดวงจร)
5. มีการฟื้นตัวที่รวดเร็วขณะกลับเข้าสู่สภาวะปกติอีกครั้งเมื่อกระแสลัดวงจรสิ้นสุดลง
6. ไม่มีผลกระทบกับอุปกรณ์อื่นในระบบไฟฟ้า เช่น ระบบรีเลย์ป้องกัน
7. มีความน่าเชื่อถือสูง เมื่ออุปกรณ์ทำงานผิดพลาดในการทำงาน ต้องไม่ส่งผลร้ายแรงต่อระบบไฟฟ้า



รูปที่ 2.2 อุปกรณ์จำกัดกระแสประเภทต่างๆ

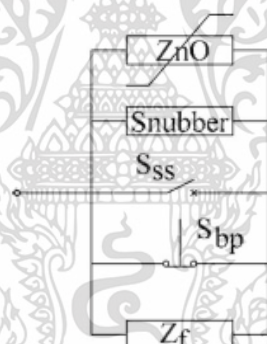
จากรูปที่ 2.2 อุปกรณ์จำกัดกระแสลัดวงจรสามารถแบ่งได้ตามลักษณะของอิมพีแดนซ์ในตัวอุปกรณ์ คือแบบ Passive และแบบ Active ซึ่งแบบ Passive นั้นคือการเปลี่ยนแปลงอิมพีแดนซ์ของระบบไปอย่างถาวรทั้งในสภาวะปกติและสภาวะลัดวงจร จึงควรมีการคิดอย่างรอบคอบก่อนนำมาใช้ เช่นวิธี Basic Element คือการอนุกรม Current Limiting Reactor ไปกับระบบในจุดที่ต้องการ ซึ่งเป็นการเพิ่มค่ารีแอกแตนซ์ให้กับระบบ วิธี Networks splitting คือการลดการเชื่อมต่อแบบขนาน เช่นการแยกบัสเพื่อให้ค่าอิมพีแดนซ์ระบบค่าเพิ่มขึ้นแต่หากบัสนั้นไม่สามารถแยกได้จะมีค่าใช้จ่ายสูงสำหรับบัสชุดใหม่ ส่วนแบบ Active คืออิมพีแดนซ์ของอุปกรณ์สามารถเปลี่ยนแปลงเมื่อเกิดการลัดวงจร เช่น Super conducting จะใช้คุณสมบัติของตัวนำยิ่งยวดที่มีค่าความต้านทานเป็นศูนย์เมื่อมีอุณหภูมิอยู่ที่จุดวิกฤต แต่หากค่ากระแสหรือสนามแม่เหล็กเกินค่าวิกฤต ตัวนำยิ่งยวดจะเปลี่ยนสถานะเป็นมีค่าความต้านทานเพื่อจำกัดกระแสลัดวงจร ปัจจุบันมีงานการใช้งานอยู่ที่ 145kV อุปกรณ์จำกัดกระแสอีกประเภทที่น่าสนใจและเหมาะสมกับรับแรงดันปานกลางคือ อุปกรณ์จำกัดกระแสลัดวงจรชนิดใช้สวิตช์เซมิคอนดักเตอร์ (Solid-state FCL, SSFCL) ซึ่งปัจจุบันอุปกรณ์จำกัดกระแส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ลัดวงจรชนิดตัวนำยิ่งยวดและชนิดใช้สวิตช์โซลิดสเตทกำลังเป็นที่สนใจและนิยมในการนำมาใช้งานจริง และการออกแบบพัฒนา แต่ด้วยเทคโนโลยีของตัวนำยิ่งยวด (Superconductor) ยังเป็นวัสดุที่ออกแบบและควบคุมการทำงานได้ยาก อีกทั้งยังมีค่าใช้จ่ายสูง ทำให้เห็นการนำมาใช้งานในระบบแรงดันสูงเป็นส่วนมาก ส่วนอุปกรณ์จำกัดกระแสลัดวงจรชนิดใช้สวิตช์โซลิดสเตทนั้น ด้วยความสามารถในการทนแรงดันของสวิตช์โซลิดสเตท เช่น SCR, GTO, GCT และ IGBT ในปัจจุบันยังไม่สูงพอที่จะรับแรงดันของระบบไฟฟ้าแรงสูงได้ ทำให้อุปกรณ์จำกัดกระแสลัดวงจรชนิดใช้สวิตช์โซลิดสเตท จะถูกประยุกต์ใช้ในระดับระบบไฟฟ้าแรงดันต่ำถึงแรงดันปานกลางเป็นส่วนมากเนื่องจากออกแบบและควบคุมการทำงานได้ง่ายกว่า มีความน่าเชื่อถือสูง ควบคุมความร้อนได้ง่าย สามารถต่อเป็นชุดให้มีพิกัดที่สูงขึ้น

2.2 อุปกรณ์จำกัดกระแสลัดวงจรแบบสวิตช์อนุกรม (Series Switch-Type FCL)

อุปกรณ์จำกัดกระแสประเภทนี้ประกอบด้วย สวิตช์ที่ต่ออนุกรมไปกับระบบไฟฟ้าซึ่งสามารถแทนด้วยอุปกรณ์สวิตช์ต่างๆ ในสภาวะปกติกระแสไหลจะไหลผ่านสวิตช์ (S_{SS}) เมื่อเกิดลัดวงจรสวิตช์จะเปิดวงจรทำให้กระแสลัดวงจรไหลผ่านรีซิสเตอร์ (Z_f) โดยมีวาร์ริสเตอร์ (Z_{nO}) ต่อขนานกับอุปกรณ์เพื่อป้องกันแรงดันเกินที่เกิดขึ้นที่ตัวสวิตช์ ส่วนวงจรสแนบเบอร์จะช่วยลด dv/dt ขณะที่สวิตช์ทำงาน แสดงดังรูปที่ 2.3

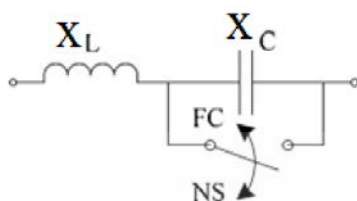


รูปที่ 2.3 อุปกรณ์จำกัดกระแสแบบสวิตช์อนุกรม

เนื่องจากการจำกัดการลัดวงจรโดยให้ผ่านรีซิสเตอร์นั้นมีปัญหาจากความร้อนที่เกิดขึ้น จึงนิยมแทนด้วยรีแอคเตอร์[1]

2.3 อุปกรณ์จำกัดกระแสลัดวงจรแบบวงจรรีโซแนนซ์ (Resonance-Type FCL)

เป็นการใช้หลักการวงจรรีโซแนนซ์ ในภาวะปกติจะออกแบบให้อิมพีแดนซ์ $X_L = X_C$ แสดงดังรูปที่ 2.4 อิมพีแดนซ์รวมจึงเป็นศูนย์เพื่อให้กระแสไหลตลไหลผ่าน เมื่อเกิดลัดวงจร คาปาซิเตอร์จะถูกปลดออกจากวงจรด้วยสวิตช์โซลิดสเตท ทำให้กระแสลัดวงจรถูกจำกัดด้วย รีแอคเตอร์เท่านั้น



รูปที่ 2.4 อุปกรณ์จำกัดกระแสแบบวงจรรีโซแนนซ์

ข้อดีของอุปกรณ์จำกัดกระแสชนิดนี้คือมีประสิทธิภาพและความน่าเชื่อถือสูง ลดภาระการจัดการกับความร้อนของอุปกรณ์ อย่างไรก็ตามการทำงานโดยใช้หลักการรีโซแนนซ์ยังคงทำให้เกิดแรงดันแกว่งที่มีค่ายอดสูงบนอุปกรณ์จำกัดกระแส มากกว่านั้นคาปาซิเตอร์แรงดันที่นำมาใช้นั้นมีขนาดใหญ่ ราคาสูง และต้องสามารถปรับค่าได้อย่างแม่นยำ อุปกรณ์สวิตช์นั้นจะรับกระแสลัดวงจรตลอดเวลาทำให้ต้องใช้อุปกรณ์สวิตช์ที่มีพิกัดกระแสสูง

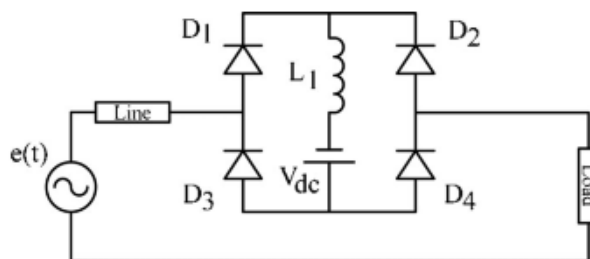
ปัจจุบันมีการออกแบบและทดสอบอุปกรณ์จำกัดกระแสแบบวงจรรีโซแนนซ์ ขนาด 23kV/400A กับระบบจำหน่ายซึ่งสามารถจำกัดกระแสลัดวงจรได้ แต่เกิดเฟโอโรเรโซแนนซ์ขึ้นที่รีแอคเตอร์ และเกิดความผิดพลาดของลูกคลื่นในสภาวะปกติ [5]

2.4 อุปกรณ์จำกัดกระแสลัดวงจรแบบบริดจ์ (Bridge-Type FCL)

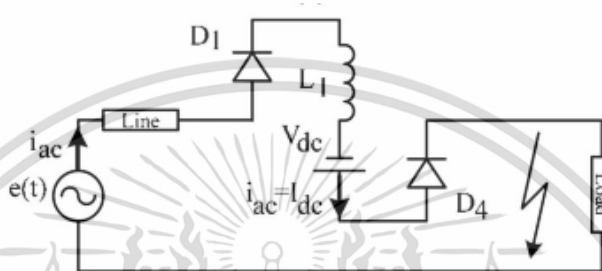
อุปกรณ์จำกัดกระแสลัดวงจรแบบบริดจ์นั้นมีลักษณะการทำงานคล้ายกับแบบสวิตช์อนุกรม ซึ่งพื้นฐานจะประกอบด้วยสวิตช์สารกึ่งตัวนำ ต่อเป็นวงจรบริดจ์และมีรีแอคเตอร์ต่ออนุกรมกับระบบเพื่อจำกัดกระแส โครงสร้างของอุปกรณ์จำกัดกระแสแบบบริดจ์นั้นถูกนำเสนอครั้งแรกเมื่อปี ค.ศ. 1980 [6] และมีการพัฒนางจรเป็นรูปแบบต่างๆ

2.4.1 อุปกรณ์จำกัดกระแสลัดวงจรแบบบริดจ์ รีแอคเตอร์เดี่ยว (Single-Rectifier Bridge FCL) [7]

เป็นวงจรพื้นฐานเริ่มต้นของการนำวงจรบริดจ์มาประยุกต์ใช้กับอุปกรณ์จำกัดกระแสลัดวงจร ประกอบด้วยวงจรบริดจ์ไดโอด (D1-D4) รีแอคเตอร์ (L1) และแหล่งจ่ายดีซีไบอัส (V_{dc}) แสดงดังรูปที่ 2.5



รูปที่ 2.5 อุปกรณ์จำกัดกระแสลัดวงจรแบบบริดจ์ รีแอกเตอร์เดี่ยว

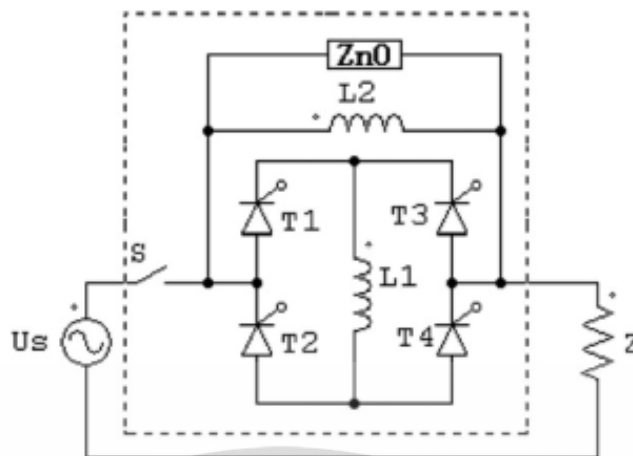


รูปที่ 2.6 อุปกรณ์จำกัดกระแสลัดวงจรแบบบริดจ์ รีแอกเตอร์เดี่ยว ในสภาวะลัดวงจร

ก่อนเริ่มสตาร์ทอุปกรณ์ แหล่งจ่ายดีซีจะชาร์จรีแอกเตอร์ L_1 ให้กระแสสูงกว่าค่ายอดของการแสไหลดก่อน เมื่ออุปกรณ์ต่อเข้าระบบไดโอดจะนำกระแสเต็มคลื่น เมื่อเกิดลัดวงจรกระแสจะสูงกว่ากระแสแหล่งจ่ายดีซี รีแอกเตอร์ดีซีจะถูกสวิตช์เข้าระบบอัตโนมัติและจำกัดทันทีภายในครึ่งไซเคิลแรก ครึ่งไซเคิลต่อมาการแสลัดวงจรจะถูกจำกัดด้วยรีแอกเตอร์ L_1 ดังรูปที่ 2.6 ข้อดีคือไม่จำเป็นต้องมีวงจรควบคุมสวิตช์และวงจรตรวจจับกระแสลัดวงจร ข้อเสียของอุปกรณ์ชนิดนี้คือ รีแอกเตอร์จะมีความร้อนสูงขณะเกิดลัดวงจร เนื่องจากต้องรับกระแสลัดวงจรตลอดเวลา เมื่อระบบขจัดการลัดวงจรออกแล้วอุปกรณ์เข้าสู่สภาวะปกติอีกครั้ง แต่พลังงานจากกระแสลัดวงจรในรีแอกเตอร์ดีซีนั้นยังคงมีอยู่ ทำให้รีแอกเตอร์นั้นไม่พร้อมที่รับการลัดวงจรซ้ำต่อเนื่อง หรืออาจเกิดความเสียหายที่รีแอกเตอร์ดีซีได้

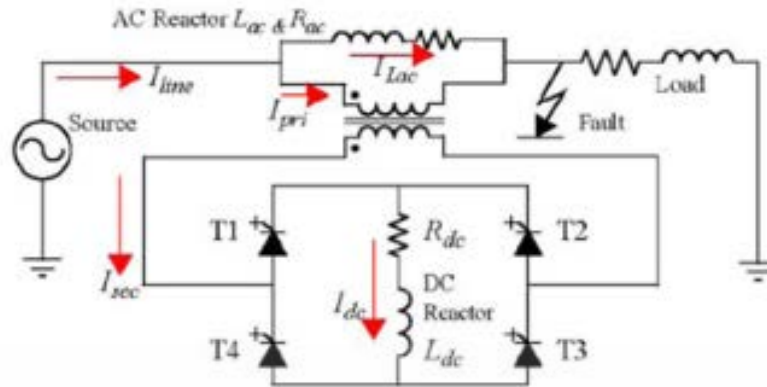
2.4.2 อุปกรณ์จำกัดกระแสลัดวงจรแบบบริดจ์ สองรีแอกเตอร์ (Two-Reactor SCR Bridge FCL) [8]

อุปกรณ์จำกัดกระแสลัดวงจรชนิดนี้ในหนึ่งเฟสจะประกอบด้วยไทริสเตอร์บริดจ์ (T1-T4) รีแอกเตอร์ดีซี (L_1) และรีแอกเตอร์เอซี (L_2) โดยมีวาร์ริสเตอร์ (Z_{nO}) ต่อขนานกับอุปกรณ์แสดงดังรูปที่ 2.7

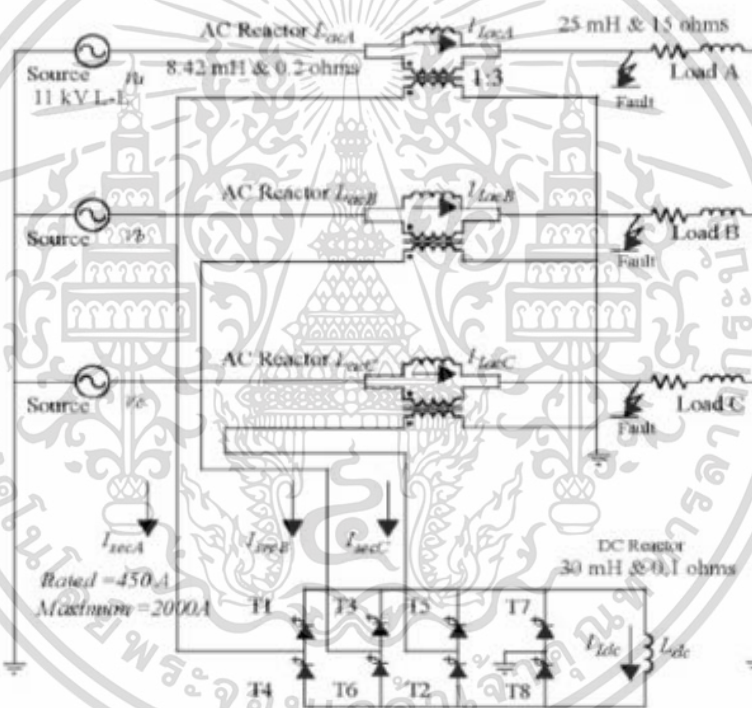


รูปที่ 2.7 อุปกรณ์จำกัดกระแสลัดวงจรแบบบริดจ์ สองรีแอคเตอร์

ก่อนเริ่มสตาร์ทอุปกรณ์ รีแอคเตอร์ดีซีจะถูกชาร์จ ให้กระแสสูงกว่าค่ายอดของการแสโหลด ก่อนซึ่งอาจใช้วงจรแหล่งจ่ายดีซีต่อขนานกับรีแอคเตอร์เอซี ในสภาวะปกติ ไทริสเตอร์จะนำกระแส เต็มคลื่นเสมือนลัดวงจรเพื่อให้กระแสไหลผ่านรีแอคเตอร์ดีซี จะมีกระแสส่วนน้อยที่ไหลผ่านรี แอคเตอร์เอซี เมื่อตรวจพบกระแสลัดวงจรวงจรควบคุมจะทำให้ไทริสเตอร์ T1,T2 ไม่นำกระแส ทำให้กระแสลัดวงจรถูกบังคับให้ไหลผ่าน รีแอคเตอร์เอซี กระแสลัดวงจรจะถูกจำกัดด้วยรีแอคเตอร์เอซี เท่านั้น ส่วนไทริสเตอร์ T3,T4 นั้นยังคงนำกระแสต่อไปในลักษณะไหลวน (Free-Wheeling) เพื่อลด กระแสลัดวงจรที่รีแอคเตอร์ดีซีได้รับมาในช่วงลูกคลื่นแรกของกระแสลัดวงจร เมื่อกระแสลัดวงจรถูก ขจัดออกจากระบบไป ไทริสเตอร์ T1-T4 จะกลับมานำกระแสเต็มคลื่นอีกครั้ง ข้อดีของอุปกรณ์ ประเภทนี้คือรีแอคเตอร์ดีซีนั้นได้รับกระแสลัดวงจรแค่ครึ่งไซเคิลแรกเท่านั้นทำให้เกิดความเครียดของ กระแสเล็กน้อย เนื่องจากกระแสลัดวงจรจะไหลผ่านรีแอคเตอร์เอซีเป็นส่วนใหญ่ ทำให้อุปกรณ์ประเภทนี้ สามารถทนต่อสภาวะลัดวงจรได้นานกว่า รีแอคเตอร์เอซีมีขนาดเล็กและไม่จำเป็นต้องมีระบบหล่อ เย็น แต่ข้อเสียคือความสามารถในการทนแรงดันของอุปกรณ์สวิตช์ ซึ่งมีพิกัดที่จำกัดหากต้องการ ประยุกต์ใช้อุปกรณ์จำกัดกระแสลัดวงจรประเภทนี้ในระดับแรงดันปานกลางถึงแรงดันสูงจึงมีการ ออกแบบพัฒนาใหม่ในลักษณะการต่อผ่านหม้อแปลงเพื่อลดระดับแรงดันให้สามารถใช้อุปกรณ์สวิตช์ ที่มีจำหน่ายในเชิงพาณิชย์ ณ ปัจจุบันได้ แสดงดังรูปที่ 2.8 และ 2.9 [9]



รูปที่ 2.8 อุปกรณ์จำกัดกระแสลัดวงจรแบบบริดจ์ สองรีแอคเตอร์ ต่อผ่านหม้อแปลงระบบหนึ่งเฟส[9]



รูปที่ 2.9 อุปกรณ์จำกัดกระแสลัดวงจรแบบบริดจ์ สองรีแอคเตอร์ ต่อผ่านหม้อแปลงระบบสามเฟส[9]

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ขนาดของรีแอกเตอร์เอซี L_a สำหรับใช้ในการจำกัดกระแสลัดวงจรสามารถคำนวณได้จากระดับกระแสลัดวงจรที่ยอมให้ผ่านได้กับค่าอิมพีแดนซ์ของรีแอกเตอร์เอซี ดังสมการต่อไปนี้[10]

$$\begin{aligned} X_L &= \frac{U_n}{I_{SC}} \\ \omega L_a &= \frac{U_n}{I_{SC}} \\ L_a &= \frac{U_n}{\omega I_{SC}} \end{aligned} \quad (2.1)$$

เมื่อ U_n คือแรงดันเฟสของระบบ ω คือความถี่เชิงมุม ส่วน I_{SC} คือกระแสลัดวงจรที่ยอมให้ผ่านได้

เมื่อพิจารณาถึงกระแสที่เพิ่มที่เพิ่มขึ้นในรีแอกเตอร์ดีซี ในสภาวะลัดวงจร กรณีที่เลวร้ายที่สุดภายในเวลาครึ่งไซเคิลแล้ว จะได้ความสัมพันธ์ระหว่าง Δi_m ซึ่งเป็นค่าของกระแสที่เพิ่มขึ้นในรีแอกเตอร์ดีซีเมื่อเกิดลัดวงจร และค่าความเหนี่ยวนำของรีแอกเตอร์ดีซี L_d ซึ่งสามารถคำนวณหาค่า i_m ได้จากสมการ

$$\begin{aligned} \Delta i_m &= \frac{1}{L} \int_0^{T/2} U_{lm} \sin \omega t dt \\ &= \frac{U_{lm}}{\omega L} (-\cos \omega t) \Big|_0^{T/2} \\ &= \frac{U_{lm}}{\omega L} (-(\cos \pi - \cos 0)) \\ &= \frac{U_{lm}}{\omega L} (-(-1 - 1)) \\ \Delta i_m &= \frac{2U_{lm}}{\omega L} \end{aligned} \quad (2.2)$$

เมื่อ U_{lm} คือค่าสูงสุดของแรงดันที่ตกคร่อมรีแอกเตอร์ดีซีสูงสุดที่สามารถเป็นไปได้ และ I_m คือกระแสที่ไหลเข้ารีแอกเตอร์ดีซีในสภาวะคงตัว เพื่อให้ได้ขนาดของ L_d ที่น้อยที่สุด ค่าของรีแอกเตอร์ดีซีควรออกแบบให้มีพลังงานสะสมในตัวน้อยที่สุด พลังงานสะสมในรีแอกเตอร์ดีซีขณะเกิดสภาวะลัดวงจรแสดงดังสมการต่อไปนี้

$$E = \frac{1}{2} L_d [I_m + \Delta i_m]^2 \quad (2.3)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หากนำสมการที่ 2.2 แทนในสมการ 2.3 แล้วทำการหาอนุพันธ์เพื่อหาค่าวิกฤตที่มีค่าต่ำสุด เพื่อให้ได้ L_d ที่ถูกออกแบบให้มีพลังงานสะสมในตัวน้อยที่สุดและมีขนาดเล็กที่สุดด้วยดังต่อไปนี้

$$E = \frac{1}{2} L_d \left[I_m + \frac{2U_{lm}}{\omega L_d} \right]^2$$

$$E = \frac{1}{2} L_d \left[I_m^2 + \frac{4I_m U_{lm}}{\omega L_d} + \frac{4U_{lm}^2}{\omega^2 L_d^2} \right]$$

$$E = \frac{1}{2} L_d I_m^2 + \frac{2I_m U_{lm}}{\omega} + \frac{4U_{lm}^2}{\omega^2 L_d}$$

$$\frac{dE}{dt} = \frac{1}{2} I_m^2 + \frac{2U_{lm}^2}{\omega^2} \frac{d\left(\frac{1}{L_d}\right)}{dL_d} = 0$$

$$0 = \frac{1}{2} I_m^2 - \frac{2U_{lm}^2}{\omega^2 L_d^2}$$

$$L_d^2 = \frac{4U_{lm}^2}{\omega^2 I_m^2}$$

$$L_d = \frac{2U_{lm}}{\omega I_m}$$

(2.4)

จากสมการที่ 2.2 และ 2.4 ซึ่งจัดรูปใหม่ จะเห็นว่ากรอกแบบรีแอกเตอร์ดีซีนั้นควรออกแบบให้ $I_m = i_m$ นั่นคือกระแสที่ไหลเข้ารีแอกเตอร์ดีซีภายในเวลาครึ่งไซเคิลหลังจากเกิดการลัดวงจรได้เพิ่มขึ้นเป็นสองเท่าของสภาวะคงตัว ซึ่งสามารถสรุปการออกแบบค่าพารามิเตอร์ของรีแอกเตอร์ดีซีของวงจรบริดจ์นั้น ไม่ได้ขึ้นอยู่กับระดับของกระแสลัดวงจรที่ยอมให้เกิดขึ้นได้

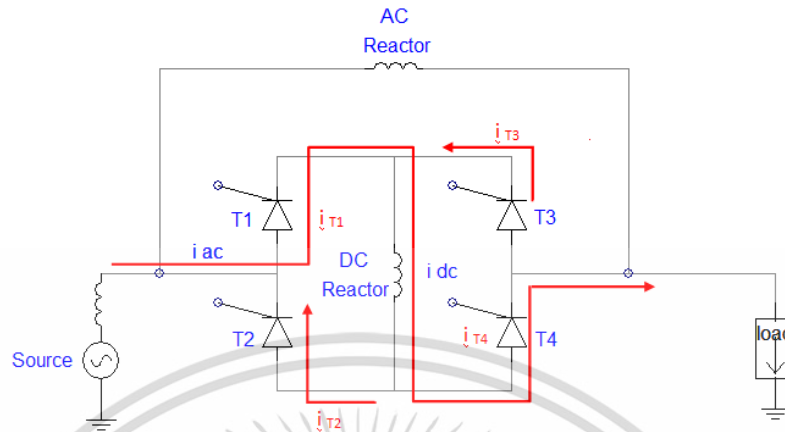
2.5 แนวทางการควบคุม

เมื่ออุปกรณ์เริ่มทำงานเริ่มต้น อุปกรณ์สวิตซ์ในวงจรบริดจ์อาจแทนด้วย ไทริสเตอร์เอสซีอาร์ ทั้งสี่ตัว T1-T4 จะทำงานในโหมดเรียงกระแสเต็มคลื่นที่มุมศูนย์องศาตลอดเวลา ดังรูปที่ 2.10 และ 2.11 กระแสจะไหลเข้าบริดจ์และซาร์จรีแอกเตอร์เอซี จนกระแสในรีแอกเตอร์ดีซีอิ่มตัว อุปกรณ์จะเข้าสู่สภาวะปกติ โดยกรณี $i_{ac} > 0$ กระแส i_{T1} , $i_{T4} = i_{ac}$ ส่วน i_{T2} , $i_{T3} = i_{dc} - |i_{ac}|$ กรณี $i_{ac} < 0$ กระแส i_{T2} , $i_{T3} = i_{ac}$ ส่วน i_{T1} , $i_{T4} = i_{dc} - |i_{ac}|$ เมื่อมีการลัดวงจรเกิดขึ้นและวงจรตรวจพบกระแสเกินจากการลัดวงจร ตัวควบคุมของวงจรบริดจ์จะปลดและแยกรีแอกเตอร์ดีซีออกมาจากระบบไฟฟ้าเพื่อปล่อยให้รีแอกเตอร์เอซีทำหน้าที่จำกัดกระแสลัดวงจรเท่านั้น โดยแนวทางการควบคุมสามารถทำได้สองวิธีคือการให้กระแสของรีแอกเตอร์ดีซีไหลวนอิสระ (Freewheeling) และการคืนพลังงานกลับสู่ระบบ (Inversion control) โดยวิธีการคืนพลังงานกลับสู่ระบบนั้นสามารถทำให้กระแสใน

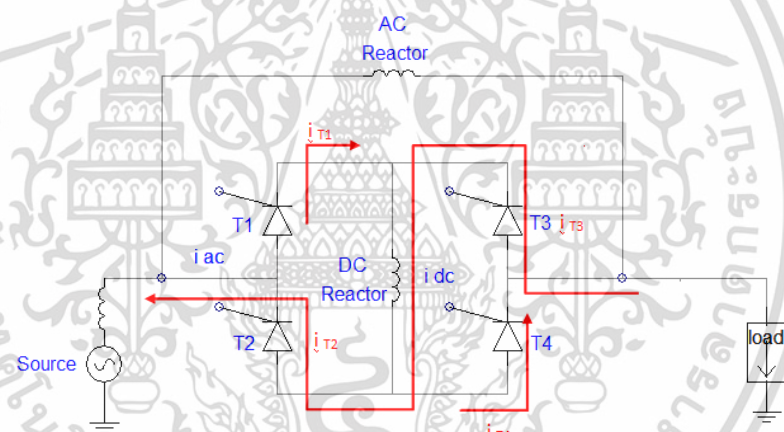
เอกสารนี้เป็นเอกสารลิขสิทธิ์ในวาระสำหรับการใช้งานเพื่อการศึกษ เท่านั้น เมื่อผู้ยู่ขาดเห็นไปใช้ประโยชน์ด้านการศึกษา

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รีแอกเตอร์ดีซีลดลงได้รวดเร็วกว่า ทำให้มีระยะเวลาการฟื้นตัวที่สั้นกว่าเมื่ออุปกรณ์นั้นกลับเข้าสู่สภาวะปกติอีกครั้ง



รูปที่ 2.10 อุปกรณ์จำกัดกระแสลัดวงจรแบบบริดจ์ในสภาวะทำงานปกติ เมื่อ $i_{ac} > 0$

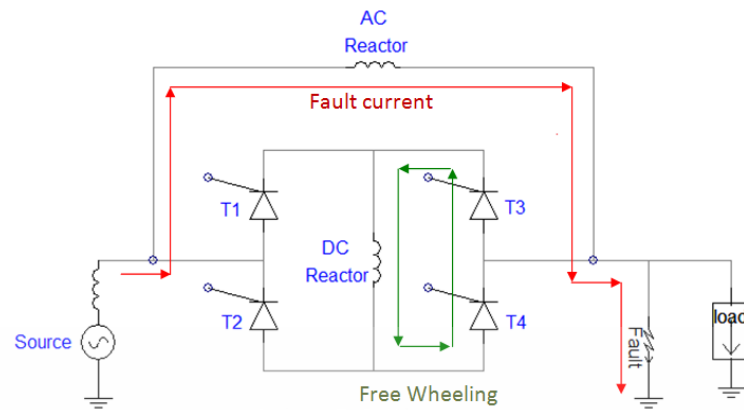


รูปที่ 2.11 อุปกรณ์จำกัดกระแสลัดวงจรแบบบริดจ์ในสภาวะทำงานปกติ เมื่อ $i_{ac} < 0$

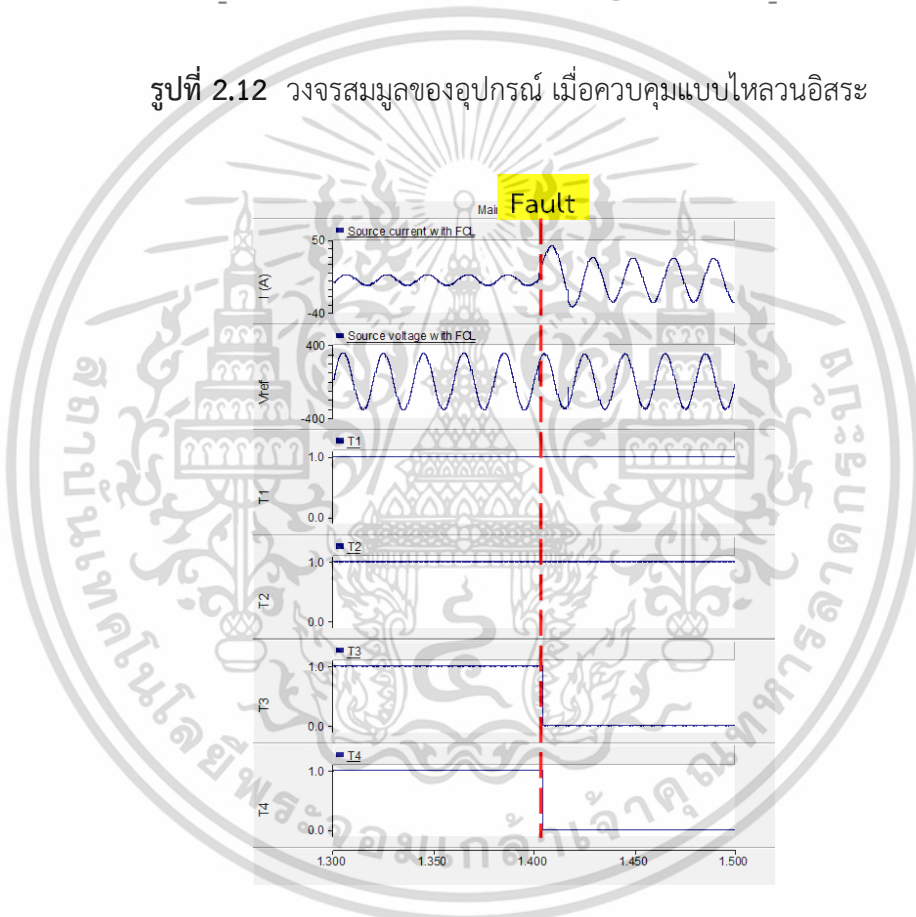
2.5.1 การควบคุมแบบไหลวนอิสระ (Freewheeling)

การควบคุมแบบไหลวนอิสระคือเมื่อเกิดตรวจพบกระแสเกินจากการลัดวงจรขึ้น สัญญาณเกทของไทรสเตอร์ T1 และ T2 ดังรูปที่ 2.12 และ 2.13 จะถูกปลดออก ให้กระแสลัดวงจรไหลผ่านรีแอกเตอร์เอซี ส่วนเกทไทรสเตอร์ T3 และ T4 ยังคงนำกระแสต่อไปเพื่อให้กระแสลัดวงจรที่ค้างอยู่ในรีแอกเตอร์ดีซีนั้นลดลงด้วยความต้านทานภายในของรีแอกเตอร์ แต่เนื่องจากความต้านทานนี้มีค่าน้อยมาก ดังนั้นการลดลงของกระแสจึงใช้เวลาานาน ทำให้เกิดความร้อนขึ้นที่รีแอกเตอร์ดีซี กรณีที่กระแสลัดวงจรถูกขจัดออกจากระบบแล้ว อุปกรณ์กลับเข้าสู่สภาวะปกติอีกครั้งรีแอกเตอร์ดีซีจะไม่สามารถรับกระแสลัดวงจรที่อาจเกิดขึ้นซ้ำ เมื่อพิจารณาปัจจัยดังกล่าว แนวทางการควบคุมนี้จึงไม่ถูกนำไปใช้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.12 วงจรสมมูลของอุปกรณ์ เมื่อควบคุมแบบไหลวนอิสระ



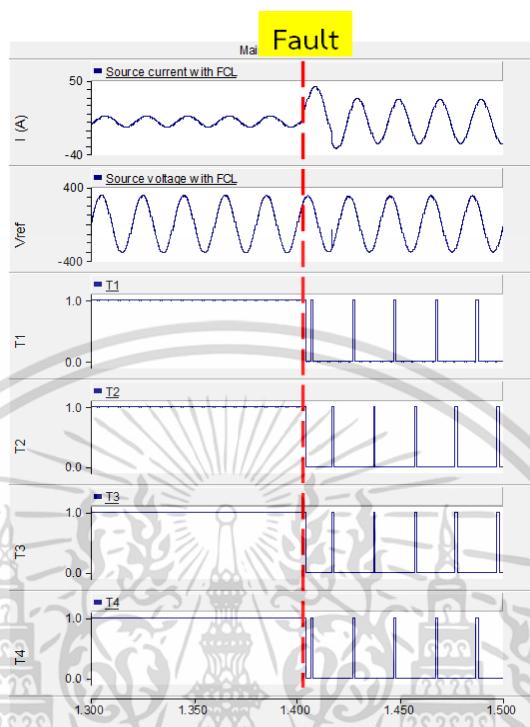
รูปที่ 2.13 สัญญาณเกทที่ควบคุมไทรสเตอร์ T1-T4 แบบไหลวนอิสระ ในสภาวะลัดวงจร

2.5.2 การควบคุมแบบคืนพลังงานกลับสู่ระบบ (Inversion control)

การควบคุมแบบคืนพลังงานกลับสู่ระบบ คือการทำให้วงจรบริดจ์คือพลังงานภายในรีแอคเตอร์ ดีซีกลับสู่ระบบในสถานะที่มีการลัดวงจรเกิดขึ้น โดยการปรับมุมนำกระแสของสัญญาณเกทไทรสเตอร์ ทั้งสี่ของวงจรบริดจ์ให้สูงกว่า $\pi/2$ ดังรูปที่ 2.14 ผลที่ตามมาคือกระแสที่อยู่ในรีแอคเตอร์ดีซีจะ ลดลงอย่างรวดเร็วจนเป็นศูนย์ ช่วยไม่ให้เกิดความร้อนที่รีแอคเตอร์ดีซี และอุปกรณ์พร้อมที่จะรับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กระแสลัดวงจรอีกครั้งในทันทีเมื่ออุปกรณ์กลับมาทำงานในสภาวะปกติ เมื่อพิจารณาแล้ว วิทยานิพนธ์เล่มนี้จึงเลือกใช้แนวทางควบคุมนี้ในการจำลองการทำงาน



รูปที่ 2.14 สัญญาณเกทที่ควบคุมไทรสเตอร์ T1-T4 แบบคืนพลังงานกลับสู่ระบบ ในสภาวะลัดวงจร

เพื่อป้องกันความล้มเหลวของการคอมมิวเทต (Commutation failure) ในช่วงแรกของการคืนพลังงาน ต้องกำหนดมุมนำกระแสของไทรสเตอร์ในการคืนพลังงานกลับสู่ระบบให้น้อยกว่าค่า α_{\max} ซึ่งเป็นมุมนำกระแสสูงสุดของไทรสเตอร์ โดยไม่เกิดความล้มเหลวของการคอมมิวเทต สามารถคำนวณได้จากสมการดังต่อไปนี้

$$\alpha_{\max} = \cos^{-1} \left(\frac{2X_c I_{Ld}}{U_{lm}} - 1 \right) \quad (2.5)$$

เมื่อ X_c คือค่าอิมพีแดนซ์ทางต้านเอซีซึ่งในที่นี้คือค่าความต้านทานภายในของรีแอคเตอร์เอซีซึ่งสามารถวัดได้ ส่วน I_{Ld} กระแสที่ไหลในรีแอคเตอร์ดีซีโดยกำหนดให้มีค่ามากกว่า และ U_{lm} คือแรงดันดีซีสูงสุดที่เป็นไปได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3

การออกแบบอุปกรณ์จำกัดกระแสลัดวงจร สำหรับระบบแรงดันปานกลาง

3.1 บทนำ

ในบทนี้จะกล่าวถึงการสร้างแบบจำลองของอุปกรณ์จำกัดกระแสลัดวงจรชนิดวงจรบริดจ์แบบหลายเซลล์ สำหรับระบบแรงดันปานกลาง โดยจำลองการทำงานด้วยโปรแกรม PSCAD/EMTDC เพื่อศึกษาผลเมื่อนำอุปกรณ์จำกัดกระแสไปประยุกต์ใช้ในระบบแรงดันปานกลาง โดยยกตัวอย่างการติดตั้งกับผู้ผลิตไฟฟ้าขนาดเล็กมาก (Very Small Power Producer : VSPP)

3.2 การพิจารณาอุปกรณ์จำกัดกระแสลัดวงจรสำหรับระบบแรงดันปานกลาง

การไฟฟ้ากำหนดให้ผู้ผลิตไฟฟ้าขนาดเล็กมากนั้นกำลังไฟฟ้าสูงสุดมีขนาดไม่เกิน 10MVA แรงดัน 11-33kV[11] โดยวิทยานิพนธ์นี้เลือกจำลองที่แรงดัน 24kV แสดงดังรูปที่ 3.1 ดังนั้นกระแสไฟฟ้าของฟิวเตอร์จึงอยู่ที่ 240A



รูปที่ 3.1 การติดตั้งอุปกรณ์จำกัดกระแส สำหรับผู้ผลิตไฟฟ้าขนาดเล็กมาก (VSPP)

เนื่องจากข้อจำกัดของฟิวเตอร์แรงดันไฮสเตรเตอร์ เมื่อนำอุปกรณ์มาใช้ในระดับแรงดันปานกลาง โดยไม่ต้องการใช้หม้อแปลงเพื่อลดระดับแรงดัน จำเป็นต้องนำไฮสเตรเตอร์แบบบริดจ์มาต่ออนุกรมกัน เพื่อให้สามารถทนแรงดันของระบบได้ ในระบบไฟฟ้า 24kV ดังนั้นจำนวนของบริดจ์เซลล์ จะขึ้นอยู่กับค่าแรงดันตกคร่อมสูงสุดที่ไฮสเตรเตอร์สามารถทำงานได้โดยไม่เสียหาย กับค่าแรงดันตกคร่อมไฮสเตรเตอร์ในสภาวะลัดวงจร หากพิจารณาจากฟิวเตอร์ที่มีจำหน่ายในปัจจุบัน มีฟิวเตอร์สูงสุดอยู่ที่ 6.5kV ที่ฟิวเตอร์กระแส 1,100A [12] เมื่อค่าแรงดันเฟสสูงสุดอยู่ที่ 19.59kV จะต้องใช้บริดจ์เซลล์จำนวน 4 ชุดต่ออนุกรมกันเพื่อให้สามารถรับแรงดันเฟสสูงสุดได้

3.2.1 การออกแบบรีแอคเตอร์เอซี (L_a)

ค่าของรีแอคเตอร์เอซีนั้นขึ้นอยู่กับระดับของกระแสลัดวงจรที่ยอมให้เกิดขึ้นได้ I_{SC} กำหนดที่ 5 เท่าของกระแสพิคกิ้ง แรงดันตกคร่อมรีแอคเตอร์ U_n เท่ากับแรงดันเฟสของระบบเมื่อเกิดลัดวงจร ส่วนค่า ω คือความถี่เชิงมุมของระบบ $2\pi f$ ซึ่ง f ในที่นี้เป็นความถี่ระบบไฟฟ้าเท่ากับ 50Hz เมื่อแทนค่าในสมการที่ 2.1 จะได้

$$L_a = \frac{24 * 10^3}{2 * \pi * 50 * 1200} = 37mH$$

3.2.2 การออกแบบรีแอคเตอร์ดีซี (L_d)

ค่าของรีแอคเตอร์ดีซีสามารถคำนวณได้จากจากสมการที่ 2.4 โดย U_{lm} คือแรงดันดีซีสูงสุด กำหนดให้มีจำนวนบริดจ์สี่เซลล์ ส่วน I_m คือค่ากระแสที่ไหลเข้ารีแอคเตอร์ดีซีในสถานะคงตัวในที่นี่เลือกที่กระแสพิคกิ้งคือ 240A เมื่อแทนในสมการ 2.4 จะได้

$$L_d (total) = \frac{2 * \left(\frac{\sqrt{2} * 24 * 10^3}{\sqrt{3}} \right)}{2 * \pi * 50 * (240\sqrt{2})} = 367mH$$

$$L_d = \frac{367mH}{4} = 91mH$$

3.2.3 การออกแบบความต้านทานสร้างกระแสลัดวงจร (R_f)

กำหนดกระแสลัดวงจรมากที่สุด I_f ที่ 20 เท่าของกระแสพิคกิ้งคือ 4800A ซึ่งคิดได้จากการลัดวงจรชนิดระหว่างสาย โดยกำหนดระยะเวลาของการเกิดลัดวงจรไว้ประมาณ 110ms เนื่องจากโดยทั่วไปเซอร์กิตเบรกเกอร์จะทริปหลังจากเกิดการลัดวงจรประมาณ 5 ไซเคิล[4] ค่าความต้านทานลัดวงจรสามารถคำนวณได้จากสมการ 3.1

$$R_f = \frac{U_{L-L}}{I_f} \quad (3.1)$$

ซึ่งค่า U_{L-L} คือค่าแรงดันของระบบไฟฟ้า และ I_f คือกระแสลัดวงจรที่ต้องการสร้างขึ้น เมื่อแทนค่าในสมการที่ 3.1 จะได้

$$R_f = \frac{24 * 10^3}{4800} = 5\Omega$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2.4 การออกแบบโหลดของระบบ

กำหนดให้เป็นโหลด $R-L$ ที่มีค่าตัวประกอบกำลัง PF เท่ากับ 0.8 กระแสโหลดต่อเฟส กำหนดที่ 80 แอมป์เซ็นต์ของพิกัดเท่ากับ 190A สามารถคำนวณค่าความต้านทานและค่าความเหนี่ยวนำได้จากสมการที่ 3.2 ถึง 3.5

$$Z_{total} = \frac{U_n}{I_{Load}} \quad (3.2)$$

$$R_L = Z_{total} * \cos \theta = Z_{total} * \cos(\cos^{-1}(PF)) \quad (3.3)$$

$$X_L = Z_{total} * \sin \theta = Z_{total} * \sin(\cos^{-1}(PF)) \quad (3.4)$$

$$L = \frac{X_L}{\omega} = \frac{X_L}{2\pi f} \quad (3.5)$$

โดย Z_{total} คือค่าอิมพีแดนซ์รวมของโหลด, I_{Load} คือกระแสโหลดเท่ากับ 190A ส่วน X_L คือค่าอิมพีแดนซ์ของตัวเหนี่ยวนำ เมื่อแทนค่าต่างๆในสมการที่ 3.2 - 3.5 จะได้ขนาดของโหลด (กำหนดให้โหลดของระบบเป็น $R-L$ ต่อกัน)

$$Z_{total} = \frac{24 * 10^3}{190} = 126.32 \Omega$$

$$R_L = Z_{total} * \cos \theta = 126.32 * \cos(\cos^{-1}(0.8)) = 101.06 \Omega$$

$$X_L = Z_{total} * \sin \theta = 126.32 * \sin(\cos^{-1}(0.8)) = 96.26 \Omega$$

$$L = \frac{X_L}{\omega} = \frac{96.26}{2 * \pi * 50} = 153.7 \text{mH}$$

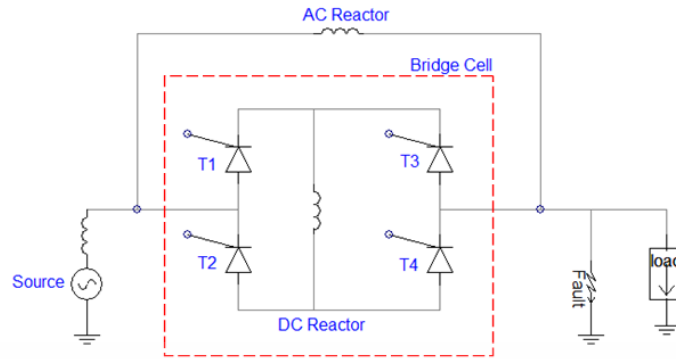
3.3 แบบจำลองการทำงานด้วยโปรแกรม PSCAD/EMTDC

จากการกำหนดและคำนวณค่าพารามิเตอร์ต่างๆ ของอุปกรณ์จำกัดกระแสชนิดวงจรถบรีดจ์แบบหลายเซลล์ทั้งหมด จะนำมาเป็นค่าพารามิเตอร์ที่ใช้ในการจำลองการทำงานด้วยโปรแกรม PSCAD/EMTDC เพื่อศึกษาการทำงานการควบคุมและวิเคราะห์สภาวะลัดวงจรของอุปกรณ์เมื่อติดตั้งและไม่ได้ติดตั้งอุปกรณ์จำกัดกระแสค่าพารามิเตอร์ต่างๆที่ใช้ในการจำลองการทำงานแสดงดังตารางที่ 3.1

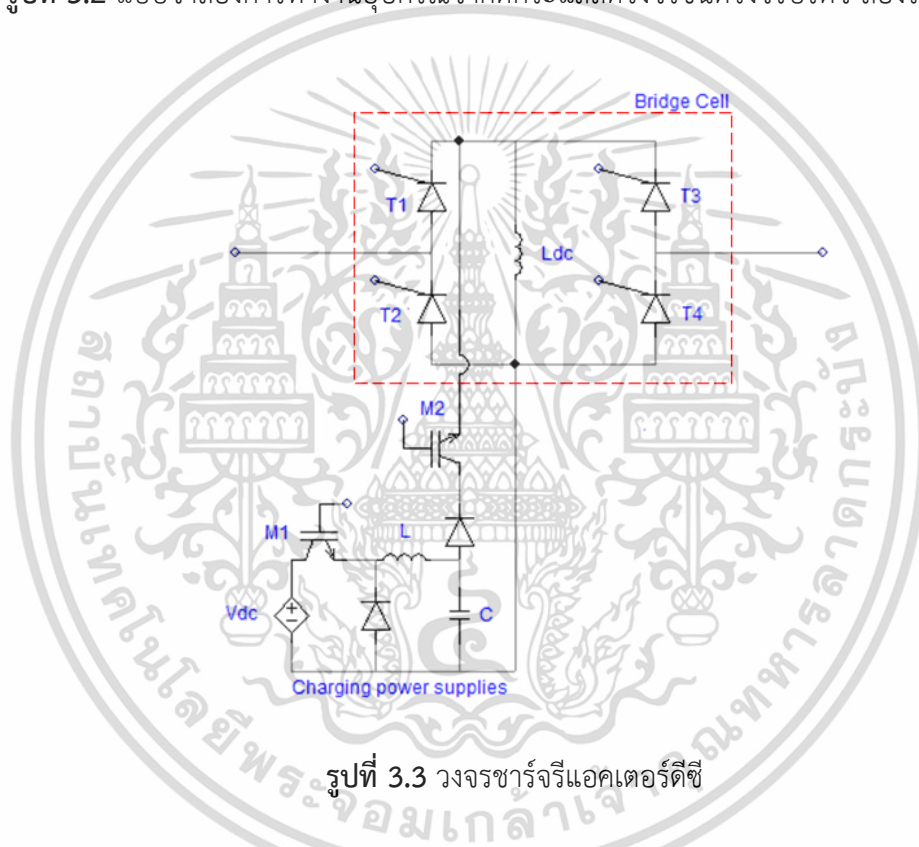
ตารางที่ 3.1 ค่าพารามิเตอร์ที่ใช้ในการจำลองการทำงาน

แรงดัน	24kV
กระแสโหลด	190A
อิมพีแดนซ์โหลด $R + jX$	58.3+j43.74Ω
ความต้านทานลัดวงจร (R_f)	5Ω
รีแอกเตอร์เอซี (L_a)	37mH
รีแอกเตอร์ดีซี (L_d) ต่อ 1 วงจรถบรีดจ์	91mH

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

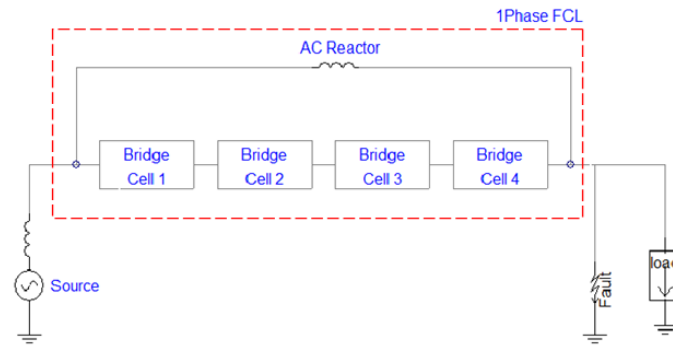


รูปที่ 3.2 แบบจำลองการทำงานอุปกรณ์จำกัดกระแสลัดวงจรชนิดวงจรถับทิศทางสองรีแอคเตอร์

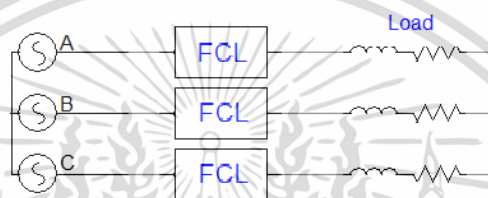


รูปที่ 3.3 วงจรชาร์จรีแอคเตอร์ดีซี

จากรูปที่ 3.3 ในทางปฏิบัติจะต่อวงจรชาร์จรีแอคเตอร์ดีซี เพื่อช่วยลดความผิดเพี้ยนของรูปคลื่นทางด้านโหลด ซึ่งวงจรชาร์จรีแอคเตอร์ดีซีจะทำงานในช่วงก่อนอุปกรณ์จำกัดกระแสลัดวงจรจะต่อเข้ากับระบบ เมื่อกระแสในรีแอคเตอร์ดีซีใกล้เคียงกับกระแสโหลดวงจรชาร์จจะถูกตัดออก ส่วนวงจรถับทิศทางก็จะเชื่อมต่อกับระบบและทำงานในโหมดเรียงกระแสต่อไป ในสภาวะลัดวงจรรีแอคเตอร์ดีซีจะถูกตัดออกจากระบบ หรือควบคุมแบบคั่นพลังงานของรีแอคเตอร์ดีซีกลับสู่ระบบ ช่วงนี้วงจรชาร์จรีแอคเตอร์จะหยุดการทำงาน เมื่อกระแสลัดวงจรถูกขจัดออกจากระบบ วงจรถับทิศทางจะกลับมานำกระแสอีกครั้งทำให้เกิดแรงดันเกินในระบบ



รูปที่ 3.4 แบบจำลองการทำงานอุปกรณ์จำกัดกระแสลัดวงจรชนิดวงจรบริดจ์แบบหลายเซลล์ สำหรับหนึ่งเฟส

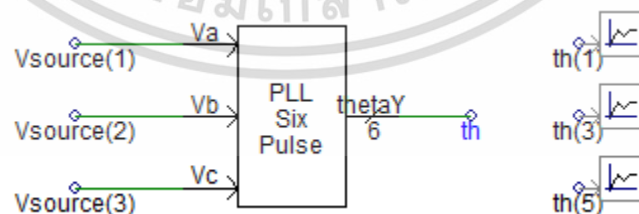


รูปที่ 3.5 แบบจำลองการทำงานอุปกรณ์จำกัดกระแสลัดวงจรชนิดวงจรบริดจ์แบบหลายเซลล์ สำหรับระบบสามเฟส

จากรูปที่ 3.2 ถึง 3.5 แสดงโครงสร้างของอุปกรณ์ที่ออกแบบให้มีจำนวนสับบริดจ์เซลล์เพื่อจำลองในระบบแรงดัน 24 kV

3.3.1 Phase-Locked Loop (PLL)

ในรูปที่ 3.6 เป็น PLL ระบบควบคุมความถี่ โดยใช้วิธีเปรียบเทียบเฟสของความถี่ทางด้านเอาต์พุต กับเฟสของความถี่อ้างอิงของสัญญาณอินพุต เพื่อสร้างสัญญาณฟันเลื่อย (th) ในการนำไปสร้างสัญญาณขับเกทไทรสเตอร์ต่อไป

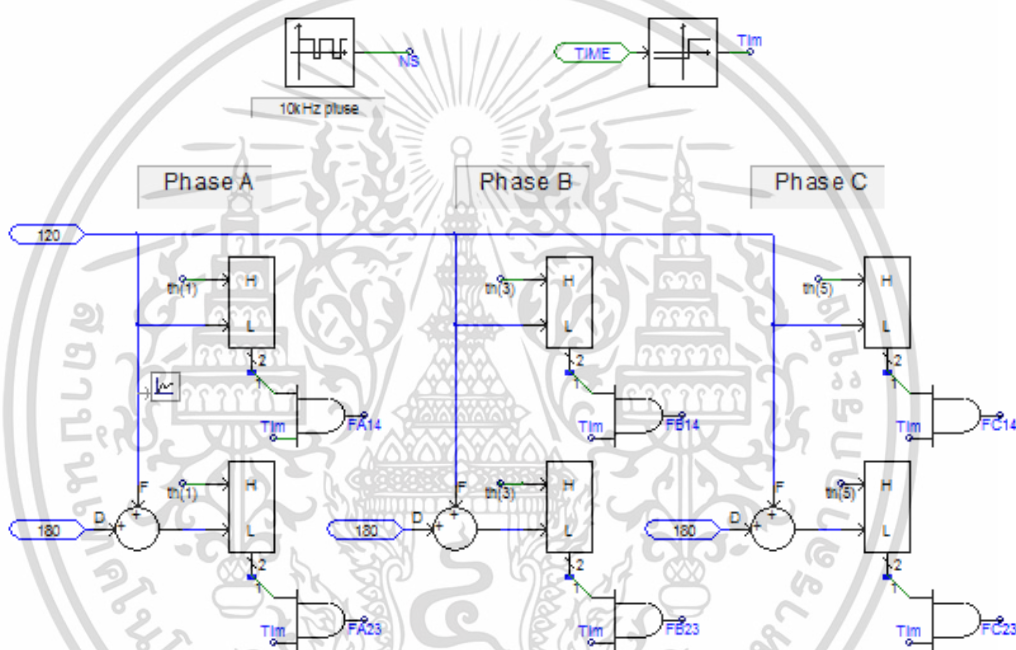


รูปที่ 3.6 Phase-Locked Loop

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.3.2 ชุดสร้างสัญญาณควบคุมเกทไทรสเตอร์ในสภาวะปกติและสภาวะลัดวงจร

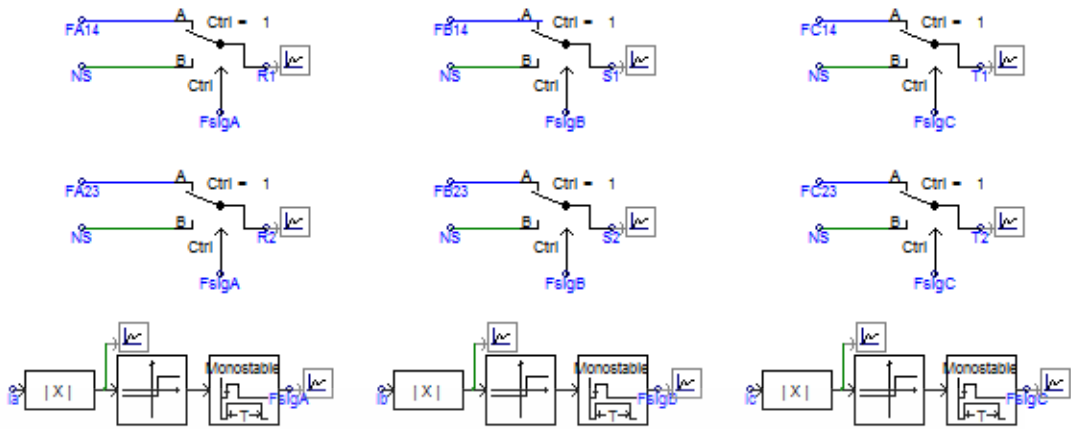
ในรูปที่ 3.7 สัญญาณควบคุมเกทนั้นจะประกอบด้วยกันสองสถานะคือสภาวะปกติ (Normal Saturation, NS) และสภาวะลัดวงจร (Fault Condition, FC) ในสภาวะปกติไทรสเตอร์ทั้งสี่ตัวจะต้องนำกระแสตลอดเวลา เพื่อเป็นการลดการสูญเสียจากการขับเกท (Gate loss) จึงแทนด้วยสัญญาณพัลส์ความถี่ 10 kHz ดิวตี้ไซเคิล 50% จาก Signal generator ส่วนในสภาวะลัดวงจรนั้นสัญญาณควบคุมเกทไทรสเตอร์จะถูกเปลี่ยนแปลงมุมนำกระแสให้สูงกว่า $\pi/2$ ซึ่งในวิทยานิพนธ์นี้เลือกใช้มุม 120 องศา โดยการใช้ Interpolated firing pulse เปรียบเทียบกับสัญญาณฟันเลื่อยที่มีมุมต่างกัน 120 องศาในแต่ละเฟส สำหรับซีกบวกและเลือนอีก 180 องศา สำหรับซีกลบ สัญญาณทั้งหมดจะผ่าน Logic And Gate เทียบกับสัญญาณ Time เพื่อให้เริ่มสตาร์ทการทำงาน



รูปที่ 3.7 ชุดสร้างสัญญาณควบคุมเกทไทรสเตอร์

3.3.3 ชุดตรวจจับกระแสลัดวงจรและเลือกโหมดการควบคุม

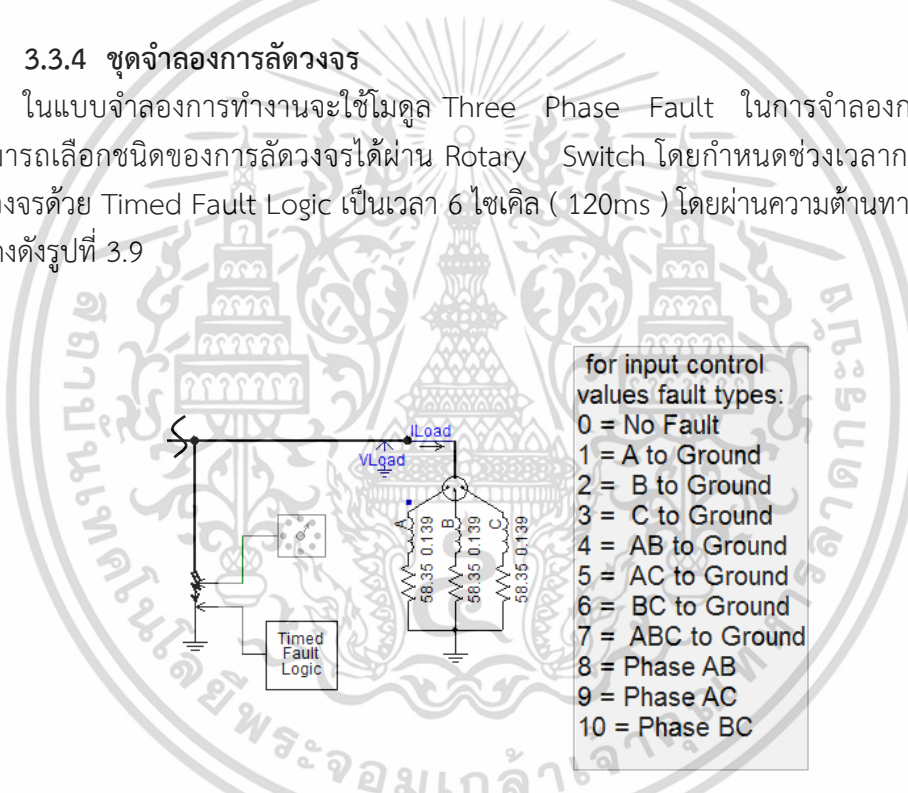
ชุดวงจรตรวจจับนั้นทำงานโดยนำกระแสทางด้านแหล่งจ่ายมาผ่าน Absolute Value เพื่อตรวจจับการเพิ่มขึ้นของระดับกระแสทั้งซีกบวกและซีกลบ จากนั้นผ่าน Comparator ซึ่งกำหนดให้มีสัญญาณเอาต์พุตเมื่อระดับกระแสนั้นสูงกว่า 5 เท่าของกระแสโหลดในสภาวะปกติ จากนั้นให้วนรอบทุกหนึ่งไมโครวินาที (20ms) ด้วย Monostable จะได้สัญญาณแสดงหากมีการลัดวงจรเกิดขึ้น เมื่อได้สัญญาณ Fsig จะนำมาใช้ในการเลือกโหมดการทำงานของสัญญาณควบคุมเกทไทรสเตอร์ โดยการใช้ Two input selector ซึ่งมีอินพุตเป็นสัญญาณควบคุมเกทในโหมดสภาวะปกติ และโหมดของสภาวะลัดวงจร จะได้สัญญาณเอาต์พุตเพื่อใช้ในการควบคุมเกทไทรสเตอร์ต่อไป แสดงดังรูปที่ 3.8



รูปที่ 3.8 ชุดตรวจจับกระแสลัดวงจรและเลือกโหมดการควบคุม

3.3.4 ชุดจำลองการลัดวงจร

ในแบบจำลองการทำงานจะใช้โมดูล Three Phase Fault ในการจำลองการลัดวงจรซึ่งสามารถเลือกชนิดของการลัดวงจรได้ผ่าน Rotary Switch โดยกำหนดช่วงเวลาการเกิดสภาวะลัดวงจรด้วย Timed Fault Logic เป็นเวลา 6 ไมโครวินาที (120ms) โดยผ่านความต้านทานลัดวงจร 5Ω แสดงดังรูปที่ 3.9



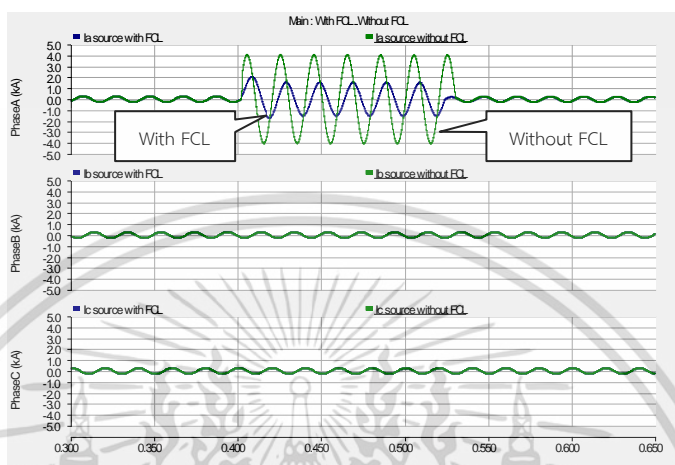
รูปที่ 3.9 ชุดการจำลองการลัดวงจร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

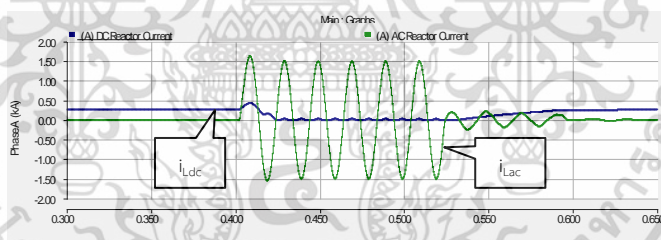
3.4 ผลการจำลองในระบบไฟฟ้า 3 เฟส แรงดันปานกลาง

3.4.1 การเกิดลัดวงจรแบบ Single line to ground fault (SLGF)

ในรูปที่ 3.10 แสดงรูปคลื่นกระแสในสายเมื่อเกิดลัดวงจรในเฟส A จะพบว่ากระแสในสายเมื่อไม่ได้ติดตั้งอุปกรณ์จำกัดกระแสมีค่าสูงสุดที่ 4.03kV หรือประมาณ 2.8kA (rms) แต่เมื่อติดตั้งอุปกรณ์จำกัดกระแสค่ากระแสในสายมีค่าสูงสุดที่ 2.06kV หรือประมาณ 1.45kA (rms)

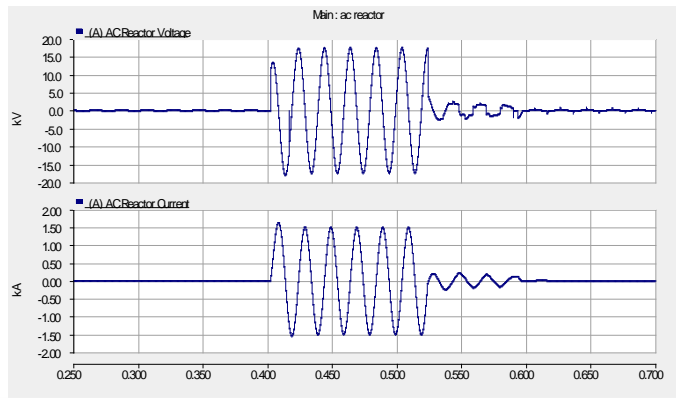


รูปที่ 3.10 รูปคลื่นกระแสในสายที่ติดตั้งอุปกรณ์จำกัดกระแสและไม่ได้ติดตั้ง เมื่อเกิดลัดวงจรแบบ SLGF

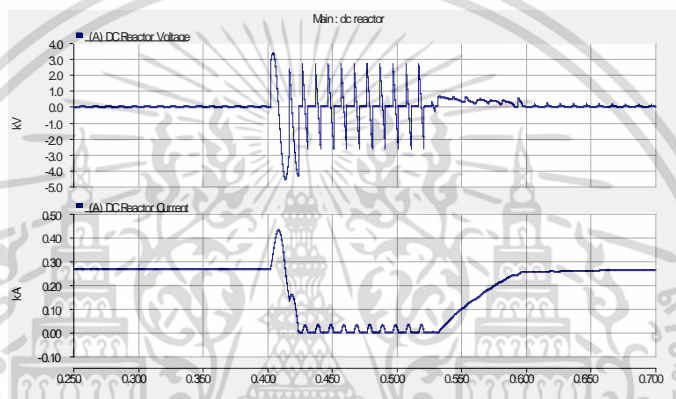


รูปที่ 3.11 รูปคลื่นกระแสในสายที่ไหลในรีแอกเตอร์ดีซี และรีแอกเตอร์เอซี เมื่อเกิดลัดวงจรแบบ SLGF

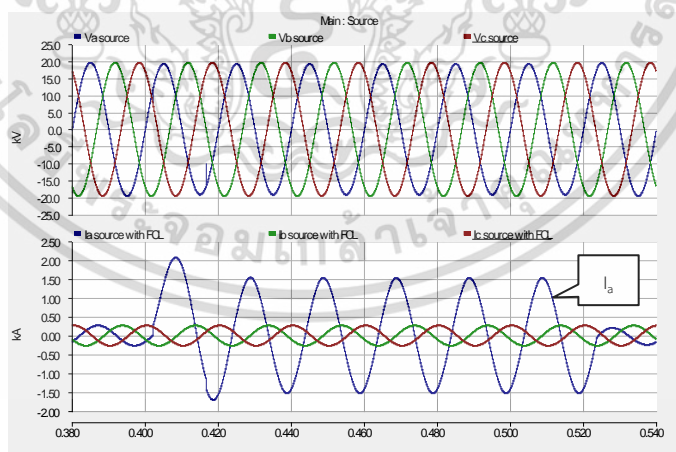
จากรูปที่ 3.11 แสดงรูปคลื่นกระแสในสายที่ไหลในรีแอกเตอร์ดีซี และรีแอกเตอร์เอซีในช่วงที่อุปกรณ์ทำงานในสภาวะปกติ กระแสไหลส่วนมากจะไหลผ่านรีแอกเตอร์เอซี เมื่อเกิดลัดวงจรขึ้น (0.4s-0.52s) ¼ แรกของลูกคลื่นกระแสลัดวงจรจะไหลผ่านรีแอกเตอร์ทั้งสองและถูกจำกัดไม่ให้เพิ่มขึ้นทันทีโดยธรรมชาติของรีแอกเตอร์ หลังจากนั้นอุปกรณ์จะเข้าสู่โหมดคืนพลังงานกลับสู่ระบบ กระแสที่อยู่ในรีแอกเตอร์จะลดลงอย่างรวดเร็ว ส่วนกระแสลัดวงจรนั้นจะให้ไหลผ่านรีแอกเตอร์เอซี และระดับถูกจำกัดไว้ตามที่ออกแบบ หลังกระแสลัดวงจรหยุดลง (หลัง 0.52s) กระแสไหลตกลงเข้ามาไหลในรีแอกเตอร์ดีซีอีกครั้ง



รูปที่ 3.12 รูปคลื่นแรงดันและกระแสในรีแอคเตอร์เอซี เมื่อเกิดลัดวงจรแบบ SLGF



รูปที่ 3.13 รูปคลื่นแรงดันและกระแสในรีแอคเตอร์ดีซีต่อหนึ่งเซลล์ เมื่อเกิดลัดวงจรแบบ SLGF



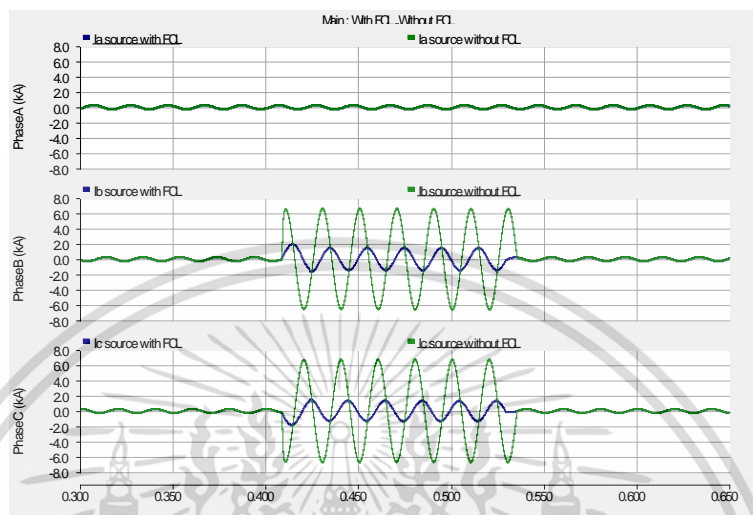
รูปที่ 3.14 รูปคลื่นแรงดันและกระแสจากแหล่งจ่าย

จากรูปที่ 3.14 แสดงรูปคลื่นแรงดันและกระแสจากแหล่งจ่าย จะพบว่าขณะที่อุปกรณ์ทำงานนั้นไม่ทำให้แรงดันระบบแกว่ง และอุปกรณ์สามารถจำกัดกระแสได้โดยไม่ส่งผลกระทบต่อเฟสอื่นที่ไม่ได้เกิดลัดวงจร

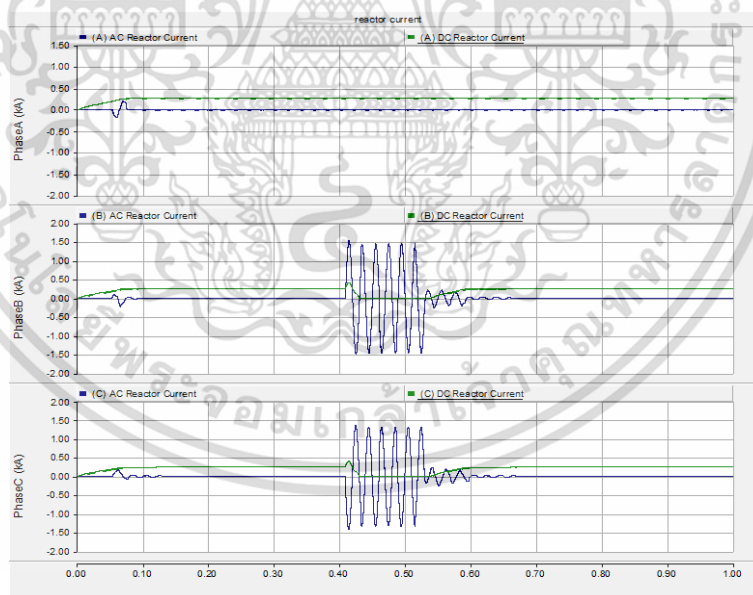
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.4.2 การเกิดลัดวงจรแบบ Line to Line fault (LLF)

ในรูปที่ 3.15 แสดงรูปคลื่นกระแสไลน์เมื่อเกิดลัดวงจรในเฟส B-C จะพบว่ากระแสในไลน์เมื่อไม่ได้ติดตั้งอุปกรณ์จำกัดกระแสมีค่าสูงสุดที่ 6.5kV หรือประมาณ 4.5kA (rms) แต่เมื่อติดตั้งอุปกรณ์จำกัดกระแสค่ากระแสในไลน์มีค่าสูงสุดที่ 1.9kV หรือประมาณ 1.34kA (rms)

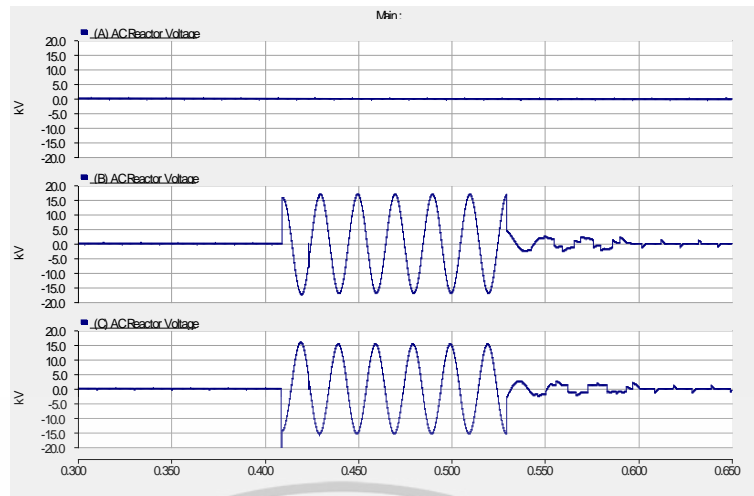


รูปที่ 3.15 รูปคลื่นกระแสไลน์ที่ติดตั้งอุปกรณ์จำกัดกระแสและไม่ได้ติดตั้ง เมื่อเกิดลัดวงจรแบบ LLF

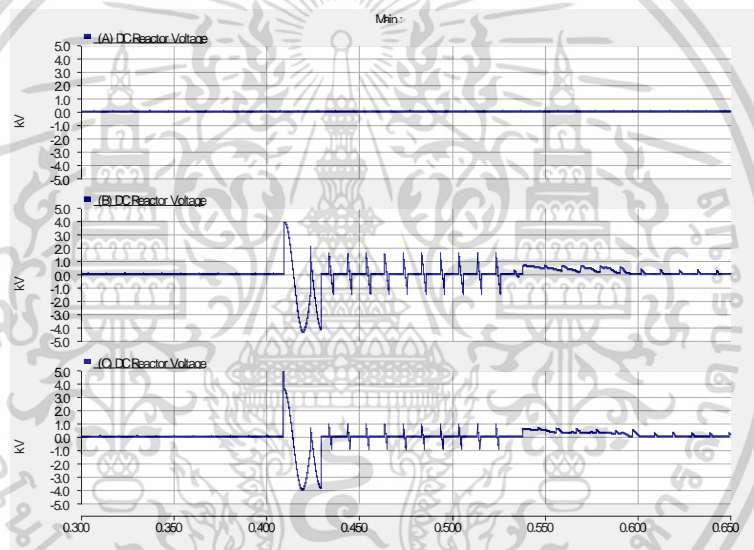


รูปที่ 3.16 รูปคลื่นกระแสไลน์ที่ไหลในรีแอคเตอร์เอซีและรีแอคเตอร์ดีซี เมื่อเกิดลัดวงจรแบบ LLF

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.17 รูปคลื่นแรงดันรีแอคเตอร์เอซี เมื่อเกิดลัดวงจรแบบ LLF

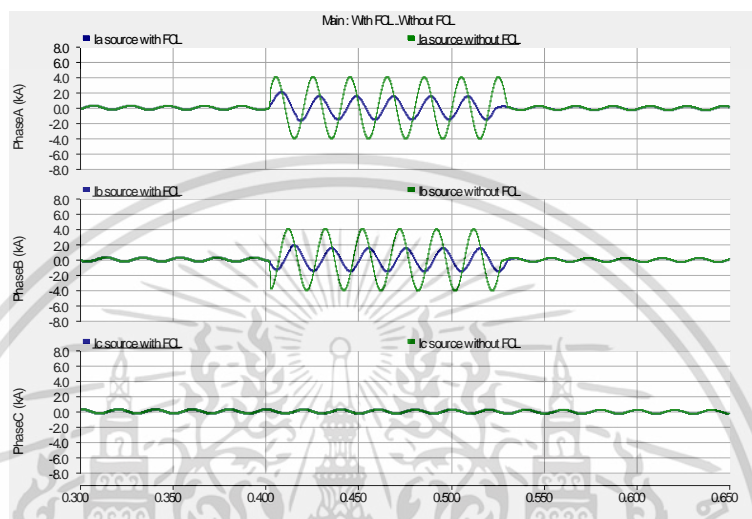


รูปที่ 3.18 รูปคลื่นแรงดันรีแอคเตอร์ดีซีต่อหนึ่งเซลล์ เมื่อเกิดลัดวงจรแบบ LLF

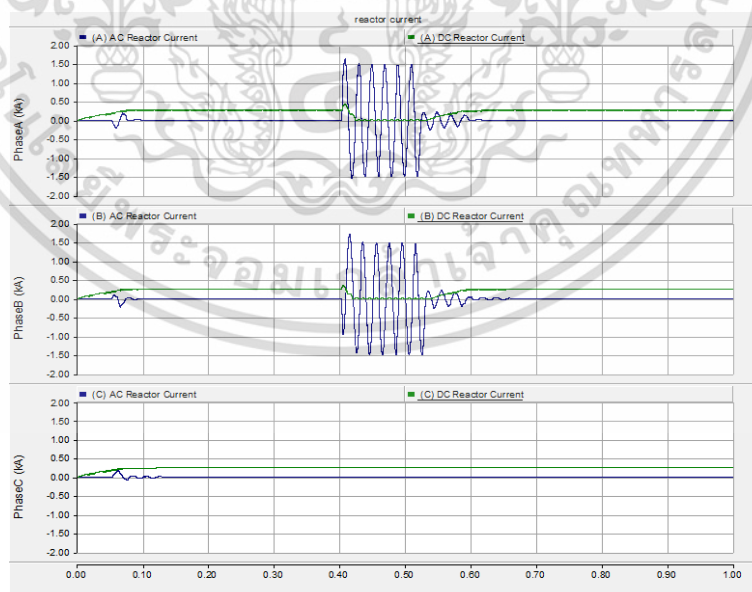
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.4.3 การเกิดลัดวงจรแบบ Double line to ground fault (DLGF)

ในรูปที่ 3.19 แสดงรูปคลื่นกระแสไลน์เมื่อเกิดลัดวงจรในเฟส A-B ลงกราวด์ จะพบว่ากระแสในไลน์เมื่อไม่ได้ติดตั้งอุปกรณ์จำกัดกระแสมีค่าสูงสุดที่ 4.03kV หรือประมาณ 2.8kA (rms) แต่เมื่อติดตั้งอุปกรณ์จำกัดกระแสค่ากระแสในไลน์มีค่าสูงสุดที่ 2.06kV หรือประมาณ 1.45kA (rms) ซึ่งมีลักษณะคล้ายกับการลัดวงจรแบบ SLGF

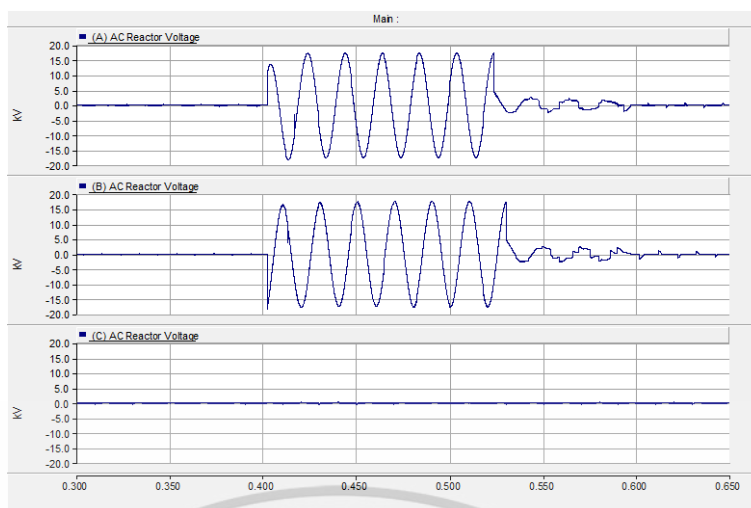


รูปที่ 3.19 รูปคลื่นกระแสไลน์ที่ติดตั้งอุปกรณ์จำกัดกระแสและไม่ได้ติดตั้ง เมื่อเกิดลัดวงจรแบบ DLGF

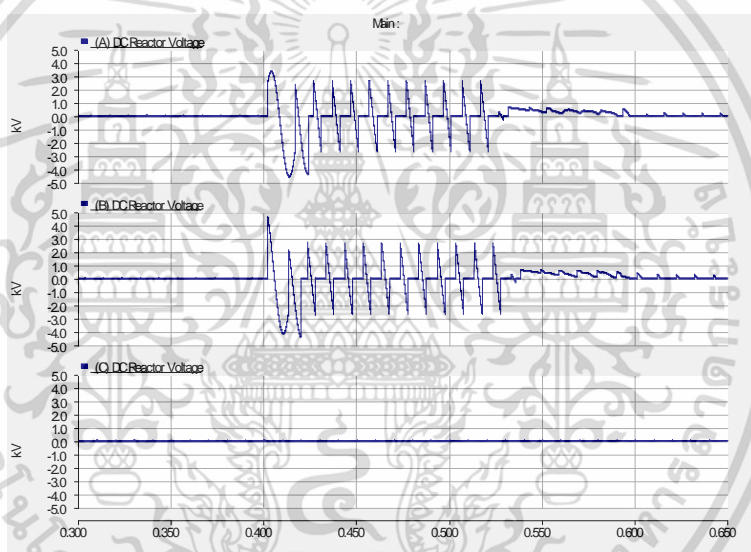


รูปที่ 3.20 รูปคลื่นกระแสไลน์ที่ไหลในรีแอคเตอร์เอซีและรีแอคเตอร์ดีซี เมื่อเกิดลัดวงจรแบบ DLGF

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.21 รูปคลื่นแรงดันรีแอคเตอร์เอซี เมื่อเกิดลัดวงจรแบบ DLGF

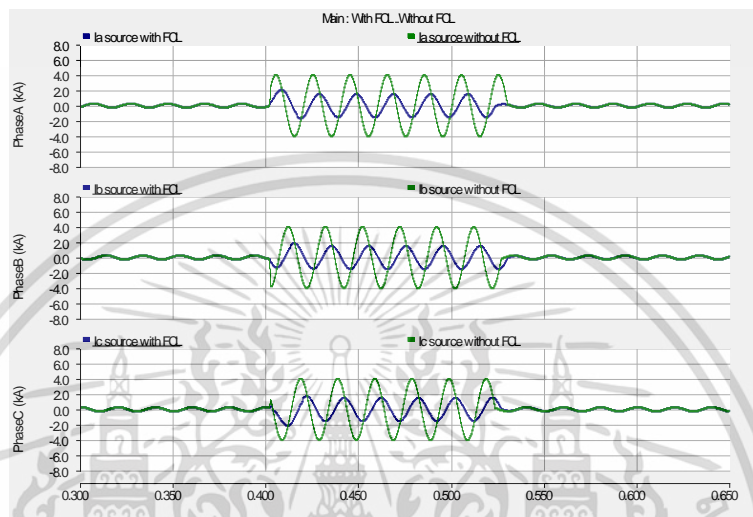


รูปที่ 3.22 รูปคลื่นแรงดันรีแอคเตอร์ดีซีต่อหนึ่งเซลล์ เมื่อเกิดลัดวงจรแบบ DLGF

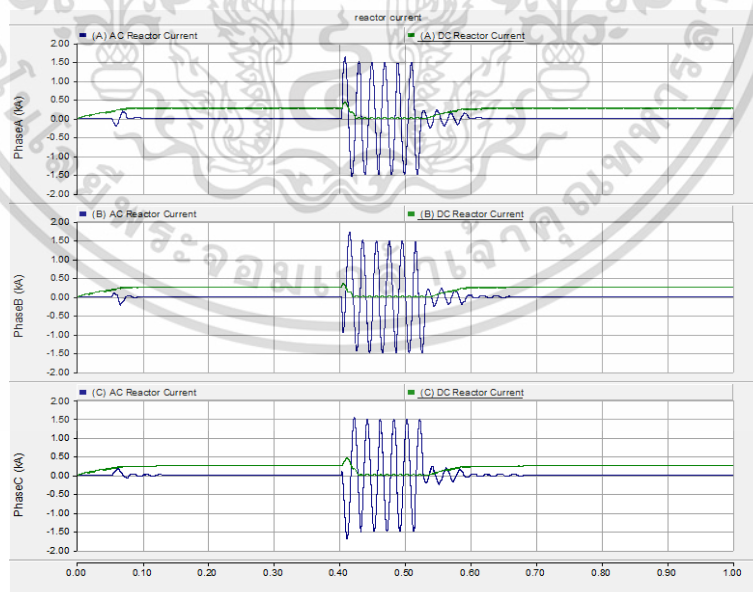
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.4.4 การเกิดลัดวงจรแบบ Three phase fault to ground

ในรูปที่ 3.23 แสดงรูปคลื่นกระแสไลน์เมื่อเกิดลัดวงจรในเฟส A-B-C ลงกราวด์จะพบว่ากระแสในไลน์เมื่อไม่ได้ติดตั้งอุปกรณ์จำกัดกระแสมีค่าสูงสุดที่ 4.03kV หรือประมาณ 2.8kA (rms) แต่เมื่อติดตั้งอุปกรณ์จำกัดกระแสค่ากระแสในไลน์มีค่าสูงสุดที่ 2.06kV หรือประมาณ 1.45kA (rms) ซึ่งมีลักษณะคล้ายกับการลัดวงจรแบบ SLGF

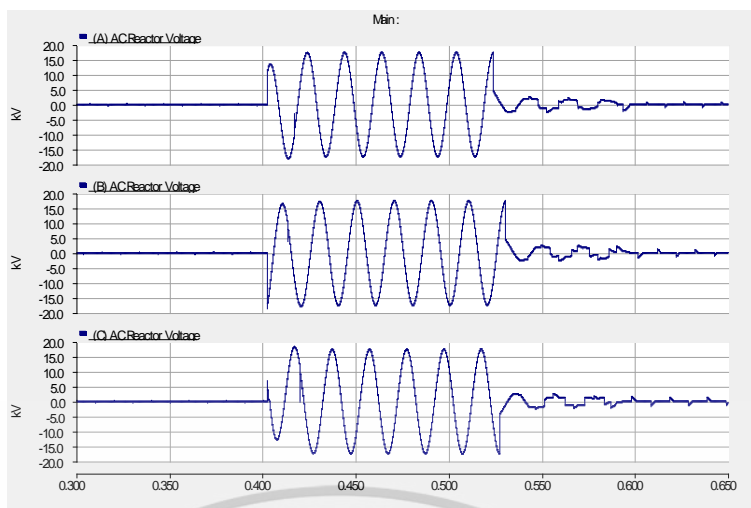


รูปที่ 3.23 รูปคลื่นกระแสไลน์ที่ติดตั้งอุปกรณ์จำกัดกระแสและไม่ได้ติดตั้ง เมื่อเกิดลัดวงจรแบบ 3-phase to ground

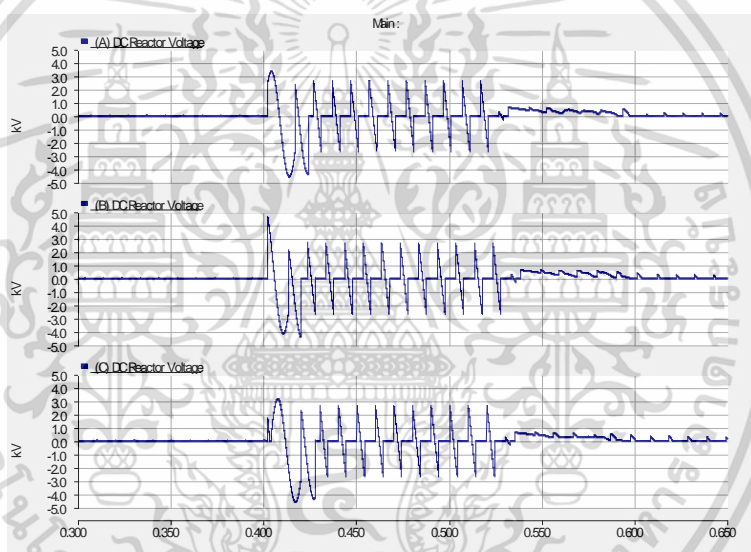


รูปที่ 3.24 รูปคลื่นกระแสไลน์ที่ไหลในรีแอคเตอร์เอซีและรีแอคเตอร์ดีซี เมื่อเกิดลัดวงจรแบบ 3-phase to ground

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.25 รูปคลื่นแรงดันรีแอคเตอร์เอซี เมื่อเกิดลัดวงจรแบบ 3-phase to ground



รูปที่ 3.26 รูปคลื่นแรงดันรีแอคเตอร์ดีซีต่อหนึ่งเซลล์ เมื่อเกิดลัดวงจรแบบ 3-phase to ground

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

การออกแบบอุปกรณ์จำกัดกระแสลัดวงจร ชนิดวงจรบริดจ์แบบหลายเซลล์ สำหรับเครื่องต้นแบบ

4.1 บทนำ

ในบทนี้จะกล่าวถึงการสร้างแบบจำลองของอุปกรณ์จำกัดกระแสลัดวงจรชนิดวงจรบริดจ์แบบหลายเซลล์ เพื่อศึกษาและทดสอบการทำงาน การควบคุม โดยมีการทำงานส่วนส่วนหลักคือ ส่วนแรกทำหน้าที่ตรวจจับกระแสลัดวงจรที่เกิดขึ้นเพื่อ นำมาเปลี่ยนสถานะในการควบคุมวงจรบริดจ์เมื่อเกิดการลัดวงจร เพื่อให้อุปกรณ์นั้นจำกัดกระแสที่เพิ่มขึ้น ส่วนที่สองคือวงจรชาร์จรีแอคเตอร์ดีซีซึ่งจะชาร์จรีแอคเตอร์ดีซีในช่วงแรกของการเริ่มทำงานของอุปกรณ์ให้กระแสในรีแอคเตอร์ดีซีนั้นมีค่าใกล้เคียงกับกระแสไหลต เมื่ออุปกรณ์ต่อเข้าระบบแล้ววงจรชาร์จจะยังคงจ่ายกระแสให้กับรีแอคเตอร์ดีซีต่อไปตลอดช่วงสภาวะปกติ โดยจำลองการทำงานด้วยโปรแกรม PSCAD/EMTDC

การจำลองการทำงานนี้เป็นการทดสอบการทำงานก่อนเพื่อเป็นการยืนยันขั้นตอนการทำงานก่อนที่จะสร้างเครื่องต้นแบบในห้องปฏิบัติการ การจำลองจึงออกแบบให้ค่าพารามิเตอร์ต่างๆของอุปกรณ์นั้นสามารถนำมาสร้างเครื่องต้นแบบที่ใช้ในห้องปฏิบัติการได้ เพื่อให้ปลอดภัยและสะดวกในการทำการทดลอง โดยใช้ระบบแรงดัน 220V กระแสไหลต 5A ที่ค่าตัวประกอบกำลัง 0.8 จำลองกระแสลัดวงจรที่ 75A และเมื่อติดตั้งอุปกรณ์จำกัดกระแสเข้าไปในระบบกำหนดให้อุปกรณ์นั้นจำกัดกระแสให้อยู่ที่ 4 เท่าของกระแสไหลตคือ 20A

4.2 การออกแบบค่าพารามิเตอร์เพื่อใช้ในการจำลองการทำงาน

4.2.1 การออกแบบรีแอคเตอร์เอซี (L_a)

ค่าของรีแอคเตอร์เอซีนั้นขึ้นอยู่กับระดับของกระแสลัดวงจรที่ยอมให้เกิดขึ้นได้ I_{SC} กำหนดที่ 5A แรงดันตกคร่อมรีแอคเตอร์ U_n เท่ากับแรงดันเฟสของระบบเมื่อเกิดลัดวงจรคือ 220V ส่วนค่า ω คือความถี่เชิงมุมของระบบ $2\pi f$ ซึ่ง f ในที่นี้เป็นความถี่ระบบไฟฟ้าเท่ากับ 50Hz เมื่อแทนค่าในสมการที่ 2.1 จะได้

$$L_a = \frac{220}{2 * \pi * 50 * 20} = 35mH$$

4.2.2 การออกแบบรีแอคเตอร์ดีซี (L_d)

ค่าของรีแอคเตอร์ดีซีสามารถคำนวณได้จากสมการที่ 2.4 โดย U_{Im} คือแรงดันดีซีสูงสุดในการจำลองการทำงานนี้กำหนดให้มีจำนวนบริดจ์สองเซลล์ ทำให้เกิดแรงดันตกคร่อมดีซีต่อหนึ่งเซลล์สูงสุดเท่ากับ $(220\sqrt{2})/2$ และ I_m คือค่ากระแสที่ไหลเข้ารีแอคเตอร์ดีซีในสภาวะคงตัวในที่นี้เท่ากับ 5 A เมื่อแทนในสมการ 2.4 จะได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$L_d = \frac{2 * \frac{220\sqrt{2}}{2}}{2 * \pi * 50 * (5\sqrt{2})} = 140mH$$

4.2.3 การออกแบบความต้านทานสร้างกระแสลัดวงจร (R_f)

กำหนดกระแสลัดวงจร I_f ที่ 75A โดยกำหนดระยะเวลาของการเกิดลัดวงจรไว้ประมาณ 110 ms เนื่องจากโดยทั่วไปเซอร์กิตเบรกเกอร์จะทริปหลังจากเกิดการลัดวงจรประมาณ 5 ไซเคิล ค่าความต้านทานลัดวงจรสามารถคำนวณได้จากสมการ 4.1

$$R_f = \frac{U_n}{I_f} \quad (4.1)$$

ซึ่งค่า U_n คือค่าแรงดันระบบไฟฟ้าเท่ากับ 220V และ I_f คือกระแสลัดวงจรที่ต้องการสร้างขึ้นคือ 75A เมื่อแทนค่าในสมการที่ 4.1 จะได้

$$R_f = \frac{220}{75} = 2.93\Omega$$

4.2.4 การออกแบบโหลดของระบบ

กำหนดให้เป็นโหลด $R-L$ ที่มีค่าตัวประกอบกำลัง PF เท่ากับ 0.8 กระแสโหลด 5A สามารถคำนวณค่าความต้านทานและค่าความเหนี่ยวนำได้จากสมการที่ 4.2 ถึง 4.5

$$Z_{total} = \frac{U_n}{I_{Load}} \quad (4.2)$$

$$R_L = Z_{total} * \cos \theta = Z_{total} * \cos(\cos^{-1}(PF)) \quad (4.3)$$

$$X_L = Z_{total} * \sin \theta = Z_{total} * \sin(\cos^{-1}(PF)) \quad (4.4)$$

$$L = \frac{X_L}{\omega} = \frac{X_L}{2\pi f} \quad (4.5)$$

โดย Z_{total} คือค่าอิมพีแดนซ์รวมของโหลด, I_{Load} คือกระแสโหลดเท่ากับ 5 A ส่วน X_L คือค่าอิมพีแดนซ์ของตัวเหนี่ยวนำ เมื่อแทนค่าต่างๆในสมการที่ 4.2-4.5 จะได้ขนาดของโหลด (กำหนดให้โหลดของระบบเป็น $R-L$ ต่อกัน)

$$Z_{total} = \frac{220}{5} = 44\Omega$$

$$R_L = Z_{total} * \cos \theta = 44 * \cos(\cos^{-1}(0.8)) = 35.2\Omega$$

$$X_L = Z_{total} * \sin \theta = 44 * \sin(\cos^{-1}(0.8)) = 26.4\Omega$$

$$L = \frac{X_L}{\omega} = \frac{26.4}{2 * \pi * 50} = 84.03mH$$

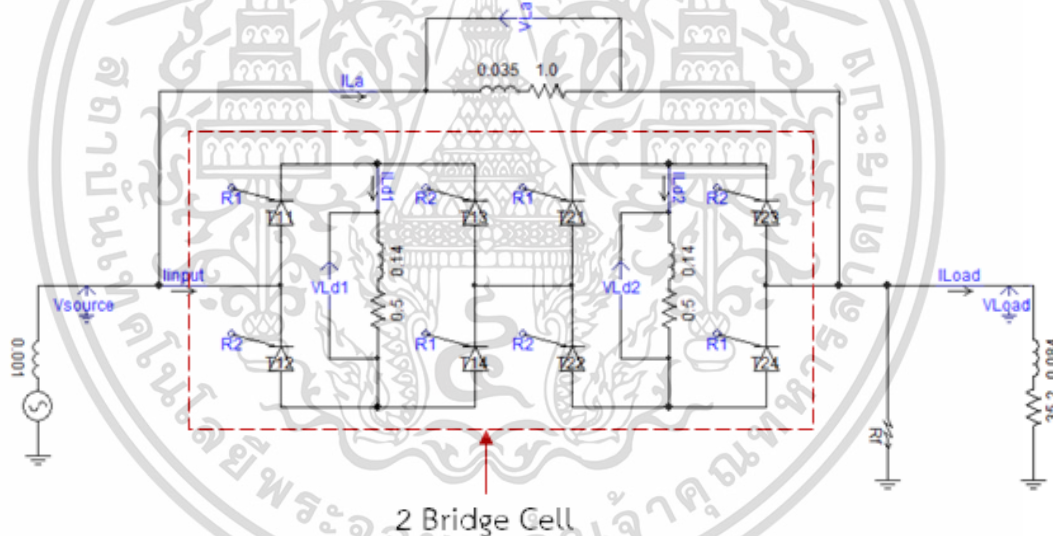
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.3 แบบจำลองการทำงานด้วยโปรแกรม PSCAD/EMTDC

จากการกำหนดและคำนวณค่าพารามิเตอร์ต่างๆ ของอุปกรณ์จำกัดกระแสชนิดวงจรถบรีดจ์แบบหลายเซลล์ทั้งหมด จะนำมาเป็นค่าพารามิเตอร์ที่ใช้ในการจำลองการทำงานด้วยโปรแกรม PSCAD/EMTDC เพื่อศึกษาการทำงานการควบคุมและวิเคราะห์สภาวะลัดวงจรของอุปกรณ์เมื่อติดตั้งและไม่ได้ติดตั้งอุปกรณ์จำกัดกระแสค่าพารามิเตอร์ต่างๆที่ใช้ในการจำลองการทำงานแสดงดังตารางที่ 4.1

ตารางที่ 4.1 ค่าพารามิเตอร์ที่ใช้ในการจำลองการทำงานและสร้างเครื่องต้นแบบ

แรงดัน	220V
กระแสไหล	5A
อิมพีแดนซ์โหลด $R + jX$	$35.2 + j26.4\Omega$
ความต้านทานลัดวงจร (R_f)	2.93Ω
รีแอคเตอร์เอซี (L_a)	35mH
รีแอคเตอร์ดีซี (L_d) ต่อ 1 วงจรถบรีดจ์	140mH

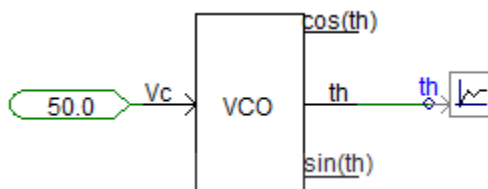


รูปที่ 4.1 แบบจำลองการทำงานอุปกรณ์จำกัดกระแสลัดวงจรชนิดวงจรถบรีดจ์แบบหลายเซลล์ ด้วยโปรแกรม PSCAD/EMTDC

จากรูปที่ 4.1 คือแบบจำลองของอุปกรณ์จำกัดกระแสซึ่งประกอบด้วยไทรริสเตอร์วงจรถบรีดจ์สองเซลล์ต่ออนุกรมกับระบบ มีรีแอคเตอร์ดีซีและวงจรถบรีดจ์ที่ด้านไฟตรงของวงจรถบรีดจ์ทั้งหมดถูกต่อขนานด้วยรีแอคเตอร์เอซี

4.3.1 Voltage Control Oscillator (VCO)

ในรูปที่ 4.2 เป็น VCO ระบบควบคุมความถี่ โดยใช้วิธีเปรียบเทียบเฟสของความถี่ทางด้านเอาต์พุต กับเฟสของความถี่อ้างอิงทางด้านอินพุต เพื่อสร้างสัญญาณพื่นเลื้อยในการนำไปสร้างสัญญาณขับเกทไทรสเตอร์ต่อไป



รูปที่ 4.2 Voltage Control Oscillator

4.3.2 ชุดสร้างสัญญาณควบคุมเกทไทรสเตอร์ในสภาวะปกติ

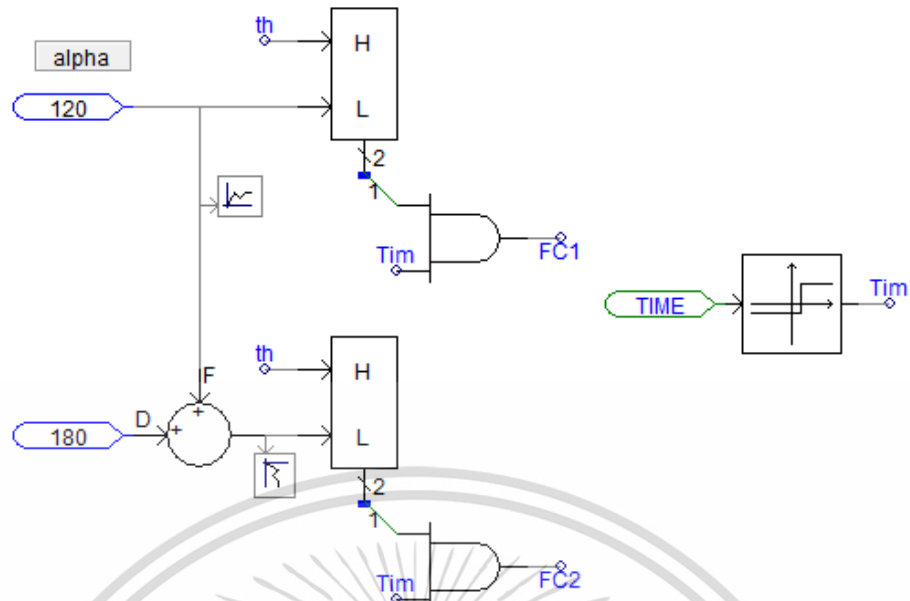
ในสภาวะปกติไทรสเตอร์ทั้งสี่ตัวจะต้องนำกระแสตลอดเวลาเพื่อเป็นการลดการสูญเสียจากการขับเกท (Gate loss) จึงแทนด้วยสัญญาณพัลส์ความถี่ 1kHz ดิวตี้ไซเคิล 50% จาก Signal generator แสดงดังรูปที่ 4.3



รูปที่ 4.3 ชุดสร้างสัญญาณควบคุมเกทไทรสเตอร์ในสภาวะปกติ

4.3.3 ชุดสร้างสัญญาณควบคุมเกทไทรสเตอร์ในสภาวะลัดวงจร

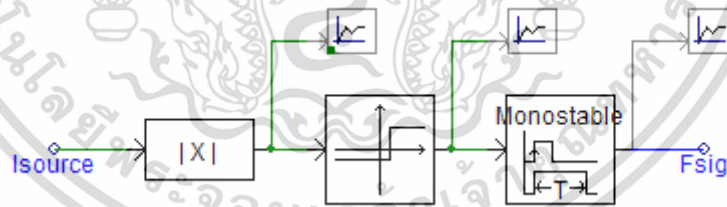
ในสภาวะลัดวงจรนั้นสัญญาณควบคุมเกทไทรสเตอร์จะถูกเปลี่ยนแปลงมุนำกระแสให้สูงกว่า $\pi/2$ ซึ่งในวิทยานิพนธ์นี้เลือกใช้มุม 120 องศา (เพื่อเป็นหลักเลี่ยงความล้มเหลวของการคอมมิวเตท) เพื่อให้พลังงานสะสมในรีแอคเตอร์ดีซีนั้นถูกจ่ายกลับคืนสู่ระบบและแยกวงจรบริดจ์ออก โดยให้รีแอคเตอร์เอซีเป็นตัวจำกัดกระแสลัดวงจรเท่านั้น ชุดสร้างสัญญาณควบคุมเกทนั้นสร้างโดยการใช้ Interpolated firing pulse เป็นตัวเปรียบเทียบสัญญาณ ซึ่งนำสัญญาณพื่นเลื้อย (th) ที่ได้จาก VCO ที่มีแอมพลิจูดสูงสุดอยู่ที่ 360 องศา ต่อหนึ่งคาบมาต่อต้าน High band limit และกำหนด (alpha) เป็นมุนำกระแสของการคืนพลังงานกลับสู่ระบบมีหน่วยเป็นองศาไฟฟ้าต่อเข้าทางด้าน Low band limit ค่าของมุนำกระแสในโหมดคืนพลังงานนั้นแบ่งเป็นสองส่วนคือซีกบวก T1,T2 และซีกลบ T3,T4 โดยนำค่ามุนำกระแสซีกบวกมาบวกกับ 180 องศา ก่อนเข้า Interpolated firing pulse อีกชุด เพื่อให้ได้สัญญาณควบคุมเกทของซีกลบ สัญญาณควบคุมเกททั้งสองส่วนจะผ่าน Logic And Gate เพื่อเปรียบเทียบสัญญาณ Time เพื่อให้เริ่มสตาร์ทการทำงาน กำหนดให้ FC1,FC2 เป็นสัญญาณควบคุมเกทไทรสเตอร์ในสภาวะลัดวงจรของซีกบวกและซีกลบตามลำดับ แสดงดังรูปที่ 4.4



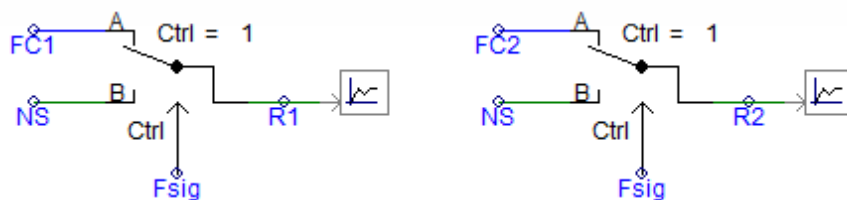
รูปที่ 4.4 ชุดสร้างสัญญาณควบคุมเกทไทรสเตอร์ในสภาวะลัดวงจร

4.3.4 ชุดตรวจจับกระแสลัดวงจรและเลือกโหมดการควบคุม

ชุดวงจรตรวจจับนั้นทำงานโดยนำกระแสทางด้านแหล่งจ่ายมาผ่าน Absolute Value เพื่อตรวจจับการเพิ่มขึ้นของระดับกระแสทั้งซีกบวกและซีกลบ จากนั้นผ่าน Comparator ซึ่งกำหนดให้มีสัญญาณเอาต์พุตเมื่อระดับกระแสนั้นสูงกว่า 1.5 เท่าของกระแสโหลดในสภาวะปกติ จากนั้นให้วนรอบทุกหนึ่งไมโครวินาที (20ms) ด้วย Monostable จะได้สัญญาณแสดงหากมีการลัดวงจรเกิดขึ้น (Fsig) แสดงดังรูปที่ 4.5



รูปที่ 4.5 ชุดตรวจจับกระแสลัดวงจร



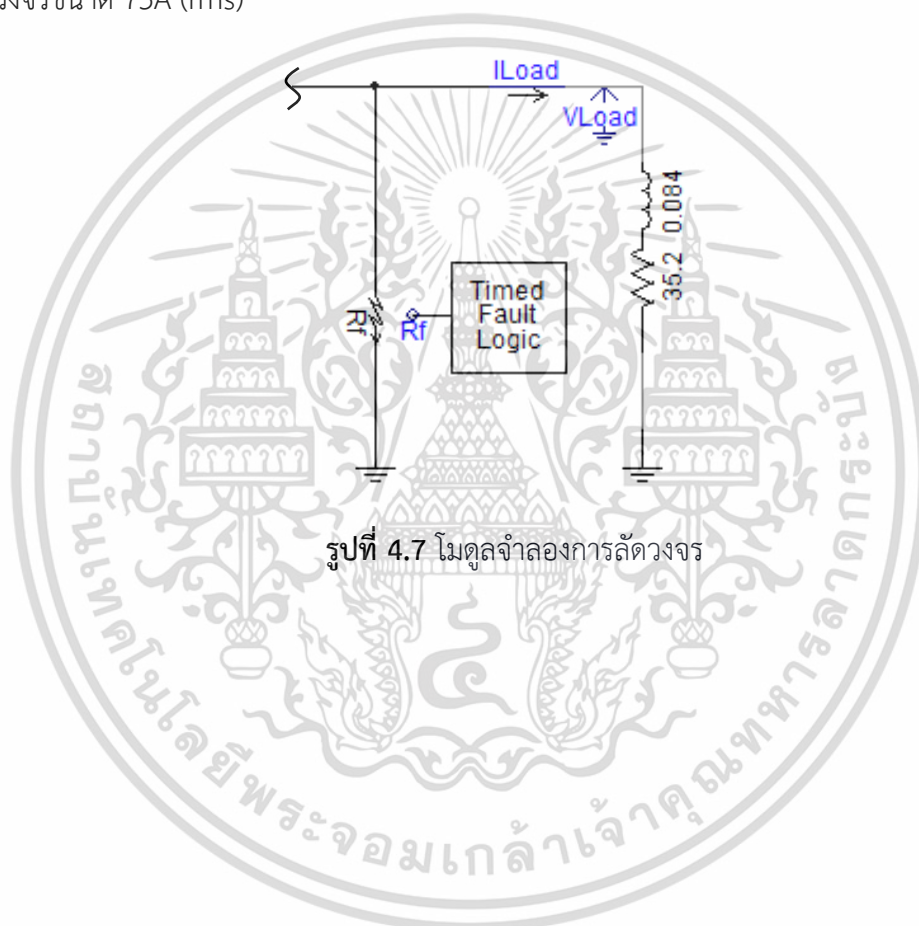
รูปที่ 4.6 ชุดเลือกโหมดควบคุมเกทไทรสเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 4.6 เมื่อได้สัญญาณ F_{sig} จะนำมาใช้ในการเลือกโหมดการทำงานของสัญญาณควบคุมเกทไทรสเตอร์ โดยการใช้ Two input selector ซึ่งมีอินพุตเป็นสัญญาณควบคุมเกทในโหมดสถานะปกติ NS และโหมดของสถานะลัดวงจร FC1, FC2 จะได้สัญญาณเอาต์พุตเป็น R1 และ R2 เพื่อใช้ในการควบคุมเกทไทรสเตอร์ต่อไป

4.3.5 ชุดจำลองการลัดวงจร

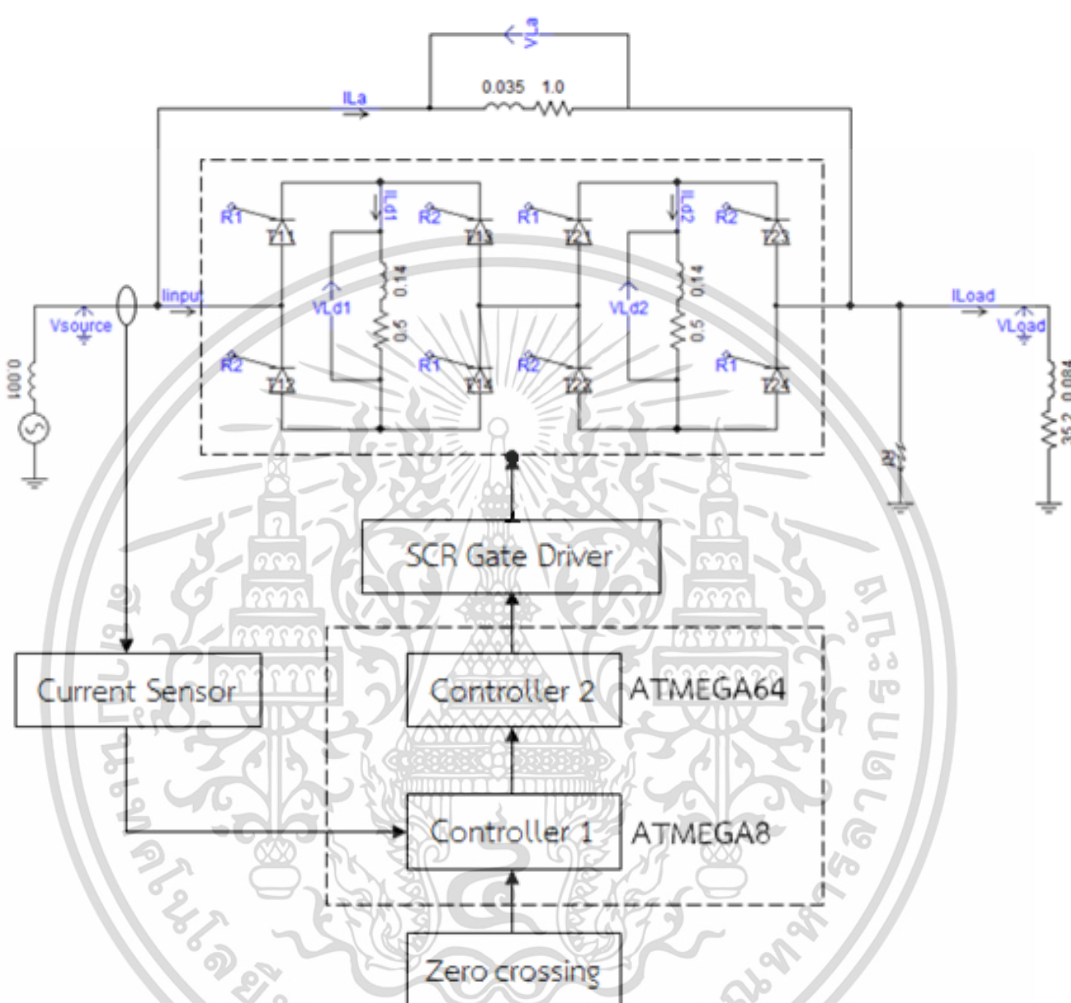
ในแบบจำลองการทำงานจะใช้โมดูล Single Phase Fault ในการจำลองการลัดวงจรระหว่างไลน์กับนิวตรอน โดยกำหนดช่วงเวลาการเกิดสถานะลัดวงจรด้วย Timed Fault Logic เป็นเวลา 5 ไมโครวินาที (100 ms) โดยผ่านความต้านทานลัดวงจร 2.93Ω แสดงดังรูปที่ 4.7 ซึ่งทำให้เกิดกระแสลัดวงจรขนาด 75A (rms)



รูปที่ 4.7 โมดูลจำลองการลัดวงจร

4.4 โครงสร้างระบบควบคุมอุปกรณ์จำกัดกระแสลัดวงจร

โครงสร้างของเครื่องต้นแบบ อุปกรณ์จำกัดกระแสลัดวงจรชนิดวงจรบริดจ์แบบหลายเซลล์นั้น ประกอบด้วย ชุดวงจรบริดจ์จำนวนสองชุด ชุดตรวจจับกระแส ชุดจับสัญญาณผ่านศูนย์ ตัวประมวลผลสัญญาณดิจิทัล และวงจรมำเข้า แสดงดังรูปที่ 4.8

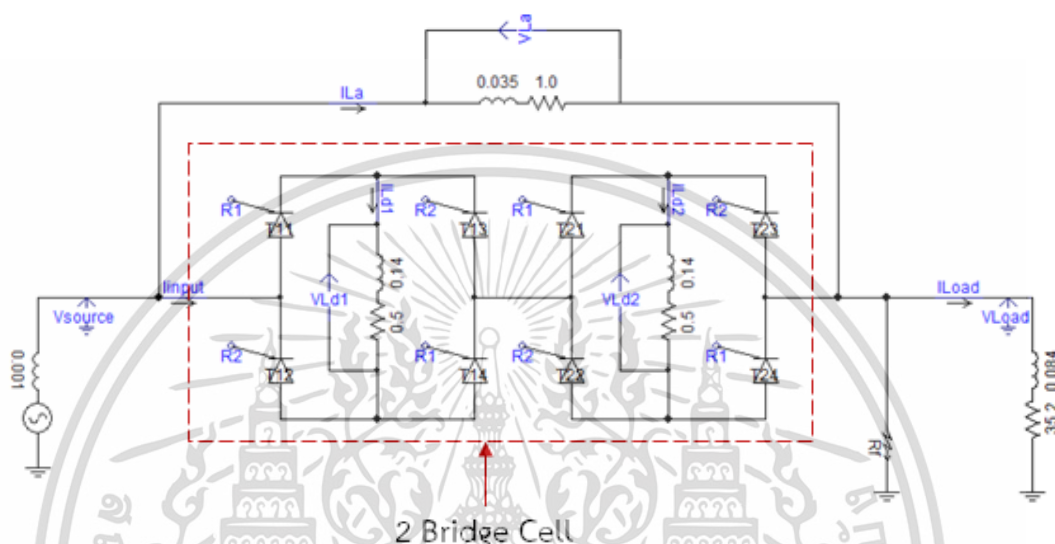


รูปที่ 4.8 โครงสร้างเครื่องต้นแบบอุปกรณ์จำกัดกระแสลัดวงจรชนิดวงจรบริดจ์แบบหลายเซลล์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.4.1 วงจรบริดจ์

วงจรบริดจ์ประกอบด้วยไทรสเตอร์โมดูลหนึ่งกิ่ง เบอร์ SKKT 92/12E ของบริษัท SEMIKRON มีพิกัดกระแส 95A และพิกัดแรงดัน 1200V จำนวนสี่ตัวมาประกอบเป็นบริดจ์สองเซลล์ ซึ่งเพียงพอที่จะทนแรงดันตกคร่อมไทรสเตอร์ ในสภาวะที่เกิดการลัดวงจร ของระบบไฟฟ้า 220V แสดงดังรูปที่ 4.10



รูปที่ 4.9 โครงสร้างของวงจรไทรสเตอร์บริดจ์จำนวนสองเซลล์

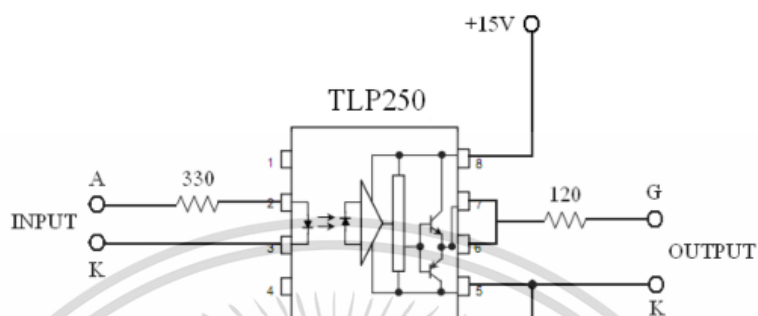


รูปที่ 4.10 วงจรไทรสเตอร์บริดจ์จำนวนสองเซลล์ที่สร้างขึ้น

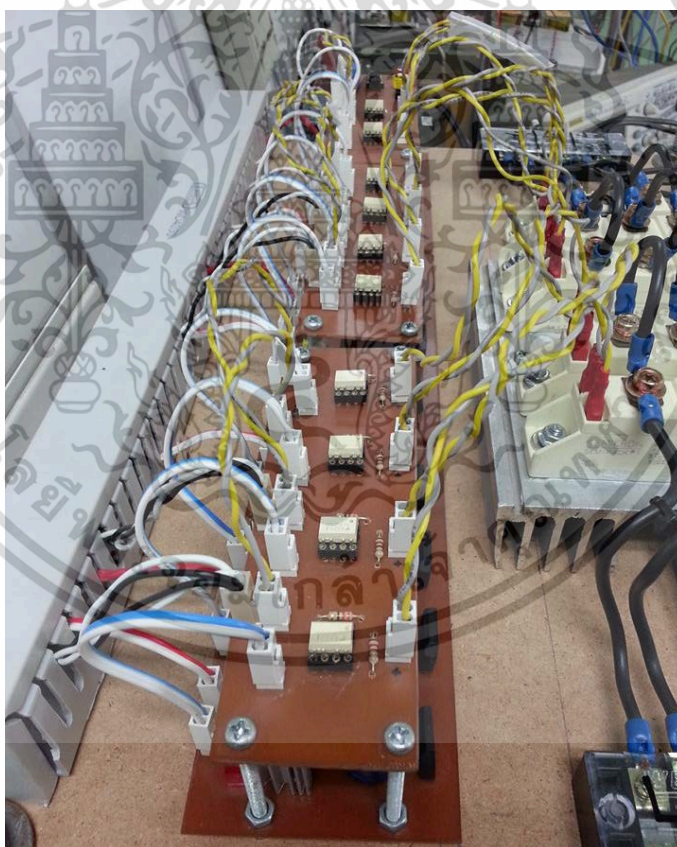
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.4.2 วงจรนำขั้วเกต

วงจรรนำขั้วเกตเลือกใช้ไอซีเบอร์ TLP250 ซึ่งเป็นไอซีที่สามารถแยกกราวด์ระหว่างสัญญาณควบคุมกับสัญญาณขั้วเกตได้โดยทางแสง สามารถทำงานที่ความถี่สูงสุดที่ 25kHz แสดงดังรูปที่ 4.11 จำนวน 8 ชุด สำหรับวงจรรบริดจ์ และอีก 2 ชุด สำหรับ ชุดสร้างการลัดวงจร



รูปที่ 4.11 วงจรรนำขั้วเกต

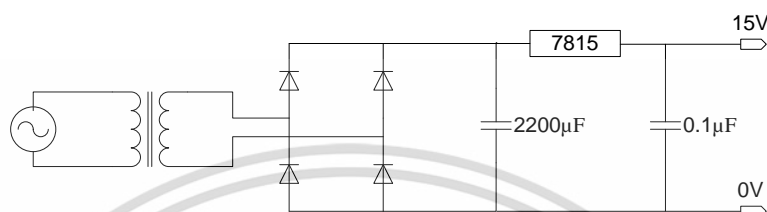


รูปที่ 4.11 ชุดวงจรรนำขั้วเกต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.4.3 วงจรเรียงกระแสสำหรับวงจรมอเตอร์

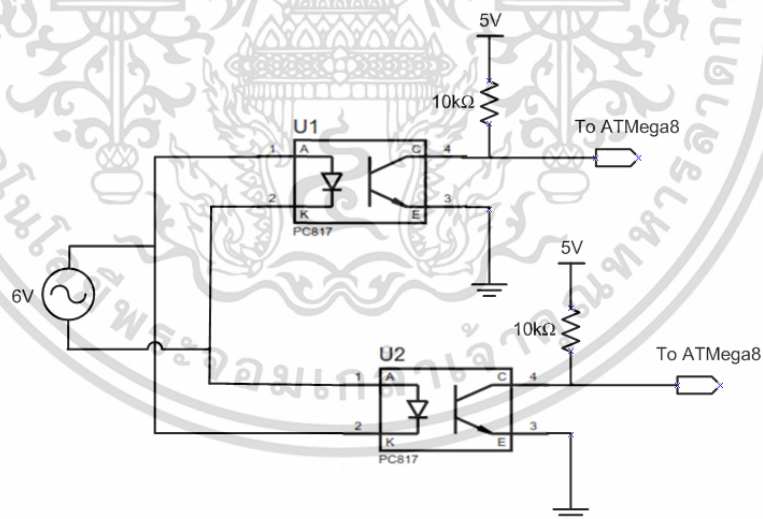
วงจรเรียงกระแสเป็นแหล่งจ่ายไฟตรงให้กับวงจรมอเตอร์ที่จะขับไทรสเตอร์ ตามพิกัดของไทรสเตอร์จำเป็นต้องใช้แรงดันขนาด 15V เพื่อให้หน้ากระแส ซึ่งวงจรมอเตอร์ของไทรสเตอร์ตัวบนของในกิ่งสามารถใช้วงจรเรียงกระแสชุดเดียวกันได้ จะได้วงจรเรียงกระแสทั้งหมด 8 ชุดแสดงดังรูปที่ 4.12



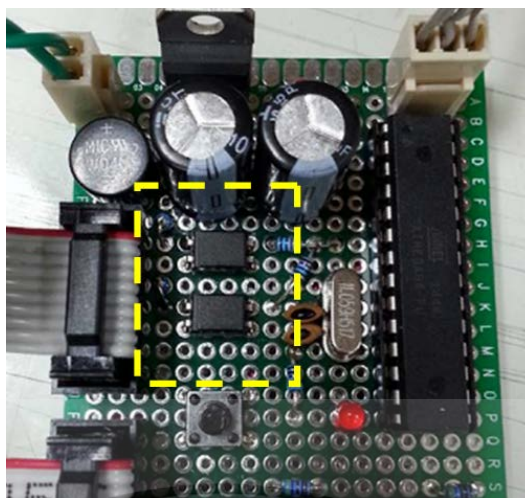
รูปที่ 4.12 วงจรเรียงกระแสสำหรับวงจรมอเตอร์

4.4.4 วงจรตรวจจับผ่านศูนย์

วงจรจับผ่านศูนย์เป็นวงจรตรวจจับและส่งสัญญาณ เมื่อสัญญาณไซน์ผ่านจุดศูนย์ โดยการใช้ออปโตไดโอด PC817 จำนวนสองตัวสำหรับซีกบวกและซีกลบ เพื่อนำสัญญาณเอาต์พุตมาเป็นตัวอ้างอิงในการเลื่อนมุมนำกระแสของไทรสเตอร์ แสดงดังรูปที่ 4.13



รูปที่ 4.13 วงจรตรวจจับผ่านศูนย์



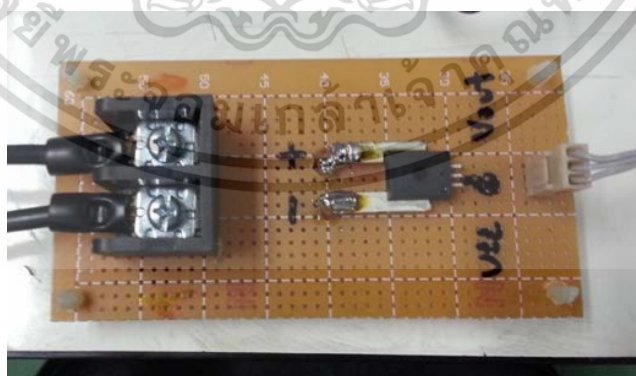
รูปที่ 4.14 ชุดวงจรตรวจจ็ับผ่านศูนย์

4.4.5 วงจรตรวจสัญญาณกระแส

ในการตรวจจ็ับสัญญาณกระแสเลือกใช้อีซี ACS754SCB-200 เป็นไอซีเซนเซอร์ชนิดฮอลล์เอฟเฟค พิกัดกระแสสูงสุด 200A ซึ่งเอาท์พุทที่ได้จะเป็นสัญญาณไซน์ที่มีแอมพลิจูดสูงสุดที่ 5V และต่ำสุด 0V (มี DC offset = 2.5V) เมื่อใช้แหล่งจ่าย 5V แสดงดังรูปที่ 4.15 เพื่อนำเข้าตัวประมวลดิจิตอลต่อไป



รูปที่ 4.15 สัญญาณที่ได้จาก ACS754SCB-200



รูปที่ 4.16 ชุดวงจรตรวจสัญญาณกระแส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

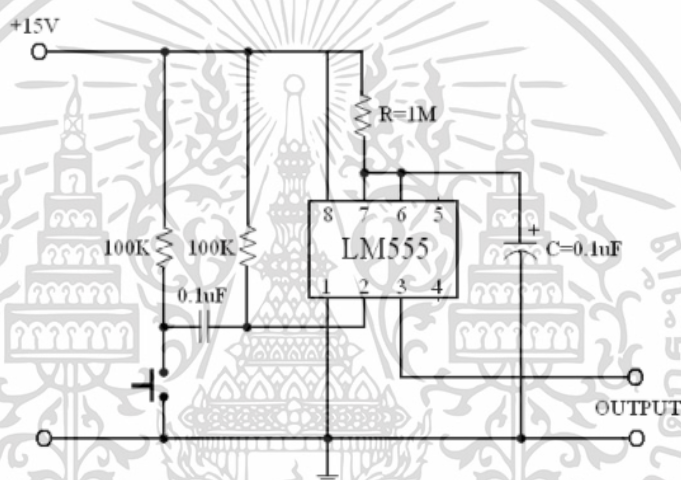
4.4.6 วงจรสร้างการลัดวงจร

เลือกใช้ไอซีเบอร์ LM555 ในการสร้างสัญญาณโดยการกดสวิตช์ทริกเกอร์ จะได้เอาต์พุตที่สามารถกำหนดระยะเวลาที่ต้องการได้ ระยะเวลาของสัญญาณไม่ได้ขึ้นอยู่กับสวิตช์ทริกเกอร์ค้างไว้ จากนั้นนำสัญญาณเข้าวงจรนาฬิกาเพื่อขับไตรแอกต์ที่ต่อกับความต้านทานลัดวงจรไว้ แสดงดังรูปที่ 4.18 โดยระยะเวลาของสัญญาณเอาต์พุตสามารถคำนวณได้ตามสมการที่ 4.6

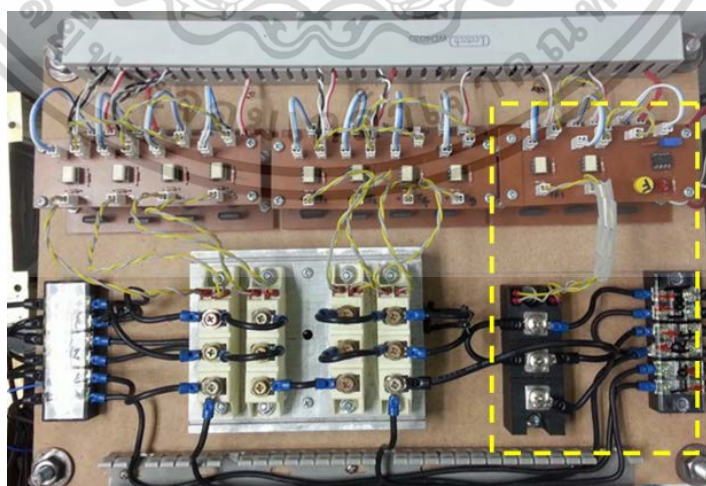
$$Time(sec.) = 1.1 * R * C \quad (4.6)$$

ในการทดลองนี้เลือกใช้ค่า $R = 1M\Omega$ และ $C = 0.1\mu F$ เมื่อแทนค่าลงในสมการที่ (3.6) จะได้

$$Time(sec.) = 1.1 * (1 \times 10^6) * (0.1 \times 10^{-6}) = 110ms.$$



รูปที่ 4.17 วงจรสร้างการลัดวงจร

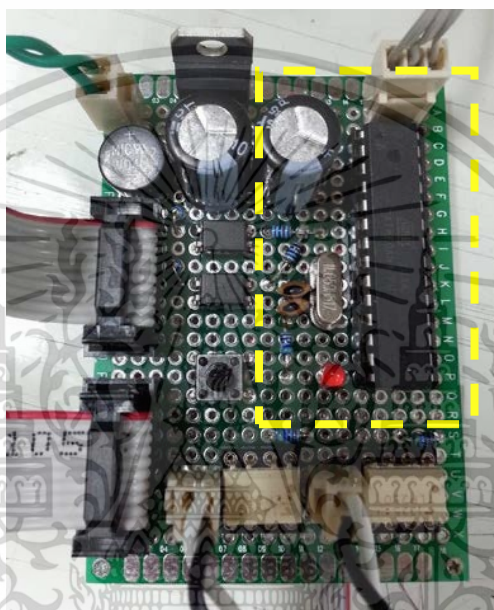


รูปที่ 4.18 ชุดวงจรสร้างการลัดวงจร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.4.7 ตัวประมวลผลสัญญาณดิจิทัล

งานวิจัยนี้เลือกใช้ตัวประมวลผลสัญญาณตระกูล AVR ของ ATMEL โดยแบ่งการทำงานเป็นสองส่วน ส่วนแรกคือ ATMEGA8 ใช้ในการรับสัญญาณจากวงจรตรวจจับกระแส และสัญญาณจากวงจรจับผ่านศูนย์ เพื่อตรวจสอบสถานะของระบบหากเกิดลัดวงจร และส่งสัญญาณให้ ตัวประมวลผลแสดงดังรูปที่ 4.18 สัญญาณส่วนที่สอง ATMEGA64 ซึ่งทำหน้าที่สร้างสัญญาณขั้วเกิดโดยจะพิจารณาจากสัญญาณที่ได้รับ ทั้งวงจรจับผ่านศูนย์ และสัญญาณของการเกิดลัดวงจร แสดงดังรูปที่ 4.19



รูปที่ 4.19 ตัวประมวลผลสัญญาณดิจิทัล ATMEGA8



รูปที่ 4.20 ตัวประมวลผลสัญญาณดิจิทัล ATMEGA64

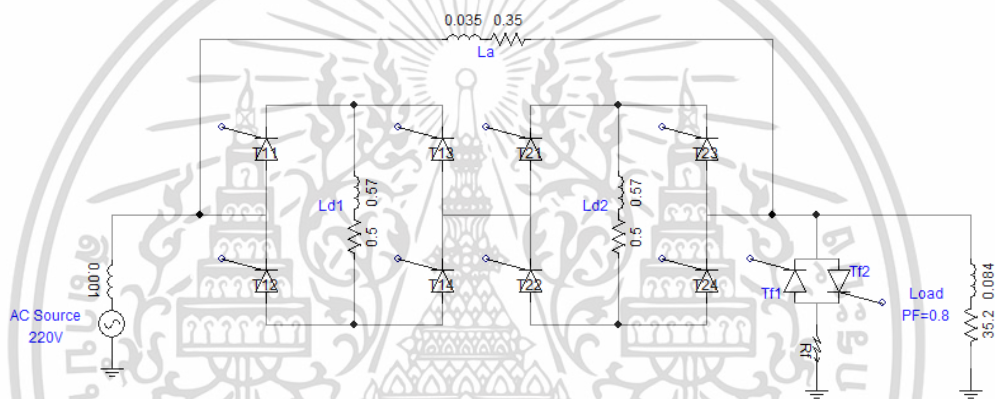
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

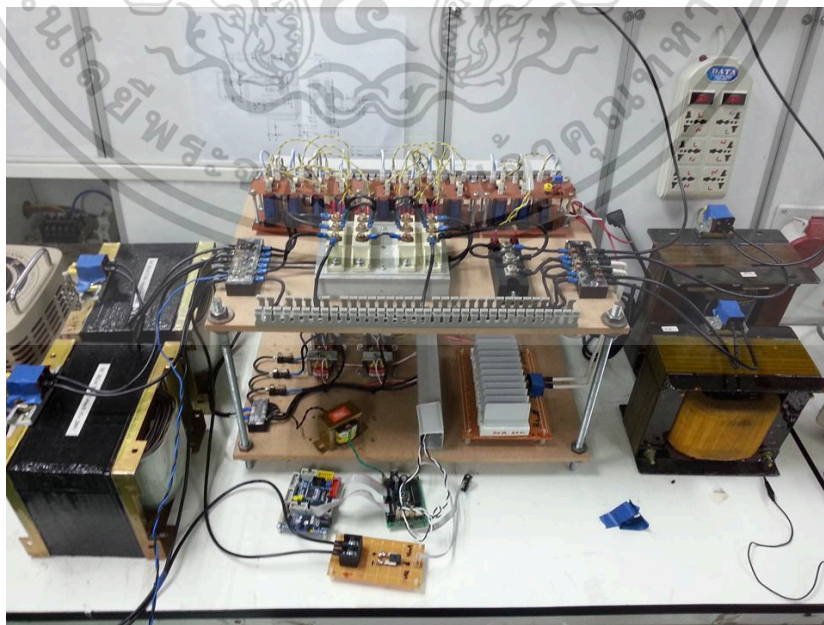
ผลการจำลองการทำงานด้วยโปรแกรม PSCAD/EMTDC และผลจากการทดลอง

5.1 บทนำ

ในบทนี้จะกล่าวถึงผลการจำลองการทำงานของอุปกรณ์ด้วยโปรแกรมและผลการทดลองที่ได้จากเครื่องต้นแบบที่สร้างขึ้นตามค่าพารามิเตอร์ที่กำหนด โดยทดลองการทำงานของอุปกรณ์ในสภาวะปกติ สภาวะลัดวงจรและเปรียบเทียบผลเมื่อไม่ได้ติดตั้งอุปกรณ์จำกัดกระแสกับ ติดตั้งอุปกรณ์จำกัดกระแส เครื่องต้นแบบที่ใช้ในการทดลองทั้งหมดแสดงดังรูปที่ 5.2



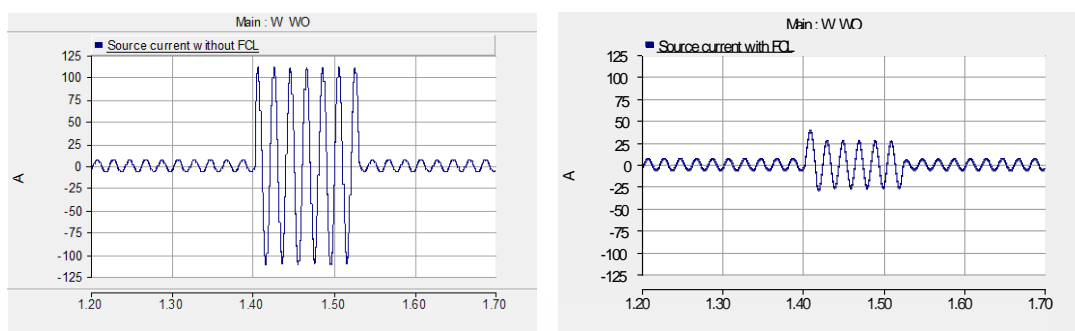
รูปที่ 5.1 วงจรกำลังของเครื่องต้นแบบสำหรับการทดลอง



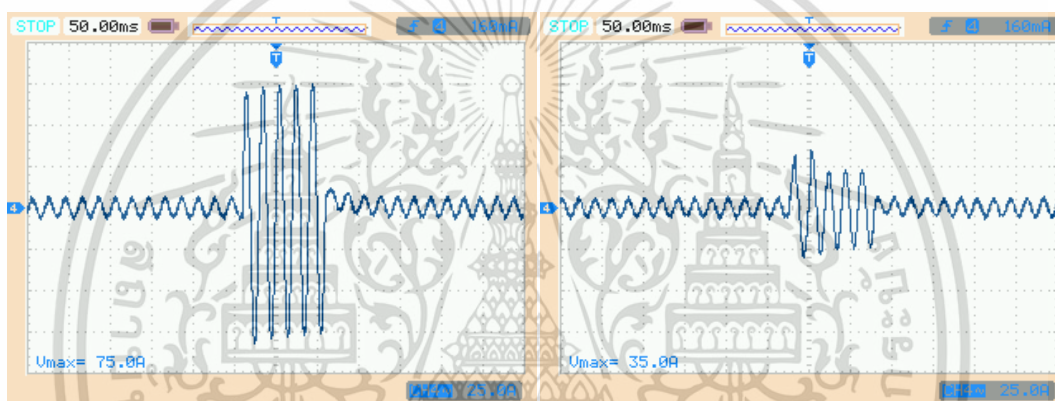
รูปที่ 5.2 เครื่องต้นแบบอุปกรณ์จำกัดกระแสชนิดวงจรถัดแบบหลายเซลล์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.2 ผลที่ได้จากการจำลองด้วยโปรแกรมและผลจากการทดลอง

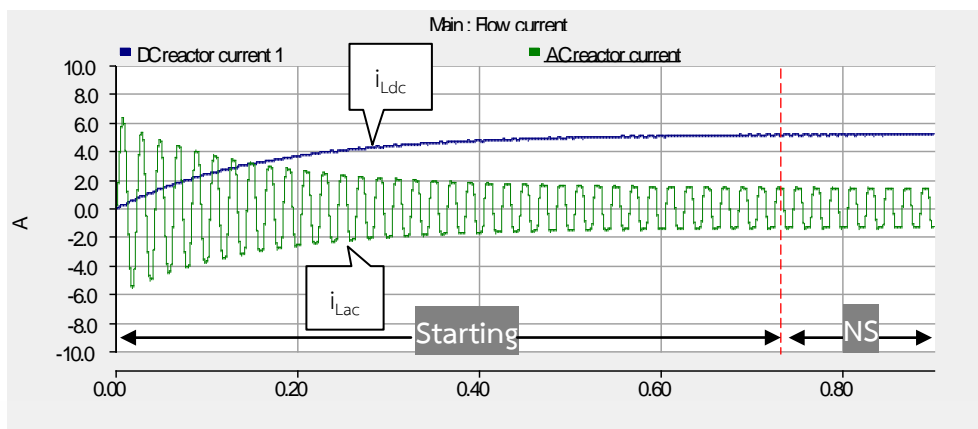


รูปที่ 5.3 รูปคลื่นกระแสไลน์ในช่วงที่เกิดการลัดวงจรเมื่อไม่ได้ติดตั้ง SSFCL (ซ้าย) และเมื่อติดตั้ง SSFCL (ขวา) จากการจำลองด้วยโปรแกรม PSCAD/EMTDC

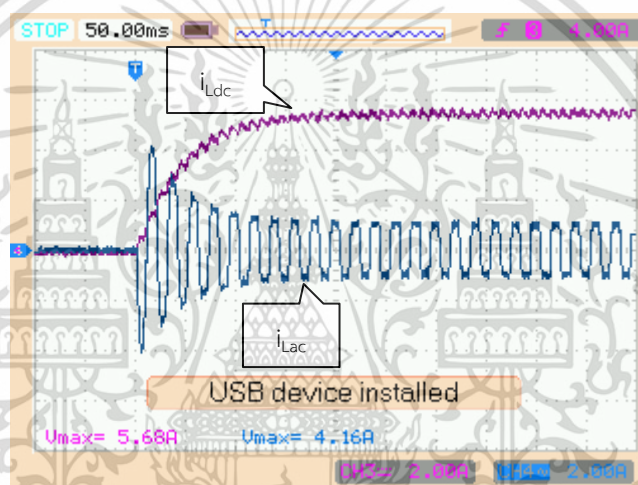


รูปที่ 5.4 รูปคลื่นกระแสไลน์ในช่วงที่เกิดการลัดวงจรเมื่อไม่ได้ติดตั้ง SSFCL (ซ้าย) และเมื่อติดตั้ง SSFCL (ขวา) จากการทดลอง

จากรูปที่ 5.3 เป็นการเปรียบเทียบกระแสลัดวงจรที่เกิดขึ้นระหว่างไม่ได้ติดตั้งอุปกรณ์จำกัดกระแสและติดตั้งอุปกรณ์จำกัดกระแส ซึ่งได้จากการจำลองการทำงานผ่านโปรแกรม PSCAD/EMTDC ซึ่งจะเห็นว่ากระแสลัดวงจรที่เพิ่มขึ้นมานั้นถูกจำกัดให้อยู่ในระดับ 20 A. (rms.) ส่วนรูปที่ 5.4 เป็นการเปรียบเทียบกระแสลัดวงจรที่เกิดขึ้นระหว่างไม่ได้ติดตั้งอุปกรณ์จำกัดกระแสและติดตั้งอุปกรณ์จำกัดกระแส จากการทดลองโดยเครื่องต้นแบบกระแสลัดวงจรสูงสุดนั้นอยู่ที่ 25.2A หรือ ประมาณ 17.8 A. (rms.) จะเห็นได้ว่าเครื่องต้นแบบนี้สามารถจำกัดกระแสลัดวงจรได้ใกล้เคียงกับการจำลองที่ได้ออกแบบไว้



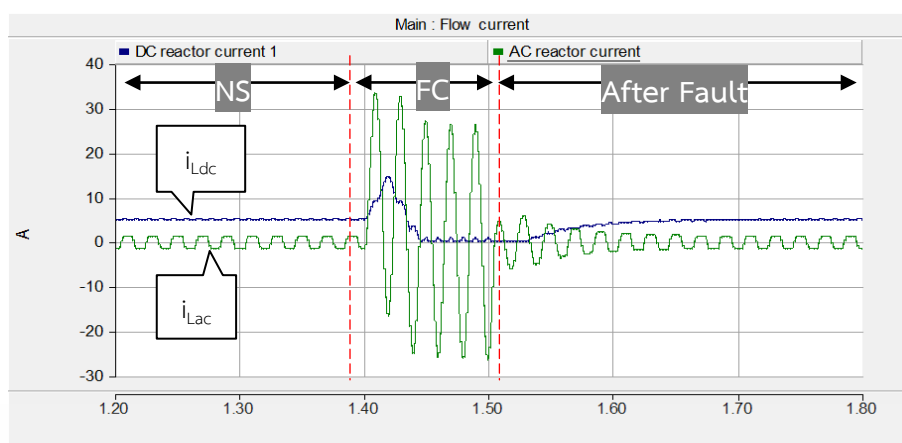
รูปที่ 5.5 รูปคลื่นกระแสที่ไหลในรีแอคเตอร์ดีซี และรีแอคเตอร์เอซี ที่ได้จากการจำลองด้วยโปรแกรม PSCAD/EMTDC



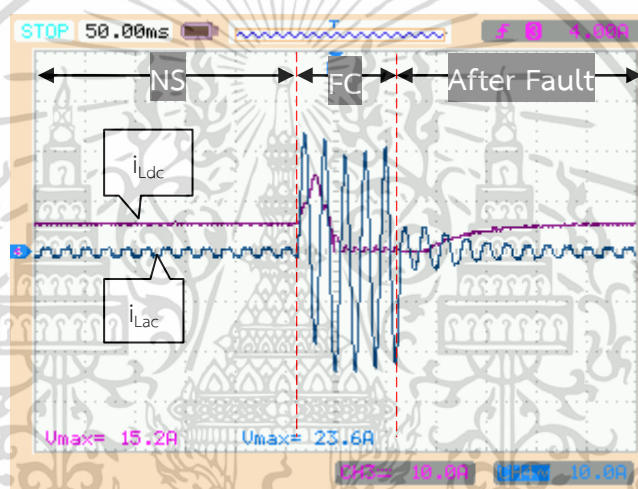
รูปที่ 5.6 รูปคลื่นกระแสที่ไหลในรีแอคเตอร์ดีซี และรีแอคเตอร์เอซี ที่ได้จากการทดลอง

จากรูปที่ 5.5 และ 5.6 แสดงลักษณะการไหลของกระแสในอุปกรณ์ ในช่วงเริ่มต้น (Starting) กระแสจากแหล่งจ่ายจะไหลเข้ารีแอคเตอร์ทั้งสองตัว กระแสที่ไหลในรีแอคเตอร์ดีซีเพิ่มขึ้นเรื่อยๆจนใกล้เคียงกระแสไหลจนเข้าสู่สภาวะคงตัว เมื่อผ่านไปหลายๆไซเคิลกระแสรีแอคเตอร์เอซีค่อยๆลดลง และไหลผ่านทางต้านวงจรบริดจ์เป็นส่วนใหญ่ในสภาวะปกติ (Normal Saturation: NS) ในสภาวะลัดวงจร (Fault Condition: FC) ใน ¼ ไซเคิลแรกกระแสลัดวงจรจะไหลผ่านทั้ง รีแอคเตอร์เอซีและรีแอคเตอร์ดีซี กระแสที่เพิ่มขึ้นอย่างทันทีทันใดนี้ ทำให้เกิดแรงเคลื่อนไฟฟ้าเหนี่ยวนำภายในตัวของรีแอคเตอร์ต้านการไหลของกระแสทำให้กระแสไม่เพิ่มขึ้นอย่างทันที จนกระทั่งอุปกรณ์ตรวจพบกระแสลัดวงจร อุปกรณ์จะควบคุมให้วงจรบริดจ์เปลี่ยนมุมนำกระแสเป็น 120 องศาทางไฟฟ้าเพื่อคืนพลังงานของฟอลต์กลับสู่ระบบ หลังจาก ¼ ไซเคิลแรก กระแสลัดวงจรจะถูกบังคับให้ไหลผ่านรีแอคเตอร์เอซี และถูกจำกัดด้วยเอซีรีแอคเตอร์เท่านั้น เมื่อกระแสลัดวงจรถูกขจัดออกไปแล้ว (After Fault) วงจรบริดจ์ถูกควบคุมให้นำกระแสเต็มคลื่น กระแสจะกลับมาซาร์จรีแอคเตอร์ทั้งสองอีกครั้งเหมือนช่วงเริ่มทำงานจนเข้าสู่สภาวะปกติอีกครั้ง แสดงดังรูปที่ 5.7

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

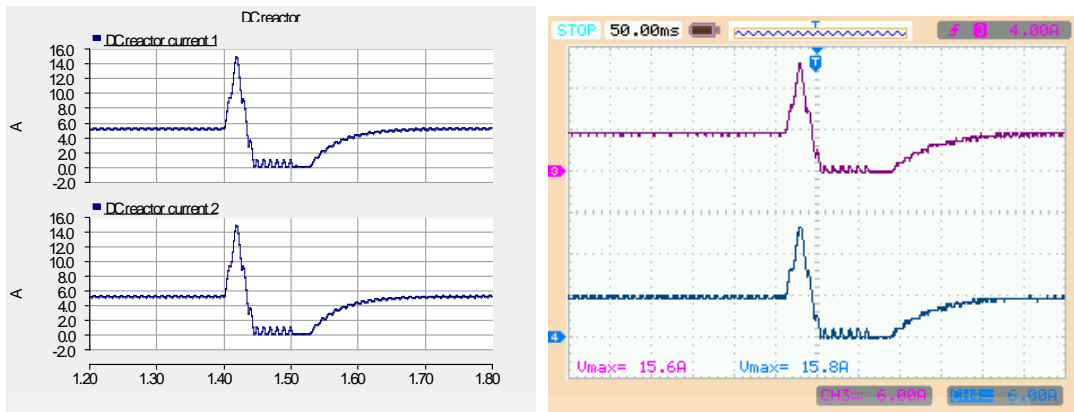


รูปที่ 5.7 รูปคลื่นกระแสที่ไหลในรีแอคเตอร์ดีซี และรีแอคเตอร์เอซี ที่ได้จากการจำลองด้วยโปรแกรม PSCAD/EMTDC

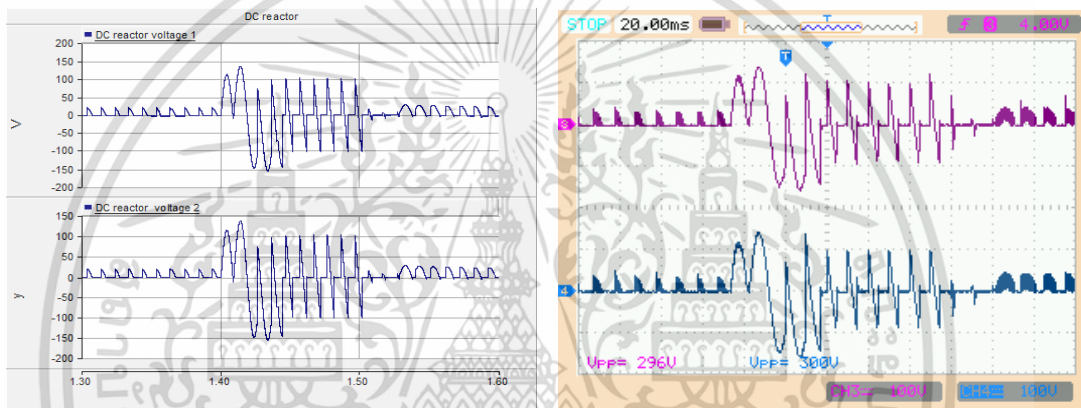


รูปที่ 5.8 รูปคลื่นกระแสที่ไหลในรีแอคเตอร์ดีซี และรีแอคเตอร์เอซี ที่ได้จากการทดลอง

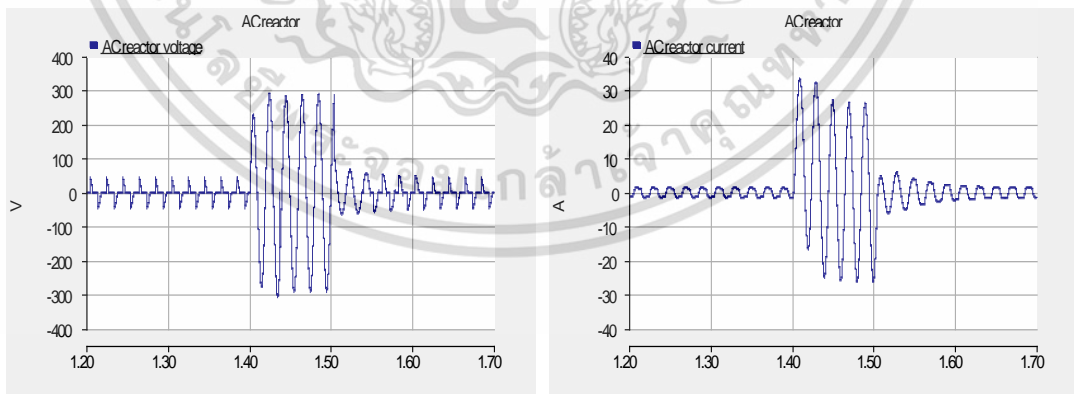
จากรูปที่ 5.8 แสดงกระแสที่ไหลในรีแอคเตอร์ดีซี และรีแอคเตอร์เอซี ที่ได้จากการทดลองจะเห็นได้ว่าเมื่อเทียบกับผลจากการจำลองรูปที่ 5.7 แล้ว ทั้งสองมีลักษณะแนวโน้มไปในทิศทางเดียวกัน ระดับของกระแสที่เกิดขึ้นที่รีแอคเตอร์ดีซีสูงสุดจากโปรแกรมนั้นอยู่ที่ 1.48 A. ส่วนจากการทดลองอยู่ที่ 15.2 A. และค่อยๆ ลดลงเป็นไปตามการออกแบบซึ่งช่วยให้ไม่เกิดพลังงานตกค้างและความร้อนขึ้นที่รีแอคเตอร์ดีซี



รูปที่ 5.9 รูปคลื่นกระแสตัวต่อกรอมรีแอคเตอร์ดีซี 1 (บน) และรีแอคเตอร์ดีซี 2 (ล่าง) ที่ได้จากการจำลองด้วยโปรแกรม PSCAD/EMTDC (ซ้าย) และที่ได้จากการทดลอง (ขวา)

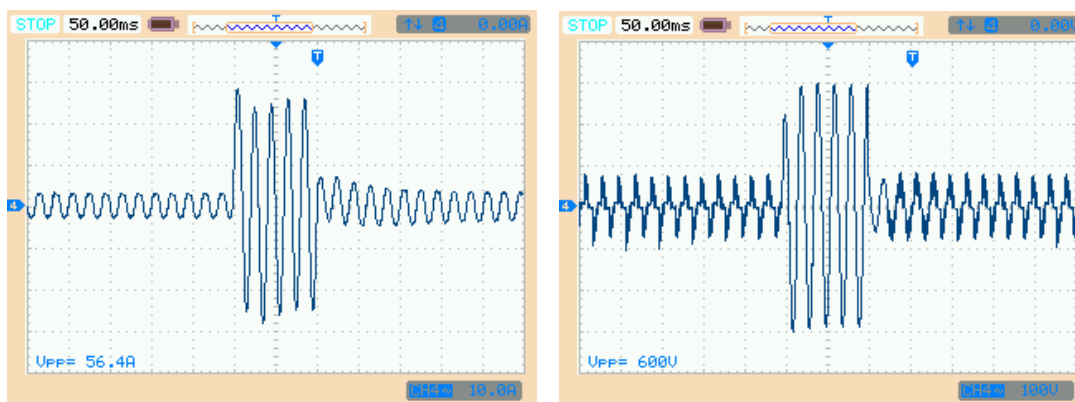


รูปที่ 5.10 รูปคลื่นแรงดันตัวต่อกรอมรีแอคเตอร์ดีซี 1 (บน) และรีแอคเตอร์ดีซี 2 (ล่าง) ที่ได้จากการจำลองด้วยโปรแกรม PSCAD/EMTDC (ซ้าย) และที่ได้จากการทดลอง (ขวา)



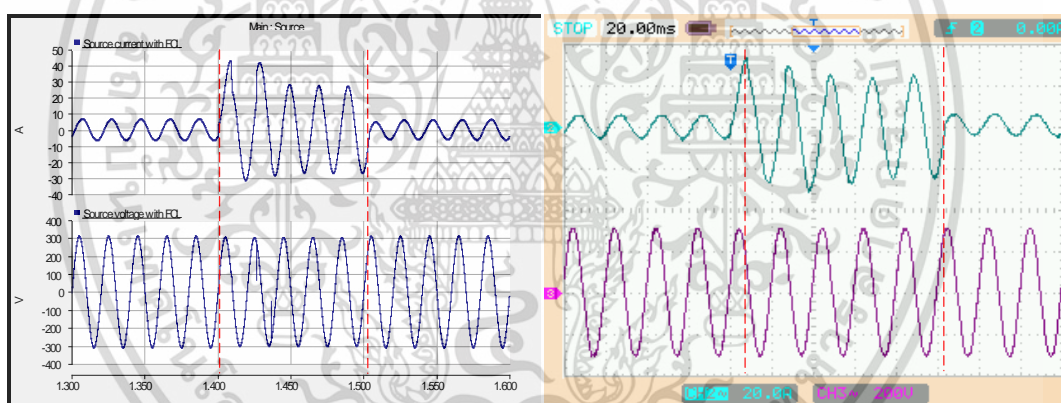
รูปที่ 5.11 รูปคลื่นแรงดันตัวต่อกรอมรีแอคเตอร์เอซี (ซ้าย) และรูปคลื่นกระแสรีแอคเตอร์เอซี (ขวา) ที่ได้จากการจำลองด้วยโปรแกรม PSCAD/EMTDC

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



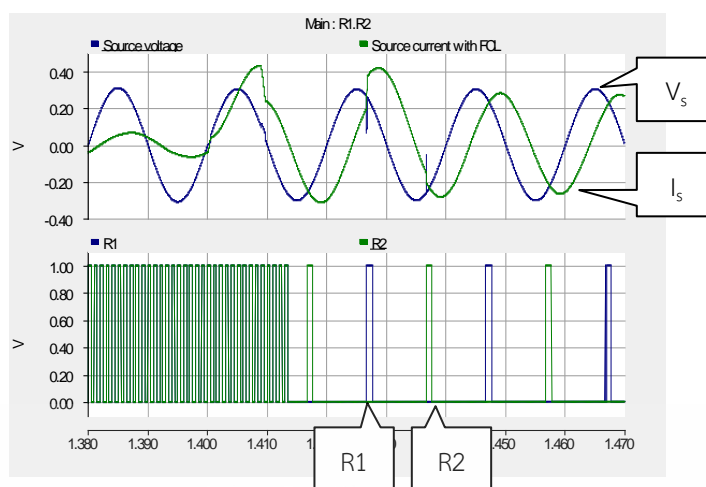
รูปที่ 5.12 รูปคลื่นแรงดันตกคร่อมรีแอกเตอร์เอซี (ซ้าย) และรูปคลื่นกระแสรีแอกเตอร์เอซี (ขวา) ที่ได้จากการทดลอง

จากรูปที่ 5.11 และ 5.12 คือรูปคลื่นของแรงดันตกคร่อมรีแอกเตอร์เอซี และกระแสรีแอกเตอร์เอซี ตั้งแต่สภาวะปกติ เกิดลัดวงจร และกลับเข้าสู่สภาวะปกติอีกครั้ง จากการจำลองด้วยโปรแกรม PSCAD/EMTDC และการทดลองตามลำดับ ในสภาวะปกติจะเกิดแรงดันตกคร่อมเพียงเล็กน้อยที่รีแอกเตอร์เอซีเนื่องจากค่าความสูญเสียที่เกิดขึ้นจากความต้านทานภายในรีแอกเตอร์ดีซี

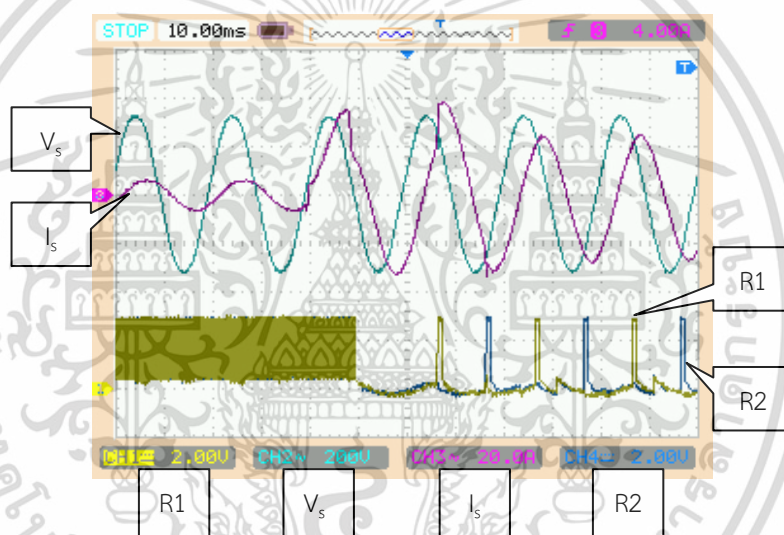


รูปที่ 5.13 รูปคลื่นแรงดันที่จุด PCC ขณะที่อุปกรณ์จำกัดกระแสทำงาน ที่ได้จากการจำลองด้วยโปรแกรม PSCAD/EMTDC (ซ้าย) และที่ได้จากการทดลอง (ขวา)

จากรูปที่ 5.13 แสดงการเปรียบเทียบแรงดันที่จุด (Point of Common Coupling; PCC) ที่ได้จากการจำลองด้วยโปรแกรม PSCAD/EMTDC และที่ได้จากการทดลองตามลำดับ จะเห็นได้ว่าขณะที่อุปกรณ์ทำการจำกัดกระแสลัดวงจรนั้นจะไม่เกิดการแกว่งของแรงดันระบบที่นำอุปกรณ์จำกัดกระแสไปติดตั้ง

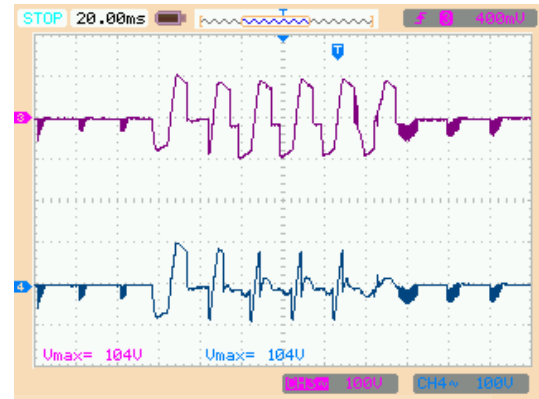
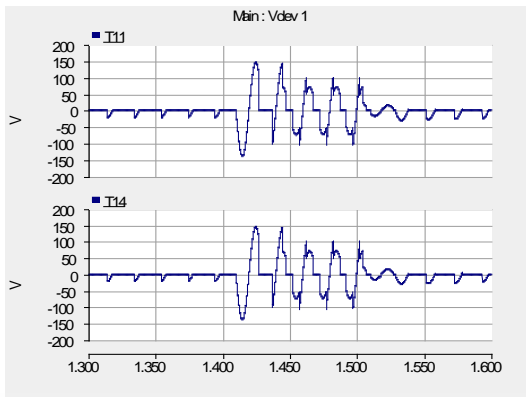


รูปที่ 5.14 รูปคลื่นสัญญาณนำขั้วเกทไทรริสเตอร์บริดจ์ ที่ได้จากการจำลองด้วยโปรแกรม PSCAD/EMTDC

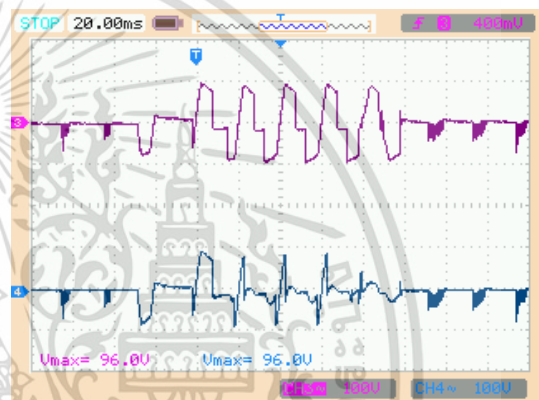
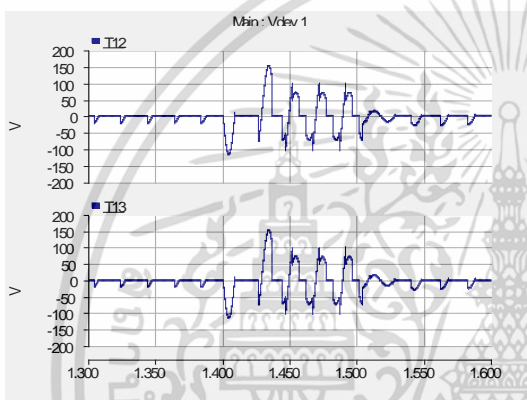


รูปที่ 5.15 รูปคลื่นสัญญาณนำขั้วเกทไทรริสเตอร์บริดจ์ ที่ได้จากการทดลอง

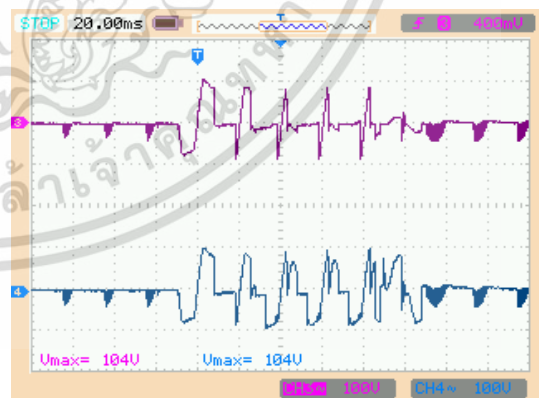
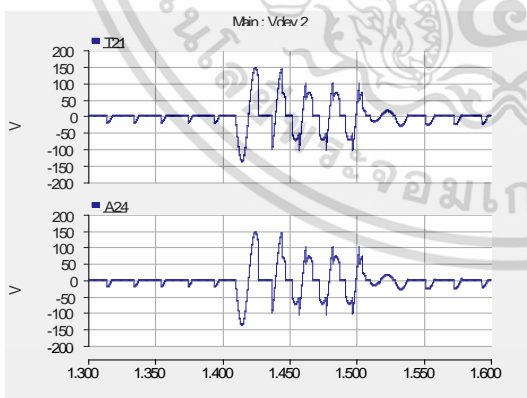
จากรูปที่ 5.14 และ 5.15 แสดงสัญญาณนำขั้วเกทไทรริสเตอร์ในสภาวะปกติและเข้าสู่โหมดคืนพลังงานกลับสู่ระบบ ซึ่ง R1 คือสัญญาณสำหรับไทรริสเตอร์ T11, T14, T21, T24 ส่วน R2 คือสัญญาณสำหรับไทรริสเตอร์ T12, T13, T22, T23 ในช่วงสภาวะปกติสัญญาณนำขั้วเกทจะเป็นสัญญาณพัลส์ความถี่ 1kHz เพื่อลดการสูญเสียจากการขั้วเกท (Gate Loss) เมื่ออุปกรณ์ตรวจพบการลัดวงจร สัญญาณนำขั้วเกทจะถูกเปลี่ยนเป็นการนำกระแสที่เลื่อนมุมเฟสเพื่อคืนพลังงานกลับสู่ระบบ โดยสัญญาณ R1 จะนำกระแสที่มุม 120 องศา และ R2 จะนำกระแสที่มุม 300 องศา ของแรงดันระบบ



รูปที่ 5.16 รูปคลื่นแรงดันตกคร่อมที่เกิดที่ทรานซิสเตอร์ T11 (บน) 14 (ล่าง) เมื่อมีการจำกัดกระแส ที่ได้จากการจำลองด้วยโปรแกรมPSCAD/EMTDC (ซ้าย) และที่ได้จากการทดลอง (ขวา)

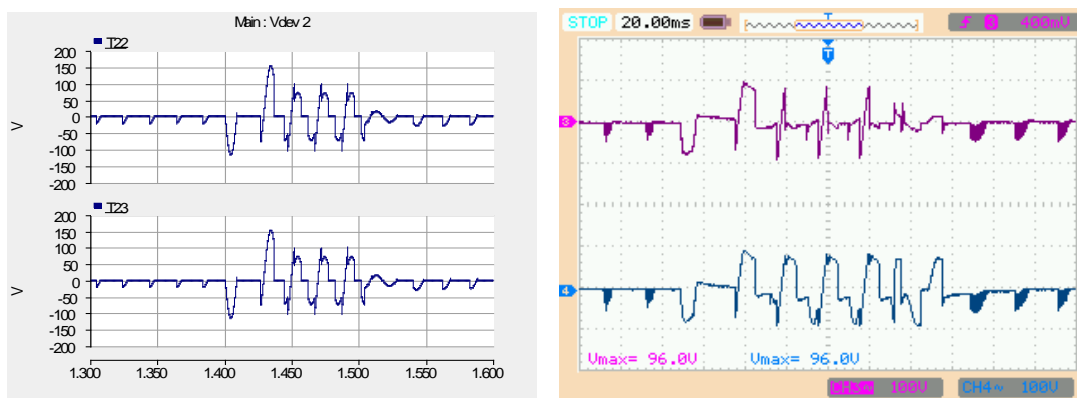


รูปที่ 5.17 รูปคลื่นแรงดันตกคร่อมที่เกิดที่ทรานซิสเตอร์ T12 (บน) 13 (ล่าง) เมื่อมีการจำกัดกระแส ที่ได้จากการจำลองด้วยโปรแกรมPSCAD/EMTDC (ซ้าย) และที่ได้จากการทดลอง (ขวา)



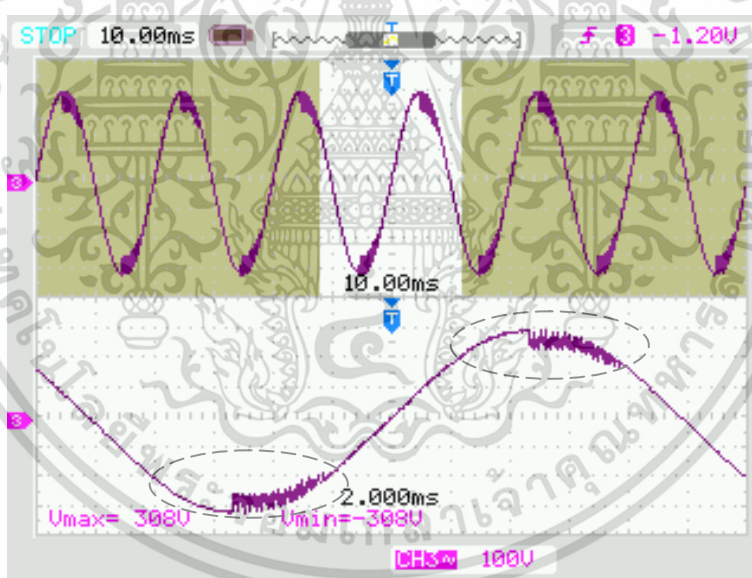
รูปที่ 5.18 รูปคลื่นแรงดันตกคร่อมที่เกิดที่ทรานซิสเตอร์ T21 (บน) 24 (ล่าง) เมื่อมีการจำกัดกระแส ที่ได้จากการจำลองด้วยโปรแกรมPSCAD/EMTDC (ซ้าย) และที่ได้จากการทดลอง (ขวา)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



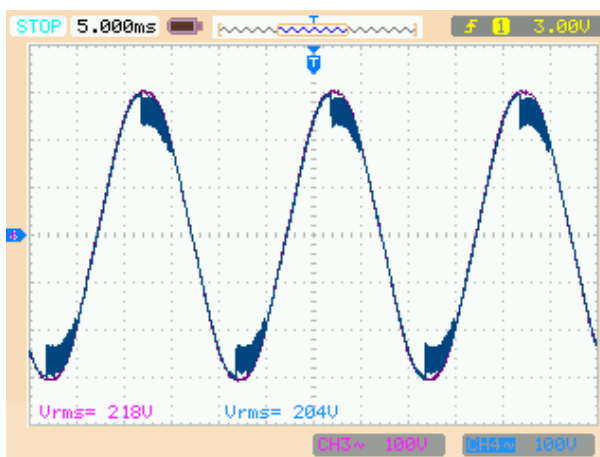
รูปที่ 5.19 รูปคลื่นแรงดันตกคร่อมที่เกิดที่ไทรริสเตอร์ T22 (บน) 23 (ล่าง) เมื่อมีการจำกัดกระแส ที่ได้จากการจำลองด้วยโปรแกรมPSCAD/EMTDC (ซ้าย) และที่ได้จากการทดลอง (ขวา)

จากรูปที่ 5.16 ถึง 5.19 แสดงแรงดันตกคร่อมที่เกิดขึ้นบนไทรริสเตอร์ เมื่อมีการจำกัดกระแส ที่ได้จากการจำลองด้วยโปรแกรม PSCAD/EMTDC และที่ได้จากการทดลองตามลำดับ จากการจำลองพบว่าเมื่อไทรริสเตอร์หยุดนำกระแส ค่าแรงดันสูงสุดที่เกิดขึ้นคือ 311/2 V. ส่วนค่าที่ได้จากการทดลองนั้นเกิดแรงดันสูงสุดเกิดขึ้น 104 V.

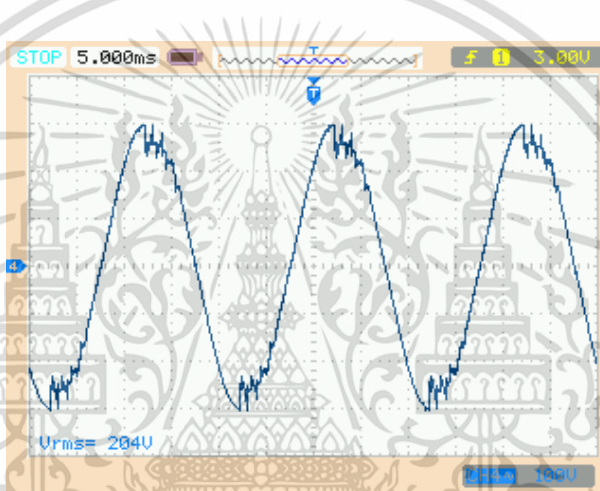


รูปที่ 5.20 รูปคลื่นแรงดันทางด้านโพลตที่ได้จากการทดลอง

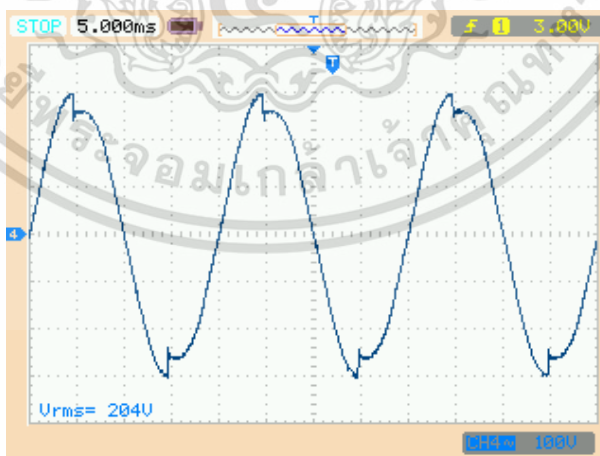
จากรูปที่ 5.20 แสดงรูปคลื่นของแรงดันทางด้านโพลตในสภาวะปกติ ซึ่งเกิดขึ้นจากแรงดันตกคร่อมที่เกิดขึ้นที่ไทรริสเตอร์ และแรงดันตกคร่อมรีแอคเตอร์ดีซี ซึ่งสามารถแก้ไขได้โดยการเพิ่มวงจรถาร์จให้แรงดันตกคร่อมรีแอคเตอร์เป็นศูนย์[1]



รูปที่ 5.21 รูปคลื่นแรงดันทางด้านโหลด เมื่อความถี่สัญญาณขับเท่ากับ 10kHz.

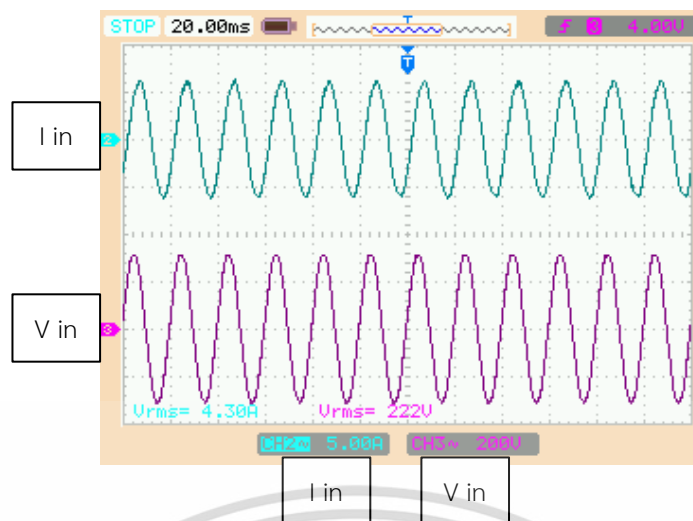


รูปที่ 5.22 รูปคลื่นแรงดันทางด้านโหลด เมื่อความถี่สัญญาณขับเท่ากับ 1kHz.

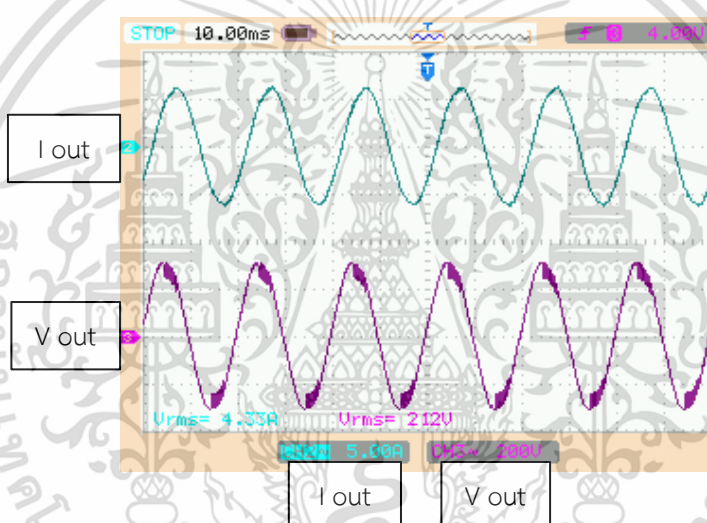


รูปที่ 5.23 รูปคลื่นแรงดันทางด้านโหลดเมื่อสัญญาณขับไม่มีควมถี่

จากรูปที่ 5.21 ถึง 5.23 แสดงรูปคลื่นแรงดันทางด้านโหลดเมื่อเปลี่ยนความถี่สัญญาณขับจะเห็นได้ว่าเมื่อสัญญาณขับมีความถี่ ความผิดเพี้ยนของรูปคลื่นแรงดันจะเปลี่ยนไป เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.24 รูปคลื่นแรงดันและกระแสทางด้านขาเข้าอุปกรณ์



รูปที่ 5.25 รูปคลื่นแรงดันและกระแสทางด้านขาออกอุปกรณ์

จากรูปที่ 5.24 และ 5.25 แสดงแรงดันและกระแสทางด้านขาเข้า (input) และขาออก (output) ของอุปกรณ์ ซึ่งเกิดแรงดันตก 10 V อุปกรณ์มีความสูญเสีย (Power loss) 43 W และประสิทธิภาพของอุปกรณ์คือ 95.49 %

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 6

สรุปผลการวิจัยและข้อเสนอแนะ

วิทยานิพนธ์นี้ได้นำเสนออุปกรณ์จำกัดกระแสลัดวงจรชนิดวงจรบริดจ์แบบหลายเซลล์เพื่อจุดประสงค์ที่จะลดระดับของกระแสลัดวงจรที่เกิดขึ้นในระบบไม่ให้สูงจนทำให้อุปกรณ์อื่นๆในระบบเสียหาย อุปกรณ์จำกัดกระแสลัดวงจรนั้นแบ่งออกเป็นหลายๆแบบ แต่เนื่องด้วยข้อดีต่างๆของอุปกรณ์จำกัดกระแสประเภทใช้สวิตช์โซลิตสแตทนั้น ทำให้เราสามารถนำมาประยุกต์ใช้กับระบบไฟฟ้าแรงต่ำถึงแรงดันปานกลางได้ เมื่อมีการออกแบบในลักษณะโมดูล โดยไม่จำเป็นต้องมีการต่อผ่านหม้อแปลงเพื่อลดแรงดัน

จากการศึกษาทฤษฎี ได้นำมาออกแบบอุปกรณ์จำกัดกระแสลัดวงจรผ่านการจำลองด้วยโปรแกรม PSCAD/EMTDC ในระบบสามเฟส 24kV 10MW และระบบหนึ่งเฟส 220V. พร้อมสร้างเครื่องต้นแบบเพื่อยืนยันหลักการทำงาน ผลที่ได้จากการจำลองและการทดลอง อุปกรณ์สามารถจำกัดกระแสได้ โดยเมื่อมีการลัดวงจรกระแสลัดวงจรจะถูกจำกัดทันทีใน 1/4 ไซเคิลแรก หลังจากนั้นอุปกรณ์จะเข้าสู่โหมดคืนพลังงานกลับสู่ระบบ โดยเลื่อนมุมนำกระแสของไทรริสเตอร์บริดจ์ไปที่ 120 องศา ช่วงเวลานี้กระแสที่ไหลอยู่ในรีแอคเตอร์ดีซีทั้งสองจะลดลงอย่างรวดเร็วภายใน 1-2 ไซเคิล เพื่อไม่ให้เกิดความร้อนขึ้นที่รีแอคเตอร์ดีซี เมื่อกระแสในรีแอคเตอร์ดีซีลดลงทำให้รีแอคเตอร์ดีซีพร้อมที่จะรับกระแสลัดวงจรทันทีหากเกิดการลัดวงจรซ้ำอีกครั้ง ส่วนกระแสลัดวงจรหลังจาก 1/4 ไซเคิลแรกนั้นจะถูกจำกัดด้วยรีแอคเตอร์เอซีเท่านั้น และเมื่อกระแสลัดวงจรถูกขจัดออกจากระบบหมดแล้ว อุปกรณ์สามารถกลับเข้าสู่สภาวะปกติอีกครั้งโดยไม่มีการแกว่งของแรงดันเกิดขึ้น ในระบบสามเฟสเมื่ออุปกรณ์ทำการจำกัดกระแสลัดวงจรนั้นไม่ส่งผลกระทบต่อเฟสที่ไม่เกิดลัดวงจร

ปัญหาที่พบในการวิจัยคือ ขนาดของรีแอคเตอร์ดีซีที่เหมาะสมนั้น มาจากการคำนวณโดยมีค่าของกระแสไหลในสภาวะคงตัว ในงานวิจัยนี้ได้กำหนดกระแสไหลคงที่ไว้ที่ 5A. หากในงานที่ใช้งานจริงกระแสไหลอาจมีการเปลี่ยนแปลงไปจากนี้ จะส่งผลให้รีแอคเตอร์ดีซีไม่เหมาะสมกับระบบนั้น ส่วนรีแอคเตอร์เอซีที่ทำหน้าที่จำกัดกระแสลัดวงจรนั้นสามารถจำกัดกระแสได้ระยะเวลาหนึ่งเท่านั้น เพื่อให้อุปกรณ์ป้องกันเช่น เซอร์กิตเบรกเกอร์สามารถทำงานได้ หากเกิดกระแสลัดวงจรเป็นเวลานานจะส่งผลให้ขดลวดของรีแอคเตอร์เอซีลัดวงจรได้ ทางด้านโหลดรูปคลื่นแรงดันในช่วงสภาวะปกตินั้นมีความผิดเพี้ยนเล็กน้อย ซึ่งเกิดจากค่าความสูญเสียที่เกิดขึ้นที่รีแอคเตอร์เอซีที่ออกแบบไม่เหมาะสม

การศึกษาในขั้นต่อไปคือการออกแบบสำหรับระบบไฟฟ้าที่เป็นแบบสามเฟส ซึ่งจะต้องสร้างเงื่อนไขในการคืนพลังงานกลับสู่ระบบในช่วงที่เกิดลัดวงจรชนิดๆต่างๆของระบบสามเฟส และส่วนของรูปคลื่นแรงดันที่เกิดความผิดเพี้ยน อาจแก้ไขด้วยการออกแบบรีแอคเตอร์เอซีใหม่ หรือสร้างวงจรชาร์จ์ให้กับทางด้านดีซีเพื่อให้กระแสไหลลดไหลผ่านทางด้านดีซีมากขึ้น ซึ่งจะช่วยให้เกิดแรงดันตกคร่อมรีแอคเตอร์เอซีน้อยลง ความผิดเพี้ยนของรูปคลื่นแรงดันทางด้านโหลดก็จะลดลงตามด้วย

เอกสารอ้างอิง

- [1] Alexander Abramovitz and Keuye Ma Smedley. “Survey of Solid-State Fault Current Limiters” **IEEE Transactions on Power Electronics.**, Vol. 27. no. 6, June 2012. pp. 2770-2782.
- [2] **Solid-state Power Equipment.** [Online]. Available : http://energy.gov/sites/prod/files/oeprod/DocumentsandMedia/hts_fcl_110609.pdf.
- [3] Karady G.G. “Principle of Fault Current Limitation by a Resonant LC Circuit” **Generation, Transmission and Distribution Proceedings of the IEC C.**, Vol.139. no. 1, Jan. 1992. pp. 1-6.
- [4] นพดล สัจจาพันธ์, “อุปกรณ์จำกัดกระแสลัดวงจรชนิดโซลิตสเตรทแบบบริดจ์สำหรับหนึ่งเฟส ซึ่งใช้รีแอคเตอร์เอซีในการจำกัดกระแส,” **วิทยานิพนธ์วิศวกรรมศาสตรมหาบัณฑิต, สาขาวิชาวิศวกรรมไฟฟ้า, สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง, 2553.**
- [5] H.G. Sarmiento, “A fault current limiter based on an LC resonant circuit: Design, scale model and prototype field tests,” **Proc. iREP Symp.- Bulk Power Syst. Dyn. Control - VII, Revitalizing Oper. Rel.**, Aug. 19–24, 2007, pp. 1–5.
- [6] H. J. Boenig and D. A. Paice. “Fault current limiter using a superconducting coil” **IEEE Trans. Magn.**, vol. 19, no. 3, May 1983. pp. 1051–1053.
- [7] M. T. Hagh and M. Abapour. “DC reactor type transformer inrush current limiter” **IET Electr. Power Appl.**, vol. 1, no. 5. Sep. 2007. pp. 808–814.
- [8] Z. Lu, D. Jiang, and Z. Wu. “A new topology of fault-current limiter and its parameters optimization” **Proc. IEEE Power Electronics Specialist Conf.** 2003, pp. 462–465.
- [9] V. K. Sood and S. Alam. “3-phase fault current limiter for distribution systems” **Proc. Int. Conf. Power Electronics, Drive and Energy Systems,** 2006, pp. 1–6.
- [10] GangChen, Daozhuo Jiang, Zhengyu Lu and Zhaolin Wu. “A New Proposal for Solid State Fault Current Limiter and Its Control Strategies” **IEEE Power Engineering Society General Meeting. 2004,** Vol. 2. June 2004. pp.1468-1473.
- [11] สำนักงานโครงการรับซื้อไฟฟ้า จากแหล่งผลิตไฟฟ้าขนาดเล็ก การไฟฟ้าส่วนภูมิภาค. 2016. **คู่มือการของจำหน่ายไฟฟ้ากับการไฟฟ้าส่วนภูมิภาค.** [Online]. Available : <http://www.effe.or.th/pdf/PEA-VSPP.pdf>.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารอ้างอิง (ต่อ)

- [12] Powerex. 2015. **Discrete Thyristor**. [Online].
Available : <http://www.pwr.com/Product/TAKC651103DH>.



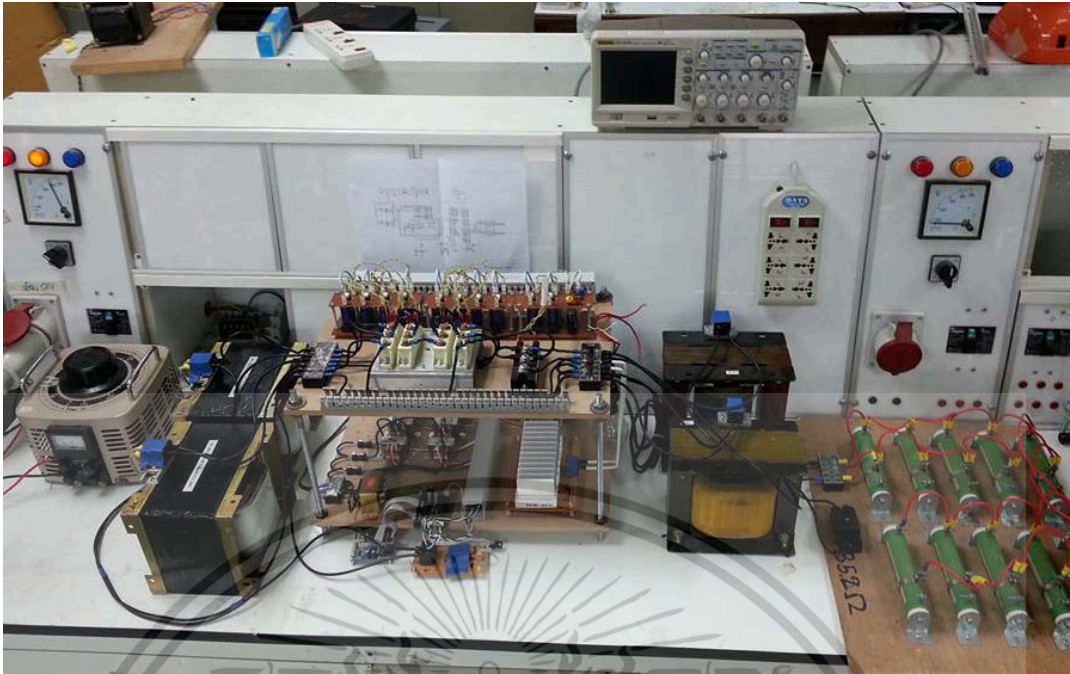
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



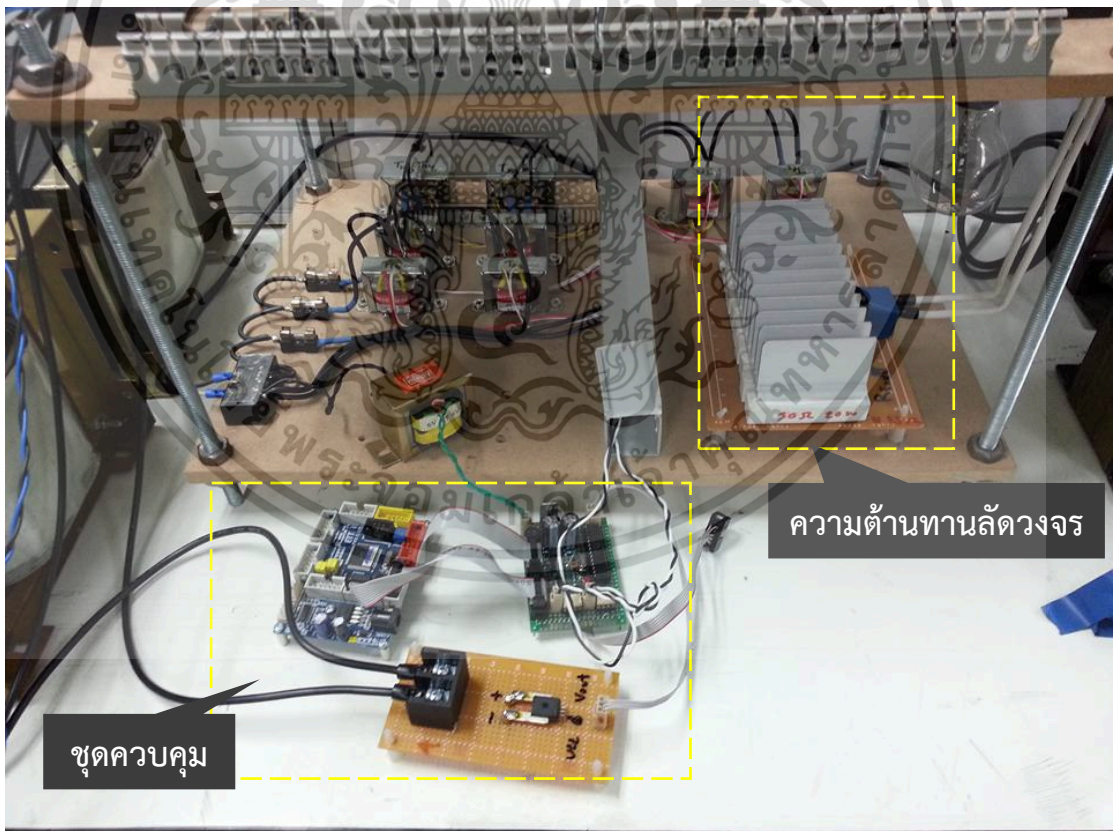
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ ก.1 เครื่องต้นแบบที่สร้างขึ้นและระบบไฟฟ้าที่ใช้ในการทดลอง

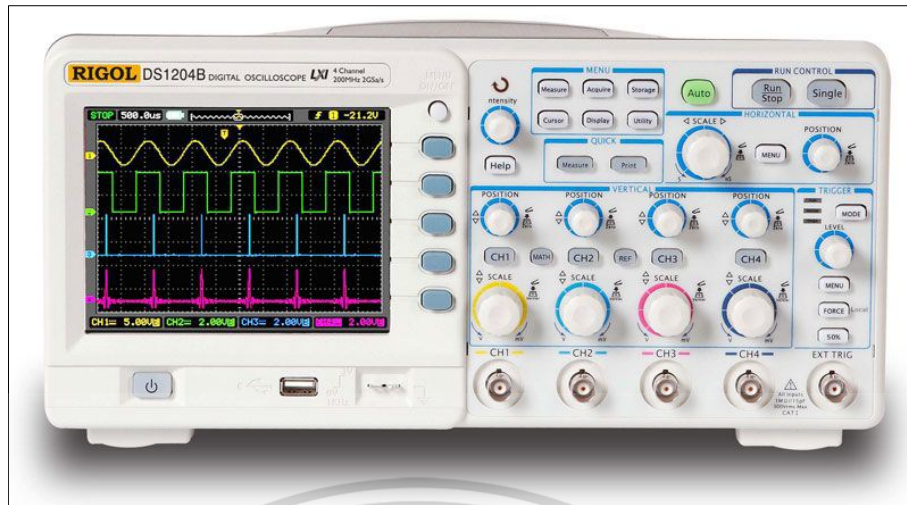


รูปที่ ก.2 ชุดวงจรควบคุม และความต้านทานลัดวงจร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ ข.1 ดิจิตอลออสซิลโลสโคป RIGOL รุ่น DS1204B



รูปที่ ข.2 Current Probe FLUKE รุ่น 80i-110s

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ ข.3 Differential Probe YOKOGAWA รุ่น 700625



รูปที่ ข.4 Digital meter YOKOGAWA รุ่น 73402

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ผลงานเกี่ยวกับวิทยานิพนธ์ที่ได้รับการตีพิมพ์เผยแพร่ (EECON38)

นรากร สามวัง สมภพ ผลไม้ และ จงรักษ์ บุญเสียง “อุปกรณ์จำกัดกระแสลัดวงจรชนิดวงจรบริดจ์แบบหลายเซลล์ สำหรับระบบจำหน่ายไฟฟ้า”, การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 38 (EECON38), Vol.2, 18-20 พฤศจิกายน 2558

ImagePrinter Pro Demo Version
For Evaluation Only

การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ ๓๘
The 38th Electrical Engineering Conference (EECON-38)




UTCC
University of
the Thai Chamber
of Commerce
มหาวิทยาลัยหอการค้าไทย

อิเล็กทรอนิกส์กำลัง (PE)
ไฟฟ้าสื่อสาร (CM)
ระบบควบคุมและการวัดคุม (CT)
อิเล็กทรอนิกส์ (EL)
การประมวลผลสัญญาณดิจิทัล (DS)
ไฟโตนิกส์ (PH)
วิศวกรรมชีวการแพทย์ (BE)
คอมพิวเตอร์และเทคโนโลยีสารสนเทศ (CP)

Volume II
AEC Synergy

NOT REGISTERED VERSION NOT REGISTERED VERSION

วันที่ ๑๘ - ๒๐ พฤศจิกายน พ.ศ. ๒๕๕๘
โรงแรมวอร์บุรี อโยธยา คอนเวนชัน รีสอร์ท จังหวัดพระนครศรีอยุธยา



UTCC
School of Engineering
คณะวิศวกรรมศาสตร์ มหาวิทยาลัยหอการค้าไทย



MAN
MANAGEABLE
INSULATOR



QTC
QTC ENERGY PCL



CROWN CERAMICS



Tainewy



RITTA



EEAAT
Electrical Engineering Academic Association (Thailand)

เอกสารนี้เป็นเอกสารที่ลงรหัสสำหรับการใช้งานเพื่อการศึกษาเท่านั้น อนุญาตให้นำไปใช้เผยแพร่ได้โดยไม่เสียค่าใช้จ่าย

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อุปกรณ์จำกัดกระแสลัดวงจรชนิดวงจรบริดจ์แบบหลายเซลล์ สำหรับระบบจำหน่ายไฟฟ้า Multi-cell Bridge-Type Fault Current Limiter for distribution systems

นรากร สามวัง สมภพ ผลไม้ และ จงรัชช์ บุญเส็ง

ภาควิชาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง narakorn.sa@gmail.com

บทคัดย่อ

บทความนี้นำเสนออุปกรณ์จำกัดกระแสลัดวงจรชนิดโซลิดสเตท สำหรับระบบจำหน่ายระดับแรงดันปานกลาง อุปกรณ์จำกัดกระแสนี้ ประกอบด้วยเซลล์ของวงจรเรียงกระแสชนิดควบคุมเฟสแบบบริดจ์หนึ่ง เฟสและรีแอคเตอร์ดีซีหลายเซลล์ต่อกัน และรีแอคเตอร์เอซีที่ต่อขนานกับชุดวงจรเรียงกระแส ทำให้สามารถใช้งานได้ในระดับแรงดัน 24 kV โดยไม่ต้องใช้หม้อแปลงกำลัง ซึ่งจะทำให้ขนาดและราคาของอุปกรณ์ลดลงได้ การออกแบบสร้างและการซ่อมบำรุงทำได้ง่ายขึ้นจากการออกแบบในลักษณะโมดูลาร์ ในบทความนี้แสดงการออกแบบอุปกรณ์จำกัดกระแสและการจำลองการทำงาน ผลการจำลองแสดงให้เห็นว่าอุปกรณ์จำกัดกระแสลัดวงจรที่นำเสนอสามารถทำงานได้ตามที่ได้ออกแบบไว้

คำสำคัญ: วงจรเรียงกระแสแบบบริดจ์, vspp, คอนเวอร์เตอร์แบบหลายเซลล์

Abstract

This paper presents a solid-state fault current limiter for medium voltage distribution power system. The proposed fault current limiter composes of multiple cells of single-phase phase-controlled bridge rectifier and dc reactor connecting in series and an ac reactor connecting in parallel with the cascade rectifiers. This topology enables the direct use of this current limiter in the 24kV system without power transformers, helps reduce the size and cost of the fault current limiter and with the modular design the construction and maintenance of the system would be simplified. In this paper the design and simulation of the fault current limiter are presented. The simulation results show that the proposed fault current limiter can perform fault current limiting as designed.

Keywords: Bridge rectifier, vspp, Multicell converter

1. บทนำ

ปัจจุบันมีความต้องการใช้พลังงานไฟฟ้ามากขึ้น ระบบไฟฟ้าจึงขยายตัวตาม รวมไปถึงการเพิ่มขึ้นของผู้ผลิตไฟฟ้าขนาดเล็กมาก (Very Small Power Producer : VSPP) เช่น โรงไฟฟ้าชีวมวล กังหันลม โซลาร์ฟาร์ม เป็นต้น ทำให้ระบบจำหน่ายมีการเชื่อมต่อกันมากขึ้น ส่งผลให้

ค่ากระแสลัดวงจรในระบบมีค่าสูงขึ้น เมื่อระดับของกระแสลัดวงจรเกินพิกัดของเซอร์กิตเบรกเกอร์และฟิวส์ ที่ถูกออกแบบและติดตั้งไว้ก่อนหน้านี้ ทำให้เกิดความเสียหายอย่างมากต่อระบบไฟฟ้า และอุปกรณ์ต่างๆ ที่เชื่อมต่อยู่เช่น หม้อแปลง การเปลี่ยนเซอร์กิตเบรกเกอร์อาจเป็นทางเลือกที่เสียค่าใช้จ่ายสูงและมีความยุ่งยากในการปรับตั้งอุปกรณ์ของระบบป้องกันให้ทำงานร่วมกันใหม่ ซึ่งเทคโนโลยีของอุปกรณ์จำกัดกระแสสามารถช่วยในการแก้ปัญหาเหล่านี้ได้

อุปกรณ์จำกัดกระแสลัดวงจรแบบใช้สวิตซ์โซลิดสเตท ได้มีการวิจัยและพัฒนาหลายชนิด เป็นเพราะการพัฒนาของเทคโนโลยี อุปกรณ์อิเล็กทรอนิกส์กำลัง ซึ่งมีพิกัดแรงดันและกระแสที่สูงขึ้นเรื่อยๆ จึงมีการนำมาประยุกต์ใช้ในระบบแรงดันปานกลางถึงสูงมาก เนื่องจากเป็นอุปกรณ์ที่สามารถควบคุมการทำงานได้ง่าย สามารถต่อให้สามารถรับพิกัดกระแสหรือแรงดันที่สูงขึ้น ได้ การควบคุมความร้อนทำได้ง่าย ช่วยลดค่าใช้จ่ายในระบบควบคุมความร้อน อีกทั้งยังมีความน่าเชื่อถือสูง [1]

มีหลายงานวิจัยที่ออกแบบการประยุกต์ใช้สวิตซ์โซลิดสเตท ในอุปกรณ์จำกัดกระแสลัดวงจร เช่น อุปกรณ์จำกัดกระแสแบบวงจรรีโซแนนซ์ (Resonance-Type FCL) เป็นการนำหลักการวงจรรีโซแนนซ์ในภาวะปกติจะออกแบบให้อิมพีแดนซ์ $X_L - X_C$ อิมพีแดนซ์รวมจึงเป็นศูนย์เพื่อให้กระแสไหลผ่าน เมื่อเกิดลัดวงจร คาปาซิเตอร์จะถูกปลดออกจากวงจรด้วยสวิตซ์โซลิดสเตท ทำให้กระแสลัดวงจรถูกจำกัดด้วยรีแอคเตอร์เท่านั้น แต่อุปกรณ์ชนิดนี้จะมีข้อเสีย คือมีการแกว่งของแรงดัน ในสภาวะชั่วคราวเมื่อมีการเปลี่ยนสถานะ [2]

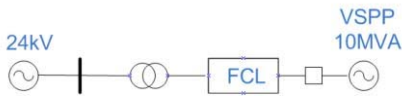
ต่อมาได้มีการพัฒนาใช้สวิตซ์โซลิดสเตทต่อแบบบริดจ์ (Bridge-Type FCL) ประกอบด้วยทริสเตอร์แบบบริดจ์ รีแอคเตอร์ดีซี และรีแอคเตอร์เอซี ในสภาวะปกติทริสเตอร์จะทำงานเป็นวงจรบริดจ์เรียงกระแสเต็มคลื่น เมื่อเกิดลัดวงจรทริสเตอร์จะถูกควบคุมมุมนำกระแสให้เพิ่มขึ้นเพื่อบังคับกระแสลัดให้ไหลผ่านรีแอคเตอร์เอซี ต่อมาได้มีการออกแบบต่อผ่านหม้อแปลงเพื่อใช้ในระบบแรงดันที่สูงขึ้นได้ แต่มีข้อเสียคือกระแสไหลในภาวะปกติจะต้องไหลผ่านหม้อแปลงด้วย ทำให้ต้องใช้หม้อแปลงที่มีขนาดใหญ่ ใช้พื้นที่ติดตั้งมากและราคาแพง [3]

เพื่อแก้ปัญหาเกี่ยวกับการใช้หม้อแปลงที่มีขนาดใหญ่ บทความนี้เสนออุปกรณ์จำกัดกระแสลัดวงจรชนิดวงจรบริดจ์แบบหลายเซลล์ โดยจำกัดกระแสลัดวงจรด้วยรีแอคเตอร์ สำหรับแรงดันไฟฟ้าปานกลาง โดยอธิบายหลักการทำงานและโครงสร้าง การออกแบบขนาดของรีแอคเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ที่เหมาะสม การควบคุม และแสดงผลจำลองการทำงานด้วยโปรแกรม PSCAD/EMTDC

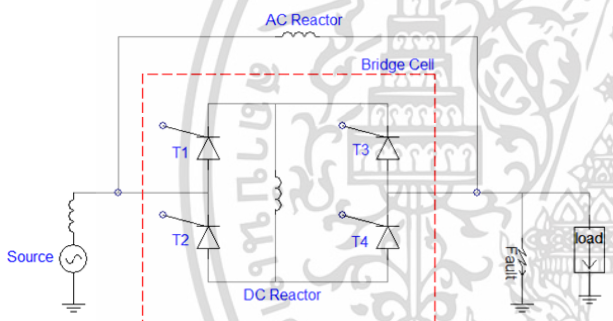
2. การพิจารณาอุปกรณ์จำกัดกระแสลัดวงจรสำหรับระบบจำหน่ายแรงดันปานกลาง



รูปที่ 1 การติดตั้งอุปกรณ์จำกัดกระแสสำหรับผู้ผลิตไฟฟ้าขนาดเล็กมาก

พิจารณาจากรูปที่ 1 แรงดันสายส่งของระบบจำหน่ายที่ 24 kV และกำลังไฟฟ้าสูงสุดของผู้ผลิตไฟฟ้าขนาดเล็กมาก (Very Small Power Producer : VSPP) ที่กำหนดให้มีขนาดไม่เกิน 10 MVA ดังนั้นกระแสไฟฟ้าของฟีดเดอร์จึงอยู่ที่ 240 A ถ้ากำหนดให้อุปกรณ์จำกัดกระแสลัดวงจรจำกัดกระแสที่ 5 เท่า ของกระแสที่คิดจะสามารถออกแบบอุปกรณ์จำกัดกระแสได้

2.1 อุปกรณ์จำกัดกระแสชนิดวงจรบริดจ์บริดจ์



รูปที่ 2 อุปกรณ์จำกัดกระแสชนิดวงจรบริดจ์บริดจ์ สองรีแอคเตอร์

จากรูปที่ 2 แสดงโครงสร้างของอุปกรณ์จำกัดกระแส สองรีแอคเตอร์ ประกอบด้วยบายพาสรีแอคเตอร์เอชซี ขนานกับวงจรบริดจ์ไทรริสเตอร์ มีรีแอคเตอร์ดีซีต่ออยู่ทางด้านไฟฟ้ากระแสตรง หลักการทำงานช่วงเริ่มต้นไทรริสเตอร์ T1-T4 นำกระแสเต็มคลื่น เมื่อเกิดการลัดวงจรขึ้นในช่วง 1/4 ไซเคิลแรก กระแสลัดวงจรจำนวนมากจะไหลผ่านทั้งรีแอคเตอร์เอชซี และรีแอคเตอร์ดีซี การเปลี่ยนแปลงของกระแสในทันทีทันใดนี้จะส่งผลให้เกิดแรงดันไฟฟ้าเหนี่ยวนำภายในตัวรีแอคเตอร์ ด้านการไหลของกระแสที่เพิ่มขึ้นทันที

หลังจากตรวจจับกระแสลัดวงจรได้ มุมนำกระแสของไทรริสเตอร์ T1,T4 จะถูกปรับให้สูงกว่า 90 องศาทางไฟฟ้า เพื่อคืนพลังงานกลับเข้าสู่ระบบ ทำให้กระแสในรีแอคเตอร์ดีซีจะลดลงอย่างรวดเร็ว กระแสลัดวงจรจะถูกบังคับให้ไหล ผ่านรีแอคเตอร์เอชซีเพื่อจำกัดปริมาณกระแสลัดวงจร เมื่อกระแสลัดวงจรถูกจำกัดออกไป ไทรริสเตอร์ T1-T4 กลับมานำกระแสเต็มคลื่น กระแสไหลกลับมากลางผ่านรีแอคเตอร์ดีซีในวงจรบริดจ์อีกครั้ง

ค่าของรีแอคเตอร์เอชซี L_a สำหรับจำกัดกระแสลัดวงจรสามารถคำนวณได้จากระดับกระแสลัดวงจรที่ยอมให้ผ่านได้ ดังสมการต่อไปนี้

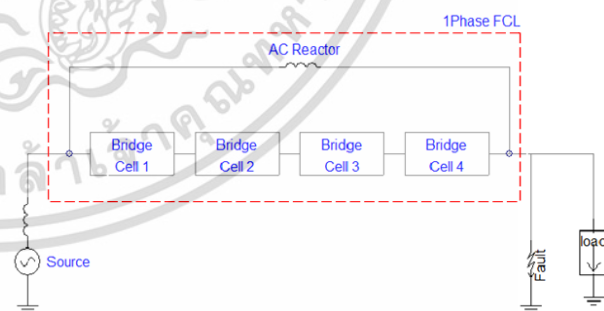
$$L_a = \frac{U_n}{\omega I_{sc}} \quad (1)$$

เมื่อ U_n คือแรงดันเฟสของระบบ ω คือความถี่เชิงมุม ส่วน I_{sc} คือกระแสลัดวงจรที่ยอมให้ผ่านได้ ค่าของรีแอคเตอร์ดีซี L_d เพื่อให้ได้ขนาดที่เหมาะสม ควรออกแบบให้เก็บพลังงานน้อยเมื่ออยู่ในสภาวะลัดวงจร ซึ่งจะได้อัตราการรีแอคเตอร์ดีซีที่เหมาะสมดังสมการที่ 2 เมื่อ U_{lm} คือค่าแรงดันเป็นไปได้สูงสุดที่ตกคร่อม รีแอคเตอร์ดีซี และ I_m คือกระแสที่ไหลเข้ารีแอคเตอร์ดีซีในสภาวะคงตัว [3]

$$L_d = \frac{2U_{lm}}{\omega I_m} \quad (2)$$

2.2 อุปกรณ์จำกัดกระแสลัดวงจรแบบหลายเซลล์

เนื่องจากข้อจำกัดของฟีดเดอร์แรงดันไทรริสเตอร์ เมื่อการนำอุปกรณ์มาใช้ในระดับแรงดันปานกลางโดยไม่ต้องการใช้หม้อแปลงเพื่อลดระดับแรงดัน จำเป็นต้องนำไทรริสเตอร์แบบบริดจ์มาต่ออนุกรมกัน เพื่อให้สามารถทนแรงดันของระบบได้ ในระบบไฟฟ้า 24 kV ดังนั้นจำนวนของบริดจ์เซลล์ จะขึ้นอยู่กับค่าแรงดันตกคร่อมสูงสุดที่ไทรริสเตอร์สามารถทำงานได้โดยไม่เสียหาย กับค่าแรงดันตกคร่อมไทรริสเตอร์ในสภาวะลัดวงจร หากพิจารณาจากฟีดเดอร์ไทรริสเตอร์ที่มีจำหน่ายในปัจจุบัน มีฟีดเดอร์แรงดันสูงสุดอยู่ที่ 6.5kV ที่ฟีดเดอร์กระแส 1,100A [4] กับค่าแรงดันเฟสสูงสุดที่ 19.59kV จะต้องใช้บริดจ์เซลล์จำนวน 4 ชุดต่ออนุกรมกัน เพื่อให้สามารถรับแรงดันเฟสสูงสุดได้ บทความนี้จึงเสนอการใช้อุปกรณ์จำกัดกระแสชนิดวงจรบริดจ์แบบหลายเซลล์ดังต่อไปนี้



รูปที่ 3 อุปกรณ์จำกัดกระแสในลักษณะวงจรบริดจ์หลายเซลล์

จากรูปที่ 3 แสดงโครงสร้างของอุปกรณ์จำกัดกระแสลัดวงจรแบบบริดจ์สำหรับหนึ่งเฟสต่อแบบหลายเซลล์ เพื่อใช้ระดับแรงดันปานกลางของระบบจำหน่ายไฟฟ้า ข้อดีของการใช้งานในรูปแบบหลายเซลล์คือการออกแบบและสร้างในรูปแบบ Modular ทำให้ประหยัดและซ่อมบำรุงได้ง่าย การไม่ใช้หม้อแปลงกำลังทำให้ระบบมีขนาดเล็กและมีความคุ้มค่าที่ลดลง

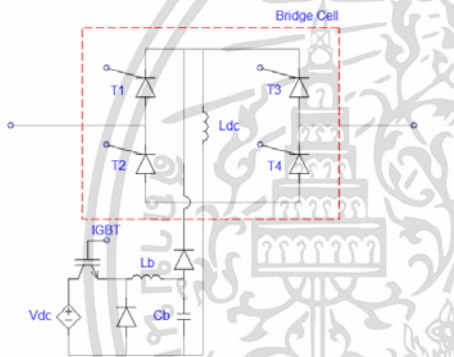
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3. การจำลองการทำงาน

จำลองการทำงานของอุปกรณ์จำกัดกระแสลัดวงจรดังรูปที่ 4 จำนวน 4 เซลล์ ด้วยโปรแกรม PSCAD/EMTDC โดยมีพิกัด 10 MVA แรงดัน 24kV กระแสไหลด 190A โหลดมีค่าพาวเวอร์แฟคเตอร์ 0.8 สร้างกระแสลัดวงจร 4800A ที่มุมเฟส 0 องศาทางไฟฟ้า และอุปกรณ์จำกัดกระแสยอมให้กระแสลัดวงจรผ่านได้ที 1200 A ค่าพารามิเตอร์ในการจำลองการทำงานแสดงดังตารางที่ 1

ตารางที่ 1 ค่าพารามิเตอร์ในการจำลองการทำงาน

แรงดันระหว่างสาย	24kV.
กระแสไหลด	190A.
อิมพีแดนซ์โหลด $R + jX$	$58.3+j43.74 \Omega$
ความต้านทานลัดวงจร (R_f)	5 Ω
รีแอกเตอร์ เอช (L_{ac}) ต่อ 1 เฟส	37mH
รีแอกเตอร์ ดีซี (L_{dc}) ต่อ 1 วงจรบริดจ์	91mH



รูปที่ 4 วงจรในการจำลองการทำงานของอุปกรณ์จำกัดกระแสลัดวงจรบริดจ์

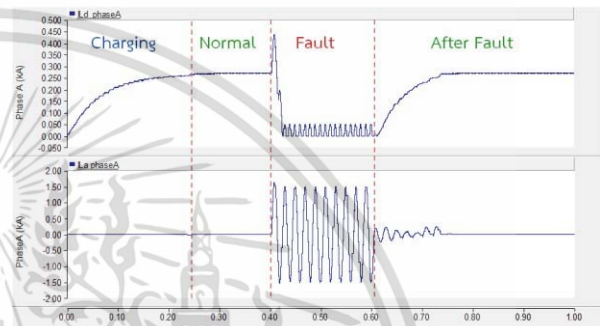
จากรูปที่ 4 ในทางปฏิบัติจะต้องวงจรชาร์จรีแอกเตอร์ดีซี เพื่อช่วยลดความผิดเพี้ยนของรูปคลื่นทางด้านโหลด ซึ่งวงจรชาร์จรีแอกเตอร์ดีซี จะทำงานในช่วงก่อนอุปกรณ์จำกัดกระแสลัดวงจรจะต่อเข้ากับระบบ เมื่อกระแสในรีแอกเตอร์ดีซีใกล้เคียงกับกระแสไหลดวงจรชาร์จจะถูกตัดออก ส่วนวงจรบริดจ์ก็จะเชื่อมต่อกับระบบและทำงานในโหมดเรียงกระแสต่อไป ในสภาวะลัดวงจรรีแอกเตอร์ดีซีจะถูกตัดออกจากระบบ หรือควบคุมแบบคืนพลังงานของรีแอกเตอร์ดีซีกลับสู่ระบบ ช่วงนี้วงจรชาร์จรีแอกเตอร์จะหยุดการทำงาน เมื่อกระแสลัดวงจรถูกจำกัดออกจากระบบ วงจรบริดจ์จะกลับมานำกระแสลัดอีกครั้งทำให้เกิดแรงดันเกินในระบบ

การจำลองการทำงานแสดงดังรูปที่ 5 เมื่อเริ่มทำงานวงจรชาร์จทำงานกระแสที่ไหลในรีแอกเตอร์ดีซีเพิ่มขึ้นเรื่อยๆจนใกล้เคียงกระแสไหลด (ช่วง 0-0.25 sec.) จากนั้นอุปกรณ์จะถูกต่อเข้าสู่ระบบ และเริ่มทำงาน วงจรบริดจ์นำกระแสแบบเต็มคลื่น (ช่วง 0.25-0.4 sec.)

เมื่อเกิดลัดวงจรขึ้น (ช่วงหลัง 0.4 sec.) ใน ¼ ไซเคิลแรกกระแสลัดวงจรจะไหลผ่านทั้งรีแอกเตอร์เอชและรีแอกเตอร์ดีซี กระแสที่เพิ่มขึ้นอย่างทันทีทันใดนี้ ทำให้เกิดแรงเคลื่อนไฟฟ้าเหนี่ยวนำภายในตัวของ

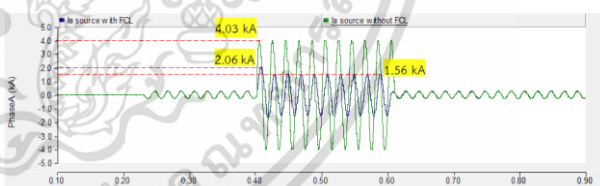
รีแอกเตอร์ด้านการไหลของกระแสทำให้กระแสไม่เพิ่มขึ้นอย่างทันทีจนกระทั่งอุปกรณ์ตรวจจับพบกระแสลัดวงจร วงจรชาร์จจะถูกตัดออกจากระบบ อุปกรณ์จะควบคุมให้วงจรบริดจ์เปลี่ยนมุมนำกระแสเป็น 120 องศาทางไฟฟ้า เพื่อคืนพลังงานดีซีรีแอกเตอร์กลับสู่ระบบ หลังจาก ¼ ไซเคิลแรก กระแสลัดวงจรจะถูกบังคับให้ไหลผ่านรีแอกเตอร์เอช ระดับของกระแสลัดวงจรจะถูกจำกัดด้วยเอชรีแอกเตอร์เท่านั้น

เมื่อกระแสลัดวงจรถูกจำกัดออกไปแล้ว (ช่วงหลัง 0.6 sec.) วงจรชาร์จจะถูกต่อเข้าสู่ระบบ เพื่อเพิ่มกระแสให้กลับมาใกล้เคียงกระแสไหลดอีกครั้ง วงจรบริดจ์กลับมา นำกระแสเต็มคลื่น กระแสไหลดกลับมาไหลในรีแอกเตอร์ดีซีอีกครั้ง

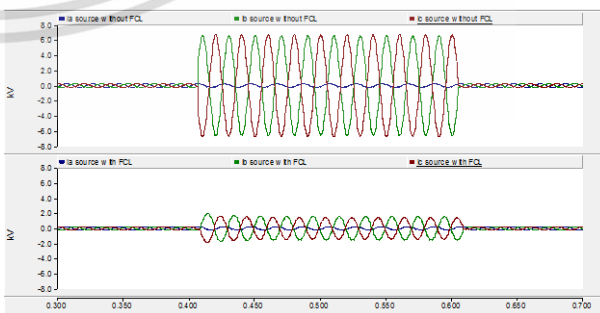


รูปที่ 5 รูปคลื่นกระแสในรีแอกเตอร์ดีซี (บน) และ กระแสในรีแอกเตอร์เอช (ล่าง) เมื่อเกิดฟอลต์ เฟส A

การเปรียบเทียบรูปคลื่นของกระแสไหลด ในสภาวะที่เกิดลัดวงจรหลายๆแบบ เมื่อติดตั้งอุปกรณ์จำกัดกระแส (SSFCL) และไม่ได้ติดตั้ง จะเห็นว่าอุปกรณ์สามารถจำกัดกระแสให้อยู่ในระดับที่ต้องการได้ แสดงดังรูปที่ 6-8

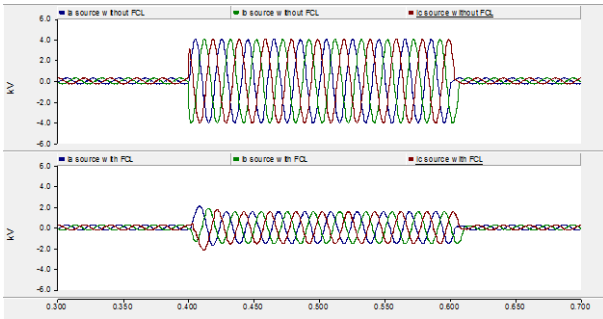


รูปที่ 6 รูปคลื่นกระแสแหล่งจ่าย เมื่อลัดวงจรเฟส A ไม่ได้ติดตั้ง SSFCL และติดตั้ง SSFCL

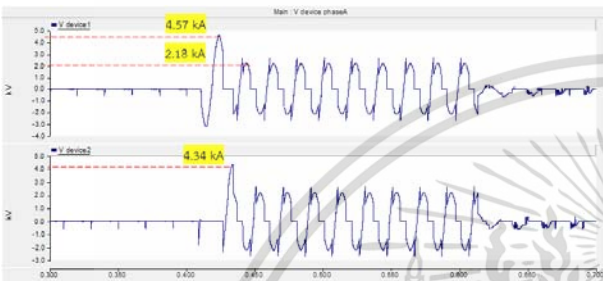


รูปที่ 7 รูปคลื่นกระแสแหล่งจ่าย ไม่ได้ติดตั้ง SSFCL (บน) และติดตั้ง SSFCL (ล่าง) เมื่อลัดวงจรเฟส B และ C

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

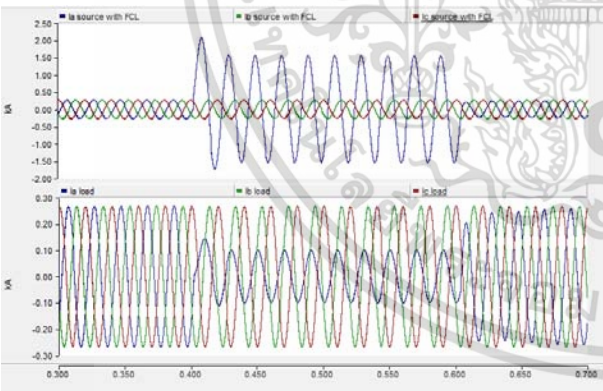


รูปที่ 8 รูปคลื่นกระแสแหล่งจ่าย ไม่ได้ติดตั้ง SSFCL (บน) และติดตั้ง SSFCL (ล่าง) เมื่อลัดวงจรสามเฟส ลมกราวด์



รูปที่ 9 รูปคลื่นแรงดันตกคร่อม ไทริสเตอร์ T1-T2 ในวงจรบริดจ์หนึ่งเซลล์

จากรูปที่ 9 แสดงแรงดันที่ตกคร่อม ไทริสเตอร์ T1,T2 ของวงจรบริดจ์หนึ่งเซลล์ ในสภาวะปกติ (ช่วง 0.2-0.4 sec.) และสภาวะที่เกิดฟอลต์ (ช่วง 0.4-0.6 sec.) ซึ่งค่าแรงดันตกคร่อม ไทริสเตอร์ สูงสุดอยู่ที่ 4.57 kV. ในช่วงแรกและลดลงอยู่ที่ 2.18kV. หลังจากไซเคิลแรกที่ได้รับกระแสลัดวงจร



รูปที่ 10 รูปคลื่นกระแสจากแหล่งจ่าย (บน) และกระแสไหลลด (ล่าง) เมื่อเกิดลัดวงจรเฟส A ลมกราวด์

จากรูปที่ 10 แสดงการจำกัดกระแสลัดวงจร เมื่อเกิดลัดวงจรในเฟส A จะไม่เกิดผลกระทบขึ้นกับเฟสอื่นที่ไม่ได้เกิดลัดวงจร ทั้งกระแสจากแหล่งจ่ายและกระแสไหลลด เนื่องจากอุปกรณ์จำกัดกระแสของแต่ละเฟสนั้นมีการควบคุมและทำงานแยกอิสระออกจากกัน

4. สรุป

บทความนี้นำเสนอโครงสร้างอุปกรณ์จำกัดกระแสชนิดสวิตซ์โซลิตสเททชนิดวงจรบริดจ์แบบหลายเซลล์ สำหรับระบบของผู้ผลิตไฟฟ้า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ขนาดเล็กมาก (Very Small Power Producer : VSPP) ระดับแรงดันปานกลาง ซึ่งใช้รีแอคเตอร์เอซีในการจำกัดกระแสลัดวงจร มีการจำลองการทำงานของวงจรด้วยโปรแกรม PSCAD/EMTDC ผลการจำลองที่ได้เป็นไปตามหลักการการทำงานของวงจร เมื่อเกิดฟอลต์ กระแสจะถูกจำกัดทันทีใน 1/4 ไซเคิลแรก ระดับของกระแสลัดวงจรถูกจำกัดด้วยรีแอคเตอร์เอซี ได้ตามสมการที่ใช้ออกแบบ เมื่อเกิดลัดวงจรในเฟสใดเฟสหนึ่ง การทำงานของอุปกรณ์จำกัดกระแสไม่ทำให้เกิดผลกระทบต่อเฟสที่ไม่เกิดลัดวงจร รูปแบบการต่อวงจรบริดจ์แบบหลายเซลล์ ทำให้แรงดันตกคร่อมสวิตซ์ขณะฟอลต์ลดลง ทำให้อุปกรณ์มีระดับแรงดันไฟฟ้าปานกลางของระบบจำหน่ายได้ โดยไม่ต้องต่อผ่านหม้อแปลง ขนาดของรีแอคเตอร์ดีซีถูกแบ่งให้เล็กลงตามจำนวนของบริดจ์เซลล์ การต่อแบบเซลล์ทำให้ดูแลรักษาซ่อมบำรุงได้ง่ายกว่าเป็นอุปกรณ์ขนาดใหญ่ แนวทางการควบคุมแบบคืนพลังงานกลับสู่ระบบช่วยกระจายพลังงานของฟอลต์ออกจากรีแอคเตอร์ดีซี ช่วยให้ไม่เกิดแรงดันเกินในระบบในช่วงที่อุปกรณ์จำกัดกระแสต่อกลับเข้าสู่ระบบอีกครั้ง

เอกสารอ้างอิง

- [1] Gang Chen, Daozhuo Jiang, Zhengyu Lu, and Zhaolin Wu "A New Proposal for Solid State Fault Current Limiter and Its Control Strategies" IEEE Power Engineering Society General Meeting, Vol.2, pp. 1468-1473, June 2004.
- [2] Karady, G.G., "Principle of Fault Current Limiter ion by a resonant LC Circuit" Generation, Transmission and Distribution Proceedings of the IEC C, Vol.139, No.1, pp1-6, Jan 1992.
- [3] นกคต สัจจาพันธ์, "อุปกรณ์จำกัดกระแสลัดวงจรชนิดโซลิตสเททแบบบริดจ์สำหรับหนึ่งเฟสซึ่งใช้รีแอคเตอร์เอซีในการจำกัดกระแส," วิทยานิพนธ์วิศวกรรมศาสตรมหาบัณฑิต, สาขาวิชาวิศวกรรมไฟฟ้า, สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง, 2553.
- [4] Powerex (2015, July 18). Discrete Thyristor [online] Available: <http://www.pwr.com/Product/TAKC651103DH>



นายนรากร สามวัง ปัจจุบันศึกษาระดับบัณฑิตศึกษา ภาควิชาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง งานวิจัยที่สนใจ อิเล็กทรอนิกส์กำลัง, ไฟฟ้ากำลัง

ประวัติผู้เขียน



ชื่อ-นามสกุล	นายนรากร สามวัง
วัน เดือน ปีเกิด	4 กุมภาพันธ์ 2532
ที่อยู่	เลขที่ 5 ถ.บางแสนล่าง 10 ต.แสนสุข อ.เมือง จ.ชลบุรี 20130
ประวัติการศึกษา	2555 วิศวกรรมศาสตรบัณฑิต สาขาวิศวกรรมไฟฟ้า มหาวิทยาลัยเทคโนโลยีราชมงคลธัญบุรี
ผลงานทางวิชาการ	1. นรากร สามวัง สมภพ ผลไม้ และ จงรักษ์ บุญเส็ง “อุปกรณ์จำกัดกระแสลัดวงจรชนิด วงจรปริตจ์แบบหลายเซลล์ สำหรับระบบจำหน่ายไฟฟ้า”, การประชุมวิชาการทาง วิศวกรรมไฟฟ้า ครั้งที่ 38 (EECON38), Vol.2, 18-20 พฤศจิกายน 2558

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้